HAL
open science

Applications des boucles à verrouillage de délais à la synthèse de fréquences dans les circuits pour communications mobiles

Olivier Susplugas

To cite this version:

Olivier Susplugas. Applications des boucles à verrouillage de délais à la synthèse de fréquences dans les circuits pour communications mobiles. Autre. Ecole nationale supérieure des telecommunications - ENST, 2004. Français. NNT : . tel-00005765

HAL Id: tel-00005765

https://theses.hal.science/tel-00005765v1

Submitted on 5 Apr 2004

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Application des boucles à verrouillage de retard à la synthèse de fréquences dans les circuits pour les communications mobiles

Thèse d'Olivier Susplugas

Philips Semiconducteurs
École Nationale Supérieure des Télécommunications de Paris

Table des matières

1 Le signal dans les applications de radio-communications 9

1.1 Éléments sur le signal 9

1.1.1 La nature du signal 10

1.1.2 La fonction du signal 10

1.1.3 Associer l'information à la porteuse 11

1.1.4 L'intégrité du signal 14

1.2 Le signal dans un circuit de radio-communications 18

1.2.1 Puissances relatives du signal et de son bruit 18

1.2.2 Éléments sur le traitement numérique du signal 18

1.2.3 Le traitement analogique du signal 20

1.2.4 Le bruit toléré 23

1.3 Les normes pour les télécommunications 26

1.3.1 La famille GSM 26

1.3.2 UMTS 28

1.3.3 DECT 30

1.3.4 BLUETOOTH 31

2 La synthèse de fréquences 33

2.1 Synthèse d'une fréquence 33

2.1.1 Rappels sur la théorie des systèmes oscillants 33

2.1.2 Les oscillateurs 34

2.2 Généralités sur les boucles à verrouillage de phase 38

2.2.1 Rappel sur la théorie d'une boucle à verrouillage de phase 39

2.2.2 La boucle à verrouillage de phase à division entière 44

2.3 La boucle à verrouillage de phase à division fractionnelle 45

2.3.1 Principes 45

2.3.2 Le circuit 47

2.3.3 Le bruit de la boucle à verrouillage de phase à division fractionnelle 53

2.3.4 Applications 56

3 La boucle à verrouillage de délais **59**
3.1 Théorie . . . 60
3.1.1 Généralités . . . 60
3.1.2 La cellule à retard . . . 60
3.1.3 La ligne à retard . . . 61
3.1.4 L'asservissement du retard . . . 62
3.2 Le bruit aux sorties des cellules . . . 64
3.2.1 Présentation des différents bruits . . . 65
3.2.2 Le bruit dans le domaine fréquentiel . . . 65
3.2.3 Le bruit dans le domaine temporel . . . 69
3.3 Le circuit . . . 72
3.3.1 Choix des paramètres de boucle . . . 72
3.3.2 La ligne à retard . . . 73
3.3.3 Le contrôle du retard . . . 76
3.3.4 Le comparateur de phase . . . 82
3.3.5 Le filtre de boucle . . . 83
3.4 Le bruit des cellules . . . 83
3.4.1 Le bruit d'une cellule à retard . . . 83
3.4.2 Conception des résistances variables R_β . . . 83
3.4.3 Le bruit à la sortie des cellules . . . 85
3.5 Application . . . 89
3.5.1 Méthode de conception . . . 89
3.5.2 Le masque . . . 91
3.6 Conclusion . . . 92

4 La Multiplication de Fréquence **95**
4.1 Eléments de théorie . . . 96
4.1.1 La multiplication de fréquences . . . 96
4.1.2 Détermination du bruit de phase à la sortie . . . 98
4.1.3 La sensibilité du système aux variations de procédés . . . 101
4.1.4 Conclusion . . . 104
4.2 Circuit et expérimentation . . . 104
4.2.1 Objectif . . . 104
4.2.2 Le circuit . . . 104
4.2.3 Les résultats . . . 105
4.2.4 Conclusion . . . 109

5 La Modulation de phase **111**
5.1 Principe de la modulation numérique . . . 111
5.1.1 Construction de la fonction $t \to \varphi(t)$ . . . 112
5.1.2 Le spectre du signal modulé . . . 114
5.2 Architecture . . . 116
5.2.1 Le pointeur . . . 117
5.2.2 Le modulateur numérique . . . 120
5.2.3 Bilan . . . 122
5.3 L'expérimentation . . . 123

5.3.1 La réalisation sur silicium 123
5.3.2 Performances comme synthétiseur de fréquences 125
5.3.3 Applications 126
5.4 Conclusion 128

A Détermination de la densité spectrale de la sortie de la cellule i d'une ligne à retard 133

B Détermination de la transconductance G_m du transconducteur du contrôleur de retard 135

C Densité spectrale d'une fonction ergodique et cyclo-stationnaire 137

D Effet de la dispersion des valeurs des délais sur le spectre du signal de sortie du multiplieur de fréquences 141

E Le pas fréquentiel Δf_s du modulateur de fréquences 143

Introduction

La synthèse de fréquences est une des fonctions essentielles d'un circuit électronique quelque soit le domaine d'application, que ce soit celui de l'automobile, des télécommunications... Au sein même d'un circuit, la synthèse de fréquences est utilisée à des fins diverses: générer une horloge synchronisant des processus numériques de traitement du signal comme les conversions analogique-numérique et numérique-analogique, l'échantillonage de signaux..., dans le domaine analogique, comme oscillateur local pour translater le signal d'une fréquence à une autre...

Les champs d'application de la synthèse de fréquences varient et vont nécessiter de la part du synthétiseur des qualités différentes: précision, stabilité, vitesse d'acquisition, consommation, coût de fabrication... Aujourd'hui, les systèmes basés sur la boucle à verrouillage de phase (PLL) sont les plus populaires pour réaliser une telle fonction car ils possèdent de nombreuses qualités citées précédemment et sont devenus aujourd'hui des architectures maîtrisées.

Cependant, il est aussi intéressant d'étudier d'autres architectures qui, dans certaines situations, permettent de répondre tout autant aux attentes des concepteurs et qui ont des qualités que les PLLs analogiques n'ont pas: la possibilité d'être entièrement intégrées dans des circuits numériques.

Des structures basées sur les boucles à verrouillage de retard (DLL) permettent de synthétiser des fréquences. Celles-ci ont l'avantage d'être réalisables avec un procédé MOS largement répandu et peu couteux, et peuvent être complètement intégrables. L'objectif de cette thèse est de voir comment deux synthétiseurs de fréquences d'architectures différentes basées sur des DLLs (les multiplicateurs de fréquences par un entier et par un nombre fractionnel) peuvent remplacer des fonctions réalisables qu'avec des techniques dites analogiques (architecture, procédé technologique).

Afin de mieux discerner les qualités réelles des deux synthétiseurs de fréquences basés sur les DLLs qui sont l'objet de cette thèse et en particulier leurs performances en bruit, nous consacrerons le premier chapitre à la présentation de la place des synthétiseurs de fréquences dans les architectures de circuits pour les communications mobiles. Pour comprendre les enjeux physiques auxquels l'ingénieur est confronté, nous aurons besoin de rappeler quelques éléments sur le signal: sa nature et son traitement

Afin d'avoir une vision objective des performances des synthétiseurs de fréquences réalisés, nous traiterons dans le deuxième chapitre, de l'étude du synthétiseur

de référence: la boucle à verrouillage de phase. Ce type de synthétiseur est effectivement couramment utilisé dans les circuits analogiques. Nous nous attacherons à en rappeler les principes fondammentaux tant sur le plan théorique que sur le plan des résultats.

Nous consacrerons le troisième chapitre au coeur des deux synthétiseurs de fréquences étudiés: la boucle à verrouillage de retard. Nous proposerons une description théorique, précise, des performances en bruit que l'on peut attendre de ces systèmes.

Le quatrième chapitre présentera un premier type de synthétiseur de fréquences succeptible d'être intégré dans une application de radio-communication. Ce synthétiseur de fréquences étant plus particulièrement dédié aux applications numériques, peu d'études avaient été jusqu'ici consacrées à l'analyse de son bruit de phase. Nous proposerons donc une formulation précise de son bruit de phase proche de la porteuse, que nous confronterons à l'expérimentation.

Le cinquème chapitre traite d'un synthétiseur de fréquences programmables original. Nous aurons donc pour objectifs d'en définir la théorie et de valider celle-ci par le test d'un circuit prototype. Nous présenterons l'intérêt qu'il présente aujourd'hui dans la tendance actuelle de la conception de circuits pour des systèmes multi-normes.

Chapitre 1

Le signal dans les applications de radio-communications

Introduction

Les progrès technologiques de la seconde moitié du XXème siècle ont révolutionné les moyens de communiquer. Cette période a vu la démocratisation des ordinateurs personnels et des terminaux mobiles. L'électronique devient une technologie mature. Les futures normes promettent des possibilités encore accrues en termes de fonctions et de débit de données. Au coeur de ces révolutions, nous retrouvons les progrès faits dans le traitement du signal et ceux fait dans la maîtrise des technologies liées aux semi-conducteurs.

Garantir l'information de l'expéditeur au destinataire impose aussi la maîtrise du signal et la connaissance de l'environnement perturbateur. C'est pourquoi, nous commencerons par rappeler quelques notions sur le signal. Nous le replacerons par la suite dans son contexte : au sein d'une application de radio-communication.

1.1 Éléments sur le signal

Introduction

Un signal se caractérise par sa nature et par sa fonction. Il peut contenir les informations relatives à la voix ou aux données émises. Afin d'être transmis, le signal est codé puis associé à une onde appelée "porteuse". L'information étant intimement liée au temps, une horloge synchronise les différentes étapes de son traitement.

1.1.1 La nature du signal

Au cours de son traitement, le signal peut changer de nature. Prenons l'exemple d'une communication téléphonique. La voix de la personne émettrice subit une série de transformation jusqu'au destinataire : A l'origine la voix est une onde modulée en fréquence et en amplitude. L'onde sonore arrive au capteur du téléphone et est convertie en onde électrique (sous la forme d'un courant) à l'entrée du circuit. Elle est numérisée afin d'être traitée. Une fois codée, elle est reconvertie en analogique pour être associée à une porteuse et amplifiée avant d'être émise sous sa forme électro-magnétique qui lui permettra d'atteindre un relai où le signal sera encore une fois transformé en vu d'être d'acheminé vers le relai le plus proche du destinataire... Cet exemple illustre bien le fait que le signal change constamment de nature afin de mieux voyager dans le milieu dans lequel il se trouve et pour transporter l'information qu'il contient.

Le signal et l'information qu'il contient se caractérise par plusieurs paramètres : son amplitude, sa fréquence et sa phase, toutes trois dépendantes du temps. Une erreur sur l'un d'eux et l'information peut être irréversiblement altérée.

Mais l'environnement du signal peut corrompre son contenu. Les critères d'invulnérabilité imposés au signal dépendent de sa fonction. La dualité temps-fréquence lie les erreurs temporelles aux erreurs fréquentielles. Dans le cas d'une communication téléphonique GSM où les canaux alloués aux utilisateurs sont étroits, les spécifications en terme de bruit fréquentiel sont plus sévères que celles d'un système DECT en partie du fait d'un nombre moindre d'utilisateurs pour une surface donnée.

1.1.2 La fonction du signal

L'horloge

Les processus du traitement du signal ont besoin d'être synchronisés de façon à s'effectuer dans le bon ordre et ne pas oublier des informations ou prendre en compte la même plusieurs fois. Dans les circuits numériques, les données provenant de zones multiples à des instants différents sont mémorisées puis libérées pour servir de nouveaux processus logiques. Un signal que nous nommons "horloge" rythme ces étapes. C'est en général un signal périodique. Nous trouvons des horloges dans les transformations série-parallèle / parallèle-série, les conversions analogiques-numérique / numérique-analogique. La référence temporelle est souvent donnée par l'occurrence d'un franchissement du signal d'un seuil défini au préalable. La stabilité et la précision ainsi que son bruit de phase sont souvent des critères essentiels dans le choix d'une horloge. D'une lecture retardée ou anticipée, peut résulter une erreur.

La porteuse

Nous avons évoqué précédemment un signal autre que la voix et la donnée : la porteuse. Comme son nom l'indique, son rôle est de véhiculer l'information

dans un milieu de propagation (généralement l'air). En partie pour utiliser des bandes spectrales encore libres ou pour profiter des propriétés du milieu traversé lié aux fréquences utilisées, il est nécessaire de translater le signal utile à ces fréquences. A une application donnée est associée une bande fréquentielle (les bandes 890-915 MHz et 935-960 MHz sont réservées à la norme GSM (Global System for Mobile Communication)).

L'énergie du signal contenue dans une bande fréquentielle centrée $[-f_{bb},\ f_{bb}]$ (caractéristique de son débit et de sa modulation) est translatée à la fréquence d'émission f_{rf} . La porteuse est modulée par l'information.

Il y a plusieurs moyens d'associer les données à une porteuse. Ils reposent tous sur le principe de la modulation. Il existe trois principaux types de modulation, trois pour les trois paramètres d'un signal : son amplitude, sa fréquence et sa phase.

1.1.3 Associer l'information à la porteuse

Suivant les applications, l'information est contenue dans un ou plusieurs des troix paramètres décrits précédemment. Moduler un signal revient à lui faire changer un de ces paramètres au cours du temps. L'équation du signal électrique de fréquence f_0 modulé s'écrit de la manière suivante :

$$s(t) = a(t)\ sin\,(2\pi f_0 t + \varphi(t)) \tag{1.1}$$

avec $a(t)$ et $\varphi(t)$ son amplitude et sa phase en fonction du temps.

La modulation d'amplitude

La modulation d'amplitude (ou d'enveloppe) consiste à modifier l'amplitude A du signal . Elle se traduit dans le domaine temporel (fig. 1.1.a) par l'équation :

$$s(t) = A\,(1 + mcos(2\pi f_m t))\ sin(2\pi f_0 t) \tag{1.2}$$

m est appelé indice de modulation, f_m la fréquence du modulant. Dans le domaine fréquentiel, l'information est contenue aux fréquences $f_0 - f_m$ et $f_0 + f_m$ (fig. 1.1.b). La figure 1.1.c la représente dans le domaine des phases.

L'amplitude est sensible aux perturbations que subit le signal. L'énergie du signal se disperse dans un milieu isotropique tel que l'air. Les obstacles naturels affaiblissent son amplitude en conséquence de quoi le signal peut être mal interprété. Nous trouvons peu de systèmes de communication basés essentiellement sur ce type de modulation. Elle est réservée à des transmissions sur de faibles distances. Nous la retrouvons cependant dans la norme UMTS où elle est associée à une modulation de phase.

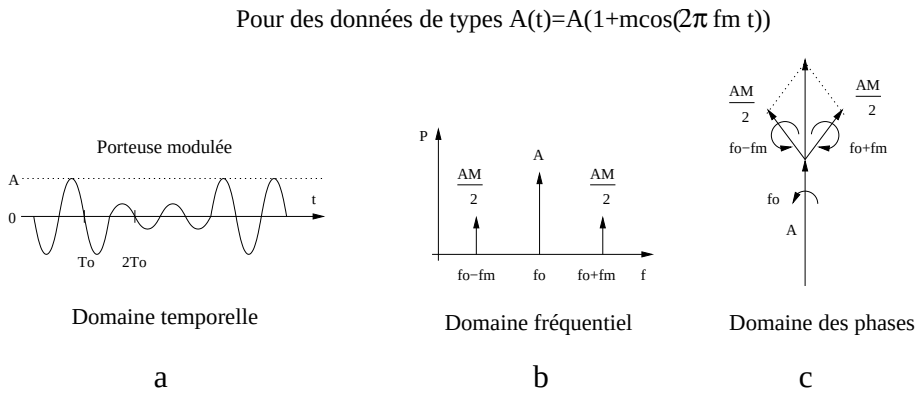

FIG. 1.1 – La modulation d'amplitude

La modulation angulaire

La modulation angulaire regroupe les modulations de phase et de fréquence. Celles-ci sont largement répandues aujourd'hui dans les systèmes de télécommunication. Considérons le signal suivant :

$$s(t) = A\ sin\,(\varphi(t))$$

La modulation de fréquence : Soit x(t) modulant un signal $s(t)$ de fréquence f_0. L'équation du signal modulé s'écrit :

$$s(t) = A\ sin\left(2\pi f_0 t + k\int_0^t x(t)dt\right) \tag{1.3}$$

Pour x(t) de forme sinusoïdal, elle s'écrit dans le domaine temporel (fig. 1.2.a) :

$$s(t) = Asin\,(2\pi f_0 t + msin(2\pi f_m t))$$

$m = \frac{\Delta f}{f_m}$ est appelé indice de modulation et Δf l'excursion en fréquence.

Le spectre de $s(t)$ est obtenu à partir de son développement en série à l'aide des fonctions de Bessel. Si la fréquence de modulation est très faible, nous pouvons considérer qu'à chaque instant le signal est sinusoïdal et que sa fréquence est comprise dans un intervalle $f_0 \pm \Delta f$. Toute l'énergie du signal est donc comprise dans une bande de valeur $2\Delta f$. Si la fréquence du modulant est plus grande, la modulation de fréquence étant un processus non linéaire, l'énergie se trouve alors dans une bande de largeur $2(\Delta f + f_m)$ (estimation au premier ordre). De façon générale, nous développons la fonction en série de Bessel pour obtenir la répartition spectrale de l'énergie. Considérons le cas où m est très inférieur à 1, on peut résumer son spectre à celle représentée sur la figure 1.2.b.

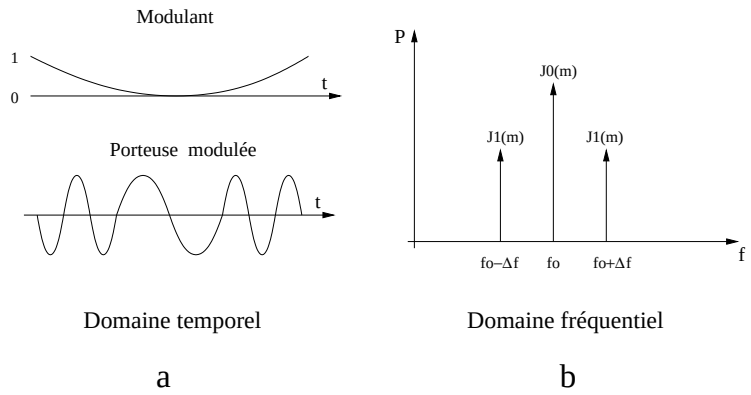

FIG. 1.2 – La modulation de fréquence

Facile à mettre en oeuvre, elle a été très tôt utilisée dans la radio. Les systèmes Bluetooth et DECT utilisent la modulation de fréquence de type GFSK (Gaussian Frequency Shift Keying).

La modulation de phase : Si x(t) représente la modulation de phase, s(t) s'exprime alors par :

$$s(t) = A\, sin\,(2\pi f_0 t + kx(t)) \tag{1.4}$$

Rappelons que phase et fréquence sont reliées par : $f(t) = \frac{1}{2\pi}\frac{d\varphi}{dt}(t)$. Tout ce qui a été dit pour la modulation de fréquence reste donc valable pour la modulation de phase. La figure 1.3 illustre la modulation de phase d'une porteuse par un signal binaire.

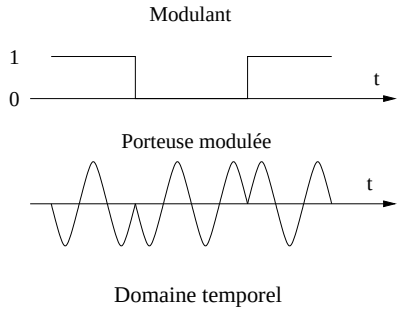

FIG. 1.3 – La modulation de phase

Elle est moins sensible aux perturbations qu'une modulation d'amplitude et permet des débits de données importants. La modulation de phase est largement répandue aujourd'hui dans les systèmes de communications sans fils : la modulation GMSK (Gaussian Minimum Shift Keying) des normes GSM-DCS-GPRS, la modulation 8PSK (Phase Shift Keying) de la norme EDGE.

1.1.4 L'intégrité du signal

Une fluctuation d'un des deux paramètres (amplitude et angle) est susceptible de corrompre l'information. Dans le cadre d'une émission, sous l'effet du bruit, le spectre du signal s'élargit et cela peut s'avérer gênant pour les utilisateurs des fréquences voisines. C'est pourquoi, il est nécessaire de minimiser les variations aléatoires des paramètres critiques du signal.

Définition du bruit

Nous définissons comme bruit, la différence entre l'information souhaitée et l'information obtenue. Il a plusieurs origines. Les signaux sont susceptibles d'être modifiés durant leur trajet ; nuages et forêts modulent l'amplitude du signal, les obstacles comme les immeubles sont à l'origine d'échos et peuvent modifier sa phase. Les éléments des circuits électroniques génèrent eux même du bruit. Leurs fonctions statistiques dépendent des causes qui les ont fait naître.

Pour caractériser les variations d'un signal à temps continu (ou à temps discret), nous introduisons la notion de variance V. Celle que nous utiliserons est aussi appelée la variance vraie [1]. Elle représente la puissance moyenne sur le temps (ou le nombre d'échantillons) de la différence entre le signal et sa moyenne. La variance représente la puissance de l'erreur.

$$V = E\left((x - E(x))^2\right) = \overline{\left(x - \overline{x^2}\right)^2} \tag{1.5}$$

(avec E la fonction Espérance : moyenne sur un nombre infini de points)

Considérons un signal $s(t) = a(t)sin(\omega_0 t)$ d'amplitude a et de pulsation ω_0 dont le bruit se décompose en amplitude δa et en phase $\delta\varphi$ (fig. 1.4.a). Au cours du temps phase et amplitude varient (fig. 1.4.b).

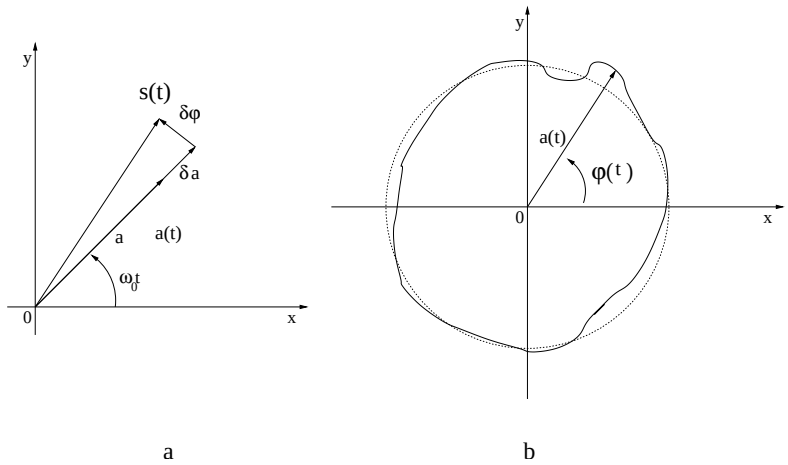

FIG. 1.4 – Représentation vectorielle d'un signal bruité

Si nous fixons l'instant de la mesure, nous pouvons quantifier les variations d'amplitude du signal appelé le bruit d'amplitude. Au contraire, si nous faisons la mesure pour une valeur de signal donnée, nous quantifions les variations des occurrences, nous permettant d'obtenir le bruit temporel, et si le signal est périodique, le bruit de phase ou de fréquence. Les bruits sont intrinsèquement liés.

Bruit dans le domaine temporel

Dans le domaine des télécommunications, l'information utile se trouve généralement dans le changement d'état d'un signal à un instant donné. Les définitions d'un repère temporel et de l'instant où le signal est mesuré sont donc essentiels. Pour des variations temporelles, nous parlerons généralement de gigue. Noté $\sigma_{rms} = \sqrt{V}$ (rms pour root mean square). La puissance de bruit se partage en puissance de bruit de phase $\overline{\delta\varphi(t)^2}$ et de bruit d'amplitude $\overline{\delta a(t)^2}$.

Bruit dans le domaine spectral

L'énergie contenue dans le domaine temporel se retrouve dans celui des fréquences. Par convention, nous mesurons la puissance d'un signal intégrée sur $1Hz$ (fig. 1.5). La puissance d'une porteuse s'exprime en dBm : (puissance du signal en décibel référencé à une puissance de $1mW$). La puissance de bruit de phase, relative à la puissance du signal de référence, en $dBc.Hz^{-1}$.

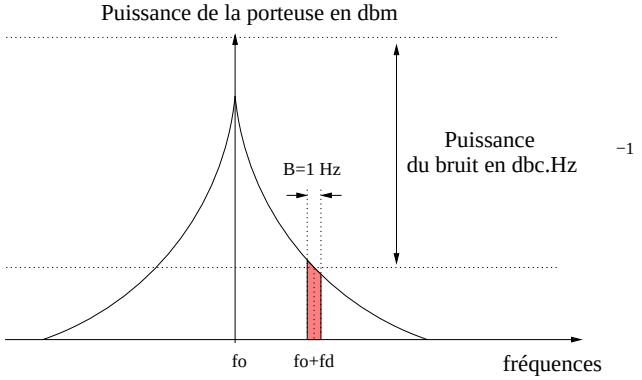

FIG. 1.5 – Spectre du bruit de phase

Relations entre les bruits

Soit un signal à temps continu de tension $v(t)$ dont la fonction de bruit $v_n(t)$ est centrée . Le signal bruité franchit une référence avec un décalage temporel $j(t_0)$ par rapport au temps de référence t_0. Nous avons ainsi $v(t) + v_n(t) = v(t + j(t))$. Après un développement en série de Taylor au premier ordre de $v(t + j(t))$, nous avons [2] :

$$j(t) = \frac{v_n(t)}{\frac{dv}{dt}(t_0)} \tag{1.6}$$

Nous exprimons la puissance de bruit en tension $\overline{v_n(t)^2}$ en fonction de la puissance de bruit temporel (gigue) $\overline{j(t)^2}$:

$$\overline{j^2(t)} = \frac{\overline{v_n^2(t)}}{\left(\frac{dv}{dt}(t_0)\right)^2}$$

La dualité temps-fréquence nous permet de lier la répartition spectrale de la puissance de bruit d'une variable à sa variance [1]. Pour le bruit en tension, nous avons :

$$\overline{v_n(t)^2} = \int_{-\infty}^{\infty} v_n^2(f)\, df \tag{1.7}$$

Dans le domaine spectral, la densité spectrale de bruit en tension $v_n(f)$ est reliée au bruit de phase $S_\varphi(f)$ par :

$$S_\varphi(f) = \left(\frac{2\pi}{T_0}\frac{v_n(f)}{\frac{dv}{dt}(t_0)}\right)^2 \tag{1.8}$$

Le spectre de bruit de phase d'un signal, à temps continu [1] et stationnaire, est lié au spectre de fréquences $S_f(f)$ par la relation suivante [1] :

$$S_f(f) = \left(4\pi^2 f^2\right) S_\varphi(f) \tag{1.9}$$

La nature du bruit dans un circuit

Le bruit provient des lois statistiques régissant le mouvement des électrons. Les conséquences se traduisent par des variations aléatoires des grandeurs électriques : tension et intensité.

Caractérisons les principales origines du bruit dans un circuit électronique :

Le bruit thermique

C'est typiquement le bruit provenant d'une résistance. Il est dû au mouvement brownien des électrons. C'est un bruit blanc. Les modèles de Thévenin (fig. 1.6.a) et de Norton (fig. 1.6.b) d'une résistance la représentent par une résistance non bruyante R avec une source de bruit équivalente $\overline{v^2}$ ou $\overline{i^2}$.

[1] Pour un signal discret échantillonné à la fréquence f_s, nous aurions eu :
$S_f(f) = \left(\frac{f_s sin\left(\pi \frac{f}{f_s}\right)}{\pi}\right)^2 S_\varphi(f)$

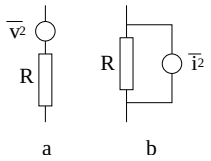

FIG. 1.6 – Les modèles de bruit de la résistance

Les densités spectrales de puissance de ces sources de bruit sont :

$$\overline{v^2} = 4kTRdf \quad (en \quad V^2.Hz^{-1}) \quad \overline{i^2} = 4kT\frac{1}{R}df \quad (en \quad A^2.Hz^{-1}) \tag{1.10}$$

Le bruit de grenaille

Le bruit de grenaille est aussi appelé bruit de jonction. Il correspond à une fluctuation statistique du nombre de porteurs de charge à la barrière de potentiel que nous trouvons à chaque jonction d'un semi-conducteur. C'est également un bruit blanc. Il dépend du courant moyen et se superpose à celui-ci. Il se traduit par un courant moyen efficace, de puissance :

$$\overline{i^2} = 2qIdf \tag{1.11}$$

Le bruit en 1/f

L'origine de ce bruit est variable. Il est dû à la contamination des cristaux et des surfaces, dans lesquelles sont piégées et libérées des charges. Les constantes de temps de ces processus sont grandes, entraînant essentiellement un bruit à basse fréquence. Son spectre est représenté par la figure 1.7.

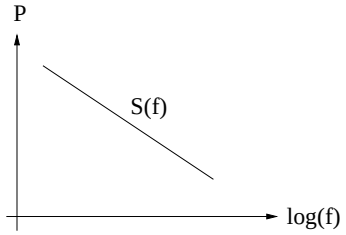

FIG. 1.7 – Spectre du bruit en 1/f

$$S(f) = K\frac{I^a}{f^b} \tag{1.12}$$

Avec I courant du composant, K : coefficient dépendant du composant et du procédé, a : coefficient compris entre 0.5 et 2, b : coefficient proche de 1.

La relativité du bruit par rapport au signal

Plus la puissance de bruit est grande par rapport à celle du signal, plus son contenu est menacé. Nous définissons pour cela le rapport signal sur bruit : SNR (Signal Noise Ratio). Soit P_s la puissance du signal et P_b celle du bruit intégrée sur la bande de fréquence utile.

$$SNR = \frac{P_s}{P_b} \tag{1.13}$$

Dans le domaine numérique, nous utilisons le terme de Taux d'Erreur Binaire (BER : Bit Error Rate). Il s'agit du rapport du nombre de bits erronés sur le nombre de bit Total. Dans le cas du GSM, la norme définit un BER de 10^{-3} au niveau de la conversion analogique / numérique. Voyons à présent quelles en sont les conséquences sur le signal et sur les architectures de circuit.

1.2 Le signal dans un circuit de radio-communications

1.2.1 Puissances relatives du signal et de son bruit

À l'origine, la voix est convertie en un signal électrique, qui est numérisé afin d'être codé (codage, sécurisation, entrelacement). Puis il est associé à une porteuse pour être transmis.

La qualité d'un signal numérique est caractérisée par son taux d'erreurs binaires (BER : Binary Error Rate). En analogique, il correspond à un rapport signal sur bruit donné (SNR : Signal to Noise Ratio). La norme impose que cette qualité de transmission soit assurée pour une dynamique de puissances des signaux captés par l'antenne.

Prenons le cas de la réception d'un signal GSM. Supposons qu'à l'entrée du convertisseur analogique-numérique nous ayons au taux d'erreur binaire de 10^{-3} (qui correspondrait à un SNR de $6dB$), et que le circuit analogique (de l'antenne au circuit bande de base) ait un facteur de bruit de $7dB$, alors le SNR requis au niveau de l'antenne doit être supérieur à $13dB$. Le bruit ambiant de l'air valant $-174dBm.Hz^{-1}$ ($-121dBm$ sur un canal de $200khz$), cela impose que la puissance du signal au niveau du récepteur doit ête supérieure à $-108dBm$ sur la bande de $200khz$. La puissance maximum est déterminée en fonction des caractéristiques de la station de base et des utilisateurs voisins (en l'occurrence pour le GSM, celle-ci vaut $-15dBm$) (cf. fig. 1.8).

1.2.2 Éléments sur le traitement numérique du signal

Situons-nous dans le cas de l'émission d'un signal GSM. La première étape consiste à convertir la voix en un signal numérique afin que celle-ci soit codée pour des raisons de sécurisation et d'identification de l'utilisateur . Au niveau du microphone, l'onde acoustique est convertie en signal électrique. Ce dernier est numérisé à l'aide d'un CAN (Convertisseur Analogique Numérique). Vient

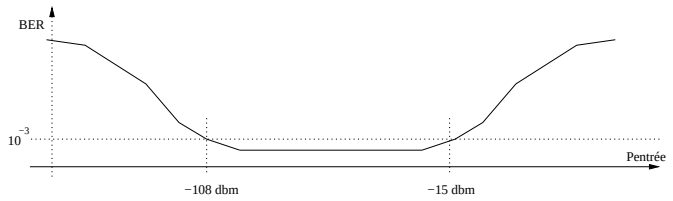

FIG. 1.8 – Le BER en fonction de la puissance des signaux captés par l'antenne

une série de traitement logique codant l'information. Puis nous retrouvons un CNA (Convertisseur Numérique / Analogique) avant le circuit analogique. Nous retrouvons ces étapes inversées dans le cas de la réception du signal.

A l'émission, après l'étape de codage, les bits constituant l'information sont réunis en symbole (1 bit par symbole pour le GSM, 3 pour EDGE...) avant d'être associés à la porteuse. La modulation GMSK code le saut de phase. "0" pour -90° et "1" pour "$+90^o$". Cet ordre arrive sur une mémoire ROM (Random Access Memory) qui reconstitue le signal sous la forme d'un mot de n bits (fig. 1.9). Il est ensuite sur-échantillonné puis converti en signal analogique à l'aide d'un CNA.

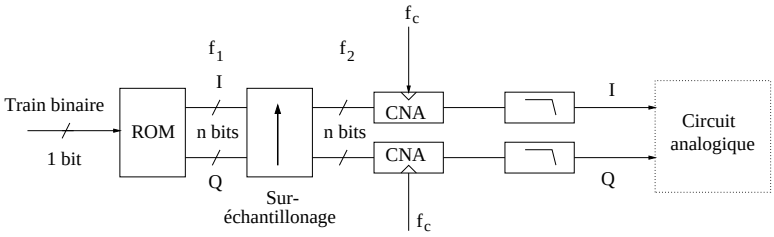

FIG. 1.9 – Conversion des données du numérique à l'analogique (GSM)

Il est préférable que le bruit de quantification des convertisseurs contribue le moins possible au bruit total. Dans le cas de la réception d'un GSM, si nous ne voulons pas que le CAN participe pour plus de 10% de bruit de l'air ($-121dBm$), nous lui imposons un bruit plancher de $-131dBm$ (ramené au niveau de l'antenne). Cela se traduit par une dynamique du convertisseur superieure à $116dB(-15+131)$. La dynamique est obtenue en dimensionnant le modulateur $\Sigma\Delta$ et le filtre de décimation et en choisissant le nombre N de bits de codage. Dans l'exemple cité, une telle dynamique reste un objectif difficile à atteindre. C'est pourquoi, il est possible de la diminuer en amplifiant moins le signal si sa puissance à l'entrée est déjà élevée. Il est possible de court-circuiter l'amplificateur faible bruit de l'entrée (ou LNA : Low Noise Amplifier) et/ou d'utiliser un amplificateur à gain contrôlé (AGC) avant le convertisseur. Cela permet ainsi de diminuer les contraintes reposant sur le convertisseur (moins de bits de codage ou de fréquence d'échantillonage moins élevée, ordre moins important pour le $\Sigma\Delta$.

1.2.3 Le traitement analogique du signal

La complexité, le coût, la puissance consommée et le nombre de composants externes sont les principaux critères dans le choix de l'architecture du circuit. L'environnement hostile aux communications spécialement dans les zones urbaines impose aux circuits de pouvoir traiter des signaux bruités et d'en émettre le moins possible. L'étroitesse du canal de fréquence alloué à chaque utilisateur est peut-être une des principales difficultés dans le cas du GSM (200 kHz).

La chaîne de réception

L'antenne du téléphone capte non seulement le signal voulu mais aussi l'énergie aux fréquences voisines. Après l'antenne, un duplexeur sépare les signaux montants et descendants. Dans le cas du GSM, les signaux sont également émis et reçus à des fréquences différentes afin de minimiser les interférences mutuelles. Puis un filtre passe-bande (en général à Ondes Acoustiques de Surface dit "SAW") sélectionne les signaux appartenant à la bande de fréquence de la norme.

Mais dans la bande GSM retenue, il existe encore les signaux de tous les utilisateurs de la norme à l'instant t qu'il est nécessaire de filtrer. En effet, leurs signaux, via les non-linéarités des composants, perturbent à leur tour le signal et interfèrent avec le signal utile (produits d'intermodulation, distorsion d'amplitude). Si le système corrige peu les atténuations soudaines (fading) du signal causées par l'environnement, un amplificateur à gain contrôlé (AGC) corrige de façon proportionnée les variation de la puissance moyenne du signal.

L'amplification sur la chaîne peut aller jusqu'à 100 dB. La conception doit aussi prendre en compte les gênes mutuelles des différentes parties du circuit. Ainsi, l'amplificateur de puissance fonctionnant avec de forts courants envoie du bruit dans les alimentations et le substrat à chaque fois qu'il est activé ou désactivé. Des alimentations séparées et l'isolation des parties bruyantes (isolation des substrats) s'avèrent souvent nécessaires.

Sélectionner un canal étroit à de très hautes fréquences au milieu de nombreuses interférences nécessite un filtre de facteur de qualité Q élevé. Il est donc commode de choisir une fréquence intermédiaire faible nécessitant des filtres moins sélectifs et donc moins complexes à réaliser.

La structure hétérodyne

La structure hétérodyne (fig. 1.10) se caractérise par le passage à une fréquence intermédiaire fixe (FI). Le filtrage du canal est plus aisé à des fréquences inférieures à f_{rf}. Cependant, nous sommes confronté à un nouveau problème, celui de la fréquence image.

Le signal de fréquence f_{rf} est translaté à la fréquence f_{fi} via le mélangeur : $f_{fi} = f_{ol} - f_{rf}$. Cependant l'énergie du signal se situant à la fréquence

$$f_{im} = 2f_{ol} - f_{rf} \tag{1.14}$$

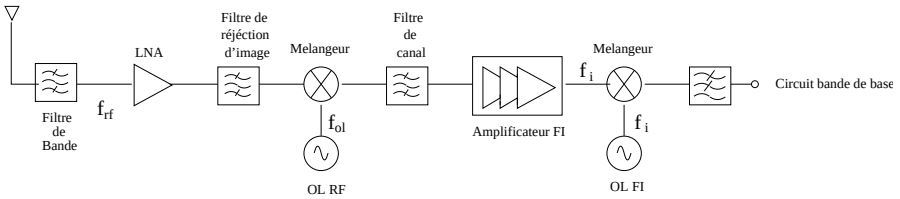

FIG. 1.10 – Une chaîne de réception hétérodyne

se retrouve également à la fréquence f_{fi}. Elle est appelée la fréquence image (fig. 1.11).

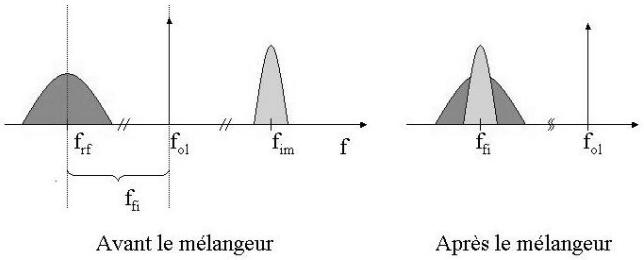

FIG. 1.11 – Influence de la fréquence image

Pour minimiser le repliement sur la fréquence intermédiaire, un filtre est placé en amont du mélangeur pour atténuer l'énergie à la fréquence image f_{im}. Si f_{ol} et f_{rf} sont proches, alors la fréquence image le sera également (eq. 1.14) et nécessitera un filtrage plus sélectif. Cependant une fréquence intermédiaire élevée impose un filtre de canal avec un facteur de qualité plus important. Un compromis est donc nécessaire entre la sélectivité du filtre anti-fréquence image et celle du filtre de canal après le mélangeur.

D'autres types de problèmes inhérents à tout type d'architeture aussi surviennent, comme la non-linéarité de certaines fonctions et la fuite d'énergie de certains endroits vers d'autres où ils ne sont pas attendus compliquent la conception de l'ensemble du circuit.

La structure homodyne permet d'éviter un problème typique des structure hétérodyne : celui de la fréquence-image.

La structure homodyne

Cette architecture (aussi appelée zéro-IF) est caractérisée par une translation directe du signal reçu jusqu'à la bande de base. A première vue, elle rassemble beaucoup d'avantages : sa simplicité, le nombre moindre de ses composants (économie du VCO FI, du filtre de fréquence image). Moins de fonctions peut

entraîner moins de consommation de courant. Le filtre de canal peut être moins sélectif, il est à présent intégrable. Cependant cette structure n'a pas que des avantages. Par exemple, au sein d'un mélangeur, une fraction de l'énergie du signal de l'oscillateur local remonte dans la voie RF, et mélangée à elle même, crée une composante continue gênante dans une structure homodyne. L'influence de cette fuite est même accentuée si elle remonte jusqu'à l'entrée du LNA). Cependant une fuite de l'OL dans le LNA en amont du mélangeur se transforme en un signal DC après le mélangeur et pollue à présent le signal utile.

Le bruit en 1/f (comme la composante DC) se trouve dans la bande utile du signal et gêne le signal. Les distorsions du second ordre sont susceptibles de convertir l'énergie de $f/2$ à f après un étage non linéaire. Ce phénomène est important dans les systèmes multi-modes tels les circuits bi-bandes GSM/DCS. Dans ce cas une fraction de l'énergie d'un signal GSM à 900 MHz se retrouve à 1800 MHz après le LNA d'un portable bi-bande et vient s'ajouter au signal DCS (se transformant après translation fréquentielle en bruit continu).

Historiquement la structure hétérodyne a plus vite été maîtrisée que la structure homodyne. Cependant, les besoins actuels en terme de consommation et de surface de composant, poussent les concepteurs a utiliser la structure homodyne.

La chaîne de transmission

Le fait que le circuit bande de base fournisse une puissance relativement importante et constante permet de limiter les étages d'amplification de puissance par la suite. Les bits issus de la partie numérique doivent être mis en forme afin que leur occupation spectrale soit réduite. La forme optimale est utilisée dans le cas du GSM en filtrant le train de bit par un filtre gaussien. Les différences d'appairage entre les voies I et Q entraîne une altération du signal. Après la translation en fréquence et l'amplification, le signal traverse le duplexeur ou le switch pour rejoindre l'antenne. Dans le cas du GSM, la chaîne de transmission délivre une puissance constante, et l'amplificateur de puissance en fin de chaîne, fournit la dynamique de puissance nécessaire à l'émission (+5 à +33dBm). En revanche, dans les cas des normes EDGE et UMTS pour lesquelles les signaux sont modulés en phase et en amplitude, il est important d'avoir des amplificateurs linéaires. L'amplificateur de puissance et un AGC se partagent la dynamique à générer.

Les protocoles de communications

La manière dont le signal est rayonné dans l'air est bien réglementée. Comment en effet partager entre tous les utilisateurs, la ressource temporelle, fréquentielle et l'énergie ? Nous allons citer les principaux protocoles.

L'AMRT (Accès Multiple à Répartition dans le Temps), les utilisateurs se partagent le temps chacun à leur tour. Le temps est divisé en trames, elles mêmes divisées en intervalles de temps appelés slots, dépendant de la norme. Dans le cas du GSM, une trame de 4.615ms est divisée en 8 slots contenant chacun des bits de données (114) et de contrôle.

L'AMRF (Accès Multiple à Répartition par Fréquences) caractérise l'accès au spectre à des fréquences différentes suivant les utilisateurs.

L'AMRC (Accès Multiple à Répartition par Codes) différencie les utilisateurs avec un codage de données différent. Ce sont des codes orthogonaux qui ne peuvent interférer les uns avec les autres. L'accès au temps, à la fréquence et au code défini, il nous reste à voir comment l'émission se différencie de la réception.

Le mode à partage de temps fait que la réception et la transmission se font à des moments (slots) différents (GSM, DCS,GPRS, EDGE, UMTS génération 2).

Dans le mode à partage de fréquence, réception et transmission s'effectuent simultanément mais à des fréquences différentes (UMTS).

1.2.4 Le bruit toléré

Le bruit qui nous gêne n'est pas nécessairement le bruit total. En fonction de l'application (GSM, GPRS, EDGE, UMTS...), des types de modulations employées, les tolérances changent.

Exigences sur le bruit de la porteuse

La génération de la porteuse est souvent la partie de la conception la plus délicate dans la téléphonie mobile. Les qualités spectrales de la porteuse se déduisent de celles de la norme et de l'architecture du circuit.

À la réception

Considérons un signal GSM de puissance minimum arrivant sur l'antenne (sensibilité à -99 dBm). Nous avons vu précédement que les propriétés physiques de certaines parties du circuit ainsi que leur défaut translattent de l'énergie parasite de certaines fréquences sur le signal contenant l'information utile. Nous pouvons siter le cas de l'énergie des signaux émis par les utilisateurs proches qui sont également captés par l'antenne (Interféreurs pour les fréquences proches et bloqueurs pour les lointaines et non nécessairement de type GSM). Par intermodulation, une partie du bruit de phase de l'oscillateur local (fig. 1.12) se translate à la fréquence du signal et peut altérer le signal. C'est pourquoi le bruit de phase de l'oscillateur local doit être le plus faible possible.

À l'émission

L'énergie S_{RF} du signal à l'émission (fig. 1.13) en dehors de son canal doit être minimisée puisqu'elle s'ajoute à celle des utilisateurs voisins. Il est cependant autorisé d'émettre de l'énergie à certaines distances fréquentielles de la porteuse (la tolérance est quantifiée). Elles proviennent généralement du comparateur de phase et du diviseur dans le synthétiseur de fréquences aux harmoniques multiples de la fréquence de comparaison.

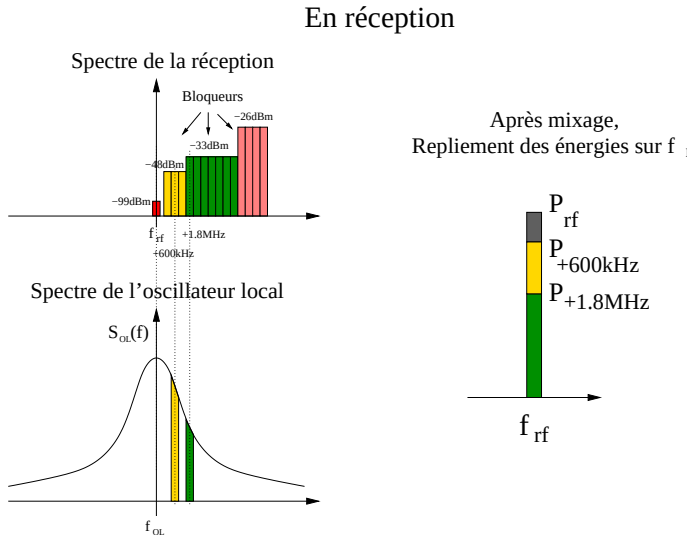

FIG. 1.12 – Contrainte à la réception d'un signal GSM

Exigences sur le bruit de l'horloge

Les horloges sont présentes à plusieurs étapes du traitement du signal que se soit dans le domaine analogique ou numérique [3]. Tout d'abord, elles synchronisent la numérisation du signal vocal, différentes étapes de codage, la conversion en signal analogique et le modulateur sigma-delta du synthétiseur de fréquences programmable du transmetteur.

La "numérisation" de la voix

Si le spectre de la voix s'étend jusqu'à 20 kHz, la numériser sur la bande 300-3400 Hz suffit . Il est essentiel que le bruit de quantification sur cette bande soit le plus faible possible. Nous jugerons la qualité du convertisseur sur sa dynamique c'est à dire l'écart entre la valeur maximale autorisée à l'entrée avec des distorsions acceptables et la valeur minimale dictée par le niveau de bruit. Qu'il s'agisse d'un CNA à capacités commutées ou à courants commutés, sa vulnérabilité au bruit de son horloge sera différente.

Dans certains circuits numériques pour mobile, la voix est codée directement à la sortie du microphone à l'aide d'un sigma-delta (e.g. dynamique de $80dB$ sur la bande 300-3400 Hz). Nous pouvons montrer que le rapport signal à bruit S/N d'un signal sinusoïdal de fréquence f_0 échantillonné par une horloge de gigue τ_j vaut [9] :

$$\frac{S}{N} = \quad 10log\left(\frac{1}{4\pi^2 f_0^2 \tau_j^2}\right) \tag{1.15}$$

A.N : $f_0 = 3.4khz$, $\tau_j = 1ns$. $\frac{S}{N} = 93dB$

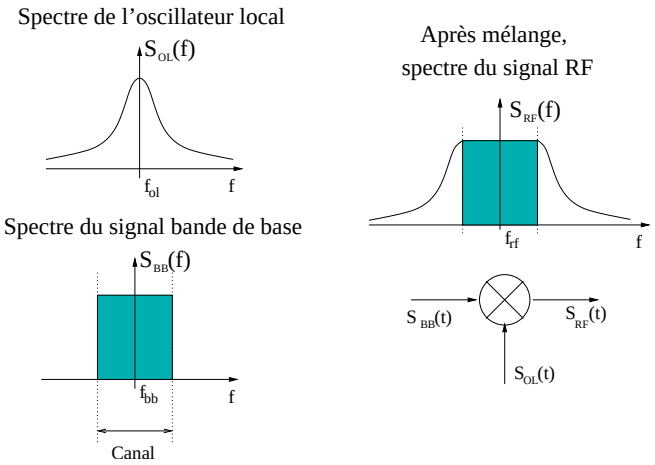

FIG. 1.13 – Contrainte à l'émission d'un signal GSM

Dans le cas où le bruit de quantification est inférieur, nous retiendrons cette valeur pour le SNR à la sortie du convertisseur. Nous pouvons comprendre grâce à cette formule que plus la fréquence du signal à quantifier est basse, meilleur est le SNR.

Pour un convertisseur à courants commutés (plus sensible qu'un convertisseur à capacités commutées, et, avec une formule légèrement différente [9]), nous obtenons $S/N = 79dB$.

Déterminons à présent la limite à partir de laquelle la gigue devient supérieur au bruit de quantification. Étudions le cas d'un signal audio de fréquence f_0, échantillonné à f_s sur N bits. Le pas de quantification (pour une amplitude normalisée) vaut $1/(2^N - 1)$. L'erreur d'amplitude faite peut être traduite en une erreur temporelle τ_M [10].

$$\tau_M = \frac{f_s}{2\pi f_0^2} 2^{-(N-1)} \tag{1.16}$$

Pour augmenter la tolérance, il est donc préférable que la fréquence d'échantillonnage soit grande devant f_0 ou que le nombre de bits soit diminué.

A.N : Le bruit temporel d'une horloge de fréquence $61,44MHz$ d'un convertisseur de 10 bits doit être inférieur à $10ps$ (éq. 1.16) pour une fréquence d'échantillonage à la fréquence de Nyquist. Un synthétiseur de fréquence (de type boucle à verrouillage de phase) permet un bruit de phase de $-80dBc.Hz^{-1}$ pour une bande passante de la boucle de $1MHz$. Avec l'équation 1.7 nous obtenons $2.6\,10^{-10}s$. Le synthétiseur de fréquences convient donc.

Les CNAs sont extrêmement sensibles au bruit de leur horloge. C'est pourquoi, cette dernière doit être très peu bruyante.

La conversion analogique-numérique Bluetooth

Au bout de la chaîne de réception d'un circuit Bluetooth (synoptique fig. 1.18), le signal analogique issu du démodulateur est numérisé à l'aide d'un comparateur. Le signal obtenu est échantillonné à $8MHz$ (fig. 1.14) à son entrée dans le circuit numérique. Lors de l'échantillonage, la valeur du bit est lue à chaque occurrence d'un front montant de l'horloge à $8MHz$. Il n'y a pas d'erreur tant que la lecture s'effectue durant un temps-bit.

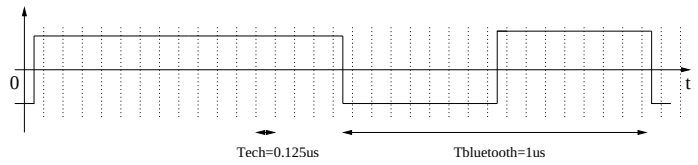

FIG. 1.14 – Échantillonnage d'un signal Bluetooth à la réception

A.N : Pratiquement, ce signal est échantillonné à 8 MHz (T=125 ns) ; Une erreur temporelle de d'un dixième de cette période ($12.5ns$) ne nuit pas à la lecture. L'erreur temporelle permise ici est ainsi bien plus importante que dans le cadre d'une conversion numérique-analogique.

Conclusion

Nous venons de montrer que l'on n'attend pas les mêmes performances en bruit d'une horloge suivant le processus qu'elle synchronise. Afin de mieux appréhender les particularités d'une application de radio-communication, nous allons à présent décrire le parcourt du signal dans un circuit RF pour GSM.

1.3 Les normes pour les télécommunications

Le choix de l'architecture dépend de l'application et des contraintes que sa norme impose. C'est une institution européenne (ETSI : European Télécommunication Standards Institut) qui élabore les principales normes de communication. Le paragraphe cî-dessous décrit les normes les plus usuelles dans le domaine de la téléphonie sans fil.

1.3.1 La famille GSM

La norme GSM

Le GSM a été voulu comme la première norme européenne de la télécommunication sans fil. Elle permet la transmission-réception de la voix et des données. Elle utilise les systèmes AMRT et en mode de partage de fréquences transmettant dans les bandes 890-915 MHz et 935-960 MHz avec une modulation GMSK (Gaussian Minimum Shift Keying). Chaque canal de 200 kHz peut accueillir jusqu'à 8 utilisateurs. Chaque cellule couverte par une station de base a ainsi

une capacité de 1000 utilisateurs. La capacité réelle est moindre puisque l'on n'affecte pas la totalité des fréquences par cellule. Chacun d'eux peut émettre à un débit de $9.6kb.s^{-1}$.

Associée à la norme GSM, la norme DCS (Digital Communication System) est aussi présente en Europe. Ses bandes d'émission et de réception sont respectivement 1710.2-1784.8 MHz et 1805.2-1879.8 MHz.

La norme GPRS (General Packet Radio Service) est une évolution du GSM et permet des débits plus importants ($56kb.s^{-1}$) en transmettant les données par paquets. Elle peut utiliser plusieurs slots d'une même trame.

Ces trois normes utilisent la modulation GMSK (Gaussian Minimum Shift Keying). Il s'agit d'une modulation numérique à enveloppe constante et à phase continue (deux états de phase). Seul le changement d'état de phase est codé. Les bits sont traités par un filtre gaussien afin de minimiser l'occupation spectrale du signal [11].

Dans la norme EDGE (Enhanced Data for GSM Evolution) seul change le type de modulation. Elle transmet également les données par paquets. Le 8PSK est une modulation de phase avec une variation de l'enveloppe lors des changements d'états. L'information est à présent codée sur 8 états de phase et permet ainsi un débit plus important (384kbit/s à l'émission).

Le circuit

Les circuits pour GSM sont considérés comme étant parmi ceux les plus difficiles à concevoir. A l'instar des normes équivalentes, un des principaux objectifs est de consommer peu de courant afin que les terminaux soient transportables et les plus autonomes possibles. Cependant, plus que pour les autres normes, les performances en bruit des circuits sont cruciales car le système doit faire cohabiter un grande nombre de personnes pour des canaux d'émission-réception étroits. Pour associer la modulation à la porteuse, plusieurs solutions ont été reprises dans le cas des systèmes GSM.

Il est possible de faire passer la modulation via le sigma-delta de la boucle à verrouillage de phase. Cependant, le bruit de quantification élevé impose un ordre de boucle élevé et un étage de pré-distorsion du signal en amont. La solution la plus couramment utilisée est d'utiliser la boucle de modulation dont le synoptique est représenté par la figure 1.15 que l'on retrouve dans les circuits UAA3535 et UAA6178 de Philips.

Le signal bande de base (I,Q) à la fréquence f_{mod} est d'abord mélangée (via les mélangeurs M_1 et M_2) à un signal de fréquence intermédiaire f_{fi}. Le filtre IF ne retient que l'énergie à la fréquence $f_{fi} + f_{mod}$. Puis le signal est translaté à la fréquence f_{rf} au moyen d'une "boucle de modulation". Le mélangeur M_3 est utilisé comme "diviseur" de fréquence. L'oscillateur local associé est un signal de fréquence $f_{rf} - f_{fi} - f_{mod}$. Il translate le signal de sortie du VCO de la fréquence f_{rf} à la fréquence de comparaison du comparateur de phase-fréquence de la boucle de modulation $f_{fi} + f_{mod}$ (Le mélangeur contrairement au diviseur classique de fréquence n'altère pas la modulation du signal). La boucle de modulation est large bande puisqu'elle doit laisser passer l'information "large"

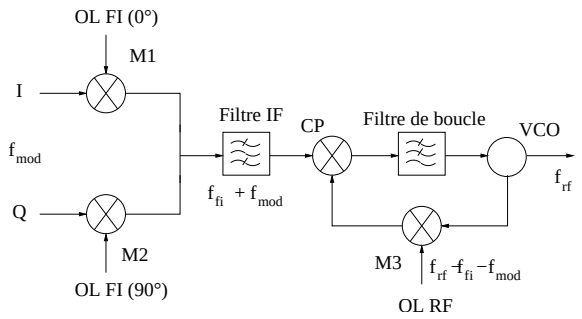

FIG. 1.15 – La boucle de modulation (Principe du circuit UAA3578 de Philips)

bande du signal. Effectivement le filtre de boucle se comporte comme un passe-bas vis-à-vis de la modulation de phase sur le signal incident au comparateur de phase-fréquence. De plus, la largeur de la bande détermine l'erreur de suivi de la boucle sur le signal. La boucle suit avec un certain "retard" la modulation. Plus celle-ci est rapide, plus la boucle peine à la suivre [12].

Puisque le filtre de boucle se comporte comme un passe-bas vis-à-vis du signal modulé, il filtre aussi son bruit. C'est pourquoi le bruit toléré sur le signal modulé et donc sur l'oscillateur local FI est plus important ($-120dBc.Hz^{-1}$ à $1MHz$ de la porteuse [12]). Cependant cette architecture ne permet pas la translation de signaux modulés à enveloppe constante (GSM) puisque la modulation passe par le VCO et ne peut donc pas s'appliquer à la norme EDGE. Effectivement, le comparateur de phase-fréquence ne fait passer que la composante angulaire de l'information.

La figure 1.16 présente une architecture communes aux normes GSM-DCS-PCS-GPRS et EDGE adoptée pour le circuit de Philips multi-normes UAA3537.

L'architecture pour la réception est de type NZIF (Near Zero Intermediate Frequency). L'oscillateur local est commun pour l'émission et la réception, ce que permet le principe de partage de temps. Un seul oscillateur à quartz est utilisé pour fournir la référence au synthétiseur de fréquence RF et fournir l'horloge des convertisseurs CAN et CNA. La boucle à verrouillage de phase utilisée comme oscillateur local en émission comme en réception doit générer des fréquences très précises et très stables. De même, les horloges des conversions des signaux entre les circuits analogiques et numériques doivent avoir les mêmes qualités comme nous avons pu le voir précédemment.

1.3.2 UMTS

La norme UMTS (Universal Mobile Télécommunication System)

Elle utilise l'AMRC ([13]). La transmission (émission et réception) est continue suivant le mode à partage de fréquences sur une bande de $5MHz$ (30 canaux sur la bande $1900MHz - 2200MHz$). Le débit de "données" (Chip rate) est de

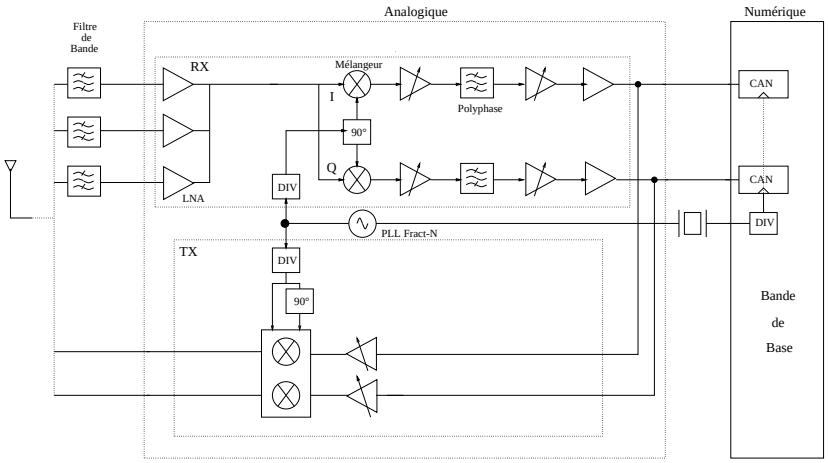

FIG. 1.16 – GSM-DCS-PCS-GPRS-EDGE : UAA3537 de Philips

$3.84MHz$. La modulation est de type HQPSK (Hybride Quadrature Phase Shift Keying) à l'émission et OQPSK (Offset Quadrature Phase Shift Keying) à la transmission.

Le circuit

Voici les chaînes de transmission et de réception UMTS/WCDMA (Wide band Code Division Multiple Access) de Philips (fig. 1.17). Il comporte trois parties : la chaîne de réception d'architecture ZIF (RX, conversion directe), la transmission (TX, pseudo Hétérodyne car la fréquence intermédiaire est variable) et l'amplificateur de puissance.

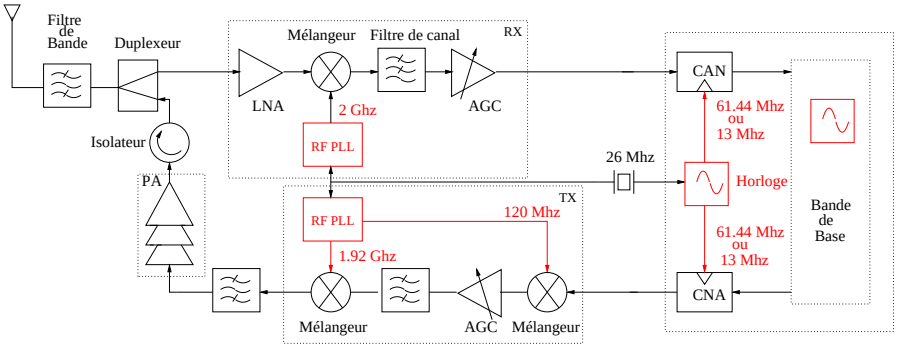

FIG. 1.17 – UMTS : UAA3580, UAA3581 et UAA3592 de Philips

Ce circuit est également multi-mode puisqu'il traite les signaux GSM et UMTS. La fréquence d'échantillonage des signaux UMTS ne se déduit pas de celle d'un signal GSM. Deux possibilités apparaissent. Il est possible d'utiliser

un deuxième oscillateur à quartz, cependant pour économiser un composant externe, il a été décidé de générer la fréquence voulue $30.72MHz$ à partir d'un synthétiseur interne à partir de l'oscillateur à quartz à $26MHz$ utilisé pour le GSM.

Si la norme UMTS est moins contraignante que celle du GSM sur les performances en bruit du circuit, elle nécessite toujours les mêmes techniques.

1.3.3 DECT

La norme DECT (Digital European Cordless Telephone)

Cette norme se caractérise par sa grande flexibilité, et à l'opposé du GSM, son faible coût, sa faible consommation et peu de contraintes concernant le spectre à l'émission. Chaque utilisateur constitue un réseau local avec sa propre station de base et l'on peut faire l'économie de l'infrastructure coûteuse, classique du réseau filaire. Elle permet la mobilité dans la zone de couverte par la station locale. La communication utilise l'AMRT ([14]) et le mode à partage de temps. La bande allouée est $1880MHz - 1900MHz$. 8 utilisateurs utilise le même canal de $1.73MHz$ en temps partagé. 120 utilisateurs peuvent téléphoner simultanément. La modulation est du type GFSK (Gaussian Frequency Shift Keying, $BT = 0.5$). Chaque trame (10ms) contient 24 slots de 460 bits chacun, 12 pour l'émission et 12 pour la réception pour un débit de $1.152Mb.s^{-1}$.

Le circuit

Grâce à des spécifications en terme de bruit fréquentiel plus généreuse, la conception des PLLs est plus simple. Dans ce circuit (fig. 1.18) que nous aurions pu retrouver dans une application Bluetooth, la modulation en transmission se fait directement sur le VCO pendant que la boucle PLL est ouverte. Pour compenser les pertes dans le filtre chargeant l'entrée du VCO (entraînant sa dérive en fréquence), il est nécessaire de refermer périodiquement la boucle pendant les slots non utilisés par l'utilisateur pour recentrer le VCO à la bonne fréquence. Cela est réalisé à l'aide d'un diviseur et d'un comparateur de phase-fréquence ("Demi synthé"). La boucle est aussi fermée lorsque le téléphone est en réception. En réception le signal bande de base est obtenu après la translation en fréquence et la démodulation des signaux I et Q. La modulation de fréquence traduite en tension est convertie en train de bits à l'aide d'un comparateur. Les bits sont centrés à zéro après que la partie continue du signal lui ait été retirée par un "extracteur" de tension continue. Le signal numérique est échantillonné pour être traité par le bloc logique.

La volonté de faire un produit au faible coût implique la définition d'une norme aux spécifications larges. Il en résulte peu de contraintes sur le VCO (comme en témoigne la boucle à verrouillage de phase ouverte en fonctionnement) et sur les horloges de conversion CAN et CNA comme nous avons pu le voir dans la partie 1.2.4.

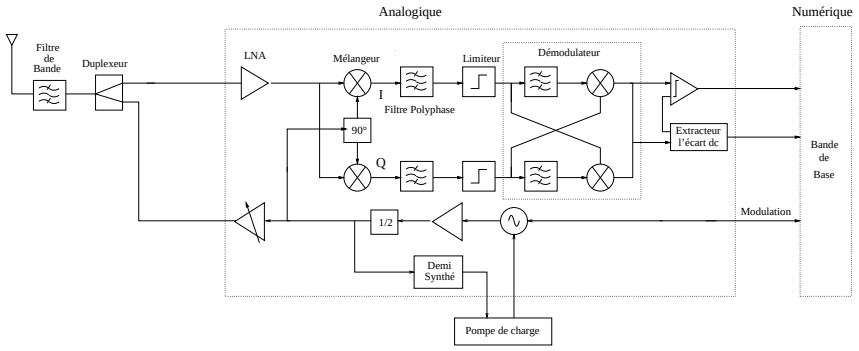

FIG. 1.18 – DECT : UAA3546 de Philips

1.3.4 BLUETOOTH

La norme

Cette norme a été définie pour les communications entre terminaux sur des distances limitées tels que l'imprimante, l'ordinateur, le terminal mobile...

La norme définit la bande 2402-2480 MHz avec 78 canaux de 1 MHz chacun. L'information est modulée comme pour le DECT en GFSK (BT=0.5) avec un indice de modulation m=0.32. Les communications se font en temps partagé avec un débit de données de 1Mbits/s. A chaque paquet transmis, la fréquence change (aussi appelé le "frequency hopping").

Le circuit

Nous pouvons nous reporter au circuit DECT précédent. Effectivement les normes sont très proches et sur un plan strictement fonctionnel, les circuits sont identiques. Sur le plan des performances en bruit du circuit, la tolérance est toujours large.

Conclusion

En fonction des normes, et de l'application du synthétiseur de fréquences, les spécifications en bruit changent. Le tableau 1.1 présente les spécifications en bruit des normes et de leur PLL RF associées pour la chaîne d'émission. On présente également une performance de la PLL interne d'un analyseur de spectre de Rohdes&Schwartz. Suivent les performances requises dans des applications différentes.

Les boucles à verrouillage de phase ont le quasi-monopole de la synthèse de fréquences dans les circuits radio-fréquences, de la génération de la porteuse à celle de l'horloge de la conversion des données.

Dans le chapitre suivant, nous allons examiner différents types de générateur de fréquences et rappeler quelques éléments de la théorie de la boucle à

Norme	Bruit de phase	Bruit temporel
PLL-RX DECT@ $500kHz$	$-90dBc.Hz^{-1}$	
PLL-RX GSM @ $600kHz$	$-120dBc.Hz^{-1}$	
FSEA Rohdes&Schwartz @ $10kHz$	$-123dBc.Hz^{-1}$	
Horloge pour CNA UMTS		$11.5ps$
Horloge pour échantilloneur Bluetooth		$12.5ns$

TAB. 1.1 – Exemples de spécifications pour différentes normes, différentes fonctions

verrouillage de phase qui permettent de comprendre leurs performances.

Chapitre 2

La synthèse de fréquences

Ce chapitre a pour vocation de rappeler quelques éléments théoriques sur les systèmes oscillants utilisés pour la synthèse de fréquences puis d'aborder les caractéristiques de la boucle à verrouillage de phase qui, aujourd'hui, est courament utilisée dans les circuits analogiques. Ce système nous servira à l'avenir de référence dans l'étude des boucles à verrouillage de retard. Nous terminerons cette partie par l'illustration des performances de deux PLLs dans des applications différentes.

2.1 Synthèse d'une fréquence

La synthèse de fréquences repose traditionnelement sur le principe des systèmes oscillants. Plusieurs techniques existent. Elles se différencient par les composants utilisés et par leur performance en bruit.

2.1.1 Rappels sur la théorie des systèmes oscillants

Le système est basé sur un amplificateur contre-réactionné (fig. 2.1.a). La sortie Y dépend de l'entrée X et de l'historique des évènements.

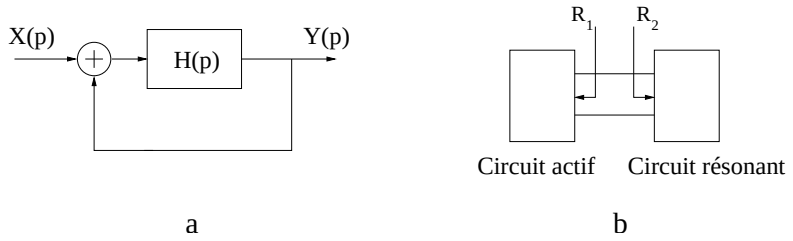

FIG. 2.1 – Systèmes oscillants

Dans le domaine de Laplace, la sortie Y(p) est liée à l'entrée X(p) par la relation suivante.

$$\frac{Y(p)}{X(p)} = \frac{H(p)}{1 - H(p)} \tag{2.1}$$

Un phénomène d'oscillation sur Y apparaît lorsque $H(p_0) = 1$ (avec $p_0 = j2\pi f_0$). Pour que ces oscillations soient stables, deux conditions nécessaires (mais pas suffisantes), dites de Barkausen ([8]), doivent être respectées : $|H(p_0) = 1|$ et $\angle(H(p_0)) = 0$ (ou 180° en fonction du signe de la rétro-action). Une oscillation peut naître du bruit du circuit (alors représenté par X). Souvent, une partie composée d'un circuit résonnant LC est incluse dans l'oscillateur pour sélectionner la fréquence de résonance. A chaque cycle d'oscillation, de l'énergie du circuit est perdue. C'est pourquoi il est nécessaire de compenser ses pertes par un circuit actif. Nous pouvons ainsi représenter le système oscillant par la figure 2.1.b.

L'oscillation électrique correspond à un échange d'énergie entre un élément capacitif et un élément inductif. A chaque transfert d'énergie, des pertes se produisent et de l'énergie doit être réintroduite pour compenser les pertes. La performance de l'oscillateur est caractérisée par le facteur de qualité Q correspondant au rapport de l'énergie stockée sur l'énergie perdue pour une période. Nous pouvons montrer que, dans le domaine des fréquences, l'entrée $X(f)$ et la sortie $Y(f)$ sont liés par la relation suivante [8] :

$$\left|\frac{Y(f)}{X(f)}\right|^2 = \frac{1}{4Q^2}\left(\frac{f_0}{f}\right)^2 \tag{2.2}$$

Avec $p = j2\pi f$, et f l'écart en fréquence par rapport à la porteuse f_0. Le bruit diminue en $1/f^2$. Le circuit oscillant est d'autant plus sélectif que le facteur de qualité Q est élevé, traduisant les faibles pertes du résonateur.

2.1.2 Les oscillateurs

Il existe plusieurs types d'oscillateurs qui se caractérisent par leur facteur de qualité élevé, leur fréquence de fonctionnement, leur simplicité de réalisation... Nous allons décrire les plus usuels.

Les oscillateurs à quartz

Le quartz est un cristal de silice dont la structure est dissymétrique. Sa compression entraîne un déplacement de ses charges internes (effet piezo-électrique). Sa dissymétrie induit l'apparition de charges électriques à sa surface. A l'aide d'une contre-réaction, il est possible de créer un mode (mécanique, électrique) oscillant. Les fréquences de résonance dépendent de l'arrangement cristallin du cristal, de sa coupe et de sa taille. Plus sa taille diminue, plus la fréquence d'oscillation est élevée. Ses oscillations sont stables et précises. C'est la raison pour laquelle les oscillateurs à quartz ont vite été adoptés par l'horlogerie. Ils constituent également aujourd'hui l'essentiel des horloges de référence des circuits électroniques grâce à leur bonne performance en bruit de phase.

Les circuits oscillants contrôlés en tension

Si l'oscillateur à quartz ne permet d'obtenir qu'un signal à une seule fréquence, il est possible de concevoir des circuits électroniques qui génèrent des signaux de fréquence contrôlable.

Les oscillateurs à relaxation

Les oscillateurs à relaxation sont des systèmes dont la grandeur de sortie est périodique non sinusoïdale en l'absence d'entrée variable dans le temps, l'énergie étant fournie par la tension d'alimentation. Ils sont composés d'une source d'énergie continue extérieure, d'un comparateur (qui permet de définir une tension de basculement) et un réservoir d'énergie qui fixe la fréquence de résonance. Nous utilisons le terme de relaxation pour caractériser le retour périodique du système vers un état de plus faible énergie. Parmi ces oscillateurs, nous pouvons parler du multi-vibrateur astable composé d'un anneau de cellules à retard (fig. 2.2).

L'anneau est constitué d'un nombre impair N_c de cellules à retard τ (pair s'il s'agit d'inverseurs) dont la dernière est connectée à l'entrée. D'après les conditions de Barkausen [8] le système oscille à la fréquence $f_0 = 1/2N_c\tau = 1/T_0$ pour $H(p) = e^{p\,N_c\tau}$.

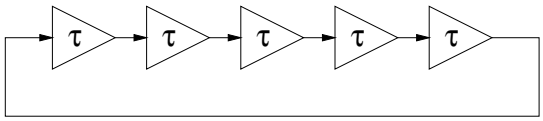

FIG. 2.2 – L'oscillateur en anneaux

Si les délais sont variables, la fréquence d'oscillation l'est aussi. Ce synthétiseur de fréquence a l'avantage de ne pas posséder de résonateur LC encombrant pouvant nécessiter une technologie particulière. Cependant, il s'agit aussi de sa principale faiblesse puisque les performances en bruit sont plus grossières. Le facteur de qualité Q est faible. Ces dispositifs sont réservés à des applications peu exigeantes en bruit. Le spectre de bruit de phase $S(f)$ d'une cellule dépend de sa gigue $\Delta\tau_{vco,rms}$ [18]. Si le signal d'entrée est propre, alors :

$$S(f) = \frac{f_0}{f^2}\left(\frac{\Delta\tau_{vco,rms}}{T_0}\right)^2 \tag{2.3}$$

Sur un plan spectral, le bruit décroît de $20db$ par décade. Sur un plan fréquentiel, la gigue s'accumule cycle après cycle car le bruit issus de la dernière cellule est renvoyé à l'entrée de la première. Nous distinguons la gigue par deux catégories. La gigue à court terme trop rapide pour être corrigé et celle à long terme pouvant l'être par un système externe. Pour palier l'accumulation de la gigue sur les cycles successifs, il est nécessaire de disposer d'une référence stable pour corriger périodiquement le bruit du système. Nous sommes à ce niveau

confrontés à un problème de synchronisation entre la phase de cette référence et celle du circuit.

Les oscillateurs à réservoir (LC)

Les oscillateurs LC sont basés sur la particularité des inductances et des capacités à s'échanger périodiquement l'énergie qu'elles contiennent. Plusieurs montages électroniques existent : Hartley, Colpitts... Le montage de Colpitts est un des plus couramment utilisé dans les radio-communications grâce à ses bonnes performances pour de faibles tensions d'alimentation et son bon facteur de qualité.

Le montage de Colpitts

Ce montage est constitué d'un réservoir LC et d'une partie active : un transistor bipolaire (fig. 2.3.a). Il démarre grâce aux bruits des composants. A la résonance, l'impédance du réservoir est réelle (courant et tension sont en phase) et sa fréquence d'oscillation vaut $f_0 = 1/(2\pi\sqrt{LC})$. La tension du réservoir asservit la source active (un transistor) ; elle est connectée à l'émetteur. Le déphasage de 180° est respecté. Cependant, l'impédance vue (en dynamique) à l'émetteur est faible ($1/g_m$). C'est pourquoi une transformation de l'impédance est nécessaire. Le montage de la figure 2.3.b fait qu'à l'émetteur, la nouvelle impédance vue vaut alors $(1 + C_1/C_2)/g_m$. Le rapport C_1/C_2 permet alors d'augmenter la valeur de l'impédance.

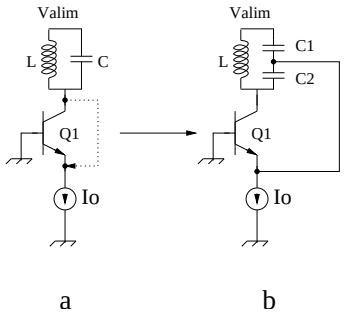

FIG. 2.3 – Le montage de Colpitts

Le montage différentiel

Le montage différentiel (fig. 2.4) connait une grande popularité dans les circuits RF à mesure que la tension d'alimentation diminuait car il permet de maximiser l'amplitude d'oscillation avec une meilleure immunité aux bruits de l'alimentation et du substrat. En utilisant des varicaps en guise de capacités variables, la fréquence d'oscillation est contrôlable.

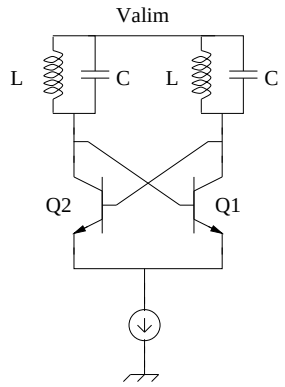

FIG. 2.4 – Un montage différentiel

Considérons à présent le bruit d'un résonateur ayant une composante résistive bruyante. Il a été montré [19] que la puissance de bruit de phase peut s'approximer de la façon suivante :

$$S(f) \quad = \frac{2FkT}{P_{sig}} \left(1 + \left(\frac{f_{c2}}{f}\right)^2\right) \left(1 + \frac{f_{c1}}{|f|}\right) \tag{2.4}$$

Avec P_{sig} : la puissance de la porteuse de fréquence f_0, f_{c1} la fréquence où la pente de la décroissance en bruit passe de $1/f^3$ à $1/f^2$ (figure 2.5). La pente en $1/f^3$est due au bruit en $1/f$ tandis que celle en $1/f^2$ est due au bruit blanc du circuit. Il introduit un facteur correctif F qui est fonction du procédé technologique. Le bruit plancher de l'étage de sortie du VCO (non filtré par le résonateur LC) est atteint au delà de $f_{c2} = f_0/2Q$ où $Q = 2\pi f \frac{L}{R}$ est le facteur de qualité du filtre. Il est généralement du au bruit de l'étage de sortie du VCO (buffer).

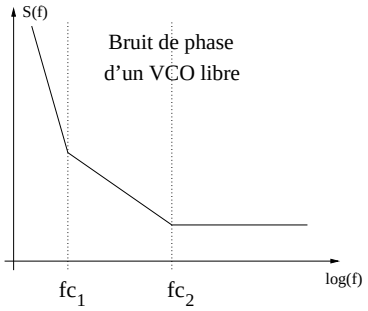

FIG. 2.5 – Bruit de phase d'un montage Colpitts selon Leeson

Contrairement à ces circuits qui synthétisent des fréquences ex-nihilo, des systèmes synthétisent des fréquences à partir de fréquence de référence. C'est le

cas des boucles à verrouillage de phase (PLL). L'intérêt de tels systèmes est de pouvoir comparer périodiquement la phase et la fréquence de sortie à celles du signal de référence et donc d'améliorer les performances en bruit de phase du signal de sortie.

2.2 Généralités sur les boucles à verrouillage de phase

Obtenir une fréquence variable se fait à partir d'un VCO. Cependant, le bruit sur la tension de contrôle et celui issu du circuit se retrouvent dans le signal de sortie. Comme nous l'avons vu dans le chapitre précédent, les normes sévères en terme de bruit impliquent des très bonnes performances de la part des synthétiseurs de fréquences. Pour minimiser le bruit de phase du signal généré, il est possible d'asservir sa phase sur celle, "propre" d'un oscillateur à quartz (cf synoptique fig. 2.6).

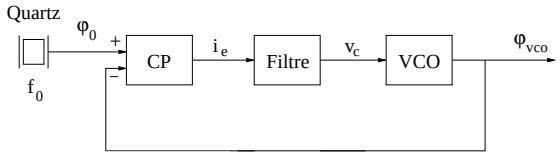

FIG. 2.6 – Synoptique d'une PLL

La différence de phase entre ces deux signaux est mesurée par un comparateur de phase (CP) (fig.2.7) puis convertie par une pompe de charge en courant I_e .

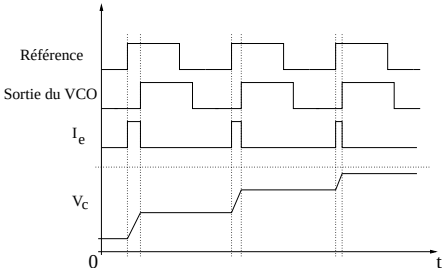

FIG. 2.7 – Transformation de l'erreur de phase en tension

Ce courant intégré par un filtre est converti en tension. Celle-ci contrôle le VCO de façon à minimiser l'erreur de phase. Une fois cette erreur annulée, nous disons de la boucle qu'elle a accrochée. Pour avoir une idée du fonctionnement de la boucle à verrouillage de phase, il est nécessaire de considérer que le comparateur de phase ainsi que le VCO, sont utilisés dans leur zone de linéarité.

2.2.1 Rappel sur la théorie d'une boucle à verrouillage de phase

Dans l'étude théorique de la boucle à verrouillage de phase nous supposerons que les variables varient continuement. Les variations devront donc être faibles en considérant que l'unité temporelle est définie par la période des comparaisons du CP. Pour cela , la bande passante de la boucle doit être inférieure à 1 % de la fréquence de comparaison. De plus, nous supposons que toutes les parties de la boucle à verrouillage de phase fonctionnent dans leur partie linéaire.

Généralités

La boucle de rétroaction asservit la phase φ_{vco} à la phase φ_0 du signal de référence (fig. 2.6). Le comparateur de phase convertit en courant cette erreur de phase. Il est caractérisé par son gain K_{cp} exprimé en $A.rad^{-1}$. Sur une période du signal T_0, la valeur moyenne du courant i_e est proportionnelle au déphasage. Ce courant est intégré sous la forme d'une tension ΔV par un filtre passe-bas de fonction de transfert $K_{filtre}(p)$. La variation de fréquence Δf à la sortie du VCO, induite de la variation de tension en entrée, dépend de son gain K_{vco} exprimé en $Hz.V^{-1}$. Dans le domaine de Laplace :

$$\begin{cases} i_e(p) = K_{cp}(\varphi_0(p) - \varphi_{vco}(p)) \\ \frac{\Delta V}{i_e}(p) = K_{filtre}(p) \\ \Delta f(p) = K_{vco}\Delta V(p) \end{cases} \tag{2.5}$$

En se plaçant dans le domaine de Laplace si φ_{vco} désigne l'erreur de phase à la sortie du VCO :

$$\varphi_{vco}(p) = \frac{\Delta f(p)}{p}$$

Nous en déduisons la fonction de transfert $H(p)$ entre $\varphi_{vco}(p)$ et $\varphi_0(p)$ [17] :

$$H(p) = \frac{\varphi_{vco}}{\varphi_0}(p) = \frac{K_{vco}K_{cp}K_{filtre}(p)}{p + K_{vco}K_{cp}K_{filtre}(p)} \tag{2.6}$$

Pour $\varphi_e(p) = \varphi_0(p) - \varphi_{vco}(p)$ représentant l'erreur de phase, nous définissons $H_e(p)$ comme la fonction de transfert de la correction de la boucle.

$$H_e(p) = \frac{\varphi_e}{\varphi_0}(p) = \frac{p}{p + K_{vco}K_{cp}K_{filtre}(p)}$$

Les performance de la boucle sont alors déterminées par la fonction de transfert du filtre de boucle.

Le théorème des valeurs finales dit que :

$$\lim_{t\to\infty} \varphi_e(t) = \lim_{p\to 0} \; p\, H_e(p)\, \varphi_0(p) \tag{2.7}$$

Lorsque la fontion $K_{filtre}(p)$ n'a pas de pôle double en 0, alors, suite à la réponse à un saut de phase, nous avons :

$$\varphi_0(p) = \Delta\varphi_0/p \quad \lim_{t\to\infty} \varphi_e(t) = 0$$

Le système tend donc à annuler l'erreur de phase existant entre le signal de référence et le signal de sortie. La figure 2.8 illustre les fonctions de transfert $H(p)$ et $H_e(p)$ pour les valeurs de paramètres de boucle suivants :

$K_{cp} = 10^{-4} A.rad^{-1}$
$K_{vco} = 6\,10^7 Hz.V^{-1}$
$F(p) = \frac{1+RCp}{Cp}$ avec $R = 500\Omega$ et $C = 1.6\,nF$ donnant $f_c = 200\,kHz$.

La figure suivante illustre que le système ne corrige pas le bruit de phase proche de la fréquence du signal de référence. Comme nous allons le voir par la suite, le choix de la fréquence de coupure du filtre, des gains du comparateur de phase et du VCO ont une incidence sur les performances de la boucle.

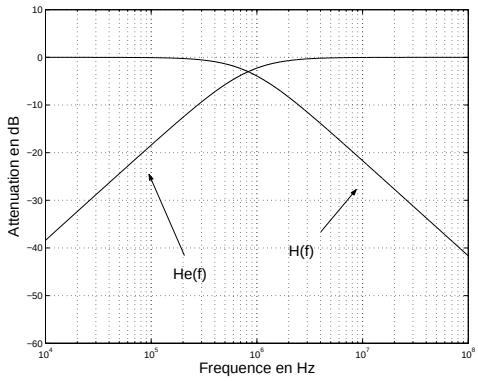

FIG. 2.8 – $H(p)$ et $H_e(p)$

La poursuite de fréquences

Nous pouvons caractériser la capacité de la boucle à verrouillage de phase à suivre les variations de phases ou de fréquences. Cela est important lorsque la boucle à verrouillage de phase est utilisée pour translater en fréquence un signal déjà modulé et pour connaître la façon donc le bruit de la référence est transmis à la sortie. Certaines architectures comme la "boucle de modulation" décrite dans le chapitre précédent utilisent cette technique dans le cadre d'une application GSM. Soit φ_e l'erreur de phase due à la différence entre celle de la référence φ_0 et celle que la PLL arrive à reproduire. Elle vaut :

$$\varphi_e(p) = \frac{p\varphi_0(p)}{p + K_{vco}K_{cp}K_{filtre}(p)} \tag{2.8}$$

Dans le cas d' un saut de phase $\Delta\varphi_0$: $\varphi_0(p) = \Delta\varphi_0/p$ et $K_{filtre}(0) \neq 0$ et nous obtenons [17] :

$$\lim_{t\to\infty} \varphi_e(t) = \lim_{p\to 0} \frac{p\Delta\varphi_0}{p + K_{vco}K_{cp}K_{filtre}(p)} = 0$$

La boucle corrige donc cet écart de phase. Cependant ce n'est pas une correction instantanée et le temps d'acquisition dépend des paramètres de la boucle. Plus les variations de phase seront rapides, moins la boucle suivra. Quantifions ce décalage.

Supposons une variation continue de la phase caractérisée par un écart de pulsation $\Delta\omega = \Delta\omega_0/p^2$ par rapport à la pulsation du signal. Avec l'équation 2.8, nous avons [17] :

$$\lim_{t\to\infty} \varphi_e(p) = \frac{\Delta\omega_0}{K_{vco}K_{cp}K_{filtre}(0)} = \frac{\Delta\omega_0}{K_v}$$

avec $K_v = K_{vco}K_{cp}K_{filtre}(0)$ la constante de vélocité. Il s'agit de l'erreur de phase qui s'ajoute au signal à la suite de ce saut de fréquence. Nous avons donc tout intérêt à choisir une constante de vélocité importante afin de minimiser cette erreur de phase non réductible.

Influence du filtre de boucle

Plus les contraintes en bruit seront importantes, plus il sera nécessaire de concevoir un filtre sélectif et donc d'ordre élevé. Le choix du filtre dépend des conditions de stabilité, de la bande passante et de la vitesse d'acquisition et des performances en bruit de la boucle à verrouillage de phase attendues.

Cas des boucles d'ordre 1 Dans un premier cas, imaginons une boucle à verrouillage de phase sans filtre ($F(p) = 1$). La boucle est alors d'ordre 1. Nous posons $K = K_{vco}K_{cp}$. K est à la fois le gain de boucle et l'inverse de la pulsation de coupure de la boucle ($\omega_c = 1/K$). On a :

$$H(p) = \frac{K}{K + p} \tag{2.9}$$

Un K_{vco} important augmente le gain de boucle et diminue la fréquence de coupure, entraînant un plus grand filtrage des bruits de la référence et de la sortie du comparateur et moins de filtrage des bruits issus des filtres. Une grande valeur K_{cp} augmente la réactivité de la correction pour une erreur de phase donnée. Avoir un grand gain de boucle permet un asservissement plus rapide (de manière simplifiée $\tau_{acq} = 2\pi K$. Cependant, nous ne disposons seulement que de K pour définir notre boucle ce qui empêche d'atteindre des objectifs contradictoires.

Cas des boucles d'ordre 2 Considérons à présent le cas d'un filtre d'ordre 1 de fonction de transfert : $K_{filtre}(p) = \frac{1}{p\tau+1}$. L'équation (2.9) devient alors :

$$H(p) = \frac{K_{vco}K_{cp}}{p(\tau\, p+1) + K_{vco}K_{cp}} = \frac{\omega_n^2}{p^2 + 2\zeta\omega_n p + \omega_n^2} \tag{2.10}$$

Nous nommons ζ le coefficient d'amortissement et ω_n la fréquence naturelle.

$$\omega_n = \frac{K_{vco}K_{cp}}{\tau} \quad \zeta = \frac{1}{2K_{vco}K_{cp}} \tag{2.11}$$

Si le coefficient d'amortissement est nul, les pôles de la fonction de transfert sont imaginaires et le système oscille.

On dispose à présent de deux leviers pour définir notre boucle : τ et $K_{vco}K_{cp}$. Il est donc possible d'avoir une bande étroite et un gain important au détriment d'un faible coefficient d'amortissement. Comme nous le verrons par la suite, le ζ idéal vaut 0.707.

Pour disposer d'un levier supplémentaire, nous pouvons donc envisager le filtre (fig. 2.9) de fonction de transfert suivante

$$F(p) = \frac{p\tau_2 + 1}{p(\tau_1 + \tau_2) + 1} \quad avec \quad \tau_1 = R_1 C \quad et \quad \tau_2 = R_2 C$$

$$H(p) = \frac{p\omega_n(2\zeta - \omega_n/K_{vco}K_{cp}) + \omega_n^2}{p^2 + 2\zeta\omega_n p + \omega_n^2} \tag{2.12}$$

$$avec \quad \zeta = \frac{1}{2}\sqrt{\frac{K_{vco}K_{cp}}{\tau_1 + \tau_2}}\left(\tau_2 + \frac{1}{K_{vco}K_{cp}}\right) \quad et \quad \omega_n = \sqrt{\frac{K_{vco}K_{cp}}{\tau_1 + \tau_2}}$$

Nous pouvons donc choisir de manière indépendante le gain, le coefficient d'amortissement et la fréquence naturelle de la boucle.

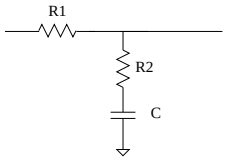

FIG. 2.9 – Filtre de boucle

Pour un produit $K_{vco}K_{cp}$ grand, la fonction de transfert devient

$$H(p) = \frac{2\zeta\omega_n p + \omega_n^2}{p^2 + 2\zeta\omega_n p + \omega_n^2}$$

$$avec \quad \zeta = \frac{\tau_2}{2}\sqrt{\frac{K_{vco}K_{cp}}{\tau 1}} \quad et \quad \omega_n = \sqrt{\frac{K_{vco}K_{cp}}{\tau_1}}$$

Cas des boucles d'ordres supérieurs Les contraintes dues aux normes GSM imposent l'utilisation de filtres d'ordre 3 ou 4. Un ordre plus élevé permet de rejeter d'avantage de bruit en dehors de la bande passante de la boucle à verrouillage de phase. Avec une réjection supérieure, il est possible d'augmenter la bande passante et donc de diminuer le temps d'acquisition.

Influence du coefficient d'amortissement ζ

Nous traçons la fonction de transfert d'une boucle à verrouillage de phase d'ordre 3 pour plusieurs valeurs de ζ (fig. 2.10). Nous constatons lorsque ζ diminue que si la fonction de transfert est plus sélective, elle présente aussi une surtension aux alentours de la fréquence de coupure. Le gain n'est alors plus uniforme sur la bande passante. Le choix de $\zeta = \frac{\sqrt{2}}{2}$ est bon un compromis entre ces deux qualités antagonistes. Cette valeur a aussi l'avantage de minimiser la contribution du bruit du signal de référence au niveau de la sortie.

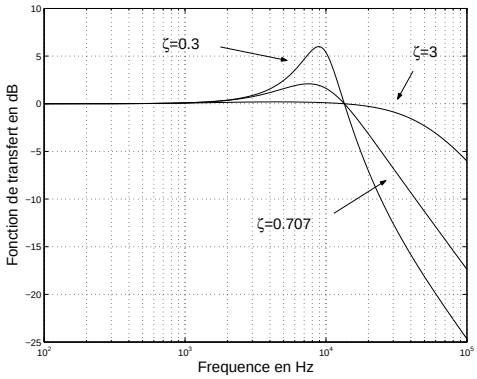

FIG. 2.10 – $H(p)$ en fonction de ζ

Effectivement, considérons un bruit $\varphi_0(j\omega) = \varphi_0$ (supposé blanc) à l'entrée du comparateur de phase. Soit Φ_s^2 représente sa contribution en bruit, intégrée dans le domaine des fréquences. En considérant la fonction de transfert $H(j\omega)$ (de l'éq. 2.10), nous avons :

$$\Phi_s^2 = \int_0^\infty |H(j\omega)|^2 \varphi_0(j\omega)\varphi_0^*(j\omega)d\omega = \varphi_0^2 \int_0^\infty |H(j\omega)|^2 d\omega = \varphi_0^2 B_L$$

$$B_L = \int_0^\infty |H(j\omega)|^2 = \frac{\omega_n}{2}\left(\zeta + \frac{1}{4\zeta}\right)_{div} \tag{2.13}$$

Minimiser la contribution du bruit du signal de référence, c'est choisir une bande passante B_L la plus faible possible. La fonction $\zeta \mapsto B_L(\zeta)$ atteint un minimum pour $\zeta = 0.707$. Or le choix de la bande passante a une conséquence directe sur une caractéristique essentielle de la PLL : le temps d'acquisition.

Définition du temps d'acquisition

Le temps d'acquisition détermine le temps qu'il faut pour que la boucle à verrouillage de phase soit opérationnelle. Imaginons un circuit GSM qui doit traiter l'émission et la réception à des fréquences et dans des intervalles de temps différents (Chapitre 1). La boucle à verrouillage de phase doit être capable de synthétiser deux fréquences différentes à chaque slot d'émission et de réception. C'est pourquoi, après une phase d'émission, la boucle à verrouillage de phase doit être assez "rapide" pour pouvoir "accrocher" à la fréquence de réception avant le slot de réception.

Mathématiquement, la valeur de la convergence n'est jamais atteinte, c'est pourquoi, nous définissons de façon arbitraire un temps à partir duquel la valeur convergeante est suffisamment proche de sa limite. Le temps d'acquisition a deux composantes.

On demande en général aux boucles à verrouillage de phase générant les porteuses dans les applications mobiles de pouvoir synthétiser une large gamme de fréquences. Il arriveque la fréquence initiale soit éloignée de celle visée et que la boucle à verrouillage de phase ne soit pas en mesure de corriger pour des paramètres de la boucle donnés. Un dispositif d'aide à la convergence est donc nécessaire. Le temps d'accroche se décompose ainsi en deux partie : le temps de recherche des bons paramètres (il s'agit en général de la capacité du filtre résonnant du VCO) et le temps qu'il faut à la boucle pour accrocher pour cette configuration.

2.2.2 La boucle à verrouillage de phase à division entière

La boucle à verrouillage de phase à division entière est utilisée pour générer un signal d'une fréquence f_{vco} multiple de celle du signal de référence f_0. Nous en trouvons dans les circuits de terminaux mobiles nord américain de la norme IS-54 [8]. Se rajoute au synoptique d'une boucle à verrouillage de phase simple présentée précédemment un diviseur de fréquence (par N) entre la sortie du VCO et du comparateur de phase-fréquence (cf fig. 2.11). Les signaux incident au comparateur étant asservis en phase et en fréquence lorsque la boucle à accrochée, le signal de sortie vaudra donc $f_{vco} = N f_0$.

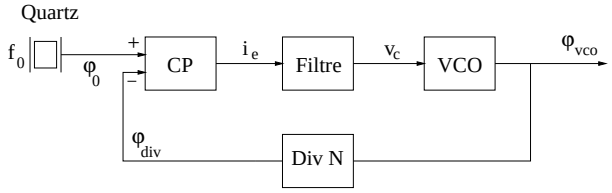

FIG. 2.11 – Synoptique d'une boucle à verrouillage de phase à division entière

Cette architecture n'est pas appropriée pour la norme GSM car nous aurions besoin d'une fréquence de référence de $200kHz$ pour balayer la bande GSM. De

plus, les capacités du filtre de boucle engendrent une modulation d'amplitude à l'entrée du VCO du fait de leur fuite. Les capacités à faibles pertes sont généralement assez volumineuses et ne peuvent être intégrées dans le circuit. Le filtre de boucle (passe-bas) permet d'atténuer le phénomène si la fréquence de modulation est suffisamment grande devant la fréquence de coupure du filtre. Partir d'une fréquence de $26MHz$ serait l'idéal car les quartzs correspondants sont bon marché et la fréquence est éloignée de la fréquence de coupure du filtre (quelques dizaines de kHz pour une boucle à verrouillage de phase d'un transmetteur GSM). Pour synthétiser des fréquences avec des pas de $200kHz$ avec un tel quartz, il est nécessaire de multiplier la fréquence de référence par un nombre fractionnel. C'est pour ces raisons que les boucles à verrouillage de phase à division fractionnelle ont été conçues.

2.3 La boucle à verrouillage de phase à division fractionnelle

2.3.1 Principes

Si l'on ne sait pas faire une division fractionnelle instantanément, il possible de la faire en moyenne sur un intervalle de temps. On rajoute donc un contrôleur de division à l'architecture de la boucle à verrouillage de phase à division entière précédente (fig. 2.12).

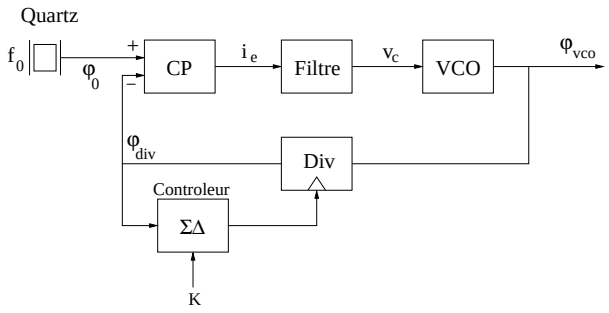

FIG. 2.12 – Synoptique d'une boucle à verrouillage de phase à division fractionnelle

Généralités

La multiplication fractionnelle de la fréquence de référence f_0 se fait en alternant la valeur de la division (par N, $N+1$...) de la fréquence du signal de sortie du VCO (fig. 2.13).

Lorsque la boucle accroche, la moyenne de la fréquence à la sortie du diviseur f_{div} égale la fréquence de référence. Nous en déduisons que la fréquence moyenne

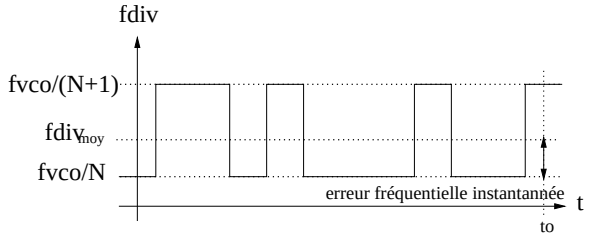

FIG. 2.13 – Fréquence à la sortie du diviseur

à la sortie du VCO f_{vco} est égale au produit de la fréquence du signal de référence par la moyenne q de la division

Un contrôleur (généralement un $\Sigma\Delta$, dont nous verrons les principaux avantages ultérieurement) détermine les valeurs des divisions au cours du temps. La valeur moyenne de la division q dépend d'un mot binaire K de k bits commandant le contrôleur. Les boucles à verrouillage de phase à division fractionnelle sont largement répandus dans les systèmes de radio-communication.

La différence entre la moyenne désirée et la valeur instantanée de la division représente une erreur de quantification. Le bruit de quantification n'est pas filtré par la boucle d'asservissement et se retrouve donc à la sortie du VCO. C'est pourquoi, on utilise le plus souvent les modulateurs sigma-delta ($\Delta\Sigma$), qui ont la propriété de filtrer le bruit de quantification basse fréquence [21] comme l'explicite la figure 2.14. Sur cette figure est réprésenté le niveau relatif (en dB) du bruit de quantification sur le domaine des fréquences par rapport au bruit de quantification à la fréquence d'échantillonnage du $\Sigma\Delta$ (ici $61,45MHz$) ;

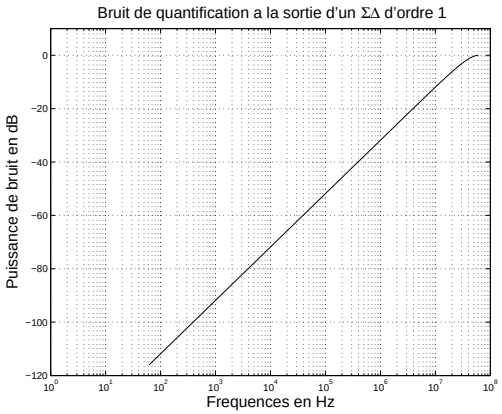

FIG. 2.14 – Correction du bruit de quantification

Le bruit de quantification fréquentiel augmente à mesure que les fréquences croissent. Or comme nous le verrons par la suite, il pourra être filtré par la boucle.

A l'image des fréquences, nous pouvons écrire :

$$\varphi_{vco} = q\,\varphi_{div} \tag{2.14}$$

En considérant l'expression 2.14, l'équation 2.6 devient :

$$H(p) = \frac{\varphi_{vco}}{\varphi_0}(p) = \frac{K_{vco}K_{cp}K_{filtre}(p)}{p + \frac{1}{q}K_{vco}K_{cp}K_{filtre}(p)} \tag{2.15}$$

La fonction de transfert fait apparaître le facteur de division q (comme N serait apparu dans le cas d'une PLL à division entière). On peut déjà voir (nous allons le détailler par la suite) que pour des fréquences comprises dans la bande passante $\varphi_{vco} = q\varphi_0$. Il est donc préférable, si le signal de référence est bruyant, de minimiser q. Ainsi, en fonction des bruits du circuit, faudra-t-il déterminer quels paramètres nous permettent de minimiser le bruit à la sortie.

2.3.2 Le circuit

Le VCO

La performance en bruit de la PLL dépend en grande partie du VCO. Le montage de Colpitts comme nous l'avons vu précédemment a plusieurs avantages. Sa grande force réside dans la présence d'un résonateur LC dans la boucle de rétroaction, ce qui lui permet de très bonnes performances en bruit.

Le diviseur

Prenons l'exemple d'un diviseur par 64/65 (fig. 2.15). Son fonctionnement repose sur deux principes : la division d'un multiple N pair d'une fréquence et le glissement d'une période du signal d'entrée lorsque nous voulons obtenir les divisions par N impair. L'ensemble est composé d'un diviseur synchrone et d'un diviseur asynchrone ; dans notre cas, la fréquence d'entrée est d'abord divisée par le diviseur synchrone (par 4), puis rejoint un diviseur asynchrone (par 16). Ce dernier actionne un glissement d'une période quand ses 4 sorties valent "1111" (le 16ème état du compteur) quand C=0 lorsque l'on souhaite une division par 65.

Le comparateur de phase

Un comparateur de phase seul ne permet pas d'asservir correctement la boucle à verrouillage de phase. Cela tient aux liens entre la phase et la fréquence (éq. 2.16) et au fait que les erreurs initiales $\varphi(0)$ et $f(0)$ doivent être corrigées.

$$\varphi(t) = \varphi(0) + \int_0^t f(\tau)d\tau \tag{2.16}$$

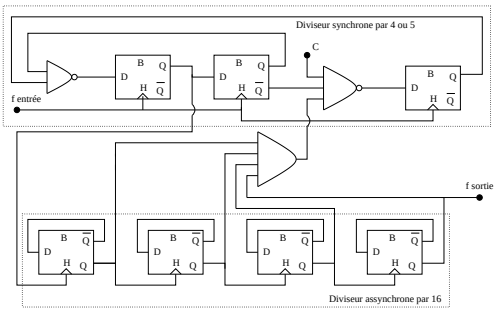

FIG. 2.15 – Diviseur par 64/65

Il est nécessaire d'utiliser un comparateur phase-fréquence plutôt qu'un comparateur de phase car ce dernier ne peut asservir correctement que des signaux déphasés mais de mêmes fréquences. De plus, la caractéristique courant/erreur de phase est une fonction périodique dans le cas d'un comparateur de phase. C'est pourquoi il est déconseillé de l'utiliser lorsque la fréquence synthétisée initiale est loin de la fréquence de référence.

Le comparateur de phase-fréquences (CPF) Le comparateur de phase-fréquences est composé de deux bascules D et d'une porte Nand (fig. 2.16).

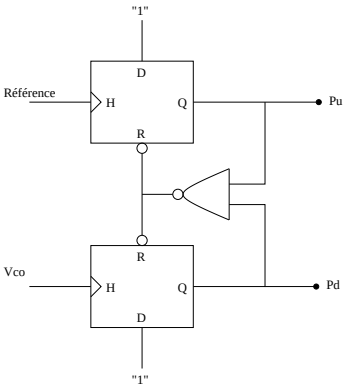

FIG. 2.16 – Comparateur de phase-fréquence

Supposons qu'à l'origine des temps, tous les signaux sont nuls. A l'avènement du front montant du premier (par exemple le signal de référence comme le montre la figure 2.17), la sortie Pu de la bascule excité prend la valeur de D : 1 (Sa sortie est à 1 : il est en avance) . Pu reste à 1 jusqu'au front montant du signal de sortie du VCO et Pd passe à 1 également. Pas pour très longtemps cependant car ces deux sorties (de valeur 1) actionnent la réinitialisation des bascules (via la porte Nand). En conclusion, sur la première sortie citée, nous

avons une image du déphasage des deux signaux, tandis que la montée à 1 sur la deuxième sortie s'est à peine fait remarquée.

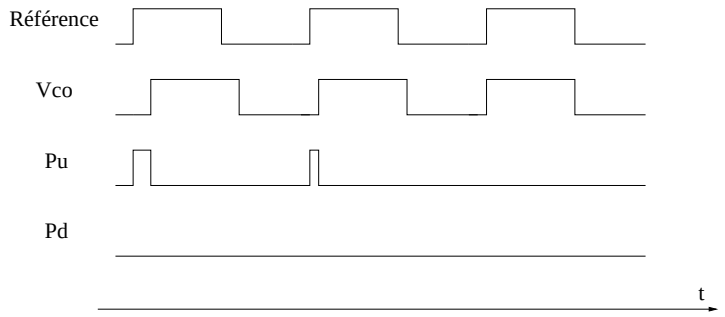

FIG. 2.17 – Asservissement de la phase et de la fréquence

Bien que le bruit du comparateur de phase existe nous le négligerons devant celui généré par la pompe de charge.

La pompe de charge

Le résultat de la comparaison en tension est converti en courant par la pompe de charge avant d'être intégré par le filtre de boucle. Les deux sorties du CPF contrôlent la charge ou la décharge en courant du filtre de boucle (fig. 2.18).

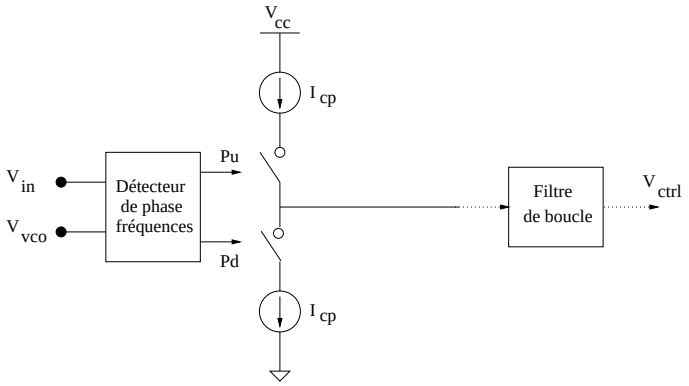

FIG. 2.18 – Pompe de charge

La pompe de charge est constituée de deux sources de courant. Lorsque Pu vaut "1", une source de courant charge le filtre de boucle. Lorsque Pd vaut "1", le courant est drainé à la charge du filtre. L'asservissement établi, la pompe de charge est théoriquement inactive. Cependant deux phénomènes bruitent la tension de contrôle du VCO. Les capacités fuient toujours un peu et cela implique que la pompe de charge n'est jamais complètement au repos. De plus, un

bruit cyclo-stationnaire à la fréquence de comparaison dû aux circuits logiques du comparateur existe.

Le filtre

Choisissons le cas d'un filtre passif à trois pôles et un zéro (fig. 2.19.a) donnant une boucle d'ordre 4. Les valeurs des capacités et des résistances sont déterminées en fonction des paramètres de la boucle désirés : K_{vco}, K_{cp} , f_c fréquence de gain de boucle unitaire, f_z fréquence du zéro, f_p celle du pôle principal ($f_c = \sqrt{f_z f_p}$). La marge de gain de la boucle et sa marge de phase, condition d'une stabilité sont optimisées lorsque $f_c/f_z \approx 2$.

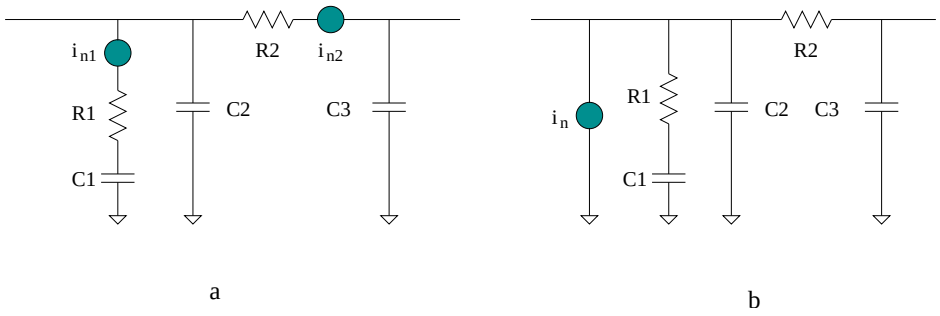

FIG. 2.19 – Filtre de boucle

Les valeurs de composant choisies, il reste à voir leur contribution en bruit et de s'assurer qu'il n'est pas gênant. Le bruit équivalent en courant i_n (fig. 2.19.b) ramené à l'entrée se calcule en appliquant le modèle de Norton au circuit.

Dans le cas d'une boucle à verrouillage de phase d'ordre 2, en exprimant le bruit en fonction des paramètres de la boucle, nous pouvons montrer que [24] :

$$\frac{i_n^2}{K_{cp}^2} = \frac{2kT}{\zeta\omega_n}\frac{K_{vco}}{K_{cp}}$$

Nous en déduisons qu'à ζ et ω_n fixés, l'augmentation du gain du VCO et la diminution du gain du comparateur de phase-fréquence dégradent le bruit.

Le modulateur sigma delta ($\Sigma\Delta$)

Comme nous l'avons évoqué précédemment, la structure $\Sigma\Delta$ minimise la contribution du bruit de quantification du modulateur aux fréquences relativement faibles devant sa fréquence d'horloge. Nous allons ici rappeler quelques éléments théoriques afin de mieux comprendre les leviers sur lesquels jouer pour minimiser sa contribution en bruit au niveau de la sortie de la PLL.

Principe : La division de f_{vco} est généralement contrôlée par un modulateur $\Sigma\Delta$. Sa valeur est donnée par un mot logique de k bits. Le pas fréquentiel vaut alors $1/2^k$ de l'intervalle des fréquences synthétisables.

Nous l'avons vu précédemment, on trouve le bruit du modulateur b_n (engendrant le bruit de phase φ_n après le diviseur) dans le bruit de phase à la sortie du VCO. L'avantage de ce type de modulateur est d'avoir un bruit de quantification bas à faible fréquence. Son bruit à des fréquences plus élevées remonte mais il est atténué par le filtre de boucle qui se comporte comme un filtre passe-bas. Examinons un $\Sigma\Delta$ du premier ordre pour en comprendre le principe. L'ordre correspond au nombre de fois que l'on intègre la différence entre la sortie y et l'entrée x. Dans le domaine de la transformée en z, le synoptique se représente comme sur la figure 2.20. L'indice i représente le rang de l'itération de calcul. Celui-ci se fait au rythme de l'horloge du sigma-delta à la fréquence f_s.

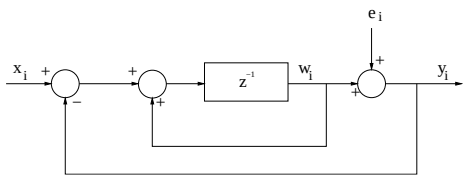

FIG. 2.20 – Sigma Delta d'ordre 1

On a :

$$w_i = x_{i-1} - e_{i-1}$$

$$y_i = x_{i-1} + (e_i - e_{i-1})$$

On pose $n_i = e_i - e_{i-1}$ la modulation de l'erreur.

$$N(z) = E(z)(1 - z^{-1})$$

Nous pouvons exprimer sa densité spectrale en fonction de la moyenne quadratique de l'erreur e_{rms} ([22]) et la fréquence d'échantillonnage f_s du modulateur :

$$N(f) = E(f)|1 - e^{-j2\pi\frac{f}{f_s}}| = e_{rms}\sqrt{\frac{2}{f_s}}\,2sin(\pi\frac{f}{f_s}) \tag{2.17}$$

Typiquement, un modulateur $\Sigma\Delta$ convertit un signal codé sur k bits en un autre signal codé sur moins de bits : il s'agit d'un démultiplexage. A fréquence de conversion donnée, la sortie reflète mieux l'entrée si elle est codée sur un grand nombre de bits. La connaissance du bruit de quantification est stratégique dans le domaine de la modulation numérique. Déterminons le lien entre la dimension de la sortie N et la précision relative caractérisée par S/e_{rms} rapport du signal sur l'erreur moyenne.

Supposons que l'erreur a une équiprobabilité de valeur dans l'intervalle $[-\Delta/2, \Delta/2]$. Si de plus, nous supposons que l'erreur a des propriétés statistiques indépendantes du signal d'entrée (même si cela est généralement faux), alors nous pouvons l'associer à un bruit [22]. Le signal à quantifier est la droite $y = x$. Il

est codé sur 8 bits (fig. 2.21). Soient Δ le pas de quantification et e_{rms} l'erreur de quantification. Nous pouvons exprimer l'erreur en fonction du pas de quantification :

$$e_{rms}^2 = \frac{1}{\Delta}\int_{-\Delta/2}^{\Delta/2} e^2 de = \frac{\Delta^2}{12} \tag{2.18}$$

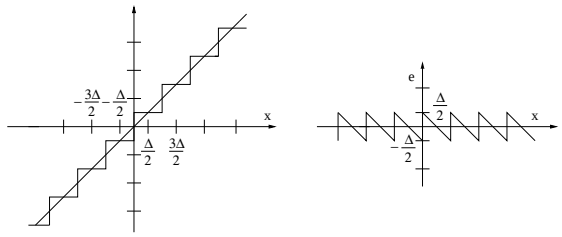

FIG. 2.21 – Quantification de l'erreur

Pour un signal codé sur N bits, on peut exprimer sa valeur rms S_{rms} par $\frac{2^N}{2\sqrt{2}}\Delta$. Ainsi le rapport signal sur bruit vaut :

$$\left(\frac{S_{rms}}{e_{rms}}\right)_{db} = 6N + 1.78 \tag{2.19}$$

Le rapport s'améliore de $6dB$ à chaque bit supplémentaire.

Le sigma delta d'ordre L : L'ordre du sigma-delta correspond au nombre d'accumulateurs cascadés. L'équation 2.17 devient :

$$N(f) = E(f)\left|1 - e^{-j2\pi\frac{f}{f_T}}\right|^L = e_{rms}\sqrt{\frac{2}{f_s}}\left(2sin\left(\pi\frac{f}{f_T}\right)\right)^L \tag{2.20}$$

Le bruit augmente à mesure que les fréquences augmentent vers $f_T/2$. Dans le cas d'un CAN ou d'un CNA, il est nécessaire de filtrer le signal (filtre décimateur) atténuant le bruit haute fréquence. Dans le cas du contrôle du diviseur d'une PLL fractionnelle N, ce filtrage est réalisé par le filtre de boucle.

Soit N_0^2 la puissance d'erreur dans la bande de modulation $[0..f_0]$. On suppose que $f_0 \ll f_T$:

$$N_0^2 = \int_0^{f_0} |N(f)|^2 df$$

$$N_0 = e_{rms}\frac{\pi^L}{\sqrt{2L+1}}(OSR)^{-L-1/2} \tag{2.21}$$

OSR représente le coefficient de sur-échantillonnage (Oversampling Ratio). C'est la division de la bande de modulation par la fréquence d'échantillonage. Le bruit chute de $3(2L+1)$ décibels lorsque l'OSR double, ce qui équivaut à augmenter la résolution de la sortie de $L+1/2$ bits. Cependant, au delà de l'ordre 2, les sigma delta rencontrent des problèmes de stabilité qui compliquent leur conception.

Nous pouvons à présent définir la contribution en bruit du modulateur sigma-delta. Soient f_s la fréquence d'échantillonage du modulateur $\Delta\Sigma$. Le bruit de phase $\varphi_n(f)$ ajoutée par le sigma-delta d'ordre L [24] :

$$\varphi_n(f) = \frac{f_0}{N}\frac{\pi}{f_s}\frac{\Delta}{\sqrt{12}}\sqrt{\frac{2}{f_s}}\left(2sin\left(\frac{\pi f}{f_s}\right)\right)^{L-1} \tag{2.22}$$

Si l'on considère que N est grand et que $f_0 \approx f_s$ alors l'équation précédente devient :

$$\varphi_n(f) \approx \sqrt{\frac{f_0}{6}}\frac{\pi\Delta}{f_{vco}}\left(2sin\left(\frac{\pi f}{f_0}\right)\right)^{L-1}$$

Si l'on cherche à réduire la contribution maximale en bruit de phase du modulateur $\Delta\Sigma$, on choisira pour une fréquence de sortie f_{vco} donnée, une fréquence de référence petite (il faudra donc prendre un niveau de division élevé). Cependant, cela réduit du même coup la bande dans laquelle le bruit de phase était satisfaisant.

2.3.3 Le bruit de la boucle à verrouillage de phase à division fractionnelle

La figure 2.22 présente le synoptique d'une boucle à verrouillage de phase à division fractionnelle avec ses sources de bruit. Sont à prendre en considération les bruits provenant du signal de référence φ_{quartz} (de puissance φ^2_{quartz}), le bruit de quantification du sigma-delta φ_n, le bruit du comparateur de phase et de la pompe de charge φ_{cp}, celui du filtre φ_{filtre} et le bruit du VCO φ_{vco}.

Soient φ_{s_1}, φ_{s_2}, φ_{s_3}, φ_{s_4}et φ_{s_5} leurs contributions respectives au bruit total φ_s. Les fonctions de transfert sont les suivantes :

$$\varphi_{s_1} = H(p)\,\varphi_{quartz} = \frac{K_{vco}K_{cp}K_{filtre}(p)}{p+\frac{1}{q}K_{vco}K_{cp}K_{filtre}(p)}\,\varphi_{quartz}$$

$$\varphi_{s_2} = -H(p)\,\varphi_n = -\frac{K_{vco}K_{cp}K_{filtre}(p)}{p+\frac{1}{q}K_{vco}K_{cp}K_{filtre}(p)}\varphi_n$$

$$\varphi_{s_3} = \frac{H(p)}{K_{cp}}\,\varphi_{cp} = \frac{K_{vco}K_{filtre}(p)}{p+\frac{1}{q}K_{vco}K_{cp}K_{filtre}(p)}\,\varphi_{cp}$$

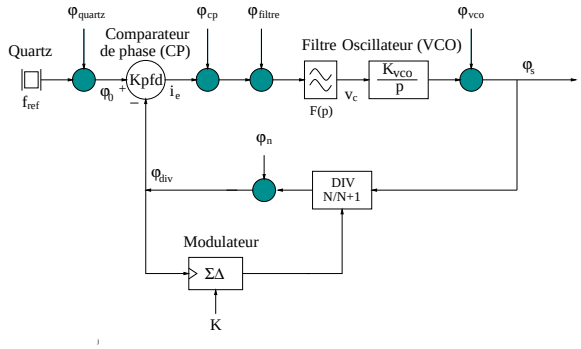

FIG. 2.22 – Les bruits d'une PLL-Fractionnelle-N

$$\varphi_{s_4} = \frac{K_{vco}}{p + \frac{1}{q} K_{vco} K_{cp} K_{filtre}(p)} \varphi_{filtre}$$

$$\varphi_{s_5} = \left(1 - \frac{1}{q} H(p)\right) \varphi_{vco} = \frac{p}{p + \frac{1}{q} K_{vco} K_{cp} K_{filtre}(p)} \varphi_{vco}$$

La boucle se comporte différemment suivant l'origine des bruits : comme un filtre passe-bas pour φ_{quartz}, φ_n, φ_{cp} et φ_{filtre}, comme un filtre passe-haut pour φ_{vco}. Le bruit de phase total à la sortie vaut donc

$$\varphi_s = \varphi_{vco} \left(1 - \frac{1}{q} H(p)\right) + \varphi_{filtre} \frac{H(p)}{K_{cp}\, K_{filtre}(p)}$$

$$+ \left((\varphi_{quartz} - \varphi_n) + \frac{\varphi_{cp}}{K_{cp}}\right) H(p) \tag{2.23}$$

Lorsque $\omega \ll \omega_n$ alors $H(p) \approx q$. Le bruit du VCO n'intervient pas. L'équation précédente devient alors :

$$\varphi_s = q \left(\varphi_{quartz} - \varphi_n + \frac{1}{K_{cp}} (\varphi_{cp} + \varphi_{filtre})\right) \tag{2.24}$$

Ce résultat nous montre qu'il est préférable de choisir un q faible pour minimiser l'influence du bruit du filtre, du quartz et de l'ensemble diviseur et sigma-delta dans la bande passante de la boucle.

Lorsque $\omega \gg \omega_n$ alors $H(p) \approx 0$ et $\frac{H(p)}{F(p)} = 0$ car $H(p)$ et d'un ordre plus élevé que $K_{filtre}(p)$. On en déduit que le bruit au delà de la fréquence naturelle dépend du bruit du VCO :

$$\varphi_s = \varphi_{vco} \tag{2.25}$$

Autres perturbations d'une boucle à verrouillage de phase Lorsque l'on utilise une boucle à verrouillage de phase en boucle ouverte, un changement sur la tension de contrôle du VCO se traduit par une dérive de la fréquence à sa sortie ("drift"). Ces fluctuations peuvent provenir de la perte des capacités du filtre de boucle. De plus, lorsque la boucle s'ouvre et se ferme, la charge du VCO change et sa fréquence de résonance également ("pulling").

Dans certains systèmes, la fréquence du signal issu du VCO est proche de celle du signal de sortie de l'amplificateur de puissance. Or une partie de ce dernier signal de forte puissance parvient au VCO et dévie la fréquence de résonance.

A chaque fois que l'amplificateur de puissance s'allume (ou s'éteint), le fort appel de courant (ou inversement) change la tension d'alimentation. Ce qui perturbe les polarisations quand les précautions n'ont pas été prises. Ces changements de polarisation sur les varicaps du VCO induisent un changement de la fréquence d'oscillation ("pushing").

Conclusion

Déterminons le bruit de phase à la sortie du VCO pour un sigma delta d'ordre 2 dont la sortie est codée sur 2 bits et dont l'entrée est un mot de 20 bits. Alors la précision vaut : $1/2^{20} \approx 10^{-4}\%$ de l'intervalle de fréquences visé. Pour des calculs au premier ordre, nous négligerons φ_{filtre} et φ_{pd}. Pour $f \ll f_n$, l'expression du bruit de sortie déterminée précédemment (éq. 2.23) devient :

$$\varphi_{out}(f) = q\ (\varphi_{quartz}(f) - \varphi_n(f))$$

Donc pour $f \ll f_n$:

$$\varphi_{out}(f) = q\left(\varphi_{quartz} + \frac{f_0}{N}\frac{2}{\sqrt{12}}\sqrt{\frac{2}{f_s}}\frac{\pi}{f_s}sin\left(\frac{\pi f}{f_s}\right)\right) \tag{2.26}$$

Au delà de la bande passante de la boucle, le bruit du VCO devient majoritaire (la boucle se comporte comme un filtre passe-haut). Le plancher de bruit est déterminé par le buffer de sortie du VCO.

Pour $f \gg f_n$, nous déduisons des équations 2.4 et 2.25, la puissance de bruit de phase suivante :

$$\varphi_s^2(f) = \frac{2FkT}{P_{sig}}\left(1 + \left(\frac{f_{c2}}{f}\right)^2\right)\left(1 + \frac{f_{c1}}{|f|}\right) \tag{2.27}$$

Cette relation reste valable tant que le bruit du VCO reste prédominent devant le bruit plancher du circuit. En l'occurrence, le bruit du buffer de sortie de la boucle à verrouillage de phase définira le bruit plancher.

2.3.4 Applications

Examinons à présent les performances en bruit de phase obtenues à partir des équations précédentes de deux boucles à verrouillage de phase aux fonctions différentes dont nous comparerons les performances avec celles de nos synthétiseurs de fréquences dans les chapitres suivants.

L'une génère la porteuse (à $900MHz$) pour l'émission d'un signal GSM, l'autre l'horloge (à $61.44MHz$) pour les convertisseurs CNA et CAN pour le signal bande de base UMTS.

Génération de la porteuse

Déterminons les caractéristiques d'une boucle à verrouillage de phase dans le cas de la synthèse de la fréquence RF d'un circuit GSM pour la transmission (homodyne). Le choix de la conversion directe impose la synthèse d'une fréquence $f_{vco} = 900MHz$. Nous choisissons comme fréquence de comparaison $f_{ref} = 26MHz$ provenant d'un oscillateur à quartz, la fréquence de gain de boucle unitaire $f_c = 50kHz$ pour satisfaire une vitesse d'acquisition minimum. Nous fixons les performances du VCO : son gain $K_{vco} = 90MHz.V^{-1}$, $f_{c1} = 10kHz$ $(-95dBc.H^{-1})$ et $f_{c2} = 40MHz$ $(-167dBc.Hz^{-1})$, celles du comparateur de phase : $K_{cp} = 1.5\,10^{-4}A.rad^{-1}$, du filtre d'ordre 3 et du $\Sigma\Delta$ d'ordre 2. Le signal de référence donne un bruit de $-145dBc.Hz^{-1}$. Un simulateur utilisant les formules précédemment décrites nous donne les résultats de la figure 2.23.

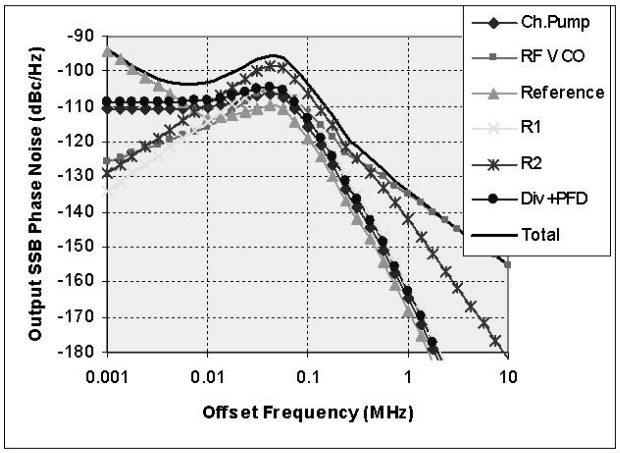

FIG. 2.23 – Bruit de phase d'une PLL pour la RF (à 900 MHz) GSM

C'est un exemple des performances possibles d'une boucle à verrouillage de phase TX (Transmission) d'une application GSM. Le bruit proche de la

fréquence de référence correspond à celui du signal de référence. Puis viennent les bruits du VCO et du filtre (R_2). Au dela de $400kHz$ de la porteuse, le bruit du VCO devient majoritaire. A cette fréquence, le bruit vaut $-124dBc.Hz^{-1}$ et au delà de $600kHz$ il est meilleur que $-126dBc.Hz^{-1}$.

Génération d'une horloge de convertisseurs

Attachons nous à présent à la génération d'une horloge à $61.44MHz$ pour un convertisseur numérique-analogique pour des données UMTS.

En fonction de l'architecture de notre système et des performances de notre convertisseur, nous imposons à la boucle à verrouillage de phase[2] d'avoir un bruit de phase inférieur à $-100dBc.Hz^{-1}$ sur une bande de $100kHz$ autour de sa fréquence f_0, ce qui équivaut à une gigue maximum de $12.5ps$. Nous prenons $f_{ref} = 26MHz$, le même VCO que dans le cas précédent, le même signal de référence, le même comparateur de phase et le même filtre de boucle.

Les spécifications dans le cas d'une conversion numérique-analogique sont sévères et sont atteintes par cette PLL d'ordre 4 dont les performances sont résumées par la figure 2.24.

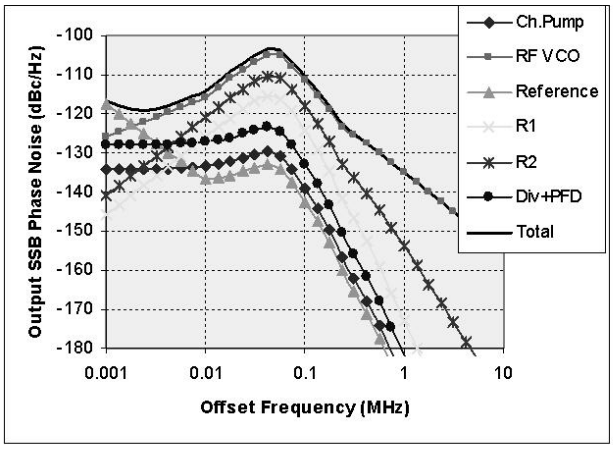

FIG. 2.24 – Bruit de phase d'une PLL pour une horloge (à $61.44MHz$) UMTS

On respecte la contrainte de maintenir un bruit de phase inférieur à $-100dBc.Hz^{-1}$ sur la bande de $100kHz$. Dans cette configuration, le bruit de la référence est prépondérant à des fréquences proches de la porteuse, puis vient le bruit du VCO qui avant la fréquence de coupure est filtré par le filtre de boucle. Au delà de cette fréquence de coupure, le bruit de la boucle à verrouillage de phase est exactement le bruit du VCO.

Conclusion

Les boucles à verrouillage de phase sont aujourd'hui les synthétiseurs de fréquences les plus performants. Cependant, leur qualité est due principalement à leur résonateur LC. Ces éléments sont volumineux et à cause du champ magnétique induit par l'inductance, sont à l'origine de phénomènes parasites qui sont gênants pour les différentes parties du circuit. Cela peut être un frein à l'intégration de ces fonctions (voir Chapitre 1).

C'est pourquoi, il serait intéressant de voir si d'autres systèmes de synthèse de fréquences capables d'être intégrés aux circuits numériques, sont susceptibles de suppléer aux boucles à verrouillage de phase dans les circuits pour la téléphonie mobile.

De récents travaux [29] ont tenté de montrer que des systèmes basés sur des lignes à retard sont capables de fournir une fréquence RF pour une application AMPS (Advanced Mobile Phone System). Seulement la littérature concernant ces lignes à retard est succinte et notre regard sur elle doit être approfondi. Le chapitre suivant a pour objectif d'en dresser une étude théorique afin de mieux en voir les possibilités et les limites.

Chapitre 3

La boucle à verrouillage de délais

Les boucles à verrouillage de délais sont largement utilisées dans les circuits numériques. Elles sont le coeur de synchronisateurs de signaux [26], d'horloges à phases multiples [4], de multiplieurs de fréquences [27]... Mais elles sont moins présentes dans le domaine analogique. Nous pouvons cependant évoquer leur utilisation dans un oscillateur local, d'une chaîne de transmission [29].

Leur principal avantage est de générer différentes phases d'un même signal de façon stable, précise et moins bruyantes que les systèmes équivalents à base d'oscillateurs en anneaux[18] dans lesquel il existe une dérive temporelle de la phase. La structure d'une boucle à verrouillage de délais reprend en partie celle d'un oscillateur en anneaux mais permet d'asservir à la période du signal, la phase du signal à la sortie de la dernière cellule. Ainsi, comme nous le verrons précisément plus tard, l'accumulation du bruit au court du temps qui existe pour l'oscillateur en anneaux, n'a plus cours. Le bruit de phase aux sorties des cellules est nettement réduit et la dérive temporel de la phase est annulée. Autre avantage majeur, ce système est réalisable par un procédé MOS. Il peut ainsi être intégré au sein de circuits numériques.

En considérant les nouveaux objectifs des industriels liés aux attentes des consommateurs (portabilité, multi-normes et multi-bandes), il serait intéressant de gagner en simplicité de conception et d'uniformiser les procédés. C'est pourquoi réaliser une synthèse de fréquences avec un système de type numérique serait avantageux, à condition de respecter les contraintes de bruit propres au domaine analogique.

L'état de l'art de la théorie était peu satisfaisant. Les études étaient peu nombreuses, incomplètes et concernaient surtout les applications numériques. Il manquait donc une théorie précise du bruit de phase qui est une grandeur physique propre au milieu analogique. Les principaux articles se référaient principalement aux travaux de thèse de Chien et Weigandt ([23, 18]), qui ne proposent qu'une étude approximative du bruit de phase.

Nous allons donc proposer dans cette partie une description plus fine et des modèles de bruits simplifiés facilement exploitables par l'ingénieur de conception.

3.1 Théorie

Les articles ou thèses récentes traitant de la théorie du bruit des boucles à verrouillage de délais ne prennent pas en compte l'effet de la boucle. Nous proposerons donc dans cette partie une formulation complète du bruit de phase en fonction des éléments perturbateurs du circuit.

Nous commencerons cette partie par le rappel des principes des boucles à verrouillage de délais. Puis nous étudierons plus en détail les éléments retardateurs et leur système de contrôle.

3.1.1 Généralités

Une boucle à verrouillage de retard asservit en phase deux signaux de fréquence f_0, l'un S_{ref} servant de référence temporelle et l'autre S_s ce même signal S_{ref} mais retardé par une ligne à retard (fig. 3.1). Nous supposons que les éléments du circuits fonctionnent dans leur partie linéaire. Un comparateur de phase (CP) génère un courant moyen i sur une période du signal de référence, proportionnel à leur différence de phase $\Delta\varphi$. Le comparateur est caractérisé par son gain $K_{cp} = i/\Delta\varphi\ A.rad^{-1}$. Le courant est intégré par un filtre passe-bas de fonction de transfert $K_{filtre}(p)$. Le résultat de l'intégration transformé en une tension V_c modifie les retards de façon à corriger l'erreur de phase. Nous disons que la boucle est accrochée lorsque les deux signaux sont en phase à 2π près.

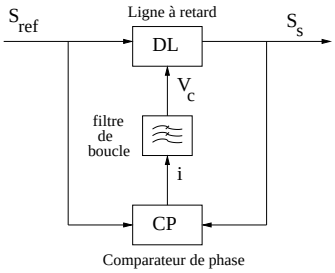

FIG. 3.1 – La boucle à verrouillage de phase

3.1.2 La cellule à retard

Une cellule à retard "retarde" dans le temps un signal. Nous représenterons cette fonction "délai" par le symbole de la figure 3.2. Un signal temporel $f(t)$ est retardé d'un laps de temps τ donné. Le signal de sortie $g(t)$ s'exprime par :

$$g(t) = f(t - \tau) \tag{3.1}$$

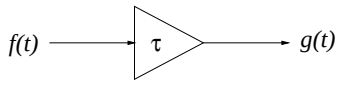

FIG. 3.2 – Symbole d'une cellule de retard

Un signal électrique d'amplitude A , de pulsation ω sous sa forme complexe s'exprime par :

$$f(t, \omega) = Ae^{-j\omega t}$$

L'équation 3.1 s'écrit alors de la façon suivante :

$$g(t, \omega) = e^{j\omega\tau} f(t, \omega) \tag{3.2}$$

3.1.3 La ligne à retard

Un ensemble de cellules à retard cascadées constitue une ligne à retard (fig. 3.3). Soient : $S_{ref}(t)$, $S_i(t)$ et $S_s(t)$ les signaux respectivement de l'entrée, de la sortie de la ième cellule et de la sortie de la chaîne.

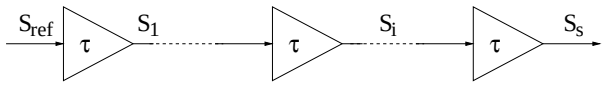

FIG. 3.3 – Symbole d'une chaîne de cellules de retard

Soit la fonction du temps $t \to \tau(t)$ traduisant le retard introduit par une cellule. Le signal incident S_{ref} est retardé de $\tau(t)$ en S_1. Ce dernier s'écrit de la façon suivante :

$$S_1(t) = S_{ref}(t - \tau(t))$$

A la sortie de la deuxième cellule :

$$S_2(t) = S_1\left(t - \tau(t)\right) = S_{ref}\left(t - \tau(t) - \tau\left(t - \tau(t)\right)\right)$$

Cela devient vite complexe. Effectivement S_2 s'exprime en fonction d'une auto-modulation de la fonction de retard τ. Or, pour des variations lentes devant la période de référence, on peut considérer qu'une variation temporelle de $t \to \tau(t)$ a le temps de se propager complètement vers $S_s(t)$ et peut donc être corrigée[1].

[1]...condition nécessaire mais pas suffisante, il faudrait en outre que la fréquence de ces variations appartienne à la bande passante de la boucle

Nous pouvons alors considérer que la fonction $t \rightarrow \tau(t)$ est constante, i.e $\forall t \in \Re \;\; \tau(t) = \tau_u$ nous avons :

$$S_i(t) = S_{ref}\,(t - i\tau_u) = Ae^{-j\omega(t-i\tau_u)} = S_{ref}(t)\; e^{-j\omega i\tau_u}$$

De la nécessité d'asservir les retards.

Nous cherchons à disposer de plusieurs phases d'un même signal. La ligne à retard répond à ce besoin. Cependant, les variations de procédés et les variations de température du circuit modifient le comportement électrique des composants. En conséquence de quoi, les délais réalisés fluctuent. Nous pallions les incertitudes sur le retard en les asservissant. L'autre avantage du contrôle des retards sera de rendre opérationnel le circuit pour plusieurs fréquences de signaux. La plage fréquentielle Δf possible dépend de la dynamique de retard $\pm\Delta\tau$ sur l'ensemble des cellules et de la fréquence de référence $f_0 = 1/T_0$. Elle est donnée par

$$\Delta f = \frac{1}{T_0 - \Delta\tau} - \frac{1}{T_0 + \Delta\tau}$$

donnant :

$$\Delta f = 2f_0 \frac{\frac{\Delta\tau}{T_0}}{1 - \left(\frac{\Delta\tau}{T_0}\right)^2} \tag{3.3}$$

Nous avons intérêt à choisir une dynamique de retard élevée pour obtenir une dynamique fréquentielle importante. Cependant, si la dynamique de phase de la ligne à retard est supérieur à 2π, la boucle risque d'accrocher sur un mauvais état de phase. Nous expliquerons plus tard comment ce risque a été pris en compte dans la conception du circuit.

3.1.4 L'asservissement du retard

La boucle à verrouillage de retard est représentée sur la figure 3.4. Étudions

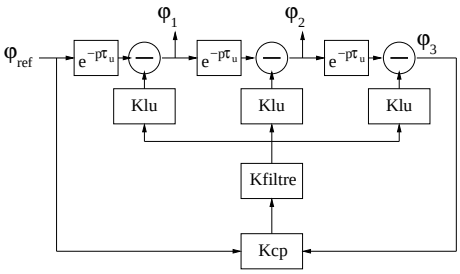

FIG. 3.4 – La boucle d'asservissement

à présent le comportement de cette boucle dans le domaine des phases. Le

courant $i(t)$ est proportionnel à la différence de phase des signaux incidents au CP $(\varphi_3(t) - \varphi_{ref}(t))$.

$$i(t) = K_{cp}\left(\varphi_3(t) - \varphi_{ref}(t)\right) \tag{3.4}$$

K_{cp} est appelé le gain du comparateur de phase. Nous définissons également par K_{lu} le gain d'une cellule à retard et K_l le gain de l'ensemble des cellules à retard. Pour une cellule, le déphasage introduit vaut : $\delta\varphi_u(t) = K_{lu}(t)V_c(t)$. Pour N_c cellules il vaut :

$$\delta\varphi(t) = N_c K_{lu}(t)V_{ctrl}(t) = K_l(t)V_c(t)$$

Dans le domaine de Laplace :

$$\varphi_3(p) = \varphi_{ref}(p)e^{-pT_0} - \delta\varphi(p)\left(1 + e^{-p\tau_u} + e^{-p2\tau_u}\right)$$

$$\varphi_3(p) = \varphi_{ref}(p)e^{-pT_0} - K_l K_{cp} K_{filtre}(p)\left(\varphi_3(p) - \varphi_{ref}(p)\right)\left(1 + e^{-p\tau_u} + e^{-p2\tau_u}\right)$$

d'où :

$$\varphi_3(p) = \frac{e^{-pT_0} + K_l K_{cp} K_{filtre}(p)\left(1 + e^{-p\tau_u} + e^{-p2\tau_u}\right)}{1 + K_l K_{cp} K_{filtre}(p)\left(1 + e^{-p\tau_u} + e^{-p2\tau_u}\right)}\varphi_{ref}(p) \tag{3.5}$$

La boucle se comporte comme un passe tout. L'amplification du bruit est minime ([32]) et peut être négligée. Pour des perturbations de fréquences proches de celle de la référence, nous avons $p\tau_u \simeq 0$ ie $f \simeq N_c f_0$ (Pour tous les calculs de bruits à venir, nous nous maintiendrons à ce cas). De même, à des fréquences très proches de la porteuse, nous pouvons également écrire $e^{-pT_0} = 1$. L'équation 3.5 devient

$$\varphi_s(p) \approx \varphi_{ref}(p)$$

De plus, s'agissant d'un filtre passe-bas, $\lim_{p\to\infty} K_{filtre}(p) = 0$, donc :

$$\lim_{p\to\infty} \varphi_s(p) = e^{-pT_0}\,\varphi_{ref}(p)$$

Le temps d'accrochage

Le temps d'accrochage de la boucle est le temps nécessaire au système partant d'un état initial pour asservir en phase l'entrée et la sortie de la ligne de retard. Fixons une définition du temps d'accrochage t_a. Le système démarre avec une erreur ΔV_0 sur V_c.

$$K_l(V_c(p) + \Delta V_0(p)) = \varphi_s(p) - \varphi_{ref}(p)$$

Nous posons $\Delta\varphi_e(p) = \Delta\varphi_s(p) - \varphi_{ref}(p)$ l'erreur de phase entre l'entrée et la sortie. Et $\Delta\varphi_e(p) = \Delta\varphi_s(p)$ si la phase φ_{ref} est choisie comme notre référence.

$$V_c(p) = K_{filtre}(p)I(p) \ et \ I(p) = K_{cp}\Delta\varphi_e$$

Des deux équations précédentes, nous obtenons :

$$\frac{\Delta\varphi_e}{\Delta V_0} = \frac{K_l}{1 + K_l K_{cp} K_{filtre}(p)} \tag{3.6}$$

C'est un système asservi inconditionnellement stable [26]. Dans le cas où le filtre est constitué d'une simple capacité : $K_{filtre}(p) = 1/Cp$, nous avons :

$$\Delta\varphi_e = \frac{pK_l\Delta V_0}{p + \frac{K_l K_{cp}}{C}} \tag{3.7}$$

Dans le domaine temporel, la réponse à un échelon de tension ΔV_0 est :

$$\Delta\varphi_e(t) = K_l \Delta V_0 e^{-\frac{K_l K_{cp}}{2\pi C}t}$$

Nous disons que la boucle a accroché pour t_a défini par $e^{-K_l K_{cp} t_a / 2\pi C} = e^{-1}$ (le signal a atteint 64% de a valeur final) . Le temps d'accrochage peut donc être estimé par :

$$t_a = \frac{2\pi C}{K_l K_{cp}} \tag{3.8}$$

Inconvénients des DLLs

A l'origine des temps nous ne savons pas qui des deux signaux est en avance. Un signal en retard peut apparaître au comparateur de phase comme en avance si ce dernier considère le front d'une période précédente. Cela entraîne que la boucle accroche alors que l'entrée et la sortie sont déphasées de 4π ou 6π... Les déphasages entre cellules ne sont alors plus égaux à $2\pi/N_c$ mais au double ou au triple de cette valeur. Plusieurs systèmes logiques ont été proposés [7] pour détecter sur quelle phase la boucle accrochait.

Il est possible de se passer de tels systèmes en jouant sur la dynamique de retard des cellules et sur l'initialisation artificielle des valeurs de départ comme cela sera fait pour les circuits réalisés. Si l'on souhaite avoir $k = 1$ et éviter les valeurs supérieures, il suffit que les N_c cellules aient une dynamique en phase strictement inférieure à $\pm\frac{2\pi}{N_c}$ autour de leur point d'équilibre.

3.2 Le bruit aux sorties des cellules

L'objectif de cette partie est de quantifier la contribution des différents éléments bruyants du circuit dans le domaine temporel et le domaine fréquentiel aux sorties des cellules de retard. Contrairement aux principaux travaux qui ont été réalisés sur le sujet [23], nous considérerons l'action de la boucle sur le bruit.

3.2.1 Présentation des différents bruits

Plusieurs sources de bruits existent. Les cellules génèrent un bruit de phase $\widetilde{\varphi}_i$ ramené à leur sortie ; Le bloc de commande et le filtre contribuent en un bruit en tension ramené à l'entrée de la commande de retard $\widetilde{v}_{cmd}$; L'oscillateur à quartz possède son bruit de phase $\widetilde{\varphi}_{ref}$; Le comparateur de phase et de sa partie pompe de charge contribuent en un courant de bruit $\widetilde{i}_{cp}$. Le schéma de la figure 3.5 présente les sources de bruits du circuit.

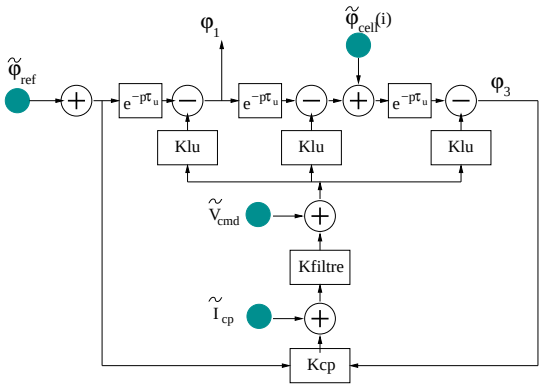

FIG. 3.5 – Synoptique de la DLL avec ses bruits

3.2.2 Le bruit dans le domaine fréquentiel

Déterminons à présent la contribution des différents bruits présentés au bruit de phase des signaux aux sorties des cellules. A titre d'exemple, étudions l'influence de ces bruits sur le bruit de phase à la sortie de la première cellule $\widetilde{\varphi}_1$.

Influence du bruit généré par la pompe de charge et par le comparateur : Supposons qu'il existe un bruit à la sortie de la pompe de charge $\widetilde{i_{cp}}$. Déterminons son incidence à la sortie de la cellule. La tension V_{cmd} à l'entrée du système de commande des retards vaut :

$$V_{cmd} = K_{filtre}\left(i_{cp} + \widetilde{i}_{cp}\right)$$

Cette tension induit un déphasage φ_u à la sortie d'une cellule de retard telle que :

$$V_{cmd}K_{lu} = \varphi_u$$

Le courant généré par le comparateur dépend du déphasage $\varphi_{N_c} - \varphi_0$ créé aux extrémités de la ligne de retard . Celui-ci vaut :

$$i_{cp} = -K_{cp}\left(\varphi_{N_c} - \varphi_0\right) = -K_{cp}\varphi_u\left(1 + e^{-p\tau_u} + e^{-p2\tau_u}\right)$$

Des trois précédentes équations, nous avons :

$$K_{filtre}\left(\widetilde{i}_{cp} - K_{cp}\varphi_u\left(1 + e^{-p\tau_u} + e^{-p2\tau_u}\right)\right) = \frac{\varphi_u}{K_{lu}}$$

Nous considérerons comme nous l'avons précisé précédemment (3.1.4) que $e^{-p\tau} \simeq 1$. Ainsi

$$K_{lu}K_{filtre}\widetilde{i}_{cp} = \varphi_u\left(1 + K_{cp}K_lK_{filtre}\right)$$

ie.

$$\frac{\varphi_u}{\widetilde{i}_{cp}} = \frac{K_{lu}K_{filtre}}{1 + K_{cp}K_lK_{filtre}} = \frac{1}{N_c}\frac{K_lK_{filtre}}{1 + K_{cp}K_lK_{filtre}}$$

D'où

$$\frac{\widetilde{\varphi}_1}{\widetilde{i}_{cp}} = \frac{1}{N_c}\frac{K_lK_{filtre}}{1 + K_{cp}K_lK_{filtre}}$$

L'action filtre la partie basse fréquence du bruit $\widetilde{i}_{cp}$. Il peut exister une certaine énergie de bruit à la fréquence de comparaison (cas que nous retrouvons dans les PLLs). Si le filtre ne l'atténue pas, nous la retrouverions donc au niveau de la sortie de la cellule.

Influence **du** bruit généré par le système de commande : Nous considérons la présence d'un bruit en tension $\widetilde{V}_{cmd}$ à l'entrée du système de commande. Le fonctionnement de la boucle impose le système suivant :

$$\begin{cases} \left(V_{cmd} + \widetilde{V}_{cmd}\right)K_{lu} = \varphi_u \\ V_{cmd} = K_{filtre}\left(i_{cp} + \widetilde{i}_{cp}\right) \\ i_{cp} = -K_{cp}N_c\varphi_u \end{cases}$$

Il vient :

$$\frac{\widetilde{\varphi}_1}{\widetilde{V}_{cmd}} = \frac{1}{N_c}\frac{K_l}{1 + K_{cp}K_lK_{filtre}}$$

Influence d'un bruit généré par une cellule : de façon arbitraire, choisissons de calculer la contribution du bruit généré par la deuxième cellule $\widetilde{\varphi}_{cell}(2)$ sur le bruit total observé à la sortie de la première cellule (fig. 3.5). Nous avons :

$$\varphi_3 - \varphi_0 = V_{cmd}K_l + \widetilde{\varphi}_{cell}(2)$$

$$\varphi_3 - \varphi_0 = iK_{filtre}K_l + \widetilde{\varphi}_{cell}(2) \tag{3.9}$$

Une impulsion en courant i à la sortie du comparateur déphase le signal à la sortie d'une cellule de φ_u telle que :

$$iK_{filtre}K_{lu} = \varphi_u$$

Donc

$$i = \frac{\varphi_u}{K_{filtre}K_{lu}}$$

De l'équations 3.9, nous obtenons :

$$\frac{\widetilde{\varphi}_1}{\widetilde{\varphi}_{cell}(2)} = \frac{\varphi_u}{\widetilde{\varphi}_{cell}(2)} = -\frac{1}{N_c}\frac{K_{cp}K_{filtre}K_l}{1+K_{cp}K_{filtre}K_l} \tag{3.10}$$

Influence du bruit apporté de l'extérieur par l'horloge de référence : Nous avons montré précédemment que la boucle se comporte comme un passe-tout vis-à-vis du signal de référence. Il en est de même pour son bruit $\widetilde{\varphi}_{ref}$:

$$\frac{\widetilde{\varphi}_1}{\widetilde{\varphi}_{ref}} = 1 \tag{3.11}$$

Conclusion : Le bruit de phase à la sortie de la première cellule est donc composé du bruit généré par la première cellule $\widetilde{\varphi}_{cell}(1)$, des contributions du bruit de toutes les cellules $\widetilde{\varphi}_{cell}(k)$ via la boucle de rétroaction et finalement de $\widetilde{V}_{cmd}$, $\widetilde{I}_{cp}$. Dans le cas évident où le filtre de boucle se résume à une capacité reliée à la masse, nous avons $K_{filtre} = 1/Cp$ et :

$$\widetilde{\varphi}_1 = \widetilde{\varphi}_{ref} + \frac{K_l/C}{p+\omega_c}\frac{\widetilde{I}_{cp}}{N_c} + \frac{pK_l}{p+\omega_c}\frac{\widetilde{V}_{cmd}}{N_c} + \widetilde{\varphi}_{cell}(1) - \frac{\omega_c}{p+\omega_c}\sum_{k=1}^{3}\frac{\widetilde{\varphi}_{cell}(k)}{N_c} \tag{3.12}$$

La boucle se comporte comme un filtre passe-bas vis-à-vis des bruits issus des cellules et du comparateur de phase et comme un filtre passe-haut vis-à-vis du bruit du système de commande.

La densité spectrale de bruit aux sorties des cellules

Examinons le bruit à la sortie de la ième cellule $\widetilde{\varphi}_i$ (fig. 3.6). Il est composé du bruit à la sortie de l'étage précédent $\widetilde{\varphi}_{i-1}$, du bruit rapporté par la cellule $\widetilde{\varphi}_{cell}(i)$ et de la correction de la boucle. Nous rappelons que nous avons supposé que le gain d'une cellule reste unitaire pour toutes les fréquences.

Le bruit à la sortie d'une cellule s'exprime alors de la façon suivante

$$\widetilde{\varphi}_i = \widetilde{\varphi}_{ref} + \sum_{k=1}^{i}\widetilde{\varphi}(k) - \frac{i}{N_c}\left(\frac{\omega_c}{p+\omega_c}\sum_{k=1}^{N_c}\widetilde{\varphi}(k) + \frac{K_l/C}{p+\omega_c}\widetilde{I}_{cp} + \frac{pK_l}{p+\omega_c}\widetilde{V}_{cmd}\right) \tag{3.13}$$

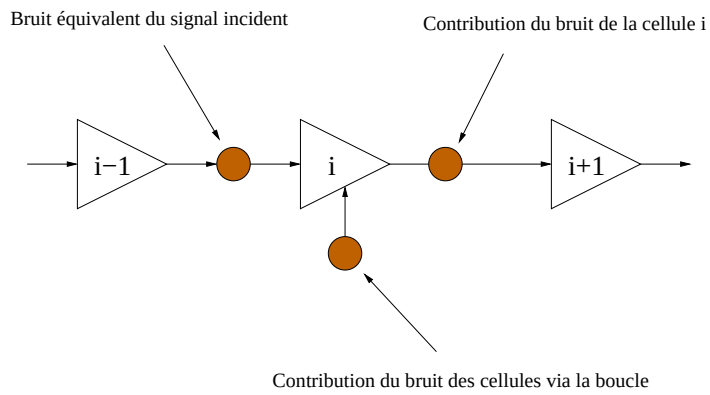

FIG. 3.6 – Les bruits au niveau d'une cellule

Soit $S_i(f)$ la densité spectrale de bruit à la sortie de chacune des cellules.

$$S_i(f) = \widetilde{\varphi}_i(f)\widetilde{\varphi}_i^*(f) \tag{3.14}$$

Nous allons supposer que les contributions des bruits $\widetilde{I}_{cp}$ et $\widetilde{V}_{cmd}$ sont négligeables (hypothèse corroborée par la simulation). Avec $p = j2\pi f$ et $F(f) = \frac{f_c}{jf+f_c}$, l'expression 3.13 devient :

$$\widetilde{\varphi}_i(f) = \widetilde{\varphi}_{ref}(f) + \sum_{k=1}^{i} \widetilde{\varphi}(k,f) - \frac{i}{N_c}F(f)\sum_{k=1}^{N_c} \widetilde{\varphi}(k,f)$$

La densité spectrale $S_i(f)$ s'exprime en fonction de la densité spectrale de bruit de l'horloge de référence $S_{ref}(f)$ et de celle du signal de sortie d'une cellule à retard $S(f)$. Nous trouvons (voir annexe A) :

$$S_i(f) \quad = \quad S_{ref}(f) \quad + \quad \underbrace{\frac{i\left(N_c + i\left(|F(f)|^2 - 2Re\left(F(f)\right)\right)\right)}{N_c}S(f)}_{\text{Contribution des cellules}} \tag{3.15}$$

$S_i(f)$ se résume aux expressions suivantes réciproquement dans et en dehors de la bande :

$$\begin{cases} \forall f \ll f_c \quad F^*(p) \simeq 1 \quad et \quad S_i(f) \simeq S_{ref}(f) + \frac{(N_c-i)}{N_c} iS(f) \\ \forall f \gg f_c \quad F(p) \simeq 0 \quad et \quad S_i(f) \simeq S_{ref}(f) + iS(f) \end{cases} \tag{3.16}$$

Dans la bande passante, à la sortie de la cellule i, la boucle a un effet correctif (en linéaire) sur le bruit issu des cellules de :

$$Cor = \frac{N_c - i}{N_c} \tag{3.17}$$

La correction s'amplifie le long de la ligne à retard. A la dernière cellule ($i = N_c$), nous retrouvons le fait que le bruit des cellules dans la bande passante de la boucle est totalement corrigé. Au milieu d'une ligne à retard, la correction atteint ainsi déjà $3dB$ grâce à l'asservissement. La figure 3.7 illustre un spectre typique à la sortie d'une cellule quelconque.

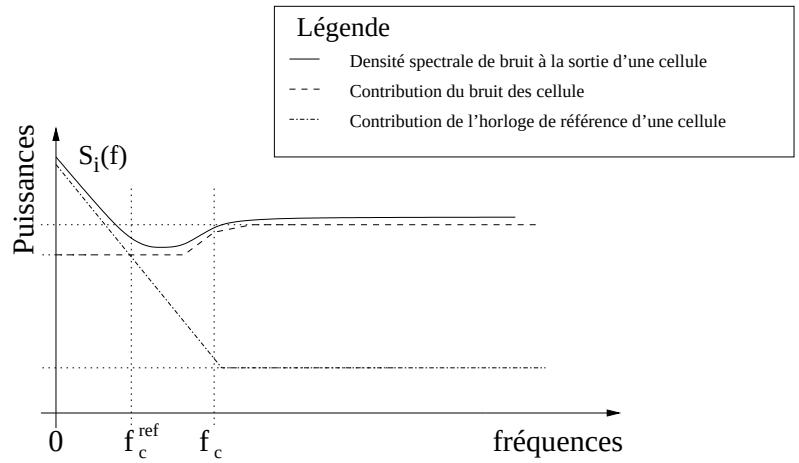

FIG. 3.7 – Le spectre en bruit proche à la sortie d'une cellule quelconque

Sur cette figure, le bruit de l'horloge de référence est prédominant jusqu'à la fréquence f_c^{ref} sur le bruit des cellules. Le bruit des cellules est déterminé théoriquement par la formule 3.15. Jusqu'à la fréquence de coupure de la boucle f_c une partie du bruit est corrigée. Cette nouvelle formulation du spectre qui s'oppose à celle de[23, 32], sera validée dans les chapitres suivants.

3.2.3 Le bruit dans le domaine temporel

Contribution théorique du bruit des cellules à la gigue

Nous nous proposons d'exprimer la contribution du bruit des cellules à la gigue $\tau(i)$ à la sortie de chacune d'entre elles. Comme précédemment, pour des raisons de simplifications des calculs, nous supposerons que $F(p) = 1$ dans la bande passante et $F(p) = 0$ en dehors. Soit $\tau_{bp}^2(i)$ et $\tau_{hb}^2(i)$ les puissances de bruit intégrées réciproquement dans et hors de la bande passante de la boucle. Nous avons ainsi $\forall i$:

$$\tau^2(i) = \underbrace{\left(\frac{1}{2\pi f_0}\right)^2 \int_0^{f_c} S_i(f)df}_{\tau_{bp}^2(i)} + \underbrace{\left(\frac{1}{2\pi f_0}\right)^2 \int_{f_c}^{+\infty} S_i(f)df}_{\tau_{hb}^2(i)} \tag{3.18}$$

D'où en posant:

$$\begin{cases} \tau_{bp}^2 = \left(\frac{1}{2\pi f_0}\right)^2 \int_0^{f_c} S(f)df \\ \tau_{hb}^2 = \left(\frac{1}{2\pi f_0}\right)^2 \int_{f_c}^{+\infty} S(f)df \end{cases}$$

Nous supposons que ces deux intégrales existent. Nous obtenons en utilisant les équations 3.16 et 3.18 $\forall i$:

$$\begin{cases} \tau_{bp}^2(i) = \frac{i(N_c - i)}{N_c}\tau_{bp}^2 \\ \tau_{hb}^2(i) = i\tau_{hb}^2 \end{cases} \tag{3.19}$$

L'histogramme 3.8 permet de réaliser quantativement la réintroduction du bruit au niveau des cellules. Dans le cas d'une ligne à retard constituée de sept cellules, la correction de la boucle se répartit sur l'ensemble des cellules. Dans notre cas, nous retrouvons un septième des bruits apportés par chacune des cellules au niveau de leur commande.

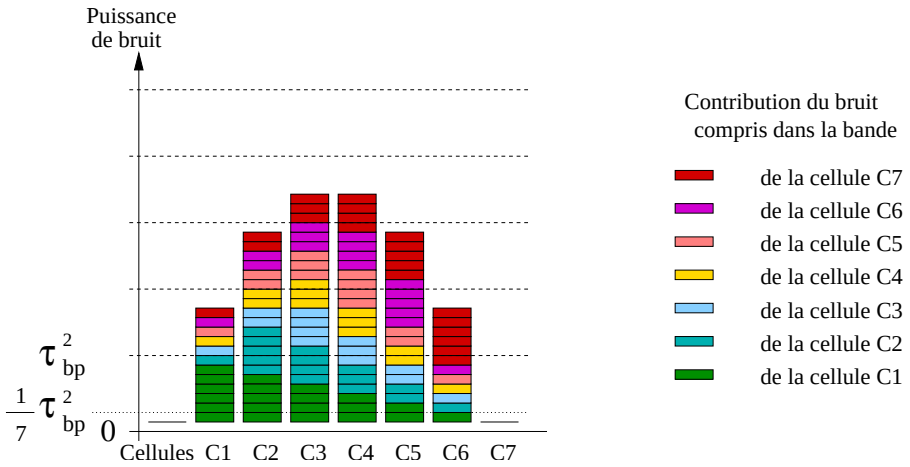

FIG. 3.8 – Contribution de la boucle sur la gigue aux sorties des cellules

Remarque : Les équations précédentes permettent, entre autres, l'influence des variations de procédé existantes après la réalisation du circuit. Il s'agit néanmoins de considérer que le nombre de nos cellules est suffisamment grand pour utiliser les lois de dispersion.

L'histogramme 3.9 représente l'évolution de la gigue aux sorties de sept cellules à retard constituant une ligne à retard.

La nouvelle formulation théorique prédit ainsi une gigue moins importante que les anciennes prédictions qui négligeaient l'action de la boucle sur le bruit. La boucle réintroduit un maximum de bruit au niveau des cellules centrales.

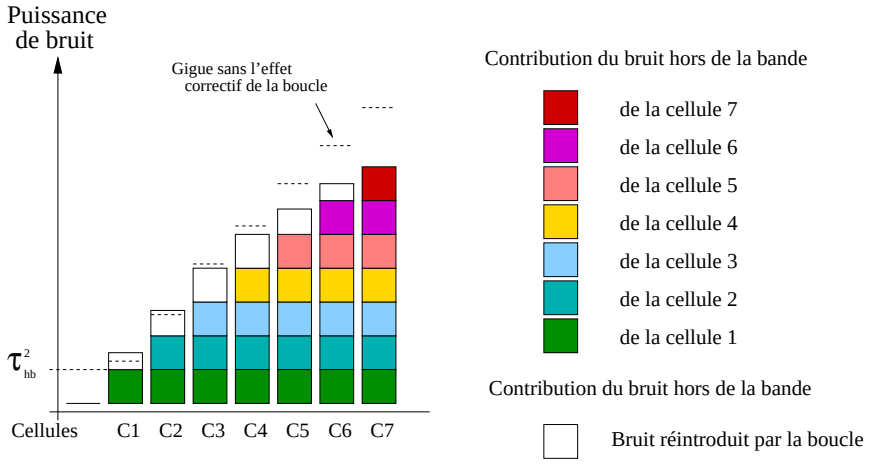

FIG. 3.9 – Puissance de bruit temporel aux sorties des cellules

Influence de fréquence de coupure

Puisque la correction de bruit s'applique aux fréquences inférieures à f_c, il est préférable de maximiser f_c si le temps d'asservissement de la boucle n'est pas une qualité critique. La figure 3.10 montre l'évolution de la gigue aux sorties des cellules en fonction de la bande passante. Cela a été calculé pour une ligne à retard composée de 7 cellules générant chacune un bruit de phase constant de $-140dbc.Hz^{-1}$ jusqu'à une fréquence de $26Mhz$ de la porteuse.

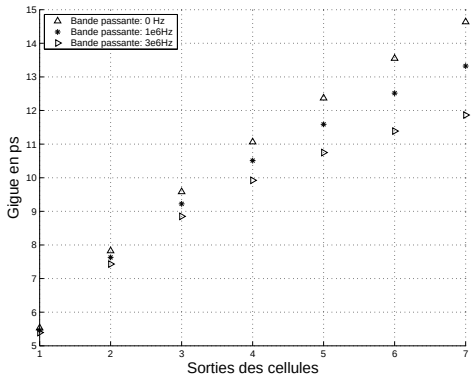

FIG. 3.10 – Influence de la bande passante sur la gigue aux sorties des cellules

Au niveau de la dernière cellule, la gigue s'améliore de 12% en choisissant une fréquence de coupure de $f_c = 3MHz$ au lieu de $f_c = 1MHz$. Le choix de la fréquence de coupure de la boucle est donc un élément important dans la conception du circuit lorsque le bruit des cellules est significatif.

3.3 Le circuit

Nous traiterons dans cette partie des choix d'architectures et des composants. Notre objectif est en premier lieu de valider l'expression de la densité spectrale de bruit. La validation des expressions définies précédemment se fera essentiellement lors de l'étude des synthétiseurs dans les chapitres 4 et 5. Une fois le choix de l'architecture et celui des paramètres de boucles arrêtés, nous aborderons l'étude des schémas électriques et le calcul des paramètres de boucles en fonction des éléments du circuit.

Nous traiterons donc les différentes parties du circuit : la ligne de retard et ses cellules ainsi que leur système de contrôle, le comparateur de phase et sa pompe de charge et enfin le filtre de boucle (fig. 3.11).

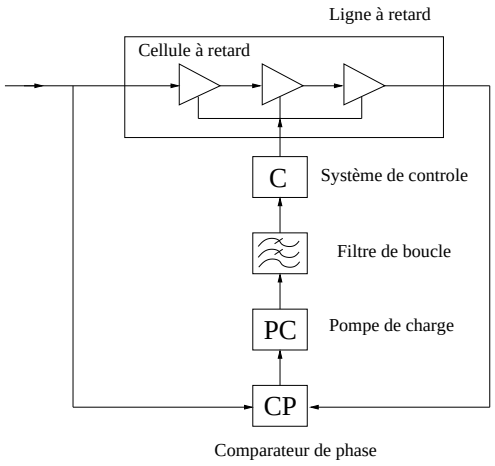

FIG. 3.11 – Synoptique de la boucle à verrouillage de délais

3.3.1 Choix des paramètres de boucle

Les performances en bruit comme la vitesse d'acquisition de la boucle, impose un certain compromis dans les choix des paramètres de boucle. Un des principaux avantages de la DLL est d'être un système inconditionnellement stable avec un filtre du premier ordre. Ce filtre détermine la vitesse d'acquisition et le filtrage tantôt se comportant tantôt comme un filtre passe-haut, tantôt comme un filtre passe-bas en fonction de l'origine des signaux. Le bruit basse fréquence à la sortie du filtre module le signal transitant dans la ligne à retard. Les pertes du filtres sont compensées par le travail de la pompe de charge et cela se traduit par du bruit à la fréquence de référence. La fréquence de coupure f_c dépend du bruit basse fréquence toléré sur la tension de contrôle (cf éq. 3.7).

Le choix de la fréquence de coupure dépend de l'application visée. Si le signal d'entrée est modulé, la boucle doit être capable de suivre les variations du signal. L'intégration de la capacité au circuit nous empêche de choisir de trop grandes

valeurs. C'est pourquoi, nous jouerons sur les gains du comparateur de phase et de la ligne à retard si nécessaire. Le choix de K_{cp} dépend de la consommation voulue durant la phase d'accrochage puisque le courant moyen à sa sortie est proportionnel à l'erreur de phase mesurée. Il détermine aussi sa sensibilité aux erreurs. De même, une valeur élevée du gain de la ligne à retard K_{cp} augmente la sensibilité à la tension de contrôle.

Le gain du comparateur de phase sera de l'ordre de grandeur $K_{cp} \approx 10^{-4} A.rad^{-1}$. Nous prendrons une fréquence de coupure relativement importante ($f_c \approx 1MHz$) pour plusieurs raisons. Ce système tire un avantage certain de pouvoir filtrer le bruit dans la bande de coupure de la boucle (contrairement aux PLLs). Le bruit $\widetilde{V}_{cmd}$ sera en particulier mieux atténué. Une grande bande de coupure permettra également d'observer la correction de la boucle si notre horloge de référence est bruyante (on suppose que son bruit à la fréquence f_c sera alors minoritaire), enfin, cela rendra le système réactif. Choisir une grande capacité (relativement à la densité de capacité permise par le procédé) minimisera l'influence du bruit de la pompe de charge et du comparateur (cf eq. 3.13). A partir de ces considérations, nous avons réalisé un circuit qui a les caractéristiques suivantes :

$K_{cp} = 1.3\ 10^{-4}\ A.rad^{-1}$: le gain du comparateur de phase
$K_l = 2\ rad.V^{-1}$: le gain des lignes à retard
$C = 50\ pF$: la capacité du filtre de boucle
Cela entraîne :
$f_c = 850\ kHz$: la fréquence de coupure de la boucle (donné par 3.8)
$t_{acq} = 1.18\ us$: temps d'acquisition (donné par 3.8)

3.3.2 La ligne à retard

La cellule à retard variable

Plusieurs architectures de cellules à retard existent. Nous pouvons les différencier selon qu'elle sont contrôlables continuement ([18][18, 23]) ou discrètement ([26]). Dans des systèmes où le bruit de phase est un caractéristique critique, les variations discrètes peuvent avoir une incidence importante à moins de disposer de pas très faibles (ce qui impose une complexification du circuit).

Le contrôle continu du retard est ainsi préféré pour leur plus grande précision mais aussi pour leur simplicité de réalisation. Le filtre le plus simple est constitué d'une résistance en parallèle d'une capacité. La variation du déphasage découle d'une variation de la capacité (varicap [2]) ou de la résistance (transistor MOS

[2] Une capacité variable était également une solution. Il s'agit d'une diode à jonction abrupte. L'épaisseur de sa zone de charge d'espace varie selon la polarisation, modifiant ainsi la valeur de la capacité de jonction C_j. Celle-ci s'exprime de la façon suivante [31] :

$$C_j = \frac{C_{jo}}{\sqrt{1 - \frac{V_p}{V_d}}}$$

Avec C_{jo}la capacité de la jonction pour une polarisation nulle, V_d la différence de potentiel au repos de la zone de charge d'espace, V_p la tension appliquée au borne de la diode. La modification de la tension à ses bornes change la valeur de la capacité.

utilisé dans sa zone de linéarité).

L'architecture la plus couramment utilisée ([18]) est constituée d'un amplificateur différentiel à base de transistors MOS dont les drains chargent les filtres déphasant le signal d'entrée. Le montage différentiel effectivement, atténue les perturbations provenant de l'alimentation et du substrat. Nous avons cependant voulu tester la possibilité de réaliser l'amplificateur avec des transistors bipolaires (fig. 3.12). Ceux-ci optimisent le gain des cellules et permettrons par la suite de disposer de signaux déphasés "plus carré".

Cellule de retard

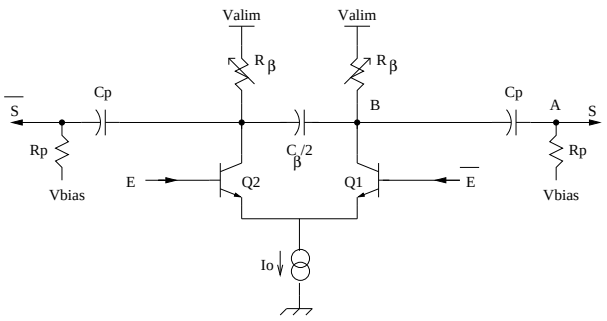

FIG. 3.12 – La cellule de retard

Le signal en tension à déphaser $E, \overline{E}$ arrive en opposition de phase sur la base des transistors bipolaires. Les courants collecteurs chargent les filtres $R_\beta C_\beta$ et créent un signal alternatif $S, \overline{S}$ correspondant au signal d'entrée déphasé. Nous supposons que la transconductance de la paire différentielle permet au courant collecteur de se présenter au filtre avec des fronts suffisamment raides pour considérer la charge de la capacité sous un échelon de courant.

Donc, à $t = 0$, le filtre est chargé par un courant constant I_0. Nous séparons la partie continue DC de la partie alternative du signal AC.

$$S(t) = \underbrace{R_\beta I_0 \left(\frac{1}{2} - e^{-\frac{t}{R_\beta C_\beta}}\right)}_{AC} + \underbrace{V_{alim} - R_\beta \frac{I_0}{2}}_{DC} \tag{3.20}$$

Le signal $\overline{S}(t)$ est en opposition de phase sur $S(t)$. Nous définissons par τ le retard temporel introduit par la cellule. Il vaut :

$$\tau = R_\beta C_\beta \, ln(2) \tag{3.21}$$

La variation de la valeur de la résistance ΔR_β induit la variation du retard $\Delta\tau$:

$$\Delta\tau = \Delta R_\beta C_\beta \, ln(2)$$

Étude de la résistance variable : La tension de grille V_{gs} du transistor PMOS (fig. 3.13) contrôle la valeur de la résistance de canal R_β. Le transistor est polarisé dans sa zone linéaire ($V_{gs} - V_t \leq V_{ds}$).

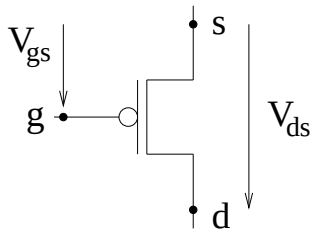

FIG. 3.13 – Le transistor PMOS

Le modèle continu simplifié du transistor PMOS ([31]) fournit l'expression du courant de drain en fonction de la polarisation du transistor :

$$i_d(V_{gs}, V_{ds}) = 2K_n \left((V_{gs} - V_t)V_{ds} - \frac{1}{2}V_{ds}^2 \right)$$

avec $K_n = \mu_p C_{ox} \frac{W}{L}$ et V_t la tension de seuil. Ce qui donne au premier ordre pour une tension V_{ds} faible, la valeur de la résistance de canal R_β suivante :

$$R_\beta(V_{gs}) = \frac{\partial V_{ds}}{\partial i_d} = \frac{1}{2K_n(V_{gs} - V_t)} \tag{3.22}$$

La résistance ne dépend que de la tension de grille V_g pour une tension V_{ds} faible. De plus la fonction est décroissante strictement. La non bijectivité de cette fonction aurait rendu l'accrochage de la boucle aléatoire.

L'amplificateur différentiel se caractérise par un gain en mode différentiel $G_{E-\overline{E}}$ grand devant le gain en mode commun $G_{E+\overline{E}}$. Devant le risque d'avoir un résidu de signal continu qui finirait par saturer les cellules du fait de leur gain, nous avons choisi de découpler les étages entres eux par une capacité C_p. Une nouvelle polarisation de l'étage en aval s'avérait donc nécessaire (via R_p). Ce système a l'avantage de ne pas consommer de courant (R_p est grande). Cependant la valeur relativement grande de R_p ($10k\Omega$) nécessaire à la bonne isolation de l'alimentation rajoute un bruit non négligeable. Mais l'objectif premier étant de mettre en évidence la correction du bruit des cellules par la boucle, ce choix est paru comme convenable.

La ligne à retard est donc constituée de l'adjonction de ces blocs. Une dernière cellule à retard charge la dernière cellule de la ligne à retard afin que chacune des cellules de la ligne soient chargées de la même sorte et qu'ainsi leur comportement soit le plus semblable.

3.3.3 Le contrôle du retard

Principes du circuit

La variation de la résistance de canal entraîne celle de la tension collecteur. Afin d'éviter d'inverser la polarisation base-collecteur des transistors bipolaires, la tension V_d doit être nécessairement asservie. Il faut donc concevoir un système qui régule le courant en fonction de la valeur de résistance de canal.

Le principe consiste à reproduire une cellule témoin constituée d'un transistor PMOS comme résistance variable et d'une source de courant le chargeant. Celle-ci est régulée de telle sorte que la tension de drain du transistor reste constante.

Pour cela, nous utilisons l'architecture suivante [23] : La tension de drain V_d est comparée à une tension de référence V_{ref} et une boucle d'asservissement module la tension de grille (et ainsi la résistance de canal) de façon à garder $V_d = V_{ref}$ quelque soit le courant fourni I_d . Ce courant est donc une image de la tension de commande V_{cmd} Un transconducteur de transconductance G_m transforme V_{cmd} en i_d (fig. 3.14).

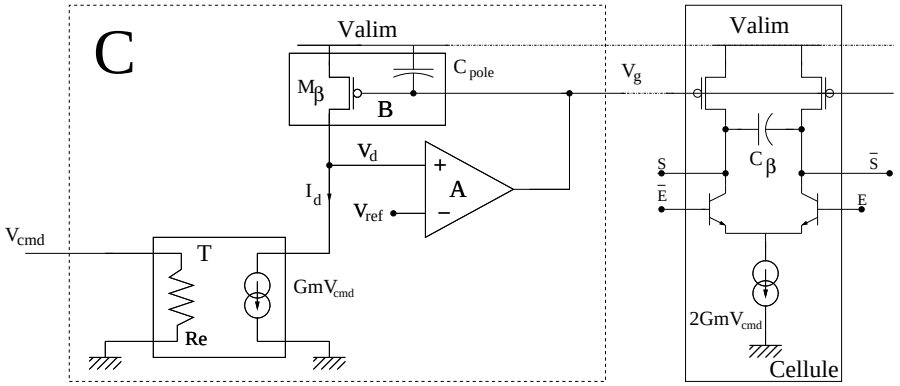

FIG. 3.14 – La commande

Comme nous l'avons dit précédemment, il est essentiel que la fonction reliant les variations de retard avec les variations de tension soient bijectives. Le transistor PMOS doit être polarisé dans sa zone de linéarité. Le fonctionnement linéaire du transistor est garanti en fixant la valeur de la tension drain-source du transistor à une tension $V_d = V_{ref} < 0.4Volt$.

remarque : Cette tension devra être stable quelque soit la tension d'alimentation ou le retard voulu. Cela implique qu'à retard donné, nous avons une consommation donnée. Plus la fréquence de référence est élevée, plus τ et R_β sont petits et donc plus la consommation de courant I_0 est grande.

La boucle : Une boucle d'asservissement est composée d'un transistor témoin (M_β) identique à ceux des cellules à retard et d'un amplificateur de gain A. Le noeud de tension V_g, correspondant à la grille du transistor est un point de haute

impédance, c'est pourquoi, il est choisi pour placer le pôle principal constitué de la capacité C_{pole} afin de stabiliser le système. Cette capacité est très supérieure à la capacité équivalente parasite correspondant à la somme des capacités de grilles des transistors MOS de toutes les cellules à retard. L'asservissement est d'autant plus efficace que le gain A de l'amplification est grand.

L'amplificateur : Cet amplificateur doit avoir le gain maximal afin d'asservir au mieux la tension V_d. Nous avons choisi de cascader deux amplificateurs. Le premier est un amplificateur différentiel à base de transistor bipolaire. Ce type d'amplicateur offre un meilleur gain par rapport à la structure équivalente "MOS". Le second étage est un inverseur CMOS qui permet d'augmenter substantiellemment le gain de l'ensemble (figure 3.15).

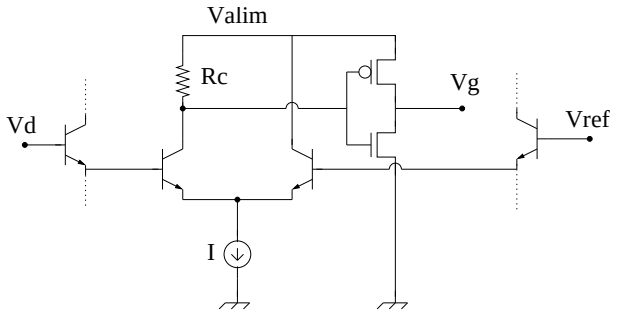

FIG. 3.15 – Schéma électrique de l'amplificateur

Le transconducteur : Le transconducteur (fig. 3.16) convertit la tension de contrôle de retard V_{cmd} en courant i_d. Il est constitué d'un miroir de courant composé de deux transistors bipolaires identiques Q_1 et Q_2. La résistance équivalente au collecteur de Q_1 est contrôlable. Le courant i_d drainé par Q_2 l'est donc aussi. La résistance dont nous venons de parler est composée d'une résistance R_2 en parallèle avec R_1 et un transistor MOS M_α. Si M_α est fermé, le courant i_d (minimum) est fixé par R_2 (à R_3 et R_4 donnés). Si M_α est ouvert, le courant dépend de $R_1//R_2$ (courant maximum). Contrôler la tension de grille V_g de M_α revient à faire varier le courant i_d entre les deux extrêmes définis précédemment.

Afin de concevoir ces circuits, il est nécessaire d'exprimer la sensibilité du contrôle des retards en fonction des différents éléments, résistances, transistors... du circuit.

Détermination de la sensibilité du contrôle K_l

Déterminons la sensibilité du contrôleur de retard $K_l = N_c K_{lu}$ pour un courant i_d donné. Cette valeur lie les variations de retard à celles de la tension de contrôle V_{cmd} (cf fig. 3.1).

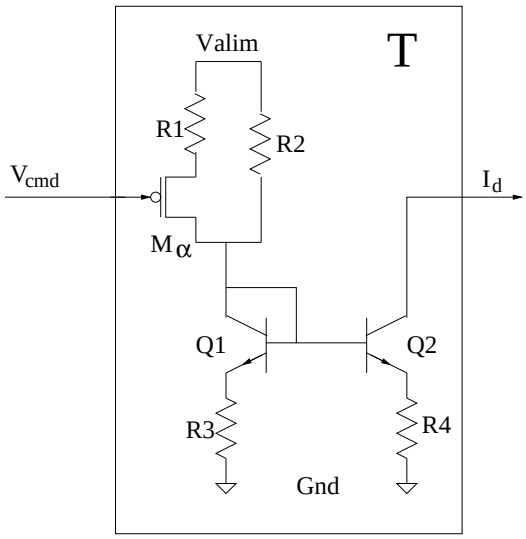

FIG. 3.16 – Le transconducteur

Nous supposons la boucle stable et que les différents éléments sont utilisés dans leur zone de fonctionnement linéaire. Nous pouvons écrire que le gain d'une cellule K_{lu} vaut :

$$K_{lu} = \frac{\partial \varphi_u}{\partial V_{cmd}} = \underbrace{\frac{\partial \varphi_u}{\partial R_\beta}\frac{\partial R_\beta}{\partial i_d}}_{\text{Boucle de contrôle}} \quad \underbrace{\frac{\partial i_d}{\partial V_{cmd}}}_{\text{Transconducteur}} \tag{3.23}$$

Calcul de $\frac{\partial \varphi_u}{\partial R_\beta}$: Le déphasage $\delta\varphi_u$ et les variations de résistance δR_β sont liés par la relation suivante :

$$\frac{\partial \varphi_u}{\partial R_\beta} = \frac{\partial \varphi_u}{\partial \tau}\frac{\partial \tau}{\partial R_\beta} = 2\pi f_0\, C_\beta\, ln(2)$$

Nous pouvons remarquer ici que le déphasage est d'autant plus sensible que la valeur de C_β est grande.

Détermination de $\frac{\partial R_\beta}{\partial i_d}$: Plaçons nous dans le domaine de Laplace. La tension drain-source du transistor M_β est liée au courant i_d et à la valeur de sa résistance de canal R_β par l'expression suivante :

$$\frac{\partial R_\beta}{\partial i_d}(p) = \frac{1}{i_d^2(p)}\left(V_{alim} - V_d(p)\right) = \frac{1}{i_d^2(p)}\left(V_{alim} - \frac{V_d(p)}{V_{ref}}V_{ref}\right)$$

Soit $A(p)$ le gain de l'amplificateur et $B(p)$ celui du transistor PMOS.

$$A(p) = \frac{V_g(p)}{V_{ref} - V_d(p)}$$

$$B(p) = \frac{V_{alim} - V_d(p)}{V_{alim} - V_g(p)}$$

Soit $H(p) = \frac{V_d(p)}{V_{ref}}$ le gain de la boucle fermée. Il s'écrit :

$$H(p) = \frac{A(p)B(p)}{1 - A(p)B(p)}$$

Il vient :

$$\frac{\partial R_\beta}{\partial i_d}(p) = \frac{1}{i_d^2(p)} \left(V_{alim} - H(p)V_{ref}\right) \tag{3.24}$$

Détermination de $A(p)$: Le schéma équivalent petit signal de l'amplificateur est représenté sur la figure 3.17. Soient R_A et r_0 ses résistances d'entrée et de sortie. Son gain G_A est composé du gain de la paire de bipolaire et de celui de l'inverseur. L'amplificateur charge les grilles des transistors M_β de toutes les cellules à retard. On négligera la capacité équivalente de toutes ces grilles devant la capacité C_{pole} rajoutée déterminant notre pôle principal ($20pF$).

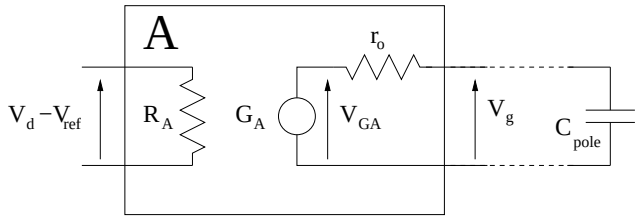

FIG. 3.17 – Schéma équivalent petit signal de l'amplificateur

Nous avons :

$$V_g(p) = A(p)\left(V_d(p) - V_{ref}\right)$$

et :

$$A(p) = \frac{A_0}{p + \omega_{pole}}$$

avec $\omega_{pole} = 1/R_{pole}C_{pole}$. On considère que la résistance de grille de M_β est infini, donc $R_{pole} = r_0$.

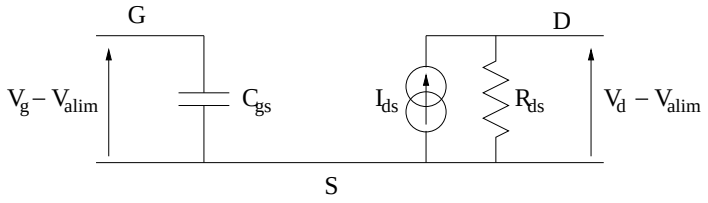

FIG. 3.18 – Schéma équivalent du Pmos

Détermination de $B(p)$: Nous voulons utiliser le transistor PMOS dans sa zone de linéarité. La figure 3.18 présente le schéma équivalent du transistor. Soient C_{gs} sa capacité de grille et R_{ds} sa résistance de canal.

Au premier ordre :

$$V_d(p) = V_{alim} - \frac{i_d(p)}{2Kn_\beta(V_g(p) - V_{alim} - Vt_\beta)}$$

Donc à courant donné $i_d(p)$:

$$B(p) = \frac{\partial V_d}{\partial V_g}(p) = \frac{2Kn_\beta i_d(p)}{gm_\beta^2(p)}$$

En fonctionnement dynamique, r_0 correspond aux résistances de canal des transistors NMOS et PMOS (constituant l'étage inverseur de l'amplificateur) mises en parallèle. Avec la polarisation donnée $r_0 = 22k\Omega$. Avec $C_{load} = 20pF$, la fréquence de coupure en boucle ouverte vaut : $f_c = 368kHz$.

La figure du gain en boucle ouverte 3.19 nous montre des marges de gain et de phase suffisantes pour assurer la stabilité de la boucle (respectivement $20dB$ et $100degrs$).

Calcul de $G_m = \partial i_d/\partial V_{cmd}$: G_m décompose aussi de la façon suivante en fonction des variables du circuit du transconducateur :

$$G_m = \frac{\partial i_d}{\partial i}\frac{\partial i}{\partial i_\alpha}\frac{\partial i_\alpha}{\partial V_{cmd}} \tag{3.25}$$

Son calcul (voir l'annexe B) débouche, lorsque la boucle a accroché, sur l'expression dépendant de la tension de contrôle V_{cmd}, de la tension d'alimentation V_{alim}, de $Kn_\alpha = \left(\mu_p C_{ox}\frac{W}{L}\right)$ dépendant des spécifications du transistor PMOS M_α, de sa tension de seuil, de la résistance R_1 ($R_3 = 2R_4$, et R_2 est grande et négligée) :

$$Gm = \frac{Kn_\alpha(V_{cmd} - Vt_\alpha + V_{alim} - R_1 i_d)}{1 + 2Kn_\alpha R_1(V_{cmd} - Vt_\alpha + V_{alim} - R_1 i_d)} \tag{3.26}$$

Lorsque le système a atteint son régime permanent, l'application numérique de l'équation 3.26 donne une valeur identique à celle donnée par la simulation:

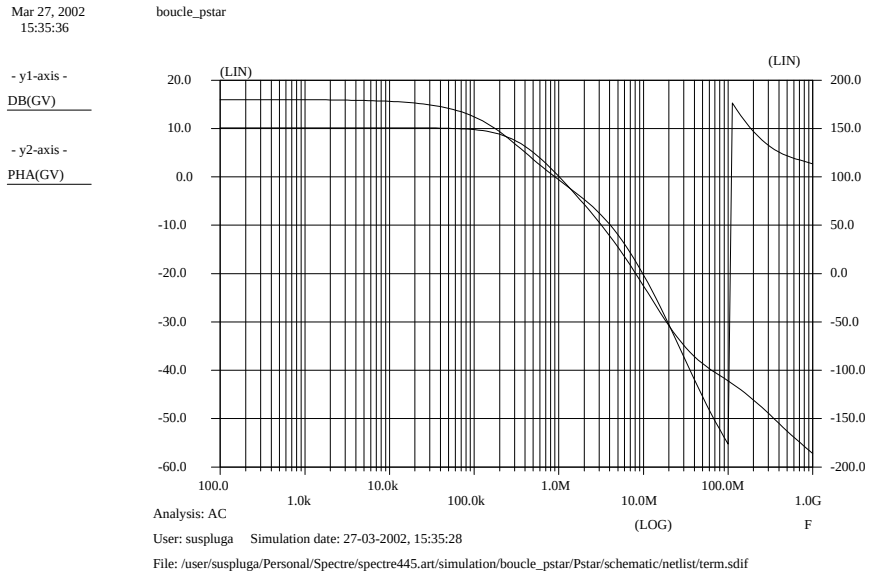

FIG. 3.19 – ≈Diagrammes de Bode en boucle ouverte de $A(\omega)B(\omega)$

$$G_m = 2.3510^{-4}\ A.V^{-1}$$

note : Les valeurs des variables sont rassemblées en fin de chapitre.
remarque : l'expression pourrait être d'avantage simplifiée :

$$G_m = \frac{1}{2R_1} = 2.510^{-4}\ A.V^{-1}$$

Cette dernière forme explicite la dépendance de la transconductance de la résistance R_1, pour des valeurs de résistances R_2, R_3, R_4 fixées et pour une polarisation données. Cette remarque nous servira pour finaliser la conception de cet étage.

Conclusion

Dans le cas ou le gain A est infini et que nous nous trouvons dans la bande d'asservissement de la boucle alors, $H(p) = 1$ et l'équation 3.24 devient :

$$\frac{\partial R_\beta}{\partial i_d} = \frac{V_{alim} - V_{ref}}{i_d^2} \tag{3.27}$$

Ainsi, avec l'équation 3.27, le gain unitaire K_u par cellule vaut :

$$K_{lu} = \frac{2\pi f_0 C_\beta ln(2)\,(V_{ref} - V_{alim})}{i_d^2} G_m \tag{3.28}$$

Cette formulation du gain de la ligne à retard donne des résultats cohérents autour de la tension de commande V_{cmd} au regard des simulations (mesures sur la figure 3.20) compte tenu des simplifications faites pour le calcul. L'application numérique de l'équation 3.28 donne (les valeurs des variables sont en fin de chapitre), avec les données physiques du circuit (voir le paragraphe 3.6) :

$$K_{lu} = 0.3 rad.V^{-1}$$

Et donc pour $N_c = 7$,

$$K_l = 2.1 rad.V^{-1}$$

L'expérimentation nous permettra de retrouver cette valeur.

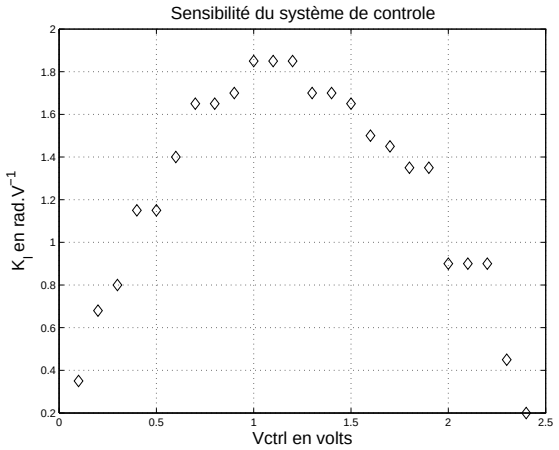

FIG. 3.20 – La sensibilité K_l en fonction de la tension V_{cmd}

3.3.4 Le comparateur de phase

Le comparateur de phase utilisé est identique à ceux utilisés dans les architectures PLL déjà décrit dans le chapitre précédent. Lors de la conception de nos circuits, nous avons récupéré dans la bibliothèque de l'entreprise une PLL déjà réalisée dont la sensibilité $K_{cp} = 1.3\,10^{-4} A.rad^{-1}$. Sa contribution en bruit de phase sera négligeable parmi celles des autres bruits.

3.3.5 Le filtre de boucle

La boucle est inconditionnellement stable avec un filtre du premier ordre. Il peut se résumer à une simple capacité qui facilite ainsi son intégration. Sa fonction de transfert vaut :

$$K_{filtre}(p) = 1/Cp \tag{3.29}$$

L'impédance du filtre étant imaginaire pure, le filtre n'est pas bruyant. Nous avons voulu choisir une valeur "moyenne" ($C = 50pF$). Le circuit réalisé permet effectivement de rajouter une capacité externe en série de celle-ci ou en parallèle. L'objectif était de se rendre compte de l'effet de la bande de coupure sur le bruit observable en sortie.

3.4 Le bruit des cellules

Comme nous en avons fait l'hypothèse précédemment, nous considérons que les bruits générés par les cellules et celui de la référence sont prépondérants sur les autres. C'est pourquoi, nous étudierons l'impact de la structure des transistors PMOS sur le bruit d'ensemble et nous chercherons dans un deuxième temps à évaluer le bruit à la sortie d'une cellule tant dans le domaine spectral que temporel.

3.4.1 Le bruit d'une cellule à retard

Puisque nous avons adopté une structure différentielle nous négligeons les bruits de l'alimentation, de la masse, de la source de courant et le bruit sur la tension de grille de M1 et M2. Ne restent que les bruits thermiques $In_{R_\beta 1}(f)$ et $In_{R_\beta 2}(f)$ des résistances de canal des MOS utilisés dans leur zone de linéarité, ceux $In_{Q1}(f)$ et $In_{Q2}(f)$ (bruit de grenaille et thermique des résistances de bases principalement) des transistors bipolaires Q1 et Q2 (fig. 3.21) et finalement ceux provenant des résistances R_p : $In_{R_p 1}(f)$ et $In_{R_p 2}(f)$. Les simulations montrent que nous pouvons négliger le bruit de grenaille des transistors bipolaires.

3.4.2 Conception des résistances variables R_β

Le transistor MOS participe au bruit de deux manières différentes. D'une part il génère du bruit $1/f$ (voir Chapitre 1), d'autre part, sa résistance de canal produit un bruit thermique. Si le premier bruit dépend en partie du dimensionnement du transistor, le second dépend du retard que nous lui souhaitons voir réaliser (à capacité C_β donnée). Les procédés ne permettent pas de graver des capacités denses. C'est pourquoi nous choisirons la plus grande taille de capacité acceptable au vu de la surface totale du circuit. Nous en déduirons la valeur typique de R_β et ainsi le dimensionnement et la polarisation du transistor PMOS.

Comme nous l'avons vu dans le premier chapitre, le bruit thermique est proportionnel à la valeur de la résistance (donc au rapport W/L) et le bruit en 1/f

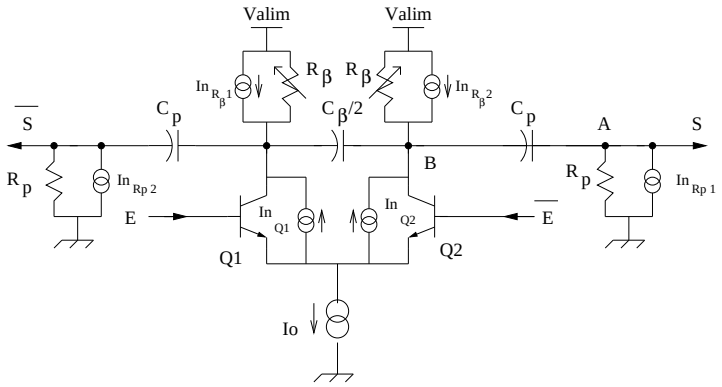

FIG. 3.21 – Les bruits dans une cellule de retard

est inversement proportionnel à la surface de la grille (WL). Nous recherchons le meilleur compromis entre ces deux bruits et la superficie du transistor à une fréquence donnée $f_0 + f_e$. Au premier ordre, la puissance totale de bruit, à la distance fréquentielle f_e de la porteuse, est composée du bruit thermique de la résistance et du bruit en $1/f$.

$$P_{bruit} = \underbrace{\alpha_1 \frac{W}{L}}_{Bruit\ thermique} + \underbrace{\frac{\alpha_2}{N^2 WL}}_{Bruit\ en\ \frac{1}{f}} \tag{3.30}$$

avec $(\alpha_1, \alpha_2) \in R^2$.

On fixe W_β/L_β (respectivement largeur et longueur de griller du transistor M_β) en tenant compte de la consommation souhaitée pour un $R_\beta I_0$ donné à la fréquence de fonctionnement. On pourrait choisir ce rapport de façon à minimiser la surface occupée. On aurait alors le rapport $\frac{W_{min}}{L_{min}}$ avec L_{min} qui est la longueur de grille minimum permise par le procédé. Cependant, afin de diminuer la contribution du bruit en $1/f$ nous choisissons d'augmenter la surface $S = W_\beta L_\beta$ du transistor. Il existe alors N réel, tel que $L_\beta = NL_{min}$ et $W_\beta = NW_{min}$. On peut donc exprimer la surface en fonction du rapport choisi et de la longueur L_{min}.

$$S = N^2 \frac{W_{min}}{L_{min}} L_{min}^2$$

On peut ainsi déterminer pour une fréquence donnée le bruit de phase (fig. 3.22) pour un rapport W/L donné et une surface S donnée (via la variable N et L_{min} donnée par le procédé).

On choisit $W_\beta/L_\beta = 13$, d'après la figure 3.22 on ne gagne plus tellement en bruit pour $N > 4$ (Pour le circuit réalisé, nous avons choisi $N = 6$). On considère à présent que la surface de nos transistors MOS est suffisamment grande pour n'en considérer que le bruit thermique.

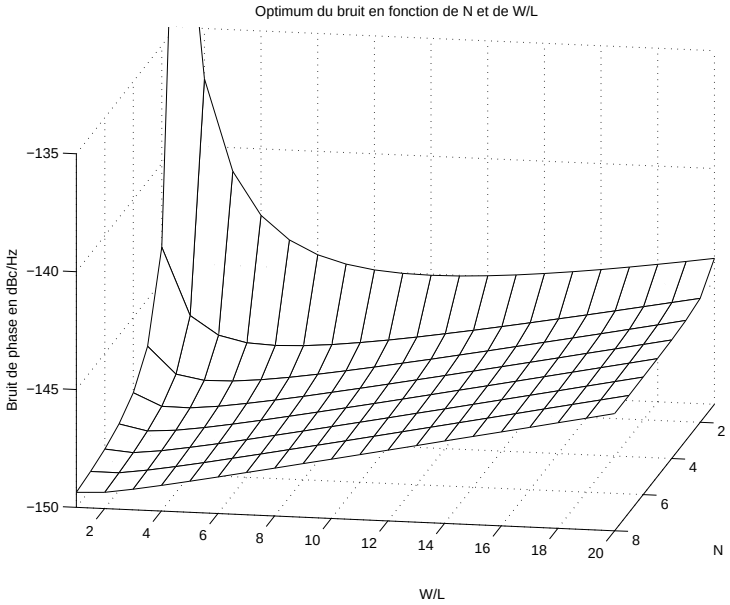

FIG. 3.22 – (W, L) Optimum

3.4.3 Le bruit à la sortie des cellules

Le schéma équivalent petit signal

La cellule et son étage de polarisation se comporte comme un filtre. Afin d'éviter l'amplification d'une composante continue parasite du signal différentiel par les cellules qui pourrait s'amplifier le long de la chaîne et finir par bloquer le fonctionnement des dernières cellules, celles-ci sont séparées par un découplage ac (une capacité C_p en série) et un étage de polarisation. Le schéma électrique équivalent d'une cellule est représenté par la figure 3.23. L'état de phase est prélevé après l'étage de polarisation. C'est pourquoi nous déterminerons le bruit au noeud A.

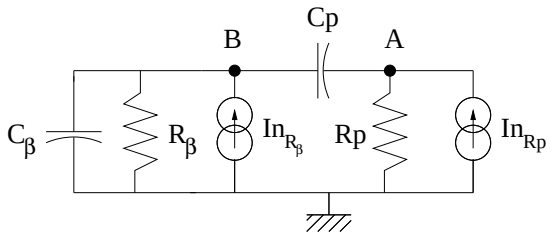

FIG. 3.23 – Schéma équivalent petit signaux

Vus du point A, les bruits thermiques des résistances de canaux et de la

résistance R_p, respectivement $In_{R_\beta}(f)$ et $In_{R_p}(f)$ sont filtrés différemment.

Dans la pratique la résistance R_p est grande afin de bien isoler l'alimentation du signal (nous choisirons $10k\Omega$). Sa valeur est bien supérieure à la résistance de canal R_β. Sa contribution au bruit sera donc plus importante. Les calculs à partir du modèle de Norton du circuit équivalent nous permettent de dire que l'influence principale de la résistance R_p se ressent jusqu'à la fréquence $f_p = 1/2\pi C_p R_p$ à partir de laquelle son bruit est filtré et les deux résistances contribuent sensiblement à la même hauteur. Leurs contributions sont encore davantage filtrées au delà de la fréquence $f_\beta = 1/2\pi C_\beta R_\beta$.

Nous avons en A :

$$v_n(f) = H_p(f) In_{R_p}(f) + H_\beta(f) In_{R_p} \tag{3.31}$$

avec $H_\beta(f)$ et $H_p(f)$ les deux fonctions de transfert en A des bruits générés par R_p et R_β. Elle valent

$$H_p(f) = \frac{1}{\frac{1}{R_p} + \frac{1}{\frac{1}{j2\pi C_p f} + \frac{1}{\frac{1}{R_\beta} + j2\pi C_\beta f}}} \tag{3.32}$$

$$H_\beta(f) = R_p \frac{\frac{1}{\frac{1}{R_\beta} + j2\pi C_\beta f} - \frac{1}{j2\pi C_p f}}{R_p + \frac{1}{\frac{1}{R_\beta} + j2\pi C_\beta f} + \frac{1}{j2\pi C_p f}} \tag{3.33}$$

et

$$In^2_{R_p}(f) = \frac{4kT}{R_p} df \tag{3.34}$$

$$In^2_{R_\beta}(f) = \frac{4kT}{R_\beta} df \tag{3.35}$$

Considération sur les bruits

Pour comprendre l'impact du bruit des canaux des transistors, nous allons l'étudier au sein de la cellule indépendamment de l'étage de polarisation.

Le bruit dû au transistors PMOS : Sur le noeud B, le bruit en tension vaut :

$$v_n(f) = In_{R_\beta}(f) \frac{R_\beta}{1 + j2\pi R_\beta C_\beta f}$$

Or la résistance R_β génère le bruit en courant suivant :

$$In_{R_\beta}(f) = \sqrt{\frac{4kT}{R_\beta} df}$$

Nous en déduisons la densité spectrale en tension :

$$v_n^2(f) = \frac{4kT}{R_\beta} \left| \frac{R_\beta}{1 + j2\pi R_\beta C_\beta f} \right|^2 df \tag{3.36}$$

Pour un signal différentiel, il faut considérer les puissances de bruit double ($2In_x^2(f)$). La densité spectrale de bruit de phase $S(f)$ et le bruit fréquentiel en tension $v_n(f)$ sont ainsi reliés par :

$$S(f) = 2\left(\frac{2\pi f_0}{\frac{dv}{dt}(t_0)}\right)^2 v_n^2(f) \tag{3.37}$$

Nous supposons les transconductances des transistors bipolaires suffisamment importantes pour avoir des échelons de courant au niveau du filtre (R_β, C_β). A $t_0 = ln(2)R_\beta C_\beta$ la pente, déduite de l'équation 3.20 vaut :

$$\frac{dv}{dt}(t_0) = \frac{I_0}{2C_\beta} \tag{3.38}$$

Soit P_c la puissance en Watt consommée par la cellule. Elle vaut :

$$P_c = I_0^2 R_\beta \tag{3.39}$$

et τ le retard crée par celle-ci :

$$\tau = R_\beta C_\beta ln(2) \tag{3.40}$$

Des équations 3.39, 3.38, 3.36, 3.37, 3.40, la densité spectrale de bruit de phase d'une cellule pour des fréquences $f \ll f_\beta$ s'exprime de la façon suivante :

$$S(f) = \frac{2kT}{P_c}\left(\frac{8\pi}{N_c ln(2)}\right)^2 df \tag{3.41}$$

Le bruit de phase s'améliore de $3dB$ lorsque l'on double la puissance consommée (et donc le courant consommé). Nous retrouvons aussi le fait que pour un signal de fréquence f_0 donnée, plus le nombre de cellule N_c est important, plus le retard à réaliser par une cellule est faible et donc plus le bruit apporté par une diminue.

Le bruit dû à la résistance R_p

De manière analogue à l'équation 3.41, nous montrons, ne considérant que l'étage de polarisation, que la résistance R_p crée dans une structure différentielle, la densité spectrale de bruit :

$$S(f) = 2kTR_p\left(\frac{4\pi}{N_c ln(2)}\frac{1}{V_{amp}}\right)^2 df$$

Nous retrouvons logiquement dans cette formule le fait qu'il est préférable de choisir une amplitude de signal grande pour que le bruit, relativement au signal, soit moins important. Nous choisirons également la valeur la plus faible acceptable de la résistance R_p.

Conclusion

Traçons maintenant les vrais niveaux des densités spectrales à la sortie d'une cellule (d'une ligne à retard de $N_c = 7$ cellules) sans l'influence du bruit de la référence. La figure 3.24 montre les bruits dus à R_p et R_β (éq. 3.31), le bruit total qui est la somme des contributions de ces deux bruits à la sortie de la quatrième cellule dans deux situations : avec et sans la correction de la boucle (éq. 3.15). Le circuit est alimenté par un courant $I_0 = 1.5\,10^{-4}A$. Les signaux de fréquence $f_0 = 26MHz$ ont pour amplitude $V_{amp} = 0.15V$. Les calculs sont faits avec les valeurs suivantes :

$R_p = 10k\Omega$, $C_p = 5\,10^{-12}pF$, $C_\beta = 4\,10^{-12}pF$,

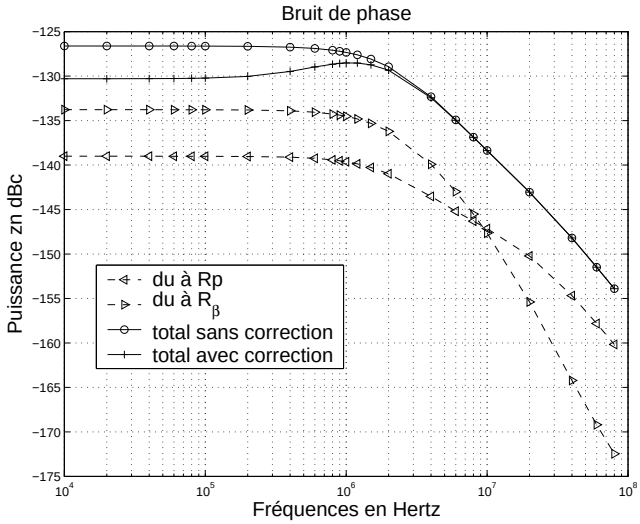

FIG. 3.24 – Bruit de la cellule 4

Cette figure montre bien la correction du bruit que l'on peut attendre d'un tel système. Le bruit calculé sans la correction de la boucle correspond à celui que l'on aurait obtenu à partir du modèle de [23]. A la sortie de la quatrième cellule, le bruit est en fait corrigé de près de $4dB$ sur la bande de boucle (résultats que nous retrouverons dans l'expérimentation décrite dans le chapitre 4). Le bruit décroît par la suite de $10dB.dec^{-1}$ à partir de la fréquence $f_p = 1/2\pi R_p C_p = 3Mhz$ et de $20dB$ au delà de $f_\beta = 1/2\pi R_\beta C_\beta = 13MHz$.

L'influence de la boucle se répercute différemment suivant les cellules. La correction est peu importante à la sortie de la première cellule (fig. 3.25), moyenne à la sortie de la quatrième et forte à la sortie de la dernière cellule (la $7ime$).

La figure 3.26 présente les corrections dues à la boucle à l'ensemble des sorties des cellules. Cette correction s'accroît à mesure que l'on se rapproche de la sortie de la ligne à retard et fini par être totale à la sortie de la dernière cellule.

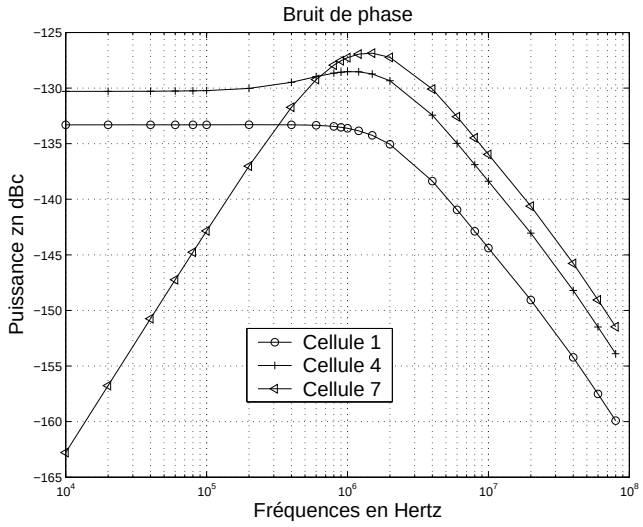

FIG. 3.25 – Bruit de la cellule 4

Détermination du bruit temporel

La détermination théorique de la gigue qui est une unité de mesure réservée au monde numérique est plus difficile. Cependant, un rapide calcul peut nous indiquer dans un ordre de grandeur cohérent la contribution de la cellule à la gigue totale mesurée.

Nous rappelons que la gigue τ d'une cellule est reliée à la densité spectrale de bruit $S(f)$ à la sortie de la cellule par la relation :

$$\tau^2 = \left(\frac{T_0}{2\pi}\right)^2 \int_{-\infty}^{+\infty} S(f)df$$

Leur calcul à partir des simulations basées sur l'équation 3.15 montre que la gigue causée par les cellule, de la première à la dernière, va de $6.4ps$ à $14,7ps$. (voir fig. 3.27). La considération du bruit apporté par l'horloge de référence rajoute un bruit de $0.5ps$; nous nous sommes basés sur les performances du générateur de signaux utilisé lors de l'expérimentation (voir chapitre 4).

3.5 Application

3.5.1 Méthode de conception

Nous partons de la dynamique de retard que la ligne doit réaliser. En fonction du nombre de cellules que nous nous sommes fixées, nous obtenons la dynamique temporelle par cellule. Avoir une grande dynamique temporelle optimise nos chances de faire accrocher la boucle. Nous choisissons une dynamique aux

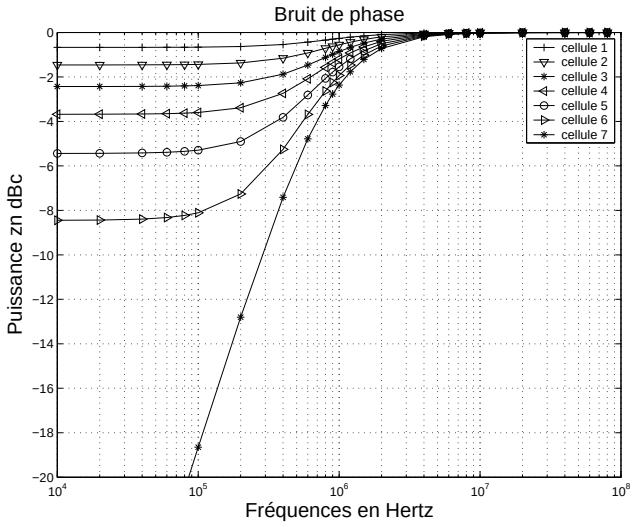

FIG. 3.26 – Correction due à la boucle, aux sorties des cellules

alentours d'une demi-période ($\Delta\tau \approx 21ps$ pour $f_0 = 26MHz$). Plus C_β est grande, plus la dynamique l'est également. Nous choisissons donc une valeur cohérente avec la densté de capacité que nous offre le procédé technologique utilisé ($C_\beta = 4pF$). Nous en déduisons la dynammique de R_β que l'on doit atteindre (éq. 3.40). Pour minimiser l'importance du bruit, il faut maximiser l'amplitude du signal. Notre procédé technologique nous permet d'alimenter nos circuits sous $V_{alim} = 2.5Volts$. Nous choisirons une tension $V_{ref} = 2.35Volts$ permettant aux transistors de fonctionner correctement. L'amplitude de courant i_d se déduit de l'équation 3.27... A présent, étudions la conception du transconducteur.

Le choix des valeurs de R_1 et R_2 est fait respectivement, en fonction du courant i minimum et maximum traversant le transistor Q_1 du miroir de courant. Le choix de R_3 et R_4 se fera donc en fonction de l'amplitude que l'on a choisi pour le courant i pour atteindre l'amplitude de variation de I_d déterminée précédemment. L'ensemble des valeurs choisies des composants est rassemblé à la fin du chapitre.

Caractéritiques du circuit

La boucle peut asservir des signaux dont les fréquences vont de $15MHz$ à $40MHz$ pour une tension d'alimentation de $2.5V$. En régime permanent, la consommation totale se répartit de la façon suivante :

La validation des expressions de bruit de phase et de la gigue viendront dans le chapitre suivant. Effectivement, il était difficile de mesurer ces performances directement car aucune sortie physique n'était prévue (nous étions limité par le nombre de "pattes" de notre composant). La validation se fera néanmoins par extrapolation en analysant les performances en bruit d'autres fonctions qui

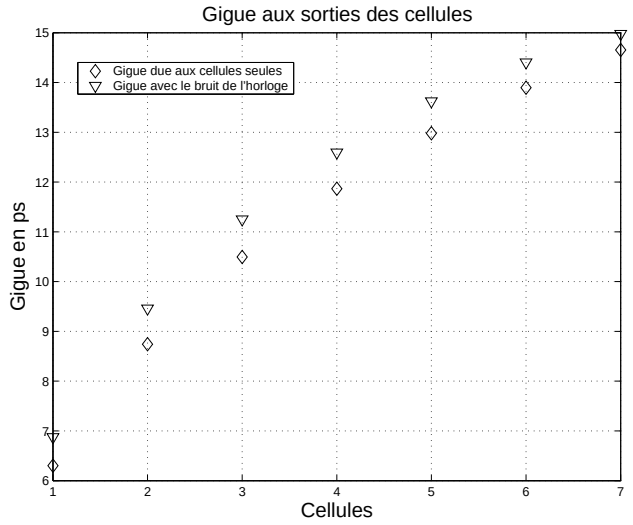

FIG. 3.27 – La gigue aux sorties des cellules

	Consommation
DL	$3mA$
CP	$3mA$
Total	$6mA$

TAB. 3.1 – La consommation en courant de la DLL ($f_0 = 26MHz$)

dépendent de celles de la boucle à verrouillage de délais.

Le temps d'acquisition

Des données précédentes, nous en déduisons que la fréquence de coupure de la boucle vaut $f_c = 850kHz$. D'où le temps d'acquisition doit valoir $t_{acq} = 1.2\mu s$. La simulation (fig. 3.28) donne $t_{acq} = 1.4\mu s$. Nous pouvons donc dire que le modèle de la vitesse d'acquisition de la boucle est acceptable.

3.5.2 Le masque

Nous avons parlé précédemment de l'influence significative du bruit statique engendré par les variations de procédés. Cependant les variations de procédés évoluent dans l'espace, (dopage non uniforme dans l'espace...). Sur une certaine surface nous pouvons considérer que les variations sont faibles. Nous avons donc intérêt à rapprocher au maximum les éléments qui doivent être identiques et à préserver leur orientation.

Sont concernés en particulier les transistors MOS des cellules de retard (cf masque du circuit au chapitre 5). Les sources de courant des cellules à retard

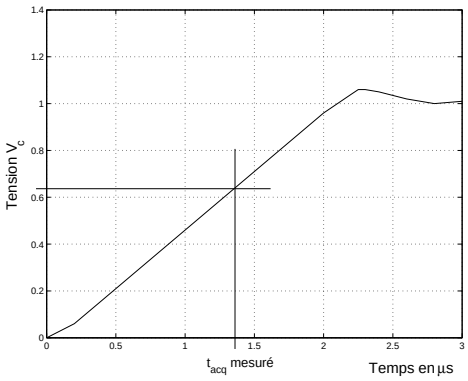

FIG. 3.28 – Temps de convergence de la tension de contrôle

doivent aussi fournir le même courant. C'est pourquoi, elles seront aussi disposées côte à côte.

Ne travaillant pas à des fréquences élevées, les longueurs des connections sont moins vitales dans les structures symétriques. Cela permet une conception plus aisée et plus rapide du masque du circuit.

3.6 Conclusion

Ce chapitre avait pour objectif de présenter les principes de fonctionnement de la boucle à verrouillage de phase. A partir du synoptique dans le domaine des phases, nous avons explicité le comportement de la boucle et son action sur les différents bruits du circuit. Nous avons proposé une étude théorique de l'action de la boucle sur le bruit des cellules que ce soit dans le domaine spectral ou temporel. Les premiers résultats issus des mesures réalisées sur circuit montrent une homogénéité entre performances et théorie. Comme nous le reverons dans le quatrième chapitre, nous montrons clairement l'effet de la boucle sur le bruit dans sa bande passante contrairement aux travaux de [23].

Caractéristiques du circuit

Le circuit est conçu pour fonctionner idéalement à la fréquence $f_0 = 26MHz$
Constantes physiques
$k = 1.38\ 10^{-23} J.Kelvin^{-1}$: la constante de Boltzman
$q = 1.6\ 10^{-19}\ C$: la charge d'un électron
$\mu_p = 480\ cm^2.V^{-1}.s^{-1}$: la mobilité des trous dans le silicium
Les caractéristiques du procédé BiCMOS
$W_{min} = 0.25\ \mu m$: la largeur minimum de grille
$V_t = 0.61\ V$: la tension de seuil des transistors MOS
$Vbe = 0.85\ V$ la tension de diode...

$C_{ox} =$: la densité de capacité d'oxyde
Référence du circuit
$V_{alim} = 2.5\,V$: la tension d'alimentation
$V_{ref} = 2.35\,V$: la tension de référence pour la polarisation des cellules
La cellule de commande
$V_c = 0.8\,volts$: la tension de contrôle de repos pour un signal à la fréquence f_0
$I_0 = 300\,\mu A$: le courant consommé par la paire différentielle à la fréquence f_0
Le transistor PMOS α
$W_\alpha = 200\,\mu m$: la largeur de grille
$L_\alpha = 1\,\mu m$: la longueur de grille
Cela entraîne :
$Kn_\alpha = \mu_p C_{ox} \frac{W_\alpha}{L_\alpha} = 3\,10^{-3}$
Les résistances du transconducteur
$R_1 = 2\,k\Omega$
$R_2 = 50\,k\Omega$
$R_3 = 500\,\Omega$
$R_4 = 250\,\Omega$
$G_m = 2\,10^{-3} A.V^{-1}$ autour du point de fonctionnement
L'amplificateur :
$G_A = 80\,dB$: en boucle ouverte...
Cela entraîne
$K_l = 2\,rad.V^{-1}$: gaine de la ligne à retard obtenu de l'équation 3.28.
La cellule à retard
$V_{amp} = 0.15V$ la tension crête du signal
$C_\beta = 4\,pF$: la capacité "de retard"
Le transistor PMOS β
$W_\beta = 80\,\mu m$: la largeur de grille
$L_\beta = 6\,\mu m$: la longueur de grille
Cela entraîne :
$Kn_\beta = \mu_p C_{ox} \frac{W_\beta}{L_\beta}$
$R_\beta = 3\,k\Omega$: la résistance de canal au repos avec l'équation 3.22
L'étage de polarisation
$C_p = 5\,pF$: la capacité de découplage ac
$R_p = 10\,k\Omega$: la résistance de polarisation

Chapitre 4

La Multiplication de Fréquence

Introduction

Nous allons aborder dans ce chapitre un circuit de synthèse de fréquences basé sur une boucle à verrouillage de délais (étudiée dans le chapitre précédent). Le principe de la multiplication de la fréquence d'un signal de référence réside dans la création d'un filtre réccursif à partir d'une boucle à verrouillage de délais, filtrant toutes les harmoniques sauf une d'un signal de fréquence f_0.

La figure 4.1 explicite le principe d'une telle opération par une sommation logique. Trois signaux numériques $S_1(t)$, $S_2(t)$, $S_3(t)$ de période T_0 retardés de $T_0/3$ chacun par rapport au précédent sont sommés pour donner un signal d'une fréquence 3 fois plus importante. Nous verrons par la suite les éléments de théorie permettant de caractériser ce processus.

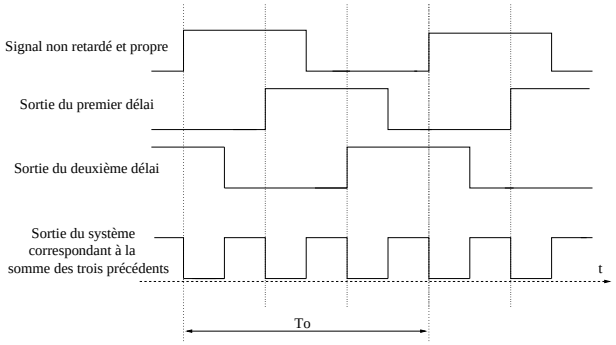

FIG. 4.1 – Le principe de la multiplication de fréquence

Ce type de circuit est utilisé dans de nombreux circuits numériques [27] comme par exemple les horloges rapides pour la synchronisation des mémoires.

Mais ses piètres performances en bruit de phase l'ont écarté des applications analogiques. Or il s'avère que si le bruit de phase est moyen à $400kHz$ ou $1MHz$ comparativement à celui que pourrait donner un système à base de boucle à verrouillage de phase, son bruit de phase à des fréquences très proches de la porteuse peut être très avantageux. Nous allons exploiter cette qualité en réalisant un oscillateur local de fréquence fixe pour une application GSM.

Du fait que c'est un type de circuit aujourd'hui principalement utilisé dans le domaine numérique, nous disposons de très peu d'éléments sur les performances analogiques de cette fonction. Ce problème est celui des boucles à verrouillage de délais auquel nous avons tenté d'apporter une réponse dans le chapitre précédent. L'objectif de ce chapitre est donc double. Dans un premier temps, nous allons proposer un modèle précis de bruit de phase, et, dans un deuxième temps, montrer qu'il est possible de réaliser un oscillateur local pour une application analogique grâce à ses bonnes performances en bruit proche. La réalisation d'un prototype sera l'occasion de valider notre théorie.

4.1 Eléments de théorie

4.1.1 La multiplication de fréquences

De l'exemple précédent, nous avons constaté qu'il s'agissait d'une multiplication par un entier. Cet entier correspond au nombre de fois N_c que le signal de référence est successivement retardé de T_0/N_c. Ce cas marche pour une multiplication par un nombre impair. Lorsque l'on souhaite une multiplication par un nombre pair, le résultat est équivalent en retardant les signaux de $T_0/2N_c$. Dans ce cas-là, le comparateur de phase devra comparer des signaux déphasés de π.

Pour le développement de la théorie, comme pour la réalisation, la multiplication sera d'ordre impair. A l'image des filtres numériques, nous utiliserons les transformées en z pour en décrire le fonctionnement.

La multiplication de fréquences

Soit un signal de fréquence f_0 retardés de $\tau = 1/f_m = 1/(N_c f_0)$ à son passage dans les "cellules à retard" constituant une ligne de retard (fig. 4.2). Dans le domaine des transformées en z, le retard introduit par une cellule z^{-1} est défini comme suit :

$$z^{-1} = e^{-j2\pi f\tau} = e^{-j2\pi f_0/f_m}$$

Notre processus ressemble à un filtrage numérique. Effectivement, les filtres numériques se résument souvent à des "moyenneurs à pondération" de différents signaux. Nous souhaitons avoir un déphasage de 2π entre l'entrée de la première cellule et la sortie de la dernière. Donc, nous pouvons écrire :

$$z^{-1} = e^{-j\frac{2\pi}{N_c}} \quad et \quad z^{-N_c} = 1$$

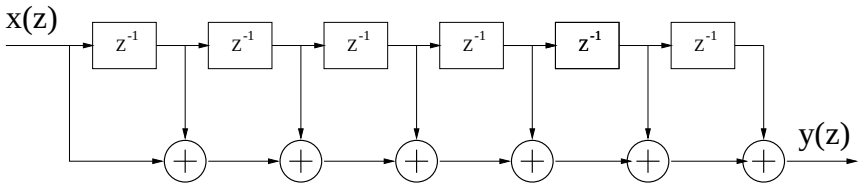

FIG. 4.2 – Synoptique de la multiplication de fréquence

$y(z)$ s'exprime ainsi de la façon suivante :

$$y(z) = x(z)\,\frac{1}{N_c}\left(1 + z^{-1} + z^{-2} + z^{-3} .. + z^{-N_c+1}\right) \tag{4.1}$$

Le spectre de puissance S_Σ du signal de sortie s'exprime ainsi en fonction du spectre de puissance S_{entree} du signal d'entrée de la façon suivante :

$$S_\Sigma(f) = S_{entree}(f) * \underbrace{\left(\frac{1}{N_c}\frac{1 - e^{-j2\pi\frac{N_c f}{f_m}}}{1 - e^{-j2\pi\frac{f}{f_m}}}\right)^2}_{M^2(f)} \tag{4.2}$$

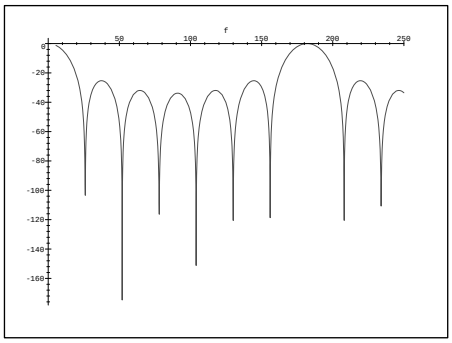

FIG. 4.3 – Fonction de transfert du filtre

Cette fonction de transfert (fig. 4.3 : Fréquences en MHz en abscisse, Gain en $dBc.Hz^{-1}$ en ordonnée) s'annule pour $f = kf_0 = f_m k/N_c$ sauf lorsque $k \in \mathbf{N}$ ($\mathbf{N}$ ensemble des entiers positifs). L'extremum de cette fonction est obtenu pour $f = f_m$. Notons que la notion de multiplication est un abus de langage : il s'agit en fait d'un filtrage passe-bande centré sur l'harmonique N_c du signal de référence.

Nature du signal à retarder : Il est donc impératif que le signal en question ait de l'énergie à la N_c ème harmonique et que celle-ci soit amplifiée si

nécessaire. En particulier, le filtre ne peut sélectionner l'harmonique N_c d'un signal sinusoïdal puisque son spectre se limite à un Dirac à f_0. En revanche, un signal carré de rapport-cyclique 0.5 voit son énergie répartie sur les harmoniques impaires.

Forme générale du spectre

Ainsi le spectre du signal de sortie est un Dirac à l'harmonique N_c du la fréquence du signal d'entrée. On peut donc parler de "multiplication" de la fréquence du signal de référence par un entier correspondant au nombre de cellules à retard.

4.1.2 Détermination du bruit de phase à la sortie

Cette partie a pour objectif d'approfondir notre compréhension de la densité spectrale de bruit que nous pourrions mesurer à la sortie du multiplieur de fréquences. La difficulté réside ici dans le fait que la fonction de bruit n'est pas stationnaire. Cet état singulier nous prive des méthodes classiques de détetmination du spectre et nécessite un traitement ad hoc.

La problématique : L'exemple d'une ligne à retard composée de 3 cellules est utilisé afin de définir la fonction de bruit $g(t)$. Les décalages temporels au niveau des fronts du signal de sortie correspondent à ceux des cellules, comme le montre la figure 4.4 pour un signal de période T_0.

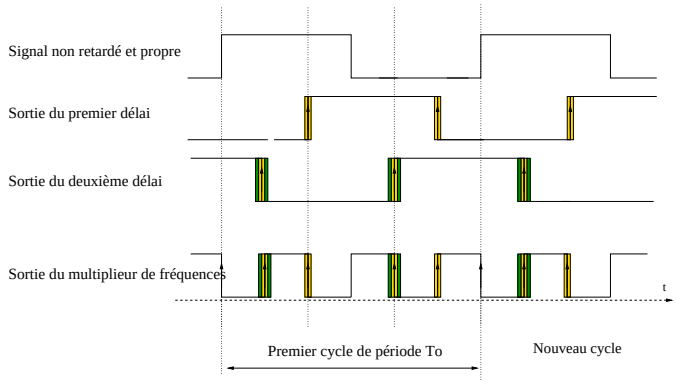

FIG. 4.4 – Principe de la sommation des bruits

Les fonctions de bruit aux sorties des cellules sont différentes (0, $g_1(t)$ et $g_2(t)$) comme nous avons pu le voir dans le troisième chapitre.

$$\overline{g}(KT_0) = 0$$
$$\overline{g}\left(\frac{T_0}{3} + kT_0\right) = g_1$$
$$\overline{g}\left(\frac{2T_0}{3} + kT_0\right) = g_2$$

Les fonctions g_i sont des combinaisons linéaires de fonctions centrées (les cellules génèrent un bruit blanc de moyenne nulle). La fonction g l'est donc également. Elle est donc stationnaire d'ordre 1.

La fonction de puissance de bruit est périodique de période T_0. Elle s'accumule sur un cycle de 3 bits, puis se réinitialise. Il s'agit là d'un des principaux avantages des multiplieurs de fréquences basés sur les DLLs. Le bruit ne s'accumule pas comme cela a lieu avec les oscillateurs en anneaux (cf Chapitre 1). Cependant, si la fonction $g(t)$ est bien ergodique, elle n'est pas stationnaire d'ordre 2. Nous nous ne pouvons pas utiliser l'analyse de Fourier traditionnelle afin d'obtenir la densité spectrale de bruit. Qu'advient-il du spectre dans ce cas ?

Définition générale de la fonction de bruit $g(t)$

De manière générale, la fonction de bruit $g(t)$ du signal de fréquence multiplié par N_c à partir d'un signal de période T_0 peut s'écrire de la façon suivante:

$$g(t) = \sum_{k=-\infty}^{+\infty} \left(0 + g_1(t)\delta\left(t - kT_0 - T_m\right) + g_2(t)\delta\left(t - kT_0 - 2T_m\right) + ...\right)$$

Elle est alors la somme de fonctions stationnaires d'ordre 2. Elle se généralise en:

$$g(t) = \sum_{k=-\infty}^{+\infty} \left(\sum_{i=1}^{N_c-1} g_i(t)\delta\left(t - kT_0 - iT_m\right) \right) \tag{4.3}$$

Il s'agit d'une fonction ergodique de moment nul d'ordre 1 car c'est une combinaison linéaire de fonctions centrées sur 0. Elle n'est cependant pas stationnaire d'ordre 2. En revanche, c'est une fonction cyclo-stationnaire et nous pouvons en exprimer le "spectre", ou plutôt le cyclo-spectre $S_g^{(0)}(f)$, de fréquence cyclique 0 comme cela a été défini dans l'annexe C. Maintenant que l'existence du "spectre" est démontré, déterminons le.

La fonction $g(t)$ s'écrit également de la façon suivante:

$$g(t) = \sum_{n=1}^{N_c-1} \left(\sum_{k=-\infty}^{+\infty} g_n(t)\delta\left(t - kT_0 - nT_m\right) \right)$$

g est la somme de fonctions périodiques de période T_0. L'échantillonnage dans le temps revient à une périodisation du spectre dans le domaine des fréquences. D'où:

$$\widetilde{\varphi}(f) = \frac{1}{N_c} \sum_{n=1}^{N_c-1} \left(\sum_{k=-\infty}^{+\infty} \left(\widetilde{\varphi}_n(f - \frac{k}{T_0}) \right) \right)$$

Puisque la bande de fréquence du bruit est bien superieure à la fréquence de Schannon, les spectres se recouvreront. Nous ne le prendrons pas en compte afin de simplifier les calculs.

Nous avons ainsi autour de la fréquence f_m la densité de spectre de bruit de phase suivante:

$$\widetilde{\varphi}(f)\widetilde{\varphi}^*(f) = \frac{1}{N_c^2}\left(\sum_{n=1}^{N_c-1}\widetilde{\varphi}_n(f)\right)\left(\sum_{n=1}^{N_c-1}\widetilde{\varphi}_n(f)\right)$$

expression qui se décompose pour les fréquences positives: $n \geq 0$ en:

$$\widetilde{\varphi}(f)\widetilde{\varphi}^*(f) = \frac{1}{N_c^2}\sum_{n=0}^{N_c-2}\sum_{i=1}^{N_c-1}\widetilde{\varphi}_i(f)\widetilde{\varphi}^*_{i+n}(f)$$

Or nous avons montré que le bruit de phase à la sortie d'une cellule valait autour d'une porteuse à $f_0 = f_m/N_c$:

$$\widetilde{\varphi}_i(f) = \widetilde{\varphi}_{ref}(f) + \sum_{k=1}^{i}\widetilde{\varphi}(f) - \frac{i}{N_c}F(f)\sum_{k=1}^{N_c}\widetilde{\varphi}(f)$$

Le bruit de phase autour de la fréquence f_m vaut donc:

$$\forall i \geq j \quad N_c^2\widetilde{\varphi}_i(f)\widetilde{\varphi}^*_j(f) = N_c^2\widetilde{\varphi}_{ref}\widetilde{\varphi}^*_{ref} + \widetilde{\varphi}(f)\widetilde{\varphi}^*(f)\left(j + \frac{ij}{N_c}F(f)F^*(f) - \frac{ij}{N_c}F^*(f) - \frac{ij}{N_c}F(f)\right)$$

$$\forall i \geq j \quad \widetilde{\varphi}_i(f)\widetilde{\varphi}^*_j(f) = N_c^2\left|\widetilde{\varphi}_{ref}\right|^2 + \left|\widetilde{\varphi}(f)\right|^2\left(j + \frac{ij}{N_c}\left|F(f)\right|^2 - \frac{ij}{N_c}\left(F^*(f) + F(f)\right)\right)$$

On pose $i = j + n$

$$\forall\, |n| \leq N_c - 2 \quad \widetilde{\varphi}_{j+n}(,f)\widetilde{\varphi}^*_j(f) = N_c^2\left|\widetilde{\varphi}_{ref}\right|^2 + \left|\widetilde{\varphi}(f)\right|^2\left(j + \frac{j(j+n)}{N_c}\left|F(f)\right|^2 - 2Re\left(F(f)\right)\frac{j(j+n)}{N_c}\right)$$

D'où:

$$\widetilde{\varphi}(f)\widetilde{\varphi}^*(f) = Nc^2\left|\widetilde{\varphi}_{ref}\right|^2 + \frac{1}{N_c}\sum_{n=0}^{N_c-2}\left|\widetilde{\varphi}(f)\right|^2\left(j + \frac{j(j+n)}{N_c}\left|F(f)\right|^2 - 2Re\left(F(f)\right)\frac{j(j+n)}{N_c}\right)$$

Le spectre à la sortie s'exprime donc par

$$S^{(0)}(f) = N_c^2 S_{ref}(f) + \frac{1}{N_c}\sum_{n=0}^{N-2}\sum_{j=1}^{N_c-|n|-1} j\left(1 + \frac{(j+|n|)}{N_c}\left(\left|F(f)\right|^2 - 2Re\left(F(f)\right)\right)\right)$$

Si

$$F(f) = \frac{f_c}{jf + f_c} \text{ ie } \left|F(f)\right|^2 - 2Re\left(F(f)\right) = -\frac{f_c^2}{f^2 + f_c^2}$$

Le cyclo-spectre de fréquence cyclique 0 vaut alors:

$$S^{(0)}(f) = N_c S_{ref}(f) + S(f) \sum_{n=0}^{N_c-2} \sum_{j=1}^{N_c-|n|-1} \frac{j}{N_c^2} \left(N_c + (j+|n|) \left(|F(f)|^2 - 2Re\left(F(f)\right) \right) \right) \tag{4.4}$$

Remarque : Nous retrouvons l'expression du spectre approché de Chien [23]. Sa formule ne prend pas en compte la correction de la boucle ($f_c = 0$).

Cette formule a donc été déterminée en ayant supposé que les cellules de retard sont assimilables à des filtres passe-tout de gain unitaire; que le système de commande suit les modulation de la tension de commande à la sortie du filtre de boucle; enfin cette formule ne prend pas en compte le recouvrement spectral issu de la sommation des spectres.

L'équation 4.4 nous montre que la multiplication de fréquences multiplie de la même sorte le bruit de phase du signal de référence. C'est en fait tout le bruit de fond de la boucle à verrouillage de délais qui est multiplié jusqu'à des niveaux qui peuvent exclure ces systèmes des applications sensibles. Cette caractéristique n'est pas la seule à limiter les applications d'un tel système. Il est aussi très sensible aux variations de procédés.

4.1.3 La sensibilité du système aux variations de procédés

Les spectres des signaux de sortie sont typiques. Nous retrouvons des raies d'énergie aux différentes harmoniques du signal de référence. Nous allons dans ce paragraphe tenter de donner une explication à leur présence. Les harmoniques paires et impaires sont en grande partie dues aux variations de procédé.

Les harmoniques impaires

Les variations de procédés entraînent des dispersions sur les valeurs des composants du circuit. A travers les variations des résistances de canal, les variations de procédé influent sur l'amplitude et la phase du signal. Nous généralisons l'influence des variations de paramètres de la manière suivante.

Soient $\{\alpha_i\}_{i\in N}$ et $\{\delta_i\}_{i\in N}$ les variations sur l'amplitude et sur la phase des signaux aux sorties des cellules.

$$y(z) = x(z)\,\frac{1}{N_c}\left(\sum_{i=0}^{N_c-1}(1+\alpha_i)z^{-(i+\delta_i)}\right) \tag{4.5}$$

Étudions l'influence d'une variation d'amplitude sur la fonction de transfert du filtre. Dans un cas idéal où tous les α_i et δ_i sont nuls, $M^2(f)$ s'annule pour les fréquences multiple des $f_i = kf_0 \quad avec \quad f \in \{N - N_c N\}$. Dans le cas contraire, le filtre a un gain non nul pour ces fréquences. Considérons une erreur d'amplitude introduite au niveau de la cellule i. Nous supposons par souci de simplification des calculs que $\forall j \neq i \quad \delta_j = 0$.

$$y(z) = x(z)\frac{1}{N_c}\left(1 + z^{-1} + z^{-2} ... + (1+\alpha_i)z^{-i} ... + z^{-N_c+1}\right)$$

$$y(z) = x(z)\left(M(z) + \frac{1}{N_c}\alpha_i z^{-i}\right)$$

Pour $z_0 = e^{j2\pi\frac{kf_0}{f_m}}$ zéro de $M(z)$:

$$y(z_0) = \frac{1}{N_c}\alpha_i z^{-i} x(z_0)$$

Ainsi aux fréquences $f = kf_0$ ($k \in N$), au lieu de zéros, nous nous trouvons en présence de gains $|M(kf_0)|$ donnés par :

$$|M(kf_0)|^2 = \left(\frac{\alpha_i}{N_c}\right)^2 \tag{4.6}$$

A la fréquence $N_c\ f_0$, le gain change peu :

$$|M(N_c f_0)|^2 \approx 1 \tag{4.7}$$

Étudions également l'influence d'une erreur de phase δ_i au niveau de la cellule i.

$$y(z) = x(z)\ \frac{1}{N_c}\left(1 + z^{-1} + z^{-2} ... + z^{-i-\delta_i} ... + z^{-N_c+1}\right)$$

$$y(z) = x(z)\ \left(M^2(z) + \frac{1}{N_c}z^{-i}\left(z^{-\delta_i} - 1\right)\right)$$

Pour $z_0 = e^{j2\pi\frac{kf_0}{f_m}}$ zéro de $M(z)$ et pour des fréquences $f = kf_0 \in [0..2N_c f_0]$ $k \notin N_c N$ et des erreurs $\delta_i \leq 20\%$, $|M(z_0)|$ devient (voir l'annexe D) :

$$|M(kf_0)|^2 \approx \left(\frac{2\pi k\delta_i}{N_c^2}\right)^2 \tag{4.8}$$

De l'équation, nous déduisons que la puissance des harmoniques augmente à mesure que l'on se rapproche de $N_c f_0$.

Et à la fréquence $N_c\ f_0$, le gain reste pratiquement inchangé (voir l'annexe D) :

$$|M(N_c f_0)|^2 \approx 1 \tag{4.9}$$

Un signal carré de fréquence $f_0 = 1/T_0$, de rapport cyclique 50% d'amplitude normalisée à 1 a le spectre suivant[11](L'énergie sur l'harmonique N_c est optimisée) .

$$X(f) = \frac{1}{2} + \sum_{p=-\infty}^{\infty} \frac{(-1)^p}{\pi(2p+1)} \delta\left(f - \frac{2p+1}{T_0}\right) \tag{4.10}$$

Illustrons par un exemple l'influence d'une variation de 10% sur le retard et l'amplitude du du signal.

$$y(z) = x(z)\ \left(1 + z^{-1} + 1.1\, z^{-2.1} + z^{-3} .. + z^{-N_c+1}\right)$$

Son spectre est représenté par la figure 4.5 (en abscisse : les fréquences en MHz, en ordonnée les puissances en $dBc.Hz^{-1}$).

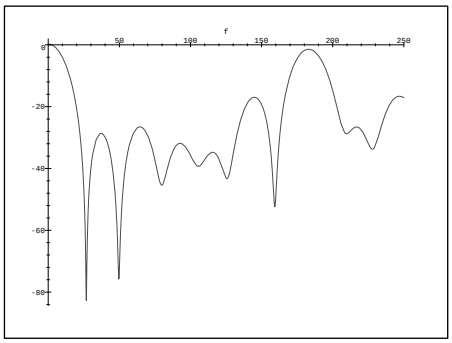

FIG. 4.5 – Nouvelle fonction de transfert pour la variation d'un paramètre de 10%

Nous constatons un déplacement des pôles et des zéros entraînant un gain non nul à des fréquences pour lesquelles nous aurions souhaité rejeter toute énergie.

A.N : Prenons l'exemple d'une multiplication par 7. Imaginons à présent des variations de procédé entraînant une erreur (de 10%, 5% et 1%) sur le retard réalisé par une cellule. Des équations précédentes, nous en déduisons les puissances relatives des harmoniques par rapport au signal de sortie de fréquence $7f_0$ (tab. 4.1).

La puissance des harmoniques parasites est encore élevée pour des erreurs faibles (1%). Les variations de procédé qui sont plus importantes empêchent donc l'utilisation d'une telle architecture pour de nombreuses applications.

Les harmoniques paires

Lorsque la paire différentielle est parfaitement appairée, le signal différentiel n'a pas d'énergie aux harmoniques paires. Du fait de la désadaptation des

harmoniques	f_0	$3f_0$	$5f_0$	$7f_0$
puissances en dbc pour $\delta = 0.1$	-31	-25	-22.5	0
puissances en dbc pour $\delta = 0.05$	-37	-31	-28.5	0
puissances en dbc pour $\delta = 0.01$	-51	-45	-42.5	0

TAB. 4.1 – Puissances des harmoniques

composants, cela n'est plus le cas. Le gain en mode commun augmente et de l'énergie apparaît aux harmoniques paires.

4.1.4 Conclusion

Nous venons de déterminer de façon relativement générale la densité spectrale de bruit à la sortie du multiplieur de fréquences à N_c cellules à retard. Cette formulation prend en compte l'action de la boucle (contrairement aux modèles précédents [23]).

L'intérêt d'un tel synthétiseur de fréquences pour les circuits analogiques apparaît si les contraintes en bruit sont relachées. Effectivement l'équation 4.4 montre clairement que le niveau de plancher de bruits des cellules augmente d'un rapport de N_c. Nous avons également quantifié l'impact significatif des variations de procédé sur le niveau des raies parasites. Il semble alors nécessaire d'utiliser une fonction de "nettoyage" de bruit. Nous pouvons imaginer une PLL de gain fréquentiel unitaire ou l'ajout d'un filtre LC en sortie ([29]). Mais avec ces deux solutions, nous perdons l'avantage recherché, c'est à dire la suppression d'un filtre encombrant.

4.2 Circuit et expérimentation

4.2.1 Objectif

Notre première intention est ici de valider la formulation de la densité spectrale faite précédemment. Effectivement, une fois corroborée, elle permettra de concevoir rapidement de tels synthétiseur de fréquences aux performances souhaitées dans les bruits proches de la porteuse. Nous avons imaginé une structure hétérodyne d'un circuit GSM dont l'oscillateur local de fréquence intermédiaire fournit un signal à $182MHz$. Nous utilisons un quartz très répandu et bon marché de $26MHz$. Nous réaliserons donc un circuit constitué de 7 cellules à retard. L'étude système ([24]) impose un bruit de phase à $1MHz$ de la porteuse valant au moins $-120dBc.Hz^{-1}$.

4.2.2 Le circuit

Le circuit est constitué d'une boucle à verrouillage de délais décrite dans le chapitre précédent. Sont rajoutés un circuit de recombinaison sommant les

signaux déphasés et un amplificateur de puissance de $10dB$ afin de pouvoir mesurer les bruits de phase attendus.

Nous choisissons de sommer les signaux exprimés en courants en conservant la structure différentielle. N_c paires de transistors servent donc de transconducteurs aux signaux (fig. 4.6). Les courants (collecteur) respectifs de chaque paire sont sommés dans une résistance de charge R_c.

Nous avons vu au paragraphe 4.1.3, la nécessité de sommer des signaux de forme carrée et de rapport cyclique 0.5 pour avoir le maximum d'énergie à la fréquence de sortie. A la sortie de la cellule à retard, le signal en tension est de forme exponentielle et doit être reformé pour se rapprocher d'une forme carrée. C'est pourquoi les transistors utilisés pour la sommation des signaux servent aussi d'amplificateur (de gain $gmR_c = \frac{I_r R_c}{2V_T}$ cf fig. 4.6).

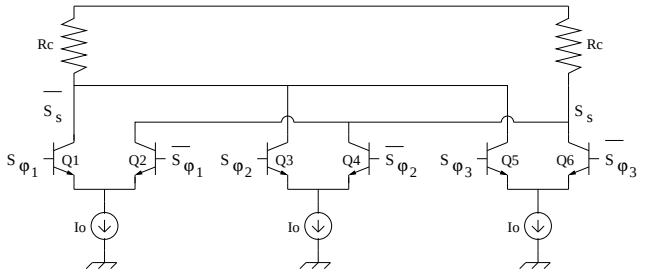

FIG. 4.6 – Principe de la recombinaison des signaux

La tension à la sortie S_s oscille pour Nc cellules entre $(N_c+1)/2I_r$ et $(N_c-1)/2I_r$. La partie continue du courant valant $N_cI_r/2$, la partie continue de la tension à la sortie vaut $V_{alim} - N_cR_cI_r/2$. N_c ne peut être trop grand au risque de polariser en inverse la jonction base-collecteur des transistors bipolaires. Un N_c grand peut être compensé par un R_c faible. Si la contribution en bruit de ce dernier est plus faible (elle est de toute façon inférieure au bruit de la DLL), l'amplitude du signal diminue ce qui dégrade son rapport signal sur bruit.

4.2.3 Les résultats

Le circuit est réalisé dans un procédé BiCMOS ($0.25\mu m$). Il fournit un signal à une fréquence 7 fois supérieure à celle de l'entrée à une puissance de $15dBm$ sous une alimentation de $2.5Volts$. La plage de fréquences pour laquelle le circuit "multiplie" la fréquence va de $14MHz$ à $40MHz$. En dehors de cette plage, le niveau des harmoniques s'élève rapidement et la boucle est succeptible de décrocher. A la fréquence de fonctionnement typique ($f_0 = 26MHz$) le circuit draine un courant $I = 10mA$.

Le bruit dans le domaine fréquentiel

Nous remarquons sur la figure 4.7 la puissance importante des harmoniques de la fréquence de référence. Les harmoniques paires et impaires proviennent

de la dispersion de la valeur des composants et des désappairements des paires différentielles induites des variations de procédé. Le niveau d'énergie des harmoniques impaires est homogène avec ceux que nous pourrions attendre d'un procédé donnant une dispersion de $7,5\%$ (éq. 4.8, 4.10) sur les valeurs des capacités C_β ou des résistances de canal des R_β.

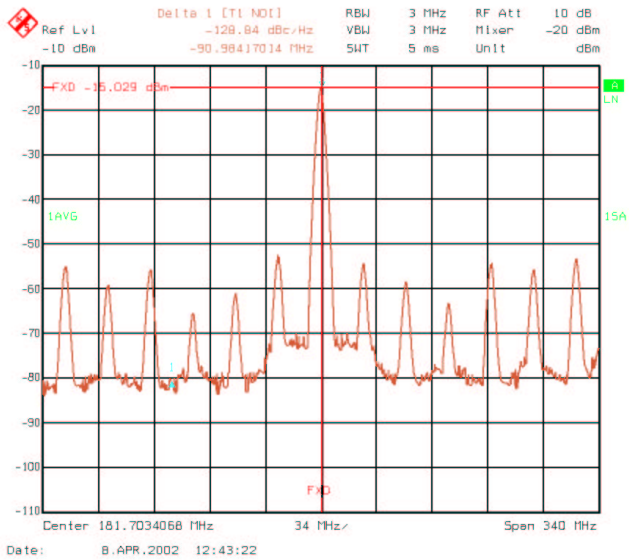

FIG. 4.7 – Spectre mesuré pour une fréquence de référence de $26MHz$ et pour $N_c = 7$ ($f_m = 182MHz$)

Nous retrouvons l'allure du spectre de bruit attendu comme le montre la figure 4.8 où sont représentés les spectres théorique et mesuré et les performances du générateur de signaux (SMHU de Rohdes et Schwartz) qui fournit le signal de référence. Le dispositif expérimental comprend un amplificateur de $25dB$ supplémentaite en sortie permettant de mesurer les niveaux de bruit (à l'analyseur de spectre FSEA de Rohdes&Schwartz) d'un signal de sortie de puissance $10dBm$ (le circuit sort un signal de puissance $-15dBm$). La PLL interne de l'analyseur permet de mesurer $-123dBc.Hz^{-1}$ à $10kHz$ de la porteuse. Le bruit du signal de référence est prépondérant jusquà $400kHz$ de laporteuse. Nous retrouvons ensuite le niveau de bruit prédit par la modélisation théorique. Nous remarquons effectivement que la boucle atténue le bruit jusqu'à la fréquence de coupure attendue ($850MHz$). Nous mettons ainsi en évidence un phénomène qui n'avait pas encore été décrit précisément dans la littérature. Nous retrouvons une forme typique du spectre d'une cellule. La diminution graduelle du bruit que l'on observe provient du filtrage du bruit introduit par une cellule.

Nous mesurons un bruit de phase autour de $-120dBc.Hz^{-1}$ à $1MHz$ de la porteuse mais il est à noter qu'à cette fréquence il est nettement dégradé par la

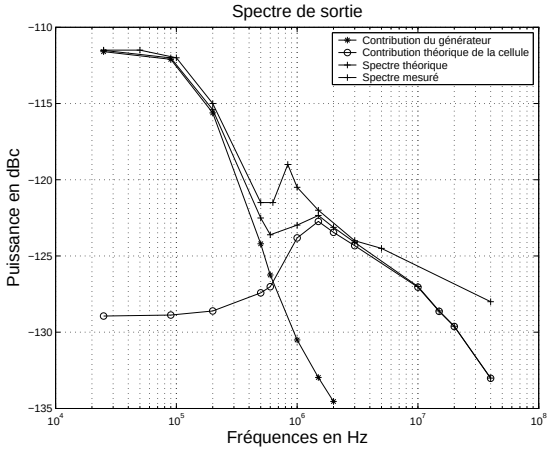

FIG. 4.8 – Comparaison des bruits de phase mesuré et théorique

contribution de la résistance R_p et que cette performance peut être nettement améliorée en évitant l'étage de polarisation. Ces performances sont suffisantes pour réaliser des oscillateurs locaux de fréquences intérmédiaires fixe dans des architectures hétérodyne à boucle de modulation. Nous pourrions typiquement les retrouver dans des applications de radio-communication à bande étroite de type AMPS ou ISM.

Dans le domaine temporel

Nous recherchons avec la mesure du bruit temporel à valider l'ordre de grandeur des puissances de bruit aux sortie des cellules à retard. La figure 4.9 montre les gigues mesurées sur une période T_0 du signal de référence. la gigue augmente comme nous l'avons expliqué dans l'étude théorique. Nous assimilerons notre gigue théorique τ à l'écart type donné par l'appareil de mesure σ^2_{mesure}. La gigue mesurée à chaque front successifs correspond aux gigues aux sorties des cellules. Nous supposons que le circuit contribue pour une puissance constante de bruit P^2_{cst} que nous devons retrancher à la puissance de bruit mesurée pour retrouver le bruit de nos cellules. Pour simplifier le calcul nous supposons que la gigue se décompose de la façon suivante :

$$\tau^2_{mesure}(i) = P^2_{cst} + i\tau^2_t$$

Nous en déduisons en utilisant l'équation précédente pour $i = 1$ et $i = N_c$ la valeur de gigue rms du signal de sortie :

$$\tau_t = \sqrt{\frac{\tau^2_{mesure}(N_c) - \sigma^2_{mesure}(1)}{N_c - 1}}$$

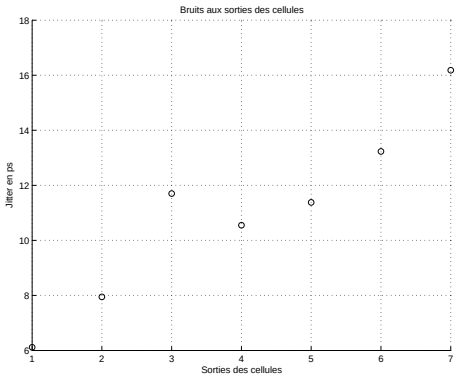

FIG. 4.9 – Gigue mesurée du signal de sortie à $182MHz$

La gigue rms générée par une cellule vaut $6ps$ tandis que la dernière dépasse légèrement $16ps$. Ces résultats sont cohérents avec ce que peut prédire notre formulation du bruit faite dans le chapitre précédent. Cependant notre modélisation ne considère que les bruits blancs alors que tout type de bruit existe dans un circuit. Cela peut être en particulier à l'origine du pic de gigue observé à la sortie de la troisième cellule.

La PLL équivalente.

Voici une application numérique montrant les performances d'une PLL qui synthétise une fréquence de $182MHz$ à partir d'une fréquence de $26MHz$ donnée par un oscillateur à quartz (fig. 4.10). La fréquence de gain de boucle unitaire vaut $f_c = 50kHz$. Nous fixons les performances du VCO : son gain $K_{vco} = 90MHz.V^{-1}$, $f_{c1} = 10kHz$ $(-95dBc.Hz^{-1})$ et $f_{c2} = 40MHz$ $(-167dBc.Hz^{-1})$ celles du comparateur de phase : $K_{cp} = 1.5\ 10^{-4}A.rad^{-1}$, du filtre d'ordre 3 et du $\Sigma\Delta$ d'ordre 2. Le signal de référence donne un bruit de $-145dBc.Hz^{-1}$.

Le bruit de phase est inférieur à $-100dBc.Hz^{-1}$ sur une bande de $100kHz$. A des fréquences proches de la porteuse, c'est le bruit de la référence qui est prédominent. Puis à mesure que l'on se rapproche de la fréquence de coupure $(50kHz)$ le bruit du VCO et le bruit du filtre (R_2) sont les contributeurs principaux. Au delà de la fréquence de coupure, l'influence de R_2 diminue tandis que le bruit ne dépend plus que de celui du VCO. A $1MHz$ de la porteuse, le bruit vaut $-135dBc.Hz^{-1}$.

Pour un système de ce type, la solution DLL est meilleure que la solution PLL jusqu'à une fréquence de $300kHz$ de la porteuse, après quoi la PLL grâce au résonateur LC peut filtrer son bruit de phase. Dans la bande $[0..300kHz]$ la DLL a ainsi un bien meilleur bruit et notre système peut avoir jusqu'à $20dB$ de bruit en moins.

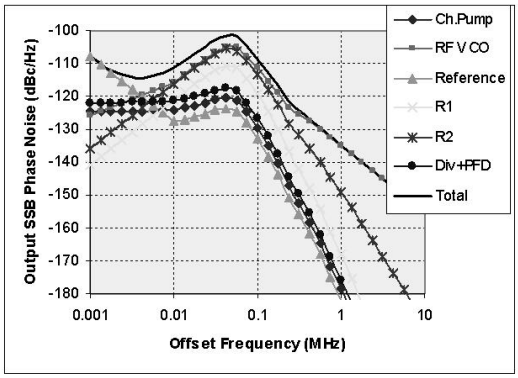

FIG. 4.10 – Spectre d'une PLL générant un signal à 182 MHz

Étude et critique de la DLL de Paul Gray à 900 MHz

Une application des lignes à retard a été tenté par Paul Gray [29] pour des circuits de norme IS-137 utilisées dans la téléphonie mobile sur le marché nord américain. Le synthétiseur réalisé génère une fréquence de 900 MHz à partir d'un oscillateur à quartz à 100 MHz. Nous avons montré précédemment que le bruit plancher devient rapidement un facteur limitatif et que l'énergie aux harmoniques de la fréquence de référence était importante. Pour palier ces problèmes et atteindre les spécifications visées, il est nécessaire d'utiliser un filtre résonnant de facteur de qualité pouvant rester faible. L'intérêt est de bénéficier des remarquables performances en bruit de phase des DLL aux fréquences proches de la porteuse et d'atteindre celles requises aux fréquences plus éloignées grâce à un filtre LC. Cela permet d'éviter l'utilisation d'un filtre LC de facteur de qualité élevé que l'on retrouve dans les montages de type Colpitts.

4.2.4 Conclusion

Nous avons proposé dans ce chapitre une nouvelle formulation du bruit de phase de ces systèmes. Nous avons en particulier montrer l'influence de la boucle sur le bruit de phase contrairement à ce que pouvaient prédire les modèles précédents. Nous avons montrer en outre que les performances atteintes par ce type de système permettent d'utiliser des DLLs comme base de synthétiseurs de fréquences intermédiaires fixes dans des architectures hétérodynes basées sur une boucle de modulation (cf Chapitre 1). Grâce à leur qualité en bruit proche, nous pourrions les retrouver dans des applications radio "bande étroite" de type APMS ou ISM (normes de téléphonie mobile pour le marché nord américain) avec l'adjonction d'un filtre LC. Cet oscillateur local réalisable avec une tech-

nologie MOS peut être intégré dans le circuit bande de base. Le tableau 4.2 fait une synthèse des différences majeures entres un système basé les boucles à verrouillage de phase (PLL) et l'autre basé sur les boucles à verrouillage de délais (DLL).

	PLL	DLL
Fréquences variable	Oui	Non
Bruit de phase	Meilleur en bruit lointain	Meilleur ou équivalent en bruit proche
Filtre de boucle	Externe	Intégré
Consommation	$6 - 7mA$	$8mA$
Surface	$1mm^2$	$0.5mm^2$

TAB. 4.2 – Comparatif des systèmes PLL vs DLL

Chapitre 5

La Modulation de phase

La multiplication des normes au sein d'un même circuit oblige la présence de plusieurs oscillateurs à quartz pour fournir les différentes fréquences nécessaire aux traitements du signal. C'est pourquoi la solution optimale (pour des raisons économiques) serait de pouvoir générer ces fréquences à partir d'une seule fréquence fournie par un oscillateur à quartz.

Le reproche que nous pourrions donc faire au synthétiseur précédent, serait que ce dernier n'est capable de synthétiser qu'une fréquence multiple (par un nombre entier) d'une fréquence de référence. Il est ainsi difficile de pouvoir synthétiser une fréquence qui est une fraction de la fréquence de référence.

Nous allons proposer dans ce chapitre un circuit original basée sur une boucle à verrouillage de délais répondant à cette spécification. Ce circuit pourrait être au multiplieur de fréquences du chapitre précédent ce que la PLL à division fractionnelle est à la PLL à division entière.

Le circuit que l'on va étudier repose sur la modulation de phase d'un signal de référence. Lorsque la modulation angulaire correspond à une variation linéaire de la phase au cours du temps, l'opération revient à une synthèse de fréquence.

L'objectif de ce chapitre est de présenter cette application et d'établir la théorie de son principe. Après avoir détaillé le circuit réalisé dans un procédé BiCMOS, nous confronterons les résultats de l'expérimentation aux élements de théorie énoncés.

5.1 Principe de la modulation numérique

La méthode est différente dans le cadre numérique. Une boucle à verrouillage de phase composée de N_c cellules à retard permet d'obtenir N_c phases différentes d'un même signal (fig. 5.1). Il suffit donc de choisir au cours du temps une phase parmi toutes pour réaliser notre modulation numérique de phase.

Avant de formaliser cette modulation numérique, définissons quelques variables :

Soient :

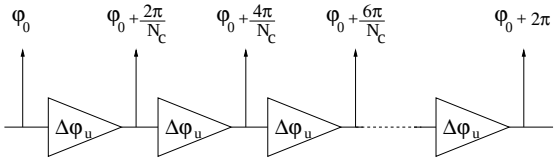

FIG. 5.1 – Une ligne à retard

N_c : le nombre de cellules à retard.
$\Delta\tau_u = \frac{T_0}{N_c}$: le décalage temporel unitaire.
N : le nombre de décalages temporels effectués à chaque coup d'horloge.
K : la moyenne du signal de sortie du $\Sigma\Delta$ (la modulation imposée).
f_0 : la fréquence de la référence.

$t \rightarrow \varphi(t)$: la phase du signal de sortie
$t \rightarrow exp(2\pi f_0 t)$: la fonction du signal de référence
$t \rightarrow S(t)$: celle du signal de sortie

$$S(t) = exp\left(j2\pi f_0 t + j\varphi(t)\right) \tag{5.1}$$

5.1.1 Construction de la fonction $t \rightarrow \varphi(t)$

Dans notre système, un sélectionneur de phase détermine à chaque nouveau front de son horloge la nouvelle phase du signal à considérer. L'ordre $B(t)$ de la commande de saut de phase est un signal binaire unidimensionnel et se produit à l'instant $t = t_i$. Lorsque $B(t_i) = 0$, le sélectionneur déphase le signal de $N\frac{2\pi}{N_c}$ (avec $N \in [0, 1, 2..]$ codé sur n bits), pour $B(t_i) = 1$ le signal est déphasé de $(N+1)\frac{2\pi}{N_c}$. Le déphasage moyen dans le temps vaut $(N + B_m)\,\frac{2\pi}{N_c}$ avec $B_m \in [0..1]$ (avec $B_m = E(B(t))$ moyenne de $B(t)$ dans l'espace des temps). Il est donc essentiel de pouvoir contrôler précisément la valeur de B_m. Nous utilisons pour cela un démultiplexeur transformant un mot K de k bits en un mot $B(t)$ sur 1 bit. Ce mot K peut aussi être dépendant du temps si l'on souhaite par exemple démultiplexer une modulation. La précision sur B_m dépend donc du nombre de bits k. Sa précision relative vaut donc $1/2^k$.

La valeur de $\varphi(t)$ dépend donc de deux mots logiques N et K de dimension respective n bits et k bits. Nous pouvons comparer ces deux variables à celles utilisées dans les $\Sigma\Delta$ dans les PLLs fractionnelles-N où N représente la partie entière et K la partie fractionnelle de l'ordre de modulation.

La figure 5.2 explicite avec un exemple simple le processus des sauts de phases. Nous choisissons un système à trois cellules à retard ($N_c = 3$), $N = 0$, un signal de période $T_0 = 1/f_0$. Trois phases sont créées : $\varphi_1(t)$, $\varphi_2(t)$, $\varphi_3(t)$ déphasées l'une par rapport à la précédente de $2\pi/3$.

Ici, le signal de sortie $S(t)$ sert d'horloge au démultiplexeur. A chaque front descendant de $S(t)$ à l'instant t_i, le choix de déphaser de 0 ou de $2\pi/3$ est fait en fonction de la valeur de $B(t_i)$. Considérons que l'ordre de modulation K est constant sur un certain intervalle de temps I.

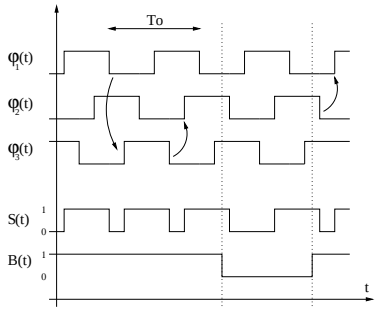

FIG. 5.2 – Diagramme temporel

On décompose $B(t_i)$ en B_m (pour sa partie continue) et $\widetilde{B}(t_i)$ pour sa partie variable sur I (Il s'agit du bruit de quantification du démultiplexeur).

$$B(t_i) = B_m(t_i) + \widetilde{B}(t_i) \tag{5.2}$$

Par abus de langage, on associe le mot K à sa valeur. On note $K = B_m$. A l'instant t_i, la fonction de déphasage peut s'écrire de la manière suivante :

$$\Delta\varphi(t_i) = B(t_i)(N+1)\frac{2\pi}{N_c} + (1 - B(t_i))N\frac{2\pi}{N_c} \tag{5.3}$$

Sur l'intervalle de temps considéré, nous avons

$$\sum_{i\in I} \Delta\varphi(t_i) = \left((N+1)\frac{2\pi}{N_c} - N\frac{2\pi}{N_c}\right)\sum_{i\in I} B(t_i) + N\frac{2\pi}{N_c} \tag{5.4}$$

Sur une période de l'horloge le déphasage moyen $\Delta\varphi_m$ vaut alors :

$$\Delta\varphi_m = \frac{2\pi}{N_c}(K+N) \tag{5.5}$$

La fréquence moyenne f_s de $S(t)$ (cf éq. 5.1) vaut donc pour K et N donnés :

$$f_s = f_0 + \frac{1}{2\pi}\overline{\frac{d\varphi(t)}{dt}} = f_0 + \frac{1}{2\pi}\frac{\Delta\varphi_m}{T_s}(K,N)$$

il vient :

$$f_s = \frac{f_0}{1 - \frac{N+K}{N_c}} \tag{5.6}$$

Si $K(t)$ et $N(t)$ sont des fonctions variables dans le temps, et que les variations respectives sont bien inférieures à la fréquence d'horloge du démultiplexeur, nous pouvons alors écrire :

$$f_s(t) = \frac{f_0}{1 - \frac{N(t)+K(t)}{N_c}} \tag{5.7}$$

5.1.2 Le spectre du signal modulé

La précision du synthétiseur de fréquence

Un tel système nous permet donc de moduler en phase et en fréquence un signal de fréquence f_0. La précision sur les phases est d'autant meilleure que le nombre N_c des cellules est élevé. L'erreur de phase est au maximum égale à $2\pi/N_c$. Si les fonction N et K sont constantes dans le temps, le système est assimilé à un synthétiseur de fréquence. Puisque l'on n'a qu'un nombre fini de valeurs possibles de K, on ne peut obtenir qu'un nombre fini de fréquences. Le pas relatif des fréquences synthétisées est d'autant plus fin que le nombre de bits k du mot binaire K est élevé. Effectivement, nous montrons (voir annexe E) que cette précision relative $\frac{\Delta f_s}{f_s}$ vaut :

$$\frac{\Delta f_s}{f_s} = \frac{1}{2^k N_c \left(1 - \frac{N+K}{N_c}\right)} \tag{5.8}$$

Elle s'accroît donc avec N_c et k mais se détériore lorsque $N+K$ augmentent. Cependant les erreurs de quantification se transforment en erreur de phase ou de fréquence. Le rapport cyclique moyen de $S(t)$ dépend également de N et de K. Déterminons à présent le lien entre les erreurs de quantification, caractéristiques du démultiplexeur, et la sortie du modulateur numérique. Nous allons expliciter ce lien dans le domaine spectral.

Spectre de la sortie $S(t)$

La phase $\varphi(t)$ peut s'exprimer de la sorte :

$$\varphi(t) = \frac{1}{T_s} \int_{\tau=0}^{t} \left(d\varphi_m + \widetilde{d\varphi}(\tau) \right) \, d\tau$$

En substituant cette expression dans l'équation 5.1, nous avons :

$$s(t) = Aexp(j2\pi f_0 t) exp\left(j\frac{d\varphi_m}{T_s} t + j\frac{1}{T_s} \int_{\tau=0}^{t} \widetilde{d\varphi}(\tau) d\tau \right)$$

$$s(t) = Ae^{-j2\pi\left(f_0 + \frac{d\varphi_m}{2\pi T_s}\right)t} e^{-j\frac{2\pi}{N_c T_s} \int_{\tau=0}^{t} \widetilde{B}(\tau) d\tau}$$

Il vient :

$$s(t) = Ae^{-j2\pi f_s t} e^{-j\frac{2\pi}{N_c T_s} \int_{\tau=0}^{t} \widetilde{B}(\tau) d\tau} \tag{5.9}$$

De plus, puisque $\widetilde{B}$ est une fonction discrète dans le temps :

$$S_{\int \widetilde{d\varphi(t)}dt}(f) = \frac{\pi}{f_s sin(\frac{\pi f}{f_s})} S_{\widetilde{d\varphi(t)}}(f) = \frac{2\pi^2}{N_c sin(\frac{\pi f}{f_s})} S_{\widetilde{B}(t)}(f)$$

Nous avons finalement le spectre suivant :

$$S(f) = \delta(f - f_s) * \frac{2\pi^2}{N_c sin(\frac{\pi f}{f_s})} S_{\widetilde{B}(t)}(f) \tag{5.10}$$

L'expression précédente montre logiquement que plus le nombre de cellules N_c est grand, plus le bruit est réduit. Les qualités spectrale en bruit proche dépendent également de celles du modulateur numérique ($S_{\widetilde{B}}(f)$). Son bruit de quantification sera déterminant dans les performances du système. L'utilisation d'un modulateur $\Sigma\Delta$ qui a la caractéristique de filtrer le bruit de quantification aux basses fréquences peut s'avérer judicieuse.

Choix du démultiplexeur

Nous retrouvons donc à la sortie le spectre de bruit du démultiplexeur corrigé du facteur $\frac{\pi}{f_s sin(\frac{\pi f}{f_s})}$. Il est intéressant de choisir un $\Sigma\Delta$ d'ordre strictement supérieur à 1 pour pouvoir bénéficier du filtrage du bruit de quantification aux basses fréquences. Le spectre de bruit $S_{\Sigma\Delta}(f)$ d'un $\Sigma\Delta$ d'ordre L (chapitre 2) dont la sortie est sur 1 bit et dont la fréquence d'horloge vaut f_s, s'écrit $S_{\Sigma\Delta}(f) = \frac{1}{\sqrt{12}}\sqrt{\frac{2}{f_s}}\left(2sin\left(\frac{\pi f}{f_s}\right)\right)^L$. Il vient que le spectre du modulateur numérique utilisant un $\Sigma\Delta$ d'ordre L vaut :

$$S(f) = \delta(f - f_s) * \frac{2\pi^2}{Nc}\frac{1}{\sqrt{12}}\sqrt{\frac{2}{f_s}}\left(2sin\left(\frac{\pi f}{f_s}\right)\right)^{L-1} \tag{5.11}$$

Dans un cas idéal, on peut imaginer avoir le spectre de sortie montré par la figure 5.3. On y distingue le filtrage des bruits de quantification aux fréquences proches de la porteuse. Le bruit des cellules de retard est alors prédominant. Puis, rapidement, le bruit de quantification devient majoritaire. Augmenter le nombre de cellules N_c entraîne l'augmentation du bruit des cellules et entraîne la diminution de l'erreur de quantification.

Le choix de N_c dépend de l'application. Un rapide calcul pourra nous dire combien de cellules seront nécéssaires afin que la moyenne quadratique de bruit de la dernière cellule (la plus bruyante) contribue de manière analogue au bruit de quantification $\sigma_{quant} = T_0/2N_c$ (à $f = \frac{3}{2}f_s$). Dans ce calcul qui a l'objectif de montrer l'ordre de grandeur du nombre de cellules permises, on négligera l'influence de la boucle sur la gigue total. Donc, nous pouvons écrire que $\sigma_t \approx \sqrt{N_c\sigma}$ (σ la gigue dû à une cellule) et :

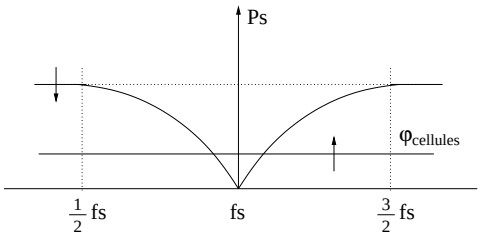

FIG. 5.3 – Spectre de sortie avec un $\Sigma\Delta$

$$\sqrt{N_c}\sigma < \frac{T_0}{2N_c}$$

Il vient :

$$N_c < \left(\frac{T_0}{2\sigma}\right)^{\frac{2}{3}}$$

AN : Pour $\sigma = 2ps$, $f_0 = 26MHz$ et $N_c = 425$, on obtient $\sigma_t = \sigma_{quant} = 42ps$. Dans ces conditions, la gigue rms à la sortie de la dernière cellule sera du même ordre de grandeur que le pas de quantification.

Comparaison avec une PLL fractionnelle-N

Comme nous avons pu le voir précédemment, l'ordre de la boucle nécessaire au modulateur correspond à l'ordre de filtre de boucle alors que celui de la PLL est d'ordre plus élevé. La stabilité est donc obtenue plus facilement dans notre cas et le filtre de boucle est aisément intégrable.

Dans le cas du modulateur numérique présenté, le bruit du $\Sigma\Delta$ n'est pas filtré par le filtre de boucle comme cela est le cas pour une PLL fractionnelle-N. La conception du $\Sigma\Delta$ s'avère ainsi déterminante pour obtenir les caractéristiques spectrales désirées. Il est toujours possible de filtrer ce bruit grâce à une simple PLL dont le signal de référence serait la sortie de notre modulateur numérique.

Dans le cas d'une PLL fractionnelle-N, l'erreur de phase est comprise dans l'intervalle $[0..2\pi]$ (relatif à la fréquence f_{vco} synthétisée par le VCO). Cela est dû au fonctionnement diviseur de fréquence qui fait "glisser" le signal sur une période de T_{vco} lorsqu'il change la division. Le modulateur de phase a une précision sur la phase meilleure puisque elle vaut au maximum $2\pi/N_c$.

5.2 Architecture

Notre objectif a été de concevoir un circuit nous permettant de valider la description théorique de ce système original. Le circuit s'articule autour de la boucle à verrouillage de délais décrite dans le chapitre 3 et d'un système logique

de sélection de la phase constitué d'un modulateur numérique commandant un un "pointeur" phase. Comme tous les synthétiseurs de fréquences, ce système devra être précis, stable et peu bruyant.

Principe de la sélection de phase

A chaque cellule (et donc à chaque phase) est associée une zone mémoire ou "bit d'activation" ($M_1, M_2, ..M_{N_c}$). L'état de phase est sélectionné lorsque le bit d'activation est à l'état haut (1) (fig. 5.4).

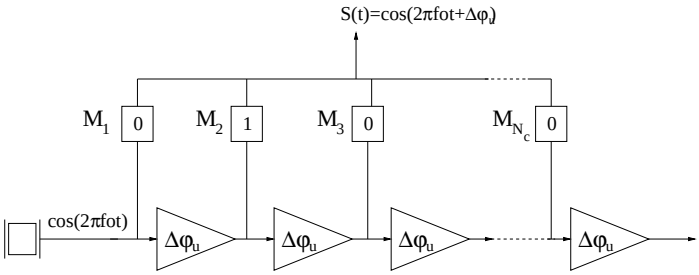

FIG. 5.4 – Principe de la sélection de phase

Dans notre cas où l'on code le changement d'état, un registre à décalage peut réaliser cette fonction. Les zones mémoires sont alors des bascules D au travers desquelles circule une retenue. Celle-ci passe d'une bascule à l'autre lorsque l'ordre lui est donné. Cet ordre dépend de la valeur du mot de contrôle $K(t)$ (multi-bits) qu'un démultiplexeur a converti en un signal binaire unidimensionnel $B(t)$. Avec le mot N, nous spécifions la grandeur du déphasage ($d\varphi = Nd\varphi_u = N\frac{2\pi}{N_c}$). Comme nous l'avons montré précédemment le déphasage moyen vaut alors $d\varphi_m = \frac{2\pi}{N_c}(K+N)$. Étudions à présent l'architecture du pointeur nous permettant une telle opération.

5.2.1 Le pointeur

Le pointeur est un système qui choisit l'un des signaux déphasés pour en faire le signal de sortie. Concrètement, un registre à décalage dont la retenue circulante vient activer un des états de phase peut suffire.

Le registre à décalage simple

Un registre à décalage est constitué de bascules D cascadées en anneaux et change d'état (Q_n) en fonction de l'entrée D à chaque front montant de son horloge H. La table de vérité suit.

Ces bascules peuvent être assimilées à des mémoires qui passent en mode "écriture" à chaque avènement d'un signal d'horloge (fig. 5.5). Considérons que

D_n	H	Q_n
0	$\uparrow$	0
1	$\uparrow$	1
X_n	$-$	Q_{n-1}

TAB. 5.1 – Table de vérité d'une bascule D

toutes ces mémoires sont initialisées à "0" sauf une qui l'est à "1". A chaque front de l'horloge, ce "1" circule d'une mémoire à la suivante.

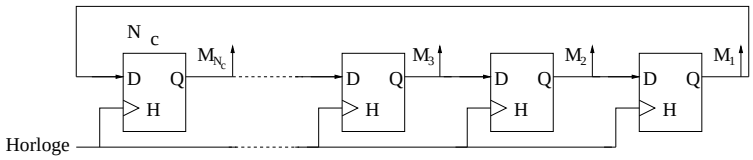

FIG. 5.5 – Registre à décalage

La retenue circule d'une bascule à l'autre à chaque nouveau front montant de l'horloge. L'état des mémoires M_i active les unes après les autres les phases du signal. Le diagramme temporel de la figure 5.6 illustre le fonctionnement de la sélection de phase pour $N_c = 3$.

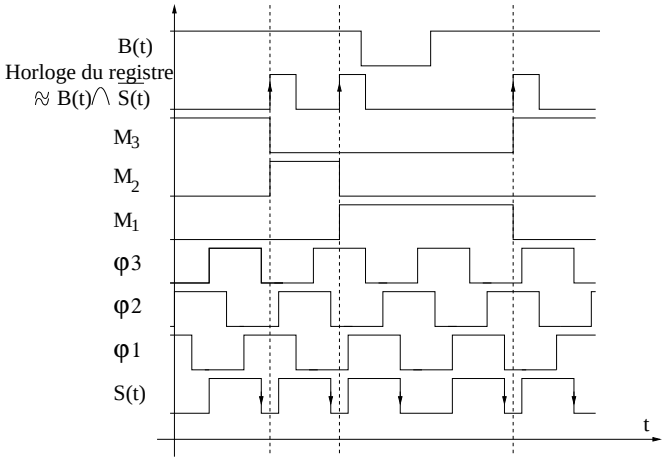

FIG. 5.6 – Diagramme temporel

Dans ce cas, nous pouvons générer un déphasage moyen de $\frac{2\pi}{N_c}K$ en déphasant le signal de 0 ou de $\frac{2\pi}{N_c}$ à chaque front montant de l'horloge. Étudions à présent comment nous pouvons générer un déphasage moyen de $\frac{2\pi}{N_c}(K+N)$ en déphasant le signal de $\frac{2\pi}{N_c}N$ ou de $\frac{2\pi}{N_c}(N+1)$.

Le registre à décalage contrôlé

Les bascules D ne sont plus reliées directement entre elles. Un circuit logique sépare maintenant les sorties des unes aux entrées des autres. Les liens qui les unissent sont dynamiques et dépendent des valeurs de N et de K. Supposons qu'à l'instant t_i, $M_1 = 1$ avec $N = 1$, alors, à l'apparition d'un front montant de l'horloge, la retenue passe à M_3 si $B(t_i) = 1$, à M_2 sinon. Le schéma de la figure 5.7 présente le nouveau registre à décalage.

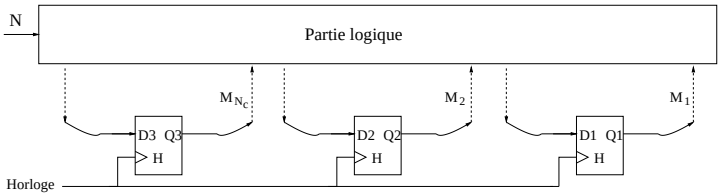

FIG. 5.7 – Registre contrôlé

Attachons-nous à présent à la conception de la partie logique. On considère toujours que $N = 1$. On considère qu'une retenue vient d'arriver en $D3$ à l'instant t_i. Elle peut provenir de $Q1$ si $N + B(t_i) = 2$ ou de $Q2$ si $N + B(t_i) = 1$. Cela se décrit par le schéma logique de la figure 5.8. N est codé sur 3 bits et ne peut valoir plus de 6.

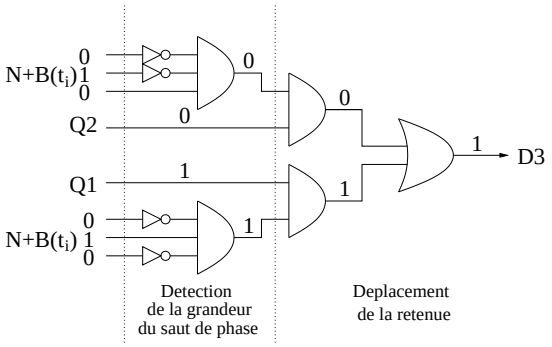

FIG. 5.8 – Le contrôleur du registre

Avec ce type de modulateur, les valeurs possibles de N dépendent en fait du nombre de cellules dont est composé la DLL. Si l'on réalise un déphasage de π de $S(t)$ (fig. 5.9) au moment t_i d'un de ses fronts descendants (on rappelle que $S(t)$ est aussi utilisé comme horloge du démultiplexeur), $S(t) = S_1(t)$ qui valait 1 pour $t < t_i$ commence sa descente pour prendre la valeur pour $t > t_i$ de $S(t) = S_1(t + T/2) = S_2(t) = 1$... Et le modulateur de phase ne module plus.

Nous limiterons ainsi le fonctionnement du modulateur pour des valeurs de $N+1 < \frac{N_c}{2}$. On en déduit les fréquences possibles f_s synthétisables. La fréquence maximale synthétisable tend vers $2f_0$ lorsque N_c augmente : ie. $f_s \in [f_0..2f_0]$.

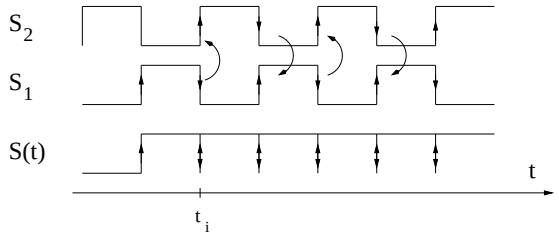

FIG. 5.9 – Cas où $N = N_c/2$

L'initialisation du registre

Le signal de sortie $S(t)$ est déterminé par la circulation de la retenue dans le registre à décalage. Cette circulation dépend de $S(t)$, de $N(t)$ et de la sortie du démultiplexeur $B(t)$ qui elle-même, dépend de $S(t)$ et de $K(t)$. Puisqu'apparaissent plusieurs boucles, l'initialisation du système est déterminante.

Avant l'initialisation, aucune phase n'est choisie ($S(t) = 0$) et le démultiplexeur ne marche pas. La figure 5.10 représente le diagramme temporel de la phase d'initialisation, la figure 5.11 décrit le synoptique. On force l'entrée d'un "1" dans le registre à décalage en créant un front montant (7) et un niveau haut (3) à partir d'un signal d'initialisation "Init". La retenue introduite, le signal $S(t)$ apparaît et le système devient autonome.

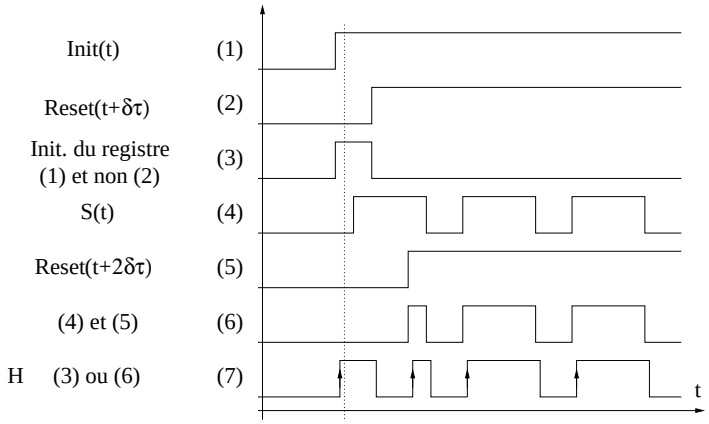

FIG. 5.10 – Diagramme temporel

5.2.2 Le modulateur numérique

Le démultiplexeur a pour fonction de convertir un ordre de modulation codé sur plusieurs bits en un signal binaire. La moyenne dans le temps de ce signal de sortie est une image de l'entrée du démultiplexeur [...sa moyenne glissante si l'entrée est une fonction du temps (l'intervalle de temps sur lequel est faite cette

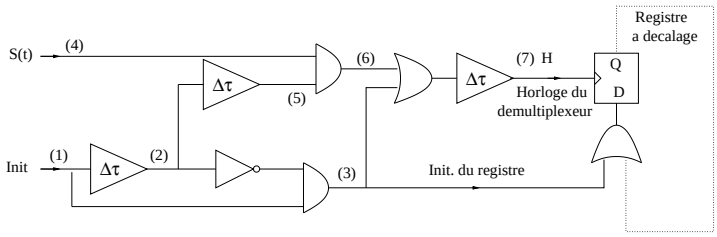

FIG. 5.11 – Synoptique du circuit d'initialisation

moyenne dépend de la fréquence d'horloge du démultiplexeur)]. Notre objectif n'étant que de valider ce principe de modulation, nous avons choisi un accumulateur multi-bits comme démultiplexeur pour une raison de simplicité et de rapidité de conception. Ses performances en bruit sont certes bien inférieures à celles d'un $\Sigma\Delta$ d'ordre supérieur à 2.

Principe de l'accumulateur multi-bits

L'accumulateur est composé d'un additionneur multi-bits et d'une bascule D utilisée pour temporiser les opérations (5.12) au rythme d'une horloge H. Le signal de sortie B correspond à la retenue de l'addition de l'entrée K et de la valeur à l'intérieur de la boucle (ici le terme "retenue" n'a pas le même sens que lorsqu'il était employé pour les registres à décalage). La retenue vaut "1" lorsque l'addition sature, "0" sinon. La période de l'horloge H correspond à celle de S et vaut T_s. Pour simplifier les écritures, plaçons-nous dans un repère de temps discret (n).

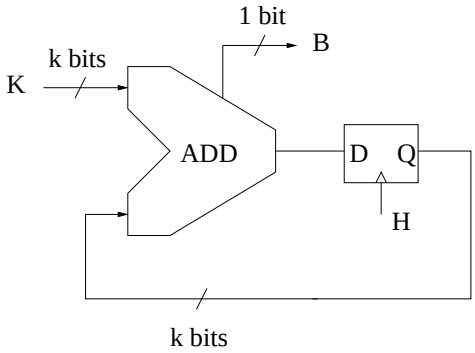

FIG. 5.12 – L'additionneur

Les variables $B(n)$ et $K(n)$ sont normalisées à 1. Si l'on suppose que les variations de la modulation de $K(n)$ sont faibles devant la fréquence d'échantillonage de l'additionneur, alors la moyenne (glissante) de $B(n)$ suivra les variations de $K(n)$. Montrons que $B(n)$ est l'image sur 1 bit de $K(n)$ codé sur plusieurs bits.

On suppose que sur un certain intervalle de temps I la valeur K reste constante ; celle-ci "s'accumule" dans l'accumulateur (modulo 1). A chaque fois que cette valeur d'accumulation dépasse le seuil fixé par le nombre de bits utilisé, on a $B(n) = 1$, $B(n) = 0$ dans les autres cas. Nous avons ainsi

$$\sum_{n \in I} B(n) + e(n) = \sum_{n \in I} K(n)$$

avec $e(n)$ une fonction d'erreur. Nous pouvons aussi écrire

$$\frac{1}{N_n} \sum_{n \in I} (B(n) + e(n)) = \frac{1}{N_n} \sum_{n \in I} B(n) + \frac{1}{N_n} e(n) = \frac{1}{N_n} \sum_{n \in I} K(n) = K$$

N_n est la dimension de I. Puisque $e(n)$ est borné et que I est suffisamment grand devant T_s (ie. N_n grand), nous obtenons :

$$\overline{B} = K$$

La moyenne de la sortie correspond effectivement à l'entrée de l'additionneur. Cependant, si la sortie correspond à l'entrée en moyenne, ce n'est pas le cas à chaque instant. On définit par $\widetilde{B}$ la fonction d'erreur telle que $B = \overline{B} + \widetilde{B}$.

Étude de la fonction $t \mapsto \widetilde{B}(t)$: La fonction est centrée (de moyenne nulle) et peut être périodique en fonction de la valeur de K (fig. 5.13). Si $K = 1/2^k$, alors B prendra la valeur de 1 tous les 2^k périodes T_s. La période de l'erreur vaudra donc $2^k T_s$. Elle correspondra également à la période de l'erreur T_e.

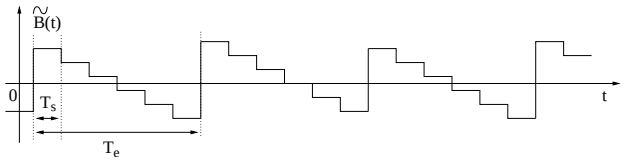

FIG. 5.13 – La fonction d'erreur $\widetilde{B}$

Lorsque que K est proche de 0 ou de 1, la période se déduit aisément.

$$T_e = \frac{T_s}{Min(K, 1-K)} \tag{5.12}$$

L'énergie à la fréquence f_e correspondante se retrouve sur le spectre final et peut être gênante si elle est trop proche de la porteuse.

5.2.3 Bilan

Le synoptique du circuit

Le synoptique du circuit réalisé est représenté sur la figure 5.14. On retrouve une DLL à 3 cellules de retard délivrant trois phases distinctes $\varphi_1, \varphi_2, \varphi_3$ d'un

signal de fréquence f_0 issu d'un oscillateur à quartz. Un système logique composé d'un $\Sigma\Delta$ (notre accumulateur multi-bits) commande un registre à décalage contrôlé. Ce dernier actionne des interrupteurs de façon à sélectionner une phase du signal parmi les trois possibles. On n'a pas représenté sur le synoptique le circuit d'initialisation du registre à décalage.

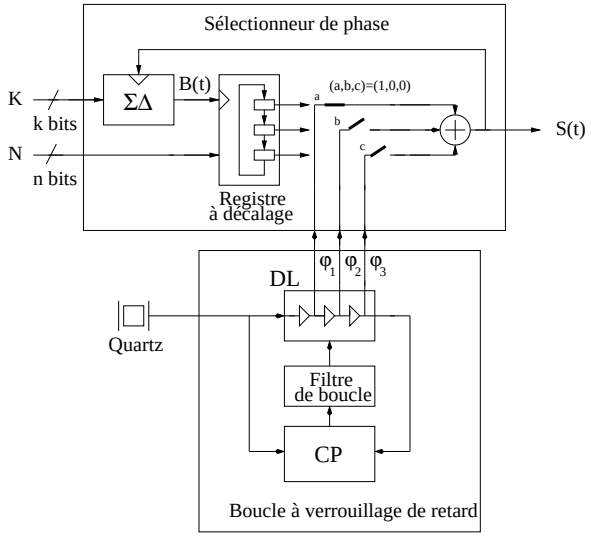

FIG. 5.14 – Synoptique du modulateur

5.3 L'expérimentation

5.3.1 La réalisation sur silicium

Le circuit est basé sur la boucle à verrouillage de délais qui nous avait servi dans l'application précédente. La technologie utilisée est encore une fois un procédé BiCMOS $0.25\mu m$ de Philips. La ligne à retard est donc constituée de 7 cellules et la boucle est conçue pour fonctionner avec une fréquence typique de $26MHz$.

Nous remarquons qu'avec une modulation codée sur 10 bits, il est possible de générer une fréquence très proche ($30.72MHz$) de la fréquence d'échantillonage des convertisseurs analogique-numérique $\Sigma\Delta$ de l'architecture homodyne UMTS de Philips.

A l'existant, s'est rajouté le circuit de sélection de la phase constitué d'un additionneur sur 10 bits, du registre à décalage et de sa partie logique de contrôle. Le signal $S(t)$ est amplifié par un amplificateur de puissance en sortie.

La partie logique

La partie logique a été directement synthétisée en circuit à l'aide du logiciel Silicon Ensemble à partir du modèle fait avec le logiciel VHDL.

La sélection de la phase

La sélection de la phase du signal se fait en activant la paire différentielle de transistor par laquelle transite le signal à la phase souhaitée (fig. 5.15). Le circuit est constitué de N_c paires différentielles de transistors bipolaires. Chacune laisse passer ou bloque les différents signaux déphasés. Elles sont activées grâce à des transistors MOS ($M_1, M_2, ...$) situés entre la source de courant I_0 et elles. Les bascules D (Q_i) du registre à décalage commandent ces transistors MOS de façon à ce que la paire de transistors attribuée à la phase souhaitée soit active. Le signal de sortie $S(t)$ correspond ainsi au signal à l'état de phase désiré.

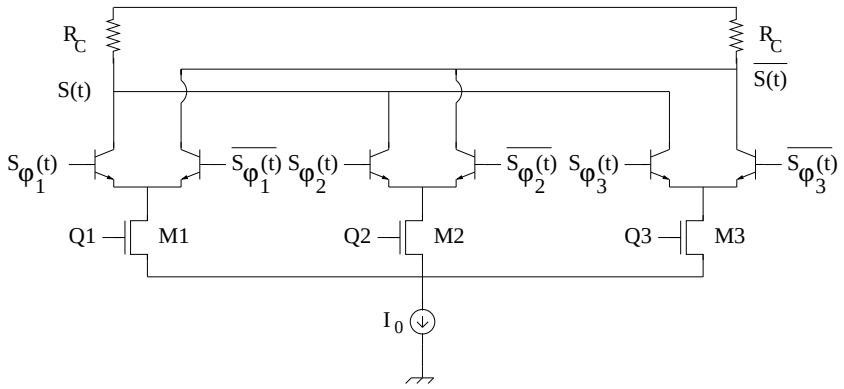

FIG. 5.15 – Circuit de la sélection de phase

Le masque

La figure 5.16 présente le masque du circuit réalisé avec un procédé BiCMSOS $0.25\mu m$. On y distingue la ligne à retard composée de 7 cellules à retard (une huitième sert à charger la septième) collées les unes aux autres pour limiter l'influence des variations de procédé, le combineur de phase utilisé pour réaliser la multiplication de fréquence par un entier. Celui-ci est placé au milieu des cellules afin de minimiser les erreurs de temps de propagation des signaux qui pourrait détériorer la multiplication de fréquence, même si les fréquences de fonctionnement (peu importantes) ne rendent pas critiques les positionnements des parties entre elles. Le sélectionneur de phase avec sa partie logique est situé non loin de là. On retrouve également le comparateur de phase et la capacité du filtre de boucle. Nous retrouvons aussi sur ce circuit la fonction de multiplication de fréquence décrite dans le chapitre 4. L'ensemble de ces circuits utiles s'étend sur une surface de $0.5mm^2$.

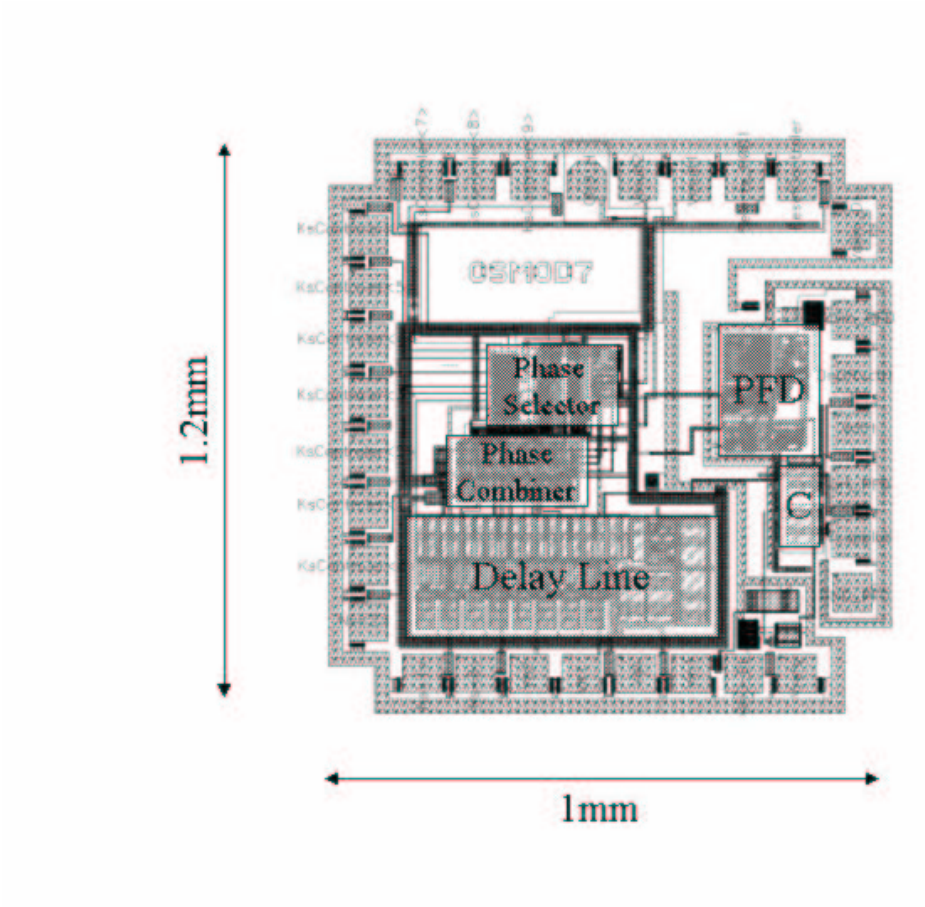

FIG. 5.16 – Masque du circuit regroupant les deux fonctions de multiplication par un entier et par un nombre fractionnel

5.3.2 Performances comme synthétiseur de fréquences

Généralités

Le circuit repose sur la boucle à verrouillage de délais décrite précédemment concue pour fonctionner avec une horloge de référence à $26MHz$. La plage des fréquences synthétisables est conforme avec celle anoncée par la théorie : de $26MHz$ à $45,5MHz$. L'application draine un courant de $10mA$ avec une alimentation de $2.5V$. Le temps de démarrage du système correspond au temps que met la boucle à accrocher. Il s'agit donc du temps d'acquisition $t_{acq} = 1.2\mu s$.

Analyse du bruit dans le domaine temporel

Le bruit temporel maximal correspond comme cela a été dit dans l'étude théorique à un saut de phase. L'intervalle d'erreur pour un système à 7 cellule vaut donc $\left[-\frac{\pi}{7}..\frac{\pi}{7}\right]$. Cela se traduit par un bruit temporel "pic" $\sigma_{pic} = 5.5ns$ pour lorsque la fréquence de référence vaut $26Mhz$, $\sigma_{pic} = 3.14ns$ pour $45.5MHz$.

Analyse des résultats dans le domaine des fréquences

Mettons en valeur la contribution en bruit de l'accumulateur. Plaçons-nous dans le cas où K est proche de 1 : $K = 0.867$ pour faire apparaître une cyclicité de l'erreur en sortie. Théoriquement, en utilisant l'équation 5.12, nous obtiendrions une fréquence $f_e = 5.5Mhz$. Pour notre choix de valeur de K, la fréquence de sortie est donnée par la formule 5.6 $f_s = 44.13Mhz$. On peut également deviner la puissance relative de cette harmonique en considérant que l'accumulateur introduit une modulation de fréquence supplémentaire (on considère pour cela qu'une modulation triangulaire a une influence similaire à une modulation de type cosinus.

$$S(t) = sin\left(2\pi f_s t + mcos(2\pi f_e t)\right)$$

avec m indice de modulation de fréquence. Pour des modulations de faible indice l'harmonique parasite a comme puissance :

$$J_1(m) = \frac{m}{2} = \frac{\pi}{2N_c}$$

Pour $N_c = 7$, on obtient une puissance relative de $-13dbc$.

Le spectre mesuré est représenté sur la figure 5.17. Il est centré sur la fréquence générée $f_s = 44.13MHz$. On distingue les harmoniques parasites ramenées par l'accumulateur à $-15dBc$ et écartées de $5.5MHz$ de la porteuse.

5.3.3 Applications

Le bruit temporel du modulateur numérique réalisé est certes relativement grand pour certaines applications aux spécifications sévères. Cependant d'autres comme l'échantillonage nécessaire à $8MHz$ d'un signal Bluetooth entre sa démodulation et son traitement numérique (cf chapitre 1) peuvent être envisagées. Le système tolère une erreur temporelle sur les fronts de l'horloge de $12.5ns$ (cf chapitre1).

Le risque d'une mauvaise horloge est de baisser la sensibilité du circuit. Dans une application Bluetooth, il est demandé une sensibilité de $-87dBm$ pour un $BER = 10^{-3}$. Pour mesurer une sensibilité, il suffit de déterminer le taux d'erreur binaire à la réception pour différentes puissances de signaux reçues au niveau de l'antenne. En pratique, on comptabilise le nombre fois que l'information modulée envoyée au circuit diffère de celle mesurée à la sortie pour une quantité d'information transmise.

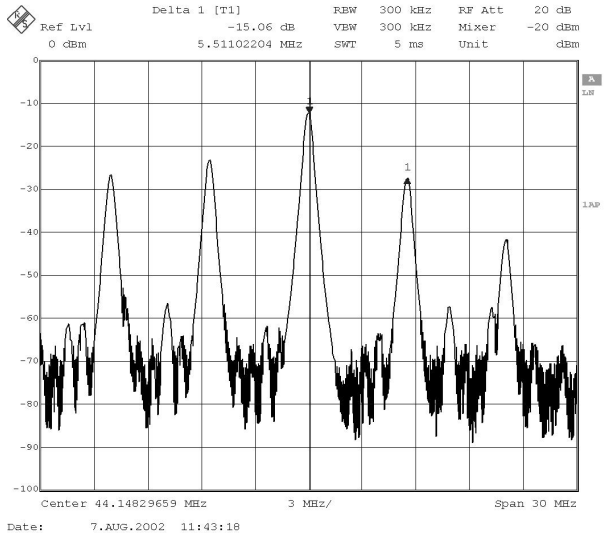

FIG. 5.17 – Spectre de la sortie lorsque $f_0 = 26MHz$, $K = 0.867$ et $N = 1$

Le banc de test mis en place est le suivant (fig. 5.18). Un générateur de signaux envoie un signal radio-fréquence (RF) modulé (GFSK) de puissance variable à l'entrée d'un circuit RF Bluetooth. A la sortie de celui-ci, nous récupérons le signal démodulé. Il s'agit d'un signal binaire de fréquence $1Mbits.s^{-1}$. Il est ensuite sur-échantillonné à $8MHz$.

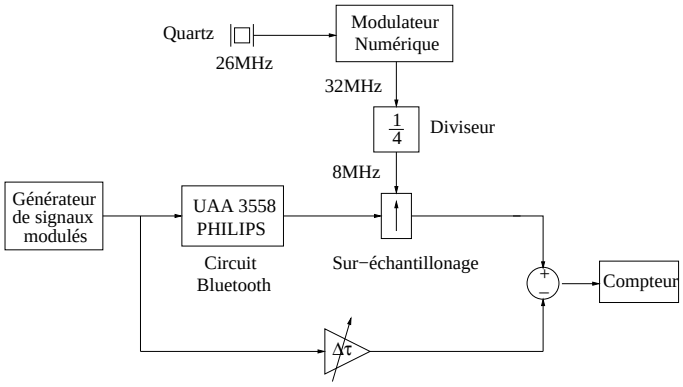

FIG. 5.18 – Banc de test

Le circuit retardant le signal, un délai variable permet de synchroniser le signal du générateur du signal reçu. Finalement les différences entre les bits générés et ceux à la sortie du circuit sont dénombrées par un compteur.

En pratique, l'horloge à $8MHz$ est obtenue d'une PLL entière-N translatant un signal de $1MHz$ à $8MHz$. Dans notre expérience, nous sommes partis d'un

quartz utilisé pour les circuits GSM à $26MHz$. Notre modulateur numérique convertit cette fréquence en $32MHz$ qu'un diviseur de fréquences par 4 ramène à $8MHz$. Pour cela $N = 1$ et $K = 0.3125$.

Les résultats sont identiques quelque soit le type d'horloge utilisé. Nous mesurons les sensibilités suivantes :

	PLL classique	Modulateur numérique
Sensibilitée	$-91dBm$	$-91dBm$

TAB. 5.2 – Sensibilité mesuré en fonction de l'horloge d'échantillonage

Ces résultats ne changent pas quelque soit les valeurs de K et N (on remplace alors l'oscillateur à quartz par un générateur de fréquence variable que l'on adapte aux N et K choisis pour obtenir la fréquence $32MHz$. Nous en déduisons donc que notre synthétiseur de fréquences ne perturbe pas les mesures même très fines de la sensibilité d'un circuit Bluetooth.

5.4 Conclusion

Le modulateur numérique de phase peut être utilisé comme synthétiseur de fréquence. Nous en avons validé les principes théoriques dans une application Bluetooth. Le circuit réalisé est assez simple et l'on est assez loin des limites de ce type d'architecture. Les expressions théoriques validées nous permettent cependant d'envisager de bien meilleures performances et des applications plus larges. Cependant, la discrétisation de la phase et l'absence de filtrage du bruit de quantification nous font dire que les applications les plus exigeantes en terme de bruit de phase ne peuvent être envisagées avec l'architecture présentée.

Conclusion générale

Cette thèse a pour objectif de montrer comment de nouveaux systèmes de synthèse de fréquences potentiellement réalisables dans un procédé numérique peuvent trouver leur place dans des applications analogiques pour les télécommunications mobiles. Nous avons voulu avoir une compréhension "d'analogicien" des ses performances et nous avons proposé en particulier, une formulation précise des caractéristiques de bruit de phase des boucle à verrouillage de délais, ainsi que deux architectures de synthétiseurs de fréquences construits autour d'elles.

Cette présente reflexion initiée par l'industrie, s'est portée sur l'application des boucles à verrouillage de délais aux circuits pour les systèmes de communication mobile (GSM, UMTS, BLUETOOTH...).

C'est pourquoi, un premier chapitre a été consacré à la présentation des normes de communications mobile du moment, des architectures de circuits courantes et de quelques rappels sur les spécificités du signal et de son bruit. Ce chapitre est nécessaire afin de comprendre pourquoi le bruit, provenant de diverses origines, ajouté au signal est un élément clef lorsque l'on conçoît un circuit électronique et plus particulièrement un synthétiseur de fréquences. C'est sur ce dernier en effet que repose une grande partie des performances en bruit d'un circuit.

Afin d'avoir une vision objective des performances des synthétiseurs de fréquence basés sur les DLLs, nous avons consacré le deuxième chapitre à la présentation des synthétiseurs de fréquences parmi les plus performants en terme de bruit de phase et les plus répandus aujourd'hui : les PLLs.

Une fois cette référence définie, nous avons pu introduire les lignes à verrouillage de délais dans le troisième chapitre. Nous avons insisté sur les performances attendues par l'ingénieur "analogique" : le bruit de phase, car cette aspect avait été jusqu'à présent peu étudié à cause de la quasi-unique utilité des DLLs pour les circuits numériques. Ce chapitre a donc été l'occasion de proposer une formulation générale plus précise des performances en bruit dans les domaines fréquentiels et temporels. Le circuit réalisé d'une boucle à verrouillage de délais a été décrit et ses performances estimées grâce à la théorie énoncée. L'expérimentation montre la précision de l'estimation et sa supériorité sur les rares modèles qui pouvaient exister.

Le quatrième chapitre traite d'une premier type de synthétiseur de fréquences. Nous y avons exposé théorie précise du bruit de phase et la parti-

cularité de déterminer un spectre d'une fonction cyclo-stationnaire. Nous avons mis en évidence comme dans le troisième chapitre l'effet de la boucle sur le bruit de phase et l'influence notable des variations de procédé sur le spectre du signal de sortie. Les tests sur des circuits réalisés et étudiés dans ce chapitre, valident la théorie. Les performances de ces systèmes soutiennent la comparaison avec les systèmes équivalents à base de PLL et permettent grâce à leur faible bruit près de la fréquence de la porteuse d'être utilisés dans des applications de radio-communication à bande étroite de type AMPS ou ISM (comme oscillateur local de fréquence intermédiaire dans des architectures hétérodynes à boucle de modulation.

Le cinquième et dernier chapitre expose le principe d'un synthétiseur de fréquences programmables basé sur la modulation numérique d'un signal de référence. Nous avons proposé une étude théorique validée par l'expérimentation. La réalisation d'un circuit prototype a permis de valider son application dans une application de communication mobile. Ce synthétiseur de fréquence est succeptible d'offrir une alternative aux PLLs comme horloge de convertisseur "analogique-numérique" pour différentes normes de communication. La théorie énoncée met en valeur le potentiel de ces systèmes (par l'utilisation de modulateurs $\Sigma\Delta$ plus évolués) qu'il reste à expérimenter.

Cette voie exploratoire est à mettre en parallèle à d'autres options de recherche dans la course à l'intégration des circuits. Si nous avons ici cherché à créer des fonctions analogiques avec un procédé mixte ou analogique, nous pouvons aussi rechercher à remplacer les composants analogiques par des composants numériques dans les circuits analogiques (Chez Philips : développement du procédé RF-CMOS).

Mais rassembler sur un même morceau de silicium toutes les fonctions électroniques s'avère encore difficile actuellement pour différentes raisons. L'amplificateur de puissance de sortie des systèmes de communication est principalement réalisé sur un substrat As-Ga que le silicium ne parvient pas à égaler. La cohabitation des circuits analogiques avec des circuits numériques très bruyants n'est pas toujours heureuse. D'autres solutions apparaissent alors, comme l'encapsulation des différents circuits dans un boitier unificateur.

Les nouvelles voies d'étude génèrent chacune de nouveaux problèmes. La diversité des voies de recherche et la vigueur des efforts déployés par les industriels sur ce sujet, mettent en lumière l'enjeux essentiel qu'est l'intégration plus poussée des fonctions électroniques pour ce début de XXI ème siècle.

Glossaire

AGC Amplificateur à Gain Contrôlé
AMPS Advanced Mobile Phone Système
AMRC Accès Multiple à Répartition par Codes
AMRF Accès Multiple à Répartition par Fréquences
AMRT Accès Multiple à Répartition dans le Temps
CAN Convertisseur Analogique-Numérique
CNA Convertisseur Numérique-Analogique
CP Comparateur de Phase
CPF Comparateur de Phase-Fréquence
DCS Digital Communication System
DECT Digital European Cordless Telephone
DLL Delay Locked Loop : Boucle à verrrouillage de délais
EDGE Enhanced Data for GSM Evolution
ETSI European Télécommunication Standards Instituts
FI Frequence Intermédiaire
GFSK Gaussian Frequency Shift Keying
GMSK Gaussian Minimum Shift Keying
GPRS General Packet Radio Service
GSM Global System Mobile
HQPSK Hybride Quadrature Phase Shift Keying
LNA Low Noise Amplifier :Amplificateur faible bruit
NZIF Near Zero Intermediate Frequency
OQPSK Offset Quadrature Phase Shift Keying
PLL Phase Locked Loop : Boucle à verrouillage de phase
RF Radiofréquence
ROM Random Access Memory
UMTS Universal Mobile Telecommunication System
VCO Voltage Controlled Oscillator
WCDMA Wide band Code Division Multiple Access

Annexe A

Détermination de la densité spectrale de la sortie de la cellule i d'une ligne à retard

Nous avons montré (éq. 3.13) que le bruit de phase $\widetilde{\varphi_s}(i)$ à la sortie de la cellule i s'exprime de la façon suivante :

$$\widetilde{\varphi}_i = \widetilde{\varphi}_{ref} + \sum_{k=1}^{i} \widetilde{\varphi}(k) - \frac{i}{N_c}\left(\frac{\omega_c}{p+\omega_c}\sum_{k=1}^{N_c}\widetilde{\varphi}(k) + \frac{K_l/C}{p+\omega_c}\widetilde{I}_{cp} + \frac{pK_l}{p+\omega_c}\widetilde{V}_{cmd}\right)$$

Nous allons supposer les contributions des bruits $\widetilde{I}_{cp}$ et $\widetilde{V}_{cmd}$ sont négligeables (hypothèse corroborée par la simulation). Avec $p = j2\pi f$ et $F(f) = \frac{f_c}{jf+f_c}$,l'expression devient :

$$\widetilde{\varphi}_i(f) = \widetilde{\varphi}_{ref}(f) + \sum_{k=1}^{i} \widetilde{\varphi}(k,f) - \frac{i}{N_c}F(f)\sum_{k=1}^{N_c}\widetilde{\varphi}(k,f)$$

Soient $S_i(f)$, $S_{ref}(f)$ et $S(f)$ les densités spectrales de bruits de la sortie de la cellule i, de l'horloge de référence et d'une cellule à retard prise seule, respectivement. Nous avons :

$$S_i(f) = \widetilde{\varphi}_i(f)\widetilde{\varphi}_i^*(f)$$

$$S_i(f) = \left[\widetilde{\varphi}_{ref}(f) + \sum_{k=1}^{i} \widetilde{\varphi}(k,f) - \frac{i}{N_c}F(f)\sum_{k=1}^{N_c}\widetilde{\varphi}(k,f)\right]\left[\widetilde{\varphi}_{ref}^*(f) + \sum_{k=1}^{i} \widetilde{\varphi}^*(k,f) - \frac{i}{N_c}F^*(f)\sum_{k=1}^{N_c}\widetilde{\varphi}^*(k,f)\right]$$

Les bruits générés par les cellules sont décorrélés deux à deux :

$$\forall i \neq j \quad \varphi_i(f)\varphi_j^*(f) = 0$$

Donc :

$$S_i(f) = \begin{cases} \widetilde{\varphi}_{ref}(f)\widetilde{\varphi}^*_{ref}(f) + \sum_{k=1}^{i} \widetilde{\varphi}(k,f)\widetilde{\varphi}^*(k,f) + \left(\frac{i}{N_c}\right)^2 F(f)F^*(f) \sum_{k=1}^{N_c} \widetilde{\varphi}(k,f)\widetilde{\varphi}^*(k,f) \\ \qquad -\frac{i}{N_c}F(f) \sum_{k=1}^{i} \widetilde{\varphi}(k,f)\widetilde{\varphi}^*(k,f) - \frac{i}{N_c}F^*(f) \sum_{k=1}^{i} \widetilde{\varphi}(k,f)\widetilde{\varphi}^*(k,f) \end{cases}$$

Les cellules étant identiques, elles ont le même bruit de phase.

$$\text{Donc} \forall k \quad \varphi(k,f) = \varphi(f)$$

Il vient :

$$S_i(f) = \widetilde{\varphi}_{ref}(f)\widetilde{\varphi}^*_{ref}(f) + \widetilde{\varphi}(f)\widetilde{\varphi}^*(f) \left(i + \frac{i^2}{N_c}F(f)F^*(f) - \frac{i^2}{N_c}\left(F(f) + F^*(f)\right) \right)$$

Avec $S_{ref}(f) = \widetilde{\varphi}_{ref}(f)\widetilde{\varphi}^*_{ref}(f)$ et $S(f) = \widetilde{\varphi}(f)\widetilde{\varphi}^*(f)$, nous trouvons :

$$S_i(f) = S_{ref}(f) + S(f)\frac{i\left(N_c + i\left(|F(f)|^2 - 2Re\left(F(f)\right)\right)\right)}{N_c}$$

Appendix B

Détermination de la transconductance G_m du transconducteur du contrôleur de retard

La transconductance G_m a été définie par

$$G_m = \frac{\partial i_d}{\partial V_{cmd}}$$

V_{cmd} est la tension de grille de M_α, i_d est le courant traversant Q_2, i le courant traversant Q_1, i_α le courant traversant M_α. On a

$$G_m = \frac{\partial i_d}{\partial i}\frac{\partial i}{\partial i_\alpha}\frac{\partial i_\alpha}{\partial V_{cmd}}$$

Nous supposons Q_1 et Q_2 identiques et $R_3 = 2R_4$ donc:

$$\frac{\partial i_d}{\partial i} = \frac{1}{2}$$

On considère que dans la zone de fonctionnement, R_2 est très importante par rapport à la résistance équivalente de la branche parallèle (R_1 en série avec la résistance de canal du transistor), D'où:

$$\frac{\partial i}{\partial i_\alpha} \approx 1$$

On pose $gm_\alpha = \frac{\partial i_\alpha}{\partial V_{cmd}}$ la transconductance de M_α. G_m peut alors s'écrire:

$$G_m = \frac{1}{2} gm_\alpha$$

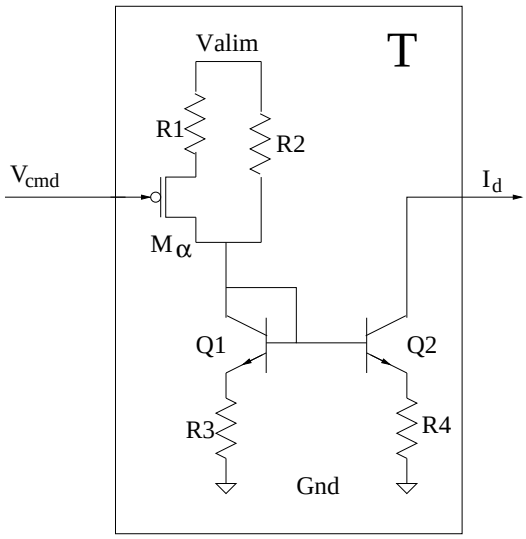

FIG. B.1 – Le transconducteur

Donc:

$$G_m = \frac{\partial i_d}{\partial V_{cmd}} = \frac{\partial i_d}{\partial i}\frac{\partial i}{\partial i_\alpha}\frac{\partial i_\alpha}{\partial V_{cmd}} = \frac{gm_\alpha}{2}$$

Le transistor M_α est dégénéré par la résistance R_1. gm_α vaut alors:

$$gm_\alpha = \frac{gm_0}{1 + gm_0 R_1}$$

Nous avons pour un courant i donné:

$$gm_0 = 2K(V_{cmd} - V_t + V_{alim} - R_1 i)$$

Nous en déduisons G_m:

$$G_m = \frac{K(V_{cmd} - V_t + V_{alim} - 2R_1 i_d)}{1 + 2KR_1(V_{cmd} - V_t + V_{alim} - 2R_1 i_d)}$$

Annexe C

Densité spectrale d'une fonction ergodique et cyclo-stationnaire

Rappel de quelques définitions

Ergodicité : Un signal est dit érgodique lorsque ses fonctions statistiques sont indépendantes de l'expérience.

Moment d'ordre 1 : On définit le moment d'ordre 1 d'un processus $f(n)$ ergodique par la fonction :

$$n \mapsto E\left(f(n)\right) = m(n) \tag{C.1}$$

E est aussi appelé l'Espérance du processus.

Moment d'ordre 2 : On définit le moment d'ordre 2 d'un processus $f(n)$ ergodique par la fonction :

$$\tau \mapsto E\left(f(n)\overline{f(n+\tau)}\right) = R_f(\tau) \tag{C.2}$$

R_f est aussi appelée la fonction d'autocorrélation du processus $f(n)$.

Stationnarité : Un signal est dit stationnaire s'il est ergodique et si ses moments sont tous indépendants du temps. On dit aussi qu'un processus est stationnaire au sens large si ses moments d'ordre 1 et 2 sont indépendants du temps.

Cyclo-stationnarité : *remarque préliminaire :* Le vocabulaire et les notations sont celles utilisées dans les références suivantes : [17, 33].

Un processus est dit cyclo-stationnaire lorsque sa fonction d'auto-corrélation R_f est décomposable en série de Fourier.

Détermination de la densité spectrale du processus de bruit $g(n)$.

Soit $g(n)$ un processus ergodique, de moment d'ordre 1 indépendant du temps et de moment d'ordre 2 périodique de période N. Le processus $g(n)$ n'est donc pas stationnaire d'ordre 2.

Cependant, sa fonction d'auto-corrélation étant périodique, nous pouvons la décomposer en série de Fourier. Il existe des réels $R^{(\alpha_k)}(\tau)$ coefficients de la série tels que :

$$R(n,\tau) = \sum_{k \in F} R^{(\alpha_k)}(\tau) e^{j2\pi\alpha_k n} \tag{C.3}$$

α est appelé la fréquence cyclique. F est dénombrable, c'est l'ensemble des k tels que α_k est une cyclo-fréquence de la fonction $n \mapsto R(n,\tau)$. La fonction $\tau \mapsto R^{(\alpha)}(\tau)$ est appelée la cyclo-corrélation du processus $f(n)$.

Si φ est périodique, on dit alors que le processus est cyclo-stationnaire (ou périodiquement corrélé). En inversant l'équation C.3,

$$R^{(\alpha_k)}(\tau) = \lim_{N \to \infty} \frac{1}{N} \sum_{n=0}^{N-1} R(n,\tau) e^{-j2\pi\alpha_k n} \tag{C.4}$$

note : $R^{(\alpha)}(\tau)$ ne dépend pas de n. Il joue le rôle de la fonction de corrélation d'un signal stationnaire.

Définition du cyclo-spectre

Soit la fonction complexe $S^{(\alpha)}$, z complexe :

$$z \mapsto S^{(\alpha)}(z) = \sum_{\tau \in Z} R^{(\alpha)}(\tau) z^{-\tau}$$

$z \mapsto S^{(\alpha)}(z)$ est appelée le cyclo-spectre de cyclo-fréquence α du processus $f(n)$. Si $z = e^{j2\pi f}$, alors la fonction devient :

$$f \mapsto S^{(\alpha)}\left(e^{j2\pi f}\right)$$

Il existe autant de cyclo-spectre $S^{(\alpha)}$ qu'il y a de cyclo fréquences α.

Mais quel spectre mesurons nous alors à l'analyseur de spectre ?

Mesure du spectre à l'analyseur de spectre

Montrons que le spectre mesuré par l'analyseur de spectre correspond à la fonction $S \mapsto S^{(0)}\left(e^{j2\pi f}\right)$.

On mesure le spectre $\mu(f)$ d'un signal u ergodique. On définit la suite $\mu_N(f)$ tel que $\mu(f) = \lim_{N\to\infty} \mu_N(f)$

$$\mu_N(f) = \frac{1}{N}\left|\sum_{n=0}^{N-1} u(n)e^{-j2\pi fn}\right|^2$$

$$\mu_N(f) = \frac{1}{N}\sum_{p=0}^{N-1}\sum_{p=0}^{N-1} u(p)\overline{u(q)}e^{-j2\pi f(p-q)}$$

On fait le changement de variables suivant: $p = p$ et $\tau = p - q$.

$$\mu_N(f) = \frac{1}{N}\sum_{p=0}^{N-1}\sum_{\tau=p-(N-1)}^{p} u(p)\overline{u(p+\tau)}e^{-j2\pi f\tau}$$

$$\mu_N(f) = \frac{1}{N}\sum_{\tau=-(N-1)}^{N-1}\sum_{p=0}^{N-1} u(p)\overline{u(p+\tau)}e^{-j2\pi f\tau} - \varepsilon_1(N) - \varepsilon_2(N) \qquad \text{(C.5)}$$

avec

$$\varepsilon_1(N) = \frac{1}{N}\sum_{p=0}^{N-1}\sum_{\tau=p+1}^{N-1} u(p)\overline{u(p+\tau)}e^{-j2\pi f\tau}$$

et

$$\varepsilon_2(N) = \frac{1}{N}\sum_{p=0}^{N-1}\sum_{\tau=-(N-1)}^{p-N} u(p)\overline{u(p+\tau)}e^{-j2\pi f\tau}$$

Or il a été montré [34] que:

$$\lim_{N\to\infty}\varepsilon_1(N) = \lim_{N\to\infty}\varepsilon_2(N) = 0$$

Finalement l'équation C.5 devient

$$\mu(f) = \lim_{N\to\infty}\mu_N(f) = \lim_{N\to\infty}\frac{1}{N}\sum_{\tau=-(N-1)}^{N-1}\sum_{p=0}^{N-1} u(p)\overline{u(p+\tau)}e^{-j2\pi f\tau}$$

$$\mu(f) = \lim_{N\to\infty}\frac{1}{N}\sum_{\tau=-(N-1)}^{N-1}\sum_{p=0}^{N-1} u(p)\overline{u(p+\tau)}e^{-j2\pi f\tau}$$

d'où avec l'équation C.4

$$\mu(f) = \lim_{N\to\infty} \frac{1}{N} \sum_{\tau=-(N-1)}^{N-1} R^{(0)}(\tau) e^{-j2\pi f\tau} = S^{(0)}\left(e^{j2\pi f}\right)$$

Le spectre est donc donné par la composante continue de la cyclo-corrélation. Il s'agit explicitement de la moyenne sur τ des cyclo-corrélations de fréquence cyclique nulle $R^{(0)}(\tau)$.

Appendix D

Effet de la dispersion des valeurs des délais sur le spectre du signal de sortie du multiplieur de fréquences

Étudions l'influence d'une erreur de phase δ_i au niveau de la cellule i. Soit $M_n(z)$ la nouvelle fonction de transfert du filtre.

$$y(z) = x(z)M_n(z) = x(z)\frac{1}{N_c}\left(1 + z^{-1} + z^{-2} ... + z^{-i-\delta_i} ... + z^{-N_c+1}\right)$$

$$y(z) = x(z)\ \left(M(z) + \frac{1}{N_c}z^{-i}\left(z^{-\delta_i} - 1\right)\right)$$

Avec $\left(z_0 = e^{j2\pi\frac{kf_0}{f_m}}\right)_{k\notin N_cN}$ zéros de $M(z)$
Pour $k \notin N_cN$ et $\delta_i \ll 1$

$$y(z_0) = x(z_0)\ \frac{1}{N_c}z_0^{-i}\left(z_0^{-\delta_i} - 1\right)$$

$$|M_n(kf_0)| = \frac{1}{N_c}\left|z_0^{-\delta_i} - 1\right|$$

$$|M_n(kf_0)| = \frac{1}{N_c}\left|e^{-j2\pi\delta_i\frac{kf_0}{f_m}} - 1\right|$$

$$|M_n(kf_0)| = \frac{1}{N_c}\left|e^{-j\pi\delta_i\frac{kf_0}{f_m}}\right|\left|e^{-j\pi\delta_i\frac{kf_0}{f_m}} - e^{j\pi\delta_i\frac{kf_0}{f_m}}\right|$$

$$|M_n(kf_0)| = \frac{2}{N_c} sin\left(\frac{k\pi\delta_i}{N_c}\right)$$

Si $\delta_i \ll 1$, alors:

$$|M_n(kf_0)| \approx \frac{2\pi k\delta_i}{N_c^2}$$

Pour $k = N_c$, on obtient:

$$M_n(N_c f_0) = 1 + \frac{1}{N_c}\left(z_0^{-\delta_i} - 1\right) = \left|1 + \frac{1}{N_c}\left(e^{-j\pi\delta_i} - 1\right)\right|$$

$$|M_n(kf_0)| = \left|1 + j\frac{2}{N_c} e^{-j\frac{\pi}{2}\delta_i} sin\left(\frac{\pi}{2}\delta_i\right)\right|$$

Pour $\delta_i \ll 1$, on a:

$$|M_n(kf_0)| \approx \left|1 + j\frac{\pi\delta_i}{N_c}\right|$$

d'où:

$$|M_n(kf_0)|^2 \approx 1$$

Annexe E

Le pas fréquentiel Δf_s du modulateur de fréquences

On rappelle que la fréquence f_s peut s'exprimer par (éq. 5.6) :

$$f_s = \frac{f_0}{1 - \frac{N+K}{N_c}}$$

On a:

$$\Delta f_s = f_s - f_s' = \frac{f_0}{1 - \frac{N+K}{N_c}} - \frac{f_0}{1 - \frac{N+(K+1/2^k)}{N_c}}$$

Il vient:

$$\Delta f_s = f_0 \left(\frac{1}{1 - \frac{N+K}{N_c}} - \frac{1}{1 - \frac{N+K}{N_c} - \frac{1}{N_c 2^k}} \right)$$

$$\Delta f_s = f_0 \frac{1}{1 - \frac{N+K}{N_c}} \left(1 - \frac{1}{1 - \frac{1}{2^k (N_c - N - K)}} \right)$$

On considère que $2^k \gg 1$, on obtient donc:

$$\Delta f_s = f_s \left(\frac{1}{2^k \left(N_c - N - K \right)} \right)$$

que l'on peut aussi écrire comme suit:

$$\frac{\Delta f_s}{f_s} = \frac{1}{N_c 2^k \left(1 - \frac{N+K}{N_c} \right)}$$

Bibliographie

[1] Jacques Rutman, "Characterization of Phase and Frequency Instabilities in Precision Frequency Source : Fifteen Years of Progress". Proceeding IEEE, VOL.66, No.9, sept.1978

[2] Joe Phillips and Ken Kundert, "Noise in Mixers, Oscillators, Samplers and Logic. An Introduction to Cyclostationary Noise", IEEE 2000 Custom Integrated Circuits Conference.

[3] Ian Galton, "Delta-Sigma Data Conversion in Wireless Transceiver", IEEE trans. on microwave theory and techniques, Vol. 50, No. 1, Janvier 2002.

[4] Fenghao Mu, Anders Edman and Christer Svenson, "Digital Multiphase Clock/PAttern Generator", IEEE JSSC, Vol. 34, n°2, Février 1999.

[5] Yongsam Moon, Jongsang Choi, Kyeongho Lee, "An All-Analog Multiphase Delay-Locked Loop Using a Replica Delay Line for Wide-Range Operation and Low-gigue Performance", IEEE JSSC, Vol. 35, n°3, Mars 200.

[6] Bruno W. Garlepp, Kevin S. Donnelly, "A Portable Digital DLL for High-Speed CMOS Interface Circuit", IEEE JSSC, Vol. 34, n°5, Mai 1999.

[7] Yeon-Jae Jung, Seung-Wook Lee, Daeyun Shim, Wochan Kim, Changhyun Kim, "A Dual-Loop Delay-Locked Loop using Multiple Voltage-Controlled Delay Lines", IEEE JSSC, Vol.36, No.5, May 2001.

[8] Behzad Razavi, "RF Microelectronics", Prentice Hall Ptr.

[9] Eric J. van der Zwan, E. Carel Dijkmans, "A 0.2mW CMOS $\Sigma\Delta$ Modulator for Speech Coding with 80db Dynamic Range", IEEE journal of Solid-State-Circuits, Vol.31, No.12, December 1996.

[10] Bar-Giora Goldberg. "The Effects of Clock jitter on Data Conversion Devices" Microwave journal, August 2002.

[11] Jean-Pierre Delmas, "Éléments de Théorie du Signal : Les signaux déterministes", Ellipses.

[12] Pascal Philippe "Tx-Loop Transmit Architecture Analysys", document interne

[13] "3GPP TS 151-010-1 V4.9.0" de juillet 2002, Release 4.

[14] "3GPP TS 25.101" de décembre 2002 pour la norme UMTS, "3rd Generation Partnership Project, Technical Specification Group Access Network, UE Radio Transmisson and Reception FDD"

[15] "Digital Enhanced Cordless Telecommunications ; General terminal attachement requirements", june 1999.

[16] D. Brunel, Claude Caron, Christophe Cordier and Emmanuel Soudée, "A highly Interated 0.25um BiCMOS Chipset for 3G UMTS/WCDMA Handset RF Sub-System", IEEE JSSC 2002.

[17] Floyd M.Gardner, "Phaselock Techniques", John Wiley & Sons, Inc.

[18] "Low-Phase-Noise, Low-Timing-jitter Design Techniques for Delay Cell Based VCOs and Frequency Synthesizers", Todd Charles Weigandt, PHD, University of California, Berkeley.

[19] D. B. Leeson, "A Simple Model of Feedback Oscillators Noise Spectrum", Proc. IEEE, vol 54, Feb 1966, pp 329-330.

[20] Venceslav F. Kroupa, "Noise Properties of PLL Systems", IEEE Trans. Comm., vol. COM-30, pp. 2244-2252, October 1982.

[21] Tom A.D Riley, Miles A. Copeland, Tad A. Kwasniewski, "Delta-Sigma Modulation in Fractional-N Frequency Synthesis, IEEE JSSC, Vol.28, No.5, May 1993.

[22] Steven R. Norsworthy, Richard Schreier, Garbor C. Temes. "Delta-Sigma-Converters". IEEE Press.

[23] Chien PHD, University of California, Berkeley.

[24] Pascal Philippe, "Rapport Interne" , Philips Semi-conducteurs.

[25] Paul Gray, Robert Meyer, "Analysis and Design of Analog Integrated Circuits", Wiley.

[26] Bruno W. Garlepp, Kevin S. Donnelly, "A Portable Digital DLL for High-Speed CMOS Interface Circuit", IEEE JSSC, Vol. 34, n°5, Mai 1999.

[27] Michel Combes, Karim Diouri and Alain Grenier, "A Portable Clock Multiplier Generator Using Digital CMOS Standard Cells", IEEE JSCC, Vol.SC-34, N°5, pp 632-644, May 1999.

[28] Thomas H. Lee, John F. Bulzacchelli, "A 155-Mhz Clock Recovery Delay and Phase locked Loop", IEEE journal of Solid-State-Circuits, Vol. SC-27, December 1992.

[29] George Chien, Paul R. Gray, "A 900Mhz Local Oscillator Using a DLL-BAsed Frequency Multiplier Technique for PCS Applications", ISSCC 2000, session 12, Frequency Synthesizers and Divider.

[30] Olivier Susplugas, Pascal Philippe, "La Multiplication de fréquences à base de boucle à verrouillage de retards", Colloque Taisa 2002.

[31] Matthieu, "Théorie des composants électroniques", 3ème Ed., Masson

[32] M.-J. Edward Lee, William J. Dally, Trey Freer, "Jitter Transfert Cahracteristics of Delay-Locked-Loops; Theories and Design Techniques

[33] Philippe Ciblat, "Quelques problèmes d'estimations relatifs aux télécommunications non coopératives", Annexe D.9, Thèse de l'Université de Marne la Vallée, 2000.

[34] P. Ciblat, P. Loubaton, E Serpedin, G. Giennakis, "Asymptotic Analysis of Blind Cyclic correlation Based Symbol Rate Estimation",IEEE Trans, Information Theory, Vol 7, n° 7, pp1922-1934, Juillet 2002.

[35] Olivier Susplugas, Pascal Philippe "Multi-Mode Clock Generation using a Delay Locked Loop", Electronic letters, vol 39, No 4, 20 février 2003.