



HAL
open science

Modélisation de différentes technologies de transistors bipolaires à grille isolée pour la simulation d'applications en électronique de puissance

Rodolphe de Maglie

► **To cite this version:**

Rodolphe de Maglie. Modélisation de différentes technologies de transistors bipolaires à grille isolée pour la simulation d'applications en électronique de puissance. Micro et nanotechnologies/Microélectronique. Université Paul Sabatier - Toulouse III, 2007. Français. NNT: . tel-00153597

HAL Id: tel-00153597

<https://theses.hal.science/tel-00153597v1>

Submitted on 11 Jun 2007

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

**Modélisation de différentes technologies
de transistors bipolaires à grille isolée
pour la simulation d'applications
en électronique de puissance**

THÈSE

présentée et soutenue publiquement le 20 avril 2007

pour l'obtention du

Doctorat de l'Université Paul Sabatier Toulouse III

(spécialité génie électrique)

par

Rodolphe DE MAGLIE

Ingénieur ENSEEIHT

Composition du jury

Président : P. BIDAN

Rapporteurs : Z. KHATIR
H. MOREL

Examineurs : J.-L. SCHANEN
M. MERMET-GUYENNET

Directeur de thèse : P. AUSTIN

Mis en page avec la classe thloria.

Remerciements

Le travail présenté dans ce mémoire a été effectué au sein du groupe "Composants et Intégration de Puissance" (CIP) devenu "Intégration de Systèmes pour la Gestion de l'Énergie" (ISGE) du Laboratoire d'Analyse et d'Architecture des Systèmes (LAAS).

Je remercie Monsieur Malik Ghallab puis Raja Chatilla, Directeurs successifs du LAAS, de m'avoir accueilli au sein du laboratoire.

Je remercie également Monsieur Jean-Louis Sanchez et Madame Marise Baffleur, Directeurs successifs du groupe ISGE, de m'avoir accueilli au sein de leur équipe.

Ce travail a été conduit sous la direction de Monsieur Patrick Austin, Professeur à l'Université Paul Sabatier. Je tiens à le remercier pour sa confiance qui m'a permis de mener et d'orienter mes différentes recherches avec beaucoup de liberté. Je le remercie également pour son soutien, permettant le bon déroulement de ses années de thèse. La clarté de ce manuscrit doit beaucoup à ses nombreuses et nécessaires corrections.

Je tiens également à remercier Monsieur Jean-Luc Schanen, professeur à l'Institut National Polytechnique de Grenoble. Je le remercie de m'avoir toujours soutenu, même si les conditions furent parfois difficiles. Je le remercie également d'avoir participé à mon jury de thèse en temps qu'examinateur. Notre collaboration n'aura pas été aussi rapprochée que le définissait le sujet de cette thèse à l'origine mais j'espère que nous aurons l'occasion de travailler ensemble par la suite.

Je tiens à remercier spécialement Monsieur Jean Louis Sanchez, Directeur de recherche au CNRS et ancien responsable du groupe ISGE, pour son soutien, ses conseils et son énergie communicative. Nos conversations m'ont permis de comprendre beaucoup de choses : aussi bien sur le plan scientifique que sur le plan relationnel. Merci Jean-Louis pour ta disponibilité et ta motivation sans faille. Et bon courage pour la suite de ton parcours dans les 'hautes sphères' du CNRS.

Je remercie les autres membres de mon jury, et tout d'abord Monsieur Pierre Bidan, Professeur à l'Université de Toulouse III, qui m'a fait l'honneur d'accepter d'en être le président. Je remercie messieurs Zoubir Khatir, Chargé de recherche au Laboratoire des Technologie Nouvelles de l'INRETS et Hervé Morel, Directeur de recherche au laboratoire AMPERE de Lyon d'avoir pour avoir accepté de rapporter sur mon travail et pour tout l'intérêt que vous y avez porté. Je remercie également Monsieur Michel Mermet-Guyennet, Directeur du laboratoire PEARL de Tarbes et ingénieur ALSTOM, pour avoir examiné mes travaux et m'avoir accueilli au sein de son laboratoire.

Je tiens à exprimer ma reconnaissance aux autres membres permanents du groupe ISGE que j'ai côtoyés avec plaisir durant ses années de thèses. Une pensée également à tous les membres du laboratoire PEARL que j'ai croisés durant cette thèse, je les remercie pour leur accueil et leur sympathie.

Je remercie également les compagnons de cafétéria : Frédéric Morancho (Mister Cinéma et gâteaux à la broche : une merveille!), Karine Isoird, Magali Brunet (Guinness is good for you!), Christophe Salaméro (Je connais un resto sympa ...), Nicolas Mauran (Monsieur sourire), Sandrine Assie-Souleille (Miss Bricolage), Eric Imbernon qui du me supporter quelques temps dans son bureau (TFC man), notre charmante Isabelle Nolhier, Nicolas Nolhier et Fabrice Caignet.

Un grand merci à Christian Berty pour les diverses impressions plus ou moins définitives de ce document, pour sa disponibilité et sa sympathie.

Je salue également les plus ou moins anciens doctorants : David Trémouilles (le roi du Caréto), Jean-Phillipe Laine (petit Suisse), Stéphane Alvès, Patrice Besse, Wasim Habra (le calme et la sérénité personnifiés), Lionel 'Piano' Mussard, Ghislain Troussier ... et les petits nouveaux auxquels je souhaite beaucoup de courage et de réussite pour la suite (et la fin) de leurs travaux : Florence Capy, Julie Legal (encore désolé pour la blague sur le cassoulet ...), Amine Benazzi, Loïc Théolier, Yann 'Petrucci' Weber (Randall : ça déchire ...), Albert Césari, Taoufik El Mastouli, Stéphane Petitbon et tous les autres thésards du groupe. Salut également à Jean-Luc Fock Sui Too, qui a la lourde tâche de continuer à travailler sur les modèles, bon courage man, tu y arriveras !

Spéciale dédicace à Abdelhakim Bourennane pour les simus éléments finis et les nombreuses discussions que nous avons eues. Je te souhaite vraiment le meilleur pour la suite.

Un très très grand merci aux autres compagnons de café du bureau 85C :

- tout d'abord Nicolas 'Stalone' Guitard, un des premiers à nous avoir quitté pour la 'vraie' vie (comme ça, j'ai pu lui piquer son bureau ...), un grand coucou à Anne et au petit Paul.
- Max 'la débrouille' Dumonteuil, je n'ai toujours pas compris comment ce type tombait toujours sur les bons plans. En tout cas, merci, entre autres, pour la 'personnalisation' de mon scooter !
- Jean-Baptiste 'Aligot' Sauveplane, le prince de la poutre (en silicium) ... et de Word (C'est facile : tu copies dans Powerpoint, tu enregistres sous Word et tu insères avec Paint ou un truc dans le genre ...)
- Nicolas 'Cheville' Lacrampe, celui qui a eu la lourde tâche de me récupérer dans son bureau ... merci gars pour les mois passés dans notre antre et désolé pour ma musique que tu as due supporter bien malgré toi.
- Christian 'Salsa' Caramel, alias 'DJ Bombyx', 'DJ Caramelo', 'Mister Blagues', 'C. Cabanel',... le thésard avec lequel j'ai le plus collaboré et voyagé. Merci pour les bons moments passés ensemble. Un Mojito svp !
- je ne pouvais également oublié Ubisoft, qui a largement contribué à l'amélioration de mon acquitté visuelle !

Je remercie tous les membres de l'équipe de rugby du LAAS pour m'avoir fait découvrir ce sport dans de bonnes conditions.

Je remercie également tous les groupes de musique et mes divers instruments qui m'ont accompagné les oreilles (et celles des autres!!!!) durant ces travaux de thèse. 'La musique est ce qu'il y a de mieux' disait F. Zappa, peut-être n'avait-t-il pas tort !

Enfin, je remercie ma famille de m'avoir soutenu depuis le début. Je vous rassure : j'ai enfin fini mes études...

Un énorme merci à Marlène, qui a dû me supporter, moi, ma musique de sauvage et mes coups de blues durant ces années de thèse.

Et pour conclure ces quelques mots, je me fais un petit coucou à moi-même qui, je l'espère, dans quelques années, feuilletera ce mémoire en essayant de se rappeler ces années de thèse. Eh oui mon gars, souviens-toi comme c'était bon !

*... il était philosophe mon père, il était tout petit. Il était très philosophe.
Tout le monde le charriait tout le temps : "T'es tout petit! T'es tout petit!".
Mon père, il disait : "Dans la vie, il n'y a pas de grand, pas de petit,
la bonne longueur pour les jambes : c'est quand les pieds touchent bien par terre..."*

*- Michel Colucci -
Extrait du sketch 'L'étudiant' 1980*

Table des matières

Table des figures	9
-------------------	---

Introduction générale	13
-----------------------	----

Chapitre 1

Généralités sur la fonction interrupteur, principes de modélisation

1.1	Les interrupteurs de puissance : aspects fonctionnels [1]	19
1.2	La cellule de commutation	21
1.2.1	Restriction du domaine d'étude	21
1.2.2	Fonctionnement de la cellule de commutation	22
1.3	Les modules de puissance	24
1.4	La diode de puissance PiN	26
1.4.1	Généralités	26
1.4.2	Principe de fonctionnement de la diode PiN	27
1.5	L'Insulated Gate Bipolar Transistor (IGBT)	30
1.5.1	Généralités	30
1.5.2	Principe de fonctionnement de l'IGBT	30
1.5.3	Déclenchement du thyristor parasite : le 'latch-up' [2]	36
1.5.4	Structures et topologies	37
1.5.5	Influence des paramètres physiques sur les performances	40
1.6	Influence de la température	40
1.6.1	Comportement en température de l'IGBT	40
1.6.2	Comportement en température de la diode PiN	42
1.7	Modèle de composants à semiconducteurs actifs	42
1.7.1	Les différents types de modèles	42
1.7.2	Modèle physique distribué de composant bipolaire	43
1.7.3	Les sous-modèles électriques	44
1.7.4	Règles d'assemblage des sous-modèles	57
1.7.5	Chute de tension globale aux bornes d'une structure de puissance	59

1.7.6	Dépendance en température des paramètres [3]	60
1.8	Modèle de câblage	64
1.8.1	La nécessité de modéliser le câblage	64
1.8.2	Les méthodes de modélisation du câblage	66
1.8.3	Les simulations à éléments finis	67
1.8.4	Extraction du circuit électrique équivalent	68
1.9	Conclusion	74

Chapitre 2

L'IGBT à tranchées : fonctionnement et modélisation

2.1	Généralités	76
2.1.1	Structure	76
2.1.2	Avantages et inconvénients par rapport à la grille de type 'planar'	76
2.2	Injection Enhanced (ou PiN diode) Effect : principe	78
2.3	Influence de la géométrie de la tranchée sur les performances de l'IGBT	79
2.3.1	Structure simulée sous ISE-TCAD	79
2.3.2	Répartition des porteurs à l'état passant dans la base	80
2.3.3	Influence de la géométrie de la tranchée sur les performances en conduction	81
2.3.4	Influence de la géométrie de la tranchée sur les performances dynamiques	83
2.3.5	Cas d'un substrat de faible épaisseur	84
2.4	Explications physiques de l'IE Effect	85
2.4.1	Approches données dans la littérature	85
2.4.2	Approche selon notre méthode de modélisation	88
2.4.3	Conclusions sur l'IE Effect	89
2.5	Modèle de l'IGBT à tranchées	90
2.5.1	Présentation	90
2.5.2	Validation du modèle d'IGBT à tranchées sur un module commercial	95
2.6	Conclusion	100

Chapitre 3

Applications des modèles à l'analyse et à la conception de systèmes en E.

P.

3.1	Introduction	104
3.2	Association de modèles de semiconducteurs et de câblage	104
3.2.1	Topologie du module étudié	105
3.2.2	Validation des modèles des puces IGBT et diode PiN	106

3.2.3	Simulation d'un bras d'onduleur	109
3.2.4	Simulations d'un tiers de module	111
3.2.5	Analyse des déséquilibres en courant	116
3.3	L'architecture faibles pertes	120
3.3.1	Présentation	120
3.3.2	Principe de fonctionnement	121
3.3.3	Structure discrète	122
3.3.4	Structure intégrée	129
3.4	Conclusion	136
	Conclusion générale	139
	Bibliographie	143
Chapitre 4 Annexe : 'spreading resistance'		
	Liste des publications	149

Table des figures

1.1	Grandes familles de convertisseurs.	19
1.2	Caractéristique statique d'un interrupteur 4 quadrants type triac.	20
1.3	Caractéristiques statiques des interrupteurs unidirectionnels.	21
1.4	Caractéristiques statiques des interrupteurs.	21
1.5	Structure d'un onduleur de tension triphasé.	22
1.6	Schéma d'une cellule de commutation de type hacheur.	22
1.7	Formes d'ondes simplifiées dans une cellule de type hacheur avec commande double impulsion.	24
1.8	Répartition des différents types de composants en fonction de la puissance et de la fréquence d'utilisation.	25
1.9	Exemples de modules de puissance standard.	26
1.10	Exemples de modules de puissance de type presspack.	26
1.11	Vue en coupe de la structure de la diode PiN.	27
1.12	Caractéristique statique de la diode PiN.	28
1.13	Circuit électrique pour l'étude du transitoire de la diode.	29
1.14	Recouvrement d'une diode PiN.	29
1.15	Vue en coupe de structures semiconductrices.	31
1.16	Schéma équivalent de l'IGBT.	31
1.17	Caractéristiques statiques $I_A = f(V_{AK})$ d'un IGBT pour plusieurs polarisations V_{GK}	32
1.18	Répartition des porteurs dans la base durant l'état passant de l'IGBT.	33
1.19	Formes d'ondes de la phase d'amorçage d'un IGBT.	35
1.20	Formes d'ondes de la phase de blocage d'un IGBT.	36
1.21	Vue en coupe de structures IGBT et répartition du champ électrique sous polarité directe (lignes continues) et inverse (lignes discontinues).	38
1.22	Topologies de cellules élémentaires.	39
1.23	Caractéristiques statiques d'IGBT en fonction de la température.	42
1.24	Répartition des porteurs dans la base en régime saturé.	46
1.25	Répartition des porteurs dans la base en désaturation.	46

1.26	Circuit électrique équivalent à la répartition des porteurs dans la base.	48
1.27	Asservissement des frontières de la base.	49
1.28	Représentation d'un émetteur.	50
1.29	Mécanisme de transport dans la base de type N	52
1.30	Schéma équivalent de la section MOS.	53
1.31	Modèle résistif du caisson P/P^+	57
1.32	Courants et continuité des porteurs à l'interface émetteur P^+/ZCE	58
1.33	Courants à l'interface émetteur P^+/ZCE	59
1.34	Courants à l'interface ZCE /zone de stockage.	59
1.35	Cellule de commutation avec deux interrupteurs en parallèle.	65
1.36	Formes d'ondes des courants des MOSFETs à la fermeture.	66
1.37	Répartition du champ magnétique dans un moteur synchrone (source AN-SOFT).	68
1.38	Circuit électrique équivalent d'un conducteur simple.	69
1.39	Exemples de modèle d'un conducteur simple.	69
1.40	Circuit électrique équivalent de deux conducteurs.	70
1.41	Schéma capacitif entre 3 éléments.	71
1.42	Schéma inductif entre 3 éléments.	72
1.43	Densité de courant dans un conducteur sans et avec effet de peau.	73
2.1	Coupes structurelles des IGBTs.	76
2.2	Structure verticale de l'IGBT à tranchées : conventions.	79
2.3	Courbes simulées de l'IGBT à tranchées pour plusieurs V_{AK} (1/2).	80
2.4	Courbes simulées de l'IGBT à tranchées pour plusieurs V_{AK} (2/2).	81
2.5	Caractéristiques statiques $I_A = f(V_{AK})$	82
2.6	Étude de l'influence de la géométrie de la tranchée sur l'IE Effect.	83
2.7	$I_A = f(t)$ pour $S = 1\mu m$ avec T comme variable.	84
2.8	Caractéristiques statiques $I_A = f(V_{AK})$ dans le cas d'un substrat de faible épaisseur.	85
2.9	Modélisation basée sur la mise en parallèle d'un IGBT et d'une diode PiN.	86
2.10	Approche donnée par Omura dans la littérature.	88
2.11	Comparaison des capacités MOS des structures planar et à tranchées	90
2.12	Comparaison des résistances du caisson P des structures planar et à tranchées	90
2.13	Géométrie de la cellule élémentaire.	92
2.14	Convention de courants à la jonction émetteur P^+ / base N^-	92
2.15	Convention de courants à la jonction base N^- / caisson P	93
2.16	Convention de courants à la jonction caisson P / émetteur N^+	93
2.17	Module commercial de calibre 75A et 600V.	95

2.18	Vue de dessus de la puce IGBT.	96
2.19	Dimensions de la tranchée.	97
2.20	Comparaison des courbes statiques.	98
2.21	Comparaison des formes d'ondes à l'ouverture de l'IGBT pour trois températures.	99
2.22	Caractéristique statique avec claquage par avalanche.	100
3.1	Vue en perspective du module étudié.	105
3.2	Vue de dessus du module sans les connexions de puissance extérieures.	106
3.3	Schéma électrique équivalent du module étudié.	106
3.4	Comparaison simulations/mesures des caractéristiques statiques de la puce d'IGBT 3300V.	108
3.5	Comparaison simulations/mesures de la fermeture à 27°C.	108
3.6	Comparaison simulations/mesures de l'ouverture à 27°C.	108
3.7	Comparaison simulations/mesures de la fermeture à 125°C.	109
3.8	Comparaison simulations/mesures de l'ouverture à 125°C.	109
3.9	Schéma simulé sous Saber [®] du bras d'onduleur.	110
3.10	Comparaison simulation/mesure à la fermeture.	111
3.11	Comparaison simulation/mesure à l'ouverture.	111
3.12	Placement des numéros des puces.	112
3.13	Circuit simulé sous Saber [®] avec deux tiers de module.	112
3.14	Vue générale de la double impulsion sans connectique.	113
3.15	Vue générale de la double impulsion avec connectique.	114
3.16	Répartition des courants dans les huit puces IGBT : vue générale de la double impulsion.	114
3.17	Répartition des courants dans les huit puces IGBT : zoom sur la fermeture.	115
3.18	Répartition des courants dans les huit puces IGBT : zoom sur l'ouverture.	115
3.19	Numéro des puces et positionnement des contacts sur un substrat du tiers de module.	116
3.20	Chemin simplifié du courant de puissance pour chaque puce d'IGBT dans un demi tiers de module.	117
3.21	Chemin simplifié du courant de grille pour chaque puce d'IGBT dans un demi tiers de module.	119
3.22	Schéma du circuit de commande d'un IGBT avec les inductances parasites.	119
3.23	Architecture faibles pertes.	120
3.24	Formes d'ondes de l'architecture faibles pertes.	121
3.25	Comparaison des performances entre l'IGBT lent et l'IGBT rapide.	123
3.26	Répartition des courants dans les deux IGBTs à l'ouverture.	124

3.27	Évolution de la tension V_{AK} durant la phase d'ouverture.	124
3.28	Pertes par cycle de commutation en fonction de la fréquence (Rapport cycle = 0.25).	125
3.29	Pertes par cycle de commutation en fonction de la fréquence (Rapport cycle = 0.5).	125
3.30	Pertes par cycle de commutation en fonction de la fréquence (Rapport cycle = 0.75).	126
3.31	Première solution : architecture faibles pertes avec une seule source de commande.	127
3.32	Première solution : formes d'ondes des deux parties du Bi-IGBT à l'ouverture.	127
3.33	Seconde solution : architecture faibles pertes avec une seule source de commande avec diodes.	128
3.34	Courants de puissance de l'architecture faibles pertes pour diverses commandes.	128
3.35	Coupe de la structure simulée.	130
3.36	Courbes électriques simulées de l'architecture faibles pertes (éléments finis).	131
3.37	Zoom sur les courants à l'ouverture.	131
3.38	Densité de courant dans la structure intégrée.	132
3.39	Densité de trous dans la structure intégrée.	132
3.40	Vue de dessus de la puce du Bi-IGBT.	133
3.41	Comparaison des caractéristiques statiques de la partie lente et de la partie rapide du Bi-IGBT.	134
3.42	Comparaison des courants de queue de la partie lente et de la partie rapide du Bi-IGBT.	134
3.43	Tensions de commandes du Bi-IGBT.	135
3.44	Ouverture d'un cycle de l'architecture faibles pertes.	135
3.45	Courant de queue de la partie rapide du Bi-IGBT.	136
4.1	Résultats du 'spreading resistance'.	148

Introduction générale

Dans un monde où les préoccupations environnementales sont de plus en plus présentes, la maîtrise de l'énergie devient un enjeu majeur de nos sociétés modernes. Dans ce cadre très général, les applications basées sur l'énergie électrique se trouvent en progressions constantes en raison de leurs impacts relativement modérés sur l'environnement. Pour autant, la fiabilité, le rendement et la compacité des systèmes de puissance doivent être en permanence améliorés afin d'obtenir une meilleure gestion de cette énergie électrique qui est de plus en plus diffusante.

Les systèmes dédiés aux applications électriques sont construits autour de convertisseurs qui permettent la mise en forme de l'énergie. Ces convertisseurs sont principalement bâtis à partir de modules qui regroupent plusieurs composants semiconducteurs de puissance reliés entre eux par des pistes conduisant les courants. L'amélioration des performances de telles structures passe par la prise en compte, dès la phase de conception, des phénomènes physiques mis en jeu (électrique, thermique, CEM,...) et de leurs couplages au coeur du système.

Dans ce contexte, le recours à la simulation est indispensable dans une phase de conception d'un nouveau produit. En effet, le prototypage virtuel est désormais utilisé dans tous les domaines pour des raisons de gains de coût et de temps. Il est donc nécessaire de créer les modèles décrivant les phénomènes régissant le fonctionnement d'un système et de ses sous-ensembles. Pour cela, plusieurs types de modélisation sont possibles : la modélisation comportementale, la modélisation physique et la modélisation par éléments finis. Les modèles associés doivent remplir plusieurs rôles :

- Prendre en compte les dernières améliorations technologiques des nouveaux composants.
- Permettre l'analyser des phénomènes internes des systèmes déjà existants afin d'améliorer leur fiabilité.
- Prédire le comportement de nouvelles architectures en amont de la réalisation expérimentale.

L'objet de cette thèse porte sur ces trois aspects puisque nous aborderons la modélisation analytique d'un IGBT à tranchées, la simulation d'un module de puissance puis nous développerons une nouvelle structure semiconductrice de puissance.

L'outil de simulation Saber[®] sera le principal logiciel support de nos travaux. Cependant, la simulation à éléments finis sera utilisée au travers du logiciel Maxwell[®]3D pour la modélisation des structures passives et des outils ISE-TCAD pour l'analyse du comportement interne des structures semiconductrices.

L'objet du premier chapitre est de présenter les concepts, les approches et les outils nécessaires utilisés tout au long de ce mémoire. Ainsi, dans un premier temps, les aspects fonctionnels des interrupteurs statiques en électronique de puissance seront présentés pour se concentrer ensuite sur les modules de puissance à IGBT. Ces modules sont composées de puces d'IGBT et de diode PiN. Ainsi, les différentes structures et les principes de fonctionnement interne de ces composants semiconducteurs seront rappelés. Ensuite, les différents types de modélisation seront présentées avec une attention particulière sur notre approche physique de modélisation. La difficulté dans la modélisation physique des composants bipolaires de puissance est la prise en compte de phénomènes liés au stockage des porteurs dans la base large et peu dopée de type N^- . Cette charge stockée qui, en phase de conduction, permet de réduire la chute de tension à l'état passant par rapport à un composant unipolaire devient un inconvénient lors des phases de fermeture car elle entraîne un retard entre la tension et le courant. Une modélisation distribuée spécifique permet de connaître avec précision l'évolution de cette charge et donc de modéliser avec précision les formes d'ondes électriques associées au composant dans un large spectre de conditions de fonctionnement et d'environnements proches. C'est l'équation de diffusion ambipolaire qui permet de décrire l'évolution des porteurs dans la base. Ainsi, une approche originale de sa résolution sera présentée. La dépendance en température des différents paramètres physiques alimentant les modèles physiques analytiques sera donnée. Ce chapitre se termine par une présentation des différentes méthodes de modélisation des éléments passifs avec un développement de la méthode utilisée dans le cadre de nos travaux.

La description et la modélisation de l'IGBT à grille en tranchées sont les thèmes abordés dans le chapitre 2. Après une présentation non exhaustive de cette structure d'IGBT, une étude comparative avec les IGBTs à grille planar portant sur les performances et la technologie sera donnée. Un accent sera porté sur un phénomène électrique propre à cette structure appelé IE Effect ou PiN Diode Effect dans la littérature. Des simulations à éléments finis permettront de mettre en évidence ce phénomène bénéfique pour les per-

formances en conduction du composant. Elles ont également permis de lier l'IE Effect à la géométrie de la tranchée ; des interprétations physiques seront données. Enfin, un modèle d'IGBT à tranchée sera présenté et validé sur un module du commerce à l'aide de confrontation entre les simulations et la mesure.

Le chapitre 3 est consacré à l'utilisation de notre approche de modélisation dans le cadre de l'analyse et la conception en électronique de puissance. Une première étude sur l'association des modèles de semiconducteurs et de connectique sera menée afin de mettre en avant les contraintes électriques présentes sur les différentes puces d'IGBT mises en parallèle à l'intérieur d'un module commercial. Les modèles seront ensuite utilisés dans le cadre de la conception d'une nouvelle structure semiconductrice basée sur le concept de l'intégration fonctionnelle. Cette structure appelée Bi-IGBT combine des faibles pertes en conduction et en commutation. La validation de sa fonctionnalité sera faite à l'aide de nos modèles physiques analytiques sous le logiciel Saber[®]. Le fonctionnement interne de cette structure intégrée sera ensuite modélisé à l'aide de simulations à éléments finis. La réalisation de cette structure sera enfin présentée avec des résultats expérimentaux.

Chapitre 1

Généralités sur la fonction interrupteur, principes de modélisation

Sommaire

1.1	Les interrupteurs de puissance : aspects fonctionnels [1]	19
1.2	La cellule de commutation	21
1.2.1	Restriction du domaine d'étude	21
1.2.2	Fonctionnement de la cellule de commutation	22
1.3	Les modules de puissance	24
1.4	La diode de puissance PiN	26
1.4.1	Généralités	26
1.4.2	Principe de fonctionnement de la diode PiN	27
1.5	L'Insulated Gate Bipolar Transistor (IGBT)	30
1.5.1	Généralités	30
1.5.2	Principe de fonctionnement de l'IGBT	30
1.5.3	Déclenchement du thyristor parasite : le 'latch-up' [2]	36
1.5.4	Structures et topologies	37
1.5.5	Influence des paramètres physiques sur les performances	40
1.6	Influence de la température	40
1.6.1	Comportement en température de l'IGBT	40
1.6.2	Comportement en température de la diode PiN	42
1.7	Modèle de composants à semiconducteurs actifs	42
1.7.1	Les différents types de modèles	42
1.7.2	Modèle physique distribué de composant bipolaire	43
1.7.3	Les sous-modèles électriques	44

1.7.4	Règles d'assemblage des sous-modèles	57
1.7.5	Chute de tension globale aux bornes d'une structure de puissance	59
1.7.6	Dépendance en température des paramètres [3]	60
1.8	Modèle de câblage	64
1.8.1	La nécessité de modéliser le câblage	64
1.8.2	Les méthodes de modélisation du câblage	66
1.8.3	Les simulations à éléments finis	67
1.8.4	Extraction du circuit électrique équivalent	68
1.9	Conclusion	74

1.1 Les interrupteurs de puissance : aspects fonctionnels [1]

L'objectif de l'électronique de puissance est de convertir l'énergie électrique entre un générateur et un récepteur qui sont souvent de nature différente. C'est pourquoi, afin d'assurer le flux d'énergie entre les deux, l'utilisation des convertisseurs d'énergie électrique qui adaptent les caractéristiques et les différentes formes de l'énergie électrique (continue ou alternative) est nécessaire. La figure 1.1 rappelle les grandes familles de convertisseurs qui peuvent être soit directs, soit indirects en faisant appel à l'association de plusieurs convertisseurs directs. Deux types de sources sont présentes dans cette figure, à savoir les sources de tension ou de courant continues (E_1 et E_2) et les sources alternatives caractérisées par leur amplitude et leur fréquence (V_1, f_1 et V_2, f_2). Ces convertisseurs sont réalisés avec des interrupteurs à base de composants à semiconducteurs et de composants passifs tels des inductances ou des capacités. Les premiers permettent de contrôler le transfert de l'énergie électrique tandis que les seconds servent à filtrer les formes d'ondes de cette énergie. Les interrupteurs se comportent comme des résistances non linéaires qui, à l'état passant, doivent être les plus faibles possibles et à l'état bloqué, les plus grandes possibles. Le fait de ne pas utiliser de pièces tournantes pour la matérialisation de ces convertisseurs nous conduit à les nommer 'convertisseurs statiques'.

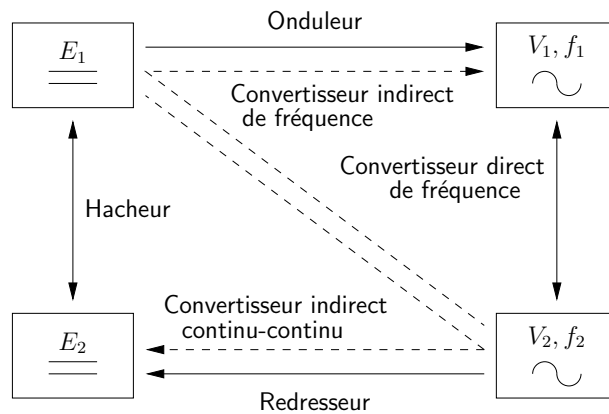


FIG. 1.1 – Grandes familles de convertisseurs.

Ces convertisseurs permettent d'amener l'énergie du générateur vers le récepteur ou réciproquement suivant la réversibilité du système. Par exemple, dans le domaine de la traction ferroviaire, lorsque qu'un train accélère, l'énergie est apportée du réseau électrique au travers des caténaires à la machine électrique qui transforme cette énergie électrique en énergie mécanique. En phase de freinage, le train possède une énergie cinétique à évacuer afin de freiner le train. Pour cela, un transfert d'énergie de la machine électrique vers le réseau ou vers une résistance ballast est effectué au travers du même convertisseur sta-

tique. Ces contraintes impliquent que les convertisseurs doivent assurer une réversibilité soit en courant soit en tension. Ceci se traduit par une bidirectionnalité en tension et/ou en courant des interrupteurs qui les composent.

Dans le plan I/V , un interrupteur bidirectionnel en courant et en tension va occuper les quatre quadrants comme indiqué sur la figure 1.2. Si l'interrupteur est considéré comme idéal, sa caractéristique statique se confondra avec les axes du plan I/V . Cependant, dans les systèmes de électronique de puissance, ce type d'interrupteur (hormis le triac) ne peut être obtenu que par association d'interrupteurs à deux ou trois segments. De plus, les convertisseurs statiques classiques n'ont besoin souvent que d'interrupteurs à deux ou trois segments pour assurer leur fonction.

Il existe donc plusieurs types d'interrupteurs :

- les interrupteurs unidirectionnels en tension et en courant. Les transistors bipolaires, MOSFET (Metal Oxyde Semiconductor Field Effect Transistor) ou IGBT (Insulated Gate Bipolar Transistor) ont cette caractéristique avec une tension et un courant de même signe (Fig. 1.3(b)). Lorsque les signes sont différents, il s'agit d'un comportement de type diode (Fig. 1.3(a)),
- les interrupteurs bidirectionnels en tension ou en courant. Ces interrupteurs à trois segments sont soit une structure de type thyristor (Fig. 1.4(a)), soit l'association de plusieurs interrupteurs transistor ou diode comme l'exemple du thyristordual (Fig. 1.4(b)),
- les interrupteurs bidirectionnels en courant et en tension. Seul le triac est capable d'assumer cette fonction seul (Fig. 1.2). Il existe néanmoins des associations d'interrupteurs à deux ou trois segments pour synthétiser cette fonction.

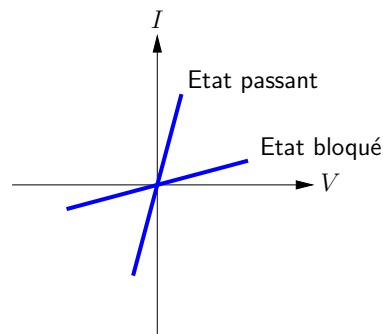


FIG. 1.2 – Caractéristique statique d'un interrupteur 4 quadrants type triac.

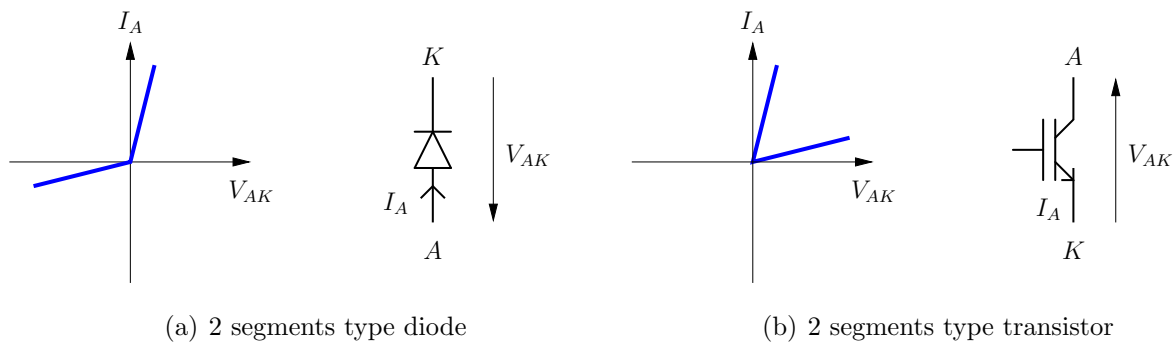


FIG. 1.3 – Caractéristiques statiques des interrupteurs unidirectionnels.

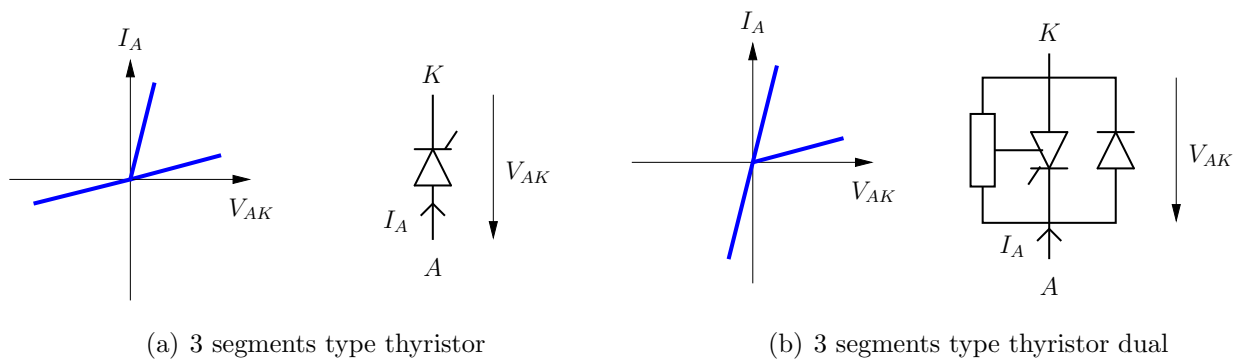


FIG. 1.4 – Caractéristiques statiques des interrupteurs.

1.2 La cellule de commutation

1.2.1 Restriction du domaine d'étude

L'étude en dynamique de tout convertisseur statique peut être ramener à l'étude de la cellule élémentaire de commutation suivant les règles qui régissent les commutations [4]. Cette cellule est composée de deux interrupteurs qui changent d'état de façon complémentaire. Ce changement d'état revient à faire passer ces interrupteurs d'un état bloqué à un état passant : cette action est appelé l'amorçage de l'interrupteur (ou sa mise en conduction ou sa fermeture ou encore Turn-On Transient), l'opération inverse s'appelle la blocage de l'interrupteur (ou ouverture ou encore Turn-Off Transient).

En prenant l'exemple de l'onduleur triphasé (Fig. 1.5), suivant le mode de commande envisagé, la commutation d'un interrupteur se fera toujours de chaque bras sur l'autre sous la tension du bus d'alimentation et avec comme charge une source de courant instantanée. Pour cet exemple, trois cellules de commutation peuvent être donc définies. Ces cellules sont identiques d'un point de vue système. Par contre, de nombreux facteurs vont faire varier sensiblement leur fonctionnement dans la réalité :

- la disposition géographique des composants fait que les chemins d'accès aux inter-

- rupteurs sont plus ou moins longs et/ou 'faciles' pour le courant au niveau de la commande et au niveau de la puissance,
- la dispersion entre les composants peut faire que les formes d'ondes de deux d'interrupteurs à priori identiques soient différentes,
 - la dispersion de la température dans tout le système peut aussi être la cause de dispersion sur le comportement électrique.

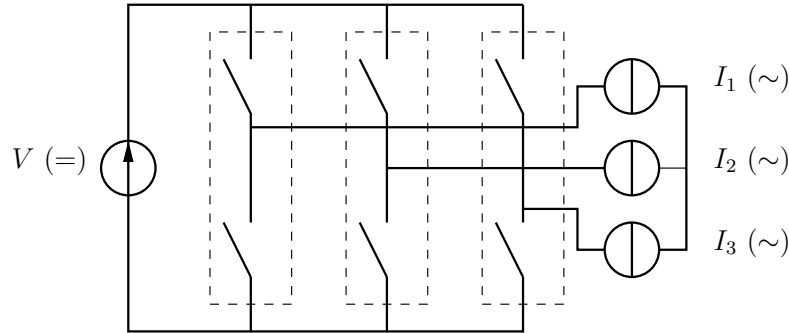


FIG. 1.5 – Structure d'un onduleur de tension triphasé.

La cellule de commutation élémentaire sera pour toute notre étude une cellule de type hacheur (Fig. 1.6). En effet, dans les modules de puissance étudiés, la commutation se fait toujours d'un composant IGBT sur une diode PiN ; le convertisseur associé étant par exemple un onduleur triphasé à commande MLI (Modulation de Largeur d'Impulsion).

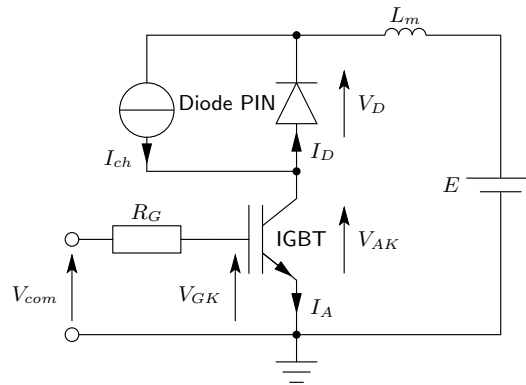


FIG. 1.6 – Schéma d'une cellule de commutation de type hacheur.

1.2.2 Fonctionnement de la cellule de commutation

L'utilisation d'une commande double impulsion permet de reproduire de manière simple le fonctionnement dynamique de la cellule de commutation dans des conditions de tension et de courant voulues. La source de tension est alors un condensateur chargé

pour fournir l'énergie nécessaire uniquement à deux impulsions (deux fermetures et deux ouvertures). La charge utilisée est une inductance qui permet de faire monter le courant jusqu'à la valeur d'étude désirée. Les formes d'ondes simplifiées de cette configuration double impulsion sont données figure 1.7.

Les séquences de fonctionnement, sans prendre pour l'instant en considération tous les phénomènes durant la commutation, sont les suivantes :

- Conditions initiales : $V_{AK} = E$ avec E la tension d'entrée continue, le courant le traversant $I_A = 0$, l'IGBT est donc bloqué
- à $t = t_0$, l'IGBT est fermé en appliquant une tension V_{AK} positive et supérieure à la tension de seuil de l'IGBT V_{th} . En considérant la chute de tension à l'état passant nulle et une inductance parfaite comme charge, le courant I_A va croître de façon linéaire suivant l'équation $I_A = (E/L)t + I_0$, L étant la valeur de l'inductance de charge et I_0 la valeur initiale du courant (dans notre cas I_0 est nul). I_A va donc croître jusqu'à la valeur d'étude désirée I_C .
- à $t = t_1$, l'IGBT est ouvert, apparaît alors à ses bornes la tension continue d'entrée E ainsi qu'une surtension supplémentaire due à l'énergie stockée dans l'inductance de maille du circuit L_m . Apparaît également le courant de queue de l'IGBT qui doit évacuer sa charge stockée.
- à $t = t_2$, le courant de queue a disparu : c'est la phase de roue libre. Le courant I_C circule en boucle fermée entre la diode et l'inductance de charge, la tension aux bornes de l'IGBT est la tension E . En considérant la diode parfaite à l'état passant et l'inductance de charge pure, le courant I_C garde une valeur constante. Dans la réalité, la chute de tension à l'état passant de la diode ainsi que l'aspect résistif de la charge et des interconnexions vont faire que le courant I_C décroît lentement. Il faut donc s'arranger pour que la durée $(t_3 - t_2)$ soit la plus courte possible afin de conserver le courant I_C le plus constant possible entre l'ouverture et la fermeture de l'IGBT tout en atteignant un régime stable de conduction.
- à $t = t_3$, l'IGBT est fermé : la tension à ses bornes va alors décroître jusqu'à zéro et apparaît le courant de recouvrement de la diode qui doit évacuer aussi sa charge stockée. Le courant I_A présente donc un pic qui disparaît à $t = t_4$.
- à $t = t_4$, le courant I_A croît de façon linéaire comme entre t_0 et t_1 .

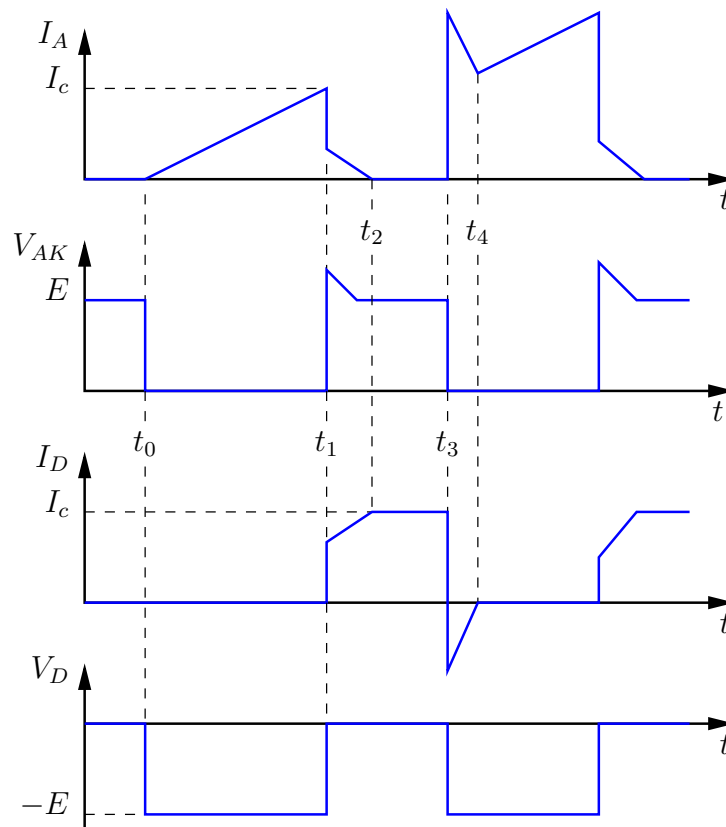


FIG. 1.7 – Formes d’ondes simplifiées dans une cellule de type hacheur avec commande double impulsion.

1.3 Les modules de puissance

La figure 1.8 montre les différents types d’interrupteurs généralement utilisés en fonction de la gamme de puissance et de la fréquence d’utilisation. Les modules à IGBT sont utilisés principalement pour des applications moyenne fréquence et moyenne puissance. Pour obtenir les calibres de courant désirés, la mise en parallèle de puces élémentaires, reliées entre elles, au travers des bondings, par des pistes de cuivre est nécessaire.

Les modules se déclinent principalement sous deux grandes familles de ‘packaging’ que sont le module standard (Fig. 1.9) et le ‘press-pack’ (Fig. 1.10). Le tableau 1.1 présente les avantages et inconvénients des modules standards et des ‘press-packs’. Les figures 1.9 et 1.10 montrent quelques exemples de modules du commerce en technologies standard et ‘press-pack’ respectivement.

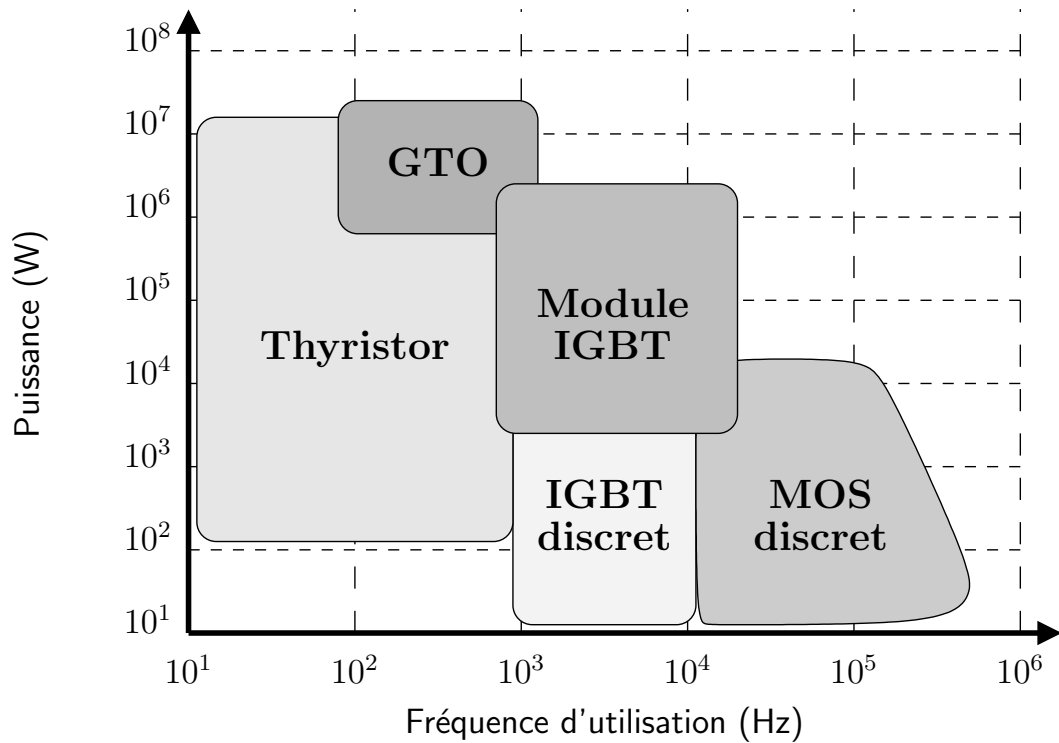


FIG. 1.8 – Répartition des différents types de composants en fonction de la puissance et de la fréquence d'utilisation.

	Avantages	Inconvénients
Module standard	<ul style="list-style-type: none"> - Technologie mature - Coût 	<ul style="list-style-type: none"> - Explosion à la destruction - Nécessite des connexions de puissance inductives - Refroidissement par la semelle
'Press-pack'	<ul style="list-style-type: none"> - Mise en court-circuit naturelle à la destruction - Refroidissement double face - Mise en série (empilage) - Bonne résistance à la fatigue thermique - Pas d'explosion à la destruction 	<ul style="list-style-type: none"> - Mise en oeuvre (serrage) - Technologie non mature - Coût

TAB. 1.1 – Avantages et inconvénients des modules standard et 'Press-pack'.



FIG. 1.9 – Exemples de modules de puissance standard.

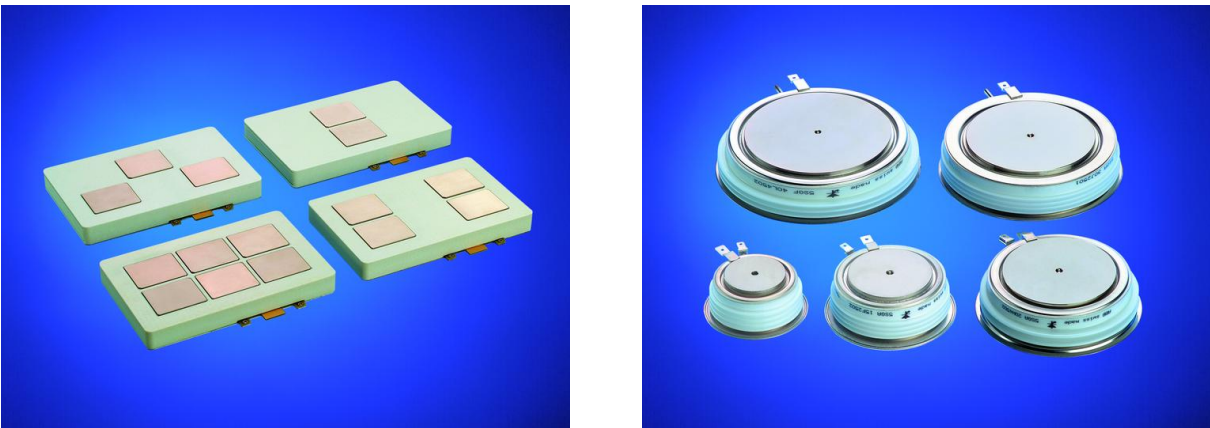


FIG. 1.10 – Exemples de modules de puissance de type presspack.

1.4 La diode de puissance PiN

1.4.1 Généralités

En électronique de puissance, la diode a principalement deux fonctions. Elle est utilisée soit pour assurer les fonctions de redressement dans les convertisseurs statiques alternatif/continu (redresseur) soit pour assurer la continuité du courant (phase de roue libre) dans les cellules élémentaires de commutation. Deux types de diodes vont donc être utilisées : les diodes destinées au redressement (faible chute de tension à l'état) et les diodes destinées à la commutation (faible perte à la commutation).

La diode PiN est de type bipolaire. Elle est constituée de deux émetteurs de types opposés (P et N) et d'une base profonde et peu dopée de type N^- (Fig. 1.11). Cette dernière région est quasi intrinsèque et c'est la raison pour laquelle cette diode est dénommée diode PiN ou $P\pi N$. Deux procédés de fabrication sont utilisés. Le premier consiste à diffuser les émetteurs dans un substrat massif N^- et le second consiste à épitaxier la région

N^- sur un substrat N^+ avec une diffusion de l'émetteur P^+ . Les diodes sur substrat massif sont principalement utilisées dans les applications où la tension est supérieure à 1500V.

Les performances la diode PiN, en considérant le compromis performances statiques/performances dynamiques peuvent être réglées de deux manières :

- en ajustant la durée de vie des porteurs dans la base. Ce réglage s'effectue à l'aide d'introduction de centres recombinants tel que l'or ou par irradiation de particules à forte énergie (protonage). Ces diodes sont dénommées à durée de vie contrôlée.
- en ajustant les efficacités d'injection des émetteurs. Un émetteur semi-transparent dont l'efficacité d'injection est réduite est substitué à l'émetteur P^+ relativement épais et fortement dopé. Ces diodes sont dénommées à contrôle d'injection.

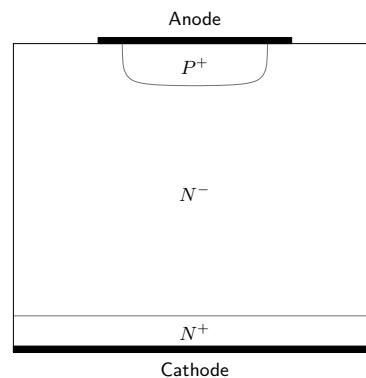


FIG. 1.11 – Vue en coupe de la structure de la diode PiN.

1.4.2 Principe de fonctionnement de la diode PiN

a) Étude statique

Comme dans la plupart des composants de puissance verticaux, la région de base N^- permet de supporter la tension grâce à l'étalement de la zone de charge d'espace en polarisation inverse de la jonction P^+N^- . C'est la raison pour laquelle cette région doit être profonde et faiblement dopée pour tenir des tensions élevées. En raison de son caractère intrinsèque, la région de base se retrouve en haut niveau d'injection à l'état passant. La charge stockée est importante et permet une augmentation de la conductivité de la région de base avec pour conséquence une faible chute de tension à l'état passant. La contrepartie est que la disparition de cette charge se fait par recombinaison. Ceci se caractérise électriquement par un courant de recouvrement important qui ralentit à la fois les vitesses de commutation et augmente les pertes dynamiques. Un exemple de caractéristique statique d'une diode PiN est donné figure 1.12.

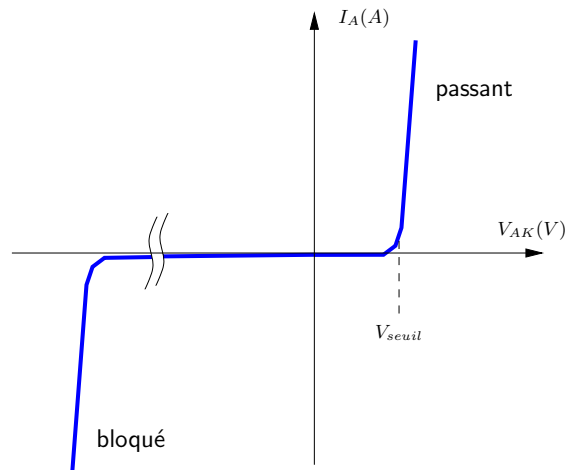


FIG. 1.12 – Caractéristique statique de la diode PiN.

Il est possible d'avoir soit un mode passant ($V_{AK} > V_{seuil}$), soit un mode bloqué ($V_{AK} < V_{seuil}$) avec V_{seuil} la tension de seuil de la diode. Dans ce dernier cas, c'est la jonction P^+/N^- qui est polarisée en inverse (fig. 1.11). C'est l'extension de la zone de charge d'espace dans la région de base qui va déterminer au premier ordre la tenue en tension. A ce stade, deux remarques générales sur la tenue en tension doivent être faites [5] :

- la distance intercellulaire (dans le cas des composants multicellulaires) doit être convenablement choisie afin d'assurer le phénomène de l'autoblindage entre chaque cellule.
- les cellules périphériques doivent être protégées par une technique de garde que sont soient les terminaisons de jonction [6], les anneaux de garde [7], les électrodes de champ [8], les couches semi-résistives [9] ou la technique RESURF [10].

b) Étude dynamique

La commutation d'une diode au blocage dans son environnement peut être ramenée au circuit électrique donné figure 1.13. Le fonctionnement en est le suivant (cf. fig. 1.14) :

- la diode est à l'état initial passante et les interrupteurs K_1 et K_2 sont ouverts, $I_A = I_{ch}$.
- l'interrupteur K_1 est fermé : $dI_A/dt = -E/(L_s + L_p)$. C'est donc le circuit extérieur à la diode qui va imposer son temps de désaturation t_0 (temps pour lequel la diode va retrouver son pouvoir bloquant : $I_A = 0$).
- la tension inverse aux bornes de la diode va ensuite augmenter jusqu'à être égale à la tension d'alimentation E . La décroissance du courant I_A va être ralentie jusqu'à son annulation : I_A prend alors sa valeur maximale notée communément I_{RM} à l'instant

- correspondant t_{IRM} où $V_{AK} = -E$.
- l'interrupteur K_2 permet de terminer la commutation dans un type redresseur si il reste ouvert ou dans un type roue libre si il est fermé. Dans tous les cas, l'inductance correspondante ($L_p + L_s$ si K_2 ouvert ou L_p si K_2 fermé) va imposer une surtension dont la valeur maximale V_{RM} correspond au changement de signe de la dérivée du courant à l'instant $t_{V_{RM}}$. Le temps de recouvrement correspond à la durée entre t_0 et l'intersection entre la tangente du courant à l'instant $t_{V_{RM}}$ et l'axe des abscisses.
 - la diode est complètement bloquée lorsque le courant la traversant est quasiment nul et la tension $V_{AK} = -E$, ceci après une phase d'oscillation entre le courant et la tension.

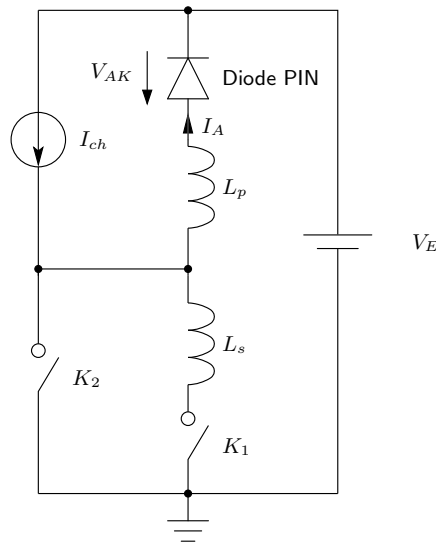


FIG. 1.13 – Circuit électrique pour l'étude du transitoire de la diode.

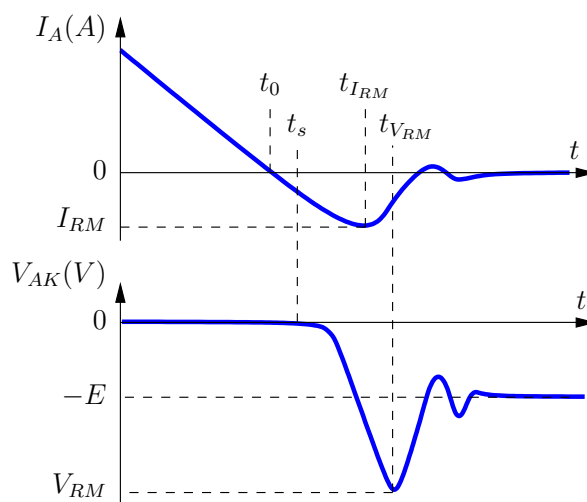


FIG. 1.14 – Recouvrement d'une diode PiN.

1.5 L'Insulated Gate Bipolar Transistor (IGBT)

1.5.1 Généralités

L'IGBT (Insulated Gate Bipolar Transistor) est une structure semiconductrice qui associe les avantages d'une commande MOS et les performances en conduction des structures bipolaires. Pour ces raisons, l'IGBT est devenu le composant majeur de l'électronique de puissance pour des applications allant jusqu'à 10 kW sous des fréquences pouvant aller jusqu'à 20 kHz. Cette structure a été proposée pour la première fois par Baliga en 1979 et depuis, de nombreux travaux ont été réalisés afin d'améliorer ses performances. Introduit commercialement pour la première fois en 1983, il est aujourd'hui proposé par de nombreux fabricants (Eupec, Mitsubishi Electric, Toshiba, Siemens, IXYS, International Rectifier, ...) de manière discrète ou sous forme de modules. Les modules IGBT couvrent une large gamme en tension de 600V à 6500 V, pour des capacités en courant jusqu'à 1200A.

1.5.2 Principe de fonctionnement de l'IGBT

Nous nous pencherons dans cette étude sur le cas d'un IGBT à base de type N qui est le plus largement répandu sachant que les mêmes principes régissent les IGBTs à base de type P . La structure de la cellule élémentaire de l'IGBT (fig. 1.15(b)) découle de celle d'un VDMOSFET de puissance verticale (fig. 1.15(a)) où la couche de contact ohmique de type N^+ située sur la face arrière est remplacée par une couche de type P^+ . La conception de l'IGBT est de type multicellulaire avec la mise en parallèle de cellules élémentaires pour atteindre des forts niveaux de courants.

L'IGBT est une structure de type triode avec deux électrodes de puissance (l'anode et la cathode) et une électrode de commande (la grille). Il est possible de différencier cinq principales régions semiconductrices (fig. 1.15(b)) : les émetteurs P^+ et N^+ , la base de type N^- , le caisson de type P et une section MOS. Les émetteurs ont pour rôle d'injecter des porteurs dans la région centrale de base. Cette dernière, profonde et faiblement dopée, participe à la tenue en tension. La section MOS permet de relier électriquement l'émetteur N^+ à la région de base. L'ensemble des régions semiconductrices font apparaître des transistors bipolaires NPN et PNP , une résistance R_P et une section MOSFET à canal N permettant d'obtenir le schéma équivalent donné par la figure 1.16(a). La présence d'un court-circuit métallique entre l'émetteur N^+ et le caisson P permet de désensibiliser la jonction émetteur/base du transistor bipolaire NPN . Le schéma électrique équivalent devient alors celui donné par la figure 1.16(b). Par la suite, nous allons décrire le comportement physique et électrique de l'IGBT en comportement statique et dynamique.

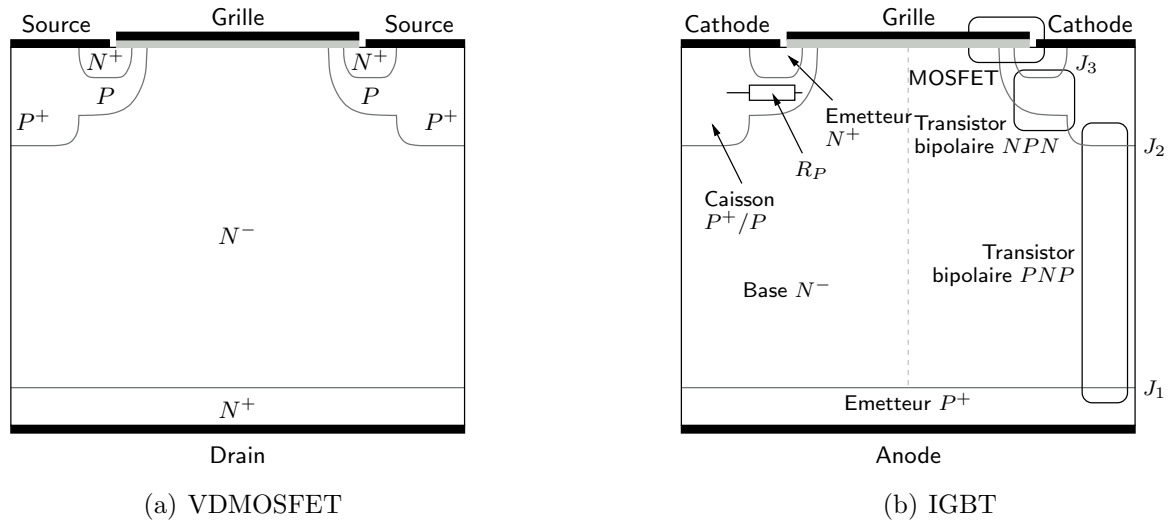


FIG. 1.15 – Vue en coupe de structures semiconductrices.

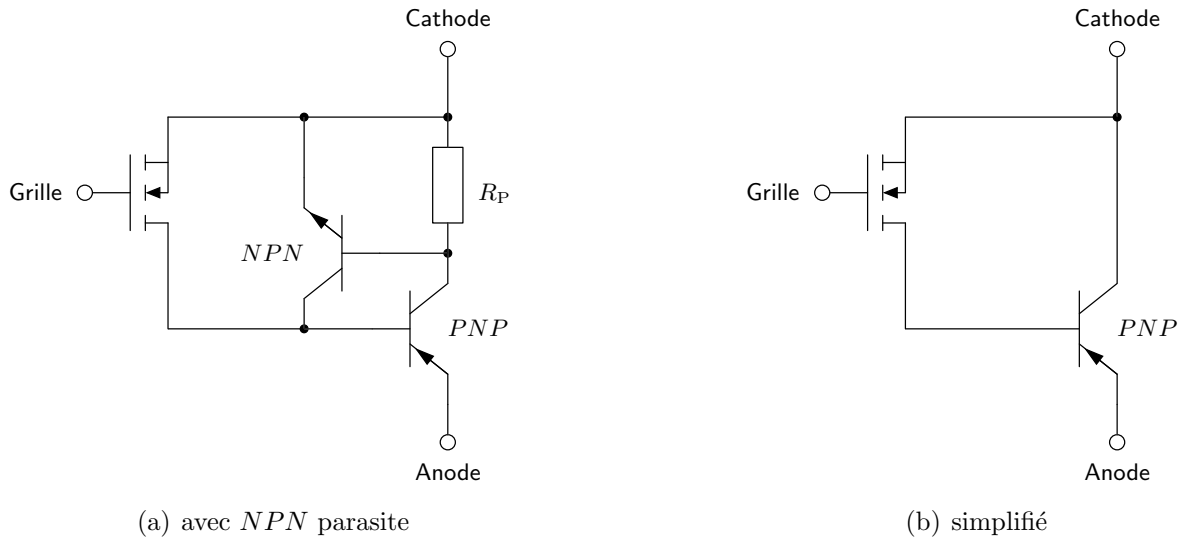


FIG. 1.16 – Schéma équivalent de l'IGBT.

a) Étude statique

En fonction des polarités sur les électrodes, il existe deux modes de fonctionnements possibles :

- le mode bloqué.
- le mode passant.

La figure 1.17 représente les caractéristiques statiques $I_A = f(V_{AK})$ d'un IGBT pour plusieurs V_{GK} .

Le mode bloqué

Il est possible d'avoir soit un mode bloqué direct ($V_{AK} > 0$ et $V_{GK} < V_{th}$ avec V_{th} tension de seuil du MOSFET), soit un mode bloqué inverse ($V_{AK} < 0$).

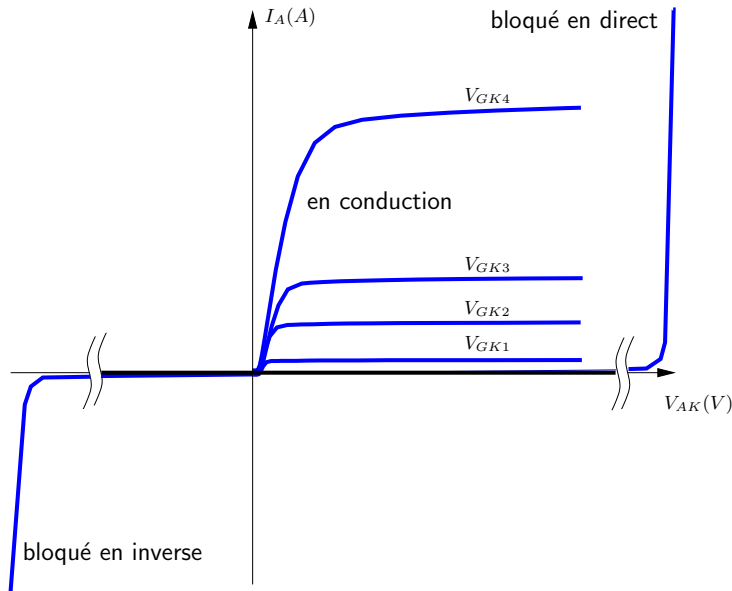


FIG. 1.17 – Caractéristiques statiques $I_A = f(V_{AK})$ d'un IGBT pour plusieurs polarisations V_{GK} .

Dans le premier cas, c'est la jonction J_2 qui est polarisée en inverse (fig. 1.15(b)). C'est l'extension de la zone de charge d'espace dans la région de base qui va déterminer au premier ordre la tenue en tension. Dans le deuxième cas, c'est la jonction J_1 qui est polarisée en inverse (fig. 1.15(b)). En règle générale, cette jonction ne tient pas des tensions importantes en raison de la difficulté de l'utilisation d'une technique de garde sur la face arrière. Cependant, des travaux proposent des terminaisons de jonction permettant une bidirectionnalité en tension comme le MOS Bidirectionnal Switch (MBS) proposé par ST Microelectronics [11]. Il est à noter que les mêmes remarques que sur la tenue en tension de la diode sont applicables.

Le mode passant

Dans le premier quadrant de la figure 1.17, le passage du mode bloqué au mode passant se fait à la fois par application d'une tension de grille supérieure à V_{th} et pour une tension V_{AK} supérieure à la tension de seuil de la jonction P^+/N^- coté anode (environ $0.7V$). Pour une tension V_{AK} positive donnée, l'application d'une tension de grille supérieure à la tension de seuil de la section MOS entraîne l'apparition d'un canal entre la cathode N^+ et la région de base N^- permettant ainsi d'alimenter cette dernière en électrons. Ce courant de base contrôle alors le transistor bipolaire PNP . Ce régime de fonctionnement peut être traduit au premier ordre par la relation suivante :

$$I_A = I_{MOS}(1 + \beta_{PNP}) \quad (1.1)$$

avec I_A le courant de l'IGBT, I_{MOS} le courant traversant la partie MOSFET et β_{PNP} le gain du transistor bipolaire PNP .

Le courant I_A est donc la somme du courant MOS et du courant de la section bipolaire. Cependant, le gain β_{PNP} étant de faible valeur (environ 0.2) en raison de la profondeur importante de la région de base, le principal apport de la section PNP est d'injecter des trous dans la région de base. Cette injection permet d'augmenter la conductivité de la région de drift dans des proportions significatives, diminuant de ce fait la chute de tension à l'état passant. La contrepartie de cet avantage est une diminution des performances dynamiques.

La répartition des porteurs dans la base large et peu dopée à l'état passant pour un IGBT à grille planar est représentée figure 1.18. Se distinguent deux coupes aa' et bb' différentes, la première est faite sous le caisson P/P^+ et la deuxième sous la grille. Suivant bb' , il existe sous la grille une couche accumulée (prolongement du canal). Ce phénomène, s'il est accentué via une optimisation géométrique de la grille, permet de diminuer la chute de tension à l'état passant (IGBT à tranchée ou IEGT pour Injection Enhanced Gate Transistor).

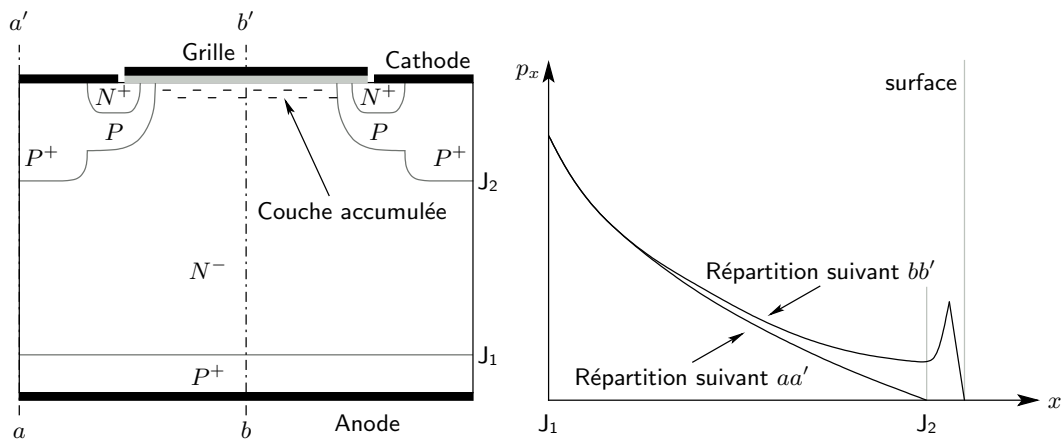


FIG. 1.18 – Répartition des porteurs dans la base durant l'état passant de l'IGBT.

b) Étude dynamique

L'étude dynamique d'un cycle de commutation passe par l'analyse de la phase d'amorçage et de blocage.

Le comportement dynamique est fortement lié à la charge et la décharge des capacités inter-électrodes de l'IGBT. Ces capacités sont données dans les spécifications techniques

des constructeurs sous les appellations suivantes :

- capacité d'entrée $C_{ISS} = C_{GS} + C_{GD}$,
- capacité de sortie $C_{OSS} = C_{GD} + C_{DS}$,
- capacité de contre-réaction (également nommée capacité « Miller ») $C_{RSS} = C_{GD}$.

Nous préférons dans le cadre d'une approche physique utiliser les capacités grille-source C_{GS} , grille-drain C_{GD} et drain-source C_{DS} .

Phase d'amorçage

L'électrode de commande de l'IGBT est contrôlée en tension à l'instar de l'ensemble des structures à grille isolée. La mise en conduction de l'IGBT est effective quand la tension aux bornes de la capacité C_{GS} est supérieure à la tension de seuil V_{th} . Généralement, une tension V_{GK} largement supérieure (dans un rapport 3) à V_{th} est appliquée pour faire fonctionner l'IGBT dans son régime ohmique et de manière robuste. Le contrôle du courant de grille au travers de la résistance de grille permet de régler la vitesse de commutation à l'amorçage (dI_A/dt) : il s'agit simplement de la charge d'une capacité C_{GS} au travers de la résistance de grille.

À la fermeture, sur charge résistive pure, hormis le circuit de commande, la dynamique de la commutation ne dépend que des caractéristiques intrinsèques de la structure. Cependant, dans un convertisseur de puissance, l'IGBT est généralement associé à une diode de puissance dont le rôle est d'assurer la phase de roue libre.

Les séquences de fonctionnement d'une phase d'amorçage sur charge inductive pure et dans une configuration cellule de commutation (fig. 1.19) sont les suivantes :

- pendant la durée t_0 , l'IGBT est bloqué et supporte à ses bornes de puissance la tension d'alimentation E . Le courant de charge I_{ch} passe par la diode de roue libre. Dès l'application de la tension de commande V_{com} , le courant de grille charge les capacités C_{GS} et C_{GD} . La tension V_{GK} croît jusqu'à la tension de seuil V_{th} . Tant que $V_{GK} < V_{th}$, le courant de drain reste quasi nul et est appelé courant sous le seuil. À la fin de cette durée t_0 , $V_{GK} = V_{th}$.
- pendant la durée t_1 , le canal de la section MOS est formé. Le courant I_A commence à croître proportionnellement à la tension V_{GK} appliquée. L'inductance de maille L_m provoque alors une chute de la tension V_{AK} égale à $L_m(dI_A/dt)$.
- pendant les durées t_2 et t_3 : c'est la phase de recouvrement de la diode. La charge stockée dans la base de cette dernière s'évacue sous forme d'un courant de recouvrement qui se répercute par un pic de courant sur I_A . À la fin de la durée t_2 , la tension aux bornes de la diode commence à croître. V_{AK} diminue de façon complémentaire

et plus rapidement car la capacité C_{GD} est faible pour une forte V_{AK} . À la fin de t_3 , la phase de recouvrement de la diode est terminée et elle se trouve donc à l'état bloqué.

- pendant la durée t_4 , le courant de grille charge la capacité C_{GD} selon la relation ($dV_{AK}/dt = -I_G/C_{GD}$). Cependant comme la capacité C_{GD} est très dépendante du potentiel à ses bornes (contre réaction entre dV_{AK}/dt et C_{GD}), I_G est maintenu presque constant. Comme $V_{com} = R_G I_G + V_{GK}$, la tension $V_{GK} = V_{GK \text{ Miller}}$ reste constante : c'est la plateau Miller.
- pendant la durée t_5 , la tension V_{AK} atteint sa valeur finale V_{AKsat} qui correspond à la chute de tension à l'état passant. La grille continue de se charger jusqu'à ce que V_{GK} atteigne sa valeur finale.

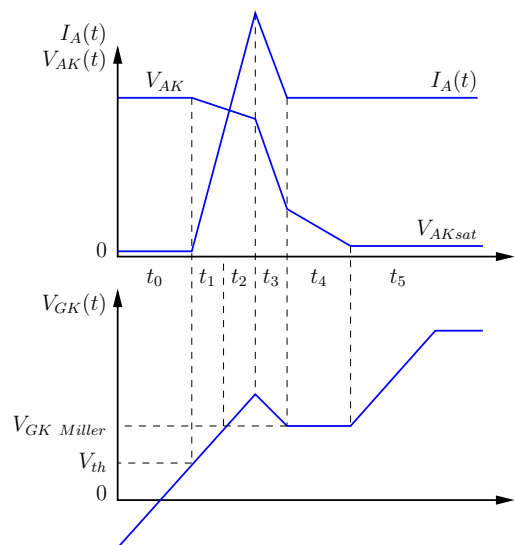


FIG. 1.19 – Formes d'ondes de la phase d'amorçage d'un IGBT.

Phase de blocage

Pour bloquer un composant IGBT dans son fonctionnement normal, il suffit d'annuler le canal du MOS en appliquant une tension $V_{GK} < V_{th}$. Le blocage s'effectue à l'aide d'une tension nulle sur la grille (la grille est court-circuitée avec la cathode). Dans la pratique, une tension négative est appliquée afin d'assurer un blocage efficace et robuste du canal. Les séquences de fonctionnement d'une phase de blocage sur charge inductive pure et dans une configuration cellule de commutation (fig. 1.20) sont les suivantes :

- pendant la durée t_6 , la tension V_{com} passe de son niveau haut à son niveau bas. La capacité $C_{GS} + C_{GD}$ se 'décharge' jusqu'à $V_{GK} = V_{GK \text{ Miller}}$.
- pendant la durée t_7 , la tension V_{AK} augmente alors que le courant I_A décroît lors de cette phase de plateau Miller. À la fin de t_7 , il apparaît une surtension due à

l'inductance de maille au même titre que pendant la durée t_1 de la phase d'amorçage. En fonction de la valeur de l'inductance L_m , cette surtension peut être importante et provoquer la destruction du composant.

- pendant la durée t_8 , le courant I_A décroît rapidement de manière proportionnelle à V_{GK} . Lorsque cette dernière est inférieure à V_{th} ; le canal du MOS disparaît et la base du transistor *PNP* n'est donc plus alimentée en porteurs.
- la durée t_8 correspond à la phase de courant de queue. Ce courant correspond à la disparition par recombinaison des porteurs stockés dans la région de base de l'IGBT.

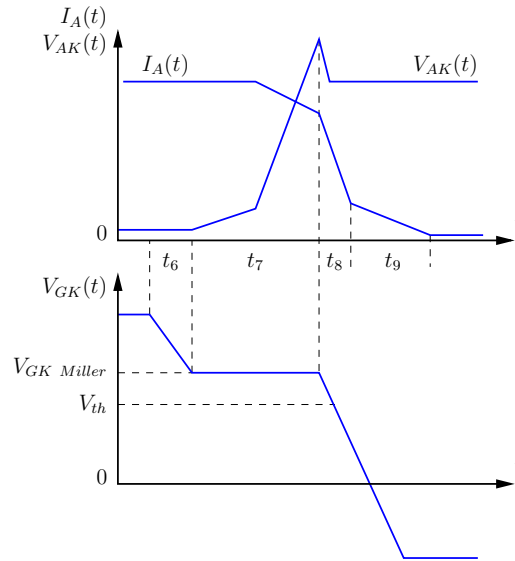


FIG. 1.20 – Formes d'ondes de la phase de blocage d'un IGBT.

1.5.3 Déclenchement du thyristor parasite : le 'latch-up' [2]

Comme cela a été présenté dans la section 1.5.2, la structure interne de l'IGBT possède deux transistors bipolaires *NPN* et *PNP* imbriqués qui peuvent sous certaines conditions se déclencher en mode thyristor. Le déclenchement de ce thyristor parasite doit être inhibé car il entraîne la perte du contrôle de l'IGBT. Si un tel phénomène se produit, le seul moyen de bloquer la structure est le passage par zéro de la tension anode-cathode.

Le processus de déclenchement du thyristor parasite est le suivant : une fraction des porteurs définissant le courant I_A circulant normalement dans la résistance R_P sous l'émetteur N^+ peut polariser en direct la jonction J_3 (voir fig. 1.15(b)). Si cette jonction est polarisée en direct, le transistor *NPN* devient passant et alimente alors la base du transistor *PNP*.

Il existe deux types de latch-up : le statique et le dynamique. Le premier est obtenu lorsque le composant est à l'état passant (faible V_{AK}) et que I_A excède une valeur critique I_h . Le second intervient durant les commutations, lorsque V_{AK} et I_A sont importants. Ainsi, les densités de courant impliquées sont très différentes suivant le type de latch-up mais aussi de l'environnement de l'IGBT. Par exemple, dans des applications AC, le latch-up peut être arrêté, de part le passage dans l'alternance négative de la tension anode-cathode.

Le latch-up dynamique apparaît à l'ouverture de l'IGBT lors de la fermeture rapide de la section MOS qui crée un courant de trous qui peut être suffisamment grand pour polariser en direct la jonction émetteur N^+ /caisson P . La solution pour éviter ce problème est simplement d'avoir une résistance de grille suffisamment grande pour que la vitesse de commutation soit assez faible pour que les trous ne soient pas évacués par la cathode mais se recombinent dans la région de drift. De nombreuses règles de design peuvent être appliquées afin d'éviter le départ en latch-Up. Parmi les plus courantes, l'ajout d'une implantation P^+ dans le caisson de type P permet de diminuer la résistance de latch-up par une augmentation du dopage [12]. Cette technique est utilisée aussi bien dans les structures à technologie planar qu'à tranchées.

1.5.4 Structures et topologies

De nombreuses structures d'IGBT existent dans le commerce. Le choix de l'une d'entre elles est conditionné par le déplacement du curseur des performances du compromis conduction/commutation. En effet, la volonté de diminuer la chute de tension à l'état passant passe donc par une augmentation de la modulation de conductivité de la région de base en y augmentant la présence de porteurs. La contrepartie sera naturellement une réduction des performances dynamiques. Il existe à l'heure actuelle deux grandes familles de géométrie de grille :

- les IGBTs à grille planar.
- les IGBTs à grille en tranchées ('trench').

L'influence de la géométrie de la grille sur les performances des IGBTs à tranchées sera développée dans le chapitre 2.

Il existe également dans ces deux grandes familles plusieurs types de design de l'anode :

- les IGBTs Non Punch Through ou à contrôle d'injection (Fig. 1.21(a)).
- les IGBTs Punch Through ou à couche tampon (Fig 1.21(b)).
- les compromis entre ses deux dernières technologies.

L'allure de la répartition du champ électrique dans les bases des structures NPT et PT sont données figures 1.21(a) et 1.21(b) respectivement. Les traits pleins correspondent à une tension V_{AK} positive, les traits pointillés à une tension V_{AK} négative. Seule la structure NPT permet d'obtenir une bidirectionnalité en tension à la seule condition que la jonction J_1 soit correctement protégée à l'aide d'une technique de garde adaptée. C'est le cas du MOS Bidirectionnal Switch (MBS) [11]. Dans le cas de la structure PT, la couche tampon N^+ ne permet pas de tenir la tension en inverse. Malgré une profondeur de base N^- plus faible, la répartition biseautée du champ électrique dans une structure PT optimisée peut permettre d'obtenir des tenues en tension équivalentes aux structures NPT. Ainsi, pour des tenues en tension équivalentes, les structures à couche tampon possèdent une chute de tension à l'état passant plus faible. Par ailleurs, cette couche supplémentaire diminue l'injection de porteurs du côté anode permettant ainsi une amélioration des caractéristiques dynamiques (courant de queue). Il faut noter aussi que l'impact de la diminution de la conductivité de la région de base sur la contribution ohmique est relativement faible.

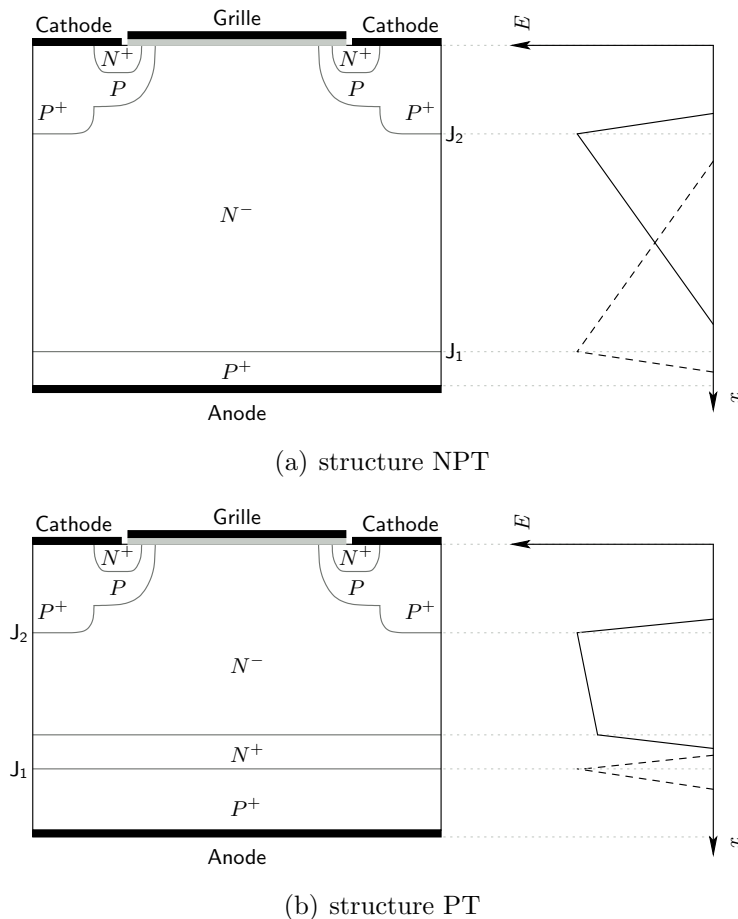


FIG. 1.21 – Vue en coupe de structures IGBT et répartition du champ électrique sous polarité directe (lignes continues) et inverse (lignes discontinues).

La tendance actuelle chez les différents fabricants est de développer des composants possédant les avantages de conductivité élevée des structures NPT et de dynamique des structures PT. La solution couramment adoptée passe par la matérialisation d'une couche tampon modérément dopée et plus profonde afin de casser le champ électrique sans dégrader l'injection de porteurs dans la base. De nombreuses appellations commerciales sont proposées :

- le Field Stop IGBT (FS IGBT) [13].
- le Soft Punch Through (SPT IGBT) [14].
- le High Conductivity IGBT (HiGT) [15].
- le Carrier Stored Trench Gate Bipolar Transistor (CSTBT) [16].

La conception des IGBTs étant multicellulaires, l'augmentation du calibre en courant passe nécessairement par l'augmentation du nombre de cellules mises en parallèle dans la surface active du composant. Pour des raisons de coût lié à la surface de silicium occupée, les topologies adoptées doivent permettre l'intégration d'un maximum de cellules pour une surface minimum. Cette apparente contradiction est surmontée grâce à la conception de la cellule élémentaire qui se doit de développer une largeur de canal maximum pour une surface de silicium donnée. Cependant, une densification excessive dégrade la tenue au court-circuit liée à une problématique thermique. Les topologies des composants verticaux à grille MOS et particulièrement les composants IGBT sont donc très variées.

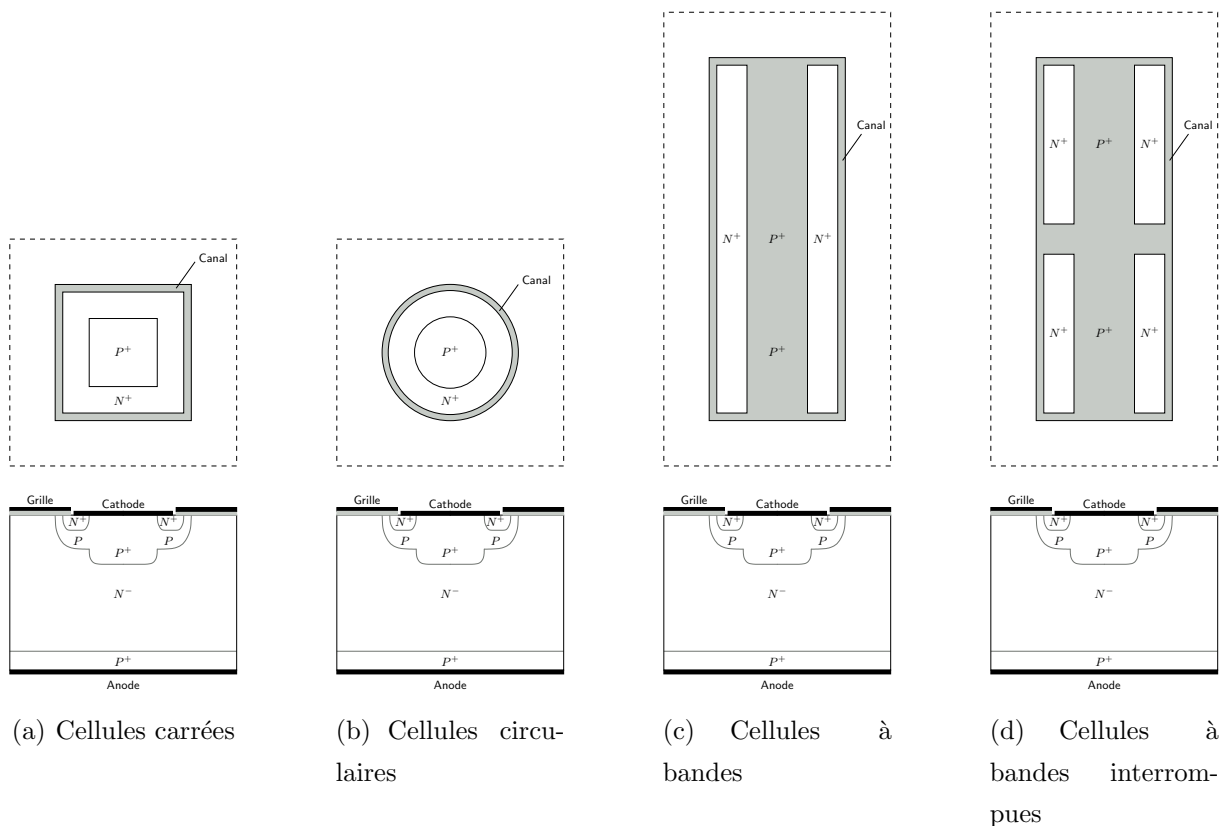


FIG. 1.22 – Topologies de cellules élémentaires.

Les topologies les plus répandues sont :

- les cellules carrées alignées (Fig. 1.22(a)).
- les cellules circulaires (Fig. 1.22(b)).
- les cellules à bandes (Fig. 1.22(c)).
- les cellules à bandes interrompues (Fig. 1.22(d)).

Il est à noter que ces dernières améliorent le contact de cathode en facilitant le court-circuit émetteur N^+ /caisson P .

1.5.5 Influence des paramètres physiques sur les performances

Les performances des IGBTs peuvent être ajustées en jouant sur le paramètre physique qu'est la durée de vie des porteurs dans la base. Ce contrôle de durée de vie est généralement obtenu en irradiant d'électrons la base de l'IGBT. Ce procédé a l'inconvénient d'introduire également dans l'oxyde des charges positives ce qui dégrade la tension de seuil du MOS : l'utilisation d'un procédé à base température permet de régler ce problème. Une réduction des pertes à l'ouverture est donc obtenue grâce à une réduction de la durée de vie mais aussi grâce à une réduction du gain du transistor PNP .

1.6 Influence de la température

Le comportement en température des composants bipolaires dépend du sens de variation de ses paramètres physiques en fonction de la température (concentration intrinsèque, mobilité, durée de vie, tension de seuil,...). Ces sens de variation n'étant pas les mêmes suivant les paramètres, le comportement global du composant avec la température va dépendre des conditions de fonctionnement (faible ou fort niveau de courant) mais aussi de la structure qui va privilégier la dépendance en température de certains paramètres.

1.6.1 Comportement en température de l'IGBT

Pour les explications qui suivent, la chute de tension aux bornes du composant $V_{AK_{sat}}$ à l'état passant sera la somme de la tension entre le drain et la source du MOS, de la contribution ohmique de l'IGBT (soit la chute de tension dans la base large et peu dopée) et de la tension de Boltzmann de la jonction émettrice (jonction émetteur P^+ /base N^-).

Pour la mise en parallèle de puces IGBT, le comportement en température des composants peut soit être bénéfique au système soit conduire à un emballement thermique et la destruction des composants. En effet, sur la chute de tension à l'état passant, un

coefficient de température positif va favoriser un équilibre de courant entre les différentes puces en parallèle lors du régime permanent. Par exemple, pour deux puces en parallèle, la puce qui va chauffer le plus va avoir tendance à faire passer moins de courant à une chute de tension à l'état passant donnée. La somme de deux courants des puces étant égale : c'est l'autre puce qui devra faire passer plus de courant et donc chauffer plus : ce comportement va donc conduire à un équilibre thermique. Par contre, si le coefficient en température de la chute de tension à l'état passant est négatif, l'effet inverse va se produire et c'est la puce qui va le plus chauffer qui va avoir tendance à faire passer le plus de courant d'où l'emballement thermique.

Structure NPT

Dans cette structure, la diminution de la tension de seuil et de la tension de jonction émettrice avec la température va avoir tendance à augmenter le courant passant pour une $V_{AK_{sat}}$ donnée et ce, à faible tension de grille alors que la dégradation des mobilités va dégrader la contribution ohmique dans des conditions de fort courant passant. La contribution de la dépendance en température de la durée de vie est négligeable tout comme l'injection du côté anode. La figure 1.23(a) donne un exemple de caractéristique statique d'un IGBT NPT pour deux températures à V_{GK} fixe.

Structure PT

L'ajout de la couche tampon permet de réduire l'injection de trous dans la base large et peu dopée et par conséquent 'retarde' l'influence de la contribution ohmique à la chute totale de tension $V_{AK_{sat}}$. Par conséquent, il existe un point de croisement sur la caractéristique statique d'un IGBT PT entre deux températures. Au dessous de ce point, pour des courants et des tensions faibles, le coefficient de température de $V_{AK_{sat}}$ est négatif : c'est la dépendance en température de la tension de jonction et de la tension du MOS qui sont prépondérantes. Au delà de ce point, pour des forts courants et de fortes tensions, c'est la dépendance en température de la tension ohmique qui favorise un coefficient de température de $V_{AK_{sat}}$ positif. La figure 1.23(b) donne un exemple de caractéristique statique d'un IGBT PT pour deux températures à V_{GK} fixe.

La structure PT pose donc un problème pour la mise en parallèle de composants. Pour remédier à ce défaut, le recours un procédé de réduction de durée de vie en bombardant la face arrière d'électrons est utilisé. Ainsi, une réduction locale de la durée de vie permet de descendre le point de croisement le long de la courbe statique vers des courants et des tensions plus faibles.



FIG. 1.23 – Caractéristiques statiques d'IGBT en fonction de la température.

1.6.2 Comportement en température de la diode PiN

Le sens de variation de la chute de tension de la diode à l'état passant ressemble à celui de l'IGBT PT. À faible niveau de courant, la tension de jonction impose un coefficient de température négatif au travers de la concentration intrinsèque et de l'unité thermodynamique. À fort niveau de courant, c'est la diminution des mobilités qui va imposer un coefficient de température positif.

1.7 Modèle de composants à semiconducteurs actifs

1.7.1 Les différents types de modèles

Différents types de modèles apparaissent suivant le niveau de modélisation désiré. Ils sont au nombre de trois :

- les modèles comportementaux.
- les modèles physiques.
- les modèles à éléments finis.

Pour une étude système, les modèles comportementaux sont privilégiés pour leur simplicité et leur rapidité de convergence. Ceux-ci se comportent comme une boîte noire et leur fonction est de représenter un composant ou système sans tenir compte des phénomènes internes qui régissent son fonctionnement. Ils sont représentés par des formules mathématiques qui n'ont aucune valeur physique. Simple d'utilisation et facile à mettre en oeuvre, ils possèdent un domaine de validité étroit et ne peuvent s'inscrire dans une démarche fine de conception prédictive.

Pour une étude plus précise où interviennent des phénomènes extrêmes de fonctionnement et dans la cas du prototypage virtuel, les modèles analytiques physiques sont préférés. Ils sont régis par des équations représentant les phénomènes physiques internes et cela de manière indépendante des conditions externes. Pour les composants semiconducteurs, ces

modèles font malgré tout appel à des hypothèses simplificatrices (voir section 1.7.2). Ces modèles sont de fait plus complexes et entraînent à la fois des difficultés de convergence et des temps de calcul plus longs. De plus, l'utilisation de ce type de modèle demande aux concepteurs d'être au moins un amateur éclairé à défaut d'être un homme de l'état de l'art.

Enfin, dans une démarche strictement orientée conception de composant semiconducteur : l'utilisation de logiciels à éléments ou différences finis est indispensable. Ces modèles permettent de simuler le comportement interne d'une structure semiconductrice en résolvant les équations fondamentales (Poisson, chaleur, continuité ...). Ainsi, des phénomènes inaccessibles par la mesure dans le cristal semiconducteur peuvent être analysés. Outre des temps de simulation élevés, la difficulté de ce type de modélisation numérique réside dans le maillage de la structure en différents points où seront résolues les équations fondamentales. Celui-ci doit être fin dans les zones du cristal où les phénomènes sont présents et assez grossier dans les zones où il ne se passe rien pour ne pas alourdir les temps de simulation. Il convient donc d'avoir une connaissance approfondie en physique des semiconducteurs pour obtenir des résultats de simulation fiables.

1.7.2 **Modèle physique distribué de composant bipolaire**

Approche régionale

La méthodologie de modélisation présentée est basée sur une approche régionale des composants semiconducteurs. Elle consiste à identifier les régions physiquement et/ou électriquement différentiables du composant et à créer un sous-modèle pour chacune d'elles. Les premières d'entre elles sont délimitées par les jonctions métallurgiques. Ce sont les bases larges et faiblement dopées du composant, les grilles MOS, les émetteurs fortement dopés, les caissons, les couches tampons... Ces régions possèdent par définition des frontières fixes. Les secondes sont les zones de charge d'espace, les couches accumulées, inversées ou encore dépeuplées. Leurs comportements sont régis par le niveau de polarisation du composant. Ces dernières possèdent des frontières mobiles. Les sous-modèles établis pour chacune de ces régions sont ensuite reliés entre eux grâce à la continuité des courants et des concentrations de porteurs aux frontières pour construire le modèle complet du composant. Le tableau 1.2 présente quelques exemples de sous-modèles des régions à prendre en compte pour modélisation complète de composants bipolaires.

Région	PiN diode	IGBT NPT	IGBT PT	GTO	BJT
Base	✓	✓	✓	✓	✓
Émetteur	✓	✓	✓	✓	✓
Couche tampon			✓	✓	
Caisson		✓	✓		✓
Zone de charge d'espace	✓	✓	✓	✓	✓
Région MOS		✓	✓		

TAB. 1.2 – Composition des modèles de composants de type bipolaire.

Hypothèses simplificatrices

La première des hypothèses est celle d'unidimensionnalité. Elle est valable intuitivement dans les composants simples type diode PiN : l'épaisseur de base large et peu dopée est très faible devant la largeur de la puce et les différentes interfaces dans la structure sont parallèles : les écarts dus aux effets de bord peuvent être négligés. Cette affirmation peut-être contestable dans bon nombre d'autres composants où les lignes de courant peuvent suivre des directions totalement différentes comme dans l'IGBT à grille de type planar par exemple où le courant traversant le MOS est perpendiculaire au courant vertical qui traverse la base large et peu dopée. De même, les lignes de courant seront beaucoup plus concentrées dans le canal du MOS que dans la base. De plus, les composants bipolaires comme les IGBTs sont composés d'un grand nombre de cellules élémentaires mises en parallèle dans le silicium. Cependant, dans nos modèles, la variation de grandeurs spatiales n'intervient que dans le sous-modèle de la base large et peu dopée vu l'aspect distribué de la répartition des porteurs. Les autres sous-modèles sont compacts, et ne font pas appel à ses variations spatiales de position, ainsi l'hypothèse d'unidimensionnalité reste valable.

Les autres hypothèses de travail sont que la base large et peu dopée est quasi-neutre et en haute injection : c'est-à-dire que les concentrations de trous p et d'électrons n sont sensiblement égales quelque soit la position dans la base.

1.7.3 Les sous-modèles électriques

Le modèle de la base large et peu dopée

Le comportement des porteurs dans la région de base est décrit par l'équation de diffusion ambipolaire. Nous allons établir cette équation. Avec les hypothèses simplificatrices établies, nous pouvons écrire les équations de densités de courants de trous et d'électrons

J_p et J_n qui sont respectivement :

$$J_p = qD_p \left(\frac{p}{U_t} E - \frac{\partial p}{\partial x} \right) \quad (1.2)$$

$$J_n = qD_n \left(\frac{n}{U_t} E + \frac{\partial n}{\partial x} \right) \quad (1.3)$$

où q représente la charge élémentaire, D_n et D_p les constantes de diffusion des électrons et des trous respectivement et U_t l'unité thermodynamique. En éliminant le champ électrique E de ses équations, l'équation suivante est obtenue :

$$\frac{J_n}{D_n} - \frac{J_p}{D_p} = 2q \frac{\partial p}{\partial x} \quad (1.4)$$

Les équations de continuité aux concentrations de trous et d'électrons p et n respectivement sont les suivantes :

$$\frac{\partial p}{\partial t} = -\frac{p}{\tau} - \frac{1}{q} \frac{\partial J_p}{\partial x} \quad (1.5)$$

$$\frac{\partial n}{\partial t} = -\frac{n}{\tau} + \frac{1}{q} \frac{\partial J_n}{\partial x} \quad (1.6)$$

où τ est la durée de vie des porteurs.

Les équations (1.4,1.5 et 1.6) mènent à l'équation classique et fondamentale de diffusion ambipolaire (éq. 1.7).

$$D \frac{\partial^2 p(x,t)}{\partial^2 x} = \frac{p(x,t)}{\tau} + \frac{\partial p(x,t)}{\partial t} \quad (1.7)$$

$$\text{avec } D = \frac{2D_n D_p}{D_n + D_p} \quad (1.8)$$

où $p(x,t)$ est la concentration des porteurs et D la constante de diffusion ambipolaire. D et τ sont supposées indépendantes de la position x . Deux exemples de répartition des porteurs sont donnés figures 1.24 et 1.25 en régime de saturation et de désaturation avec comme conditions aux limites les équations 1.9 et 1.10 à gauche et à droite de la zone de stockage.

$$f_g(t) = \left. \frac{\partial p(t)}{\partial x} \right|_{x_g} = \frac{1}{2qS} \left(\frac{I_{ng}}{D_n} - \frac{I_{pg}}{D_p} \right) \quad (1.9)$$

$$f_d(t) = \left. \frac{\partial p(t)}{\partial x} \right|_{x_d} = \frac{1}{2qS} \left(\frac{I_{nd}}{D_n} - \frac{I_{pd}}{D_p} \right) \quad (1.10)$$

où S représente la surface active du composant, (I_{ng}, I_{pg}) et (I_{nd}, I_{pd}) les courants d'électrons et de trous aux frontières x_g et x_d respectivement.

Principe de résolution de l'équation de diffusion ambipolaire La solution analytique de l'équation de diffusion ambipolaire est bien connue en statique, mais en dy-

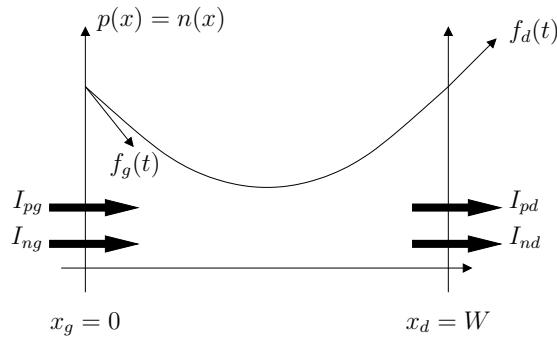


FIG. 1.24 – Répartition des porteurs dans la base en régime saturé.

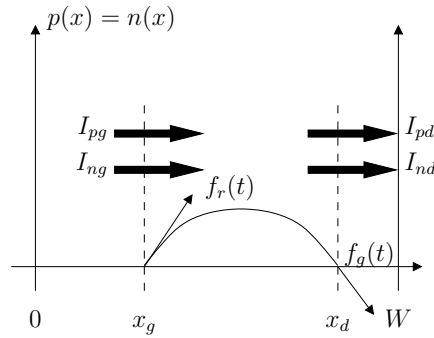


FIG. 1.25 – Répartition des porteurs dans la base en désaturation.

namique, aucune solution n'existe. Pour cela, un développement en série de Fourier (éq. 1.11) peut être utilisé comme solution de l'équation 1.7.

$$p(x, t) = V_o(t) + \sum_{k=1}^{\infty} V_k(t) \cos \frac{k\pi(x - x_g)}{(x_d - x_g)} \quad (1.11)$$

où x_d et x_g sont la position des frontières respectivement droite et gauche de la zone de stockage. Les coefficients $V_o(t)$ et $V_k(t)$ sont définis par les équations 1.12 et 1.13.

$$V_o(t) = \frac{1}{(x_d - x_g)} \int_{x_g}^{x_d} p(x, t) dx \quad (1.12)$$

$$V_k(t) = \frac{2}{(x_d - x_g)} \int_{x_g}^{x_d} p(x, t) \cos \left(\frac{k\pi(x - x_g)}{(x_d - x_g)} \right) dx \quad (1.13)$$

Cette solution en développement de Fourier $p(x, t)$ peut être introduite dans l'équation de diffusion ambipolaire. En multipliant chacun des membres de l'équation 1.11 par $\cos(n\pi(x - x_g) / (x_d - x_g))$ avec n entier, et en intégrant sur le domaine de la zone de stockage, les coefficients $V_k(t)$ deviennent un ensemble infini d'équations différentielles du premier ordre suivant la valeur de k (1.14 et 1.16).

Pour $k = 0$:

$$(x_d - x_g) \left(\frac{dV_o(t)}{dt} + \frac{V_o(t)}{\tau} \right) = D[f_d(t) - f_g(t)] - I_0(t) \quad (1.14)$$

avec

$$I_0(t) = \sum_{n=1}^{\infty} V_n(t) \left(\frac{dx_g}{dt} - (-1)^n \frac{dx_d}{dt} \right) \quad (1.15)$$

Pour $k \neq 0$:

$$\frac{(x_d - x_g)}{2} \left(\frac{dV_k(t)}{dt} + V_k(t) \left[\frac{1}{\tau} + \frac{Dk^2\pi^2}{(x_d - x_g)^2} \right] \right) = D[-(-1)^k f_d(t) - f_g(t)] - I_k(t) \quad (1.16)$$

avec

$$I_k(t) = \frac{V_k(t)}{4} \frac{d(x_g - x_d)}{dt} + \sum_{n=1, n \neq k}^{\infty} \frac{n^2}{n^2 - k^2} V_n(t) \left(\frac{dx_g}{dt} - (-1)^{k+n} \frac{dx_d}{dt} \right) \quad (1.17)$$

L'équation de diffusion ambipolaire se réduit alors à un système infini d'équations différentielles du premier ordre. Grâce à une analogie électrique, ces équations peuvent être représentées à l'aide d'un circuit électrique équivalent constitué de deux lignes paire et impaire. Ces deux circuits sont facilement programmables dans un logiciel de type circuit tel que Saber[®] (cf. fig. 1.26). Ces lignes sont composées d'une infinité de cellules RC élémentaires où la tension aux bornes de chaque cellule représente un coefficient $V_k(t)$ de la série de Fourier.

Ces cellules élémentaires de rang k sont composées d'une résistance R_k , d'un condensateur C_k et d'une source de courant $I_k(t)$ mis en parallèle. Ces composants sont décrits par les équations 1.18, 1.19, 1.21 et 1.20 respectivement.

Pour $k = 0$:

$$C_0 = x_d - x_g \quad (1.18)$$

$$R_0 = \frac{\tau}{x_d - x_g} \quad (1.19)$$

Pour $k \neq 0$:

$$C_k = \frac{x_d - x_g}{2} \quad (1.20)$$

$$R_k = \frac{2}{x_d - x_g} \frac{1}{\frac{1}{\tau} + \frac{k^2\pi^2 D}{(x_d - x_g)^2}} \quad (1.21)$$

Les deux lignes paire et impaire sont excitées par une source de courant $I_{e_{pair}}(t)$ et $I_{e_{impair}}(t)$ dont les expressions en fonction des courants d'entrée et de sortie sont données équations 1.22 et 1.23.

$$I_{e_{pair}}(t) = D[f_d(t) - f_g(t)] = \frac{I_{pg} - I_{pd}}{qS} \quad (1.22)$$

$$I_{e_{impair}}(t) = -D[f_d(t) + f_g(t)] = \frac{D}{2qS} \left(\frac{I_{ng} + I_{nd}}{D_n} - \frac{I_{pg} + I_{pd}}{D_p} \right) \quad (1.23)$$

Limitation du nombre de cellules Bien évidemment, il est impossible de réaliser des lignes possédant un nombre infini de cellules élémentaires. Une troncature est donc nécessaire. Deux résistances de troncatures sont donc ajoutées en série à ces lignes pour avoir un nombre finis de cellules pour son implantation logicielle. Ces résistances (éq. 1.24 et 1.25) sont calculées de manière à retrouver analytiquement la solution exacte de l'équation de diffusion ambipolaire en régime statique. Le nombre maximum de cellules utilisées est noté n_{max} .

$$R_{add_{paire}} = \frac{1}{2q} \sqrt{\frac{\tau}{D}} \frac{\cosh\left(\frac{x_d - x_g}{\sqrt{D\tau}}\right) + 1}{\sinh\left(\frac{x_d - x_g}{\sqrt{D\tau}}\right)} - \sum_{k=0 \text{ et } k \text{ pair}}^{n_{max}} R_k \quad (1.24)$$

$$R_{add_{impaire}} = \frac{1}{2q} \sqrt{\frac{\tau}{D}} \frac{\cosh\left(\frac{x_d - x_g}{\sqrt{D\tau}}\right) - 1}{\sinh\left(\frac{x_d - x_g}{\sqrt{D\tau}}\right)} - \sum_{k=1 \text{ et } k \text{ impair}}^{n_{max}} R_k \quad (1.25)$$

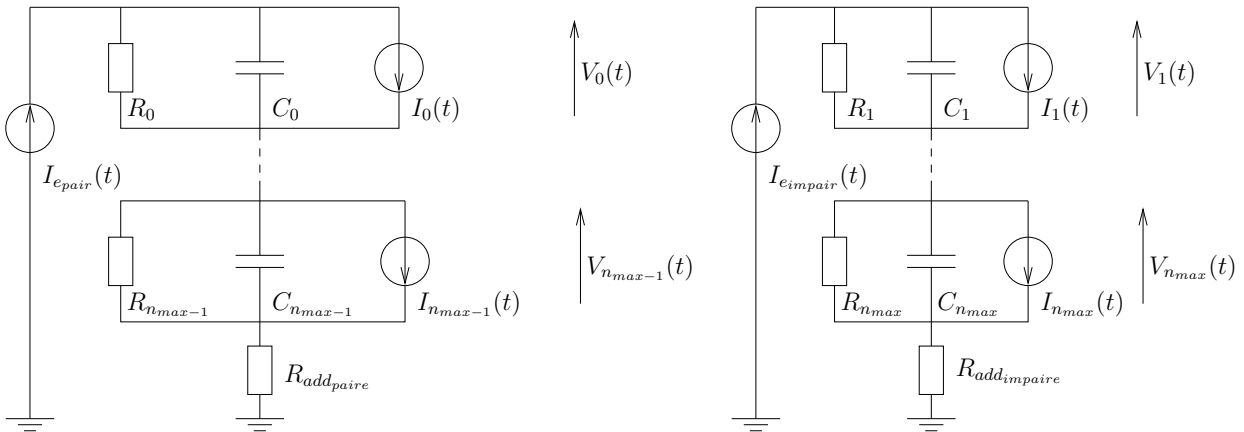


FIG. 1.26 – Circuit électrique équivalent à la répartition des porteurs dans la base.

Évolution des frontières de la zone de stockage Les frontières de la zone de stockage peuvent être soit mobiles, notamment lorsque la base est en régime de désaturation, soit fixes lorsque la base est noyée de porteurs (régime de saturation). Le système d'asservissement de la figure 1.27 permet de rendre compte de ce phénomène.

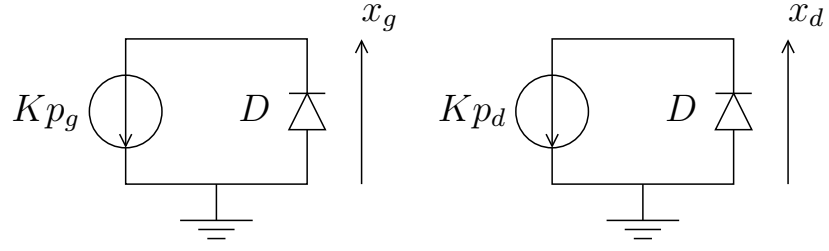


FIG. 1.27 – Asservissement des frontières de la base.

Ce système peut être décrit par les équations suivantes :

$$x_g(t) = I_{Sg} \cdot \exp\left(\frac{Kp_g(t)}{c_g} - 1\right) \quad (1.26)$$

$$W - x_d(t) = I_{Sd} \cdot \exp\left(\frac{Kp_d(t)}{c_d} - 1\right) \quad (1.27)$$

Dans le cas du régime de saturation, les concentrations de porteurs p_g et p_d sont positives. Les diodes D sont donc passantes et les tensions à leurs bornes sont les images de x_g et $(W - x_d)$. Dans le cas où les valeurs des concentrations de porteurs ont tendance à devenir négatives (valeurs fixées par les paramètres de l'asservissement), les diodes D se bloquent. Les tensions à leurs bornes augmentent naturellement et rendent compte ainsi de l'évolution des frontières de la zone de stockage. Les paramètres I_{Sg} , I_{Sd} , c_g et c_d doivent être tels que les diodes soient les plus idéales possibles. Cet asservissement permet de remonter aux équations 1.28, 1.29, 1.30 et 1.31 qui donnent respectivement la charge totale stockée, les concentrations de porteurs aux frontières et la concentration moyenne des porteurs dans la base :

$$Q_s = q \int_{x_g}^{x_d} p(x) dx \quad (1.28)$$

$$p_d(t) = V_o(t) + \sum_{k=2}^{\infty} V_k(t) - \sum_{k=1}^{\infty} V_k(t) \quad (1.29)$$

$$p_g(t) = V_o(t) + \sum_{k=1}^{\infty} V_k(t) \quad (1.30)$$

$$p_{base} = \frac{Q_s}{p_d(t) - p_g(t)} \quad (1.31)$$

Ces trois grandeurs permettent de lier la dynamique des porteurs dans la base avec la chute de tension ohmique dans la zone de stockage (éq. 1.32). Ajoutée à la tension 'Dember' (éq.1.33), la chute de tension totale dans la base large et peu dopée a pour

expression (éq.1.35) :

$$V_{\Omega} = \frac{I}{qS_{EP+}} \frac{p_d - p_g}{\mu_n N_D + (\mu_n + \mu_p)p_{base}} \quad (1.32)$$

$$V_{Dember} = 2U_t \frac{D_p}{D_n + D_p} \ln \left(\frac{p_d}{p_g} \right) \quad (1.33)$$

$$V_{Base} = V_{\Omega} + V_{Dember} \quad (1.34)$$

$$V_{Base} = \frac{J}{q} \int_{x_g}^{x_d} \frac{dx}{\mu_n N_D + (\mu_n + \mu_p)p} + U_t \int_{x_g}^{x_d} \frac{\frac{\partial(pn)}{\partial x}}{n(p + nD_n/D_p)} dx \quad (1.35)$$

Les émetteurs

Les émetteurs qui, idéalement, jouent le rôle de jonctions passantes pour les courants de majoritaires et bloquantes pour les minoritaires, peuvent être utilisés pour contrôler l'injection de porteurs d'une région à l'autre. Cela est le cas dans les IGBTs dits à 'contrôle d'injection' (Non Punch Through IGBT) qui, en limitant l'injection de porteurs dans la base, permettent d'obtenir un compromis chute de tension à l'état passant/charge stockée acceptable. Cette technique permet d'obtenir des résultats similaires au contrôle de la durée de vie des porteurs dont la technologie est plus difficile à maîtriser. La figure 1.28 représente un émetteur de type P^+/N^- avec les différents courants mis en jeu.

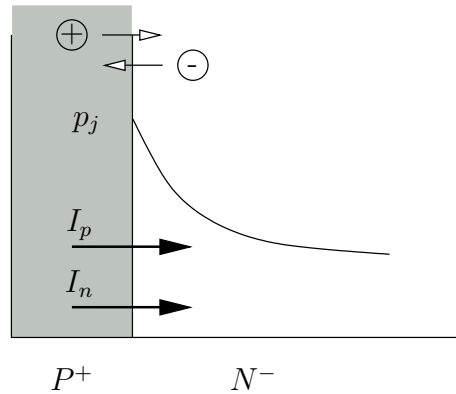


FIG. 1.28 – Représentation d'un émetteur.

L'utilisation du formalisme 'h' (coefficient de recombinaison d'émetteurs) permet de rendre compte du comportement des émetteurs au travers de l'équation 1.36 qui décrit le courant de minoritaire I_{min} :

$$I_{min} = qSh((pn) - n_i^2) \quad (1.36)$$

avec S la surface active du composant, (pn) la concentration de porteurs à la jonction, n_i la concentration intrinsèque et h le coefficient de recombinaison surfacique d'émetteur. h est décrit par l'équation suivante dans le cas où les porteurs minoritaires sont des trous

et pour un émetteur de type P :

$$h = \frac{D_n n_i^2 |P}{N_A n_i^2 |N} \left[\frac{1}{L_n} \coth \left(\frac{W_P}{L_n} \right) \right] \quad (1.37)$$

avec W_P la profondeur de l'émetteur, N_A la concentration d'atomes dopants, D_n la constante de diffusion des électrons et L_n la longueur de diffusion des électrons ($L_n = \sqrt{D_n \tau_n}$) où τ_P est la durée de vie des trous. $n_i^2 |P/N$ est la concentration intrinsèque de chacune des régions de la jonction émettrice.

Selon la technologie utilisée, trois catégories d'émetteurs existent :

- les émetteurs classiques fortement dopés. Peu sensibles à la température, ils ont des concentrations de dopage supérieures à 10^{18}cm^{-3} . Les coefficients de recombinaison varient alors de $1 \times 10^{-14} \text{cm}^4/\text{s}$ à $3 \times 10^{-14} \text{cm}^4/\text{s}$.
- les émetteurs minces et fortement dopés dit semi-transparents. Ils ont des concentrations comprises entre 10^{16}cm^{-3} et 10^{18}cm^{-3} . Leur profondeur physique est inférieure à $2 \mu\text{m}$. Ils permettent de limiter l'injection dans la base des IGBTs ou diodes rapides. h est beaucoup plus élevé que dans les émetteurs classiques et varie de $1 \times 10^{-11} \text{cm}^4/\text{s}$ à $1 \times 10^{-13} \text{cm}^4/\text{s}$.
- les émetteurs associés à une couche tampon. L'insertion de cette couche supplémentaire modérément dopée permet de réduire l'épaisseur de la base large et peu dopée tout en maintenant une tension de claquage par avalanche élevée. Cette couche est insérée en général entre l'émetteur P^+ coté anode d'un IGBT à base N . L'injection se fait donc à l'interface couche tampon/base du composant. Ce courant de minoritaires est alors la somme du courant classique de recombinaison de l'émetteur et le courant de recombinaison de la couche tampon (éq. 1.38 pour une couche tampon de type P^+).

$$I_{min} = qShN_D^+ p_{j_{P^+/N^+}} + \frac{Q_{stock}^+}{\tau_p^+} + \frac{dQ_{stock}^+}{dt} \quad (1.38)$$

$$\text{avec } Q_{stock}^+ = qSL_p^+ \frac{p_{j_{P^+/N^+}} + p_{xg}}{\text{sh} \left(\frac{W_p^+}{L_p^+} \right)} \cdot \left(\text{ch} \left(\frac{W_p^+}{L_p^+} \right) - 1 \right) \quad (1.39)$$

$$\text{et } p_{j_{P^+/N^+}} = \frac{\frac{I}{S} + q \sqrt{\frac{D_{pp}^+}{\tau_p^+}} \frac{p_{xg}}{\text{sh} \left(\frac{W_p^+}{L_p^+} \right)}}{q \sqrt{\frac{D_{pp}^+}{\tau_p^+}} \coth \left(\frac{W_p^+}{L_p^+} \right) + q \cdot h_{BL} \cdot N_d^+} \quad (1.40)$$

où $p_{j_{P^+/N^+}}$ est la concentration à l'interface P^+/N^+ , Q_{stock}^+ la charge stockée dans la couche tampon. L'exposant $+$ caractérise les paramètres de la couche tampon. Ces équations sont valables uniquement en statique. Cependant, la charge stockée

dans la couche tampon étant négligeable devant la charge stockée dans la base, elles resteront valables en régime dynamique.

Les zones de charge d'espace

Ces zones où les porteurs se déplacent essentiellement par conduction apparaissent en régime de commutation dans la base large et peu dopée du composant. Elles sont qualifiées de 'dépeuplées de porteurs' ou de 'drift' car la concentration apparente de porteurs est beaucoup plus faible que dans la zone de stockage. La zone dépeuplée correspond à une zone classique de transition d'une jonction polarisée en inverse alors que la zone de drift correspond à une zone de conduction électronique, au comportement quasiohmique. Dans la base, le champ électrique est négatif par rapport à la notation de l'axe des abscisses. Ce champ va donc provoquer un dépeuplement d'électrons du côté de l'émetteur P et un dépeuplement de trous du côté de l'émetteur N . La figure 1.29 illustre les différents mécanismes de transport pour la zone dépeuplée et pour la région de drift.

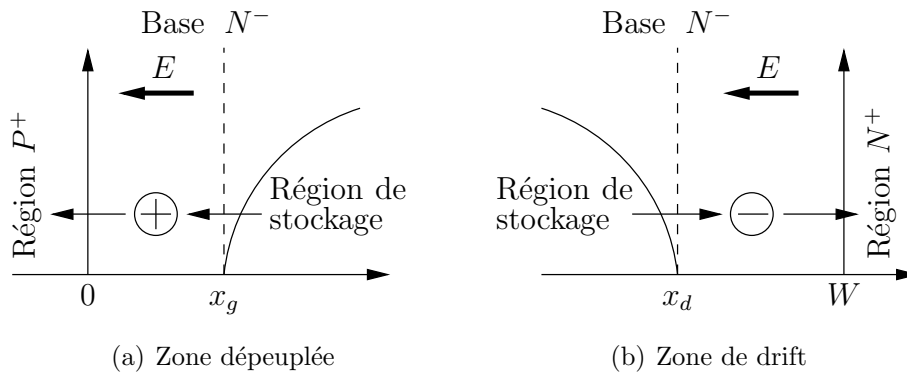


FIG. 1.29 – Mécanisme de transport dans la base de type N .

Le courant de déplacement lié à la variation du champ électrique est calculé en intégrant l'équation de Poisson unidimensionnelle (éq. 1.41). Ce courant est décrit par les équations 1.42 et 1.43 dans le cas d'une zone de charge d'espace côté anode et d'une zone de drift respectivement.

$$\frac{\partial E(x)}{\partial x} = \frac{\rho(x)}{\varepsilon_{Si}} \quad (1.41)$$

$$I_{dep_{depeuplee}} = \varepsilon_{Si} S \frac{\partial E_{max}}{\partial t} = -S \frac{d}{dt} \int_0^{x_g} \rho(x) dx \quad (1.42)$$

$$I_{dep_{drift}} = S \frac{d}{dt} \int_{x_d}^W \rho(x) dx \quad (1.43)$$

À fort niveau de courant, le champ électrique dans ces zones est considéré suffisamment élevé pour que les porteurs se déplacent à leur vitesse limite (ν_{nl} pour les électrons et ν_{pl} pour les trous). Cette approximation de vitesse limite permet d'établir la densité de

charge d'espace pour la zone dépeuplée (éq. 1.44) et pour la zone de drift (éq. 1.45). Les expressions du courant de déplacement pour la zone dépeuplée (éq. 1.46) et pour la zone de drift (éq. 1.47) dans la cas d'une base de type N en sont alors déduites.

$$\rho_{depeuplee} \approx q \left(N_D + \frac{|J_p|}{q\nu_{pl}} \right) \quad (1.44)$$

$$\rho_{drift} \approx q \left(N_D - \frac{|J_n|}{q\nu_{nl}} \right) \quad (1.45)$$

$$I_{depdepeuplee} = -qSN_D \frac{dx_g}{dt} - qS \frac{d}{dt} \left[x_g \frac{|J_p|}{\nu_{pl}} \right] \quad (1.46)$$

$$I_{depdrift} = qSN_D \frac{d(W - x_d)}{dt} - qS \frac{d}{dt} \left[(W - x_d) \frac{|J_n|}{\nu_{nl}} \right] \quad (1.47)$$

Le courant total est donné par la somme du courant de trous, d'électrons et de déplacement calculés ci-dessus. La tension supportée par la ZCE est calculée par intégration double de l'équation de Poisson pour la zone dépeuplée (éq. 1.48) et pour la zone de drift (éq. 1.49).

$$V_{ZCEg} = \int_0^{x_g} \int_x^{x_g} \frac{\rho(u)}{\varepsilon_{Si}} du = -\frac{q}{2\varepsilon_{Si}} \left[N_D - \frac{|J_{n_{x_g}}|}{q\nu_{nl}} + \frac{|J_{p_{x_g}}|}{q\nu_{pl}} \right] x_g^2 \quad (1.48)$$

$$V_{ZCEd} = \int_{x_d}^W \int_x^W \frac{\rho(u)}{\varepsilon_{Si}} du = \frac{q}{2\varepsilon_{Si}} \left[N_D - \frac{|J_{n_{x_d}}|}{q\nu_{nl}} + \frac{|J_{p_{x_g}}|}{q\nu_{pl}} \right] (W - x_d)^2 \quad (1.49)$$

La section MOS

Le modèle de la section MOS utilisé dans les associations de type MOS/bipolaire tel que l'IGBT est tirée de la théorie des transistors VDMOS [17]. Elle est modélisée classiquement par une source de courant et trois capacités parasites (Fig. 1.30).

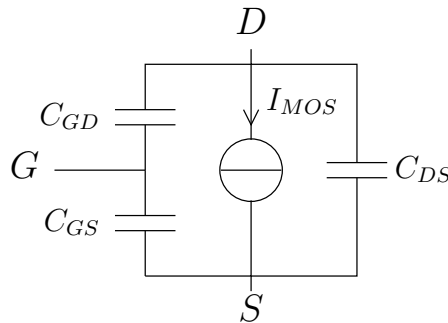


FIG. 1.30 – Schéma équivalent de la section MOS.

Les expressions statiques du courant I_{MOS} pour une structure à canal N et en fonction

des trois régimes de fonctionnement sont données par les équations suivantes :

$$I_{MOS} = K_P \left[(V_{GS} - V_{th})V_{DS} - \frac{V_{DS}^2}{2} \right] \text{ si } V_{GS} > V_{th} \text{ et } V_{DS} < V_P \quad (1.50)$$

$$I_{MOS} = K_P \left[(V_{GS} - V_{th})V_P - \frac{V_P^2}{2} \right] \text{ si } V_{GS} > V_{th} \text{ et } V_{DS} > V_P \quad (1.51)$$

$$I_{MOS} = I_{sn0} \left[\exp\left(\frac{-|V_{DS}|}{U_t}\right) - 1 \right] \text{ si } V_{GS} < V_{th} \quad (1.52)$$

avec K_P la transconductance, V_{GS} la tension grille-source, V_{th} la tension de seuil, V_{DS} la tension drain-source, V_P la tension de pincement. Les trois types de fonctionnement du MOS sont les suivants :

- l'équation 1.50 décrit le fonctionnement linéaire, appelé encore 'ohmique' ou 'non pincé'.
- l'équation 1.51 décrit le fonctionnement pincé, appelé encore 'saturé'.
- l'équation 1.52 décrit le fonctionnement où le MOS n'est pas passant : le courant qui le traverse est quasi nul.

La tension de seuil V_{th} est décrite par l'équation suivante :

$$V_{th} = U_t \ln\left(\frac{n_i}{N_D}\right) - \left(\frac{Q_{B0} + qN_{ox}}{C_{ox}}\right) \quad (1.53)$$

$$\text{où } Q_{B0} = -\sqrt{2qN_A\epsilon_{Si}} \left| 2U_t \ln\left(\frac{n_i}{N_A}\right) \right| \quad (1.54)$$

$$\text{et } C_{ox} = \frac{\epsilon_{Si}}{e_{ox}} \quad (1.55)$$

avec N_D la concentration de dopant dans le polysilicium, Q_{B0} la charge déplétée à la surface d'inversion, N_{ox} la densité de charge fixe à l'interface Si/oxyde, C_{ox} la capacité d'oxyde de grille par unité de surface, N_A la concentration de dopant dans le substrat, e_{ox} l'épaisseur d'oxyde.

La tension de pincement, qui détermine la limite entre les fonctionnements en régime linéaire et saturé est définie par :

$$\left. \frac{\partial I_{MOS}}{\partial V_{DS}} \right|_{V_{DS}=V_P} = 0 \quad (1.56)$$

$$\text{ce qui donne : } V_P = \Psi_{Xref} \left[\sqrt{1 + 2 \frac{(V_{GS} - V_{th})}{\Psi_{Xref}}} - 1 \right] \quad (1.57)$$

avec Ψ_{Xref} le potentiel dû au champ électrique transversal.

La transconductance K_P est calculée suivant les paramètres géométriques et physiques de la section MOS que sont la largeur développée du canal Z , sa longueur L , la capacité

C_{ox} et la mobilité efficace dans le canal μ_{nseff} .

$$K_P = \frac{Z}{L} C_{ox} \mu_{nseff} \quad (1.58)$$

Cette mobilité efficace est dépendante fortement des potentiels dûs aux champs électriques longitudinal et transversal à la surface du canal (Ψ_{Xref} et Ψ_{Yref} respectivement) et s'écrit :

$$\mu_{nseff} = \frac{\mu_{ns}}{[1 + V_{DS}/\Psi_{Yref}][1 + (V_{GS} - V_{th})/\Psi_{Xref}]} \quad (1.59)$$

$$\text{avec : } \Psi_{Xref} = L \frac{V_{n_{invsat}}}{\mu_{ns}} \text{ et } \Psi_{Yref} = e_{ox} E_0 \quad (1.60)$$

avec μ_{ns} la mobilité dans le canal à faible champ, $V_{n_{invsat}}$ la vitesse de saturation des électrons dans la couche inversée, E_0 est le champ critique transversal ($E_0 = 25.10^5 V/cm$).

Le comportement en dynamique est représenté par trois capacités : C_{GS} est la capacité grille-source, C_{GD} est la capacité grille-drain et C_{DS} est la capacité drain-source.

C_{GS} est la mise en parallèle de trois capacités que sont la capacité d'oxyde de grille en regard de la zone de canal, la capacité d'oxyde qui déborde sur la source et la capacité entre la métallisation de source et la grille. Elle est considérée indépendante de la température et des tensions appliquées et n'est donc définie que par la géométrie de la structure. C_{DS} est non-linéaire et dépend de la tension de diffusion de jonction Φ_{DS} selon l'équation suivante :

$$C_{DS} = \frac{C_{DS0}}{\sqrt{1 + V_{DS}/\Phi_{DS}}} \quad (1.61)$$

$$\text{où : } C_{DS0} = S_P \sqrt{\frac{q\epsilon_{Si} N_D}{2\Phi_{DS}}} \text{ et } \Phi_{DS} = U_t \ln \left(\frac{N_A N_D}{n_i^2} \right) \quad (1.62)$$

où S_P est la surface développée entre le caisson P et la source de type N .

C_{GD} , responsable de l'effet Miller, est la mise en série de deux capacités que sont la capacité d'oxyde intercellulaire C_{GD1} et la capacité due à la zone de charge d'espace C_{GD2} . Lorsque la tension drain-source est inférieure à la tension appliquée sur la grille, la zone de charge d'espace est donc négligée et $C_{GD} = C_{GD1}$. Par contre, lorsque $V_{DS} > V_{GS}$, c'est la capacité due à la zone de charge d'espace dépeuplée qui est prépondérante donc $C_{GD} = C_{GD2}$. Pour prendre en compte ces deux modes de fonctionnement, la formulation suivante est utilisée :

$$C_{GD} = \frac{C_{GD0}}{\sqrt{1 + V_{GD}/\Phi_{GD}}} \quad (1.63)$$

$$\text{où : } C_{GD0} = S_I \sqrt{\frac{q\epsilon N_D}{2\Phi_{GD}}} \text{ et } \Phi_{GD} = \frac{S_I^2}{C_{GD0}^2} \frac{q\epsilon_{Si} N_D}{2} \quad (1.64)$$

avec Φ_{GD} la tension de diffusion de jonction et S_I la surface intercellulaire.

Les courants traversant les différentes capacités du MOS sont liés à la tension appliquée entre les différentes électrodes du MOS par les équations suivantes :

$$I_{grille} = I_{CGD} + I_{CGS} \quad (1.65)$$

$$I_{CGD} = C_{GD} \frac{dV_{GD}}{dt} \quad (1.66)$$

$$I_{CGS} = C_{GS} \frac{dV_{GS}}{dt} \quad (1.67)$$

$$I_{CDS} = C_{DS} \frac{dV_{DS}}{dt} \quad (1.68)$$

avec I_{grille} le courant qui entre dans la grille du MOS, I_{CGD} , I_{CGS} et I_{CDS} les courants traversant les capacités respectives.

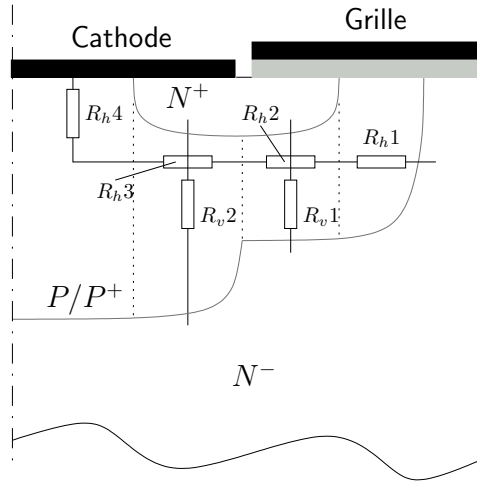
Le caisson P/P^+

Ce caisson de type P situé entre l'émetteur côté cathode et la base large et peu dopée est le siège de phénomène important dans le fonctionnement de l'IGBT. C'est en effet dans cette région que circule un courant latéral pour la structure de type planar qui va permettre le déclenchement du thyristor parasite. Ce phénomène de latch-up rend l'IGBT incontrôlable et, dans un système en électronique de puissance, peut mener à la mise en court-circuit d'un bras d'onduleur et donc à sa destruction. Dans un fonctionnement normal, le caisson P/P^+ est modélisé par une simple résistance latérale R_{lat} traversée par un courant I_{lat} . Lorsque le produit $R_{lat} \times I_{lat}$ dépasse $0.7V$, la jonction N^+P devient passante et le thyristor parasite est déclenché. Dans ce mode de fonctionnement, le caisson est modélisé par une résistance verticale située sous l'émetteur N^+ qui est traversée par le courant total de la structure. Les différentes résistances sont calculées suivant l'équation qui donne la résistance d'un parallépipède rectangle de silicium de type P .

$$R_x = \rho \frac{x}{S_x} = \frac{1}{q\mu_p N_A} \frac{x}{S_x} \quad (1.69)$$

avec ρ la résistivité du caisson, μ_p la mobilité des trous, N_A le dopage du caisson, x la longueur du parallépipède rectangle de silicium traversé par le courant et S_x la surface que ce courant traverse.

En mode de fonctionnement normal, le courant circule sous l'émetteur N^+ au travers du réseau de résistances latérales R_{h1} , R_{h2} , R_{h3} et R_{h4} . En mode de fonctionnement thyristor, le caisson P/P^+ est modélisé par deux résistances verticales R_{v1} et R_{v2} en parallèle situées sous l'émetteur N^+ . La figure 1.31 montre les différentes résistances du caisson P/P^+ pour un IGBT à technologie planar.


 FIG. 1.31 – Modèle résistif du caisson P/P^+ .

Prise en compte de l'avalanche

La multiplication par avalanche est modélisée classiquement par un courant proportionnel au coefficient M de multiplication par avalanche :

$$M = \frac{1}{1 - (V_{DS}/BV_{DS0})^{BV_n}} \quad (1.70)$$

$$\text{pour les composants NPT : } BV_{DS0} = BV_f \cdot (5.34 \times 10^{13}) \cdot N_D^{-0.75} \quad (1.71)$$

$$\text{pour les composants PT : } BV_{DS0} = 2\sqrt{Vp0 \cdot Vepi} - Vepi \quad (1.72)$$

$$\text{avec } Vp0 = BV_f \cdot (5.34 \times 10^{13}) \cdot N_D^{-0.75} \quad (1.73)$$

$$\text{et } Vepi = ((W_{base}/2.63 \times 10^{10})^{-8/7})^{-3/4} \times 5.27 \times 10^{13} \quad (1.74)$$

BV_n et BV_f valent 2 et 1 respectivement.

1.7.4 Règles d'assemblage des sous-modèles

Les différents sous-modèles des régions physiquement et/ou électriquement différentiables doivent être assemblés entre eux pour construire le modèle du composant complet. Pour cela, les conditions suivantes doivent être respectées à la frontière entre deux régions adjacentes :

- la continuité du produit pn des concentrations de porteurs.
- la continuité du courant total.

Le courant de déplacement sera pris en compte uniquement pour les interfaces entre les zones de charge d'espace et la région de stockage. Deux cas seront donc distingués.

À la frontière entre deux régions quasi-neutres

Le courant de déplacement est négligé dans ce cas. Les conditions de continuité se réduisent donc à la continuité du produit pn et à celles des courants de trous et d'électrons. La figure 1.32 montre l'exemple de la jonction entre l'émetteur P^+ et la zone de stockage. Les équations suivantes décrivent les continuités associées :

$$(pn)_j = p_1^2 \quad (1.75)$$

$$J_{nE} = J_{n1} \quad (1.76)$$

$$J_{pE} = J_{p1} \quad (1.77)$$

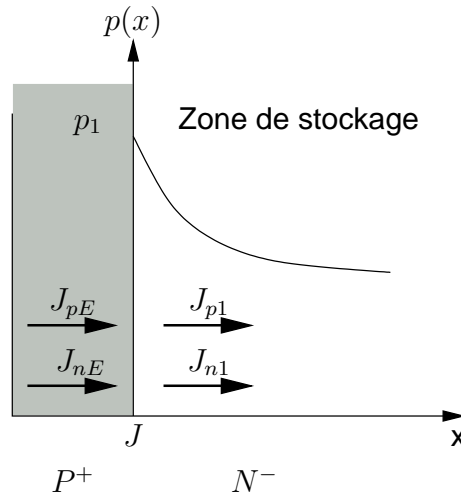


FIG. 1.32 – Courants et continuité des porteurs à l'interface émetteur P^+ /ZCE.

À la frontière entre une région quasi-neutre et une zone de charge d'espace

Le produit pn est négligé et le courant de déplacement est pris en compte. La figure 1.33 montre l'exemple de la jonction entre l'émetteur P^+ et la ZCE. Ainsi, dans ce cas, le dépeuplement implique un déplacement de trous. C'est donc le courant de trous dans l'émetteur qui assure la continuité du courant total. Le courant d'électrons, lui, reste continu. Les équations suivantes décrivent les continuités associées :

$$(pn)_j = 0 \quad (1.78)$$

$$J_{tot} = J_n + J_p + J_{dep} = J_{nE} + J_{pE} \quad (1.79)$$

$$J_{nE} = J_n \quad (1.80)$$

$$J_{pE} = J_p + J_{dep} \quad (1.81)$$

La figure 1.34 montre l'exemple de la jonction entre la ZCE et la zone de stockage. De la même manière, le dépeuplement implique un déplacement d'électrons. Ainsi, les

équations suivantes décrivent les continuités associées :

$$(pn)_j = 0 \quad (1.82)$$

$$J_{tot} = J_n + J_p + J_{dep} = J_{n1} + J_{p1} \quad (1.83)$$

$$J_n + J_{dep} = J_{n1} \quad (1.84)$$

$$J_p = J_{p1} \quad (1.85)$$

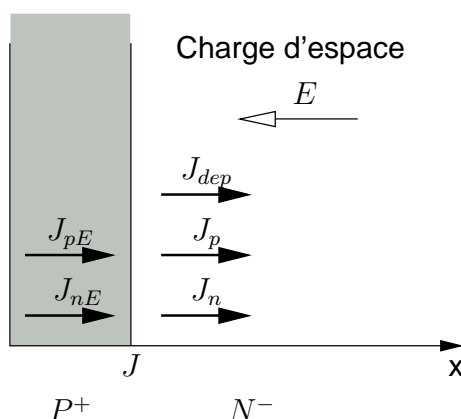


FIG. 1.33 – Courants à l'interface émetteur P^+ /ZCE.

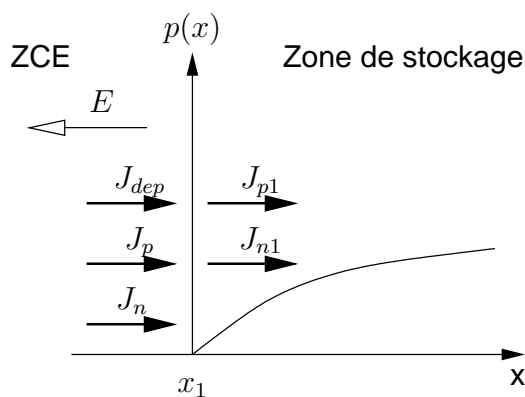


FIG. 1.34 – Courants à l'interface ZCE/zone de stockage.

1.7.5 Chute de tension globale aux bornes d'une structure de puissance

La chute de tension totale aux bornes du composant est la somme des différentes chutes de tension aux bornes des régions électriquement et/ou physiquement différentiables. Le courant total traversant la structure doit donc être calculé de manière à ce que la chute

de tension aux bornes du composant respecte les équations internes du composant mais aussi les conditions de fonctionnement imposées par son circuit environnant. Ainsi, dans la cas de l'IGBT NPT, la différence de potentiel entre anode et cathode V_{AK} s'exprime selon plusieurs modes de fonctionnement selon les expressions suivantes :

$$V_{AK} \geq 0 \text{ en mode IGBT : } V_{AK} = V_{J1} + V_{Base} + V_{ZCEg} + V_{CP} \quad (1.86)$$

$$V_{AK} \geq 0 \text{ en mode thyristor : } V_{AK} = V_{J1} + V_{Base} + V_{J2} + V_{CP} + V_{J3} \quad (1.87)$$

$$V_{AK} \leq 0 : V_{AK} = V_{ZCEd} + V_{Base} + V_{J2} + V_{CP} \quad (1.88)$$

avec V_{Jx} la tension de la jonction x , V_{ZCEg} et V_{ZCEd} les tensions supportées par les charges d'espace à gauche et à droite de la zone de stockage et V_{CP} la tension aux bornes du caisson P . Cette dernière est calculée en fonction du réseau de résistance soit vertical soit latéral suivant le mode de fonctionnement de l'IGBT.

1.7.6 Dépendance en température des paramètres [3]

La température est un paramètre très influent sur les performances des systèmes en électronique de puissance. Alors que, par exemple, en mécanique, la température est plutôt bénéfique pour le fonctionnement des moteurs thermiques, elle provoque des conséquences sur le fonctionnement des dispositifs en électronique de puissance toujours néfastes. Il est donc indispensable d'en tenir compte dans la modélisation. Les paramètres physiques thermosensibles de nos modèles ont été dans un premier temps identifiés dans le tableau 1.3.

Paramètre	Symbole	Unité
Concentration intrinsèque	n_i	cm^{-3}
Concentration intrinsèque efficace	n_{ie}	cm^{-3}
Réduction de la largeur de bande	ΔE_G	eV
Mobilités des porteurs	$\mu_{n,p}$	cm^2/Vs
Constantes de diffusion	$D_{n,p}$	cm^2/s
Durée de vie des porteurs	τ	s
Vitesses limites des porteurs	$v_{sat_{n,p}}$	cm/s
Coefficient de recombinaison des émetteurs	$h_{n,p}$	cm^4/s
Transconductance	K_P	A/V^2
Tension de seuil du MOS	V_{th}	V

TAB. 1.3 – Paramètres dépendants de la température.

Concentration intrinsèque, concentration intrinsèque efficace et réduction de largeur de bande

La concentration intrinsèque n_i (éq. 1.89) prend en compte l'évolution de la largeur de bande en fonction de la température .

$$n_i(T) = 3.1 \times 10^{16} T^{1.5} \exp\left(\frac{-0.603}{kT}\right) \quad (1.89)$$

Dans le cas de régions fortement dopées ($> 10^{17} \text{cm}^{-3}$), la concentration efficace n_{ie} prend en compte la réduction de largeur de bande interdite ΔE_g [18].

$$n_{ie}^2 = n_i^2 \exp\left(\frac{\Delta E_g}{kT}\right) \quad (1.90)$$

$$\text{avec } \Delta E_g = kT n_i \ln \left(1 + \left(\frac{|N|}{c_{ni} \left(\frac{T}{300}\right)^3} \right)^{\alpha_{n,p}} \right) \quad (1.91)$$

avec :

- pour un cristal de type N : $c_{ni} = 6.9 \times 10^{18}$ et $\alpha_n = 0.616$.
- pour un cristal de type P : $c_{ni} = 3.7 \times 10^{18}$ et $\alpha_p = 0.604$.

Mobilité et constante de diffusion dans le substrat

Pour les mobilités des porteurs de chaque région, exceptée celle du MOS, le modèle utilisé est celui de l'université de Bologne ([19] et [20]) validé pour des températures de 300K à 700K (éq. 1.92).

$$\mu_{dop}(N_D, N_A, T) = \mu_0(N_D, N_A, T) + \frac{\mu_L(T) - \mu_0(N_D, N_A, T)}{1 + \left(\frac{N_D}{C_{r1}(T)}\right)^\alpha + \left(\frac{N_A}{C_{r2}(T)}\right)^\beta} - \frac{\mu_1(N_D, N_A, T)}{1 + \left(\frac{N_D}{C_{r1}(T)} + \frac{N_A}{C_{r2}(T)}\right)^{-2}} \quad (1.92)$$

$$\text{avec } \mu_L(T) = \mu_{max} \left(\frac{T}{300} \right)^{-\gamma + c \frac{T}{300}} \quad (1.93)$$

$$\mu_0(N_D, N_A, T) = \frac{\mu_{0d} N_D + \mu_{0a} N_A}{N_D + N_A} \quad (1.94)$$

$$\mu_1(N_D, N_A, T) = \frac{\mu_{1d} N_D + \mu_{1a} N_A}{N_D + N_A} \quad (1.95)$$

Ce modèle est calibré expérimentalement par le jeu de paramètres donné dans le tableau 1.4 ($T_n = T/300$).

Les constantes de diffusion étant le produit des mobilités par l'unité électrodynamique, leurs expressions en fonction de la température est facilement déductible.

Paramètres(unité)	Électrons	Trous
μ_{max} (cm ² /(Vs))	1441	470.5
c	0.07	0
γ	2.45	2.16
μ_{0d} (cm ² /(Vs))	$55T_n^{-0.6}$	$90T_n^{-1.3}$
μ_{0a} (cm ² /(Vs))	$132T_n^{-1.3}$	$44T_n^{-0.7}$
μ_{1d} (cm ² /(Vs))	$42.4T_n^{-0.5}$	$28.2T_n^{-2}$
μ_{1a} (cm ² /(Vs))	$73.5T_n^{-1.25}$	$28.2T_n^{-0.8}$
C_{r1} (cm ⁻³)	$8.9 \times 10^{16} \times T_n^{3.65}$	$1.3 \times 10^{18} \times T_n^{2.22}$
C_{r2} (cm ⁻³)	$1.22 \times 10^{17} \times T_n^{2.65}$	$2.45 \times 10^{17} \times T_n^{3.1}$
C_{s1} (cm ⁻³)	2.9×10^{20}	$1.1 \times 10^{18} \times T_n^{6.2}$
C_{s2} (cm ⁻³)	7×10^{20}	6.1×10^{20}
α	0.68	0.77
β	0.72	0.719

TAB. 1.4 – Paramètres pour les mobilités.

Mobilité dans la couche inversée

Une formule spécifique [21] est utilisée pour décrire la mobilité efficace dans le canal μ_{nseff} (éq. 1.97) qui sert notamment à calculer la transconductance K_P (éq. 1.96). Elle est alimentée par le jeu de paramètres donné dans le tableau 1.5.

$$K_P = \mu_{nseff} C_{ox} \frac{Z}{L} \quad (1.96)$$

$$\mu_{nseff} = \frac{\mu_{ns0} T_n^{-\alpha_{ns}}}{\left(1 + \frac{V_{GS} - V_{th}}{\Psi}\right) \left(1 + \frac{V_{DS} \mu_{ns}}{L_{canal} \cdot V_{n_{invsat}}}\right)} \quad (1.97)$$

Paramètres (unité)	Valeur
μ_{ns0} (cm ² /(Vs))	357
$V_{n_{invsat}}$ (cm/s)	$8.67 \times 10^6 - 2.68 \times 10^3 \times T$
α_{ns}	-1.6

TAB. 1.5 – Paramètres pour le modèle de la mobilité dans le canal.

Coefficient de recombinaison des émetteurs

La variation de ce paramètre h avec la température est due à une réduction de la largeur de bande interdite ΔE_g (éq. 1.98). Son expression à température ambiante dépend des

paramètres physiques des deux régions juxtaposées (éq. 1.99 dans la cas d'un émetteur de type P^+).

$$h(T) = h(T_0) \exp \left(\Delta E_g \left(\frac{1}{kT} - \frac{1}{kT_0} \right) \right) \quad (1.98)$$

$$h(T_0) = \frac{D_n n_i^2|_P}{N_A n_i^2|_N} \cdot \frac{1}{\sqrt{D_n \tau_n}} \cdot \coth \left(\frac{W_P}{\sqrt{D_n \tau_n}} \right) \quad (1.99)$$

où N_A est la concentration de l'émetteur, W_P sa profondeur, D_n la constante de diffusion et τ_n la durée de vie des électrons. Pour un émetteur N^+ , il suffit de permuter les indices (n devient p et D devient A).

Durée de vie

Notre modèle de durée de vie τ prend en compte deux phénomènes de génération-recombinaison (Shockley, Read and Hall (SRH) and Auger) (éq. 1.100).

$$\frac{1}{\tau} = \frac{1}{\tau_{Auger}} + \frac{1}{\tau_{srh}} \quad (1.100)$$

$$\text{avec } \tau_{Auger} = \frac{1}{(C_n + C_p)n^2} \quad (1.101)$$

$$\text{et } \tau_{srh} = \left(\frac{1}{\tau_0 + C_{srh}N_r} \right) T_n^\gamma \quad (1.102)$$

τ_0 est la durée de vie des porteurs non irradiés (en secondes), C_{srh} le coefficient de capture égal à $3 \times 10^{-13} \text{cm}^3/\text{s}$, γ le facteur de température ($\gamma = 1.77$) et N_r la concentration des centres recombinants. Les équations 1.104 donnent les coefficients Auger avec les paramètres associés tableau 1.6.

$$C_n = (A_{A_n} + B_{A_n}T_n + C_{A_n}T_n^2) \left(1 + H_n e^{\left(\frac{-n}{N_{0n}}\right)} \right) \quad (1.103)$$

$$C_p = (A_{A_p} + B_{A_p}T_n + C_{A_p}T_n^2) \left(1 + H_p e^{\left(\frac{-p}{N_{0p}}\right)} \right) \quad (1.104)$$

Paramètre (unité)	Valeur	
Auger		
	Electrons	Trous
A_A (cm ⁶ /(Vs))	0.67×10^{-31}	0.72×10^{-31}
B_A (cm ⁶ /(Vs))	8.16×10^{-34}	0.15×10^{-34}
C_A (cm ⁶ /(Vs))	-2.44×10^{-34}	2.92×10^{-37}
H	3.47	8.25
N_0 (cm ⁻³)	10^{18}	10^{18}
Shockley, Read and Hall		
C_{SRH} (cm ³ /s)	3×10^{13}	
γ	1.77	
N_r (cm ⁻³ /s)	9.7×10^{-12}	

TAB. 1.6 – Paramètres pour le modèle de la durée de vie.

Vitesse de saturation des porteurs

La vitesse de saturation des porteurs est donnée équation 1.105.

$$v_{n,p}^{sat} = v_{n,p}^{sat}(T_0) \left(\frac{T}{T_0} \right)^{\delta_{n,p}} \quad (1.105)$$

avec, à température ambiante, $v_n^{sat}(T_0) = 10^7 \text{ cm.s}^{-1}$, $v_p^{sat}(T_0) = 8.37 \times 10^7 \text{ cm.s}^{-1}$, $\delta_n = -0.87$ et $\delta_p = -0.52$.

Tension de seuil

La tension de seuil V_{th} dépend de la température selon l'équation suivante :

$$V_{th} = V_{th0} - \alpha_{V_{th}}(1 - T_n) \quad (1.106)$$

où V_{th0} est la tension de seuil à température ambiante, $\alpha_{V_{th}}$ un facteur empirique égal à 3×10^{-5} .

1.8 Modèle de câblage

1.8.1 La nécessité de modéliser le câblage

Dans le fonctionnement d'un système en électronique de puissance, l'environnement est aussi important que les composants actifs ou passifs qui le composent. Ainsi, les modèles d'interrupteur (IGBT, diode, MOS, ...), les modèles de sources (batteries, alimentations,

...) ainsi que les éléments passifs (charges inductives, enroulements de moteur) doivent être associés à leur environnement (câblage, condensateurs, ...) afin de représenter au mieux les phénomènes qui régissent le fonctionnement du système. La modélisation peut aller très loin dans la précision des modèles et dans la prise en compte de tous les phénomènes physiques (thermique, mécanique, fluide, ...).

Dans notre étude, nous nous limiterons, en dehors des composants 'indispensables' au système, à l'influence de la connectique. En effet, le câblage est un élément à prendre en considération dès la conception au même titre que le choix des composants de puissance.

L'exemple qui suit nous montre simplement sur une cellule de commutation avec deux MOSFETs en parallèle l'influence et l'intérêt que peut avoir la modélisation du câblage sur des formes d'ondes obtenues en simulation. Le circuit simulé est donné figure 1.35 : il s'agit d'une cellule classique de commutation avec deux MOSFETs en parallèle et d'une commande double impulsion (voir paragraphe 1.2.2). Pour ces simulations, la commande est identique pour les deux MOSFETs. Une première simulation montre la fermeture des deux MOSFETs sans la prise en compte du modèle de câblage; les courants qui traversent les composants sont rigoureusement identiques. Leur somme est égale au courant de charge I_{ch} comme le montre la figure 1.36(a). La prise en compte des modèles de câblage donne par contre la simulation de la figure 1.36(b); un déséquilibre se crée entre les deux courants I_1 et I_2 en raison de l'influence de la connectique. La justification de la prise en compte du câblage dans les simulations est très largement confortée au regard des résultats expérimentaux [22] donnés dans la figure 1.36(c).

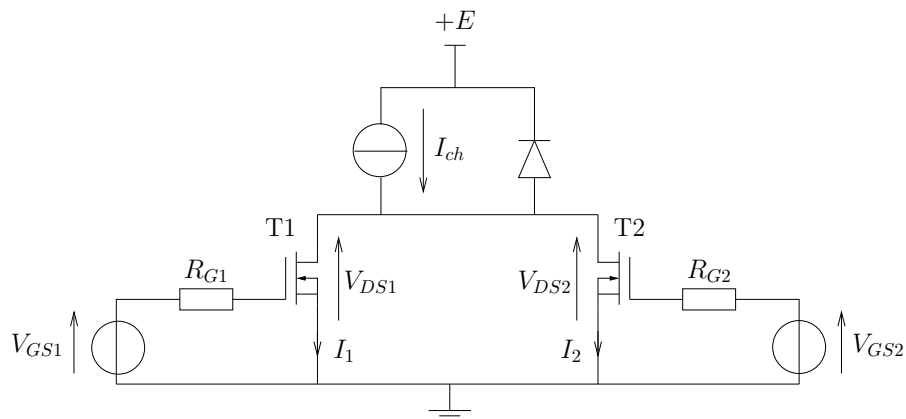
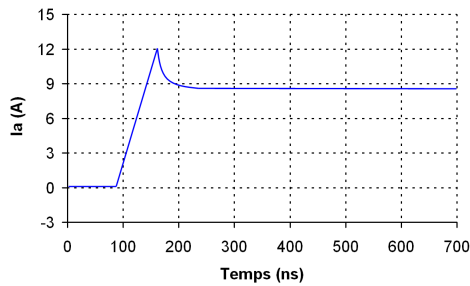
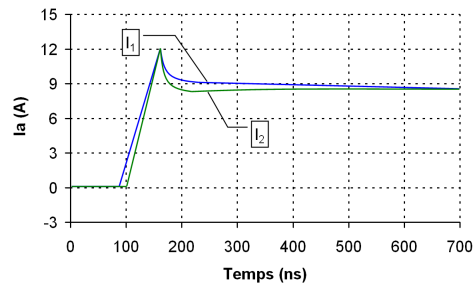


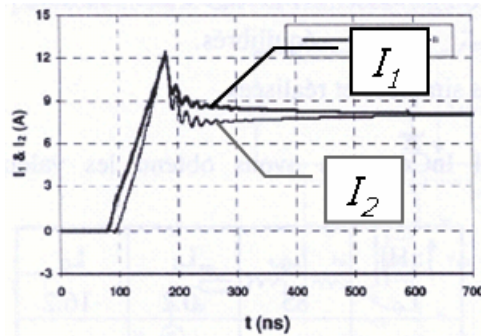
FIG. 1.35 – Cellule de commutation avec deux interrupteurs en parallèle.



(a) Simulations sans modèle de câblage.



(b) Simulations avec modèle de câblage.



(c) Mesures.

FIG. 1.36 – Formes d’ondes des courants des MOSFETs à la fermeture.

1.8.2 Les méthodes de modélisation du câblage

Les différentes méthodes de modélisation du câblage données dans la suite du mémoire font l’objet de nombreux travaux. Nous pouvons mentionner, parmi eux, les travaux de thèse de C. Martin [23] et G. Lourdel [24] où des explications approfondies sur les modèles de câblage sont fournies. Cette section ne fera qu’un rappel succinct sur les différents types de modélisation du câblage dans la littérature, à savoir :

- la méthode des éléments finis (FEM) : cette méthode revient à décomposer en petits éléments une structure complexe (en 2D ou en 3D). Les coins des éléments sont appelés des noeuds et le but de la méthode est de déterminer les différentes grandeurs en ces noeuds.
- la méthode ‘Partial Element Equivalent Circuit’ (PEEC) : introduite par les travaux de A. Ruelhi à partir de 1972 [25], cette méthode consiste à décomposer le câblage entre les différents composants d’un système en un circuit électrique équivalent à constantes localisées. Un modèle équivalent R,L et M (résistance, inductance et mutuelle inductance) de chaque sous ensemble du câblage est ainsi directement obtenu. Cette méthode possède l’avantage de ne pas mailler l’espace qui entoure les conducteurs. Les vitesses de calcul sont donc plus rapides que pour la méthode des éléments finis. Par contre, cette méthode est basée sur l’hypothèse que la densité de courant est homogène et que le courant se dirige dans un seul sens dans un

conducteur, ce qui n'est jamais le cas dans un système en électronique de puissance. Il faut donc subdiviser chaque conducteur en conducteurs élémentaires pour pouvoir ainsi appliquer les hypothèses précédentes.

- la méthode des moments (MoM) : cette méthode permet de résoudre des équations intégrales complexes en les transformant en des équations simples linéaires. Cette méthode ne semble pas adaptée aux circuits de l'électronique de puissance de part la complexité des géométries et l'hétérogénéité des matériaux employés.

1.8.3 Les simulations à éléments finis

Dans le chapitre 3, nous étudierons en détail l'association des modèles de semiconducteur et de connectique. Les modèles de connectique utilisés sont des modèles à éléments finis réalisés avec le logiciel Maxwell®3D. La modélisation fine des interconnexions entre les différents composants d'un système en électronique de puissance passe par la résolution des équations de Maxwell. Ces équations sont données ci-dessous en considérant le cas de matériaux non magnétiques et ayant une permittivité relative de 1.

$$\text{éq. de Maxwell-Gauss : } \vec{rot}(\vec{E}) = -\frac{\partial \vec{B}}{\partial t} \quad (1.107)$$

$$\text{éq. de conservation du flux : } \vec{rot}(\vec{H}) = \vec{J} + \frac{\partial \vec{D}}{\partial t} \quad (1.108)$$

$$\text{éq. de Maxwell-Faraday : } \text{div}(\vec{D}) = \rho \quad (1.109)$$

$$\text{éq. de Maxwell-Ampère : } \text{div}(\vec{B}) = 0 \quad (1.110)$$

$$\text{avec : } \vec{J} = \sigma \vec{E} \quad (1.111)$$

$$\vec{B} = \mu_0 \vec{H} \quad (1.112)$$

$$\vec{D} = \varepsilon_0 \vec{E} \quad (1.113)$$

avec B l'induction magnétique, D l'induction électrique, E le champ électrique, H le champ magnétique, J la densité de courant, t le temps, ε_0 la permittivité du vide, μ_0 la perméabilité du vide, ρ la charge volumique et σ la conductivité. La première équation est appelée équation de Maxwell-Gauss, la seconde équation de conservation du flux, la troisième équation de Maxwell-Faraday et la dernière équation de Maxwell-Ampère. La méthode de résolution différentielle de Maxwell®3D résout numériquement ces équations qui, justement, emploient des opérateurs aux dérivées partielles tels que le rotationnel ou la divergence. Ce type de méthode est à différencier des méthodes de résolution dites locales ou globales qui introduisent le potentiel vecteur \vec{A} ($\vec{B} = \vec{rot}\vec{A}$) permettant de s'affranchir des opérateurs div et rot .

La méthode des éléments finis passent par un maillage de la structure à simuler. Cette étape est cruciale pour obtenir des résultats de simulation pertinents. En effet, il faut

mailler finement les zones sensibles de la structure où des phénomènes particuliers apparaissent tout en gardant un nombre d'éléments finis limités compatible avec les ressources informatiques disponibles.

Prenons l'exemple d'un moteur électrique : ce type de structure possède généralement une géométrie invariante (ou faiblement) selon l'axe de son rotor. La simulation 2D est alors dans ce cas suffisante pour rendre compte des phénomènes tout en limitant le temps de calcul. Une décomposition radiale peut être aussi effectuée (le moteur possède généralement un pas de répétition angulaire). Il n'est donc pas nécessaire de faire le modèle éléments finis d'un moteur complet pour pouvoir simuler son comportement inductif. La figure 1.37 illustre le calcul à éléments finis du champ magnétique dans un moteur synchrone. Seul un quart de la structure est modélisé et seules deux dimensions sont considérées.

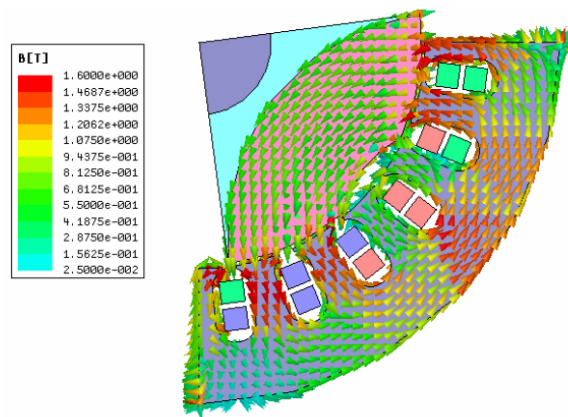


FIG. 1.37 – Répartition du champ magnétique dans un moteur synchrone (source AN-SOFT).

1.8.4 Extraction du circuit électrique équivalent

Les modèles à éléments finis obtenus ne peuvent pas être directement couplés avec un logiciel de simulation circuit. C'est pourquoi des passerelles sont nécessaires à l'obtention d'un schéma électrique équivalent des structures géométriques étudiées.

Circuit électrique équivalent d'un conducteur simple

La façon la plus simple de modéliser un conducteur électrique consiste à le représenter par une résistance série, une inductance série et une capacité par rapport à un référentiel de masse comme le montre la figure 1.38.

La complexité du modèle utilisé pour le câblage dépend du degré de précision voulu. Par exemple, la conductance, qui tient compte des pertes dans le diélectrique d'un câble coaxial peut ne pas être prise en compte s'il est considéré très isolant. Les figures 1.39(a) et 1.39(b) représentent respectivement les modèles classiques en T et en π .

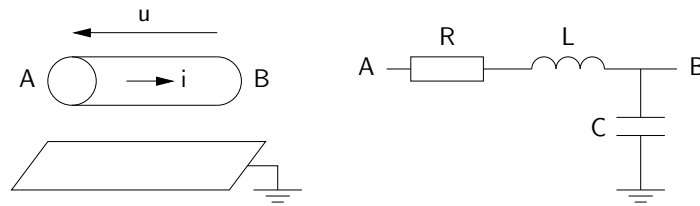


FIG. 1.38 – Circuit électrique équivalent d'un conducteur simple.

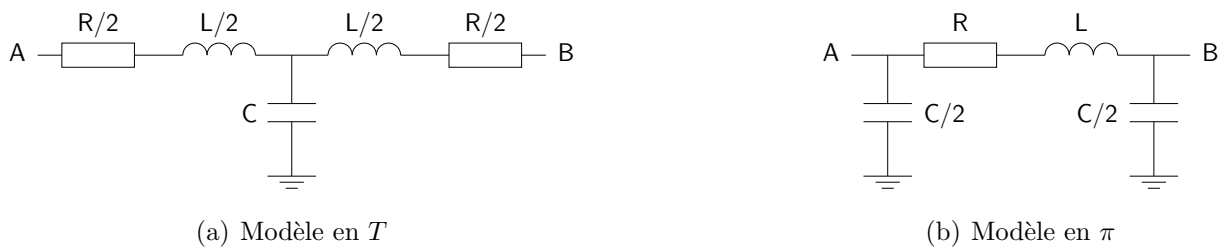


FIG. 1.39 – Exemples de modèle d'un conducteur simple.

Circuit électrique équivalent de deux conducteurs

La figure 1.40 donne le schéma équivalent de deux conducteurs quelconques avec leurs éléments mutuels. Partant d'un modèle électrique équivalent en T , viennent se rajouter les inductances mutuelles et capacités ainsi que les sources liées V_1/I_1 et V_2/I_2 . Ces sources permettent de rendre compte du couplage résistif entre les deux conducteurs. En effet, le courant induit par un des conducteurs dans l'autre va créer des pertes Joules traduites par des résistances mutuelles. De tels composants n'existent pas dans les simulateurs de type circuit. Les sources liées sont donc utilisées pour rendre compte de ces phénomènes. La source de courant I_1 va créer une chute de tension dans le conducteur CD au travers de la chute de tension aux bornes de V_2 et du terme de couplage N_{21} ($V_2 = N_{21}I_1$); par dualité, I_1 va créer une chute de tension V_1 dans le conducteur AB et du terme de couplage N_{12} ($V_1 = N_{12}I_2$).

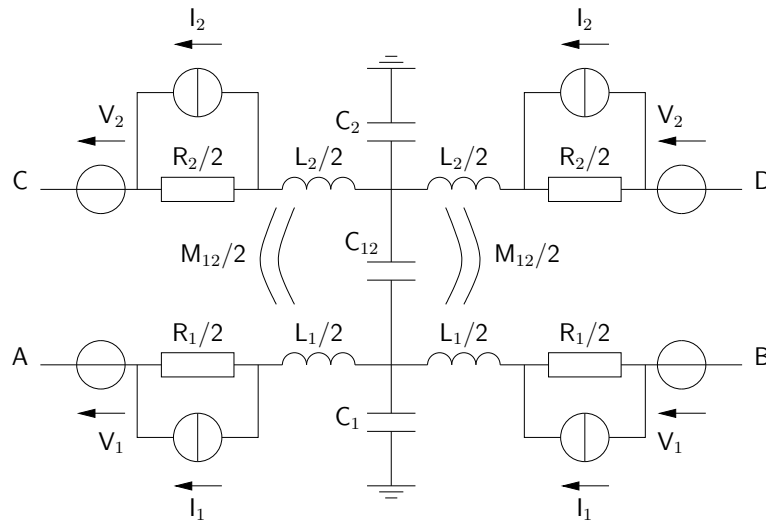


FIG. 1.40 – Circuit électrique équivalent de deux conducteurs.

Circuit électrique équivalent d'une structure complexe

Comme nous venons de le voir précédemment, le passage de un à deux conducteurs entraîne une augmentation importante du nombre d'éléments pour représenter le comportement des câblages et de tous les couplages qui peuvent exister entre eux. Ainsi, lorsque la structure sera complexe, le nombre d'éléments va rapidement devenir trop important pour faire un schéma électrique compatible avec un logiciel de type circuit. Ainsi, l'extraction d'un schéma électrique se fera à l'aide de Q3Dextractor®, un module de Maxwell®3D qui permet de créer un macrocomposant dont les entrées et les sorties sont à définir dans la géométrie à modéliser. Une matrice carrée dont les lignes et les colonnes sont les entrées/sorties permet de décrire tous les éléments propres et mutuels de la géométrie par rapport à un référentiel donné. Dans notre étude, le macrocomposant créé est composé de trois matrices : une matrice capacité $[C]$, une matrice inductance $[L]$ et une matrice résistance $[R]$.

Matrice capacité $[C]$ Maxwell®3D utilise pour l'extraction de la matrice capacité le solveur électrostatique qui va résoudre l'équation de Maxwell-Faraday (éq. 1.109). L'extraction de la matrice capacité $[C]$ se fait par le calcul de la charge de tous les objets du système à modéliser. Chaque objet est divisé en surface par des petits triangles et le calcul de la charge est appliqué sur chacun d'entre eux. Ensuite le calcul de la capacité se fait en divisant la charge par le potentiel ($Q = CV$). La figure 1.41 montre un exemple de trois éléments avec leurs capacités propres et mutuelles. Le référentiel de ces différentes capacités est défini par l'utilisateur. Les équations suivantes calculent les différentes charges de chaque élément de cette figure.

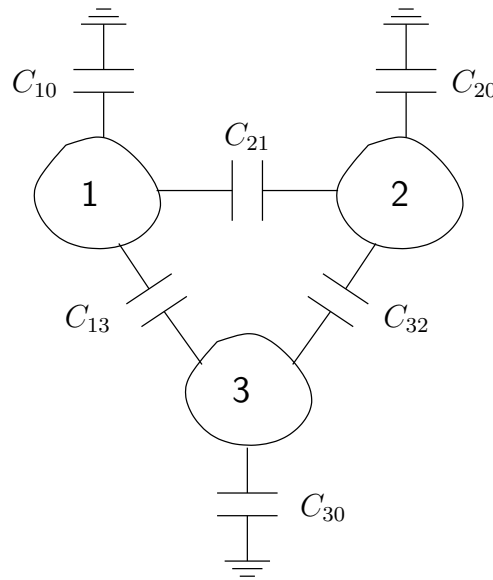


FIG. 1.41 – Schéma capacitif entre 3 éléments.

$$Q_1 = C_{10}(V_1 - 0) + C_{12}(V_1 - V_2) + C_{13}(V_1 - V_3) \quad (1.114)$$

$$Q_2 = C_{21}(V_2 - V_1) + C_{20}(V_2 - 0) + C_{23}(V_2 - V_3) \quad (1.115)$$

$$Q_3 = C_{31}(V_3 - V_1) + C_{32}(V_3 - V_2) + C_{30}(V_3 - 0) \quad (1.116)$$

La matrice capacité suivante est alors déduite :

$$\begin{bmatrix} Q_1 \\ Q_2 \\ Q_3 \end{bmatrix} = \begin{bmatrix} C_{10} + C_{12} + C_{13} & -C_{12} & -C_{13} \\ -C_{21} & C_{21} + C_{20} + C_{23} & -C_{23} \\ -C_{31} & -C_{32} & C_{31} + C_{32} + C_{30} \end{bmatrix} \begin{bmatrix} V_1 & V_2 & V_3 \end{bmatrix} \quad (1.117)$$

Il est à noter que les termes diagonaux de la forme C_{ij} avec $i \neq j$ sont les capacités mutuelles. Elles sont ici négatives : ceci est dû uniquement aux conventions utilisées pour le sens du courant. Cette matrice peut être aussi utilisée pour mettre en relation les courants et les tensions appliqués aux différents éléments par la relation suivante : $[I] = [dQ]/[dt] = [C][dV/dt]$.

Matrice inductance $[L]$ et résistance $[R]$ La figure 1.42 montre un exemple de trois éléments avec leurs inductances propres et les différentes inductances mutuelles.

Les équations suivantes donnent les relations entre les différents courants et flux magnétiques.

$$\phi_1 = L_{11}i_1 + L_{12}i_2 + L_{13}i_3 \quad (1.118)$$

$$\phi_2 = L_{21}i_1 + L_{22}i_2 + L_{23}i_3 \quad (1.119)$$

$$\phi_3 = L_{31}i_1 + L_{32}i_2 + L_{33}i_3 \quad (1.120)$$

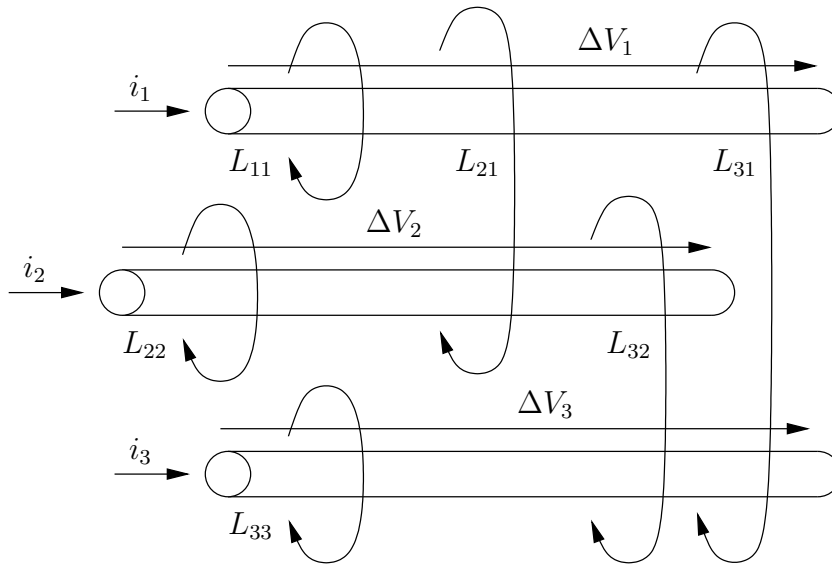


FIG. 1.42 – Schéma inductif entre 3 éléments.

La matrice inductance suivante est déduite :

$$\begin{bmatrix} \phi_1 \\ \phi_2 \\ \phi_3 \end{bmatrix} = \begin{bmatrix} L_{11} & L_{12} & L_{13} \\ L_{21} & L_{22} & L_{23} \\ L_{31} & L_{32} & L_{33} \end{bmatrix} \begin{bmatrix} i_1 & i_2 & i_3 \end{bmatrix} \quad (1.121)$$

Cette matrice peut être aussi utilisée pour mettre en relation les courants et les tensions appliqués aux différents éléments par la relation suivante : $[\Delta I] = [d\phi]/[dt] = [L][di/dt]$. Les éléments diagonaux sont les inductances propres des conducteurs et les autres éléments représentent les différents couplages inductifs entre eux. La matrice $[L]$ est symétrique par rapport à sa diagonale.

Maxwell®3D utilise pour l'extraction de la matrice inductance le solveur magnétostatique qui va calculer le champ magnétique en régime stationnaire en calculant, dans un premier temps, les densités de courant dans les conducteurs puis le champ magnétique en utilisant les densités de courant comme source. La matrice $[R]$ s'obtient simplement car les potentiels et les courants sont alors résolus.

Prise en compte de l'effet de peau et fréquence d'utilisation À haute fréquence, les courants ne se propagent pas dans les conducteurs de la même manière que le courant continu ou à basse fréquence. Au lieu d'utiliser la totalité de la section du conducteur, ils se cantonnent dans les couches proches de la surface du conducteur (la 'peau'), la section efficace est alors diminuée. La densité de courant décroît de façon exponentielle au fur et à mesure que l'on s'éloigne de la surface. La profondeur de peau δ s'exprime à l'aide de

l'approximation suivante :

$$\delta = \frac{1}{\sqrt{\pi f \sigma \mu_0 \mu_r}} \quad (1.122)$$

avec f la fréquence du courant qui traverse le conducteur, σ la conductivité du matériau, μ_0 et μ_r la perméabilité du vide et relative du matériau respectivement.

Plus la fréquence augmente, plus les courants se concentrent en surface du conducteur. Ainsi, l'extraction des matrices $[R]$ et $[L]$ à basse fréquence est différente de celle à haute fréquence pour tenir compte de cet effet. À basse fréquence (DC), le courant va être supposé uniforme dans tout le conducteur alors qu'en haute fréquence, le courant va supposé circuler dans 4 à 5 fois l'épaisseur de peau comme le montre la figure 1.43 pour la densité de courant dans un conducteur en basse (à gauche) et haute fréquence (à droite).

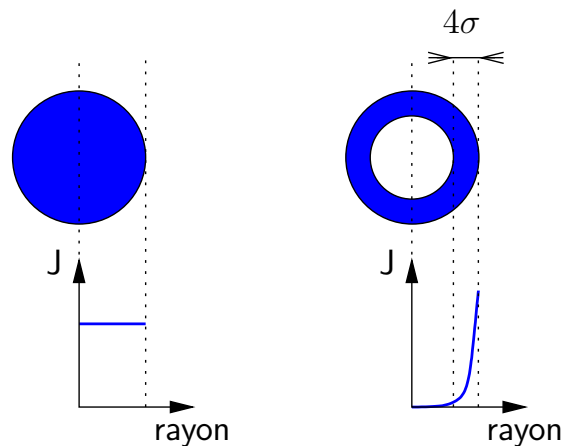


FIG. 1.43 – Densité de courant dans un conducteur sans et avec effet de peau.

L'effet de peau est donc lié à la fréquence du courant qui traverse les conducteurs. Pour que le modèle de connectique soit représentatif des phénomènes liés au câblage, il faut choisir judicieusement la fréquence à laquelle le modèle électrique équivalent est extrait. À basse fréquence, les inductances de charge ou les composants semiconducteurs présentent des impédances beaucoup plus importantes que celles du câblage. Par contre, lors des commutations où la gamme de fréquence devient importante, les impédances des éléments parasites deviennent prépondérantes. L'équation classique 1.123 permet, en fonction du temps de montée T_{montee} , de déterminer la fréquence d'utilisation équivalente f_{eq} :

$$f_{eq} = \frac{0,35}{T_{montee}} \quad (1.123)$$

Maxwell®3D utilise donc deux stratégies différentes pour calculer les matrices $[R]$ et $[L]$. En DC, il calcule la distribution uniforme de courant dans tous les conducteurs et,

ensuite, au travers du calcul du potentiel vecteur, déduit les matrices inductance et résistance. En AC, tous les courants sont considérés surfaciques, Maxwell®3D en déduit une nouvelle formulation du potentiel vecteur puis la matrice $[L]$. Pour la matrice résistance, Maxwell®3D calcule le courant dans le volume du conducteur en multipliant les courants surfaciques par la largeur de la peau. Le champ électrique est ensuite calculer en divisant les courants par la conductivité. Le calcul de la puissance (le champ électrique est multiplié par la densité de courant) permet ainsi de déduire la résistance au travers de la puissance moyenne (RI^2).

1.9 Conclusion

Ce chapitre présente un rappel dans un premier temps des différentes fonctions des interrupteurs de puissance et de leur utilisation. Après une présentation approfondie de la cellule de commutation, l'attention est portée sur la diode de puissance PiN et plus particulièrement sur l'IGBT. Leur principe de fonctionnement en statique et en dynamique, les différentes structures et topologies existantes et l'influence de la température sur leurs performances sont rappelés. La méthodologie de modélisation des composants bipolaires est expliquée en présentant chaque sous-modèle des régions présentes dans ces composants. Les équations régissant la dépendance en température de leurs paramètres physiques sont données. Enfin, une présentation de la modélisation des structures passives est donnée avec une attention plus particulière aux méthodes qui vont être utilisées par la suite.

Chapitre 2

L'IGBT à tranchées :

fonctionnement et modélisation

Sommaire

2.1	Généralités	76
2.1.1	Structure	76
2.1.2	Avantages et inconvénients par rapport à la grille de type 'planar'	76
2.2	Injection Enhanced (ou PiN diode) Effect : principe	78
2.3	Influence de la géométrie de la tranchée sur les performances de l'IGBT	79
2.3.1	Structure simulée sous ISE-TCAD	79
2.3.2	Répartition des porteurs à l'état passant dans la base	80
2.3.3	Influence de la géométrie de la tranchée sur les performances en conduction	81
2.3.4	Influence de la géométrie de la tranchée sur les performances dynamiques	83
2.3.5	Cas d'un substrat de faible épaisseur	84
2.4	Explications physiques de l'IE Effect	85
2.4.1	Approches données dans la littérature	85
2.4.2	Approche selon notre méthode de modélisation	88
2.4.3	Conclusions sur l'IE Effect	89
2.5	Modèle de l'IGBT à tranchées	90
2.5.1	Présentation	90
2.5.2	Validation du modèle d'IGBT à tranchées sur un module commercial	95
2.6	Conclusion	100

2.1 Généralités

Les premiers dispositifs de puissance à grille en tranchées furent des MOSFETs. Ueda et al. [26] ont proposé en 1984 une structure MOSFET à tranchées dont la section MOS est matérialisée dans des tranchées réalisées grâce à la technologie RIE (Reactive Ion Etching) [27]. Les avantages d'une telle technique sont d'une part, l'augmentation de la densité d'intégration, et d'autre part, une diminution de la chute de tension à l'état passant en raison de la suppression de la résistance d'accès. La commercialisation de telles structures n'a été effective qu'en 1994. C'est tout naturellement que cette disposition de la grille a été adaptée aux composants IGBT [28] qui représentent à l'heure actuelle une large part du marché.

2.1.1 Structure

Les figures 2.1(a) et 2.1(b) comparent respectivement les structures verticales des IGBTs à grille 'planar' et à grille en tranchées. L'IGBT à tranchées reste globalement une structure quatre couches $PNPN$ avec une région de base faiblement dopée N^- , une anode P^+ , un caisson P et une cathode N^+ . La différence se situe au niveau de la géométrie de la grille. Dans le cas de l'IGBT à tranchées, l'oxyde du canal MOS est positionné verticalement. Il existe des structures d'IGBT à tranchées sensiblement différentes selon les fabricants mais toutes basées sur la même topologie.

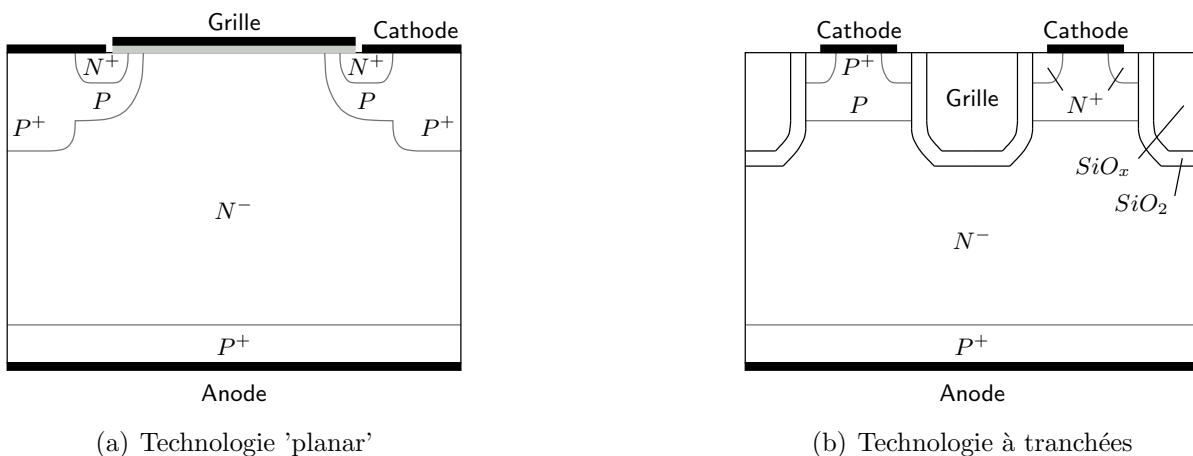


FIG. 2.1 – Coupes structurales des IGBTs.

2.1.2 Avantages et inconvénients par rapport à la grille de type 'planar'

La comparaison des deux technologies d'IGBT porte essentiellement sur les six points suivants.

- Augmentation de l'intégration

La largeur de la cellule élémentaire est plus courte dans un IGBT à tranchées que dans un IGBT 'planar' permettant ainsi, pour une surface de silicium donnée, d'augmenter la gamme en courant. Cette augmentation est généralement d'un facteur 1,5.

- Déclenchement du thyristor parasite

Les IGBTs à tranchées sont quasi insensibles au déclenchement du thyristor parasite. En effet, les niveaux de courant nécessaires pour ce déclenchement sont tels que les phénomènes liés aux dégradations thermiques seront prépondérants. La raison d'une telle insensibilité est que le courant de trous circule à travers une résistance de latch-up d'une plus faible valeur que dans le cas des composants planar. En effet, cette résistance ne dépend plus que la profondeur de la cathode souvent submicronique (pas de circulation latérale du courant). Cette résistance devient encore plus faible n'utilisant une diffusion P^+ entre deux émetteurs N^+ de deux cellules adjacentes.

- JFET parasite

Dans les IGBTs à technologie planar, à l'état passant et sous faible polarisation V_{AK} , la région JFET (située entre deux caissons P voisins) réduit l'accès des lignes de courant au canal du MOS. Ceci a pour conséquence d'augmenter la chute de tension à l'état passant et donc les pertes en conduction. La structure à tranchées permet naturellement d'inhiber ce problème car les caissons P de deux cellules adjacentes ne sont pas en vis-à-vis grâce à la grille enterrée.

- Procédé de fabrication

Le nombre d'étapes de fabrication de l'IGBT planar est sensiblement le même que l'IGBT à tranchées. Cependant, la complexité de ce dernier est plus élevée. En effet, le procédé de gravure RIE, le remplissage d'oxyde et de polysilicium de cette dernière nécessite une maîtrise technologique plus délicate. De plus, le procédé de gravure RIE ne permet pas d'obtenir des flans de tranchées parfaitement plans. La mobilité dans le canal du MOS en sera donc affectée.

- L'Injection Enhanced ou PiN diode effect

Les performances statiques de l'IGBT à tranchées peuvent aussi être améliorées en jouant sur la géométrie de la tranchée afin de faire apparaître l'Injection Enhanced ou PiN diode effect. Cette particularité fera l'objet d'une étude approfondie dans la suite de ce chapitre.

- Tenue au court-circuit

C'est un des inconvénients majeurs des structures à tranchées. Du fait d'une largeur de cellule élémentaire plus faible, la tenue au court-circuit est un des points critiques des IGBTs à tranchées en raison d'une densité de puissance plus élevée. La solution à ce problème est de ne pas relier toutes les cellules élémentaires à la cathode. Le ratio cellules actives/cellules totales est de l'ordre de 0.3 pour les IGBTs 1200V. Ainsi, il existe alors

un compromis entre la densification de la cellule et la capacité de tenue au court-circuit.

2.2 Injection Enhanced (ou PiN diode) Effect : principe

La chute de tension à l'état passant d'un IGBT se divise principalement en trois chutes de tension : la tension au bornes du canal de la section MOSFET, la chute de tension dans la base large et peu dopée et la chute de tension de jonction émetteur P^+ /base N^- .

Dans les gammes de tension au dessous de 600V, c'est la chute de tension du canal qui représente la plus grande partie de la chute de tension totale à l'état passant. En effet, la base N^- étant peu profonde, elle possède une faible résistance à l'état passant. Les efforts de développement se sont donc portés sur la diminution de la résistance dans le canal de la section MOS.

Par contre, pour des gammes de tension supérieures, la chute de tension dans la base est prépondérante et notamment du côté de la cathode où la concentration de porteurs y est plus faible que du côté de l'émetteur P^+ . Ce type de constat est identique dans les structures planar. Par contre, dans les IGBTs à tranchées, un facteur de forme de la grille particulier permet d'augmenter la concentration de porteurs du côté de la cathode. Cette augmentation permet d'augmenter la conductivité de la région de base et donc de réduire de fait les pertes en conduction. Dans la littérature, ce phénomène est appelé IE effect (Injection Enhanced Effect) [29] ou PiN Diode Effect ([30] et [31]) car il permet de retrouver un profil de porteurs équivalent à celui d'une diode PiN. En effet, la couche d'inversion dans le canal MOS se transforme en couche accumulée lorsque la grille est en regard avec la base du composant. Cette couche accumulée de type N^+ forme avec la base N^- et l'émetteur d'anode P^+ une diode PiN virtuelle.

Pour la suite de cette section, la région mesa est définie comme étant la zone située au bas de la tranchée 'silicium' : entre le caisson P et la jonction virtuelle de base. Cette dernière est définie par la frontière située côté cathode entre le bas de la région mesa et le haut de la région de base comme le montre la figure 2.2(a) représentant une cellule élémentaire d'un IGBT à tranchées. C'est cette frontière qui se comporte comme un émetteur d'électrons dans la base N^- et qui permet de retrouver une double injection semblable à une diode PiN. La figure 2.2(b) présente les différentes conventions géométriques utilisées dans la suite du mémoire. À savoir : W est la largeur d'une cellule élémentaire, S la largeur de la région mesa et T la profondeur de la région mesa. Ces grandeurs vont être les paramètres des différentes simulations ISE-TCAD pour l'étude de l'IE effect.

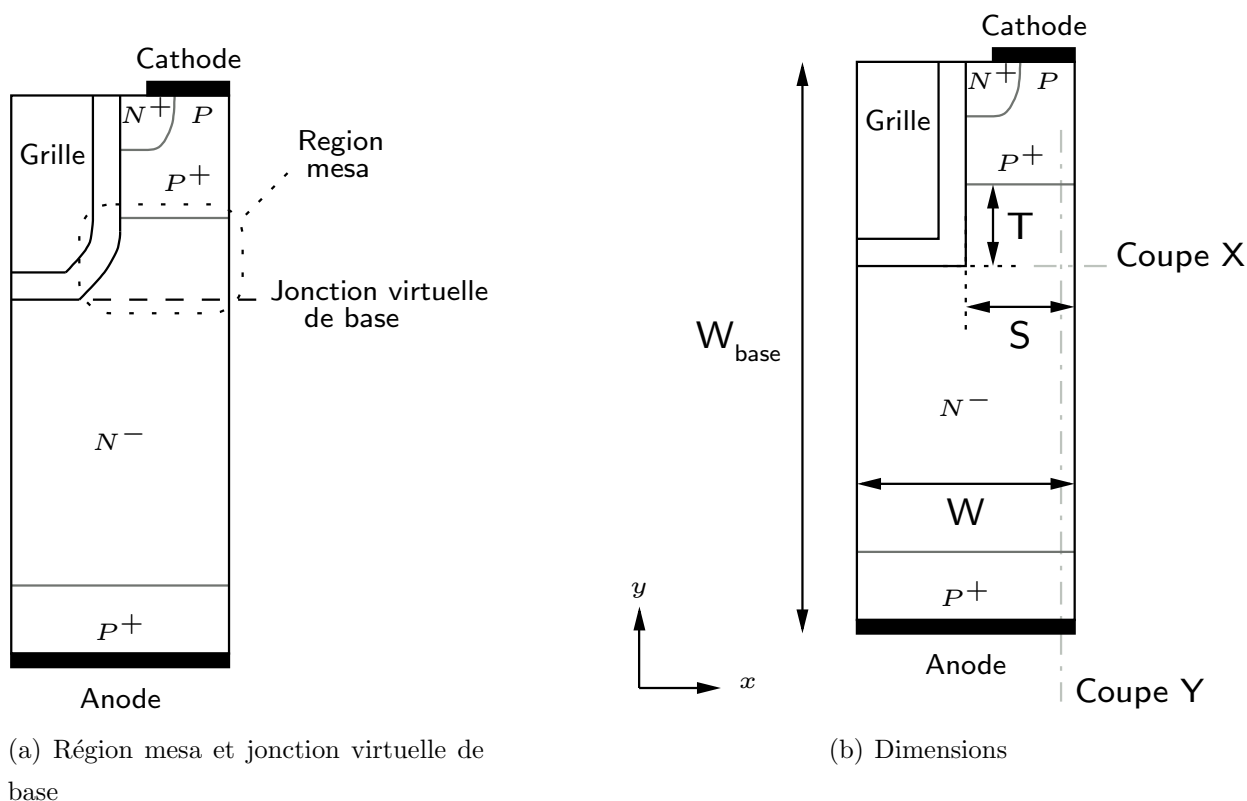


FIG. 2.2 – Structure verticale de l'IGBT à tranchées : conventions.

2.3 Influence de la géométrie de la tranchée sur les performances de l'IGBT

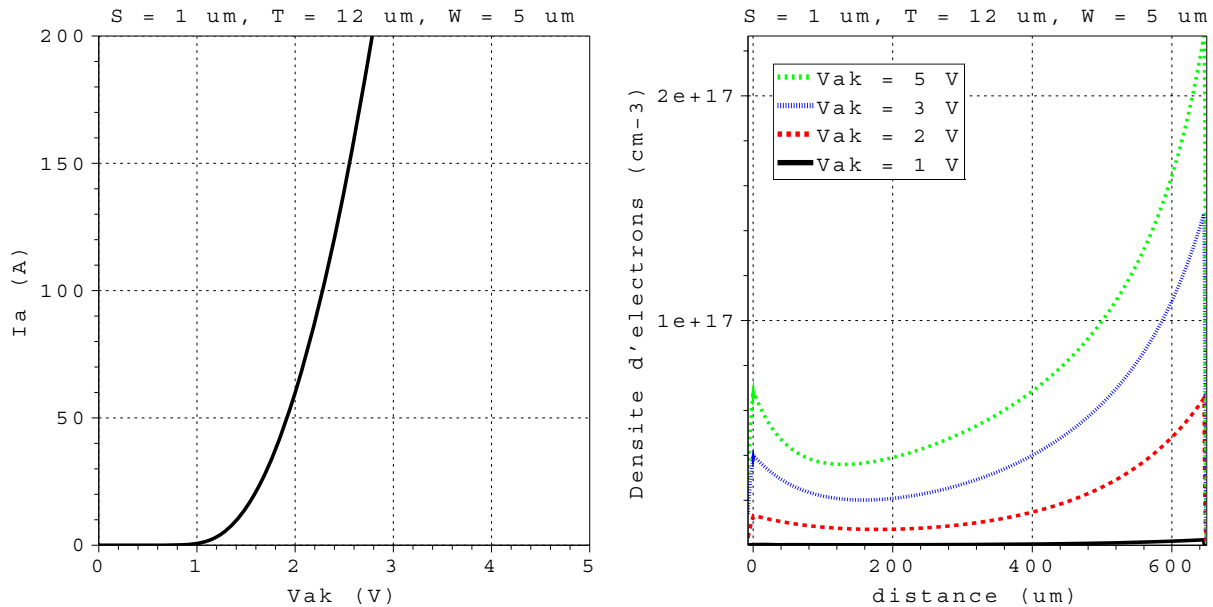
2.3.1 Structure simulée sous ISE-TCAD

Des simulations à éléments finis sous le logiciel ISE-TCAD ont permis d'étudier l'influence de la géométrie de la tranchée sur l'IE Effect. La profondeur de la région de base a été choisie de manière à favoriser la contribution ohmique dans la chute de tension à l'état passant ($W_{base} = 600\mu m$ pour un dopage de $N_D = 8 \times 10^{12} cm^{-3}$). L'épaisseur de l'oxyde de grille de 500\AA a été choisi en fonction de la technologie flexible développée au laboratoire. En effet, l'objectif à court terme de mon groupe d'accueil est de réaliser, à l'aide de cette filière, des IGBTs à tranchées. La surface active, hors terminaison de jonction, de l'IGBT est de $1cm^2$. Les profils de concentrations des dopants sont de type Gaussien avec les niveaux de dopage en surface suivants :

- Caisson P : $10^{18} cm^{-3}$ de Bore
- Émetteur P anode : $10^{20} cm^{-3}$ de Bore
- Émetteur N cathode : $10^{20} cm^{-3}$ d'Arsenic

2.3.2 Répartition des porteurs à l'état passant dans la base

La figure 2.3(a) donne la caractéristique statique en régime saturé $I_A = f(V_{AK})$ simulée d'un IGBT à tranchées avec comme paramètres géométriques $S = 1\mu m$, $W = 5\mu m$ et $T = 12\mu m$. La tension grille-cathode V_{GK} appliquée est de $15V$. Les répartitions des porteurs pour plusieurs points de fonctionnement sont données figure 2.3(b). Ces répartitions se font suivant la coupe Y de la figure 2.2(b), c'est-à-dire sous le caisson P .



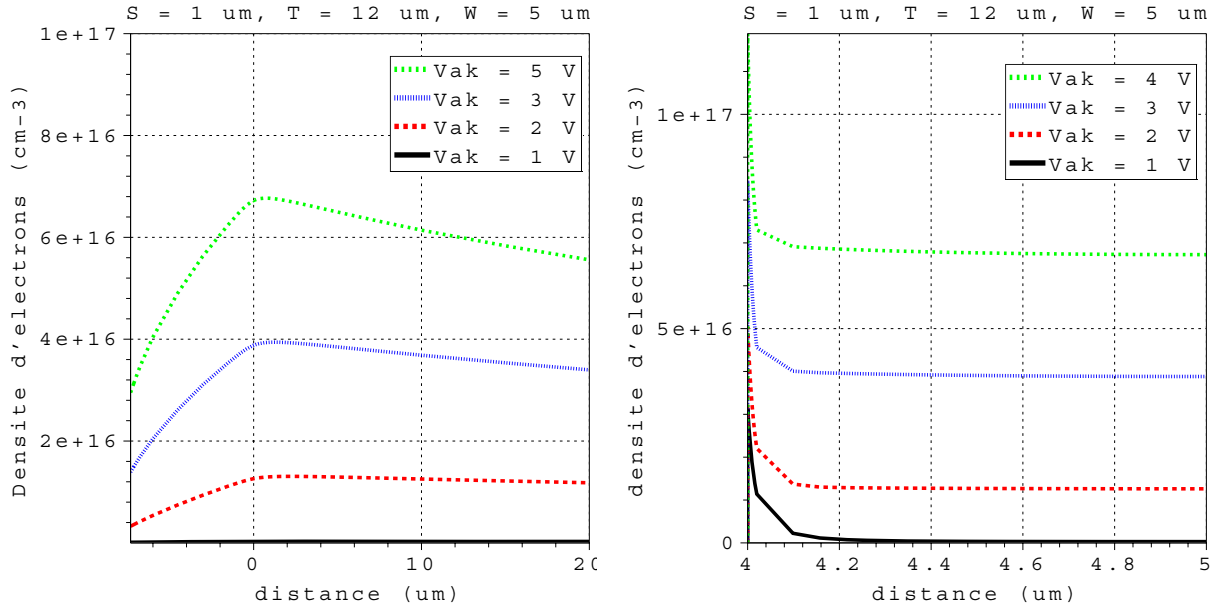
(a) Caractéristique statique de l'IGBT à tranchées en régime saturé (b) Répartition des porteurs selon la coupe Y dans la base

FIG. 2.3 – Courbes simulées de l'IGBT à tranchées pour plusieurs V_{AK} (1/2).

Dans la cas d'un IGBT planar, le profil des porteurs selon la même coupe Y montrerait une concentration de porteurs égale à la concentration intrinsèque n_i au niveau de la jonction caisson P / base N^- . En effet, cette jonction étant polarisée en inverse, les électrons ne peuvent circuler qu'au travers du canal de la section MOS.

Dans la structure à tranchées, la jonction caisson P / base N^- se trouve être toujours en polarisation inverse mais la présence d'une couche accumulée le long de partie de la grille en regard avec la base N^- ($T+W-S$) se comporte comme un injecteur d'électrons. La région mesa peut être alors assimilée à une région N^+ . La concentration des porteurs au niveau de cette région, c'est-à-dire la région de base intertranchée, se trouve donc augmentée dans des proportions non négligeables. La figure 2.4(a) est un agrandissement de la figure 2.3(b) dans cette région. La figure 2.4(b) montre, quant à elle, le profil des électrons selon la coupe X au niveau de jonction virtuelle de base. On retrouve là du côté de l'oxyde de grille la présence d'une couche d'accumulation mais aussi, une couche d'accumulation

de concentration plus faible de l'ordre de 10^{16}cm^{-3} dans la centre de la région. L'IE Effect est donc bien mis en évidence puisque l'on passe d'une concentration intrinsèque $n_i = 10^{10} \text{cm}^{-3}$ dans la cas de l'IGBT planar à une valeur de l'ordre de 10^{16}cm^{-3} .



(a) Répartition des porteurs selon la coupe Y dans la région mesa

(b) Répartition des porteurs selon la coupe X

FIG. 2.4 – Courbes simulées de l'IGBT à tranchées pour plusieurs V_{AK} (2/2).

2.3.3 Influence de la géométrie de la tranchée sur les performances en conduction

Afin de mettre en évidence l'influence de la géométrie de la tranchée sur les performances statiques, un ensemble de simulations à éléments finis ont été réalisées. La structure simulée est celle présentée figure 2.2(b). Dans les simulations suivantes, la largeur de la cellule élémentaire W est fixée à $5 \mu\text{m}$ et les paramètres S (largeur de la région mesa) et T (profondeur de la région) sont variables. La comparaison des figures 2.5(a) et 2.5(b) montrent d'une part de manière évidente que plus les tranchées sont rapprochées (S petit), plus la chute de tension à l'état passant est faible. D'autre part, pour une valeur de S donnée, cette chute de tension est améliorée quand la profondeur de la tranchée augmente. Cela est d'autant plus vrai quand les tranchées sont éloignées. Les figures 2.5(c) et 2.5(d) permettent de mettre en évidence que le paramètre le plus influent sur la valeur de la chute de tension à l'état passant est la distance entre les tranchées. La première conclusion à tirer est que l'IE Effect sera d'autant plus prononcé qu'il existera un confinement de la région mesa permettant une accumulation maximum des porteurs à

la jonction virtuelle de base.

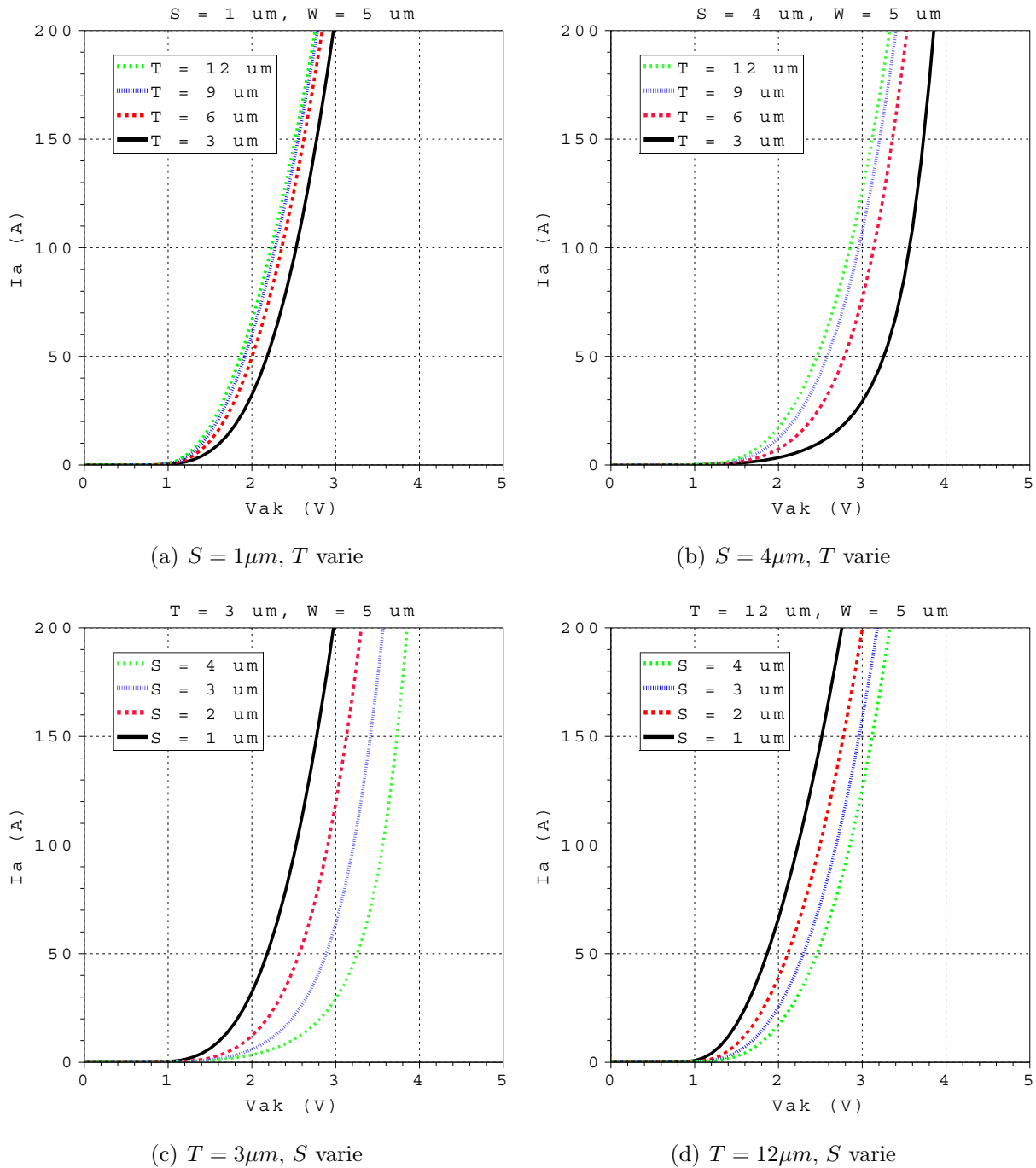
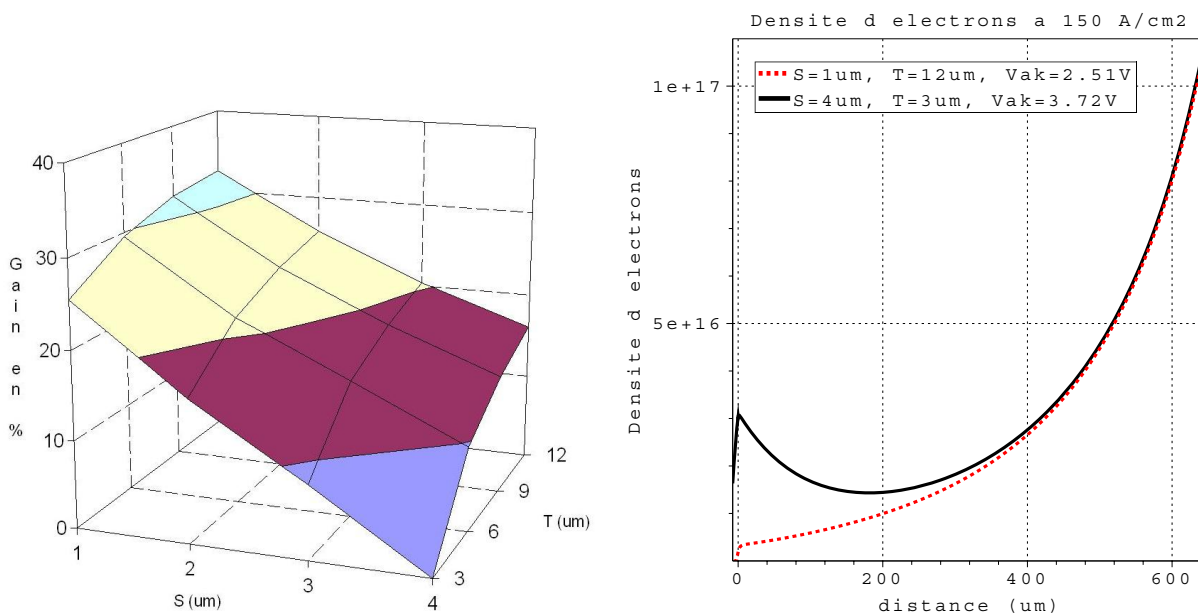


FIG. 2.5 – Caractéristiques statiques $I_A = f(V_{AK})$.

Afin de bien visualiser l'influence des paramètres de la tranchées sur l'état passant, la figure 2.6(a) synthétise les résultats obtenus pour une densité de courant nominale de $150A/cm^2$. La condition la plus défavorable est obtenue pour $S = 4\mu m$ et $T = 3\mu m$: la tension de déchet correspondante est de $3.72V$. En effet, l'IE Effect est quasi inexistant comme l'indique la figure 2.6(b). qui montre la répartition des porteurs libres dans la

région mesa selon la coupe Y . La condition la plus favorable permet une amélioration de 32% de la chute de tension à l'état passant ($S = 1\mu m$ et $T = 12\mu m$). Dans ce dernier cas, l'IE Effect est optimum comme l'indique cette même figure.



(a) Récapitulatif des performances à l'état passant en fonction de la géométrie de la tranchée. (b) Répartition des porteurs dans la base dans les deux cas extrêmes à $150 A/cm^2$.

FIG. 2.6 – Étude de l'influence de la géométrie de la tranchée sur l'IE Effect.

2.3.4 Influence de la géométrie de la tranchée sur les performances dynamiques

Des simulations en dynamique sont présentées afin de faire apparaître l'influence de la géométrie de la tranchée sur la queue de courant et donc l'énergie de commutation dissipée à l'ouverture. Ces simulations sont réalisées dans une configuration double impulsion permettant d'atteindre un point de fonctionnement de $150 A$ sous $4500 V$. La tension appliquée sur la grille est de $15 V$ avec une résistance de grille est de 10Ω . Comme dans le cas de l'étude statique présentée précédemment, la largeur de la cellule élémentaire W est fixée à $5 \mu m$ avec la même variation des paramètres S et T . La figure 2.7(a) montre les formes d'ondes du courant I_A à l'ouverture pour $S = 1 \mu m$ plusieurs valeurs de T . Un zoom sur les queues de courant est donné figure 2.7(b). L'analyse des résultats présentés met en évidence la très faible influence des dimensions de la tranchée sur les performances à l'ouverture. Ceci est d'autant plus vrai que les simulations présentées ($S = 1 \mu m$) maximise l'IE Effect. Il faut noter que comme dans toutes structures bipolaires, l'influence de la répartition des porteurs dans la région de base affecte le comportement à l'ouverture

et n'affecte pas ou peu le comportement à la fermeture. C'est d'autant plus vrai que la fermeture de l'IGBT n'est pas affectée par la géométrie de la tranchée.

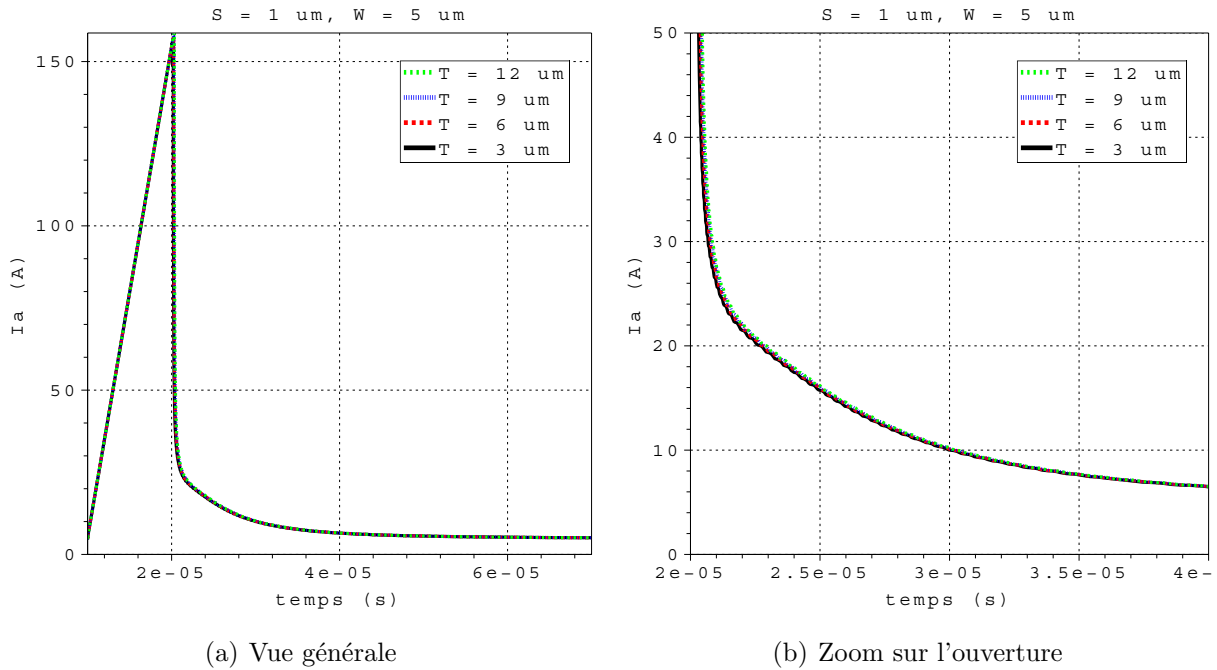


FIG. 2.7 – $I_A = f(t)$ pour $S = 1\mu m$ avec T comme variable.

2.3.5 Cas d'un substrat de faible épaisseur

La même série de simulations a été réalisée sur une structure de faible épaisseur. Pour un substrat de $50\mu m$ dopé à $2 \times 10^{14} cm^{-3}$, les principaux résultats des caractéristiques statiques sont donnés figure 2.8(a) et 2.8(b). Il apparaît clairement que l'IE Effect n'intervient que dans des composants où la contribution ohmique est la principale composante de la chute de tension à l'état passant. Ainsi, la modélisation de ce phénomène ne sera pas nécessaire pour des tenues en tension allant jusqu'à $1000V$.

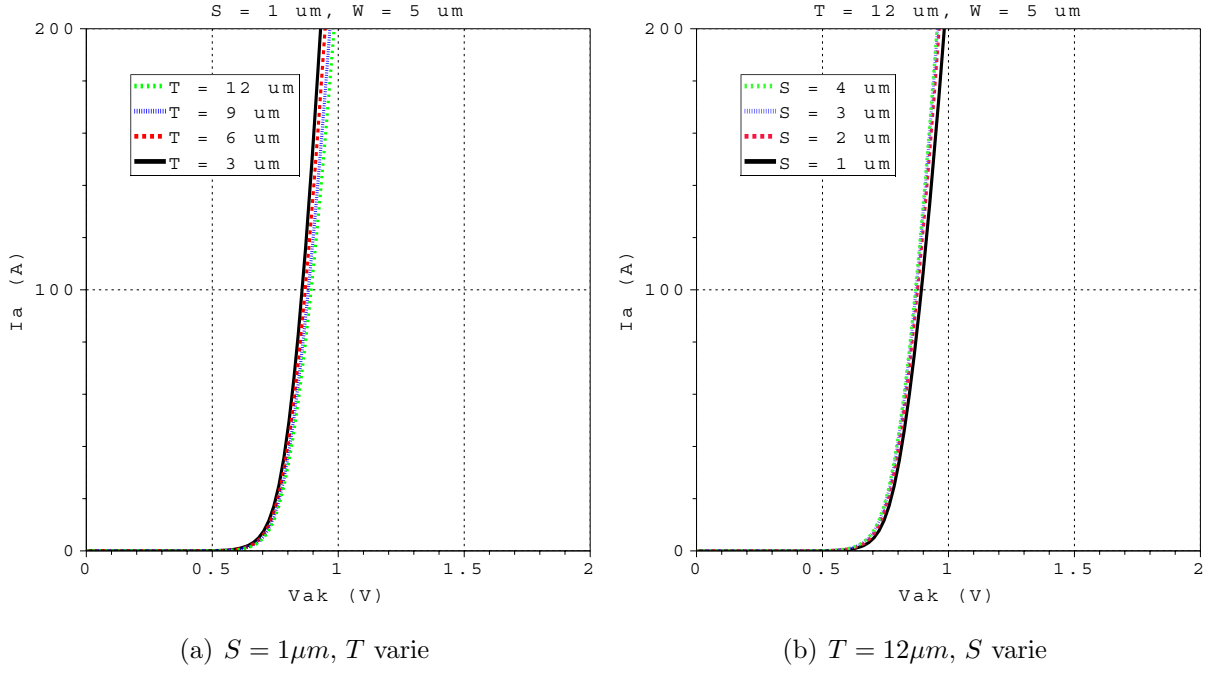


FIG. 2.8 – Caractéristiques statiques $I_A = f(V_{AK})$ dans le cas d'un substrat de faible épaisseur.

2.4 Explications physiques de l'IE Effect

2.4.1 Approches données dans la littérature

Comme nous l'avons montré précédemment, l'allure de la répartition des porteurs dans la région de base N^- est semblable à celle d'une diode PiN. Afin de modéliser les IGBTs à tranchées où intervient l'IE Effect, de nombreux auteurs ont développés des modèles basés sur la mise en parallèle d'un IGBT classique et d'une diode PiN ([29], [32], [33] et [34]) (cf. fig.2.9). Cette façon de procéder a l'avantage d'être représentative dans un domaine de validité donné mais ne peut pas être utilisée dans une approche de conception de modèles telle que nous l'avons présentée au premier chapitre. En effet, cette approche ne donne aucune explication physique sur le comportement de l'IE Effect et en particulier, sur l'influence des paramètres géométriques de la tranchée.

Cependant, il n'existe dans la littérature qu'une seule tentative d'explication physique du comportement de l'IE Effect. Elle est présentée dans les travaux de thèse d'I. Omura [35] ainsi que dans l'article de synthèse correspondant [29]. Le principal résultat qu'il obtient est de lier l'IE Effect à la géométrie de la tranchée au travers du facteur de forme $S/(T.W)$. L'explication suivante décrit le raisonnement qui le conduit à ce résultat. La figure 2.10(a) montre les conventions utilisées et les chemins empruntés par les différents courants.

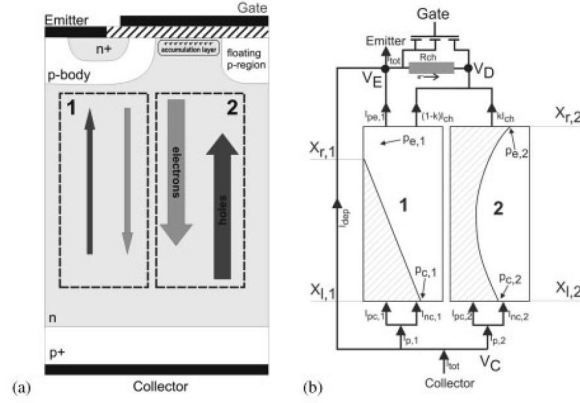


FIG. 2.9 – Modélisation basée sur la mise en parallèle d'un IGBT et d'une diode PiN.

En considérant l'hypothèse de quasi-neutralité dans la base de l'IGBT ($n \simeq p$), nous pouvons écrire les équations classiques suivantes :

$$J_p^{base} = -q\mu_p n E - kT\mu_p \frac{\partial p}{\partial y} \quad (2.1)$$

$$J_n^{base} = -q\mu_n n E + kT\mu_n \frac{\partial p}{\partial y} \quad (2.2)$$

L'élimination du champ électrique E de ces deux équations conduit à :

$$\mu_p J_n^{base} - \mu_n J_p^{base} = 2\mu_p \mu_n kT \frac{\partial p}{\partial y} \quad (2.3)$$

De plus, en introduisant les efficacités d'injection virtuelles $\gamma_n = J_n^{base}/J_{tot}$ et $\gamma_p = J_p^{base}/J_{tot}$ avec $J_{tot} = J_n^{base} + J_p^{base}$, l'équation 2.3 devient :

$$J_{tot} (\mu_p - \gamma_h(\mu_n + \mu_p)) = 2\mu_p \mu_n kT \frac{\partial p}{\partial y} \quad (2.4)$$

Toute la construction de Omura porte sur l'hypothèse simplificatrice suivante : le courant d'électrons circule dans la couche d'accumulation présente le long de l'oxyde de grille sur les flancs de la tranchée. Suivant cette condition, le courant J_n^{mesa} est nul et seul le courant de trous peut circuler dans la région mesa. Ainsi, en utilisant la relation d'Einstein ($qD_p = kT\mu_p$), la densité est donnée par :

$$J_p^{mesa} = \frac{W}{S} J_p^{base} = 2qD_p \frac{\partial p}{\partial y} \quad (2.5)$$

Il en résulte que :

$$J_p^{base} = -2qD_p \frac{\partial p}{\partial y} \frac{S}{W} \quad (2.6)$$

L'auteur fait ensuite une autre hypothèse simplificatrice en approximant le profil des porteurs dans la région mesa selon la coupe Y à une droite affine. Dans cette région mesa,

le gradient des porteurs $\partial p/\partial x$ est donc égal à une constante fixée à n_a/T avec n_a la densité de porteurs à l'interface région mesa/base N^- (figure 2.10(a)). La continuité des courants à la jonction virtuelle de base ($y = T$) permet d'écrire :

$$J_p^{mesa}|_{y=T} = J_p^{base}|_{y=T} = -2qD_p n_a \frac{S}{T.W} \quad (2.7)$$

Cette densité de courant $J_p^{base}|_{y=T}$ est donc l'une des deux conditions aux limites permettant l'analyse de la répartition des porteurs dans le reste de la base dont le comportement correspond à celui d'une diode PiN. L'autre condition aux limites est donnée par l'injection de l'anode P^+ face arrière. À travers cette équation, l'auteur montre que la densité de courant de trous de la région mesa dépend de la géométrie de la tranchée. Ramenée au cas de l'analogie à la diode PiN, c'est-à-dire où la région mesa est un injecteur d'électrons de type N^+ , est considérée la condition limite suivante (voir section 1.7.3) :

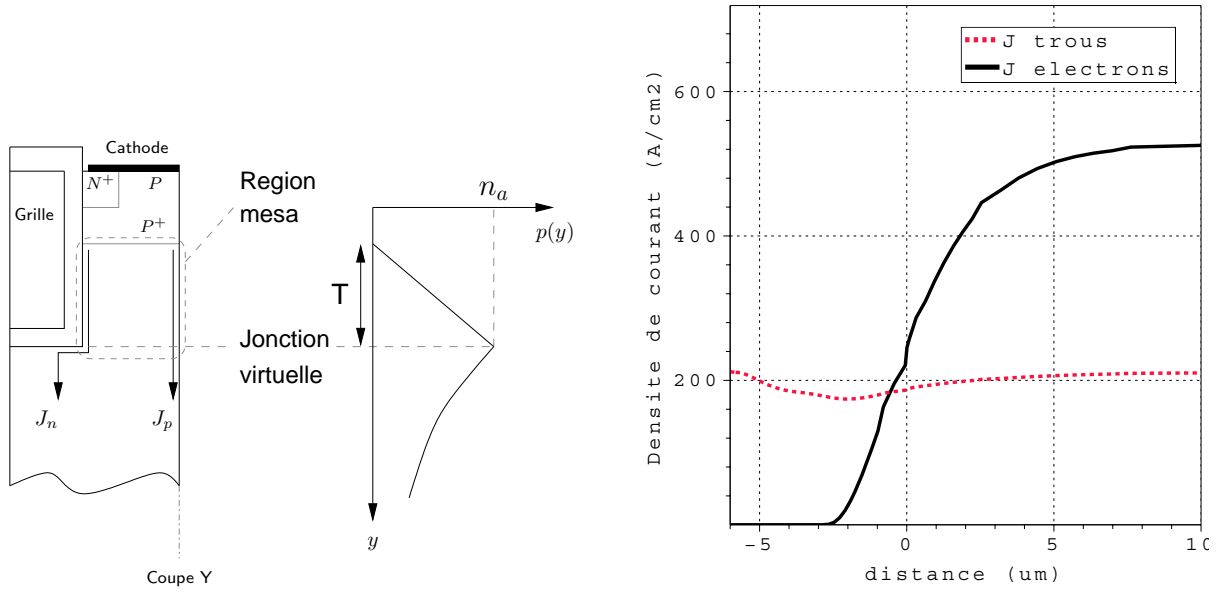
$$f_g(t) = \left. \frac{\partial p(t)}{\partial x} \right|_{x_g} = \frac{1}{2qS} \left(\frac{I_{ng}}{D_n} - \frac{I_{pg}}{D_p} \right) \quad (2.8)$$

Il est alors évident que pour augmenter le gradient de porteurs à la jonction virtuelle de base, il faut soit augmenter le courant I_{ng} soit diminuer le courant de trous I_{pg} , ce qui revient à augmenter l'efficacité d'injection d'électrons γ_n ou de diminuer l'efficacité d'injection de trous γ_p à la jonction virtuelle.

Cette approche a le mérite de prendre en compte la géométrie de la tranchée sur l'impact de l'IE Effect. Cependant, elle reste insuffisante pour déterminer la concentration de porteurs n_a à la jonction virtuelle de base nécessaire à une modélisation complète du phénomène étudié. De plus, sa démonstration repose sur des hypothèses trop simplificatrices :

- répartition des trous linéaire dans la région mesa selon la coupe Y ,
- absence de courant d'électrons dans la région mesa.

Pour preuve, la simulation donnée figure 2.4(a) montre une croissance des porteurs selon Y dans la région mesa de type hyperbolique et non linéaire, surtout à fort niveau de courant. La figure 2.10(b) montre aussi clairement que ces hypothèses simplificatrices sont lourdes de conséquence en ce concerne la densité de courant dans la région mesa. En effet, sur cet exemple ($T = 3\mu m$ et $S = 4\mu m$) défavorable pour l'IE Effect, la densité de courant de trous est dans la région mesa (de $x = -3\mu m$ à $x = 0\mu m$) non négligeable devant la densité de courant d'électrons.



(a) Chemins de courant dans la région mesa utilisé (b) Densités de courant de trous et d'électrons selon la coupe Y simulées par éléments finis

FIG. 2.10 – Approche donnée par Omura dans la littérature.

2.4.2 Approche selon notre méthode de modélisation

Notre approche de modélisation est basée sur une approche physique des phénomènes, ce qui conduit à ne pas utiliser les hypothèses simplificatrices adoptées par Omura. D'autre part, il nous est interdit d'adopter l'approche de modélisation utilisant la diode PiN puisqu'elle ne permet pas de remonter à l'influence de la géométrie de la tranchée. Afin de contourner le problème de ces hypothèses, le formalisme du coefficient de recombinaison surfacique d'émetteur h peut être adapté au cas de la jonction virtuelle. Cette jonction est décrite par une densité de courant de minoritaire (voir section 1.7.3) :

$$J_{min}^{mesa} = qh((pn) - n_i^2) \quad (2.9)$$

avec (pn) la concentration de porteurs à la jonction virtuelle, n_i la concentration intrinsèque. h devient dans ce cas d'étude :

$$h = \frac{D_P n_i^2 |_N}{N_D n_i^2 |_P} \left[\frac{1}{L_P} \coth \left(\frac{T}{L_P} \right) \right] \quad (2.10)$$

Comme la région mesa fait partie de la base, toute influence de dopage sur la concentration intrinsèque est nulle et donc $n_i^2 |_P = n_i^2 |_N$. Comme le courant J_{min} sort de la région mesa de largeur S pour entrer dans la base N^- de largeur W . Les densités de courant à la jonction virtuelle sont données par :

$$J_{min}^{mesa} \times S = J_{min}^{base} \times W \quad (2.11)$$

Les équations 2.9, 2.10 et 2.11 permettent d'obtenir l'équation suivante :

$$J_{min}^{base} = \frac{q}{N_D} \sqrt{\frac{D_P}{\tau_P}} \frac{S}{W} \coth\left(\frac{T}{L_P}\right) ((pn) - n_i^2) \quad (2.12)$$

Ainsi, de la même manière que pour l'explication d'Omura, cette démonstration mène à la conclusion qu'il faut minimiser le courant de minoritaires pour augmenter l'efficacité d'injection d'électrons. Il faut donc minimiser la facteur $(S/W)\coth(T/L_P)$ pour maximiser l'IE Effect. De plus, ce raisonnement a l'avantage de ne pas avoir besoin des deux hypothèses proposées par Omura. De plus, si l'on considère que la longueur de diffusion L_P (de l'ordre d'une centaine de microns) est grande devant la profondeur de la région mesa T , nous pouvons écrire :

$$L_P \gg T \Rightarrow \coth\left(\frac{T}{L_P}\right) \rightarrow \frac{L_P}{T} \quad (2.13)$$

Ainsi, la densité de courant de minoritaire entrant dans la base s'écrit de la même façon que dans l'explication donnée par Omura :

$$J_{min}^{base} = \frac{q \cdot D_P}{N_D} \frac{S}{T \cdot W} ((pn) - n_i^2) \quad (2.14)$$

En couplant les équations 2.7 et 2.14, la concentration de porteurs à la jonction virtuelle de base devient :

$$n_a = \frac{(pn) - n_i^2}{2N_D} \quad (2.15)$$

2.4.3 Conclusions sur l'IE Effect

La chute de tension à l'état passant pour notre composant test peut donc être améliorée de façon significative (de 3.8V à 2.5V dans le meilleur des cas) sans pour autant dégrader les performances dynamiques. Grâce à l'IE Effect, le compromis pertes en conduction/pertes en commutation est donc amélioré. Cependant, ceci n'est valable que dans des composants haute tension où la contribution ohmique représente le terme le plus important de la chute de tension totale devant la chute de tension du MOS. Les explications données par Omura et notre approche permettent de justifier ce comportement en fonction de la géométrie de la tranchée. La modélisation de l'IE Effect est donc envisageable. Cependant, la concentration des porteurs à la jonction virtuelle de base reste une inconnue. Pourtant, sa connaissance est indispensable afin de pouvoir déterminer le sous-modèle de la région mesa nécessaire dans le cadre de notre méthodologie de modélisation par briques. Comme cela a déjà été précisé, il n'existe aucun modèle dans la littérature suffisamment explicite sur ce point. Cette étude fondamentale reste donc à faire. Cependant, dans le cadre de ces travaux de thèse, un modèle d'IGBT à tranchées a été développé et reste valable tant que l'IE Effect n'est pas actif. Si tel n'était le cas, ce modèle pourra malgré tout être utilisé mais en le considérant du premier ordre avec tout ce que cela comporte comme incertitude sur les résultats.

2.5 Modèle de l'IGBT à tranchées

2.5.1 Présentation

Le modèle de l'IGBT à tranchées étant basé sur celui de l'IGBT planar, la géométrie en tranchées impose donc un calcul spécifique des capacités de la section MOSFET comme le montre la figure 2.11. De même, le calcul de la résistance du caisson P et de la résistance de latch-up seront différents dans ce modèle comme indiqué dans la figure 2.12. Cependant, les expressions analytiques sont basées sur la même base théorique que pour les modèles d'IGBT planar puisque la modélisation reste unidimensionnelle. Par contre, ce modèle ne prendra pas en compte l'IE Effect du fait de la faible contribution ohmique sur la chute de tension à l'état passant totale. Ce dernier point a été développé dans les paragraphes précédents.

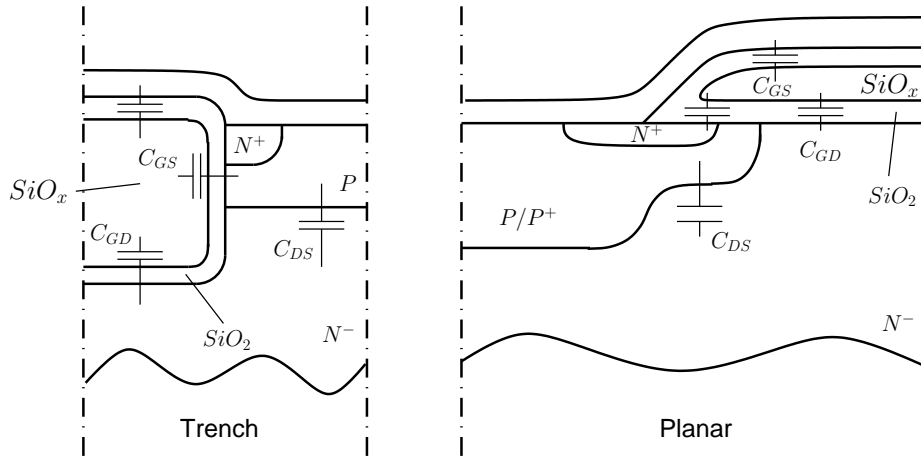


FIG. 2.11 – Comparaison des capacités MOS des structures planar et à tranchées

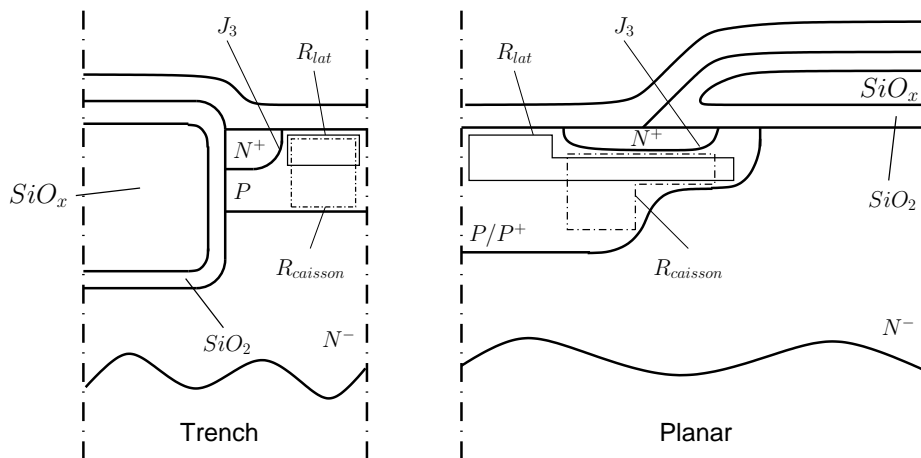


FIG. 2.12 – Comparaison des résistances du caisson P des structures planar et à tranchées

La convention des courants utilisée pour les sous-modèles de l'émetteur P^+ , de la couche tampon, de la zone de charge d'espace ainsi que de la zone de stockage côté anode est donnée figure 2.14. Celle concernant la zone de stockage côté cathode, la zone de charge d'espace, le caisson P est donnée figure 2.15. La convention pour l'ensemble des sous-modèles restant (section MOS, caisson P avec résistance propre et de latch-up, émetteur N^+) est donnée figure 2.16. Les émetteurs N^+ et P^+ donnent respectivement les couples de courants $(I_{n_{EN^+}}, I_{p_{EN^+}})$ et $(I_{n_{EP^+}}, I_{p_{EP^+}})$. Les zones de charge d'espace aux frontières gauche et droite de la zone de stockage se caractérisent notamment par les courants de déplacement $I_{dep_{x1}}$ et $I_{dep_{x2}}$. La prise en compte de la couche tampon se fait au travers des courants dQ_{BL}/dt et Q_{BL}/τ . Les courants entrant et sortant dans la zone de charge de stockage $I_{n_{x1}}$ et $I_{p_{dx1}}$ du côté de l'anode et $I_{n_{x2}}$ et $I_{p_{x2}}$ du côté de la cathode permettent de calculer les conditions aux limites de la zone de stockage pour la résolution de l'équation de diffusion ambipolaire (éq. 1.7). Le courant du canal de la section MOSFET est noté I_{MOS} et ses aspects dynamiques sont décrits à l'aide des courants capacitifs I_{CDG} , I_{CDS} et I_{CGS} . Le caisson P est traversé par les deux courants $I_{n_{CP}}$ et $I_{p_{CP}}$ qui permettent de calculer la chute de tension dans cette région et le courant I_{lat} rend compte du phénomène de latch-up au travers de la résistance R_{lat} .

La chute de tension totale du composant est calculée en ajoutant les chutes de tension de jonction, la chute de tension dans la zone de stockage, la chute de tension du caisson P et les chutes de tension dues aux zones de charge d'espace comme expliqué dans le premier chapitre.

La coupe de la cellule élémentaire est donnée figure 2.13 où sont reportées toutes les grandeurs géométriques nécessaires au modèle. De ces dernières sont déduits la valeur des capacités du MOS et des résistances de caisson P ainsi que le nombre de cellules élémentaires et la largeur de canal développée. Les paramètres d'entrée du modèle réglables par l'utilisateur sont regroupés dans le tableau 2.1. Certains paramètres peuvent être imposés par manque de connaissance sur le composant. Ainsi, l'utilisateur peut directement implanter dans le modèle les capacités de la section MOS, les coefficients de recombinaison des injecteurs, la transconductance, la tension de seuil, la largeur développée du canal, Ψ_X et Ψ_Y .

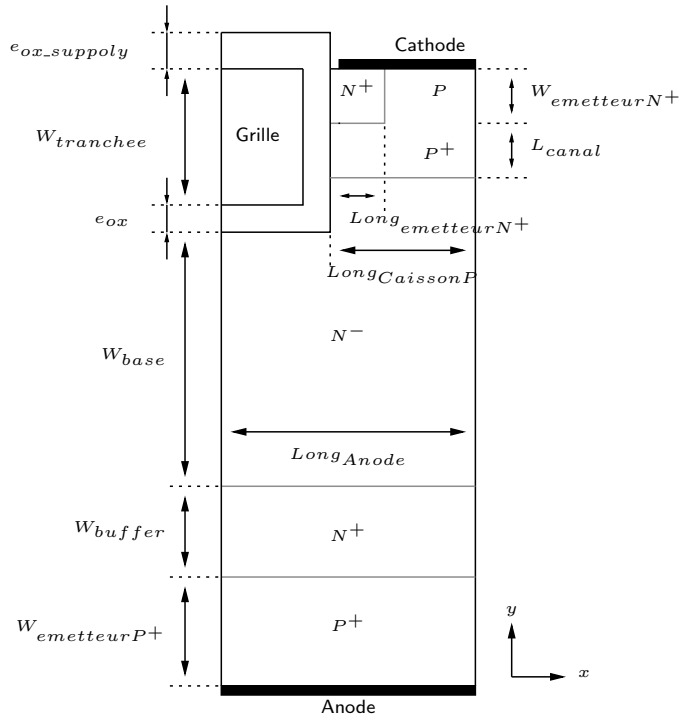


FIG. 2.13 – Géométrie de la cellule élémentaire.

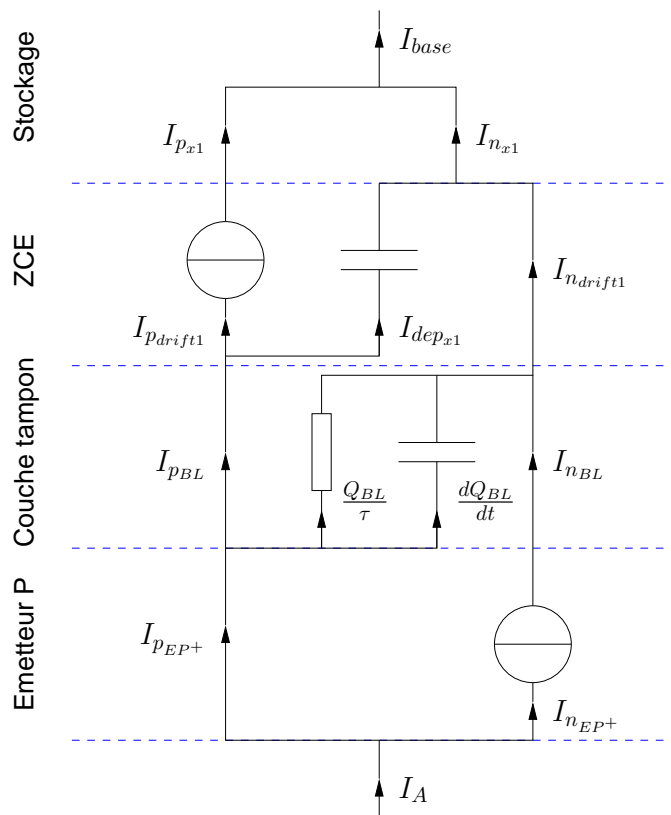


FIG. 2.14 – Convention de courants à la jonction émetteur P^+ / base N^- .

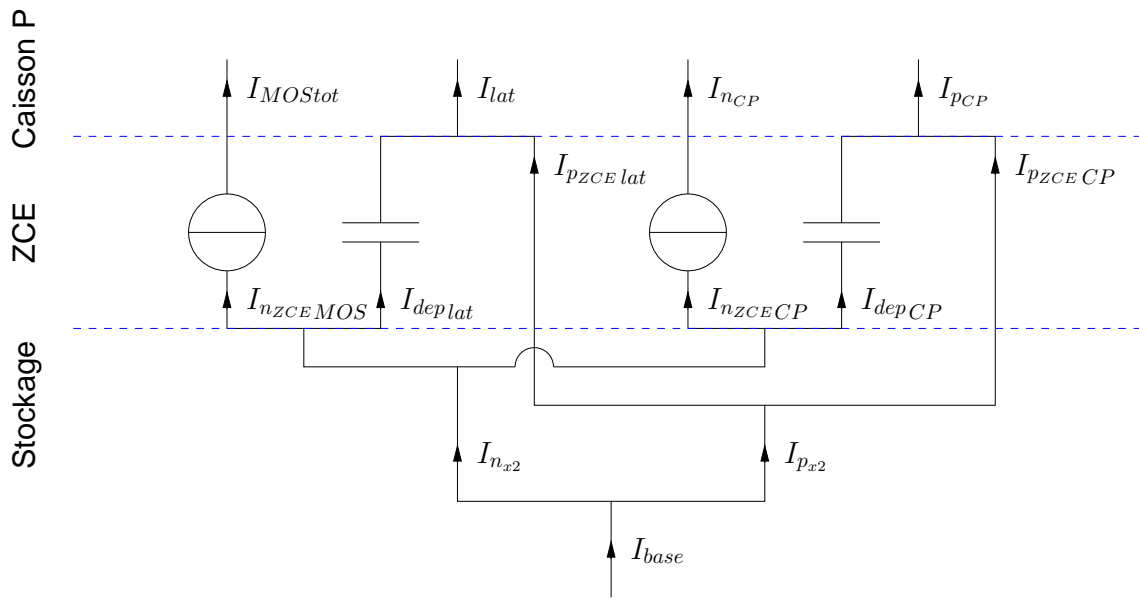


FIG. 2.15 – Convention de courants à la jonction base N^- / caisson P .

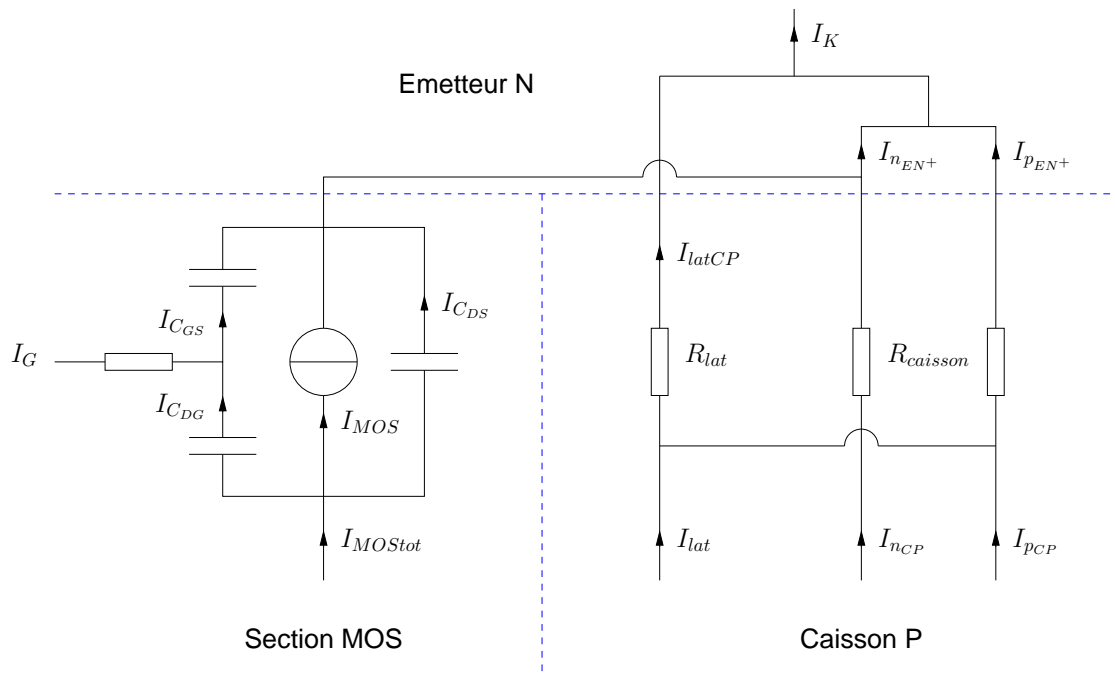


FIG. 2.16 – Convention de courants à la jonction caisson P / émetteur N^+ .

Paramètre	Désignation
Surface active	Surface_active
Surface des plots	Surface_plots
Largeur de l'anode	$larg_{anode}$
Longueur de l'anode	$long_{anode}$
Longueur du caisson P	$long_{caissonP}$
Longueur de l'émetteur N^+	$long_{emetteurN^+}$
Profondeur de la tranchée	$W_{tranchee}$
Profondeur de l'émetteur N^+	$W_{emetteurN^+}$
Profondeur de l'émetteur P^+	$W_{emetteurP^+}$
Profondeur de la couche tampon	W_{buffer}
Profondeur de la base	W_{base}
Longueur du canal	Long_canal
Épaisseur de l'oxyde	eox
Épaisseur de l'oxyde sur la grille	eox_sup_poly
Durée de vie dans la base	τ
Durée de vie dans la couche tampon	τ_{BL}
Dopage dans la base	N_D
Dopage du caisson P	dopage_caisson_P
Dopage de l'émetteur P^+	dopage_emetteur_P
Dopage de l'émetteur N^+	dopage_emetteur_N
Dopage de la couche tampon	dopage_emetteur_N
Exposant de multiplication par avalanche	BV_n
Facteur de claquage de la section plane	BV_f
Température de jonction	T_j
Dépendance en température de τ	cT_τ
Dépendance en température de V_{th}	$cT_{V_{th}}$
Dépendance en température de $\Psi_{Yref} = 1/\theta$	cT_θ

TAB. 2.1 – Paramètres du modèle de l'IGBT à tranchées.

2.5.2 Validation du modèle d'IGBT à tranchées sur un module commercial

Présentation du module

La validation du modèle de l'IGBT à tranchées a été réalisée à partir d'un module commercial de calibre 75A et 600V. La figure 2.17 montre une vue extérieure du module étudié ainsi que son schéma électrique équivalent. Il est constitué de deux IGBTs à tranchées et de deux diodes de roue libre dans une configuration bras d'onduleur.

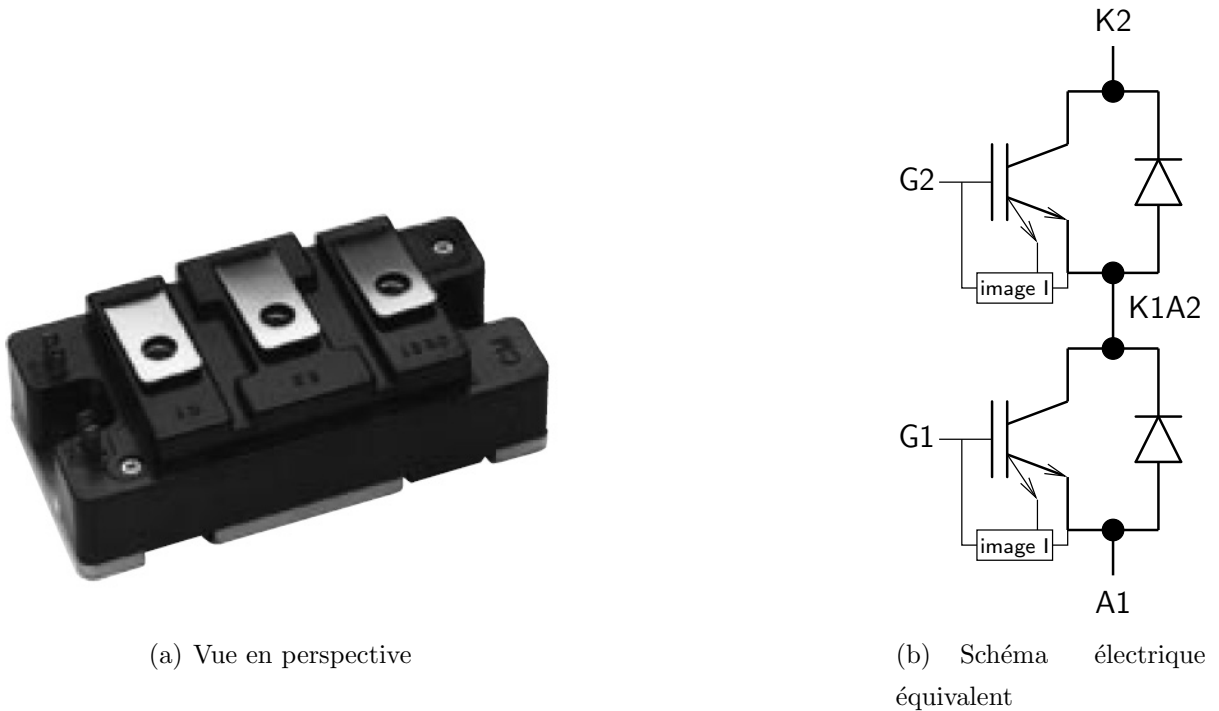


FIG. 2.17 – Module commercial de calibre 75A et 600V.

Extraction des paramètres du modèle

La figure 2.18 présente une vue de dessus de la puce IGBT où apparaissent les connexions 'wire bondings' de puissance, de grille ainsi qu'une connexion spécifique (à droite de la photo). Cette connexion permet, au travers d'une image du courant traversant le composant, de protéger le composant des court-circuits à l'aide d'une rétroaction sur la grille. Ce fonctionnement de la puce se faisant dans des conditions extrêmes et étant spécifique, il ne sera pas modélisé. La topologie de la cellule élémentaire correspond à un doigt parcourant la largeur d'une des six bandes de la puce (fig. 2.18). La figure 2.19 présente une vue de la tranchée avec les dimensions géométriques de la tranchée utilisées dans le modèle.

Cette photographie a été obtenue par microsection en plusieurs étapes :

- polissage mécanique de la tranche de la puce IGBT
- révélation des jonctions
- analyse à l'aide d'un microscope électronique à balayage

L'analyse de cette photographie permet d'extraire les valeurs de la largeur et de la profondeur de la cellule élémentaire, de la tranchée, du caisson P , de l'émetteur N^+ . Ces paramètres géométriques et physiques sont regroupés dans le tableau 2.2. Le paramètre 'surface des plots' correspond à la surface utilisée pour la connexion de la grille au centre de la puce et la connexion pour avoir une image du courant à la droite de la puce (figure 2.18). Les paramètres géométriques sont susceptibles d'être légèrement modifiés pour faire correspondre la simulation avec les relevés expérimentaux. En effet, la précision des mesures sur les photographies peut apporter des erreurs.

Les dopages des différentes zones de l'IGBT permettent également d'alimenter le modèle. Ces paramètres sont obtenus en faisant un 'spreading resistance' ; procédé qui consiste à mesurer sur une coupe biseautée du composant la résistance en fonction de la profondeur dans le silicium. Ensuite, un traitement informatique permet d'en déduire la résistivité puis les dopages (Fig. 4.1 en annexes). L'analyse des résultats expérimentaux permet d'extraire la valeur du dopage de la base, de l'émetteur P^+ et de la couche tampon.

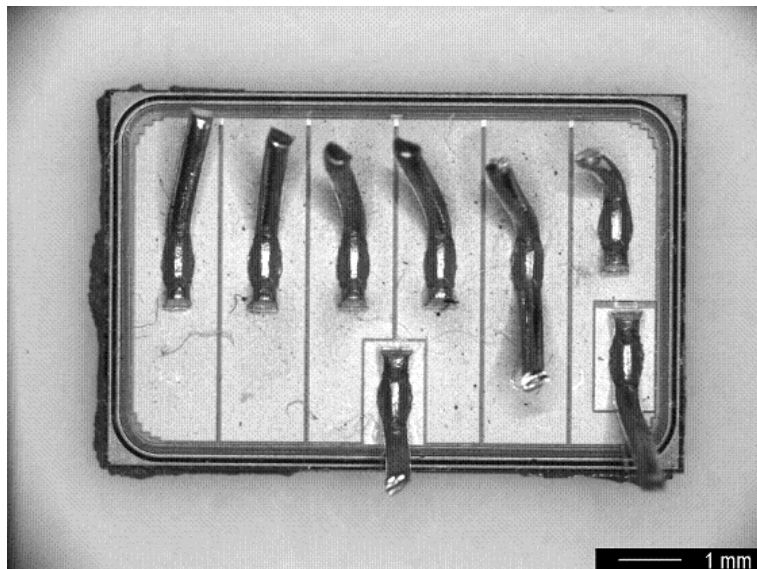


FIG. 2.18 – Vue de dessus de la puce IGBT.

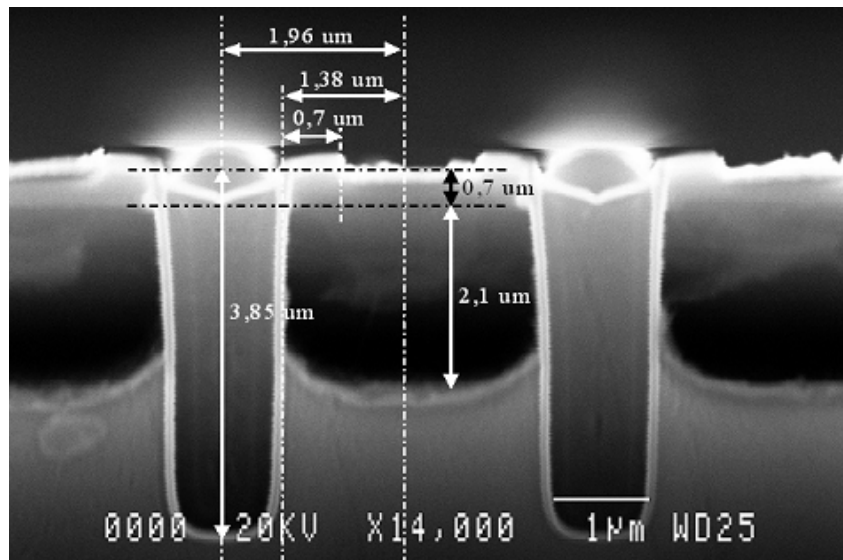


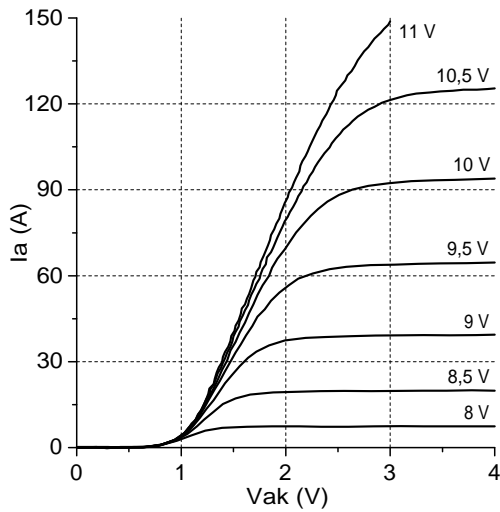
FIG. 2.19 – Dimensions de la tranchée.

Désignation	Valeur
Surface_active	$0.337cm^2$
Surface_plots	$0.0258cm^2$
$larg_{anode}$	$0.472cm$
$long_{anode}$	$196\mu m$
$long_{caissonP}$	$138.5\mu m$
$long_{emetteurN^+}$	$70\mu m$
$W_{tranchee}$	$390\mu m$
$W_{emetteurN^+}$	$70\mu m$
$W_{emetteurP^+}$	$0.0345cm$
W_{buffer}	$0.0675\mu m$
W_{base}	$0.005cm$
Long_canal	$210\mu m$
eox	$12\mu m$
eox_sup_poly	$16\mu m$
Dopage base N^-	$3 \times 10^{14}cm^{-3}$
Dopage couche tampon N^+	$8 \times 10^{16}cm^{-3}$
Dopage émetteur N^+	$3 \times 10^{18}cm^{-3}$
Dopage émetteur P^+	$3 \times 10^{18}cm^{-3}$

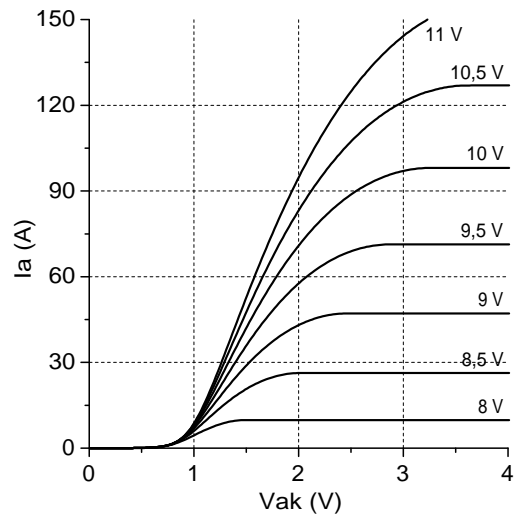
TAB. 2.2 – Paramètres géométriques du module étudié obtenus avec la microsection.

Simulations statiques

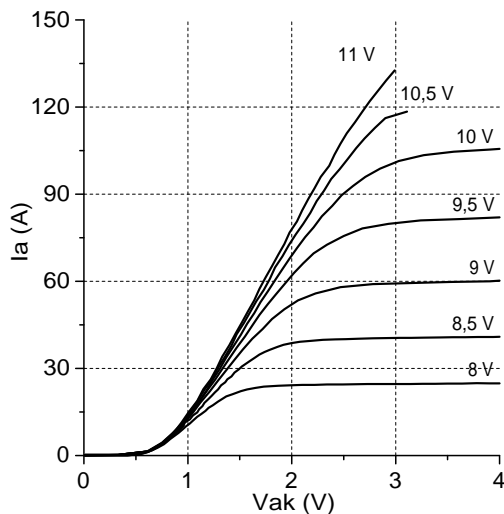
Les figures 2.20(b) et 2.20(a) montrent respectivement les caractéristiques statiques $I_A = f(V_{AK})$ mesurées et simulées à température ambiante. Les figures 2.20(c) et 2.20(d) montrent ces caractéristiques à 125 °C. Il est à noter que les spécifications constructeurs ne sont pas présentées car nous ne connaissons pas leurs moyens de mesures et donc la comparaison n'est pas valable ici. Les simulations sont en bon accord avec les mesures effectuées en statique pour les deux températures étudiées et ce, sans la prise en compte de l'IE Effect dans ce modèle d'IGBT à tranchée.



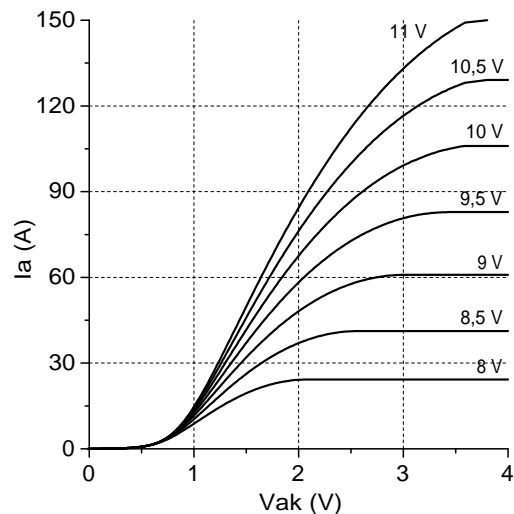
(a) Mesures à 27°C



(b) Simulations à 27°C



(c) Mesures à 125°C



(d) Simulations à 125°C

FIG. 2.20 – Comparaison des courbes statiques.

Simulations dynamiques

Pour valider le comportement en dynamique du composant modélisé, des commutations sous 300V à 50A ont été effectuées à des températures différentes en collaboration avec F. Richardeau du laboratoire LAPLACE (ancien LEEI) de Toulouse et M. Elghazouani du Laboratoire d'Électrotechnique de Montpellier (LEM). Le circuit utilisé est un banc monocoup basé sur le principe de la double impulsion (voir section 1.2.2) avec comme charge une inductance de $500\mu H$. Le choix d'une faible inductance et par conséquent d'une durée de conduction faible par rapport à la constante de temps thermique de la puce permet de négliger son auto-échauffement. La température de la puce est imposée au moyen d'une plaque chauffante. Les figures 2.21(a) et 2.21(b) confrontent les formes d'ondes du courant I_A et de la tension V_{AK} à la ouverture pour trois températures différentes (30°C, 140°C et 170°C). Les simulations sont également en bon accord avec les différentes mesures effectuées en dynamique à plusieurs températures de fonctionnement.

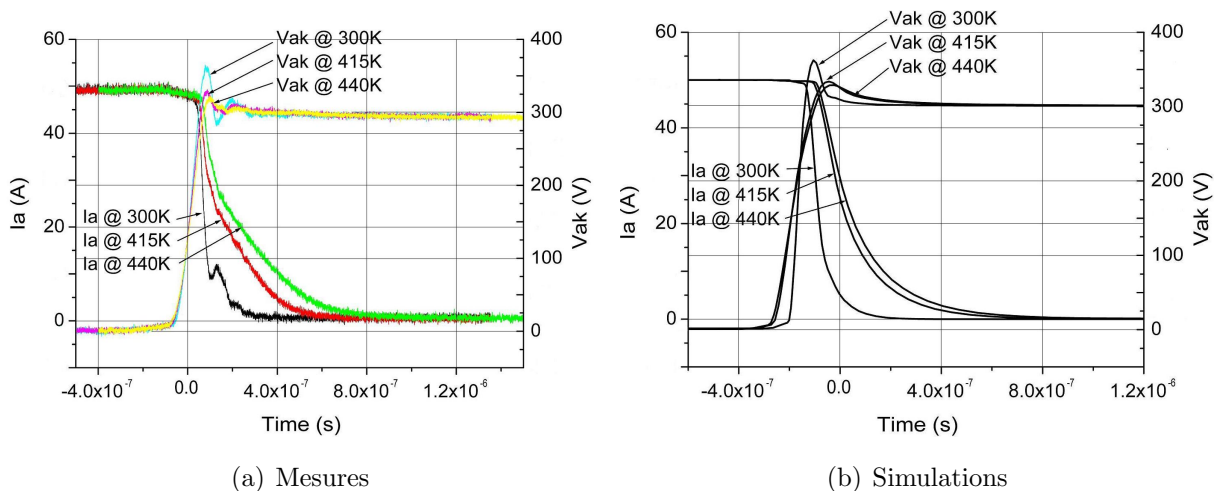


FIG. 2.21 – Comparaison des formes d'ondes à l'ouverture de l'IGBT pour trois températures.

Claquage par avalanche

La figure 2.22 montre le phénomène d'avalanche sur une caractéristique statique simulée avec $V_{GK} = 8V$. Cette figure montre une tension de claquage légèrement inférieure à 600V. Cette légère différence peut s'expliquer par le fait que les techniques de garde qui assure la tenue en tension de cet IGBT n'ont pas été modélisées, leur prise en compte dans notre modèle unidimensionnel étant inadéquate avec notre méthode de modélisation. Cependant, la classique formule empirique de Miller permet de rendre compte de l'avalanche de manière efficace.

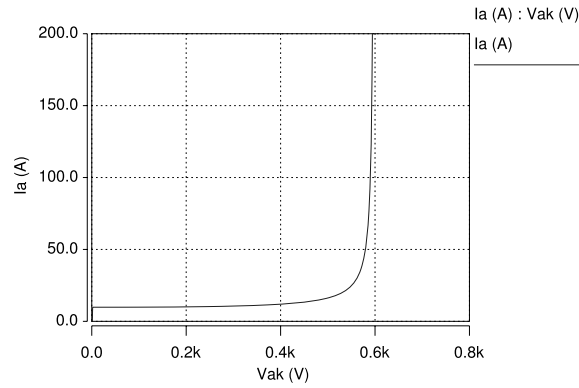


FIG. 2.22 – Caractéristique statique avec claquage par avalanche.

2.6 Conclusion

Les simulations à éléments finis d'une structure d'IGBT à tranchées ont permis de mettre en évidence et d'analyser l'IE Effect. Un lien entre la géométrie de la tranchée et les performances à l'état passant a clairement été établi. Ainsi, sur notre structure test, un gain de 35% peut être gagné sur la chute de tension à l'état passant sans dégrader les performances à l'ouverture. Plusieurs explications physiques venant de la littérature et en utilisant le formalisme h (coefficient de recombinaison d'émetteur) concluent que l'IE Effect sera maximum pour des tranchées les plus larges possibles devant la largeur de la cellule élémentaire et les plus profondes possibles. Cependant, il a été également mis en évidence que l'IE Effect n'est actif que pour une certaine gamme de tenue en tension ($< 1000V$).

Le modèle de l'IGBT à tranchées développé dans ce chapitre est basé sur notre approche de modélisation présenté dans le premier chapitre de ce mémoire. L'implémentation sous le logiciel Saber[®] a été réalisé en langage MAST. Ce modèle a été validé sur un module commercial en confrontant des caractéristiques statiques simulées et mesurées ainsi que des courbes temporelles obtenues dans une configuration de bras d'onduleur avec une commande double impulsion. La prise en compte de la température est effective et validée aussi bien en statique qu'en dynamique. Le phénomène d'avalanche est également modélisé avec succès.

Le reverse engineering pratiqué sur le module commercial présenté a permis d'alimenter le modèle en paramètres géométriques et physiques. La validation du modèle a été faite par la confrontation de courbes simulées et de mesures. Cette comparaison est effective en régime statique, en régime dynamique dans une cellule de commutation. La prise en compte du phénomène d'avalanche lors des fonctionnement extrêmes a été effec-

tuée. La dépendance en température des paramètres physiques et électriques permet de rendre compte de manière efficace de son influence sur les caractéristiques statiques et dynamiques.

Chapitre 3

Applications des modèles à l'analyse et à la conception de systèmes en E. P.

Sommaire

3.1	Introduction	104
3.2	Association de modèles de semiconducteurs et de câblage	104
3.2.1	Topologie du module étudié	105
3.2.2	Validation des modèles des puces IGBT et diode PiN	106
3.2.3	Simulation d'un bras d'onduleur	109
3.2.4	Simulations d'un tiers de module	111
3.2.5	Analyse des déséquilibres en courant	116
3.3	L'architecture faibles pertes	120
3.3.1	Présentation	120
3.3.2	Principe de fonctionnement	121
3.3.3	Structure discrète	122
3.3.4	Structure intégrée	129
3.4	Conclusion	136

3.1 Introduction

Les modèles physiques développés dans les chapitres précédents doivent permettre la modélisation de structure complexe de l'électronique de puissance. Ainsi, les modèles de composants vont pouvoir être introduits dans un environnement complexe et vont décrire avec précision les interactions des puces silicium avec leur circuit environnant.

Ce chapitre présente deux utilisations de ces modèles :

- la première est dédiée à l'analyse du comportement électrique de l'intérieur d'un module de puissance. Pour cela, une association de nos modèles de composants bipolaires et de modèles de connectique sous Saber[®] est présentée. Les simulations effectuées permettent de décrire les formes d'ondes de courant à l'intérieur du module entre les différentes puces IGBT en parallèle.
- la seconde présente une étude en amont d'une structure innovante de l'intégration fonctionnelle appelée architecture faibles pertes. Les simulations sous Saber[®] présentées permettent de valider le concept de cette nouvelle structure et d'en expliquer le fonctionnement. Ensuite, des simulations à éléments finis valident la même structure cette fois-ci intégrée monolithiquement. Enfin, une réalisation technologique de cette dernière est présentée.

3.2 Association de modèles de semiconducteurs et de câblage

En général, dans les modules de puissance, l'association de puces est nécessaire pour réaliser des fonctions de l'électronique de puissance. De plus, le recours à la mise en parallèle d'interrupteurs élémentaires avec les diodes en antiparallèle associées est indispensable pour atteindre des forts niveaux de courant. Ainsi, la connectique reliant électriquement l'ensemble des puces est à prendre en compte dans le cadre d'une modélisation complète du module. En effet, la câblage introduit des inductances, des capacités et des résistances parasites qu'il est indispensable de prendre en compte car ils peuvent, si ils sont mal optimisés, créer des déséquilibres en courant entre des puces en parallèle. Dans ce cas, cela se traduit par une mauvaise répartition des contraintes électriques sur chaque puce et donc des points faibles pour le module. C'est la raison pour laquelle la conception des pistes de puissance et de commande est aussi importante que la qualité des puces associées afin de proposer un produit fiable et performant. Nous verrons donc dans cette section l'utilité de l'association des modèles de semiconducteurs et des modèles de connectique afin de mettre en évidence les puces qui sont soumises aux contraintes électriques les plus fortes.

Cette étude sera réalisée sur un module de puissance du commerce de calibres 1200A et 3300V. La philosophie de l'association de modèles de puces et de câblage est basée sur l'utilisation du logiciel Saber[®] dans lequel sont introduit nos modèles de semiconducteurs et les modèles de pistes réalisés à l'aide du logiciel à éléments finis Maxwell[®]3D (voir section 1.8).

3.2.1 Topologie du module étudié

La figure 3.1 présente une vue en perspective de l'intérieur du module test où apparaissent les connexions de puissance. La figure 3.2 présente la vue de dessus où sont présentées les 24 puces d'IGBT et les 12 puces de diode toutes mises en parallèle ainsi que les pistes de cuivre les reliant entre eux. Ce module est composé de trois parties identiques, chacune composée de deux substrats sur lesquels sont brasés quatre puces d'IGBT et deux puces de diode. Le schéma électrique équivalent de ce module est donné figure 3.3. Il s'agit donc de trois interrupteurs composés de 8 puces IGBT et 4 puces diode, le tout en parallèle. Il est à noter que les connexions de puissance d'anode et de cathode doivent être reliées à l'extérieur du module. Le module complet correspond donc à un interrupteur de type IGBT avec sa diode en antiparallèle pouvant faire passer 1200A et pour une tenue en tension nominale de 3300V. Il faut noter que les IGBTs de ce module sont de technologie NPT planar.

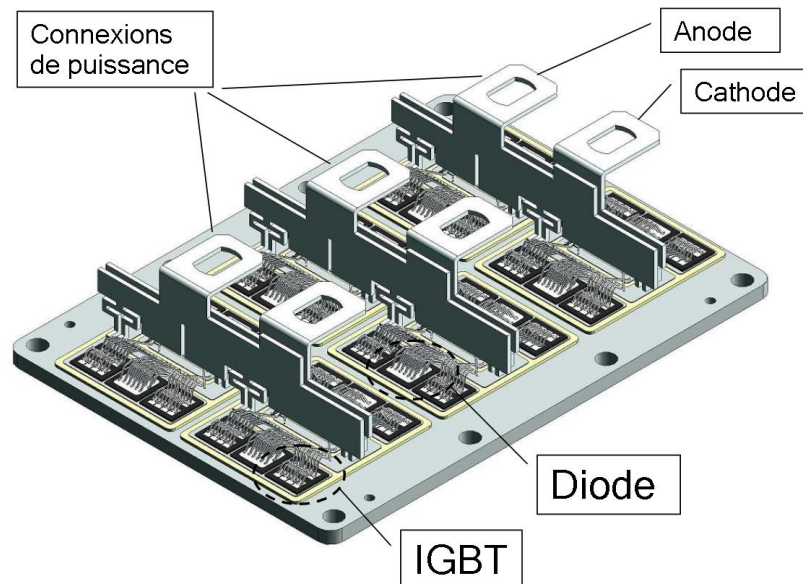


FIG. 3.1 – Vue en perspective du module étudié.

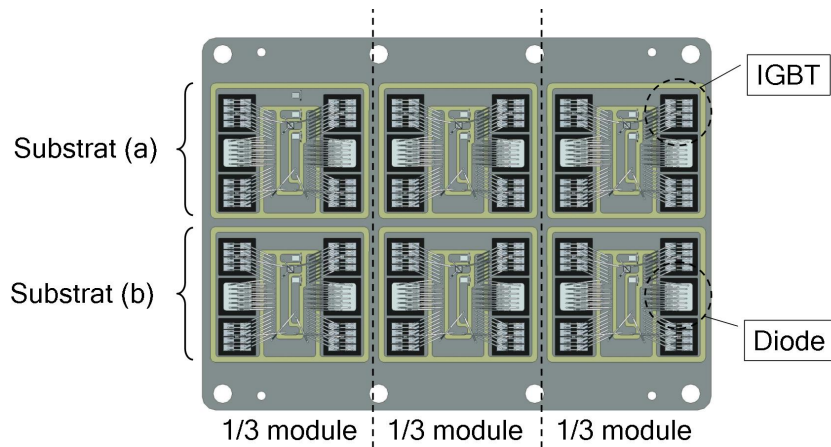


FIG. 3.2 – Vue de dessus du module sans les connexions de puissance extérieures.

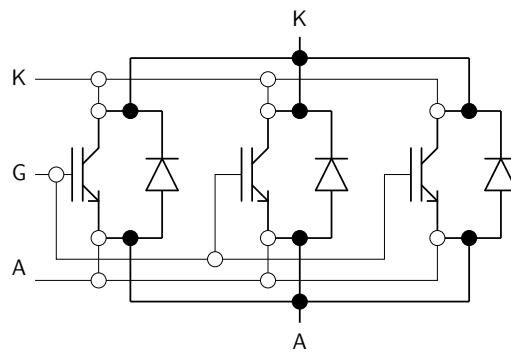


FIG. 3.3 – Schéma électrique équivalent du module étudié.

3.2.2 Validation des modèles des puces IGBT et diode PiN

Les modules de puissance étudiés ont été livrés par le fabricant avec des puces d'IGBT et de diode non montées. Ces dernières ont permis à la fois de pratiquer du reverse engineering afin de déterminer les paramètres physiques et géométriques et de réaliser des caractérisations électriques en température. Les modèles d'IGBTs et de diode PiN ont ainsi été calibrés et les valeurs des paramètres utilisés sont présentés dans les tableaux 3.1 et 3.2 . Il faut noter que la méthode d'extraction des paramètres des modèles du module est la même que celle présentée et utilisée dans la section 2.5.2.

Les figures 3.4(a) et 3.4(b) confrontent les caractéristiques simulées et expérimentales des IGBTs pour des températures respectivement de 27°C et 125°C. Ces courbes montrent que les modèles sont validés dans le cas du comportement statique. La validation du modèle d'IGBT en dynamique a été faite dans une configuration double impulsion. Le test est effectué sous 1800V pour un courant fixé à 75A et avec une charge inductive de 700μH. Comme pour le statique, le comportement dynamique (ouverture et fermeture) a été étudié pour des températures de 27°C et 125°C. Les figures 3.5 et 3.6 montrent une comparaison des résultats de simulation et de mesure à la fermeture et à l'ouverture pour

une température de 27°C. Les figures 3.7 et 3.8 montrent les résultats pour 125°C. Ces confrontations montrent que les modèles de puces sont validés. Ainsi, il est possible de passer à l'étape supérieure qui est la simulation d'un bras d'onduleur entier.

Paramètre	Désignation	Valeur
Surface active	Surface_active	$1.02cm^2$
Largeur de l'anode	$larg_{anode}$	$36.8 \times 10^{-4}cm$
Longueur de l'anode	$long_{anode}$	$36.8 \times 10^{-4}cm$
Longueur du caisson P	$long_{caissonP}$	$22.76 \times 10^{-4}cm$
Longueur de l'émetteur N^+	$long_{emetteurN^+}$	$6.5 \times 10^{-4}cm$
Profondeur de l'émetteur N^+	$W_{emetteurN^+}$	$0.5 \times 10^{-4}cm$
Profondeur de l'émetteur P^+	$W_{emetteurP^+}$	$0.3 \times 10^{-4}cm$
Profondeur de la base	W_{base}	$0.049cm$
Longueur du canal	Long_canal	$5.6 \times 10^{-4}cm$
Épaisseur de l'oxyde	eox	$560 \times 10^{-8}cm$
Largeur de canal développée	Z	$151cm$
Épaisseur de l'oxyde sur la grille	eox_sup_poly	$1200 \times 10^{-8}cm$
Dopage de l'émetteur N^+	$N_{A_{N^+}}$	$1.5 \times 10^{19}cm^{-3}$
Dopage de l'émetteur P^+	$N_{A_{P^+}}$	$1.8 \times 10^{19}cm^{-3}$
Dopage du caisson P	$N_{A_{caissonP}}$	$4 \times 10^{17}cm^{-3}$
Dopage de la base N^-	N_{base}	$2 \times 10^{13}cm^{-3}$
Durée de vie des porteurs	τ	$1.5\mu s$

TAB. 3.1 – Paramètres du modèle de l'IGBT 3300V.

Paramètre	Désignation	Valeur
Surface active	Surf_active	$1.08cm^2$
Profondeur de l'émetteur N^+	$W_{emetteurN^+}$	$0.5 \times 10^{-4}cm$
Profondeur de l'émetteur P^+	$W_{emetteurP^+}$	$5.7 \times 10^{-4}cm$
Profondeur de la base	W_{base}	$0.049cm$
Dopage de l'émetteur N^+	$N_{A_{N^+}}$	$1.5 \times 10^{19}cm^{-3}$
Dopage de l'émetteur P^+	$N_{A_{P^+}}$	$2 \times 10^{18}cm^{-3}$
Dopage du caisson P	$N_{A_{caissonP}}$	$4 \times 10^{17}cm^{-3}$
Dopage de la base N^-	N_{base}	$2 \times 10^{13}cm^{-3}$
Durée de vie des porteurs	τ	$2\mu s$

TAB. 3.2 – Paramètres du modèle de la diode PiN 3300V.

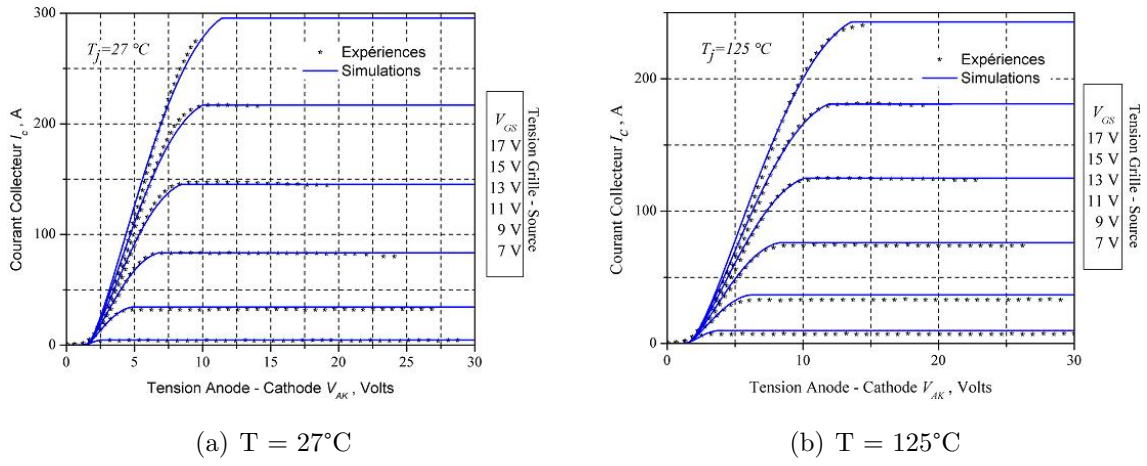


FIG. 3.4 – Comparaison simulations/mesures des caractéristiques statiques de la puce d'IGBT 3300V.

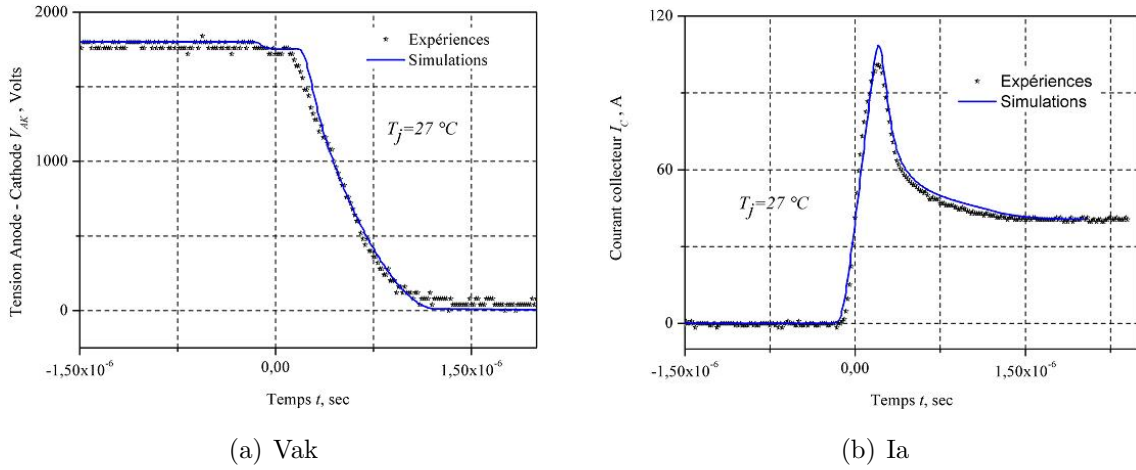


FIG. 3.5 – Comparaison simulations/mesures de la fermeture à 27°C .

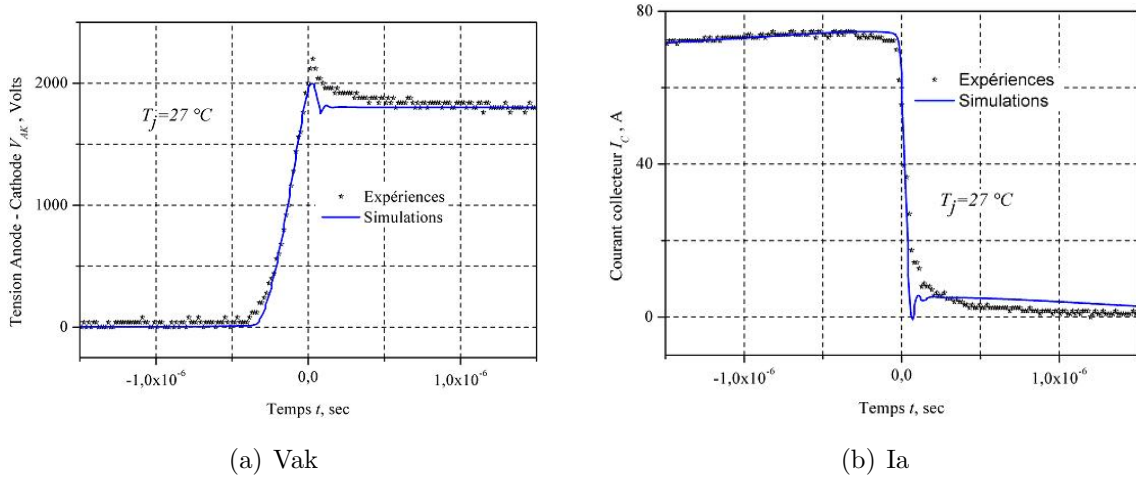


FIG. 3.6 – Comparaison simulations/mesures de l'ouverture à 27°C .

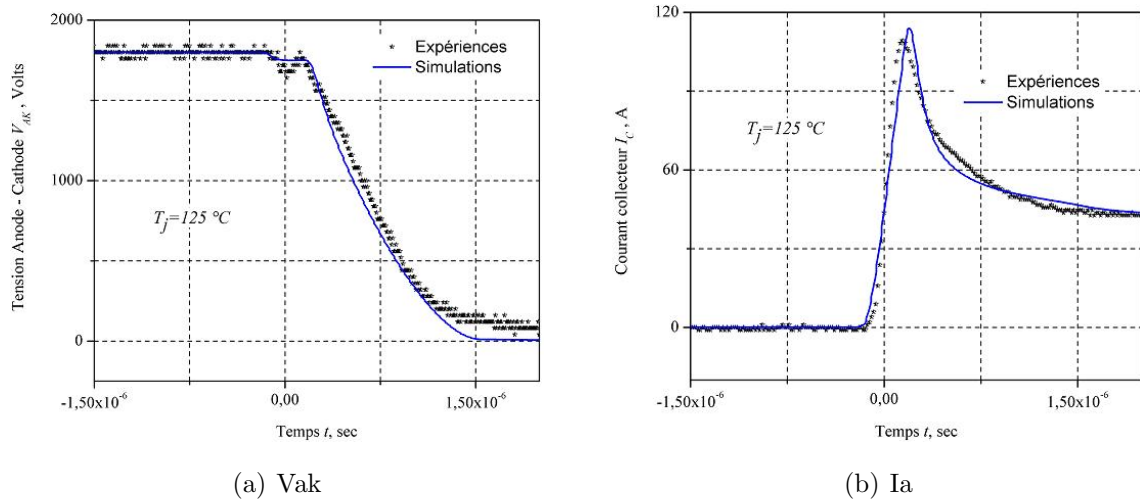


FIG. 3.7 – Comparaison simulations/mesures de la fermeture à 125°C.

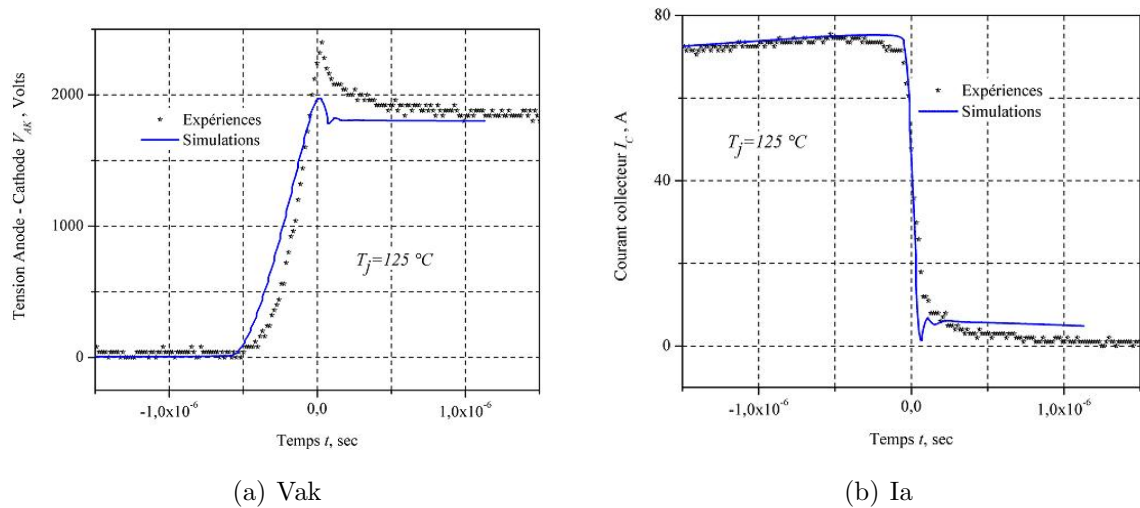


FIG. 3.8 – Comparaison simulations/mesures de l'ouverture à 125°C.

3.2.3 Simulation d'un bras d'onduleur

Une simulation du module complet a été réalisée afin de comparer les formes d'ondes simulées avec des mesures faites sur le banc de test double impulsion dont le principe est expliqué dans la section 1.2.2. La figure 3.9 montre le schéma simulé sous Saber[®] où deux modules sont utilisés comme interrupteur de base d'une cellule de commutation. Vu la symétrie de la topologie interne du module, seul le câblage d'un tiers de module est modélisé à l'aide de Maxwell[®]3D. Cet aspect sera développé dans la section 3.2.4. Le macrocomposant équivalent comportant la matrice R,L,C est extrait à l'aide Q3D Extractor[®]. Ce travail de modélisation et d'extraction de paramètres électriques équivalents des structures passives (pistes) a été fait en collaboration avec G. Lourdel du laboratoire LESIA dans le cadre du laboratoire commun PEARL de Tarbes. Pour les simulations concernant le bras d'onduleur, il y a donc six modèles de tiers de pack, 48 puces IGBT et 24 puces diode.

Le bus barre de puissance reliant les modules à la source et à la charge est également modélisé à l'aide de Maxwell[®]3D. Ce dernier intervient de manière très significative durant les phases dynamiques en créant des surtensions. Les valeurs des résistances de grille sont $R_{g_{on}} = 2\Omega$, $R_{g_{off}} = 6.8\Omega$. Dans ces conditions, des mesures ont été faites à 1200A sous 1800V à température ambiante. Les figures 3.10 et 3.11 montrent la comparaison entre les simulations et les mesures à la fermeture et à l'ouverture respectivement. Elles montrent le bon accord entre les formes d'ondes simulées et mesurées. Cependant, le nombre important de modèle à prendre en compte rend cette simulation lourde en temps de calcul, instable en terme de convergence et peu pertinente en terme d'analyse.

Il est à noter que la température a été considérée constante pour toutes les simulations du tiers de module. Ceci pour deux raisons :

- La température est un paramètre présent dans de nombreux variables du modèles. Le fait de transformer ce paramètre en variable entraîne un système mathématique beaucoup plus complexe à résoudre pour le simulateur. Comme la simulation du module étudié associe 24 modèles de puce IGBT et 12 modèles de puce diode, la difficulté en sera décuplée.
- La prise en compte de l'évolution de la température dans les différentes puces nécessite une modélisation de l'environnement thermique de chaque puce et du module, ainsi que leurs différents couplages. Cette modélisation est possible pour une puce, en considérant le flux thermique unidimensionnel et donc pour des temps courts [36]. Dans le cas de notre étude, le recours à la simulation à éléments finis est obligatoire.

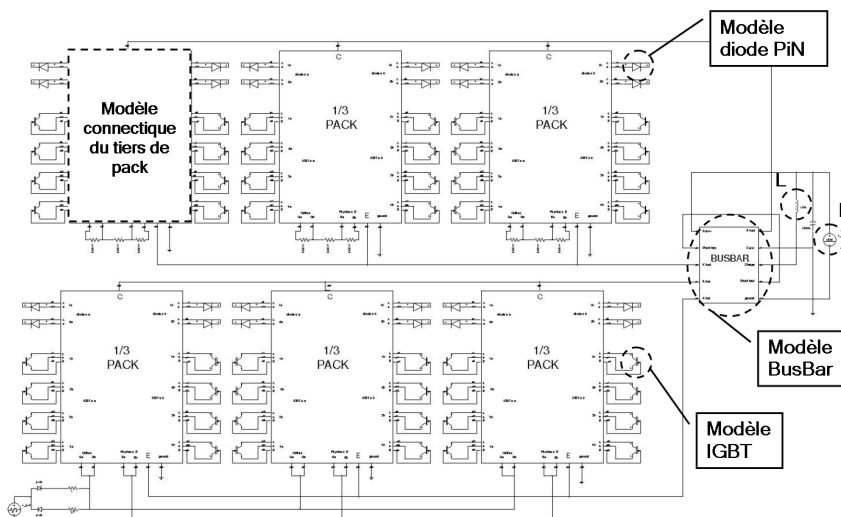


FIG. 3.9 – Schéma simulé sous Saber[®] du bras d'onduleur.

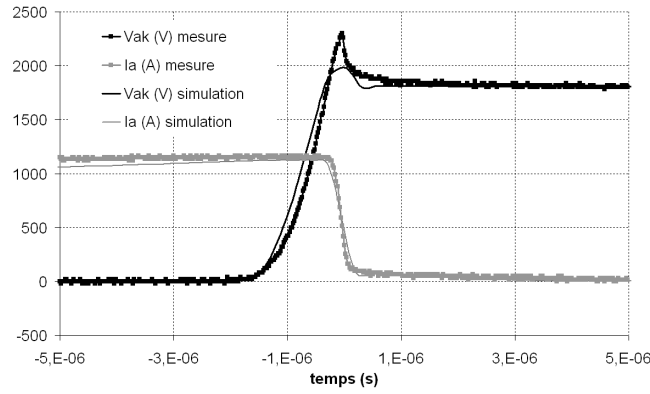


FIG. 3.10 – Comparaison simulation/mesure à la fermeture.

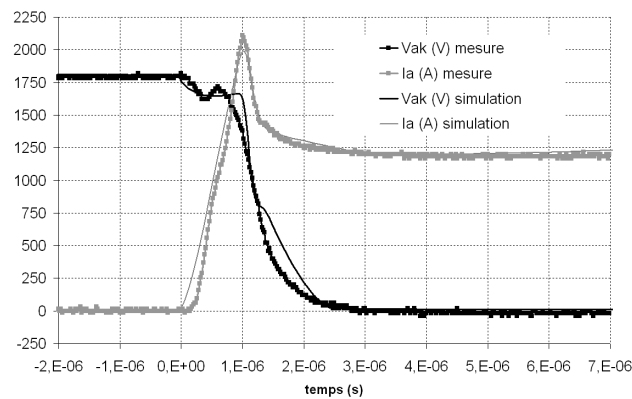


FIG. 3.11 – Comparaison simulation/mesure à l'ouverture.

3.2.4 Simulations d'un tiers de module

Comme cela a été montré dans le paragraphe 'Topologie du module étudié', il existe une symétrie du module va nous permettre de réduire le domaine d'étude à un tiers de pack. En effet, la simulation complète du module ne permet pas une analyse fine de la répartition des courants dans l'ensemble des puces. Afin de régler ce problème, le circuit simulé sera une cellule de commutation (avec commande double impulsion) dont chaque interrupteur est composé d'un tiers de module. La charge associée est une inductance de $L = 700\mu H$ qui, sous $1800V$, permet d'atteindre un courant de $50A$ par puce IGBT dans le cas d'un équilibre parfait entre les puces. La figure 3.12 présente la répartition géométrique ainsi que la numérotation des puces pour un tiers de module. Le circuit simulé sous Saber[®] est donné figure 3.13 dans le cas où la connectique est prise en compte. Afin de voir l'influence du câblage sur la répartition des courants dans les puces IGBT, des simulations seront effectuées sans la prise en compte des modèles de piste. Cette configuration est présentée dans le paragraphe ci-dessous.

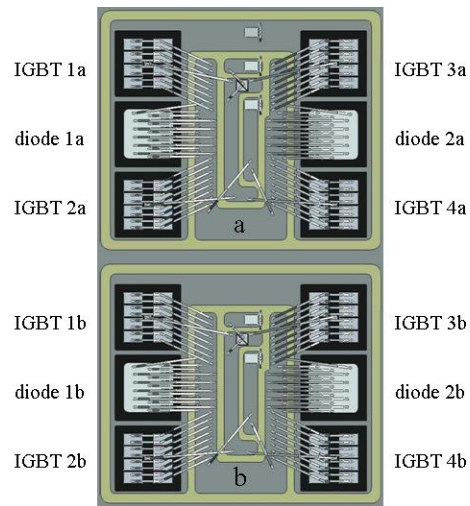


FIG. 3.12 – Placement des numéros des puces.

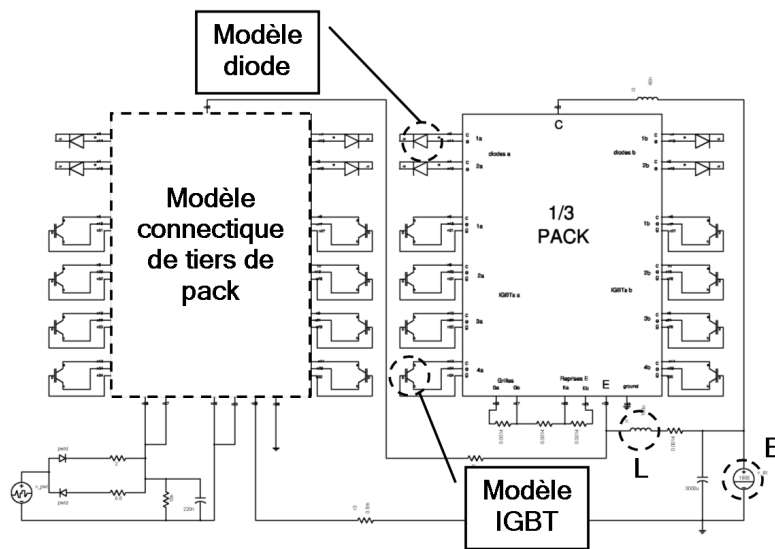


FIG. 3.13 – Circuit simulé sous Saber[®] avec deux tiers de module.

Simulation sans modèle de connectique

Nous avons dans un premier temps simulé le circuit présenté en ne tenant compte que de l'inductance de maille. Les courbes simulées de la figure 3.14 montrent le courant traversant un tiers de module et la tension à ses bornes. La forme d'onde du courant dans chaque puce est identique dans chaque puce et est égal au huitième du courant total. Bien sur, puisque le câblage n'est pas pris en compte, aucun déséquilibre en courant n'apparaît entre les huit puces en parallèle.

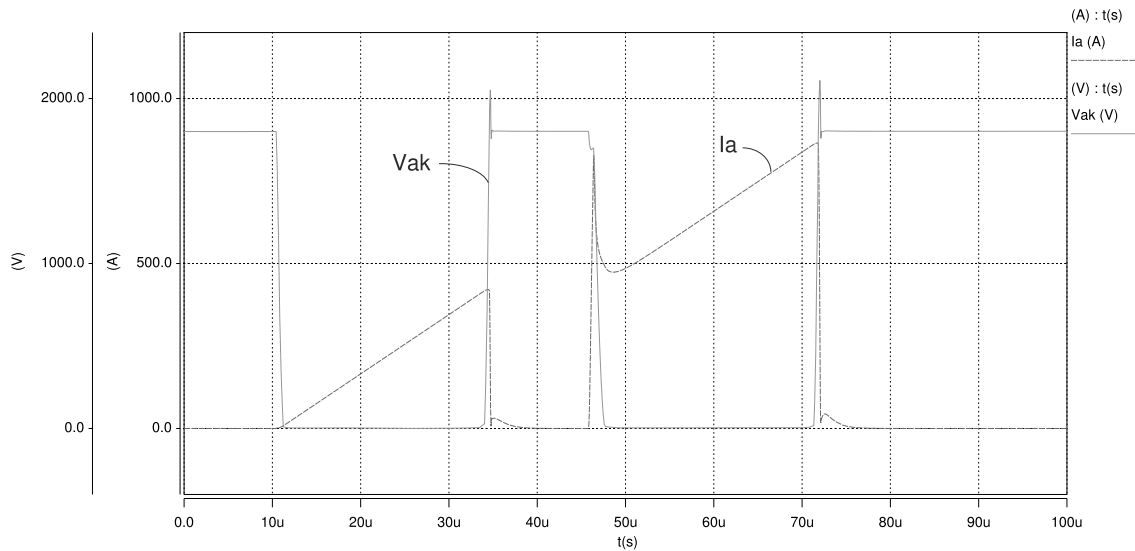


FIG. 3.14 – Vue générale de la double impulsion sans connectique.

Simulation avec modèle de connectique

Le modèle de la connectique est maintenant pris en compte dans les simulations suivantes. Le courant traversant un tiers de module et la tension à ses bornes sont montrés figure 3.15. La figure 3.16 montre la répartition du courant entre les huit puces IGBT et la figure 3.17 présente à un zoom au niveau du pic en courant correspondant au recouvrement des diodes antiparallèle. La figure 3.18 présente un zoom au niveau de l'ouverture des IGBTs. La modélisation du câblage prend ici toute son importance : des déséquilibres en courant apparaissent entre les différentes puces en parallèle en phases de conduction et de commutation. À partir des résultats présentés ici, il devient possible de réaliser une analyse fine des déséquilibres en courant et donc étudier la pertinence de la conception du câblage. C'est le propos du paragraphe suivant.

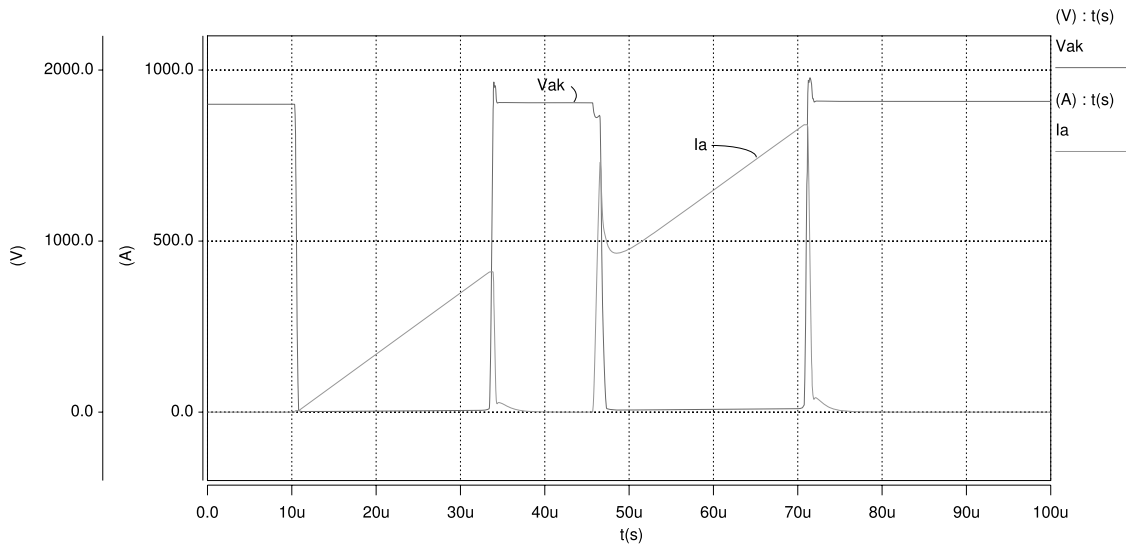


FIG. 3.15 – Vue générale de la double impulsion avec connective.

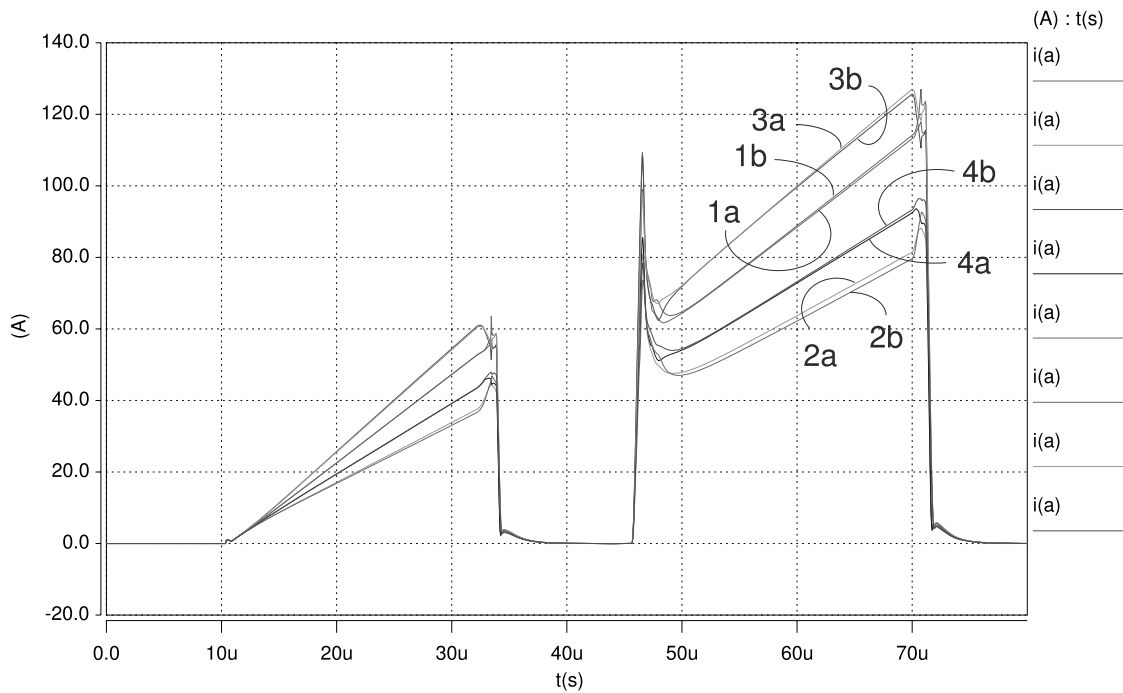


FIG. 3.16 – Répartition des courants dans les huit puces IGBT : vue générale de la double impulsion.

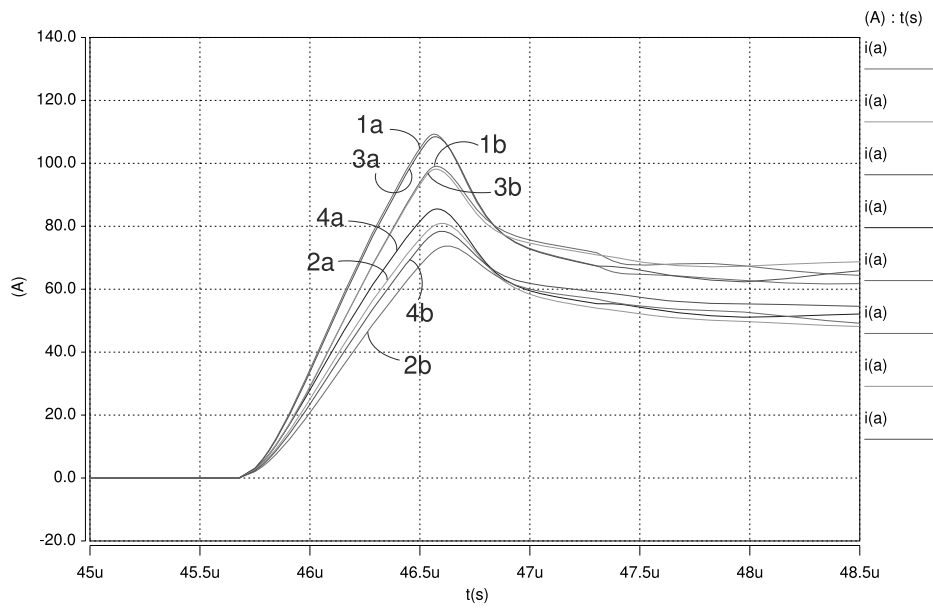


FIG. 3.17 – Répartition des courants dans les huit puces IGBT : zoom sur la fermeture.

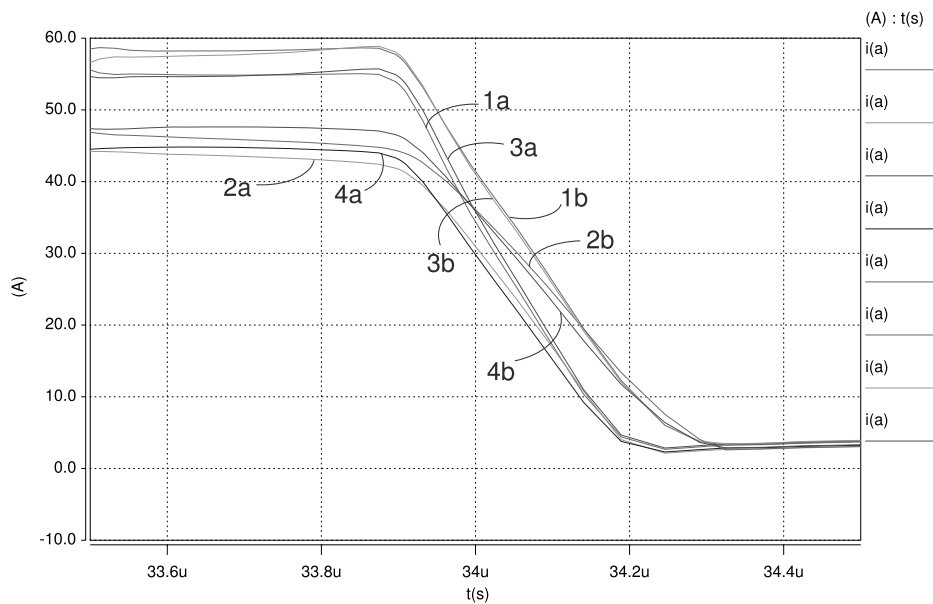


FIG. 3.18 – Répartition des courants dans les huit puces IGBT : zoom sur l'ouverture.

3.2.5 Analyse des déséquilibres en courant

La première simulation a été donc réalisée sans le modèle de connectique. Les courants circulant dans les huit puces IGBT en parallèle sont, comme prévu, égaux entre eux. Par contre, celles effectuées avec la prise en compte du modèle de connectique montrent un déséquilibre entre les courants lors des phases de conduction et de commutation. Une analyse système est donc possible. Il faut noter que seule la simulation permet d'analyser le comportement électrique interne du module car la mesure des courants de chaque puce est impossible dans un mode opératoire normal.

Afin de bien identifier les chemins de courant en conduction et en commutation, la répartition topologique des puces est donnée figure 3.19. Sur cette dernière, sont identifiés les contacts de puissance d'anode et de cathode, les contacts de grille et reprise d'émetteur, ainsi que la résistance de distribution de la grille.

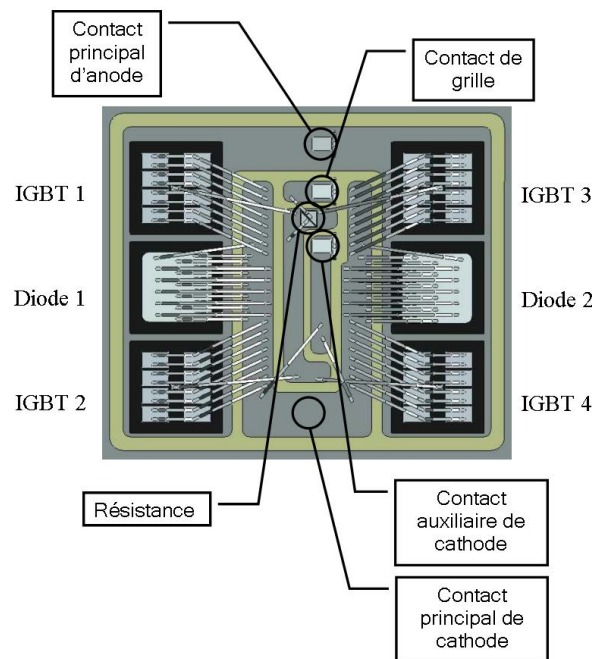


FIG. 3.19 – Numéro des puces et positionnement des contacts sur un substrat du tiers de module.

Répartition des courants en conduction

Lorsque l'inductance de charge L se trouve sous la tension de puissance, c'est-à-dire lorsque les IGBTs sont passants, il existe un déséquilibre en courant (cf. fig. 3.16). Cependant, une certaine forme d'harmonisation de ce déséquilibre apparaît puisque les formes d'ondes peuvent être regroupées par paire. En effet, les niveaux de courant traversant

les couples de puces (1a, 1b), (2a, 2b), (3a, 3b) et (4a, 4b) sont identiques. Ce résultat est tout à fait normal aux vues de la symétrie parfaite qui existe entre les connexions de puissance et les pistes d'anode et de cathode sur les deux substrats (a) et (b).

Par contre, sur un même substrat, le niveau de courant dans les puces 3, 1, 4 et 2 est dégressif. Ainsi dans la puce 3, le courant est de $61.2A$ alors qu'il tombe à $37.6A$ dans la puce 2 à la fin de la phase de conduction de la première impulsion. Cette diminution est due à la répartition topologique des puces sur le substrat. En effet, ce sont les puces qui sont placées au plus près du contact principal d'anode (puces 3 et 1) qui supportent les courants les plus élevés en raison de connectique plus courte et donc de résistance d'accès plus faible. La figure 3.20 présente de manière simplifiée les chemins des courants de puissance pour chaque puce d'IGBT dans un demi tiers de module et le tableau 3.3 conforte cette analyse en donnant la valeur des résistances entre les connexions de puissance d'anode et de cathode.

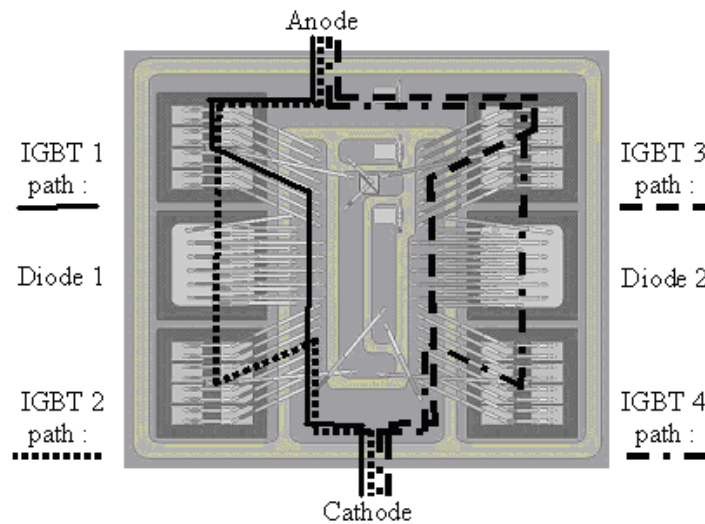


FIG. 3.20 – Chemin simplifié du courant de puissance pour chaque puce d'IGBT dans un demi tiers de module.

Puce 1	Puce 2	Puce 3	Puce 4
0.66	0.92	0.56	0.8

TAB. 3.3 – Résistance totale en $m\Omega$ entre les connexions de puissance d'anode et de cathode pour chaque puce du substrat (a).

Répartition des courants en commutation

Le figure 3.17 montre le déséquilibre entre les courants des différentes puces d'IGBT à l'ouverture. Nous constatons sur cette courbe, que les vitesses de montée (dI_A/dt) dans chaque IGBT sont sensiblement différentes : sur chaque substrat (a) et (b), les puces 1 et 3 ont des vitesses de montée plus rapides que les puces 2 et 4. Ces déséquilibres sont dus aux différentes tensions grille-cathode de chaque puce IGBT V_{gk} définies par des chemins de commande et donc des éléments parasites différents (Fig. 3.21). C'est l'inductance propre située entre la cathode de la puce IGBT et le plot de reprise d'émetteur L_{kK} (Fig. 3.22) qui va venir perturber la charge de la grille de la puce IGBT. En effet, les vitesses de montée importantes vont créer au bornes de L_{kK} une chute de tension durant les phases transitoires qui va venir se soustraire à la tension V_{GK} . Les éléments mutuels (couplage L_{kK}/L_{gG}) peuvent également participer à ces déséquilibres en commutation. Le tableau 3.4 récapitule les valeurs des inductances L_{kK} entre les cathodes des puces IGBT et la reprise d'émetteur du substrat (b). Les puces 1 et 3 présentent des valeurs plus faibles ; ainsi, lors des commutations, leur commande sera moins perturbée par les tensions $L.dI_A/dt$ créée aux bornes de ces inductances. Ainsi, elles commuteront plus rapidement. Il en est de même pour le comportement du substrat (a).

Le figure 3.18 présente le déséquilibre entre les courants de différentes puces d'IGBT à la fermeture. De la même manière que pour l'ouverture, et pour chaque substrat, ce sont les puces 1 et 3 les plus rapides. Cependant, le courant commuté à la fin de la phase de conduction est plus élevé dans les puces 1 et 3. Ainsi, la phase de queue de courant débutera en même temps pour chaque puce d'un substrat, la rapidité de commutation des puces 1 et 3 compensant la valeur plus importante de courant commuté.

Puce 1	Puce 2	Puce 3	Puce 4
18.45	23.219	17.494	21.661

TAB. 3.4 – Inductance totale en nH entre les cathodes des puces IGBT et la reprise d'émetteur du substrat (b).

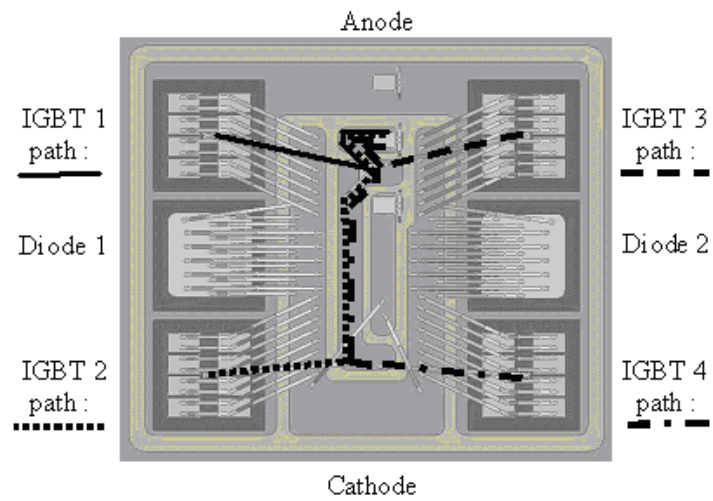


FIG. 3.21 – Chemin simplifié du courant de grille pour chaque puce d’IGBT dans un demi tiers de module.

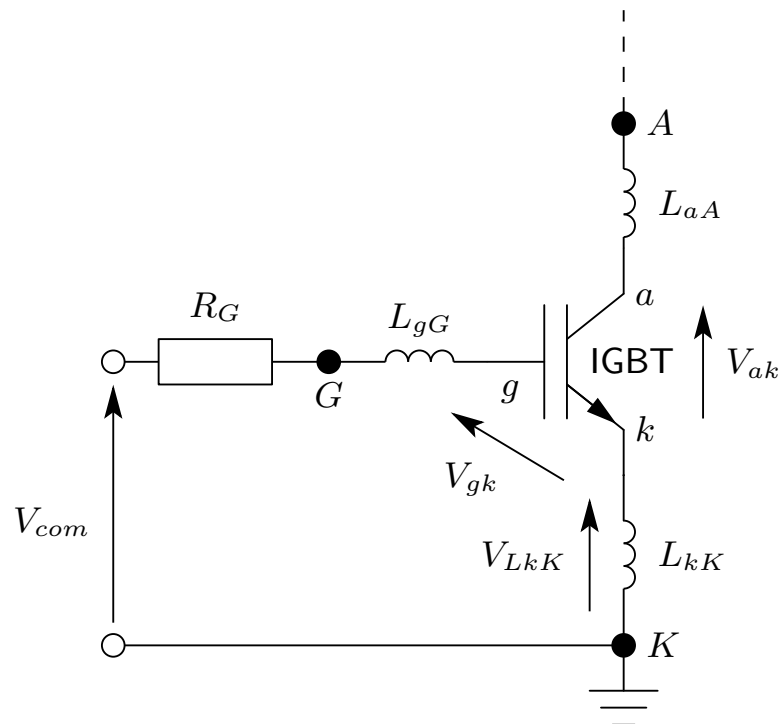


FIG. 3.22 – Schéma du circuit de commande d’un IGBT avec les inductances parasites.

3.3 L'architecture faibles pertes

3.3.1 Présentation

Cette section fait suite aux travaux de G. Bonnet [37] sur l'association faibles pertes. Cette association consiste à mettre deux IGBTs en parallèle afin de minimiser les pertes en conduction et en commutation des interrupteurs. En effet, le compromis chute de tension à l'état passant et pertes à l'ouverture est inévitable dans les composants bipolaires et donc dans l'IGBT. Une faible chute de tension à l'état passant se traduit par un nombre important de porteurs dans la base qui forme la charge stockée. Plus cette charge va être importante, plus la résistance à l'état passant va être faible, mais plus son évacuation par recombinaison au sein du cristal à l'ouverture du composant va être longue. Le compromis pertes en conduction/pertes en commutation est alors inévitable. Une idée serait d'associer en parallèle un composant possédant de bonnes performances à l'état passant avec un composant possédant un faible courant de queue, responsable des pertes à l'ouverture. Des associations de ce type IGBT + MOS ont déjà été réalisées ([38] et [39]). L'idée pour notre application est d'associer monolithiquement un IGBT rapide avec un IGBT lent. Le compromis chute de tension à l'état passant/pertes à l'ouverture peut être ajusté en jouant sur deux paramètres que sont la durée de vie des porteurs dans la base et l'efficacité d'injection de l'anode. Cette dernière est réglée en modifiant la profondeur et/ou le dopage de l'émetteur P^+ . Donc, un IGBT possédant une faible chute de tension à l'état passant serait utilisé pour les phases de conduction et un IGBT avec un faible courant de queue et donc de faibles pertes à l'ouverture serait utilisé pour les phases de commutation. La figure 3.23 présente l'architecture faible pertes dans une cellule de commutation avec les deux IGBTs en parallèle (un lent et un rapide).

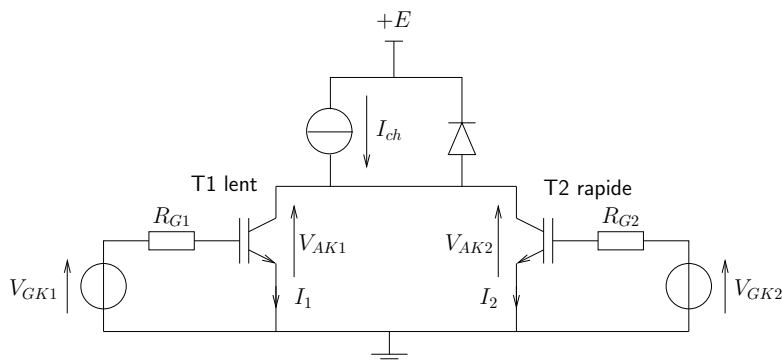


FIG. 3.23 – Architecture faibles pertes.

3.3.2 Principe de fonctionnement

La figure 3.24 présente les formes d'ondes idéales d'un cycle de commutation de l'architecture faibles pertes. Ce cycle se décompose selon les étapes suivantes :

- de t_0 à t_1 , c'est-à-dire pendant la majorité de la phase de conduction, les deux IGBTs sont passants. Le courant traversant la charge se divise entre les deux IGBTs. C'est l'IGBT lent qui fait passer la majorité du courant car il possède une résistance à l'état passant plus faible que l'IGBT rapide. Une faible tension aux bornes des deux IGBTs est donc majoritairement imposée par l'IGBT lent.
- à $t = t_1$, l'IGBT lent est bloqué alors que l'IGBT rapide est mis en conduction. Le courant de queue de l'IGBT lent se fait sous la chute de tension à l'état passant de l'IGBT rapide de t_0 à t_2 .
- de t_1 à t_3 , l'IGBT rapide est passant : la tension aux bornes des deux IGBTs correspond alors à la chute de tension à l'état passant de l'IGBT rapide. L'IGBT lent est bloqué.
- à $t = t_3$, l'IGBT rapide est bloqué. Son courant de queue se développe sous la tension d'alimentation E de t_3 à t_4 .
- après $t = t_4$, le courant de queue de l'IGBT rapide est terminé, c'est alors la phase de roue libre de la cellule de commutation.

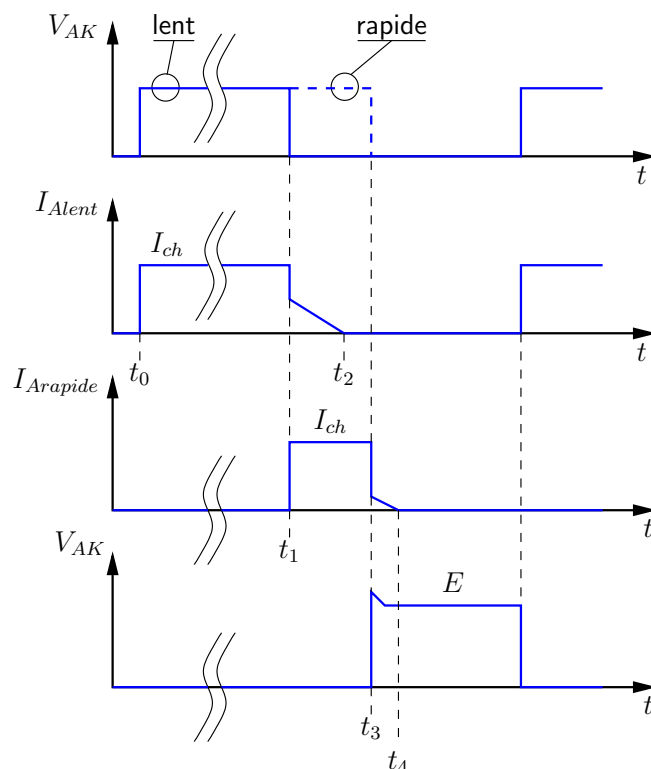


FIG. 3.24 – Formes d'ondes de l'architecture faibles pertes.

3.3.3 Structure discrète

Paramètres des modèles d'IGBT

L'architecture faibles pertes présentée figure 3.23 a été simulée afin de mettre en évidence l'intérêt de la mise en parallèle d'un IGBT lent et rapide. Les IGBTs lent et rapide sont identiques exceptés les caractéristiques de l'anode face arrière. Les modèles utilisés sont des modèles d'IGBT NPT à technologie Planar et à cellules centrées alignées. Les valeurs des paramètres sont donnés dans le tableau 3.5. Ces paramètres sont identiques pour les deux IGBTs exceptés la profondeur et le dopage de l'émetteur face arrière de type P^+ .

Paramètre	Désignation	Valeur
Paramètres géométriques		
Surface active	Surface_active	1cm^2
Largeur de l'anode	$larg_{anode}$	$40 \times 10^{-4}\text{cm}$
Longueur de l'anode	$long_{anode}$	$40 \times 10^{-4}\text{cm}$
Longueur du caisson P	$long_{caissonP}$	$28 \times 10^{-4}\text{cm}$
Longueur de l'émetteur N^+	$long_{emetteurN^+}$	$12 \times 10^{-4}\text{cm}$
Profondeur de l'émetteur N^+	$W_{emetteurN^+}$	$1.5 \times 10^{-4}\text{cm}$
Profondeur de l'émetteur P^+ lent	$W_{emetteurP^+}$	$7 \times 10^{-4}\text{cm}$
Profondeur de l'émetteur P^+ rapide	$W_{emetteurP^+}$	$0.3 \times 10^{-4}\text{cm}$
Profondeur de la base	W_{base}	0.03cm
Paramètres du MOS		
Longueur du canal	Long_canal	$2.7 \times 10^{-4}\text{cm}$
Épaisseur de l'oxyde	eox	$500 \times 10^{-8}\text{cm}$
Épaisseur de l'oxyde sur la grille	eox_sup_poly	$500 \times 10^{-8}\text{cm}$
Paramètres physiques		
Dopage de l'émetteur N^+	$N_{A_{N^+}}$	$4 \times 10^{19}\text{cm}^{-3}$
Dopage de l'émetteur P^+ lent	$N_{A_{P^+}}$	$1 \times 10^{19}\text{cm}^{-3}$
Dopage de l'émetteur P^+ rapide	$N_{A_{P^+}}$	$5 \times 10^{17}\text{cm}^{-3}$
Dopage du caisson P	$N_{A_{caissonP}}$	$2 \times 10^{17}\text{cm}^{-3}$
Dopage de la base N^-	N_{base}	$1 \times 10^{14}\text{cm}^{-3}$
Durée de vie des porteurs	τ	$1.5\mu\text{s}$

TAB. 3.5 – Paramètres alimentant les modèles de l'IGBT lent et rapide.

Validation du principe de fonctionnement

Des premières simulations ont permis de valider la différence de comportement en statique et en dynamique entre les deux IGBTs. La figure 3.25(a) compare les caractéristiques $I_A = f(V_{AK})$ pour des tensions de grille de 8V et 13V. Pour un même courant et une même tension de grille, l'IGBT lent présente, comme attendu, une chute de tension à l'état passant plus faible que l'IGBT rapide. La figure 3.25(b) compare les courants de queue des deux structures dans une cellule de commutation sous 600V et pour un courant de charge de 100A. La charge stockée est plus grande dans l'IGBT lent et donc son courant de queue est plus important.

Les simulations de l'architecture faibles pertes ont permis de mettre en évidence l'intérêt d'une telle association. Les figures 3.26(a) et 3.26(b) présentent la répartition des courants dans les deux IGBTs à l'ouverture. Pendant la phase de conduction, le courant de l'IGBT lent est de 82A et celui du rapide de 18A sous une chute de tension de 1.5V. La phase de blocage commence par l'ouverture de l'IGBT lent. Il y a un transfert du courant de l'IGBT lent vers le rapide et ce dernier supporte alors la quasi totalité du courant de charge. La commutation de l'IGBT lent s'effectuant sous la tension de déchet de l'IGBT rapide, soit 4V, les pertes associées en sont minimisées. Puis vient l'ouverture de l'IGBT rapide après un temps de conduction de 10μs. La figure 3.27 montre l'évolution de la chute de tension à l'état passant durant la phase d'ouverture de l'architecture faibles pertes. Une faible chute de tension due à l'IGBT lent fait place à une chute de tension élevée juste avant l'ouverture complète de la structure.

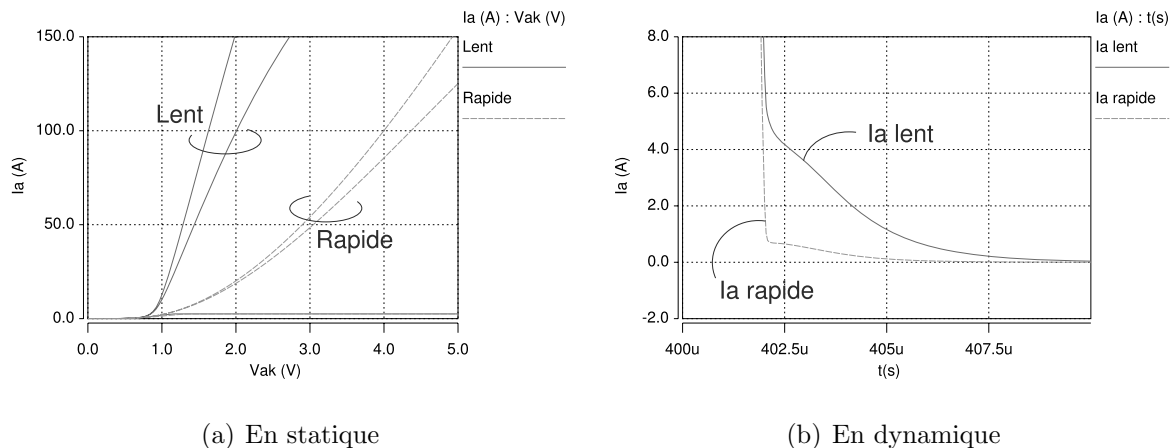


FIG. 3.25 – Comparaison des performances entre l'IGBT lent et l'IGBT rapide.

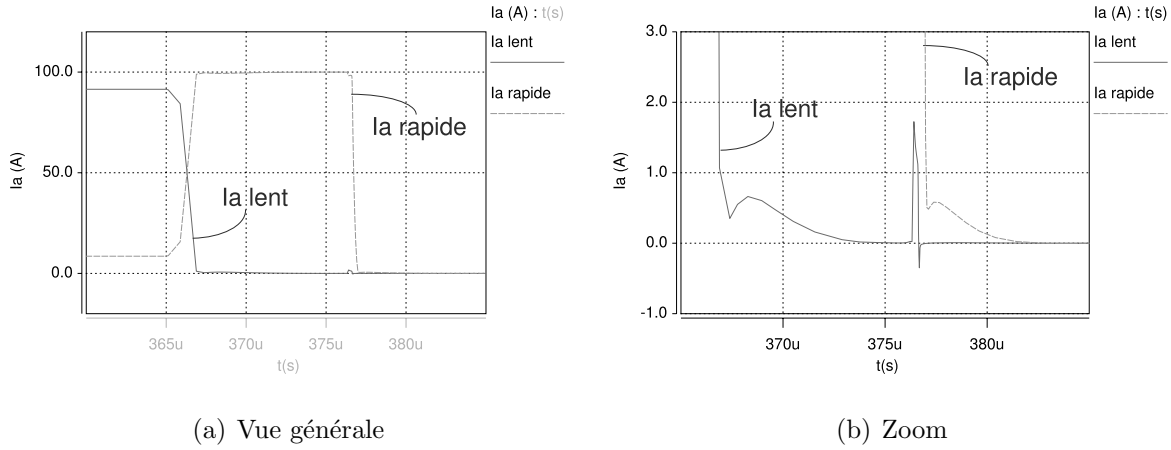


FIG. 3.26 – Répartition des courants dans les deux IGBTs à l'ouverture.

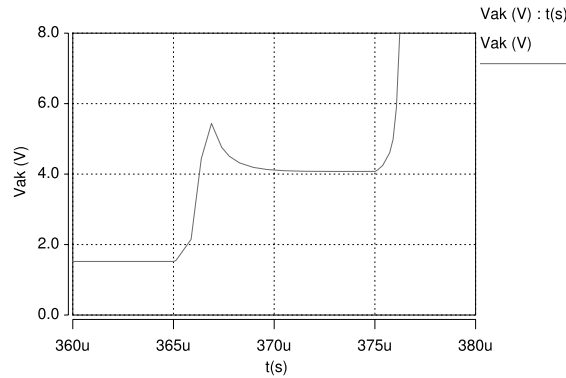


FIG. 3.27 – Évolution de la tension V_{AK} durant la phase d'ouverture.

Validation de l'intérêt de l'architecture faibles pertes

Les simulations ont permis de faire une étude sur les pertes dans les IGBTs par cycle de commutation et en fonction de la fréquence. Le circuit simulé est celui présenté figure 3.23 : il s'agit d'une cellule de commutation où la charge est une source de courant de 100A et la source d'entrée est une source de tension de 600V. Plusieurs configurations ont été étudiées afin de mettre en avant les avantages énergétiques de l'architecture faibles pertes :

- un IGBT lent seul qui servira de référence.
- deux IGBTs lents en parallèle.
- deux IGBTs rapides en parallèle.
- un IGBT lent en parallèle avec un IGBT rapide (architecture faibles pertes).

La configuration avec un seul IGBT rapide n'a pas été prise en compte du fait de pertes en conduction trop importantes. Pour chaque configuration, et pour des fréquences d'utilisation et des rapports cycliques différents, la simulation d'un cycle complet de commutation

a permis de calculer les pertes dans les IGBTs. Les figures 3.28, 3.29 et 3.30 synthétisent les résultats de ses simulations en comparant les différentes configurations pour trois rapports cycliques différents (0.25, 0.5 et 0.75). Il est à noter que la mise en parallèle de deux IGBTs lents offrent toujours des pertes inférieures à celle d'un IGBT lent seul du fait d'une plus faible chute de tension à l'état passant. Ceci est sans surprise puisque cela correspond à une augmentation de la surface de conduction. La mise en parallèle de deux IGBTs rapides ne présente un avantage que pour des fréquences élevées supérieures à $11kHz$. Par rapport à l'IGBT lent seul de référence, l'architecture faibles pertes diminue les pertes de 20% à 25% pour tous les rapports cycliques et pour une gamme de fréquence allant de $4kHz$ à $20kHz$.

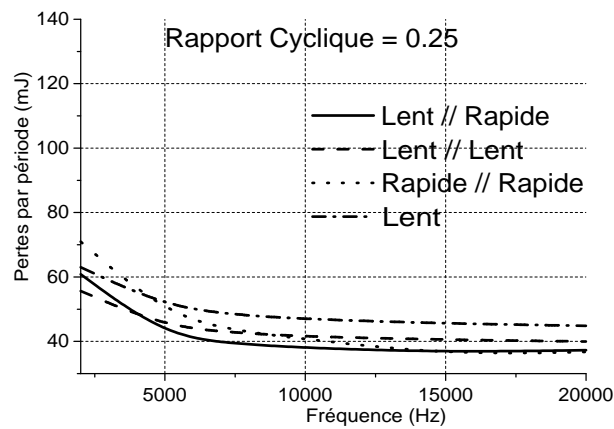


FIG. 3.28 – Pertes par cycle de commutation en fonction de la fréquence (Rapport cycle = 0.25).

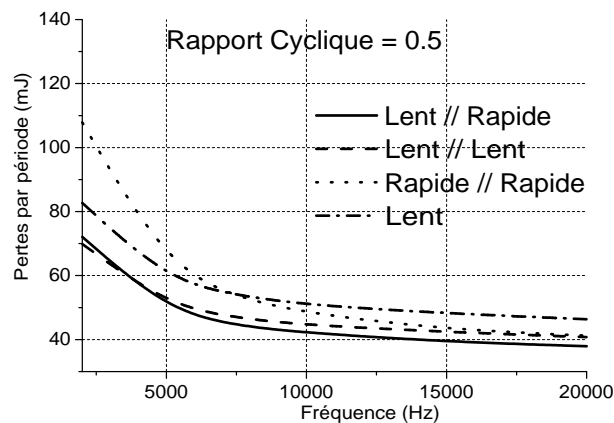


FIG. 3.29 – Pertes par cycle de commutation en fonction de la fréquence (Rapport cycle = 0.5).

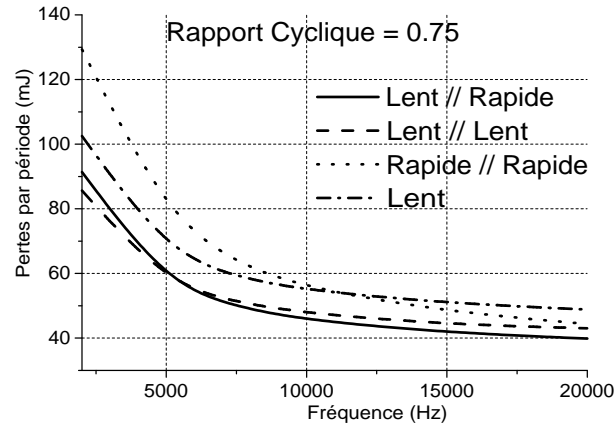


FIG. 3.30 – Pertes par cycle de commutation en fonction de la fréquence (Rapport cycle = 0.75).

Simplification de la commande

Les précédentes simulations ont été réalisées avec deux commandes différentes appliquées sur chaque interrupteur de l'architecture faibles pertes. Une telle stratégie ne peut être envisagée industriellement. En effet, le doublon de source de commande pénalise fortement l'intérêt de la structure en terme de coût et de fiabilité. Il faut donc trouver une commande unique adaptée au fonctionnement de l'architecture faibles pertes. Ce paragraphe présente les résultats de simulations sous Saber[®] de deux solutions que nous avons identifiées. Ces deux solutions sont basées sur la modification des constantes de temps des circuits de grille. Les capacités de grille étant identiques, seules les résistances de grille seront différenciées. Les conditions de simulations sont une période de $100\mu s$ pour le cycle de commutation avec un rapport cyclique de 0.5.

Première solution La figure 3.31 présente la première solution proposée. Elle est basée sur le raccordement des deux grilles à la source de commande aux travers de deux résistances différentes R_{G1} et R_{G2} . Afin de préserver la fonctionnalité de l'architecture faibles pertes, l'objectif est de diminuer la constante de temps du circuit de l'interrupteur lent afin que celle-ci se ferme avant le rapide. Dans les simulations suivantes, la résistance de grille de la partie lente est de 2Ω contre 10Ω pour la partie rapide. Ces deux valeurs ont été choisies de façon arbitraire mais avec un écart suffisant pour valider la fonction de cette commande. Il n'en reste pas moins vrai qu'une optimisation de ses valeurs devra être menée. Les figures 3.32(a) et 3.32(b) montrent respectivement les courbes simulées à l'ouverture de la répartition des courants de puissance et des deux tensions grille-cathode. Sur ces deux courbes, nous voyons que la fonctionnalité de l'architecture faibles pertes reste assurée. L'inconvénient de cette méthode dans une cellule de commutation est l'aug-

mentation de la vitesse de montée du courant à la fermeture. Cela se traduit par un pic de recouvrement de la diode de roue libre plus important. Afin de palier à cette difficulté, nous proposons la solution développée dans la paragraphe suivant.

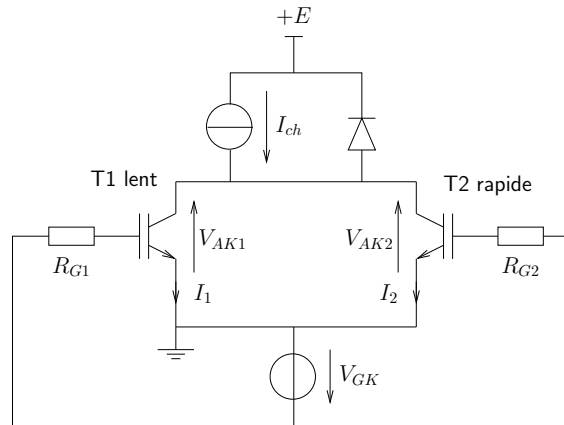


FIG. 3.31 – Première solution : architecture faibles pertes avec une seule source de commande.

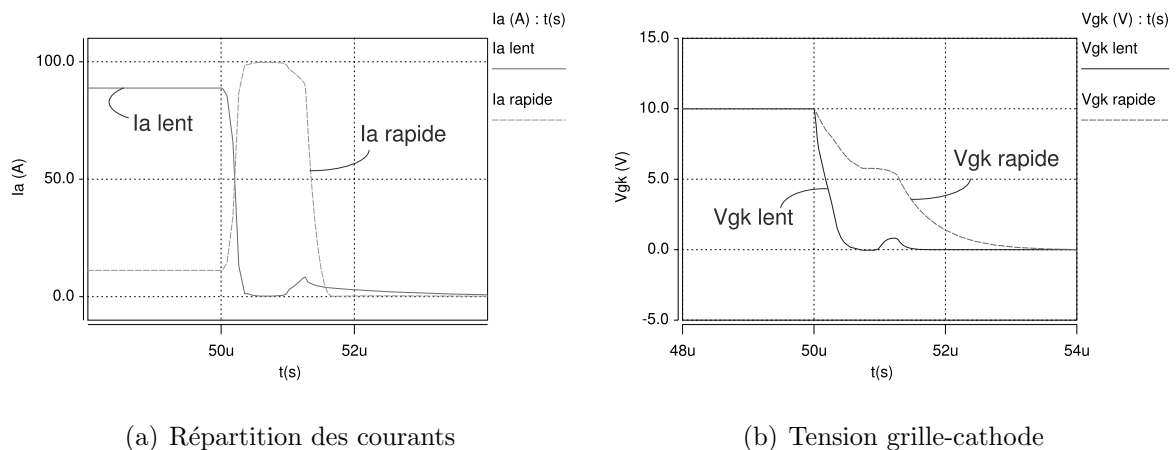


FIG. 3.32 – Première solution : formes d'ondes des deux parties du Bi-IGBT à l'ouverture.

Seconde solution Pour maintenir les performances souhaitées à l'ouverture tout en gardant des temps de montée raisonnables à la fermeture, la solution proposée est présentée sur la figure 3.33. Il suffit de rajouter deux diodes puis deux résistances R_{G1on} et R_{G1off} correspondant respectivement à la résistance de grille pour la fermeture et l'ouverture de la partie lente. Ainsi, l'architecture faibles pertes a le même comportement à l'ouverture que dans la première simplification mais son comportement à la fermeture est modifié. La figure 3.34(a) compare la répartition des courants de puissance entre le partie lente et la partie rapide de la première solution (sans D) et de la seconde solution (avec D) à la

fermeture. La seconde solution permet de mieux répartir les courants à la fermeture de l'architecture. Ainsi le pic élevé de courant que reçoit la partie lente sans les diodes est fortement réduit. La figure 3.34(b) compare les montées de courant pour un seul IGBT équivalent (1 lent eq), pour la première solution (sans D), pour la seconde solution (avec D) et pour deux commandes séparées (2 com sep). Les vitesses de montée sont identiques pour la seconde solution et avec les deux commandes séparées : les performances à la fermeture sont donc maintenues grâce à cette solution. Le pic de recouvrement maximal est obtenu avec la première solution alors que la commande de l'IGBT de référence permet la fermeture la plus lente.

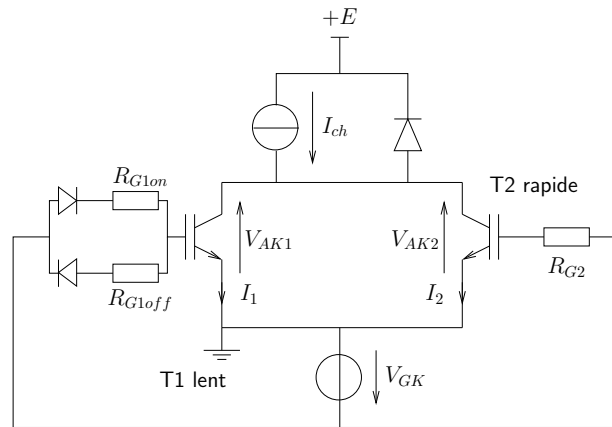
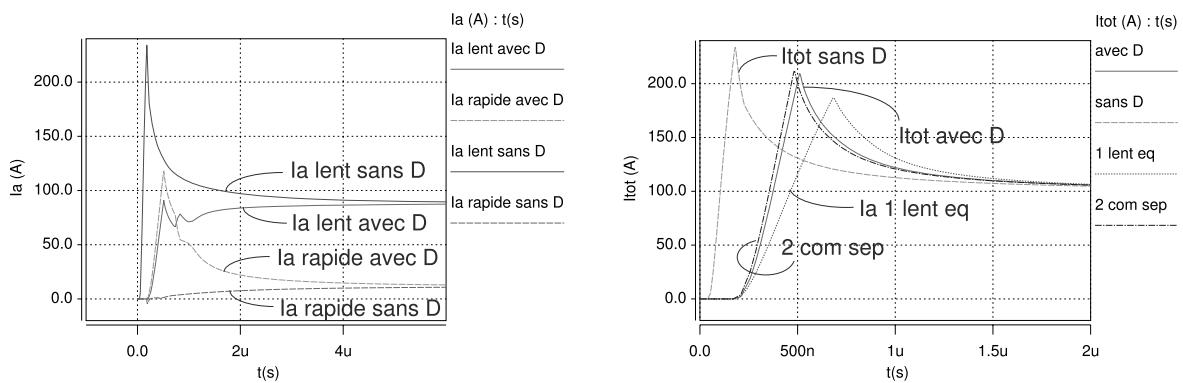


FIG. 3.33 – Seconde solution : architecture faibles pertes avec une seule source de commande avec diodes.



(a) Répartition des courants entre la partie lente et (b) Comparaison des courants totaux à la fermeture la partie rapide à la fermeture pour les deux solutions des différentes stratégies de commande proposées

FIG. 3.34 – Courants de puissance de l'architecture faibles pertes pour diverses commandes.

Calcul des pertes Les pertes pour un cycle de commutation d'une durée de $100\mu s$ et un rapport cyclique de 0.5 pour les différentes configurations étudiées sont les suivantes :

- Pour un seul IGBT lent équivalent ($R_G = 10\Omega$) : $67.13mJ$.
- Pour l'architecture faible pertes avec deux sources de commande ($R_{G1} = R_{G2} = 10\Omega$) : $52.6mJ$.
- Pour l'architecture faible pertes avec la première solution ($R_{G1} = 2\Omega$ et $R_{G2} = 10\Omega$) : $41.59mJ$.
- Pour l'architecture faible pertes avec la deuxième solution ($R_{G1on} = R_{G2} = 10\Omega$ et $R_{G1off} = 2\Omega$) : $56.06mJ$.

L'architecture faibles pertes permet, comme prévu dans les trois stratégies de commande, de diminuer les pertes par rapport à un seul IGBT lent de référence. La seconde solution présentée permet de retrouver les mêmes performances en vitesse de montée que la solution avec deux sources de commande. Il en est de même pour les pertes associées. Enfin, la première solution permet de réduire les pertes à la fermeture grâce à une vitesse de montée plus rapide. Cependant, le pic de recouvrement associé peut être néfaste pour la diode et mener à sa destruction si il devait être trop élevé.

3.3.4 Structure intégrée

La validation de la fonctionnalité de l'architecture faibles pertes et des solutions de simplification de la commande ayant été présentées dans le paragraphe précédent, il est naturel d'étudier les possibilités d'intégration monolithique de l'architecture faibles pertes. Le recours aux simulations à éléments finis, à l'aide des outils ISE-TCAD, permet dans un premier temps d'analyser les interactions électriques entre la partie lente et la partie rapide. Il est à noter que la solution intégrée a été appelée le Bi-IGBT. Dans un deuxième temps, des résultats électriques expérimentaux réalisés sur un véhicule test sont présentés.

Simulations à éléments finis

Ces simulations sont effectuées en 'mixed mode' où le circuit correspond à celui simulé dans l'étude précédente (cf. fig. 3.23). La structure Bi-IGBT est présentée figure 3.35. Elle est composée de 16 cellules élémentaires d'IGBT dont 6 affectées à la partie rapide. Les cellules rapides et lentes sont différenciées par la diffusion de l'anode de type P^+ face arrière. Chaque diffusion couvre la moitié de la surface active. Ainsi, deux cellules affectées à la conduction de la partie lente se retrouvent en vis-à-vis de l'anode rapide. En effet, des premières simulations réalisées avec 8 cellules affectées à chaque partie ont révélé une interaction forte entre ces deux parties. Ceci représentait mal la réalité car le nombre de cellules élémentaires envisageables dans une structure réelle serait beaucoup plus élevé. L'interaction partie lente/ partie rapide sera alors négligeable. La figure 3.36(a)

montrent la répartition des courants à l'ouverture entre la partie lente et la partie rapide de la structure simulée. La figure 3.36(b) présente l'évolution de la tension V_{AK} durant cette phase dynamique. Lors de la première phase de conduction où les deux parties sont passantes, c'est la partie lente qui fait transiter le plus de courant 76A (24A pour la partie rapide). La tension de déchet est alors de 2V environ. Lorsque la partie lente est bloquée, le courant passe majoritairement dans la partie rapide 96A (4A pour la partie lente) qui impose une chute de tension à l'état passant de 6V. La figure 3.37 présente la répartition des courants à l'ouverture complète de l'architecture faibles pertes. On remarque une remontée du courant de la partie lente due à un effet capacitif (CdV/dt) déjà remarquée dans les simulations de la structure discrète. D'après celles-ci, cet inconvénient ne remet d'ailleurs pas en cause le gain en pertes de l'architecture faibles pertes. Les figures 3.38(a) et 3.38(b) montrent respectivement la répartition de la densité de courant dans la structure intégrée lorsque les deux parties conduisent puis lorsque la partie rapide conduit uniquement avant l'ouverture de la structure. Nous distinguons bien les deux régimes de fonctionnement de la structure. Les figures 3.39(a) et 3.39(b) montrent les densités de trous correspondantes. Lorsque la partie lente impose sa chute de tension à l'état passant, la modulation de conductivité se fait majoritairement par l'anode profonde. Lorsque la partie lente est bloquée, les trous sont injectés dans la base par les deux parties de l'anode. Il est à noter que ces différentes simulations valident la fonctionnalité du Bi-IGBT mais ne correspondent pas à une optimisation. Ainsi, à la vue des précédents résultats de simulation, la réalisation technologique d'un véhicule test de cette puce est envisageable : c'est l'objet du paragraphe suivant.

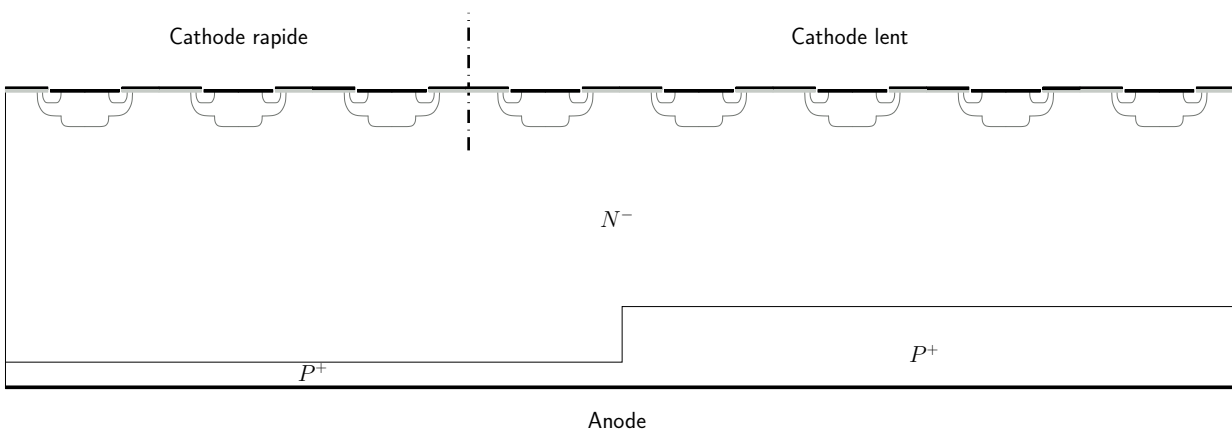


FIG. 3.35 – Coupe de la structure simulée.

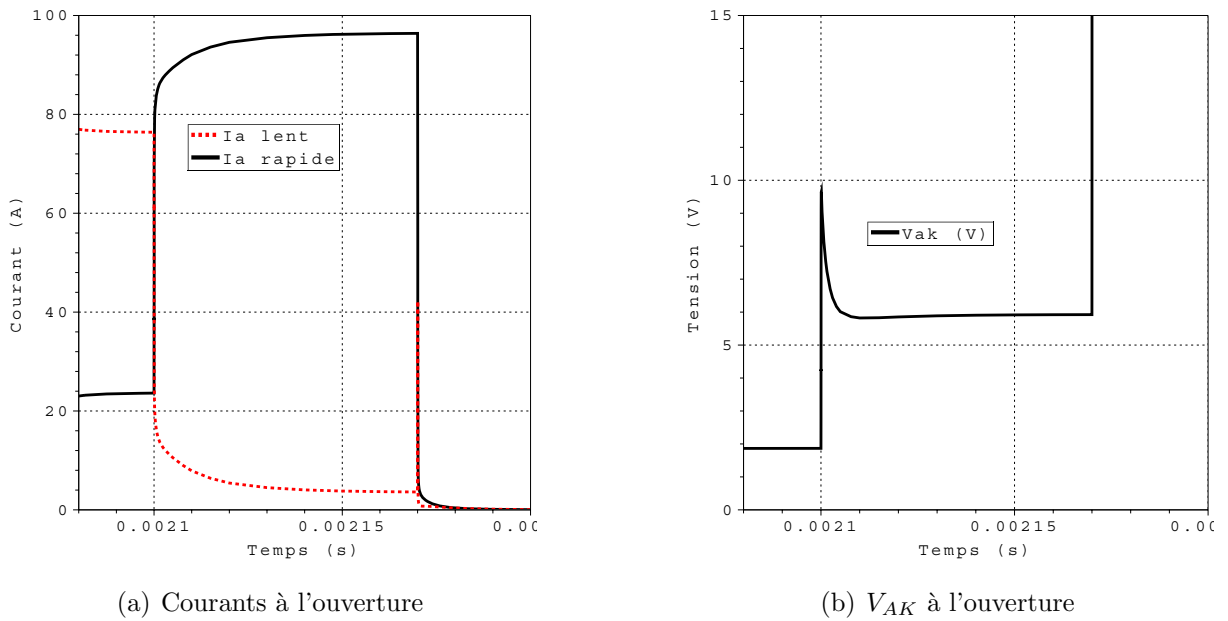


FIG. 3.36 – Courbes électriques simulées de l'architecture faibles pertes (éléments finis).

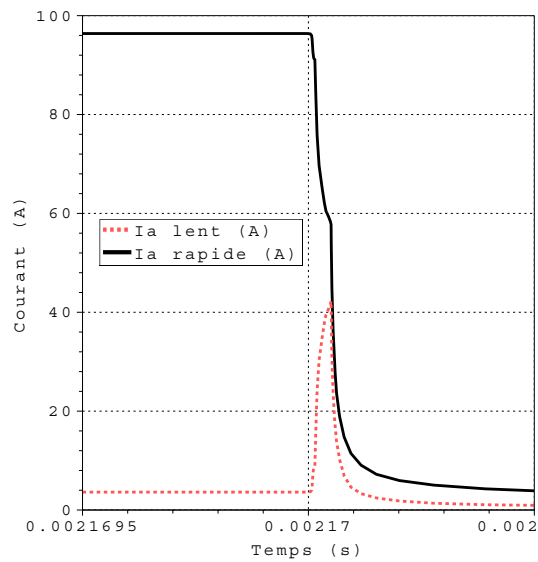
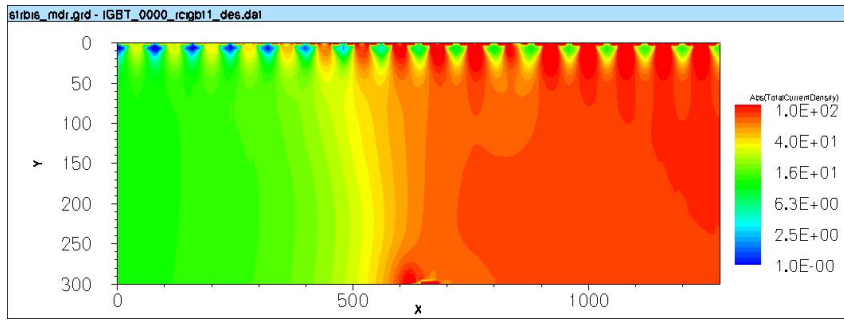
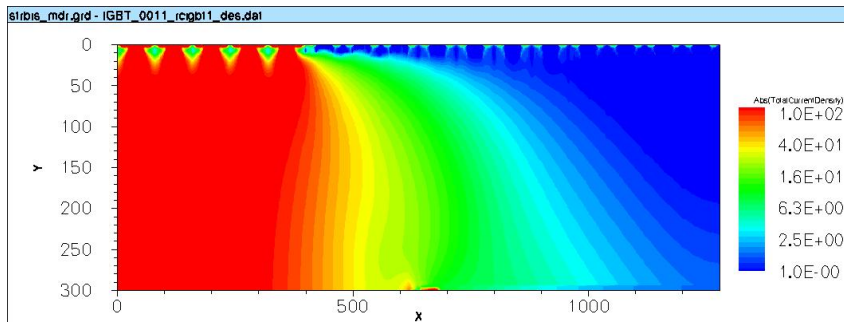


FIG. 3.37 – Zoom sur les courants à l'ouverture.

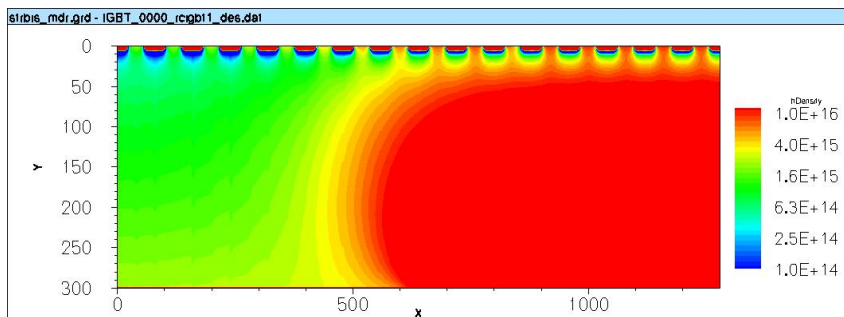


(a) parties lente et rapide ON

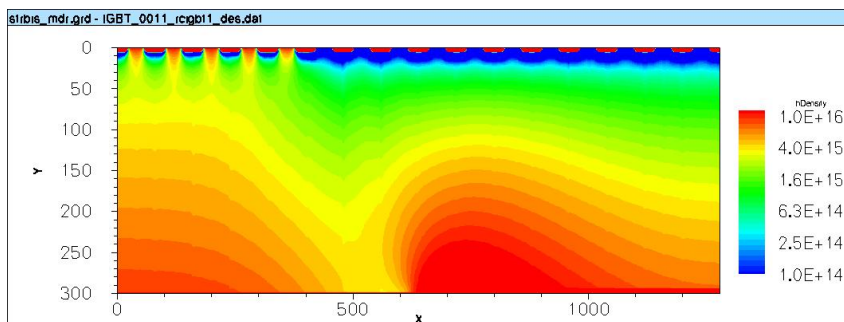


(b) partie lente OFF et partie rapide ON

FIG. 3.38 – Densité de courant dans la structure intégrée.



(a) parties lente et rapide ON



(b) partie lente OFF et partie rapide ON

FIG. 3.39 – Densité de trous dans la structure intégrée.

Véhicule test

Une puce du Bi-IGBT a été réalisée au Centro Nacional de Microelectrónica à Barcelone selon un procédé technologique IGBT standard. La surface active totale de cette puce est de 1.79mm^2 . La surface active de la partie IGBT rapide représente un tiers de la surface totale de la puce, les phases de conduction du rapide étant faibles (de l'ordre de $10\mu\text{s}$). Ce rapport de surface a été choisi arbitrairement : la surface de l'IGBT rapide est limitée pour gagner en surface active totale. Les temps de conduction de l'IGBT rapide étant court, nous considérons donc qu'il n'y aura pas de problème thermique. La vue de dessus de la puce réalisée est donnée figure 3.40. Les paramètres géométriques de la structure verticale sont les mêmes que ceux des modèles précédemment utilisés (cf. tab. 3.5). Les concentrations en surface des différentes diffusions dans le substrat dopé à 10^{14}cm^{-3} de $300\mu\text{m}$ d'épaisseur sont les suivantes :

- Caisson $P^+ = 1.7 \times 10^{19}\text{cm}^{-3}$.
- Caisson $P = 5 \times 10^{17}\text{cm}^{-3}$.
- Émetteur $N^+ = 9 \times 10^{19}\text{cm}^{-3}$.
- Émetteur P^+ rapide = $1 \times 10^{17}\text{cm}^{-3}$.
- Émetteur P^+ lent = $3 \times 10^{19}\text{cm}^{-3}$.

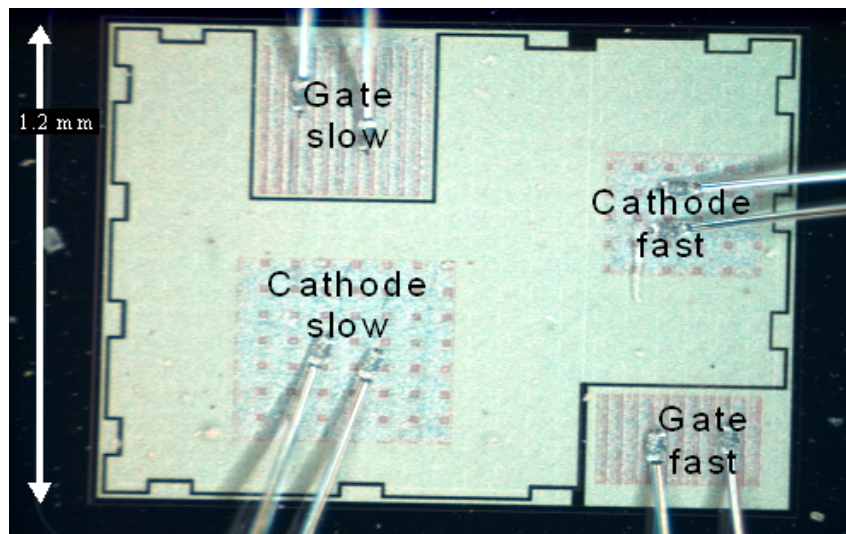


FIG. 3.40 – Vue de dessus de la puce du Bi-IGBT.

Caractéristiques statiques mesurées La figure 3.41 présente les caractéristiques statiques mesurées des deux parties de la puce Bi-IGBT. Celles-ci ont été mesurées en court-circuitant la grille et la cathode de la partie non mesurée. La partie rapide présente comme prévu une chute de tension à l'état passant plus élevée que la partie lente du fait du design différent de l'anode et d'une surface active plus petite. Par exemple, pour une tension V_{GK}

de 5V et pour un courant d'anode de 0.3A, la chute de tension à l'état passant de la partie lente est de 2.6V contre 9V pour la partie rapide.

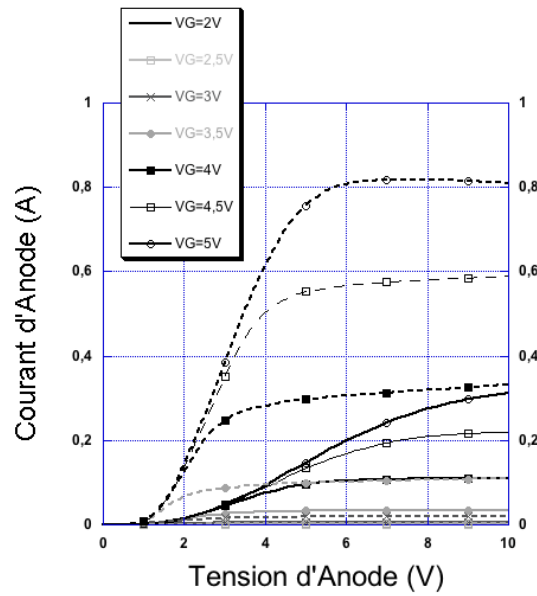


FIG. 3.41 – Comparaison des caractéristiques statiques de la partie lente et de la partie rapide du Bi-IGBT.

Caractéristiques dynamiques mesurées Dans premier temps, le courant de queue de chaque partie du Bi-IGBT a été mesuré en faisant commuter la puce sur charge résistive à $75A/cm^2$ sous 100V. La figure 3.42 présente les deux queues de courant. Nous observons un écart de 40% entre la partie lente et la partie rapide.

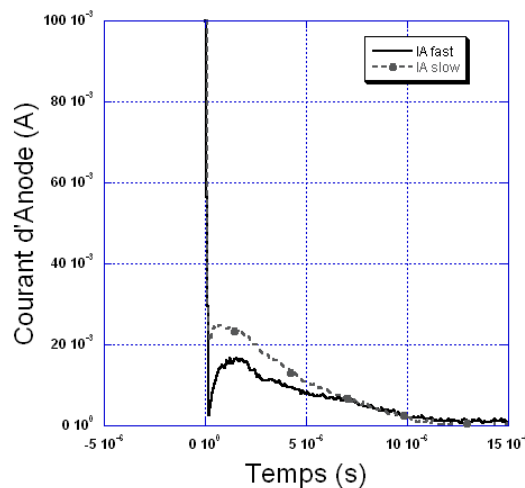


FIG. 3.42 – Comparaison des courants de queue de la partie lente et de la partie rapide du Bi-IGBT.

Une caractérisation en dynamique de la structure complète a été réalisée sur charge résistive à $75A/cm^2$ sous 100V. L'objectif est ici de valider le passage de la conduction

de la partie lente à la partie rapide. La figure 3.43 présente les deux tensions appliquées sur les grilles des deux parties (en traits pointillés pour la partie rapide et en traits pleins pour la partie lente).

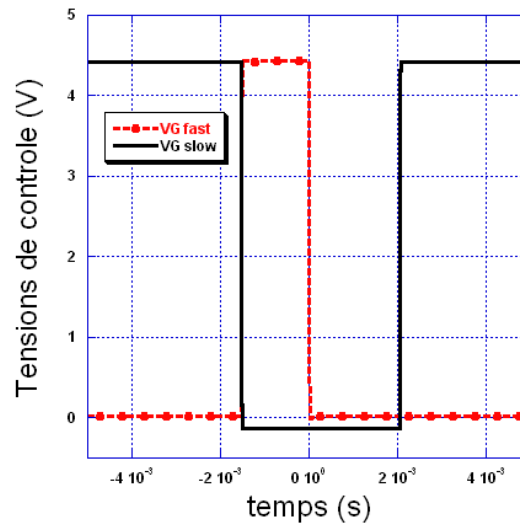


FIG. 3.43 – Tensions de commandes du Bi-IGBT.

La figure 3.44 montre les évolutions du courant total I_A et de la tension V_{AK} lors de l'ouverture. La chute de tension à l'état passant est de $4.5V$ lorsque la partie lente est en conduction. Elle s'élève jusqu' à $7.5V$ à la mise en conduction de la partie rapide.

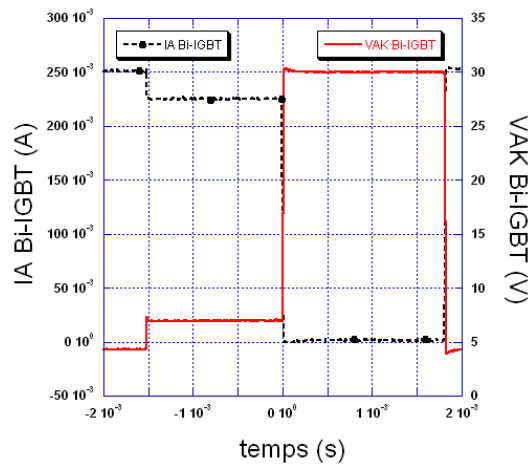


FIG. 3.44 – Ouverture d'un cycle de l'architecture faibles pertes.

La figure 3.45 compare le courant de queue de la partie lente uniquement avec celui de la structure complète. Le courant de queue de l'architecture faibles pertes est plus faible et du même ordre que celui de la partie rapide seule (cf. fig. 3.42). Ceci valide avec la figure 3.44 le bon fonctionnement de la puce Bi-IGBT.

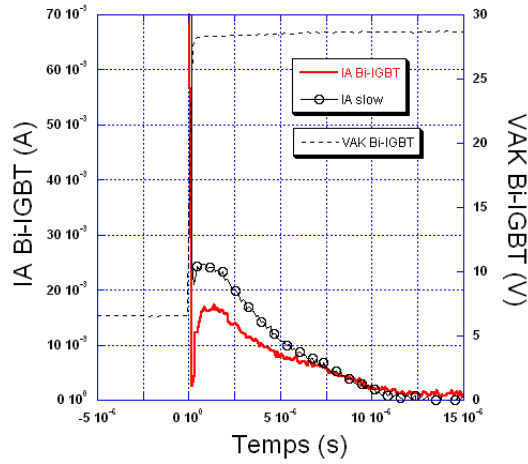


FIG. 3.45 – Courant de queue de la partie rapide du Bi-IGBT.

Il est à noter cependant que la queue de courant de la partie rapide reste élevée et ne présente pas une différence flagrante avec le courant de queue de la partie lente comme le montre les résultats de simulations de la figure 3.25(b) (-85%). Ces différences peuvent s'expliquer de part la différence de surface active des deux parties de la puce Bi-IGBT et des interactions possibles entre la partie lente et la partie rapide lors de phase de conduction de cette dernière. La puce étant de faible dimension, l'anode de la partie lente peut injecter des trous lors de la phase de conduction du rapide et ainsi contribuer à une augmentation de la charge stockée dans la base. Cette augmentation se traduit naturellement par un courant de queue plus élevé de la partie rapide.

3.4 Conclusion

Ce chapitre présente des simulations fines de systèmes de l'électronique de puissance. Dans un premier temps, le comportement électrique interne d'un module de puissance industriel a été simulé sous Saber[®] grâce à l'association de modèle de connectique et de nos modèles des puces IGBT et diode PIN. Cette étude a permis de déterminer les puces les plus contraintes électriquement lors de phases de conduction et lors des phases dynamiques du module. Elle peut s'inscrire dans une démarche de fiabilité pour ensuite modifier la topologie interne du module pour assurer un meilleur équilibre de contraintes entre les différentes puces en parallèle.

La seconde étude concerne l'étude en amont de la conception d'une architecture à IGBTs combinant de faibles pertes en conduction et en commutation. Cette nouvelle structure appelée architecture faibles pertes associe un IGBT 'lent' (faible chute de tension à l'état passant et courant de queue élevé) à un IGBT 'rapide' (faible courant de queue

et chute de tension à l'état passant élevée) en parallèle. Ainsi, un gain significatif sur les pertes est obtenu dans une large gamme de fréquences et de rapports cycliques. Des simulations par éléments finis de la même structure intégrée dans une même puce ont été effectuées et valident son fonctionnement. La différence entre les deux parties 'lente' et 'rapide' est uniquement le design de la face arrière. Cette structure a été réalisée et des résultats de mesure montrent avec succès le fonctionnement de la puce Bi-IGBT.

Conclusion générale

En électronique de puissance, la modélisation et la simulation sont des acteurs indispensables à l'analyse et la conception des systèmes. Ce travail de thèse s'inscrit dans cette démarche en présentant la modélisation de composants IGBT à grille en tranchées, l'analyse des formes d'ondes électriques dans un module de puissance du commerce et le développement d'une structure innovante issue du concept de l'intégration fonctionnelle. Ainsi, les modèles physiques analytiques de structures semiconductrices de type bipolaires sont la pierre angulaire de ce mémoire.

La modélisation de ces structures nécessite, de part la nature distribuée de la charge stockée dans la base, une méthode spécifique de résolution de l'équation de diffusion ambipolaire. Ainsi, une analogie avec circuit électrique fait de cellules RC et sources de courants contrôlés permet de décrire la répartition des porteurs dans la base large et peu dopée en fonction du temps et de la position. Ce principe est la base de notre approche de modélisation. L'association du sous-modèle de la base avec les autres sous-modèles des régions physiquement et/ou électriquement différentiables permet de créer le modèle complet des composants bipolaires. Après un rappel sur les aspects fonctionnels des interrupteurs en électronique de puissance et sur les composants IGBT et diodes PiN, notre approche de modélisation est présentée dans le premier chapitre. La modélisation des structures passives est ensuite abordée car, associée à nos modèles d'IGBT et de diode PiN, elle nous a permis de simuler des systèmes complexes de l'électronique de puissance.

Les progrès technologiques ont permis lors de la dernière décennie d'imposer, dans les composants IGBT de puissance et sur la technologie de grille planar, la structure de grille à tranchées. En effet, cette dernière possède de nombreuses avantages devant son aînée en terme de densification et de performances électriques. Dans ce contexte, le second chapitre présente cette technologie d'IGBT et s'intéresse plus particulièrement sur un phénomène physique spécifique à l'IGBT à tranchées : l'Injection Enhanced Effect. Il s'agit d'une optimisation géométrique de la tranchée qui permet d'améliorer la chute de tension à l'état passant sans dégrader les performances dynamiques. Des simulations à éléments finis effectuées à l'aide des outils ISE-TCAD ont permis de mettre en évidence

ce phénomène et d'en expliquer le fonctionnement. Ainsi, une règle de conception sur les tranchées est établie pour obtenir le meilleur compromis pertes en conduction/pertes en commutation. Les tranchées doivent être les plus profondes possibles et leur largeur doit être la plus grande possible devant la largeur de la cellule élémentaire pour que l'IE Effect soit maximal. La méthode de modélisation présentée dans le premier chapitre est ensuite appliquée sur un module commercial à IGBT à tranchées de calibre 600V/75A. L'extraction des paramètres géométriques et physiques alimentant le modèle est présentée au travers de reverse engineering pratiquée sur la puce. Ainsi, une microsection permet de définir les paramètres de la géométrie de la structure interne de la puce IGBT et la méthode de 'spreading resistance' nous informe quant au profil de dopage de la base, de la couche tampon et de la face arrière du composant. Il est à noter que ces méthodes ne permettent pas de retrouver tous les paramètres nécessaires à la description du modèle. En effet, la durée de vie dans la base et dans la couche tampon, la mobilité dans le canal de la section MOSFET, la géométrie et le dopage de l'émetteur N^+ sont parmi les paramètres qu'il faut faire 'fiter' pour confronter avec succès les courbes expérimentales et les simulations. Le modèle du composant développé sous la logiciel circuit Saber® est présenté et validé en statique et en dynamique pour plusieurs températures.

Le troisième et dernier chapitre de ce mémoire se divise en deux parties. La première concerne l'utilisation de nos modèles pour l'analyse et la seconde pour la conception. L'association de nos modèles d'IGBTs et de diodes PiN avec des modèles de câblage permet de simuler la répartition des courants entre les différentes puces IGBT dans un module de puissance du commerce de calibre 3300V/1200A. Ainsi, cette connectique indispensable pour relier les composants entre eux devient un ensemble d'éléments parasites complexes qui créent des déséquilibres de courants entre les puces en parallèle. Ces déséquilibres sont présents dans les phases de conduction mais aussi lors de la fermeture et de l'ouverture du module de puissance. Les modèles de connectique utilisés sont réalisés à partir de la description topologique des pistes de cuivre. À partir de simulations à éléments finis réalisées sous Maxwell®3D, le macrocomposant du câblage bâti autour d'une matrice R,L et C représentatif de tous les éléments propres et mutuels des pistes est extrait puis associé dans Saber® avec les modèles d'IGBT et de diode PiN. L'analyse des courbes simulées nous a permis d'isoler les puces les plus contraintes électriquement en phase de conduction et en phase de commutation. Ce premier travail peut s'inscrire dans une démarche de fiabilité des modules, à savoir que la topologie des pistes de puissance et de commande peut être redessinée afin de minimiser les déséquilibres observés.

La seconde partie de ce chapitre présente une nouvelle structure issue de l'intégration fonctionnelle. Cette architecture appelée faibles pertes permet d'améliorer le compromis

chute de tension à l'état passant/pertes à l'ouverture inhérent à tous les composants de type bipolaire. C'est par l'association de deux IGBTs en parallèle que cette architecture est réalisée. Le premier IGBT dit 'lent' possédant une faible tension de déchet et donc un courant de queue important est dédié au phase conduction pour minimiser les pertes à l'état passant. Le second IGBT dit 'rapide' est activé juste avant la commutation de la structure complète pour bénéficier de son faible courant de traînage. Une étude par simulations sous Saber® à l'aide de nos modèles permet, sur une structure discrète (deux IGBTs discrets en parallèle), d'expliquer le fonctionnement de l'architecture faibles pertes. Son concept est également validé en confrontant les pertes lors de cycle de commutation dans plusieurs configurations et pour plusieurs fréquences d'utilisation. Ensuite, est présentée dans une démarche d'intégration la même structure intégrée monolithiquement au sein d'un même substrat. Ainsi, la puce obtenue appelée Bi-IGBT présente deux parties (une lente et une rapide) dont l'unique différence est le design de l'émetteur de type P^+ en face arrière. Des simulations à éléments finis ont permis de simuler le fonctionnement interne de ce dispositif intégré. Enfin, la réalisation technologique d'une telle structure a été présentée et des mesures en statique et en dynamique ont validé son fonctionnement.

Les perspectives de ses travaux portent sur plusieurs aspects de la modélisation en électronique de puissance :

- le modèle de l'IE Effect est à compléter car, actuellement, la densité de porteurs à la jonction virtuelle de base reste une inconnue. Il faut donc déterminer cette quantité en fonction de la géométrie de la tranchée pour pouvoir appliquer le modèle de la jonction injectante à l'IE Effect.
- la prise en compte de la température dans la modélisation du module est l'étape suivante pour déterminer les contraintes thermiques sur les puces d'IGBT et de diode PiN. Cet objectif complexe doit faire appel à une description fine de l'environnement des puces. Celui-ci doit être tridimensionnel pour représenter avec exactitude les flux de chaleur entre les puces et avec leur environnement (refroidisseur, gel, ...). Dans ce cas, le recours à la simulation thermique à éléments finis est indispensable. La fluide pourra également être prise en compte pour décrire les échanges thermiques entre le fluide circulant dans le refroidisseur et le refroidisseur lui-même.
- une optimisation topologique pourrait être pratiquée sur le placement des puces et des pistes de commande et de puissance dans le module étudié. Pour cela, Maxwell®3D propose un outil d'optimisation de structures passives appelé OptimetricsTM.
- le concept du Bi-IGBT a été validé. Il faut maintenant réaliser une structure optimisée en terme de design de la puce et de sa commande associée afin de proposer un véhicule test offrant le meilleur compromis chute de tension à l'état passant/ pertes

à l'ouverture.

- les modèles doivent être pérennisés. Pour cela, la traduction en VHDL-AMS des modèles d'IGBT et de diode PiN est nécessaire dans le cadre de l'évolution actuelle de la modélisation et des simulateurs de type circuit. Le fait de traduire les modèles dans ce langage les rendra 'open-source', c'est-à-dire libres. Ainsi, tous les utilisateurs désireux d'utiliser des modèles précis de composants bipolaires auront accès à l'expérience du laboratoire dans ce domaine aux travers des différents modèles. Ces traductions vers le langage VHDL-AMS sont en cours.

Bibliographie

- [1] H. FOCH et AL : Éléments constitutifs et synthèse des convertisseurs statiques. *Techniques de l'ingénieur, traité de génie électrique*, D 3 152:1–18.
- [2] B. J. BALIGA : *Power Semiconductor Devices*. PWS Publishing Compagny, 1996.
- [3] L. MUSSARD, P. TOUNSI, P. AUSTIN, G. BONNET, J.-M. DORKEL et J. SAIZ : Power component models with thermally dependent parameters for circuit simulator. Dans *Proceeding of the 10th European Conference on Power Electronics and Applications*, 2003. 11 p.
- [4] H. FOCH et AL : Commutation dans les convertisseurs statiques. *Techniques de l'ingénieur, traité de génie électrique*, D 3 153:1–19.
- [5] P. LETURCQ : Tenue en tension des semiconducteurs de puissance. *Techniques de l'Ingénieur, traité de Génie électrique*, D3 104:1–17.
- [6] V. A. K. TEMPLE et W. TANTRAPON : Junction termination extension for near-ideal breakdown voltage in p-n junctions. *IEEE Transaction on Electron Devices*, ED 23, 1976.
- [7] Y. C. KAO et E. D. WOLLEY : High-voltage planar p-n junctions. *Proc. of the IEEE*, 55, n°8, 1967.
- [8] F. CONTI et M. CONTI : Surface breakdown in silicon planar diodes equipped with field plate. *Solid State Electronics*, 15:93–105, 1972.
- [9] T. MATSUSHITA et AL : Highly reliable high-voltage transistors by use of the sipos process. *IEEE Transaction on Electron Devices*, ED 23, n°8:826–830, 1976.
- [10] T. APPELS et AL : Thin layer high-voltage devices (resurf devices). *Philips Journal Res*, 35:1–13, 1980.
- [11] M. ROY, L. GONTHIER et C. ANCEAU : The mbs (mos bidirectionnal switch) a new mos switch with reverse blocking voltage. Dans *Proceedings of the 8th European Conference on Power Electronics and Applications*, 1999.
- [12] B. J. BALIGA et AL : Suppressing latch-up insulated gate transistors. *IEEE Electron Device Lett.*, EDL 5:323–325, 1984.

- [13] T. LASKA, M. MUNZER, F. PFIRSCH, C. SCHAEFFER et T. SCHMIDT : The field stop igtbt (fs igtbt). a new power device concept with a great improvement potential. Dans *Proceedings of the 12th International Symposium on Power Semiconductor Devices and ICs*, pages 355–358, 2000.
- [14] M. RAHIMO, A. KOPTA, S. EICHER, U. SCHLAPBACH et S. LINDER : Switching-self-clamping-mode "sscm", a breakthrough in soa performance for high voltage igtbt and diodes. Dans *Proceedings of the 16th International Symposium on Power Semiconductor Devices and ICs*, pages 437–440, 2004.
- [15] K. OYAMA, T. ARAI, K. SAITOU, T. MASUDA et M. MORI : Advanced higt with low-injection punch-through (lipt) structure [high-conductivity igtbt]. Dans *Proceedings of the 16th International Symposium on Power Semiconductor Devices and ICs*, pages 111–114, 2004.
- [16] H. TAKAHASHI, H. HARUGUCHI, H. HAGINO et T. YAMADA : Carrier stored trench-gate bipolar transistor (cstbt)-a novel power device for high voltage application. Dans *Proceedings of the 8th International Symposium on Power Semiconductor Devices and ICs*, pages 349–352, 1996.
- [17] D. UEDA, H. TAKAGI et G. KANO : Méthodologie d'approche pour la conception des transistors vdmos de puissance. *Journal de Physique III*, 3(10):1939–1955, octobre 1994.
- [18] Jean-Marie DORKEL : *Physique des redresseurs de puissance aux très fort niveaux de courant, aspects électriques et thermiques*. Thèse de doctorat, Université Paul Sabatier, Toulouse, France, 1982.
- [19] S. REGGIANI, M. VALDINOCI, L. COLALONGO et G. BACCARANI : A unified analytical model for bulk and surface mobility in si n- and p-channel mosfets. *ESSDERC*, 1999.
- [20] *D.E.I.S.- University of Bologna : ESPRIT Project 23643 ESDEM -*. Project Deliverable 1.1.3.5, 1999.
- [21] D.M. CAUGHEY et R.E. THOMAS : Carrier mobilities in silicon empirically related to doping and field. Dans *Proc. IEEE*, volume 55, pages 2192–2193, 1967.
- [22] Pierre-Olivier JEANNIN : *Le transistor MOSFET en commutation : application aux associations série et parallèle de composants à grille isolée*. Thèse de doctorat, Institut National Polytechnique de Grenoble, Grenoble, France, 2001.
- [23] Christian MARTIN : *Vers une Méthodologie de Conception des interconnexions pour les dispositifs de l'Electronique de Puissance*. Thèse de doctorat, Université Joseph Fourier, Grenoble, France, 2005.

-
- [24] Guillaume LOURDEL : *Méthodologie et outils de calcul numérique pour la prise en compte de la compatibilité électromagnétique des nouveaux prototypes de circuits intégrés de puissance*. Thèse de doctorat, Université Paul Sabatier, Toulouse, France, 2005.
- [25] A. E. RUELHI : Equivalent circuit models for three-dimensional multiconductor systems. *IEEE Transaction on Microwave Theory and Techniques*, 22:216–221, mars 1974.
- [26] D. UEDA, H. TAKAGI et G. KANO : A new vertical power mosfet structure with extremely reduced on-resistance. *IEEE Transaction on Electron Devices*, 31(1):2–6, 1984.
- [27] D. M. BROWN et B. A. HEATH : Reactive ion etching of SiO_2 and polycrystalline silicon. *Journal of Applied Physics Letters*, 37(15):159–161, 1980.
- [28] D. UEDA et AL : 500-v n-channel insulated gate bipolar transistor with a trench gate structure. *IEEE Transaction on Electron Devices*, 36:1824, 1989.
- [29] I. OMURA, T. OGURA, K. SUGIYAMA et H. OHASHI : Carrier injection enhancement effect of high voltage mos devices - devices physics and design concept -. Dans *Proceedings of the 9th International Symposium on Power Semiconductor Devices and ICs*, pages 217–220, 1997.
- [30] M. KITAGAWA, I. OMURA, S. HASEGAWA, T. INOUE et A. NAGAKAWA : A 4500v injection enhanced insulated gate bipolar transistor (iegt) operating in a mode similar to a thyristor. Dans *International Electron Devices Meeting*, 1993.
- [31] M. KITAGAWA, A. NAGAKAWA, K. MATSUSHITA, S. HASEGAWA, T. INOUE, A. YAHATA et H. TAKENAKA : 4500v iegts having switching characteristics superior to gto. Dans *Proceedings of the 7th International Symposium on Power Semiconductor Devices and ICs*, pages 486–491, 1995.
- [32] F. UDREA et G.A.J. AMARATUNGA : A unified analytical model for the carrier dynamics in trench insulated gate bipolar transistors (tigt). Dans *Proceedings of the 7th International Symposium on Power Semiconductor Devices and ICs*, pages 190–195, 1995.
- [33] F. UDREA et G.A.J. AMARATUNGA : Theoretical and numerical comparison between dmos and trench technologies for insulated gate bipolar transistors. *IEEE Transaction on Electron Devices*, 42:1356–1366, juillet 1995.
- [34] P. M. IGIC, M. S. TOWERS et P. A. MAWBY : A 2d physically based compact model for advanced power bipolar devices. *Microelectronics Journal*, 35:591–594, 2004.

- [35] Ichiro OMURA : *high voltage MOS device design : injection enhancement and negative gate capacitance*. Thèse de doctorat, Swiss Federal Institute of Technology, Zurich, Suisse, 2000.
- [36] L. MUSSARD, P. TOUNSI, P. AUSTIN, E. ANTONINI et J.-M. DORKEL : Electro-thermal simulation : IGBT in short-circuit operating mode. Dans *Proceedings of the 10th International Workshop on Thermal Investigations of Ics and Systems (THERMINICS)*, pages 73–78, 2004.
- [37] Guillaume BONNET : *Approche distribuée des structures de type bipolaire adaptée à la conception des systèmes de l'électronique de puissance*. Thèse de doctorat, Université Paul Sabatier, Toulouse, France, 2003.
- [38] J. P. KAERST et K. F. HOFFMANN : High speed complementary drive of a hybrid mosfet and igbt power switch. Dans *Proceeding of the 11th European Conference on Power Electronics and Applications*, 2005. 9 p.
- [39] K. F. HOFFMANN et J. P. KARST : High frequency power switch - improved performance by mosfets and igbts connected in parallel. Dans *Proceeding of the 11th European Conference on Power Electronics and Applications*, 2005. 11 p.

Chapitre 4

Annexe : 'spreading resistance'

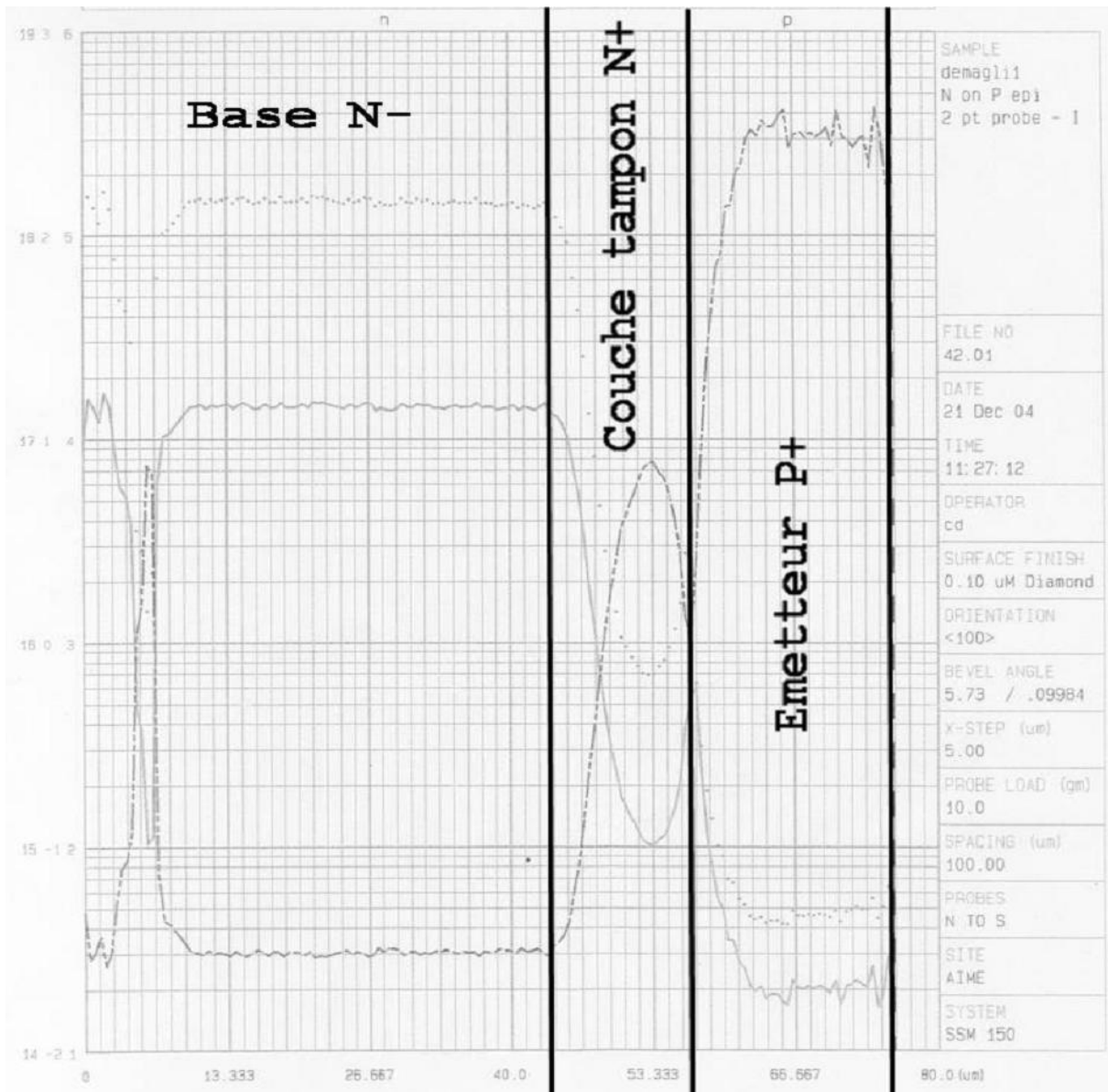


FIG. 4.1 – Résultats du 'spreading resistance'.

Liste des publications

Conférences internationales :

- R. DE MAGLIE, G. LOURDEL, P. AUSTIN, J.-M. DIÉNOT, J.-L. SCHANEN et J.-L. SANCHEZ : Use of Accurate Chip Level Modeling and Analysis of a Power Module to establish Reliability Rules. Dans *International Symposium on Industrial Electronics (ISIE'06)*, Montréal (Canada), 9-13 juillet 2006.
- R. DE MAGLIE, P. AUSTIN, L. MUSSARD, J.-L. SANCHEZ, M. ELGHAZOUANI, F. RICHARDEAU et J.-L. SCHANEN : A Trench IGBT distributed model with thermo-sensible parameters. Dans *11th European Conference on Power Electronics and Applications (EPE'05)*, Dresden (Allemagne), 11-14 septembre 2005.
- R. DE MAGLIE, P. AUSTIN et J.-L. SANCHEZ : Distributed Models of Power Bipolar Components Dedicated to Circuit Simulator. Dans *Workshop Design Methodology for Integrated Power Systems*, Dresden (Allemagne), 11-14 septembre 2005.
- C. CAMEL, R. DE MAGLIE, P. AUSTIN, J.-L. SANCHEZ, E. IMBERNON, J.-P. LAUR, D. FLORES, J. MILLAN et J. REBOLLO : Low Losses Structure by IGBT Parallel Association. Dans *8th International Seminar on Power Semiconductors (ISPS'06)*, Prague (République Tchèque), 29 août-1 septembre 2006.

Conférences nationales et séminaires :

- R. DE MAGLIE, Modélisation et Simulation de Module de Puissance à IGBT. Dans *Journée de l'Ecole Doctorale GEET*, Toulouse, 8 mars 2006. Prix du meilleur poster
- R. DE MAGLIE, P. AUSTIN, P. TOUNSI, J.-L. SANCHEZ, G. LOURDEL, M. MERMET-GUYENNET P.-O. JEANNIN et J.-L. SCHANEN, : Modélisation Avancée de Module de Puissance. Dans *GDR Intégration des Systèmes de Puissance à 3 dimensions (ISP3D)*, Lyon, 20 et 21 octobre 2005.
- R. DE MAGLIE : Analyse par Simulation des Formes d'Ondes dans un Module de Puissance. Dans *Journées Nationales du Réseau Doctoral en Microélectronique 2006, JNRDM'06*, Rennes, 10-12 mai 2006.
- R. DE MAGLIE : Modèle d'IGBT Trench à Paramètres Thermo-sensibles. Dans *Journées des Jeunes Chercheurs en Génie Électrique 2005, JCGE'05*, Montpellier,

7 et 8 juin 2005.

Modélisation de différentes technologies d'Insulated Gate Bipolar Transistors pour la simulation d'applications en électronique de puissance

L'analyse et la conception des systèmes en électronique de puissance nécessitent la prise en compte de phénomènes complexes propres à chaque composant du système mais aussi en accord avec son environnement. La description précise du comportement d'un système passe par la simulation utilisant des modèles suffisamment précis de tous ces composants. Dans notre étude, les modèles basés sur la physique des semiconducteurs permettent de décrire le comportement de la charge stockée dans la base large et peu dopée des composants bipolaires. Cette description fine est indispensable à la bonne précision de nos modèles car l'évolution des porteurs dans la base est indissociable du comportement en statique et en dynamique du composant. Ainsi, les modèles physiques analytiques de diode PiN mais surtout d'IGBT NPT ou PT, ayant une technologie de grille 'planar' ou à tranchées sont présentés puis validés. La modélisation de systèmes complexes en électronique de puissance est abordée au travers de deux études. La première concerne l'association des modèles de semiconducteurs avec des modèles de la connectique dans un module de puissance du commerce (3300V/1200A). Une analyse sur les déséquilibres en courant entre les différentes puces en parallèle est donnée. La seconde présente une architecture innovante issue de l'intégration fonctionnelle. Cette architecture faibles pertes permet d'améliorer le compromis chute de tension à l'état passant/ énergie de commutation à l'ouverture inhérent aux composants IGBT. Sa réalisation technologique est présentée au travers de mesure.

Mots-clés : Insulated Gate Bipolar Transistor, modélisation, simulation physique, simulation à éléments finis, structure à tranchées, intégration fonctionnelle

Modeling of different Insulated Gate Bipolar Transistor technologies dedicated to power electronics applications simulation

Analysis and systems design in power electronics must taking into account of specific complex phenomena to each components of the system but also in agreement with its environment. Accurate description of a system needs for simulations sufficiently accurate models of all its components. In our study, the models based on the semiconductor physics make it possible to describe the behavior of the stored charge in the deep and low doped base in the bipolar devices. This fine description is essential to the good precision of our models because the evolution of the carriers in the base is indissociable of the in static and dynamic behaviors of the component. Thus, the analytical physical models of PiN diode, NPT or PT IGBT with planar or trench gate structure are presented then validated. The modeling of complex systems in power electronics is approached through two studies. The first deals with to the association of our semiconductor models and wiring model of an industrial power module (3300V/1200A). An analysis on imbalances between the different chips in parallel is given. The second study presents a innovating architecture resulting from the functional integration. This low losses improve the trade-off between on-state drop voltage and turn-off transient energy in IGBT component. Its technological realization is presented through measurements.

Keywords: Insulated Gate Bipolar Transistor, modeling, physical simulation, finite elements simulation, trench gate structure, functional integration