



HAL
open science

Boucle analogique numérique verrouillée sur l'amplitude

L. Alacoque

► **To cite this version:**

L. Alacoque. Boucle analogique numérique verrouillée sur l'amplitude. Micro et nanotechnologies/Microélectronique. INSA de Lyon, 2002. Français. NNT : . tel-00163275

HAL Id: tel-00163275

<https://theses.hal.science/tel-00163275>

Submitted on 17 Jul 2007

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Boucle Analogique-Numérique Verrouillée sur l'Amplitude

*Application à la conversion Analogique-Numérique à
temps régulier, irrégulier et continu pour la basse
consommation.*

présentée devant

L'INSTITUT NATIONAL DES SCIENCES APPLIQUÉES
DE LYON

Pour obtenir

LE GRADE DE DOCTEUR

FORMATION DOCTORALE : DISPOSITIFS DE L'ÉLECTRONIQUE INTÉGRÉE
ÉCOLE DOCTORALE : ÉLECTRONIQUE, ÉLECTROTECHNIQUE, AUTOMATIQUE

par

LAURENT ALACOQUE

Ingénieur CPE, titulaire du DEA

Soutenu le 24 Octobre 2002 devant la commission d'examen

Jury MM.

RICHARD GRISEL	Rapporteur
PATRICK LOUMEAU	Rapporteur
MARC RENAUDIN	Directeur de Thèse
SERGE NICOLLE	Co-Directeur de Thèse
MARC BELLEVILLE	Examinateur
DANIEL BARBIER	Examinateur

Résumé

Résumé

Ce travail de thèse porte sur l'étude d'une boucle analogique-numérique verrouillée sur l'amplitude du signal d'entrée. Cette boucle possède la particularité de nécessiter un nombre variable de cycles élémentaires pour effectuer la quantification d'un échantillon. Son application à la conversion analogique-numérique constitue une première contribution à la conception d'une nouvelle classe d'architectures de convertisseurs analogiques-numériques.

La première partie de ce travail présente un état de l'art de la théorie de l'échantillonnage et des principales architectures de convertisseurs analogiques-numériques.

Le principe et l'architecture de la boucle analogique numérique verrouillée sur l'amplitude sont présentés. Elle est constituée d'un estimateur de la valeur du signal et d'un organe de détection de l'erreur entre le signal et son estimation. La complexité électronique de la boucle est comparable à celle d'un convertisseur à approximations successives de résolution identique.

Le chapitre suivant propose trois architectures de convertisseurs analogiques-numériques qui exploitent les particularités de cette boucle.

- La première architecture produit des échantillons à temps régulier. La période d'échantillonnage est déterminée par le nombre maximum de cycles de quantification. Lorsque le signal est quantifié avant la fin de cette période, le coeur du convertisseur est mis hors-tension pendant la durée des cycles restants pour diminuer la consommation du système.
- La deuxième architecture produit des échantillons à temps irrégulier où les instants d'échantillonnage sont des multiples de la période d'un cycle élémentaire. A l'inverse de l'architecture précédente, un nouveau cycle de conversion débute dès la fin de la quantification d'un échantillon. La fréquence d'échantillonnage moyenne est ainsi augmentée par rapport au cas précédent.
- Enfin, la troisième architecture repose sur la logique auto-séquencee et produit des échantillons à temps continu. L'échantillonnage est déclenché par la détection de passage du signal par des valeurs discrètes et le temps est quantifié. Les échantillons obtenus permettent la connaissance du signal sous la forme d'un gabarit à temps continu alors que pour la conversion analogique numérique classique, le signal n'est connu qu'à des instants discrets.

Les deux chapitres suivants traitent de l'analyse et de l'optimisation des performances du convertisseur à temps régulier. Après avoir défini un ensemble

de signaux de test, il est montré que le nombre moyen de cycles pour convertir un échantillon peut être optimisé par le choix de la valeur initiale de l'algorithme d'estimation.

Le dernier chapitre présente les performances de ce convertisseur. Le nombre moyen de cycles élémentaires par échantillon est fortement réduit par rapport à un convertisseur à approximations successives. Il en résulte une diminution significative de la consommation.

Mots-clefs

- Conversion Analogique-Numérique.
- Basse Consommation.
- Logique Asynchrone.
- Échantillonnage aux passages par valeurs.
- Échantillonnage irrégulier.

Abstract

This work deals with the conception of an analog-digital loop locked on the input signal's value. This loop has the characteristic to achieve a sample quantification with a variable number of elementary cycles. Its application to analog to digital conversion constitutes a first step towards the creation of a new class of analog to digital converters architectures.

The first part of this work presents the state of the art of both the sampling theory and the main existing analog to digital converters architectures.

The principle and the architecture of the analog-digital value locked loop are presented. It's composed of a signal's value estimator and of an error detection system, the error being the difference between the signal's value and its estimation. The loop's electronic complexity is similar to the one of an identical successive approximation register converter.

The next chapter describes three analog to digital converters architectures that take advantage of this loop's characteristics.

- The first architecture produces samples at regular instants. The sampling time is determined by the maximum number of quantification cycles. When the sample is quantified before the end of the sampling time, the converter's core is switched off until the end of this period, thus allowing power saving.
- The second architecture produces samples at irregular instants where the sampling instants are multiples of the duration of an elementary cycle. The difference with the first architecture is that a conversion cycle begins as soon as the sample is quantified. The mean sampling frequency is therefore maximized by this architecture.
- The third architecture relies on self-timed logic to produce samples at continuous time. Sampling is triggered by level crossing detection and time is quantified. Obtained samples allow the representation of the signal as a continuous envelope whereas standard analog to digital converters represent the signal as a set of discrete points.

The two following chapters deal with the analysis and the optimization of the first architecture. The test signals are presented and it is shown that the mean number of cycles per sample can be optimized by the choice of the estimation's algorithm initial value.

The last chapter presents this converter's performances. The mean number of elementary cycles per sample is greatly reduced in comparison with a successive approximations register converter. This leads to a significant gain in term of power consumption.

Keywords

- Analog to Digital Conversion.
- Low-Power.
- Asynchronous Logic.
- Level crossing sampling scheme.
- Irregular sampling.

Liste des professeurs de l'INSA de Lyon

DIRECTEUR : A. STORCK

AUDISIO S.	PHYSICOCHIMIE INDUSTRIELLE
BABOT D.	CONT. NON DESTR. PAR RAYONNEMENT IONISANTS
BABOUX J.C.	GEMPPM* * *
BALLAND B.	PHYSIQUE DE LA MATIERE
BAPTISTE P.	PRODUCTIQUE ET INFORMATIQUE DES SYSTEMES MANUFACTURIERS
BARBIER D.	PHYSIQUE DE LA MATIERE
BASTIDE J.P.	LAEPSI* * *
BAYADA G.	MODELISATION MATHEMATIQUE ET CALCUL SCIENTIFIQUE
BENADDA B.	LAEPSI* * *
BETEMPS M.	AUTOMATIQUE INDUSTRIELLE
BIENNIER F.	PRODUCTIQUE ET INFORMATIQUE DES SYSTEMES MANUFACTURIERS
BLANCHARD J.M.	LAEPSI* * *
BOISSON C.	VIBRATIONS-ACOUSTIQUE
BOIVIN M. (<i>Prof. émérite</i>)	MECANIQUE DES SOLIDES
BOTTA H.	UNITE DE RECHERCHE EN GENIE CIVIL - Développement Urbain
BOTTA-ZIMMERMANN M. (<i>Mme</i>)	UNITE DE RECHERCHE EN GENIE CIVIL - Développement Urbain
BOULAYE G. (<i>Prof. émérite</i>)	INFORMATIQUE
BOYER J.C.	MECANIQUE DES SOLIDES
BRAU J.	CENTRE DE THERMIQUE DE LYON - Thermique du bâtiment
BREMOND G.	PHYSIQUE DE LA MATIERE
BRISSAUD M.	GENIE ELECTRIQUE ET FERROELECTRICITE
BRUNET M.	MECANIQUE DES SOLIDES
BRUNIE L.	INGENIERIE DES SYSTEMES D'INFORMATION
BUREAU J.C.	CEGELY*
CAVAILLE J.Y.	GEMPPM* * *
CHANTE J.P.	CEGELY*- Composants de puissance et applications
CHOCAT B.	UNITE DE RECHERCHE EN GENIE CIVIL - Hydrologie urbaine
COMBESCURE A.	MECANIQUE DES CONTACTS
COUSIN M.	UNITE DE RECHERCHE EN GENIE CIVIL - Structures
DAUMAS F. (<i>Mme</i>)	CETHIL - Energétique et Thermique
DOUTHEAU A.	CHIMIE ORGANIQUE
DUFOUR R.	MECANIQUE DES STRUCTURES
DUPUY J.C.	PHYSIQUE DE LA MATIERE
EMPTOZ H.	RECONNAISSANCE DES FORMES ET VISION
ESNOUF C.	GEMPPM* * *
EYRAUD L. (<i>Prof. émérite</i>)	GENIE ELECTRIQUE ET FERROELECTRICITE
FANTOZZI G.	GEMPPM* * *
FAVREL J.	PRODUCTIQUE ET INFORMATIQUE DES SYSTEMES MANUFACTURIERS
FAYARD J.M.	BIOLOGIE APPLIQUEE
FAYET M.	MECANIQUE DES SOLIDES
FERRARIS-BESSO G.	MECANIQUE DES STRUCTURES
FLAMAND L.	MECANIQUE DES CONTACTS
FLORY A.	INGENIERIE DES SYSTEMES D'INFORMATION
FOUGERES R.	GEMPPM* * *
FOUQUET F.	GEMPPM* * *
FRECON L.	INFORMATIQUE
GERARD J.F.	MATERIAUX MACROMOLECULAIRES
GERMAIN P.	LAEPSI* * *
GIMENEZ G.	CREATIS**
GOBIN P.F. (<i>Prof. émérite</i>)	GEMPPM* * *
GONNARD P.	GENIE ELECTRIQUE ET FERROELECTRICITE
GONTRAND M.	CEGELY*- Composants de puissance et applications
GOUTTE R. (<i>Prof. émérite</i>)	CREATIS**
GOUJON L.	GEMPPM* * *
GOURDON R.	LAEPSI* * *
GRANGE G.	GENIE ELECTRIQUE ET FERROELECTRICITE
GUENIN G.	GEMPPM* * *
GUICHARDANT M.	BIOCHIMIE ET PHARMACOLOGIE
GUILLOT G.	PHYSIQUE DE LA MATIERE
GUINET A.	PRODUCTIQUE ET INFORMATIQUE DES SYSTEMES MANUFACTURIERS
GUYADER J.L.	VIBRATIONS-ACOUSTIQUE
GUYOMAR D.	GENIE ELECTRIQUE ET FERROELECTRICITE

HEIBIG A.	LAB. MATHEMATIQUE APPLIQUEES LYON
JACQUET RICHARDET G.	MECANIQUE DES STRUCTURES
JAYET Y.	GEMPPM* * *
JOLION J.M.	RECONNAISSANCE DES FORMES ET VISION
JULLIEN J.F.	UNITE DE RECHERCHE EN GENIE CIVIL - Structures
JUTARD A. (Prof. émérite)	AUTOMATIQUE INDUSTRIELLE
KASTNER R.	UNITE DE RECHERCHE EN GENIE CIVIL - Géotechnique
KOULOUMDJIAN J.	INGENIERIE DES SYSTEMES D'INFORMATION
LAGARDE M.	BIOCHIMIE ET PHARMACOLOGIE
LALANNE M. (Prof. émérite)	MECANIQUE DES STRUCTURES
LALLEMAND A.	CENTRE DE THERMIQUE DE LYON - Energétique et thermique
LALLEMAND M. (Mme)	CENTRE DE THERMIQUE DE LYON - Energétique et thermique
LAREAL P.	UNITE DE RECHERCHE EN GENIE CIVIL - Géotechnique
LAUGIER A.	PHYSIQUE DE LA MATIERE
LAUGIER C.	BIOCHIMIE ET PHARMACOLOGIE
LEJEUNE P.	GENETIQUE MOLECULAIRE DES MICROORGANISMES
LUBRECHT A.	MECANIQUE DES CONTACTS
MAZILLE H.	PHYSICOCHIMIE INDUSTRIELLE
MERLE P.	GEMPPM* * *
MERLIN J.	GEMPPM* * *
MIGNOTTE A. (Mle)	INGENIERIE, INFORMATIQUE INDUSTRIELLE
MILLET J.P.	PHYSICOCHIMIE INDUSTRIELLE
MIRAMOND M.	UNITE DE RECHERCHE EN GENIE CIVIL - Hydrologie urbaine
MOREL R.	MECANIQUE DES FLUIDES
MOSZKOWICZ P.	LAEPSI* * *
MOURA A.	GEMPPM* * *
NARDON P. (Prof. émérite)	BIOLOGIE APPLIQUEE
NIEL E.	AUTOMATIQUE INDUSTRIELLE
NORTIER P.	DREP
ODET C.	CREATIS**
OTTERBEIN M. (Prof. émérite)	LAEPSI* * *
PARIZET E.	VIBRATIONS-ACOUSTIQUE
PASCAULT J.P.	MATERIAUX MACROMOLECULAIRES
PAVIC G.	VIBRATIONS-ACOUSTIQUE
PELLETIER J.M.	GEMPPM* * *
PERA J.	UNITE DE RECHERCHE EN GENIE CIVIL - Matériaux
PERRIAT P.	GEMPPM* * *
PERRIN J.	ESCHIL - Equipe Sciences Humaines de l'Insa de Lyon
PINARD P. (Prof. émérite)	PHYSIQUE DE LA MATIERE
PINON J.M.	INGENIERIE DES SYSTEMES D'INFORMATION
PONCET A.	PHYSIQUE DE LA MATIERE
POUSIN J.	MODELISATION MATHEMATIQUE ET CALCUL SCIENTIFIQUE
PREVOT P.	GRACIMP - Groupe de Recherche en Apprentissage, Coopération et Interfaces Multimodales pour la Productique
PROST R.	CREATIS**
RAYNAUD M.	CENTRE DE THERMIQUE DE LYON - Transferts Interfaces et Matériaux
REDARCE H.	AUTOMATIQUE INDUSTRIELLE
REYNOUARD J.M.	UNITE DE RECHERCHE EN GENIE CIVIL - Structures
RIGAL J.F.	MECANIQUE DES SOLIDES
RIEUTORD E. (Prof. émérite)	MECANIQUE DES FLUIDES
ROBERT-BAUDOUY J. (Mme) (Prof. émérite)	GENETIQUE MOLECULAIRE DES MICROORGANISMES
ROUBY D.	GEMPPM* * *
ROUX J.J.	CENTRE DE THERMIQUE DE LYON - Thermique de l'Habitat
RUBEL P.	INGENIERIE DES SYSTEMES D'INFORMATION
RUMELHART C.	MECANIQUE DES SOLIDES
SACADURA J.F.	CENTRE DE THERMIQUE DE LYON - Transferts Interfaces et Matériaux
SAUTEREAU H.	MATERIAUX MACROMOLECULAIRES
SCAVARDA S.	AUTOMATIQUE INDUSTRIELLE
SOUIFI A.	PHYSIQUE DE LA MATIERE
SOUROUILLE J.L.	INGENIERIE INFORMATIQUE INDUSTRIELLE
THOMASSET D.	AUTOMATIQUE INDUSTRIELLE
UBEDA S.	CENTRE D'INNOV. EN TELECOM ET INTEGRATION DE SERVICES
THUDEROZ C.	ESCHIL - Equipe Sciences Humaines de l'Insa de Lyon
UNTERREINER R.	CREATIS**
VELEX P.	MECANIQUE DES CONTACTS
VIGIER G.	GEMPPM* * *
VINCENT A.	GEMPPM* * *
VRAY D.	CREATIS**
UILLERMOZ P.L. (Prof. émérite)	PHYSIQUE DE LA MATIERE
Directeurs de recherche CNRS	
BERTHIER Y.	MECANIQUE DES CONTACTS
CONDEMIN G.	UNITE MICROBIOLOGIE ET GENETIQUE
COTTE-PATAT N. (Mme)	UNITE MICROBIOLOGIE ET GENETIQUE
FRANCIOSI P.	GEMPPM* * *
MANDRAND M.A. (Mme)	UNITE MICROBIOLOGIE ET GENETIQUE
POUSIN G.	BIOLOGIE ET PHARMACOLOGIE
ROCHE A.	MATERIAUX MACROMOLECULAIRES
SEGUELA A.	GEMPPM* * *
Directeurs de recherche INRA	
FEBVAY G.	BIOLOGIE APPLIQUEE
GRENIER S.	BIOLOGIE APPLIQUEE
RAHBE Y.	BIOLOGIE APPLIQUEE
Directeurs de recherche INSERM	
FRIGENT A.F. (Mme)	BIOLOGIE ET PHARMACOLOGIE
MAGNIN I. (Mme)	CREATIS**
* CEGELY	CENTRE DE GENIE ELECTRIQUE DE LYON
** CREATIS	CENTRE DE RECHERCHE ET D'APPLICATIONS EN TRAITEMENT DE L'IMAGE ET DU SIGNAL
* * * GEMPPM	GROUPE D'ETUDE METALLURGIE PHYSIQUE ET PHYSIQUE DES MATERIAUX
* * * * LAEPSI	LABORATOIRE D'ANALYSE ENVIRONNEMENTALE DES PROCEDES ET SYSTEMES INDUSTRIELS

Remerciements

On n'invente rien, on ne fait que condenser sur le papier ce que l'air du temps nous apporte. Je veux remercier ici ceux qui se sont fait la voix de l'air du temps ; ceux qui, en me poussant dans mes derniers retranchements m'ont forcé à exprimer clairement le fond de ma pensée jusqu'alors floue et ceux, nombreux, qui m'ont épaulé aux moments où ma feuille encore blanche me faisait toucher du doigt l'étendue de la vanité de vouloir bousculer les bases de domaines de recherche de plusieurs décades mes aînés.

Je voudrais commencer la longue liste des personnes à qui je dois beaucoup par Mr. Daniel Barbier qui a bien voulu me faire l'honneur de présider le jury de ma soutenance réalisant ainsi l'exploit de libérer une demi-journée dans son agenda déjà copieusement rempli par ses obligations de directions multiples et de recherche. Merci aussi à vous Monsieur Barbier d'avoir bien voulu fermer les yeux lorsque votre montre vous disait que mon temps de parole était écoulé.

Je remercie Marc Renaudin, mon directeur de thèse, pour les discussions passionnées que nous avons partagées et pour la grande liberté qu'il m'a laissée malgré un sujet risqué et auquel il avait lié son (re)nom.

Merci à Monsieur Loumeau d'avoir bien voulu consacrer ses journées à relire et annoter ma thèse en acceptant d'être rapporteur de mon travail. Merci d'avoir bien voulu consacrer une journée de votre temps pour m'écouter et me faire part de vos critiques positives et constructives sur l'exposé de mon travail.

Je voudrais également adresser ma gratitude à Monsieur Grisel qui m'a également fait l'honneur de bien vouloir rapporter de la validité académique de ma thèse. En plus des obligations liées à cette lourde tâche, j'ai beaucoup apprécié nos échanges E-pistolaires qui m'ont permis de compléter mes connaissances dans le domaine de la conversion analogique numérique asynchrone.

Je remercie Monsieur Belleville d'avoir bien voulu prendre part à mon jury, mais aussi d'avoir eu la patience d'attendre que je veuille bien finir ma thèse un jour.

Je voudrais maintenant remercier les personnes qui ont fait l'effort de me cotoyer pendant plus de trois ans.

Merci à vous Nacer Abouchi, merci d'avoir su à quel moment m'apporter le soutien dont j'avais besoin, merci de m'avoir convaincu de publier à un moment où je n'imaginai plus que c'était possible.

Merci à vous Jean-Marie Becker, d'avoir bien voulu combler quelques trous de mon inculture mathématique et merci surtout d'avoir de si nombreuses fois réprimé votre fou rire lors de l'exposé de mes démonstrations servant de bases à la formalisation que je comptais donner à certaines parties de mon travail.

Je voudrais remercier Monique Chiollaz, qui a bien voulu m'apporter son aide en m'offrant le bénéfice simultané de sa connaissance, de sa bibliothèque et

de ses conseils pour la théorie de l'échantillonnage et le traitement du signal.

Merci à vous Monsieur Michel Jourlin, merci de m'avoir offert l'hospitalité de votre laboratoire, la chaleur de nos échanges et la justesse de vos conseils pendant plus de trois ans.

Je suis sûr de ne jamais trouver les mots justes pour remercier Serge Nicolle à la hauteur de ce qu'il m'a apporté.

Merci à toutes les personnes qui ont bien voulu ne pas fuir lorsque j'arrivais dans la cuisine du labo et avec qui mes échanges ont été toujours fructueux (pour moi). Merci à vous Thierry, Oscar, Sonia, Tahar, Françoise, Catherine, Ma.

Je voudrais remercier ici les personnes, qui, en partageant la même condition que moi m'ont donné la consolation égoïste de relativiser mes petits problèmes à l'aune des leurs.

Merci à toi Frédéric Trunde, merci de t'être occupé de la collecte des sous pour le café. Merci surtout d'avoir permis par la rigueur de ta gestion une économie substantielle de 30 centimes d'anciens euros la tasse. Merci aussi pour les moments où tu prenais sur ton temps de travail¹ pour m'écouter patiemment débiter mes histoires de bits en hochant de la tête aux bons moments pour me faire croire que c'était intéressant. Mine que rien ça m'a pas mal aidé.

Merci à toi David, merci pour la qualité de ton humour 8ème degré (ou alors 1er degré², j'ai jamais su). Merci pour tes blagues, y compris l'histoire des moules d'épaisseur nulle³. Merci pour les bons moments passés en ta compagnie et ta garde robe qui m'a permis d'élargir le spectre de ce que je pensais qu'il était possible de porter.

Merci à toi, Pierre, pour toutes les choses qui était dans ton contrat et qui m'ont pas mal aidées et merci aussi pour les sauvegardes d'internet pour le jour où internet planterait. Dire que d'aucuns chuchotent encore tout bas que les administrateurs systèmes ne sont pas prévoyants...

Merci à toi Mathieu, merci de veiller à ce que je ne prenne pas la grosse tête, j'ai accroché le dessin que tu sais, là où tu ne sais pas. Merci pour ça et merci de te magnifier de me dessiner sur six pages dans un futur extrêmement proche.

Merci à toi Stéphane pour m'avoir permis, trois ans durant, de pouvoir exercer la puissance dévastatrice de ma rhétorique sur ta pauvre personne pantelante et de m'avoir offert la joie d'en redemander⁴. Merci d'avoir permis, par ton inaptitude à savoir viser dans Fractal Reactor, l'occasion de compensations salvatrices à une journée mal partie. J'ai eu la joie de me rendre compte avec toi de la faillibilité de certains de mes jugements⁵. Merci aussi pour l'aide scientifique que tu as bien voulu m'apporter en rechignant pour la forme.

Merci à mon épouse. Merci à toi Claire d'avoir su me redonner, souvent, le courage de continuer. Merci de n'avoir jamais douté de moi, même aux moments où je ne me croyais plus capable d'amener cette thèse quelque part. Merci de tes multiples soutiens, moral, financier et affectifs. Merci de tes patientes écoutes et de ta volonté de partager mon travail, malgré ma maladresse à le décrire. Merci pour ceci Claire et pour tout le reste que je ne dirai pas ici.

¹Mouahaha!

²Auquel cas il faudrait que tu prennes rendez-vous, non?

³C'était bien une blague hein?

⁴Et je te signale que c'est de ta faute si il y avait une mauvaise ambiance au labo. Cuistre va.

⁵Ce qui veut peut-être bien dire ce que tu penses que ça veut dire, mais pas forcément.

Merci à Alice et merci à Salomé, sans lesquelles cette thèse serait totalement dépourvue de réalisation pratique, mais surtout qui m'ont apporté le bonheur indicible d'être le garant du leur.

Merci à vous, tous ceux que j'oublie et qui ne me le pardonneront jamais.

Je voudrais conclure par un grand merci à Donald Knuth et Leslie Lamport. Merci pour \LaTeX , merci d'avoir donné à la discordance de mes pensées, l'illusion d'ordre et de beauté d'une quasi perfection typographique.

Première partie

Introduction

Chapitre 1

Introduction

1 La conversion analogique numérique

D'après le dictionnaire Sciences et Technologies¹, le terme “convertisseur analogique numérique” (CAN) a un sens très général.

CAN : Un appareil qui transforme une quantité qui varie continuellement comme le mouvement ou une tension électrique en valeurs numériques ou discrètes.

Pour celui qui en a une connaissance suffisante pour ne pas avoir besoin de lire sa définition dans un dictionnaire, ce terme revêt une définition beaucoup plus précise.

CAN : Un appareil qui fait correspondre à un signal la séquence des valeurs quantifiées de son amplitude prélevée à instants réguliers.

Dans ce qui suit nous partons de la définition la plus générale et nous soulignons les simplifications qui ont donné à la conversion analogique numérique ce sens très précis. Ceci nous permettra de mieux situer les objectifs de cette thèse.

1.1 De la définition au procédé

Dans son sens le plus général, la conversion analogique numérique est la transformation d'une grandeur analogique en une série de nombres.

Cette définition englobe aussi bien les systèmes les plus inutiles² que les systèmes classiques de conversion.

En réduisant le sens de la conversion analogique numérique au domaine des systèmes utiles, se pose la question de la réversibilité.

1.2 Notion de réversibilité

Lorsqu'un signal doit être numérisé, la première question à résoudre est de savoir si la transformation ainsi réalisée doit être réversible ou non. En d'autres termes, est-il nécessaire de reconstituer le signal analogique de départ (aux erreurs de numérisation près) à partir de ses échantillons.

¹Academic Press [35]

²En effet, un système qui fait correspondre la valeur arbitraire “2” à toute grandeur analogique entre dans le cadre de cette définition.

Ceci sous entend que pour certaines applications, seule une information partielle du signal est nécessaire. C'est le cas par exemple d'un système qui fait correspondre à un signal sa valeur moyenne numérique. Dans ce cas l'information de date d'apparition d'un échantillon n'intervient pas. Il devient par contre impossible de reconstruire le signal à partir de ses échantillons.

En plus du fait qu'elle permet la reconstruction d'un signal, une conversion analogique numérique réversible possède un grand avantage vis à vis d'une transformation irréversible : il s'agit d'une représentation du signal.

Cependant, la représentation numérique d'une grandeur analogique est affectée d'une erreur inévitable³. La conversion analogique numérique réversible n'est donc qu'une représentation approximative de la grandeur analogique considérée⁴. Tout traitement numérique ultérieur sera donc entaché de cette erreur.

Nous n'étudierons dans ce qui suit que les systèmes de conversion analogique numérique réversibles.

1.3 Conversion analogique numérique réversible

Le résultat de la conversion analogique numérique réversible peut être envisagé comme la représentation d'une fonction continue, le signal, par une série de coefficients numériques. Ces coefficients permettent la reconstruction approchée de la fonction analogique de départ, on peut donc les considérer comme les paramètres d'une fonction numérique.

La conversion analogique numérique s'apparente à un opérateur fonctionnel, c'est à dire la transformation d'une fonction en une autre. La fonction de départ, le signal, est définie sur \mathcal{R} et la fonction d'arrivée, sa représentation numérique, est définie sur \mathcal{Z} .

La nature discrète du domaine d'arrivée implique que la conversion analogique numérique contient une phase de projection de \mathcal{R} sur \mathcal{Z} .

Un cas particulier de la conversion analogique numérique réversible : l'énoncé du théorème de Shannon

Dans ce cas, l'opérateur fonctionnel choisi est l'identité. La conversion analogique numérique classique reprend point pour point les conditions du théorème de Shannon, le signal analogique est considéré comme une fonction temps-amplitude et le résultat de la conversion est de même nature.

La conversion analogique numérique revient alors à une projection du temps et de l'amplitude continus sur leurs valeurs discrètes les plus proches. La projection du temps est obtenue par le prélèvement des ordonnées du signal à instants réguliers, l'échantillonnage. Les valeurs numériques sont ensuite obtenues par arrondi de ces valeurs, la quantification.

Un autre cas particulier : les convertisseurs Sigma-Delta

Dans le cas des convertisseurs Sigma-Delta, l'opérateur fonctionnel est la modulation Sigma-Delta. Le signal échantillonné est modulé et quantifié puis démodulé pour produire des échantillons dans les conditions de Shannon.

³En effet, le domaine numérique est un sous-ensemble du domaine continu ; dans ces conditions une perte d'information est inévitable

⁴Le terme quasi-réversible est donc plus approprié. Nous continuerons d'employer le terme réversible par souci de brièveté.

L'intérêt de cette modulation est que l'opération de quantification a moins de poids dans le domaine modulé. L'erreur de quantification est ainsi réduite.

Projection

La conversion analogique numérique implique une discrétisation du temps et de l'amplitude du signal⁵. La quasi totalité des convertisseurs effectuent la discrétisation du temps *via* l'échantillonnage régulier puis la discrétisation de l'amplitude par arrondi : la quantification.

Cette méthode a l'avantage de répondre aux conditions de Shannon et bénéficie ainsi de ses résultats, mais d'une manière générale toute autre projection est possible.

En l'occurrence, deux des trois architectures proposées au chapitre 5 proposent des méthodes de projection différentes. L'une d'elle étant l'échantillonnage temporel à temps irrégulier, l'autre repose sur l'échantillonnage d'amplitude suivie de la quantification du temps.

1.4 Fin de la digression

Nous venons de survoler les simplifications qui ont conduit le terme "conversion analogique numérique" de son sens le plus général à son sens le plus précis. La figure 1.1 schématise cette progression et fait apparaître le domaine abordé par cette thèse.

2 Enjeux de la conversion analogique numérique

Si l'on considère le résultat de la conversion analogique numérique (réversible) comme une représentation du signal, l'enjeu principal de la conversion est la fidélité de cette représentation. Cette fidélité, souvent définie comme le rapport signal sur bruit de quantification, dépend directement de la résolution temporelle et dynamique du convertisseur. C'est pourquoi, cette quête de fidélité pousse naturellement la recherche vers de plus hautes résolutions et de plus hautes fréquences de fonctionnement.

Un autre enjeu⁶ est la recherche du plus bas coût. À l'échelle de la micro-électronique ceci revient à la plus forte intégration possible.

Enfin, un enjeu plus récent, est la basse consommation. En effet, la multiplication des appareils nomades et la difficulté d'intégrer beaucoup d'énergie dans de petits accumulateurs impose la mise en place de budgets d'énergie très rigoureux.

Ces trois enjeux majeurs se décomposent en quatre objectifs concrets :

- Augmenter la fréquence d'échantillonnage.
- Augmenter la résolution.
- Diminuer la consommation.
- Diminuer la taille du circuit.

Pour tenter de résoudre ces problèmes, deux types d'améliorations sont possibles : les améliorations structurelles et fonctionnelles.

⁵ou du signal modulé.

⁶Peut-être le plus ancien

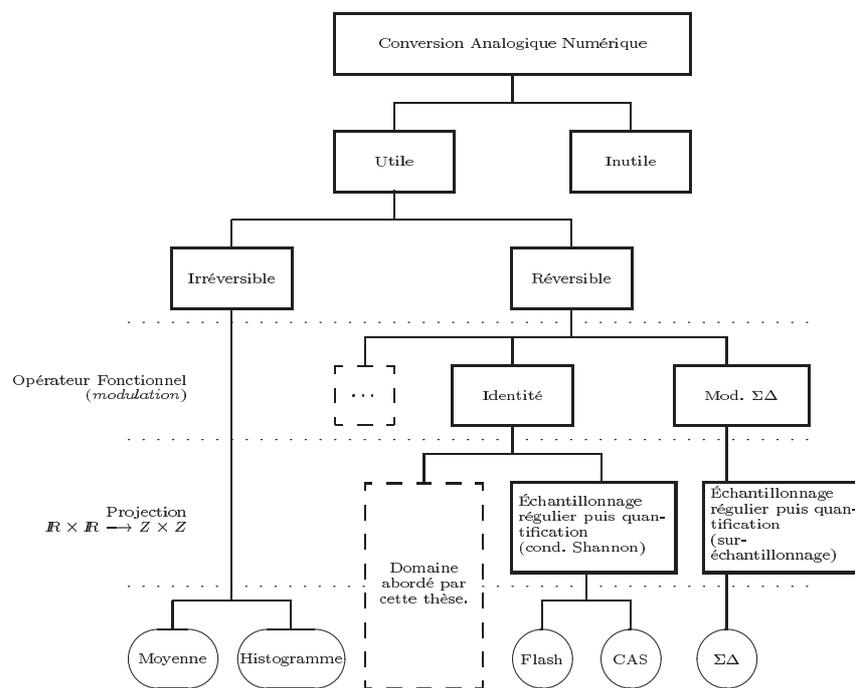


FIG. 1.1 – La conversion analogique numérique

Améliorations structurelles

Les améliorations structurelles reposent sur des architectures de convertisseurs classiques, elles concernent les diverses optimisations possibles au niveau de la réalisation pratique des convertisseurs.

Les différentes optimisations possibles à ce niveau sont, dans le désordre et de manière non exhaustive :

- Un transfert sur une technologie plus rapide.
- Les optimisations “locales” (placement routage, simplification et optimisation d’opérateurs logiques, ...).
- La modification superficielle d’architectures classiques (augmentation de l’ordre ou du nombre de bits dans la boucle de retour d’un convertisseur $\Sigma\Delta$).

Ce type d’améliorations représente la majeure partie des publications dans le domaine de la conversion analogique numérique.

Améliorations fonctionnelles

Les améliorations fonctionnelles ont pour objectif l’amélioration des performances de la conversion analogique numérique en tant que fonction.

Ces améliorations peuvent impliquer :

- Le développement de nouvelles architectures de convertisseurs analogiques numériques.
- La combinaison d’architectures existantes (structures pipeline, ...).

Ce type d’amélioration est bien plus fondamental que les améliorations structurelles, et beaucoup plus rare.

Ce travail de thèse s’inscrit dans le domaine des améliorations fonctionnelles et présente plusieurs architectures de conversion basées sur un organe central : une boucle analogique numérique asservie sur la valeur du signal.

3 La logique asynchrone

Introduction à la logique asynchrone

Le terme “logique asynchrone” désigne une méthodologie de conception de circuits micro-électroniques différente de la logique classique.

Aussi appelée logique auto-séquencee, cette méthode permet la conception de circuits complexes, tels que des microprocesseurs, fonctionnant sans horloge. Le séquençement des opérations est pour cette raison réalisé explicitement par la logique elle même.

En logique “synchrone”, l’horloge permet le séquençement implicite des opérations. Toute opération élémentaire qui précède un opérateur logique est censée être terminée au moment du front d’horloge. La période de l’horloge est calculée en fonction de l’élément le plus lent de la chaîne pour donner le temps aux signaux de se stabiliser avant d’être pris en compte par l’opération suivante.

En logique auto-séquencee, la synchronisation est réalisée point à point au moyen de sémaphores sous la forme de signaux de requête et d’acquiescement. De cette manière, le séquençement des opérations est robuste (pas de risque que l’instant d’horloge ne tombe au moment où les entrées d’un opérateur logique

ne sont pas stables) et s'effectue automatiquement à la vitesse maximum de la technologie.

Cette méthodologie, plus complexe à mettre en œuvre en raison du manque d'outils adaptés, a déjà largement fait ses preuves dans le domaine de la basse consommation. Sa faculté de ne consommer que quand (et où) cela est nécessaire en est la raison principale. Grâce à l'absence d'horloge, la logique asynchrone travaille à temps continu là où la logique synchrone travaille à temps discret. Ceci la rend plus adaptée au monde réel où les événements qui influent sur un système électronique se produisent à temps continu.

Une autre particularité des systèmes asynchrones complexes, en particulier des microprocesseurs, est qu'on ne peut pas décrire leur puissance de calcul en terme de nombre d'instruction par seconde. En effet, chaque instruction a une durée différente qui peut également dépendre des données qu'elle traite. Dans ces conditions, seul la moyenne du temps par instruction peut être calculée à des fins de comparaison. C'est pourquoi la logique asynchrone est souvent associée au concept de calcul en temps moyen.

Le lecteur est renvoyé à [2, 1] pour une introduction plus approfondie au domaine de la logique asynchrone.

Les liens entre la logique asynchrone et la conversion analogique numérique

La régularité temporelle des échantillons d'un convertisseur analogique numérique s'accorde mal avec les systèmes asynchrones où le temps est continu. Dans le cadre de l'échantillonnage régulier, un microprocesseur asynchrone peut se trouver inutilement bloqué par l'attente d'un échantillon. Les architectures classiques de conversion analogique numérique ont naturellement été pensées et optimisées pour la logique synchrone. Ainsi, lorsqu'il communique avec un convertisseur analogique numérique, un microprocesseur asynchrone perd sa faculté de calcul en temps moyen.

Par contre, la réalisation d'un convertisseur classique en logique auto-séquentielle a déjà été réalisée avec succès [5] pour une architecture à approximations successives. Les apports de la logique asynchrone sont, dans ce cas, de type structurels et permettent de réduire le taux d'erreur de conversion qui peut apparaître dans ce type de convertisseurs⁷.

4 Les objectifs de cette thèse

Ce travail a été guidé par deux objectifs.

- Fonder une classe de convertisseurs analogiques numériques dont la nature est proche de la logique asynchrone.
- Développer une architecture de convertisseurs pour la basse consommation.

Le premier objectif est motivé par le fait que tous les convertisseurs classiques produisent des échantillons à temps régulier et sont donc intrinsèquement synchrones. De fait, les seuls liens entre la logique asynchrone et la conversion apparaissant dans la littérature [6, 7, 5] concernent des améliorations structurelles et non fonctionnelles.

⁷Cette réalisation est décrite plus en détail au chapitre 3

Renforcer ces liens par une architecture adaptée nous a paru intéressant pour les deux domaines. La logique asynchrone pourrait bénéficier d'un organe de conversion adapté à sa nature. La conversion analogique numérique aurait elle le bénéfice de l'efficacité de la logique asynchrone dans le domaine de la basse consommation.

5 Plan de ce mémoire

5.1 Première partie, rappels de l'état de l'art

La première partie de ce mémoire résume l'état de l'art de la conversion analogique numérique.

Chapitre 2

Dans cet objectif, le chapitre 2 reprend en les résumant les principaux développements dans le domaine de la théorie de l'information liée à la conversion analogique numérique.

La théorie de l'échantillonnage régulier est présentée. Une section est dédiée à la (récente) théorie de l'échantillonnage irrégulier (ou échantillonnage généralisé). La notion de bruit de quantification est abordée ainsi que sa modélisation usuelle. Enfin un rapide survol des principales classes de convertisseurs analogiques numériques est présenté.

Chapitre 3

Le chapitre 3 dresse un état de l'art des travaux effectués en marge de la conversion analogique numérique classique et qui ont un rapport avec ce travail.

La première section de ce chapitre concerne l'amélioration d'ordre structurel d'un convertisseur à approximations successives. Cette amélioration structurelle repose sur la logique auto-séquentiée au service d'une architecture de conversion synchrone.

Le reste de ce chapitre est dédié à la description des travaux effectués par M. Sayiner et al. ; ces travaux concernent le développement d'une architecture de convertisseurs. Cette architecture effectue la projection du domaine analogique au domaine numérique par l'échantillonnage en amplitude et la quantification temporelle.

5.2 Deuxième partie : développements réalisés dans le cadre de ce travail

La deuxième partie de ce mémoire est consacrée à la présentation des travaux réalisés dans le cadre de cette thèse.

Chapitre 4

Le chapitre 4 présente le principe et différentes réalisations d'une boucle analogique numérique verrouillée sur l'amplitude d'un signal.

Cette boucle permet la quantification de la valeur du signal d'entrée et a la particularité d'effectuer cette opération en un nombre variable de cycles élémentaires.

Chapitre 5

Dans ce chapitre, trois architectures de convertisseurs analogiques numériques sont présentées. Ces trois architectures diffèrent selon le modèle temporel de production des échantillons.

- La première architecture produit des échantillons à instants réguliers.
- La deuxième produit des échantillons à instants irréguliers (Ces instants sont des multiples de la durée d'un cycle élémentaire).
- Enfin la dernière architecture produit des échantillons à temps continu. L'échantillonnage est déclenché par le passage du signal par une série de valeurs, le temps est quantifié.

Chapitre 6

La boucle présentée au chapitre 4 a la particularité de nécessiter un nombre de cycles élémentaires qui varie en fonction du signal⁸.

Pour cette raison, les performances des architectures considérées au chapitre 5 ne peuvent se qualifier qu'en termes statistiques : les nombres de cycles par échantillons maximum, minimum et moyen.

La première partie de ce chapitre a pour but de présenter les trois modèles statistiques retenus pour le calcul du nombre moyen de cycles. Ces trois modèles sont :

- un signal équiprobable,
- un signal gaussien,
- plusieurs signaux réels sous la forme de signaux sonores sélectionnés pour leur durée et leur diversité.

La deuxième partie de ce chapitre fait le constat que plus la valeur estimée du signal est proche de sa valeur réelle, plus le nombre de cycles de la boucle sera faible pour le retour à l'état stable. Il devient dès lors intéressant de déterminer la valeur la plus probable de l'échantillon connaissant les échantillons précédents et de l'utiliser comme valeur de départ de la recherche.

Cette partie développe pour cela un modèle statistique des différents signaux réels présentés dans la première partie qui permet de trouver la valeur de départ "idéale" connaissant les deux échantillons précédents. Ceci a pour but de diminuer le nombre moyen de cycles par échantillon et ainsi d'augmenter les performances en termes de consommation et de vitesse moyenne.

Chapitre 7

Le chapitre 7 quantifie les performances des architectures et des optimisations présentées au cours des chapitres précédents.

La mesure des performances en termes de nombre de cycles maximum et moyen est présentée pour chacune des combinaisons possibles entre :

⁸Plus précisément, qui varie en fonction de la différence entre le signal et son estimation courante

- l’algorithme de recherche du signal implanté dans la boucle analogique numérique (Chapitre 4),
- la valeur de départ de cette recherche parmi celles présentées au chapitre 6,
- le type de signal utilisé pour le calcul des performances (équiprobable, réel, gaussien, ...).

Les résultats de simulation effectués font apparaître une diminution importante du nombre moyen de cycles de conversion par échantillon. Ce gain est transformé en économie d’énergie pour le cas de l’architecture à temps régulier ou en augmentation de la fréquence d’échantillonnage moyenne pour le cas de l’architecture à temps irrégulier.

6 Conclusion

Après avoir situé le domaine de la conversion analogique-numérique en soulignant les simplifications qui ont donné à ce terme un sens très précis, les enjeux de ce domaine ont été résumés. Un bref survol de la logique asynchrone a permis de montrer l’inadéquation entre les conditions du théorème d’échantillonnage de Shannon et les conditions temporelles particulières de cette méthodologie de conception. Les objectifs de cette thèse ont ensuite été présentés : fonder une classe d’architectures de convertisseurs analogiques-numériques dont la nature puisse s’adapter à la logique asynchrone et la basse consommation. Enfin le plan de ce mémoire a été présenté. Les prochains chapitres de ce mémoire dressent un état de l’art du domaine de la conversion analogique-numérique.

Deuxième partie

Rappels

Chapitre 2

Rappels sur la conversion analogique numérique

Introduction

Le terme conversion analogique numérique suppose qu'un signal continu peut être représenté sous forme numérique. Ce chapitre résume les développements théoriques qui ont permis de formaliser la validité et les limites de la conversion analogique numérique en tant que représentation du signal.

- La section 1 est dédiée à la théorie de l'échantillonnage régulier, basée sur le théorème de Shannon, et répond à la question : dans quelles limites un signal est-il connu à partir de ses échantillons réguliers ?
- La section 2 (p. 29) aborde le domaine relativement récent de la théorie de l'échantillonnage généralisé¹ basée sur le théorème de Kramer, et dont le théorème de Shannon est un cas particulier. Il y est montré que la condition de régularité des instants d'échantillonnage imposée par Shannon n'est pas nécessaire à la reconstruction du signal, ce qui permet de valider les architectures à temps irrégulier présentées au chapitre 5 de ce mémoire.
- La section 3 (p. 36) présente les bornes et la modélisation de l'erreur d'arrondi qui apparaît lors de la quantification d'un signal réel.
- Enfin la section 4 (p. 39) présente succinctement les principales classes de convertisseurs analogiques numériques classiques.

1 Théorie de l'échantillonnage régulier

Introduction

Un ordinateur, ou tout autre système numérique, ne peut pas, par nature, traiter une grandeur continue. L'action de prélever la valeur d'un signal à instants réguliers (ou non) est appelée l'échantillonnage.

La théorie de l'échantillonnage permet de formaliser le rapport entre un signal variant de manière continue et les échantillons prélevés.

¹Encore appelé échantillonnage irrégulier

1.1 Théorème d'échantillonnage de Shannon

Énoncé

Le théorème d'échantillonnage que nous allons citer est attribué à C. E. Shannon [9], bien que l'intérêt porté à l'échantillonnage et à la reconstruction remonte au moins à Nyquist. A. J. Jerri [18] le nomme 'WKS' pour Whittaker Kotelnikov Shannon, ces noms étant fréquemment associés à ce théorème. L'énoncé du théorème de Shannon dans ses termes originaux² [9] est :

si une fonction $x(t)$ ne contient pas de fréquence supérieure à W , elle est complètement déterminée en donnant la valeur de ses ordonnées aux points espacés de $1/2W$.

Ce théorème et l'équation (2.1) qui en dérive permettaient pour la première fois de montrer qu'un signal à support spectral limité est entièrement déterminé par ses échantillons pris régulièrement à une fréquence explicite. La démonstration de ce théorème a été largement abordée dans la littérature, dont [14, 18, 9].

$$x(t) = \sum_{n \in \mathbb{Z}} x\left(\frac{n}{2W}\right) \frac{\sin(2\pi Wt - \pi n)}{2\pi Wt - \pi n} \quad (2.1)$$

Pour la première fois, le fait qu'un signal à bande limitée est entièrement déterminé par ses échantillons et une formule explicite était démontré.

Erreur de recouvrement spectral

Le théorème de Shannon requiert que le signal considéré soit à support spectral borné sur $[-W, W]$. S'il ne l'est pas, la fonction de reconstruction (2.1) peut être employée mais une erreur survient, nommée erreur de recouvrement spectral (*aliasing error*). Cette erreur, notée $\epsilon_A(t)$ est une fonction très naturellement définie comme la différence entre $x(t)$ et sa reconstruction par l'équation (2.1).

$$\epsilon_A(t) = x(t) - \sum_{n \in \mathbb{Z}} x\left(\frac{n}{2W}\right) \frac{\sin(2\pi Wt - \pi n)}{2\pi Wt - \pi n}$$

Le recouvrement spectral s'explique par le fait que la série des échantillons d'un signal échantillonné périodiquement est, mathématiquement, le résultat du produit du signal par un peigne de Dirac de mesure $1/\nu_e$. Or la transformée de Fourier de ce peigne de Dirac est, d'après la théorie des distributions, un autre peigne de Dirac de mesure ν_e .

Le spectre du signal reconstruit est le résultat de la convolution du spectre original par cette fonction périodique et donc recopié tous les ν_e . L'erreur de recouvrement spectrale est due à ce mélange des composantes fréquentielles supérieures à $\nu_e/2$.

En dehors du problème de mélange des composantes fréquentielles, on peut noter que toute fréquence pure échantillonnée en deçà de la fréquence de Nyquist donne lieu à une infinité de reconstructions possibles. Un exemple de ce problème est donné par la figure 2.1. Sur cette figure, le signal a une fréquence $\frac{2}{3}\nu_e$, une fois échantillonné à la fréquence ν_e plusieurs reconstructions sont possibles. En particulier la reconstruction passe-bas donnera le signal en pointillés.

²Traduits.

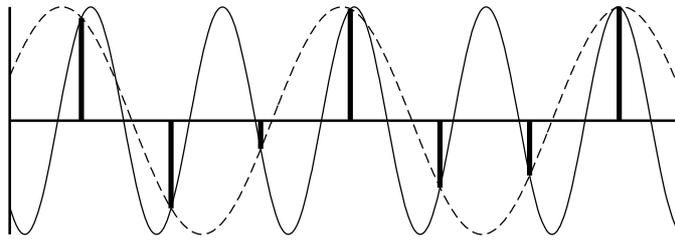


FIG. 2.1 – Fréquence pure sous échantillonnée et reconstructions possibles

2 Théorie de l'échantillonnage irrégulier

Introduction

Cette section est – très – inspirée du chapitre d'introduction à l'échantillonnage irrégulier de R.J. Martin [14] complétée par un autre article d'introduction [11] dû à A. Aldroubi.

L'importance et l'intérêt du théorème de Shannon est que les échantillons d'un signal à bande limitée contiennent toute l'information nécessaire à sa reconstruction à temps continu. Mais comme tous les bons théorèmes, celui-ci pose beaucoup plus de questions qu'il n'en résout, en effet, peu de temps après sa parution on commença à se demander si l'échantillonnage devait nécessairement être régulier et que faire lorsqu'il ne l'était pas, ou comment généraliser la notion de fréquence, ou encore comment contourner la nécessité de bande limitée.

La théorie de l'échantillonnage régulier était d'autant plus frustrante que de nombreux domaines physiques donnent naturellement naissance à des échantillons irréguliers parmi lesquels :

- La géophysique. Les échantillons sont ici de nature spatiale et non temporelle. La géophysique traite des données (résistivité électrique du sol, potentiels gravitationnel ou magnétique) qui sont collectées sur la surface de la terre aux seuls endroits où le géophysicien a accès. Ces observations tendent à être irrégulières pour cette raison.
- L'astronomie. Dans ce cas, l'observation d'une étoile par exemple est soumise à plusieurs facteurs (rotation de la terre, orbite, condition météorologiques) qui empêchent la régularité de l'échantillonnage.
- Le problème des données manquantes. Toute source de données sujette à des pertes temporaires donne naissance à un problème de données manquantes. Dans ce cas, les échantillons réguliers comportent des trous où le signal n'est plus connu.

Lorsque les échantillons sont irréguliers, le théorème de Shannon ne s'applique plus et la reconstruction du signal est soumise à des méthodes nécessitant un calcul intensif. Les outils classiques du traitement du signal comme la transformée de Fourier rapide (FFT) – utilisée pour l'estimation spectrale, la convolution et le filtrage – ne s'appliquent plus. Le problème n'est pas qu'il n'y ait pas de transformée *rapide* (DFT) mais que la transformée de Fourier discrète

appliquée à des échantillons irréguliers n'est même pas inversible. C'est ce qui rend la convolution et le filtrage si difficiles.

Nous venons de voir les inconvénients liés à l'irrégularité des échantillons mais l'échantillonnage irrégulier comporte aussi certains avantages.

Le problème fondamental de l'échantillonnage régulier est qu'on ne peut pas identifier de manière sûre des fréquences au delà de la fréquence de Nyquist. Les fréquences supérieures à cette fréquence critique sont repliées dans la bande $[-\nu_e/2, \nu_e/2]$ (ν_e est la fréquence d'échantillonnage) et ne peuvent donc pas être distinguées de celles présentes dans cet intervalle³.

Cette restriction disparaît avec l'échantillonnage irrégulier, une application de cet avantage est le DASP (Digital alias-free signal processing system) [12]. Il s'agit d'un appareil d'analyse capable d'identifier des composantes fréquentielles jusqu'à 1,2GHz, ce qui est bien plus élevé que le convertisseur analogique numérique sur lequel il repose. Ce convertisseur échantillonne à une fréquence *moyenne* de 80MHz, la limite de Nyquist imposée par le théorème de Shannon a donc été franchie d'un facteur 30.

Ce résultat spectaculaire doit être modéré par le fait que le signal ne peut pas être reconstruit à partir des échantillons du DASP. En fait il convient de bien faire la différence entre reconstruction du signal et analyse spectrale.

Reconstruction

Pour la reconstruction de signaux, on l'a vu, le théorème de Shannon ne peut pas être appliqué, mais des variantes le peuvent. En effet, des interpolations simples (passe-bas) peuvent être appliquées si la fréquence d'échantillonnage *moyenne* respecte la condition du théorème de Shannon (être le double de la fréquence maximum du signal).

D'autre part, ce qui est encore plus intéressant, si le spectre du signal (multi-bande) est contenu entièrement sur un ensemble fini d'intervalles I de mesure B , alors des méthodes de reconstructions stables existent à la condition que I soit connu et que B soit inférieur à la fréquence d'échantillonnage moyenne. I est le support spectral, et B est la bande passante ou encore la fréquence de Nyquist-Landau⁴.

Analyse/Identification spectrale

Dans le cas de l'analyse spectrale, le spectre du signal est déterminé de manière unique du spectre de ses échantillons (et ce *quelle que soit la fréquence d'échantillonnage*) à condition qu'un schéma d'échantillonnage anti-recouvrement (alias-free) soit utilisé.

Dans le cas de l'échantillonnage régulier, le spectre des observations consiste en une réplique périodique du spectre du signal ce qui donne lieu au recouvrement spectral. Dans le cas où les instants d'échantillonnage sont aléatoires, le spectre des échantillons est constitué d'une copie conforme et d'une copie tâchée (smeared) du signal. Un exemple de principe d'échantillonnage permettant le non recouvrement est l'échantillonnage de Poisson où les instants d'échantillonnage respectent une probabilité de Poisson.

³On parle de recouvrement spectral ou *aliasing*

⁴Landau ayant été l'auteur de la preuve formelle.

D'après ce qui vient d'être dit, la théorie de l'échantillonnage irrégulier impose les limites suivantes dans le cas du DASP :

- il peut être capable d'identifier de manière non ambiguë des fréquences jusqu'à 1,2GHz mais pas au delà,
- il peut permettre la reconstruction d'un signal multi-bande de fréquence maximum 1,2GHz, à condition que son support spectral⁵ soit limité à 40MHz (La moitié de la fréquence de Nyquist-Landau).

Ceci ne veut pas dire que le DASP est capable d'atteindre ces performances, ce ne sont que les limites théoriques. En effet, supposons que le signal respecte la condition de Nyquist-Landau. Les techniques de reconstructions passe bas ne pourront pas être appliquées car le signal comporte des composantes supérieures à la moitié de la fréquence d'échantillonnage moyenne.

Les techniques de reconstruction multi-bandes restent elles aussi inutiles jusqu'à ce que le support spectral I soit déterminé. En théorie, d'après ce qui précède, le support spectral I pourrait être déterminé grâce à des méthodes d'estimation spectrales, puis, ayant déterminé I , le signal reconstruit à l'aide des techniques de reconstruction multi-bandes. Pratiquement, l'estimation spectrale est très difficile. Bien qu'un schéma d'échantillonnage exempt de recouvrement spectral permette l'identification des composantes fréquentielles, le spectre observé est tâché si bien que seuls les composantes les plus fortes sont détectables. D'où des limites pratiques inférieures aux limites théoriques.

2.1 Théorème d'échantillonnage généralisé de Kramer

Le théorème d'échantillonnage de Shannon repose intégralement sur la transformée de Fourier. La transformée de Fourier nécessite elle un noyau orthogonal particulier : les exponentielles complexes.

Le théorème d'échantillonnage de Kramer généralise le principe de la transformée de Fourier à toute transformée basée sur un noyau orthogonal quelconque K (appelée K -transformée) qui satisfait des conditions homologues à celles imposées par Shannon et aboutit à une généralisation du résultat de Shannon : un signal est parfaitement défini par ses ordonnées prises à des instants non réguliers donnés (mais pas quelconques). La notion de régularité des échantillons imposée par Shannon est rendue obsolète.

- Le théorème d'échantillonnage généralisé repose sur les points suivants :
- un signal dont la transformée par le noyau K a un support limité I .

$$x(t) = \int_I X(\nu)K(\nu, t)\rho(\nu) d\nu$$

- avec un noyau $K(\nu, t)$ et une fonction de poids positive $\rho(\nu)$,
- un sous ensemble $\{t_n\}$ comptable de \mathbb{R} tel que les $K(\nu, t_n)$ soient des fonctions orthogonales de ν dans I , à savoir :

$$\int_I K(\nu, t_m)^* K(\nu, t_n)\rho(\nu) d\nu = 0 \quad (m \neq n)$$

- ce qui revient à dire que $\{K(t_n)\}$ est une base orthogonale pour $L^2(I)$,
- une expansion $X(\nu)$, combinaison linéaire des $K(\nu, t_n)$.
- Le théorème d'échantillonnage généralisé de Kramer [14, 18, 22] assure que :

⁵Nous ne parlons ici que des fréquences positives

si $X(\nu)$ est nul en dehors de I (La transformée est à support borné) alors le signal $x(t)$ peut être reconstruit à partir de ses échantillons $x_n = x(t_n)$ par :

$$x(t) = \sum_{t_n} x_n \frac{\int_I K(\nu, t) K(\nu, t_n)^* \rho(\nu) d\nu}{\int_I |K(\nu, t_n)|^2 \rho(\nu) d\nu} \quad (2.2)$$

Ce théorème est bien une généralisation de celui de Shannon, en effet pour obtenir le théorème de Shannon depuis (2.2) il suffit de poser :

$$K(\nu, t) = e^{2i\pi\nu t}, \quad \rho(\nu) = \frac{1}{2W}, \quad I = [-W, W], \quad t_n = \frac{n}{2W}$$

D'autres transformées découlent de ce théorème telles que les transformées de Hankel (ou Bessel), Legendre ou Chebyshev (voir par exemple [19, 18]) ou encore basées sur les ondelettes [18] ou les polynômes [15].

Remarque

D'une manière générale, tout noyau respectant les conditions du théorème de Kramer impose un ensemble d'instants d'échantillonnage ou ensemble d'échantillonnage $\{t_n\}$ permettant la reconstruction du signal en tout point de \mathbb{R} . L'inverse n'est pas nécessairement vrai.

Supposons qu'un système génère des échantillons à temps irrégulier arbitraire. La reconstruction du signal à partir de ces échantillons ne sera possible que si l'on peut trouver un noyau K tel que $K(t_n)$ forme une base orthogonale pour tous les instants d'échantillonnages. Comme le fait remarquer A. Zayed [21], choisir le noyau et les instants d'échantillonnage qui satisfont les conditions de Kramer est en aucune manière évidente. Si, de plus, les instants d'échantillonnages sont déterminés par le signal lui-même, le problème n'admet pas toujours une solution.

En d'autres termes, le théorème d'échantillonnage de Kramer a fait tomber la limite de régularité des échantillons mais l'irrégularité qu'il apporte n'est pas quelconque.

2.2 Développements autour du théorème d'échantillonnage de Kramer

La possibilité de reconstruction d'un signal à partir de ses échantillons irréguliers étant démontrée, les développements de la théorie de l'échantillonnage irrégulier peuvent s'appuyer sur une base solide et suivre les voies similaires à celle de la théorie de l'échantillonnage classique.

K-transformée

L'homologue de la transformée de Fourier s'appelle la K-transformée, en particulier, la K-transformée discrète (DKT) s'écrit :

$$X(\nu) = \sum_{t_n} x(t_n) \frac{K(\nu, t_n)^*}{k(t_n)}$$

Où

$$k(t_n) = \int_I |K(\nu, t_n)|^2 \rho(\nu) d\nu$$

Partant de la K-transformée, les outils classiques du traitement du signal ont été dérivés, en particulier l'égalité de Plancherel :

$$\langle X, Y \rangle = \langle x, y \rangle$$

Où $\langle \cdot, \cdot \rangle$ est le produit scalaire et les lettres majuscules représentent les K-transformées des minuscules.

Enfin des outils tels que la convolution sont définis de manière homologue à leurs contreparties classiques tels que la K-convolution définie comme la multiplication dans l'espace dual des K-transformées :

$$f \overset{t}{*} g = \int F(\nu)G(\nu)K(\nu, t)\rho(\nu) d\nu$$

Muni d'un produit de convolution, des outils tels que le filtrage et la détection peuvent être développés *directement* sur des échantillons irréguliers.

2.3 Reconstruction d'un signal à partir de ses échantillons irréguliers.

Le théorème de Kramer permet la reconstruction d'un signal à partir de ses échantillons irrégulier à la condition que l'irrégularité des échantillons puisse s'accommoder des conditions de ce théorème⁶. La réalité, dans le cas de la reconstruction à partir des échantillons, est qu'on est confronté au problème inverse : les échantillons sont arbitraires, comment reconstruire le signal ?

Reconstruction par le noyau sinc

Tout signal échantillonné à bande limitée W peut s'écrire sous la forme d'une combinaison linéaire des fonctions $\sin(2\pi W(t - \tau_n))/2\pi W(t - \tau_n)$ où les τ_n sont arbitraires (et ne sont *pas* nécessairement les instants d'échantillonnage). Le problème est que le nombre des échantillons t_n étant limité, il y a une infinité de reconstructions possibles de la forme

$$x(t) = \sum_n \xi_n \frac{\sin(2\pi W(t - \tau_n))}{2\pi W(t - \tau_n)}$$

qui obéissent à la condition

$$x(t_n) = x_n$$

Se pose alors le problème du choix des τ_n en fonction des instants d'échantillonnage réels t_n .

Il a été montré (voir [14] et ses références) que la solution qui minimise l'énergie⁷ de la fonction reconstruite $x(t)$ (et qu'on considère être la "bonne" solution) est de prendre les sinus cardinaux centrés sur les points d'observation à savoir $\tau_n = t_n$.

⁶En particulier, toutes les fonctions engendrées par le noyau doivent s'annuler à tous les instants d'échantillonnage, sauf un.

⁷Qui minimise $\int |x(t)|^2 dt$

Ainsi, la reconstruction d'un signal à partir de ses échantillons irréguliers est homologue à l'approche traditionnelle. Pourtant cette technique est difficilement applicable au cas réel. En effet, une inversion de matrice est nécessaire pour obtenir les coefficients ξ_n , or la matrice formée par les x_n n'est pas nécessairement inversible. Même si des recherches ont été effectuées pour circonvenir ce problème, la reconstruction d'un signal par le noyau sinc n'est pas évidente.

Reconstruction passe-bas (low-pass)

L'idée de cet algorithme est de résoudre le problème en décrétant que les échantillons répondent à un modèle donné et en minimisant l'erreur entre les échantillons et le modèle au sens des moindres carrés.

Le modèle choisi pour l'estimation est posé par :

$$x(t_n) = \sum_{m=1}^M \lambda_m e^{2i\pi\nu_m t_n} \quad (1 \leq n \leq N) \quad (2.3)$$

Encore une fois, on considère le signal comme une combinaison linéaire des exponentielles complexes. Les ν_m sont des fréquences que l'on choisit régulièrement réparties, espacées de $1/T$, T étant la durée de l'échantillonnage.

Pour permettre l'identification correcte, un système sur-dimensionné est nécessaire, il faut donc que $N > M$ d'autres conditions sur M imposent que la fréquence d'échantillonnage moyenne soit supérieure à $2W$ (voir pour une démonstration de tout ceci [14] p. 33).

Le système étant sur-dimensionné, une résolution au sens des moindres carrés permet de trouver les "moins mauvais" λ_m qui satisfont les conditions de l'équation 2.3. Plus mathématiquement, on a :

$$\lambda = A^{-1} b$$

avec:

$$A_{k,l} = \sum_{n=1}^N e^{2i\pi(l-k)\Delta_\nu t_n}$$

$$b_k = \sum_{n=1}^N x_n e^{-2i\pi\Delta_\nu t_n}$$

Où $\Delta_\nu = 1/T$

La résolution au sens des moindres carrés étant effectuée pour les échantillons dont on dispose, le calcul des λ_m est possible et l'équation 2.3 peut s'appliquer pour tout point de \mathbb{R} selon :

$$x(t) = \sum_{m=1}^M \lambda_m e^{2i\pi\nu_m t}$$

Autres types de reconstruction

La théorie de l'échantillonnage irrégulier, bien que jeune, a donné lieu à un grand nombre de méthode de reconstruction que nous n'aborderons pas ici en détail. Marvasti [23] donne un bon survol de ces techniques, comme la reconstruction par les splines par exemple.

Admissibilité des ensembles d'échantillonnage

Dans tout ce qui précède, il a été dit⁸ qu'une fréquence d'échantillonnage moyenne au moins supérieure à $2W$ était une condition *sine qua non* à la reconstruction du signal. Cependant cette condition nécessaire n'est pas suffisante.

La question de l'admissibilité de l'ensemble d'échantillonnage repose sur le fait que la transformée de Fourier $X(\nu)$ du signal doit être intégralement supportée par l'espace engendré par les fonctions $e^{2i\pi\nu t_n}$ pour permettre la reconstruction.

Longtemps s'est posée la question de considérer l'échantillonnage irrégulier comme une perturbation de l'échantillonnage régulier, à la manière d'une horloge possédant une plus ou moins forte gigue. Un résultat important de Kadec [16, 11] est d'avoir prouvé que les échantillons permettaient la reconstruction du signal à la condition que cette gigue soit inférieure au quart de la période d'échantillonnage⁹.

Ainsi pour Kadec, l'ensemble d'échantillonnage $t_n \in \mathbb{R} : |t_n - n| < 1/4 \forall n \in \mathbb{Z}$ n'est qu'une perturbation de \mathbb{Z} .

D'après Aldroubi [11] citant les travaux de Beurling et Landau, pour la reconstruction stable et exacte d'un signal à bande limitée à partir de ses échantillons, il est suffisant que la densité de Beurling

$$D(X) = \lim_{r \rightarrow \infty} \inf_{y \in \mathbb{R}} \frac{\text{cardinal}[X \cap (y + [0, r])] }{r}$$

soit supérieure à 1. Ceci revient à dire que le nombre d'échantillons par unité de temps doit être supérieur à 1, même pour le cas le plus défavorable.

Alors que le résultat de Kadec, considérant l'échantillonnage irrégulier comme une perturbation de l'échantillonnage régulier repose sur la notion mathématique de bases de Riesz, la théorie plus générale reposant sur la densité de Beurling s'appuie elle sur la notion de cadres Hilbertiens (Hilbert frames ou simplement frames), plus générale et dont les bases de Riesz sont un cas particulier. Le lecteur est renvoyé à [11] pour une revue complète et étayée de cette théorie.

On peut cependant noter qu'il ne s'agit là que de nouvelles limites théoriques et que, pratiquement, chaque algorithme de reconstruction impose des limites différentes sur l'ensemble d'échantillonnage.

Plus important encore, toutes ces limites imposées à l'ensemble d'échantillonnage ne permettent que la reconstruction *a posteriori* du signal. Plus concrètement, l'interpolation en ligne d'échantillons irréguliers en échantillons régulier impose d'autres limites aux instants d'échantillonnage.

2.4 Conclusion sur l'échantillonnage irrégulier

Les travaux résumés dans cette section ont fait la preuve formelle qu'un signal peut être reconstruit à partir de ses échantillons irréguliers.

Les méthodes de reconstructions sont cependant plus complexes et nécessitent parfois un traitement hors-ligne.

⁸Et parfois démontré

⁹Kadec a montré que sous cette condition, les $e^{2i\pi t_n \nu}$ étaient l'image d'une base orthonormale par un opérateur *invertible* et *borné*. L'orthonormalité et l'inversibilité sont donc garantes de la possibilité de la reconstruction. En termes plus mathématiques, l'ensemble $e^{2i\pi\nu t_n}$, $n \in \mathbb{Z}$ forme une base de Riesz de $L^2(-1/2, 1/2)$.

3 Quantification

Introduction

La quantification est une règle de correspondance entre le nombre infini des valeurs possibles du signal continu et un nombre fini de valeurs discrètes. Cette opération, en tant qu'opérateur d'arrondi, entraîne nécessairement une perte d'information appelée distorsion ou bruit de quantification. Le cas de la quantification uniforme est illustré par la figure 2.2

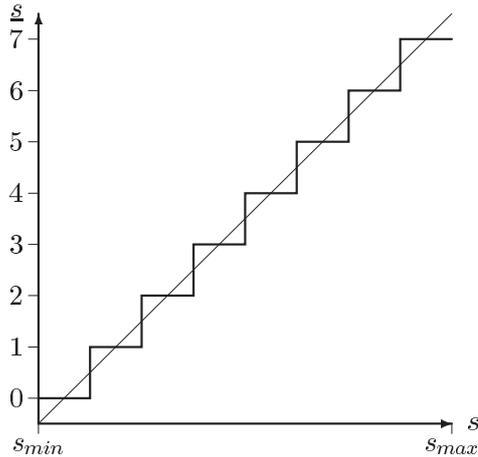


FIG. 2.2 – Quantification uniforme

Cette erreur intrinsèque limite la fidélité de toute tentative de reconstruction du signal.

À des fins de comparaison, il est nécessaire de mesurer cette fidélité. C'est le rôle d'un critère de similarité.

3.1 Critères de fidélité

On définit la fidélité de la conversion par un ou plusieurs critères de similarité entre un signal analogique s ou \hat{s}_a et sa fonction numérique associée s_n . On peut définir également la fidélité de la chaîne complète conversion analogique numérique et numérique analogique. Cette dernière correspond à une valeur quantifiant la similarité d'un signal analogique s avec ce même signal \hat{s}_a reconstruit à partir de ses échantillons.

Tout critère de fidélité doit satisfaire à la définition d'une distance au sens mathématique à savoir :

1. $\forall(x, y) \quad D(x, y) = 0 \Leftrightarrow x = y$
2. $\forall(x, y) \quad D(x, y) = D(y, x)$
3. $\forall(x, y, z) \quad D(x, z) \leq D(x, y) + D(y, z)$

En l'occurrence, le rapport signal sur bruit de quantification répond à cette condition.

3.2 Rapport signal sur bruit de quantification

Le rapport signal sur bruit de quantification dépend directement du signal, cependant il est possible de quantifier ce rapport de manière générale en faisant quelques hypothèses sur la nature statistique du signal considéré.

Pour commencer, il est nécessaire de modéliser l'opération de quantification par l'adjonction au signal d'un bruit aléatoire.

Modélisation du bruit de quantification

La différence

$$q(t) = \underline{s}(t) - s(t)$$

définit le bruit de quantification.

La figure 2.3 illustre la distorsion engendrée par la loi de quantification uniforme.

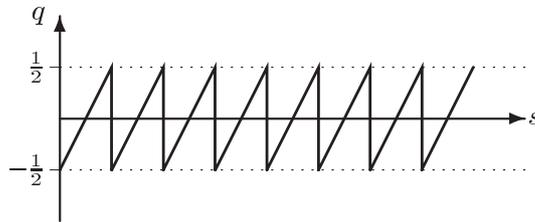


FIG. 2.3 – Bruit de quantification (Quantification uniforme)

Lorsque le signal $s(t)$ est aléatoire, on modélise le signal quantifié comme résultant de la somme de $s(t)$ et d'une grandeur aléatoire (fig. 2.4).

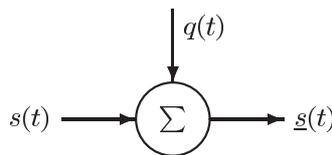


FIG. 2.4 – Modélisation de la quantification

Ayant modélisé l'opération de quantification comme l'adjonction d'un bruit aléatoire, la fidélité de la représentation numérique d'un signal peut être qualifiée par son rapport signal sur bruit.

Pour déterminer le rapport signal sur bruit de l'opération de quantification, certaines hypothèses doivent être faites sur la forme aléatoire du bruit de quantification. En l'occurrence, le bruit de quantification est souvent défini comme un signal aléatoire de densité de probabilité uniforme entre $-\Delta/2$ et $\Delta/2$, Δ étant le pas de quantification. Cette hypothèse, conforme aux résultats pratiques (cf. [10] p. 322), est la base de tout ce qui suit.

Variance du bruit de quantification

La variance σ_q^2 d'une variable aléatoire à densité de probabilité uniforme entre $-\Delta/2$ et $\Delta/2$ se définit par :

$$\sigma_q^2 = \int_{-\Delta/2}^{\Delta/2} \frac{q^2}{\Delta} dq = \frac{\Delta^2}{12} \quad (2.4)$$

Rapport signal sur bruit

Le rapport signal sur bruit se définit par le rapport des puissances du signal et du bruit de quantification, et donc homologue au rapport des variances, soit :

$$SNR_{dB} = 10 \log \left(\frac{\sigma_s^2}{\sigma_q^2} \right)$$

Et donc, par l'équation 2.4 :

$$SNR_{dB} \approx 20 \log \left(\frac{\sigma_s}{\Delta} \right) + 10,8 \quad (2.5)$$

Si, la plage de conversion V est décomposée en 2^n intervalles de largeur Δ , en posant $\Delta = V/2^n$, l'équation 2.5 devient :

$$\begin{aligned} SNR_{dB} &\approx 20 \log \left(\frac{\sigma_s 2^n}{V} \right) + 10,8 \\ &\approx 6,02n + 10,8 + 20 \log \left(\frac{\sigma_s}{V} \right) \end{aligned} \quad (2.6)$$

Ainsi, pour une quantification uniforme sur n bits, le rapport signal sur bruit de quantification mesuré en décibels varie linéairement avec n et augmente d'environ 6 dB pour chaque bit supplémentaire. Ce rapport est fonction de la variance du signal d'entrée.

Cas d'un signal à probabilité uniforme

La variance d'un signal équiprobable sur une plage de conversion V est

$$\sigma_s^2 = \frac{V^2}{12}$$

d'après l'équation 2.6 où les termes constants s'annulent dans ce cas, on a :

$$SNR_{dB} \approx 6.02n$$

Ce résultat est souvent cité sans faire allusion aux conditions particulières pour lesquelles il est obtenu, en pratique il est rare d'avoir affaire à des signaux uniformément distribués.

Cas d'un signal aléatoire gaussien

Dans ce cas, tout dépend du rapport entre la plage de conversion V et l'écart type de la gaussienne. Ainsi, pour $V/\sigma_s = 8$, on a

$$SNR_{dB} \approx 6.02n - 7.27$$

ce rapport vaudra

$$SNR_{dB} \approx 6.02n - 4.76$$

pour $V/\sigma_s = 6$.

Cas d'une sinusoïde

L'écart type d'un signal sinusoïdal d'amplitude crête à crête V est

$$\sigma_s = \frac{V}{2\sqrt{2}}$$

dans ces conditions on a :

$$SNR_{dB} \approx 6.02n + 1,77$$

4 Architectures classiques de convertisseurs analogiques numériques

4.1 Convertisseurs à rampes

La figure 2.5 représente l'architecture d'un convertisseur à rampes.

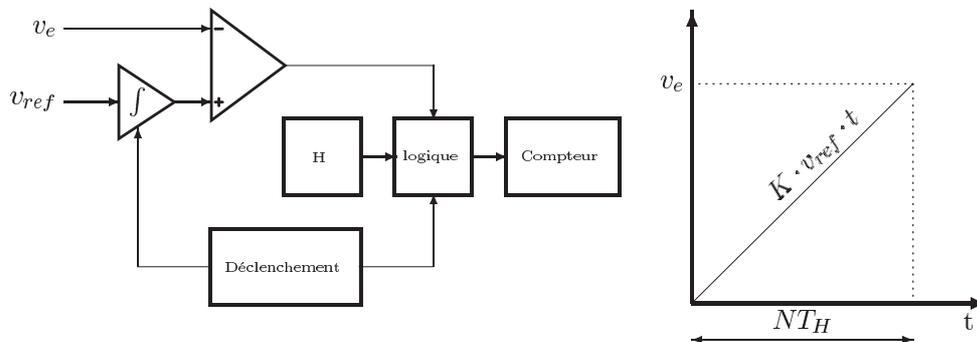


FIG. 2.5 – Convertisseur à rampe

Le signal étant échantillonné puis bloqué, la quantification est réalisée de la manière suivante.

Le compteur et l'intégrateur sont initialisés à zéro. La tension de référence v_{ref} est intégrée en même temps que le compteur est incrémenté à chaque cycle de l'horloge H.

Lorsque la tension de sortie de l'intégrateur dépasse la tension d'entrée v_e , le comparateur bascule et permet l'arrêt du compteur.

Connaissant la constante d'intégration K et la valeur N du compteur en fin de conversion, on peut déduire la valeur quantifiée $\underline{v_e}$ par :

$$\underline{v_e} = K v_{ref} N T_H$$

4.2 Convertisseurs à Approximations Successives

La conversion à approximations successives est une méthode de quantification par recherche dichotomique. Le schéma de principe de cette architecture est présenté figure 4.2

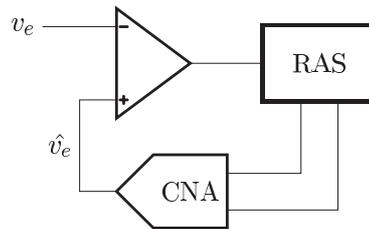


FIG. 2.6 – Convertisseur à approximations successives

Les convertisseurs à approximations successives reposent sur une boucle asservie sur la valeur du signal. Le registre à approximations successives (RAS) joue le rôle d'un estimateur de la valeur du signal. Le comparateur permet de détecter si cette valeur estimée est supérieure ou inférieure à la valeur réelle du signal.

Le signal, échantillonné et bloqué est d'abord comparé à la valeur analogique du bit de poids fort. Suivant le résultat de la comparaison, celui-ci est conservé à un ou passé à zéro. La même opération est effectuée successivement pour chacun des bits suivants jusqu'au LSB.

Un cycle complet est représenté par la figure 2.7.

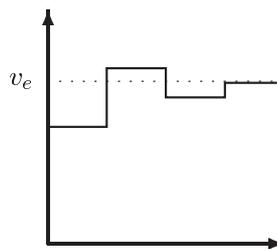


FIG. 2.7 – Cycles de comparaison pour un CAS 4 bits

4.3 Convertisseurs Flash

Cette classe de convertisseurs effectue la comparaison simultanée du signal à $2^n - 1$ valeurs de référence. Le schéma de principe d'un convertisseur flash est donné par la figure 2.8.

Le principal avantage de cette architecture est sa rapidité due à sa conception parallèle. En contrepartie, la taille et la consommation des $2^n - 1$ comparateurs et les erreurs de linéarité du réseau de 2^n résistances contraignent ce type de circuits aux faibles résolutions ($n \leq 8$).

4.4 Convertisseurs Sigma-Delta

Ce type de convertisseur utilise les techniques de sur-échantillonnage et de mise en forme du bruit de quantification pour atteindre des résolutions supérieures à leur résolution réelle. Pour cette raison, le principe de fonctionnement

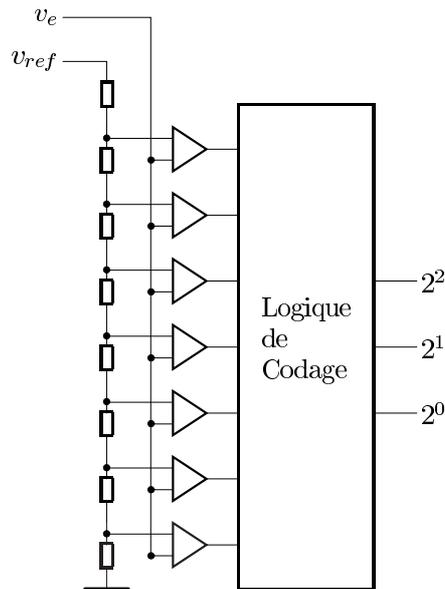


FIG. 2.8 – Convertisseur Flash 3 bits

d'un convertisseur Sigma-Delta ne s'explique bien que dans le domaine fréquentiel.

Le schéma d'un convertisseur Sigma-Delta d'ordre 1 est présenté figure 2.9

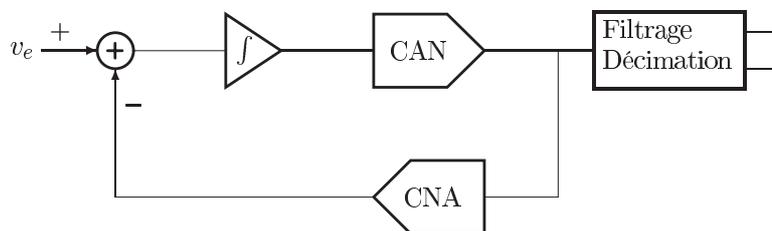


FIG. 2.9 – Architecture Sigma-Delta (ordre 1)

Conformément à la section 3.2 plus haut dans ce chapitre, le convertisseur analogique numérique est fréquemment modélisé par l'adjonction d'un bruit $q(t)$ au signal. L'architecture Sigma-Delta modélisée dans le domaine échantillonné est représentée par la figure 2.10.

D'après cette modélisation, on obtient l'équation :

$$y_n = x_{n-1} + q_n - q_{n-1}$$

Ou, par transformée en z :

$$Y(z) = X(z)z^{-1} + Q(z)(1 - z^{-1})$$

On constate que si le signal $x(t)$ est simplement retardé, le bruit $q(t)$ est mis en

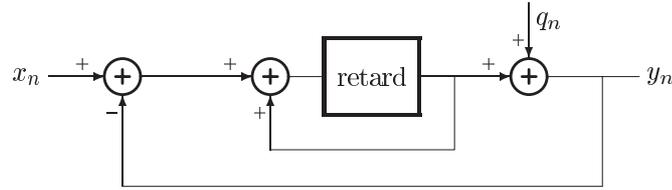


FIG. 2.10 – Modélisation du modulateur Sigma-Delta

forme par la fonction de transfert

$$H(z) = 1 - z^{-1}$$

soit, en posant $z = e^{2i\pi\nu/\nu_e}$:

$$H(\nu) = 1 - e^{-2i\pi\nu/\nu_e}$$

et enfin :

$$|H(\nu)| = 2 \left| \sin \left(\frac{\pi\nu}{\nu_e} \right) \right|$$

On constate que le bruit de quantification est mis en forme par un filtre passe haut du premier ordre dont la représentation fréquentielle est présentée par la figure 2.11.

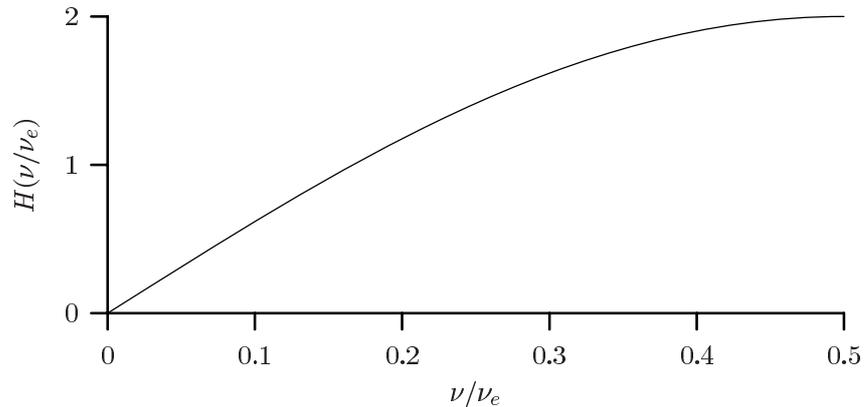


FIG. 2.11 – Mise en forme du bruit de quantification

L'intérêt de cette mise en forme du bruit ne s'exprime clairement que lorsque le signal est sur-échantillonné.

Soit ν_{max} la fréquence maximum du signal, on définit le facteur de sur-échantillonnage K par :

$$K = \frac{\nu_e}{2\nu_{max}}$$

Si l'on suppose que le bruit de quantification est un bruit blanc, sa densité spectrale est uniforme et égale à $\Delta^2/12\nu_e$ (déduite de l'équation 2.4). Grâce à la réjection du bruit de quantification en haute fréquence, une grande partie de

la puissance de ce bruit sera éliminée par le filtre numérique du convertisseur et seule une faible partie restera en bande utile. La figure 2.12 illustre ce principe.

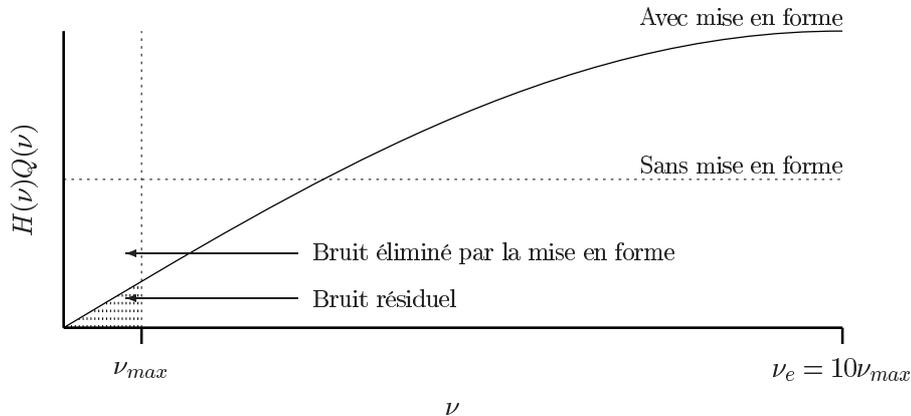


FIG. 2.12 – Bruit de quantification dans la bande de base ($K = 5$)

Le bruit de quantification étant fortement réduit dans la bande utile et éliminé par le filtre passe bas en dehors de cette bande, le rapport signal sur bruit augmente, permettant le calcul de la valeur du signal à une plus grande résolution que celle du convertisseur analogique numérique et numérique analogique internes.

4.5 Convertisseurs DPCM et ADPCM

Les convertisseurs DPCM¹⁰ et ADPCM¹¹ représentent une classe de convertisseurs rapides mais soumis à une erreur de conversion.

Convertisseurs DPCM

Les convertisseurs DPCM sont conçus pour exploiter la grande redondance entre deux échantillons successifs présente dans certains signaux tels que les signaux sonores.

L'analyse statistique de tels signaux montre en effet que la valeur d'un échantillon a une forte probabilité d'être proche de celle de l'échantillon précédent (cf. Annexe A).

Pour exploiter cette propriété statistique, un convertisseur DPCM effectue une recherche du signal aux alentours de la valeur de l'échantillon précédent. L'architecture d'un convertisseur DPCM ne diffère de celle d'un convertisseur à approximations successives que par l'algorithme de recherche du signal. Le registre à approximations successives du CAS est remplacé dans le convertisseur DPCM par un compteur/décompteur. La conversion DPCM est donc une méthode de quantification locale. Le schéma de principe de cette architecture est présenté par la figure 2.13.

¹⁰Delta Pulse Code Modulator

¹¹Adaptative Delta Pulse Code Modulator

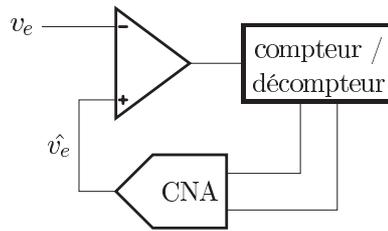


FIG. 2.13 – Convertisseur Delta Pulse Code Modulator

La régularité temporelle des échantillons nécessite qu'un nouvel échantillon soit produit tous les k cycles élémentaires.

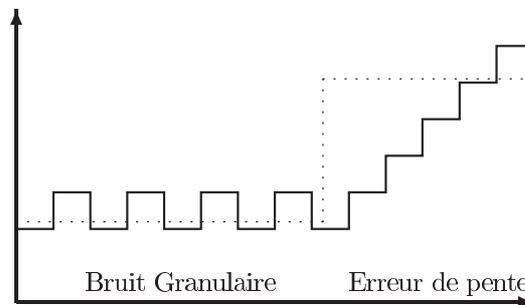
Pour que la conversion soit sans erreur, la valeur de k doit être égale à la valeur de la plus grande différence possible entre deux échantillons successifs, soit $2^n - 1$ pour une conversion sur n bits.

La valeur de k est cependant sous dimensionnée par rapport à cette valeur maximale dans le but d'augmenter la rapidité de conversion. Il y a donc risque d'erreur de conversion avec cette classe de convertisseurs.

Erreurs de conversion

Cette architecture de conversion est soumise à deux types d'erreurs de conversion, d'une part une erreur de pente étant donné le faible gain de la boucle et d'autre part l'apparition d'un bruit granulaire : des oscillations d'une unité autour de la valeur du signal.

Ces deux erreurs sont illustrées par la figure 2.14 pour $k = 1$.

FIG. 2.14 – Bruit granulaire et erreur de pente pour les convertisseurs DPCM ($k = 1$)

Le manque de gain de la boucle pour les faibles valeurs de k peut entraîner des erreurs de conversion potentiellement grandes. La probabilité qu'une grande erreur apparaisse est cependant faible étant donné les propriétés statistiques des signaux sonores pour lesquels ce type d'architecture a été conçu¹².

¹²Voir à ce sujet la répartition statistique des écarts entre deux échantillons de signaux sonores : § 1.2, 2.2 et 3.2 de l'annexe A

Pour tenter de réduire l'erreur de conversion liée à l'erreur de pente, une optimisation de l'algorithme de recherche a été envisagée sous la forme d'algorithmes adaptatifs : les convertisseurs ADPCM

Convertisseurs ADPCM

Le principe de l'Adaptative DPCM est de prendre en compte les erreurs de conversion passées pour augmenter le gain de la boucle. Ceci permet une meilleure adaptation aux grandes variations du signal.

Plusieurs algorithmes adaptatifs ont été envisagés dans ce but. Les convertisseurs ADPCM représentent donc une famille de convertisseurs adaptatifs à quantification locale.

Un exemple d'algorithme adaptatif est de doubler le pas de l'incrément du compteur tant que l'erreur de pente subsiste. Ceci permet d'augmenter le gain de la boucle de manière importante, cependant la résolution de la conversion est ici divisée par deux à chaque cycle. La réduction de l'erreur de pente se fait donc au détriment de la résolution de la conversion.

Les architectures ADPCM restent par ailleurs soumises à l'erreur de bruit granulaire.

Conclusion sur les architectures DPCM et ADPCM

Les architectures (A)DPCM permettent un gain de rapidité de conversion. Ce gain s'explique par une architecture conçue pour exploiter la redondance entre deux échantillons successifs présente dans une certaine classe de signaux. Ce gain de rapidité est obtenu au détriment d'une erreur possible dans la quantification des échantillons.

5 Conclusion

Dans ce chapitre, les théories de l'échantillonnage régulier et irrégulier ont été présentées. Ces théories permettent de formaliser le rapport entre un signal et la série de ses valeurs prélevées à des instants donnés.

La modélisation et la valeur de l'erreur d'arrondi qui apparaît lorsque les valeurs réelles du signal sont numérisées a été abordée.

Les principales architectures de conversion ont ensuite été brièvement présentées.

Le chapitre suivant est une introduction aux travaux développés en marge du domaine de la conversion analogique numérique classique.

Chapitre 3

Conversion Analogique Numérique “asynchrone”

Introduction

Ce chapitre présente trois réalisations en marge de la conversion analogique numérique classique.

La première section présente l’apport de la logique asynchrone en tant qu’amélioration fonctionnelle d’une architecture de conversion classique : les convertisseurs à approximations successives.

La deuxième section présente l’échantillonnage d’un signal basé sur la traversée de zéro (zero-crossing sampling scheme). Ce dispositif repose sur l’échantillonnage en amplitude d’un signal suivi de la quantification temporelle des échantillons.

La troisième section présente les travaux effectués sur l’échantillonnage basé sur la traversée de valeurs (level-crossing sampling scheme) qui généralise le principe précédent.

1 Towards asynchronous A-D conversion

Dans une série d’article [6, 7, 5], quatre chercheurs dans le domaine de recherche de la logique asynchrone (Kinniment, Gao, Yakovlev et Xia) se sont intéressés à l’apport de la logique asynchrone au domaine de la conversion analogique numérique.

En particulier, ils sont partis du constat que les convertisseurs analogiques numériques classiques doivent réagir en un temps fixe imparti. Ceci donne lieu à une erreur de conversion potentiellement sérieuse due à l’entrée possible du système de conversion dans un état métastable. L’exemple de convertisseur choisi pour souligner ce problème est celui d’un convertisseur à approximations successives (CAS).

1.1 Cause de l’erreur de conversion

Un des opérateurs de l’architecture de convertisseurs à approximations successives est un comparateur entre le signal et sa valeur estimée. Ce comparateur

permet de déterminer à chaque cycle si l'estimation courante du signal est inférieure ou supérieure à sa valeur réelle.

Le constat qui est tiré sur cette opération est le suivant :

- le signal d'entrée peut être infiniment proche de sa valeur estimée,
- le comparateur utilisé pour les pesées successives possède un facteur gain / bande passante fini.

Il en résulte qu'il est possible que la différence aux bornes du comparateur soit trop faible pour que celui-ci réagisse dans le temps qui lui est imparti.

Le cas échéant, la sortie du comparateur est indéfinie et ne représente pas un état logique valide, ce qui peut causer l'entrée dans un état métastable de la partie numérique du circuit. Le cours normal des opérations ne peut reprendre qu'à la sortie de cet état.

La probabilité pour un circuit de demeurer dans un état métastable décroît exponentiellement avec le temps mais n'est pas bornée.

Si les erreurs de conversion résultant de ce problème étaient confinées aux bits de moindre importance (LSB), le problème ne serait pas vraiment sérieux, mais il a été montré [5] que des erreurs sur le bit de poids fort étaient possibles. L'erreur résultante peut donc concerner un quart de la pleine échelle voir plus.

1.2 Apport de la logique asynchrone

Le problème de la conversion d'un nombre infini de valeurs en un temps fini est théoriquement insoluble. Cependant, l'approche exposée est d'assouplir les contraintes temporelles à l'aide de la logique asynchrone afin de diminuer la probabilité de l'erreur.

Contrairement à la logique traditionnelle, où le séquençage des opérations est effectué implicitement par l'horloge, la logique asynchrone a recours à une synchronisation explicite par signaux logiques.

Ce mécanisme de synchronisation explicite supprime une des principales contraintes de la logique classique : le fait que toute opération élémentaire du système logique doit s'effectuer dans le temps imparti d'une période d'horloge.

Dans le cas d'un convertisseur à approximations successives classique 4 bits, 4 cycles de comparaison ont lieu, chaque comparaison doit s'effectuer pendant la durée du cycle d'horloge. Ceci laisse quatre chances à la métastabilité de s'installer.

Le convertisseur à approximations successives proposé [5] repose sur un séquençage explicite des quatre comparaisons successives *via* une signalisation asynchrone. De cette manière, si la comparaison ne peut se faire sur une durée d'un quart du temps de conversion total, la synchronisation explicite permet d'empiéter sur la durée restante en garantissant le séquençage correct des opérations.

Dans le cas d'un CAS classique, le séquençage par l'horloge impose à chaque cycle de comparaison la contrainte temporelle de un cycle d'horloge. Grâce à la logique asynchrone, cette contrainte temporelle est décloisonnée sur l'ensemble des quatre cycles de conversion, la contrainte temporelle n'est plus que d'effectuer quatre comparaisons dans le temps de quatre cycles d'horloge.

1.3 Bénéfices de l'architecture auto-séquencee

L'assouplissement des contraintes temporelles sur l'ensemble des cycles de conversion ont de multiples bénéfices.

La probabilité d'erreur de conversion est moins grande sur l'ensemble des bits et surtout, la conversion commençant systématiquement par le bit de poids fort, le comparateur possède une durée uniquement limitée par le temps de conversion total pour se déterminer sur sa valeur. La probabilité d'erreur sur le bit de poids fort est donc plus faible que pour les autres bits de moindre importance.

D'autre part, par nature de l'algorithme dichotomique du convertisseur à approximations successives, sur l'ensemble des cycles de comparaison, un seul est critique. En dehors de ce cycle, la différence entre le signal et sa valeur estimée est relativement grande et cette fois le facteur gain / bande passante joue en la faveur de l'architecture auto-séquencee.

Ainsi, si la différence aux bornes du comparateur est assez grande, celui-ci réagit en un temps inférieur au temps de cycle de l'architecture classique¹. Le séquençement explicite par la logique asynchrone permet de démarrer le cycle suivant dès la fin du cycle en cours tirant ainsi partie du gain de temps.

1.4 Résultats

Les résultats obtenus par simulation de chacune des architectures [6, 7, 5] démontrent à la fois le gain en vitesse et en probabilité d'erreur de l'architecture auto-séquencee.

- Un CAS 4 bits classique a été réalisé et offre un taux d'erreur de conversion par échantillon de 10^{-12} pour une durée de conversion totale de 48 ns.
- Si la même contrainte de 48 ns par échantillon est imposée à l'architecture asynchrone, le taux d'erreur du CAS auto-séquencee n'est plus que de 10^{-21} .
- De la même manière, pour un taux d'erreur équivalent de 10^{-12} , la durée de conversion du CAS asynchrone n'est plus que de 42 ns.
- Enfin, dans le cas hypothétique où l'on laisse tout le temps nécessaire à la conversion (Il n'y a plus à proprement parler de durée de conversion, celle-ci pouvant être infinie), l'architecture asynchrone a une durée de conversion *moyenne* de 32,5 ns pour un taux d'erreur de 0.

Ces chiffres ne tiennent pas compte du fait que la valeur de l'erreur de conversion est statistiquement plus faible dans le cas de l'architecture auto-séquencee.

2 Échantillonnage aux passages par zéro

2.1 Situation du problème

La conversion analogique numérique classique est un processus permettant la discrétisation du temps et de l'amplitude d'un signal continu.

Il s'agit d'une des représentations possibles du signal, en effet toute base de projection orthogonale permet la conservation de l'information portée par

¹Qui est calqué sur le pire des cas.

le signal². La représentation temps/amplitude découle en fait directement du théorème de Shannon [9] mais d’après King et Phipps qui le citent [27], Shannon décrit son théorème comme *une* réponse qui satisfait aux exigences des hypothèses de départ.

À la même époque où Shannon publiait ces résultats, deux chercheurs : Licklider et Pollack [17] étudiaient l’effet de troncature d’amplitude sur l’intelligibilité de la voix. Ils étendirent ce procédé jusqu’à sa limite où toute information d’amplitude étaient enlevée du signal. Ce procédé, appelé “troncature infinie” (Infinite Clipping) est représenté par la figure 3.1.

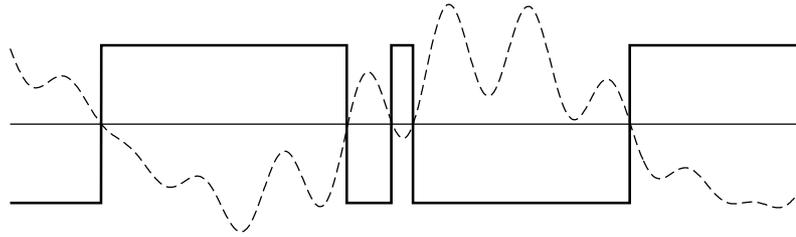


FIG. 3.1 – Représentation du signal par Troncature infinie

Ils appliquèrent ce principe à une liste de mots et les présentèrent de façon aléatoire à un auditeur et obtinrent un résultat de 97,7% d’identification correcte des mots. Ils déduirent de cette observation que la majeure partie de l’information du signal (son intelligibilité) était uniquement présente dans les passages par zéro du signal.

2.2 Formalisation du problème

Les débuts de la formalisation de la théorie du signal basée sur les zéros remontent à l’année 1958 avec Bond et Kahn [27] qui déduisirent les limites de ce modèle de représentation du signal. En particulier ils pointèrent que l’approximation n’était fiable qu’en considérant les zéros réels et complexes du signal, ces derniers, présents dans tout signal physiquement réalisable n’étant pas physiquement détectable.

N’ayant pas accès à la preuve de Bond et Kahn, nous nous sommes satisfait de la remarque suivante :

L’information portée par un signal peut être contenue dans n’importe quelle base orthogonale de dimension suffisante.

Si l’on choisit comme base orthogonale celle des polynômes, on sait qu’il est possible d’identifier tout polynôme d’ordre quelconque à partir des abscisses de ses zéros (complexes et réelles).

Ainsi, connaître l’ensemble des zéros d’une fonction polynomiale permet l’identification de ce polynôme et donc sa reconstruction en tout point.

La représentation du signal par mesure des abscisses de ses zéros semble donc être une représentation fidèle du signal. Cependant, l’impossibilité d’obtenir

²Dans la limite de l’erreur engendrée par la projection.

l'ensemble des zéros (temps limité, zéros complexes) soulignent l'impossibilité de fidélité de cette représentation.

Malgré cette limite, le succès de l'expérience de reconnaissance de mots aléatoires réalisée par Licklider et Polack démontre son utilité pratique.

2.3 Erreurs de Conversion

Supposons qu'un convertisseur analogique numérique soit construit sur le modèle de l'échantillonnage aux passages par zéro, il sera soumis à des problèmes analogues à l'échantillonnage à temps régulier, en particulier l'erreur de quantification.

Dans ce cas précis, la quantification ne représente pas la quantification de la valeur du signal mais du temps. En effet, le passage par la valeur zéro est très précisément effectué par un comparateur, l'imprécision repose sur le dispositif de datation de cet événement. Il a été montré [28] que la précision avec laquelle le signal pouvait être reconstruit dépendait intégralement de la précision temporelle de ses échantillons.

3 Échantillonnage aux passages par niveaux

3.1 Principe

Dans une série d'article [29, 28, 30], N. Sayiner décrit un convertisseur analogique numérique à mi-chemin entre l'échantillonnage de Shannon et l'échantillonnage aux passages par zéro.

Dans son mémoire de thèse [28], N. Sayiner oppose les convertisseurs à bande de base qui travaillent à faible fréquence mais nécessitent une grande dynamique de quantification et les convertisseurs sur-échantillonnés comme les convertisseurs Sigma-Delta et les convertisseurs basés sur les passages par zéro qui nécessitent une plus grande fréquence de travail pour une résolution dynamique moindre.

Il propose alors une solution de conversion intermédiaire entre les convertisseurs à bande de base et les convertisseurs à passages par zéro. Cette solution est basée sur le passage du signal par plusieurs niveaux. Cette multiplicité de niveaux permet d'assouplir la contrainte de forte précision temporelle nécessaire aux convertisseurs à passages par zéro.

3.2 Architecture du convertisseur

Le convertisseur présenté est composée d'une chaîne directe représentée par la figure 3.2.

Cette chaîne de conversion est basée sur une cellule de détection de passage sur N niveaux cadencée par une horloge haute fréquence ($\nu_{quant.}$) de l'ordre de plusieurs mégahertz. Cette cellule produit des échantillons à temps irrégulier qui servent de base à un interpolateur. L'interpolateur produit une estimation du signal d'entrée à temps régulier à une fréquence intermédiaire $\nu_{int.}$. Enfin un décimateur permet l'élimination des échantillons redondants et produit les échantillons à la fréquence de Nyquist $\nu_{Nyq.}$

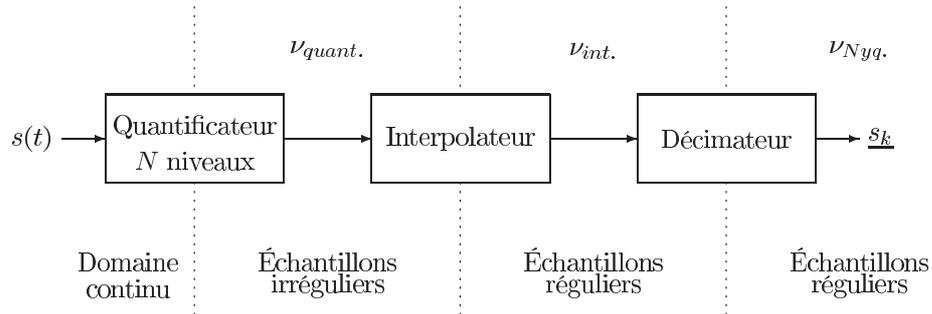


FIG. 3.2 – Architecture d’un convertisseur à passage par niveaux.

3.3 Définition de l’interpolateur

Le facteur le plus sensible pour la fidélité des échantillons est la qualité de l’interpolateur. Son rôle est la reconstruction d’échantillons réguliers à partir d’échantillons irréguliers, en ce sens, il repose sur la théorie de l’échantillonnage irrégulier présenté dans le chapitre précédent (*cf.* § 2.2.3).

L’interpolateur choisi en [28] est un interpolateur polynomial dont l’ordre est choisi en fonction du rapport signal sur bruit espéré.

Les trois paramètres suivant gouvernent la résolution du convertisseur :

- le nombre N de niveaux du quantificateur,
- la fréquence $\nu_{quant.}$ qui définit la résolution temporelle des échantillons de ce quantificateur,
- enfin, l’ordre de l’algorithme d’interpolation employé.

3.4 Résultats

Les résultats obtenus pour une telle architecture montrent qu’un compromis est possible entre rapidité et résolution d’un convertisseur.

Ainsi pour obtenir une quantification 4 kHz/14 bits, le nombre de niveaux de quantification N requis a été évalué à 64, soit 256 fois moins qu’il n’est nécessaire dans le cas régulier. Ceci se paye au prix de la résolution temporelle nécessaire ($\nu_{quant.} = 4,65$ MHz, $\nu_{int.} = 128$ kHz) et d’un ordre 2 pour l’interpolateur.

4 Conclusion

Dans ce chapitre, trois réalisations en marge de la conversion analogique numérique classique ont été présentées. Les contributions de ces architectures sont :

- la réalisation d’un convertisseur analogique numérique en logique asynchrone,
- un processus d’échantillonnage irrégulier basé sur la traversée de niveaux et la quantification temporelle.

Ces deux principes sont repris au chapitre 5 de ce travail lors de la définition de nouvelles architectures de conversion. Les architectures présentées reposent

sur un organe commun, une boucle analogique-numérique verrouillée sur l'amplitude qui fait l'objet du prochain chapitre.

Troisième partie

Developpement

Chapitre 4

Boucle analogique numérique verrouillée sur l'amplitude

Introduction

Ce chapitre présente le principe d'une boucle analogique numérique verrouillée sur l'amplitude d'un signal.

Les éléments constitutifs de cette boucle sont :

- un organe de détection d'erreur entre le signal et son estimation,
- un organe d'estimation de la valeur du signal sous la forme d'un circuit logique.

L'ensemble forme une boucle asservie permettant la quantification du signal.

Dans ce chapitre, cinq algorithmes d'estimation reposant sur deux types de détecteur sont présentés.

La boucle ainsi constituée servira de cœur aux nouvelles architectures de conversion présentées au chapitre suivant.

1 Principe de la boucle

Il s'agit d'une boucle analogique numérique asservie. Le système dispose d'une estimation de la valeur du signal, celle-ci est comparée à sa valeur réelle par l'intermédiaire d'un détecteur. Le détecteur génère un signal d'erreur lorsque ces valeurs diffèrent. Le cas échéant, un estimateur utilise ce signal d'erreur pour corriger la valeur estimée du signal.

Dans le cas de cette boucle la valeur estimée du signal est numérique. Celle-ci est convertie sous forme analogique par un convertisseur numérique analogique (CNA) pour servir de référence au détecteur. La figure 4.1 représente une telle boucle.

1.1 Détecteur

Le rôle du détecteur est de générer un signal d'erreur lorsque le signal diffère de sa valeur estimée de manière *significative*. Au sens de la conversion analogique numérique, une variation significative est définie par la résolution du convertisseur, soit la valeur analogique correspondant à un bit numérique.

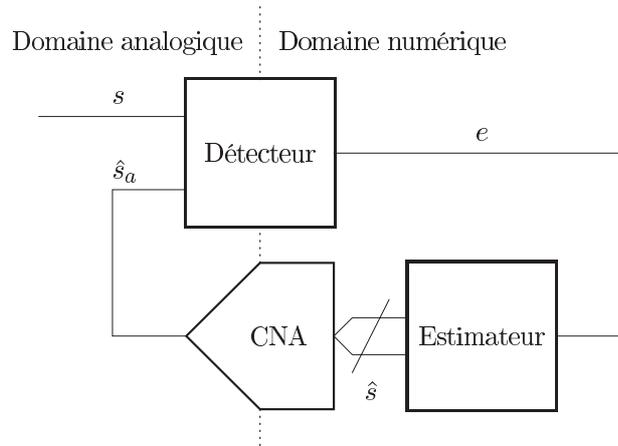


FIG. 4.1 – Boucle analogique numérique asservie sur la valeur du signal

La valeur estimée du signal est numérique, le détecteur a donc pour rôle de générer un signal d'erreur lorsque la différence entre le signal et son estimation est supérieure à la résolution du convertisseur numérique analogique de la boucle.

1.2 Estimateur

L'estimateur réagit au signal d'erreur généré par le détecteur et réactualise la valeur estimée du signal en conséquence.

1.3 Fonctionnement de la boucle

Lorsque le signal est égal à sa valeur estimée (à la résolution du détecteur près), la boucle est inactive. Lorsqu'une différence significative est détectée, la boucle commence un cycle de recherche de la valeur du signal par l'effet combiné du détecteur et de l'estimateur, jusqu'à retrouver l'état stable.

Le système peut fonctionner à temps continu ou discret. Dans le cas du temps continu, la boucle réagit en poursuite continue du signal. Dans le cas du temps discret, la boucle démarre sur un événement de synchronisation et effectue une recherche de la valeur du signal.

Les sections suivantes proposent des architectures possibles pour ce type de système en détaillant des détecteurs possibles et pour chacun des algorithmes d'estimation de la valeur du signal.

2 Détecteur à deux comparateurs

Comme nous l'avons vu plus haut, le détecteur doit générer un signal d'erreur lorsque la valeur s du signal diffère de sa valeur analogique estimée \hat{s}_a de plus de la résolution du convertisseur numérique analogique.

Le détecteur le plus simple pour cette tâche est implanté sous la forme de deux comparateurs. Chaque comparateur compare la différence entre le signal

à sa valeur estimée respectivement additionnée et soustraite de la valeur analogique d'un demi bit. Ce détecteur est représenté par la figure 4.2.

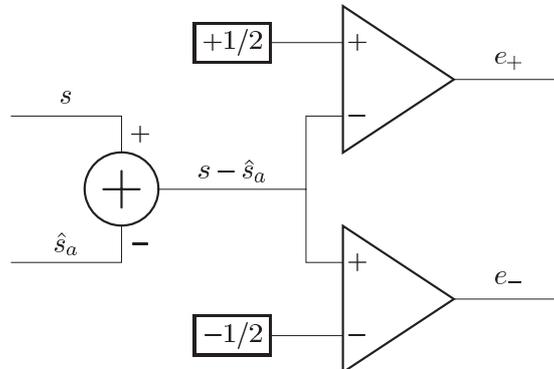


FIG. 4.2 – Détecteur à deux comparateurs

L'état des sorties des comparateurs en fonction de la différence entre s et \hat{s}_a est décrite par la figure 4.3

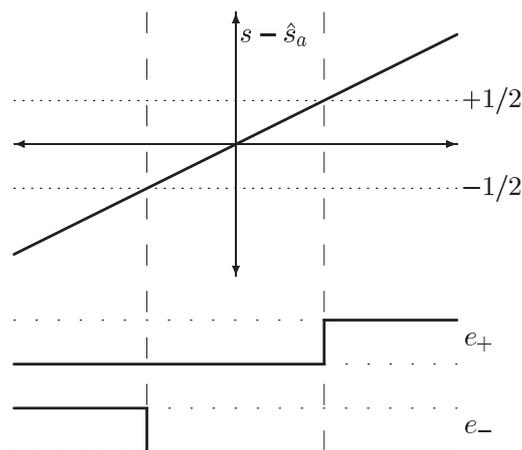


FIG. 4.3 – Fonction de transfert du détecteur

Nous disposons maintenant d'un détecteur qui génère un signal d'erreur dès que le signal diffère significativement de son estimation numérique.

Nous allons détailler dans la suite de cette section différents algorithmes d'estimation qui exploitent les données de ce type de détecteur.

2.1 Poursuite par incrément

Supposons le cas où le système est dans un état stable jusqu'à ce que le signal dépasse son estimation par valeur supérieure, le détecteur réagit par un front montant de e_+ . Sans doute, l'idée la plus directe pour corriger la valeur

estimée \hat{s} du signal est d'incrémenter cette valeur. De la même manière, un front montant sur e_- entraînera un décrement de la valeur estimée \hat{s} . Ce type d'estimateur est identique à celui des convertisseurs DPCM.

Description de l'estimateur

L'estimateur, dans ce cas, est un simple compteur décompteur dont la sortie est l'estimation numérique du signal, l'entrée *up* est connectée à e_+ et l'entrée *down* est connectée à e_- .

Boucle complète

Le fonctionnement de la boucle complète pour une transition par valeur supérieure est présentée par la figure 4.4.

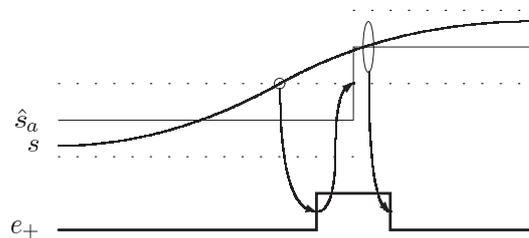


FIG. 4.4 – Poursuite par incrément : transition

- Le passage du signal s au dessus de la borne $\hat{s}_a + 1/2$ symbolisée par des pointillés déclenche un front montant de e_+ .
- Cet événement entraîne un incrément de la valeur estimée \hat{s} du signal et donc de sa contrepartie analogique \hat{s}_a .
- Le signal se retrouve de nouveau entre les bornes du détecteur, ce qui déclenche le front descendant de e_+ . L'état stable est retrouvé.

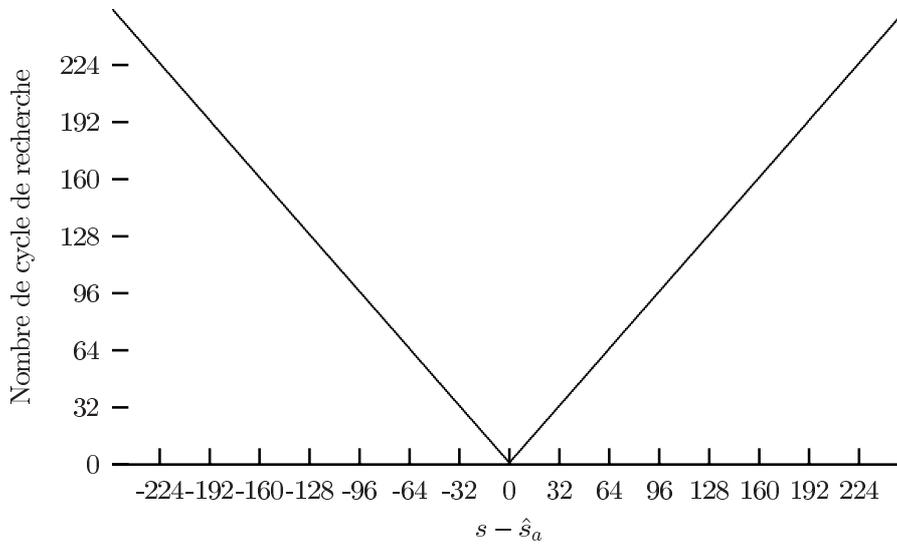
Le dépassement par valeur inférieure est évidemment similaire à celui décrit ci-dessus.

On constate que le nombre de cycles de recherche par échantillon varie linéairement en fonction de la différence entre le signal et sa valeur estimée. Le coût en terme de nombre de cycles par rapport à cette différence est représenté par la figure 4.5.

Maintenant que le principe d'une boucle analogique numérique verrouillée sur la valeur du signal a été présenté, quelques considérations techniques sont à prendre en compte avant de véritablement obtenir un convertisseur analogique numérique. Ces considérations sont présentées au chapitre 5. On peut cependant noter que lorsque le système est dans un état stable, la valeur numérique de l'estimation du signal représente bien la grandeur analogique quantifiée.

La classe de convertisseurs qui se rapproche le plus de ce type de système est certainement celle des convertisseurs DPCM.

Cependant, comme nous le verrons par la suite, les architectures de conversion proposées dans ce travail n'entraînent pas d'erreur de conversion comme c'est le cas pour les convertisseurs DPCM. En effet, le bruit granulaire est ici évité par le détecteur à deux comparateurs, l'erreur de pente est elle aussi évitée

FIG. 4.5 – $N(s - \hat{s}_a)$ [incrément]

en empêchant la production d'un échantillon tant que la valeur réelle du signal n'est pas connue.

En raison de cette erreur de conversion, l'architecture DPCM n'est pas comparable à la boucle analogique numérique verrouillée sur l'amplitude.

À des fins de comparaison, l'architecture de convertisseurs à approximations successives (CAS) a donc été choisie. Il s'agit là aussi d'une boucle analogique numérique munie d'un estimateur et d'un détecteur, de complexité électronique équivalente et sans erreur de conversion.

Avantage vis à vis des convertisseurs à approximations successives

Supposons que nous devons convertir un signal de fréquence maximale 8 kHz avec une résolution de 4 bits. D'après le théorème de Shannon sur l'échantillonnage régulier, la fréquence minimale permettant la reconstruction du signal est $2 \times 8 = 16$ kHz. D'autre part, 4 cycles sont nécessaires à un convertisseurs à approximations successives pour quantifier un signal sur 4 bits. Pour un tel signal, la fréquence de fonctionnement d'un CAS est donc de $4 \times 16 = 64$ kHz.

La figure 4.6 montre le résultat d'une simulation de chacun des systèmes. Le signal utilisé est composé de sinus modulés en amplitude. La plus haute fréquence est environ 7 kHz. Ce signal ressemble grossièrement à la voix.

La courbe du haut représente le signal. La deuxième courbe montre le signal analogique estimé \hat{s}_a de la boucle. La dernière courbe représente la sortie du convertisseur à approximations successives.

Au bas de chacune des deux dernières courbes, des impulsions représentent les instants où le système réagit : sur un front d'horloge pour le CAS et lors d'un basculement de l'un des comparateurs pour le cas de la boucle numérique.

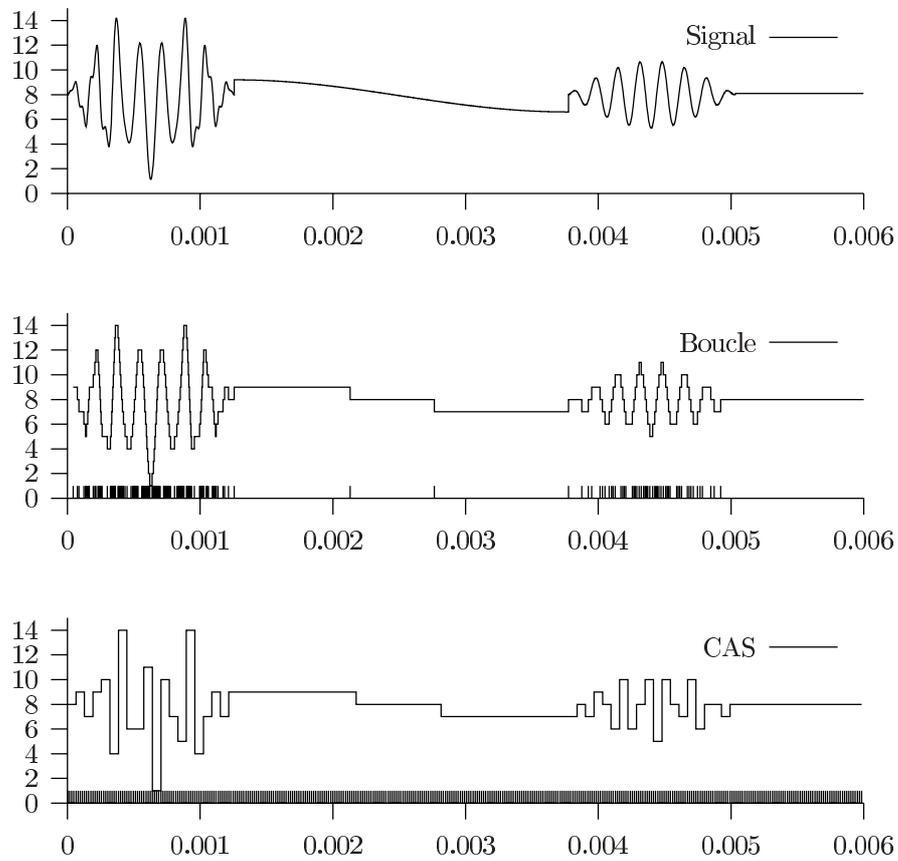


FIG. 4.6 – Comparaison des systèmes (échelle temps-amplitude)

L'analyse des impulsions au bas des courbes montre que la boucle s'adapte naturellement aux moments "calmes" du signal. Pendant ces instants, aucune consommation dynamique n'a lieu, seuls les comparateurs et le convertisseur numérique analogique consomment.

À l'inverse, le convertisseur à approximations successives continue ses cycles de comparaison à la fréquence de 64 kHz.

La figure 4.7 souligne ce fait. Elle montre le nombre de cycles cumulés de chacun des systèmes en fonction du temps pour la même simulation.

On voit que la boucle effectue une conversion analogique numérique de la même précision que le CAS avec un nombre de cycles qui varie directement en fonction du signal, en particulier de sa pente instantanée.

La consommation dynamique en technologie CMOS est directement liée au nombre de cycles effectués par un système. Cet exemple nous montre qu'un système de conversion analogique numérique basé sur cette boucle a une consommation dynamique directement liée au comportement du signal. Les signaux

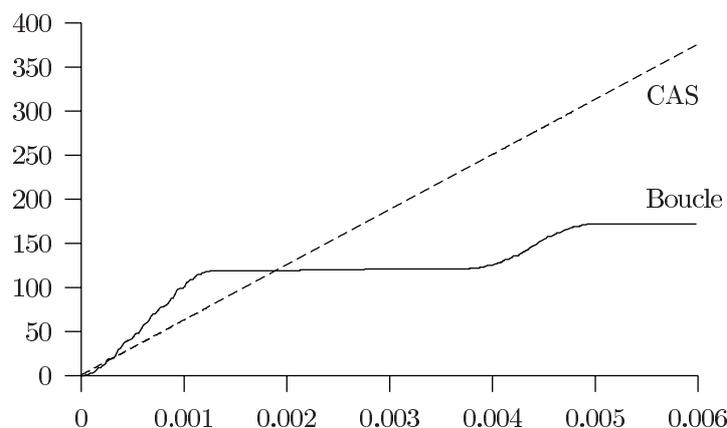


FIG. 4.7 – Comparaison du nombre de cycles cumulés au cours du temps

possédant des périodes de repos, tels que les silences pour un signal de parole, sont de bons exemples où un convertisseur basé sur cette boucle à une consommation dynamique moins grande que celle des CAS.

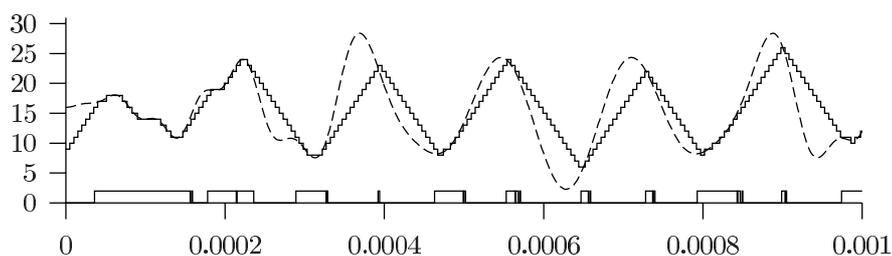


FIG. 4.8 – Effet de la résolution sur l'erreur de pente

Le principal problème dont souffre cette boucle est que cet estimateur par incrément la contraint à passer par l'ensemble des valeurs que prend le signal. Ainsi, plus la résolution de la boucle est grande, plus son gain est faible.

La boucle est donc affectée d'une erreur de pente. La figure 4.8 illustre cette erreur de pente lorsque la résolution est doublée par rapport au cas précédent. Pour réduire cette erreur, l'algorithme suivant est envisagé.

2.2 Algorithme de poursuite par dépassement

Dans l'algorithme précédent, lorsque le signal dépasse la borne de comparaison supérieure du détecteur, l'estimateur réagit en incrémentant la valeur estimée du signal, ensuite une comparaison confirme que le signal a été correctement estimé.

Dans l'algorithme que nous allons présenter ici, l'estimateur réagit par un

double incrément de la valeur estimée, la comparaison qui suit va ensuite confirmer ou infirmer cette prévision.

Description de l'estimateur

En supposant que la pente du signal est inférieure à 2 LSB par durée de cycle, le résultat de cette comparaison n'a que deux résultats possibles :

- e_+ et e_- sont à 0, le signal a été correctement estimé, nous parlerons de double incrément confirmé.
- e_- est à 1, le signal a été *dépassé* par le double incrément, la valeur réelle du signal est donc $s_k + 1$ et non $s_k + 2$, nous parlerons de double incrément infirmé.

Dans les deux cas, la valeur du signal est connue en une comparaison.

Dans l'algorithme précédent, il était possible de déterminer si le signal était en $s_k \pm 1\text{LSB}$ en une comparaison. Dans celui-ci, il est possible de déterminer sa valeur en $s_k \pm 2\text{LSB}$, toujours en une comparaison.

Boucle complète

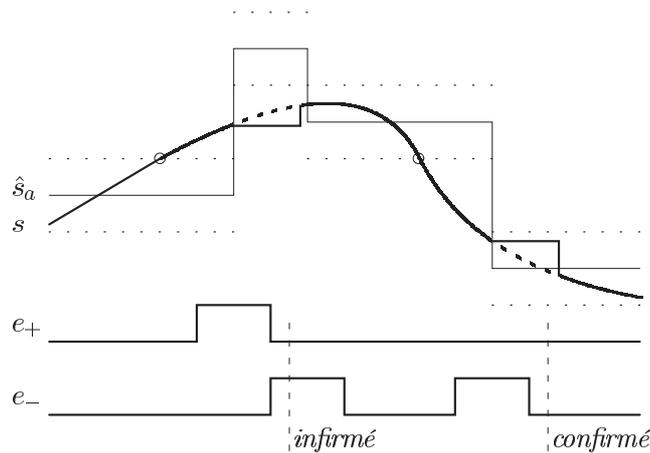


FIG. 4.9 – Poursuite par dépassement

La figure 4.9 illustre ce fonctionnement pour un double incrément infirmé et pour un double décrémentation confirmé.

Le signal dépasse la borne supérieure du détecteur ce qui provoque un front montant sur e_+ . L'estimateur réagit par un double incrément de la valeur estimée \hat{s} du signal et déclenche simultanément le blocage du signal s . Le signal se trouve alors en dessous de la borne inférieure du détecteur, ce qui provoque un front montant sur e_- . Le double incrément est infirmé. La valeur estimée du signal est corrigée par un simple décrémentation. L'état stable est retrouvé.

Le signal entame ensuite une descente avec une pente supérieure et traverse la borne inférieure du détecteur ce qui entraîne un nouveau front sur e_- . La valeur estimée est décrémentation deux fois, le signal est bloqué. L'absence de

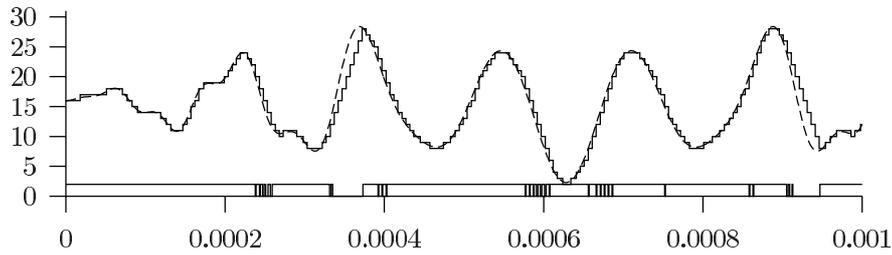
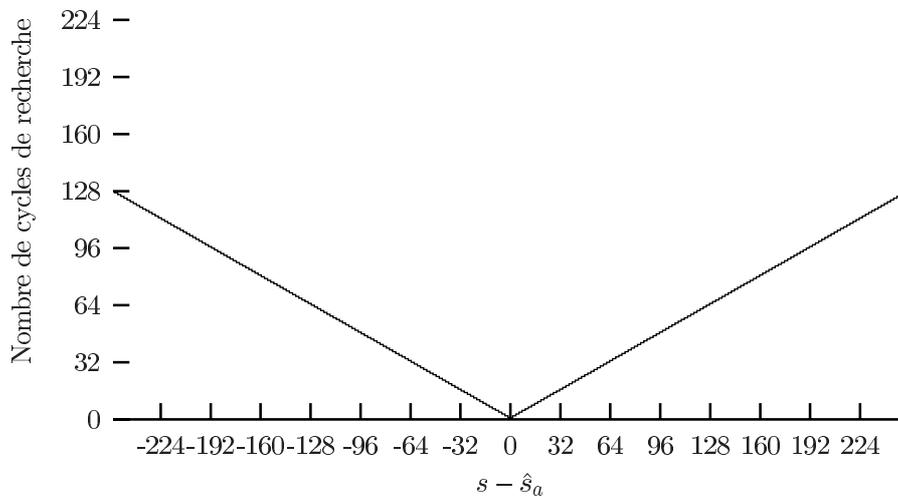


FIG. 4.10 – Effet de la résolution sur l'erreur de pente

front montant sur e_+ confirme alors que le signal a été correctement estimé. L'état stable est retrouvé.

Dans cette configuration, la boucle a deux fois plus de gain que dans le cas de l'algorithme précédent. La figure 4.10 reprend la simulation qui avait mis l'algorithme de poursuite simple en défaut et montre clairement une amélioration des performances. Cette figure est à comparer avec la figure 4.8 page 63.

Le nombre de cycles par échantillon en fonction de la différence entre le signal et sa valeur estimée est représenté par la figure 4.11

FIG. 4.11 – $N(s - \hat{s}_a)$ [dépassements]

Effet de l'absence de bloqueur

Nous avons supposé que le système nécessitait un bloqueur, l'exemple qui suit se propose d'illustrer pourquoi. On peut cependant noter que l'algorithme

repose sur l'état de e_+ et e_- après un temps déterminé pour confirmer ou infirmer l'estimation. Il présuppose donc que le signal ne varie pas pendant cette durée.

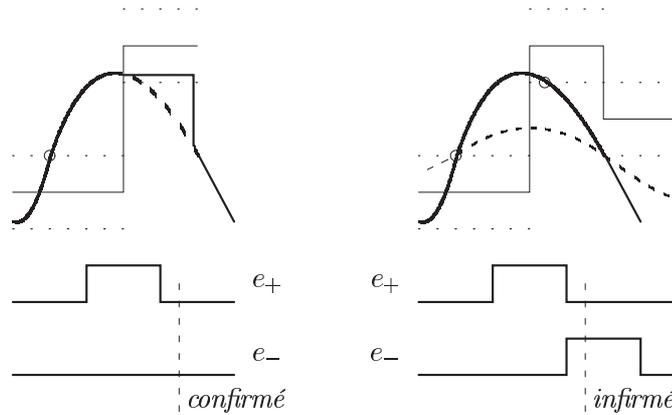


FIG. 4.12 – Effet de l'absence de bloqueur

La figure 4.12 montre la réaction du système au voisinage d'un maximum. À gauche, le signal est bloqué le temps que la boucle réagisse, à droite, le signal n'est pas bloqué.

On constate à droite que la redescente du signal entraîne un front montant sur e_- . Dans ce cas, l'algorithme décide que le double incrément a effectué un dépassement (l'estimation $+2$ est infirmée) l'ensemble des deux transitions est assimilée à un seul échantillon de valeur $s_k + 1$. À l'inverse, la courbe bloquée confirme la présence de l'échantillon en $s_k + 2$. Pour illustrer ce fait, le signal de pente nettement moins forte (représenté en pointillés) aurait généré la même sortie pour le système non bloqué.

En l'absence de bloqueur, des erreurs peuvent donc survenir, en particulier au voisinage des crêtes du signal.

2.3 Résultats pour le détecteur à deux comparateurs

Dans cette section, un détecteur basé sur un double comparateur a été présenté. Deux algorithmes d'estimation qui utilisent ce type de détecteur ont ensuite été brièvement décrits.

Le problème d'un tel système est l'erreur de pente auquel il est soumis. Cette erreur est liée au fait que la résolution des comparateurs bride le gain de la boucle.

Pour résoudre ce problème de gain, un nouveau détecteur d'erreur à deux niveaux de résolution est présenté dans la section suivante.

Ce détecteur, plus adapté aux grandes variations du signal permet de conserver la grande résolution nécessaire à la quantification du signal tout en autorisant la diminution de l'erreur de pente.

3 Détecteur à quatre comparateurs

Comme on l'a vu précédemment, un double détecteur ne permet pas d'éviter une erreur de pente. En effet, pour que la boucle ait une résolution suffisante, il est nécessaire de comparer le signal à son estimation à plus ou moins un demi LSB près. Cette faible valeur bride le gain de la boucle. L'idée de ce nouveau détecteur est donc de comparer simultanément le signal à son estimation à deux échelles. La première échelle reste $\pm 1/2$ LSB pour conserver la résolution, la deuxième échelle est $\pm X$ ($X > 1/2$). Nous reviendrons sur le choix de la valeur de X dans ce qui suit.

Le détecteur à quatre comparateurs est représenté par la figure 4.13.

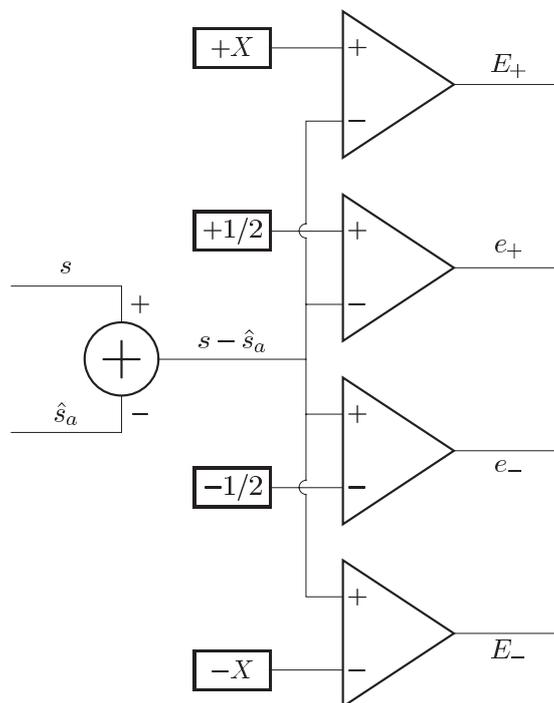


FIG. 4.13 – Détecteur à quatre comparateurs

L'état des sorties des comparateurs en fonction de la différence entre s et \hat{s}_a est décrite par la figure 4.14

L'interprétation des sorties du détecteur permet de déterminer cinq états différents représentés par le tableau 4.1. Chaque ligne de ce tableau représente l'état des sorties, la signification physique de cet état et enfin la notation utilisée plus loin pour faire référence à cet état.

Nous allons détailler dans la suite de cette section différents algorithmes d'estimation qui exploitent les données de ce type de détecteur.

Ces algorithmes sont basés sur la combinaison des deux algorithmes précédents aux deux échelles $\pm 1/2$ et $\pm X$.

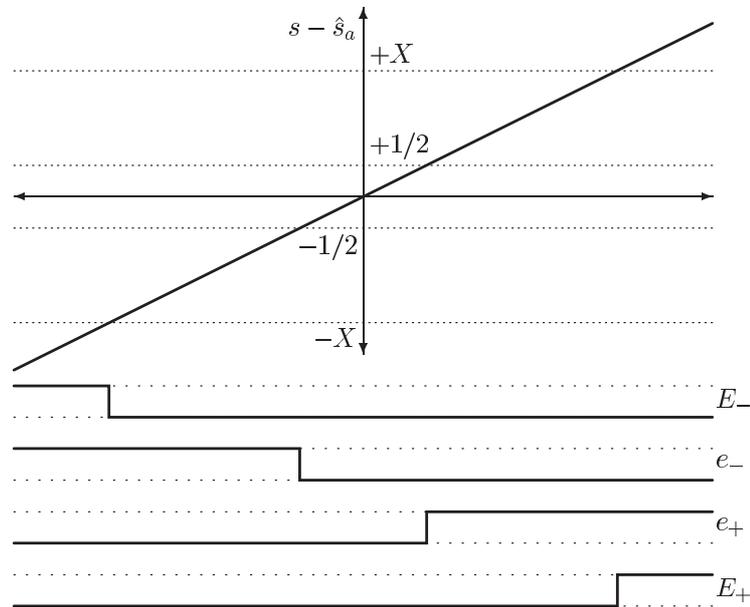


FIG. 4.14 – Fonction de transfert du détecteur

<i>Signaux à l'état haut</i>	<i>Etat du système</i>	<i>Notation</i>
E_+, e_+	$+X < s - \hat{s}_a$	\gg
e_+	$+1/2 < s - \hat{s}_a < +X$	$>$
	$-1/2 < s - \hat{s}_a < +1/2$	\approx
e_-	$-X < s - \hat{s}_a < -1/2$	$<$
E_-, e_-	$s - \hat{s}_a < -X$	\ll

TAB. 4.1 – Notation employée pour les états du détecteur à quatre comparateurs

3.1 Poursuite bi-échelle : incrément-incrément

L'algorithme par incrément-incrément repose sur la machine d'état suivante pour rejoindre la valeur réelle du signal. En fonction de l'un des cinq états du détecteur, la valeur estimée \hat{s} du signal est corrigée de la manière suivante :

État	Correction de \hat{s}	cf.
\gg	$\hat{s} = \hat{s} + 2X$	1
$>$	$\hat{s} = \hat{s} + 1$	2
\approx	trouvé	3
$<$	$\hat{s} = \hat{s} - 1$	4
\ll	$\hat{s} = \hat{s} - 2X$	5

L'explication de cette machine d'état est la suivante.

1. L'état \gg implique que $s - \hat{s} > X$, un incrément de $2X$ de la valeur de \hat{s} va diminuer d'autant la valeur absolue de l'erreur.
2. L'état $>$ implique que $s - \hat{s} > 1$ on incrémente donc la valeur de \hat{s} .
3. L'état \approx implique que $s - \hat{s}$ est bornée par $\pm 1/2$ LSB, l'erreur est donc nulle au sens de la résolution choisie.
4. homologue à 2.
5. homologue à 1.

Le nombre de cycles par échantillon en fonction de $s - \hat{s}$ pour l'algorithme incrément-incrément dépend de la valeur de la comparaison supérieure X . Il est représenté par la figure 4.15 pour deux valeurs du paramètre X .

3.2 Poursuite bi-échelle : incrément-dépassement

Cet algorithme reprend la recherche par incrément à l'échelle X et la recherche par dépassement à l'échelle $1/2$. L'algorithme par dépassement nécessite les variables *inc* et *dec* qui signifient que l'opération précédente était un double incrément ou un double décrétement respectivement. La variable "recherche fine" spécifie que la recherche s'effectue à la résolution maximale.

La machine d'état de l'algorithme est la suivante.

État	recherche fine	inc	dec	Opération	renvoi
\gg	-	-	-	$\hat{s} = \hat{s} + 2X$	1
$>$	0	-	-	$\hat{s} = \hat{s} + (X/2)$ rechfine \leftarrow 1	2
	1	-	0	$\hat{s} = \hat{s} + 2$ inc \leftarrow 1	3
	1	-	1	$\hat{s} = \hat{s} + 1$ trouvé	4
\approx	-	-	-	trouvé	5
$<$	1	1	-	$\hat{s} = \hat{s} - 1$ trouvé	6
	1	0	-	$\hat{s} = \hat{s} - 2$ dec \leftarrow 1	7
	0	-	-	$\hat{s} = \hat{s} - (X/2)$ rechfine \leftarrow 1	8
\ll	-	-	-	$\hat{s} = \hat{s} - 2X$	9

Explications de l'algorithme :

1. L'état \gg implique que $s - \hat{s} > X$, un incrément de $2X$ de la valeur de \hat{s} va diminuer d'autant la valeur absolue de l'erreur. Ce comportement est identique à celui de l'algorithme précédent.

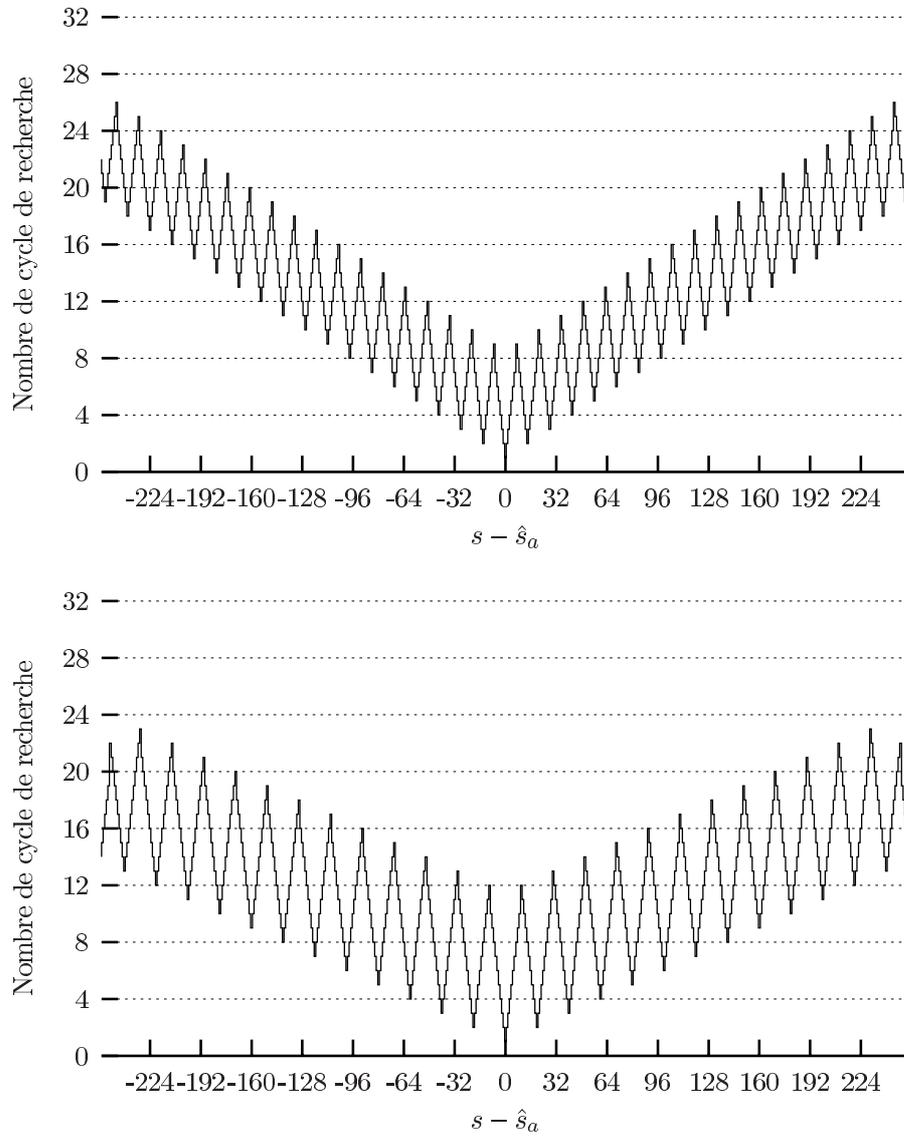


FIG. 4.15 – $N(s - \hat{s}_a)$ [incrément-incrément] (haut : $X = 7$, bas : $X = 10$)

2. L'état $>$ signifie que $1 < s - \hat{s} < X$, le signal recherche fine à zéro indique que l'estimateur est toujours dans sa phase de recherche grossière. L'estimateur calcule la valeur située au milieu de l'intervalle d'incertitude en ajoutant $X/2$ à la valeur estimée. La prochaine étape sera une recherche fine, le signal recherche fine est donc mis à un.
3. On a là encore l'état $>$, cette fois-ci on est en recherche fine du signal, le signal dec à zéro implique que la dernière action de l'estimateur n'était pas un double décrétement. L'estimateur effectue donc un double incrément de \hat{s} et met à un le signal inc pour en garder trace.
4. Il s'agit du même cas que ci-dessus. Cependant, le signal dec à un implique que la dernière action de l'estimateur a été un double décrétement de \hat{s} . L'erreur étant maintenant positive, cela signifie que le décrétement précédent est infirmé, la valeur réelle du signal est donc $\hat{s} + 1$ et la recherche est terminée.
5. L'état \approx signifie que $-1/2 < s - \hat{s} < +1/2$, le signal est borné à $\pm 1/2$ LSB. La recherche est terminée.
6. à 9. les explications 1. à 4. s'appliquent, au signe près.

Le nombre de cycles par échantillon en fonction de $s - \hat{s}_a$ pour $X = 12$ et $X = 19$ est présenté figure 4.16

3.3 Poursuite bi-échelle dépassement-dépassement

Cet algorithme reprend l'algorithme par dépassement aux deux échelles X et $1/2$. Les signaux INC et DEC sont homologues aux signaux inc et dec mais s'appliquent à la poursuite à l'échelle X .

L'algorithme dépassement-dépassement est défini par la machine d'état suivante.

Etat	INC	DEC	fine	inc	dec	Opération	renvoi
\gg	-	0	-	-	-	$\hat{s} = \hat{s} + 4X$ INC \leftarrow 1	1
	-	1	-	-	-	$\hat{s} = \hat{s} + 2X$ fine \leftarrow 1	2
$>$	-	-	0	-	-	$\hat{s} = \hat{s} + X/2$ fine \leftarrow 1	3
	-	-	1	-	0	$\hat{s} = \hat{s} + 2$ inc \leftarrow 1	4
	-	-	1	-	1	$\hat{s} = \hat{s} + 1$ trouvé	5
\approx	-	-	-	-	-	trouvé	6
$<$	-	-	1	1	-	$\hat{s} = \hat{s} - 1$ trouvé	7
	-	-	1	0	-	$\hat{s} = \hat{s} - 2$ dec \leftarrow 1	8
	-	-	0	-	-	$\hat{s} = \hat{s} - X/2$ fine \leftarrow 1	9
\ll	1	-	-	-	-	$\hat{s} = \hat{s} - 2X$ fine \leftarrow 1	10
	0	-	-	-	-	$\hat{s} = \hat{s} - 4X$ DEC \leftarrow 1	11

1. $s - \hat{s} > X$, l'étape précédente n'était pas un décrétement de $4X$, l'estimateur incrémente \hat{s} de $4X$ et positionne le signal INC à un pour en garder trace.
2. Ici encore $s - \hat{s} > X$ mais l'étape précédente était un décrétement de $4X$, l'estimation précédente a dépassé la valeur réelle du signal, c'est un décrétement infirmé. L'estimateur réagit par un incrément de $2X$ seulement pour se placer au centre de la zone d'incertitude où se trouve s . le signal recherche fine est positionné à un pour signifier que les prochaines étapes de l'estimation devront utiliser cette méthode.

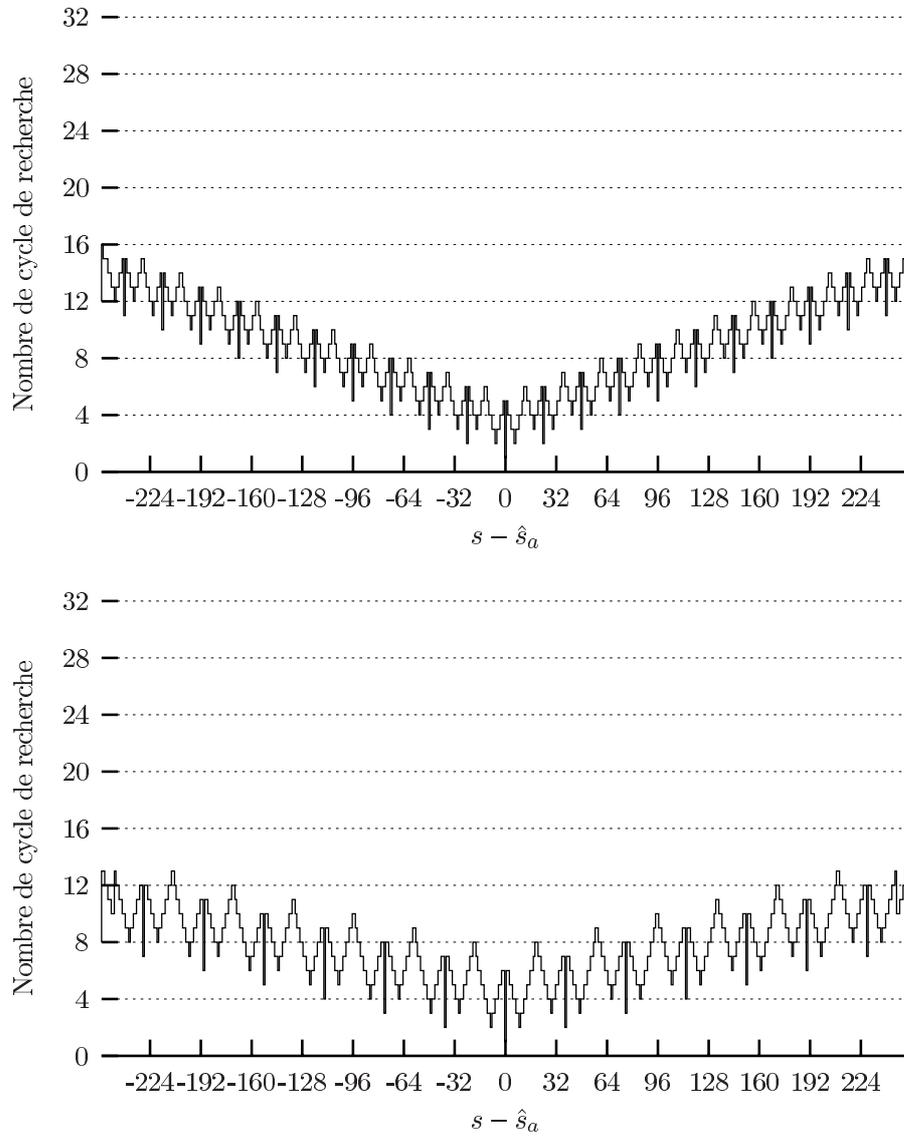


FIG. 4.16 – $N(s - \hat{s}_a)$ [incrément-dépassement] (haut : $X = 12$, bas : $X = 19$)

3. Cette fois-ci $1 < s - \hat{s} < X$, sans que le signal recherche fine soit à un. Dans ce cas, l'estimateur calcule la valeur située entre $\hat{s} + 1$ et $\hat{s} + X$ (soit $\hat{s} + X/2$) et l'affecte à \hat{s} . Le signal recherche fine est positionné à un.
4. Dans le cas où le résultat de la comparaison est identique mais que la recherche fine est active, le même type de recherche par dépassement confirmés ou infirmés est effectué à l'échelle 2. Dans ce cas précis, l'étape précédente n'étant pas un double décrétement, il ne s'agit pas de l'infirmité d'un double décrétement. L'estimateur réagit par un double incrément et positionne le signal inc à un pour en garder trace.
5. Dans ce cas, les signal dec à un signifie que la précédente opération était un double décrétement. L'erreur s'est inversée, le décrétement précédent est infirmé, la valeur réelle du signal est donc $\hat{s} + 1$ et l'échantillon est trouvé.
6. C'est le cas où $s - \hat{s}$ est borné à $\pm 1/2$ LSB. L'échantillon est trouvé.
7. à 11. Ces cas sont identiques au signe près aux points 5. à 1. respectivement.

La figure 4.17 montre le nombre de cycles par échantillons pour cet algorithme en fonction de la différence entre le signal et sa valeur estimée.

3.4 Résultats

Dans cette section, un détecteur basé sur un quadruple comparateur a été présenté. Trois algorithmes d'estimation qui utilisent ce type de détecteur ont ensuite été décrits, ils sont paramétrés par la valeur X dont dépend le nombre de cycles de quantification par échantillon. Le choix de la valeur de X est présenté au chapitre 7.

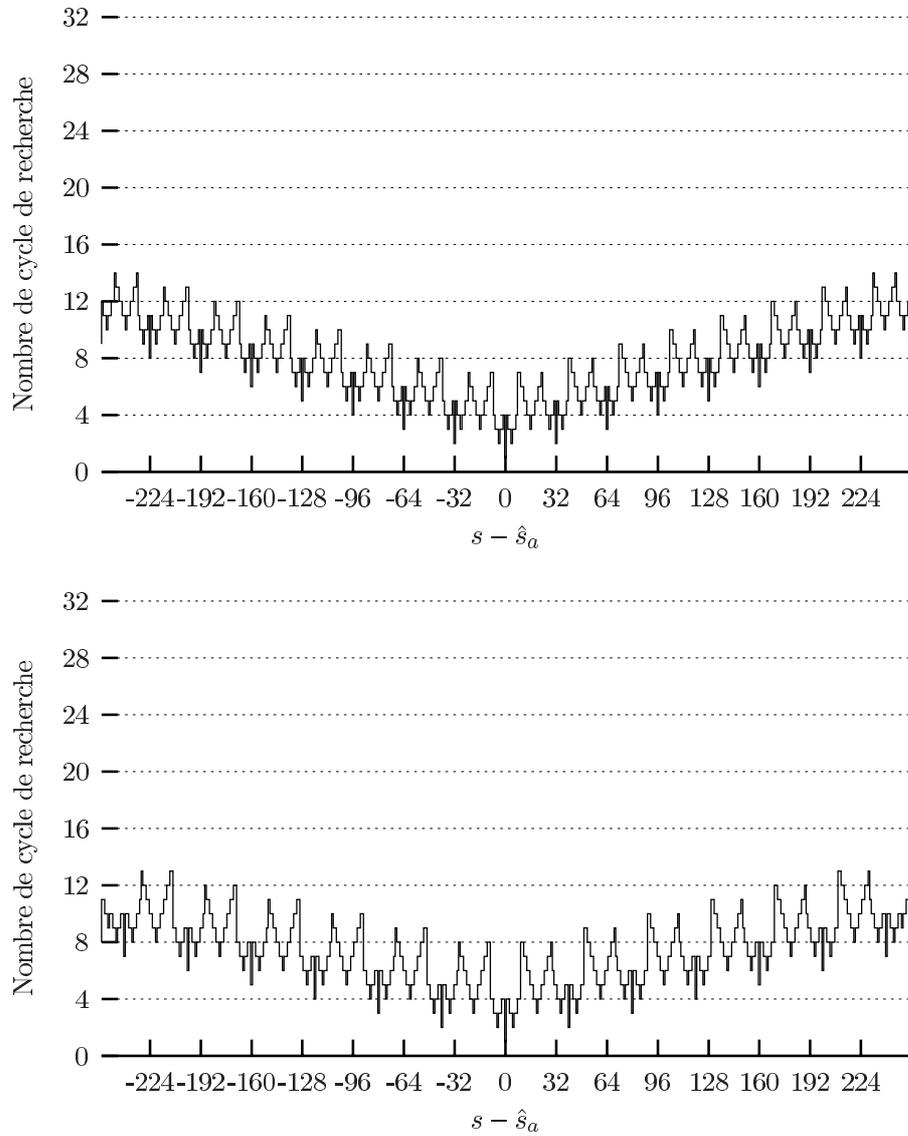
Ces trois algorithmes permettent de réduire l'erreur de pente constatée pour les algorithmes simples de la section précédente. En particulier, le nombre maximum de cycles par échantillon est réduit.

Cependant, la nécessité d'utiliser quatre comparateurs augmente sensiblement la consommation statique du système. De plus, la logique associée est plus complexe.

4 Conclusion

Ce chapitre a présenté le principe et différentes réalisations d'une boucle analogique numérique verrouillée sur l'amplitude d'un signal. Cette boucle possède la particularité de réaliser la quantification du signal en un nombre variable de cycles.

Le chapitre suivant décrit trois nouvelles architectures de convertisseurs analogiques numériques reposant sur cette boucle et qui mettent à profit ses particularités par rapport aux architectures classiques.

FIG. 4.17 - $N(s - \hat{s}_a)$ [dépassement-dépassement] (haut : $X = 8$, bas : $X = 10$)

Chapitre 5

Application de la boucle à la conversion analogique numérique

Introduction

Nous avons décrit une boucle analogique numérique verrouillée sur l'amplitude du signal mais nous n'avons pas encore parlé de son utilisation en tant que cœur d'un convertisseur analogique numérique. C'est l'objet de ce chapitre.

Comme on l'a vu ci-dessus, chaque système présenté s'efforce de borner numériquement le signal à $\pm 1/2$ LSB près. Le système est dans un état stable pendant toute la durée où cette borne reste valide.

La particularité de ce type de boucle par rapport aux architectures classiques est triple :

- le nombre de cycles de recherche du signal est variable,
- les instants où l'état stable commence sont arbitraires à temps continu,
- contrairement aux architectures classiques où le signal est connu (borné) ponctuellement, la connaissance de la valeur quantifiée du signal est ici assurée *pendant toute la durée de l'état stable*.

En tirant partie de ces spécificités, trois grandes architectures ont été retenues.

1. Architecture à temps régulier (basée sur la durée du pire des cas) pour la basse consommation.
2. Architecture à temps irrégulier (les instants d'échantillonnage sont des multiples de la durée d'un cycle élémentaire) pour augmenter la résolution temporelle.
3. Architecture auto-séquencée (Asynchrone) pour la borne à temps continu d'un signal.

1 Architecture à temps régulier

1.1 Définition

Cette architecture est basée sur la logique traditionnelle. Elle est séquencée par une horloge externe dont la période est égale à la durée d'un cycle élémentaire de l'algorithme de recherche.

Elle produit des échantillons à temps régulier. La période d'échantillonnage est fixée par le nombre maximum de cycles par échantillon (ce chiffre est une borne caractéristique de l'algorithme de recherche).

Ainsi, en notant N_{max} le nombre maximum de cycles pour l'algorithme de recherche considéré, ν_e la fréquence d'échantillonnage et ν_c la fréquence de l'horloge de séquencement, on a :

$$\nu_e = \frac{\nu_c}{N_{max}}$$

La fréquence d'échantillonnage maximale est liée au nombre de cycles maximal par échantillon et à la durée d'un cycle élémentaire.

1.2 Optimisation pour la basse consommation

Les algorithmes de recherche présentés au chapitre précédent nécessitent un nombre de cycles par échantillon qui varie en fonction de la différence entre la valeur du signal et sa valeur estimée.

Le nombre de cycles par échantillon n'est pas toujours égal à son maximum, c'est pourquoi le circuit logique n'est actif que pendant les premiers cycles de recherche.

La figure 5.1 montre les périodes d'activités de l'estimateur du système pour une conversion typique ($N_{max} = 10$).

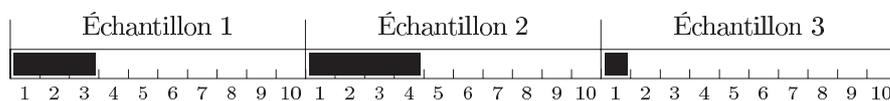


FIG. 5.1 – Diagramme d'activité (Architecture à temps régulier)

L'algorithme de recherche peut être implanté de manière à ce que seule une faible partie de la logique soit en activité pendant ces périodes de repos.

Si la période de repos est assez longue (si la recherche du signal a abouti en un nombre de cycles inférieur à un seuil donné), on peut envisager la mise hors tension des éléments logiques et analogiques du circuit (Doze mode). Ces éléments seront remis sous tension juste avant le démarrage de l'échantillon suivant¹.

Le schéma d'une architecture basée sur ce principe est représenté par la figure 5.2 pour le cas d'un détecteur à deux comparateurs².

¹Ces mises hors tension ont déjà été abordées dans la littérature (Switched OpAmps (SO) [25, 26, 34]) dans des conditions temporelles plus critiques pour résoudre les problèmes liés à la très basse tension (1V).

²Voir à ce sujet le chapitre précédent.

Le cas de la mise en œuvre de l'estimateur par incrément dans cette architecture est présenté figure 5.3.

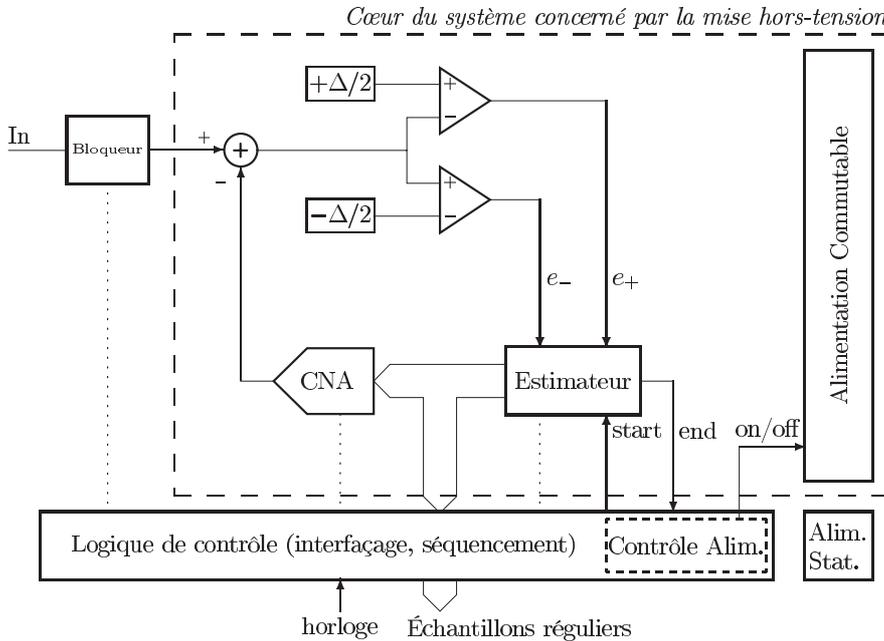


FIG. 5.2 – Architecture à temps régulier pour l'économie d'énergie

Supposons que la durée de stabilisation du circuit après mise sous tension soit évaluée à N_{on} (durée exprimée en nombre de cycles). La figure 5.4 reprend l'exemple de la figure 5.1 avec $N_{on} = 2$. Les zones grisées représentent les cycles où toute activité est inutile. Ce sont les instants où le cœur du circuit peut être mis hors tension.

1.3 Initialisation de l'estimateur

Les algorithmes d'estimation présentés au chapitre précédent effectuent la recherche de la valeur du signal à partir d'une valeur initiale. De cette valeur dépend directement les performances de cette architecture : plus la valeur initiale est proche de la valeur réelle du signal, plus grand est le gain d'énergie réalisé. C'est pourquoi l'étude détaillée de l'optimisation de la valeur de départ de la recherche fait l'objet d'une section du chapitre 6.

1.4 Avantages et Inconvénients

L'inconvénient majeur de ce type d'architecture est que la période d'échantillonnage est fixée par rapport au pire des cas, or les algorithmes de recherche présentés ci-dessus ont pour objectif d'optimiser le nombre moyen de cycles par échantillon et le nombre maximum de cycles par échantillon est toujours supérieur à celui d'une architecture classique.

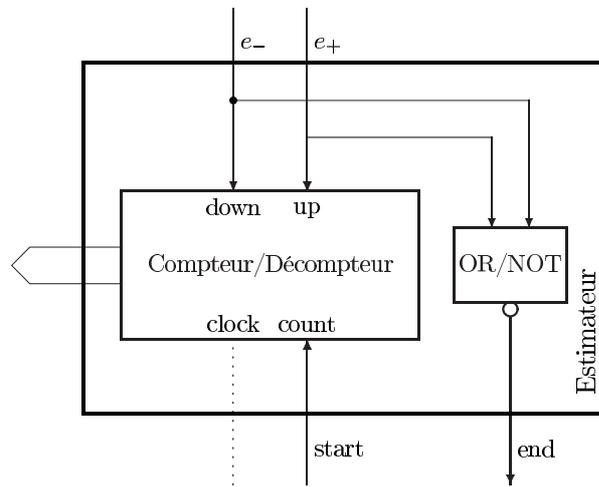


FIG. 5.3 – Mise en œuvre de l'algorithme d'estimation par incréments.

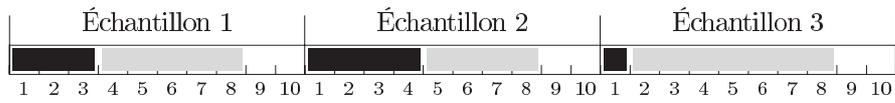


FIG. 5.4 – Diagramme d'activité (Noir) et de mise hors-tension (Gris) pour $N_{on} = 2$ (Architecture à temps régulier)

La poursuite en plusieurs cycles de la valeur du signal suppose que le signal ne varie pas pendant tout le temps de la recherche. Cette architecture nécessite donc de bloquer le signal pendant toute la durée de la recherche.

L'avantage principal de ce type d'architecture est la basse consommation des parties logique et analogique lors des périodes d'inactivité.

Enfin, les échantillons étant réguliers, les outils classiques de traitement du signal s'appliquent. Ce type d'architecture trouve donc naturellement sa place dans des cartes électroniques classiques.

Un convertisseur analogique numérique basé sur cette architecture et l'algorithme par dépassements a fait l'objet d'une communication [24].

2 Architecture à temps irrégulier

2.1 Définition

Là encore, cette architecture est cadencée par une horloge régulière, la différence avec ce qui précède est que les échantillons ne sont pas produits tous les N_{max} cycles mais dès la fin de la recherche. Les instants d'échantillonnage sont des multiples de la durée d'un cycle élémentaire.

Dans ce cas l'activité du système est continue mais les échantillons sont plus nombreux que pour l'architecture à temps régulier. La figure 5.5 représente le diagramme d'activité de ce type d'architecture. Le schéma de l'architecture à temps irrégulier est présenté en 5.6.

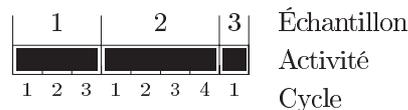


FIG. 5.5 – Diagramme d'activité (Architecture à temps irrégulier)

2.2 Avantages et Inconvénients

L'inconvénient principal de ce type d'architecture est l'irrégularité des échantillons produits. Ce type d'échantillons nécessite des algorithmes de reconstruction plus complexes [11] que pour le cas des échantillons à temps régulier. De plus, les éléments numériques classiques tels que les filtres numériques s'appliquent difficilement à ce type d'échantillons. Les thèses de Ludovic Fontaine [13] et de Richard Martin [14] portent justement sur la réalisation de filtres numériques travaillant sur des échantillons à temps irrégulier, mais ces filtres ont de faibles performances par rapport à leurs homologues à temps régulier.

De même que pour le cas précédent, la recherche du signal nécessite un bloqueur.

Malgré ces inconvénients, le nombre d'échantillons produit est plus grand et permet donc la reconstruction de signaux de fréquence plus grande grâce aux algorithmes de reconstruction développés pour l'échantillonnage irrégulier.

La complexité de certains de ces algorithmes (en particulier ceux qui ne sont pas itératifs) nécessite parfois un traitement hors-ligne.

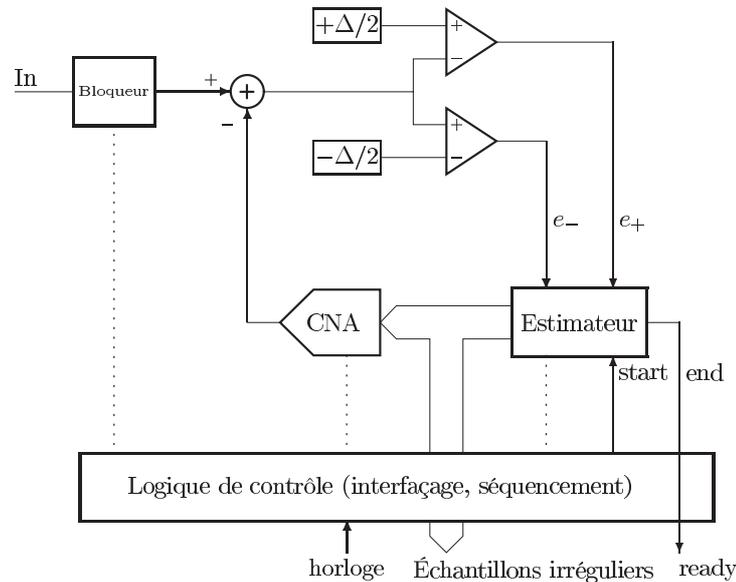


FIG. 5.6 – Architecture à temps irrégulier.

3 Architecture auto-séquencée

Dans ce cas, le séquencement des cycles du convertisseur est assuré par une logique à synchronisation explicite. Une horloge externe reste cependant nécessaire dans le cas où il faut dater les échantillons.

Deux types d'architectures peuvent être envisagées :

- les architectures à temps régulier et irrégulier présentées ci-dessus peuvent être implantées en logique auto-séquencées,
- une troisième architecture peut tirer partie de la logique auto-séquencée pour atteindre de meilleures performances temporelles.

3.1 Reprise des architectures présentées plus haut en logique auto-séquencée

D'une manière générale, toute architecture de conversion dans laquelle l'horloge sert au séquencement des opérations mais ne sert pas de référence temporelle³ peut être implantée en logique auto-séquencée.

Le cas d'un convertisseur à approximations successives a été abordé au chapitre 3. Dans ce cas, la logique auto-séquencée permet un assouplissement des contraintes temporelles sur chaque cycle interne (voir [7, 5]). Le taux d'erreur de conversion est ainsi réduit et l'erreur résultante porte sur les bits de poids plus faibles que pour les architectures classiques.

La boucle présentée au chapitre précédent n'utilise pas l'horloge en tant que référence temporelle et peut donc être implantée en logique auto-séquencée.

³L'horloge en tant que référence temporelle est nécessaire, par exemple, pour le cas des convertisseurs $\Sigma\Delta$ ou des convertisseurs à rampe.

En particulier, les architectures à temps régulier et irrégulier décrites ci-dessus peuvent l'être.

3.2 Architecture asynchrone

Dans l'introduction de cette section, nous avons parlé d'une triple particularité concernant les algorithmes présentés dans ce chapitre, à savoir :

- le nombre de cycles de recherche du signal est variable,
- les instants où l'état stable commence sont arbitraires à temps continu,
- contrairement aux architectures classiques où le signal est connu (borné) ponctuellement, la connaissance du signal est ici assurée *pendant toute la durée de l'état stable*⁴.

Nous n'avons exploité jusqu'ici que les deux premières particularités.

Les échantillons produits par ces architectures attestent que le signal est effectivement borné à une date ponctuelle donnée. Le fait que le signal puisse être borné pendant une durée et non à une date est impossible à partir du moment où un bloqueur est utilisé.

L'architecture présentée ci-dessous conserve cette information de durée.

3.3 Architecture auto-séquencée à temps continu

Le principe de cette architecture est de conserver autant d'information que possible sur l'état du signal par rapport à son estimation.

La seule information que détient la boucle sur la valeur du signal à un instant donné est la valeur de son estimation actuelle associée à l'état du détecteur. La totalité de la connaissance du signal réside dans ces informations qui sont, dans cette architecture, intégralement produites sous forme d'échantillons.

Les états des comparateurs changent à instants non réguliers et à temps continu, stocker ces événements sous forme numérique nécessite la quantification de leur date d'apparition. Ceci se réalise naturellement par la lecture d'un compteur incrémenté par une horloge. La valeur quantifiée de cette date est donc entachée de l'erreur de quantification du temps dont la valeur est la période de l'horloge de datation.

Supposons qu'un nouvel échantillon soit produit à chaque fois que le détecteur change d'état, des échantillons composites sous la forme (État, Date, Estimation) seront produits.

Par exemple l'échantillon composite (\gg, t_n, \hat{s}_n) signifie qu'à partir d'une date $t_n \in [nT_H, (n+1)T_H]$ (T_H est la période de l'horloge de datage), le détecteur assure que le signal est borné par $s < \hat{s}_n + X$. Cette information pourra être mise à profit pour obtenir une meilleure connaissance de la valeur réelle du signal.

Une architecture auto-séquencée permettant la production de ce type d'échantillons est proposée figure 5.7 où les traits forts représentent la boucle de synchronisation.

La cellule de détection de stabilité du résultat des comparateurs ainsi que la boucle de synchronisation en logique auto-séquencée ont déjà été développées dans le cas d'un CAS [5] et peuvent être repris pour la réalisation de cette architecture.

⁴Connaissance limitée à l'erreur de quantification.

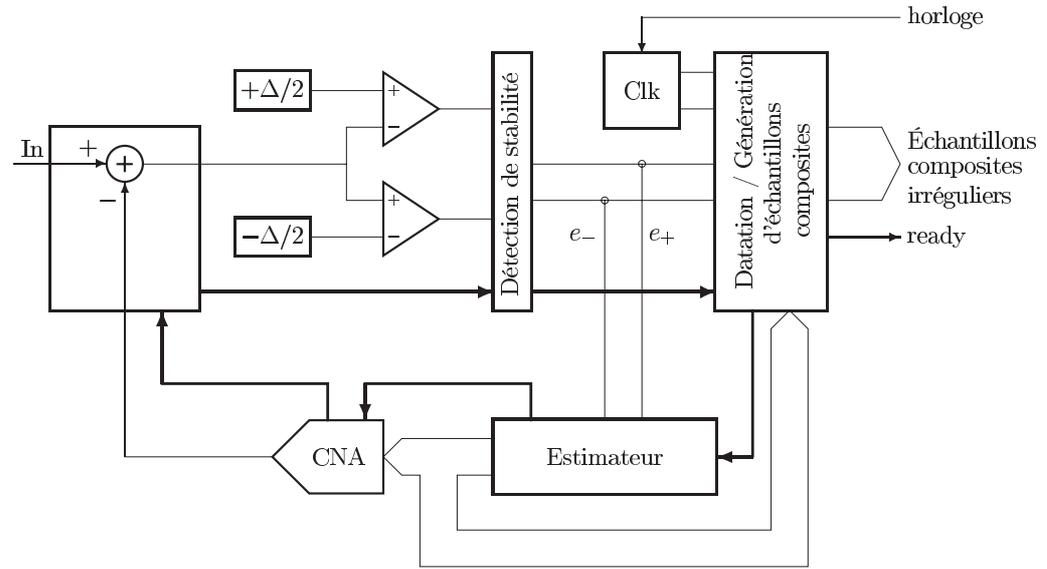


FIG. 5.7 – Architecture auto-séquencee (échantillons composites)

3.4 Illustration de la poursuite à temps continu

Cette section se propose d'illustrer la production et l'interprétation des échantillons générés par ce type d'architecture.

La figure 5.8 illustre la poursuite d'un signal par l'algorithme incrément-incrément ($X = 2$) sans bloqueur, les changements d'états du détecteur sont repérés par un chiffre au bas de l'axe.

Sur cette figure, le trait gras représente le signal, le trait fin son estimation, les pointillés fins représentent les bornes de comparaisons $\pm 1/2$ LSB et les pointillés gras les bornes $\pm X$ chaque fois qu'il y a lieu.

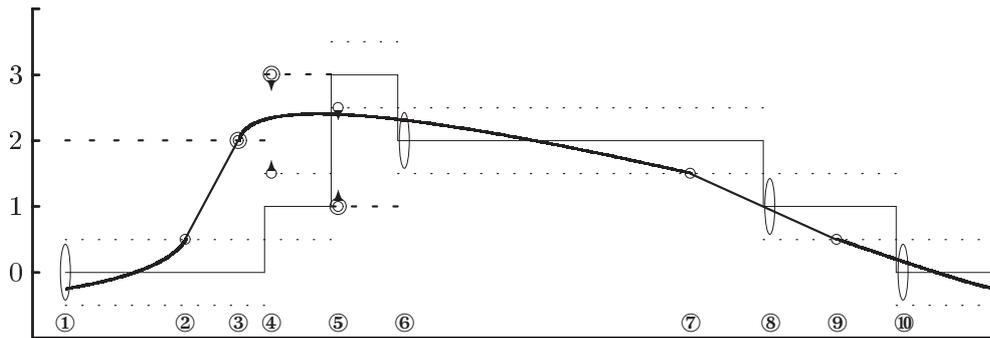


FIG. 5.8 – Architecture auto-séquencee à temps continu (algorithme Incrément-incrément)

La description des événements est la suivante :

- ① Le signal est borné à $\pm 1/2$ LSB.
- ② Franchissement de la borne $+1/2$ LSB.
- ③ Franchissement de la borne $+X$ LSB.
- ④ Conformément à l'algorithme *Incrément-incrément*, l'événement ② a provoqué l'incrément de la valeur estimée du signal. Le signal franchit la borne $+X$ LSB.
- ⑤ L'événement ③ a provoqué l'incrément par X de la valeur du signal estimé, ce qui provoque le franchissement par le signal de la borne $-1/2$ LSB.
- ⑥ L'événement précédent permet la correction de la valeur estimée du signal, le signal est borné par $\pm 1/2$ LSB.
- ⑦ Franchissement de la borne $-1/2$ LSB.
- ⑧ La correction permet le retour à l'état stable.
- ⑨ Franchissement de la borne $-1/2$ LSB.
- ⑩ Retour à l'état stable.

3.5 Génération des échantillons

La valeur estimée \hat{s} du signal et l'état E du détecteur sont repris par la figure 5.9 avec l'horloge H de datation des échantillons.

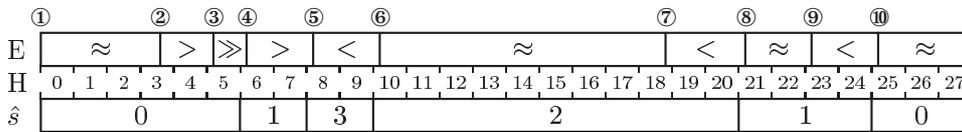


FIG. 5.9 – Événements et horloge de datation.

Chaque changement de l'état du détecteur entraîne la création d'un échantillon. Les échantillons complexes produits sont donc :

- ① ($\approx, 0, 0$)
- ② ($>, 3, 0$)
- ③ ($>>, 5, 0$)
- ④ ($>, 6, 1$)
- ⑤ ($<, 8, 3$)
- ⑥ ($\approx, 10, 2$)
- ⑦ ($<, 18, 2$)
- ⑧ ($\approx, 21, 1$)
- ⑨ ($<, 23, 1$)
- ⑩ ($\approx, 25, 0$)

3.6 Exploitation des échantillons

Les échantillons produits, s'ils sont analysés par paire, permettent de tracer les bornes du signal sur un plan temps-amplitude. Par exemple, la succession des échantillons ① et ② assurent que :

- ($\approx, 0, 0$) : à partir d'un instant $t_1 \in [0, T_H[$ le signal s est borné par $\hat{s} - 1/2 < s < \hat{s} + 1/2$, et, puisque $\hat{s} = 0$ d'après l'échantillon, $-1/2 < s < +1/2$.
- ($>, 3, 0$) : à partir d'un instant $t_2 \in [3T_H, 4T_H[$ le signal est borné par $\hat{s} + 1/2 < s < \hat{s} + X$, soit $+1/2 < s < +2$ (avec $X = 2$).

Le premier échantillon permet de borner le signal, le deuxième échantillon donne la limite temporelle supérieure pour laquelle cette borne est valide.

Les dates étant quantifiées, on en déduit les limites temporelles où ces bornes sont certaines et où elles sont simplement possibles.

Ainsi $\forall t \in [T_H, 2T_H[- 1/2 < s < +1/2$. On est donc certain que le signal se trouve dans le rectangle défini par ces bornes, et ce à *temps continu (forallt)*. Ce rectangle définit la zone de *certitude* du signal et est basé sur le plus petit intervalle temporel qui aurait pu produire ces échantillons (La valeur temporelle inférieure de cet intervalle est le plus petit entier supérieur à t_1 , sa valeur supérieure est le plus grand entier inférieur à t_2).

En étendant cette zone à l'entier directement inférieur à t_1 et directement supérieur à t_2 , on obtient la zone *possible* du signal.

Ces deux zones sont représentées sur la figure 5.10

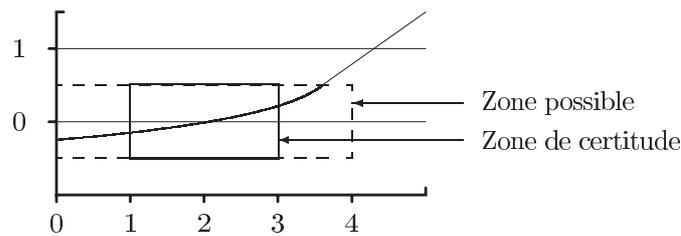


FIG. 5.10 – Zones de certitude et possible de la présence du signal.

Chaque couple d'échantillons successifs définit ainsi deux rectangles qui bornent les valeurs possibles du signal dans le plan temps-amplitude.

La zone issue de la juxtaposition des zones possibles définit les lieux où le signal se trouve nécessairement. Ainsi, pour les échantillons ① à ⑩ la figure 5.11 montre les zones possibles et la figure 5.12 montre le raccordement de ces zones, à savoir les bornes à temps continu du signal. Ces bornes, bien qu'à temps continu, ont été construites à partir d'échantillons discrets. Ceci est dû au fait que la logique asynchrone s'adapte naturellement au temps continu. Alors que la logique traditionnelle est "aveugle" entre deux fronts d'horloge, la logique asynchrone n'a pas cette limitation.

3.7 Conclusion sur l'architecture auto-séquencée

L'architecture auto-séquencée présentée ci-dessus repose sur l'échantillonnage aux passages par valeurs et la quantification temporelle pour réaliser la projection d'un signal continu sur une échelle discrète.

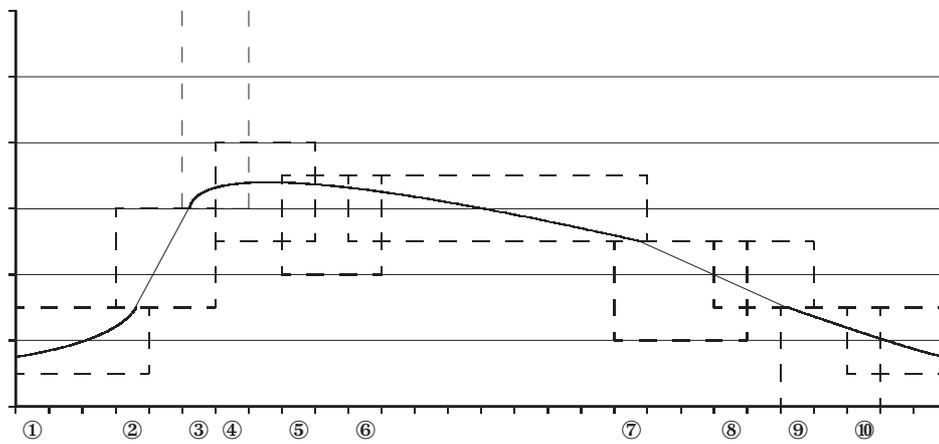


FIG. 5.11 – Zones possibles pour les échantillons ① à ⑩

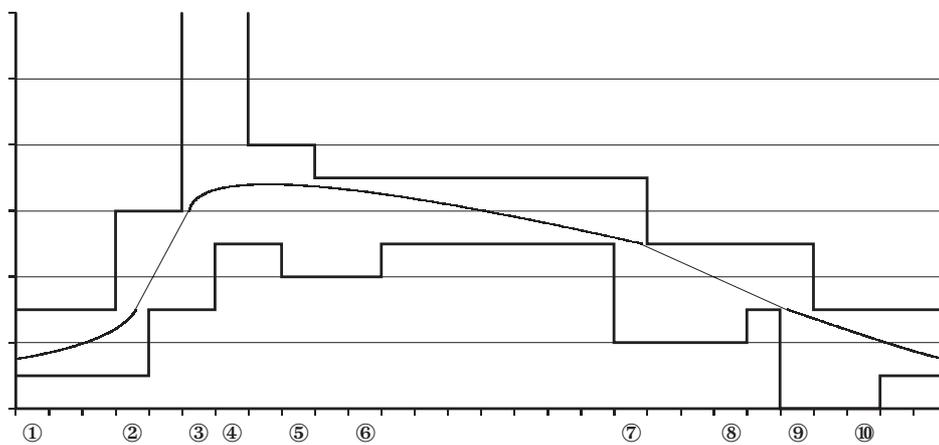


FIG. 5.12 – Bornes à temps continu du signal.

Comme on vient de le voir, l'architecture auto-séquencée permet la construction d'une enveloppe continue du signal malgré la discrétisation du temps et de l'amplitude.

Nous pensons qu'une telle enveloppe permet la reconstruction du signal avec une résolution temporelle et dynamique plus grande que pour le cas des échantillons réguliers et irréguliers. Cette conviction est motivée par le fait que peu de signaux réels à bande limitée peuvent respecter les contraintes de l'enveloppe continue calculée de cette manière.

Le laboratoire TIMA/CIS a démontré la faisabilité d'une telle architecture dans [4] par la réalisation d'un convertisseur analogique numérique auto-séquencé six bits basé sur la boucle analogique numérique verrouillée sur l'amplitude (algorithme par incréments). Les résultats de simulations effectuées pour ce convertisseur montrent en particulier une diminution importante de la consommation du système.

4 Conclusion

Dans ce chapitre, trois architectures de convertisseurs analogiques numériques ont été présentées. Les deux premières architectures exploitent la variabilité du nombre de cycles de conversion pour améliorer la consommation du système ou augmenter sa résolution temporelle. La troisième architecture met à profit les facultés de bornes à temps continu de la boucle pour générer une enveloppe continue du signal. Cette enveloppe peut permettre la reconstruction du signal à une meilleure résolution au moyen d'un algorithme de reconstruction adapté. Des recherches sur un tel algorithme sont actuellement effectuées au sein du laboratoire TIMA/CIS.

Chapitre 6

Modèles et optimisations statistiques

Introduction

La boucle présentée au chapitre 4 a la particularité de nécessiter un nombre de cycles élémentaires qui varie en fonction de la différence entre le signal et son estimation numérique.

Pour cette raison, les performances des architectures considérées au chapitre 5 ne peuvent se qualifier qu'en termes statistiques : les nombres de cycles par échantillons maximum, minimum et moyen.

La première partie de ce chapitre a pour but de présenter les trois modèles statistiques retenus pour le calcul du nombre moyen de cycles. Ces trois modèles sont :

- un signal équiprobable,
- un signal gaussien,
- plusieurs signaux réels sous la forme de signaux sonores sélectionnés pour leur durée et leur diversité.

La deuxième partie de ce chapitre fait le constat que plus la valeur estimée du signal est proche de sa valeur réelle, plus le nombre de cycles de la boucle sera faible pour le retour à l'état stable. Il devient dès lors intéressant de déterminer la valeur la plus probable de l'échantillon connaissant les échantillons précédents et d'utiliser cette valeur comme valeur de départ de la recherche.

Cette section développe pour cela un modèle statistique des différents signaux réels présentés dans la première partie qui permet d'initialiser la recherche à une valeur de départ "idéale" connaissant les deux échantillons précédents. Ceci a pour but de diminuer le nombre moyen de cycles par échantillon et ainsi d'augmenter les performances en termes de consommation et de vitesse moyenne.

1 Modèles statistiques pour le calcul du coût moyen

Chaque algorithme d'estimation effectue la quantification du signal en un nombre de cycles qui dépend de la différence entre la valeur réelle du signal et de son estimation au début de la recherche. Cette différence est notée Δ , le

nombre de cycles est noté $Q(\Delta)$.

Le nombre moyen de cycles par échantillon connaissant la distribution de probabilité du signal $p(\Delta)$ s'exprime donc par l'espérance mathématique :

$$Q_m = \sum_{\Delta=-2^n+1}^{2^n-1} p(\Delta) \cdot Q(\Delta)$$

Nous introduisons dans cette section les modèles statistiques retenus pour le calcul de $p(\Delta)$.

1.1 Modèle équiprobable discret

Pour le modèle équiprobable, la valeur quantifiée du signal (notée \underline{g}) peut prendre n'importe quelle valeur avec la même probabilité, soit :

$$\forall x \in [0, 2^n - 1], p(\underline{g} = x) = \frac{1}{2^n}$$

1.2 Modèle Gaussien quantifié

Une variable aléatoire gaussienne réelle de moyenne m et de variance σ a une densité de probabilité $f(x)$ définie par :

$$\forall x \in \mathbb{R}, f(x) = \frac{1}{\sigma\sqrt{2\pi}} \exp \left[-\frac{1}{2} \left(\frac{x-m}{\sigma} \right)^2 \right]$$

Nous posons $p(\underline{g} = x)$ la probabilité que le signal quantifié \underline{g} ait la valeur x , on a :

$$\forall x \in [0, 2^n - 1], \quad p(\underline{g} = x) = \frac{\operatorname{gerf} \left(\frac{x+1/2-m}{\sigma\sqrt{2}} \right) - \operatorname{gerf} \left(\frac{x-1/2-m}{\sigma\sqrt{2}} \right)}{\operatorname{gerf} \left(\frac{2^n-1/2-m}{\sigma\sqrt{2}} \right) - \operatorname{gerf} \left(\frac{-1/2-m}{\sigma\sqrt{2}} \right)}$$

Où $\operatorname{gerf}(x)$ est la généralisation à \mathbb{R} de la fonction d'erreur $\operatorname{erf}(x)$ (voir pour la démonstration l'annexe B page 123).

1.3 Modèle "réel"

L'intérêt d'un convertisseur analogique-numérique est de convertir un signal *réel*, nous allons donc nous intéresser aux probabilités de signaux réels. De nombreux types de signaux auraient pu être étudiés comme par exemple les vibrations de moteurs où encore les électrocardiogrammes, cependant nous n'en avons retenu qu'un : les signaux sonores, que nous pensons assez bien adaptés à l'architecture du convertisseur en raison de leur relative basse fréquence et des moments de silences qu'ils contiennent.

Il aurait été difficile d'obtenir des échantillons de qualité suffisante à l'aide d'un simple microphone, c'est pourquoi nous avons utilisé comme échantillon la copie numérique directe de pistes de disques compacts audio.

On ne peut certainement pas considérer ces échantillons comme idéaux, en effet les signaux sonores ont subi une phase de mixage et de post-traitement en studio avant d'être pressés sous la forme d'un disque compact. Cependant

les résultats obtenus sont assez similaires d'un disque à l'autre et sont très comparables à un enregistrement de voix réalisé, lui, avec un microphone.

Nous avons sélectionné trois signaux sonores numériques. Le premier [32] est un morceau de musique de rock alternatif, le deuxième [31] est un morceau de musique classique et le dernier [33] est un enregistrement de voix.

Dans le cas des deux premiers, une copie numérique directe a été effectuée avec les transformations suivantes :

- seul le premier canal (voie gauche) a été recopié,
- les échantillons originaux sur 16 bits ont été arrondis à 8 bits,
- la fréquence d'échantillonnage a été conservée à 44.1 kHz.

L'enregistrement de voix a été effectué à l'aide d'un microphone à électret de qualité moyenne et une carte audio sur un ordinateur de bureau. L'acquisition a été effectuée à 44.1 kHz 8 bits.

Ces échantillons ont permis de construire un modèle statistique expérimental de signaux réels mais les réserves exprimées plus haut s'appliquent lorsqu'il s'agit de commenter les résultats.

2 Optimisation par Maximum de vraisemblance

Les algorithmes de recherche présentés au chapitre 4 partent d'une valeur numérique et s'efforcent de minimiser le nombre de cycles d'estimation pour retrouver la valeur du signal.

Nous nous intéressons dans cette section à la valeur de départ de l'algorithme. Dans ce qui précède nous avons sous entendu que cette valeur était égale au dernier échantillon trouvé. Pour le cas du convertisseur à approximations successives, cette valeur est 2^{n-1} , le milieu de l'intervalle.

Les convertisseurs analogiques-numériques basés sur un principe de boucle verrouillée sur la valeur du signal ont un nombre de cycles de recherche qui varie en fonction de la différence entre le signal et son estimation. C'est pourquoi il peut être souhaitable de calculer la valeur la plus probable de l'échantillon dont on débute la quantification, connaissant le passé de la conversion et utiliser cette valeur comme valeur de départ pour la recherche de l'échantillon.

Nous allons détailler trois options possibles pour le choix de la valeur de départ de la recherche.

2.1 Valeur médiane

Il s'agit ici de prendre comme valeur de départ la valeur 2^{n-1} située au milieu des valeurs numériques possibles.

Ceci a pour avantage de limiter l'erreur $\Delta = s - \hat{s}$ à $\pm 2^{n-1}$ et donc, comme la valeur maximum du nombre de cycles est liée à la valeur maximum de l'erreur (voir la section 1 du chapitre suivant), ceci limite le nombre de cycles maximum pour chacun des algorithmes.

2.2 Valeur précédente

Dans ce cas, la valeur du dernier échantillon quantifié est réutilisée comme valeur de départ pour la recherche de l'échantillon.

2.3 Prévision spécifique

Si l'on considère un convertisseur pour une application spécifique telle que les signaux sonores, une analyse statistique réalisée sur plusieurs extraits de ce type de signal permet de déterminer des maxima de vraisemblance en fonction de paramètres tels que la valeur du ou des derniers échantillons convertis.

Ceci présuppose que le type de signal considéré est assez prévisible si l'on connaît son passé.

Si l'on compare les statistiques des trois signaux sonores [32, 31, 33] à celle du hasard, on se rend compte de l'entropie moindre des signaux réels.

La figure 6.1 illustre ceci pour les trois signaux réels et le hasard équiprobable. Chacune des figures représente pour l'un des quatre signaux considérés la probabilité que l'échantillon s_{k+1} prenne une valeur donnée sachant que l'échantillon précédent était égal à une autre valeur donnée.

La valeur de cette probabilité est représentée sous la forme d'une couleur : chaude pour les fortes probabilités et froide pour les faibles probabilités.

La figure 6.1 représente donc en trois dimensions $p(s_{k+1} = z | s_k = x)$, où x est l'abscisse de chaque courbe et z son ordonnée.

Comme on peut le voir, les échantillons sonores sont très différents d'un signal équiprobable. La probabilité que $s_{k+1} = 128$ est très grande (point central des courbes) et masque les autres probabilités.

La figure 6.2 montre le logarithme des mêmes probabilités pour les mêmes signaux. Ceci permet de se faire une idée plus précise des distributions de probabilité.

À la vue de ces figures, il apparaît qu'il existe un lien fort entre la valeur d'un échantillon et de l'échantillon qui le précède. Comme on le verra plus loin, la valeur d'un échantillon s_k est également fortement liée à la valeur de l'échantillon s_{k-2} .

Dans la suite de cette section nous allons déterminer les valeurs s_{k+1} qui minimisent le nombre moyen de cycles de l'algorithme de recherche par incréments, connaissant les deux échantillons qui précèdent s_k et s_{k-1} .

2.4 Prévision "idéale"

Dans un premier temps, un modèle est calculé à partir d'un seul des échantillons. Il est ensuite appliqué aux deux autres, ce qui permet de juger de sa capacité à rendre compte de signaux de différentes natures.

Le signal choisi pour déterminer le modèle est celui de la musique rythmée, car c'est lui qui possède la plus grande dispersion et couvre donc plus de valeurs.

Dans un premier temps, un modèle statistique à trois paramètres (s_{k+1}, s_k, s_{k-1}) a été réalisé à partir du morceau de musique par simple dénombrement.

2.5 Lieux des minima

Pour déterminer la valeur s_{k+1} qui minimise le nombre de cycles moyens de l'algorithme par incréments, un test exhaustif a été réalisé. Ainsi pour chaque couple (s_{k-1}, s_k) et pour s_{k+1} allant de 0 à 255, l'espérance statistique a été calculée et seule la valeur de s_{k+1} qui minimise cette espérance a été retenue. Enfin, les résultats portant sur trop peu de valeurs sont abandonnés. Le critère choisi pour l'abandon est le suivant : les données statistiques doivent être en

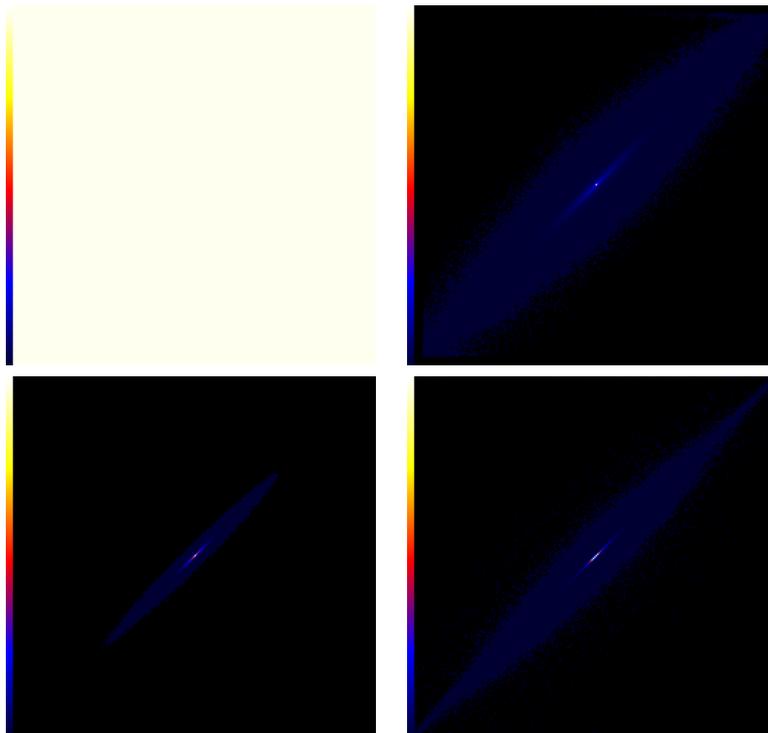


FIG. 6.1 – Probabilité que $s_{k+1} = z$ sachant $s_k = x$ dans le sens de la lecture : signal équiprobable, musique rythmée, musique classique, voix.

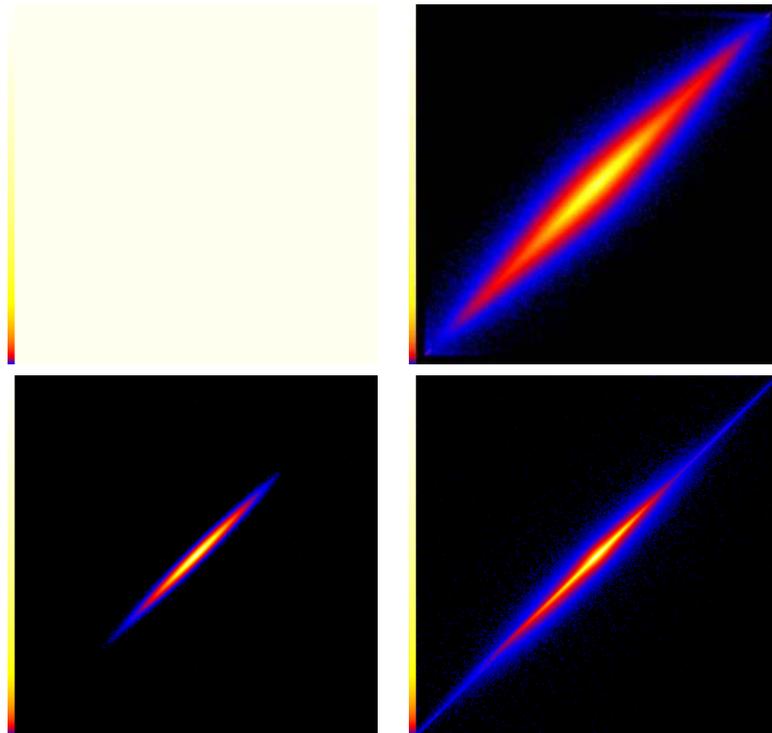


FIG. 6.2 – Probabilité que $s_{k+1} = z$ sachant $s_k = x$: signal équiprobable, musique rythmée, musique classique, voix (affichage logarithmique).

nombre suffisant, fixé ici à 10, c'est à dire que pour chaque couple (s_{k-1}, s_k) , la somme des échantillons correspondant doit être supérieure à 10.

Par exemple, pour le couple $(0, 255)$, le minimum calculé ne sera retenu que s'il existe dans le morceau de musique au moins 10 séquences de 2 échantillons successifs ayant les valeurs respectives 0 et 255 (Les minima vus plus haut sont calculés à partir du nombre de cas où l'échantillon qui suit immédiatement cette séquence a la valeur z , $z \in [0, 255]$).

Il est intéressant de noter que pour un bruit aléatoire équiprobable, il n'existe pas de valeur spécifique de s_{k+1} qui minimise le coût moyen, le cas contraire reviendrait à trouver la valeur la plus probable d'un dé à 256 faces¹.

Cet algorithme produit un tableau à deux dimensions, indexé par les valeurs de s_k et s_{k-1} chaque case du tableau contient soit la valeur idéale² à donner à s_{k+1} pour minimiser le nombre de cycles moyens de conversion, soit une absence de valeur signifiant qu'aucune valeur idéale n'a pu être calculée.

Les lieux des valeurs qui minimisent le nombre de cycles de conversion est donc un nuage de points situés dans un cube d'arête 255.

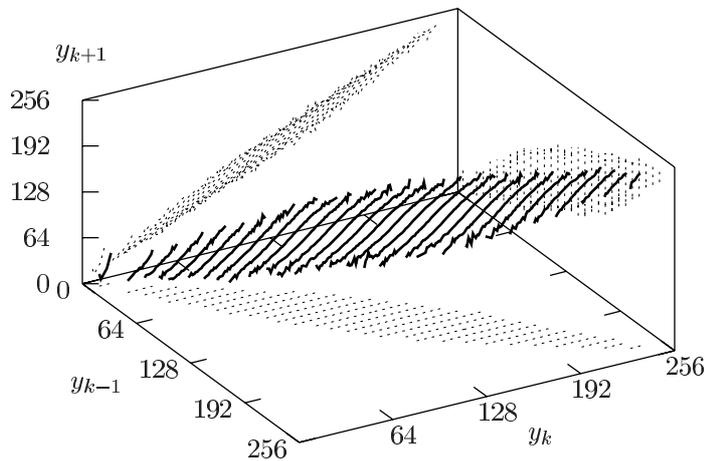


FIG. 6.3 – Lieux des minima (Musique rythmée, incrément)

La figure 6.3 représente le tracé tridimensionnel de ces lieux pour le morceau de musique rythmé et l'algorithme par incrément. Pour des raisons de clarté, seuls les s_{k-1} multiples de 8 ont été tracés, le tracé en traits fins représentent l'ombre portée du nuage de points sur les plans $s_{k+1} = 0, s_k = 0$ et $s_{k-1} = 0$.

On constate que le nuage de points est disposé sous la forme d'une surface assez régulière ayant pour axe approximatif une des diagonales du cube.

La figure 6.4 représente différentes coupes de cette surface selon les plans définis par $s_{k-1} = i \cdot 16$. Chaque courbe représente une de ces coupes sous la

¹En fait cette valeur existe quand même, c'est celle qui minimise le coût maximum de l'algorithme par incrément, à savoir le milieu de l'échelle totale.

²Valeur idéale pour l'algorithme et le morceau de musique considérés.

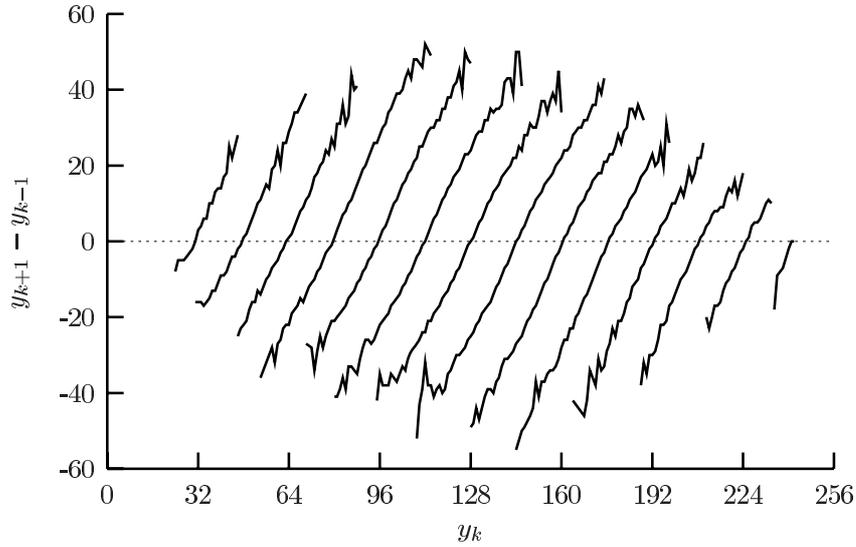


FIG. 6.4 – Lieux des minima (projection)

forme $s_{k+1} - s_{k-1}$ en fonction de s_k .

2.6 Comparaison avec les autres signaux

Nous avons obtenus les lieux des minima pour le morceau de musique rythmée, il n'est pas du tout certain que ce modèle s'applique à d'autres styles de musique, ou même à un autre morceau du même style.

Nous supposons ici que les lieux des minima sont indépendants du type de musique considéré et nous allons tenter de confirmer ou d'infirmer cette hypothèse dans ce qui suit.

Pour ceci nous allons appliquer les mêmes calculs que précédemment aux deux autres signaux et comparer leurs minima.

Les figures 6.5 et 6.6 permettent de comparer les résultats obtenus pour la musique rythmée (en pointillés) et ceux obtenus pour chacun des deux autres signaux (en traits gras). Les courbes obtenues sont superposables, en tout cas lorsque $|s_{k+1} - s_{k-1}|$ est faible, ce qui représente par ailleurs la probabilité la plus grande.

Il semble donc que la valeur de départ qui minimise le nombre moyen de cycles de conversion connaissant les deux valeurs précédentes pour l'algorithme de recherche par incrément :

- existe,
- est indépendante du type de signal sonore considéré pour les faibles valeurs de $|s_{k+1} - s_{k-1}|$,
- a ses lieux définis par une surface assez régulière.

On constate cependant sur la figure 6.6 que les valeurs divergent lorsque $|s_{k+1} - s_{k-1}|$ grandit. Pour que le modèle s'applique au cas général, il ne faut retenir que les valeurs de s_{k+1} qui sont peu différentes d'un signal à l'autre.

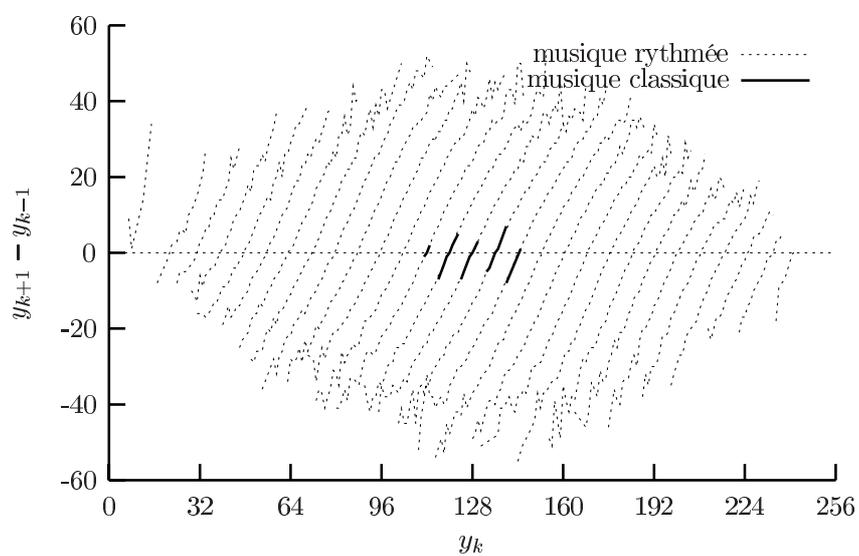


FIG. 6.5 – Comparaison des lieux des minima (musique rythmée / classique)

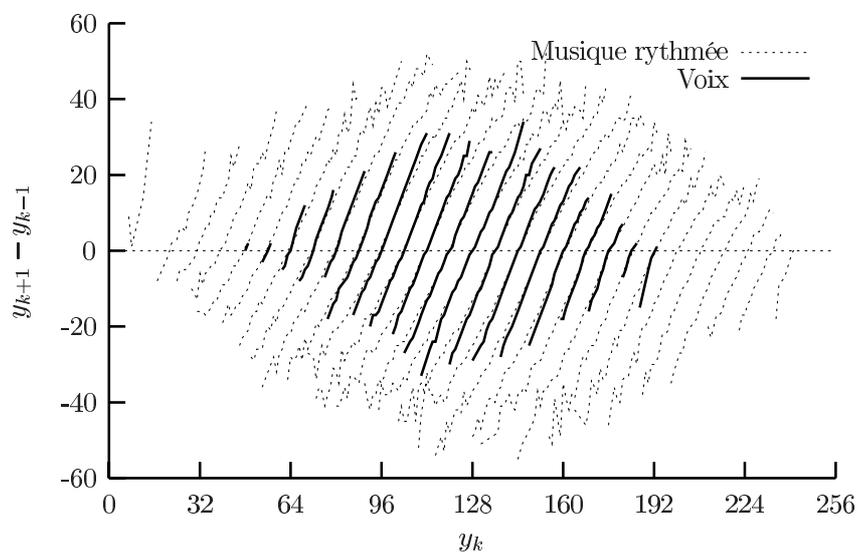


FIG. 6.6 – Comparaison des lieux des minima (musique rythmée / Voix)

Un nouveau modèle est créé à partir des deux signaux à grande dispersion (musique rythmée et voix) en appliquant le critère : deux s_{k+1} ne doivent pas différer de plus de 1 ou 2 unités. On obtient alors les lieux englobés par les

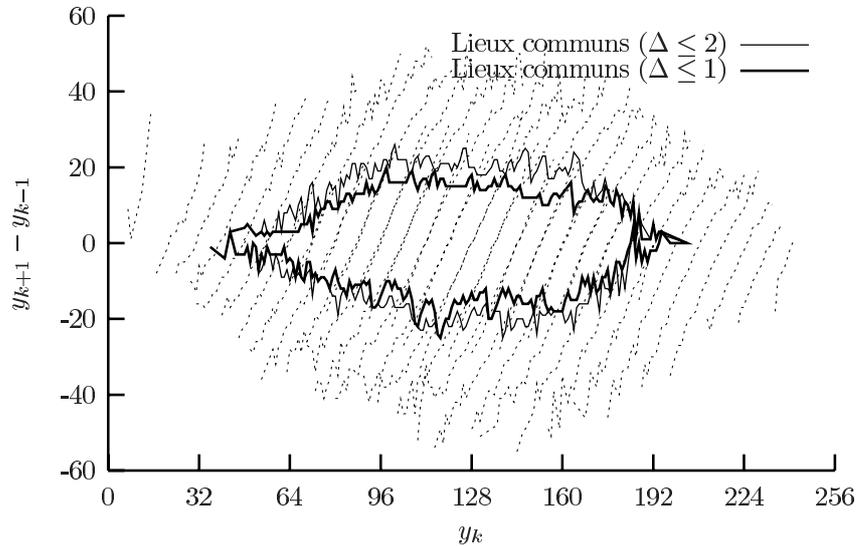


FIG. 6.7 – Lieux des minima communs à la voix et à la musique rythmée.

courbes de la figure 2.6 où Δ représente la différence en valeur absolue entre les minima de la voix et de la musique rythmée.

2.7 Modèle final

Nous disposons pour l'instant d'un modèle incomplet, en effet de nombreuses possibilités ont été écartées par les critères successifs. Il est donc nécessaire de choisir une valeur de s_{k+1} à tous les couples (s_{k-1}, s_k) qui n'en ont pas.

La valeur que nous avons choisi pour compléter le modèle est celle de s_k . En d'autres termes, s'il n'existe pas de valeur idéale proposée par le modèle, la valeur du dernier échantillon trouvé sera utilisée. Ce choix est motivé par les résultats de simulation.

2.8 Résultats

Les critères retenus pour quantifier le gain apporté par le modèle de prévision décrit ci-dessus est l'écart type à la prévision. En effet, les différents algorithmes ont un coût proportionnel à la différence entre la valeur réelle du signal et la valeur de départ de la recherche.

Ainsi pour chacun des modèles de prévision proposé (Valeur médiane, valeur précédente et valeur "idéale"), et pour chacun des signaux de test sélectionné, l'écart type du signal réel à sa prévision est calculé et présenté dans le tableau 6.1.

Signal	Écart type à la valeur médiane	Écart type à la valeur précédente	Écart type au modèle expérimental
Musique rythmée	23,61	5,65 -76%	5,25 -78%
Musique classique	7,09	1,05 -85%	0,82 -88%
Voix	10,08	1,37 -86%	1,09 -89%

TAB. 6.1 – Comparaison des prévisions.

La diminution de l'écart type dans le cas des valeurs de départ précédente et "idéale" est importante. Les algorithmes présentés au chapitre 4 sont très dépendants de l'écart type du signal en terme de nombre de cycles par échantillons. Pour diminuer ce nombre, l'utilisation des valeurs précédentes et "idéales" semble être souhaitable.

La distribution de probabilité de chacun des signaux sonores est présentée en annexe A pour chacune des valeurs de départ présentées.

3 Mise en œuvre des algorithmes de prévision

Valeur médiane

L'implantation d'un estimateur à valeur de départ médiane est simple à mettre en œuvre. Le signal "start" (cf. fig. 5.3 page 5.3) qui est actif au début de la recherche peut être employé pour charger la valeur médiane comme valeur de départ de l'algorithme.

Valeur précédente

Dans ce cas, aucune action n'est nécessaire, la valeur précédente étant conservée. L'estimateur dont le schéma est décrit au chapitre précédent (cf. fig. 5.3 page 78) repose sur ce principe.

Valeur "idéale"

La mise en œuvre de la valeur de départ "idéale" repose sur la création d'une table de recherche (*lookup table* ou LUT) indexée par les deux échantillons précédents et d'initialiser l'estimateur avec cette valeur à chaque début de conversion.

Le schéma d'un estimateur à valeur de départ "idéale" pour une architecture à temps régulier basée sur l'algorithme par incrément est présenté par la figure 6.8

4 Conclusion

Après avoir défini l'ensemble des signaux de test utilisés pour les simulations dont les résultats sont présentés au prochain chapitre, il a été montré que l'écart type de l'erreur entre le signal et son estimation peut être réduit par le choix approprié de la valeur initiale de l'estimateur. Trois méthodes ont été présentées

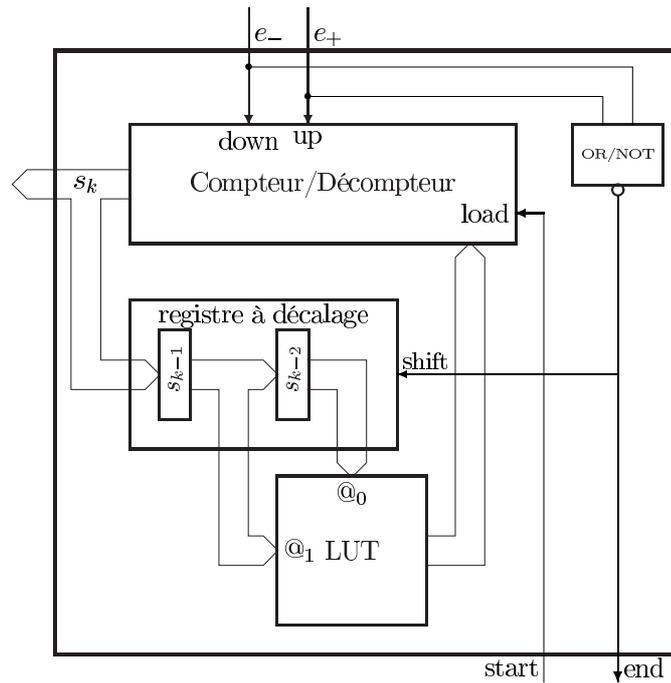


FIG. 6.8 – Initialisation de l'estimateur (valeur "idéale")

pour cette valeur de départ : la valeur médiane, la valeur de l'échantillon précédent et la valeur "idéale" basée sur un modèle statistique défini sur les signaux sonores.

Le prochain chapitre se propose de présenter les résultats des simulations effectuées pour les algorithmes présentés.

Chapitre 7

Performances des systèmes considérés

Introduction

Les architectures de conversion présentées dans les chapitres précédents ont la particularité de nécessiter un nombre variable de cycles élémentaires par échantillon pour réaliser la quantification du signal.

Pour cette raison, les performances des systèmes considérés dépendent des nombres de cycles moyen et maximum. Ces nombres dépendent de quatre paramètres :

- l’algorithme d’estimation employé,
- la valeur du paramètre X pour les algorithmes de recherche complexes,
- le signal de test utilisé pour le calcul du nombre moyen de cycles,
- la valeur de départ utilisée comme valeur initiale de chaque recherche.

La première partie de ce chapitre traite du maximum de cycles par échantillon. Ce nombre ne dépend que de l’algorithme et de la valeur du paramètre X .

La section 2 illustre l’influence de la fréquence maximale du signal et de la résolution souhaitée du convertisseur sur les nombres de cycles moyens et maximum.

La section 3 résume les performances de chaque algorithme en termes de nombres de cycles moyen et maximum.

Enfin l’analyse de ces résultats est présentée à la section 4.

Dans ce qui suit, le terme coût désigne le nombre de cycles.

1 Coût maximum

Cette section présente le nombre maximum de cycles élémentaires par échantillon (Q_{max}) pour chacun des algorithmes d’estimation présentés au chapitre 4.

Les paramètres qui rentrent en compte dans le calcul de ce maximum sont, en plus de l’algorithme considéré :

- L’excursion maximale entre deux échantillons (Δ_{max}),
- la valeur du seuil X qui paramètre les algorithmes double échelles.

1.1 Algorithmes simple échelle

Il s'agit ici des deux algorithmes présentés au chapitre 4 qui utilisent le détecteur à deux comparateurs. À l'inverse des algorithmes présentés plus bas, ceux-ci ne font appel à aucun paramètre.

Poursuite par incrément

Cet algorithme a un nombre de cycles de recherche égal à Δ . Le nombre maximum de cycles de recherche est donc directement Δ_{max} la valeur maximale que peut prendre $s - \hat{s}$.

Si aucune hypothèse n'est faite sur cette valeur (on suppose que le signal peut prendre n'importe quelle valeur après un cycle), le nombre de cycles maximum est 2^n avec n la résolution en nombre de bits du convertisseur.

Poursuite par dépassement

Dans le cas de l'algorithme par dépassement, le nombre de cycles de recherche est égal à $\Delta/2$. Le nombre de cycles maximum pour obtenir un échantillon est donc de $\Delta_{max}/2$ ou 2^{n-1} si l'on ne fait aucune hypothèse quant à Δ_{max} .

1.2 Algorithmes double échelle

À l'inverse de la section précédente, ces algorithmes sont paramétrés par X , la valeur de comparaison supérieure. Le coût en terme de cycles est donc fonction de Δ et de X .

Incrément-incrément

Dans cet algorithme, le coût en terme de cycles peut se décomposer en deux facteurs :

- le nombre de comparaisons dont le résultat est $\Delta > X$ ou $\Delta < X$ (poursuite à l'échelle X),
- le nombre de comparaisons dont le résultat est $X > \Delta > -X$ (poursuite à l'échelle $1/2$).

Étant donné que l'estimateur réagit par des incréments deux fois supérieurs à la borne de comparaison qui a été franchie, le nombre de cycles à l'échelle X est borné par le résultat de la division entière de Δ_{max} par $2X$ noté $[\Delta_{max}/2X]$.

Une fois la poursuite à l'échelle X terminée, il faut au plus X comparaisons à l'échelle 1 pour annuler l'erreur. Le nombre de cycles maximum est donc :

$$Q_{max} = \left[\frac{\Delta_{max}}{2X} \right] + X$$

Ou, si l'on ne fait aucune hypothèse sur la valeur de Δ_{max} :

$$Q_{max} = \left[\frac{2^n - 1}{2X} \right] + X$$

La figure 7.1 montre le nombre de cycles maximum par échantillon en fonction de X pour un convertisseur 8 bits.

Le tableau suivant résume les valeurs de X qui minimisent le coût maximum.

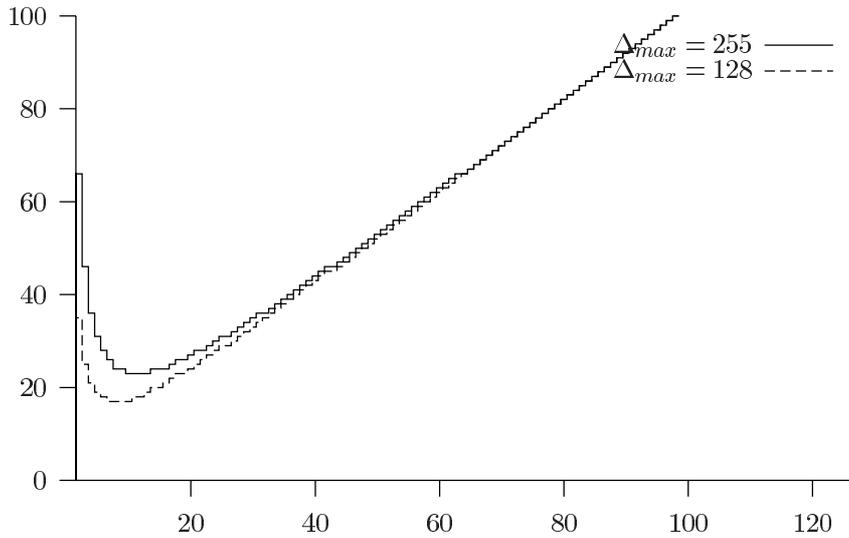


FIG. 7.1 – $\mathbb{Q}_{max}(X)$ pour $\Delta_{max} = 255$ et 128 (incrément-incrément)

Valeurs de X qui minimisent le coût maximum	Valeur min de \mathbb{Q}_{max}
$\Delta_{max} = 255$	10, 11, 12, 13
$\Delta_{max} = 128$	7, 8, 9, 10

Incrément-dépassement

Le calcul de la valeur maximale du nombre de cycles par échantillons est analogue à ci-dessus. La différence est que la recherche à l'échelle $\pm 1/2$ fonctionne par dépassement ce qui divise le nombre de cycles requis par deux. D'autre part, une étape intermédiaire est ajoutée entre la recherche à l'échelle X et la recherche à l'échelle $\pm 1/2$, cette étape¹ ajoute un cycle supplémentaire systématique mais permet de réduire l'intervalle d'incertitude à $\pm X/2$.

La nature discontinue et à double échelle de cet algorithme implique que \mathbb{Q}_{max} ne peut pas être défini par une égalité, d'où l'apparitions de deux bornes dans les équations suivantes.

On a donc :

$$\left\lceil \frac{\Delta_{max}}{2X} \right\rceil + \left\lceil \frac{X}{4} \right\rceil + 1 \leq \mathbb{Q}_{max} \leq \left\lfloor \frac{\Delta_{max}}{2X} \right\rfloor + \left\lfloor \frac{X}{4} \right\rfloor + 2$$

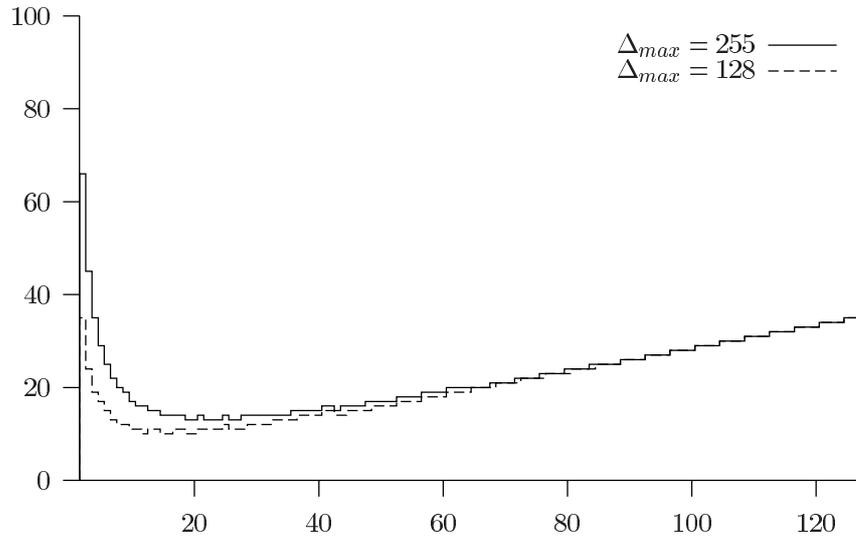
Ou, si l'on ne fait aucune hypothèse sur la valeur de Δ_{max} :

$$\left\lceil \frac{2^n - 1}{2X} \right\rceil + \left\lceil \frac{X}{4} \right\rceil + 1 \leq \mathbb{Q}_{max} \leq \left\lfloor \frac{2^n - 1}{2X} \right\rfloor + \left\lfloor \frac{X}{4} \right\rfloor + 2$$

La figure 7.2 montre le nombre de cycles maximum par échantillon en fonction de X pour un convertisseur 8 bits.

Le tableau suivant résume les valeurs de X qui minimisent le coût maximum.

¹L'étape est décrite aux lignes 2. et 8. du tableau de la section 3.2 (p. 69)

FIG. 7.2 - $\mathbb{Q}_{max}(X)$ pour $\Delta_{max} = 255$ et 128 (incrément-dépassement)

Valeurs de X qui minimisent le coût maximum	Valeur min de \mathbb{Q}_{max}
$\Delta_{max} = 255$	19, 20, 22, 23, 24, 26, 27
$\Delta_{max} = 128$	12, 15, 16, 19, 20

Dépassement-dépassement

Encore une fois, le calcul est équivalent au précédent avec cette fois-ci le nombre de cycles à l'échelle $\pm X$ divisé par deux.

On obtient :

$$\left\lceil \frac{\Delta_{max}}{4X} \right\rceil + \left\lceil \frac{X}{2} \right\rceil + 1 \leq \mathbb{Q}_{max} \leq \left\lfloor \frac{\Delta_{max}}{4X} \right\rfloor + \left\lfloor \frac{X}{2} \right\rfloor + 3$$

Ou, si l'on ne fait aucune hypothèse sur la valeur de Δ_{max} :

$$\left\lceil \frac{2^n - 1}{4X} \right\rceil + \left\lceil \frac{X}{2} \right\rceil + 1 \leq \mathbb{Q}_{max} \leq \left\lfloor \frac{2^n - 1}{4X} \right\rfloor + \left\lfloor \frac{X}{2} \right\rfloor + 3$$

La figure 7.3 montre le nombre de cycles maximum par échantillon en fonction de X pour un convertisseur 8 bits.

Le tableau suivant résume les valeurs de X qui minimisent le coût maximum.

Valeurs de X qui minimisent le coût maximum	Valeur min de \mathbb{Q}_{max}
$\Delta_{max} = 255$	10, 12
$\Delta_{max} = 128$	8, 10

1.3 Conclusion

Cette section a permis de borner le nombre maximal de cycles par échantillon pour chacun des algorithmes. Cette borne supérieure croît linéairement

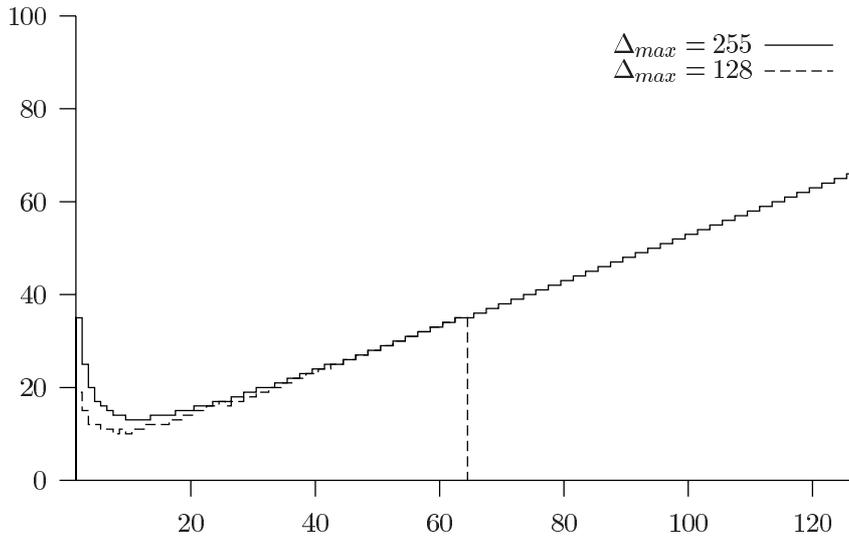


FIG. 7.3 – $\mathbb{Q}_{max}(X)$ pour $\Delta_{max} = 255$ et 128 (dépassement-dépassement)

avec la valeur de l'excursion du signal entre deux échantillons. Elle détermine la fréquence d'échantillonnage maximale admissible par les différentes architectures.

Le seuil de comparaison X des algorithmes double échelles influe sur ce maximum. Les résultats de simulation montrent que la fonction $\mathbb{Q}_{max}(X)$ qui représente le nombre maximal de cycles par échantillon en fonction du paramètre X atteint à plusieurs reprises une valeur minimum. Les valeurs de X pour lesquelles ce minimum est atteint garantissent la fréquence d'échantillonnage maximale.

2 Influence de la fréquence et de la résolution

Comme nous l'avons vu au chapitre 4 et plus haut dans ce chapitre, les nombres de cycles moyen et maximum des algorithmes d'estimation présentés dépendent beaucoup de la différence entre la valeur réelle du signal et de la valeur de départ de l'algorithme. Pour cette raison les performances dépendent de :

- la pente instantanée du signal si l'on prend comme valeur de départ la valeur de l'échantillon précédent,
- l'écart type des valeurs échantillonnées du signal en utilisant la valeur médiane,
- l'adéquation du signal au modèle statistique déterminé au chapitre précédent dans le cas de la valeur de départ "idéale".

Les deux premières conditions sont liées à la résolution dynamique. Ainsi, si l'on augmente la résolution, le nombre de cycles maximum (pire des cas) croît de manière linéaire ou sublinéaire.

D'autre part, la pente instantanée d'un signal est liée à sa fréquence, le nombre de cycles nécessaire aux algorithmes de recherche augmente donc en fonction de la fréquence du signal d'entrée.

Cette complexité linéaire par rapport aux paramètres résolution et fréquence destinent les convertisseurs présentés plutôt au domaine des basses résolutions et des basses fréquences, surtout si on les compare à la complexité logarithmique des CAS.

Un sixième algorithme de recherche peut être réalisé pour résoudre ce problème. Basé sur le détecteur à quatre comparateur, celui-ci utiliserait une approche dichotomique dans un premier temps pour réduire l'intervalle des possibilités avec une complexité logarithmique.

3 Résultat général

3.1 Méthode d'obtention des résultats

Cette section se veut le reflet des avantages et des inconvénients de chacun des algorithmes de recherche présentés au chapitre 4.

Ces algorithmes ont des performances différentes suivant le type de signal auquel ils sont appliqués (Signal aléatoire ou signal réel), la valeur de départ de la recherche² ou bien si l'on considère leurs performances moyennes ou le pire des cas.

La grandeur considérée dans toute cette section est le nombre moyen de cycles de conversion pour la quantification d'un échantillon, en effet cette grandeur rend compte de la rapidité (nombre de cycles moyens et nombre maximum de cycles par échantillon) ainsi que de la consommation du circuit (nombre moyen de cycles).

Nombre moyen de cycles par échantillon

Pour chaque extrait sonore [31, 32, 33] et pour chaque valeur de départ (valeur médiane, valeur de l'échantillon précédent, valeur "idéale" selon le modèle statistique calculé au 6.2), le nombre moyen de cycles par échantillon est calculé sur la totalité de l'extrait sonore considéré.

La même opération est appliquée aux signaux aléatoires gaussiens centrés (pour différents écarts types) et équiprobable. Cependant seule la valeur médiane est utilisée comme valeur de départ pour les signaux aléatoires, la prévision "idéale" ne s'appliquant pas à ce type de signaux, de même que pour la valeur de l'échantillon précédent.

Nombre maximal de cycles par échantillon

Le nombre maximal de cycles par échantillon ne dépend que de l'algorithme considéré, il correspond au pire des cas pour l'algorithme et son calcul a été présenté plus haut dans la section 1. Cependant, deux valeurs de Δ_{max} ont été retenues (255 et 128) correspondant à la plus grande différence possible entre l'estimation de départ et le signal réel. La valeur 128 correspond en particulier à la valeur médiane utilisée comme valeur de départ.

²cf. § 6.2 p.89

Choix du paramètre X

Les trois algorithmes complexes (incrément-incrément, incrément-dépassement, dépassement-dépassement) présentés à la section 4.3 sont paramétrés par leur valeur de comparaison supérieure X .

Ces algorithmes ont été développés pour minimiser le nombre maximum de cycles par échantillon. Dans cet esprit, seules les valeurs de X qui minimisent le nombre maximum de cycles par échantillon ont été utilisées dans les résultats qui suivent.

Ces valeurs dépendent de la différence maximale Δ_{max} entre la valeur estimée du signal et sa valeur réelle. Cette valeur de Δ_{max} est différente suivant la valeur de départ utilisée, elle est égale à 128 pour la valeur médiane et 255 pour les autres valeurs de départ. Conformément à la section 1 plus haut dans ce chapitre, les valeurs de X employées pour le calcul des résultats sont :

Algorithme	Valeur médiane	Valeur précédente ou Valeur "idéale"
incrément-incrément	7, 8, 9, 10	10, 11, 12, 13
incrément-dépassement	12, 15, 16, 19, 20	19, 20, 22, 23, 24, 26, 27
dépassement-dépassement	8, 10	10, 12

Après analyse des résultats, il s'avère que quel que soit le signal considéré, la valeur de X qui minimise le nombre moyen de cycles est unique. Elle est de plus égale à la valeur de X qui minimise le nombre maximum de cycles.

Le tableau précédent devient donc :

Algorithme	Valeur médiane	Valeur précédente ou Valeur "idéale"
incrément-incrément	7	10
incrément-dépassement	12	19
dépassement-dépassement	8	10

Ces valeurs représentent, pour chacun des algorithmes complexes, la valeur de la tension de comparaison supérieure X qui minimise à la fois le nombre moyen de cycles de recherche par échantillon et le nombre maximum de cycles par échantillon.

3.2 Critères d'efficacité, comparaison avec les convertisseurs à approximations successives.

Pour comparer les performances de chaque algorithme avec les convertisseurs à approximations successives, deux critères ont été retenus.

Le premier critère d'efficacité est le pourcentage défini par :

$$E_{\%} = 100 \cdot \frac{Q_{CAS} - Q_{alg}}{Q_{CAS}} = 100 \cdot \frac{8 - Q_{alg}}{8}$$

Ce critère est linéaire, est égal à 0% lorsque le nombre de cycles par échantillon est le même entre les deux approches, négatif lorsque les performances de l'algorithme considéré sont inférieures à celle de l'approche classique et positif lorsqu'elles sont supérieures.

On peut cependant noter qu'il existe une limite théorique du nombre minimum de cycles par échantillon. Cette limite est de 1 cycle, en effet, pour déterminer que la valeur du signal analogique est bien bornée à $\pm 1/2$ LSB au moins une comparaison est nécessaire.

Le critère $E_{\%}$ décrit ci-dessus est donc théoriquement borné par valeur supérieure avec :

$$E_{\%} \leq 100 \cdot \frac{8-1}{8} = 87,5\%$$

Ce critère reflète le gain en terme de consommation d'énergie (de la partie logique du circuit) si l'on considère que l'énergie dissipée dans un circuit logique est proportionnelle au nombre de cycles (voir par exemple [3]).

Le deuxième critère d'efficacité reflète le gain moyen en fréquence vis à vis de l'architecture à approximations successives. Il ne représente *pas* le véritable gain de rapidité³ et permet surtout de comparer la rapidité des algorithmes présentés entre eux.

$$E_f = \frac{Q_{CAS}}{Q_{alg}}$$

Là encore, la limite théorique s'applique :

$$E_f \leq \frac{Q_{CAS}}{1} = 8$$

3.3 Valeur moyenne du nombre de cycles par échantillon

Signaux réels

Le tableau 7.1 présente les résultats obtenus pour :

- l'échantillon de musique rythmée (**R**),
- l'échantillon de musique classique (**C**),
- l'échantillon de voix (**V**).

Pour chacun des algorithmes présentés, la valeur de départ est la valeur médiane.

Ces résultats sont illustrés par la figure 7.4 (haut).

Les résultats obtenus sur les signaux réels avec comme valeur de départ la valeur de l'échantillon précédent sont résumés dans le tableau 7.2

Ces résultats sont illustrés par la figure 7.4 (milieu), les barres en pointillés reprennent les résultats obtenus pour la valeur de départ médiane.

Enfin, les résultats obtenus avec la valeur de départ "idéale" sont présentés dans le tableau 7.3

Ces résultats sont illustrés par la figure 7.4 (bas), les barres en pointillés reprennent les résultats de la figure précédente.

Signaux aléatoires

Dans le cas des signaux aléatoires, la seule valeur de départ intéressante est la valeur médiane, en effet il s'agit de la seule à même de minimiser le nombre de cycles (Δ_{max} est alors borné à $\pm 2^{n-1}$).

Le tableau 7.4 ci-dessous résume les performances de chaque algorithme pour les signaux aléatoires suivants :

³En effet les temps de cycles de chaque architecture ne sont pas nécessairement comparables

Algorithme	Signal	X	Nombre de cycles moyen	$E\%$	E_f
Incréments	R	—	17,8981	-124 %	0,5
	C	—	5,9677	25 %	1,3
	V	—	7,2771	9 %	1,1
Dépassements	R	—	9,2028	-15 %	0,9
	C	—	3,2405	60 %	2,5
	V	—	3,8885	51 %	2,0
Inc.-inc.	R	7	5,5557	30 %	1,4
	C	7	4,2339	47 %	1,9
	V	7	4,2844	46 %	1,9
Inc.-dép.	R	12	4,1902	48 %	1,9
	C	12	3,5588	56 %	2,3
	V	12	3,7417	53 %	2,1
Dép.-dép.	R	8	4,3062	46 %	1,9
	C	8	3,4276	57 %	2,3
	V	8	3,5363	56 %	2,3

TAB. 7.1 – Nombre de cycles moyens – Signaux réels – Valeur médiane

Algorithme	Signal	X	Nombre de cycles moyen	$E\%$	E_f
Incréments	R	—	4,7829	40 %	1,7
	C	—	1,6387	80 %	4,9
	V	—	1,6389	80 %	4,9
Dépassements	R	—	2,6495	67 %	3,0
	C	—	1,1243	86 %	7,1
	V	—	1,1498	86 %	7,0
Inc.-inc.	R	10	4,2360	47 %	1,9
	C	10	1,6397	80 %	4,9
	V	10	1,6281	80 %	4,9
Inc.-dép.	R	19	4,3717	45 %	1,9
	C	19	3,3578	58 %	2,4
	V	19	3,0087	62 %	2,7
Dép.-dép.	R	10	3,3170	59 %	2,4
	C	10	2,4016	70 %	3,3
	V	10	2,2011	73 %	3,6

TAB. 7.2 – Nombre de cycles moyens – Signaux réels – valeur précédente

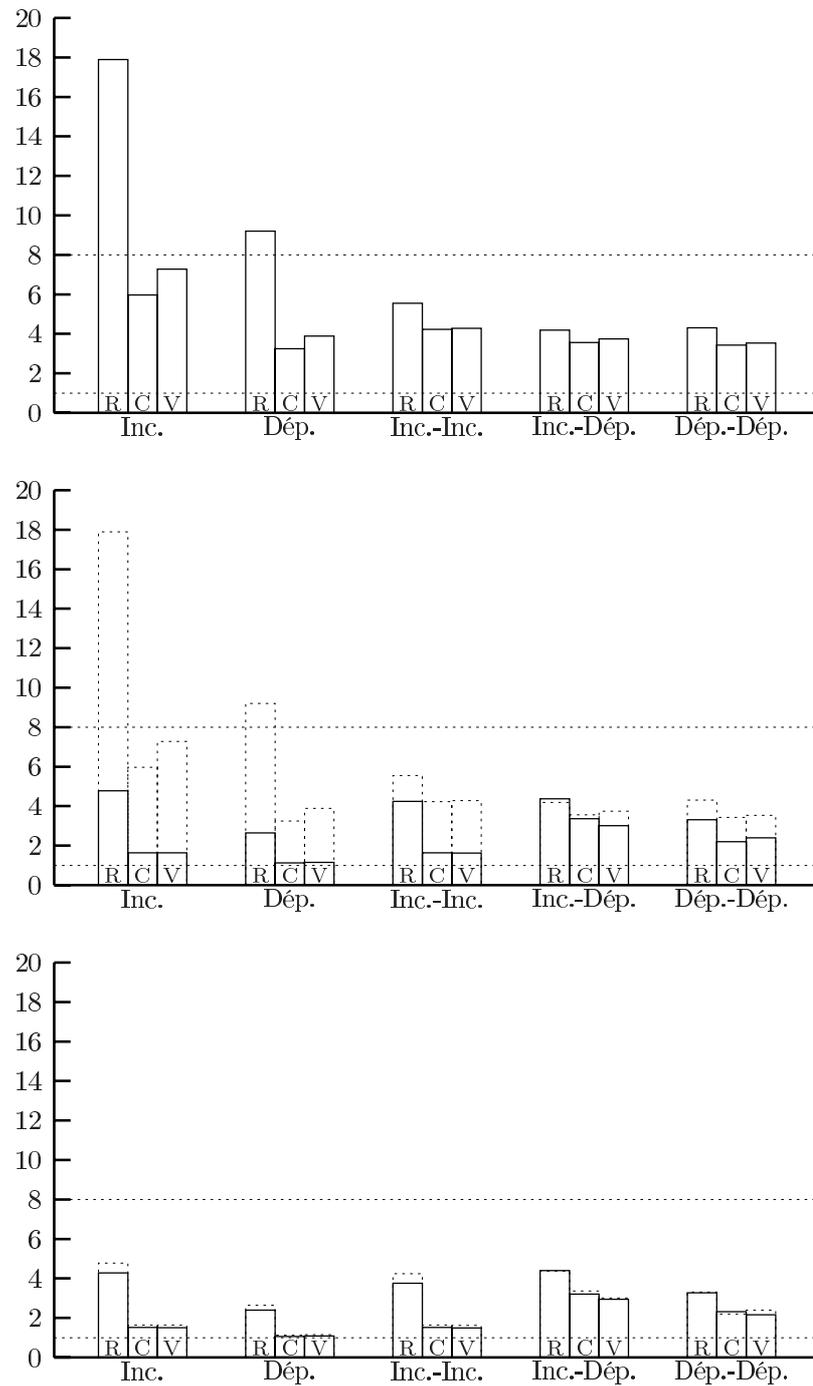


FIG. 7.4 – Nombre moyen de cycles par échantillon pour les échantillons musicaux pour chaque algorithme. Valeur de départ : valeur médiane (haut), valeur de l'échantillon précédent (milieu), Meilleure valeur selon le modèle statistique (bas). (R) Musique rythmée, (C) Musique classique, (V) Échantillon de voix

Algorithme	Signal	X	Nombre de cycles moyen	$E_{\%}$	E_f
Incréments	R	—	4,2751	47 %	1,9
	C	—	1,5127	81 %	5,3
	V	—	1,5081	81 %	5,3
Dépassements	R	—	2,3956	70 %	3,3
	C	—	1,0634	87 %	7,5
	V	—	1,0842	86 %	7,4
Inc.-inc.	R	10	3,7621	53 %	2,1
	C	10	1,5127	81 %	5,3
	V	10	1,4986	81 %	5,3
Inc.-dép.	R	19	4,4011	45 %	1,8
	C	19	3,2012	60 %	2,5
	V	19	2,9385	63 %	2,7
Dép.-dép.	R	10	3,2714	59 %	2,5
	C	10	2,3177	71 %	3,5
	V	10	2,1609	73 %	3,7

TAB. 7.3 – Nombre de cycles moyens – Signaux réels – valeur de départ “idéale”

- Signal aléatoire équiprobable (**E**).
- Signal gaussien centré d’écart type 10 (**10**).
- Signal gaussien centré d’écart type 60 (**60**).
- Signal gaussien centré d’écart type 110 (**110**).

Algorithme	Signal	X	Nombre de cycles moyen	$E_{\%}$	E_f
Incréments	E	—	64,9930	-712 %	0,1
	110	—	44,1449	-452 %	0,2
	60	—	24,9347	-212 %	0,3
	10	—	4,9824	38 %	1,6
Dépassements	E	—	32,7466	-309 %	0,2
	110	—	22,3226	-179 %	0,4
	60	—	12,7173	-59 %	0,6
	10	—	2,7413	66 %	2,9
Inc.-inc.	E	7	9,0300	-13 %	0,9
	110	7	7,5645	5 %	1,1
	60	7	6,1947	23 %	1,3
	10	7	4,4322	45 %	1,8
Inc.-dép.	E	12	6,2184	22 %	1,3
	110	12	5,3602	33 %	1,5
	60	12	4,5533	43 %	1,8
	10	12	3,4881	56 %	2,3
Dép.-dép.	E	8	5,8862	26 %	1,4
	110	8	5,2437	35 %	1,5
	60	8	4,6453	42 %	1,7
	10	8	3,3223	59 %	2,4

TAB. 7.4 – Nombre de cycles moyens – Signaux Aléatoires – valeur de départ médiane

Ces résultats sont illustrés par la figure 7.5 (Attention, l'échelle a changé par rapport au cas réel).

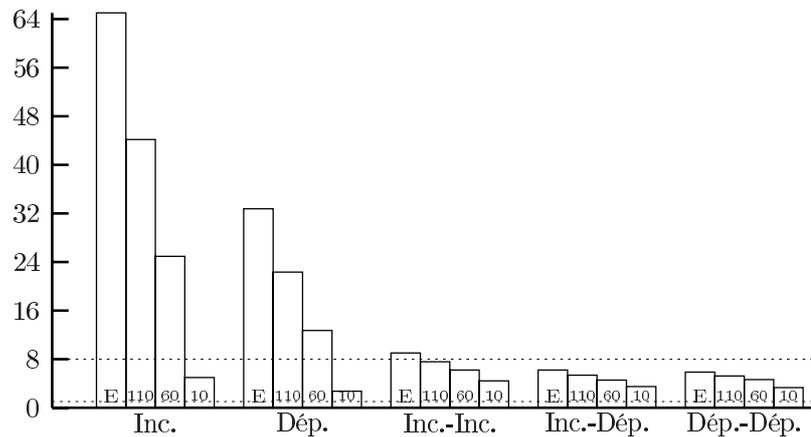


FIG. 7.5 – Nombre moyen de cycles par échantillon pour le hasard équiprobable (E) et gaussien centré d'écart types (110), (60) et (10). Valeur de départ : valeur médiane.

3.4 Valeur maximale du nombre de cycles par échantillon

Le tableau 7.5 et la figure 7.6 illustrent le nombre de cycles maximum par échantillon pour chacun des algorithmes avec $\Delta_{max} = 255$ (valeur de départ "idéale" ou valeur précédente) et 128 (valeur de départ médiane).

Algorithme	Δ_{max}	X	Nombre maximal de cycles	$E\%$	E_f
Incréments	255	—	255	-3 088 %	0,03
	128	—	128	-1 500 %	0,06
Dépassements	255	—	128	-1 500 %	0,06
	128	—	64	-700 %	0,1
Inc.-inc.	255	10	23	-188 %	0,4
	128	7	17	-113 %	0,5
Inc.-dép.	255	19	13	-63 %	0,6
	128	12	10	-25 %	0,8
Dép.-dép.	255	10	13	-63 %	0,6
	128	8	10	-25 %	0,8

TAB. 7.5 – Nombre de cycles maximal par échantillon

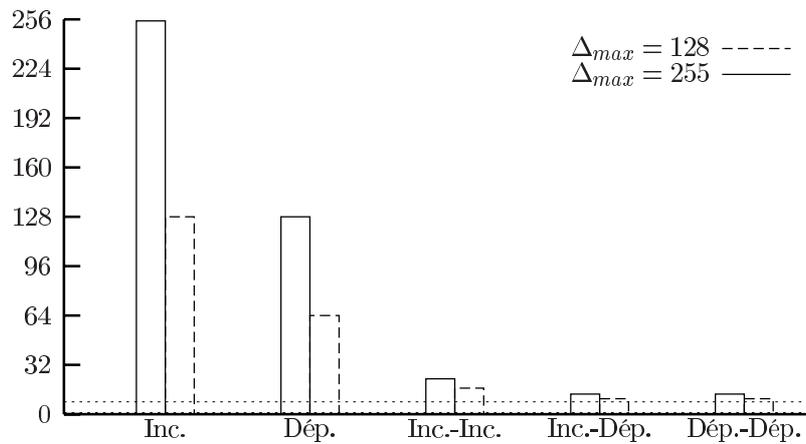


FIG. 7.6 – Nombre de cycles maximal pour les différents algorithmes

4 Analyse des résultats

Le résultat des simulations que nous venons de présenter concerne deux facteurs distincts.

- Le nombre moyen de cycles élémentaires par échantillon. Ce critère est lié aux notions de consommation et de fréquence moyenne d'échantillonnage.

Il est proportionnel au gain d'énergie d'une architecture à temps régulier⁴, ou, pour le cas d'une architecture à temps irrégulier à la fréquence moyenne des échantillons.

- Le nombre maximal de cycles élémentaires par échantillon. Ce nombre (associé à la durée d'un cycle) définit la fréquence maximum d'une architecture à temps régulier. Il est aussi lié à la fréquence de reconstruction maximum pour le cas des échantillons irréguliers et donc à la fréquence maximum admissible pour le signal par un convertisseur basé sur l'architecture à temps irrégulier.

4.1 Analyse des résultats des signaux réels

La valeur de départ "idéale" ne semble pas vraiment justifier les contraintes liées à son intégration

L'analyse des résultats pour les trois valeurs de départ présentées figure 7.4 fait apparaître un gain important du nombre moyen de cycles entre la valeur médiane d'une part et les deux autres prévisions d'autre part.

Par contre, ce qui n'était pas évident au départ, la valeur de prévision dite idéale n'offre que peu de gain de performance vis à vis d'une solution bien plus facile à mettre en œuvre : conserver la valeur précédente comme valeur de départ de la recherche de l'échantillon en cours.

Ceci s'explique par la grande corrélation qui existe entre deux échantillons successifs d'un signal audio (surtout si la cadence d'échantillonnage est élevée). Cela n'est pas nécessairement le cas pour tout les types de signaux⁵ réels, les électrocardiogrammes par exemple montreraient à notre avis un gain important vis à vis des autres approches.

La palme de la rapidité moyenne

L'algorithme, de poursuite par dépassement, pourtant simple, obtient les meilleures performances moyennes pour le cas des signaux réels en frôlant la limite théorique de 1 cycle par échantillon (1,06 cycles par échantillon dans le cas de la musique classique, valeur de départ idéale).

Ce résultat est confirmé sur deux des trois échantillons sonores considérés (1,15 cycles par échantillon au maximum) et n'est pas beaucoup plus élevé dans le cas d'un signal à forte variance : la musique rythmée (2,65 cycles par échantillon maximum dans ce cas).

Ce résultat est fortement compensé par le fait que la valeur maximale de ce nombre de cycles est de 2^{n-1} . Pour un convertisseur 8 bits, il est possible qu'il faille 128 cycles pour quantifier un seul échantillon. Cette limite bride la fréquence maximale admissible du signal.

Malgré cette limite, pour le cas de l'architecture à temps régulier présentée au chapitre 5, le temps de repos du système est d'autant plus grand. Ainsi, en supposant que N_{on} ⁶ soit de l'ordre d'une dizaine de cycles, la fraction du temps où le système est en mode basse consommation (source d'alimentation coupées)

⁴Voir le chapitre 5.

⁵Et c'est certainement ici que nos choix en matière de signaux de test montre ses limites

⁶Le nombre de cycles nécessaire au "réveil" du système (cf. page 77)

représente environ :

$$\frac{128 - 10 - 1.06}{128} \approx 91\%$$

la consommation est diminuée environ d'un facteur dix.

Performances des cinq algorithmes présentés vis à vis du CAS

En omettant la valeur de départ médiane, on constate que tous les algorithmes présentent un nombre de cycles moyens inférieur au cas du convertisseur à approximations successives équivalent.

Par contre, la figure 7.6 fait apparaître que tous les algorithmes présentés ont un nombre maximum de cycles par échantillon supérieur à celui du CAS.

Les algorithmes complexes (basés sur le détecteur à quatre comparateurs) ont de meilleures performances à ce sujet. C'était prévisible étant donné qu'il ont été conçus pour cette raison. L'écart est relativement faible pour ces algorithmes, en particulier, dans le cas de l'algorithme dépassement-dépassement les 37% d'augmentation du nombre maximal de cycles sont compensés par les gains de 59 à 73% réalisés sur le nombre de cycles moyens.

4.2 Analyse des résultats des signaux aléatoires

L'analyse des résultats pour les signaux aléatoires (synthétisés par la figure 7.5) montre que pour chacun des algorithmes, le nombre moyen de cycles par échantillon est à peu près proportionnel à l'écart type de la loi gaussienne.

Chaque algorithme n'a cependant pas le même rapport cycle moyens / écart type, en ce sens, les algorithmes complexes sont avantagés vis à vis des deux algorithmes simples.

Ainsi, pour les faibles variances, les algorithmes simples restent valides mais les fortes variances ainsi que le hasard équiprobable requièrent les algorithmes les plus complexes.

En l'occurrence, la meilleure adaptabilité aux signaux aléatoires proposés revient à l'algorithme dépassement-dépassement qui reste plus performant en terme de nombre moyen de cycles par rapport au CAS même dans le cas d'un signal équiprobable.

5 Conclusion

La démonstration d'un gain important en terme de nombre moyen de cycles de conversion par échantillon pour les architectures développées dans ce travail de thèse a été faite dans ce chapitre.

Ce gain peut être transformé en une économie d'énergie potentiellement importante pour le cas d'une architecture à temps régulier et d'une augmentation de la fréquence admissible du signal (dans les limites imposées par la théorie de l'échantillonnage généralisé) pour le cas des autres architectures.

Parmi les cinq algorithmes d'estimation présentés, trois ont retenu notre attention.

- L'algorithme par incréments pour sa facilité de mise en œuvre et ses bonnes performances dans le cas des signaux sonores.

- L'algorithme par dépassement, parce qu'il approche la limite théorique de un cycle par échantillon pour deux des trois extraits sonores sélectionnés. Avec deux comparateurs seulement, cet algorithme approche les performances d'un convertisseur flash 8 bits muni de 255 comparateurs.
- L'algorithme dépassement-dépassement pour son adaptabilité à tous les signaux de tests sélectionnés, qu'ils soient réels ou aléatoires.

Chapitre 8

Conclusion

Le principe d'une boucle analogique numérique verrouillée sur l'amplitude permettant la quantification d'un signal a été présenté. Cette boucle est basée sur un détecteur d'erreur couplé à un estimateur dont le rôle est d'ajuster la valeur quantifiée du signal en réponse au signal d'erreur du détecteur.

Deux principes de détecteurs ont été proposés sur lesquels reposent cinq algorithmes de quantification du signal.

La particularité d'une telle boucle est d'effectuer la quantification en un nombre variable de cycles élémentaires. Il n'est dès lors pas possible de parler de nombre de cycles par échantillon. C'est pourquoi les performances en termes de rapidité ou de consommation se rapportent à des nombres de cycles maximum et moyen.

Basés sur cette boucle analogique numérique, trois architectures de conversion analogique numérique ont été présentées. Ces trois architectures diffèrent par leurs modèles temporels.

- La première architecture produit des échantillons à instants réguliers. La période d'échantillonnage est basée sur le nombre de cycles maximum de l'estimateur employé. Cette période, basée sur le pire des cas, laisse de nombreux cycles d'inaction qui sont mis à profit pour entrer dans un mode basse consommation à des fins d'économie d'énergie.
- La deuxième architecture produit des échantillons à instants irréguliers. Ces instants sont des multiples de la période de l'horloge de cadencement des cycles internes. Le but de cette architecture est d'augmenter la résolution temporelle des échantillons. En s'appuyant sur la théorie de l'échantillonnage irrégulier, les échantillons produits permettent la reconstruction du signal de fréquence plus élevée à ce qui serait normalement admissible.
- La troisième architecture est basée sur la poursuite à temps continu du signal. Dès que le signal passe par les valeurs de comparaison du détecteur, un échantillon est produit. Il s'agit de l'échantillonnage au passage par valeurs ou échantillonnage en amplitude. L'échantillon produit est ensuite daté par lecture d'un compteur. Il s'agit d'une quantification temporelle.

La valeur moyenne du nombre de cycles de recherche par échantillon dépend de la statistique du signal. Pour cette raison, le nombre moyen de cycles de conversion par échantillon peut être diminué par le choix approprié de la valeur initiale de la recherche. La modélisation de cette valeur de départ optimale a été réalisée pour le cas des signaux sonores.

Les résultats de simulation de tous les algorithmes font apparaître un assez fort gain au niveau du nombre moyen de cycles par rapport à un convertisseur à approximations successives équivalent. Un des cinq algorithmes présentés frôle même la limite théorique de un cycle par échantillon (1,06 cycles). Il atteint ainsi, avec deux comparateurs et sur deux des trois signaux sonores considérés les performances d'un convertisseur flash muni de 255 comparateurs.

Trois des cinq algorithmes d'estimation ont retenu notre attention :

- L'algorithme par incrément pour sa facilité de mise en œuvre et ses bonnes performances dans le cadre des signaux sonores.
- L'algorithme par dépassement qui, malgré sa faible complexité, approche les performances d'un convertisseur flash équivalent.
- L'algorithme par dépassement-dépassement pour son adaptabilité à tous les types de signaux et son faible nombre maximum de cycles.

Les perspectives ouvertes par ce travail concernent principalement deux points.

- L'amélioration des algorithmes d'estimation. Les cinq algorithmes présentés sont des exemples d'estimateurs de la valeur du signal. Malgré leurs bonnes performances en terme de nombre moyens de cycles par échantillons, leur complexité linéaire les contraint aux basses résolutions. D'autres algorithmes de complexité logarithmique peuvent être envisagés pour atteindre de plus hautes résolutions.
- L'architecture auto-séquentielle à temps continu présentée au chapitre 5 conserve toute l'information connue par la boucle sous la forme d'échantillons. Ceci permet théoriquement d'obtenir une meilleure résolution temporelle et dynamique par le biais d'un interpolateur. Un tel interpolateur fait d'ailleurs l'objet d'études au sein du laboratoire TIMA/CIS.

Quatrième partie

Annexes

Annexe A

Distribution de probabilité des échantillons sonores

Les pages suivantes illustrent la distribution statistique de chacun des échantillons sonores utilisés pour les calculs des chapitres 6 et 7.

Pour chaque extrait sonore considéré, les courbes présentées illustrent l'efficacité des trois choix de valeurs initiales de conversion :

- Valeur médiane.
- Valeur de l'échantillon précédent.
- Valeur "idéale".

Chaque courbe représente la distribution de probabilité de l'écart de la valeur du signal à cette valeur initiale. Pour une efficacité optimale, la probabilité doit être maximale aux valeurs où le nombre de cycles de recherche par échantillon est minimal, c'est à dire autour de l'origine.

On constate dans les courbes présentées, que ceci est bien le cas, la distribution de probabilité est maximisée à l'origine pour les valeurs de départ "idéale" et valeur précédente.

1 Musique Rhytmée

1.1 Valeur Médiane

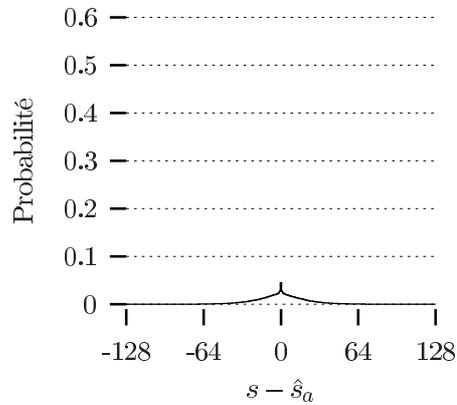


FIG. A.1 – Distribution de probabilité de l'écart du signal à la médiane

1.2 Valeur Précédente

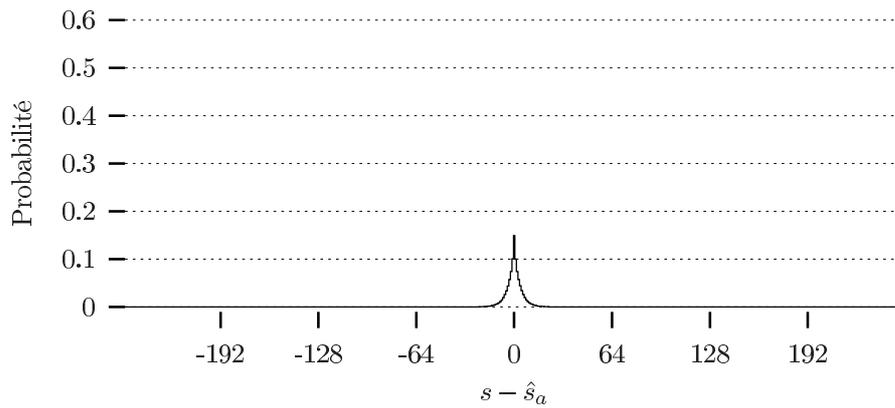


FIG. A.2 – Distribution de probabilité de l'écart du signal à sa valeur précédente

1.3 Valeur "Idéale"

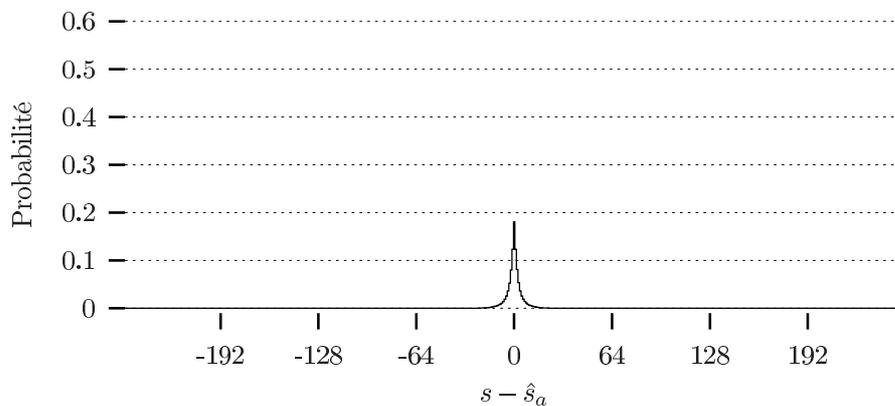


FIG. A.3 – Distribution de probabilité de l'écart du signal à la prévision "idéale"

2 Musique Classique

2.1 Valeur Médiane

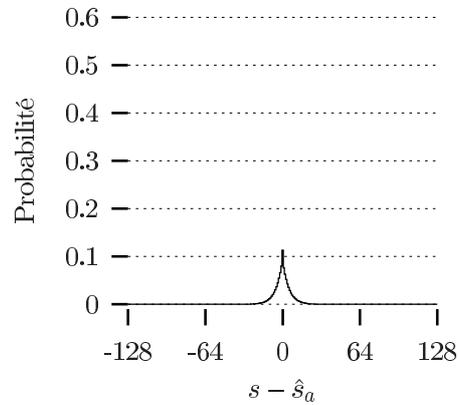


FIG. A.4 – Distribution de probabilité de l'écart du signal à la médiane

2.2 Valeur Précédente

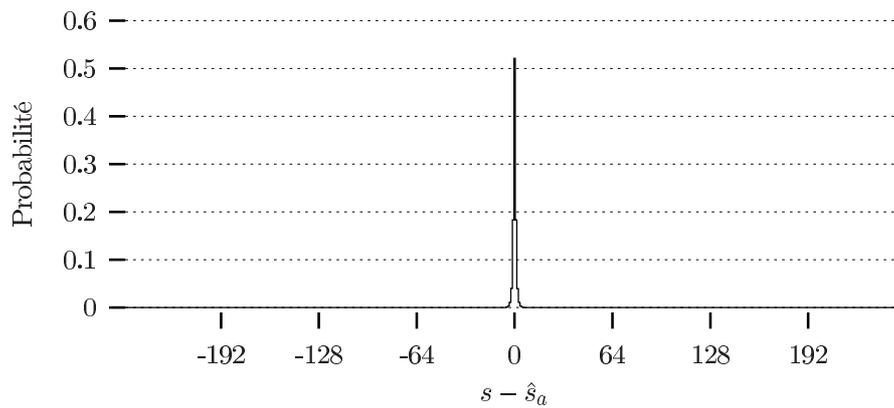


FIG. A.5 – Distribution de probabilité de l'écart du signal à sa valeur précédente

2.3 Valeur "Idéale"

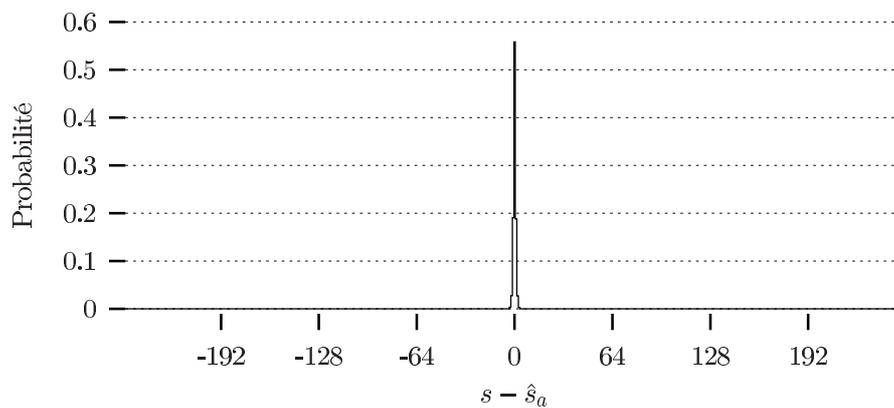


FIG. A.6 – Distribution de probabilité de l'écart du signal à la prévision "idéale"

3 Voix

3.1 Valeur Médiane

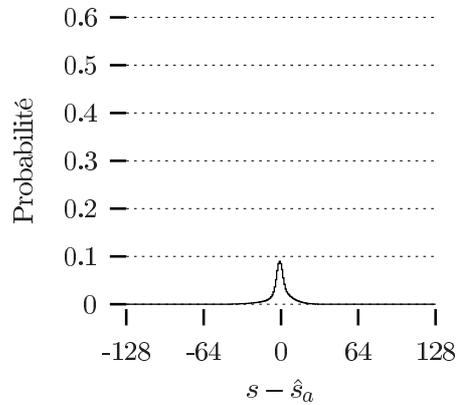


FIG. A.7 – Distribution de probabilité de l'écart du signal à la médiane

3.2 Valeur Précédente

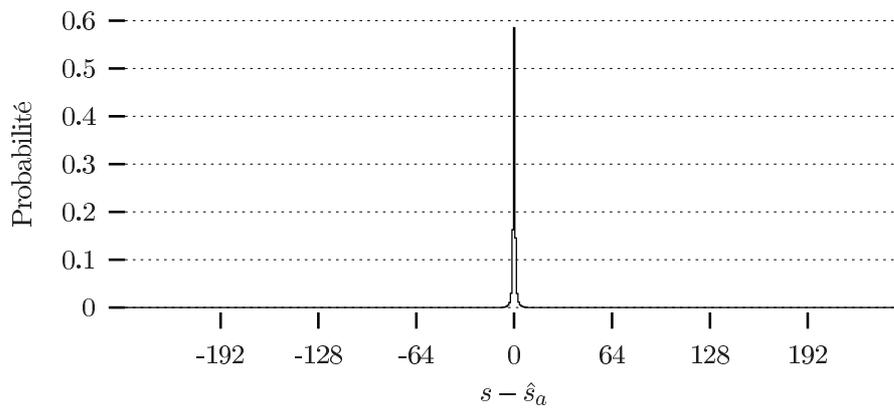


FIG. A.8 – Distribution de probabilité de l'écart du signal à sa valeur précédente

3.3 Valeur "Idéale"

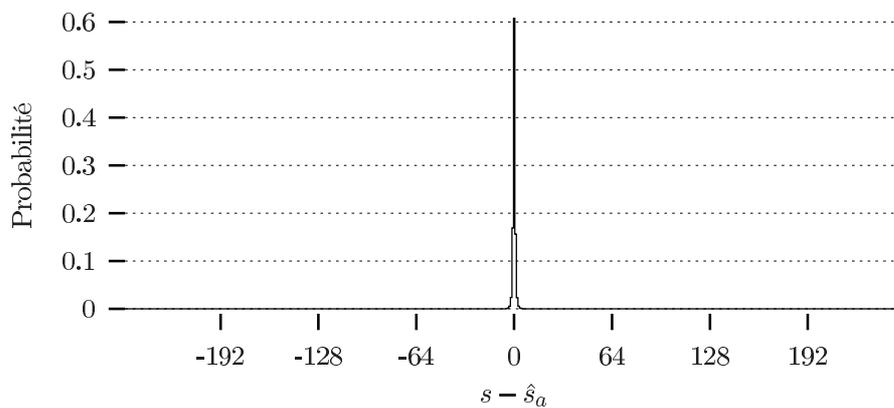


FIG. A.9 – Distribution de probabilité de l'écart du signal à la prévision "idéale"

Annexe B

Distribution de probabilité d'un signal gaussien quantifié

Une variable aléatoire gaussienne réelle de moyenne m et de variance σ a une densité de probabilité $f(x)$ définie par :

$$\forall x \in \mathbb{R}, \quad f(x) = \frac{1}{\sigma\sqrt{2\pi}} \exp \left[-\frac{1}{2} \left(\frac{x-m}{\sigma} \right)^2 \right]$$

Nous posons $p(\underline{s} = x)$ la probabilité que le signal quantifié \underline{s} ait la valeur x :

$$\forall x \in [0, 2^n - 1], \quad p(\underline{s} = x) = \frac{\int_{x-1/2}^{x+1/2} f(x) dx}{\int_{-1/2}^{2^n-1/2} f(t) dt} = \frac{g(x-1/2, x+1/2)}{g(-1/2, 2^n-1/2)} \quad (\text{B.1})$$

Nous nous proposons de simplifier cette expression en transformant la fonction $g(x_1, x_2)$.

$$g(x_1, x_2) = \int_{x_1}^{x_2} e^{-\left(\frac{t-m}{\sigma\sqrt{2}}\right)^2} dt \quad (\text{B.2})$$

En posant le changement de variable

$$\begin{aligned} u &= \frac{t-m}{\sigma\sqrt{2}} \\ du &= \frac{dt}{\sigma\sqrt{2}} \end{aligned} \quad (\text{B.3})$$

et en introduisant B.3 dans l'équation B.2, on obtient

$$\begin{aligned} g(x_1, x_2) &= \sigma\sqrt{2} \int_{\frac{x_1-m}{\sigma\sqrt{2}}}^{\frac{x_2-m}{\sigma\sqrt{2}}} e^{-u^2} du \\ g(x_1, x_2) &= \sigma\sqrt{2} \left(\int_0^{\frac{x_2-m}{\sigma\sqrt{2}}} e^{-u^2} du - \int_0^{\frac{x_1-m}{\sigma\sqrt{2}}} e^{-u^2} du \right) \end{aligned} \quad (\text{B.4})$$

Nous introduisons $\text{erf}(x)$ la fonction d'erreur définie par

$$\forall x \geq 0, \quad \text{erf}(x) = \frac{2}{\sqrt{\pi}} \int_0^x e^{-u^2} du \quad (\text{B.5})$$

La fonction e^{-u^2} est paire, d'où

$$\forall x \in \mathbb{R}, \quad \int_0^x e^{-u^2} du = \int_{-x}^0 e^{-u^2} du = - \int_0^{-x} e^{-u^2} du$$

On pose $\text{gerf}(x)$ la généralisation de $\text{erf}(x)$ à \mathbb{R} définie par :

$$\forall x \in \mathbb{R}, \quad \text{gerf}(x) = \frac{2}{\sqrt{\pi}} \int_0^x e^{-u^2} du = \text{sgn}(x) \frac{2}{\sqrt{\pi}} \int_0^{|x|} e^{-u^2} du$$

Et enfin, puisque $|x| \geq 0$

$$\forall x \in \mathbb{R}, \quad \text{gerf}(x) = \text{sgn}(x) \text{erf}(|x|) \quad (\text{B.6})$$

Quel que soit le signe de x , $\text{gerf}(x)$ conserve le même sens que $\text{erf}(x)$, il s'agit de l'intégrale d'une gaussienne centrée réduite entre 0 et x .

En introduisant B.6 dans B.4, on obtient :

$$\begin{aligned} g(x_1, x_2) &= \frac{\sigma\sqrt{\pi}}{\sqrt{2}} \left(\text{gerf} \left(\frac{x_2 - m}{\sigma\sqrt{2}} \right) - \text{gerf} \left(\frac{x_1 - m}{\sigma\sqrt{2}} \right) \right) \\ g(x_1, x_2) &= \frac{\sigma\sqrt{\pi}}{\sqrt{2}} \left(\text{sgn}(x_2 - m) \text{erf} \left(\left| \frac{x_2 - m}{\sigma\sqrt{2}} \right| \right) - \text{sgn}(x_1 - m) \text{erf} \left(\left| \frac{x_1 - m}{\sigma\sqrt{2}} \right| \right) \right) \end{aligned} \quad (\text{B.7})$$

Et enfin, on peut écrire la probabilité que le signal quantifié \underline{s} ait la valeur x en substituant le numérateur et le dénominateur de B.1 par B.7 :

$$\forall x \in [0, 2^n - 1], \quad p(\underline{s} = x) = \frac{\text{sgn} \left(x + \frac{1}{2} - m \right) \text{erf} \left(\left| \frac{x + 1/2 - m}{\sigma\sqrt{2}} \right| \right) - \text{sgn} \left(x - \frac{1}{2} - m \right) \text{erf} \left(\left| \frac{x - 1/2 - m}{\sigma\sqrt{2}} \right| \right)}{\text{sgn} \left(-\frac{1}{2} - m \right) \text{erf} \left(\left| \frac{2^n - 1/2 - m}{\sigma\sqrt{2}} \right| \right) - \text{sgn} \left(2^n - \frac{1}{2} - m \right) \text{erf} \left(\left| \frac{-1/2 - m}{\sigma\sqrt{2}} \right| \right)} \quad (\text{B.8})$$

Où, plus simplement :

$$\forall x \in [0, 2^n - 1], \quad p(\underline{s} = x) = \frac{\text{gerf} \left(\frac{x + 1/2 - m}{\sigma\sqrt{2}} \right) - \text{gerf} \left(\frac{x - 1/2 - m}{\sigma\sqrt{2}} \right)}{\text{gerf} \left(\frac{2^n - 1/2 - m}{\sigma\sqrt{2}} \right) - \text{gerf} \left(\frac{-1/2 - m}{\sigma\sqrt{2}} \right)} \quad (\text{B.9})$$

Les figures B.1 et B.2 montrent les densités de probabilité gaussienne de moyenne $m = 16$ et de variances respectives 3 et 0.5 ainsi que la probabilité du signal de répartition gaussienne quantifié sur 5 bits.

L'équation B.9 permet l'identification d'un signal gaussien quantifié. En l'occurrence, cette équation nous a permis de déterminer formellement que les signaux sonores utilisés pour les tests n'étaient pas identifiables à des signaux gaussiens.

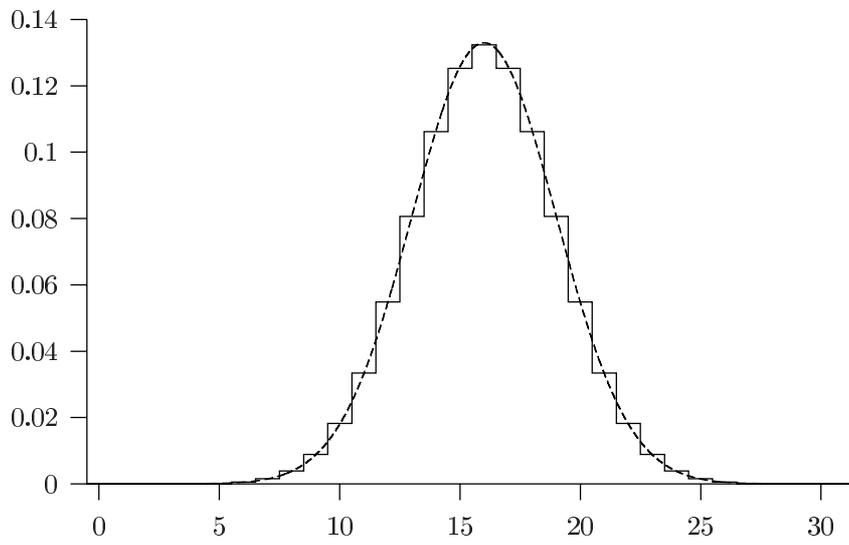


FIG. B.1 – Densité de probabilité gaussienne [$m = 16, \sigma = 3$] et probabilité du signal quantifié

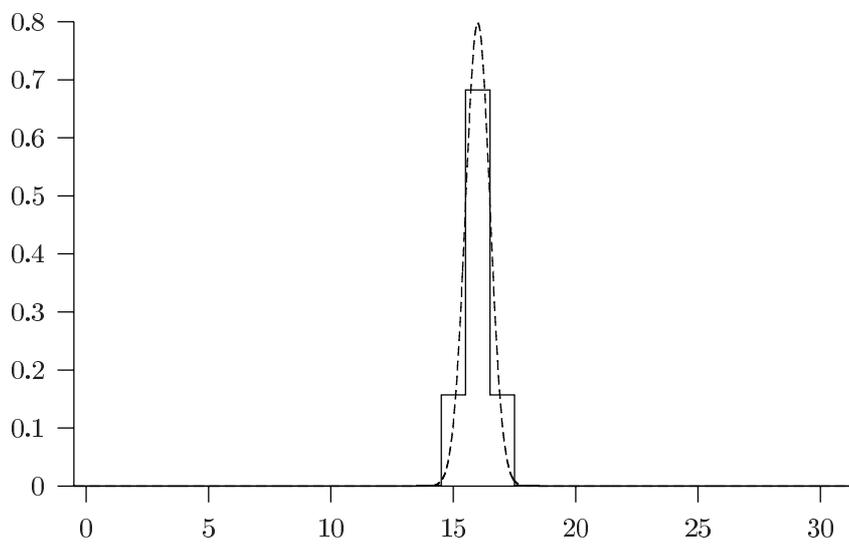


FIG. B.2 – Densité de probabilité gaussienne [$m = 16, \sigma = 0.5$] et probabilité du signal quantifié

Annexe

Bibliographie

Domaine de la Logique Asynchrone

Introduction à la logique asynchrone

- [1] M. RENAUDIN. “Asynchronous circuits and systems : a promising design alternative”. *Microelectronic Engineering*, 2000, vol. 54, n° 1-2, pp. 133–149.
- [2] M. RENAUDIN, F. ROBIN et P. VIVET. “Asynchronisme et adéquation algorithmique architecture”. *Traitement du Signal*, 1997, vol. 14, n° 6, pp. 589–604.
- [3] A. MARTIN, A. LINES, R. MANOHAR *et al.* “The design of an Asynchronous MIPS R3000 Microprocessor”. *In : 17th Conference on Advanced Research in VLSI (ARVLSI'97)*, 1997. IEEE.

Conversion analogique numérique utilisant la logique asynchrone

- [4] E. ALLIER, L. FESQUET, M. RENAUDIN *et al.* “Low-Power Asynchronous A/D Conversion”. *In : 12th International Workshop on Power And Timing Modeling, Optimization and Simulation (PATMOS)*, Septembre 2002.
- [5] D. J. KINNIMENT, A. V. YAKOVLEV et B. GAO. “Synchronous and Asynchronous A-D Conversion”. *IEEE Transactions on VLSI systems*, avril 2000, vol. 8, n° 2, pp. 217–219.
- [6] D. J. KINNIMENT, A. V. YAKOVLEV, B. GAO *et al.* “Towards Asynchronous A-D Conversion”. Rap. Tech. TR 615, Department of Computing Science, Université de Newcastle, 1997. [<http://www.cs.ncl.ac.uk/research/trs/abstracts/615.html>]. (Dernière consultation : Octobre 2002).
- [7] D. J. KINNIMENT, A. V. YAKOVLEV, B. GAO *et al.* “Towards Asynchronous A-D Conversion”. *In : Fourth International Symposium on Advanced Research in Asynchronous Circuits and Systems*, mars 1998, Async'98. IEEE Computer Society Press.

Théorie de l'échantillonnage

Échantillonnage régulier

- [8] D. SLEPIAN, éditeur. "Key papers in the development of information theory". IEEE press, 1974. Pagination multiple.
- [9] C. SHANNON. "Communications in the presence of noise". *In : Proc. IRE*, 1949, vol. 37. Fac-similé tiré de [8].
- [10] F. DE COULON. "Théorie et traitement des signaux", vol. 6 *Traité d'Électricité*. 3ème éd. Presses polytechniques et universitaires romandes, 1996. Pagination multiple.

Échantillonnage irrégulier

- [11] A. ALDROUBI et K. GRÔCHENIG. "Non-Uniform Sampling and Reconstruction in Shift-Invariant Spaces". *In : International Conference of Computational Harmonic Analysis (ICCHA'01)*, Juin 2001. [<http://www.math.vanderbilt.edu/~aldroubi/preprints.html>]. (Dernière consultation : Octobre 2002).
 - [12] "Digital Alias-free Signal Processing". [<http://www.edi.lv/dasp-web/>]. (Dernière consultation : novembre 2001).
 - [13] L. FONTAINE. "Traitement des Signaux à Échantillonnage irrégulier, Application au suivi temporel de paramètres cardiaques". Thèse de Doctorat, Institut National Polytechnique de Lorraine (INPL) – Centre de Recherche en Automatique de Nancy (CRAN), Novembre 1999.
 - [14] R. J. MARTIN. "Irregularly Sampled Signals: Theories and Techniques for Analysis". Thèse de Doctorat, University College London, 1998. [<http://citeseer.nj.nec.com/martin98irregularly.html>]. (Dernière consultation : Octobre 2002).
 - [15] J. ROMERO et E. I. PLOTKIN. "Nonuniform Sampling Based on the Use of Root Loci of Orthogonal Polynomials". *In : 1995 Workshop on Sampling Theory and Applications* [20], pp. 49–54.
-
- [16] M. I. KADEC. "The exact value of the Paley-Wiener constant". *Soviet. Math. Doklady*, 1964, , n° 5, pp. 559–561. *cité dans* [14, 18].
 - [17] J. C. R. LICKLIDDER et I. POLLACK. "Effects of Differentiation, Integration, and Infinite Peak Clipping Upon The Intelligibility of Speech". *Journal Of The Acoustical Society Of America*, 1948, vol. 20, n° 1, pp. 42–51. *cité dans* [27].

Échantillonnage généralisé

- [18] A. J. JERRI. "The Sampling Expansion – A Tutorial and Sampling for the Continuous Wavelet Transform". *In : 1995 Workshop on Sampling Theory and Applications* [20], pp. 1–15.
- [19] G. NASRI-ROUDSARI. "Sampling Expansions of Chebychev and Legendre Functions". *In : 1995 Workshop on Sampling Theory and Applications* [20], pp. 146–149.

- [20] SampTA'95. "1995 Workshop on Sampling Theory and Applications". Institute of Electronics and Computer Science, 14, Dzerbenes str., Riga, LV1006, Latvia, septembre 1995.
- [21] A. I. ZAYED. "A Generalization of Kramer's Sampling Theorem". In : 1995 Workshop on Sampling Theory and Applications [20], pp. 108–112.
-
- [22] H. P. KRAMER. "A Generalized Sampling Theorem". *J. Math. Phys.*, 1959, , n° 38, pp. 68–72. *cité dans [14, 18].*
- [23] F. MARVASTI. "Advanced topics in Shannon sampling and interpolation theory", chap. Nonuniform sampling. Springer-Verlag, 1993. ISBN 0-387-97906-9, pp. 121–183. *cité dans [14, 18].*

Conversion analogique numérique

Approche classique

- [24] L. ALACOQUE, M. RENAUDIN, N. ABOUCHI *et al.* "Boucle analogique numérique verrouillée sur l'amplitude". In : *3ème colloque sur le Traitement Analogique de l'Information, du Signal et ses Applications*, septembre 2002, TAISA. Paris. [<http://www.taisa2002.org/>]. (Dernière consultation : Octobre 2002).
- [25] M. WALTARI et K. A. I. HALONEN. "1-V 9-Bit Pipelined Switched-Opamp ADC". *IEEE Journal of Solid-State Circuits*, janvier 2001, vol. 36, n° 1, pp. 129–134.
- [26] M. WALTARI et K. HALONEN. "An 8-bit Low-Voltage Pipelined ADC Utilizing Switched-Opamp Technique". In : *proc. 25th European Solid-State Circuits Conference*, septembre 1999.

Conversion à temps irrégulier

- [27] R. A. KING et T. C. PHIPPS. "Shannon, TESPAP And Approximation Strategies". In : *Proc. ICSPAT'98*, 1998, International Conference on Signal Processing Applications and Technology. [<http://www.ddl.ision.co.uk/papers/paper-39.htm>]. (Dernière consultation : Octobre 2002).
- [28] N. SAYINER. "A Level-Crossing Sampling Scheme for A/D Conversion". Thèse de Doctorat, Université de Pennsylvanie, 1994.
- [29] N. SAYINER, H. V. SØRENSEN et T. VISWANATHAN. "A Level-Crossing Sampling Scheme for A/D Conversion". *IEEE Transactions On Circuits And Systems – II*, avril 1996, vol. 43, n° 4, pp. 335–339.
-
- [30] N. SAYINER, H. V. SØRENSEN et T. R. VISWANATHAN. "A nonuniform sampling technique for A/D conversion". In : *International Symposium on Circuits and Systems*, 1993. *cité dans [29, 28].*

Échantillons sonores

- [31] P. I. TCHAIKOVSKI. “Concerto pour piano N°1”. CD “Les Maîtres du Classique”, piste 4, 1990. 27 607 482 Échantillons, Dirigé par B. Rezucha, ©Bella Musica, [BMCD 90233] [LC 0562] [DDD].
- [32] RAGE AGAINST THE MACHINE. “Freedom”. CD “1er Album”, piste 10, 1992. 16 152 507 Échantillons, ©Sony Music, [EPC 472224 2] [CB 811] [CDC].
- [33] L. ALACOQUE. “Enregistrement de voix”. 34 832 428 Échantillons. [D—]. (Document Personnel).

Autres références

- [34] V. S.-L. CHEUNG, H. C. LUONG et W.-H. KI. “A 1-V CMOS Switched-Opamp Switched-Capacitor Pseudo-2-Path Filter”. *IEEE Journal of Solid-State Circuits*, janvier 2001, vol. 36, n° 1, pp. 14–22.
- [35] “Academic Press Dictionary of Science and Technology [online]”. [<http://www.harcourt.com/dictionary/def/5/2/3/8/523800.html>]. (Dernière consultation : Octobre 2002).

Liste des tableaux

4.1	Notation employée pour les états du détecteur à quatre comparateurs	68
6.1	Comparaison des prévisions.	97
7.1	Nombre de cycles moyens – Signaux réels – Valeur médiane . . .	107
7.2	Nombre de cycles moyens – Signaux réels – valeur précédente . .	107
7.3	Nombre de cycles moyens – Signaux réels – valeur de départ “idéale”	109
7.4	Nombre de cycles moyens – Signaux Aléatoires – valeur de départ médiane	110
7.5	Nombre de cycles maximal par échantillon	111

Table des figures

1.1	La conversion analogique numérique	18
2.1	Fréquence pure sous échantillonnée et reconstructions possibles	29
2.2	Quantification uniforme	36
2.3	Bruit de quantification (Quantification uniforme)	37
2.4	Modélisation de la quantification	37
2.5	Convertisseur à rampe	39
2.6	Convertisseur à approximations successives	40
2.7	Cycles de comparaison pour un CAS 4 bits	40
2.8	Convertisseur Flash 3 bits	41
2.9	Architecture Sigma-Delta (ordre 1)	41
2.10	Modélisation du modulateur Sigma-Delta	42
2.11	Mise en forme du bruit de quantification	42
2.12	Bruit de quantification dans la bande de base ($K = 5$)	43
2.13	Convertisseur Delta Pulse Code Modulator	44
2.14	Bruit granulaire et erreur de pente pour les convertisseurs DPCM ($k = 1$)	44
3.1	Représentation du signal par Troncature infinie	50
3.2	Architecture d'un convertisseur à passage par niveaux.	52
4.1	Boucle analogique numérique asservie sur la valeur du signal	58
4.2	Détecteur à deux comparateurs	59
4.3	Fonction de transfert du détecteur	59
4.4	Poursuite par incrément : transition	60
4.5	$N(s - \hat{s}_a)$ [incrément]	61
4.6	Comparaison des systèmes (échelle temps-amplitude)	62
4.7	Comparaison du nombre de cycles cumulés au cours du temps	63
4.8	Effet de la résolution sur l'erreur de pente	63
4.9	Poursuite par dépassement	64
4.10	Effet de la résolution sur l'erreur de pente	65
4.11	$N(s - \hat{s}_a)$ [dépassements]	65
4.12	Effet de l'absence de bloqueur	66
4.13	Détecteur à quatre comparateurs	67
4.14	Fonction de transfert du détecteur	68
4.15	$N(s - \hat{s}_a)$ [incrément-incrément] (haut : $X = 7$, bas : $X = 10$)	70
4.16	$N(s - \hat{s}_a)$ [incrément-dépassement] (haut : $X = 12$, bas : $X = 19$)	72
4.17	$N(s - \hat{s}_a)$ [dépassement-dépassement] (haut : $X = 8$, bas : $X = 10$)	74

5.1	Diagramme d'activité (Architecture à temps régulier)	76
5.2	Architecture à temps régulier pour l'économie d'énergie	77
5.3	Mise en œuvre de l'algorithme d'estimation par incréments.	78
5.4	Diagramme d'activité (Noir) et de mise hors-tension (Gris) pour $N_{on} = 2$ (Architecture à temps régulier)	78
5.5	Diagramme d'activité (Architecture à temps irrégulier)	79
5.6	Architecture à temps irrégulier.	80
5.7	Architecture auto-séquencée (échantillons composites)	82
5.8	Architecture auto-séquencée à temps continu (algorithme Incrément- incrément)	82
5.9	Événements et horloge de datation.	83
5.10	Zones de certitude et possible de la présence du signal.	84
5.11	Zones possibles pour les échantillons ① à ⑩	85
5.12	Bornes à temps continu du signal.	85
6.1	Probabilité que $s_{k+1} = z$ sachant $s_k = x$ dans le sens de la lec- ture : signal équiprobable, musique rythmée, musique classique, voix.	91
6.2	Probabilité que $s_{k+1} = z$ sachant $s_k = x$: signal équiprobable, musique rythmée, musique classique, voix (affichage logarithmique). 92	
6.3	Lieux des minima (Musique rythmée, incrément)	93
6.4	Lieux des minima (projection)	94
6.5	Comparaison des lieux des minima (musique rythmée / classique) 95	
6.6	Comparaison des lieux des minima (musique rythmée / Voix) . . 95	
6.7	Lieux des minima communs à la voix et à la musique rythmée. . 96	
6.8	Initialisation de l'estimateur (valeur "idéale")	98
7.1	$Q_{max}(X)$ pour $\Delta_{max} = 255$ et 128 (incrément-incrément) 101	
7.2	$Q_{max}(X)$ pour $\Delta_{max} = 255$ et 128 (incrément-dépassement) . . . 102	
7.3	$Q_{max}(X)$ pour $\Delta_{max} = 255$ et 128 (dépassement-dépassement) . 103	
7.4	Nombre moyen de cycles par échantillon pour les échantillons mu- sicaux pour chaque algorithme. Valeur de départ : valeur médiane (haut), valeur de l'échantillon précédent (milieu), Meilleure va- leur selon le modèle statistique (bas). (R) Musique rythmée, (C) Musique classique, (V) Échantillon de voix	108
7.5	Nombre moyen de cycles par échantillon pour le hasard équipro- bable (E) et gaussien centré d'écart types (110), (60) et (10). Valeur de départ : valeur médiane.	110
7.6	Nombre de cycles maximal pour les différents algorithmes 111	
A.1	Distribution de probabilité de l'écart du signal à la médiane . . . 120	
A.2	Distribution de probabilité de l'écart du signal à sa valeur précé- dente	120
A.3	Distribution de probabilité de l'écart du signal à la prévision "idéale" 120	
A.4	Distribution de probabilité de l'écart du signal à la médiane . . . 121	
A.5	Distribution de probabilité de l'écart du signal à sa valeur précé- dente	121
A.6	Distribution de probabilité de l'écart du signal à la prévision "idéale" 121	
A.7	Distribution de probabilité de l'écart du signal à la médiane . . . 122	

A.8	Distribution de probabilité de l'écart du signal à sa valeur précédente	122
A.9	Distribution de probabilité de l'écart du signal à la prévision "idéale"	122
B.1	Densité de probabilité gaussienne [$m = 16, \sigma = 3$] et probabilité du signal quantifié	125
B.2	Densité de probabilité gaussienne [$m = 16, \sigma = 0.5$] et probabilité du signal quantifié	125

Table des matières

I	Introduction	13
1	Introduction	15
1	La conversion analogique numérique	15
1.1	De la définition au procédé	15
1.2	Notion de réversibilité	15
1.3	Conversion analogique numérique réversible	16
1.4	Fin de la digression	17
2	Enjeux de la conversion analogique numérique	17
3	La logique asynchrone	19
4	Les objectifs de cette thèse	20
5	Plan de ce mémoire	21
5.1	Première partie, rappels de l'état de l'art	21
5.2	Deuxième partie : développements réalisés dans le cadre de ce travail	21
6	Conclusion	23
II	Rappels	25
2	Rappels sur la conversion analogique numérique	27
1	Théorie de l'échantillonnage régulier	27
1.1	Théorème d'échantillonnage de Shannon	28
2	Théorie de l'échantillonnage irrégulier	29
2.1	Théorème d'échantillonnage généralisé de Kramer	31
2.2	Développements autour du théorème d'échantillonnage de Kramer	32
2.3	Reconstruction d'un signal à partir de ses échantillons ir- réguliers.	33
2.4	Conclusion sur l'échantillonnage irrégulier	35
3	Quantification	36
3.1	Critères de fidélité	36
3.2	Rapport signal sur bruit de quantification	37
4	Architectures classiques de convertisseurs analogiques numériques	39
4.1	Convertisseurs à rampes	39
4.2	Convertisseurs à Approximations Successives	39
4.3	Convertisseurs Flash	40
4.4	Convertisseurs Sigma-Delta	40
4.5	Convertisseurs DPCM et ADPCM	43

5	Conclusion	45
3	Conversion Analogique Numérique “asynchrone”	47
1	Towards asynchronous A-D conversion	47
1.1	Cause de l’erreur de conversion	47
1.2	Apport de la logique asynchrone	48
1.3	Bénéfices de l’architecture auto-séquencée	49
1.4	Résultats	49
2	Échantillonnage aux passages par zéro	49
2.1	Situation du problème	49
2.2	Formalisation du problème	50
2.3	Erreurs de Conversion	51
3	Échantillonnage aux passages par niveaux	51
3.1	Principe	51
3.2	Architecture du convertisseur	51
3.3	Définition de l’interpolateur	52
3.4	Résultats	52
4	Conclusion	52
III	Developpement	55
4	Boucle analogique numérique verrouillée sur l’amplitude	57
1	Principe de la boucle	57
1.1	Détecteur	57
1.2	Estimateur	58
1.3	Fonctionnement de la boucle	58
2	Détecteur à deux comparateurs	58
2.1	Poursuite par incrément	59
2.2	Algorithme de poursuite par dépassement	63
2.3	Résultats pour le détecteur à deux comparateurs	66
3	Détecteur à quatre comparateurs	67
3.1	Poursuite bi-échelle : incrément-incrément	69
3.2	Poursuite bi-échelle : incrément-dépassement	69
3.3	Poursuite bi-échelle dépassement-dépassement	71
3.4	Résultats	73
4	Conclusion	73
5	Application de la boucle à la conversion analogique numérique	75
1	Architecture à temps régulier	76
1.1	Définition	76
1.2	Optimisation pour la basse consommation	76
1.3	Initialisation de l’estimateur	77
1.4	Avantages et Inconvénients	77
2	Architecture à temps irrégulier	79
2.1	Définition	79
2.2	Avantages et Inconvénients	79
3	Architecture auto-séquencée	80
3.1	Reprise des architectures présentées plus haut en logique auto-séquencée	80

3.2	Architecture asynchrone	81
3.3	Architecture auto-séquencee à temps continu	81
3.4	Illustration de la poursuite à temps continu	82
3.5	Génération des échantillons	83
3.6	Exploitation des échantillons	84
3.7	Conclusion sur l'architecture auto-séquencee	84
4	Conclusion	86
6	Modèles et optimisations statistiques	87
1	Modèles statistiques pour le calcul du coût moyen	87
1.1	Modèle équiprobable discret	88
1.2	Modèle Gaussien quantifié	88
1.3	Modèle "réel"	88
2	Optimisation par Maximum de vraisemblance	89
2.1	Valeur médiane	89
2.2	Valeur précédente	89
2.3	Prévision spécifique	90
2.4	Prévision "idéale"	90
2.5	Lieux des minima	90
2.6	Comparaison avec les autres signaux	94
2.7	Modèle final	96
2.8	Résultats	96
3	Mise en œuvre des algorithmes de prévision	97
4	Conclusion	97
7	Performances des systèmes considérés	99
1	Coût maximum	99
1.1	Algorithmes simple échelle	100
1.2	Algorithmes double échelle	100
1.3	Conclusion	102
2	Influence de la fréquence et de la résolution	103
3	Résultat général	104
3.1	Méthode d'obtention des résultats	104
3.2	Critères d'efficacité, comparaison avec les convertisseurs à approximations successives.	105
3.3	Valeur moyenne du nombre de cycles par échantillon	106
3.4	Valeur maximale du nombre de cycles par échantillon	111
4	Analyse des résultats	111
4.1	Analyse des résultats des signaux réels	112
4.2	Analyse des résultats des signaux aléatoires	113
5	Conclusion	113
8	Conclusion	115
IV	Annexes	117
A	Distribution de probabilité des échantillons sonores	119
1	Musique Rhythmée	120
1.1	Valeur Médiane	120

1.2	Valeur Précédente	120
1.3	Valeur "Idéale"	120
2	Musique Classique	121
2.1	Valeur Médiane	121
2.2	Valeur Précédente	121
2.3	Valeur "Idéale"	121
3	Voix	122
3.1	Valeur Médiane	122
3.2	Valeur Précédente	122
3.3	Valeur "Idéale"	122
B	Distribution de probabilité d'un signal gaussien quantifié	123
	Bibliographie	127
	Domaine de la Logique Asynchrone	127
	<i>Introduction à la logique asynchrone</i>	127
	<i>Conversion analogique numérique utilisant la logique asyn-</i> <i>chrone</i>	127
	Théorie de l'échantillonnage	128
	<i>Échantillonnage régulier</i>	128
	<i>Échantillonnage irrégulier</i>	128
	<i>Échantillonnage généralisé</i>	128
	Conversion analogique numérique	129
	<i>Approche classique</i>	129
	<i>Conversion à temps irrégulier</i>	129
	Échantillons sonores	130
	Autres références	130
V	Folio Administratif	141

Cinquième partie

Folio Administratif

**THÈSE SOUTENUE DEVANT L'INSTITUT NATIONAL
DES SCIENCES APPLIQUÉES DE LYON**

Nom	: ALACOQUE
Prénoms	: LAURENT
Date de Soutenance	: 24 Octobre 2002
Titre	: Boucle Analogique-Numérique Verrouillée sur l'Amplitude : <i>Application à la conversion Analogique-Numérique à temps régulier, irrégulier et continu pour la basse consommation.</i>
Nature	: Doctorat
Numéro d'ordre	: 02 ISAL 0056
Formation Doctorale	: Dispositifs de l'Électronique Intégrée
Cote B.I.U.- Lyon	: T 50/210/20 / et bis
CLASSE	:
RESUME	<p>Ce travail de thèse porte sur l'étude d'une boucle analogique-numérique verrouillée sur l'amplitude du signal d'entrée. Cette boucle possède la particularité de nécessiter un nombre variable de cycles élémentaires pour effectuer la quantification d'un échantillon. Son application à la conversion analogique-numérique constitue une première contribution à la conception d'une nouvelle classe d'architectures de convertisseurs analogiques-numériques. Le principe et l'architecture de la boucle analogique numérique verrouillée sur l'amplitude sont présentés. La complexité électronique de la boucle est comparable à celle d'un convertisseur à approximations successives de résolution identique. Le chapitre suivant propose trois architectures de convertisseurs analogiques-numériques qui exploitent les particularités de cette boucle. La première architecture produit des échantillons à temps régulier. Lorsque le signal est quantifié avant la fin de cette période, le coeur du convertisseur est mis hors-tension pendant la durée des cycles restants pour diminuer la consommation du système. La deuxième architecture produit des échantillons à temps irrégulier où les instants d'échantillonnage sont des multiples de la période d'un cycle élémentaire. A l'inverse de l'architecture précédente, un nouveau cycle de conversion débute dès la fin de la quantification d'un échantillon. La fréquence d'échantillonnage moyenne est ainsi augmentée par rapport au cas précédent. Enfin, la troisième architecture repose sur la logique auto-séquentielle et produit des échantillons à temps continu. L'échantillonnage est déclenché par la détection de passage du signal par des valeurs discrètes et le temps est quantifié. Les échantillons obtenus permettent la connaissance du signal sous la forme d'un gabarit à temps continu. Les deux chapitres suivants traitent de l'analyse et de l'optimisation des performances du convertisseur à temps régulier. Après avoir défini un ensemble de signaux de test, il est montré que le nombre moyen de cycles pour convertir un échantillon peut être optimisé par le choix de la valeur initiale de l'algorithme d'estimation. Le dernier chapitre présente les performances de ce convertisseur. Le nombre moyen de cycles élémentaires par échantillon est fortement réduit par rapport à un convertisseur à approximations successives. Il en résulte une diminution significative de la consommation.</p>
Mots-Clefs	: Conversion Analogique-Numérique, Basse Consommation, Logique Asynchrone, Échantillonnage irrégulier.
Laboratoire de recherches	: CPE-Electronique
Directeur de Thèse	: Marc Renaudin
Président du Jury	:
Composition du Jury	: MM. GRISEL Richard, LOUMEAU Patrick, RENAUDIN Marc, NICOLLE Serge, BARBIER Daniel, BELLEVILLE Marc

Résumé

Ce travail présente la conception d'une boucle analogique numérique verrouillée sur l'amplitude du signal d'entrée. Cette boucle permet la quantification d'un échantillon en un nombre variable de cycles élémentaires. Son application à la conversion analogique numérique constitue un premier pas vers la création de nouvelles architectures de convertisseurs. La boucle repose sur une recherche locale du signal pour exploiter la redondance inter-échantillons des signaux réels. Cinq algorithmes de quantification sont présentés. Ce principe permet une réduction du nombre moyen de cycles de quantification par échantillon par rapport aux Convertisseurs à Approximations Successives (CAS), pour une complexité électronique équivalente. Ce gain en termes de nombre moyen de cycles par échantillon est converti en économie d'énergie ou en gain de vitesse par le biais de trois architectures de conversion proposées.

La première architecture est conçue pour la basse consommation et conduit à des gains de consommation de 47% à 87% par rapport au CAS.

La deuxième est conçue pour la vitesse. Les résultats montrent un nombre moyen de cycles de conversion par échantillon proche de 1 pour deux des trois signaux de test. Ces résultats sont comparables aux performances d'un convertisseur Flash et sont obtenus avec 2 comparateurs seulement par rapport aux 255 comparateurs d'un Flash équivalent.

La troisième architecture est conçue pour la précision temporelle et dynamique. Elle repose sur la logique asynchrone et permet la construction d'une borne à temps continu du signal.

Mots-Clefs

Conversion Analogique-Numérique / Basse Consommation / Logique Asynchrone / Échantillonnage aux passage par valeurs / Échantillonnage irrégulier.

Abstract

This work deals with the conception of an analog to digital loop locked on the input signal's value. This loop allows the quantification of a signal with a variable number of elementary cycles. Its application to analog to digital conversion constitutes a first step towards the creation of new analog to digital conversion architectures. The loop uses a local quantification scheme to take advantage of real signals inter-sample redundancy. Five quantification algorithms are presented. This allows the average number of conversion cycles per sample to be reduced with respect to the Successive Approximation Register (SAR) converter, for an equivalent electronic complexity. This gain in terms of average number of cycles per sample is converted into real benefits by the mean of three proposed conversion architectures.

The first architecture is designed for low power and leads to consumption gains from 47% to 87% with respect to SAR converters.

The second architecture is designed for speed and leads to an average number of cycles per sample as small as 1.06, which is comparable to a Flash converter. This speed is obtained thanks to 2 comparators only with respect to 255 comparators in the case of the Flash converter.

The third architecture allows the creation of a continuous time bound of the signal value thanks to asynchronous logic. This representation allows the signal reconstruction at a better precision both in time and in dynamic.

Keywords

Analog to Digital Conversion / Low-Power / Asynchronous Logic / Level crossing sampling scheme / Irregular sampling.

ISBN : 2-84813-006-7

ISBN-Électronique : 2-84813-007-5