



Co-conception et caractérisation de circuits actifs et passifs tri-dimensionnels en bande K pour l'intégration de mycrosystèmes sur silicium aux fréquences milimétriques

Minh-Nhut Do

► **To cite this version:**

Minh-Nhut Do. Co-conception et caractérisation de circuits actifs et passifs tri-dimensionnels en bande K pour l'intégration de mycrosystèmes sur silicium aux fréquences milimétriques. Micro et nanotechnologies/Microélectronique. Université Paul Sabatier - Toulouse III, 2007. Français. NNT : . tel-00196619

HAL Id: tel-00196619

<https://theses.hal.science/tel-00196619>

Submitted on 13 Dec 2007

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Année 2007

Thèse

Préparée au Laboratoire d'Analyse et d'Architecture des Systèmes du CNRS

en vue de l'obtention du
Doctorat de l'Université Paul Sabatier de Toulouse
Spécialité : Microélectronique

Par **Minh-Nhut DO**

**CO-CONCEPTION ET CARACTERISATION
DE CIRCUITS ACTIFS ET PASSIFS TRI-DIMENSIONNELS
EN BANDE K
POUR L'INTEGRATION DE MICROSYSTEMES SUR SILICIUM
AUX FREQUENCES MILLIMETRIQUES**

Soutenue le 16 Juillet 2007 devant le jury :

Président
Thierry PARRA

Rapporteurs
Eric KERHERVE
Fabien NDAGIJIMANA

Examineurs
Katia GRENIER
Thierry TARRIS

Invité
Jean-François VILLEMAZET

Directeur de thèse
David DUBUC

Cette thèse a été préparée au LAAS-CNRS
7, Avenue du Colonel Roche, 31077 Toulouse Cedex 4

A ma Famille...

A mes Amis...

AVANT PROPOS

Le travail présenté dans ce mémoire a été effectué au sein du groupe Composants et Intégration de Systèmes Hyperfréquences pour les Télécommunications (CISHT) du Laboratoire d'Analyse et d'Architecture des Systèmes (LAAS) du Centre National de la Recherche Scientifique (CNRS) à Toulouse.

Je tiens tout d'abord à exprimer toute ma reconnaissance à Monsieur Olivier Llopis, Chargé de Recherche au LAAS-CNRS et directeur du groupe CISHT, pour la confiance qu'il m'a témoigné en m'accueillant dans ce groupe.

Je remercie sincèrement Monsieur Thierry Parra, Professeur à l'Université de Toulouse, pour m'avoir fait l'honneur de présider le jury de ma thèse.

Je remercie Monsieur Eric Kerhervé, Professeur à l'Université de Bordeaux, pour avoir accepté d'être rapporteur de ce mémoire. Mes remerciements vont aussi à Monsieur Fabien Ndagijimana, Professeur à l'Université de Grenoble, pour avoir aussi rapporté ce travail.

J'adresse également mes remerciements à Mademoiselle Katia Grenier, Chargée de Recherche au LAAS-CNRS, pour avoir accepté d'être examinateur de ce jury de thèse. Mes sincères remerciements vont aussi à Monsieur Thierry Tarris, Maître de Conférence à l'Université de Bordeaux, pour avoir examiné ce travail.

Je remercie vivement Monsieur Jean-François Villemazet, Ingénieur d'Etude à Thales Alenia Space Toulouse, pour sa précieuse participation au jury de thèse.

Enfin, je tiens à exprimer ma profonde gratitude à Monsieur David Dubuc, Maître de Conférence à l'Université de Toulouse, pour avoir assuré la direction de cette thèse et également pour son soutien tout le long de cette période.

Merci encore David car une fois ne suffit pas.

Je remercie par ailleurs tous les membres permanents du groupe CISHT qui ont tous contribué à ce que les travaux se passent dans de bonnes conditions : Robert Plana, Fabio Coccetti, Jacques Graffeuil, Eric Tournier, Laurent Escotte, Jean-Guy Tartarin, Anthony Coustou, Jacques Rayssac et Brigitte Ducrocq.

Je remercie aussi tous les membres temporaires du groupe. Les ex-thésards : Giana, Wah, Abdel, Gilles, Benoît, Samuel, Fouad, Jean-Pierre, Stéphane, Bertrand, Mohamed ; mes colocataires du bureau E27 : Damien (avec qui les rêves d'euro-million le vendredi peuvent devenir réalités), Geoffroy (mon coach personnel et exceptionnel), Christophe (pote de rando-roller), Benoît (accro-photo), Stéphanie (Forfait illimité SFR), et Laurent E27-adopté (pour ses nombreuses soirées cinémas) ; la relève : Chloé (tout ça pour une montagne enneigée...), Thibault (mon pote de hockey), Sébastien P., Mai, Sébastien G., Cédric ; les stagiaires de passage : Béatrice, Jean-Michel, Miriam.

Un merci également à l'ensemble du service de documentation et de reproduction.

TABLE DES MATIÈRES

INTRODUCTION.....	1
POSITIONNEMENT DE NOS TRAVAUX DE RECHERCHE.....	7
I. Architectures de Récepteur	10
I.1. Architecture superhétérodyne	11
I.2. Problématique de la Fréquence Image	12
I.3. Mélangeur à réjection de fréquence image de type Hartley	14
II. Conclusion.....	17
BIBLIOGRAPHIE	18
CONCEPTION D'UN MELANGEUR MILLIMETRIQUE EN BANDE K INTEGRE EN TECHNOLOGIE BiCMOS SiGe.....	21
I. Introduction	23
II. Fonction de Mélange	24
II.1. La Transposition de Fréquence	24
II.2. Le Mélangeur	25
II.3. Le Mélangeur Idéal	25
II.4. Définition des différents paramètres de performance des mélangeurs	27
II.5. Topologies actives de mélange	30
III. La Topologie MICROMIXER	33
III.1. Principe de fonctionnement de la cellule de Gilbert	33
III.2. Principe de fonctionnement du Micromixer.....	36
IV. Technologies d'Intégration de Circuits Actifs.....	38
IV.1. Description de la Technologie STMicroelectronics BiCMOS SiGe.....	40
IV.2. Optimisation de la Polarisation et du Dimensionnement des Transistors Bipolaires BiCMOS SiGe.....	42
V. Conception d'un Mélangeur Millimétrique Intégré en Technologie BiCMOS SiGe : Application à la Topologie Micromixer	46
V.1. Présentation des lignes directrices suivies lors de la conception	46
V.2. Présentation de l'intégration en Technologie BiCMOS SiGe.....	49
V.3. Performances Simulées	50
V.4. Performances Mesurées.....	54
V.5. Proposition d'amélioration.....	59

VI. Conclusion.....	61
BIBLIOGRAPHIE	62
CONCEPTION DE COUPLEURS EN BANDE K INTEGRES EN TECHNOLOGIE MULTICOUCHES POLYMERE	65
I. Introduction	67
II. Technologie Multicouches Polymère	68
II.1. Intérêt de la technologie Multicouches Polymère	68
II.2. Impédances caractéristiques réalisables	69
II.3. Evaluation des performances de la technologie MultiCouches polymère développée au LAAS-CNRS	71
III. Conception de Coupleurs Passifs Distribués Intégrés en Technologie Multicouches Polymère.....	76
III.1. Différents types de coupleur étudiés	76
III.2. Conditions nécessaires pour le fonctionnement du coupleur ‘BranchLine’	77
III.3. Conditions nécessaires pour le fonctionnement du coupleur ‘Broadside’	78
III.4. Conception de coupleur BranchLine.....	79
III.5. Conception de coupleur Broadside	84
IV. Technique de Miniaturisation de Coupleurs Intégrés en Technologie Multicouches Polymère : Application aux coupleurs	95
IV.1. Méthode de réduction de lignes de transmission	96
IV.2. Conception de coupleur Branchline miniaturisé	97
IV.3. Etude approfondie sur les pertes d’insertions des coupleurs BranchLine miniaturisés 103	103
IV.4. Conception de coupleur BroadSide miniaturisé	107
IV.5. Conception de coupleur Marchand miniaturisé	110
V. CONCLUSION.....	120
BIBLIOGRAPHIE.....	122
SYNTHESE DE NOS TRAVAUX DE RECHERCHE ESTIMATION DES PERFORMANCES DE L’INTEGRATION DE L’ARCHITECTURE D’HARTLEY.....	127
I. Architecture superhétérodyne ‘classique’	129
II. Architecture d’Hartley	130
III. Comparaison des deux architectures.....	131

CONCLUSION GENERALE	135
ANNEXES.....	141
Annexe 1 : Point d’Interception d’Ordre 3.....	143
Annexe 2 : Point d’Interception d’Ordre 3 – Cellule de Gilbert	145

INTRODUCTION

INTRODUCTION

Le marché des télécommunications connaît un essor considérable depuis ces dernières années. La conséquence à cette évolution est une demande croissante en objets communicants à la fois fortement intégrés, de très bonnes performances, autonomes, multifonctionnels, Ainsi de nombreux travaux de recherche se sont axés à améliorer continuellement les performances des systèmes, non seulement par affinage des concepts existants, mais bien souvent en proposant des technologies et techniques en rupture.

Un des principaux verrous limitant simultanément les performances RF, notamment aux fréquences millimétriques, et la compacité globale du système correspond à l'intégration hétérogène multi-technologies. En effet, la tendance à l'intégration de chaque fonction d'un système (filtres, amplificateurs, oscillateurs, mélangeurs, résonateur à fréquence intermédiaire, ...) dans la technologie (AsGa, SiGe, CMOS, Alumine, ...) lui conférant le maximum de performances est extrêmement attrayante. D'un point de vue industriel, cela confère de plus la capacité à tester et accorder séparément chaque bloc est aussi un atout capital. Malheureusement cette voie d'intégration hétérogène présente des verrous à l'intégration et à la montée en fréquence de part la multiplicité des niveaux d'encapsulation et des interconnexions inter-circuits qui s'en suit.

Ce verrou a ainsi suscité et suscite toujours d'intenses recherches sur les technologies d'intégration ainsi que sur de nouvelles méthodologies de conception et simulation afin de rendre envisageable, dans un avenir proche, l'accession à une intégration monolithique de systèmes de communication opérant dans le domaine millimétrique. Cette intégration monolithique confèrera alors aux objets de très forte compacité et performances RF.

C'est dans ce cadre que s'inscrivent nos travaux de thèse. Nous avons, plus particulièrement, développer des méthodologies de conception de circuits actifs et passifs en adéquation avec les objectifs :

- **de compacité** : des méthodologies de conception de fonctions passives compactes ont spécifiquement été développées, mises en œuvre et validées expérimentalement ;

- **de performances** : chaque fonction, passive ou active, a été optimisée en pertes, linéarité, consommation, ... toujours en considérant les performances globales après intégration ;
- **d'intégration monolithique** : nous avons développé nos méthodologies de conception en adéquation avec les contraintes technologiques, subissant souvent les limitations technologiques et proposant parfois des améliorations technologiques conduisant à des gains de performances RF.

En amont et aval de ces travaux de conception, mais toujours avec les mêmes objectifs de compacité, de performances et d'intégration monolithique, des études architecturales ont de plus été conduites et permettent d'apporter des éléments d'amélioration de la compacité et des performances des objets communicants.

Ce mémoire s'articule autour de quatre parties retraçant notre démarche scientifique :

La première partie est consacrée au choix de l'architecture de système de réception RF la plus en adéquation avec la technologie d'intégration retenue et les objectifs de compacité et de performances visées. Ainsi découle la nécessité de concevoir des fonctions actives de mélange ainsi que des structures passives permettant le couplage de deux mélangeurs en vue de la réalisation d'un mélangeur à réjection de fréquence image de type Hartley, architecture présentant de forte potentialité vues les contraintes imposées.

La seconde partie, qui constitue le chapitre 1 de ce mémoire, porte sur la conception d'une topologie innovante de mélangeur dont un des principaux atouts est sa forte linéarité, compensant ainsi un des défauts des circuits sur silicium. Le processus de conception dont l'axe directeur vise l'obtention d'une forte linéarité pour une faible consommation est aussi décrit et une comparaison avec l'état de l'art de mélangeurs conclue ce chapitre.

La troisième partie, qui constitue le chapitre 2 de ce mémoire, présente la technologie d'intégration monolithique en 'above-IC' permettant la réalisation de fonctions passives ainsi que la conception de différents coupleurs tirant au mieux partie des potentialités offertes par la technologie multi-niveaux d'intégration. Des méthodologies de réduction de taille ont spécifiquement été adaptées à nos structures avec pour objectif d'augmenter le niveau d'intégration global. Une comparaison avec l'état de l'art valide nos conceptions en fin du chapitre.

Enfin, la quatrième partie est dédiée à la synthèse des performances de l'architecture d'Hartley résultant de l'association des circuits décrits dans les chapitres 1 et 2. Les résultats de ces simulations systèmes sont évalués en comparaison avec ceux obtenus avec une architecture plus classique ce qui amène à conclure nos travaux et à en tracer les perspectives.

POSITIONNEMENT DE NOS TRAVAUX DE RECHERCHE
DEFINITION D'UNE ARCHITECTURE SYSTEME

POSITIONNEMENT DE NOS TRAVAUX DE RECHERCHE DEFINITION D'UNE ARCHITECTURE SYSTÈME

L'ouverture au domaine grand public des télécommunications sans fils a amené les concepteurs de circuits RF à porter un effort particulier sur la recherche d'architecture de circuits permettant d'obtenir à la fois d'excellentes performances RF (pour radiofréquences) et un encombrement minimal des systèmes de communication.

Cette partie a pour objectif la description des motivations de nos travaux de recherche. Nous décrivons tout d'abord succinctement les différentes architectures de récepteur et comparons deux d'entre elles : architecture classique « superhétérodyne », que nous considérons comme référence, et l'architecture d'Hartley [B1.1], objet de nos travaux vers la miniaturisation de récepteurs en bande K. Nous présenterons les différents critères de performance permettant une comparaison de ces structures.

Cette partie sera complétée par une synthèse des performances de l'architecture retenue qui, se basant sur les résultats obtenus aux chapitres 1 et 2, évaluera les 2 architectures retenues et conclura alors sur les choix architecturaux et technologiques effectives tout au long de nos travaux.

I. ARCHITECTURES DE RECEPTEUR

L'architecture "superhétérodyne" est largement utilisée dans les systèmes de réception de télécommunication RF de part de ses performances en sensibilité et sélectivité [B1.3, 4]. Malheureusement l'obtention de ces performances optimales requiert l'utilisation de filtre RF à très faibles pertes d'insertion ou FI (pour fréquence Intermédiaire) à facteur de qualité Q élevé.

Or, la non intégrabilité de ces filtres se traduit par une intégration hétérogène des circuits conduisant à une dégradation des performances et de l'encombrement due aux interconnexions et des différents niveaux de packaging des sous-systèmes.

Ainsi de nombreuses recherches se sont axées sur le développement d'architectures (à conversion directe [B1.1, 3, 4], structure d'Hartley [B1.5, 6, 9, 11], ...) ou de technologies (BAW = Bulk Acoustic Wave [B1.13],...) contournant cette problématique.

Le récepteur à conversion directe permet par exemple d'éliminer le filtre FI à fort facteur de qualité, cependant, cette structure présente d'énormes problèmes de dérive des composantes DC et de bruit basse fréquence rendant sa réalisation difficile. Cette structure devient néanmoins de moins en moins nécessaire vues les fortes potentialités d'intégration sur puces de filtres BAW fonctionnant jusqu'à quelques GigaHertz [B1.2].

Cependant, les filtres BAW ne peuvent actuellement pas fonctionner à des fréquences micro-ondes (au delà de 10 GHz) ce qui limite leurs utilisations au filtrage FI (ainsi qu'au filtrage RF lorsque $f_{RF} < \text{quelques GigaHertz}$ ce qui n'est pas notre cas [B1.2]).

Le récepteur à réjection de la fréquence image offre quant à lui une solution attractive car il permet l'élimination du filtrage RF en amont (ou permet d'en relaxer fortement les contraintes). Cette solution est d'autant plus attractive qu'elle est parfaitement adaptée aux systèmes adoptant plusieurs standards de communication. Le niveau d'intégration de ce type de récepteur est ainsi fortement amélioré mais les performances RF deviennent fortement liées aux performances d'équilibrage des structures.

Les architectures des récepteurs superhétérodynes et à réjection de fréquence image sont présentées dans les paragraphes suivants. Les performances de réjection de la fréquence image sont évaluées pour chaque architecture ainsi que les caractéristiques des circuits les influençant majoritairement.

I.1. Architecture superhétérodyne

Dans le récepteur à architecture superhétérodyne illustré sur la figure PI.1, la bande du signal utile (typiquement de l'ordre des GigaHertz) est transposée vers des bandes de fréquences plus faibles (généralement des centaines de MHertz), ce qui a pour effet de relâcher les contraintes sur le facteur de qualité du filtre FI de sélection de canal.

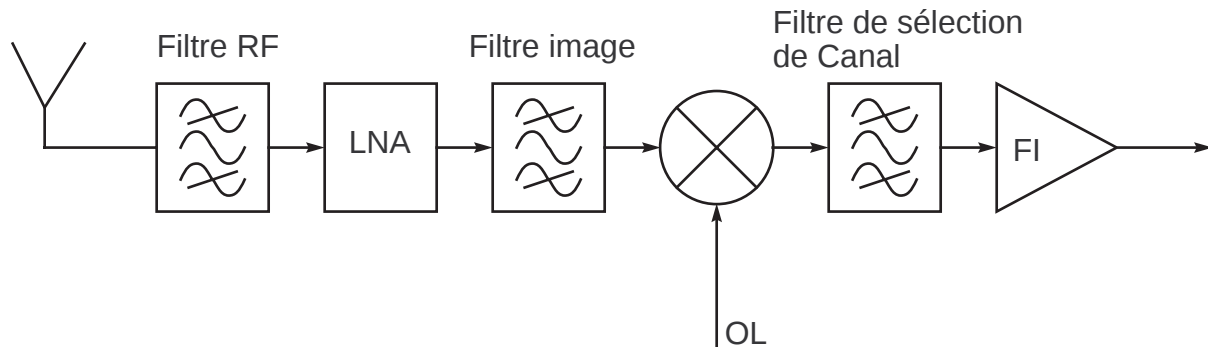


Figure PI.1 : Schéma simplifié d'un récepteur superhétérodyne

La transposition de fréquence de la bande RF vers des fréquences plus faibles FI, est réalisée par un mélangeur qui peut être considéré comme un multiplicateur analogique. Une description plus détaillée de son principe de fonctionnement est présentée dans le chapitre I. Un signal RF centré à la fréquence f_{RF} est transposé vers une fréquence f_{FI} à l'aide d'un signal OL (pour oscillateur local). La figure PI.2 décrit cette transposition de fréquence.

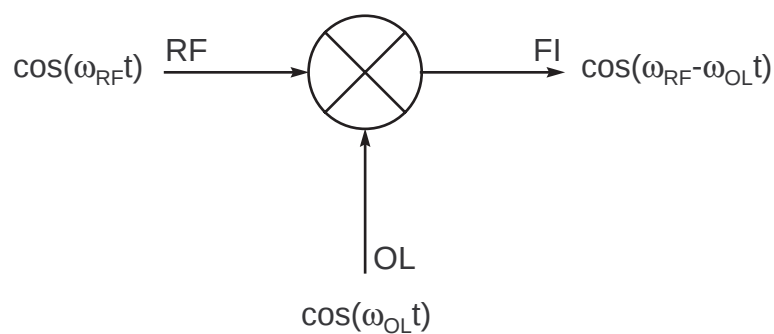


Figure PI.2 : Modèle simplifié d'un mixer simple

Le processus de transposition de fréquence crée malheureusement une transposition de fréquence supplémentaire à celle utilisée nominalement dont il est primordial d'étudier les conséquences.

I.2. Problématique de la Fréquence Image

La figure PI.3 décrit les deux mécanismes de transposition de fréquence précédemment cités. Les bandes des signaux utile et parasite (nommée bande image) se situent symétriquement au dessus et au dessous de la fréquence OL (d'où le terme image) et sont transposées vers la même bande FI de sortie. De manière mathématique, ce phénomène est décrit comme suit :

Signaux d'entrée :

$$\text{RF} \quad rf(t) = A_{RF} \cos(\omega_{RF}t) + A_{ima} \cos(\omega_{ima}t) \quad \text{avec} \quad \omega_{ima} = \omega_{OL} - \omega_{FI}$$

$$\text{OL} \quad ol(t) = A_{OL} \cos(\omega_{OL}t) \quad \text{et} \quad \omega_{RF} = \omega_{OL} + \omega_{FI}$$

Signal de sortie après le multiplieur et le filtre passe-bas (ou passe-bande) :

$$\text{FI} \quad s(t) = rf(t) \cdot ol(t) = \frac{A_{OL}}{2} \{ A_{RF} \cos((\omega_{RF} - \omega_{OL})t) + A_{ima} \cos((\omega_{OL} - \omega_{ima})t) \}$$

$$\text{or } \omega_{RF} - \omega_{OL} = \omega_{OL} - \omega_{ima} = \omega_{FI}$$

le signal de sortie est alors de la forme :

$$s(t) = \frac{A_{OL}}{2} (A_{RF} + A_{ima}) \cos(\omega_{FI}t)$$

Ceci démontre qu'un signal (A_{ima}) non désiré se trouvant à la fréquence image est transposé à la même fréquence FI de sortie de la même manière que le signal utile RF. Ce signal image peut donc être considéré comme un bruit qui peut atteindre de fortes amplitudes conduisant à un dysfonctionnement du système de réception RF.

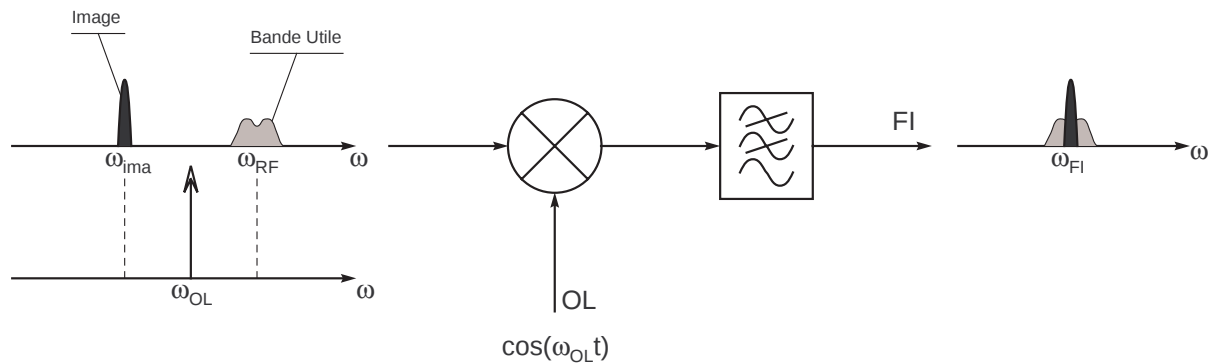


Figure PI.3 : Transposition fréquence RF et image vers fréquence FI

Dans le cas des récepteurs à structure superhétérodyne, la réduction des effets perturbateurs des signaux images consiste à ajouter un filtre sélectif transparent pour la bande RF utile et atténuant fortement les signaux aux fréquences images. Les figures PI.4 et PI.1 décrivent le gabarit et la localisation de ce filtre dont l'encombrement et l'impact sur les performances du système est relativement importante et critique.

Atténuation Filtre

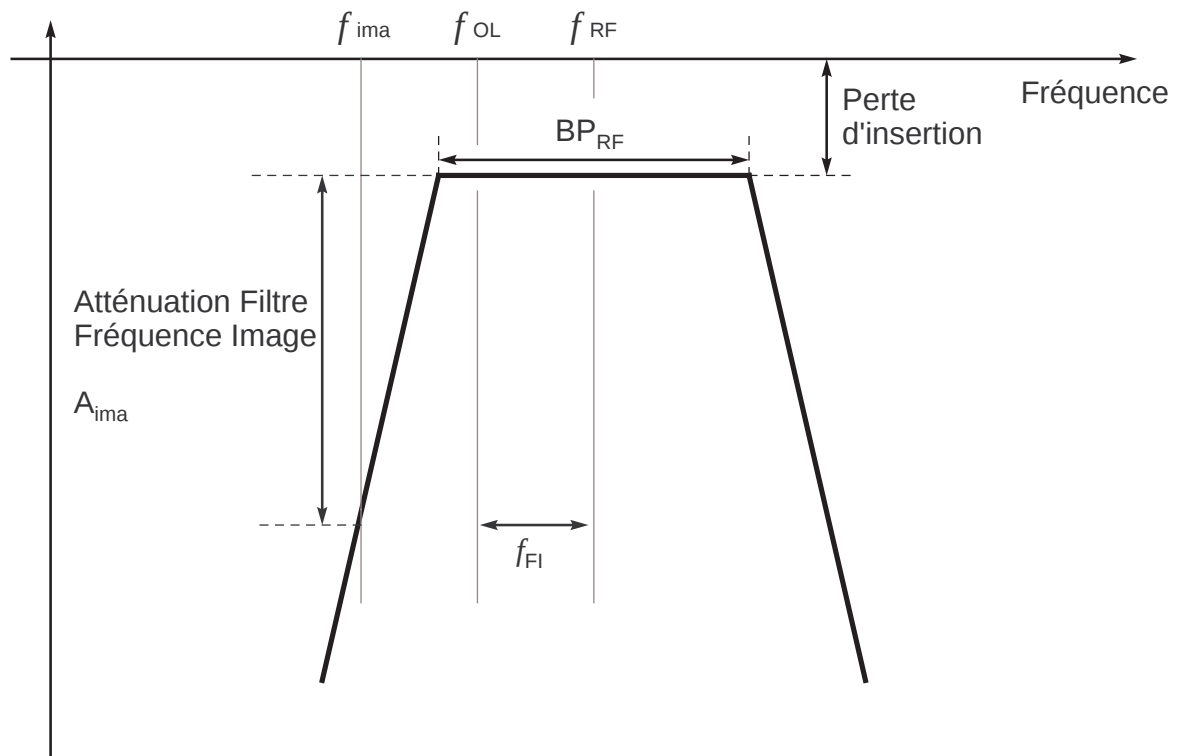


Figure PI.4 : Gabarit typique d'un filtre à réjection de fréquence image

Ainsi, les signaux images sont atténués avant leur conversion aux fréquences FI et le critère de performance qui rend compte de cette réjection de la fréquence image est le taux de réjection de la fréquence image (appellation anglo-saxonne Image Rejection Ratio IRR). Par définition, le IRR est le rapport de l'amplitude signal désirée à la fréquence $\omega_{RF}-\omega_{OL}$ sur l'amplitude du signal image à la fréquence $\omega_{OL}-\omega_{ima}$.

Dans ce cas, $IRR = A_{ima}$ (défini à la figure PI.4) est donc fonction de la raideur du filtre et nous verrons à la partie conclusive le compromis entre cette caractéristique et les pertes d'insertion du filtre à la fréquence RF utile qui conditionnent les performances du système global.

Ainsi, afin d'éviter l'utilisation de ce filtre de fréquence image, de nombreuses études ont été menées. Une de ces solutions consiste à utiliser des structures réalisant des mélangeurs à réjection de fréquence image comme l'architecture d'Hartley.

I.3. Mélangeur à réjection de fréquence image de type Hartley

Le principe de fonctionnement d'un mélangeur à réjection de fréquence image de Hartley repose sur la génération d'une réplique du signal image de signe opposé qui, ajoutée au signal image initial, permet de l'annuler [B1.3, 4].

Le schéma de principe de cette architecture est illustré sur la figure PI.5.

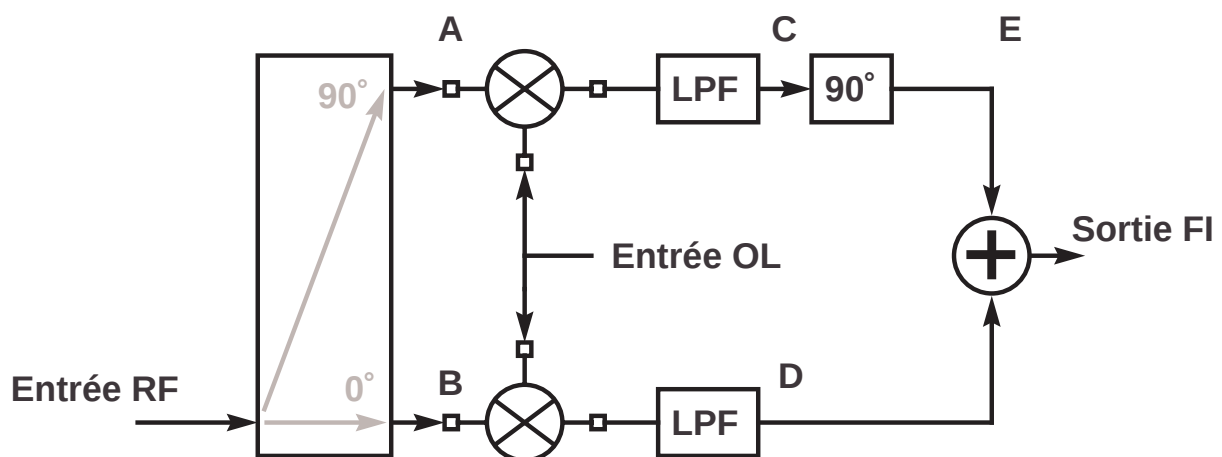


Figure PI.5 : Mélangeur à Réjection de Fréquence Image – Architecture de Hartley

Dans cette structure, le signal RF est transposé en fréquence via deux signaux en quadrature de phase à travers deux mélangeurs identiques. Ensuite, un des deux signaux de sortie FI issue des deux mélangeurs est déphasé de 90° avant le sommateur final. Le signal de sortie final contient alors uniquement le signal utile transposé à la fréquence FI car les signaux images ont été éliminés dans le processus d'addition.

De manière mathématique, ce phénomène est décrit comme suit :

Signaux d'entrée :

$$\text{RF} \quad \text{rf}(f) = A_{\text{RF}} \cos(\omega_{\text{RF}}t) + A_{\text{ima}} \cos(\omega_{\text{ima}}t)$$

$$\text{OL} \quad \text{ol}(t) = A_{\text{OL}} \cos(\omega_{\text{OL}}t)$$

Signaux de sortie à chaque point de la structure (cf. figure I.5):

$$\text{A} \quad A(t) = -A_{\text{RF}} \sin(\omega_{\text{RF}}t) - A_{\text{ima}} \sin(\omega_{\text{ima}}t)$$

$$\text{B} \quad B(t) = A_{\text{RF}} \cos(\omega_{\text{RF}}t) + A_{\text{ima}} \cos(\omega_{\text{ima}}t)$$

$$\text{C} \quad C(t) = -\frac{A_{\text{OL}} \cdot A_{\text{RF}}}{2} \sin[(\omega_{\text{RF}} - \omega_{\text{OL}})t] + \frac{A_{\text{OL}} \cdot A_{\text{ima}}}{2} \sin[(\omega_{\text{OL}} - \omega_{\text{ima}})t]$$

$$\text{D} \quad D(t) = \frac{A_{\text{OL}} \cdot A_{\text{RF}}}{2} \cos[(\omega_{\text{RF}} - \omega_{\text{OL}})t] + \frac{A_{\text{OL}} \cdot A_{\text{ima}}}{2} \cos[(\omega_{\text{OL}} - \omega_{\text{ima}})t]$$

$$\text{E} \quad E(t) = \frac{A_{\text{OL}} \cdot A_{\text{RF}}}{2} \cos[(\omega_{\text{RF}} - \omega_{\text{OL}})t] - \frac{A_{\text{OL}} \cdot A_{\text{ima}}}{2} \cos[(\omega_{\text{OL}} - \omega_{\text{ima}})t]$$

→ Finalement l'expression du signal de sortie est de la forme :

$$s(t) = D(t) + E(t) = A_{\text{OL}} A_{\text{RF}} \cos((\omega_{\text{RF}} - \omega_{\text{OL}})t)$$

Ce calcul théorique démontre ainsi que le mélangeur de type Hartley élimine les perturbations introduites par les signaux aux fréquences images. Cependant, dans le cas réel, cette structure est fortement sensible aux déséquilibres en amplitude et phase des deux voies parallèles de la structure. Ces déséquilibres peuvent être introduits par les mélangeurs, les filtres passe-bas, l'additionneur, ou les circuits de déphasage à 90°. En présence d'un déséquilibre d'amplitude (δ) et/ou de phase (θ) à l'entrée de l'additionneur, le taux de réjection de fréquence image IRR s'exprime comme suit :

$$IRR = \frac{1 + \delta^2 + 2\delta \cos(\theta)}{1 + \delta^2 - 2\delta \cos(\theta)} \quad (\text{PI.1})$$

La figure PI.6 représente graphiquement le taux de réjection de la fréquence image en fonction des caractéristiques d'équilibrage.

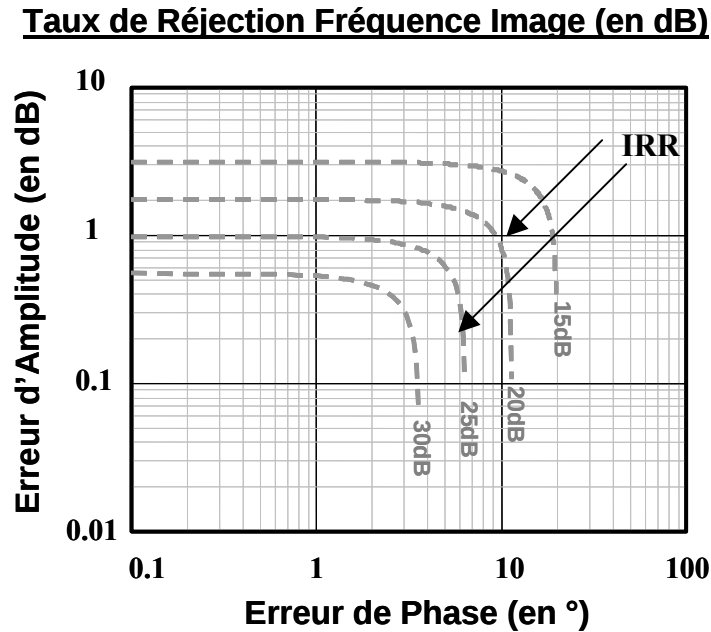


Figure PI.6 : Représentation graphique du Taux de Réjection de la Fréquence Image

Ainsi, dans l'architecture d'Hartley, les contraintes de performances ont migré du filtre RF amont vers les caractéristiques d'équilibrage des circuits. Afin d'obtenir une réjection optimale il est donc nécessaire d'optimiser au maximum les déséquilibres en amplitude et phase des deux voies constituant cette architecture. Ces derniers ont été alors une de nos priorités lors de leurs conceptions (voir chapitres 1 et 2). La dernière finalisera cette étude comparative d'architecture en évaluant dans chaque cas les performances du système final construit à partir de nos conceptions décrites aux chapitres 1 et 2.

II. CONCLUSION

Nous avons établi le cadre et les motivations de nos travaux de recherche dans cette partie. Nous avons de plus introduit le principe d'un mélangeur à réjection de fréquence image, objet de nos travaux, et défini les critères de performance permettant son évaluation par rapport à des structures plus classiques. Cette évaluation sera finalisée à la fin de ce manuscrit.

Nous allons tout d'abord nous intéresser à la conception des circuits RF constitutifs du mélangeur à réjection de fréquence image : les mélangeurs RF qui permettent de réaliser la transposition de fréquence (chapitre 1) et le coupleur RF 90° qui permet de générer les signaux en quadrature (chapitre 2).

Nos travaux vers l'intégration et l'augmentation des performances s'inscrivent de plus dans la mouvance d'une augmentation des fréquences de fonctionnement vers le domaine millimétrique. Nous avons néanmoins limité la fréquence RF de nos circuits à 20GHz qui était une limite, en 2003 date du début de nos travaux, des technologies BiCMOS SiGe disponibles.

BIBLIOGRAPHIE

- [B1.1] Shyama Dilrukshi Kannangara "Adaptive Duplexer for Software Radio" Thèse de doctorat, *Centre for Telecommunications and Micro-Electronics Faculty of Health, Engineering and Science Victoria University, Melbourne, Australia*, November 2006.
- [B1.2] M.AISSI, " Conception de circuits WLAN 5 GHZ à résonateurs BAW-FBAR intégrés : oscillateurs et amplificateurs filtrants", Thèse de doctorat, *Université Paul Sabatier, Toulouse*, 2 Juin 2006, N°06061, 152p.
- [B1.3] Isaac Sever "Adaptive calibration methods for an image-reject mixer" Rapport Technique, *EECS Department University of California, Berkeley* Technical Report No. UCB/ERL M01/36 2001.
- [B1.4] Hoon Lee "Monolithic Image Rejection Methods Suitable for GSM Receivers" Rapport Technique, *School of Electrical and Computer Engineering Georgia Institute of Technology*, April 27, 2001.
- [B1.5] Yao-Huang Kao; Ching-Jung Yu, "A design of image reject mixer for DTV tuner", *Microwave Conference Proceedings, 2005. APMC 2005. Asia-Pacific Conference Proceedings* Volume 2, 4-7 Dec. 2005 Page(s):4 pp.
- [B1.6] Nam-Soo Kim; Jung-Ki Choi; Shin-Chol Kim; Sang-Gug Lee; Chan-Gu Lee; Hae-Won Jung; Hyun-Kyu Yu, "An image rejection down conversion mixer architecture", *TENCON 2000. Proceedings* Volume 1, 24-27 Sept. 2000 Page(s):287 - 289 vol.1.
- [B1.7] Elmala, M.A.I.; Embabi, S.H.K., "Automatic mismatches calibration in Hartley image-reject receiver ", *SOC Conference, 2003. Proceedings. IEEE International [Systems-on-Chip]* 17-20 Sept. 2003 Page(s):63 – 66.
- [B1.8] Chih-Chun Tang; Chia-Hsin Wu; Kun-Hsien Li; Tai-Cheng Lee; Shen-Iuan Liu, "CMOS 2.4-GHz receiver front end with area-efficient inductors and digitally calibrated 90/spl deg/ delay network", *Circuits and Systems, 2002. ISCAS 2002. IEEE International Symposium on* Volume 3, 26-29 May 2002 Page(s):III-77 - III-80 vol.3
- [B1.9] Stadius, K.; Jarvio, P.; Paatsila, P.; Halonen, K., "Image-reject receivers with image-selection functionality", *Circuits and Systems, 2001. ISCAS 2001. The 2001 IEEE International Symposium on* Volume 4, 6-9 May 2001 Page(s):124 - 127 vol. 4
- [B1.10] Carrera, A.; Rohmer, G., "Novel Design Methodology for Low-power Image-reject Mixers", *Silicon Monolithic Integrated Circuits in RF Systems, 2007 Topical Meeting on* Jan. 2007 Page(s):261 - 264
- [B1.11] Chun-Chyuan Chen; Chia-Chi Huang, "On the architecture and performance of a hybrid image rejection receiver", *Selected Areas in Communications, IEEE Journal on* Volume 19, Issue 6, June 2001 Page(s):1029 - 1040
- [B1.12] Quendo, C.; Rius, E.; Clavet, Y.; Person, C.; Bouchriha, F.; Bary, L.; Grenier, K., " Miniaturized and out-of-band improved bandpass filter in Si-BCB technology", *Microwave Symposium Digest, 2004 IEEE MTT-S International* Volume 3, 6-11 June 2004 Page(s):1475 - 1478 Vol.3

- [B1.13] Kerherve, E.; Ancey, P.; Aid, M.; Kaiser, A., "4D-5 BAW Technologies: Development and Applications within MARTINA, MIMOSA and MOBILIS IST European Projects" (Invited) *Ultrasonics Symposium*, 2006. *IEEE* Oct. 2006
Page(s):341 - 350

CHAPITRE 1

CONCEPTION D'UN MELANGEUR MILLIMETRIQUE EN BANDE K INTEGRE EN TECHNOLOGIE BiCMOS SiGe

TOPOLOGIE MICROMIXER

I. INTRODUCTION

Le microsystème, Mélangeur à Réjection de Fréquence Image, introduit dans la première partie de ce manuscrit nécessite la conception de mélangeurs faisant interface entre la partie haute fréquence (dénommée RF pour Radio-Fréquence) et la partie basse fréquence (dénommée FI pour Fréquence Intermédiaire). La figure I.1 illustre ce microsystème dans sa forme basique montrant les deux mélangeurs au centre du schéma.

Dans ce chapitre, nous présentons les différentes étapes de conception ainsi que la technologie d'intégration de ces mélangeurs ainsi que la campagne de caractérisation qui validera la partie active de nos travaux de recherche sur le microsystème complet.

Après une brève introduction théorique du principe de fonctionnement et les principales caractéristiques des mélangeurs, nous allons nous intéresser aux différentes topologies actives de mélangeurs publiées récemment pour sélectionner celle la plus adaptée à notre application. La linéarité, paramètre de performance important car point faible des technologies silicium, sera le critère de performance qui sera optimisé vis-à-vis du courant consommé dans le cadre de notre étude. Finalement, le processus de conception sera présenté et sera accompagné par les caractérisations du circuit fabriqué. Des commentaires sur les performances obtenues seront donnés et des voies d'améliorations seront proposées.

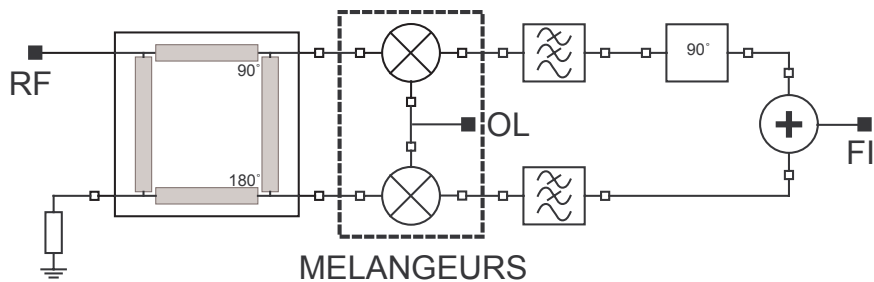


Figure I.1 : Architecture Hartley – Mélangeur à Réjection de Fréquence Image

II. FONCTION DE MELANGE

II.1. La Transposition de Fréquence

Dans chaque système de communication radiofréquence, il est nécessaire de translater en fréquence le spectre d'un signal informatif vers des fréquences supérieures ou inférieures à celle d'origine. La première raison de cette translation repose sur la non compatibilité entre le signal informatif, la voix humaine par exemple, et le canal de transmission radiofréquence, l'espace par exemple. La deuxième raison repose, quant à elle, sur les interférences provoquées entre signaux de même fréquence [B2.1, 2, 4].

A l'émission, la translation est réalisée vers des fréquences plus élevées que celle d'origine. D'après l'appellation anglo-saxonne, cette opération est appelée 'Up Conversion'. Dans le cas contraire, elle est nommée 'Down Conversion'.

La figure I.2 illustre la transposition de fréquence d'un spectre d'un signal d'entrée $E(f)$ centré sur la fréquence f_e d'une quantité f_o . Dans le cas d'une translation en mode 'Up Conversion', la fréquence centrale du signal de sortie $S(f)$ est égale à $(f_e + f_o)$, alors que dans le cas d'une translation en mode 'Down Conversion', la fréquence centrale est $(f_e - f_o)$.

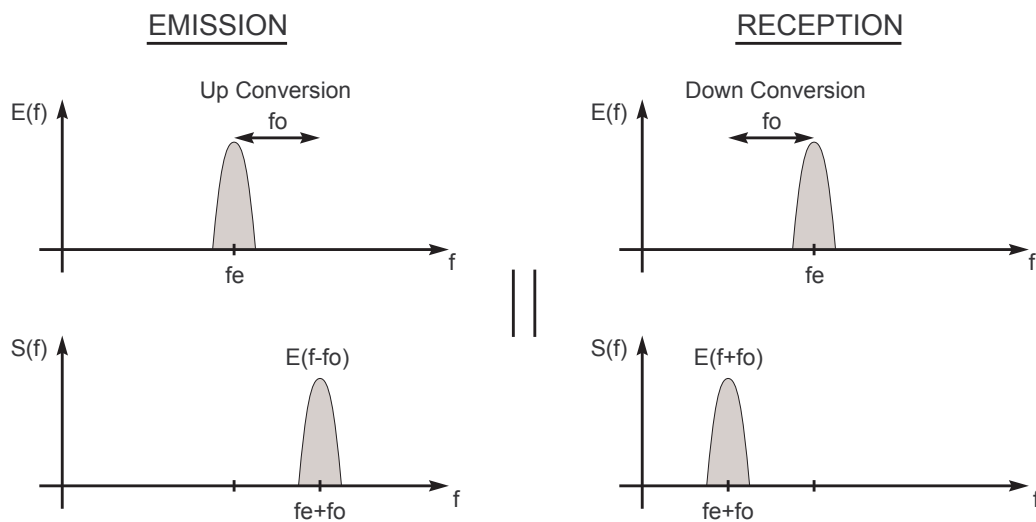


Figure I.2 : Transposition de fréquence

II.2. Le Mélangeur

Les mélangeurs sont des dispositifs qui effectuent le mélange de deux signaux afin d'obtenir une transposition de fréquence du signal utile tout en gardant intacte l'information contenue dans ce dernier. Ils se basent sur le principe de la transposition de fréquence décrite dans la partie précédente.

La figure I-3 donne une description fonctionnelle d'un mélangeur. Le signal d'entrée est noté RF (pour signal Radio Fréquence) : il correspond au signal sur lequel nous voulons appliquer la translation de fréquence. Ce dernier est mélangé avec le signal OL (pour le signal Oscillateur Local) provenant de l'oscillateur local. Ce signal OL permet le mélange et sa fréquence correspond à la quantité de la translation fréquentielle. Le signal de sortie résultant de ce mélange est nommé FI (pour le signal Fréquence Intermédiaire).

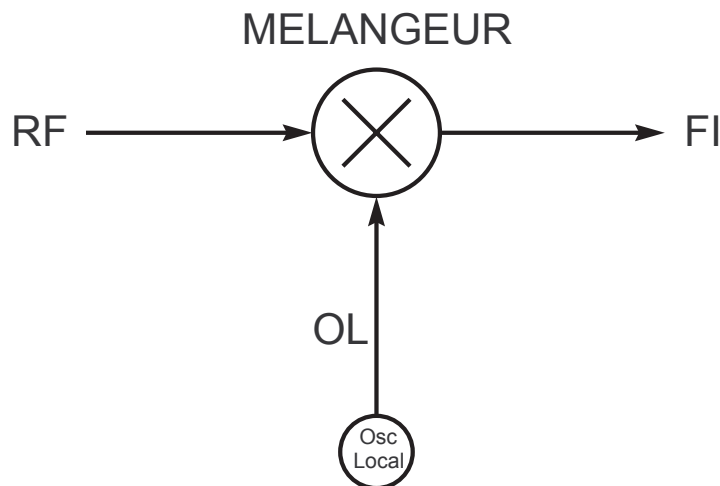


Figure I.3 : Schéma fonctionnel d'un mélangeur

II.3. Le Mélangeur Idéal

Dans le cas idéal, cette transposition de fréquence est le résultat du produit des deux signaux RF et OL dans le domaine temporel. En effet supposons deux signaux sinusoïdaux d'amplitude A_{RF} et A_{OL} , et dont les fréquences respectives sont f_{RF} et f_{OL} :

$$RF = A_{RF} \cos(2\pi f_{RF} \cdot t),$$

$$OL = A_{OL} \cos(2\pi f_{OL} \cdot t).$$

dans le cas d'un récepteur, $f_{RF} > f_{OL}$.

et effectuons le produit de ces deux signaux.

$$\begin{aligned}
 FI &= RF \times OL = A_{RF} \cos(2\pi f_{RF} t) \times A_{OL} \cos(2\pi f_{OL} t), \\
 FI &= \frac{A_{RF} \cdot A_{OL}}{2} \cos[2\pi(f_{RF} - f_{OL})t] + \frac{A_{RF} \cdot A_{OL}}{2} \cos[2\pi(f_{RF} + f_{OL})t]
 \end{aligned} \tag{I.1}$$

$\downarrow$ $\downarrow$
Fréquence Différence **Fréquence Somme**

Nous pouvons constater que le signal de sortie FI issu du produit est composé de deux signaux de forme sinusoïdale dont les fréquences sont la Différence et la Somme des fréquences en entrée. Nous pouvons donc conclure que le produit de deux signaux permet de réaliser la transposition de fréquence. Dans le cas d'un récepteur, seule la fréquence Différence est intéressante.

Hormis la fréquence f_{RF} du signal RF, il existe une autre fréquence appelée fréquence image (f_{im}) qui, mélangée avec le signal OL, amène à la même de fréquence de sortie FI. Cette fréquence image est le symétrique de la fréquence f_{RF} par rapport à la fréquence f_{OL} . La figure I.4 illustre ce phénomène.

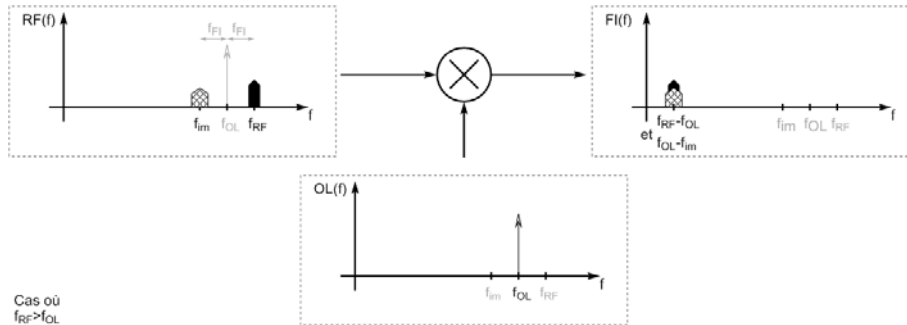


Figure I.4 : Mélange de RF et Fréquence Image avec OL dans le domaine fréquentiel

Nous pouvons constater que les deux spectres résultants des deux mélanges sont superposés, ce qui traduit une importante distorsion du signal FI informatif.

Dans le cas où la fréquence f_{FI} est relativement élevée, un simple filtrage en entrée de la fréquence image suffit. Mais dans le cas où la fréquence f_{FI} est basse, le mélangeur doit contenir un circuit approprié pour rejeter cette fréquence image. Cette opération est réalisée à

l'aide d'un circuit adoptant l'architecture d'Hartley précédemment présentée dans l'introduction et qui fait l'objet de nos travaux de recherche.

Dans le prochain paragraphe, nous allons nous intéresser aux différents paramètres de performances qui permettent d'évaluer les mélangeurs. Ensuite, nous établirons le critère de comparaison entre mélangeurs à partir d'un état de l'art.

II.4. Définition des différents paramètres de performance des mélangeurs

a. Gain de conversion

Cette caractéristique donne une indication sur l'efficacité de conversion de la puissance d'une fréquence à la fréquence de sortie désirée. Dans le cas général, le gain est défini comme le rapport de la puissance en sortie sur la puissance d'entrée. Le terme 'conversion' est utilisé pour indiquer que ces puissances sont considérées à des fréquences différentes. La puissance de sortie est prise à la fréquence intermédiaire alors que pour la puissance d'entrée, la fréquence à considérer est à la fréquence d'entrée RF.

b. Point d'interception d'ordre 3

Ce paramètre de performance primordial pour les mélangeurs indique le niveau de linéarité du circuit vis-à-vis d'une excitation multi-porteuses. Afin de déterminer cette caractéristique, il est nécessaire de considérer à l'entrée RF du mélangeur, deux signaux sinusoïdaux de même amplitude et de fréquences voisines. En effet, le signal RF est constitué, en pratique, de multiples raies spectrales contenant chacune une information. Lorsque ces deux signaux sont appliqués au mélangeur, l'interférence de ces derniers produit de l'intermodulation qui a pour effet de générer des composantes fréquentielles indésirables en sortie du système. Les produits d'intermodulation les plus gênants sont ceux d'ordre 3 car elles génèrent des signaux parasites très proches des signaux utiles en sortie, donc très délicat à filtrer. L'expression du point d'interception d'ordre 3 ramené en entrée est de la forme suivante :

$$IIP3 = \sqrt{\frac{4}{3} \frac{a_1}{a_3}}$$

IIP3 : Point d'interception d'ordre 3 en entrée (en Volt) (I.2)

a_1, a_3 : Coefficient d'ordre 1 et 3 du développement en série de la non-linéarité sur le signal RF

La démonstration théorique de ce paramètre est donnée en annexe.

c. Facteur de Bruit

Cette caractéristique rend compte de l'ajout par le mélangeur de bruit au signal traité. Il permet ainsi de jauger la capacité à traiter les faibles puissances RF par le circuit.

d. Point de compression à 1dB

Ce point est aussi un indicateur de linéarité. Cette caractéristique est un indicateur de linéarité vis-à-vis de la puissance d'entrée. Elle est très importante car elle rend compte de la limite haute de la puissance d'entrée RF au-delà de laquelle le mélangeur introduit des phénomènes de compression et de saturation sur le signal informatif.

e. Isolation

L'isolation donne une indication sur l'efficacité d'isoler des signaux provenant d'un accès vers un autre. Il existe deux principales isolations définies par l'isolation des ports d'entrées OL et RF vers le port de sortie FI. De plus, du fait des fortes amplitudes du signal OL, une isolation du port OL vers le port RF est également définie.

f. Consommation

Cette caractéristique importante pour les systèmes embarqués et portatifs se traduit de plus par des contraintes de dimensionnement de la dissipation thermique du circuit et donc de son encombrement.

Nous avons vu dans l'introduction du microsystème que ce dernier permet de s'affranchir des signaux parasites comme la fréquence image. Il est important également de considérer les autres signaux produits par les autres appareils dans l'environnement proche du microsystème. Afin de rendre compte les effets néfastes de ces signaux sur le bon fonctionnement du mélangeur décrit dans ce chapitre, le critère de comparaison à considérer est la linéarité. Nous avons donc axé nos travaux de recherche dans l'optimisation le point d'interception d'ordre 3 (IP3).

Nous avons donc établi un état de l'art des mélangeurs récemment publiés et fonctionnant au delà de 10GHz et nous avons reporté sur la figure I.5, le point d'interception d'ordre 3 (OIP3) ramené en sortie en fonction du courant consommé (I_c). En effet, la linéarité et le gain sont fortement liés au courant de polarisation qui traverse les transistors et l'on doit comparer les performances en linéarité pour la même consommation. La tendance de l'état de l'art de l'ensemble des résultats reportés à la figure I.5 illustre bien le compromis existant entre faible consommation et haute linéarité. Nous avons ainsi axé nos travaux sur la conception de mélangeurs actifs optimisés tant en linéarité, qu'en courant consommé.

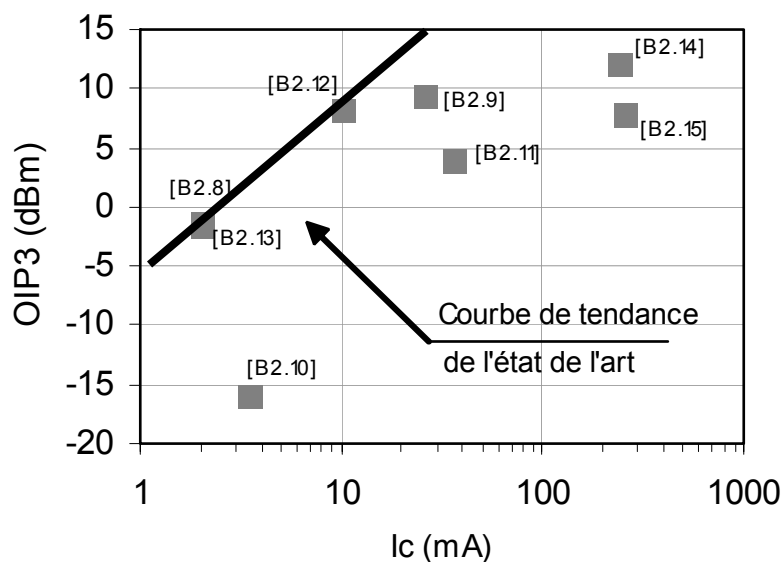


Figure I.5 : Etat de l'art des performances en linéarité de mélangeurs en fonction du courant consommé

Dans le paragraphe qui suit, une comparaison des différents types de structures actives permettant de réaliser des mélangeurs est présentée. Les structures actives retenues sont parmi les topologies de mélangeur actif qui sont le plus souvent utilisées dans les systèmes de réception RF.

La conception de ces mélangeurs devra être en concordance avec le cahier des charges suivant :

- linéarité importante avec une consommation moindre,
- gain modéré (mais $> 0\text{dB}$, d'où la nécessité de mélangeurs actifs) et faible bruit,
- fréquence de fonctionnement dans la bande K (20GHz),
- fréquence de sortie intermédiaire FI à 1GHz.

II.5. Topologies actives de mélange

a. Mélangeur simple équilibré

Le mélangeur simple équilibré illustré en figure I.6 est la structure de base de tous mélangeurs actifs. Le signal RF est directement appliqué à l'entrée correspondante sans l'utilisation de circuit complémentaire comme un transformateur signal différentiel/signal simple. Ce type de topologie permet d'obtenir un gain et un facteur de bruit modérés. Cependant, elle souffre d'une part d'une linéarité et d'une isolation entre ports très faibles et d'autre part l'impédance d'entrée est importante.

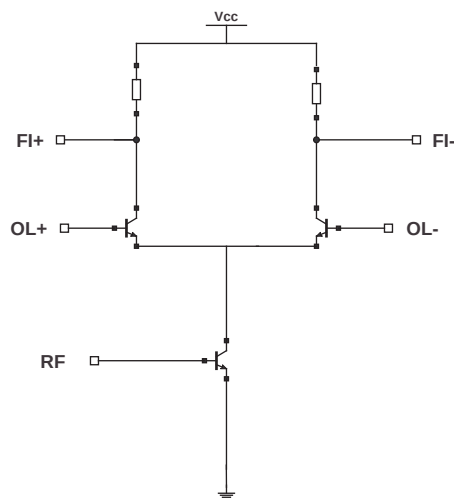


Figure I.6 : Mélangeur à structure Simple Equilibrée

b. Mélangeur double équilibré - Cellule de Gilbert

En comparaison avec la structure simple équilibrée, la cellule de Gilbert, structure illustrée en figure I.7, utilise deux paires différentielles supplémentaires. Cela a pour effet de rendre la cellule plus appropriée pour les applications nécessitant de fortes isolations entre ports et d'une très bonne réjection des raies parasites ('spurious'). Cette cellule peut fournir un fort gain avec un très faible facteur de bruit pour une linéarité raisonnable. Dans le cas général, le signal de sortie du circuit qui précède le mélangeur dans une chaîne de réception RF est non différentiel. Il est donc nécessaire de convertir ce signal en un signal différentiel avant de l'appliquer à l'entrée RF du mélangeur, grâce à l'utilisation de transformateurs dont l'intégration pour de faibles pertes d'insertion reste très délicate à réaliser. Enfin, l'impédance observée en entrée RF est élevée ce qui complique l'adaptation du mélangeur.

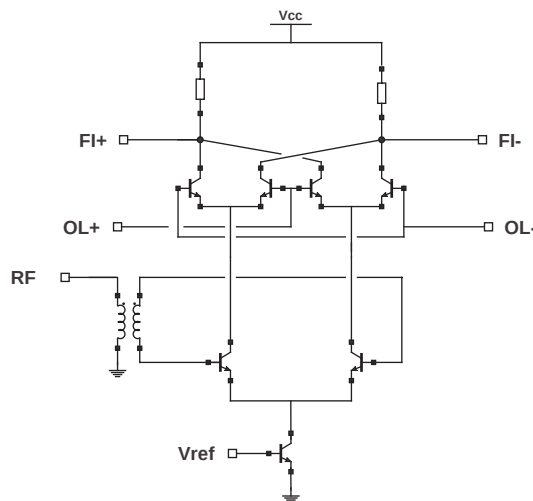


Figure I.7 : Mélangeur à cellule de Gilbert à entrée/sortie différentielles

Une alternative à l'utilisation d'un transformateur consiste à la mise à la masse de l'une des entrées RF différentielles de la cellule de Gilbert à l'aide d'une capacité de découplage comme il est illustré sur la figure I.8. Les performances sont similaires à la cellule de Gilbert de base excepté une dynamique plus faible conséquence du déséquilibre de la paire différentielle RF.

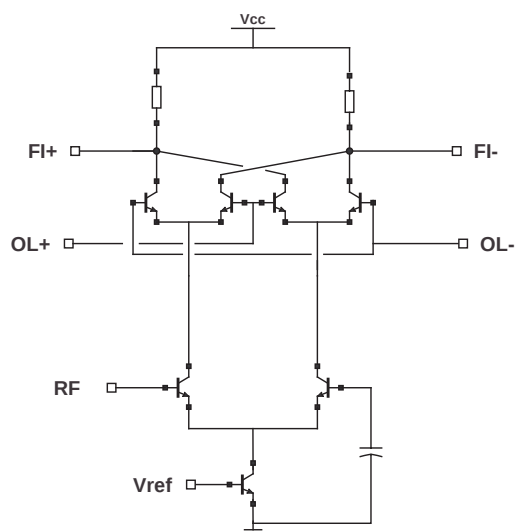


Figure I.8 : Mélangeur à cellule de Gilbert à entrée RF non différentielle

c. Micromixer

La topologie Micromixer permet de conserver tous les bénéfices de la structure double équilibrée, soient une isolation entre ports et réjection de parasites importantes. De plus, l'entrée RF de cette structure est par nature non différentielle. Cette topologie permet de plus d'obtenir une excellente linéarité comparée avec celle de la Cellule de Gilbert, pour néanmoins un facteur de bruit plus important. Enfin, le gain du Micromixer est modéré et difficile à optimiser ceci est dû à l'étage RF qui s'apparente à une base commune.

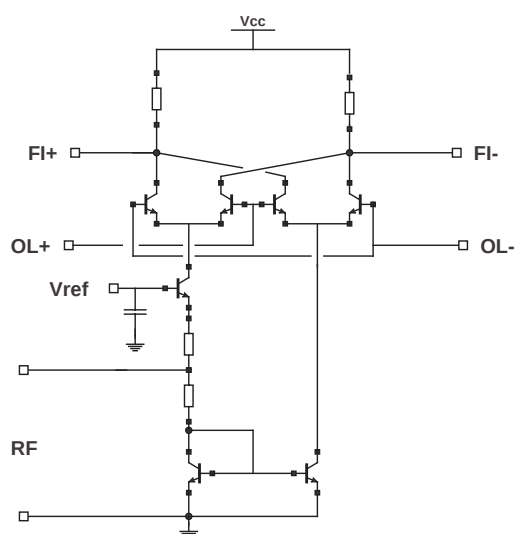


Figure I.9 : Mélangeur à topologie Micromixer

Les différentes structures présentées précédemment sont comparées dans le tableau I.1. Il ressort que le mélangeur à topologie Micromixer permet de concevoir des mélangeurs à haute linéarité avec un gain correct. De plus, l'adaptation à 50Ω et la simplicité d'interconnexion entre le mélangeur et le circuit qui le précède inhérente à cette topologie motivent nos travaux de recherche sur la conception de mélangeurs actifs.

Topologie	Linéarité	Gain	Bruit	Isolation	Adaptation	Intégration
Mélangeur simple équilibré	👎	👍	👍	👎	👎	👍
Cellule de Gilbert	👍	👍👍👍	👍👍	👍	👎	👎
Cellule de Gilbert entrée simple	👍	👍👍	👍👍	👍	👎	👍
Micromixer	👍👍👍👍	👍	👎	👍	👍	👍

Tableau I.1 : Comparaison des topologies de mélangeurs

L'impédance d'entrée de la Cellule de Gilbert n'est pas adaptée de façon optimale avec celle de la source (impédance de référence 50Ω), puisque cette impédance est de forte valeur et de plus difficilement contrôlable car elle est fonction du gain beta des transistors en haute fréquence. La topologie Micromixer quant à elle permet d'obtenir une adaptation facile grâce à l'utilisation de résistances judicieusement connectées dans la structure. Elle permet notamment de maintenir une impédance d'entrée au alentour de 50Ω en diminuant l'effet des résistances r_e , résistance équivalente d'entrée des transistors.

III. LA TOPOLOGIE MICROMIXER

Dans cette partie, une description du fonctionnement de la cellule de Gilbert est présentée afin d'introduire les principales parties de base d'un mélangeur actif double équilibré. Elle est suivie de la présentation détaillée de la topologie Micromixer qui se base sur la cellule de Gilbert. Une description du fonctionnement de l'étage RF du Micromixer est donnée pour démontrer ses potentialités dans la conception de mélangeur [B2.7, 20].

III.1. Principe de fonctionnement de la cellule de Gilbert

La cellule de Gilbert a été introduite par son inventeur Barrie Gilbert en 1967 et se présente sous la forme d'un agencement de trois paires différentielles comme illustré en figure I.10. La fonction mélange est réalisée en tirant partie des différents modes de fonctionnement

de ces paires différentielles en fonction de l'amplitude du signal d'entrée qui est appliquée à son entrée.

Cette structure est composée de deux étages, l'étage RF et l'étage OL. Le premier étage RF est constitué d'une simple paire différentielle (T1, T2) alors que l'étage OL en compte deux (T3, T4 et T5, T6). L'étage RF, nommée usuellement étage transconducteur, fonctionne et fixe le niveau de linéarité du mélangeur. Le terme transconducteur signifie que cet étage convertie une tension V_{RF} en un courant différentiel I_{Diff} . L'étage OL qui est à l'origine du caractère non linéaire indispensable pour la transposition de fréquence, fonctionne donc en régime non linéaire du fait de la forte amplitude du signal d'entrée OL. Cet étage dont les transistors T3, T4, T5 et T6 sont assimilables à des interrupteurs permet de laisser passer les courants I_1 et I_2 dans une branche ou dans l'autre du port de sortie FI à la cadence de la fréquence OL. Le signal de sortie différentiel FI est recueilli grâce à deux charges connectées au $+V_{cc}$.

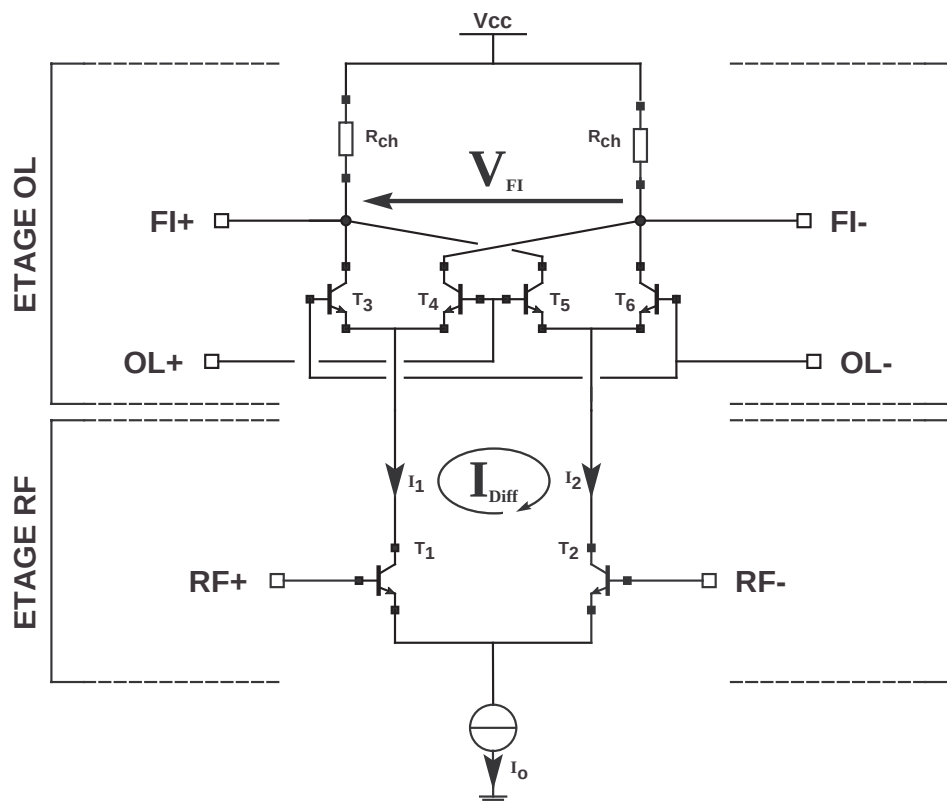


Figure I.10 : Mélangeur à Cellule de Gilbert

Après analyse de cette structure, l'expression de la tension de sortie FI en fonction de la tension d'entrée RF est de la forme suivante :

$$V_{FI} = \frac{R_{ch} \cdot I_o \tanh\left(\frac{V_{RF}}{2 \cdot U_t}\right) \tanh\left(\frac{V_{OL}}{2 \cdot U_t}\right)}{I_{Diff}} \quad (I.2)$$

U_t : Tension thermodynamique

Nous pouvons constater que le signal de sortie est fonction du courant différentiel I_{Diff} issu de l'étage RF. La linéarité du circuit global est ainsi fortement liée à la relation entre le signal d'entrée RF et le courant I_{Diff} car le facteur $R_{ch} \cdot \tanh\left(\frac{V_{OL}}{2U_t}\right)$ qui n'est fonction que de l'entrée OL n'est pas dépendant de l'amplitude du signal RF. La démonstration théorique de cette expression est disponible en annexe.

Des techniques existent afin d'augmenter la linéarité [B2.21] de l'étage RF des Cellules de Gilbert comme :

- Dégénérescence d'émetteur : cette technique utilise deux résistances de dégénérescence connectées aux émetteurs de la paire différentielle. Cela permet d'augmenter la dynamique d'entrée avec comme contre partie une diminution du gain. Des inductances peuvent être également utilisées afin de ne pas introduire de bruit et de diminuer la chute de tension aux bornes des résistances.
- Technique de la Multi-tanh : cette technique utilise les propriétés de la fonction tangente hyperbolique d'une paire différentielle. Une cascade de paires différentielles avec différentes polarisations pour chacune permet d'étendre la dynamique d'entrée. Cependant cette technique est plus complexe à mettre en œuvre du fait de son nombre élevé de composants.
- Micromixer : dans ce type de mélangeur, la paire différentielle est remplacée par un étage fonctionnant en amplificateur en classe AB. Un signal d'entrée dont la dynamique est plus élevée que pour la Cellule de Gilbert peut être appliqué à cet étage RF tout en maintenant le même comportement entrée/sortie de ce dernier. Ainsi, la linéarité de cette structure est grandement améliorée.

Nous avons, pour nos travaux, opté pour la topologie dans laquelle l'étage RF est radicalement différent, ce qui fait l'objet du paragraphe suivant.

III.2. Principe de fonctionnement du Micromixer

Cette structure a été introduite également par Barrie Gilbert en 1997. Elle démontre de très intéressantes performances en linéarité tout en se basant sur la topologie de base de la cellule de Gilbert et donc héritant de ces avantages. L'étage OL est conservé pour produire la non linéarité qui réalise la fonction mélange et la seule différence entre ces deux structures se situe au niveau de l'étage RF point clef de la linéarité globale. La simple paire différentielle est remplacée par un étage d'entrée fonctionnant en classe AB. Le schéma électrique simplifié du Micromixer est présenté sur la figure I.11. L'étage RF peut être divisé en deux sous parties qui sont formées par un miroir de courant T1 et T2, puis un transistor connecté en base commune T3 avec C1.

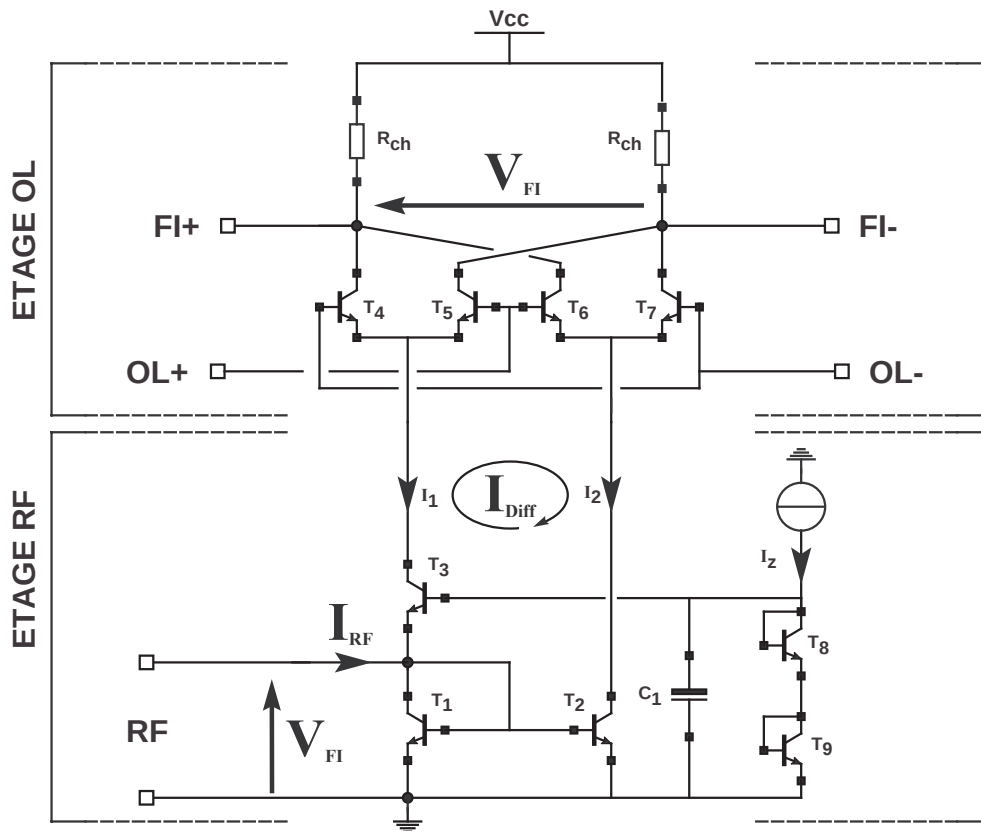


Figure I.11 : Topologie du Micromixer

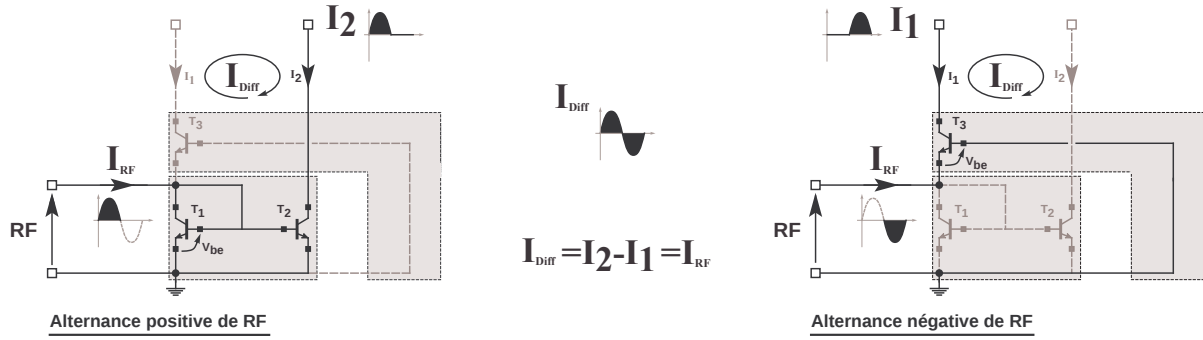


Figure I.12 : Fonctionnement de l'étage RF du Micromixer

Sur la figure I.12, deux configurations de fonctionnement liées aux alternances positives et négatives du signal d'entrée RF sont décrites. Durant les alternances positives du signal RF, le miroir de courant est opérationnel tandis que le transistor en base commune ne conduit pas. Dans cette configuration, les courants I_{RF} et I_2 sont égaux grâce notamment au miroir de courant. Dans le cas opposé, c'est-à-dire pour les alternances négatives de RF, le transistor en base commune conduit alors que le miroir de courant est bloqué. Le courant I_1 est alors égale à I_{RF} mais de signe opposé. Il est clairement visible que ces deux courants pris en compte individuellement ne sont pas de forme sinusoïdale. Cependant lorsque l'on considère le courant différentiel I_{Diff} , qui est égal au courant d'entrée I_{RF} , sa forme est sinusoïdale d'une grande pureté. L'expression de la fonction de transfert est de la forme suivante et la démonstration est présentée en annexe :

$$V_{FI} = R_{ch} \cdot 2I_z \sinh\left(\frac{V_{RF}}{U_t}\right) \tanh\left(\frac{V_{OL}}{2 \cdot U_t}\right) \quad (I.3)$$

$$I_{Diff} = I_{RF}$$

soit

$$V_{FI} = R_{ch} \cdot I_{RF} \tanh\left(\frac{V_{OL}}{2 \cdot U_t}\right) \quad (I.4)$$

U_t : Tension thermodynamique

Comme nous l'avons vu dans le paragraphe précédent, le signal de sortie est fonction du courant différentiel I_{Diff} , de plus la linéarité est limitée par l'étage RF. Ainsi, d'un point de vue théorique, mais aussi expérimental dans la limite de non saturation des transistors de l'étage RF, le courant différentiel I_{Diff} et donc la tension de sortie resteront sinusoïdaux et proportionnel au courant I_{RF} ce qui rend cette structure fortement linéaire.

La polarisation de cet étage est réalisée à travers la boucle translinéaire constituée par les transistors T1 et T3 avec T9 et T8. De chaque coté de la boucle, une tension de $2 V_{be}$ est maintenue conduisant alors à un même courant de polarisation I_z dans les deux branches de cette boucle. Pour notre conception, le courant de polarisation I_z est généré par un classique miroir de courant.

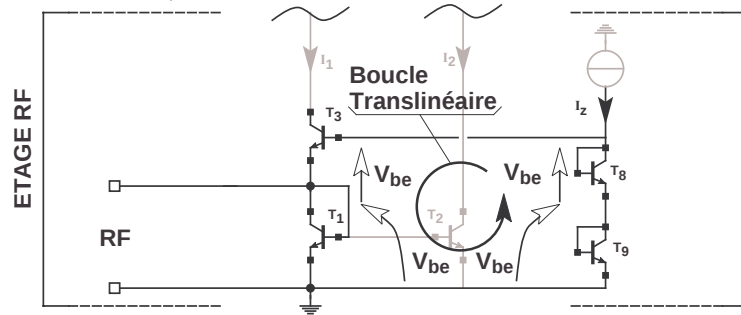


Figure I.13 : Circuit de polarisation – Boucle Translinéaire

Dans la partie qui suit, différentes technologies d'intégration de circuits actifs sont présentées afin de choisir celle la mieux adaptée à la conception de mélangeurs actifs qui composeront le microsysteme.

IV. TECHNOLOGIES D'INTEGRATION DE CIRCUITS ACTIFS

La variété de technologies pour la conception de circuits actifs est présentée ci-dessous donnant les avantages et inconvénients de chacune d'entre elles. Nous chercherons à trouver la technologie la plus adaptée pour la conception des mélangeurs de notre microsysteme [B2.5].

► Technologie Silicium (Si)

De part sa maturité en terme de procédé de fabrication et son bas coût, cette technologie démontre des avantages très intéressants pour la conception de circuits actifs. Cependant, ses performances fréquentielles restent très limitées ce qui écarte cette technologie de nos perspectives d'intégration de nos mélangeurs.

► Technologie Arséniure de Gallium avec Aluminium (AlGaAs)

Plus adaptée pour des applications dont la fréquence de fonctionnement est élevée, cette technologie semble convenir à nos conceptions mais au détriment du coût d'intégration qui reste élevé et n'est donc pas envisageable dans le cadre d'une production de masse.

► Technologie Silicium Germanium (SiGe)

Cette technologie rassemble les deux avantages des deux précédentes technologies présentés grâce notamment à l'utilisation du substrat silicium et à l'introduction de germanium. Bonne maturité de fabrication, faible coût et bonne immunité au bruit associés à des bonnes performances fréquentielles introduites par l'hétérostructure du Si/SiGe sont démontrés par la technologie.

► Technologie 'Complementary Metal Oxide Semi-Conductor' (CMOS)

Les principaux avantages de cette technologie résident en son faible coût et sa faible consommation en courant de transistor. Néanmoins, les performances en hautes fréquences sont limitées même si de nombreuses optimisations de technologies (CMOS-SOI par exemple) sont à l'étude pour repousser les performances RF dans le domaine millimétrique.

► Technologie Bipolaire CMOS Silicium Germanium (BiCMOS SiGe)

Cette technologie donne la possibilité d'intégrer sur le même substrat des composants bipolaires et des composants CMOS, par conséquent, des circuits comprenant des fonctions analogique et numérique peuvent être réalisés sur une unique puce. Elle garde d'une part l'avantage lié à l'hétérostructure du Si/SiGe concernant les performances élevées en fréquence de fonctionnement, et d'autre part par la faible consommation des transistors CMOS pour les circuiteries de polarisation. Un désavantage au niveau des composants passifs est tout de même à signaler. En effet, la technologie MOS nécessite l'utilisation de substrat à faible résistivité conduisant à de très fortes pertes pour le composant passif. Il est alors nécessaire de trouver une technologie autre que celle-ci pour les conceptions de circuits passifs comme les coupleurs qui font l'objet des études menées dans le chapitre suivant.

Dans le cadre d'une collaboration (Nano 2008) avec la société ST Microelectronics (ST Microelectronics basé à Grenoble Crolles) nous avons eu l'opportunité d'utiliser la technologie BiCMOS SiGe satisfaisant nos objectifs car alliant bonnes performances fréquentielles, possibilité de réaliser divers types de circuit avec une consommation raisonnable et à faible coût.

IV.1. Description de la Technologie STMicroelectronics BiCMOS SiGe

Niveaux de métallisation

Dans la filière BiCMOS SiGe de la société STMicroelectronics, 5 niveaux de métallisation sont disponibles et sont chacun dédiés à une tâche bien définie suivant leur résistance carrée. La figure I.14 illustre l'empilement de ces niveaux de métallisation.

- le niveau 5 situé loin du substrat silicium pour éviter le couplage ligne/substrat et d'épaisseur importante, donc présente une résistance carrée faible par rapport aux autres niveaux et est donc dédié à la réalisation des interconnexions RF dont les pertes sont alors les plus faibles possibles ou pour la conception de circuits passifs,
- les niveaux 3 et 4 sont utilisés pour les croisements entre les interconnexions ou des lignes de transmission, car leur épaisseur étant plus faible que celle du niveau 5,
- le niveau 2 est dédié à la réalisation du plan de masse des lignes de transmission, ce niveau est en fait un bon compromis entre distance avec le niveau 5 important et R_{sq} élevée,
- le niveau 1, du fait de sa grande résistance carrée élevée (car en tungstène alors que les niveaux 2 à 5 sont en aluminium) sera principalement utilisé pour les circuiteries DC, comme par exemple les accès aux alimentations.

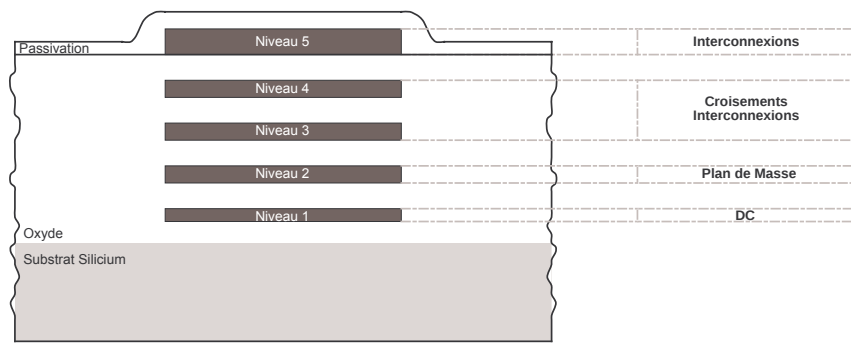


Figure I.14 : Différents niveaux métalliques de la technologie BiCMOS SiGe de STMicroelectronics

Capacités

La technologie BiCMOS SiGe comporte deux principaux types de capacité :

- le premier type est la capacité MIM (Metal Insulator Metal) avec une capacité surfacique de $2\text{fF}/\mu\text{m}^2$,
- le deuxième type est la capacité composée de Poly/Nwell avec une capacité surfacique supérieure de $5\text{fF}/\mu\text{m}^2$.

Les capacités Poly/Nwell peuvent être utilisées pour réaliser des capacités de fortes valeurs. Cependant, du à leur proximité avec le substrat, les éléments parasites de ces capacités sont plus importantes lorsque elles sont utilisées en hautes fréquences.

Inductances

Le fondeur propose trois principaux types d'inductance :

- les inductances octogonales classiques ; elles permettent de réaliser des inductances de valeurs au alentour de 1nH avec une fréquence de résonance moyenne de 10GHz ,
- les inductances semi distribuées qui sont réalisées à partir de tronçons de lignes ; ces types d'inductances sont les plus adaptées pour les faibles valeurs d'inductance,
- les inductances avec blindage par rapport au substrat silicium ; ces inductances permettent d'obtenir de fortes valeurs de facteur de qualité Q mais elles souffrent d'une très faible fréquence de fonctionnement qui se situe autour de 1GHz .

Transistors

Deux types de transistors sont disponibles dans la bibliothèque de cette filière technologique. Le premier type de transistor est de type MOS qui sont à préférer pour réaliser les circuits logiques rapides ou les circuits de polarisation. Le second type de transistor est de type bipolaire bien adapté aux circuits analogiques comme les mélangeurs. Une lithogravure à $0.25\mu\text{m}$ permet d'obtenir des fréquences de coupure et maximale d'oscillation de 70GHz et 90GHz respectivement.

Dans le cadre de notre étude sur la conception de mélangeur fonctionnant dans la bande K et exploitant la topologie Micromixer, nous nous sommes intéressés aux performances des transistors bipolaires seuls dans un premier temps puis à leur intégration au sein de la topologie Micromixer (cf partie V). Le paragraphe suivant traite des choix du courant de polarisation et du dimensionnement de ces transistors amenant aux performances les plus adaptées à notre application.

IV.2. Optimisation de la Polarisation et du Dimensionnement des Transistors Bipolaires BiCMOS SiGe

a. Optimisation du courant de polarisation des transistors

Avant toute conception nous avons mené une étude sur les transistors disponibles dans la bibliothèque de cette technologie. La première étape étant d'optimiser le fonctionnement de ce dernier en adéquation avec les exigences du cahier des charges. Nous avons donc fait une étude sur le courant optimum de polarisation afin de garantir un bon fonctionnement du transistor. Tout d'abord nous nous sommes basés sur optimisation de la linéarité d'un transistor décrite dans [B2.6] qui nous renseigne sur le courant de collecteur I_c optimum. La figure I.15 illustre la dépendance du courant I_c avec la tension entre collecteur et émetteur V_{ce} pour différents courants de base I_b . D'après ce graphique, la zone d'amplification en courant s'étend de 0.5V à 2V avec comme limite en courant I_c de 20mA. Une polarisation optimale du transistor est obtenue lorsque que V_{ce} et I_c sont égales à 1.5V et 10mA respectivement, droite de charge du transistor.

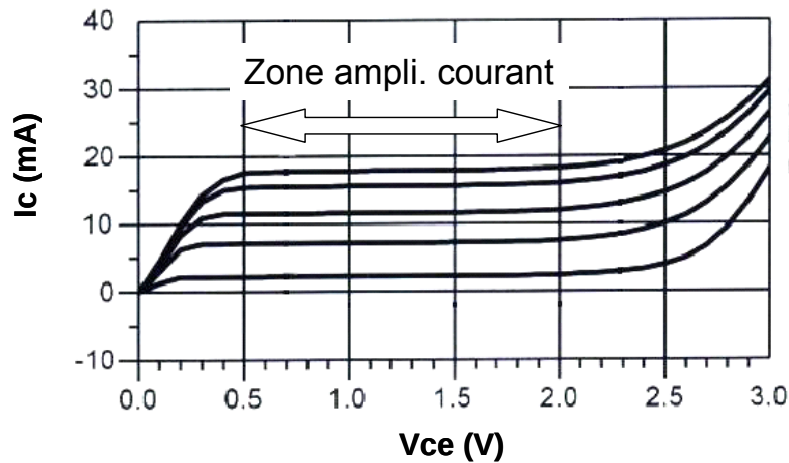


Figure I.15 : Dépendance du courant I_c avec la tension V_{ce} pour plusieurs courants I_b

b. Dimensionnement des Transistors Bipolaires

Après avoir défini le courant de polarisation du transistor, nous nous sommes intéressés au dimensionnement des transistors bipolaires. Cette étude a pour but d'optimiser les dimensions du transistor en fonction de la fréquence maximale d'oscillation (f_{max}), le bruit minimum (NFmin) et le point de compression à -1dB (P_{c1dB}). A cet effet, différentes combinaisons de largeur et nombre de doigts ont été simulées, puis le f_{max} , NFmin et P_{c1dB} ont été parallèlement extraits. Nous avons choisi trois différentes coupes qui sont les suivantes et dont un exemple de transistor est illustré en figure I.16 [B2.3]:

	Nb de doigts d'émetteur	Nb de doigts de base	Nb de doigts de collecteur	Largeur d'émetteur (μm)
T_122_20	1	2	3	20
T_232_20	2	3	2	20
T_232_10	2	3	2	10

Tableau I.2 : Dimensionnement des transistors Bipolaires BiCMOS SiGe

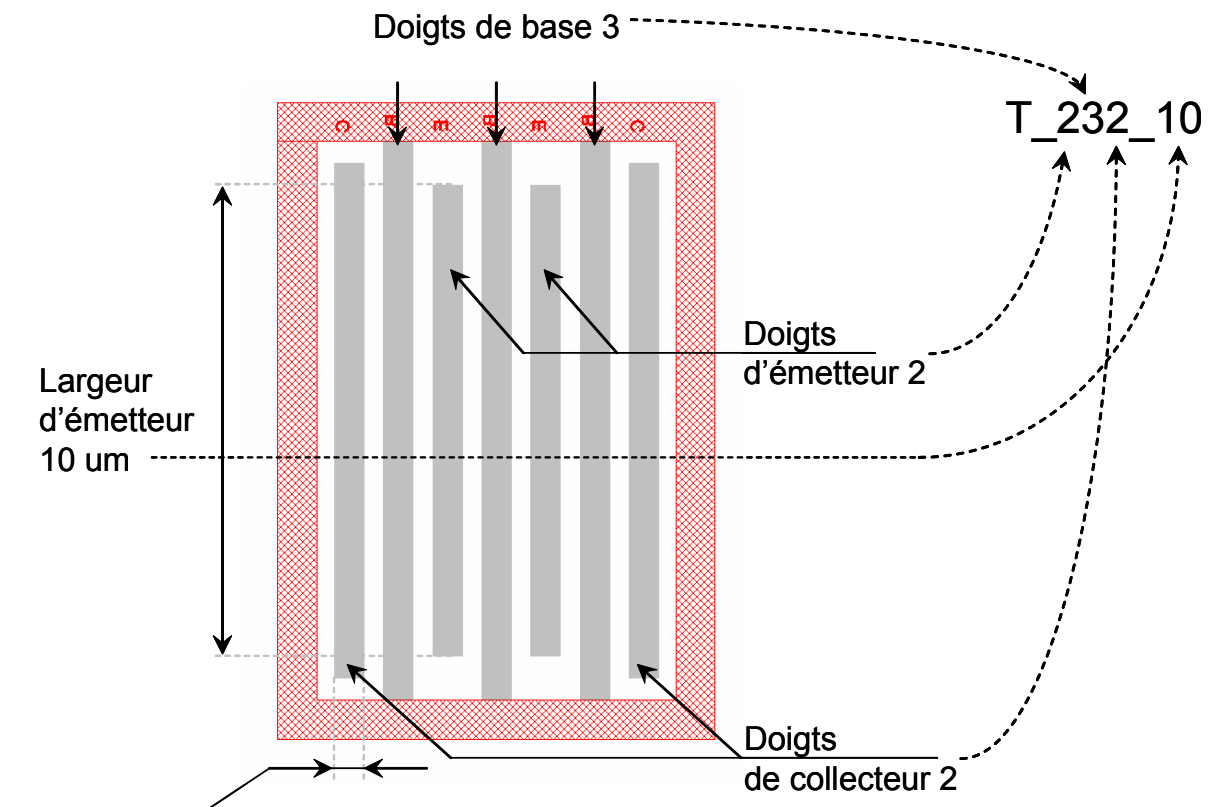


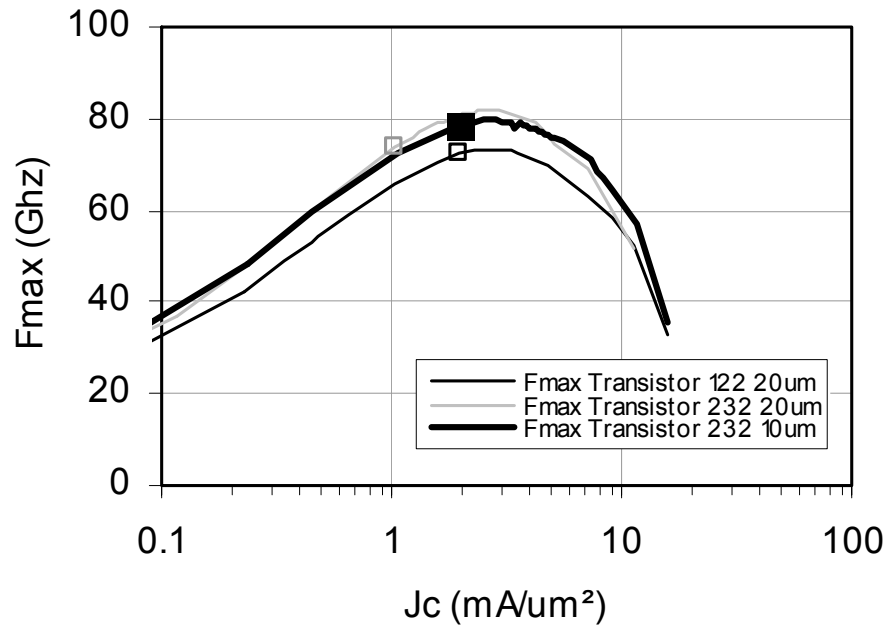
Figure I.16 : Schéma du dimensionnement d'un transistor T_232_10

Nous avons veillé à maintenir une section identique pour deux différents transistors qui sont le T_122_20 et le T_232_10. Cette section de transistor est égale $5\mu\text{m}^2$ conduisant ainsi à une densité identique pour ces deux transistors. En effet, la densité de courant permet de normaliser les différents transistors par rapport au courant les traversant et à leur section. Ainsi, une comparaison directe des performances énumérer précédemment peut être réalisée.

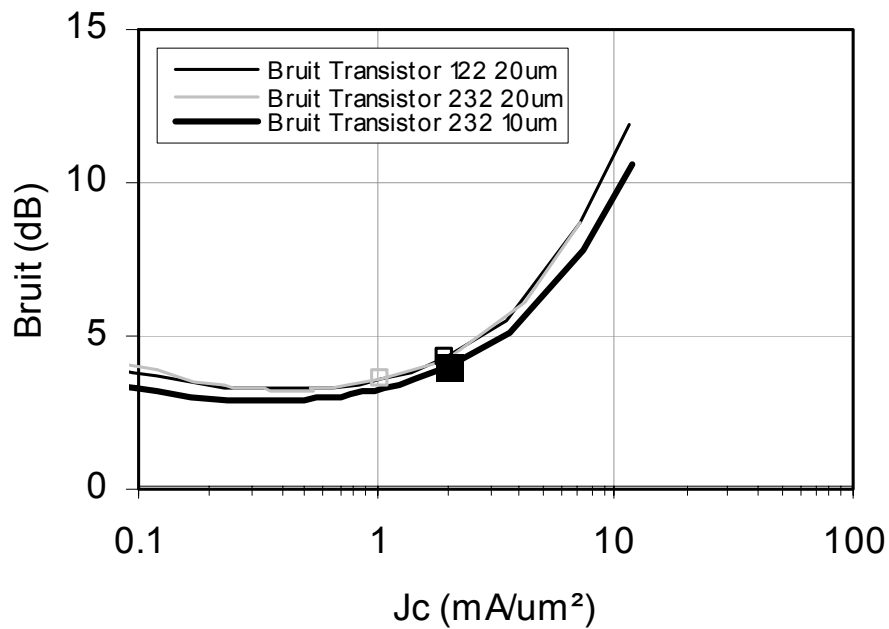
La figure I.17 illustre la F_{max} (a), NF_{min} (b) et le $Pc_{1\text{dB}}$ (c) des transistors présentés précédemment en fonction de leur densité de courant de collecteur. Les symboles correspondent aux performances de chaque transistor pour un courant de polarisation de 10mA.

Nous pouvons constater qu'à courant identique, le transistor le plus volumineux permet d'obtenir le meilleur F_{max} et la meilleur linéarité pour un bruit minimum comparable aux deux autres transistors. Cependant, si le courant de polarisation est considéré égal à 10mA, le transistor T_232_10 démontre un meilleur compromis sur toutes les performances (cf figure I.17 symbole carré noir). Les performances ainsi obtenues sont une fréquence maximale

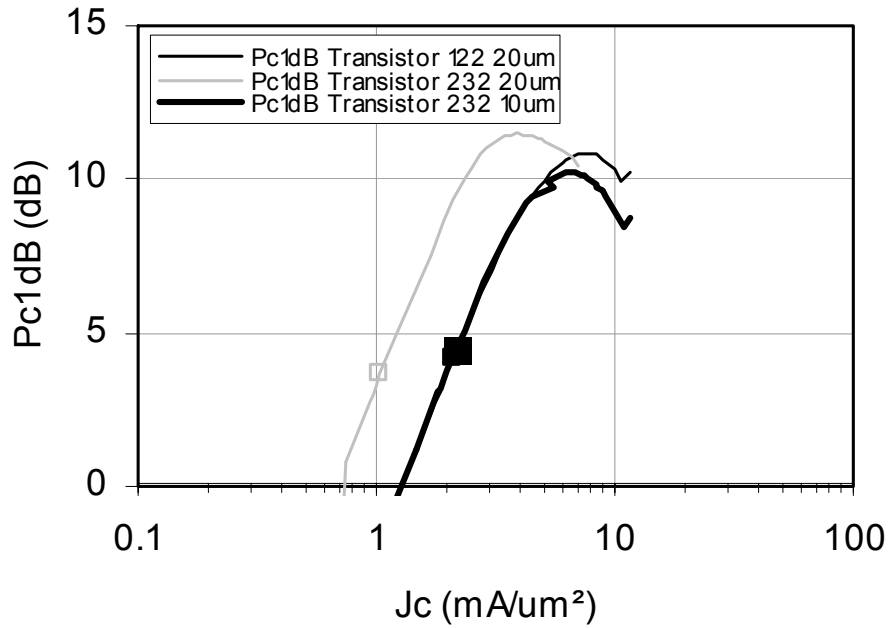
d'oscillation de 78GHz, un bruit minimum de 3.9dB et un point de compression à -1dB égale à 4.5dB. Nous avons donc orienté notre choix vers cette configuration de transistor pour la conception des mélangeurs du microsysteme.



(a)



(b)



(c)

Figure I.17 : (a) Fréquence maximale d'oscillation (b) Bruit minimum (c) Point de compression à -1dB des transistors bipolaires T_122_20, T_232_20 et T232_10 BiCMOS SiGe en fonction de leur densité de courant

V. CONCEPTION D'UN MELANGEUR MILLIMETRIQUE INTEGRE EN TECHNOLOGIE BICMOS SiGe : APPLICATION A LA TOPOLOGIE MICROMIXER

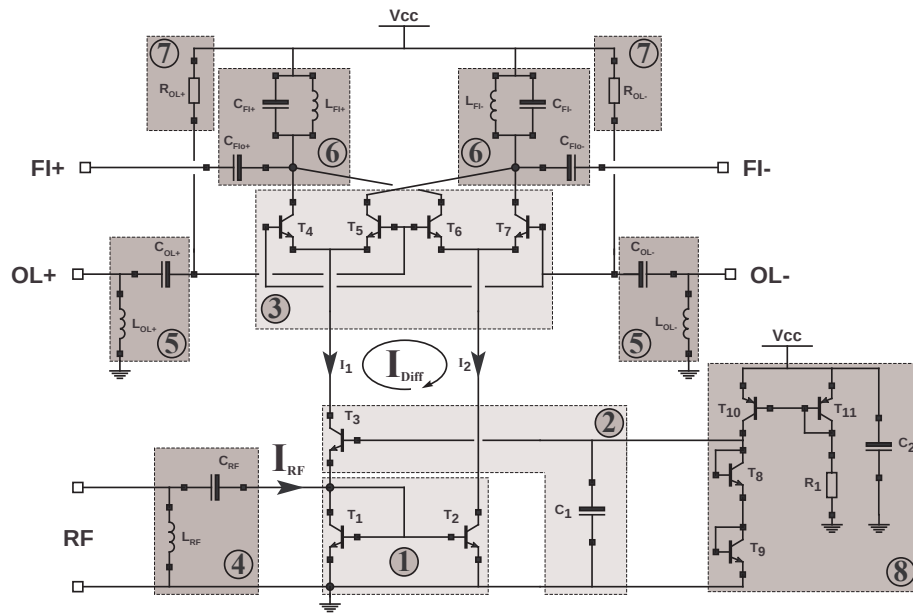
V.1. Présentation des lignes directrices suivies lors de la conception

La figure I.18 présente le schéma complet du Micromixer conçu, fabriqué et testé. Les différentes parties constituant ce circuit (identifiées en figure I.18) sont listées ci-dessous accompagnées des règles suivies lors de l'optimisation :

1. miroir de courant formé par les deux transistors |T1,T2| permet de générer le courant I_2 lorsque I_{RF} présente des valeurs positives,
2. transistor |T3| connecté en base commune qui permet de générer le courant I_1 lorsqu'il conduit,
3. l'étage OL composé par ses quatre transistors |T4,T5,T6,T7| permettant de produire la non linéarité,

La polarisation et le dimensionnement des différents transistors respectent les règles établies au paragraphe IV.2.

4. circuit d'adaptation RF composé par un réseau inductance capacité LC. Ce type d'adaptation est plus adapté du au courant de polarisation élevé. Le système d'adaptation de la structure de base du Micromixer n'est pas utilisable dans ces conditions. L'inductance utilisée dans le réseau LC est de type octogonal car sa valeur avoisine les 1nH,
5. circuit d'adaptation OL composé par un réseau LC avec des inductances octogonales également,
6. filtre de sortie qui permet d'adapter en sortie composé par un circuit bouchon LC et d'une capacité de découplage. Ces inductances sont de type blindées du fait de leur forte valeur d'inductance de 11nH et de la basse fréquence FI de 1GHz,
7. résistance de polarisation de l'étage OL,
8. circuit de polarisation de l'étage RF.



- | | |
|------------------------------|--------------------|
| ① Miroir de courant Etage RF | ⑤ Adaptation OL |
| ② Transistor en base commune | ⑥ Filtre sortie FI |
| ③ Etage OL | ⑦ Polarisation OL |
| ④ Adaptation RF | ⑧ Polarisation RF |

$$I_{Diff} = I_2 - I_1 = I_{RF}$$

Figure I.18 : Schéma complet du Micromixer conçu

V.2. Présentation de l'intégration en Technologie BiCMOS SiGe

La figure I.19 montre le dessin des masques du mélangeur Micromixer. Les niveaux 5 et 2 sont visibles et permettent d'avoir une vue générale du circuit. Les ports d'accès coplanaires des différentes entrées et sorties sont visibles sur chaque côté du circuit. L'entrée non différentielle RF est positionnée sur la gauche du circuit tandis que l'entrée et la sortie différentielle OL et FI sont placées en haut et à droite du circuit. Cette disposition est adoptée afin de faciliter les caractérisations de ce circuit. L'alimentation est fournie à travers deux plots d'alimentation qui sont l'une pour l'alimentation des collecteurs des transistors formant l'étage OL et l'autre pour le fonctionnement du miroir de courant pilotant l'étage RF. Des capacités supplémentaires de découplage ont été ajoutées pour découpler efficacement les signaux de hautes fréquences parasites et l'alimentation. Les connections entre les différents composants du circuit sont réalisées à l'aide de ligne de transmission de type microruban. En effet, à la fréquence de fonctionnement de 20GHz, ces types de connection ont pratiquement les même performances que les autres types de ligne, comme par exemple les lignes coplanaires. Ces lignes ont été donc retenues pour le routage du fait de leurs performances RF et leur simplicité de mise en œuvre. La symétrie de la structure double équilibrée a été soigneusement respectée concernant les longueurs des interconnections. La voie la plus sensible aux imperfections de symétrie est la voie OL pour laquelle les signaux différentiels sont à la fréquence de 19GHz alors que les signaux de la voie FI ne sont qu'à 1GHz. Cette symétrie a pour objectif de maintenir un équilibrage optimum évitant ainsi une dégradation de l'isolation et des réjections de raies parasites. Les deux inductances à droite de la figure représentent les inductances blindées du circuit de filtrage en sortie FI. Elles occupent une grande surface de wafer par rapport à la surface totale du circuit qui s'étend sur 2000 μm x 1800 μm .

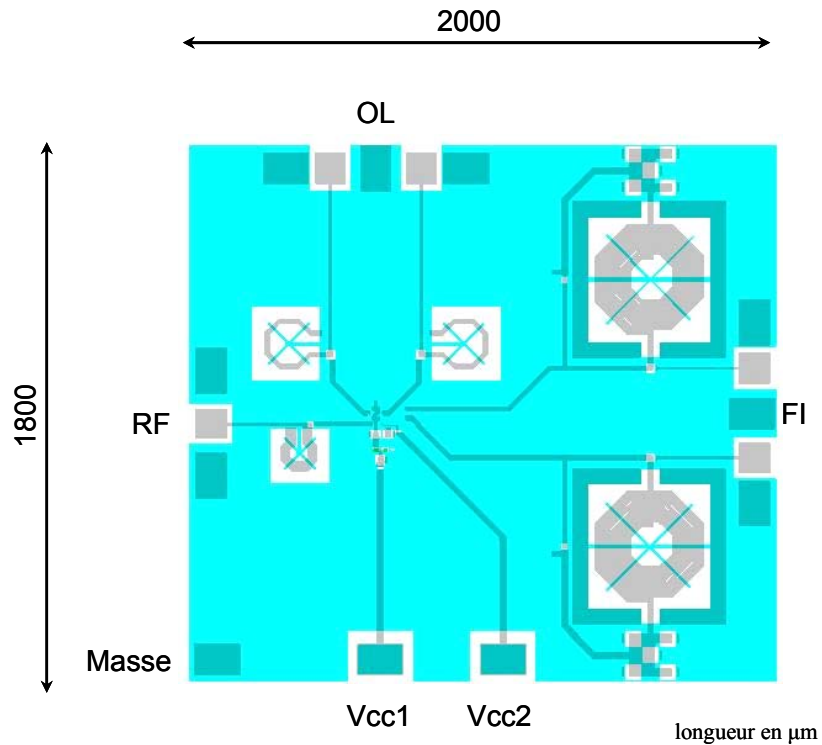


Figure I.19 : Dessin du masque du mélangeur Micromixer

V.3. Performances Simulées

Dans ce paragraphe, nous présentons les résultats de simulation du circuit. Les simulations tiennent compte des parasites des interconnexions introduites par le dessin du masque. Ces parasites se composent des lignes d'interconnexion, des plots d'accès des entrées et sortie. Une étude de dispersion sur le gain en courant des transistors du circuit est également décrite.

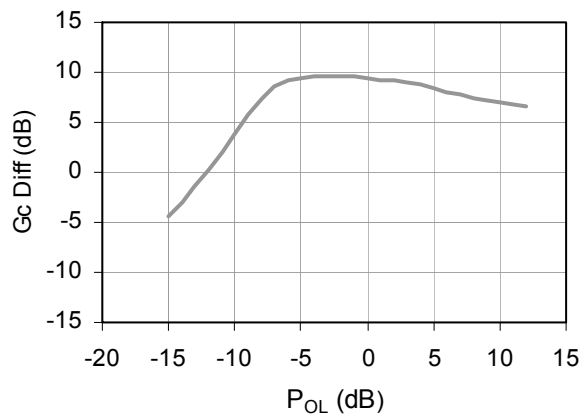
Les simulations ont été réalisées avec le simulateur circuit ADS utilisant le design kit fourni par STMicroelectronics pour la technologie BiCMOS SiGe utilisée. Le module de simulation Harmonic Balance a été utilisé pour les simulations (non linéaires) de ce mélangeur. Les courbes représentées sur la figure I.20 reflètent les performances RF simulées du circuit en fonction de la puissance d'entrée OL, P_{OL} . Les simulations ont été établies pour une fréquence d'entrée RF à 20GHz, et un courant de polarisation de 25mA.

La première courbe (a) de la figure I.20 montre que le gain de conversion G_c du mélangeur évolue de façon croissante vis-à-vis de la puissance P_{OL} jusqu'à une valeur de saturation située au alentour de $P_{OL} = -2\text{dBm}$. Le gain de conversion est alors égal à $+9.6\text{dB}$.

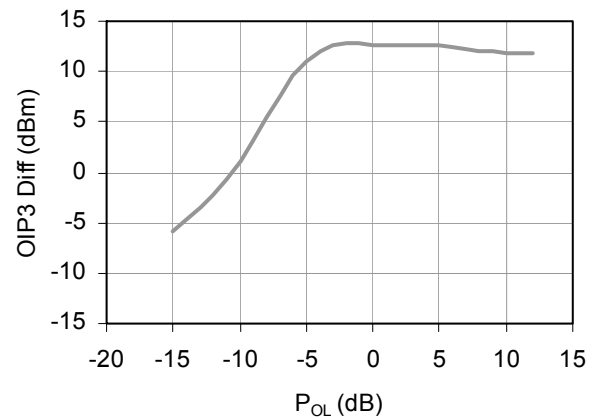
La deuxième courbe en (b) représente le point d'interception d'ordre 3 en sortie, OIP3. Ce dernier est calculé selon la méthode des multiporteuses en entrée RF. L'allure générale de l'OIP3 en fonction de P_{OL} ressemble étroitement à la courbe de gain et démontre également une valeur optimale à $\text{OIP3} = +12,8\text{dB}$ pour une puissance OL de -2dBm .

Le facteur de bruit minimum a de plus été simulé et est reporté sur la courbe (c). A la valeur optimale de P_{OL} , le facteur de bruit double bande (DSB) du mélangeur est de $+20.5\text{dB}$.

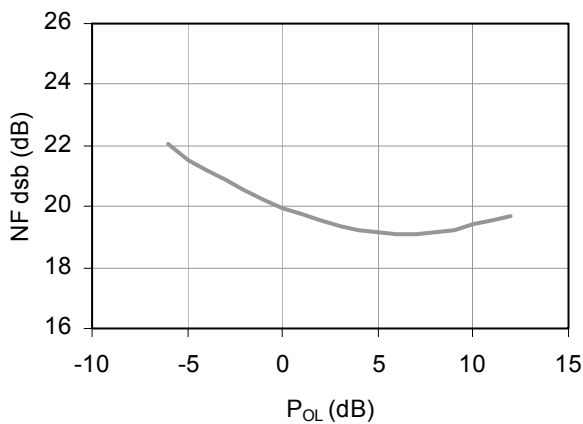
Un premier constat sur les résultats de simulation peut être établi et présente le mélangeur à topologie Micromixer comme un mélangeur très linéaire pour un courant consommé modéré, avec un gain acceptable mais malheureusement au prix d'un bruit généré par le mélangeur relativement important. Une étude comparative avec l'état de l'art est présentée à la fin de ce chapitre.



(a)



(b)



(c)

*Figure I.20 : Courbes des performances simulées du mélangeur Micromixer
(a) Gain de Conversion (b) Point d'Interception d'ordre 3 en sortie (c) Facteur de Bruit
en fonction de la puissance d'entrée OL*

Nous avons enfin réalisé des simulations complémentaires concernant les dispersions de gain en courant des transistors, paramètres qui, aux vues des retours d'expérience, est notablement dispersé et dont l'impact sur les performances des circuits est important. L'objectif étant d'évaluer la plage des performances RF susceptibles d'être atteintes durant la phase de caractérisation du mélangeur ainsi que d'évaluer le sens de notre conception aux dispersions.

Le module d'analyse de dispersion des composants du kit STMicroelectronics a été utilisé pour réaliser cette étude. La valeur des gains en courant des différents transistors a été fixée successivement à leurs deux valeurs extrêmes afin de simuler les conditions limites de

fonctionnement du circuit. Les résultats de simulation sont représentés en figure I.21 et une première estimation des plages des performances RF du mélangeur est :

Gc compris entre	8.2dB	< Gc nominal <	10.4dB
OIP3 compris entre	8.8dBm	< OIP3 nominal <	13.0dBm
NF compris entre	19.8dB	< NF nominal <	20.7dB

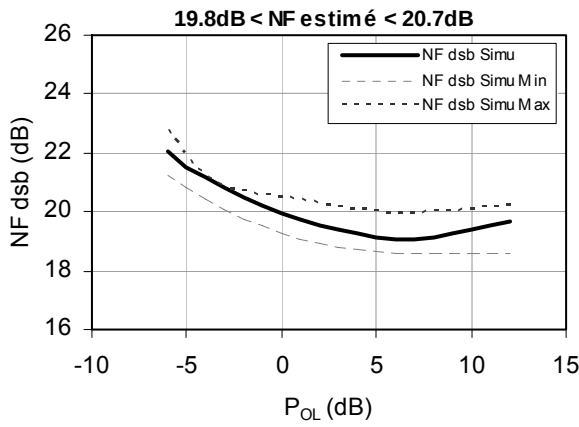
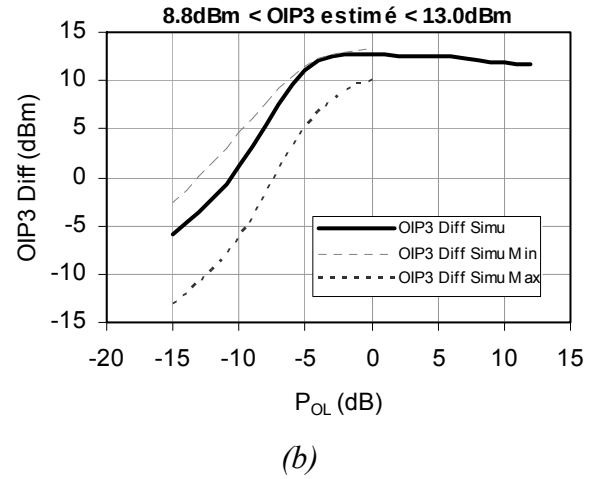
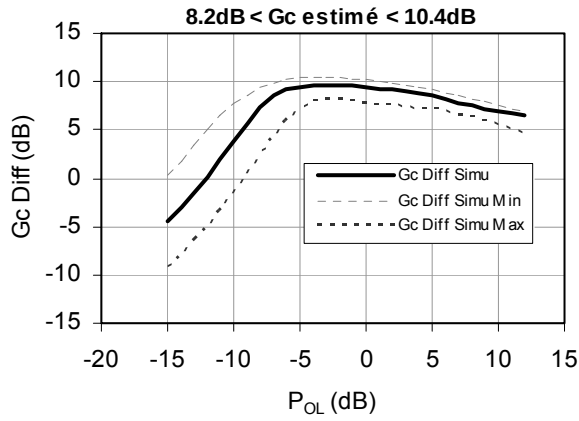


Figure I.21 : Courbes des performances simulées avec dispersion sur le gain en courant des transistors (a) Gain de Conversion (b) Point d'Interception d'ordre 3 en sortie (c) Facteur de Bruit en fonction de la puissance d'entrée OL

Le paragraphe suivant est consacré à la caractérisation du mélangeur à topologie Micromixer qui a été intégré sur la technologie BiCMOS SiGe de STMicroelectronics. La description du banc de test est donnée puis les résultats de mesure sont présentés. Ce

paragraphe est terminé par une interprétation des mesures et d'une comparaison de l'état de l'art de mélangeurs récemment publiés concernant la linéarité en fonction du courant consommé.

V.4. Performances Mesurées

La figure I.22 montre la micro-photographie du mélangeur à Micromixer intégré en technologie BiCMOS SiGe.

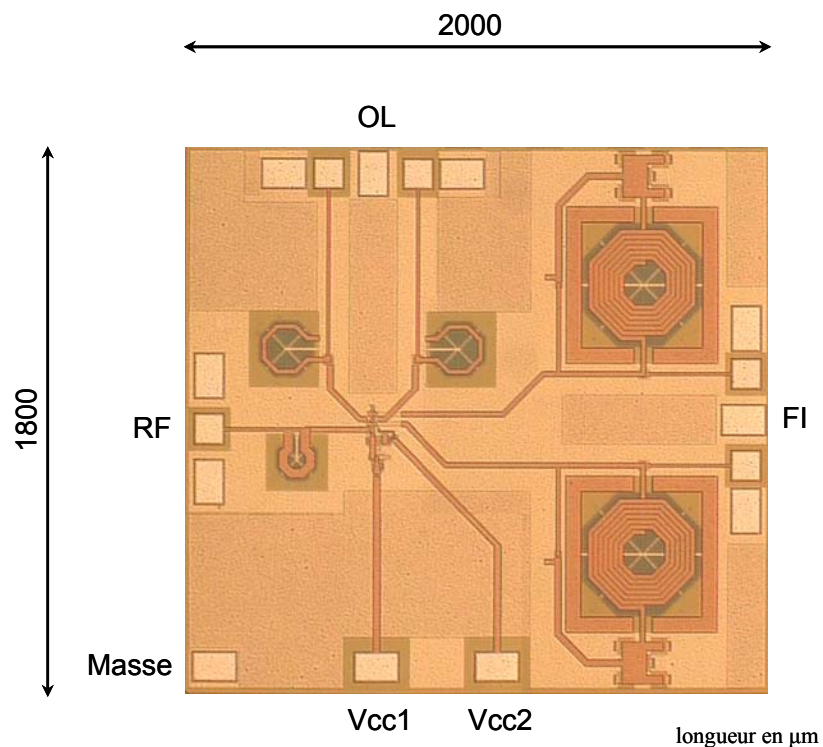


Figure I.22 : Microphotographie du mélangeur Micromixer intégré

La campagne de mesure a été menée sous pointes à l'aide de pointes différentielles en configuration GSGSG (Masse/Signal/Masse/Signal/Masse) et de pointes RF traditionnelles. La figure I.23 montre le positionnement des différents appareils de mesure par rapport aux ports entrées/sortie du mélangeur. Pour la mesure du gain de conversion, deux synthétiseurs de fréquence ont été utilisés pour générer les signaux d'entrées RF et OL à la fréquence de 20GHz et 19GHz respectivement. La génération du signal différentiel OL est réalisée à l'aide d'un coupleur 3dB/180° externe au circuit et le signal de sortie est recueilli sur une branche du port de sortie FI. La mesure du signal de sortie est effectuée grâce à un analyseur de

spectre permettant de visualiser toutes les raies des fréquences qui nous intéressent pour le calcul du gain de conversion et du point d'interception d'ordre 3. Le cas particulier de la mesure du point d'interception d'ordre 3 en sortie nécessite un synthétiseur supplémentaire pour fournir une deuxième porteuse RF à la fréquence de 19.9GHz. La combinaison de ces deux signaux est réalisée à l'aide d'un combineur/diviseur de puissance 3dB en phase. L'utilisation d'un 'noisemeter', appellation anglosaxonne, permet d'effectuer la mesure du facteur de bruit du mélangeur. La configuration relativement simple de cette mesure du facteur de bruit est présentée à la figure I.24.

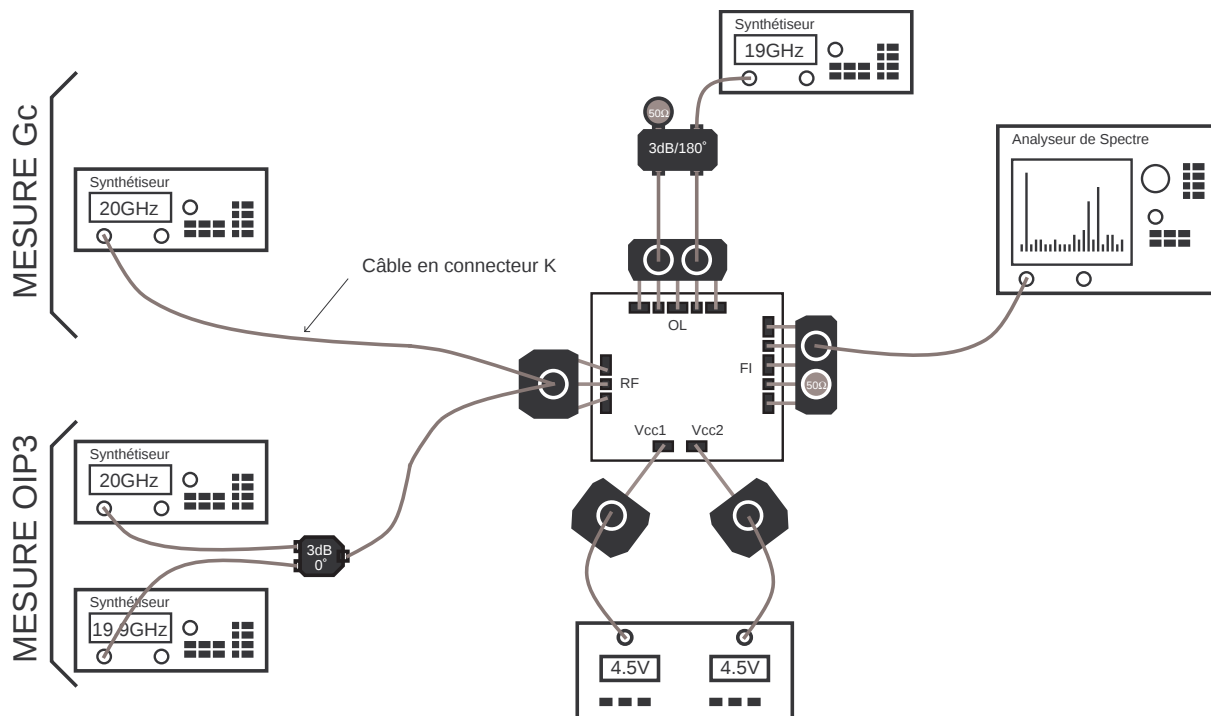


Figure I.23 : Banc de mesure de gain de conversion et de point d'interception d'ordre 3 du mélangeur

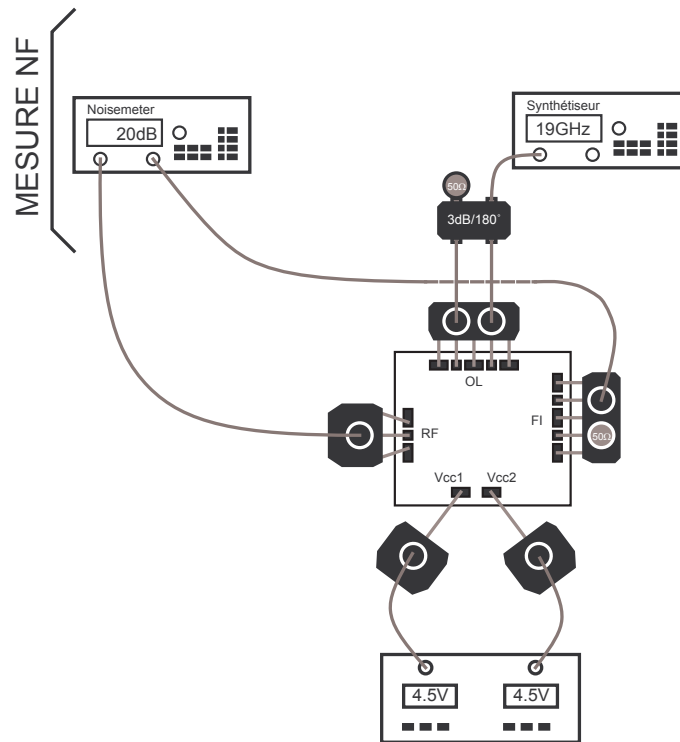
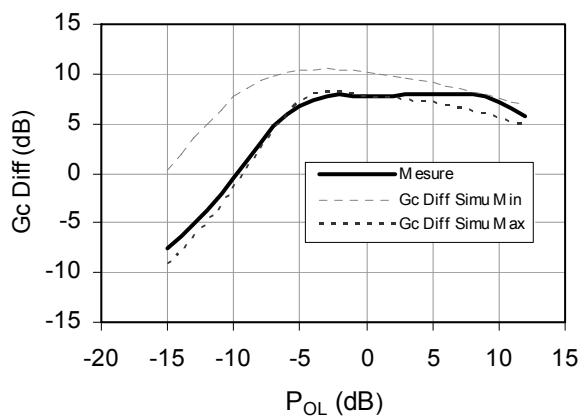
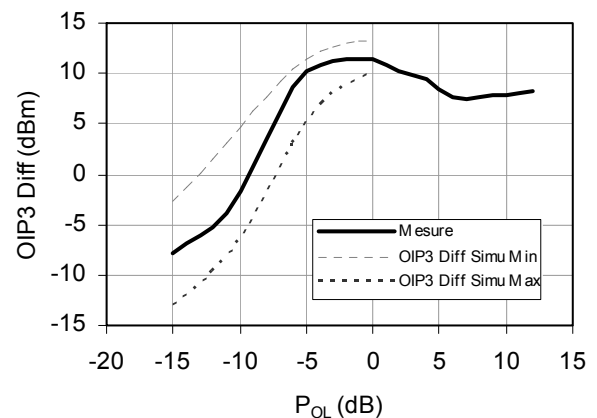


Figure I.24 : Banc de mesure du facteur de bruit du mélangeur

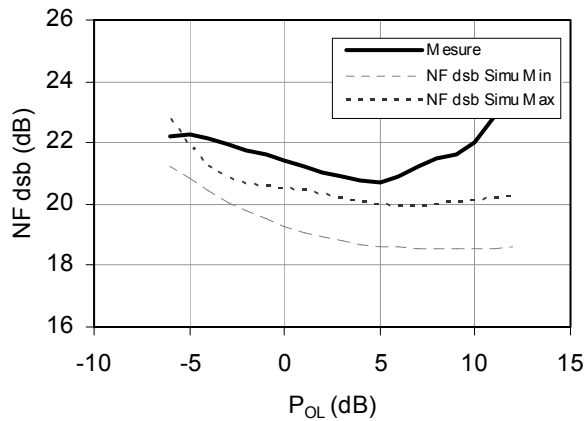
La campagne de mesure a été réalisée et les résultats de mesure sont reportés sur la figure I.25. Nous pouvons constater que les mesures de G_c et d'OIP3 se situent dans la fourchette des simulations rendant compte des dispersions en gain en courant des transistors. Cependant les mesures du facteur de bruit sont supérieures de 1 dB aux simulations ce qui reste acceptable et probablement imputable aux difficultés de modéliser finement les performances en bruit des différents composants du circuit.



(a)



(b)



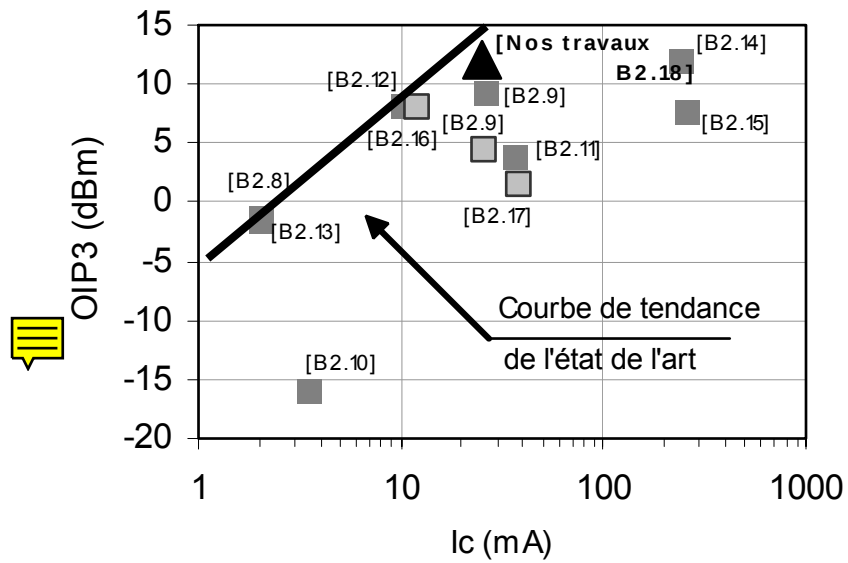
(c)

Figure I.25 : Courbes des performances simulées et mesurées avec dispersion sur le gain en courant des transistors (a) Gain de Conversion (b) Point d'Interception d'ordre 3 en sortie (c) Facteur de Bruit en fonction de la puissance d'entrée OL

Les conclusions des performances RF du circuit sont résumés ci-dessous pour une puissance d'entrée optimal égale à $P_{OL} = -2\text{dBm}$ et une consommation en courant de 25mA :

- un gain de conversion modéré à $+7.7\text{dB}$,
- une excellente linéarité de $+12\text{dBm}$ démontrant les potentialités de la topologie Micromixer,
- un facteur de bruit relativement élevé de $+22\text{dB}$ qui est incontestablement un point faible marqué de la topologie Micromixer et pour lequel nous proposerons une voie d'amélioration.

Pour situer ce mélangeur intégré en technologie BiCMOS SiGe à topologie Micromixer par rapport à l'état de l'art, nous proposons de faire une comparaison sur le point d'interception d'ordre 3 ramené en sortie OIP3 en fonction du courant consommé. Notre comparaison considère tous les types de mélangeurs actifs publiés dans la littérature fonctionnant à des fréquences supérieures à 10GHz. Le graphique de la figure I.26 présente cette comparaison. Le mélangeur optimal se situerait dans le coin haut-gauche du graphique où une excellente linéarité pour un courant consommé faible sont obtenus. Notre Micromixer intégré et mesuré est repéré par le triangle.



[11]

Figure I.26 : Comparaison de mélangeur à topologie Micromixer

D'après le graphique ci-dessus, notre mélangeur intégré démontre le meilleur compromis entre linéarité et courant consommé à l'état de l'art.

Enfin, nous avons vu que les performances mesurées en bruit du mélangeur intégré sont relativement médiocres. Ceci est la conséquence directe de la topologie Micromixer. Dans le paragraphe suivant, nous allons analyser la source de ce bruit excessif et proposer une topologie améliorée conduisant à une réduction du facteur de bruit qui est décrite dans [B2.7].

V.5. Proposition d'amélioration

a. Bruit de quadripôle en cascade

Le bruit de ce type de topologie de mélangeur est principalement attribué à l'étage RF de la structure. Se basant sur la formule de Friis qui donne le bruit total d'une cascade de quadripôle et dont l'expression est la suivante pour une association de trois quadripôles :

$$F_{total} = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} \quad (I.5)$$

Dans cette expression, F_n et G_n sont le facteur de bruit et le gain disponible de l'étage n lorsque les étages sont numérotés de l'entrée vers la sortie.

Deux critères d'optimisation en bruit peuvent se dégager de cette formule :

- tout d'abord le bruit généré par le premier étage, soit F_1 , doit être le plus faible possible car le bruit total est essentiellement produit par ce dernier,
- de plus, le gain du premier étage doit être relativement important pour que les termes qui suivent F_1 soient le plus faible possible. Ainsi le bruit total se réduit au bruit généré seulement par le premier étage.

b. Origine du bruit de la topologie Micromixer

Dans le cas de la topologie Micromixer, le bruit généré est principalement concentré dans l'étage RF et se situe plus précisément dans le transistor T1 indiqué sur la figure I.11. En effet, ce transistor est connecté en diode et par conséquent génère un fort bruit de grenaille qui est fonction du courant de polarisation qui est relativement important. Ceci implique que pour optimiser le bruit général du circuit, il est nécessaire de diminuer au maximum le courant I_c sans pour autant dégrader les performances en linéarité qui doit rester le point fort de cette topologie.

Une voie évidente d'amélioration en bruit de ce Micromixer est alors de concevoir un mélangeur dont le courant de polarisation I_c serait plus faible tout en s'assurant que les performances en linéarité ne soient pas dégradées.

De plus, en utilisant un courant moins important, il est alors possible d'utiliser la technique d'adaptation décrite dans [B2.7] qui provoque également un effet bénéfique sur le bruit.

VI. CONCLUSION

Dans ce chapitre, nous avons présenté le principe de fonctionnement de mélangeur à topologie Micromixer puis présenté les caractéristiques permettant d'évaluer leurs performances.

Nous avons dans ce chapitre présenté nos travaux visant l'exploration des potentialités de la topologie Micromixer intégrée en silicium. Nous avons axé notre recherche sur l'amélioration des performances en linéarité qui est un des points faibles des circuits en silicium.

La conception et l'intégration en technologie BiCMOS SiGe d'une topologie Micromixer ont été conduites en bande K et validée par des caractérisations. Une comparaison des performances mesurées de notre mélangeur avec des structures publiées dans la littérature démontre que nos travaux se positionnent à l'état de l'art. Notre conception présente en effet un compromis optimal entre la linéarité et le courant consommé et qui valent respectivement +12dBm et 25mA.

Enfin, une voie d'amélioration du facteur de bruit intrinsèquement élevé dans le cas de la topologie Micromixer, a été proposée en fin de chapitre. Ceci constitue ainsi une perspective à nos travaux. Nous pensons enfin qu'une optimisation séparée de chaque transistor (dimensions et polarisation) de la topologie devrait conduire à une amélioration notable des performances.

Bien adaptée à l'intégration de fonction active, la technologie utilisée ne permet cependant pas l'intégration de circuit passif comme les coupleurs qui est du principalement aux pertes excessifs liées au substrat engendré par la trop faible résistivité du substrat.

Dans l'objectif de réaliser le micro-système présenté au chapitre 1, des études sur une technologie à faible perte compatible avec la technologie BiCMOS SiGe est alors nécessaire pour la réalisation des coupleurs, ce qui fait donc l'objet du chapitre suivant.

BIBLIOGRAPHIE

- [B2.1] S.COLOMINES, "Conception et caractérisation de mélangeurs radiofréquences en technologie BiCMOS pour applications de téléphonie cellulaire", Thèse de doctorat, *Université Paul Sabatier, Toulouse*, 25 Mars 1999, N°3385, 182p.
- [B2.2] D.DUBUC, "Contribution à la conception de convertisseurs de fréquence. Intégration en technologie arsénure de gallium et silicium germanium" Thèse de doctorat, *Université Paul Sabatier, Toulouse*, 19 Décembre 2001, 171p.
- [B2.3] A.COUSTOU, "Conception et caractérisation de circuits intégrés en technologie BiCMOS SiGe pour application de télécommunication en bande X" Thèse de doctorat, *Université Paul Sabatier, Toulouse*, 21 Décembre 2001, 141p.
- [B2.4] D.PRIETO, "Conception et caractérisation de circuits intégrés micro-ondes monolithiques (MMICs) en technologie d'interconnexions uniplanaires. Application à la conception d'un convertisseur de fréquences en bande Ku", Thèse de doctorat, *Université Paul Sabatier, Toulouse*, 7 Janvier 1999, N°3310, 170p.
- [B2.5] K. W.WONG, "Conception de circuits MMIC BiMOS SiGe appliqués à la synthèse de fréquence fractionnaire", *Thèse de doctorat, Université Paul Sabatier, Toulouse*, 19 Décembre 2003, 154p.
- [B2.6] C.VIALLON "Optimisation de structures différentielles en technologie SiGe pour applications en bande millimétrique. Application à la conception d'un mélangeur doublement équilibré en bande K", Thèse de doctorat, *Université Paul Sabatier, Toulouse*, 19 Décembre 2003, 162p.
- [B2.7] Gilbert, B. "The MICROMIXER: a highly linear variant of the Gilbert mixer using a bisymmetric Class-AB input stage", *Solid-State Circuits, IEEE Journal of*, Volume 32, Issue 9, Sept. 1997 Page(s):1412 – 1423.
- [B2.8] Wurzer, M.; Meister, T.F.; Hackl, S.; Knapp, H.; Treitinger, L., "30 GHz active mixer in a Si/SiGe bipolar technology", *Microwave Conference, 2000 Asia-Pacific* 3-6 Dec. 2000 Page(s):780 – 782.
- [B2.9] Mingquan Bao; Yinggang Li, "A 17 to 26 GHz micromixer in SiGe BiCMOS technology", *Gallium Arsenide and Other Semiconductor Application Symposium, 2005. EGAAS 2005. European* 3-4 Oct. 2005 Page(s):65 – 67.
- [B2.10] Ping-Chen Huang Ren-Chieh Liu Jeng-Han Tsai Hong-Yeh Chang Huei Wang John Yeh Chwan-Ying Lee John Chern, "A compact 35-65 GHz up-conversion mixer with integrated broadband transformers in 0.18- μm SiGe BiCMOS technology", *Radio Frequency Integrated Circuits (RFIC) Symposium, 2006 IEEE Publication* 11-13 June 2006 On page(s): 4 pp.
- [B2.11] Hamed, K.W.; Freundorfer, A.P.; Antar, Y.M.M., "A monolithic double-balanced direct conversion mixer with an integrated wideband passive balun", *Solid-State Circuits, IEEE Journal of* Volume 40, Issue 3, Mar 2005 Page(s):622 – 629.

- [B2.12] Osafune, K.; Yamauchi, Y., "20-GHz 5-dB-gain analog multipliers with AlGaAs/GaAs HBTs", *Microwave Theory and Techniques, IEEE Transactions on* Volume 42, Issue 3, March 1994 Page(s):518 – 520.
- [B2.13] Hackl, S.; Wurzer, M.; Bock, J.; Meister, T.F.; Knapp, H.; Aufinger, K.; Boguth, S.; Treitinger, L.; Scholtz, A.L., "Benefits of SiGe over silicon bipolar technology for broadband mixers with bandwidth above 10 GHz", *Microwave Symposium Digest, 2001 IEEE MTT-S International* Volume 3, 20-25 May 2001 Page(s):1693 - 1696 vol.3.
- [B2.14] Kobayashi, K.W.; Gutierrez-Aitken, A.; Cowles, J.; Tang, B.; Desrosiers, R.; Medvedev, V.; Tran, L.T.; Block, T.R.; Oki, A.K.; Streit, D.C., "15 dB gain, DC-20 GHz InP HBT balanced analog mixer and variable gain amplifier with 27 dB of dynamic range", *Radio Frequency Integrated Circuits (RFIC) Symposium, 1999 IEEE* 13-15 June 1999 Page(s):105 - 108
- [B2.15] Bannister, D.C.; Zelle, C.A.; Barnes, A.R., "A 2-18 GHz wideband high dynamic range receiver MMIC", *Radio Frequency Integrated Circuits (RFIC) Symposium, 2002 IEEE* 2-4 June 2002 Page(s):147 – 149.
- [B2.16] Tseng, S.-C. Meng, C. Chang, C.-H. Wu, C.-K. Huang, G.-W., "Monolithic Broadband Gilbert Micromixer With an Integrated Marchand Balun Using Standard Silicon IC Process", *Microwave Theory and Techniques, IEEE Transactions on* Dec. 2006 Volume: 54, Issue: 12, Part 2 On page(s): 4362-4371.
- [B2.17] Li Wang Kraemer, R. Borngraeber, J. "An Improved Highly-Linear Low-Power Down-Conversion Micromixer for 77 GHz Automotive Radar in SiGe Technology", *Microwave Symposium Digest, 2006. IEEE MTT-S International* June 2006 On page(s): 1834-1837.
- [B2.18] Minh-Nhut Do; Dubuc, D.; Coustou, A.; Tournier, E.; Plana, R., "K-band BiCMOS SiGe based micromixer with enhanced linearity performances", *Microwave Conference Proceedings, 2005. APMC 2005. Asia-Pacific Conference Proceedings* Volume 3, 4-7 Dec. 2005 Page(s):4 pp.
- [B2.19] Do, M.N.; Dubuc, D.; Coustou, A.; Tournier, E.; Ancey, P.; Plana, R., "Highly linear 20 GHz-micromixer in SiGe bipolar technology", *Gallium Arsenide and Other Semiconductor Application Symposium, 2005. EGAAS 2005. European* 3-4 Oct. 2005 Page(s):61 – 64.
- [B2.20] E. Hernández, R. Berenguer, J. Meléndez, N. Rodríguez, and J. Aguilera, "An integrated downconverter circuit in 0.8 μ m SiGe technology for DCS-1800 applications", *RF DESIGN RF and Microwave Technology for Design Engineers*, Sep 1, 2003
- [B2.21] Stephen Yue, "Linearization techniques for mixers", *Analog circuit design Course*, 2000.

CHAPITRE 2

CONCEPTION DE COUPLEURS EN BANDE K INTEGRES EN TECHNOLOGIE MULTICOUCHES POLYMERE TOPOLOGIES BRANCHLINE ET BROADSIDE

I. INTRODUCTION

Le microsystème, Mélangeur à Réjection de Fréquence Image, introduit dans la première partie de ce manuscrit nécessite la conception d'un coupleur hybride passif situé en début de chaîne de réception comme il est illustré sur la figure III.1. Les performances de cette architecture sont d'autant meilleures que les pertes d'insertion et l'erreur en amplitude/phase des deux voies du microsystème sont faibles. Par conséquent, la technologie d'intégration et la topologie des circuits passifs doivent être judicieusement choisies. Différents types de coupleur ont fait l'objet d'études approfondies dans la littérature amenant à des démarches de conception bien établies visant l'optimisation d'une voir deux performances de ces derniers. Dans le cas de nos travaux, la réalisation de coupleur $-3\text{dB}/90^\circ$ dans la bande K a été menée suivant une méthode de conception basée sur l'optimisation conjointe de la taille des circuits, des pertes d'insertion et de l'équilibrage des voies de sortie du coupleur.

Dans ce chapitre nous décrivons tout d'abord la technologie utilisée pour la réalisation des composants passifs nécessaires à l'intégration hétérogène du microsystème et nous la comparons avec la technologie BiCMOS SiGe en termes de performances RF. Une bibliothèque de lignes de transmission et de capacités intégrées sur cette technologie est présentée. Ensuite, nous nous concentrons sur la conception de deux coupleurs distribués basés sur deux modes différents de couplage afin d'évaluer le processus de fabrication développé au sein du LAAS-CNRS. Nous décrivons ensuite une méthode de conception permettant de réduire les dimensions géométriques de lignes de transmission et nous présentons son application à la conception de coupleurs compacts. Une synthèse des performances RF des coupleurs ainsi fabriqués est alors présentée en fin de chapitre et permet une évolution de la technologie et des différentes topologies de coupleur pour l'application microsystème envisagée. Des perspectives de conception de coupleur $-3\text{dB}/180^\circ$ de Marchand clôture ce chapitre.

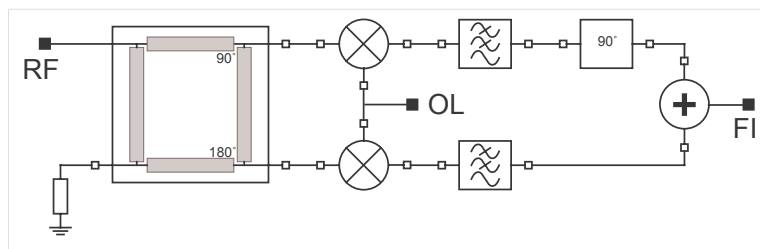


Figure III.1 : Architecture Hartley – Mélangeur à Réjection de Fréquence Image

Le but de la partie qui suit est de présenter les caractéristiques de la technologie utilisée pour la conception de circuits passifs. Ses performances RF sont comparées à celle de la technologie BiCMOS SiGe utilisée lors de la réalisation des circuits actifs du chapitre précédent. Les propriétés spécifiques de cette technologie sont également décrites et son utilisation est justifiée par la caractérisation de lignes de transmission en termes de perte d'insertion et gamme d'impédance caractéristique.

II. TECHNOLOGIE MULTICOUCHES POLYMERE

Le coupleur composant le microsystème est positionné en début de chaîne de réception, impliquant ainsi des contraintes importantes lors de la conception en termes de pertes d'insertion. L'utilisation d'une technologie à faibles pertes RF est alors essentielle pour le fonctionnement optimal du circuit global. De plus une technologie donnant accès à une large gamme d'impédances caractéristiques (Z_c), en ce qui concerne les lignes de transmission, s'avère intéressante pour les conceptions de circuit comme les coupleurs et notamment ceux utilisant la technique de réduction de taille décrite en [B3.1, 2, 3]. Nous nous sommes alors intéressés à la technologie MultiCouches développée au sein du LAAS-CNRS qui associe faibles pertes d'insertion et large gamme de Z_c .

II.1. Intérêt de la technologie Multicouches Polymère

Très souvent utilisée pour les conceptions de systèmes comme les MEMs (Micro-Electro-Mechanical Systems), la technologie développée au sein du laboratoire démontre aussi des propriétés intéressantes pour la réalisation de composants passifs comme les coupleurs [B3.4, 5, 6]. Elle est basée sur l'utilisation du polymère BCB (Benzocyclobuten-Based) à très faibles pertes donnant la possibilité d'isoler partiellement les circuits passifs des substrats peu résistifs comme par exemple le silicium. L'or, dont la conductivité est élevée $\sigma = 4,1 \times 10^7$ S/m, est utilisé pour les niveaux métalliques conduisant ainsi à d'excellentes performances en terme de pertes métalliques. Cette technologie utilisée pour l'intégration du microsystème est entièrement compatible avec les technologies de circuits intégrés BiCMOS. La technique d'intégration en 'Above IC' permet également d'optimiser l'espace occupé par le microsystème exploitant la troisième dimension. De plus, un micro-usinage du silicium, décrit sur la figure III.2, permet d'accroître l'éloignement du circuit passif intégré sur technologie MultiCouches par rapport au substrat silicium à perte.

II.2. Impédances caractéristiques réalisables

Comme illustré sur la figure III.2, cette technologie offre deux niveaux de métallisation permettant ainsi de réaliser des structures complexes. Il est alors possible de concevoir des lignes de transmission coplanaires traditionnelles et originales, des capacités MIM (Métal-‘Isolant’-Métal), des lignes à couplage de proximité ou de surface et également des lignes micro-ruban. Une homogénéité des structures peut être effectuée en utilisant un micro-usinage de surface du silicium et par ajout d’un capot BCB (figure III.2 coupe AA’). Cela permet d’englober la structure passive dans un milieu homogène dont la permittivité relative avoisine les 2,65, permittivité du BCB.

Dans le cadre de nos travaux, nous avons choisi l’utilisation de lignes de transmission de type coplanaire car le nombre de degrés de liberté disponibles aux concepteurs est supérieur à celui des lignes microstrip. De plus, nous avons adopté une topologie dite coplanaire-surélevée nous permettant de réaliser une plus grande diversité de structures complexes tout en conservant les propriétés de bases de la ligne coplanaire traditionnelle. Le conducteur central est préférentiellement positionné sur le niveau supérieur afin d’obtenir un éloignement maximum par rapport au substrat silicium alors que les deux plans de masse sont situés au niveau inférieur. L’équilibrage de ces masses, si nécessaire, peut être réalisé aisément en les joignant à l’aide d’un pont sous le conducteur central. Des vias situés entre les deux niveaux métalliques permettent de faire la liaison entre les structures supérieures et inférieures du wafer. La figure III.2 résume la technologie multicouches considérée.

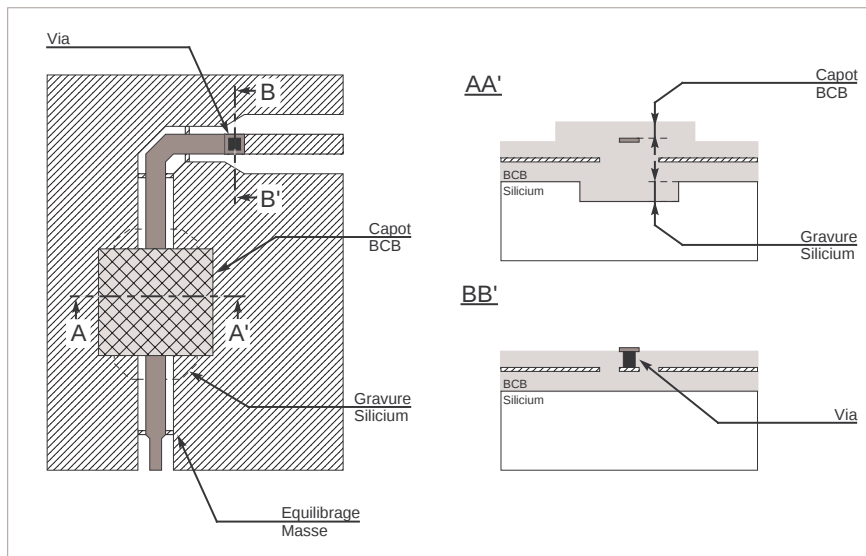


Figure III.2 : Vue de dessus de la Technologie MultiCouches et coupes transversales

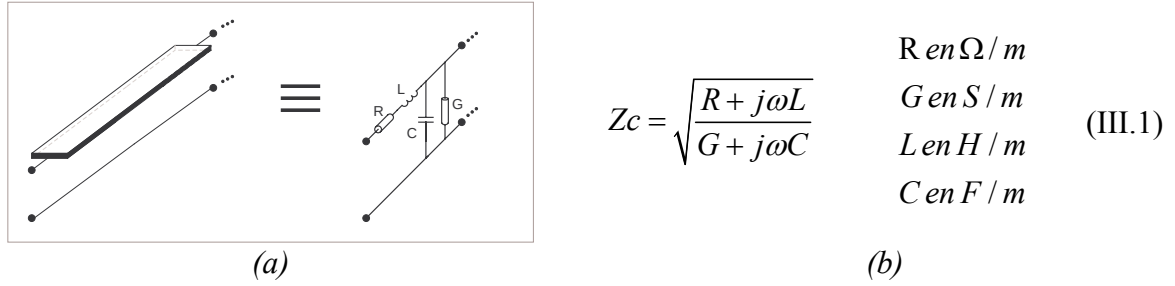


Figure III.3 : (a) Equivalence Ligne/Schéma électrique, (b) Impédance caractéristique

Conformément aux équations télégraphistes, un tronçon de ligne peut être assimilé à un circuit équivalent comportant une inductance (L) et une résistance (R) série, tous les deux en parallèle avec une capacité (C) et une conductance (G). Tous ces éléments sont des paramètres linéiques et leurs valeurs dépendent principalement des dimensions transversales de la ligne de transmission étudiée. La figure III.3(a) montre cette équivalence ligne/schéma électrique et l'impédance caractéristique d'un tel circuit est exprimée sur la même figure en (b). Considérant une ligne sans perte, R et G sont nuls, l'expression de l'impédance devient alors :

$$Z_c = \sqrt{\frac{L}{C}} \quad \text{ligne sans perte} \quad (III.2)$$

Il peut être remarqué que d'après (III.2), l'impédance caractéristique d'une ligne sans pertes dépend de l'inductance et de la capacité linéique. Dans le cas où l'inductance linéique est prépondérante, la ligne est à caractère inductif et la valeur de son impédance caractéristique est importante. Dans le cas contraire, la ligne est capacitive par conséquent son impédance caractéristique est faible [B3.7]. Ces différentes situations peuvent être appliquées à la conception de lignes de transmission coplanaire surélevées, intégrées sur technologie MultiCouches BCB, en faisant varier les dimensions de la ligne coplanaire. Se basant sur le coupe transversale d'une ligne surélevée illustrée sur la figure III.4, les valeurs de l'inductance L et de la capacité C peuvent être ajustées grâce à une variation des dimensions géométriques de la ligne (W, Wm et l). Ainsi, il est possible de réaliser des lignes de transmission de différentes valeurs d'impédance caractéristique par ajustement de la largeur du conducteur central W ou de la distance inter-masse Wm. Les lignes de transmission à forte impédance caractéristique sont réalisées avec de faible W et d'important Wm et inversement pour les lignes à faibles Zc.

Dans le cas extrême, quand W_m est nulle, la ligne coplanaire est assimilable à une capacité métal/'isolant'/métal référencée à la masse et de valeur dimensionnable tout simplement en ajustant la valeur W et la longueur de la ligne (l).

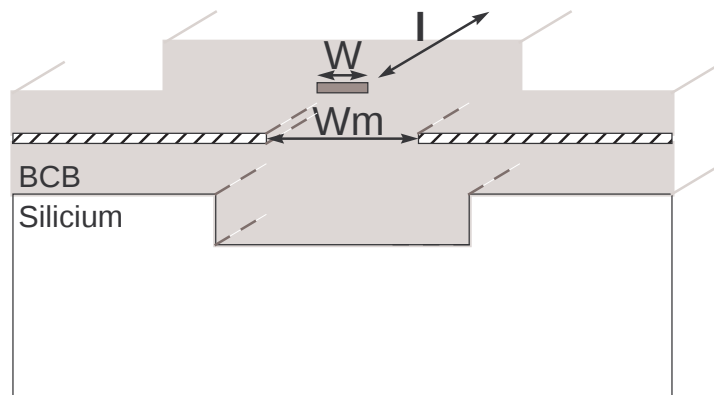


Figure III.4 : Coupe transversale d'une ligne coplanaire surélevée

La possibilité de concevoir des lignes de transmission d'impédance caractéristique variée s'avère très intéressante dans de nombreuses conceptions de fonctions passives qui peuvent tirer profit de ce degré de liberté, comme dans le cas des coupleurs par exemple.

II.3. Evaluation des performances de la technologie MultiCouches polymère développée au LAAS-CNRS

Nous allons exploiter les avantages présentés précédemment de cette technologie MultiCouches BCB afin de réaliser une bibliothèque de lignes de transmission intégrées sur cette dernière. Nous allons dans un premier temps évaluer les pertes d'insertion de lignes coplanaires surélevées utilisant la technologie Above IC. Ensuite, nous nous intéresserons à la gamme d'impédance caractéristique réalisable sur une telle technologie.

a. Performances en termes de pertes d'insertion

Les lignes fabriquées pour la comparaison MultiCouches BCB adoptent la topologie illustrée en figure III.4. Elles sont donc de type coplanaire surélevé avec des impédances caractéristiques allant de 30Ω à 120Ω . Un pré-dimensionnement a été réalisé à l'aide du logiciel de simulation électromagnétique HFSS de la société Ansoft et les lignes ont été réalisées en salle blanche au sein du laboratoire. La figure III.5 montre la campagne de caractérisation de ces lignes. Les mesures ont été effectuées sous pointes RF coplanaires avec

l'utilisation d'un analyseur de réseau vectoriel Anristu 37397C 40GHz et la technique de calibrage TRL (Thru-Reflect-Line) a été utilisée pour l'épluchage des accès.

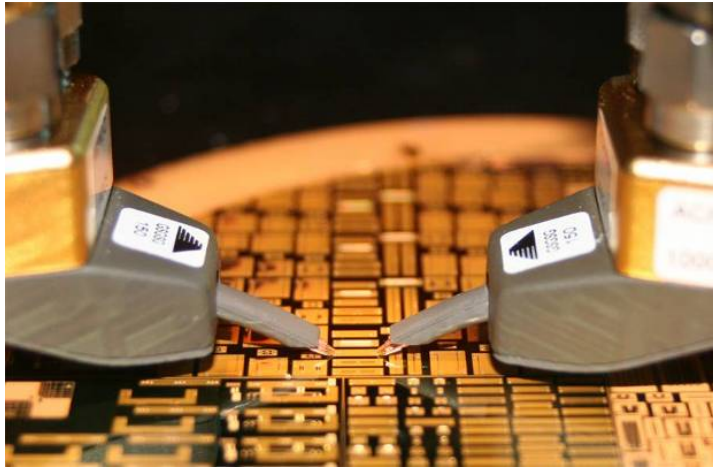


Figure III.5 : Photographie de la campagne de mesure des lignes de transmission

La comparaison des deux technologies en termes de pertes d'insertion à 20GHz fonction de la gamme d'impédance caractéristique réalisable est illustrée sur la figure III.6. La technologie MultiCouches BCB démontre de très faibles pertes linéiques s'expliquant par l'utilisation de couche de polymère BCB faible perte isolant les lignes du silicium. Pour des lignes de référence à 50Ω, nous pouvons observer des pertes d'insertion 5 fois plus faible pour la technologie développée au LAAS-CNRS.

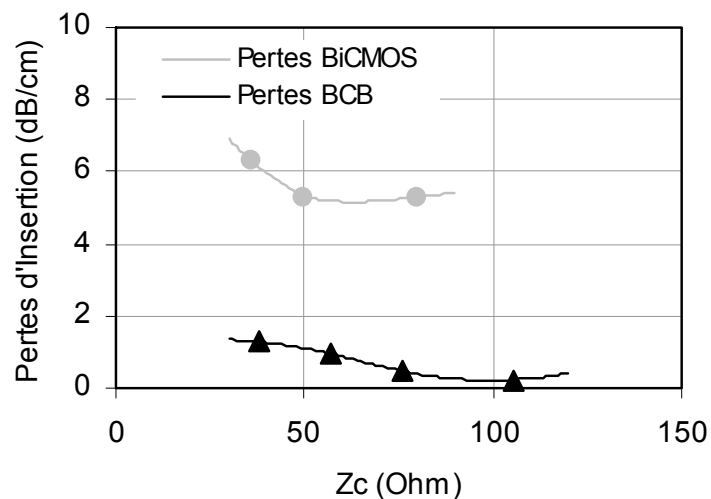
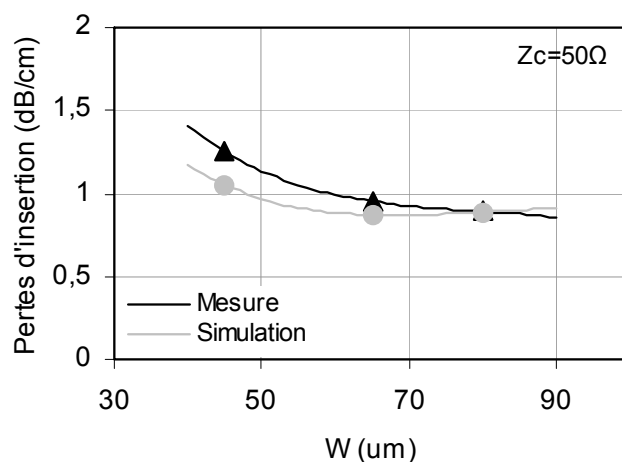


Figure III.6 : Dépendance des pertes d'insertion vis-à-vis de l'impédance caractéristique à 20GHz

Nous nous sommes intéressés ensuite aux dimensions optimales de la coupe transversale qui conduiraient à une optimisation des pertes d'insertion. A cet effet, la fabrication d'une deuxième série de ligne a été entreprise pour trouver le meilleur dimensionnement transversal, et plus précisément la largeur du conducteur central W . Ces lignes se basent sur différentes valeurs de W associées au W_m permettant d'obtenir la même impédance caractéristique de référence de 50Ω . Les résultats de mesure et de simulation rendent compte des pertes d'insertion par rapport à la compacité (W) de la ligne de transmission cf. fig. III.7(a). La photographie sur la figure III.7(b) présente ces lignes intégrées sur technologie MultiCouches BCB.



(a)



(b)

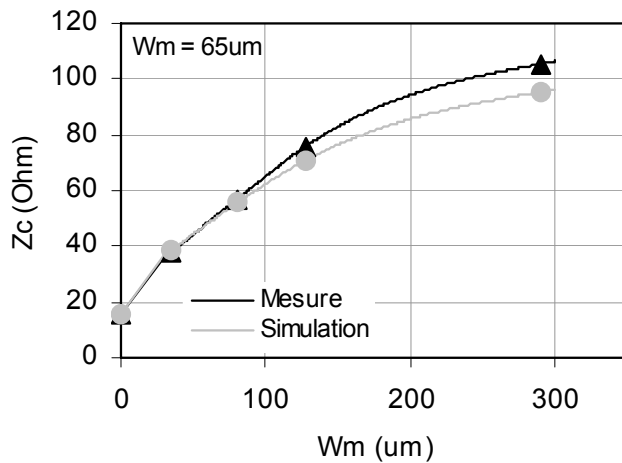
Figure III.7 : (a) Dépendance des pertes d'insertion à 20GHz vis-à-vis de l'encombrement de lignes $Z_c=50\Omega$, (b) Photographie des lignes de transmission intégrées (W variable) sur technologie MultiCouches BCB

Nous pouvons remarquer qu'il y a une très bonne concordance entre les mesures et les simulations effectuées sur HFSS ce qui valide notre démarche prédictive des performances RF de passif sur multicouches BCB. La meilleure ligne de transmission en termes de pertes d'insertion et compacité se situerait dans le coin bas-gauche de ce graphique où ces deux paramètres de performance seraient au minimum. Un bon compromis correspond à une largeur de ruban W est égale à $65\mu m$, conduisant ainsi à des pertes à hauteur de 0.96dB/cm et pour lesquelles, aucune amélioration notable ne peut être atteinte lorsque W est choisi plus grand.

b. Performances en terme de gamme d'impédance caractéristique réalisable

b.1. Ligne de transmission

Exploitant la propriété décrite dans le paragraphe III.2.2 sur la possibilité de concevoir des lignes de transmission à caractère inductif ou capacitif en agissant sur les valeurs de d'impédance caractéristique, nous nous proposons de fabriquer des lignes adoptant une largeur de ruban de 65 μm , qui correspond à des pertes optimales, avec une variation sur W_m afin de réaliser des lignes de différentes valeurs de Z_c . La figure III.8(a) montre la dépendance de Z_c par rapport à W_m et en (b) la photographie des lignes fabriquées pour cette étude. A nouveau, nous pouvons constater une bonne concordance de résultats de mesure et de simulation validant ainsi la conformité des simulations HFSS en ce qui concerne les impédances caractéristiques. Comme il a été prédit, lorsque la distance inter-masse W_m augmente, l'impédance Z_c de la ligne de transmission augmente également. Pour une variation de W_m allant de 0 ($W_m=0\ \mu\text{m}$ correspond au paragraphe suivant) à 300 μm , la gamme d'impédance Z_c réalisée s'étend de 16 Ω à 100 Ω .



(a)



(b)

Figure III.8 : (a) Impédance caractéristique en fonction de la distance inter-masse à 20GHz, (b) Photographie des lignes de transmission intégrées (W_m variable) sur technologie MultiCouches BCB

b.2. Capacités MIM (Métal/'Isolant'/Métal)

Cette situation correspond au cas limite précédent où W_m tend vers 0. On obtient alors deux plans métalliques positionnés de part et d'autre d'une couche de diélectrique de polymère BCB réalisant ainsi une capacité MIM. Nous avons simulé ce type de structure pour évaluer la plage de capacité carrée réalisable sur une telle technologie. Les résultats de simulation HFSS sont reportés sur la figure III.9 et nous pouvons constater que la plage de capacité réalisable lorsque la longueur du côté varie de $250\mu\text{m}$ à $450\mu\text{m}$ s'étend de 125fF à 375fF . Il est à noter que cette plage de valeur est plus étendue car nos simulations se sont limitées uniquement aux capacités nécessaires pour nos conceptions qui seront présentées plus tard dans ce manuscrit.

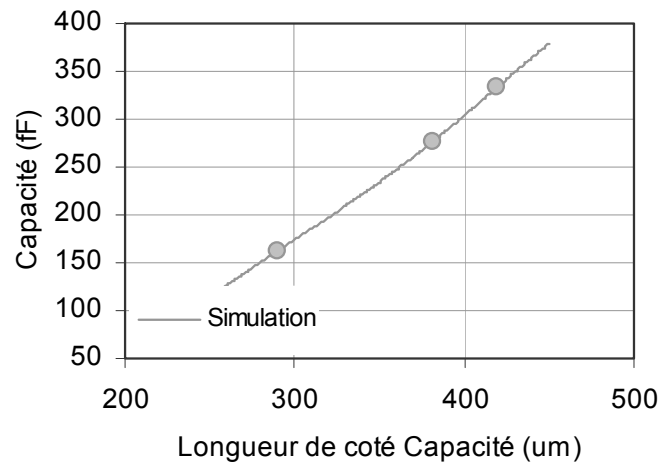


Figure III.9 : Plage de Capacité réalisable simulée à 20GHz

Nous avons vu dans les précédents paragraphes que la technologie MultiCouches BCB offrait de meilleures performances en termes de pertes d'insertion grâce notamment à l'utilisation du polymère BCB. De plus, du fait de sa configuration d'empilement de couches isolantes et métalliques, elle permet de réaliser d'une part des capacités MIM et d'autre part des lignes de transmission de type coplanaire surélevé dont la gamme d'impédance caractéristique Z_c est relativement grande. La combinaison de ces deux propriétés nous permet de réaliser des coupleurs originaux s'inspirant de topologies de bases comme les coupleurs BranchLine et Broadside.

La partie suivante présente ainsi la conception et l'intégration de ces deux coupleurs distribués passifs sur la technologie MultiCouches BCB. Une brève introduction à la théorie de ces deux types de coupleurs de base est présentée et tout particulièrement les impédances caractéristiques des lignes nécessaires lors de la conception. Les résultats de mesure et de simulation HFSS concluent cette partie.

III. CONCEPTION DE COUPLEURS PASSIFS DISTRIBUES INTEGRES EN TECHNOLOGIE MULTICOUCHES POLYMERES

III.1. Différents types de coupleur étudiés

Dans le cadre de nos travaux, nous nous sommes intéressés à deux types de coupleurs 3dB/90° qui sont les coupleurs BranchLine et BroadSide. Ces deux coupleurs adoptent différents modes de couplage. Le coupleur BranchLine est basé sur les interférences et fréquences de résonances entre signaux RF pour réaliser le couplage. Alors que pour le coupleur Broadside, c'est un couplage entre les surfaces de deux lignes de transmission qui est exploité. La figure III.10 représente les schémas électriques de ces types de coupleurs. Une différence évidente entre ces deux structures repose sur le nombre de lignes utilisées pour leur conception respective. Le coupleur BranchLine utilise en effet 4 lignes judicieusement agencées alors que pour le Broadside seulement deux positionnées l'une au dessus de l'autre sont nécessaires. Cela implique d'emblée une supériorité du coupleur broadside sur le BranchLine en termes de pertes d'insertion, et de surface occupée sur le wafer. D'un point de vu microsysteme, il est à noter que les deux coupleurs présentent des positionnements différents en ce qui concerne les ports de sortie direct et couplé. En effet, ces derniers sont, pour le coupleur BranchLine, situés sur le même côté de la structure alors que pour le Broadside, ils sont aux antipodes. Le quatrième port isolé est évidemment chargé sur l'impédance de référence Z_0 pour notre application 'Mélangeur à Réjection de Fréquence Image'.



Figure III.10 : (a) Schéma équivalent d'un coupleur BranchLine (b) Schéma équivalent d'un coupleur BroadSide

Chaque ligne du coupleur BranchLine peut être analysée indépendamment durant le processus de conception. Dans le cas du Broadside, une décomposition en modes s'impose en considérant les deux impédances paire et impaire de la structure. Cette méthode d'analyse est souvent utilisée dans les conceptions RF afin de simplifier un problème complexe en deux études plus simples [B3.8].

III.2. Conditions nécessaires pour le fonctionnement du coupleur 'BranchLine'

Dans la précédente présentation du coupleur BranchLine, l'utilisation de quatre lignes de transmission est nécessaire. Elles sont connectées entre elles de la façon décrite en figure III.10(a) afin de réaliser la fonction coupleur désirée. Pour un fonctionnement optimal en coupleur -3dB/90° et référencé sur 50Ω, les équations suivantes doivent être satisfaites :

$$\begin{aligned}
 \text{Ligne parallèle} \quad & Z_0 = 50\Omega, \\
 \text{Ligne série} \quad & \frac{Z_0}{\sqrt{2}} = 35\Omega, \\
 & \theta = \frac{\pi}{2} \quad (\text{ligne quart d'onde } \frac{\lambda}{4}).
 \end{aligned} \tag{III.3}$$

Z_0 : Impédance caractéristique de référence (50Ω)

D'après ces expressions, nous pouvons constater qu'il faut deux lignes de transmission quart d'onde dont les impédances caractéristiques sont 35Ω et 50Ω pour la conception d'un coupleur BranchLine.

III.3. Conditions nécessaires pour le fonctionnement du coupleur 'Broadside'

Dans la précédente présentation du coupleur BroadSide, l'utilisation de deux lignes de transmission couplée est nécessaire. La figure III.11 montre une description plus claire du positionnement des conducteurs de la structure Broadside retenue.

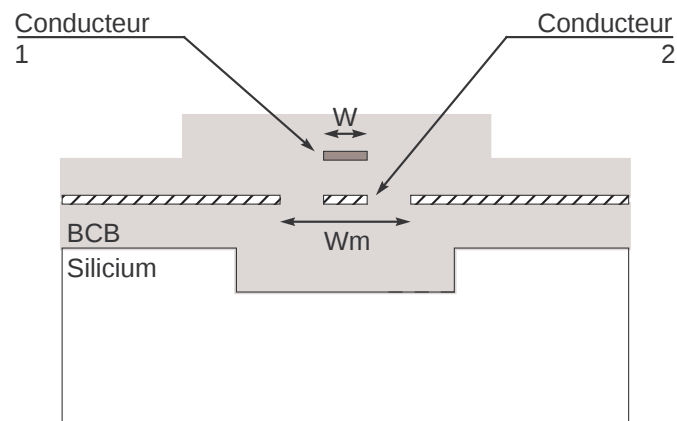


Figure III.11 : Coupe transversale du coupleur BroadSide

L'application du mode pair et impair permet de calculer les impédances correspondantes à chaque mode (Z_{paire} , Z_{impaire}). De manière analogue, un fonctionnement optimal du coupleur BroadSide est obtenu lorsque les expressions suivantes sont satisfaites :

$$\begin{aligned}
Z_{\text{paire}} &= Z_0 \cdot \sqrt{\frac{1+C}{1-C}} \\
&= 121\Omega, \quad \text{pour un coupleur } 3\text{dB} \\
Z_{\text{impaire}} &= Z_0 \cdot \sqrt{\frac{1-C}{1+C}} \\
&= 21\Omega, \quad \text{pour un coupleur } 3\text{dB}
\end{aligned} \tag{III.4}$$

pour les deux modes: $\theta = \frac{\pi}{2}$ (ligne quart d'onde $\frac{\lambda}{4}$).

$$C = 10^{\frac{c}{20}}$$

Z_0 : Impédance caractéristique de référence (50Ω)

c : facteur de couplage (-3dB)

Nous pouvons constater qu'il faut deux lignes de transmission quart d'onde dont les impédances paire et impaire sont respectivement 121Ω et 21Ω afin de concevoir un coupleur BroadSide.

Après cette brève présentation des deux types de coupleurs et plus précisément les lignes indispensables à leur conception, nous allons dans les parties qui suivent traiter de la conception et de l'intégration de ces coupleurs. Les différentes démarches de conception de chaque coupleur sont détaillées et validées par les mesures et simulations.

III.4. Conception de coupleur BranchLine

Après avoir défini les lignes nécessaires pour la conception du coupleur BranchLine, c'est-à-dire deux lignes quart d'onde d'impédance caractéristique 35Ω et 50Ω , nous avons conçu et fabriqué ce coupleur d'après la bibliothèque de lignes de transmission précédemment intégrées sur la technologie MultiCouches BCB. Après avoir défini les dimensions de chaque ligne, des simulations électromagnétiques sur HFSS de la structure globale du coupleur ont été menées. Ces dimensions sont reportées sur le tableau III.1. La largeur de ruban est maintenue à la valeur optimale de $65\mu\text{m}$ conduisant à des pertes d'insertion minimales. Différentes valeurs de distance inter-masse (W_m) sont ensuite fixées pour réaliser les deux différentes lignes série et parallèle. La longueur des lignes est enfin définie pour obtenir un

déphasage de $\pi/2$. Des ponts d'équilibrage des masses sont réalisés à chaque coin de ce coupleur afin d'éviter toute propagation de modes parasites susceptibles d'être générée par les discontinuités.

	W	Wm	Longueur	Taille totale
Ligne série	65 μm	40 μm	2265 μm	5.7mm ²
Ligne parallèle	65 μm	80 μm	2265 μm	

Tableau III.1 : Dimensions du coupleur BranchLine

Nous avons ainsi intégré ce coupleur basé sur les dimensions ci-dessus. La figure III.12 représente le coupleur BranchLine intégré sur la technologie MultiCouches BCB. Nous pouvons remarquer que les ports d'accès sont positionnés sur chaque côté du coupleur soit un pivotement de 90° entre eux. Cette disposition permet d'effectuer les mesures aisément.

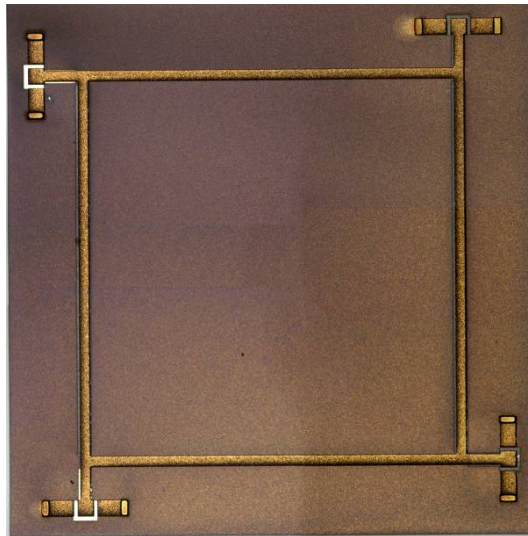


Figure III.12 : Coupleur BranchLine intégré sur technologie MultiCouches BCB

La caractérisation de ce coupleur est réalisée sous pointes et menée de la manière suivante (cf figure III.14) :

Dans un premier temps, les mesures des voies directe et isolée sont réalisées avec un kit de calibrage TRL à coude 90° :

- la voie directe du coupleur est sélectionnée pour les mesures impliquant ainsi l'utilisation de deux ports d'accès qui sont connectés de part et d'autre une ligne $Z_c=35\Omega$. Les deux autres ports sont chargés sur des charges calibrées à 50Ω . On obtient alors une première série de mesures paramètres S,
- utilisant le même calibrage et en tournant le wafer, la voie isolée est mesurée, conduisant à une seconde série de paramètres S.

Dans un deuxième temps, les mesures de la dernière voie couplée sont réalisées avec un calibrage TRL droit :

- la mesure de la dernière voie avec ce calibrage traditionnel permet de d'obtenir la troisième série de mesures paramètres S.

Nous disposons à ce stade des caractérisations 3 séries de mesures séparées. La dernière phase de mesure consiste à recomposer la matrice S globale du coupleur. Elle est effectuée sous ADS en utilisant les boîtes de données de paramètres S prévues à cet effet. La figure III.13 représente le banc de mesure de coupleurs avec les deux pointes actives (dans l'axe horizontal) connectées à l'analyseur de réseau pour la mesure ainsi que les deux autres pointes (dans l'axe vertical) qui supportent les charges 50Ω . La figure III.14 montre le processus de mesure illustrant les types de calibrage, le positionnement du wafer et pointes utilisées pour les mesures de la voie en question.

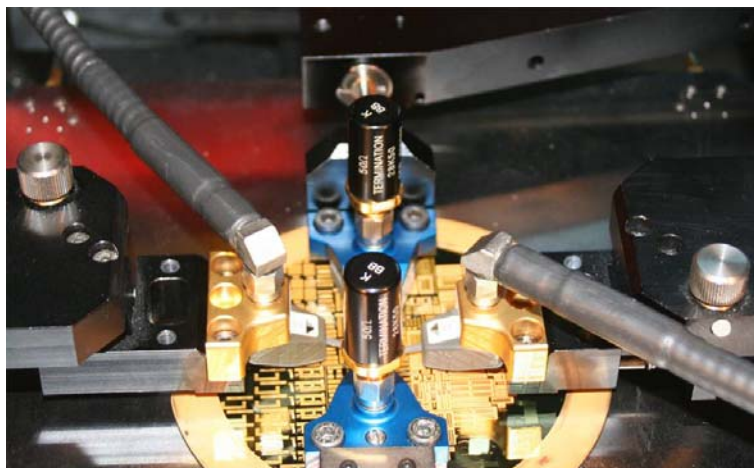


Figure III.13 : Photographie du banc de mesure de coupleurs BranchLine

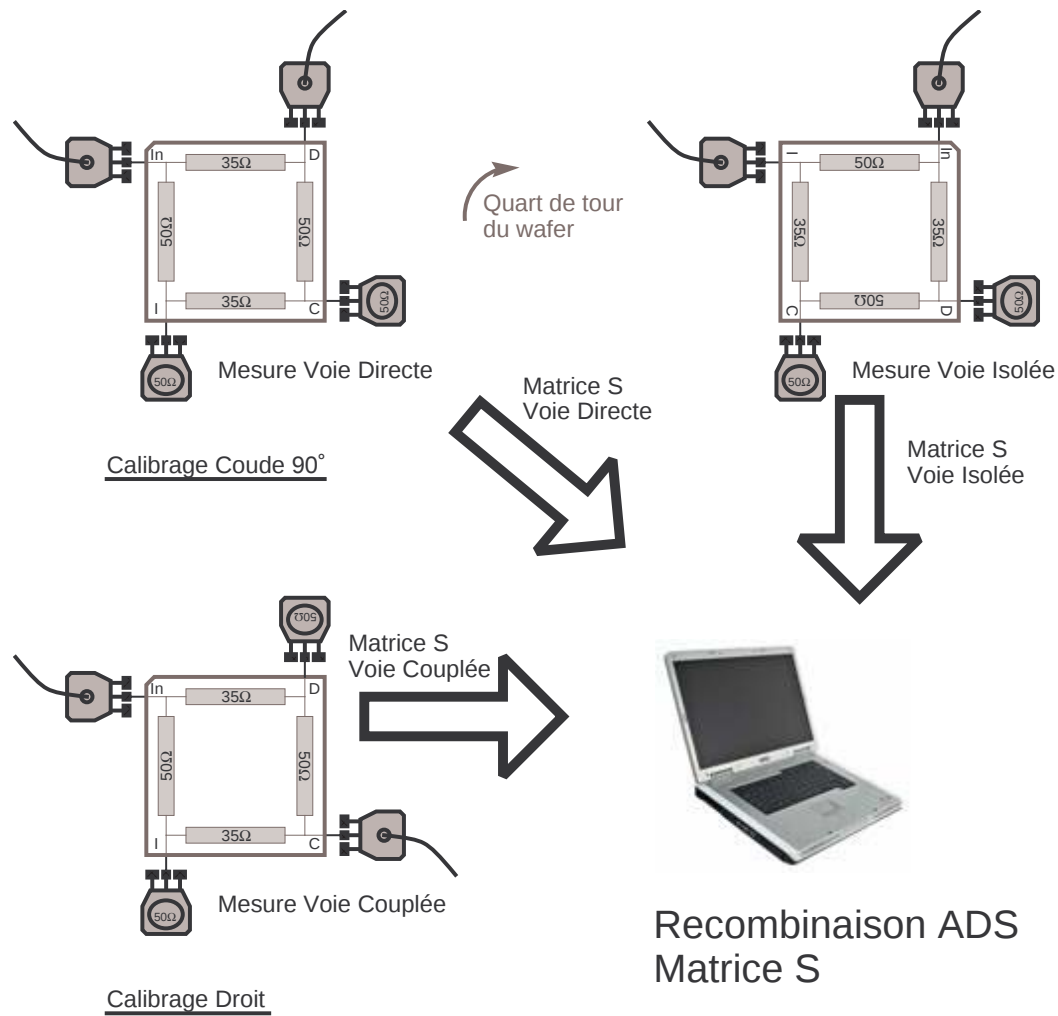


Figure III.14 : Processus de mesure des coupleurs

Après caractérisation du coupleur et recombinaison de la matrice S globale, les courbes de mesures sont représentées sur la figure III.15(a, b, c) démontrant les principaux paramètres de performances pour un coupleur. Les pertes d'insertion des voies directe et couplée, l'adaptation, et l'isolation sont notamment montrées sur ces graphiques. La différence de phase entre les deux voies de sortie (directe et couplée) est également représentée afin de rendre compte du déphasage de 90° introduit par le coupleur.

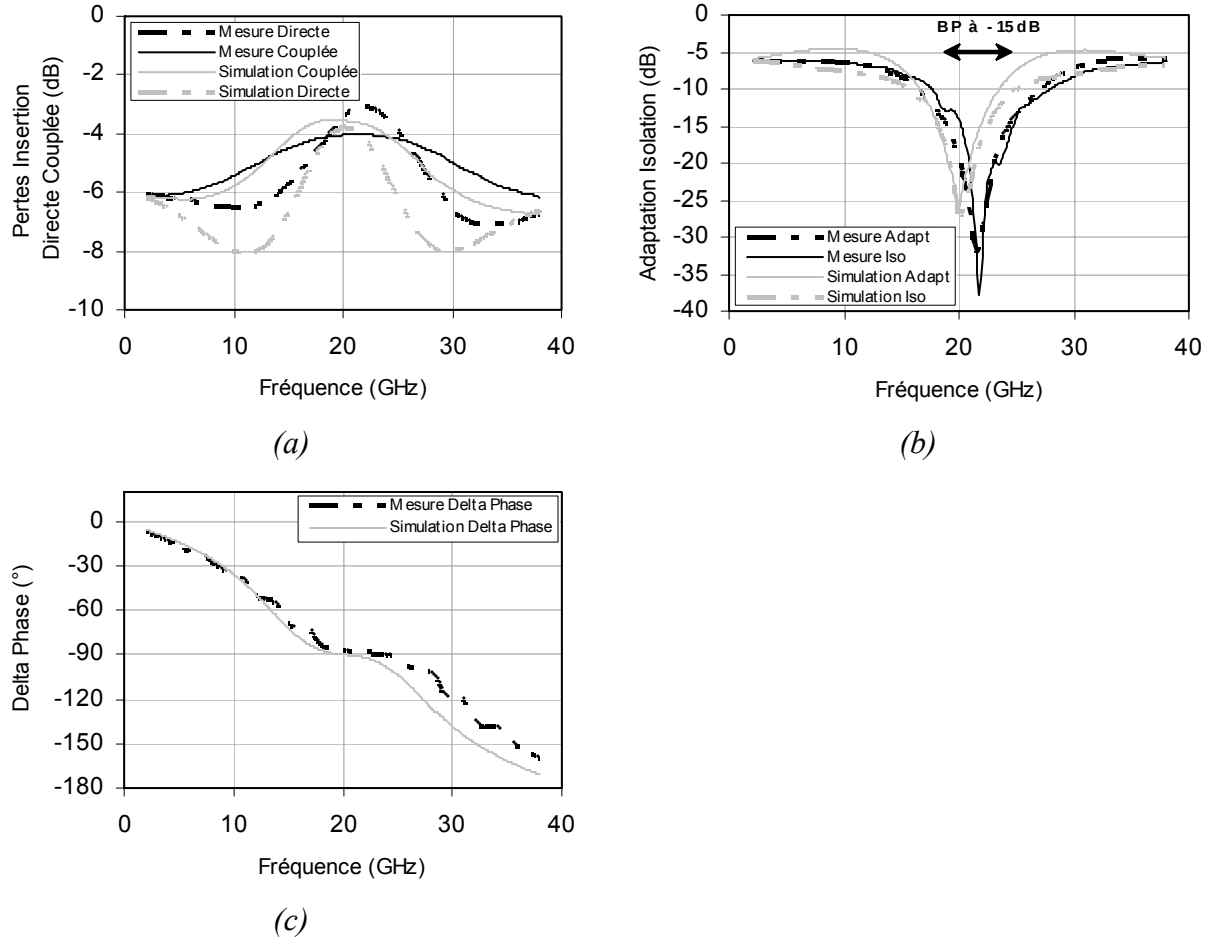


Figure III.15 : Courbes des performances du coupleur BranchLine

(a) Pertes d'Insertion Directe et Couplée (b) Adaptation et Isolation (c) Ecart de Phase en fonction de la Fréquence

Nous pouvons constater une bonne concordance entre les courbes simulées et mesurées en ce qui concerne leur allure générale. Ceci prouve alors la conformité des simulations HFSS lors du processus de conception. Cependant, nous pouvons observer un écart net en fréquence sur les courbes d'adaptation et d'isolation, figure III.15(b). Ceci peut être expliqué par les erreurs introduites par le banc de mesure au niveau de la non prise en compte des parasites des ports d'accès chargés sur 50Ω. Ils sont composés d'accès coplanaires, plot RF pour le posé de pointes, pertes et phase introduites par la pointe elle-même et l'accès à la charge calibrée 50Ω. La bande passante à -15dB sur conjointement l'adaptation et l'isolation vaut 4GHz ce qui correspond à une valeur fractionnaire de 20%, valeur typiquement obtenue dans l'état de l'art et conséquence de l'utilisation de ligne quart-d'onde.

Le couplage observé est en alors autour de -4dB avec une différence d'amplitude de 0.95dB ce qui correspond à des pertes d'insertion de 0.5dB à 20GHz ($=10\log(10^{-4/10}+10^{-3.05/10})$). Remarquons que la différence de phase entre les deux voies de sortie est de 88°, à 2° des 90° entre voies directe et couplée recherché durant la conception.

Enfin, nous allons comparer les pertes d'insertion introduites par notre coupleur BranchLine réalisé avec celles fixant l'état de l'art sur substrat isolant (glass) ou semi-isolant (GaAs). Les coupleurs comparés sont tous de type BranchLine et l'objectif de cette étude est de vérifier que les pertes d'insertion de notre conception atteignent celles obtenues avec des technologies identifiées très faibles pertes.

Titre de publication	Technologie	Fréquence (GHz)	Perte d'Ins. (dB)	PI/ $\sqrt{\text{Freq}}$ (dB/ $\sqrt{\text{GHz}}$)
[B3.10] Nos travaux BranchLine	BCB	21	0.5	0.11
[B3.11] Integration of CPW Quadrature...	Glass	13	0.43	0.12
[B3.12] Integration of Thin Film...	GaAs	44	0.8	0.12

Tableau III.2 : Etat de l'Art des coupleurs BranchLine

Supposant des pertes uniquement métalliques, un facteur de mérite des pertes normalisées par rapport aux fréquences de fonctionnement peut être calculé en divisant les pertes d'insertion par la racine carrée de la fréquence centrale de fonctionnement. Nous constatons que notre conception se situe alors dans l'état de l'art (les publications étant déjà les meilleurs résultats de l'état de l'art) ce qui valide la technologie multicouches BCB développée ainsi que la méthode de conception proposée.

Enfin, une justification de la valeur mesurée des pertes d'insertion suppose la contribution de deux lignes $\lambda/4$ ce qui fixe les pertes totales à :

$$2 \text{ lignes} \times 0.2265\text{mm/lignes} \times 0.1\text{dB/mm} = 0.45\text{dB proche de } 0.5\text{dB mesuré}$$

III.5. Conception de coupleur Broadside

Comme pour le coupleur BranchLine, la conception du coupleur Broadside se résume à réaliser deux lignes quart d'onde couplées d'impédances paire et impaire 121 Ω et 21 Ω . Mais

du fait de l'interdépendance des impédances paire et impaire de ce type de coupleur, il est nécessaire d'établir une méthode différente de conception par rapport à celle adoptée pour la réalisation du coupleur BranchLine.

a. Etude de l'interdépendance des impédances paire et impaire de la structure Broadside

Une condition de fonctionnement optimal des coupleurs Broadside est d'obtenir des déphasages en modes pair et impair égaux à $\pi/2$. Cette condition requiert d'emblé une égalité des permittivités relatives effectives de la ligne couplée dans ces deux modes et impose donc la symétrie de la structure.

De plus, l'application de l'analyse des modes pair et impair est simplifiée pour des structures symétriques seulement. La topologie a donc tenté de respecter cette symétrie et nous avons de plus fait des approximations sur la topologie du coupleur afin de permettre l'utilisation de méthode d'analyse comme il est illustré sur la figure III.16.

Ces approximations sont les suivantes :

1. une hauteur de diélectrique BCB h assez importante pour rendre la structure homogène pour ce qui concerne la permittivité effective,
2. deux plans de masse sont ajoutés au niveau supérieur pour une symétrie totale de la structure.

Après ces approximations, il est ainsi possible d'appliquer une analyse des modes pair et impair de la structure par ajout d'un mur électrique pour le mode impair et d'un mur magnétique pour le mode pair au niveau du plan de symétrie.

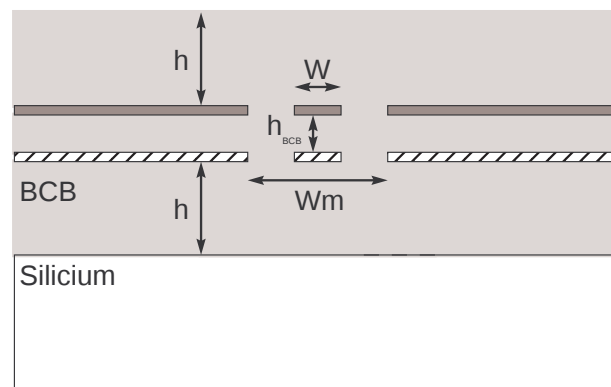


Figure III.16 : Approximations pour l'analyse Modes Pair et Impair

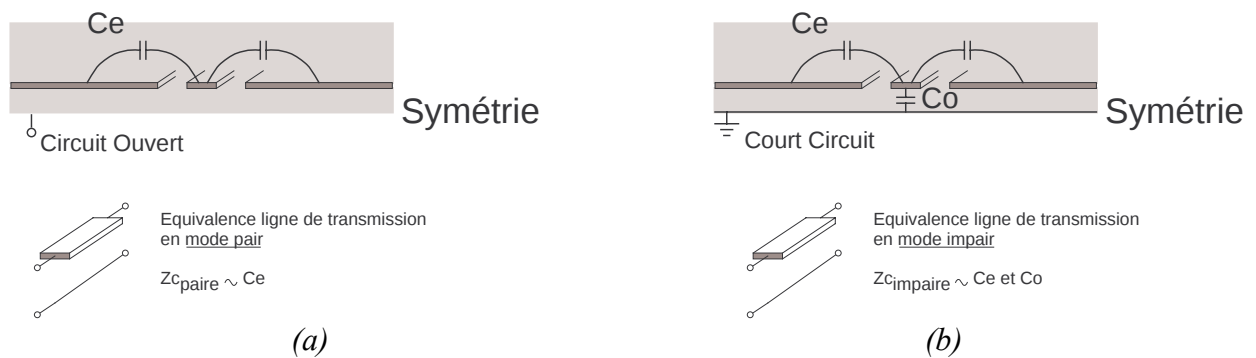


Figure III.17 : Décomposition en modes (a) Pair et (b) Impair du coupleur Broadside

Cette décomposition en mode pair et impair est représentée sur la figure III.17(a) et (b) respectivement. Dans chaque mode, le coupleur Broadside est transformé et assimilée à une ligne de transmission traditionnelle. Une représentation des couplages capacitifs (C_e et C_o) peut être faite pour chaque mode rendant ainsi compte des différences couplages dans chaque mode. Nous pouvons voir que l'impédance caractéristique du mode $Z_{c_{\text{paire}}}$ n'est fonction que de la capacité C_e alors que dans le cas de $Z_{c_{\text{impaire}}}$, les capacités C_e et C_o interviennent dans le calcul de cette impédance impaire. Cependant, $Z_{c_{\text{impaire}}}$ est principalement dépendant de la valeur de C_o car cette dernière est prépondérante par rapport à C_e . Les conséquences de cette analyse sont que la valeur $Z_{c_{\text{paire}}}$ peut être fixée par C_e en faisant varier la distance inter-masse tandis que la valeur de $Z_{c_{\text{impaire}}}$ sera fixée par la largeur de ruban.

b. Optimisation de la hauteur inter-métaux h_{BCB}

Nous avons dans un premier temps optimisé la hauteur de BCB entre les deux niveaux de métaux afin d'obtenir la valeur d'impédance du mode impair égale à 21Ω . Cette étude est réalisée suivant les optimisations précédemment faites concernant la largeur optimale du ruban métallique vis-à-vis des pertes d'insertion. La figure III.18 montre l'évolution de l'impédance impaire du coupleur Broadside en fonction de la hauteur h_{BCB} . Nous pouvons constater qu'une hauteur H_{BCB} égale à $15\mu\text{m}$ permet d'obtenir le $Z_{c_{\text{impaire}}}$ nécessaire à la conception.

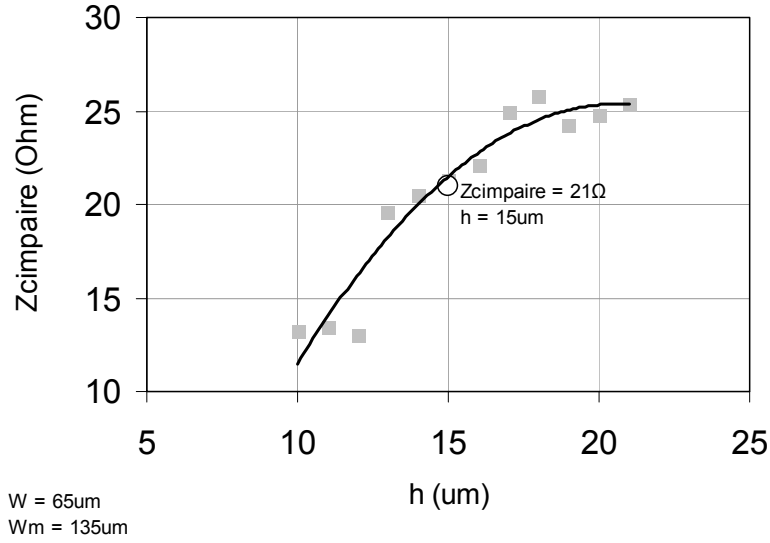


Figure III.18 : Variation $Z_{cimpair}$ en fonction de la hauteur de BCB (h_{BCB})

Nous avons ensuite établi une bibliothèque de lignes couplées, et nous avons ensuite extrait les paramètres $Z_{c_{paire}}$ et $Z_{c_{impair}}$ en utilisant la technique démontrée en [B3.9]. Cette bibliothèque a été réalisée à l'aide de simulations électromagnétique sur HFSS et en utilisant la bibliothèque multilayers ADS. L'utilisation de ADS nous permet de faire des études rapides au prix d'un degré de précision dégradé (restant tout de même raisonnable) pour ce qui concerne les impédances caractéristiques des modes pair et impair. La phase finale de la conception consiste donc à dimensionner correctement la structure en concordance avec le bon couple $Z_{c_{paire}}$ et $Z_{c_{impair}}$ afin de réaliser le coupleur Broadside -3dB/90°.

c. Conception du coupleur Broadside

Pour rester en conformité avec l'optimisation des pertes des lignes de transmission précédemment réalisées, nous avons maintenu la largeur de ruban à 65um. Nous avons alors fait varier la distance inter-masse afin d'obtenir le bon couple de $Z_{c_{pair}}$ et $Z_{c_{impair}}$ qui satisfait les équations (III.4). La figure III.19 représente les simulations de différentes valeurs d'impédances de chaque mode en fonction de W_m .

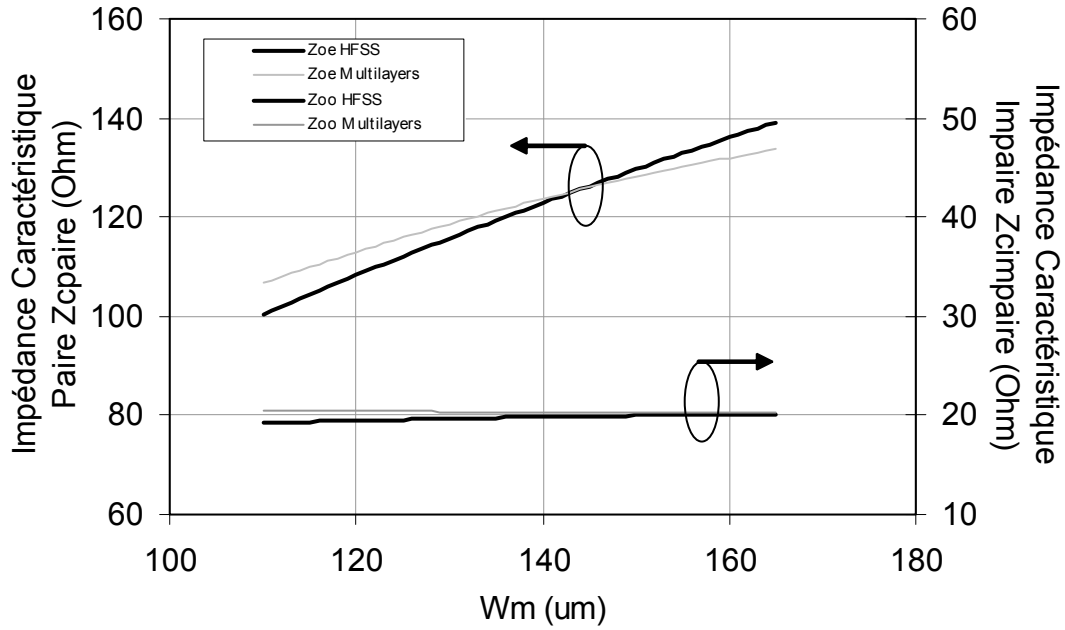


Figure III.19 : Variation de Z_{c_paire} et $Z_{c_impaire}$ en fonction de la distance inter-masse W_m pour une largeur de ruban de $65 \mu m$

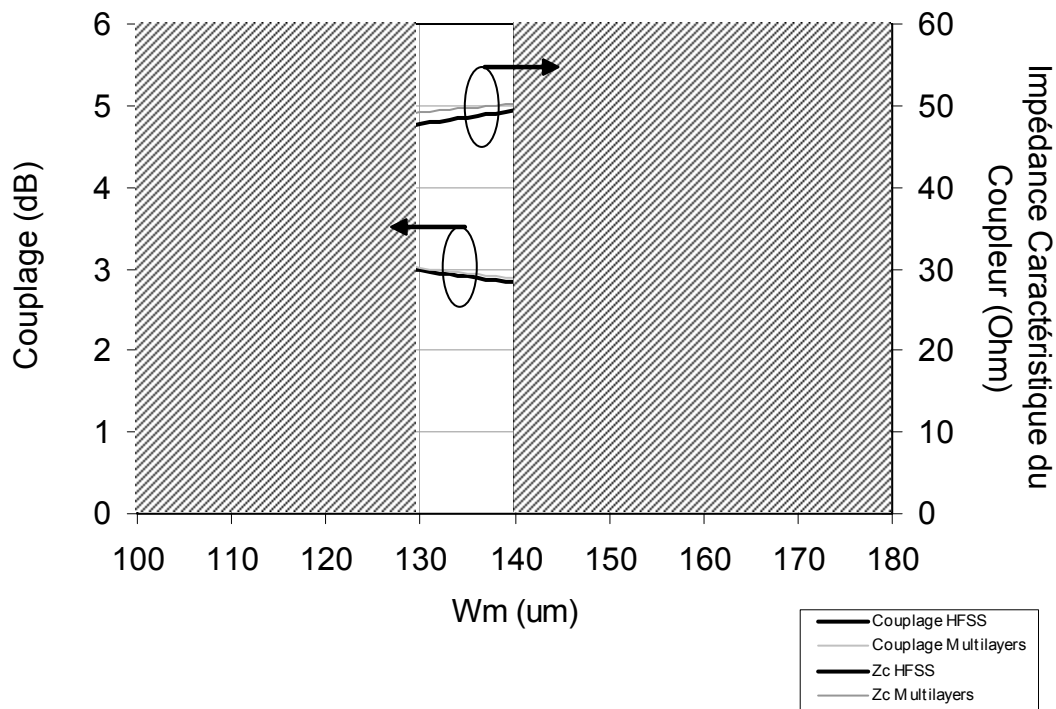


Figure III.20 : Variation du Couplage et de l'Impédance caractéristique du coupleur BroadSide en fonction de la distance inter-masse W_m pour une largeur de ruban de $65 \mu m$

Sur la figure III.19, nous pouvons voir que pour une valeur de W fixé à 65µm, l'impédance caractéristique du mode impair ne varie pas avec la distance inter-masse Wm comme il a été conclu dans la précédente partie. Sa valeur est au alentour de 20Ω, ce qui est proche de l'impédance requise de 21Ω pour la conception du coupleur Broadside. Par contre la valeur de l'impédance du mode pair varie proportionnellement à Wm sur la plage allant de 110µm à 170µm. Les impédances pouvant être réalisées par variation de Wm, s'étendent alors de 100Ω à 140Ω englobant ainsi la valeur de 121Ω idéale pour concevoir un coupleur fonctionnant de façon optimale.

La figure III.20 présente le couplage et l'impédance de référence du coupleur en fonction de Wm. L'expression de cette impédance caractéristique Zo est de la forme suivante :

$$Z_o = \sqrt{Z_{c_{paire}} \cdot Z_{c_{impaire}}} \quad (Z_o = 47,48\Omega) \quad (III.5)$$

La zone non hachurée représente la zone de bon compromis entre un couplage proche de 3dB (à +/- 0.1dB ou +/-0.2dB) avec une adaptation correcte. Notre choix s'est fixé sur une distance inter-masse Wm égale à 135µm qui est au centre de la plage de valeurs optimales. La longueur du coupleur est déterminée à partir des permittivités paire et impaire extraites des simulations HFSS et vaut 2350µm. Notons enfin que les simulations issues de la bibliothèque Multilayers de ADS donnent de très bons résultats justifiés par la bonne concordance avec les résultats issus de simulations électromagnétiques. Les dimensions du coupleur sont résumées sur le tableau III.3.

	W	Wm	Longueur	Taille totale
Lignes Couplées	65µm	135µm	2350µm	0.8mm ²

Tableau III.3 : Dimensions du coupleur BroadSide

Ce coupleur Broadside basé sur la procédure de conception décrite au dessus a été intégré sur la technologie MultiCouches BCB. La figure III.21 montre la photographie de ce coupleur avec les deux lignes de transmission l'une au dessus de l'autre qui sont situées au centre de la structure. Les accès sont de type différentiel comprenant les deux plots de signal et trois supplémentaires de masse positionnés de part et d'autre des plots signal.

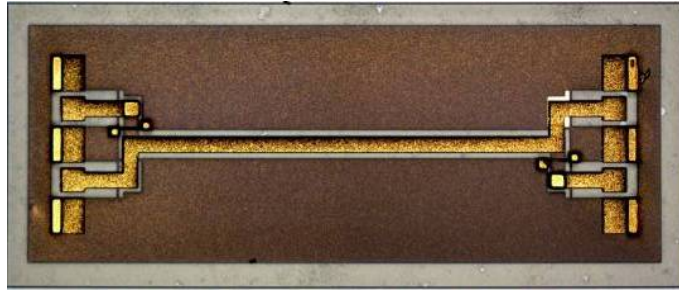


Figure III.21 : Photographie du coupleur BroadSide intégré sur la technologie MultiCouches BCB

La campagne de caractérisation de ce coupleur a été menée de façon analogue à celle employée lors des mesures du coupleur BranchLine. Le banc de mesure pour ce coupleur est illustré sur la figure III.22. Des pointes différentielles sont utilisées pour la caractérisation et support notamment les deux câbles RF reliés à l'analyseur de réseau vectoriel pour mesurer la voie en question et les deux charges adaptées nécessaires à la mesure.

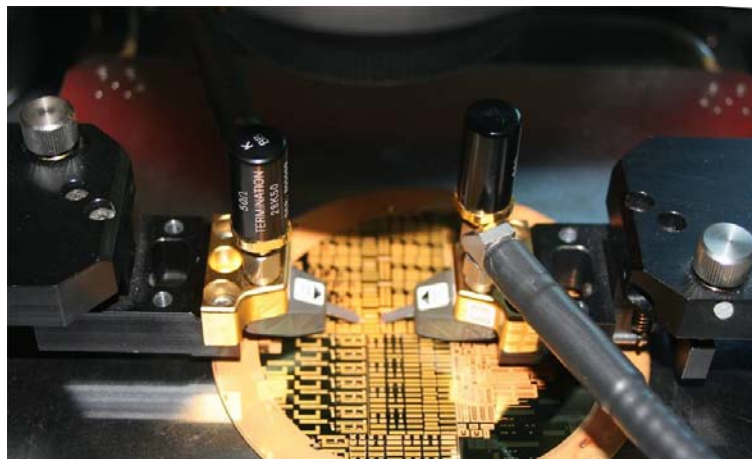
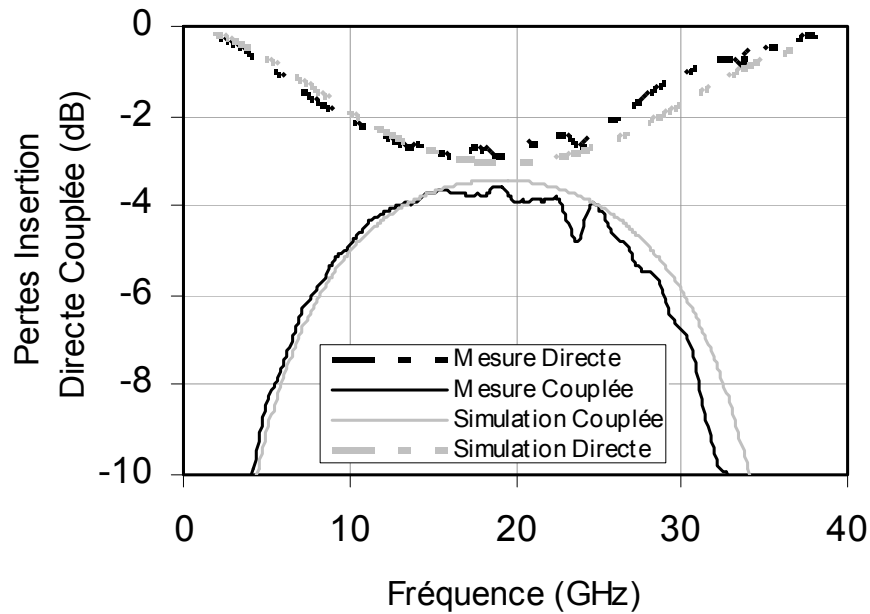


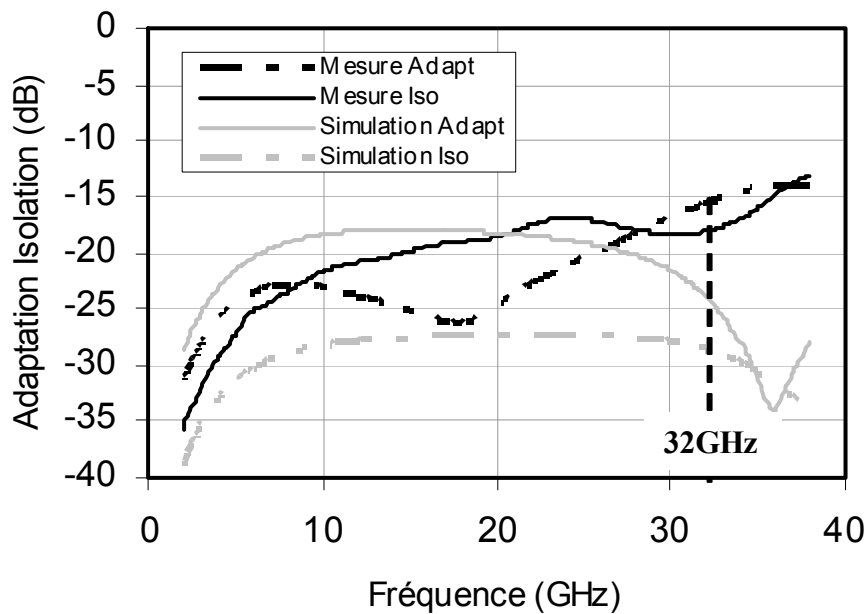
Figure III.22 : Photographie du banc de mesure de coupleurs BroadSide

Les résultats de mesure et de simulation de la structure globale sont reportés sur la figure III.23. Nous remarquons une très bonne concordance entre mesures et simulations HFSS de cette topologie de coupleur au niveau des pertes d'insertion des voies directe et couplée. Le couplage optimum est centré sur 18.9GHz et vaut -3.55dB ce qui est proche des -3dB à 20GHz considéré durant la phase de conception. Des dissimilitudes concernant les courbes d'adaptation et d'isolation sont observées et sont attribuées aux parasites introduits par le banc de mesure. Cependant, les niveaux d'atténuation de ces caractéristiques sont relativement bas, au dessous de -15dB jusqu'à 32GHz, ce qui est une valeur suffisante pour l'adaptation et

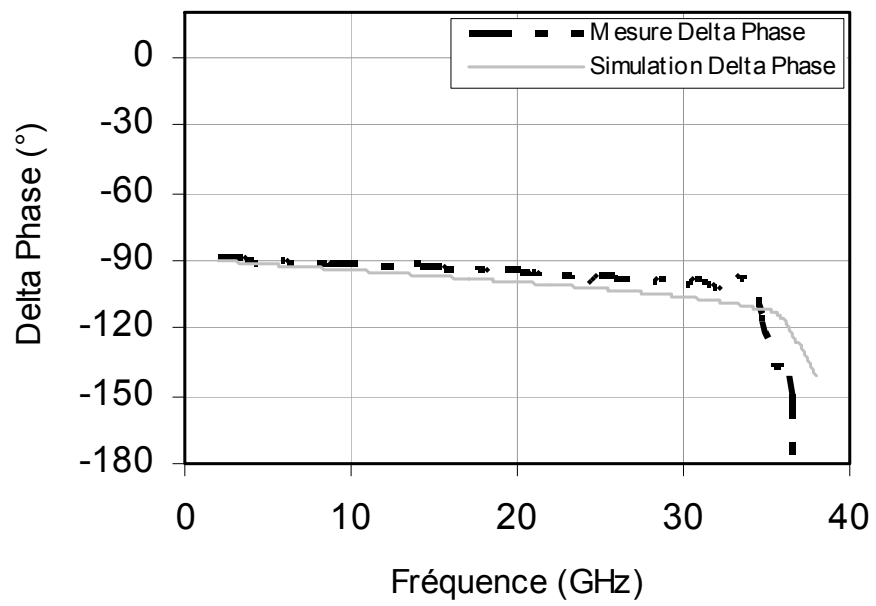
l'isolation. La figure III.23(c) montre l'écart de phase entre les deux voies de sortie directe et couplée. Une erreur de phase de 4° est obtenue à 20GHz. Notons enfin une très bonne concordance sur l'allure des courbes de mesures et de simulations ce qui valide notre démarche de conception.



(a)



(b)



(c)

Figure III.23 : Courbes des performances du coupleur BroadSide
 (a) Pertes d'Insertion Directe et Couplée (b) Adaptation et Isolation (c) Delta Phase
 en fonction de la Fréquence

Dans ce paragraphe, nous allons comparer les pertes d'insertion introduites par notre coupleur Broadside avec celles de l'état de l'art. Les coupleurs sélectionnés sont tous de type Broadside intégrés avec diverses technologies et représente l'état de l'art actuel de ce type de topologie. Cette comparaison est décrite dans le tableau III.4. Comme pour le coupleur BranchLine, nous proposons d'évaluer les pertes d'insertion (PI) de notre réalisation, estimée à 0.25dB à 20GHz, de façon normalisée vis-à-vis de la fréquence de fonctionnement en évaluant la qualité $PI/\sqrt{f}$ en dB/GHz^{1/2} (cf. dernière colonne du tableau III.4).

Titre de publication	Technologie	Fréquence (GHz)	Perte d'Ins. (dB)	$PI/\sqrt{Freq}$ (dB/ $\sqrt{GHz}$)
[B3.13] Nos travaux Broadside	BCB	20	0.25	0.25
[B3.14] A new MMIC Broadside...	Technologie MCM	10	0.33	0.46
[B3.15] Novel HDI Microwave...	Silicium	30	0.4	0.33
[B3.16] Design and Analysis of...	GaAs	30	0.53	0.43

Tableau III.4 : Etat de l'Art des coupleurs Broadside

Nous constatons une nette amélioration des pertes d'insertion par rapport à l'état de l'art qui est le fruit de conjointement :

- notre méthodologie de conception qui a exploité l'ensemble des degrés de liberté pour simultanément optimiser les pertes d'insertion et les caractéristiques des coupleurs.
- les possibilités de la technologie multicouches BCB en termes de micro-usinage de surface et de possibilité d'épaisseurs des couches BCB que nous avons pu optimiser, tout en considérant leur faisabilité technologique.

Nous avons pu voir la description de la conception et de la réalisation de deux types de coupleurs que sont le BranchLine et le BroadSide. Afin de comparer ces deux coupleurs, nous proposons de reporter les principales performances de chaque coupleur dans le tableau III.5. Les données de ce tableau sont recueillies à la fréquence de fonctionnement optimale des coupleurs, c'est-à-dire 21GHz et 20GHz pour les coupleurs BranchLine et BroadSide respectivement.

Type de Coupleur	Ecart d'Amplitude (dB)	Pertes Ins. (dB)	Adaptation (dB)	Isolation (dB)	Ecart de Phase (°)	Taille Totale (mm ²)
BranchLine	0.92	-0.50	-31.8	-31.6	-88	5.7
BroadSide	1.22	-0.25	-24.7	-18.5	-94	0.8

Tableau III.5 : Résumé des performances principales des coupleurs BranchLine et BroadSide

Ce tableau permet de démontrer les points forts et faibles de chaque coupleur qui sont les suivants :

- un écart en amplitude, entre les voies directe et couplée, meilleur pour le coupleur BranchLine qui est de 0.92dB, alors que le Broadside présente un delta amplitude de 1.22dB.
- un équilibrage en phase meilleur pour la BranchLine, avec seulement un écarte de phase de -2° alors que celui du BroadSide est de 4°. Ces imperfections d'équilibrage plus marquées pour le coupleur Broadside sont la conséquence de l'imperfection de la symétrie de la structure et de son inhomogénéité. Nous verrons dans les paragraphes suivants une méthode de conception permettant de corriger ces imperfections. Enfin, il est possible de renforcer la symétrie technologiquement en rajoutant un capot de BCB ce qui n'a pas pu malheureusement être testé. De cette manière la structure du coupleur se trouve entre deux couches de BCB rendant ainsi le milieu plus homogène.
- un avantage important pour la topologie BranchLine au niveau de l'adaptation et de l'isolation qui se situe au alentour de -31dB. Cependant, le coupleur BroadSide admet une meilleure bande passante concernant ces deux paramètres par rapport au BranchLine. Cette propriété des coupleurs Broadside provient du fort couplage par la surface des conducteurs obtenus sans contrainte forte sur les dimensions et donc sans excès de pertes.
- des pertes d'insertion meilleures pour le BroadSide. Ceci s'explique par le nombre moins important de lignes de transmission utilisées, 1 pour le Broadside (1 ligne x 2.35mm/ligne x 0.1dB/mm $\approx$ 0.25dB) et 2 pour le BranchLine.
- un net avantage pour le BroadSide en surface consommée pour la fabrication des circuits. Le coupleur BranchLine est 7 fois plus grand que le BroadSide, principalement du à la topologie des structures.

D'après les observations établies dans la partie III.2, nous pouvons constater que la structure BranchLine consomme une surface de wafer importante qui provient du positionnement de ces tronçons de lignes de transmission de longueur $\lambda/4$ disposées en carrée. De plus, le coupleur BranchLine, du fait de sa structure, introduit des pertes d'insertion équivalentes à 2 tronçons de ligne. Des optimisations en terme de surface occupée fait l'objet d'étude présentée dans les parties qui vont suivre. Une analyse de l'impact sur les pertes d'insertion sera aussi détaillée.

IV. TECHNIQUE DE MINIATURISATION DE COUPLEURS INTEGRES EN TECHNOLOGIE MULTICOUCHE POLYMERE : APPLICATION AUX COUPLEURS

Pour optimiser la surface consommée par les coupleurs sur le wafer, trois types de technique de réduction font référence dans la littérature. La premier type de réduction appelé, 'line folding', consiste réduire la longueur au dépend de la largeur en adoptant un motif en zigzag [B3.2]. Cependant cette technique ne convient pas à des applications dans la gamme de fréquences millimétriques [B3.12] et ne se traduit pas par une diminution des pertes. La deuxième technique de réduction fait appel à l'utilisation d'éléments localisés, mais un désavantage important au niveau des pertes introduites par les inductances en hautes fréquences limitent énormément cette technique [B3.3]. La troisième méthode réside en l'utilisation de charges connectées de chaque coté d'une ligne de transmission réduite. Cette technique a donc été retenue pour les conceptions des coupleurs optimisés en surface consommée.

Dans [B3.1], la technique appelée 'réduction en taille' a été utilisée pour la conception d'un coupleur BranchLine. Cette technique fait une équivalence entre une ligne quart d'onde avec un circuit constitué de deux capacités de part et d'autre d'une ligne de transmission de longueur moins importante et à caractère plus inductif que la ligne quart d'onde. La figure III.24 illustre cette équivalence. En effet, faisant référence à l'équation du télégraphiste, lorsqu'une ligne est raccourcie l'inductance série et la capacité parallèle diminuent. La compensation de ces diminutions se fait grâce au rajout des capacités et à l'augmentation de l'impédance de la ligne comme il est indiqué sur la figure III.24.

IV.1. Méthode de réduction de lignes de transmission

La démonstration théorique de cette technique consiste à faire l'équivalence des deux matrices ABCD de la ligne de transmission quart d'onde avec celle du circuit équivalent et d'en extraire les valeurs des capacités et l'impédance de la ligne réduite. Dans l'hypothèse de ligne sans pertes, ces deux matrices sont de la forme suivante :

Ligne de transmission quart d'onde	Circuit équivalent	
$\begin{bmatrix} \cos(\theta_L) & i \cdot Z_c \sin(\theta_L) \\ \frac{i \cdot \sin(\theta_L)}{Z_c} & \cos(\theta_L) \end{bmatrix}$	$\equiv \begin{bmatrix} 1 & 0 \\ i \cdot C \omega & 1 \end{bmatrix} \cdot \begin{bmatrix} \cos(\theta_{L_{circuit}}) & i \cdot Z_{c_{circuit}} \sin(\theta_{L_{circuit}}) \\ \frac{i \cdot \sin(\theta_{L_{circuit}})}{Z_{c_{circuit}}} & \cos(\theta_{L_{circuit}}) \end{bmatrix} \cdot \begin{bmatrix} 1 & 0 \\ i \cdot C \omega & 1 \end{bmatrix}$	

avec Z_c et θ_L l'impédance caractéristique et la longueur électrique de ligne quart d'onde ($\theta_L = \pi/2$), et $Z_{c_{circuit}}$, $\theta_{L_{circuit}}$, C et ω l'impédance caractéristique et la longueur électrique, capacité de charge et pulsation angulaire du circuit équivalent.

Après résolution de l'équivalence des matrices, les expressions de $Z_{c_{circuit}}$ et C sont de la forme :

$$Z_{c_{circuit}} = \frac{Z_c}{\sin(\theta_{L_{circuit}})} \quad (III.6)$$

$$C = \frac{\cos(\theta_{L_{circuit}})}{\omega \cdot Z_c} \quad (III.7)$$



Figure III.24 : (a) Schéma d'une ligne de transmission quart d'onde (b) Schéma électrique équivalent de la ligne quart d'onde

La figure III.25 montre l'évolution de la longueur électrique $\theta_{L_{circuit}}$ et de la capacité de charge C du circuit équivalent en fonction de son impédance caractéristique $Z_{c_{circuit}}$ dans le

cas d'une ligne quart d'onde et de référence 50Ω . Il peut être remarqué qu'il est possible de fixer la longueur de la ligne du circuit équivalent simplement en ajustant l'impédance de cette ligne et cette dernière doit être associée aux capacités spécifiques satisfaisant l'équation (III.7).

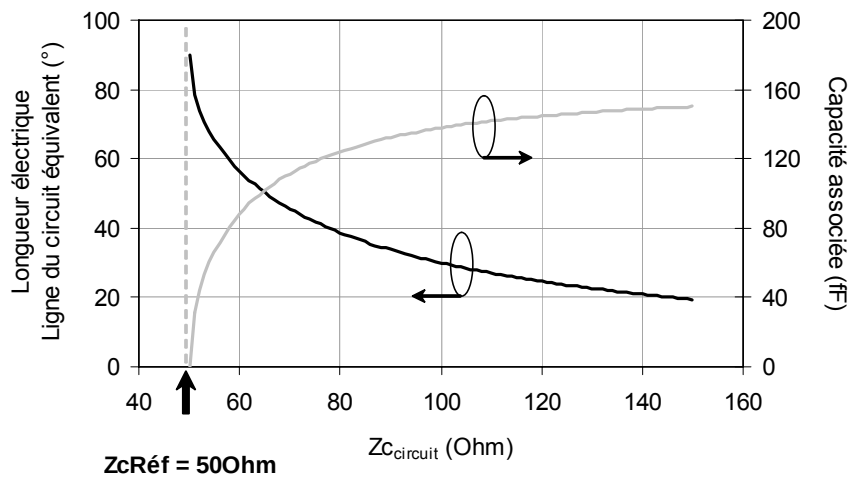


Figure III.25 : Evolution de la longueur électrique et de la capacité du circuit équivalent en fonction de l'impédance caractéristique de la ligne réduite

IV.2. Conception de coupleur Branchline miniaturisé

Dans le cadre de nos travaux, nous avons conçu et intégré 3 coupleurs supplémentaires BranchLine qui adoptent différents degrés de réduction. Ces conceptions ont pour objectif de démontrer la faisabilité de coupleurs à taille réduite utilisant la méthode de réduction présentée par [B3.1]. De plus, la structure optimale sera retenue pour l'intégration avec les circuits actifs du microsystème.

Les caractéristiques de ces coupleurs sont les suivantes :

- **Coupleur 50Ω** : Les deux branches sont réalisées à l'aide de lignes de transmission 50Ω uniquement se traduisant ainsi par une réduction de 50% en longueur de ligne pour la branche série.

- **Coupleur 45°** : Les deux branches sont réalisées à l'aide de lignes de transmission dont la longueur électrique est 45° . Les deux impédances caractéristiques raccourcies sont alors 50Ω et 70Ω pour les branches séries et parallèles respectivement.

- **Coupleur 30°** : Ce coupleur adopte les mêmes propriétés que le coupleur 45° mais utilise des lignes de longueur électrique de 30°, avec des impédances caractéristiques de 70Ω et 100Ω.

La conception de tels coupleurs fait appel également à des capacités connectées de part et d'autre de la ligne réduite. Ces capacités de forme carrée sont réalisées à l'aide du polymère BCB situé entre deux plans métalliques positionnés sur chaque niveau de métallisation. Leur dimensionnement a été réalisé en fonction de la bibliothèque de capacité précédemment présentée grâce aux simulations HFSS qui sont illustrées sur la figure III.9. La figure III.26 donne un aperçu de ce type de capacité intégrée sur la technologie MultiCouches BCB.

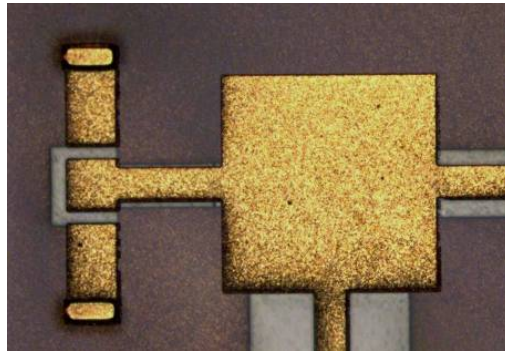
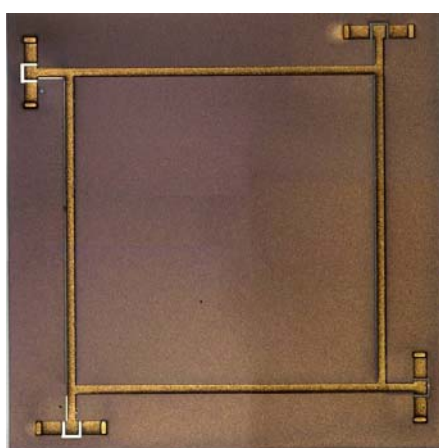


Figure III.26 : Photographie d'une capacité Métal/Diélectrique/Métal intégrée sur la technologie MultiCouche

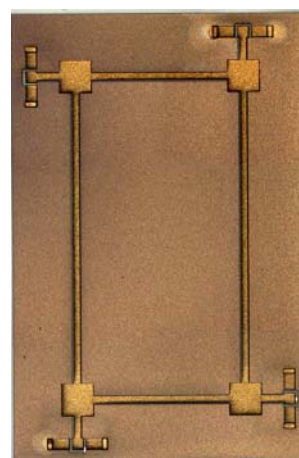
Le tableau III.6 résume les dimensions et la figure 27 illustre chaque coupleur incluant la ligne de transmission réduite et la capacité associée, et la figure III.28 (b', c', d') donne les graphiques de conception associés. La figure III.27 (a, b, c, d) montre les photographies de ces coupleurs intégrés sur la technologie MultiCouches BCB. L'évolution de la taille des coupleurs après application de la technique de réduction est visible amenant à plus de 50% de gain en surface occupée entre les coupleurs non-réduit et le coupleur 30° en tenant compte des capacités.

	W (um)		Wm (um)		Longueur (um)		Côté de capacité (um)
	Série	Parallèle	Série	Parallèle	Série	Parallèle	
Coupleur 50Ω	65	65	80	80	1212	2265	290 (162 fF)
Coupleur 45°	65	65	80	135	1212	1195	381 (276 fF)
Coupleur 30°	65	65	127	307	817	698	419 (333 fF)

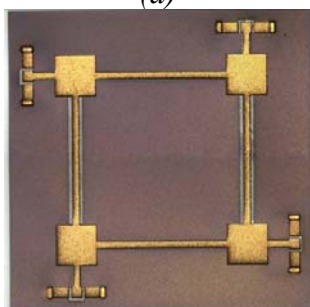
Tableau III.6 : Résumé des dimensions des différents coupleurs BranchLine optimisés en surface occupée



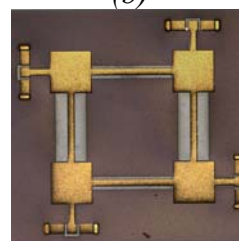
(a)



(b)



(c)



(d)

Figure III.27 : Photographie des coupleurs avec différent facteur de réduction

(a) Coupleur sans réduction, (b) 50 Ohm, (c) 45°, (d) 30°

** (photos à même agrandissement)*

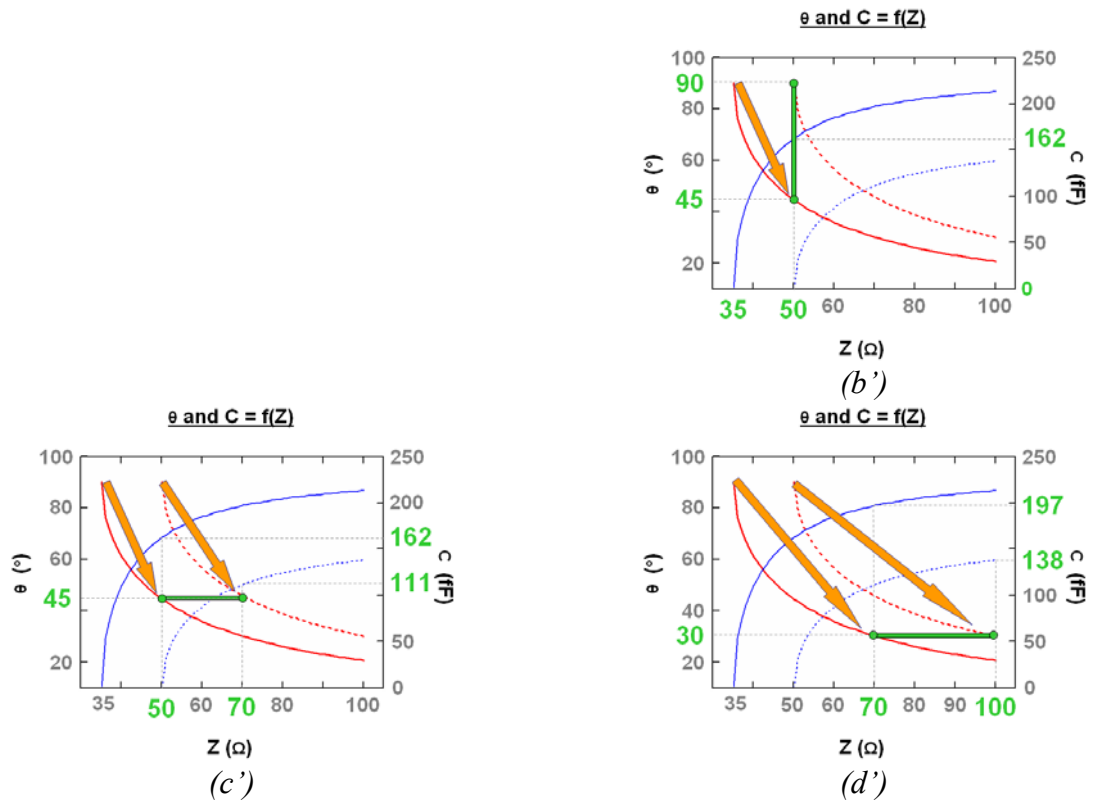


Figure III.28 : Graphique de conception des coupleurs (b') 50Ohm, (c') 45°, (d') 30°

La campagne caractérisation de ces coupleurs a été menée en adoptant la même technique utilisée pour le coupleur non-réduit. Les résultats de mesure obtenus sont comparés aux simulations HFSS et sont reportés sur la figure III.29 et III.30. Une excellente concordance entre les courbes est visible, et nous pouvons résumer les principales performances de ces coupleurs dans le tableau III.7.

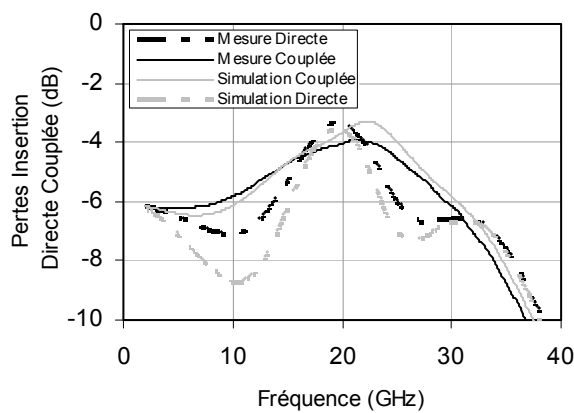
Type de Coupleur	Ecart d'Amplitude (dB)	Pertes Ins. (dB)	Adaptation (dB)	Isolation (dB)	Ecart de Phase (°)	Taille Totale (mm ²)
BranchLine 50Ohm	-0.68	-0.70	-27.3	-17.5	-91.3	5.1
BranchLine 45°	0.07	-0.65	-29.9	-20.5	-88.5	3.9
BranchLine 30°	0.38	-0.71	-32.6	-20.5	-86.7	2.5

Tableau III.7 : Résumé des performances principales des coupleurs BranchLine optimisés en surface occupée

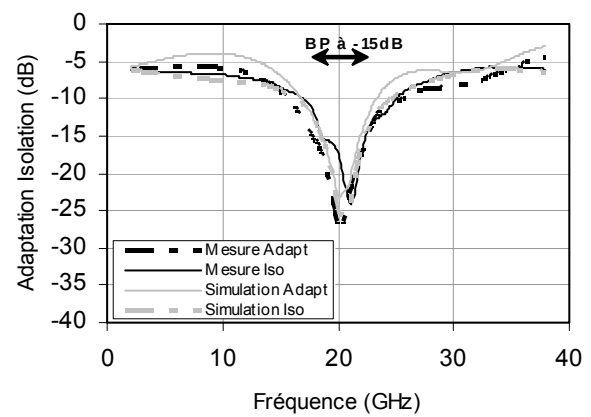
Les conclusions sont les suivantes :

- L'adaptation et les pertes d'insertion restent identiques pour les quatre structures. Le gain en taille ne se traduit pas en amélioration du niveau de pertes à cause des discontinuités marquées lorsque l'on réduit les coupleurs.

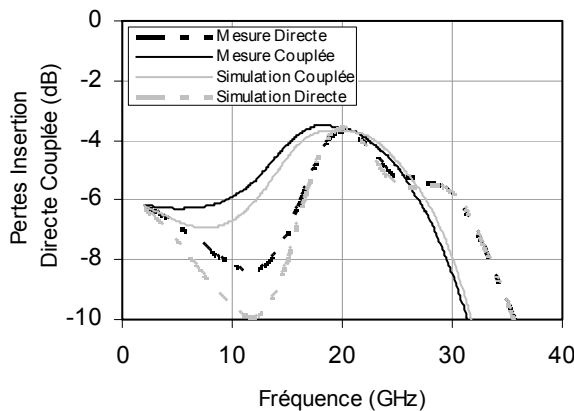
- L'intérêt de la miniaturisation réside en fait dans l'équilibrage accru obtenu avec des coupleurs réduits. Le coupleur optimal BranchLine 45° étant celui ayant une surface totale de 3.9 mm² qui présente une erreur d'amplitude de seulement 0.07dB et une erreur de phase de 1.5° à 20GHz. La dégradation de l'équilibrage du coupleur 30° prouve de sa grande sensibilité aux dispersions induite par sa trop forte compacité.



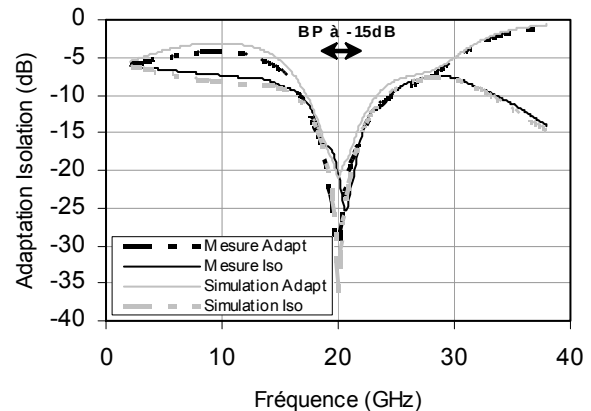
(a)



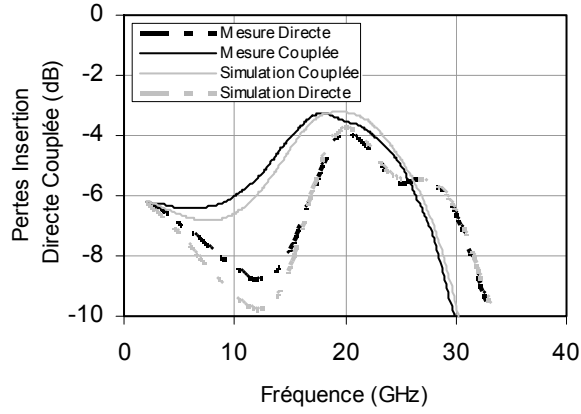
(b)



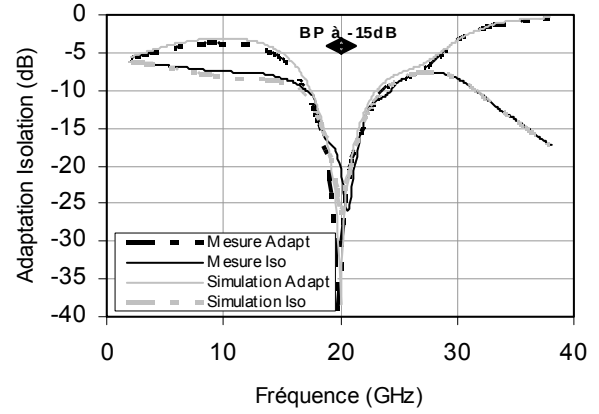
(c)



(d)

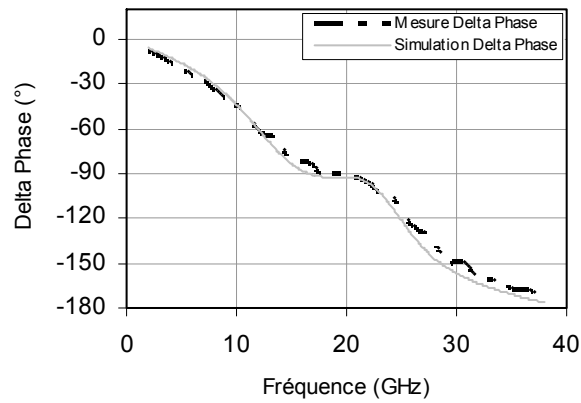


(e)

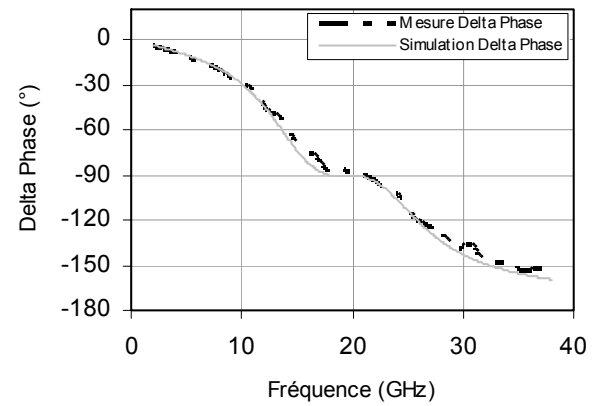


(f)

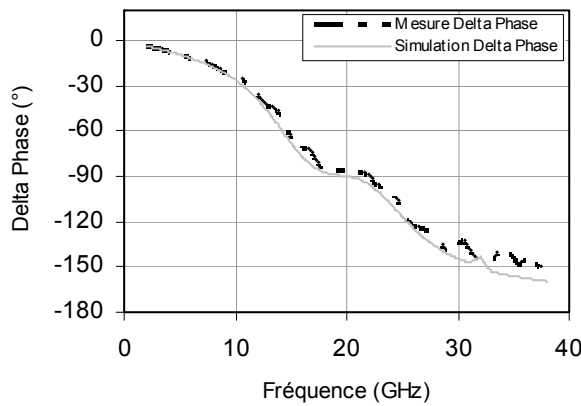
Figure III.29 : (a, c, e) Pertes d'Insertion des voies directe et couplée (b, d, f) Adaptation et Isolation des coupleurs 50Ohm, 45° et 30° respectivement



(a)



(b)



(c)

Figure III.30 : (a, b, c) Delta phase entre les voies directe et couplée

D'après les résultats de mesure, nous pouvons constater que les bandes passantes des coupleurs sont relativement réduites. Nous avons alors calculé les bandes passantes à -15dB sur l'adaptation et l'isolation et à +/-3dB sur l'écart en amplitude des coupleurs conçus. Les résultats sont résumés dans le tableau III.8 et la conclusion que nous pouvons faire est que lorsque la réduction est appliquée, toutes les bandes passantes se réduisent également. Ceci est la conséquence de l'utilisation d'éléments de moins en moins distribués (lignes plus courtes et capacités de charge) quand la réduction devient importante.

	Delta Amplitude	Isolation	Adaptation	↓ Diminution Bande Passante
BranchLineNonRéduit	> 40	4.5	5.3	
BranchLine50Ohm	> 40	3.8	4.9	
BranchLine45°	18.9	3.8	3.9	
BranchLine30°	12.7	3.5	3.6	

Tableau III.8 : Résumé des bandes passantes en GHz des coupleurs BranchLine et optimisés en surface occupée

IV.3. Etude approfondie sur les pertes d'insertions des coupleurs BranchLine miniaturisés

Dans ce paragraphe, nous allons mener une analyse plus approfondie concernant les pertes d'insertion introduites par les lignes de transmission réduites (ligne et capacité du circuit équivalent) qui composent la structure du coupleur BranchLine. Chaque ligne de base 35Ω et 50Ω des deux branches séries et parallèles du coupleur est prise en compte individuellement. En ce référant à [B3.1], le circuit équivalent d'une ligne de transmission quart d'onde peut être divisé en deux parties distinctes : la ligne de transmission réduite et les deux capacités de charge de part et d'autre de cette ligne. La procédure d'analyse en perte est donc divisée en deux parties, la première porte sur les pertes engendrées par les lignes réduites seules avec sa dépendance par rapport à longueur réduite physique de cette dernière. La deuxième partie concerne les pertes des deux capacités indispensables à la réduction. Il est alors intéressant d'établir l'effet de la réduction sur les pertes totales introduites par les tronçons réduits. Il faut néanmoins rappeler que les pertes du à la discontinuité capacité/ligne ne sont pas prise en compte dans cette analyse.

Nous nous proposons alors de construire le graphique qui met en évidence les pertes de la ligne de transmission associées à sa longueur physique ainsi que les pertes des capacités. Ces deux sources de pertes sont bien sûr dépendantes de l'impédance caractéristique de la ligne du circuit équivalent et sont donc dépendantes du facteur de réduction également.

Les différentes étapes de la démarche adoptée pour cette étude en pertes sont décrites ci dessous :

1. Etablissement des pertes linéiques des lignes de transmission pour différentes valeurs d'impédance caractéristique Z_c . Ces lignes sont simulées avec HFSS et sont conçues à partir des différentes largeurs de conducteur central W [20 μ m, 40 μ m, 65 μ m] et différentes distances inter-masse W_m [35 μ m à 350 μ m]. La figure III.31 montre cette dépendance.

D'après cette figure, nous pouvons observer que :

lorsque W (largeur de conducteur) est faible, les pertes sont plus importantes pour une valeur Z_c fixée. Cette augmentation au niveau des pertes se traduit par une résistance de ruban plus élevée,

pour un W fixé et lorsque le W_m diminue, l'impédance Z_c de la ligne réalisée diminue également. Dans ce cas particulier qui est le cas des lignes à caractère capacitif (Z_c faible), les pertes sont plus élevées.

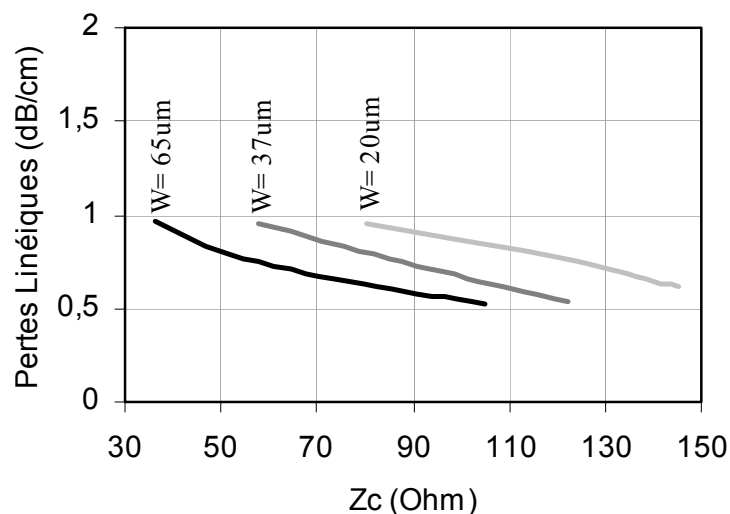


Figure III.31 : Dépendance des pertes linéiques d'insertion vis-à-vis de l'impédance caractéristique d'une ligne coplanaire surélevée

2. Calcul de la longueur physique de la ligne réduite en fonction de son impédance caractéristique. A partir des précédentes simulations, les permittivités relatives sont extraites afin d'établir la dépendance de la longueur physique de la ligne réduite en fonction de son Z_c . Cette dépendance est représentée sur la figure III.32 avec comme impédance de référence 35Ω et 50Ω .

D'après cette figure, nous pouvons observer que lorsque Z_c augmente, la longueur effective de la ligne réduite diminue comme attendu. Cette tendance est cohérente avec le graphique décrivant la longueur électrique en fonction de l'impédance Z_c de la figure III.25. Pour une largeur de ruban égale à $65\mu\text{m}$ et pour des impédances de ligne égales à 35Ω et 50Ω , nous retrouvons la longueur de $2265\mu\text{m}$ des lignes de transmission constituant le coupleur BranchLine non réduit.

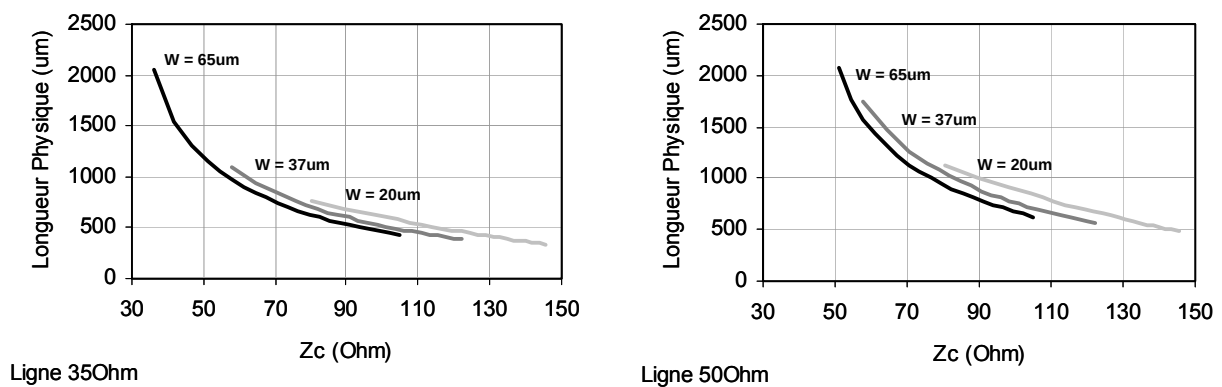


Figure III.32 : Dépendance de la longueur physique de la ligne réduite vis-à-vis de l'impédance caractéristique d'une ligne coplanaire surélevée

3. Calcul des pertes totales de la ligne réduite en tenant compte de sa longueur effective. Cette opération est réalisée tout simplement grâce au produit des pertes linéiques déduites à l'étape 1, avec la longueur physique de la ligne réduite calculée à l'étape 2.
4. Calcul des pertes introduites par les capacités associées à la ligne réduite pour réaliser l'équivalence avec la ligne de transmission quart d'onde initiale. Nous allons évidemment chercher à établir la dépendance des pertes de ces capacités avec l'impédance caractéristique de la ligne réduite Z_c . Des simulations de ces capacités ont été réalisées en concordance avec les Z_c , soit dans le cas d'une ligne initiale à 35Ω , la

plage de capacités simulées s'étend de 110fF à 221fF qui se traduit par une plage de Z_c s'étendant de 40Ω à 150Ω . Pour la ligne initiale à 50Ω , les plages de capacités et d'impédances correspondantes sont respectivement de 66fF à 150fF et de 55Ω à 150Ω . La figure III.33 décrit la dépendance des pertes des capacités en fonction de l'impédance caractéristique de la ligne réduite auxquelles elles seront associées. Notons que ces pertes augmentent rapidement pour se stabiliser autour d'une valeur de 0.05dB.

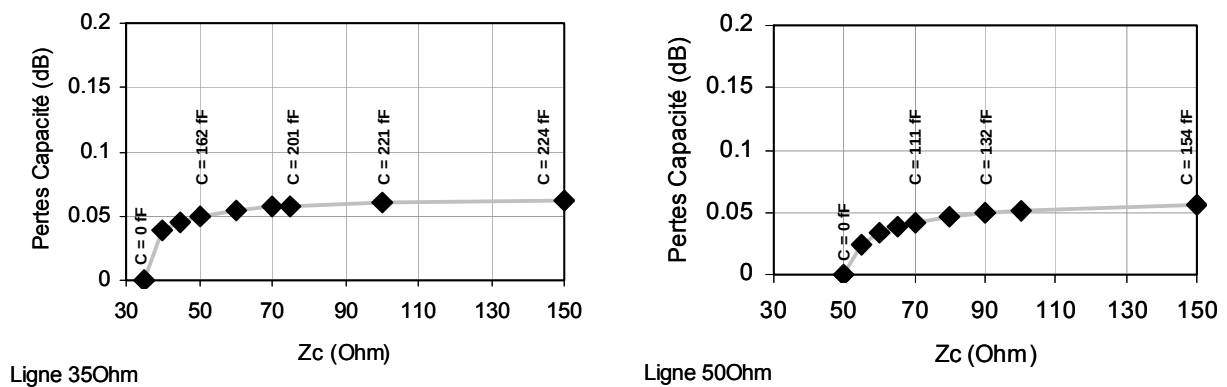


Figure III.33 : Dépendance des pertes d'une capacité nécessaire à la réduction vis-à-vis de l'impédance caractéristique d'une ligne coplanaire surélevée

- La dernière étape consiste alors à calculer les pertes totales du circuit équivalent qui tient compte des pertes de la ligne réduite et celles des deux capacités associées. Nous obtenons alors le graphique de la figure III.34 qui nous renseigne sur les pertes totales des deux lignes réduites réalisant les branches 35Ω et 50Ω du coupleur BranchLine.

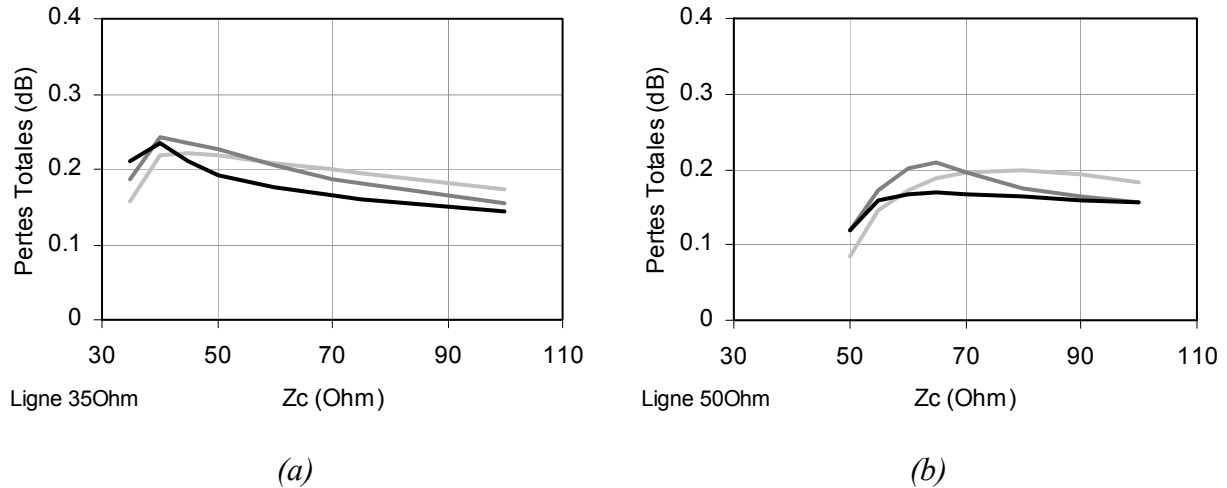


Figure III.34 : Perte Totale Ligne et Capacité vis-à-vis de l'impédance caractéristique (a, b) et vis-à-vis de la longueur électrique

Nous pouvons observer sur la figure III.34(a, b) que lorsque le taux de réduction est faible, par exemple pour des réductions : $35\Omega \rightarrow 40\Omega$ et $50\Omega \rightarrow 55\Omega$, les capacités nécessaires introduisent des pertes d'insertion de $2 \times 0.05\text{dB}$ sans qu'aucun gain de perte n'est pu être observé sur la ligne inductive trop peu réduite.

Afin de réduire ces pertes, il serait intéressant d'utiliser par exemple des capacités adoptant une géométrie différente de la forme carrée. Dans la zone de fortes impédances, nous pouvons également constater que lorsqu'une forte réduction est appliquée aux lignes de transmission du coupleur BranchLine, les pertes diminuent lentement pour arriver à une valeur finale de 0.15dB par ligne qui reste relativement faible mais sont légèrement supérieures de 0.05dB par ligne à celles obtenues sans réduction. Ces observations confirment les mesures du coupleur non réduit avec ceux qui adoptent la réduction, un écart de 0.14dB est observé en faveur pour le coupleur non réduit ce qui est proche de la valeur de 0.1dB ($2 \text{ lignes} \times 0.05\text{dB/ligne}$) déduite de notre étude théorique.

IV.4. Conception de coupleur BroadSide miniaturisé

L'optimisation en surface occupée a également été appliquée au coupleur BroadSide. Compte tenu de la topologie de la structure, des précautions de conception doivent être prises

en compte. En effet, les deux lignes n'étant pas indépendantes l'une de l'autre, puisque couplées, le facteur de réduction est alors commun aux deux.

Les graphiques de conception d'un coupleur -3dB réduits à 50% sont alors de la forme suivante :

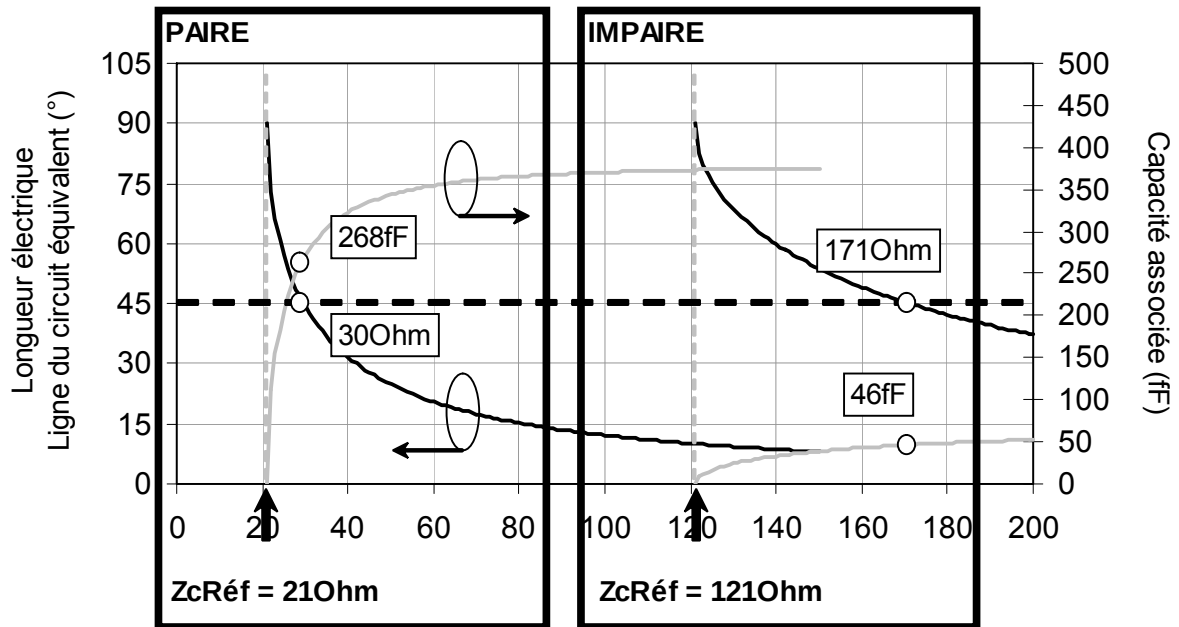


Figure III.35 : Graphique de Conception du coupleur BroadSide -3dB avec application d'une réduction de 50%

Le graphique est divisé en deux parties pour les deux modes pair et impair. L'impédance de référence vaut alors 21Ω pour le mode pair des coupleurs dont le couplage est -3dB. De façon analogue, l'impédance du mode impair vaut 121Ω . Les deux lignes couplées adoptent alors une réduction identique de 50% qui se résume par une longueur électrique de 45° matérialiser par la ligne en pointillée sur le graphique. Finalement les paramètres nécessaires à la conception des coupleurs sont calculés et sont reportés dans le tableau III.9.

	Impédances		Capacités	
	Paire	Impaire	Paire	Impaire
Coupleur BroadSide -3dB - 50%	171 Ω	30 Ω	46 fF	268 fF

Tableau III.9 : Résumé des impédances paire et impaire et capacités nécessaires pour la conception de coupleurs BroadSide -3dB optimisés en surface occupée

Nous avons donc conçu ces coupleurs BroadSide dont les principales dimensions sont résumées dans le tableau III.10. Remarquons que les fortes valeurs d'impédances impaires ont conduit à réaliser des lignes couplées de faible largeur de conducteur centrale. De plus, afin de réaliser des impédances paires élevées, de fortes valeurs du rapport W_m/W ont du être choisies.

	Zc (Ohm)		Dimensions Transversales (um)		Longueur (um)	CapaCoté (um)
	Paire	Impaire	W	W _m		
Coupleur BroadSide -3dB - 50%	171	30	40	160	1130	245

Tableau III.10 : Résumé des dimensions du BroadSide -3dB miniaturisé

Ce coupleur Broadside miniaturisé a été simulé avec HFSS et les résultats sont reportés sur la figure III.36.

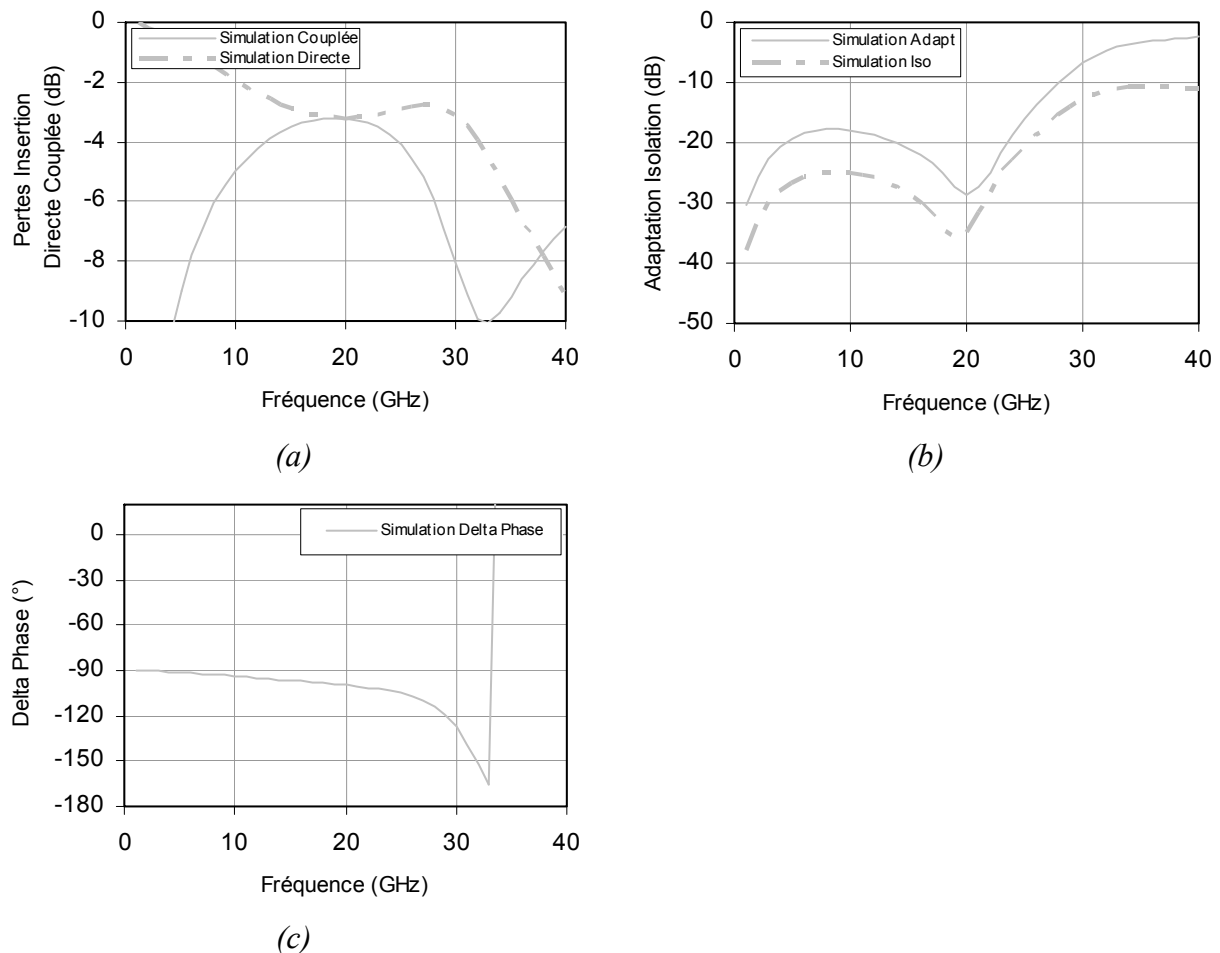


Figure III.36 : (a) Couplage, (b) Adaptation et Isolation et (c) Erreur phase des coupleurs -3dB avec application d'une réduction de 50%

D'après les courbes de simulation ci-dessus, nous pouvons tirer les conclusions suivantes :

- le niveau de couplage du coupleur est conforme avec celui espéré lors de la conception et qui est -3dB (simulée = -2.97dB). Ceci valide notre méthodologie de conception.
- fréquence centrale de fonctionnement tant des couplages qu'au niveau des adaptation et isolation à 20GHz. Cela a pour effet d'amener l'adaptation et l'isolation au dessous de -20dB, néanmoins la bande passante est diminuée, comme déjà observée pour le coupleur BranchLine.
- Enfin, la phase entre les deux voies de sorties est légèrement décalée, 99.7° respectivement du à la non-symétrie de la structure comme déjà évoquée. Une compensation sur cet écart de phase peut être réalisée par le croisement des deux niveaux de métaux constituant les deux conducteurs couplés au centre de la structure.

Dans la partie suivante, nous allons décrire la conception d'un coupleur de Marchand qui générera les deux signaux en opposition de phase de l'étage OL des mélangeurs. Une brève introduction à ce type de coupleur sera donnée décrivant les différents éléments nécessaires à sa réalisation. Ce coupleur est basé sur les conceptions de coupleurs Broadside réduits qui ont fait l'objet des précédentes études. Enfin, les simulations des performances de ce type de coupleurs seront présentées.

IV.5. Conception de coupleur Marchand miniaturisé

Le coupleur de Marchand est un coupleur qui permet de générer deux signaux de sortie de même amplitude et en opposition de phase. La figure III.37 illustre le schéma de base de ce type de coupleur qui montre l'agencement de deux coupleurs réalisant cette fonction. Nous allons prendre avantage de l'optimisation des coupleurs Broadside précédemment conçues afin de réaliser ce type de coupleur. La conception d'un coupleur de Marchand $-3\text{dB}/180^\circ$ nécessite l'utilisation de deux coupleurs $-4.8\text{dB}/90^\circ$ et qui dans notre cas sera fait à l'aide des deux coupleurs Broadside.

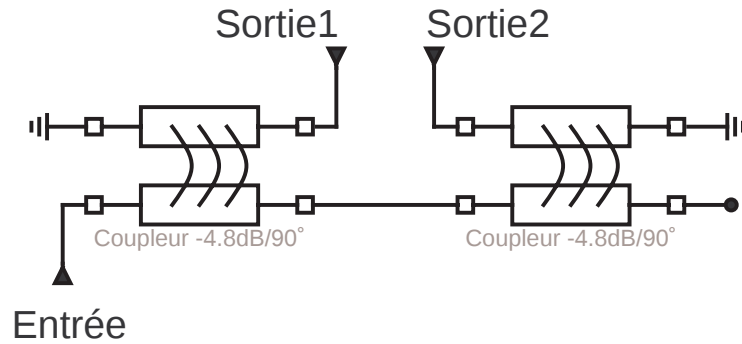


Figure III.37 : Schéma de base d'un coupleur de Marchand

a. Méthode de conception de coupleur BroadSide par rapport au niveau de couplage

Dans le paragraphe 3.3, nous avons vu la démarche de conception du coupleur Broadside dont le choix de W est basé sur l'obtention de pertes d'insertion minimales. Une autre démarche consiste à faire varier la largeur du conducteur central W afin de fixer dans un premier temps la valeur de l'impédance du mode impair ($Z_{cimpair}$). Ensuite, la valeur de la distance inter-masse W_m est ajustée pour fixer l'impédance du mode pair (Z_{cpair}). Suivant cette démarche, les valeurs théoriques de Z_{cpair} et $Z_{cimpair}$ sont satisfaites conduisant alors à la réalisation d'un coupleur à niveau de couplage fixé par le concepteur.

La figure III.38 représente les simulations HFSS et Multilayers ADS des impédances paire et impaire de chaque mode pour différentes valeurs de W et en fonction de W_m . Les plages de valeur de W et W_m sont établies par rapport aux dimensions de la précédente conception et sont les suivantes :

$$W = [55\mu\text{m}, 65\mu\text{m}, 75\mu\text{m}], \text{ et } W_m = \text{de } 115\mu\text{m à } 175\mu\text{m}$$

Nous constatons sur le graphique que $Z_{cimpair}$ est fixée par W et ne varie pas avec W_m . De plus, pour un W fixée, Z_{cpair} augmente quand W_m augmente.

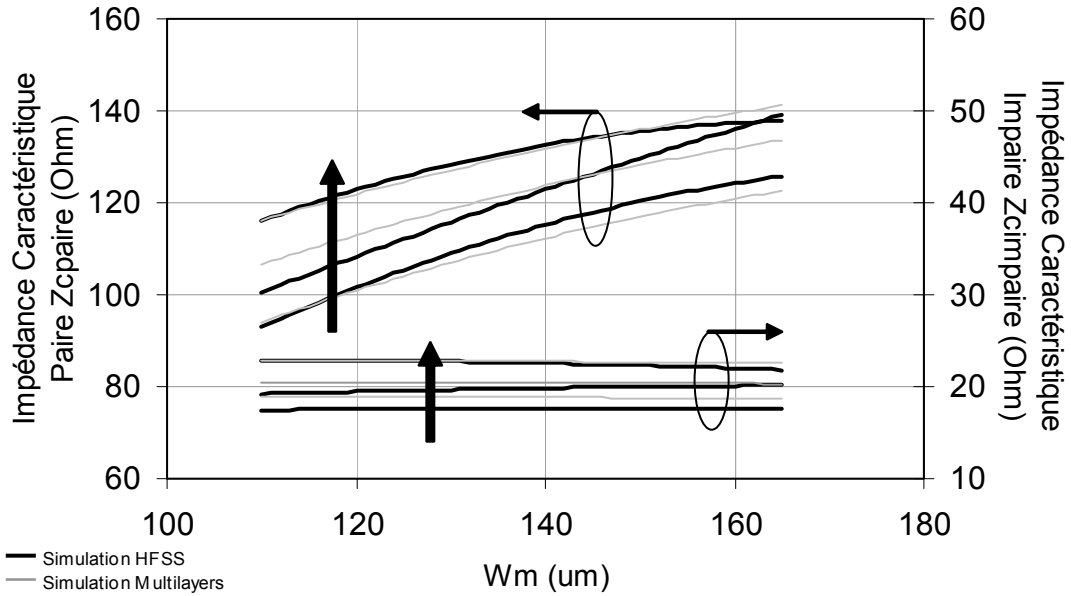


Figure III.38 : Variation de $Z_{c_{paire}}$ et $Z_{c_{impaire}}$ en fonction de la distance inter-masse W_m pour différentes largeurs de ruban

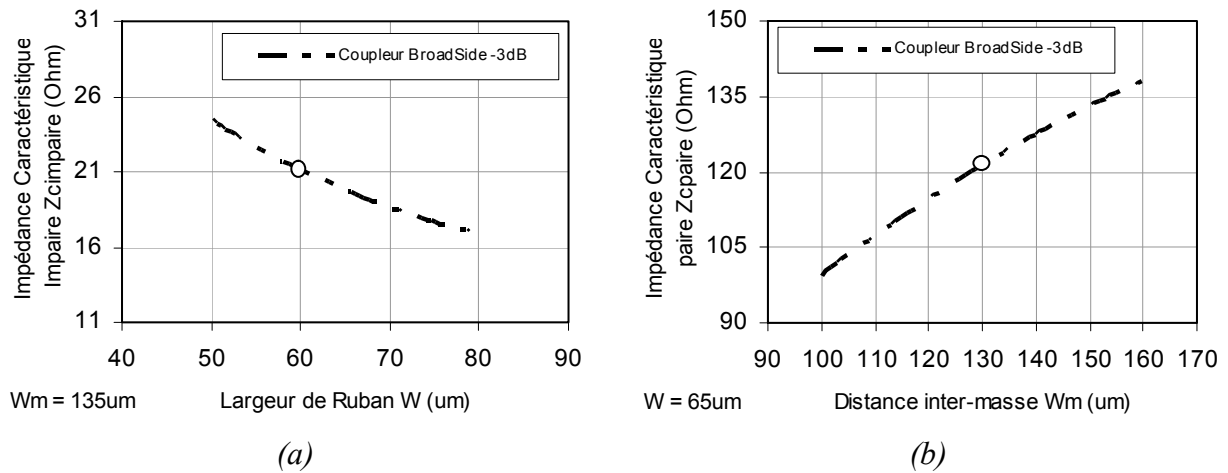


Figure III.39 : (a) L'impédance Impaire en fonction de la largeur de ruban W avec et (b) l'impédance Paire en fonction de la distance inter-masse W_m

Comme il est indiqué sur la figure III.39 qui représente la variation des impédances paire et impaire en fonction de W et W_m , la conception de coupleurs $-3\text{dB}/90^\circ$ nécessite alors une largeur de ruban de $60\mu\text{m}$ et la distance inter-masse vaut $130\mu\text{m}$.

b. Conception d'un coupleur Broadside -4.8dB/90°

Cette démarche a aussi été appliquée à la conception d'un coupleur -4.8dB/90° indispensable à la réalisation d'un coupleur plus complexe -3dB/180°. Dans [B3.17], il est démontré que pour la réalisation d'un coupleur dont le couplage est égale à -4.8dB, il est nécessaire d'avoir les deux impédances paire et impaire suivantes :

$$Z_{\text{paire}} = 96\Omega,$$

$$Z_{\text{impaire}} = 26\Omega,$$

$$\theta = \frac{\pi}{2} \text{ (ligne quart d'onde } \frac{\lambda}{4}). \quad (\text{III.8})$$

$$C = 10^{\frac{c}{20}}$$

c : facteur de couplage (-4.8 dB)

De la même manière que pour le coupleur -3dB/90° dont la conception est basée sur le couplage, le graphique illustrant la variation des impédances paire et impaire en fonction de W et Wm est décrite sur la figure III.40 et la figure III.41 montre les valeurs pour ces dernières.

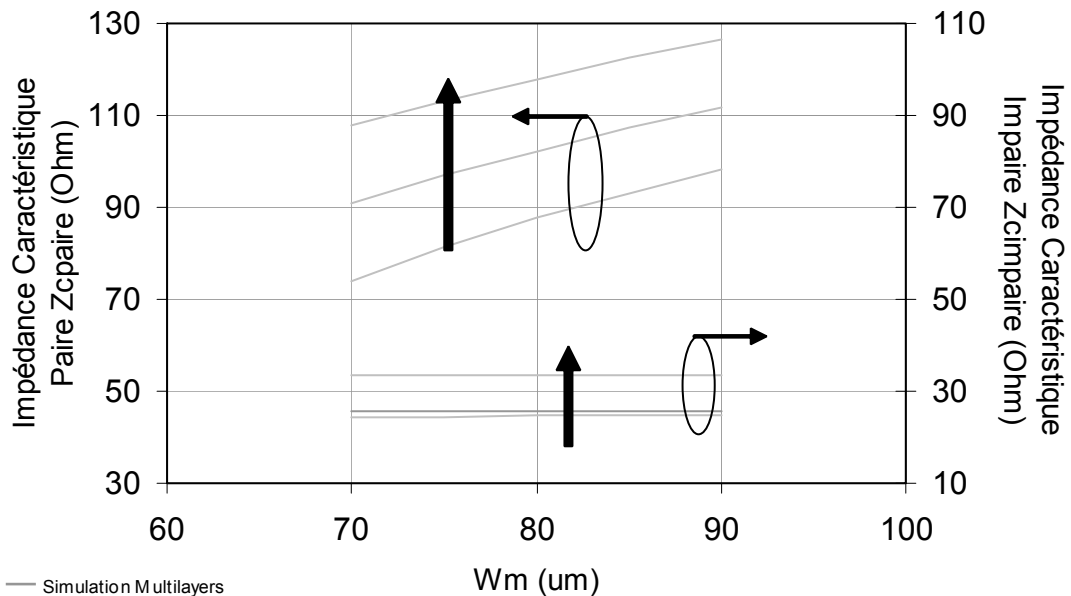


Figure III.40 : Variation de $Z_{c_{\text{paire}}}$ et $Z_{c_{\text{impaire}}}$ en fonction de la distance inter-masse W_m pour différentes largeurs de ruban

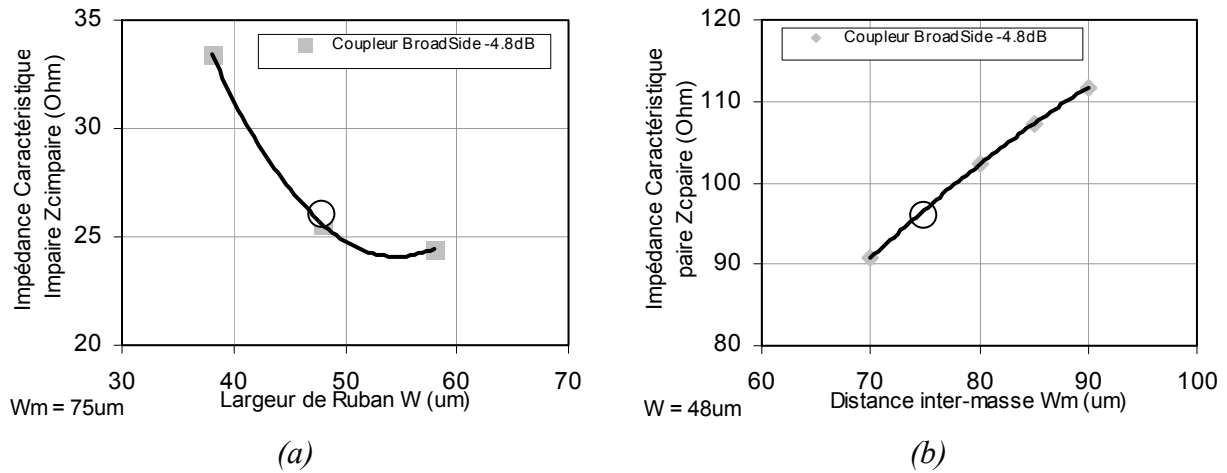


Figure III.41 : (a) L'impédance Impaire en fonction de la largeur de ruban W avec et (b) l'impédance Paire en fonction de la distance inter-masse W_m

Les dimensions de ce coupleur sont résumées dans le tableau III.11.

Type de Coupleur	W (um)	W_m (um)	$Z_{c\text{pair}}$ (Ω)	$Z_{c\text{impair}}$ (Ω)	Couplage (dB)	$Z_{c\text{totale}}$ (Ω)
BroadSide -4.8dB	48	75	94.3	24.5	-4.61	48.1

Tableau III.11 : Résumé des performances principales par simulation HFSS

Durant le processus de conception, une ligne au centre de la structure Marchand, reliant les deux coupleurs a été optimisée afin de permettre un fonctionnement optimal de ce coupleur. La longueur de cette ligne a été choisie de sorte que le déphasage entre les deux signaux de sortie soit égale à 180° .

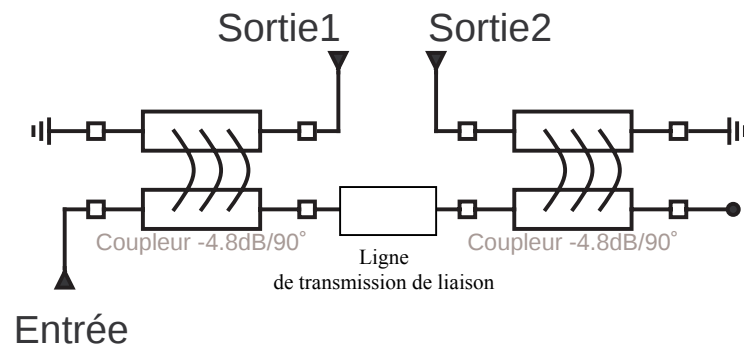


Figure III.42 : Schéma de base d'un coupleur de Marchand

Il est intéressant de signaler que dans le cas du circuit simplifié de la figure III.37, les deux voies de sortie ne sont pas parfaitement équilibrées. L'adaptation de ces ports peut être effectuée à l'aide d'une résistance de valeur double de l'impédance de référence Z_0 reliée entre ces deux accès. Dans le cadre de nos travaux, cette résistance sera intégrée sur la partie active du microsystème au niveau des entrées des mélangeurs.

c. Conception d'un coupleur de Marchand miniaturisé

Nous avons de plus appliqué le principe de la réduction de taille (à 50%) sur ce coupleur. Le graphique de conception correspondant est décrit sur la figure III.43 et les propriétés de ce coupleur sont données dans le tableau III.12. Enfin, les dimensions sont résumées dans le tableau III.13 et les simulations des performances RF de ce coupleur sont illustrées sur la figure III.44. Le couplage vaut alors -4.76dB avec un écart de phase de -95.3° à 20GHz. L'isolation et l'adaptation restent inférieures à -15dB sur la bande de fréquence de 0 à 29GHz.

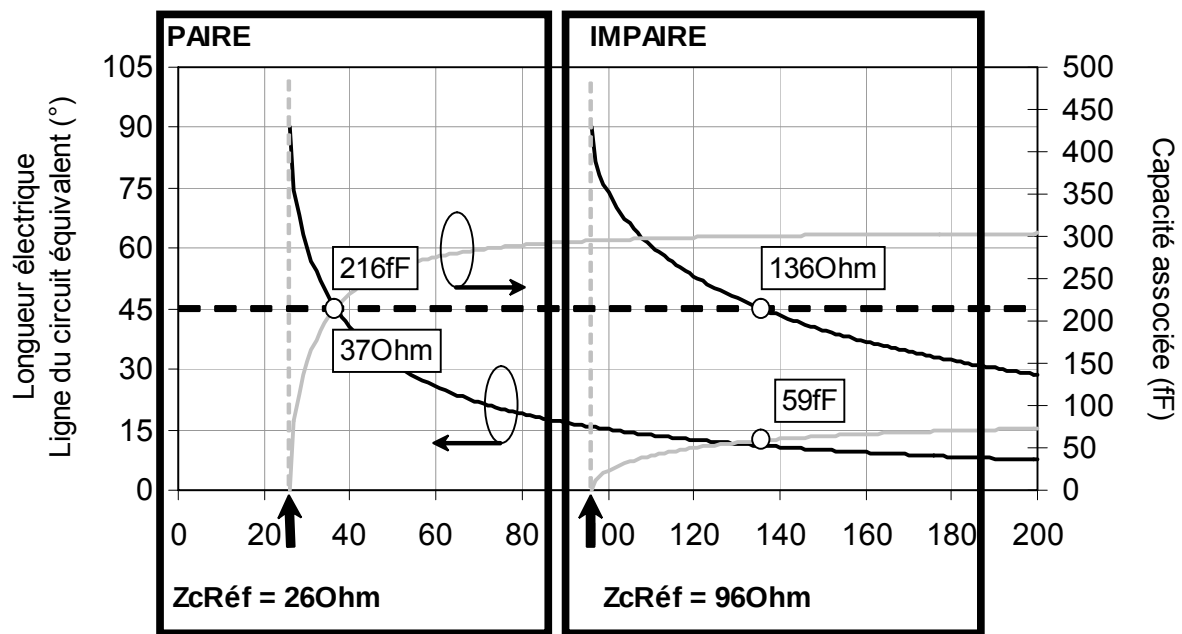


Figure III.43 : Graphique de Conception du coupleur BroadSide -4.8dB avec application d'une réduction de 50%

	Impédances		Capacités	
	Paire	Impaire	Paire	Impaire
Coupleur BroadSide -4.8dB - 50%	136 Ω	37 Ω	59 fF	216 fF

Tableau III.12 : Résumé des impédances paire et impaire et capacités nécessaires pour la conception de coupleurs BroadSide -4.8dB optimisés en surface occupée

	Zc (Ohm)		Dimensions Transversales (um)		Longueur (um)	CapaCoté (um)
	Paire	Impaire	W	Wm		
Coupleur BroadSide -4.8dB - 50%	136	37	34	90	1130	210

Tableau III.13 : Résumé des dimensions des différents coupleurs BroadSide -4.8dB optimisés en surface occupée

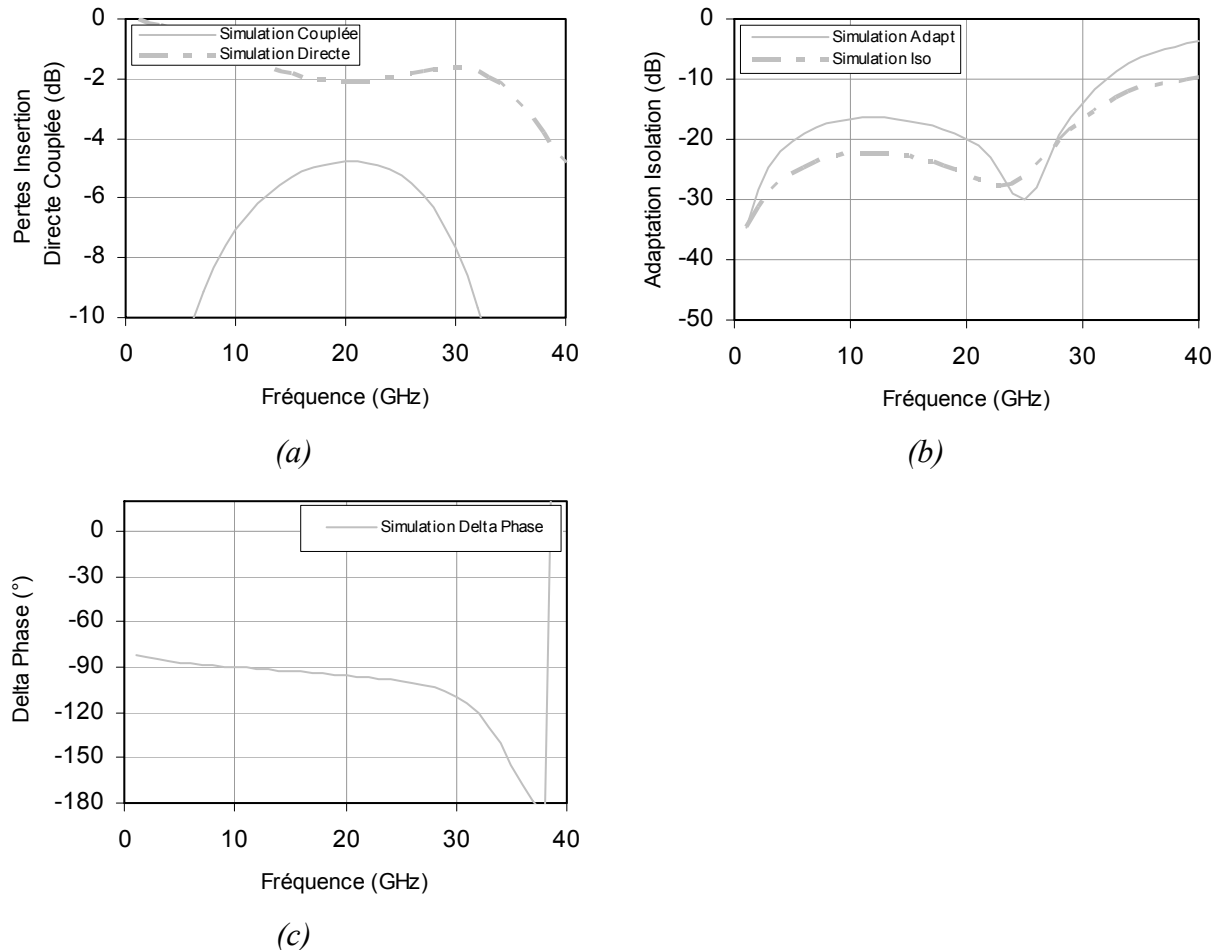


Figure III.44 : (a) Couplage, (b) Adaptation et Isolation et (c) Ecart de phase des coupleurs -4.8dB avec application d'une réduction de 50%

La figure III.45 montre les simulations de performances de ce coupleur de Marchand utilisant les deux coupleurs Broadside $-4.8\text{dB}/90^\circ$ avec application d'une réduction à 50%.

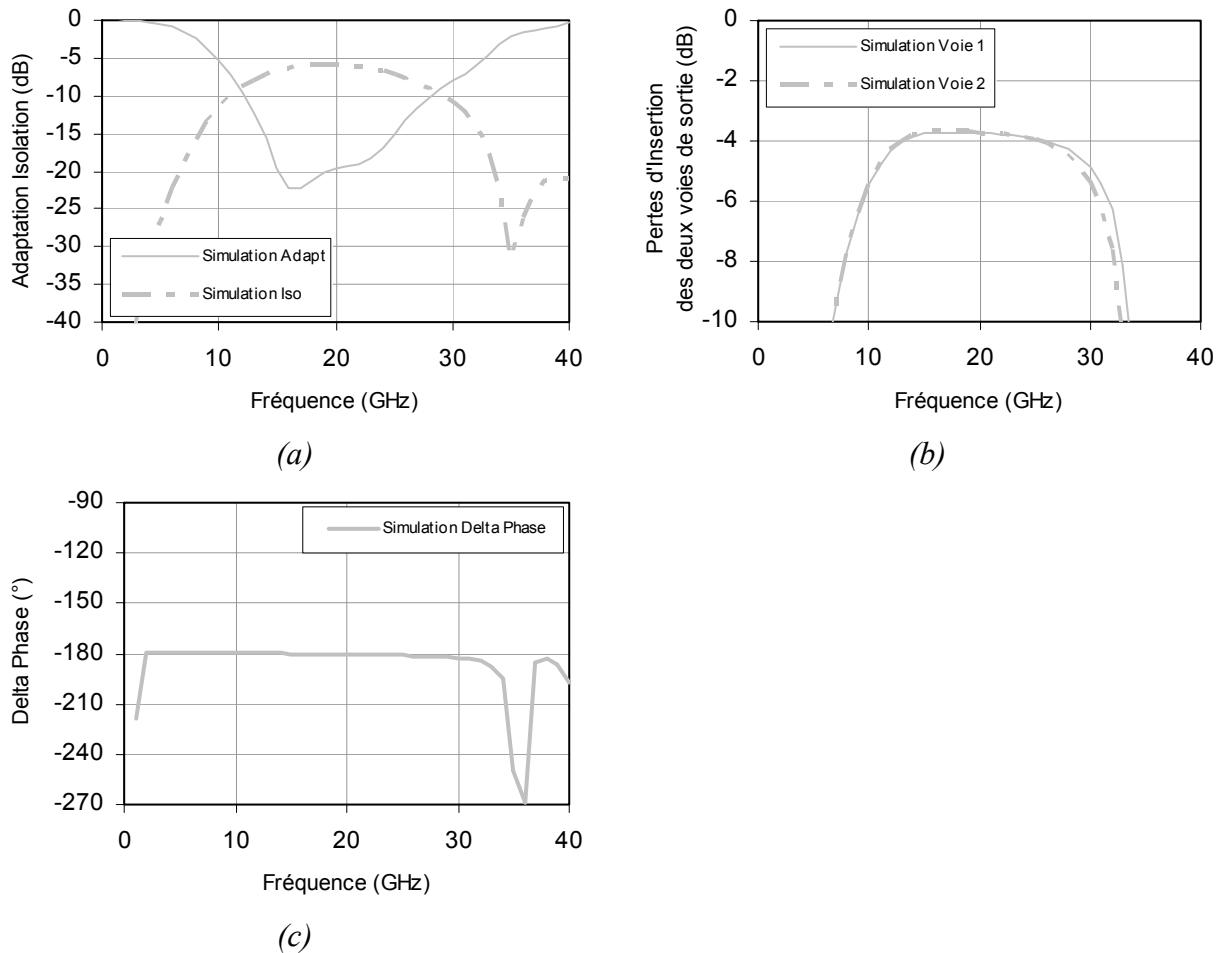


Figure III.45 : Courbes des performances du coupleur de Marchande (a) Pertes d'Insertion des deux Voies de Sortie (b) Adaptation et Isolation (c) Ecart de Phase en fonction de la Fréquence

Les performances de ce coupleur de marchand apparaissent satisfaisantes pour la conception globale du microsystème :

- une bonne adaptation à -19.6dB sur la voie d'entrée avec malgré tout une isolation entre les deux sorties de -5.8dB . Dans sa structure originale, le coupleur de Marchand n'est pas adapté sur ses deux sorties, de plus ces dernières ne sont pas isolées de façon optimale. Pour remédier à ce problème, une circuiterie constituée d'une ligne $\lambda/2$ en série avec une résistance double de l'impédance de référence peut être connectée entre les deux branches de sortie [B3.17]. Dans le cadre de nos

travaux, ce coupleur est utilisé en diviseur de puissance l'isolation n'a alors qu'une importance moindre.

- les deux amplitudes de chaque voie de sortie sont identiques. Cependant, le niveau de couplage à la fréquence de fonctionnement (20GHz) est égale à -3.7dB et qui traduit une perte d'insertion de 0.7dB. Le nombre de lignes de transmission de cette structure est la conséquence de cette augmentation des pertes d'insertion.
- une différence de phase parfaitement égale à 180° comme nous l'avons ajusté durant le processus de conception.

V. CONCLUSION

Afin de clôturer ce chapitre, nous proposons de faire la comparaison des coupleurs BranchLine et Broadside conçus et fabriqués avec l'état de l'art des coupleurs. Cette comparaison est basée sur le taux de réjection de la fréquence image que serait susceptible être obtenu considérant la partie active parfaite. L'expression de ce critère de comparaison est décrite dans le premier chapitre tenant compte de l'équilibrage en amplitude et phase du mélangeur à réjection fréquence image

Les coupleurs de l'état de l'art ont été sélectionnés d'après leur fréquence de fonctionnement ainsi que par le type de coupleur qui réalise la fonction coupleur $-3\text{dB}/90^\circ$. La figure III.46 montre les performances en réjection des différents coupleurs. Le coupleur optimal se situerait dans de coin bas-gauche de ce graphique où les erreurs d'amplitude et de phase seraient nulles, conduisant ainsi à une réjection infinie.

Nous pouvons constater que les coupleurs conçus démontrent de bonnes performances en réjection et que pour les coupleurs adoptant une réduction se situe dans les meilleurs coupleurs de l'état de l'art. Nous pouvons remarquer que parmi les coupleurs conçus, le coupleur 45° donne la meilleur réjection égale à 37dB . Le coupleur Broadside souffre quant à lui d'une mauvaise performance d'équilibrage du à l'imperfection de la symétrie de la structure. Néanmoins, ce coupleur présente de très faibles pertes d'insertion, en dessus de l'état de l'art et une conception plus approfondie pourrait améliorer ses performances d'équilibrage et en faire un excellent candidat pour notre micro-système.

Taux de Réjection Fréquence Image (en dB)

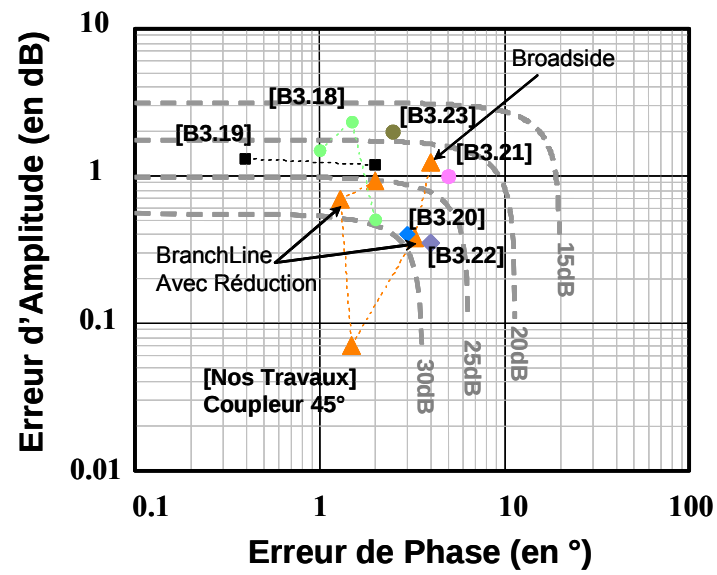


Figure III.46 : Comparaison en taux de réjection de la fréquence image des coupleurs conçus avec l'état de l'art

BIBLIOGRAPHIE

- [B3.1] Hirota, T.; Minakawa, A.; Muraguchi, M., "Reduced-size branch-line and rat-race hybrids for uniplanar MMIC's", *Microwave Theory and Techniques, IEEE Transactions on* Volume 38, Issue 3, March 1990 Page(s):270 – 275.
- [B3.2] Hasegawa, T.; Banba, S.; Ogawa, H., "A branchline hybrid, using valley microstrip lines", *Microwave and Guided Wave Letters, IEEE*, Volume 2, Issue 2, Feb. 1992 Page(s):76 – 78.
- [B3.3] Yi-Chyun Chiang, Chong-Yi Chen, "Design of a wide-band lumped-element 3-dB quadrature coupler", *Microwave Theory and Techniques, IEEE Transactions on* Mar 2001 Volume: 49, Issue: 3 On page(s): 476-479.
- [B3.4] K.GRENIER, "Conception, réalisation et caractérisation de structures micro-usinées sur silicium : applications aux micro-systèmes millimétriques" Rapport de doctorat, *Université Paul Sabatier, Toulouse*, 24 Novembre 2000, 198p.
- [B3.5] J.P.BUSQUERE, "Développement et intégration de MEMS RF dans les architectures d'amplificateur faible bruit reconfigurables", Rapport de doctorat, *Institut National des Sciences Appliquées, Toulouse*, 19 Décembre 2005, 174p.
- [B3.6] B.DUCAROUGE, "Conception et caractérisation de micro-commutateurs électromécaniques hyperfréquences de puissance : application à un circuit de commutation d'émission/réception large bande" Rapport de doctorat, *Université Paul Sabatier, Toulouse*, 13 Décembre 2005, 165p.
- [B3.7] Quendo, C.; Rius, E.; Person, C.; Ney, M., "Integration of optimized low-pass filters in a bandpass filter for out-of-band improvement", *Microwave Theory and Techniques, IEEE Transactions on* Volume 49, Issue 12, Dec. 2001 Page(s):2376 – 2383.
- [B3.8] C. Buoli, "3 dB, 90°, DC Block Directional Coupler", *European Microwave Conference, 1988. 18th Oct. 1988* Page(s):779 – 784.
- [B3.9] "Multiport & Balanced Device Measurement" Application Note Series Concepts in Balanced Device Measurements Application Note 1373-2 Agilent.
- [B3.10] Minh-Nhut Do; David Dubuc; Katia Grenier; Laurent Bary; Laurent Mazenq; Robert Plana, "3D-BCB Based Branchline Coupler for K-band Integrated Microsystem", *Microwave Conference, 2006. 36th European* Sept. 2006 Page(s):498 – 501.
- [B3.11] Carchon, G.; De Raedt, W.; Nauwelaers, B., "Integration of CPW quadrature couplers in multilayer thin-film MCM-D", *Microwave Theory and Techniques, IEEE Transactions on* Volume 49, Issue 10, Part 1, Oct. 2001 Page(s):1770 – 1776.
- [B3.12] Hettak, K.; Morin, G.A.; Stubbs, M.G., "The integration of thin-film microstrip and coplanar technologies for reduced-size MMICs", *Microwave Theory and Techniques, IEEE Transactions on* Volume 53, Issue 1, Jan. 2005 Page(s):283 – 291.

- [B3.13] M.N.DO , D.DUBUC , K.GRENIER , L.BARY , L.MAZENQ , R.PLANA, "High compactness / high isolation 3D-broadside couplers design methodology ", *2006 Asia-Pacific Microwave Conference (APMC'2006)*, Yokohama (Japan), 12-15 Décembre 2006, 4p.
- [B3.14] Sheng-Fuh Chang; Jia-Liang Chen; Wen-Lin Chen; Hann-Ping Hwang, "A new MMIC broadside coupler using an array of air-bridges for directivity enhancement", *Microwave and Wireless Components Letters, IEEE* Volume 14, Issue 6, June 2004 Page(s):304 – 306.
- [B3.15] Teti, R.J.; Hayes, R.E., "Novel HDI microwave chip on flex (MCOF) broadside coupler designs", *Microwave Symposium Digest., 2000 IEEE MTT-S International* Volume 3, 11-16 June 2000 Page(s):1303 - 1306 vol.3.
- [B3.16] Hong-Yeh Chang; Pei-Si Wu; Tian-Wei Huang; Huei Wang; Chung-Long Chang; Chern, J.G.J., "Design and analysis of CMOS broad-band compact high-linearity modulators for gigabit microwave/millimeter-wave applications", *Microwave Theory and Techniques, IEEE Transactions on* Volume 54, Issue 1, Jan. 2006 Page(s):20 – 30.
- [B3.17] Kian Sen Ang; Robertson, I.D., "Analysis and design of impedance-transforming planar Marchand baluns", *Microwave Theory and Techniques, IEEE Transactions on* Volume 49, Issue 2, Feb. 2001 Page(s):402 – 406.
- [B3.18] Hettak, K.; Morin, G.A.; Stubbs, M.G., "Compact MMIC CPW and asymmetric CPS branch-line couplers and Wilkinson dividers using shunt and series stub loading", *Microwave Theory and Techniques, IEEE Transactions on* Volume 53, Issue 5, May 2005 Page(s):1624 – 1635.
- [B3.19] Hettak, K.; Morin, G.A.; Stubbs, M.G., "A novel compact multi-layer MMIC CPW branchline coupler using thin-film microstrip stub loading at 44 GHz", *Microwave Symposium Digest, 2004 IEEE MTT-S International* Volume 1, 6-11 June 2004 Page(s):327 - 330 Vol.1.
- [B3.20] Okazaki, H.; Hirota, T., "Multilayer MMIC broad-side coupler with a symmetric structure", *Microwave and Guided Wave Letters, IEEE* Volume 7, Issue 6, June 1997 Page(s):145 - 146
- [B3.21] Hamed, K.W.; Freundorfer, A.P.; Antar, Y.M.M., "A new broadband monolithic passive differential coupler for K/ka-band applications", *Microwave Theory and Techniques, IEEE Transactions on* Volume 54, Issue 6, Part 1, June 2006 Page(s):2527 – 2533.
- [B3.22] Chirala, M. K.; Nguyen, C., "Multilayer Design Techniques for Extremely Miniaturized CMOS Microwave and Millimeter-Wave Distributed Passive Circuits", *Microwave Theory and Techniques, IEEE Transactions on* Volume 54, Issue 12, Part 1, Dec. 2006 Page(s):4218 – 4224.

- [B3.23] Lye Heng Chua; Aik Chin Ng; Geok Ing Ng; Hong Wang; Jun Zhou; Nakamura, H., "Design and analysis of coplanar Lange coupler for millimetre-wave applications up to 90 GHz", *Microwave Conference, 2000 Asia-Pacific* 3-6 Dec. 2000 Page(s):392 – 395.

**SYNTHESE DE NOS TRAVAUX DE RECHERCHE
ESTIMATION DES PERFORMANCES DE L'INTEGRATION
DE L'ARCHITECTURE D'HARTLEY**

Dans cette partie, nous allons nous intéresser aux apports bénéfiques de l'architecture de Hartley dont les éléments constitutifs ont fait l'objet des travaux de conception présentés dans ce manuscrit. Une comparaison des performances RF de notre microsystème avec une architecture superhétérodyne '*classique*' est réalisée en termes de taux de réjection de la fréquence image, de gain, de facteur de bruit, de linéarité et d'intégrabilité.

I. ARCHITECTURE SUPERHETERODYNE 'CLASSIQUE'

Une étude sur le filtre de RF amont de ce type d'architecture a tout d'abord été menée tant cet élément conditionne les performances RF globales. Des filtres sélectifs, intégrés dans la technologie proposée au chapitre 2, ont présenté des facteurs de qualité Q_0 à vide de l'ordre de 25 à 20 GHz [B1.12]. Dans ces conditions et pour des ordres de filtre voisins de $n=6$ (ni trop grand afin de conserver une bonne intégrabilité et ni trop faible pour obtenir de forte réjection hors bande passante), les pertes d'insertion, qui peuvent s'estimer par :

$$S_{21} (dB) = \frac{4.343 \times n}{Q_0 \times \left(\frac{4f_{-3dB}}{f_0} \right)},$$

atteignent 8dB à 20GHz pour une bande passante relative de 10%, tandis que l'atténuation que l'on peut alors attendre à 18GHz (fréquence image dans notre cas) atteint 18 dB au mieux, ce qui donne une réjection de fréquence image ($IRR=A_{ima}$ cf. figure I.4 de la partie introductive) égale à 10dB seulement, ce qui est insuffisant.

On voit ainsi la nécessité d'une intégration hétérogène de ce filtre avec d'autres technologies, faibles pertes, pour lesquelles les facteurs de qualité Q_0 non chargé des filtres peuvent atteindre 100 voir plus. Dans le cas de solutions compactes (filtres planaires sur alumine ou sur membrane diélectrique par exemple), le niveau de pertes se réduit alors à 3dB à 20GHz et l'atténuation à 18 GHz peut alors atteindre 31dB ce qui se traduit par un $IRR = 28dB$, ce qui devient acceptable pour garantir de correctes performances aux systèmes de communication. Malheureusement l'intégration monolithique n'est alors plus assurée.

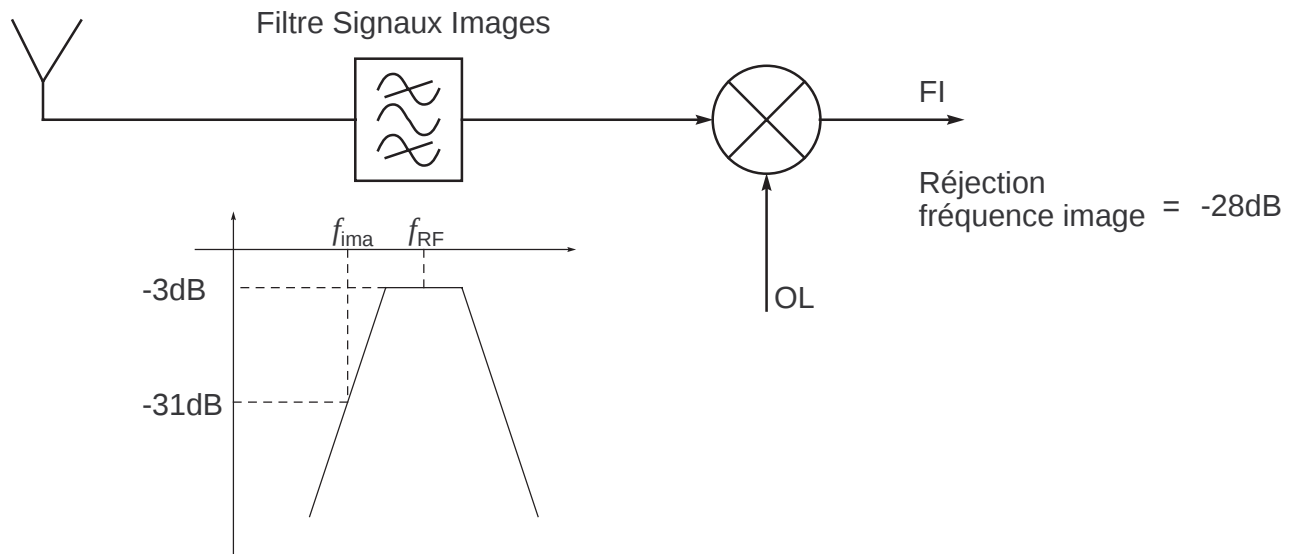


Figure PC.1 : Architecture superhétérodyne classique

II. ARCHITECTURE D'HARTLEY

Des simulations systèmes de l'architecture d'Hartley utilisant les conceptions réalisées durant nos travaux de recherche ont été menées afin de déterminer le taux de réjection de notre microsystème. Deux mélangeurs à topologie Micromixer et le coupleur Branchline avec une réduction de taille d'un facteur 2 ont été utilisés pour réaliser le mélangeur à réjection de la fréquence image de type Hartley. Pour cette étude, le coupleur 3dB/90° de la voie FI et les combineur/diviseur de puissance OL et FI ont été considérés parfaits. Les performances simulées de la réjection de la fréquence image de cette architecture sont égales à $IRR = 27\text{dB}$ ce qui est inférieure au taux de réjection présenté dans le chapitre 2. Ceci est expliqué par les déséquilibres des voies différentielles OL et FI des mélangeurs SiGe considérés dans cette étude et non pris en compte au chapitre 2.

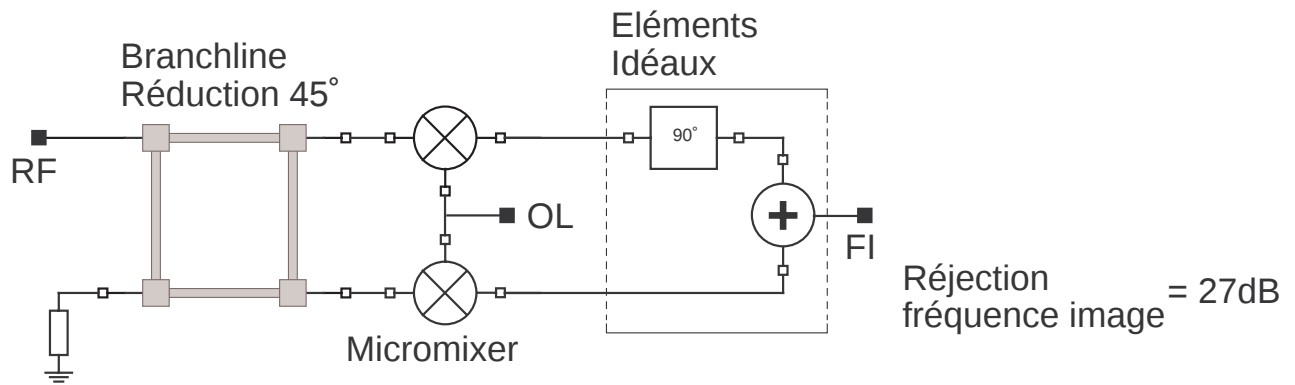


Figure PC.2 : Architecture Hartley et taux de réjection de la fréquence image associé

III. COMPARAISON DES DEUX ARCHITECTURES

Afin de comparer les deux architectures présentées dans les précédents paragraphes et de dégager les bénéfices de chacune d'entre elles, nous avons résumé les principaux critères de performance dans le tableau PC.1. Pour l'architecture « superhétérodyne classique », les deux intégrations monolithique et hétérogène seront considérées.

Architecture	IRR (dB)	Gain de conversion (dB)	NF (dB)	OIP3 (dBm)
Cellule de mélange unitaire	-	7,7	22	12
Arch. Hartley	27	7,7	25	15
Arch. Superhétérodyne intégration monolithique	10	-0.3	30	12
Arch. Superhétérodyne intégration hétérogène	28	4.7	25	12

Tableau PC.1 : Comparaison de la cellule unitaire de mélange et des architectures Hartley et Superhétérodyne classique en termes de Gain, NF et Linéarité

Les performances RF de l'architecture d'Hartley restent voisines de celles présentées par la cellule de mélange unitaire. En effet, la double topologie équilibrée se traduit par un gain équivalent à la cellule unitaire, un facteur de bruit dégradé de 3dB car les deux cellules génèrent des bruits non corrélés donc additifs et un point d'interception d'ordre 3 en sortie amélioré de 3dB grâce à la division par deux des contraintes en puissance sur chaque cellule.

En outre (et surtout), cette architecture ne présente pas de verrou majeur pour une intégration monolithique sur silicium, ce qui, au delà des performances RF acceptables, représente un fort attrait pour la réalisation de micro-systèmes de communication compacts et performants.

Concernant l'architecture super-hétérodyne '*classique*' intégrée monolithiquement, les performances RF sont fortement dégradées de 8dB en gain et facteur de bruit par rapport aux performances du mélangeur unitaire. Ces dégradations sont directement imputables aux pertes d'insertion du filtre amont anti-image intégré sur silicium, ce qui prouve l'importance de cet élément. Un autre point négatif de cette architecture intégrée sur silicium correspond à sa très faible réjection de fréquence image, bien en dessous des niveaux requis pour des systèmes de communication de qualité. Il faut toutefois noter que ces dégradations de gain et facteur de bruit sont très variables et dépendent des fréquences de fonctionnement et de la technologie d'intégration, notamment pour le filtre RF.

Cette étude système démontre ainsi l'attrait de l'architecture de Hartley pour des systèmes de communication intégrés monolithiquement. Notons que l'architecture superhétérodyne retrouve un fort niveau de performance (cf. tableau PC.1), identiques à celui de l'architecture d'Hartley, mais au prix d'une intégration hétérogène du filtre RF sur des technologies faibles pertes (alumine par exemple)- ce qui se traduit malheureusement par une détérioration de la compacité globale du système.

Ainsi, au delà des performances RF qui sont largement variables selon les fréquences d'utilisation et les technologies retenues et qui méritent des analyses plus approfondies considérant d'autres critères de performances (consommation, industrialisation, ...), l'architecture d'Hartley présente surtout l'avantage d'une intégration monolithique possible, motivation de nos travaux de recherche dont nous allons présenter les conclusions et perspectives au paragraphe suivant.

CONCLUSION GENERALE

CONCLUSION GENERALE

Les travaux présentés dans ce manuscrit s'inscrivent dans le développement incessant des systèmes de télécommunications sans fil pour lesquels les demandes en termes de performances et de fréquences de fonctionnement sont de plus en plus élevées, tout autant que le nombre d'applications et le niveau d'intégration, sans augmenter les coûts de fabrication.

Ces contraintes conduisent alors à l'utilisation :

- de topologies de circuit et d'architectures système originales et innovantes afin de réaliser la fonction avec performance mais aussi de contribuer à la miniaturisation du système,
- de nouvelles technologies donnant la possibilité d'une forte intégration des différentes fonctions tout en permettant des performances optimales.

Nos travaux de recherche se sont ainsi axés sur l'étude et la conception d'architecture tirant au mieux partie des technologies d'intégration disponibles au LAAS-CNRS en vue de la conception de systèmes de télécommunication alliant miniaturisation et performances RF optimales.

Pour cela, nous avons tout d'abord décrit le choix d'une architecture d'Hartley réalisant la fonction de transposition de fréquence avec réjection de la fréquence image. Nous avons ainsi axé nos travaux sur la conception de deux circuits actif et passif constituant cette architecture en respectant simultanément hautes performances RF et haut niveau d'intégration.

Le premier chapitre de ce manuscrit a ainsi présenté le processus de conception d'un mélangeur à topologie originale 'Micromixer' qui n'avait jusque là, jamais été intégré aux fréquences micro-ondes. Nos motivations lors de la conception étaient une optimisation en linéarité, sans consommation excessive, tant ce critère est un des points faibles des circuits intégrés sur silicium et un point fort de la topologie Micromixer. Les circuits mesurés ont présenté d'excellentes performances se situant à l'état de l'art sur les critères de linéarité et consommation.

Le deuxième chapitre a quant à lui traité de la conception de coupleurs passifs $-3\text{dB}/90^\circ$ indispensables dans l'architecture de Hartley. Du fait de la très forte sensibilité des dimensions sur les performances en équilibrage de cette structure, l'optimisation de ces

coupleurs a été menée de façon à garantir un équilibrage en amplitude et en phase le plus optimal possible tant cette caractéristique impacte sur les performances globales de l'architecture d'Hartley. De plus, toujours avec comme objectif une intégration maximale du système envisagé, une optimisation en termes de surface occupée a été conjointement réalisée. Une comparaison avec l'état de l'art de coupleurs utilisant des technologies très faibles pertes, a démontré que les coupleurs fabriqués sur silicium, en above IC, présentent d'excellentes performances RF et d'équilibrage.

Enfin, nous avons comparé l'architecture d'Hartley utilisant les circuits conçus et présentés aux chapitres 1 et 2, avec une architecture de mélangeur utilisant uniquement un filtre RF en amont pour le filtrage des signaux aux fréquences images. Cette comparaison a ainsi démontré qu'un même niveau de performances (gain de conversion, facteur de bruit, linéarité et taux de réjection de fréquence image) pouvait être atteint, mais pour des voies d'intégration différentes. En effet, l'intégration monolithique du filtre amont est impossible dans la structure superhétérodyne *classique* tandis que l'architecture de Hartley présente d'excellentes aptitudes à l'intégration monolithique et répond ainsi au besoin de performances, de compacité, de multifonctionnalité des microsystèmes de télécommunication.

Bien que se basant sur des réalisations concrètes, les attraits de l'architecture de Hartley ont été démontrés de façon théorique, par des simulations systèmes. En effet, l'intégration circuits intégrés actifs et fonctions passives above IC, n'a pu être réalisée car cela nécessite des wafers entiers de circuits intégrés actifs, ce qui est extrêmement difficile, pour ne pas dire impossible, à obtenir des fondeurs. Notons tout de même que la technologie d'intégration et d'interconnexion développée au LAAS-CNRS a été validée dans le cadre d'un projet européen extérieur à nos travaux. Ainsi le pas suivant à nos travaux de recherche serait la réalisation de cette intégration avec des études de l'interaction électromagnétique circuit actif/circuit passif et l'optimisation de la compacité finale.

A moyen terme, l'intégration de fonctions d'accord, rendue possible par les technologies RF-MEMs, serait aussi un atout capital pour atteindre des performances ultimes, notamment pour asservir automatiquement les caractéristiques d'équilibrage des structures, et atteindre ainsi des performances améliorées de réjection des signaux images. Si, à l'heure actuelle, certaines techniques similaires existent utilisant des solutions actives [B4.1], les MEMs-RF

offrent des potentialités uniques d'accord de circuits passifs micro-ondes et millimétriques à fort coefficient de qualité, et seraient ainsi une réponse à la montée en fréquence vers le domaine millimétrique (60GHz et plus), prospectives à long terme potentiel de nos travaux.

En effet, nous nous étions limités, il y a 4 ans, à 20GHz compte tenu de la maturité des technologies SiGe de l'époque. Les évolutions des technologies SiGe et CMOS-RF SoI de ces dernières années ont repoussé ces limites au delà de 100GHz ouvrant ainsi les perspectives pour des applications intégrées aux fréquences millimétriques. Ainsi, les études prospectives envisagées dans ce paragraphe peuvent, avec bénéfices, être transportées à 60GHz et plus avec toujours le souci d'intégration et de performances RF, contraintes en toile de fond de nos travaux, et qui resteront un leitmotiv de recherche.

[B4.1] Circuits, Systems and Methods for Digital Correction of Phase and Magnitude Errors in Image Reject Mixers - Patent number: 6304751, Filing date: Dec 29, 1998, Issue date: Oct 16, 2001, Inventor: Eric Jerome King, Assignee: Cirrus Logic, Inc.

ANNEXES

ANNEXE 1 : POINT D'INTERCEPTION D'ORDRE 3

Afin de déterminer cette caractéristique, il est nécessaire de considérer à l'entrée du circuit deux signaux sinusoïdaux de même amplitude et de fréquence voisines. Ce signal d'entrée s'exprime alors de la manière suivante :

$$\begin{aligned} RF_1 &= V_{rf} \cos(\omega_{RF_1} t) && \text{porteuse 1} \\ RF_2 &= V_{rf} \cos(\omega_{RF_2} t) && \text{porteuse 2} \end{aligned} \quad (A1.1)$$

$$v_e(t) = RF_1 + RF_2$$

Après application de ce signal d'entrée multi-porteuse au circuit non-linéaire représenté par le développement en série Taylor, l'expression du signal de sortie résultant est de la forme suivante :

$$\begin{aligned} v_s &= \mathbf{a}_1 \cdot \mathbf{V}_{rf} \left[\overbrace{\cos(\omega_1 t) + \cos(\omega_2 t)}^{\text{IM1}} \right] \\ &+ a_2 \cdot V_{rf}^2 \left[1 + \frac{1}{2} \cos(2\omega_1 t) + \frac{1}{2} \cos(2\omega_2 t) + \cos[(\omega_1 + \omega_2)t] + \cos[(\omega_1 - \omega_2)t] \right] \\ &+ a_3 \cdot V_{rf}^3 \left[\frac{9}{4} \cos(\omega_1 t) + \frac{9}{4} \cos(\omega_2 t) + \frac{1}{4} \cos(3\omega_1 t) + \frac{1}{4} \cos(3\omega_2 t) \right] \\ &+ \mathbf{a}_3 \cdot \mathbf{V}_{rf}^3 \left[\frac{3}{4} \cos[(2\omega_1 + \omega_2)t] + \underbrace{\frac{3}{4} \cos[(2\omega_1 - \omega_2)t]}_{\text{IM3}} + \frac{3}{4} \cos[(2\omega_2 + \omega_1)t] + \underbrace{\frac{3}{4} \cos[(2\omega_2 - \omega_1)t]}_{\text{IM3}} \right] \end{aligned} \quad (A1.2)$$

Le signal de sortie est composé d'une multitude d'harmoniques et deux d'entre elles permettent de calculer le point d'interception d'ordre 3. La première est le fondamental donc le coefficient est égal au terme a_1 . La deuxième est l'harmonique issue des produits d'intermodulation d'ordre 3 et dont le coefficient est désigné par le terme a_3 . Par définition, le point d'interception d'ordre 3 est la valeur de la puissance d'entrée pour laquelle l'amplitude des produits d'intermodulation d'ordre 3 en sortie est égale à celle du fondamentale extrapolé par rapport à son comportement petit signal. Cette définition est illustrée sur la figure A1.1. La valeur de ce point d'interception se réduit alors à :

$$|a_1| IIP3_V = \frac{3}{4} |a_3| IIP3_V^3$$

$$IIP3_V = \sqrt{\frac{4}{3} \frac{|a_1|}{|a_3|}}$$
(A1.4)

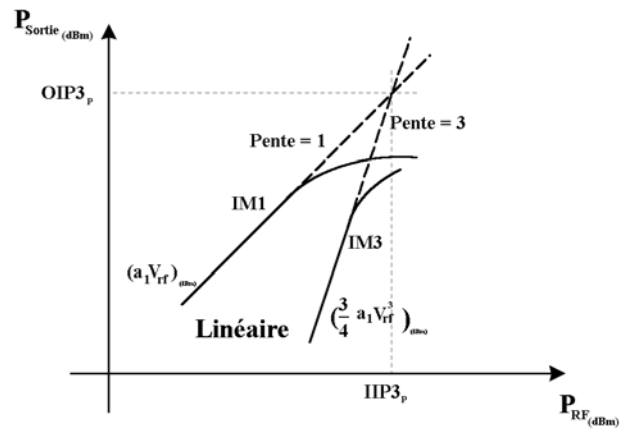


Figure A1.1 : Point d'Interception d'Ordre 3

ANNEXE 2 : POINT D'INTERCEPTION D'ORDRE 3 – CELLULE DE GILBERT

Nous proposons de faire une étude de la paire différentielle pour en extraire ses principales caractéristiques.

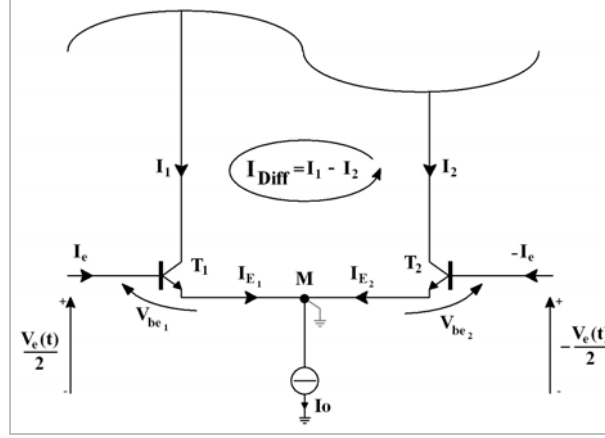


Figure A2.1 : Paire Différentielle

En absence de signal $v_e(t)$, les transistors sont polarisés grâce aux courant I_o . Ce qui permet d'avoir une tension base-émetteur V_{be1} et V_{be2} égale à une quantité V_{be0} .

Notons que la structure est attaquée par un signal différentiel $v_e(t)$ $\left(+\frac{v_e(t)}{2}; -\frac{v_e(t)}{2} \right)$, cela signifie que nous avons une masse virtuelle au point M.

Lorsque nous appliquons le signal différentiel $v_e(t)$ à ce circuit, les tensions V_{be1} et V_{be2} deviennent :

$$V_{be1} = V_{be0} + \frac{v_e(t)}{2} ; V_{be2} = V_{be0} - \frac{v_e(t)}{2}. \quad (A2.1)$$

Le coefficient d'idéalité n est pris égal à 1 et on néglige le 1 devant les termes en exponentiels. De plus, les deux transistors sont **identiques**. Les courants d'émetteur I_{E1} et I_{E2} sont alors de la forme suivant :

$$I_{E1} = I_{SE} \cdot e^{\frac{V_{be0}}{V_t}} \cdot e^{\frac{V_e(t)}{2V_t}} ; I_{E2} = I_{SE} \cdot e^{\frac{V_{be0}}{V_t}} \cdot e^{-\frac{V_e(t)}{2V_t}}. \quad (A2.2)$$

où I_{SE} est le courant de saturation.

De plus,

$$I_o = I_{E1} + I_{E2} = I_{SE} \cdot e^{\frac{V_{be0}}{V_t}} \left[e^{\frac{v_e(t)}{2V_t}} + e^{-\frac{v_e(t)}{2V_t}} \right]. \quad (A2.3)$$

Calculons le courant différentiel $I_{Diff} = I_{E1} - I_{E2}$:



$$\frac{e^x - e^{-x}}{e^x + e^{-x}} = \tanh(x)$$

En supposant les courants d'émetteur et de collecteur égaux,

$$I_{E_1} \approx I_1$$

$$I_{E_2} \approx I_2$$

$$\begin{aligned} I_{Diff} &= I_1 - I_2 = I_s e^{\frac{V_{be0}}{V_t}} \left[e^{\frac{v_e(t)}{2V_t}} - e^{-\frac{v_e(t)}{2V_t}} \right] \\ &= I_o \left[\frac{e^{\frac{v_e(t)}{2V_t}} - e^{-\frac{v_e(t)}{2V_t}}}{e^{\frac{v_e(t)}{2V_t}} + e^{-\frac{v_e(t)}{2V_t}}} \right] \end{aligned} \quad (A2.4)$$

$$\boxed{I_{Diff} = I_o \tanh\left(\frac{v_e(t)}{2V_t}\right)} \quad (A2.5)$$

LISTE DES PUBLICATIONS DE MINH NHUT DO

Low Insertion Losses Broadside Coupler in a Multilayer Above IC Technology for K-Band Applications

M.N. DO, D. DUBUC, K. GRENIER, R. PLANA

International Microwave Symposium Juin 2007 Hawaii, USA

In IC an above IC MEMS for millimeterwave communications (06726)

M.N.DO, K.GRENIER, D.DUBUC, A.COUSTOU, R.PLANA

ELECTRONICS 2006, Sozopol (Bulgarie), 20-22 Septembre 2006, 7p.

High compactness / high isolation 3D-broadside couplers design methodology (06649)

M.N.DO, D.DUBUC, K.GRENIER, L.BARY, L.MAZENQ, R.PLANA

2006 Asia-Pacific Microwave Conference (APMC'2006), Yokohama (Japon), 12-15 Décembre 2006, 4p.

3D-BCB based branchline coupler for K-band integrated microsystem (06648)

M.N.DO, D.DUBUC, K.GRENIER, L.BARY, L.MAZENQ, R.PLANA

36th European Microwave Conference (EuMC'2006), Manchester (GB), 10-15 Septembre 2006, 4p.

K-band BiCMOS SiGe based micromixer with enhanced linearity performances (05597)

M.N.DO, D.DUBUC, A.COUSTOU, E.TOURNIER, R.PLANA

2005 Asia-Pacific Microwave Conference (APMC'2005), Suzhou (Chine), 4-7 Décembre 2005, Vol.3, pp.1624-1627

Highly linear 20 GHz-micromixer in SiGe bipolar technology (05406)

M.N.DO, D.DUBUC, A.COUSTOU, E.TOURNIER, P.ANCEY, R.PLANA

13th Gallium Arsenide and other Compound Semiconductors Application Symposium (GaAs'2005), Paris (France), 3-4 Octobre 2005, pp.61-64

Intégration d'un mélangeur micro-ondes en technologie SiGe (04771)

M.N.DO, D.DUBUC, A.COUSTOU, E.TOURNIER, R.PLANA

7ème Journée d'Electromagnétisme et Microondes de Toulouse (JMET'2004), Toulouse (France), 25 Février 2004, 4p.

Intégration d'un Mélangeur Micro-Ondes en Technologie SiGe

M.N. DO

GDR Ondes des 8–10 décembre 2003, Marseille

Conception et Intégration d'un Mélangeur Micro-Ondes en Technologie Silicium/Silicium Germanium pour Applications Spatiales

M.N. DO

Rapport de Stage DEA – Juillet 2003

Co-conception et caractérisation de circuits actifs et passifs tri-dimensionnels en bande K pour l'intégration de microsystèmes sur silicium aux fréquences millimétriques

Les travaux menés dans le cadre de cette thèse proposent de tirer profit des nouvelles technologies disponibles pour répondre aux besoins de la montée en fréquence et de la miniaturisation des systèmes de communication tout en améliorant le niveau des performances.

Les études se sont axées vers la conception d'une structure à mélangeur de réjection de fréquence image permettant de relâcher les contraintes sur les structures critiques de filtrage amont. L'intégration des parties actives et passives de ce système, a ainsi été menée avec comme objectifs de tirer au maximum partie des potentialités de chaque technologie, de proposer des solutions techniques pour palier aux inconvénients de chaque technologie, et d'optimiser l'architecture globale en partitionnant le système suivant les contraintes technologiques et/ou techniques.

La première partie des travaux a ainsi porté sur le développement en bande K d'une nouvelle topologie de mélangeur à base de transistors à hétérojonction Si-SiGe à linéarité améliorée. Se basant sur une compréhension des phénomènes intrinsèques du circuit, des topologies modifiées ont de plus été proposées afin de repousser l'ensemble des performances atteignables sur cette technologie.

La seconde partie des travaux concerne la conception de coupleurs passifs, toujours en bande K, avec pour objectif la miniaturisation maximale de ces fonctions. Une méthodologie de conception a, dans ce cadre, été développée et validée par une intégration sur une technologie spécifiquement développée au LAAS-CNRS et compatible avec une future intégration avec les circuits actifs. Nous avons ainsi obtenu des performances optimales (à l'état de l'art) avec un gain d'intégration d'un facteur 2.

Enfin, en amont et en aval de ces travaux, une étude sur l'architecture globale du système de mélangeur à réjection de fréquence image a été conduite, et sans cesse raffinée, afin de partitionner les contraintes de performances entre les différents blocs et de vérifier l'obtention des performances.

Mots-clefs :

Mélangeur, Réjection fréquence image, Micromixer, Linéarité, Micro-ondes, Fréquences millimétriques, Silicium Germanium, Coupleur passif, BranchLine, Broadside, Miniaturisation, Polymère BCB, Technologie multi-couches.

Co-design and characterization of actives and passives circuits 3D in K band for silicium micro-system integration in millimetre-wave frequencies

The work presented in this thesis addresses the potentialities of new technologies available to responds to firstly the needs of increased operating frequencies and secondly to the miniaturization of the communication systems with enhanced RF performances.

This study is based on the design of an image rejected mixer which allows slackening the constraints on the image filter in the front of the system. The integration of the two parts active and passive of the system, has been carried out with the aim to get the maximum of the potentialities of each technology, to offer technical solutions to overcome the disadvantages of each technology, to optimise the global architecture by dividing the system according to the constraints of the technology and/or the technical constraints.

The first part of this study deal with the development of a new mixer structure in the K band with enhanced linearity and based on heterojunction transistors. Based on an understanding of intrinsic phenomena of the circuit, modified topologies have been proposed as well to improve the whole performances achievable in such technology.

The second part of this study investigates on the design of passive couplers, in K band too, with the aim of miniaturizing these functions to the maximum. A design method has been developed and validated thanks to the integration in a specific technology developed at the LAAS-CNRS and compatible with future integration with the active circuits. Therefore, optimal performances (state of the art) have been obtained with an integration level improved by 2.

Finally, at the beginning and end of this work, a study on the global architecture of the image rejected mixer system has been investigate, and continuously refined, to divide the performance constraints between the different blocks and to verify the obtaining performances.

Keywords:

Mixer, Image frequency rejection, Micromixer, Linearity, Microwave, Millimetre-wave frequencies, Silicium Germanium, Passive coupler, BranchLine, Broadside, Miniaturization, BCB polymer, Multilayers technology.