



HAL
open science

Contribution à l'étude d'un mécanisme de communication pour un réseau informatique local et son rôle dans la sûreté de fonctionnement du système

Pantélis Nicolopoulos

► **To cite this version:**

Pantélis Nicolopoulos. Contribution à l'étude d'un mécanisme de communication pour un réseau informatique local et son rôle dans la sûreté de fonctionnement du système. Modélisation et simulation. Institut National Polytechnique de Grenoble - INPG, 1979. Français. NNT: . tel-00290151

HAL Id: tel-00290151

<https://theses.hal.science/tel-00290151>

Submitted on 24 Jun 2008

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THESE

présentée à

Institut National Polytechnique de Grenoble

pour obtenir le grade de

DOCTEUR INGENIEUR

"Génie Informatique"

par

Pantélis NICOLOPOULOS



**CONTRIBUTION A L'ETUDE D'UN MECANISME
DE COMMUNICATION POUR UN RESEAU
INFORMATIQUE LOCAL ET SON ROLE DANS
LA SURETE DE FONCTIONNEMENT DU SYSTEME.**



Thèse soutenue le 27 novembre 1979 devant la Commission d'Examen :

Président : Monsieur L. BOLLIET

**Examineurs : Messieurs F. ANCEAU
B. COURTOIS
C. LECERF
R. TROY**

INSTITUT NATIONAL POLYTECHNIQUE DE GRENOBLE

Année universitaire 1977-1978

Président : M. Philippe TRAYNARD

Vice-présidents : M. René PAUTHENET

M. Georges LESPINARD

PROFESSEURS TITULAIRES

MM. BENOIT Jean	Electronique - automatique
BESSON Jean	Chimie minérale
BLOCH Daniel	Physique du solide - cristallographie
BONNETAIN Lucien	Génie chimique
BONNIER Etienne	Métallurgie
* BOUDOURIS Georges	Electronique - automatique
BRISSONNEAU Pierre	Physique du solide - cristallographie
BUYLE-BODIN Maurice	Electronique - automatique
COUMES André	Electronique - automatique
DURAND Francis	Métallurgie
FELICI Noël	Electronique - automatique
FOULARD Claude	Electronique - automatique
LANCIA Roland	Electronique - automatique
LONGEQUEUE Jean-Pierre	Physique nucléaire corpusculaire
LESPINARD Georges	Mécanique
MOREAU René	Mécanique
PARIAUD Jean-Charles	Chimie - physique
PAUTHENET René	Electronique - automatique
PERRET René	Electronique - automatique
POLOUJADOFF Michel	Electronique - automatique
TRAYNARD Philippe	Chimie - physique
VEILLON Gérard	Informatique fondamentale et appliquée
* en congé pour études	

PROFESSEURS SANS CHAIRE

MM. BLIMAN Samuël	Electronique - automatique
BOUVARD Maurice	Génie mécanique
COHEN Joseph	Electronique - automatique
GUYOT Pierre	Métallurgie physique
LACOUME Jean-Louis	Electronique - automatique
JOUBERT Jean-Claude	Physique du solide - cristallographie

MM.	ROBERT André	Chimie appliquée et des matériaux
	ROBERT François	Analyse numérique
	ZADWORNY François	Electronique - automatique

MAITRES DE CONFERENCES

MM.	ANCEAU François	Informatique fondamentale et appliquée
	CHARTIER Germain	Electronique - automatique
	CHIAVERINA Jean	Biologie, biochimie, agronomie
	IVANES Marcel	Electronique - automatique
	LESIEUR Marcel	Mécanique
	MORET Roger	Physique nucléaire - corpusculaire
	PIAU Jean-Michel	Mécanique
	PIERRARD Jean-Marie	Mécanique
	SABONNADIÈRE Jean-Claude	Informatique fondamentale et appliquée
Mme	SAUCIER Gabrielle	Informatique fondamentale et appliquée
M.	SOHM Jean-Claude	Chimie Physique

CHERCHEURS DU C.N.R.S. (Directeur et Maîtres de Recherche)

M.	FRUCHART Robert	Directeur de Recherche
MM.	ANSARA Ibrahim	Maître de Recherche
	BRONOEL Guy	Maître de Recherche
	CARRE René	Maître de Recherche
	DAVID René	Maître de Recherche
	DRIOLE Jean	Maître de Recherche
	KLEITZ Michel	Maître de Recherche
	LANDAU Ioan-Doré	Maître de Recherche
	MATHIEU Jean-Claude	Maître de Recherche
	MERMET Jean	Maître de Recherche
	MUNIER Jacques	Maître de Recherche

Personnalités habilitées à diriger des travaux de recherche (décision du Conseil Scientifique)

E.N.S.E.E.G.

MM.	BISCONDI Michel	Ecole des Mines St. Etienne (dépt. Métallurgie)
	BOOS Jean-Yves	Ecole des Mines St. Etienne (Métallurgie)
	DRIVER Julian	Ecole des Mines St. Etienne (Métallurgie)

.../...

MM. KOBYLANSKI André
 LE COZE Jean
 LESBATS Pierre
 LEVY Jacques
 RIEU Jean
 SAINFORT
 SOUQUET
 CAILLET Marcel
 COULON Michel
 GUILHOT Bernard
 LALAUZE René
 LANCELOT Francis
 SARRAZIN Pierre
 SOUSTELLE Michel
 THEVENOT François
 THOMAS Gérard
 TOUZAIN Philippe
 TRAN MINH Canh

Ecole des Mines St. Etienne (Métallurgie)
 C.E.N. Grenoble (Métallurgie)

U.S.M.G.

Ecole des Mines St. Etienne (Chim. Min. Ph.)
 Ecole des Mines St. Etienne (Chim. Min. Ph.)

E.N.S.E.R.G.

MM. BOREL
 KAMARINOS

Centre d'études nucléaires de Grenoble
 Centre national recherche scientifique

E.N.S.E.G.P.

M. BORNARD
 Mme CHERUY
 MM. DAVID
 DESCHIZEAUX

Centre national recherche scientifique
 Centre national recherche scientifique
 Centre national recherche scientifique
 Centre national recherche scientifique

Je tiens à remercier

Monsieur L. BOLLIET, Professeur à l'Université de Grenoble, qui a bien voulu me faire l'honneur de présider le jury de cette thèse.

Monsieur F. ANCEAU, Maître de Conférences à l'Institut National Polytechnique de Grenoble, qui a bien voulu m'accepter au sein de l'Equipe de Recherches en Architecture d'Ordinateurs.

Monsieur B. COURTOIS, Ingénieur de recherche à l'ENSIMAG pour les conseils et les remarques qu'il m'a fait tout au long de ce travail.

Monsieur C. LECERF, Ingénieur au CNET - Lannion pour l'intérêt qu'il a accordé à ce travail.

Monsieur R. TROY, Ingénieur de recherche IRIA - SURF pour avoir accepté de participer au jury.

Je voudrais remercier également

Les membres de l'Equipe de Recherches en Architecture d'Ordinateurs qui ont collaboré à ce projet : Messieurs M. MARINESCU et J.F. PONS, pour les nombreuses discussions que nous avons eues sur cette étude.

Et tous mes collègues de l'équipe pour leur aide et leur sympathie.

J'exprime enfin ma gratitude au service de reprographie de l'IMAG qui a assuré le tirage de cette thèse.

S O M M A I R E

INTRODUCTION	1
CHAPITRE 1 : Réseaux Locaux	7
1.1 Introduction	9
1.2 Critères de choix d'un moyen de communication .	12
1.3 Structure des systèmes de communication	14
1.3.1 Le support physique des informations .	14
1.3.2 Types de connexions	15
1.3.3 Topologie des réseaux	16
1.3.4 Mécanismes d'allocation	19
CHAPITRE 2 : Le mécanisme de communication par bus série auto-alloué	23
2.1 Introduction	25
2.2 Le codage des informations	28
2.3 Le protocole de base	31
2.4 L'allocation du bus	35
2.4.1 Le principe de l'allocation	35
2.4.2 Mécanisme d'auto-allocation	36
2.4.3 Fonctionnement du mécanisme d'auto- allocation	39
2.4.4 Comportement réel de l'auto-allocation	42
2.4.5 Evaluation du mécanisme d'auto-alloca- tion	47

2.5	Implémentation du mécanisme de communication par bus série	50
CHAPITRE 3 : Le coupleur		
3.1	Introduction	53
3.2	La structure du coupleur	55
3.3	Interface avec le bus de communication	57
3.3.1	Circuits d'émission et réception	62
3.3.2	Codage et décodage NRZI	66
3.3.3	Mécanisme de détection de ligne libre.	68
3.3.4	Mécanisme de détection de conflit	69
3.3.5	Le calcul du CRC	72
3.3.6	Le microprocesseur	73
3.3.7	Le rôle du microprocesseur	76
3.3.8	Les outils de développement	79
3.4	Interface avec le processeur principal de la station	81
3.4.1	Voie de communication directe	81
3.4.2	Accès direct à la mémoire	86
3.4.3	Le contrôleur d'accès direct à la mémoire	88
3.5	Programmation du coupleur	94
3.6	Evaluation du coupleur	100
CHAPITRE 4 : L'analyseur : outil de mise au point et d'évaluation des systèmes bâtis autour du bus série auto-alloué		
4.1	Introduction	103
4.2	L'analyseur	105
4.3	La structure de l'analyseur	107
4.4	Implémentation de l'analyseur	110
4.5	Utilisation de l'analyseur	119
CHAPITRE 5 : Sûreté de fonctionnement d'un système réparti bâti autour du mécanisme de communication par bus série auto-alloué		
		121

5.8.1.1	Panne du processeur de traitement détectée par le mécanisme de la catastrophe algorithmique	179
5.8.1.2	Panne de la mémoire ou des périphériques du processeur de traitement	183
5.8.2	Pannes des coupleurs	184
5.8.2.1	Panne du coupleur détectée par le mécanisme de la catastrophe algorithmique	185
5.8.2.2	Panne du mécanisme d'émission et réception ou des files d'attente détectée par le processeur de la carte coupleur	186
5.8.3	Pannes multiples au niveau d'une station	188
5.8.4	Pannes dont les conséquences atteignent plusieurs processeurs d'une station	190
5.8.5	Pannes du bus de sécurité	193
5.8.6	Pannes dont les conséquences atteignent plusieurs stations	195
5.8.6.1	Panne d'une ligne de l'auto-route	195
5.8.6.2	Panne d'un coupleur affectant la ligne de communication série	196
5.8.6.3	Pannes qui empêchent deux stations de dialoguer	201
5.9	Réactions par processeur aux anomalies détectées	203
5.9.1	Les cas de fonctionnement anormal détectés par les coupleurs	204

5.1	Introduction	131
5.2	Structure matérielle	133
5.3	Types de pannes tolérées	137
5.4	Moyens de tolérance aux pannes	141
5.5	Sûreté du système de communication	146
5.6	Sûreté de fonctionnement au niveau local	152
5.6.1	Tests concurrents avec le fonctionne- ment normal	154
5.6.1.1	La catastrophe algorithmique	154
5.6.1.2	Tests de la mémoire vive ...	156
5.6.1.3	Tests des périphériques	156
5.6.1.4	Mémorisation des anomalies de fonctionnement	156
5.6.2	Autotests en temps différé	157
5.6.3	Fonctionnement des deux types de tests	158
5.6.3.1	Bus de sécurité	161
5.6.3.2	Sélection du processeur qui surveille les autres au ni- veau de la station	161
5.7	Sûreté au niveau global	163
5.7.1	Redondance matérielle	163
5.7.2	Vecteurs de disponibilité	164
5.7.3	Mise à jour de vecteurs de disponibi- lité.....	165
5.7.4	Détection des incohérences	167
5.7.5	Traitement des incohérences	169
5.7.5.1	Détection des pannes au ni- veau global	169
5.7.5.2	Mise à jour des vecteurs de disponibilité à la suite d'une incohérence	171
5.8	Comportement du système en présence de pannes.	175
5.8.1	Pannes du processeur de traitement ..	177

5.9.2 Cas de fonctionnement anormal détectés par le processeur de traitement	205
5.9.3 Procédures	207
CONCLUSION	223
ANNEXE : Lignes de transmission des données numériques.	227
BIBLIOGRAPHIE	241

I N T R O D U C T I O N



L'évolution de la technologie dans le domaine des semiconducteurs a profondément influencé l'architecture des machines informatiques actuelles.

L'existence des circuits intégrés à grande complexité d'intégration, qui, pour un prix très réduit, offrent une intelligence importante, amène à des architectures "éclatées". L'intelligence du système n'est plus concentrée dans une unité centrale, mais répartie vers la périphérie.

Une machine à architecture répartie se présente comme un réseau des processeurs spécialisés. Cette structure semble bien adaptée à plusieurs types d'applications, telles que le contrôle des processus industriels, le bureautique etc, ce qui explique la tendance générale actuelle vers ce type d'architecture.

Cette tendance a conduit à une évolution dans le domaine des réseaux de communications des ordinateurs. Les solutions étudiées pour les réseaux des grands ordinateurs, qui se trouvent à des grandes distances, ne sont pas bien adaptées aux besoins d'un réseau local, dont le but est de lier des processeurs spécialisés autonomes, qui se trouvent à des petites distances, par un moyen qui offre une grande vitesse de transfert et un faible coût.

Les caractéristiques économiques et techniques des réseaux

locaux ont amené à l'étude et la réalisation de mécanisme de communication, qui cherchent à exploiter les avantages de ce type de connexions. La technologie des réseaux locaux tend à faire pour les communications en informatique, ce que la technologie des semiconducteurs a fait pour la puissance de calcul : baisser le coût des communications à grande vitesse et ouvrir la voie vers des nouvelles applications.

Dans ce but a été développé le mécanisme de communication par bus série auto-alloué LISA (MAR 1) (MAR 2). Ce mécanisme est une application de la philosophie de la décentralisation et de la répartition de l'intelligence dans le domaine des communications entre les processeurs d'un réseau local. Il est basé sur l'utilisation de coupleurs qui interfacent les stations du réseau au bus série, support physique des informations.

Ces coupleurs sont chargés à réaliser le protocole de communication et l'allocation du bus. L'utilisation de microprocesseurs et de circuits à grande complexité d'intégration, spécialisés dans les communications, a permis de rendre les coupleurs suffisamment intelligents pour pouvoir leur charger des fonctions de sûreté de fonctionnement du système (COU 2) (ANC 2).

Le mécanisme de communication LISA est destiné à être utilisé à des applications telles que autocommutateurs téléphoniques, machines informatiques de contrôle de processus ou de traitement des données, pour lesquelles la sûreté de fonctionnement est un élément essentiel. Pour cette raison, une très grande importance a été accordée à l'étude et à la définition du mécanisme de sûreté de fonctionnement d'un système bâti autour du bus série auto-alloué. Cette étude, faite dans le cadre de la participation de l'IMAG au projet CANOPUS (étude d'une commande d'autocommutateur téléphonique à structure répartie (PON 2)) est valable pour tous les systèmes qui ont une structure identique.

Dans le CHAPITRE 1 les caractéristiques des réseaux locaux sont présentés. Quelques structures existantes sont discutées.

Dans le CHAPITRE 2 le mécanisme de communication par bus série LISA, développé au sein de l'Equipe d'Architecture d'Ordinateurs de l'IMAG est présenté. Il sera la base de ce travail.

Dans le CHAPITRE 3 la réalisation d'un coupleur capable d'assurer les fonctions nécessaires pour le fonctionnement du mécanisme de communication série est étudiée.

Le CHAPITRE 4 décrit la réalisation d'un outil de mis au point et d'évaluation des performances des systèmes structurés autour du bus série, tels que la commande de l'autocommutateur téléphonique CANOPUS.

Le CHAPITRE 5 est consacré à l'étude de la sûreté de fonctionnement d'un système bâti autour du mécanisme de communication série. L'application des solutions proposées dans le cas d'une commande d'autocommutateur téléphonique à structure répartie, est présentée.



CHAPITRE I

Réseaux Locaux



1.1. INTRODUCTION

Le problème de la communication des données en informatique se pose à deux niveaux :

- communications entre des processeurs qui se trouvent à des grandes distances
- communications entre des processeurs qui forment un réseau local, c'est à dire, des processeurs qui se trouvent dans le même bâtiment, à des distances de l'ordre de quelques centaines de mètres.

La nature des problèmes qui se posent dans chacun de ces cas est différente.

Les connections à grande distance sont caractérisées par un coût très élevé et une faible vitesse de transmission, qui sont dus aux facteurs suivants :

- La nature des supports physiques utilisés, qui sont, la plupart du temps, les moyens de communication existants, tels que les lignes téléphoniques, les liaisons par microondes etc..., qui offrent au niveau de l'utilisateur une bande passante réduite.
- Les méthodes de modulation nécessaires pour assurer la bonne transmission des informations dans des environnements hostiles.

- Les méthodes compliquées et coûteuses de détection et correction des erreurs, nécessaires dans ce type de transmission.

Dans le cas des réseaux locaux, le coût des connexions physiques n'est pas si grand et le débit d'informations exigé est beaucoup plus élevé.

La différence de la nature des deux problèmes amène au développement de la technologie des moyens de liaison par des mécanismes de communication, adaptés aux besoins des réseaux locaux.

Un réseau local peut être une partie d'un grand réseau. Dans ce cas il sera connecté sur un réseau global par l'intermédiaire d'un processeur spécialisé. Ce processeur sera connecté sur le réseau local et d'autre part, il pourra communiquer avec un processeur analogue du réseau distant, à l'aide des méthodes de la télé-informatique.

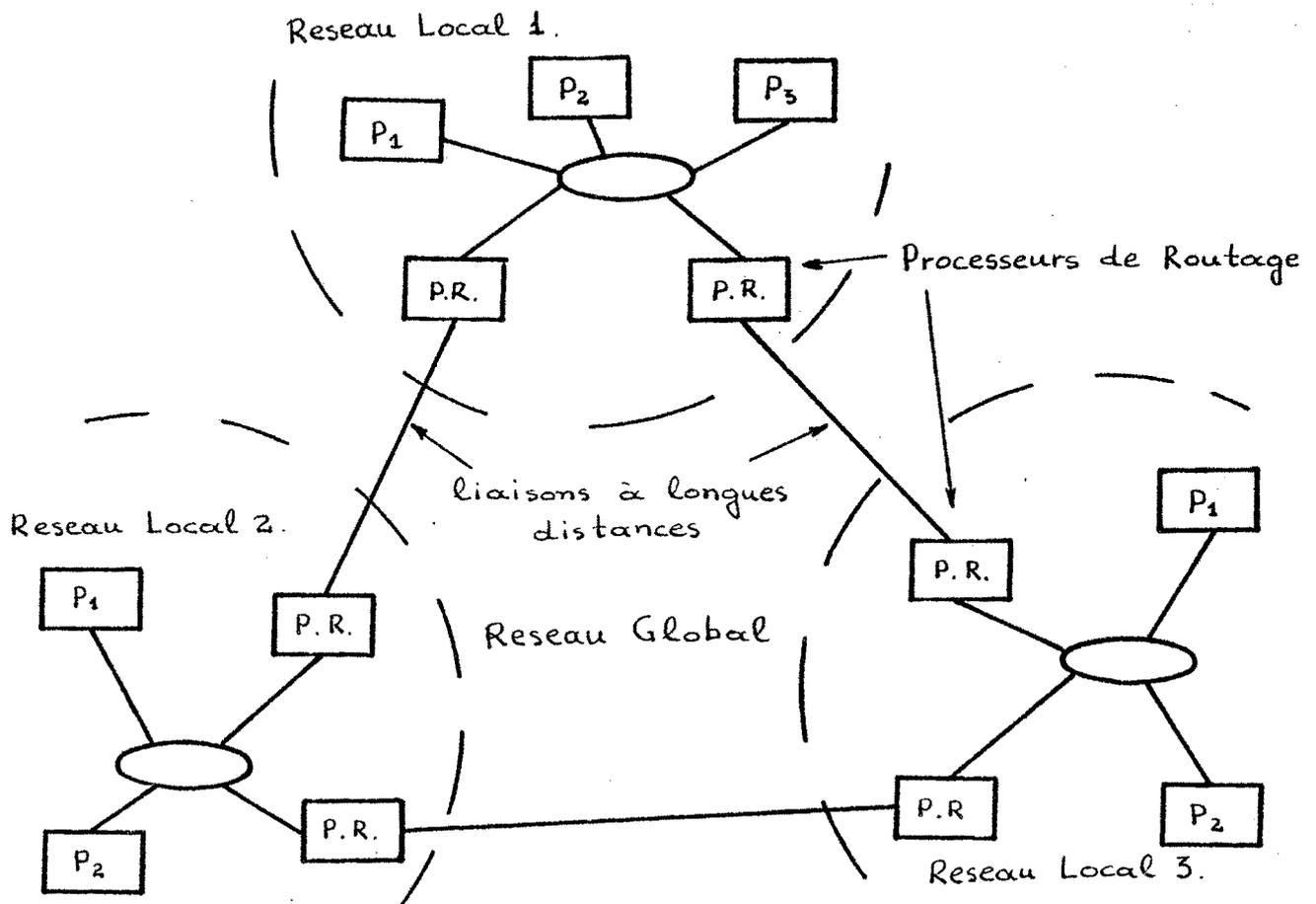


figure 1.1.

Une telle architecture présente plusieurs avantages parce qu'elle minimise le nombre des connections sur le réseau distant, dont le coût est élevé, et d'autre part, permet un débit d'informations plus élevé au niveau local, où, en général, la quantité d'informations à échanger est plus grande.

La suite de ce travail sera limitée à l'étude des réseaux locaux.

1.2. CRITERES DE CHOIX D'UN MOYEN DE COMMUNICATION. (DEG)

Pour accomplir son rôle, un système de communication entre les processeurs d'un réseau local doit avoir les caractéristiques suivantes :

- Faible coût.
- Grande vitesse de transfert des informations, suffisante pour assurer le débit nécessaire pour le fonctionnement du système, sans obliger les processeurs à ralentir leur fonctionnement, ou à disposer de mémoires tampons encombrantes, pour le stockage des messages.
- La plus grande transparence possible. Le moyen de communication ne doit poser aux processeurs, que peu de contraintes de mise en forme des informations, de gestion de protocole et, d'allocation de la voie de communication etc.
- Modularité. Le système de communication doit être composé d'éléments aussi identiques que possible, afin de permettre l'expansibilité du système, un coût de réalisation réduit, une maintenance facile et une grande fiabilité.
- Fiabilité et sécurité de fonctionnement, qui sont étroitement liées à l'architecture du système. Les exigences en matière de sûreté de fonctionnement seront en général, un facteur déterminant à la définition de son architecture

- Extensibilité. Il faut que le moyen de communication permette une extension du nombre des stations, tout en conservant des performances convenables.
- Souplesse. Il faut que chaque unité connectée au moyen de communication puisse échanger des informations avec toute autre. Cela donne au système la possibilité de reconfiguration.
- Asynchronisme. Les unités connectées au moyen de communication peuvent être diverses par nature et par fonction. Le moyen de communication doit être asynchrone par rapport à toutes ces unités.
- Uniformité. Le moyen de communication doit présenter à toutes les unités, qui y sont connectées, les mêmes caractéristiques de raccordement.
- Faisabilité. La réalisation du moyen de communication ne doit pas poser des difficultés technologiques insurmontables.
- Tenue à la surcharge.

1.3 STRUCTURE DES SYSTEMES DE COMMUNICATION

Un système de communication entre les processeurs d'un réseau est composé de quatre éléments :

- a. Le support physique des informations
- b. Le mécanisme de contrôle de la transmission
- c. L'interface entre les processeurs et le support physique
- d. Le protocole de communication, composé par plusieurs niveaux de logiciel, du format des paquets d'informations jusqu'au protocole de haut niveau.

Dans la suite de ce chapitre, nous examinerons les différentes possibilités existantes, pour la réalisation de ces éléments en accord avec les critères présentés au paragraphe précédent.

1.3.1. Support physique des informations.

En général le support physique de la transmission des informations entre les stations d'un réseau local doit être simple, fiable, bon marché, et physiquement robuste. Il doit permettre la transmission à grande vitesse sans être sensible au bruit.

Les moyens généralement utilisés sont les câbles coaxiaux

et les paires torsadées.

Un autre moyen de transmission des données qui présente plusieurs avantages est les fibres optiques. Leur immunité au bruit est excellente et la bande passante qu'elles offrent très large (20 MHz). En plus elles assurent l'isolation électrique entre émetteur et récepteur. Malheureusement la technologie actuelle ne permet pas l'utilisation des fibres optiques dans le cas d'un bus multipoints. (NOG)

La transmission par radioondes a été utilisée dans un réseau local (KAH) mais elle ne paraît pas bien adaptée dans le cas où la station du réseau émet et en même temps écoute le message émis, parce que le récepteur risque d'être saturé par l'émetteur.

Dans la suite notre travail sera limité à l'étude de systèmes utilisant des moyens de transmission des données par des signaux électriques.

Dans les annexes une étude des lignes de transmission des données numériques est présentée.

1.3.2. Types de connexions.

La liaison entre les stations du réseau peut être effectuée :

- en parallèle : L'information élémentaire échangée entre deux stations est le mot. Ce type de liaison nécessite, pour chaque connexion, un nombre de lignes physiques (et par conséquent de circuits d'émission et réception) égale à la longueur du mot des processeurs du système, plus les lignes de contrôle. Un exemple de ce type de bus est le G.P.I.B. (IEE).
- en série : les informations passent par une seule ligne. Cela permet de réduire le nombre de lignes physiques, mais oblige de sérialiser les informations en émission et les désérialiser en réception.

L'avantage des liaisons en parallèle est la grande vitesse

de transfert qu'elles supportent.

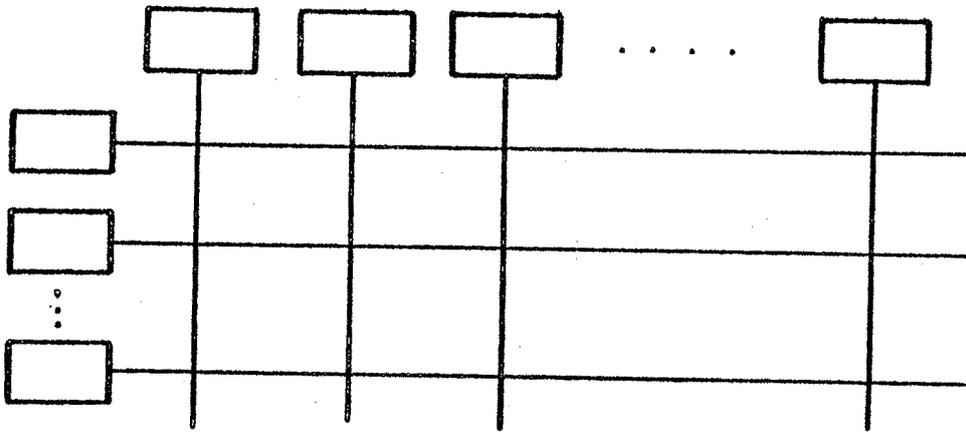
A cause de leur coût élevé, leur utilisation est réservée aux unités qui ont une grande quantité d'informations à transmettre très rapidement, à des distances très courtes.

L'utilisation des liaisons série est préférable pour des raisons économiques, la simplicité des interfaces et la fiabilité, à condition que la vitesse de transfert des informations qu'elles offrent, soit suffisante pour le débit nécessaire à l'application donnée. La tendance actuelle consiste à trouver des méthodes pour augmenter la vitesse de transfert des connections série.

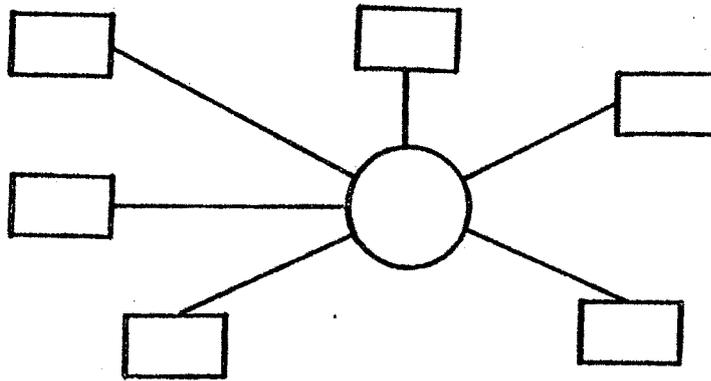
1.3.3. Topologie des réseaux (DUT) (LED)

Plusieurs types de réseaux existent en ce qui concerne la topologie des interconnections.

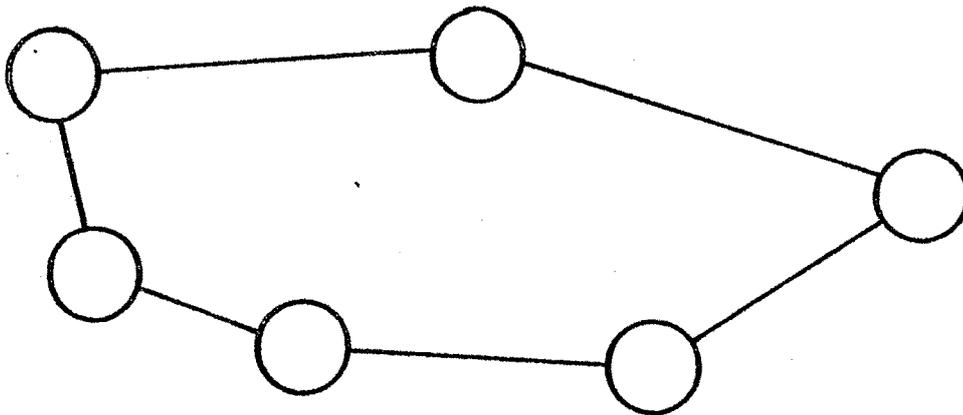
- a) - La liaison en étoile, caractérisée par une forte centralisation, très peu adaptée à la philosophie des machines distribuées. Cette méthode de connection suppose l'existence d'un processeur maître, qui contrôle les échanges. Dans les structures réparties actuelles, la notion du maître tend à disparaître pour des raisons de modularité et de sécurité de fonctionnement.
- b) - La liaison matricielle, destinée plutôt à des connections entre stations, qui ont une grande quantité d'informations à échanger, comme par exemple les ordinateurs (réalisés sous forme de réseau) à structure distribuée (POU). Les liaisons sont généralement réalisées par des bus parallèles. A cause du grand nombre de connections cette configuration peut être utilisée pour lier des stations qui se trouvent à très courtes distances.
- c) - La liaisons en boucle : les informations traversent toutes les stations du réseau et chaque station prend les messages qui lui sont adressés. Les messages circulant sur la boucle sont temporairement stockés à chaque station, ce qui introduit des délais de transmission croissants



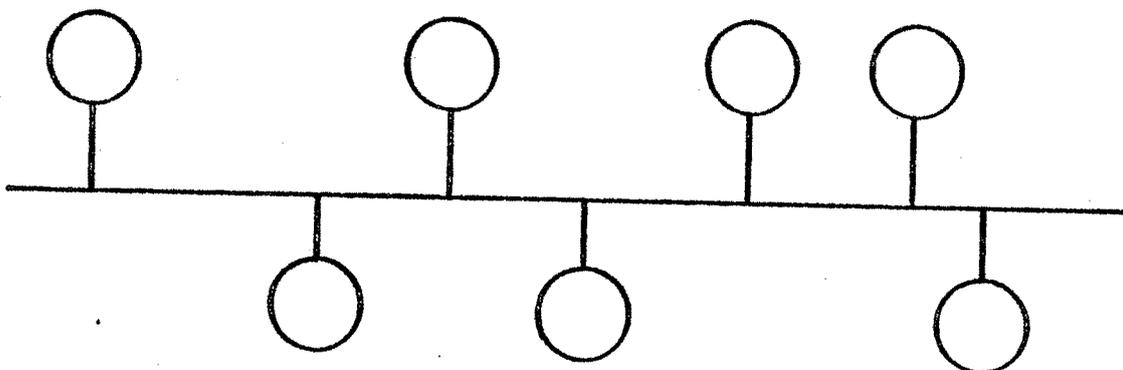
A. Connexion Matricielle.



B. Etoile.



C. Anneau



D. Equipotentielle (bus)

figure 1.2. Structures des Reseaux.

avec la charge du système et d'autre part un risque de perte de tous ces messages en cas de panne d'une station. L'avantage de la connexion en boucle est la simplicité des connections point à point entre deux stations, qui permet une grande vitesse de transfert. Le plus grand inconvénient est lié à l'aspect sécurité de ce mécanisme. Une panne à une station de la boucle entraîne la rupture de dialogue entre les stations à cause :

- de la rupture physique de la boucle, ce qui impose l'existence des mécanismes capables de court-circuiter la station défaillante et l'extraire de l'anneau.

- la rupture du dialogue à haut niveau à cause des messages perdus. Cela oblige toutes les stations de garder des copies de tous les messages émis jusqu'au moment où elles sont informées par une réponse, que leur message est bien reçu. Le résultat est un encombrement excessif de la mémoire de chaque station.

- le risque de perte de la synchronisation entre les stations.

d) - La liaison par équipotentielle (bus) : toutes les unités sont connectées sur le même bus. Les avantages de cette structure sont la simplicité et la modularité : la longueur du bus et le nombre de stations peuvent varier selon les besoins de l'application donnée. Le degré de fiabilité et sécurité de fonctionnement qui peut être atteint par cette configuration est très élevé.

Les problèmes principaux de la liaison par bus viennent du fait que l'unique voie de communication est partagée entre toutes les stations, ce qui implique :

- l'utilisation des circuits d'émission et réception permettant la liaison multipoint.

- l'existence d'un mécanisme qui assure l'allocation du bus : un mécanisme qui attribue le bus à un seul utilisateur à la fois. Cette fonction peut être assurée par :

- un des processeurs du système qui est le maître. Un exemple de cette configuration est la connection des périphériques sur le bus d'un mini

ordinateur : le mini ordinateur contrôle tous les échanges d'information qui se font de manière synchrone. Cette architecture est fortement centralisée et la souplesse d'utilisation est assez limitée.

. un organe spécialisé , le contrôleur de bus : chaque processeur, qui est candidat pour utiliser le bus, adresse une demande au contrôleur qui fera l'allocation en fonction de l'état de disponibilité du bus, la priorité des demandeurs etc. L'inconvénient d'un tel système est la présence d'un contrôleur centralisé. Une panne au niveau du contrôleur entraînerait le blocage de tout le système.

. un mécanisme distribué. Dans ce cas, le contrôleur du bus est "éclaté" pour se répartir dans chaque unité connectée sur le bus. Une telle architecture présente tous les avantages des architectures distribuées : modularité, simplicité, sécurité etc.

L'absence d'un contrôleur centralisé oblige les stations de disposer d'un interface avec le bus relativement compliqué, chargé des fonctions d'allocation du bus. On appellera ces interfaces coupleurs.

1.3.4. Mécanismes d'allocation (CLA)

L'allocation du bus peut être effectuée :

- soit à l'aide d'une ligne de contrôle séparée.
- soit sur le support physique qui véhicule les informations. Il est évident que la deuxième solution présente l'avantage de réduire au minimum les lignes physiques du système et par conséquent minimise le coût. On est spécialement intéressé par des méthodes d'allocation de ce deuxième type, qui n'utilisent pas d'allocateur centralisé. On appellera ce type d'allocation de la ligne "auto-allocation".

Une première approche vers ce type d'allocation a été faite avec le réseau ALOHA (ABR).

La technique utilisée consistait à transmettre un message sur le moyen de communication (qui dans ce cas, était une liaison à radioondes) et atteindre un accusé de réception. Si l'accusé n'arrivait pas avant l'échéance d'un délai d'attente, le message serait considéré perdu et

l'émetteur recommencerait l'émission. L'émetteur ne savait pas s'il était le seul utilisateur du moyen de communication. Dans le cas de deux émetteurs simultanés les messages étaient perdus.

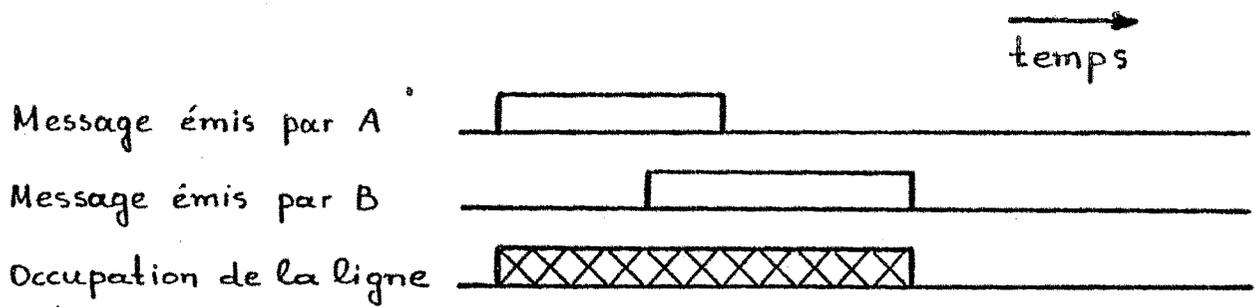
Cette méthode d'allocation est très imparfaite. Le canal de communications, à cause des collisions des messages et des retransmissions, reste très peu utilisé. La borne supérieure théorique du pourcentage de la capacité du canal, qui peut être utilisée sans provoquer la surcharge du réseau avec le trafic de retransmission, est trop petite.

Une stratégie qui permet d'augmenter le taux d'utilisation du bus, consiste à donner la possibilité à chaque émetteur de détecter si le bus est libre avant de commencer à l'utiliser pour émettre. Il reste toujours le problème de la collision des messages de deux émetteurs qui ont trouvé la ligne libre presque en même instant et qui ont commencé l'émission simultanément.

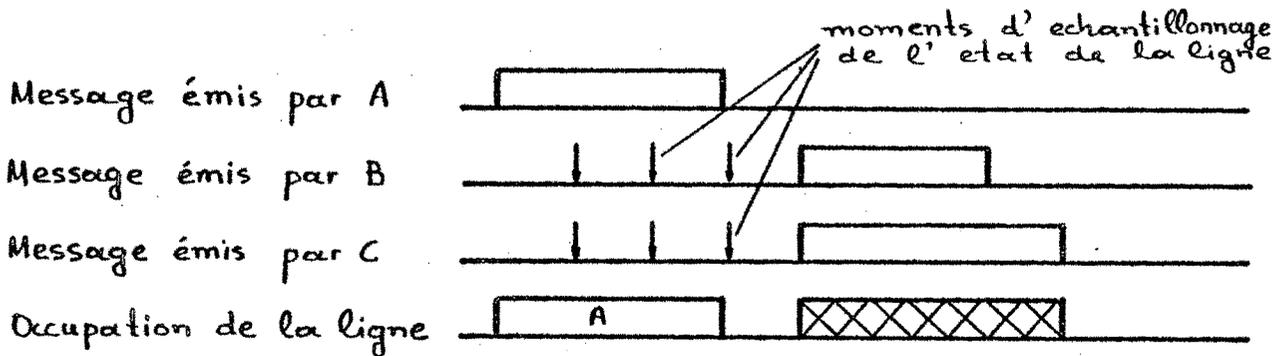
Ce système d'allocation peut être amélioré, si l'émetteur est capable non seulement de détecter si le bus est libre, mais aussi de comparer le message qu'il est entrain d'émettre avec celui qui est véhiculé par le bus. S'il trouve une incohérence il arrête l'émission.

Cette stratégie permet de réduire le temps de non occupation du bus, après chaque collision. C'est à dire chaque collision des messages entraîne une période de non occupation du bus, qui est réduite considérablement par rapport aux stratégies précédentes, à cause de la détection rapide de la collision. Cette stratégie est adoptée dans le cas du réseau ETHERNET (NET).

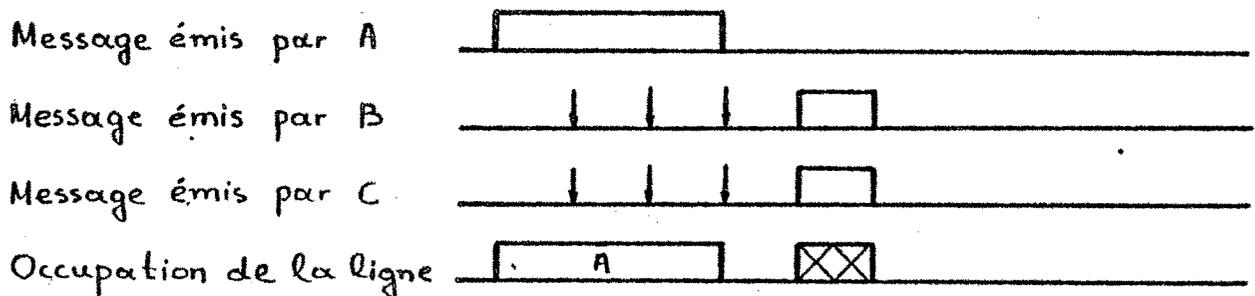
L'évolution des mécanismes d'auto-allocation se dirige vers une réduction du temps de non occupation du bus. A la limite, ce temps peut être complètement éliminé, si à la suite d'une collision des messages sur le bus, il existe un seul émetteur qui continue à l'utiliser et les autres s'arrêtent. C'est le but du mécanisme de communication par bus série rapide, LISA (MAR 1) (MAR 2) développé au sein de l'Equipe



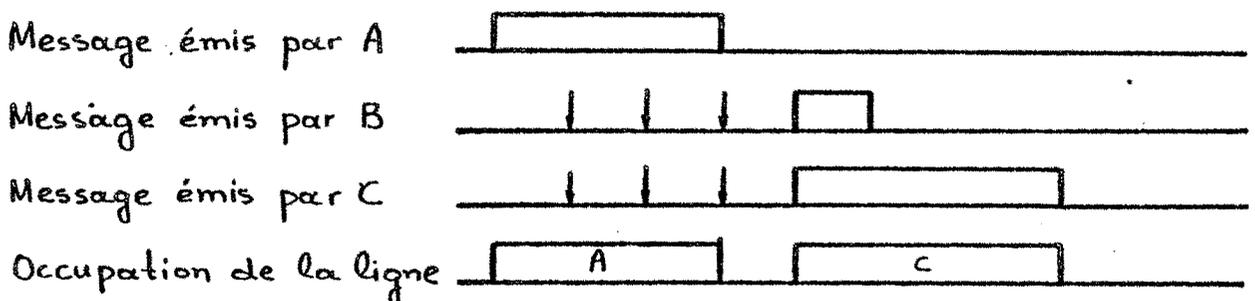
a. Emission sans contrôle de l'occupation de la ligne.



b. Emission après détection de ligne libre.



c. Vérification de la cohérence pendant l'émission.



d. Vérification de la cohérence au niveau du bit.

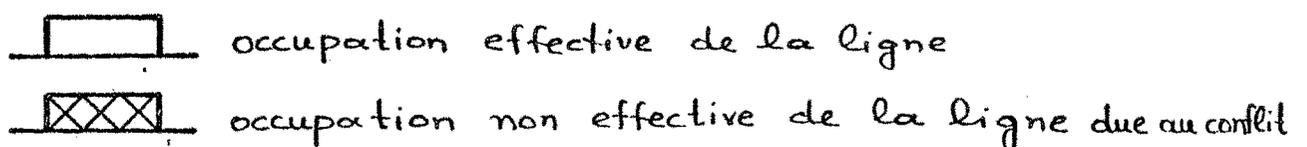


figure 1.3. Occupation du moyen de communication dans le cas des conflits des messages pour les différents types d'allocation.

d'Architecture d'Ordinateurs du laboratoire IMAG. Ce mécanisme, basé sur un principe d'auto-allocation présenté dans (NIS), permet l'utilisation maximale du moyen de communication.

Il faut noter que le perfectionnement du mécanisme d'auto-allocation entraîne une augmentation de la complexité des interfaces qui permettent aux stations de se connecter au bus, et par conséquent leur coût. En même temps il pose des limites sur la vitesse maximale de transmission sur le bus. Mais, étant donné que le moyen de communication est la ressource critique du système, un tel prix est justifié pour assurer son utilisation maximale.

CHAPITRE 2

**Le mécanisme de communication par
bus série auto-alloué (LISA)**

2.1. INTRODUCTION

La philosophie qui a amené à la définition du mécanisme de communication LISA (Ligne Série Auto-allouée) (MAR 1) (MAR 2) consiste à appliquer l'idée de la décentralisation des machines informatiques, dans le domaine de la transmission des données, en bénéficiant de l'existence des circuits à grande complexité d'intégration, permettant la réalisation d'un mécanisme de communication distribué.

L'objectif recherché est de proposer un mécanisme simple, adapté aux besoins des réseaux informatiques locaux et caractérisé par :

- une structure modulaire permettant l'extension facile du système
- une grande fiabilité
- une vitesse de transmission des données élevée
- un faible coût
- la possibilité d'être construit à l'aide des composants commercialement disponibles.

Ces critères ont amené à l'utilisation d'un bus série multi-point qui permet de minimiser le nombre de lignes physiques du système et par conséquent son coût.

Ce bus est réalisé physiquement par un câble coaxial, terminé à ses extrémités par des résistances d'adaptation qui servent à éliminer les réflexions des ondes électriques, risquant de noyer le signal.

Il faut noter que le mécanisme est indépendant du support physique utilisé. Dès que l'évolution de la technologie des liaisons par fibres optiques permettra les connections multipoint, la réalisation d'un tel système de communication basé à la transmission optique sera envisageable.

Sur le bus sont connectés les processeurs du réseau par l'intermédiaire des coupleurs spécialisés. Chaque coupleur est capable d'émettre et de recevoir des informations.

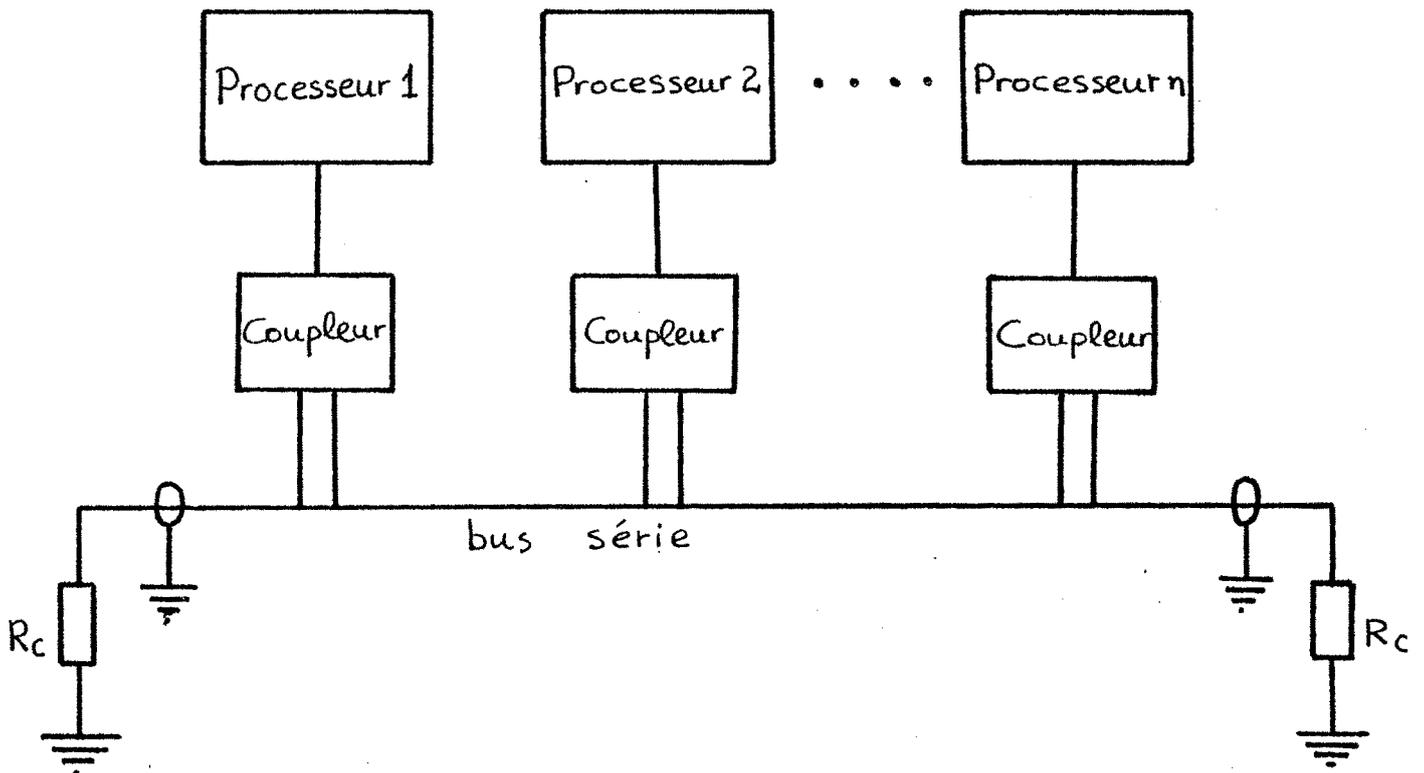


figure 2.1.

Les coupleurs connectés sur une ligne sont asynchrones entre eux. A un moment donné un seul coupleur peut émettre tandis que les autres se trouvent en mode de réception. La transmission des informations se fait de manière synchrone : tous les récepteurs se synchronisent avec l'émetteur.

Le mode synchrone de transmission demande de connaître :

- l'instant d'occurrence de chaque bit d'information
- le début et la fin de chaque message.

En plus, il faut vérifier la bonne transmission du message, tant de la part de destinataire, que de la part de l'émetteur.

Ces fonctions sont assurées par :

- le codage des informations
- le protocole utilisé.

2.2. LE CODAGE DES INFORMATIONS.

Pour permettre la synchronisation entre l'émetteur et le ou les destinataires, l'horloge d'émission doit être envoyée en même temps que les informations. Cela peut être fait :

- soit sur une ligne séparée
- soit sur la même ligne que les informations par codage, c'est à dire par mélange de l'horloge et des données.

Cette deuxième solution est préférable parce qu'elle permet d'économiser une ligne physique et parce qu'elle est très bien adaptée à la méthode d'allocation qui sera présentée plus loin.

Le codage utilisé est appelé NRZI (Non Return to Zero Inverted). Les informations sont transmises sous la forme de transitions du niveau électrique de la ligne entre deux valeurs. Au moment de l'émission d'un bit :

- un changement du niveau du signal indique un "zéro" logique
- L'absence de changement correspond à un "un" logique

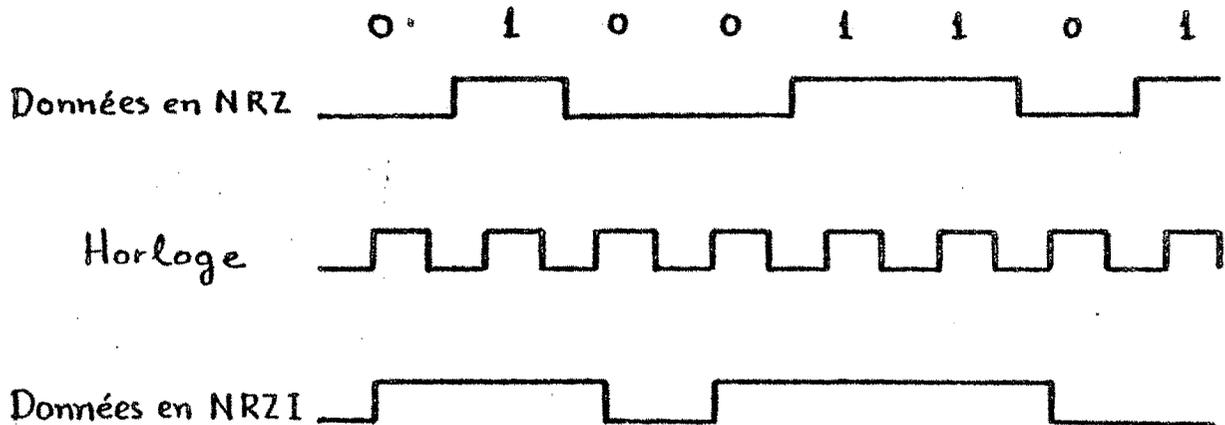


figure 2.2. Codage NRZI

Ce codage a été choisi à cause :

- de la simplicité des mécanismes de codage et décodage qu'il nécessite
- du débit d'informations élevé qu'il offre pour une fréquence d'émission donnée. Cela permet l'utilisation maximale de la bande passante du moyen de communication.

Dans le cas le plus défavorable (émission des zéros consécutifs) la fréquence des transitions sur la ligne est égale à la vitesse de transmission des informations. Les codes qui accomplissent autres exigences, telles que synchronisation parfaite ou suppression de la composante continue, nécessitent une fréquence du signal sur la ligne, plus élevée que la vitesse de transmission. Sur un moyen de communication qui dispose d'une bande passante réduite, la vitesse de transfert maximale s'obtient donc par l'utilisation d'un code du type NRZI.

Le désavantage du NRZI est que la synchronisation entre émetteur et récepteur risque d'être perdue dans le cas de l'émission d'un grand nombre de bits à "1" logique, pendant lesquels il n'existe pas de transitions sur la ligne, permettant la synchronisation du récepteur.

Dans le cas du mécanisme proposé, ce problème ne se pose pas, à cause du protocole utilisé, qui ne permet pas l'émission de plus que six bit à "I" logique consécutifs.

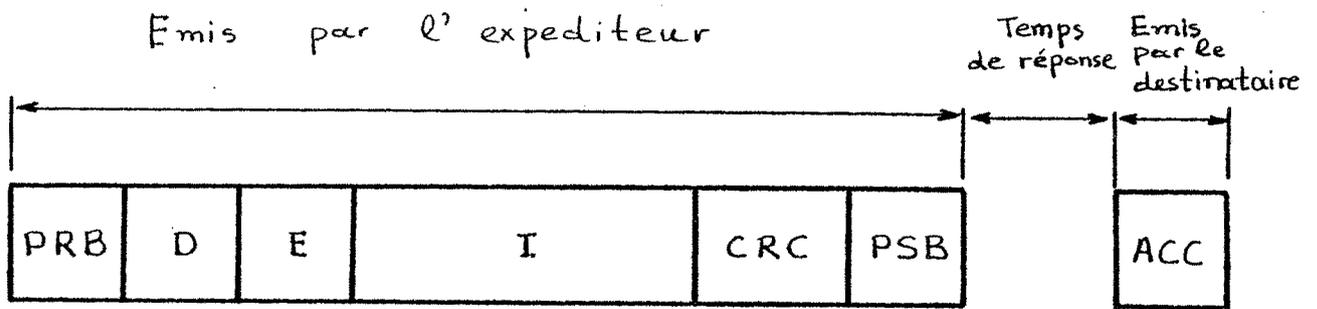
2.3. LE PROTOCOLE DE BASE.

Le mode de transmission multipoint nécessite un protocole de base assurant les fonctions suivantes.

- Repérer le début et la fin d'un message
- Identifier le destinataire du message
- Identifier l'expéditeur du message
- Permettre l'émission de n'importe quelles données
- Permettre la vérification de la bonne transmission des informations
 - par le destinataire
 - par l'expéditeur

Le protocole utilisé dans LISA est inspiré du format SDLC (Synchronous Data Link Control) (IBM) défini par IBM comme support de la procédure SDLC (qui est une procédure de communication centralisée).

Les messages échangés entre les stations de LISA respectent le protocole suivant :



PRB : Preambule

D : Adresse destinataire

E : Adresse expéditeur

I : Informations

CRC : Code de detection

d'erreurs

PSB : Postambule

ACC : Accusé de réception

figure 2.3.

Les informations émises par l'expéditeur ont la forme d'un paquet qui commence et se termine par un caractère spécial (appelé FLAG), qui ne doit pas être répété au milieu du message, pour ne pas être confondu avec les données.

Après le FLAG de début du message suivent l'adresse du destinataire et l'adresse de l'expéditeur. Chacune tient sur un nombre entier d'octets, qui est constant pour un système donné, et dépend des besoins du système, c'est à dire le nombre de processus qui doivent être adressés, la méthode de codage des adresses etc.

Ensuite vient le champs d'informations, d'un nombre variable d'octets.

Après les informations et avant le FLAG final un code de détection des erreurs est prévu appelé CRC (Cyclic Redundancy Check) qui tient sur deux octets.

Après la fin de ce paquet suit un accusé de réception qui tient sur un octet émis par le récepteur tout de suite après la réception du message, si la transmission a été bonne (protocole respecté,

CRC correct). L'intervale entre le FLAG finale du paquet et l'accusé de réception ne doit pas être supérieur à la durée d'émission d'un octet.

Au niveau du bit la réalisation de ce protocole est assurée de la manière suivante :

8 bits 8 bits Variable 16 bits T_{rep}
 (01111110) (DEST) (EXP) (INF.) (CRC) (01111110) (01111110)

Comme FLAG dans le format SDLC est choisie la configuration binaire : 01111110

Pour éviter la confusion avec le contenu du paquet, il n'est pas permis pendant l'émission du message d'avoir plus que cinq bits consécutifs à l'état logique "1". Lorsque cela arrive, un bit à "0", doit être inséré après les cinq bits à "1" par l'expéditeur, qui sera extrait à la réception

Remarque : Il faut noter que le plus grand nombre de bits consécutifs à l'état logique "1" qui peut exister dans un message est six, à cause du format choisi. Cela permet l'utilisation du codage NRZI sans risque de perte de la synchronisation entre émetteur et récepteur.

Le CRC qui accompagne le message permet au récepteur de vérifier si le message reçu ne contient pas d'erreurs de transmission. Les deux octets du CRC contiennent le reste de la division du message, considéré comme polynôme, par un polynôme donné. Dans le cas du format SDLC ce polynôme est le $x^{16} + x^{12} + x^5 + 1$

Le CRC est calculé par l'émetteur et vérifié par le récepteur. S'il est correct, ce dernier doit informer l'émetteur, de la bonne transmission du message. Cela est effectué par l'accusé de réception.

Pour l'accusé de réception la même configuration binaire que pour le FLAG a été choisie.

Le FLAG final de chaque message est suivi par un intervalle de temps égal à la durée d'émission d'un octet, pendant lequel aucun autre émetteur n'utilisera pas le bus. Pendant ce temps, appelé temps de non occupation de la ligne, le récepteur peut, si le message est bien reçu (CRC et format correct) répondre par un FLAG qui constitue l'accusé de réception.

L'émetteur, si au bout du temps de non occupation de la ligne, n'a pas reçu l'accusé de réception, considère le message comme perdu.

2.4. L'ALLOCATION DU BUS.

2.4.1. Le principe de l'allocation

Dans le cas examiné d'un réseau de processeurs communiquant par un bus multipoint, la voie de communication constitue une ressource partagée entre plusieurs processus utilisateurs. Etant donné qu'un seul processus peut utiliser cette ressource à la fois, le problème principal qui se pose est de définir un mécanisme d'allocation de la ressource.

Dans les systèmes à architecture classique, le rôle de l'allocateur était confié à un processeur spécialisé, qui était souvent le processeur maître du système (dans le cas des systèmes centralisés). Un processeur qui veut communiquer avec un autre commence un dialogue avec le processeur-contrôleur du bus, qui établit la voie de communication. A la fin de celle-ci, le processeur avertit le processeur de communication, qui libère la voie et l'attribue au prochain demandeur.

Le système peut se passer du contrôleur du bus, si chaque station est munie d'un mécanisme assurant les fonctions suivantes :

- Il permet à chaque processus d'utiliser la ressource si elle est disponible
- Il permet à chaque processus de comparer le service demandé à la ressource avec le service rendu.

- Il évite l'interblocage du système dans le cas de l'occurrence de plusieurs demandes de services au même moment.
- Il assure le maximum d'utilisation de la ressource.

Sous le contrôle d'un tel mécanisme, un processus demande un service, si la ressource est disponible. Ensuite il contrôle pendant toute la durée de l'utilisation de la ressource la cohérence entre le service demandé et le service rendu. S'il trouve une incohérence il doit libérer la ressource.

Dans le cas de plusieurs demandes simultanées, la ressource servira correctement quelques utilisateurs. Les autres trouveront une incohérence entre le service demandé et le service rendu et ils arrêteront l'utilisation de cette ressource. Cette discrimination continuera pour les demandes suivantes jusqu'au moment où un seul utilisateur restera à occuper la ressource.

Cette discrimination est basée sur une priorité qui est donnée à l'un des deux types de services qu'un processus utilisateur peut demander à la ressource la voie de communication. Et ces deux types de services sont :

"véhiculer un bit à l'état logique "1" "

"véhiculer un bit à l'état logique "0" "

Un tel mécanisme assure l'utilisation de la ressource au maximum parce que un conflit dû à des demandes simultanées reste au niveau de quelques processus utilisateurs et ne bloque pas tout le système, ce qui entraînerait la non utilisation de la ressource jusqu'à la prochaine demande et par conséquent la baisse des performances du système. Au contraire même en cas de conflit la ressource reste toujours utilisée par un des processus.

2.4.2. Le Mécanisme de l'auto-allocation.

La fonction de l'auto-allocation est confiée aux coupleurs qui interfacent les processeurs du réseau au bus. On appelle "station" du réseau chaque unité connectée sur le bus, composée d'un processeur coupleur et un ou plusieurs processeurs spécialisés à un type de travail.

L'allocation du bus est faite à l'aide de la même ligne que celle qui véhicule les informations. Elle est basée sur le contenu du message. Il faut que le coupleur ait la possibilité de reconnaître :

- l'état d'occupation de la ligne
- la cohérence entre les informations émises par son émetteur et les informations véhiculées par le bus.

Définition de l'état "ligne libre"

A cause du codage utilisé (NRZI : changement du niveau du signal sur la ligne pour chaque bit à "0" logique) et du format SCLC (qui permet l'existence d'un maximum de six bit à "1" consécutifs pendant la durée d'un message), le signal sur la ligne ne peut pas rester stable plus longtemps que la durée de six bits. Cela permet de considérer la ligne libre si elle ne change pas de niveau pendant un temps plus grand que la durée de 7 bits.

Définition du conflit

Un coupleur pendant toute la durée de l'émission observe l'état de la ligne, c'est à dire le niveau du signal électrique sur la ligne.

On considère que le coupleur trouve un conflit pendant l'émission d'un bit, si l'information véhiculée par la ligne n'est pas la même que celle qu'il a transmise.

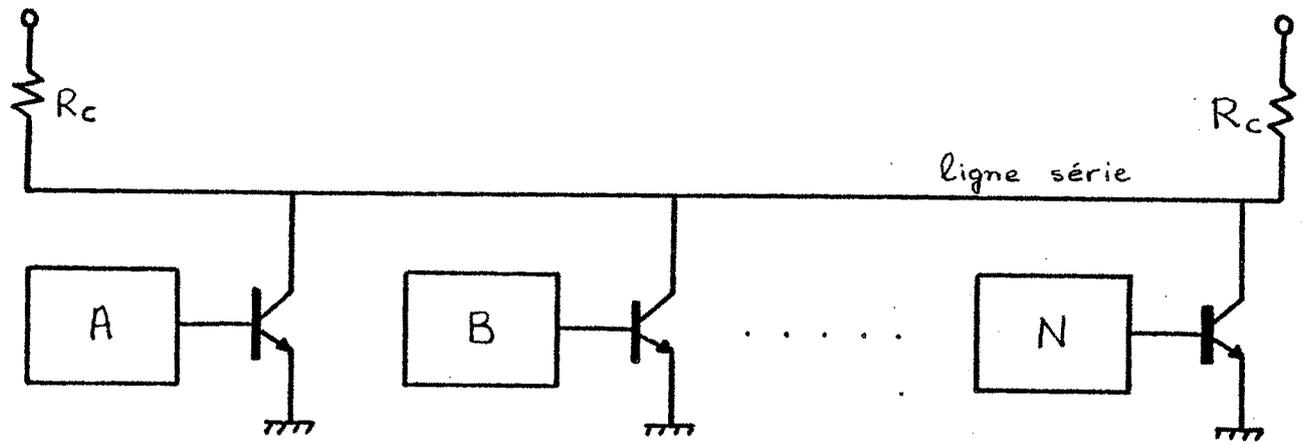
Comportement de la ligne en fonction des circuits d'émission

Un bus multipoints nécessite l'utilisation de circuits d'émission d'une technologie qui permet leur fonctionnement simultané. Si un seul émetteur fonctionne, l'existence des autres ne doit pas perturber son fonctionnement. Si plusieurs émettent en même temps, leurs étages de sortie ne doivent pas risquer d'être endommagés.

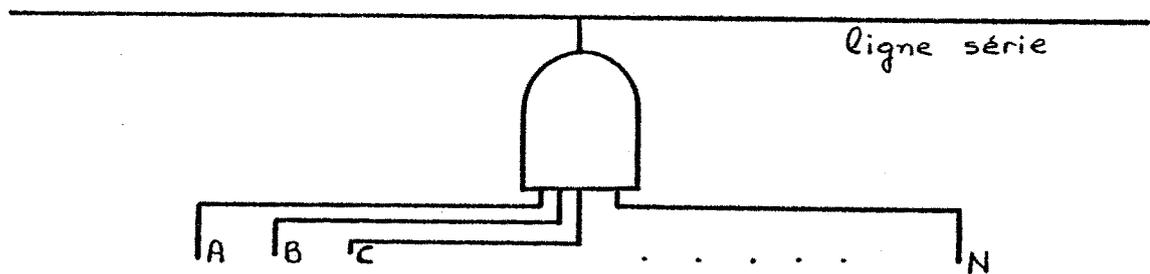
Deux solutions sont possibles :

- a) les émetteurs en sortie "collecteur ouvert"

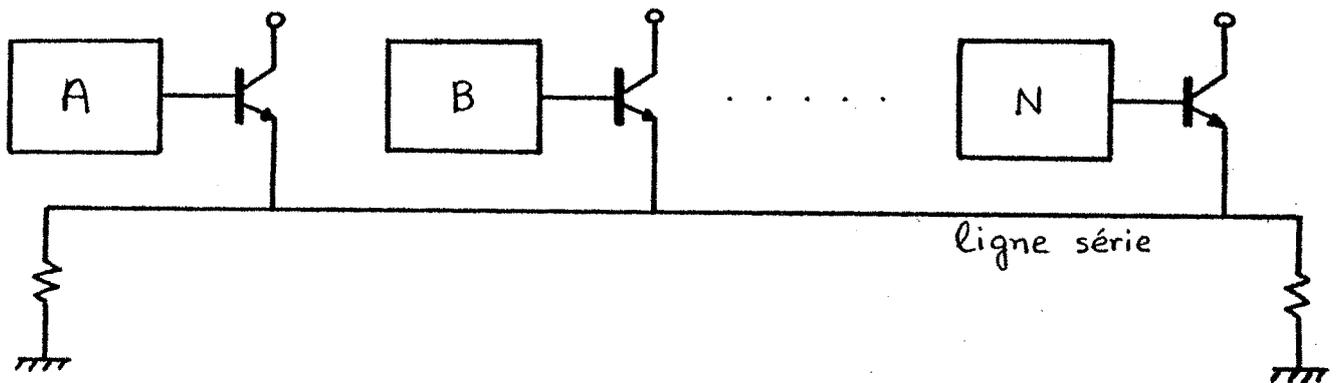
La ligne est polarisée par l'intermédiaire des résistances.



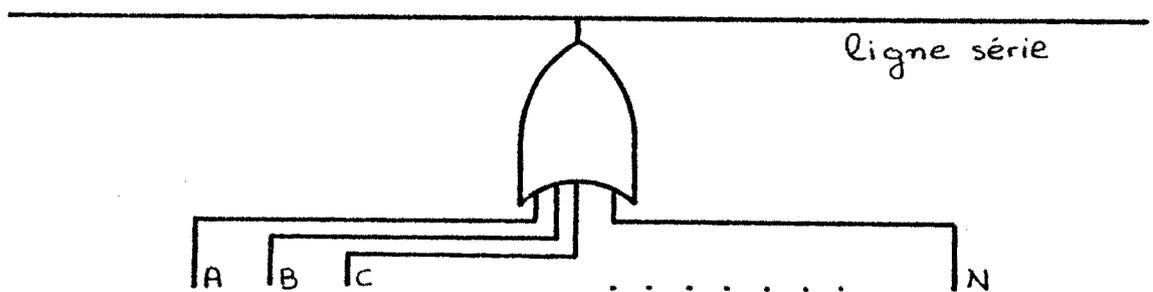
Emetteurs à sortie "collecteur ouvert".



Fonction réalisée par la ligne: "OU" câblé.



Emetteurs à sortie "émetteur suiveur"



Fonction réalisée par la ligne: "ET" câblé.

figure 2.5. Comportement de la ligne en fonction de la technologie des émetteurs utilisés.

A l'état de repos elle se trouve au niveau positif, qui correspond à l'état logique "1". Un émetteur, pour envoyer un bit à "0", fait un court-circuit entre la ligne et la masse. Il est évident que dans le cas d'émission simultanée de deux bits à valeurs complémentaires, le court-circuit (état logique "0") s'impose.

b) les émetteurs en sortie "émetteur suiveur"

La ligne est connectée à la masse par l'intermédiaire des résistances d'adaptation. Son niveau électrique au repos est zéro. Un émetteur qui veut imposer le niveau haut ("1" logique) connecte la ligne à la tension positive du système. Dans ce cas c'est le niveau "1" qui est prioritaire.

Généralement on peut considérer que la ligne suivant la technologie des émetteurs utilisés réalise une fonction logique

- Si les étages de sortie sont des collecteurs ouverts, la ligne fonctionne comme un "ET" cablé.
- Si ils sont des émetteurs suiveurs, elle fonctionne comme "OU" cablé.

Dans les deux cas il existe un niveau du signal prioritaire. Si deux émetteurs transmettent simultanément deux bits complémentaires, la ligne sera positionnée à la valeur prioritaire de la configuration.

2.4.3. Fonctionnement du mécanisme d'auto-allocation.

L'auto-allocation du bus est faite de la manière suivante :

- un coupleur commence à utiliser la ligne pour émettre s'il trouve libre
- Pendant l'émission d'un message, si l'émetteur détecte un conflit, il arrête l'émission et libère le bus.
- Tous les coupleurs connectés sur la ligne en réception, se synchronisent sur le premier FLAG du message.
- Le coupleur, qui reconnaît son adresse après le FLAG, prend le message qui lui est destiné.

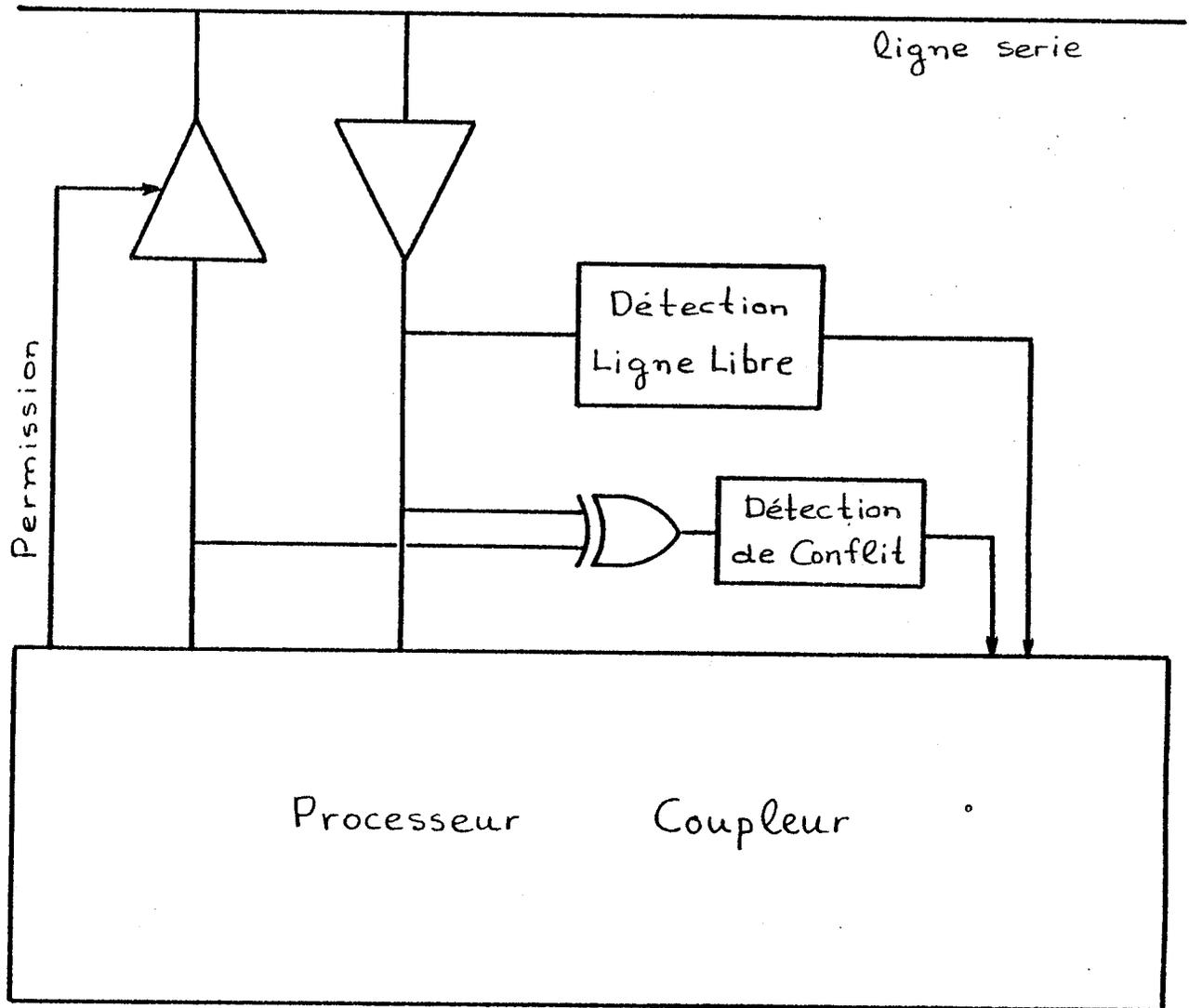


figure 2.6. Mécanisme d'allocation de la ligne.

De cette façon une voie de communication temporelle entre les deux processeurs s'établit.

Dans le cas où plusieurs coupleurs ont trouvé la ligne libre en même temps et ils commencent l'émission simultanément (ou avec un petit

décalage entre eux qui n'est pas détectable par les mécanismes de détection de ligne libre), le mécanisme de conflit assure l'allocation du bus à un seul coupleur.

Examinons le cas de deux émetteurs qui ont trouvé la ligne libre en même temps et qui commencent à émettre.

S'ils sont synchronisés et ils transmettent les mêmes informations (les niveaux du signal sur la ligne que les deux émetteurs imposent sont les mêmes) aucun des deux ne sera pas gêné par la présence de l'autre, parce qu'il trouve la ligne véhiculer les informations telles qu'il les a émises. Alors ils continueront à transmettre tous les deux.

Dès qu'une incohérence se produit entre les informations transmises par les deux émetteurs, la ligne, suivant la fonction logique qu'elle réalise ("ET" ou "OU") prendra la valeur prioritaire entre les deux.

L'émetteur qui a émis le bit à la valeur non prioritaire constatera un conflit, et arrêtera son émission.

L'autre qui a trouvé la ligne positionnée à la valeur qu'il désire à imposer continuera à transmettre sans être perturbé. Pour lui l'existence de l'autre émetteur est complètement inconnue parce que cette présence n'a pas modifié le contenu du message qu'il a envoyé.

Pour le récepteur, le message qu'il a reçu est identique à celui que l'émetteur voulait transmettre, même si pendant quelques bits au début un autre émetteur envoyait simultanément les mêmes informations.

De cette manière le conflit reste localisé au niveau d'une station et ne gêne pas le fonctionnement du reste du système. La ligne, qui est la ressource critique du système, reste utilisée par une des stations même dans le cas des conflits locaux.

De la même façon est effectuée l'allocation de la ligne,

dans le cas de plusieurs émetteurs, qui commencent à émettre simultanément : dès les premiers bits du message, la plupart des émetteurs seront éliminés à cause des décalages qui existeront entre eux. Ensuite chacun de ceux qui trouveront un conflit arrêtera son émission, sur la ligne qui ne sera finalement utilisée que par un seul émetteur.

Il est évident que la plupart des conflits apparaîtront au moment de l'émission des premiers bits du message, c'est à dire au niveau de FLAG ou d'un bit de synchronisation qui éventuellement le précède. Il est possible d'avoir des conflits au maximum jusqu'à l'adresse d'émetteur si deux émetteurs s'adressent au même destinataire. Un conflit après l'adresse d'émetteur ne peut, théoriquement pas apparaître. La détection de cohérence pendant tout le message permettra le contrôle du bon fonctionnement des circuits d'émission : un conflit au milieu d'un message mettra en cause l'état des circuits d'émission et provoquera une séquence de tests pour vérifier leur fonctionnement.

2.4.4. Comportement réel de l'auto-allocation.

Jusqu'à présent à l'étude du mécanisme de communication n'a pas été prise en compte l'influence des retards introduits aux signaux par :

- le temps de propagation du signal sur la ligne, qui est proportionnel à la longueur de la ligne ;
- les temps de positionnement de la ligne, qui dépendent des circuits d'émission, de la charge que la ligne présente pour eux et des seuils des circuits de réception ;
- le temps de traversée des circuits d'émission et de réception ;
- l'incertitude introduite par le mécanisme de décodage des informations au niveau du récepteur.

Les mécanismes de détection de l'état de la ligne d'un système réel doivent prendre en compte l'influence de ces retards.

La détection du conflit au niveau de chaque station est effectuée par comparaison des valeurs du signal avant le circuit d'émis-

sion (point A de la figure 2.7) et après le circuit de réception (point B)

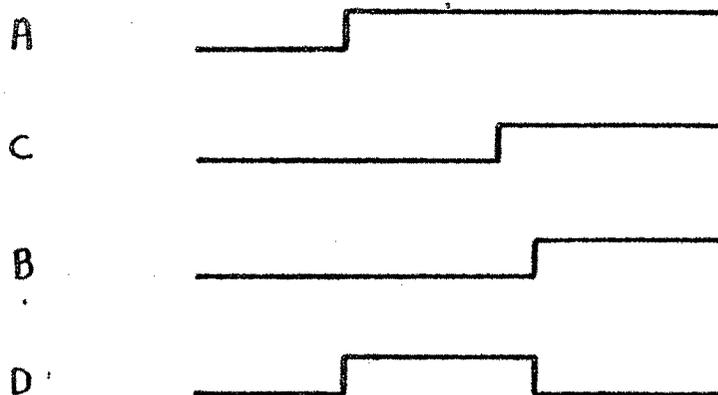
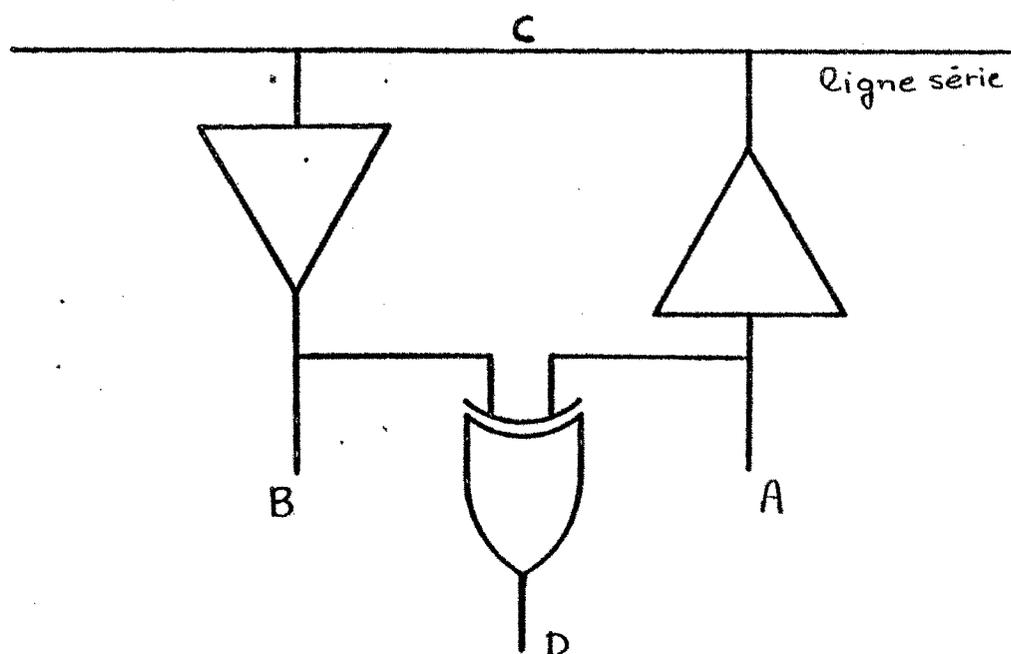


figure 2.7.

Après chaque changement du niveau du signal à émettre, il y aura une différence entre les valeurs du signal à A et B qui durera un

temps égal à la somme des temps de traversée des circuits d'émission et réception plus le temps de positionnement de la ligne. Cette différence ne doit pas être considérée comme conflit logique. Alors elle doit être filtrée. C'est à dire, les différences entre le signal émis et le signal reçu qui durent moins qu'un certain temps T_{conf} ne seront pas prises en compte.

Le choix de la durée T_{conf} de filtrage du conflit est très critique. A cause de ce filtrage, le coupleur "voit" les changements du niveau du signal sur la ligne avec une incertitude. Par conséquent, la durée d'une impulsion sur la ligne n'est pas la même que la durée vue par le coupleur.

On définit comme dispersion introduite par l'auto-allocation la valeur absolue de la différence entre la durée d'une impulsion reçue et sa durée théorique.

L'augmentation de la durée T_{conf} entraîne la croissance de la dispersion, ce qui impose une durée minimale de l'unité de l'information plus grande, c'est à dire une vitesse de transmission plus petite.

D'autre part, la durée T_{conf} ne peut pas être inférieure d'une certaine valeur, pour permettre le fonctionnement du mécanisme d'auto-allocation.

Le calcul de la dispersion introduite par le mécanisme d'auto-allocation fait dans (MAR 1) montre que pour assurer le fonctionnement de ce mécanisme et la bonne reconnaissance des informations par les récepteurs, la durée θ de chaque bit sur la ligne série doit être :

$$\theta > 4 l \delta + 2 T \text{ TRAV.}$$

où

l est la longueur totale de la ligne

δ est la propagation unitaire (le temps que le signal met pour parcourir l'unité de longueur sur la ligne)

$T \text{ TRAV}$ est le temps de traversée des circuits d'émission et réception.

On voit donc que la durée d'un bit et par conséquent la vitesse de transmission dépend des caractéristiques physiques du système (longueur de la ligne, nature des circuits d'émission et réception).

A part la limitation imposée à la durée minimale du bit par le mécanisme d'auto-allocation, la vitesse de transfert dépend du code choisi et de la dispersion introduite par le mécanisme de décodage, à la réception.

Le code choisi :

Les critères de choix parmi les différents modes de codage des informations binaires sont :

1. - Réduire la bande passante nécessaire pour la bonne transmission des données sans perte de la qualité du signal.
2. - Mélanger l'horloge avec le signal pour permettre la bonne synchronisation entre émetteur et récepteur sans avoir besoin d'une ligne séparée.
3. - Permettre la détection des erreurs
4. - Eliminer la composante continue du signal sur le moyen de transmission.

Les codes qui accomplissent les exigences 2, 3, 4 présentent une vitesse de transfert plus petite que la vitesse de modulation. C'est à dire pour une fréquence maximale du signal sur la ligne donnée, la vitesse de transfert des informations décroît au fur et à mesure que les exigences en matière de synchronisation, détection des erreurs et absence de la composante continue, augmentent.

Le protocole de base choisi (SDLC modifié) et la technologie d'émission et réception utilisée ont permis le choix du codage NAZI qui permet la plus grande vitesse de transfert pour une bande passante donnée.

Dispersion causée par le décodage.

Tous les coupleurs disposent d'une horloge d'échantillonnage des informations qu'ils reçoivent. Ces horloges doivent avoir la même fréquence mais elles ne sont pas synchronisées entre elles.

Pendant la transmission, l'horloge du récepteur se synchronise avec celle de l'émetteur. L'incertitude de synchronisation des horloges et par conséquent l'incertitude sur le moment d'arrivée de chaque transition, dépend de la fréquence d'échantillonnage. Cette incertitude introduit une dispersion au signal qui doit être prise en compte au calcul de la durée minimale du bit.

Une autre source de dispersion peut être une différence éventuelle entre les fréquences d'échantillonnage des stations dues soit à une différence de la valeur nominale de la fréquence des oscillateurs des stations, soit à une variation de ces fréquences.

D'après les calculs présentés dans (MAR 1) la valeur minimale de la durée d'un bit, en tenant compte de toutes les dispersions introduites à un mécanisme de communication par bus auto-alloué utilisant le format SDLC et le code NRZI, doit satisfaire :

$$\theta > 2 \frac{P + (1 + a) h}{1 - 15 a}$$

- θ = durée du bit
- P = dispersion du signal sur la ligne introduite par le mécanisme d'auto-allocation.
- h = période nominale de l'horloge d'échantillonnage (la même pour toutes les stations)
- a = précision de la période d'échantillonnage. La période réelle h' d'échantillonnage d'une station quelconque doit satisfaire :

$$(1 - a) h < h' < (1 + a) h$$

2.4.5. Evaluation du mécanisme d'auto-allocation

Comme on a signalé dans l'introduction de ce chapitre, but du mécanisme d'auto-allocation proposé, est de permettre le plus grand débit d'informations possible à un système de communication basé sur l'utilisation des moyens bon marché et commercialement disponibles.

Dans les paragraphes précédents on a présenté les limitations théoriques imposées par l'auto-allocation sur la vitesse de transfert du mécanisme de communication.

Pour obtenir des vitesses de transfert plus élevées il faudrait diminuer le temps de filtrage du conflit T_{conf} . Cela permettrait de diminuer la durée θ de chaque bit. Dans ce cas, le mécanisme de auto-allocation ne pourrait plus assurer l'utilisation maximale de la ligne (voir (MAR 1)). Chaque collision des messages sur la ligne obligerait toutes les stations d'arrêter leur émission et elle entraînerait des périodes de non occupation utile de la ligne. Le nombre de ces périodes serait fonction de la charge et du nombre des stations du système.

Cette dernière stratégie est suivie dans le cas du mécanisme de communication Ethernet. Dans (MET) le calcul de l'efficacité de ce mécanisme définit comme le taux d'utilisation de la ligne pour le transport des messages non endommagés par des collisions est fait, en fonction du nombre de stations qui sont candidats à émettre et de la longueur des messages. Pour des messages longs l'efficacité du mécanisme est satisfaisante puisque pour 256 stations et messages de 1024 octets elle atteint le 92 %. Mais pour des messages plus courts elle décroît très vite pour arriver à 37 % pour des messages de 48 octets.

On voit donc que l'augmentation de la vitesse de transfert au-delà des limites du mécanisme d'auto-allocation de LISA n'entraîne pas forcément l'augmentation du débit écoulé par la ligne série. Dans le cas d'Ethernet des techniques spéciales et coûteuses ont été utilisées pour permettre d'obtenir des vitesses de transmission de l'ordre de

3 Mega bits par seconde ce qui compense la faible efficacité du système dans le cas des messages courts.

Dans notre cas, la construction des systèmes aux lesquels LISA est destiné sera basée sur des composants (microprocesseurs, contrôleurs de communication, circuits d'émission et réception) largement disponibles et bon marché qui ne permettent pas des vitesses de transfert si élevées. La ligne série devient alors la ressource critique du système et le choix du mécanisme LISA qui assure son utilisation optimale est justifiée.

On peut calculer l'efficacité du mécanisme définie comme :

$$e = \frac{\text{durée d'occupation de la ligne par l'information utile du message}}{\text{durée totale d'occupation de la ligne par un message}}$$

Si n le nombre moyen d'octets utiles d'un message et θ la durée d'un bit, la durée d'occupation utile de la ligne est $8 \cdot n \cdot \theta$

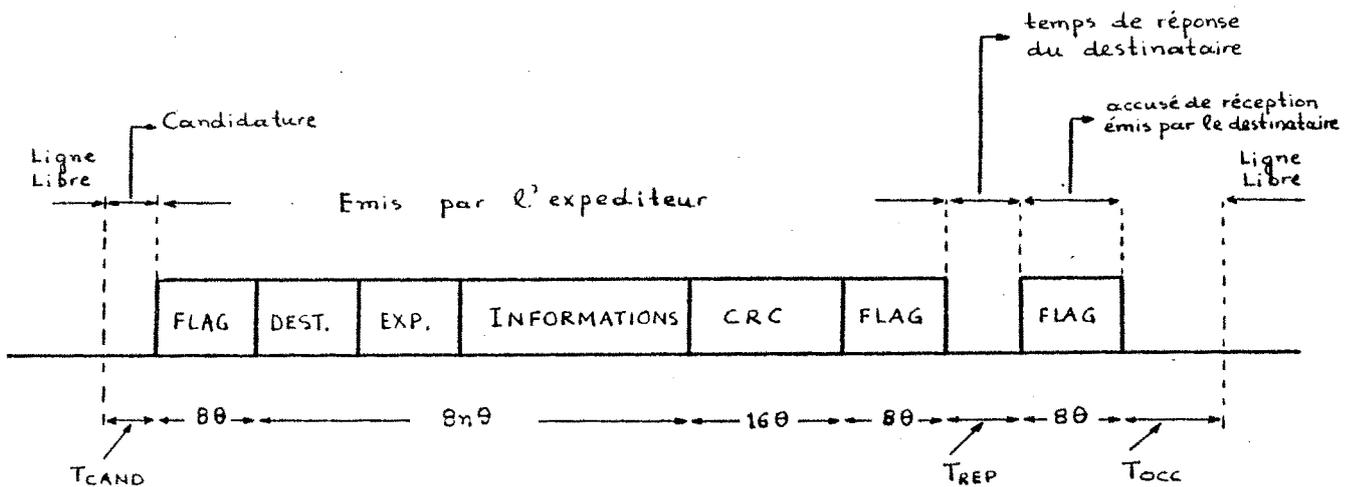


figure 2.8. Occupation de la ligne à l'émission d'un message.

La figure 2.8 montre que la durée d'occupation totale entraînée par un message est égale à :

$$T_{CAND} + (4 + n) 8 \cdot \theta + T_{REP} + 8 \theta + T_{OCC}$$

L'efficacité devient :

$$e = \frac{8 n. \theta}{T \text{ CAND} + T \text{ REP} + T \text{ OCC} + (5 + n) \theta .8}$$

Dans le cas de l'application du mécanisme de communication à l'autocommutateur téléphonique qui sera présentée plus loin on a :

$$T \text{ CAND} + T \text{ REP} \leq 8 \theta \quad \text{et} \quad T \text{ OCC} = 8. \theta \quad \text{Alors}$$

$$e = \frac{n}{n + 7}$$

Le mécanisme de communication tel qu'il a été présenté est complètement modulaire. L'auto-allocation ne limite pas le nombre de stations connectées sur la ligne. Ce nombre est limité seulement par les caractéristiques électriques

- de la ligne
- des circuits d'émission et réception.

En ce qui concerne la ligne, le facteur limitatif est le risque de déséquilibrer son adaptation électrique à cause de la présence d'un grand nombre de circuits connectés sur elle.

D'autre part la charge que la ligne présente pour chaque circuit d'émission ou réception doit être calculée en fonction du nombre de ces circuits pour éviter de dépasser leurs marges d'opération.

Une autre limitation du système sont les pertes électriques sur la ligne qui provoquent un affaiblissement du signal, en fonction de la longueur de la ligne.

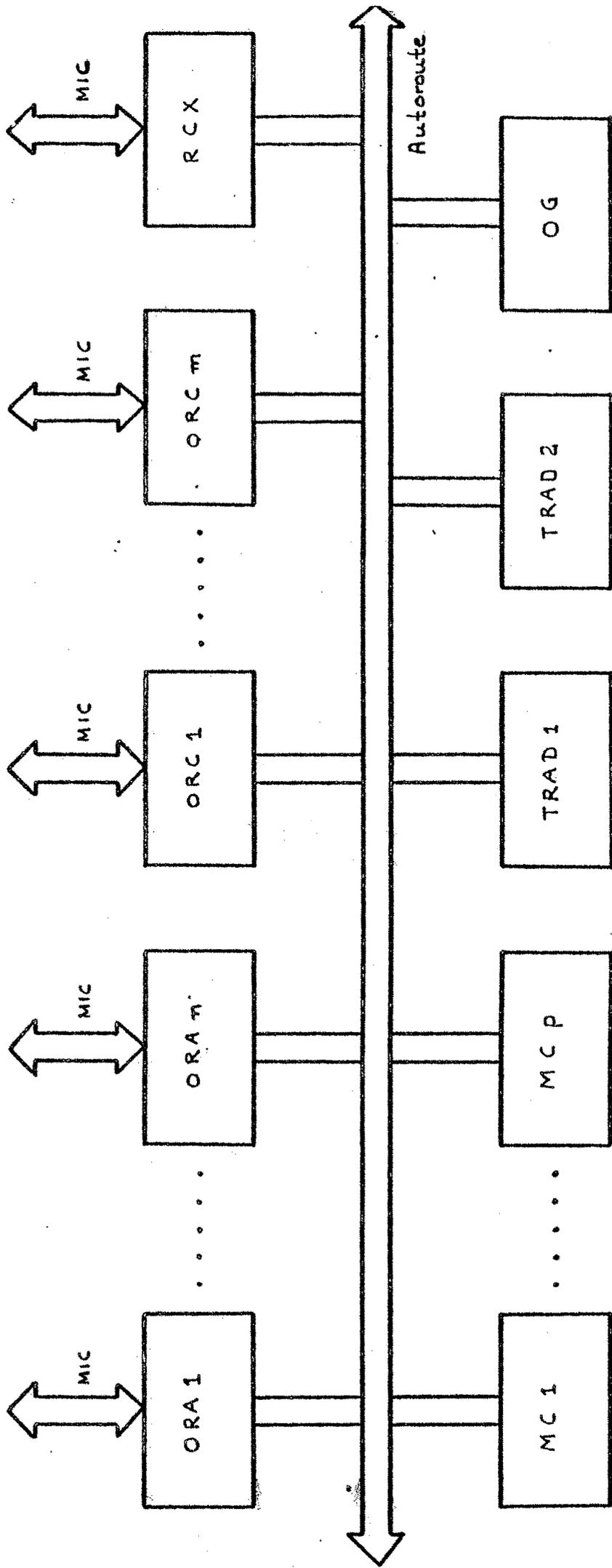
2.5. IMPLEMENTATION DU MECANISME DE COMMUNICATION PAR BUS SERIE

Le mécanisme de communication LISA présenté aux paragraphes précédents a été utilisé comme base pour la réalisation de la commande d'un autocommutateur téléphonique à structure répartie (PON 1) (PON 2) conçu en collaboration entre l'Equipe d'Architecture d'Ordinateurs du laboratoire IMAG (ANC 2) (ANC 3) et le Centre National d'Etudes des Télécommunications, (LEC 1), (LEC 2).

L'étude porte sur une commande d'autocommutateur de la gamme de 60 000 abonnés (6,000 Erlangs) ce qui correspond à 50 appels par seconde.

Pour bénéficier des avantages d'une structure répartie (modularité, extensibilité, haute sécurité etc) l'autocommutateur est bâti sous la forme des processeurs spécialisés reliés par un ensemble de liaisons série travaillant en partage de charge. L'architecture du système est présentée dans (PON 2). Pour un tel système la longueur des connections se situe aux environs de 150 mètres. Le débit des informations échangées entre les processeurs a été évalué à 70 kilo-octets par seconde.

Actuellement une maquette de l'autocommutateur, appelée CANOPUS (Commande d'Autocommutateur Numérique à Organisation Parallèle Utilisant des liaisons Série) (ANC 2) est en cours de réalisation. Elle est composée de processeurs bâtis autour du microprocesseur 6800 B. Ces



ORA : organe de raccordement d'abonnés

ORC : organe de raccordement de circuits

MC : module de commande

TRAD: traducteur

RCX : reseau de connexion

OG : organe de gestion

MIC: signaux de parole transmis en modulation par impulsion et codage.

figure 2.9. Structure générale de CANOPUS.

processeurs appelés processeurs de traitement sont spécialisés dans l'exécution des programmes d'applications (exemple : les organes de raccordement, les modules de commande, les traducteurs etc.)

La communication entre les processeurs de traitement est effectuée par l'intermédiaire :

- de l'autoroute, formée par un faisceau de lignes de communication série banalisées en nombre suffisant pour assurer le débit d'informations nécessaire ;
- les coupleurs qui interfacent chaque processeur de traitement à chacune des lignes de l'autoroute. Les coupleurs constituent des processeurs spécialisés dans les communications qui réalisent les échanges.

Le travail présenté dans les chapitres suivants est basé sur cette première implémentation du mécanisme de communication par bus série LISA.

CHAPITRE 3

Le coupleur

3.1. INTRODUCTION

Le but du mécanisme présenté au chapitre précédent est d'assurer la communication entre les stations d'un réseau local. Nous entendons par station une unité autonome composée par un ou plusieurs processeurs, qui se trouvent physiquement à une très petite distance et qui sont spécialisés dans un type d'application.

Pour le rendre le système de communication le plus transparent possible aux processeurs d'une station il est nécessaire de munir chaque station d'une interface qui fera le couplage avec le bus. Cet interface, appelé coupleur, est envisagé comme un processeur spécialisé dans la communication.

Le coupleur doit permettre aux processeurs de la station de s'occuper au minimum possible des fonctions nécessaires pour la communication. De cette façon on évite une augmentation de la charge des processeurs et par conséquent une baisse des performances du système.

L'absence d'un contrôleur du bus centralisé augmente le nombre de fonctions que les coupleurs doivent accomplir. Finalement la taille d'un coupleur adaptée aux besoins du mécanisme étudié devient assez importante. Cela ne permet pas d'envisager une réalisation des coupleurs à partir des circuits intégrés de petite et moyenne densité, à cause du nombre des circuits qui seront nécessaires et de la com-

plexité du circuit. L'existence des circuits intégrés à grande densité d'intégration, tels que microprocesseurs rapides et circuits adaptés à la transmission des données, permet la réalisation des coupleurs d'une manière relativement simple.

3.2. STRUCTURE DU COUPLEUR

On peut considérer que le coupleur est composé de deux parties :

- la partie orientée vers le bus, identique pour tout les coupleurs connectés sur le même bus ;
- l'interface avec le processeur de la station, qui est spécifique à la nature de ce processeur

Les fonctions que la première partie du coupleur doit accomplir dérivent de la description du mécanisme de communication, faite au chapitre précédent, notamment :

- Allocation du bus ;
- Codage et décodage des informations ;
- Réalisation du protocole de communication ;
- Sécurité de fonctionnement.

La vitesse de transfert du coupleur dépend de la technologie utilisée pour sa réalisation. La plus grande vitesse pourrait être obtenue avec une solution câblée. Cette solution a été abandonnée à cause de sa complexité et du nombre des circuits qu'elle nécessite. A titre indicatif nous donnons le nombre des circuits utilisés pour la réalisa-

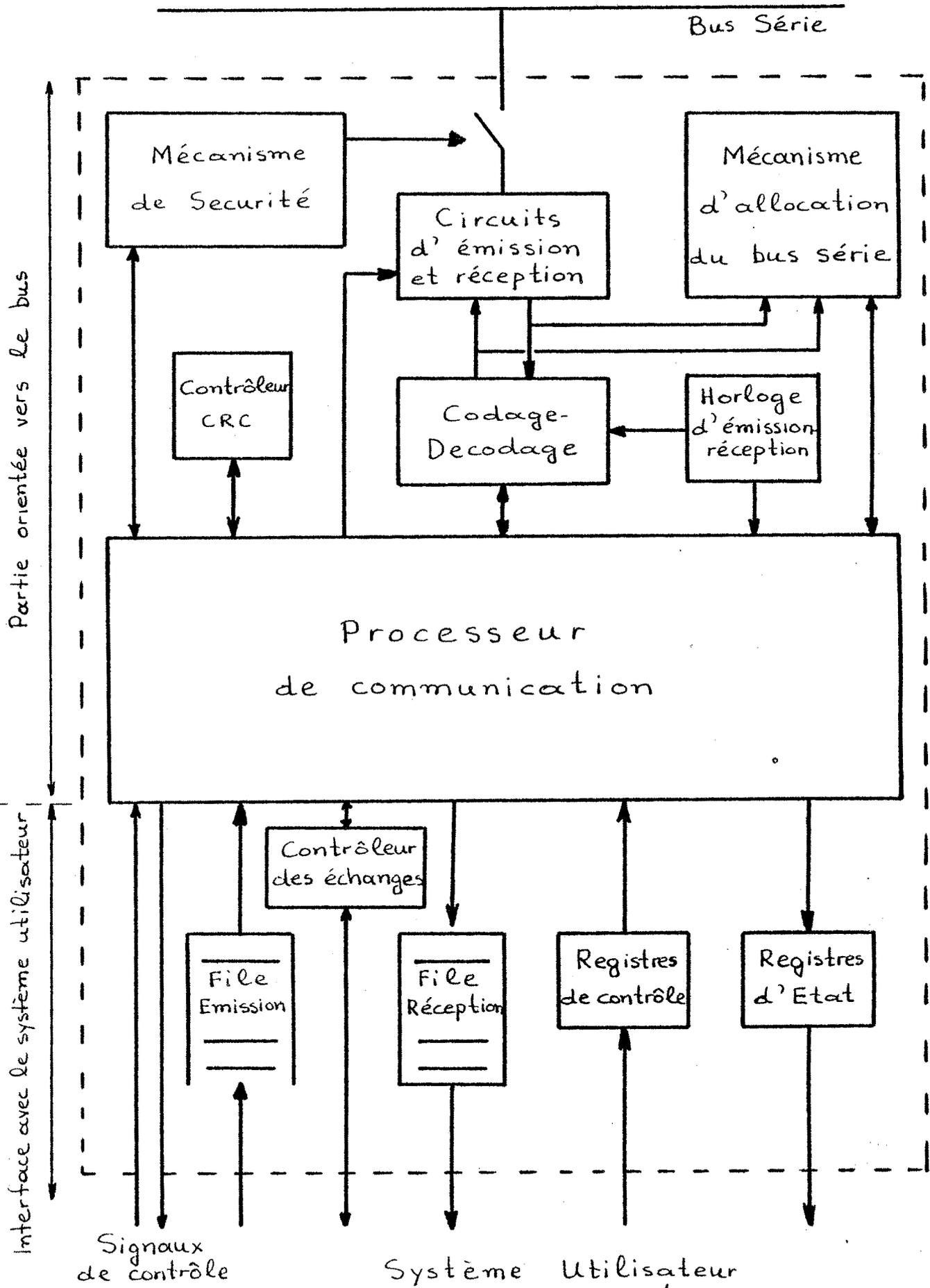


figure 3.1. Structure du Coupleur.

tion du coupleur du mécanisme de communication LNI développé à M I T (KAH) dont la complexité, en ce qui concerne la partie orientée vers le bus, n'est pas la plus grande que celle du mécanisme présenté.

Partie orientée vers le processeur (DMA)	100 circuits
Tables de reconnaissance des adresses	115
Partie orientée vers le moyen de communication	120
Fonctions de sécurité	15
	<hr/>
	350 circuits

Actuellement plusieurs contrôleurs de communications intégrés sont disponibles, comme par exemple le Signetics 2652 MPCC le Intel 8273, le Zilog S10 et, le Motorola ADLC 6854. Ils sont capables de réaliser une grande partie des fonctions nécessaires à la communication, comme par exemple la gestion du format SOLC, le calcul du code de détection des erreurs, la reconnaissance d'une adresse etc. Evidemment ces circuits ne sont pas destinés à être utilisés exactement de la manière nécessitée par le mécanisme présenté, ce qui impose d'ajouter autour de ces contrôleurs un nombre important de circuits. En plus, pour un certain nombre de types d'utilisations, comme ils donnent pas la possibilité d'accéder au protocole au niveau du bit, ils sont considérés plutôt rigides.

La vitesse de transfert qu'ils supportent est relativement limitée. Elle varie d'un constructeur à l'autre. En général, on peut dire que lorsque la complexité du contrôleur augmente, la vitesse de transmission diminue. D'autre part, lorsque la complexité baisse, la fréquence des interventions du processeur de la station nécessitées par le contrôleur augmente. Ceci limite la vitesse de transmission du système et augmente le taux de charge du processeur. Pratiquement les opérations d'entrée-sortie occuperont la plupart du temps du processeur.

Etant donné que le coût des microprocesseurs actuels, est de l'ordre de celui de simples circuits LSI, une solution simple consiste

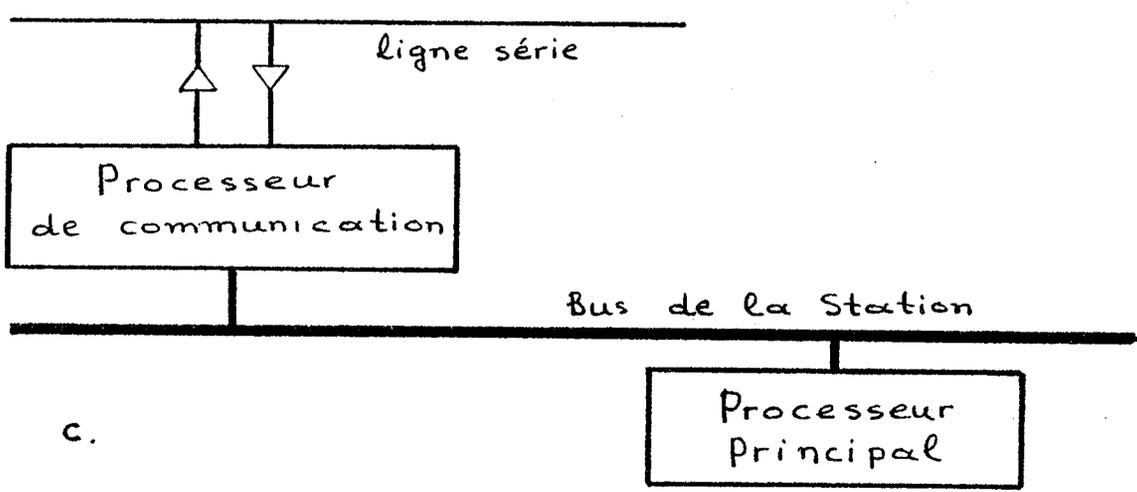
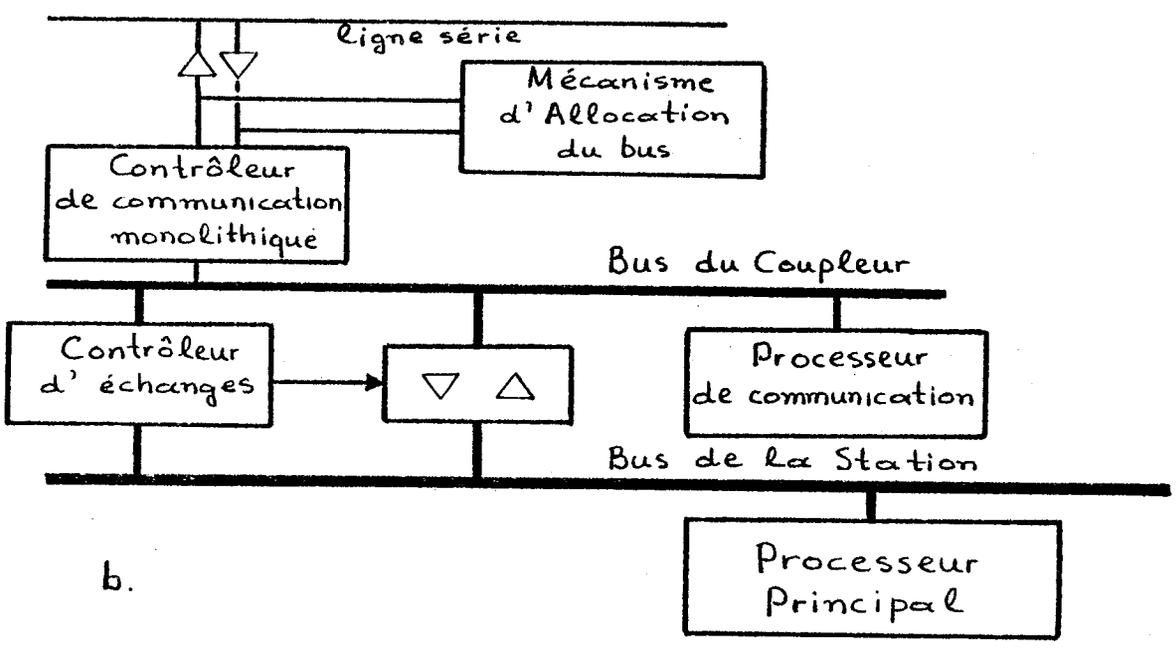
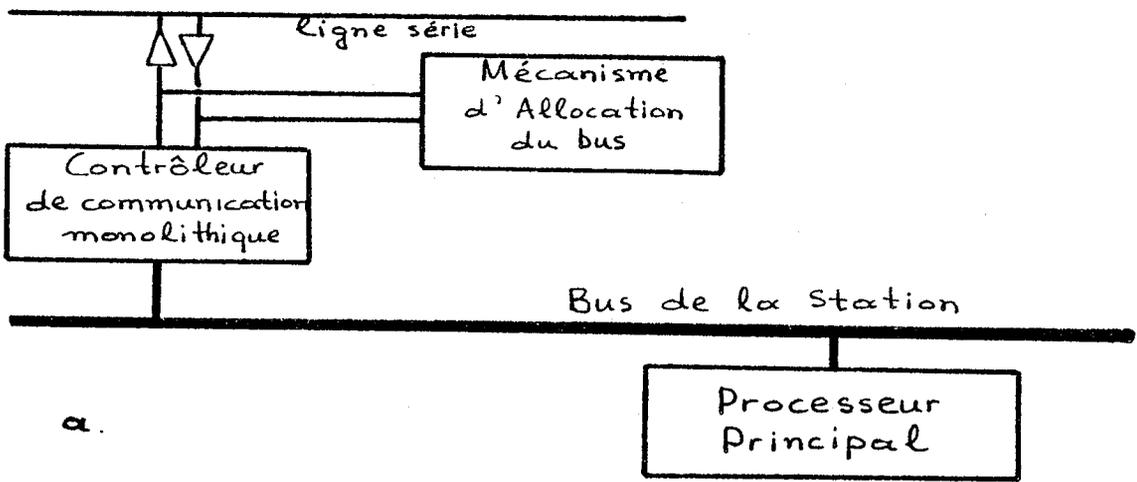


figure 3.2. Configurations possibles pour la réalisation du Coupleur.

à ajouter un microprocesseur, uniquement pour piloter le contrôleur des communications, et dialoguer avec le processeur principal de la station. Cette solution est assez simple du point de vue matériel et du logiciel. Elle permet de réaliser la partie du coupleur destinée à faire l'interface avec le processeur de la station, de manière universelle et puissante.

Une autre solution consiste à ne pas utiliser un contrôleur de communications intégré, mais un microprocesseur rapide. Cette solution qui se présente comme plus générale, offre la plus grande souplesse possible vis à vis du protocole, du codage etc.

Dans ce cas la plupart des fonctions du coupleur sont réalisées par logiciel, ce qui permet de la adapter aux besoins du système, d'étudier des alternatives au niveau du protocole et finalement de dégager les spécifications exactes d'un contrôleur de communication intégré, adapté au mécanisme de communication étudié. En plus la vitesse de transfert atteinte par cette méthode peut être supérieure à celle d'un contrôleur intégré. C'est cette méthode donc qu'on a choisi pour la réalisation du coupleur qui sera présenté dans ce chapitre.

La partie du coupleur qui réalise l'interface avec le processeur de la station dépend de la nature de ce dernier. Le coupleur étudié est destiné à servir d'interface d'une station construite autour d'un microprocesseur.

Notre but est de minimiser le nombre de circuits nécessaires pour assurer le transfert des données entre le coupleur et le processeur principal de la station appelé processeur de traitement. La configuration la plus simple consiste à connecter le coupleur sur le bus du processeur de traitement comme un périphérique. Des méthodes d'entrée-sortie, telles que l'attente active programmée ou les interruptions ne peuvent pas être utilisées pour le transfert des données, le débit élevé des informations entraînant une perte très importante du temps du processeur pour les opérations d'entrée-sortie. Le transfert des données doit donc se faire en mode accès direct à la mémoire, sous le contrôle du coupleur.

3.3. INTERFACE AVEC LE BUS DE COMMUNICATION.

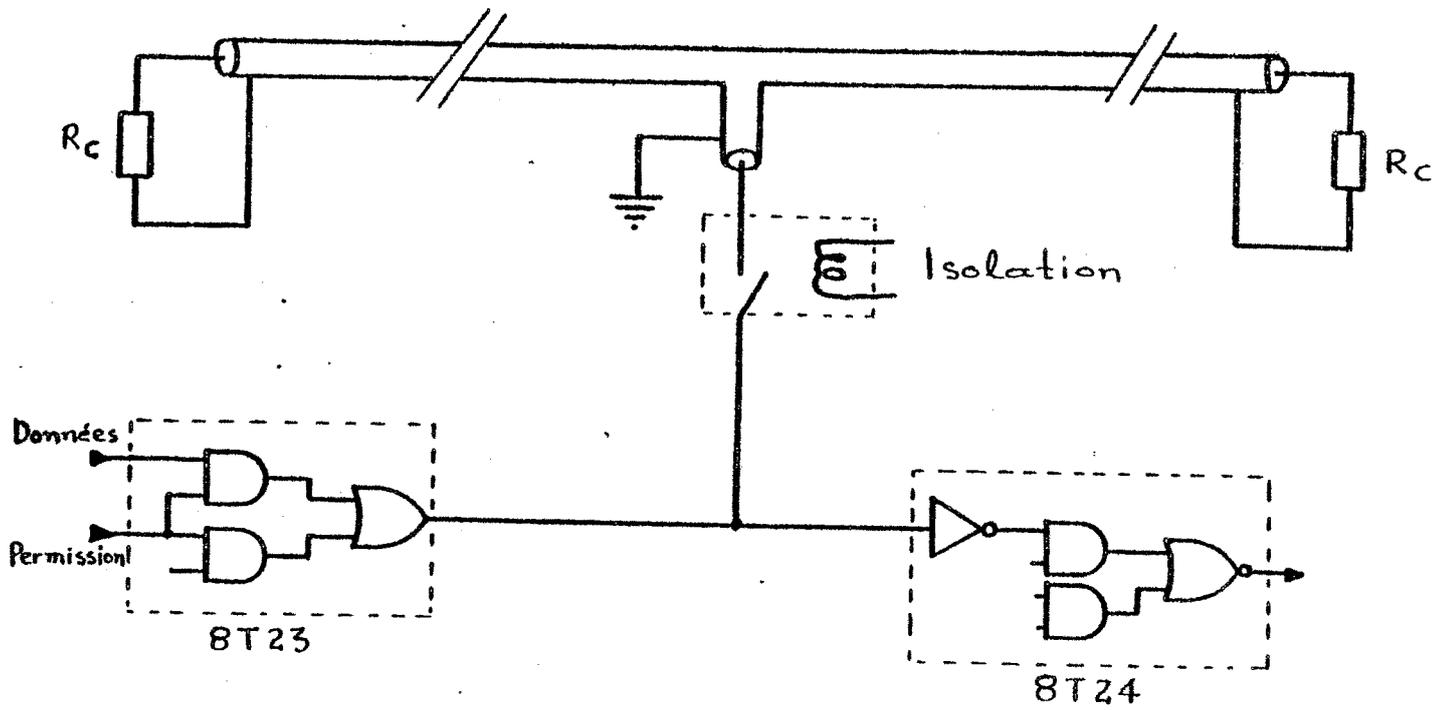
Cette partie du coupleur est composée par :

- Les circuits d'émission et de réception.
- Les circuits qui assurent les fonctions nécessaires pour l'auto-allocation :
 - Détection de ligne libre
 - Détection de conflit
- Les circuits de codage et décodage des informations.
- Le circuit de calcul du CRC.
- Le microprocesseur avec sa mémoire de stockage du programme et les interfaces d'entrée-sortie.

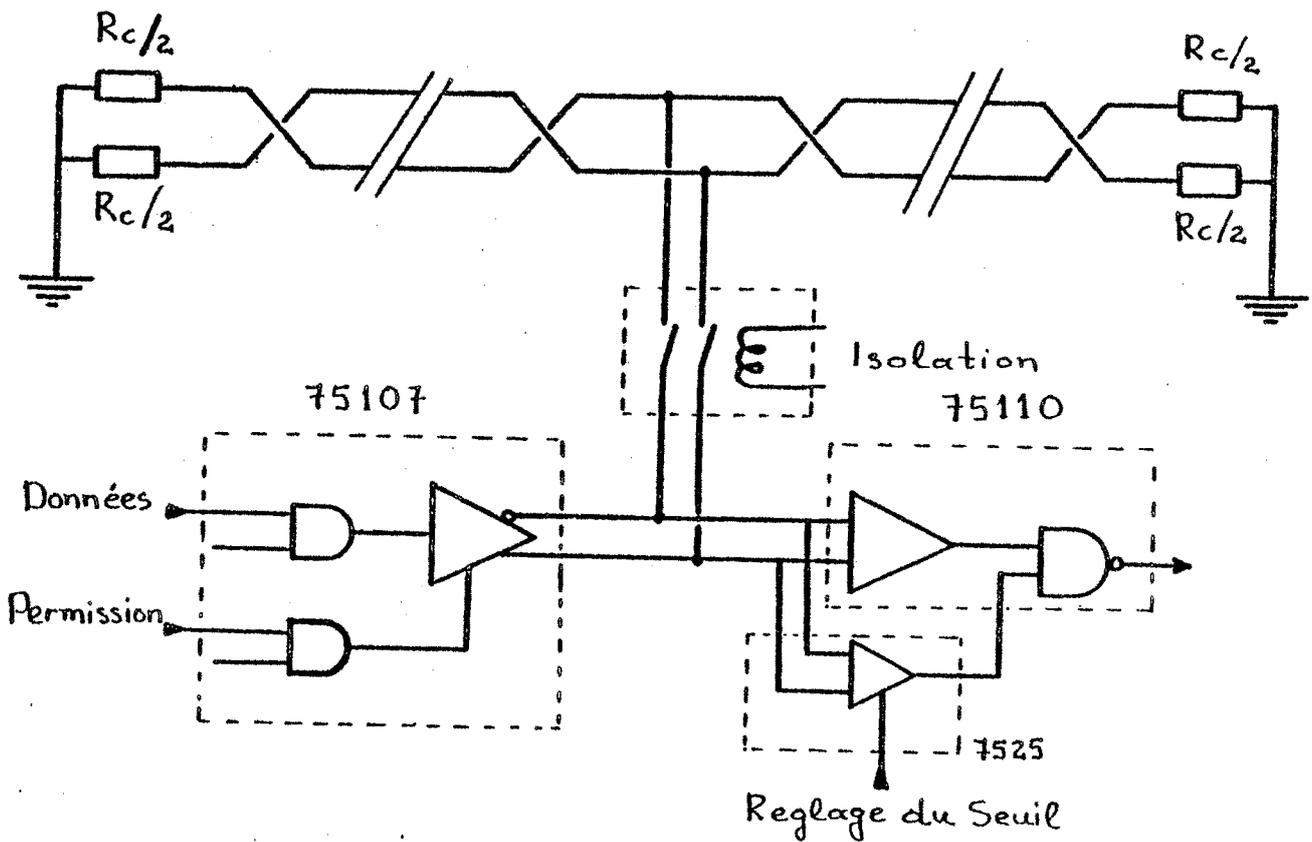
3.3.1 Circuits d'émission et de réception.

Parmi les différents types de transmission existant le plus simple et le mieux adapté aux besoins du mécanisme d'auto-allocation LISA est la transmission sur ligne monofilaire par niveaux de tension.

Notre but est d'utiliser des circuits d'émission et réception commercialement disponibles pour des raisons de simplicité, économie et disponibilité.



a. Transmission sur cable coaxial.



b. Transmission en mode différentiel sur ligne torsadée.

figure 3.3. Circuits d'émission et de réception.

Les circuits 8T23 - 8T24 remplissent les exigences d'une liaison multipoint. La sortie de l'émetteur 8T23 est du type émetteur suiveur. Sa sortance est suffisante pour conduire une ligne de résistance caractéristique égale à 95Ω adaptée à ses deux extrémités sur laquelle sont connectés plus que cent paires d'émetteurs et récepteurs.

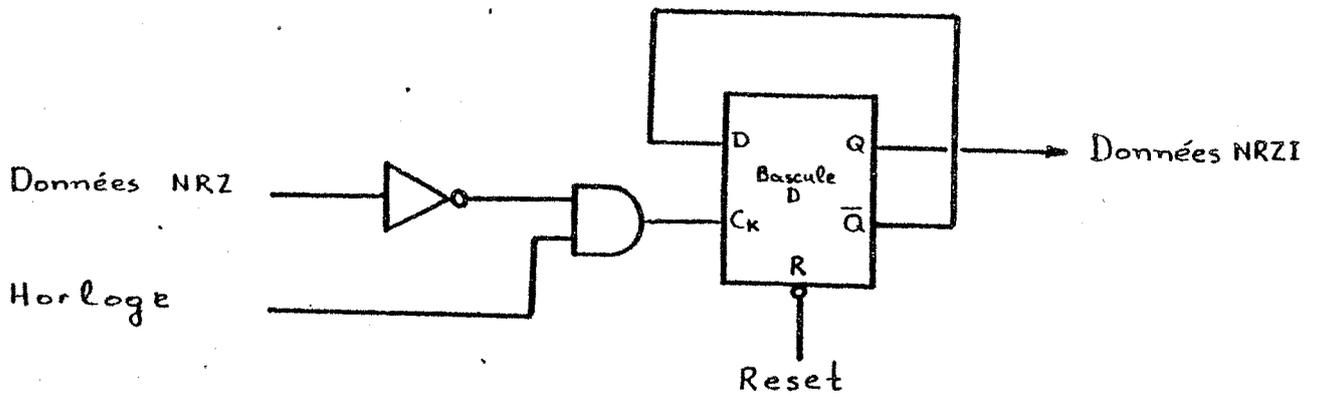
L'hystérésis des récepteurs 8T24 leur offre une immunité au bruit de l'ordre de 1,4 V. D'autre part leur résistance d'entrée, de l'ordre de $20 K \Omega$ ne perturbe pas l'adaptation de la ligne.

Pour des raisons de généralité des émetteurs et récepteurs capables de fonctionner en modes différentiel sont prévus sur la carte coupleur. Il s'agit des circuits 75107, 75110. Les émetteurs 75110 sont des sources de courant.

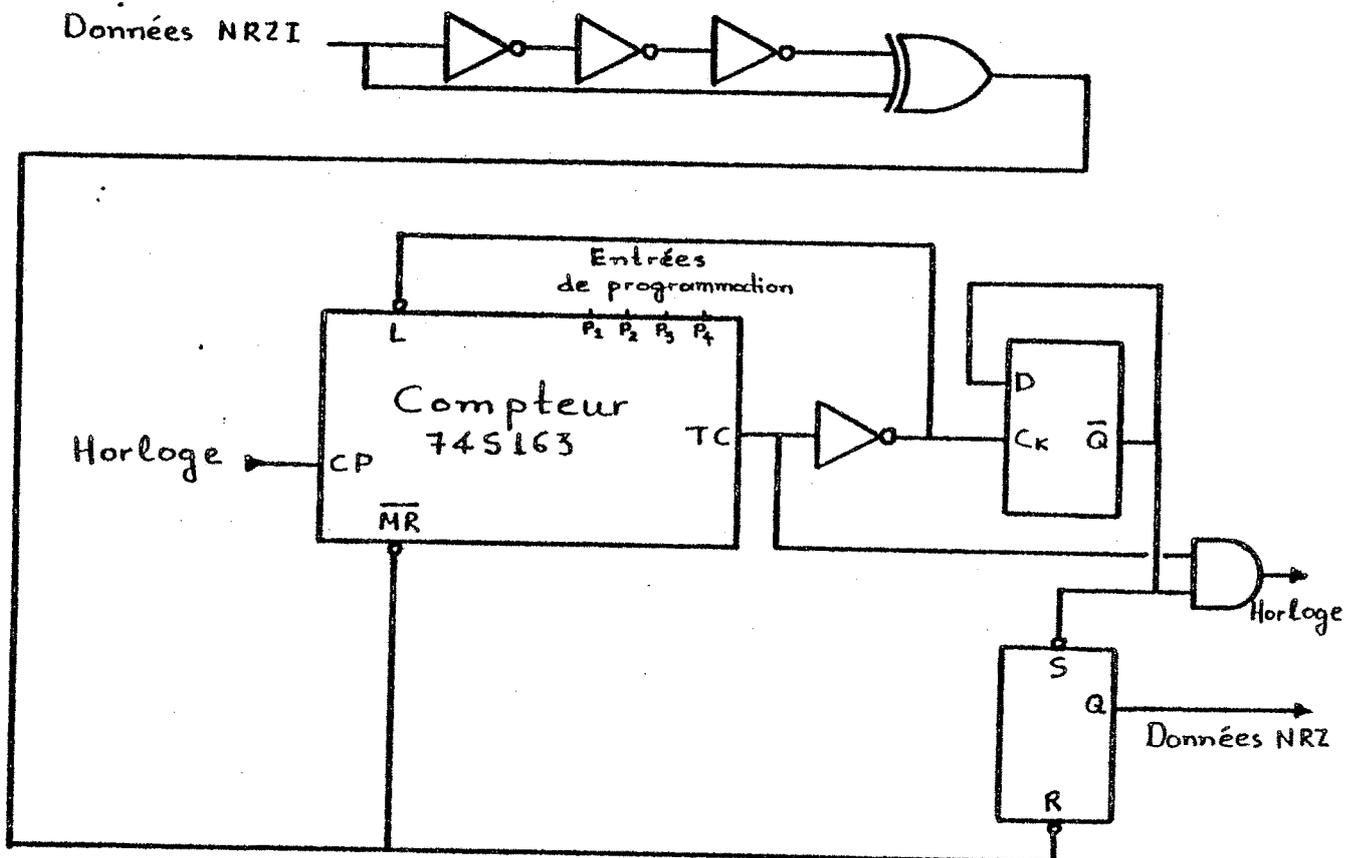
Malgré les avantages de la transmission en mode différentiel les difficultés qui se présentent dans le cas des liaisons multipoints rendent son utilisation très délicate. Le niveau du signal sur la ligne est proportionnel au nombre des émetteurs qui fonctionnent simultanément. Il existe donc le risque de surcharge des récepteurs. Cela limite le nombre total des émetteurs qui peuvent être connectés sur la ligne. Dans le cas des circuits utilisés le nombre total des émetteurs simultanés que les récepteurs peuvent supporter est 16.

Pour permettre le fonctionnement du mécanisme de l'auto-allocation l'état de la ligne doit prendre deux classes de valeurs discernables. Cela pose des problèmes à l'émission en mode différentiel, parce que les valeurs possibles sont : $V_1 > V_2$, $V_2 > V_1$, $V_1 = V_2$. Par exemple, si deux émetteurs essayent de positionner la ligne en même temps à deux états complémentaires, la différence des tensions sur les deux lignes sera voisine de zéro.

Cet état intermédiaire sera éliminé, si le récepteur est capable de l'associer à l'une des deux valeurs permises du signal, qui devient alors le niveau prioritaire comme dans le cas de la transmission par niveaux sur une ligne monofilaire. Cela peut être effectué avec



a. Codage NRZ \rightarrow NRZI



b. Décodage NRZI \rightarrow NRZ

figure 3.4.

le circuit de la figure 3.3.b. Le circuit SN 7525 est un amplificateur de lecture des mémoires à tores à seuil réglable. Il détecte la présence sur la ligne d'une tension inférieure au seuil fixé et l'associe à l'état zéro de la sortie du récepteur 75107.

3.3.2. Codage et décodage NRZI

Une des raisons du choix du codage NRZI est la simplicité des circuits nécessaires pour le codage et le décodage.

Le circuit de codage se compose d'une porte "ET" et d'une bascule T. La bascule change d'état à chaque front montant de l'horloge à condition que la donnée soit à zéro logique (figure 3.4a).

En réception, les transitions du signal sont transformées aux impulsions par le circuit de la figure 3.4.b.

Le circuit de décodage, par un mécanisme de boucle à verrouillage en phase, permet, à partir du signal sur la ligne, de reconstituer l'horloge d'émission et les données en NRZ.

L'horloge du récepteur a la même fréquence que celle de l'émetteur mais n'est pas en phase avec cette dernière. Le rôle du décodeur est de se synchroniser à l'horloge de l'émetteur et d'échantillonner le signal sur la ligne, à une période égale à la durée d'un bit. Cette durée est un multiple de la période de l'horloge du décodeur. Supposons que $\theta = m.h$

où θ : la durée d'un bit

m : nombre entier

h : la période de l'horloge du décodeur (horloge d'échantillonnage de la ligne).

Le nombre m caractérise la dispersion introduite par le mécanisme de décodage.

Une transition de la ligne reçue au moment t est transformée

en impulsion qui entraîne :

- la synchronisation du décodeur à l'horloge d'émission
- la réception d'un bit "zéro" logique

Une deuxième transition reçue pendant l'intervalle $(t_0, t_0 + \theta/2)$ n'est pas prise en compte comme bit séparé.

L'absence de transition pendant l'intervalle $(t_0 + \theta/2, t_0 + 3\theta/2)$ correspond à la réception d'un bit "un" logique.

L'absence de transition pendant l'intervalle $(t_0 + \theta/2, t_0 + \theta/2 + n \cdot \theta)$ (n : nombre entier positif) correspond à la réception de n bits à "un" logique.

Le fait que, deux transitions reçues dans un interval inférieur à la moitié de la durée d'un bit, ne sont pas distinguées, permet un certain filtrage des transitions parasites.

La dispersion maximale admise par ce mécanisme est $\theta/2$. Au-delà de cette valeur la synchronisation est perdue.

La dispersion introduite sur la ligne est égale ou inférieure à $(K + 1)a + p$, où

K : le nombre des bits consécutifs à "un" logique

a : l'imprécision des horloges d'émission et réception

p : la dispersion introduite par la ligne et le mécanisme d'auto-allocation.

Etant donné que, compte tenu du format SDLC, $K \leq 6$ et a est très petit, (les horloges utilisent des quartz, dont l'imprécision est de l'ordre de 10^{-4}) la composante la plus importante de la dispersion est due à la ligne et au mécanisme d'auto-allocation. Elle doit alors être inférieure à $\theta/2$ pour permettre au mécanisme de décodage de suivre l'horloge d'émission sans perte de la synchronisation.

Le mécanisme de décodage est complètement asynchrone par rapport au microprocesseur qui pilote le coupleur. La valeur de chaque bit reçu est mémorisée par une bascule validée par l'horloge de réception. La synchronisation avec le microprocesseur s'effectue à l'aide d'une deuxième bascule. Cette bascule est positionnée par l'horloge de réception. Pendant la réception le microprocesseur se met en attente active, en testant la sortie de cette bascule. Après son positionnement il lit la valeur du bit reçu et remet à zéro la bascule de synchronisation par un signal d'acquiescement.

3.3.3. Mécanisme de détection de ligne libre.

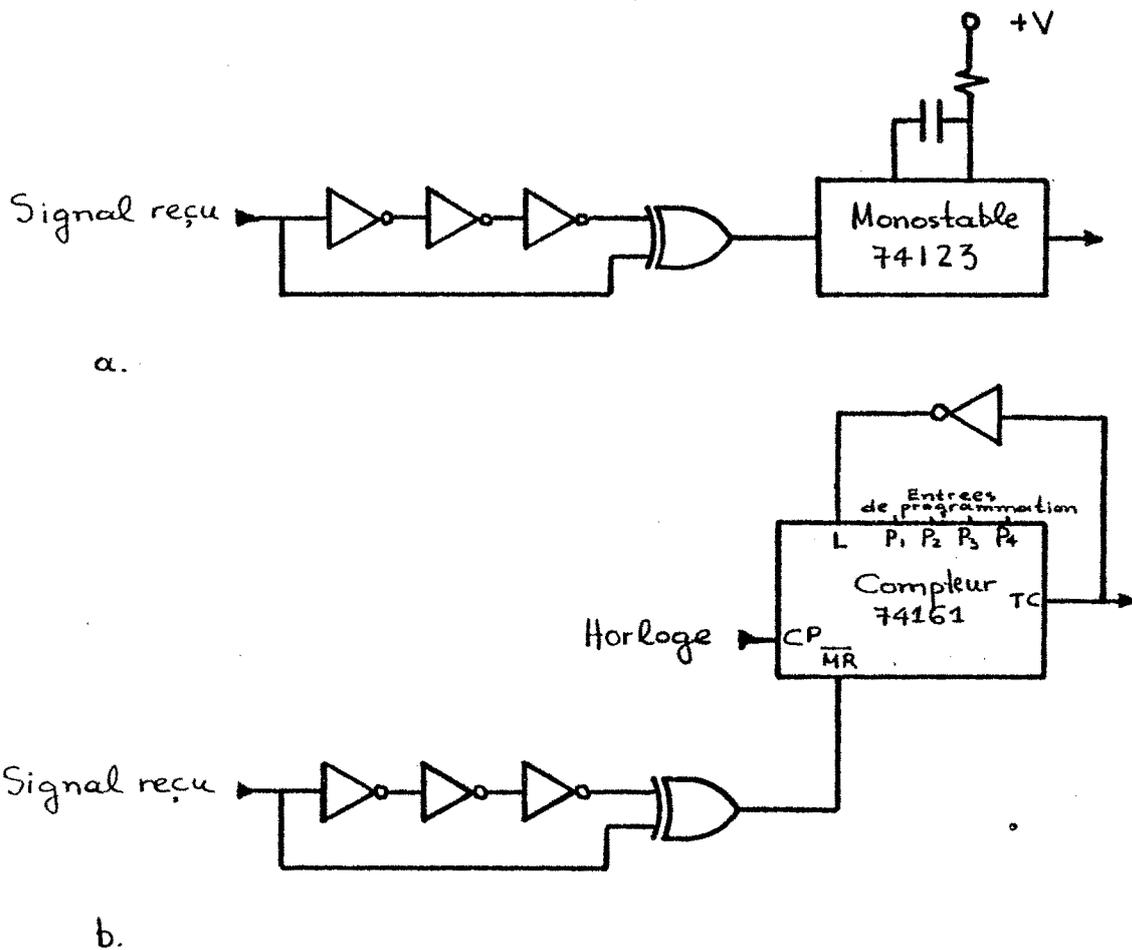


figure 3.5. Détection de ligne libre.

Le protocole et le codage utilisés permettent de considérer la ligne libre, si le niveau du signal ne change pas pendant un temps plus grand que la durée de 7 bits.

La détection de la ligne libre peut être faite avec un monostable redéclenchable. Une transition du signal sur la ligne déclenche le monostable. Si pendant la durée de 8 bits il n'a pas eu de nouvelle transition, le monostable revient à l'état de repos, ce qui signale la ligne libre (fig. 3.5.a).

Cette solution est simple mais peu précise. Le monostable est en effet très sensible aux variations de la température et de la tension d'alimentation.

La même fonction peut être réalisée avec une grande précision avec un compteur qui compte le nombre d'intervalles égales à la durée d'un bit, qui séparent deux transitions sur la ligne. Chaque transition remet le compteur à zéro. Si pendant la durée de 8 bits il n'y a pas eu de transmission le compteur déborde et génère le signal "ligne libre" (fig. 3.5.b.).

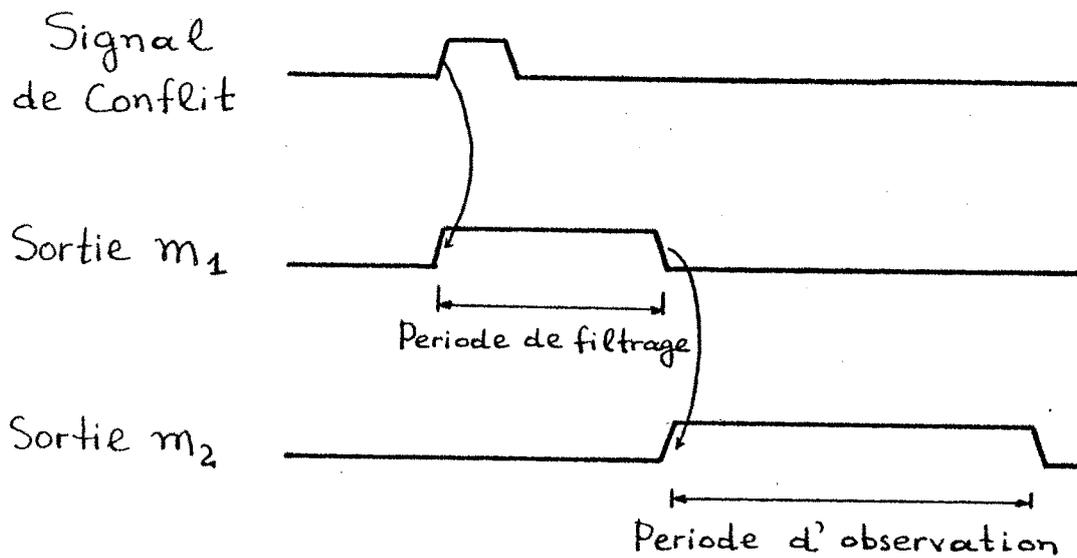
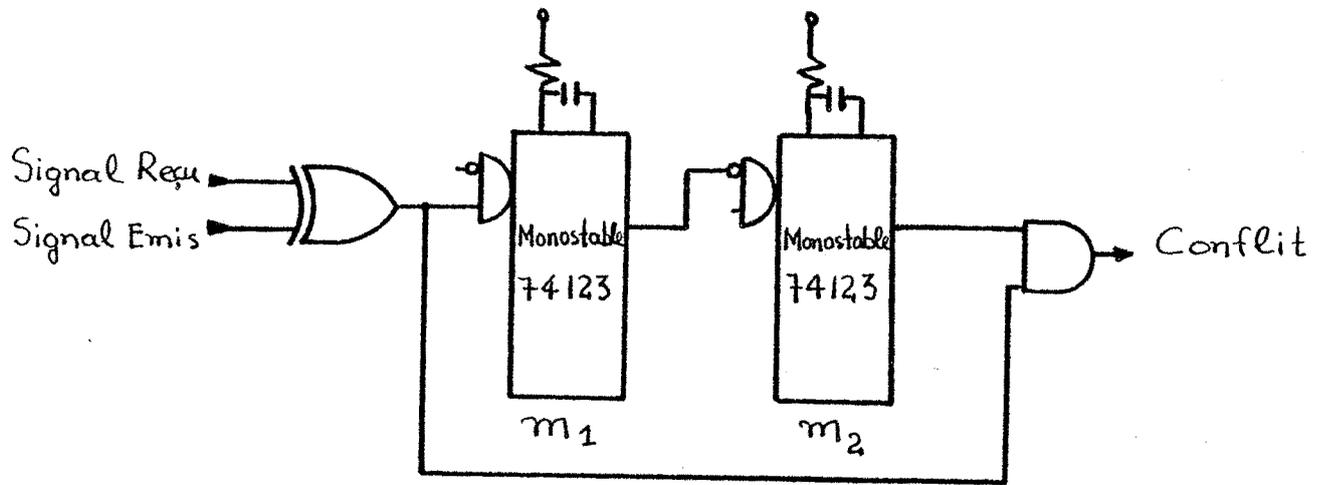
3.3.4. Mécanisme de détection de conflit.

Le coupleur pendant l'émission détecte un conflit sur la ligne s'il trouve une incohérence entre la valeur à laquelle le circuit d'émission devrait positionner la ligne et celle reçue par le circuit de réception.

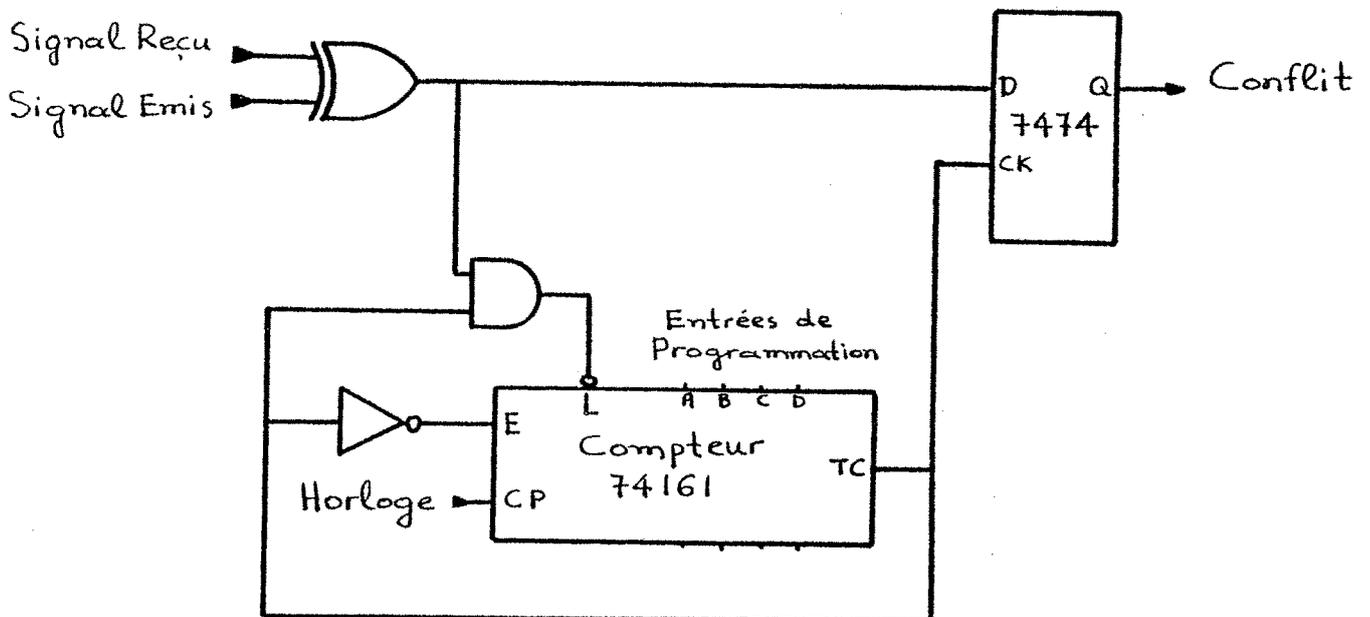
Pour détecter un conflit, il suffit donc de faire le "ou" exclusif entre le signal à émettre et le signal reçu.

Après chaque transmission du signal sur la ligne le coupleur qui émet trouvera toujours une incohérence due :

- au temps mis par le signal pour traverser les circuits d'émission et de réception
- au temps de positionnement de la ligne. Ce temps est proportionnel à



a.



b.

figure 3.6. Detection et filtrage du Conflit.

la charge que la ligne présente pour le circuit d'émission. Il dépend de l'émetteur, de la longueur de la ligne et du nombre des stations qui y sont connectées.

Pour éviter de prendre en compte cette incohérence due aux caractéristiques électriques du système et non à un vrai conflit logique, les conflits qui durent moins qu'un certain temps seront filtrés. Ce temps qui est constant et caractérise le système, il doit être plus grand que le temps de positionnement de la ligne plus le temps de traversée de l'émetteur et du récepteur.

Le filtrage peut être effectué à l'aide d'un monostable déclenché par le signal de conflit. Le temps que le monostable reste armé est égal au temps de filtrage TCONF.

Après chaque transition du signal sur la ligne l'impulsion du conflit physique à la sortie du comparateur du signal émis et du signal reçu, provoquera le déclenchement du monostable. L'apparition des impulsions de conflit pendant la durée du filtrage TCONF n'est pas prise en compte. Par contre si le signal de conflit apparaît après le moment où le monostable revient à l'état de repos, le circuit d'émission passe en haute impédance et le coupleur s'isole de la ligne. L'apparition d'un conflit logique est mémorisée par une bascule, qui sera testée par le microprocesseur avant l'émission du bit suivant.

La figure 3.6,a présente un circuit de détection du conflit, et de filtrage. Le monostable m_1 détermine la durée du filtrage. Le monostable m_2 déclenché à la fin de la temporisation de m_1 , détermine la période d'observation pendant laquelle une incohérence est considérée comme conflit logique.

Si une plus grande précision est souhaitée la même fonction peut être réalisée à l'aide des compteurs (figure 3.6 b).

3.3.5 Le calcul du CRC.

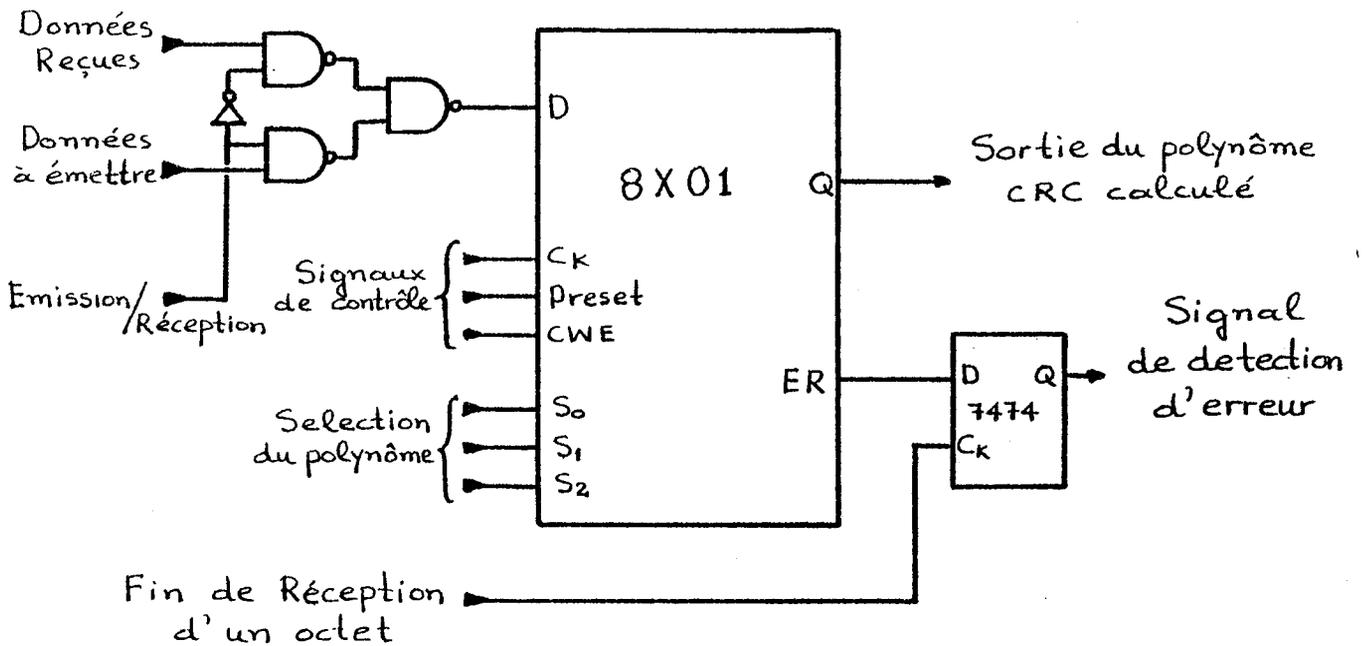


figure 3.7. Contrôleur de CRC.

Pour vérifier si les messages ont été transmis sans erreurs, un code de détection d'erreurs a été prévu, au niveau du protocole de base (format SDLC).

L'émetteur fait la division du message considéré comme un polynôme, par un polynôme donné. Le reste de cette division, appelé CRC (Cyclic Redundancy Check) est transmis à la fin du message.

A la réception le même calcul est fait. Si le message reçu ne contient pas d'erreurs, le reste de la division faite par le récepteur doit avoir une valeur prédéterminée.

Le calcul du CRC est fait par un circuit spécialisé. Il

pourrait être fait par le microprocesseur, mais la solution matérielle a été préférée pour des raisons de vitesse et de sécurité.

Le contrôleur de CRC utilisé, (Signetics 8X01 en technologie IIL) donne la possibilité de choisir parmi plusieurs polynômes. Il est piloté par le microprocesseur, ce qui permet de faire le choix du polynôme par logiciel. Dans le cas du format SDLC le polynôme standard est : $x^{16} + x^{12} + x^5 + 1$. A la réception, si le message ne contient pas d'erreurs le reste de la division doit être 1111000010111000 ($x^0 - x^{15}$). Si non un signal d'erreur est généré par le contrôleur. Ce signal est mémorisé à la fin de la réception de chaque octet, par une bascule. Si le dernier, octet reçu est un FLAG, l'état du signal d'erreur à la fin de l'octet précédent est testé (fig. 3.7).

3.3.6. Le microprocesseur.

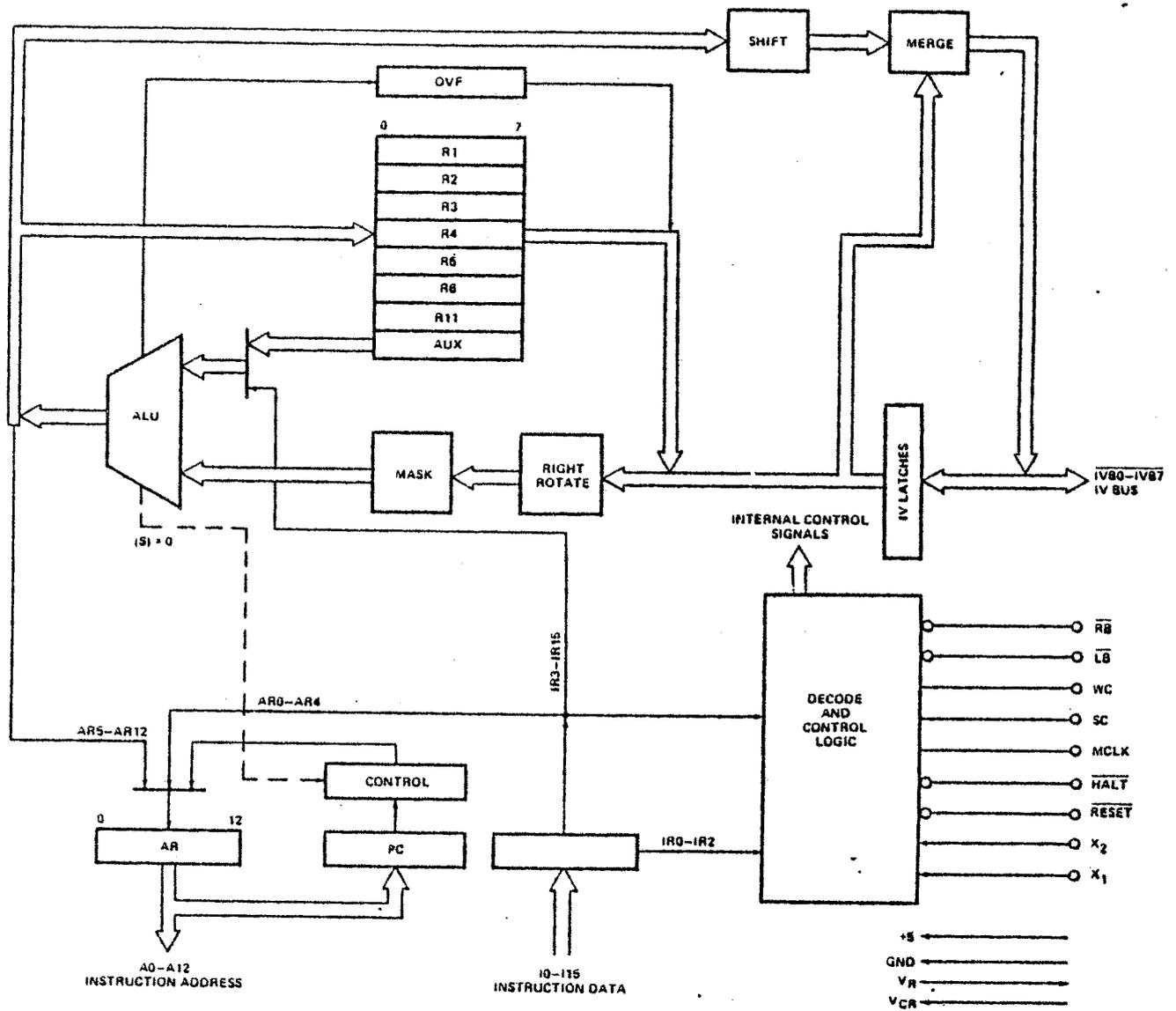
Pour l'implémentation du coupleur il n'était pas possible d'utiliser un microprocesseur de vocation générale en technologie MOS pour des raisons de vitesse de transfert. D'autre part une réalisation basée sur un microprocesseur en tranches aurait l'inconvénient d'une grande complexité et d'un grand nombre de circuits. Cela a amené au choix du microprocesseur Signetics 8X300. (SIG 1) (SIG 2).

Il s'agit d'un microprocesseur rapide réalisé en technologie bipolaire Schottky, spécialisé à des applications de contrôle et de transfert des données. Il manipule des mots de huit bits, mais il exécute des instructions qui tiennent sur 16 bits.

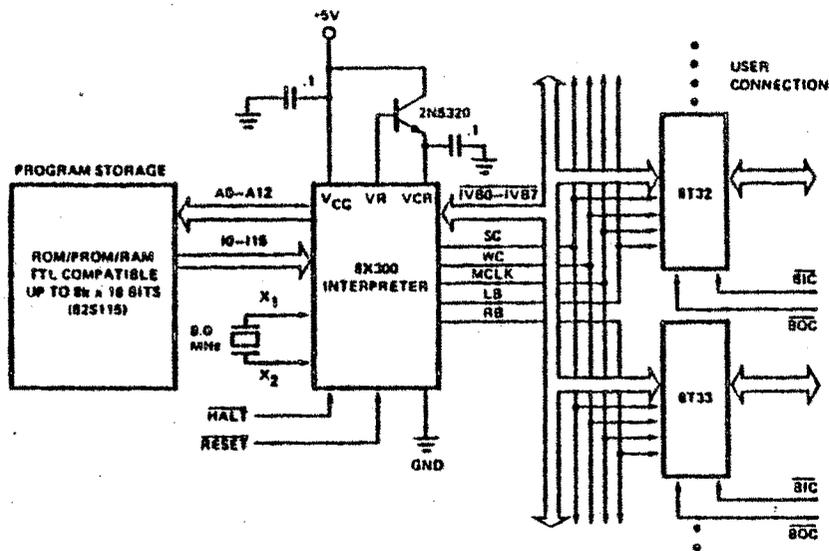
Son jeu d'instructions comporte en tout huit instructions dont :

- Deux instructions de transfert des données MOVE et XMIT
- Trois instructions d'opérations arithmétiques et logiques : ADD, AND, XOR,
- Trois instructions de branchement : conditionnel NZT inconditionnel JMP et XEC pour la réalisation des tableaux ou des sousprogrammes.

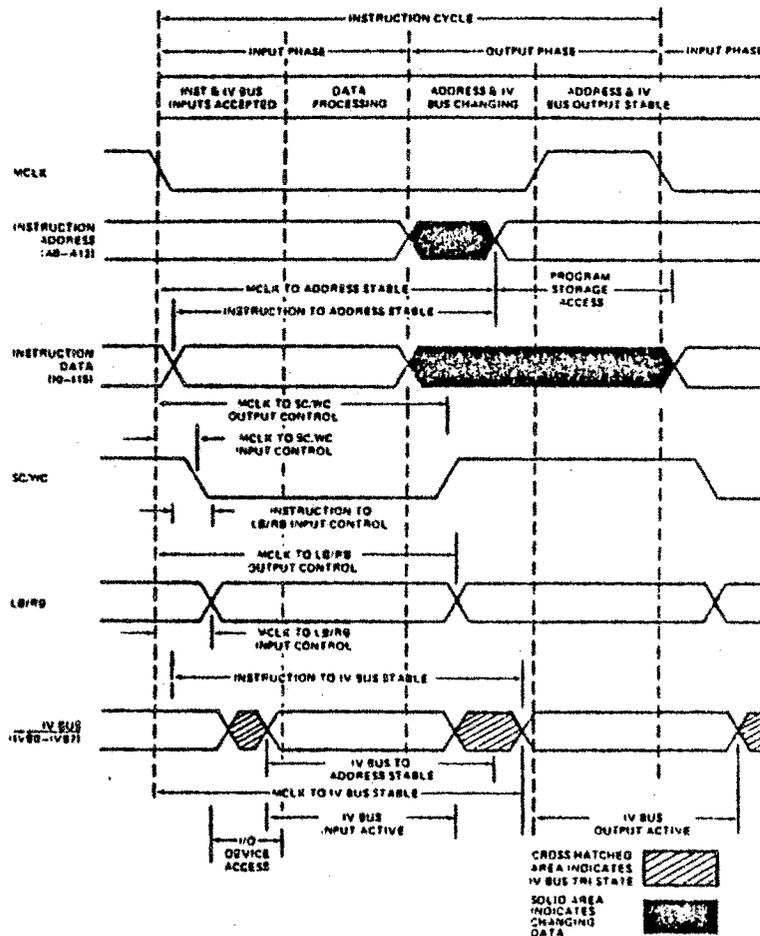
La durée minimale d'un cycle est de 250 ns. Il possède



a. Architecture interne du microprocesseur.



b. Configuration typique.



c. Diagramme des signaux des bus du 8X300

figure 3.8. Le microprocesseur 8X300 (d'après Signetics).

deux bus séparés : un pour le microprogramme (bus adresses et bus données) et un pour les entrées-sorties et la mémoire de stockage des données de travail, (bus adresses ou données et bus contrôle). La séparation des bus des microinstructions et des entrées-sorties lui permet en même temps de lire une microinstruction et effectuer une opération d'entrée-sortie. Dans le même cycle un transfert et un traitement peuvent être effectués ce qui explique la vitesse de fonctionnement du 8X300.

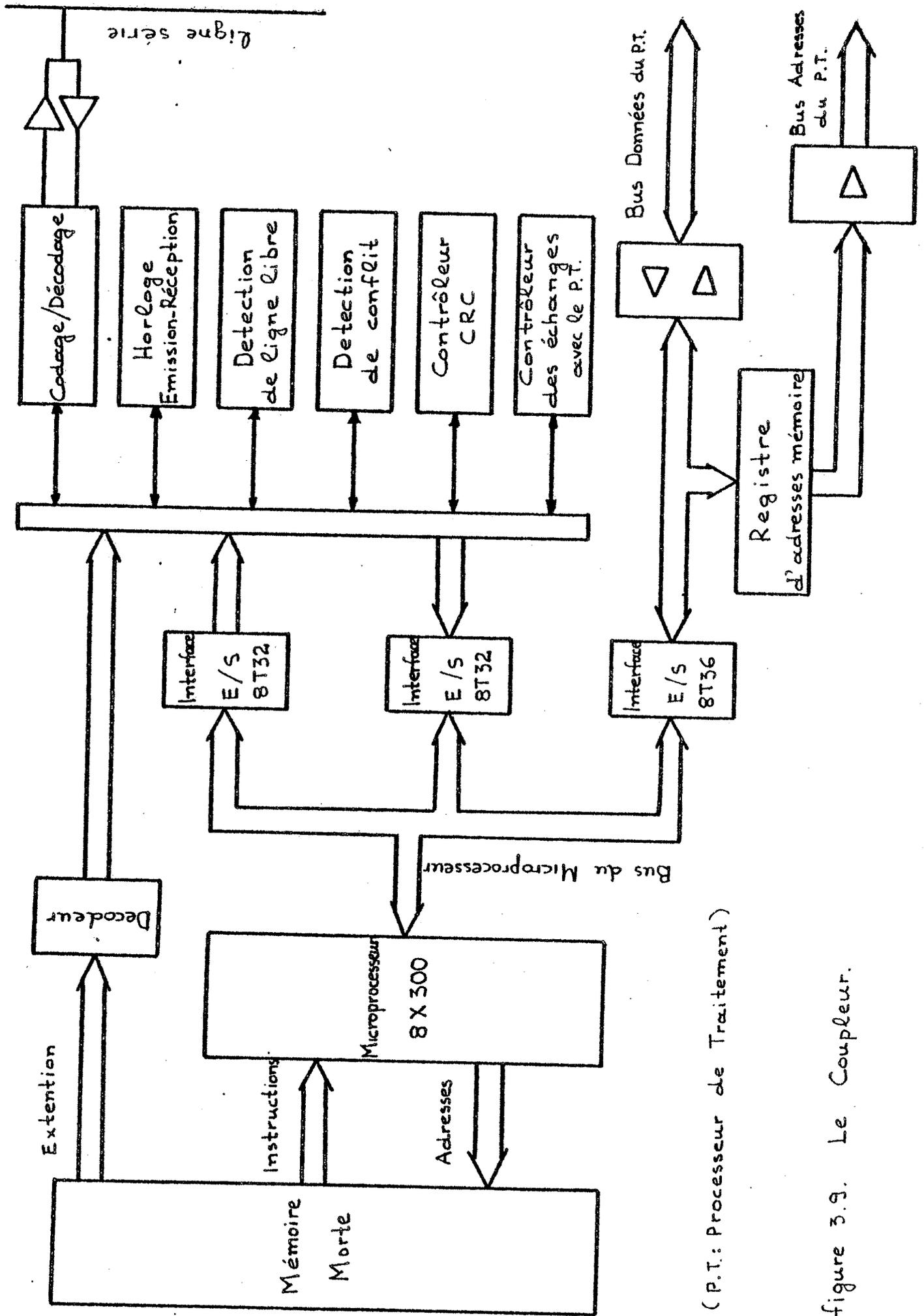
La communication avec son environnement est effectuée à l'aide d'interfaces spécialisés connectés sur le bus d'entrées-sorties (circuits 8T32, 8T36 etc.) Chaque interface est pré-programmée à une adresse, ce qui permet l'adressage de chacun sans décodeurs externes. Sur le bus d'entrées sorties les adresses et les données sont multiplexées. Pour sélectionner un interface, le microprocesseur présente son adresse sur le bus, en signalant qu'il s'agit d'une adresse. Au prochain cycle les données sur le bus seront destinées à l'interface sélectionné.

3.3.7 Le rôle du microprocesseur.

Le rôle du microprocesseur est de :

- Contrôler les circuits d'émission et réception etc.
- Initialiser les circuits de codage - décodage, de calcul du CRC etc.
- Réaliser le protocole de base
- Communiquer avec le processeur de traitement
- S'occuper de certaines fonctions de sécurité de fonctionnement.

Le nombre des signaux de contrôle, qui doivent être générés par le microprocesseur pour accomplir toutes ces fonctions, est assez important. Normalement ces signaux peuvent être générés par l'intermédiaire d'un interface d'entrée-sortie du microprocesseur. Cela oblige de consacrer un cycle du microprocesseur pour chaque signal. D'autre part le transfert des données entre le microprocesseur et les interfaces entrée-sortie nécessite deux cycles : un pour l'adressage et un pour le transfert. Tout cela résulte à un grand nombre de cycles perdus pour la génération de simples signaux de contrôle.



(P.T.: Processeur de Traitement)

figure 3.9. Le Coupleur.

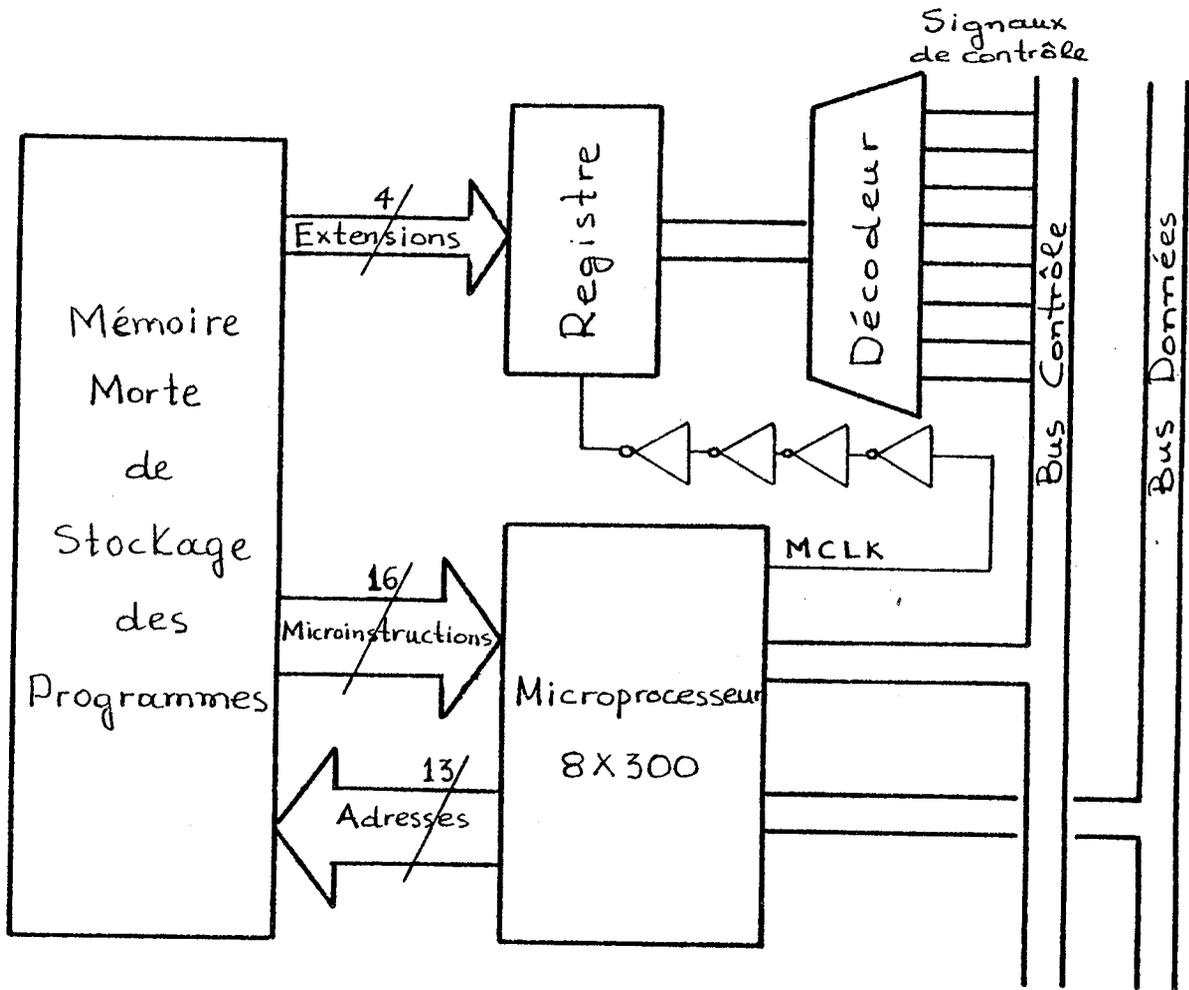


figure 3.10. Extension des microinstructions.

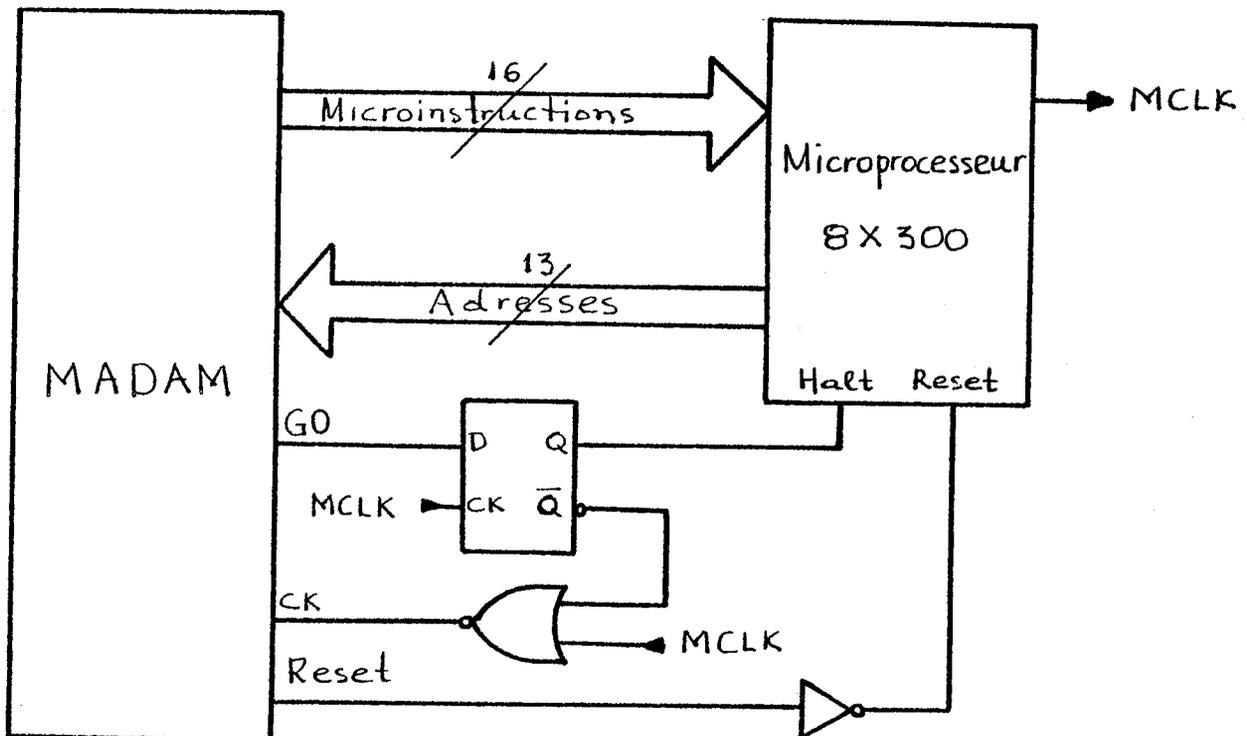


figure 3.11. Connexion MADAM - 8X300.

Pendant l'émission et la réception le nombre de cycles nécessaires pour la manipulation de chaque octet détermine la fréquence de transmission. Il est évident qu'on a intérêt de minimiser le nombre de cycles consacrés aux signaux de contrôle. Cela peut être effectué, si ces signaux ne sont pas générés par le microprocesseur mais directement par les microinstructions.

Pour cette raison une extension de la longueur de l'instruction du microprocesseur a été prévue. Par décodage de l'extension sont générés les signaux :

- qui sont nécessaires pendant les boucles d'émission et réception, pendant lesquelles le fonctionnement du coupleur doit être le plus rapide possible.
- qui, combinés avec les signaux du bus de contrôle du microprocesseur, permettent l'accès aux interfaces d'entrée-sortie en un seul cycle.

3.3.8. Les outils de développement.

L'existence de l'extension des instructions du microprocesseur nous a obligé d'avoir un jeu d'instructions propre à cette application, ce qui nécessite l'utilisation d'un programme assembleur approprié. Ce programme a été réalisé à l'aide du générateur d'assembleurs de l'Equipe d'Architecture d'Ordinateurs (BEC). Il accepte les mnemoniques standard Signetics plus les extensions que nous avons définies. Le code exécutable qu'il fournit doit être stocké en mémoires mortes prévues sur la carte coupleur.

Pour permettre au microprocesseur de fonctionner à un cycle de 250 ns les mémoires utilisées doivent avoir un temps d'accès inférieur à 60 ns. Cela impose l'utilisation de mémoires mortes, bipolaires programmables par fusibles.

Pour la mise au point du logiciel avant la programmation finale des PROMS nous avons utilisé le simulateur de ROM MADAM (Matériel d'Aide au Développement des Applications Microprogrammées), conçu au sein de

l'Equipe d'Architecture d'Ordinateur de l'IMAG. (SCH)

Cet outil permet non seulement le chargement des microprogrammes, qui seront exécutés par le microprocesseur mais aussi leur modification et le contrôle du déroulement de leur exécution. (exécution pas à pas, introduction des points d'arrêt au microprogramme exécuté etc.).

MADAM fournit les signaux HALT et RESET au microprocesseur BX300 qui permettent à l'utilisateur d'initialiser et contrôler le fonctionnement du coupleur par l'intermédiaire d'un terminal connecté sur MADAM.

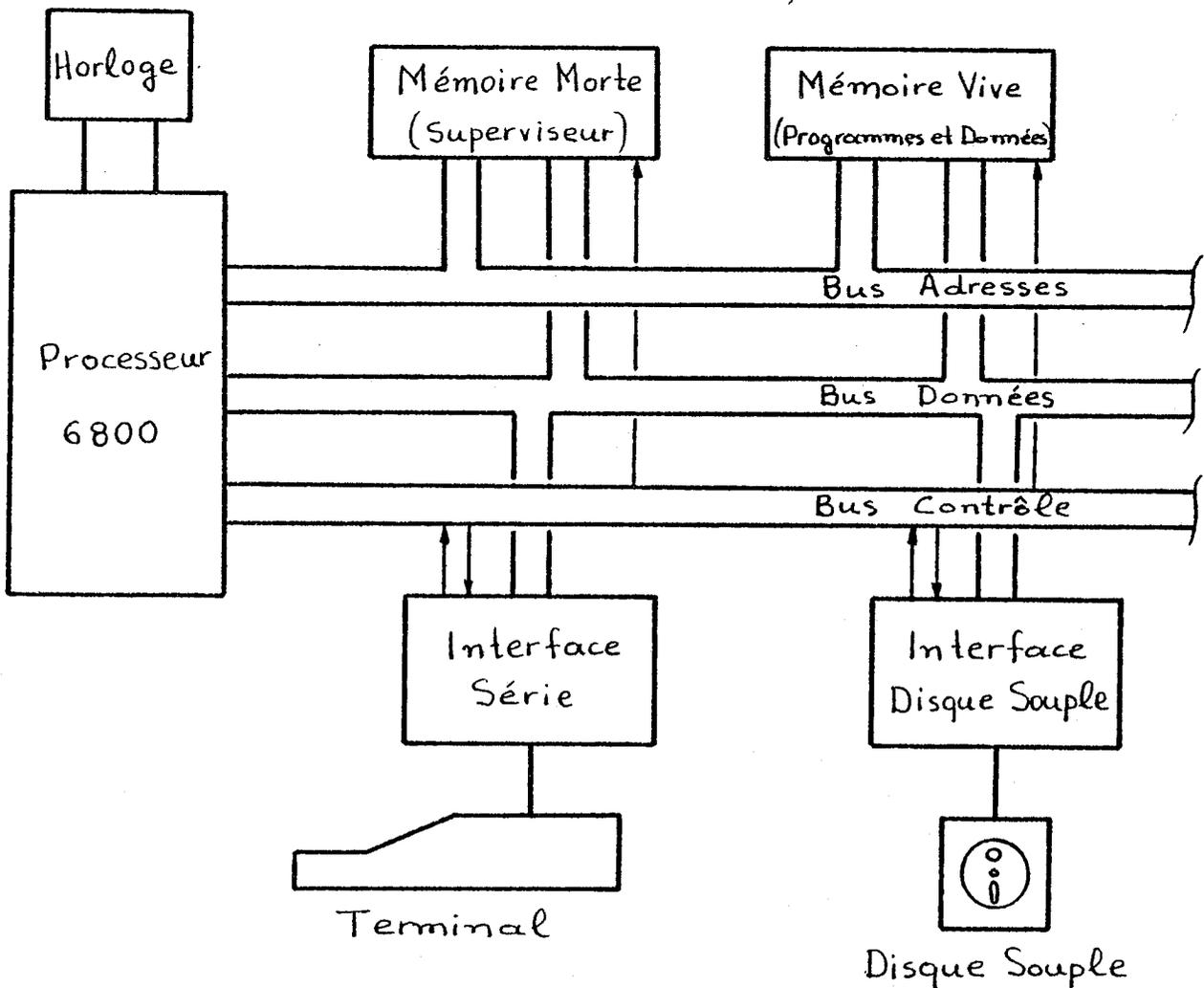


figure 3.12. Maquette Processeur de Traitement

3.4. INTERFACE AVEC LE PROCESSEUR PRINCIPAL DE LA STATION.

3.4.1. Le coupleur étudié est destiné à servir comme interface entre la ligne série et une station structurée autour d'un microprocesseur d'usage général, utilisé pour effectuer un certain type de traitement (processeur de traitement).

Pour le développement du coupleur une maquette basée au microprocesseur Motorola 6800 a été utilisée (fig 3.12).

Le coupleur est connecté sur les bus du processeur de traitement, comme un périphérique. La partie du coupleur qui est orientée vers la station est composée par l'interface de communication avec le 6800 et le contrôleur d'accès direct à sa mémoire.

Physiquement la transmission des données entre les deux microprocesseurs est effectuée par l'intermédiaire d'une interface d'entrée-sortie de la famille du 8X300. Un circuit du type 8Y36 est utilisé parce que ce circuit ne permet pas au 8X300 d'accéder à son registre interne, pendant qu'il est sélectionné par un utilisateur externe, dans notre cas le 6800.

Deux voies de communication ont été prévues :

- Une pour permettre au processeur de traitement de programmer le coupleur et lire son état

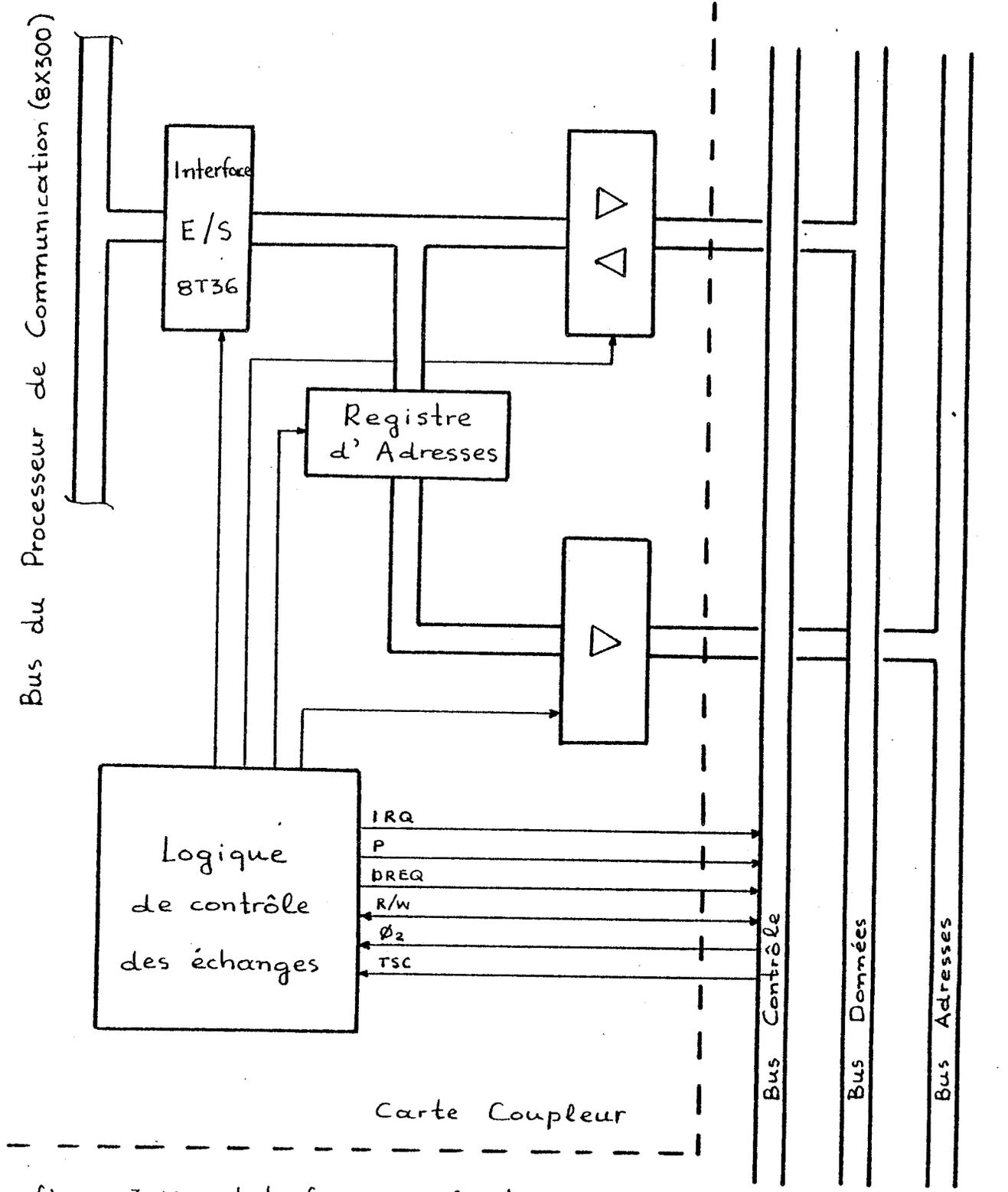


figure 3.13. Interface avec le bus du Processeur Principal.

Bus du Processeur Principal (Processeur de Traitement)

- Une pour effectuer le transfert des messages à transmettre ou reçus entre la mémoire du processeur de traitement et le coupleur.

Le coupleur se présente comme un processeur esclave du processeur de traitement. La communication directe entre les deux se fait d'une manière dissymétrique. Le processeur de traitement peut initialiser le coupleur, lui envoyer des commandes et lire son état. Le coupleur peut seulement envoyer des interruptions au processeur de traitement.

Les deux processeurs sont complètement asynchrones. Le coupleur est plus rapide que le processeur de traitement, ce qui pose des contraintes temporelles.

La communication dans le sens processeur de traitement vers coupleur se fait par un mécanisme producteur-consommateur. Les données à transférer sont mémorisées dans le registre de l'interface d'entrée-sortie du microprocesseur 8X300. La synchronisation est faite à l'aide d'un sémaphore d'attente inclu dans le coupleur. Le processeur de traitement positionne le sémaphore chaque fois qu'il écrit une commande. Le coupleur le réinitialise après la lecture de la commande (fig. 3.14 a).

Ce sémaphore est réalisé par une bascule du type D. L'entrée D de la bascule est câblée à "1" logique. L'entrée Horloge (qui est sensible aux fronts montants) reçoit le signal de sélection de l'interface, qui vient du 6800. L'interface est sélectionné en écriture lorsque ce signal est à l'état "0". Après l'écriture le signal repasse à "1" ce qui fait la bascule passer à "1".

Quand le 8X300 attend une commande il boucle en testant la sortie de cette bascule. Lorsqu'elle passe à "1" (fin d'une opération d'écriture) le 8X300 lit le contenu du registre de son interface d'entrée sortie et remet à zéro la bascule, par son signal Reset.

Dans le sens inverse la communication se fait par interruptions. Le coupleur envoie une interruption au processeur de traitement après avoir présenté son status. Si il attend une commande à la

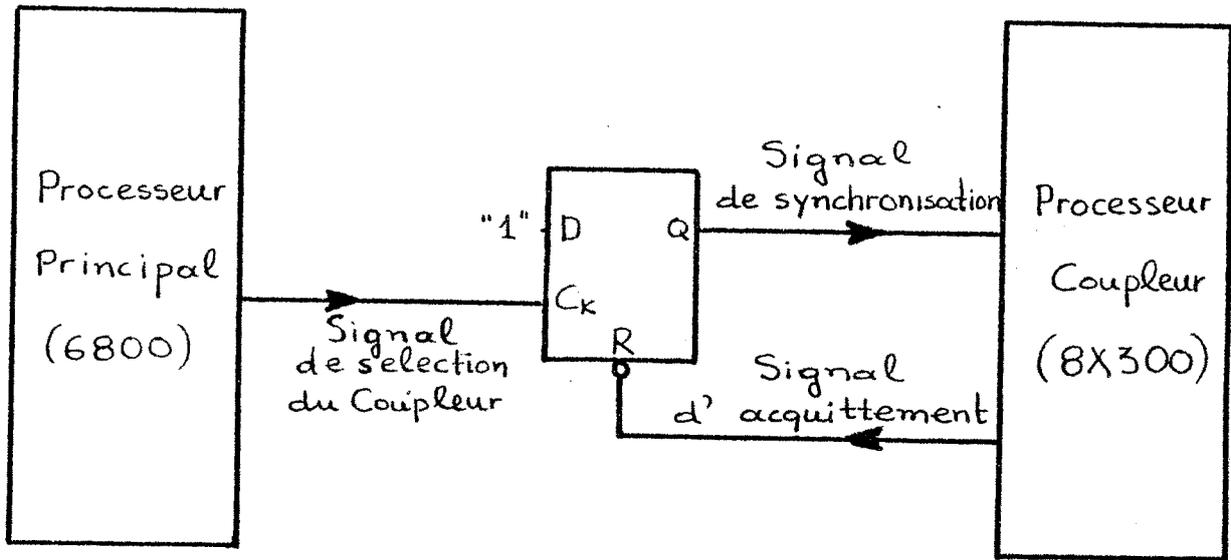


figure 4.14.a. Synchronisation entre Processeur Principal et Coupleur.

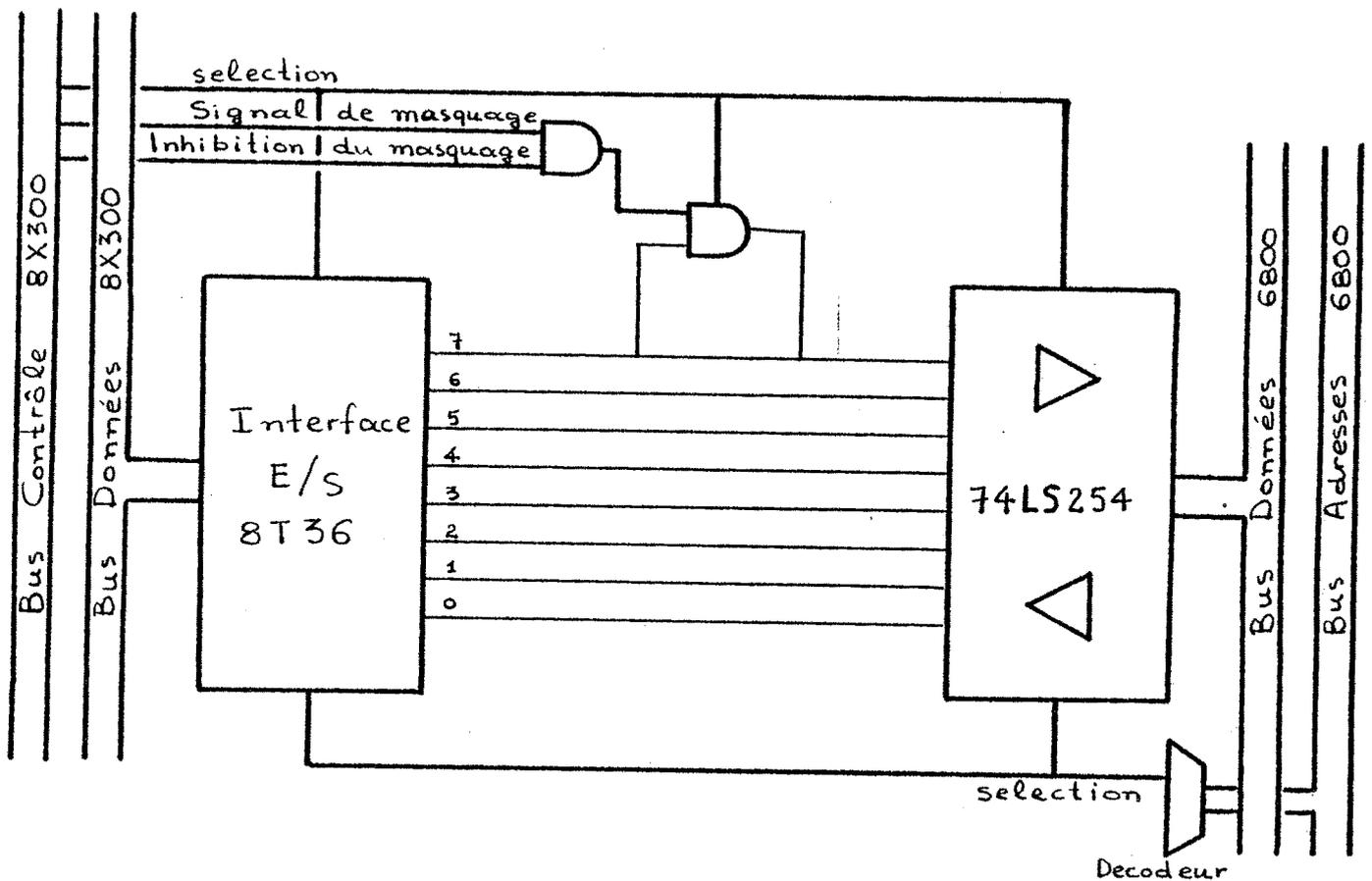


figure 3.14. Masquage du bit 7 du Bus Commun.

suite de l'interruption, il se met en attente active jusqu'à ce que le sémaphore indique la fin d'une opération de production.

A l'initialisation du système le coupleur est programmé par le processeur de traitement de la manière suivante :

Après le reset le 8X300 se met en attente active d'un nombre prédéfini de commandes. Chaque commande correspond à l'un des paramètres qui déterminent le fonctionnement du coupleur. L'ordre d'arrivée des paramètres est prédéfini.

A la fin de cette séquence le coupleur présente un mot d'état.

Pendant le fonctionnement normal le processeur de traitement écrit une commande après avoir lu le mot d'état du coupleur.

Comme la voie physique de la communication est unique (un interface d'entrée-sortie du 8X300), le processeur de traitement risque de lire comme mot d'état n'importe quel octet d'informations, que le contrôleur d'accès direct à la mémoire est entrain de transférer.

Pour éviter cela pendant que l'interface de communication est utilisé pour un autre transfert (des données vers la mémoire ou commande pas encore lue) un bit du mot d'état signale au processeur de traitement que la voie de communication avec le coupleur n'est pas disponible.

Cela est obtenu par le masquage d'un bit de l'interface, lorsque son contenu n'est pas un mot d'état. Le masquage est fait seulement lorsque le processeur de traitement accède au coupleur et non durant les opérations d'accès à la mémoire. (fig. 3.14 b).

Physiquement ce masquage est effectué par la connexion d'une porte "ET" à sortie à trois états directement sur la ligne du bus des données qui correspond au bit qui a le poids le plus fort.

Pendant que le contenu du registre de l'interface d'entrée-sortie n'est pas un mot d'état du coupleur, le 8X300 positionne cette ligne à "0". Les mots d'état prévus ont le bit correspondant à "1". De cette manière le 6800 peut reconnaître un mot d'état valide en testant ce bit. Pendant les transferts du 6800 vers le 8X300 ou entre 8X300 et la mémoire par le mécanisme d'accès direct, cette masque est inhibée.

3.4.2. Accès direct à la mémoire.

La deuxième voie de communication est celle qui permet le transfert entre le coupleur et le processeur de traitement des messages reçus ou des messages à transmettre.

Pour des raisons de vitesse de transfert et pour faire le système de communication transparent au processeur de traitement, les messages sont transférés par un mécanisme d'accès direct à sa mémoire (fig. 3.15 a).

Les échanges se font suivant le modèle "boîte aux lettres". Le coupleur peut accéder à deux zones de la mémoire du processeur de traitement. Chacune d'entre elles peut être adressée de manière circulaire. Elles sont le support physique des files d'attente qui contiennent les messages, l'une pour la réception et l'autre pour l'émission. La structure des messages dans les files est présentée à la figure 3.15 b.

Les files sont du type FIFO (premier entré premier servi). Le début de chaque message dans les files est indiqué par un pointeur. Pour chaque file une variable est prévue pour indiquer la taille de l'espace libre de la file.

La manipulation des pointeurs est faite par le processeur de traitement.

Au début de chaque opération d'émission ou de réception d'un message, le processeur de traitement donne au coupleur (précisément

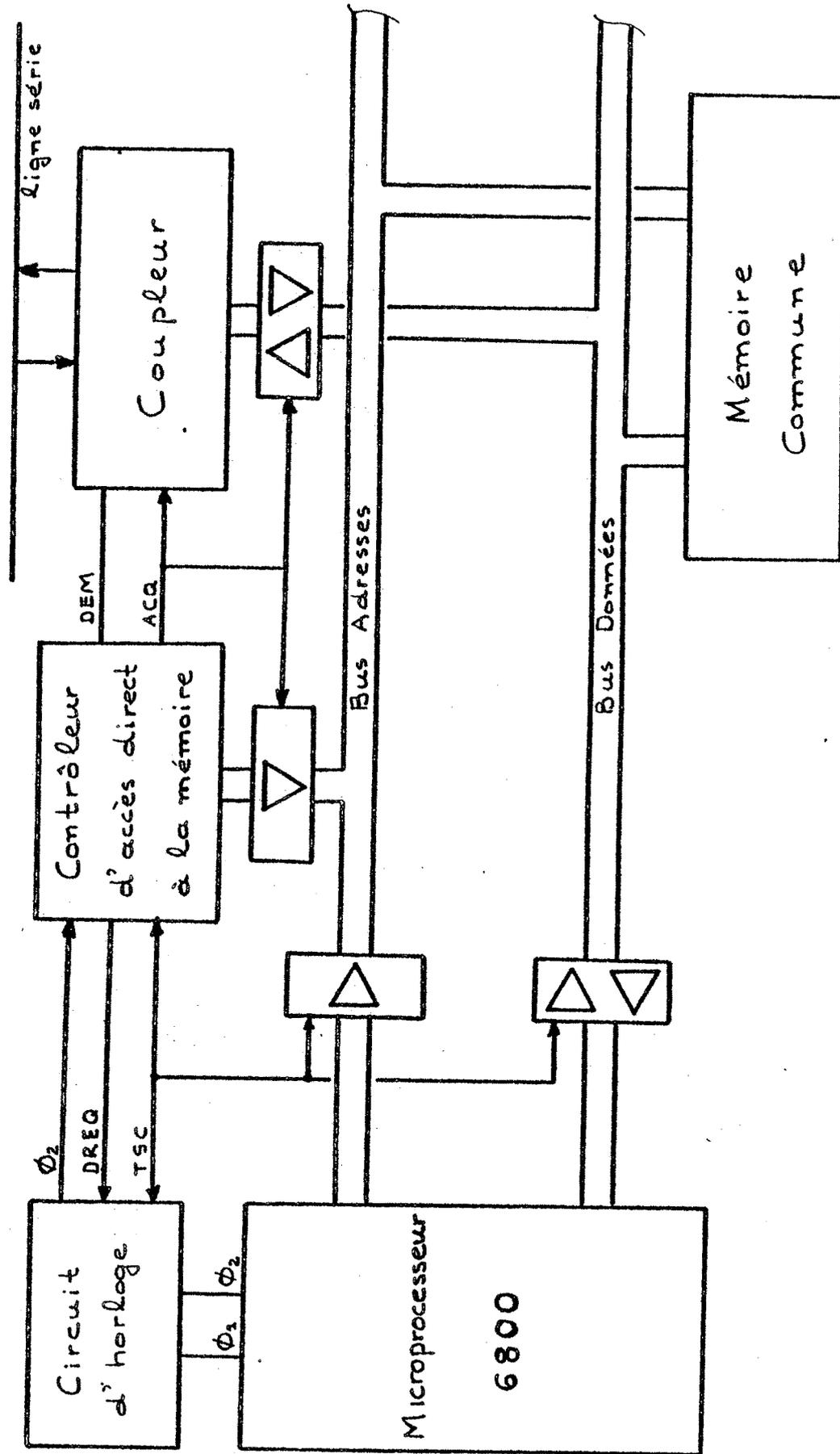


figure 3.15.a.

au contrôleur de l'accès direct à la mémoire) l'adresse où se trouve le début du message à transmettre ou le début de l'espace libre de la file de réception.

Pendant la réception, le processeur de traitement donne aussi au coupleur la taille de l'espace libre de la file. Un message de longueur plus grande que cette taille sera rejeté par le coupleur.

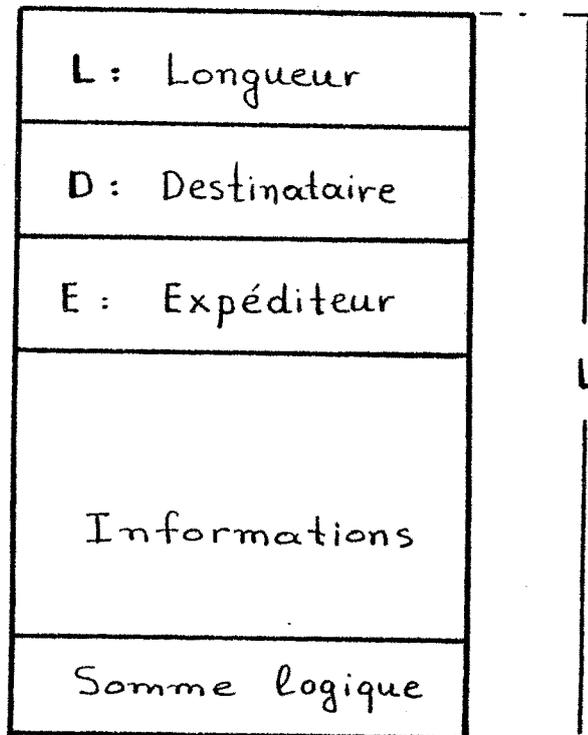


figure 3.15. b. Structure d'un message dans les files.

3.4.3. Le contrôleur d'accès direct à la mémoire.

Pour obtenir la vitesse de transfert sur la ligne série la plus élevée possible, il a été préféré de ne pas charger le 8X300 des fonctions de contrôle de l'accès direct à la mémoire, mais les confier à un contrôleur séparé.

Ce contrôleur est réalisé à l'aide de sept circuits intégrés, qui pourraient être remplacés par un contrôleur plus intégré. A l'époque de la conception du coupleur ce circuit n'était pas d'ailleurs disponible.

Le contrôleur est composé de deux parties :

- la partie de calcul des adresses mémoire
- la partie de contrôle des échanges

La première est réalisée à l'aide d'un compteur programmable. Avant le commencement des échanges le compteur est chargé par le processeur de traitement avec l'adresse de début de la zone mémoire qui contient le message à émettre, ou le début de la zone vide où le message reçu sera placé. Après chaque accès la valeur du compteur est incrémentée.

L'accès direct à la mémoire est effectué par vol de cycle. Chaque fois que le coupleur veut transférer un octet de (ou vers) la mémoire il vole un cycle du processeur de traitement pour effectuer son accès à la mémoire. Du point de vue du processeur de traitement cette opération paraît comme un allongement de son cycle et reste complètement transparente. Son fonctionnement est légèrement retardé mais cette méthode permet la cadence de transfert la plus élevée possible.

Le contrôleur d'accès direct à la mémoire, après une demande d'accès de la part du coupleur se synchronise avec l'horloge du processeur de traitement et le coupe pendant sa première phase. C'est à dire les deux phases générées par le circuit d'horloge restent bloquées (ϕ_1 à l'état "1" et ϕ_2 à l'état "0") pendant trois cycles : un de ces cycles est utilisé par l'accès direct à la mémoire et les deux autres pour le passage d'un mode à l'autre.

Pendant ces trois cycles le processeur de traitement ne contrôle pas ses bus. Le contrôleur d'accès direct à la mémoire par l'intermédiaire du signal TSC (three state control) du 6800 fait passer les bus et les signaux de contrôle de ce dernier en trois états. C'est le contrôleur qui génère les signaux nécessaires pour permettre au

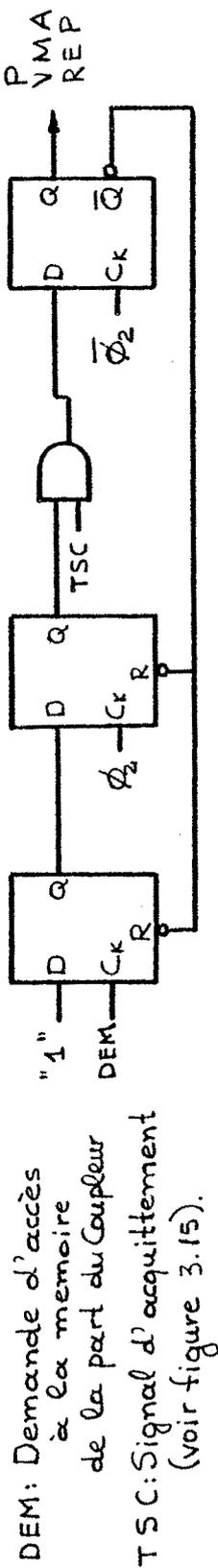


figure 3.16. Circuit de synchronisation pour l'accès direct à la mémoire.

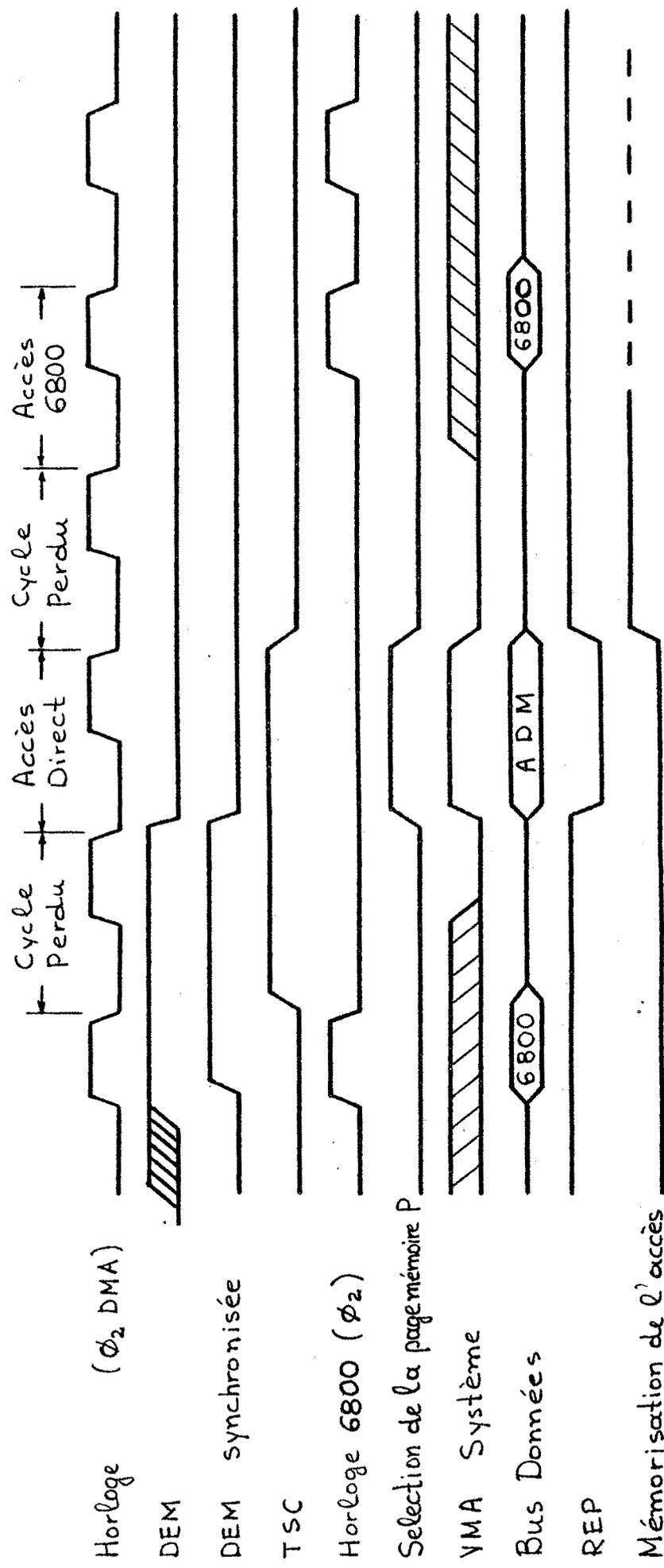


figure 3.17. Diagramme des temps du mécanisme d'accès direct à la mémoire.

coupleur d'accéder directement à la mémoire de la station, c'est à dire l'horloge le signal de lecture ou écriture et les signaux d'adresse.

Un signal d'acquiescement vers le coupleur est prévu à la fin du cycle d'accès direct à la mémoire pour l'informer que l'opération a été correctement déroulée.

Le mode d'accès direct à la mémoire par vol de cycle permet le transfert d'un seul octet à la fois à cause de la nature du microprocesseur 6800 qui pour des raisons de rafraîchissement des registres internes ne peut pas être arrêté pour une période plus grande que 5 microsecondes. Pourtant cette méthode est très bien adaptée dans notre cas ou chaque octet qui transite par le coupleur est directement transféré à la mémoire de la station. De cette manière l'utilisation des mémoires tampons est évitée.

Bien que pour chaque octet transféré trois cycles du processeur de traitement sont perdus, ce mode d'accès à la mémoire, offre la plus grande vitesse de transfert, lorsqu'il s'agit de transférer de petits nombres d'octets comme c'est le cas dans cette application.

Ce mécanisme de transfert des informations entre coupleur et processeur de traitement est une première approche au problème. Notre but était d'assurer une transmission rapide avec des moyens simples. Cette solution n'est pas optimisée de point de vue occupation du processeur de traitement à cause

- des interruptions générées à la fin de chaque message
- des vols de cycle qui correspondent à un ralentissement du processeur de traitement.

Pour éviter d'avoir besoin d'interrompre le processeur de traitement après chaque message le coupleur devrait pouvoir prendre le contrôle du mécanisme d'accès direct à la mémoire, et écrire lui même, au début du message, dans la file sa longueur et calculer ainsi l'adresse du début du message suivant.

D'autre part si l'on estime que le temps du processeur de traitement est aussi précieux que celui du coupleur, il est évident qu'on doit trouver une solution pour ne pas ralentir son fonctionnement. Etant donné que le coupleur exécute un travail en temps réel ce n'est pas lui qui peut être ralenti pour réussir la synchronisation avec le processeur de traitement. La solution consiste à prévoir un mécanisme intermédiaire, qui fera partie du mécanisme d'accès direct à la mémoire prévu dans le coupleur, mais qui sera asynchrone par rapport à ce dernier. C'est justement ce mécanisme intermédiaire qui devra être retardé pour réaliser la synchronisation, sans ralentir le fonctionnement d'aucun des processeurs.

Pour corriger les défauts du mécanisme de communication que nous avons décrit, un mécanisme d'allocation de la mémoire plus évolué est adopté pour la réalisation de l'analyseur série présenté au chapitre suivant.

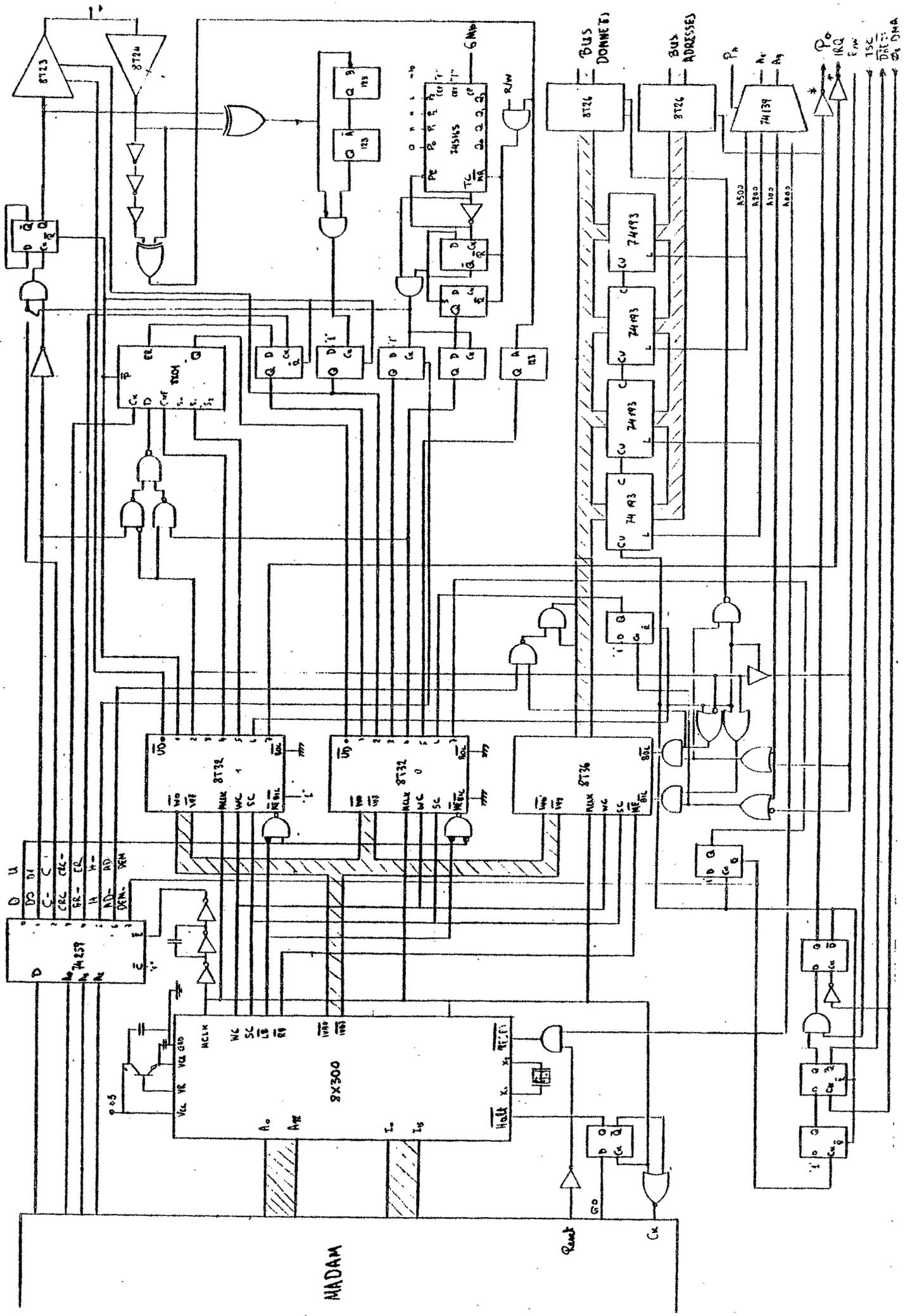


Figure 3.18. Schema général du Compteur

3.5. PROGRAMMATION DU COUPLEUR.

Le protocole de base de la communication est réalisé par logiciel. Cela permet son modification selon les besoins de l'application. Par exemple le nombre d'octets, sur lesquels fonctionnent les adresses des stations ou des processus dans les stations peut varier. Le CRC peut être un ou deux octets etc. Même la vitesse de transfert est programmable.

A l'initialisation du système le coupleur peut être programmé par le processeur principal de la station, qui lui fournit des paramètres indiquant :

- l'adresse ou les adresses que le coupleur doit reconnaître
- le mode de fonctionnement (vitesse, CRC, etc).

En émission le 8X300 assure les fonctions suivantes :

- Serialisation des octets à transmettre
- Insertion d'un "0" après cinq bits à "1", consécutifs
- Formatage des informations selon le format SDLC :
FLAG, adresse destinataire, adresse expéditeur, informations en nombre entier d'octets, CRC, FLAG,
- Il fournit au circuit de calcul de CRC les bits à transmettre sans les zéros insérés et à la fin du message prend la valeur du CRC à transmettre.
- Il se met à la fin du message en mode réception pour recevoir l'accusé de réception.

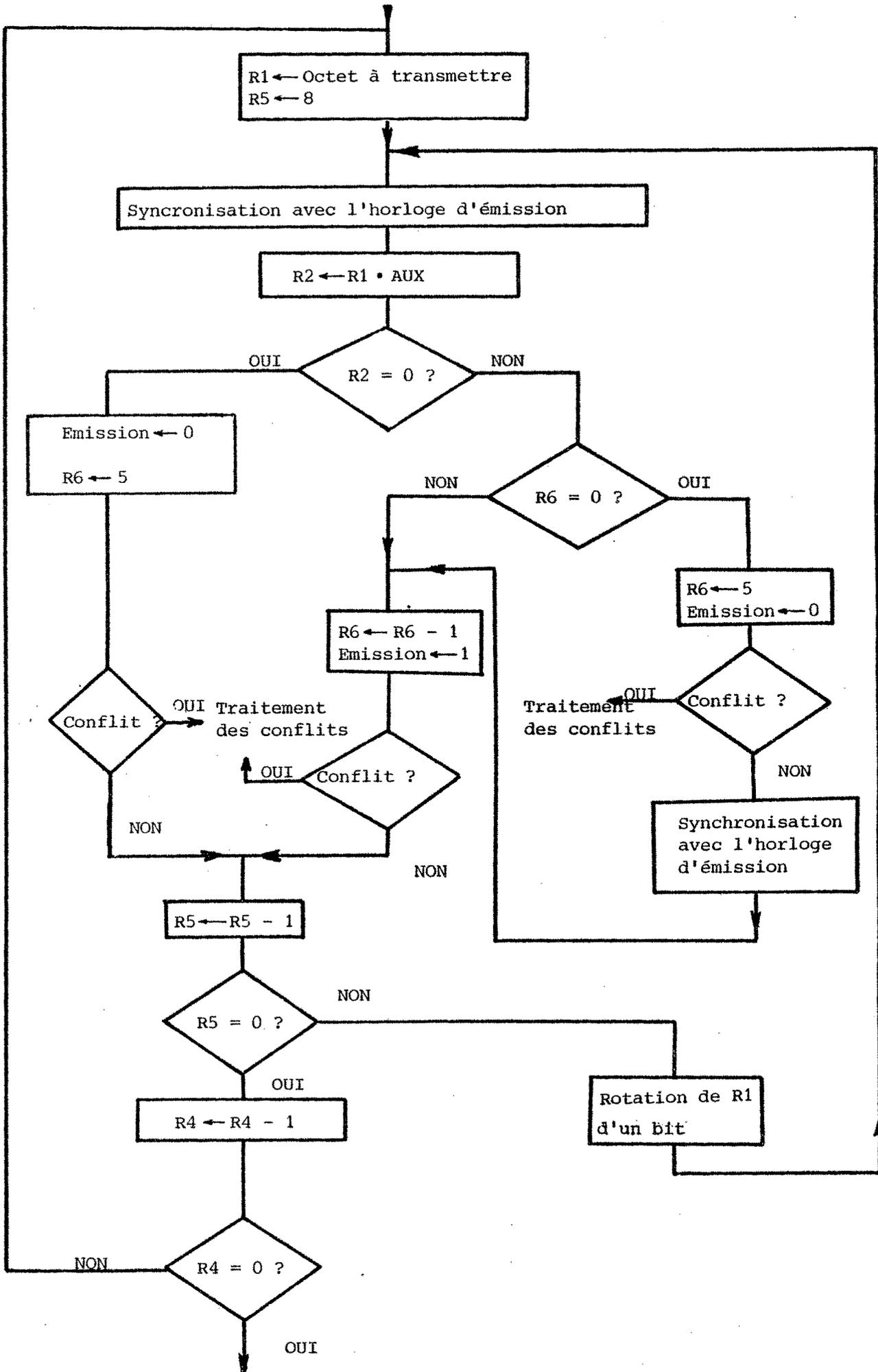
- Il contrôle l'état du détecteur de conflit après l'émission de chaque bit
- Il initialise tous les circuits d'émission, réception, codage et calcul de CRC au début de chaque transmission
- Il dialogue avec le processeur principal de la station pour lui donner des informations sur le message émis.

En mode réception le coupleur assure les fonctions suivantes :

- Il surveille en permanence les informations véhiculées par la ligne
- Il se synchronise à la réception d'un flag
- Si l'octet qui suit le flag correspond à une adresse qu'il doit reconnaître il commence la réception.
- Il enlève les zéros insérés après 5 bits à "1"
- Il fait la dé-sérialisation des informations
- Il range les octets reçus dans la mémoire de la station
- Il passe les bits reçus au contrôleur du CRC et à la fin du message contrôle sa sortie pour vérifier si le message est correctement reçu.
- Il répond avec un accusé de réception si le transfert est bien réalisé
- Il donne au processeur principal des informations sur le message reçu.

En plus le microprocesseur assure quelques fonctions de sécurité qui seront discutées au chapitre cinq.

Emission d'un octet.

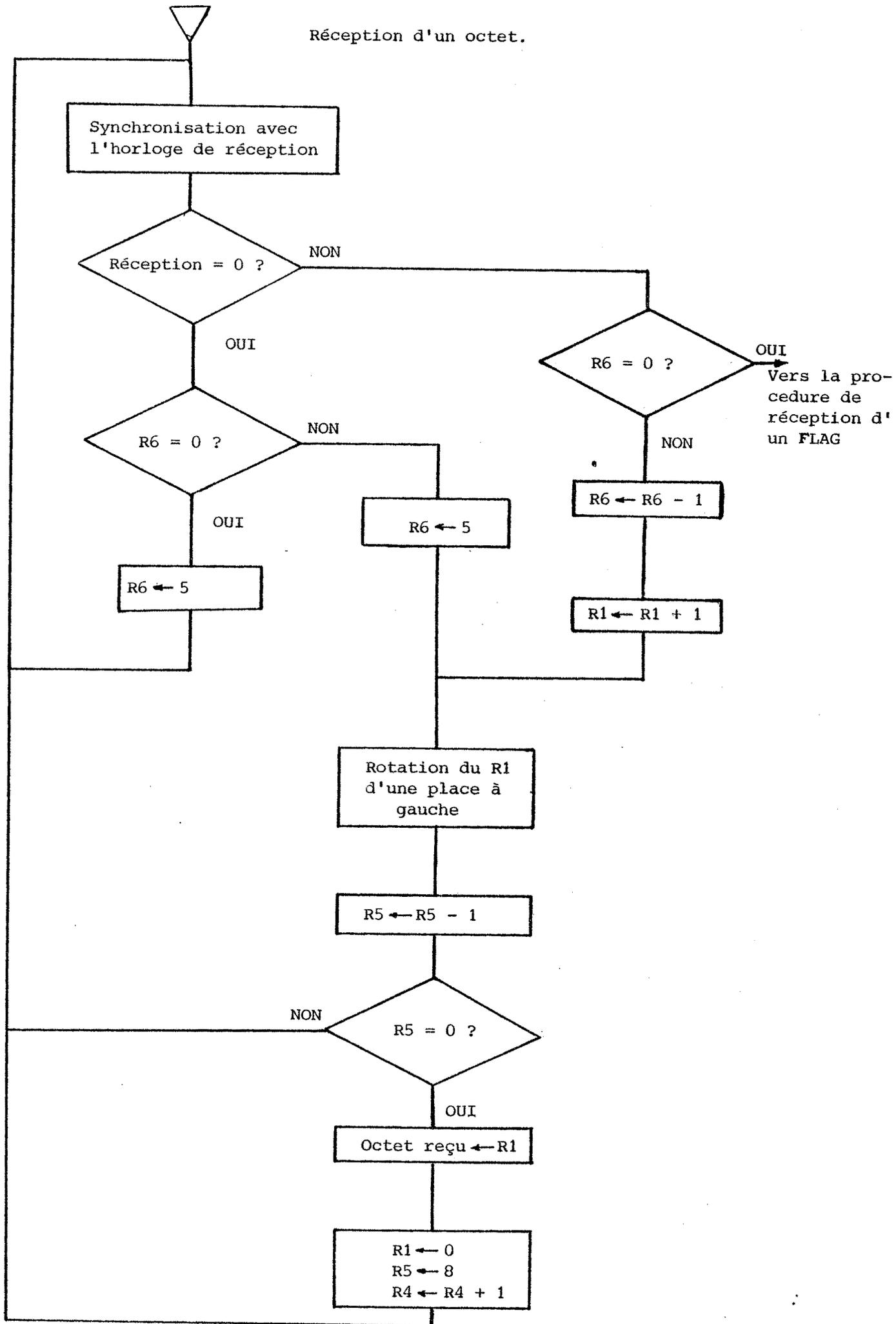


Programme d'émission

R₁, R₂ : registres de travail
 R₄ : compteur d'octets
 R₅ : compteur de bits
 R₆ : compteur des "1" consécutifs
 AUX : a la valeur binaire "00000001"

EMIS	MOVE	RB7, 0, R1		R1 Octet à trans-
	XMIT	R6, 251		mettre
SYNC	NZT	LB3, 1, * + 2	D	Synchronisation avec
	JMP	* - 1		l'horloge d'émission
	AND	R1, 0, R2	H	R2 le bit à trans-
	MOVE	R1, 1, R1		mettre
	NZT	R2, DON1	H_	
DON0	XMIT	R6, 251	DO	Transmission d'un "0"
	JMP	FIN		
DON1	NZT	R6, NONINSER		
INSER	XMIT	R6, 251	DO	Insertion d'un "0"
	NZT	LB3, 1, * + 2	D	Synchronisation avec
	JMP	* - 1		l'horloge d'émission
	NZT	LB2, 1, CONF	H	Vers le module de trai-
	NOP		H_	tement des conflits
NONINSER	ADD	R6, 0, R6	D1	Transmission d'un "1"
	ADD	R5, 0, R5	CRC	
	XMIT	R5, 248	CRC_	
	NZT	LB2, 1, CONF		Vers le module de
	NZT	R5, SYNC		traitement des conflits
	ADD	R4, 0, R4		
	NZT	R4, EMIS		

Réception d'un octet.



Programme de réception

R₁ Registre de travail
 R₄ Compteur d'octets
 R₅ Compteur de bits
 R₆ Compteur d'"1" consécutifs
 AUX a la valeur binaire "00000001"

DEBUT	NZT	LB3, 1, * + 2	D	Synchronisation
	JMP	* - 1		avec l'horloge de
	NZT	LB4, 1, REC1	H	réception
	NZT	R6, ZERO	H_	enlèvement des "0"
	XMIT	R6, 251		insérés
	JMP	DEBUT		
ZERO	XMIT	R6, 251	CRC	Réception d'un "0"
	JMP	ROT		
REC1	NZT	R6, * + 2	H_	Réception d'un "1"
	JMP	RECFLAG	CRC	Vers le module de
	ADD	R6, 0, R6		réception des FLAGS
	ADD	R1, 0, R1		
ROT	MOVE	R1, 1, R1	CRC_	
	ADD	R5, 0, R5		
	NZT	R5, DEBUT		
FIN	MOVE	R1, 0, RB7	ER	Transfert à la mé-
	XMIT	R1, 0	DEM	moire de l'octet
	XMIT	R5, 248	DEM_	reçu
	ADD	R4, 0, R4		
	JMP	DEBUT	ER_	

3.6. EVALUATION DU COUPLEUR.

Le coupleur dans la version actuelle est réalisé à l'aide de 38 circuits intégrés dont :

Microprocesseur et partie control	11
Partie orientée vers le bus série	12
Contrôleur d'accès direct à la mémoire	7
Interface avec le processeur de traitement	8
	<hr/>
	38

La vitesse de transfert maximale est de 444 kilo-bauds. Dans le cas des expériences effectuées la vitesse des échanges était 333 kilo-bauds pour des questions de compatibilité avec l'autre coupleur utilisé. Ce dernier est réalisé autour d'un microprocesseur 6800 qui pilote un contrôleur de communication intégré du type Signetics 2652. La liaison a été effectuée par l'intermédiaire d'un câble coaxial de longueur de 100 m.

Les expériences effectuées ont montré que tous les deux coupleurs sont capables d'assurer toutes les fonctions nécessaires pour le fonctionnement du mécanisme de communication LISA. La qualité du signal sur la ligne de transmission était excellente ce qui montre que pour la technologie de transmission utilisée (câble coaxial et émet-

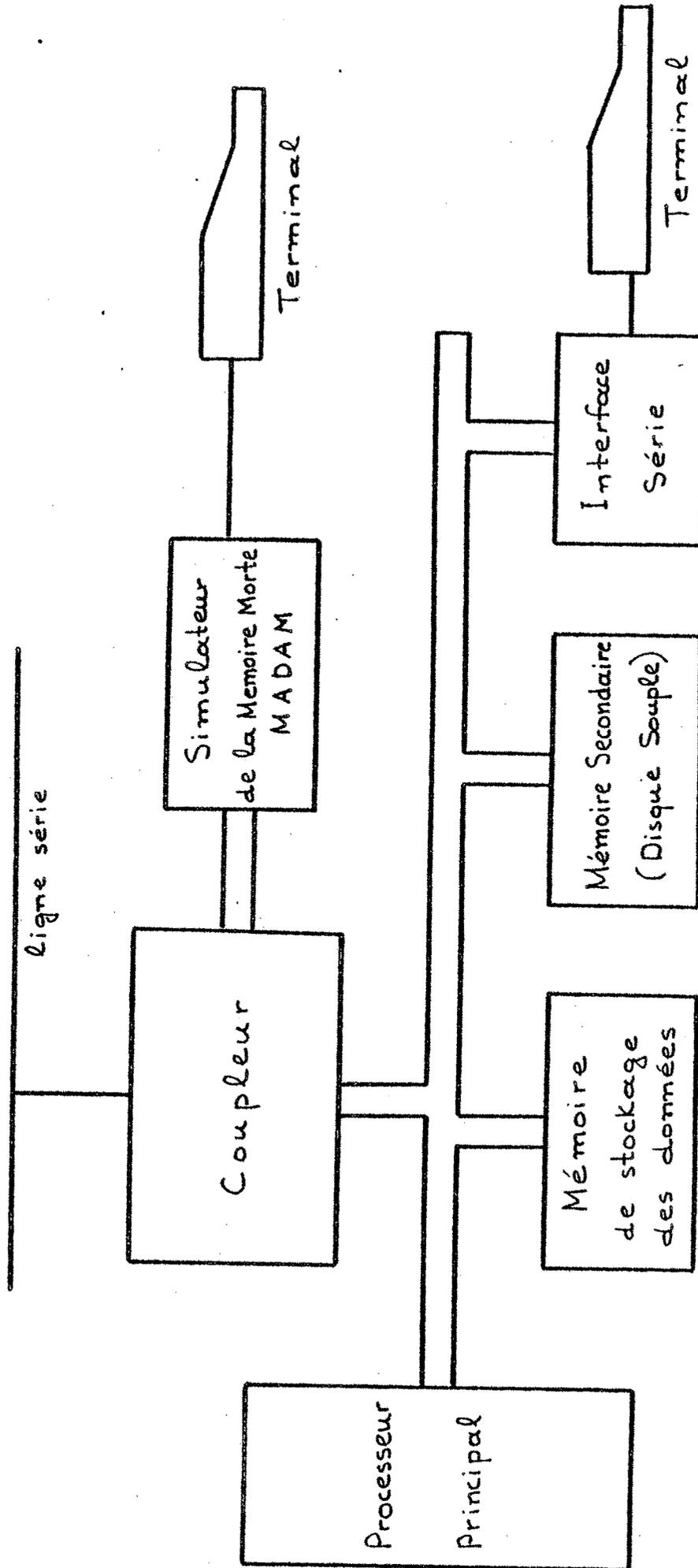


figure 3.19.

teurs et récepteurs du type 8T23, 8T24) n'est pas un facteur limitatif pour les performances du système.

La figure 3.19 montre la configuration utilisée pour effectuer les essais du coupleur et du système de transmission.

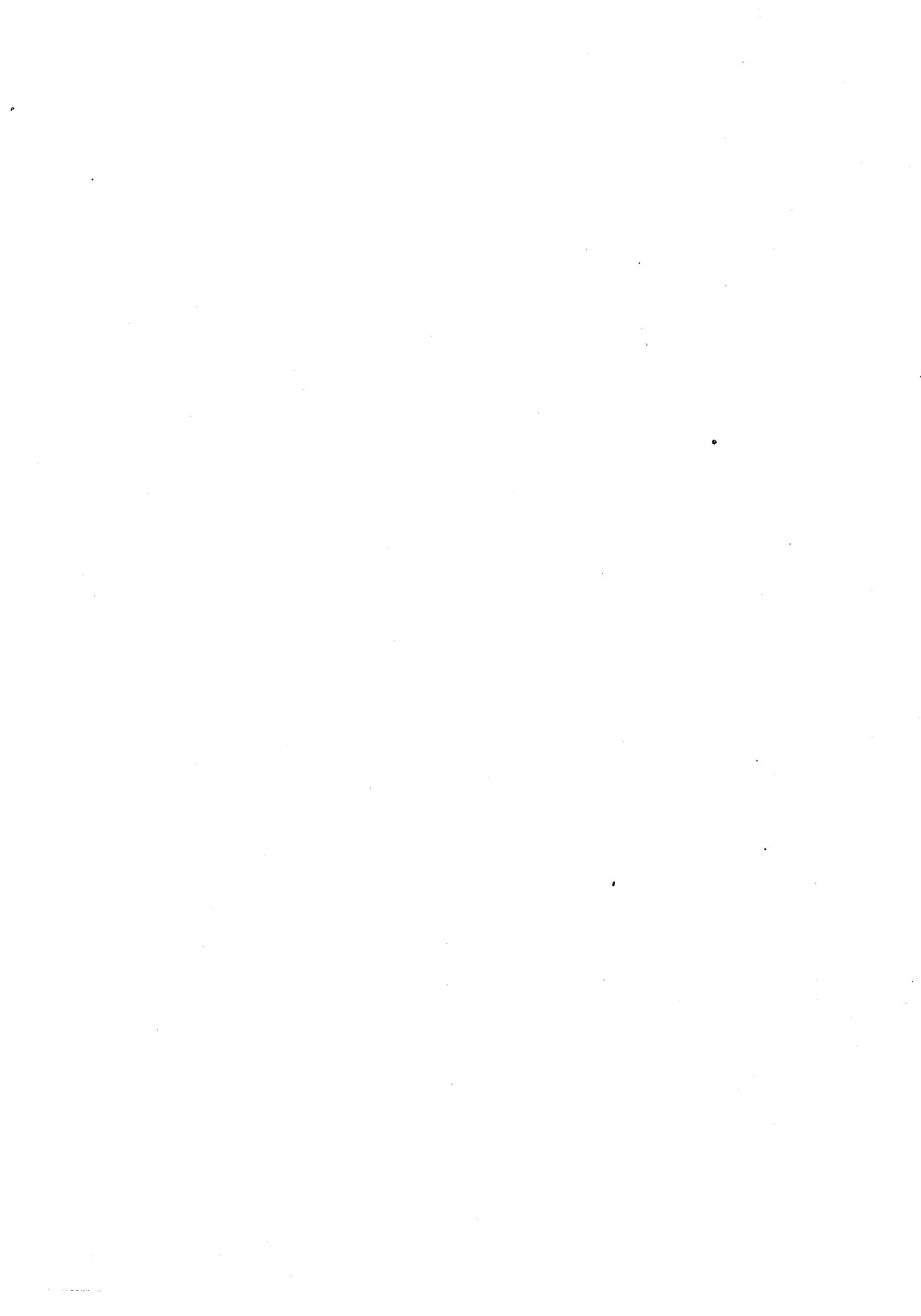
L'avantage principal du coupleur étudié par rapport aux autres solutions possibles est sa souplesse qui permet la modification facile de tous les paramètres du format utilisé. Cela permet l'adaptation du protocole de communication aux besoins de chaque application et l'étude de différents types de protocoles. En plus comme il permet l'accès au plus bas niveau du protocole (niveau du bit) il peut être utilisé comme "espion" de la ligne série. Pour cette raison la même technologie a été utilisée dans le cas de l'analyseur série présenté au chapitre suivant.

Les inconvénients de la réalisation du coupleur à l'aide d'un microprocesseur bipolaire sont principalement liés aux difficultés de mise au point des machines microprogrammées. En plus son coût est supérieur à celui d'un coupleur qui utilise un circuit intégré de contrôle des communications du type 2652 etc contrôlé par un microprocesseur d'usage général.

L'architecture proposée pourra servir comme base pour dégager les spécifications d'un circuit intégré spécialisé à réaliser les fonctions nécessaires au fonctionnement du mécanisme de communication par bus série LISA.

CHAPITRE 4

**L'analyseur : Outil de mise au point et
d'évaluation des systèmes bâtis autour du
bus série auto-alloué**



4.1. INTRODUCTION

Dans le paragraphe 2.5. la structure de la commande de l'autocommutateur téléphonique CANOPUS a été présentée. Pour la réalisation des coupleurs de cette première implémentation du mécanisme de communication série, un contrôleur de communication monolithique est utilisé. Il s'agit du circuit Signetics 2652 qui est capable de mettre en forme, transmettre et recevoir des informations série tout en gérant le protocole de communication. Il est piloté par un microprocesseur Motorola 6800 B.

Cette solution a été préférée pour des raisons de coût, de simplicité, et de facilité de mise au point, à cause de l'expérience acquise à la manipulation de ce type de microprocesseur.

Bien que ce contrôleur monolithique soit bien adapté aux besoins du mécanisme de communication, de point de vue protocole et vitesse de transfert, cette architecture présente les inconvénients discutés au paragraphe 3.2. En plus, le contrôleur ne permet pas l'accès à la procédure de base au niveau du bit, ce qui sera probablement nécessaire pour la mise au point et l'évaluation des performances du mécanisme de communication.

Pour accomplir ces fonctions un outil de mise au point plus souple est nécessaire, capable de faire l'analyse des informations véhiculées sur l'auto-route, ainsi que la simulation du fonctionnement

correct ou erroné d'une station.

Les possibilités du coupleur présenté au chapitre précédent, nous ont amenés à utiliser la même architecture pour la réalisation d'un outil de mise au point des systèmes bâtis autour du bus série autoalloué.

4.2. L'ANALYSEUR.

L'analyseur est conçu comme un outil destiné à :

- Aider le développement d'un système de communication par bus série
- Permettre la mise au point du mécanisme de communication
- Tester le fonctionnement du système
- Permettre l'évaluation des performances du mécanisme.

Ces fonctions seront remplies grâce à ses possibilités de :

- Acquisition des informations véhiculées par le bus,
- Traitement des informations acquises,
- Simulation du fonctionnement d'une station, en émission et en réception.

Pour assurer ces fonctions l'analyseur doit être :

- Compatible avec les stations banalisées du système, en ce qui concerne la partie interface avec la ligne. Il doit être capable d'émettre et de recevoir des messages du même format et à la même vitesse de transmission.
- Modulaire en ce qui concerne le nombre des lignes qu'il pourra surveiller.
- Capable de mémoriser une grande quantité d'informations.

- Capable d'effectuer plusieurs types de traitement sur les informations acquises, suivant les besoins de l'application.
- Il doit être programmable par l'utilisateur.

Notre but est de proposer une architecture universelle, adaptable à tous les problèmes de test, vérification, traitement et évaluation, qui peuvent paraître au cours de la mise au point et l'utilisation du mécanisme de communication.

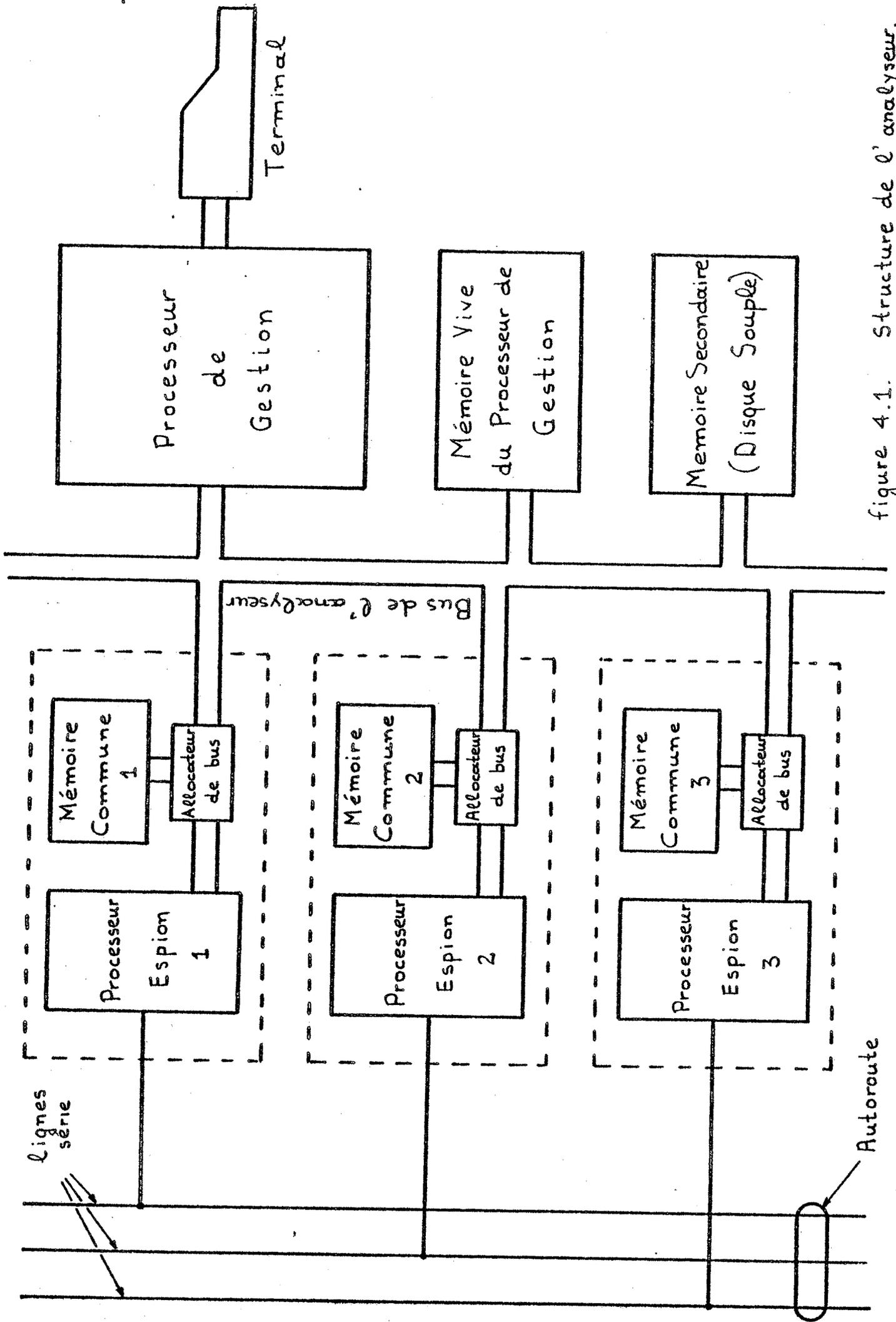


figure 4.1. Structure de l'analyseur.

4.3. LA STRUCTURE DE L'ANALYSEUR (fig. 4.1)

4.3.1 L'analyseur est composé :

- D'un processeur, par ligne à surveiller, capable de faire le couplage avec cette ligne et l'acquisition des informations. Ce processeur, appelé espion, tient physiquement sur une carte. Il est structuré autour du microprocesseur bipolaire rapide Signetics 8 X 300.
- d'une carte mémoire vive par espion pour le stockage des informations acquises.
- d'un processeur à vocation générale appelé processeur de gestion, qui sert le concentrateur des informations fournies par les espions, et permettra le dialogue avec l'utilisateur.
- d'une carte mémoire vive pour le stockage des données au niveau du processeur de gestion.

4.3.2. La souplesse et la vocation générale de l'architecture du coupleur présenté au chapitre 3 nous ont permis de reprendre les mêmes solutions pour la réalisation de l'espion.

Les mécanismes d'émission et de réception, de codage et de décodage, et d'allocation de la ligne sont les mêmes que ceux qui sont décrits au chapitre 3. Ils sont contrôlés par un microprocesseur Signetics 8 X 300 muni d'interfaces d'entrée sortie (8T32 - 8T36) et

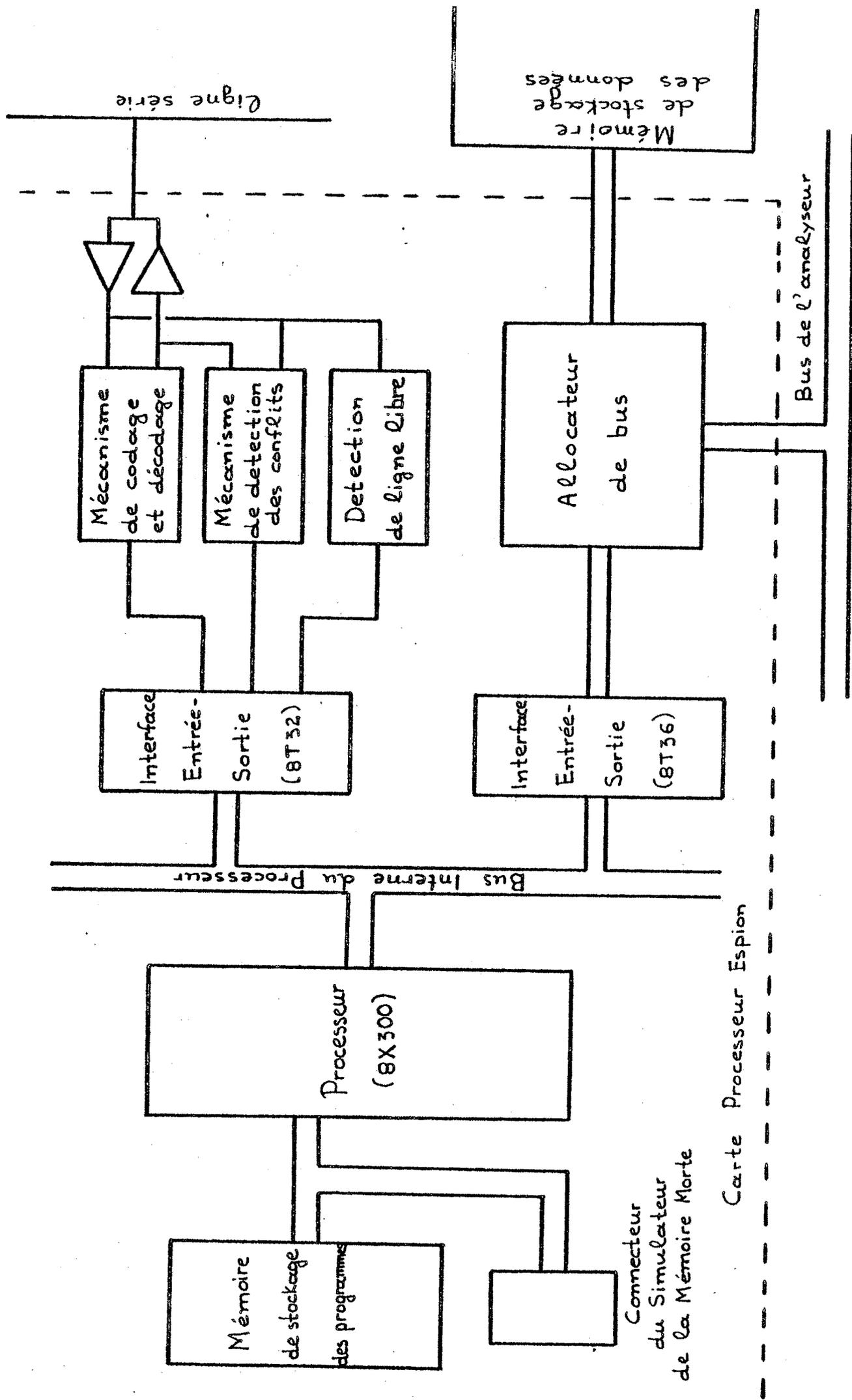


figure 4.2. Le Processeur Espion.

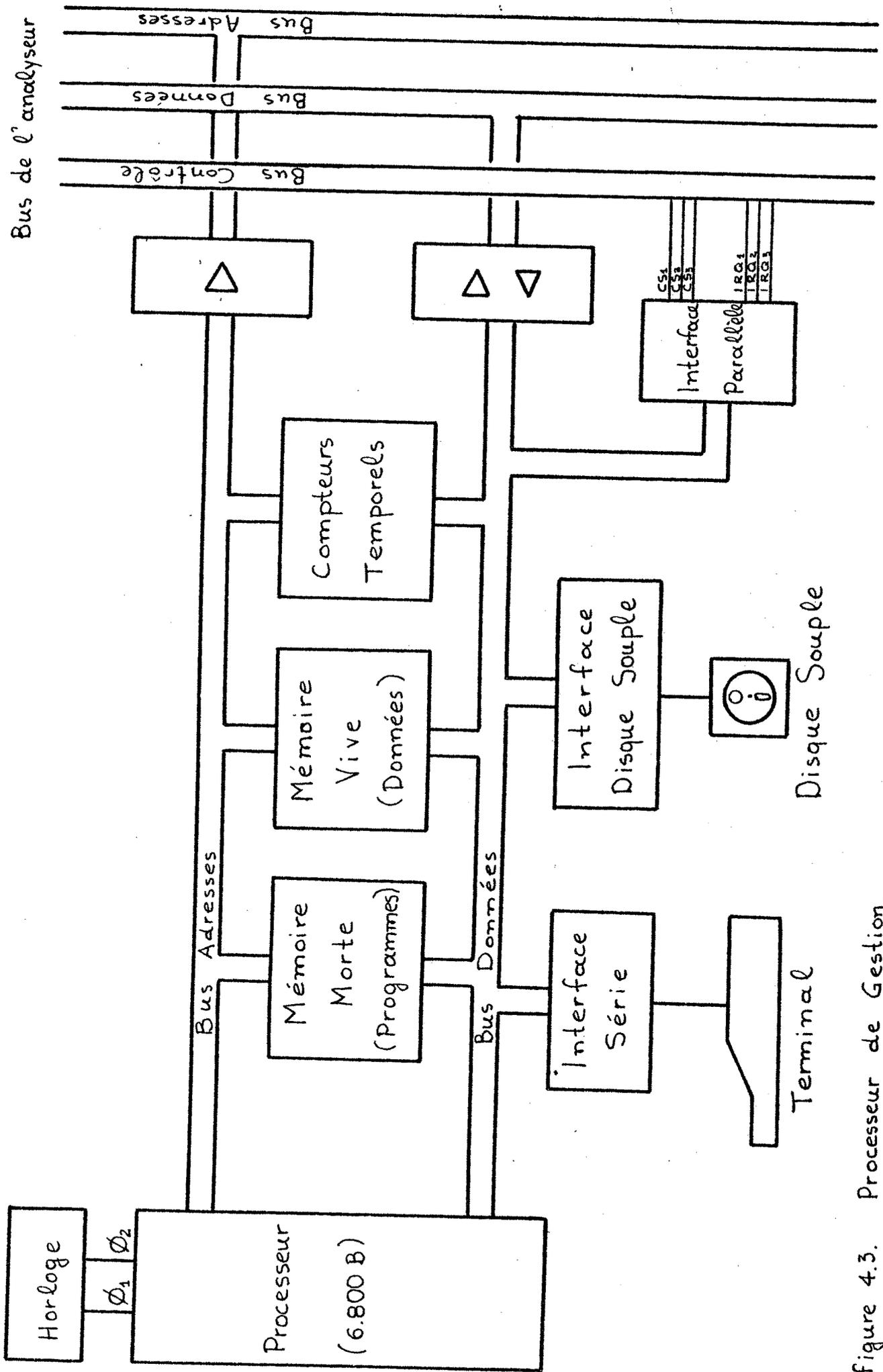


Figure 4.3. Processeur de Gestion.

d'une mémoire morte (jusqu'à deux kilo-mots de vingt bits) pour les microprogrammes. La même technique d'extension des microinstructions présentée au paragraphe 3.3.7 a été utilisée pour générer les signaux de contrôle, nécessaires pour le fonctionnement rapide du processeur (temps d'un cycle 250 ns).

Pour la mise au point des programmes, la mémoire morte a été remplacée par le simulateur de ROM, MADAM. Une fois finis les programmes seront stockés dans des mémoires mortes bipolaires rapides, programmables électriquement (temps d'accès inférieur à 60 ns).

La mémoire vive des espions sera dimensionnée suivant la quantité d'informations qu'on désire d'enregistrer. Notons que, pour une vitesse de transfert de 3,3 ns par bit sur la ligne, une mémoire de 16 kilo-octets sera remplie dans 0,4224 secondes, si l'enregistrement est continu et non sélectif.

L'interface d'accès à la mémoire vive est composé par une porte d'entrée-sortie du type 8T36 pour les données et des compteurs programmables pour les adresses. Avant la transmission du contenu d'un bloc mémoire l'adresse du début du bloc est stockée dans les compteurs par un des processeurs (espion ou processeur de gestion). Après la transmission de chaque octet, l'espion fait incrémenter les compteurs.

4.3.3. Le processeur de gestion des analyseurs sera réalisé autour d'un microprocesseur d'usage général comme le Motorola MC 6800. Son rôle est de :

- Permettre à l'utilisateur de dialoguer avec l'outil pour programmer son fonctionnement, par l'intermédiaire d'un terminal.
- Visualiser les informations acquises, ou les résultats d'un traitement, sur un périphérique, tel qu'un terminal, une imprimante ou un écran de visualisation.
- Faire un traitement des informations stockées dans la mémoire
- Dater les messages
- Assurer la gestion des mémoires de stockage des données

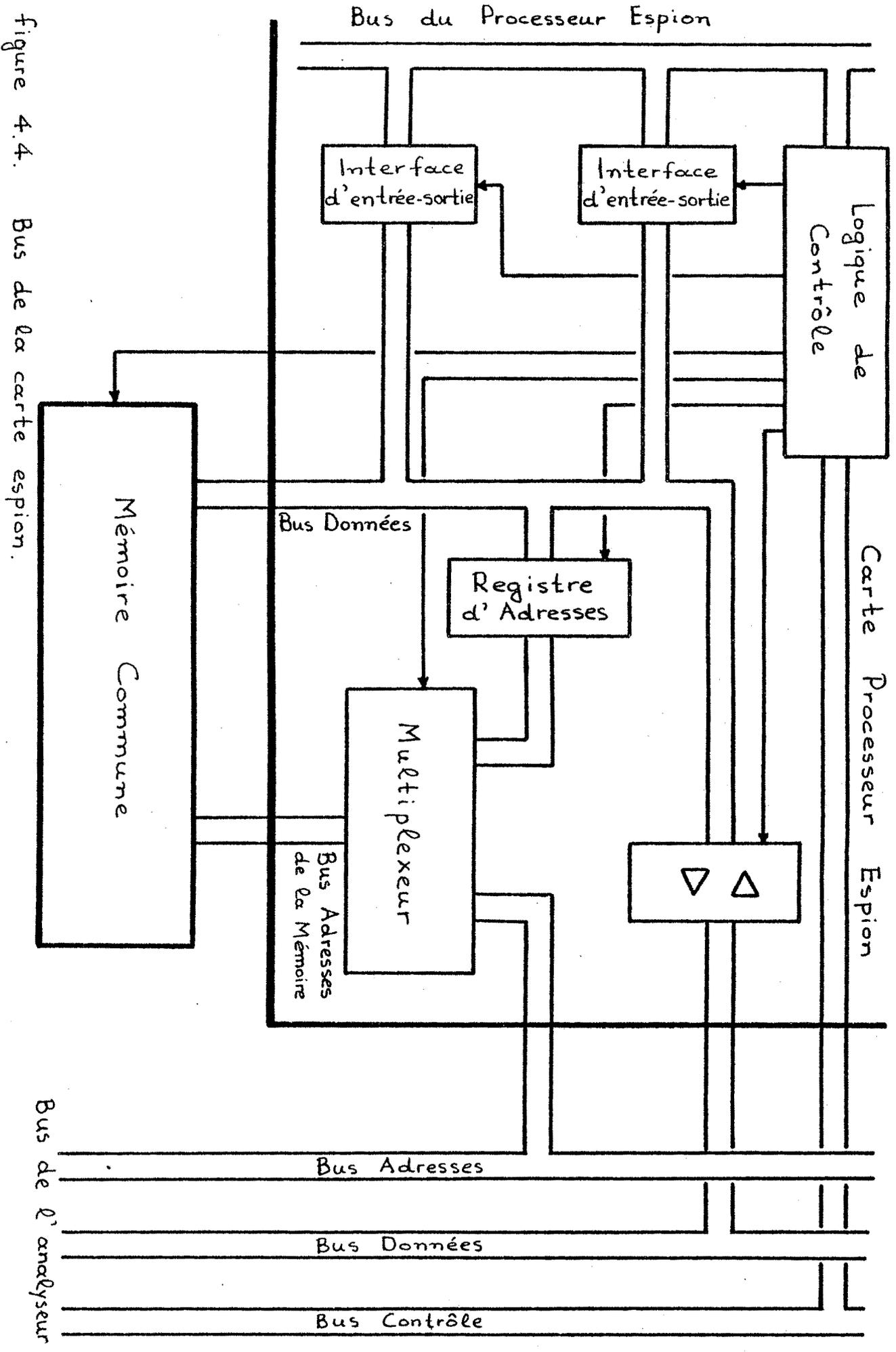


figure 4.4. Bus de la carte espion.

- Effectuer éventuellement, le transfert des données acquises à un moyen de mémorisation de masse, tel qu'un disque souple ou une bande magnétique.

La structure du processeur de gestion est présentée à la figure 4.3. Une mémoire vive de taille importante est prévue pour le stockage des programmes et des informations traitées par ce processeur.

4.3.4. Deux voies de communication entre le processeur de gestion et chacun des processeurs espions, physiquement séparées sont prévues :

a) Les espions sont connectés sur le bus du processeur de gestion comme périphériques. Une voie directe permet à ce dernier de programmer le fonctionnement de l'espion et de s'informer de son état. Elle est réalisée à l'aide d'un interface d'entrée-sortie du processeur 8X300. La synchronisation est faite comme dans le cas du coupleur, présenté au paragraphe 3.4.1.

b) Le transfert des données entre les deux est effectué par un mécanisme de partage de la mémoire.

La solution qui consiste à utiliser un contrôleur d'accès directe à une mémoire commune (qui a été adoptée pour la communication entre coupleur et processeur de traitement) n'est pas bien adaptée dans le cas de l'analyseur, à cause de la grande quantité d'informations échangées et du nombre variable de processeurs espions.

La solution préférée consiste à utiliser une mémoire par processeur espion, partageable entre ce dernier et le processeur de gestion. Le problème de synchronisation entre les processeurs espions n'existe pas parce que chacun partage sa mémoire seulement avec le processeur de gestion. Aucune voie de communication directe entre les espions n'est prévue.

Le mécanisme d'allocation de la mémoire est basé sur une particularité du microprocesseur 6800 utilisé pour la réalisation du processeur de gestion.

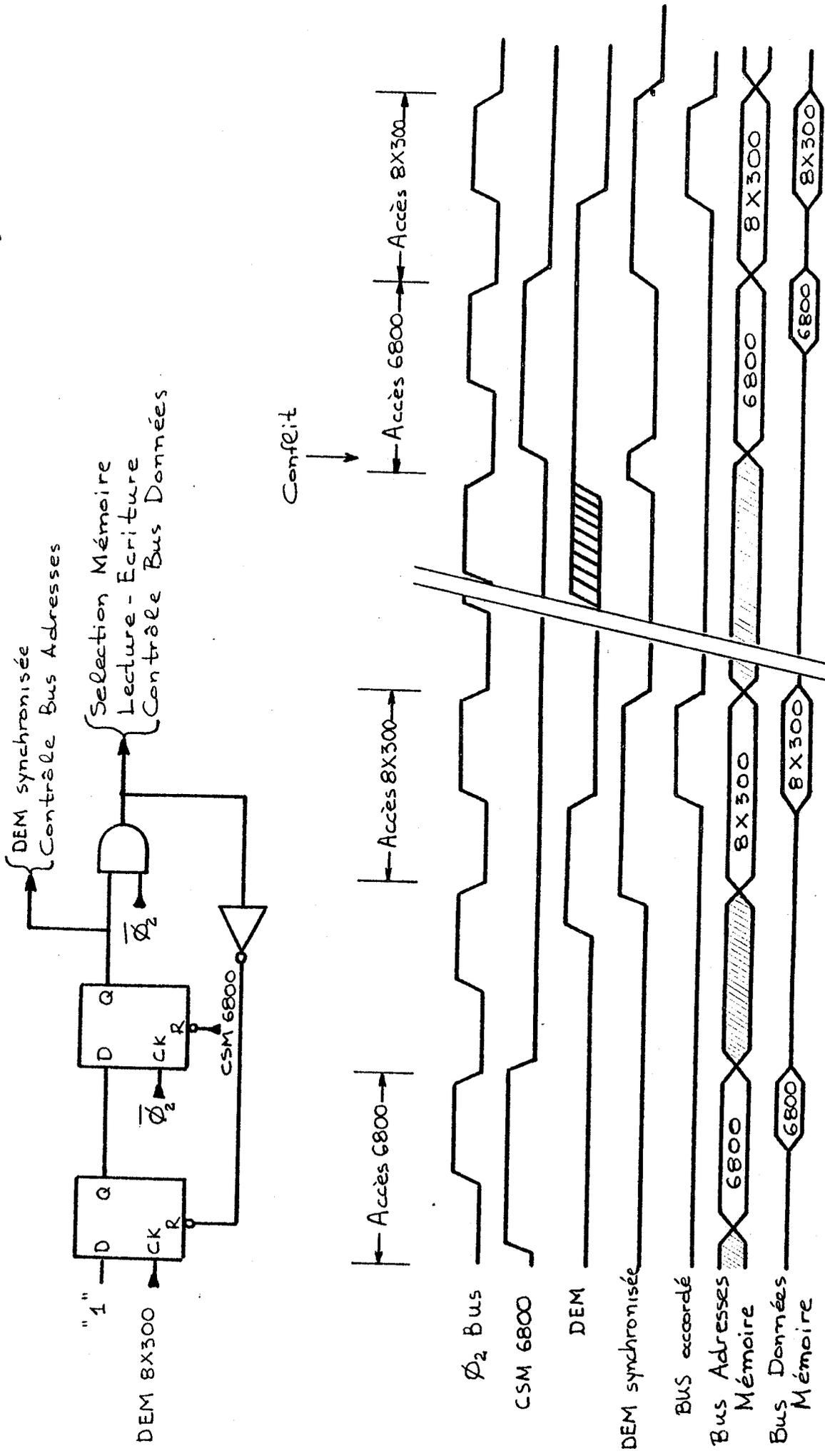


figure 4.5. Allocation du bus de la Mémoire Commune.

Les opérations d'entrée-sortie du 6800 sont effectuées dans la deuxième moitié de son cycle, tandis que son bus d'adresse est déjà positionné dans le début du cycle (figure 4.5). Cela permet à un allocateur de détecter, dès le début du cycle, si le 6800 accèdera à la mémoire commune dans le cycle en cours. L'allocation est donc faite dans la première moitié du cycle (phase un) et l'accès dans la deuxième (phase deux).

L'allocateur reçoit le signal de sélection de la mémoire commune qui est généré par le décodage des adresses présentées par le 6800 (signal CSM figure 4.5) et le signal DEM de demande d'accès à cette mémoire par le processeur espion. (microprocesseur 8X300).

Si pendant la phase un, d'un cycle du 6800, ce dernier ne sélectionne pas la mémoire commune et l'espion demande un transfert à la mémoire, l'allocateur le lui permet. L'accès sera effectué dans la phase deux.

Si il y a un conflit (les deux processeurs voulant accéder à la mémoire commune dans le même cycle), l'allocateur ne donnera pas la permission au processeur espion qui devra reporter son accès au prochain cycle. Pendant la phase deux du cycle en cours le 6800 effectuera normalement son accès.

Etant donné que le 6800, d'après son jeu d'instructions ne peut pas accéder à une adresse externe pour une durée plus grande que trois cycles consécutifs, le transfert des données demandé par l'espion, peut être retardé au maximum de trois cycles. Cela n'est pas gênant pour le fonctionnement de l'espion, parce que la partie orientée vers la ligne est indépendante de l'interface avec la mémoire : Pour les transferts entre espion et mémoire commune, des registres tampons sont prévus pour mémoriser les données et les adresses. Pour ne pas perdre aucun octet d'informations chaque demande d'accès à la mémoire de l'espion, doit être satisfaite par l'allocateur dans le temps nécessaire pour la transmission d'un octet par la ligne série. Pour une vitesse de transfert des données sur la ligne de 3,3 microsecondes par bit, le temps entre la transmis-

sion de deux octets est 26,4 microsecondes, ce qui est largement plus grand que la durée des trois cycles du 68008, qui utilisé avec une horloge de 1,5 MHz a un cycle de base de 0,66 microsecondes.

Cette méthode d'allocation présente l'avantage de ne pas retarder le fonctionnement d'aucun des deux processeurs pour le temps de cycle et la vitesse de transmission utilisés.

4.4. IMPLEMENTATION DE L'ANALYSEUR.

L'analyseur, tel qu'il a été présenté aux paragraphes précédents, sera réalisé en collaboration avec le CNET et utilisé pour la mise au point et l'évaluation des performances du mécanisme de communication de la maquette CANOPUS.

Il sera composé par :

a) - Une carte espion par ligne de l'autoroute

Il faut noter que, bien que les mécanismes d'émission et réception, codage et décodage des informations véhiculées par les lignes série, ne soient pas les mêmes que ceux utilisés dans les coupleurs de CANOPUS, des précautions ont été prises pour les rendre absolument compatibles. Surtout au niveau de la fréquence d'échantillonnage de la ligne où le moindre écart par rapport à la valeur utilisée par les coupleurs introduira une dispersion supplémentaire au signal.

b) - Une carte 6800 du même type que celles utilisées pour la réalisation des processeurs de traitement de CANOPUS. Quelques modifications de la carte processeur CANOPUS sont nécessaires pour l'adapter aux besoins de l'analyseur, notamment :

- modification de la gestion de l'espace d'adressage du processeur
- utilisation d'un interface d'entrée-sortie parallèle du 6800 pour générer les signaux de sélection des cartes espions et recevoir les interruptions générées par ces derniers.

c) - Une carte mémoire vive par processeur (espion ou processeur de gestion). Des cartes standard CNET d'une taille de 16 kilo-octets seront utilisées.

Le dialogue avec l'utilisateur sera effectué par l'intermédiaire d'un terminal.

Dans l'état actuel de l'évolution du projet, une carte espion est en phase de mise au point. Du point de vue logiciel, elle est compatible avec la carte coupleur réalisée autour du 8X300 qui actuellement est en état de fonctionnement. Cela permet l'utilisation des mêmes programmes pour la mise au point, et du même assembleur utilisé pour le coupleur (voir paragraphe 3.3.8.)

La carte coupleur présentée au chapitre 3 pourra être aussi utilisée comme espion, connecté à la deuxième ligne de l'autoroute de la maquette CANOPUS.

4.5. UTILISATION DE L'ANALYSEUR

La structure de l'analyseur est telle que son utilisation n'est pas limitée à un seul type de mécanisme de communications série. Le format des messages et le protocole respecté sont programmables ce qui permet à l'analyseur d'être adaptable à plusieurs applications.

Dans le cas de son utilisation pour CANOPUS le mécanisme de transmission des processeurs espions est étudié pour être :

- compatible avec les stations normales du système dans le sens qu'il doit pouvoir simuler le fonctionnement d'une station tant en émission qu'en réception
- capable de traiter les informations véhiculées par le bus série à tous les niveaux : du niveau du bit (même des intervalles de non utilisation de la ligne entre deux messages) au niveau des échanges virtuels entre processeurs de traitement.

Deux types d'utilisation sont envisagés :

- Comme analyseur passif il sera connecté sur l'autoroute pour surveiller son fonctionnement et effectuer un traitement sur les informations qu'elle véhicule.
- Comme analyseur actif il pourra émettre sur les lignes des informations pour exciter les stations, et après recueillir leur réactions et les analyser.

Le traitement des informations peut être effectué à deux niveaux :

- en temps réel
- en temps différé

Dans le premier cas on entend par traitement

- soit le remplissage sélectif de la mémoire avec un type prédéfini d'informations
- soit le comptage de l'apparition sur la ligne des événements prédéfinis.

Ce type de traitement sera surtout effectué au niveau des processeurs espions mais aussi par le processeur de gestion.

Au niveau de ce dernier le traitement est plutôt orienté vers le niveau des échanges virtuels entre les processeurs de traitement de CANOPUS. Son rôle est de vider les mémoires remplies par les espions avec les informations acquises.

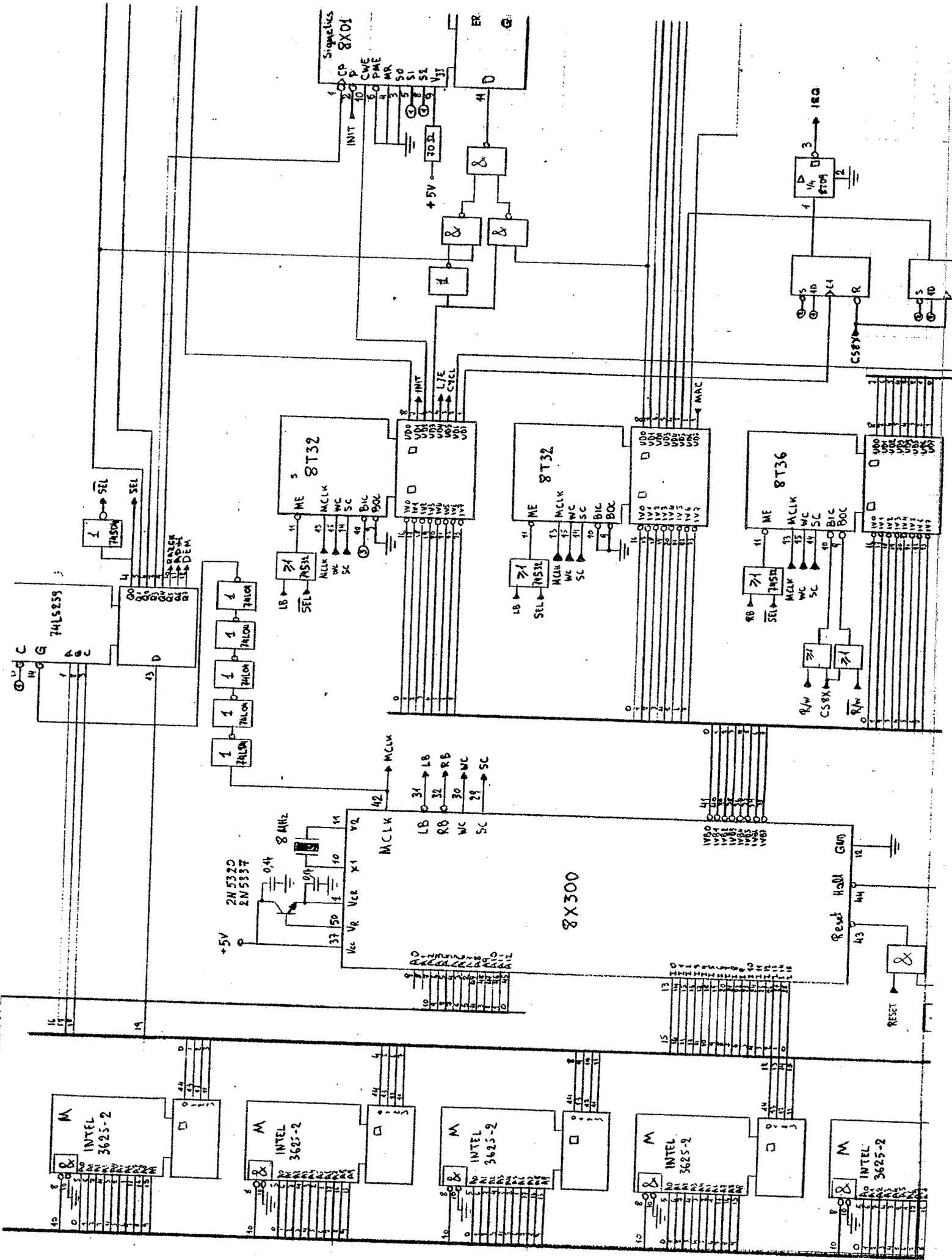
Le remplissage peut commencer soit après une commande de l'utilisateur, soit après l'apparition sur la ligne d'un caractère de synchronisation. Ce caractère est programmable et peut tenir sur un nombre variable d'octets.

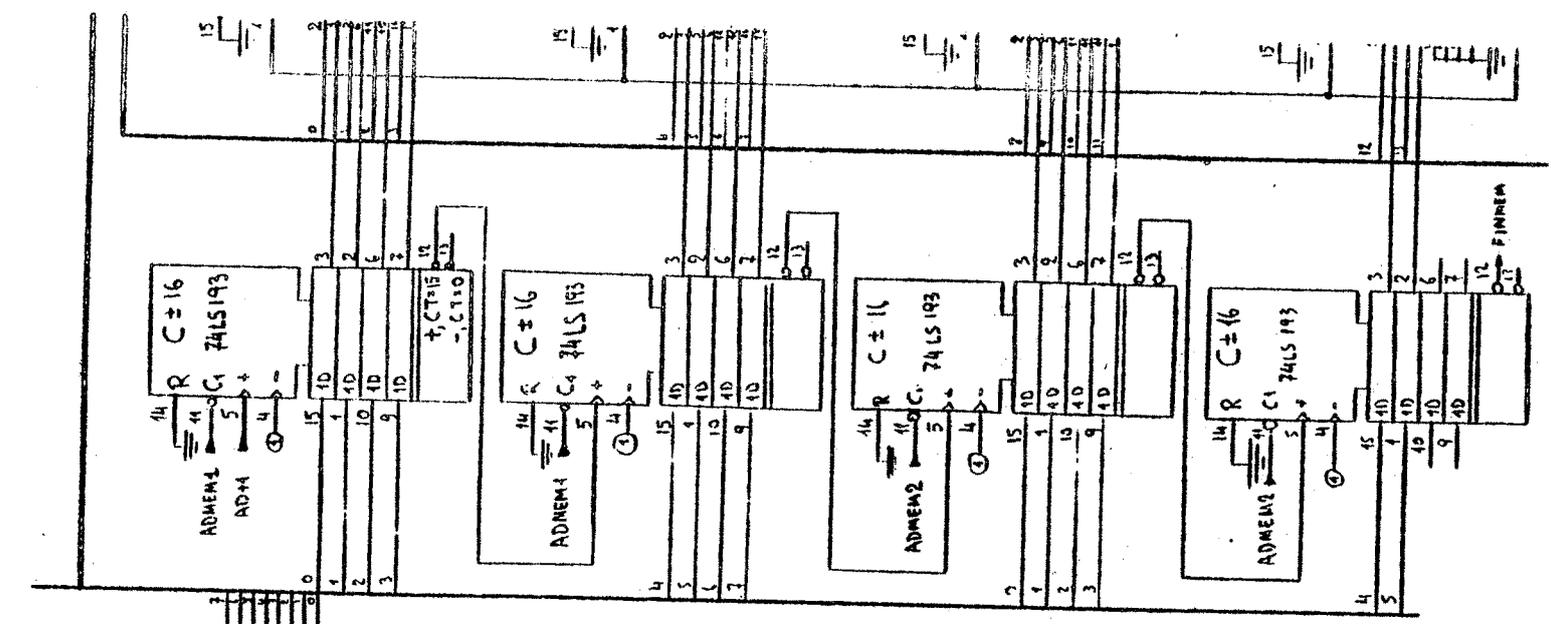
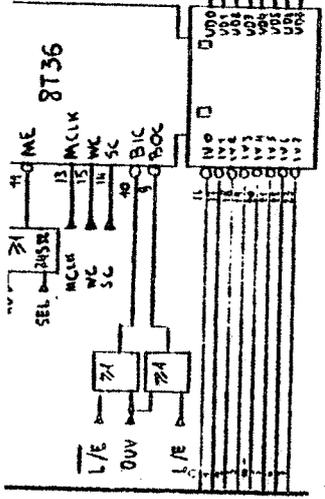
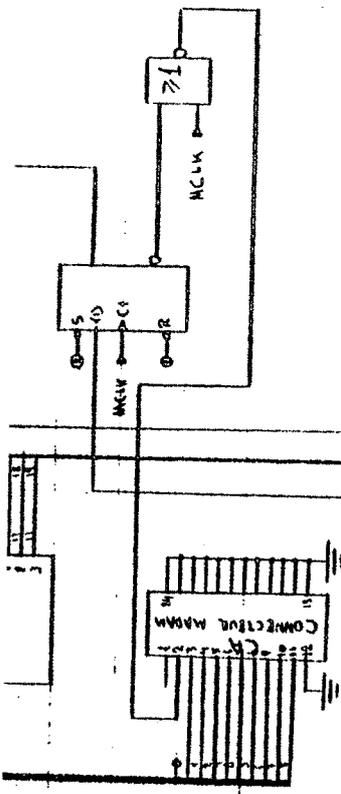
Le rôle du processeur de gestion est :

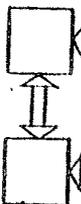
- de visualiser les messages écoulés pendant un temps donné après un événement prédéfini.
- de visualiser un type de messages sélectionné par l'utilisateur
- d'effectuer des statistiques sur leur contenu
- d'enregistrer les informations acquises dans une mémoire de masse non volatile comme un disque souple.

Les modes exactes de fonctionnement de l'analyseur ne sont pas encore complètement définis. Ils le seront en fonction des besoins

de la mise au point de l'évaluation des performances et de la surveillance du mécanisme de communication série de la maquette de CANOPUS.






IMAG

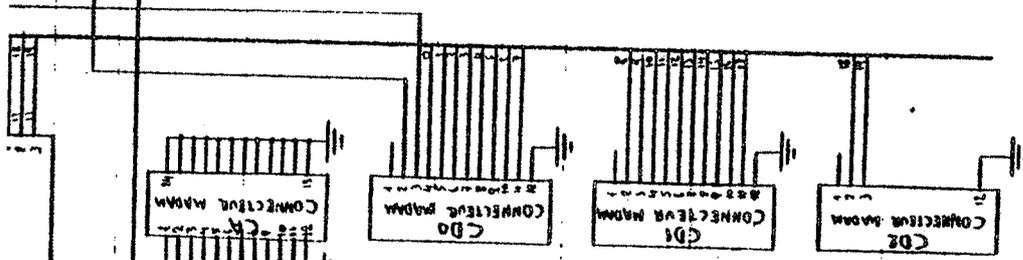
Equipe de recherches en
 Architecture d'Ordinateurs

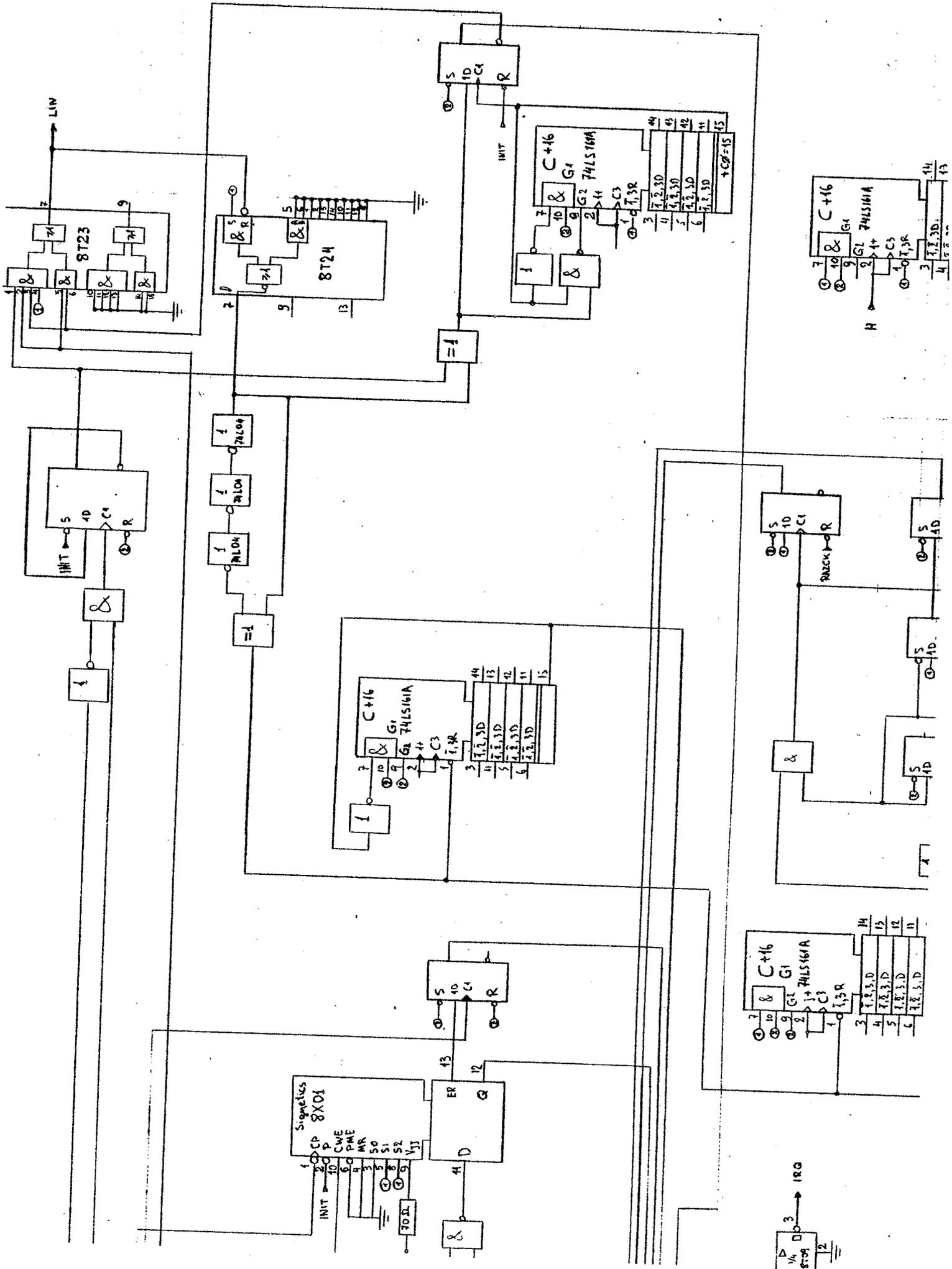
Carte Analyseur Serie

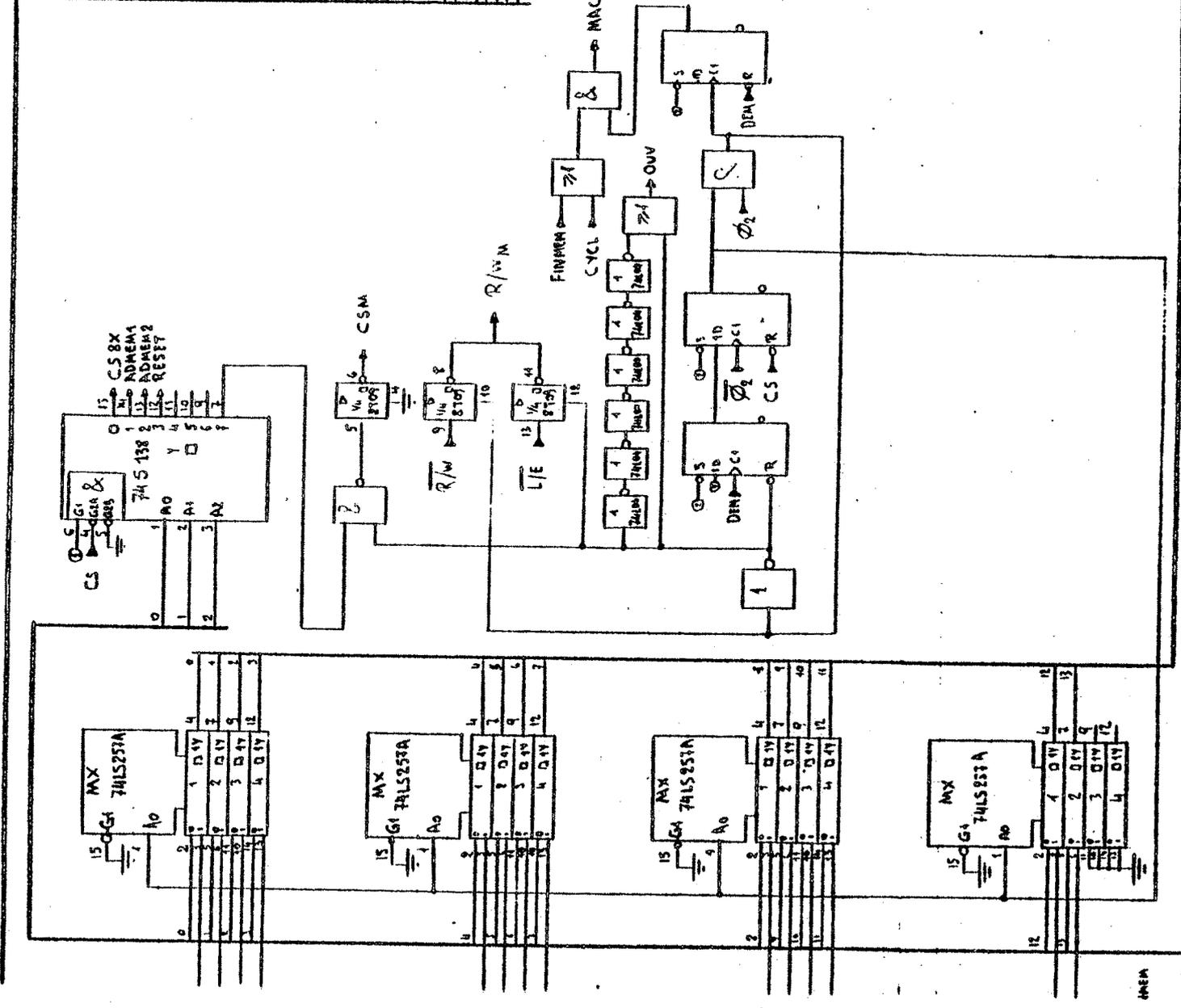
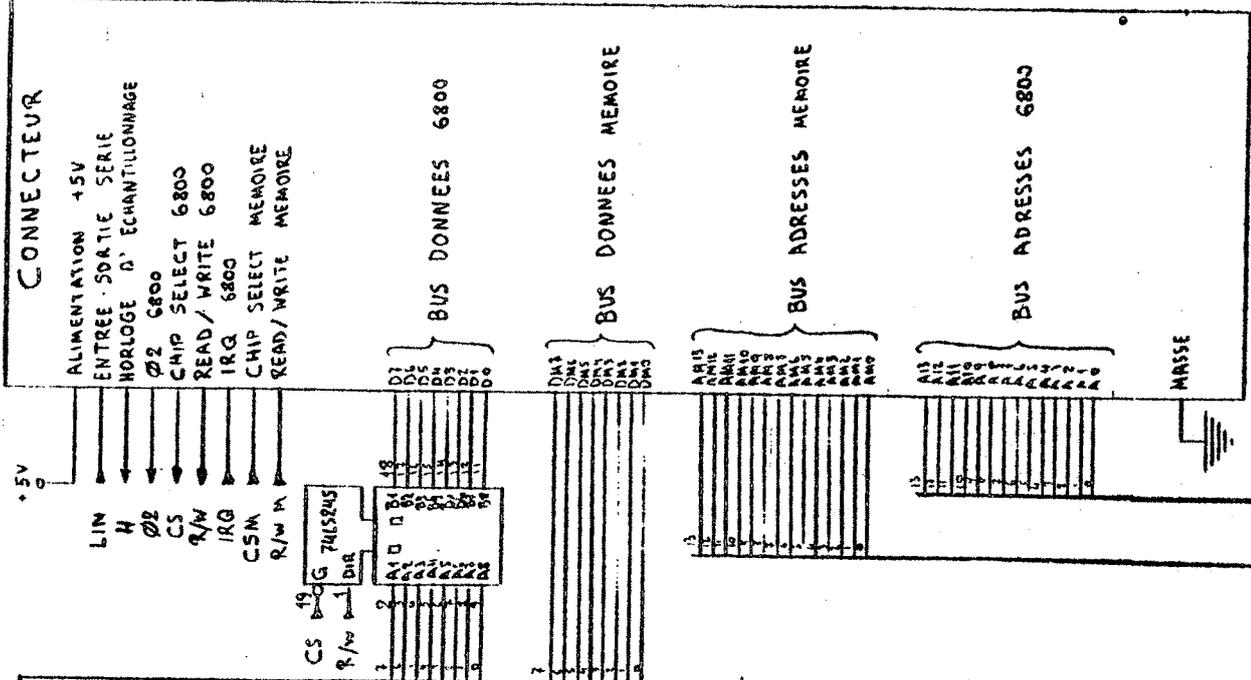
P Nicolopoulos
 Janvier 1979

Observations

1. Le transistor 2N5320 (ou 2N5337) doit être muni d'un radiateur
2. Les connecteurs MADAM sont des supports de circuits intégrés 24 pattes.
3. Toutes les bascules utilisées sont des 74LS193







CHAPITRE V

Sûreté de fonctionnement d'un système réparti,
bâti autour du mécanisme de communication
par bus série autoalloué.

5.1. INTRODUCTION

Dans ce chapitre la sûreté de fonctionnement d'un système distribué fonctionnellement et géographiquement, basé sur le mécanisme de communication par bus série, sera étudiée. Une telle structure répartie, caractérisée par une modularité importante, une grande extensibilité, et une souplesse importante semblent être bien adaptée pour servir de base à un système tolérant des pannes.

Un système tolérant les pannes doit être organisé et structuré de telle manière, qu'il puisse accomplir les fonctions pour lesquelles il a été conçu, même en présence de pannes au niveau matériel.

Le but de cette étude est donc :

- a) De proposer un système ayant une structure orientée vers une grande disponibilité, sans chercher des critères de sécurité élevés, le but ultime étant de respecter la certaine qualité de service demandée par les cahiers de charges des systèmes complexes tels que les systèmes orientés vers le contrôle des processus industriels, les autocommutateurs téléphoniques, la bureautique etc...
- b) De définir un protocole qui assurera le comportement du système en présence de pannes.

La disponibilité et la qualité des services rendus par le

Le système seront assurées par une politique de maintenance périodique appliquée à un système surdimensionné (COU 1).

Cette étude a été faite dans le cadre de l'étude d'une commande d'un auto-commutateur téléphonique (projet CANOPUS), mais les mécanismes proposés sont applicables, à d'autres systèmes ayant une structure matérielle voisine. C'est à dire à des systèmes informatiques répartis, (réseaux locaux), composés de processeurs indépendants, communiquant par l'intermédiaire des coupleurs intelligents.

La technique utilisée, pour assurer la tolérance aux pannes du système est la dégradation progressive. Tous les organes du système sont surdimensionnés, par rapport aux besoins de traitement normaux, pour pouvoir tolérer certaines pannes. Chaque panne provoquera la baisse de la puissance de calcul disponibles mais la puissance restante doit rester suffisante pour assurer le service demandé jusqu'à la prochaine intervention du personnel de maintenance.

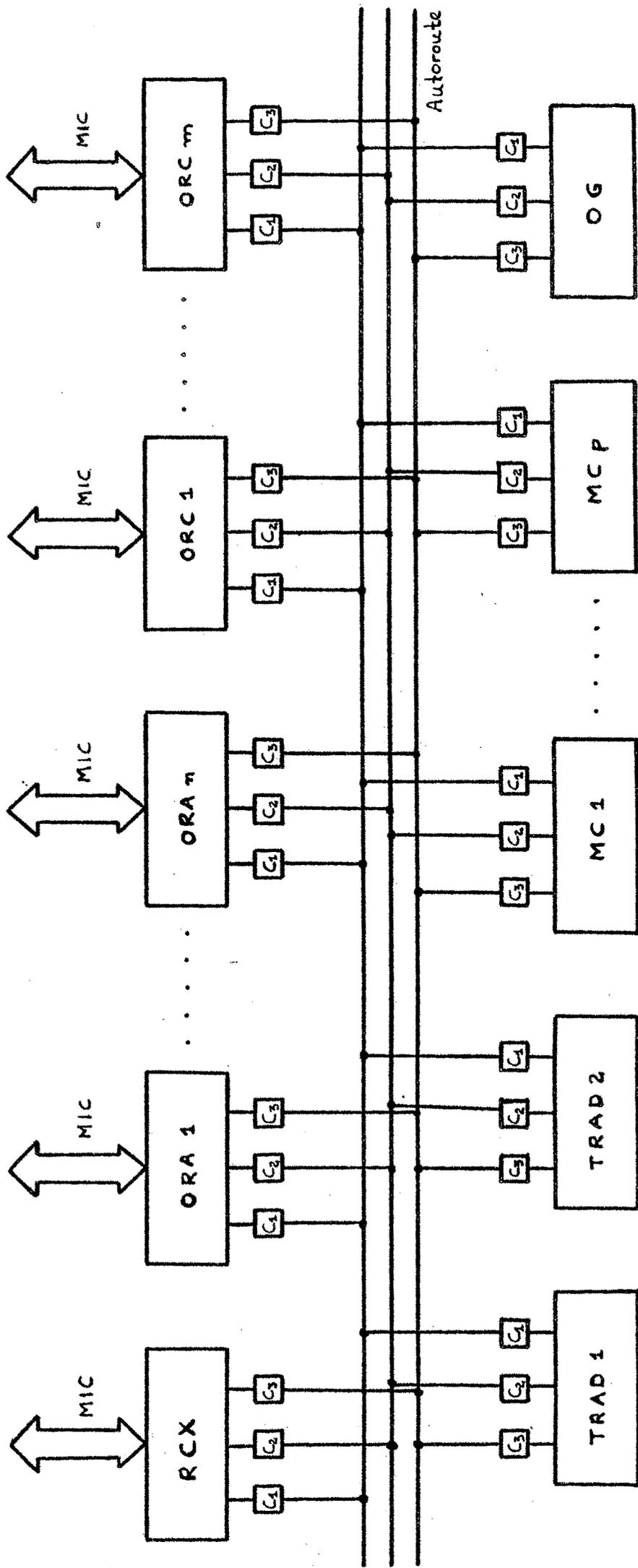
Des mécanismes sont prévus au niveau de chaque station pour localiser les pannes et empêcher, le plus possible leur propagation.

Une grande attention a été accordée, à la sécurité de fonctionnement du mécanisme de communication, qui constitue le noyau sûr du système. Une grande partie des fonctions de sécurité est assurée par les coupleurs.

5.2. STRUCTURE MATERIELLE

La maquette de la commande de l'autocommutateur téléphonique CANOPUS dont le mécanisme de sûreté de fonctionnement sera l'objet de cette étude, se présente comme un système distribué qui a la structure suivante (figure 5.1.) (ANC 2) :

- Il est composé de microordinateurs spécialisés à un type d'application, appelés processeurs de traitement, matériellement identiques ou non.
- La liaison entre les processeurs de traitement est effectuée par plusieurs lignes de communication en série à grande vitesse. Toutes les lignes sont banalisées et constituent l'"Autoroute".
- Les processeurs de traitement sont connectés sur les lignes par l'intermédiaire des coupleurs qui sont des processeurs spécialisés dans la communication. Un coupleur est prévu par ligne de l'autoroute. Un processeur de traitement et ses coupleurs composent une "station" du système. Une station peut comprendre d'autres processeurs spécialisés, contrôlés par le processeur principal.
- Au niveau du système de communication toutes les stations sont identiques.
- La communication entre le processeur de traitement et ses coupleurs est faite par : (Fig. 5.2)
 - a) les files d'attente, une pour l'émission dans laquelle le processeur de



ORA : organe de raccordement d' abonnés RCX : reseau de connexion

ORC : organe de raccordement de circuits OG : organe de gestion

MC : module de commande MIC : multiplex. d'échantillons de parole transmis

TRAD: traducteur en modulation par impulsion et codage

C_i : coupleur

figure 5.1. Structure générale de l' auto-commutateur .

traitement place les messages que le coupleur doit émettre, et une pour la réception qui contient les messages reçus par le coupleur.

b) Une zone de contrôle qui comprend :

- les registres de commande par l'intermédiaire desquels le processeur de traitement programme le fonctionnement du coupleur.

- les registres d'état, qui informent le processeur de traitement de l'état de son coupleur.

- les informations nécessaires pour la gestion des files d'attente.

- Il n'existe pas de voie de communication directe entre les différents coupleurs d'une même station.

- En accord avec les principes de décentralisation et de répartition qui caractérisent le système, aucun organe de contrôle (allocateur, contrôleur de sécurité etc) centralisé n'est prévu. Il existera éventuellement un "centre de gestion" chargé de faire des statistiques sur le fonctionnement des différents organes, et de présenter une liste des organes défectueux au personnel de maintenance à des instants prédéfinis, mais qui ne prend aucune décision en ce qui concerne la sûreté de fonctionnement du système.

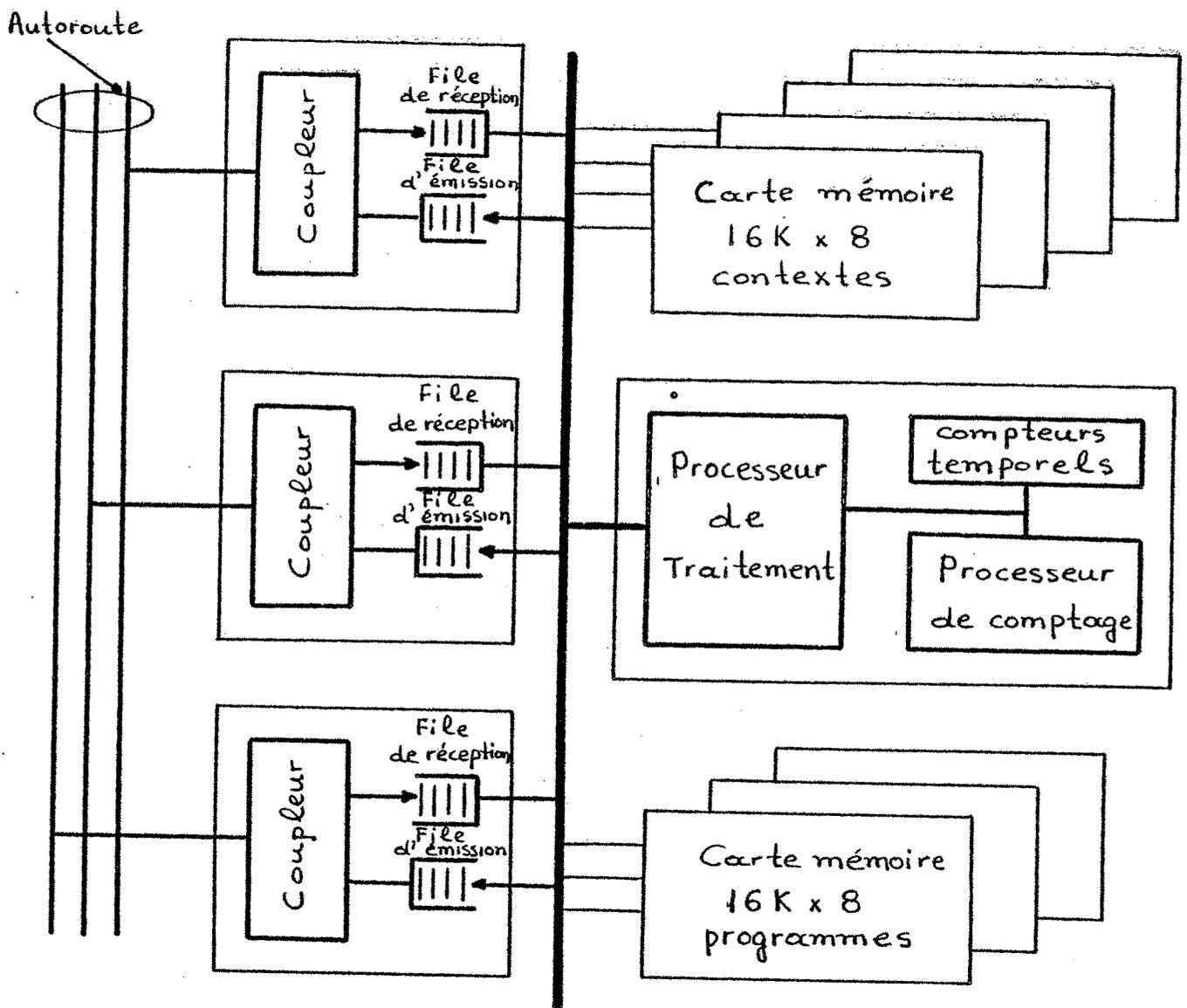


figure 5.2.a. Structure d'une Station de CANOPUS.

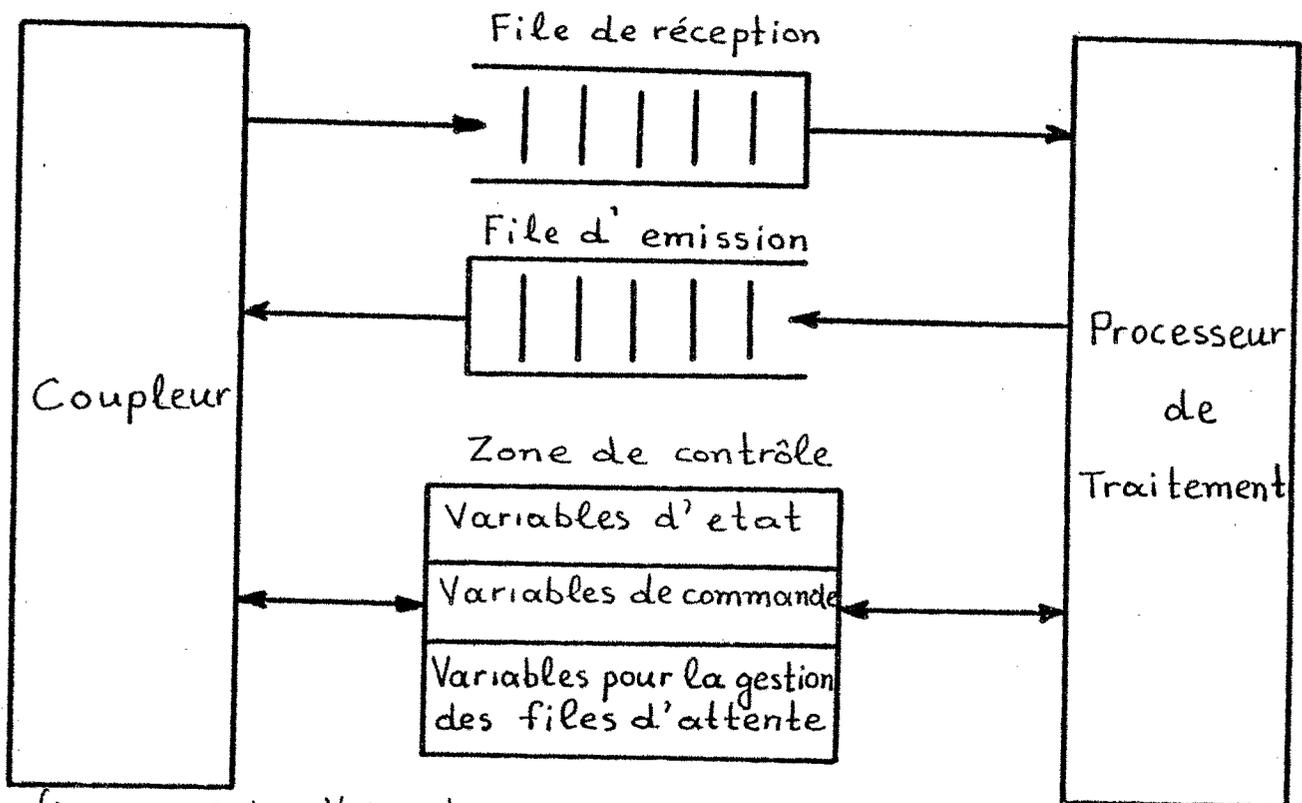


figure 5.2.b. Voies de communication entre Coupleur et Processeur de Traitement.

5.3. TYPES DE PANNES TOLEREES

Dans la suite de cette étude nous serons intéressés par les erreurs causées par des pannes physiques, c'est à dire par le mauvais fonctionnement ou la défaillance des organes matériels du système.

Une panne est un phénomène physique qui affecte une ou plusieurs composantes du système et provoque un changement permanent ou temporaire de sa fonction.

Dans le cas du système examiné, toute panne permanente détectée provoque une intervention de dépannage. Nous ne nous sommes pas intéressés à une localisation très fine des pannes. La localisation s'arrête au niveau d'une carte processeur entière ou bien à un bloc mémoire appartenant à une carte. L'unité remplaçable au cours des interventions du service de maintenance est donc la carte entière d'un processeur ou une carte mémoire. La structure distribuée du système facilite la localisation et l'isolation des organes fautifs ce qui simplifie le travail du service de maintenance.

Une cause très fréquente d'erreurs est constituée par les pannes transitoires dont la manifestation ne dure pas plus qu'un temps maximum. Elles sont provoquées par des parasites générés par l'environnement, ou par des variations de la température, des surcharges temporaires des alimentations, etc. Ces phénomènes altèrent temporellement les

valeurs des variables logiques du système, sans provoquer, en général, de défaillances des composants.

Dans les cas d'un système de communication, l'influence des parasites est très importante, d'autant plus que la plupart des cas, ces systèmes sont installés dans des environnements hostiles du point de vue des interférences ; par exemple les systèmes distribués spécialisés dans le contrôle de processus industriels.

Les moyens de détection des pannes d'un tel système doivent donc être capables de détecter et de localiser les erreurs provoquées par de telles pannes transitoires et d'éliminer leurs conséquences, sans provoquer l'intervention d'un service de maintenance. Il ne faut surtout pas qu'une panne transitoire provoque la condamnation d'un organe non défaillant, sauf si le phénomène considéré se répète trop fréquemment.

Les techniques proposées ont comme but d'assurer la disponibilité du système global. Les conséquences d'une panne doivent donc être limitées dans le temps de telle manière qu'elles ne perturbent pas les services rendus par le système, et par conséquent qu'elles passent inaperçues pour les utilisateurs de l'autocommutateur. (ANC 1).

Cet objectif sera atteint, si la période de folie entraînée par l'apparition d'une panne (temps pendant lequel la panne qui s'est manifestée, n'est pas détectée) est suffisamment courte.

Il faut noter que les échelles de temps de l'autocommutateur et des processeurs qui le constituent sont très différentes. (une fraction de seconde à quelques dizaines de microsecondes, soit 10^4). Un phénomène bref pour le système, est donc très long vis-à-vis des processeurs, qui auront un nombre de cycles important pour "récupérer" après la panne et revenir à un état stable et cohérent.

Pendant les périodes de folie, les données mémorisées risquent d'être endommagées. La structure modulaire du système, et les moyens de filtrage des messages incohérents, prévus à tous les niveaux du

système de communication, nous permettent d'admettre que seule une panne du processeur qui gère un ensemble de données peut les perturber. Etant donné que l'utilisabilité des données mémorisées est liée à celle des processeurs qui les gèrent, nous admettons qu'une panne du processeur entraîne sa perte ainsi que celle des données qui lui sont liées, puisqu'elles deviennent inaccessibles et qu'elles risquent d'être perturbées.

Les organes qui ne toléreraient pas un tel phénomène devraient être traités différemment, par des techniques telles que la duplication totale des données et des processeurs associés.

La complexité et la taille du système global sont telles que la probabilité de l'occurrence de plusieurs pannes avant la réparation du système est très importante. Les moyens de sûreté de fonctionnement qu'on proposera seront basés sur l'hypothèse de la panne multiple sur l'ensemble du système.

L'objectif recherché est d'assurer le comportement cohérent du système global en présence de n'importe quel nombre de pannes, jusqu'au moment où le système n'est plus capable de fonctionner. Néanmoins il est nécessaire de faire une hypothèse limitative sur le nombre des pannes que les mécanismes proposés pourront admettre au niveau des unités, de point de vue sûreté, qui composent le système.

Bien que la probabilité des pannes multiples dans l'ensemble du système soit très grande, si on se limite à un module du système suffisamment petit, une hypothèse de panne unique peut être justifiée. Dans le cas de l'autocommutateur téléphonique on considère comme un tel module une carte processeur : la probabilité d'avoir une panne double au niveau d'un seul processeur est suffisamment petite pour qu'on puisse la considérer négligeable. On admettra donc, dans la conception des mécanismes de sûreté de fonctionnement, l'hypothèse de la panne simple au niveau d'une carte processeur.

Dans cette étude, le système examiné est considéré initiale-

ment comme parfaitement sain, du point de vue du logiciel et du matériel. L'étude de la tolérance ou de la détection des erreurs d'origine non physique, c'est à dire provoquées par des imperfections du matériel ou du logiciel ou en général par l'intervention humaine, est dehors des buts de ce travail.

5.4. MOYENS DE TOLERANCE AUX PANNES

En général la sûreté de fonctionnement d'un système repose sur l'existence : (AVI)

- d'une structure matérielle conçue pour offrir une résistance aux pannes, c'est à dire sur une structure qui permet l'application des techniques de redondance.
- d'un "logiciel de sécurité" qui comprend les fonctions de contrôle du fonctionnement du système en cas de panne.

Une structure distribuée, par sa nature, présente des avantages, du point de vue sûreté, parce qu'elle permet :

- l'isolation physique (électrique, thermique, mécanique) et fonctionnelle entre les différentes parties du système
- la reconfiguration
- une redondance inhérente au système (plusieurs chemins de communication, plusieurs processeurs banalisés)
- une grande souplesse dans l'utilisation de la redondance : une plus grande quantité de matériel redondant sera prévu au niveau des organes les plus critiques du système.

Par sa modularité, et par la simplicité du moyen d'interconnexion la structure présentée aux chapitres précédents (stations unifor-

mes connectés par plusieurs bus série banalisés) présente des avantages pour servir de base d'un système à bonne sûreté de fonctionnement.

D'autre part l'utilisation des microordinateurs identiques du point de vue structure matérielle présente des avantages économiques et facilite la maintenance à cause du nombre réduit des pièces de rechange.

De manière générale, la tolérance aux pannes peut être assurée :

- par le masquage des erreurs
- par reconfiguration du système.

Le masquage des erreurs est assuré par l'utilisation de la redondance massive. Les effets d'une panne sont alors limités à l'intérieur d'un module du système et ne seront pas vues par son environnement tant que la redondance disponible n'est pas épuisée.

Cela est généralement assuré au niveau matériel, par l'utilisation de plusieurs unités identiques fonctionnant en parallèle pour représenter une variable logique. La valeur de cette variable est déterminée par un système de majorité de votes (exemple : TMR, NMR etc).

L'intérêt de cette méthode, plutôt adaptée aux architectures centralisées, au sens gain en fiabilité, décroît largement avec l'intégration croissante des circuits LSI. D'autre part elle présente l'inconvénient d'un coût très élevé.

Dans le cas de l'autocommutateur, étant donnée les buts recherchés en matière de sécurité de fonctionnement, cette méthode s'avère trop sévère et son coût n'est pas justifié par les besoins du système.

Reconfiguration du système. Cette technique suppose l'existence d'un mécanisme efficace de détection des pannes. Après la détection d'une panne l'organe défectueux est isolé et remplacé par un autre identique.

On peut distinguer deux types de reconfiguration dépendant de la manière d'utiliser les éléments de rechange :

Après une opération de reconfiguration le système se trouve :

- Soit à sa puissance initiale, si l'organe défaillant a été remplacé par un autre organe de rechange. Dans ce cas le système conserve la même capacité de calcul qu'avant l'occurrence de la panne. Cette méthode est très coûteuse en matériel, parce qu'elle suppose l'existence d'une grande quantité de matériel de rechange peu utilisé.
- Soit il retourne à un état sans organes fautifs, mais avec une puissance de calcul diminuée. Cela signifie que, les fonctions assurées par l'organe défaillant ont été transportées à d'autres organes identiques, qui entraient déjà dans la composition du système avant l'occurrence de la panne.

Cette technique est appelée dégradation progressive. Elle est la moins coûteuse, parce que toute la redondance initiale du système est utilisée pour augmenter sa puissance de calcul, en l'absence de pannes. Elle est bien appliquée aux systèmes répartis, dans lesquels la reconfiguration matérielle consiste à isoler le module qui contient l'organe fautif.

Au niveau logiciel la reconfiguration est effectuée par une nouvelle répartition des tâches entre les unités restantes. Cela permet au système de continuer à assurer toutes ses fonctions, mais avec des performances réduites.

La dégradation progressive est bien adaptée dans le cas des systèmes "réparables" : la disponibilité du système sera assurée par un mécanisme de reconfiguration automatique et par une politique de maintenance périodique.

Le mécanisme de reconfiguration est chargé d'identifier et d'exclure de l'utilisation, les organes fautifs, qui seront réparés pendant la prochaine interventions du service de maintenance. Après la

réparation, ou le remplacement des organes défectueux, le système sera réinitialisé à sa puissance maximale.

Dans le cas de l'autocommutateur téléphonique, il est supposé que le système est accessible à un service de maintenance qui procède au remplacement des organes défectueux à des intervalles prédéfinis. Les pannes apparues pendant l'intervalle entre deux interventions de la maintenance provoquent une dégradation progressive des performances du système, qui doit donc être suffisamment surdimensionné pour assurer le fonctionnement désiré.

La procédure de maintenance doit être définie en fonction des caractéristiques désirées de disponibilité du système. L'étude de la fiabilité des composants utilisés permettra de faire des estimations sur la disponibilité du système global (COU 1). A partir de ces estimations on pourra calculer le dimensionnement du système et la fréquence des interventions du service de maintenance.

Le temps nécessaire pour une réparation doit être le plus court possible : La détection des pannes ne descend pas à un niveau plus fin que celui d'un microordinateur, ou un bloc mémoire qui généralement tiennent sur une carte. Alors le rôle du service de maintenance est simplement de remplacer les cartes fautives indiquées par le système, par d'autres identiques. Le fait que le système soit bâti avec un petit nombre de types de cartes, facilite le travail de la maintenance et minimise le coût de stockage des cartes de rechange.

En règle générale notre but est de proposer un mécanisme permettant au système :

- de tolérer des pannes tant en assurant une qualité de service donnée pendant tout l'intervalle entre deux interventions du personnel de maintenance
- de fournir au service de maintenance une liste des organes défectueux qui doivent être remplacés au cours de la prochaine intervention.

La politique générale suivie consiste à :

- Rendre le mécanisme de communication le plus sûr possible.
- Charger chaque station à contrôler l'état de ses propres organes et avertir les autres en cas de panne.
- Etablir un protocole assurant la détection des pannes au niveau global et la reconfiguration du système.

Dans les paragraphes suivant nous présenterons :

- les moyens prévus pour la sécurité du système de communication.
- les moyens de détection et de signalisation des pannes prévus pour chaque type de processeur.
- les moyens logiciels de détection, de signalisation des pannes et de reconfiguration au niveau du système global.

Ensuite on présentera les conséquences des pannes pouvant affecter chaque organe du système aussi que les algorithmes de réaction pour chaque type de processeur, qui serviront de base pour la réalisation du logiciel de sécurité.

5.5. SURETE DU SYSTEME DE COMMUNICATION

Par système de communication on entend : (fig. 5.3)

- les lignes banalisées de communication en série qui forment l'auto-
route .
- les coupleurs qui interfacent les processeurs de traitement à l'auto-
route.

Le système de communication constitue la base du système distribué. Le mécanisme de sûreté est distribué entre toutes les stations. Son fonctionnement est assuré par des messages véhiculés par les moyens de communication. Il est évident que la sûreté du mécanisme de communication est essentielle pour le fonctionnement de tout le système. Le mécanisme de communication doit donc constituer le noyau sûr du système.

Pour cette raison une grande quantité de redondance matérielle et logicielle est utilisée au niveau du mécanisme de communication, pour assurer sa disponibilité et empêcher la propagation des informations erronées.

La fiabilité des coupleurs sera discutée au paragraphe suivant. En ce qui concerne les lignes de transmission, leur fiabilité est basée sur leur simplicité, et sur l'utilisation de circuits d'émission

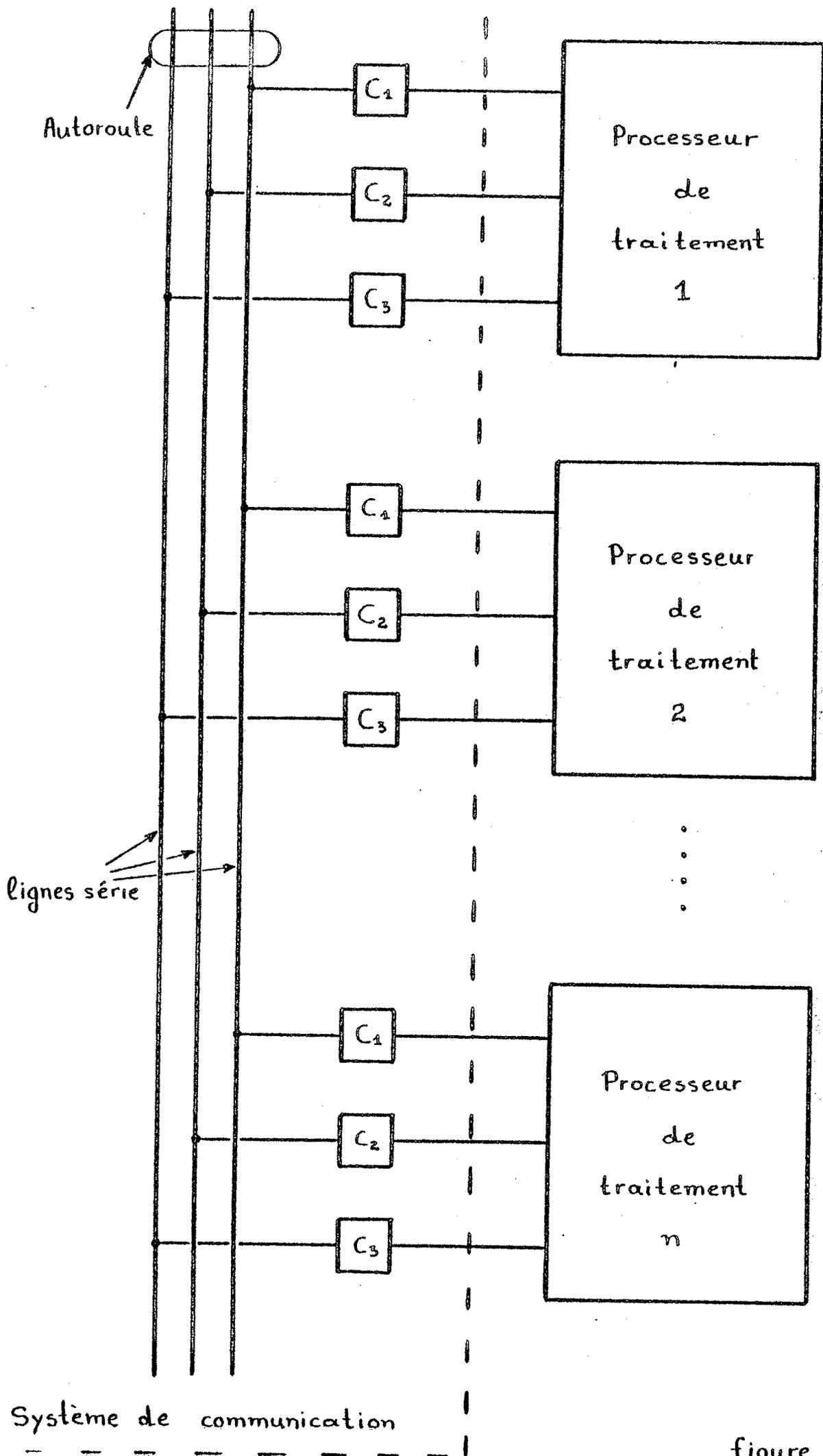


figure 5.3.

et de réception capables de supporter les surcharges de la ligne et par les moyens permettant l'isolation électrique des coupleurs (relais, etc).

Pour assurer la disponibilité du moyen de communication même en présence des pannes, plusieurs voies banalisées ont été prévues. Chaque voie est formée par une ligne sur laquelle tous les processeurs de traitement sont connectés par l'intermédiaire d'un coupleur, capable d'émettre et de recevoir.

Le nombre de lignes et de coupleurs par station est calculé en fonction du débit maximal d'informations que l'autoroute doit écouler même en présence de pannes. C'est à dire, au nombre de lignes nécessaires pour supporter le débit maximal est ajouté un nombre de lignes supplémentaires dépendant de la disponibilité désirée.

Toutes les voies étant complètement banalisées le trafic est partagé uniformément entre elles, ce qui donne une capacité du système de communications supérieure à celle qui est normalement nécessaire.

En absence de pannes au niveau du moyen de communication, les performances du système global sont ainsi améliorées par rapport aux exigences imposées par le cahier de charges. Chaque panne entraîne une baisse des performances du système, qui reste toujours suffisant pour assurer la qualité de service exigée, tant que le nombre de pannes entre deux interventions de la maintenance ne dépasse pas les hypothèses sur lesquelles a été basé le calcul de la redondance du système.

L'introduction des erreurs aux messages peut être due :

- soit au bruit induit sur le moyen de communication. Il est très probable un tel système sera installé dans un environnement bruyant. La longueur de la ligne et la grande vitesse de transfert rendent le moyen de communication sensible aux parasites. Pour cette raison des précautions sévères doivent être prises pour augmenter l'immunité au bruit du canal de communication (utilisation de fils torsadés ou blindés, filtrage des parasites à la réception etc.)

- soit une panne permanente ou transitoire au niveau du processeur qui génère le message ou des coupleurs par lesquels le message transite. Une telle panne doit normalement être détectée par les moyens de détection du processeur fautif, mais en raison du temps de détection non nul d'une panne, la génération d'un message erroné est possible. La propagation d'un tel message doit être empêchée au niveau du premier processeur (coupleur ou processeur de traitement) par lequel transitera le message.

Une grande importance a été accordée à la crédibilité des informations échangées entre les processeurs de traitement. Il a été supposé que les données stockées dans la mémoire d'un processeur, peuvent être endommagées uniquement à cause d'une panne intervenue au niveau de ce processeur. Une panne d'un autre processeur ne doit pas pouvoir les altérer. Pour assurer cela, plusieurs barrages à la propagation des erreurs doivent être posés à tous les niveaux de la communication.

On peut considérer deux niveaux de messages :

- les échanges virtuels entre deux processeurs de traitement
- les échanges physiques entre :
 - un processeur de traitement et son coupleur
 - les coupleurs de deux stations distantes.

Des moyens de protection contre la propagation des erreurs sont prévus au niveau de tous les échanges physiques, pour assurer qu'au niveau des échanges virtuels aucune altération des informations n'est provoquée par les moyens de communication.

Chaque message transite par : la file d'émission, le coupleur expéditeur, la ligne de communication série, le coupleur destinataire et la file de réception de ce dernier (figure 5.4.)

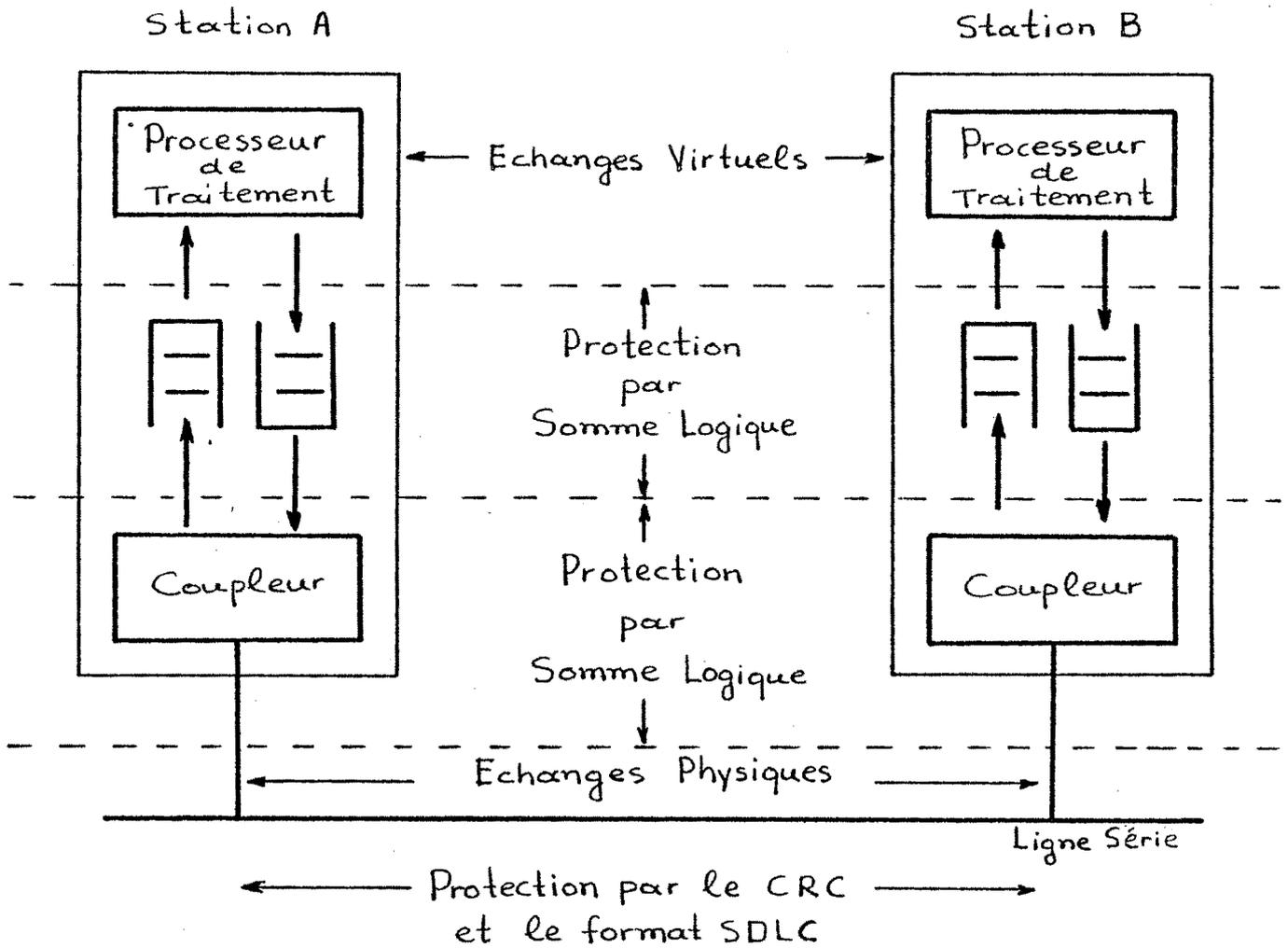


figure 5.4. Protection des Messages.

Entre deux coupleurs de deux stations différentes la crédibilité des messages est assurée :

- du fait que le message n'est accepté que s'il respecte le format adopté (voir paragraphe 2.3. du chapitre 2)
- par un CRC calculé par l'émetteur de manière matérielle, envoyé à la fin du message et vérifié à la réception (voir paragraphe 3.3.5. du chapitre 3). Un message dont le CRC est erroné n'est pas accepté : le récepteur n'envoie pas d'accusé de réception.

La présence de l'accusé de réception contribue à la sûreté des échanges, parce qu'il informe l'émetteur si son message a été bien reçu ; s'il ne l'est pas le message sera répété. Après un certain nombre de répétitions, si le message n'est toujours pas accepté, une séquence de tests sera provoquée pour mettre en évidence la cause de l'anomalie.

Les coupleurs et les files d'attente par lesquelles transitent les messages sont protégés contre les propagation des erreurs par un contrôle par somme logique.

La somme logique calculée par le processeur de traitement qui génère le message et vérifiée par son coupleur, sera envoyée à la fin du message. Le coupleur de la station destinatrice procédera à une nouvelle vérification de la somme logique avant de le transmettre à son processeur de traitement qui fera la dernière vérification. Ainsi la somme logique contribue à une protection des messages au niveau des échanges virtuels entre les processeurs de traitement. Sa vérification en trois points du chemin qu'il parcourt (les deux coupleurs et le processeur de traitement) permet la localisation fine de la cause d'une erreur.

Cette somme logique non seulement empêche la propagation des messages altérés, mais permet aussi la vérification des moyens de communication entre les processeurs de la même station (files d'attente, amplificateurs et lignes des bus etc.). Une somme logique erronée provoque l'exécution d'une séquence de tests de vérification de l'état des files d'attente par lesquelles processeurs de traitement et coupleurs communiquent. Les tests sont effectués par les deux processeurs pour pouvoir localiser la panne. Comme l'unité remplaçable est une carte qui contient les organes d'un processeur entier il est nécessaire de détecter, quand on le peut, sur quelle carte se trouve la cause des erreurs pour avertir le service de la maintenance qui procédera au changement de la carte défectueuse.

L'importance du rôle des coupleurs à la sûreté de fonctionnement du système est évidente. Ils sont les neuds de vérification de la validité de toutes les informations échangées entre les processeurs de traitement. En plus, comme on verra plus tard, ils contrôlent l'état du processeur de traitement de la station et ils informent les autres stations en cas de panne.

5.6 SURETE DE FONCTIONNEMENT AU NIVEAU LOCAL.

Plusieurs méthodes sont utilisées pour assurer la détection des pannes en fonction de la nature du système, du type des applications auxquelles il est destiné et du type de redondance dont il dispose.

Pour les techniques de reconfiguration, on considère comme mécanisme de détection des erreurs, la procédure qui se termine par la génération d'un signal ou message de panne.

Comme aucun organe centralisé de test n'existe dans ce système, chaque processeur est chargé d'effectuer les tests des organes qui le composent. Il est supposé que chaque processeur :

- dispose d'organes matériels lui permettant la détection des erreurs
- il est capable de mémoriser la fréquence d'apparition de certaines anomalies
- il est capable d'exécuter une séquence d'autotests après son initialisation.
- il dispose d'une sortie physique de signalisation de la présence d'une panne
- il peut être initialisé par un autre organe de son voisinage

En plus il est supposé que pour chaque processeur il en

existe un autre capable de

- recueillir le signal de panne
- réinitialiser le processeur après une panne

La détection d'une panne du matériel d'un processeur est basée sur la détection des erreurs que la panne cause au logiciel.

La méthode de détection doit satisfaire les exigences suivantes :

- Permettre la détection rapide des erreurs provoquées par des pannes pour éviter leur propagation.
- Etre capable de détecter les pannes permanentes et transitoires.
- Pouvoir distinguer les unes des autres : un organe ne doit pas être enlevé du système à cause d'une panne transitoire.
- Minimiser la charge provoquée au système par les tests.

Pour satisfaire ces exigences il a été choisie une combinaison de méthodes d'autotests effectués à deux niveaux.

- En temps réel, c'est à dire en parallèle avec l'exécution des programmes d'application par le processeur (tests concurrents).
- En temps différé : l'apparition d'une anomalie provoque l'interruption du fonctionnement normal du processeur, qui passe à une séquence d'autotests.

L'existence de ces deux niveaux de tests permet de profiter des avantages des deux types d'auto-tests.

Les tests concurrents avec le fonctionnement normal des processeurs permettent la détection rapide des pannes. Ils peuvent détecter les pannes permanentes ainsi que transitoires, mais, en général, ils sont incapables de distinguer les unes des autres. La charge qu'ils provoquent au système est relativement petite et uniforme pendant tout son fonctionnement ce qui permet de la prévoir dans les estimations de ses performances.

Les tests effectués en temps différé donnent des résultats plus sûrs. Le prix de leur crédibilité est une augmentation importante de la charge du système parce qu'ils entraînent :

- l'isolation du processeur
- la reconfiguration du système pour pouvoir fonctionner sans le processeur en test
- la perte de tout le contexte des programmes qu'il était en train d'exécuter.
- la réinitialisation du processeur si les tests ne détectent pas une panne
- la reconfiguration du système pour l'inclure dans son fonctionnement.

Pour éviter cette augmentation de la charge ces tests ne sont utilisés que lorsque une anomalie a été détectée par les tests concurrents.

5.6.1. Tests concurrents avec le fonctionnement normal

Les moyens de détection concurrents avec le fonctionnement normal comprennent :

- la catastrophe algorithmique
- les tests de la mémoire vive
- les tests effectués par le processeur sur les périphériques qu'il contrôle
- la mémorisation des anomalies de fonctionnement.

5.6.1.1. La catastrophe algorithmique

Au niveau de chaque processeur il a été prévu un mécanisme de tests concurrents avec l'exécution des programmes d'application, appelé mécanisme de la catastrophe algorithmique. (ANC 1)

La complexité des fonctions exécutées par les microproces-

seurs actuels est tellement importante que les conséquences d'une panne s'amplifient rapidement et provoquent un fait anormal détectable.

Ce mécanisme de détection est basé sur :

- La détection des tentatives d'exécution des codes d'opération invalides. Une défaillance dans le déroulement d'un programme aura comme résultat la tentative du processeur de considérer des données comme codes d'opération et d'essayer d'exécuter des codes qui n'existent pas dans son jeu d'instructions. La détection de cette tentative permet la détection de pannes au niveau du processeur.

Dans le cas du microprocesseur Motorola 6800 sur lequel est fondée la version actuelle de l'autocommutateur téléphonique il existe 58 codes invalides. Malheureusement aucun moyen de détection d'une tentative de leur exécution n'est encore prévu. Mais l'étude de l'efficacité de cette méthode de détection est poursuivie (COU 3) en vue des microprocesseurs P 68 (PRE) et 6800 (EFC) actuellement en cours de conception.

- La relance périodique d'un chien de garde. La fonction du chien de garde peut être réalisée par un monostable réarmable. Pendant son exécution normale le programme d'application fera le réarmement à des périodes fixes. Si une panne provoque le déroulement du programme, le monostable ne sera pas réarmé. L'échéance du chien de garde provoquera un signal d'indication de panne.

- La protection de la mémoire. La détection des tentatives du processeur d'accéder à des endroits de la mémoire ou normalement il ne doit pas avoir accès (par exemple tentative d'écriture dans une mémoire morte) ou à des endroits de son espace d'adressage non utilisés peut générer, à l'aide des moyens matériels, un signal de panne.

Les moyens de détection présentés ci-dessus supposent que les programmes soient conçus pour faciliter l'effet de la catastrophe algorithmique. Ils doivent pour cette raison être divisés en modules indépendants, séparés par des phases de vérification et d'adaptation de la protection mémoire à la phase suivante.

Le mécanisme de la catastrophe algorithmique est chargé de surveiller le processeur de chaque carte du système et ses bus. Du moment où le processeur est sain, il est capable de surveiller lui-même le bon fonctionnement du reste des organes qui composent chaque carte.

5.6.1.2. Tests de la mémoire vive.

Pour vérifier l'état de la mémoire vive et des bus d'adresses et des données le processeur de chaque carte du système, peut effectuer des tests sur les espaces de la mémoire qui, un moment donné, ne sont pas utilisés. La gestion de la mémoire doit être faite de telle manière que ces tests puissent couvrir toute la mémoire vive.

5.6.1.3. Tests des périphériques.

Le bon fonctionnement des organes périphériques de chaque carte est contrôlé par le processeur de la carte. On entend par périphériques tous les circuits qui composent la carte (à part le processeur et sa mémoire) tels que les circuits d'entrée-sortie, le mécanisme de transmission des cartes coupleurs, les compteurs programmables des cartes processeur de traitement etc.

La détection des pannes est effectuée à l'aide des moyens soit matériels, tels que des monostables redéclenchables utilisés comme "chiens de garde", soit logiciels comme par exemple la détection de passage par des états non permis.

5.6.1.4. Mémorisation des anomalies de fonctionnement.

Au niveau de chaque processeur des compteurs chargés de mémoriser la fréquence d'apparition des anomalies de fonctionnement ont été prévus.

Plusieurs types d'anomalies peuvent paraître surtout au niveau des coupleurs dont la cause n'est pas toujours facile à localiser

d'une manière déterministe. Elles peuvent être le résultat d'interférences au niveau des lignes de communication ou d'une panne d'un processeur distant. L'apparition d'une telle anomalie ne peut pas provoquer directement le déclenchement des tests. Néanmoins la détection des anomalies peut être utile pour la détection statistique des pannes.

En effectuant des statistiques sur les anomalies de fonctionnement de chaque organe on obtient une méthode de probabiliste de détection des pannes et en même temps on effectue un filtrage pour éviter de trop charger le système avec les tests.

5.6.2. Autotests en temps différé.

La détection des pannes à l'aide des moyens opérant en parallèle avec l'exécution des tâches normales du processeur est rapide mais incomplète : une panne transitoire suffirait à condamner un processeur. Dans le cas de certains types d'erreurs ceux-ci sont incapables de détecter si l'erreur provient d'une panne locale ou d'un organe distant.

Pour couvrir tous les cas et avoir une information crédible sur l'état du processeur, il est nécessaire d'ajouter une couche supplémentaire de tests exécutés en temps différé. Pour l'exécution de ces tests le fonctionnement normal du processeur est interrompu. Leur but est, soit de mettre en évidence directement l'existence d'une panne, soit provoquer sa détection par un des moyens de tests déjà présentés. Dans le cas où une panne est effectivement détectée par cette séquence de tests, le processeur est considéré comme définitivement défectueux. Il est exclu du fonctionnement du système et il sera remplacé pendant la prochaine intervention du service de maintenance.

Chaque processeur est muni d'un moniteur de tests contenu dans une mémoire morte. Sous son contrôle le processeur exécute une séquence de tests qui commence par l'auto-test du processeur lui-même. Si aucune panne n'est détecté à son niveau, le système dispose d'un noyau sain capable de contrôler l'état du reste de ses organes, en effectuant des tests classiques sur la mémoire morte ou vive, ainsi que sur tous les autres circuits.

La séquence des tests en temps différé peut être exécutée soit de manière périodique, soit après la détection d'une anomalie par les moyens concurrents avec le fonctionnement normal.

Cette deuxième politique semble satisfaisante dans le cas, où les mécanismes de détection concurrents sont supposés suffisants pour détecter tous les types d'anomalies. Le rôle des tests en temps différé est alors de vérifier cette détection. C'est cette politique que nous adopterons dans notre cas.

5.6.3. Fonctionnement des deux types de tests.

Dès la détection d'une anomalie par le mécanisme de la catastrophe algorithmique ou par un autre mécanisme de test concurrent, le fonctionnement normal du processeur est arrêté. Cela est fait à l'aide d'un mécanisme matériel prévu à chaque carte du système. Ce mécanisme est composé par une bascule à laquelle aboutissent toutes les sorties des détecteurs de panne de la carte. Le déclenchement de cette bascule provoque :

- l'arrêt du processeur (par l'intermédiaire du signal HALT)
- la signalisation de la panne aux autres processeurs de la station
- dans le cas des coupleurs, l'isolement physique du coupleur en panne de la ligne à l'aide d'un relais

Il a été supposé que chaque processeur est surveillé par un autre chargé de recueillir le signal de panne. Ce dernier processeur après l'apparition du signal de panne réinitialise le processeur surveillé. Ces fonctions sont réalisées par l'un des processeurs de la station à l'aide des signaux d'un bus de sécurité prévu dans toutes les stations.

Après son initialisation le processeur passe sous le contrôle du moniteur de test. Si les tests exécutés prouvent l'existence d'une panne permanente la bascule de signalisation de panne sera de nouveau déclenchée par un des détecteurs de panne, et le processeur sera définitivement considéré fautif. Le service de maintenance sera averti

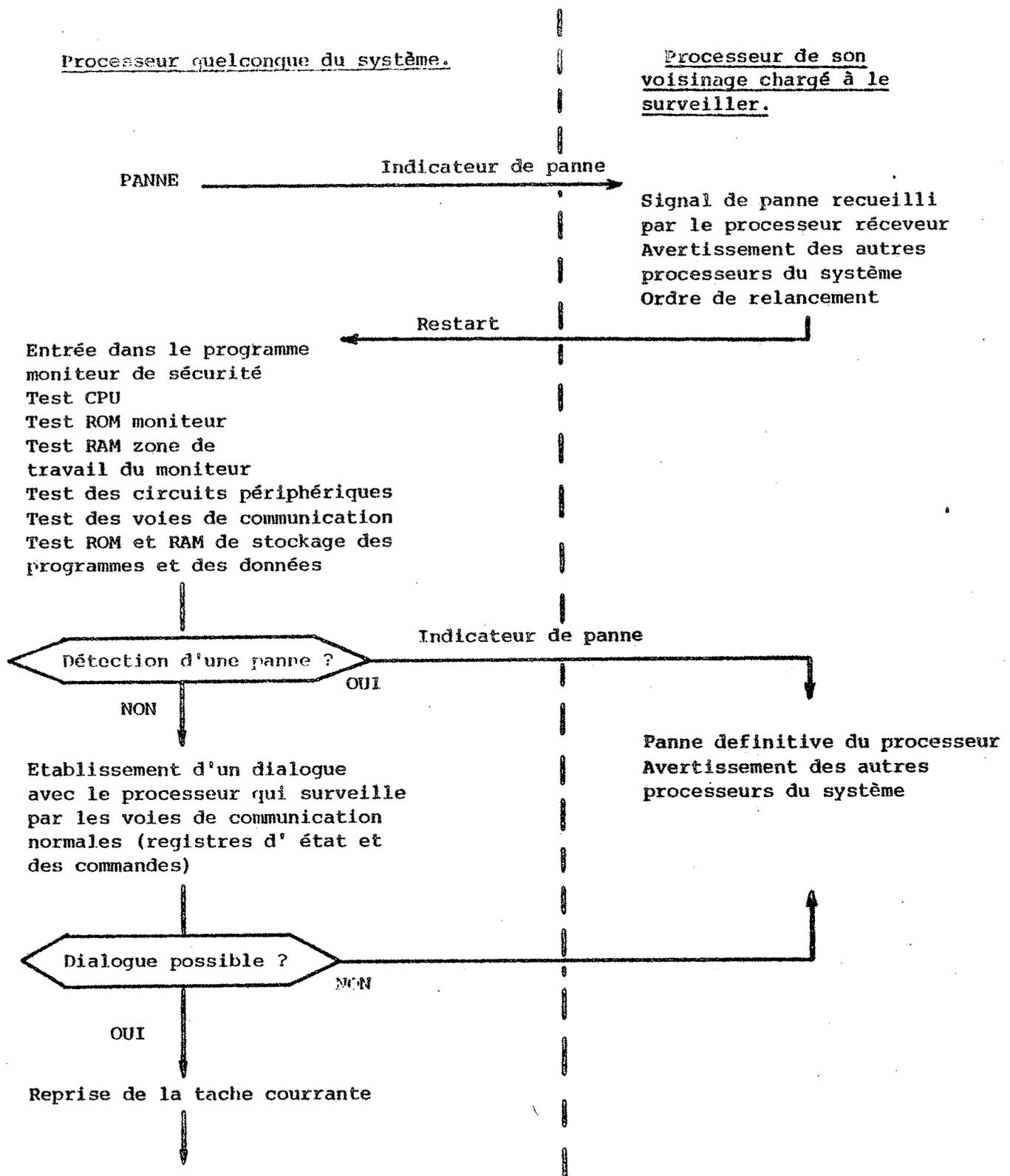


Fig. 5.5 Réactions en cas de panne.

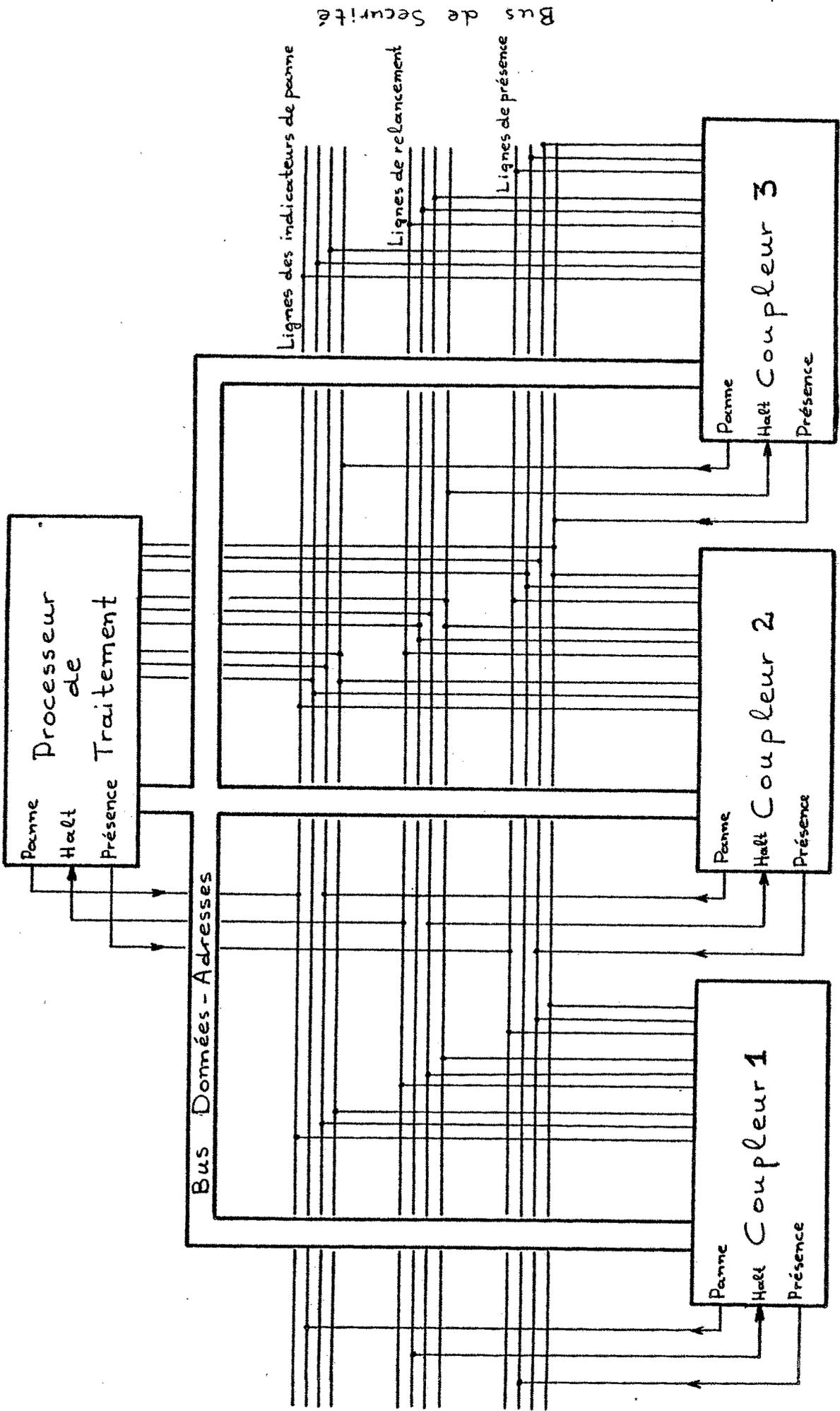


Figure 5.6. Bus de Sécurité d'une Station.

de la manière présentée plus loin pour effectuer le remplacement de la carte fautive.

5.6.3.1. Bus de sécurité.

Chaque station dispose d'un bus de sécurité qui est composé de trois lignes (par processeur de la station) :

- lignes de présence des cartes processeurs : elles sont activées par une connexion électrique (strap) lorsque la carte correspondante est enfoncée dans son connecteur au fond du panier de la station. Elles sont observées par tous les processeurs ;
- lignes de signalisation de pannes : elles sont connectées à la sortie de la bascule de signalisation de panne et elles sont observées par tous les processeurs ;
- lignes de relancement après la signalisation d'une panne : elles activent la remise à zéro (reset) de la bascule de l'indicateur de panne, et elles relancent le processeur au moyen de restart.

Le relancement ne peut intervenir que lorsque la bascule a été déclenchée afin de protéger le processeur contre un relancement parasite dû à un mauvais fonctionnement du processeur chargé de faire le relancement en cas de panne, ou à un collage de la ligne du reset.

5.6.3.2. Sélection du processeur qui surveille les autres au niveau de la station

La sélection du processeur qui surveille les autres est effectuée suivant le protocole ci-dessous :

- le processeur de traitement de la station surveille les coupleurs de la station
- le processeur de traitement est surveillé par un des coupleurs appelé "maître"
- si le processeur de traitement est en panne le coupleur maître surveille les autres coupleurs.

- les coupleurs d'une station sont numérotés *. Le maître est le coupleur qui n'est pas en panne et qui possède le plus grand numéro.

Une panne où l'intervention du service de maintenance après une panne provoquent la reconfiguration de la station par logiciel, suivant ce protocole, qui peut être généralisé pour inclure le cas de plusieurs processeurs de traitements par station.

Il faut noter que le processeur qui est chargé de recueillir le signal de panne et de relancer le processeur fautif se charge aussi d'avertir les autres stations de la manière qui sera présentée plus loin.

* Remarque : Les cartes coupleur de la maquette CANOPUS sont identiques. Le numéro de chaque coupleur est le numéro du connecteur correspondant au fond de panier de la station.

5.7. SURETE AU NIVEAU GLOBAL.

Dans les paragraphes précédents on a étudié les moyens qui assurent la sûreté de fonctionnement au niveau de la station, c'est à dire la détection et la signalisation des pannes, ainsi que la reconfiguration de la station. Dans la suite on va essayer de généraliser le problème pour y inclure les exigences de sûreté au niveau de l'ensemble du système.

5.7.1. Redondance matérielle.

Il est nécessaire de définir le système global de telle manière qu'il dispose d'une redondance suffisante pour pouvoir assurer une qualité de service donnée pendant l'intervalle entre deux interventions du service de maintenance.

En ce qui concerne les voies de communication nous avons vu que leur nombre est calculé en fonction des exigences du point de vue de la tolérance des pannes. Le nombre de stations qui assurent un type de fonctions est calculé de manière analogue. Des précautions sont prises pour assurer surtout la disponibilité des organes critiques pour le fonctionnement du système. La redondance n'est pas distribuée de manière uniforme, mais en fonction de la fiabilité et de l'importance de chaque organe dans le fonctionnement du système. La souplesse de la structure proposée permet d'ailleurs une telle disposition.

Par exemple dans le cas de la commande d'autocommutateur téléphonique CANOPUS la fonction des traducteurs pourrait être assurée par une seule station, mais une panne de cette station serait fatale pour tout le système. Pour cette raison le nombre des copies de chaque organe est minoré à deux même si les performances exigées ne le justifient pas.

5.7.2. Vecteurs de disponibilité

Pour le fonctionnement du système il est nécessaire que chaque station, à tous les instants ait une image complète de son environnement, c'est à dire des informations sur le nombre, la nature et l'état des autres stations qui sont connectées sur l'autoroute. Ces informations sont nécessaires pour que chaque processeur de traitement puisse choisir les stations avec lesquelles il collaborera et les voies par lesquelles il peut le faire.

L'image que chaque station dispose, doit être mise à jour après chaque modification du système provoquée, soit après la manifestation d'une panne, soit après le remplacement d'un organe fautif par le personnel de maintenance. Ce changement de l'image du système que chaque station dispose constitue, en fait, la reconfiguration du système.

Pour permettre à chaque station de connaître l'état de son environnement les processeurs de traitement sont munis d'une liste qui décrit l'état actuel du système, appelée "vecteur de disponibilité".

Dans cette liste un état est associé à chaque organe du système. En général deux valeurs de cet état (disponible - indisponible) sont suffisantes pour le fonctionnement du système. Néanmoins, pour la maintenance d'autres informations d'état, telles que des soupçons, le fait qu'un organe est physiquement absent, ou en train de se tester, pourraient être utiles, mais la mémorisation de plusieurs informations sur l'état de chaque organe risque de rendre le mécanisme plus lourd et augmenter la charge du système avec des messages d'exploitation et des opérations de mise à jour. Notre but est de proposer un mécanisme simple,

qui puisse assurer le fonctionnement du système, sans obliger chaque station à mémoriser plusieurs informations sur les autres.

Dans les vecteurs de disponibilité l'état de chaque processeur de traitement et de chaque coupleur est mémorisé. Cela suffit pour permettre au processeur de traitement de choisir avec quelle station il peut dialoguer et par quelle voie. La panne d'une ligne de l'autoroute sera représentée dans les vecteurs de disponibilité, comme l'indisponibilité de tous les coupleurs connectés sur cette ligne.

5.7.3. Mise à jour des vecteurs de disponibilité.

La mise à jour des vecteurs de disponibilité est effectuée à l'aide des messages d'exploitation échangés entre les stations.

Chaque processeur de traitement qui entre dans le fonctionnement du système, annonce sa présence et l'état de ses coupleurs aux autres stations. A l'initialisation du système, après les annonces de présence de toutes les stations, les vecteurs de disponibilité sont tous identiques. Pour assurer le bon fonctionnement du système les vecteurs de disponibilité de toutes les stations à chaque instant doivent être les mêmes. Cela permet à une station qui entre dans le système après une réparation de prendre le vecteur de disponibilité de n'importe quelle autre station.

Après une modification de l'état du système, due, soit à l'occurrence d'une panne, soit à l'introduction d'un nouvel organe au système, la mise à jour des vecteurs de disponibilité doit être faite le plus vite possible, pour assurer leur uniformité. Cela est effectué, dans un premier niveau, par des messages d'exploitation envoyés par les stations reconfigurées.

Tout changement dans l'état de disponibilité d'une station provoquera la génération d'un message de mise à jour. Ce message doit être diffusé de manière rapide et sûre. Ces deux exigences sont contradictoires. Un compromis entre les deux peut être fait avec l'utilisation

des messages globaux. En effet pour la communication entre les stations du réseau, deux types de messages sont prévus :

- les messages personnels dont l'adresse destinataire correspond à une seule station physique ; ces messages sont suivis d'un accusé de réception émis par la station réceptrice si le message est bien reçu ;
- les messages globaux dont l'adresse destinataire est reconnaissable par toutes les stations ; il n'est pas prévu d'accusé de réception pour ces messages, car étant donnée la structure du protocole utilisé, l'existence de plusieurs accusés de réception pour le même message poserait plusieurs problèmes. On n'est donc pas toujours sûr qu'un tel message soit bien reçu par toutes les stations. Pour cette raison les messages globaux sont répétés par toutes les voies disponibles et plusieurs fois. Cette précaution permet de minimiser la possibilité qu'une station n'a pas pu recevoir le message.

La mise à jour des vecteurs de disponibilité est faite, à un premier niveau, par des messages globaux et ceci pour les raisons suivantes :

- pour éviter d'augmenter la charge de l'autoroute avec des messages d'exploitation.
- pour avertir toutes les stations le plus vite possible.
- pour éviter d'avoir un vecteur de disponibilité associé à chaque coupleur. En effet, si chaque coupleur se chargeait d'envoyer un message personnel à chaque station, il lui faudrait savoir quelles sont les stations qui fonctionnent dans le cas d'une panne du processeur de traitement. La procédure de mise à jour serait également rendue beaucoup plus compliquée ;
- pour rendre le système plus léger et plus souple.

L'inconvénient de l'utilisation des messages globaux est le risque de laisser des stations non informées. Comme un mécanisme d'accusé de réception n'existe pas, l'expéditeur n'a aucune information sur la bonne ou mauvaise réception de son message par un ou plusieurs destinataires. Bien que la probabilité qu'une station ne reçoit pas un

message global répété plusieurs fois sur toutes les lignes de l'auto-route soit petite ce type de messages est considéré moins crédible c'est pourquoi des incohérences possibles doivent être traitées.

5.7.4. Détection des incohérences

L'utilisation des messages globaux permet la mise à jour des vecteurs de disponibilité d'une manière simple et rapide. Les précautions prises rendent cette première couche d'avertissements crédible. Néanmoins il est probable qu'à un moment donné, il existera des stations dont le vecteur de disponibilité ne coïncide pas avec l'état réel du système. Cela peut être dû à plusieurs raisons, notamment :

- Le temps non négligeable de propagation des messages d'exploitation ;
- La nature du système (plusieurs voies d'informations, régulation de la charge) est telle que les messages ne sont pas obligatoirement reçus dans le même ordre qu'ils sont générés ;
- Il est possible qu'un nombre de messages disparaissent dans le système à la suite d'une panne, temporaire ou permanente ;
- Une panne non détectée par les moyens d'une station ne sera pas annoncée aux autres mais elle provoquera des anomalies dans le fonctionnement du système qui peuvent être détectées par les autres stations, mais après un certain temps ;
- Dans le cas où tous les coupleurs d'une station tombent en panne en même temps la station restera complètement muette et aucun message indiquant la panne ne sera diffusé. Ce cas est peu probable parce que les coupleurs sont indépendants et que la probabilité de pannes simultanées est négligeable. Néanmoins, le mécanisme proposé couvre ce cas, surtout pour assurer l'avertissement du service de maintenance ;
- Si à la suite de pannes successives deux stations ne disposent plus de moyens de communication directe (les coupleurs de l'une, en état de marche sont complémentaires des coupleurs de l'autre station), elles ne seront plus capables de s'informer mutuellement de leur état.

Tous ces cas seront vus par les stations comme des discor-

dances entre les valeurs du vecteur de disponibilité et de l'état apparent du système. C'est à dire une anomalie est détectée lorsque une station n'arrive pas à dialoguer avec une autre bien que d'après son vecteur de disponibilité la voie utilisée soit disponible.

Un coupleur qui émet un message considère que le coupleur destinataire a refusé son message, s'il n'a pas détecté d'anomalie pendant l'émission et s'il n'a pas reçu, en temps voulu, l'accusé de réception prévu dans la procédure de base. Après avoir essayé un nombre n de fois sans succès le coupleur avertit son processeur de traitement qu'il n'a pas pu transmettre le message.

Remarque : Des précautions ont été prises pour ne pas confondre une surcharge des coupleurs avec une panne. Dans le cas de surcharge le coupleur n'envoie pas d'accusé de réception, mais il génère un message expliquant la cause de ce refus.

Le fait que la communication n'a pas été effectuée permet au processeur de traitement qui avant d'établir une voie de communication a consulté son vecteur de disponibilité, de soupçonner que :

- soit son vecteur de disponibilité n'est pas à jour,
- soit une panne, pas encore détectée, est apparue à la voie de communication, (coupleur émetteur, ligne, coupleur récepteur) ou au processeur de traitement distant.

Le message non accepté a donc servi pour détecter une panne éventuelle non signalée ou une mauvaise mise à jour du vecteur de disponibilité.

Un autre moyen de détection des anomalies sont les messages suivis par une réponse. Dans plusieurs cas, les messages générés par un processus exécuté par le processeur de traitement d'une station, nécessitent une réponse de la part d'un autre processus exécuté à un processeur de traitement distant. Si la réponse n'arrive pas avant l'échéance du temps d'attente, le processus génère l'information: "je n'ai pas reçu la réponse attendue par la station N". Cette information peut être

également utilisée pour localiser une anomalie au fonctionnement du système.

Remarque : Pendant le fonctionnement de l'autocommutateur il est possible qu'un message n'arrive pas à la station pour des raisons purement téléphoniques : par exemple, un abonné qui n'a pas composé tous les chiffres du numéro demandé dans le temps prévu.

Ces cas sont filtrés au niveau du programme téléphonique. Les messages examinés ici sont des messages du système. Le fait qu'un tel message ne soit pas arrivé est donc dû à un fonctionnement anormal de l'autocommutateur et non à des raisons téléphoniques.

5.7.5. Traitement des incohérences.

Dans la suite on proposera un moyen pour utiliser les incohérences entre le vecteur de disponibilité et l'état apparent du système, constatées par les processeurs de traitement, pour effectuer la détection des pannes au niveau global et la mise à jour des vecteurs de disponibilité de toutes les stations.

5.7.5.1. Détection des pannes au niveau global.

La détection des pannes au niveau global est effectuée par des statistiques faites sur les incohérences constatées. Cette méthode probabiliste permet :

- Le filtrage des anomalies provoquées par des pannes temporaires qui ne nécessitent pas l'isolation d'un organe et l'intervention du service de maintenance.
- La détection des pannes éventuellement non détectées par les moyens disposés au niveau d'une station.
- La détection des pannes pseudo-périodiques. Les organes qui seront accusés d'avoir un comportement anormal fréquemment seront exclus du système, même si les moyens de détection locaux n'ont pas diagnostiqué une panne.

Remarque : l'exclusion d'un organe du système ne peut pas être faite par un autre organe, mais un processeur peut s'exclure tout seul s'il n'est pas absolument sain parce que même dans ce cas il peut exécuter quelques algorithmes.

La détection probabiliste au niveau global réalise la dernière couche du mécanisme de détection qui vient compléter les mécanismes locaux. Il reste à définir, à quel niveau seront faites les statistiques et par quels moyens.

La solution d'un processeur de tests centralisé est rejetée. Une panne affectant cet organe serait fatale pour tout le système.

La solution de la "suspicion mutuelle" paraît plutôt lourde et coûteuse du point de vue charge. D'après cette méthode chaque processeur de traitement dispose de :

- une liste de soupçons contre les organes dont le fonctionnement lui paraît anormal
- une liste d'accusations qui lui sont adressées par les autres stations.

Si la fréquence d'apparition des soupçons contre un organe distant dépasse un seuil, un message d'accusation est généré par le processeur suspecteur vers le processeur de traitement de la station à laquelle l'organe suspecté appartient. Si le nombre de suspecteurs dépasse une certaine limite l'organe passe en séquence de tests.

La solution adoptée dans le cas de CANOPUS est fondée sur le principe qu'aucune station ne doit prendre des décisions sur l'état d'une autre. Le contrôle de l'état des organes d'une station ne sera fait que par le processeur de traitement de cette station.

Aucune station n'est pas chargée de soupçonner les autres. Chaque processeur de traitement dispose des éléments de mémorisation des anomalies enregistrées sur le fonctionnement de ses propres organes. Ces anomalies sont :

- soit détectées par les organes de la station
- soit signalées par d'autres stations.

La détection d'une incohérence entre le vecteur de disponibilité d'un processeur de traitement et l'état apparent du système provoque de sa part les réactions suivantes :

- Mémorisation de l'anomalie dans le compteur associé à l'organe de la station qui risque d'être sa cause .
- Génération d'un message d'exploitation qui est adressé à la station qui peut aussi être la cause de l'anomalie. A la réception de ce message, la station accusée mémorise l'adresse de l'accusateur de chacun de ses organes.

Un seuil est fixé pour chacun des compteurs des anomalies. Si le compteur des anomalies détectées au niveau local déborde, ou si le nombre des accusateurs dépasse une certaine limite, l'organe correspondant sera testé à l'aide des moyens de test déjà mentionnés.

De cette manière toute la surveillance du comportement des organes d'une station est effectuée au niveau de la station elle-même.

5.7.5.2. Mise à jour des vecteurs de disponibilité à la suite d'une incohérence

Comme il a été présenté au paragraphe précédent, la détection d'une incohérence, entre le vecteur de disponibilité et l'état apparent du système, provoque la génération d'un message de localisation de l'anomalie. Ces messages sont en même temps utilisés pour la mise à jour des vecteurs de disponibilité.

Si la cause de l'incohérence n'est pas une panne, mais une mauvaise diffusion des messages de mise à jour des vecteurs de disponibilité, les messages de localisation provoqueront la répétition du message de mise à jour. C'est à dire, un processeur de traitement qui reçoit

un message d'accusation d'un de ses coupleurs qui est en panne déjà annoncée, il répondra à la station accusatrice par un message personnel, qui annoncera de nouveau la panne. La réaction des coupleurs d'une station dont le processeur de traitement est en panne, dans le cas où, une autre station leur adresse un message est pareille : une répétition de l'annonce de la panne sera effectuée par un message personnel.

Si l'incohérence détectée a effectivement servi à une station à localiser une panne à son niveau, elle procédera à l'avertissement des autres stations par des messages globaux.

Dans les deux cas, les messages de mise à jour générés entraîneront la correction des incohérences et assureront l'uniformité des vecteurs de disponibilité.

A ce niveau deux stratégies sont envisageables en ce qui concerne la manière dont est effectuée la mise à jour des vecteurs de disponibilité.

A. Première stratégie

Après la détection d'une incohérence entre son vecteur de disponibilité et l'état apparent du système, le processeur de traitement modifie son vecteur de disponibilité pour le rendre identique à l'état apparent du système. En même temps il génère un message pour avertir l'organe distant qui correspond à l'incohérence. L'organe accusé après la réception d'un tel message, s'il n'est pas en panne, doit répondre pour signaler sa présence. Si non il restera considéré par le processeur de traitement qui a trouvé l'incohérence, comme indisponible.

Cette stratégie permet la mise à jour rapide, mais elle présente l'inconvénient de détruire l'uniformité du système. Comme chaque processeur de traitement change son vecteur de disponibilité indépendamment des autres et en fonction de sa propre vision de son environnement, les vecteurs de disponibilité de différentes stations ne sont pas identiques. Par ailleurs, comme tous les organes soupçonnés doivent répon-

dre à la station qui les soupçonne pour retirer le doute, il y aura une augmentation du nombre de messages d'exploitation.

Un autre inconvénient de cette stratégie est que à cause de la manque d'uniformité l'avertissement du centre de gestion, qui présentera la liste des pannes au service de maintenance, devient compliqué.

Son avantage principal est qu'elle couvre le cas d'une station qui, à la suite de pannes successives, reste complètement muette, d'une façon très simple : toutes les stations qui essaieront de lui envoyer un message sans succès la considéreront comme fautive et modifieront en conséquence leurs vecteurs de disponibilité.

B. Deuxième stratégie.

Cette stratégie consiste à suivre la politique déjà établie :

- Les vecteurs de disponibilité seront modifiés seulement après l'arrivée d'un message signalant l'indisponibilité d'un organe, émis par la station à laquelle cet organe appartient ;
- Les messages de mis à jour des vecteurs de disponibilité doivent être adressés à toutes les stations pour assurer l'uniformité du système.
- En cas de panne, il faut avertir le personnel de maintenance.

D'après cette stratégie, un processeur de traitement ne modifie son vecteur de disponibilité que s'il reçoit un message indiquant un changement de l'état du système. Dans le cas où il trouve une incohérence entre l'état apparent du système et son vecteur de disponibilité, il génère un message de localisation de l'anomalie, sans modifier son vecteur de disponibilité. Si l'organe correspondant à l'incohérence est effectivement fautif, la station à laquelle cet organe appartient répondra avec un message indiquent la panne.

Pour chaque panne il existe donc un message d'exploitation qui avertit uniformément toutes les stations et le service de maintenance.

Il faut remarquer que pour réussir cette uniformité le

comportement dans le cas de la station "muette" devient plus compliqué : Une station qui n'a pas pu dialoguer avec une autre par aucune voie, s'adresse à une troisième et lui demande d'essayer de dialoguer avec la station soupçonnée. A cause de l'uniformité des vecteurs de disponibilité cette troisième station peut être n'importe quelle qui, d'après le vecteur de disponibilité de la première, est complètement saine. Si les deux (ou éventuellement plus que deux) sont d'accord que cette station est muette elles émettent toutes les deux un message global indiquant l'anomalie. Les autres stations du système feront le changement des vecteurs de disponibilité après réception des messages envoyés par plus d'une station (le nombre reste à déterminer).

Une politique équivalente est suivie dans le cas d'une ligne défectueuse : un certain nombre de stations se mettent d'accord pour dire que la ligne n'est plus utilisable et ils envoient un message global pour avertir toutes les stations et le service de maintenance.

Cette deuxième stratégie est choisie dans le cas de CANOPUS parce qu'elle est d'accord avec les principes de tout le mécanisme de sûreté de fonctionnement et elle assure l'uniformité du système. Son inconvénient, le comportement dans le cas de la station muette, qui est plutôt lourd, peut être accepté, parce que la fréquence d'apparition de telles anomalies est faible, à cause de la faible probabilité de l'occurrence de plusieurs pannes simultanées.

5.8. COMPORTEMENT DU SYSTEME EN PRESENCE DE PANNES.

Dans les paragraphes précédents, on a présenté les moyens matériels et logiciels de détection, localisation des pannes et reconfiguration du système qui forment le mécanisme de la sûreté de fonctionnement de CANOPUS. Dans la suite on examinera le rôle de ces moyens dans le cas de panne de chacun des organes du système, dans le but de prouver que les moyens prévus forment un système de sécurité cohérent et exhaustif capable d'assurer la sûreté de fonctionnement de l'autocommutateur en présence de tous les types de pannes.

Pour chaque type d'anomalie examinée un algorithme de réaction par processeur concerné sera établi. Ces algorithmes serviront comme base pour l'écriture des programmes qui formeront le logiciel de sécurité de la maquette.

Pour étudier le comportement du système global en présence de pannes, on supposera l'existence d'une panne successivement sur chaque organe du système.

Les conséquences de cette panne sur le logiciel seront rapidement accumulées et elle provoqueront un effet détectable par les modules "intelligents" qui composent le système. Il existe deux types de tels modules, capables de détecter et signaler les pannes et empêcher la propagation des erreurs : les processeurs de traitement et les coupleurs.

On considère deux types de pannes : celles dont la manifestation est limitée à l'intérieur d'un des modules intelligents du système et celles dont les conséquences affectent plusieurs modules.

Dans le premier cas, la panne sera détectée et signalée au reste du système, par les moyens propres du module.

Dans le deuxième cas une collaboration entre plusieurs processeurs est nécessaire, pour la localisation de la panne et la limitation de ses conséquences.

On va donc suivre les conséquences de l'apparition d'une panne :

- à l'intérieur d'un module intelligent
- sur une voie de communication entre plusieurs modules
- les réactions des processeurs qui entourent un module fautif, après la signalisation de la panne.

Le cas des pannes multiples sera aussi examiné.

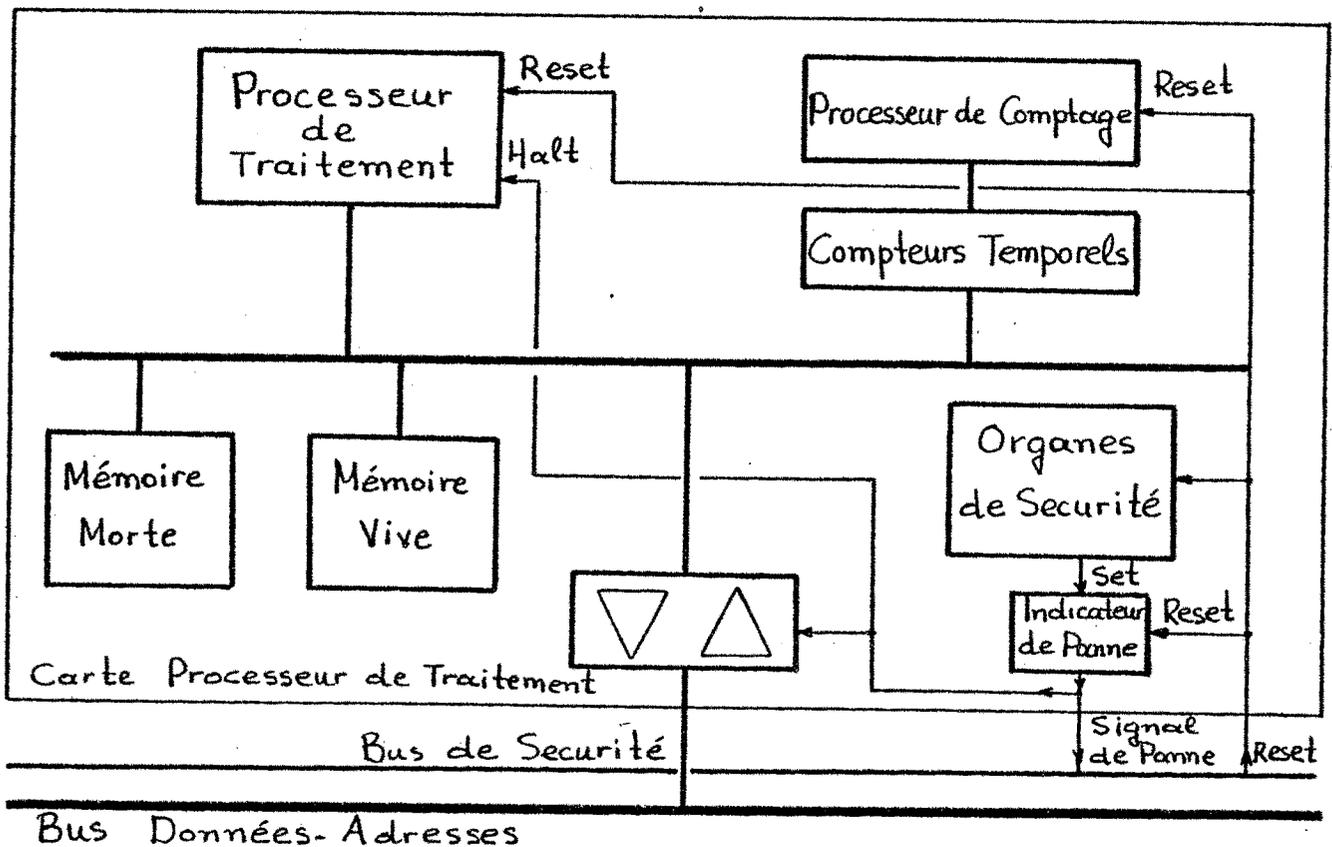
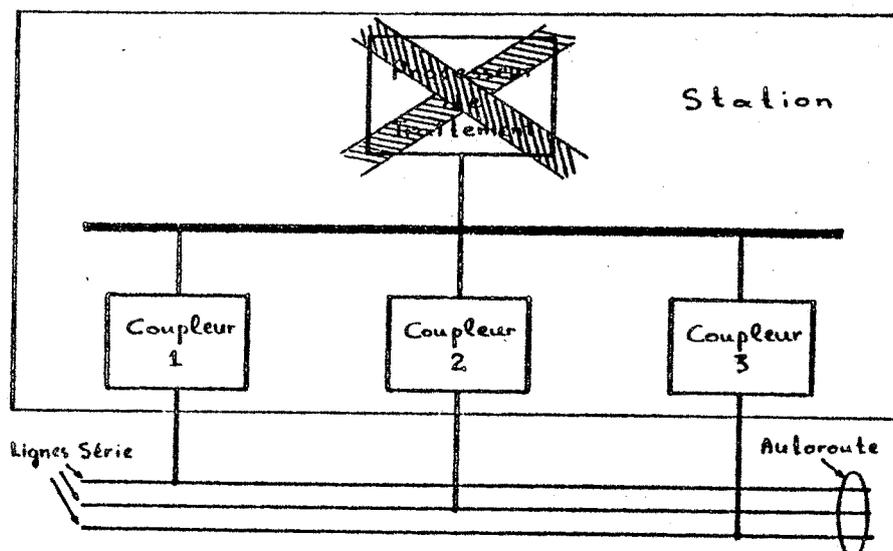


figure 5.7. Processeur de Traitement



5.8.1. Pannes du Processeur de Traitement.

Le module du processeur de traitement est composé par :
(fig. 5.7)

- le processeur avec les circuits d'horloge
- la mémoire morte
- la mémoire vive
- les bus avec les amplificateurs et les circuits de décodage des adresses
- les périphériques contrôlés par le processeur.
- les organes de sécurité.

L'apparition d'une panne sur l'un des organes du module aura des conséquences détectables par l'environnement du processeur de traitement (c'est à dire les coupleurs) par une des voies de communication dont il dispose :

- les lignes du bus de sécurité
- les files d'attente des coupleurs
- les registres de commande des coupleurs.

Pour la détection des pannes du processeur et des bus, la catastrophe algorithmique est utilisée. La signalisation de la panne détectée sera faite par l'indicateur de panne, lié à la ligne de panne

correspondante du bus de sécurité de la station. Cette ligne, observée par tous les coupleurs de la station les informera sur l'état du processeur de traitement.

Les pannes des mémoires vives et mortes, ainsi que celles des périphériques seront détectées par le processeur de traitement qui est supposé sain (hypothèse de la panne unique au niveau d'une carte processeur), et capable d'effectuer des tests sur ses périphériques. Dès la détection d'une panne d'un périphérique, le processeur de traitement signalera la panne aux coupleurs, par les registres de commandes.

Un état de folie du processeur de traitement, provoqué, par une panne non détectée par ses propres moyens de détection, peut être détecté par les coupleurs. Cette détection est basée sur l'apparition d'informations incohérentes sur les voies de communication entre processeur de traitement et coupleurs, notamment : les files d'attente et les registres de commande.

Le fonctionnement des coupleurs est programmé par le processeur de traitement à l'aide des registres de commande prévus sur la carte coupleur. Un certain nombre de commandes sont prévus pour déterminer le comportement des coupleurs. La présence d'une commande invalide peut être interprétée comme l'indication d'une panne du processeur de traitement.

Les messages générés par le processeur de traitement sont stockés dans les files d'émission des coupleurs. Une panne du processeur de traitement peut provoquer entre autre :

- la génération de messages incohérents ;
- l'alteration de messages déjà rangés dans les files

Une somme logique, calculée par logiciel par le processeur

de traitement et vérifiée par le coupleur, accompagne chaque message dans les files d'attente. Cette somme logique est vérifiée par le coupleur à la fin de l'émission du message. Si elle n'est pas correcte l'émission est arrêtée (pas de flag final) et le message est rejeté par le destinataire.

Cette protection, non seulement empêche la diffusion des messages erronés, mais informe aussi les coupleurs sur la présence d'une panne du processeur de traitement.

Dans la suite de ce paragraphe nous examinerons les réactions des coupleurs par voie de détection des anomalies au fonctionnement du processeur de traitement.

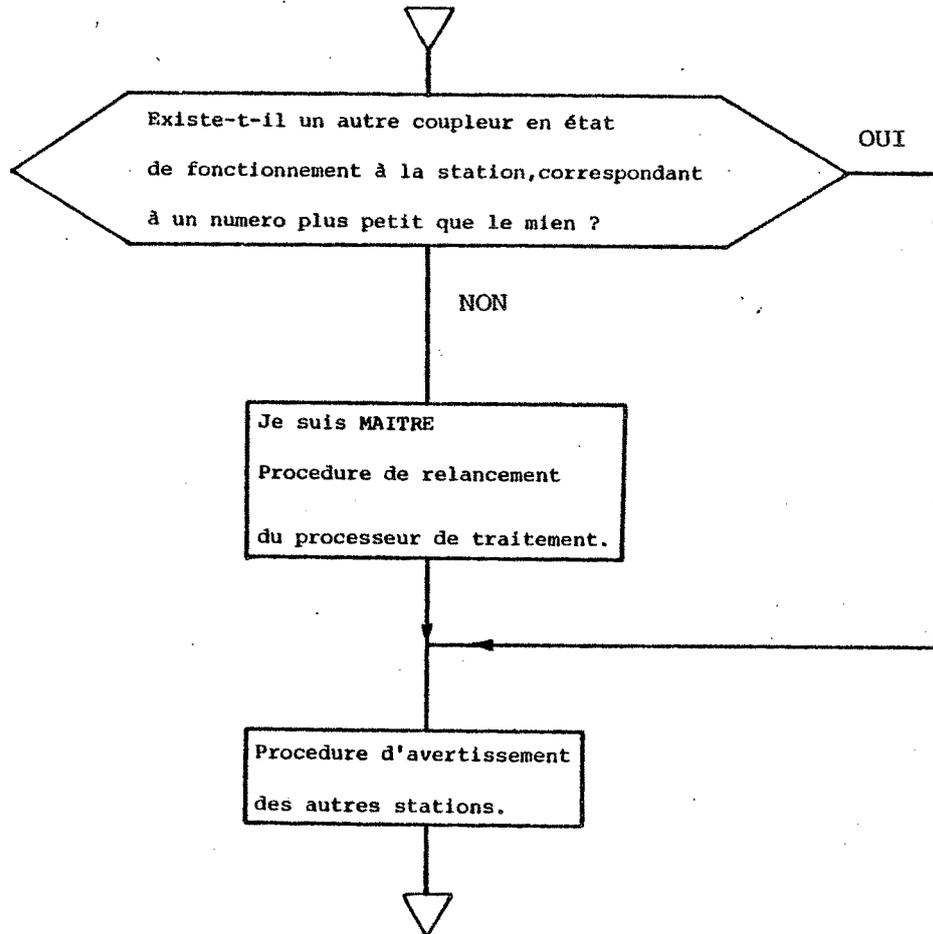
5.8.1.1. Panne du processeur de traitement détectée par le mécanisme de la catastrophe algorithmique.

Supposons que pendant le fonctionnement normal de la station l'indicateur de panne du processeur de traitement signale la détection d'une panne d'une de ces organes. Ce signal arrête le fonctionnement du processeur par l'intermédiaire du signal HALT.

L'état de l'indicateur de panne du processeur de traitement est échantillonné par tous les coupleurs avant chaque opération d'émission ou de réception d'un message. Etant donné que les messages ont une longueur limitée la période d'échantillonnage de l'état du bus de sécurité par les coupleurs a une borne supérieure T_0 .

Les coupleurs comparent l'état actuel du bus de sécurité avec l'état précédent. Par l'état des indicateurs de panne des autres coupleurs chacun s'informe de l'identité de ceux qui sont disponibles dans la station. Dans le cas de panne du processeur de traitement détectée par les mécanisme de catastrophes algorithmiques le comportement de chaque coupleur est le suivant :

Panne du processeur de traitement.



Le coupleur maître de la station après avoir recueilli le signal de panne :

- laisse le processeur de traitement à cet état pendant un temps supérieur à la période maximale d'échantillonnage T_0 , pour que tous les coupleurs puissent apercevoir l'indicateur de panne.
- relance le processeur de traitement par l'intermédiaire de la ligne "Reset" du bus de sécurité.

Tous les coupleurs de la station (y compris le coupleur maître) après avoir recueilli le signal de panne procèdent de la façon suivante :

- Ils cessent d'envoyer les messages qui sont dans les files d'attente ;

- Ils avertissent des autres stations du système ;
- Ils restent en attente active, en testant :
 - les indicateurs de panne du bus de sécurité,
 - les registres des commandes ;
- Ils passent en mode réception et ils observent les messages véhiculés par les lignes série.

L'avertissement des autres stations est fait par des messages globaux, envoyés par tous les coupleurs et répétés n fois.

Il est possible que la panne soit temporaire. Cependant, les coupleurs avertissent les autres stations dès la première apparition de l'indicateur de panne, sans attendre les résultats définitifs des tests, pour les raisons suivantes :

- la durée des tests du processeur de traitement de l'ordre de quelques minutes est très longue par rapport à la vitesse de fonctionnement du système et le débit écoulé par l'autoroute, à cause de la taille de la RAM des processeurs de traitement. Aussi, si les autres stations ne sont pas immédiatement averties, il y aura un grand nombre de messages destinés à cette station qui seront perdus ;
- après les tests, le processeur de traitement même s'il est en bon état de fonctionnement, a perdu tout le contenu de sa mémoire de travail. Les tâches qu'il était en train d'exécuter en collaboration avec d'autres stations au moment de l'arrivée de la panne, ne peuvent plus être reprises au point où elles en étaient. C'est pourquoi les stations qui collaboraient avec le processeur de traitement en question, doivent être informées de la cause de l'interruption du dialogue.

Dans le cas où un message est adressé à une station dont le processeur de traitement est en panne par une autre station, qui peut être, n'a pas reçu, ou pas encore, le message global annonçant la panne, le coupleur qui a reçu le message :

- n'envoie pas d'accusé de réception,
- prévient la station qui lui a adressé le message, avec un message per-

sonnel (c'est à dire suivi d'un accusé de réception) indiquant la panne du processeur de traitement.

Après le relancement du processeur de traitement fait par le coupleur maître, l'indicateur de panne revient à l'état de repos. Si la panne est permanente la séquence des tests exécutée par le processeur de traitement provoquera le redéclenchement de l'indicateur. Le coupleur maître ne fera pas de nouveau le redémarrage du processeur de traitement. Si le résultat des tests est bon, le processeur de traitement demande à ses coupleurs par l'intermédiaire des registres de commande :

- de signaler aux autres stations sa présence,
- de reprendre leur fonctionnement normal.

Le comportement d'un processeur de traitement introduit dans le système après l'intervention du service de maintenance est semblable à ce décrit ci-dessus : Le relancement (par la ligne "Reset" du processeur) est fait par le personnel qui introduit la nouvelle carte processeur. Le processeur exécutera les tests initiaux et signalera aux coupleurs sa présence par les registres de commande.

Les coupleurs avertiront donc les autres stations que le processeur de traitement est en état de fonctionnement si :

- l'indicateur de panne est au repos,
- le processeur de traitement signale par les registres de commande qu'il est prêt à reprendre son fonctionnement normal.

L'avertissement sera fait par des messages globaux envoyés par tous les coupleurs de la station.

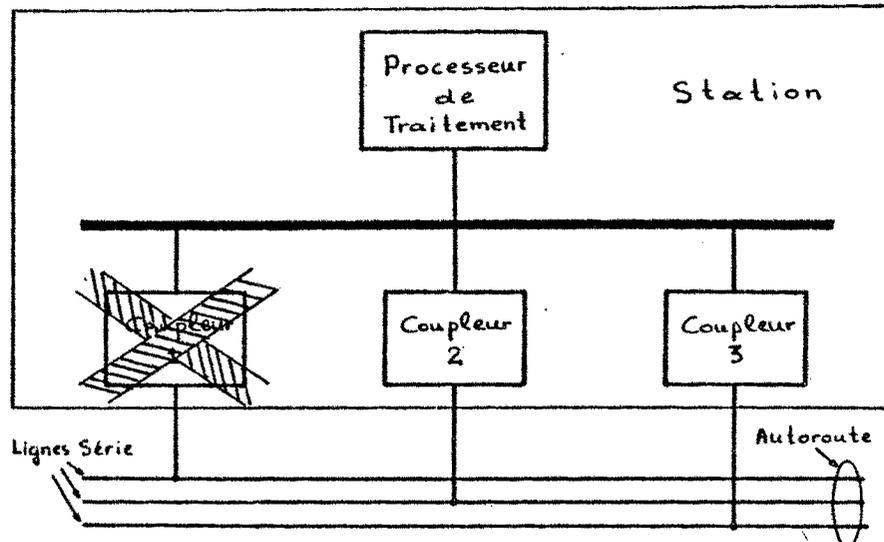
Si l'indicateur de panne d'un coupleur change d'état pendant que le processeur de traitement est en panne, les coupleurs restant à la station, passeront à la procédure de reconfiguration de la station, relancement du coupleur en panne et avertissement des autres stations, qui sera présenté au paragraphe traitant le cas des pannes multiples au niveau d'une station.

5.8.1.2. Panne de la mémoire ou des périphériques du processeur de traitement.

Dans ce cas le processeur est supposé sain et capable de tester ses organes. Une telle panne est donc détectable par le processeur de traitement, lui-même. Ce dernier la signalera aux coupleurs par les registres de commande.

Le comportement des coupleurs sera identique à celui du cas précédent. Les messages contenus dans leurs files d'émission ne seront pas envoyés, parce que la panne peut avoir affecter leur contenu. La somme logique ne protège pas le système contre la diffusion de ce type d'informations erronées, parce qu'elle risque d'être calculée correctement sur des messages déjà altérés. Pour cette raison, il est préférable de rejeter tous les messages à émettre dès l'apparition d'une anomalie qui permet de mettre en cause leur crédibilité.

Comme dans le cas précédent les coupleurs passeront au fonctionnement normal dès que le processeur de traitement leur enverra (après son remplacement) une commande indiquant qu'il est en état de fonctionnement.



5.8.2. Pannes des coupleurs.

L'apparition d'une panne sur l'un des organes qui composent la carte coupleur (processeur, bus, mémoire vive support physique des files d'attente, mécanisme d'émission et réception etc) aura des conséquences qui pourront être détectées par :

- Le processeur de traitement par l'intermédiaire :
 - de l'indicateur de panne,
 - les registres d'état,
 - les files d'attente.
- Les autres coupleurs de la station par l'intermédiaire de l'indicateur de panne
- Les coupleurs des stations distantes par les messages échangés par les lignes série.

Comme dans le cas du processeur de traitement, les moyens qui composent le mécanisme de la catastrophe algorithmique sont chargés de détecter les pannes du processeur et du bus, d'isoler le coupleur et de signaler la panne à l'aide de l'indicateur de panne.

Les pannes du mécanisme d'émission et réception, des mémoires vives qui servent comme support physique des files d'attente, et les registres d'état et de commande, seront détectées par le processeur de la carte coupleur.

Le cas des pannes dont les conséquences n'ont pas pu être limitées au niveau du coupleur, ou elles ont atteint d'autres modules de la même station ou des stations distantes est étudié plus loin.

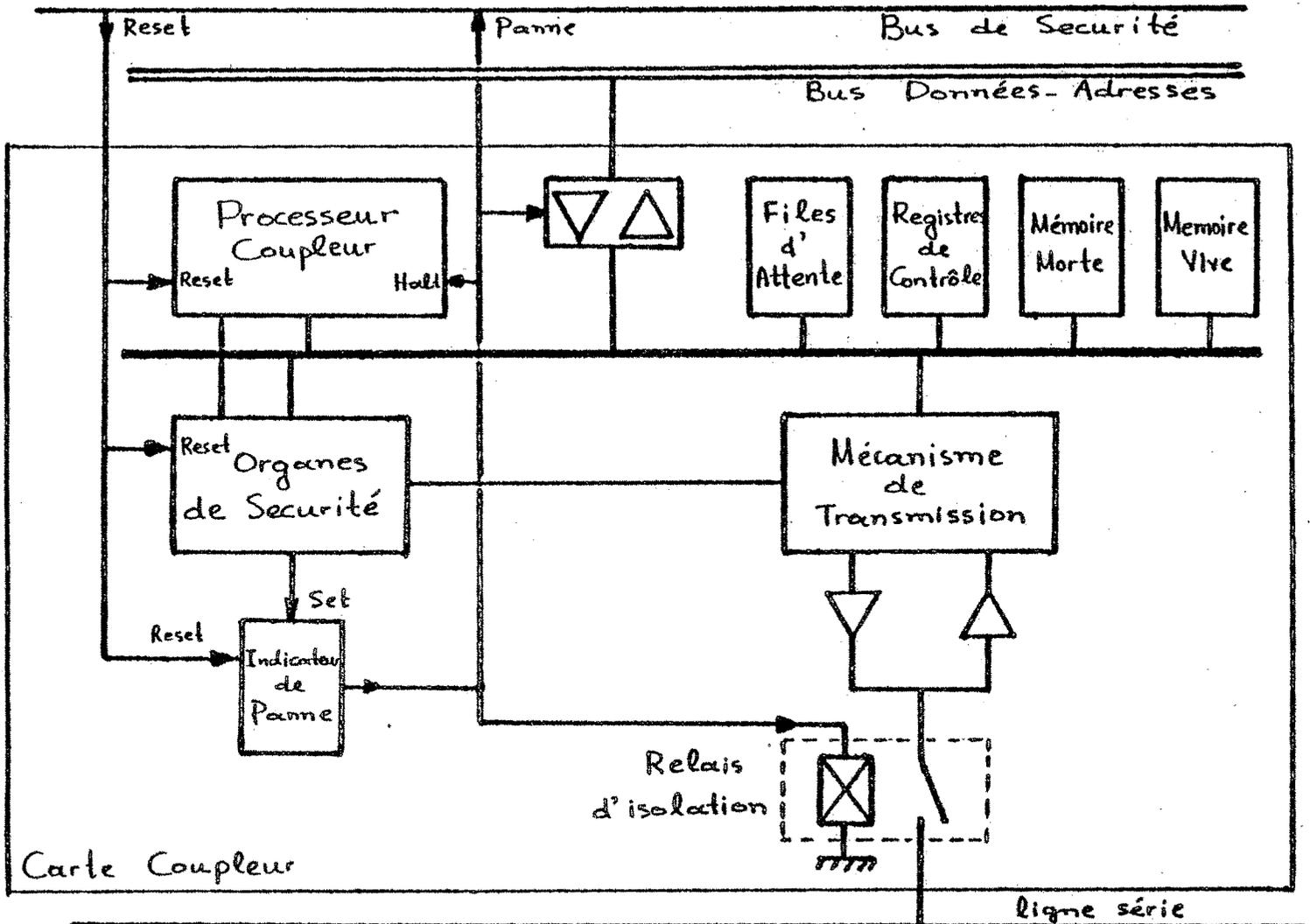


figure 5.8. Coupleur.

5.8.2.1. Panne du coupleur détectée par le mécanisme de la Catastrophe Algorithmique.

Dans ce cas l'indicateur de panne du coupleur passe à l'état actif et c'est le processeur de traitement qui est chargé de recueillir le signal de panne et de relancer le coupleur. Les autres coupleurs obser-

vent les lignes du bus de sécurité, pour procéder à la reconfiguration de la station, en cas de panne multiple.

Après avoir recueilli le signal de panne du coupleur, le processeur de traitement laisse le coupleur fautif à cet état, pendant un temps supérieur à la période d'échantillonnage du bus de sécurité par les coupleurs. Après il le relance.

Le coupleur exécutera la séquence des tests initiaux. Pendant ce temps, les autres stations ne seront pas informées de l'indisponibilité du coupleur, parce que la durée des tests est relativement courte, et le nombre des messages perdus, destinés au coupleur qui s'auto-teste, est petit.

Si la panne est permanente, l'indicateur de panne sera re-déclenché. Ce coupleur restera isolé. Le processeur de traitement demandera, par des commandes, aux autres coupleurs de la station, d'avertir les autres stations. Cela est fait par des messages globaux envoyés par tous les coupleurs.

Si les tests ne détectent pas de panne, le coupleur informera son processeur de traitement, par ses registres d'état que tout va bien, et reprendra son fonctionnement normal.

5.8.2.2. Panne du mécanisme d'émission et réception ou des files d'attente détectée par le processeur de la carte coupleur.

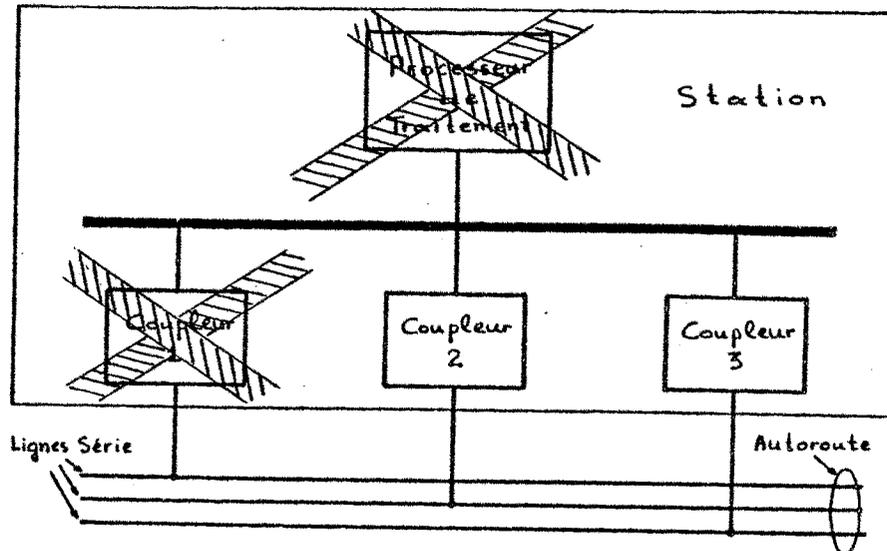
Dès l'apparition d'une anomalie, qui pourrait être causée par une panne d'un des organes, que le processeur de la carte coupleur contrôle, le coupleur se déconnecte de la ligne et l'organe soupçonné est testé.

Pour mettre en évidence une panne du mécanisme de communication, le processeur de la carte coupleur génère un message qui, après avoir traversé toutes les couches du mécanisme d'émission et réception, revient au processeur. La comparaison du message émis et du message reçu

permettra la détection des pannes des organes de ces mécanismes. (fig. 5.10)

Si après les tests une panne est détectée le coupleur la signale au processeur de traitement, par son registre d'état.

Le processeur de traitement récupère le contenu des files d'attente (si la somme logique est correcte) et n'utilise plus le coupleur fautif. Il demande aux autres coupleurs par les registres de commande d'annoncer la panne aux autres stations par des messages globaux.



5.8.3. Pannes multiples au niveau d'une station.

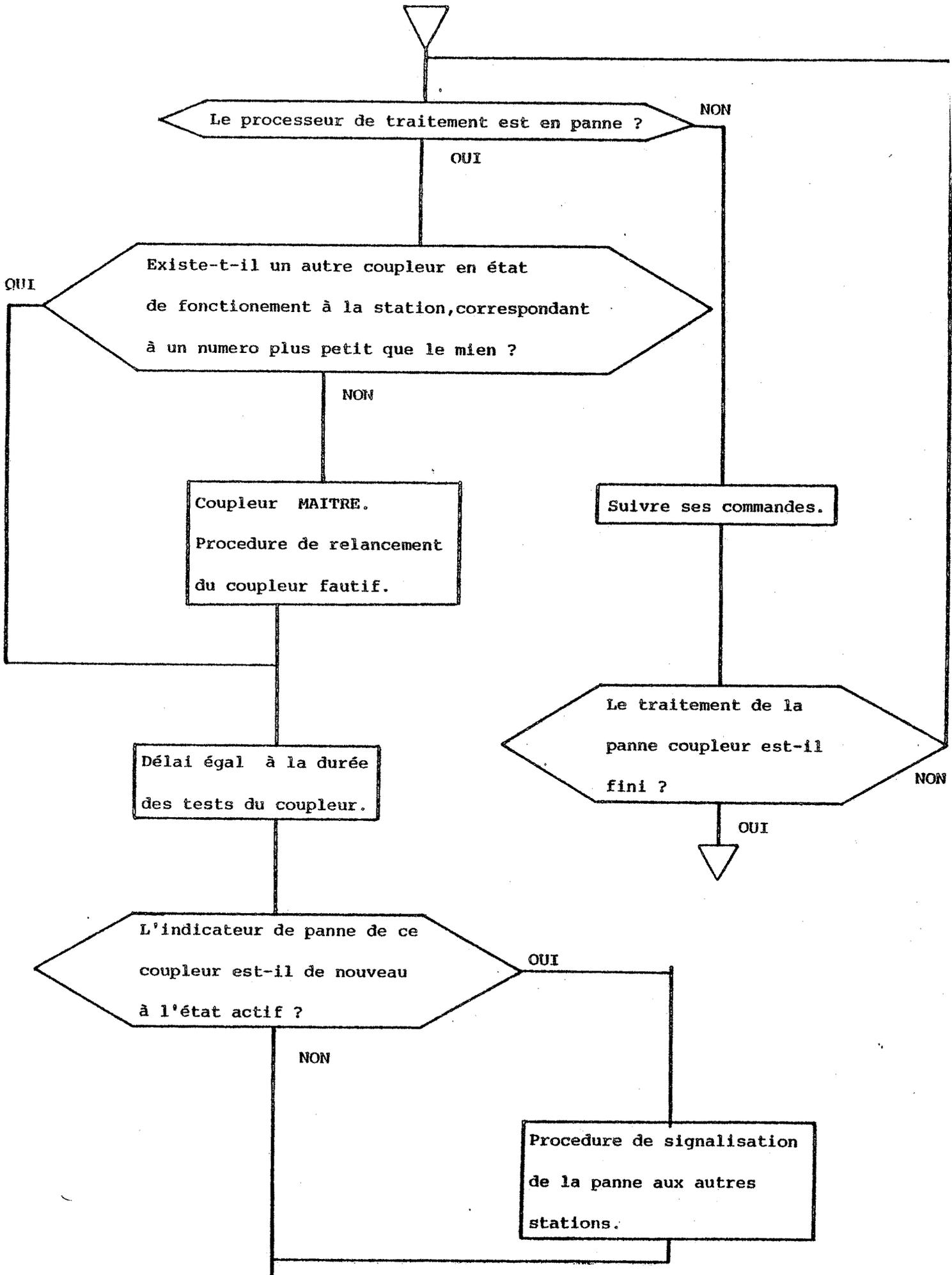
Le cas d'une station dont deux coupleurs tombent en panne ne présente aucune difficulté. Le processeur de traitement traitera successivement les coupleurs en panne comme dans le cas de la panne d'un seul coupleur. L'avertissement des autres stations sera fait par le troisième coupleur seulement.

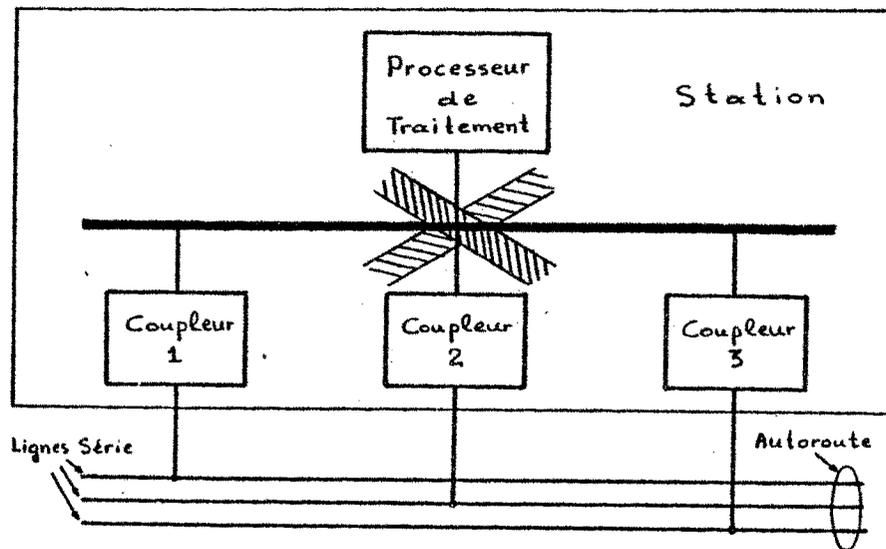
Si les trois coupleurs d'une station tombent tous en panne il se pose le problème de la mise à jour des vecteurs de disponibilité des autres stations parce que la station fautive reste complètement isolée de son environnement. Ce cas sera examiné au paragraphe 5.8.5.3.

Dans le cas de panne d'un coupleur après une panne du processeur de traitement, la station doit être reconfigurée pour assurer le relancement du coupleur fautif et l'avertissement des autres stations. Dans ce cas c'est le coupleur maître qui remplace le processeur de traitement, pour relancer le coupleur en panne.

La procédure suivie par les coupleurs en cas de signalisation de panne d'un autre coupleur de la même station est la suivante :

Panne d'un coupleur.





5.8.4. Pannes dont les conséquences atteignent plusieurs processeurs d'une station.

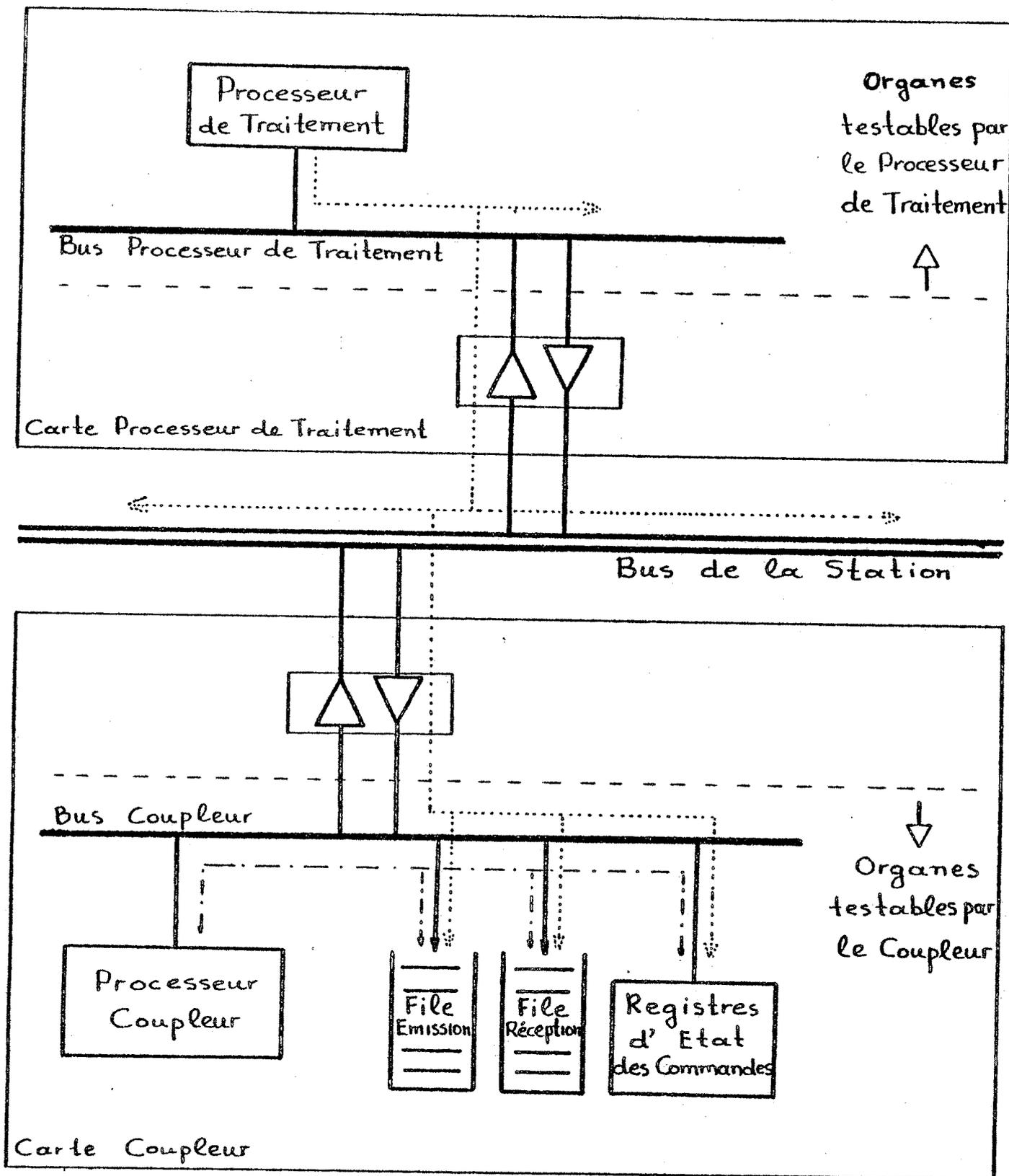
Nous avons étudié le comportement du système dans le cas des pannes présentées à l'intérieur d'un module intelligent, c'est à dire :

- la détection de la panne par les moyens propres au module
- la signalisation à son environnement
- la réaction des processeurs qui reçoivent le signal ou le message de panne.

Il y a de plus le cas des pannes dont les conséquences sont détectables par plusieurs modules d'une station. C'est le cas des pannes :

- des organes de communication entre les modules (bus de la station, amplificateurs d'émission et réception
- d'un module dont les moyens n'ont pas pu limiter les conséquences de la panne à l'intérieur du module. Cela peut être dû soit au temps non nul de détection des pannes, soit à une insuffisance des moyens de détection du module.

Dans ces cas, des informations incohérentes sont propagées par les voies de communication entre les processeurs de la station, c'est à dire les files d'attente qui contiennent les messages et les registres d'état et de commande des coupleurs.



..... Voies testables par le Processeur de Traitement
 - - - - Voies testables par le Coupleur

figure 5.9. Voies de détection des pannes.

La détection de ce type de pannes est basée sur :

- la vérification de la somme logique qui accompagne les messages dans les files
- la présence des mots d'état ou des commandes invalides.

Le but recherché par les moyens de sécurité prévus est :

- Empêcher les erreurs de se propager
- Permettre à chaque module de détecter une panne éventuelle à son niveau.
- Localiser une panne de certains organes qui ne sont pas testables par un module seul.

Les organigrammes qui suivent (paragraphe 5.9) présentent le comportement des coupleurs et du processeur de traitement dans le cas où ils détectent une commande ou un mot d'état invalide ou un message dans les files dont la somme logique est erronée.

La localisation de ce type de pannes est basée sur le fait que si elles se trouvent au niveau du processeur de traitement ou du bus de la station elles affecteront les voies de communication du processeur de traitement avec tous les coupleurs.

C'est à dire que si les mots d'état de tous les coupleurs signalent la détection d'informations incohérentes ou si le processeur de traitement n'arrive à communiquer avec aucun coupleur, la panne sera localisée à son niveau. Dans ce cas le processeur de traitement provoque le déclenchement du mécanisme de la catastrophe algorithmique.

Si la voie vers un seul coupleur est endommagée, les tests effectués d'abord par le processeur de traitement et ensuite par le coupleur détecteront la panne. (fig. 5.9)

Si la panne a provoqué la rupture totale des voies de communication entre un processeur de traitement et un seul coupleur, l'échéance d'un chien de garde au niveau de ce dernier provoquera le déclenchement de la catastrophe algorithmique.

Si la panne se trouve au niveau de la mémoire vive qui est le support physique des files d'attente et des registres elle sera détectée par les tests du coupleur.

5.8.5. Pannes du bus de sécurité.

Les lignes de relancement des processeurs sont protégées contre un collage parce que le relancement ne peut être fait que si le processeur est en panne.

Le collage d'une ligne de signalisation de panne peut être détecté à l'aide des registres d'état et de commande des coupleurs. Par exemple, si un processeur de traitement tombe en panne alors que la ligne de signalisation de la panne reste collée à l'état indiquant le bon fonctionnement, les coupleurs détecteront la panne par la présence de commandes non reconnaissables ou par le manque de réactions de la part du processeur de traitement.

Dans le cas de panne d'un coupleur non signalée, le processeur de traitement la détectera par le contenu des registres d'état. La ligne de signalisation de panne agit en même temps sur le relais qui isole le coupleur de la ligne. Ainsi dans le cas d'une panne non signalée, le processeur de traitement peut soupçonner le coupleur d'être resté branché sur la ligne et de gêner son fonctionnement. Cela permet la localisation de la cause d'une panne d'une ligne de l'autoroute.

Pour vérifier le bon fonctionnement des moyens de détection des pannes, des tests périodiques de ces moyens sont prévus. Le processeur passe en test après avoir achevé la tâche courante (et après avoir envoyé tous les messages contenus dans ses files d'attente dans le cas des coupleurs). Il excite alors les moyens de détection dont il dispose par :

- l'exécution de codes invalides
- des retards dans l'excitation des chiens de garde
- l'adressage des zones mémoire non permises (ex tentative d'écriture dans une mémoire morte).

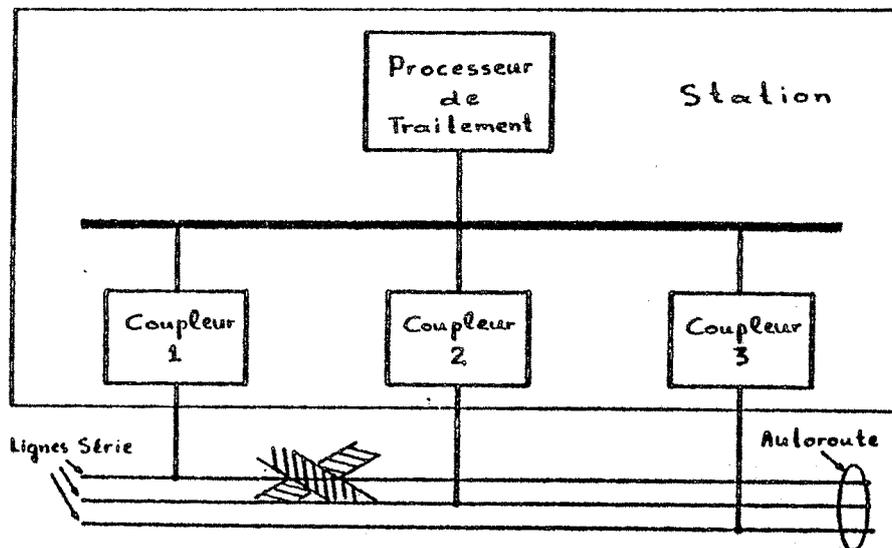
L'exécution de ces tests sera faite après un dialogue avec le processeur qui recueillera le signal de panne (processeur de traitement pour les coupleurs et coupleur maître pour le processeur de traitement).

Le processeur qui passe en phase de vérification du fonctionnement des moyens de détection, avertit le processeur de surveillance (par l'intermédiaire des registres de contrôle). Ce dernier attendra l'apparition du signal de panne pendant un temps donné. Si le signal apparaît, le processeur de surveillance procédera au relancement du processeur surveillé. Si non il l'avertira par l'intermédiaire des registres de contrôle. Dans ce cas ce processeur sera exclu du fonctionnement du système.

5.8.6. Pannes dont les conséquences atteignent plusieurs stations.

Dans ce paragraphe on examinera les cas suivants :

- a) Les pannes des lignes de communication série.
- b) Les types de pannes des coupleurs qui peuvent entraîner la propagation des messages incohérents ou empêcher le fonctionnement des lignes série, et qui ne sont pas détectables par les moyens de la station.



5.8.6.1. Panne d'une ligne de l'autoroute.

La détection des pannes des lignes série est faite par les coupleurs qui sont connectés sur elles.

Une panne temporaire provoquera l'altération des informations contenues dans les messages véhiculés par la ligne. Cela sera détecté à l'aide du CRC qui accompagne le message.

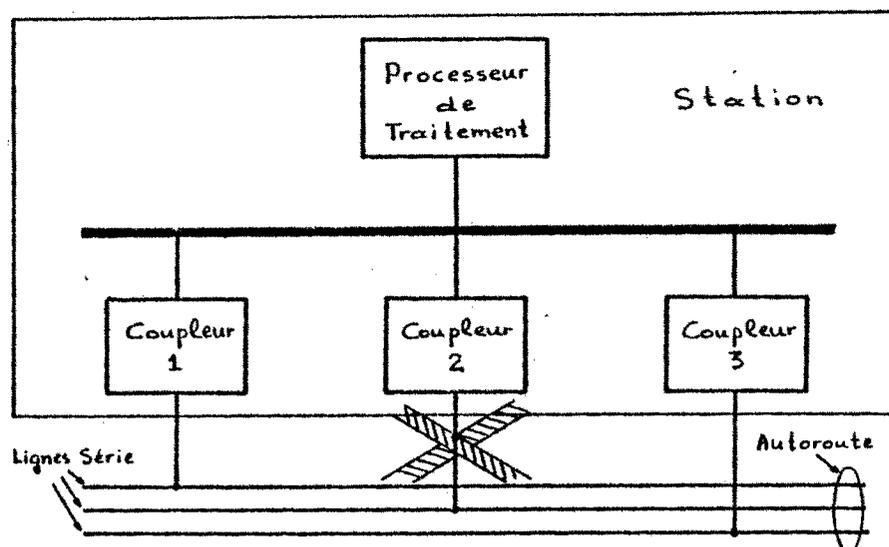
Une panne permanente sera détectée par les mécanismes d'émission des coupleurs parce qu'elle entraînera des anomalies dans le comportement de ces mécanismes :

- L'autoallocation détecte un conflit à l'émission d'un "1" sur la ligne : la ligne réalisant le "ou" logique elle devrait se positionner à "1" et donc on ne devrait pas avoir de conflit ;
- On détecte "ligne libre" pendant l'émission, quand la ligne devrait être occupée ;

- La ligne reste à "1" pendant plus de huit fois la durée d'un bit, ce qui normalement ne devrait pas se produire à cause du format SDLC et du codage NRZI.
- Détection d'un conflit pendant l'émission après le 3ème octet.

La détection de telles anomalies ou la réception de plusieurs messages consécutifs dont le CRC n'est pas correct, provoquera d'abord l'autotest du coupleur. Si aucune panne à son mécanisme de communication n'est détectée le coupleur avertira son processeur de traitement.

Le processeur de traitement consultera son vecteur de disponibilité. Si aucune panne de la ligne n'est annoncée il consultera les vecteurs de disponibilité d'autres stations à l'aide des messages d'exploitation véhiculés par les autres lignes de l'autoroute. Si plusieurs stations trouvent la ligne inutilisable un message global est généré par la première pour avertir toutes les stations. Si non le coupleur est considéré fautif.



5.8.6.2. Panne d'un coupleur affectant la ligne de communication série

Les cas de fonctionnement anormal des coupleurs qui peuvent gêner le fonctionnement des lignes série sont les suivants :

- a) Le coupleur génère des messages erronés.
- b) Le coupleur provoque un collage de la ligne et empêche les autres de l'utiliser

c) Le coupleur ne répond pas aux messages qui lui sont destinés.

Le premier cas est dû aux périodes de folie du coupleur, c'est à dire du temps entre l'apparition de la panne et l'isolation du coupleur.

Si un coupleur à cause d'une panne occupe la ligne en permanence, il sera déconnecté de la ligne après l'échéance du chien de garde de la catastrophe algorithmique.

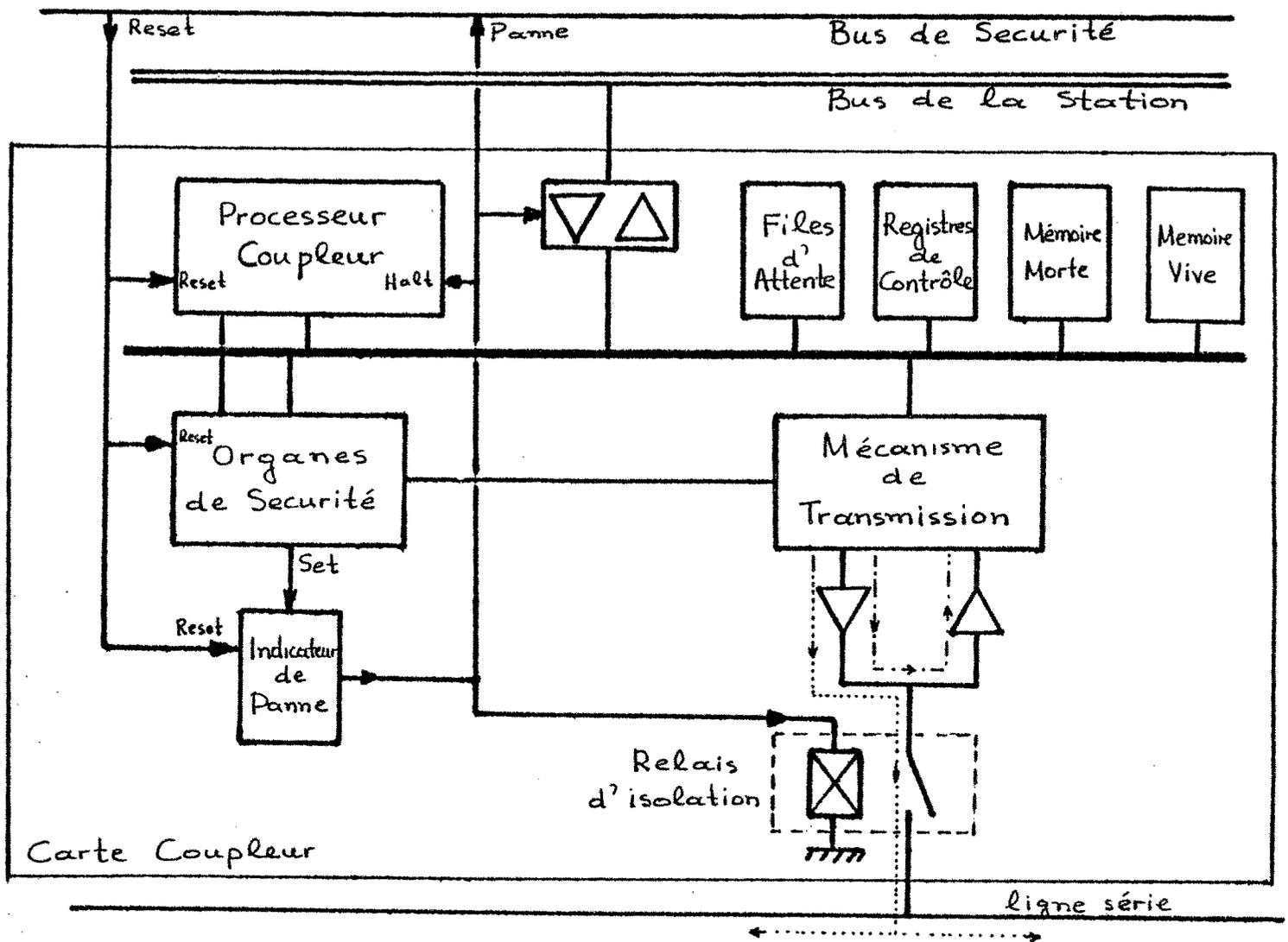
Un message erroné sera détecté soit parce qu'il ne respectera pas le format SDLC, soit parce qu'il aura un CRC ou la somme logique incorrect. Il sera ignoré par les coupleurs des autres stations.

Pour empêcher un coupleur de gêner le fonctionnement de la ligne en cas de panne, un relais est prévu pour l'isoler électriquement de la ligne. Ce relais est commandé directement par l'indicateur de panne du coupleur (fig. 5.10).

Le test du mécanisme de communication du coupleur comprend :

- le test des circuits d'émission et réception, du circuit contrôleur de communication etc, effectué à l'aide d'un message envoyé par le coupleur à lui-même (le relais d'isolation étant ouvert)
- le test de la connection avec la ligne, effectué par un message d'exploitation envoyé à un coupleur distant, qui, d'après le vecteur de disponibilité de la station, n'est pas en panne.

Une panne de ces mécanismes est donc en général détectable



----- test du mécanisme de transmission.

..... test de la connexion avec la ligne série.

figure 5.10. Voies de test des organes de transmission.

par les moyens du coupleur. Si elle se trouve au niveau du contrôleur de communication ou des amplificateurs de ligne elle ne pourra pas gêner le fonctionnement de la ligne plus longtemps que ce qui est nécessaire pour que la panne soit détectée.

Par contre une panne du relais ou des circuits qui le commandent peut, soit empêcher l'isolation du coupleur, soit le laisser déconnecté en permanence.

Dans le premier cas le coupleur gênera le fonctionnement de la ligne seulement si le mécanisme d'isolation et les circuits de transmission, sont affectés simultanément. La station qui possède le coupleur fautif détectera une panne de ce coupleur et la signalera au système. En même temps les autres stations trouveront la ligne correspondante en panne.

Pour réparer le système, le service de maintenance devra remplacer d'abord les coupleurs fautifs et ensuite si la ligne reste en panne chercher la cause à son niveau.

Si le coupleur, à cause d'une panne reste déconnecté en permanence, il détectera l'anomalie parce qu'il trouvera la ligne complètement muette.

La détection et la localisation de ce type d'anomalies nécessite la collaboration de plusieurs stations ; c'est à dire l'échange des messages d'exploitation qui permettront la localisation de la panne.

On considère qu'un coupleur n'a pas pu dialoguer avec un autre distant, si il a répété le même message n fois, sans recevoir un accusé de réception.

Remarque :

Le coupleur en réception ne peut accepter un message qui lui est adressé, que s'il dispose d'une place suffi-

sante dans la file d'attente. Dans le cas d'un message refusé, le coupleur surchargé signalera lui-même à l'émetteur la cause du refus par un message spécial. La station émettrice essaiera alors de passer le message par un autre coupleur et elle ne considèrera pas le coupleur surchargé comme étant en panne. La signalisation de la surcharge évite l'utilisation intempestive des mécanismes de détection des pannes.

Après un effort de dialogue ayant échoué le coupleur se déconnecte de la ligne et teste son mécanisme de transmission.

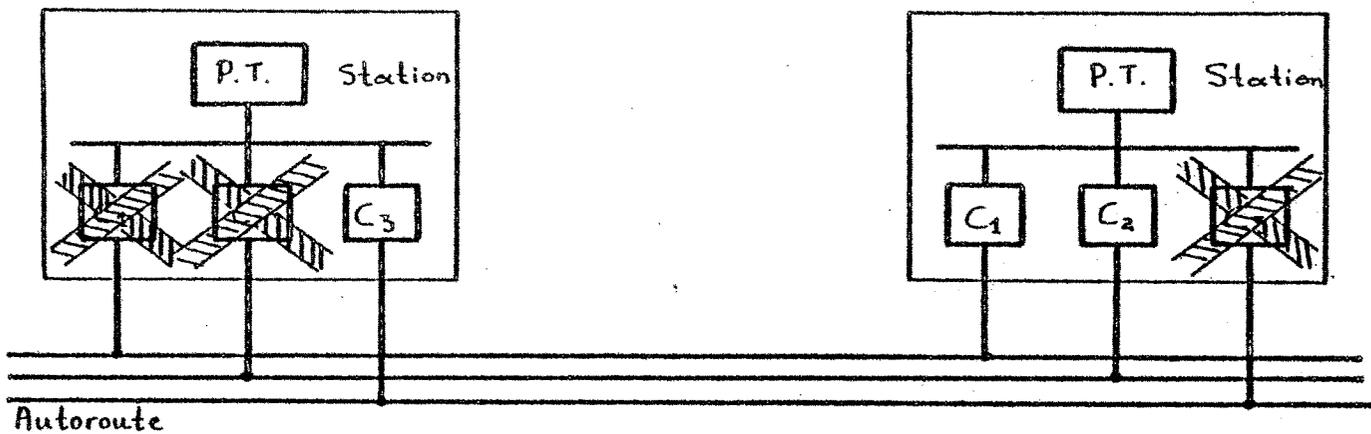
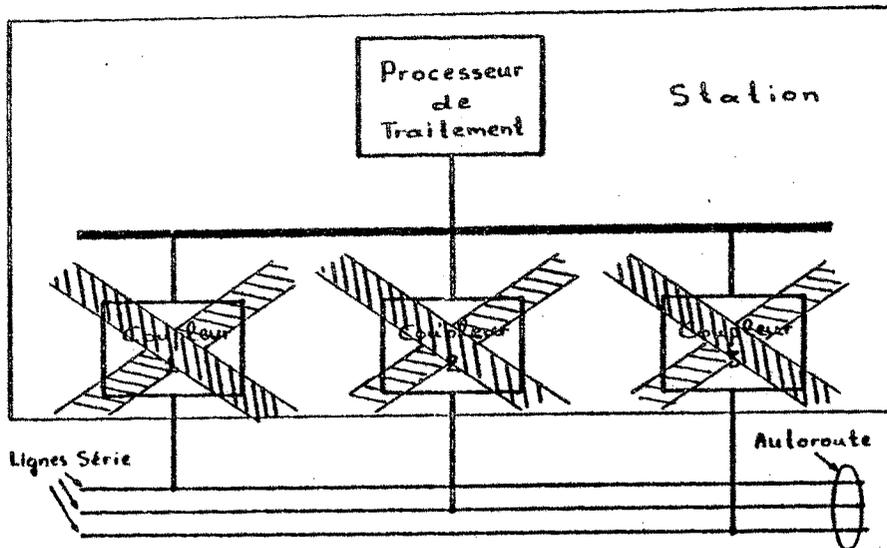
S'il est en panne il avertit le processeur de traitement. Sinon il lui présente par ses registres d'état l'adresse de la station qui ne répond pas et l'adresse du message dans la file d'émission.

Le processeur de traitement transfère le message de cette file d'attente à celle du coupleur suivant.

Si le deuxième coupleur arrive à transmettre le message, le processeur de traitement génère un message d'exploitation qu'il envoie à la station destinatrice par le même coupleur. Ce message informe la station que son coupleur précédant n'a pas répondu.

La station qui reçoit un tel message incrémente un compteur d'accusations concernant ce coupleur. Si le compteur déborde le coupleur sera testé.

Pour éliminer le cas d'une panne non détectable par les autotests des coupleurs les processeurs de traitement mémorisent les accusations qui concernent leurs coupleurs ainsi que leurs efforts de dialogue échoués, indépendamment des résultats des tests. Si la fréquence d'apparition de ces événements dépasse un seuil, le coupleur sera mis hors usage, même si ses moyens n'arrivent pas à détecter la présence d'une panne.



5.8.6.3. Pannes qui empêchent deux stations de dialoguer

Il reste le cas des pannes multiples des coupleurs, qui entraînent la rupture de toutes les voies de communication entre les stations soit parce que tous les coupleurs d'une station tombent en panne, soit parce que aucune voie commune ne reste plus entre deux stations.

Dans ce cas, d'après la procédure précédente, une station qui s'adresse à la station muette n'arrivera à dialoguer par aucune voie. Pour localiser la cause elle doit s'adresser à une troisième station qu'elle choisit parmi les stations qui d'après son vecteur de disponibilité sont disponibles. Par un message d'exploitation lui demandera l'état de la station soupçonnée. Si les deux stations après avoir

essayé sur les trois lignes de l'autoroute n'arrivent pas à communiquer avec la station soupçonnée, la première qui a détecté l'anomalie générera un message global informant le reste du système sur l'indisponibilité de la station en question.

Cette collaboration entre les deux (ou éventuellement plusieurs) stations permettra la localisation de la panne multiple et la mise à jour des vecteurs de disponibilité de toutes les stations.

5.9. REACTIONS PAR PROCESSEUR AUX ANOMALIES DETECTEES.

Comme on a déjà remarqué , les modules intelligents du système, qui peuvent assurer les fonctions de sûreté, sont les coupleurs et les processeurs de traitement. Il faut donc regrouper tous les cas de fonctionnement anormal qu'on a prévu aux paragraphes précédents par module.

A partir des principes de fonctionnement du mécanisme de sûreté étudiés une liste des cas de fonctionnement anormal qui peuvent être détectés par chaque module sera établie. Pour chacune des anomalies et par processeur un algorithme de comportement sera fait. Ces algorithmes serviront de base à l'écriture du logiciel de sécurité.

5.9.1. Les cas de fonctionnement anormal détectés par les coupleurs sont les suivants :

1. Pannes indiquées par le bus de sécurité de la station : voir procédure 1 ci-après

1.1. L'indicateur de panne du processeur de traitement passe à l'état actif : Procédure 2

1.2. L'indicateur de panne d'un autre coupleur de la station passe à l'état actif : Procédure 3

2. Présence d'informations incohérentes sur les voies de communication entre processeur de traitement et coupleur : Procédure 4

2.1 Mauvaise somme logique d'un message dans la file d'émission

2.2 Commandes incohérentes

3. Anomalies de fonctionnement des lignes de communication série.

3.1 Mauvais fonctionnement de la ligne de l'autoroute

3.1.1. Ligne toujours occupée

3.1.2. Ligne libre pendant l'émission

3.1.3. Ligne reste à 1 pendant plus que la durée d'émission d'un octet

3.1.4. Conflit pendant l'émission d'un "1"

3.1.5. Conflit après l'émission du 3ème octet
Voir procédure 5.

3.2. Un message reçu ne respecte pas le format SDLC ou son CRC est erroné :

Réaction : Pas d'accusé de réception.

3.3. La somme logique d'un message reçu est erronée bien que le format SDLC soit bon. Procédure 6.

3.4. Un message en émission ne passe pas : pas d'accusé de réception. Procédure 7.

4. Anomalies indiquées par le processeur de traitement, par l'intermédiaire des COMMANDES.

- 4.1. COMMANDE : Testez vous
Réaction coupleur : Auto test
- 4.2. COMMANDE : Testez les files
Réaction coupleur : Test des files
- 4.3. COMMANDE : Vous n'êtes plus utilisé
Réaction coupleur : Il boucle en réception. Si une autre station lui adresse un message il répond : coupleur en panne.
- 4.4. COMMANDE : Un autre coupleur est en panne
Réaction coupleur : MESSAGE GLOBAL : Coupleur i en panne.

5.9.2. Les cas de fonctionnement anormal détectés par le processeur de traitement sont les suivants :

1. Pannes des coupleurs.

- 1.1. L'indicateur de panne d'un coupleur passe à l'état actif.
Réaction du P.T. * : Relancement du coupleur si l'indicateur repasse à l'état actif alors COMMANDE aux autres coupleurs : = coupleur i en panne
- 1.2. MOT D'ETAT coupleur : Panne des files d'attente
Réaction PT : COMMANDE aux autres coupleurs : = coupleurs i en panne
- 1.3. MOT D'ETAT coupleur : Panne du mécanisme de transmission
Réaction PT : Récupération du contenu des files
COMMANDE aux autres coupleurs : = coupleurs i en panne
- 1.4. Débordement des compteurs de la fréquence d'apparition des anomalies au fonctionnement des coupleurs.

* P.T. = Processeur de traitement

Réaction du Processeur de traitement = Test coupleur
ou abandon de ce coupleur en fonction du type de l'ano-
malie.

2. Présence d'informations incohérentes sur les voies de communication
processeur de traitement - coupleurs. Réaction Processeur de Traitement :
voir procédure 8.

3. Anomalies indiquées par le coupleur par son Mot d'état.

3.1. Une station ne répond pas:voir procédure 9

3.2. Panne de la ligne série où de la connection avec elle:
Voir procédure 10.

4. Messages d'exploitation indiquant des anomalies

4.1. Anomalies signalées par une autre station concernant
le fonctionnement de la station réceptrice

4.1.1. Un coupleur de la station réceptrice ne
répond pas Procédure 11.

4.1.2. Echéance des gardes Procédure 12.

4.2. Messages de localisation des anomalies

4.2.1. Quel est l'état de la station n ? Procé-
dure 13.

4.2.2. Quel est l'état de la ligne i ? Procédure
14.

4.3. Messages de mise à jour du vecteur de disponibilité.

4.3.1. Coupleur en panne

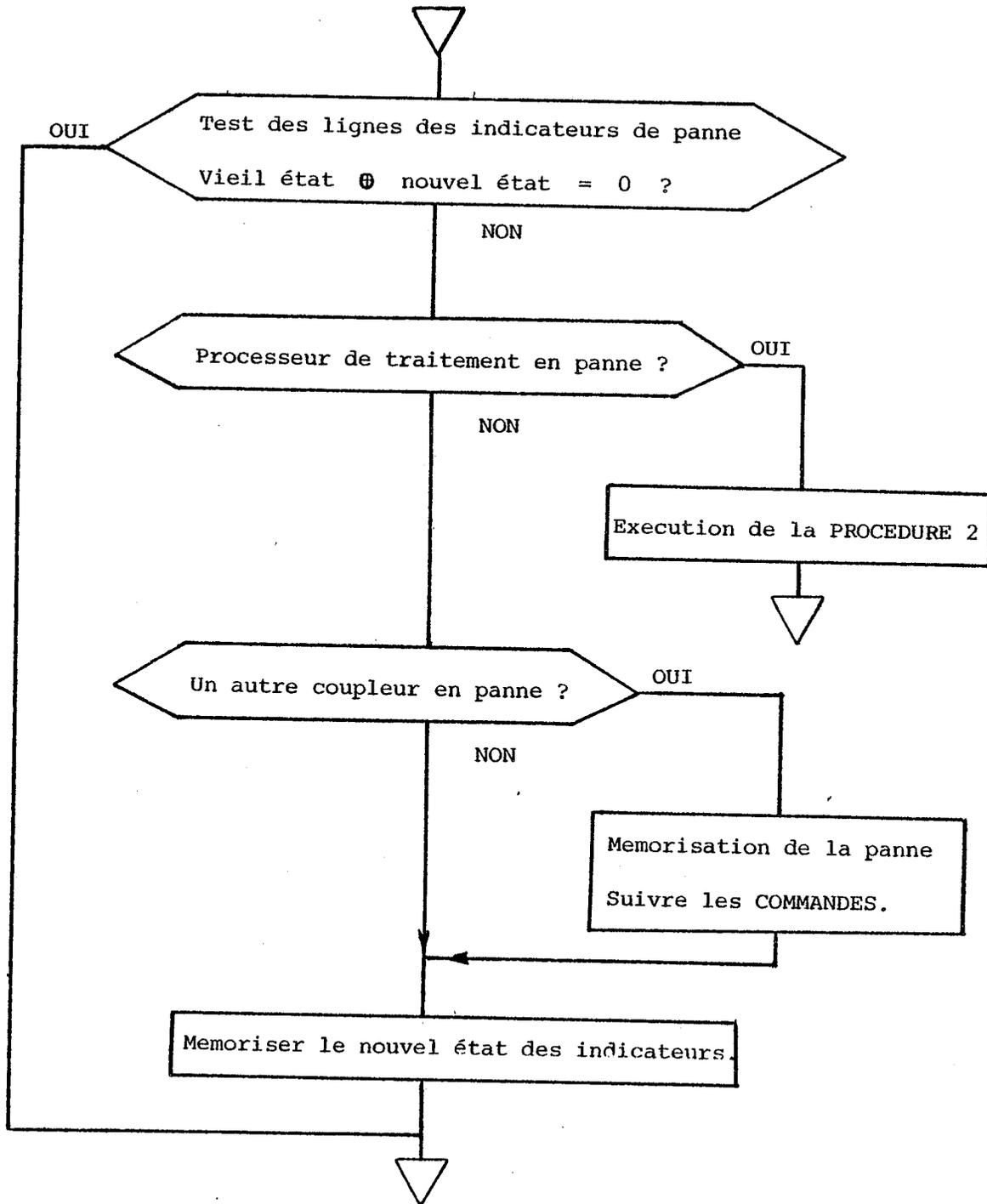
4.3.2. Processeur de traitement en panne

4.3.3. Station en panne (les trois coupleurs ne
répondent pas).

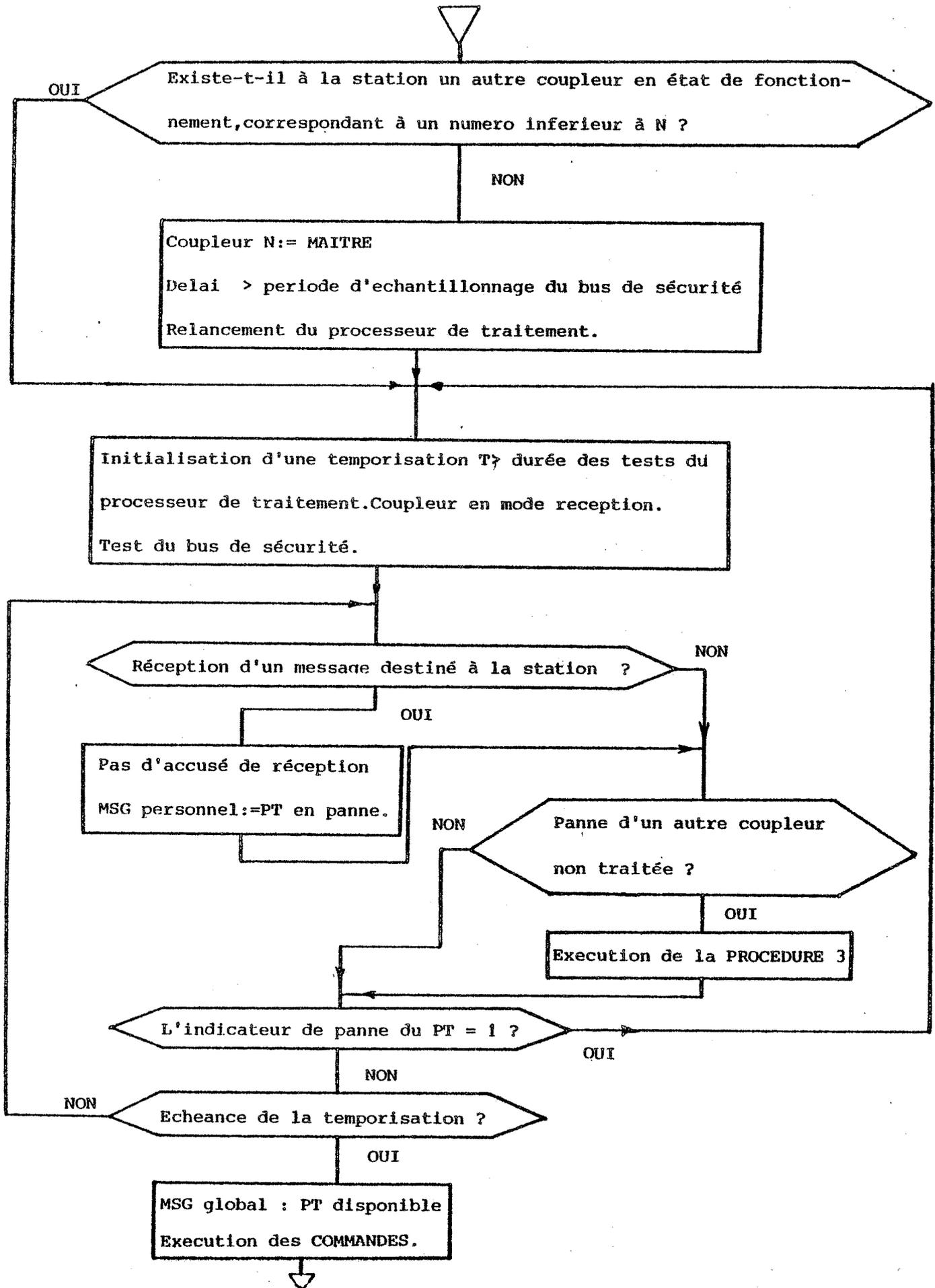
4.3.4. Ligne série en panne.

5.9.3. PROCEDURES

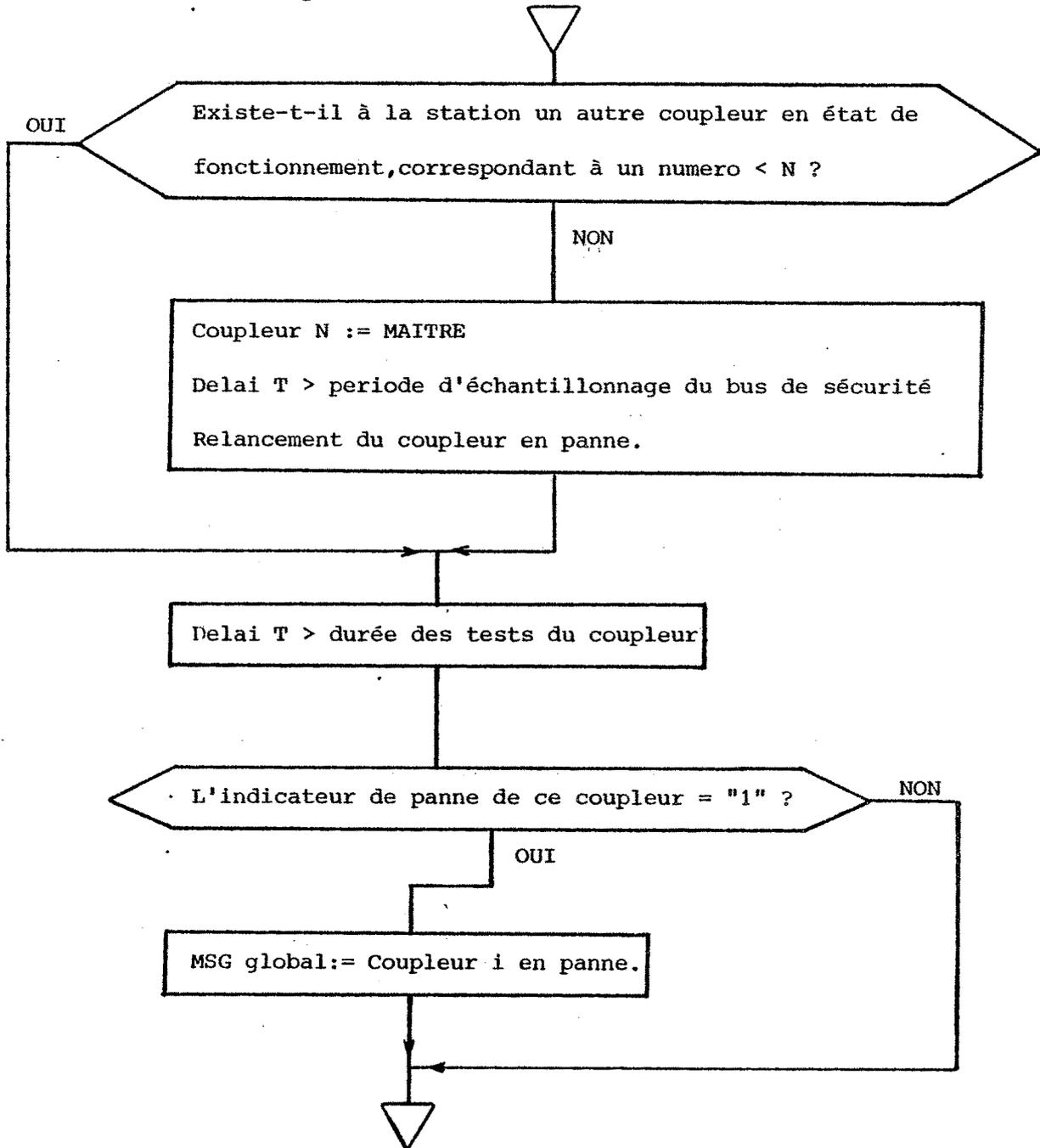
PROCEDURE 1: Coupleur: Test de l'état du bus de sécurité.



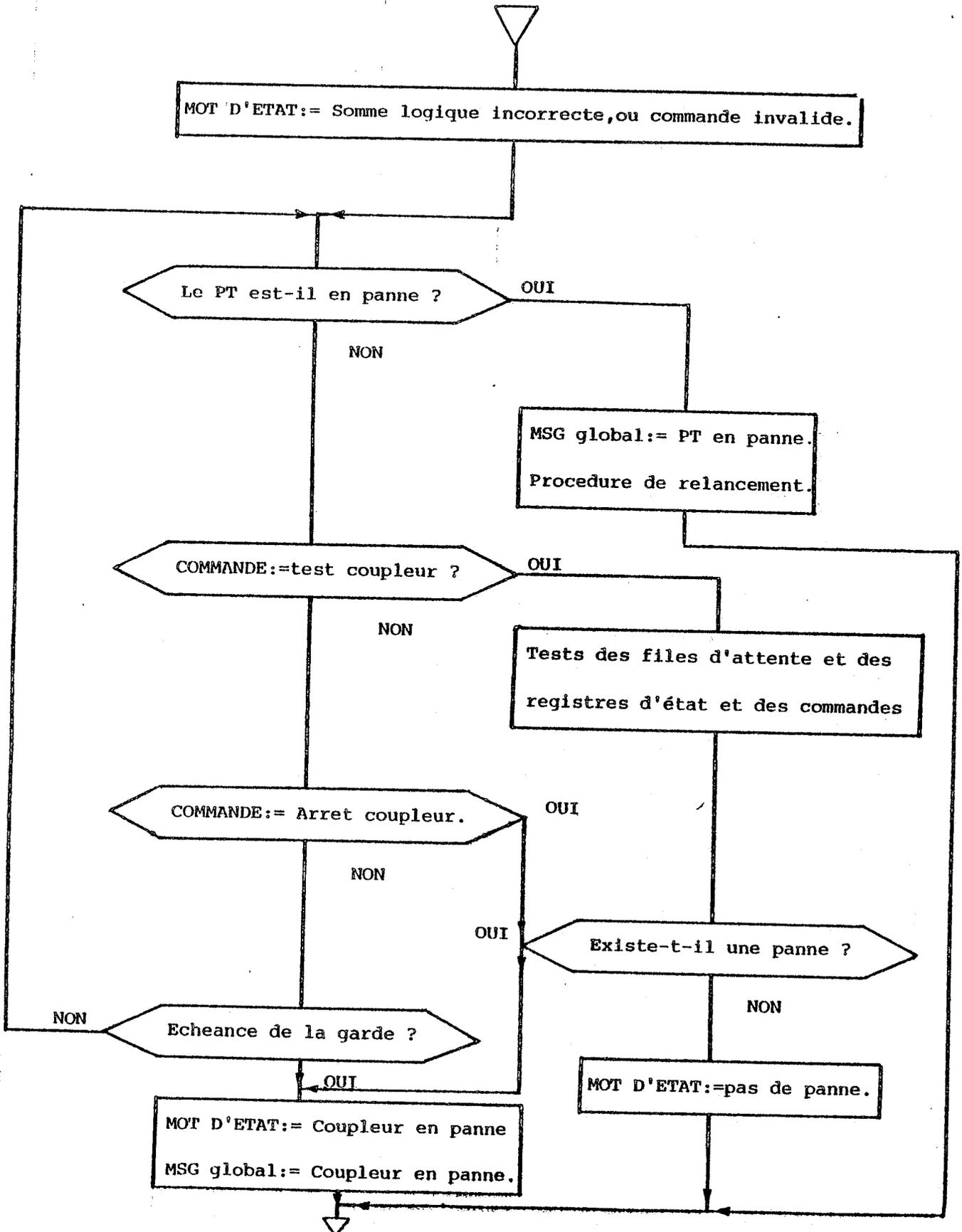
PROCEDURE 2 : Le coupleur correspondant au numero N constate que l'indicateur de panne du processeur de traitement passe à l'état actif ("1").



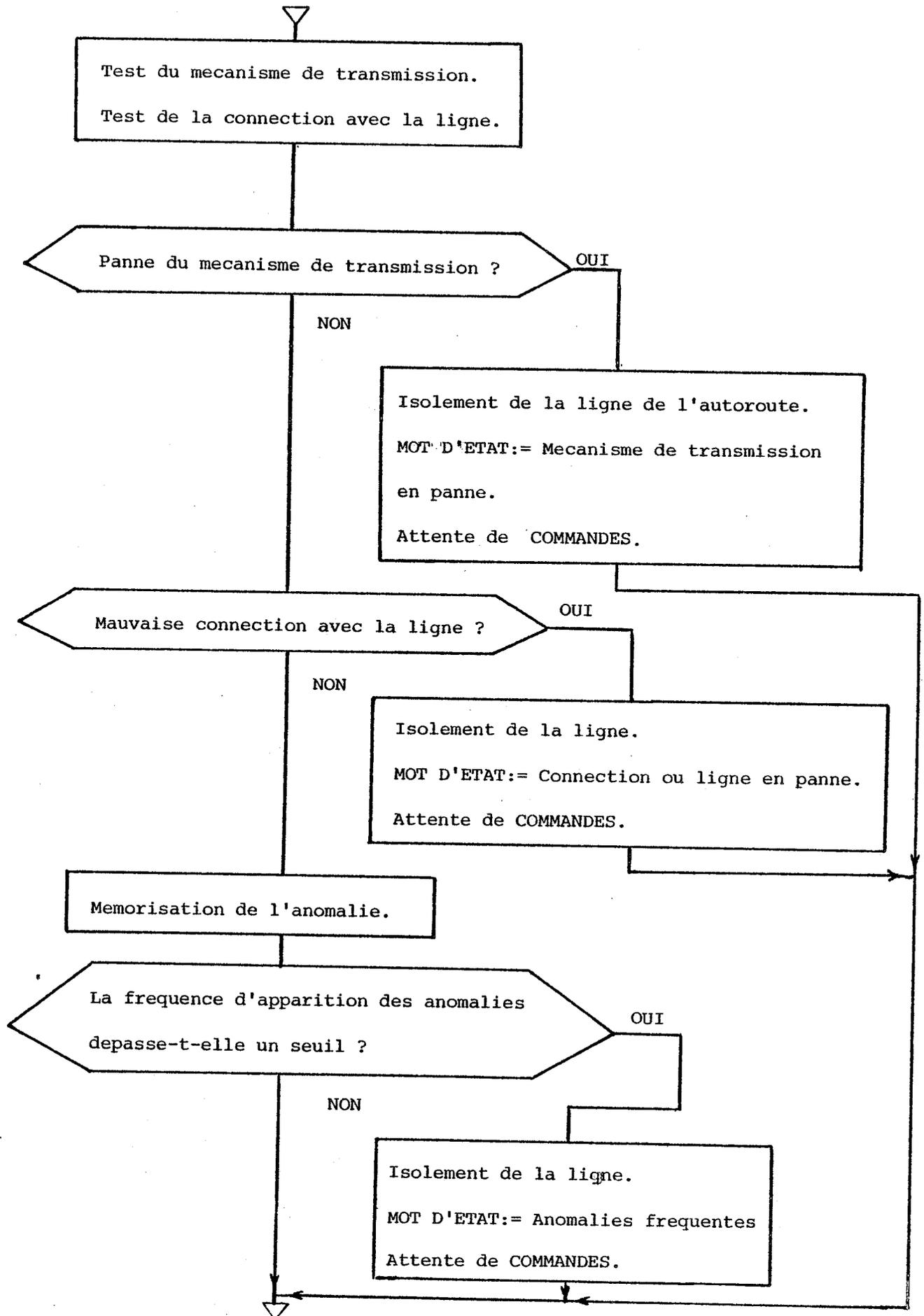
PROCEDURE 3 : Le coupleur N constate que l'indicateur de panne d'un autre coupleur de la station passe à "1", au moment où le PT (=Processeur de traitement) est en panne.



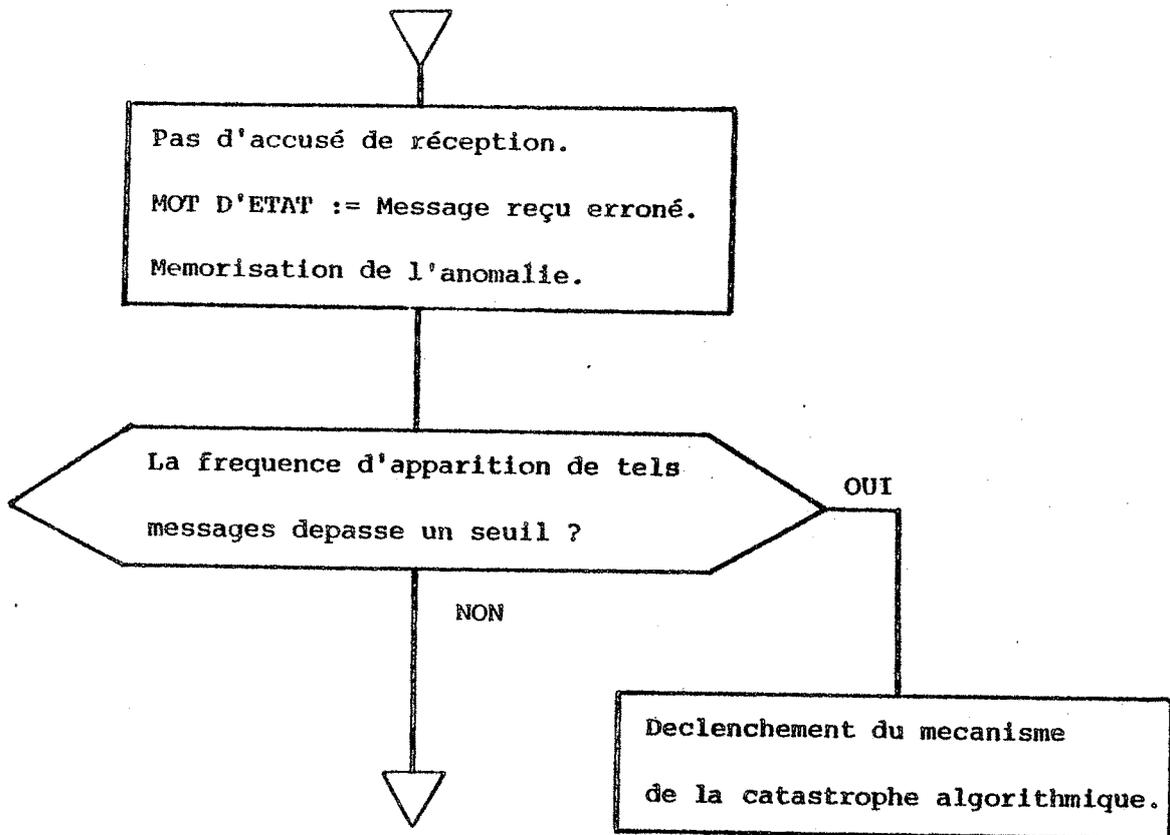
PROCEDURE 4 : Un coupleur trouve la somme logique d'un message dans la file d'emission erronée ou une commande invalide.



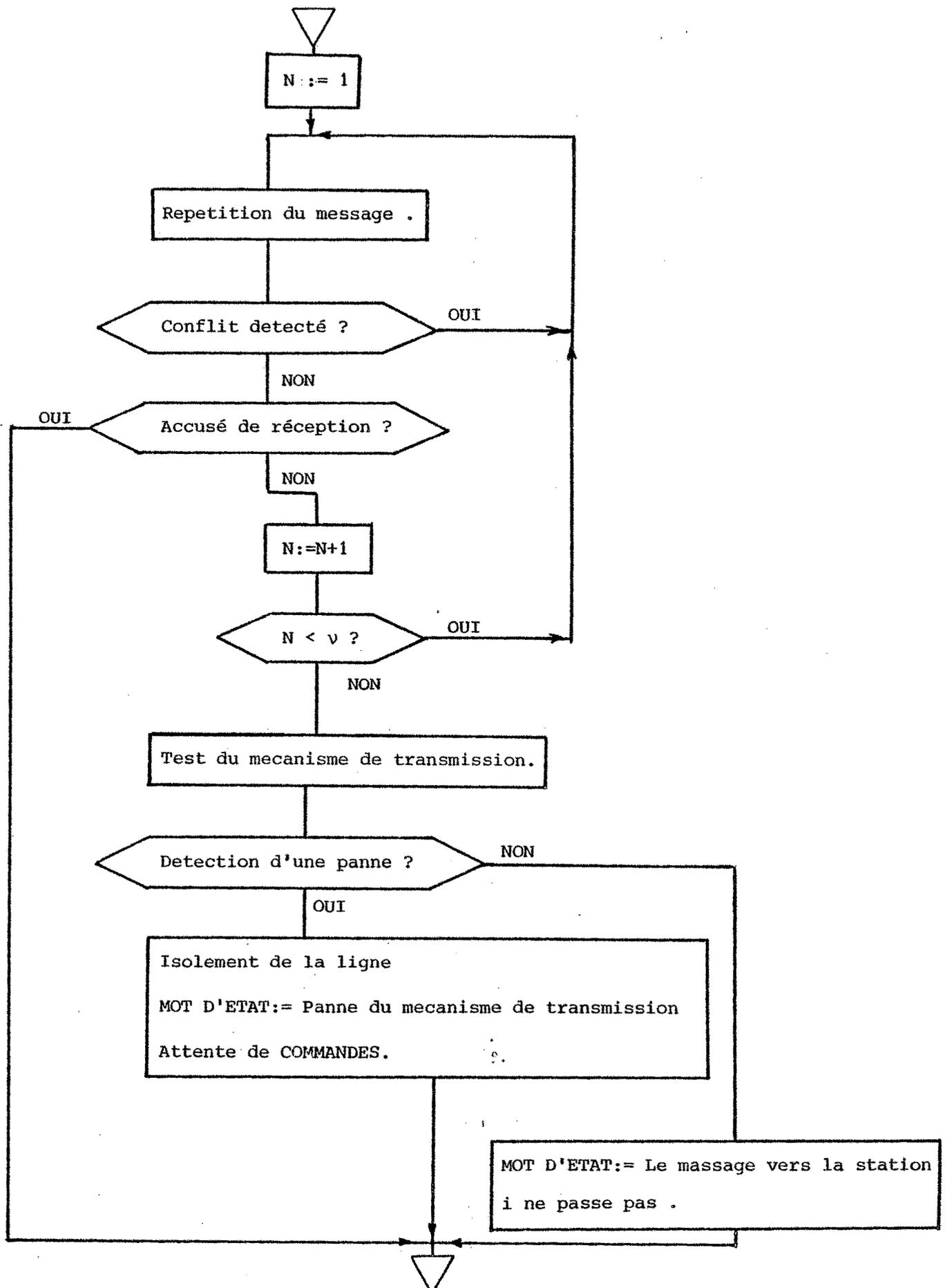
PROCEDURE 5: Un coupleur constate que le comportement d'une ligne de l'autoroute est anormal.



PROCEDURE 6 : Un coupleur trouve la somme logique d'un message reçu erronée, bien que le format SDLC et le CRC physique soient corrects.

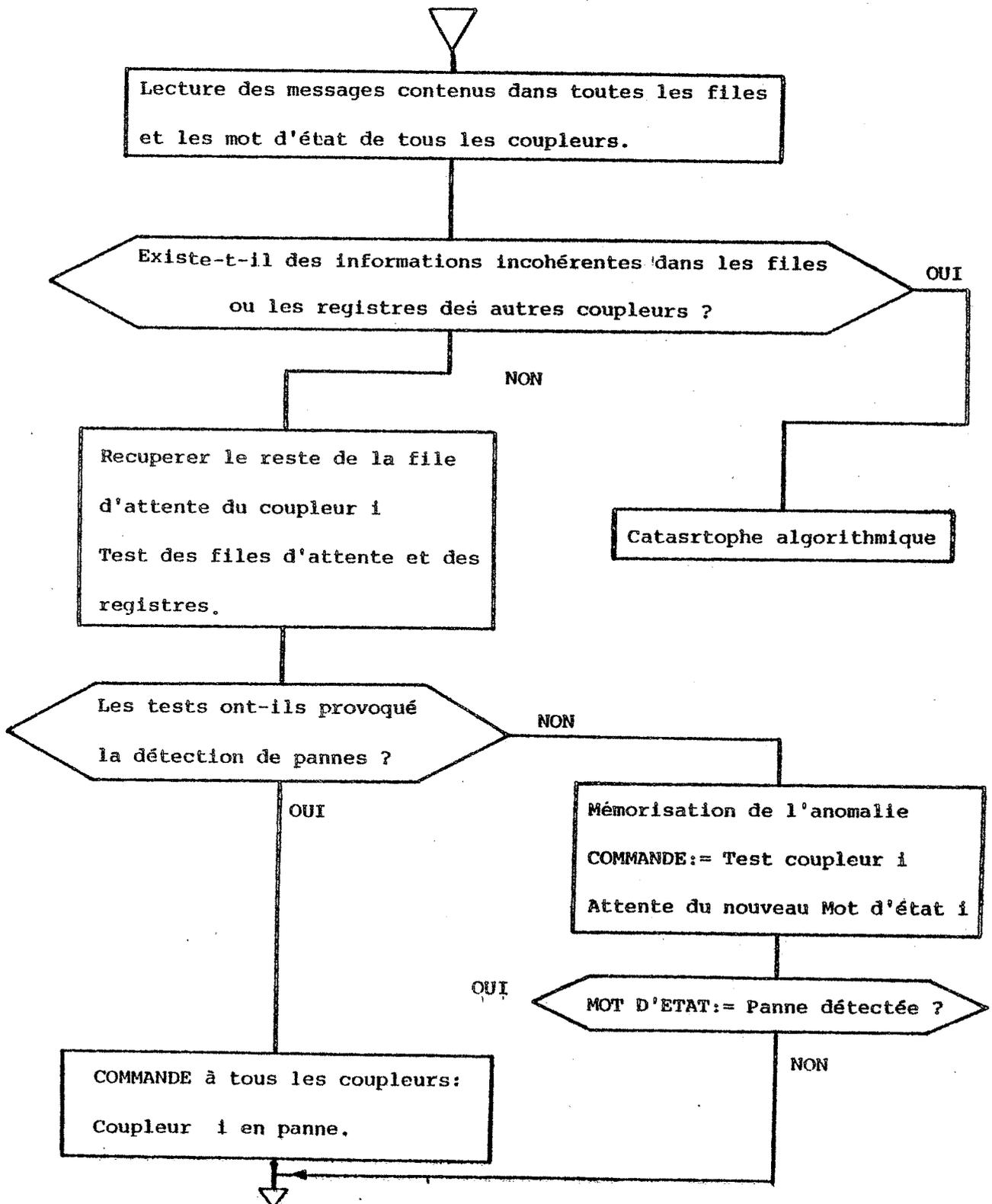


PROCEDURE 7 : Un message emis par un coupleur ne passe pas: pas d'accusé de réception.

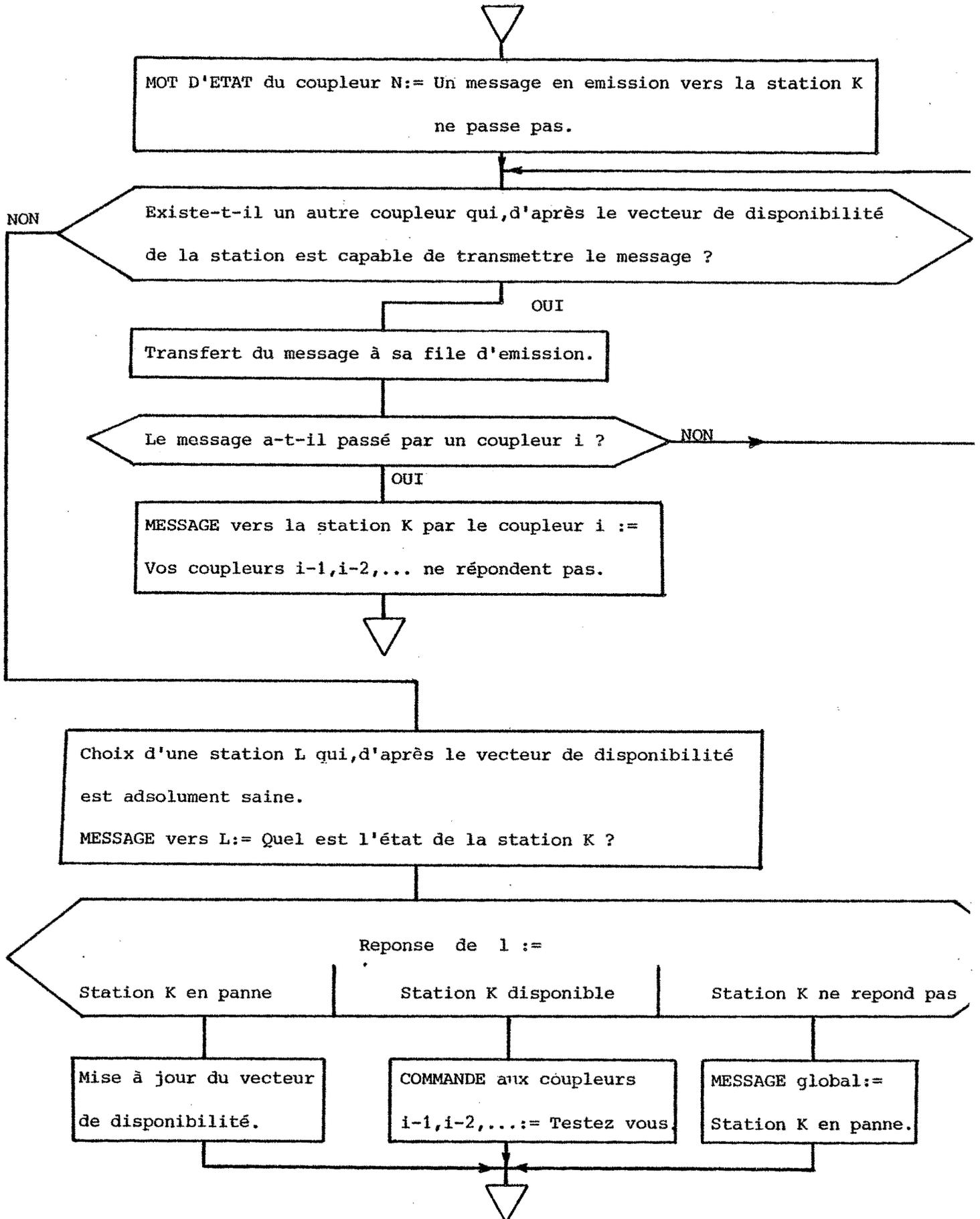


PROCEDURE 8 : Présence d'informations incohérentes au niveau des voies de communication entre le processeur de traitement et les coupleurs :

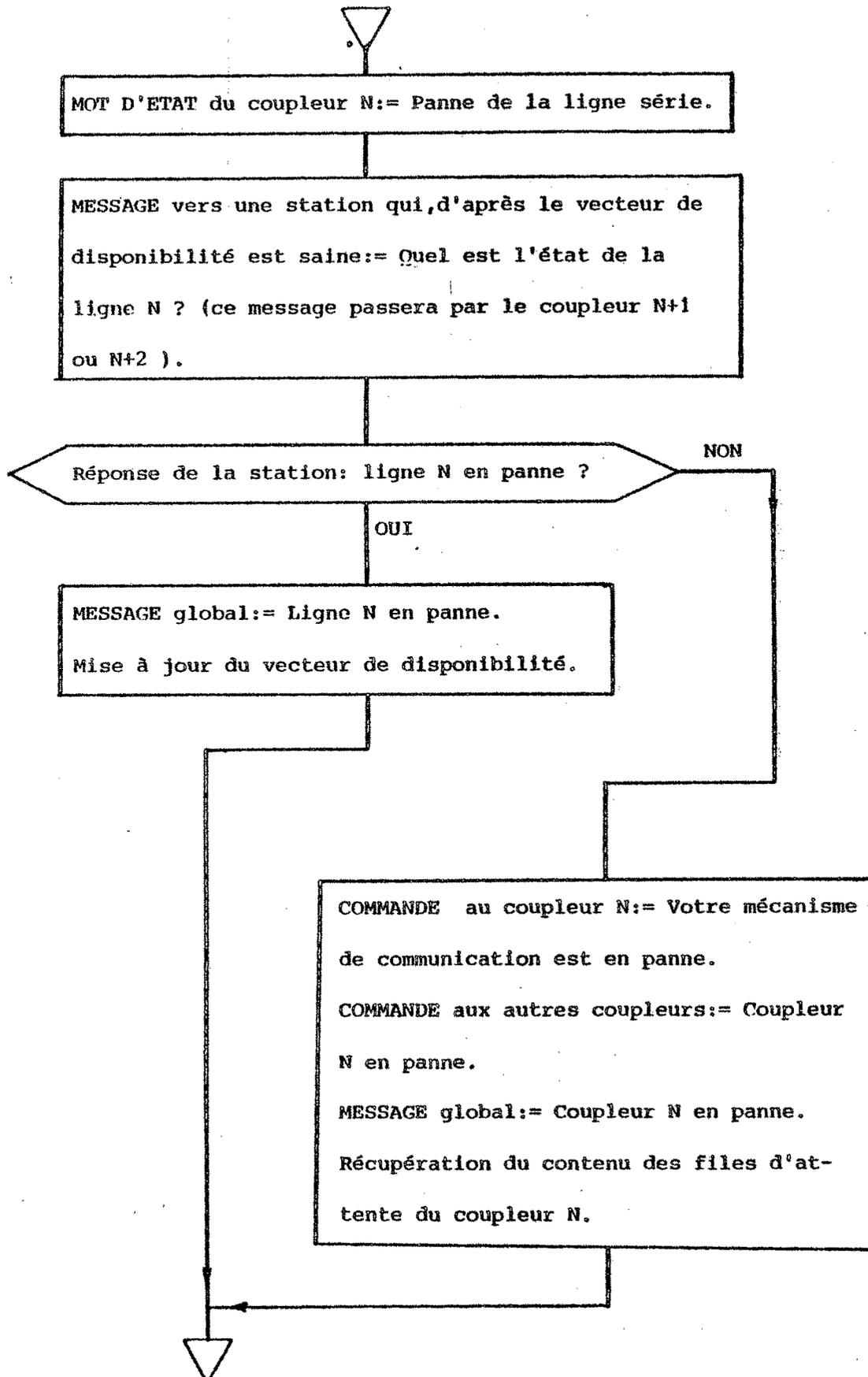
Le processeur de traitement trouve la somme logique d'un message dans la file de réception erronée ou un mot d'état indiquant une anomalie pareille détectée par un coupleur (coupleur i).

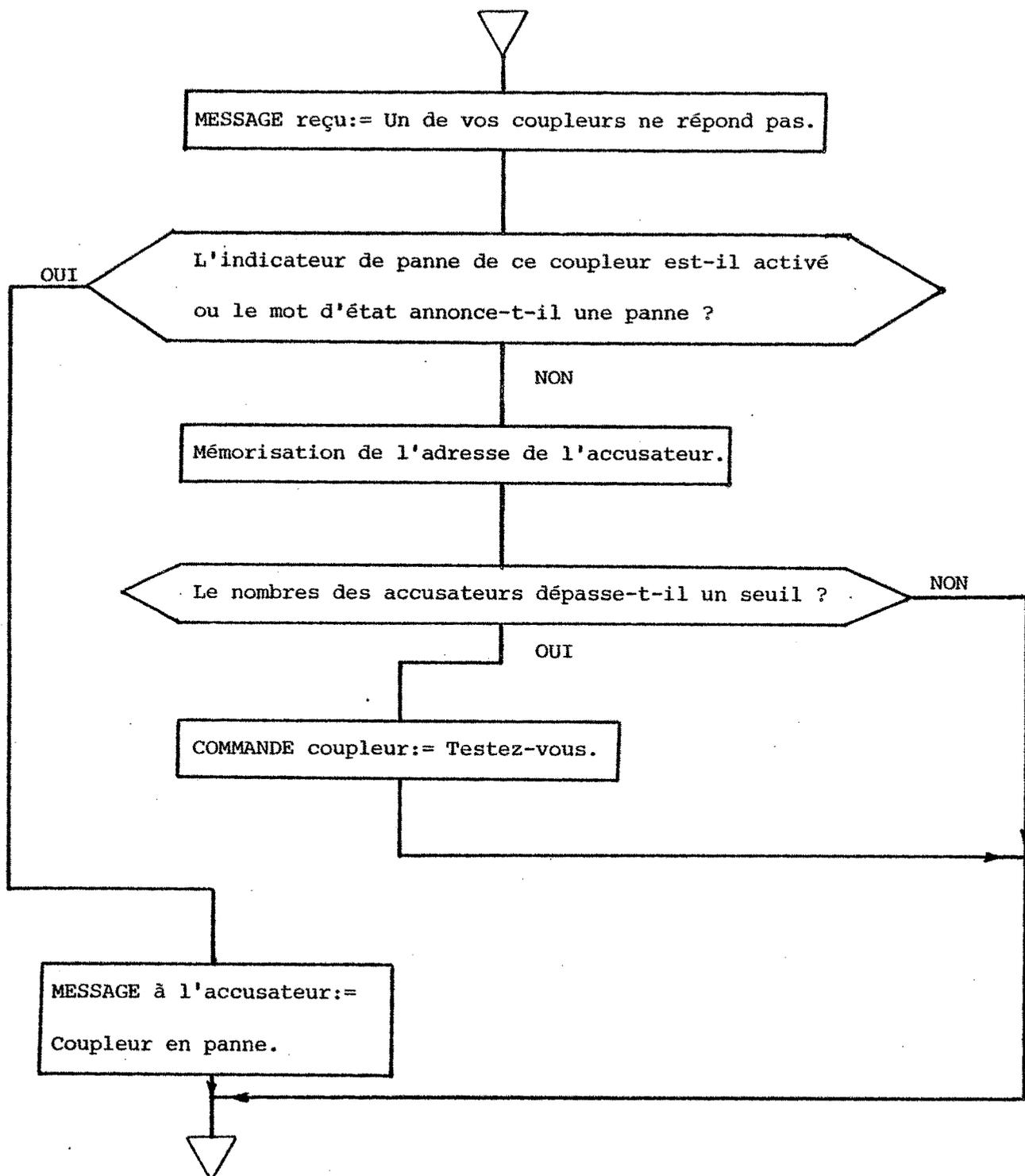


PROCEDURE 9 : Un message en emission ne passe pas.

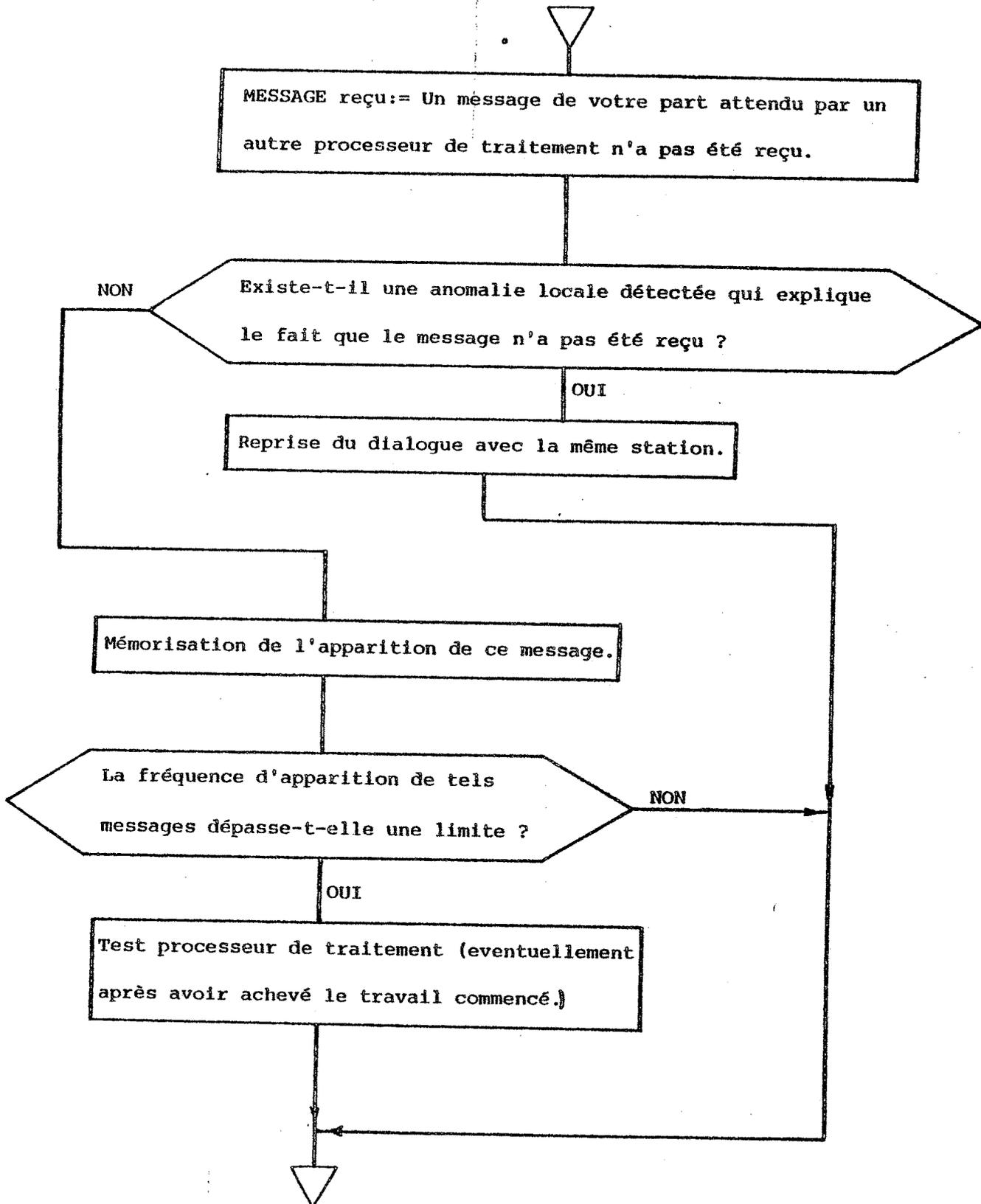


PROCEDURE 10 :Panne de la ligne de transmission en série.

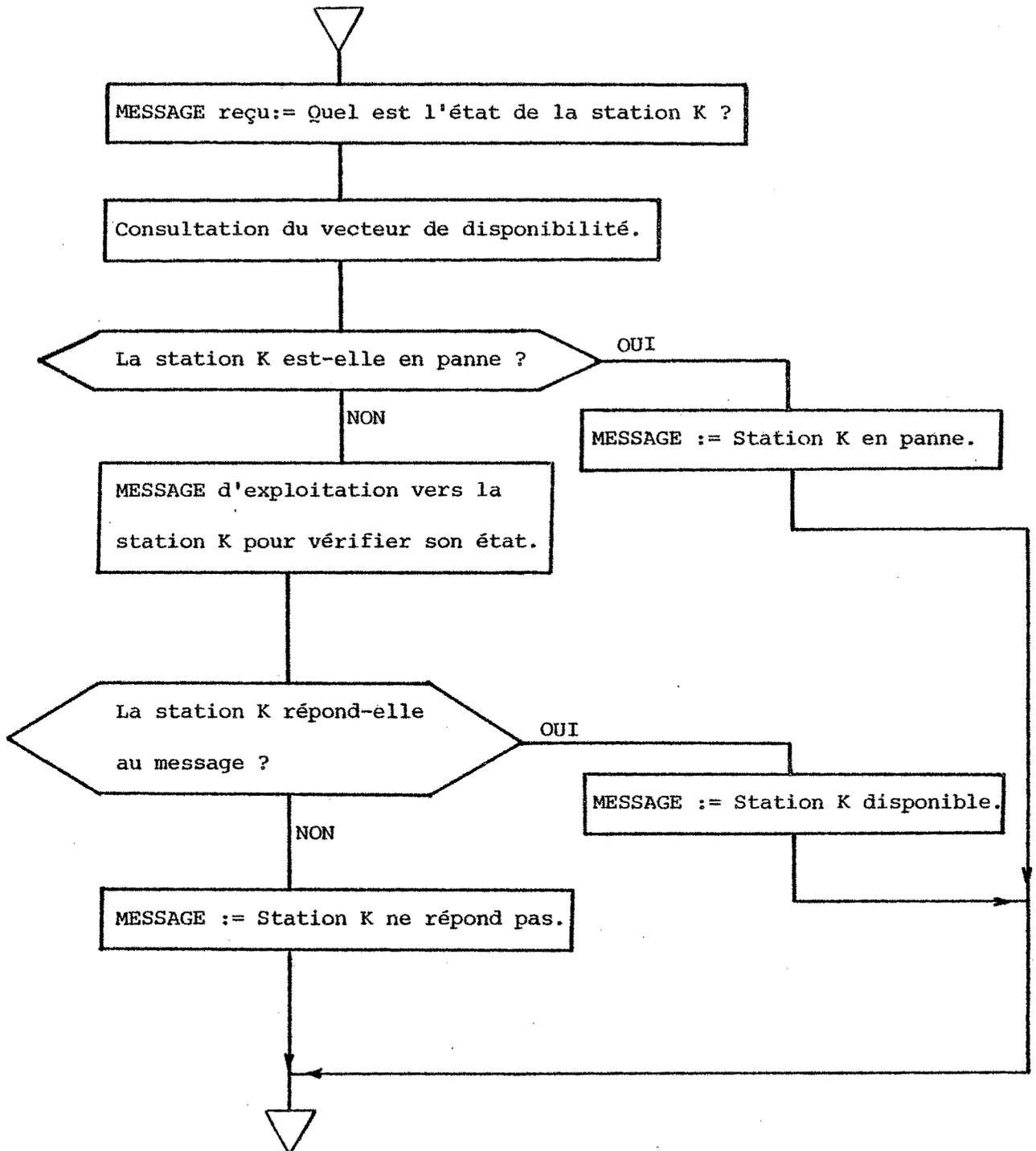


PROCEDURE 11: Un des coupleurs ne répond pas.

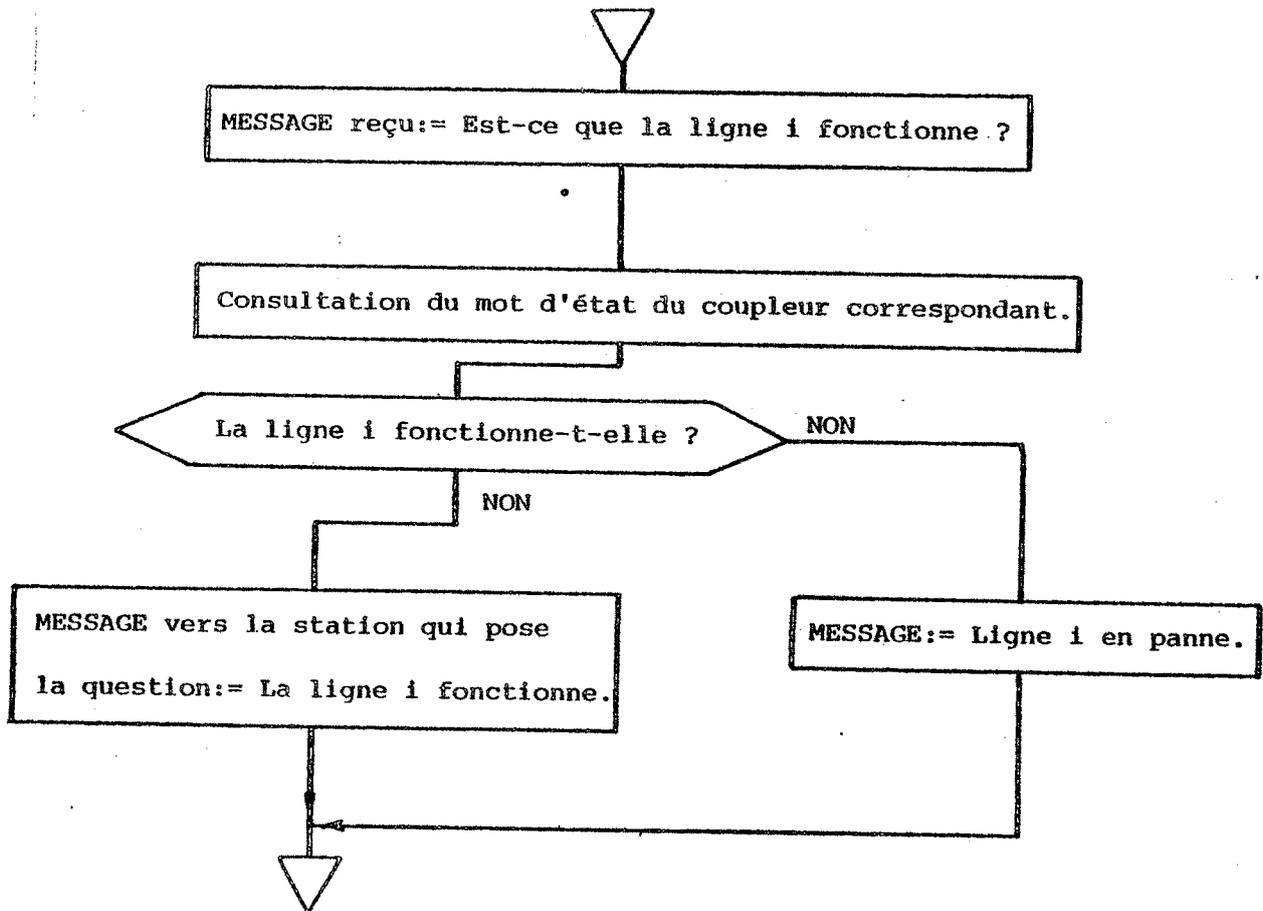
PROCEDURE 12: Un processeur de traitement n'a pas reçu le message qu'il attendait.



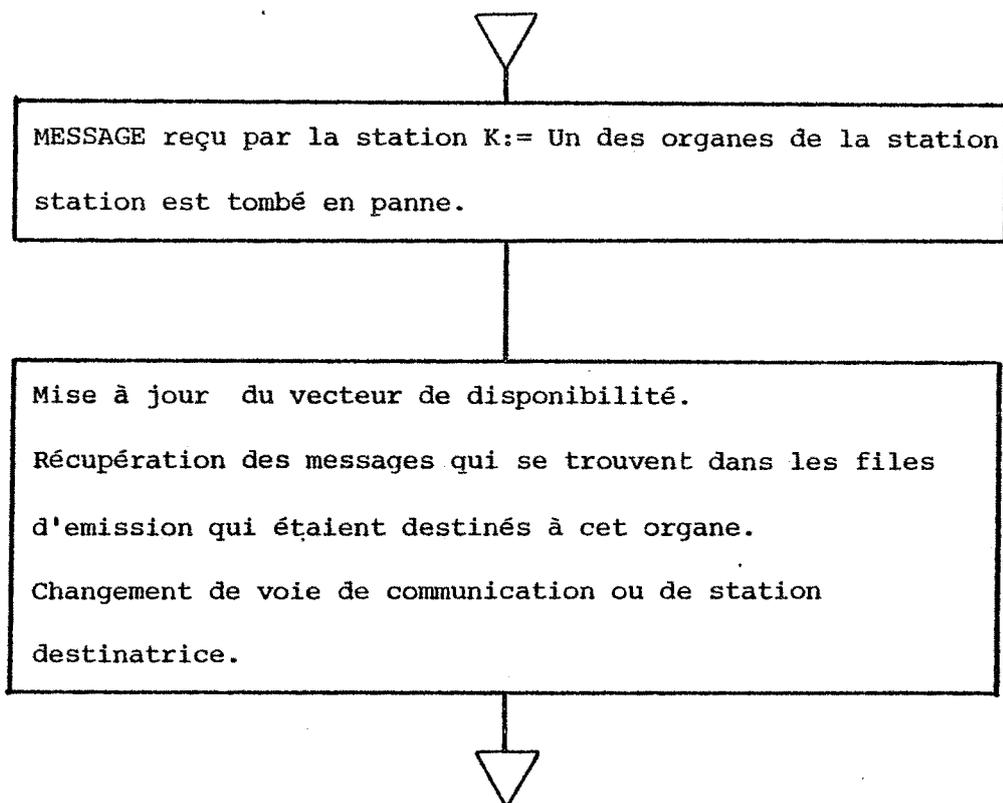
PROCEDURE 13 : Enquête sur l'état d'une station.



PROCEDURE 14 : Enquête sur l'état de la ligne i.



PROCEDURE 15: Un organe d'une station distante est en panne.



CONCLUSION

La tendance générale actuelle vers les architectures réparties entraîne une croissance de l'importance des mécanismes de communication destinés à des réseaux locaux. La recherche d'un moyen de communication simple, fiable et bon marché, capable d'effectuer le transfert de grandes quantités d'informations à des vitesses élevées, amène à des solutions qui nécessitent l'utilisation de dispositifs de couplage des processeurs du système avec le moyen de communication d'une grande complexité.

Dans le cas de LISA la taille des coupleurs devient comparable à celle des processeurs principaux du système. Le coupleur étudié, basé sur l'utilisation d'un microprocesseur bipolaire rapide, présente plusieurs avantages de point de vue souplesse et vitesse de transfert des données. Il donne la possibilité d'une approche beaucoup plus fine de la communication qui peut servir à observer plus finement le déroulement des échanges. Pour cette raison, cette technologie a été utilisée pour la réalisation de l'analyseur série, l'outil de mise au point et d'évaluation des performances de CANOPUS, présenté au chapitre 4. Néanmoins cette méthode de réalisation des coupleurs reste plus coûteuse et plus compliquée par rapport à la solution de l'utilisation des contrôleurs de communications intégrés actuellement disponibles. Ces circuits ne sont pas exactement adaptés aux besoins du mécanisme de communication LISA ce qui amène également à la réalisation des coupleurs de taille très importante. La solution qui permettrait diminuer la complexité des cou-

plains consiste à utiliser un circuit intégré à grande complexité d'intégration conçu spécialement pour être adapté aux besoins du mécanisme LISA.

L'étude d'un tel circuit est l'objet d'un projet en développement au sein de l'équipe d'Architecture d'Ordinateurs de l'IMAG. La souplesse de la carte coupleur, réalisée autour du microprocesseur 8X300 permettra son utilisation pour définir les spécifications exactes du contrôleur intégré.

Le mécanisme de communication LISA est destiné à une large gamme d'applications pour lesquelles la sûreté de fonctionnement est un facteur primordial. La structure modulaire d'un système bâti autour de LISA et le fait qu'il est complètement réparti présentent plusieurs avantages de point de vue de la sûreté de fonctionnement.

L'étude du mécanisme de sûreté de fonctionnement, adaptée à un système qui a cette structure, a été faite dans le contexte précis de la commande de l'autocommutateur téléphonique. Néanmoins le mécanisme proposé est indépendant de l'application donnée pour laquelle il a été développé et peut être adapté à tous les systèmes distribués qui ont une structure similaire.

Actuellement dans le cadre de la collaboration entre l'Equipe d'Architecture d'Ordinateurs de l'IMAG et le CNET la maquette de la commande de l'autocommutateur téléphonique CANOPUS est en phase de mise au point. Les processeurs de cette maquette sont munis des moyens de détection de pannes et de reconfiguration étudiées. Le logiciel lié à la sécurité sera basé sur les algorithmes présentés dans le chapitre 5.

Cette maquette permettra, au cours des tests de son fonctionnement d'évaluer le comportement du système, de point de vue de la sûreté de fonctionnement, de calculer la charge causée par le mécanisme de sûreté et de déterminer les seuils des compteurs de la fréquence d'apparition des anomalies, en vue de l'implémentation de ce mécanisme à un système réel.

A N N E X E



LIGNES DE TRANSMISSION DES DONNEES NUMERIQUES.

La transmission des données à courtes distances (au niveau d'une carte ou d'un petit bus) est faite par des simples fils conduits par des circuits TTL ordinaires. Les sorties TTL peuvent conduire des fils d'une longueur totale telle que le temps de propagation du signal sur le fil reste beaucoup plus petit, que le temps de montée et de descente des sorties TTL. Dans ce cas le fil se comporte comme une simple connection et ses caractéristiques électriques n'interviennent pas.

Cette limitation porte la longueur maximale de ce type de liaisons à 60 cm. Au-delà de cette longueur les interconnexions doivent être traitées comme des lignes de transfert et des circuits d'émission et réception appropriés doivent être utilisés pour des raisons telles que :

- le courant limité fourni par les sorties TTL
- la faible immunité au bruit des niveaux TTL
- les effets des lignes de transmission qui deviennent de plus en plus importants au fur et à mesure que la distance augmente.

Les lignes de transmission sont caractérisées par :

- Leur impédance caractéristique $Z = \sqrt{\frac{R + j\omega L}{G + j\omega C}}$

- La vitesse unitaire de propagation du signal sur la ligne $\delta = \sqrt{LC}$

où

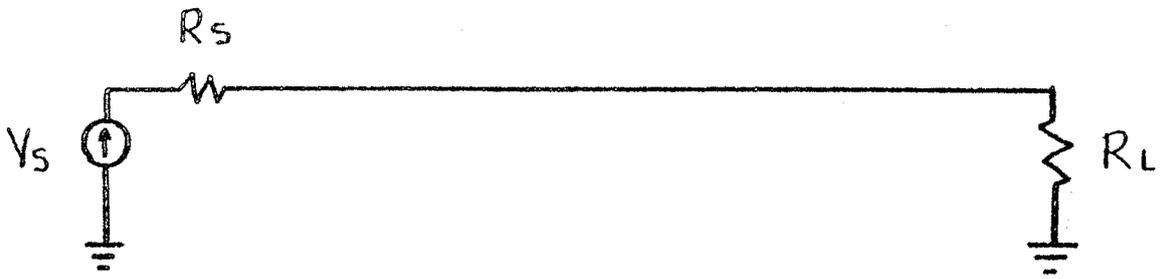
R	la résistance unitaire
G	la conductance unitaire
C	la capacité unitaire
L	l'inductance unitaire

Ces paramètres dépendent du type de la ligne. Pour des fréquences du signal supérieures à 100 KHz l'influence des pertes de la ligne devient négligeable ($R = G = 0$) et les caractéristiques de la ligne Z_0 et δ deviennent indépendants de la fréquence.

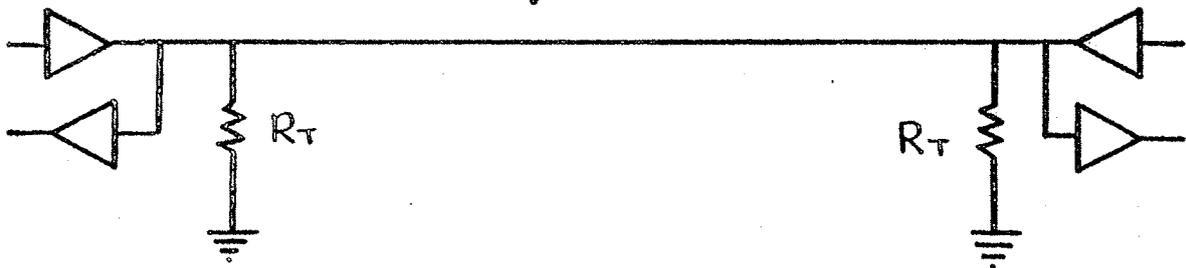
Pour une ligne sans perte de longueur infinie, la tension V et le courant I à un point de la ligne sont liés par l'équation $R_0 = V/I$ où R_0 est la résistance caractéristique de la ligne. A un autre point de la ligne qui se trouve à une distance x du premier, la même tension et le même courant apparaîtront après temps $t = \delta \cdot x$ où δ la propagation unitaire du signal sur la ligne.

En réalité la longueur limitée de la ligne et l'existence des émetteurs et récepteurs détruisent l'homogénéité du système. La théorie des lignes de transmission, basée sur le principe de la conservation de l'énergie, montre que chaque perturbation de l'homogénéité de la ligne, provoque des réflexions des ondes qui se propagent sur la ligne. Ces réflexions se mélangent avec le signal initial et donnent des valeurs de tension différentes à chaque point de la ligne.

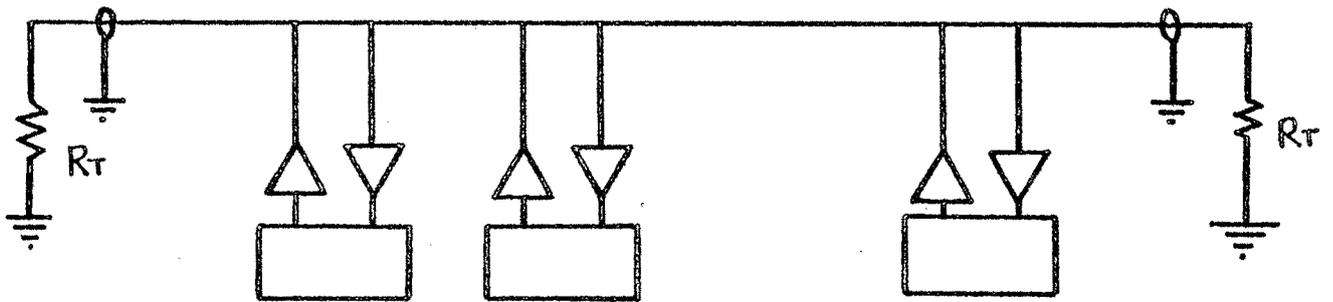
Pour approcher le comportement de la ligne au comportement idéal, il faut terminer la ligne à ses extrémités par des résistances d'adaptation de valeur égale à la valeur de la résistance caractéristique de la ligne. Les ondes qui arrivent à ces résistances sont absorbées et il n'existe pas de réflexions pour abîmer le signal.



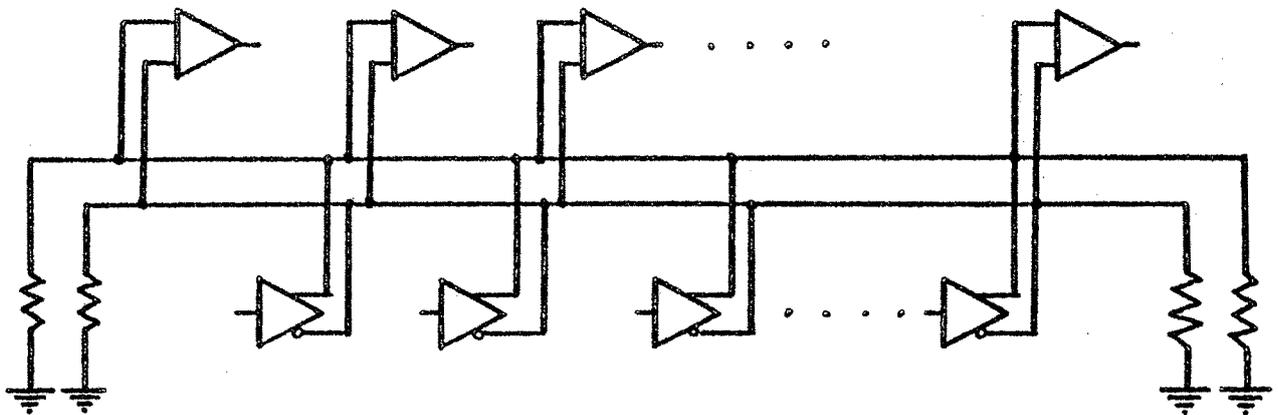
Transmission point à point simplex : $R_L = R_{\text{caractéristique}}$
 $R_s \leq R_{\text{caractéristique}}$



Transmission point à point duplex : $R_T = R_{\text{caractéristique}}$



Transmission multipoint : $R_T = R_{\text{caractéristique}}$



Transmission multipoint différentielle : $R_T = \frac{1}{2} R_{\text{caractéristique}}$

figure 1. Adaptation des lignes de transmission pour différents modes d'opération.

Dans le cas d'une ligne de transmission destinée à transmettre un signal d'un point à un autre, il est suffisant de choisir la résistance d'entrée du récepteur R_L égale à la résistance caractéristique de la ligne R_0 et la résistance de sortie de l'émetteur R_s plus petite ou égale à R_0 (fig. 1).

Si la connection est point à point mais duplex (un émetteur et un récepteur à chaque extrémité de la ligne) il faut que la ligne soit adaptée à ses deux extrémités.

Dans le cas des connections multipoints où plusieurs émetteurs et récepteurs sont connectés à différents points de la ligne, la qualité du signal doit être bonne à tous les points de la ligne. C'est à dire les réflexions ne doivent se produire, ni aux extrémités de la ligne ni à cause des émetteurs et récepteurs. Il faut donc :

- Terminer la ligne à ses deux extrémités par des résistances d'adaptation.
- Utiliser des récepteurs dont la résistance d'entrée est beaucoup plus grande que R_0 .
- Utiliser des émetteurs dont la résistance de sortie est beaucoup plus petite que R_0 lorsqu'ils sont en émission et beaucoup plus grande que R_0 lorsqu'ils sont passifs.

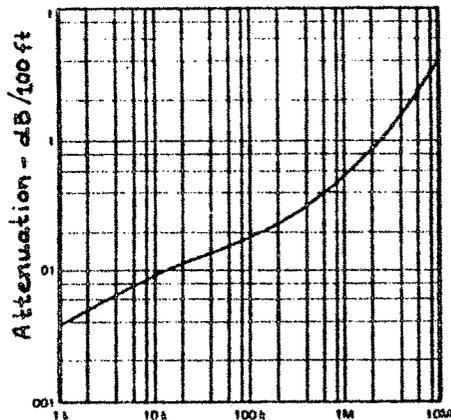
Le nombre total d'émetteurs et de récepteurs est limité du fait que la résistance totale qui présentent, ne doit pas déséquilibrer l'adaptation de la ligne. C'est à dire, la combinaison en parallèle de tous les résistances d'entrée des récepteurs et des résistances de sortie des émetteurs non actifs doit être beaucoup plus petite que la résistance caractéristique de la ligne.

Comme on a déjà remarquer, pour des petites distances et des grandes fréquences les pertes des lignes de transfert peuvent être négligées. En réalité leur influence devient de plus en plus importante au fur et à mesure que la longueur de la ligne augmente.

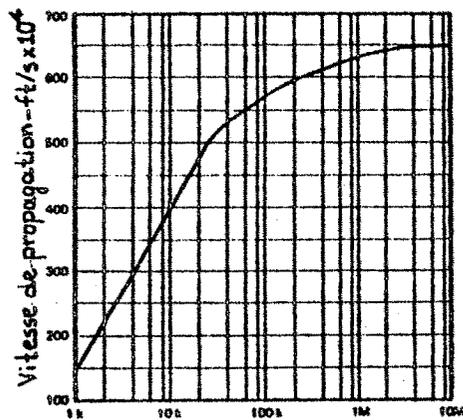
En plus les caractéristiques distribués de la ligne (R , G , L , C) varient avec la fréquence du signal, à cause des effets secondaires tels que l'effet de surface, l'effet de proximité, les pertes dues à la radiation, aux diélectriques etc.

Les résultats de ces phénomènes sont :

- 1 - L'atténuation de l'amplitude du signal au long de la ligne qui entraîne une limitation de sa longueur totale. La figure 2 montre l'atténuation d'un câble 22 AWG en fonction de la fréquence. La valeur maximale de l'atténuation acceptée pour un système donné, dépend de la technologie des circuits utilisés (l'amplitude du signal produit par l'émetteur et le seuil du récepteur) et la quantité des parasites générés par l'environnement. Au-delà des limites imposés l'utilisation des répéteurs est nécessaire.



Atténuation en fonction de la fréquence pour un câble 22 AWG de 52,3 pF/m



Vitesse de propagation en fonction de la fréquence pour un câble 22 AWG de 52,3 pF/m

figure 2

- 2 - La distortion du signal due au fait que la vitesse de propagation est fonction de la fréquence. A cause de cette distortion les fronts montants et descendants des impulsions apparaissent au niveau du récepteur déplacés par rapport à leur position théorique dans le temps. Cela est provoqué par l'arrivée d'un nouveau signal au récepteur,

Erreurs de transmission dues au recouvrement des bits.

Données NRZ

Horloge

Ondes provoquées par chaque transition du signal

Signal à l'entrée du récepteur

Signal à la sortie du récepteur

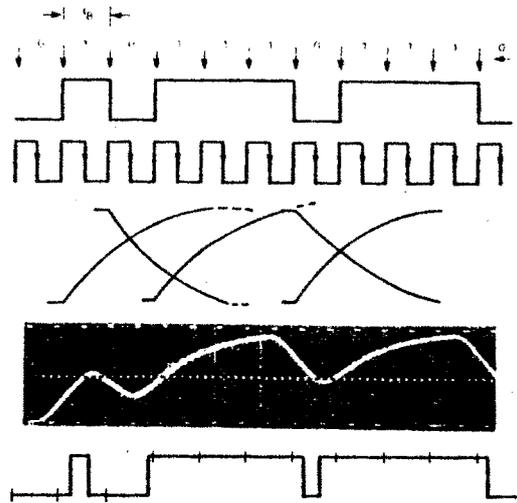


Diagramme de l'œil.

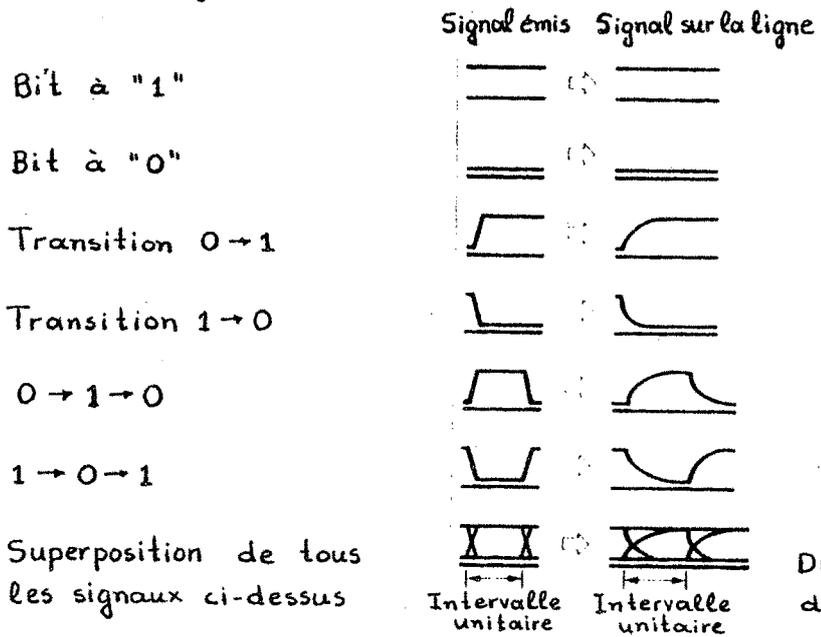


Diagramme de l'œil

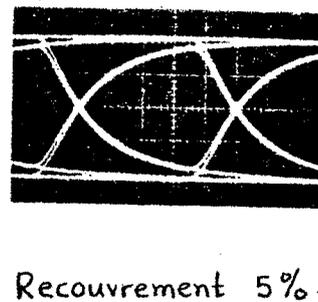
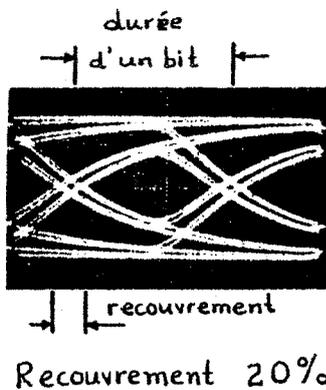


figure 3.

avant que le précédent arrive à sa valeur finale. Il existe donc une interférence entre les signaux qui représentent le bit présent et le bit précédent. Cette distortion est mesurée comme le pourcentage du recouvrement des deux bits par rapport à la durée de chaque bit.

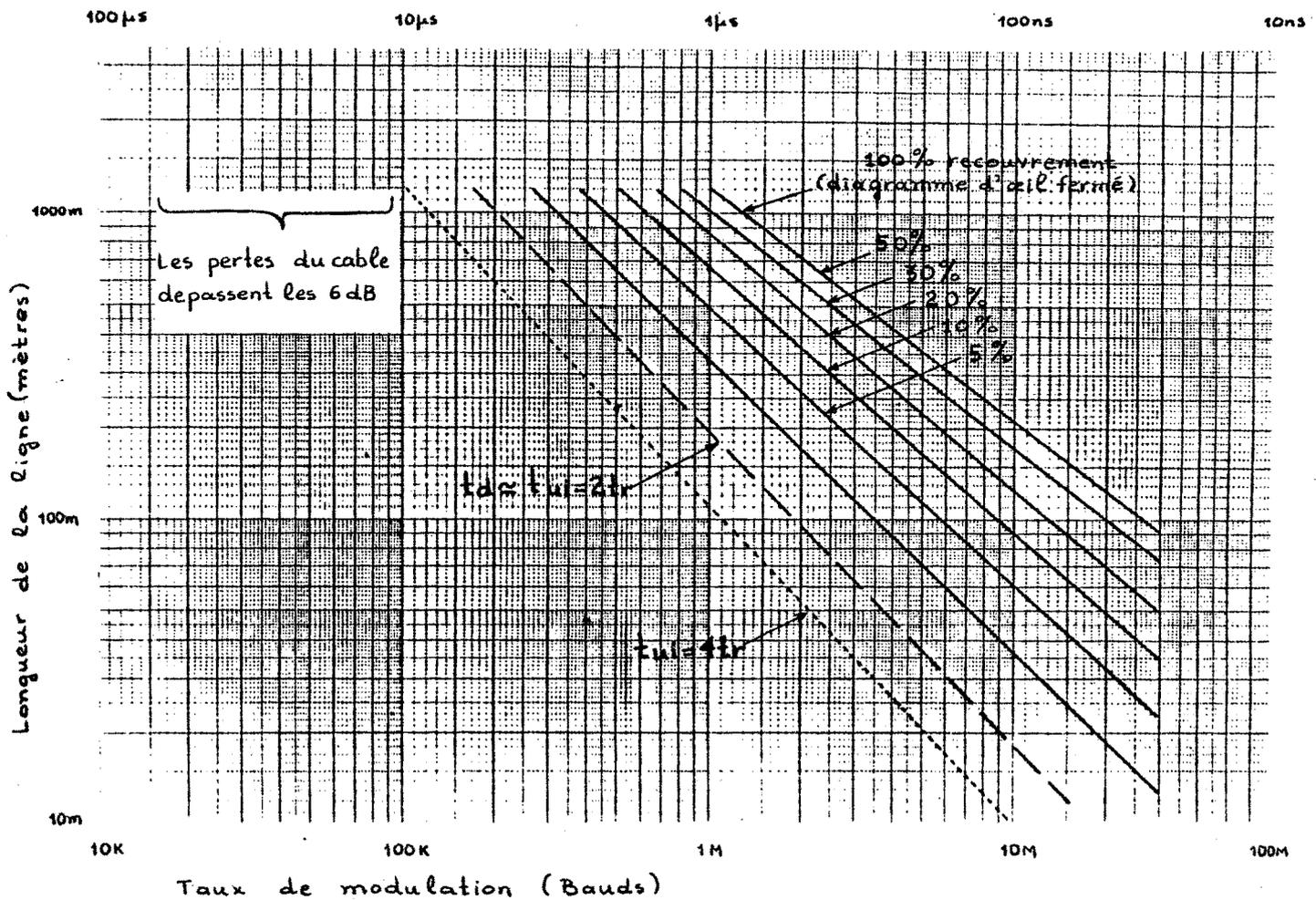
Plusieurs méthodes théoriques d'évaluation de la qualité du signal sur une ligne ont été proposées, mais les résultats sont difficilement exploitables. Pour cette raison la méthode généralement suivie pour évaluer la qualité du signal sur un câble donné en fonction de sa longueur et de la fréquence du signal est la mesure du pourcentage de recouvrement des bits. Cette méthode, appelée diagramme de l'oeil (fig. 3) consiste à transmettre une séquence aléatoire d'impulsions sur la ligne et de mesurer à l'aide d'un oscilloscope le pourcentage de recouvrement des impulsions.

Pour une bonne transmission il ne faut pas qu'il existe de recouvrement. Dans certains cas des faibles pourcentages de recouvrement sont admissibles. En général on peut considérer que la transmission sera bonne, si la durée de chaque impulsion est supérieure au double du temps de montée du signal sur la ligne.

Pour un câble donné on peut à partir des mesures sur le diagramme d'oeil, tracer des courbes représentant la qualité du signal en fonction de la longueur du câble et de la fréquence du signal. La figure 4 présente les courbes correspondantes à une paire torsadée 24 AWG de résistance caractéristique 96Ω . Le signal est NRZ. Cette ligne est bon marché et elle n'est pas spécialement fabriquée pour la transmission d'impulsions. Une paire torsadée de meilleure qualité peut donner des résultats beaucoup plus satisfaisants. Les câbles coaxiaux présentent une bande passante plus large, plus faible atténuation et plus grande uniformité de la valeur de la résistance caractéristique. L'utilisation des câbles destinés au signal de la télévision pour la transmission des signaux numériques donne des excellents résultats pour un prix réduit.

La transmission des données peut être effectuée soit sur un seul fil par niveaux de tension, soit sur deux fils en mode différentiel.

Durée de l' intervalle unitaire



Qualité du signal en fonction de la longueur de la ligne et du taux de modulation pour une paire torsadée de 24 AWG

t_d : temps de propagation unitaire = 5,67 ns/m

t_u : durée de l' intervalle unitaire

t_r : temps de montée du signal sur la ligne

figure 4.

Le premier mode est le plus simple. Son inconvénient est qu'il n'offre pas la possibilité de discriminer le signal transmis sur la ligne du bruit introduit par des sources telles que l'alimentation du système, les autres lignes qui se trouvent à l'environnement de la ligne de transmission, la différence de potentiel sur le conducteur de masse commune du système etc.

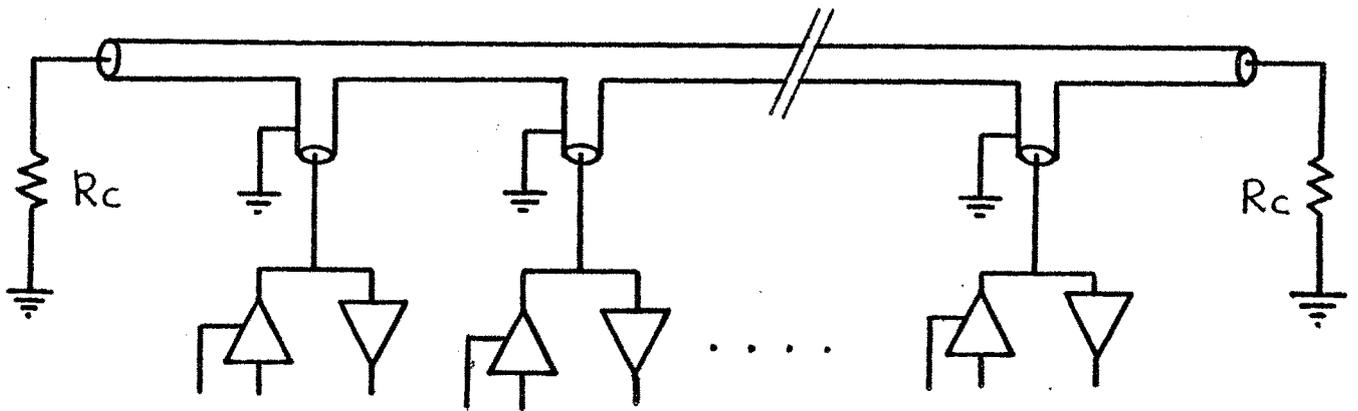
Pour éliminer ce désavantage plusieurs techniques sont utilisées, qui augmentent en général le coût du système. Citons par exemple l'utilisation des câbles coaxiaux des conducteurs de masse plus gros, pour réduire leur résistance, l'utilisation des émetteurs plus puissants pour augmenter le niveau du signal etc.

En général l'utilisation de ce mode de transmission peut donner des résultats satisfaisants pour des lignes de transmission de longueur inférieure à 150 m. Au-delà de cette longueur ou pour la transmission dans un environnement très bruyant, il est préférable d'utiliser la transmission en mode différentiel.

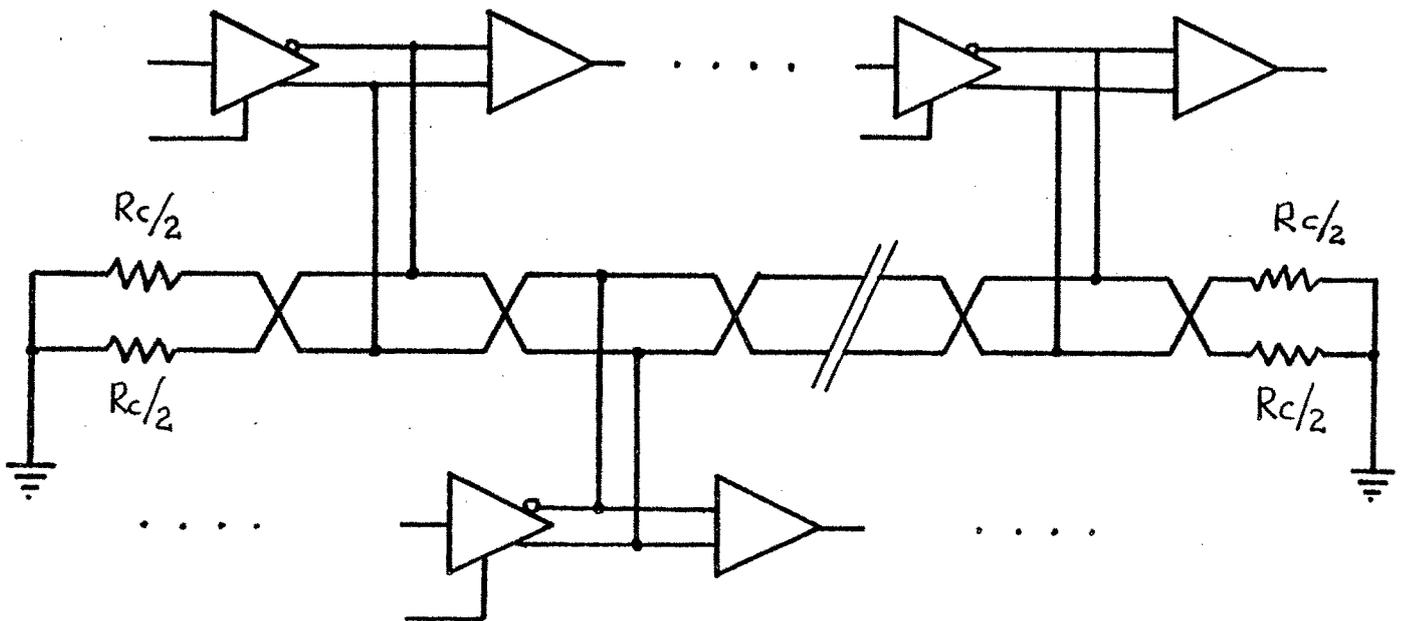
Un système de transmission différentielle est formé par deux émetteurs dont l'un produit toujours le signal complémentaire de l'autre, deux fils torsadés et un récepteur différentiel. Les émetteurs peuvent être soit des sources de courant soit des sources de tension. Le signal est présenté au récepteur comme la différence entre les niveaux de tension de deux fils. Le bruit induit sur les deux fils est le même. Les tensions de bruit présentées aux deux entrées du récepteur sont égales et par conséquent rejetées. La masse du système ne fait pas partie du circuit du signal.

La transmission différentielle a donc une excellente immunité au bruit. La longueur de la ligne n'est pratiquement limitée que par les pertes et le temps de montée du signal sur la ligne.

Un inconvénient du mode de transmission différentiel est que quand il est utilisé pour des liaisons multipoints où plusieurs émetteurs et récepteurs sont connectés sur la même ligne, des problèmes se



a. Transmission par ligne monofilaire (cable coaxial)



b. Transmission différentielle sur ligne torsadée.

figure 5.

posent lorsque plusieurs émetteurs fonctionnent simultanément.

Si les émetteurs sont des sources de courant les problèmes qui se posent sont :

- 1 - La tension sur la ligne est proportionnelle au nombre d'émetteurs qui sont en train d'émettre. Cela peut causer la surcharge des récepteurs.
- 2 - Les valeurs des tensions de deux fils de la ligne peuvent être : $V_1 < V_2$, $V_1 > V_2$ et $V_1 = V_2$. Par exemple si deux émetteurs essayent de positionner la ligne en même temps à deux états complémentaires la différence des tensions sur les deux lignes sera voisine de zéro. Dans la plupart des applications il est souhaité que l'état de la ligne prenne deux classes de valeurs discernables. Cela oblige de prévoir un mécanisme au niveau du récepteur capable d'associer l'état $V_1 = V_2$ à un des deux autres.

Si les émetteurs sont des sources de tension qui positionnent l'un fil à la tension V et l'autre à $-V$, le fonctionnement d'une ligne multipoint n'est pas possible parce que dans le cas où plusieurs émetteurs fonctionnent simultanément les valeurs de la tension aux différents points de la ligne ne sera pas la même.

Une solution consiste à utiliser les émetteurs sources de tension qui positionnent l'une ligne à un niveau V et en même temps s'isolent de l'autre . L'immunité au bruit d'un tel système est moins bonne mais des problèmes de surcharge ne se posent pas. En plus chaque émetteur peut détecter la présence d'un autre qu'il est en train d'émettre en même temps que lui : il suffit de détecter la présence d'un niveau de tension positif sur le fil duquel il est isolé.

En ce qui concerne les circuits d'émission et de réception utilisés, plusieurs limitations sont imposées, surtout dans le cas de la transmission multipoint. Ces limitations sont imposées par :

1. Le risque de désadaptation de la ligne
2. La sortance des émetteurs utilisées qui doit être suffisante pour conduire la ligne avec ses adaptations plus la charge que tous les au-

tres circuits connectés sur la ligne provoquent.

3. Le risque de surcharge dans le cas ou plusieurs émetteurs fonctionnent simultanément.

BIBLIOGRAPHIE

- (ABR) N. ABRAMSON. "The ALOHA system"
University of Hawaii. Tech. Rep. No. B 72-1
Jan. 1972.
- (ANC 1) F. ANCEAU. "Sécurité dans les systèmes complexes : applica-
tion aux autocommutateurs téléphoniques".
E.S.I.M.A.G. Rapport interne. Dec. 1976.
- (ANC 2) F. ANCEAU, B. COURTOIS, M. MARINESCU, P. NICOLOPOULOS,
A. OLAIWAN, J.F. PONS, A. ZAMBRANO. "Etude d'une commande
répartie à microprocesseurs pour auto-commutateurs télé-
phoniques"
Rapport contrat CNET n° 76 378 B ENSIMAG Mars 1979.
- (ANC 3) F. ANCEAU, B. COURTOIS, C. LECERF, M. MARINESCU, A. OLAIWAN,
J.F. PONS. "Projet d'architecture pour la commande d'un auto-
commutateur téléphonique".
International Switching Symposium. Paris, Mai 1979.
- (ANC 4) F. ANCEAU. "Mécanismes primitifs de synchronisation au niveau
matériel"
Symposium de systèmes d'exploitation
IRIA Oct. 1978.

- (AVI) A. AVIZIENIS. "Fault-Tolerance : The survival attribute of digital systems".
Proceedings of the IEEE. Vol 66, N° 10 Oct 1978.
- (BEC) BECKERS FONTANILLE "Logiciel de développement pour micro-
processeurs. Générateur d'Assembleur"
Note Interne Atelier Microinformatique IMAG, Mars 1978.
- (CLA) D. CLARK, K. POGGAN, D. REED. "An introduction to local
area networks
Proceedings of the IEEE Vol 66 N° 11 Nov. 1978
- (COU 1) B. COURTOIS. "Disponibilité de systèmes redondants périodi-
quement maintenus"
Rapport de recherche N° 148 ENSIMAG Janv 1979.
- (COU 2) B. COURTOIS. "Détection des pannes et disponibilité dans
les organes centraux d'un autocommutateur téléphonique à
structure répartie".
Rapport intermédiaire CNET. ENSIMAG. Avr. 1978.
- (COU 3) B. COURTOIS. "Some results about the efficiency of simple
mechanisms for the detection of microcomputer malfunctions".
9th Fault-Tolerant Computing Symposium Madison Wisconsin
June 1979.
- (COU 4) B. COURTOIS "Interaction fiabilité - sécurité - disponibi-
lité - maintenance".
Rapport de recherche N° 147 ENSIMAG Janv 1979.
- (DEG) B. DEGREDEL. "Communication et protocole dans une architec-
ture multi-microprocesseurs".
Thèse de docteur ingénieur. Université de Lille. Avr. 1977.
- (DON) R.A. DONNAN, J.R. KERSEY "Synchronous data link control :
a perspective".
IBM Systems Journal N° 2 1974.

- (DUT) D. DUTOIT "Bus de transfert universel entre périphériques et ordinateurs".
Recherche et développement - Systèmes logiques. Cahiers de la C.S.L. N° 6 Mars 1975.
- (EFC) EFCIS "Spécification du 6800 S"
Rapport Interne.
- (IBM) IBM "Synchronous data link control general information".
GA 27 - 3093 - 0 File GENL -09 IBM Systems Development Division. Publications center North Carolina 1974.
- (IEE) IEEE Instrumentation and Measurement Group, "IEEE Standard Digital Interface for Programmable Instrumentation" Standard 488 1975.
- (KAH) R.E. KAHN, S.A. GRONEMEYER, J. BURCHFIEL, R.C. KURNZELMAN "Advances in packet radio technology". Proceedings of the IEEE Vol 66 N° 11 Nov 1978.
- (LEC 1) C. LECERF "Rapport sur le projet ENSIMAG : Architecture d'un autocommutateur à structure répartie".
Rapport interne FTI/RCI/PLC/10 CNET Lannion Nov. 1977.
- (LEC 2) C. LECERF, Y. LEPETIT, A. VOMSCHIED "CANOPUS : présentation du projet, études envisagées."
Note technique CNET NT/RCI/PLC/7 Oct 1978.
- (LED) J. LEDERREY "Modes d'interconnexion entre unités digitales ou périphériques".
Recherche et développement - Systèmes logiques. Cahiers de la CSL N° 4 Juillet 1972.
- (MAR 1) M. MARINESCU "Mécanisme de communication par bus série pour des réseaux informatiques locaux".
Thèse de Doctorat de troisième cycle IMAG Sept. 1978.

- (MAR 2) M. MARINESCU, P. NICOLOPOULOS "Mécanisme de communication par bus série pour des réseaux informatiques locaux".
Congrès informatique AFCET Paris Nov 1978
- (MAR 3) M. MARINESCU, P. NICOLOPOULOS "Mécanisme de communication série pour les liaisons multipoint".
Rapport interne ENSIMAG Nov. 1977.
- (MET) R.M. METCALFE, D.R. BOGGS "ETHERNET : distributed packet switching for local computer networks".
Communications of the A.C.M. Vol 19 N° 7 Jul 1976
- (NIS) L.B. NISNEVITCH, E. STRASBOURGER "Decentralized priority control in data communication".
Second Symposium on Computer Architecture Houston, Janv. 1975.
- (NOG) G. NOGUEZ "Contrôleur de transmission par mono-fibre optique (PRT) "
Rapport Interne Institut de Programmation Université Paris VI 1977
- (PON 1) J.F. PONS, C. LECERF "Organisation multi-microprocesseur spécialisée : un autocommutateur téléphonique".
Congrès AFCET, Gif sur Yvette Nov. 1978.
- (PON 2) J.F. PONS "Contribution à l'étude d'une commande d'auto-commutateur à microprocesseurs".
Thèse de doctorat de 3ème cycle IMAG Juin 1979.
- (POU) G. POUJOLAT "The CORAIL building block system"
Eurqmicro Newsletter Oct. 1975.
- (PRE) E. PRESSON "Specification préliminaires du microprocesseur P 68."
Note interne SESCOSEM Oct. 1978.

- (SOM) SOMMER "COBUS a firmware controlled data transmission system."
Euromicro Symposium Venise Oct. 1976.
- (SCH) J.P. SCHOELLKOPF "Matériel d'Aide au Développement d'Applications Microprogrammées".
Rapport Interne ENSIMAG Mars 1978.
- (TRU) K.M. TRUE "The Interface Handbook, line drivers - receivers".
Fairchild semiconductor 1975.

Notices techniques.

- (MUT) M 6800 Microcomputer System design data
MOTOROLA 1976.
- (SIG 1) Microprocesseur bipolaire 8X300. Environnement et applications
SIGNETICS 1977.
- (SIG 2) Microprocesseur bipolaire 8X300 jeu d'instructions
SIGNETICS 1978.

AUTORISATION DE SOUTENANCE

VU les dispositions de l'article 3 de l'arrêté du 16 Avril 1974,

VU les rapports de présentation de Messieurs :

- F. ANCEAU, Professeur à l'Institut National
Polytechnique de GRENOBLE

- Ch. LECERF, Ingénieur C.N.E.T. - LANNION -

Monsieur Pantélis NICOLOPOULOS

est autorisé à présenter une thèse en soutenance pour l'obtention
du diplôme de DOCTEUR-INGENIEUR, spécialité "Génie Informatique".

Grenoble, le 5 Novembre 1979

Le Président de l'I.N.P.G.



Ph. TRAYNARD
Président

de l'Institut National Polytechnique