



HAL
open science

**Projet ACIME : analyse des circuits intégrés par
microscopie électronique (ACIME project: integrated
circuit analysis by electronic microscopy)**

Jacques Laurent

► **To cite this version:**

Jacques Laurent. Projet ACIME : analyse des circuits intégrés par microscopie électronique (ACIME project: integrated circuit analysis by electronic microscopy). Modélisation et simulation. Institut National Polytechnique de Grenoble - INPG, 1984. Français. NNT: . tel-00311762

HAL Id: tel-00311762

<https://theses.hal.science/tel-00311762>

Submitted on 21 Aug 2008

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THESE

présentée à
L'INSTITUT NATIONAL POLYTECHNIQUE de GRENOBLE

en vue d'obtenir le grade de
DOCTEUR de l' I.N.P-G
Spécialité INFORMATIQUE

par :

LAURENT Jacques

**

Projet ACIME :

Analyse des Circuits Intégrés
par Microscopie Electronique

Soutenue le 22-10-1984 devant la commission d'examen :

Monsieur **BOLLIET Louis** **PRESIDENT**
Messieurs **ANCEAU François,**
 COURTOIS Bernard,
 GENTIL Pierre,
 LARDY Jean-Louis **EXAMINATEURS**

INSTITUT NATIONAL POLYTECHNIQUE DE GRENOBLE

Président: Daniel BLOCH
Vice-Présidents: René CARRE
Hervé CHERADAME
Jean-Pierre LONGQUEUE

Année universitaire 1983-1984

Professeurs des Universités

E.N.S.E.E.G.

BONNETAIN	Lucien	PARIAUD	Jean-Charles
BONNIER	Etienne	RAMEAU	Jean-Jacques
DURAND	François	SOHM	Jean-Claude
GUYOT	Pierre	SOUQUET	Jean-Louis
LOUCHET	François		

E.N.S.E.R.G.

BARIBAUD	Michel	GENTY	Pierre
BLIMAN	Samuel	GUERIN	Bernard
BUYLE BODIN	Maurice	POUPOT	Christian
CHENEVIER	Pierre	SERMET	Pierre
COHEN	Joseph	ZADWORNY	François
COUMES	André		

E.N.S.I.E.G.

BARRAUD	Alain	JAUSSAUD	Pierre
BAUDELET	Bernard	JOUBERT	Jean-Claude
BESSON	Jean	JOURDAIN	Geneviève
BLOCH	Daniel	LACOUME	Jean-Louis
BRISSONNEAU	Pierre	LONGQUEUE	Jean-Pierre
CAVAIGNAC	Jean-François	MASSELOT	Christian
CHARTIER	Germain	MORET	Roger
CHERUY	Arlette	PAUTHENET	René
DURAND	Jean-Louis	PERRET	René
FELICI	Noël	PERRET	Robert
FOULARD	Claude	POLOUJADOFF	Michel
GAUBERT	Claude	SABONNADIÈRE	Jean-Claude
IVANES	Marcel	SCHLENKER	Claire
JALINIER	Jean-Michel	SCHLENKER	Michel

E.N.S.H.G.

BOIS	Philippe	LESPINARD	Georges
BOUVARD	Maurice	MOREAU	René
LESIEUR	Marcel	PIAU	Jean-Michel

E.N.S.I.M.R.G.

ANCEAU	François	MOSSIERE	Jacques
FONLUPT	Jean	ROBERT	François
LATOMBE	Jean-Claude	SAUCIER	Gabrielle
MAZARE	Guy	VEILLON	Gérard

U.E.R.M.C.P.P.

CHERADAME	Hervé	RENAUD	Maurice
CHIAVERINA	Jean	ROBERT	André
GANDINI	Alessandro	SILVY	Jacques

Professeurs Associés

BLACKWELDER	Ronald	ENSHG
HAYASHI	Hirashi	ENSIEG
PURDY	Gary	ENSEEG

Professeurs à l'Université des Sciences Sociales

BOLLIET	Louis
CHATELIN	Françoise

Chercheurs du C.N.R.S.

Directeurs de recherche :

FRUCHARD	Robert
JORRAND	Philippe
VACHAUD	Georges

Maître de recherche :

ALLIBERT	Michel	JOURD	Jean-Charles
ANSARA	Ibrahim	KAMARINOS	Georges
ARMAND	Michel	KLEITZ	Michel
BINDER	Gilbert	LANDAU	Ioan-Dore
BORNARD	Guy	LASJAUNIAS	Jean-Claude
CARRE	René	MERMET	Jean
DAVID	René	MUNIER	Jacques
DESPORTES	Jacques	PIAU	Monique
DRIOLE	Jean	PORTESEIL	Jean-Louis
GIGNOUX	Damien	THOLENCE	Jean-Louis
GIVORD	Dominique	VERDILLON	André
GUELIN	Pierre	SUERY	Michel
HOPFINGER	Emile		

Personnalités habilitées à diriger des travaux de recherche :

E.N.S.E.E.G.

ALLIBERT	Colette	HAMMOU	Abdelkader
BERNARD	Claude	MALMEJAC	Yves (CENG)
BONNET	Roland	MARTIN GARIN	Régina
CAILLET	Marcel	NGUYEN TRUONG	Bernadette
CHATILLON	Catherine	RAVAINE	Denis
CHATILLON	Christian	SAINFORT	(CENG)
COULON	Michel	SARRAZIN	Pierre
DIARD	Jean-Paul	SIMON	Jean-Paul
EUSTATHOPOULOS	Nicolas	TOUZAIN	Philippe
FOSTER	Panayotis	URBAIN	Georges (ODEILLO)
GALERIE	Alain		

E.N.S.E.R.G.

BARIBAUD	Michel	DOLMAZON	Jean-Marc
BOREL	Joseph	HERAULT	Jeanny
CHOVET	Alain	MONLLOR	Christian
CHEHIKIAN	Alain		

E.N.S.I.E.G.

BORNARD	Guy	LEJEUNE	Gérard
DESCHIZEAUX	Pierre	MAZUER	Jean
GLANGEAUD	François	PERARD	Jacques
KOFMAN	Walter	REINISCH	Raymond

E.N.S.H.G.

ALEMANY	Antoine	OBLED	Charles
BOIS	Daniel	ROWE	Alain
DARVE	Félix	VAUCLIN	Michel
MICHEL	Jean-Marie	WACK	Bernard

E.N.S.I.M.R.G.

BERT	Didier	DELLA DORA	Jean
CALMET	Jacques	FONLUPT	Jean
COURTIN	Jacques	SIFAKIS	Joseph
COURTOIS	Bernard		

U.E.R.M.C.P.P.

CHARUEL	Robert
---------	--------

C.E.N.G.

CADET	Jean	NIFENECKER	Hervé
COEURE	Philippe (LETI)	PERROUD	Paul
DELHAYE	Jean-Marc (STT)	PEUZIN	Jean-Claude (LETI)
DUPUY	Michel (LETI)	TAIEB	Maurice
JOUVE	Hubert (LETI)	VINCENDON	Marc
NICOLAU	Yvan (LETI)		

Laboratoires extérieurs :**C.N.E.T.**

DEMOULIN	Eric	MERCKEL	Gérard
DEVINE		PAULEAU	Yves
GERBER	Roland		

I.N.S.f. Lyon

GAUBERT

ECOLE NATIONALE SUPERIEURE DES MINES DE SAINT-ETIENNE

Directeur : M. M. MERMET
Directeur des Etudes et de la formation : M. J. LEVASSEUR
Directeur des Recherches : M. J. LEVY
Secrétaire Général : Mlle M. CLERGUE

Professeurs

COINDE	Alexandre	MATHON	Albert
FORMERY	Philippe	PERRIN	Michel
GOUX	Claude	RIEU	Jean
HABIB	Michel	SOUSTELLE	Michel
LEVY	Jacques	TOUCHARD	Bernard
LOWYS	Jean-Pierre	VERCHERY	Georges

Chercheurs du C.N.R.S.

Directeur de recherche :

LESBATS Pierre

Maîtres de recherche :

BISCONDI	Michel	LANCELOT	François
DAVOINE	Philippe	LE COZE	Jean
FOURDEUX	Angeline	THEVENOT	François
KOBYLANSKI	André	TRAN MINH	Canh
LALAUZE	René		

Personnalités habilitées à diriger des travaux de recherche :

DRIVER	Julian	THOMAS	Gérard
GUILHOT	Bernard		

Professeur à l'UER de Sciences de Saint-Etienne

VERGNAUD Jean-Maurice

Je tiens à remercier,

M L.BOLLIET Professeur à l'Université de Grenoble II
qui a bien voulu me faire l'honneur de présider le Jury de
cette thèse.

M F.ANCEAU Professeur à l'Institut National Polytechnique de
Grenoble qui est à l'origine du projet. Je le remercie
particulièrement pour la confiance qu'il m'a accordée.

M B.COURTOIS Chargé de Recherches au CNRS
qui assume la direction du projet et a étendu les
objectifs vers l'étude de l'ensemble des cas d'applications
de l'outil.

M J.L.LARDY du CNET/CNS qui a bien voulu juger ce travail et
participer au jury de cette thèse.

M P.GENTY Directeur du Centre Interuniversitaire de Micro
Electronique de Grenoble pour son soutien et sa
participation au jury de cette thèse.

M J.P.SCHOELLKOPF pour la formation, les précieux conseils et
les encouragements qu'il n'a cessé de me dispenser avec
beaucoup de patience.

MM R.MOLINS & J.GARDEN du CMTC-INPG qui nous ont accueillis
avec sympathie et guidés avec compétence dans le
domaine de la Microscopie Electronique.

MM B.BRETAGNOLLE, P.JUTIER & Me C.RUBAT DU MERAC
pour leur large contribution en analyse d'images.

M G.BAILLE et tous les participants au projet, notamment
M L.BERGHER, dont les actions concourent à la réussite
d'ACIME.

Me C.CHALAND qui a assuré la dactylographie de ce texte avec
tant de gentillesse.

Le Projet ACIME

Analyse des Circuits Intégrés par Microscopie Electronique à balayage

**est développé et réalisé au sein de l'Equipe de Recherche
en Architecture des Ordinateurs du Laboratoire TIM3,
Institut IMAG,**

**avec la participation du G.I.S. Mini & Micro Informatique
du C.N.R.S.**

RESUME :

L'accroissement du taux d'intégration dans les Circuits Intégrés conduit à rechercher des outils de test et d'analyse capables de prendre en compte cette évolution.

Les possibilités d'observabilité offertes par la microscopie électronique à balayage en contraste de potentiel sont une réponse à cette recherche.

Un tel outil est présenté dans cette thèse par :

- . son organisation,*
- . les principes et conditions d'observabilité,*
- . les méthodes d'observation,*
- . les modes de traitement.*

Les principales applications sont :

- . la mise au point de circuits prototypes,*
- . l'analyse de défaillances,*
- . le contrôle de qualité,*
- . la recherche de fonctionnements limites,*
- . la restructuration.*

Certaines de ces applications sont rapidement abordées, l'accent étant mis sur celles faisant l'objet d'études. L'outil prototype utilisé est décrit. La nécessité du développement de méthodologies d'utilisation est argumentée.

Mots Clés :

*C.I., ULSI, TEST, MEB,
Analyse de défaillances,
Inspection automatique,
Validation de prototypes.*

SOMMAIRE

I. INTRODUCTION	
I.1. Motivations	5
I.1.1. Prototypes	6
I.1.2. Circuits défailants	7
I.2. Evolution	9
I.3. Cadre d'application	11
I.3.1. Coordination	11
I.3.2. Nouvelles habitudes	12
I.4. Le projet ACIME	12
II. LE MEB, INSTRUMENT D'OBSERVABILITE DU FONCTIONNEMENT DES CIRCUITS INTEGRES	
II.1. Introduction	13
II.2. Principe général du MEB	14
II.3. Contraste de potentiel	18
II.4. Les effets de la sonde électronique	20
II.4.1. Les problèmes liés à la sonde	20
II.4.2. Les imperfections	23
II.4.3. Les inconvénients de l'instrument	25
II.4.4. Les avantages et solutions	27
II.4.5. Résumé des contraintes	30
III. UTILISATION DE LA SONDE ELECTRONIQUE	
III.1. Introduction	31
III.2. Problèmes et solutions liés à l'observation	32
III.2.1. Stroboscopie sur faisceau	32
III.2.2. Saisie synchrone	34
III.2.3. Localisation	35
III.2.4. Zoom informatique	43
III.3. Les méthodes d'observation	44
III.3.1. Définition	44
III.3.2. Terminologie	45
III.3.3. Modes de traitement	46
III.3.4. Méthodes d'observation	47
III.3.4.1. Examens préliminaires	47
III.3.4.2. Vecteur modulé	47
III.3.4.3. Etats stables	48
III.3.4.4. Codage	49
III.3.4.5. Séquentiel synchrone	50
III.3.4.6. Analyseur logique	51
III.3.5. Conclusions sur les méthodes	53

III.4. Les mesures électriques	54
III.4.1. Propagation	54
III.4.2. Valeur du potentiel d'un point	55
III.4.3. Forme d'onde	55
III.5. Contrôlabilité	58
III.6. Récapitulation	61
IV. DEFINITION D'UN OUTIL DE MICROANALYSE DE ULSI	
IV.1. Conception structurelle	65
IV.1.1. Maître d'oeuvre	65
IV.1.2. Méthode de conception	65
IV.1.3. Décomposition fonctionnelle	66
IV.1.4. Architecture de l'outil	68
IV.2. Caractéristiques des principaux organes	70
IV.2.1. Conditionnement	70
IV.2.2. Le MEB et ses commandes	73
IV.2.3. SAISIE et prétraitement	77
IV.2.4. STI : Système de Traitement Informatique	80
IV.3. Conclusion	82
V. LES APPLICATIONS GENERALES DE L'OUTIL	
V.1. Introduction	83
V.2. Les applications	84
V.2.1. Caractérisation	86
V.2.2. Inspection	86
V.2.3. Mise au point de prototypes	89
V.2.4. Analyse de défaillances	93
V.2.5. Fonctionnements limites	97
V.2.6. Récapitulation	98
VI. CONCLUSION	99
VII. REFERENCES	101

GLOSSAIRE DES ABREVIATIONS, SYMBOLES ET NOTATIONS UTILISES

ABREVIATIONS :

MEB	Microscope Electronique à Balayage
E.S.	Electrons Secondaires
E.R.	Electrons Rétrodiffusés
E.P.	Electrons Primaires
CI (L)	Circuits Intégrés (Logiques)
MOS	Métal Oxyde Semiconducteur
VLSI	Very Large Scale Integration
STI	Système de Traitement Informatique
CAO	Conception Assistée par Ordinateur
MD	Masques Description
CRC	Chaîne de fabrication : Conception, Réalisation, Contrôle
VRD	Vérification des Règles de Dessin
SUC	Selective Voltage Contrast
PDOC	Phase Dependent Voltage Contrast

SYMBOLES :

V	Volts
eV	Electron-volt
Pa	Pascal (10 dyn/cm ²)
°K	Kelvin (0°K = -273°C)
Au	Or
Pd	Palladium
LaB₆	Hexaborure de Lantane

NOTATIONS :

E₀	Energie des électrons primaires
I_b	Courant de sonde électronique
B	Rendement moyen d'émission secondaire
n_s	nombre d'électrons secondaires émis
n_p	nombre d'électrons primaires
W_d	distance de travail (Working distance)
C_s	Coefficient d'aberration sphérique
C_c	Coefficient d'aberration chromatique
f_s	Rayon du cercle de moindre confusion de la sonde
f_c	Rayon du cercle d'élargissement
e_i	Energie de création des paires électron-trou
N_p	Nombre de paires d'électron-trou créés
C	Contraste mesurable entre deux niveaux de gris
M	Nombre de niveaux de gris dans une image
n min	le plus bas niveau de gris
n max	le plus haut niveau de gris
N_L	nombre de lignes dans une image
N_{Pi}	nombre de points dans une ligne
n_i	numéro d'un point dans une ligne
x_i	coordonnée de n _i dans le fichier MD
@n_i	adresse de n _i (x _i) en mémoire d'image
m_j	numéro de ligne dans une image
y_j	coordonnée de m _j dans le fichier MD
@y_j	adresse de m _j (y _j) en mémoire d'image
F_H	Fréquence d'horloge pilote du circuit
T_H	Temps de cycle de F _H
F_T	Fréquence de commutation des vecteurs d'entrée
F_M	Fréquence de pulsation du faisceau
T_P	Temps de pulse d'activation de la sonde
F_E	Fréquence d'échantillonnage
T_E	Temps minimum d'échantillonnage
R	Retard par décalage de phase de deux horloges synchrones
F_R	Fréquence de répétition de modulation du retard
◇R	Amplitude de modulation de valeur du retard (R)
E_i	Variable d'état du vecteur d'entrée
I_i	Variable d'instruction d'entrée
P_i	Point image MEB
P_e	P _i échantillonné (pixel)
P_c	Point circuit dans MD (motif élémentaire)
a	Dimension du plus petit côté de P _c
S	Nombre de P _e par valeur de a
L	Dimension du plus grand côté du C _I
l	Partition d'une image en "l" lignes
p	Partition d'une image en "p" parties

ACIME

I - INTRODUCTION

I) INTRODUCTION

I.1 MOTIVATIONS

Pour une machine informatique en logique câblée, l'observabilité du fonctionnement va du niveau global (contrôle du cahier des charges) jusqu'aux composants physiques de base. Toutes les fonctions, mêmes élémentaires, sont alors vérifiables.

Lorsqu'un composant constitue en lui-même une "machine", les mêmes niveaux de vérification devraient être possibles, ce qui est particulièrement difficile lorsque l'observabilité des fonctions internes n'est accessible qu'au travers des quelques broches de connexion externes. De ce fait, la plupart des fonctions élémentaires internes d'un circuit complexe ne sont pas observables facilement.

Il manque aujourd'hui un (ou des) outil(s) adapté(s) à l'échelle micronique de la technologie des composants VLSI (figure 1). La capacité d'un tel outil pour l'analyse du comportement des circuits, se doit de couvrir les examens :

. **EXTERNES** : ceux qui portent sur les réponses du circuit : réponses observables au niveau de ses broches (pattes) de liaisons externes ;

. **INTERNES** : par investigation des états logiques et électriques, observables au niveau des composants internes (transistors et connexions), en vue de localiser les causes d'un mauvais fonctionnement qui peut avoir pour origine :

- une erreur de conception,
- un défaut de fabrication,
- une défaillance en cours d'exploitation.

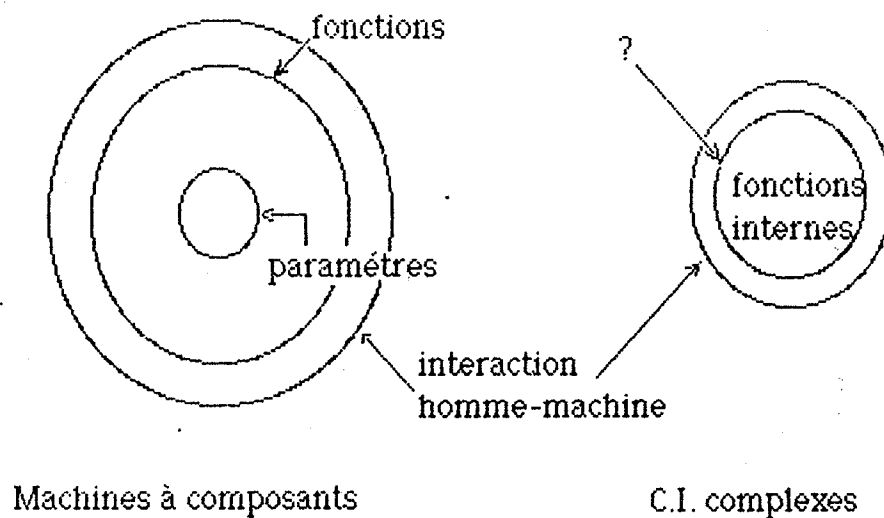


Figure 1 : Glissement des niveaux possibles de contrôle sur un système

1.1.1. Circuits prototypes

Il est possible de concevoir des composants complexes grâce à une approche méthodique et progressive, par l'assemblage de macrostructures évaluées par ailleurs et utilisant des cellules de base préalablement mises au point (cellules précaractérisées, par exemple).

L'avantage de cette méthode est surtout le bon niveau de sécurité de conception. Cependant cette procédure, compte tenu des conditions de fabrication, est longue, coûteuse et rend difficile :

- . l'introduction de nouvelles architectures qui n'utiliseraient pas des structures déjà mises au point ;
- . la mise en œuvre de nouveaux principes fonctionnels.

Pour maîtriser les prototypes, de nouveaux instruments ont été créés : testeurs "lourds", émulateurs, outils de développement, etc .. qui permettent des examens très complets sur les réponses fonctionnelles de ces "composants machines" . Cependant, la vérification des fonctions internes reste de plus en plus difficile.

Or, le niveau de mise au point des prototypes est important, car si la qualité des composants dépend certes d'une bonne fabrication, elle repose avant tout sur une conception logique et électrique sûre, c'est-à-dire, parfaitement vérifiée lors de la validation.

Dans ce but, concepteurs et fabricants multiplient les contrôles à toutes les étapes :

- . simulation logique et électrique,
- . extraction de schémas électriques,
- . vérification des règles de dessins,
- . etc .. jusqu'au testeur en fin de chaîne, ordinateur spécialisé dans sa fonction.

Cependant, toutes ces mesures, pour nécessaires qu'elles soient, ne sont pas suffisantes pour détecter toutes les erreurs. Il apparaît que l'instrumentation de test classique sur les circuits complexes est inadaptée parce qu'elle ne permet pas de vérifier facilement le comportement de tous les composants internes.

La solution qui reste envisageable, lorsque les dimensions le permettent, est l'utilisation des "machines à pointes" avec lesquelles il est possible de relever les valeurs du potentiel de certaines connexions sur une "puce". Malheureusement pour les VLSI, la finesse de la technologie ne permet d'utiliser cet appareillage que si des zones spécialement prévues à cet usage sont implantées lors de la conception. Des problèmes apparaissent alors avec le choix du placement des points d'observation et la perte de surface utile qui en résulte.

Par ailleurs, et malgré leurs micro-manipulateurs, ces appareils restent peu maniables ce qui rend les mesures difficiles avec un fort risque d'endommager le circuit par une fausse manœuvre. De plus le nombre de pointes étant limité (trois ou quatre à la fois), l'étude de nombreux points est très longue, entraînant un risque d'erreur important. Enfin, les pointes perturbent le fonctionnement même du circuit par l'introduction de capacités parasites limitant ainsi les mesures électriques.

1.1.2. Circuits défaillants

Après commercialisation, un circuit exempt d'erreurs de conception ou de défauts de fabrication peut cependant être le siège de défaillances en cours de vie utile.

L'essentiel des préoccupations d'un utilisateur étant de déterminer si un circuit fonctionne pour une utilisation et des conditions précises, il peut :

- . souhaiter procéder à une investigation dans le but de connaître son circuit,
- . se limiter à détecter l'occurrence des défauts.

Par contre, un fabricant se doit de mener une analyse systématique pour couvrir toutes les fonctions dans tous les cas potentiels d'utilisation [JUL 82].

Pour déterminer l'origine des imperfections détectées en cours d'utilisation, le recours à un spécialiste, l'Homme du test, est indispensable. Dans ce cas, comme pour un prototype, le principal obstacle à l'analyse de défaillances est le degré d'intégration qui rend difficile la vérification des fonctions internes par le seul biais des connexions externes.

Il apparaît clairement que l'échelle micronique des réalisations implique, ici également, un niveau supplémentaire d'analyse permettant d'examiner les circuits à haute complexité dans les buts de :

- . soulager les opérations d'analyse externe,
- . abaisser le coût global du test,
- . accroître l'efficacité des analyses.

La difficulté est immédiate : définir et mettre au point un nouvel outil d'investigation permettant la micro-analyse des VLSI.

Le but du projet ACIME, précisé dans ce qui suit, est donc de réduire cette difficulté sans oublier de définir les conditions d'utilisation et d'application.

1.2. EVOLUTION

L'absence d'instrumentation à la hauteur des besoins nécessaires pour une analyse fine, est donc durement ressentie pour les applications principales que sont la validation des prototypes et l'analyse de défaillance des VLSI (figure 2).

Le besoin étant exprimé et les limites des méthodes actuelles (l'analyse externe) étant connues, diverses techniques sont étudiées pour tenter de résoudre le problème de l'investigation du fonctionnement interne des circuits complexes (analyse interne).

Les machines à pointes étant devenues inopérantes, les principales techniques envisageables sont : l'observabilité par cristaux liquides, la microscopie acoustique, ou encore les dispositifs de faisceaux laser à balayage.

Mais ces techniques ne sont pas encore opérationnelles et seule l'utilisation d'une sonde électronique dans un Microscope Electronique à Balayage (MEB) apparaît aujourd'hui comme une alternative exploitable.

Néanmoins, si le MEB en contraste de potentiel peut résoudre le problème de l'observabilité du comportement interne des circuits intégrés, le contenu de sa mise en œuvre et de son exploitation dans diverses applications doit être précisé.

De fait, la masse des informations fournies par l'instrument doit être manipulée et il est clair que seule l'assistance d'un système informatique approprié permettra de tirer le meilleur parti des possibilités offertes par la microscopie électronique.

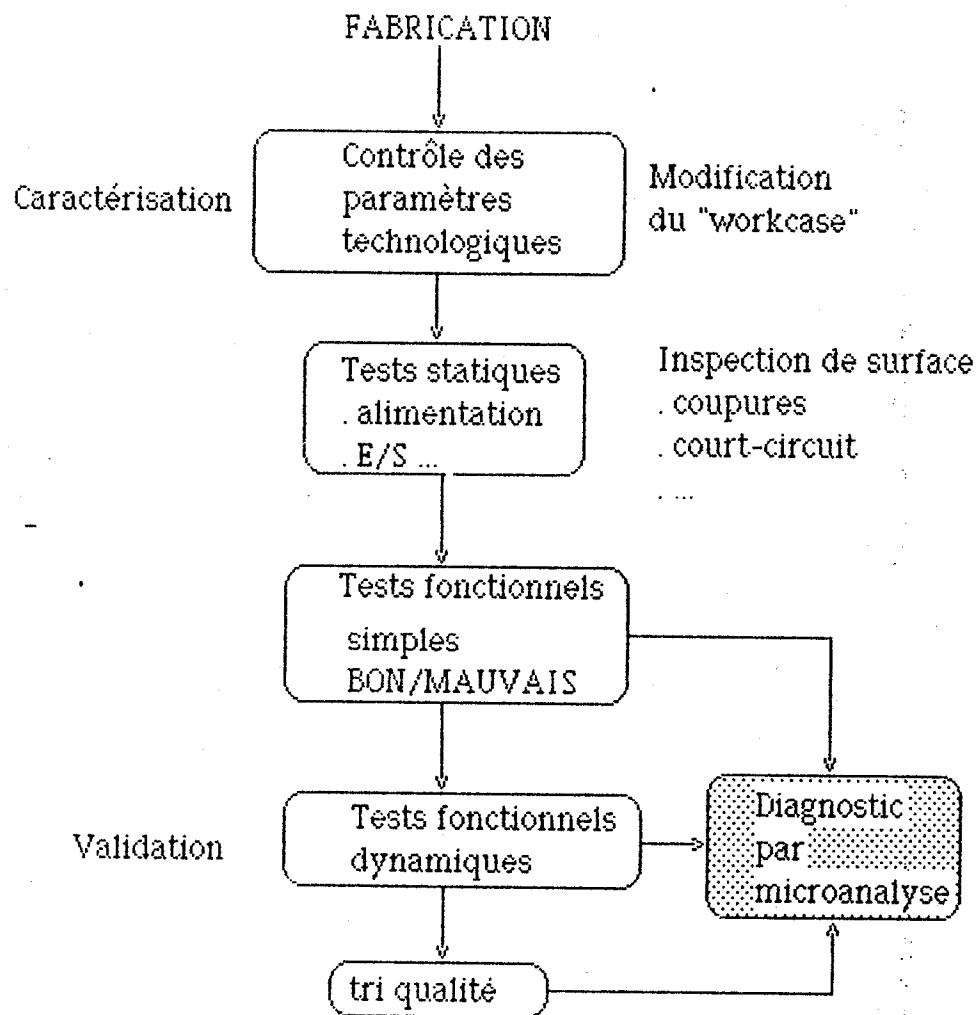


Figure 2 : Processus (simplifié) vers la microanalyse

1.3. CADRE D'APPLICATION

En analyse de défaillances, si les nouvelles possibilités obtenues avec l'outil doivent modifier les méthodes de test classiques, celles-ci n'en restent pas moins très utiles et le recours à une analyse fine (micro-analyse) ne doit avoir lieu que lorsque les examens globaux (macro-analyse), notamment par analyse externe, apparaissent insuffisants.

Le réflexe de l'analyste non averti est souvent de faire appel, en premier lieu, à l'appareillage le plus sophistiqué. La conséquence peut se résumer par :

- . un taux anormal d'occupation pour un appareillage coûteux,
- . l'absence de résultats de macro-analyse aptes à guider les analyses plus fines et évitant une recherche anarchique, longue, coûteuse et le plus souvent infructueuse,
- . le risque d'une interprétation erronée des informations : l'étude du comportement d'un élément n'étant juste que s'il est considéré relativement à son environnement et replacé dans un contexte global.

Pour les prototypes, à la notion de test est substituée celle de la validation. L'instrument d'observabilité que constitue le MEB (relié aux outils de CAO) constitue alors un outil particulièrement bien adapté pour la mise au point des circuits à haute densité d'intégration.

1.3.1. Coordination

Il est rare qu'une analyse soit concluante sur un seul examen ; le résultat final sera donc obtenu par une approche progressive qui, à chaque étape, demande de préciser la description et le but des examens envisagés. La description dépend directement des informations recueillies aux étapes précédentes. De l'intérêt du but seront définis le niveau de résolution des examens et les outils à mettre en œuvre pour les réaliser. Or, l'analyse est le domaine d'un spécialiste, l'homme du test, alors que les résultats intéressent concepteurs, fabricants, ou encore utilisateurs.

Dans un souci d'efficacité, les intéressés devront donc être informés des possibilités offertes. Ils établissent alors un dossier d'analyse. C'est le cas notamment du concepteur qui, s'il tient compte des contraintes de la technologie, doit savoir que le niveau de validation de son prototype dépendra des informations qu'il apportera : architecture, structure, description, fonctionnement, tables de vérité des points stratégiques, résultats de simulations, etc ..

De fait, et jusqu'à présent, le manque de concertation entre les différentes parties concernées a conduit à un décalage entre la disponibilité de nouveaux circuits et l'apparition d'outils de test pour les évaluer.

Le facteur déclenchant une demande d'analyse de défaillances est en principe la constatation d'une erreur fonctionnelle indiquant la présence d'un défaut. Dans ce cas :

. il est envisageable de prendre pour hypothèse de base qu'il est possible de replacer le circuit sous test dans un état rendant le(les) fautif(s) observable(s) ;

. il apparaît indispensable de disposer des résultats des examens précédents.

1.3.2. Nouvelles habitudes

Avec l'apparition d'une nouvelle instrumentation, des méthodes spécifiques d'analyse sont développées et l'application des nouvelles procédures doit modifier les habitudes : par exemple, il devient inutile d'alourdir l'analyse externe pour localiser un défaut interne sachant que d'autres examens le permettent beaucoup plus simplement, plus rapidement et donc à moindre coût.

1.4. LE PROJET ACIME

C'est à partir des observations rapportées précédemment qu'une étude de faisabilité a été menée. Les résultats de cette étude définissent le cadre d'application d'une méthodologie en micro-analyse de VLSI. Cette méthodologie concerne :

- . la définition de l'outil par :
 - ses conditions d'exploitation,
 - les techniques utilisables,
 - les méthodes d'observation,
 - le traitement du signal,
 - les méthodes d'analyse,
- . les applications possibles avec les :
 - conditions,
 - niveaux d'intervention,
 - procédures à utiliser.

II - Le MEB :

**Instrument d'observabilité
du fonctionnement interne
des circuits intégrés.**

II) LE MEB : INSTRUMENT D'OBSERVABILITE DU FONCTIONNEMENT INTERNE DES CIRCUITS INTEGRES

II.1. INTRODUCTION

Pour un circuit de 40, 64 broches (ou plus) d'entrées-sorties, étudier tous les cas de configurations possibles n'est ni simple ni rapide (même pour un circuit combinatoire). Mais que dire du problème de trouver un transistor en panne sur une puce qui en contient 500000 aujourd'hui, un million demain?

En première approche, il semble bien que l'analyse du fonctionnement interne d'un circuit VLSI soit d'une complexité proche de celle du circuit lui-même.

Cette analyse, qui demande de régler le délicat problème de l'observabilité, est liée aux résultats d'examens précédents et son efficacité dépendra en premier lieu de la puissance de traitement des informations disponibles. Ainsi, si l'instrument (le MEB) nécessaire à l'observation doit être adapté à cette application, c'est surtout dans l'idée du traitement des informations recueillies.

Cette partie est donc consacrée à l'observabilité par une sonde électronique en microscopie à balayage. Il est montré que cet instrument fournit une image de contrastes de potentiels à la surface du circuit à examiner. Cependant, il est bien connu qu'une image peut n'être qu'un "trompe l'oeil" si son origine n'est pas très bien cernée. En conséquence, il convient tout d'abord de démonter les mécanismes et les effets qui conduisent à la génération et influencent l'image contenant les informations à traiter.

11.2. LE PRINCIPE GENERAL DU MEB

En 1938, M. VON ARDENNE publiait un article sur la construction d'un Microscopie Electronique à Balayage. Le MEB a pris forme durant la seconde guerre mondiale (figure 3) [PHI 78] et a été développé par la suite en vue de diverses applications.

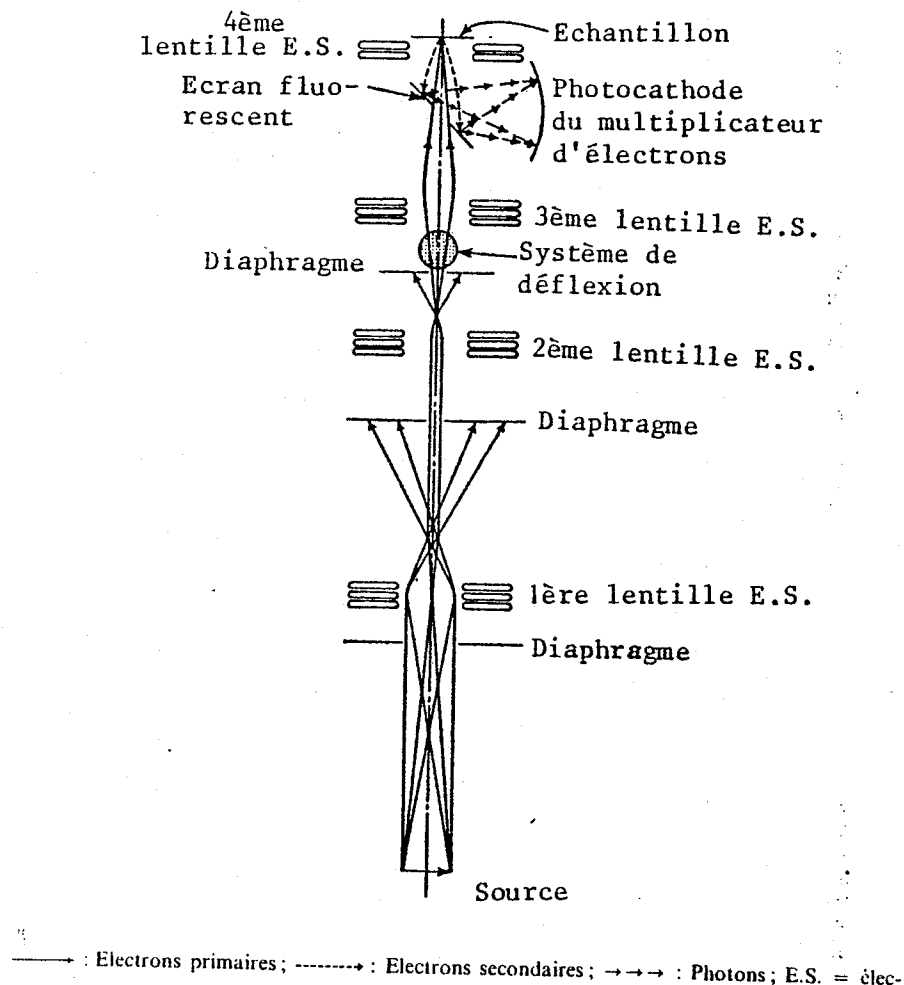


Figure 3 : Le MEB de Zworykin, Hillier et Snyder (1942).

La sonde électronique est définie comme étant "l'image réduite d'une source réelle ou virtuelle d'électrons : le cross-over, formé au voisinage d'une cathode émettrice" (figure 4) [FON 78]. Le courant d'émission est contrôlé par une cage cylindrique: le WEHNELT (W). Avant d'être accélérés par l'anode les électrons, émis en divers points du filament, passent par une surface commune d'aire minimale: le cross-over qui représente donc la surface commune de passage des pinces d'électrons émis par la cathode (C) et attirés par l'anode (A). Plusieurs lentilles forment l'image réduite du cross-over sur l'échantillon (Ls). Quatre bobines (B) de déflexion, perpendiculaires deux à deux, contrôlent le balayage sur l'échantillon en x et y .

Canon: cathode(C), Wehnelt(W), Anode(A); lentilles(L1,L2,L3), diaphragme(\emptyset), générateur et bobines de balayage(B), écran de visualisation(O.C.), amplificateur(G), détecteurs (E.R., E.S., C.E.).

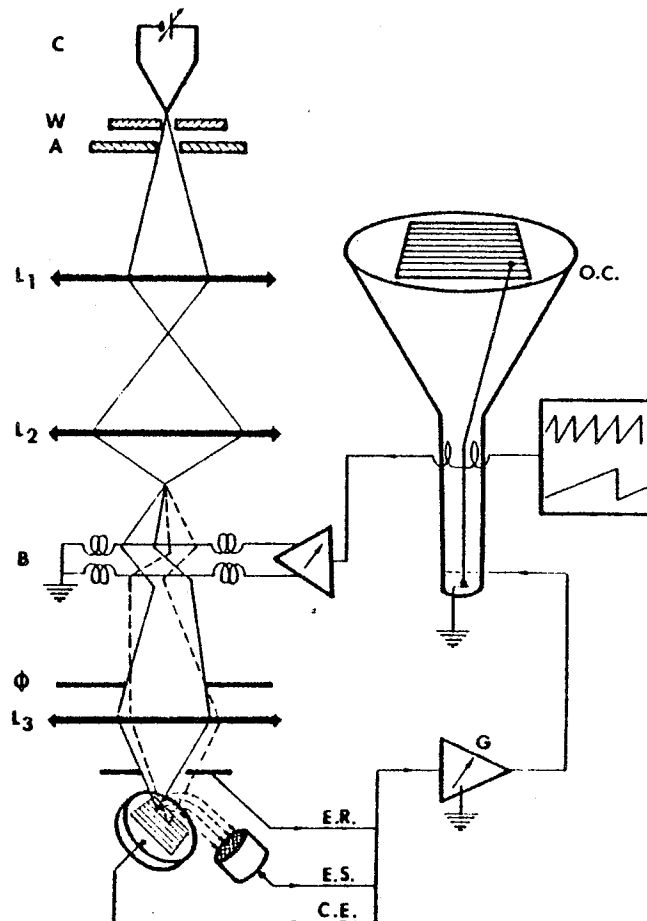


Figure 4 : Schéma d'un microscope électronique à balayage

Afin que chaque point (sur l'échantillon) balayé par le faisceau corresponde exactement au même point image (Pi) le représentant, le balayage du MEB est repris pour balayer l'écran de visualisation (O.C.) dont le faisceau est modulé par le signal amplifié (G) issu d'un détecteur (exemple, les électrons secondaires E.S.). Une coupe schématique (figure 5) donne une idée de sa présentation générale [MOL 80].

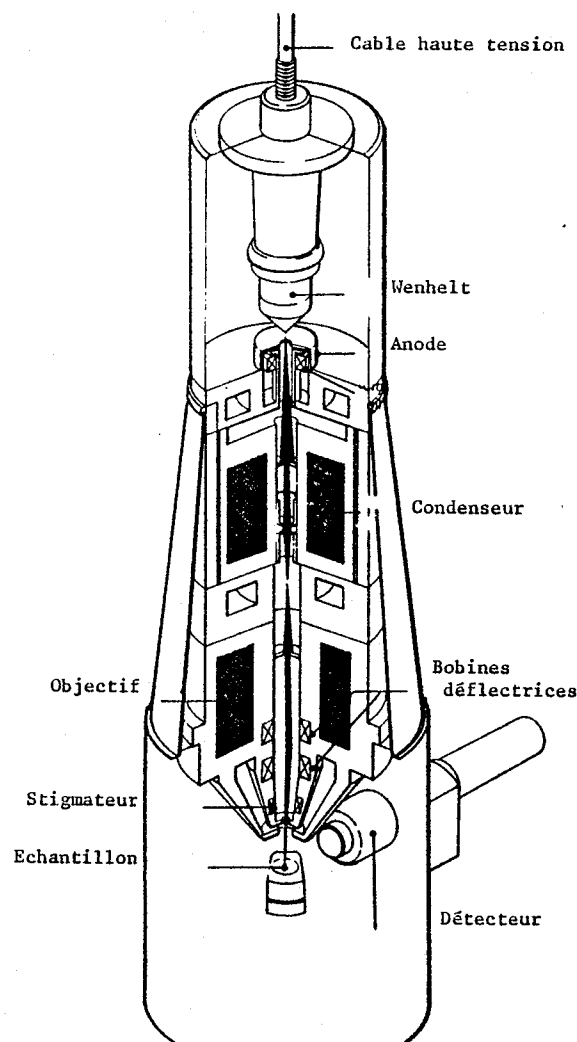


Figure 5 : Coupe schématique d'un MEB.

Ce n'est qu'après 1960, avec la mise au point d'un détecteur approprié, que le MEB est utilisé dans toutes ses possibilités, couvrant l'exploitation des différents effets produits à l'impact de la sonde électronique sur les échantillons :

1) Electrons :

- . secondaires (E.S.)
- . rétrodiffusés (E.R.)
- . Auger
- . transmis élastiques (diffraction)
- . transmis inélastiques (pertes d'énergie)

2) Photons :

- . H
- . visibles (cathodoluminescence)

3) Paires "électron - trou" (semiconducteurs)

- . courant induit (EBIC)
- . variations de résistivité

1) Le phénomène de génération de paires électron - trou dans un semi-conducteur est lié à la pénétration des électrons incidents (primaires) qui interagissent alors avec les électrons de valence liés aux atomes du semi-conducteur. L'excitation qui en résulte est à l'origine du phénomène. L'énergie de création d'une paire électron - trou, d'après SCHOCKLEY, est théoriquement voisine de trois fois le gap du semi-conducteur, soit environ 3,6 eV pour le silicium, par exemple. Cette énergie étant faible devant celle des électrons primaires, le phénomène aura lieu quasiment tout au long de leur parcours.

[BRE 71] rapporte que si le taux de génération dépend du taux de perte d'énergie des électrons primaires, il est assez juste de considérer un taux de génération moyen constant (plusieurs milliers de paires). Si un champ électrique est appliqué à l'échantillon, la stimulation de la conductivité peut être étudiée (cas semblable à l'étude de photo conductivité). De plus, si le champ électrique d'une zone de charge d'espace d'une jonction est voisin, les porteurs minoritaires créés peuvent être collectés par simple diffusion. Leur contribution (le courant induit) au courant constant de la jonction, peut être mesurée lors de l'irradiation et donner de précieuses indications sur les caractéristiques des semi-conducteurs utilisés.

2) En ce qui concerne l'étude de l'état du potentiel de surface, est exploité le signal issu de la génération des électrons secondaires captés par un détecteur de type EDERHART & THORLEY. Bien qu'anciens (1960) ces détecteurs restent les plus répandus dans les MEB actuels.

Sous certaines conditions des électrons secondaires (c'est-à-dire des électrons de la cible, excités par les électrons incidents et rétrodiffusés) atteignent la surface de l'échantillon d'où ils pourront être collectés [FON 78]. Ces électrons de faible énergie (50 eV) proviennent donc des régions voisines de la surface (1 à 10 nm). La résolution est donc sensiblement celle du diamètre de la sonde à l'impact et peut être considérée comme telle (figure 6).

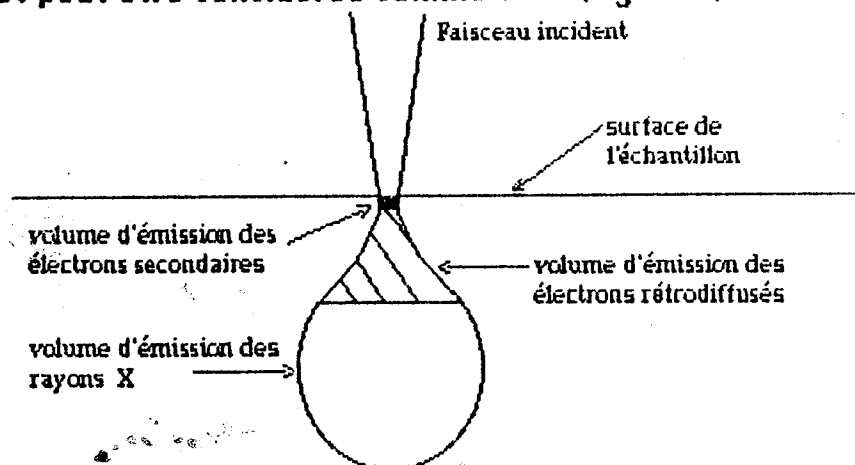


Figure 6 : Répartition des zones d'émission (son diamètre maximum varie de 3 à 0.5 μm selon le numéro atomique moyen de la cible).

11.3. LE CONTRASTE DE POTENTIEL

Le détecteur d'EVERHARDT & THORNLEY est composé d'un scintillateur, couplé à un photomultiplicateur (P.M.) (figure 7) [MOL 80].

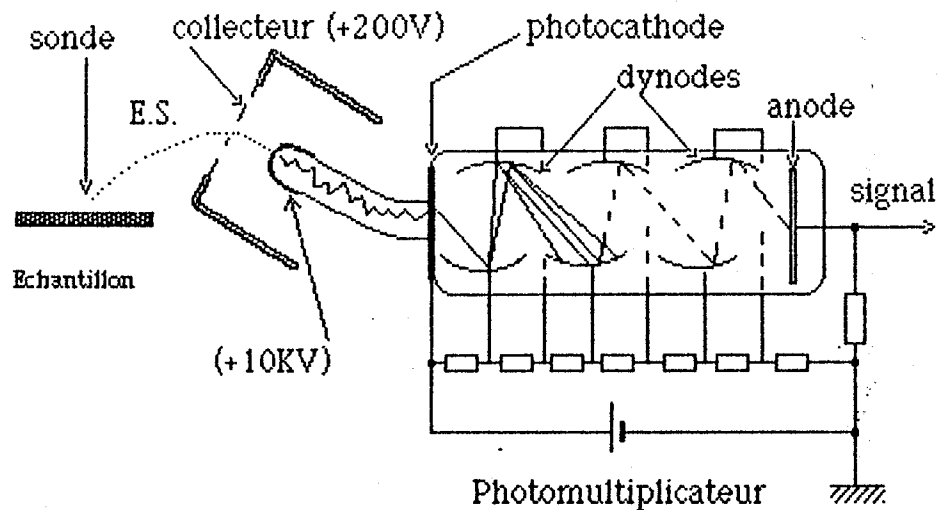


Figure 7 : Détecteur d'EVERHARDT et THORNLEY

Le scintillateur porté à un fort potentiel (10 à 12 KV) attire les électrons secondaires producteurs des photons qui sont guidés jusqu'à la photocathode du P.M. Pour ne pas perturber le faisceau primaire (la sonde), le scintillateur est entouré d'une cage de Faraday dont le côté tourné vers l'échantillon est une grille portée à un faible potentiel positif (200V). Si le potentiel du point d'impact de la sonde varie, l'efficacité de la détection variera également, car la trajectoire des électrons secondaires est fortement influencée par le champ électrique entre l'échantillon et la cage du détecteur (figures 8 et 9).

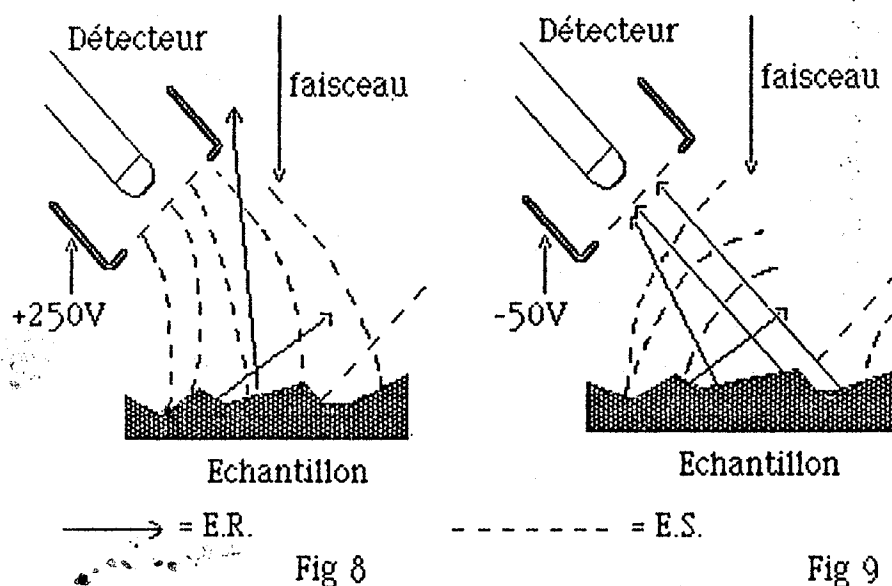


Figure 8 et 9 : Détecteur d'EVERHARDT et THORNLEY utilisé en mesure d'électrons secondaires (8) et rétrodiffusés (9).

Les E.S. émis à la surface d'une connexion portée à un potentiel négatif voient un champ d'extraction plus fort, en regard du détecteur, que si la surface est portée à un potentiel positif. La variation de potentiel de surface entraîne une variation de la quantité d'E.S. détectés et donne naissance au contraste de potentiel.

Cependant, avec un détecteur classique, est opérée une mesure en courant (I_c) de la variation de l'efficacité de collection des E.S. dont le niveau d'énergie varie de 0 à $\approx 50\text{eV}$. Il résulte que le courant est voisin d'une constante pour des potentiels de surface (V_s) négatifs (le détecteur captant la totalité des E.S. émis) et décroît en fonction complexe pour une variation de tension positive (figure 10).

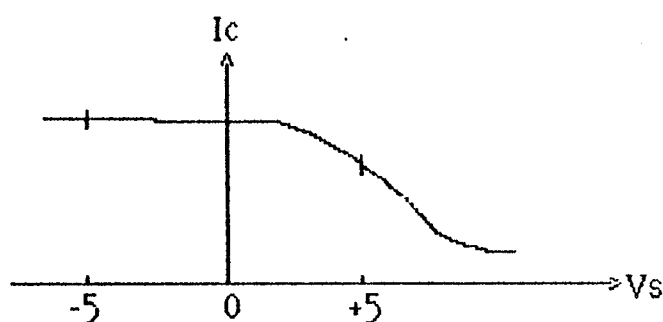


Figure 10 : Courant mesuré en fonction de la variation du potentiel de surface (V_s).

Si donc, lors du balayage du circuit par la sonde, le potentiel diffère d'un point à l'autre, l'écran de visualisation donnera l'image des contrastes de potentiel de la surface balayée. Les zones couvertes par la sonde apparaissent d'autant plus sombres que le potentiel de surface est élevé.

Par exemple, au niveau de la couche métallique supérieure d'une structure MOS, il est possible de VOIR pour chaque connexion son état logique : '1' si elle est noire, '0' si elle est blanche et une variation de gris pour les valeurs intermédiaires.

11.4. LES EFFETS DE LA SONDE ELECTRONIQUE

Si, à l'aide d'un MEB, il est relativement aisé d'obtenir une image du contraste de potentiel d'un C.I. en fonctionnement, interpréter cette image est plus complexe.

Cette partie résume les principaux effets qu'il est indispensable de prendre en compte pour l'interprétation des images :

1) Les effets :

. Les variations du rendement d'émission secondaire

- contraste topographique
- nature de l'échantillon
- présence d'électrons rétrodiffusés

. L'effet de proximité

2) Les imperfections

. Déformations

. Aberrations

3) Les inconvénients de l'instrument

. Observation sous vide

. Résolution

. Qualité du signal

Elle est suivie de la présentation des avantages de l'instrument et des solutions retenues pour obtenir les meilleures conditions d'exploitation du MEB. Ces solutions seront le plus souvent déterminantes pour la définition des méthodes d'observation décrites par la suite.

11.4.1. Les problèmes liés à l'utilisation d'une sonde électronique

Sous l'impact de la sonde sont émis des E.S. dont le rendement d'émission noté β est diversement influencé :

1) En premier lieu par l'angle d'incidence du faisceau. La variation de rendement à partir de la normale :

$$\beta \propto \cos \theta$$

donne naissance au contraste topographique observable sur un circuit non alimenté. Ce contraste est très intéressant pour le contrôle du relief de surface lors de l'inspection "géométrique" des circuits, mais devient une gêne lorsqu'il se superpose au contraste de potentiel.

2) Par la nature des matériaux :

Pour un isolant, β atteint des valeurs de 6 à 10 pour une énergie primaire de 400 à 800 eV [FON 78]. Il décroît rapidement pour être inférieur à l'unité lorsque l'énergie de la sonde est supérieure à 3 KeV.

Il en résulte une charge négative des isolants qui perturbe considérablement les observations. C'est notamment le cas de l'oxyde de passivation, couche d'isolant qui recouvre (protection) la structure des "puces". La résolution du contraste de potentiel est alors très médiocre. Sur la figure 11 [BUR 75] présente des courbes de valeur de contribution au contraste, en fonction de la tension appliquée au circuit et pour différentes épaisseurs d'oxyde. Pour minimiser cet effet, les valeurs de sonde, dépendantes de la nature et de l'épaisseur de la couche de passivation, doivent alors être optimisées avec soin (généralement par approche).

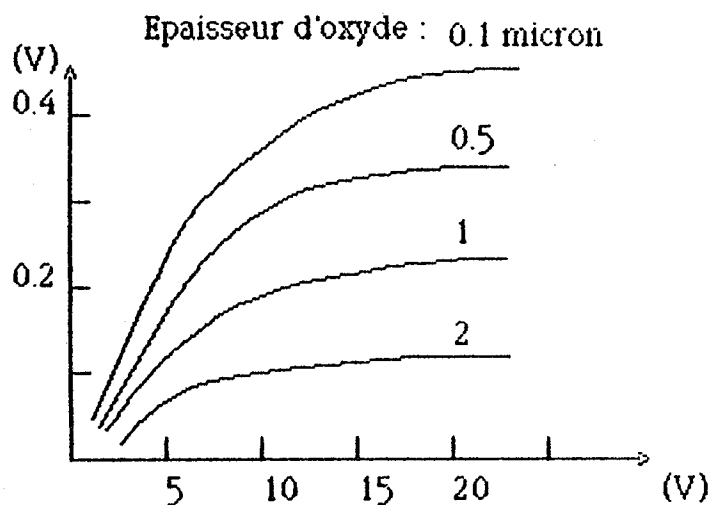


Figure 11 : Contraste de potentiel sur circuit passivé

Pour un circuit sans isolant de protection, l'observation sera plus facile. Cependant, pour un examen visuel, lors du prolongement de l'observation, une perte progressive du contraste est observable. Cette perte est due à la contamination de l'échantillon, surtout pour un faisceau primaire de faible énergie. D'après WITTRY, pour l'aluminium après 150 secondes d'irradiation à 5 KeV : β passe de 42 à 23 %.

De plus, l'interprétation du fonctionnement du circuit devra tenir compte de l'influence de la sonde sur son comportement électrique, notamment par la présence d'isolants dans sa structure. L'influence est alors caractérisée par :

- . la création d'une charge sur l'oxyde mince qui produit un décalage de la tension de seuil des transistors MOS par exemple ;
- . l'accroissement de la rapidité de recombinaison à l'interface silicium-oxyde ;
- . l'induction de courants et la variation de résistivité par la génération des paires électron-trou dans les semiconducteurs.

3) Si le détecteur est placé en regard de l'échantillon, il reçoit en lignes directes une partie (de 5 à 20 % suivant les appareils) des électrons rétrodiffusés, ce qui fausse la mesure de la quantité d'E.S. Contrairement aux électrons secondaires, les E.R. ont en effet des trajectoires non courbes. Il serait donc possible de ne pas placer le capteur en vue du circuit pour ne capter que les E.S. Malheureusement, cette opération n'est pas envisageable, compte tenu de la faible sensibilité de la détection (usuellement 100 à 200 mV pour des variations de potentiels de surface de l'ordre de 5 V).

4) La trajectoire des E.S. étant influencée par le champ électrique entre l'échantillon et le détecteur, la présence d'un potentiel différent au voisinage de l'impact de la sonde modifiera l'efficacité de la détection et ce d'autant que les points de potentiels différents sont proches, ce qui est le cas des circuits à haute densité d'intégration.

Le champ électrostatique d'extraction étant "géométriquement" perturbé par l'interaction avec les lignes voisines et s'ajoutant au principe même de la mesure (§ 11.3), la quantité d'E.S. recueillie ne varie pas linéairement avec la variation du potentiel de surface (figure 12) [FAZ 81].

Cette perturbation est connue sous le nom *d'effet de proximité*. Cet effet devient très important pour les technologies micromiques.

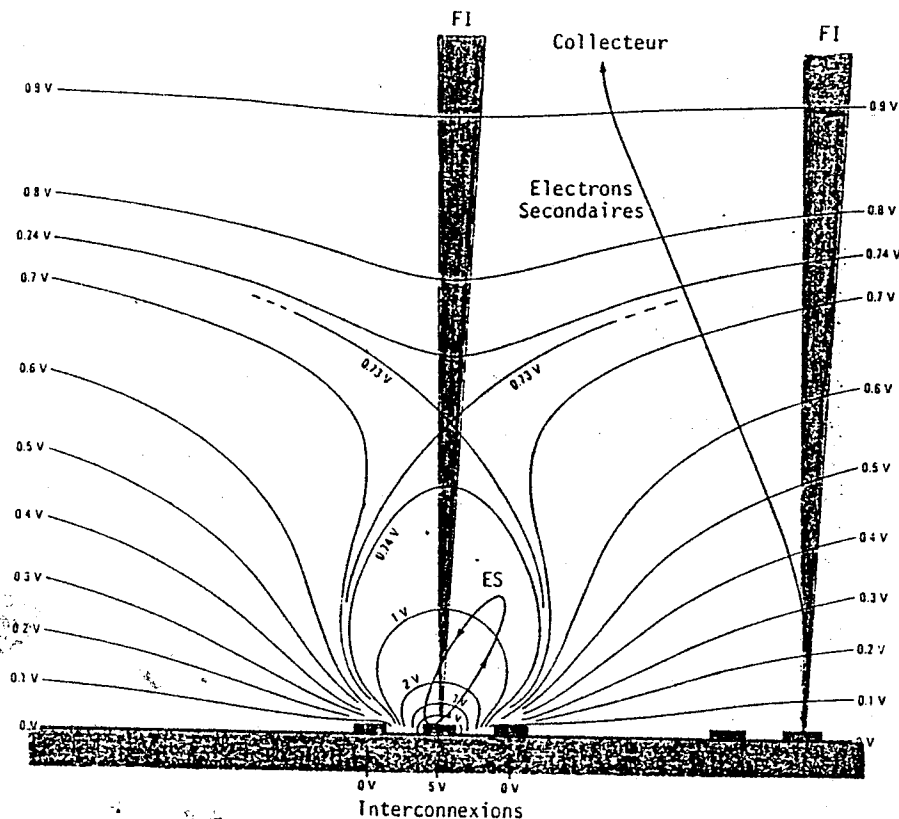


Figure 12 : Géométrie locale des champs électrostatiques au voisinage de lignes portées au potentiel +5 et 0V.

11.4.2. Les imperfections

Jusqu'à présent, le faisceau était considéré comme une sonde parfaite. En réalité, la précision de la sonde et la qualité de l'image seront entachées des imperfections de l'instrument, notamment, des lentilles de focalisation et du système de balayage qui sont à l'origine des aberrations et déformations.

Les principales influences sont dûes :

- . à l'angle d'incidence du faisceau,
- . à l'imprécision du balayage,
- . aux aberrations des lentilles du MEB,
- . à l'astigmatisme.

1) Le collage de la puce sur le fond du boîtier,
le montage du boîtier sur son support,
la position de la platine porte objet,
font que le faisceau incident n'est qu'approximativement perpendiculaire à la cible (figure 13)

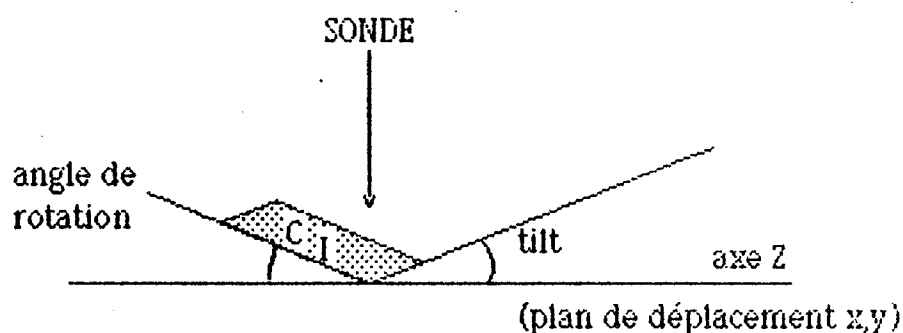


Figure 13 : Angles de liberté non perpendiculaires à la sonde

La conséquence est que l'image d'un rectangle balayé est celle d'un losange. Pour éviter cette déformation, l'opérateur dispose en premier lieu d'une possibilité d'ajustage à l'aide des manipulateurs prévus pour faire varier les angles de rotation et de "tilt" de la platine porte-objet. Le meilleur réglage étant obtenu, une intervention restera nécessaire lors du traitement d'image pour tenir compte de la déformation restante (§ III.2.3.).

2) L'imprécision de la linéarité du balayage peut également être une source de déformation. Par exemple, avec 4 points image par micron (précision de $0.25 \mu\text{m}$) et une puce de 10 mm, la précision devrait être à mieux que $2.5 \cdot 10^{-5}$, ce qui demande d'améliorer les générateurs de balayage utilisés sur les MEB actuels.

Une autre solution, plus lourde, consiste à prévoir une grille, aux dimensions des circuits à observer, avec laquelle il est possible, pour un grossissement donné, de vérifier et mesurer l'imprécision du balayage. Les résultats sont alors exploitables pour corriger les calculs en traitement d'images.

3) Le MEB utilise des lentilles magnétiques dont les aberrations ne peuvent pas être corrigées [FON 78]. Il s'agit principalement de l'aberration sphérique et de l'aberration chromatique qui, dans les conditions d'exploitation du contraste de potentiel, devient prépondérante.

Comme pour une lentille mince parfaite, la distance focale sera une constante si la déviation des rayons est proportionnelle à la distance entre le centre optique et le point d'impact. Or, une lentille électronique dévie d'autant plus un rayon qu'il est plus éloigné de l'axe optique. La convergence du faisceau incident est donc une tache focale de rayon : $C_s \alpha^3$ (figure 14), où C_s est le coefficient d'aberration sphérique (de valeur avoisinant la distance focale). L'influence de l'angle montre l'importance du diaphragme. Il est cependant illusoire de penser réduire son diamètre d'ouverture de façon significative car son propre effet de diffraction devient alors comparable à l'aberration sphérique.

L'aberration chromatique (C_c) désigne l'agrandissement du point image dû aux variations de tension (ΔV) de la source.

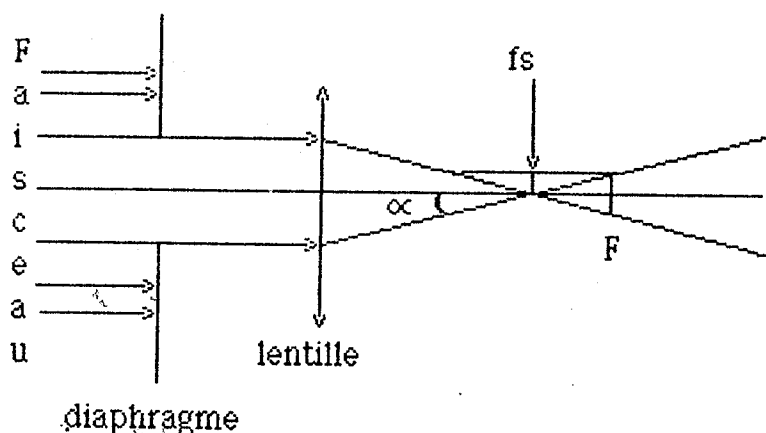


Figure 14 : Aberration sphérique

4) En principe, le faisceau doit être symétrique par rapport à l'axe optique. En pratique, le déséquilibre de symétrie entraîne un écart de convergence : l'astigmatisme. Cette imperfection, inévitable, est partiellement corrigée par un stigmatiseur. Aux valeurs habituelles du zoom microscope en contraste de potentiel, l'astigmatisme est faible. Il ne sera plus négligeable lors de la recherche d'une image de très haute définition, 10000 lignes par exemple.

11.4.3. Les inconvénients de l'instrument

1) Bien entendu, le premier inconvénient est le milieu de travail : l'observation sous vide.

Cette condition conduit à déporter le circuit à analyser de son support de test, jusqu'à l'intérieur de la chambre à vide du microscope. La longueur des connexions peut modifier les signaux échangés et leur champ électrique peut perturber l'observation si les précautions d'usage ne sont pas respectées.

De plus, le volume de la chambre à vide est limité et peut créer des problèmes surtout pour l'observation simultanée de deux circuits (dans un but de comparaison BON et DEFAILLANT). De même, l'installation d'une ou plusieurs micropointes, pour forcer des états logiques ou injecter un signal, entraîne une perturbation de la mesure des E.S.

2) Compte tenu des influences de la sonde et pour éviter de perturber le fonctionnement même du circuit (en chargeant les oxydes de la structure ou en induisant des courants parasites), le faisceau primaire ne pourra être utilisé que pour de faibles valeurs énergétiques (< 2 KV) généralement au voisinage de 800 à 1000 V. Cette condition de travail à basse tension, outre la faible sensibilité de détection, entraîne une perte de résolution. D'après [FON 78], relativement aux tensions d'accélération habituelles de la sonde (25 à 30 KV) la brillance diminue d'un facteur 30 et la taille de la sonde augmente d'un facteur 5,5.

La conséquence est une diminution importante des contrastes à la base du traitement d'images. Dans une image noir et blanc un contraste C est défini comme étant l'écart mesurable entre deux niveaux de gris distincts. Ces niveaux de gris vont du plus petit (n_{\min}) au plus grand (n_{\max}) dans l'amplitude totale du signal qui contient les M niveaux qu'il est souhaitable de distinguer.

Pour obtenir un bon contraste, un compromis sera donc fait entre l'intensité de la sonde (avec risques de perturbations) et le temps d'acquisition dont dépend la rapidité des examens. Pour mesurer un contraste C donné, un courant minimum est cependant nécessaire :

Afin qu'à chaque niveau corresponde un même rapport signal sur bruit [VIC 78] montre que l'amplification du signal doit être de la forme: $S = \sqrt{e}$ (S niveau de sortie pour e niveau d'entrée, dépendant du nombre n_s d'électrons secondaires captés).

Soit K la différence entre la variation (le bruit) d'un niveau n_i et de son voisin: $K = \Delta n_i - n_i + 1$

et C le contraste d'une image MEB donné par le rapport de la variation de signal sur la valeur moyenne dans l'image: $C = \Delta s / S$.

Pour un contraste C mesurable hors du bruit, il faut : $\Delta s \geq K \sqrt{n_s}$
soit $C \geq K \sqrt{n_s} / n_s$.

A chaque point image, il faut donc :

$$n_s \gg \left(\frac{K}{C} \right)^2$$

soit n_p électrons primaires :

$$n_p \gg \frac{1}{\beta} \left(\frac{K}{C} \right)^2$$

et en supposant un rendement de collection unitaire ($\beta=1$), le courant (I_b) minimal incident sera :

$$I_b \gg \frac{q}{\Delta t} \left(\frac{K}{C} \right)^2$$

3) Par ailleurs, la qualité du signal de mesure des E.S. est altérée par la bande passante du détecteur et le "bruit de fond" inhérent à tous les signaux électriques.

Les mesures de densité spectrale de puissance du bruit [VIC 78] montrent aux basses fréquences une variation en $1/f$ caractéristique d'un bruit de scintillation et aux fréquences moyennes un bruit de grenaille dû à l'émission secondaire, auquel il convient d'ajouter, en basse tension (sonde à 1 KV), celui de l'émission électronique au niveau du canon.

11.4.4. Avantages et solutions

A lister tous les inconvénients et problèmes, on pourrait penser que, finalement, le MEB n'est pas très intéressant. En réalité, il présente de solides avantages et tous les problèmes ne sont pas sans solution.

1) En premier lieu, il apparaît aujourd'hui comme la seule alternative exploitable pour atteindre les objectifs du projet.

2) Ensuite, quelques avantages sont évidents :

- . le positionnement aisé et rapide du faisceau sur un endroit précis choisi en analyse ;

- . l'absence de contact mécanique entre la sonde et le point de mesure, donc pas de risques de détériorations physiques ;

- . par opposition aux micropointes, l'impédance de la sonde est très élevée. La capacité introduite est de l'ordre de 10^{-5} pF [LUK 82]

- . le traitement simultané d'un grand nombre de points est envisageable ;

- . la possibilité, avec le même instrument, d'étudier les niveaux logiques (analyseur logique) par des mesures qualitatives et les variations électriques (oscilloscope) par des mesures quantitatives.

3) Tous les problèmes ne sont pas sans solution :

- . pour mesurer les variations électriques alors que le signal obtenu ne varie pas linéairement avec le potentiel de surface à mesurer (§ 11.4.1.) [FLE 74] propose un système parfois appelé "spectromètre électronique" [FEU 82].

Il nécessite l'insertion d'une grille de contrôle (figure 15) placée derrière une grille d'extraction chargée de collecter la quasi totalité des E.S. émis, atténuant ainsi l'effet de proximité.

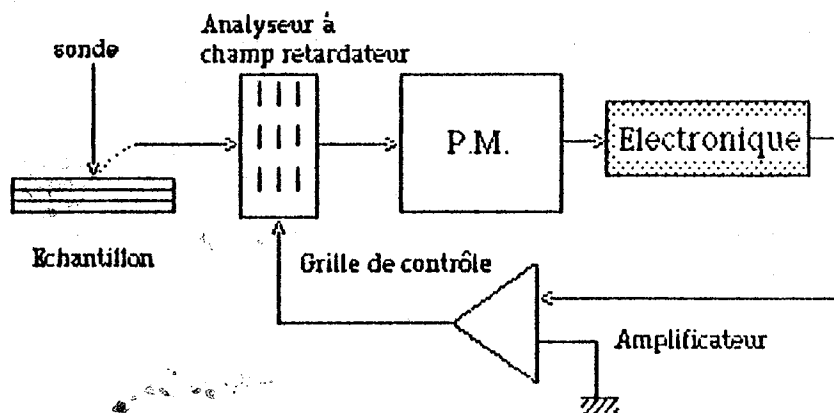


Figure 15 : Système de contrôle du potentiel de la grille pour obtenir un signal constant en sortie. (P.M.= Photomultiplicateur)

La grille de contrôle applique un champ retardateur pour maintenir le niveau de mesure constant et éviter de parcourir la courbe, non linéaire, d'efficacité de détection. Dans ce but, la grille "analyseur" est commandée en contre-réaction par le signal de sortie du détecteur.

La compensation à appliquer au potentiel de la grille de contrôle pour maintenir le niveau de sortie du détecteur *constant*, est alors une variation proportionnelle à la variation du potentiel de surface.

Le recours à une technique de comparaison permet de s'affranchir du contraste topographique, superposé au contraste de potentiel, ainsi que de l'influence de la nature des matériaux et de la présence d'électrons rétrodiffusés. Dans ce but, deux méthodes peuvent être mises en œuvre :

a) la première demande la mise en place d'un système contrôlant le positionnement de la sonde. Le faisceau est utilisé non plus en balayage mais en le plaçant successivement sur les endroits à observer lorsque leurs situations relatives sont connues. La sonde restant localisée sur le point où une mesure est envisagée, garde le même angle d'incidence supprimant le contraste topographique. Un signal constant (offset) est relevé et mémorisé. Cette valeur, obtenue sans contraste de potentiel, est déduite du signal donné par le contraste de potentiel lorsque le circuit est alimenté, la sonde restant localisée au même endroit.

b) La seconde est d'opérer un premier balayage sans potentiel de surface avec mise en mémoire de l'image obtenue, puis acquisition d'une seconde image, le circuit étant alimenté, à laquelle il convient alors de soustraire le premier résultat. Une application de cette méthode est proposée dans la technique décrite par [PIW 74] et répandue sous le nom de S.V.C. (Selective Voltage Contrast). Elle demande la mise en œuvre de deux échantillonneurs bloqueurs (Sample and Hold).

Le premier amplifie le signal obtenu sans potentiel ou pendant une période où le potentiel appliqué reste stable. Le second est actif en phase avec la variation de potentiel obtenue par application d'un vecteur d'entrée. Le résultat est comparé, par un amplificateur différentiel, à la valeur d'offset obtenue par la première opération. Il en résulte l'image des seules variations de potentiel en phase avec le signal de commande d'échantillonnage synchrone de la variation d'état à examiner.

. Pour éviter la charge de l'oxyde de passivation, une technique est envisageable bien que particulièrement difficile à mettre en oeuvre. Elle fait appel à un deuxième faisceau chargé de compenser par apport de charges positives, la charge négative de la sonde. Ils sont pulsés alternativement et l'observation est suspendue pendant le temps de décharge.

Pour une observation en contraste topographique, en vue de l'inspection de l'état mécanique de la structure, la technique consiste à recouvrir l'échantillon d'un dépôt de métal fortement émissif qui écoulera les charges de surface. Bien entendu, dans ce cas, le circuit ne peut plus être alimenté.

Il ressort qu'il est préférable d'opter pour la solution la plus simple qui consiste à observer des circuits soit non passivés, soit dépassivés (par attaque chimique sélective par exemple).

4) Des inconvénients peuvent être évités :

. Il est clair que depuis sa naissance, le MEB a été développé pour des applications très éloignées de nos préoccupations d'aujourd'hui. Il s'ensuit par exemple que les MEB commercialisés sont optimisés pour des grossissements les plus grands possibles (300000) et des tensions d'accélération liées notamment à l'analyse X, de l'ordre de 20 à 30 KV. Or il est préférable ici de disposer d'une colonne optimisée à basse tension et pour des grossissements relativement faibles (inférieur à 1000).

Conscients du nouveau marché, certains constructeurs proposent dès à présent des appareils spécialisés et de plus en plus adaptés à l'observation des C.I. Leurs principales caractéristiques sont :

- . un volume de la chambre pouvant accueillir de gros échantillons (puces sur plaquettes) ;

- . l'équipement de détecteurs annulaires à grille hémisphérique, centrés sur l'échantillon et de grandes dimensions pour en améliorer la sensibilité ;

- . une colonne optimisée pour travailler à basse tension d'accélération (<1KV);

- . la possibilité de choisir la source d'émission : pour améliorer la résolution il est possible de remplacer le filament de tungstène par des pointes en hexaborure de lanthane (LaB6) qui, théoriquement, augmentent la brillance d'un facteur 10. Lors de son expérimentation, un facteur 5 a été obtenu avec l'inconvénient de la nécessité d'un vide plus poussé: <10⁻⁵ Pa, et donc plus long à atteindre.

Le mauvais rendement était peut-être dû à la difficulté de centrage, critique pour ce type de sonde.

Un troisième choix est possible avec les canons à émission de champ. Il s'agit d'une pointe (extrémité de l'ordre de 100 nm) portée à un potentiel négatif de quelques KV. Sous l'effet du champ électrostatique, la pointe émet des électrons par effet tunnel. Un ultravide est indispensable: $<10^{-8}$ Pa.

Une telle source, fragile et difficile à utiliser en contraste de potentiel (fréquence de rupture du vide pour changer de circuits) n'apparaît pas nécessaire tant que les technologies ne seront pas submicroniques, soit des interconnexions de l'ordre de 0,2 μm .

. une platine motorisée et de haute précision dans les déplacements ;

. enfin certains constructeurs proposent même l'adjonction d'un système de Beam Blanking (stroboscopie du faisceau § III.2.1.).

II.4.5. Résumé des contraintes

L'étude des solutions techniques envisagées pour adapter le MEB à la microanalyse de VLSI met en évidence les contraintes à ne pas oublier lors des propositions de méthodes d'acquisition qui sont à la base de la stratégie dans le domaine. Rappelons sommairement :

. l'utilisation d'une sonde la plus émissive possible et de basse énergie;

. trouver le meilleur compromis entre le courant sonde et le temps d'irradiation ;

. observer, si possible, des circuits non recouverts d'une couche d'isolant de protection (dépassivés) ;

. pour relever des valeurs d'états logiques, disposer de la possibilité de soustraire une première observation dans le but de s'affranchir du contraste topographique ;

. pour mesurer des variations de potentiel, déterminer la situation du (des) point(s) à examiner avec la sonde sans balayage de l'image ;

. disposer d'un système de contrôle de positionnement de faisceau et d'un spectromètre électronique.

**III - Utilisation
de la sonde électronique**

III) UTILISATION DE LA SONDE ELECTRONIQUE

III.1. INTRODUCTION

Indépendamment des problèmes liés à l'utilisation d'une sonde électronique, apparaissent des difficultés attachées à l'observation même d'un circuit en fonctionnement dans un MEB.

La première difficulté vient de l'opposition entre la lenteur du balayage, donc de l'observation, et la rapidité de fonctionnement de certains circuits. En effet, certains circuits ont une fréquence de travail minimale élevée (quelques Mégahertz). L'observation des états de potentiel n'est donc pas possible directement et il est généralement fait appel à une technique de stroboscopie de faisceau. L'inconvénient de cette technique est surtout que la quantité d'E.S. prélevés est faible (la sonde n'étant active que de très courts instants).

L'image obtenue ne sera donc exploitable qu'après intégration (par rémanence de l'écran de visualisation par exemple) du signal sur un grand nombre de passages de la sonde au même endroit. Lorsque les fréquences de travail l'autorisent, il sera donc préférable d'avoir recours à une autre technique, basée sur le même principe, mais agissant sur le signal d'E.S. : la stroboscopie par échantillonnage appelée saisie synchrone et présentée ici.

Pour s'affranchir de certains effets, conséquence de l'impact du faisceau d'électrons, il est nécessaire de placer la sonde, immobile, sur un point pendant l'observation (§ 11.4.4.). Le positionnement peut être manuel. Cependant, pour un circuit à structure connue (validation de prototypes notamment), il apparaît clairement que pour augmenter la rapidité et permettre l'automatisme de certains examens, un lien avec les outils de CAO est indispensable :

le premier intérêt d'une telle liaison vient de la possibilité offerte de manipuler la sonde pour un placement automatique sur l'(les) endroit(s) à examiner. Pour résoudre la difficulté de localisation des observations, il est proposé dans [LAU 83] un principe de localisation et une technique de zoom informatique qui sont rapportés et précisés ici.

. Le second intérêt de ce lien vient de la disponibilité de valeurs théoriques à vérifier. Ces informations sont contenues dans des fichiers informatiques. Il est donc intéressant de présenter les résultats sous la même forme pour être directement exploitables. Dans ce but, un système doit être installé pour la saisie des images analogiques en digitalisant, par échantillonnage, le signal issu du MEB. L'opération de digitalisation donne pour chaque point échantillonné (P_e) la valeur de son niveau de gris (amplitude dans le contraste noir-blanc). Les valeurs sont stockées en mémoire pour être manipulées par programme. Ces opérations sont réalisées par un appareil de saisie et prétraitement d'images appelé simplement système de SAISIE. Cet organe, couplé au MEB, est à la base du traitement informatique et conditionne certaines méthodes d'observation proposées et présentées à la fin de ce chapitre.

III.2. SOLUTIONS LIEES AUX DIFFICULTES D'OBSERVATION

III.2.1. La stroboscopie sur faisceau

La lenteur du balayage ne permet de visualiser qu'un contraste de potentiel statique ou variant à très basse fréquence (voisin du hertz) pour être observable par l'opérateur. La fréquence du fonctionnement dynamique d'un C.I. se chiffre en Mégahertz. Il apparaît donc nécessaire d'adopter une technique de ralentissement ramenant l'observation à l'équivalent d'un état statique ou lentement variable. [FOU 81] présente un système mis au point sur un appareil identique au nôtre et rappelle le principe de la technique de stroboscopie schématisé dans la figure 16.

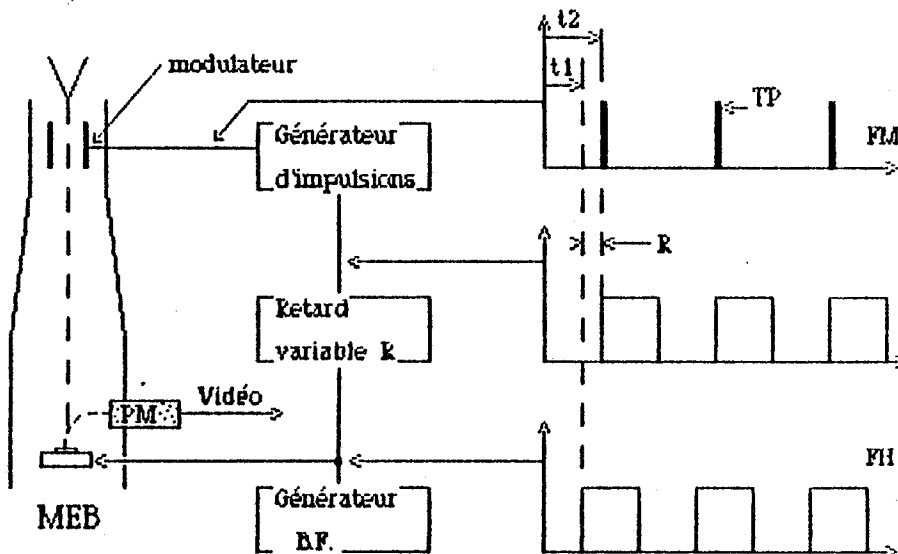


Figure 16 : Schéma de principe de la technique de stroboscopie au Microscope électronique à balayage.

Ici le faisceau passe au travers d'un modulateur alimenté par un générateur d'impulsions de très courtes durées. La sonde n'atteint sa cible que le temps de l'impulsion. Les E.S. ne seront donc également produits que pendant le même temps. Il s'ensuit que le signal détecté sera un instantané du potentiel de surface si la durée de l'impulsion est courte devant la variation imposée par l'horloge qui pilote le circuit.

Cette nécessité définit la résolution temporelle de la technique. Pour visualiser cet instantané, l'impulsion est produite au même instant de chacun des cycles de l'horloge pilote (FH), donnant ainsi l'image statique d'un état qui se répète à chaque cycle du circuit (c'est-à-dire à la fréquence de quelques Mégahertz). Cet état est maintenu, par exemple, le temps d'un examen visuel ou de la prise d'une photo. Pour obtenir la variation du potentiel du point observé durant le cycle, il suffit de décaler l'impulsion d'une valeur de retard, lentement variable (exemple entre t_1 et t_2 sur la figure), de manière cyclique, afin de disposer d'assez de temps pour les examens ou la prise d'un film. On notera cependant la nécessité de répétition du même état à chaque cycle (ou sur quelques cycles si la résolution temporelle le permet).

A titre d'exemple, les performances du système du CNET/CNS sont [FOU 81] :

- . une fréquence maximale du modulateur : FM = 25 MHz (à 5 KV)
- . une résolution temporelle de l'ordre de 500 psec.

III.2.2. La saisie synchrone

1) Stroboscopie sur échantillonnage du signal d'E.S.

Suivant le même principe que pour le faisceau : si pour chaque cycle de FH le circuit présente le même état Eo au même instant, la saisie synchrone de cet instant, donnera une image de l'état Eo.

Une image d'état stable en résulte si le temps d'échantillonnage est court devant les changements d'états, ce qui est généralement vrai (par exemple en fin de cycle au moment des prises en compte des résultats de l'exécution d'une instruction). La condition est que le circuit puisse travailler dans la gamme de fréquences de l'échantillonneur dont la fréquence (FE) maximum est telle que sa période couvre le temps minimum (TE) nécessaire pour un échantillonnage correct. Actuellement il est possible de digitaliser sur 8 bits à la vitesse de 75 méga-échantillonnages par seconde (ME/S). Avec un convertisseur à 30 ME/S, par exemple, et considérant un état stable sur 1/5 du cycle :

$$F_{\text{max}} = FE_{\text{max}}/5 \quad \text{soit ici } 6 \text{ MHz.}$$

L'acquisition peut être faite à chaque cycle ou un multiple de FH lorsqu'un même état logique n'est reproductible que pour un nombre entier de cycles. Ainsi, par exemple, pour un même état reproductible tous les deux cycles (figure 17) : $FH = 2.FE$. L'introduction d'un retard entre les deux horloges permet de saisir un état Ei quelconque dans la durée du cycle de FH.

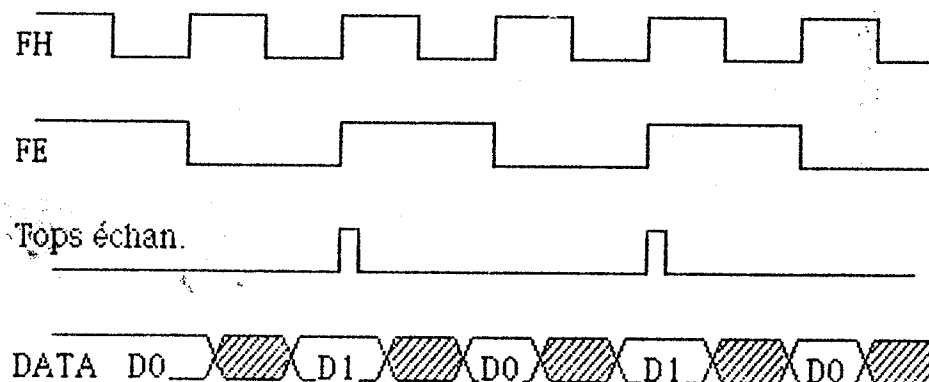


Figure 17 : Saisie synchrone sur deux cycles

2) [YOU 81] et [COL 83] proposent dans le même esprit une solution simple mais dont le principal inconvénient est la très faible résolution spatiale. L'avantage est que cette technique peut être mise en oeuvre lorsqu'on ne dispose ni de modulateur de faisceau, ni d'appareil de saisie (digitalisation par convertisseur et stockage des données). Elle est connue sous le nom de PDVC : "Phase Dependent Voltage Contrast".

Cette technique reprend le principe à la base du SVC utilisé pour s'affranchir du contraste topographique ou d'une valeur d'offset et présentée précédemment (§ 11.4.4.). Le signal est amplifié pendant le temps de la variation à observer et atténué le reste du temps grâce à la commutation de deux portes synchronisées avec l'excitation du circuit. Ainsi, seule la (ou les) ligne(s) activée(s) pendant le temps d'amplification est observable. Cette technique, peu coûteuse, se révélera très intéressante lorsque la propagation d'un signal à travers l'ensemble du circuit devra être contrôlée.

11.2.3. Localisation

1) Principe :

. L'observation d'un point sera d'autant plus rapide que sa situation dans le circuit est facile à déterminer.

Deux cas peuvent se présenter :

- les coordonnées de la situation relative de chaque connexion sont connues en théorie parce que décrites dans le fichier de Description des Masques (DM) ayant servi à la fabrication de ceux-ci ;
- dans une image MEB un point est choisi comme endroit de placement de la sonde où elle restera immobile durant l'examen.

. Dans les deux cas, la solution demande la mise en œuvre d'un système permettant de travailler en mode "point" qui positionne la sonde à l'endroit désiré. Ce qui revient à remplacer les rampes de balayage par des valeurs fixes ajustables à appliquer aux bobines de déflexion. Pour déterminer ces valeurs, la solution proposée consiste à établir une correspondance spatio-temporelle à l'aide d'une horloge rapide synchronisée avec le déclenchement du balayage de chaque ligne : chaque top d'horloge est alors représentatif d'une distance parcourue.

Bien que le balayage d'une ligne soit continu, il est assez juste de l'assimiler à une suite de N points image (P_i) dont l'écart minimum est donné par la limite de la résolution, c'est-à-dire le diamètre minimal de la sonde (θ_s).

Avec l'horloge de découpage spatio-temporelle, chaque numéro de cycle indique la progression du balayage par rapport à l'origine (le cycle "un" correspondant au début de chaque ligne). La fréquence de cette horloge est telle qu'à chaque cycle correspond un P_i . Si cette même horloge est utilisée pour l'échantillonnage (FE) alors :

$$N \text{ tops d'horloge} = N.P_i = N.P_e$$

Enfin, pour respecter le rapport d'homothétie d'une image carrée, le nombre de lignes (NI) sera pris égal à N :

$$NI = t_i (\text{image}) / t_l (\text{lignes}) = N.P_e$$

Des compteurs sont chargés de relever les numéros de cycles dans une ligne et de lignes dans une image.

On obtient ainsi, représenté dans le temps, un quadrillage de l'image d'autant plus fin que N est élevé. Le choix de N dépend de la technologie de la puce et compatible avec une bonne qualité d'image (figure 18).

Pour une distance balayée L, la fréquence maximale de l'horloge de découpage est donnée par :

$$f_{\max} = L/t_l . B \text{ s}$$

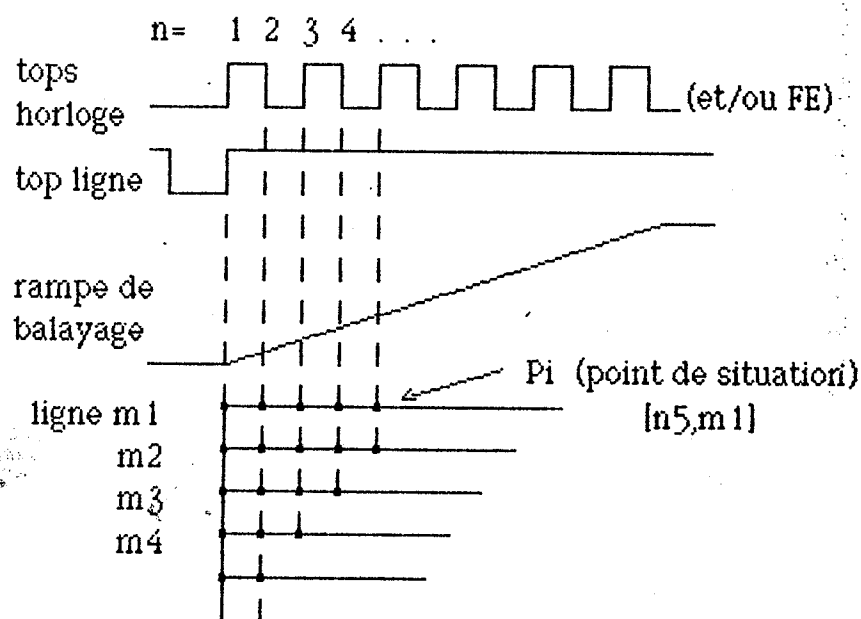


Figure 18 : Représentation temporelle de l'espace balayé.

Cette méthode permet de représenter chaque P_i de l'image analogique par un P_e , appelé PIXEL, contenant la valeur du P_i dont les coordonnées sont le $n^{\text{ième}}$ top d'horloge de la $m^{\text{ième}}$ ligne et notées par le couple $[n_i, m_j]$: n_i pour les colonnes et m_j pour les lignes.

Pour conserver l'organisation des figures et faciliter les opérations sur les données prélevées, il apparaît judicieux, lors du stockage des informations, de ranger les valeurs des PIXELS dans un plan mémoire image.

Ce plan mémoire est alors organisé sous la forme d'une matrice de sorte que l'adresse d'un PIXEL soit la colonne $@x_i$ égale à n_i et la ligne $@y_j$ égale à m_j : au couple $[n_i, m_j]$ est associé le couple $[@x_i, @y_j]$ (figure 19), assurant une correspondance aisée entre l'image digitalisée et l'image analogique. Chaque PIXEL contient la valeur du niveau de gris d'un P_i ; cette valeur sera donc codée sur un nombre de bits couvrant le plus grand nombre de gris possible (dépendant de la sensibilité du système de détection).

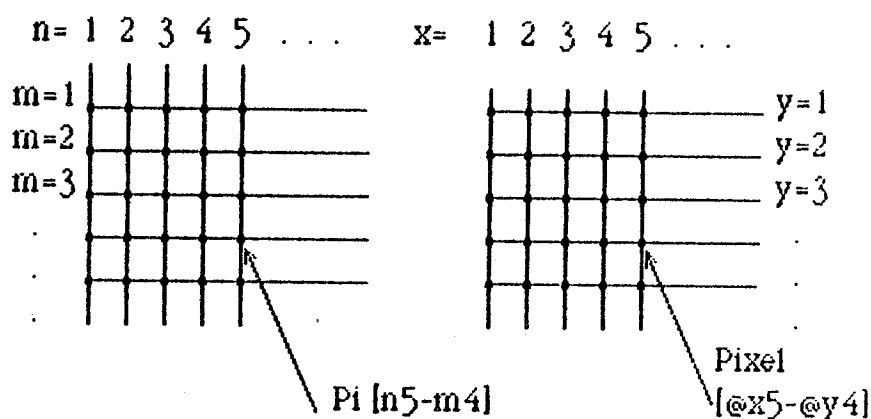


Figure 19 : Correspondance image digitale/image analogique

2) Relevé des coordonnées des points

Pour tous les circuits, les relevés des coordonnées des points repérés sur l'écran peuvent être effectués par programme sur l'image digitalisée (adresse de situation dans le plan mémoire image). Néanmoins, la présence d'un curseur sur l'écran du MEB facilite la recherche de situation d'un point. Sa mobilité est réalisée par deux tensions ajustables à comparer aux tensions variables de commande du balayage.

Les tensions ajustables déplacent le curseur, l'une en colonnes et l'autre en lignes ; elles sont comparées aux rampes de balayage correspondantes. L'égalité de valeurs indique l'arrêt des compteurs de top d'horloge ligne et du nombre de lignes.

Les coordonnées de situation du curseur, visibles sur l'écran, sont alors connues par le contenu des compteurs (n_i , m_j). Les valeurs des tensions ajustables sont utilisables pour maintenir la sonde à l'endroit pointé par le curseur.

Pour les circuits à structure connue, un pointage automatique est réalisable si la correspondance entre les coordonnées pratiques et théoriques est établie. Dans ce but, l'opérateur relève manuellement la situation de quatre points de référence dans l'image balayée et facilement repérables sur l'écran (plots aux coins de la puce, par exemple).

Les mêmes points sont alors situés dans D.M. qui donne leurs distances relatives théoriques. Ces valeurs sont ensuite affectées aux nombres de cycles et de lignes comptés entre les points de référence. Une simple division donne ainsi la distance parcourue pendant un cycle ainsi que l'écart entre deux lignes. L'indexation d'un nombre de cycles et de lignes permet de placer la sonde sur tous les points dont les coordonnées théoriques et relatives sont connues par D.M.

Pour diverses raisons (§ 11.4.2.), l'image obtenue peut apparaître déformée. Pendant cette période d'initialisation, aura lieu une étude de l'ampleur des imperfections pour en tenir compte dans le calcul de correspondance des coordonnées théoriques de DM et pratiques du MEB.

3) Localisation par points

Connaissant les coordonnées des points visés en examen, il est possible de saisir leurs valeurs au passage de la sonde sur le point lors d'un balayage d'image. Cette méthode présente deux inconvénients :

- . la lenteur de l'acquisition qui demande de balayer toute l'image pour ne conserver que l'information relative à un (ou quelques) point ;
- . la contamination inutile par le faisceau de toute une zone.

Avec la connaissance de la situation des points à analyser, la mise en place d'un système de positionnement de la sonde permet des examens rapides et moins "polluants" puisque le balayage accède alors directement aux points visés où il reste stable le temps de l'examen, ou plus généralement le temps de la mise en mémoire des valeurs saisies (figure 20).

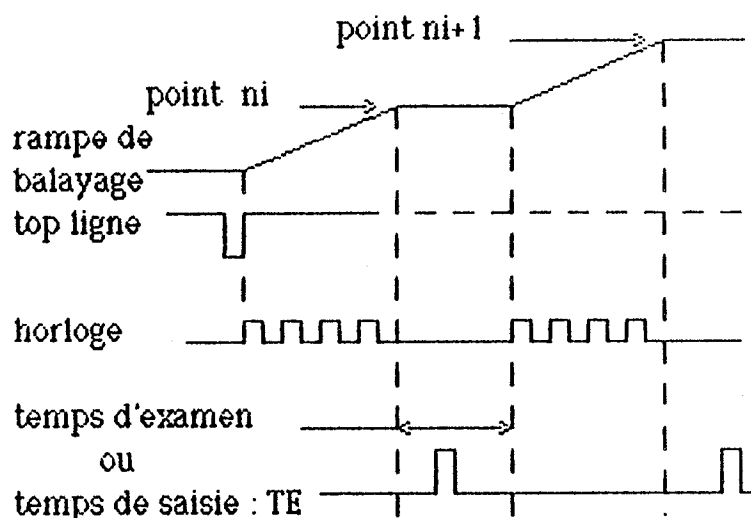


Figure 20 : Examen par points

Le temps d'échantillonnage étant plus court que les cycles de FH (§ 11.2.2.), la digitalisation pourra avoir lieu "à la volée", l'immobilité de la sonde ne durant alors qu'un cycle de FE.

Par ailleurs, la situation des points étant conservée, le top trame qui indique un deuxième passage sur les mêmes points (par un même trajet de la sonde), peut être utilisé pour incrémenter le vecteur d'excitation externe dans une séquence prédéterminée.

L'examen rapide d'un ensemble de points et pour différents vecteurs de test est ainsi réalisable (figure 21).

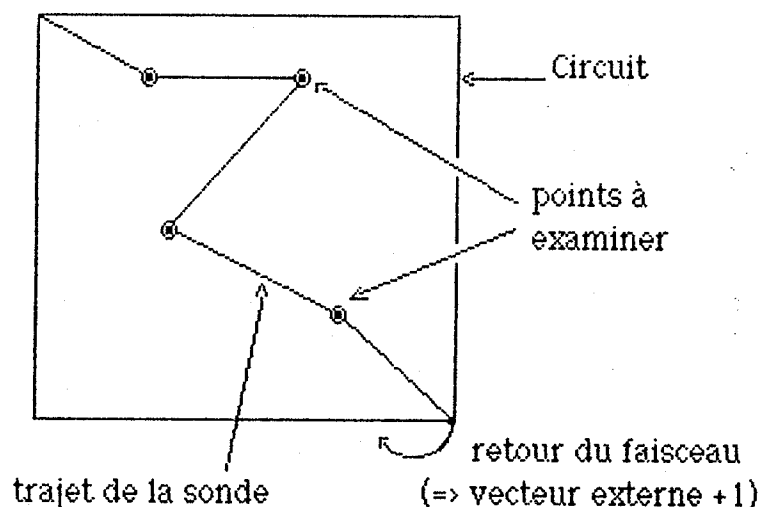


Figure 21 : Bouclage en examen par points

4) Localisation par zones

A partir de la localisation par points, il peut être envisagé une extension en générant un balayage d'amplitude réduite (mini balayage) à partir (ou autour) des coordonnées d'un point, réalisant ainsi un zoom microscope sur :

- . une petite zone localisée par le curseur du MEB dans une image à faible grossissement,
- . une ou plusieurs petites zones adressées par le système de positionnement du faisceau.

Comme dans le cas précédent, le rebouclage du balayage ainsi constitué (figure 22) permet l'examen rapide d'un ensemble de petites zones sous différentes conditions externes.

Ainsi, le lien avec les outils de CAO et le couplage de l'organe de SAISIE avec le système de positionnement du faisceau, permet de lever par programme les difficultés de placement de la sonde et du relevé de situation des points en examen dans l'image balayée.

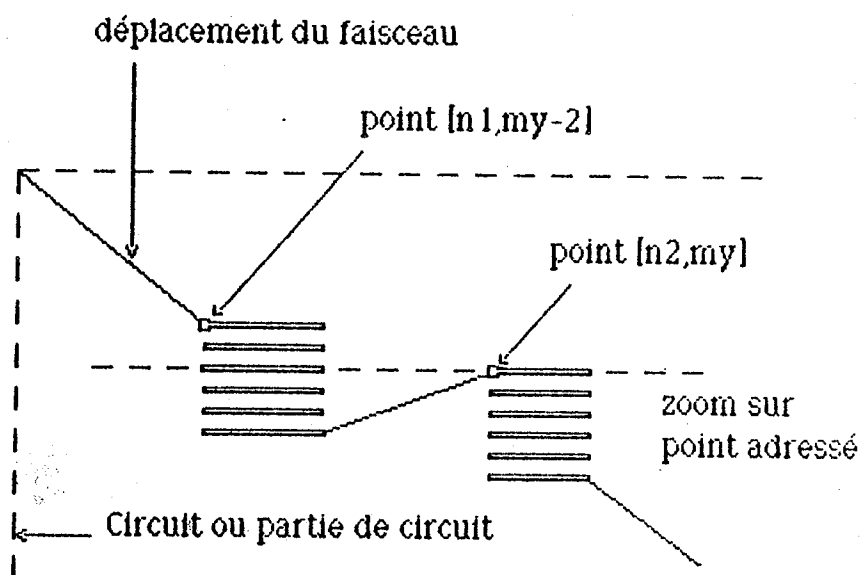
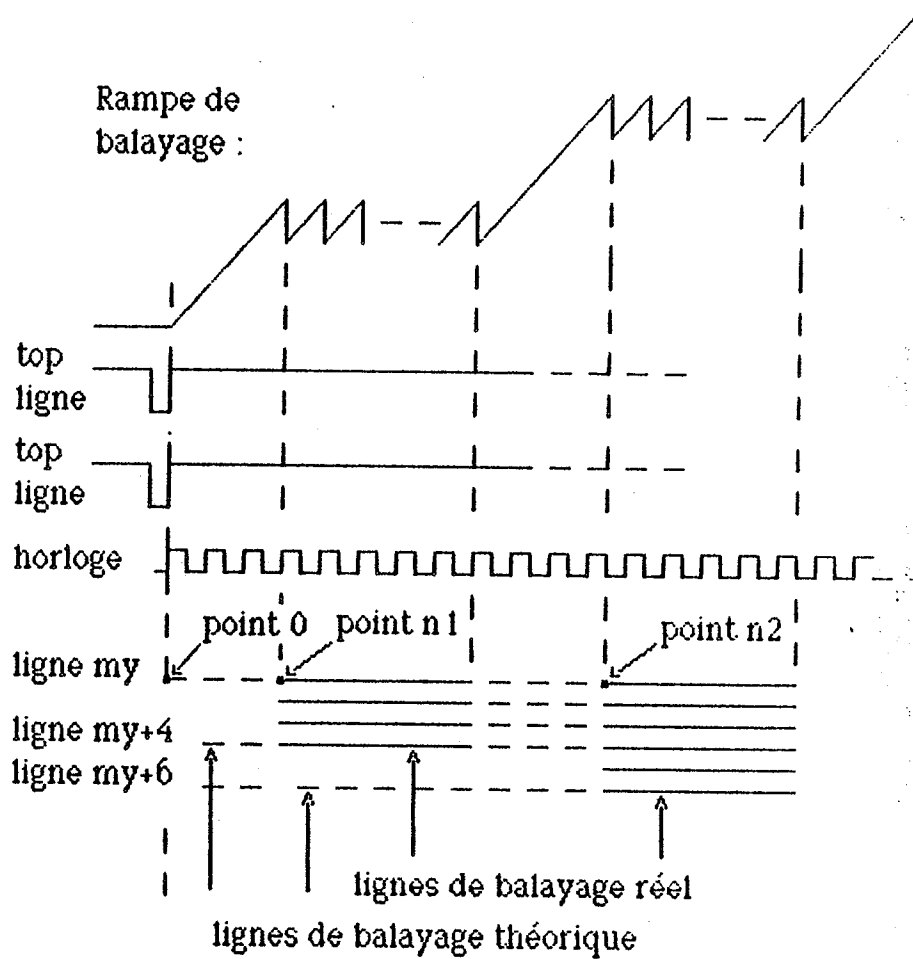


Figure 22 : Examen de petites zones par adressage

5) Localisation absolue

Un problème demeure cependant, car la situation des points est jusqu'à présent relative à l'image observée et donc dépendante de la situation de la zone et pour un grossissement donné.

Il reste donc à situer les points en valeur absolue, c'est-à-dire dans l'ensemble du circuit. Or, pour un grossissement donnant une vue globale du C.I., la petitesse des détails ne permet pas de pointer sur l'écran un élément avec une précision suffisante.

Trois solutions sont proposées :

- . une approche progressive par un premier pointage sur la zone (macrostructure) contenant l'élément à examiner. Les coordonnées de la zone sont prises comme base pour un deuxième pointage, plus fin, à l'intérieur de la zone ;

- . un zoom microscope, donnant une image exploitable, est choisi et gardé constant. La mobilité du zoom dans l'ensemble du circuit est réalisée par un déplacement de la platine porte objet du microscope. Les coordonnées du point relevées dans l'image, sont ajoutées aux valeurs de base que représente le déplacement de la platine. La platine étant motorisée (et à commande numérique), les déplacements peuvent être automatisés. Cependant cette solution implique une platine de grande précision, ce qui peut être évité avec la troisième solution appelée :

- . zoom informatique.

III.2.4. Le zoom informatique

Cette technique consiste, à partir d'une vue de l'ensemble du circuit, à balayer lentement l'image avec une sonde très fine pour obtenir un grand nombre de lignes. La finesse du spot permet de découper l'image en plusieurs milliers de lignes (5120 par exemple). La fréquence du découpage d'une ligne est choisie pour donner le même nombre de P_i parmi lesquels ne sont prélevés que quelques points (512 P_e par exemple). L'affichage de l'image saisie (512 X 512 PIXELS) réalise l'effet de zoom recherché ($\times 100$ ici). Bien entendu, la finesse du faisceau, la qualité de l'image et la valeur du découpage, dépendent de la technologie du circuit examiné.

Les coordonnées d'un point ne sont plus $[n_i, m_j]$ dans (1 .. 512) pixels de l'image, mais $[n_i, m_j]$ dans (1 .. 5120) P_i du circuit (figures 23 et 24). L'opération de zoom donne une FENETRE dans l'image de l'ensemble du circuit. Les fenêtres peuvent être obtenues systématiquement en les prélevant les unes à côté des autres pour une couverture complète du circuit (ce qui nécessite une mémoire de masse conséquente) ou une seule, choisie en donnant les coordonnées $[n_i, m_j]$, non plus de l'élément recherché, mais de la zone qui le contient.

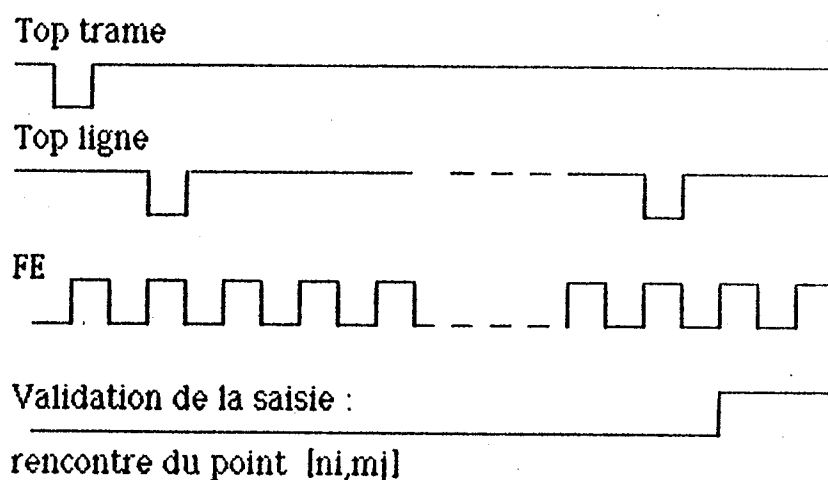


Figure 23 : Validation de digitalisation sur adresse

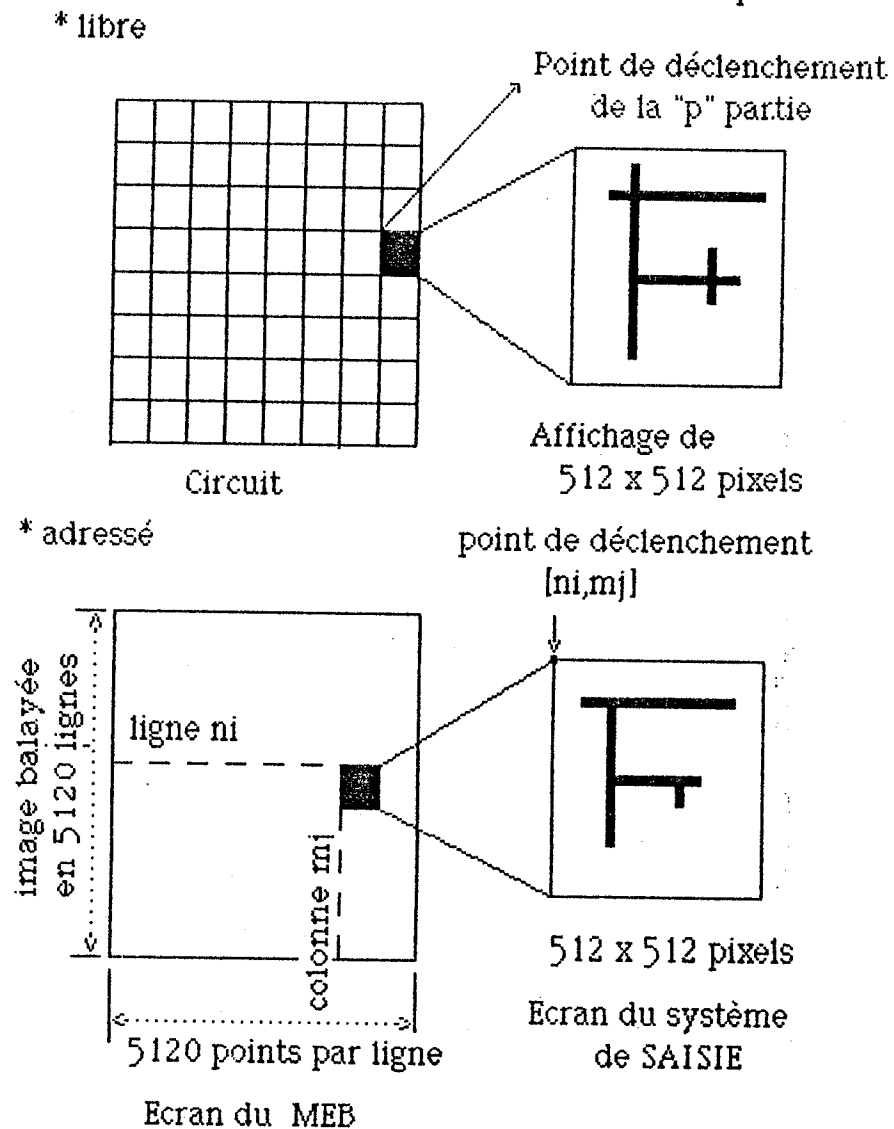


Figure 24 : Le zoom informatique

III.3. LES METHODES D'OBSERVATION

III.3.1. Définitions

Après l'instrument, la sonde et les techniques utilisées, il reste bien évidemment, à définir la cible.

1) Quatre cas sont distingués : combinatoires, séquentiels statiques, séquentiels dynamiques et circuits à structure connue (par opposition à structure inconnue).

. pour les combinatoires les états sont stables et ne dépendent que des conditions d'entrée ; il n'y a pas ici de fréquence minimum, mais il peut y avoir une fréquence de commutation de vecteurs d'entrée maximum et déterminée par la nécessité de maintenir un état stable pendant le temps d'analyse ;

. les circuits, ou parties de circuits, seront dits "séquentiels statiques" lorsqu'il est possible de fixer leurs états internes pour une durée indéterminée sans perturbations ;

. les circuits séquentiels dynamiques sont les circuits, ou parties de circuits, qui ne fonctionnent normalement que dans une plage de fréquence donnée entre FH_{min} et FH_{max} . L'arrêt de l'horloge conduit à perdre des valeurs et/ou modifier le déroulement d'une séquence de vecteurs d'excitation externe ;

. les circuits à structure connue sont ceux pour lesquels l'utilisateur de la machine connaît la structure électrique, logique, etc... Cette connaissance peut provenir soit de données CAO, soit d'une analyse micro-photographique.

2) Les méthodes d'observation étant étroitement liées au fonctionnement des circuits les cas sont résumés en :

. circuits "statiques" qui regroupent les cas des circuits combinatoires et "séquentiels statiques" ;

. circuits dynamiques : cas qui recouvre les circuits séquentiels à fonctionnement exclusivement dynamique ainsi que les circuits statiques, en considérant que le dynamisme d'un circuit combinatoire est donné par la variation de ses vecteurs d'excitation lorsque les fréquences sont compatibles.

3) Par ailleurs, les circuits doivent être alimentés. Sont donc utilisés des "vecteurs d'entrée" qui sont les vecteurs de test d'excitation EXTERNE. Ils conditionnent le circuit sous la forme d'une séquence contenant :

. pour les circuits statiques, une suite d'états stables ($E1 \dots Ei$) incrémentés à un rythme FT permettant les examens souhaités entre chaque variation des valeurs de conditionnement ;

. une suite d'instructions ($I1 \dots Ii$) pour les circuits dynamiques. Le rythme d'exécution est donné par l'horloge FH qui pilote le circuit, même si plusieurs phases sont nécessaires à l'exécution d'une instruction.

III.3.2. Terminologie

Quelques termes sont à expliciter :

.Le "point circuit" (PC) est défini comme étant le plus petit rectangle significatif dans le fichier D.M. Ce rectangle est parfois appelé motif élémentaire. Pour être exploitable, la définition de l'image traitée sera donc compatible avec les dimensions du PC.

. Diagnostic :

- un diagnostic sera dit "libre" lorsqu'il est uniquement dépendant de l'opérateur qui, à la vue du fonctionnement interne, décide du (ou des) composant(s) fautif(s).

- un diagnostic sera dit "CAO" si la décision d'une mise en cause est dépendante de valeurs prédéfinies et relatives à des informations extraites:

* d'un circuit réputé "BON",

* de résultats théoriques obtenus à partir des outils de CAO et/ou FAO.

III.3.3. Modes de traitement

Le traitement des informations recueillies peut prendre deux formes, liées à leur utilisation :

. Le mode mémoire qui sera le plus utilisé, consiste à saisir, par échantillonnage et stocker en mémoire les informations données par le MEB. Cette technique est d'autant plus intéressante qu'elle permet, outre le diagnostic "libre", après extraction des informations utiles, un traitement informatique en vue d'un diagnostic "CAO".

. Le mode image concerne la visualisation sur un écran des images pour une inspection visuelle par l'opérateur. Il est cependant possible de prendre des photos (ou le film vidéo d'une séquence) en vue d'un traitement ultérieur. Ce mode étant en fait inclus dans le mode mémoire, il ne sera utilisé que pour des examens rapides ou préliminaires.

Préalablement, lorsque le circuit est connu, pour éviter une longue procédure de localisation (et une longue exposition à la sonde), il est souhaitable de traiter le fichier MD par pointage avec curseur et zoom pour obtenir l'image théorique de la zone à étudier. La présence de cette image permet de situer plus rapidement la zone à observer, ainsi que de comparer visuellement la réalisation en regard des prévisions.

Dans le même esprit, lorsque des travaux importants ont été réalisés en simulation de fonctionnement de la (des) cellule(s) analysée(s), les résultats théoriques peuvent être utilisés pour animer une image des masques tirée du fichier MD en visualisant le contraste de potentiel théorique. Une telle image est alors directement comparable à celle recueillie à l'aide de l'outil.

Une telle méthode, rapide et efficace, demande cependant une étude approfondie de la réponse des circuits au niveau des connexions internes et pour les différents vecteurs externes de conditionnement à appliquer. Ce qui n'est pas souvent le cas.

III.3.4. Méthodes d'observation

III.3.4.1. Examens préliminaires

Après centrage, les différents blocs constituant le circuit peuvent être situés. Un zoom de dimensions libres est choisi pour explorer les blocs et déterminer leur nature et leurs liens, notamment dans le cas de C.I. à structure non connue. Le balayage est continu et rapide ; à l'aide du déplacement de la platine porte objet, l'état de surface et la qualité des connexions peuvent être inspectées.

Sans contraste de potentiel, des défauts de fabrication et de défaillance peuvent être détectés visuellement. Il s'agit principalement des défauts ou détériorations mécaniques. Ensuite, le circuit est alimenté et la liaison de potentiel entre les pattes extérieures et les plots de la puce est contrôlée (bonding). Ces recherches sont bien entendu possibles pour tous les types de circuits.

III.3.4.2. Vecteur modulé

. Mode image

Le circuit reçoit ici deux vecteurs d'entrée se répétant alternativement à basse fréquence (ou encore un vecteur stable et une horloge de validation), de façon à ce que les commutations soient observables sur l'écran du MEB, c'est-à-dire à une vitesse compatible avec l'observation humaine. Dans ce cas, les changements d'états logiques ou le cheminement de l'horloge peuvent être suivis à travers l'ensemble du circuit. Avec l'incrémentation du vecteur d'entrée, le fonctionnement de certains composants, comme les bascules ou les registres à chargement sur front d'horloge, peut être contrôlé visuellement.

Cette méthode s'applique aux cas définis "circuits statiques" et le diagnostic reste "libre". Avec une fréquence de commutation plus élevée, la technique PDVC (§ III.2.2.) est utilisable, elle facilite les observations en permettant d'isoler une variation du reste du circuit.

. Mode mémoire

Lors de la commutation des vecteurs d'entrée, en plus des connexions métalliques supérieures, les transitions sur Sipoly et diffusion (structure MOS) sont quelques fois, fugitivement, observables sur l'écran du MEB.

Il peut se révéler intéressant d'étudier ces transitions. En élevant la fréquence de commutation, pour la rendre compatible avec la fréquence d'échantillonnage minimale, la technique de saisie synchrone est alors applicable (figure 25). L'image du circuit pendant (ou après) les commutations est saisie en mémoire.

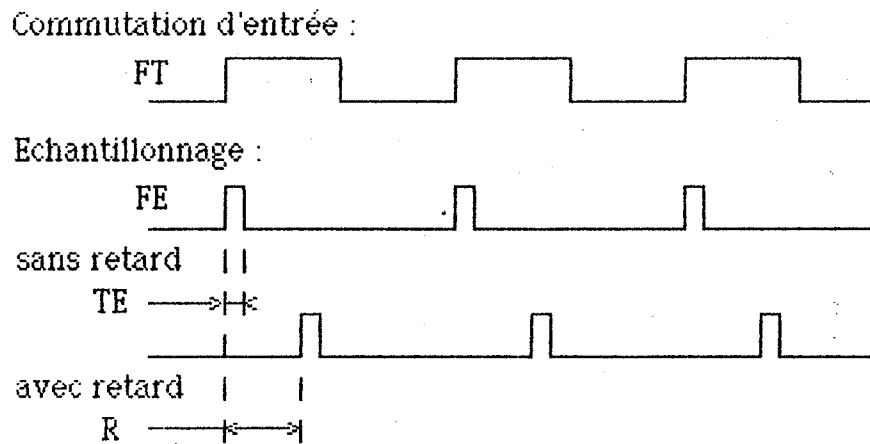


Figure 25 : Vecteur modulé en mode mémoire

III.3.4.3. Etats stables

Cette méthode est la plus simple et la plus efficace pour les cas de fonctionnement définis dans les "circuits statiques". Le vecteur d'entrée reste stable pendant l'examen visuel ou la mise en mémoire de l'image. Cette méthode permet d'examiner un circuit, pour une suite de vecteurs d'entrée, en allant lire à chaque étape l'état logique d'un ou plusieurs points significatifs (nœuds). Elle permet la recherche d'un défaut dans l'ensemble du circuit par mesures qualitatives.

Généralement, les informations ne portent en premier lieu que sur la couche métallique supérieure. Les états restant stables pendant l'analyse, des mesures trop rapides seront évitées : [WOL 83] rapporte que l'usage d'une fréquence de balayage ligne de 15 kHz (standard TV) demande un courant faisceau de $I_b = 100$ nA, inducteur de charge. L'utilisation d'un balayage lent, 10 Hz par exemple avec une définition de 1000 points image, soit 100 microsecondes par P_i , ne nécessite qu'un courant de 100 pA pour une même qualité d'image que précédemment, mais sans risques de perturbations.

III.3.4.4. Codage

Cette méthode est actuellement la plus répandue. Elle est présentée en littérature sous différentes versions dont les principales sont :

. Le Voltage Coding (VC) présenté dans [LUK 75] demande la synchronisation de la fréquence de l'excitation (FT) du circuit avec le balayage du faisceau, de sorte que FT soit un multiple de la fréquence ligne. Si les fréquences ne sont pas compatibles, les lignes de balayage sont comptées et l'incréméntation des vecteurs est faite toutes les P lignes.

Par exemple, si le changement de vecteur a lieu toutes les 20 lignes, parmi les 512 lignes de la fenêtre observée, 25 états différents et successifs peuvent être étudiés. Cette méthode est surtout intéressante si la zone couverte est une (ou des) ligne(s) de communication interne. Dans le cas d'un BUS la propagation du logiciel à l'intérieur du circuit peut être contrôlée.

. Le Logic State Mapping (LSM) proposé dans [CRI 80] consiste, sur un microprocesseur par exemple, à faire évoluer le logiciel interne pendant que la sonde balaye toujours la même ligne (mj constant) coupant perpendiculairement un bus (ou un registre) interne.

La stroboscopie de faisceau est utilisée avec un décalage de phase (retard ϕ) augmenté à chaque nouveau balayage de ligne. Le balayage de l'écran de visualisation reste dans les axes X et Y donnant l'évolution du potentiel du bus entre les bornes de la variation du retard sous la forme d'une carte d'états logiques (figure 26) [FAZ 81].

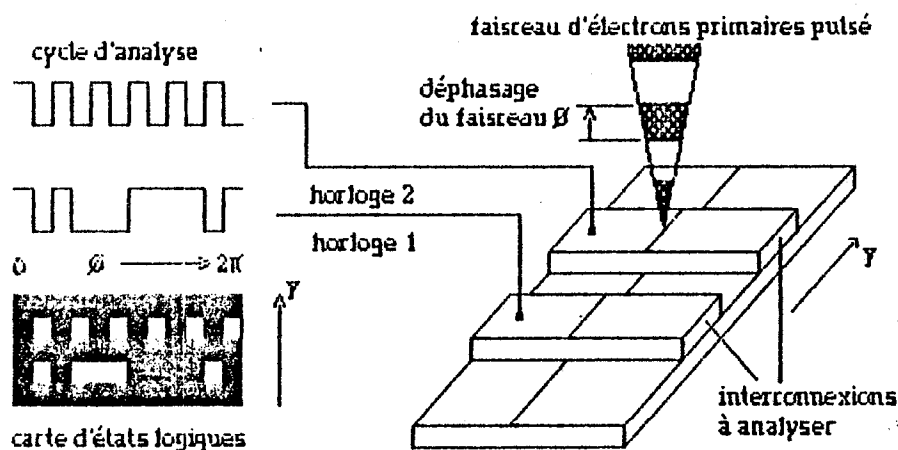


Figure 26 : Relevé des états logiques. Le balayage est continu.

. Logic State Timing Diagram (LSTD): Cette méthode [WOL 82] est différente de la précédente (LSM) par le fait que le faisceau reste positionné sur le point en analyse pendant le déroulement de la séquence de vecteurs externes. La sonde est ensuite déplacée vers d'autres points à examiner dans les mêmes conditions. Une commande de positionnement de faisceau est nécessaire.

Il est possible ici de représenter en diagrammes temporels les variations observées (Figure 27). Il apparaît que l'application essentielle de cette méthode est relative à l'étude de la répartition des phases d'horloge dans un circuit dynamique qui contient sa propre génération de phases de séquençement interne.

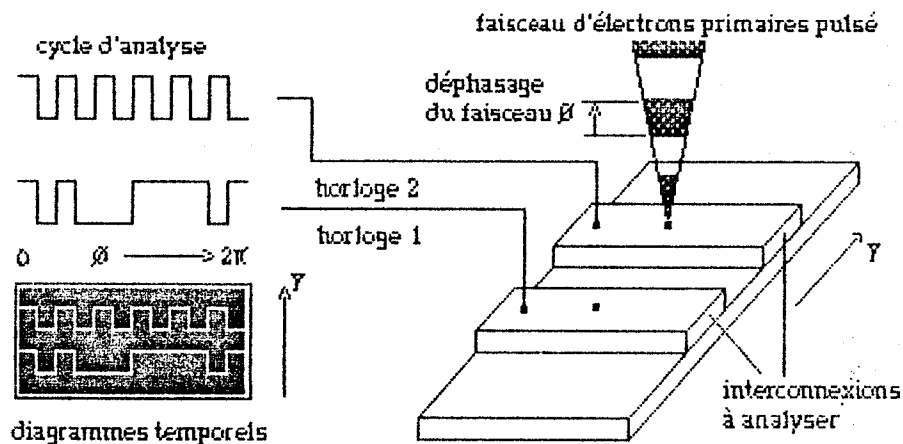


Figure 27 : Relevé de diagrammes temporels. Le faisceau saute de points de mesure en points de mesure.

L'inconvénient de ces méthodes est le recours à la stroboscopie de faisceau qui rend difficile son usage en mode mémoire. Dans ce cas, lorsque les fréquences l'autorisent, la stroboscopie de faisceau sera remplacée par la technique de saisie synchrone. Les conditions et résultats restent identiques avec de surcroît la possibilité d'un traitement informatique.

III.3.4.5. Séquentiel synchrone

Cette méthode couvre l'application des techniques stroboscopiques aux circuits dynamiques pour un examen de la variation des états logiques pendant un cycle de FH et pour la zone couverte par le balayage.

. Mode image

L'application de la technique de stroboscopie de faisceau avec différents retards, mais sans variation pendant l'observation, donne des images stables de divers états internes pendant un cycle de FH d'un circuit dynamique. L'inspection reste visuelle.

. Mode mémoire

Dans les mêmes conditions que le mode image, mais par application de la saisie synchrone, l'examen informatique des états logiques d'un circuit dynamique est ici possible.

III.3.4.6. Analyseur logique

Cette méthode s'apparente à l'analyseur logique utilisé pour la mise au point de cartes en logique câblée. Les canaux de la sonde sont ici remplacés par le mouvement du faisceau qui commute l'examen d'un point à l'autre par application de la technique de localisation par zones (§ III.2.3.). Les dimensions de la zone sont données par celles du motif élémentaire (P_c) de sorte que la partie couverte par le faisceau soit toujours incluse dans la connexion visée en examen.

Pour déterminer la valeur logique d'un P_c , on prélève au minimum trois valeurs par ligne sur trois lignes, soit 9 PIXELS (figure 28). La valeur logique de P_c est obtenue par moyenne des valeurs échantillonnées sur sa surface équipotentielle. La sonde est ensuite déplacée vers d'autres P_c à examiner.

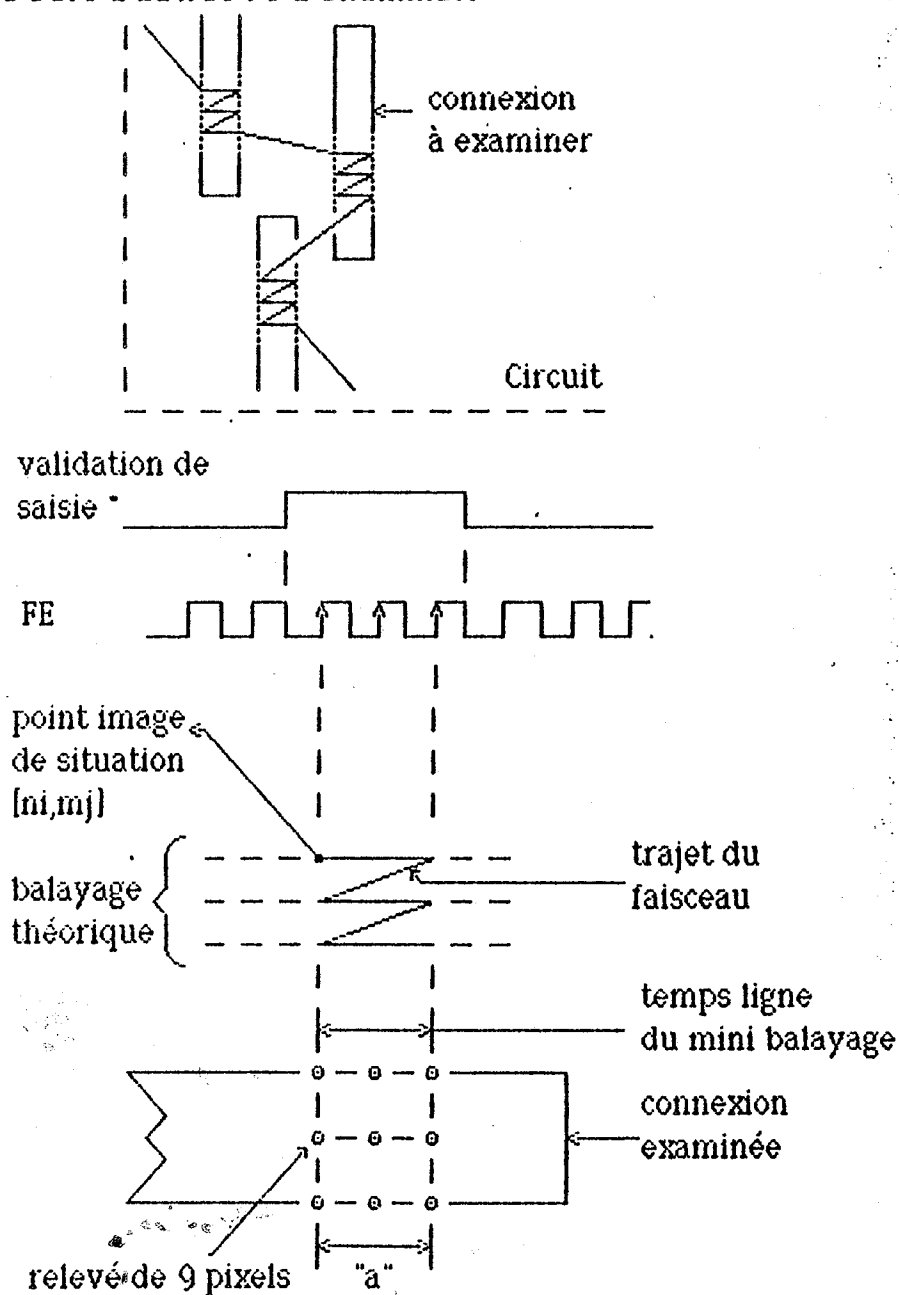


Figure 28 : Saisie en analyseur logique

De fait, cette méthode est vraiment puissante si un automatisme de placement de la sonde est possible grâce à un lien avec les outils de CAO. Disposant d'un accès au fichier DM, les adresses des Pc à examiner sont transmises au système de positionnement de la sonde.

Pour chaque Pc, les valeurs recueillies sont rangées en regard des différents vecteurs d'entrée appliqués successivement à chaque passage (même trajet) de la sonde. La comparaison avec des résultats de simulation de fonctionnement est alors immédiate. Son application sera donc essentiellement portée sur la mise au point des circuits prototypes.

. Méthode asynchrone

Dans ce cas, les états logiques sont stables pendant l'exploration de l'ensemble des Pc par la sonde (circuits statiques). C'est entre deux explorations qu'un nouveau vecteur d'entrée est appliqué.

. Méthode synchrone

Cette méthode est l'application de la précédente aux circuits dynamiques en synchronisant, avec ou sans retard, l'échantillonnage avec l'horloge pilote du circuit (FH) pour une saisie synchrone. L'échantillonnage n'est validé que pendant le balayage des zones à observer.

. Temps réel

Présentée par [OST 82] cette méthode utilise la stroboscopie de faisceau. La sonde reste fixe sur le point à étudier pendant le déroulement de la séquence de vecteurs de test. L'état logique à vérifier est saisi au passage (à un instant donné) dans la séquence. L'acquisition, en monocoup, est rapide et ne nécessite par la récurrence du phénomène (*temps réel*). Pour améliorer la qualité de la mesure, une source LaB6 et un spectromètre à champ retardateur sont utilisés. Après les mesures sur un point, le faisceau est déplacé pour une autre mesure. La méthode appliquée en localisation par points prend le nom de "Multichannel Logic State Analysis" (MLSA).

III.3.5. Conclusion sur les méthodes

Les méthodes précédemment décrites ont pour but de relever les états logiques de certains points significatifs. Les états sont stables (statiques) ou "stabilisés" (dynamiques) par stroboscopie. Il s'agit donc de mesures qualitatives qui visent à l'examen du fonctionnement logique interne des C.I. Elles autorisent notamment :

- . le contrôle de la bonne conception logique d'un prototype sur l'ensemble du circuit ;
- . la recherche d'une défaillance par comparaison des états logiques, entre un BON et un MAUVAIS, en réponse à un même vecteur d'entrée.

L'analyse des résultats pourra être faite soit

- . visuellement sur l'écran du MEB,
- . sur photos,
- . sur enregistrement vidéoscopique,
- . par traitement informatique sur des données obtenues par saisie.

Le diagnostic portera sur :

- . une erreur de conception logique,
- . la localisation du défaut.

Dans ce dernier cas, des examens complémentaires pourront s'avérer nécessaires, notamment si la cause réelle d'une panne provient du comportement électrique critique d'un élément repéré par les mesures qualitatives.

La mise en œuvre de techniques de mesure quantitatives visera à contrôler :

- . le temps de propagation à travers un ou plusieurs éléments internes,
- . le temps de commutation des niveaux logiques,
- . la forme d'évolution du potentiel d'un ou plusieurs points,
- . la valeur électrique exacte d'endroits douteux.

Pour leurs évaluations, des mesures spécifiques doivent donc permettre l'analyse fine du comportement dynamique de certains composants.

Trois mesures sont présentées :

- . propagation,
- . valeur électrique (du potentiel) d'un point,
- . forme d'onde.

III.4. LES MESURES ELECTRIQUES

III.4.1. Propagation

Le but est ici de relever les écarts de temps entre l'instant d'application d'un niveau logique à l'entrée d'un ou plusieurs composants (transistors) et l'instant de réponse en sortie.

Les propagations étant très rapides (quelques nanosecondes), la stroboscopie de faisceau est utilisée [FUJ 80]. L'opérateur choisit librement un grossissement donnant une image couvrant les composants à analyser. L'opération est visuelle sur l'écran du MEB. Pour observer une variation rapide, l'effet de ralentissement est obtenu par une lente variation du décalage de phase ($\diamond R$) entre l'horloge FH qui pilote le circuit et la modulation du faisceau.

Le dynamisme des commutations est alors observable et mesurable entre deux états significatifs pour la valeur du $\diamond R$ correspondant. La variation de $\diamond R$ peut être linéaire et bouclée à basse fréquence (FR) pour, en répétant le phénomène, laisser un temps suffisant pour les mesures. Cependant, la progression du retard ($\diamond R$) peut également être incrémentée par "pas" (figure 29) de sorte qu'à chaque palier l'opérateur dispose du temps de prendre une photo (la saisie en mémoire ne présentant que peu d'intérêt). L'analyse pourra alors être menée sur un ensemble de photos représentant la réponse de la zone étudiée à des instants légèrement décalés.

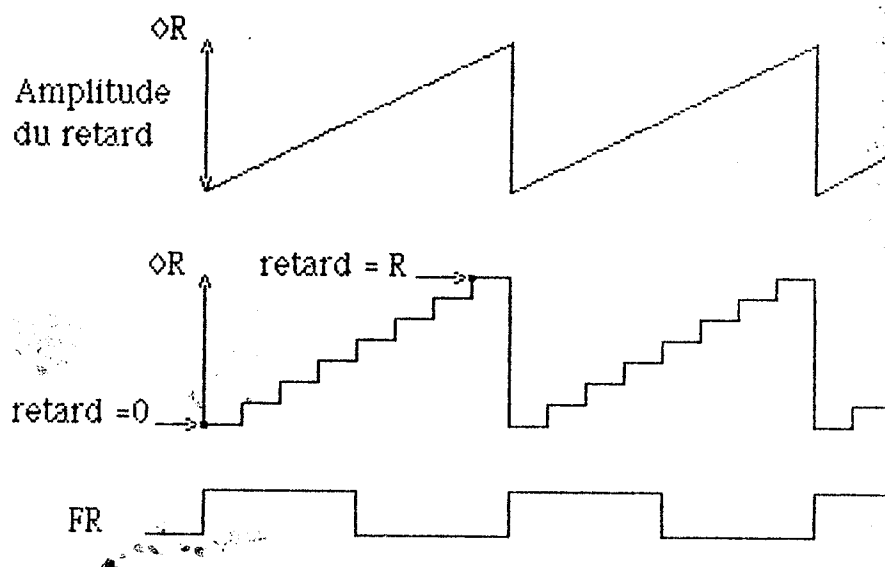


Figure 29 : Modulation de $\diamond R$

III.4.2. Valeur du potentiel d'un point

Cette méthode est chargée de couvrir deux cas de mesures de valeur réelle du potentiel : soit la valeur absolue, soit la valeur réelle de l'amplitude d'une variation du potentiel d'un point.

1) La valeur absolue du potentiel d'un point peut être obtenue en application de la technique présentée par [TOU 77] dite des "trois points". Cette technique nécessite la présence d'un plot d'étalonnage dont le potentiel est ajustable de l'extérieur.

Le faisceau est d'abord commuté entre le plot d'étalonnage et un point de référence situé au même niveau (même couche dans la structure) que le point à mesurer. Une première mesure différentielle permet de soustraire la partie du signal qui n'est pas due au contraste de potentiel (référence non alimentée). Le faisceau est ensuite placé sur le point à étudier. La valeur obtenue est comparée au premier résultat. Enfin, la sonde étant commutée sur le plot d'étalonnage, une seconde mesure différentielle donne la valeur recherchée.

2) La valeur exacte de l'amplitude d'une variation nécessite l'usage d'un spectromètre électronique pour compenser la non linéarité des mesures (§ 11.4.4.). Le faisceau restant stable sur le point, la variation du potentiel est relevée avec précision si sa rapidité est compatible avec la bande passante du spectromètre. La variation peut être échantillonnée et une valeur d'offset, obtenue par une première mesure sans variation, peut être soustraite.

L'intérêt de ces mesures reste cependant très limité par :

- . la nécessité d'un plot d'étalonnage dans le premier cas ;
- . la limite (assez faible) de la bande passante du spectromètre, dans le second.

III.4.3. Forme d'onde

Cette méthode appelée "Waveform Mode" [GOP 78] et [KUB 81] est nettement plus performante : [FAZ 81] fait état de mesures à plus ou moins 0,1 ns et d'une résolution de 10 mV. Le faisceau est toujours positionné sur le point à examiner, mais outre le spectromètre électronique, la stroboscopie de faisceau est utilisée. Le pulse d'activation de la sonde est synchrone de la transition électrique à étudier, puis successivement décalé dans le temps par "pas" de sorte qu'après chaque "pas" l'état de la transition est relevé.

Si le nombre de "pas" est suffisant, la courbe en forme et amplitude dans le temps est reconstituée et donne les valeurs recherchées (figure 30) [FAZ 81].

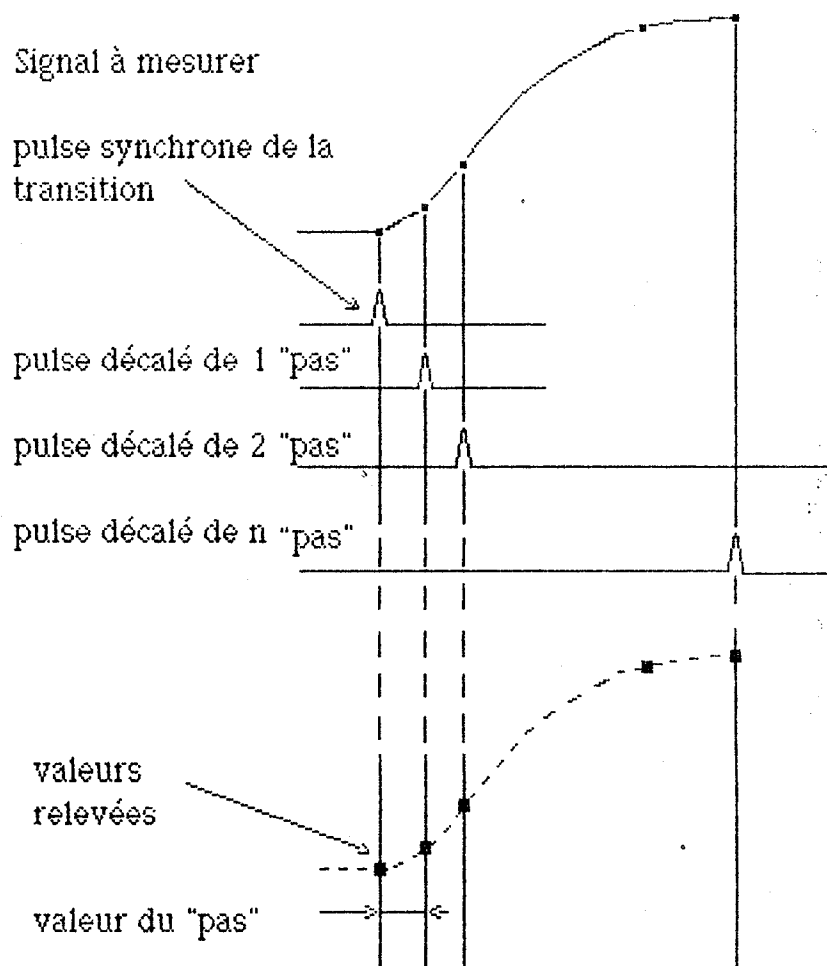


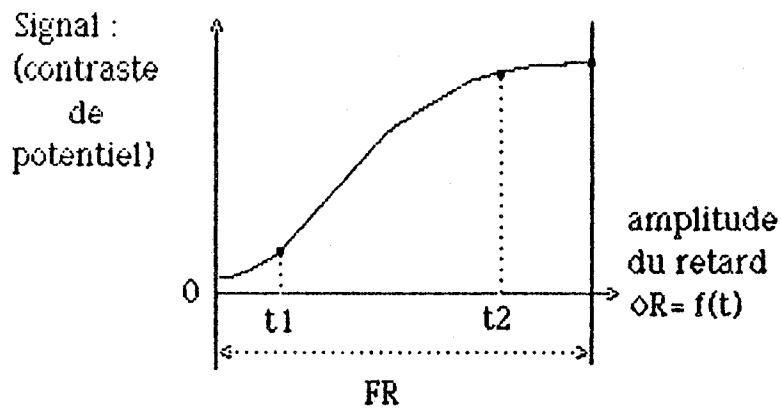
Figure 30 : Forme d'onde

L'inconvénient est la nécessaire répétition de la transition à chaque cycle, ce qui n'est pas toujours possible [URA 82]. Dans certains cas, les résultats obtenus pourront être comparés à ceux issus de la simulation électrique [WOL 83].

Dans les mêmes conditions, le faisceau peut être utilisé comme la sonde d'un oscilloscope, la mesure étant représentée graphiquement. La différence avec le cas précédent est le remplacement de l'incrémentation en "pas à pas" du retard, par une variation linéaire et cyclique à la fréquence FR.

Le signal obtenu est visualisé sur un écran d'oscilloscope dont la base de temps est donnée par FR. L'espace de temps étudié est celui d'un cycle de FR dont la valeur est ajustée pour couvrir la transition à observer.

Pour un pulse minimum (T_p min) FR est choisi pour obtenir une image exploitable (figure 31)



FR est utilisée en base de temps du balayage horizontal

Figure 31 : Représentation en forme d'onde

III.5. CONTROLABILITE

L'avantage des machines à pointes, lorsqu'elles sont utilisables, est qu'en plus des mesures (observabilité), elles peuvent être utilisées pour imposer un état logique sur une (ou quelques) connexion(s) interne(s) (contrôlabilité).

[SHA 81] rapporte les résultats d'une étude visant à utiliser le faisceau d'électrons pour injecter un signal ou encore forcer une ligne à un état logique déterminé. Dans ce but, il utilise le courant induit issu de la génération de paires électron-trou, dans un semi-conducteur sous l'impact du faisceau d'électrons primaires (§ II.2.). Lorsque les porteurs créés sont collectés par une jonction, le courant résultant peut être de l'ordre de celui fourni par un transistor de charge si les conditions de source ($E_0 - I_b$) sont réunies.

Le temps d'exposition est considéré suffisamment long lorsqu'il est nettement supérieur à la durée de vie moyenne des porteurs minoritaires créés: 10⁻⁶ sec. pour le silicium.

En technologie N-MOS de telles jonctions peuvent être situées naturellement entre les conducteurs diffusés et le substrat. Leur mise en conduction par le faisceau d'électrons permet alors d'amener le potentiel du conducteur diffusé à celui du substrat. Celui-ci étant généralement à la masse, il est donc possible, à l'aide de la sonde, de forcer une connexion au niveau logique bas.

Cependant, pour être utilisables, ces jonctions doivent être prévues de certaines dimensions et implantées aux endroits stratégiques où une action de ce type peut se révéler nécessaire. Afin de palier à cet inconvénient, bien que [KRA 83] doute que ce soit possible, il apparaît intéressant d'étudier les conditions d'utilisation du faisceau qui donneraient les mêmes effets en appliquant la sonde sur un endroit bien précis dans la structure, mais sans avoir été spécialement prévu à cet usage.

Il apparaît actuellement que la principale difficulté vienne du placement de la sonde qui doit à la fois être très énergétique et localisée avec précision pour ne pas endommager les éléments environnants. Or, si le positionnement peut être effectué avec précision lorsque les paramètres de sonde sont constants, la modification de ces paramètres (augmentation de la tension d'accélération) entraîne une perte de référence de situation qui ne permet plus le placement souhaité (sans risques). Le problème est évidemment moindre lorsque la zone d'impact est conçue dans ce but.

Deux types de forçage sont alors possibles : l'un temporaire, l'autre permanent.

1) Forçage temporaire :

L'"Electron-beam Switched Latch" (ESL) de [SHA 81] consiste à implanter deux jonctions, accessibles au faisceau, sur une bascule et dans les conditions de la figure 32. L'ESL autorise d'imposer la sortie à '1' ou à '0' logique par une action appropriée de la sonde. Un set et un reset peuvent être opérés à tout instant et suivis de la poursuite de l'observation du comportement interne du C.I.

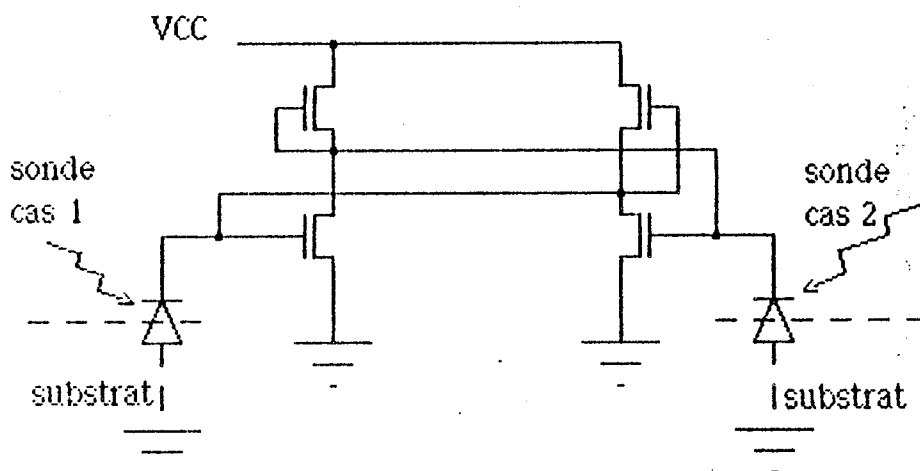


Figure 32 : Forçage temporaire (ESL)

Egalement proposé par [SHA 81] l'implantation d'une diode connectée à une ligne de BUS suivant la figure 33, permet de commuter le bus entre '0' et '1' logique, ce qui revient à injecter une horloge interne à l'aide de la sonde. Mais dans ce cas, la sonde étant "occupée", l'observation ne peut plus être qu'EXTERNE, ce qui rend cette solution actuellement peu attrayante.

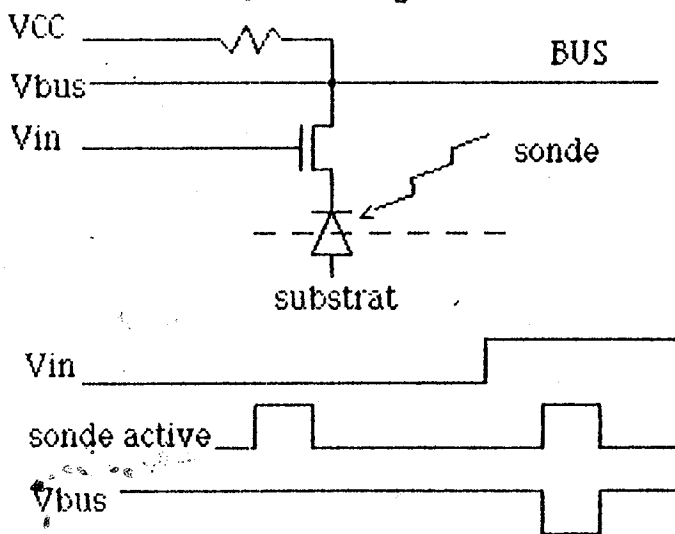


Figure 33 : Injection d'un signal

2) Forçage permanent

Pour certaines valeurs, la sonde peut, en chargeant les oxydes, décaler les tensions de seuil des transistors MOS (§ II.4.1.). Si, sous le faisceau, un champ électrique est appliqué à l'oxyde, un courant induit s'établit entre le métal de connexion et les semi-conducteurs [EVE 71]. Ce courant dépend du nombre de porteurs créés ($e_i = 20$ eV pour SiO₂) et donc de l'épaisseur de l'oxyde. Si une porte est constituée d'un transistor sous oxyde épais au lieu de mince, elle sera rendue très sensible à la sonde.

L'influence étant dépendante du champ électrique appliqué à l'oxyde, le transistor normalement bloqué peut devenir passant si une tension positive est appliquée à la porte irradiée par le faisceau d'électrons. Si un zéro est appliqué, le transistor sera bloqué de manière permanente.

Pour éviter l'introduction de l'extérieur d'un signal de test, le choix de la condition peut être réalisé à l'aide de la bascule de forçage temporaire (ESL).

L'inconvénient est bien entendu l'introduction (dans la fabrication) de ces transistors "parasites". L'avantage est le caractère permanent de cette opération qui permet la continuation de l'observation. L'application principale de cette possibilité sera essentiellement de permettre d'isoler un bloc dans une structure complexe pour faciliter l'étude de son comportement indépendamment de son environnement.

Enfin dans certain cas, notamment si des zones ont été prévues à cet usage, le recours à des micro-pointes pourra être envisagé si :

- les zones d'accueil sont placées à la périphérie du circuit pour ne pas gêner l'observation;
- les pointes ne perturbent pas électriquement le fonctionnement du circuit;
- et sont de dimensions inférieures à la distance de travail (Wd) pour se "glisser" entre la dernière lentille et l'échantillon.

III.6. RECAPITULATION

1) Les applications des méthodes d'observation et de mesure aux différents types de circuits sont, respectivement, résumées dans les tableaux 1 et 2 ci-après.

2) Le choix de l'utilisation d'une méthode sera lié au but recherché et aux possibilités essentielles offertes par chacune d'elles, que nous résumons (globalement) de la façon suivante :

. "Etats stables" :

permet le relevé d'états logiques d'un grand nombre de connexions (couche métallique supérieure) pour un petit nombre de vecteurs externes. Elle sera donc employée de préférence pour le contrôle des réponses fonctionnelles des cellules ou macrostructures (blocs) dans l'ensemble des circuits de type statique. Cette méthode, très générale, interviendra à la suite des examens préliminaires.

. "Codage" :

les diverses techniques liées à la méthode de codage autorisent l'observation de la réponse d'un petit nombre de points pour un grand nombre de vecteurs d'entrée. La préférence d'usage ira aux examens, sur tous types de circuits, du comportement d'un bus ou des interconnexions entre blocs internes, en réponse à une séquence de vecteurs de test externes.

. "Modulé" :

en mode image, la méthode vise à suivre la propagation d'une variation, au niveau des connexions, à travers le circuit. En option, le contrôle de l'équipotentialité des connexions pourra être vérifié plus facilement par application de la technique PDUC.

En mode mémoire, la méthode sera appliquée si un examen des couches plus profondes que les connexions métalliques est nécessaires et lorsqu'une zone d'un circuit statique est douteuse électriquement.

. "Séquentiel synchrone" :

est équivalent à la méthode précédente, mais applicable aux circuits dynamiques.

. "L'analyseur logique" :

couvre tous les types de circuits par examens ponctuels et donc surtout applicable aux circuits à structure connue et pour des vecteurs d'entrée récurrents en mode synchrone.

. "Méthode MLSA" :

aura pour but une étude locale lorsque la présence d'une variation aléatoire (parasite) est soupçonnée et nécessite un prélèvement en temps réel.

Remarques :

L'éventail des méthodes autorise une approche méthodique pour la localisation progressive des défauts. L'ordonnancement pour différentes applications et différents types de circuits, fera appel à une méthodologie.

Lorsque le comportement d'un composant apparaît électriquement critique, les mesures quantitatives sur l'élément localisé pourront être utilisées pour tenter d'expliquer les raisons d'une panne par des mesures de :

- . propagation, pour déterminer le temps mis par une cellule, par exemple, à remplir sa fonction,
- . valeur du potentiel d'un point qui n'atteindrait pas une valeur suffisante pour donner un niveau logique stable et reproductible,
- . forme d'onde, pour déterminer les temps de basculement (T_{pHL} , T_{pHL}) des éléments, ou encore étudier le chevauchement imprévu de deux ou plusieurs signaux.

Enfin, l'ensemble des méthodes doit être disponible car toutes présentent au moins un intérêt particulier. De plus, dans une application donnée, le recours à une méthode spécifique est le plus souvent informel.

METHODES

	Modulé	Stable	Codage	Séquentiel synchrone	analyseur logique	
					asynchr	synchrone
Circuits définis "statiques"	(2)	(1)	/	/	(1)	/
Circuits définis "dynamiques"	/	/	(1) sur bus interne	(2)	/	(2)
Diagnostic CAO (structure connue)	/	X	/	X	X	X
Comparaison (structure inconnue)	/	X	/	X	X	X
Vecteurs d'entrée	récur- rents	cons- tants	séquen- tiel	/	constants	/
Horloge pilote FH	/	/	/	X	/	X

(1) Etats logiques de la couche métallique supérieure

(2) D'autres couches observables si circuits non passivés.

* Tableau 1 : Applications des méthodes

	Sans contraste de potentiel		Image contraste de potentiel	
	Mode		Mesures électriques	
	Mémoire	Image	Propagation	Forme d'onde
Combinatoire	Analyse de topologie du circuit		Analyse du comportement électrique (circuits non passivés) :	
Séquentiel	Automatique (reconnaissance de forme)	Visuelle	d'un élément	d'un point
Structure connue	défauts de structure comparaison :		sans référence de situation : mesure des temps de propagation	Avec ou sans ref. au fichier DM : Forme du potentiel Valeur absolue du potentiel
Structure non connue	informatique	au dessin		
	Reconnaissance globale			
	Défauts mécaniques			
Vecteur d'entrée (ou horloge) :	/	/	Fréquence nominale de travail du circuit : répétitif sur un ou quelques cycles.	

Tableau 2 : Applications pour les mesures

IV - L'outil :

**Définition de l'outil de micro
analyse utilisant un MEB.**

IV) DEFINITION D'UN OUTIL DE MICRO-ANALYSE DE DLSI UTILISANT UN MICROSCOPE ELECTRONIQUE A BALAYAGE

IV.1. CONCEPTION STRUCTURELLE DE L'OUTIL

IV.1.1. Le maître d'œuvre

L'étude d'un outil adapté à la micro-analyse des DLSI est motivé par les besoins des micro-électroniciens : concepteurs et contrôleurs des circuits intégrés complexes. Pour résoudre certains problèmes, notamment liés à l'observabilité du comportement interne des C.I., il est fait appel à une discipline inhabituelle de ces spécialistes : la microscopie électronique. Qui, du micro-électronicien ou du microscopiste, doit devenir l'analyste ?

En fait, la maîtrise des systèmes à mettre en œuvre et le volume des informations à traiter, implique le recours à l'informatique. L'informaticien peut alors établir le lien entre les parties concernées. Dans ce cas il doit organiser les examens, menés par le microscopiste et nécessaires aux analyses dont le besoin est exprimé par le micro-électronicien. Bien évidemment, pour atteindre le but visé, une étroite et constante collaboration entre tous est indispensable.

IV.1.2. Conception de l'outil

Le concepteur d'une machine informatique peut utiliser deux démarches différentes :

. la première consiste à recenser tous les besoins d'une part, et le matériel disponible d'autre part. A partir de ces données, il est généralement possible d'assembler du matériel de telle sorte que la machine résultante couvre, au minimum, les besoins exprimés. La méthode de conception est dite ascendante et la machine "universelle".

L'inconvénient est qu'une telle machine apparaîtra pour l'utilisateur d'autant plus coûteuse qu'il utilisera un nombre restreint des applications possibles.

. Il est préférable, en partant des besoins spécifiques à une (ou quelques) application(s), de passer par la décomposition fonctionnelle de l'objectif pour mettre en évidence les systèmes nécessaires à leur hiérarchie. De ces systèmes hiérarchisés, il est alors possible de définir l'architecture de la machine ainsi que de préciser les fonctions et la structure des sous-ensembles. Ce n'est qu'ensuite que sera recherché le matériel nécessaire à la réalisation. Cette méthode est dite descendante [ANC 74] [SCH 74].

Son avantage est la mise au point d'une machine bien adaptée à ses objectifs, optimisée pour sa (ses) fonction(s) et d'un rapport performance/prix très attrayant. L'inconvénient est qu'une telle machine ne pourra que rarement être commutée, avec les mêmes avantages, vers une autre application.

IV.1.3. Décomposition fonctionnelle de l'outil

Le MEB peut être introduit à différentes étapes de la vie d'un circuit : il est par exemple utilisé comme masqueur et par les technologues pour caractériser les semi-conducteurs. Cependant, il est clair que définir un outil "universel" pour répondre à tous les besoins, aurait pour résultat une machine disproportionnée pour certaines applications.

L'objectif de la micro-analyse de DLSI est le traitement des informations obtenues par investigation du fonctionnement interne des circuits intégrés, dans les conditions habituelles d'utilisation.

Ce but contient en lui-même la fonctionnalité des parties principales de l'outil (figure 34) :

- . mise en fonctionnement du C.I.,
- . investigation par observation,
- . traitement des résultats.

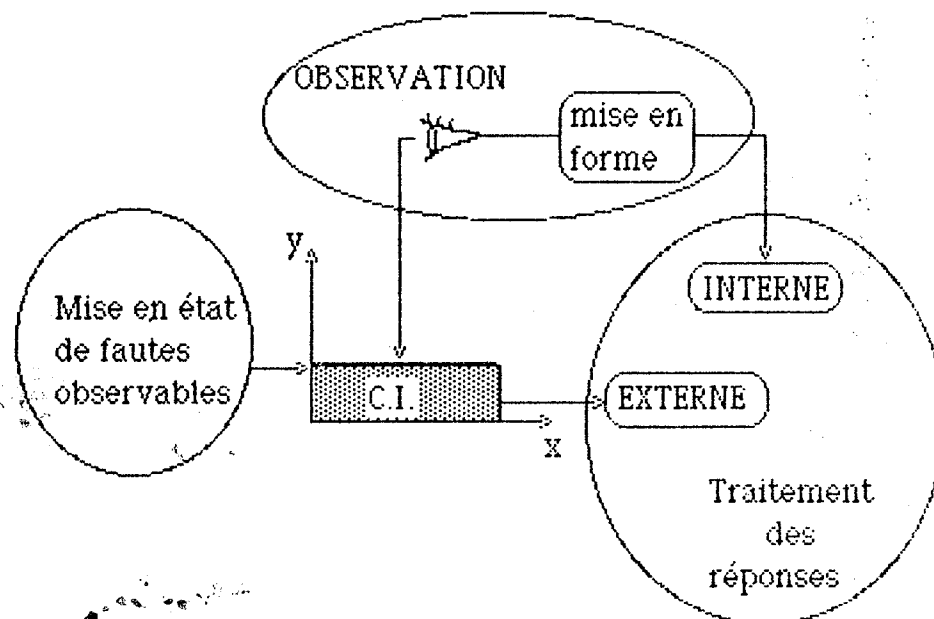


Figure 34 : Décomposition fonctionnelle de l'outil

Chaque partie aura donc une fonction tendant à résoudre un sous-problème de l'ensemble (la micro-analyse) et chacune sera constituée d'un (ou plusieurs) système(s), solution matérielle des problèmes :

- le système appelé conditionnement (1), sera chargé du fonctionnement du circuit et plus précisément de le mettre dans un état rendant les erreurs ou les pannes observables ;

- l'observation regroupe l'instrument (2) (le seul possible actuellement) c'est-à-dire le MEB et les sous-systèmes qui sont ses organes de commande, plus un système de mise en forme des informations : le système de SAISIE et prétraitement d'images, chargé de traduire le signal obtenu en informations exploitables pour le traitement informatique des réponses internes ;

- le système de traitement informatique (STI) proprement dit, aux fins d'analyse et qui doit :

- collecter les informations relatives aux résultats d'examen précédents (macro-analyse) ainsi que les données théoriques et descriptives du circuit à étudier,

- déterminer les états de fonctionnement du C.I., les conditions d'observation et celles de traitement du signal,

- recueillir, pour traitement, les réponses internes du C.I. en tenant compte des conditions d'examen,

- utiliser les réponses externes pour contrôler la bonne application du (des) vecteur(s) de test.

Cette répartition de fonctions met au premier plan le système de traitement (STI) autour duquel s'articule l'architecture de l'outil. Les systèmes sont hiérarchisés par leur dépendance (figure 35).

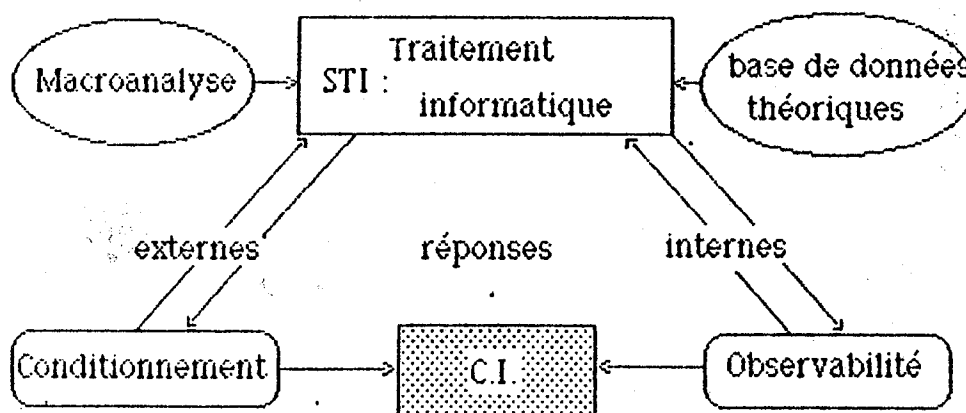


Figure 35 : Hiérarchie des systèmes

III.1.4. Architecture

Aujourd'hui seul le premier niveau existe . Encore que si les testeurs sont opérationnels, l'instrument d'observabilité n'a pas encore vraiment passé l'étape des études de laboratoire, sans compter que les méthodes d'observation y sont le plus souvent à l'état embryonnaire (figure 36).

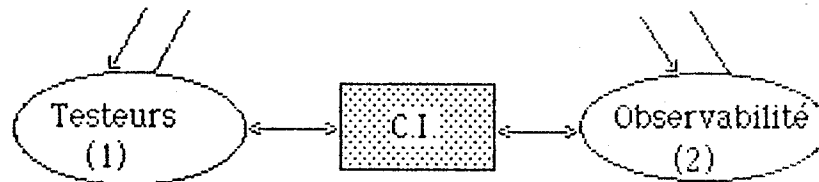


Figure 36: Etat actuel des systèmes.

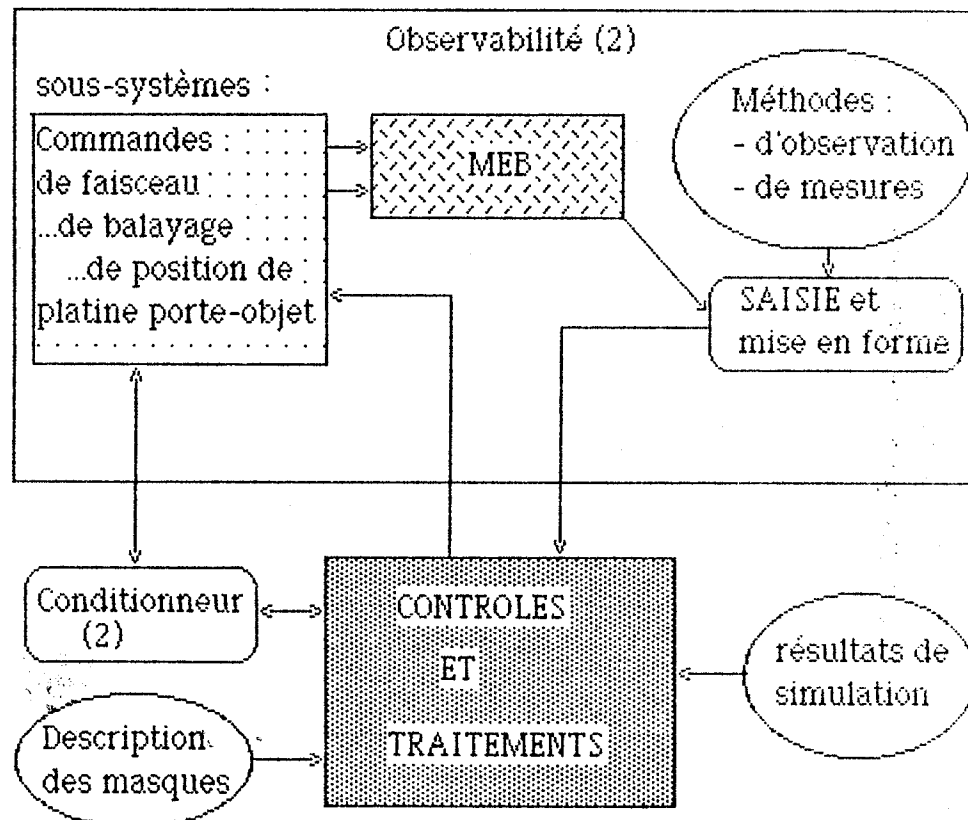


Figure 37 : Architecture globale de l'outil

La première étape consiste donc à étudier et mettre au point un arsenal de méthodes d'observation en liaison avec le système de SAISIE. La mise en place du second niveau et ses relations avec les outils de CAO est alors possible.

Ce niveau s'inscrit dans l'architecture générale de l'outil présenté figure 37. A chaque système doit correspondre une solution matérielle : à l'architecture globale de la figure 37, correspond l'organisation matérielle de la figure 38. Les principaux organes sont :

- . le système de conditionnement,
- . le MEB et ses commandes de contrôle,
- . le système de SAISIE,
- . le TRAITEMENT des informations (STI).

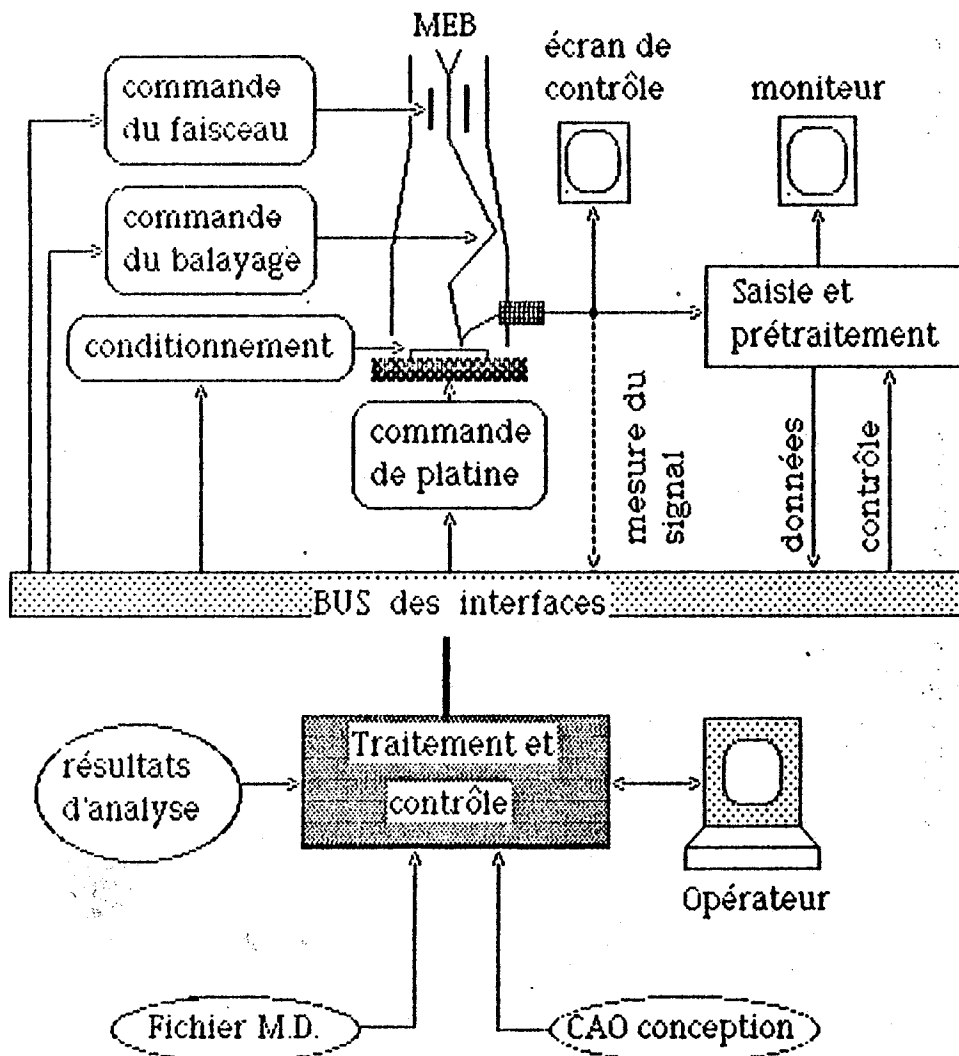


Figure 38 : Organisation matérielle de l'outil

IV.2. CARACTERISTIQUES DES PRINCIPAUX ORGANES

IV.2.1. Le système de conditionnement

Il remplit quatre fonctions principales. Il doit :

- . établir la relation entre ses entrées-sorties et les broches de connexion externes du circuit à examiner,
- . gérer le stockage des vecteurs d'entrée,
- . recueillir les réponses externes du circuit,
- . contrôler le déroulement des séquences de vecteurs d'entrée en rapport avec le mode et le rythme choisis (généralement préfixés par la méthode d'observation).

Le système est soit :

- . autonome et fonctionne comme un générateur de mots (patterns) et analyseur logique,
- . connecté au STI par une ligne série ou un bus standard type IEEE 488.

En interface de l'opérateur ou du STI, un microprocesseur assure :

- la gestion des données,
- les communications,
- le contrôle des exécutions.

Chaque circuit ayant un brochage de connexions externes différent, leur banalisation est réalisée à l'aide d'une matrice (source, destination) allocatrice des lignes (ou bus) :

- . alimentations,
- . horloge(s),
- . entrées.
- . sorties,
- . bidirectionnelles.

Avant exécution, les données représentant les vecteurs à appliquer, sont rangées dans une mémoire d'état sous un format permettant une correspondance aisée avec les entrées correspondantes du circuit à conditionner. Ces données peuvent être soit éditées par l'opérateur, soit reçues de l'organe STI.

Au même rythme et même mode que le déroulement des vecteurs d'entrée, les réponses du circuit conditionné sont prélevées et rangées dans une mémoire de résultats. Comme pour les entrées, les résultats peuvent être lus par l'opérateur et/ou transmis à l'organe de traitement informatique.

Le système contrôle le déroulement des vecteurs d'entrée dont le rythme est choisi parmi :

- . un "pas à pas" dont l'incréméntation dépend du temps d'observation de chaque état,
- . une basse fréquence permettant le suivi visuel d'une progression,
- . un signal externe : comptage de lignes ou top trame lors d'un balayage répété, le signal est synchrone par exemple de :
 - la fréquence pilote FI du circuit,
 - la fréquence d'échantillonnage FE,
 - la fréquence de modulation FM du faisceau.

Le départ du déroulement de la séquence est synchrone d'un signal GO interne ou externe.

Le système dispose donc :

- . d'une avance "pas à pas" interne et incrémentée :
 - manuellement
 - par un signal externe,
- . d'une horloge interne couvrant les observations lentes (un hertz) et les fréquences FI les plus usuelles. Elle est accessible de l'extérieur pour les synchronisations,
- . d'une entrée d'horloge externe

Le mode de déroulement de la séquence de vecteurs d'entrée est alors choisi parmi les exécutions :

- . en "pas à pas",
- . pendant un nombre de cycles préfixé,
- . jusqu'à un point d'arrêt,
- . en continu.

Il est également possible :

- . avant la séquence, de stocker ou calculer l'adresse de départ et de parcourir la mémoire d'états pour entrer les données des vecteurs à appliquer,
- . pendant la séquence, soit
 - incrémenter l'adresse à chaque cycle pour obtenir le vecteur suivant,
 - se brancher à l'adresse de début d'une autre séquence,
 - opérer des boucles d'attente sur un ou quelques vecteurs lorsque la récurrence est nécessaire à l'observation,
- . après la séquence, parcourir la mémoire de résultats pour lire la réponse externe du circuit à la séquence d'excitation correspondante.

Ces manipulations de l'espace d'adressage des mémoires d'états et de résultats sont confiées à un processeur spécialisé : le processeur d'adresse qui peut échanger des informations avec le microprocesseur de gestion. L'organisation générale est représentée figure 39.

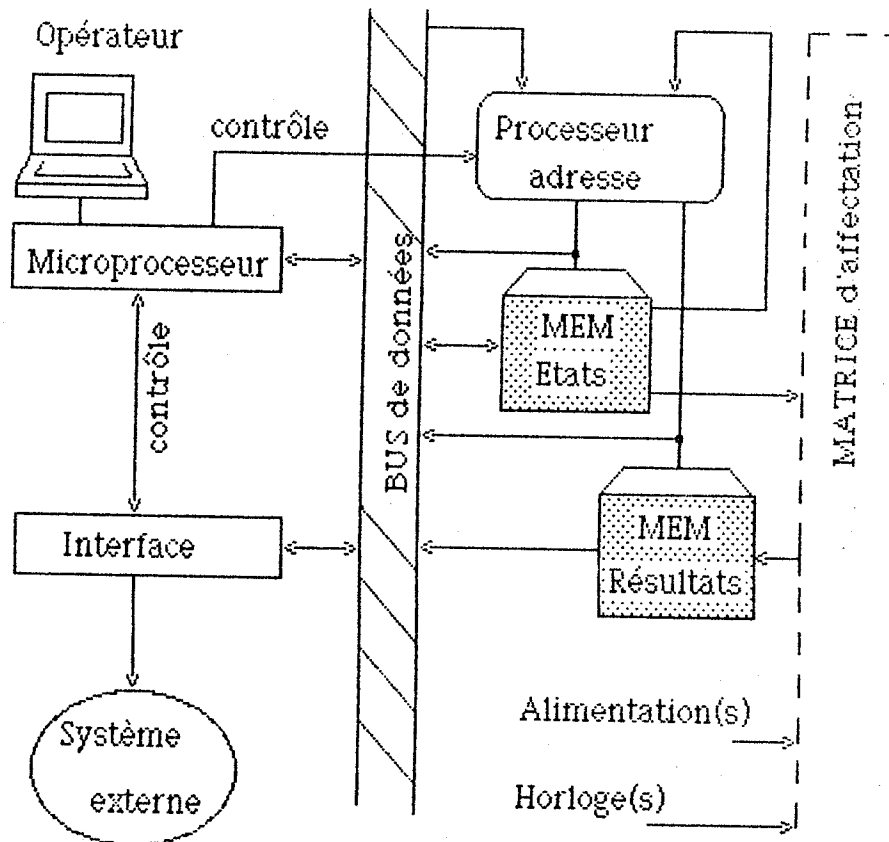


Figure 39 : Organisation du conditionnement

Il reste que, en l'absence de disponibilité d'un système spécialisé, l'utilisation des testeurs traditionnels peut être envisagée surtout s'ils disposent d'un interfaçage qui permet de le relier à un autre système informatique. Dans le cas le moins favorable, un générateur/analyseur de mots du commerce pourra être employé.

Pendant l'étude de faisabilité, il a été utilisé un système, appelé MADAM, conçu et réalisé dans l'équipe pour un autre projet : PASC HLL. Ce Matériel d'Aide au Développement d'Applications Microprogrammées (MADAM) présenté dans [BAI 79] est directement utilisable dans cette application.

Cependant, le cahier des charges et l'architecture d'un système mieux adapté, qui est en cours de finition, a été établi [BAI 84].

IV.2.2. Le MEB et ses commandes

Avec le MEB il est possible d'observer le comportement de "puces" montées dans leur boîtier, mais également avant découpage, c'est-à-dire sur tranches (wafer). Dans ce cas, le volume de la chambre à vide doit permettre l'installation d'une carte à pointes pour alimenter le circuit directement par les plots d'entrée-sortie.

L'instrument peut être considéré comme une source (la sonde) qui donne un signal (la détection).

Le signal est soit :

- . visualisé sur un écran de contrôle,
- . utilisé sur un écran haute définition pour la prise de photos,
- . transmis à l'organe de saisie pour digitalisation.

Un ensemble de sous-systèmes commande :

- . le faisceau,
- . le balayage,
- . la platine.

Cet ensemble peut être géré de l'extérieur.

Cependant dans un souci d'efficacité, de facilité de manipulation, voire de la nécessité d'une autonomie, un microordinateur est introduit avec pour objectifs :

- . la gestion des systèmes de commande,
- . le dialogue avec l'opérateur par l'affichage d'un menu de sélection des conditions de travail,
- . la gestion de l'interface de communication avec le système de SAISIE et/ou le STI.

Un générateur de fréquence lui est associé pour, notamment, contrôler la fréquence de modulation (FM) en stroboscopie de faisceau. FM est retardée ou non pour donner la fréquence pilote du circuit (FH).

Le retard, géré par le microordinateur peut être :

- . constant,
- . décalé, par "pas" de 1 nsec et gamme de 10 jusqu'à 1 msec, incrémenté soit manuellement, soit par un signal extérieur entre deux valeurs prédéterminées (bornes de R),
- . modulé par une rampe linéaire (interne ou externe) entre deux valeurs prédéfinies.

Différentes parties du MEB sont à préciser :

. La source est un filament de tungstène ou LaB6 avec une tension d'accélération ajustable continuellement de 0 à 2 KV, puis par "pas" de 1 KV avec gammes de 10 pour atteindre 30 KV. Le courant sonde peut atteindre le minimum de

$$10^{-12} \text{ A}$$

avec une bonne stabilité à basse tension (1 KV), ce qui signifie un soin particulier apporté aux régulations :

- de l'émission thermoélectronique (filament)
- du "cross over" (Wehnelt)
- de la haute tension (anode).

. Le principal problème de la détection est sa sensibilité. Suivant les appareils, sont installés des détecteurs à grille annulaire ou hémisphérique de grande dimension. Un signal mesurable (hors du bruit de fond) doit être obtenu pour une variation du potentiel de surface de 10 mV en balayage et 30 mV en stroboscopie de faisceau dans les conditions :

- pulse de 20 nA de 500 psec de durée,
- fréquence de modulation de 1 MHz
- balayage image de 100 sec.

Pour certaines applications un détecteur de type "spectromètre électronique" doit être installé (chapitre 1).

Enfin le signal est fourni en sortie (au moins) sous une forme standard vidéo (CCIR625), d'amplitude 1V.

La manipulation du faisceau permet d'utiliser une sonde optimisée pour une accélération de 1 KV et pour un diamètre à l'impact de l'ordre de 50 nm. L'opérateur peut :

- . dimensionner le diamètre d'ouverture finale (accessible de l'extérieur sur certains appareils),
- . ajuster facilement le centrage de la sonde par rapport à l'axe optique (présence d'un repère),
- . modifier la distance de travail (Wd),
- . passer en focalisation dynamique,
- . positionner le faisceau à mieux que 0.1 μm .

L'introduction dans la colonne d'un modulateur autorise une commutation de faisceau en pulsation de temps (Tp) compris entre 1 msec et 500 psec à la fréquence de répétition (FM) de 1 Hz à 200 MHz.

Le faisceau peut être utilisé en :

- . balayage image (dont le balayage VIDEO),
- . "mini balayage" de zones adressées,
- . points localisés par adressage (§ III.2.3).

Pour un balayage image, la précision dépend essentiellement du point d'origine dont la fidélité de retour est de l'ordre de 100 nm, ce qui oblige à compenser l'hystérésis des bobines de déflexion (existant sur les appareils récents). La définition est fonction du plus petit écart possible entre deux lignes de balayage. Pour une sonde de \varnothing 50 nm il est raisonnable de prévoir un écart minimum de $2 \times \varnothing$ soit 100 nm. Pour une puce de 10 mm de côté cette condition demande une précision de linéarité

de 10^{-5} .

Les temps de balayage ligne et image définissent le nombre de lignes N et donc le nombre de points image (ou points échantillonnés Pe) qui est le même pour une image carrée dont la dimension du côté est notée L. En prenant un prélèvement de S Pe (minimum 3) sur le côté d'un point circuit Pc (précédemment défini) de dimension notée a, N est obtenu par :

$$N = L/a (S-1)$$

$$\text{temps de ligne} = N/FE \quad \text{et image} = N^2/FE$$

La fréquence d'échantillonnage (FE) sera donc choisie pour la meilleure qualité d'image dans la gamme des fréquences autorisées : par exemple pour une puce de L = 10 mm des valeurs de N en fonction de a et S sont données dans le tableau 3. Les tops de synchronisation de lignes et de trame sont accessibles sous une forme standard (vidéo) pour comptage de '1' lignes et/ou synchronisation interne ou externe avec le rythme de conditionnement et/ou les fréquences FM et FE.

L'amplitude de balayage est ajustable dans la gamme des grossissements habituels : de 10 à 300000.

$\begin{matrix} S \\ \backslash \\ \text{"a"} \end{matrix}$	3	4	5
1	20	30	40
2	10	15	20
3	6,6	10	13,2
4	5	7,5	10
5	4	6	8
6	3,3	5	6,6
7	2,8	4,3	5,7
8	2,5	3,75	5
9	2,2	3,3	4,4
10	2	3	4

(N en 10^3)

"a" : Petit côté d'un point circuit (Pc) en microns

S : Nombre de points échantillonnés par longueur de "a"

**Tableau 3 : Nombre de lignes de balayage possible
(cas d'une puce de 10 mm de côté).**

Pour un positionnement adressé, au balayage sont substituées des valeurs constantes que sont les coordonnées du ou des points. Ces valeurs peuvent être obtenues par curseur dans le balayage image ou reçues de l'extérieur. La précision-fidélité du positionnement reste de 100 nm. Le temps d'accès au point visé ne dépasse pas quelques centaines de nanosecondes.

La platine porte objet est adaptée pour accueillir des boîtiers standards de 40, 64 broches ou plus, montés sur une carte permettant l'insertion de quelques circuits de mise en forme des signaux reçus du système de conditionnement par des fils blindés voire des câbles coaxiaux pour les horloges.

Pour des circuits ne fonctionnant qu'à très haute fréquence, "l'astuce" utilisée par le Laboratoire SIEMENS peut être utilisée. Elle consiste à relever le fond de la chambre à vide en amont du plan focal de la sonde. Le circuit est plaqué (puce vers la sonde) contre la paroi percée du fond, en assurant l'étanchéité. Les connexions externes du circuit, "en l'air", sont directement accessibles avec des connexions très courtes. Le problème majeur est alors la mobilité du circuit par rapport au faisceau.

En application spécifique d'analyse de défaillances sur circuit inconnu, le volume de la chambre est prévu pour la mise en place de deux circuits (150 mm de côté) lorsqu'une méthode de comparaison BON/DEFAILLANT est appliquée. L'utilisation d'une grille de référence pour mesurer les distorsions d'image peut être envisagée et notamment pour régler les angles de tilt et de rotation finement ajustables de l'extérieur. Enfin, la platine est motorisée pour des déplacements x et y à mieux que 1 micron en précision et fidélité.

IV.2.3. L'organe de SAISIE

Le principal intérêt de standardiser le signal issu du MEB sur la VIDEO est que les images peuvent alors être enregistrées sur magnétoscope. L'entrée de l'organe de SAISIE est donc capable de digitaliser un signal vidéo ainsi que d'afficher le contenu de son plan mémoire image sur moniteur dans le même standard. A ce niveau, un stockage d'informations est donc également possible sur magnétoscope y compris dans le cas où la saisie a été effectuée à une fréquence quelconque. Bien entendu le système de SAISIE peut "relire" ces images. L'organe peut être décomposé en :

- . SAISIE,
- . prétraitement d'images.

La SAISIE est soit VIDEO (standard CCIR 625) soit de type VIDEO. Dans ce cas les tops ligne et trame ainsi que l'amplitude du signal (1V sur 50 Ω) gardent les normes du standard. Seule la fréquence FE est ajustée en fonction du balayage, du rythme de conditionnement et/ou de la modulation de faisceau. En stroboscopie d'échantillonnage FE devient l'horloge maîtresse qui est retardée (décalage de phase) ou non pour donner la fréquence pilote du circuit.

Le retard est manipulable dans les mêmes conditions que la stroboscopie de faisceau implantée sur le MEB.

La saisie échantillonne le signal compris entre deux tops ligne, à la vitesse de FE qui est choisie suivant la méthode d'observation et la technologie du circuit. FE maximum est actuellement de l'ordre de 75 méga-échantillonnages par seconde pour un codage du pixel sur 8 bits (256 niveaux de gris possibles).

L'organe peut stocker en mémoire interne deux blocs de 512 x 512 pixels en prélevant soit une zone de l'importance d'un bloc, soit un ensemble de groupes représentant les valeurs de points circuits.

Une mémoire de masse est disponible pour un chargement en direct (DMA) de zones plus importantes. Cependant le système peut ne manipuler que des blocs de 256 K octets.

Une liaison par ligne série, ou BUS standard, assure un échange d'informations avec le STI.

Géré par un (des) microprocesseur(s), ce système réalise des opérations de base de traitement d'images. La manipulation, par programme, du contenu de sa mémoire interne peut conduire à :

- . seuiller sur un (binarisation) ou deux bits (trinarisation) ou plus,
- . établir un histogramme de l'image par niveaux de gris,
- . lisser,
- . reconnaître les contours,
- . retrouver par moyenne la valeur d'un Pc,
- . comparer deux images,
- . etc ...

Pour l'étude de cet organe, il a été utilisé un système appelé ROMUALD. Cet appareil a été développé au CICG en collaboration avec l'INSERM.

Il est précisé ainsi que ses applications dans [BRE 80] [RUB 83], et a fait l'objet du dépôt d'un brevet à l'ANDAR n° 82 00 590 en Janvier 1982.

Sur cet appareil, les programmes disponibles et mis au point par [BER 83.2] se résument par :

- . applications des traitements de lissage, etc ...
- . recherche automatique de seuillage dans un histogramme de niveaux de gris d'une image,
- . détermination de gradients en vue de rendre deux images superposables,
- . binarisation et trinarisation,
- . utilisation d'un filtre médian pour une meilleure étude des contours d'objets,
- . algorithme éliminant les artéfacts d'une image,
- . suppression des reflets,
- . réticule d'examen de l'image,
- . etc ...

IV.2.4. STI : Système de Traitement Informatique

La caractéristique principale de l'organe central de traitement est la masse des informations à manipuler et obtenue par :

- . le lien aux outils CAO et FAO,
- . la connexion aux organes de l'outil,
- . la prise en compte de résultats d'examens menés par ailleurs.

Le STI est :

1) Lié à la CAO pour :

- . récupérer et manipuler le fichier DM dans le but :
 - d'afficher une zone quelconque, obtenue par zoom et pointée par un curseur pour correspondre et être comparable (manuellement et automatiquement) avec l'image issue du MEB ;
 - de relever les coordonnées théoriques des 'Pc' pour initialisation ou calcul de situation (voir § III.2.3. Localisation) ;
- . prendre en compte les résultats de simulation qui pourront être contrôlés ;
- . considérer les règles de dessin à respecter pour l'inspection d'une bonne qualité de fabrication ;
- . accéder à toutes les données sur la structure et les prévisions fonctionnelles (cahier des charges) qui pourraient être utiles.

2) Lié à la FAO pour reprendre les résultats :

- . de la caractérisation qui pourraient expliquer certains comportements,
- . des tests paramétriques, électriques et logiques donnant notamment les réponses externes et les vecteurs de test correspondants.

3) Lié aux différents organes de l'outil pour :

- . communiquer au conditionnement une (des) séquence(s) de test à appliquer
 - . donner les conditions d'observabilité :
 - balayage d'image ou localisation par points ou par zones,
 - appel à la stroboscopie de faisceau ou d'échantillonnage,
 - détermination des fréquences (et déphasages éventuels) de travail avec ou sans synchronisation,
 - conditions de SAISIE et prétraitements à appliquer,
 - etc ...

4) Lié à l'ensemble pour :

- . recueillir les réponses externes et internes relatives à chaque vecteur appliqué,
- . traiter les résultats pour les présenter sous des formes directement exploitables :
 - présentation en diagramme, tableaux, ... lisibles par l'opérateur,
 - comparer avec des valeurs théoriques (issues de simulation ou prélevées sur un circuit réputé BON),
 - analyser ces résultats dans le cadre d'hypothèses de pannes, modèles de défauts, etc...
 - déterminer de nouveaux vecteurs à mettre en oeuvre.

La configuration générale de l'ordinateur de traitement est conseillée comprenant :

- . une unité centrale 16 ou 32 bits de volume mémoire voisin de 1 Moct,
- . l'équipement de supports d'information tels que :
 - unité minidisque contenant les utilitaires,
 - disque dur fixe supportant les programmes résidents
 - disque dur amovible pour le stockage des données (200 Moct)
 - bandes magnétiques (exemple standard 800/1600 BPI, 9 pistes) pour stocker notamment :
 - . le fichier DM (issu de conception)
 - . la bibliothèque de programmes
 - . les archives des analyses.
- . Périphériques nécessaires :
 - postes système et assistant,
 - liaisons (RS 232) avec système de SAISIE et réseaux interne et externe (MODEM),
 - imprimante pour listing et traitement de textes,
 - interface par BUS, exemple IEEE 488, pour contrôle des divers organes de l'outil :
 - . conditionnement
 - . MEB
 - . système de SAISIE.
- . Logiciel :
 - système d'exploitation,
 - langages : PASCAL, FORTRAN, LISP, PROLOG pour des logiciels de plus haut niveau,
 - programmes résidents : compilateurs, éditeurs, etc ...
 - utilitaires : commande de faisceau, de platine, etc ...

IV.3. CONCLUSION

En Laboratoire, l'usage du MEB en observabilité est déjà une réalité. Cependant, pour l'outil dans son ensemble, un grand pas reste à franchir avant que son utilisation, dans son contexte prévisionnel, ne soit effective. Sa mise au point doit donc être poursuivie.

Néanmoins et dès à présent, certains industriels de la microscopie électronique proposent des MEB équipés de systèmes de stroboscopie de faisceau et de plus en plus adaptés à l'examen du comportement interne des circuits complexes.

Ainsi, PHILIPS présente un MEB équipé d'un système de stroboscopie de faisceau pour mesures électriques (waveform) mis au point par LINTECH. De même, AMRAY et CAMBRIDGE sont équipés du système développé par SIEMENS. Enfin, la Société JEOL propose son propre système appelé "IC Pattern Analyser" [KOS 83].

Il ne semble pas que des outils français soient susceptibles d'être commercialisés, du moins dans un avenir proche.

Enfin, si l'intérêt de l'outil est unanimement reconnu, son prix ne devrait pas être dissuasif. En effet, l'outil comprenant :

- . un MEB équipé de Beam Blanking,
- . un système de SAISIE,
- . un ordinateur de traitement,

peut être évalué à 3 MF alors qu'un appareillage de test à pointes sur plaquettes est d'un coût de revient de l'ordre de 6 à 8 MF.

ACIME

U - Les applications générales de l'outil

D) LES APPLICATIONS GÉNÉRALES DE L'OUTIL

D.1. INTRODUCTION

L'application de vecteurs d'entrée sur un circuit, dans le but d'étudier sa réponse, constitue un test. Il peut être fonctionnel, pour relever ses réponses externes, ou structurel dans le cas du contrôle des fonctions implémentées dans sa structure.

Les tests peuvent être "en ligne" dans le cas où le circuit est testé dans le contexte de son application habituelle, ou "hors ligne" lorsque le test est appliqué en dehors de l'environnement pour lequel il est prévu.

En microscopie, les tests sont hors ligne et, en premier lieu, choisis en fonction d'informations d'origine structurelle soit, par exemple, une table de vérité pour un prototype et/ou des résultats de tests fonctionnels. L'observation, par ces techniques et méthodes, constitue un examen dont les résultats peuvent conduire à déterminer d'autres séquences de test. Le traitement des informations obtenues est une analyse (microanalyse en microscopie) qui entre dans le cadre d'une stratégie qui associe test, examen et analyse dans des conditions d'application visant la plus grande efficacité possible.

Le développement des méthodes d'analyse est lié aux cas d'applications, car ce sont les informations disponibles qui définissent le cadre des examens et le type de traitement applicable aux résultats. Il en résulte que la stratégie sera très différente selon qu'un circuit est à structure connue (validation) ou à structure inconnue (analyse de défaillances chez l'utilisateur).

De plus, dans une application donnée, la stratégie employée pourra être dépendante du type de circuit : est-il possible de recourir aux mêmes méthodes pour l'investigation d'un microprocesseur et d'une mémoire ?

Des méthodes spécifiques adaptées aux différentes applications doivent donc être développées.

Dans cette partie sont présentées les applications possibles de l'outil et, dans plusieurs cas, la méthode d'analyse préconisée qui lui est associée.

U.2. LES APPLICATIONS GENERALES

Le MEB est encore, avant tout, un instrument de mesures physico-chimiques dont l'utilisation dans le domaine des semi-conducteurs constitue une aide importante pour les technologues.

Il est également un puissant instrument d'observation à l'échelle micronique. Son utilisation au sein d'un outil équipé d'une grande puissance et capacité de traitement, en fait une machine capable de réaliser mieux, beaucoup plus vite et à un moindre coût qu'aujourd'hui l'inspection de la conformité et de la qualité des réalisations matérielles. A l'inverse, l'inspection d'un circuit à structure inconnue aide à retrouver, totalement ou partiellement, l'architecture du circuit, voire de remonter aux schémas de conception.

L'application sur l'outil, de la technique de contraste de potentiel et du principe de la stroboscopie, lui confère une puissance d'investigation interne permettant de détecter les causes d'un mauvais fonctionnement, qui peuvent avoir pour sources :

- . les erreurs de conception,
- . les défauts de fabrication,
- . la défaillance en utilisation.

L'utilisation de l'outil pourra donc être envisagée aussi bien pour :

- . l'étude des prototypes,
- . l'analyse de défaillances,
- . l'étude des fonctionnements limites.

L'imbrication de certaines de ces applications peut prendre les formes présentées dans le tableau 4 où est précisée en outre la destination des résultats qui auront une répercussion pour une action corrective sur :

- . la conception,
- . le procédé de fabrication (process),
- . les limites de la fourchette de réalisation autorisée (workcase).

Les circuits peuvent être des prototypes ou des circuits fabriqués en série et analysés chez le fabricant ou chez l'utilisateur.

Les applications générales peuvent être regroupées sous les titres de :

- . caractérisation des matériaux,
- . inspection : de fabrication,
de circuits inconnus,
- . mise au point de prototypes,
- . analyse de défaillances,
- . limites de fonctionnement.

	C.I.	Recherche	Application	Action
Non Alimenté	Prototype	Défauts	Caractérisation	Process (matériaux)
	Prototype	Défauts	Inspection	Process (machines)
	Série	Erreurs	Inspection	Conception (dessin)
Alimenté	Prototype	Erreurs	Mise au point	Conception
	Prototype	Défauts	Mise au point	Process (workcase)
	Série	Défauts	Analyse de défaillances	Process (conception)
	Prototype Série	Utilisation marginale	Limites de fonctionnement	Process (conception)

Tableau 4 : Cadre des applications

U.2.1. Caractérisation des matériaux

L'étude des caractéristiques physico-chimiques des matériaux aide les physiciens à établir les propriétés des semi-conducteurs utilisés pour la fabrication des C.I. Dans ce but, l'utilisation d'un MEB en vue de la mise au point de technologies nouvelles est très ancienne. Les travaux dans le domaine sont nombreux et directement exploitables.

L'investigation des paramètres physiques passe souvent par l'étude des courants induits [BRE 77]. Cette technique est appelée EBIC (Electron Beam Induced Current) dont une version améliorée le TREBIC (Time Resolved EBIC) a notamment été développé par [GEO 80].

[BRE 78] résume les possibilités offertes par cette technique qui donne de précieuses indications pour :

- . déterminer les longueurs de diffusion des porteurs minoritaires,
- . suivre l'évolution de la vitesse de recombinaison de surface en fonction de la technologie,
- . mesurer les paramètres caractérisant la qualité des oxydes,
- . évaluer le profil de dopage dans une jonction,
- . étudier le coefficient de multiplication des électrons et des trous.

L'étude de l'influence du faisceau d'électrons sur une structure MOS est complexe et demande à être approfondie.

U.2.2. Inspection

Ce terme couvre diverses utilités mais garde pour premier but le contrôle de la qualité mécanique des structures. Les principales utilités sont :

- . recherche de défauts de fabrication,
- . l'analyse microphotographique.

1) La recherche de défauts de fabrication peut être menée par comparaison à une image de référence issue de la description du circuit au niveau des masques, mais également sans utiliser de référence. Successivement ces deux types de recherche sont abordés :

- . Avec référence : une telle recherche peut porter sur un ou plusieurs niveaux et permet de détecter des défauts en comparant l'image obtenue par l'outil à l'image de la même zone réalisée à partir des données descriptives des masques. La "qualité" de la fabrication peut ainsi être appréciée.

. Pour une recherche sans référence, des méthodes particulières de reconnaissance de formes peuvent être utilisées pour réaliser une inspection sans qu'il soit nécessaire de procéder à des comparaisons notamment pour des défauts tels que :

- coupures,
- courts-circuits,
- rétrécissements ou trous,
- débordements ou îles.

Pour les deux derniers cas, la détection par inspection est particulièrement intéressante car de tels défauts ne peuvent être détectés par des tests électriques, alors qu'ils sont potentiellement le siège de défauts pouvant apparaître en cours d'utilisation. La gravité de ces défauts dépend de critères de référence (normes MIL par exemple) pour définir le seuil BON/MAUVAIS.

Ce type d'inspection est en cours d'investigation en ne considérant que la couche métallique supérieure des circuits [ZAR 82], [DUB 83]. Les méthodes sont présentées dans [BAI 83.1] et les premières évaluations dans [RUB 84]. Plus précisément, deux types d'algorithmes ont été étudiés :

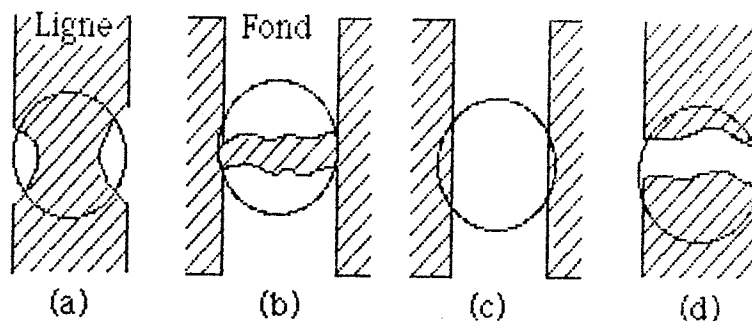
La première étude concerne un programme dérivé d'algorithmes classiques de vérification des règles de dessin. Une fenêtre de dimensions paramétrables (règles de dessin) parcourt l'image. La mesure de distance est faite par un petit carré central servant à détecter les transitions (bordure des connexions).

La seconde concerne la mise au point d'un algorithme développé à partir de celui de DANIELLSON & KRUSE qui est par ailleurs utilisé pour le contrôle des circuits imprimés. La méthode consiste à binariser l'image des connexions métalliques pour obtenir des lignes noires sur fond blanc.

Un cercle correspondant à la dimension minimale autorisée (entre deux lignes ou pour la largeur d'une ligne) parcourt l'image. Les nombres d'EULER sont calculés respectivement pour le fond par rapport aux lignes (U_f) et pour les lignes relativement au fond (U_l).

Compte tenu de la dimension du cercle, une seule région doit être détectée par chacun : U_f et U_l sont alors ≤ 1 .

Si pour l'un d'eux (Uf ou Ul) deux régions (ligne ou fond) sont contenues dans le cercle, le nombre d'EULER est > 1 ; il indique alors un défaut comme, par exemple, dans les configurations suivantes :



- où (a) : $U_f = 2, U_l = 1$ (amorce de rupture d'une ligne),
 (b) : $U_f = 2, U_l = 1$ (court-circuit),
 (c) : $U_f = 1, U_l = 2$ (garde non respectée),
 (d) : $U_f = 1, U_l = 2$ (coupure).

La principale difficulté reste l'obtention d'une image des connexions métalliques de bonne qualité. Néanmoins, une inspection sur une image a été réalisée avec succès. Il reste à étendre cette méthode à l'inspection de la totalité d'un circuit, c'est-à-dire une centaine d'images pour un circuit de grande taille.

Enfin, on peut noter qu'une inspection avec ou sans référence peut être utilisée en cours de fabrication en vue d'examiner la qualité de réalisation des différents masques.

2) Analyse microphotographique (Reverse engineering)

Cette opération est généralement réalisée de manière manuelle à l'aide de photos du circuit. Cette méthode est naturellement une opération longue et fastidieuse. L'usage du MEB, avec ou sans contraste de potentiel, peut dès à présent faciliter cette opération. De plus, il est envisageable d'obtenir du MEB une aide plus importante en procédant à un relevé des masques de façon à être en mesure de les présenter sous un format comparable à celui utilisé pour la description des masques de fabrication.

Ceci permettrait de retrouver le schéma électrique à l'aide d'un extracteur tel que celui de [JER 83] pour, éventuellement, remonter ainsi à des niveaux d'abstraction de plus en plus élevés. Une telle démarche reste néanmoins à être évaluée.

U.2.3. Mise au point de prototypes

Sans aucun doute, il s'agit ici d'une application majeure de l'outil. Cependant, mais l'outil ne sera vraiment efficace que si :

. Il a accès aux résultats d'exams précédents (simulation) et à la description :

- fonctionnelle du C.I.,
- de l'architecture,
- des masques de fabrication.

. Des méthodes d'analyse spécifiques sont développées et mises en oeuvre.

. Une méthodologie est appliquée avec un recours éventuel à des logiciels de haut niveau utilisant, par exemple, des techniques d'intelligence artificielle (reconnaissance de formes, systèmes experts) pour la résolution de diagnostics telle que proposée dans [BER 83].

1) Les informations d'origine suivante sont donc supposées disponibles:

- . résultats de simulations de fonctionnement,
- . résultats d'exams précédents tels que :
 - caractérisation,
 - tests paramétriques électriques,
 - tests fonctionnels internes,
- . le dessin (layout) qui permet une localisation visuelle (immédiate) des zones intéressantes,
- . le fichier DM dans lequel figurent tous les points potentiellement à contrôler.

Cette seule liste met en évidence l'importance :

- . du lien entre les outils de test et ceux de CAO/FAO,
- . des systèmes de traitement informatique sur les images et les résultats de l'investigation du fonctionnement interne (analyse par le STI).

2) Des méthodes sont alors envisageables, mais les comportements doivent être modifiés. En effet :

. la mise au point sera facilitée si la conception tient compte des possibilités et des limites de l'outil : insertion de points d'observation par exemple ;

- . l'analyse du comportement externe doit être revue en tenant compte des possibilités de la microanalyse ;
- . en vue de séparer les défauts de fabrication des erreurs de conception, une étape préliminaire (inspection ou autre [COU 82]) doit être systématique.

En premier lieu [FAZ 83] conseille de contrôler le fonctionnement hors microscope puis sous le balayage de la sonde dans le but de vérifier que son comportement n'a pas été modifié.

Pour faciliter les observations [KIN 82] propose l'application d'algorithmes décomposant les circuits synchrones en parties combinatoires et séquentielles et permettant l'usage d'hypothèses de pannes telles que collages ou courts-circuits. Les opérations ressemblent à celles des méthodes usuelles, mais sans avoir à propager l'erreur vers l'extérieur (par chemins sensibles) pour la rendre observable.

Toutefois, la stratégie de génération de vecteurs de test de [KIN 82] qui peut par ailleurs être facilitée par une conception adaptée [LAP 83] reste orientée vers un test BON/MAUVAIS plutôt que vers la mise au point de prototypes.

La méthode proposée par [KRA 83] préconise de repérer une sortie externe en erreur pour remonter, par observation, à l'état de ses antécédents jusqu'à localiser le défaut. Considérée en première approche, cette méthode peut porter ses fruits.

La prise en compte des données fournies par les outils de CAO autorise une méthode plus rigoureuse. Une procédure en deux phases est utilisée:

- . étude du comportement de blocs (macro-structures),
- . étude du fonctionnement interne des blocs en contrôlant les fonctions implantées.

Pour accéder rapidement et aisément aux valeurs à vérifier, l'opérateur doit désigner les points clés à observer. Si le langage de description le permet, les endroits à observer sont marqués lors de la conception. Dans le cas contraire, la localisation peut être faite par manipulation du fichier DM :

- . soit en affichant l'image théorique (tirée de la description) qui sert alors de référence aux observations réalisées avec le MEB. Dans ce but un programme de manipulation du fichier DM pour obtenir une image de référence, a été mis au point par [CHI 82]. Le format de description est le langage LUCIE [GUY 82] utilisé dans le cadre du projet CMP [ANC 81].

. Soit en retrouvant dans le fichier DM les points stratégiques et en transmettant leurs coordonnées à l'outil pour un positionnement automatique de la sonde ;

. soit en situant automatiquement une connexion, interface entre cellules de base ou entre blocs, à partir de la description logique du circuit. Mais une telle opération n'est possible qu'avec la mise en oeuvre d'un outil de CAO adapté tel que SILICIEL (compilateur de silicium) [SCH 84]. Avec SILICIEL il sera en effet possible de remonter la description pour établir la correspondance entre une connexion logique (communication interne par exemple) et sa localisation dans le fichier DM. Les frontières des blocs sont ici connues et facilement repérables physiquement.

1) L'étude d'une macro-structure est menée par l'observation des états de sa périphérie qui l'interface avec les autres blocs. Des tests fonctionnels sont choisis pour activer les blocs alternativement de sorte à ne pas créer de confusions sur l'interprétation des résultats. Par exemple pour le cas de la figure 40, un vecteur de test E1 est choisi pour sensibiliser la relation R1 qui peut être étudiée. Un vecteur E2 activera la relation R2 mais pour contrôler R3, R1 et R2 devront être définies.

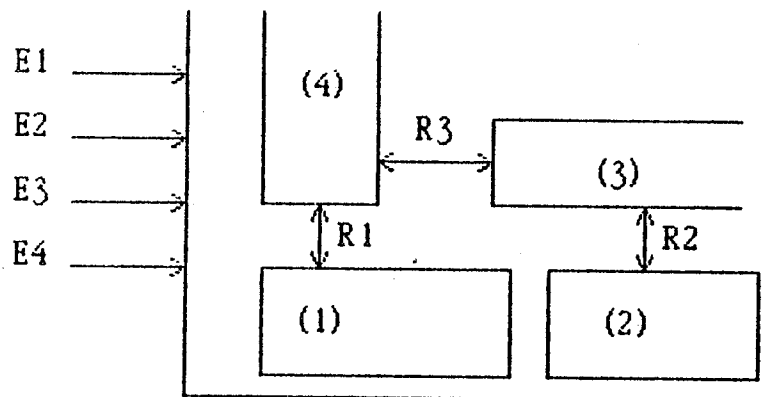


Figure 40 : Circuit en structure de blocs.

2) L'investigation du fonctionnement interne d'un bloc peut conduire à la nécessité de son isolement. La sonde électronique peut alors être utilisée en contrôlabilité pour forcer un état sur une ou plusieurs lignes. Cependant, cette opération n'est encore possible que si elle est prévue dès la conception. L'approche de la vérification des fonctions internes d'un bloc (isolé ou non) peut être menée de la façon suivante : soit un réseau logique Π (figure 41) placé sous les conditions E1 puis E2 ... Ei. Sa sortie Q est observée et comparée, pour chaque vecteur, à la valeur attendue, parce que connue du concepteur qui en a déterminé la fonctionnalité.

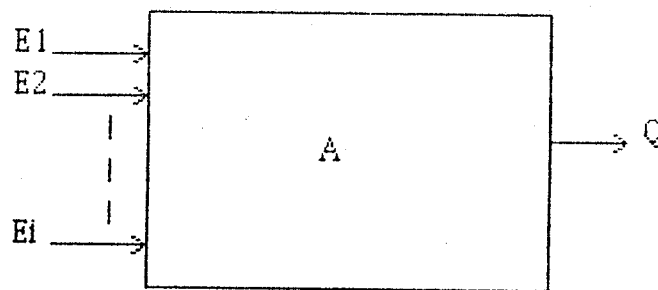


Figure 41 : Etude d'un bloc par ses entrées/sorties.

Si une erreur est détectée, la localisation de la panne est recherché (la structure logique étant connue), soit :

. en appliquant des entrées $E'1 \dots E'i$ activant le bloc au-delà du premier niveau d'entrée de A (figure 42). Mais cette méthode est difficile car il n'est pas évident de trouver $E'i$ qui remplit les conditions.

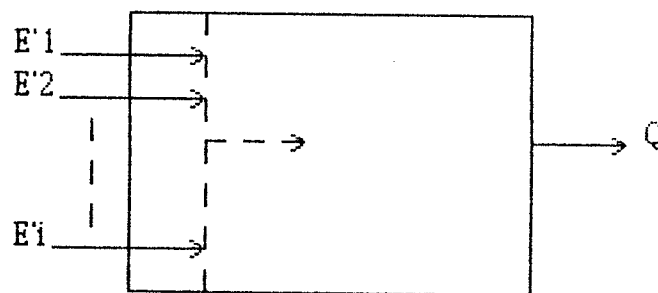


Figure 42 : Activation progressive

. en déplaçant l'observabilité de Q pour remonter à ses antécédents $Q2, Q3$ puis $Q4, Q5, Q6$, etc ... (figure 43)

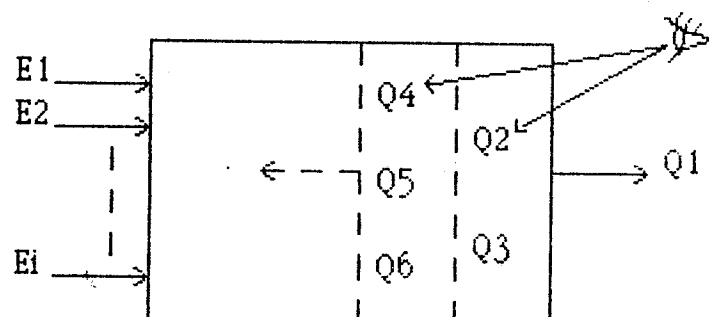


Figure 43 : Parcours des antécédents

Si enfin la sortie a les bonnes valeurs, avant d'étudier le réseau suivant B, la propagation de Q sera vérifiée jusqu'à l'interface du bloc.

Par chemin inverse, un défaut de relation R_i de la macro-structure permet de remonter aux réseaux liés à R_i et contenant le défaut (figure 44).

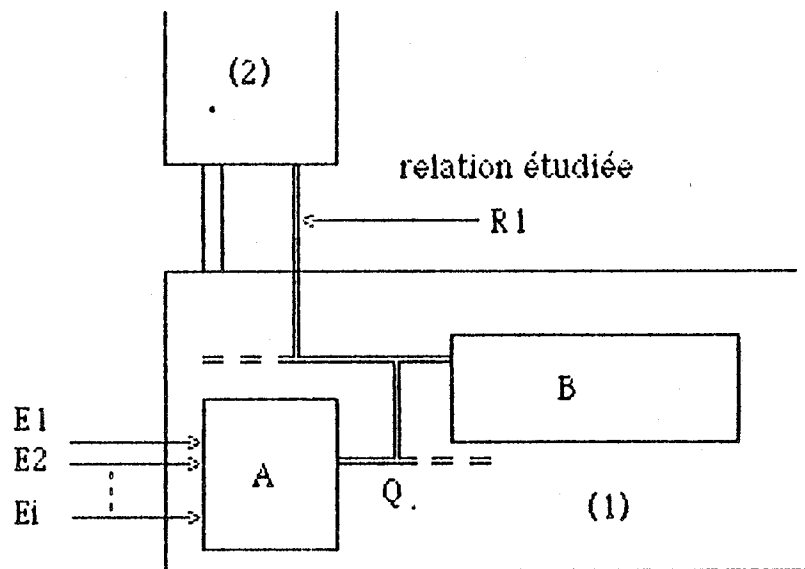


Figure 44 : Contrôle des cheminements entre blocs.

U.2.4. Analyse de défaillances

L'utilisation de l'outil en analyse de défaillances peut être envisagée à deux moments distincts :

- . en fin de process pour la recherche et l'étude des défauts de fabrication,
- . après une défaillance en cours de vie utile pour localiser et examiner les défauts apparaissant sur des circuits en service.

Si en validation le concepteur est essentiellement concerné, ici la destination des résultats est variée. Un défaut peut en effet :

- . être lié à la mauvaise qualité du composant : il retournera en caractérisation des mécanismes physico-chimiques ;
- . être dû à des caractéristiques limites pouvant provenir d'un "glissement" du workcase qu'il faudra contrôler ;
- . apparaître à la suite de la "défaillance" d'une machine de la chaîne de fabrication : le fabricant est directement concerné ;
- . avoir pour origine une erreur de conception mise en évidence par une utilisation imprévue : le concepteur doit intervenir ;
- . provenir d'une défaillance par usure.

Bien entendu, toutes les actions sont possibles si l'analyse a lieu chez le fabricant qui, disposant d'informations sur la structure, utilisera des méthodes différentes de l'utilisateur.

Dans tous les cas, une étape préliminaire d'inspection est souhaitable. Pour un circuit à structure non connue, cette étape est suivie (ou accompagnée), pour éviter une analyse trop complexe couvrant l'ensemble du circuit, de l'étude de l'architecture globale. Avec la description fonctionnelle, les blocs constitutifs et leurs fonctions respectives, sont éventuellement retrouvés.

De plus, le ou les vecteurs de test rendant le défaut observable étant connus (et reproductibles), des hypothèses de panne peuvent être émises [COU 81]. Dans ce cas, les examens porteront en premier lieu sur les interfaces des blocs pour confirmer les hypothèses.

1) Les mémoires

La répartition des tâches entre l'analyse externe et la microanalyse doit être revue et le cas des mémoires en est un exemple :

- . si la structure est connue, l'observation est liée à des vecteurs sensibilisant la ou les cellules contenant le ou les défauts. Les algorithmes sont dépendants et donc en même nombre que chaque type à examiner ;

- . si la structure est inconnue, une méthode de comparaison impliquerait le traitement d'un très grand nombre d'images.

La méthode proposée sera donc une procédure en deux phases alliant l'observabilité de l'outil à l'analyse externe [BAI 83.2] :

- . à l'aide de l'outil est établie la correspondance entre les adresses logiques et les adresses physiques pour chaque type de mémoire. Cette opération relativement simple est appelée "descrambling" [KIA 82] ;

- . ensuite la localisation logique de la défaillance est faite à l'aide d'algorithmes de test fonctionnels, indépendants des types de mémoire.

2) Circuits fonctionnellement complexes

La méthode proposée est l'étude par comparaison, des réponses d'un circuit réputé BON à celles d'un circuit défaillant. Cette étude est décrite dans [BER 83.2] et son application est rapportée dans [BER 83.1].

La première difficulté est due aux images contenant trop d'informations inutiles en première analyse. Il est donc souhaitable d'établir le relevé (masque), sans contraste de potentiel, de la situation des connexions métalliques supérieures. L'étude des différences d'états logiques ne porte alors que sur les connexions relatives au masque prélevé.

La seconde difficulté est la nécessité d'obtenir des images superposables, c'est-à-dire un placement identique, sous la sonde, des circuits à comparer. Dans ce but, un programme a été mis au point sur le principe suivant :

de l'image du circuit de référence, gardée en mémoire, sont extraits les contours des motifs contenus dans l'image. La même opération pour le circuit à placer permet au programme de calculer l'écart de situation. Un ajustage est alors possible et l'opération est répétée jusqu'à ce que les images soient parfaitement superposables.

Une autre difficulté vient du fait que si une condition de test peut rendre le fautif observable, l'erreur générée est propagée dans l'ensemble du circuit, cachant ainsi son origine. Une méthode spécifique doit alors être employée pour localiser le défaut. Dans ce cas, il est proposé dans [BAI 83] de définir une suite de vecteurs ($E_1 \dots E_i$) activant la faute sous des conditions donnant des chemins de propagation différents. Tous contenant le point d'origine, celui qui seul manifeste une erreur dans tous les cas sera le point recherché (figure 45).

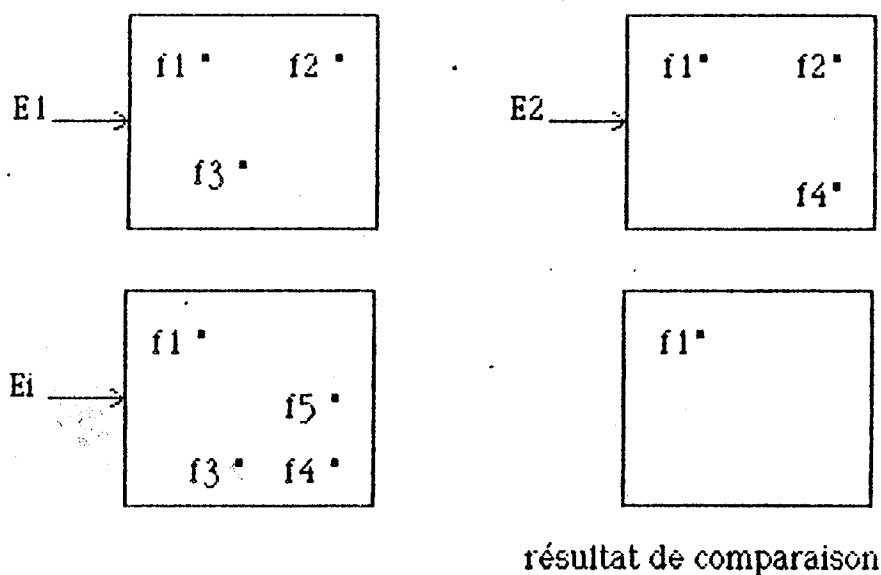


Figure 45 : Localisation d'une panne par recoupement des propagations : recherche du point commun.

La panne est donc située à l'intersection des ensembles d'erreurs relevées par application de (E1 ... Ei). Cependant, il sera tenu compte de deux cas possibles :

- . présence de défaut multiple,
- . mémorisation d'une panne.

Après mémorisation d'autres erreurs peuvent apparaître sans que le défaut soit lui-même sensibilisé. La condition d'application de la méthode est alors de ne conserver, dans une séquence de test, que la première image contenant des erreurs.

En résumé, il faut donc :

- . savoir manifester le ou les défauts,
- . trier la masse d'informations (comparaison),
- . localiser par une méthode spécifique en tenant compte de la :
 - propagation des erreurs
 - mémorisation possible d'une panne
 - présence de plusieurs défauts et pour des types de circuits à analyser très différents.

D.2.5. Recherche de fonctionnements limites

Cette application a pour but de caractériser les limites de fonctionnement des C.I.. Ici le circuit fonctionne et une perturbation n'apparaît que sous certaines conditions d'utilisation. Cette méthode ne convient donc pas pour la localisation de défauts tels que des court-circuits. Il faut :

- . déterminer les frontières de fonctionnement par la variation de certains paramètres (qui, en fait, varient pour un même dessin d'une technologie à l'autre) comme par exemple la température d'utilisation;
- . localiser la cause du dysfonctionnement, le critère de considération : fonctionne oui/non étant évidemment connu.

Partant de l'hypothèse qu'un élément ou une petite zone du circuit responsable d'une limite de fonctionnement sera, plus que les autres, sensible à l'irradiation des électrons, [AGE 81] propose de placer le circuit un peu en dessous de la limite étudiée, puis de balayer le circuit avec la sonde électronique du MEB jusqu'au passage du dysfonctionnement. La position de la sonde localise alors le point (ou la zone) cause du basculement.

Dans le même esprit, [HUE 84] précise la méthode et ses limites. Ici deux techniques sont associées et sont mises en œuvre en deux temps :

1) La sensibilisation du défaut est étudiée en abaissant la tension d'alimentation dans les trois cas de dysfonctionnement qui sont caractérisés par leurs effets :

- instantanés (circuits combinatoires)
- permanents (mémoire d'une perturbation dans un circuit séquentiel)
- dynamiques lorsque l'anomalie n'apparaît qu'au cours de la variation des vecteurs de conditionnement externes.

2) Lorsqu'un dysfonctionnement est détecté par la technique précédente et concrétisé par une erreur sur les réponses externes du circuit, celui-ci est alors conditionné à la limite du dysfonctionnement, puis stimulé soit par un faisceau optique (lampe ou laser), soit par un faisceau électronique dans un MEB.

. la procédure utilisant un faisceau laser est appelée OBIC (Optical Beam Induced Current). Elle consiste à mesurer les fluctuations du courant d'alimentation du C.I. en relation avec la stimulation. En cas d'anomalie, la position du faisceau localise le défaut.

. avec le MEB la procédure est celle de l'EBIC (Electron Beam Induced Current) et le principe de localisation reste le même que précédemment.

Il faut noter que le principal avantage de cette méthode est qu'elle ne demande aucune connaissance particulière sur l'architecture interne du circuit.

U.2.6. Récapitulation

Les différentes applications possibles de l'outil en fonction des conditions et des informations nécessaires (ou souhaitables) sont résumées dans le tableau 5.

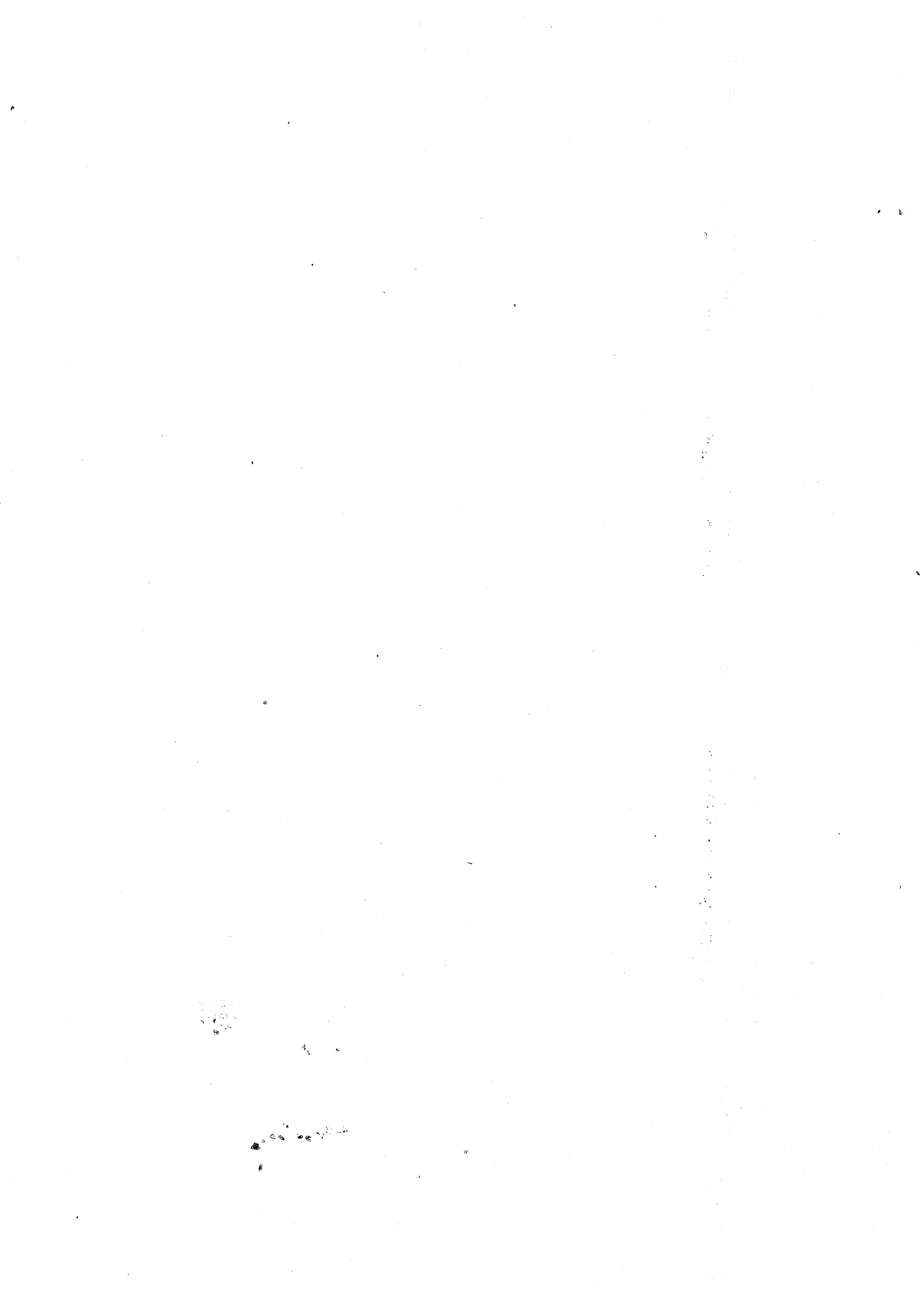
	C.I. non alimenté	C.I. alimenté	Fichier MD	Outils CAO/FAO	Logiciels haut niveau
Fonctionnements limites		X	(X)		
Analyse micro-photographique automatique	X			X	X
Analyse micro-photographique manuel	X	(X)			
Analyse de défaillances		X	(X)	(X)	(X)
Mise au point prototypes		X	X	X	X
Inspection des circuits	X		(X)		(X)
Caractérisation	X		(X)		

(x) optionnel(s)

Tableau 5 : Cas d'application

VI - Conclusions

- Références



CONCLUSIONS

Si l'intérêt des applications de l'outil n'est plus à démontrer, il est clair que concepteurs et fabricants ne modifieront leurs habitudes que si la disponibilité de l'outil est entière, c'est-à-dire s'il est commercialisé.

La commercialisation d'un appareil de microscopie électronique n'est toutefois qu'une étape vers la disponibilité d'un outil de microanalyse. Au-delà de l'instrument d'observabilité, il reste nécessaire de connecter à ce système les deux composants clés que sont :

- . le système de SAISIE et traitement d'images,
- . l'ordinateur de traitement.

Actuellement, ces différentes parties doivent être connectées par l'utilisateur, mais il est prévisible que dans un proche avenir un outil complet sera commercialement disponible.

L'outil serait alors doté d'utilitaires de traitement d'images ainsi que de moyens tels que le positionnement du faisceau à partir de données issues des outils de CAO.

Néanmoins les méthodologies et les logiciels de haut niveau qui leur sont associés resteront probablement du ressort de chaque utilisateur, car un consensus à ce niveau est plus difficile à réaliser.

Parallèlement au développement des méthodes, l'étude d'un instrument plus puissant peut être envisagée. Les méthodes d'observation et de mesures avec la sonde électronique sont comparables aux outils de l'électronicien. Elles n'en diffèrent que par le fait que les analyseurs d'états logiques et les oscilloscopes sont équipés de plusieurs sondes permettant l'étude simultanée de plusieurs signaux. Ceci fait ressortir l'intérêt du développement d'un MEB multi-faisceaux qui autoriserait non seulement des mesures relatives à différents points, mais également une utilisation simultanée en contrôlabilité : un faisceau pourrait imposer un état pendant qu'une sonde explore les signaux résultants.

Cependant l'outil dans son état actuel peut, dès à présent, rendre accessible l'investigation du comportement interne des circuits VLSI pour un coût raisonnable.

REFERENCES

- [FON 78] G. FONTAINE
 [VIC 78] E. VICARIO
 [BRE 78] J.F. BRESSE & M. DUPUY
 [PHI 78] J. PHILIBERT
Micro analyse et microscopie électronique à balayage
 Les Editions de Physique, Ouvrage présentant les cours de l'école d'été organisée à l'ENS d'Electrochimie et d'Electro Métallurgie de Grenoble (ENSEEG) en Septembre 1978.
- [AGE 81] D.L. AGER & J.C. HENDERSON
The use of marginal voltage measurements to detect and locate defects on digital microcircuits
 1981 Proceedings of the 19th Reliability Physics Symposium.
- [AKI 79] T. AKINO, M. SHIMODE, Y. KURASHIGE, T. NEGISHI
Circuit simulation and timing verification based on MOS/LSI mask information
 1971 June, 16th DAC.
- [ANC 74] F. ANCEAU
contribution à l'étude des systèmes hiérarchisés de ressources dans l'architecture des machines informatiques
 1974 Dec Thèse de Doctorat d'Etat, INPG Grenoble
- [ANC 81] F. ANCEAU.
The French CMP Project
 1981 Juin, Université Paris VI
- [BAI 79] G. BAILLE, J. LAURENT, J.P. SCHOELLKOPF
Présentation du système MADAM
 1979 Juin, Rapport de Contrat IRIA SESORI
- [BAI 83] G. BAILLE, B. COURTOIS, J. LAURENT, C. RUBAT DU MERAC
Electron Beam testing : prospective of methodologies for microprocessors and memories failure analysis
 Journées d'Electronique : le test des C.I. complexes, EPFL
 1983 11-13 Octobre, Lausanne Suisse
- [BAI 83.1] G. BAILLE, B. COURTOIS, J. LAURENT
E.Beam test methods for VLSI
 1983 Mars IFIP Computer Aided Test Preparation, Munich RFA

- [BAI 84] G. BAILLE
Testeur logique de circuits intégrés
Note interne. Groupe Architecture des Ordinateurs,
1984 Laboratoire TIM3, Institut IMAG Grenoble
- [BER 83] G. BERGER SABBATEL, B. COURTOIS
E.Beam testing strategies for VLSI
1983 Septembre European Conference on Circuit Theory
and Design, Stuttgart AFA.
- [BER 83.1] L. BERGHER
*Analyse de défaillances de VLSI par microscopie
électronique*
1983 Jan Rapport de Recherche n° 426, Laboratoire TIM3,
Institut IMAG Grenoble.
- [BER 83.2] L. BERGHER
*Analyse de défaillances de VLSI par microscopie
électronique*
1983 Rapport de DEA, INPG Grenoble
- [BRE 77] J.F. BRESSE
*Quantitative use of the electron-beam induced
current [EBIC] for the characterisation of semi-
conductor devices*
1977 SEM Vol 1, Chicago USA
- [BRE 80] B.Y. BRETAGNOLLE, C. RUBAT DU MERAC, P. JUTIER
*Looking for parallelism in sequential algorithms :
an assistance hardware design*
1980 Ecole d'Eté de l'OTAN, Editeur G.C. SIMON HARALICK
- [BRE 71] J.F. BRESSE & D. LAFEUILLE
*SEM beam induced current in planar P-N junctions,
diffusion lengths and generation factor
measurements*
1971 Proceedings 25th anniversary meeting of EMAG,
Institut of Physics
- [BUR 75] M.R. BURGESS, H.B. HAANSTRA, C. SCHILLE
*SEM and its applications to semiconductor device
assessment*
1975 Acta Electronica, 18.1
- [CHI 82] K. CHIBANE
*Conception matérielle et logicielle d'un système
graphique pour l'exploitation des descriptifs de
masques de C.I. de type VLSI*
1982 Rapport de DEA, INPG Grenoble
- [COC 82] M. COCITO & D. SOLDANI
*Evaluation of the performance of a commercial
electron beam testing system*

- [COL 83] J.P. COLLIN
Une alternative économique au contraste de potentiel stroboscopique : le traitement du signal d'un MEB
1983 Octobre Journées d'Electronique : Le test des C.I.
EPFL, Lausanne Suisse
- [COU 81] B. COURTOIS
Test et LSI
1981 Thèse de Doctorat d'Etat, INPG Grenoble
- [COU 82] B. COURTOIS
Debugging VLSI using SEM
1982 Sep Rapport de Recherche n° 310, IMAG Grenoble
- [CRI 80] G. CRICHTON, P. FAZEKAS, E. WOLFGANG
Electron beam testing of microprocessors
1980 Digest of papers IEEE Test Conference, Philadelphia USA.
- [DUB 83] C. DUBLED & E. LIPOWSKI
Inspection automatique des C.I.
1983 Rapport de projet, ENSIMAG Grenoble
- [EVE 71] EVERHART & HOFF
1971 Journal of Applied Physics, 42.13
- [FAU 83] M. FAURE & F. SHULHOF
Module de conditionnement des C.I. prototypes sous test en microscopie électronique
1983 Rapport de projet, ENSIMAG Grenoble
- [FAZ 81] P. FAZEKAS, H.P. FEUERBAUM, E. WOLFGANG
Scanning electron beam probes VLSI chips
1981 July Electronics, 14
- [FAZ 83] P. FAZEKAS, E. WOLFGANG, W. GERLING, K. GOSER
Electron beam testing methodology
1983 Nov. IEEE Proceedings Test Technology Workshop, Mineapolis USA
- [FEU 82] H.P. FEUERBAUM
E.beam testing : methods and applications
1982 Octobre Microcircuit Engineering : microlithography Grenoble FRANCE
- [FLE 74] J.P. FLEMING & E.W. WARD
Voltage contrast linearization with a hemispherical retarding analyser
1974 Journal of Physics E. : Scient. Instru. 7
- [FOU 81] J.M. FOURNIER, A. GEORGES, J.L. RAINARD
Analyse en dynamique des circuits VLSI par stroboscopie au microscope électronique à balayage
1981 Note Technique CNET/CNS, Meylan Grenoble

- [FUJ 80] H. FUJIOKA, NAKAMAE, K. URA
Function testing of bipolar IC's and LSI's with the stroboscopic SEM
1980 IEEE Solid State Circuits, S.C. 15
- [GEO 80] A. GEORGES, J.M. FOURNIER, J.P. GONCHOND, D. BOIS
Time resolved EBIC for quantitative analysis in P-N junctions
1980 SEM Vol IV
- [GOP 78] A. GOPINATH, K.G. GOPINATHAN, P.R. THOMAS
Voltage contrast : a review
1978 SEM IITRI, Vol 1, Chicago USA
- [GUY 82] A. GUYOT, A. JERRAYA, J. RAYMOND
Manuel d'utilisation du système LUCIE
1982 Octobre Rapport IMAG Grenoble
- [HUE 84] M. HUET, G. AUVERT, J.M. FOURNIER
Localisation de défauts de tensions marginales de Circuits Intégrés par stimulation électronique ou photonique
1984 Mai 4e Colloque international de fiabilité et maintenabilité PERROS-GUIREC (CNET LANNION) FRANCE
- [JER 83] A. JERRAYA
Une nouvelle approche pour la vérification des masques des circuits intégrés
1983 Thèse de Docteur Ingénieur, INPG Grenoble
- [JUL 82] J.C. JULLIEN & J.L. BECU
Méthodes et matériel de test des microprocesseurs et des circuits intégrés complexes
1982 Note THOMSON-EFCIS Grenoble
- [KIN 82] R. KINCH & C. POTTLE
Automatic test generation for electron beam testing of VLSI circuits
1982 Oct. Proceedings of ICCD 1, New York USA
- [KIR 82] N. KIRSCHNER
An interactive descrambler program for RAM's with redundancy
1982 International Test Conference, Philadelphia USA
- [KOS 83] A.D. KOSTIC
Choosing a scanning electron microscope
1983 Jun. Test and Measurement World
- [KRA 83] G. KRAMPL, F. GAAL, O. VAN DER MOLEN, P. FAZEKAS
Modern techniques for failure localization and identification in VLSI circuits
1983 Octobre Journées d'Electronique : le test des C.I. complexes EPFL, Lausanne Suisse

- [KUB 81] E. KUBALEK & E. MENZEL
Microcircuit inspection techniques using an electron beam probe
1981 Microcircuit Engineering, Lausanne Suisse.
- [LAP 83] A. LAPAUGH & R.J. LIPTON
Total fault coverage by digital circuit transformation
1983 Mars Workshop on VLSI Test Complexity, Atlantic City USA
- [LAU 83] J. LAURENT & B. COURTOIS
Présentation et utilisation d'un outil de test de VLSI par faisceau d'électrons
1983 Rapport de Recherche 374, IMAG Grenoble
- [LEA 78] H.J. LEAMY, L.C. KIMERLING, S.D. FERRIS
Electron beam induced current
1978 SEM, vol 1
- [LUK 75] G.V. LUKIANOFF & T.R. TOUW
Voltage coding : temporal versus spatial frequencies
1975 SEM
- [LUK 77] G.V. LUKIANOFF, J.S. WOLCOTT, J.M. MORISSEY
Electron beam testing of VLSI dynamic RAM's
1982 Juny Electronics Test
- [MAC 82] M. MACARI, K. THANGAMUTHU, S. COHEN
Automated contactless SEM testing for VLSI developments and failure analysis
1982 Mars Proceedings 20th Reliability Physics, San Diego USA
- [MOL 80] R. MOLINS
Le microscope électronique à balayage et la micro analyse μ à sélection d'énergie
1980 Journal du Four Electrique, n° 6 et 7
- [MUE 81] E. MUEHLDOERF
LSI logic testing
1981 IEEE Transactions on Computers, n° 1
- [OST 82] M. OSTROW, E. MENZEL, E. POSTULKA, S. GORLICH, E. KUBALEK
Internal electron beam logic state analysis
1982 SEM, vol II
- [PIW 74] B. PIWCZYK & W. SIU
Specialized scanning electron microscopy voltage contrast techniques for LSI failure analysis
1974 Apr. 12th Reliability Physics Symposium, Las Vegas USA

- [RUB 84] C. RUBAT DU MERAC, G. BAILLE, B. COURTOIS
Inspection automatique de la qualité des circuits intégrés
1984 Mars Colloque International ADESO, Université de Bordeaux 1, La Qualité des Composants Electroniques
- [RUB 83] C. RUBAT DU MERAC, P. JUTIER, J. LAURENT, B. COURTOIS
A new domain for images analysis : VLSI circuits testing, with ROMUALD, specialized in parallel image processing
1983 Sep. BPAA, University of Oxford England
- [SCH 74] J.P. SCHOELLKOPF
A topdown approach of design and functional description of hardware
1974 IEEE, ACM Darmstadt RFA
- [SCH 84] J.P. SCHOELLKOPF
SILICIEL : compilation du silicium et architecture des circuits intégrés
1984 Thèse de Doctorat d'Etat, INPG Grenoble
- [SHA 81] D.C. SHAVER
Electron beam testing and restructuring of IC's
1981 Feb DLSI Memo 81-42, MIT USA
- [TOU 77] T.R. TOUW, P.A. HERMAN, G.V. LUKIANOF
Practical techniques for application of voltage contrast to diagnosis of IC's
1977 SEM, Vol 1
- [URA 82] K. URA, H. FUJIOKA
Function testing of semiconductor devices with the stroboscopic SEM
1982 Japan Annual Reviews in Electronics, vol 1, Semiconductors technologies
- [WOL 82] E. WOLFGANG, P. FAZEKAS, J. OTTO, G. CRICHTON
Electron beam testing of microprocessors : hardware and software concepts in VLSI
1982.
- [WOL 83] E. WOLFGANG
Tracing of design weaknesses in VLSI circuits using the electron probe
1983 Mar. 3th Oxford Conference on Microscopy of Semiconducting Materials, Oxford University England
- [YOU 81] YOUNKIN
Phase dependent voltage contrast an inexpensive SEM addition for LSI failure analysis
1981 Apr. 19th Annual Proceedings Reliability Physics, Orlando, Florida USA

AUTORISATION DE SOUTENANCE

**VU les dispositions de l'article 6 du règlement de l'Etablissement,
approuvé par le Conseil Scientifique du 23 février 1976**

VU les rapports de présentation de

M. COURTOIS Bernard

M. LARDY Jean-Louis

M. LAURENT Jacques

**est autorisé à présenter une thèse en soutenance pour l'obtention
du titre de DOCTEUR de l'I.N.P.G., spécialité génie informatique.**

Fait à GRENOBLE, le 2 octobre 1984

Le Président de l'I.N.P.-G.

D. BLOCH
Président
de l'Institut National Polytechnique
de Grenoble

P.O. le Vice-Président,

