



HAL
open science

Implantation automatique de logiques en bandes

Jean-François Paillotin

► **To cite this version:**

Jean-François Paillotin. Implantation automatique de logiques en bandes. Modélisation et simulation. Institut National Polytechnique de Grenoble - INPG, 1984. Français. NNT: . tel-00313234

HAL Id: tel-00313234

<https://theses.hal.science/tel-00313234>

Submitted on 27 Aug 2008

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THESE

présentée à

l'Institut National Polytechnique de Grenoble

pour obtenir le grade de
DOCTEUR DE 3ème CYCLE
«Informatique»

par

Jean-François PAILLOTIN



IMPLANTATION AUTOMATIQUE DE LOGIQUES EN BANDES.



Thèse soutenue le 19 décembre 1984 devant la commission d'examen.

G. SAUCIER	}	Président
M. BECKER		Examineurs
G. MAZARÉ		
J. REDOLFI		

INSTITUT NATIONAL POLYTECHNIQUE DE GRENOBLE

Année universitaire 1982-1983

Président de l'Université : D. BLOCH

**Vice-Président : René CARRE
Hervé CHERADAME
Marcel IVANES**

PROFESSEURS DES UNIVERSITES :

ANCEAU François	E.N.S.I.M.A.G.
BARRAUD Alain	E.N.S.I.E.G.
BAUDELET Bernard	E.N.S.I.E.G.
BESSON Jean	E.N.S.E.E.G.
BLIMAN Samuel	E.N.S.E.R.G.
BLOCH Daniel	E.N.S.I.E.G.
BOIS Philippe	E.N.S.H.G.
BONNETAIN Lucien	E.N.S.E.E.G.
BONNIER Etienne	E.N.S.E.E.G.
BOUVARD Maurice	E.N.S.H.G.
BRISSONNEAU Pierre	E.N.S.I.E.G.
BUYLE BODIN Maurice	E.N.S.E.R.G.
CAVAIGNAC Jean-François	E.N.S.I.E.G.
CHARTIER Germain	E.N.S.I.E.G.
CHENEVIER Pierre	E.N.S.E.R.G.
CHERADAME Hervé	U.E.R.M.C.P.P.
CHERUY Arlette	E.N.S.I.E.G.
CHIAVERINA Jean	U.E.R.M.C.P.P.
COHEN Joseph	E.N.S.E.R.G.
COUMES André	E.N.S.E.R.G.
DURAND Francis	E.N.S.E.E.G.
DURAND Jean-Louis	E.N.S.I.E.G.
FELICI Noël	E.N.S.I.E.G.
FOULARD Claude	E.N.S.I.E.G.
GENTIL Pierre	E.N.S.E.R.G.
GUERIN Bernard	E.N.S.E.R.G.
GUYOT Pierre	E.N.S.E.E.G.
IVANES Marcel	E.N.S.I.E.G.
JAUSSAUD Pierre	E.N.S.I.E.G.
JOUBERT Jean-Claude	E.N.S.I.E.G.
JOURDAIN Geneviève	E.N.S.I.E.G.
LACOURME Jean-Louis	E.N.S.I.E.G.
LATÔMBE Jean-Claude	E.N.S.I.M.A.G.

.../...

LESSIEUR Marcel	E.N.S.H.G.
LESPINARD Georges	E.N.S.H.G.
LONGEQUEUE Jean-Pierre	E.N.S.I.E.G.
MAZARE Guy	E.N.S.I.M.A.G.
MOREAU René	E.N.S.H.G.
MORET Roger	E.N.S.I.E.G.
MOSSIERE Jacques	E.N.S.I.M.A.G.
PARIAUD Jean-Charles	E.N.S.E.E.G.
PAUTHENET René	E.N.S.I.E.G.
PERRET René	E.N.S.I.E.G.
PERRET Robert	E.N.S.I.E.G.
PIAU Jean-Michel	E.N.S.H.G.
POLOJADOFF Michel	E.N.S.I.E.G.
POUPOT Christian	E.N.S.E.R.G.
RAMEAU Jean-Jacques	E.N.S.E.E.G.
RENAUD Maurice	U.E.R.M.C.P.P.
ROBERT André	U.E.R.M.C.P.P.
ROBERT François	E.N.S.I.M.A.G.
SABONNADIÈRE Jean-Claude	E.N.S.I.E.G.
SAUCIER Gabrielle	E.N.S.I.M.A.G.
SCHLENKER Claire	E.N.S.I.E.G.
SCHLENKER Michel	E.N.S.I.E.G.
SERMET Pierre	E.N.S.E.R.G.
SILVY Jacques	U.E.R.M.C.P.P.
SOHM Jean-Claude	E.N.S.E.E.G.
SOUQUET Jean-Louis	E.N.S.E.E.G.
VEILLON Gérard	E.N.S.I.M.A.G.
ZADWORNY François	E.N.S.E.R.G.

PROFESSEURS ASSOCIES

BASTIN Georges	E.N.S.H.G.
BERRIL John	E.N.S.H.G.
CARREAU Pierre	E.N.S.H.G.
GANDINI Alessandro	U.E.R.M.C.P.P.
HAYASHI Hirashi	E.N.S.I.E.G.

PROFESSEURS UNIVERSITE DES SCIENCES SOCIALES (Grenoble II)

BOLLIET Louis
Chatelin Françoise

PROFESSEURS E.N.S. Mines de Saint-Etienne

RIEU Jean
SOUSTELLE Michel

CHERCHEURS DU C.N.R.S.

FRUCHART Robert
YACHAUD Georges

Directeur de Recherche
Directeur de Recherche

.../...

ALLIBERT Michel	Maître de Recherche
ANSARA Ibrahim	Maître de Recherche
ARMAND Michel	Maître de Recherche
BINDER Gilbert	
CARRE René	Maître de Recherche
DAVID René	Maître de Recherche
DEPORTES Jacques	
DRIOLE Jean	Maître de Recherche
GIGNOUX Damien	
GIVORD Dominique	
GUELIN Pierre	
HOPFINGER Emil	Maître de Recherche
JOUD Jean-Charles	Maître de Recherche
KAMARINOS Georges	Maître de Recherche
KLEITZ Michel	Maître de Recherche
LANDAU Ioan-Dore	Maître de Recherche
LASJAUNIAS J.C.	
MERMET Jean	Maître de Recherche
MUNIER Jacques	Maître de Recherche
PIAU Monique	
PORTESEIL Jean-Louis	
THOLENCE Jean-Louis	
VERDILLON André	

CHERCHEURS du MINISTERE de la RECHERCHE et de la TECHNOLOGIE (Directeurs et Maîtres de Recherches, ENS Mines de St. Etienne)

LESBATS Pierre	Directeur de Recherche
BISCONDI Michel	Maître de Recherche
KOBYLANSKI André	Maître de Recherche
LE COZE Jean	Maître de Recherche
LALAUZE René	Maître de Recherche
LANCELOT Francis	Maître de Recherche
THEVENOT François	Maître de Recherche
TRAN MINH Canh	Maître de Recherche

PERSONNALITES HABILITEES à DIRIGER des TRAVAUX de RECHERCHE (Décision du Conseil Scientifique)

ALLIBERT Colette	E.N.S.E.E.G.
BERNARD Claude	E.N.S.E.E.G.
BONNET Rolland	E.N.S.E.E.G.
CAILLET Marcel	E.N.S.E.E.G.
CHATILLON Catherine	E.N.S.E.E.G.
CHATILLON Christian	E.N.S.E.E.G.
COULON Michel	E.N.S.E.E.G.
DIARD Jean-Paul	E.N.S.E.E.G.
EUSTAPOPOULOS Nicolas	E.N.S.E.E.G.
FOSTÉR Panayotis	E.N.S.E.E.G.

.../...

GALERIE Alain	E.N.S.E.E.G.
HAMMOU Abdelkader	E.N.S.E.E.G.
MALMEJAC Yves	E.N.S.E.E.G. (CENG)
MARTIN GARIN Régina	E.N.S.E.E.G.
NGUYEN TRUONG Bernadette	E.N.S.E.E.G.
RAVAINE Denis	E.N.S.E.E.G.
SAINFORT	E.N.S.E.E.G. (CENG)
SARRAZIN Pierre	E.N.S.E.E.G.
SIMON Jean-Paul	E.N.S.E.E.G.
TOUZAIN Philippe	E.N.S.E.E.G.
URBAIN Georges	E.N.S.E.E.G. (Laboratoire des ultra-réfractaires ODEILLON)
GUILHOT Bernard	E.N.S. Mines Saint Etienne
THOMAS Gérard	E.N.S. Mines Saint Etienne
DRIVER Julien	E.N.S. Mines Saint Etienne
BARIBAUD Michel	E.N.S.E.R.G.
BOREL Joseph	E.N.S.E.R.G.
CHOVET Alain	E.N.S.E.R.G.
CHEHIKIAN Alain	E.N.S.E.R.G.
DOLMAZON Jean-Marc	E.N.S.E.R.G.
HERAULT Jeanny	E.N.S.E.R.G.
MONLLOR Christian	E.N.S.E.R.G.
BORNARD Guy	E.N.S.I.E.G.
DESCHIZEAU Pierre	E.N.S.I.E.G.
GLANGEAUD François	E.N.S.I.E.G.
KOFMAN Walter	E.N.S.I.E.G.
LEJEUNE Gérard	E.N.S.I.E.G.
MAZUER Jean	E.N.S.I.E.G.
PERARD Jacques	E.N.S.I.E.G.
REINISCH Raymond	E.N.S.I.E.G.
ALEMANY Antoine	E.N.S.H.G.
BOIS Daniel	E.N.S.H.G.
DARVE Félix	E.N.S.H.G.
MICHEL Jean-Marie	E.N.S.H.G.
OBLÉD Charles	E.N.S.H.G.
ROWE Alain	E.N.S.H.G.
VAUCLIN Michel	E.N.S.H.G.
WACK Bernard	E.N.S.H.G.
BERT Didier	E.N.S.I.M.A.G.
CALMET Jacques	E.N.S.I.M.A.G.
COURTIN Jacques	E.N.S.I.M.A.G.
COURTOIS Bernard	E.N.S.I.M.A.G.
DELLA DORA Jean	E.N.S.I.M.A.G.
FONLUPT Jean	E.N.S.I.M.A.G.
SIFAKIS Joseph	E.N.S.I.M.A.G.
CHARUEL Robert	U.E.R.M.C.P.P.
CADET Jean	C.E.N.G.
COEURE Philippe	C.E.N.G. (LETI)

DELHAYE Jean-Marc
DUPUY Michel
JOUVE Hubert
NICOLAU Yvan
NIFENECKER Hervé
PERROUD Paul
PEUZIN Jean-Claude
TAIEB Maurice
VINCENDON Marc

C.E.N.G. (STT)
C.E.N.G. (LETI)
C.E.N.G. (LETI)
C.E.N.G. (LETI)
C.E.N.G.
C.E.N.G.
C.E.N.G. (LETI)
C.E.N.G.
C.E.N.G.

LABORATOIRES EXTERIEURS

DEMOULIN Eric
DEVINE
GERBER Roland
MERCKEL Gérard
PAULEAU Yves
GAUBERT C.

C.N.E.T.
C.N.E.T. (R.A.B.)
C.N.E.T.
C.N.E.T.
C.N.E.T.
I.N.S.A. Lyon

ECOLE NATIONALE SUPERIEURE DES MINES DE SAINT-ETIENNE

Directeur : Monsieur M. MERMET
Directeur des Etudes et de la formation : Monsieur J. LEVASSEUR
Directeur des recherches : Monsieur J. LEVY
Secrétaire Général : Mademoiselle M. CLERGUE

Professeurs de 1ère Catégorie

COINDE	Alexandre	Gestion
GOUX	Claude	Métallurgie
LEVY	Jacques	Métallurgie
LOWYS	Jean-Pierre	Physique
MATHON	Albert	Gestion
RIEU	Jean	Mécanique - Résistance des matériaux
SOUSTELLE	Michel	Chimie
FORMERY	Philippe	Mathématiques Appliquées

Professeurs de 2ème catégorie

HABIB	Michel	Informatique
PERRIN	Michel	Géologie
VERCHERY	Georges	Matériaux
TOUCHARD	Bernard	Physique Industrielle

Directeur de recherche

LESBATS	Pierre	Métallurgie
---------	--------	-------------

Maîtres de recherche

BISCONDI	Michel	Métallurgie
DAVOINE	Philippe	Géologie
FOURDEUX	Angeline	Métallurgie
KOBYLANSKI	André	Métallurgie
LALAUZE	René	Chimie
LANCELOT	Francis	Chimie
LE COZE	Jean	Métallurgie
THEVENOT	François	Chimie
TRAN MINH	Canh	Chimie

Personnalités habilitées à diriger des travaux de recherche

DRIVER	Julian	Métallurgie
GUILHOT	Bernard	Chimie
THOMAS	Gérard	Chimie

Professeur à l'UER de Sciences de Saint-Etienne

VERGNAUD	Jean-Maurice	Chimie des Matériaux & chimie industrielle
----------	--------------	--

A mes Parents et à ma Tante
qui m'ont soutenu durant de mes études.

Je tiens à exprimer toute ma reconnaissance à Madame G. SAUCIER, Professeur à l'ENSIMAG, d'avoir bien voulu m'accueillir dans son équipe de recherche, d'avoir su encadrer ce travail et de m'avoir fait l'honneur d'accepter de présider le jury de cette thèse.

Je tiens à remercier :

Madame M. BECKER, Chargée de recherche au CNRS,
Monsieur G. MAZARE, Professeur à l'ENSIMAG et
Monsieur J. REDOLFI, Responsable de la conception des circuits intégrés de la société THOMSON-DCS,

d'avoir accepté de faire partie du jury de cette thèse.

Je tiens également à remercier

Tous mes collègues et amis du Laboratoire "Circuits et systèmes" qui par leur soutien ont contribué à ce travail.

Toutes les personnes qui ont assuré la réalisation technique de cet ouvrage : Mademoiselle S. HUMBLLOT pour la frappe ainsi que Monsieur D. IGLESIAS et l'équipe de reprographie de l'IMAG pour le tirage.

INTRODUCTION

L'avènement des très hautes densités d'intégration des circuits intégrés rend indispensable l'utilisation de méthodes sûres d'implantation de ces circuits. Le développement des circuits intégrés à la demande (petites séries de circuits très spécialisés) nécessite en plus des outils automatisés d'implantation sûre et rapide, même si cette rapidité se paye par une perte de densité d'intégration. Dans cette optique de conception automatisée sûre et rapide, l'implantation symbolique en logique en bande apparaît comme très avantageuse pour les raisons suivantes :

- le schéma électrique du circuit à base d'opérateurs (élément proche de la porte logique) et de connexions est très proche du schéma logique du circuit. Le schéma électrique est généralement une transduction du schéma logique.
- possibilité à partir du même symbolisme de générer des circuits en NMOS, en CMOS, en bipolaire, etc...
- Méthodes d'implantation automatique performantes
- bonne densité d'intégration des cellules implantées automatiquement.

Ce travail est né de nos expériences successives d'implantation automatique de logiques en bandes :

- l'implantation automatique de cellules MDMOS [SER 82] . Ce logiciel a été développé pour le Centre National d'Etude des Télécommunications Norbert Segar à Meylan (Isère).
- l'application qui a été faite des méthodes développées pour le MDMOS au compactage de PLA dans les circuits "full-custom" [PAI 81].
- et le logiciel que nous développons pour la société THOMSON en vue d'implanter automatiquement les cellules STL.

Nous trouverons dans la première partie, les caractéristiques de la logique en bande et quelques techniques d'implantation des schémas obtenus en NMOS, en CMOS et en bipolaire.

La seconde partie présente les méthodes d'implantation automatique des cellules en logique en bandes avec les techniques utilisées pour rendre le placement initial plus optimal et accélérer l'amélioration itérative du placement.

La troisième partie montre comment intégrer les méthodes d'implantation automatique des cellules à l'implantation de blocs en logique en bande.

La quatrième partie démontre la validité des méthodes présentées. Elle présente l'application des méthodes développées précédemment à une technologie particulièrement difficile par ses contraintes : la STL. Le logiciel présenté ici est développé pour la société THOMSON.

La cinquième partie présente quelques techniques de minimisation de la surface des PLA et une application originale des méthodes d'implantation automatique des cellules en logique en bande au compactage topologique des PLA.

A - LES LOGIQUES EN BANDE



1 - INTRODUCTION

La logique en bande, parfois nommée "Weinberger style", du nom de son inventeur, est aussi vieille que la grande échelle d'intégration des circuits intégrés logiques (L.S.I.). C'est un moyen de mener rapidement et sûrement à bien la conception topologique d'un circuit intégré en partant de son schéma logique. On paye bien sûr la rapidité et la facilité de conception par une dégradation de la densité d'intégration, donc du rendement. Les applications typiques de la logique en bande sont :

- * Un motif de quelques dizaines de portes logiques,
- * Un motif qui ne se répète "pas trop" dans le circuit, (notamment les mémoires ne peuvent être raisonnablement faites selon ce procédé),
- * Un motif que l'on veut concevoir rapidement,
- * Un motif dont le dessin est confié à des concepteurs débutants,
- * Un motif dont la surface, dans le circuit, n'est pas critique, (bon emboîtement du bloc avec les autres blocs)
- * Un motif dont les caractéristiques électriques (temps de propagation, dissipation) ne sont pas critiques pour l'ensemble du circuit.

Ces restrictions ne sont pas un frein à l'utilisation de la logique en bande car elle permet un dessin environ dix fois plus rapide que le dessin "au micron" du circuit. Cela est vrai pour un concepteur humain, et le reste pour un "concepteur" automatisé dans un programme de compilation de silicium. C'est dans ce cadre que se situe notre travail [PAI 83]. Nous présenterons donc les principales caractéristiques de la logique en bande et nous montrerons les applications existantes.

2 - CARACTERISTIQUES

A part, comme nous le verrons, sa disposition la principale caractéristique de la logique en bande par rapport aux autres techniques de conception topologique de circuits "full custom" est que l'objet de base dessiné est l'opérateur logique, ce qui est souvent aussi le cas dans les réseaux pré-structurés. Alors que le dessin de circuits au micron se fait transistor par transistor, que le dessin sur réseaux précaractérisés se fait bloc d'opérateurs par bloc d'opérateurs (bascules, additionneurs ...), le concepteur utilisant la logique en bande travaille au niveau de la cellule, opérateur logique par opérateur logique.

Une seconde caractéristique importante est que la représentation des portes utilisées est à la fois symbolique et topologique. Symbolique car les différents constituants de l'opérateur (transistors) ne sont pas représentés mais laissent la place à des symboles de dispositifs de plus haut niveau : entrée, sortie, alimentation. Elle est aussi topologique car chaque porte est dessinée avec sa forme, l'ordre réel de ses sites (entrées, sortie, passage pour une autre connexion, alimentation ...). La représentation classique d'un opérateur en logique en bande est proche de celle donnée à la figure 1.

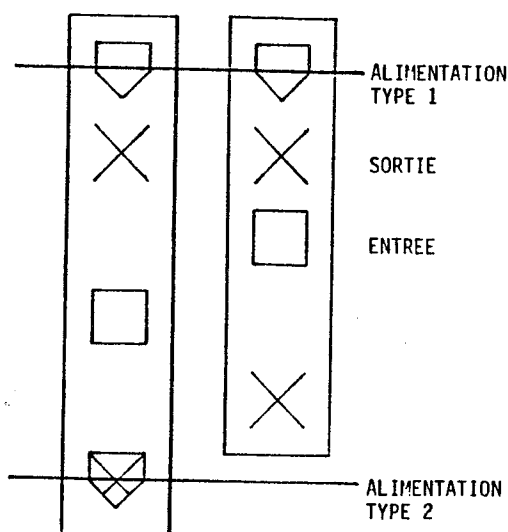
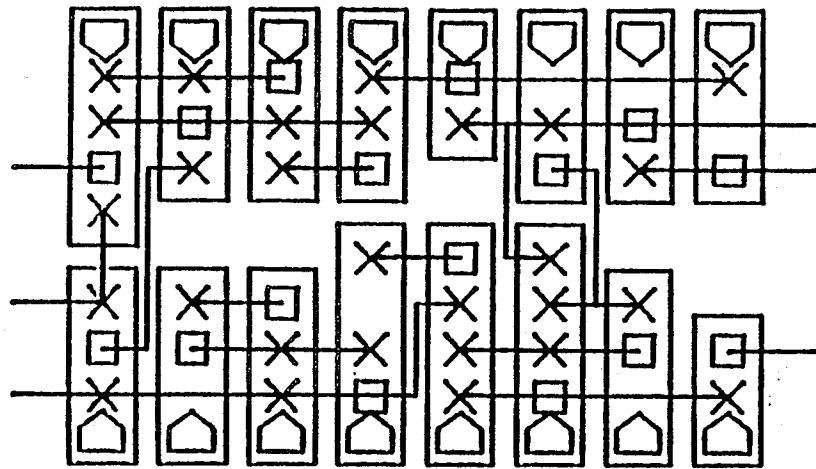


Figure 1 : Symbolisation de la porte

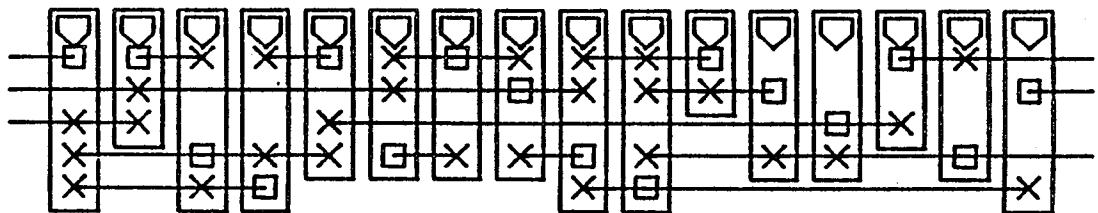
Une troisième importante propriété de la logique en bande est que les opérateurs et les connexions qui les relient sont situés sur les noeuds d'un quadrillage régulier pré-établi servant de référence de dimension. Cette grille virtuelle a un écartement ajusté de façon à tenir compte des règles de dessin réelles. On a alors un pas unitaire minimal entre deux sites d'un opérateur ou entre deux connexions. Bien entendu, ce pas unitaire entre des connexions correspondra à la largeur de la connexion réelle augmentée de l'espacement entre connexions. La logique en bande permettra donc de ne représenter les connexions que par un segment sans épaisseur.

Ce qui donne son caractère propre à la logique en bande est le fait que les sites reliant les opérateurs aux lignes de potentiel sont alignés et que les opérateurs sont perpendiculaires à ces lignes d'alimentation.

On a donc des lignes de potentiel rectilignes et les cellules ou blocs d'opérateurs ont des allures de rateau. Dans certains cas les cellules doubles sont dessinées ressemblant à des rateaux imbriqués ou des rateaux face à face.



cellule à 2 lignes



cellule à une ligne

Figure 2 : Différents types de cellules

La possibilité est quelquefois laissée d'empiler des blocs en faisant en sorte que la même alimentation puisse servir pour plusieurs blocs.

La dernière propriété de ce style d'implantation, celle qui le distingue de quelques styles de "layout" proches est la possibilité qui est laissée de disposer les différents sites des opérateurs dans n'importe quel ordre dans l'opérateur. S'y rajoute la possibilité de considérer le passage d'une connexion à travers un opérateur comme site de cet opérateur. Ces deux possibilités doivent toutefois se faire selon la règle :

un site = un point du quadrillage

La figure 3 présente quelques façons de réaliser les connexions d'entrée/sortie d'une cellule implantée selon cette technique.

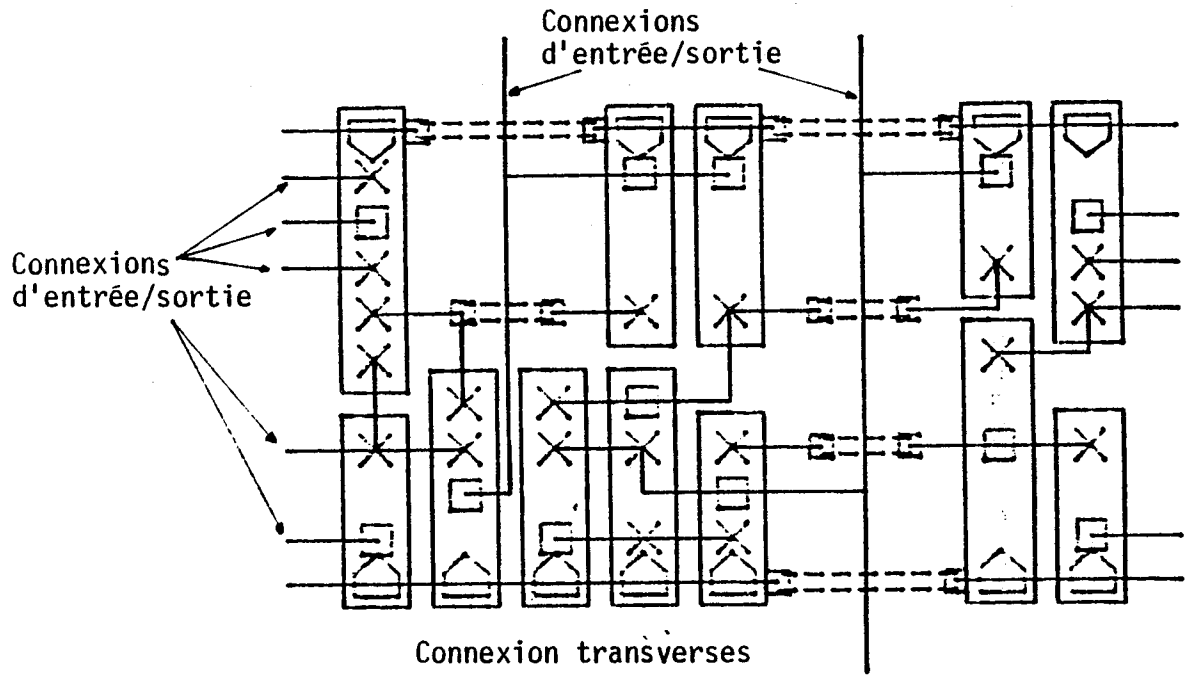


Figure 3 : Connexions d'une cellule

3 - APPLICATIONS

3.1 - Métal oxide semiconducteur Monocanal

Chronologiquement, la première application de la logique en bande fut dans la conception de circuits logiques en technologie NMOS ou PMOS à grille aluminium [WEI 67]. Le principe de base s'appliquait aux portes NOR mais pouvait sans trop de difficulté être adapté à des dispositifs de puissance, et surtout à des portes plus complexes formant des sommes de produit de variables booléennes du type $\text{NON}((A \text{ ou } B) \text{ ET } (C \text{ OU } D))$. Il faut toutefois noter que le symbolisme utilisé par Weinberger pour les portes NOR ne l'est plus pour les portes plus complexes.

Il est à noter que la configuration séquentielle à base d'interrupteurs et portes (logique dynamique) qui n'apparaissait pas dans la première publication sur la logique en bande était présente par la suite (Méthode de l'escalier [HEN 70]).

Assez bizarrement, malgré la grande diffusion de la technologie MOS dans les années 70, l'organisation en bande a été peu utilisée, ou tout au moins a été redécouverte lorsqu'on a cherché à automatiser la conception au moyen des compilateurs de silicium. C'était alors en technologie à grille silicium polycristallin [SOU 82]. Il semble qu'entre 1967 et 1982 les circuits conçus à la main l'aient été avec comme objectif la densité maximale donc avec d'autres techniques. La figure 4 donne, dans le symbolisme "stick-diagramm" [MEA 80], l'organisation de dispositifs se prêtant à une implantation en bande.

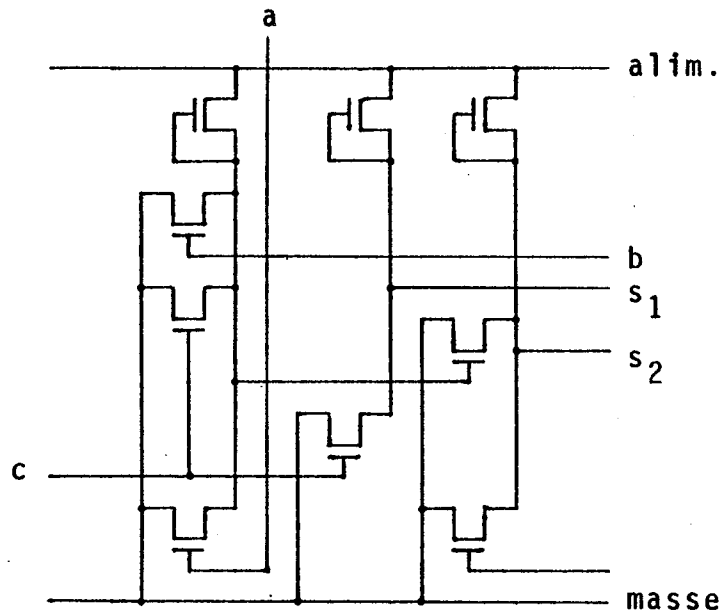


Figure 4 : Organisation en bande en N.M.O.S.

3.2 - MOS complémentés

Dans l'organisation en espalier mentionnée ci-dessus, les auteurs notent la possibilité d'implanter des portes NOR ou NAND en logique en bande. C'est à dire des portes ayant leurs transistors de signal en série ou en parallèle. L'introduction, de plus, de deux niveaux d'interconnexions, aluminium et polysilicium, permet d'implanter des réseaux duaux de part et d'autre de l'alimentation. Cela permet de dessiner des circuits C.MOS selon ce procédé [SOU 82].

Se pose toutefois dans ce cas la limitation aux cellules à une seule ligne. En effet les connexions transverses à l'intérieur d'une zone (N par exemple) aurait leur contrepartie duale par une connexion transversale reliant les zones P. Cela apparaît sur la figure 5.

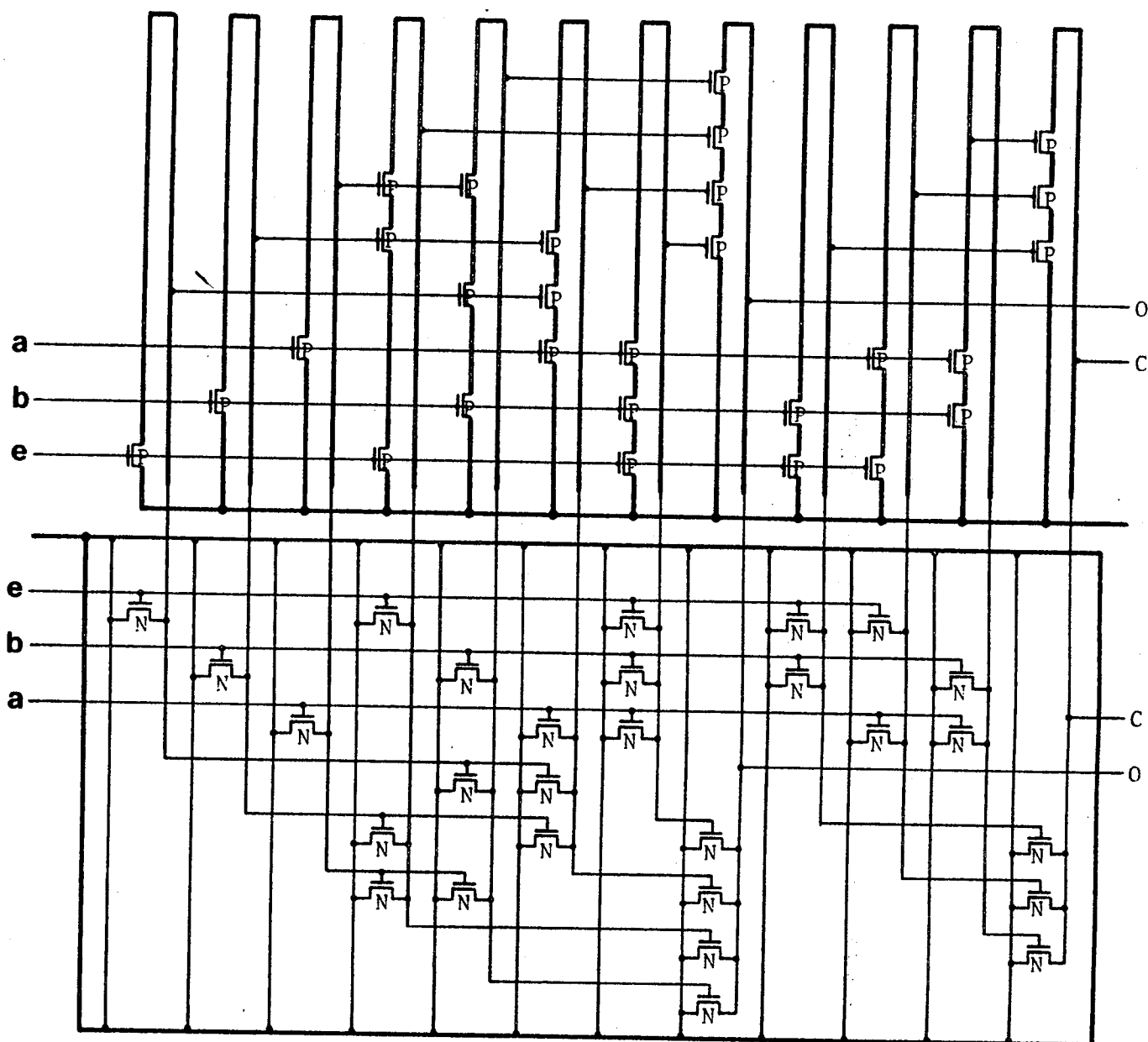


Figure 5 : Cellules en bande en C.M.O.S.

Des méthodes comme celle de Lopez [LOP 80] semble plus adaptées dans cette technologie.

3.3 - Logique à injection

L'organisation en bande des opérateurs se retrouve lors de la mise au point de la MTL/12L (Merged Transistor Logic, Integrated Injection Logic) [BER 72] [HAR 72].

La réorganisation des transistors bipolaires entre eux sous forme d'opérateurs I2L plutôt que sous forme logique DCTL (Direct Coupled Transistor Logic) a en effet permis l'implantation topologique en bande de cellules bipolaires L2L.

L'organisation en bande, peu utilisée en M.O.S mais restant pratique en I2L, demande bientôt des outils d'implantation automatisée [WIT 77].

On retrouve la même technologie de base, "enrichie" de diodes Schottky, dans la STL (Schottky Transistor Logic), pour laquelle une organisation en bande est utilisée. C'est d'ailleurs pour cette technologie que nous avons réalisé un outil d'implantation automatisée (cf figure 9).

La façon de regrouper les transistors à l'origine de l'I2L a été réutilisée en MOS et a donné naissance au MOS multidrain [MAJ 78].

3.4 - M.O.S. multidrain

Dans l'organisation topologique classique en technologie MOS à canal N, un dispositif logique de base, comme la porte NOR, est constitué d'un transistor de charge et de transistors de signaux mis en parallèle les uns par rapport aux autres, et en série par rapport au transistor de charge. Les différents transistors d'une porte sont en général situés "près" les uns des autres sur le circuit.

Dans l'organisation Multidrain, l'être logique de base (l'opérateur MDMOS) est constitué d'un transistor de charge et des transistors de signal qu'il charge, c'est à dire ceux des portes attaquées. Ces différents constituants sont rapprochés, ce qui leur permet d'avoir une zone commune de grille en silicium polycristallin. Des travaux d'implantation automatisée ont été fait pour cette technologie [LEB 80]. La figure 6 montre le schéma logique en porte NOR et le schéma électrique en transistors NMOS correspondant. Sur ce schéma électrique, les opérateurs MDMOS sont mis en évidence. Les numéros de transistors de charge correspondent aux numéros des portes logiques.

La figure 7 fait apparaître l'organisation en bande correspondant au même

schéma logique. Chaque opérateur MDMOS est implanté verticalement, une porte NOR est entourée. Les schémas d'implantation symbolique et réelle (partielle) sont donnés figure 8.

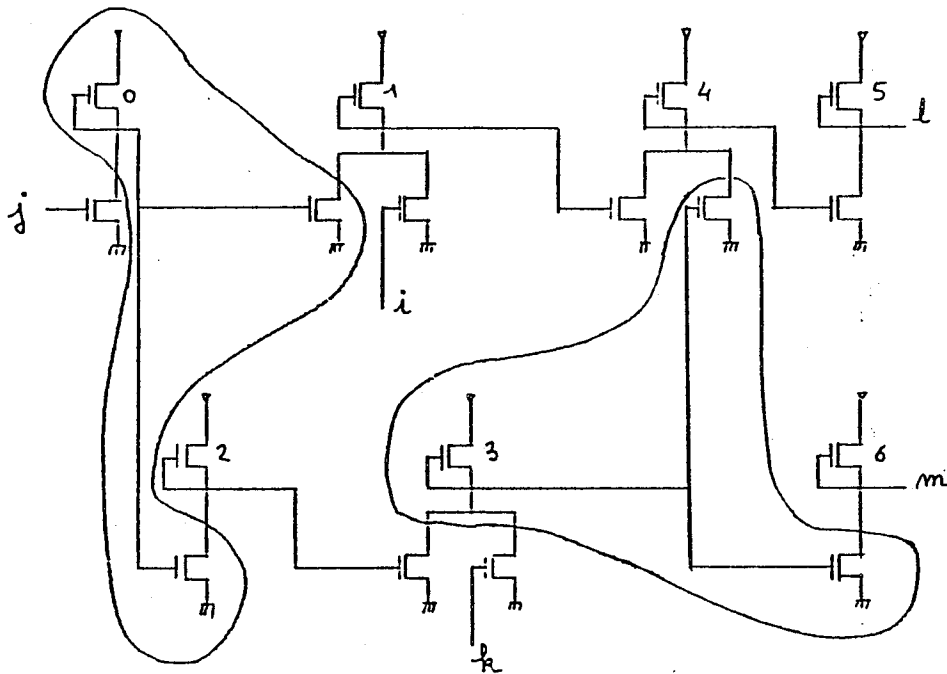


Figure 6

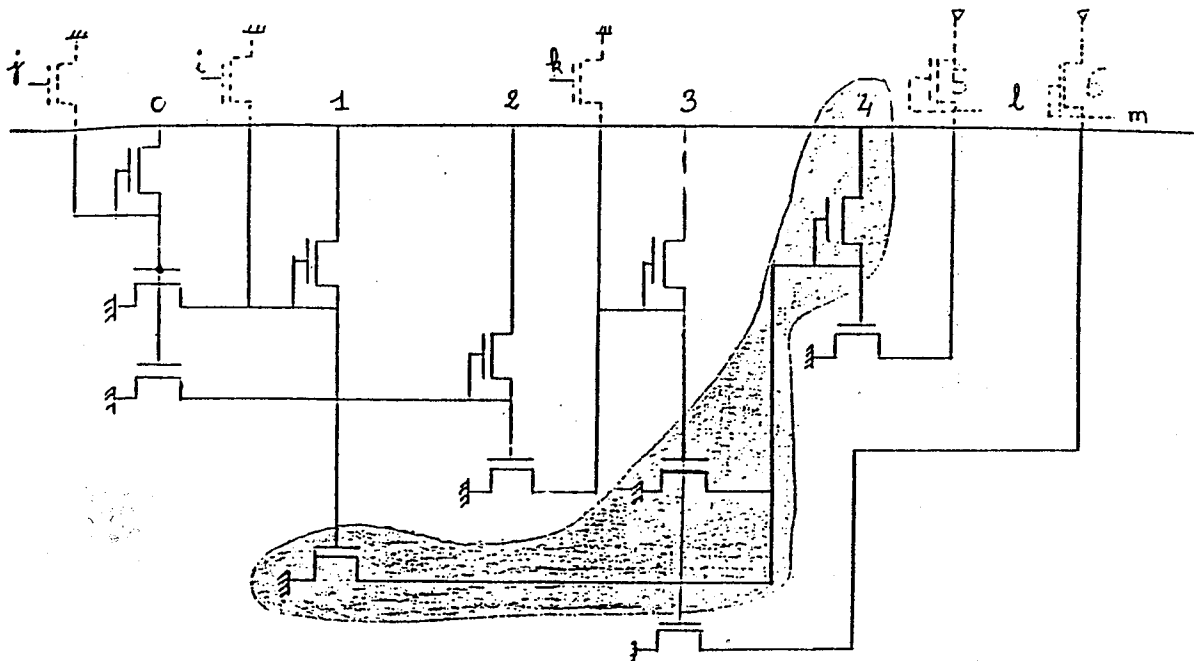


Figure 7

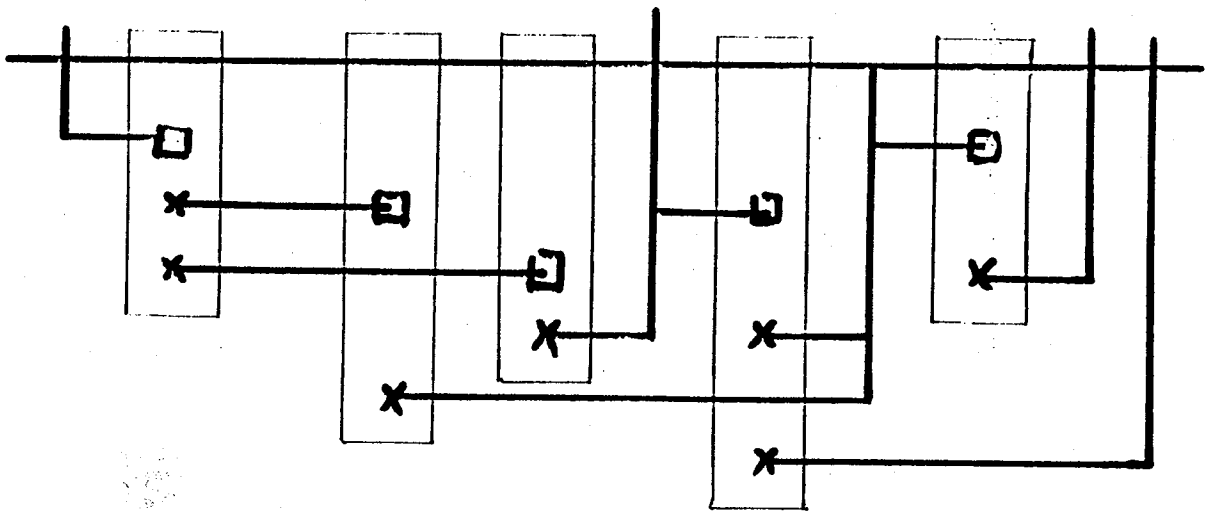
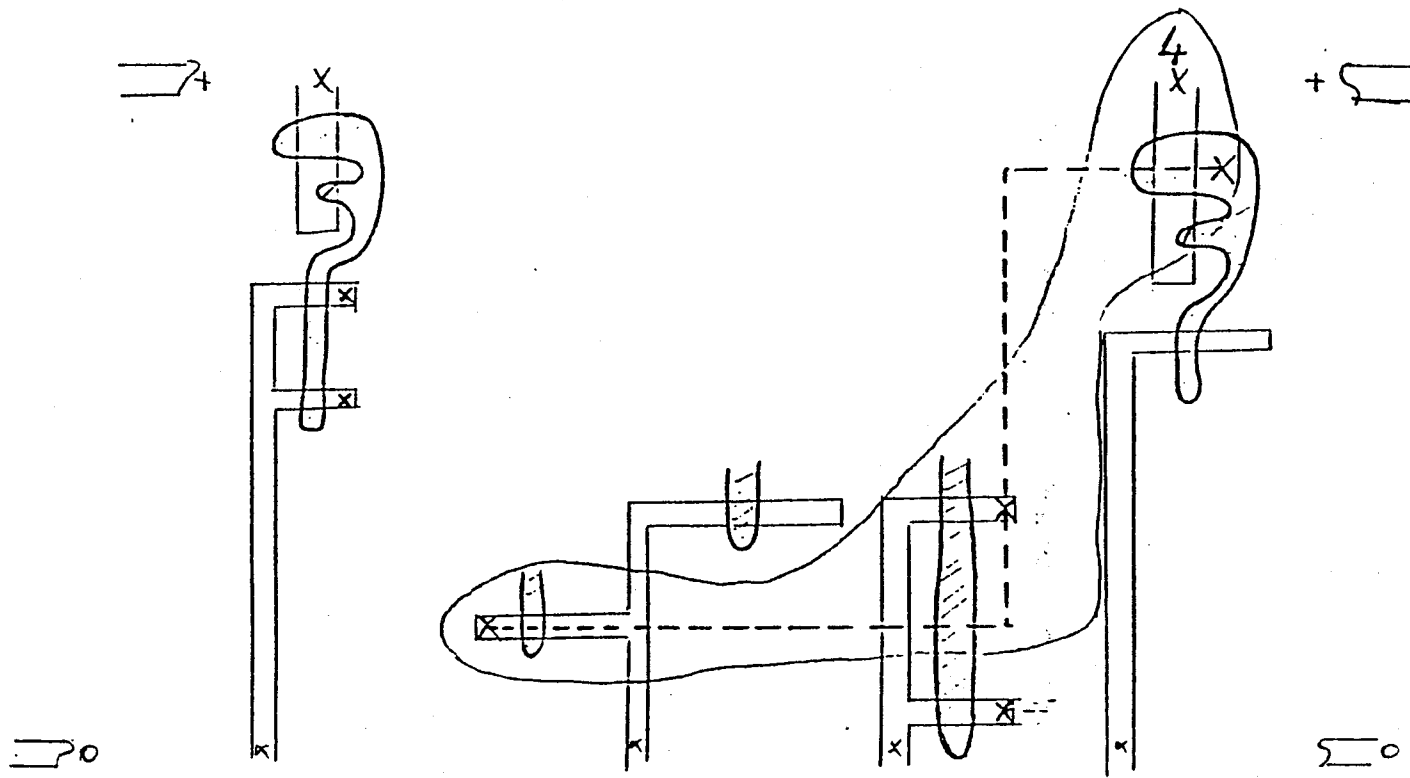


Figure 8

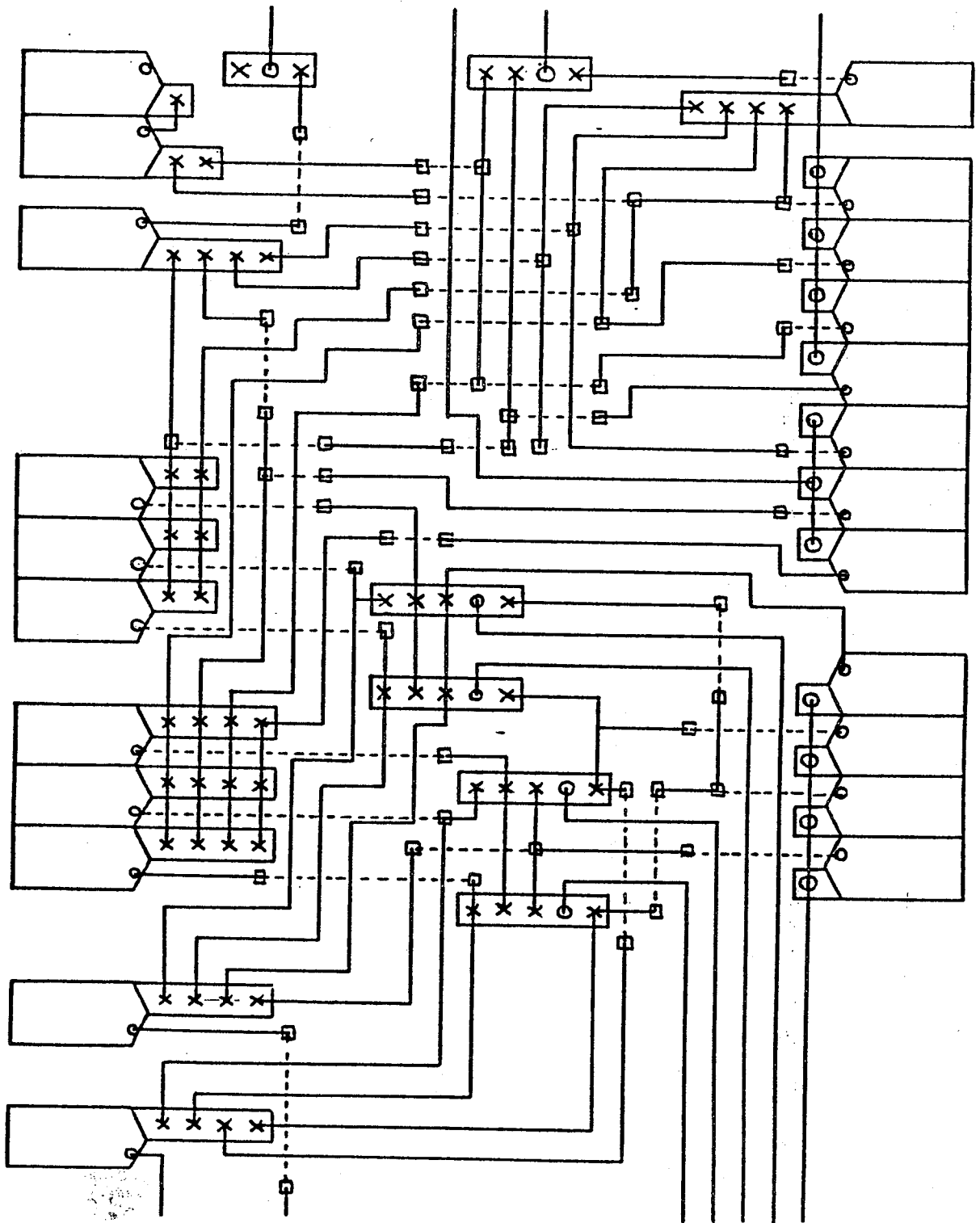


Figure 9 : Cellule en S.T.L.

B : IMPLANTATION D'UNE CELLULE ISOLEE



1 - INTRODUCTION

Dans ce chapitre, nous étudions l'implantation des cellules isolées. Cette étude permet d'expliquer de façon plus simple les méthodes de placement et d'interconnexion.

De plus, elle met en évidence les faiblesses de l'implantation cellule par cellule.

Nous étudions ces méthodes dans deux cas :

- 1) cellule à une ligne,
- 2) cellule à deux lignes.

Dans ces deux cas, l'implantation est divisée en trois étapes :

- 1) placement constructif,
- 2) amélioration itérative du placement,
- 3) routage.

1.1 - EVALUATION DU PLACEMENT : CELLULE A UNE LIGNE

La place nécessaire au routage d'une cellule à une ligne pour un placement donné peut être évaluée de façon simple à l'aide de la fonction de pic [SER 82]. Mais cette évaluation est impossible lors du placement constructif ; la partie non placée de la cellule pouvant avoir un encombrement plus important que la partie déjà placée.

1.1.1 - Définition : fonction de pic [SER 82]

Etant donné un placement P (figure 1), soient L l'ensemble des lignes de coupe qui traversent les sites du placement P et E l'ensemble des équipotentielles qui relient les opérateurs et les entrées/sorties. Le pic associé à une ligne de coupe λ de l'ensemble L est donné par le nombre p d'équipotentielles qui traversent ou aboutissent à la ligne de coupe λ . La fonction de pic P d'un placement P est égale à l'ensemble des pics associés aux lignes de coupe de L .

Le pic maximal P_m est égal à la valeur maximale de la fonction de pic.

Théorème : il faut et il suffit p_m lignes pour tracer les équipotentielles du placement P sous forme de segments à raison d'un segment par ligne.

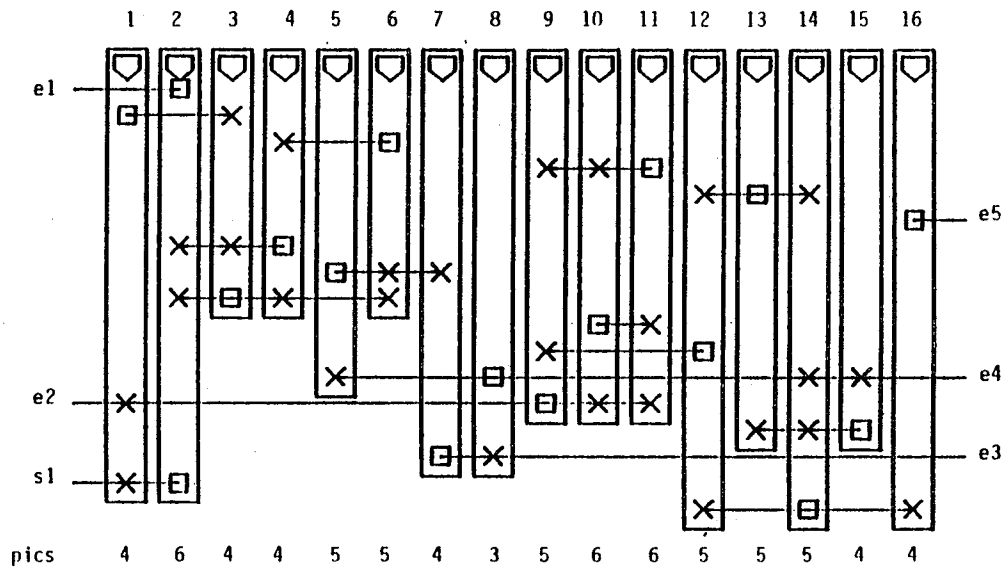


Figure 1

Démonstration :

Considérons l'algorithme RS (figure 2) qui fait le tracé des connexions ligne par ligne. Pour chaque ligne, il prend la connexion non tracée dont l'extrémité gauche est la plus à gauche et la trace. Ensuite, il choisit parmi les connexions non tracées situées à droite de la connexion qu'il vient de tracer celle dont l'extrémité gauche est la plus proche de la connexion qui vient d'être tracée et la trace. Puis il recommence jusqu'à ce qu'il n'y ait plus d'équipotentielle à droite de la dernière équipotentielle tracée ; la ligne est alors terminée.

Supposons que l'algorithme RS trace l'ensemble des équipotentiels de P sur $p_m + 1$ lignes (figure 3).

Algorithme RS

DEBUT

(* E est l'ensemble des équipotentiellles à tracer, E n'est pas vide *)

(* première ligne à remplir *)

L := première_ligne ;

TANTQUE E \leftrightarrow \emptyset FAIRE

DEBUT

(* choix de l'équipotentielle de E dont l'extrémité gauche est la plus
à gauche *)

eq := gauche (E) ;

E := E - {eq} ;

(* tracer eq sur la ligne L *)

tracer (E,L) ;

(* ensemble des équipotentiellles de E situées à droite de eq *)

D := droite (eq,E) ;

TANTQUE D \leftrightarrow \emptyset FAIRE

DEBUT

eq := gauche (D) ;

E := E - {eq} ;

tracer (E,L) ;

D := droite (eq,E) ;

FIN ;

(* ligne suivante *)

Si E \leftrightarrow \emptyset alors L := suivant (L) ;

FIN ;

FIN ; (* fin de l'algorithme *)

Figure 2

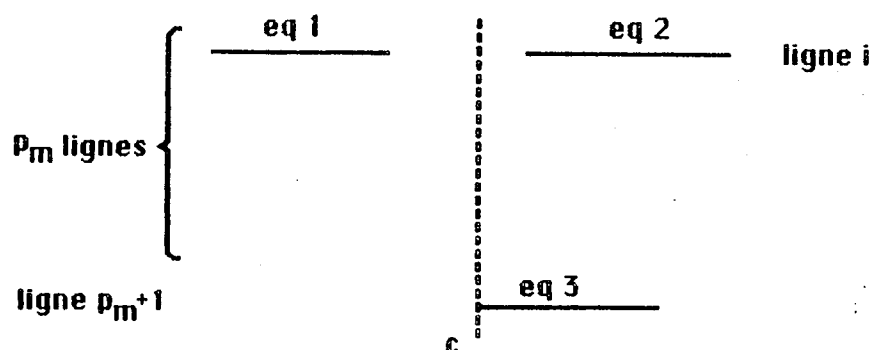


Figure 3

La ligne $p_m + 1$ comporte au moins une équipotentielle l'équipotentielle eq3. La ligne de coupe c qui traverse l'extrémité gauche de eq3 rencontre au plus p_m équipotentielles, il existe donc une ligne i parmi les p_m premières lignes où la ligne de coupe c ne rencontre pas d'équipotentielle (sinon, le maximum de la fonction de pic serait $p_m + 1$, puisque la ligne de coupe c rencontrerait $p_m + 1$ équipotentielles). Cette ligne de coupe c passe donc dans l'intervalle qui sépare 2 équipotentielles consécutives eq1 et eq2. Or l'équipotentielle eq3 est située à droite de eq1 et son extrémité gauche est plus à gauche que l'extrémité gauche de eq2 ; par définition, l'algorithme RS place eq3 derrière eq1 sur la ligne i , il n'y a donc pas de $p_m + 1$ ^{ième} ligne.

Le maximum de la fonction de pic est p_m , il y a donc une ligne de coupe c qui rencontre p_m équipotentielles. Il faut donc p_m lignes différentes pour tracer ces p_m équipotentielles.

Il faut et il suffit donc p_m lignes pour tracer l'ensemble des équipotentiels à l'aide de l'algorithme R.S.

Cet algorithme trace l'ensemble des équipotentiels sur p_m lignes dans le cas où il n'y a aucune contrainte sur l'ordre des entrées/sorties situées à droite et à gauche de la cellule. Le respect d'un tel ordre peut nécessiter la création de nouvelles lignes lors du tracé des connexions. Cependant, le pic maximal indique le nombre minimal de lignes nécessaires à l'implantation.

1.2 - EVALUATION DU PLACEMENT : CELLULE A 2 LIGNES

Dans le cas des cellules à 2 lignes, les équipotentiels peuvent être divisées en 3 parties :

- 1) la partie haute qui relie les opérateurs de la ligne du haut,
- 2) la partie basse qui relie les opérateurs de la ligne du bas,
- 3) la partie transverse qui relie les 2 parties précédente de l'équipotentielle

A partir de cette division, il est possible d'étendre la notion de fonction de pic à la cellule à 2 lignes.

On appelle pic haut, le pic obtenu avec la partie haute de l'équipotentielle, pic bas, le pic obtenu avec la partie basse de l'équipotentielle et pic global, la somme du pic haut et du pic bas (figure 4). A ces notions, il est quelquefois utile d'ajouter la notion de pic transverse, le pic transverse étant le pic obtenu avec la partie transverse des équipotentiels.

Le maximum du pic global permet d'évaluer l'encombrement de la cellule lorsqu'il y a emboîtement optimal des 2 lignes (cf figure 4). La somme du maximum de la fonction de pic haut et du maximum de fonction de pic bas permet d'évaluer l'encombrement de la cellule lorsqu'il n'y a aucun emboîtement des 2 Lignes. Ces mesures deviennent beaucoup moins significatives lorsqu'il faut en plus respecter un ordre sur les entrées/sorties situées à droite et à gauche de la cellule.

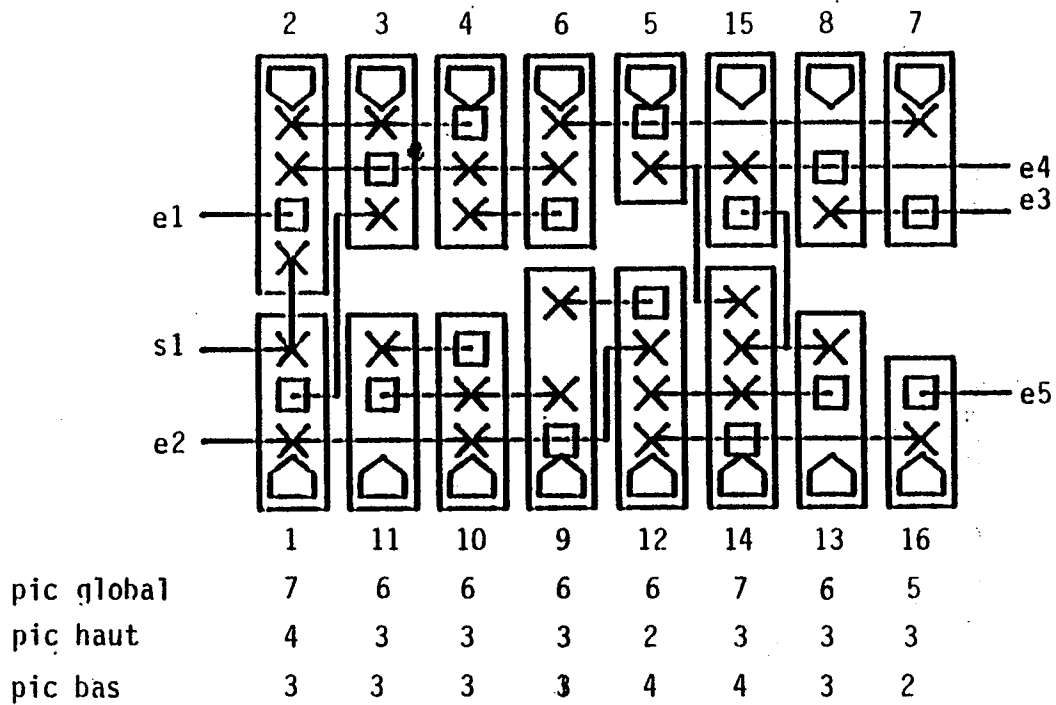


Figure 4

1.3 - VECTEUR COUT

Une méthode d'évaluation d'un placement, d'un opérateur à placer consiste à lui associer un vecteur coût. Cette notion de vecteur coût est elle-même munie d'un ordre noté $<$.

Le vecteur coût est un vecteur $C = \begin{pmatrix} C_1 \\ \vdots \\ C_n \end{pmatrix}$ dont les composantes C_1, C_2, \dots, C_n prennent leur valeur dans \mathbb{R} . Chaque composante C_i est la valeur d'une fonction f qui a comme paramètre le placement, lorsqu'on évalue un placement, ou un placement partiel, lorsqu'on évalue une cellule en cours de placement.

- Relation d'ordre sur les vecteurs coût :

$$C < C' \Leftrightarrow \begin{array}{l} C < C' \\ \text{ou} \\ C = C' \end{array}$$

$$C < C' \Leftrightarrow \begin{array}{l} C_1 < C'_1 \\ \exists i, i \in [2, n] ; \\ \text{ou } \forall j, j \in [1, i-1], C_j = C'_j \\ \text{et } C_i < C'_i \end{array}$$

$$C = C' \Leftrightarrow \forall i, i \in [1, n] C_i = C'_i$$

La composante C_1 qui est la plus discriminatoire et est appelée composante fondamentale du vecteur coût.

2 - CELLULE A UNE LIGNE : PLACEMENT CONSTRUCTIF

2.1 - INTRODUCTION

Le placement constructif a pour but de placer les opérateurs le plus près possible de leur emplacement optimum. L'évaluation objective d'un placement constructif ne se fera donc pas par rapport à sa fonction de pic, mais par rapport aux perturbations qu'il faut y apporter pour optimiser le placement.

L'étude du placement constructif dans le cas d'une cellule à une ligne fournit de bonnes bases pour la réalisation d'un placement constructif dans le cas d'une cellule à deux lignes. L'étude qui suit porte sur 3 méthodes de placement constructif :

- minimisation du pic,
- agrégation,
- graphe par couches.

Elle tente d'évaluer leurs défauts et dans les deux premiers cas essaie d'y remédier. L'étude de l'ensemble de ces trois méthodes permet d'en proposer une quatrième intégrant beaucoup mieux les contraintes extérieures à la cellule.

2.2 - DEFINITIONS

Les quelques définitions qui suivent permettent de simplifier la présentation des méthodes de placement constructif.

- noyau : ensemble des opérateurs, des entrées et des sorties déjà placés.
- placement orienté par la topologie [BEL 84] : placement où les places susceptibles de recevoir les éléments sont ordonnées à priori. Les places sont remplies dans l'ordre, l'opérateur qui occupe la place est choisi en fonction du noyau.
- placement orienté par la logique [BEL 84] : placement où les opérateurs à placer sont ordonnés à priori. Les opérateurs sont placés dans l'ordre, la place est choisie en fonction du noyau.
- équipotentielle sortante : équipotentielle reliée au noyau et à au moins un élément non placé.
- opérateurs candidats : lors d'un placement orienté par la topologie, sous ensemble des opérateurs non placés où sera choisi le prochain opérateur.

2.3 - PLACEMENT CONSTRUCTIF PAR MINIMISATION DU PIC

Le placement étant évolué à l'aide de la fonction de pic, la première idée qui vient à l'esprit lors du placement constructif est de minimiser celle-ci sur chaque nouveau site rempli.

Cette méthode de placement est orientée par la topologie. Les places sont remplies les unes après les autres soit de gauche à droite, soit de droite à gauche.

2.3.1 - Description de la méthode

Le placement par minimisation du pic suit l'algorithme donné en pseudo PASCAL figure 5. Pour clarifier les explications de cette méthode, celles-ci sont données dans le cas où l'on procède au placement de gauche à droite.

Les places sont ordonnées de la gauche vers la droite, la première place étant la plus à gauche.

Le noyau initial est constitué par les entrées/sorties situées à gauche de la cellule.

L'algorithme procède au remplissage de la cellule place après place, dans l'ordre déterminé, jusqu'à épuisement des opérateurs. Le meilleur opérateur pour occuper une place est l'opérateur P non placé relié au noyau qui minimise le vecteur coût dont les composantes sont les suivantes :

- C_1 : valeur du pic de la place en cours de traitement lorsqu'on y place P . Cette composante, fondamentale du vecteur coût donne son nom à la méthode.
- C_2 : n étant le nombre d'équipotentiels reliant l'opération P au noyau, C_2 est égal à son opposé ($C_2 = -n$). Cette composante choisit les opérateurs les plus connectés au noyau.
- C_3 : nombre d'équipotentiels reliant le noyau augmenté de P aux éléments non placés. Cette composante choisit les opérateurs qui créent le plus de nouvelles équipotentiels internes au noyau.
- C_4 : nombre tiré aléatoirement. Cette composante permet de départager les opérateurs équivalents.

Algorithme de placement constructif orienté par la topologie.

DEBUT

(* E : ensemble des opérateurs à placer, S : ensemble des places *)

E' ← E ; S' ← S ;

(* ordonner les places *)

ordonner_places (S') ;

(* choix du noyau initial *)

noyau ← noyau_initial ;

P := première_place (S')

TANTQUE E' <> ∅ FAIRE

DEBUT

(* C : ensemble des opérateurs non placés reliés au noyau *)

C ← Relié (E', noyau) ;

(* choix de l'opérateur placé dans P parmi les éléments reliés au noyau *)

op := meilleur (C, noyau) ;

(* placer op dans la place en cours de traitement *)

placer (op, P) ;

noyau ← noyau U {op} ;

E' ← E' - {op} ;

S' ← S' - {P} ;

P := première_place (S') ;

FIN ;

FIN ; (* fin de l'algorithme *)

Figure 5

2.3.2 - Prise en compte des entrées/sorties et de leurs contraintes

2.3.2.1 - Entrées/sorties situées à droite et à gauche de la cellule

Ces entrées/sorties peuvent soit être ordonnées (et dans ce cas, pour chacun des côtés, l'ordre porte sur toutes les entrées/sorties), soit ne comporter aucune contrainte. L'ordre de ces entrées/sorties n'a aucune influence sur le placement, il n'est pris en compte que lors du tracé des connexions.

2.3.2.2 - Entrées/sorties situées en haut et en bas de la cellule

Ces entrées/sorties sont divisées en deux catégories :

- 1) les entrées/sorties à place fixée dont la position est fixée par l'utilisateur ou par les cellules adjacentes.
- 2) les entrées/sorties à place libre qui peuvent être placées n'importe où sur leur côté suivant les besoins de l'interconnexion.

Certaines de ces entrées/sorties sont liées par paire, comme dans le cas de la retenue entrante et de la retenue sortante d'un additionneur, où la retenue entrante arrive en haut de la cellule à la même abscisse que la retenue sortante qui est générée en bas de la cellule.

Les entrées/sorties à place fixe sont rajoutées au noyau lorsque celui-ci atteint leur emplacement.

Les entrées/sorties à place libre sont supposées placées au mieux par rapport au placement de l'opérateur, c'est-à-dire entre les deux extrémités des équipotentielles auxquelles ils sont reliés.

Une telle entrée/sortie est rajoutée au noyau dès que l'équipotentielle à laquelle elle est reliée devient sortante (c'est-à-dire est reliée à un élément du noyau). Dans le cas d'une paire d'entrées/sorties liées, la deuxième entrée/sortie est rajoutée au noyau dès que la première y est incluse.

2.3.3 - Interprétation des résultats

La figure 6 montre les résultats du placement constructif effectué de gauche à droite sur l'exemple donné figure 1 de ce chapitre.

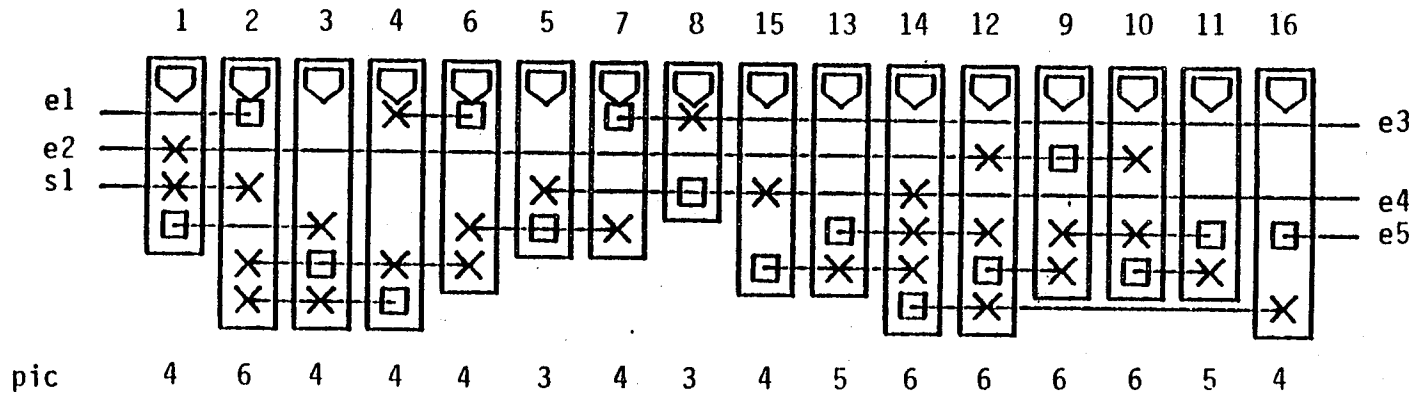


Figure 6

Ce placement n'est pas optimal, il nécessite une ligne de plus pour son routage que le placement optimal. Son observation fait bien ressortir ses deux principaux défauts :

- la minimisation du pic à chaque site est trop abrupte. En cherchant à chaque site à obtenir le pic minimum, le placement entraîne un pic plus important dans les sites suivants. Par exemple, sur les deux premiers sites, en plaçant l'opérateur 2 avant l'opérateur 1, on obtient un pic de 5 suivi d'un pic de 5 ce qui minimise le pic maximum. Ce défaut est plus gênant lorsqu'il entraîne la permutation de groupes d'opérateurs.

- l'attrance des entrées/sorties situées à droite est ignorée. Le circuit est traité comme si tous les éléments reliés à une équipotentielle pouvaient être placés n'importe où. Ce défaut apparaît tout particulièrement sur le sixième site où est placé l'opérateur 5 qui est relié à une entrée/sortie située à droite de la cellule plutôt l'opérateur 9, l'opérateur 10 ou l'opérateur 12 qui eux ne sont pas reliés au côté droit de la cellule. Le placement de l'opérateur 5 au sixième site entraîne une incrémentation de 1 de la fonction de pic sur tout le restant de la cellule.

2.3.4 - Résolution des cas particuliers

2.3.4.1 - L'ensemble des entrées/sorties situé à gauche de la cellule est vide ainsi que l'ensemble des entrées/sorties situées à droite de la cellule.

Le noyau initial doit alors être choisi en fonction des entrées/sorties situées en haut et en bas de la cellule. Deux cas se présentent alors :

- a) la place de ces entrées/sorties est fixée,
- b) la place de ces entrées/sorties est libre et se fixe en fonction du placement.

2.3.4.1 - a) Les entrées sorties sont à place fixée d'avance.

L'entrée/sortie situé la plus à gauche de la cellule est sélectionnée. La cellule est alors divisée en 2 parties (voir figure 7) :

- * la partie de la cellule située à droite de l'entrée sélectionnée,
- * l'autre partie qui inclut l'entrée/sortie et la partie de la cellule située à gauche de l'entrée/sortie.

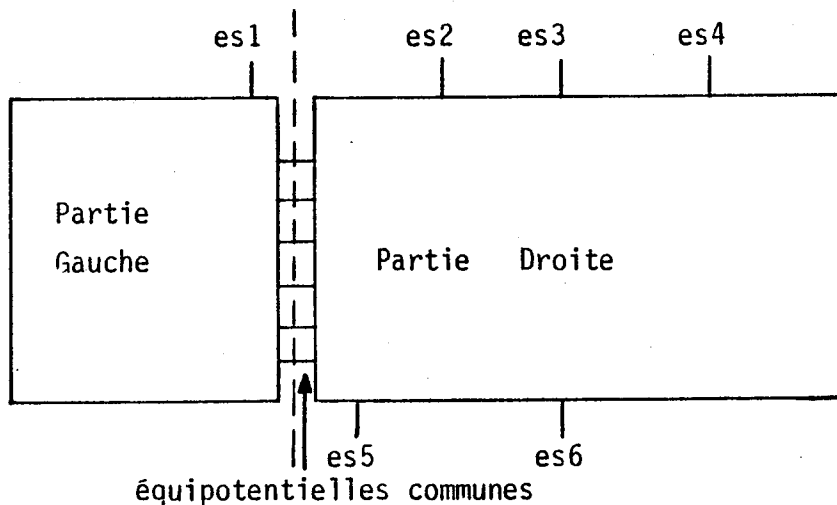


figure 7

Le problème consiste alors à trouver les 2 sous-ensembles du circuit logique dont l'un ira dans la partie gauche de la cellule et l'autre dans la partie droite. Cette partition est réalisée en attirant les opérateurs les plus liés

à l'entrée/sortie sélectionnée tout en minimisant le nombre d'équipotentiels entre les deux parties.

Elle est réalisée de la façon suivante :

- 1) Sélectionner l'opérateur le plus gros relié à l'entrée/sortie la plus à gauche. Le mettre dans la partie gauche G.
- 2) Si le nombre d'opérateurs de la partie gauche est atteint aller à l'étape 5.
- 3) Parmi les opérateurs reliés aux opérateurs contenus dans G, choisir celui qui minimise le nombre d'équipotentiels entre G et le reste des opérateurs. Le placer dans G.
- 4) Si le nombre d'opérateurs de la partie gauche n'est pas atteint, recommencer l'étape 3.
- 5) fin

La cellule est alors séparée en 2 sous cellules : la partie gauche et la partie droite. La partie gauche est alors placée de façon constructive de droite à gauche en prenant la partie droite comme noyau initial. La partie gauche étant placée, elle constitue alors le noyau et la placement constructif est terminé de gauche à droite.

2.3.4.1 - b) Les entrées/sorties n'ont pas de place fixée à l'avance.

Le problème consiste alors à trouver quelle entrée/sortie est la plus intéressante à placer à gauche. Cette entrée/sortie constituera alors le noyau du placement constructif.

Les deux entrées/sorties qu'il est le plus intéressant de placer à chacune des 2 extrémités de la cellule sont les 2 entrées/sorties les plus "éloignées" l'une de l'autre. L'éloignement entre deux entrées/sorties est le nombre minimum d'équipotentiels qu'il faut emprunter pour aller de l'une à l'autre. On ne peut passer d'une équipotentielle à une autre que si toutes deux sont reliées à un même opérateur.

L'éloignement d'une entrée/sortie x avec les autres entrées/sorties se calcule facilement en construisant les couches du circuit en prenant comme noyau d'origine l'entrée/sortie x .

- La couche 0 du circuit est constituée par l'entrée/sortie x ,
- la couche $i + 1$ du circuit est constituée par les éléments reliés à au moins un élément de la couche i qui ne sont pas encore inclus dans une couche.

La distance entre l'entrée/sortie x et un élément du circuit est donnée par le numéro de la couche de cet élément.

Une fois les 2 entrées/sorties les plus éloignées déterminées on en choisit une aléatoirement pour la placer à gauche de la cellule.

2.3.4.2 - A la nième étape du placement, on ne trouve plus d'opérateur relié au noyau

Cela veut dire que la cellule est constituée de 2 sous ensembles d'opérateurs n'ayant aucune communication entre eux. Dans le cas d'un découpage du circuit bien fait, ces 2 sous-ensembles de portes constituent chacun une cellule qu'il convient de traiter isolément de l'autre.

2.3.4.3 - La cellule comporte plus de sites que d'opérateurs.

Ce cas est résolu arbitrairement en répartissant régulièrement les sites vides sur toute la cellule. L'introduction de cellules vides ne modifie pas le pic maximum, le placement constructif peut alors être utilisé sur les sites restants.

2.3.5 - Amélioration de la méthode

La prise en compte de l'ordre des entrées/sorties situées à droite et à gauche de la cellule ne peut s'effectuer que lors du tracé des connexions.

La prise en compte du côté des entrées/sorties situées à droite et à gauche de la cellule est amélioré en partant simultanément des deux côtés de la cellule. Le placement comporte alors deux noyaux, un noyau d'éléments déjà placés à gauche de la cellule et un noyau d'éléments déjà placés à droite de la cellule. A chaque itération, le noyau droit et le noyau gauche sont alternativement augmentés d'un élément. La figure 8 montre le résultat de

cette méthode sur le même exemple que la figure 6. L'influence des entrées/sorties latérales est répercutée sur les deux extrémités.

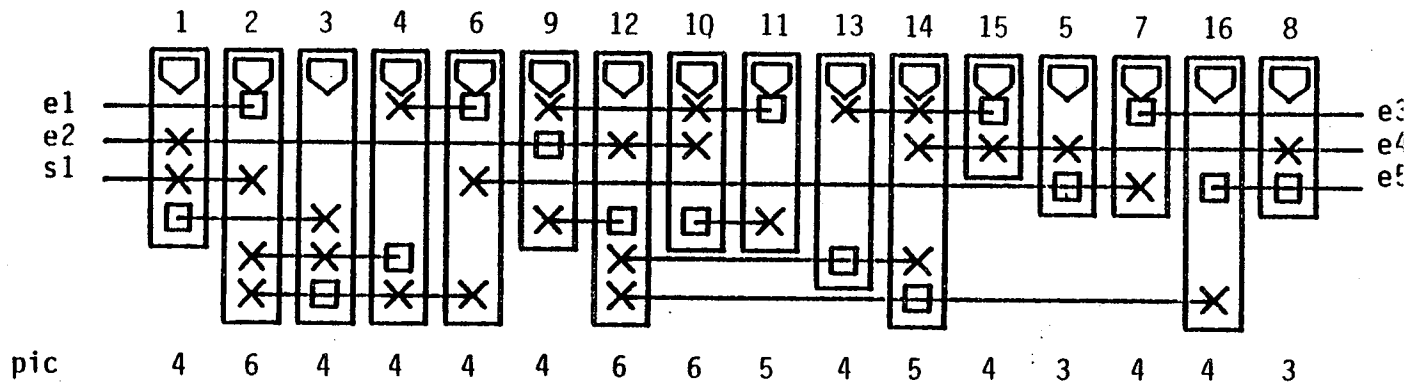


Figure 8

La stratégie consistant à placer alternativement un élément à droite de la cellule puis à gauche conduit quelquefois à des conflits lorsque les noyaux se rapprochent du centre. Si les deux noyaux ont les mêmes équipotentialités sortantes, l'un des deux noyaux peut prendre le dernier opérateur accessible à l'autre noyau bloquant ainsi sa croissance. Ce phénomène s'est produit pour l'exemple figure 8, le noyau gauche de la cellule a entraîné le choix de l'opérateur numéro 10 lors de l'avant dernier choix d'opérateur, le noyau droit s'est alors trouvé bloqué, n'étant plus relié à aucun opérateur non placé.

Cette méthode de placement alternatif donne des résultats intéressants pour des cellules comportant jusqu'à une trentaine de portes. Au dessus de cette taille, il se produit le même phénomène de non prise en compte de l'influence du côté opposé de la cellule lors du placement du centre de la cellule. Ce phénomène peut aller jusqu'au blocage de la croissance de l'un des noyaux comme le montre le schéma figure 9 où le noyau droit n'est plus relié à aucun opérateur non placé alors qu'il reste un tiers de la cellule à placer. Les équipotentialités communes aux deux noyaux augmentent alors la fonction de pic sur tout le centre de la cellule.

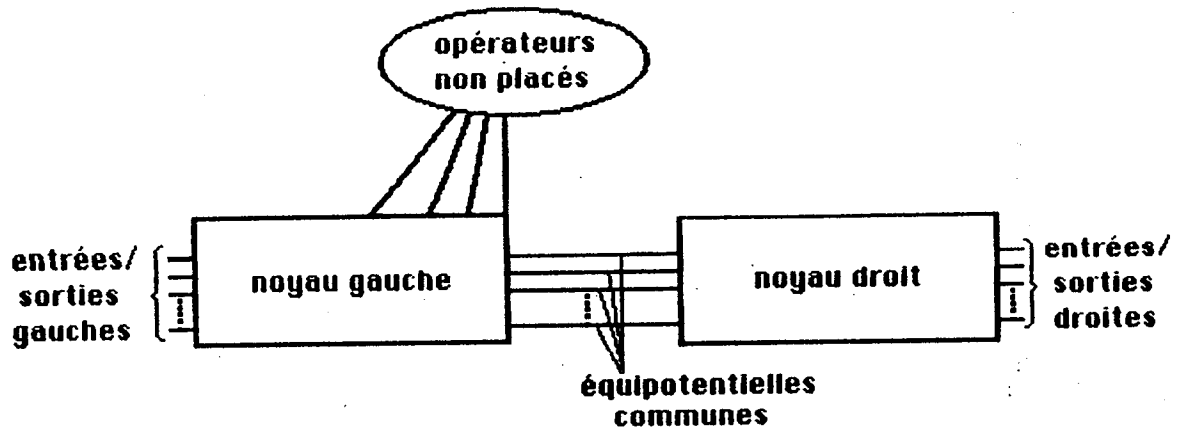


Figure 9

2.4 - PLACEMENT CONSTRUCTIF PAR AGREGATION

Le placement par agrégation a pour but de rapprocher les opérateurs les plus interconnectés et d'obtenir des connexions courtes. L'obtention de connexions courtes tend à favoriser la minimisation du pic maximum. Cette méthode de placement est elle aussi orientée par la topologie.

2.4.1 - Description de la méthode

Le placement par agrégation suit lui aussi l'algorithme donné figure 5. Les explications qui suivent sont données dans le cas d'un placement de gauche à droite, le placement de droite à gauche se déroulant de façon similaire. Le noyau initial est constitué par les entrées/sorties situées à gauche de la cellule.

L'algorithme procède au remplissage des cellules place après place, dans l'ordre et de la gauche vers la droite. Pour chaque place, l'opérateur choisi est celui qui minimise le vecteur coût dont les composantes sont les suivantes :

- C1 : n étant le nombre d'équipotentielle qui relie l'opérateur au noyau, C1 est égal à son opposé ($C1 = -n$). Cela revient à rechercher les éléments les plus connectés au noyau.
- C2 : nombre d'équipotentielle allant du noyau vers les éléments non placés après adjonction de l'opérateur. Cette composante favorise les opérateurs qui terminent les équipotentielles, ce qui renforce l'effet d'agrégation.
- C3 : valeur du pic de la place en cours de traitement lorsqu'on y place l'opérateur
- C4 : nombre tiré aléatoirement pour départager les opérateurs équivalents.

Les contraintes sur les entrées/sorties sont prises en compte exactement de la même manière que dans le cas du placement par minimisation du pic.

2.4.2 - Interprétation des résultats

La figure 10 montre les résultats du placement constructif sur l'exemple donné figure 1 de cette partie.

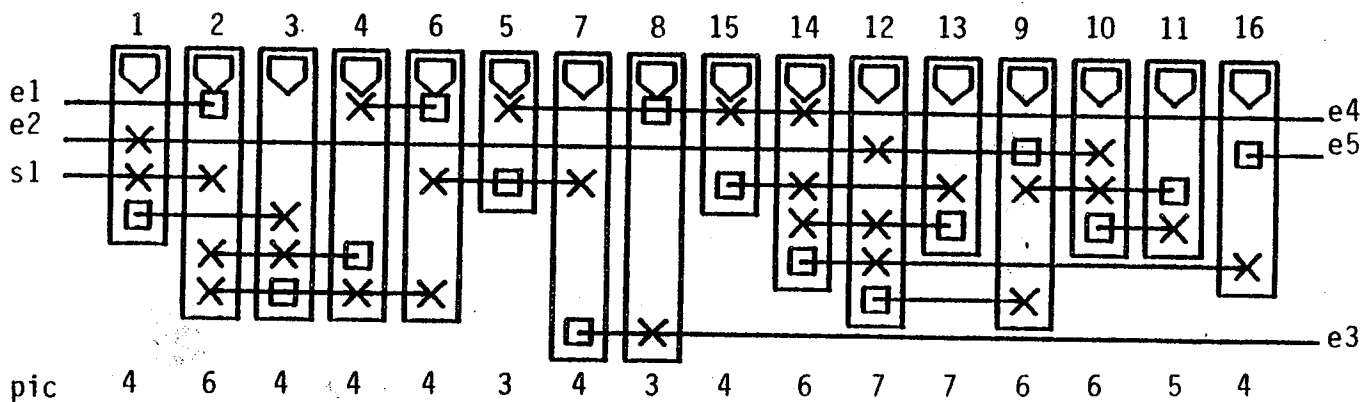


Figure 10

Ce placement n'est pas optimal, il nécessite deux lignes de plus pour son routage que le placement optimal. Il présente le même défaut majeur que le placement par minimisation du pic :

L'attirence des entrées/sorties situées à droite de la cellule est ignorée. Le circuit est traité comme si tous les éléments, y compris les entrées/sorties pouvaient être placés à volonté à n'importe quelle place sur la cellule. Ce qui est faux dans le cas des entrées/sorties qui peut obliger l'équipotentielle à traverser toute la cellule. Ce défaut apparaît là aussi sur le sixième site lorsque l'opérateur numéro 5 qui est relié à une entrée/sortie située à droite de la cellule y est placé. Les opérateurs numéro 9, 10 et 12 auraient alors mieux convenu.

2.4.3 - Résolution des cas exceptionnels

On retrouve les mêmes cas d'exception que pour le placement par minimisation du pic :

- l'ensemble des entrées/sorties situées à droite de la cellule et l'ensemble des entrées/sorties situées à gauche de la cellule sont vides.
- la cellule est constituée de 2 ensembles d'opérateurs indépendants.
- la cellule comporte plus de sites qu'il n'y a de portes.

La résolution de ces cas est exactement la même que dans le cas du placement par minimisation du pic. Les deux méthodes sont semblables à part le vecteur coût utilisé.

2.4.4 - Amélioration de la méthode

Cette méthode ne permet pas non plus de prendre en compte l'influence de l'ordre des entrées/sorties latérales sur l'encombrement final de la cellule. Comme dans le placement par minimisation du pic, la prise en compte de l'influence des entrées/sorties situées à droite et à gauche de la cellule est améliorée en construisant alternativement le placement pour les deux extrêmités de la cellule. Les deux placements étant algorithmiquement semblables, on retrouve le même danger de conflit entre les deux noyaux dans le choix de l'élément suivant. Ce conflit pouvant aboutir au blocage de l'un des deux noyaux provoquant ainsi une discontinuité dans le placement.

La figure 11 montre le résultat du placement alternatif sur le même exemple que la figure 10. La prise en compte de l'influence des entrées/sorties du côté gauche et du côté droit y est assez apparente.

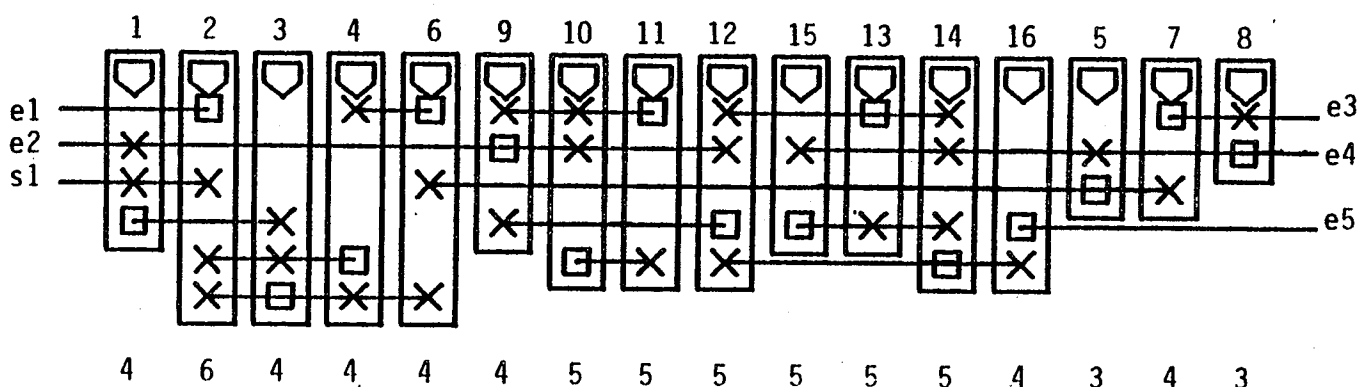


Figure 11

2.5 - PLACEMENT CONSTRUCTIF A L'AIDE DU GRAPHE PAR COUCHES

En logique en bande, la structure de la cellule est telle que les sites sont intrinsèquement ordonnés (tout comme les points d'un axe de référence en géométrie). Placer une cellule équivaut donc à ordonner les opérateurs puis à reporter cet ordre sur l'ordre des sites. Le graphe par couche des opérateurs par rapport à un ensemble initial d'entrées/sorties (ou d'opérateurs, ou d'un mélange des deux) permet de déterminer un ordre sur les opérateurs.

2.5.1 - Graphe par couche

Pour un circuit logique, le graphe par couche est un graphe qui traduit une pseudo distance entre un ensemble d'éléments (opérateurs, entrées, sorties) et un ensemble d'éléments initiaux. Dans le cas du placement constructif qui nous intéresse, le graphe par couche est construit de la façon suivante (cas du placement de la gauche vers la droite, le placement de la droite vers la gauche étant obtenu en remplaçant les entrées/sorties à gauche de la cellule par celles situées à droite de la cellule) :

- les noeuds du graphe sont constitués par les opérateurs et les entrées/sorties du circuit logique,
- les arcs sont constitués par les équipotentiels du circuit logique. Dans le cas d'un circuit logique comportant des équipotentiels multiterminales, ce graphe est un hypergraphe.
- la couche 0 du graphe est constituée par l'ensemble des entrées/sorties situées à gauche de la cellule.
- la couche 1 du graphe est constituée par l'ensemble des éléments non placés (opérateurs, entrées, sorties) reliés par au moins une équipotentielle à au moins une entrée/sortie de la couche 0.
- la couche $i + 1$ du graphe est constituée par l'ensemble des éléments non classés reliés par au moins une équipotentielle à au moins un élément de la couche i .

La figure 12 montre le graphe par couche obtenu dans le cas de la cellule figure 1. Ce graphe possède la propriété suivante :

Les éléments de la couche i ne sont reliés par les équipotentiels qu'à des éléments de la couche $i-1$, de la couche i et de la couche $i+1$. Tout placement respectant ce regroupement en couche possède donc la propriété suivante :

Lorsque le dernier élément de la couche i est placé, tous les éléments reliés aux équipotentiels issues de la couche $i-1$ sont placés.

Une couche du graphe peut comporter un grand nombre d'éléments. Le graphe par couche est donc insuffisant pour déterminer complètement le placement, il ne permet que de déterminer des classes d'opérateurs et l'ordre de ces classes.

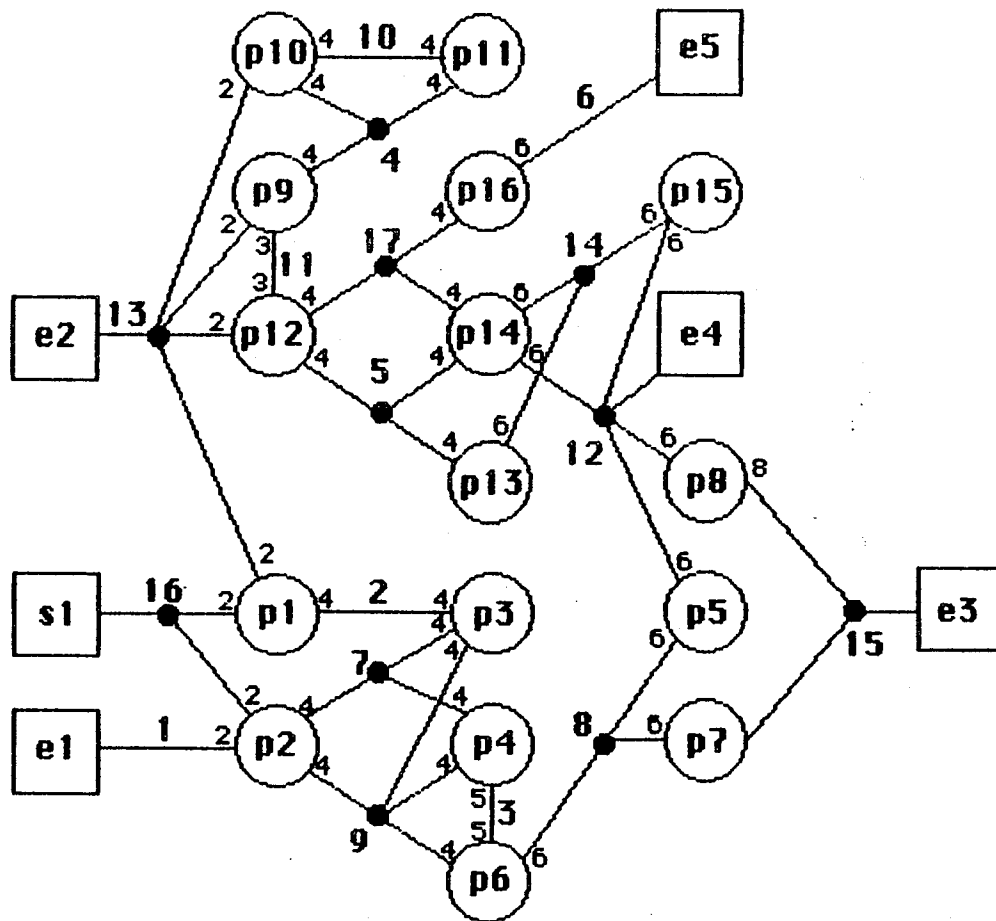


Figure 12

2.5.2 - Affinement des classes d'opérateurs

Dans chacune des couches, chaque élément est plus ou moins attiré vers la couche précédente, vers la couche courante et vers la couche suivante par des équipotentielles. Cette attirance permet de découper la couche en sous classes et d'affiner le partitionnement du circuit découlant de ces classes. Cette nouvelle partition en classes est obtenue en pondérant les équipotentielles suivant les couches d'opérateurs auxquelles elles sont reliées puis en pondérant les opérateurs par la moyenne des poids des équipotentielles auxquelles ils sont reliés. Les opérateurs sont alors classés par poids croissants.

2.5.2.1 - Pondération des équipotentiels

Les équipotentiels issues de la couche i du graphe sont pondérées d'un poids $p = 2i + 2$ lorsqu'elles sont reliées à au moins un élément de la couche $i + 2$ et d'un poids $p = 2i + 1$ lorsqu'elles ne sont reliées qu'à des éléments de la couche i (figure 11). Cette pondération permet de discriminer les équipotentiels issues de la couche précédente, les équipotentiels internes à la couche et les équipotentiels allant vers la couche suivante.

2.5.2.2 - Pondération des éléments

Chaque élément e_i de la couche i est relié à un nombre $g(e_i)$ d'équipotentiels issues de la couche $i - 1$ ($g(e_i) > 0$), à un nombre $d(e_i)$ d'équipotentiels issues de la couche i reliées à au moins un élément de la couche $i + 1$ ($d(e_i) > 0$) et à un nombre $C(e_i)$ d'équipotentiels issues de la couche i ($C(e_i) > 0$). Le poids $P(e_i)$ de l'élément étant égal à la moyenne des poids des équipotentiels qui lui sont reliées :

$$P(e_i) = \frac{2 \cdot i \cdot g(e_i) + (2 \cdot i + 1) \cdot C(e_i) + 2 \cdot (i + 1) \cdot d(e_i)}{g(e_i) + C(e_i) + d(e_i)}$$

$$P(e_i) = \frac{2 \cdot i \cdot g(e_i) + C(e_i) + d(e_i)}{g(e_i) + C(e_i) + d(e_i)} + \frac{C(e_i) + 2 \cdot d(e_i)}{g(e_i) + C(e_i) + d(e_i)}$$

$$P(e_i) = \frac{2i + C(e_i) + 2 \cdot d(e_i)}{g(e_i) + C(e_i) + d(e_i)}$$

avec $C(e_i) + d(e_i) > 0$ et $g(e_i) + C(e_i) + d(e_i) > 1$
on en déduit donc : $2i < P(e_i) < 2i + 2$

Ce qui prouve que le classement par poids croissant des opérateurs respecte l'ordre des couches.

Le tableau figure 13 montre la pondération obtenue à l'aide de cette méthode et les classes obtenues à partir de ces poids.

Opérateur poids	Op 1 2,66	Op 2 3	Op 3 4	Op 4 4,33	Op 5 6	Op 6 5	Op 7 7	Op 8 7
Opérateur poids	Op 9 3	Op 13 3,33	Op 11 4	Op 12 3,25	Op 13 5	Op 14 5	Op 15 6	Op 16 5

Classement des opérateurs (les classes sont séparées par des "|", les séparations correspondent aux classes du graphe par couche sont doublées).

op1 | op2, op9 | op12, op10 || op3, op11 op4 |

op6, op13, op14, op16 || op5, op15 | op7,op8

Figure 13

Cette méthode de pondération peut difficilement être poussée plus loin pour affiner les classes. L'ensemble ordonné de classes obtenues traduit cependant assez bien l'éloignement des opérateurs par rapport à la classe initiale. Cette méthode est au moins une méthode de placement qu'une méthode de prise en compte de l'influence des entrées/sorties du côté opposé au noyau du placement.

2.5.3 - Placement constructif à partir des classes

Une fois la partition en classes obtenu, les opérateurs doivent être placés à l'intérieur de chacune des classes. Ce placement est obtenu soit par minimisation du pic (paragraphe II.3) soit par agrégation (paragraphe II.4). La figure 13 montre le résultat du placement en utilisant la méthode de l'agrégation à l'intérieur des couches.

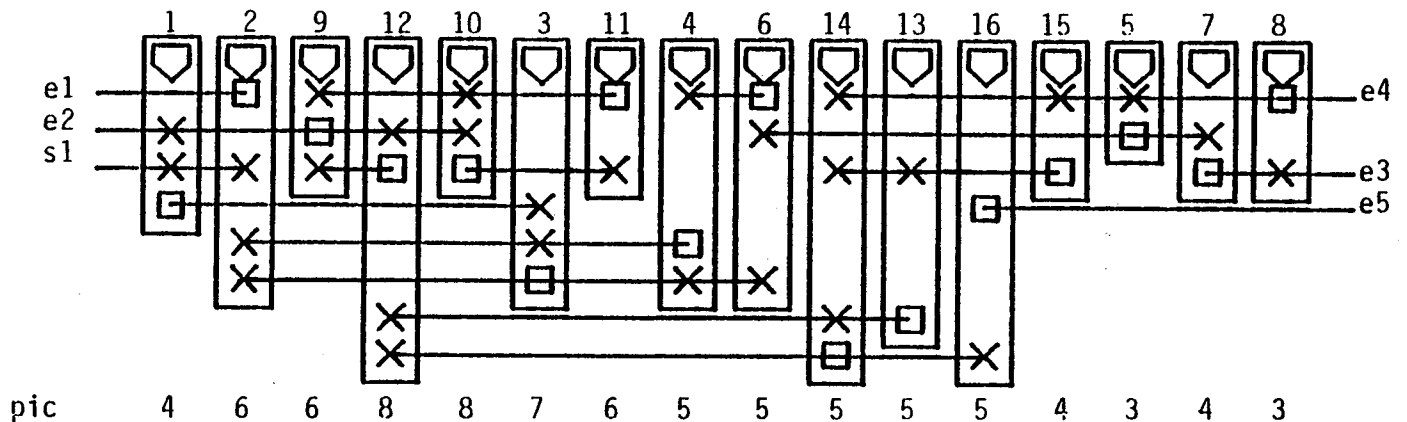


Figure 14

Ce placement est le moins optimal qui ait été obtenu. Tous comme les précédents, il ne prend pas en compte l'influence des entrées/sorties situées à droite de la cellule. Cela apparaît tout particulièrement par le fait que l'équipotentielle reliée à l'entrée e_4 est aussi reliée à un opérateur de la couche numéro 2 (l'opérateur numéro 14), ce qui lui fait traverser deux couches. Cette méthode présente cependant l'avantage de permettre, dans le cas de grandes cellules, de subdiviser la cellule en sous cellules, ce qui permet d'accélérer le placement.

2.5.4 - Prise en compte des entrées/sorties et de leurs contraintes

2.5.4.1 - Entrées/sorties situées à droite et à gauche de la cellule.

Tout comme dans le cas du placement par minimisation du pic ou par agrégation, l'ordre de ces entrées/sorties n'a aucune influence sur le placement. Seules les entrées/sorties mises dans la couche 0 du graphe ont une influence par attraction sur le placement.

2.5.4.2 - Entrées/sorties situées en haut et en bas de la cellule

Les entrées/sorties à place fixée sont rajoutées à la couche en cours de construction lorsque celle-ci les atteint. En effet, connaissant le nombre d'opérateur de chacune des couches du graphe, l'intervalle sur lequel chacune de ces couches sera placée est connu. Il est alors facile de rajouter les entrées/sorties contenues dans l'intervalle à la couche correspondante.

Les entrées/sorties à place libre sont rajoutées au graphe par couche de la même manière que les opérateurs (paragraphe II.5.1). Lorsqu'elles sont liées par paires, l'adjonction de l'une des deux entrées/sorties à une couche du graphe entraîne automatiquement l'adjonction de l'autre.

2.5.5 - Résolution des cas exceptionnels

Le problème étant de déterminer des couches d'éléments, cette résolution demande moins de précision dans le cas d'un placement constructif orienté par la topologie.

2.5.5.1 - Pas d'entrées/sorties ni à gauche ni à droite de la cellule

Le problème revient alors à déterminer quels éléments (opérateurs aussi bien qu'entrées/sorties) mettre dans la couche 0 du graphe.

2.5.5.1 - a) Les entrées/sorties en haut ou en bas de la cellule sont à place fixée.

La couche 0 du graphe est alors constituée par l'entrée/sortie la plus proche d'une des deux extrémités de la cellule. C'est cette extrémité qui donne le sens de construction du graphe (de gauche à droite ou bien de droite à gauche).

2.5.5.1 - b) Toutes les entrées/sorties sont à place libre

La détermination de l'entrée/sortie de la couche 0 est faite exactement de la même manière que la détermination de l'entrée/sortie initiale du placement par minimisation du pic (paragraphe II.3.4.1b). La couche 0 du graphe est constituée par l'une des 2 entrées/sorties les plus éloignées l'une de l'autre.

2.5.5.2 - Le graphe par couche ne contient pas tous les opérateurs.

La cellule est constituée de 2 (ou plus) cellules indépendante. Cela provient d'un mauvais découpage du bloc. Chaque cellule est placée indépendamment des l'autres.

2.5.6 - Amélioration de la méthode

Nous venons de voir que cette méthode était beaucoup plus appropriée pour donner l'éloignement d'un opérateur par rapport à une extrémité de la cellule que pour faire un placement constructif. C'est pourquoi, plutôt que d'essayer de déterminer un placement alternatif à partir du graphe par couche, il est beaucoup plus intéressant de l'utiliser en association avec une méthode orientée par la topologie. Le graphe par couche sert alors à exprimer l'attraction qu'exerce sur les opérateurs le côté opposé au noyau.

2.6 - PLACEMENT PAR AGREGATION ET PONDERATION DES OPERATEURS

Le principal problème à résoudre lors du placement constructif est la prise en compte de l'influence des entrées/sorties du côté opposé au noyau. La pondération des opérateurs à partir du graphe par couche fournit leur éloignement par rapport aux éléments de la couche 0. La minimisation du pic est un critère beaucoup trop abrupte pour permettre la prise en compte de l'influence des entrées/sorties du côté opposé. Par contre, le critère de l'agrégation est suffisamment souple pour être associé à la pondération des opérateurs. L'association de ces deux critères permet d'obtenir un placement sans discontinuité, contrairement au placement alternatif par les deux côtés.

2.6.1 - Description de la méthode

Cette méthode est divisée en deux phases :

- pondération des équipotentiels,
- placement par la méthode décrite par l'algorithme figure 2.

Dans le cas d'un placement de gauche à droite, la pondération des opérateurs est effectuée à partir du graphe par couches dont la couche 0 est constituée par les entrées/sorties situées à droite de la cellule. La façon de pondérer les opérateurs est décrite dans le paragraphe II.5 de ce chapitre.

Le placement constructif est alors effectué à l'aide de l'algorithme de la figure 2. Il peut être effectué suivant deux variantes du vecteur coût. Dans la première, la prépondérance est donnée au critère d'agrégation des opérateurs en utilisant le vecteur coût suivant :

- C1 : opposé du nombre d'équipotentiels reliant l'opérateur du noyau (critère d'agrégation),
- C2 : opposé du poids de l'opérateur (plus le poids de l'opérateur est faible, plus il est attiré par le côté opposé de la cellule),
- C3 : nombre d'équipotentiels allant du noyau vers les éléments non placés après adjonction de l'opérateur,
- C4 : valeur du pic lorsqu'on place l'opérateur sur le site,
- C5 : nombre tiré aléatoirement.

La prépondérance du critère d'agrégation par rapport à la distance à l'autre extrémité de la cellule est composée en utilisant le vecteur coût suivant :

- C1 : opposé de la somme du nombre d'équipotentiels reliant l'opérateur au noyau et du poids de l'opérateur,
- C2 : nombre d'équipotentiels allant du noyau vers les éléments non placés après adjonction de l'opérateur,
- C3 : valeur du pic lorsqu'on place l'opérateur sur le site,
- C5 : nombre aléatoire.

La prise en compte des entrées/sorties situées en haut et en bas de la cellule s'effectue exactement comme dans le cas du placement par agrégation.

2.6.2 - Evaluation des résultats

La figure 14 montre le résultat du placement sur l'exemple de la figure 1, les deux vecteurs coût ont donné le même résultat. Ce placement est quasi-optimal. Tout comme l'optimum, il ne nécessite que 5 lignes pour tracer les équipotentielles. La prise en compte de l'influence des entrées/sorties situées à droite de la cellule a permis de rejeter les opérateurs numéro 5, numéro 7 et numéro 8 à droite du circuit.

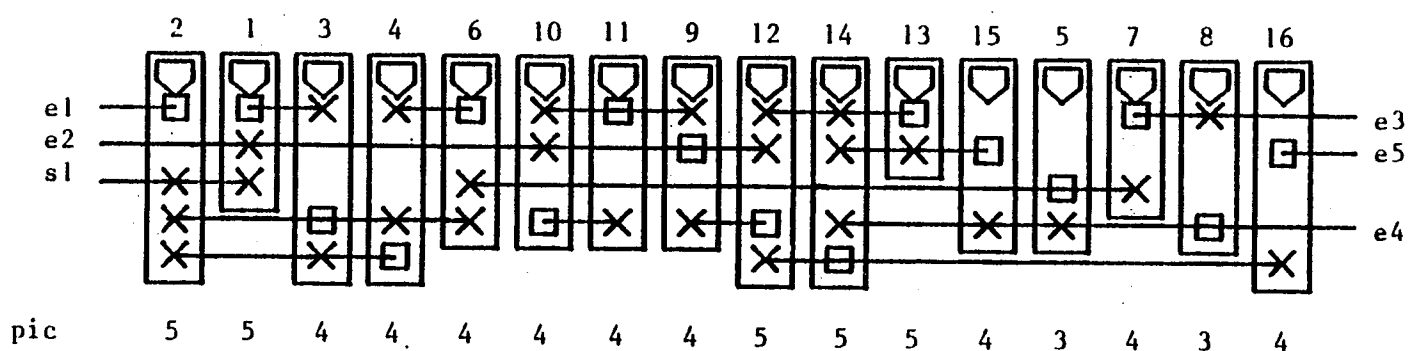


Figure 15

2.6.3 - Résolution des cas exceptionnels

Les méthodes de résolution des cas exceptionnels ont déjà été traités dans les paragraphes II.3.4 (placement orienté par la topologie) et II.5.5 (pondération des opérateurs). La seule différence avec le cas présent vient du fait qu'on procède au placement en prenant en compte les deux extrémités de la cellule.

2.6.3.1 - L'ensemble des entrées/sorties situées sur les côtés de la cellule est vide

Le noyau initial et la couche zero du graphe par couche sont déterminés à partir des entrées/sorties du haut et du bas de la cellule.

2.6.3.2 - a) La place des entrées/sorties est fixée d'avance

L'entrée/sortie la plus proche d'un côté de la cellule est sélectionnée pour constituer le noyau initial du placement. En supposant qu'elle est située à gauche de la cellule, l'entrée/sortie la plus à droite de la cellule constitue alors la couche 0 du graphe par couche. Les opérateurs sont pondérés à partir de ce graphe par couche puis le placement constructif est effectué de gauche à droite à partir de l'entrée/sortie la plus à gauche du circuit en utilisant la méthode proposée dans le paragraphe II.3.4.1a. La partie de la cellule à gauche de l'entrée/sortie est placée pour la méthode de l'agrégation, de droite à gauche, en partant de la partie droite de la cellule comme noyau initial.

2.6.3.3 - b) Les entrées/sorties sont libres

Les deux entrées/sorties les plus "éloignées" l'une de l'autre sont déterminées à l'aide de la méthode donnée dans le paragraphe II.3.4.1b. La première de ces deux entrées/sorties sert de noyau au placement initial pendant que l'autre constitue la couche 0 du graphe par couche.

2.6.3.4 - La cellule peut être partitionnée en deux sous-cellules indépendantes l'une de l'autre.

Chacune des deux demi cellule est placée indépendamment de l'autre. Pour chacune d'elles, les entrées/sorties du côté commun aux deux cellules servent de noyau initial au placement. L'entrée/sortie la plus "éloignée" au sens géométrique du terme, s'il y en a une (ie. entrée/sortie située en haut ou en bas de la cellule et la plus proche de la frontière des deux demi cellules), constitue la couche 0 du graphe par couche. Sinon cette couche est constituée par l'entrée/sortie la plus "éloignée" au sens du nombre des équipotentiels à emprunter. Et s'il n'y a d'entrée/sortie ni en haut, ni en bas de la cellule, la couche 0 est alors constituée par les opérateurs les plus "éloignés", au sens du nombre d'équipotentiels à emprunter, des entrées/sorties du noyau.

2.6.3.5 - La cellule comporte plus de sites que d'opérateurs.

Les sites supplémentaires vides sont répartis uniformément sur toute la cellule. Le placement constructif sert alors à remplir les autres sites.

2.7 - PLACEMENT CONSTRUCTIF DES ENTREES/SORTIES SITUEES EN HAUT ET EN BAS DE LA CELLULE

Les opérateurs étant placés, il reste à placer les entrées/sorties libres du haut et du bas de la cellule de façon à minimiser la longueur des connexions. Le problème consiste donc à placer les entrées/sorties sur l'intervalle recouvert par la connexion à laquelle elles sont reliées tout en respectant les contraintes préexistantes :

- couples d'entrées/sorties sur la même colonne,
- intervalle obligatoire pour leur emplacement,
- emplacements interdits (emplacements déjà occupés par une entrée/sortie à place fixée, réservés à l'alimentation...).

Les entrées/sorties sont placées dans des sites suffisamment écartés les uns des autres pour respecter la distance minimale entre deux connexions lorsque deux connexions verticales aboutissent à deux sites voisins. Par construction le nombre de sites disponibles sur le haut de la cellule est supérieur ou égal au nombre d'entrées/sorties en haut de la cellule. Il en va de même pour le nombre de sites disponibles en bas de la cellule.

2.7.1 - Méthode de placement

Les sites sont remplis lors d'un balayage de gauche à droite (resp. de droite à gauche) des sites disponibles (figure 16.). Ils sont explorés par paires.

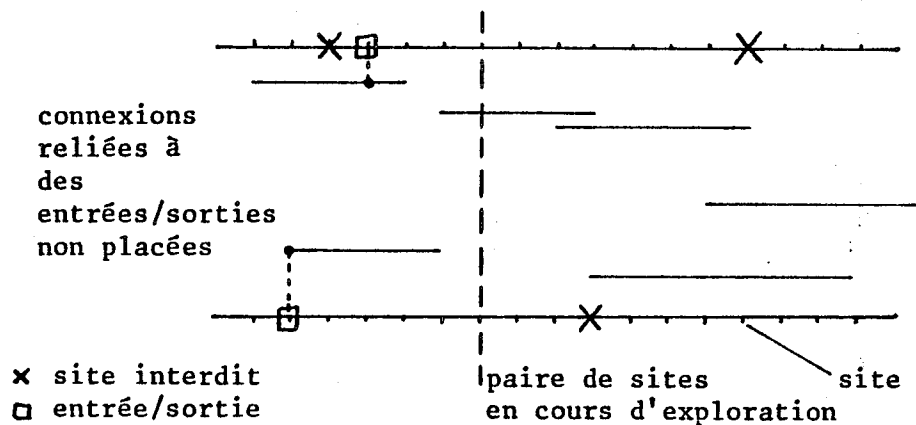


Figure 16

A chaque étape, une entrée/sortie est choisie parmi l'ensemble des entrées/sorties candidates à être placées en haut de la cellule et une entrée/sortie est choisie parmi l'ensemble des entrées/sorties candidates à être placées en bas de la cellule. Une entrée/sortie est candidate à être placée si elle vérifie l'ensemble des conditions suivantes :

- elle n'est pas placée,
- elle est située soit en haut, soit en bas de la cellule,
- le site courant est situé après l'extrémité gauche (resp. de l'extrémité droite) de la connexion reliée à l'entrée/sortie.

Remarque :

Le nombre d'entrées/sorties situées en haut (resp. en bas) de la cellule étant généralement très inférieur au nombre de sites de la cellule, il arrive souvent que l'ensemble des entrées/sorties candidates à être placées en haut (resp. en bas) de la cellule soit vide.

Chaque entrée/sortie candidate est associée à un critère d'urgence. Ce critère est constitué par le nombre de sites non encore explorés susceptibles

de recevoir l'entrée/sortie sans augmenter la longueur de l'équipotentielle à laquelle elle est reliée (figure 23). Ce critère d'urgence est égale au nombre de site entre l'extrêmité de l'équipotentielle et le site en cours d'exploration moins le nombre de sites interdits. Lorsque le site en cours d'exploration dépasse l'extrêmité de l'équipotentielle, ce nombre devient négatif.

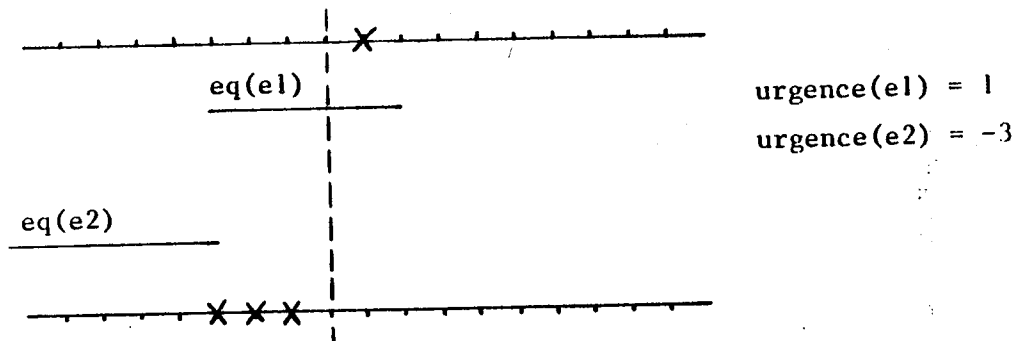


Figure 17

Par exemple, figure 17, l'entrée/sortie e , non encore placée et dont l'extrêmité de l'équipotentielle associée dépasse par le site en cours d'exploration a une urgence de -3 (grande urgence) et l'entrée/sortie e^2 pour laquelle il reste deux autres sites avant la fin de l'équipotentielle associée, dont un site interdit, a une urgence de 1.

Lorsque deux entrée/sorties sont définies comme étant sur la même colonne par l'utilisateur, le critère d'urgence est le même pour les deux entrées/sorties et il est calculé par rapport à l'intervalle de recouvrement des deux équipotentielles associées.

A chaque étape, l'entrée/sortie qui a le critère d'urgence le plus petit est choisie. A critère d'urgence équivalent, les paires d'entrées/sorties sur la même colonne sont choisies de préférence aux autres entrées/sorties.

3 - CELLULE A UNE LIGNE : AMELIORATION ITERATIVE

3.1 - INTRODUCTION

Le but de l'amélioration itérative est de se rapprocher du placement optimal, ou au moins d'un bon placement. Elle procède par petites transformations du placement et son efficacité dépend fortement de trois éléments :

- le ou les types de transformation utilisés,
- la stratégie de mise en oeuvre de ces transformations,
- la fonction d'évaluation du placement utilisée.

3.1.1 - Transformations

Les transformations utilisées de façon classique sont les suivantes :

- translation d'un élément à placer,
- symétrie ou rotation d'un élément,
- permutation circulaire d'un ensemble d'éléments.

Une autre transformation qui est aussi quelquefois utilisée consiste à insérer un élément parmi d'autres éléments, les autres éléments étant poussés pour créer suffisamment de place à l'élément inséré.

Dans le cas de la logique en bande, la translation n'est pas adaptée. Les opérateurs sont placés dans des sites ne pouvant contenir qu'un opérateur et les sites vides sont rares par rapport aux autres sites. La rotation n'a aucun sens, les opérateurs étant tous orientés dans le même sens ; la symétrie aussi, les opérateurs étant symétriques par rapport à leur axe d'orientation.

La permutation circulaire d'un ensemble d'opérateurs est bien adaptée au cas de la logique en bande. Au départ, les opérateurs permutés sont dans des sites et se retrouvent dans d'autres sites à l'arrivée sans perturber le placement des autres opérateurs. Cependant, le nombre de permutations de k opérateurs parmi n opérateurs étant très élevé, l'amélioration se limite aux

permutations de deux opérateurs. Pour tenir compte de la présence de sites vides dans la cellule, la transformation exacte utilisée est l'échange des contenus de deux sites. Pour simplifier la présentation de ce chapitre, cette transformation y est appelée "échange par paire".

La transformation consistant à déplacer un opérateur pour l'insérer parmi d'autres correspond beaucoup mieux à la démarche humaine, mais elle est beaucoup plus difficile à mettre en oeuvre, c'est pourquoi elle a été éliminée.

La position des entrées/sorties situées en haut et en bas de la cellule peut aussi être améliorée lorsqu'elle est laissée à l'appréciation de l'implanteur. Les entrées/sorties occupent elles aussi des places fixes. La transformation élémentaire utilisée est donc elle aussi l'échange des contenus de deux sites d'entrée/sortie.

3.1.2 - Stratégies

Les stratégies de mise en oeuvre des transformations portent sur trois points :

- restriction de l'ensemble des transformations testées à chaque itération (accroissement de la rapidité),
- enchaînement des transformations testées,
- critère d'arrêt de l'amélioration, à chaque itération et à la fin des itérations.

3.1.3 - Evaluation

La fonction d'évaluation du placement lors de l'amélioration itérative doit posséder trois qualités :

- être objective, c'est-à-dire bien refléter la qualité du placement,
- être discriminatoire, c'est-à-dire permettre une comparaison fine de placements de qualité proche,
- être rapide à évaluer, elle est utilisée intensivement.

La fonction d'évaluation est recalculée pour chacun des échanges testé. Tout gain de temps sur son calcul est donc multiplié par un grand nombre de fois. D'un autre côté, pour être discriminatoire, elle doit prendre en compte un certain nombre de critères, ce qui augmente son temps de calcul. Souvent pour accélérer les calculs, et à chaque fois que cela sera possible, seule la variation de la fonction de coût est calculée. L'objectivité de l'évaluation est la qualité la plus difficile à obtenir, elle dépend fortement du type d'implantation réalisée à partir de l'implantation symbolique.

3.1.4 - Minimum local

Lors de l'amélioration itérative, une suite d'échanges par paire peut aboutir à un placement qui n'est plus améliorable par un simple échange par paire. Un minimum local pouvant être un mauvais placement. On dit qu'un minimum local est profond lorsqu'il est proche d'un placement optimal. Plus un minimum local est profond et plus il est difficile à améliorer. Un tel placement est appelé minimum local.

3.2 - FONCTION D'EVALUATION

La fonction d'évaluation dérive directement de l'évaluation de l'encombrement de la cellule donnée dans le paragraphe B.I.1.a (évaluation "objective"). C'est un vecteur coût dont les composantes sont les suivantes :

- C1 : maximum de la fonction de pic,
- C2 : nombre d'occurrences du pic maximum,
- C3 : somme des pics de la cellule.

Lorsque le pic maximum ne varie pas, il est facile de calculer les variations des deux autres critères. Dans le cas contraire, il faut parcourir la fonction de pic sur tous les sites.

Comme nous l'avons vu dans le paragraphe B.I.1.a, le pic maximum de la cellule est représentatif de l'encombrement de la cellule après implantation pour un placement donné. Il n'est cependant pas totalement objectif parce que

le respect de contraintes extérieures à la cellule peut entraîner une augmentation de son encombrement par rapport à l'encombrement prédit.

Le pic maximum est très peu discriminatoire, un grand nombre de placements très différents pouvant avoir le même pic maximum. Le nombre d'occurrences du pic maximum l'affine en apportant une évaluation de la possibilité de l'améliorer. En effet, un échange par paire a beaucoup plus de chances d'améliorer le pic maximum si celui-ci n'apparaît qu'une fois dans la cellule que s'il apparaît sur plusieurs sites de la cellule.

La somme des pics de la cellule est égale, à une constante près, à la somme des longueurs horizontales des connexions. Prenons une équipotentielle e dont les extrémités sont sur deux sites distants de k pas de grille. Elle touche $k+1$ sites et incrémente donc $k+1$ pics d'une unité. Son poids est de $k+1$ dans la somme des pics. Cette composante permet de choisir les placements qui donnent les connexions les plus courtes ; moins elles se chevauchent et moins il y a de sites avec un pic important.

3.3 - STRATEGIES D'AMELIORATION

3.3.1 - Limitation du nombre d'échanges à tester

Dans le cas d'une cellule possédant n sites, il est possible d'effectuer $\frac{n^2 - n}{2}$ échanges par paires différents. Tous ces échanges n'ont pas la même probabilité d'améliorer le placement. Nous avons vu que le placement constructif cherche à se rapprocher le plus possible du placement optimum. Chaque opérateur tend donc à être proche de sa place optimale, ce qui revient à dire que l'échange des contenus des deux sites situés à chaque extrémités de la cellule ne peut pas améliorer le placement. Le premier choix stratégique a donc consisté à restreindre les échanges testés aux échanges de sites dont la distance est inférieure ou égale à une distance maximale d_{max} . Le nombre d'échanges E' à tester devient alors :

$$E' = d_{max} \cdot n - \frac{(d_{max}^2 - d_{max})}{2}$$

Ce choix permet d'avoir des itérations en $O(n)$ au lieu d'itérations en $O(n^2)$.

3.3.2 - Stratégies de mise en oeuvre des échanges

Une itération d'échanges par paire consiste à tester un ensemble d'échanges et à en effectuer un ou plusieurs. Cette description fort vague laisse beaucoup de latitudes quant aux stratégies de choix des ensembles d'échanges testés (en plus des restrictions sur la distance maximale entre les sites permutés) et sur le choix de l'échange ou des échanges réellement effectués en fin d'itération.

La stratégie d'itération la plus classique consiste à tester tous les échanges autorisés puis à choisir le meilleur échange (celui qui minimise le plus la fonction de coût) et à l'effectuer s'il améliore le placement.

D'autres stratégies peuvent lui être opposées. La première consiste à tester dans un certain ordre les échanges jusqu'au premier échange qui améliore le placement. La seconde consiste à tester les échanges dans un certain ordre et à effectuer au fur et à mesure tous les échanges qui améliorent le placement.

Une dernière stratégie (dérivée de la méthode de Monte-Carlo) consiste à tirer aléatoirement les sites dont la permutation est testée et à effectuer l'échange à chaque fois qu'il améliore le placement. L'amélioration est terminée dès que n essais constructifs échouent. Cette stratégie n'a pas été retenue. Elle est plus adaptée à des cellules (ou des blocs) de grande taille. La taille des cellules en logique en bande (inférieure à 60 opérateurs) permet de tester tous les échanges autorisés dans des temps raisonnables.

Les paragraphes suivants expliquent les stratégies d'échanges pour les sites des opérateurs.

Les stratégies d'échange pour les sites d'entrée/sortie sont les mêmes mais répétées deux fois, une fois pour les sites du haut de la cellule, une fois pour les sites du bas de la cellule. Lorsqu'un des deux sites testés contient une entrée/sortie à place fixe, la configuration testée prend un coût infini, ce qui implique son rejet. Lorsqu'un des sites testé comporte une

entrée/sortie d'une paire d'entrée/sortie, l'échange est effectué à la fois en haut et en bas de la cellule.

3.3.2.1 - Stratégie 1 : meilleure amélioration

Cette stratégie consiste à tester à chaque itération tous les échanges autorisés puis à effectuer le meilleur échange trouvé lorsqu'il améliore le placement. L'idée directrice en est que pour aller le plus directement possible à la solution optimale il faut améliorer le plus possible le placement à chaque itération de l'amélioration.

Pour aller encore plus directement à la solution optimale, à coût égal, c'est l'échange dont les sites sont les plus distants qui est retenu.

L'amélioration suit l'algorithme en pseudo pascal figure 18. Les notations utilisées sont les suivantes :

- `conf_courante` : placement à améliorer
- `conf_teste` : configuration testée
- `meilleure_conf` : meilleure configuration obtenue par permutation
- `échange (conf_courante, i,j)` : permute les sites i et j de la configuration résultat.
- `d_max` : distance maximum entre les sites permutés
- `nb_sites` : nombre de sites de la cellule
- `meilleur (conf_testée, j-i, meilleure_conf, delta)` teste si le placement `conf_testée` est meilleur que le placement `meilleure_conf` compte tenu de la priorité sur les échanges des sites les plus éloignés. Delta et $j-i$ sont les distances entre les sites échangés pour obtenir les placements comparés.

L'algorithme est terminé dès qu'il n'y a plus d'amélioration par simple échange par paire.

```

DEBUT (* stratégie 1 : meilleure amélioration *)
REPETER
  meilleure_conf ← échange (conf_courante, 1, 2) ;
  delta := 1 ;
  POUR i := 1 A (nb_sites-1) FAIRE POUR j := i+1 A (i+d_max)
  FAIRE SI (j < nb_sites) ALORS
    DEBUT
      conf_testée ← échange (conf_courante, i,j) ;
      SI meilleur (conf_testée, j-i, meilleure_conf, delta) ALORS
        DEBUT
          meilleure_conf ← conf_testée ;
          delta := j-i ;
        FIN ;
      FIN ;
    SI meilleur (meilleur_conf, 1, conf_courante, 1) ALORS
      DEBUT (* il y a amélioration *)
        conf_courante ← meilleure_conf ;
        amélioration := vrai ;
      FIN
    SINON amélioration := faux ;
  JUSQU'A amélioration = faux.
FIN ; (* fin de la stratégie 1 *)

```

Figure 18

3.3.2.2 - Stratégie 2 : première amélioration

Cette stratégie consiste à tester, à chaque itération, les échanges autorisés dans un ordre préétabli, jusqu'à trouver un échange qui améliore le placement. L'idée directrice est qu'en s'arrêtant à la première permutation qui améliore, la durée d'une itération diminue.

Le nombre d'itérations pour un même temps calcul croît alors. Ce fait est vérifié pour les premières itérations, mais au fur et à mesure que le nombre d'itérations augmente, le nombre d'échanges testés avant d'en trouver un qui améliore augmente. Lors des dernières itérations, pratiquement tous les échanges sont testés. Pour amoindrir ce phénomène, les échanges sont testés alternativement dans un ordre puis dans l'ordre inverse.

L'ordre des échanges est lui aussi important. L'ordre choisi est équivalent à déplacer une fenêtre de dimension d_{\max} sur la cellule. Après chaque déplacement de la fenêtre, les permutations des sites les plus distants sont prioritaires. L'amélioration suit l'algorithme donné en pseudo pascal figure 19. Les notations sont les mêmes que figure 18.

```

DEBUT (* Stratégie 2 : première amélioration *)
sens := gauche_à_droite ;
REPETER
    amélioration := faux ;
    SI sens = gauche_à_droite ALORS i := 1 SINON i := nb_sites-1 ;
    TANTQUE (i>0) ET (i<nb_sites) ET (amélioration = faux) FAIRE
        DEBUT
            SI i+d_max<nb_sites ALORS j:=i+d_max
            SINON j := nb_sites ;
            TANTQUE (j<i) ET (amélioration=faux) FAIRE
                DEBUT
                    conf_testée ← échange (conf_courante,i,j) ;
                    SI meilleur (conf_testée, 1, conf_courante, 1) ALORS
                        DEBUT
                            conf_courante ← conf_testée ;
                            amélioration := vrai ;
                        FIN ;
                    j := j-1 ;
                FIN ;
            SI sens = gauche_à_droite ALORS i := i+1 SINON i := i-1 ;
        FIN ;
    SI sens = gauche_à_droite ALORS sens := droite_à_gauche ;
    SINON sens = gauche_à_droite ;
JUSQU'A amélioration = faux ;
FIN ; (* fin stratégie 2 *)

```

Figure 19

3.3.2.3 - Stratégie 3 : toutes les améliorations

Cette stratégie teste tous les échanges autorisés à chaque itération et effectue immédiatement toutes les permutations qui améliorent le placement. Elle a donc la particularité de travailler sur un placement qui évolue pendant l'itération. Son idée directrice est qu'en effectuant plusieurs améliorations à chaque itération, le nombre d'itérations nécessaire pour optimiser le placement diminue.

L'exploration des permutations autorisées est faite de la même manière que pour la stratégie 2, elle consiste à déplacer une fenêtre de dimension d_{max} sur la cellule en privilégiant les échanges entre les éléments les plus distants. La fenêtre est déplacée à chaque itération alternativement de droite à gauche puis de gauche à droite.

L'amélioration suit l'algorithme donné en pseudo pascal figure 20. Les notations sont les mêmes que figure 18.

```

DEBUT (* stratégie 3 : toutes les améliorations *)
sens := gauche_à_droite ;
REPETER
  amélioration := faux ;
  SI sens = gauche_à_droite ALORS i := 1 SINON i := nb_sites - 1 ;
  TANTQUE (i > 1) ET (i < nb_sites) FAIRE
    DEBUT
      POUR j := i+dmax JUSQUA i+1 FAIRE
        SI j < nb_sites ALORS
          DEBUT
            conf_testée ← échange (conf_courante, i,j) ;
            SI meilleur (conf_testée, 1, conf_courante, 1) ALORS
              DEBUT
                conf_courante ← conf_testée ;
                amélioration := vrai ;
              FIN ;
            FIN ;
          SI sens = gauche_à_droite ALORS i := i+1 SINON i := i-1 ;
          FIN ;
        SI sens = gauche_à_droite ALORS sens := droite_à_gauche
        SINON sens := gauche_à_droite ;
      JUSQUA amélioration = faux ;
    FIN ; (* fin stratégie 2 *)

```

Figure 20

3.3.3 - Phase d'itération

Une phase d'itération est constituée de deux phases :

- 1) amélioration du placement des entrées/sorties du haut et du bas de la cellule (lorsque certaines peuvent être bougées),
- 2) amélioration du placement des opérateurs,

Les phases d'itération sont enchaînées jusqu'à ce qu'il n'y ait plus d'amélioration du placement. Le choix de la stratégie d'amélioration pour chacune des phases est laissée à l'appréciation de l'utilisateur.

3.4 - EVALUATION

3.4.1 - Limitation du nombre d'échanges

Le bienfondé de cette limitation a été testé en faisant varier la distance maximale d_{max} entre les sites permutés. Dans un premier temps, d_{max} est prise égale à la taille de la cellule. Les distances entre les sites échangés à chaque itération sont alors relevées. Ce premier test a permis de faire ressortir que dans le cas d'un placement constructif non aléatoire, la distance maximale entre deux sites échangés était nettement inférieure à la longueur de la cellule. Le tableau figure 21 montre pour chacun des placements constructifs de l'exemple vus dans le chapitre II de cette partie la distance maximale entre les sites permutés par chacune des stratégies.

Ensuite le test a consisté à réduire d_{max} jusqu'à obtenir une dégradation des résultats de l'amélioration. La figure 22 montre le d_{max} minimum donnant un aussi bon résultat que lorsqu'il n'y a pas de distance maximale pour les mêmes stratégies et les mêmes placements initiaux que figure 21.

Cette étude a permis de faire ressortir les points suivants :

- 1 - pour un bon placement initial, la distance maximale entre deux sites permutés est petite devant la taille de la cellule,
- 2 - la valeur minimale de d_{max} qui ne dégrade pas les résultats de l'amélioration est inférieure à la distance déterminée dans le point 1.
- 3 - dans le cas d'un placement initial aléatoire, un d_{max} égal au tiers de la taille de la cellule ne dégrade pas les résultats de l'amélioration. Il faut noter que dans le cas les résultats sont plus mauvais que lorsqu'on utilise un placement initial constructif.

Placement 1 : minimisation du pic.

pic maximal = 6 occurrence = 5 somme des pics = 74.

Placement 2 : agrégation.

pic maximal = 7 occurrence = 2 somme des pics = 79.

Placement 3 : graphe par couche.

pic maximal = 8 occurrence = 2 somme des pics = 84.

Placement 4 : semi aléatoire par numéros croissants.

pic maximal = 6 occurrence = 3 somme des pics = 75.

stratégies	meilleure	première	toutes les
placement	amélioration	amélioration	améliorations
1	6	6	6
2	6	6	6
3	7	7	7
4	6	6	6

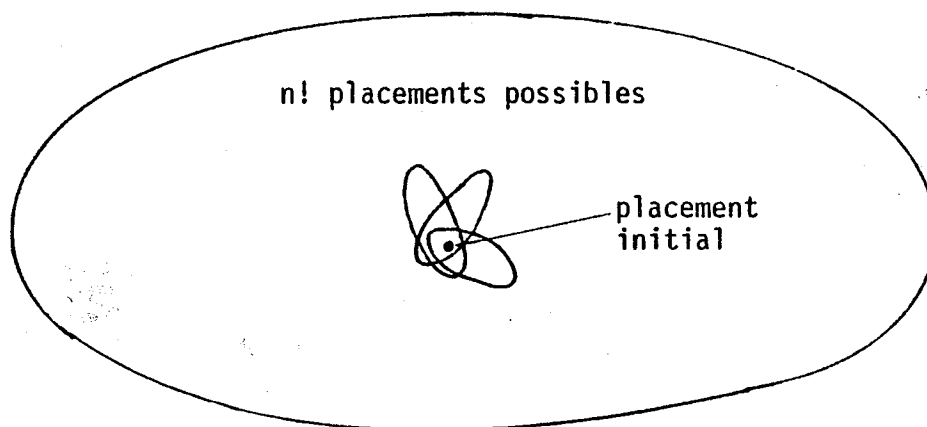
Figure 21 : Distance maximale des sites permutés

Stratégie	meilleure	première	toutes les
Placement	amélioration	amélioration	améliorations
1	4	4	3
2	4	3	3
3	4	4	3
4	3	4	4

Figure 22 : valeur minimale de d_{max}

3.4.2 - Stratégies de mise en oeuvre

A partir d'un même placement initial, chacune des trois stratégies explore un ensemble de configurations différentes parmi les $n!$ placements possibles d'une cellule à n sites (figure 23).



ensembles des placements respectivement explorés par les stratégies 1, 2 et 3.

Figure 23

Chacune des stratégies a été testée sur un ensemble d'exemples différents, avec des placements constructifs différents. Ces tests ont fait ressortir les points suivants :

- 1) Le placement final est toujours meilleur après un placement initial constructif qu'après un placement initial aléatoire.
- 2) Le placement initial par agrégation et pondération des opérateurs (cf chapitre B.II.6) donne toujours un résultat final au moins équivalent au résultat final après chacun des autres placements initiaux du chapitre B.II.
- 3) Ce n'est pas toujours la même stratégie qui donne le meilleur résultat final.
- 4) Dans le cas des cellules de taille petite à moyenne (contenant jusqu'à 35 opérateurs environ) le résultat du placement est quasi optimal. Pour les cellules plus grosses (jusqu'à 60 cellules), le placement final est suboptimal tout en restant dans les limites d'un coût inférieur à 110 % du coût du placement optimal. Le temps calcul est alors de l'ordre de 3 mn C.P.U. sur HB 68 pour l'amélioration itérative.
- 5) L'amélioration itérative tend à renforcer les agrégations d'opérateurs obtenues lors du placement constructif.

3.5 - SORTIE DES MINIMA LOCAUX

Nous venons de voir que les stratégies d'échanges par paires décrites précédemment tendent à générer des agrégats d'opérateurs fortement connectés. Ces stratégies sont incapables de permuter de tels agrégats, l'échange d'un élément d'un agrégat avec un élément d'un autre agrégat entraînant une forte élévation de la fonction de pic entre les deux éléments échangés. La sortie d'un tel minimum local nécessite donc au minimum la permutation de deux agrégats.

La méthode classique pour sortir de tels minima locaux consiste à tester toutes les suites de k échanges par paires possible, k étant pris supérieur ou égal à 2. Une telle méthode est pénalisée par son coût élevée, elle nécessite le test de $O(n^{2k})$ échanges.

Un certain nombre de considérations élémentaires permettent de limiter le nombre d'échanges testés. Pour commencer, puisqu'il faut déplacer des agrégats, il est inutile de permuter les éléments voisins. Cette considération entraîne l'instauration d'une distance minimale entre les sites permutés. Ensuite, le placement étant déjà un "bon placement", il est proche du placement optimal. La notion de distance maximale entre les sites permutés reste donc valable, cette distance maximale étant plus grande que la distance maximale entre les sites durant les échanges par paires simples. Une dernière considération permet de réduire encore l'ensemble des solutions testées, on désire réduire le pic maximum de la cellule, il est donc inutile d'appliquer la méthode en dehors des zones où le pic maximal est atteint. Cette méthode est donc utilisée dans des fenêtres centrées sur les endroits où le pic maximale des échanges autorisés. Etant donné un ensemble de s sites consécutifs où le pic maximal est atteint, les suites de k échanges sont testées sur une fenêtre débutant d_{max} site avant le premier site où le pic maximal est atteint et se terminant d_{max} sites derrière le dernier site où le pic maximal est atteint.

Si un nombre d'échanges inférieur à k suffit à sortir du minimum, cet ensemble d'échanges est accepté et la méthode est stoppée.

Les figures 24.a et 24.b donnent le principe algorithmique de la méthode. La méthode de test d'une suite de k échange (figure 24.b) est essayée sur l'ensemble des fenêtres de la cellule jusqu'à ce qu'on trouve un placement meilleur (figure 24.a). Les conventions d'écriture sont les mêmes que pour l'algorithme figure 17 avec en plus :

- chercher_fenêtre : génération de la liste des fenêtres centrées autour d'une zone où le pic est maximum.
- fenêtre_courante : description d'une fenêtre dans la liste.
- première_fenêtre : première fenêtre de la liste.
- inf_fen et sup_fen : premier et dernier site d'une fenêtre, ils sont calculés à l'aide des fonctions inf et sup.
- profondeur : nombre d'échanges testés les uns à la suite des autres.
- la fonction suivante permet d'aller chercher la fenêtre suivante.

PROCEDURE sortir_du_minimum_local (profondeur : ENTIER) ;

DEBUT

chercher_fenêtres ;

fenêtre_courante := première_fenêtre ;

amélioration := faux ;

TANTQUE (amélioration = faux) ET (fenêtre_courante <> NIL) FAIRE

DEBUT

inf_fen := inf (fenêtre_courante) ;

sup_fen := sup (fenêtre_courante) ;

sortie_minimum (profondeur, inf_fen, sup_fen, conf_courante,
amélioration) ;

fenêtre_courante := suivant (fenêtre_courante) ;

FIN ;

FIN ; (* fin de sortir_du_minimum_local *)

Figure 24.a

```

PROCEDURE sortie_min (prof, inf_fen, sup_fen : ENTIER ;
                        conf_maniée : placement ;
                        VARIABLE amélioration : BOOLEEN) ;

```

```

ETIQUETTE 10 ;

```

```

DEBUT

```

```

POUR i := inf_fen A sup_fen-dessin FAIRE

```

```

POUR j := i+d_min A i+dmax FAIRE

```

```

SI j < sup_fen ALORS

```

```

DEBUT

```

```

conf_testée ← échange (conf_maniée, i, j) ;

```

```

SI meilleure (conf_testée, 1, conf_courante, 1) ALORS

```

```

DEBUT

```

```

conf_courante ← conf_testée ;

```

```

amélioration := vrai ;

```

```

ALLERA 10 ;

```

```

FIN ;

```

```

SI prof > 2 ALORS

```

```

sortie_min (prof - 1, inf_fen, sup_fen, conf_testée, amélioration) ;

```

```

SI amélioration ALORS ALLERA 10 ;

```

```

FIN ;

```

```

10 :

```

```

FIN ; (* fin de sortie_min *)

```

Figure 24.b)

Cette méthode de sortie des minima locaux reste cependant très coûteuse en temps calcul. Il est donc intéressant de tester son utilité avant de la lancer. Le critère le plus simple pour l'évaluer consiste à regarder le maximum entre le nombre de sites du plus gros opérateur et le plus petit entier supérieur à la moyenne de la fonction de pic (somme des pics que divise le nombre de sites). Si ce nombre est strictement inférieur au pic maximum, l'utilisation de la méthode de sortie des minima locaux peut être rentable. Plus le nombre est petit devant le pic maximum et plus il est rentable d'essayer de sortir du minimum local.

Cette méthode permet de sortir du meilleur minimum local obtenu après un placement constructif mixte (chapitre 2.6) et essai des trois méthodes d'améliorations par échange simple dans moins de 10 % des cas. Lorsque la cellule comporte moins de 30 porte, elle est inutile, l'amélioration itérative ayant trouvée le placement optimum dans tous les cas.

4 - CELLULE A UNE LIGNE : TRACE DES CONNEXIONS

4.1 - INTRODUCTION

A cette étape de l'implantation, la place des opérateurs sur les sites de la cellule est déterminée. Par contre, la disposition des sites des opérateurs reste encore à fixer. La position des entrées/sorties non fixées situées en haut et en bas de la cellule est elle aussi fixée. La position des entrées/sorties situées à droite et à gauche de la cellule reste à fixer (y compris lorsque leur ordre est fixé).

Les technologies permettant de tracer les connexions sur deux couches autres que les couches actives (ie. les couches permettant de réaliser les dispositifs électroniques telles que la diffusion et le silicium polycristalin qui permettent de réaliser les transistors en NMOS) se généralisant aussi bien en technologie MOS qu'en technologie bipolaire, ce chapitre traite de l'interconnexion sur deux couches.

La position exacte de tous les points à relier n'étant pas connue, il est évident qu'il n'est pas possible d'utiliser des "traceurs de chemin" (ou maze routers) du type de ceux introduits par Lee [LEE 61] et Hightower [HIG 69] qui eux relient des paires de points dont la position est connue sur une grille d'interconnexion en évitant des obstacles. Les traceurs de chemin présentent l'inconvénient supplémentaire d'être lourds à mettre en oeuvre (temps calcul et espace mémoire).

Si l'absence de position fixe pour les sites d'entrée/sortie des opérateurs est un obstacle à l'utilisation des traceurs de chemin, par contre, elle est un degré de liberté indispensable pour les traceurs du type "traceur de canaux" (channel routers [DEU 76]). L'abscisse de tous les points à relier est connue et leur ordonnée est libre (sauf pour les entrées/sorties) ce qui permet de tracer les connexions à l'aide d'un nombre réduit de segments horizontaux et verticaux. Les segments horizontaux sont pris sur une couche d'interconnexion alors que les segments verticaux sont pris sur l'autre couche. La connexion peut alors être tracée à l'aide de deux segments, un segment horizontal qui recouvre toutes les abscisses de points à relier et un segment vertical qui réunit le segment horizontal à son ou ses entrées/sorties situées en haut et en bas de la cellule (on rappelle que lorsqu'une connexion traverse une cellule perpendiculairement à ses lignes d'alimentation, ses deux entrées/sorties sont situées sur la même colonne). Les traceurs de canaux présentent l'avantage d'être simples à mettre en oeuvre et peu coûteux tout en étant très efficaces.

4.2 - CONTRAINTES SUR LES EQUIPOTENTIELLES

Seules les équipotentiels reliées à des entrées/sorties subissent des contraintes sur la ligne où elle doivent être tracées. Les autres peuvent être tracées sur n'importe quelle autre ligne.

4.2.1 - Contraintes dues aux entrées/sorties situées à droite et à gauche de la cellule

Ces entrées/sorties n'induisent des contraintes sur les équipotentiels auxquelles elles sont reliées que si elles sont ordonnées. Dans ce cas, l'équipotentielle reliée à la $i^{\text{ème}}$ entrée/sortie devra être tracé sur une ligne au dessus de la ligne où est tracé l'équipotentielle reliée à la $i+1^{\text{ème}}$ ligne et au dessous de la ligne où est tracée l'équipotentielle reliée à la $i-1^{\text{ème}}$ entrée/sortie ; ces lignes pouvant être séparées par d'autres lignes (figure 25).

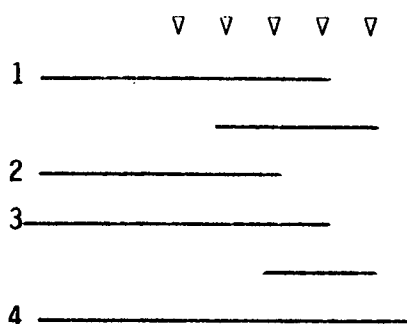


Figure 25

4.2.2 - Contraintes dûes aux entrées/sorties situées en haut et en bas de la cellule

Ces contraintes n'apparaissent que lorsque deux entrées/sorties sont situées sur la même colonne (figure 26). L'équipotentielle reliée à l'entrée du haut doit être située au dessus de l'équipotentielle reliée à l'entrée/sortie du bas. Lorsque la seconde couche d'interconnexion nécessite une garde plus importante que la distance entre deux lignes de connexion, les deux équipotentielles doivent alors être séparées par une autre ligne de connexion (exemple eq1 et eq2 figure 26).

Pour obtenir des connexions plus courtes, les équipotentielles reliées aux entrées/sorties de la ligne du haut seront tracées de préférence sur les lignes du haut et les équipotentielles reliées à la ligne du bas seront tracées de préférence sur les lignes du bas.

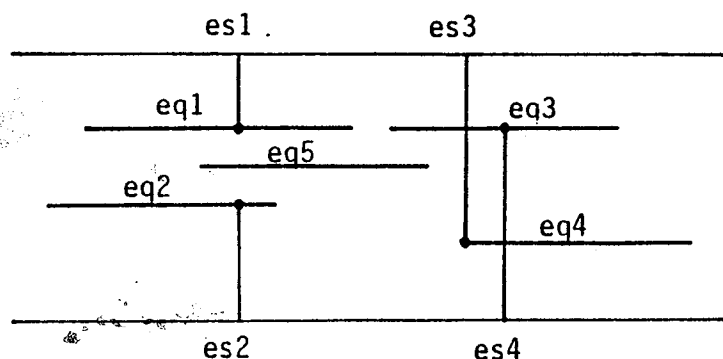
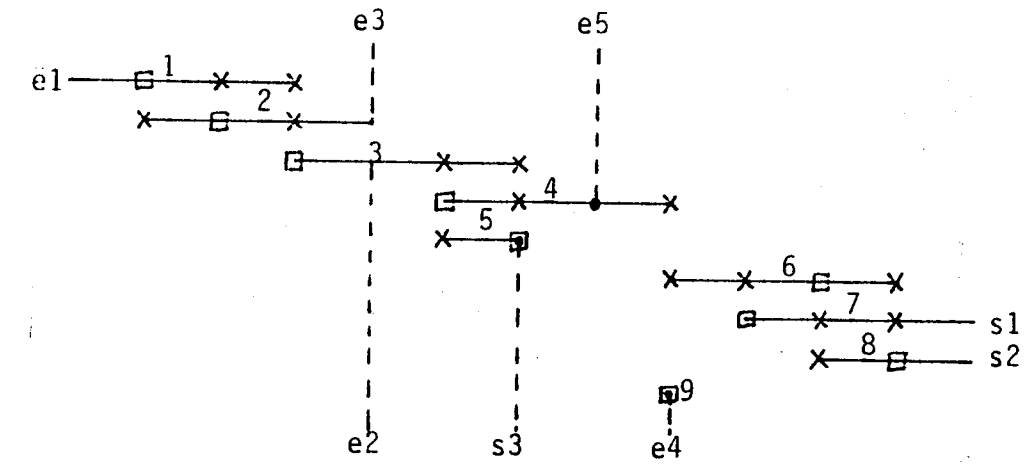


Figure 26

4.3 - METHODE DE TRACE

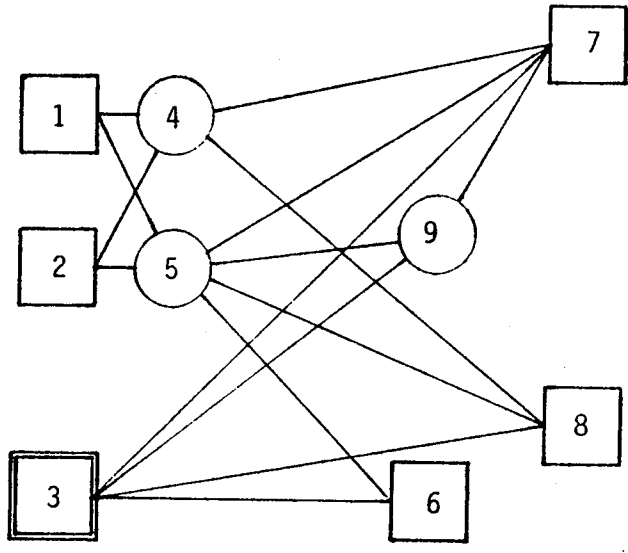
Comme dans le cas des channels routers, le tracé est effectué ligne par ligne. Les lignes sont remplies de la plus proche de l'alimentation (nous supposons que c'est la ligne du haut) à la plus éloignée. Les lignes sont remplies alternativement de droite à gauche et de gauche à droite. L'algorithme de tracé utilise un arbre dont les noeuds sont les équipotentiels et les arcs (orientés) la relation "peut être tracée derrière". Les "racines" de l'arbre sont les équipotentiels qui peuvent la débiter, la ligne et les "feuilles" les équipotentiels qui peuvent la terminer. Toutes les feuilles sont des racines et toutes les racines sont des feuilles lorsque la ligne est tracée dans l'autre sens. Parmi les équipotentiels, certaines ne peuvent pas être tracées sur la ligne sans violer les contraintes dues aux entrées/sorties, les noeuds correspondants sont alors des noeuds interdits (figure 27).

Le problème du choix des équipotentiels à tracer sur la ligne revient à chercher un chemin allant d'une racine à une feuille de l'arbre sans passer par un noeud interdit. Les équipotentiels tracés sont retirés de l'ensemble des équipotentiels avant de passer à la ligne suivante.



pic 2 2 3 2 3 3 1 3 2 3 3

équipotentielles à tracer



□ racines et feuilles, → sens des arcs, ○ noeuds

▣ racines et feuilles interdits, ⊙ noeuds interdits

La racine 3 est interdite par la racine 2.

Figure 27

4.3.1 - Racines, feuilles

Lors du tracé des lignes de gauche à droite, les racines de l'arbre sont constituées par les équipotentiels non tracés dont l'extrémité gauche est située soit à gauche du premier site où le pic maximum de l'ensemble des équipotentiels non tracés est atteint, soit sur le site lui-même. Dans la figure 27, les racines sont constituées par les équipotentiels eq1, eq2, et eq3.

De façon duale, les feuilles de l'arbre sont constituées par les équipotentiels non tracés dont l'extrémité droite est située soit à droite, soit sur le dernier site où le pic maximum de l'ensemble des équipotentiels non tracés est atteint. Dans la figure 27, les feuilles sont constituées par les équipotentiels eq6, eq7 et eq8.

Lors du tracé des lignes de droite à gauche, c'est l'inverse.

4.3.2 - Noeuds interdits

Les noeuds interdits sont déterminés à partir des contraintes dues aux entrées/sorties. Lorsque les entrées/sorties latérales sont ordonnées, les équipotentiels reliés aux entrées/sorties latérales autres que celles dont c'est le tour d'être placée sont interdites. Ces équipotentiels correspondent à des racines interdites et feuilles interdites.

Dans le cas des équipotentiels reliés aux entrées/sorties du haut et du bas, les équipotentiels reliés à l'entrée/sortie du bas d'une paire d'entrées/sorties situées sur la même colonne sont interdites jusqu'à ce que l'entrée/sortie du haut soit tracée avec le nombre de lignes de garde nécessaire (cf chapitre 4.3.2).

4.3.3 - Relation entre les noeuds

Le but recherché est de tracer les équipotentiels sur le nombre minimum de lignes. Après le tracé de chaque ligne, le pic maximum par rapport aux équipotentiels restantes doit diminuer de 1.

L'ensemble des noeuds suivant un noeud eq_i est constitué par l'ensemble des équipotentiels telles que le pic maximum n'est jamais atteint dans l'espace qui les sépare de eq_i et telles qu'elles suivent eq_i pour le sens de tracé choisi (ie : qui se trouvent à gauche de eq_i si le sens de tracé est de droite à gauche). La figure 27 montre un ensemble d'équipotentiels à tracer et l'arbre correspondant à un tracé de gauche à droite. Les racines et les feuilles sont entourées d'un carré.

4.3.4 - Choix des équipotentiels tracés sur la ligne

Le problème du choix des équipotentiels tracés sur une ligne revient à trouver un chemin allant d'une racine autorisée à une feuille autorisée sans passer par un noeud interdit.

4.3.5 - Il existe plusieurs chemins

Lorsque plusieurs chemins existent, le meilleur sera déterminé à partir du vecteur coût dont les composantes sont les suivantes :

- C1 : nombre d'entrées/sorties latérales dont c'est le tour d'être tracées (cf chapitre 4.3.1). Cette composante donne priorité au respect de l'ordre des entrées/sorties latérales lorsqu'il y en a un.
- C2 : nombre d'équipotentiels reliées à une entrée/sortie du haut de la cellule située sur la même colonne qu'une entrée/sortie du bas de la cellule (cf chapitre 4.3.2). Cette composante donne priorité à la minimisation du nombre de noeuds interdits.
- C3 : nombre d'équipotentiels reliées à une entrée/sortie située en haut de la cellule moins le nombre d'équipotentiels reliées à une entrée/sortie située en bas de la cellule. Cette composante donne la priorité au rapprochement des équipotentiels au côté de l'entrée/sortie à laquelle elles sont reliées.
- C4 : somme des longueurs des équipotentiels du chemin.

Le chemin choisi est celui qui maximise le vecteur coût.

4.3.6 - Il n'y a pas de chemin

L'absence de chemin se produit lorsque tous les chemins partant d'une racine autorisée aboutissent à une feuille interdite. La ligne doit alors être tracée de façon à débloquer au maximum la situation pour les lignes suivantes. Deux cas peuvent se produire :

- Tous les chemins aboutissent à des noeuds interdits autres que des feuilles.
- Tous les chemins aboutissent à des feuilles interdites.

Dans les deux cas, les équipotentiels qui seront tracés sur la ligne ne diminueront pas le pic maximal.

Dans le premier cas, la priorité est donnée aux équipotentiels qui libèrent le nombre maximum de noeuds qui bloquent le graphe. Les équipotentiels sont choisis en deux passes :

- choix des équipotentiels qui libèrent le maximum de noeuds interdits. On recherche parmi ces équipotentiels le plus grand sous ensemble d'équipotentiels sans recouvrement. Les équipotentiels trouvées sont placées immédiatement sur la ligne.
- remplissage des trous. La place laissée libre par les équipotentiels déjà placées est remplie par la racine reliée à l'entrée/sortie dont c'est le tour d'être placée (si c'est possible et si les entrées/sorties latérales sont ordonnées). La place restante est comblée par les autres équipotentiels traçables.

Dans le second cas, l'algorithme recherche un chemin d'une racine autorisée à l'équipotentielle reliée à l'entrée/sortie qui suit celle dont c'est le tour d'être tracée. Le but recherché est d'effectuer un changement de ligne comme celui de la figure 28 pour rétablir l'ordre des entrées/sorties. Si un tel chemin n'est pas trouvé, le croisement est tenté au niveau de la racine et la ligne suivante est tracée dans le même sens (c'est-à-dire de droite à gauche si elle vient d'être tracée de droite à gauche).

Dans le cas où aucune de ces deux solutions ne fonctionne, la ligne est tracée à partir de la racine sans aller jusqu'à une feuille, ce qui rajoute une ligne au nombre de lignes nécessaires pour tracer les équipotentiellles.

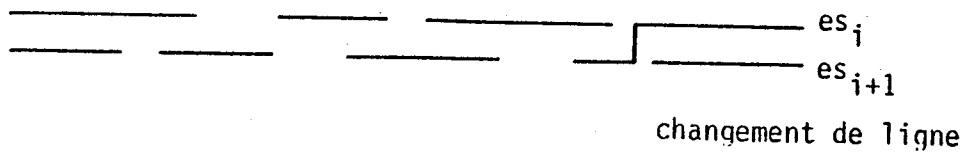


Figure 28

5 - CELLULE A DEUX LIGNES : PLACEMENT CONSTRUCTIF

5.1 - INTRODUCTION

L'étude de l'implantation de la cellule à une ligne fournit des bases solides pour l'implantation de la cellule à deux lignes. Par cellule à deux lignes, on entend cellule à deux lignes d'opérateurs emboîtées l'une dans l'autre (figure 29). Dans le cas de cellules à deux lignes sans emboitement, chaque ligne est traitée comme une cellule à une ligne.

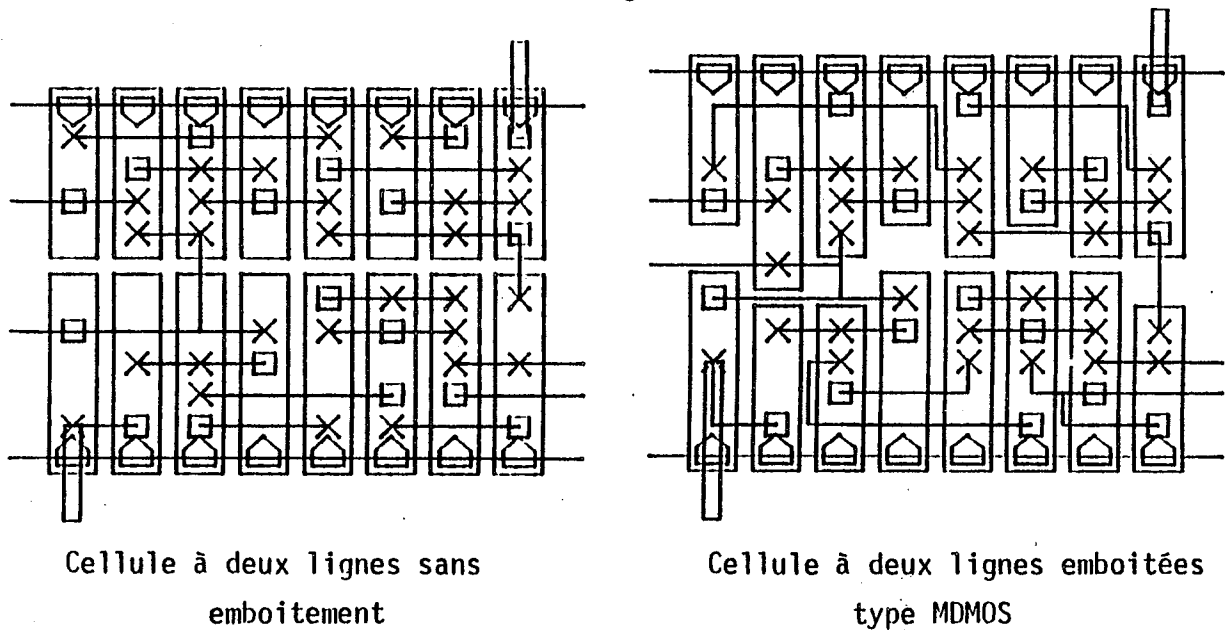


Figure 29

Les deux différences principales entre la cellule à deux lignes et la cellule à une ligne sont la présence de deux opérateurs par colonne, un en haut et un en bas, et l'existence d'équipotentiels allant d'une ligne d'opérateur à l'autre appelées équipotentiels transverses. Suivant le type d'implantation de la cellule, le tracé des équipotentiels transverses en symbolique pose plus ou moins de problèmes. Par exemple, le tracé des connexions transverses en MDMOS avec une seule couche d'interconnexion devient vite inextricable lorsque le nombre d'équipotentiels transverses approche le tiers du nombre de sites alors qu'avec deux couches d'interconnexion, il est facile d'en tracer jusqu'à une par colonne.

La répartition des opérateurs sur la ligne du haut et sur la ligne du bas de la cellule est faite différemment suivant la difficulté du tracé des équipotentiels transverses.

5.1.1 - Equipotentiels transverses

Les équipotentiels transverses peuvent être divisées en trois catégories (figure 30) :

- les signaux,
- les transverses d'entrée/sortie,
- les transverses simples.

Les signaux constituent une classe à part, leur nombre ne pouvant pas être diminué lors du placement. Ils traversent la cellule de part en part orthogonalement aux lignes d'alimentation et sont éventuellement reliés à des opérateurs. Lorsque l'interconnexion est effectuée sur une seule couche, il est nécessaire d'utiliser une couche active pour les traverser, ce qui interdit un certain nombre de sites aux opérateurs.

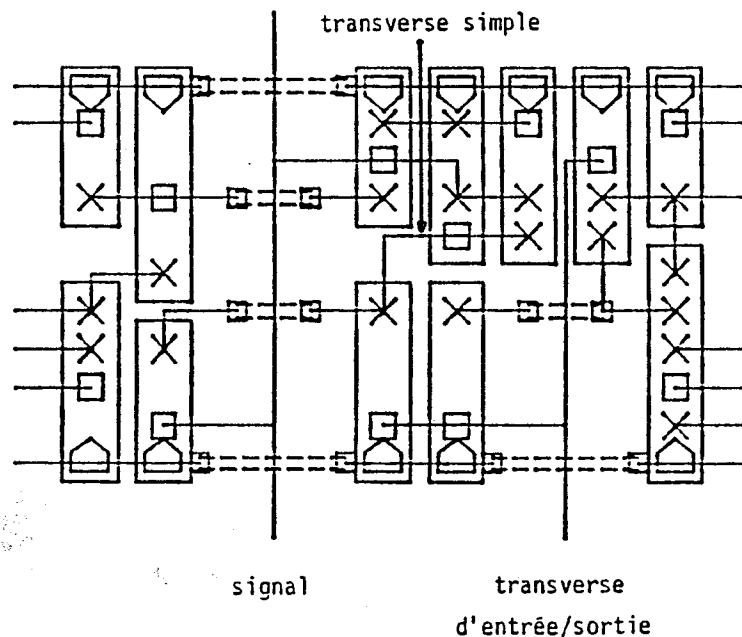


Figure 30

Les transverses d'entrée/sortie représentent elles aussi un obstacle vertical important. Lorsque l'interconnexion est effectuée sur une seule couche, elles

sont impossible à franchir du côté de l'entrée/sortie sans utiliser l'une des couches actives.

Les transverses simples sont les plus faciles à tracer. Elles sont d'autant plus facile à tracer sur une couche qu'elles sont courtes, une longue transverse représente un obstacle que les autres transverses peuvent difficilement franchir.

Par conséquent, le placement constructif aussi bien que l'amélioration itérative cherche à éliminer les transverses d'entrée/sortie et à minimiser la longueur des transverses. Lorsque le type d'implantation des cellules rend le tracé des transverses difficile, le placement met beaucoup plus l'accent sur la minimisation du nombre des transverses que lorsque le tracé de celle-ci est relativement aisé.

5.2 - TRANSVERSES CONTRAIGNANTES : PLACEMENT CONSTRUCTIF

Lorsque les transverses sont contraignantes à tracer, l'accent est mis sur la minimisation du nombre des transverses et surtout du nombre des transverses d'entrée/sortie. Le placement constructif est alors divisé en deux phases :

- partition des opérateurs en opérateurs de la ligne du haut et en opérateurs de la ligne du bas.
- placement des opérateurs dans les lignes.

5.3 - Partition des opérateurs

La partition des opérateurs a pour but de répartir harmonieusement les opérateurs sur la ligne du haut et sur la ligne du bas de la cellule. Pour éviter les déséquilibres entre la ligne du haut et la ligne du bas, le nombre d'opérateurs de la ligne du haut est voisin du nombre d'opérateur de la ligne du bas.

5.3.0.1 - Taille des ensemble

Pour que la répartition des opérateurs en haut et en bas de la cellule soit harmonieuse, il faut que la différence de taille entre l'ensemble des opérateurs en haut de la cellule et l'ensemble des opérateurs en bas de la cellule soit inférieure ou égale à 20 % du nombre d'opérateurs. Lorsque le nombre de sites interdits d'un côté de la cellule est important, il n'est pas possible de garder cette répartition harmonieuse. Dans ce cas, c'est le côté qui a le moins de sites disponibles qui fixe la taille des ensembles, il est totalement rempli et l'autre côté reçoit les opérateurs restants. dans tous les cas, le nombre maximum d'opérateurs en haut de la cellule et le nombre d'opérateurs en bas de la cellule ne doivent pas dépasser le nombre de sites disponibles.

Soient :

S_h : le nombre de sites disponibles en haut de la cellule,

S_b : le nombre de sites disponibles en bas de la cellule,

O_p : le nombre d'opérateurs de la cellule,

delta : la différence maximale de taille entre les deux ensembles d'opérateurs pour obtenir une répartition harmonieuse des opérateurs,

H_{min} , H_{max} : la taille minimale et la taille maximale de l'ensemble des opérateurs sur la ligne du haut de la cellule.

B_{min} , B_{max} : la taille minimale et la taille maximale de l'ensemble des opérateurs sur la ligne du bas de la cellule.

$[i]$: l'entier immédiatement supérieur ou égal à i .

Les tailles maximales et minimales des ensembles peuvent être évaluées de la façon suivante :

$$\text{delta} = [0,1 \cdot 0_p]$$

$$H_{\text{max}} = \max (\min([\frac{0_p}{2}] + \text{delta}, S_h), 0_p - S_b)$$

$$B_{\text{max}} = \max (\min([\frac{0_p}{2}] + \text{delta}, S_b), 0_p - S_h)$$

$$H_{\text{min}} = \max ([\frac{0_p}{2}] - \text{delta}, 0_p - B_{\text{max}})$$

$$B_{\text{min}} = \max ([\frac{0_p}{2}] - \text{delta}, 0_p - H_{\text{max}}).$$

5.3.0.2 - Partition constructive

La partition des opérateurs doit minimiser en priorité les transverses d'entrée/sortie. L'idéal étant de n'avoir aucune transverse d'entrée/sortie, tous les opérateurs reliés à une entrée/sortie de la ligne du haut sont placés d'office sur la ligne du haut et tous les opérateurs reliés à une entrée/sortie de la ligne du bas sont placés d'office sur la ligne du bas. Les opérateurs reliés à la fois à une entrée/sortie de la ligne du haut et à une entrée/sortie de la ligne du bas ne sont pas touchés. Après cette initialisation, il existe trois ensembles d'opérateurs (figure 31) :

- H, ensemble des opérateurs de la ligne du haut,
- B, ensemble des opérateurs de la ligne du bas,
- T, ensemble des opérateurs non placés.

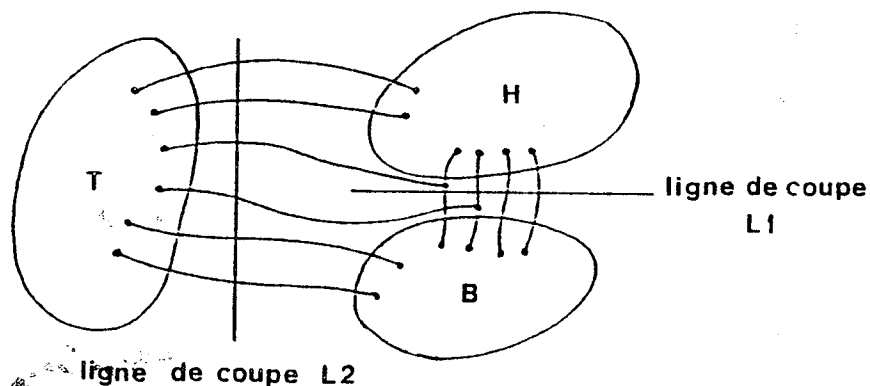


Figure 31

Lorsque l'ensemble H est plus grand que H_{\max} , il est diminué itérativement de la manière suivante :

- 1) Considérer l'ensemble E des équipotentiels reliés à une entrée/sortie située en haut de la cellule.
- 2) trouver l'équipotentielle e de E qui est reliée au plus grand nombre d'opérateurs de H qui ne sont pas reliés à d'autres équipotentiels de E .
- 3) Supprimer e de E .
- 4) Supprimer tous les opérateurs reliés à e qui ne sont reliés à aucune équipotentielle de E .
- 5) Si la taille de H est supérieure à H_{\max} , recommencer en 1.

Si c'est B qui a une taille supérieure à B_{\max} , il est diminué à une taille inférieure ou égale à B_{\max} de façon similaire en utilisant les entrées/sorties de la ligne du bas.

Le problème consiste maintenant à finir de remplir les ensembles H et B en minimisant le nombre d'équipotentiels allant de H à B . C'est réalisé en utilisant l'algorithme classique suivant qui travaille par agrégation :

- 1) Considérer l'ensemble T .
- 2) Choisir l'élément t de T relié au plus grand nombre d'équipotentiels reliés soit à un élément de B soit à un élément de H .
- 3) Retirer t de T .
- 4) Choisir parmi H et B l'ensemble qui est relié à t par le plus grand nombre d'équipotentiels (critère d'agrégation). Y ajouter t .
- 5) Si T est vide, c'est fini.
- 6) Si $|H| = H_{\max}$, rajouter tous les éléments de T à l'ensemble B , c'est fini.
- 7) Si $|B| = B_{\max}$, rajouter tous les éléments de T à l'ensemble H , c'est fini.
- 8) Retourner à l'étape 1.

De cette manière, à chaque itération, l'opérateur non placé le plus connecté aux opérateurs déjà placés est placé du côté où il est le plus attiré. Lorsqu'un ensemble atteint sa taille maximale, l'autre ensemble est complété par tous les opérateurs non placés restants.

Cette méthode ne donne pas la partition optimale, un opérateur placé dans l'ensemble H (resp. B) à l'itération i peut finir par être plus attiré par l'ensemble B (resp H) lorsque d'autres opérateurs y sont rajoutés.

5.3.0.3 - Amélioration itérative

Lorsque le nombre de transverses obtenu est trop élevé, il est nécessaire d'améliorer la partition des opérateurs. Cette amélioration peut être obtenue soit en échangeant des opérateurs entre les deux ensembles H et B, soit en transférant des opérateurs d'un ensemble à l'autre, il faut alors faire attention de respecter la taille maximale des ensembles.

Les ensembles H et B sont complétés par des pseudo-opérateurs de façon à atteindre leur taille maximale autorisée. L'opération de transfert d'un opérateur d'un ensemble à l'autre se traduit alors par un échange entre pseudo-opérateur et un opérateur. La taille maximale des ensembles est alors automatiquement respectée, chaque ensemble comportant son nombre maximum d'éléments (opérateurs et pseudo-opérateurs). La taille minimale des ensembles est elle aussi automatiquement respectée puisque par construction on respecte la relation :

$$H_{\max} + B_{\min} = H_{\min} + B_{\max} = O_p$$

La partition est évaluée à partir de la fonction de coût f suivante, C_1 étant le nombre de transverses d'entrée/sortie et C_2 étant le nombre de transverses simples :

$$f = \alpha C_1 + C_2$$

Le paramètre α permet de moduler l'importance des transverses d'entrée/sortie par rapport aux autres transverses. Lorsque les transverses d'entrée/sortie

sont très contraignantes par rapport aux autres, α a une valeur supérieure à 10 voire 100. Lorsqu'on veut à tout prix les éviter. Lorsque les transverses d'entrée/sortie sont simplement un peu plus contraignantes que les transverses simples, α prend une valeur positive comprise entre 1 et 5, cette valeur étant laissée à l'appréciation de l'utilisateur.

L'amélioration itérative procède par échanges par paire, chaque paire étant constituée par un élément de H et un élément de B. A chaque itération, tous les échanges de paires d'éléments sont testés (il y en a $h_{\max} \cdot B_{\max}$ différents). Tous les échanges d'une itération qui améliorent la partition sont effectués immédiatement avant de tester l'échange suivant. L'amélioration est arrêtée dès qu'une itération n'arrive pas à améliorer la partition.

Cette méthode tombe très vite dans un minimum local, chaque équipotentielle étant reliée à au moins deux opérateurs, plus de deux en général, il est nécessaire de transférer des groupes d'opérateurs d'un ensemble à l'autre.

5.3.0.4 - Sortie des minima locaux

Le problème de la partition des opérateurs ressemble beaucoup au problème de la partition d'un graphe en deux sous-graphes ayant le minimum d'arcs commun. La solution proposée par Kernighan et Lin [KER 70] pour les graphes est efficace et d'une complexité raisonnable. Elle peut être utilisée directement pour le problème de la partition des opérateurs en utilisant les mêmes ensembles H et B que lors de l'amélioration itérative.

L'algorithme explore une suite d'échanges par paire de la façon décrite par l'algorithme figure 32. Il est divisé en deux étapes :

- recherche d'une suite d'échanges,
- recherche de la meilleure séquence dans cette suite.

La première étape consiste à rechercher la meilleure suite de n échanges par paires où n est la taille du plus petit des deux ensembles H et B. Cette recherche est faite en n itérations. Au début, tous les éléments de H et tous les éléments de B sont échangeables. A chaque itération, l'algorithme teste

tous les échanges autorisés entre un élément de H et un élément de B. L'échange qui donne le meilleur coût est alors effectué et mémorisé en même temps que le coût de la partition obtenue. Les éléments échangés sont alors retirés de l'ensemble des éléments échangeables et l'algorithme passe à l'itération suivante. Le retrait des éléments échangés de l'ensemble des éléments échangeables évite les bouclages.

La seconde étape recherche dans la suite des échanges celui qui a donné la meilleure partition. Si cette partition est meilleure que la partition de départ, la suite d'échange est effectuée jusqu'à l'échange sélectionné. Cette méthode d'amélioration est beaucoup plus efficace que la précédente car elle porte sur une suite d'échanges.

Méthode de Kernighan et Lin

DEBUT

(* recherche de la suite d'échanges à tester *)

 $H' \leftarrow H$; $B' \leftarrow B$;

autoriser (H') ; autoriser (B') ;

amélioration := FAUX ;POUR i := 1 A $\min(H_{\max}, B_{\max})$ FAIREDEBUT(h, b) \leftarrow meilleur_échange_autorisé (H', B') ; $H' \leftarrow H' - \{h\} + \{b\}$; $B' \leftarrow B' - \{b\} + \{h\}$;

mémoriser (h, b, coût (H', B')) ;

interdire (h) ; interdire (b) ;

FIN ;

(* meilleure séquence *)

k := longueur_meilleure_suite_échange (liste_échanges) ;

SI k > 0 ALORSDEBUTamélioration := VRAI ;

effectuer_suite_échange (H, B, liste_échanges, k) ;

FIN ;FIN ;

Figure 32

5.3.0.5 - Prise en compte de l'ordre des entrées/sorties latérale

Lorsque les entrées/sorties d'un côté sont ordonnées, leur ordre est pris en compte lors de la partition des opérateurs. La moitié des entrées/sorties ayant les ordres les plus petits est rajoutée aux entrées/sorties du haut et l'autre moitié est rajoutée aux entrées/sorties du bas de la cellule. Elles rajoutent alors leur attraction à l'attraction des entrées/sorties du haut et du bas de la cellule.

5.3.1 - Placement des opérateurs dans les lignes

Les opérateurs étant déjà affectés aux lignes, le problème consiste à placer les opérateurs sur chacune des deux lignes. Ce placement est effectué à l'aide d'un algorithme dérivé de la meilleure méthode de placement constructif du chapitre 2 : le placement constructif par agrégation et pondération des opérateurs (chapitre 2.6).

5.3.1.1 - Graphe par couche

Le graphe par couche est construit exactement de la même manière que lors du placement constructif des cellules à une ligne (chapitre 2.5). Les opérateurs de la ligne du haut et les opérateurs de la ligne du bas ne sont pas différenciés. Les entrées/sorties du haut de la cellule et les entrées/sorties du bas de la cellule sont introduites en tenant compte du fait que chaque site contient deux opérateurs.

Les équipotentiels sont pondérés à partir du numéro de la couche d'opérateur dont elles sont issues de la même manière (chapitre 2.5.2), c'est-à-dire que si elles sont issues de la couche i et vont à la couche $i+1$, elles ont un poids de $2i + 2$ et que si elles sont internes à la couche i , elles ont un poids de $2i + 1$.

Chaque opérateur est pondéré par la moyenne des poids des équipotentiels auxquelles il est relié.

5.3.1.2 - Méthode de placement

Dans le cas d'un placement de gauche à droite, les opérateurs sont pondérés à partir du graphe par couche réalisé de droite à gauche.

La méthode place alternativement un opérateur sur la ligne du haut et un opérateur sur la ligne du bas à l'aide d'un algorithme semblable à celui donné figure 2 chapitre II. Le noyau initial du placement est constitué par l'ensemble des entrées/sorties situées à gauche de la cellule. Il est ensuite constitué par l'ensemble des opérateurs déjà placés (sans tenir compte de leur ligne) et des entrées/sorties situées à gauche des sites non placés.

Le vecteur coût utilisé pour choisir les éléments est exactement le même que dans le cas du placement des cellules à une ligne. Les cas particuliers sont résolus de la même manière.

Cette méthode de placement constructif donne de bons résultats pour la minimisation du nombre de transverses. Cette minimisation est quelquefois faite au détriment de la largeur de la cellule, l'introduction de quelques transverses supplémentaires permettant souvent de gagner quelques lignes lors de l'interconnexion.

5.4 - TRANSVERSES PEU CONTRAIGNANTES : PLACEMENT CONSTRUCTIF

Lorsque les transverses sont peu contraignantes, l'accent est mis sur le rapprochement des opérateurs fortement interconnectés. Le placement constructif est divisé en deux phases :

- classement des opérateurs et génération de classes,
- placement dans les classes.

5.4.1 - Génération des classes

Le but de cette phase est de générer des classes ordonnées d'opérateurs fortement interconnectés. Ces classes d'opérateurs sont ensuite placées les unes derrière les autres sur les sites. Pour permettre un placement rapide

des classes et limiter leur nombre, celles-ci comportent 8 opérateurs (sauf éventuellement la dernière qui ne comporte que les opérateurs restants).

Le classement des opérateurs est réalisé en transformant artificiellement la cellule à deux lignes en cellule à une ligne et en plaçant les opérateurs sur la cellule à une ligne obtenue à l'aide de l'algorithme de placement constructif par agrégation et pondération des opérateurs du chapitre II (chapitre 2.6).

La cellule est transformée en cellule à une ligne en faisant passer tous les sites du bas derrière le site du haut en face duquel ils sont situés (figure 34). Les entrées/sorties du haut et du bas restent alors en face du même site.

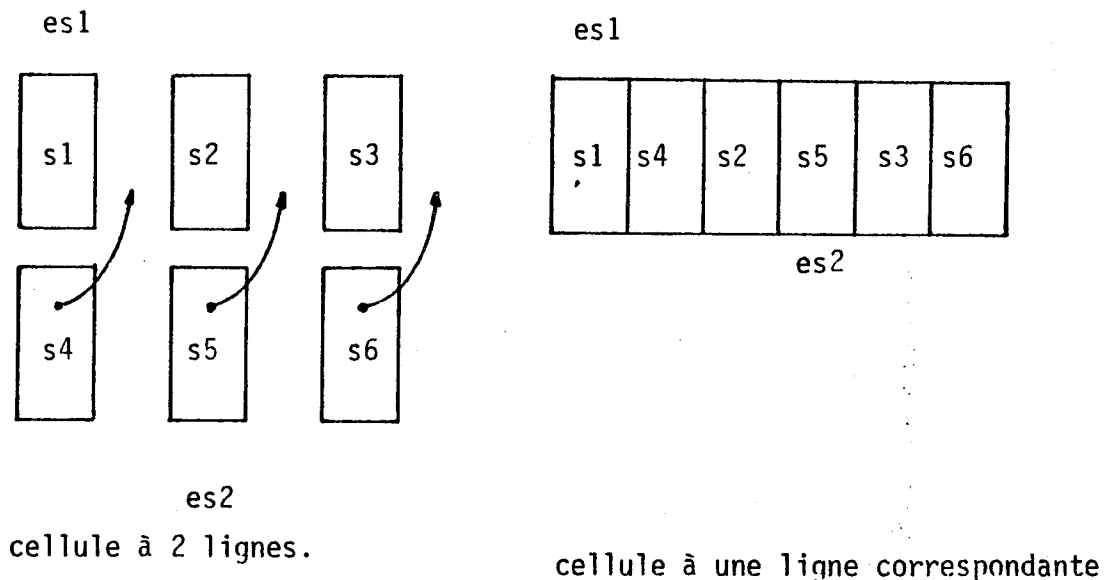


Figure 34

L'algorithme de placement constructif peut alors être lancé. Il donne l'ordre des opérateurs qui est l'ordre des sites dans lesquels ils sont placés. Les opérateurs sont alors divisés en groupe de 8 soit de droite à gauche, soit de gauche à droite.

5.4.2 - Placement des classes d'opérateurs

Le placement des classes d'opérateurs est divisé en deux étapes :

- Partition de la cellule en autant de sous cellule que de classes d'opérateurs,
- placement des opérateurs dans les classes.

5.4.2.1 - Partition de la cellule

La partition de la cellule est réalisée en fonction du nombre de sites disponibles sur la ligne du haut de la cellule (S_h), du nombre de sites disponibles sur la ligne du bas de la cellule (S_b) et du nombre d'opérateurs (O_p) à placer. Chaque opérateur dispose en moyenne d'un nombre (fractionnaire) d de cellules pour être placé.

$$d = \frac{S_h + S_b}{O_p}$$

A partir du nombre moyen de sites par cellule, les limites chaque sous cellules sont calculées en sites disponibles. Le dernier site de la $k^{\text{ième}}$ sous cellule sera le $q_k^{\text{ième}}$ site disponible, le sites étant examinés alternativement en haut et en bas de la cellule. De cette manière,

$$q_k = [d.k]$$

les classes d'opérateurs sont implantées dans des sous cellules comportant sensiblement le même nombre de sites libres.

5.4.2.2 - Placement des opérateurs dans les sous cellules

Les sous cellules sont traitées les unes après les autres soit de droite à gauche, soit de gauche à droite. Chaque sous cellule comporte au moins autant de sites libres que d'opérateurs.

Les opérateurs étant déjà ordonnés, placer les opérateurs revient à partitionner la classe d'opérateurs et à choisir quels sites sont vides lorsqu'il y en a plus que d'opérateurs. Chaque classe est partitionnée en fonction de la partition des autres classes. Les opérateurs des classes non traitées sont affectés provisoirement à la ligne du haut de la cellule et à la ligne du bas de la cellule en fonction des entrées/sorties du haut et du

bas de la cellule auxquelles ils sont reliés. Les opérateurs reliés aux entrées/sorties du haut de la cellule sont affectés à la ligne du haut. Les opérateurs reliés aux entrées/sorties du bas de la cellule sont affectés à la ligne du bas. Les opérateurs reliés à la fois aux entrées/sorties du haut et du bas et les opérateurs qui ne sont pas reliés aux entrées/sorties sont considérés comme neutres, c'est-à-dire comme n'attirant les équipotentielles auxquelles ils sont reliés ni en haut ni en bas de la cellule.

Chaque classe est partitionnée de la même manière que la cellule lorsque les équipotentielles transverses sont contraignantes (chapitre 5.2.1), chaque sous cellule ayant un nombre maximum d'opérateurs sur la ligne du haut S'_h et un nombre maximum d'opérateurs sur la ligne du bas S'_b . Le nombre d'opérateurs à partitionner étant faible, l'amélioration itérative de la partition initiale est réalisée en itérant sur la méthode de sortie des minima locaux (chapitre 5.2.1.4).

Après la partition, il y a O_h opérateurs à placer sur les S'_h sites de la ligne du haut de la sous cellule et O_b opérateurs à placer sur les S'_b sites de la ligne du bas. Les sites en plus du nombre d'opérateurs à placer sont répartis régulièrement sur chacune des lignes. Les opérateurs sont placés sur les autres sites en respectant l'ordre déterminé sur la pseudo cellule à une ligne lors de la première phase du placement.

Cette méthode a l'avantage de regrouper les opérateurs fortement interconnectés. Elle ne garantit pas que le nombre maximal d'équipotentielles transverses acceptable ne sera pas dépassé. En cas de dépassement de ce nombre, le placement constructif est recommencé avec la méthode développée pour le cas où le nombre de transverses est contraignant mais en arrêtant l'amélioration itérative de la partition dès que le nombre d'équipotentielles transverses devient acceptable.

5.5 - PLACEMENT CONSTRUCTIF DES ENTREES/SORTIES SITUEES EN HAUT ET EN BAS DE LA CELLULE

De même que lors du placement constructif des cellules à une ligne, lorsque les opérateurs sont placés, il reste à placer les entrées/sorties du haut et

du bas dont la place n'est pas fixée.

La méthode utilisée est exactement la même que dans le cas des cellules à une ligne à une nuance près :

Les entrées/sorties du haut sont placées en fonction de la portion basse de l'équipotentielle à laquelle elles sont reliées ; cette portion relie les opérateurs de la ligne du bas.

Lorsque tous les opérateurs auxquels une entrées/sortie (du haut ou du bas) est reliée sont situés sur la ligne opposée au côté de l'entrée/sortie, celle-ci est placée en fonction de la portion de l'équipotentielle qui relie les opérateurs.

6 - CELLULE A DEUX LIGNES : AMELIORATION ITERATIVE

6.1 - INTRODUCTION

Lorsque débute l'amélioration itérative, un des buts recherchés lors du placement est atteint : le nombre de transverses et le nombre de transverses d'entrée/sortie sont suffisamment faibles pour être acceptables. Dans le cas des cellules à transverses contraignantes, le placement constructif utilisé (partition puis placement dans les lignes) garantit que ces nombres sont minimaux.

Le but de l'amélioration itérative est donc d'améliorer la répartition horizontale des opérateurs afin d'obtenir la cellule la moins large possible.

L'étude de l'amélioration itérative de la cellule à une ligne a permis de démontrer l'adéquation des échanges par paire comme transformation élémentaire (chapitre 3). Dans le cas de la cellule à deux lignes, il existe deux type d'échanges par paire :

- les échanges par paire appliqués à deux sites situés dans la même ligne appelés échanges internes,
- les échanges par paire appliqués à deux sites situés dans chacune des deux lignes appelés échanges croisés.

Les échanges internes modifient le placement sans modifier le nombre de transverses. Les échanges croisés modifient à la fois le placement et le nombre de transverses.

Les entrées/sorties du haut et du bas de la cellule ne peuvent subir que des échanges internes (leur côté est fixé par l'utilisateur et ne varie pas). L'amélioration de leur placement est faite exactement de la même manière que lors de l'amélioration itérative des cellules à une ligne, seule la fonction d'évaluation est changée.

La fonction d'évaluation des cellules à deux lignes doit prendre en compte beaucoup plus de paramètres que la fonction d'évaluation des cellules à une

ligne. Chaque ligne de la cellule à deux lignes doit être placée de manière à bien s'emboîter dans l'autre ligne tout en rendant le tracé des transverses possible.

6.2 - FONCTION D'EVALUATION

Tout comme dans le cas de la cellule à une ligne, la fonction de pic donne de bonnes indications sur la largeur de cellule nécessaire pour tracer les connexions.

Quant aux transverses, moins elles sont nombreuses, plus il est aisé de les tracer. Lorsqu'elles sont très difficiles à tracer, il faut empêcher leur nombre de croître et dans les autres cas, il faut empêcher leur nombre de dépasser une certaine valeur sous peine de ne plus avoir la place de les tracer et d'être obligé d'augmenter la largeur de la cellule pour les tracer. Dans tous les cas, leur nombre ne doit pas dépasser une certaine limite.

Comme pour la cellule à une ligne, la fonction d'évaluation de la cellule à deux lignes est un vecteur coût.

6.2.1 - Fonction de pic

Les équipotentielles peuvent être divisées en trois parties :

- la partie haute de l'équipotentielle qui connecte les opérateurs de la ligne du haut et les entrées/sorties de la ligne du haut.
- la partie basse de l'équipotentielle qui connecte les opérateurs de la ligne du haut et les entrées:sortie de la ligne du bas.
- la partie transverse de l'équipotentielle qui relie la partie haute à la partie basse.

Lorsqu'une équipotentielle ne comporte pas de partie basse ou de partie haute, elle ne comporte pas non plus de partie transverse.

Cette division des équipotentielles permet de définir trois fonctions de pic :

- le pic haut ph,
- le pic bas pb,
- le pic transverse ptr.

Les fonctions de pic portent sur des colonnes, chaque colonne étant la réunion de deux sites situés sur la même colonne. Par définition, le pic haut d'une colonne c est égal au nombre de parties hautes d'équipotentiels rencontrées par la colonne c ; le pic bas d'une colonne c est égal au nombre de parties basses d'équipotentiels rencontrées par la colonne c et le pic transverse d'une colonne est égal au nombre de parties transverses d'équipotentiels rencontrées par la colonne c .

A partir de ces trois fonctions, on définit le pic global pg par :

$$\forall c \in C, pg(c) = ph(c) + ptr(c)$$

C étant l'ensemble des colonnes de la cellule. Le pic maximal global de la cellule, pg_max , est égal au maximum de la fonction de pic global. Le nombre d'occurrences du pic maximum global de la cellule, $O(pg_max)$, est égal au nombre de fois où pg_max est atteint dans la cellule.

Le pic global permet une évaluation optimiste de l'encombrement de la cellule à deux lignes. Il évalue l'encombrement de la cellule à condition que les deux lignes soient parfaitement emboîtées.

6.2.2 - Critère de faisabilité

Nous avons vu que le tracé des transverses est possible lorsque leur nombre ne dépasse pas un certain seuil. Les transverses sont divisées en deux catégories, les transverses d'entrée/sortie et les transverses simples, les transverses d'entrée/sortie étant plus encombrantes que les transverses simples.

Une cellule est réputée traçable (du point de vue des transverses) lorsque son nombre de transverses d'entrée/sortie, tr_es , est inférieur au nombre maximal de transverses d'entrée/sortie, tr_es_max , autorisé, et lorsque son nombre total de transverses, $tr + tr_es$ (tr est le nombre de transverses simples de la cellule), est inférieur au nombre maximum de transverses, tr_max , autorisé.

Les nombres maxima de transverses autorisés tr_max et tr_es_max sont fixés en fonction du type de cellule implanté. Lorsque les transverses sont très contraignantes, tr_max et tr_es_max sont fixés au nombre de transverses d'entrée/sortie et au nombre total de transverses trouvées après le placement constructif ; la partition est alors optimale du point de vue du nombre de transverses trouvé. Si l'utilisateur pense qu'il est possible de tracer plus de transverses, il donne des maxima plus élevés. Lorsque les transverses posent peu de problèmes (par exemple lorsqu'on a deux couches d'interconnexion en MDMOS), le nombre maximum de transverses peut aller jusqu'au nombre maximum de connexions verticales traçables dans la cellule.

Le critère de faisabilité f est un nombre qui vaut 0 lorsque les relations suivantes sont respectées et qui vaut 1 lorsqu'elles ne le sont pas :

$$tr_es = tr_es_max$$

$$tr + tr_es = tr_max$$

6.2.3 - Vecteur coût

Le vecteur coût doit en priorité vérifier si la cellule est implantable puis ensuite seulement permettre la réduction de son encombrement et enfin, permettre de minimiser le nombre des transverses, ce qui rend la cellule plus facile à tracer.

Ses composantes sont les suivantes :

$$- C_1 = f,$$

$$- C_2 = pg_max,$$

$$- C_3 = O(pg_max),$$

$$- C_4 = \sum_{c \in C} pg(c),$$

$$- C_5 = \alpha tr + \beta tr_es.$$

Nous avons vu que le critère de faisabilité est vérifié après le placement constructif. L'amélioration itérative n'assurant pas obligatoirement le passage d'un placement non réalisable ($f = 1$) à un placement réalisable, il est inutile d'accepter les placements non réalisables.

Les critères C_2 , C_3 et C_4 reprennent les critères du vecteur coût de la cellule en les adaptant à la cellule à deux lignes.

Le critère C_5 , somme pondérée du nombre de transverses simples et du nombre de transverses d'entrée/sortie indique qu'à encombrement égal, un placement est meilleur lorsqu'il a le moins de transverses. Les paramètres α et β permettent de dire à quel point il est préférable de réduire le nombre de transverses d'entrée/sortie à réduire le nombre de transverses simples. Par exemple, lorsque $\alpha = 1$ et $\beta = 2$, on indique qu'une transverse d'entrée/sortie pose autant de problèmes que deux transverses simples. Lorsque α et β valent 0, la composante C_5 n'est pas calculée, cela indique que les minima ont été atteints dès le placement constructif et que le nombre de transverses ne doit pas être touché.

6.3 - STRATEGIES D'AMELIORATION

6.3.1 - Limitation du nombre d'échanges à tester

La stratégie consistant à limiter la distance entre les sites permutés reste valable dans le cas des cellules à 2 lignes. La répartition sur deux lignes des opérateurs tend à renforcer le rapprochement des opérateurs fortement interconnectés.

Pour une cellule comportant deux fois n sites dont aucun n'est interdit, le nombre d'échanges internes testé lorsque la distance maximale est d_{\max} est E'_i :

$$E'_i = 2 d_{\max}.n - d_{\max}^2 + d_{\max}$$

et le nombre d'échanges croisés est E'_C :

$$E'_C = (2 d_{\max} + 1).n - d_{\max}^2 + d_{\max}$$

Remarque : dans le cas des échanges croisés, il faut aussi tester les échanges d'éléments situés sur la même colonne.

Chaque itération testant l'ensemble des échanges par paire doit donc tester un nombre d'échanges en $O(n)$ au lieu d'un nombre d'échanges en $O(n^2)$.

6.3.2 - Stratégies de mise en oeuvre des échanges

Les méthodes d'amélioration du placement des entrées/sorties proposées pour la cellule à une ligne restent parfaitement valables pour la cellule à deux lignes, le vecteur coût utilisé étant le vecteur coût des cellules à deux lignes.

Dans le cas des opérateurs, l'existence de trois ensembles d'échanges par paire (à l'intérieur de la ligne du haut, à l'intérieur de la ligne du bas, entre les deux lignes) modifie légèrement les stratégies. Pour chaque paire de colonnes, l'échange peut avoir lieu soit entre deux éléments de la ligne du haut, soit entre deux éléments de la ligne du bas, soit entre un élément de chaque ligne. C'est l'enchaînement de ces types de l'échange qui modifie les algorithmes sinon, les trois stratégies de l'amélioration de la cellule à une ligne restent valables.

6.3.2.1 - Stratégie 1 : meilleure amélioration

Le principe reste ici exactement le même, l'algorithme recherche l'échange qui améliore le plus le placement parmi tous les échanges autorisés. La priorité des échanges sites les plus distants sur les échanges des sites les plus rapprochés est gardée. L'amélioration suit l'algorithme figure 35.

Pour chaque couple de valeur i, j , l'algorithme teste les échanges internes de la ligne du haut et de la ligne du bas puis ensuite, lorsqu'ils sont autorisés les échanges croisés. La procédure `test_amélioration` consiste à comparer le meilleur placement trouvé par échange par paire avec l'échange obtenu (en tenant compte de la distance des sites permutés). Si l'échange obtenu est meilleur, il remplace le meilleur placement. Si le meilleur placement obtenu par l'échange par paire est meilleur que le placement courant, il remplace le placement courant et l'amélioration est relancée sur les sites, sinon, elle est terminée.

```

DEBUT (* Stratégie 1 : meilleure amélioration *)
REPETER
    meilleure_conf ← échange (conf_courante, 1, haut, 2, haut) ;
    DELTA := 1 ;
    POUR i := 1 A nb_sites FAIRE POUR j := 1 A i + dmax FAIRE
    SI j < nb_sites ALORS
        DEBUT
            conf_testée ← échange (conf_courante, i, haut, j, haut) ;
            test_amélioration (meilleure_conf, delta, conf_testée, j-i) ;
            conf_testée ← échange (conf_courante, i, bas, j, bas) ;
            test_amélioration (meilleure_conf, delta, conf_testée, j-i) ;
        SI croisé ALORS
            DEBUT
                conf_testée ← échange (conf_courante, i, haut, j, bas) ;
                test_amélioration (meilleure_conf, delta, conf_testée, j-i) ;
                conf_testée ← échange (conf_courante, i, bas, j, haut) ;
                test_amélioration (meilleure_conf, delta, conf_testée, j-i) ;
            FIN ;
        FIN ;
    SI meilleur (meilleur_conf, 1, conf_courante, 1) ALORS
        DEBUT (* il y a amélioration *)
            conf_courante ← meilleure_conf ;
            amélioration := vrai ;
        FIN
    SINON amélioration := faux ;
JUSQU'A amélioration = faux
FIN ; (* fin de la stratégie 1 *)

```

Figure 35

6.3.2.2 - Stratégie 2 : première amélioration

L'amélioration reprend exactement le même principe que lors de l'amélioration des cellules à une ligne (chapitre 2.3.2.2) à ceci près qu'à chaque itération la première amélioration est lancée successivement sur les échanges internes de la ligne du haut sur les échanges internes de la ligne du bas puis, si les échanges croisés sont autorisés, sur les échanges croisés haut, bas et enfin sur les échanges croisés bas, haut.

L'algorithme figure 36 montre le déroulement des itérations. A chaque itération, le sens de parcours des échanges est inversé. Chaque itération peut occasionner jusqu'à 4 échanges par paire améliorant le placement.

```

DEBUT (* stratégie 2 : première amélioration *)
sens := gauche_à_droite ;
REPETER
    amélioration := faux ;
    cond := vrai ;
    SI sens = gauche_à_droite ALORS i := 1 SINON i := nb_site - 1 ;
    TANTQUE (i > 1) ET (i < nb_sites) ET (cond = vrai) FAIRE
        DEBUT
            SI i + d_max < nb_site ALORS j := i + d_max
            SINON j := nb_site ;
            TANTQUE (j > i) ET (cond = vrai) FAIRE
                DEBUT
                    conf_testée ← échange (conf_courante, i, haut, j, haut) ;
                    test_et_real (conf_courante, conf_testée, amélioration) ;
                    j := j - 1 ;
                FIN ;
            SI sens = gauche_à_droite ALORS i := i + 1 SINON i := i - 1 ;
            FIN ;
        cond := vrai ;
    SI sens = gauche_à_droite ALORS i := 1 SINON i := nb_site - 1 ;
    TANTQUE (i > 1) ET (i < nb_sites) ET (cond = vrai) FAIRE
        DEBUT
            SI i + d_max < nb_site ALORS j := i + d_max
            SINON j := nb_site ;
            TANTQUE (j > i) ET (cond = vrai) FAIRE
                DEBUT
                    conf_testée ← échange (conf_courante, i, bas, j, bas) ;
                    test_et_real (conf_courante, conf_testée, amélioration) ;
                    j := j - 1 ;
                FIN ;
            SI sens = gauche_à_droite ALORS i := i + 1 SINON i := i - 1 ;
            FIN ;

```

Figure 36 (debut)

SI croisé ALORS

DEBUT

cond := vrai ;

SI sens = gauche_à_droite ALORS i := 1 SINON i := nb_site ;

TANTQUE (i > 1) ET (i < nb_sites) ET (cond = vrai) FAIRE

DEBUT

SI i + d_max < nb_site ALORS j := i + d_max

SINON j := nb_site ;

TANTQUE (j > i) ET (cond = vrai) FAIRE

DEBUT

conf_testée ← échange (conf_courante, i, haut, j, bas) ;

test_et_real (conf_courante, conf_testée, amélioration) ;

j := j - 1 ;

FIN ;

SI sens = gache_à_droite ALORS i := i + 1 SINON i := i - 1 ;

FIN ;

cond := vrai ;

SI sens = gauche_à_droite ALORS i := 1 SINON i := nb_site ;

TANTQUE (i > 1) ET (i < nb_sites) ET (cond = vrai) FAIRE

DEBUT

SI i + d_max < nb_site ALORS j := i + d_max

SINON j := nb_site ;

TANTQUE (j > i) ET (cond = vrai) FAIRE

DEBUT

conf_testée ← échange (conf_courante, i, bas, j, haut) ;

test_et_real (conf_coujrante, conf_testée, amélioration) ;

j := j - 1 ;

FIN ;

SI sens = gauche_à_droite ALORS i := i + 1 SINON i := i - 1 ;

FIN ;

FIN ;

SI sens = gauche_à_droite ALORS sens := droite_à_gauche

SINON sens := gauche_à_droite ;

JUSQU'A amélioration = faux ;

FIN (* fin stratégie 2 *)

Figure 36 (suite)

```
PROCEDURE test_et_real (VAR conf1, conf2 : Placement ;  
                        VAR amélioration : booléen) ;  
(* transfert conf2 dans conf1 lorsqu'elle est meilleure que conf1 et  
positionne amélioration vrai *)  
  
DEBUT  
SI meilleur (conf2, 1, conf1, 1) ALORS  
  DEBUT  
    conf1 ← conf2 ;  
    amélioration := vrai ;  
  FIN  
FIN (* fin test_et_real *)
```

Figure 36 (fin)

6.3.2.3 - Stratégie 3 : toutes les améliorations

Cette stratégie reprend les principes de la stratégie 3 de l'amélioration itérative des cellules à une ligne (chapitre 3.3.2.3). Tous les échanges par paire autorisés sont testés en déplaçant une fenêtre de longueur d_{\max} sur la cellule. A chaque fois qu'un échange testé améliore la configuration, il est immédiatement effectué. Les fenêtres sont explorées des sites les plus distants aux sites les plus proches en alternant un échange entre sites de la ligne du haut avec un échange entre sites de la ligne du bas et lorsque les échanges croisés sont autorisés, avec un échange croisé haut-bas et avec un échange croisé bas-haut.

L'algorithme figure 37 montre le déroulement des itérations.

```

DEBUT (* stratégie 3 : toutes les améliorations *)
REPETER
    amélioration := faux ;
    POUR i := 1 A nb_sites FAIRE POUR j := i A i + d_max FAIRE
    SI j < nb_sites ALORS
        DEBUT
            conf_testée ← échange (conf_courante, i, haut, j, haut) ;
            test_et_real (conf_courante, conf_testée, amélioration) ;
            conf_testée ← échange (conf_courante, i, bas, j, bas) ;
            test_et_real (conf_courante, conf_testée, amélioration) ;
            SI croisé ALORS

                DEBUT
                    conf_testée ← (conf_courante, i, haut, j, bas) ;
                    test_et_real (conf_courante, conf_testée, amélioration) ;
                    conf_testée ← échange (conf_courante, i, bas, j, haut) ;
                    test_et_real (conf_courante, conf_testée, amélioration) ;
                FIN
            FIN
        JUSQU'A amélioration = faux ;
    FIN (* fin stratégie 3 *)

```

Figure 37

6.4 - STRATEGIE GLOBALE D'AMELIORATION

L'amélioration itérative du placement des cellules est un enchaînement d'amélioration du placement des entrées/sorties et d'amélioration du placement des opérateurs qui suit l'algorithme figure 37.

Tout comme pour le placement constructif des cellules à une ligne, le placement constructif des entrées/sorties du haut et du bas de la cellule n'est pas très performant lorsqu'il y a beaucoup d'entrées/sorties à placer (c'est le même algorithme pour les deux types de cellule). L'amélioration itérative commence donc par une phase d'amélioration du placement des entrées/sorties. Elle continue ensuite par des successions d'amélioration du placement des opérateurs puis d'amélioration du placement des entrées/sorties.

Comme chaque amélioration va jusqu'au bout de ses possibilités, le nombre de phases d'amélioration du placement des opérateurs suivie d'une amélioration du placement des entrées/sorties exécutées lors de l'amélioration globale du placement est réduit.

7 - CELLULE A DEUX LIGNES : TRACE DES CONNEXIONS

7.1 - INTRODUCTION

Tout comme dans le cas de la cellule à une ligne, à cette étape de l'implantation, la place des opérateurs sur les sites de la cellule est déterminée ainsi que la place des entrées/sorties du haut et du bas de la cellule. La place des sites des opérateurs reste à fixer tout comme la place des entrées/sorties latérales.

La démarche consistant à utiliser un traceur de canaux pour tracer les connexions sur les deux lignes simultanément est envisageable, mais n'est pas optimale. Le pic global n'est qu'une appréciation optimiste de la largeur nécessaire au tracé des connexions, ce qui oblige soit à essayer de tracer avec des canaux de plus en plus larges jusqu'à trouver la largeur nécessaire, soit à tracer les connexions ligne par ligne en partant d'une des alimentations, ce qui tend à tirer tous les sites des opérateurs de la ligne de départ, y compris les sites des opérateurs de la ligne d'opérateurs supposée, ce qui les allonge inutilement.

Dans la solution retenue, toutes les transverses ne sont constituées que d'un segment vertical reliant la partie basse de l'équipotentielle à sa partie haute. Les deux demi cellules (la ligne d'opérateurs du haut et la ligne d'opérateurs du bas) sont tracées à l'aide du même type de traceur que celui de la cellule à une ligne. Les connexions horizontales sont alors compactées vers la ligne d'alimentation de leur demi cellule à l'aide d'une procédure de coudage. Puis les deux demi cellules sont emboîtées et enfin, une procédure de découdage élimine tous les coudes inutiles.

7.2 - ASSIGNATION DES TRANSVERSES AUX COLONNES

Les colonnes d'implantation des transverses sont choisies à l'aide d'une méthode semblable à la méthode de placement des entrées/sorties du haut et du bas de la cellule (chapitre 4.2). Seules les transverses simples sont à traiter, les transverses d'entrée/sortie occupent la colonne qui est en face

de l'entrée/sortie. Par construction, le nombre de transverses est inférieur au nombre de colonnes disponibles.

7.2.1 - Méthode d'assignation constructive

L'assignation des transverses aux colonnes est faite en explorant les colonnes soit de gauche à droite, soit de droite à gauche. Les explications qui suivent sont données dans le cas d'une exploration de gauche à droite.

A chacune des colonnes, l'ensemble des transverses candidates est mis à jour, puis on lui assigne la transverse qui minimise le vecteur coût.

7.2.1.1 - Types de transverses

On distingue deux types de transverses (figure 38) :

- les transverses de type t1 pour lesquelles la partie basse et la partie haute de l'équipotentielle se chevauchent.
- les transverses de type t2 dont la partie transverse est de longueur non nulle.

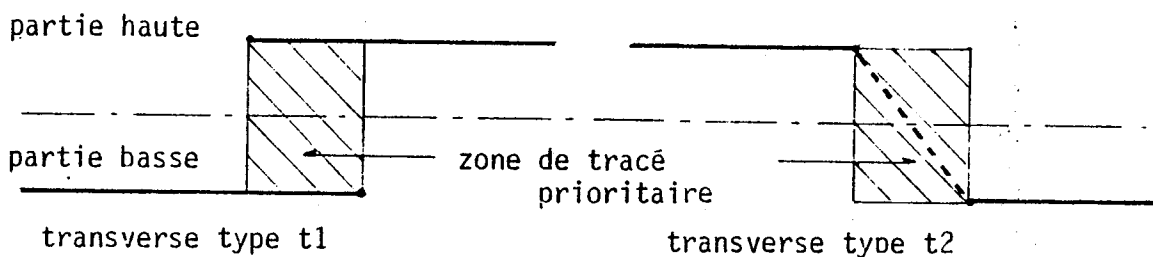


Figure 38

Chaque partie transverse est associée à sa zone de tracé prioritaire. La zone de tracé prioritaire des transverses de type t1 est composée par toutes les colonnes qui coupent à la fois la partie haute de l'équipotentielle et sa partie basse. Pour les transverses t2, elle est composée de toutes les

colonnes qui vont de l'extrémité de la partie haute de l'équipotentielle (incluse) à l'extrémité de sa partie basse. Pour les transverses de type t2, la méthode utilisée implique l'augmentation du pic global de une unité pour la colonne où est tracée la partie transverse lorsque celle-ci est tracée dans sa zone prioritaire (figure 39) alors que pour les transverses de type t2, il n'y a pas d'augmentation. Lorsque la colonne où est tracée la partie transverse est en dehors de la zone de tracé prioritaire de l'équipotentielle, il y a incrémentation du pic global sur tout l'intervalle qui va de la zone de tracé prioritaire (exclue) à la colonne (inclue voir figure 40).

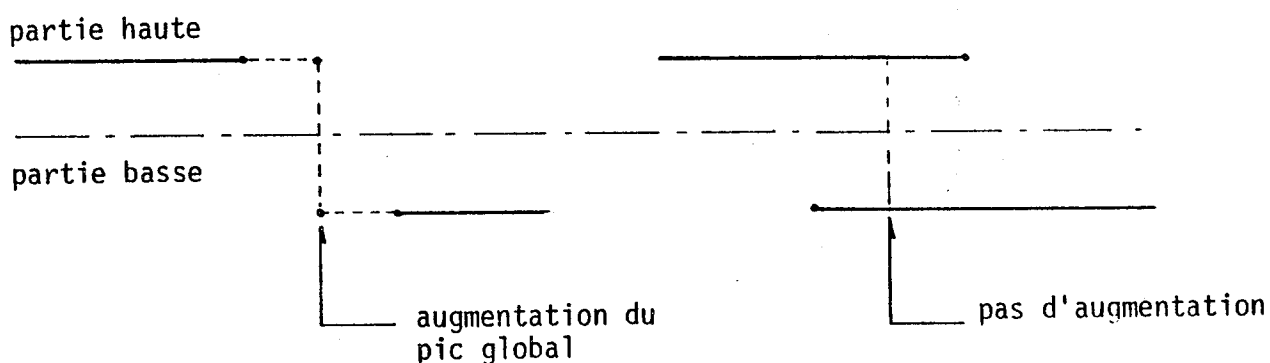


Figure 39

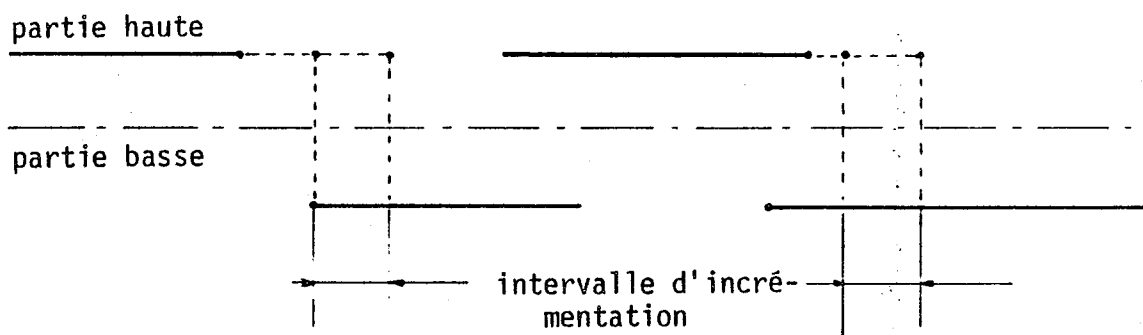


Figure 40

Ces considérations permettent de définir pour chaque transverses une zone de tracé. La zone de tracé est l'intervalle sur lequel il est possible de tracer la partie transverse de l'équipotentielle sans augmenter le pic global maximum (figure 41). Cette zone peut comporter des sites interdits où il n'est pas possible de tracer la partie transverse sans augmenter le pic maximal global, elle est bornée par deux sites utilisables.

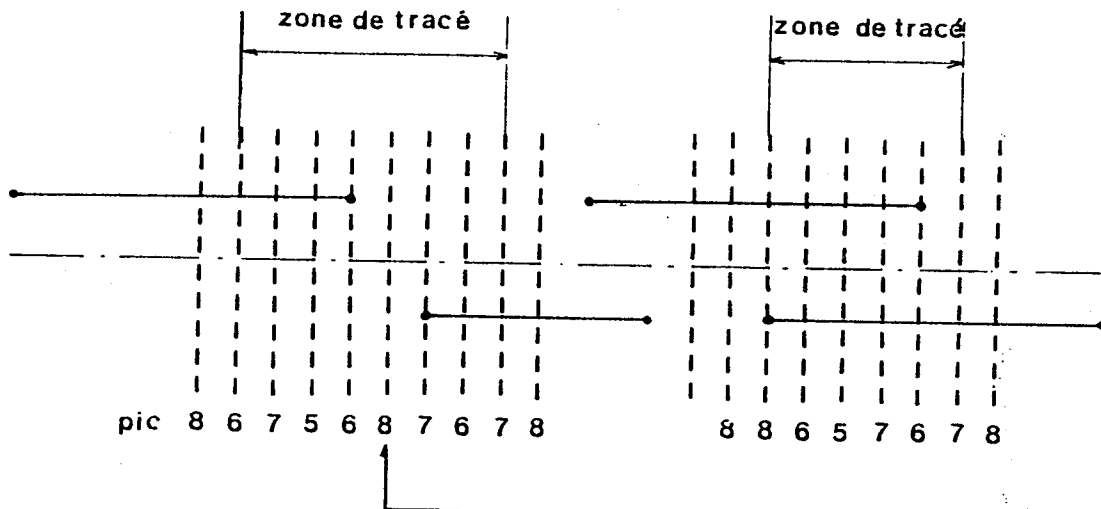


Figure 41

7.2.1.2 - Transverses candidates

Une transverse devient candidate pour l'assignation des colonnes dès que sa zone de tracé est atteinte.

7.2.1.3 - Vecteur coût

Le vecteur coût associé à chacune des transverses traduit l'urgence de son assignation à une colonne. Il comporte trois composantes :

- C_1 : urgence du tracé,
- C_2 : zone du tracé,
- C_3 : nombre de pics incrémentés par le tracé.

La composante C_1 est égale au nombre de sites autorisés restant dans la zone de tracé lorsque celle-ci n'est pas dépassée. Elle est nulle lorsque la colonne explorée atteint le dernier site de la zone de tracé et elle est égale à l'opposé du nombre de sites qui séparent la colonne explorée de la zone de tracé lorsque la zone de tracé est dépassée.

La composante C_2 définit l'urgence par rapport à la zone où se trouve la colonne explorée. Lorsque la colonne se trouve avant la zone de tracé

prioritaire où l'urgence est la plus faible, C_2 vaut 2, lorsqu'elle se trouve dans la zone prioritaire qui est meilleure, C_2 vaut 1, lorsqu'elle a dépassé la zone de tracé prioritaire tout en restant dans la zone de tracé, il est urgent de placer la partie transverse, C_2 vaut 0 et lorsque la zone de tracé est dépassée, il est indispensable de placer la partie transverse rapidement, C_2 vaut -1.

La composante C_3 permet de départager les candidates exaequo, elle est égale à l'inverse du nombre de colonnes où le pic est incrémenté lorsque la transverse est placée dans la colonne explorée.

7.2.2 - Amélioration itérative

L'assignation des transverses aux colonnes modifie le pic global en modifiant les bornes des parties hautes et des parties basses des équipotentielles. Ces modifications peuvent donc être optimisées.

Le problème de l'amélioration de la répartition des parties transverses des équipotentielles est semblable au problème de l'amélioration du placement des opérateurs dans les sites. L'amélioration itérative procède donc de la même manière :

elle procède par échanges par paires des parties transverses placées dans les colonnes (une colonne pouvant être vide). A chaque itération tous les échanges qui améliorent le vecteur coût sont effectués (stratégie 3, chapitre 3).

Le vecteur coût utilisé est le suivant :

- $C_1 = pg_max$;
- $C_2 = 0(pg_max)$;
- $C_3 = \sum_{c \in C} pg(c)$.

7.3 - TRACE DES CONNEXIONS HORIZONTALES

A cette étape, les bornes des connexions horizontales sont toutes fixées. Pour chacune des deux demi-cellules, le problème du tracé est exactement le

même que le problème du tracé des connexions de la cellule à une ligne. Les parties transverses des équipotentielles sont prises comme des entrées/sorties du côté opposé au côté de l'alimentation de la demi-cellule (figure 42) pour déterminer les contraintes horizontales.

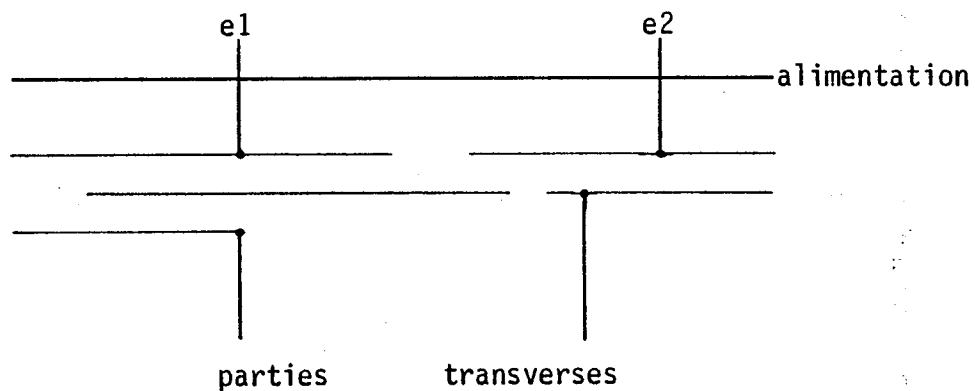


Figure 42

7.4 - COMPACTAGE DES CONNEXIONS

Le compactage des connexions a pour but de diminuer au maximum la longueur des opérateurs en rapprochant au maximum les connexions de la ligne d'alimentation. L'enveloppe de la cellule est alors rapprochée au maximum de la ligne d'alimentation ce qui permet un emboîtement maximum des deux demi-cellules (figure 43).

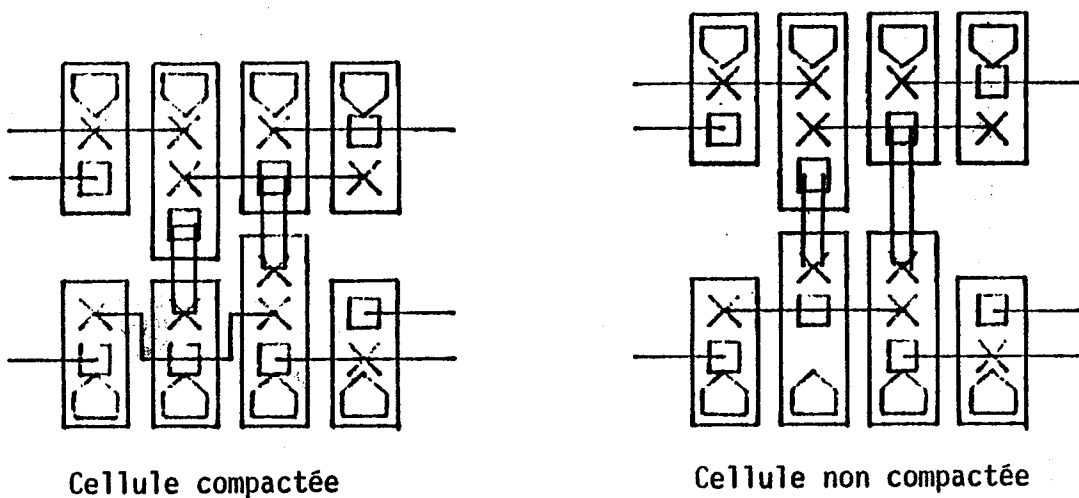


Figure 43

Le compactage des connexions est réalisé à partir d'un tableau de représentation des connexions (bit map) ligne par ligne, de la ligne la plus proche de l'alimentation de la demi-cellule à la ligne la plus éloignée (figure 44). Dans chaque ligne, les connexions sont traitées connexion par connexion de la gauche vers la droite.

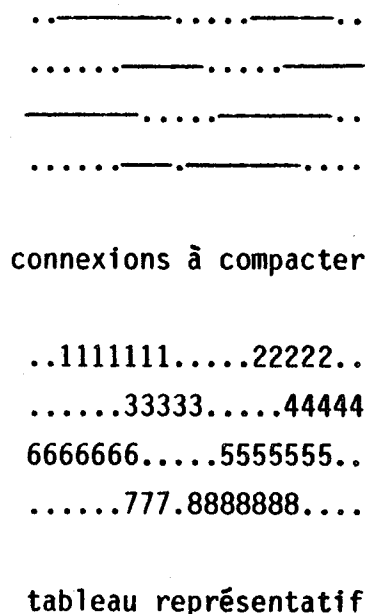


Figure 44

7.4.1 - Traitement d'une connexion

Chaque connexion est traitée de gauche à droite. La procédure recherche le premier cas susceptible d'être poussé d'un pas de grille vers l'alimentation. Dès que la case d' est trouvée, la procédure explore les cases suivantes jusqu'à la première case g' qui n'est plus poussable vers l'alimentation (figure 45.a). Le segment d' f' tel que f' est la case qui précède g' est poussée d'un pas de grille vers l'alimentation (figure 45.b). Le traitement de la connexion est alors lancé récursivement sur le segment d'f' qui vient d'être poussé. Lorsque ce traitement est terminé, la procédure recommence l'exploration de la connexion à partir de g'.

Lorsqu'une extrémité du segment poussé est l'extrémité de la connexion, l'extrémité de la connexion est poussée en même temps (figure 45.c).

```

XXXX.....XXXXX
.XXXXX.....XX88
...88888888888.

```

d fg

a) Recherche du segment à couder.

```

XXXX.....XXXXX
.XXXXX88888XX8.
...8888...88888

```

d fg

b) Coudage, recherche du segment à couder.

```

XXXX..8888XXXXX
.XXXXX8..88XX88
...8888...8888.

```

c) Connexion coudée.

Figure 45

7.5 - EMBOITEMENT DES DEMI CELLULES

Le problème est le suivant :

Etant donné deux frontières irrégulières face à face, comment les emboîter au mieux sans les déformer ni les translater horizontalement.

Sa résolution est assez simple. Les deux frontières des deux demi cellules sont placées de part et d'autre d'une ligne (figure 46) et pour chaque pas de grille on calcule la distance entre les deux frontières. Les deux frontières peuvent être rapprochées de la distance minimum qu'il y a entre elles.

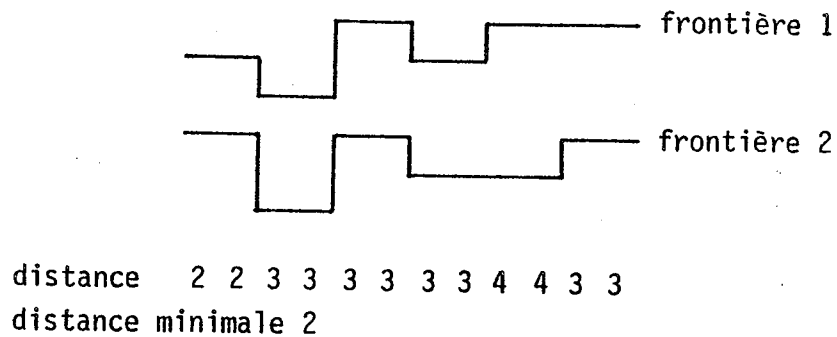


Figure 46

7.6 - ELIMINATION DES COUDES INUTILES

C'est le problème dual du problème du compactage des connexions. L'élimination est faite indépendamment par chacune des deux demi cellules. Elle procède ligne de connexion par ligne de connexion (en prenant les lignes originales avant le cou dage) de la plus éloignée de la ligne d'alimentation à la plus

proche. Le tableau de représentation des connexions comporte les connexions de la deuxième demi cellule qui forment des obstacles au découdage des connexions.

Chaque ligne est découdée connexion par connexion de la gauche vers la droite .

7.6.1 - Découdage d'une connexion

Le découdage est effectué de la gauche vers la droite. Un index d' progresse de gauche à droite et vers l'alimentation (figure 46.a) jusqu'à ce que la connexion s'arrête ou s'éloigne de l'alimentation. Si le dernier segment horizontal parcouru peut être éloigné d'un pas de grille de l'alimentation, il l'est (figure 46.b), ce qui le remonte d'un pas de grille, sinon, l'index est éloigné au maximum de la ligne d'alimentation sur sa colonne d'arrêt. L'index reprend alors sa progression de gauche à droite et vers l'alimentation jusqu'à être à nouveau arrêté dans sa progression. La figure 47 montre le dépliage de l'équipotentielle numéro 8.


```

XXXX..8888XXXXX
.XXXXX8..88XX88
...8888.008888.
00..00..00000..
.00000000...00.
    |
    d
  
```

a) Premier obstacle, le segment est dépliable.

```

XXXX.....XXXXX
.XXXXX88888XX88
...8888.008888.
00..00..00000..
.00000000...00.
    |
    d
  
```

b) Obstacle, le segment n'est pas dépliable,
d est remonté et continue sa progression.

```

XXXX.....XXXXX
.XXXXX88888XX88
...8888.008888.
00..00..00000..
.00000000...00.
    |
    d
  
```

c) Connexion dépliée.

Figure 47

8 - CONCLUSION

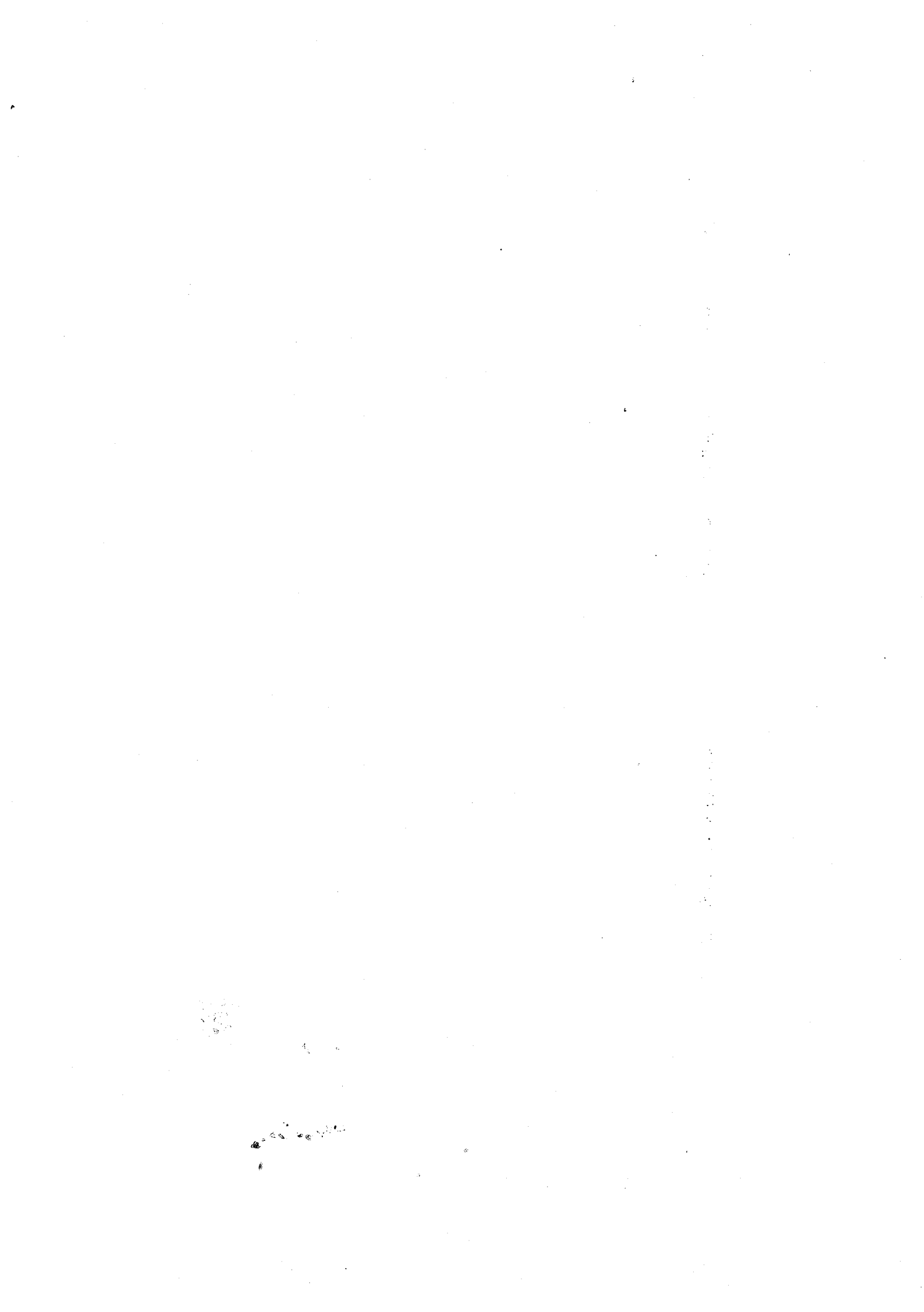
Les méthodes de placement et d'interconnexion décrites dans cette partie permettent d'implanter les cellules de logique en bande en respectant l'ordre des entrées/sorties latérales. Plus les contraintes sur les entrées/sorties latérales sont fortes et plus la probabilité d'avoir à rajouter des lignes d'interconnexion est grande.

L'existence de plusieurs méthodes de placement constructif est rendue indispensable par le type d'amélioration utilisée qui renforce les caractéristiques du placement initial (ie les agrégations d'opérateurs ont tendance à se renforcer) et conduit ainsi à des minima locaux. On est cependant assuré, en jouant sur les placements initiaux et sur les stratégies d'amélioration, d'arriver à un bon placement.

L'adaptation du noyau algorithmique décrit dans cette partie à des cas concrets comportant des contraintes supplémentaires est fait à l'aide de prétraitement du circuit et de post traitements. Par exemple, le passage à l'implantation automatique du MDMOS nécessite la modification de l'algorithme de routage qui doit rajouter un type de coudage supplémentaire pour respecter la distance minimale entre les sorties et les alimentations tout en essayant d'utiliser au maximum les premières lignes d'interconnexion. Les connexions sont tracées sur une seule couche.

La partie D démontre la validité des méthodes de placement sur une technique d'implantation extrêmement contraignante, la STL. La méthode d'interconnexion a dû être revue de fond en comble principalement à cause d'une contrainte extrêmement forte : la longueur du corps des opérateurs est limitée à cinq pas de grille.

C - IMPLANTATION DES CELLULES DANS UN BLOC



1 -INTRODUCTION

L'insertion des cellules dans les blocs de cellules en logique en bande pose un certain nombre de problèmes d'aboutement. Les blocs de cellules sont constitués de bandes de cellules parallèles (figure 1), chaque bande étant séparée de ses voisines par des lignes d'alimentation et éventuellement par un canal d'interconnexions.

Il existe deux types d'organisation des cellules dans les bandes :

- les bandes à cellules orthogonales (chapitre II),
- les bandes à cellules parallèles (chapitre III).

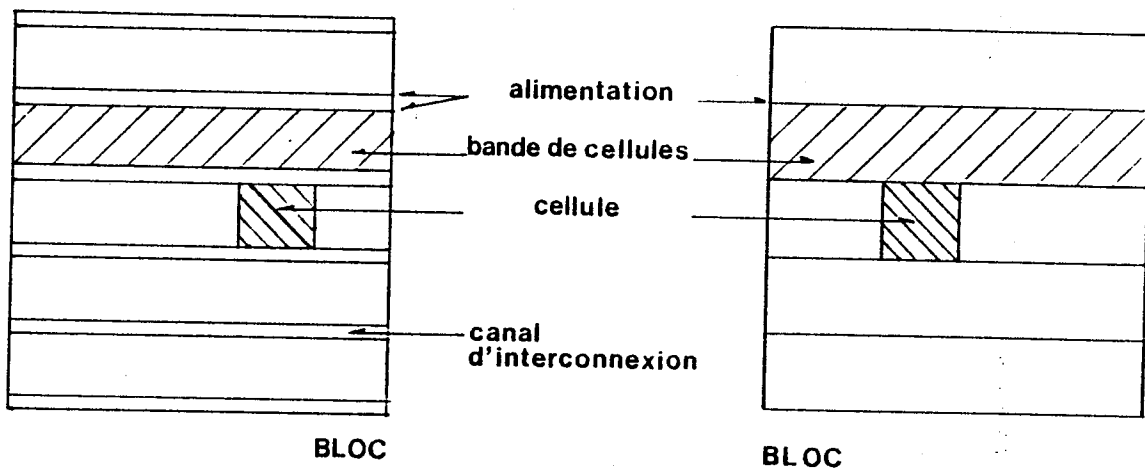


Figure 1

2 - BANDES A CELLULES ORTHOGONALES

Dans ce type de bande, les alimentations des cellules sont orthogonales à la bande (figure 2).

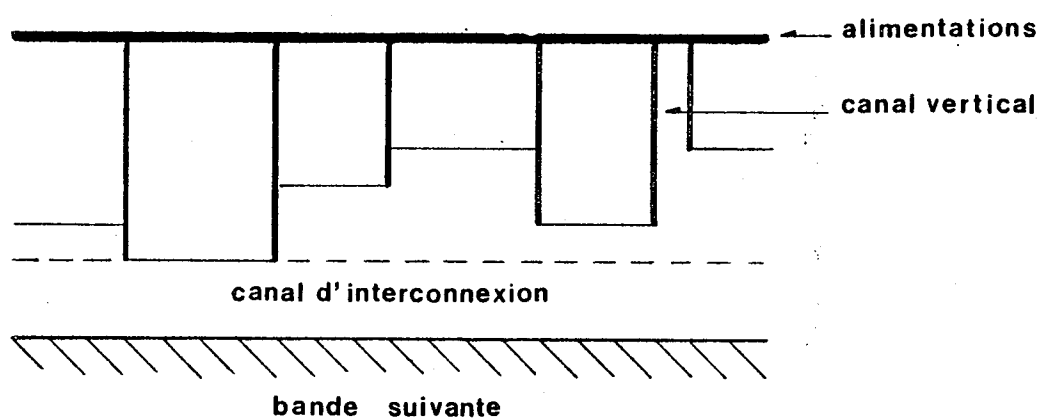


Figure 2

Les bandes sont séparées par des canaux d'interconnexion servant à la fois à relier les cellules d'une même bande et les cellules des bandes voisines. Les bandes de cellules sont quelquefois coupées par des canaux d'interconnexion verticaux.

Ce type d'architecture présente un certain nombre d'avantages :

- l'interconnexion des cellules est aisée. Les entrées/sorties latérales des cellules sont interconnectées à l'intérieur des canaux. Dans le cas d'une interconnexion sur deux couches métalliques, leur ordre n'est pas imposé lors de l'implantation. Les entrées/sorties disposées le long de l'alimentation de la cellule ont en général leur position fixée, ce qui est aisé à respecter (partie B).

- les cellules peuvent être implantées indépendamment les unes des autres, sauf en ce qui concerne les entrées/sorties disposées le long de l'alimentation des cellules, qui elles doivent être positionnées en fonction des cellules voisines. Ce problème peut être éliminé en n'autorisant que les entrées/sorties latérales et en créant des macro-cellules de plusieurs cellules côte à côte lorsque les communications d'une cellule à sa voisine en

traversant l'alimentation sont indispensables.

- ce type d'architecture convient bien à l'utilisation de cellules et de macro-cellules standard, ce qui permet d'utiliser des cellules dont les paramètres sont bien connus et dont l'implantation est optimale.

Ces avantages de facilité d'interconnexion des cellules se payent par une perte de place non négligeable. Premièrement au niveau de la bande de cellules, la plus longue cellule donnant la largeur de la bande, la place entre l'extrémité inférieure de la cellule et le canal d'interconnexion (figure 2) est généralement perdue. Deuxièmement, l'encombrement est augmenté par la surface des canaux entre les bandes.

En conclusion, cette approche est bien adaptée à une conception à base de cellules de bibliothèque, hyper-optimisées et dont tous les paramètres jusqu'au niveau électrique sont bien connus.

3 - BANDES A CELLULES PARALLELES

Dans ce type de bande, les alimentations des cellules sont parallèles à la bande (figure 3). Les cellules sont aboutées par leurs entrées/sorties latérales et les communications de bande à bande sont faites en traversant les alimentations. Les bandes de cellules ne sont généralement pas séparées par des canaux d'interconnexion. Les connexions sont tracées à l'intérieur de la bande qui forme une super cellule longue et étroite.

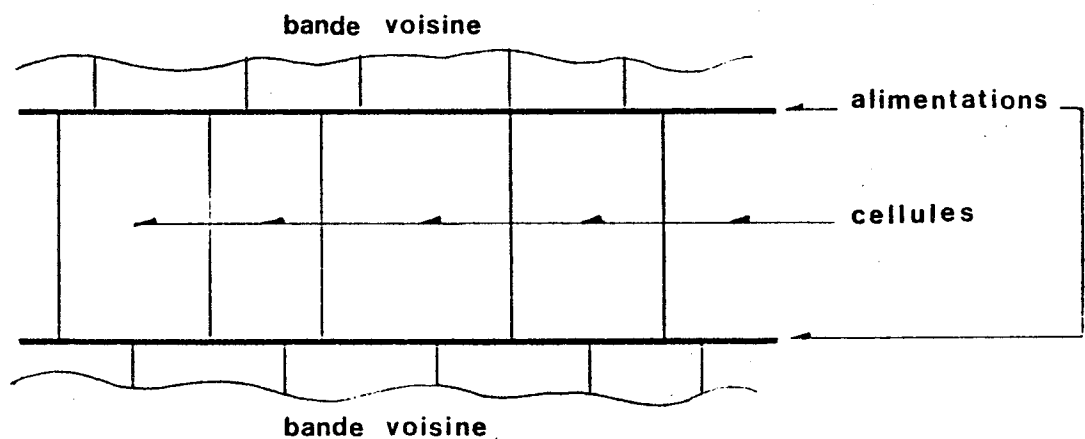


Figure 3

Ce type d'implantation présente l'avantage d'être plus compact que lorsque les cellules sont orthogonales à l'alimentation. Il n'y a ni place perdue entre les canaux et les extrémités des cellules, ni place perdue en interconnexion à l'extérieur des cellules.

C'est la cellule la plus large qui fixe la largeur de la bande, les alimentations des autres cellules étant alignées sur la sienne. Les cellules doivent être aboutées par leurs entrées/sorties latérales et les bandes doivent être aboutées par les entrées/sorties des cellules situées le long des lignes d'alimentation. Ce type d'architecture est donc incompatible avec l'utilisation de cellules standards. Les cellules doivent être implantées à la fois en fonction des cellules voisines dans la bande et en fonction des bandes voisines. Les outils d'implantation de la cellule isolée définis dans

la partie B ne sont pas utilisables tels quels à cause des difficultés rencontrées pour respecter l'ordre et à plus forte raison la position des entrées/sorties latérales. De plus, il est en général impossible de prédire à l'avance quelle sera la cellule la plus large, ce qui oblige à traiter toutes les cellules pouvant être la plus grosse cellule avant de commencer réellement l'implantation (ce qui oblige à implanter deux fois certaines cellules).

Cependant, lorsqu'une cellule est placée de façon à occuper le moins de place possible, rien n'empêche lors du routage d'utiliser plus de lignes que le nombre minimum nécessaire. De plus, nous avons vu que la bande forme une supercellule longue et étroite; cette propriété peut être utilisée pour tracer les connexions de toute la bande en même temps, ce qui élimine tous les problèmes d'aboutement entre cellules voisines de la même bande. Le respect de la position des entrées/sorties disposées le long de la ligne d'alimentation n'étant pas problématique lors de l'implantation automatique des cellules, l'aboutement des bandes de cellules peut tout aussi facilement être résolu.

3.1 - PLACEMENT AUTOMATIQUE DES BANDES DE CELLULES

Tout comme pour la cellule, le placement automatique de la bande de cellules est divisé en deux phases :

- placement constructif,
- amélioration itérative.

Le placement respecte la division en cellules de la bande, c'est-à-dire qu'aucun opérateur d'une cellule n'est placé dans une autre cellule. De plus, le placement d'une cellule influence le placement des cellules voisines, ne serait-ce qu'au niveau de la partition des opérateurs lorsque la cellule comporte deux lignes.

Le placement constructif est effectué cellule par cellule de la gauche vers la droite ou de la droite vers la gauche de façon à propager les contraintes dues aux cellules déjà placées.

Lors de l'amélioration itérative, l'amélioration du placement d'une cellule peut permettre à une cellule voisine d'améliorer à son tour son placement.

C'est pourquoi, l'amélioration itérative n'est pas lancée de façon complète sur chacune des cellules les unes après les autres ; chaque phase d'amélioration (amélioration du placement des entrées/sorties suivie de l'amélioration du placement opérateur) est lancée successivement sur chacune des cellules avant de lancer la phase suivante. L'amélioration n'est terminée que lorsqu'aucune cellule n'est plus améliorée.

3.2 - INFLUENCE DES AUTRES CELLULES SUR LE PLACEMENT

Lors du placement bande par bande, les points de contacts des équipotentiels situés hors de la cellule jouent le même rôle que les entrées/sorties lors de l'implantation des cellules isolées.

Lors du placement constructif des cellules à deux lignes, la bande subit une répartition des opérateurs en opérateurs de la ligne du haut et en opérateurs de la ligne du bas. Les équipotentiels reliés à des opérateurs des bandes situés au dessus de la bande en cours de placement attirent les opérateurs vers la ligne du haut. Les équipotentiels reliés à des opérateurs des bandes situés en dessous de la bande en cours de placement attirent les opérateurs vers la ligne du bas. Les équipotentiels reliés à la fois à des opérateurs des bandes situés au dessous et à des opérateurs des bandes situés au dessus de la bande en cours de placement n'attirent les opérateurs ni vers le haut ni vers le bas.

Les opérateurs attirés vers le haut subissent une répartition vers le haut de la cellule, les opérateurs attirés vers le bas subissent une répartition vers le bas de la cellule. Les opérateurs attirés à la fois vers le haut et vers le bas et les opérateurs qui ne sont pas attirés sont considérés comme au centre de la cellule.

Cette répartition améliore les résultats de la partition de la cellule lors du placement constructif.

Les équipotentiels de la cellule en cours de placement sont découpés en 5 morceaux suivant les positions de leurs points de contact (figure 4) :

- la partie principale qui relie les opérateurs de la cellule,
- la partie haute qui relie les opérateurs de la bande située au dessus de la cellule,

- la partie basse qui relie les opérateurs de la bande située en dessous de la cellule,
- la partie gauche qui relie les opérateurs situés dans les cellules à gauche de la cellule,
- la partie droite qui relie les opérateurs situés dans les cellules à droite de la cellule.

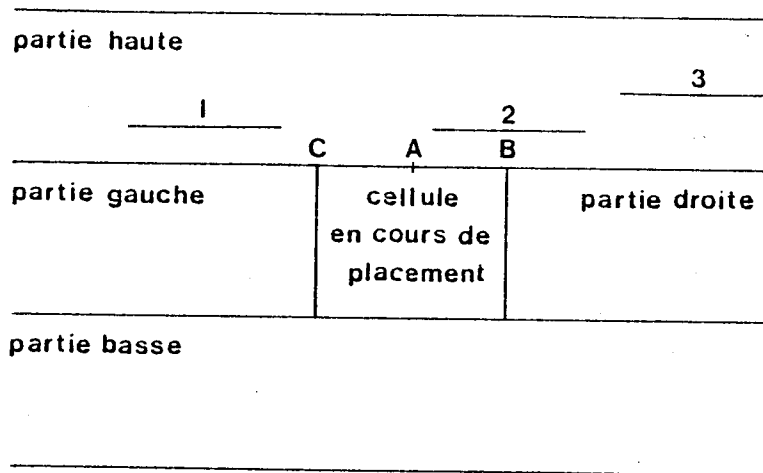


Figure 4

Les parties hautes, basses, gauches et droites des équipotentiels peuvent être vides.

Lorsqu'une équipotentielle comporte d'autres parties que la partie principale, celles-ci sont considérées comme des entrées/sorties lors du placement de la cellule.

La partie haute de l'équipotentielle est considérée comme une entrée/sortie située en haut de la cellule, la partie basse comme une entrée/sortie située en bas, la partie gauche comme une entrée/sortie situées à gauche et la partie droite comme une entrée/sortie située à droite.

Les parties gauches et droites des équipotentiels sont considérées comme hautes lorsqu'elles ne sont reliées qu'à des opérateurs de la ligne du haut de la cellule et à des opérateurs non partitionnés, elles sont considérées comme basses lorsqu'elles ne sont reliées qu'à des opérateurs non partitionnés et elles ne sont ni hautes ni basses dans les autres cas.

Les parties hautes et les parties basses sont considérées comme des entrées/sorties hautes et basses devant être implantées sur l'intervalle de projection de la partie (figure 4). Lorsque cet intervalle chevauche la cellule (par exemple la partie haute numéro 2), l'intervalle d'implantation et l'intervalle de chevauchement avec la cellule (l'intervalle ab pour la partie haute numéro 2). Lorsque cet intervalle ne chevauche pas la cellule, l'intervalle d'implantation est le coin le plus proche de la partie (c pour la partie haute numéro 1).

Une fois ces équivalences avec les entrées/sorties déterminées, le placement constructif de la cellule est exactement semblable au placement constructif d'une cellule isolée.

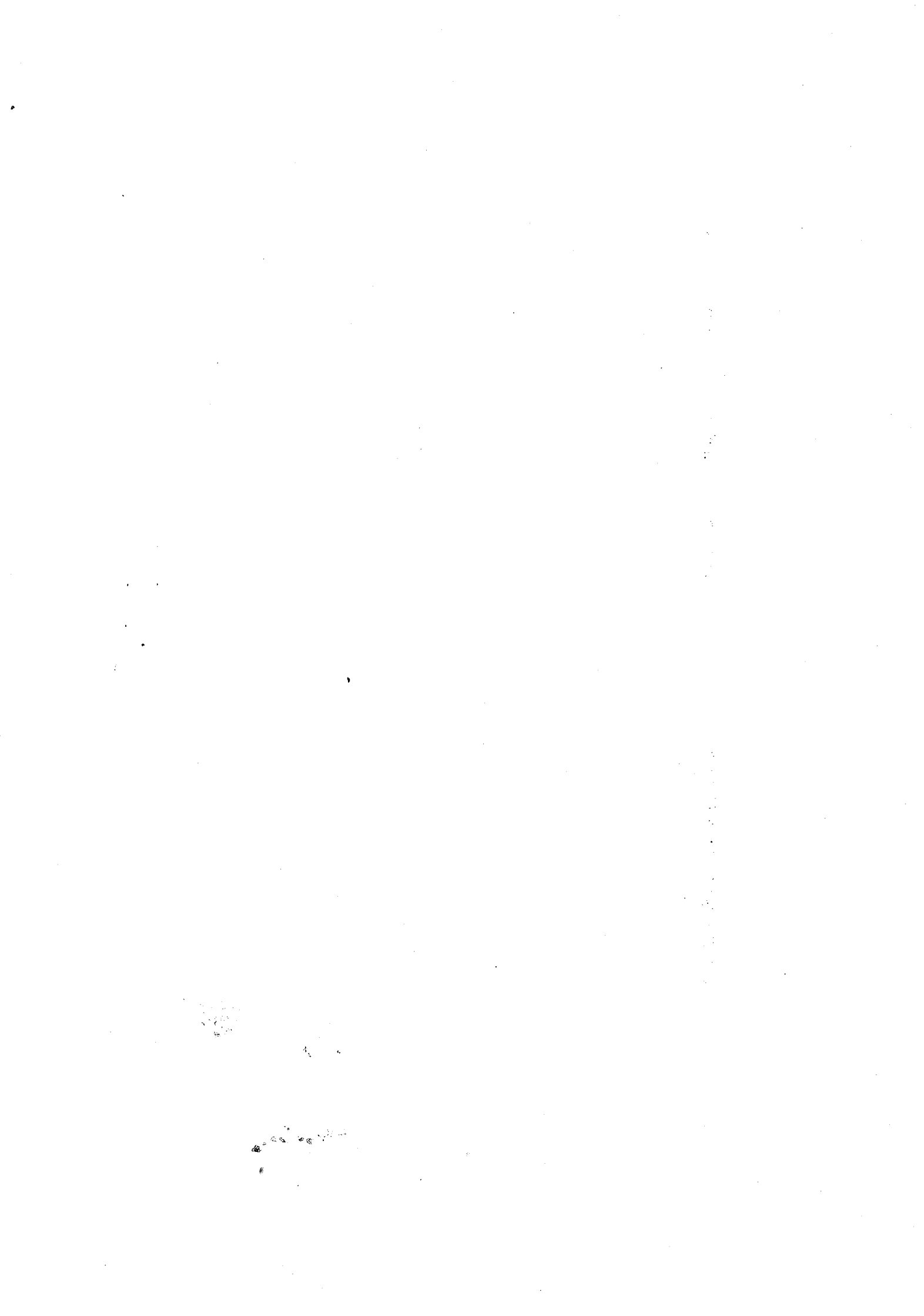
Lors de l'amélioration itérative, la fonction de pic est calculée pour toute la bande. Seules les parties hautes et basses des équipotentielles sont considérées comme équivalentes à des entrées/sorties.

3.3 - TRACE DES CONNEXIONS

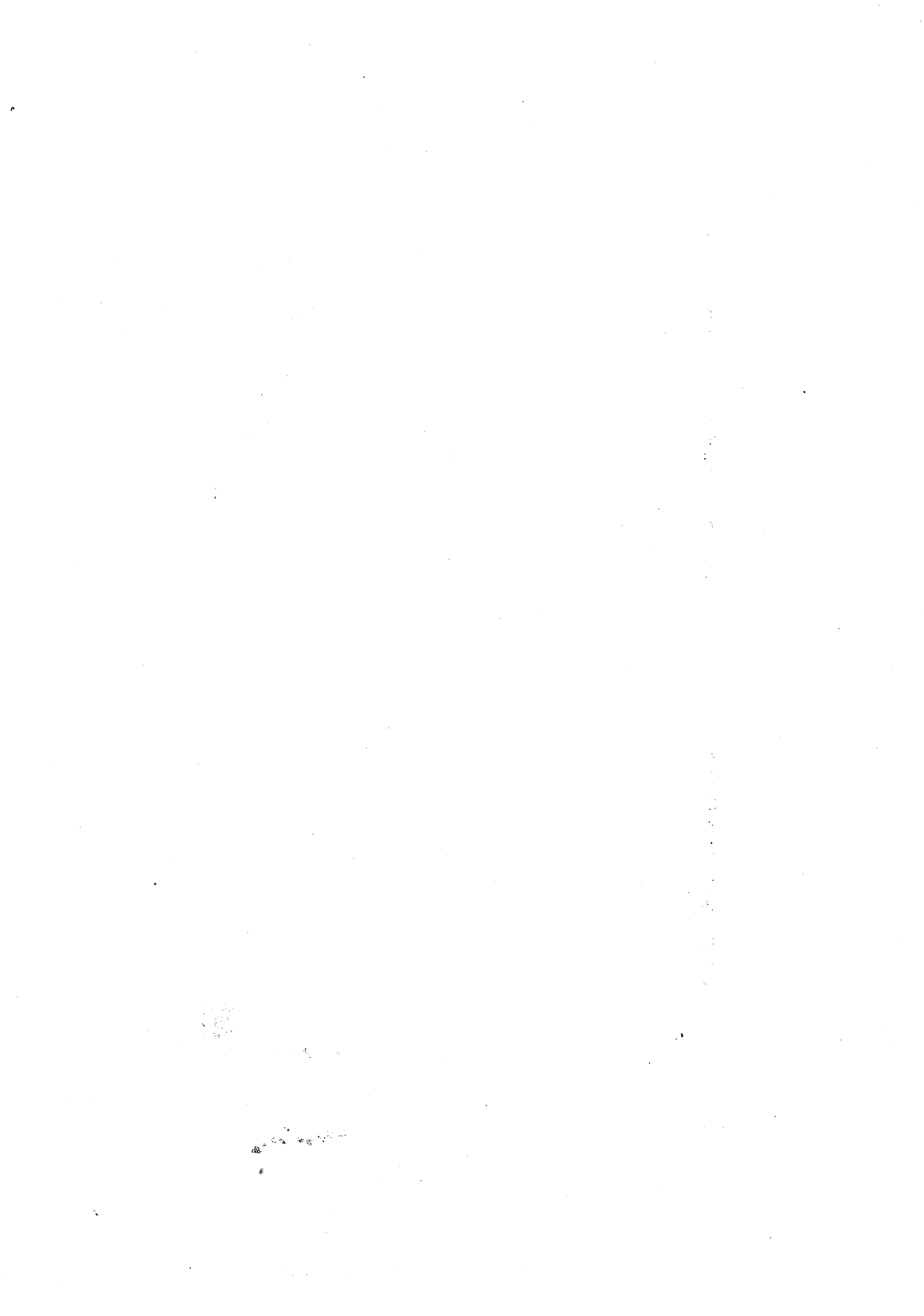
Après le placement des opérateurs, une bande est exactement semblable à une cellule, seul le nombre d'opérateurs change. Le tracé des connexions est exactement le même que le tracé des connexions d'une cellule isolée.

4 - CONCLUSION

Les méthodes d'implantation des cellules isolées en logique en bande s'appliquent aisément à l'implantation des blocs. Seul l'enchaînement des étapes de l'implantation change alors.



D - OASIS II : IMPLANTATION AUTOMATIQUE DE CELLULES STL



1 - INTRODUCTION

C'est l'étude des problèmes particuliers posés par l'implantation automatisée des cellules STL qui a permis de dégager les propriétés générales des logiques en bande et de déterminer les noyaux algorithmiques des méthodes d'implantation. Les contraintes très fortes dues à la technologie ont nécessité une amélioration considérable des méthodes de placement développées pour OASIS [SER 82] et ont abouti au développement d'un algorithme de tracé différent de celui de la partie B et basé sur l'utilisation d'un "greedy channel router" [RIV 83].

2 - LA CELLULE STL

La cellule STL comporte deux types d'opérateurs, l'opérateur complet (figure 1.a) que nous appellerons opérateur et les diodes de sortie d'un opérateur déportées du site de l'opérateur que nous nous appellerons diode déportée (figure 1.b). Les diodes déportées sont utilisées pour diminuer le nombre de connexion nécessaires entre deux cellules :

Si un opérateur renvoie toutes ses sorties vers une ou plusieurs cellules, ses sites de sortie sont implantés sous forme de diodes déportées dans les cellules réceptrices de la valeur. L'opérateur est relié aux diodes déportées par l'intermédiaire de collecteurs (figure 1.b).

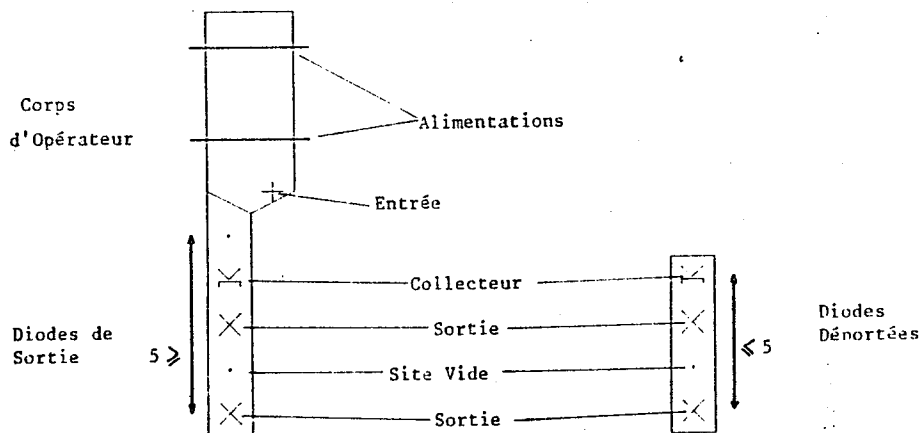


Figure 1

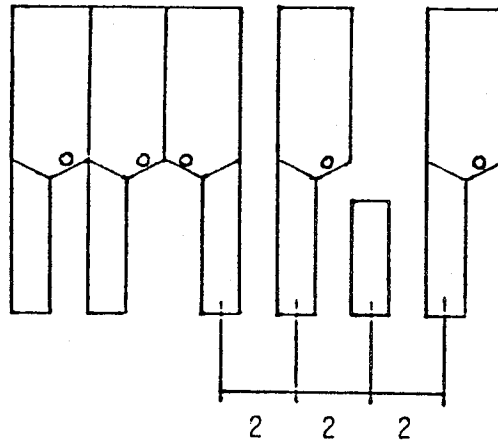
La contrainte la plus forte à prendre en compte lors de l'implantation automatique des cellules STL vient de la limitation à 5 pas de grille de la longueur des parties en diode des opérateurs. Les entrées sont beaucoup moins contraignantes car elles peuvent être écartées par du silicium polycristalin jusqu'à 10 pas de grille du site d'entrée du corps de l'opérateur.

Une dernière particularité, transparente lors de l'implantation automatique, est que la réunion des collecteurs de plusieurs opérateurs réalise la fonction "ou" des entrées des opérateurs.

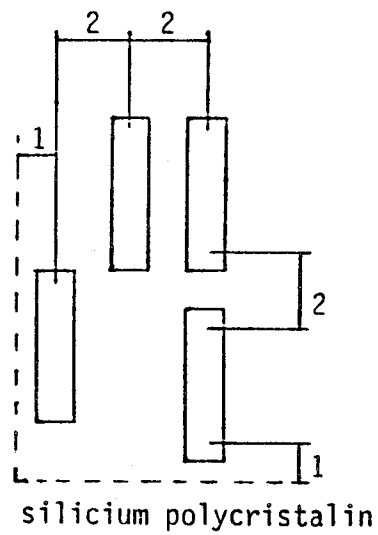
Les opérateurs ne sont pas symétriques par rapport à leur axe vertical et les gardes minimales à respecter varient suivant leur symétrie. La figure 2 donne les principales gardes à respecter entre les opérateurs et les diodes.

Les cellules STL sont implantées en bandes de cellules orthogonales (chapitre C.2). Leur interconnexion est réalisée sur 2 couches d'aluminium plus éventuellement une couche de silicium polycristalin.

La garde minimale entre deux connexions en second aluminium est de 1,5 pas de grille.



Gardes minimales entre les opérateurs



Gardes minimales entre les diodes qu'elles soient déportées ou rattachées à un opérateur

Figure 2

2.1 - ORGANISATION GENERALE DE LA CELLULE

La figure 3 donne l'organisation générale des cellules. L'existence de diodes déportées entraîne l'existence d'une ligne centrale qui leur est exclusivement réservée. Cette ligne centrale n'est pas constituée de diodes alignées dans un rectangle étroit mais d'une ligne brisée de diodes qui se rapprochent au maximum des opérateurs auxquelles elles sont reliées. De plus, les diodes de la ligne centrale peuvent aussi bien être orientées horizontalement que verticalement et être à plusieurs dans un même site.

Les diodes reliées aux entrées/sorties latérales peuvent être placées dans deux bandes de diodes latérales lorsqu'elles ne comportent qu'un seul site de sortie. Elles sont alors ordonnées suivant l'ordre des entrées/sorties auxquelles elles sont reliées.

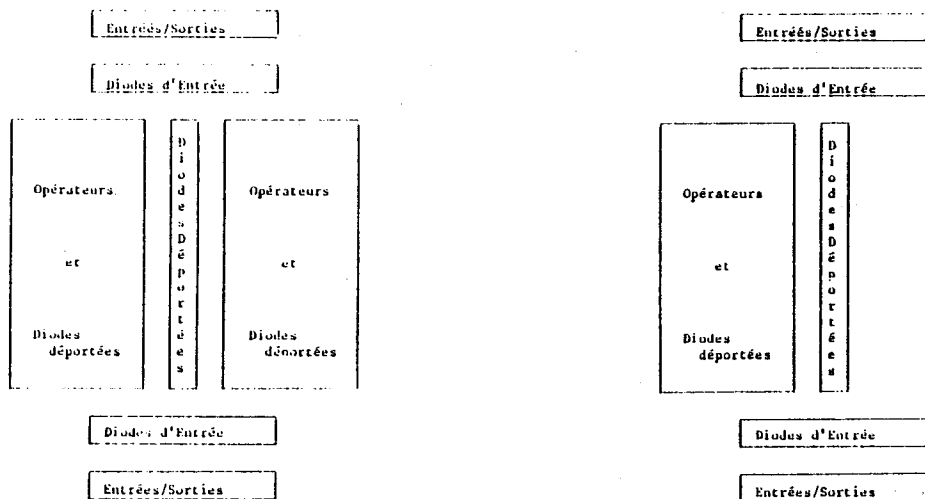


figure 3

Les bandes spécialement réservées aux diodes peuvent être vides. Les bandes principales, alignées le long des alimentations, sont remplies avec des opérateurs et avec des diodes.

La figure 4 montre un exemple typique de cellules à deux lignes interconnectée sur une seule couche d'aluminium.

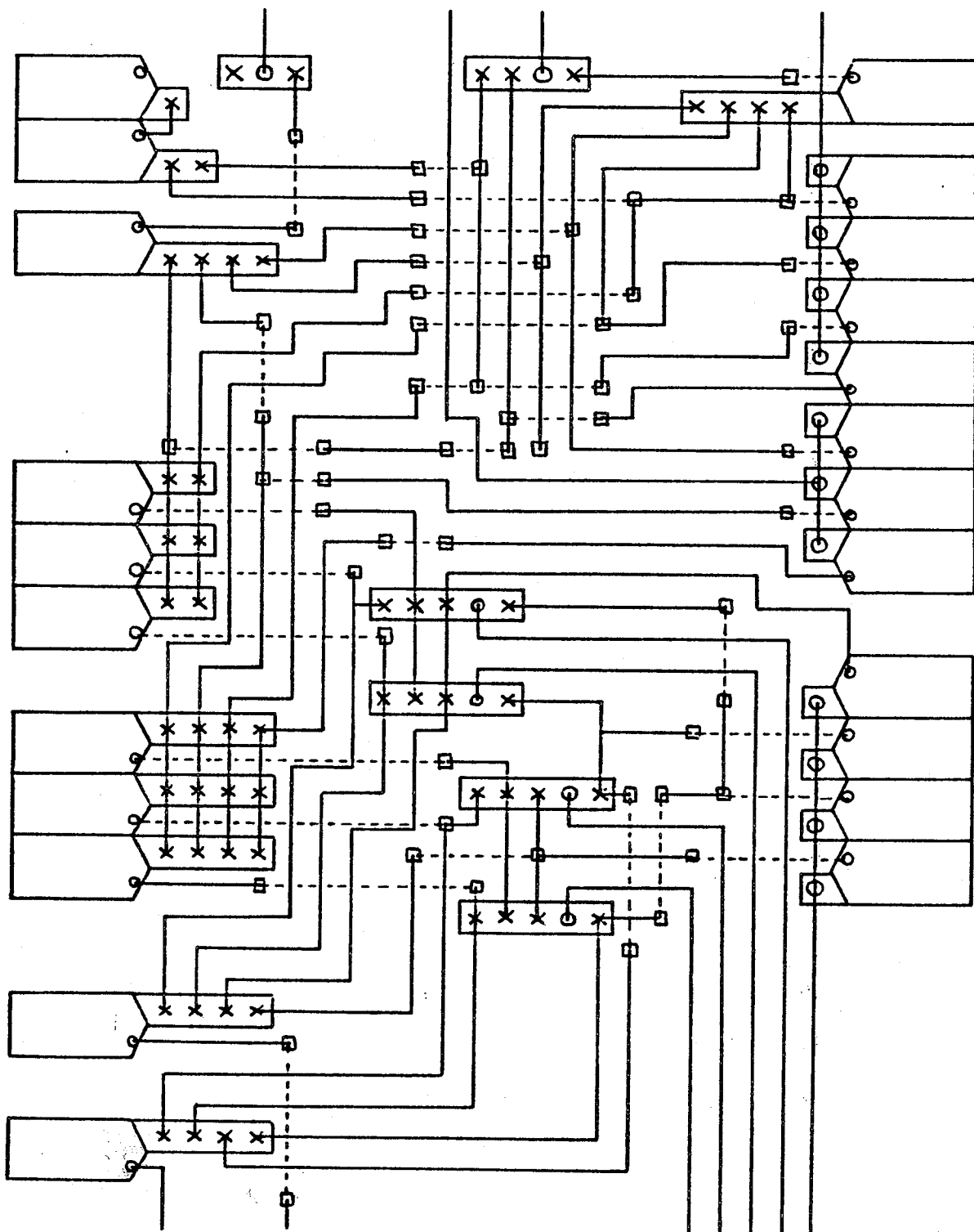


figure 4

3 - PLACEMENT AUTOMATIQUE

A première vue, les cellules STL ont assez peu de choses à voir avec la logique en bande. Il a été fait un certain nombre d'hypothèses simplificatrices pour se rapprocher du modèle de la logique en bande avant d'entreprendre le routage.

3.1 - SIMPLIFICATION DU PROBLEME

3.1.1 - Bandes latérales

Les lignes latérales ne sont pas traitables de la même manière que les cellules en logique en bande. Leur placement est effectué en deux phases. Une phase en prétraitement de la cellule où toutes les diodes à une seule sortie reliées à une entrée latérale sont attirées dans la bande latérale correspondante. Les diodes sont alors supposées être disposées en face de l'entrée à laquelle elles sont reliées. Une phase en posttraitement du placement, en même temps que le tracé des connexions où elles prennent leur place définitive.

3.1.2 - Corps de la cellule

Les lignes principales ne contiennent qu'un seul élément (opérateur ou diode déportée) par site, tout comme la ligne centrale qui ne peut contenir qu'une seule diode déportée par site. Cette hypothèse ne respecte pas la possibilité d'avoir plus d'une diode en face d'un opérateur, mais elle rend la structure de la cellule suffisamment régulière pour utiliser les méthodes de la partie B. La bande est alors constituée suivant les cas de une, deux ou trois lignes avec correspondance entre les sites de même rang (figure 5).

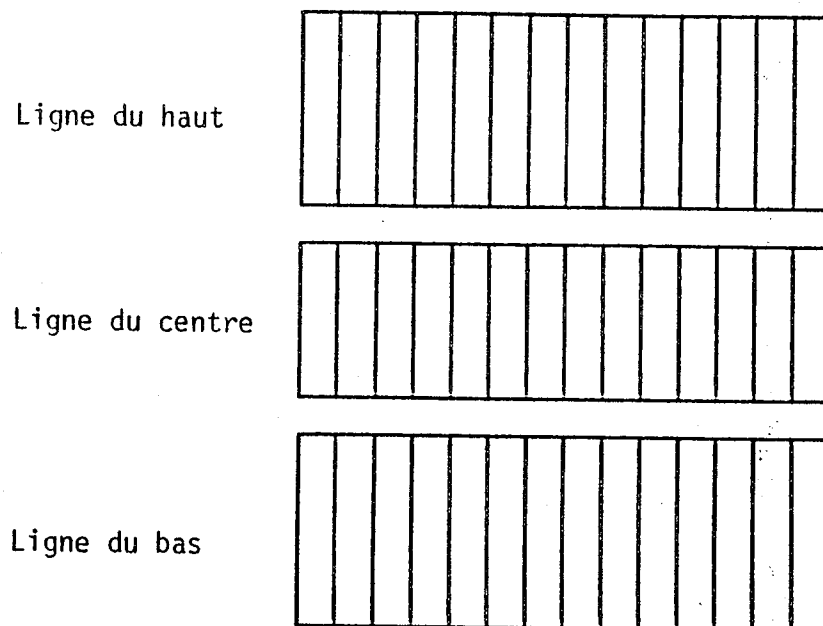


Figure 5

3.2 - PLACEMENT CONSTRUCTIF

Les simplifications apportées au problème permettent dans le cas du corps de la cellule de récupérer toutes les caractéristiques de la logique en bande qui manquaient :

- alignement des opérateurs,
- encombrement équivalent de tous les opérateurs.

Ces caractéristiques sont cependant associées à une restriction en ce qui concerne la ligne centrale, seules les diodes déportées peuvent y être implantées.

3.2.1 - Organisation générale

Le placement constructif est divisé en trois phases :

- Attirance des diodes d'entrée dans les bandes latérales.
- Partition des éléments restant entre les trois bandes du corps de la cellule.

- Placement des éléments dans les bandes.

3.2.2 - Bandes latérales

Toutes les diodes à une seule sortie reliées à une entrée latérale de la cellule sont attirées dans la bande latérale correspondante. Du point de vue du corps de la cellule, elles sont alors confondues avec l'entrée à laquelle elles sont reliées.

3.2.3 - Partition du corps de la cellule

Cette partition est effectuée en deux étapes, partition de la première bande principale avec le restant de la cellule (bande centrale plus seconde bande latérale) et partition de la bande centrale avec la seconde bande principale. Lorsque la cellule ne comprend pas de seconde bande principale, la partition est terminée après la première étape.

La partition cherche à équilibrer le nombre d'éléments dans chacune des bandes. Lorsque le nombre de diodes déportées est suffisant, les nombres d'éléments dans chacune des bandes sont égaux à une unité près et lorsque le nombre de diodes déportées est insuffisant, toutes les diodes déportées sont placées au centre et les opérateurs sont répartis dans les bandes principales.

Dans la version actuelle du logiciel, l'algorithme de partition est différent de l'algorithme décrit dans la partie B (chapitre B.5.2.1). Au début de la partition de la première bande latérale, celle-ci ne contient que ses entrées/sorties pendant que le deuxième ensemble contient tous les autres éléments. A chaque pas du placement, l'élément (diode déportée ou opérateur) qui minimise le plus le nombre d'équipotentiels entre la première bande et les autres bandes y est placé, jusqu'à ce que le nombre maximal de diodes ou le nombre d'élément requis soit atteint. Si la bande n'est pas complète, c'est un opérateur qui est alors attiré à chaque pas.

Lorsqu'il y a une deuxième bande principale, la bande centrale est partitionnée de la deuxième bande principale en attirant des diodes déportées par la même méthode.

3.2.4 - Placement des éléments dans les sites

Les sites vides sont répartis régulièrement sur toute la cellule. Le placement constructif est effectué en parallèle sur les trois colonnes par agrégation des éléments (chapitre B.5.2.2 et chapitre B.2.4).

3.3 - AMELIORATION ITERATIVE

L'amélioration itérative procède par échanges par paires suivant la stratégie 3 : "acceptation de tous les échanges qui améliorent le placement" (chapitre B.6.3.2.3). Il existe trois types d'échanges :

- échanges à l'intérieur d'une bande,
- échanges entre les deux bandes principales,
- échanges entre la bande centrale et une bande principale.

Dans le cas des échanges entre la bande centrale et les bandes principales, seuls les diodes et les sites vides sont transférés de la bande principale à la bande centrale.

Le vecteur de coût minimisé comporte les composantes suivantes :

- C_1 : somme des longueurs horizontales de connexions
- C_2 : nombre d'équipotentiels entre les deux bandes principales,
- C_3 : pic global de la cellule
- C_4 : nombre d'occurrences du pic global,
- C_5 : nombre d'équipotentiels entre la bande centrale et les deux bandes latérales.

4 - TRACE DES CONNEXIONS

Le tracé des connexions est encore en cours de développement. La limitation de la longueur des opérateurs à 5 pas de grille et de la longueur des diodes déportées ne permet pas d'utiliser le traceur développé dans la partie B.

Le traceur utilisé est à base d'un "greedy channel router", c'est-à-dire d'un traceur de canaux qui découpe les équipotentiels en troncs au fur et à mesure que c'est nécessaire.

Les lignes d'interconnexion sont traitées alternativement en haut et en bas du "canal" (figure 6). Le but principal du remplissage des lignes n'est plus de diminuer le pic maximum mais de placer le maximum de points de contact en respectant les gardes entre les éléments. Les lignes sont remplies tronc par tronc en maximisant le vecteur coût suivant :

- C_1 : pas de via (ie connexion vers un autre tronc) à ajouter
- C_2 : nombre de points de contacts placés en traçant le tronc
- C_3 : critères technologiques (nombre de collecteurs d'opérateurs, longueur du tronc...).

Les troncs candidats à être tracés sont constitués par les ensembles de points de contact consécutifs d'une même équipotentielle qui peuvent être tracés.

Après le tracé de chaque tronc, l'ensemble des parties des autres troncs qui recouvrent le tronc qui vient d'être tracé sont éliminés et le vecteur coût est mis à jour.

Le tracé de la ligne est terminé dès qu'il n'y a plus de troncs candidats.

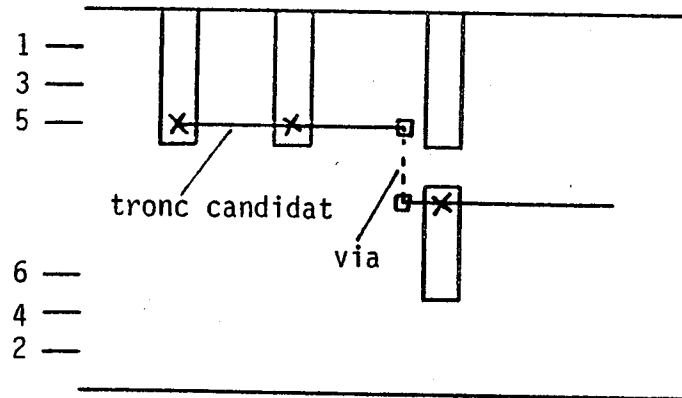


Figure 6

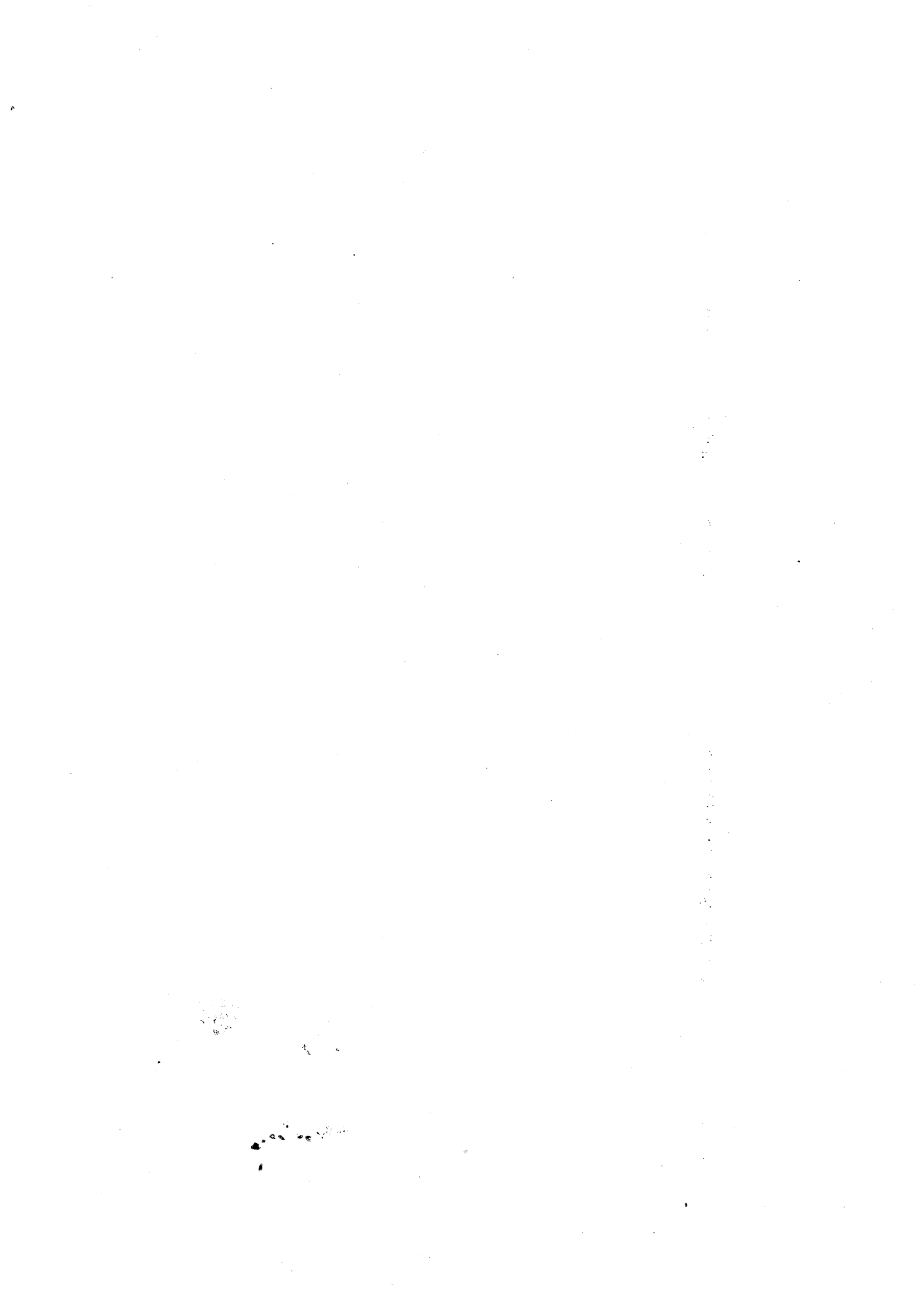
Ce n'est qu'après avoir rempli la dernière ligne qu'on peut fixer les positions exactes de l'ensemble des lignes pour n'utiliser que le nombre minimum de lignes.

Les via déterminés par le traceur peuvent alors se chevaucher. Cette phase est donc suivie d'une seconde phase d'optimisation des via qui supprime les chevauchements.

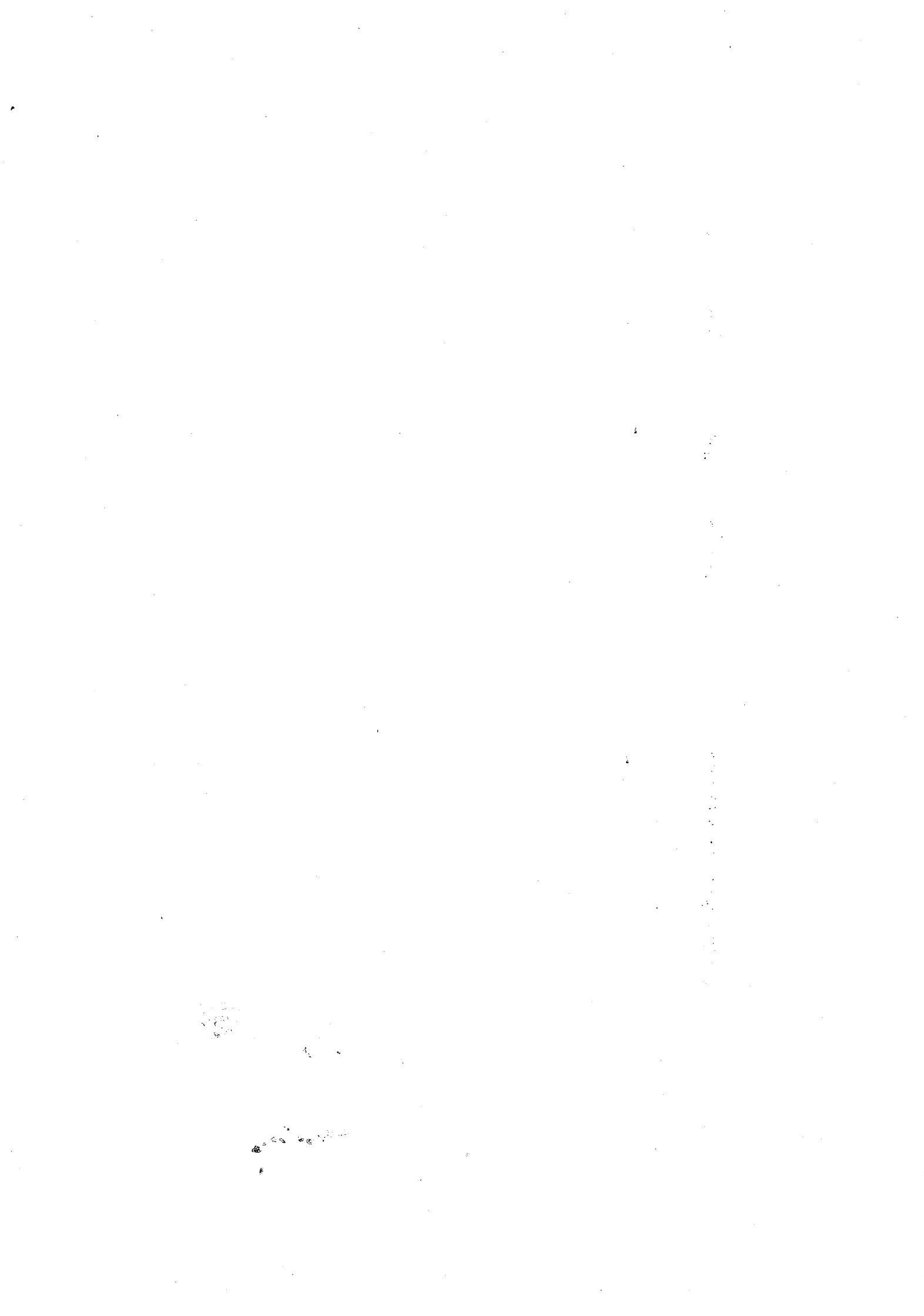
Le tracé obtenu minimise la longueur des opérateurs et des diodes, mais il ne garantit pas le respect absolu de la longueur maximale de 5 pas de grille des opérateurs. Il donne, cependant à l'utilisateur une bonne vue d'ensemble du problème du tracé en vu de sa résolution manuelle à l'éditeur graphique.

5 - CONCLUSION

Le développement d'OASIS II a permis de valider les méthodes de placement de la logique en bande. Même dans le cas d'une technique d'implantation aussi contraignante que la STL, ces méthodes donnent de bons placements qui sont très peu modifiés lors du placement. Le principe de l'utilisation d'un "channel router" lors du tracé des connexions se trouve lui aussi validé.



E : PLA ET LOGIQUE EN BANDE



1 - INTRODUCTION

Dans un circuit intégré, le PLA (Programmable Logic Array) constitue un moyen sûr et rapide pour générer un ensemble de fonctions à partir d'un ensemble de variables booléennes. Le PLA est utilisé principalement pour la réalisation d'automates et de blocs logiques non répétitifs comme la génération de signaux de commande dans la partie contrôle d'un microprocesseur. Il existe un certain nombre d'outils de conception automatique de circuits intégrés basés sur l'utilisation systématique de PLA [LOG 78] [PAT 79] [SCH 80] [GLO 80]. Un dernier avantage du PLA vient du fait qu'il constitue un bloc rectangulaire dont la surface est entièrement prédictible à partir de son nombre d'entrées, son nombre de sorties et des monômes utilisés pour générer les sorties.

Malheureusement, tous ces avantages s'accompagnent d'un gros inconvénient : la taille du PLA est importante par rapport à la taille d'un bloc en logique aléatoire (non régulière) réalisant la même fonction.

1.1 - STRUCTURE LOGIQUE DES P.L.A.

Le PLA est un circuit à motif régulier constitué de deux étages permettant la réalisation matérielle de fonctions booléennes mises sous la forme d'une somme de produits (figure 1). Il est constitué soit de deux étages NAND (non et), soit de deux étages NOR (non ou).

En technologie N.M.O.S., les PLA en logique NAND ont un temps de propagation plus important que les PLA en logique NOR, mais leur motif est plus compact parce qu'ils ne nécessitent pas de lignes de masses internes.

Le passage des équations sous forme de sommes de produits aux équations en logique NOR-NOR ou en logique NAND-NAND se réalise aisément de la manière suivante :

- passage en logique NAND-NAND :

$$f = a.b + c.d = \overline{\overline{a.b + c.d}}$$

$$f = \overline{\overline{a.b}} \cdot \overline{\overline{c.d}}$$

- passage en logique NOR-NOR :

$$f = a.b + c.d = \overline{\overline{\overline{a.b} + \overline{c.d}}}$$

$$f = \text{non } (\overline{\overline{a + b}} + \overline{\overline{c + d}})$$

1.2 - STRUCTURE DU PLA NOR-NOR EN NMOS

Le PLA NOR-NOR est constitué de deux étages identiques dont un a subi une rotation de 90° par rapport à l'autre (figure 1). Les entrées de l'étage ET (premier étage) se font horizontalement. Chaque entrée est dédoublée à l'aide d'un inverseur en une entrée suivie de son complément. Lorsqu'un monôme (ligne verticale) utilise une variable (entrée ou complément), celle-ci est reliée à la grille d'un transistor dont la source est reliée au monôme et le drain à la masse. Les monômes sont reliés à l'alimentation par un transistor de charge qui équivaut à une résistance. Les transistors des variables étant branchés en parallèle, ce dispositif réalise une porte NOR. Les monômes générés par l'étage ET sont renvoyés en entrée sur l'étage OU (deuxième étage). Les sorties se font alors horizontalement et les portes NOR sont réalisées de la même manière que pour l'étage ET.

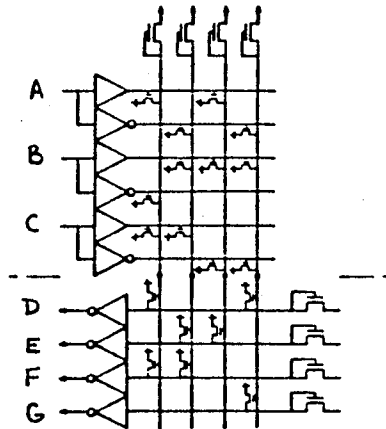


Figure 1

1.2.1 - Implantation en technologie NMOS

La figure 2 nous montre comment implanter le PLA de la figure 1 en technologie NMOS. Les conventions de dessin utilisées sont celles de Méad et Conway [MEA 80].

Un transistor est réalisé à chaque fois qu'une ligne de silicium polycristalin croise une ligne de diffusion.

Les transistors sont reliés à la masse par l'intermédiaire de lignes de diffusions. Pour rendre le PLA plus compact, les lignes de masse diffusées sont communes à deux lignes de transistors. Les deux lignes de silicium polycristalin sont alors alternativement séparées par une ligne de masse et par un alignement de points de contacts entre les sources des transistors (côté opposé à la masse) et des lignes d'aluminium des monômes ("produits").

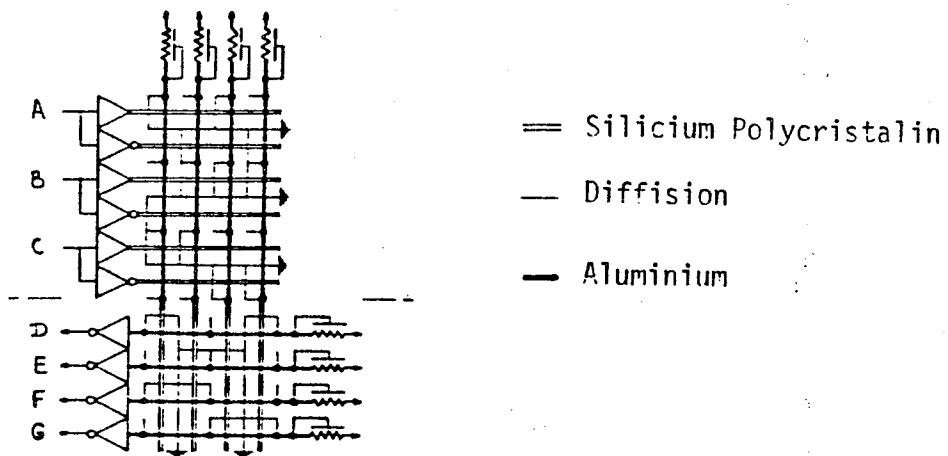


Figure 2

De tels PLA présentent l'inconvénient d'avoir une forte consommation d'énergie.

1.3 - STRUCTURE DU PLA NOR-NOR en CMOS

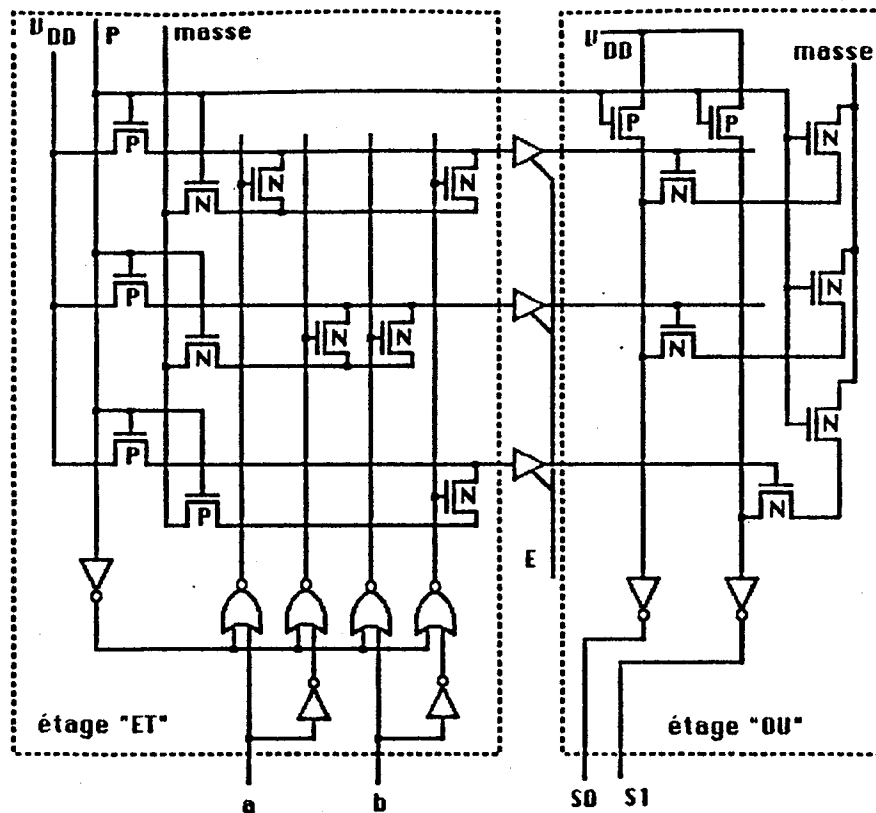
Les PLA NOR-NOR en NMOS peuvent assez facilement être transformés en PLA CMOS soit en leur rajoutant une précharge à l'aide d'un transistor P [COH-84], (figure 3), soit en leur rajoutant une précharge (transistor P) et un transistor de "décharge" (transistor N) [DAN 83] (figure 4). Ce dispositif permet d'économiser sur la consommation du PLA qui est alors synchronisé sur le signal de précharge.

L'utilisation du PLA a lieu en deux temps :

- 1) Charge : le signal de précharge est au zéro logique (masse), le transistor de précharge est passant pendant que les entrées sont inhibées, les portes se chargent au 1 logique (VDD).
- 2) Génération du signal de sortie : le signal de précharge est au 1 logique, le transistor de précharge est bloqué et les entrées sont

actives. La génération d'un zéro en sortie revient alors à décharger une capacité (la porte logique) au travers d'un transistor. Le 1 logique en sortie étant présent avant la génération du signal, sa génération n'entraîne aucune modification de l'état de la porte.

Ce dispositif à l'avantage de ne consommer du courant que lorsqu'il y a génération d'un zéro en sortie.



P : signal de précharge E : autorisation de transmettre la valeur des monômes au 2ème étage.

Figure 3

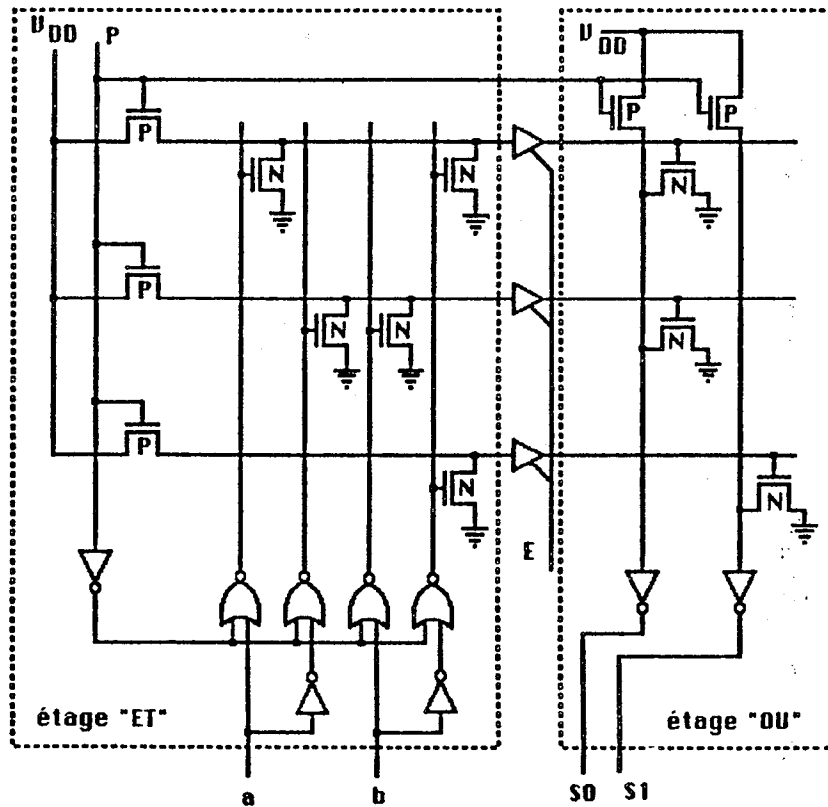


Figure 4

1.4 - REPRESENTATIONS SYMBOLIQUES DES PLA

Schématiquement, un PLA peut être représenté sous la forme de deux grilles reliées par leurs colonnes (figure 5). Les lignes de la grille du haut représentent les entrées du PLA et sont regroupées par paires représentant l'entrée et son complément. Les colonnes représentent les monômes du PLA, côté génération pour la grille du haut et côté utilisation pour la grille du bas. Les lignes de la grille du bas représentent les sorties du PLA. Sur la grille du haut, l'utilisation d'une entrée pour générer un monôme est marquée par une étoile.

Sur la grille du bas, l'utilisation d'un monôme pour générer une sortie est marquée par une étoile. Cette représentation fournit tous les renseignements nécessaires à la génération du dessin des masques du PLA. Elle peut être mémorisée à l'aide de deux matrices, chaque matrice représentant un étage du PLA. Il y a correspondance ligne à ligne entre les entrées du PLA et les lignes de la matrice représentant l'étage d'entrée du PLA. Il y a correspondance ligne à ligne entre les sorties du PLA.

Enfin, il y a correspondance colonne à colonne entre les monômes du PLA et les matrices le représentant. Les composants de la matrice d'entrée peuvent

prendre les valeurs -1, 0 ou 1. La valeur -1 signale l'utilisation du complément d'une entrée, la valeur 1 l'utilisation de l'entrée et la valeur 0 signale que l'entrée n'intervient pas dans la génération du monôme correspondant à la colonne. Un tel codage est rendu possible par le fait qu'aucun monôme n'utilise à la fois une entrée et son complément pour sa génération.

En effet, $a.\bar{a}$ vaut toujours faux, ce qui revient à dire que le monôme en question aurait en permanence la valeur faux qui est l'élément neutre pour le ou logique. Les composantes de la matrice de sortie peuvent prendre les valeurs 0 ou 1. La valeur 1 signale l'utilisation du monôme correspondant à la colonne de la matrice pour générer la sortie correspondant à la ligne de la matrice et la valeur 0 signale sa non utilisation. La figure 6 montre les matrices codant le PLA de la figure 5.

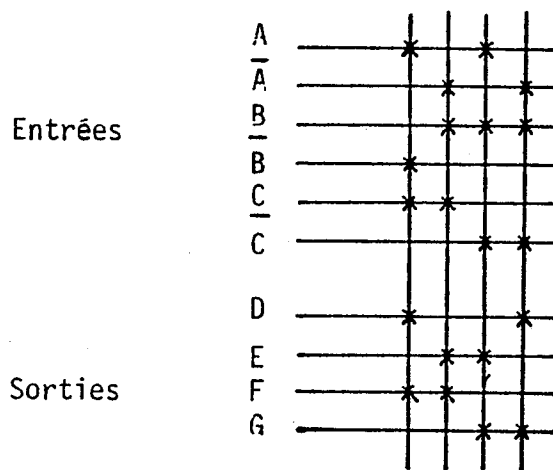


Figure 5

1	-1	1	-1	
-1	1	1	1	ETAGE ET
1	1	-1	-1	

1	0	0	1	
0	1	1	0	ETAGE OU
1	1	9	0	
0	0	1	1	

Figure 6

1.5 - EVALUATION DE SURFACE DU PLA

La surface du PLA est égale à la surface du plus petit rectangle qui le contient (figure 7).

Les éléments qui déterminent cette surface sont les suivants :

- nombre d'entrées : e
- nombre de sorties : s
- nombre de monômes : n
- taille d'un point PLA : t
- largeur des transistors de charge : c
- largeur des amplificateurs : a
- largeur de la jonction entre les étages : j

Pour un PLA classique :

$$S = ((2e + s).t + j + c) (m.t + a + c)$$

Une évaluation plus précise de la surface devra prendre en compte la surface occupée par les connexions entre le PLA et le reste du circuit.

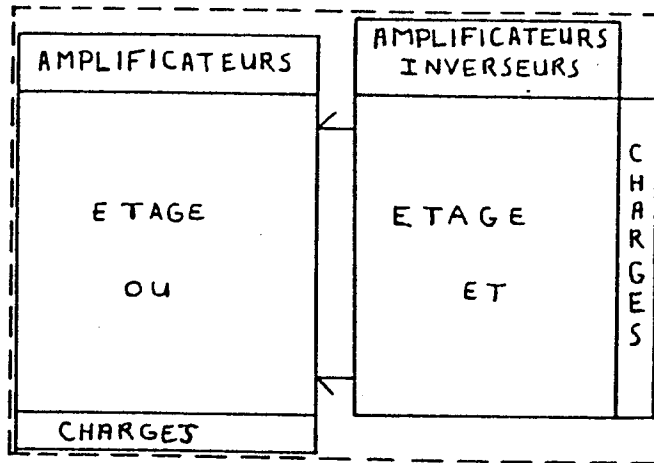


Figure 7

2 - MINIMISATION LOGIQUE DES PLA

Le but de la minimisation logique est de diminuer la surface des PLA en minimisant le nombre de variables utilisées. Ces variables peuvent être :

- les entrées
- les sorties
- les monômes.

2.1 - CODAGE DES ENTREES, CODAGE DES SORTIES

La minimisation du nombre d'entrées (resp. du nombre de sorties) consiste à coder (resp. à décoder) les entrées (resp. les sorties) du PLA. Le problème de la recherche d'un codage optimum est de complexité exponentielle par rapport au nombre de variables à coder. Le code utilisé doit prendre en compte les monômes à générer. Le codage des entrées et/ou des sorties du PLA revient à rajouter des étages au PLA, ce qui en général est incompatible avec la minimisation topologique du PLA (paragraphe 3) et occupe une certaine surface. Un tel codage peut être envisagé en partitionnant les entrées (resp. les sorties) en petits ensembles de quatre ou cinq entrées (resp. sortie). Les étages du PLA sont alors beaucoup mieux remplis.

2.2 - MINIMISATION DES FONCTIONS LOGIQUES

Historiquement, les premières tentatives de minimisation ont porté sur les fonctions prises indépendamment l'une de l'autre. La première méthode consistant à utiliser les tableaux de Karnaugh [KAR 53] pour rechercher une base première minimale de chacune des fonctions.

Cette méthode manuelle n'est plus utilisable pour les fonctions de plus de sept variables. La recherche d'une base première a été informatisée par Mac Cluskey [CLU 62]. A partir de l'énumération de tous les monômes de la fonction (si la fonction comporte 10 variables, chaque monôme est le produit de 10 variables) l'algorithme recherche une couverture minimale de la fonction.

Cette méthode donne la plus petite base première de la fonction mais est très coûteuse en place mémoire et en temps calcul. Les premières améliorations de la méthode ont consisté à accélérer la recherche des monômes premiers [SLA 70] puis à éviter d'avoir à générer tous les monômes premiers [HON 74] [SUR 75] [AUG 78]. La recherche de la minimisation d'un ensemble de fonctions booléennes a été explorée par Tison [TIS 67] [TIS 74]. Pour une fonction, l'ensemble des monômes premiers est généré par la méthode de consensus. A partir de cet ensemble de monôme, il est possible soit de générer l'ensemble des bases premières et d'en tirer la plus petite (qui est la plus

intéressante pour les PLA) soit de générer rapidement une base première à partir de tests d'inclusion d'un monôme dans un ensemble.

Ces méthodes ont été généralisées aux ensembles de fonctions. Un ensemble de fonctions est alors pris comme une seule fonction à plusieurs sorties (algèbre plural). La méthode de Tison a en plus l'avantage de permettre de traiter les fonctions non complètement spécifiées (entrées à valeur indifférente, valeur de la sortie indifférente pour certains monômes). De telles fonctions correspondent à de nombreux cas rencontrés dans la partie contrôle d'un circuit. Les valeurs indéterminées sont alors fixées de façon optimale pour la minimisation du nombre de monômes nécessaires.

Ce type de minimisation est compatible avec la minimisation topologique du PLA (cf paragraphe 3).

3 - MINIMISATION TOPOLOGIQUE DES PLA

Les matrices représentant les PLA constituent des "matrices creuses". Chaque 0 des matrices correspond à un emplacement utilisé uniquement pour de l'interconnexion interne au PLA, ce qui constitue une perte de place.

La minimisation topologique des PLA consiste à essayer de récupérer cette surface perdue en interconnexion interne. Elle est complémentaire de la minimisation booléenne.

3.1 - TRIANGULARISATION DU PLA

3.1.1 - Triangularisation d'un étage [PER 80]

Les points inutilisés sont regroupés dans le coin opposé aux sorties (ou aux entrées s'il s'agit de l'étage d'entrée) et à la jonction des deux étages (figure 8.a et 8.b). Ce résultat est obtenu en réordonnant les monômes suivant la distance entre la jonction des deux étages et le dernier point utilisé, ce qui ne change pas l'ordre des lignes (entrées ou sorties). Les résultats de la triangularisation sont améliorés si au préalable on réordonne les lignes suivant le nombre de points qu'elles utilisent, les lignes

utilisant le plus de points étant les plus proches de la jonction entre les deux étages.

La triangularisation d'un étage de PLA est très facile à mettre en oeuvre de façon automatique, mais la place récupérée est difficilement réutilisable à cause de sa forme irrégulière. Seule de la logique aléatoire peut y être insérée.

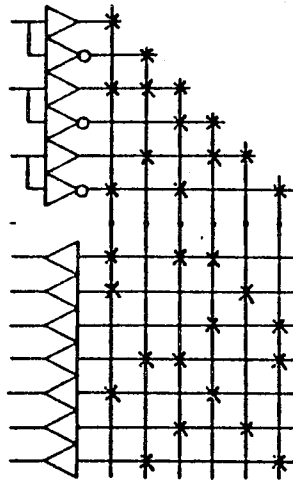


figure 8.a

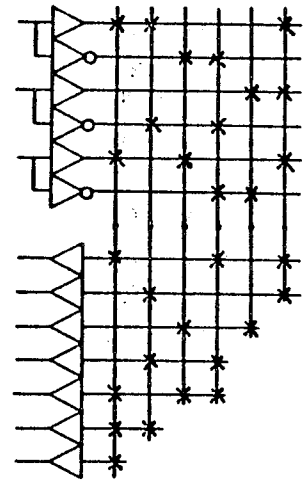


figure 8.b

Figure 8

3.1.2 - Triangularisations imbriquées

Il existe quelques microprocesseurs où les deux étages du PLA ont été triangularisés en regroupant les points inutilisés dans les coins contigus à la jonction des deux étages et opposés aux entrées et aux sorties (figure 9.a). L'étage de sortie a alors été basculé de 90° de manière à imbriquer les deux étages (figure 9.b).

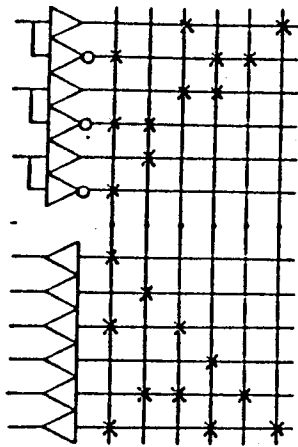


figure 9.a

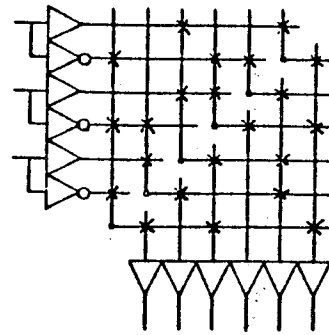


figure 9.b

Figure 9

Une telle imbrication est difficile à réaliser. Elle n'est intéressante que lorsque l'un des étages a un nombre de lignes à peu près égal au nombre des monômes, ce qui permet d'obtenir un PLA rectangulaire avec les entrées perpendiculaires aux sorties. Dans le cas contraire, le PLA forme un V et le problème d'utiliser la place entre les branches du V se pose alors. De plus, un tel PLA tend à imposer l'ordre de ses entrées et l'ordre de ses sorties aux blocs qui lui sont reliés, ce qui augmente la surface de la nappe de fils le reliant au reste du circuit.

3.2 - "PLIAGE" DES PLA

Le principe de cette technique consiste à mettre deux entrées sur la même ligne, deux sorties sur la même ligne ou deux monômes sur la même ligne (figure 10). Les pliages combinés des entrées, des sorties et des monômes sont aussi possible.

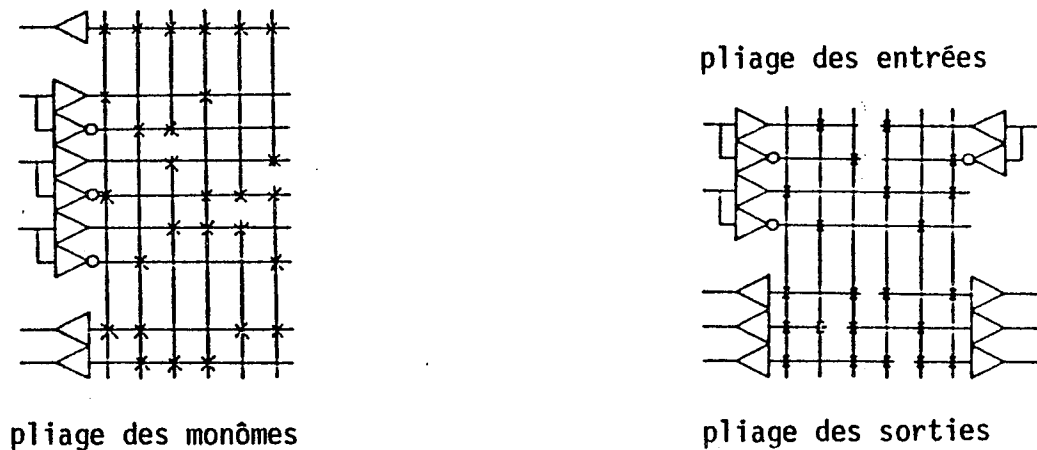


Figure 10

L'idée en a été lancée en 79 par Wood [WOO 79] et a été reprise par d'autres ([HAC 80], [HAC 82], [NIC 83]) depuis. Sa réalisation est basée sur une modélisation par un graphe. L'explication en est donnée dans le paragraphe suivant.

3.2.1 Pliage des entrées pliage des sorties [HAC 80]

Le problème consiste à trouver un ensemble maximal de paires d'entrées et de paires de sorties tel qu'on puisse trouver un ordre des monômes permettant d'implanter chaque paire sur une seule ligne. Les monômes de l'élément droit d'une paire doivent donc forcément se trouver à droite des monômes de l'élément gauche de la paire.

Le choix d'un tel ensemble peut se réaliser automatiquement de la façon suivante :

Etant donné le graphe de connectivité des entrées et des sorties $G = (V, E)$ où

- V , ensemble des noeuds, représente l'ensemble des entrées et des sorties. Un noeud qui représente une entrée, représente aussi son complément.
- E est l'ensemble des arrêtes (non orienté). Il y a une arrête entre deux noeuds v_i et v_j si et seulement si les lignes correspondantes utilisent au moins un monôme commun (figures 11a et 11b).

L'ensemble d'arcs (orientés) A est construit de façon que :

- quel que soit l'arc a_i de A , l'arrête correspondante n'appartient pas à V .
- aucun arc de A n'a de noeud commun avec un autre arc de A .

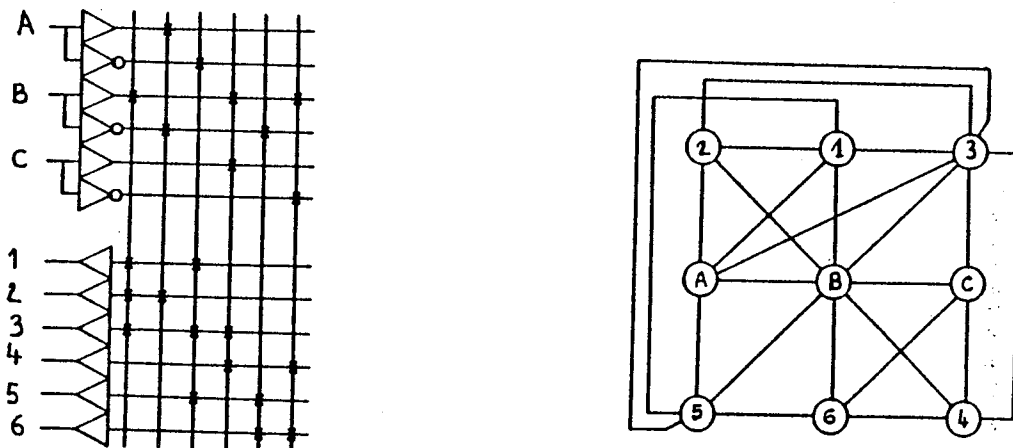


Figure 11

Il est possible de démontrer [HAC 80] que le problème de trouver un ensemble maximal de paires d'entrées compatibles et de paires de sorties compatibles est isomorphe au problème de trouver un ensemble A maximal tel qu'il n'y ait pas de cycles alternatifs dans $G = (V, E, A)$. Un cycle alternatif est un cycle qui se parcourt en suivant alternativement un arc de A et une arrête de E . Les extrémités des arcs de A donnent les paires implantables sur une ligne et

l'orientation des arcs donne l'emplacement des éléments de la paire (figure 12). L'ensemble A est construit de façon itérative en ajoutant un arc à chaque pas. Au départ, A est vide. On sélectionne les arcs (u,v) qu'on veut essayer d'ajouter à A en prenant d'abord les sommets u dont le degré de connectivité dans G est minimal et les sommets v dont le degré de connectivité dans G est maximal. On essaye toutes les paires de V jusqu'à en trouver une qu'on peut rajouter à A sans créer de cycle alternatif. Lorsqu'on n'arrive plus à rajouter d'arcs à A, la manière dont on a sélectionné les extrémités des arcs nous garantit que A est maximal.

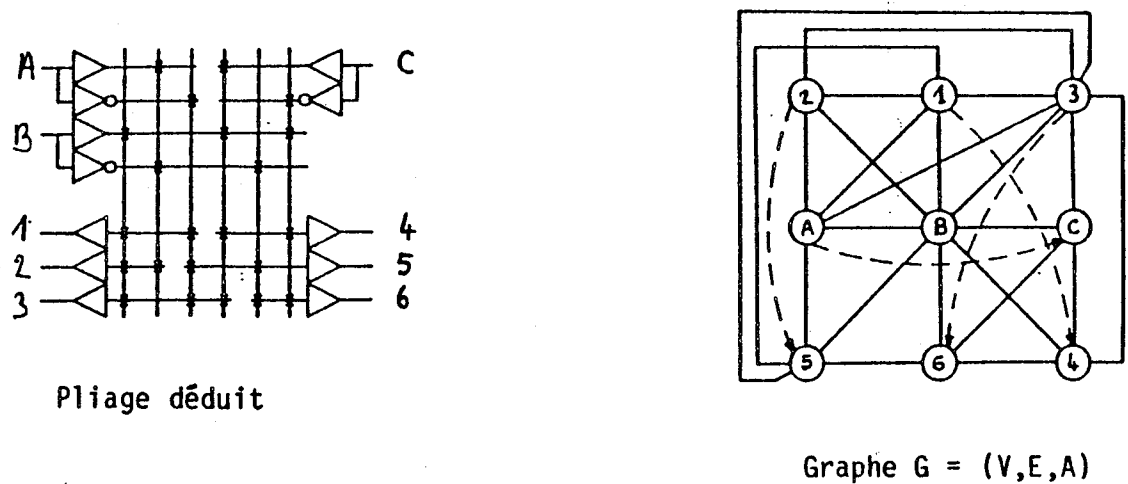


Figure 12

Le pliage des entrées et des sorties permet d'espérer un gain maximum de la moitié des lignes du PLA.

3.2.2 - Pliage des monômes

Le pliage des monômes est réalisé de la même manière que le pliage des entrées et des sorties. L'ensemble V représente alors l'ensemble des monômes, il y a alors une arête entre deux monômes v_i et v_j si et seulement si ils sont communs soit à deux entrées, soit à deux sorties. Le graphe G nous donne les monômes qui sont communs à une entrée ou à une sortie.

Le pliage des monômes permet d'espérer un gain maximum de la moitié des colonnes du PLA. Il n'est pas compatible avec le pliage des entrées, mais l'est avec le pliage des deux ensembles sorties ainsi déterminés.

3.2.3 - Limites de la méthode

Avec la méthode qui vient d'être exposée, le nombre de lignes (entrées, sorties) pliées et le nombre de colonnes (monômes) pliés sont maximum. Par contre, le choix des éléments pliés est fait suivant des critères de recouvrements internes. La répartition des entrées et des sorties ne tient pas compte des contraintes de connectivité imposées par les blocs auxquels le PLA est relié [LIU 83] [LUB 82]. La place perdue pour connecter le PLA aux autres blocs peut alors être supérieure à la place gagnée en pliant les monômes. C'est pourquoi les travaux plus récents [NIC 83] portent sur un pliage moins optimal tenant compte de la position des blocs extérieurs.

3.3 - PLA A SORTIES BRISEES

Le principe de base de cette méthode est une extension du pliage. Il s'agit alors de mettre le maximum d'entrées ou de sorties sur la même ligne (figure 13).

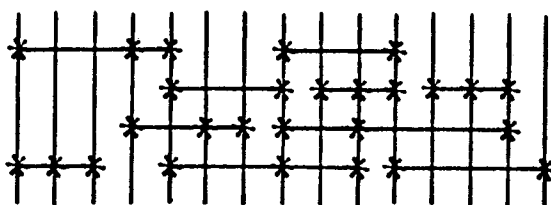


Figure 13

Le système PAOLA [PER 80] réalise de tels PLA en trois étapes :

- réordonnement des monômes,
- compactage des matrices,

- duplication des monômes.

L'étape de duplication des monômes est destinée à élargir le PLA tout en diminuant sa hauteur pour mieux l'intégrer au milieu des autres blocs.

3.3.1 - Réordonnement des monômes

Le réordonnement des monômes est basé sur la diagonalisation de la matrice du PLA qui doit être compactée.

En effet, plus les "1" de la matrice représentant l'étage du PLA sont regroupés sur une diagonale étroite (figure 14), plus le nombre de lignes nécessaires pour implanter les "parties actives" de l'étage du PLA est petit. L'ordre des lignes de la matrice a une grosse influence sur les résultats de la diagonalisation et lorsqu'on peut permuter à la fois les lignes et les colonnes de la matrice, le résultat de la diagonalisation est bien meilleur.

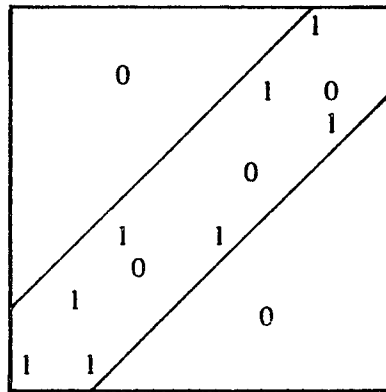


Figure 14

3.3.2 - Duplication des monômes

Cette phase n'est pas obligatoire, son but est d'améliorer la diagonalisation de l'étage pour diminuer le nombre de lignes nécessaire à son implantation. Un monôme dupliqué est coupé suivant le milieu du segment qui recouvre les points utilisés du monôme. Les points utilisés situés au dessus de la coupure sont attribués au premier exemplaire du monôme, les autres sont attribués au deuxième exemplaire (figure 15).

Les critères de choix des monômes à dupliquer tournent tous autour de l'idée qu'il faut éliminer les "distorsions" autour de la diagonale.

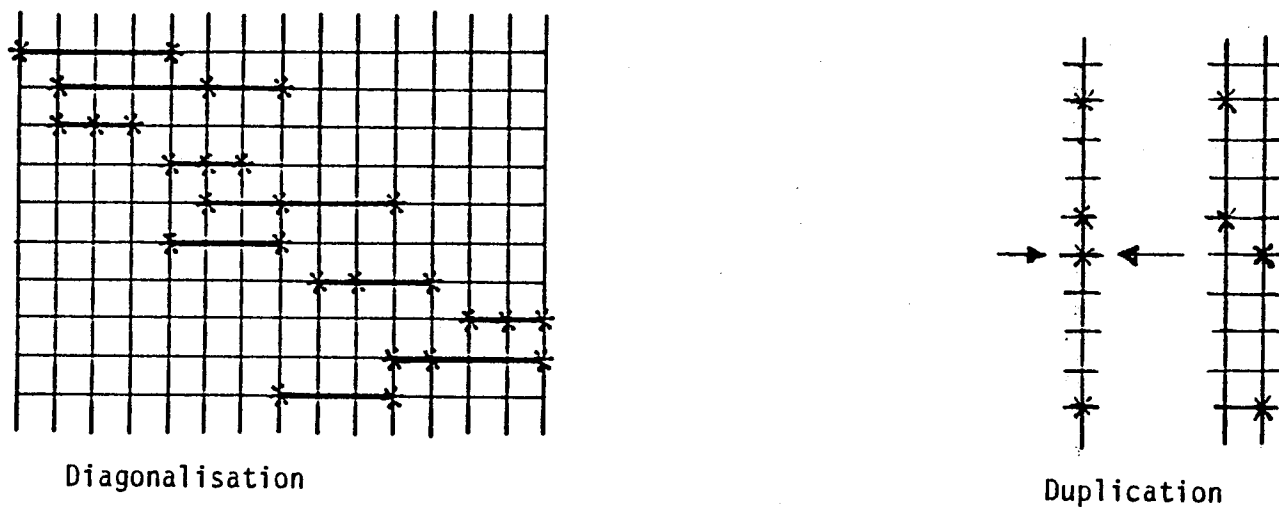


Figure 15

Les critères retenus figure 15 sont les suivants :

- monômes occupant la plus grande zone (dont la distance entre les points extrêmes utilisés est la plus grande).
- monômes dont le facteur d'utilisation est le plus grand (longueur de la zone occupée que divise le nombre de points utilisés).
- monômes dont le facteur d'occupation est le plus grand (longueur de la zone occupée plus nombre de points utilisés)
- monômes utilisant le plus grand nombre de points
- monômes dont la distance entre la moyenne et le barycentre est la plus grande.
- monômes ayant le plus grand trou. Un trou est une zone constituée de points inutilisés consécutifs et limitée par deux points utilisés.
- monômes ayant le trou périphérique le plus grand (trou limité par un point utilisé extrême).

Le nombre de monômes dupliqués et le critère de duplication sont choisis de façon interactive par l'utilisateur. Il est intéressant de pouvoir à chaque fois s'arrêter sur une duplication qui diminue le nombre de lignes

nécessaires, toute duplication supplémentaire qui ne diminue pas ce nombre augmente inutilement la surface du PLA.

3.3.3 - Compactage des sorties

Une fois l'étage diagonalisé, il est très facile de réorganiser les sorties sur un minimum de lignes (figure 16).

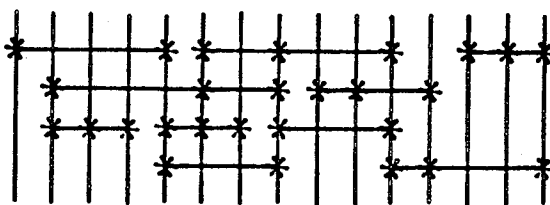


Figure 16

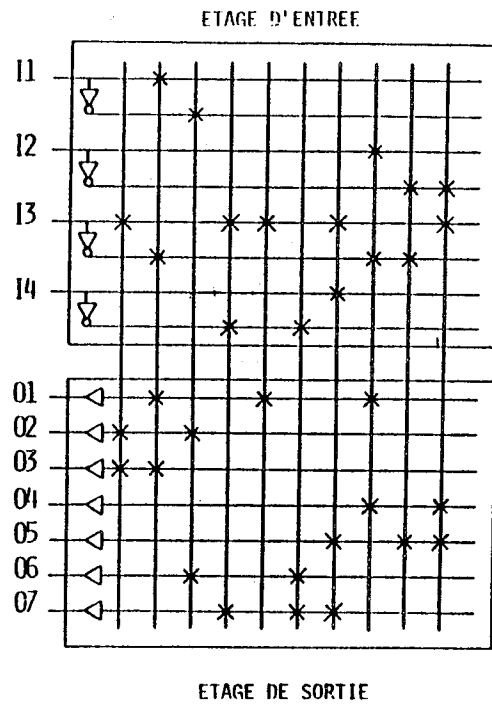
Cette méthode de réduction des PLA est de type constructif, elle est donc rapide. Si toutes les sorties se font verticalement, elle permet de respecter l'ordre des sorties. Elle peut, moyennant quelques modifications dont la suppression de la duplication des monômes, être appliquée à la réalisation de PLA à entrées brisées. Cependant, on ne peut pas l'appliquer simultanément aux deux étages (il n'y a pas de méthodes permettant de diagonaliser deux matrices simultanément lorsqu'il y a correspondance implicite des colonnes). La duplication des monômes doit être effectuée avec prudence, chaque monôme dupliqué augmentent la surface de l'étage d'entrée.

4 - PLA ET LOGIQUE EN BANDE

Le PLA présente beaucoup de points communs avec la logique en bande. Chacun des étages peut être pris comme une cellule dont les monômes sont les opérateurs. Dans un PLA complet, chaque monôme est formé de 2 opérateurs tête bêche. La figure 17 montre un PLA et son équivalent en logique en bande.

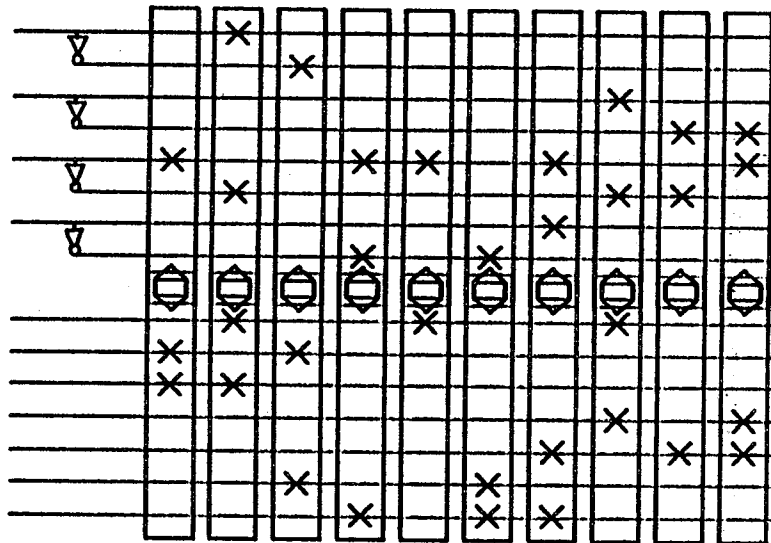
Moyennant quelques modifications, cette équivalence symbolique est exploitable pour optimiser topologiquement les PLA.

OASIS permet simultanément de plier ou de briser les entrées et de plier ou de briser les sorties.



PLA Classique

Figure 17.a



Equivalent en logique en bande

Figure 17.b

Figure 17

4.1 - PARTICULARITES DU PLA

Pour augmenter l'efficacité de l'utilisation des méthodes d'implantation en logique en bande, il est nécessaire d'adapter leur représentation et de prendre en compte certaines particularités pour l'évaluation du pic de chacun des deux étages du PLA.

4.1.1 - Etage d'entrée du PLA

La figure 18 montre le diagramme en bâton du PLA de la figure 17 après compactage en brisant les entrées et les sorties. Chaque entrée est sur une ligne voisine de son complément. Pour simplifier les problèmes d'interconnexion et s'assurer qu'il est possible de placer les entrées à côté de leur complément, la connexion de l'entrée est prise de la même longueur que la connexion de son complément. Cette nouvelle contrainte et le fait qu'un monôme n'est jamais le produit d'une entrée et de son complément ($a \cdot \bar{a} = \text{faux}$) permettent de simplifier la représentation de l'étage d'entrée du PLA en fusionnant les entrées avec leur complément. La différenciation de l'entrée et de son complément est faite par le type d'accès entre l'"opérateur monôme" et la connexion (figure 19).

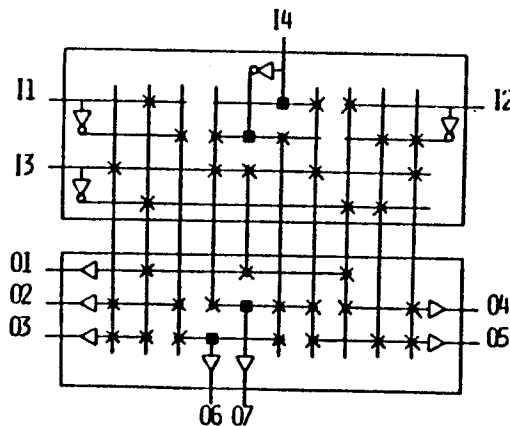


Figure 18

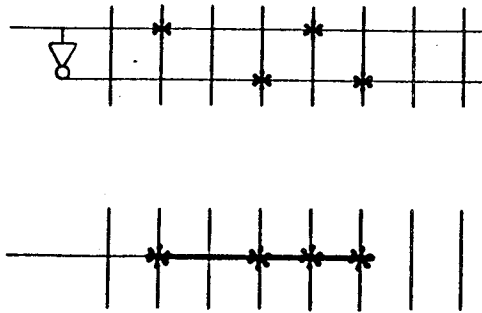


Figure 19 : Fusion entrée et complément

La dernière contrainte simplificatrice utilisée est que lorsqu'une entrée arrive du haut du PLA (cf l'entrée I4 figure 18), les arrivées de la variable et de son complément sont faites sur deux colonnes voisines. Cette contrainte est cohérente avec la fusion de l'entrée et de son complément à l'intérieur du PLA.

Ces modifications se transmettent au calcul de la fonction de pic de l'étage d'entrée qui est incrémentée de 2 chaque fois qu'un monôme rencontre la partie active d'une entrée (ie partie de la ligne d'entrée qui relie les monômes qui utilisent soit la variable correspondante, soit son complément et l'entrée). Le calcul de la longueur des parties actives prend en compte le fait que les entrées situées en haut de l'étage occupent 2 monômes.

4.1.2 - Etage de sortie du PLA

La représentation symbolique de l'étage de sortie ne nécessite aucune modification. Cependant, les bornes de la partie active de la sortie peuvent déborder du dernier monôme utilisé pour générer la sortie. La figure 20 montre une tranche d'étage de sortie de PLA NOR-NOR.

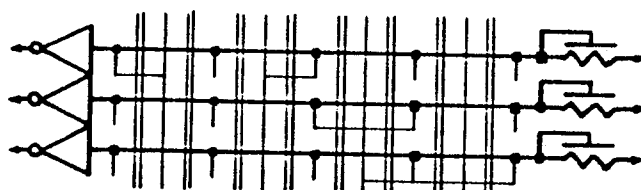


Figure 20

Pour diminuer la place nécessaire à l'implantation du PLA, les lignes de masse entre les monômes ne sont présentées qu'une fois sur 2. Les points de contact entre la partie active de la sortie et le transistor réalisant le NOR est commun à deux monômes. Les monômes sont alors liés par paires, et lorsqu'une sortie utilise un monôme de la paire, elle interdit à la sortie suivante de la même ligne d'utiliser le second monôme de la paire. La figure 21 montre le court circuit réalisé entre 2 sorties implantées sur la même ligne lorsqu'elles utilisent chacune un monôme d'une même paire. La sortie a qui se termine au monôme m4 utilise le point de contact 3 tout comme la sortie b placée sur la même ligne qui elle débute au monôme m6.

Les parties actives des sorties comprennent donc systématiquement les deux monômes d'une paire de monômes lorsqu'un des monômes de la paire est utilisé.

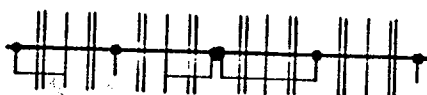


Figure 21

4.1.3 - PLA à entrées et à sorties brisées

La figure 22 montre les PLA NOR-NOR de la figure 17. Seules les parties actives des lignes d'entrées et des lignes de sorties sont représentées. La figure 23 montre le même PLA compacté.

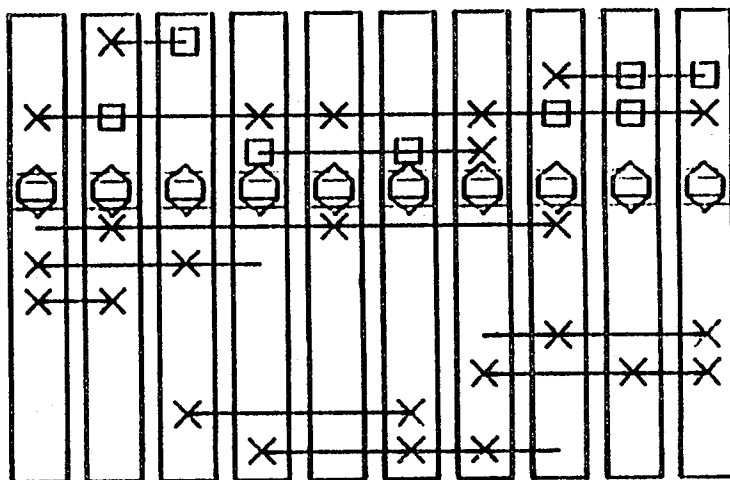


Figure 22

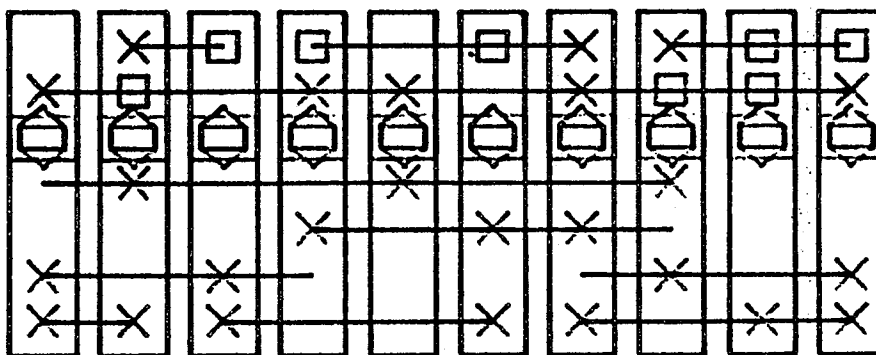


Figure 23

4.2 - OASIS ET OPTIMISATION TOPOLOGIQUE DES PLA

Nous venons de voir comment passer du PLA à son équivalent en logique en bande. L'utilisation d'OASIS pour plier le PLA ou bien pour générer des entrées ou des sorties brisées n'est plus qu'un problème de contraintes sur les entrées et les sorties.

Ces contraintes sur les entrées et sur les sorties sont déterminées en fonction du type de traitement qui doit être appliqué au PLA (pliage ou brisure des entrées ou des sorties) et des blocs qui sont reliés au PLA.

En effet, il est inutile d'obtenir le PLA optimum en surface interne si toute la place gagnée est reperdue en surface d'interconnexion.

4.2.1 - Entrées brisées, sorties brisées : recherche de l'ordre des monômes

Dans le cas d'un PLA à entrées brisées, les entrées sont réparties de 3 côtés :

- en haut,
- à droite,
- à gauche.

La contrainte minimale sur les entrées pour bien intégrer le PLA au circuit est la connaissance du côté désiré. Lorsque celui-ci est donné, OASIS assure le respect de l'ordre des entrées situées en haut de la cellule, la partie active de la connexion correspondante incluant les colonnes d'entrée. Le respect total de l'ordre des entrées sorties situées à gauche et à droite n'est pas assuré sans rajouter des lignes d'interconnexion (cf paragraphe B.IV) mais le placement tient compte dès le départ du fait que les entrées sont situées à droite ou à gauche.

L'ordre des monômes (qui constituent alors les "opérateurs" de la "cellule à une ligne") est déterminée par la méthode de placement d'OASIS.

Le cas du PLA à sorties brisées est traité exactement de la même manière, les sorties étant faites à droite, à gauche et en bas.

4.2.1 - Entrées pliées, sorties pliées : recherche de l'ordre des monômes

Dans ce cas, les entrées (resp. les sorties) sont réparties à droite et à gauche du PLA avant de lancer OASIS sur l'étage d'entrée. L'ordre des entrées (resp des sorties) n'est pas pris en compte lors de cette phase.

4.2.2 - Recherche de l'ordre des monômes lors de l'optimisation simultanée des 2 étages

C'est la répartition des entrées (resp. des sorties) autour de l'étage qui fait que l'étage est plié ou est brisé.

L'encombrement du PLA est la somme de l'encombrement des deux étages. Il n'y a aucune imbrication des deux étages l'un dans l'autre, le vecteur coût minimisé est donc égal à la somme des vecteurs coût de chacun des deux étages.

Lors du placement constructif, chaque monôme est pris comme étant un seul opérateur, sans différencier les lignes d'entrée des lignes de sortie, sauf pour donner un poids de 2 aux lignes d'entrées qui représentent à la fois l'entrée et son complément.

Lors de la phase de l'amélioration itérative, les entrées sont différenciées des sorties. Les monômes sont divisés en deux parties, la partie d'entrée et la partie de sortie. Chaque site contient le monôme entier (partie d'entrée plus partie de sortie). Le vecteur coût est évalué pour chacune des deux parties et le vecteur coût global est égal à la somme des deux vecteurs coût.

4.3 - TRACE DES CONNEXIONS

La réalisation d'un PLA à entrées et/ou à sorties brisées nécessite l'utilisation de deux couches autres que les couches actives (en NMOS diffusion et silicium polycristalin) pour les connexions.

Les technologies permettant deux telles couches (par exemple deux couches d'aluminium en NMOS) sont en train de se généraliser. Le tracé des connexions

est fait de la même manière que le tracé des connexions des cellules à une seule ligne d'opérateurs.

La réalisation d'un étage plié ne nécessite pas de couche supplémentaire d'interconnexion, les entrées (resp. les sorties) étant groupées par paires et arrivant chacune de leur côté.

Cependant, la méthode de mise en ordre des monômes utilisés ne permet pas de choisir quelles paires seront face à face et par conséquent ne permet pas de choisir l'ordre des entrées (resp. des sorties).

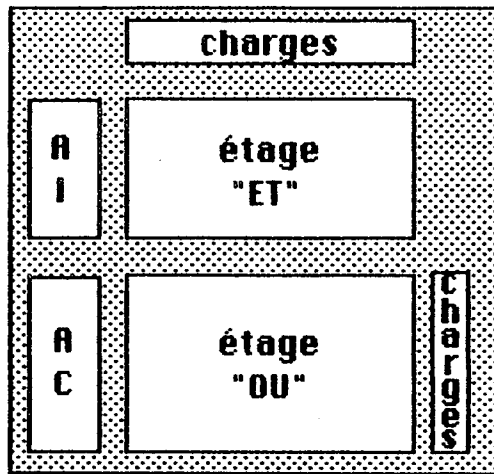
4.4 - EVALUATION DE LA SURFACE DU PLA OPTIMISE

Les méthodes d'optimisation du PLA qui viennent d'être décrites optimisent la surface des deux matrices du PLA. Mais la surface totale du PLA est constituée par la surface du plus petit rectangle englobant les deux matrices plus leurs dispositifs annexes.

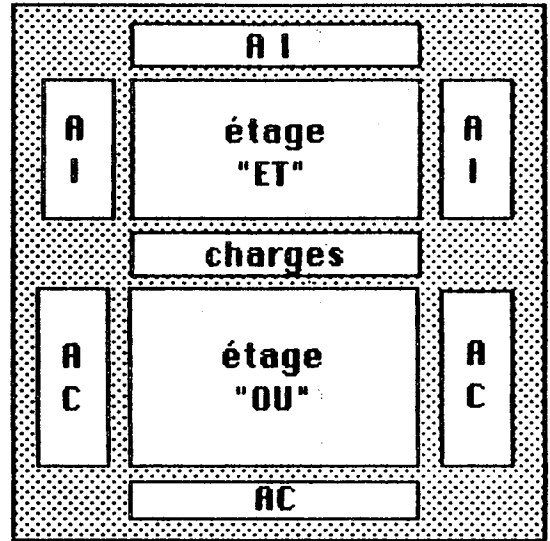
Ces dispositifs annexes étant constitués par :

- les charges des monômes,
- les amplificateurs inverseurs d'entrée,
- les amplificateurs et charges de sortie.

Le rajout de ces dispositifs périphériques (figure 24) peut rendre le PLA compacté plus gros que le PLA classique correspondant. Dans ce cas, le PLA compacté n'est rejeté que si la place des connexions économisées en les répartissant les connexions autour du PLA est plus petite que la surface perdue sur le PLA.



surface d'un PLA classique



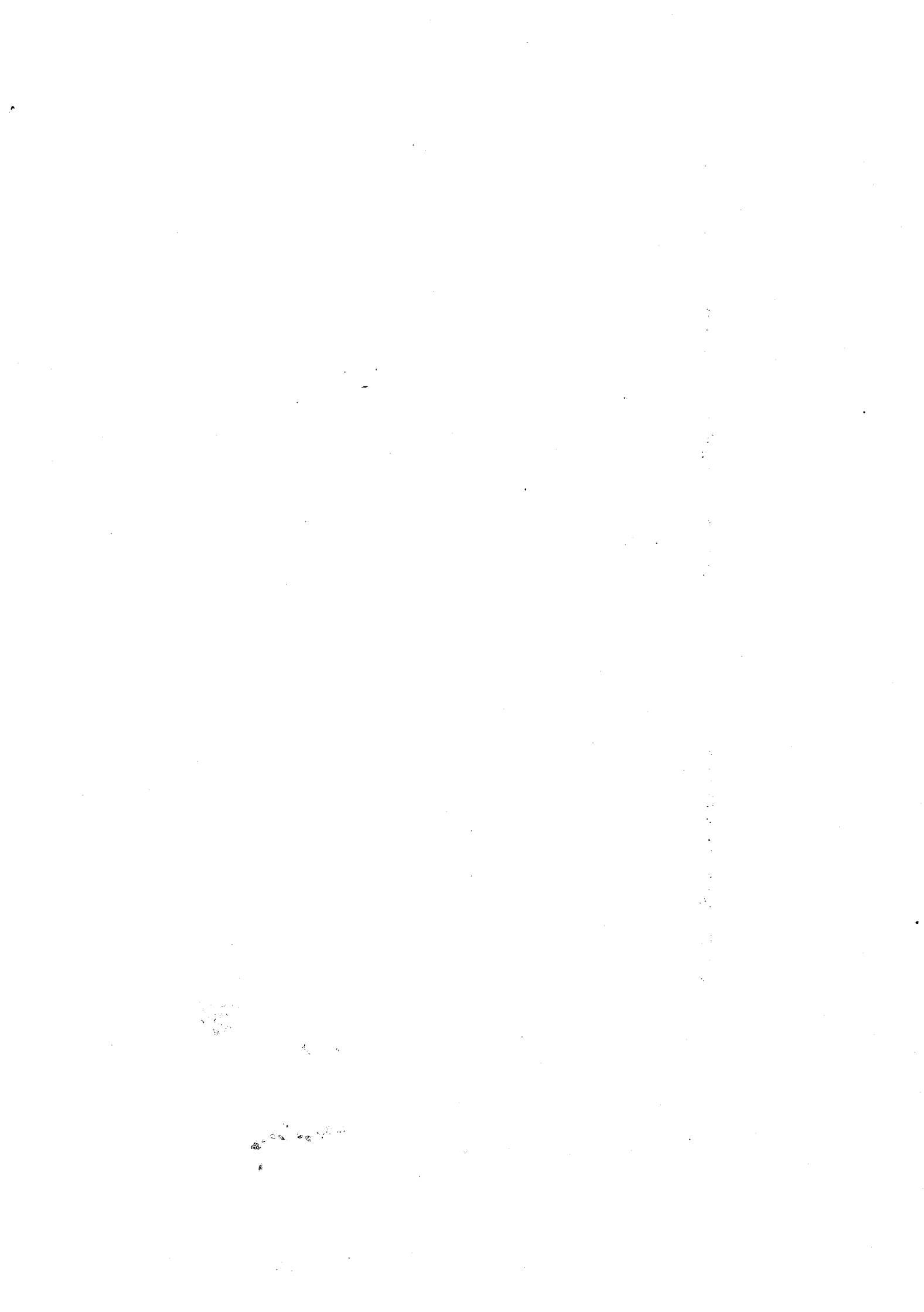
surface d'un PLA compacté

Figure 24

4.5 - CONCLUSION

OASIS est un outil souple et efficace pour le compactage des PLA. Il permet de choisir de compacter un étage ou les deux étages du PLA.

La méthode de compactage de chacun des étages (pliage ou brisure des lignes) est choisie indépendamment du traitement choisi pour l'autre étage. Par exemple, il est facile de plier l'étage d'entrée du PLA tout en brisant les sorties. L'évaluation porte sur l'ensemble des deux étages ce qui permet d'assurer une solution optimale.



CONCLUSION

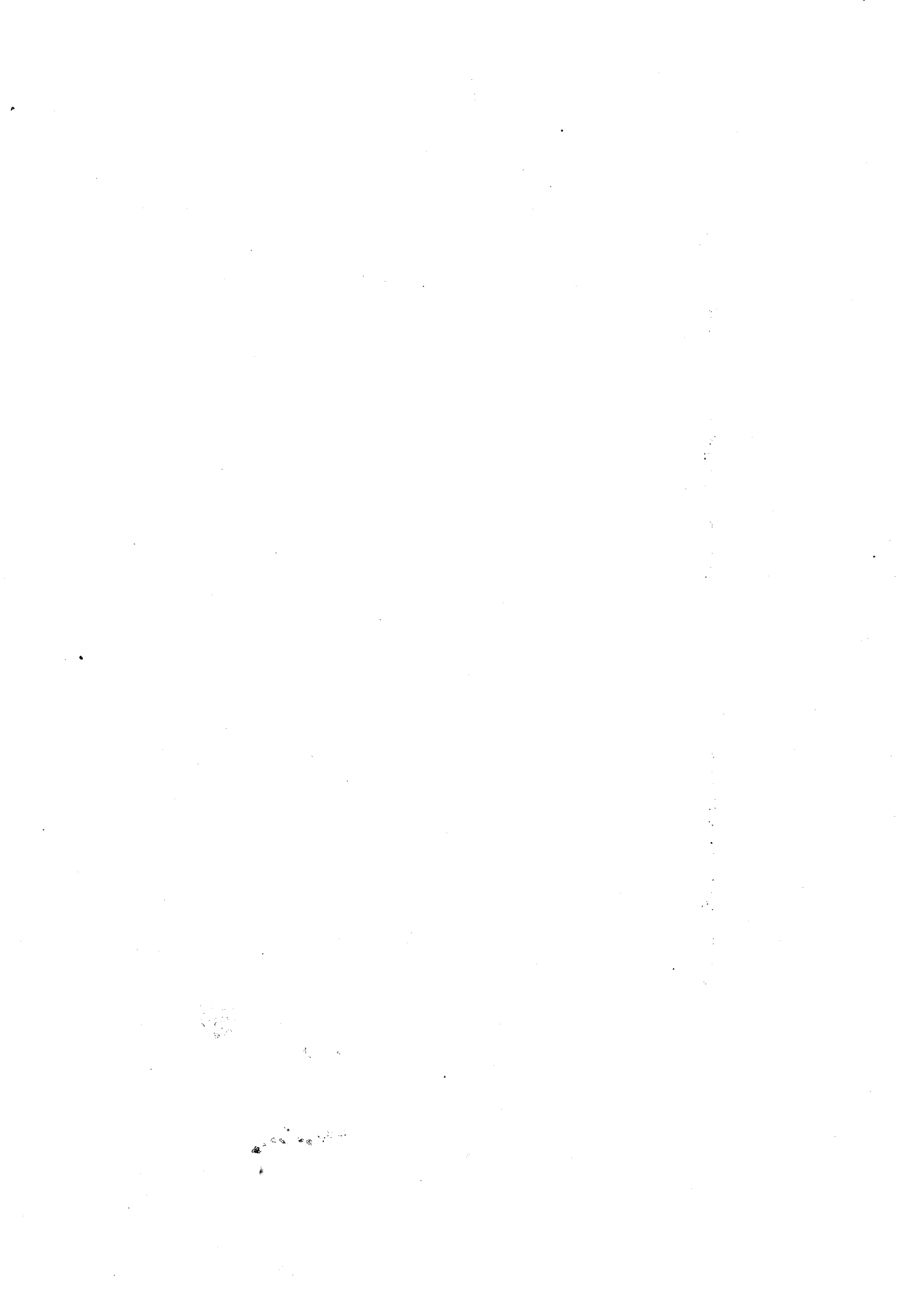
Nos expériences successives d'implantation en logique en bande nous ont permis de constater que les programmes de placement (placement constructif et améliorations itératives) contiennent beaucoup de parties communes :

- le type de structure de données est le même pour les trois logiciels. La structure de données pourrait être paramétrée pour convenir à tous les problèmes.
- Les placements constructifs utilisent les mêmes types de procédures ; seul le coût des éléments et les critères d'exclusion des éléments doivent être paramétrés.
- Les améliorations itératives utilisent elles aussi les mêmes types de procédures. Là aussi, seul le coût des échanges et les critères d'exclusion de certaines échanges changent.

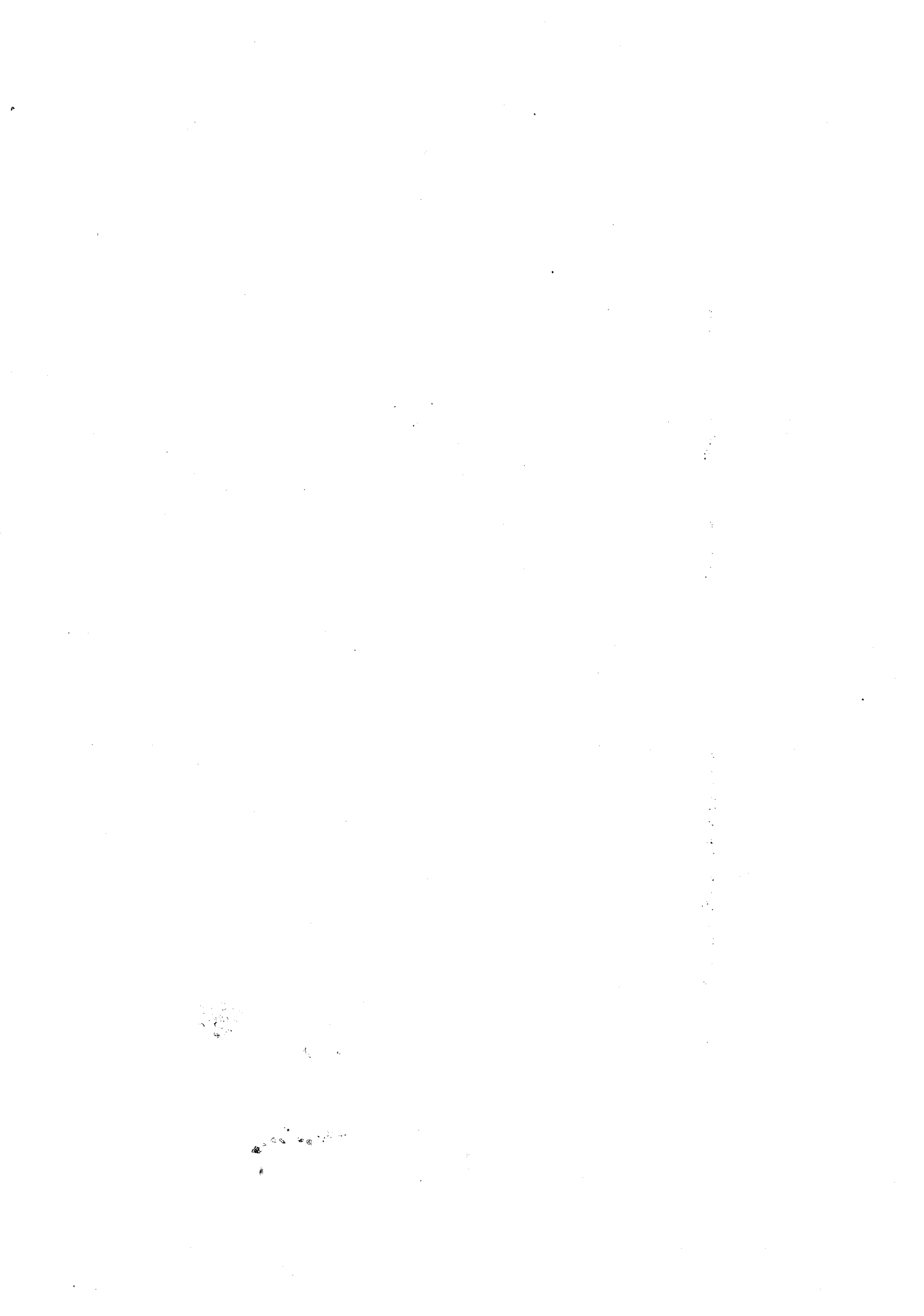
Par contre, les programmes de tracé des connexions sont beaucoup plus spécifiques. Les critères technologiques étant très difficiles à paramétrer, particulièrement dans le cas de la logique STL qui présente des contraintes et des particularités très fortes. Cependant, toutes les méthodes de tracé s'inspirent du même principe de base : le channel router.

On peut donc envisager dans l'avenir de nous tourner vers un système général de placement de la cellule paramétrée par des prétraitements (par exemple, le remplissage des bandes latérales des cellules STL), des procédures spécialisées d'évaluation du coût et des événements interdits (par exemple, pas d'opérateurs dans la bande centrale des cellules STL) et le nombre de bandes constituant le "canal" d'interconnexion.

Le tracé des connexions peut être envisagé comme un traitement commun paramétré pour les logiques en bande faiblement contraintes disposant de 2 couches d'interconnexion. Par contre, il n'est envisageable que sous la forme de programmes spécialisés pour les cas à contraintes fortes et les cas à une seule couche d'interconnexion.



BIBLIOGRAPHIE



Logique en bande

- [WEI 67] A. WEINBERGER
 "Large Scale integration of MOS Complex logic : a layout method"
 IEEE Journal of Solid State Circuits, pp. 182-190,
 Décembre 1967.
- [HEN 70] M. HENRY, G. CRINON, J. LACOUR
 "Conception de circuits intégrés logiques MOST pour la méthode de l'escalier"
 Colloque international sur la microélectronique avancée, Paris
 pp. 440-448, 6-10 Avril 1970.
- [BER 72] M.H. BERGER, S.K. WEIDMANN
 "Merged Transistor logic : a low cost bipolar logic concept"
 IEEE Journal of Solid State Circuits, pp. 340-351,
 Octobre 1972.
- [HAR 72] K. HART, A. SLOB
 "Integrated Injection logic : a new approach to LSI"
 IEEE Journal of Solid State Circuits, pp. 340-351,
 Octobre 1972. Voir aussi numéro d'avril 1977 du même
 J.S.S.C.
- [WIT 77] E. WITTENZELNER
 "Computer aided design of large scale integrated I²L logic circuits"
 IEEE Journal of Solid State Circuits pp. 199-204,
 Avril 1977
- [MAJ 78] J. MAJOS, J.C. LARDY
 "The multidrain mos transistor"
 4ème European Solid State Circuit conférence, Amsterdam,
 pp. 133-135, 18-21 Septembre 1978.

- [LEB 80] A. LEBLOND, G. SERRERO, A. VERDILLON
"Automatic layout of symbolic MD-MOS circuits"
ICCD 1980, Proceeding, Port Chester, USA, pp. 772-776,
Octobre 1980.
- [LOP 80] LOPEZ
"A dense gate matrix Layout method for MOS VLSI"
IEEE Trans. on Electron. devices, pp. 1671-1675, Août 1980.
- [MAL 81] R. MALLADI, G. SERRERO
"OASIS : An automatic design tool for symbolic layout of
circuits"
European Solid State Circuit conference, pp. 31-33, Fribourg,
22-24 Septembre 1981.
- [SER 82] G. SERRERO
"Implantation symbolique automatisée de circuits intégrés"
Thèse de Docteur Ingénieur, Institut National Polytechnique de
Grenoble, FRANCE, Mars 1982.
- [SOU 82] J.R. SOUTHARD, A. DOMIC, K.W. CROUCH
"Lincoln boolean Synthesizer"
1er Septembre 1982, Technical Report Lincoln Laboratory,
Massachussets Institute of Technology.
- [PAI 83] J.F. PAILLOTIN, G. SAUCIER, G. SERRERO
"efficient automatic layout for semi-structured "band-logic"
ICCD 1980, Port Chester, USA, Octobre 1980

Conception et PLA

- [FLE 75] H. FLEISHER, L.I. MAISSEL
"An introduction to array logic".
IBM Journal R & D vol. 19, pp. 98-109, Mars 1975.
- [LOG 75] J.E LOGUE
"Hardware implementation of a small system in PLAs".
IBM Journal R & D vol. 19, pp. 110-119, Mars 1975.
- [JON 75] J.W. JONES
"Array logic macros".
IBM Journal R & D vol. 19, pp. 120-126, Mars 1975.
- [PAT 79] S.S. PATIL, T.A. WELCH
"A programmable logic approach for V.L.S.I".
IEEE T. on C. vol. 28, pp. 594-601, Septembre 1979.
- [GOL 80] R.L. GOLDEN, P.A. LATUS, P. LOWY
"Design automation and the PLA macro"
IBM Journal R & D vol. 24, pp. 23-31, Janvier 1980.
- [KAM 80] Y. KAMBAYASHI
"Logic design of PLAs".
IEEE T. on C. vol. 28, pp. 609-616, Septembre 1980.
- [MEA 80] C. MEAD, L. CONWAY
"Introduction to VLSI systems"
Addison-Wesley Publication Company, USA, 1980.

- [SCH 80] M.S. SCHMOOKLER
"Design of large A.L.U.s using multiple PLA macros".
IBM Journal R & D vol. 24, pp. 2-14, Janvier 1980.
- [DAN 83] A. DANDACHE
"Evaluations électriques et temporelles des PLA complexes"
Thèse Docteur 3ème cycle, Institut National Polytechnique de
Grenoble, France, 21 Novembre 1984.
- [COH 84] P.B. COHEN
"An introduction to CMOS design style"
V.L.S.I. design, vol. V.9, pp. 88-96, Septembre 1984.

Minimisation logique

- [KAR 53] G. KARNAUGH
"A map method for synthesis of combinational logic circuits".
AIEE T. C. E. pt.1, vol. 72, pp. 593-599, Novembre 1953.
- [CLU 62] E.J. Mc CLUSKEY Jr
"Minimal sums for boolean functions having many unspecified
fundamental products".
IEEE C. on E., Novembre 1962.
- [SLA 70] J. SLAGE, C. CHANG, R. LEE
"A new algorithm for generating prime implicants".
IEEE T. on C., vol. 19, pp. 304-310, Avril 1970.
- [VRI 71] R.C. DE VRIES
"Minimal set for distinct literals for a logically passive
function".
J. ACM, vol. 18, pp. 431-443, Juillet 1971.
- [HON 74] S.J. HONG, R.G. CAIN, D.L. OSTAPKO
"Mini : an heuristic approach for logic minimization".
IBM Journal R & D, pp. 443-458, Septembre 1974.
- [SUR 75] SURESHCHANDER
"Minimization of switching function - a fast technic".
IEEE T. on C., pp. 753-755, Juillet 1975.

- [AUG 78] M. AUGIN, F. BOERI, C. ANDRE
"An algorithm for designing multiple boolean function -
Application to PLAs".
Digital Process 1978, pp. 215-230.
- [LED] P. LE DANOIS
"Rapport de fin de contrat SESORI - IMAG sur l'utilisation
optimale de PLA".
- [TIS 67] P. TISON
"Generalization of consensus theory and application to the
minimization of boolean functions".
IEEE T. on C., vol. 16, pp. 446-455, Août 1967.
- [TIS 71] P. TISON
"An algebra for logic systems - Switching circuits
application".
IEEE T. on C., Mars 1971.

Optimisation topologique des PLA

- [WOO 79] R.A. WOOD
"A high Density Programmable Logic Array chip".
IEEE T. on C., vol. C-28, n° 9, pp. 602-608, Septembre 79.
- [HAC 80] G.D. HACHTEL, A.L. SAGIOVANNI-VICENTELLI, A.R. NEWTON
"Some results in optimal PLA folding".
ICCC 1980, Proceeding, Port Chestes, USA, pp. 1023-1027,
Octobre 1980.
- [PER 80] T. PEREZ SEGOVIA
"Optimisation de surface des PLA".
Rapport de recherche n° 216 - IMAG 1980.
- [PAI 81] J.F. PAILLOTIN
"Optimization of the PLA area".
Proceeding 18e DAC, Nashville, Tennessee 37214, USA,
pp. 406-410, du 29 juin au 1er juillet 1981.
- [PAI 81] J.F. PAILLOTIN
"optimisation de surface des PLA".
Rapport de D.E.A, ENSIMAG, Juin 1981.
- [HAC 82] G.D. HACHTEL, A.L. SANGIOVANNI-VICENTELLI, A.R. NEWTON
"An Algorithm for Optimal PLA folding".
IEEE Trans on CAD of IC and Systems, vol. CAD-1, n° 2,
pp. 63-67, Avril 1982

- [HAC 82] G.D. HACHTEL, A.L. SANGIOVANNI-VICENTELLI, A.R. NEWTON
"Techniques for Programmable Logic Array Folding".
Proceeding, 19th DAC, Las Vegas, Nevada, USA, pp. 147-155,
28-30 Juin 1982.
- [LUB 82] M. LUBY, & all
"Some theoretical results on the optimal P.L.A. folding problem"
Proceeding of the IEEE ICC, New York, USA, Septembre 1982.
- [LIU 83] W. LIU, D.E. ATKINS
"Bounds of the saved area ratio due to PLA folding".
Proceeding of the ACM IEEE, 20th DAC, Miami Beach, Florida,
USA, pp. 538-544, Juin 1983.
- [MIC 83] G. DE MICHELE, SANTOMAURO
"Topological Partitioning of PLAs".
Proceeding of the IEEE ICCA-D, Santa Clara, California, USA,
pp. 182-183, Septembre 1983
- [CHU 84] S.H. CHUQUILLANQUI BERNAOLA
"Une nouvelle approche pour l'optimisation topologique et
l'automatisation du dessin des masques de PLA complexes".
These de Docteur Ingénieur, Institut National Polytechnique de
Grenoble, France, 15 Octobre 1984.

Channel router

- [BUR 83] M. BURSTEIN, R. PELAVIN
"Hierarchical Channel Router",
in Proc. 20th DAC, Miami, USA, pp. 591-597, Juin 1983.
- [BUR 83] M. BURSTEIN, R. PELAVIN
"Hierarchical Wire Routing",
IEEE T. on CAD of ICAS, vol. CAD-2, n° 4, pp. 223-224,
Octobre 1983.
- [CHA 83] W.S. CHAN
"A new Channel Routing Algorithm",
Proc. of the 3rd CALTECH conference on VLSI, Pasadena,
California, USA, pp. 117-139, Mars 1984
- [DEU 76] D.N. DEUTSCH
"A Dogleg Channel Router",
Proceeding, 13th DAC, San Francisco, USA, pp. 425-433,
Juin 1976.
- [DUP 84] G. DUPENLOUP
"Tracé automatique de canaux d'interconnexion",
Thèse de Docteur 3ème Cycle, Institut National Polytechnique
de Grenoble, France, Juin 1984.
- [LEO 83] H.W. LEONG, C.L. LIU
"A New Channel Routing Algorithm",
Proceeding, 20th DAC, Miami Beach, Florida, USA, pp. 584-590.
Juin 1983.

- [PIN 81] R. PINTER
"Optimal Routing in Rectilinear Channels",
VLSI Systems and Computation, H. T. Kung, Springer-Verlag,
pp. 160-177, Octobre 1981.
- [RIV 81] R.L. RIVEST, A.E. BARATZ, G. MILLER
"Probably Good Channel Routing Algorithms",
Proc. of Carnegie Mellon University Conf. on VLSI syst. and
Comp., Pittsburg, Pennsylvania, USA, pp. 153-159, Octobre 1981
- [RIV 82] R.L. RIVEST, C. M. FIDUCCIA
"A Greedy Channel Router",
Proceeding, 19th DAC, Las Vegas, USA, pp. 418-424, Juin 1982
- [RIV 83] R.L. RIVEST, C. M. FIDUCCIA
"A Greedy Channel Router",
Computer-Aided Design, Vol. 15, n° 3, pp. 135-140, Mai 1983.
- [WAD 81] M.M. WADA
"A Dogleg Optimal Channel Router with Completion Enhancements"
Procceding, 18th DAC, Nashville, USA, pp. 762-768, Juin 1981.
- [YOS 82] T. YOSHIMURA, E. S. KUH
"Efficient Algorithms for Channel Routing",
IEEE T. on CAD of ICAS, Vol. CAD-1 n° 1, pp. 25-35,
Janvier 1982.

Divers

- [KER 70] B.W. KERNIGHAN, S. LIN
"An efficient heuristic procedure for partitioning graphs"
Bell Syst. Tech. Jour. , Vol 49, pp. 291-307, Fevrier 1970.
- [SOU 81] J. SOUKUP
"Circuit layout"
Proceeding of the IEEE, Vol. 69, pp.1281-1305, Octobre
1981.
- [PAI 84] J.F. PAILLOTIN, G. SAUCIER, A. BELLON, J. TSITSIMIS, A. JANATI
"Classification and comparison of different placement
strategies"
EDA 1984, Warwick, UK, pp. 184-188, Mars 1984.
- [MUR 82] S. MUROGA
"VLSI System Design"
Willey Interscience Publication, 1982



TABLE DES MATIERES

INTRODUCTION

9

A : LES LOGIQUES EN BANDE

11

1 - INTRODUCTION	13
2 - CARACTERISTIQUES	14
3 - APPLICATIONS	18
3.1 - Métal oxide semiconducteur Monocanal	18
3.2 - MOS complémentés	19
3.3 - Logique à injection .	20
3.4 - M.O.S. multidrain	21

B : IMPLANTATION D'UNE CELLULE ISOLEE

25

1 - INTRODUCTION	27
1.1 - EVALUATION DU PLACEMENT : CELLULE A UNE LIGNE	27
1.1.1 - Définition : fonction de pic [SER 82]	27
1.2 - EVALUATION DU PLACEMENT : CELLULE A 2 LIGNES	32
1.3 - VECTEUR COUT	33
2 - CELLULE A UNE LIGNE : PLACEMENT CONSTRUCTIF	35
2.1 - INTRODUCTION	35
2.2 - DEFINITIONS	36
2.3 - PLACEMENT CONSTRUCTIF PAR MINIMISATION DU PIC	36
2.3.1 - Description de la méthode	36

2.3.2 - Prise en compte des entrées/sorties et de leurs contraintes	39
2.3.3 - Interprétation des résultats	40
2.3.4 - Résolution des cas particuliers	41
2.3.5 - Amélioration de la méthode	43
2.4 - PLACEMENT CONSTRUCTIF PAR AGREGATION	45
2.4.1 - Description de la méthode	45
2.4.2 - Interprétation des résultats	46
2.4.3 - Résolution des cas exceptionnels	47
2.4.4 - Amélioration de la méthode	48
2.5 - PLACEMENT CONSTRUCTIF A L'AIDE DU GRAPHE PAR COUCHES	48
2.5.1 - Graphe par couche	49
2.5.2 - Affinement des classes d'opérateurs	50
2.5.3 - Placement constructif à partir des classes	52
2.5.4 - Prise en compte des entrées/sorties et de leurs contraintes	53
2.5.5 - Résolution des cas exceptionnels	54
2.5.6 - Amélioration de la méthode	55
2.6 - PLACEMENT PAR AGREGATION ET PONDERATION DES OPERATEURS	55
2.6.1 - Description de la méthode	56
2.6.2 - Evaluation des résultats	57
2.6.3 - Résolution des cas exceptionnels	57
2.7 - PLACEMENT CONSTRUCTIF DES ENTREES/SORTIES SITUEES EN HAUT ET EN BAS DE LA CELLULE	59
2.7.1 - Méthode de placement	60
3 - CELLULE A UNE LIGNE : AMELIORATION ITERATIVE	62
3.1 - INTRODUCTION	62
3.1.1 - Transformations	62
3.1.2 - Stratégies	63
3.1.3 - Evaluation	63
3.1.4 - Minimum local	64
3.2 - FONCTION D'EVALUATION	64
3.3 - STRATEGIES D'AMELIORATION	65
3.3.1 - Limitation du nombre d'échanges à tester	65
3.3.2 - Stratégies de mise en oeuvre des échanges	66

3.3.2.1 - Stratégie 1 : meilleure amélioration	67
3.3.2.2 - Stratégie 2 : première amélioration	69
3.3.2.3 - Stratégie 3 : toutes les améliorations	71
3.3.3 - Phase d'itération	73
3.4 - EVALUATION	73
3.4.1 - Limitation du nombre d'échanges	73
3.4.2 - Stratégies de mise en oeuvre	75
3.5 - SORTIE DES MINIMA LOCAUX	76
4 - CELLULE A UNE LIGNE : TRACE DES CONNEXIONS	81
4.1 - INTRODUCTION	81
4.2 - CONTRAINTES SUR LES EQUIPOTENTIELLES	82
4.2.1 - Contraintes dues aux entrées/sorties situées à droite et à gauche de la cellule	82
4.2.2 - Contraintes dues aux entrées/sorties situées en haut et en bas de la cellule	83
4.3 - METHODE DE TRACE	84
4.3.1 - Racines, feuilles	86
4.3.2 - Noeuds interdits	86
4.3.3 - Relation entre les noeuds	86
4.3.4 - Choix des équipotentiels tracées sur la ligne	87
4.3.5 - Il existe plusieurs chemins	87
4.3.6 - Il n'y a pas de chemin	88
5 - CELLULE A DEUX LIGNES : PLACEMENT CONSTRUCTIF	90
5.1 - INTRODUCTION	90
5.1.1 - Equipotentiels transverses	91
5.2 - TRANSVERSES CONTRAIGNANTES : PLACEMENT CONSTRUCTIF	92
5.3 - Partition des opérateurs	92
5.3.0.1 - Taille des ensemble	93
5.3.0.2 - Partition constructive	94
5.3.0.3 - Amélioration itérative	96
5.3.0.4 - Sortie des minima locaux	97

5.3.0.5 - Prise en compte de l'ordre des entrées/sorties latérale	100
5.3.1 - Placement des opérateurs dans les lignes	100
5.3.1.1 - Graphe par couche	100
5.3.1.2 - Méthode de placement	101
5.4 - TRANSVERSES PEU CONTRAIGNANTES : PLACEMENT CONSTRUCTIF	101
5.4.1 - Génération des classes	101
5.4.2 - Placement des classes d'opérateurs	102
5.4.2.1 - Partition de la cellule	103
5.4.2.2 - Placement des opérateurs dans les sous cellules	103
5.5 - PLACEMENT CONSTRUCTIF DES ENTREES/SORTIES SITUEES EN HAUT ET EN BAS DE LA CELLULE	104
6 - CELLULE A DEUX LIGNES : AMELIORATION ITERATIVE	106
6.1 - INTRODUCTION	106
6.2 - FONCTION D'EVALUATION	107
6.2.1 - Fonction de pic	107
6.2.2 - Critère de faisabilité	108
6.2.3 - Vecteur coût	109
6.3 - STRATEGIES D'AMELIORATION	110
6.3.1 - Limitation du nombre d'échanges à tester	110
6.3.2 - Stratégies de mise en oeuvre des échanges	111
6.3.2.1 - Stratégie 1 : meilleure amélioration	111
6.3.2.2 - Stratégie 2 : première amélioration	113
6.3.2.3 - Stratégie 3 : toutes les améliorations	117
6.4 - STRATEGIE GLOBALE D'AMELIORATION	119
7 - CELLULE A DEUX LIGNES : TRACE DES CONNEXIONS	120
7.1 - INTRODUCTION	120
7.2 - ASSIGNATION DES TRANSVERSES AUX COLONNES	120
7.2.1 - Méthode d'assignation constructive	121
7.2.1.1 - Types de transverses	121
7.2.1.2 - Transverses candidates	123

7.2.1.3 - Vecteur coût	123
7.2.2 - Amélioration itérative	124
7.3 - TRACE DES CONNEXIONS HORIZONTALES	124
7.4 - COMPACTAGE DES CONNEXIONS	125
7.4.1 - Traitement d'une connexion	126
7.5 - EMBOITEMENT DES DEMI CELLULES	127
7.6 - ELIMINATION DES COUDES INUTILES	128
7.6.1 - Découpage d'une connexion	128
8 - CONCLUSION	130

C : IMPLANTATION DES CELLULES DANS UN BLOC 131

1 - INTRODUCTION	133
2 - BANDES A CELLULES ORTHOGONALES	134
3 - BANDES A CELLULES PARALLELES	136
3.1 - PLACEMENT AUTOMATIQUE DES BANDES DE CELLULES	137
3.2 - INFLUENCE DES AUTRES CELLULES SUR LE PLACEMENT	138
3.3 - TRACE DES CONNEXIONS	140
4 - CONCLUSION	141

E : OASIS II : IMPLANTATION AUTOMATIQUE DE CELLULES STL 143

1 - INTRODUCTION	145
2 - LA CELLULE STL	146

2.1 - ORGANISATION GENERALE DE LA CELLULE	149
3 - PLACEMENT AUTOMATIQUE	151
3.1 - SIMPLIFICATION DU PROBLEME	151
3.1.1 - Bandes latérales	151
3.1.2 - Corps de la cellule	151
3.2 - PLACEMENT CONSTRUCTIF	152
3.2.1 - Organisation générale	152
3.2.2 - Bandes latérales	153
3.2.3 - Partition du corps de la cellule	153
3.2.4 - Placement des éléments dans les sites	154
3.3 - AMELIORATION ITERATIVE	154
4 - TRACE DES CONNEXIONS	155
5 - CONCLUSION	157

E : PLA ET LOGIQUE EN BANDE

159

1 - INTRODUCTION	161
1.1 - STRUCTURE LOGIQUE DES PLA	161
1.2 - STRUCTURE DU PLA NOR-NOR EN NMOS	162
1.2.1 - Implantation en technologie NMOS	163
1.3 - STRUCTURE DU PLA NOR-NOR en CMOS	164
1.4 - REPRESENTATIONS SYMBOLIQUES DES PLA	166
1.5 - EVALUATION DE SURFACE DU PLA	168
2 - MINIMISATION LOGIQUE DES PLA	169
2.1 - CODAGE DES ENTREES, CODAGE DES SORTIES	170
2.2 - MINIMISATION DES FONCTIONS LOGIQUES	170

3 - MINIMISATION TOPOLOGIQUE DES PLA	171
3.1 - TRIANGULARISATION DU PLA	171
3.1.1 - Triangularisation d'un étage [PER 80]	171
3.1.2 - Triangularisations imbriquées	172
3.2 - "PLIAGE" DES PLA	174
3.2.1 Pliage des entrées pliage des sorties [HAC 80]	174
3.2.2 - Pliage des monômes	176
3.2.3 - Limites de la méthode	177
3.3 - PLA A SORTIES BRISEES	177
3.3.1 - Réordonnement des monômes	178
3.3.2 - Duplication des monômes	178
3.3.3 - Compactage des sorties	180
4 - PLA ET LOGIQUE EN BANDE	181
4.1 - PARTICULARITES DU PLA	183
4.1.1 - Etage d'entrée du PLA	183
4.1.2 - Etage de sortie du PLA	184
4.1.3 - PLA à entrées et à sorties brisées	186
4.2 - OASIS ET OPTIMISATION TOPOLOGIQUE DES PLA	187
4.2.1 - Entrées pliées, sorties pliées : recherche de l'ordre des monômes	188
4.2.2 - Recherche de l'ordre des monômes lors de l'optimisation simultanée des 2 étages	3 188
4.3 - TRACE DES CONNEXIONS	188
4.4 - EVALUATION DE LA SURFACE DU PLA OPTIMISE	189
4.5 - CONCLUSION	191

CONCLUSION

193

BIBLIOGRAPHIE

195

AUTORISATION de SOUTENANCE

VU les dispositions de l'article 3 de l'arrêté du 16 avril 1974

VU le rapport de présentation de Madame le Professeur SAUCIER

Monsieur PAILLOTIN Jean-François

est autorisé à présenter une thèse en soutenance en vue de l'obtention du titre de
DOCTEUR de TROISIEME CYCLE, spécialité "Informatique"

Fait à Grenoble, le 30 novembre 1984 y.

Le Président de l'I.N.P.-G

D. BLOCH
Président
de l'Institut National Polytechnique
de Grenoble

P.O. le Vice-Président,

