



HAL
open science

Développement et mise en oeuvre de détecteurs silicium à micropistes pour l'expérience STAR

Magalie Guédon

► **To cite this version:**

Magalie Guédon. Développement et mise en oeuvre de détecteurs silicium à micropistes pour l'expérience STAR. Physique Nucléaire Théorique [nucl-th]. Université Louis Pasteur - Strasbourg I, 2005. Français. NNT: . tel-00385233

HAL Id: tel-00385233

<https://theses.hal.science/tel-00385233>

Submitted on 18 May 2009

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UMR 7500



Thèse

Thèse .

Présentée par

Magalie GUEDON

Pour obtenir le grade de

**Docteur de L'Université Louis Pasteur
de STRASBOURG**

Spécialité : Physique nucléaire

**Développement et mise en œuvre
de détecteurs silicium à micropistes
pour l'expérience STAR**

Développement et mise en œuvre de détecteurs silicium à micropistes pour l'expérience STAR

THESE

Présentée et soutenue publiquement le 11 mai 2005

pour l'obtention du grade de

Docteur de l'Université Louis Pasteur de Strasbourg

Spécialité Physique Subatomique

par

Magalie GUEDON

Composition du jury

Directeur de thèse :	Jean-Robert LUTZ
Co-directeur de thèse :	Jean-Pierre COFFIN
Rapporteur interne :	Daniel HUSS
Rapporteurs externes :	Christian FABJAN Paul KUIJER
Examineurs :	Bernard LEDAIN Anne JOLY

Institut de Recherches Subatomiques

Unité Mixte de Recherche CNRS-IN2P3 et Université Louis Pasteur

REMERCIEMENTS

Je tiens en premier lieu à remercier Messieurs Jean-Robert Lutz et Jean-Pierre Coffin, mes directeurs de thèse, pour m'avoir accueilli dans leur groupe. Je les remercie de m'avoir guidée et soutenue pendant toutes ces années, d'avoir lu mon manuscrit et de m'avoir fait profiter de leurs avis éclairés. Je remercie le directeur du laboratoire Monsieur Huss de m'avoir accueilli dans son laboratoire et de m'avoir apporté un soutien financier et matériel.

Je tiens également à remercier le groupe industriel THALES pour avoir financé ma thèse dans le cadre d'une BDI CNRS-entreprise. Je tiens à remercier particulièrement Jacky Tourneur, Anne Joly et Bernard Ledain pour l'accueil dont ils ont fait preuve et pour m'avoir fait confiance dans la gestion de la production de STAR.

Je remercie Christian Fabjan, Paul Kuijer, Daniel Huss, Bernard Ledain et Anne Joly d'avoir accepté de faire partie de mon jury de thèse. Je les remercie d'avoir lu mon manuscrit et de m'avoir fait profiter de leurs commentaires qui m'ont permis de finaliser cette thèse.

Je tiens à remercier le groupe ALICE-STAR de l'IReS pour tout ce qu'il a pu m'apporter aux cours de ces nombreuses années, par ordre alphabétique : Franck Agnèse, Zouhaier Amara, Laurent Arnold, Jérôme Baudot, David Bonnet, Olivier Clausse, Jean-Pierre Coffin, Julien Faivre, Marie Germain, Carl Gojak, Boris Hippolyte, Marc Imhoff, Christian Kuhn, Frédéric Littel, Jean-Robert Lutz, Stéphane Pluméri, Alexandre Shabetai, Jeff Speltz, Christophe Suire, Alberto Tarchini, Renaud Vernet, Valéria Zeter, merci à vous tous.

Un merci particulier à Valéria et Zouhaier qui sont mes amis et complices et sans qui je n'aurais jamais réussi à gérer la production de STAR, merci de m'avoir supportée.

Merci également à Carl et David pour tout ce que vous m'avez enseigné et pour avoir eu la patience de répondre aux milliers de questions que j'ai pu poser.

Merci à Jérôme pour s'être occupé de notre merveilleuse base de données et pour l'avoir modifiée en fonction de mes besoins. Merci aussi de m'avoir expliqué la physique en terme compréhensif par une novice comme moi.

Merci à Fred d'être passé dans mon bureau me remonter le moral quotidiennement et merci à toi pour les services que tu m'as rendu.

Merci à tous les thésards qui ont occupé le bureau 204 (Boris, Julien, Jeff et Alexandre) et que je suis allée déranger en plein travail à chaque fois que j'en avais assez de voir tous ces modules, merci d'avoir supportée mes blagues pas toujours drôles.

Merci à Marie-Thérèse Lutz et à Stéphanie Goeb pour leur aide et merci à toutes les personnes que j'ai rencontré à l'IReS et que j'ai sollicité.

REMERCIEMENTS

Merci aux personnels de Bull et Meusonic particulièrement Eric Dhainaut, Xavier Saint Martin, Laurent Pierre, Laurent Bastien et Frédéric Schneider, j'ai été ravie d'avoir pu travailler avec vous.

Je veux également remercier ma famille et mes amis qui m'ont soutenu durant les moments difficiles (il y en a eu beaucoup) et sans qui cette thèse n'aurait peut-être jamais vu le jour. Merci à Arnaud qui a beaucoup souffert pendant ces années et qui m'a toujours soutenu et encouragé. Merci à Sabrina qui m'a écouté me lamenter tous les jours de la semaine (ça a du être très pénible). Merci à Mum, Pépère, Sam, Nic, Sandrine (ma copine de toujours), Beubeu, Séverine, Catherine qui a fait le voyage jusqu'au pays des cigognes et Emile.

A mon père,
A ma mère,
A mes grands-parents,
A Arnaud,
A toute ma famille.

TABLE DES MATIÈRES

REMERCIEMENTS.....	v
TABLE DES MATIÈRES	vii
TABLE DES ILLUSTRATIONS.....	ix
LISTE DES TABLEAUX	xv
INTRODUCTION.....	1
Chapitre 1 Plasma de quarks et de gluons.....	3
Chapitre 2 L'accélérateur RHIC et les expériences associées.....	9
2.1 L'accélérateur RHIC	11
2.2 Les expériences au RHIC	12
Chapitre 3 La couche de détection à micropistes silicium : le SSD	21
3.1 Une couche de détection supplémentaire pour le trajectographe interne	23
3.2 Le choix des détecteurs silicium à micropistes.....	26
3.3 Le module frontal et ses composants.....	28
3.3.1 Le détecteur silicium.....	29
3.3.2 Le circuit ALICE 128C.....	35
3.3.3 Le circuit HAL 25, dérivé du circuit ALICE 128C.....	42
3.3.4 Le circuit hybride.....	42
3.3.5 Le circuit COSTAR	43
3.3.6 Un procédé original de connexion : Le TAB	45
3.4 Le refroidissement du module	47
3.5 L'assemblage	47
3.5.1 Processus d'assemblage des circuits ALICE 128C	49
3.5.2 Processus d'assemblage des hybrides.....	52
3.5.3 Processus d'assemblage du module.....	53
Chapitre 4 Le test des composants et du module	57
4.1 Principe de fonctionnement d'un module.....	59
4.2 Test de qualification des modules.....	61
4.3 Test des détecteurs	65
4.3.1 Tests effectués chez le fabricant.....	65
4.3.2 Tests visuels en laboratoire	65
4.3.3 Test électrique des détecteurs	65
4.4 Test du circuit Alice 128C et du ruban TAB.....	75
4.4.1 Description du banc de test pour les circuits ALICE 128C	78
4.4.2 Test de la fonctionnalité du circuit ALICE 128C.....	79
4.4.3 Test des connexions entre le circuit ALICE 128C et le ruban TAB.....	83
4.5 Test de l'hybride	85
4.6 Test du circuit COSTAR.....	86
4.7 Test des modules	87

4.7.1 Le banc de test des modules	87
4.7.2 Les différents tests.....	90
Chapitre 5 Influence de la température sur le fonctionnement du module.....	105
5.1 Température mesurée par les circuits COSTAR.....	107
5.2 Courants du détecteur assemblé sur le module.....	107
5.3 Le canal transparent.....	109
5.4 Le piédestal.....	109
5.5 Le bruit	110
5.6 Le gain.....	111
5.7 Test avec une source extérieure ponctuelle	111
5.8 Conclusion	112
Chapitre 6 Influence des paramètres de polarisation sur le circuit ALICE 128C.....	115
6.1 Tests réalisés pour cette étude	117
6.2 Influence du paramètre I_{lvds} sur les observables étudiées	119
6.3 Influence du paramètre $I_{outputbuff}$ sur les observables étudiées	120
6.4 Influence du paramètre I_{inbuff} sur les observables étudiées.....	120
6.5 Influence du paramètre V_{shaper} sur les observables étudiées.....	120
6.6 Influence du paramètre I_{shaper} sur les observables étudiées	123
6.7 Influence du paramètre $V_{préamp}$ sur les observables étudiées.....	126
6.8 Influence du paramètre $I_{préamp}$ sur les observables étudiées	129
6.9 Conclusion	132
Chapitre 7 La base de données et la production	135
7.1 Généralités sur la base de données.....	137
7.2 Les détecteurs.....	140
7.3 Les circuits COSTAR	145
7.4 Les circuits hybrides.....	146
7.5 Les circuits ALICE 128C	148
7.6 Les modules	152
7.7 Conclusion	159
Chapitre 8 Installation des modules dans le détecteur de l'expérience STAR et premières données	161
8.1 Installation des échelles dans le détecteur de l'expérience STAR.....	163
8.2 Premières analyses réalisées avec le SSD.....	165
CONCLUSION.....	169
ANNEXE : Les colles	173
BIBLIOGRAPHIE	177

TABLE DES ILLUSTRATIONS

Figure 1 : Schéma de l'évolution de l'univers	5
Figure 2 : La transition de phase de la matière nucléaire ordinaire en PQG.....	6
Figure 3 : Le RHIC.....	11
Figure 4 : Luminosité au RHIC pour les collisions Au-Au entre l'année 2000 et 2004	11
Figure 5 : Le détecteur de l'expérience BRAHMS	13
Figure 6 : Le détecteur de l'expérience PHENIX	14
Figure 7 : Collision centrale Au-Au dans PHENIX.....	15
Figure 8 : Le détecteur de l'expérience PHOBOS	16
Figure 9 : Collision or or à 100 GeV/nucleon dans PHOBOS.....	16
Figure 10 : Le détecteur de l'expérience STAR.....	17
Figure 11 : Vue transversale du SVT et du SSD.....	23
Figure 12 : Reconstruction d'une collision Au-Au à RHIC à 100+100 GeV/c dans la TPC...	24
Figure 13 : Reconstruction d'un Ξ^- dans le SVT et le SSD	25
Figure 14 : Résolution spatiale pour 2 particules en fonction de la distance relative entre ces particules	26
Figure 15 : Mesure de la perte d'énergie par ionisation en fonction de l'impulsion des particules chargées incidentes dans la TPC de l'expérience STAR et courbe (en rouge) de Bethe et Bloch	27
Figure 16 : Le module vu du côté hybrides.....	29
Figure 17 : Perte d'énergie dans différents matériaux pour différentes particules en fonction de leur impulsion.....	30
Figure 18 : Comparaison des faux impacts pour 2 angles stéréoscopiques différents.....	31
Figure 19 : Liaison capacitive des pistes (vue en coupe du bord du détecteur).....	32
Figure 20 : Détail d'un angle face P du détecteur silicium double face.....	33
Figure 21 : Schéma de la zone morte pour une face du détecteur.....	33
Figure 22 : Principales caractéristiques visuelles du détecteur face N	35
Figure 23 : Topologie du circuit ALICE 128 C	36
Figure 24 : Diagramme des blocs fonctionnels du circuit ALICE 128C	37
Figure 25 : Gain de la chaîne d'amplification du canal 63 d'un circuit ALICE 128C	38
Figure 26 : Linéarité de la chaîne d'amplification du canal 63 d'un circuit ALICE 128C.....	38
Figure 27 : Distribution du gain pour l'ensemble des canaux d'un circuit ALICE 128C.....	39
Figure 28 : Topologie du circuit HAL 25	42
Figure 29 : Circuit hybride équipé du circuit COSTAR et des composants passifs mais sans les circuits ALICE 128C	43
Figure 30 : Topologie du circuit COSTAR.....	43
Figure 31 : Schéma simplifié du circuit COSTAR	44
Figure 32 : Schéma en coupe du module à plat avant repliement, les points de soudure sont indiqués par des flèches noires.....	45
Figure 33 : Schéma du ruban TAB.....	46
Figure 34 : Assemblage d'un module	48
Figure 35 : Deux positions de la bobine de film de rubans TAB.....	49
Figure 36 : Circuit ALICE 128C sur ruban TAB dans un cadre de maintien	50
Figure 37 : Position des circuits ALICE 128C M, G, D sur un demi module	51
Figure 38 : Découpe du ruban TAB.....	51
Figure 39 : Identification des circuits ALICE 128C	52

TABLE DES ILLUSTRATIONS

Figure 40 : Cambrage des rubans TAB pour l'assemblage sur le module.....	52
Figure 41 : Les deux possibilités d'assemblage des modules.....	54
Figure 42 : 7 modules équipés de bus de connexion.....	55
Figure 43 : Schéma et photo d'une échelle en carbone non équipée.....	55
Figure 44 : Schéma d'une échelle équipée.....	56
Figure 45 : Photo d'une échelle équipée, sur le banc d'assemblage.....	56
Figure 46 : Principe de fonctionnement d'un module du SSD.....	60
Figure 47 : Principe de lecture des modules.....	61
Figure 48 : Signal reconstruit pour des pions de 120 GeV pour les 2 faces d'un module.....	62
Figure 49 : Corrélacion entre les charges mesurées sur les faces P et N d'un module.....	63
Figure 50 : Distribution du rapport signal/bruit pour les 2 faces d'un module.....	64
Figure 51 : Résolution spatiale du SSD.....	64
Figure 52 : Un détecteur installé sur la station de test sous pointes pour être testé.....	66
Figure 53 : Principe de mesure du courant de l'anneau de garde, de l'anneau de polarisation et du courant total de la face P en fonction de la tension appliquée au détecteur.....	67
Figure 54 : Mesure de I_t , I_p et I_g en fonction de la tension appliquée au détecteur 032.....	67
Figure 55 : Schéma équivalent de la mesure de la capacité C_s et de la résistance série R_s du substrat en fonction de la tension appliquée au détecteur.....	69
Figure 56 : Mesure de la capacité et de la résistance série du substrat pour le détecteur 026.....	69
Figure 57 : Principe de mesure la capacité interpistes sur la face N en fonction de la tension V appliquée au détecteur.....	70
Figure 58 : Mesure de la capacité interpistes sur la face N en fonction de la tension V appliquée au détecteur.....	70
Figure 59 : Schéma équivalent pour la mesure de la capacité de couplage et du courant circulant à travers l'oxyde pour les pistes de la face P et de la face N (les 2 mesures ne sont pas faites simultanément).....	71
Figure 60 : Capacité de couplage pour les pistes de la face P et N du détecteur 126.....	72
Figure 61 : Mise en évidence de la capacité de couplage pour une piste interrompue (n°278) sur la face N du détecteur 359.....	73
Figure 62 : Mise en évidence de la capacité de couplage pour les pistes 346 de la face P du détecteur 096 et 228 de la face N du détecteur 011 en court-circuit avec l'implantation.....	73
Figure 63 : Mise en évidence du courant circulant à travers l'oxyde pour les pistes 346 de la face P du détecteur 096 et 228 de la face N du détecteur 011 en court-circuit avec l'implantation.....	74
Figure 64 : Mise en évidence de la capacité de couplage pour 5 pistes (541 à 546) en court-circuit au niveau de la métallisation sur la face P du détecteur 132.....	74
Figure 65 : Stabilité du courant du détecteur 020 au cours du temps.....	75
Figure 66 : Les différents défauts rencontrés sur le ruban TAB.....	76
Figure 67 : Coupe d'une soudure ALICE 128C/ruban TAB.....	77
Figure 68 : Banc de test des circuits ALICE 128C.....	78
Figure 69 : Sortie d'une voie du circuit ALICE 128C en mode canal transparent pour une impulsion de test positive et négative.....	80
Figure 70 : Schéma d'une voie d'amplification.....	81
Figure 71 : Acquisition des 128 voies pour des signaux d'amplitude variable.....	81
Figure 72 : Mise en évidence d'une voie bloquée provoquant des rayonnements sur les voies adjacentes.....	82
Figure 73 : Principe du test des connexions d'entrée du circuit ALICE 128C.....	83
Figure 74 : Test de la connexion des 128 voies d'entrée d'un circuit ALICE 128C.....	84
Figure 75 : Principe du test des connexions de sorties.....	84

Figure 76 : Test des connexions de sortie	85
Figure 77 : Banc de test des modules	87
Figure 78 : Schéma de fonctionnement du banc de test	88
Figure 79 : Différentes mesures du courant total I_t pour le module 053	92
Figure 80 : Différentes mesures des courants I_p et I_g pour le module 053	92
Figure 81 : Bruit sur 3 voies de la face N du module 053 en fonction de la tension	93
Figure 82 : Tension de sortie de 3 pistes adjacentes de la face N du module 374 en fonction du déplacement de la source lumineuse ponctuelle.....	94
Figure 83 : Balayage du détecteur par la source lumineuse.....	95
Figure 84 : Réponse du module 209 à la stimulation par une source lumineuse ponctuelle extérieure	95
Figure 85 : Superposition de la sortie d'une voie pour chacun des 6 circuits ALICE 128C de la face P du module 056 en mode canal transparent pour une même impulsion de test positive et négative	98
Figure 86 : Piédestaux pour la face P et N du module 209	99
Figure 87 : Distribution du bruit pour chaque face du module 209	100
Figure 88 : Gain pour chaque face du module 209	101
Figure 89 : Courants du détecteur déplété (à 40 V) en fonction de la température pour le module 106	108
Figure 90 : Courant total du détecteur I_t en fonction de la tension V appliquée sur la gamme de température (5°C à 50°C) pour le module 106	108
Figure 91 : Sortie d'une voie analogique du premier circuit de la face P du module 106 en mode canal transparent pour une même impulsion de test positive et négative à différentes températures	109
Figure 92 : Moyenne du piédestal en fonction de la température pour la face P et la face N du module 106	110
Figure 93 : Moyenne du bruit pour chacune des faces du module 374 en fonction de la température	110
Figure 94 : Moyenne du gain en fonction de la température pour la face P et la face N du module 374	111
Figure 95 : Moyenne de la tension analogique de sortie pour chaque face du module 106 pour une stimulation par une source lumineuse ponctuelle extérieure en fonction de la température	112
Figure 96 : Sortie d'une voie analogique du circuit 4P du module 105 en mode canal transparent pour une impulsion de test positive et négative : Visualisation de l'amplitude du signal et du temps de mise en forme.....	118
Figure 97 : Bruit du module 105 en fonction du paramètre V_{shaper}	121
Figure 98 : Signal analogique de sortie en mode canal transparent pour le circuit 1P du module 105 pour différentes valeurs de V_{shaper}	121
Figure 99 : Amplitude du signal analogique de sortie du module 105 en fonction du paramètre V_{shaper}	122
Figure 100 : Temps de mise en forme du signal analogique de sortie du module 105 en fonction du paramètre V_{shaper}	122
Figure 101 : Rapport signal/bruit pour le module 105 en fonction du paramètre V_{shaper}	123
Figure 102 : Niveau du piédestal du module 105 en fonction de I_{shaper}	124
Figure 103 : Signal analogique de sortie en mode « canal transparent » pour le circuit 1P du module 105 pour différentes valeurs de I_{shaper}	124
Figure 104 : Amplitude du signal analogique de sortie du module 105 en fonction de I_{shaper}	125
Figure 105 : Temps de mise en forme du signal analogique de sortie du module 105 en fonction du paramètre I_{shaper}	125

Figure 106 : Bruit du module 105 en fonction du paramètre V_{preamp}	126
Figure 107 : Signal analogique de sortie en mode canal transparent pour le circuit 1P du module 105 pour différentes valeurs de V_{preamp}	127
Figure 108 : Amplitude du signal analogique de sortie du module 105 en fonction du paramètre V_{preamp}	127
Figure 109 : Temps de mise en forme du signal analogique de sortie du module 105 en fonction du paramètre V_{preamp}	128
Figure 110 : Rapport signal/bruit pour le module 105 en fonction du paramètre V_{preamp}	128
Figure 111 : Bruit du module 105 en fonction du paramètre I_{preamp}	129
Figure 112 : Signal analogique de sortie en mode canal transparent pour le circuit 1P du module 105 pour différentes valeurs de I_{preamp}	130
Figure 113 : Amplitude du signal analogique de sortie du module 105 en fonction du paramètre I_{preamp}	130
Figure 114 : Temps de mise en forme du signal analogique de sortie en mode canal transparent pour le module 105 en fonction du paramètre I_{preamp}	131
Figure 115 : Rapport signal/bruit en fonction du paramètre I_{preamp} pour le module 105	131
Figure 116 : La page d'accueil de la base de données	137
Figure 117 : Schéma des interactions entre les divers éléments de la base de données	138
Figure 118 : Arborescence pour l'échelle 14 du SSD	139
Figure 119 : Recherche de modules suivant plusieurs critères	140
Figure 120 : Consultation de données complémentaires	141
Figure 121 : Tension de déplétion pour l'ensemble des détecteurs	142
Figure 122 : Tension maximale pour l'ensemble des détecteurs	142
Figure 123 : Gamme de tension de fonctionnement	143
Figure 124 : Domaine de fonctionnement en tension d'un lot de 53 détecteurs	143
Figure 125 : Nombre de pistes ayant la capacité de couplage en court-circuit sur la face P pour l'ensemble des détecteurs	144
Figure 126 : Nombre de pistes ayant la capacité de couplage en court-circuit sur la face N pour l'ensemble des détecteurs	144
Figure 127 : Valeur du paramètre VRP pour l'ensemble des circuits COSTAR	145
Figure 128 : Valeur du paramètre VRN pour l'ensemble des circuits COSTAR	145
Figure 129 : Valeur du paramètre coeff A pour l'ensemble des circuits COSTAR	146
Figure 130 : Valeur du paramètre coeff B pour l'ensemble des circuits COSTAR	146
Figure 131 : Qualité de la production des 3954 circuits produits lors de la première phase .	148
Figure 132 : Distribution des différents défauts des circuits ALICE 128C sur ruban TAB pour la première phase	149
Figure 133 : Cartographie des canaux défectueux pour les circuits ALICE 128C sur ruban TAB	149
Figure 134 : Cartographie des canaux non connectés pour les circuits ALICE 128C sur ruban TAB	150
Figure 135 : Circuits ALICE 128C refusés ou détruits lors de l'assemblage sur le module .	152
Figure 136 : Distribution des tensions de déplétion pour l'ensemble des modules	153
Figure 137 : Distribution de la différence entre la tension de déplétion mesurée lors du test des modules et celle mesurée lors du test des détecteurs	153
Figure 138 : Distribution de la tension maximale pour l'ensemble des modules	154
Figure 139 : Distribution de la différence entre la tension maximale mesurée lors du test des modules et celle mesurée lors du test des détecteurs	154
Figure 140 : Distribution du nombre de voies non fonctionnelles face P pour tous les modules	155

Figure 141 : Distribution du nombre de voies non fonctionnelles face N pour tous les modules	155
Figure 142 : Bilan de la production par semaine des modules pour la phase 1	156
Figure 143 : Bilan de la production cumulée par semaine des modules pour la phase 1	157
Figure 144 : Bilan de la production par semaine des modules pour la phase 2	157
Figure 145 : Bilan de la production cumulée par semaine des modules pour la phase 2	158
Figure 146 : Installation de la première échelle du SSD dans le détecteur de l'expérience STAR	163
Figure 147 : Installation de 5 échelles sur le support métallique du SSD	163
Figure 148 : Schéma du positionnement des 10 échelles installées lors de l'année 2003	164
Figure 149 : Le SSD complet	164
Figure 150 : Installation du SSD et du SVT à l'intérieur de la TPC	165
Figure 151 : Mesure du piédestal et du bruit pour les modules de l'échelle 13P lors de la prise de données numéro 5315033	165
Figure 152 : Taux d'occupation par échelle et par module pour l'ensemble du SSD lors de la prise de données numéro 6031008	166
Figure 153 : Corrélation de charges entre les faces P et N de l'échelle 14 lors de la prise de données numéro 6007103	166
Figure 154 : Reconstruction de 240 traces primaires dans le détecteur de l'expérience STAR	167

LISTE DES TABLEAUX

Tableau 1 : Longueur de radiation des différents éléments du SSD	28
Tableau 2 : Les spécifications géométriques des détecteurs	34
Tableau 3 : Les spécifications électriques des détecteurs	34
Tableau 4 : Résumé des caractéristiques du circuit ALICE 128C	39
Tableau 5 : Puissance dissipée pour chaque sous-ensemble analogique du circuit ALICE 128C	40
Tableau 6 : Temps de lecture d'un événement du SSD de STAR	41
Tableau 7 : Les tests permettant de localiser les différents défauts des voies du module	102
Tableau 8 : Valeurs des paramètres de polarisation	117
Tableau 9 : Résumé de l'évolution des observables dans la zone de fonctionnement pour les 7 paramètres	132
Tableau 10 : Résumé des données sur les détecteurs vu dans la base de données	141
Tableau 11 : Classement des détecteurs par qualité et par lieu au 5 juillet 2004	141
Tableau 12 : Bilan de la production des circuits ALICE 128C sur ruban TAB pour la phase 2	151
Tableau 13 : Répartition des 5656 circuits ALICE 128C testés bon chez le fabricant	152
Tableau 14 : Comparaison des 2 phases de production des modules	158

INTRODUCTION

Dans le cadre de la progression de nos connaissances sur les premiers instants de l'univers ainsi que sur les propriétés fondamentales de la matière, de nombreuses recherches ont été entreprises, en particulier sur l'état de la matière quelques microsecondes après le Big-bang. Cet état est un plasma de quarks et de gluons (PQG).

Dans le chapitre 1, nous expliquerons brièvement ce qu'est un PQG, ses caractéristiques et les signatures contribuant à déterminer l'existence possible d'un PQG.

Le chapitre 2 sera consacré à la description succincte du collisionneur RHIC¹ et des expériences associées. Le collisionneur permet d'accélérer des ions lourds et de les faire entrer en collision à très haute énergie dans le but de créer un PQG. Les quatre expériences situées auprès de ce collisionneur seront décrites succinctement. Ces expériences sont dédiées à l'observation des diverses signatures du PQG et font appel à des ensembles de détection différents dans leur principe et leurs composants instrumentaux.

Le chapitre 3 présentera l'ensemble de détection SSD² qui vient compléter le trajectographe interne de l'expérience STAR³. Nous étudierons les améliorations de détection apportées par celui-ci. Nous décrirons en détail les 320 modules qui le composent. Chacun de ces modules est essentiellement constitué d'un détecteur silicium à micropistes ainsi que de plusieurs circuits de lecture. Nous décrirons enfin le processus d'assemblage des modules.

Le chapitre 4 sera consacré aux différents tests effectués afin de qualifier les modules et leurs composants. Ces tests sont essentiels pour s'assurer du fonctionnement nominal de l'ensemble et de sa fiabilité.

Les chapitres 5 et 6 présenteront deux études effectuées sur les modules dans le but d'étudier leurs performances en fonction des différents paramètres. La première étude présentera l'évolution des caractéristiques et de l'efficacité de détection en fonction de la température. La seconde étude portera sur le réglage et l'optimisation des caractéristiques des circuits de lecture en fonction des paramètres extérieurs.

Le chapitre 7 présentera le bilan de la production des modules destinés au SSD.

Le chapitre 8 sera consacré à l'installation du SSD sur le site du RHIC. Nous présenterons alors le bilan de cet ensemble de détection et les premières données obtenues avec ce détecteur au cours de l'année 2004.

¹ Relativistic Heavy Ion Collider

² Silicon Strip Detector

³ Solenoidal Tracker At RHIC

Chapitre 1

Plasma de quarks et de gluons



« Les coquelicots » de Claude Monet

Lors des premiers instants, 10^{-5} secondes après le Big-bang (Figure 1), l'univers était probablement sous forme d'un plasma de quarks et de gluons.

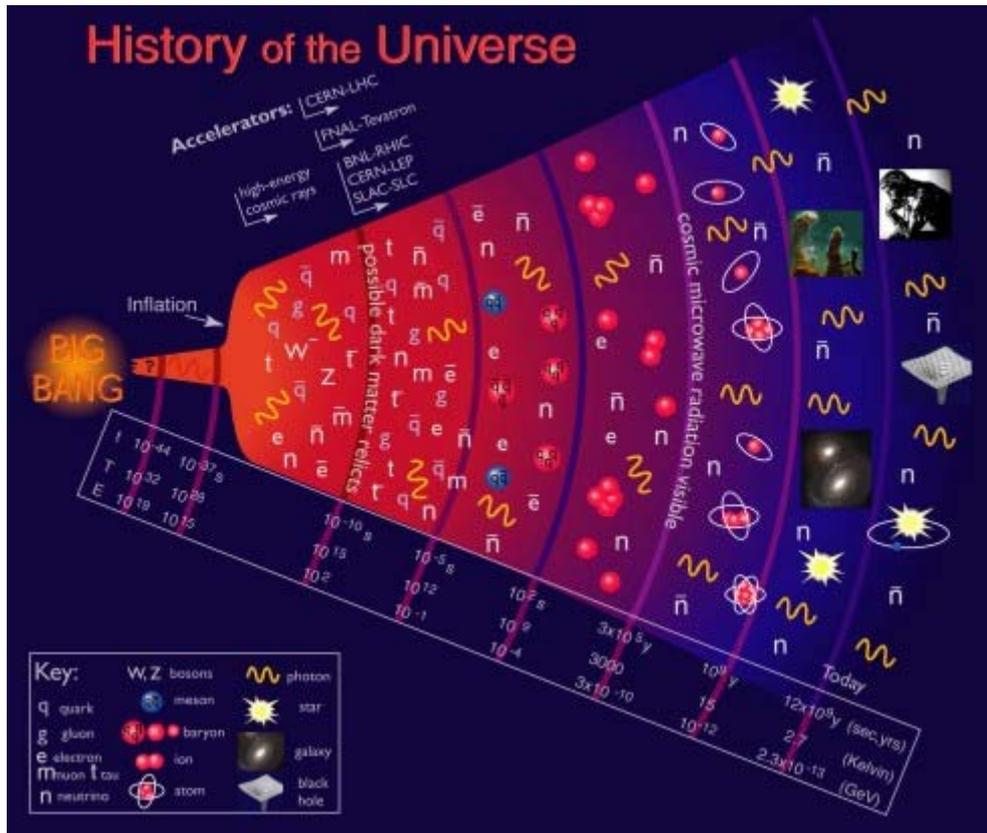


Figure 1 : Schéma de l'évolution de l'univers

Ce plasma est prédit par la chromodynamique quantique (QCD) et se caractérise par une température et une densité d'énergie très élevées ($\geq 1 \text{ GeV}/\text{fm}^3$). Lors du refroidissement et de l'expansion de l'univers, celui-ci a subi une transition de phase confinant les quarks et les gluons dans les hadrons pour former la matière telle que nous la connaissons aujourd'hui. Il est impossible de calculer analytiquement précisément les grandeurs physiques relatives au PQG à cause du caractère non perturbatif de la théorie à basse énergie, celle correspondant au confinement [1]. Néanmoins des calculs numériques sont possibles, par exemple avec QCD⁴ sur réseau. Dans ce cadre la transition vers un PQG est prédite pour une température critique de 170 MeV à potentiel chimique nul (Figure 2).

Les collisions d'ions lourds ultra-relativistes telles que celles produites avec les accélérateurs AGS⁵, SPS⁶, RHIC et prochainement LHC⁷ permettent l'étude de cette transition de phase. En effet, l'énergie élevée des collisions entre nucléons et le grand nombre de nucléons participant à la collision augmentent suffisamment la température et la densité du

⁴ ChromoDynamique Quantique

⁵ Alternating Gradient Synchrotron

⁶ Super Proton Synchrotron

⁷ Large Hadron Collider

milieu pour atteindre la densité d'énergie critique. L'objectif de ces expériences est de mettre en évidence les manifestations de la transition de phase des hadrons en quarks déconfinés. Cette étude vise à répondre à des questions fondamentales sur la nature de l'interaction forte. Cependant la mise en évidence d'un PQG est complexe. En effet, une observation directe du PQG est impossible compte tenu de sa durée de vie (< 20 fm/c) et du faible volume du système où il est présent. Nous ne pouvons observer que les leptons, les hadrons et les photons résultant du refroidissement du système. C'est à partir de ce gaz que nous devons identifier d'éventuelles manifestations du PQG et raccorder ces mesures aux prédictions théoriques. Néanmoins cette comparaison est difficile car aucune théorie ne permet de décrire la collision du début à la fin. Il est donc nécessaire de recourir à des modèles, parfois nombreux et dont les hypothèses ne sont pas toujours vérifiables.

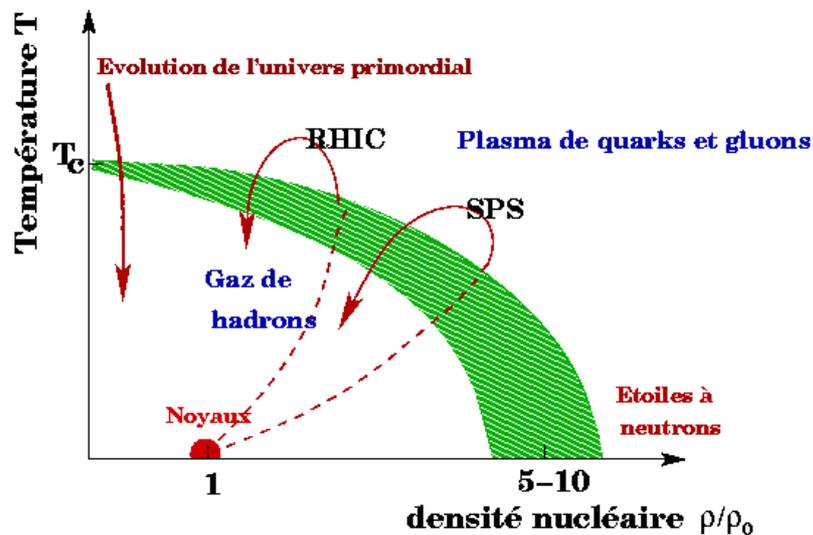


Figure 2 : La transition de phase de la matière nucléaire ordinaire en PQG

Plusieurs signatures de la création d'un PQG ont été proposées:

- Suppression du J/ψ : cette suppression des états liés $c\bar{c}$ est dû à un effet d'écrantage. En effet ces quarks ne restent pas liés dans un PQG, ce qui explique la diminution du nombre de charmonia.
- Diminution de l'énergie des jets : les partons de grande énergie, créés lors des processus durs entre partons des nucléons incidents au tout début de la collision, peuvent sortir du PQG pour former des jets mais ces partons sont ralentis lors de la traversée du PQG. Ils perdent de l'énergie, ce qui se traduit par une diminution du nombre de particules de grande impulsion transverse.
- Emission de photons directs et radiation du plasma : le nombre de photons émis doit augmenter s'il y a création d'un plasma. Cette augmentation est due à l'annihilation quark-antiquark ou à la diffusion des quarks sur les gluons. Une fois créés, ces photons n'interagissent plus avec le milieu, ce qui facilite l'interprétation des mesures. Par contre de nombreuses sources de photons existent lors de la

collision mais aussi dans la phase hadronique. La mise en évidence du signal est ainsi rendue très délicate.

- Augmentation du nombre de dileptons : une restauration partielle de la symétrie chirale induit une diminution de la masse des mésons ρ , ω , Φ et une augmentation de la largeur de ces résonances, c'est-à-dire une diminution de leur temps de vie dans le plasma. On doit donc observer un décalage dans les spectres en masse invariants de leurs produits de décroissance, c'est-à-dire de dileptons.
- Production d'étrangeté : dans un PQG, la fusion des gluons et l'annihilation quark-antiquark favorisent la création de paires $s\bar{s}$. De plus la restauration partielle de la symétrie chirale diminue la masse des quarks s , facilitant ainsi leur création. La production de baryons étranges est ainsi favorisée.
- Production de matière étrange exotique [2], [3], [4] : lors de la création d'un PQG, nous pouvons obtenir des strangelets ("sac" contenant plus de 3 quarks dont plusieurs étranges), des MEMOs (Metastable Exotic Multi-hypernuclear Objects), c'est-à-dire des agglomérats de nucléons et de baryons multi-étranges. La création de ces objets reste hypothétique.
- Caractéristique de la production des hadrons : l'existence d'un PQG nécessite la thermalisation au moins partielle des éléments (quarks et gluons) du système. Ceci devrait induire des effets collectifs importants dans la dynamique des quarks et des gluons qui peuvent se retrouver dans les propriétés dynamiques des hadrons finaux tel que l'écoulement elliptique important.

Chacune de ces signatures nécessite un système de détection particulier. Le détecteur STAR a été conçu pour reconstruire au mieux les hadrons produits lors de la collision, afin d'obtenir un maximum de caractérisation du système. En particulier sa grande acceptance azimutale et en rapidité lui permet de mesurer la plupart des particules étranges. Les hadrons étranges peuvent se désintégrer par interaction faible. Ils sont identifiés par une reconstruction topologique de leurs vertex de désintégration. Le détecteur, SSD, auquel cette thèse se rattache est l'un des instruments importants pour obtenir une bonne efficacité de cette reconstruction.

Chapitre 2

L'accélérateur RHIC et les expériences associées



« Le jardin de Monet à Giverny » de Claude Monet

2.1 L'accélérateur RHIC

Le RHIC (Figure 3), situé au BNL⁸ sur Long Island aux Etats-Unis a été conçu pour étudier la formation et les propriétés du PQG. C'est un collisionneur de 3,8 km de circonférence. Il est aujourd'hui le collisionneur le plus puissant destiné à la recherche du PQG. Le RHIC [5] possède 6 points de collisions dont 4 sont occupés par les expériences BRAHMS, PHENIX, PHOBOS et STAR. Il permet d'accélérer, de stocker et d'assurer la collision de 2 faisceaux d'ions lourds circulant en sens opposé. Les ions, du proton à l'au, ont une énergie maximale de 100 GeV/nucléon pour l'au et de 250 GeV pour les protons avec respectivement une luminosité de $2.10^{26} \text{ cm}^{-2}.\text{s}^{-1}$ et de $1,4.10^{31} \text{ cm}^{-2}.\text{s}^{-1}$ (Figure 4).

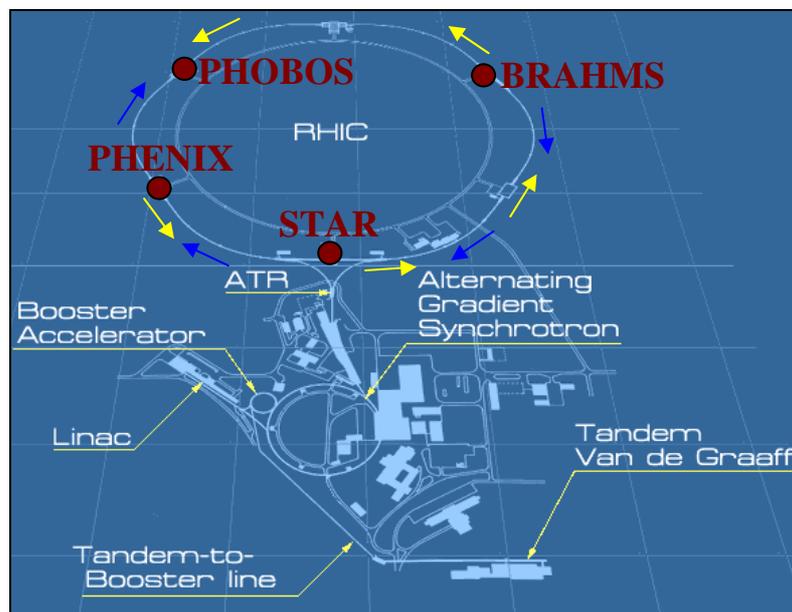


Figure 3 : Le RHIC

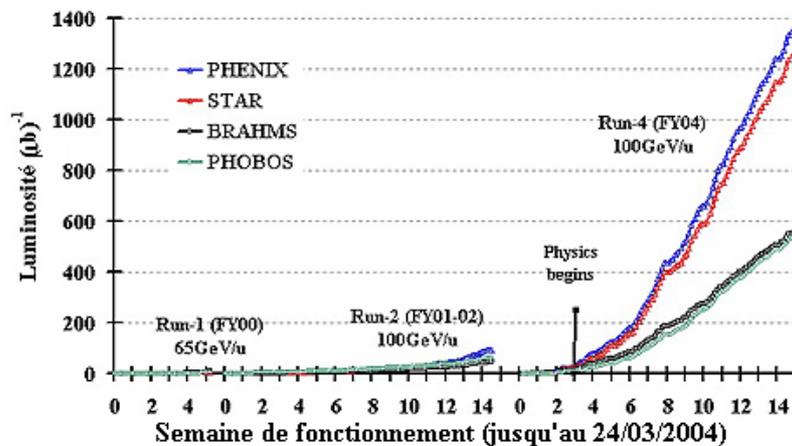


Figure 4 : Luminosité au RHIC pour les collisions Au-Au entre l'année 2000 et 2004

⁸ Brookhaven National Laboratory

Prenons l'exemple des collisions Au-Au. Afin d'accélérer les ions Au, 3 accélérateurs dans la chaîne d'injection augmentent successivement l'énergie et la charge des ions. Des ions Au de charge $Q = -1$, obtenus en bombardant une cible Au avec un faisceau de Cs positif, sont injectés dans l'accélérateur électrostatique du Tandem Van de Graaff. Ces ions Au sont accélérés à 1 MeV/nucléon et épluchés de leurs électrons jusqu'à un état de charge de $Q = +32$. Ils sont ensuite injectés dans le Booster, synchrotron de 200 m de circonférence, grâce au Tandem-to-Booster Line où ils sont accélérés par paquets à 95 MeV/nucléon avec un état de charge de $Q = +77$. Puis, 24 paquets sont injectés dans l'AGS où ils sont accélérés à une énergie de 10,8 GeV/nucléon avec un état de charge de $Q = +79$. Les paquets sont ensuite regroupés puis divisés en 4 paquets d'ions avant d'être injectés un par un dans le RHIC en traversant l'ATR⁹. L'opération est répétée 14 fois jusqu'à obtenir 56 paquets de 10^9 ions dans chacun des deux anneaux du RHIC. Ces paquets sont alors accélérés en sens opposé selon le principe du synchrotron à une énergie de 100 GeV/nucléon.

En ce qui concerne les protons polarisés, ils sont d'abord accélérés par un accélérateur linéaire de 16,4 m de long à une énergie de 200 MeV puis ils sont injectés dans le Booster pour suivre le même trajet que décrit précédemment.

2.2 Les expériences au RHIC

Les 4 expériences suivantes : BRAHMS, PHENIX, PHOBOS et STAR, ont été installées auprès du RHIC pour étudier les collisions d'ions lourds. Les expériences PHENIX et STAR sont les deux expériences majeures tant par la taille que par le nombre d'observables recherchées. Les expériences BRAHMS et PHOBOS ont une taille plus petite et une vocation plus spécifique.

- **BRAHMS** (Broad RAnge Hadron Magnetic Spectrometers) :

L'expérience BRAHMS [6] a pour but principal l'étude de certaines signatures hadroniques du plasma de quarks et de gluons et des caractéristiques globales des collisions sur un large domaine de rapidité. Le détecteur est principalement composé de deux spectromètres magnétiques de particules chargés, à rapidité élevée (petits angles) et à rapidité intermédiaire, qui peuvent tout deux être déplacés dans un certain domaine angulaire, ce qui permet de couvrir un large domaine de rapidité de $0 < |y| < 4$. Il permet de mesurer le taux de production des hadrons chargés : p^\pm , K^\pm et π^\pm pour une impulsion $0,2 < p_t < 3$ GeV/c. Il permet l'étude dynamique de la réaction : pouvoir d'arrêt, équilibre chimique et thermalisation, et l'étude systématique des mini-jets pour $p_t > 2$ GeV/c. Le détecteur de l'expérience BRAHMS (Figure 5) est équipé de détecteurs de trajectographie entre les spectromètres magnétiques, de détecteurs de temps de vol et de détecteurs Cherenkov qui permettent d'identifier les particules et leur trajectoire et de déterminer leur impulsion.

⁹ AGS-to-RHIC Beam Transfert Line

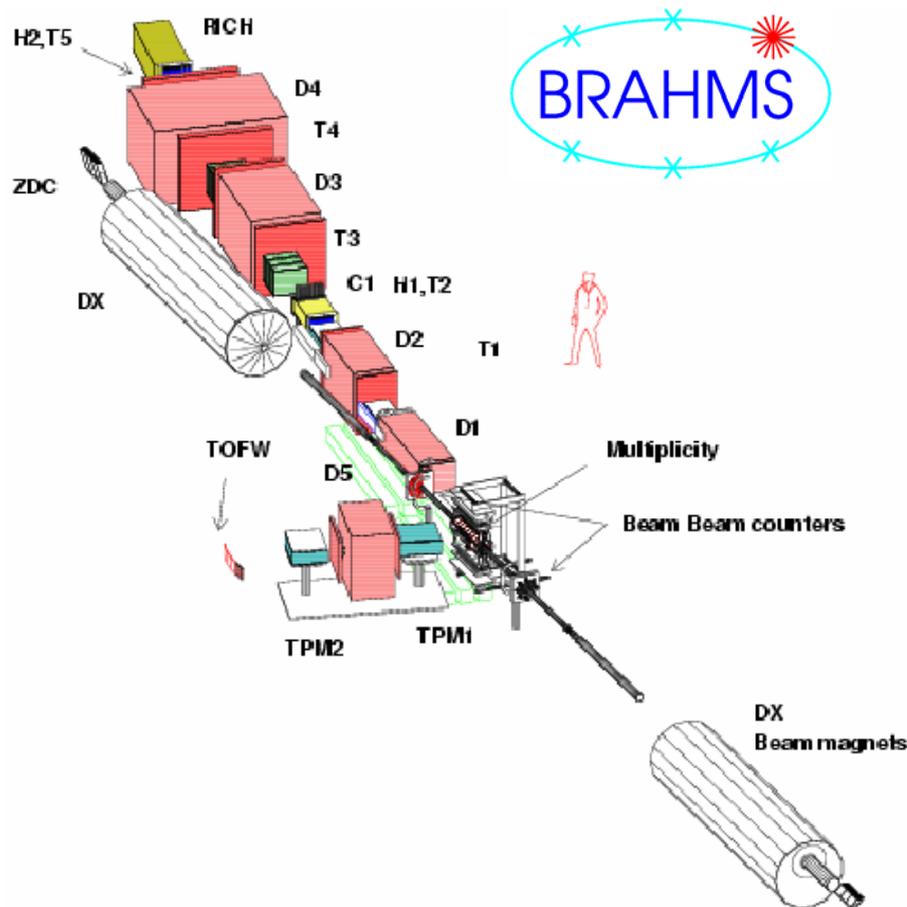


Figure 5 : Le détecteur de l'expérience BRAHMS

- **PHENIX** (Pionnering High Energy Nuclear Interaction eXperiment) :

L'expérience PHENIX [7] est dédiée à la poursuite globale des études menées jusqu'à présent par l'expérience NA50 au SPS du CERN¹⁰. Elle est consacrée à la mesure des dileptons (di-électrons et di-muons), des photons et des hadrons pour identifier une des signatures du PQG, prédite dès 1986 par Matsui et Satz, la suppression de la production des résonances lourdes J/ψ , ψ' et Y (prévision de la QCD). Cette suppression est due à un mécanisme d'écrantage des $c\bar{c}$ par les charges de couleurs des quarks légers environnants. L'expérience PHENIX permet l'étude de la suppression des particules à grande impulsion transverse mais également la mesure des résonances, ρ , ω et Φ pour étudier la restauration de la symétrie chirale.

Le détecteur de l'expérience PHENIX (Figure 6) est composé principalement de 2 spectromètres centraux (bras Est et bras Ouest) permettant la mesure des électrons, des photons et des hadrons et de 2 spectromètres à muons (bras Sud et bras Nord). Un aimant, interne aux spectromètres centraux, induit un champ magnétique dont l'axe est parallèle à celui du faisceau. Deux aimants entourent les spectromètres à muons, les plaçant dans un champ magnétique transversal à l'axe du faisceau. Chaque spectromètre central est composé

¹⁰ Centre Européen de Recherche Nucléaire

d'un trajectographe pour les particules chargés et de 4 calorimètres électromagnétiques pour la mesure des photons et des électrons. Le trajectographe est composé de 3 PC¹¹ et de 2 DC¹² pour reconstruire les trajectoires des particules (Figure 7). Une TEC¹³ sur le bras Est permet une trajectographie supplémentaire et l'identification des particules. Le TOF¹⁴ et le RICH¹⁵ permettent également l'identification des particules. Les 2 spectromètres à muons sont composés chacun de trois stations de chambres à pistes de cathodes et d'un identificateur de muons formé de plans de détecteurs intercalés entre des murs de fer. PHENIX est également constitué d'un MVD¹⁶ qui fournit une mesure de la multiplicité des particules de l'événement, la position du vertex de collision, et les fluctuations dans la production des particules chargées. Il est composé de détecteurs silicium à pistes et de détecteurs d'extrémité (endcaps) fait de pads en silicium. 2 types de triggers sont utilisés : 2 ZDC¹⁷ (calorimètres à neutrons) et 2 BBC¹⁸.

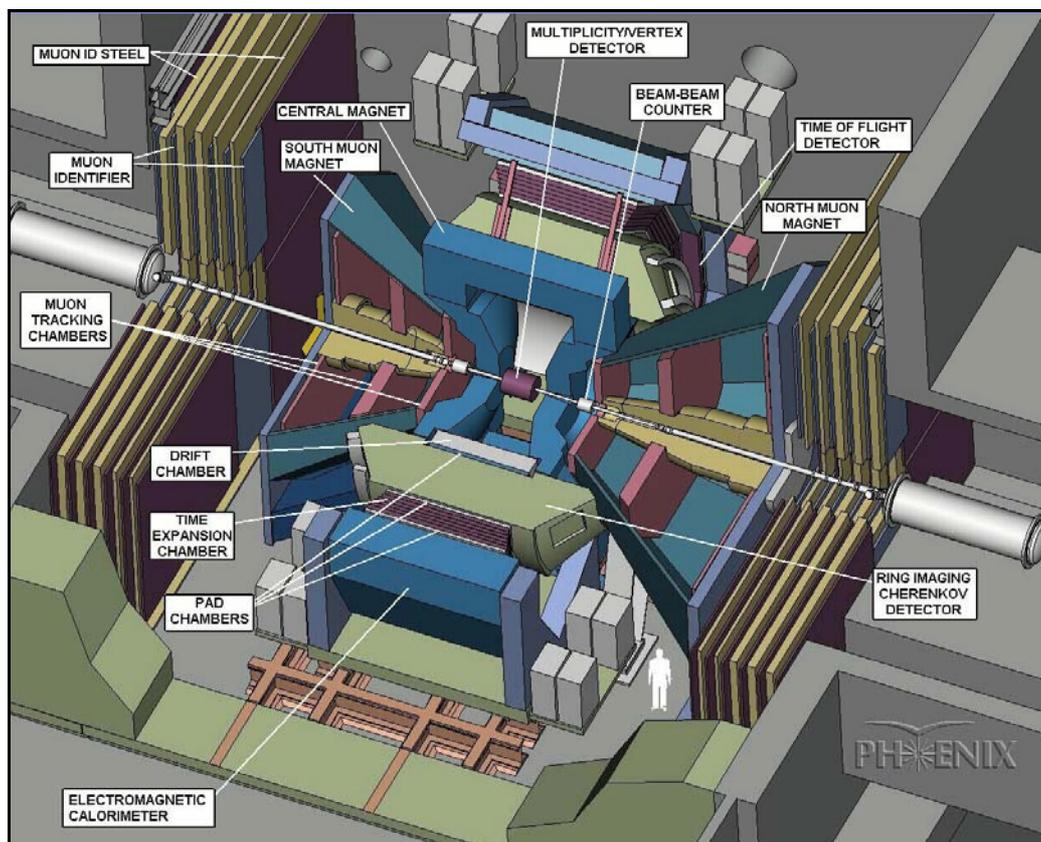


Figure 6 : Le détecteur de l'expérience PHENIX

¹¹ Pad Chamber

¹² Drift Chamber

¹³ Time Expansion Chamber

¹⁴ Time Of Flight

¹⁵ Ring-Imaging Cherenkov

¹⁶ Multiplicity-Vertex Detector

¹⁷ Zero Degree Calorimeter

¹⁸ Beam-Beam Counter

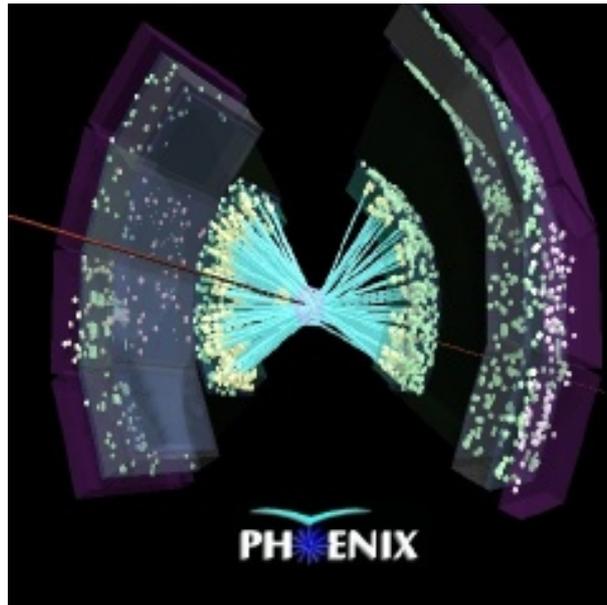


Figure 7 : Collision centrale Au-Au dans PHENIX

- PHOBOS¹⁹ :

L'expérience PHOBOS [8] a pour but l'étude des corrélations des particules à basse impulsion transverse ($15 < P_t < 600$ MeV/c pour les pions et $45 < P_t < 1200$ MeV/c pour les protons). Elle permet la mesure en masse transverse et ainsi la détermination de la température (freeze-out thermique : arrêt des collisions élastiques, les spectres en impulsion sont alors fixes). L'étude du taux de production de nombreuses particules : γ , π , ρ , d, K, Φ et Λ permet la détermination du freeze-out chimique (arrêt des collisions inélastiques, les multiplicités des différentes espèces sont alors fixes). Le domaine de rapidité étudié est limité à $0 < y < 1,5$.

Le détecteur PHOBOS (Figure 8) est composé de 4 types de détecteurs : un détecteur de multiplicité, un détecteur de vertex, 2 spectromètres magnétiques incluant un mur de temps de vol et plusieurs triggers pour déterminer la centralité de la collision.

Le détecteur de multiplicité est composé d'une couche unique de détecteurs en silicium. Il consiste en une couverture centrale de section octogonale (octagon multiplicity detector) et en 6 détecteurs circulaires (ring multiplicity detectors). Au-dessous et au-dessus de la région d'interaction une double couche de détecteurs en silicium finement segmentée est utilisée pour déterminer le vertex. Le spectromètre est constitué de 2 bras, comprenant chacun 15 couches de détecteurs siliciums, localisés de chaque côté de l'axe de collision et permettant la trajectographie et l'identification des particules chargées (Figure 9) par la mesure de la perte d'énergie. Les scintillateurs de temps de vol (TOF) forment deux panneaux destinés à améliorer l'identification des particules. L'aimant, situé après la première couche de spectromètres maintient un champ vertical uniforme de 2T. 3 types de triggers sont utilisés :

¹⁹ Ce nom d'une lune de Mars a été choisi en raison d'un premier projet d'expérience, MARS (Modular Array for RHIC Spectra), qui n'a pas été retenu

16 scintillateurs plastiques, 2 tableaux de 16 détecteurs Cherenkov et des Zero Degree Calorimeters (ZDC).

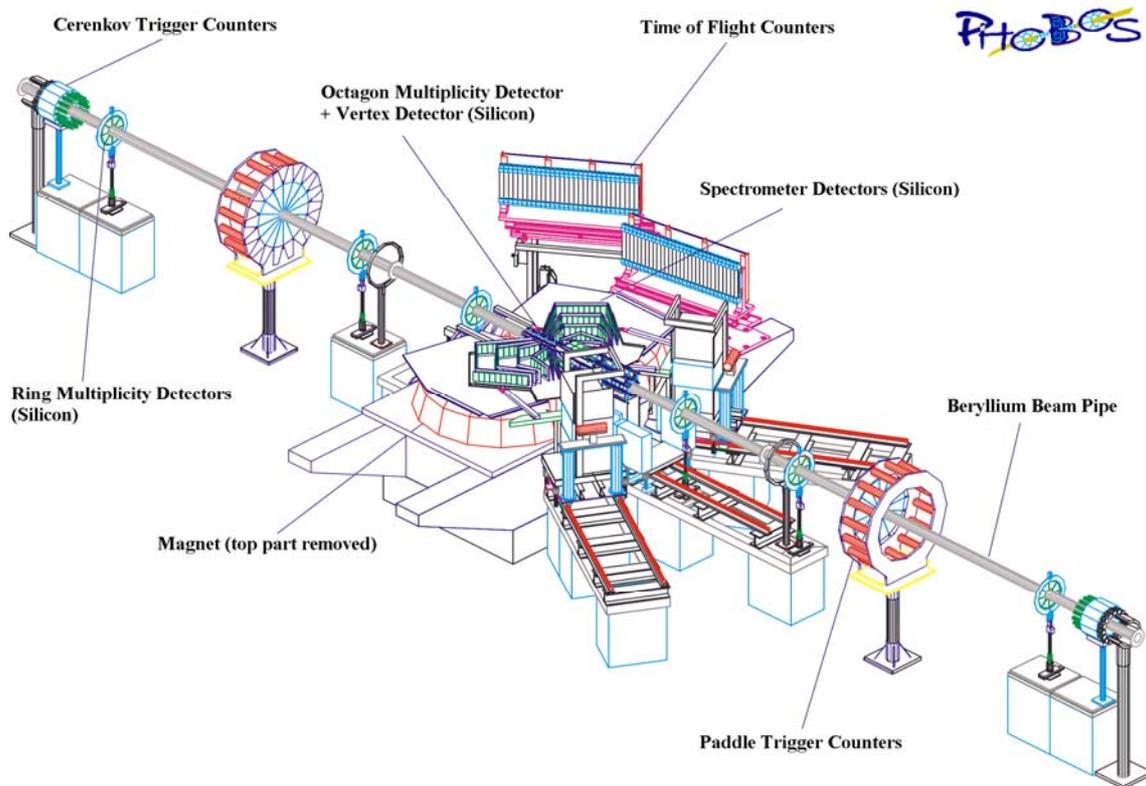


Figure 8 : Le détecteur de l'expérience PHOBOS



Figure 9 : Collision or or à 100 GeV/nucléon dans PHOBOS

- **STAR** (Solenoidal Tracker At RHIC) :

L'expérience STAR [9], [10] a mis l'accent sur la mesure des hadrons dans un grand angle solide et précisément sur la mesure des mésons et des baryons étranges mais l'expérience STAR peut également détecter les leptons et les photons. Sa grande acceptance permet la mesure d'un grand nombre d'observables événement par événement.

Le détecteur STAR (Figure 10) est contenu dans un aimant cylindrique qui maintient un champ magnétique longitudinal par rapport au faisceau uniforme. Ce champ est réglable de 0 à 0,5 T.

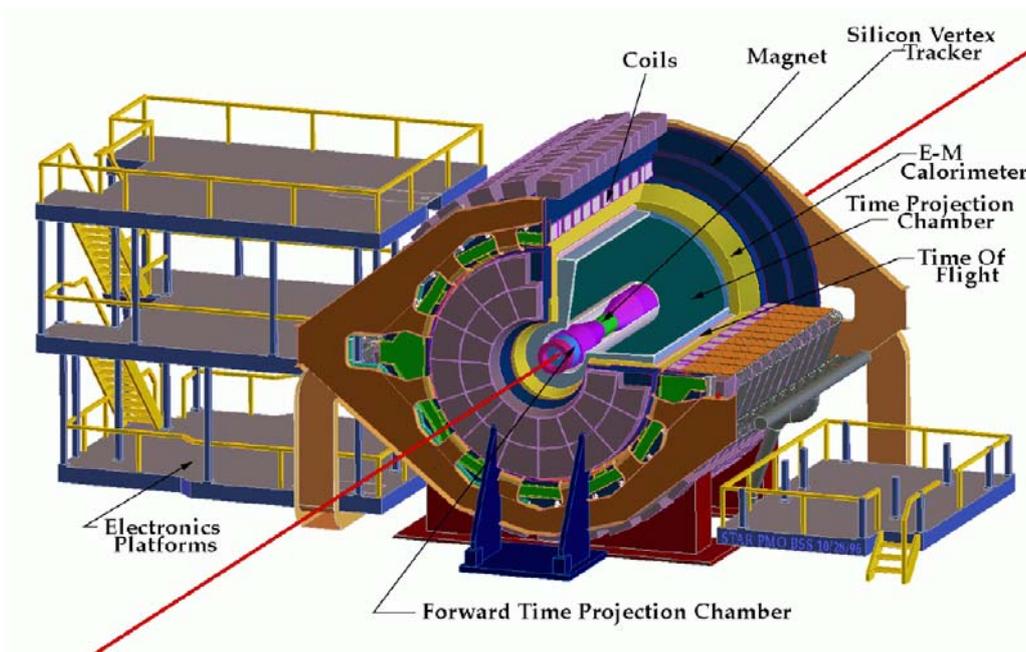


Figure 10 : Le détecteur de l'expérience STAR

L'élément central de STAR, le trajectographe, est composé d'une TPC²⁰ centrale de grande dimension, de 2 TPC situées à l'avant (FTPC²¹), d'un SVT²² et d'un SSD.

La TPC [11] a 4,2 m de long et 4 m de diamètre. Elle est de forme cylindrique avec un volume sensible compris entre 50 cm et 200 cm de rayon. Elle couvre un domaine en pseudorapidité η compris entre ± 1 et ± 2 , c'est à dire une acceptance de $\pm 1,5$. La TPC est remplie d'un mélange gazeux (90 % d'argon et 10 % de méthane), sous pression atmosphérique, qui est ionisé par le passage d'une particule et les charges résultantes sont collectées sur des électrodes de collection (pads) aux extrémités du cylindre. Elle permet de déterminer la trajectoire de par sa haute granularité (137 000 pads sur chaque base du cylindre), l'impulsion transverse, la perte d'énergie des particules chargées d'impulsion supérieure à 150 MeV/c et ainsi leur identification.

²⁰ Time Projection Chamber

²¹ Forward Time Projection Chamber

²² Silicon Vertex Tracker

Les 2 FTPC situées à l'extrémité des 2 cônes de support du SVT et occupant un volume compris entre 8 cm et 30 cm de rayon et entre $z = 160$ cm et $z = 260$ cm ($z = 0$ se situe au centre du détecteur STAR) augmentent la couverture de l'espace des phases dans la région de pseudorapidité $2,5 < |\eta| < 4$. Le gaz utilisé à l'intérieur de la FTPC est un mélange de 50 % d'argon et de 50 % de CO₂. Les FTPC permettent la trajectographie des particules et la mesure de la perte d'énergie et ainsi l'identification des particules chargées de grande impulsion.

Le trajectographe interne SVT est constitué de 3 couches cylindriques de détecteurs silicium à dérive SDD²³ d'une longueur maximale de 44,1 cm centrées sur l'axe du faisceau à 5,97 cm; 10,16 cm et 14,91 cm de cet axe. Il couvre un domaine en pseudorapidité de ± 1 . Il permet d'étendre la trajectographie de la TPC à faible distance du point d'interaction. Il permet également de par sa granularité élevée (résolution en position de l'ordre de 20 μ m en z et en $r\phi$) d'améliorer la reconstruction de traces des vertex secondaires.

Le détecteur silicium à micropistes SSD a été ajouté au SVT pour constituer la quatrième couche du trajectographe interne [12]. Il couvre également un domaine en pseudorapidité de ± 1 et sera décrit plus en détail au Chapitre 3.

Le calorimètre électromagnétique EMC²⁴ central et le calorimètre électromagnétique d'extrémité (endcap EMC), plan situé à $z = \pm 1,1$ m permettent la mesure de l'énergie des photons directs, des électrons, des particules à haute impulsion transverse et des jets. Le calorimètre central forme un cylindre à 2,25 m de l'axe du faisceau et couvre un domaine de pseudorapidité de ± 1 . Le endcap EMC couvre un domaine de pseudorapidité $1 < |\eta| < 2$.

Le RICH, d'une surface active de 1 m \times 1 m, est placé entre l'aimant et le CTB²⁵. Il couvre un domaine de pseudorapidité $|\eta| < 0,2$. Il permet l'identification des particules à grande impulsion transverse, jusqu'à 3 GeV/c pour les pions et les kaons et jusqu'à 5 GeV/c pour les protons et complète ainsi la TPC.

Le détecteur de temps de vol (TOF) entoure la TPC et couvre un domaine de pseudorapidité de ± 1 . Il permet l'identification des particules, des pions et des kaons jusqu'à une impulsion transverse de 1,8 GeV/c et jusqu'à 3 GeV/c pour les protons par la mesure du temps de vol et de l'impulsion mesurée dans la TPC.

Trois types de détecteurs permettent le déclenchement et la sélection d'événements : le CTB les ZDC ainsi que les MWPC²⁶.

Le CTB est composé de 240 scintillateurs couplés à des photomultiplicateurs et mesure la multiplicité des particules chargées. Il a 4 m de long et entoure la TPC à 2 m de l'axe du

²³ Silicon Drift Detector

²⁴ ElectroMagnetic Calorimeter

²⁵ Central Trigger Barrel

²⁶ Multi-Wire Proportional Chamber

faisceau. Il couvre un domaine de pseudorapidité de ± 1 . Le CTB permet de connaître la centralité de la collision.

Les ZDC sont 2 calorimètres hadroniques. Ils mesurent la centralité de la collision en détectant les neutrons spectateurs. Ils sont placés à $z = 18$ m de part et d'autre de l'axe du faisceau.

Les MWPC situées à la base du cylindre de la TPC mesurent la multiplicité des particules chargées dans un domaine de pseudorapidité de $1 < |\eta| < 2$ en utilisant les anodes de celle-ci comme compteur proportionnel.

- **Conclusion :**

Ces quatre expériences complémentaires visent à identifier les différentes caractéristiques d'un PQG grâce à la mesure des observables par les diverses catégories de détecteurs utilisés.

Chapitre 3

La couche de détection à micropistes silicium : le SSD



« Bouquet de tournesols » de Claude Monet

3.1 Une couche de détection supplémentaire pour le trajectographe interne

La collaboration STAR a accepté la proposition conjointe de l'IReS²⁷ et de Subatech²⁸ d'ajouter une couche de détecteurs supplémentaire, le SSD (Figure 11), au trajectographe de l'expérience STAR, placé entre le SVT et la TPC afin d'améliorer la reconstruction de traces des particules produites lors des collisions.

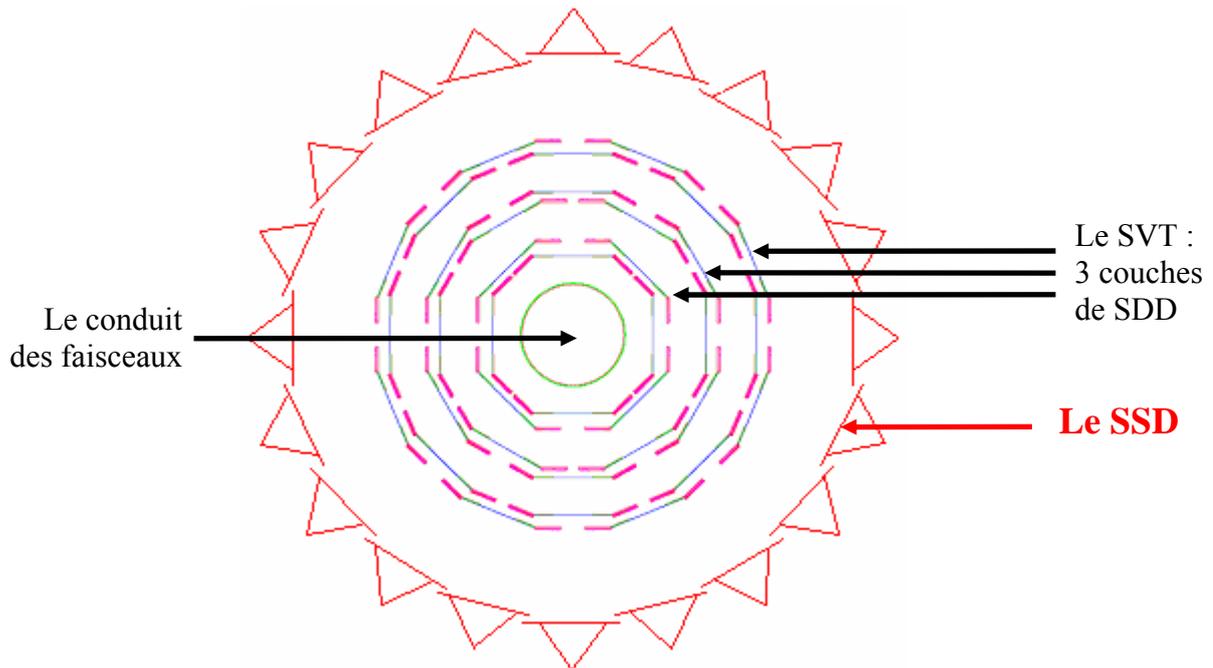


Figure 11 : Vue transversale du SVT et du SSD

De manière générale, les particules chargées qui traversent un détecteur interagissent avec la matière qui le compose. Cela crée, par ionisation, des paires électrons-trous ou électrons-ions qui migrent, sous l'effet d'un champ électrique éventuellement combiné à un champ magnétique, vers des électrodes dont la lecture des courants par des circuits électroniques indique le passage de la particule et la charge déposée correspondante. Les signaux ainsi laissés dans un ensemble de détecteurs permettent de reconstituer la trajectoire de chaque particule.

Le SVT permet de reconstruire les traces des particules situées dans la région centrale, proche de la collision, et notamment celles qui n'atteignent pas la TPC. L'installation d'une couche cylindrique de détecteurs supplémentaires, le SSD, autour du SVT met à profit un volume disponible où les particules ne laissaient antérieurement aucune trace de leur passage.

²⁷ Institut de Recherches Subatomiques de Strasbourg

²⁸ Laboratoire de Physique Subatomique et des Technologies Associées

L'ajout du SSD augmente le taux de reconstruction des trajectoires de particules et accroît ainsi la probabilité d'atteindre les observables susceptibles de démontrer l'existence d'un PQG.

- **Une meilleure reconstruction de traces :**

L'ajout du SSD permet d'améliorer l'association des traces reconstruites séparément dans la TPC et dans le SVT par ajout d'un point intermédiaire [13], [14]. De plus, un algorithme de reconstruction de trace, EST²⁹ [15], a été développé en vue de l'intégration du SSD. Dans cet algorithme, la reconstruction des traces commence dans la TPC, (Figure 12) où une particule peut laisser jusqu'à 45 points [14]. Ces traces sont ensuite prolongées vers la couche externe du SVT puis vers chacune des 2 autres couches [13]. La projection des traces vers le SVT est d'autant plus difficile que la distance TPC-SVT et la densité de particules sont élevées. Un nouvel algorithme, ITTF³⁰ [16], dérivé de l'expérience ALICE au CERN, permettra prochainement d'augmenter l'efficacité de reconstruction. Il permet d'ajouter de nouveaux détecteurs au fur et à mesure de leur intégration ainsi que de nouvelles configurations pour la reconstruction de traces. Contrairement à EST, l'algorithme extrapole la trace de la particule à partir d'un point vers les autres points dans toutes les directions.

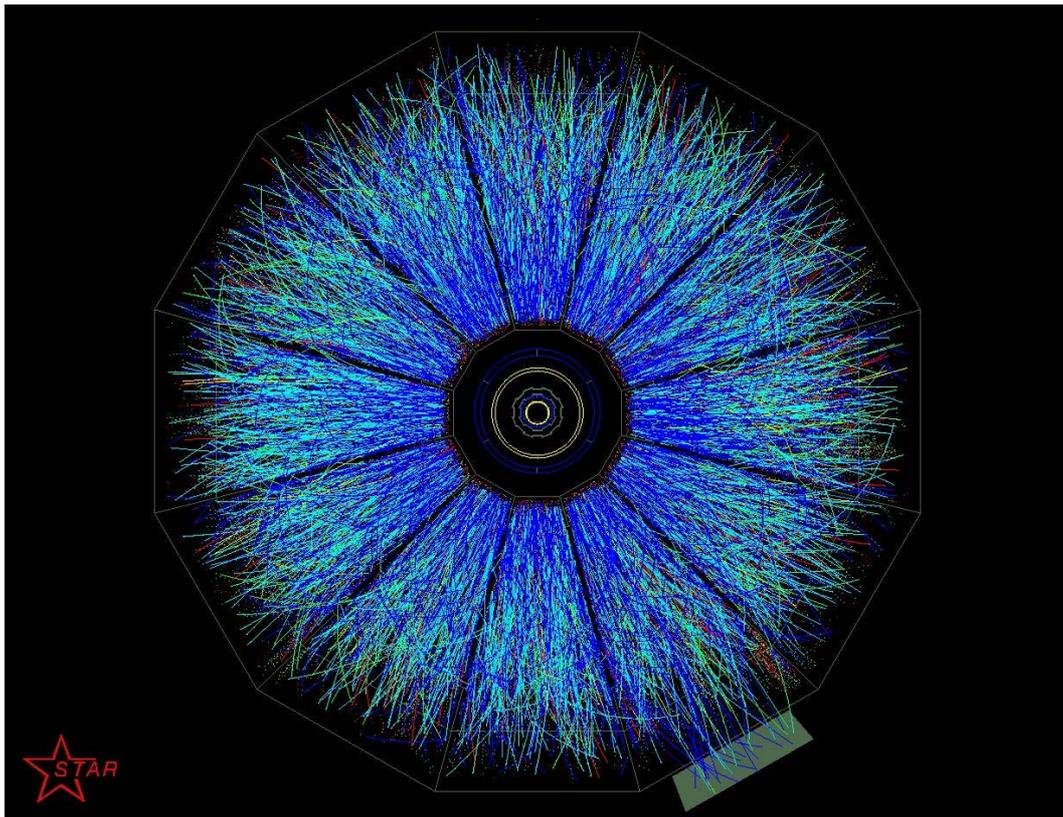


Figure 12 : Reconstruction d'une collision Au-Au à RHIC à 100+100 GeV/c dans la TPC

²⁹ External Silicon Tracker

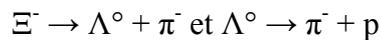
³⁰ Integrated-Tracking Task Force

- **Les particules de basse impulsion :**

L'ajout du SSD améliore également la reconstruction des particules de basse impulsion qui n'atteignent pas la TPC. Elles doivent laisser un minimum de trois points de passage dans le SVT et le SSD pour être reconstruites. Une simulation de pions d'impulsion inférieure à 200 MeV/c montre que le SSD améliore la résolution relative en impulsion en la faisant passer de 18% pour le SVT seul à 14 % pour le SVT et le SSD [13], [17]. Le SSD améliore donc de façon significative la reconstruction des particules de basse impulsion transverse qui n'atteignent pas la TPC.

- **La reconstruction des particules étranges :**

Le SSD augmente également l'efficacité de reconstruction des particules étranges. Les baryons étranges et les K_s^0 se désintègrent à quelques centimètres du point d'interaction (entre 2,46 cm et 7,89 cm [18]) de la collision entre les deux faisceaux (vertex primaire), donnant alors lieu à la formation d'un vertex secondaire. Certaines de ces désintégrations ont lieu après la première couche de SDD. L'ajout du SSD permet ainsi d'augmenter le nombre de particules secondaires (issues de la désintégration) laissant suffisamment de points pour être reconstruites dans l'ensemble SVT-SSD. Des simulations ont montré que la reconstruction des K_s^0 passe de 48 % pour le SVT seul à 78 % pour le SVT et le SSD. Pour les Λ , ce taux passe de 44 % à 73 % et pour les Ξ , il passe de 13 % à 36 % [18], [19]. Nous pouvons voir sur la Figure 13 la désintégration d'un Ξ^- :



Le Λ^0 se désintègre après la première couche du SVT. Or une particule doit laisser 3 points de son passage dans le trajectographe interne pour pouvoir être reconstruite. Si le SSD n'était pas présent nous ne pourrions pas reconstruire les produits de décroissance du Λ^0 et donc nous ne pourrions pas reconstruire le Ξ^- . L'amélioration apportée par le SSD pour la reconstruction des particules étranges est donc importante.

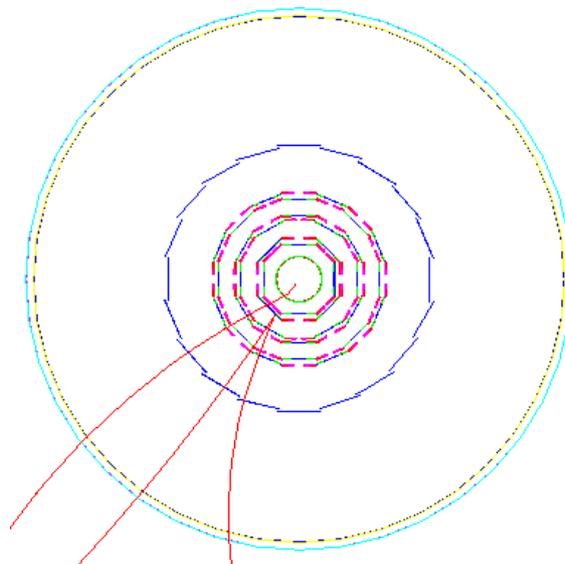


Figure 13 : Reconstruction d'un Ξ^- dans le SVT et le SSD

- **L'herméticité :**

Une dernière justification de l'installation du SSD est que l'herméticité du SVT n'est pas totale. Chaque couche du SDD présente 5 % [13] de zones mortes. Cela implique que 14,3 % [13] des particules ne laisseront pas suffisamment de points pour la reconstruction (désintégration après la première couche de SDD et zones inactives). En ajoutant le SSD et en supposant une inefficacité identique, le nombre de particules laissant moins de trois points diminue à 1,5 % [13], [14].

Toutes ces raisons font que l'installation du SSD est de nature à améliorer de manière substantielle les performances de détection du détecteur de l'expérience STAR.

3.2 Le choix des détecteurs silicium à micropistes

Le SSD forme un cylindre dont le rayon de 23 cm, en moyenne, a été choisi sur la base de simulations optimisant la résolution en position et en énergie dans cette région à forte densité de particules. Il est composé de 320 éléments, les modules, organisés en 20 échelles longitudinales formant un cylindre (paragraphe 8.1).

En ce qui concerne la résolution en position, plus les détecteurs sont près de l'axe du faisceau et plus la résolution doit être élevée vu l'augmentation de la densité de particules. Pour le SSD, l'objectif de la résolution en position est de 20 μm en $r\phi$ (plan transverse) et de 900 μm en z (axe du faisceau). Pour le SDD et la TPC ces valeurs sont respectivement (25 μm , 25 μm) et ($\sim 500 \mu\text{m}$, $\sim 500 \mu\text{m}$) [14].

Un autre paramètre important est la résolution à deux traces, c'est-à-dire la distance minimale pour laquelle deux particules laisseront 2 points d'impacts identifiés comme distincts dans le SSD. Cette résolution est $\sim 200 \mu\text{m}$ (Figure 14) pour le SSD [19], $< 600 \mu\text{m}$ pour le SDD et $\sim 2,5 \text{ mm}$ pour la TPC.

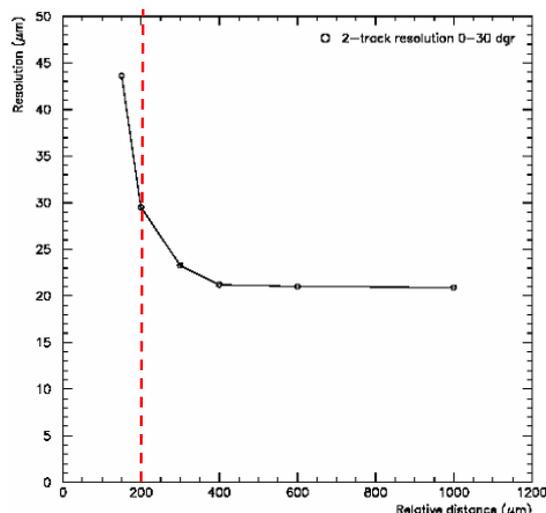


Figure 14 : Résolution spatiale pour 2 particules en fonction de la distance relative entre ces particules

Quant à la mesure de la perte d'énergie de la particule incidente lorsqu'elle traverse le silicium, elle est essentielle à l'identification de la particule et à la corrélation des charges entre les 2 faces du détecteur. La perte d'énergie moyenne dE d'une particule incidente, par unité de longueur dx , dans 300 μm de silicium est donnée par la formule de Bethe et Bloch (Figure 15), [20] :

$$-\frac{dE}{dx} = 4 \pi \rho N r_e^2 m_e z^2 \frac{Z}{A} \frac{1}{\beta^2} \left[\frac{1}{2} \ln \left(\frac{2 m_e \beta^2 \gamma^2 T_e^{\max}}{I^2} \right) - \beta^2 - \frac{\delta^2}{2} - \frac{C_e}{Z} \right] \quad (\text{avec } \hbar c = 1)$$

avec :

ρ la masse volumique du milieu,

N le nombre d'Avogadro,

r_e le rayon classique de l'électron ($r_e = \alpha/m_e$),

α la constante de structure fine ($\alpha = 1/137$),

m_e la masse de l'électron,

z l'état de charge de la particule incidente,

Z le nombre atomique du milieu dans lequel la particule se propage,

A la masse atomique de ce milieu,

β, γ les facteurs de Lorentz de la particule incidente,

T_e^{\max} l'énergie cinétique maximale qui peut être transférée à l'électron d'ionisation,

I l'énergie moyenne d'excitation qui est caractéristique du milieu. I peut être approximé par $I = 16 Z^{0,9} \text{ eV}$ pour $Z > 1$,

δ un paramètre qui décrit l'écrantage du champ électrique de la particule incidente dans le milieu à haute énergie. C'est un paramètre qui dépend de la densité du milieu,

C_e / Z un terme de correction d'effet de couches atomiques qui tient compte du fait qu'à basse énergie les particules incidentes ont peu de chance d'interagir avec les électrons installés sur les orbites les plus profondes du cortège atomique.

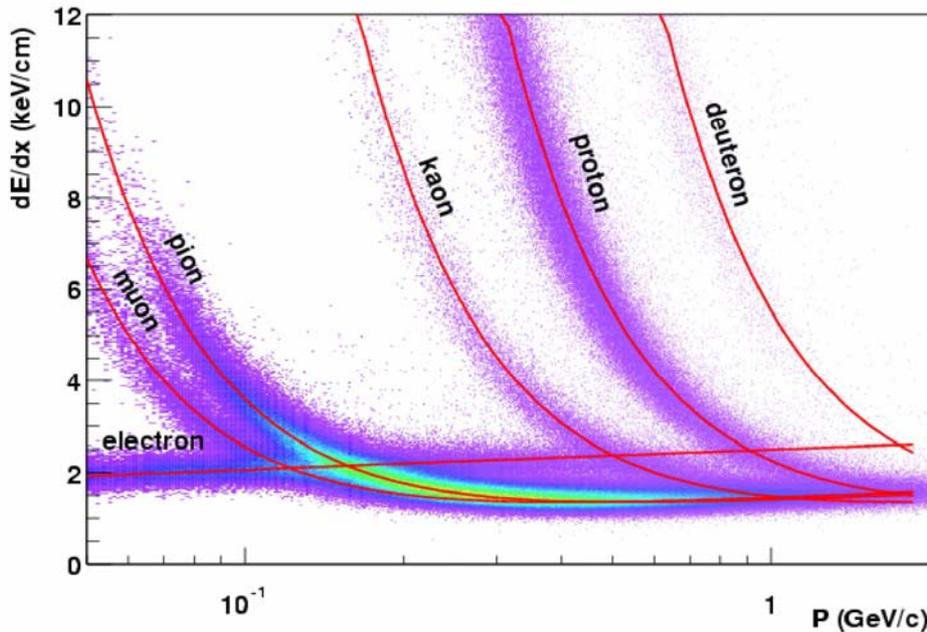


Figure 15 : Mesure de la perte d'énergie par ionisation en fonction de l'impulsion des particules chargées incidentes dans la TPC de l'expérience STAR et courbe (en rouge) de Bethe et Bloch

La connaissance de l'énergie moyenne déposée dans le silicium par les particules ne suffit pas à l'identification de celles-ci. Nous devons connaître les fluctuations de la perte d'énergie des particules dans le silicium pour permettre leur identification. Ces fluctuations prennent la forme d'une distribution de Landau.

La représentation graphique de l'équation de Bethe et Bloch et les mesures de la perte d'énergie en fonction de l'impulsion des particules incidentes dans la TPC de l'expérience STAR sont visibles sur la Figure 15, ces mesures n'ayant pas encore été réalisées pour le SSD.

D'autre part, le SSD doit être le plus mince possible pour éviter que les particules perdent une quantité d'énergie importante dans ce détecteur et ainsi n'atteignent pas la TPC. Nous devons minimiser la quantité de matière traversée par les particules. En effet la valeur la plus probable de l'impulsion des particules étant de 300 MeV/c, ces particules sont sensibles à la diffusion. Pour réduire cette diffusion nous devons minimiser la longueur de radiation. Elle a pour valeur normalisée $X/X_0 = 1,11 \%$ dans le SSD (Tableau 1) où X représente la longueur moyenne de matière traversée et X_0 la longueur de radiation moyenne du SSD.

Composants	X/X0 (%)
Détecteur silicium	0,32
Circuit Hybride	0,29
Circuit ALICE 128C et circuit COSTAR	0,07
ruban TAB et bus	0,26
Support mécanique	0,17
Total	1,11

Tableau 1 : Longueur de radiation des différents éléments du SSD

Nous avons également vérifié que le capteur du SSD est peu sensible à la température (voir Chapitre 5) et aux dégâts dus aux radiations, jusqu'à 30 krad pour la technique de polarisation par punch-through utilisée [21], [22].

3.3 Le module frontal et ses composants

Le module de détection [23] qui sera étudié en détail mesure $7,5 \times 4,2 \times 0,2$ cm [24]. Il est composé d'un détecteur silicium double face à micropistes, capteur de particules et de deux circuits hybrides associés chacun à une face du détecteur. Un circuit hybride comprend six circuits intégrés de lecture ALICE 128C, connectés au détecteur et à l'hybride par des micro-câbles en cuivre, les rubans TAB³¹ et un circuit intégré de contrôle, le circuit COSTAR. Chaque circuit hybride comprend également 50 éléments passifs (résistances et condensateurs) [25], [26].

³¹ Tape Automated Bonding

Dans la suite de cette thèse le terme module (Figure 16) désignera un des 320 éléments de base du SSD associant le détecteur à son électronique frontale et le terme détecteur désignera le capteur silicium à micropistes proprement dit sans élément ajouté.

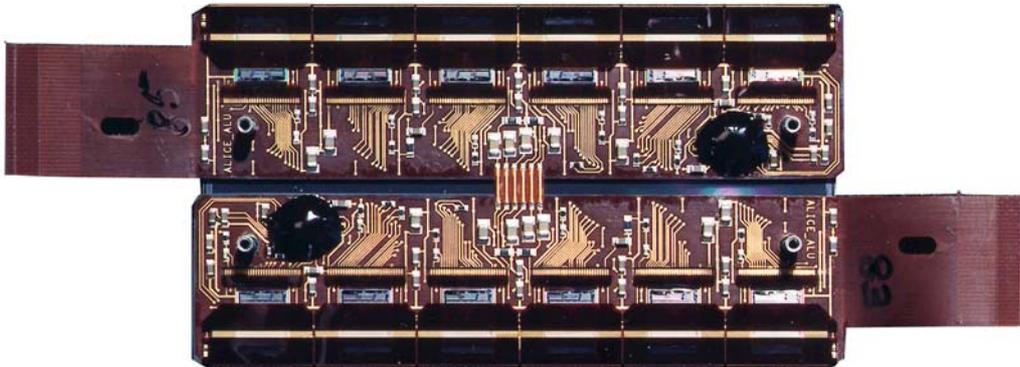


Figure 16 : Le module vu du côté hybrides

3.3.1 Le détecteur silicium

Les détecteurs silicium peuvent avoir une bonne résolution en position et en énergie [24]. Ce sont de bons détecteurs pour la détection des particules de haute énergie.

Les détecteurs à semi-conduction et notamment les détecteurs silicium présentent de nombreux avantages par rapport aux détecteurs à gaz :

- Les détecteurs en silicium étant denses par rapport aux détecteurs gazeux, on obtient une efficacité équivalente pour une épaisseur plus faible. Ils peuvent être installés plus près du point d'interaction.
- Le silicium a une faible masse atomique (28 uma) par rapport aux autres matériaux utilisés comme détecteur à semi-conducteur. Cela permet de minimiser la diffusion multiple (minimisation de la longueur de radiation).
- Le silicium a de bonnes propriétés mécaniques, ce qui le rend facilement manipulable.
- Le silicium est un matériau qui peut être rendu très pur afin de minimiser les défauts de détection liés aux impuretés.
- Pour créer une paire électron-trou dans le silicium, il ne faut que 3,6 eV (30 eV dans un gaz pour une paire électron-ion) [27], ce qui permet d'avoir une faible tension d'alimentation (entre 10 et 100 Volt) [27] et donc un bruit faible et par conséquent un bon rapport signal sur bruit ($S/N > 20$).

Afin de détecter les particules dans une région de forte densité, nous avons besoin, pour le SSD d'une résolution en $(r\phi, z)$ de $(20 \mu\text{m}, 900 \mu\text{m})$ ce qui implique une résolution en position de $20 \mu\text{m}$ pour chacune des faces du détecteur [28]. La résolution en position est le résultat de la résolution en position numérique et de la résolution en position analogique du détecteur. La résolution numérique sur une coordonnée x est fonction du pas interpistes et est donnée par la formule :

$$\langle \Delta x^2 \rangle = \frac{1}{p} \int_{-p/2}^{p/2} x^2 dx = \frac{p^2}{12} \text{ où } p \text{ est le pas interpistes.}$$

Dans notre cas, le pas interpistes est de 95 μm , ce qui nous amène à une résolution numérique de 27 μm . L'évaluation de la position du centre de gravité de la distribution de charge déposée sur les pistes adjacentes du détecteur permet de viser une résolution analogique intrinsèque de 20 μm par face.

Diverses simulations [19] nous ont conduit à choisir des détecteurs de $75 \times 42 \times 0,3 \text{ mm}^2$ à 768 micropistes par face au pas de 95 μm .

Le choix de l'épaisseur du détecteur est dicté par deux raisons majeures et contradictoires. Tout d'abord le détecteur doit avoir une épaisseur minimale pour éviter les phénomènes de diffusion des particules mais un nombre suffisant de paires électrons trous doit être créé par le passage d'une particule pour obtenir un signal lisible par l'électronique de lecture et un rapport signal/bruit élevé. L'épaisseur retenue de 300 μm assure un bon compromis.

Une particule chargée au minimum d'ionisation, MIP³², avec une impulsion supérieure à 1 GeV/c, a une perte d'énergie en traversant un matériau dont la valeur minimale ne dépend que de la nature du matériau et non pas de la nature de la particule (Figure 17).

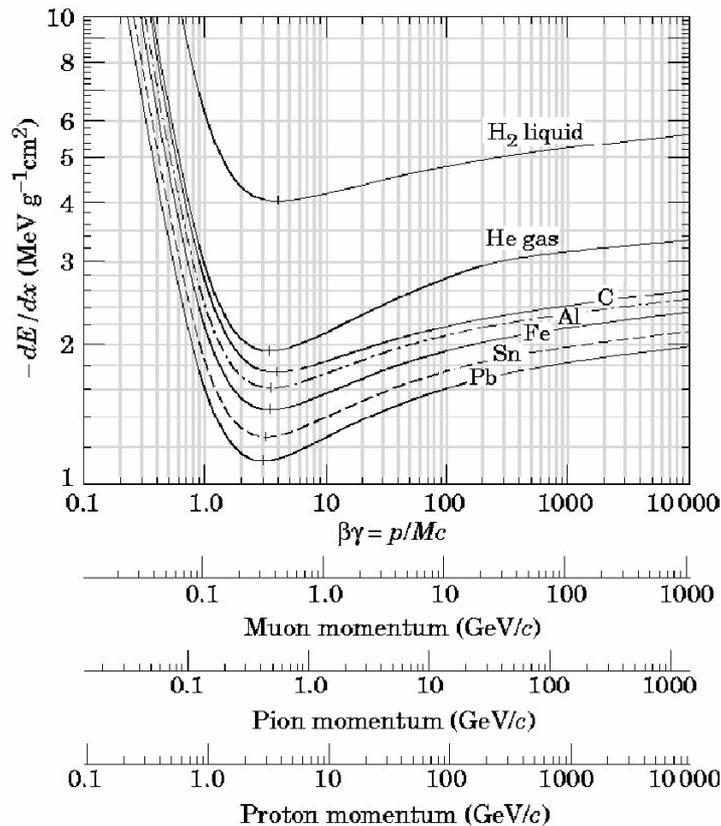


Figure 17 : Perte d'énergie dans différents matériaux pour différentes particules en fonction de leur impulsion

³² Minimum Ionizing Particles

Dans le détecteur en silicium de 300 μm d'épaisseur retenue, une particule au minimum d'ionisation libère 22 000 paires électrons-trous. Ce qui correspond à la valeur la plus probable de la distribution de Landau pour la perte d'énergie dans 300 μm de silicium.

Dans le détecteur, les pistes sur chacune des faces sont inclinées, faisant un angle stéréoscopique de 35 mrad par rapport à celles de l'autre face ($\pm 17,5$ mrad par rapport au petit axe du détecteur pour chacune des faces). Cela permet de raccorder l'électronique frontale des deux faces par connexion directe le long des grandes dimensions du détecteur sans recourir à l'implantation d'une couche supplémentaire pour rediriger les pistes de l'une des faces vers un côté où il est possible de raccorder l'électronique de lecture. L'angle de 35 mrad permet également d'optimiser la résolution en position [19] et de diminuer les ambiguïtés de position lors du passage de plusieurs particules simultanément. Si nous avions choisi un angle stéréoscopique de 90° , la résolution en position dans le repère du SSD aurait été la même en z et en $r\phi$ mais elle aurait créé des ambiguïtés d'impact lors du passage de plusieurs particules simultanément.

Prenons l'exemple de la Figure 18. Deux particules (points rouges) de coordonnées (x_1, y_1) et (x_2, y_2) traversent simultanément le détecteur. Si l'angle stéréoscopique est de 90° (premier cas), les coordonnées (x, y) ne permettent pas de savoir si les particules sont passées en (x_1, y_1) et (x_2, y_2) ou en (x_1, y_2) et (x_2, y_1) . Cela peut créer de faux impacts (points bleus) et donc une mauvaise reconstruction. Le nombre d'ambiguïtés est principalement lié au recouvrement des aires définies par une piste d'une face et les pistes homologues de l'autre face. Dans le second cas, où l'angle stéréoscopique $\theta < 90^\circ$ le même passage de 2 particules physiques entraîne beaucoup moins d'ambiguïté, les coordonnées des faux impacts que nous avons dans le premier cas de figure ne peuvent être confondues avec les coordonnées d'impact des particules réelles. Il est clair dans ce cas très simple que le nombre de faux impacts diminue avec l'angle stéréoscopique (sauf à très petits angles). Nous voyons également dans l'option de la Figure 18 qu'une piste d'une face n'est en recouvrement qu'avec cinq pistes de la face opposée, ce qui minimise le nombre de faux impacts.

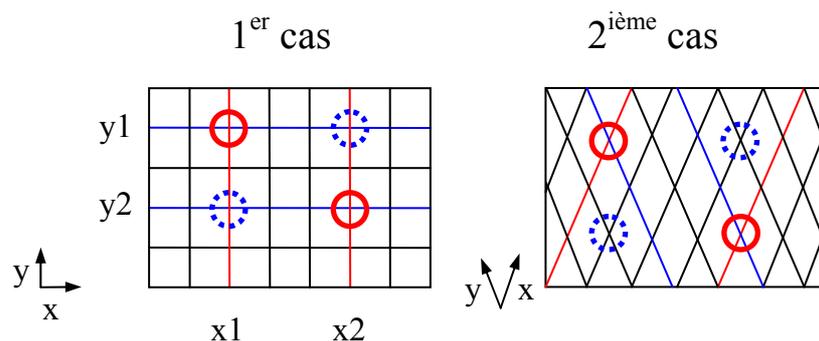


Figure 18 : Comparaison des faux impacts pour 2 angles stéréoscopiques différents

Dans l'expérience STAR, la multiplicité moyenne attendue est de 8 particules simultanées par détecteur silicium à micropistes, ce qui correspond à 64 possibilités de reconstruction de ces 8 impacts, soit autant de faux impacts. Il est donc nécessaire de minimiser le recouvrement des pistes. Après simulation [19], nous avons choisi un angle stéréoscopique de

35 mrad. Cet angle nous permet d'avoir un recouvrement de seulement 15/768 pistes (à comparer à un recouvrement de 100% dans le cas d'un angle à 90°).

Avec un angle stéréoscopique de 35 mrad, 10% des reconstructions [29] des points d'impacts dans le SSD présentent une ambiguïté. La corrélation de charge nous permet alors de résoudre un certain nombre d'ambiguïtés. En effet, une particule qui traverse un détecteur crée autant d'électrons que de trous. La charge correspondante est déterminée par la courbe de probabilité de Landau [30]. Après reconstruction des charges créées sur chaque face, nous calculons la probabilité d'associer les différentes charges. Les couples de charges les plus probables sont alors associés, ce qui permet de lever les ambiguïtés lorsque les charges déposées par des particules différentes correspondent à des plages différentes de la distribution de Landau.

La lecture des pistes du détecteur se fait par liaison capacitive pour supprimer la composante continue du courant de fuite du détecteur qui pourrait perturber ou endommager le circuit ALICE 128C ainsi que le SSD. Cette liaison capacitive est assurée par des condensateurs directement implantés sur les pistes du détecteur. Ces condensateurs sont constitués d'une fine couche de diélectrique, SiO₂, située entre la piste p⁺ ou n⁺ et la piste de lecture en aluminium (Figure 19).

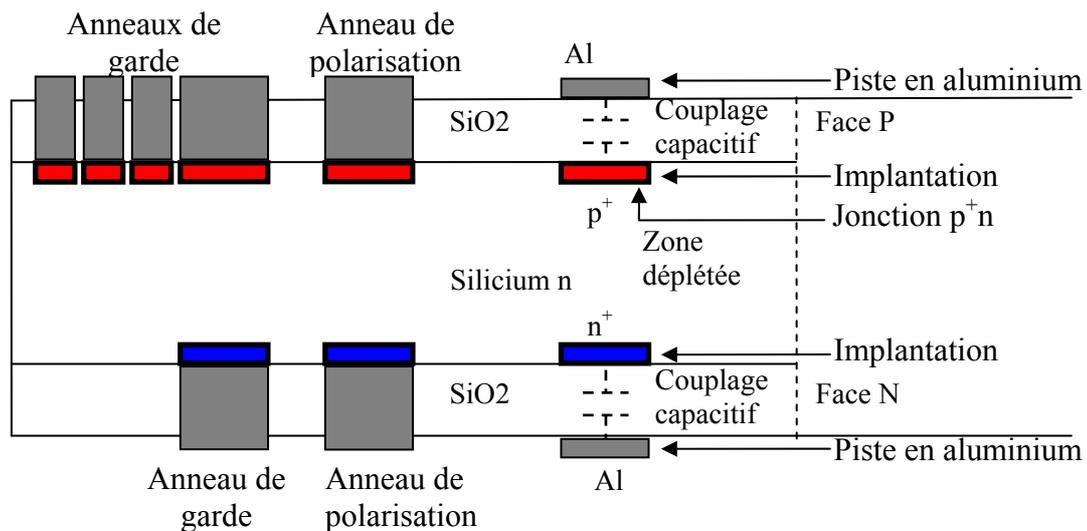


Figure 19 : Liaison capacitive des pistes (vue en coupe du bord du détecteur)

Sur chaque face du détecteur, la zone active de 768 pistes est entourée de 2 anneaux concentriques (Figure 20). De la zone active vers le bord, le premier, l'anneau de polarisation, sert à polariser chaque piste du détecteur à travers la résistance de « punch through » et le second, l'anneau de garde, maintient un champ électrique homogène aux bords du détecteur en évitant les courants de fuite. Les détecteurs silicium ont une faible tension de fonctionnement (voir paragraphe 7.2). La tension appliquée doit assurer la déplétion de l'ensemble du volume. Cette tension élargit le volume de la zone de déplétion c'est-à-dire la zone vide de toute charge et augmente le volume sensible à l'ensemble du détecteur.

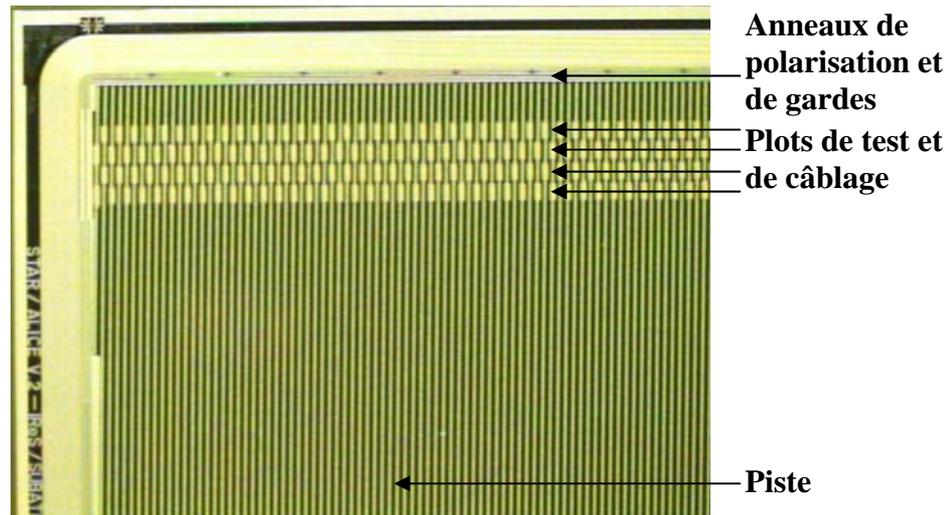


Figure 20 : Détail d'un angle face P du détecteur silicium double face

Sur les 768 pistes, les sept pistes d'extrémité sont plus courtes du fait de l'inclinaison des pistes. Sept autres pistes plus courtes situées à l'extrémité opposée du détecteur ne sont pas reliées à l'électronique de lecture et correspondent à une zone morte (Figure 21). Chaque piste comporte deux plages de contact plus larges à chaque extrémité pour pouvoir effectuer les tests électriques et le câblage. Les contacts de deux pistes voisines sont en quinconce pour éviter l'interaction électrique entre eux et pour limiter les risques de court-circuit lors du câblage de ces plages.

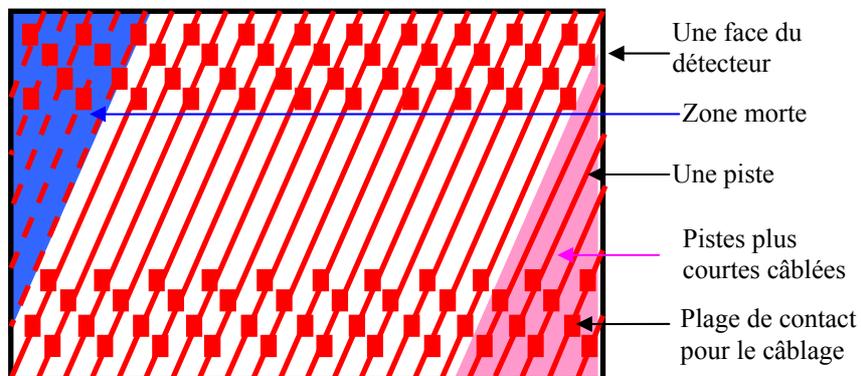


Figure 21 : Schéma de la zone morte pour une face du détecteur

Le fonctionnement du détecteur silicium double face à micropistes est assuré par une jonction p/n qui est la juxtaposition d'un semi-conducteur de type p avec un semi-conducteur de type n [14]. Pour augmenter le nombre de charges libres dans le matériau silicium tétravalent et ainsi la zone de désertion, on effectue un dopage grâce à des atomes pentavalents (donneur) ou trivalents (accepteur). Le silicium est qualifié de type p (respectivement n) s'il est dopé de manière à présenter un excès d'électrons libres (respectivement de trous). Les électrons de la région p migrent vers la région n et inversement pour les trous. Cela crée un champ électrique qui empêche le retour des porteurs de charges et crée une zone de désertion de charges à l'interface p/n. Le volume de cette zone est augmenté en appliquant une tension inverse entre la face P et la face N. Le détecteur que nous utilisons

est dopé n, 768 pistes dopées p+ sont implantées sur une face, formant des jonctions np+ et 768 pistes dopées n+ sont implantées sur l'autre face formant des jonctions ohmiques nn+. Le diélectrique de la capacité de couplage est formé d'oxyde et de nitrure de silicium au niveau duquel les électrons s'accumulent entre les pistes n+. Cette accumulation provoque une baisse de la résistivité interpiste et donc une diffusion des charges collectées sur l'ensemble des pistes de la face n (détérioration de la résolution en position). La méthode du p-spray assure une implantation de type p uniforme sur toute la face ohmique permettant de repousser les électrons et augmentant la résistivité interpiste.

Ces détecteurs doivent répondre à plusieurs spécifications géométriques et électriques [31] qui seront contrôlées lors des tests (Tableau 2 et Tableau 3).

Surface totale	75 × 42 mm ²
Epaisseur	300 μm
Nombre de pistes	768 pistes actives par face
Face N	un anneau de polarisation un anneau de garde
Face P	un anneau de polarisation plusieurs anneaux de garde dont seul le premier est connecté
Pas interpiste	95 μm
Dimension d'une piste	40000 × 25 μm sauf pour les 7 pistes d'extrémités du détecteur, plus courtes du fait de l'angle stéréoscopique
Angle stéréoscopique	35 mrad entre les deux faces du détecteur

Tableau 2 : Les spécifications géométriques des détecteurs

Tension de fonctionnement	< 55 Volts
Tension d'avalanche (tension maximale de fonctionnement)	> 55 Volts
Courant de l'anneau de polarisation	< 2 μA
Courant de l'anneau de garde	< 5 μA
Tension d'avalanche des capacités de couplage des pistes	> 100 Volts ou 2 fois la tension de fonctionnement
Résistance de polarisation dite de punch through à la tension de fonctionnement (résistance entre l'anneau de polarisation et la piste p+ ou n+ de la même face)	> 10 Mohms
Le nombre de pistes utiles non fonctionnelles	< 10 pistes/face

Tableau 3 : Les spécifications électriques des détecteurs

Parmi les spécifications géométriques (Figure 22) nous pouvons noter que les pistes sont numérotées explicitement toutes les 10 pistes, à leurs extrémités. Le détecteur possède également d'autres caractéristiques visuelles : il y a sept mires de positionnement sur chaque longueur et une au milieu des largeurs du détecteur et ceci sur chaque face. Ces mires

permettent de faciliter le montage sur les échelles. Les deux longueurs sont identifiées par A et B et les faces par P et N. Il y a 2×4 rangées de plots sur chaque face, 4 en A et 4 en B. La redondance des plots pour chaque piste permet de tester les détecteurs sur les plots qui ne seront pas utilisés pour la connexion finale. Les détecteurs sont identifiés par un poinçon sur l'anneau de polarisation en face de la piste dont le numéro correspond au numéro de détecteur.

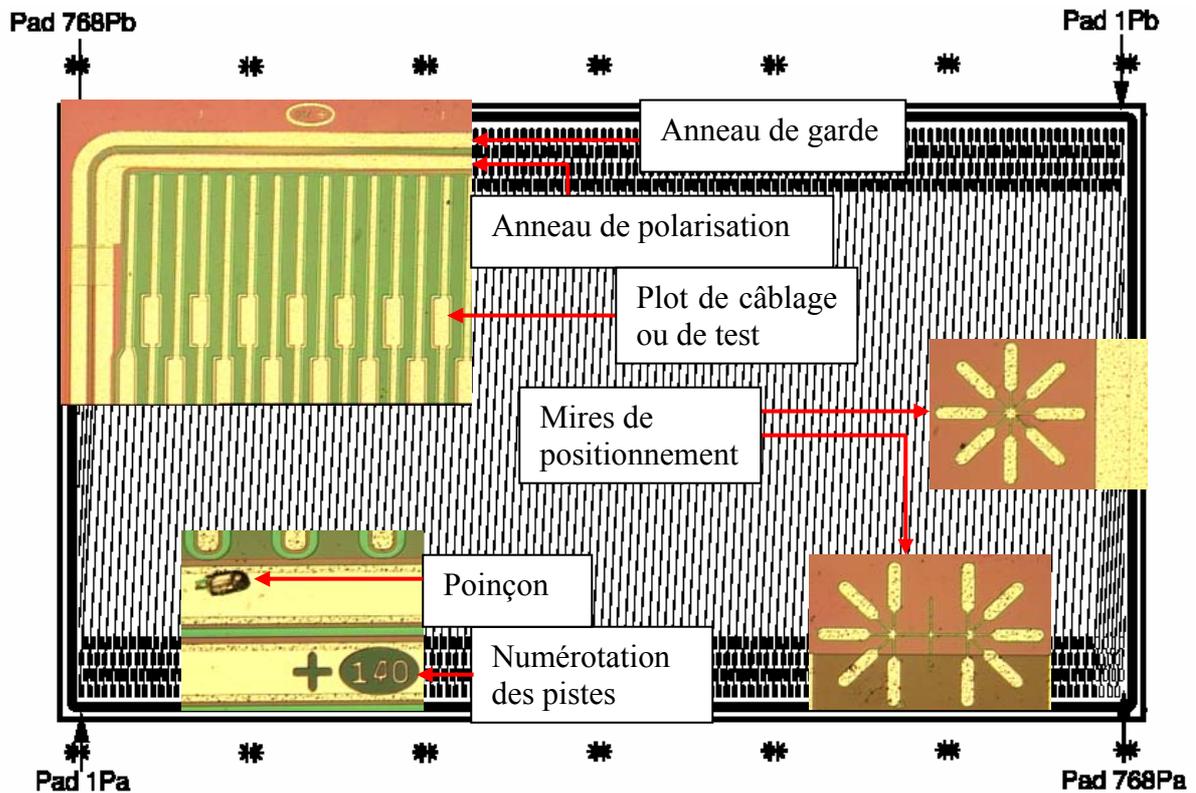


Figure 22 : Principales caractéristiques visuelles du détecteur face N

Le test de fonctionnalité et de caractérisation de ces détecteurs est décrit en 4.3.

3.3.2 Le circuit ALICE 128C

Le second élément important du module de détection est le circuit électronique intégré ALICE 128C [24], conçu initialement pour l'expérience ALICE³³ au CERN mais finalement utilisé pour l'expérience STAR au RHIC. Il a été conçu, développé et caractérisé par le LEPSI³⁴ à Strasbourg, en collaboration avec le groupe ALICE-STAR de l'IREs. Ce circuit mixte numérique/analogique, développé en technologie CMOS³⁵ AMS³⁶ 1,2 μm (Figure 23), est chargé de collecter et d'amplifier les charges créées dans le détecteur par le passage d'une particule avec minimisation du bruit et de la puissance dissipée [32], [33], [34]. Pour ce

³³ A Large Ion Collider Experiment

³⁴ Laboratoire d' Electronique et de Physique des Systèmes Instrumentaux

³⁵ Complementary Metal-Oxide Semiconductor

³⁶ Austria mikro Systeme

circuit, une grande contrôlabilité a été souhaitée pour obtenir des données optimisées. L'ensemble des fonctions du circuit est testable à chaque étape de l'assemblage mais aussi après son installation dans STAR. L'évolution du circuit pourra donc être suivie au cours des 10 années de fonctionnement envisagées dans STAR et les fonctions du circuit pourront être ajustées en cas de dérive.

Nous avons choisi des circuits de lecture possédant 128 voies de lecture analogiques identiques, 6 circuits ALICE 128C sont donc nécessaires par face de détecteur. Le circuit mesure $6080 \mu\text{m} \times 8640 \mu\text{m}$. La largeur du circuit est liée à la taille du détecteur ; les 6 circuits doivent tenir dans la longueur du détecteur. La longueur du circuit est liée à l'encombrement des différents blocs analogiques et numériques.

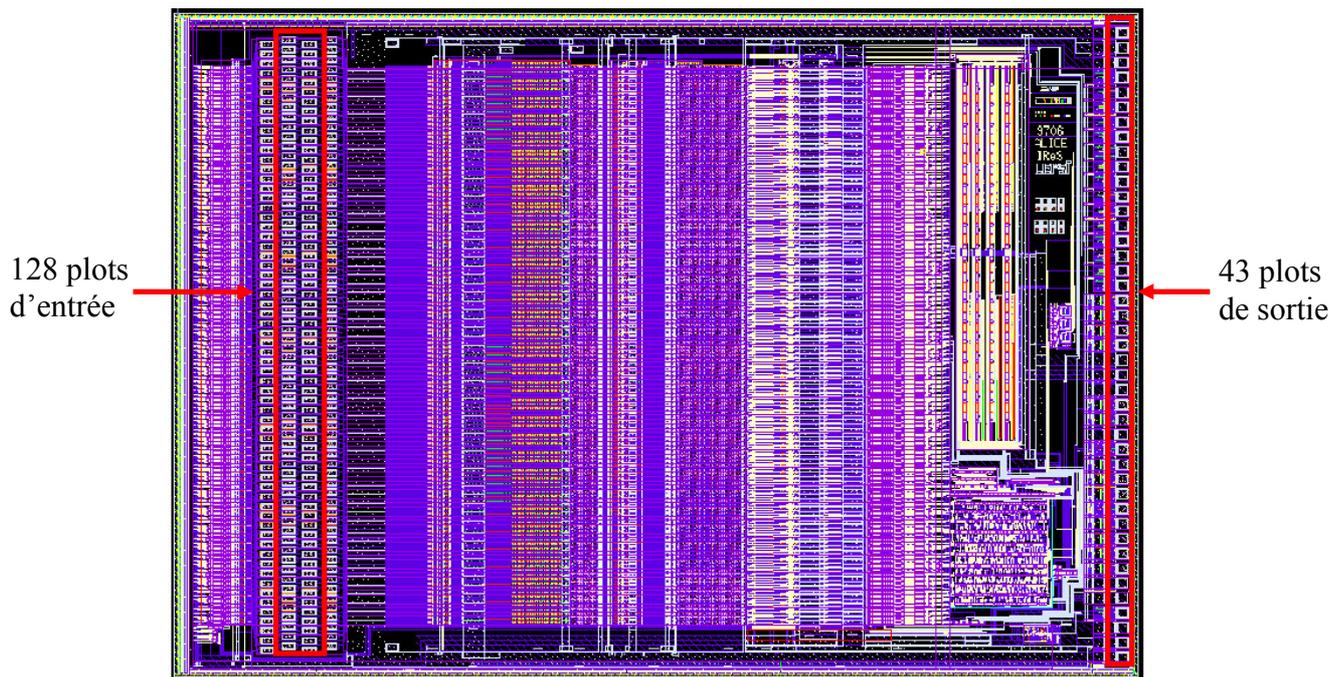


Figure 23 : Topologie du circuit ALICE 128 C

La gamme dynamique d'entrée du circuit doit être très étendue puisque le SSD doit pouvoir détecter des particules déposant une grande quantité d'énergie.

Le gain nominal de chaque voie analogique du circuit est de 47 mV/MIP . Cette valeur autorise une plage de fonctionnement jusqu'à ± 300.000 électrons. Ceci correspond à la détection de particules déposant jusqu'à $\pm 13 \text{ MIPs}$ pour une alimentation de $\pm 2\text{V}$.

Chaque voie de lecture (Figure 24) comporte un préamplificateur de charge (1), un circuit de mise en forme « shaper » (2) et une cellule de mémorisation analogique (3) contrôlée par un signal extérieur, le HOLD (4). Il est à noter que les voies de lecture ne présentent pas de diode de protection en entrée pour ne pas dégrader leur performance. Elles sont donc très sensibles aux ESD³⁷.

³⁷ Electro Static Discharge (décharge électrostatique)

L'amplificateur de sortie unique du multiplexeur analogique (5) permet la lecture séquentielle des cellules sous le contrôle d'un jeton, le TOKENIN (6) propagé au maximum à 10 MHz.

Un dispositif de contrôle, implémentant le protocole numérique de communication série, JTAG³⁸ (norme IEEE 1149.1), est incorporé au circuit.

Il permet de tester automatiquement, sans stimulation externe, le circuit ALICE 128C qui possède un générateur d'impulsion interne contrôlable à distance. Ce générateur permet d'injecter, de manière sélective, à l'entrée analogique de chaque préamplificateur, une quantité variable de charges qui peut être analysée en sortie.

Il permet également d'ajuster à distance les caractéristiques du circuit (les différents courants et tensions de polarisation des blocs analogiques et le temps de mise en forme) grâce à des convertisseurs numériques/analogiques agissant sur 7 paramètres.

Une étude présentée au Chapitre 6 a été menée pour quantifier l'influence de tous ces paramètres sur le fonctionnement des circuits et du module. Parmi ces paramètres, $V_{\text{préamp}}$, défini au paragraphe 6.7, influence particulièrement le gain de la chaîne d'amplification et une attention particulière lui sera accordée.

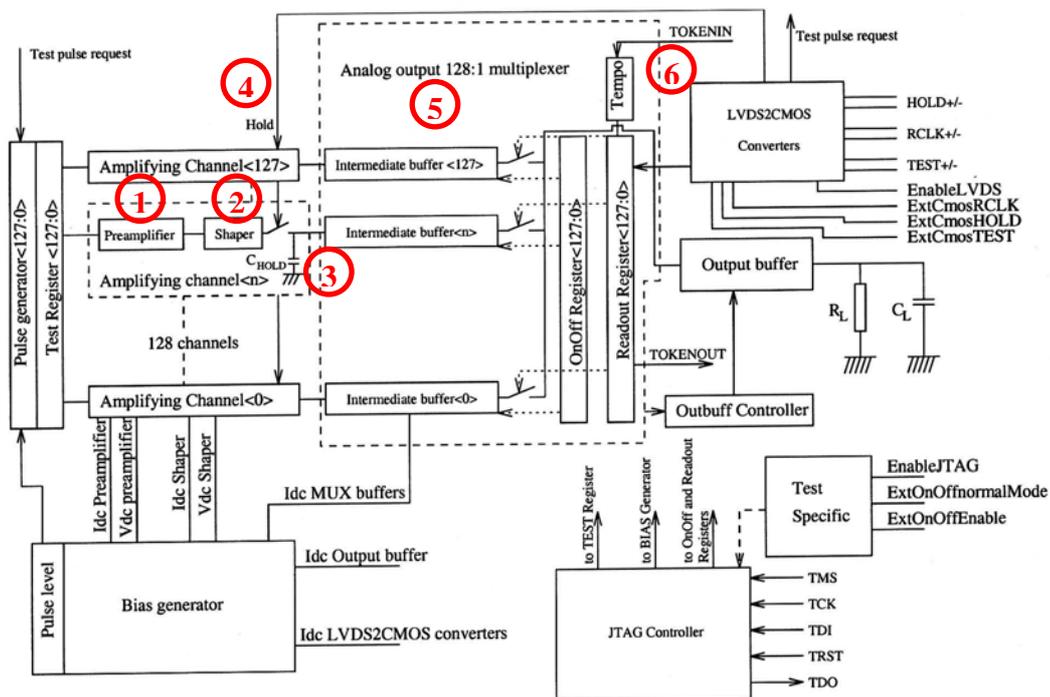


Figure 24 : Diagramme des blocs fonctionnels du circuit ALICE 128C

Le générateur interne du circuit ALICE 128C permet, en injectant un signal d'amplitude variable à l'entrée du préamplificateur, de mesurer le gain d'un canal ainsi que sa linéarité et

³⁸ Joint Test Action Group

sa dispersion pour un circuit ALICE 128C [35]. Le générateur interne a été calibré grâce à un générateur externe de courant avant d'effectuer ces mesures [36].

La Figure 25 présente le gain d'un canal amplificateur, ici le canal 63. Pour ce canal et sur ce circuit, un gain de 51mV/MIP est mesuré, le temps de mise en forme étant de 1,5 μ s et la charge en sortie de 100 Ω en parallèle avec 20 pF.

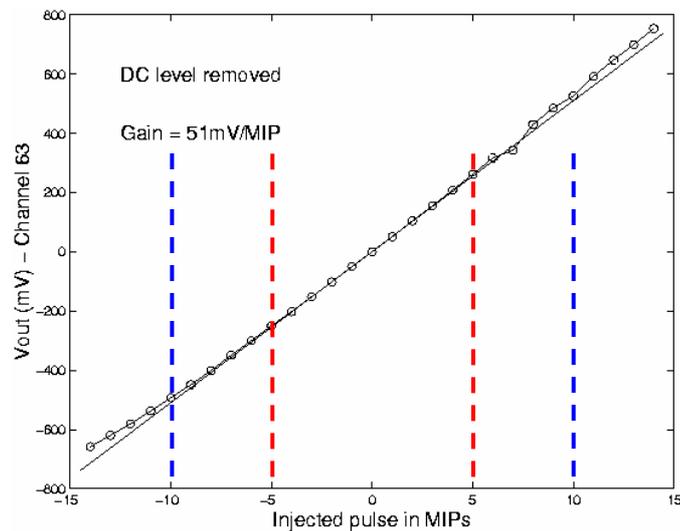


Figure 25 : Gain de la chaîne d'amplification du canal 63 d'un circuit ALICE 128C

A partir du gain de la chaîne d'amplification représenté sur la Figure 25, nous avons calculé la non linéarité du gain (Figure 26). La non linéarité est définie (Figure 25) comme la différence de l'amplitude mesurée avec l'amplitude calculée à partir de la droite ajustée, normalisée à l'amplitude du signal de sortie. La non linéarité obtenue est de $\pm 0,2$ % à ± 5 MIPs, ± 1 % à ± 10 MIPs et ± 8 % à ± 15 MIPs.

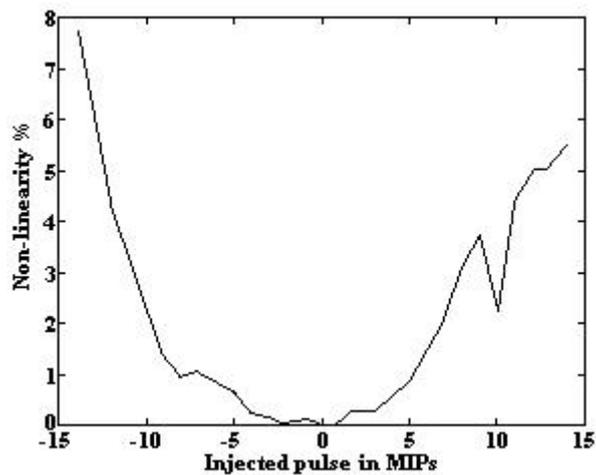


Figure 26 : Linéarité de la chaîne d'amplification du canal 63 d'un circuit ALICE 128C

La mesure du gain de chacun des canaux du circuit nous a permis de tracer la distribution du gain pour un circuit ALICE 128C (Figure 26). Le gain moyen est de 46,9 mV/ MIP avec une dispersion de 0,58 mV/MIP.

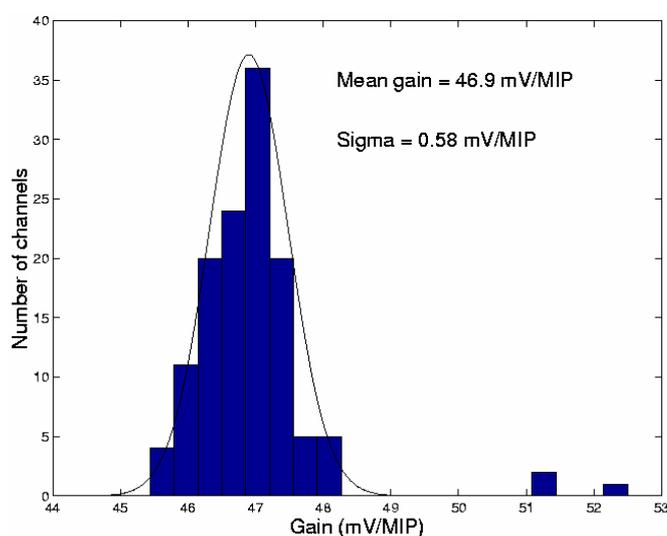


Figure 27 : Distribution du gain pour l'ensemble des canaux d'un circuit ALICE 128C

Le bruit de la chaîne d'amplification a été minimisé pour obtenir une bonne détermination du signal. Pour ce circuit le bruit nominal, ramené à l'entrée pour une voie, est égal à 290 électrons + 8 électrons/pF de capacité du détecteur représentant 8 pF par piste et 1,5 μ s de temps de mise en forme [37] (Tableau 4).

Nom	Spécifications
Dynamique d'entrée	± 13 MIP
Charge de bruit équivalente	$\leq 290 e^- + 8 e^-/pF$
Fréquence de lecture (maximale)	10MHz
Gain	~ 47 mV/MIP
Temps de mise en forme	$1,4 \mu s \leq t \leq 2 \mu s$
Générateur interne	± 15 MIP
Puissance moyenne dissipée	341 μ W/canal

Tableau 4 : Résumé des caractéristiques du circuit ALICE 128C

L'ensemble du SSD comprend approximativement 500 000 voies de lecture. Chacune de ces voies dissipe une certaine puissance résultant de son fonctionnement. Nous devons éviter les élévations de température qui pourraient perturber le fonctionnement du SSD ou des autres détecteurs de STAR. Nous avons mené une étude en laboratoire (Chapitre 5) pour évaluer les perturbations créées par une variation de température et pour déterminer le réglage correspondant des paramètres analogiques. La collaboration a choisi de refroidir le SSD par un flux d'air à température ambiante pour minimiser la quantité de matière ajoutée dans STAR. Mais ce refroidissement impose de maintenir la dissipation de puissance à un niveau faible, inférieur à 500 μ W. Simulation et tests ont permis d'établir la puissance dissipée par chaque sous-ensemble analogique du circuit ALICE 128C. Ceci est résumé dans le Tableau 5.

Sous-ensemble analogique	Puissance dissipée
Préamplificateur	230 μ W/canal
Shaper	98 μ W/canal
Buffer intermédiaire ON	7400 μ W
Buffer intermédiaire OFF	0 μ W
Buffer de sortie ON	33800 μ W
Buffer de sortie OFF	0 μ W
LVDS2CMOS	300 μ W
générateur interne	2048 μ W/canal

Tableau 5 : Puissance dissipée pour chaque sous-ensemble analogique du circuit ALICE 128C

Un calcul simple nous permet d'établir la puissance moyenne dissipée par canal à partir de celle de chaque sous-ensemble analogique. D'autre part, la puissance dissipée par la partie numérique du circuit est négligeable devant celle dissipée par la partie analogique du circuit.

La puissance totale P_T dissipée par canal correspond à :

$$P_T = P_{\text{constante}} + P_{\text{instantannée}} \times R_{\text{cyclique}}$$

Où $P_{\text{constante}}$ est la puissance dissipée en continue,

$P_{\text{instantannée}}$ est la puissance dissipée par la lecture d'un canal

Et R_{cyclique} est le rapport du temps lecture sur la durée totale d'un cycle de lecture

La puissance constante dissipée par canal correspond à la somme des puissances dissipée par le préamplificateur, le shaper, ainsi que les 3 convertisseurs LVDS/CMOS :

$$P_{\text{constante}} = P_{\text{préamp}} + P_{\text{shaper}} + 3 \times P_{\text{LVDS2CMOS}}/128$$

La puissance instantannée par canal correspond à la puissance ajoutée lors de la lecture d'un canal, c'est-à-dire la puissance dissipée par les 4 amplificateurs de puissance intermédiaire actionnés simultanément ainsi que l'amplificateur de puissance de sortie :

$$P_{\text{instantannée}} = (4 \times P_{\text{buff_inter}} + P_{\text{buff_sortie}})/128$$

La vitesse de lecture maximale est de 10MHz, ce qui correspond à un temps t_{lecture} de 100 ns par canal. Pour une durée du cycle de lecture t_{cycle} de 1 ms par exemple :

$$R_{\text{cyclique}} = t_{\text{lecture}} \times 128 / t_{\text{cycle}}$$

La puissance totale dissipée par canal est donc de :

$$P_T = P_{\text{préamp}} + P_{\text{shaper}} + 3 \times P_{\text{LVDS2CMOS}}/128 + (4 \times P_{\text{buff_inter}} + P_{\text{buff_sortie}})/128 \times (t_{\text{lecture}} \times 128 / t_{\text{cycle}})$$

$$P_T = 230 + 98 + 3 \times 300/128 + (4 \times 7400 + 33800)/128 \times (0,1 \times 128/1000)$$

$$P_T = 341 \mu\text{W/canal}$$

La puissance totale dissipée par canal de $341 \mu\text{W}$ par circuit ALICE 128C permet dans ces conditions de satisfaire à l'objectif fixé [32].

Dans le cadre de l'expérience STAR, les durées de cycle et le temps de lecture sont différents des valeurs spécifiées dans le calcul précédent, ce qui modifie la valeur de la puissance dissipée. La vitesse de lecture des canaux détermine le temps d'acquisition du SSD. La fréquence maximale de lecture des canaux est de 10 MHz mais la fréquence de lecture opérationnelle est de 3 MHz pour les canaux de chaque échelle. La lecture des 20 échelles est assurée par 2 cartes « readout », chacune assurant la lecture de 10 échelles à une fréquence de 30 MHz (Figure 47). Considérant tous les délais de la chaîne de lecture, le temps de lecture d'un événement du SSD de STAR est approximativement de 7 ms (Tableau 6), ce qui nous conduit à une puissance dissipée moyenne de $338 \mu\text{W}$ par canal.

Temps de lecture d'un événement du SSD de STAR par la carte Readout									
Subatech - Version 1.5 du 30 janvier 2003 - C.Renard									
	daq_clock_60	trg_clock_50	fe_clock_30	trg_clock_10	Autre	Temps individuel	Temps cumulé		
	16.667 ns	22.000 ns	33.333 ns	110.000 ns	1.000 ns				
Entree commande				1		110.0 ns	110.0 ns	0.1 us	0.0 ms
Decodage commande		1				22.0 ns	132.0 ns	0.1 us	0.0 ms
Decallage horloges					16.67	16.7 ns	148.7 ns	0.1 us	0.0 ms
Debut comptage hold	3					50.0 ns	198.7 ns	0.2 us	0.0 ms
Attente hold			45			1500.0 ns	1698.7 ns	1.7 us	0.0 ms
event_start	9					150.0 ns	1848.7 ns	1.8 us	0.0 ms
Header	64					1066.7 ns	2915.3 ns	2.9 us	0.0 ms
data_start	9					150.0 ns	3065.3 ns	3.1 us	0.0 ms
Attente TPC					100000	100000 ns	103065.3 ns	103.1 us	0.1 ms
Token in			2			66.7 ns	103132.0 ns	103.1 us	0.1 ms
Pipelines ADC			30			1000.0 ns	104132.0 ns	104.1 us	0.1 ms
Pipeline readout			10			333.3 ns	104465.3 ns	104.5 us	0.1 ms
Donnees mini	15360					256000 ns	360465.3 ns	360.5 us	0.4 ms
Donnees	230400					3840000 ns	4200465.3 ns	4200.5 us	4.2 ms
Remplissage asics 64x	36864					614400 ns	4814865.3 ns	4814.9 us	4.8 ms
Remplissage asics 64x	147456					2457600 ns	7272465.3 ns	7272.5 us	7.3 ms
event_end	9					150.0 ns	7272615.3 ns	7272.6 us	7.3 ms
Total							7272615.3 ns		

Tableau 6 : Temps de lecture d'un événement du SSD de STAR

La technologie des circuits ALICE 128C permet de résister à une irradiation largement supérieure à 10 krad, maximum d'irradiation cumulée dans STAR pour 10 ans de fonctionnement. Des tests d'irradiation [21] ont été menés pour contrôler la résistance réelle du module aux radiations. Un circuit ALICE 128C associé à une structure de test SSD double face de 128 pistes ont été irradiés par des protons de 20 MeV jusqu'à 50 krad. Les caractéristiques du circuit ALICE 128C restent inchangées jusqu'à 30 krad. De plus, on peut remédier aux dégradations, observées à partir de 30 krad, en corrigeant les paramètres de contrôle du circuit. Une augmentation significative du courant de fuite du détecteur (64 %) est observée mais les caractéristiques du bruit du détecteur et donc du rapport signal sur bruit ne

sont que très peu affectées par l'irradiation. Nous pouvons donc affirmer que le module pourra résister à l'irradiation prévue dans STAR [21].

Les tests de fonctionnement des circuits ALICE 128C seront détaillés en 4.4.

3.3.3 Le circuit HAL 25, dérivé du circuit ALICE 128C

Les connaissances acquises tout au long de la conception, de la fabrication, des tests, de l'utilisation des circuits ALICE 128C et l'apparition de nouvelles technologies ont permis par la suite le développement par le LEPSI du circuit HAL 25³⁹ (Figure 28) [38], [39], [40] destiné effectivement à l'expérience ALICE. Les conditions d'irradiation accidentelle pourraient être plus fortes que celles prévues initialement dans l'expérience ALICE [41]. Le circuit HAL 25 a donc été conçu de façon à résister à 10 Mrad. Le bloc diagramme de ce circuit est similaire à celui du circuit ALICE 128C mais il a été conçu en technologie submicronique CMOS 0,25 μm tolérant les radiations. Certaines améliorations ont été apportées, compte tenu de l'expérience acquise :

- Géométrie adaptée aux microconnexions par ruban TAB.
- Alimentation monotension
- Diode de protection à l'entrée des voies analogiques contre les ESD.
- Signal de la sortie analogique différentiel en courant : minimisation du bruit de transmission.
- Traçabilité des composants par un numéro d'identification individuel sur 24 bits.

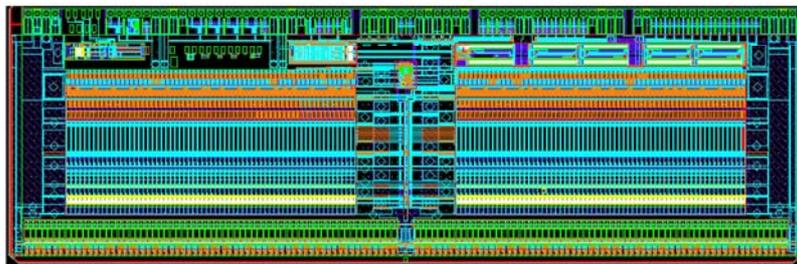


Figure 28 : Topologie du circuit HAL 25

3.3.4 Le circuit hybride

Le circuit hybride (Figure 29) a pour fonction de supporter et d'interconnecter les différents composants du module. Cet élément passif assure l'interface entre le détecteur, les circuits ALICE 128C et l'environnement extérieur. Il permet l'alimentation, le contrôle et la lecture des circuits et du détecteur. Il permet également la dissipation d'une partie de la chaleur produite. Enfin, il permet la fixation du module, par l'intermédiaire de 4 pions filetés (2 par hybride), sur les équipements de test et leur montage final sur les échelles composants le SSD.

³⁹ radiation Hardened Alice in 0,25 micro technology

Le circuit hybride supporte 6 circuits ALICE 128C, 50 composants passifs (résistances et condensateurs), 2 pions filetés, 4 plots (permettant la polarisation du détecteur) ainsi qu'un circuit intégré de contrôle, le COSTAR. Il est composé d'un circuit imprimé flexible dit flex en kapton de 50 μm collé sur un raidisseur en fibre de carbone-époxy de 500 μm d'épaisseur formé de 3 couches de fibre de carbone-époxy assemblées perpendiculairement les unes aux autres. Le raidisseur rigidifie l'ensemble de l'hybride et répartit la chaleur à dissiper, produite par les circuits intégrés. Le flex est un circuit imprimé double face avec des pistes en cuivre sur chaque face communiquant entre elles, pour certaines, par des vias. Sur la face qui supporte les circuits intégrés et les composants, les pistes sont recouvertes de 5 μm de nickel électrolytique lui-même recouvert de 5 μm d'or électrolytique. Le nickel et l'or permettent de souder par ultrason les rubans TAB (3.3.6) assurant les connexions avec les circuits intégrés. Les pistes de l'hybride ont typiquement 17 μm d'épaisseur et 120 μm de largeur.

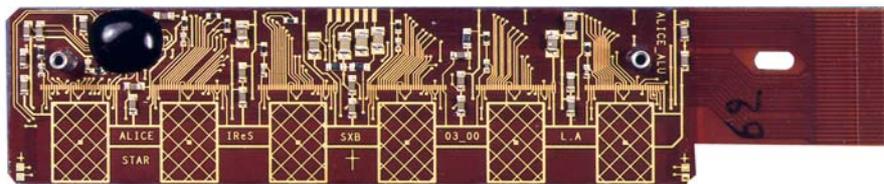


Figure 29 : Circuit hybride équipé du circuit COSTAR et des composants passifs mais sans les circuits ALICE 128C

3.3.5 Le circuit COSTAR

Le circuit COSTAR⁴⁰ (Figure 30) a été conçu pour mesurer la température in situ en raison du refroidissement choisi, le refroidissement à air. Il permet, en outre, la mesure de différents paramètres qui peuvent influencer de façon significative le fonctionnement du module et ses performances de détection : les courants du détecteur et les tensions d'alimentation des hybrides. Il permet également d'adresser des commandes analogiques et/ou numériques à l'hybride.

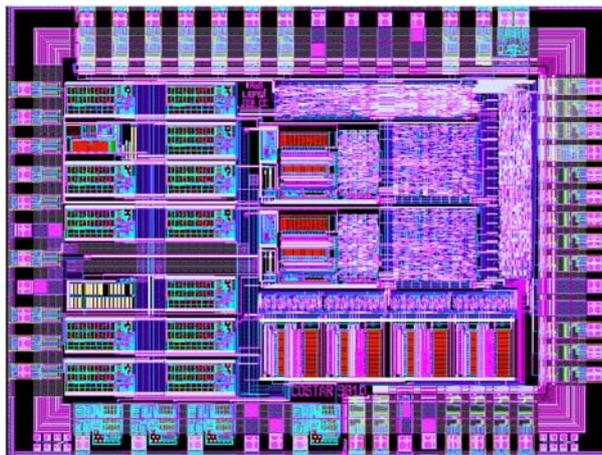


Figure 30 : Topologie du circuit COSTAR

⁴⁰ Contrôle pour STAR

Les mesures et commandes sont possibles sans ajouter aucun câblage ni masse supplémentaire autre que celle du circuit lui-même dans la mesure où le transfert des informations est assuré en insérant le circuit dans la liaison JTAG existant pour les circuits ALICE 128C. Le circuit COSTAR contient des registres d'entrée/sortie numériques ainsi que des entrées/sorties analogiques servies par des convertisseurs numérique/analogique et analogique/numérique (Figure 31).

La lecture par le circuit COSTAR des tensions d'alimentation des hybrides et des circuits ALICE 128C permet l'ajustement des tensions d'alimentation des circuits pour compenser les chutes de tension dans les câbles.

La mesure de la température locale sur l'hybride permet de contrôler la stabilité de la température dans le SSD, une variation de ce paramètre pourrait entraîner une modification du fonctionnement du SSD (voir Chapitre 5) ainsi que le fonctionnement des autres détecteurs de l'expérience STAR.

Le circuit COSTAR permet aussi la lecture des courants de l'anneau de garde et de l'anneau de polarisation du détecteur. Cela permet de contrôler le fonctionnement du détecteur. En effet le courant tend à augmenter lors d'un incident électrique ou mécanique et lors du vieillissement.

Enfin, le circuit COSTAR permet de modifier la hauteur du piédestal, défini comme le niveau de repos de la sortie analogique, permettant ainsi d'homogénéiser cette valeur pour l'ensemble des modules [42], [43].

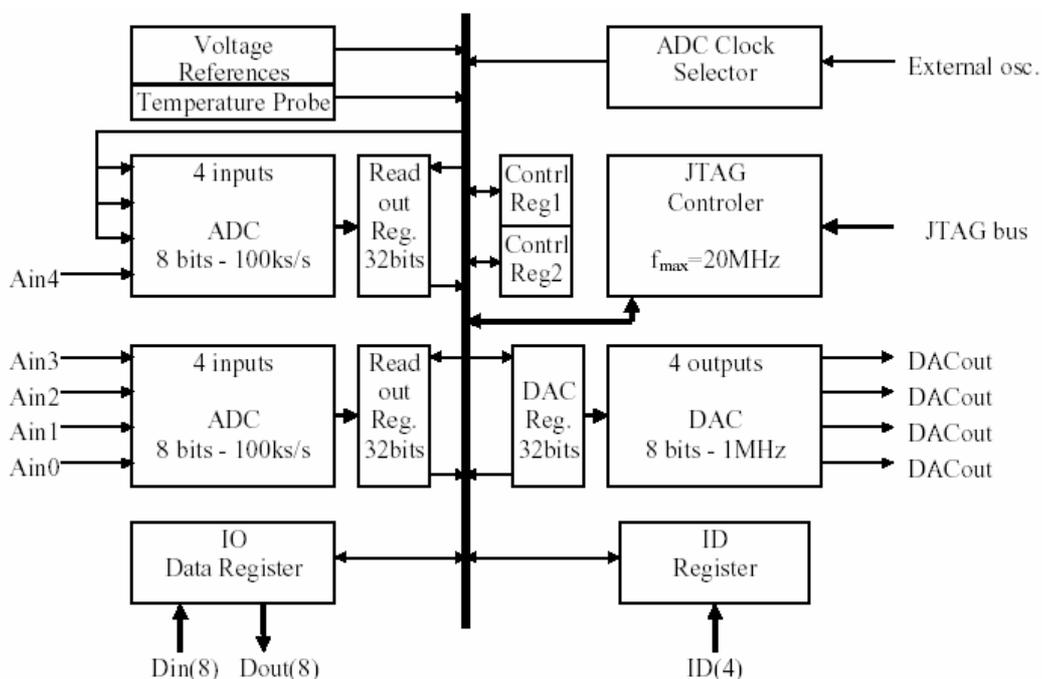


Figure 31 : Schéma simplifié du circuit COSTAR

3.3.6 Un procédé original de connexion : Le TAB

Tous les composants électroniques que nous venons de décrire doivent être connectés les uns aux autres. De manière générale, en microélectronique, le procédé de connexion utilisé est la microsoudure ou bonding. Cela consiste à « souder » par ultrason, des fils rigides de quelques microns de diamètre (bond) un par un sur les éléments à interconnecter. Ce type de connexion a été choisi pour le circuit COSTAR. Pour la connexion des circuits ALICE 128C nous ne pouvons pas utiliser ce procédé, la principale raison venant du fait que les deux hybrides doivent être repliés sur une même face du détecteur pour pouvoir juxtaposer les modules de détection devant constituer le SSD. Ceci suppose une liaison souple. De plus, comme montré Figure 32, le bonding de l'hybride 1 par fil serait possible étant donné que les deux points de soudure (le circuit ALICE 128C d'un côté et le détecteur de l'autre) sont sur la même face mais ceci devient impossible pour l'hybride 2 où les points de soudure sont sur des faces différentes.

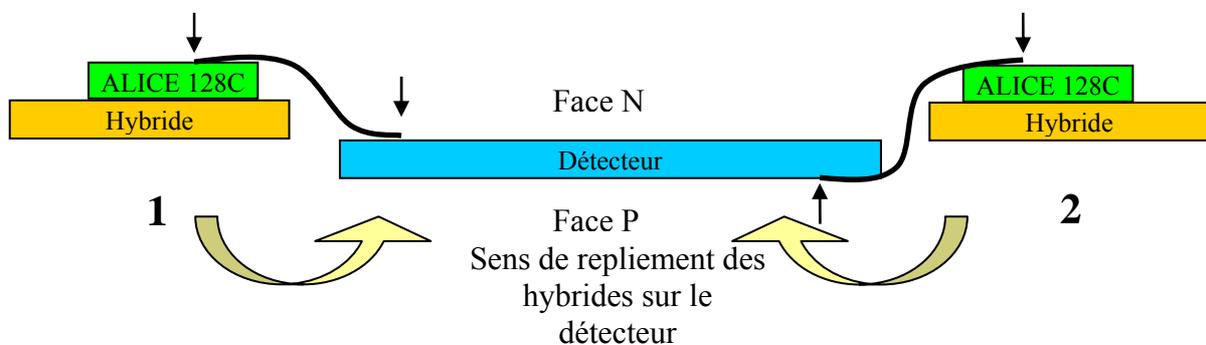


Figure 32 : Schéma en coupe du module à plat avant repliement, les points de soudure sont indiqués par des flèches noires

D'autres raisons nous ont aussi conduit à rejeter la connexion par bonding de fil. Ces connexions sont fragiles et ne peuvent être pliées à 180 degrés. Les fils ne sont pas isolés électriquement les uns par rapport aux autres et le pas de connexion est très fin, ce qui peut engendrer des courts-circuits par rapprochement des fils lors des diverses manipulations. Les connexions sont extrêmement nombreuses : 1536 entre le détecteur et les circuits ALICE 128C, ce qui multiplie les risques de court-circuit et de connexion défectueuse. De plus les pas de connexion des circuits ALICE 128C et du détecteur étant différents, cela rend difficile la connexion directe par fil et impose le recours à un adaptateur de pas.

Toutes ces raisons nous ont conduit à adopter une technologie différente et originale : le TAB (Tape Automated Bonding) [44], [45], [46]. Le ruban TAB est un ruban en kapton (polyimide) de 75 μm d'épaisseur sur lequel sont « collées » des pistes (« leads ») en cuivre de 17,5 μm recouvertes de $1 \pm 0,3 \mu\text{m}$ d'or électrolytique servant à protéger les pistes de l'oxydation et facilitant la soudure (Figure 33). Le ruban en kapton est un matériau électriquement isolant et souple. Le cuivre, quant à lui, a été choisi car son approvisionnement et sa mise en œuvre sont maîtrisés industriellement. Le kapton étant enlevé sous les pistes conductrices aux endroits où il faut réaliser une connexion (fenêtre), il devient possible de réaliser directement une micro-soudure par ultrason à chaud entre la piste conductrice et le

plot du détecteur, du circuit ALICE 128C ou de l'hybride proprement dit pour réaliser les liaisons [détecteur]-[ALICE 128C], [ALICE 128C]-[hybride] et [détecteur]-[hybride].

Le ruban TAB remplit un grand nombre de fonctions. Il assure avant tout la liaison entre le détecteur au pas de 95 μm et les 128 entrées du circuit ALICE 128C au pas de 44 μm . La topologie du ruban TAB permet d'adapter le pas du détecteur au pas d'entrée du circuit. Les pistes au centre du ruban TAB sont rectilignes, ce qui correspond au câblage d'une rangée de plots d'entrée du circuit. Les pistes extérieures du ruban TAB forment une boucle, ce qui correspond au câblage de la seconde rangée de plots d'entrée. Cette topologie permet d'avoir un pas apparent de connexion des entrées du circuit de 88 μm . Le pas des pistes est ensuite élargi au pas du détecteur (Figure 33). Les pistes, collées sur le kapton, sont fixes les unes par rapport aux autres dans le plan, ce qui rend les courts-circuits moins probables après montage. Le ruban TAB permet également la connexion des sorties des circuits ALICE 128C à un pas de 135 μm avec l'hybride à un pas de 300 μm . Ces pistes sont plus larges que les précédentes et plus facile à câbler. Elles alimentent les circuits intégrés et acheminent les différents signaux numériques et analogiques. En ce qui concerne le pliage des hybrides sur le détecteur, le kapton n'est pas suffisamment souple pour être plié à 180 degrés. C'est pourquoi des fenêtres ont été découpées dans le kapton à des endroits précis pour faciliter le pliage. Des plots de test (découpés après test) sont situés à la périphérie du ruban TAB dans le prolongement des pistes permettant le test du circuit ALICE 128C (décrit en 4.4) avant assemblage sur le module (Figure 33).

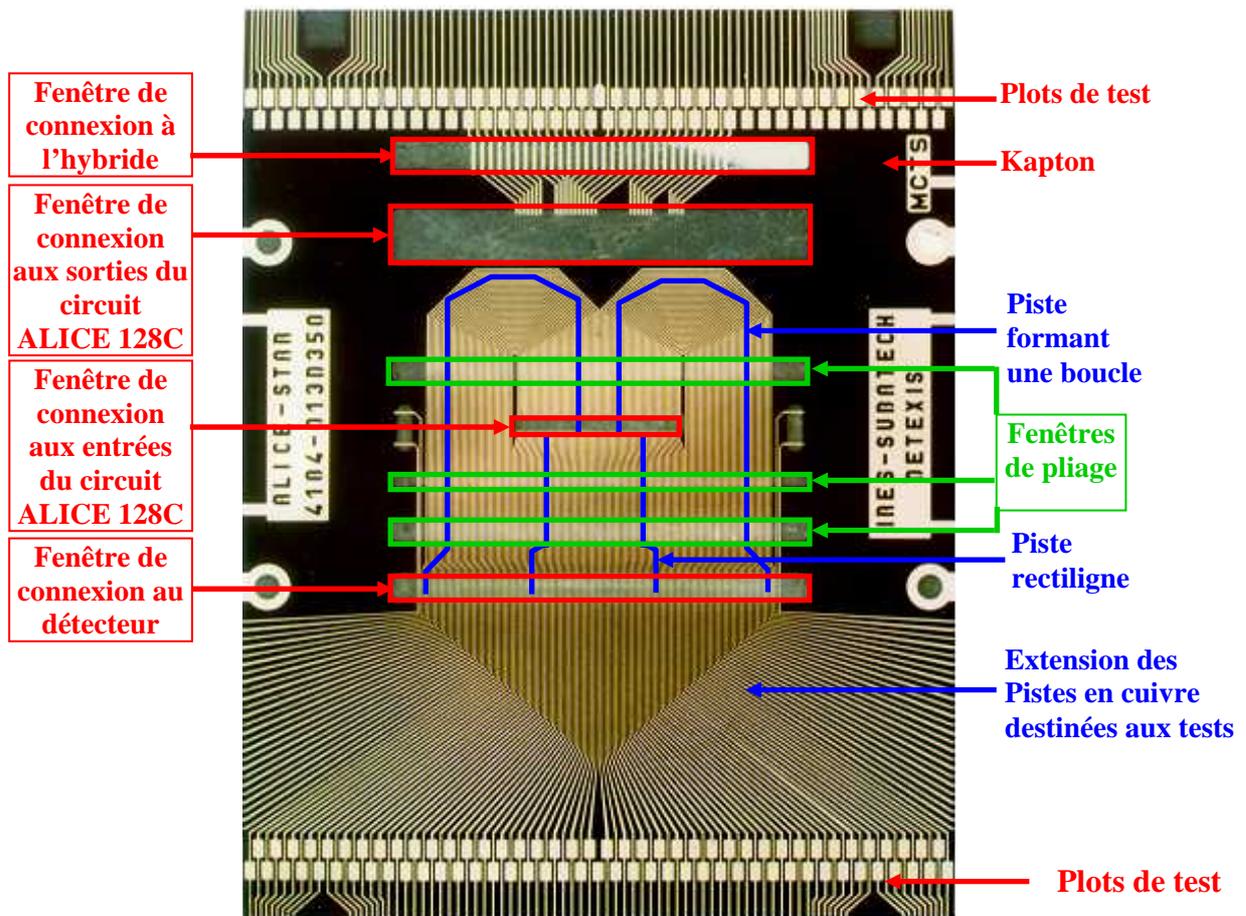


Figure 33 : Schéma du ruban TAB

3.4 Le refroidissement du module

La limitation de la température de fonctionnement des modules et le contrôle du flux thermique avec les autres détecteurs (SVT, TPC ...) impose l'évacuation de l'énergie thermique dissipée notamment par les circuits intégrés. Nous avons choisi un refroidissement par aspiration d'air. Ce mode de refroidissement est possible grâce à la faible consommation des circuits ALICE 128C. La puissance à dissiper est de l'ordre de 15 W par échelle (8 W pour les modules et $2 \times 3,5$ W pour les cartes de connexion et les cartes ADC) [13]. Un flux d'air d'un litre/seconde à 24°C permet de maintenir une température inférieure à 30°C sur les hybrides avec une dispersion de 1,5°C entre les premiers modules et les derniers d'une échelle. La température est mesurée par les circuits COSTAR pour chacun des modules. En cas de variation de la température, nous pouvons ainsi modifier les paramètres de réglages des blocs analogiques des circuits ALICE 128C (voir Chapitre 6) pour que les observables étudiées (piédestal, bruit ...) ne soit pas modifiées par cette variation.

Le refroidissement par air présente des avantages par rapport au refroidissement à eau :

- Minimisation de la longueur de radiation car il y a peu de matière ajoutée pour le refroidissement.
- Facilité de mise en œuvre.
- En cas de fuite aucun produit ne se dégage ni ne se répand.

3.5 L'assemblage

Nous avons choisi de confier au groupe industriel Thales, l'assemblage du module car le groupe ALICE-STAR de l'IReS ne disposait pas de moyens de production suffisants pour assembler les 320 modules nécessaires au SSD, cet assemblage comprenant un grand nombre d'opérations. Après avoir réalisé une présérie de vingt modules, Thales a choisi de sous-traiter toutes ces opérations dans plusieurs entreprises. Un grand nombre de tests électriques et visuels est effectué systématiquement après chaque phase de l'assemblage, la plupart étant effectués à l'IReS. Les résultats de chaque test sont enregistrés dans une base de données permettant ainsi un suivi de tous les composants. Ces tests permettent aussi d'éliminer les composants défectueux tout au long de l'assemblage. Nous pouvons voir sur la Figure 34 le processus d'assemblage en détail avec les différents points de test [47].

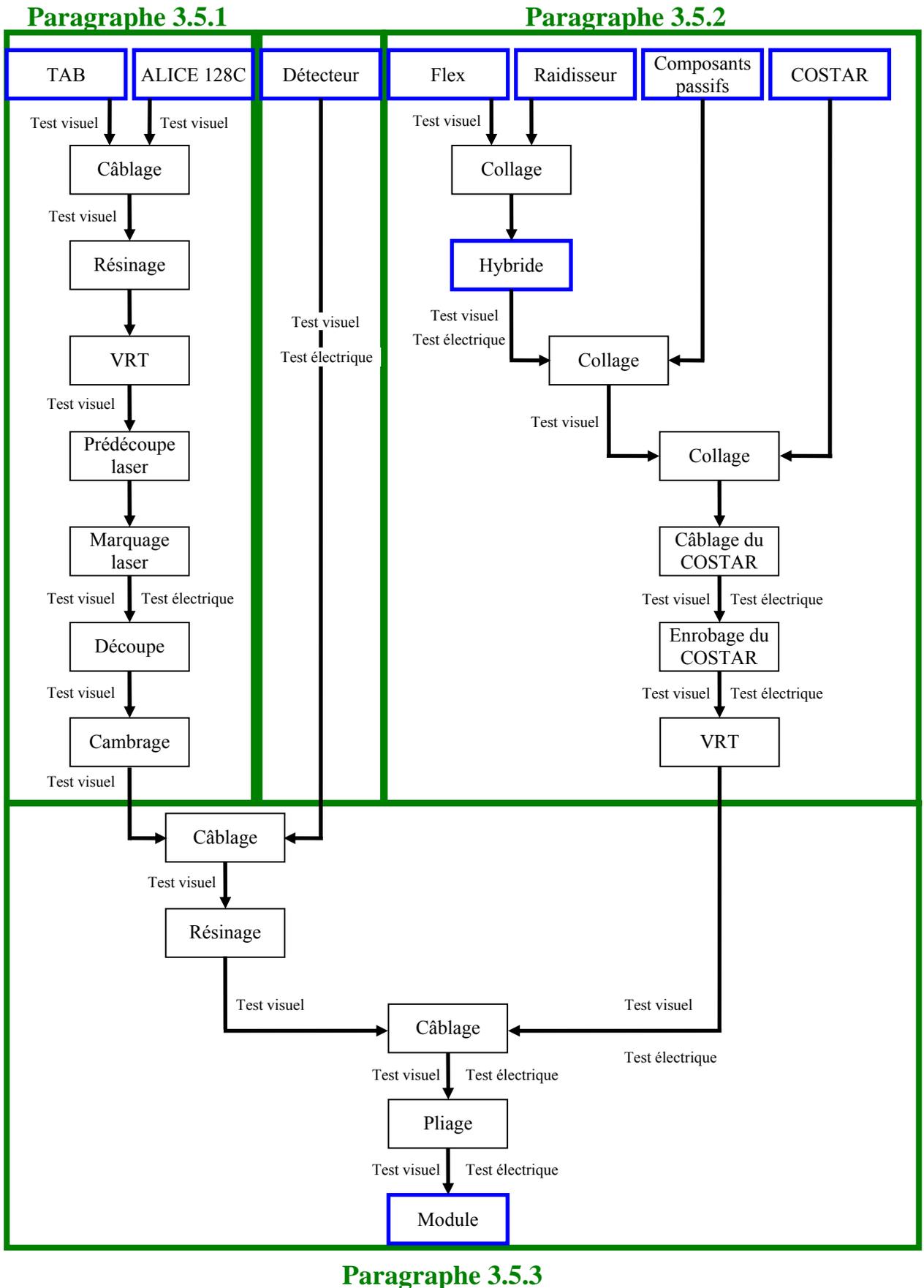


Figure 34 : Assemblage d'un module

3.5.1 Processus d'assemblage des circuits ALICE 128C

Les circuits ALICE 128C sont fabriqués sur des galettes de silicium (wafers) de 6 pouces de diamètre et de 300 μm d'épaisseur puis testés sous pointes par le fabricant. Les circuits défectueux sont différenciés des circuits fonctionnels par encrage (dépôt d'une goutte d'encre) puis les galettes de silicium sont découpées. Par la suite ces circuits sont câblés sur les rubans TAB et testés en laboratoire. Ces tests sont décrits en 4.4.

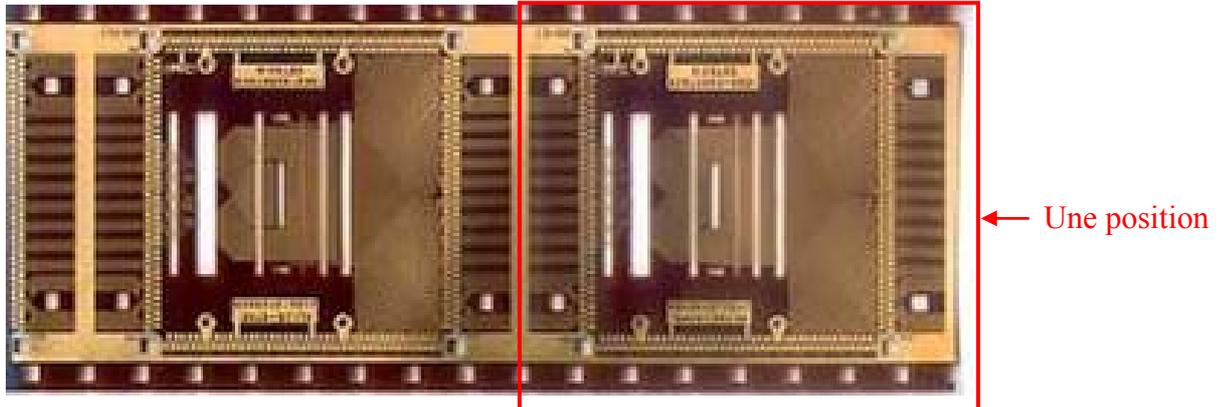


Figure 35 : Deux positions de la bobine de film de rubans TAB

Les rubans TAB sont fabriqués sous forme de bobine de film (Figure 35) découpée en segment (position) pour séparer les rubans TAB.

Chaque position est encadrée d'une piste conductrice servant de masse pendant l'assemblage et évitant ainsi les décharges électrostatiques pouvant endommager le circuit ALICE 128C.

Ces rubans TAB sont triés manuellement, à l'aide d'une binoculaire, afin d'éliminer ceux qui présentent des défauts de fabrication : pistes en court-circuit ou coupées, décalage des pistes par rapport aux fenêtres de câblage mais aussi des pistes trop étroites ou une mauvaise dorure du cuivre.

Les circuits ALICE 128C et les rubans conformes aux spécifications sont assemblés. Les rubans sont positionnés sur les circuits. Les pistes de câblage situées dans les fenêtres sont mises en contact avec les 128 plots d'entrées et les 28 plots de sorties du circuit et sont soudées par ultrasons grâce à un outil cruciforme. Les soudures sont alors contrôlées et résinées⁴¹ pour assurer une bonne tenue de l'ensemble.

Les circuits ALICE 128C sur ruban TAB sont insérés dans des cadres de maintien, « chip carriers » (Figure 36), formant une diapositive pour faciliter leur manipulation en évitant tout contact avec des parties conductrices sensibles à l'ESD. Le ruban TAB en cadre avec le circuit ALICE 128C est adapté au banc de test que nous utilisons qui a été développé spécifiquement pour les circuits ALICE 128C. Il permet le test (voir paragraphe 4.4) et une première sélection des circuits ALICE 128C.

⁴¹ NAMICS CHIPCOAT 8124-13

Le déverminage des circuits ALICE 128C en cadre est effectué en leur faisant subir 10 cycles de VRT⁴². Pour cela, les circuits ALICE 128C sont placés 30 min dans une étuve à -20 °C puis 30 min dans une étuve à +80 °C. Cette opération est répétée 10 fois. Ce procédé est standard dans le milieu industriel pour ce type de circuit et répond à des normes précises. Ce déverminage permet de contrôler la fiabilité du câblage entre le ruban TAB et le circuit ALICE 128C.

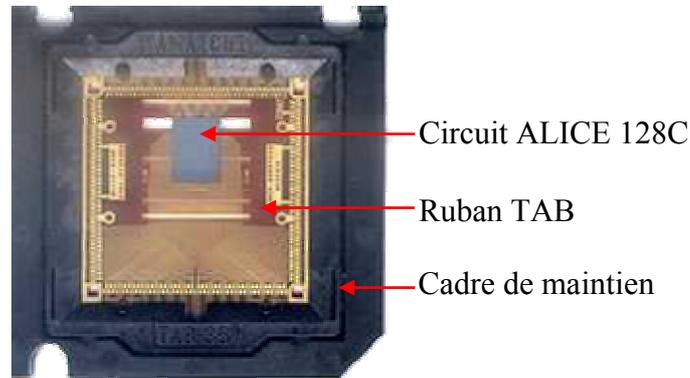


Figure 36 : Circuit ALICE 128C sur ruban TAB dans un cadre de maintien

Chaque ruban TAB est pourvu sur ses deux côtés de 2 pistes supplémentaires au-delà des pistes assurant la connexion des entrées du circuit ALICE 128C. Ces 2×2 pistes sont destinées à l'alimentation électrique du détecteur aux deux extrémités de celui-ci.

Selon la position du circuit ALICE 128C, c'est-à-dire du ruban TAB sur l'hybride (Figure 37), il convient de prédécouper par laser les pistes inactives. La précision de la prédécoupe par laser est de $20 \mu\text{m}$, le laser ayant une largeur de $25 \pm 5 \mu\text{m}$. Cette opération vise à calibrer la largeur de chaque ruban, en fonction de sa position, de manière à permettre le montage adjacent des différentes positions sur l'hybride, tout en conservant les parties du ruban nécessaires aux tests électriques. Ce qui nous mène à 3 topologies (Figure 38 en rouge) :

- Ruban M : les 2×2 pistes destinées à la polarisation du détecteur sont découpées.
- Ruban G : les 2 pistes situées à gauche du ruban TAB sont conservées, celles de droites sont découpées.
- Ruban D : les 2 pistes situées à droite du ruban TAB sont conservées, celles de gauche sont découpées.

Les pistes destinées à l'alimentation du détecteur seront connectées à l'hybride par 2×2 plots et aux détecteurs par les plots qui se trouvent sur l'anneau de garde et de polarisation à droite et à gauche du détecteur sur chacune des faces. Cela permet de polariser le détecteur par l'intermédiaire des hybrides et du ruban TAB en évitant l'adjonction de fils supplémentaires.

⁴² Variations Rapide de Température

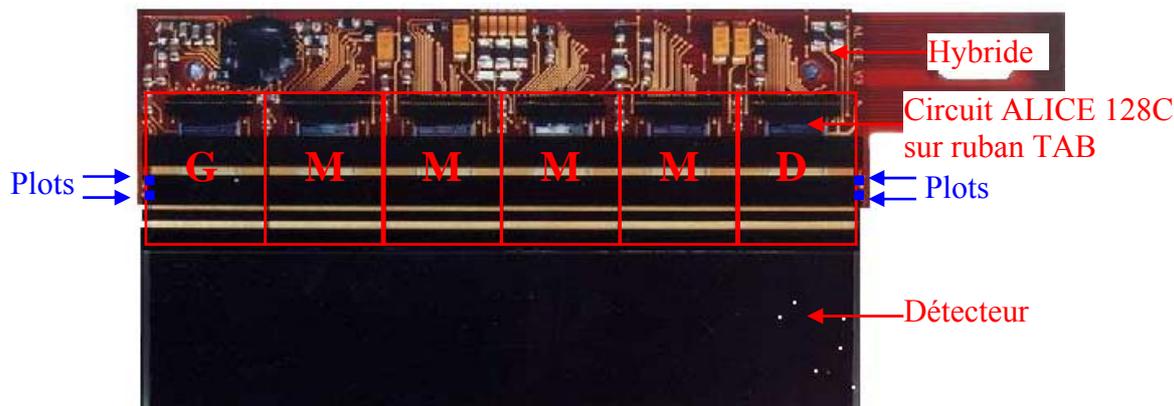


Figure 37 : Position des circuits ALICE 128C M, G, D sur un demi module

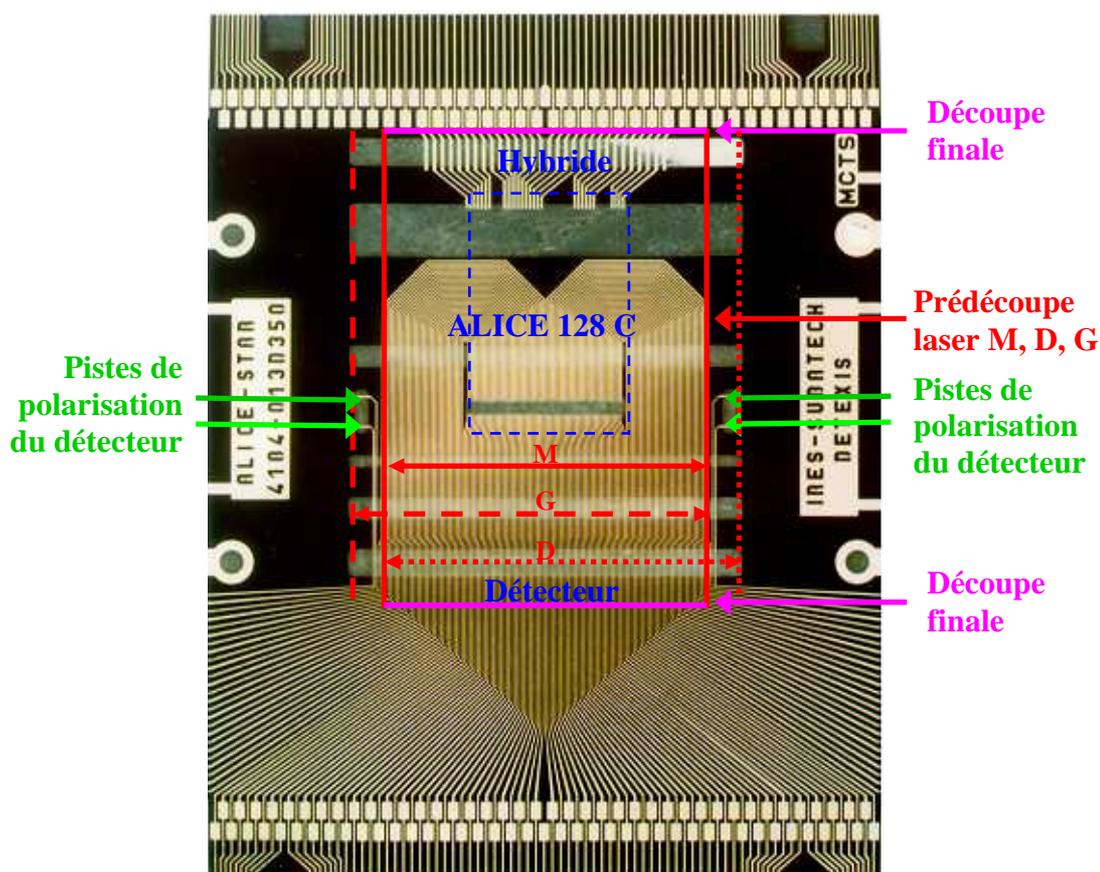


Figure 38 : Découpe du ruban TAB

Lors de cette opération de prédécoupe, chaque ruban est également numéroté par laser. Cette numérotation individuelle est effectuée en gravant un numéro d'identification (Figure 39) sur le kapton du ruban TAB de chaque circuit. Cette opération doit avoir lieu le plus tôt possible dans la chaîne de production pour pouvoir effectuer un suivi individuel des circuits ALICE 128C. Nous verrons au Chapitre 7 que la numérotation et le suivi des composants est un paramètre important pour la production.

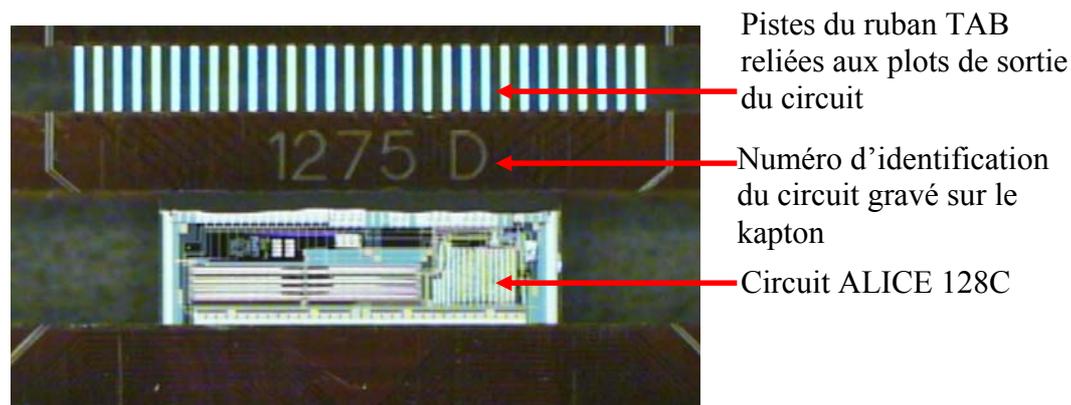


Figure 39 : Identification des circuits ALICE 128C

Les circuits ALICE 128C en cadre identifiés sont ensuite testés électriquement. Ces tests seront décrits en 4.4. Les circuits sur ruban TAB sont inspectés visuellement puis découpés à l'aide d'un massicot suivant les traits rose de la Figure 38. Les rubans sont ensuite cambrés pour s'adapter aux différences de hauteur entre le circuit ALICE 128C, le détecteur et l'hybride. Ce cambrage (Figure 40) permet la mise en contact des différents composants et facilite ainsi la soudure aux ultrasons au moment de l'assemblage du module sans appliquer de contrainte mécanique sur les soudures.

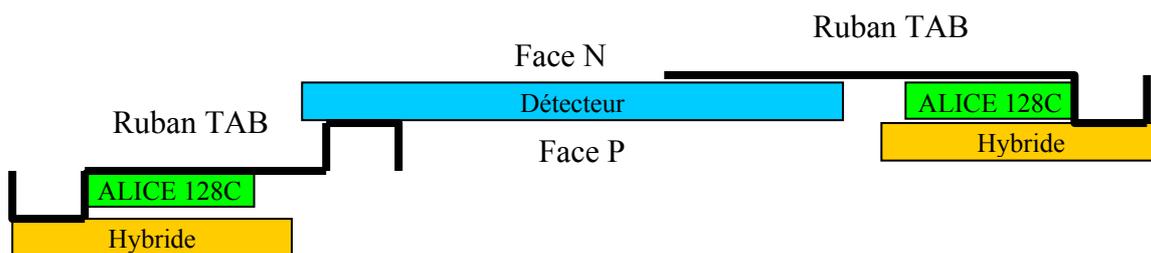


Figure 40 : Cambrage des rubans TAB pour l'assemblage sur le module

3.5.2 Processus d'assemblage des hybrides

L'assemblage des hybrides commence par le collage⁴³ du flex sur le raidisseur. Ces raidisseurs sont terminés par des épaulements permettant aux hybrides de reposer sur le détecteur après repliement, solidarissant ainsi le module. Sur ces hybrides, deux pions filetés sont également sertis. Ils serviront à maintenir le module pendant la phase de pliage et la phase de test, et aussi à fixer le module sur l'échelle. Après des tests visuels et électriques de l'hybride, les 50 composants passifs sont collés manuellement sur celui-ci avec de la colle à l'argent⁴⁴. Le circuit COSTAR, préalablement testé est collé⁴⁵ puis bondé de façon classique avec du fil d'aluminium de 25 μm . Il est ensuite enrobé d'une résine⁴⁶ afin de protéger les fils de câblage. Les colles ainsi que la résine sont polymérisées à chaud. Tous ces composants

⁴³ Colle Araldite 2014

⁴⁴ EPOTEK E165-3

⁴⁵ EPOTEK EE4110

⁴⁶ Hysol EO1016

subissent donc plusieurs cycles thermiques. Une fois le circuit COSTAR monté, l'hybride est testé électriquement et visuellement. Le test de ces hybrides est décrit en 4.5. Le déverminage des circuits hybrides est effectué en faisant subir aux hybrides équipés de circuit COSTAR, 5 cycles de VRT. Pour cela, les hybrides sont placés 10 min dans une étuve à $-20\text{ }^{\circ}\text{C}$ puis 10 min dans une étuve à $+125\text{ }^{\circ}\text{C}$. Cette opération est répétée 5 fois. Ces cycles de température ont pour but de créer des contraintes mécaniques sur l'ensemble « hybride-COSTAR-connexion-enrobage » qui vont faire céder les connexions fragiles. Cela permet de tester la fiabilité des circuits hybrides. Les cycles thermiques réalisés ici sont différents de ceux utilisés pour les circuits ALICE 128C car la présence de colle nous empêche de chauffer trop longtemps les hybrides. Une fois ces VRT effectuées, les hybrides sont testés avant d'être montés sur les modules.

3.5.3 Processus d'assemblage du module

Après livraison par le fabricant, le détecteur est testé visuellement et entièrement caractérisé grâce à un équipement de test sous pointes. Ces tests sont décrits en 4.3. Un dernier test de fonctionnalité ainsi qu'un test visuel sont effectués juste avant assemblage pour vérifier le bon fonctionnement du détecteur après son stockage sous azote.

Pour l'assemblage du module deux options peuvent être envisagées (Figure 41) :

- la première option (numérotée en bleu sur la figure) consiste à commencer l'assemblage du module par le collage [circuits ALICE 128C sur ruban TAB]-[hybride] puis la connexion [circuits ALICE 128C sur ruban TAB]-[hybride] pour finir par la connexion [circuits ALICE 128C sur ruban TAB]-[détecteur]. Ce choix était souhaité par la collaboration STAR France car il permet de préserver le détecteur en cas de problème sur un hybride terminé, le détecteur étant l'objet le plus onéreux du module. Les problèmes majeurs de fonctionnement sur le module viennent le plus souvent des circuits ALICE 128C ou de leurs connexions à l'hybride. Avec cette option, la fonctionnalité de l'hybride équipé des circuits ALICE 128C peut être testée entièrement sans la présence du détecteur.
- La deuxième option (numérotée en rouge sur la figure) consiste à commencer l'assemblage du module par la connexion [circuits ALICE 128C sur ruban TAB]-[détecteur] puis de coller le circuits ALICE 128C sur l'hybride pour finir par la connexion [circuits ALICE 128C sur ruban TAB]-[hybride]. Ce choix a été souhaité par le groupe Thales pour des raisons industrielles. En effet, il est plus simple pour l'assemblage de positionner d'abord [les circuits ALICE 128C sur ruban TAB] sur le détecteur au pas de $95\text{ }\mu\text{m}$ puis de les positionner sur l'hybride où la connexion a lieu au pas de $300\text{ }\mu\text{m}$. La tolérance sur le positionnement des circuits ALICE 128C sur le détecteur est donc plus serrée. En commençant par la connexion au détecteur, les erreurs de positionnement sur l'hybride sont moins critiques. Ce mode d'assemblage présente cependant un inconvénient important. Le module ne peut être testé qu'une fois terminé. C'est-à-dire qu'en cas de défaillance d'un des circuits ALICE 128C, tout le module est inutilisable. C'est néanmoins le

choix qui a été fait pour l'assemblage des modules au vu des contraintes industrielles établies par Thales.

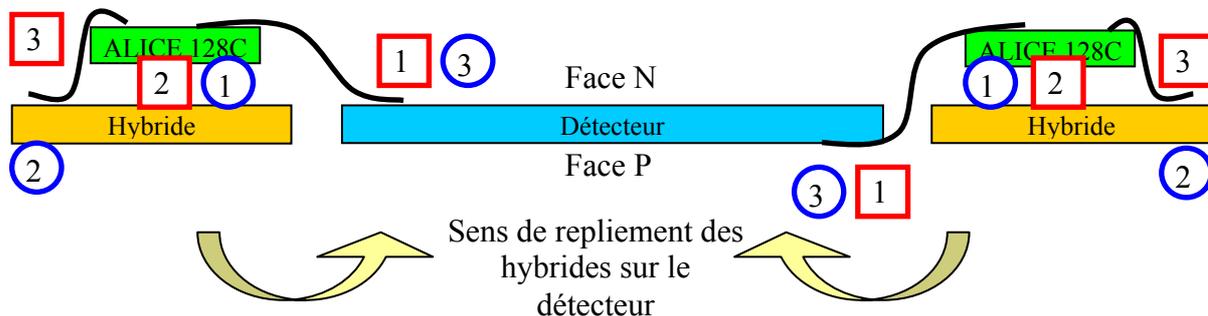


Figure 41 : Les deux possibilités d'assemblage des modules

L'assemblage du module commence donc par le positionnement des 6×128 pistes d'entrées [des circuits ALICE 128C sur ruban TAB], découpées et cambrées sur les plots du détecteur en commençant par la rangée de la face N. Les pistes du ruban TAB sont ensuite soudées par ultrason au détecteur. Les soudures sont alors enrobées de résine⁴⁷ pour être protégées après vérification de leur bonne tenue mécanique. Le même procédé est utilisé pour la face P. Les circuits ALICE 128C sont ensuite positionnés sur les hybrides. Des points de colle à l'argent⁴⁸ sont positionnés aux emplacements des circuits ALICE 128C ainsi que sur les 2×4 plots permettant de polariser le détecteur. Les pistes du ruban TAB correspondant aux sorties des circuits ALICE 128C sont positionnées sur les plots de câblage des hybrides. La colle est polymérisée puis les pistes sont soudées sur l'hybride par le même procédé que pour le détecteur. Ces pistes ne sont pas enrobées contrairement aux pistes des circuits et du détecteur afin de pouvoir réparer d'éventuels défauts de soudure. Ces pistes correspondent à l'alimentation et au contrôle des circuits ALICE 128C et l'absence de connexion d'une seule de ces pistes entraîne le non-fonctionnement de 128 voies. Le module, terminé à plat tel que sur la Figure 41, est testé électriquement, puis les hybrides sont repliés sur le détecteur et collés par de la colle silicone⁴⁹ constituant ainsi un module compact pour le montage ultérieur sur les échelles. De nouveaux tests électriques sont aussi effectués chez le fabricant après pliage. La grande majorité des opérations d'assemblage (microsoudure, collage, résinage ...) se fait à chaud et à différentes températures (entre 25°C et 120°C). Les composants sont donc prévus pour supporter temporairement des températures supérieures à 120°C . Le module terminé plié est ensuite entièrement testé à l'IREs. Ces tests sont décrits en 4.7.

Des "bus" (Figure 42), câbles plats de différentes longueurs en kapton équipés de pistes en Al recouverte de Ni-Au, sont collés à l'extrémité des circuits hybrides afin de véhiculer les signaux vers les extrémités des échelles en carbone (Figure 43).

⁴⁷ NAMICS CHIPCOAT 8124-13

⁴⁸ EPO-TEK H20E

⁴⁹ Silicon Dow Corning RTV 162

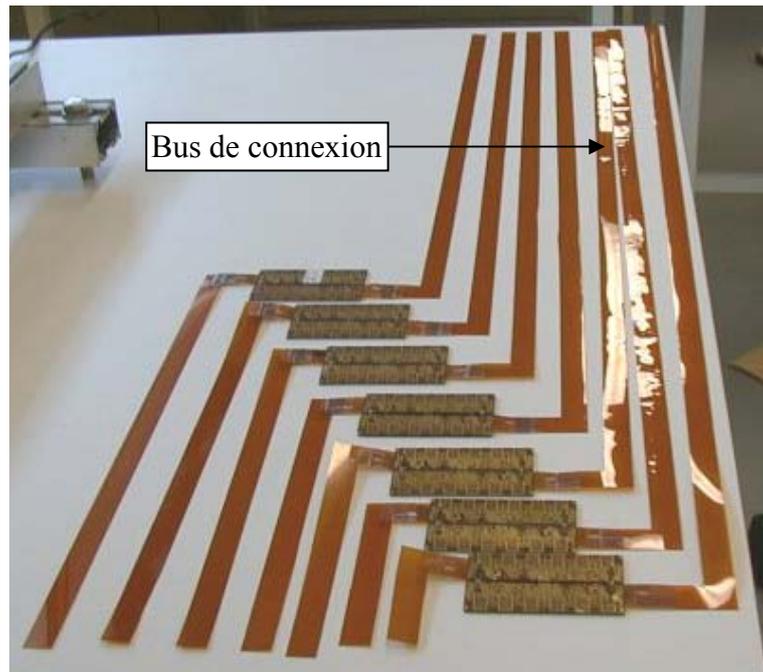


Figure 42 : 7 modules équipés de bus de connexion

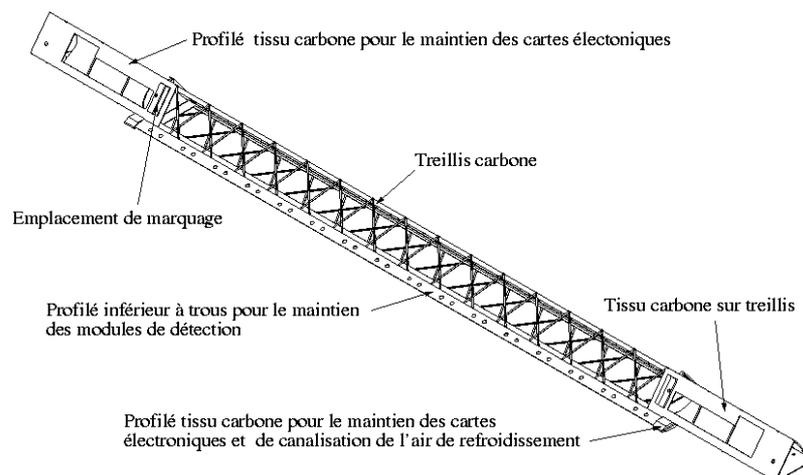


Figure 43 : Schéma et photo d'une échelle en carbone non équipée

Chaque échelle est composée de 16 modules (Figure 44 et Figure 45) et équipée à chaque extrémité d'une carte ADC et d'une carte de connexion et de contrôle (C2D2) connectant tous les circuits hybrides d'une même face (face P ou face N).

La carte de connexion a pour fonction de gérer les alimentations des détecteurs, elle chaîne les circuits hybrides et multiplexe les signaux analogiques provenant des circuits intégrés ALICE 128C, elle compense les différentes longueurs des bus (chute de tension) et elle répartit les signaux de commandes nécessaires aux hybrides (protocole JTAG).

La carte ADC envoie et reçoit les signaux de la carte de connexion, elle génère la tension de fonctionnement de la carte de connexion, elle translate les signaux qui sont au potentiel de masse vers un potentiel flottant, elle transforme les signaux analogiques provenant de la carte de connexion en signaux numériques et enfin elle mesure sa propre température.

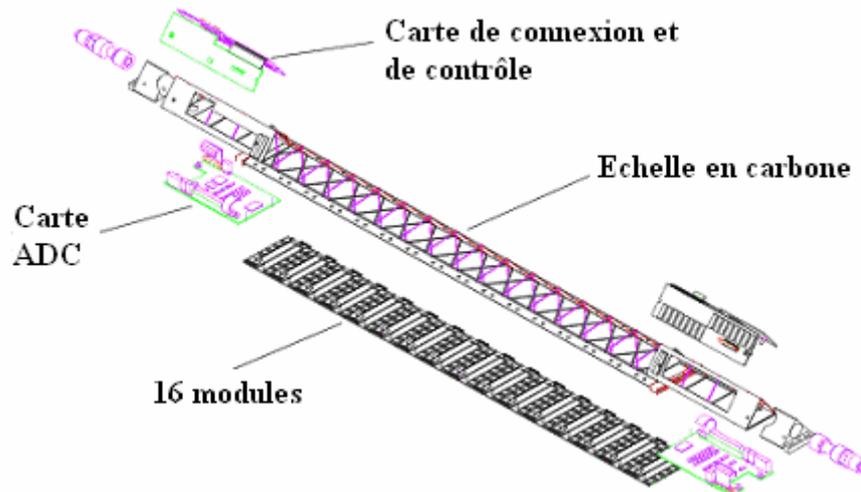


Figure 44 : Schéma d'une échelle équipée

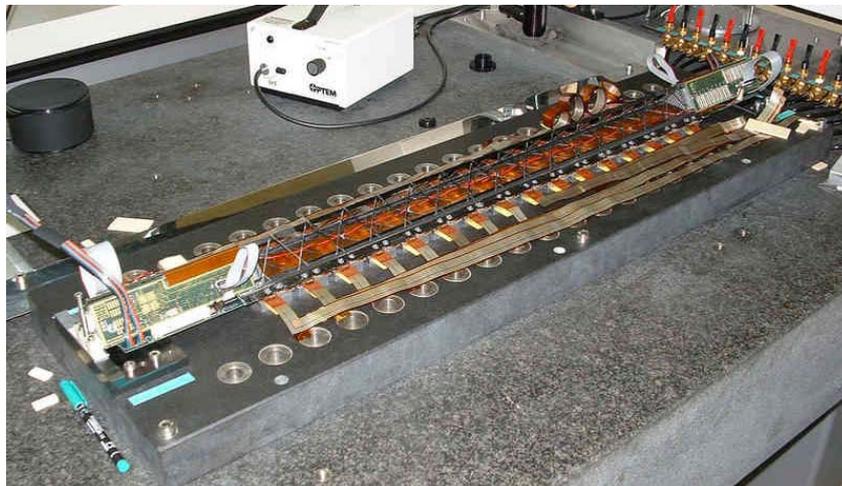
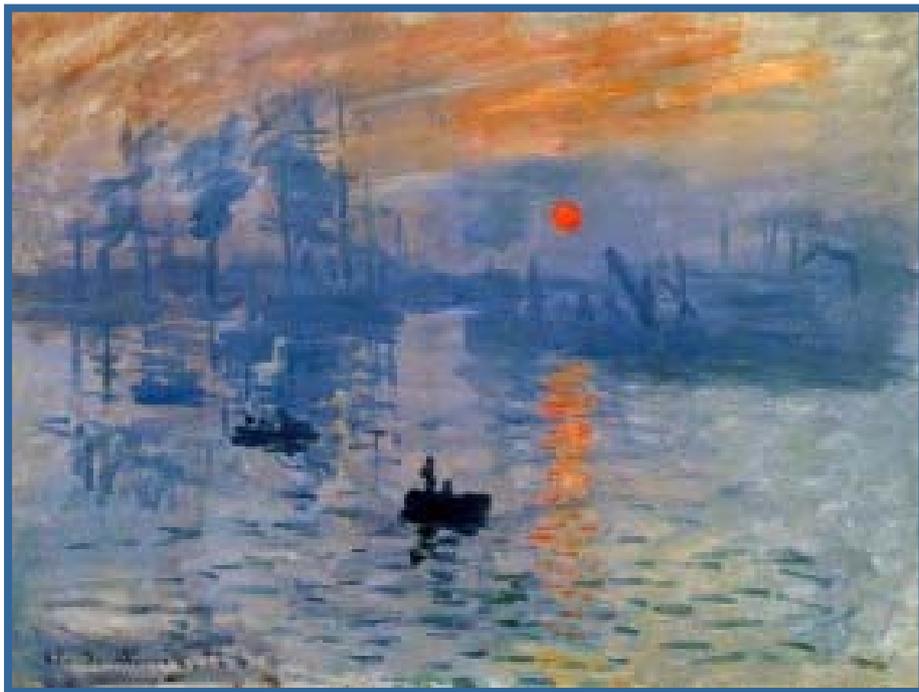


Figure 45 : Photo d'une échelle équipée, sur le banc d'assemblage

Les 20 échelles sont ensuite assemblées sous forme d'un cylindre pour former le SSD.

Chapitre 4

Le test des composants et du module



« Impression soleil levant » de Claude Monet

Le cylindre SSD est composé de 20 échelles comprenant chacune 16 modules. Ceci correspond à 320 modules. Pour pouvoir fabriquer le SSD, 502 détecteurs, 5656 circuits ALICE 128C, 1179 circuits COSTAR et 1661 circuits hybrides ainsi que 10000 rubans TAB ont été produits.

La majorité des tests de composants est effectuée dans la salle grise de notre laboratoire afin de maintenir les composants dans un air propre, thermostaté et antistatique pour éviter les détériorations mécaniques et électriques. Les composants sont également stockés sous gaz inerte (azote) ou sous vide pour éviter tout risque d'oxydation.

Vu les quantités importantes de composants, les protocoles de test ont été automatisés pour plus de fiabilité. Bien que tous ces composants soient fabriqués de manière identique, chacun d'entre eux est unique et possède des caractéristiques qui lui sont propres. A cet effet, chaque composant est identifié de manière unique. Cette identification permet de tracer chaque composant tout au long du processus depuis la fabrication jusqu'à l'utilisation des ensembles assemblés sur le site de l'expérience.

Le suivi des composants est effectué grâce à une base de données qui nous permet de visualiser les caractéristiques des composants et leur évolution au cours de l'assemblage mais aussi de connaître les stocks en temps réel, la localisation d'un composant sur un module puis sur le cylindre du SSD mais également la localisation d'un composant dans les différents laboratoires et fournisseurs.

Les tests effectués permettent de tester la fonctionnalité mais aussi de caractériser chacun des composants. Nous pouvons ainsi observer d'éventuelles détériorations durant l'assemblage et effectuer un changement de procédé pour juguler un problème rencontré mais aussi optimiser le fonctionnement des modules lors de l'installation sur site.

Mais avant de commencer la description des tests, nous allons rappeler le fonctionnement d'un module.

4.1 Principe de fonctionnement d'un module

Lorsqu'une particule traverse le détecteur silicium déplété, elle crée des paires électron-trou (Figure 46). Les électrons migrent vers les pistes de la face N alors que les trous migrent vers les pistes de la face P. La charge correspondante est propagée par liaison capacitive vers les pistes de lecture du détecteur puis vers les entrées du circuit ALICE 128C à travers le ruban TAB. La charge est alors amplifiée grâce au préamplificateur de charges. La tension de sortie est mise en forme grâce à une cellule CR-RC et enfin stockée dans une cellule de mémorisation analogique constituée d'une capacité contrôlée par un signal extérieur, le HOLD. Grâce à un système de contrôle, l'amplificateur de sortie analogique unique du multiplexeur permet la lecture séquentielle des 128 voies. Les signaux de sortie des six circuits ALICE 128C de chaque hybride sont véhiculés en séquence par les pistes de l'hybride.

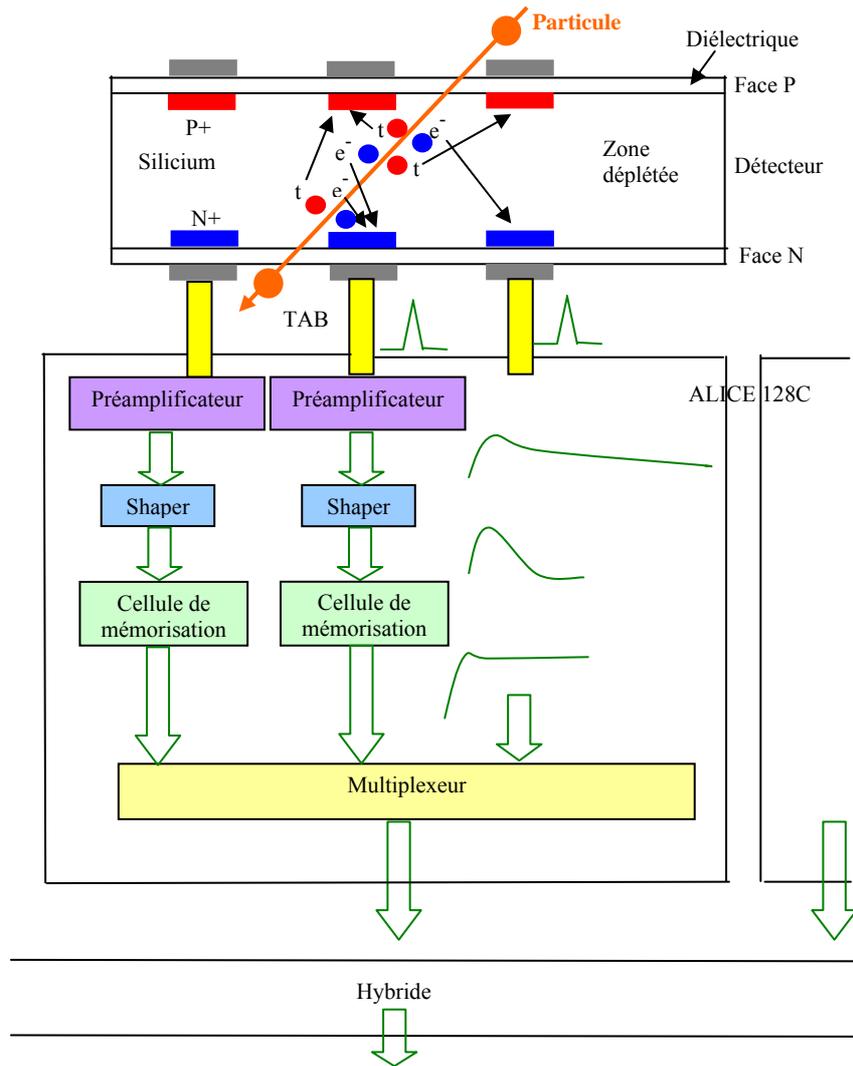


Figure 46 : Principe de fonctionnement d'un module du SSD

Les signaux analogiques sont ensuite transportés par les bus jusqu'aux cartes de connexion (une par face et par échelle) où ils sont multiplexés puis ils sont numérisés par la carte ADC (Figure 47). Les signaux numérisés sont ensuite transportés par une ligne optique haute fréquence vers le système d'acquisition. Le système d'acquisition sélectionne, traite et compresse les signaux à sauvegarder (suppression de 0). Les signaux seront ensuite traités avec ceux provenant des autres détecteurs (TPC, SVT ...) pour pouvoir reconstruire les traces des particules incidentes.

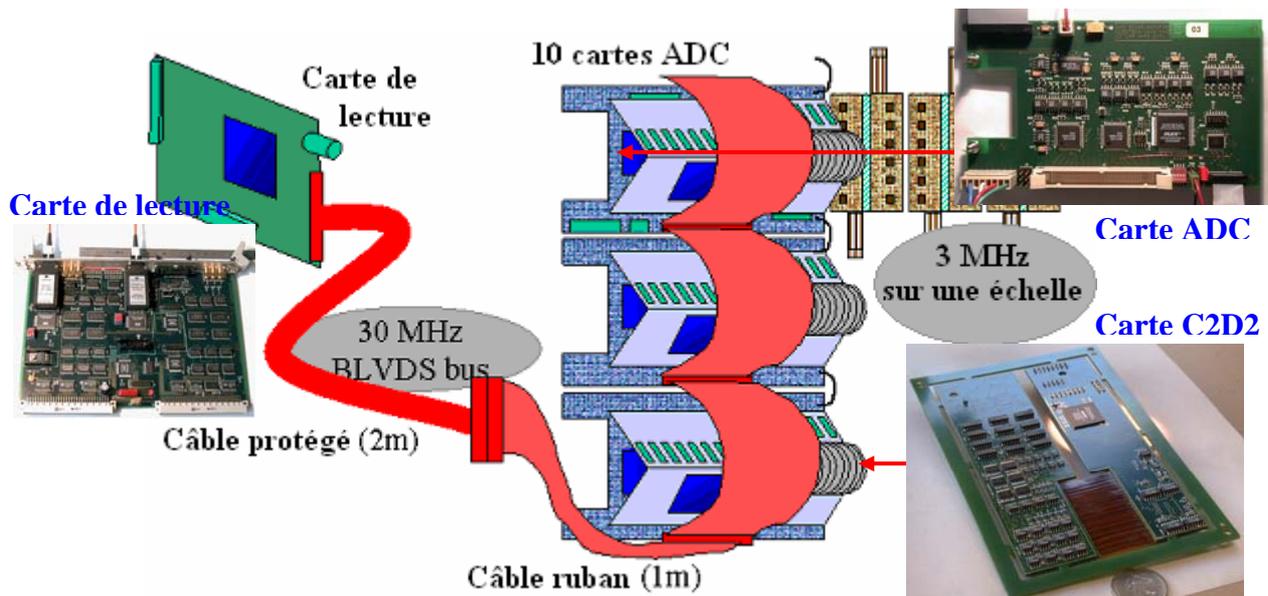


Figure 47 : Principe de lecture des modules

4.2 Test de qualification des modules

Avant de lancer la production, il est nécessaire de valider la conception des composants et des modules et de vérifier si les caractéristiques atteintes correspondent aux prévisions. Plusieurs générations de modules prototypes ont été réalisées [48]. Les premiers associaient sur un support massif, des prototypes de détecteurs aux circuits ALICE 128C de présérie. L'assemblage était réalisé par micro-soudure de fils d'aluminium. Plusieurs tests en faisceau ont ainsi été réalisés au PS⁵⁰ et au SPS du CERN avec des faisceaux de pions de 3 GeV au PS et 120 GeV au SPS.

Le module à tester est fixé au centre d'un banc de test [49] constituant un spectromètre équipé de deux séries de deux paires de détecteurs simple face. Le volume actif de chaque détecteur est de $12,8 \times 12,8 \times 0,3 \text{ mm}^3$. Le pas des pistes est de $50 \mu\text{m}$ et le nombre de pistes de 256 dont seule une sur deux est raccordée à l'électronique de lecture. Les deux détecteurs simple face de chaque paire sont mis dos à dos avec leurs pistes perpendiculaires pour recueillir les coordonnées des impacts et reconstruire la trajectoire des particules qui les traversent. Le déclenchement de la lecture est assuré par 2 scintillateurs plastiques. La lecture de la face P du module testé est effectuée au potentiel de la masse alors que la lecture de la face N flottante est réalisée à travers un opto-isolateur analogique, ce dernier expliquant les différences entre les mesures des deux faces. L'acquisition est prise en charge par le système d'acquisition du banc et un système de contrôle prototype a été développé. Ce banc de test est spécifique aux acquisitions en faisceau et ses caractéristiques sont différentes de celles du banc de test de production utilisé dans notre laboratoire.

L'analyse des données de mesure nous a permis de confirmer la conception générale et les caractéristiques essentielles du module.

⁵⁰ Proton Synchrotron

Pour reconstruire le signal, les coupures suivantes ont été réalisées :

- pour la piste centrale de l'amas reconstruit : $\text{signal/bruit} > 10$,
l'amas étant défini comme l'ensemble des pistes fournissant un signal électrique suite au passage d'une particule unique,
- pour les pistes voisines : $\text{signal/bruit} > 2$,
- la taille maximale de l'amas : $\pm 200 \mu\text{m}$ (5 pistes).

La reconstruction des charges créées dans le détecteur sous forme d'amas permet de construire la distribution de charges pour chacune des faces comme représenté en Figure 48. Ces courbes indiquent la valeur la plus probable de la perte d'énergie pour une particule au minimum d'ionisation, 148 coups ADC⁵¹ pour la face P et 139 coups ADC pour la face N [14].

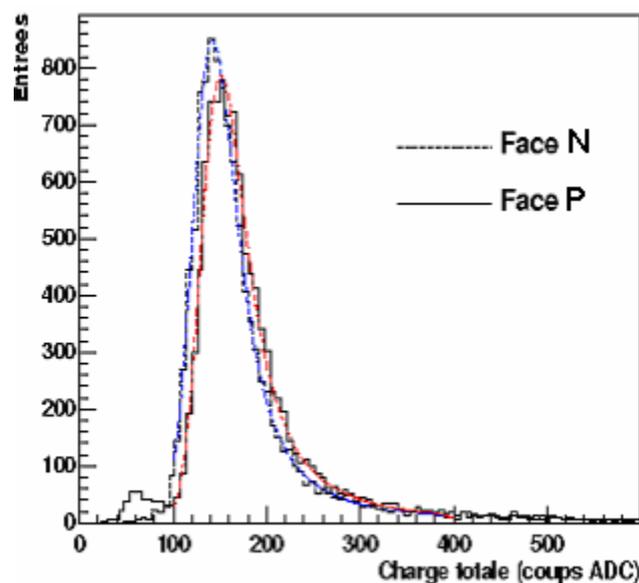


Figure 48 : Signal reconstruit pour des pions de 120 GeV pour les 2 faces d'un module

Lorsqu'une particule traverse le détecteur, elle crée autant d'électrons que de trous, c'est-à-dire autant de charges sur chaque face du détecteur. L'association de ces charges entre les deux faces du détecteur permet de tracer le graphe de la Figure 49. La corrélation moyenne représentée par une droite présente une dispersion de 9 coups ADC (1 ADC \sim 170 électrons). La corrélation de charges [50] permet de réduire le nombre d'ambigus en associant pour chaque impact, l'énergie déposée sur une face à l'énergie déposée sur l'autre face. On peut différencier les impacts de deux particules si la différence d'énergie déposée par chacune d'entre elles est supérieure à la dispersion du signal.

⁵¹ 1 ADC \sim 170 électrons

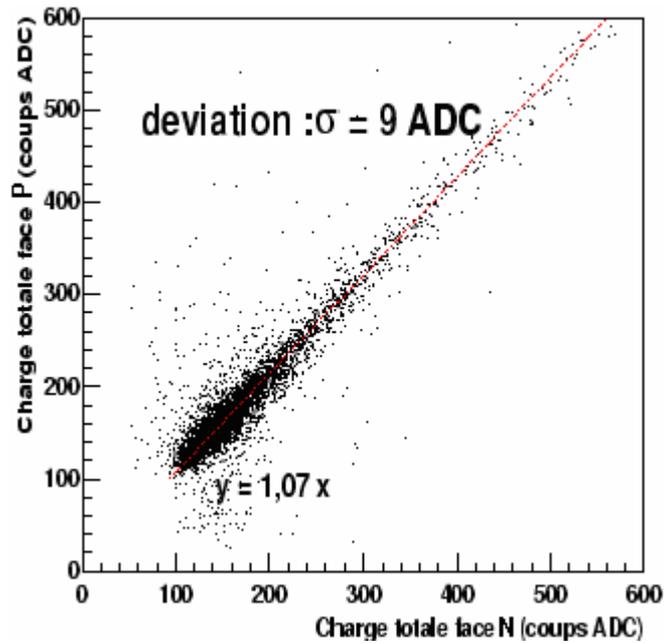


Figure 49 : Corrélation entre les charges mesurées sur les faces P et N d'un module

La valeur du rapport signal sur bruit pour chacune des faces du module (Figure 50) a une influence directe sur la résolution du point de passage de la particule. Pour une particule au MIP, ce rapport a pour valeur 40 sur la face P et 28 sur la face N [24]. Le rapport signal/bruit plus faible sur la face N s'explique par un bruit plus élevé (843 électrons) que sur la face P (629 électrons). Le bruit sur la face N correspond à la somme géométrique :

- du bruit intrinsèque de la face N du détecteur,
- du bruit du circuit ALICE 128C et du module,
- du bruit de l'opto-isolateur analogique du banc de test (150 électrons) nécessaire pour amener les données issues d'un potentiel élevé au potentiel de la masse,
- du bruit de l'électronique de lecture.

La différence de bruit intrinsèque du détecteur entre la face N et la face P est liée à une valeur plus élevée de la capacité équivalente des pistes de la face N. Cette capacité est dominée ici par la capacité interpistes sur cette face, elle-même fonction de la géométrie des pistes et de la dose d'implantation du p-spray assurant l'isolation interpistes sur la face N. Le bruit ramené à l'entrée pour une voie du circuit ALICE 128C augmente avec la capacité équivalente du détecteur (Tableau 4). Cette capacité plus importante sur la face N que sur la face P des détecteurs utilisés explique une valeur de bruit plus élevée sur la face N.

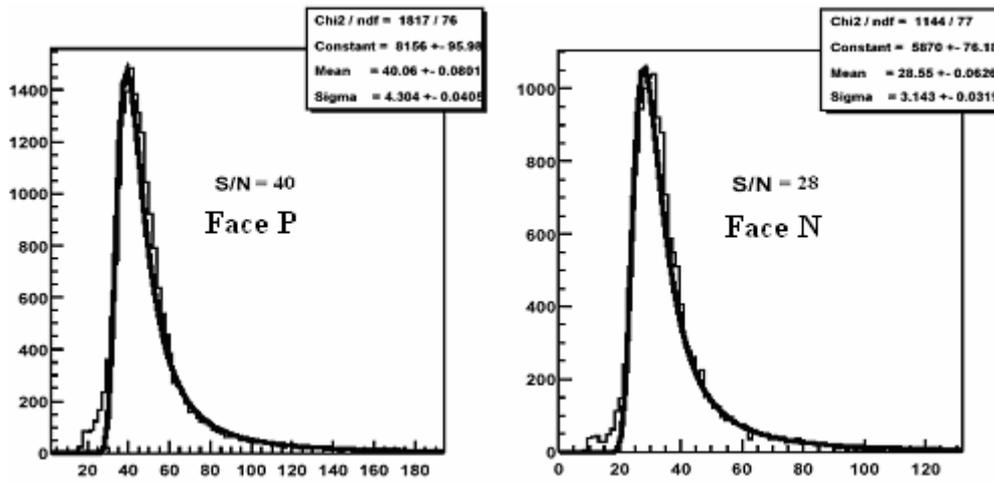


Figure 50 : Distribution du rapport signal/bruit pour les 2 faces d'un module

La résolution spatiale (Figure 51) est obtenue en ajustant une gaussienne sur la distribution du résidu constitué par la différence entre la position de l'impact mesurée par le module et sa position calculée à partir des mesures du spectromètre en utilisant conjointement les 2 faces du détecteur. Nous obtenons ainsi une résolution pour le SSD, dans le repère global de STAR, de 15 μm en $r\phi$ et de 725 μm en z (axe du faisceau) [51]. Cette valeur ne doit pas être confondue avec la résolution spatiale pour chacune des faces du module qui est elle de 20 μm dans la direction perpendiculaire aux pistes.

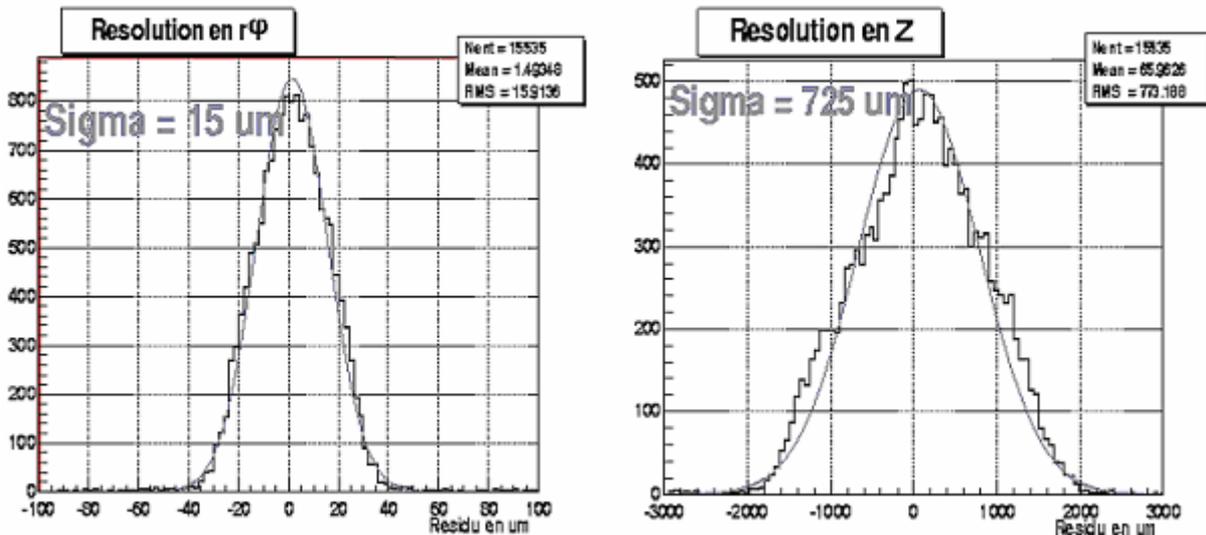


Figure 51 : Résolution spatiale du SSD

L'analyse des données recueillies lors de ces campagnes de tests en faisceau nous a permis de valider la conception des modules et de leurs composants. Les résultats obtenus répondent aux spécifications requises par l'expérience STAR pour la reconstruction des particules au centre du détecteur STAR.

4.3 Test des détecteurs

Nous devons connaître précisément toutes les caractéristiques électriques, géométriques et visuelles des détecteurs pour vérifier la conformité aux spécifications mais également pour pouvoir exploiter le mieux possible les données qu'ils fournissent une fois installés dans le SSD [52]. Ces caractéristiques sont également utilisées pour définir des lots homogènes lors de l'assemblage.

4.3.1 Tests effectués chez le fabricant

Les premiers tests des détecteurs ont été effectués par la société Eurisys Mesure qui a fabriqué les détecteurs. Le courant de l'anneau de polarisation (I_p), le courant de l'anneau de garde (I_g) du détecteur à la tension de fonctionnement (40 Volts) et la tension maximale (V_{max}) de fonctionnement du détecteur ont été ainsi mesurés.

4.3.2 Tests visuels en laboratoire

Le premier test qui est effectué sur le détecteur est un test visuel sous binoculaire. Ce test a pour but de localiser les éventuels défauts mécaniques comme une mauvaise découpe du détecteur, un défaut de passivation, des rayures, des tâches ou des brisures. Certains de ces défauts n'engendrent aucun problème comme une tâche superficielle dans la partie centrale du détecteur. D'autre en revanche, comme des résidus ou des rayures sur les plots peuvent empêcher la soudure du ruban TAB sur le détecteur. D'autre part, les défauts de passivation peuvent modifier le fonctionnement du détecteur jusqu'à le rendre inutilisable.

4.3.3 Test électrique des détecteurs

Les caractéristiques que nous souhaitons mesurer sont les courants des anneaux du détecteur, la tension à laquelle le détecteur peut fonctionner ainsi que la fonctionnalité de chacune des pistes [53], [54].

a) Le banc de test des détecteurs

Pour effectuer le test électrique des détecteurs, ceux-ci sont placés dans un cadre en fibre de verre époxy (Figure 52) pour faciliter leur manipulation. En effet, il faut éviter tout contact avec la surface ou le bord du détecteur qui pourrait endommager son fonctionnement ou laisser des traces qui pourraient gêner l'assemblage.

L'anneau de polarisation et l'anneau de garde de chacune des faces du détecteur sont bondés sur un connecteur solidaire du cadre pour permettre de polariser le détecteur, ce qui diminue le nombre de pointes de test qui sont amenées sur le détecteur et qui le marquent. Le détecteur doit être placé dans l'obscurité lors du test.

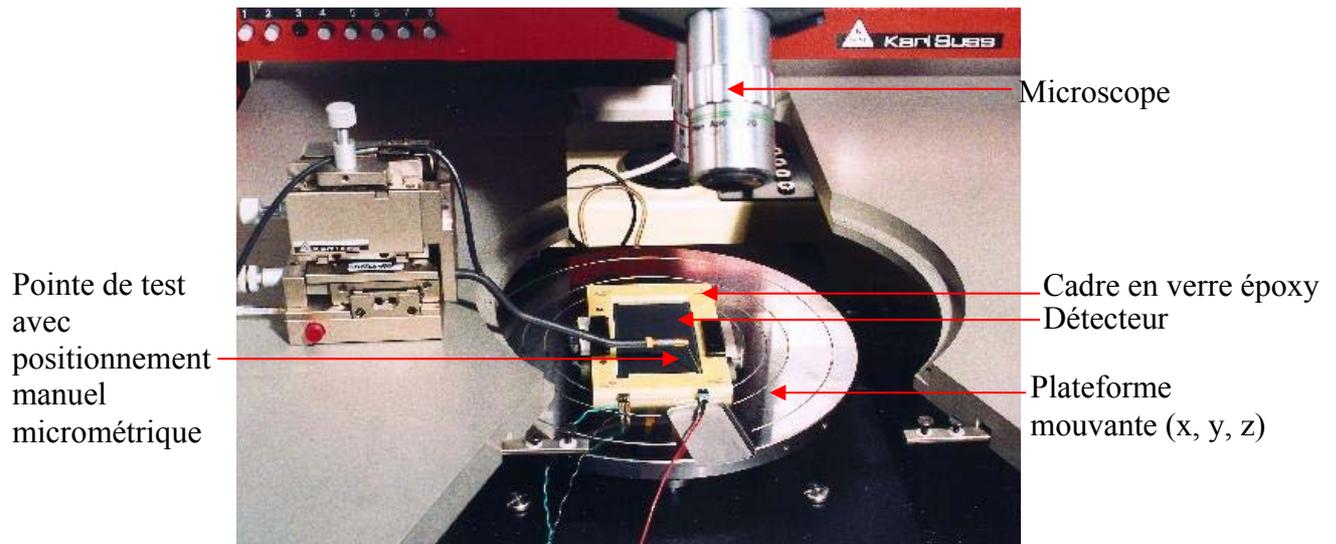


Figure 52 : Un détecteur installé sur la station de test sous pointes pour être testé

Des mesures de courant, de capacité et de résistance sont effectuées sur une station de test sous pointes (Figure 52) pour caractériser le détecteur. Le détecteur en cadre, relié aux alimentations électriques et à l'électronique de mesure par les fils visibles sur la Figure 52, est placé sur une plateforme mobile. Une pointe indépendante à réglage micrométrique est positionnée sur les plots du détecteur pour effectuer les mesures qui concernent le fonctionnement de chaque piste. Le détecteur est aligné visuellement semi automatiquement à l'aide d'une platine de positionnement par rapport à la pointe de test. Ce réglage initial se fait grâce à un microscope muni d'une caméra reliée à un PC. Lors du test, la pointe reste fixe et c'est la plateforme, sur laquelle le détecteur est fixé par aspiration, qui se déplace automatiquement, sous le contrôle d'un programme de positionnement, de manière à amener la pointe sur chaque plot de test du détecteur afin de tester chaque piste.

b) Mesure des différents courants du détecteur

Le premier test électrique consiste à mesurer les courants de l'anneau de garde (I_g) de la face P, de l'anneau de polarisation (I_p) de la face P et le courant total (I_t) du détecteur en fonction de la tension V appliquée entre la face P et la face N. L'incrément en tension se fait par pas de 1 V de 0 à V_{max} . V_{max} est déterminé manuellement avant le test par augmentation de la tension V et mesure du courant I_t jusqu'à l'obtention d'une brusque augmentation de celui-ci, ce qui indique que V_{max} a été atteint. Ces mesures sont effectuées à partir des connexions par bonding sur les deux anneaux de la face P et sur l'anneau de polarisation de la face N (Figure 53).

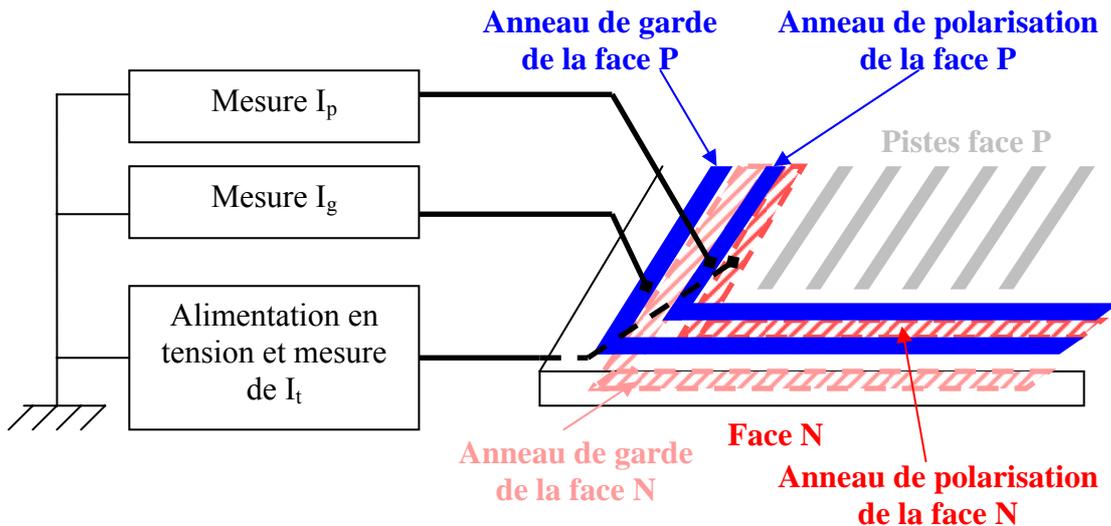


Figure 53 : Principe de mesure du courant de l'anneau de garde, de l'anneau de polarisation et du courant total de la face P en fonction de la tension appliquée au détecteur

A titre d'exemple, nous pouvons voir sur la Figure 54, les trois courbes $I = f(V)$ résultant de ces mesures pour le détecteur 032 :

- Le courant de l'anneau de garde de la face P (en bleu) en fonction de la tension V appliquée entre la face P et la face N du détecteur.
- Le courant de l'anneau de polarisation de la face P (en vert) en fonction de la tension V appliquée entre la face P et la face N du détecteur.
- Le courant total du détecteur (en rouge) en fonction de la tension V appliquée entre la face P et la face N du détecteur.

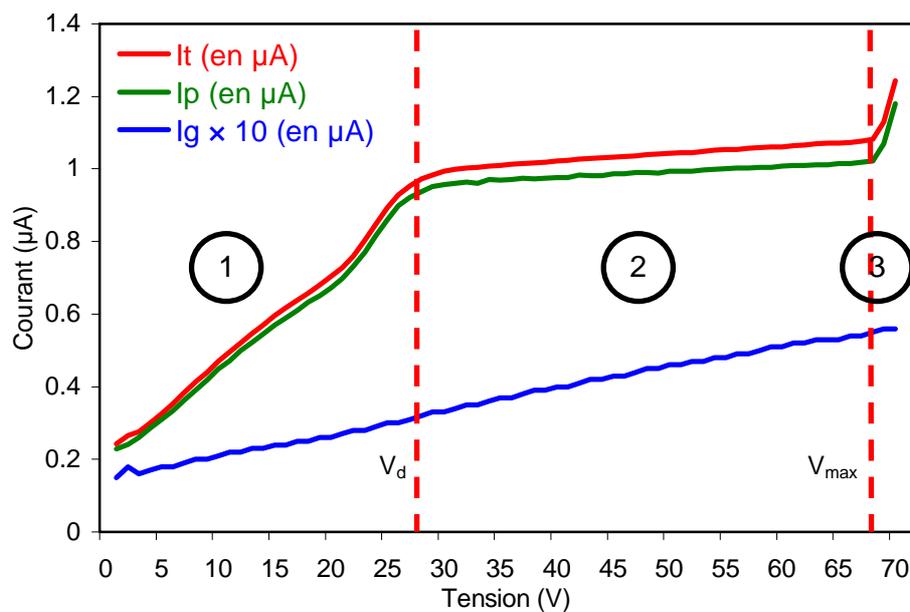


Figure 54 : Mesure de I_t , I_p et I_g en fonction de la tension appliquée au détecteur 032

Ces 3 courants évoluent de la manière suivante en fonction de l'augmentation de la tension aux bornes du détecteur :

- Le courant de l'anneau de garde de la face P augmente linéairement en fonction de la tension. Sa valeur est de quelques dixièmes de microampères. Ce courant est essentiellement dû aux courants de surface du détecteur. Ce courant augmente considérablement lors d'une détérioration mécanique du détecteur.
- Le courant de l'anneau de polarisation de la face P augmente selon trois phases différentes :
 - o Lors de la première phase (1 sur la Figure 54), ce courant augmente linéairement et rapidement. C'est la phase de déplétion progressive, les porteurs libres sont évacués du substrat.
 - o Lors de la deuxième phase (2 sur la Figure 54), le détecteur est déplété. Le courant augmente faiblement. C'est le plateau de fonctionnement du détecteur. Ce courant est de l'ordre du microampère.
 - o La troisième phase (3 sur la Figure 54) est une phase d'augmentation rapide du courant de manière exponentielle. C'est la zone d'avalanche qui borne la tension maximale V_{\max} de fonctionnement.
- Le courant total représente la somme des courants de l'anneau de garde et de l'anneau de polarisation de la face P :
$$I_t = I_p + I_g$$

L'aspect de ces graphes est identique pour tous les détecteurs fonctionnant de manière nominale mais avec des plages de tension et de courant de largeurs variables.

Ce test nous permet de vérifier que les courants de polarisation et de garde répondent aux spécifications. Il nous fournit également les deux paramètres fondamentaux limitant la plage de fonctionnement (phase 2) des détecteurs : la tension de déplétion V_d ainsi que la tension d'avalanche V_{\max} . Ces deux tensions nous serviront de référence pour associer des modules ayant des paramètres de fonctionnement proches sur une même échelle (Chapitre 7).

c) Mesure de la capacité C_s et de la résistance série R_s du substrat en fonction de la tension V appliquée au détecteur

Le second test est un test facultatif qui permet de valider la définition précédente de la plage de fonctionnement et de déterminer la tension de déplétion dans le cas où les mesures des courants des anneaux du détecteur en fonction de la tension ne permettent pas de le faire compte tenu d'un fonctionnement non nominal. Ce test consiste à mesurer la capacité équivalente C_s et la résistance série R_s du substrat entre l'anneau de polarisation de la face P et celui de la face N en fonction de la tension V appliquée entre les deux faces du détecteur (Figure 55). Comme précédemment, l'incrémentation en tension se fait par pas de 1 V de 0 à

V_{\max} . Le circuit RC ($100 \text{ k}\Omega$; $4,7 \text{ nF}$) permet d'isoler le LCRmètre de la tension d'alimentation du détecteur.

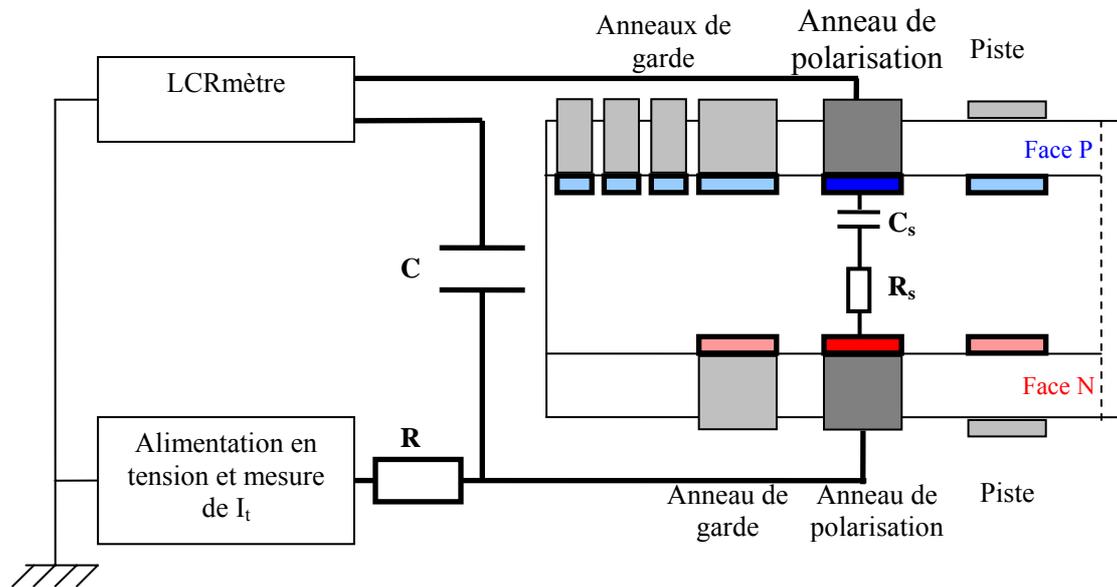


Figure 55 : Schéma équivalent de la mesure de la capacité C_s et de la résistance série R_s du substrat en fonction de la tension appliquée au détecteur

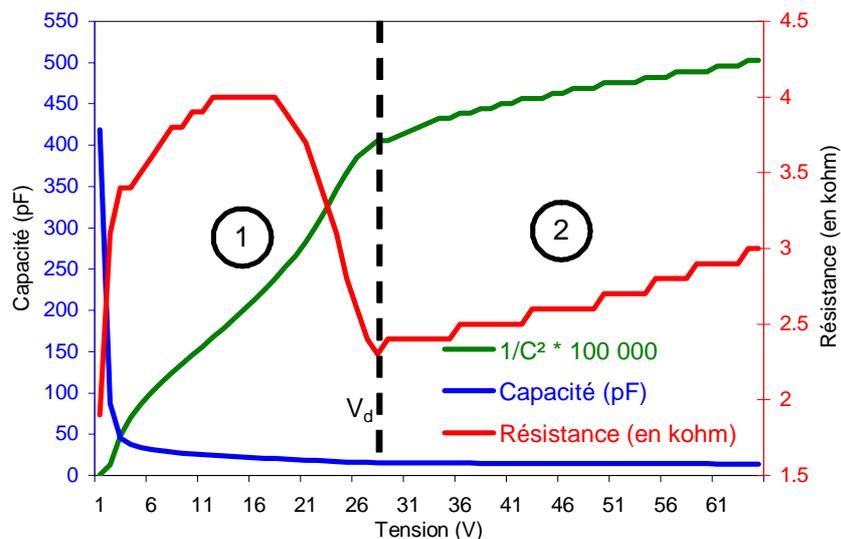


Figure 56 : Mesure de la capacité et de la résistance série du substrat pour le détecteur 026

Nous pouvons voir sur la Figure 56, le résultat de ces deux mesures pour le détecteur 026. Nous avons également fait figurer la courbe représentant le carré de l'inverse de la capacité du substrat C_s en fonction de la tension V appliquée au détecteur. Cette représentation accentue le point d'inflexion correspondant à la tension de déplétion. La courbe $1/C_s^2 = f(V)$ se comporte de la même manière que la courbe $I_t = f(V)$ (Figure 54). Nous distinguons les deux premières phases déjà visibles sur la Figure 54 : une forte augmentation puis un palier, le changement de pente correspond à la tension de déplétion V_d . La mesure de la résistance série R_s du substrat en fonction de la tension permet également de visualiser la tension de déplétion

V_d . En effet, comme le montre la courbe, la résistance série du substrat diminue pour devenir pratiquement constante. L'inversion de pente correspond à la tension de déplétion V_d . Ce test permet donc comme le précédent de déterminer la plage de fonctionnement en tension pour les détecteurs.

d) Mesure de la capacité interpistes en fonction de la tension

Le troisième test est lui aussi un test facultatif qui permet de déterminer la tension de déplétion. Ce test consiste à mesurer la capacité interpistes sur la face N en fonction de la tension (Figure 57). En effet avec l'augmentation de la tension de polarisation, la déplétion s'étend depuis les jonctions des pistes de la face P en direction des pistes de contact ohmique de la face N qui se trouvent en court-circuit avec le substrat jusqu'à la déplétion. A partir de ce moment, nous pouvons mesurer la capacité interpistes. Les pistes sont alors électriquement isolées les unes par rapport aux autres et le détecteur est déplété. Nous pouvons voir sur la Figure 58 un exemple de la mesure de la capacité interpistes. La valeur de la tension de déplétion V_d pour ce détecteur est de 30 V.

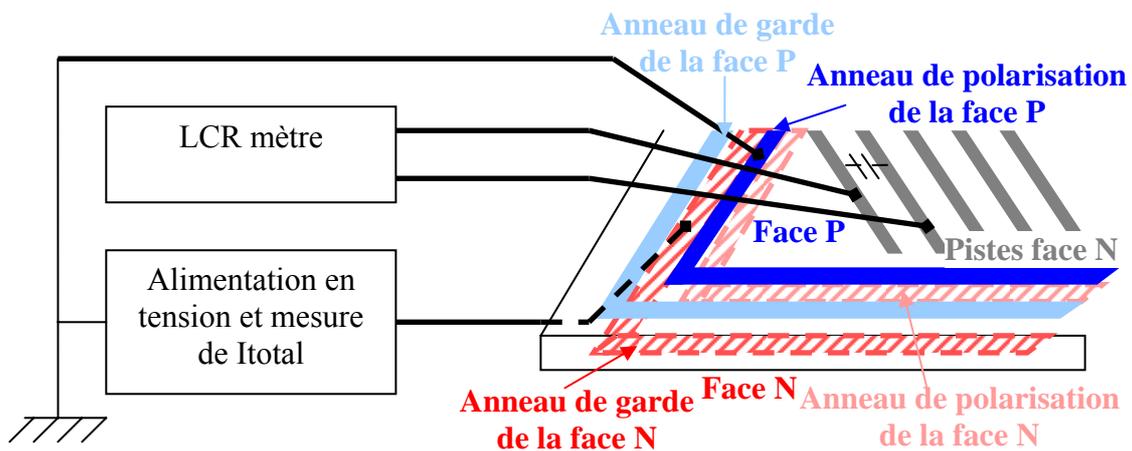


Figure 57 : Principe de mesure la capacité interpistes sur la face N en fonction de la tension V appliquée au détecteur

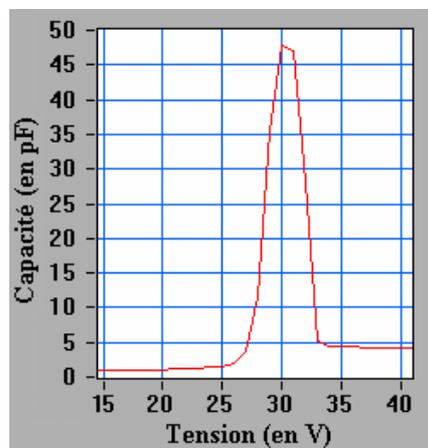


Figure 58 : Mesure de la capacité interpistes sur la face N en fonction de la tension V appliquée au détecteur

e) Mesure de la capacité de couplage et du courant circulant dans le diélectrique pour chaque piste du détecteur

Le quatrième test va nous permettre de connaître les caractéristiques et la fonctionnalité de chaque piste. Pour ce faire, la capacité de couplage C_c et le courant circulant à travers l'oxyde I_c entre l'implantation de la piste p+ ou n+ et la piste de lecture en aluminium sont mesurés pour chaque piste, le détecteur n'étant pas déplété. Pour effectuer, par exemple, les mesures sur les pistes de la face P (Figure 59), une tension de 40 V est appliquée entre l'anneau de polarisation de la face N et la piste de la face P dont nous voulons tester la capacité (polarisation de la jonction en direct). La capacité de couplage de chaque piste du détecteur permet d'isoler les entrées du circuit ALICE 128C de la composante continue du courant de chaque piste du détecteur qui pourrait perturber ou endommager ces entrées. C'est pourquoi il est important de vérifier les caractéristiques de cette capacité.

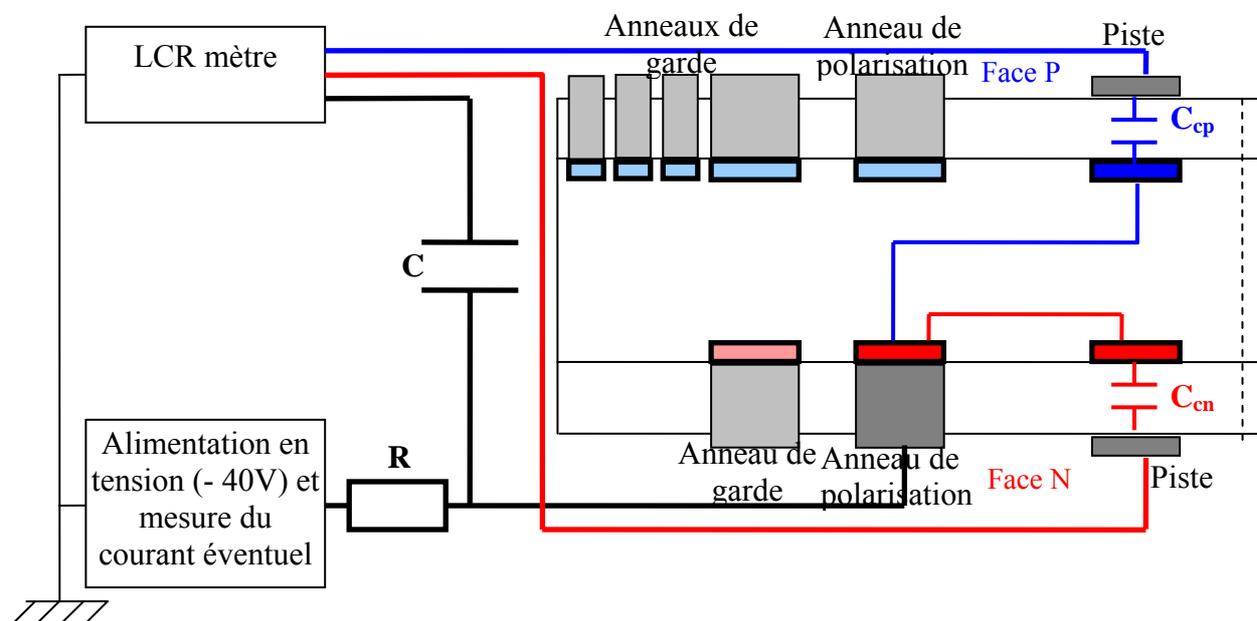


Figure 59 : Schéma équivalent pour la mesure de la capacité de couplage et du courant circulant à travers l'oxyde pour les pistes de la face P et de la face N (les 2 mesures ne sont pas faites simultanément)

Ces tests nous permettent d'identifier 4 situations différentes caractérisant les pistes :

1. Les pistes en fonctionnement nominal.
2. la coupure de la métallisation. Dans ce cas la piste est interrompue et lors du passage d'une particule, l'information est recueillie partiellement par les pistes adjacentes, ce qui augmente l'incertitude sur les coordonnées du point de passage de la particule.
3. La piste en aluminium (piste connectée au circuit de lecture) peut se trouver en contact direct avec l'implantation (Figure 19). Electriquement, la capacité de couplage de la piste se trouve en court-circuit. La conséquence de ce court-circuit

est que la composante continue du courant n'est plus éliminée et donc le canal correspondant du circuit ne fonctionnera pas de manière nominale. Il risque même d'être bloqué voir détruit.

4. Un défaut de métallisation peut provoquer un court-circuit entre deux ou plusieurs pistes au niveau de l'aluminium. Le signal créé par le passage d'une particule sera donc réparti entre ces différentes pistes.

Dans le premier cas, pour les pistes dont le fonctionnement est nominal (Figure 60, détecteur 126), la capacité de couplage mesurée C_c est ~ 140 pF face N et ~ 90 pF face P. Une étude a été menée afin de comprendre cette différence de résultat entre les 2 faces [14]. L'explication vient de la différence de nature entre les 2 faces. Sur la face P nous avons une jonction p^+n (entre la piste p^+ et le substrat n, Figure 19) qui induit une zone de charge autour de la piste lors de la mesure et donc une capacité série parasite. En revanche, sur la face N nous n'avons pas cette jonction (entre la piste n^+ et le substrat n), cette capacité parasite n'existe pas et la mesure est donc correcte. Le diélectrique de la capacité de couplage ne permet pas de polarisation et le courant est donc nul.

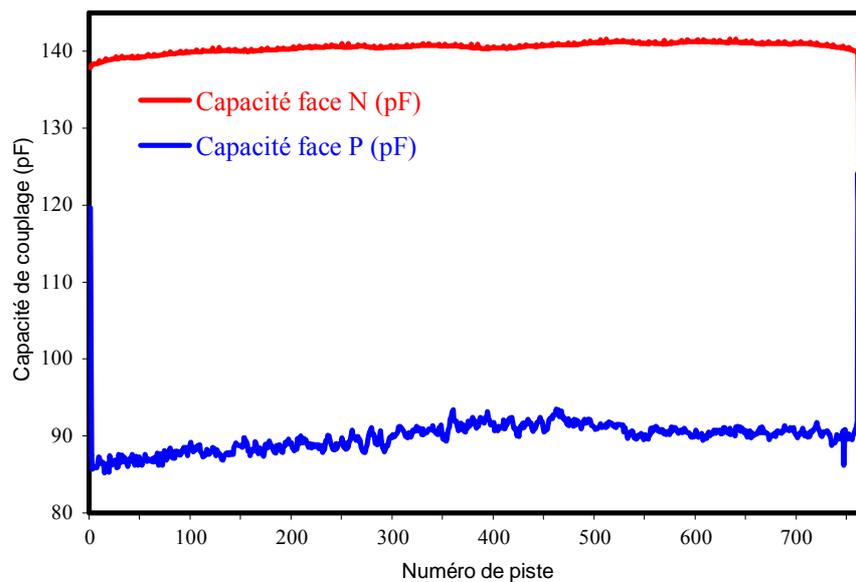


Figure 60 : Capacité de couplage pour les pistes de la face P et N du détecteur 126

Le second cas est le cas des pistes interrompues. Dans ce cas, la valeur de la capacité C_c mesurée est inférieure à la valeur nominale et proportionnelle à la longueur de la piste (piste 278, Figure 61). Le diélectrique de la capacité de couplage ne permet pas de polarisation et le courant I_c est donc nul. Ce phénomène de capacité réduite se retrouve également sur les 7 pistes à l'extrémité du détecteur qui sont plus courtes du fait de l'inclinaison des pistes.

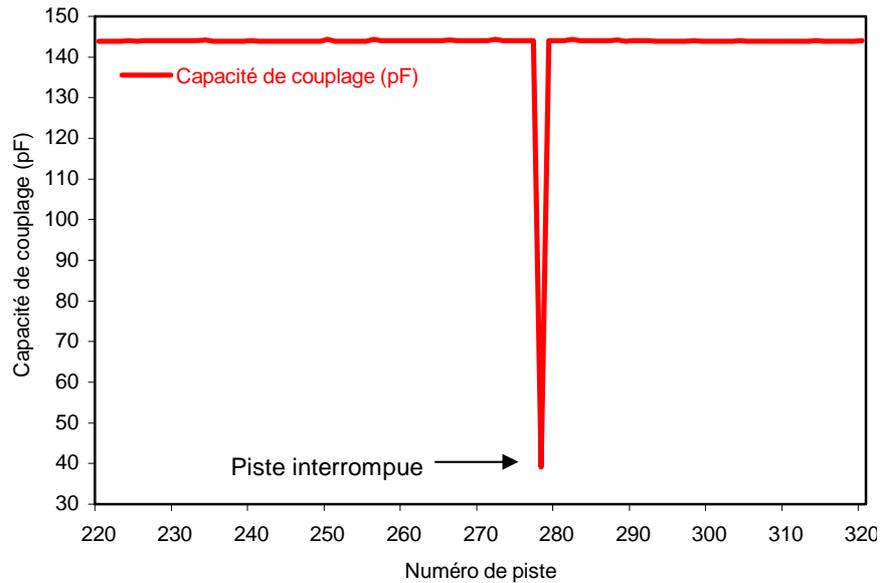


Figure 61 : Mise en évidence de la capacité de couplage pour une piste interrompue (n°278) sur la face N du détecteur 359

Le troisième cas est la défaillance la plus fréquemment rencontrée. C'est le cas où la piste en aluminium est en court-circuit avec l'implantation. La jonction de la piste se polarise en directe. La capacité de couplage C_c ainsi que le courant I_c ont la valeur de la limitation sur les instruments de mesure. La piste est dans ce cas aveugle et le canal correspondant du circuit ALICE 128C sera bloqué ou détruit. Afin de montrer des exemples sur chacune des faces nous avons associé sur un même graphe les mesures effectuées sur 2 modules différents (Figure 62 et Figure 63).

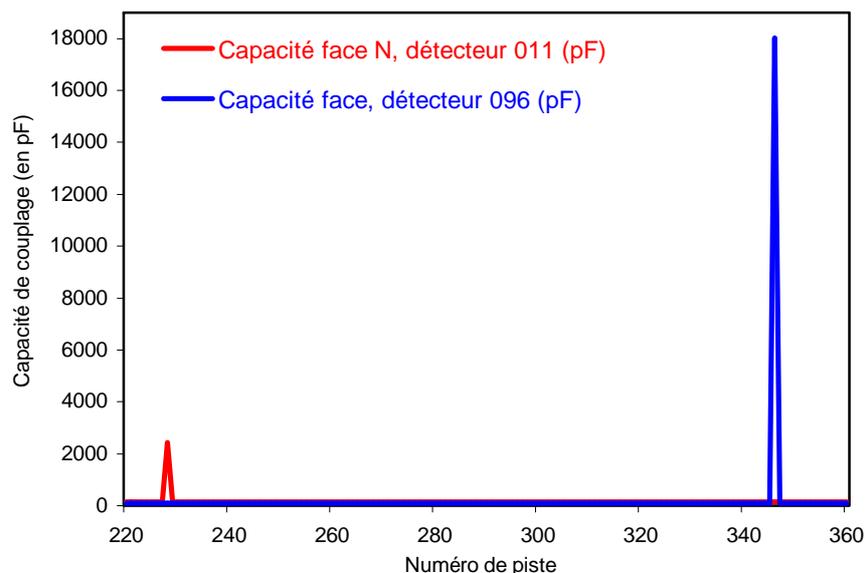


Figure 62 : Mise en évidence de la capacité de couplage pour les pistes 346 de la face P du détecteur 096 et 228 de la face N du détecteur 011 en court-circuit avec l'implantation

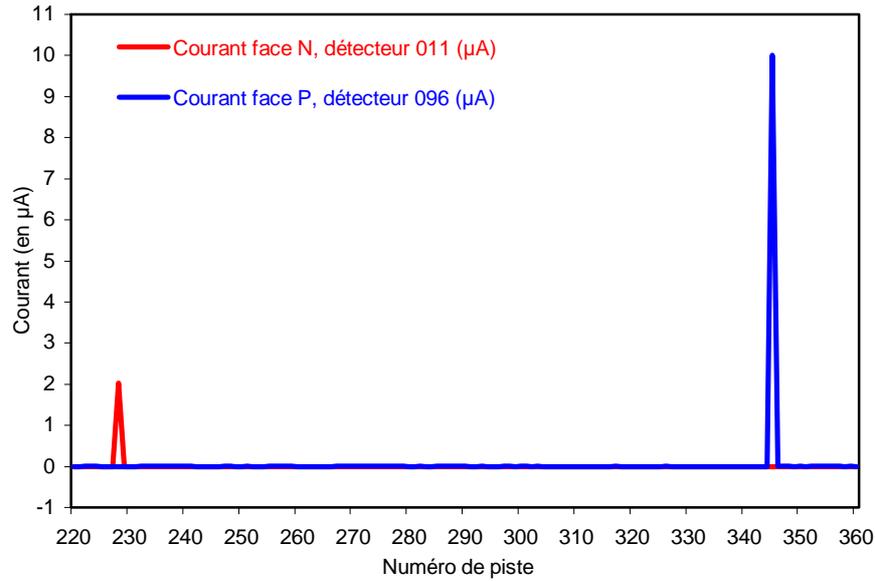


Figure 63 : Mise en évidence du courant circulant à travers l'oxyde pour les pistes 346 de la face P du détecteur 096 et 228 de la face N du détecteur 011 en court-circuit avec l'implantation

Le quatrième et dernier cas est le cas des pistes adjacentes en court-circuit au niveau de la métallisation. Dans ce cas, la valeur de la capacité de couplage C_c de toutes ces pistes est supérieure à la valeur nominale et proportionnelle au nombre de pistes en court-circuit. Le diélectrique est toutefois intact et donc le courant I_c est nul. Nous pouvons voir sur la Figure 64, cinq pistes en court-circuit. Nous voyons nettement l'augmentation de la valeur de la capacité.

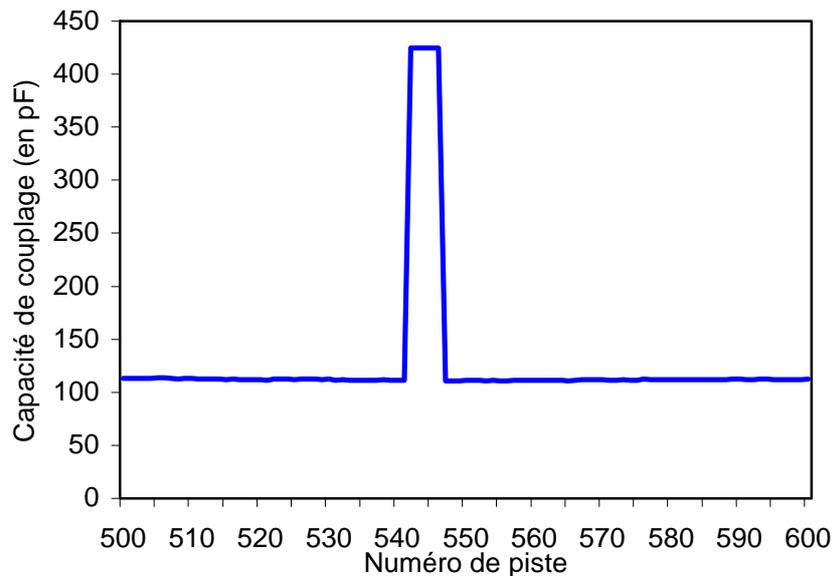


Figure 64 : Mise en évidence de la capacité de couplage pour 5 pistes (541 à 546) en court-circuit au niveau de la métallisation sur la face P du détecteur 132

f) Stabilisation du courant en fonction du temps

Ce dernier test consiste à polariser le détecteur à la tension de fonctionnement pendant 30 minutes afin de mesurer l'évolution des courants de garde I_g , de polarisation I_p et du courant total I_t du détecteur au cours du temps. Si les courants ne se stabilisent pas au cours de ces 30 minutes, le test sera prolongé sur une période de 2 jours. Durant ce test, la température est mesurée pour vérifier que la variation de courant est due à une instabilité du détecteur et non à une variation de la température. Nous pouvons voir sur la Figure 65 un exemple de mesure de stabilité des courants pour un détecteur au cours du temps. Les différents courants du détecteur restent constants indiquant la parfaite stabilité de ce dernier.

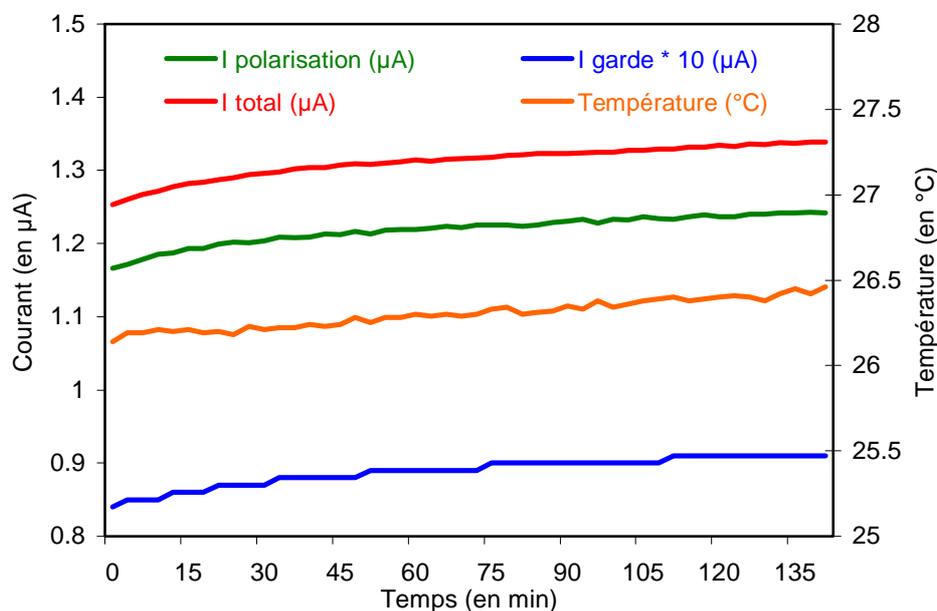


Figure 65 : Stabilité du courant du détecteur 020 au cours du temps

Nous venons de décrire la procédure de test pour les détecteurs. Nous présenterons au Chapitre 7 les résultats de la production complète des détecteurs ainsi que l'enregistrement des données dans la base de données et le classement automatique des détecteurs à partir des informations recueillies lors des tests.

4.4 Test du circuit ALICE 128C et du ruban TAB

Les circuits ALICE 128C sont testés sur wafer par le fabricant afin d'effectuer un premier tri puis ils sont découpés et conservés sous vide jusqu'à assemblage pour éviter une éventuelle oxydation des plots de câblage.

Pour les premiers circuits ALICE 128C, un test électrique a été effectué à l'IReS sur une station de test sous pointes, grâce à une carte à pointes, avec un procédé de test similaire à celui décrit aux paragraphes 4.4.1 et 4.4.2. Ce test avait pour but de vérifier que la découpe, le

conditionnement et le transport des circuits ALICE 128C ne créaient pas de dommages. Ce test a été abandonné en production pour plusieurs raisons :

- Aucun dommage n'a été relevé lors de la phase de test,
- Les pointes de test endommagent quelque peu les plots de câblage des circuits ALICE 128C rendant plus difficile la microsoudure des circuits ALICE 128C avec le ruban TAB.

En ce qui concerne le test du ruban TAB, il est contrôlé visuellement sous binoculaire afin de supprimer tous les rubans présentant des défauts. La situation nominale est représentée sur la Figure 66a alors que les différents types de défauts rencontrés sur les rubans sont représentés sur les Figure 66 b à d :

- Un décalage entre les pistes et le kapton. Ce décalage rend difficile voir impossible le câblage des pistes du ruban TAB sur les plots du circuit ALICE 128C.
- Des pistes trop fines ou se terminant en pointe dans les fenêtres de câblage. Cela entraîne également des difficultés des câblages.
- Des défauts de métallisation ou des paillettes (résidus de métaux) créant des courts-circuits entre une ou plusieurs voies des circuits ALICE 128C.

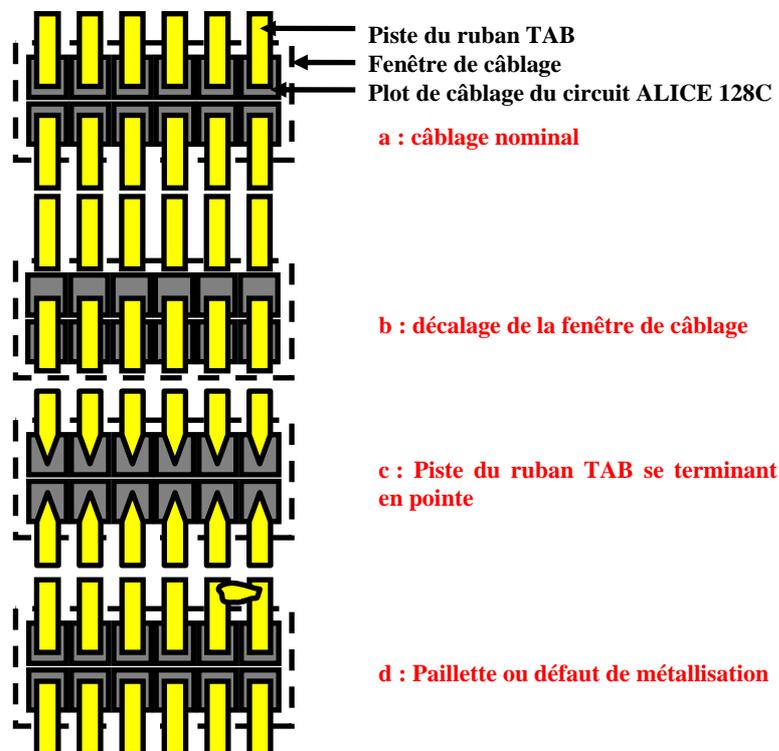


Figure 66 : Les différents défauts rencontrés sur le ruban TAB

Une fois le circuit ALICE 128C câblé avec le ruban TAB, un test mécanique dit "test guitare" est effectué : ce test consiste à contrôler la tenue mécanique de toutes les connexions en passant légèrement une pointe de cactus sur chacune d'elles.

Tous les 100 circuits ALICE 128C assemblés sur ruban TAB, un test supplémentaire est effectué sur les connexions d'un circuit ALICE 128C. C'est un test de tenue mécanique (shear test). Ce test est destructif pour le circuit ALICE 128C connecté au ruban TAB car il consiste à pousser latéralement sur chaque piste du TAB jusqu'à ce qu'elles cassent et à mesurer la résistance mécanique de chacune d'elles. Les valeurs de cette résistance mécanique sont en moyenne de 45g pour les pistes larges (sorties du circuit ALICE 128C) et 32g pour les pistes étroites (entrées du circuit ALICE 128C) et le rapport de l'écart type sur la moyenne doit être de 0,2 pour une tenue mécanique optimale.

Un autre test permet également de mesurer la résistance des connexions : le "pull test". Ce test consiste à tirer sur chaque piste du ruban TAB pour mesurer la résistance de la soudure. Nous n'avons pas réalisé ce test en raison du faible écart entre les pistes du ruban (44 μm) qui ne permet pas la préhension des pistes une à une.

Des tests plus ponctuels, visant à contrôler la qualité des soudures, ont été réalisés au cours de la production comme des coupes transversales au niveau des soudures des circuits ALICE 128C sur ruban TAB. Ces coupes ont été réalisées au début de la production pour vérifier la création ou non d'intermétalliques. L'absence de ces intermétalliques entraîne une mauvaise connexion. Les intermétalliques correspondent à un « mélange » des différentes couches de métaux présentes dans le plot du circuit et le ruban TAB. Cela correspond à une réorganisation des différents atomes (cuivre, or, aluminium) au niveau de la soudure (Figure 67). La quantité d'intermétalliques augmente au cours du temps ou avec la température, ce qui améliore la tenue mécanique des connexions. Au niveau de la soudure, l'écrasement de la piste du TAB doit correspondre à la moitié de l'épaisseur de la piste du TAB pour une soudure optimale.

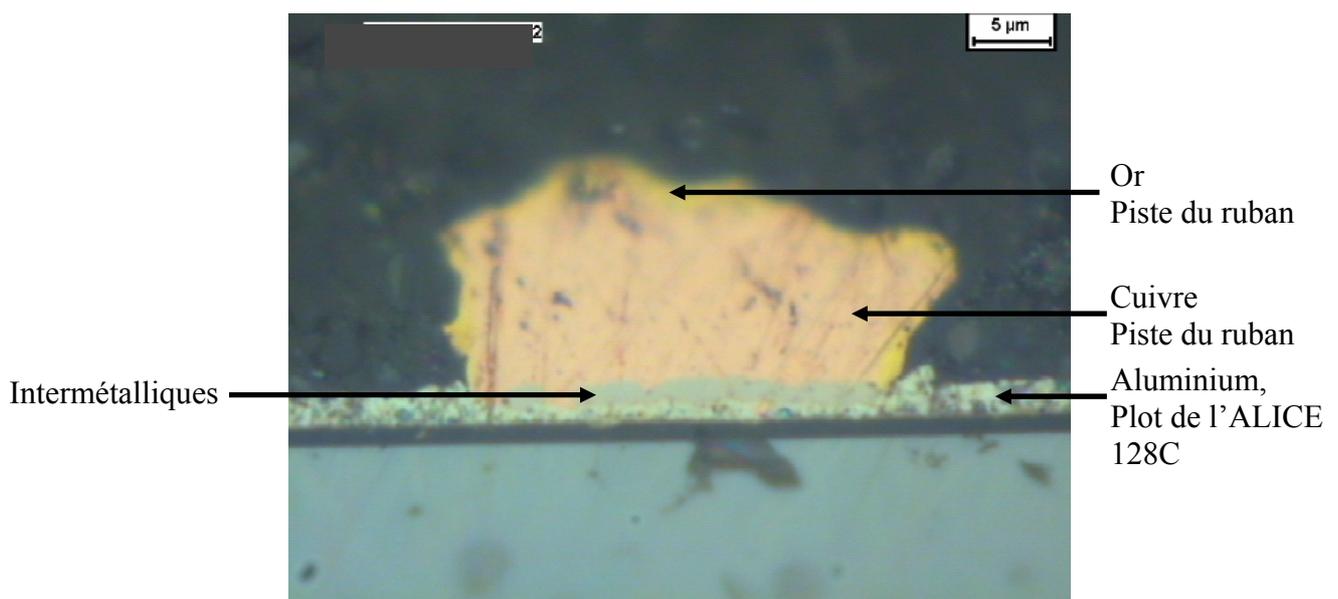


Figure 67 : Coupe d'une soudure ALICE 128C/ruban TAB

Le circuit ALICE 128C sur ruban TAB sous forme de diapositive a été spécialement conçu pour être testé facilement (voir les chapitres 3.3.6 et 3.5.1). Un banc de test automatisé ainsi qu'un programme dédié a été conçu à l'IREs pour effectuer ces tests [55], [56]. Ces tests, effectués immédiatement avant l'assemblage du module, s'avèrent particulièrement importants. En effet, un circuit ALICE 128C, une fois monté sur le détecteur, est impossible à changer s'il se révèle défectueux après montage sur son hybride (voir le chapitre 3.5.3). En cas de non fonctionnement d'un circuit ALICE 128C, c'est 128 voies à 768 voies du module qui sont inutilisables.

4.4.1 Description du banc de test pour les circuits ALICE 128C

Le banc de test pour les circuits ALICE 128C (Figure 68) est constitué d'un PC équipé d'une carte multifonction pour la gestion des entrées/sorties et l'acquisition des données et d'une carte GPIB pour le contrôle des alimentations. Le protocole de communication JTAG est assuré par un contrôleur JTAG connecté au PC. Les signaux de contrôle de l'acquisition sont mis en forme au niveau de la carte interface afin d'être compatibles avec les circuits ALICE 128C.

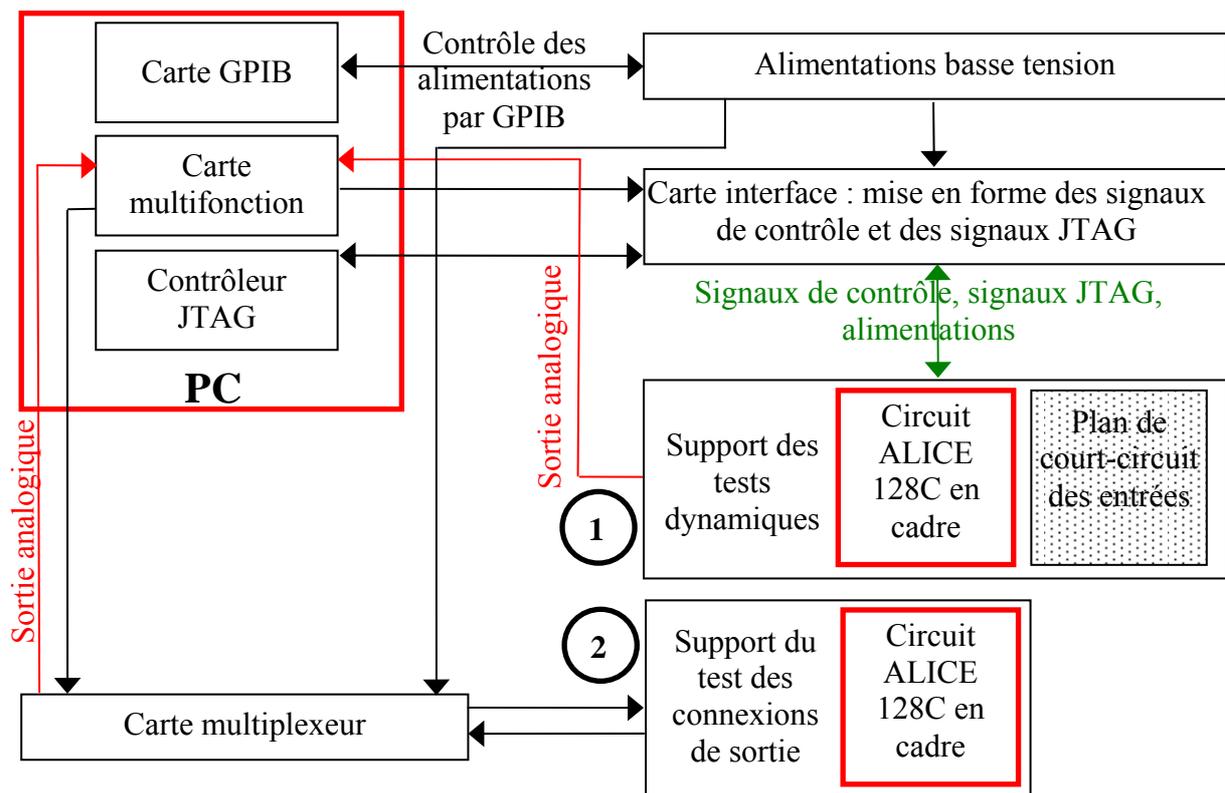


Figure 68 : Banc de test des circuits ALICE 128C

La diapositive est insérée dans un premier support de test (1 sur la Figure 68) connecté à la carte interface pour effectuer le test de toutes les fonctionnalités du circuit ainsi que le test de la connexion de chaque entrée analogique avec la piste du ruban TAB correspondante.

Un second support de test (2 sur la Figure 68) est nécessaire pour vérifier la connexion des sorties (signaux de contrôle, alimentations et sortie analogique). En effet, un seul support

impliquerait de recourir à un commutateur qui pourrait induire du bruit lors du test du circuit ALICE 128C. Ce second support de test est connecté à une carte multiplexeur lue et contrôlée par la carte multifonction. La carte multiplexeur permet de lire en une seule fois l'ensemble des sorties du circuit ALICE 128C

Un programme développé sous LabView permet de tester les circuits ALICE 128C à partir de ce banc et de sauvegarder toutes les données nécessaires au fonctionnement du circuit ainsi que le nombre et la position des entrées non fonctionnelles ou non connectées.

4.4.2 Test de la fonctionnalité du circuit ALICE 128C

Les tests effectués sur ces circuits sont de deux types : le fonctionnement du circuit est testé et les connexions entre le circuit et le ruban TAB sont testées. Les étapes de test s'enchaînent automatiquement sous le contrôle d'un programme de test. Le test complet dure 40s. Ces tests sont décrits ci-dessous :

- Lors du premier test, le circuit est alimenté en $\pm 2V$. Une première consommation de courant est alors vérifiée sur les alimentations de laboratoire via la liaison GPIB. La consommation doit alors être inférieure à 2 mA pour le +2V et le -2V puisque les différentes fonctions analogiques sont paramétrées avec des valeurs nulles. Une seconde mesure est effectuée après paramétrage des fonctions analogiques via le protocole de communication JTAG. La consommation de courant doit alors être nominale (~ 9 mA sur le +2V et ~ 23 mA sur le -2V). Dans le cas contraire le circuit est rejeté. Un courant plus élevé est souvent la conséquence d'un choc mécanique sur la surface active du circuit ALICE 128C lors de son assemblage avec le ruban TAB.
- Le second test consiste à contrôler les fonctions numériques du circuit en utilisant le protocole de communication JTAG. Cela se fait en comparant la configuration entrée dans les registres de polarisation du circuit et celle lue dans ces registres. Elles doivent être identiques. Dans le cas contraire le circuit est rejeté.
- Pour le troisième test, un signal de test engendré par le générateur interne est injecté à l'entrée d'une voie sélectionnée. On définit l'amplitude de ce signal via le protocole de communication JTAG. Le mode de lecture est fixé en « canal transparent » pour la seule voie sélectionnée de l'entrée jusqu'à la sortie. On n'active pas le signal de maintien de la cellule de mémorisation HOLD. Cela nous permet de propager le signal analogique du « shaper » vers la sortie pour analyser son évolution dans le temps. Ce test nous permet de visualiser l'amplitude, le piédestal, la forme du signal en fonction du temps (Figure 69) et de mesurer le temps de mise en forme du signal en sortie de shaper pour une voie du circuit. Le piédestal d'un canal est défini comme le niveau de repos de la sortie analogique. Le temps de mise en forme du signal est défini ici comme le temps de montée entre le piédestal et le maximum d'amplitude du signal. Nous pouvons modifier les sept paramètres de polarisation du circuit pour optimiser son fonctionnement. Chaque fonction analogique du circuit peut être paramétrée indépendamment. Dans la

majorité des cas, les paramètres nominaux permettent un fonctionnement optimal mais dans 8 % des cas l'augmentation du V_{preamp} (voir paragraphe 6.7) est nécessaire. Cette augmentation de paramètre est liée à la technologie utilisée pour la fabrication. En effet, le circuit est réalisé avec une technologie numérique mais il est basé sur un modèle analogique. Cela peut donc provoquer des dispersions de fabrication qui nous oblige à ajuster les paramètres de polarisation analogique pour obtenir un fonctionnement nominal du circuit. V_{preamp} est le principal paramètre modifié lors du test des circuits car il permet de modifier le point de fonctionnement des préamplificateurs et ainsi de débloquent les canaux qui ne répondent pas à la stimulation interne. Si aucun jeu de paramètres n'est opérationnel le circuit est rejeté.

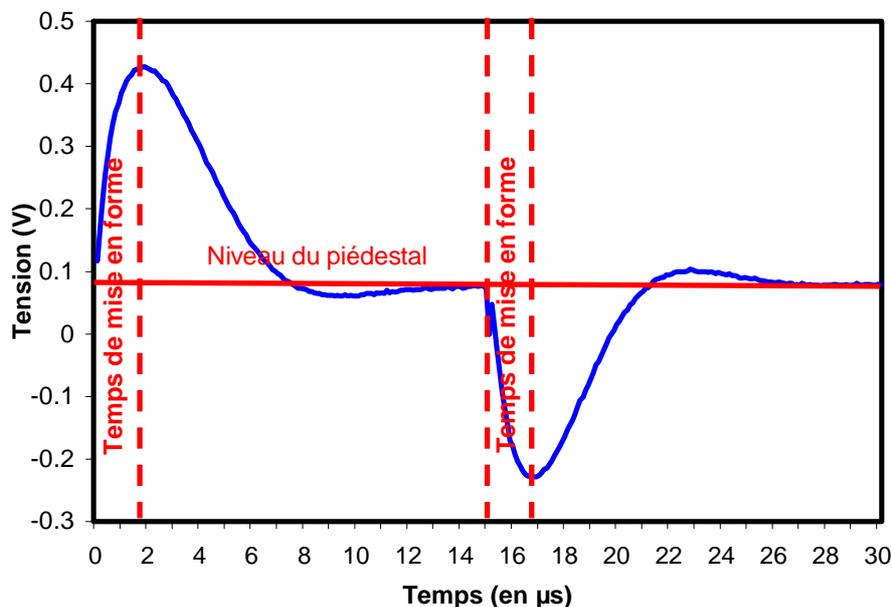


Figure 69 : Sortie d'une voie du circuit ALICE 128C en mode canal transparent pour une impulsion de test positive et négative

- Lorsque le signal analogique obtenu en mode transparent est nominal pour un canal donné, on passe au mode lecture séquentielle. C'est le mode de lecture utilisé lors de l'acquisition des données dans l'expérience STAR. Ce mode permet la lecture séquentielle des 128 voies du circuit. Il fournit en sortie analogique, 128 échantillons analogiques correspondant à l'amplitude des 128 voies analogiques homologues de chaque circuit, stockés dans les 128 cellules de mémorisation activées par le signal d'échantillonnage HOLD après un délai correspondant au temps de mise en forme du signal. Les 128 voies analogiques sont lues 30 fois sans injection de signal afin d'obtenir le piédestal moyen sur 30 acquisitions, pour chaque voie du circuit.
- L'avant dernier test consiste à effectuer une lecture séquentielle des 128 voies en injectant des signaux d'amplitude connue à l'entrée de chaque voie grâce au générateur interne (Figure 70). La gamme d'amplitude du générateur interne est de

$\pm 255 \mu\text{A}$, ce qui correspond à un signal d'entrée de ± 15 MIPs. Les valeurs des amplitudes injectées sont de $0 \mu\text{A}$, $\pm 125 \mu\text{A}$ et $\pm 250 \mu\text{A}$, ce qui nous permet de visualiser la réponse de chaque voie pour toute la dynamique d'entrée du circuit (Figure 71). C'est ce test qui nous permet d'identifier les différentes voies non fonctionnelles.

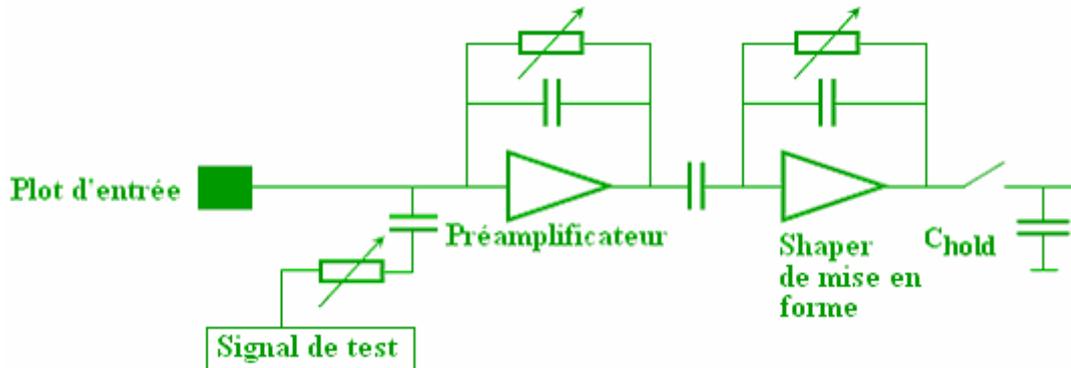


Figure 70 : Schéma d'une voie d'amplification

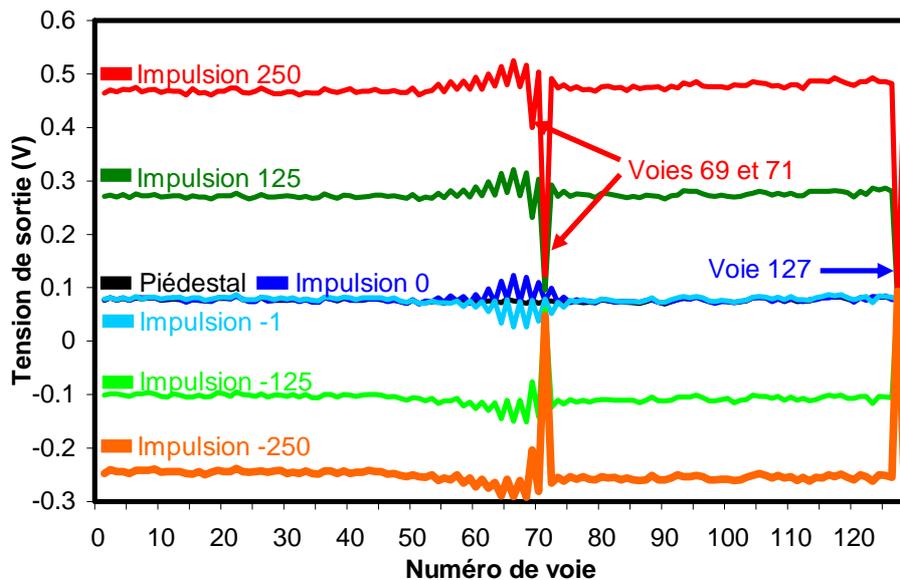


Figure 71 : Acquisition des 128 voies pour des signaux d'amplitude variable⁵²

Plusieurs types de voies non fonctionnelles sont ainsi localisés :

- une voie morte (non visible sur la Figure 71) : cette voie ne fonctionne pas. Elle ne possède pas de piédestal ou est bloquée au niveau maximum ou minimum de la gamme de fonctionnement. Elle ne répond pas à la stimulation interne du générateur ni externe et par ailleurs le bruit (fluctuations du piédestal) est nul. Le shaper est détruit.

⁵² Pour tous les graphiques $1\text{mV} \sim 450$ électrons

- Une voie est bloquée : elle possède un piédestal mais elle ne répond pas aux stimulations internes ou externes (voie 127 de la Figure 71). Le préamplificateur est bloqué. C'est-à-dire que des charges s'accumulent à l'entrée du préamplificateur sans pouvoir être évacuées par la résistance de contre réaction jusqu'à saturer le préamplificateur qui se bloque. Cet état est parfois réversible dans le temps ou en modifiant les paramètres de polarisation du circuit.
- Le préamplificateur d'une voie est détruit : la voie possède un piédestal mais ne répond ni à la stimulation interne ni à la stimulation externe. Le piédestal n'évoluera ni dans le temps ni en changeant les paramètres. La destruction du préamplificateur peut également entraîner la propagation du signal du générateur interne vers l'extérieur, à travers les connexions d'entrées du ruban vers les canaux voisins, c'est le rayonnement (Figure 72).

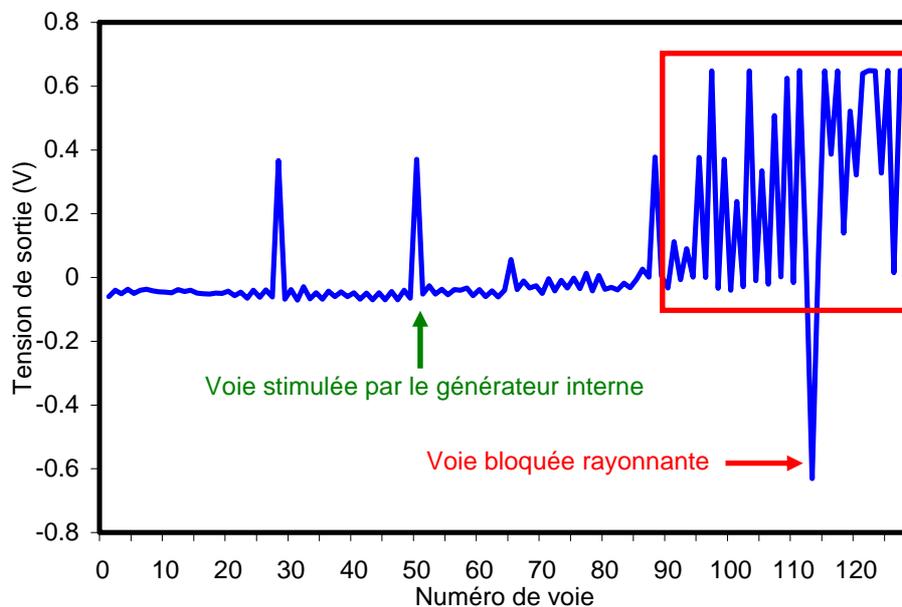


Figure 72 : Mise en évidence d'une voie bloquée provoquant des rayonnements sur les voies adjacentes

- Le générateur interne d'une voie est détruit : dans ce cas la voie possède un piédestal, ne répond pas à la stimulation interne mais répond à une stimulation externe. Mais dans le cadre de ces tests aucun test de stimulation externe n'est effectué.
- Un court-circuit entre 2 pistes du ruban TAB dû à une paillette ou à un défaut de métallisation : dans ce cas, le signal envoyé sur une voie est visualisé sur deux voies en sortie (voies 69 et 71, Figure 71).

- Le dernier test consiste à vérifier que le signal externe appelé TOKEN, qui se propage et déclenche la lecture du signal stocké dans les cellules de mémorisation à une fréquence maximum de 10 MHz, ressort du circuit après la lecture de la dernière voie.

Tous ces tests permettent de caractériser entièrement chaque circuit proprement dit. Une seconde série de tests permet de tester les connexions entre le circuit et le ruban TAB.

4.4.3 Test des connexions entre le circuit ALICE 128C et le ruban TAB

Ce test consiste à tester les connexions d'entrée et de sortie du circuit ALICE 128C avec le ruban TAB.

Le test de connexion des entrées du circuit ALICE 128C avec le ruban TAB (Figure 73) s'effectue en connectant toutes les pistes du ruban TAB correspondant aux entrées à la masse. On injecte, par l'intermédiaire du générateur interne, à l'entrée de chaque préamplificateur des signaux d'amplitude maximale (+15 MIP). Dans ce test, seules les voies n'étant pas reliées à la masse, c'est-à-dire les entrées non connectées au ruban TAB, répondent à la stimulation comme nous pouvons le voir sur les voies 2 et 4 de la Figure 74.

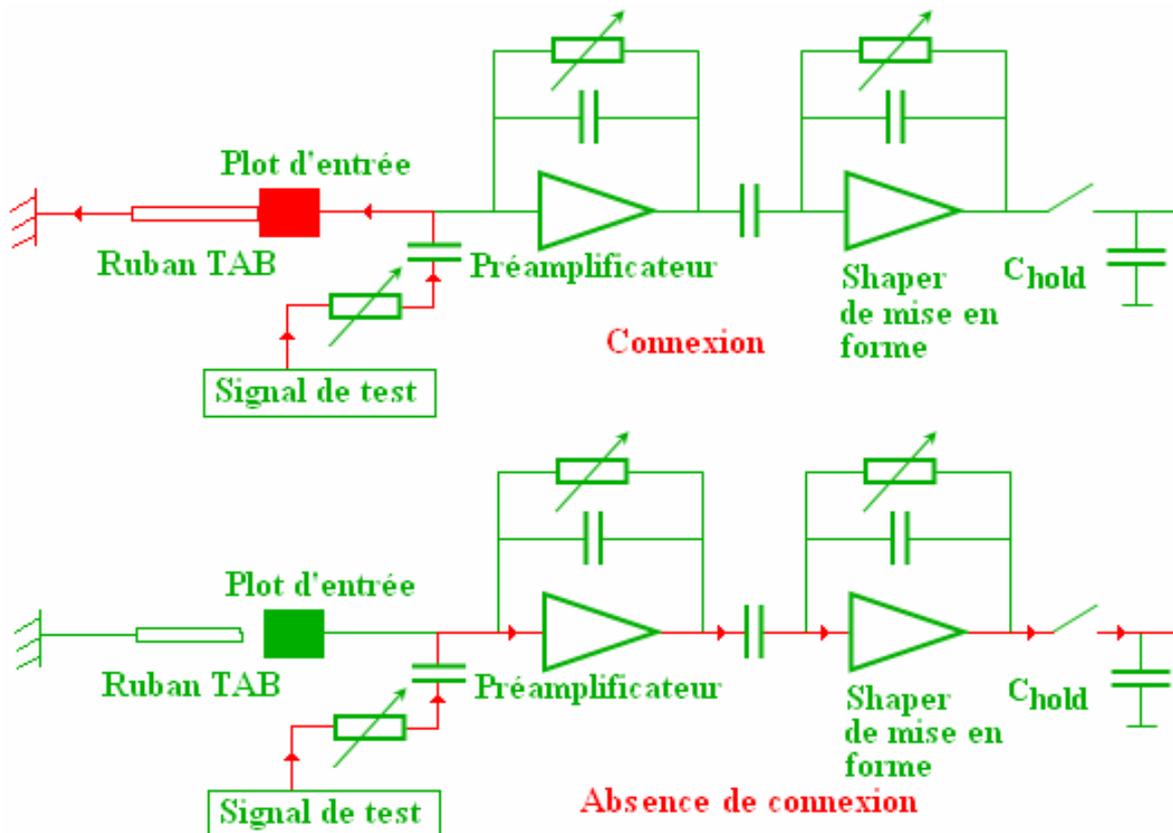


Figure 73 : Principe du test des connexions d'entrée du circuit ALICE 128C

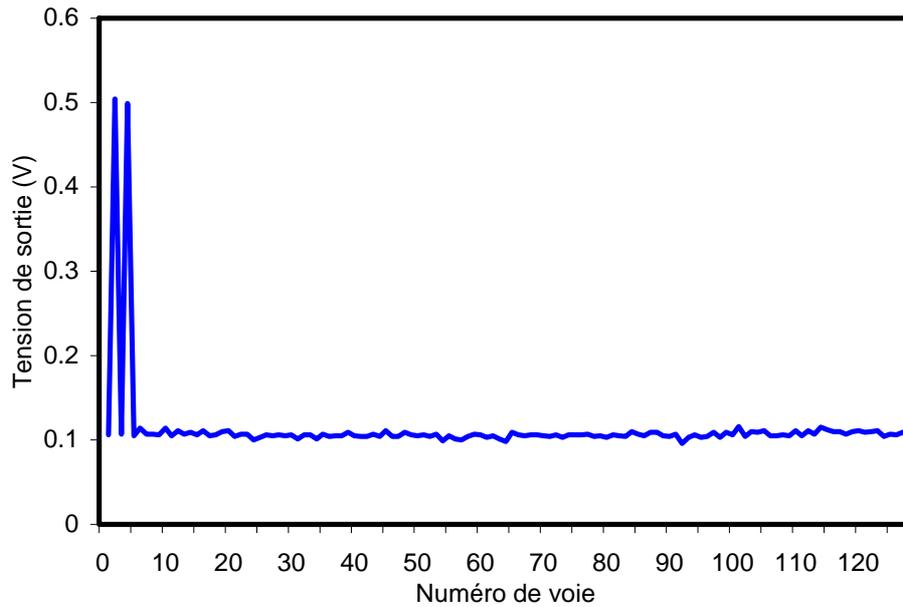


Figure 74 : Test de la connexion des 128 voies d'entrée d'un circuit ALICE 128C

Le test des connexions de sortie (Figure 75) s'effectue dans un support de test différent. Pour tester la connexion entre les plots de sortie et le ruban TAB, on vérifie la présence de la diode de protection entre le plot du signal testé et le plot de l'alimentation analogique -2 V (AVSS). Lors de ce test le circuit n'est pas polarisé.

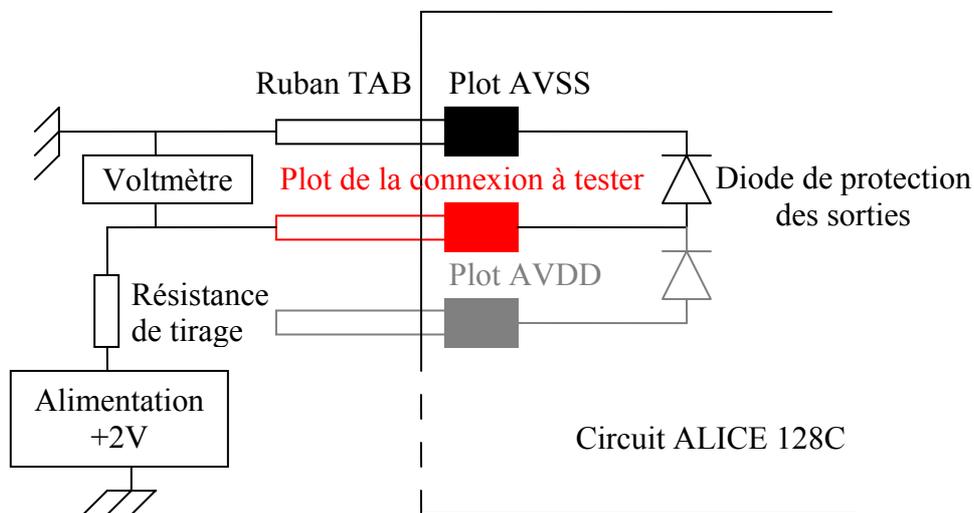


Figure 75 : Principe du test des connexions de sorties

Lorsqu'il y a connexion, la valeur mesurée par le voltmètre est de +0,6 V sinon elle est de +2 V via une résistance de tirage (résistance de pull-up). Pour vérifier la connexion des alimentations, on applique le même principe. On mesure la valeur de la tension entre l'alimentation à tester et l'alimentation analogique -2 V qui est fixe. Les valeurs mesurées par le voltmètre sont de +0,5 V pour les alimentations ± 2 V et 0 V pour les GND. Dans le cas de

non connexion, la valeur est de +2 V via une résistance de tirage. Nous pouvons ainsi vérifier toutes les connexions de sortie entre le circuit et le ruban TAB (Figure 76).

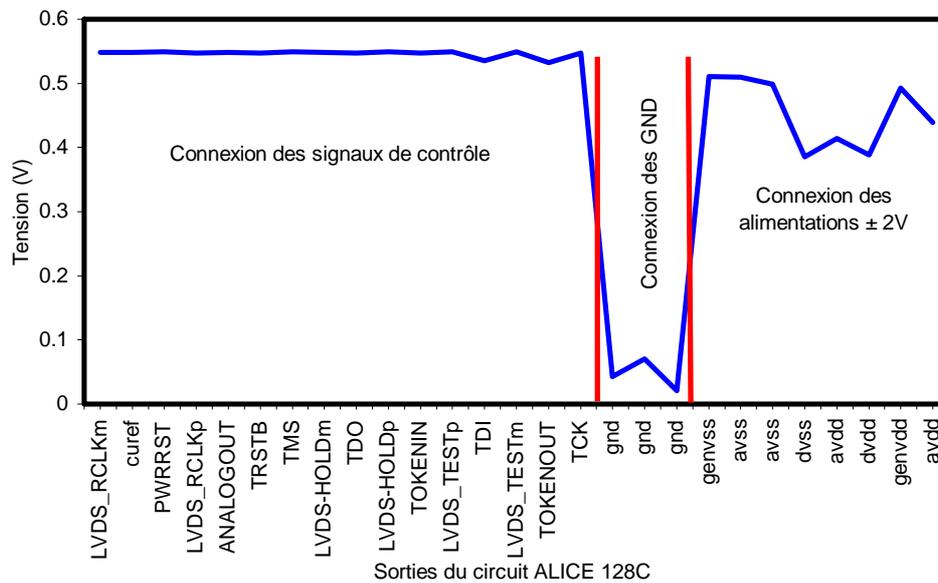


Figure 76 : Test des connexions de sortie

Tous les tests de caractérisation des circuits ALICE 128C sur ruban TAB ont maintenant été décrits : test de fonctionnement global du circuit, caractérisation de chaque voie du circuit, test des connexions entrées/sorties avec le ruban TAB. Les résultats de tous ces tests sont enregistrés dans la base de données de production que nous décrirons au Chapitre 7.

4.5 Test de l'hybride

L'hybride est un composant passif testé principalement visuellement sous binoculaire et électriquement, en vérifiant les équipotentielles.

Le premier contrôle est visuel. Il s'effectue sur le flex nu. Il permet de vérifier qu'aucun court-circuit n'est présent et que la métallisation ne présente pas de défauts.

Le second contrôle est électrique. Il permet de vérifier l'absence de court-circuit et la continuité des pistes.

Les flexs sont à nouveau contrôlés visuellement après collage sur le raidisseur en carbone, collage des pions et nettoyage de l'ensemble.

Un nouveau contrôle visuel est effectué après collage des 50 composants passifs. Ce test permet de vérifier la présence et la bonne tenue de tous les composants, l'absence de court-circuit et de pollution due à la colle à l'argent utilisée pour coller les composants. En cas de pollutions diverses, un nettoyage à l'alcool est effectué. Le contrôle visuel permet également de contrôler la planéité des hybrides et d'éliminer les hybrides les plus vrillés (> 500 μm) qui sont difficiles, voir impossibles, à assembler car ils doivent être plans pour l'assemblage avec

les circuits ALICE 128C. Si nous les forçons à être plans lors de l'assemblage avec les circuits ALICE 128C, cela peut créer des tensions au niveau des connexions voir des ruptures de connexions quand les hybrides reprennent leur forme d'origine.

4.6 Test du circuit COSTAR

Ce circuit, qui assure le contrôle et la commande de différents paramètres analogiques et numériques du module, est livré non testé par le fondeur AMS. Il est testé dans notre laboratoire à plusieurs reprises durant l'assemblage.

Les premiers tests de fonctionnement et de caractérisation du circuit sont effectués sur la station de test sous pointes (utilisée pour le test des détecteurs mais également pour le test des premiers circuits ALICE 128C). Le circuit est placé sur un socle chauffant pour tester son fonctionnement, l'étalonner en température et mesurer les tensions de référence utilisées par les blocs de conversion analogique-numérique et numérique-analogique.

L'étalonnage en température est réalisé en effectuant une mesure à 30°C, à 40°C et à 50 °C. La température de référence est mesurée à l'aide d'une sonde PT100 branchée à un multimètre de précision et insérée dans le socle chauffant du circuit. Nous obtenons ainsi une correspondance de la température mesurée par le circuit en coup ADC⁵³ en fonction de la température mesurée par la sonde PT100, en degré Celsius. Un ajustement, par régression linéaire, fournit les deux coefficients (coeff A et Coeff B) de la droite de calibrage.

La mesure des tensions de référence du circuit COSTAR est effectuée directement sur les plots de connexion VRN et VRP. Cette mesure permet de vérifier la qualité du circuit et d'utiliser les valeurs exactes de VRP et VRN dans les équations de conversion des coups ADC en Volts des valeurs de tensions lues par le circuit, c'est-à-dire les tensions d'alimentation des hybrides.

Le reste du test est un test fonctionnel. La mesure des tensions d'alimentation lues par le circuit COSTAR ainsi que le fonctionnement des entrées et des sorties analogiques sont vérifiés. Deux de ces entrées nous permettront de mesurer les courants du détecteur et une des sorties permettra de compenser la hauteur de piédestal de l'électronique de lecture.

La fonctionnalité du circuit COSTAR est testée à chaque étape de l'assemblage, c'est-à-dire après avoir été connecté sur le circuit hybride (paragraphe 3.5.2), après enrobage et après avoir subi des VRT.

Les tests de fonctionnalité effectués consistent à vérifier le protocole de communication JTAG, les mesures de température, de tensions, de courants et la sortie analogique.

Ce test constitue la dernière étape de test des composants avant assemblage du module complet à plat.

⁵³ Analog to Digital Converter

4.7 Test des modules

Lorsque l'assemblage du module est terminé, on procède à une série de tests automatiques pour évaluer l'état fonctionnel de chacun des composants du module et caractériser chaque voie, de la piste du détecteur au canal du circuit ALICE 128C. Les données recueillies lors de ces tests permettront de paramétrer le module in situ et de contrôler l'évolution de ses caractéristiques dans le temps.

Les tests effectués sur le module sont une extrapolation de ceux utilisés pour les composants avant assemblage. Le protocole de test a été développé et réalisé à l'IREs. Il a été rendu le plus automatique possible pour faciliter les tests des 400 modules à produire. La durée du test a été minimisée mais reste néanmoins d'environ deux heures.

4.7.1 Le banc de test des modules

Pour tester les modules, un banc de test dédié à cette tâche a été conçu. Il est placé dans une enceinte thermostatée à 25 °C car comme nous le verrons au Chapitre 5, la température joue un rôle important dans le comportement du module. Cette enceinte est hermétique à toute source lumineuse car le détecteur sous tension est sensible à la lumière. Pour ce test, le module est fixé sur le banc de test par les 4 pions filetés qui se trouvent sur les 2 hybrides (Figure 77), face N vers le haut (détecteur visible).

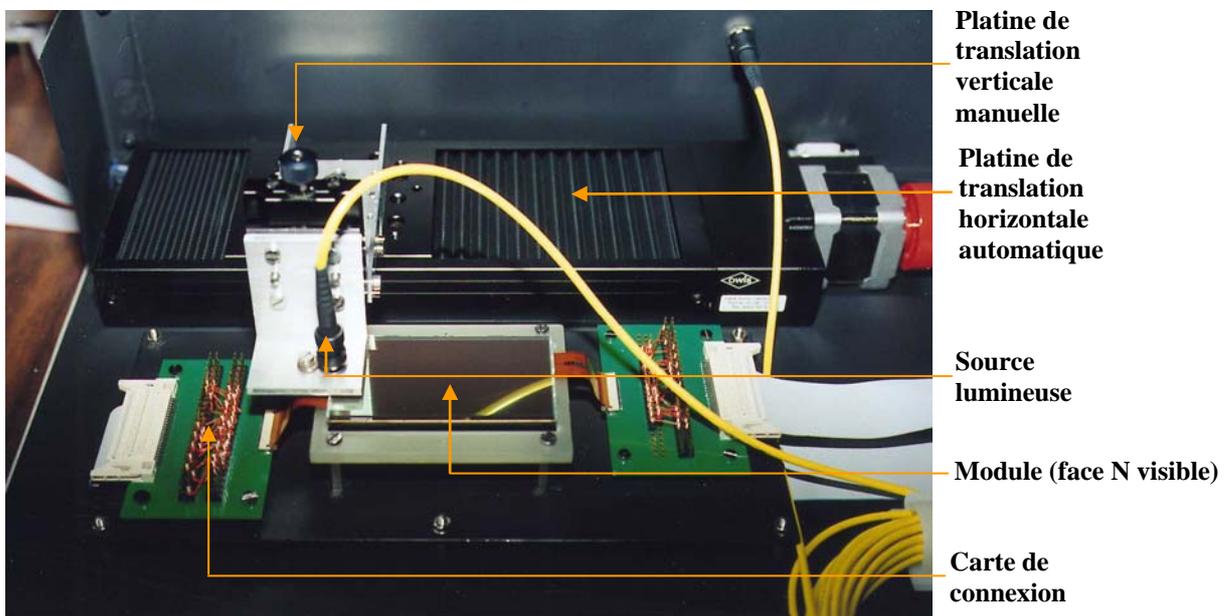


Figure 77 : Banc de test des modules

Les équipements du banc de test sont schématisés sur la Figure 78.

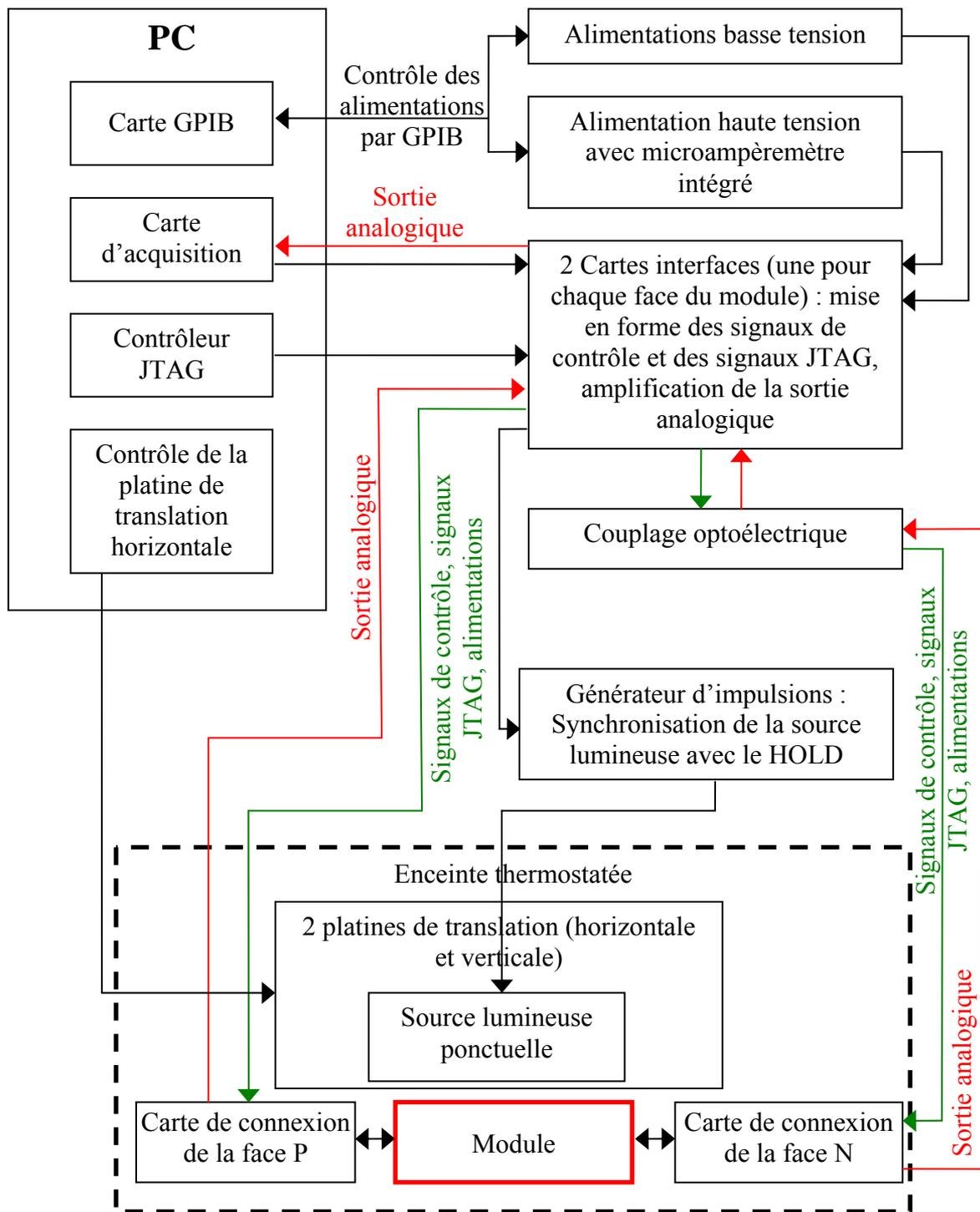


Figure 78 : Schéma de fonctionnement du banc de test

L'alimentation du banc de test et du module est assurée par plusieurs sources de tension :

- une source « haute tension » permettant de polariser le détecteur (entre 0 et 100 V) et de mesurer le courant total I_t de celui-ci (entre 0 et 100 μ A).
- deux sources de ± 2 V pour alimenter les circuits hybrides et mesurer les courants de fonctionnement du module (~ 100 mA).

- plusieurs sources « basse tension » de ± 6 V pour alimenter les cartes de distribution de signaux et mesurer les courants associés (~ 100 mA).

Le contrôle du banc de test est assuré par un programme développé sous LabView et implanté sur un PC dans lequel se trouve une carte GPIB pour le contrôle des alimentations ainsi qu'une carte multifonction pour le contrôle et l'acquisition des données.

Un protocole de communication implémentant la norme JTAG (contrôleur JTAG) permet la lecture du circuit COSTAR, la polarisation des circuits ALICE 128C, l'envoi des signaux numériques ainsi que la génération interne d'impulsions de test.

Deux cartes de distributions de signaux ainsi qu'une carte opto-coupleur assurent l'interface « module - banc de test », la mise en forme des signaux de contrôle ainsi que la mise en forme des signaux d'acquisition. La carte opto-coupleur assure l'isolation galvanique entre le module et le PC, tout en permettant la transmission des informations numériques et analogiques. En effet, le détecteur est polarisé à une tension de fonctionnement V_{op} (~ 40 V), c'est-à-dire qu'il existe une différence de potentiel entre la face P à 0 V et la face N à V_{op} . L'électronique de lecture est une électronique flottante, c'est-à-dire que chacun des circuits hybrides est référencé au potentiel de la face du détecteur correspondante. L'électronique de lecture référencée à V_{op} nécessite donc une translation du niveau de référence des signaux pour passer de la référence V_{op} à la référence de 0 V du PC de contrôle et d'acquisition.

La stimulation externe du module par une source lumineuse est assurée par une diode infrarouge de 830 nanomètres de longueur d'onde associée à une fibre optique de 9 μm pour obtenir un faisceau de lumière fin simulant au mieux le passage d'une particule.

La fibre optique est fixée sur deux platines de translation :

- L'une manuelle verticale permet d'ajuster la hauteur de la fibre au dessus du module.
- L'autre horizontale, automatique, contrôlée par le PC, d'une précision de 2,5 μm permet un balayage par la source lumineuse de chacune des pistes du détecteur.

Un générateur d'impulsions externe synchronise l'émission de l'impulsion lumineuse avec l'émission d'un signal externe pilotant le HOLD (voir paragraphe 3.3.2) et avec le système d'acquisition.

Deux cartes interfaces permettent de relier le module au banc de test.

Ce banc de test permet de tester automatiquement la fonctionnalité et de caractériser le module.

4.7.2 Les différents tests

a) Test d'entrée du module

Lors de la réception du module dans notre laboratoire, nous effectuons un test succinct afin de contrôler les principales fonctionnalités du module. Nous effectuons alors un premier tri entre les modules fonctionnels et ceux non fonctionnels sur lesquels nous intervenons afin de tenter de les réparer.

Un contrôle visuel du module est d'abord effectué sous binoculaire afin de vérifier l'intégrité du détecteur, la qualité des connexions circuits ALICE 128C-circuit hybride et l'identité des différents composants du module.

Puis nous testons la fonctionnalité du module (se référer au paragraphe 4.4.2):

- Contrôle du courant total I_t du détecteur pour une tension de fonctionnement V_{op} . Un courant trop élevé sur le détecteur indique une détérioration irréversible souvent liée à une rayure ou une brisure du détecteur.
- Contrôle des fonctions numériques des circuits ALICE 128C et des circuits COSTAR en utilisant le protocole de communication JTAG.
- Contrôle de la consommation de courant des circuits hybrides. Un courant élevé sur un circuit hybride traduit soit un choc mécanique sur un circuit ALICE 128C rendant alors le module inutilisable, soit un court-circuit qui peut alors éventuellement être localisé et supprimé. Un courant faible sur un circuit hybride est dû au non fonctionnement d'un ou de plusieurs circuits ALICE 128C ou à un défaut de connexion de l'un de ces circuits qui peut alors parfois être reconnecté.
- Vérification du fonctionnement des circuits ALICE 128C en injectant des signaux d'amplitude connue dans chacune des entrées analogiques grâce au générateur interne de ces circuits (lecture séquentielle). Ce test permet de vérifier entièrement la fonctionnalité des circuits : paramétrage des différents blocs analogiques, propagation des signaux de contrôle et fonctionnement de la partie analogique du circuit. Si un ou plusieurs circuits ALICE 128C ne fonctionnent pas, le module est alors contrôlé sous binoculaire pour détecter toute anomalie visuelle (choc mécanique, court-circuit, non connexion ou absence d'un composant passif). Des mesures sont également réalisées grâce à un multimètre pour vérifier les composants passifs et l'absence de court-circuit ou de mauvais contact. Lorsqu'une anomalie est localisée nous tentons de réparer le module.

Ce test d'entrée nous permet de contrôler rapidement (~ 15 minutes) la fonctionnalité des modules dès leurs réceptions. Il permet de stopper rapidement la production en cas de problème répétitif et d'intervenir rapidement pour corriger le défaut responsable du non fonctionnement. Il permet également un gain de temps considérable (le test complet d'un module est de deux heures) en évitant les tests complets qui s'avèrent inutiles si le module est

défectueux. Si aucun problème n'est détecté, on passe aux tests décrits dans les paragraphes suivants.

b) Les tests de fonctionnement et de caractérisation du détecteur

Les tests effectués sur le module et qui concernent le fonctionnement du détecteur sont en partie similaires aux tests effectués sur le détecteur seul, mais aucun contact mécanique extérieur avec le détecteur n'est nécessaire.

- Le premier test consiste à mesurer le courant total I_t du détecteur en fonction de la tension V appliquée à celui-ci et mesurée par l'alimentation haute tension pour une gamme de tension entre 0 V et V_{\max} , mesurée lors du test du détecteur seul. Cette tension maximale est extraite automatiquement de la base de données où est conservé l'ensemble des données relatives à la production des modules. Ce courant est mesuré par plusieurs instruments : le microampèremètre intégré à l'alimentation haute tension d'une part et les deux circuits COSTAR montés sur les circuits hybrides et reliés aux deux anneaux du détecteur par l'intermédiaire du ruban TAB d'autre part. Les mesures réalisées par les circuits COSTAR nous apportent des informations supplémentaires car ces circuits mesurent séparément le courant de l'anneau de garde I_g et le courant de l'anneau de polarisation I_p du détecteur contrairement au microampèremètre qui n'effectue qu'une mesure du courant total I_t .

Ce test nous permet de localiser l'anneau sur lequel se situe la fuite de courant, en cas de courant trop élevé ($\geq 7 \mu\text{A}$). Un excès de courant sur l'anneau de polarisation ($\geq 5\mu\text{A}$) est plus problématique que sur l'anneau de garde. En effet l'anneau de polarisation permet de rendre fonctionnel le détecteur en le déplétant et un excès de courant sur cet anneau est le signe, généralement, d'une ou de plusieurs pistes défailiantes. Cela a pour conséquence une zone du détecteur inefficace où les particules traversant cette zone laissent un signal insuffisant.

Nous pouvons voir sur la Figure 79 et sur la Figure 80 le résultat des mesures des courants du détecteur pour le module 53 en fonction de la tension V appliquée à celui-ci. Comme pour le test du détecteur seul, ces courbes nous indiquent la tension de déplétion V_d du détecteur ainsi que sa tension maximale de fonctionnement V_{\max} . Ces valeurs peuvent être légèrement différentes (entre 0 V et 5 V) de celles obtenues lors du test des détecteurs compte tenu de la manipulation de ceux-ci, des contraintes dues à l'assemblage et de l'électronique de lecture reliée au détecteur.

Pour l'ensemble des modules, nous pouvons noter (Figure 79) que la mesure de courant effectuée par le circuit COSTAR P est supérieure à la valeur réelle alors que la mesure effectuée par le circuit COSTAR N est inférieure. La moyenne de ces deux mesures correspond à la valeur mesurée par le microampèremètre de l'alimentation haute tension. Ce phénomène est lié à une erreur systématique des

circuits COSTAR, le courant à mesurer ne circulant pas dans le même sens dans le circuit COSTAR P et N.

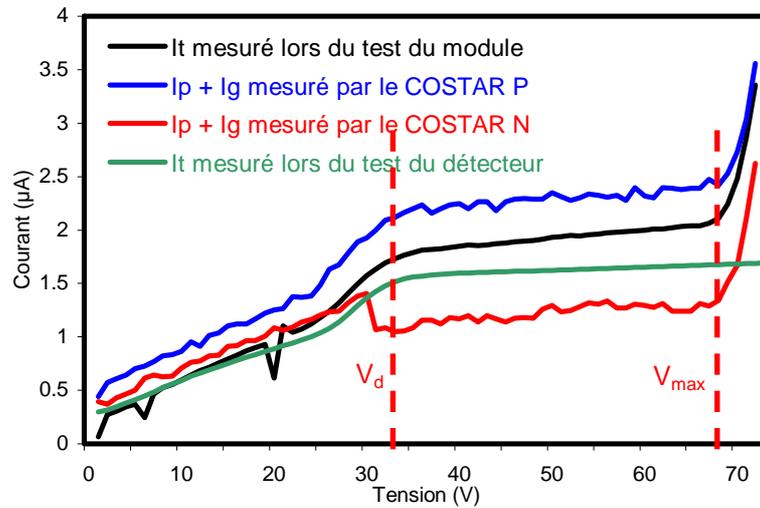


Figure 79 : Différentes mesures du courant total I_t pour le module 053

Avant la déplétion, nous pouvons observer (Figure 80), que le courant de l'anneau de garde est identique au courant de l'anneau de polarisation. Ce phénomène est dû au fait que la déplétion du détecteur commence du côté P et que les pistes de la face N sont en court-circuit jusqu'à la tension de déplétion.

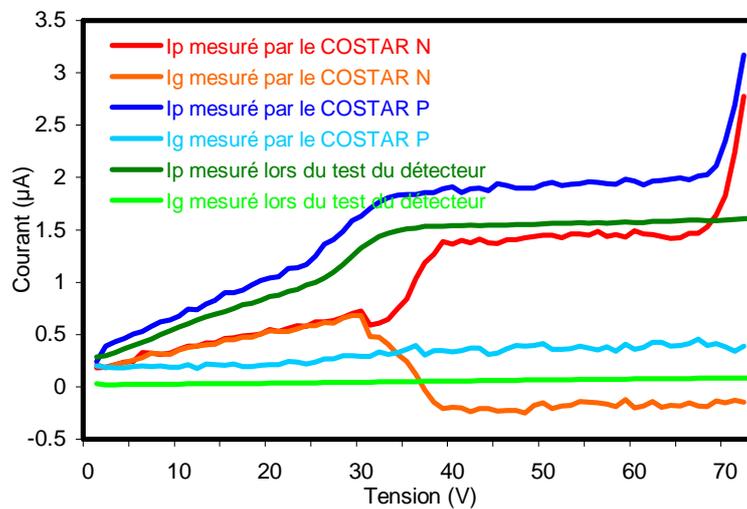


Figure 80 : Différentes mesures des courants I_p et I_g pour le module 053

La mesure séparée (Figure 80) du courant de l'anneau de garde et de celui de l'anneau de polarisation permet de localiser un court-circuit entre ces anneaux. Ce court-circuit est le plus souvent physique et se situe au niveau des anneaux du détecteur ou au niveau du ruban TAB ou encore au niveau des plots qui relient le circuit hybride aux anneaux du détecteur par l'intermédiaire du ruban TAB.

- Le second type de test effectué sur le détecteur est une mesure de bruit sur 3 voies en fonction de la tension appliquée (Figure 81). Le bruit mesuré sur une voie correspond à l'écart type, sur 2000 acquisitions, de la tension de sortie de la voie choisie (sans injection de signal en entrée). Cette courbe nous permet, comme les courbes précédentes, de relever la tension de déplétion V_d . En effet lorsque le détecteur est déplété, le bruit mesuré est minimal (Figure 81). Nous pouvons voir sur la courbe du bruit de la voie 79 de la face N que V_d et V_{max} sont inférieures aux valeurs obtenues pour les autres voies mais aussi que le bruit est supérieur à celui observé sur les autres voies. Cela est dû aux effets de bord du détecteur. En périphérie du détecteur, le champ électrique est moins bien défini et la pureté du détecteur est différente. Ces mesures nous fournissent une valeur approximative du bruit moyen sur la face N à une tension de fonctionnement comprise entre V_d et V_{max} .

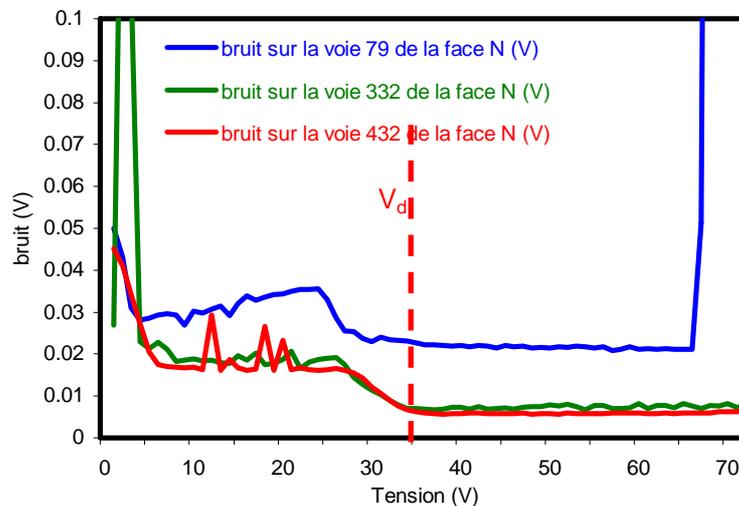


Figure 81 : Bruit sur 3 voies de la face N du module 053 en fonction de la tension

- Le troisième test, avec une source lumineuse ponctuelle, est un test de fonctionnalité de chaque voie du module. Ce test permet de vérifier le fonctionnement complet du module puisqu'il implique la totalité de la chaîne de détection, d'amplification et de lecture d'un signal. Ce test consiste à effectuer une lecture séquentielle des 2×768 voies du module (en fonctionnement normal) en stimulant chaque piste du détecteur. A cet effet une source lumineuse ponctuelle reliée à une platine de translation micrométrique balaye les pistes une à une sous le contrôle d'un ordinateur. Elle est positionnée à 1 millimètre au dessus de la face N du détecteur. La position d'origine est déterminée sur une piste donnée pour une face donnée en effectuant un balayage de plus en plus fin autour de cette piste jusqu'à obtention d'une tension de sortie maximale. A partir de cette position d'origine optimale, la platine de translation automatisée déplace la source lumineuse de piste en piste selon un pas correspondant au pas des pistes du détecteur.

Lorsqu'une piste du détecteur est stimulée, le signal se répartit principalement sur deux pistes. A chaque acquisition séquentielle de l'ensemble des pistes nous ne conservons que la réponse de la piste (sur les deux recevant le signal) correspondant au maximum de signal sauf si celle-ci ne fonctionne pas.

La Figure 82 représente la tension de sortie de 3 pistes adjacentes du module 374 stimulées par la source lumineuse ponctuelle, celle-ci étant déplacée par pas de $1,25 \mu\text{m}$ sur la longueur du détecteur. Nous voyons aisément le pas interpistes ainsi que la répartition des charges créées entre les pistes. La largeur de la source au niveau du détecteur est d'environ $70 \mu\text{m}$.

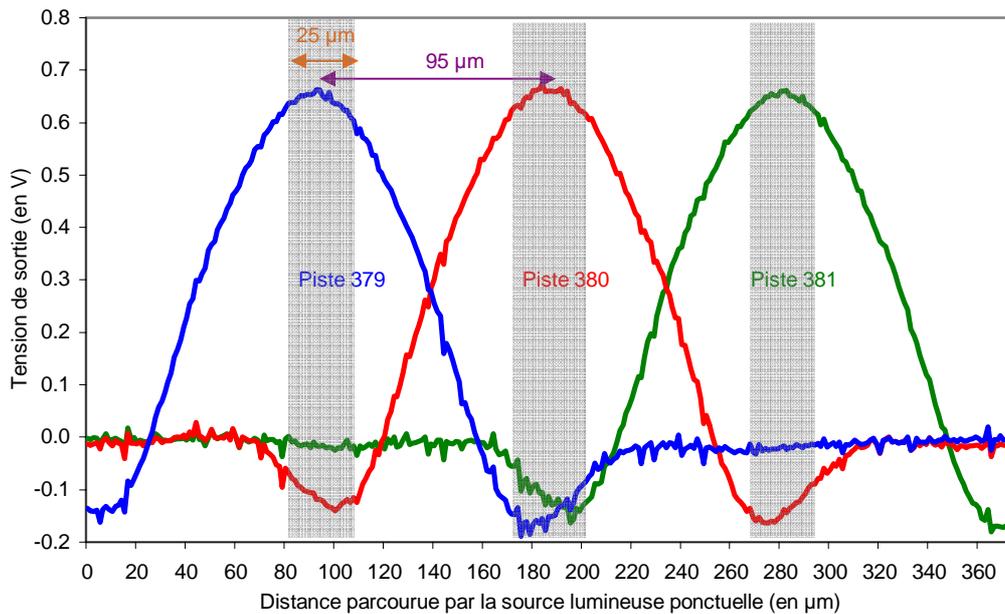


Figure 82 : Tension de sortie de 3 pistes adjacentes de la face N du module 374 en fonction du déplacement de la source lumineuse ponctuelle

Le balayage du détecteur, par la source, est effectué séparément pour chaque face. L'angle stéréoscopique entre les deux faces empêche d'obtenir un signal maximal sur une piste de chaque face simultanément comme nous pouvons le voir sur la Figure 83. Chaque point (en vert) correspond à l'émission d'un signal lumineux. Nous voyons que lorsqu'une piste de la face N est touchée par ce signal, il se trouve au milieu de deux pistes de la face P. L'intensité du signal recueillie par une piste est divisée par deux par rapport à l'intensité de la face opposée. Cela explique que nous devons effectuer les tests de chacune des faces séparément. Théoriquement il est possible de se placer à une intersection des pistes P et N pour effectuer le test simultanément sur les 2 faces. En pratique cela se révèle difficile vu la méthode de fixation du module au banc de test qui se fait par les pions fixés sur les hybrides dont la position par rapport au détecteur n'est pas rigoureuse et interdit un positionnement en rotation rigoureux. Pour demeurer à l'intersection des pistes P et N durant tout le balayage du détecteur par la source lumineuse il faudrait soit

prévoir un réglage initial en rotation du module, soit prévoir une commande de translation à deux axes.

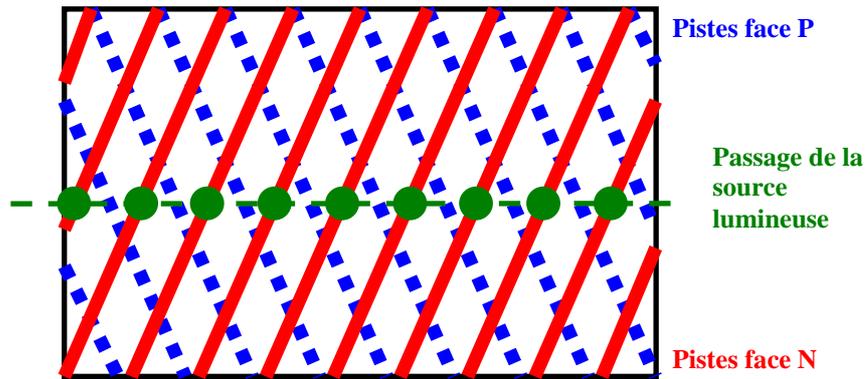


Figure 83 : Balayage du détecteur par la source lumineuse

Nous pouvons voir sur la Figure 84, la réponse de chaque voie du circuit ALICE 128C à la stimulation de chaque piste du module 209 par une source lumineuse ponctuelle. Ce test nous permet d'identifier toutes les voies du module qui ne fonctionnent pas : la piste du détecteur, un problème de connexion ou une voie du circuit ALICE 128C défectueuse. Toutefois, il ne permet pas de connaître précisément le gain de la chaîne d'amplification car la quantité d'énergie déposée sur une piste donnée n'est pas étalonnée et la distance entre le module et la source lumineuse n'est pas constante d'un bout à l'autre du détecteur. Les voies qui ont une réponse nulle (flèches bleues et rouges de la Figure 84) sont des voies non fonctionnelles. Les voies indiquées par une flèche verte correspondent aux pistes du détecteur qui sont plus courtes et de ce fait ne sont pas touchées par la source lumineuse ponctuelle.

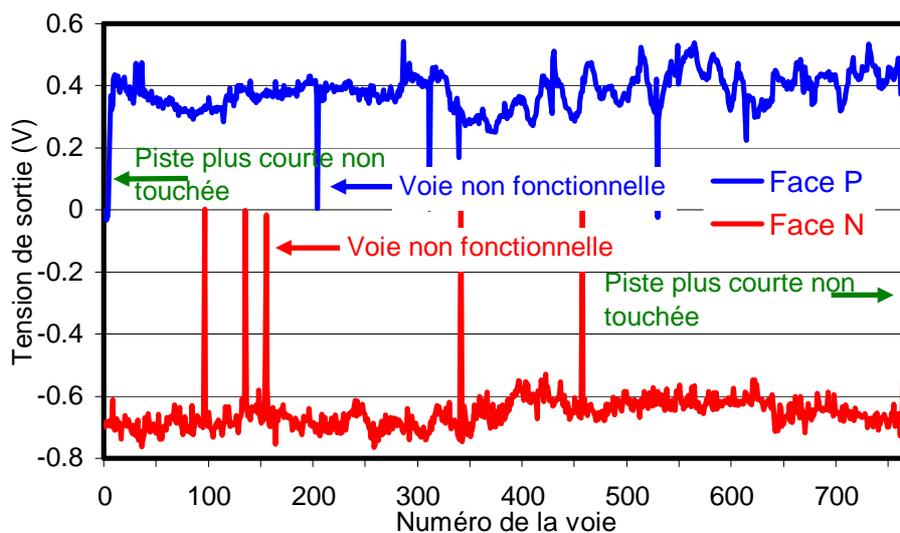


Figure 84 : Réponse du module 209 à la stimulation par une source lumineuse ponctuelle extérieure

Ce test de stimulation par une source externe sera comparé avec d'autres tests (piédestal, bruit, gain) au paragraphe 4.7.2.e), permettant ainsi de définir avec précision l'origine du non fonctionnement de ces différentes voies.

Ces 3 tests vérifient l'état fonctionnel du détecteur et permettent de visualiser les voies du module non fonctionnelles. Ils permettent également de définir la plage en tension de fonctionnement de ce module ainsi que le courant associé du détecteur.

c) Test de fonctionnement du circuit COSTAR

Pour pouvoir tester les deux circuits COSTAR situés sur le module, nous devons tout d'abord connaître les quatre paramètres (paragraphe 4.6) obtenus pour chacun des circuits COSTAR lors du test de ces circuits sous pointes. Pour ce faire nous recherchons automatiquement ces valeurs dans la base de données à partir du numéro d'identification du circuit COSTAR. Une fois ces paramètres connus nous devons contrôler cinq fonctions :

- le fonctionnement du protocole de communication JTAG.
- La mesure des courants des anneaux du détecteur. Ce test est lié à celui du fonctionnement du détecteur. Les valeurs de courants mesurées par les circuits COSTAR en fonction de la tension appliquée au détecteur sont comparées aux courants mesurés par le microampèremètre de la source de tension. Nous pouvons ainsi déterminer la cohérence des mesures effectuées et donc le fonctionnement correct de ces deux entrées analogiques.
- La mesure des tensions d'alimentation de l'hybride. Les tensions mesurées doivent être de ± 2 V avec une précision de $\pm 0,2$ V.
- La mesure de la température. Nous effectuons le test du module dans une enceinte thermostatée à 25 °C mais chaque voie de chaque circuit ALICE 128C (1536 voies pour un module) dissipe une puissance de 400 μ W. En pratique, la température locale mesurée sur l'hybride par le circuit COSTAR est de 32°C \pm 1°C dans l'enceinte que nous utilisons. Elle peut être différente suivant le système de refroidissement utilisé mais c'est cette valeur qui est requise pour valider le fonctionnement de la sonde de température du COSTAR.
- Le fonctionnement de la sortie analogique du COSTAR. Pour contrôler le fonctionnement de la sortie analogique qui permet de compenser la hauteur du piédestal de l'électronique de lecture, nous modifions la valeur dans le registre correspondant à cette sortie. Nous vérifions alors que la hauteur du piédestal a été modifiée en conséquence.

Le contrôle de ces 5 points nous permet de vérifier entièrement le fonctionnement du circuit COSTAR. Néanmoins, le circuit COSTAR est un circuit de contrôle et le non fonctionnement d'une ou l'autre de ces fonctions n'entraîne pas le non fonctionnement du module.

d) Test de fonctionnement des circuits de lecture ALICE 128C

Le circuit ALICE 128C est le second élément le plus important dans le module après le détecteur. Le test de ces circuits assemblés sur le module est extrapolé de celui des circuits ALICE 128C seuls (paragraphe 4.4.2).

- Le premier test consiste à contrôler les fonctions numériques des circuits ALICE 128C en utilisant le protocole de communication JTAG. Cela se fait en comparant la configuration entrée dans les registres de polarisation des circuits et celle lu dans ces registres. Elles doivent être identiques.
- Le second test consiste à contrôler les tensions et les courants d'alimentation des circuits hybrides. Les tensions d'alimentation (± 2 V) sont contrôlées sur les sources d'alimentation basse tension ainsi que par les circuits COSTAR. Les courants totaux des circuits hybrides sont mesurés par la source de tension. Deux mesures sont effectuées :
 - o une avant polarisation, les fonctions analogiques sont paramétrées avec des valeurs nulles. Le courant est alors de ~ 5 mA et ~ 7 mA sur les alimentations + et $- 2$ V.
 - o une après polarisation de tous les circuits ALICE 128C, les fonctions analogiques sont paramétrées avec des valeurs nominales. Le courant est alors de ~ 30 mA et ~ 115 mA sur les alimentations + et $- 2$ V.

Une sous-consommation ou une surconsommation indique qu'un ou plusieurs circuits ALICE 128C ont un mauvais fonctionnement : non connexion d'une ou de plusieurs sorties du circuit ALICE 128C sur l'hybride (réversible dans certains cas) ou choc mécanique sur un circuit ALICE 128C (irréversible). Un circuit défectueux fait perdre 128 voies sur les 768 voies d'une face de détecteur. Dans ce cas le module est défectueux et ne sera pas monté sur une échelle du SSD.

- Le troisième test, le test du canal transparent est similaire à celui effectué lors du test du circuit ALICE 128C sur ruban TAB (paragraphe 4.4.2). Ce test est effectué pour une voie prise aléatoirement sur chacun des 12 circuits ALICE 128C. Nous pouvons voir Figure 85, le canal transparent pour les 6 circuits de la face P avec leur temps de mise en forme qui diffère légèrement d'un circuit à l'autre. Pour ce test, sur la face P (respectivement face N), nous injectons d'abord une impulsion de test positive puis une impulsion de test négative (inversement face N). En effet, en fonctionnement, le détecteur délivre des charges positives côté P (respectivement négatives côté N).

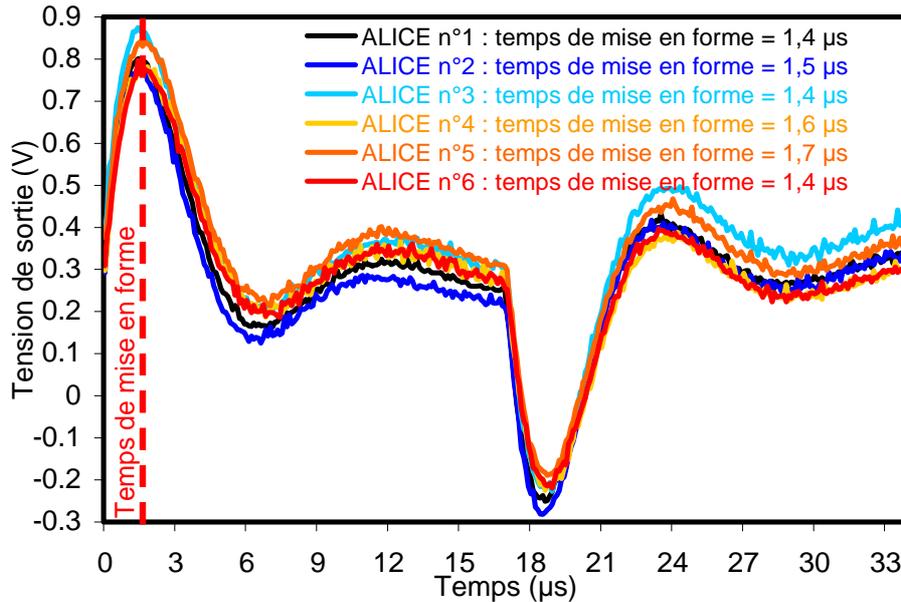


Figure 85 : Superposition de la sortie d'une voie pour chacun des 6 circuits ALICE 128C de la face P du module 056 en mode canal transparent pour une même impulsion de test positive et négative

- Le quatrième test, le test de la détermination du piédestal moyen par voie consiste à effectuer plusieurs fois l'acquisition de toutes les voies du module sans aucune stimulation interne ou externe. Cette acquisition est effectuée 1000 fois pour obtenir une statistique suffisante. La valeur du piédestal, c'est-à-dire la tension moyenne par voie en l'absence de signal d'entrée est obtenue par la formule :

$$P(i) = \frac{1}{N} \sum_{n=1}^N X_i(n)$$

Où i est le numéro de la voie,

n est le numéro de l'événement,

N est le nombre total d'événements,

$P(i)$ est la valeur du piédestal pour la voie i ,

Et $X_i(n)$ est la tension en Volt pour l'événement n et la voie i .

La valeur du piédestal est relativement similaire d'une voie à l'autre sur un même circuit (écart type = 6 mV pour le circuit 2P, Figure 86) mais peut être différente d'un circuit à l'autre (écart type = 20 mV pour la face P, Figure 86). C'est également le cas pour le gain de chaque voie. Ce phénomène est lié à la fabrication des circuits ALICE 128C car même s'ils sont similaires ils ne sont pas identiques mais il peut également être lié à la connexion des circuits ALICE 128C à l'hybride ou à la résistance (précise à 5 %) qui sert de référence aux courants et tensions de polarisation des blocs analogiques du circuit ALICE 128C.

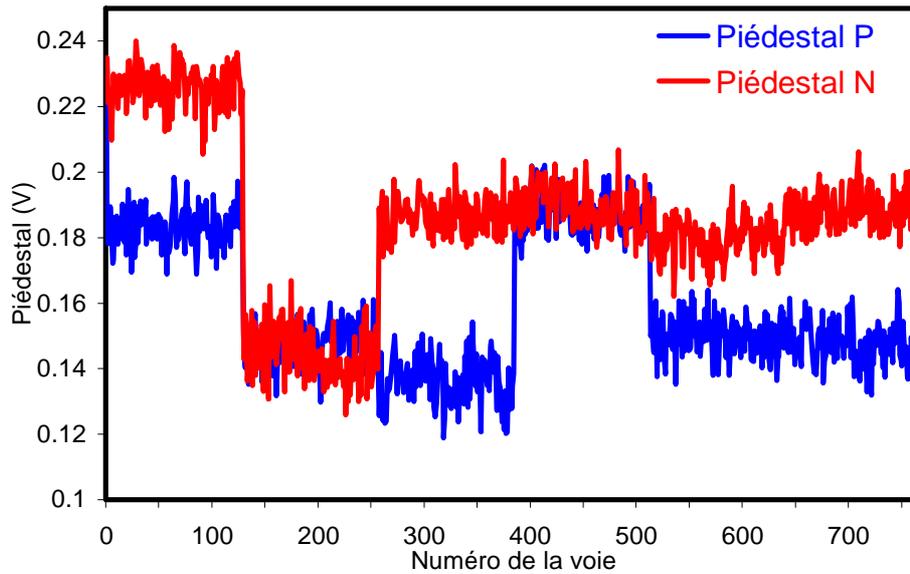


Figure 86 : Piédestaux pour la face P et N du module 209

- Pour le cinquième test, le bruit de chaque voie est déterminé à partir des mesures du piédestal. Avec les mêmes acquisitions que précédemment, nous calculons l'écart type par voie σ_i sur les 1000 événements d'après la formule :

$$\sigma(i) = \sqrt{\frac{\sum_{n=1}^N (X_i(n) - P(i))^2}{N}}$$

avec les mêmes conventions que précédemment.

Le bruit que nous obtenons ici sur chaque voie, correspond à la somme quadratique du bruit du détecteur, du bruit du circuit ALICE 128C et du bruit de la sortie analogique du circuit COSTAR ajoutés au bruit de l'électronique du banc de test. Ce bruit nous donne une approximation du bruit réel du module et nous permet de comparer le bruit des modules les uns par rapport aux autres. Le bruit réel du module associé à l'électronique qui sera monté dans l'expérience STAR est inférieur à celui mesuré ici d'un facteur 1,5, l'électronique utilisée sur le site de l'expérience ayant été conçue pour minimiser le bruit ajouté. Nous pouvons voir, sur la Figure 87, le bruit des deux faces du module 209. Nous pouvons remarquer que le bruit de la face N est supérieur au bruit de la face P. C'est le cas pour la majorité des modules. Cette différence de bruit correspond à la différence de structure entre les deux faces du détecteur (jonction p⁺n et face ohmique n⁺) mais également à la présence d'un opto-isolateur analogique pour tester la face N du module. Nous pouvons également voir face P, 3 voies bruyantes (flèche bleue) et face N, 5 voies moins bruyantes (flèche rouge). Ces deux cas correspondent à divers défauts qui seront détaillés en 4.7.2 e). Le bruit obtenu ici, nous permet de calculer le rapport signal sur bruit. C'est une donnée essentielle pour connaître l'efficacité de détection. C'est-à-dire pour savoir si la particule qui traversera le

module donnera un signal suffisant pour pouvoir être détectée. La valeur du rapport signal sur bruit pour une particule au MIP est dans le cas du module 209 et sur notre banc de test de 18 pour la face P et 14 pour la face N. Ces valeurs ne sont pas très élevées mais cela est dû à la composante de bruit de l'électronique du banc de test utilisé ici qu'il est difficile de soustraire du bruit total (voir paragraphe 4.2). Ce sont néanmoins des valeurs relatives représentatives.

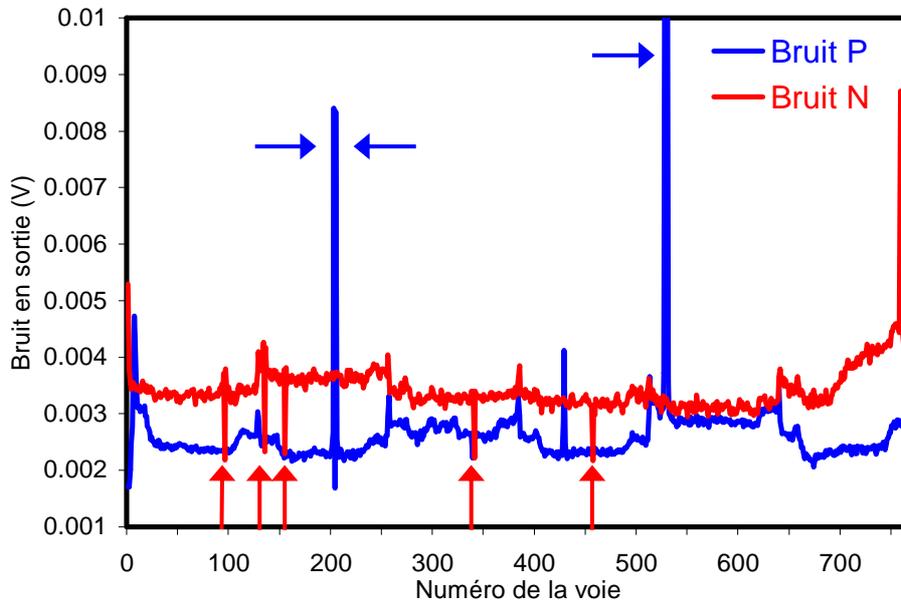


Figure 87 : Distribution du bruit pour chaque face du module 209

- Le sixième test consiste à contrôler le fonctionnement des circuits ALICE 128C lorsqu'ils sont soumis à une stimulation interne. Ce test nous permet de calculer le gain de chaque voie. Ce gain est défini comme l'excursion en tension de la sortie analogique pour une variation du nombre de charges injectées à l'entrée correspondant aux réglages 0 et 100 du registre correspondant. Nous effectuons dix acquisitions de toutes les voies en injectant un signal de test d'amplitude donnée à l'entrée de chaque voie des 12 circuits ALICE 128C par l'intermédiaire du générateur interne de chaque circuit. Nous injectons ce signal sur quatre voies non adjacentes par circuit simultanément. Les limites d'alimentation interne de ce circuit ne permettent pas l'injection de signal dans plus de voies simultanément sans risque de dégrader la précision de ces tests. Ce test du gain des voies du circuit ALICE 128C est indépendant des défauts éventuels des pistes du détecteur ou des défauts de connexion. La Figure 88 montre le gain mesuré pour les faces P et N du module 209. Nous remarquons que dans un cas nous considérons une impulsion de test positive et dans l'autre cas une impulsion de test négative. Dans le cas d'une impulsion externe, le détecteur délivre des charges négatives sur la face N et positives sur la face P, c'est pourquoi nous avons choisi d'injecter des impulsions avec la polarité appropriée. Le gain sur chaque circuit de chaque face varie entre 250 mV et 350 mV. Le gain est très proche pour des voies d'un même circuit mais peut varier de 100 mV d'un circuit à l'autre. Cette variation peut s'expliquer par la

résistance de référence pour les courants et tensions des circuits ALICE 128C qui est précise à 5 % ou à la tolérance sur le gain lors du test des circuits ALICE 128C sur ruban TAB. Nous pouvons observer quelques voies dont le gain est nul. Ces voies sont non fonctionnelles et correspondent à divers défauts répertoriés en 4.7.2 e). Ce test, qui peut être réalisé à distance, est une manière simple et efficace de tester la globalité du fonctionnement des circuits ALICE 128C d'un module.

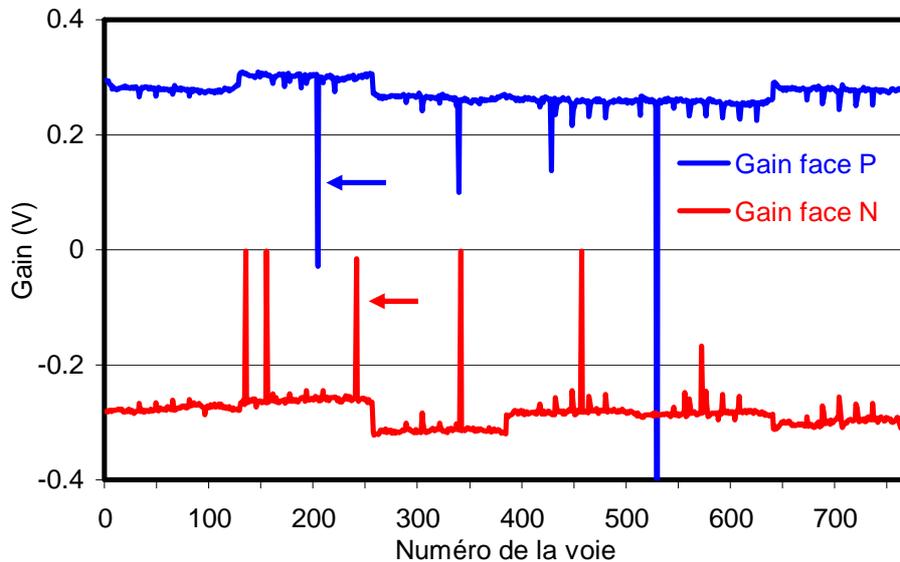


Figure 88 : Gain pour chaque face du module 209

Nous allons maintenant exploiter les données acquises lors de ces différents tests pour identifier les voies du module présentant des défauts ainsi que le type de défaut.

e) Test du fonctionnement de chaque voie :

Pour chaque module, nous contrôlons le fonctionnement de chacune des voies. En cas de non fonctionnement nous localisons précisément l'origine du problème.

- Tout d'abord nous allons définir les différents types de voies défectueuses que nous pouvons rencontrer ainsi que leur comportement symptomatique. Elles peuvent être classées en 3 types :
 - o Une voie du circuit ALICE 128C est défectueuse :
 1. La voie du circuit ALICE 128C est morte (le shaper est détruit) : la tension à la sortie du canal est soit nulle soit maximale.
 2. Le préamplificateur de la voie du circuit ALICE 128C est bloqué : cette voie ne répond pas à la stimulation interne ou externe. Sa valeur est celle du piédestal.

3. Le générateur interne d'une voie est détruit. Cette voie a un piédestal et répond à une stimulation externe mais pas interne.
 4. Le gain d'une voie n'est pas nominal. Dans ce cas, la réponse à une stimulation interne ou externe est plus faible que celle attendue.
 5. Le bruit d'une voie est trop élevé (supérieure à 20 mV).
- Le ruban TAB ou sa connexion sont défectueux. Ces défauts ont été localisés lors du test du circuit ALICE 128C seul mais la pénurie de circuits nous a obligé à tolérer 3 défauts sur les entrées des circuits ALICE 128C. Ce qui explique :
 6. Une piste du ruban TAB est interrompue ou sa connexion avec le circuit ALICE 128C ou avec le détecteur n'est pas assurée.
 7. Deux pistes du ruban TAB sont en court-circuit. La réponse à une stimulation interne ou externe se répartit sur deux voies.
 - Une piste du détecteur est défectueuse :
 8. Nous retrouvons les trois cas présentés en 4.3.3e).
- Nous venons de décrire les huit types de voies défectueuses. Nous devons à présent identifier et localiser ces différents problèmes à partir des quatre tests permettant de caractériser chaque voie : la mesure du piédestal, du bruit, du gain et la stimulation des voies par une source extérieure. Nous pouvons voir sur le Tableau 7 que le recoupement des différents tests permet d'identifier chacun des défauts.

		Piédestal	Bruit	Gain	Source extérieure
1	Voie morte	x	x	x	x
2	Préamplificateur bloqué		x	x	x
3	Générateur interne détruit			x	
4	Gain non nominal			x	x
5	Bruit élevé		x		
6	Interruption du ruban TAB en entrée		x		x
7	Pistes du ruban en court-circuit			x	x
8	Piste du détecteur défectueuse		x	x	x
La croix indique que le défaut peut être localisé par le test correspondant (piédestal, bruit ...)					

Tableau 7 : Les tests permettant de localiser les différents défauts des voies du module

Tous les défauts sont identifiés sans ambiguïté, mis à part le préamplificateur bloqué du circuit ALICE 128C et la piste défectueuse du détecteur dont les symptômes sont identiques sur les différents tests effectués. Pour remédier à ce problème nous relisons dans la base de données le numéro des pistes du détecteur qui sont défectueuses. Ces pistes ont été identifiées lors du test individuel du détecteur et la position de ces pistes est immuable. Cela nous permet donc de différencier complètement les cas précédemment cités.

Tous les tests que nous venons de décrire nous permettent ainsi de vérifier la fonctionnalité du module et de caractériser chaque composant ainsi que chaque voie.

Chapitre 5

Influence de la température sur le fonctionnement du module



« Le bassin aux nymphéas » de Claude Monet

Comme nous l'avons vu précédemment, le module est conçu pour dissiper le minimum de chaleur mais aussi pour évacuer efficacement la chaleur produite par les circuits. Sur le site de l'expérience STAR, un système de refroidissement à air a été installé pour refroidir le SSD. Il est toutefois primordial de savoir dans quelle mesure la température influence les paramètres du module et les données recueillies pour permettre de réajuster ces données par une modification des paramètres de polarisation des circuits ALICE 128C (Chapitre 6). C'est pourquoi une étude en laboratoire a été menée pour déterminer l'influence de la température sur le fonctionnement des modules sur un domaine de 5°C à 50°C par pas de 5°C. Le banc de test dédié aux modules a été utilisé en augmentant, par palier, la température de l'enceinte dans laquelle se trouve le module. Les tests effectués sont les mêmes que ceux effectués pour tester et caractériser les modules. Les paramètres étudiés sont identiques et ne seront pas redéfinis ici (voir paragraphe 4.7), seuls les résultats seront présentés. Les modules étudiés sont polarisés de manière nominale. L'étude a été menée sur 4 modules : les modules 105, 106, 374 et 456. Les 4 modules donnent des résultats similaires.

5.1 Température mesurée par les circuits COSTAR

La première mesure effectuée est la mesure par les circuits COSTAR de la température locale sur les deux hybrides du module en fonction de la température de l'enceinte. Cette relation est :

$$T_{\text{costar}} \text{ } ^\circ\text{C} = T_{\text{enceinte}} + 4 \text{ } ^\circ\text{C}$$

On note que les deux circuits COSTAR donnent des résultats identiques, systématiquement 4°C au-dessus de la température de l'enceinte. L'écart provient de la chaleur dissipée par les circuits intégrés qui augmente la température locale mais aussi de la stabilisation de la température dans l'enceinte. Nous avons choisi d'exprimer les mesures effectuées sur le module en fonction de la température de l'enceinte.

5.2 Courants du détecteur assemblé sur le module

Ce test consiste à mesurer le courant de l'anneau de garde I_g , de l'anneau de polarisation I_p grâce aux circuits COSTAR pour chacune des faces du détecteur ainsi que le courant total I_t du détecteur grâce au microampèremètre intégré à l'alimentation haute tension lorsque celui-ci est en mode de fonctionnement normal, c'est-à-dire lorsqu'il est déplété (40 V dans notre cas) (voir 4.3.3b) et ce pour des températures comprises entre 5°C et 50°C.

Le fonctionnement du détecteur et le bruit sont liés à la valeur du courant total I_t du détecteur. La Figure 89 montre l'augmentation d'allure exponentielle des courants avec la température, la pente passant de 0.08 $\mu\text{A}/^\circ\text{C}$ entre 5°C et 25°C à 2,12 $\mu\text{A}/^\circ\text{C}$ entre 45°C et 50°C.

D'après les critères d'acceptation des détecteurs, le courant de polarisation I_p doit être inférieur à 2 μA à 25°C. Ce courant correspond à une température de 35 °C (Figure 89).

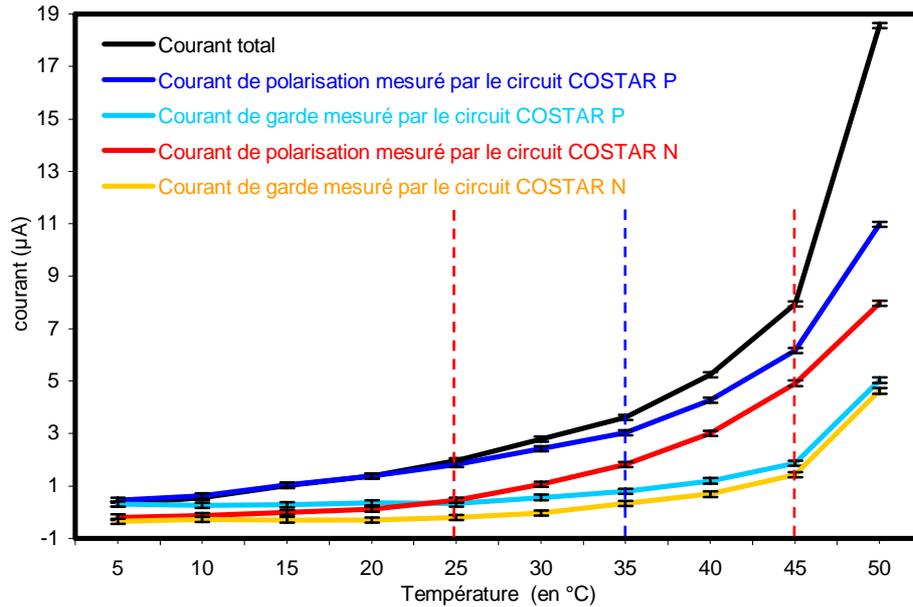


Figure 89 : Courants du détecteur déplété (à 40 V) en fonction de la température pour le module 106

La Figure 90 représente le courant total du détecteur I_t en fonction de la tension V appliquée aux bornes de celui-ci pour différentes températures. Nous pouvons voir sur cette figure que la tension de déplétion V_d et la tension maximale V_{max} sont identiques à toutes les températures. V_d et V_{max} sont déterminants pour le fonctionnement du module et l'association des détecteurs sur une même échelle. Il était donc important de vérifier que ces valeurs restent fixes dans le domaine de température étudié (5°C à 50°C).

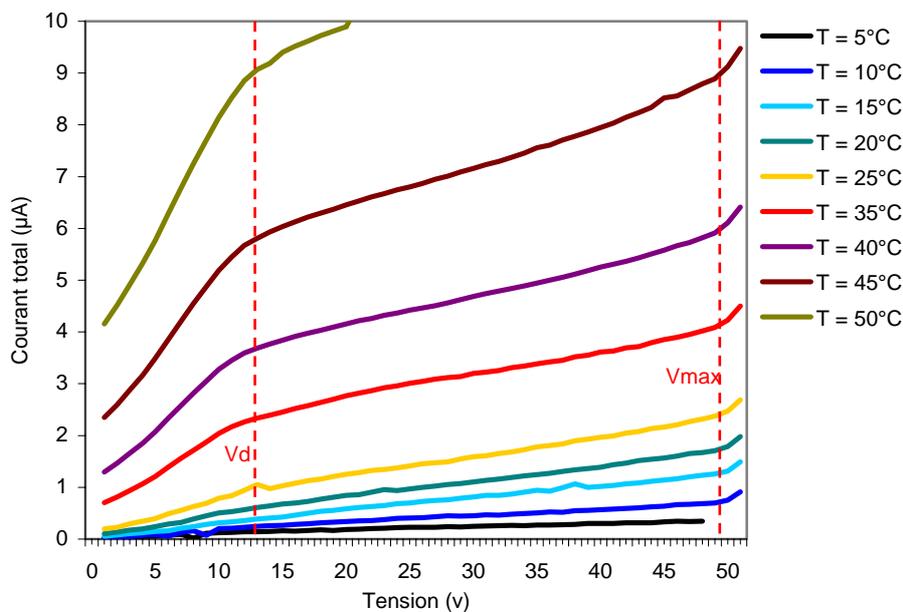


Figure 90 : Courant total du détecteur I_t en fonction de la tension V appliquée sur la gamme de température (5°C à 50°C) pour le module 106

5.3 Le canal transparent

Sur la Figure 91, nous voyons la sortie d'une voie analogique en mode canal transparent pour une même impulsion de test positive et négative (voir 4.4.2) à toutes les températures étudiées. Une augmentation du niveau du piédestal est observée. Le temps de mise en forme du signal reste identique à toutes les températures.

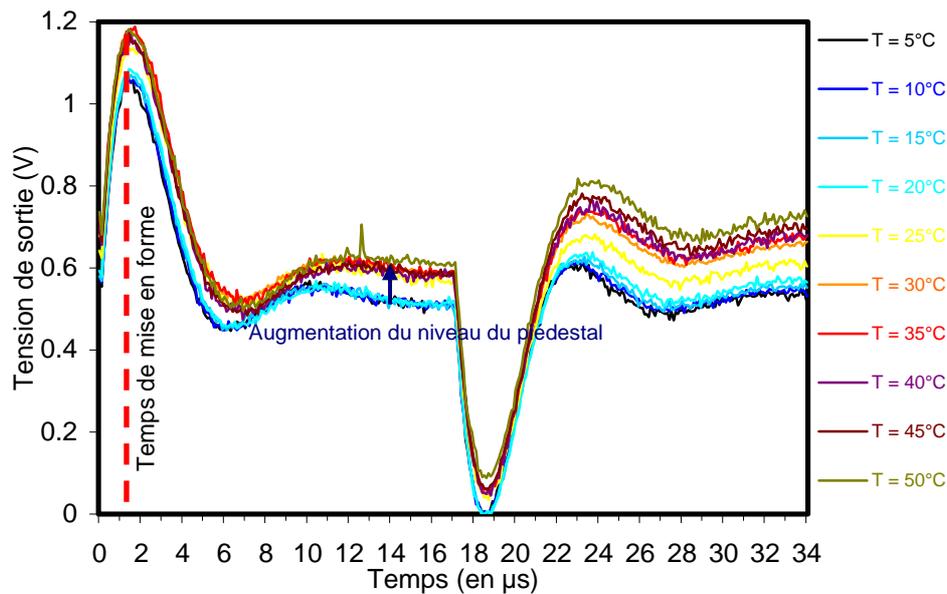


Figure 91 : Sortie d'une voie analogique du premier circuit de la face P du module 106 en mode canal transparent pour une même impulsion de test positive et négative à différentes températures

5.4 Le piédestal

Nous avons déjà défini le piédestal et sa mesure au paragraphe 4.7.2d). Nous avons mesuré le piédestal de la même manière mais en effectuant ces mesures à différentes températures.

La Figure 92 représente la moyenne du piédestal pour chaque face du module 106 en fonction de la température. Le piédestal augmente linéairement avec la température de 1,7 mV/°C. Un réajustement du niveau du piédestal est possible en agissant sur les paramètres de polarisation des blocs analogiques des circuits ALICE 128C.

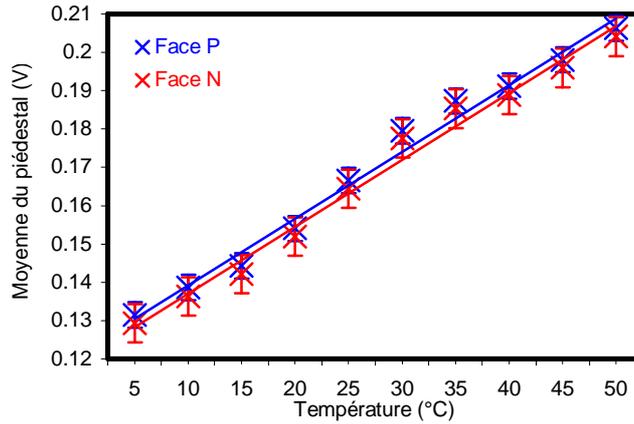


Figure 92 : Moyenne du piédestal en fonction de la température pour la face P et la face N du module 106

5.5 Le bruit

Le bruit (défini en 4.7.2d) provient de plusieurs sources. L'amplitude de ces bruits augmente en fonction de la température :

- Le bruit de grenaille du courant de fuite du détecteur.
- Le bruit thermique des résistances de punch through du détecteur.
- Le bruit dû à la capacité équivalente du détecteur 4.3.3c) et aux capacités de couplage 4.3.3e).
- Le bruit dû aux capacités de découplage se trouvant sur l'hybride.
- Le bruit dû au préamplificateur des circuits ALICE 128C

La Figure 93 représente le bruit moyen pour chaque face du module 374 en fonction de la température. Le bruit augmente avec la température, ce qui était attendu, de 0,37 mV tous les 10°C.

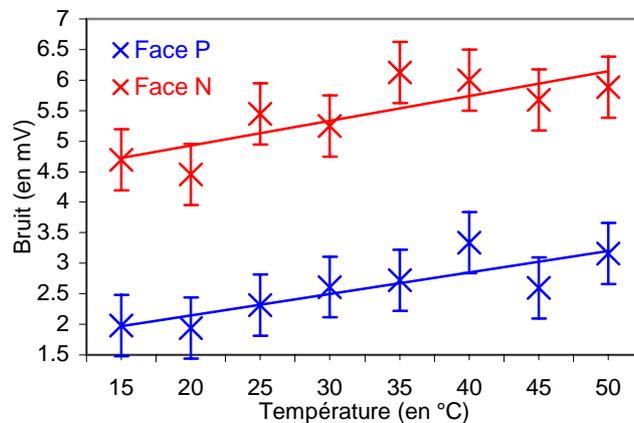


Figure 93 : Moyenne du bruit pour chacune des faces du module 374 en fonction de la température

Nous avons également comparé les voies non fonctionnelles à toutes les températures. Le non fonctionnement d'une voie n'est pas lié à la température. Quelque soit la température à laquelle nous travaillons, le nombre de voies non fonctionnelles est identique.

5.6 Le gain

La Figure 94 représente l'évolution du gain (voir 4.4.2 et 4.7.2d) en fonction de la température pour la face P et la face N du module 374 pour 3 niveaux d'impulsions de test de 50 μA , 100 μA et 150 μA injectées par le générateur interne de test.

On note une différence dans l'évolution du gain (de 15°C à 50°C) entre la face P et la face N. Cette différence est liée au sens de l'impulsion de test injectée (positive face P et négative face N). En effet le gain de la chaîne d'amplification n'est pas identique pour les impulsions de test positives et négatives (voir Figure 25).

Ainsi pour fonctionner à une température différente de 25°C, soit on corrige le gain en agissant sur les paramètres de réglage des circuits ALICE 128C soit on effectue un recalibrage de la chaîne d'amplification.

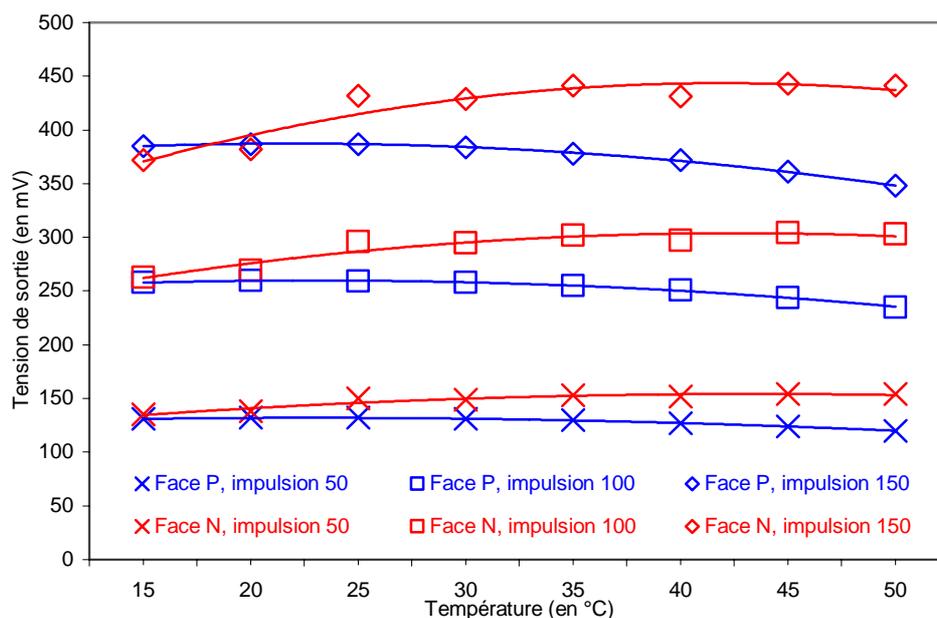


Figure 94 : Moyenne du gain en fonction de la température pour la face P et la face N du module 374

5.7 Test avec une source extérieure ponctuelle

Le test avec la source lumineuse extérieure ponctuelle (voir 4.7.2b) permet d'avoir un aperçu global de l'évolution de la chaîne de lecture en fonction de la température. La Figure

95 représente la moyenne de la tension analogique de sortie pour chaque face du module 106 en fonction de la température.

Pour une évolution de la température de 5°C à 60°C, nous notons une diminution de la tension analogique moyenne de sortie face P et face N.

Le bruit plus faible des semi-conducteurs à basse température implique des conditions de fonctionnement plus satisfaisantes.

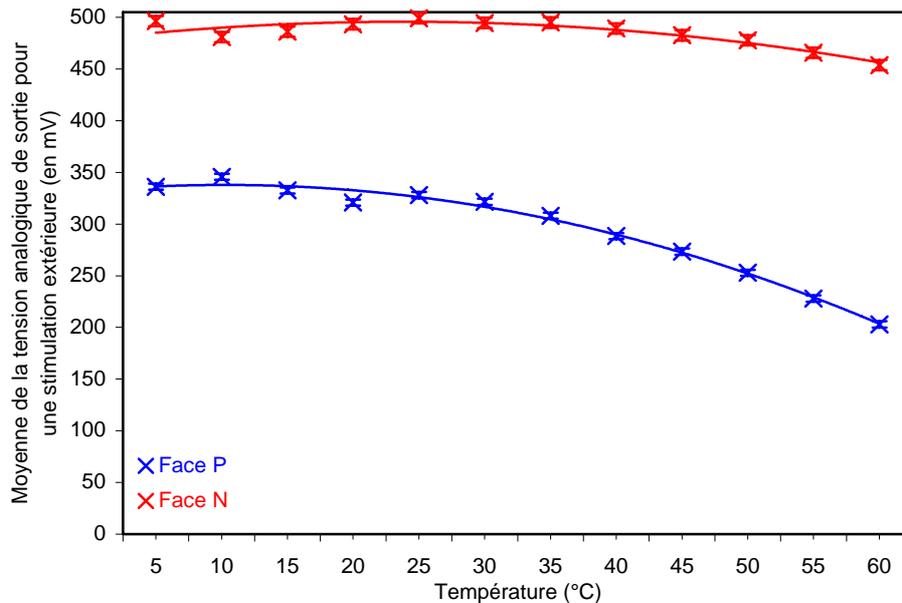


Figure 95 : Moyenne de la tension analogique de sortie pour chaque face du module 106 pour une stimulation par une source lumineuse ponctuelle extérieure en fonction de la température

5.8 Conclusion

Pour résumer l'ensemble des paramètres étudiés :

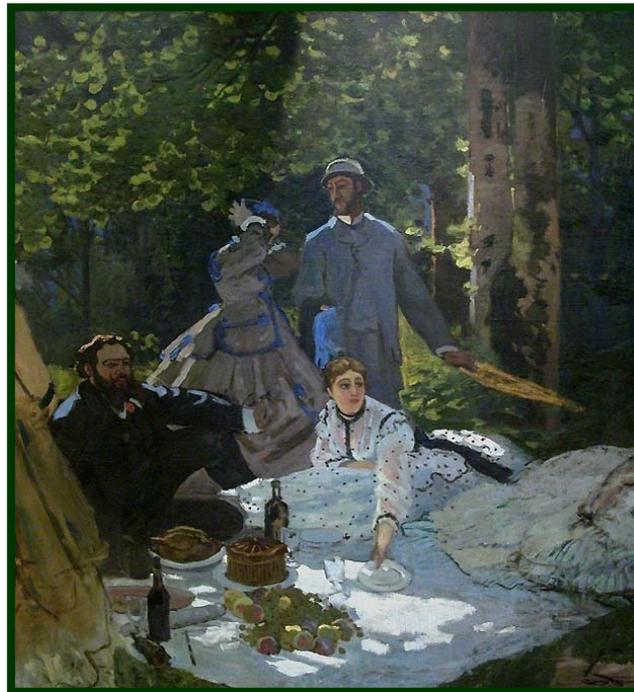
- La température des hybrides mesurée par les COSTAR varie linéairement avec la température de l'enceinte.
- Le courant total du détecteur augmente avec la température. Il est donc souhaitable de faire fonctionner le détecteur en-dessous de 35 °C.
- La tension de déplétion ainsi que la tension maximale de fonctionnement du détecteur sont indépendantes de la température.
- La forme du signal de sortie en mode « canal transparent » est similaire à toutes les températures avec un temps de mise en forme identique.
- Le piédestal augmente linéairement avec la température de 1,7 mV/°C.
- Le bruit du module augmente de 0,37mV/10°C.
- Le gain (stimulation avec le générateur interne) augmente face N et diminue face P de 15% environ.

- La tension analogique de sortie lors d'une stimulation par une source extérieure diminue sur les 2 faces du module avec une diminution plus conséquente sur la face P.

Afin d'optimiser le bruit et le gain de la chaîne d'amplification, en fonction de la température, nous devons ajuster les sept paramètres de polarisation des blocs analogiques des circuits ALICE 128C (voir l'étude menée au Chapitre 6) ou calibrer le gain de la chaîne d'amplification pour chaque température.

Chapitre 6

Influence des paramètres de polarisation sur le circuit ALICE 128C



« Le déjeuner sur l'herbe » de Claude Monet

Le réglage optimal des modules frontaux en fonction des conditions de l'expérience passe par la compréhension du réglage des circuits ALICE 128C qui le composent (voir 3.3.2). Ce réglage s'effectue à distance grâce aux convertisseurs numériques/analogiques des circuits agissant sur 7 paramètres. Ces 7 paramètres permettent d'ajuster de manière indépendante les différents courants et tensions de polarisation des blocs analogiques ainsi que le temps de mise en forme du signal et le gain du préamplificateur. Nous étudions dans la suite l'action individuelle de chacun de ces paramètres ainsi que leurs interactions mutuelles.

- I_{lvds} est le courant de polarisation du convertisseur LVDS2CMOS (Figure 24).
- $I_{outputbuff}$ est le courant de polarisation des amplificateurs de puissance de sortie.
- I_{inbuff} est le courant de polarisation des amplificateurs de puissance intermédiaires.
- V_{shaper} permet de modifier le temps de mise en forme du signal.
- I_{shaper} est le courant de polarisation du shaper.
- V_{preamp} agit sur la résistance de contre réaction qui modifie la constante d'intégration du préamplificateur ainsi que le gain du signal.
- I_{preamp} est le courant de polarisation du préamplificateur.

Un jeu de valeurs nominales des paramètres du circuit (Tableau 8) a été défini lors de la caractérisation pour optimiser son fonctionnement.

Paramètres	Valeurs nominales (en μA)	Valeurs minimales (en μA)	Valeurs maximales (en μA)
I_{lvds}	20	0	127,5
$I_{outputbuff}$	100	0	255
I_{inbuff}	50	0	127,5
V_{shaper}	91	0	255
I_{shaper}	60	0	127,5
V_{preamp}	160	0	255
I_{preamp}	100	0	255

Tableau 8 : Valeurs des paramètres de polarisation

6.1 Tests réalisés pour cette étude

Cette étude a été menée sur le module 105. Nous nous sommes focalisés sur un sous-ensemble représentatif des tests servant à qualifier les modules en production.

Le module fixé sur le banc de test servant à caractériser les modules (voir paragraphe 4.7.1) est placé dans une enceinte thermostatée à une température de 25 °C. Le détecteur est polarisé de manière nominale à 40 V. L'électronique de lecture constituée de 2×6 circuits ALICE 128C est alimentée en $\pm 2V$. Les blocs analogiques sont polarisés grâce aux 7 paramètres affectés des valeurs nominales précédemment citées.

Les mesures des observables suivantes sont alors effectuées:

- Mesure du courant consommé par les hybrides révélant la puissance dissipée et donc la température locale sur le circuit hybride (voir paragraphe 3.3.2).
- Mesure du piédestal et du bruit de chaque canal (comme défini au paragraphe 4.7.2d) pour vérifier le fonctionnement des circuits ALICE 128C.
- Test en mode « canal transparent » pour un canal pris aléatoirement sur chacun des 12 circuits ALICE 128C (comme défini au paragraphe 4.4.2). Ce test nous permet de contrôler la forme, le temps de mise en forme et l'amplitude S du signal analogique de sortie (Figure 96) qui est définie de la manière suivante :

$$S = \max|X_i| - \sum_{i=110}^{160} (X_i) \text{ pour } i \leq 170$$

où S est l'amplitude du signal de sortie pour un canal donné, pour un signal de test de 100 μA injecté par le générateur interne à l'entrée du canal, pour un jeu donné de 7 paramètres et X_i représente la ième mesure de l'acquisition du signal en mode canal transparent. Pour ce test, nous nous intéressons à la partie positive du signal « canal transparent » pour la face P et à la valeur absolue de la partie négative pour la face N. Dans ce dernier cas le signal négatif est injecté avant le signal positif. Le signal étudié dans les 2 cas correspondant au temps relatif 0 à 17 μs (voir 4.7.2 d).

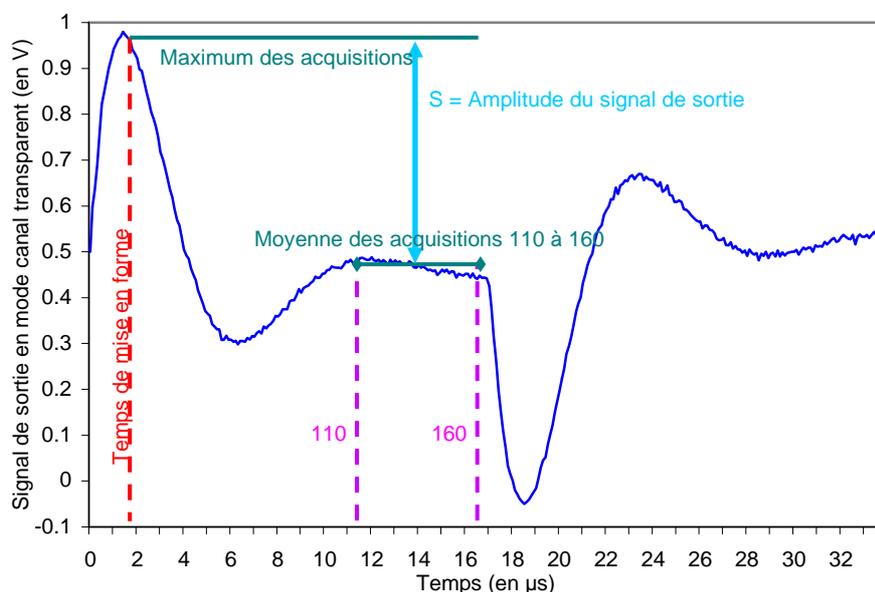


Figure 96 : Sortie d'une voie analogique du circuit 4P du module 105 en mode canal transparent pour une impulsion de test positive et négative : Visualisation de l'amplitude du signal et du temps de mise en forme

- Tous ces tests sont effectués pour les 7 paramètres. La valeur de ces paramètres est enregistrée dans les registres de polarisation des circuits ALICE 128C via le protocole de communication JTAG. Six paramètres sont maintenus constants à la valeur nominale, le septième est augmenté par pas de $2 \mu\text{A}$ de $0 \mu\text{A}$ à la valeur maximale du paramètre donné. La variation des observables en fonction de la variation de chacun des 7 paramètres est présentée dans la suite.
- Dans un but de clarté, nous avons choisi de ne pas représenter les barres d'erreurs sur les figures vu le nombre élevé de points expérimentaux.
- On définit le domaine de fonctionnement du module comme suit :
 - o Courant d'alimentation des hybrides non nul.
 - o Un niveau de piédestal non nul.
 - o Temps de mise en forme non nul et inférieur à $3 \mu\text{s}$.
 - o Amplitude du signal de sortie non nul.
 - o Bruit faible

6.2 Influence du paramètre I_{lvds} sur les observables étudiées

Le paramètre I_{lvds} contrôle le fonctionnement du convertisseur LVDS2CMOS (Figure 24). Ce convertisseur convertit trois signaux numériques différentiels (« CLOCK », « HOLD » et « TEST ») à l'entrée du circuit intégré, du niveau LVDS⁵⁴ ($+1,2 \text{ V} \pm 100 \text{ mV}$) en niveau unipolaire CMOS ($\pm 2\text{V}$). Le concepteur du circuit a choisi de pouvoir ajuster le point de fonctionnement de ces convertisseurs autour de la valeur nominale déterminée par simulation, la sortie de cette fonction n'étant pas accessible à la mesure directe. On attend toutefois aucune incidence de son réglage sur le reste du circuit.

Nous avons fait varier le paramètre I_{lvds} de $0 \mu\text{A}$ à $124 \mu\text{A}$, la valeur nominale étant de $20 \mu\text{A}$. Le fonctionnement du module est assuré pour $2 \mu\text{A} \leq I_{lvds} \leq 58 \mu\text{A}$. Dans ce domaine, toutes les observables sont constantes. Seul le courant des alimentations basse tension $\pm 2\text{V}$ des hybrides augmente faiblement et linéairement de 8 mA pour une augmentation du paramètre I_{lvds} de $0 \mu\text{A}$ à $124 \mu\text{A}$. Cette augmentation de courant n'a aucune conséquence sur le fonctionnement du module.

⁵⁴ Low Voltage Differential Signal

6.3 Influence du paramètre $I_{\text{outputbuff}}$ sur les observables étudiées

Le paramètre $I_{\text{outputbuff}}$ contrôle le fonctionnement de l'amplificateur de puissance de la sortie analogique du circuit et son adaptation avec une ligne de résistance nominale 100Ω et de capacité maximum 20 pF (Figure 24).

Nous avons fait varier le paramètre $I_{\text{outputbuff}}$ de $0 \mu\text{A}$ à $252 \mu\text{A}$, la valeur nominale étant de $100 \mu\text{A}$. Le fonctionnement du module est assuré pour $I_{\text{outputbuff}} \geq 2 \mu\text{A}$. Dans ce domaine toutes les observables semblent constantes. Ce qui s'explique par le fait que la sortie n'est pas chargée par une vraie ligne de transmission sur le banc de test.

6.4 Influence du paramètre I_{inbuff} sur les observables étudiées

Le paramètre I_{inbuff} permet de polariser les 128 amplificateurs de puissance analogiques intermédiaires (Figure 24). Les amplificateurs de puissance intermédiaires permettent l'adaptation en courant entre les cellules de mémorisation et le multiplexeur analogique.

Nous avons fait varier le paramètre I_{inbuff} de $0 \mu\text{A}$ à $124 \mu\text{A}$, la valeur nominale étant de $50 \mu\text{A}$. On observe que le domaine de fonctionnement du module pour le paramètre I_{inbuff} correspond à $I_{\text{inbuff}} \geq 2 \mu\text{A}$ pour la face P et $2 \mu\text{A} \leq I_{\text{inbuff}} \leq 78 \mu\text{A}$ pour la face N. Dans ces domaines toutes les observables sont constantes. Ce paramètre n'a donc aucune influence visible sur le fonctionnement du module. La différence de domaine de fonctionnement entre les 2 faces est probablement liée au signe opposé des charges injectées à l'entrée du circuit ALICE 128C dû à la différence de nature entre les 2 faces du détecteur.

6.5 Influence du paramètre V_{shaper} sur les observables étudiées

Le paramètre V_{shaper} permet de modifier le temps de mise en forme du signal dans le "shaper" (Figure 98).

Nous avons fait varier le paramètre V_{shaper} de $0 \mu\text{A}$ à $252 \mu\text{A}$, la valeur nominale étant de $91 \mu\text{A}$. On observe que le domaine de fonctionnement du module pour le paramètre V_{shaper} correspond à $0 \mu\text{A} \leq V_{\text{shaper}} \leq 214 \mu\text{A}$ pour la face P et la face N. La variation du paramètre V_{shaper} entraîne les résultats suivants sur les observables :

- Le courant d'alimentation des hybrides est constant.
- Le niveau du piédestal est constant.
- Le bruit augmente parallèlement sur les 2 faces du module (Figure 97). Il double entre $V_{\text{shaper}} = 91 \mu\text{A}$ (valeur nominale) et $V_{\text{shaper}} = 190 \mu\text{A}$.

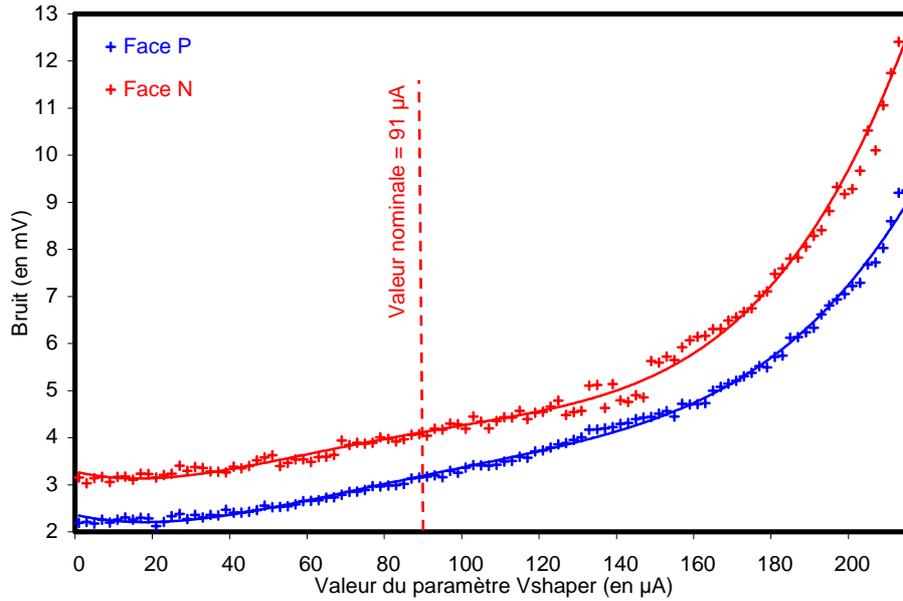


Figure 97 : Bruit du module 105 en fonction du paramètre V_{shaper}

- La Figure 98 montre le signal analogique de sortie d'un canal du premier circuit du module 105 en mode canal transparent pour plusieurs valeurs du paramètre V_{shaper} . Nous remarquons que l'amplitude, le temps de mise en forme et le bruit du signal augmente avec le paramètre V_{shaper} .

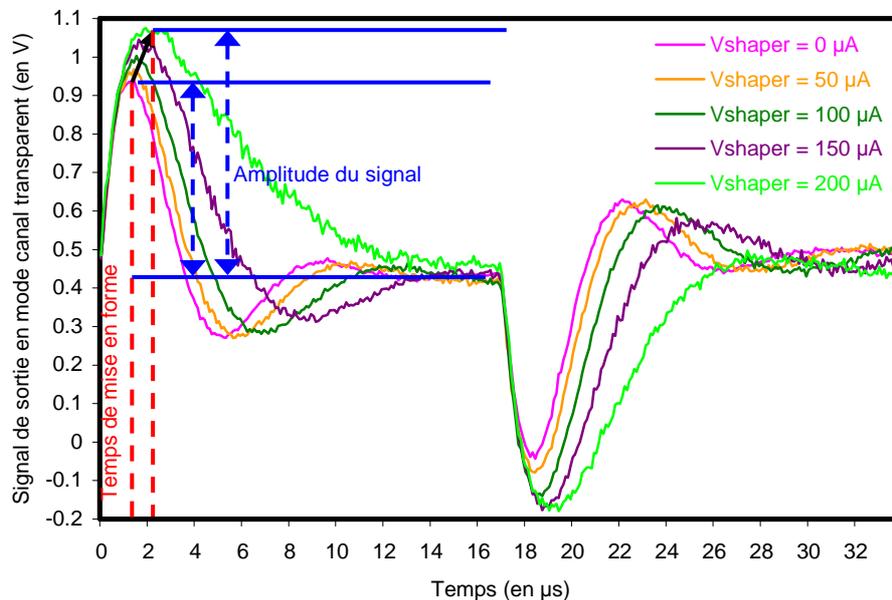


Figure 98 : Signal analogique de sortie en mode canal transparent pour le circuit 1P du module 105 pour différentes valeurs de V_{shaper}

- L'amplitude du signal analogique de sortie (Figure 99) augmente jusqu'à $V_{shaper} = 190 \mu A$.

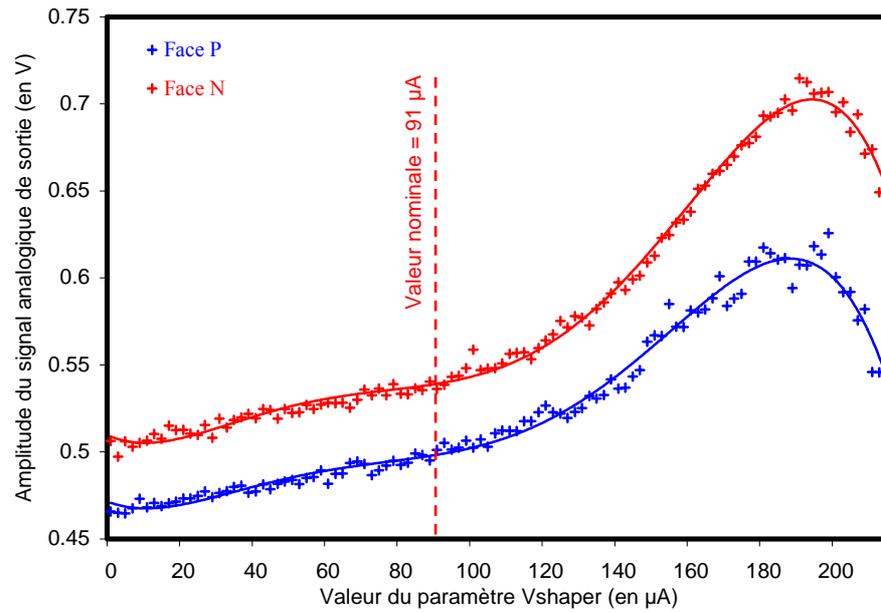


Figure 99 : Amplitude du signal analogique de sortie du module 105 en fonction du paramètre V_{shaper}

- Le temps de mise en forme du signal analogique de sortie augmente en fonction de V_{shaper} (Figure 100).

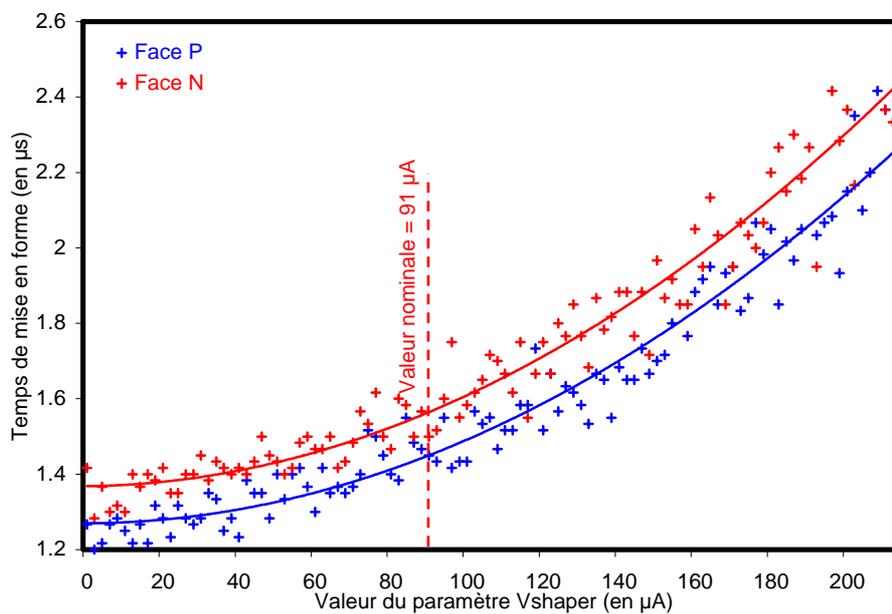


Figure 100 : Temps de mise en forme du signal analogique de sortie du module 105 en fonction du paramètre V_{shaper}

- Nous avons représenté sur la Figure 101 l'évolution du rapport signal/bruit en fonction du paramètre V_{shaper} . Nous voyons que ce rapport décroît d'un facteur 4 dans la plage de réglage.

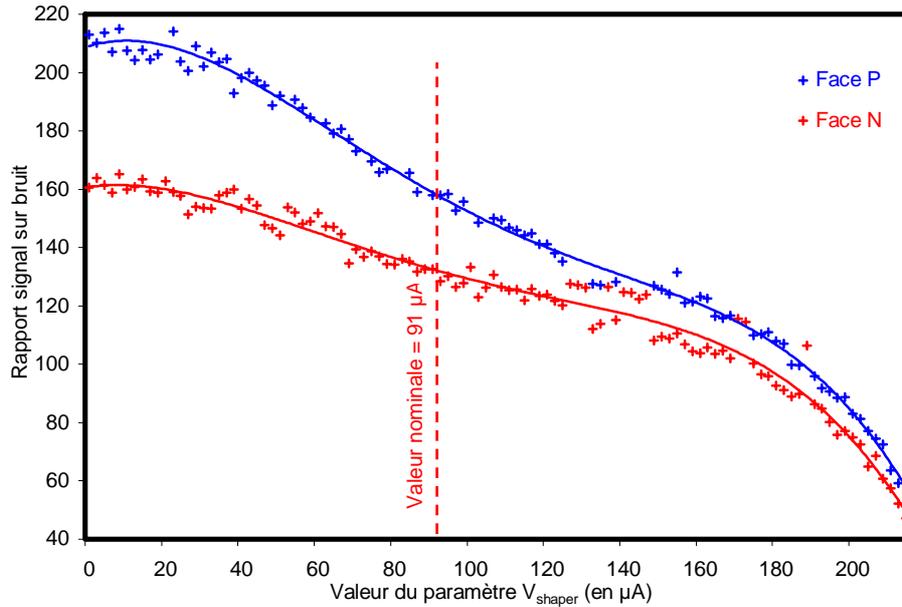


Figure 101 : Rapport signal/bruit pour le module 105 en fonction du paramètre V_{shaper}

En conclusion, le paramètre V_{shaper} est essentiellement destiné à ajuster le temps de mise en forme du signal analogique de $1,3 \mu s$ à $2,2 \mu s$. Son réglage entraîne toutefois une modification des autres observables étudiées sauf le piédestal et le courant d'alimentation des hybrides. L'augmentation de ce paramètre pour allonger le temps de mise en forme entraîne une augmentation parallèle du gain (Figure 99) et surtout du bruit (Figure 101). Ceci se solde par une diminution sensible du rapport signal sur bruit. La valeur nominale, $91 \mu A$, du paramètre V_{shaper} détermine un temps de mise en forme de $1,6 \mu s$. La valeur de ce temps de mise en forme est fixée par les caractéristiques temporelles de l'expérience STAR.

6.6 Influence du paramètre I_{shaper} sur les observables étudiées

Le paramètre I_{shaper} permet de polariser le shaper qui assure la mise en forme du signal.

Nous avons fait varier le paramètre I_{shaper} entre $0 \mu A$ et $124 \mu A$, la valeur nominale étant de $60 \mu A$. Le domaine de fonctionnement du module pour le paramètre I_{shaper} correspond à $20 \mu A \leq I_{shaper} \leq 124 \mu A$ face P et $20 \mu A \leq I_{shaper} \leq 82 \mu A$ face N. La variation du paramètre I_{shaper} entraîne les effets suivants sur les observables :

- Le courant d'alimentation des hybrides augmente linéairement avec I_{shaper} de 45 mA pour le $-2V$ et de 25 mA pour le $+2V$ sur la gamme étudiée.
- Le niveau du piédestal (Figure 102) augmente avec I_{shaper} .

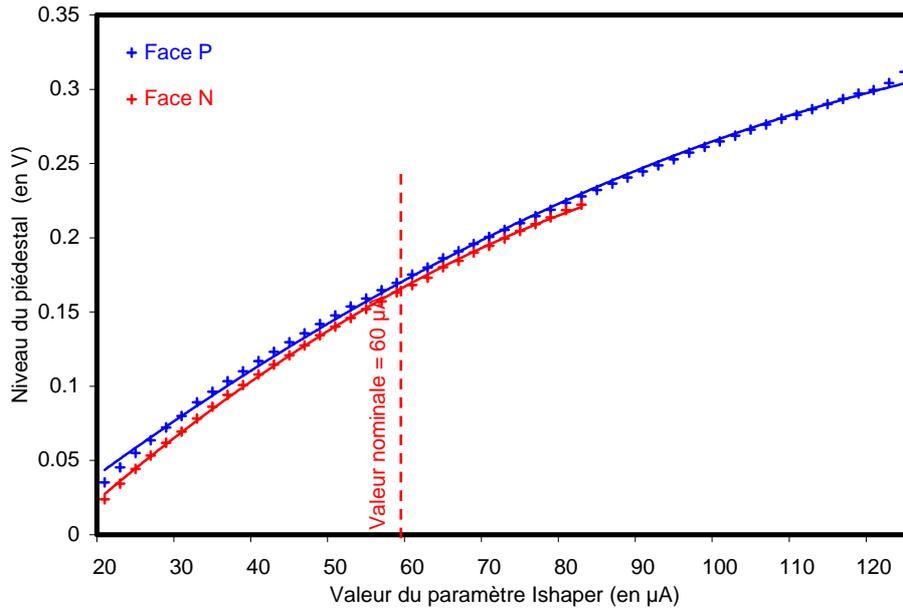


Figure 102 : Niveau du piédestal du module 105 en fonction de I_{shaper}

- Le bruit est constant.
- La Figure 103 montre le signal analogique de sortie d'un canal du premier circuit du module 105 en mode canal transparent pour plusieurs valeurs du paramètre I_{shaper} . On observe une augmentation du niveau du piédestal, de l'amplitude du signal analogique de sortie et une diminution du temps de mise en forme du signal analogique de sortie.

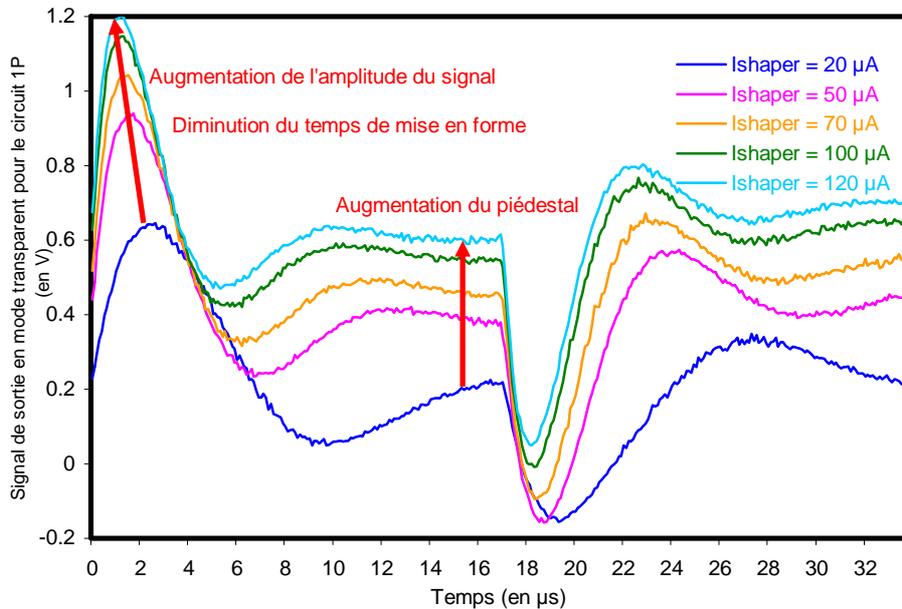


Figure 103 : Signal analogique de sortie en mode « canal transparent » pour le circuit 1P du module 105 pour différentes valeurs de I_{shaper}

- L'amplitude du signal (Figure 104) augmente avec I_{shaper} .

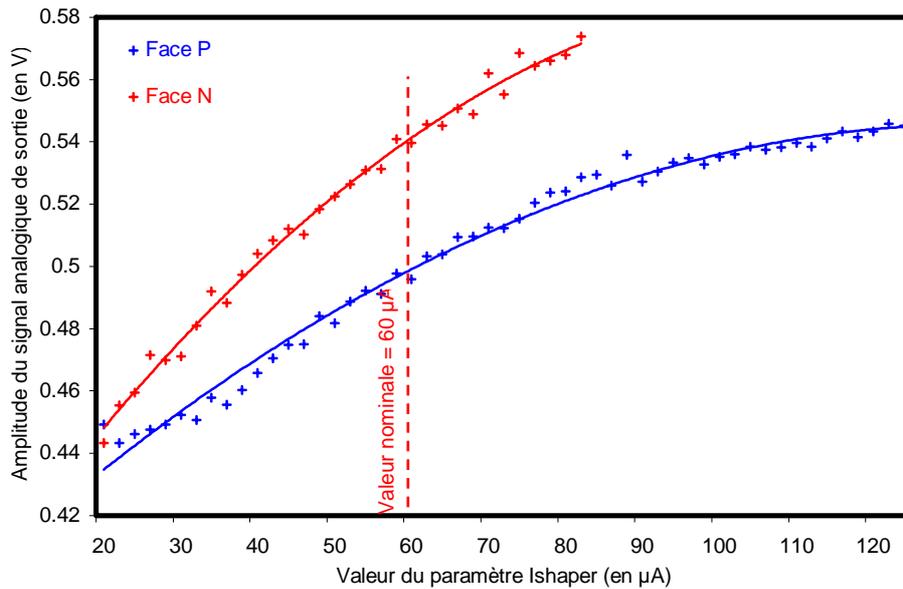


Figure 104 : Amplitude du signal analogique de sortie du module 105 en fonction de I_{shaper}

- Le temps de mise en forme du signal analogique de sortie décroît lorsque le paramètre I_{shaper} augmente (Figure 105).

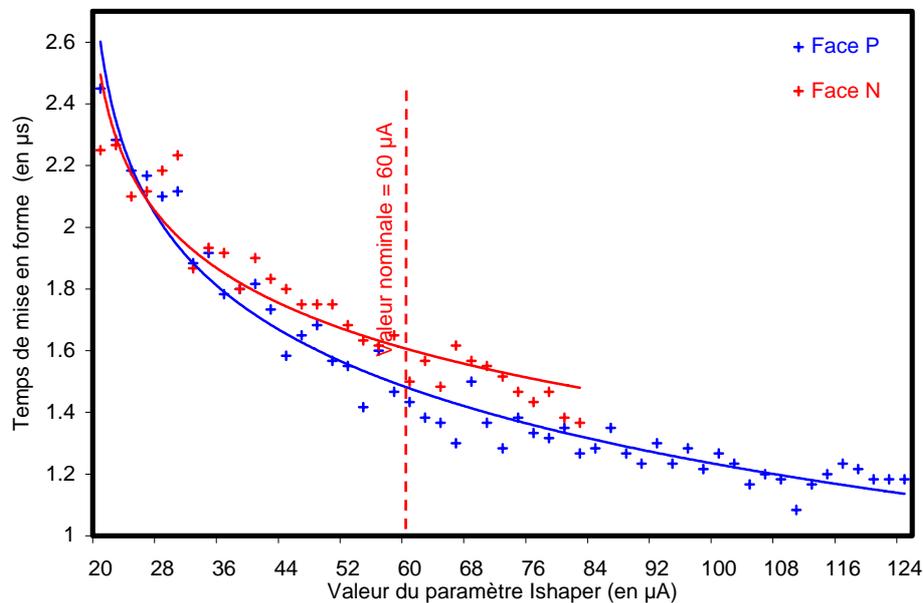


Figure 105 : Temps de mise en forme du signal analogique de sortie du module 105 en fonction du paramètre I_{shaper}

En conclusion, le module est fonctionnel pour $20 \mu A \leq I_{shaper} \leq 124 \mu A$ pour la face P et pour $20 \mu A \leq I_{shaper} \leq 82 \mu A$ pour la face N. le paramètre I_{shaper} agit sur de nombreuses observables. Les courants d'alimentation des hybrides augmentent avec le paramètre I_{shaper} . Le

bruit est constant. Le niveau du piédestal et l'amplitude du signal de sortie augmentent alors que le temps de mise en forme du signal de sortie diminue. Le paramètre I_{shaper} permet donc d'ajuster la forme du signal analogique de sortie en conservant un bruit constant. Un réglage du temps de mise en forme impose ainsi un réglage simultané judicieux de V_{shaper} et de I_{shaper} .

6.7 Influence du paramètre V_{preamp} sur les observables étudiées

Le paramètre V_{preamp} permet de régler la résistance équivalente de la contre réaction du préamplificateur, ce qui permet de modifier le gain de la chaîne d'amplification et la constante d'intégration.

Nous avons fait varier le paramètre V_{preamp} entre $0 \mu A$ et $252 \mu A$, la valeur nominale étant de $160 \mu A$. On observe que le domaine de fonctionnement du module pour le paramètre V_{preamp} correspond à $140 \mu A \leq V_{preamp} \leq 252 \mu A$ pour les 2 faces du module. La variation du paramètre V_{preamp} entraîne les résultats suivants sur les observables :

- Le courant d'alimentation des hybrides est constant.
- Le niveau du piédestal est constant.
- Le bruit (Figure 106), important à $V_{preamp} = 140 \mu A$, diminue rapidement sur les 2 faces avec l'augmentation de V_{preamp} .

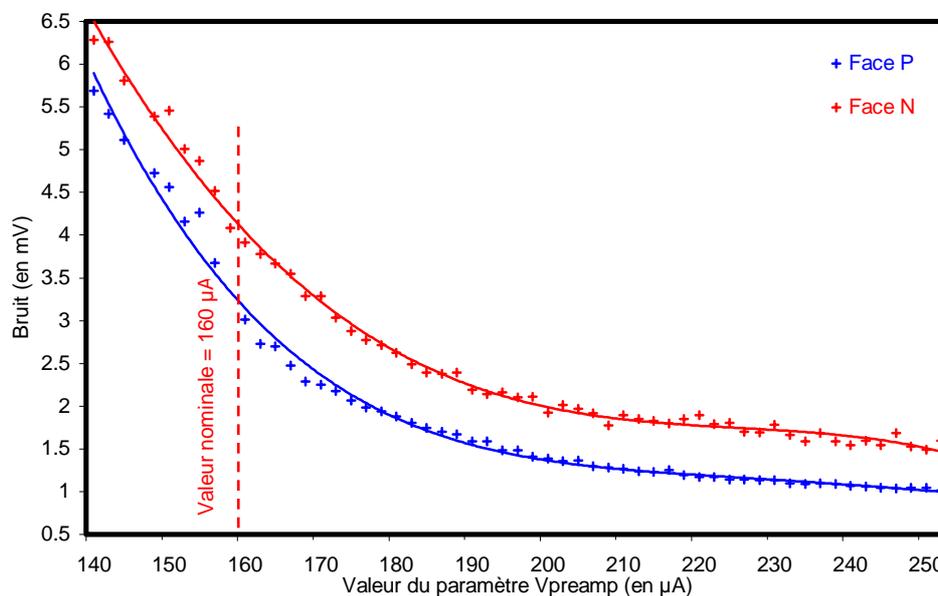


Figure 106 : Bruit du module 105 en fonction du paramètre V_{preamp}

- La Figure 107 montre le signal analogique de sortie d'un canal du premier circuit du module 105 en mode canal transparent pour plusieurs valeurs du paramètre V_{preamp} . On observe que le bruit ainsi que l'amplitude et le temps de mise en forme du signal analogique de sortie diminue pour $V_{preamp} \geq 150 \mu A$.

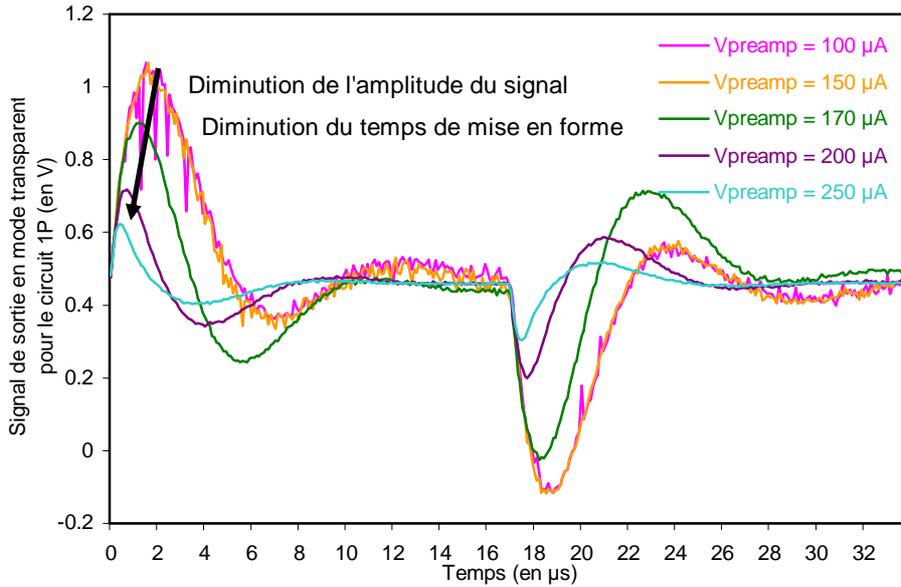


Figure 107 : Signal analogique de sortie en mode canal transparent pour le circuit 1P du module 105 pour différentes valeurs de V_{preamp}

- L'amplitude (Figure 108) du signal analogique de sortie est élevée puis diminuée au-dessus de $V_{preamp} = 152 \mu A$ pour la face P et $V_{preamp} = 162 \mu A$ pour la face N.

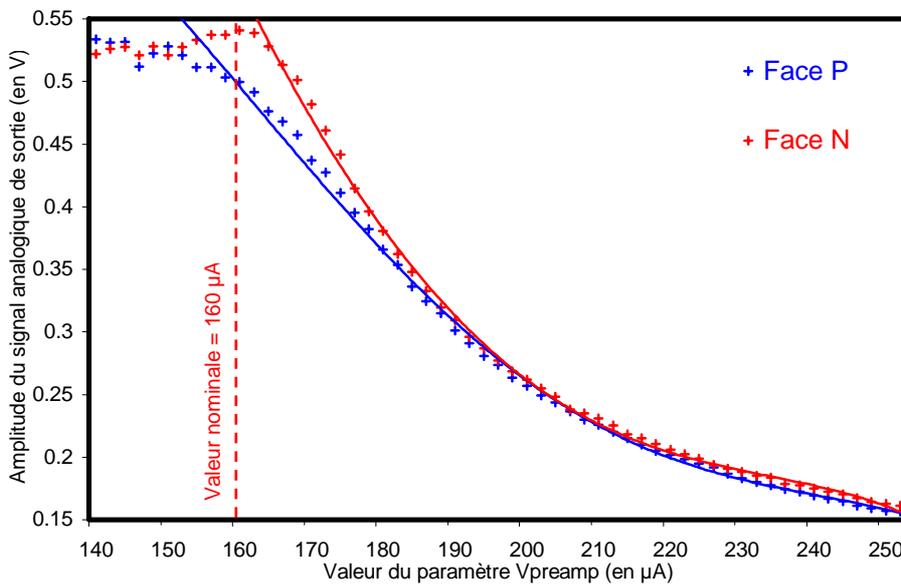


Figure 108 : Amplitude du signal analogique de sortie du module 105 en fonction du paramètre V_{preamp}

- Le temps de mise en forme du signal analogique de sortie (Figure 109) diminue avec l'augmentation de V_{preamp} .

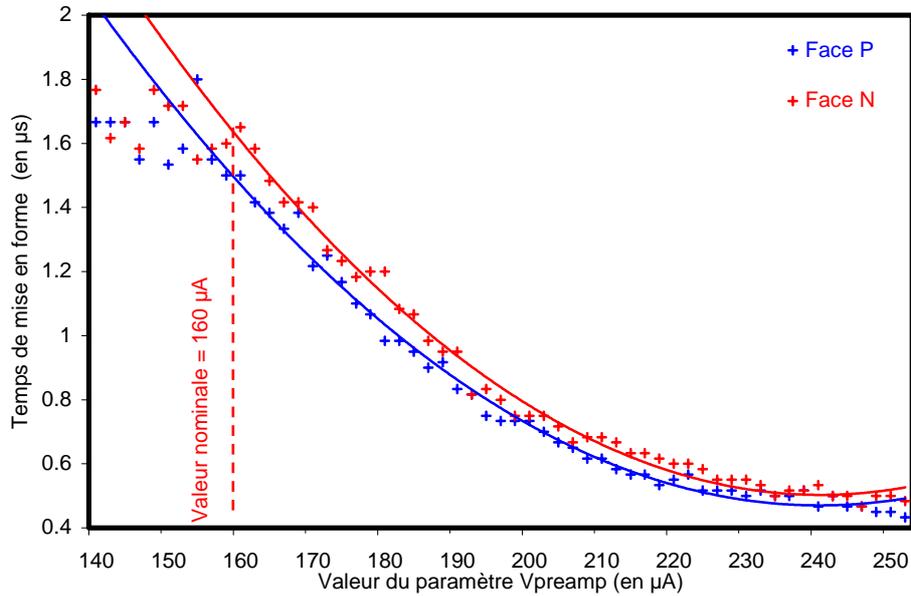


Figure 109 : Temps de mise en forme du signal analogique de sortie du module 105 en fonction du paramètre V_{preamp}

- Nous avons représenté, sur la Figure 110, l'évolution du rapport signal/bruit en fonction du paramètre V_{preamp} . On observe tout d'abord une phase de croissance de ce rapport puis une phase de décroissance. On obtient une valeur maximale du rapport signal sur bruit pour $V_{preamp} = 168 \mu A$ (temps de mise en forme $1,38 \mu s$) face P et $174 \mu A$ face N (temps de mise en forme $1,23 \mu s$).

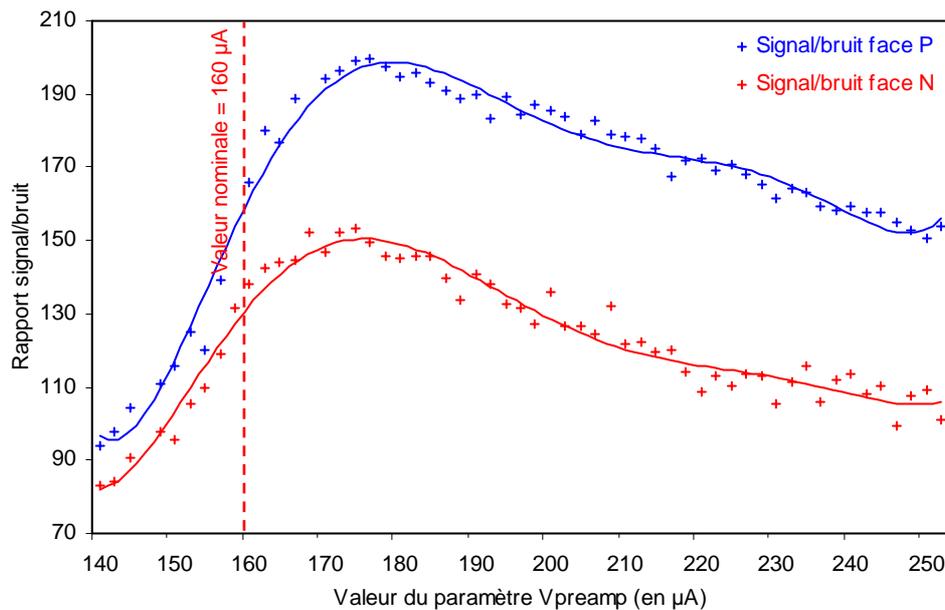


Figure 110 : Rapport signal/bruit pour le module 105 en fonction du paramètre V_{preamp}

En conclusion, le module est fonctionnel pour $140 \leq V_{\text{preamp}} \leq 252 \mu\text{A}$ face P et face N. Le courant d'alimentation des hybrides et le niveau du piédestal est constant. Le bruit, l'amplitude et le temps de mise en forme du signal analogique de sorties décroissent rapidement avec l'augmentation de V_{preamp} . Ce paramètre est essentiel pour ajuster le gain de la chaîne d'amplification analogique du signal de sortie mais également pour « débloquer » les canaux des circuits ALICE 128C (voir paragraphe 4.4.2). Nous avons eu à l'augmenter sur plusieurs circuits pour évacuer les charges stockées dans la capacité d'intégration du préamplificateur.

6.8 Influence du paramètre I_{preamp} sur les observables étudiées

Le paramètre I_{preamp} permet de polariser le préamplificateur qui amplifie et intègre le signal provenant du détecteur.

Nous avons fait varier le paramètre I_{preamp} entre $0 \mu\text{A}$ et $252 \mu\text{A}$, la valeur nominale étant de $100 \mu\text{A}$. On observe que le domaine de fonctionnement du module correspond à $30 \mu\text{A} \leq I_{\text{preamp}} \leq 152 \mu\text{A}$. La variation du paramètre I_{preamp} entraîne les effets suivants sur les observables :

- Le courant d'alimentation des hybrides augmente linéairement de 10 mA sur l'alimentation +2V et de 100 mA sur l'alimentation -2V.
- Le piédestal diminue linéairement.
- Le bruit est décroissant (Figure 111).

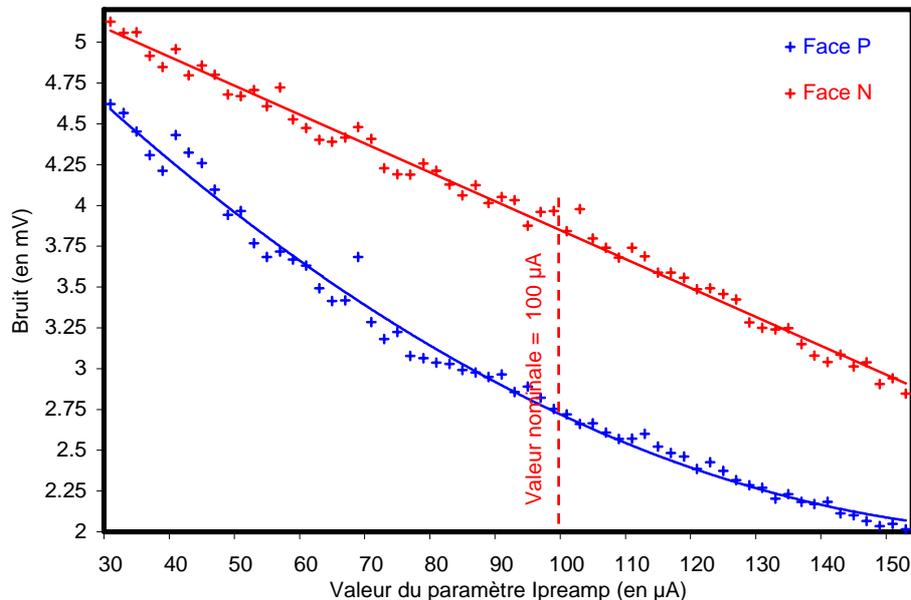


Figure 111 : Bruit du module 105 en fonction du paramètre I_{preamp}

- La Figure 112 montre le signal analogique de sortie d'un canal du premier circuit du module 105 en mode canal transparent pour plusieurs valeurs du paramètre

I_{preamp} . On observe que le niveau du piédestal, l'amplitude du signal et le temps de mise en forme diminuent avec l'augmentation de I_{preamp} .

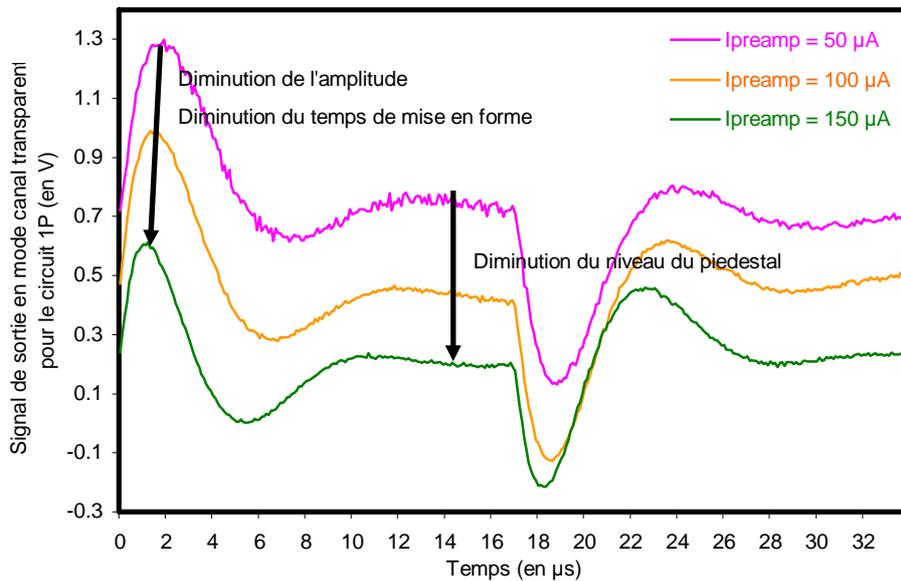


Figure 112 : Signal analogique de sortie en mode canal transparent pour le circuit 1P du module 105 pour différentes valeurs de I_{preamp}

- L'amplitude du signal analogique de sortie (Figure 113) augmente jusqu'à $I_{preamp} = 54 \mu A$ face P et $I_{preamp} = 96$ face N puis diminue.

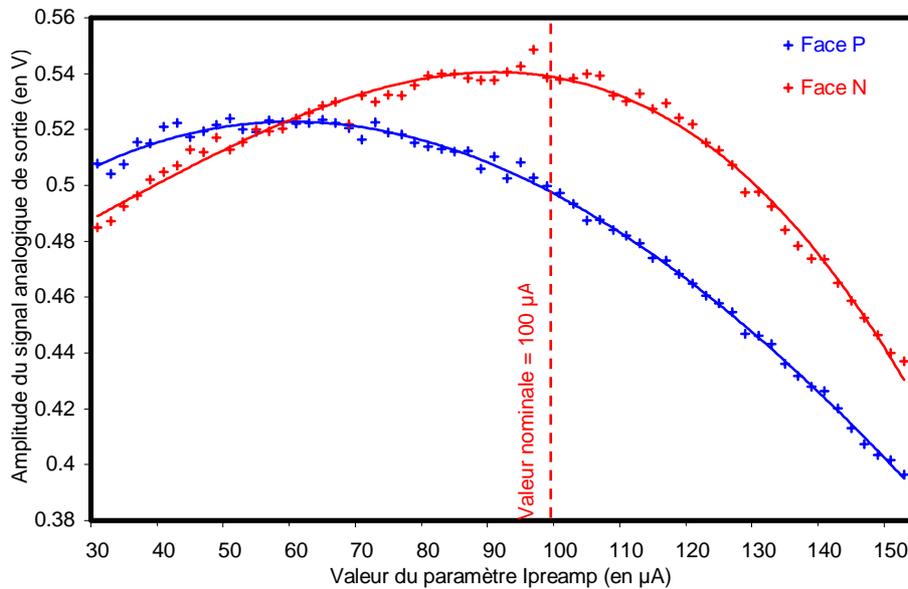


Figure 113 : Amplitude du signal analogique de sortie du module 105 en fonction du paramètre I_{preamp}

- Le temps de mise en forme du signal analogique de sortie décroît linéairement avec l'augmentation de I_{preamp} (Figure 114).

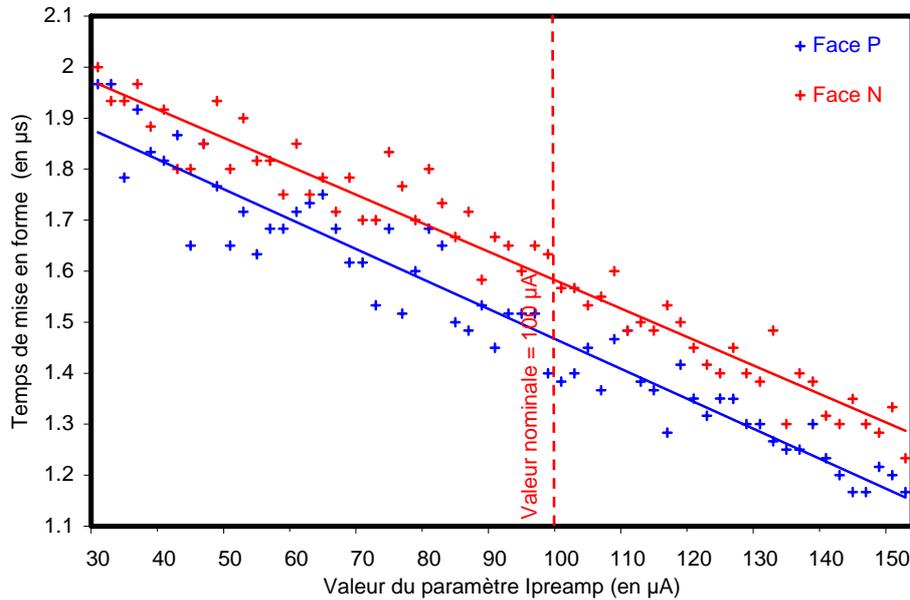


Figure 114 : Temps de mise en forme du signal analogique de sortie en mode canal transparent pour le module 105 en fonction du paramètre I_{preamp}

- Le rapport signal/bruit augmente avec l'augmentation de I_{preamp} (Figure 115).

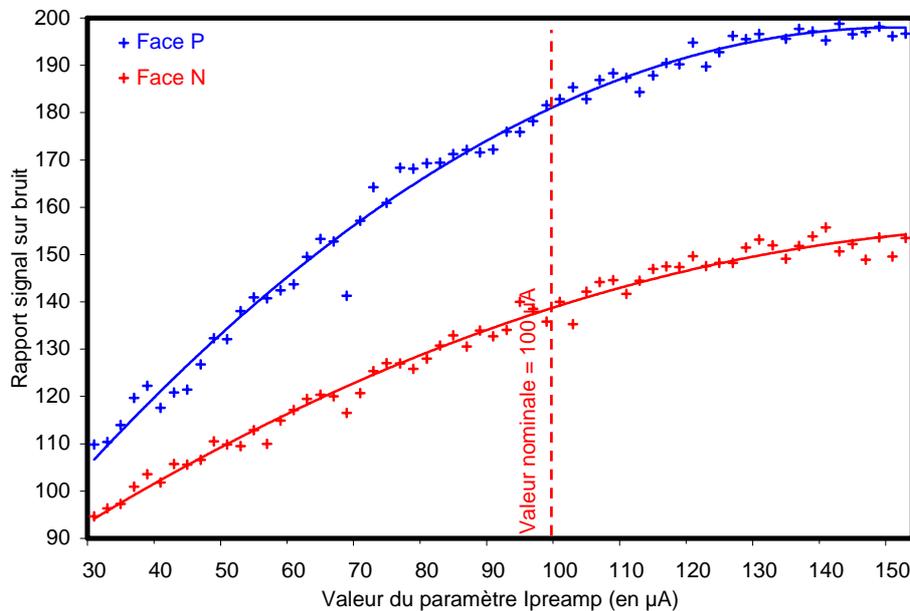


Figure 115 : Rapport signal/bruit en fonction du paramètre I_{preamp} pour le module 105

En conclusion, le paramètre I_{preamp} influence l'ensemble des observables étudiées. On observe une augmentation du courant de polarisation des hybrides, une diminution de la

valeur du piédestal, une diminution du bruit, de l'amplitude du signal et du temps de mise en forme lorsque I_{preamp} augmente mais également une augmentation du rapport signal sur bruit.

6.9 Conclusion

L'étude de la variation des 7 paramètres de polarisation des circuits ALICE 128C du module 105 nous a permis de définir des zones de fonctionnement du module pour chacun des paramètres. Nous avons pu observer des différences entre les face P et N qui s'expliquent par la nature différente des faces P et N et par la non symétrie des voies d'amplification du circuit ALICE 128C vis-à-vis des charges positives provenant de la face P du détecteur et des charges négatives provenant de la face N du détecteur. Les 3 premiers paramètres étudiés (I_{lvds} , $I_{\text{outputbuff}}$ et I_{inbuff}) n'influencent pas fondamentalement le fonctionnement du module alors que les paramètres suivants (V_{shaper} , I_{shaper} , V_{preamp} , I_{preamp}) influencent l'ensemble des observables. Leur réglage doit s'effectuer de manière itérative. Le Tableau 9 présente un résumé des caractéristiques observées dans la zone de fonctionnement du module :

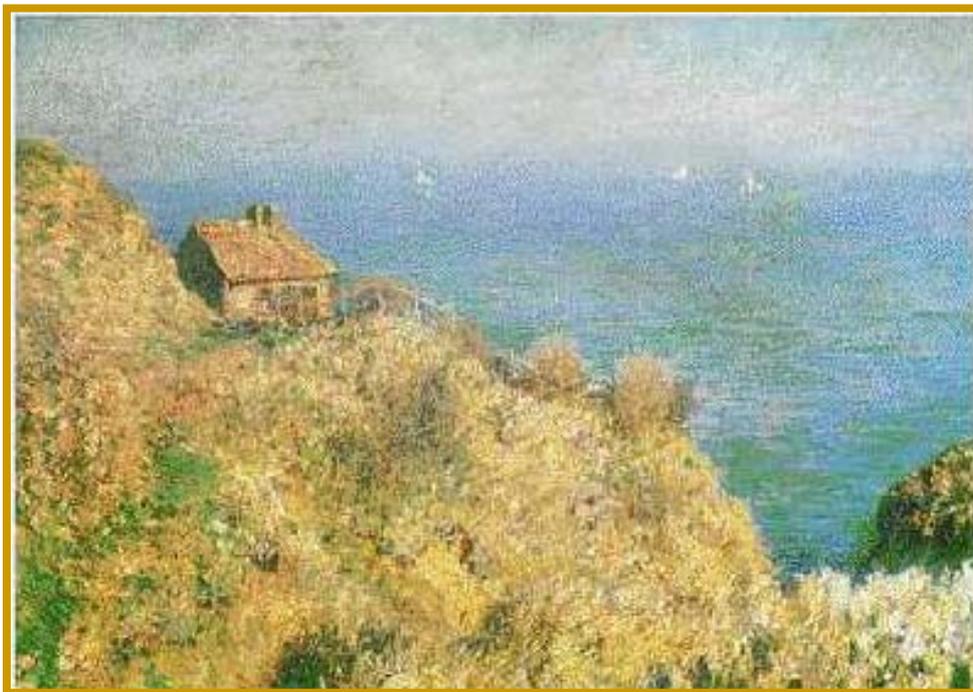
	I_{lvds} (μA)	$I_{\text{outputbuff}}$ (μA)	I_{inbuff} (μA)	V_{shaper} (μA)	I_{shaper} (μA)	V_{preamp} (μA)	I_{preamp} (μA)
Zone de fonctionnement face P	2 à 58	2 à 252	2 à 124	0 à 214	20 à 124	150 à 252	30 à 152
Zone de fonctionnement face N	2 à 58	2 à 252	2 à 78	0 à 214	20 à 82	150 à 252	30 à 152
Evolution du piédestal	=	=	=	=	↑	=	↓
Evolution du bruit	=	=	=	↑	=	↓	↓
Evolution de l'amplitude	=	=	=	↑ puis ↓	↑	↓	↓
Evolution du temps de mise en forme	=	=	=	↑	↓	↓	↓
Evolution du courant des hybrides	=	=	=	=	↑	=	↑
Evolution du rapport signal sur bruit	=	=	=	↓	↑	↑ puis ↓	↑
= : constant, ↑ : augmentation, ↓ : diminution							

Tableau 9 : Résumé de l'évolution des observables dans la zone de fonctionnement pour les 7 paramètres

Ce chapitre est relativement descriptif mais peut permettre l'élaboration d'algorithmes visant à améliorer les capacités de détection du SSD. La connaissance de l'évolution des observables en fonction de la variation des paramètres de polarisation des blocs analogiques permet d'ajuster les observables aux conditions de l'expérience et à leurs variations, en cas par exemple de variation de la température au cours du temps ou de gradient de température dans le SSD mais aussi en cas de vieillissement des modules ou de toute autre raison impliquant une modification des observables.

Chapitre 7

La base de données et la production



« La maison du pêcheur, Varengeville » de Claude Monet

Dans ce chapitre nous allons présenter les résultats de la production de chacun des composants : les détecteurs, les circuits ALICE 128C, les circuits COSTAR, les circuits hybrides ainsi que les modules assemblés. Nous présenterons les rendements de production et les caractéristiques mesurées des composants. Nous commencerons par présenter la base de données dont l'utilisation est indispensable à la production et à son suivi (Figure 116).

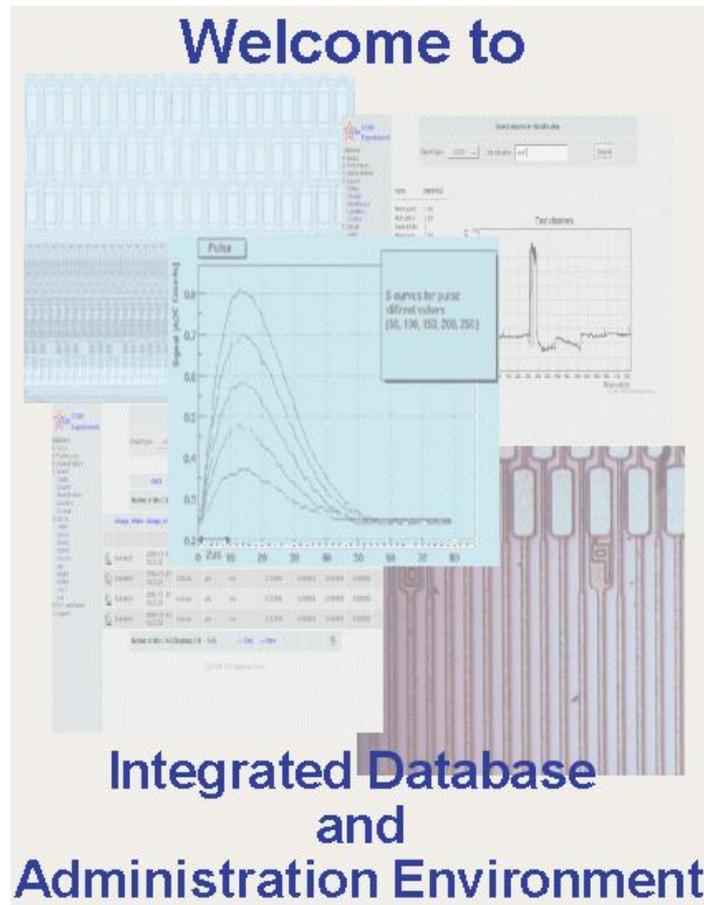


Figure 116 : La page d'accueil de la base de données

7.1 Généralités sur la base de données

La base de données⁵⁵ de production [57] est un élément essentiel pour la production des modules, des échelles et plus généralement du SSD. En effet nous avons un grand nombre de composants à gérer sur plusieurs lieux de production. Une gestion manuelle des données est complexe et n'aurait pu se faire que partiellement sur chacun des lieux de production. Or nous avons besoin de globaliser toutes les informations. La base de données permet d'insérer ou de consulter des données à partir des divers lieux de production et de test via internet ou via le logiciel LabView.

⁵⁵ <http://wwwstar-sbg.in2p3.fr/index.php>

Le système de base de données utilisé, MySQL, (Figure 117) tourne sur un ordinateur PC sous Linux. Ce système est simple, gratuit et propose des interfaces avec un grand nombre de langages d'application : C, JAVA, PHP et ROOT. Il est sécurisé par un "login" et un mot de passe pour chaque utilisateur et possède un serveur miroir de sauvegarde automatique de données.

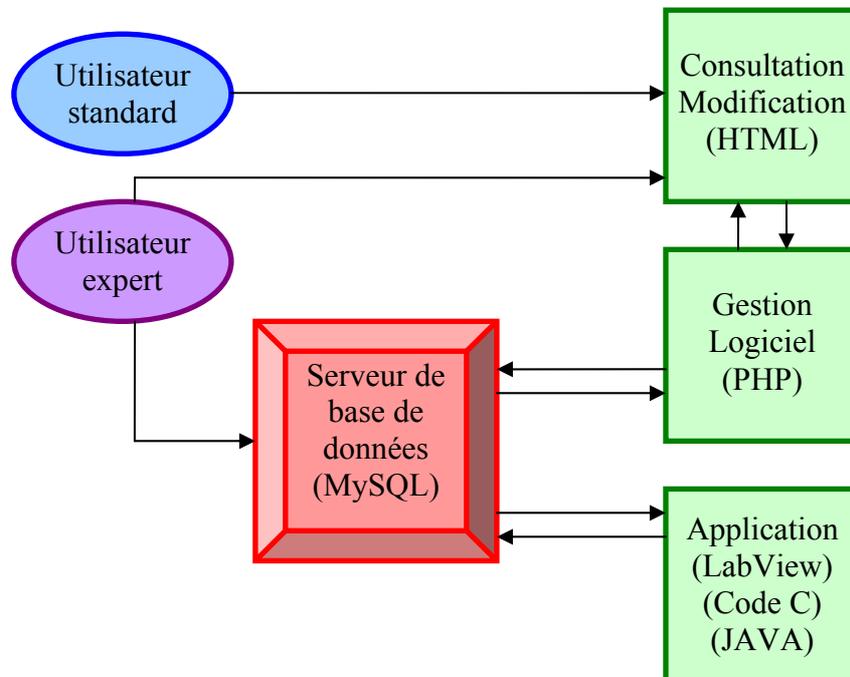


Figure 117 : Schéma des interactions entre les divers éléments de la base de données

L'insertion des données (lieu, date, résultat et interprétation des tests, qualité ...) peut se faire automatiquement à partir de l'équipement de test ou manuellement pour un ou plusieurs composants simultanément, en fonction de la donnée à insérer et du type de composant. Par exemple, l'insertion des résultats de tests concernant les modules se fait automatiquement vu le nombre de données à insérer mais le changement de lieu se fait lui manuellement via internet.

La base de données permet de connaître l'état de chaque composant : le lieu où il se trouve, son état d'assemblage, l'ensemble des tests effectués sur celui-ci à chaque phase de l'assemblage et leurs résultats ainsi que le lieu, la date du test et la personne ayant effectué ces tests, un résumé des caractéristiques principales et utiles, la qualité affectée à celui-ci, sa localisation sur le SSD et enfin l'historique complet des changements d'état et de lieu du composant.

Des critères de qualité ont été définis pour chaque composant, ce qui nous indique si un composant est utilisable ou non sans avoir à analyser plusieurs fois les résultats de tests effectués sur celui-ci.

La base de données permet de connaître l'emplacement d'un composant monté sur le SSD. Prenons l'exemple d'un module, nous connaissons l'identité et les caractéristiques des

composants qui le composent, l'échelle où il est situé ainsi que le nom des autres modules et leurs compositions (Figure 118).

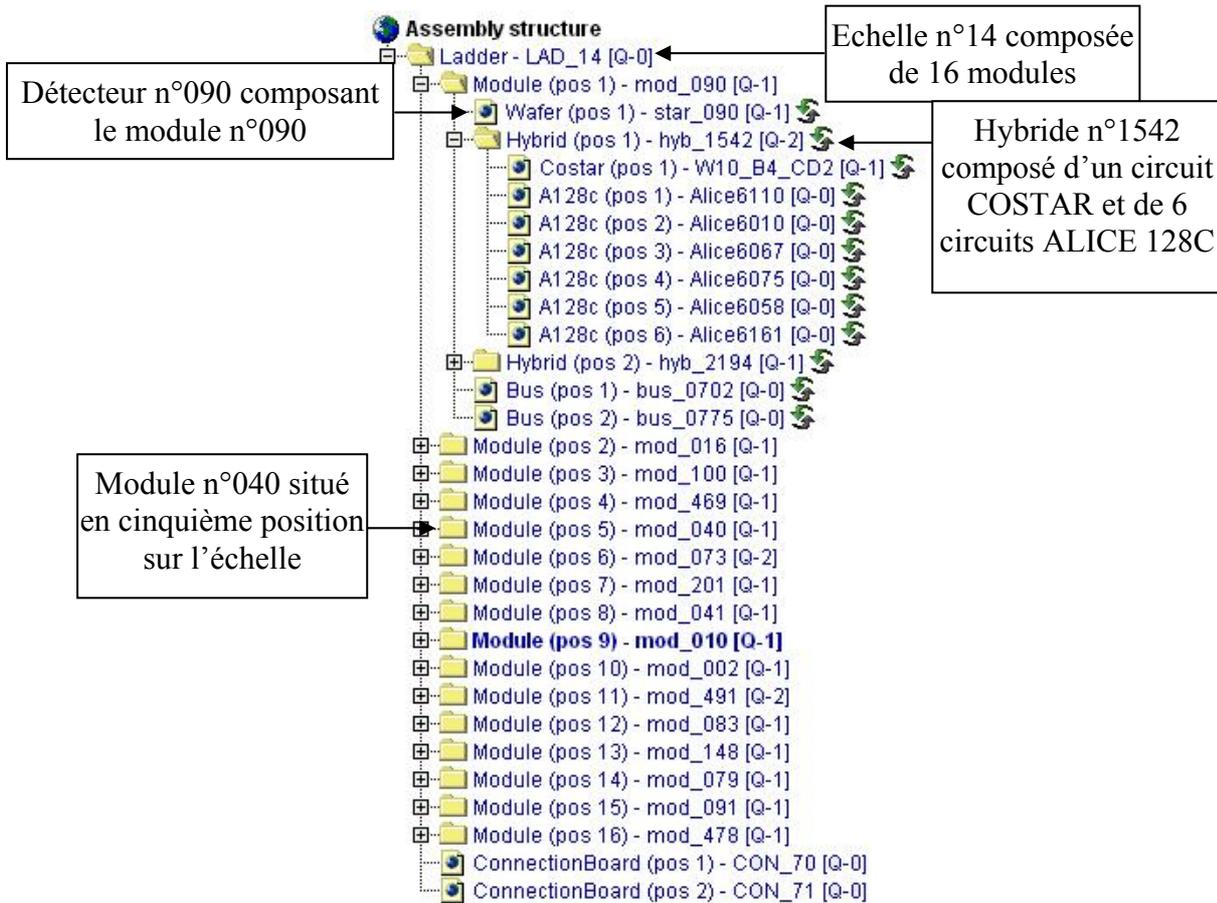


Figure 118 : Arborescence pour l'échelle 14 du SSD

La base de données permet également de rechercher les composants (Figure 119) à partir d'un ou de plusieurs critères (lieu, qualité, tension de déplétion pour un détecteur, phase de l'assemblage ou de test ...).

Type d'objet:

Recherche module

Localisation <input type="text" value="IReS"/> à utiliser <input checked="" type="checkbox"/>	Statut <input type="text" value="Produced"/> à utiliser <input type="checkbox"/>	Qualité <input type="text" value="Q-1"/> à utiliser <input checked="" type="checkbox"/>
Accepté <input type="text" value="na"/> à utiliser <input type="checkbox"/>	Assembled <input type="text" value="no"/> à utiliser <input checked="" type="checkbox"/>	Destroyed <input type="text" value="no"/> à utiliser <input type="checkbox"/>

Critère	Minimum	Maximum	à utiliser
TestType	<input type="text" value="0"/>	<input type="text" value="0"/>	<input type="checkbox"/>
DepletionV	<input type="text" value="15"/>	<input type="text" value="30"/>	<input checked="" type="checkbox"/>
ITatDepletionV	<input type="text" value="0"/>	<input type="text" value="0"/>	<input type="checkbox"/>
BreakDownV	<input type="text" value="50"/>	<input type="text" value="70"/>	<input checked="" type="checkbox"/>
ITatBreakdownV	<input type="text" value="0"/>	<input type="text" value="0"/>	<input type="checkbox"/>
P-DefectChannels	<input type="text" value="0"/>	<input type="text" value="0"/>	<input type="checkbox"/>
N-DefectChannels	<input type="text" value="0"/>	<input type="text" value="0"/>	<input type="checkbox"/>
Number of request	<input type="text" value="20"/>		<input type="checkbox"/>

Figure 119 : Recherche de modules suivant plusieurs critères

La base de données permet d'établir des statistiques sur tous les critères des composants mais elle permet également d'effectuer le tri des détecteurs et des modules.

Nous allons détailler dans la suite de ce chapitre l'utilité de la base de données pour chacun des composants.

7.2 Les détecteurs

Afin de pouvoir construire le SSD comprenant 320 modules, nous avons testé 502 détecteurs dont 440 ont été commandés, les 62 restant étant soit des prototypes, soit des détecteurs dont les caractéristiques étaient trop éloignées du cahier des charges (voir 3.3.1). Les tests décrits en 4.3 nous ont permis de classer les détecteurs suivant leurs caractéristiques et de définir ainsi des critères de qualité. Nous pouvons voir sur le Tableau 10 le résumé des données qui se trouvent dans la base de données concernant chaque détecteur. Ce tableau comprend notamment le nom du détecteur (ex : star_006), son lieu géographique (ex : BNL), les différentes caractéristiques en tension et en courant ainsi que le nombre de pistes mortes par face. Les résultats complets des tests peuvent également être consultés (Figure 120).

Nom	Type	Lieu	Testé	Accepté	Assemblé	Détruit	JTAG	Qualité	Commentaire	VDéplétion	Vmax	Vstabilisation	Ipolarisation à Vmax	Igarde à Vmax	Itotal à Vmax	Ipolarisation à Vstab	Igarde à VStab	Itotal à Vstab	pistes mortes face P	Pistes mortes face N
star_006	wafer	BNL	yes	yes	yes	no	na	1	Add	20.0	54.0	40.0	1.05	0.09	1.15	1.22	0.10	1.30	3	1
star_007	wafer	BNL	yes	yes	yes	no	na	1	Add	20.0	57.0	40.0	1.76	0.10	1.86	1.31	0.10	1.42	0	1
star_008	wafer	BNL	yes	yes	yes	no	na	2	Add	20.0	56.0	40.0	1.26	0.11	1.37	1.57	0.09	1.67	2	4

Tableau 10 : Résumé des données sur les détecteurs vu dans la base de données

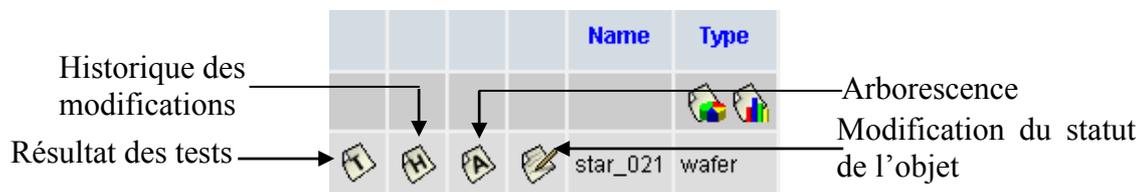


Figure 120 : Consultation de données complémentaires

Nous avons défini 6 critères de qualité pour les détecteurs (seule la qualité 5 n'a pas été utilisée) :

- Qualité 0 : Détecteur non testé, qualité non définie,
- Qualité 1 : Nombre de pistes mortes sur chacune des faces : $P_m \leq 4$ et $I_p \leq 2 \mu A$ et $I_g \leq 5 \mu A$ à la tension de fonctionnement,
- Qualité 2 : $4 \leq P_m \leq 10$ et $I_p \leq 2 \mu A$ et $I_g \leq 5 \mu A$ à la tension de fonctionnement,
- Qualité 3 : $P_m > 10$ et $I_p \leq 2 \mu A$ et $I_g \leq 5 \mu A$ à la tension de fonctionnement,
- Qualité 4 : $I_p \geq 2 \mu A$ ou $I_g \geq 5 \mu A$ à la tension de fonctionnement,
- Qualité 5 : Détecteur hors d'usage pour des raisons électriques ou mécaniques,
- Qualité 6 : Tension de déplétion supérieure à 55 V.

Le Tableau 11 montre le résultat du classement des 502 détecteurs : 65,9 % des détecteurs sont de très bonne qualité (qualité 1) et 6,57 % des détecteurs sont inutilisables (qualité 5) pour des raisons électriques ou mécaniques.

Résumé de la qualité								
Valeurs	0	1	2	3	4	5	6	Résumé
BNL	0	129	20	8	3	0	0	160
Bull	0	6	0	1	1	8	0	16
TAS	0	3	0	0	0	1	0	4
IReS	0	60	23	2	6	22	8	121
Meusonic	0	1	0	0	0	0	0	1
Subatech	2	132	42	11	9	2	2	200
Résumé	2	331	85	22	19	33	10	502

Tableau 11 : Classement des détecteurs par qualité et par lieu au 5 juillet 2004

Les tests que nous avons décrits au paragraphe 4.3 nous ont permis de définir la tension de déplétion ainsi que la tension maximale de fonctionnement de chaque détecteur. Ces deux valeurs bornent la zone de fonctionnement du détecteur (Figure 121 et la Figure 122) mais aussi des modules. Les détecteurs doivent fonctionner à une tension < 55 V pour répondre aux normes de sécurité électrique imposées par l'expérience STAR. Seul 11 détecteurs ne répondent pas à cette spécification et ont été utilisés pour qualifier le procédé d'assemblage. Nous pouvons voir sur la Figure 123, la somme des plages de fonctionnement pour l'ensemble des détecteurs. Cette courbe nous permet de déterminer le nombre de détecteurs pouvant fonctionner à une tension donnée afin de choisir 16 détecteurs qui puissent être assemblés sur une même échelle. Par exemple, nous pouvons voir que 326 détecteurs peuvent fonctionner à une tension de 53 V.

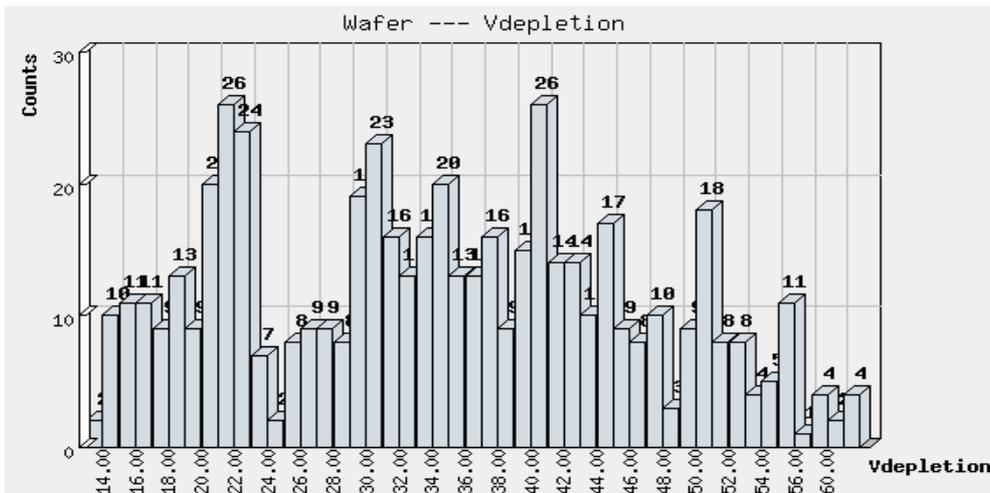


Figure 121 : Tension de déplétion pour l'ensemble des détecteurs

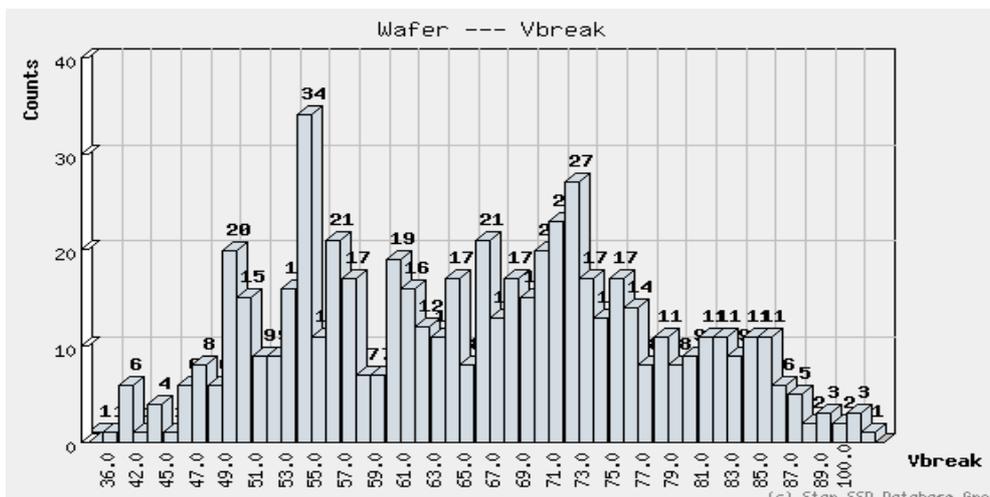


Figure 122 : Tension maximale pour l'ensemble des détecteurs

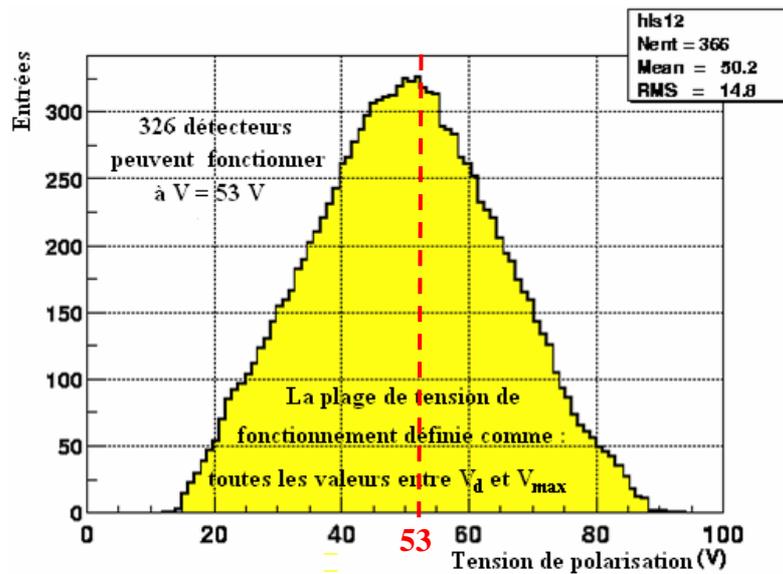


Figure 123 : Gamme de tension de fonctionnement

La Figure 124 nous montre quelques détecteurs pour lesquels nous avons juxtaposé les zones de fonctionnement afin de voir s'ils peuvent être assemblés sur une même échelle. La zone de fonctionnement peut se décaler légèrement après assemblage, l'alimentation des détecteurs dans le module étant différente de celle du test du détecteur seul. L'alimentation est assurée par les circuits hybrides où sont implantées des résistances en série mais aussi les circuits COSTAR permettant de lire les courants du détecteur.

Le choix d'une source d'alimentation [58] commune pour les modules d'une même échelle nous oblige à assembler sur une même échelle des modules dont les zones de tension de fonctionnement des détecteurs ont un recouvrement maximal. La base de données nous a permis d'établir de façon automatique l'ordre dans lequel nous devons assembler les détecteurs sur les modules puis les 16 modules à monter sur une même échelle.

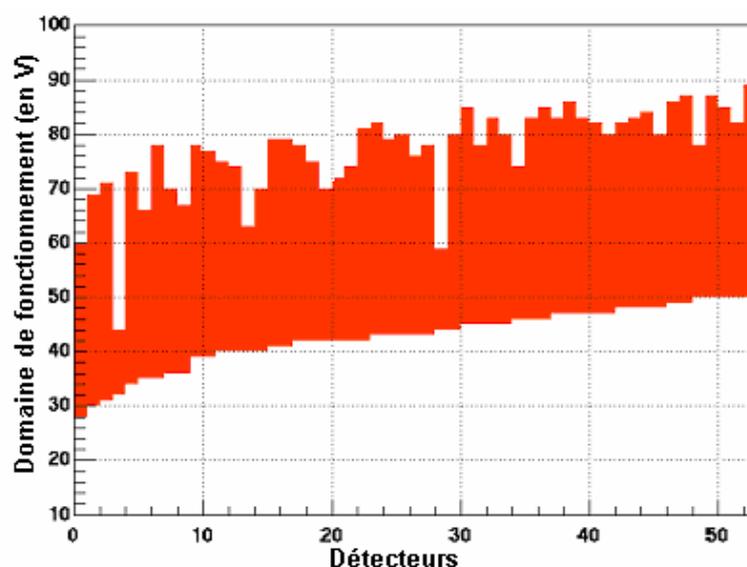


Figure 124 : Domaine de fonctionnement en tension d'un lot de 53 détecteurs

Un autre paramètre important est le nombre de pistes, par face de détecteur, ayant la capacité de couplage en court-circuit, ce que nous appelons piste morte : P_m . Ce nombre doit être le plus faible possible afin de minimiser les zones mortes dans le SSD.

Nous pouvons voir sur la Figure 125 et sur la Figure 126 le nombre de pistes mortes par face pour l'ensemble des détecteurs. 474 détecteurs ont moins de 2 pistes mortes par faces. Le cahier des charges imposait un nombre de pistes mortes par face inférieur à 10 or 447 détecteurs répondent à ce critère soit 89 % de l'ensemble.

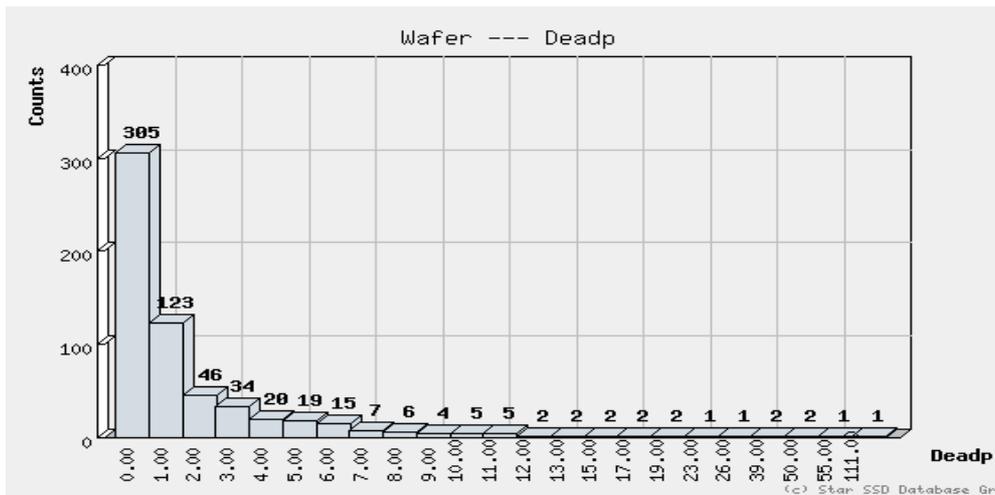


Figure 125 : Nombre de pistes ayant la capacité de couplage en court-circuit sur la face P pour l'ensemble des détecteurs

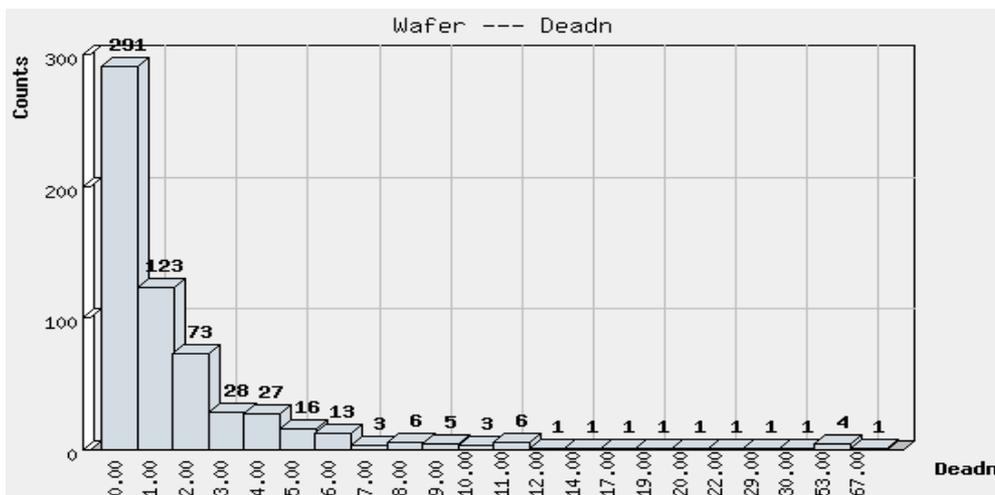


Figure 126 : Nombre de pistes ayant la capacité de couplage en court-circuit sur la face N pour l'ensemble des détecteurs

En intégrant les autres critères de qualification, on constate que 82,8 % des détecteurs répondent aux critères du cahier des charges.

7.3 Les circuits COSTAR

En ce qui concerne les circuits intégrés COSTAR, 1179 ont été produits et testés dont 1070 étaient fonctionnels (voir le protocole de test au paragraphe 4.6). Nous avons numéroté les circuits COSTAR, afin d'en effectuer le suivi, à partir du numéro du wafer, du numéro de la boîte de stockage et de la position géographique du circuit COSTAR dans celle-ci (ex : W10_B1_CA4).

Dans le cas des circuits COSTAR fonctionnels nous nous sommes intéressés principalement à 4 paramètres pour les calibrer. Ces paramètres sont les tensions de référence VRP (Figure 127) et VRN (Figure 128) (voir le paragraphe 4.6) ainsi que les coeff A (Figure 129) et coeff B (Figure 130) qui définissent une droite de calibration permettant de convertir la valeur numérique binaire de la température en degré Celsius.

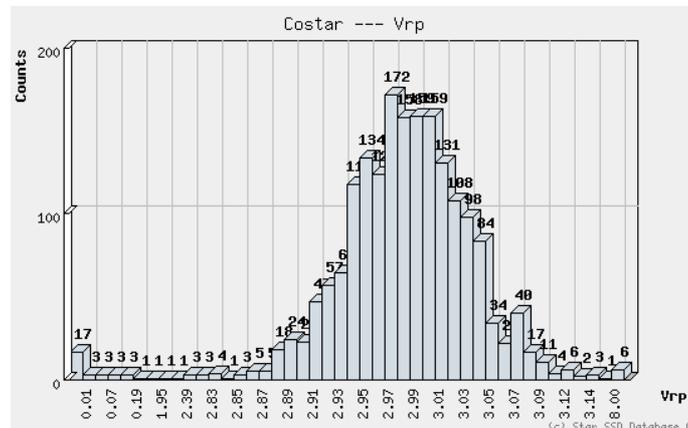


Figure 127 : Valeur du paramètre VRP pour l'ensemble des circuits COSTAR

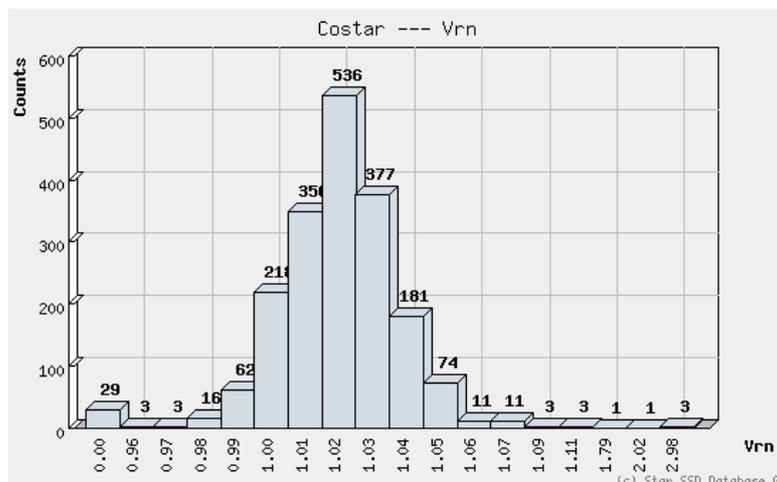


Figure 128 : Valeur du paramètre VRN pour l'ensemble des circuits COSTAR

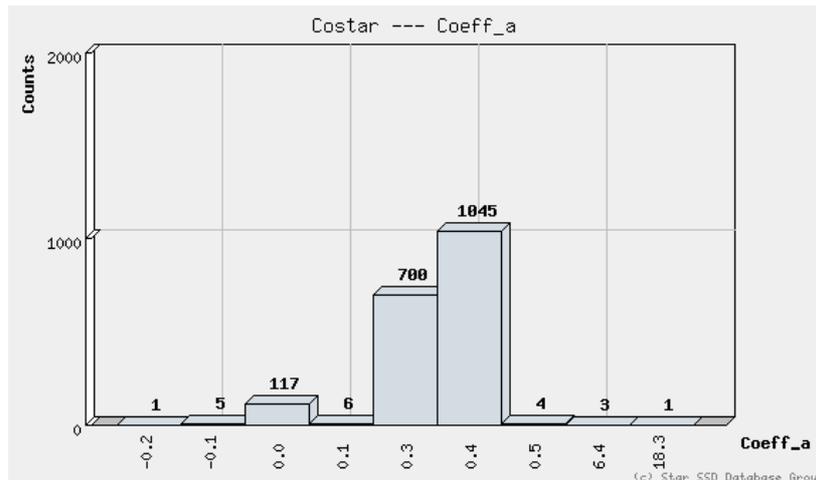


Figure 129 : Valeur du paramètre coeff A pour l'ensemble des circuits COSTAR

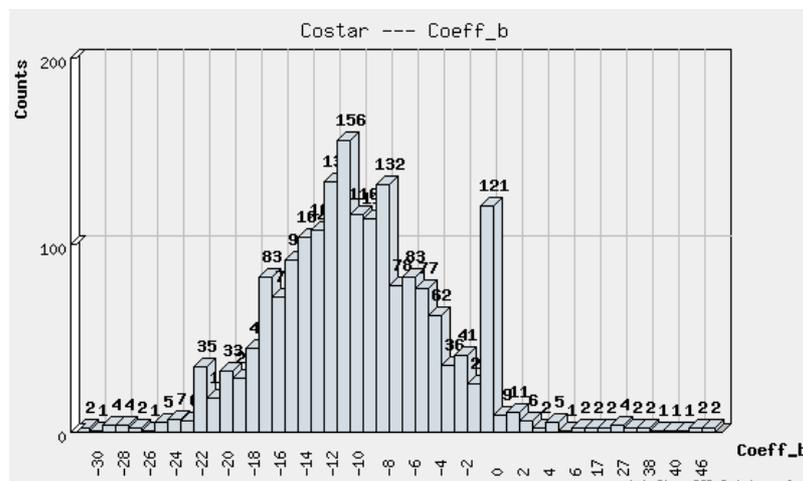


Figure 130 : Valeur du paramètre coeff B pour l'ensemble des circuits COSTAR

Pour ces 4 paramètres, nous obtenons comme valeur moyenne :

- VRP = 3.00 V
- VRN = 1.02 V
- Coeff A = 0.35
- Coeff B = -11.00

D'après les tests effectués, 90 % des circuits COSTAR sont fonctionnels.

7.4 Les circuits hybrides

Pour réaliser les circuits hybrides, on a fabriqué 1661 « flex » (voir 3.3.4). Le suivi de ces hybrides est assuré par un numéro gravé sur le flex. Parmi ces flexs, 175 ont été refusés (10,5 %) principalement pour des raisons de défauts identifiés visuellement :

- Pistes coupées,
- Pistes en court-circuit,
- Pistes incomplètes,

- Pistes surgravées,
- Excès d'or provoquant des courts-circuits,
- Manque d'or,
- Vias décalés,
- Vias ouverts.

Les 1486 flexs acceptés ont été collés sur le raidisseur formant ainsi le circuit hybride dont 202 ont été refusés (13,6 % des flexs acceptés) pour les raisons suivantes :

- Rayures sur le flex,
- Flexs déchirés,
- Bulles d'air entre le flex et le raidisseur,
- Traces de colles,
- Défauts de planéité.

Les 1284 circuits hybrides acceptés ont été équipés de composants passifs (résistances, capacités et plots moly). Parmi eux, seuls 1013 ont été équipés de circuits COSTAR en raison d'une pénurie de ces circuits intégrés. Les 271 restant n'ont pas été équipés de COSTAR. Parmi ces 271 :

- 73 ont été refusés (5,6 % des circuits hybrides équipés de composants passifs) pour des défauts de planéités ou des traces de colle à l'argent,
- 131 ont été testés et acceptés afin d'être assemblés sur des modules,
- 67 n'ont pas été testés pour cause de fin de production.

Parmi les 131 circuits hybrides équipés seulement de composants passifs et acceptés, 119 ont été assemblés sur des modules. En effet beaucoup de circuits hybrides équipés de circuits COSTAR se sont révélés inutilisables. C'est pourquoi vers la fin de la production il a été décidé d'équiper les modules avec un circuit hybride contenant un circuit COSTAR et un circuit hybride sans circuit COSTAR.

Parmi les 1013 circuits hybrides acceptés et équipés de composants passifs et de circuits COSTAR, 802 ont été assemblés sur des modules (79,2 % des circuits hybrides équipés de circuits COSTAR). Certains de ces circuits hybrides présentaient des défauts de planéité (500 μm de déformation entre le milieu du circuit hybride et les angles). Nous avons pu résoudre ce problème sans perte par un recuit des hybrides sous contrainte mécanique. Les divers problèmes que nous avons rencontrés sur les circuits hybrides équipés de circuits COSTAR sont :

- Des problèmes de planéité,
- Des débordements de résine sur les plages de câblage des circuits ALICE 128C,
- Des problèmes de fonctionnalité des circuits COSTAR liés à des défauts de connexion, des bonds cassés par l'enrobage, ou à une fragilisation du circuit COSTAR liée aux cycles thermiques du processus de déverminage des hybrides équipés du circuit COSTAR.

En résumé, 68 % des circuits COSTAR ont pu être assemblés sur des modules ainsi que 55% des circuits hybrides. Nous possédons encore actuellement 5% des circuits hybrides équipés de composants passifs qui sont fonctionnels. Les pertes en circuits hybrides et en circuits COSTAR lors de la production ont été considérables pour les diverses raisons

précédemment citées. Cela nous a contraint à équiper 119 modules avec un seul circuit COSTAR en fin de production.

7.5 Les circuits ALICE 128C

Pour équiper le SSD, 3840 circuits ALICE 128C sont nécessaires. 5656 circuits ALICE 128C nous ont été livrés ainsi que 5000 circuits ALICE 128C qui ont été déclarés défectueux par le fabricant (circuits « encrés »). Ces circuits ne sont numérotés qu'une fois assemblés avec le ruban TAB, ce qui explique que 7 % des circuits (420 circuits) n'apparaissent pas dans la base de données, ceux-ci ayant servis à faire des essais de câblage ou ayant été détruits avant d'avoir été numérotés. La phase de R&D a permis la fabrication de 21 modules sur lesquels nous avons utilisé 252 circuits ALICE 128C mais nous avons également assemblés 254 circuits ALICE 128C sur ruban TAB qui se sont révélés inutilisables ou ont été détruits lors de l'assemblage et 174 circuits qui ont été utilisés lors de la phase 1 mais n'ont pas reçu de suivi spécifique, ils ne seront donc pas comptabilisés dans la phase 1. Après la phase de R&D, la production des modules s'est faite en deux temps : une première production de 258 puis une seconde production de 190 modules. Un total de 469 modules a donc été produit.

Lors de la première phase (entre octobre 2002 et octobre 2003), 3954 circuits ALICE 128C ont été assemblés sur ruban TAB (Figure 131), testés (voir le protocole de test au paragraphe 4.4) et chaque défaut a été étudié afin d'améliorer la qualité de l'assemblage.

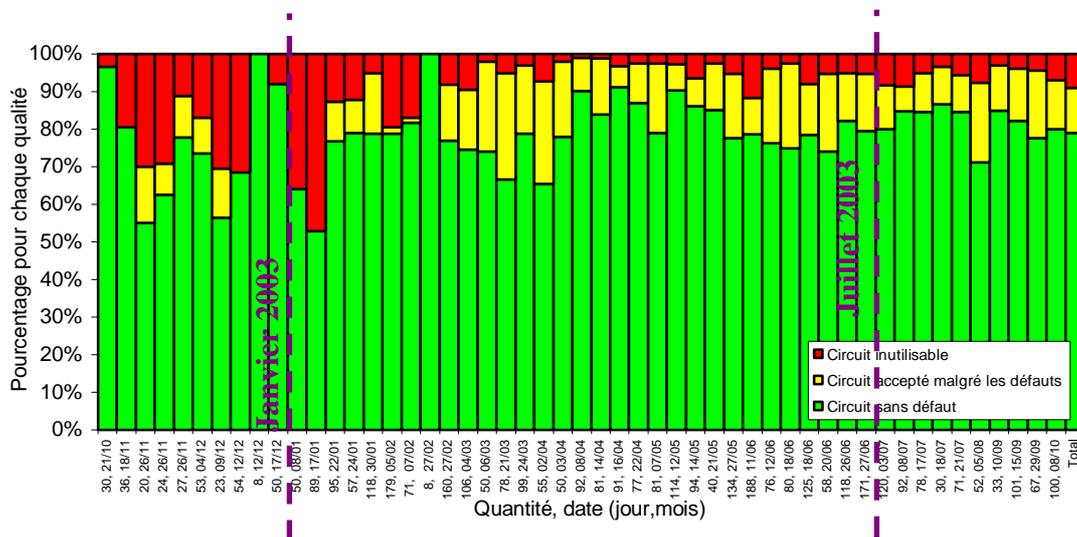


Figure 131 : Qualité de la production des 3954 circuits produits lors de la première phase

Pour cette première phase, 79 % des circuits ALICE 128C sur ruban TAB ne présentaient aucun défaut, 12 % présentaient des défauts acceptables et 9 % étaient inutilisables. Les défauts que nous avons estimé acceptables sont de 1 à 3 voies d'entrée non fonctionnelles (sur 128 voies) par circuit ALICE 128C. Cela peut être dû à un problème de connexion entre le circuit ALICE 128C et le ruban TAB, à un défaut du ruban ou au mauvais fonctionnement

d'un canal du circuit ALICE 128C. Nous avons classé les défauts observés en 5 catégories (Figure 132).

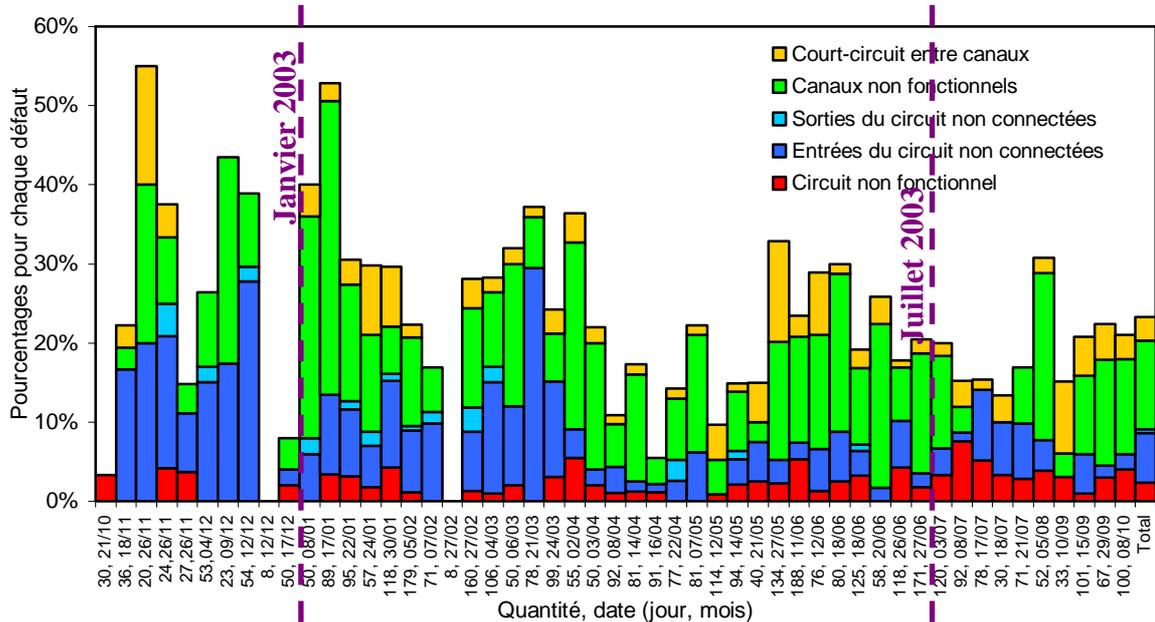


Figure 132 : Distribution des différents défauts des circuits ALICE 128C sur ruban TAB pour la première phase

Parmi les 21 % de circuits qui présentent des défauts acceptables ou sont non fonctionnels, on note que les contributions majeures sont dans l'ordre, les canaux non fonctionnels (11 %) et les entrées non connectées (6,3 %).

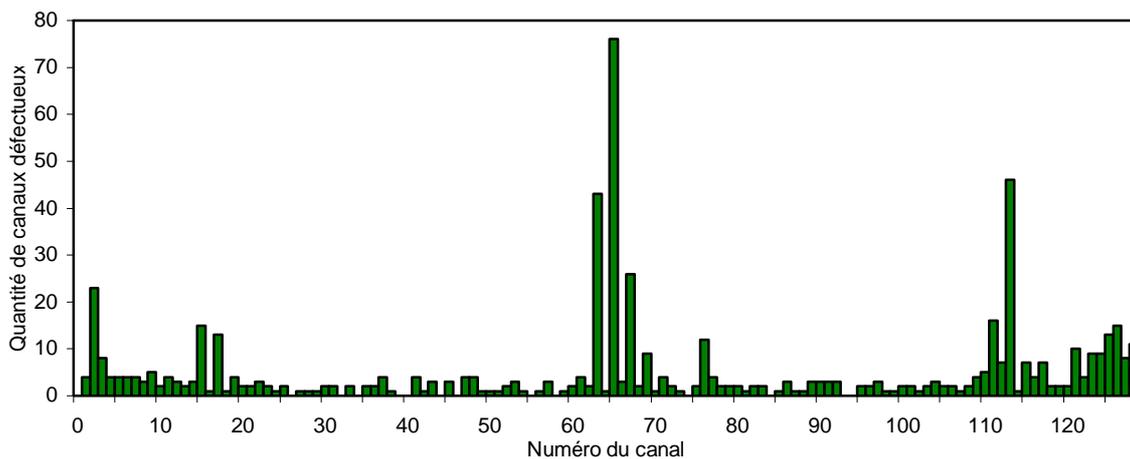


Figure 133 : Cartographie des canaux défectueux pour les circuits ALICE 128C sur ruban TAB

Les canaux non fonctionnels sont liés à la destruction d'une partie ou de la totalité d'un canal d'entrée lors de la soudure par ultrason du ruban TAB sur le circuit ALICE 128C. Certains de ces défauts sont acceptés (voie bloqué, générateur interne d'une voie détruit). Les

circuits ALICE 128C présentant d'autres défauts sur un ou plusieurs canaux sont refusés. Nous avons cartographié la position des canaux d'entrée défectueux pour l'ensemble des circuits ALICE 128C de la première phase (Figure 133). Cette cartographie montre que les défauts affectent principalement les canaux impairs au centre ainsi que les canaux situés aux extrémités du circuit ALICE 128C (voir 3.3.6). Cela peut s'expliquer par la topologie du ruban, la méthode de câblage en quinconce ainsi que les différentes forces de câblage appliquées en fonction du canal.

Le problème de non connexion du ruban sur le circuit ALICE 128C a également été cartographié (Figure 134). Nous avons localisé des problèmes de connexion entre le circuit ALICE 128C et le ruban TAB principalement sur les 20 premiers canaux, sur le dernier canal mais aussi sur les 5 canaux centraux. Les non connexions aux extrémités s'expliquent par les tensions mécaniques appliquées sur ces connexions mais aussi par les manipulations lors du résinage de cette fenêtre de câblage. La non connexion des canaux centraux s'explique par la diminution de la force de câblage dans cette zone afin d'éviter des problèmes de destruction de canaux.

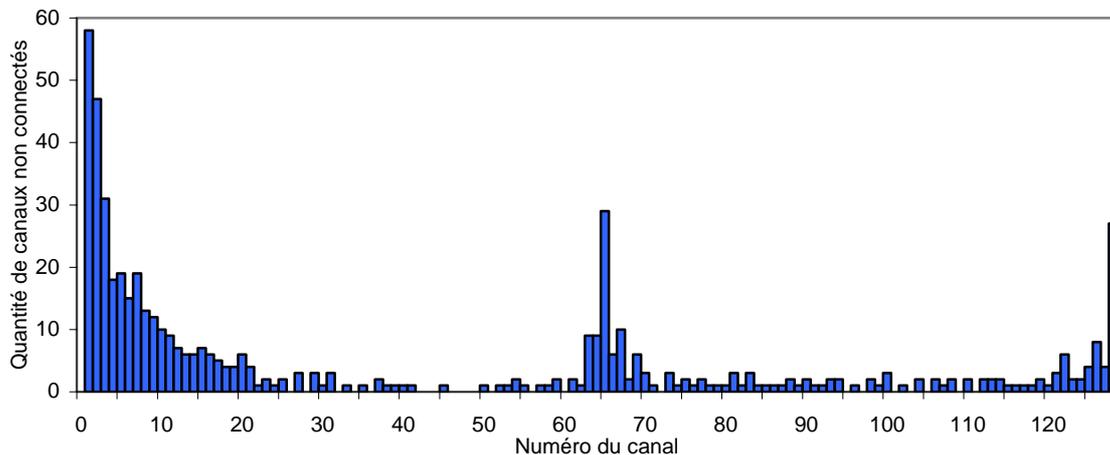


Figure 134 : Cartographie des canaux non connectés pour les circuits ALICE 128C sur ruban TAB

Les 3 autres catégories de défauts sont moins fréquentes. Les problèmes de court-circuit sur le ruban (3 % des circuits) se résolvent facilement en ôtant mécaniquement la cause du court-circuit (paillette, excès d'or entre 2 pistes). Les problèmes de connexion entre les sorties du circuit ALICE 128C et le ruban TAB sont peu fréquents (0,5 % des circuits). Cela s'explique par le fait que les pistes de sortie du ruban TAB sont beaucoup plus larges que les pistes d'entrée. Les soudures sont donc plus résistantes. La dernière catégorie de problème concerne les circuits ALICE 128C entièrement défectueux (2,3 % des cas). Le circuit est dans ce cas détruit électriquement ou mécaniquement lors de l'assemblage du circuit ALICE 128C avec le ruban TAB. La localisation précise du problème est aléatoire et difficile et n'a été étudiée que ponctuellement.

L'étude de ces difficultés liées à l'assemblage nous a permis d'optimiser les paramètres de câblage pour éviter la destruction des entrées mais aussi les problèmes de non connexion.

La première phase de la production a consommé 3954 circuits et la phase de R&D 1100 circuits soit un total de 5054 circuits ALICE 128C sur les 5656 circuits fournis et testés bon par le fabricant. Les 602 circuits restant ne permettaient plus d'assurer la production de la totalité de la deuxième phase. C'est pourquoi nous avons évalué la possibilité de récupérer des circuits opérationnels dans le lot de 5000 circuits encrés. Pour ce faire nous avons testé 300 circuits ALICE 128C encrés afin d'estimer la proportion éventuellement utilisable. Il est apparu que 50 % environ de ces circuits étaient effectivement utilisables. Nous avons ainsi pu estimer le nombre de circuits encrés à câbler pour produire les 190 modules de la phase 2 à 3500. Ce chiffre s'est avéré être surestimé, le pourcentage de circuits encrés utilisables étant supérieur aux prévisions et les pertes en circuits aux cours du montage des modules étant inférieures aux prévisions (Figure 135). La production des modules de la phase 2 a donc été réalisée en grande partie avec les circuits ALICE 128C encrés. Lors de cette phase (entre octobre 2003 et juillet 2004), 3051 circuits ont été assemblés avec des rubans TAB dont 69 % (Tableau 12) se sont révélés utilisables (moins de 3 canaux défectueux par circuit ALICE 128C).

	Circuit non encré	Circuit encré	Circuit re-câblé	Total de la production
Total des circuits câblés	412	2449	190	3051
Total des circuits utilisables	379	1578	159	2116
Pourcentage de circuits utilisables	91.99%	64.43%	83.68%	69.35%

Tableau 12 : Bilan de la production des circuits ALICE 128C sur ruban TAB pour la phase 2

Trois catégories différentes de circuits (Tableau 12) ont été utilisées pour cette seconde phase de production :

- Les circuits testés "bon" par le fabricant représentent 13,5 % des circuits utilisés pour la phase 2 (les circuits restant après la production de la phase 1),
- Une partie des 5000 circuits encrés représentant 80,3 %, des circuits utilisés pour la phase 2 dont 50 % avaient été estimés utilisables avant assemblage sur ruban TAB,
- 190 circuits écartés de la production lors de la première phase pour des défauts de connexion représentant 6,2 % des circuits utilisés pour la phase 2, et dont les mauvaises connexions ont été de ressoudées.

Aucune différence n'est apparue après assemblage sur les modules entre ces 3 catégories de circuits. Nous n'avons pas effectué d'étude sur les défauts dus à l'assemblage dans cette phase de production car les circuits ALICE 128C encrés pouvaient présenter des défauts avant assemblage. Nous n'aurions donc pas pu établir si le problème était intrinsèque au circuit ou provoqué par l'assemblage.

Le Tableau 13 présente la répartition des circuits ALICE 128C, testés "bon" par le fabricant, utilisables ou non dans les différentes phases de la production. Nous pouvons voir que 80 % des circuits ALICE 128C câblés étaient utilisables pour le montage des modules.

Phase de production	Circuits utilisables	Circuits non utilisables
Circuits non numérotés		420
Phase de R&D	252	254
Circuits de R&D utilisés en phase 1	174	
Phase 1 (octobre 2002 à octobre 2003)	3598	358
Phase 2 (octobre 2003 à juillet 2004)	379	33
Circuits re-câblés	159	31

Tableau 13 : Répartition des 5656 circuits ALICE 128C testés bon chez le fabricant

Les circuits ALICE 128C sur ruban TAB qui présentent de 1 à 3 voies non fonctionnelles ont été également répartis sur les différents modules pour limiter le nombre de voies défectueuses par module.

Une fois que les circuits ALICE 128C sur ruban sont testés, un dernier contrôle visuel est effectué avant assemblage sur le module, le ruban est alors découpé puis cambré (voir paragraphe 3.5). Lors de ces opérations, 5,6 % des circuits sont refusés ou détruits (Figure 135).

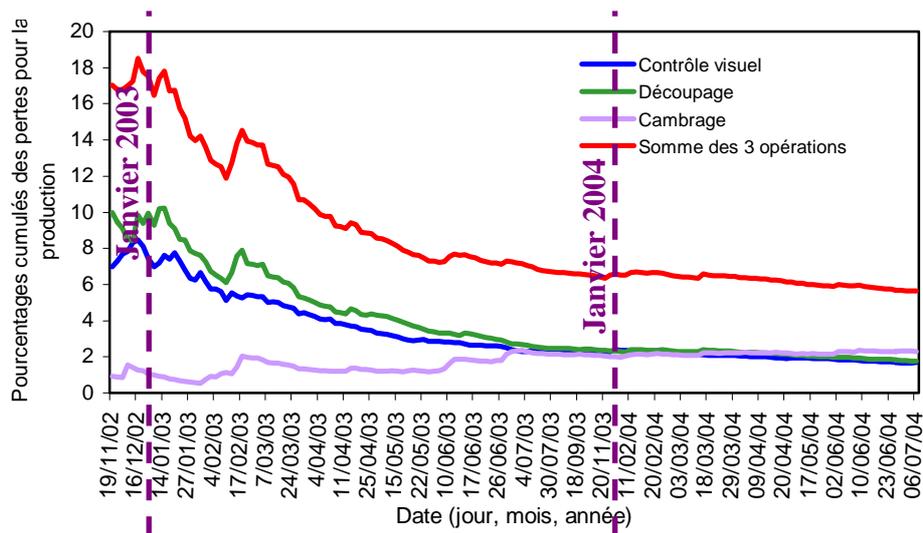


Figure 135 : Circuits ALICE 128C refusés ou détruits lors de l'assemblage sur le module

En résumé, pour produire le SSD nous avons utilisé 5656 circuits ALICE 128C testés fonctionnels par le fabricant ainsi que 2449 circuits ALICE 128C encrés (ainsi que quelques circuits encrés pour effectuer divers tests lors de la production), c'est-à-dire 8105 circuits. Puisque nous avons réalisé 469 modules, nous pouvons en déduire que 69,4 % des circuits ALICE 128C ont été assemblés sur des modules.

7.6 Les modules

En ce qui concerne les modules, l'ensemble de la production des composants cités précédemment nous a permis de produire 448 modules ainsi que 21 modules de qualification du procédé d'assemblage. Ces 448 modules ont été produits en 2 étapes :

- Phase 1 : production de 258 modules pour l'installation d'un demi SSD en 2003,

- Phase 2 : production de 190 modules pour l'installation du SSD en 2004.

Le suivi de la production a été facilité par la base de donnée. En effet, un module est composé d'un détecteur, de deux hybrides, de deux circuits COSTAR ainsi que de 6 circuits ALICE 128C dont nous devons connaître le numéro d'identification. Certaines données spécifiques obtenues lors du test individuel du composant sont nécessaires au bon déroulement du test du module (paragraphe 4.7). La base de données permet un recoupement rapide des différentes données obtenues lors des tests. Par exemple nous pouvons évaluer le nombre de voies non fonctionnelles ajouté à chaque étape de l'assemblage.

Comme pour les détecteurs, nous devons connaître la plage de fonctionnement en tension des modules pour qu'ils puissent être associés sur les échelles. Ces plages peuvent varier en cours d'assemblage pour diverses raisons (détecteur endommagé, alimentation défectueuse...). Nous pouvons voir sur la Figure 136, sur la Figure 137, sur la Figure 138 et sur la Figure 139 la valeur de la tension de déplétion et de la tension maximale pour l'ensemble des 393 modules (dont 12 non fonctionnels) où ces valeurs ont pu être déterminées ainsi que la différence entre ces tensions mesurées lors du test du détecteur et du module.

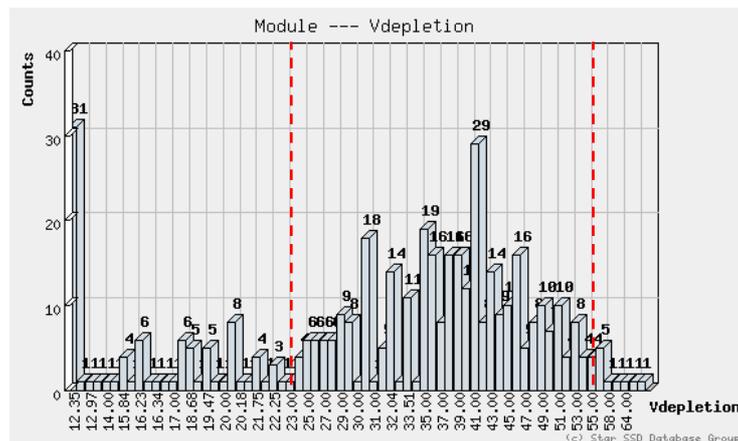


Figure 136 : Distribution des tensions de déplétion pour l'ensemble des modules

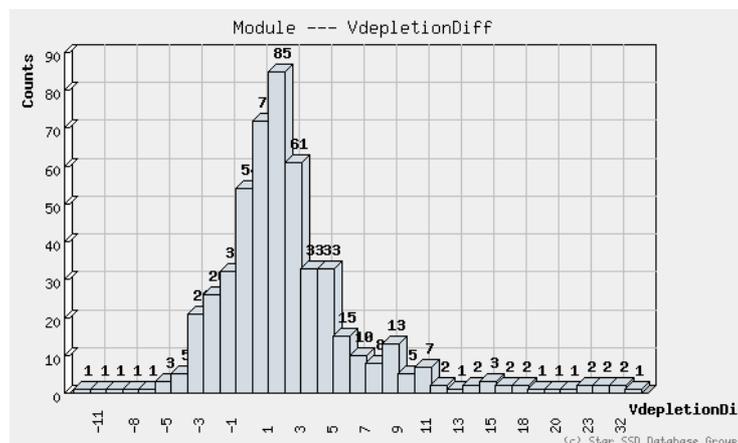


Figure 137 : Distribution de la différence entre la tension de déplétion mesurée lors du test des modules et celle mesurée lors du test des détecteurs

La tension de déplétion du module (Figure 136) est majoritairement située entre 24 V et 55 V. La Figure 137 montre que la tension de déplétion mesurée du module augmente en moyenne de 2 V par rapport au test du détecteur.

La tension maximale pour les modules (Figure 138) se situe entre 54 V et 83 V. Elle augmente en moyenne de 2 V par rapport au test du détecteur (Figure 137).

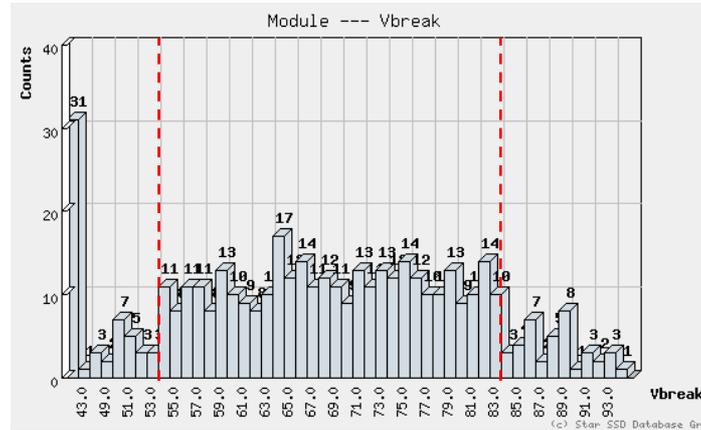


Figure 138 : Distribution de la tension maximale pour l'ensemble des modules

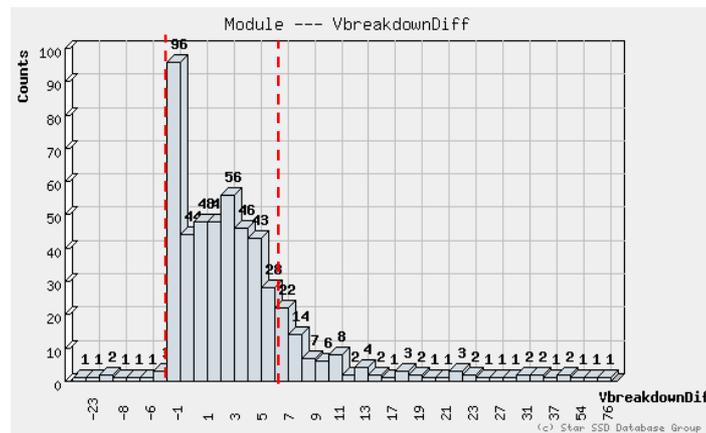


Figure 139 : Distribution de la différence entre la tension maximale mesurée lors du test des modules et celle mesurée lors du test des détecteurs

Pour chaque module, nous devons connaître la quantité de voies non fonctionnelles pour évaluer les zones mortes du SSD. Nous pouvons voir Figure 140 et Figure 141 que le nombre de voies non fonctionnelles n'est pas spécifique à une face particulière du module. Nous avons en moyenne 5 voies non fonctionnelles par face.

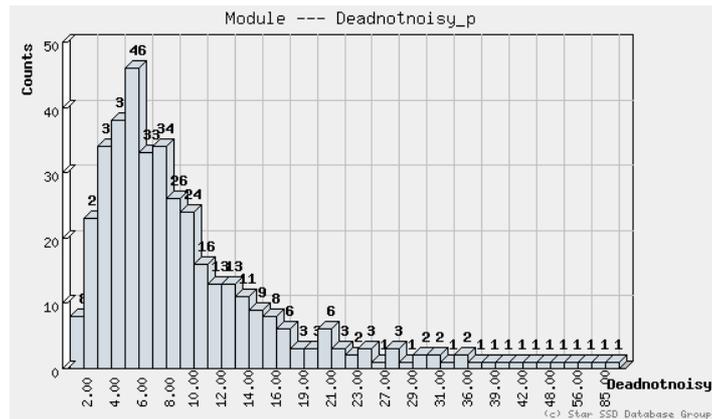


Figure 140 : Distribution du nombre de voies non fonctionnelles face P pour tous les modules

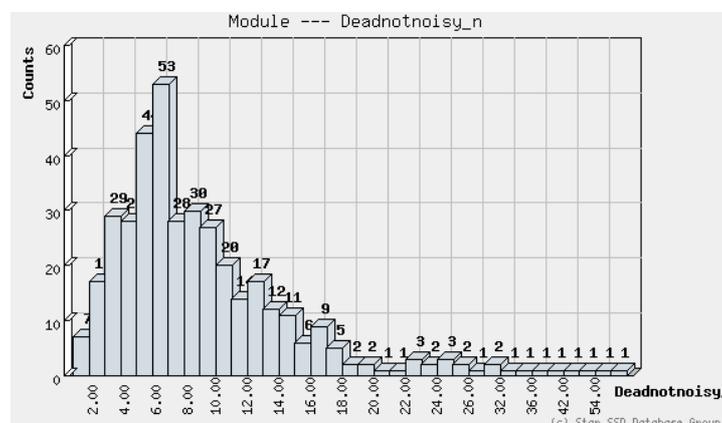


Figure 141 : Distribution du nombre de voies non fonctionnelles face N pour tous les modules

Pour évaluer la qualité de production des modules, nous avons défini 5 niveaux de qualité :

- Qualité 1 : le module est fonctionnel et répond aux spécifications du cahier des charges, c'est-à-dire $I_p \leq 2 \mu A$ et $I_g \leq 5 \mu A$ et le nombre de voies non fonctionnelles ajouté par face lors de l'assemblage ≤ 8 .
- Qualité 2 : le module est non fonctionnel et a été détérioré lors des tests à l'IReS.
- Qualité 3 : le module est fonctionnel mais ne répond pas aux spécifications du cahier des charges. Nous estimons toutefois ce module comme acceptable si $I_p + I_g \leq 12 \mu A$ et le nombre de voies non fonctionnelles ajouté par face lors de l'assemblage ≤ 20 .
- Qualité 4 : Le module est fonctionnel mais ne répond pas aux spécifications du cahier des charges dans une proportion que nous estimons inacceptable. C'est-à-dire $12 \mu A \leq I_p + I_g \leq 20 \mu A$ ou le nombre de voies non fonctionnelles ajouté par face lors de l'assemblage ≥ 20 .
- Qualité 5 : Le module est non fonctionnel, c'est-à-dire $I_p + I_g \geq 20 \mu A$ et le nombre de voies non fonctionnelles ajouté par face lors de l'assemblage ≥ 128 .

La Figure 142 et la Figure 143 présentent le bilan de la production par semaine ainsi que le bilan de la production cumulée par semaine pour la première phase de la production des

modules. Parmi ces 258 modules produits, 56 (qualité 2 et 5) sont non fonctionnels, ce qui correspond à 21,7 % des modules produits lors de cette première phase.

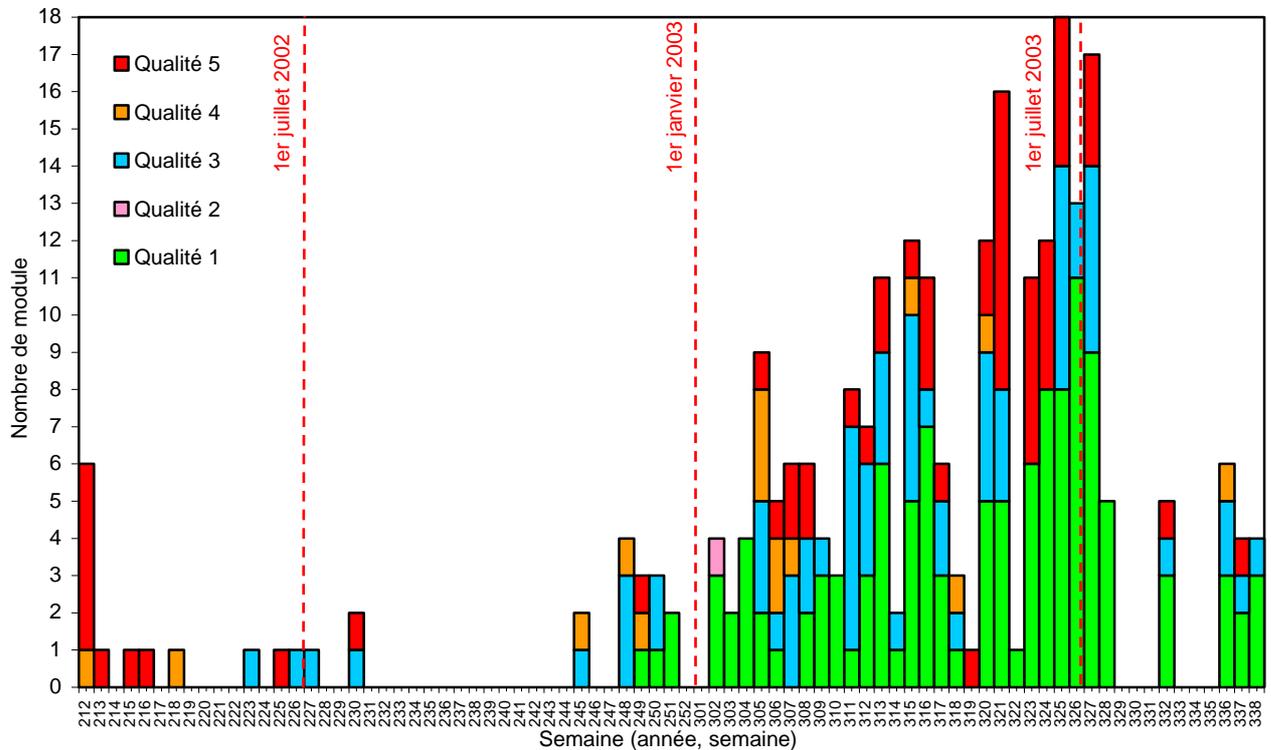


Figure 142 : Bilan de la production par semaine des modules pour la phase 1

Les divers défauts rencontrés sur les modules pour cette phase de production et la suivante sont :

- Des détecteurs cassés ou rayés lors du pliage des hybrides sur le détecteur,
- Des circuits ALICE 128C détruits mécaniquement (rayure),
- Pistes des rubans TAB déchirés,
- Défaut de connexion entre le circuit hybrides et le circuit ALICE 128C,
- Circuits ALICE 128C non collés sur le circuit hybride,
- Court-circuit entre les pistes du ruban TAB,
- Composants passifs défectueux, non collés ou en court-circuit,
- Circuit COSTAR défectueux.

Tous ces défauts de fabrication provoquent un ensemble de pannes diverses. Certains de ces défauts sont réparables comme un composant passif défectueux ou certains défauts de connexion.

La première phase de la production a duré 1 an et demi (Figure 143) mais 81 % de la production a été réalisée en 6 mois. En effet, le début de la production s'est révélé difficile en raison d'un passage trop rapide de la phase de R&D à la phase de production. Cela explique le peu de modules fabriqués en 9 mois, de nombreux problèmes de fabrication des modules restant à régler. En ne tenant compte que des 6 mois où la production des modules a été conséquente, 8 modules ont été produits, en moyenne pas semaine et un maximum de 18 modules a été réalisé en semaine 25 de l'année 2003.

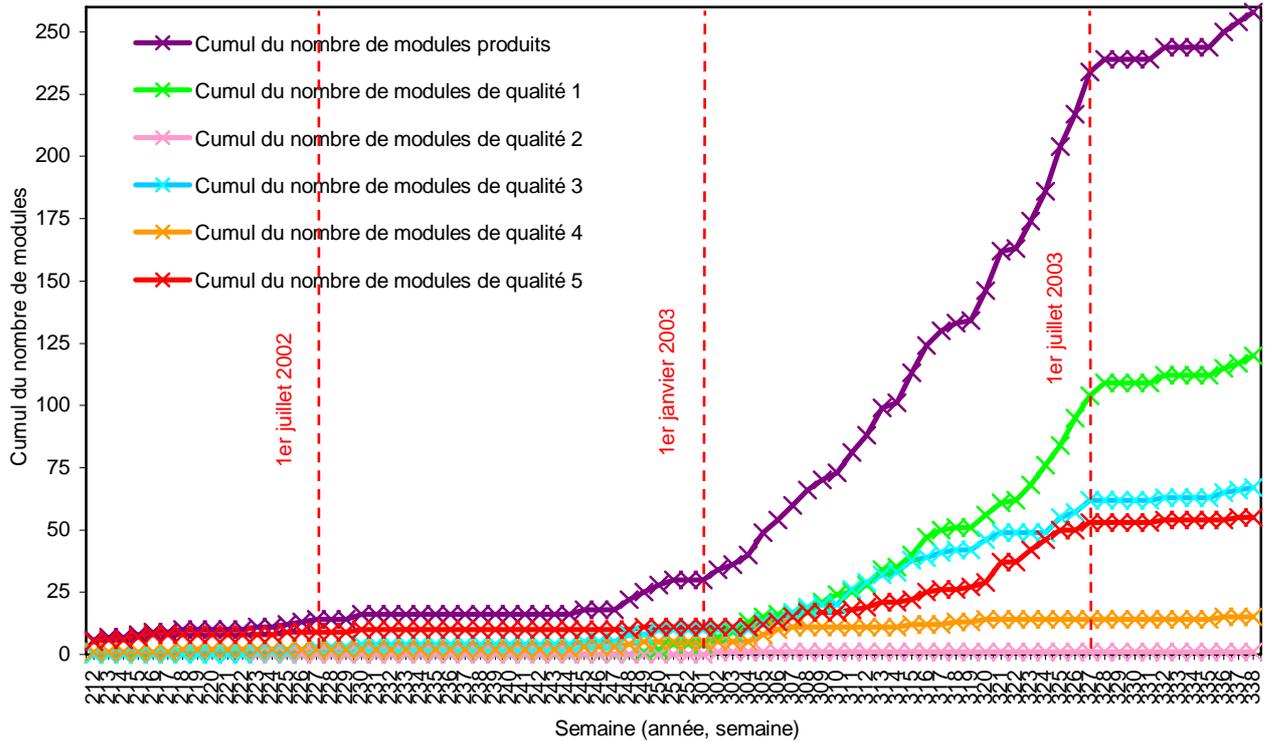


Figure 143 : Bilan de la production cumulée par semaine des modules pour la phase 1

La Figure 144 et la Figure 145 présentent le bilan de la production par semaine ainsi que le bilan de la production cumulée par semaine pour la seconde phase de la production des modules.

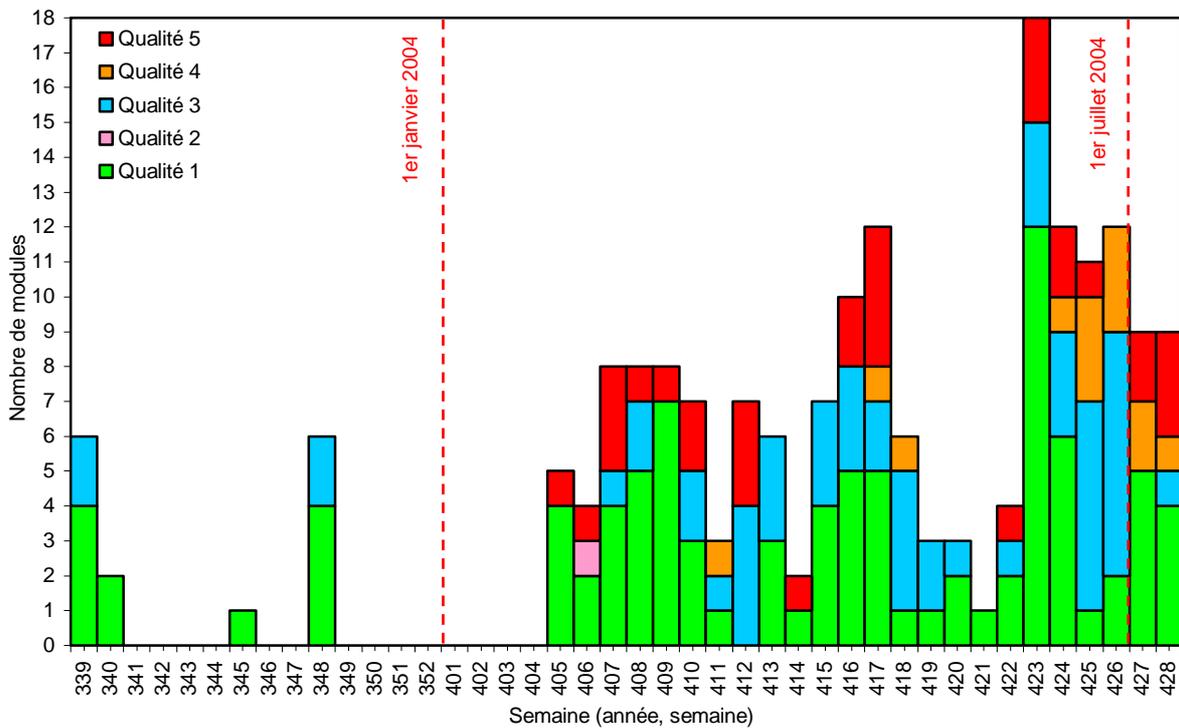


Figure 144 : Bilan de la production par semaine des modules pour la phase 2

Parmi ces 190 modules produits, 32 (qualité 2 et 5) sont non fonctionnels, ce qui correspond à 16,84 % des modules produits lors de cette seconde phase. La seconde phase de la production a duré 10 mois mais 92 % de la production (175 modules) a été réalisée en 5 mois et demi. La production de ces modules a été ralentie en raison du manque d’approvisionnement en ruban TAB et en circuit ALICE sur ruban TAB. Les cadences de production estimées pour cette seconde phase étaient de 15 modules par semaine. En ne tenant compte que des 5 mois et demi où la production des modules a été conséquente, 7 modules ont été produits, en moyenne pas semaine et un maximum de 18 modules a été réalisé au courant de la semaine 23 de l’année 2004. Nous voyons également que le rendement des modules n’est pas corrélé à la quantité de modules produits par semaine ni dans cette phase ni dans la précédente.

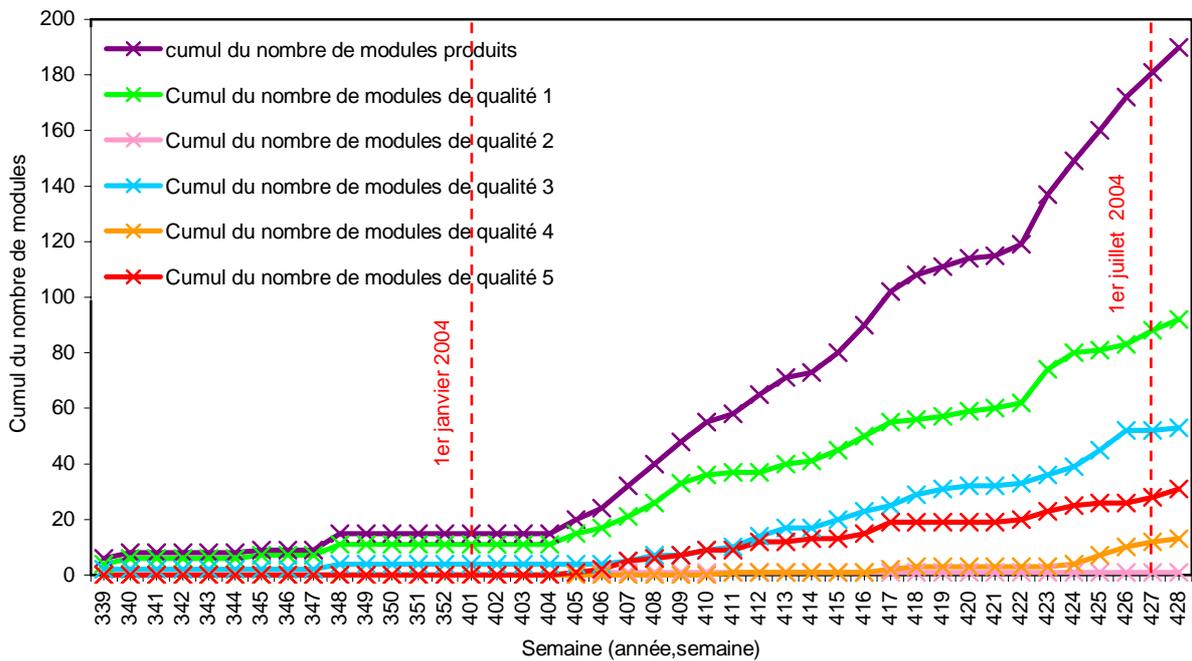


Figure 145 : Bilan de la production cumulée par semaine des modules pour la phase 2

Le Tableau 14 résume les caractéristiques des 2 phases de la production. Nous pouvons voir que les 2 phases de production sont similaires en tout point.

	Phase 1	Phase 2
Nombre de modules produits	258	190
Qualité 1	120 (46,51%)	92 (48,42%)
Qualité 2	1 (0,39%)	1 (0,53%)
Qualité 3	67 (25,97%)	53 (27,89%)
Qualité 4	15 (5,81%)	13 (6,84%)
Qualité 5	55 (21,32%)	31 (16,32%)
Temps de production des modules	18 mois	10 mois
Temps de production pour la majorité des modules	6 mois	5 mois et demi
Nombre de modules moyen produit par semaine	8	7
Nombre maximum de modules produit par semaine	18	18

Tableau 14 : Comparaison des 2 phases de production des modules

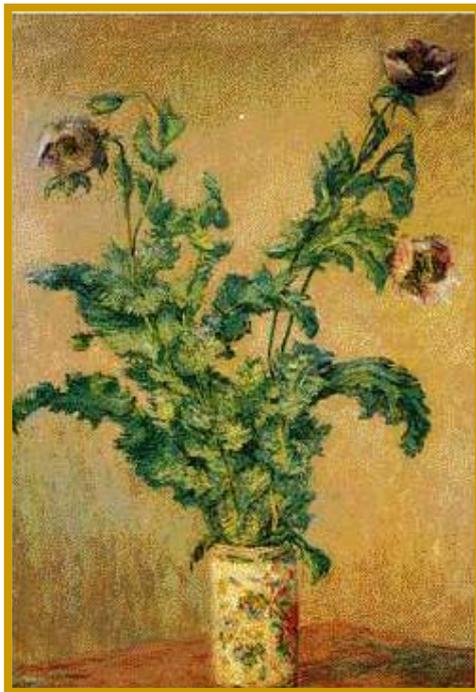
En conclusion, 200 modules de la phase 1 et 120 modules de la phase 2 nous ont permis de réaliser le SSD, une vingtaine de modules étant encore disponible dans le cas où nous devrions effectuer des réparations sur les échelles composant le SSD.

7.7 Conclusion

La production des composants et des modules a été réalisée en parallèle. Des pertes en composants sont à déplorer principalement en phase de qualification du procédé d'assemblage mais aussi en début de production. Pendant la production, les rendements sont restés relativement constants mais faibles. La référence à la base de données a permis d'optimiser l'utilisation des composants en fonction de leurs caractéristiques et finalement de peupler l'ensemble du détecteur SSD du trajectographe de STAR qui est actuellement installé et fonctionnel.

Chapitre 8

Installation des modules dans le détecteur de l'expérience STAR et premières données



« Vase de pavots » de Claude Monet

8.1 Installation des échelles dans le détecteur de l'expérience STAR

L'installation du SSD a été réalisée en 3 temps correspondant aux fenêtres d'accès à l'expérience :

- Une première échelle (Figure 146) a été installée durant l'été 2002. Elle nous a permis de valider in situ le fonctionnement d'une échelle avec toute son électronique associée.

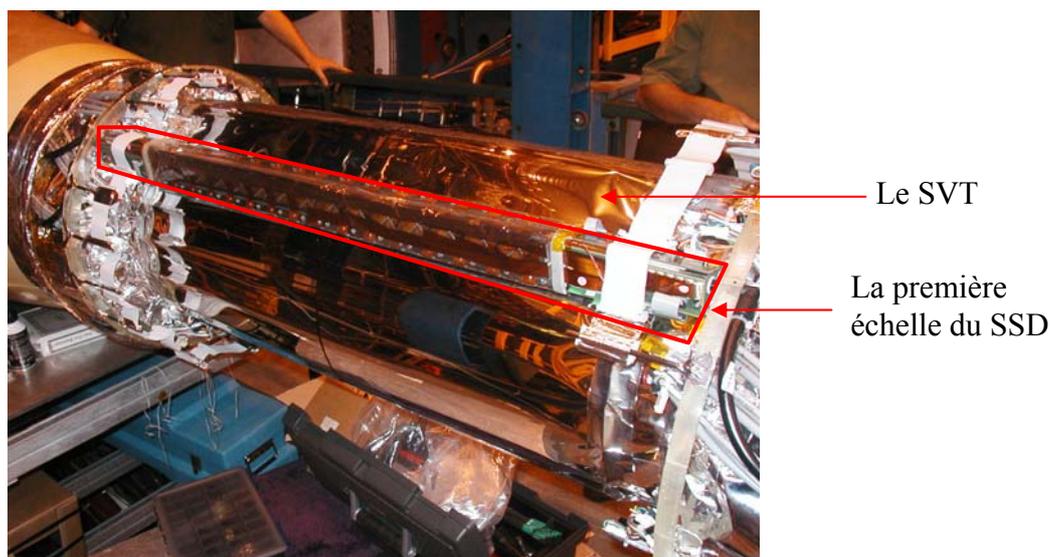


Figure 146 : Installation de la première échelle du SSD dans le détecteur de l'expérience STAR

- En 2003, 10 échelles soit un demi SSD ont été installées (Figure 147 et Figure 148) sous la forme de 2 ensembles de 5 échelles se faisant face. Cette configuration a permis l'acquisition des données autorisant les premières analyses incluant le SSD.



Figure 147 : Installation de 5 échelles sur le support métallique du SSD

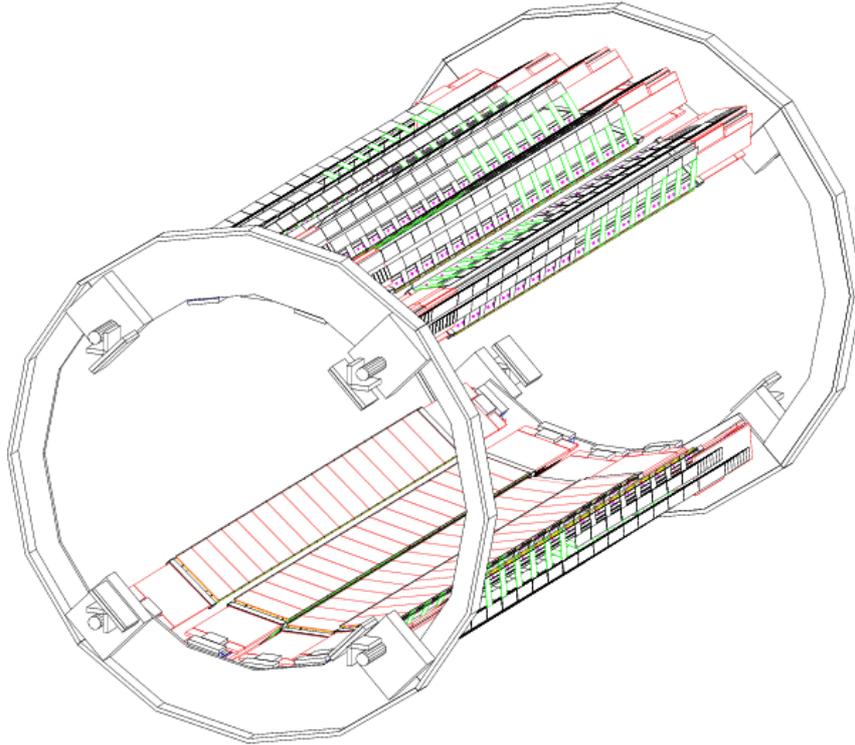


Figure 148 : Schéma du positionnement des 10 échelles installées lors de l'année 2003

- L'année 2004 a vu l'installation des 10 échelles restantes, formant ainsi le SSD complet (Figure 149 et Figure 150).

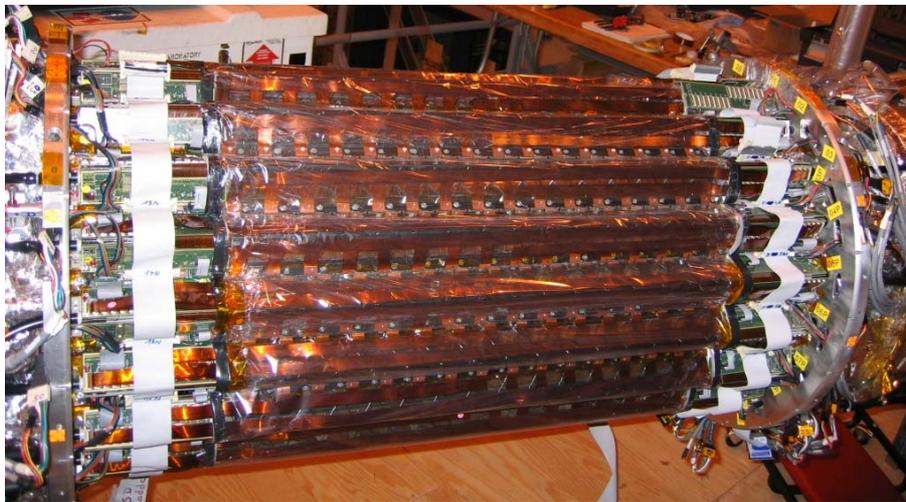


Figure 149 : Le SSD complet

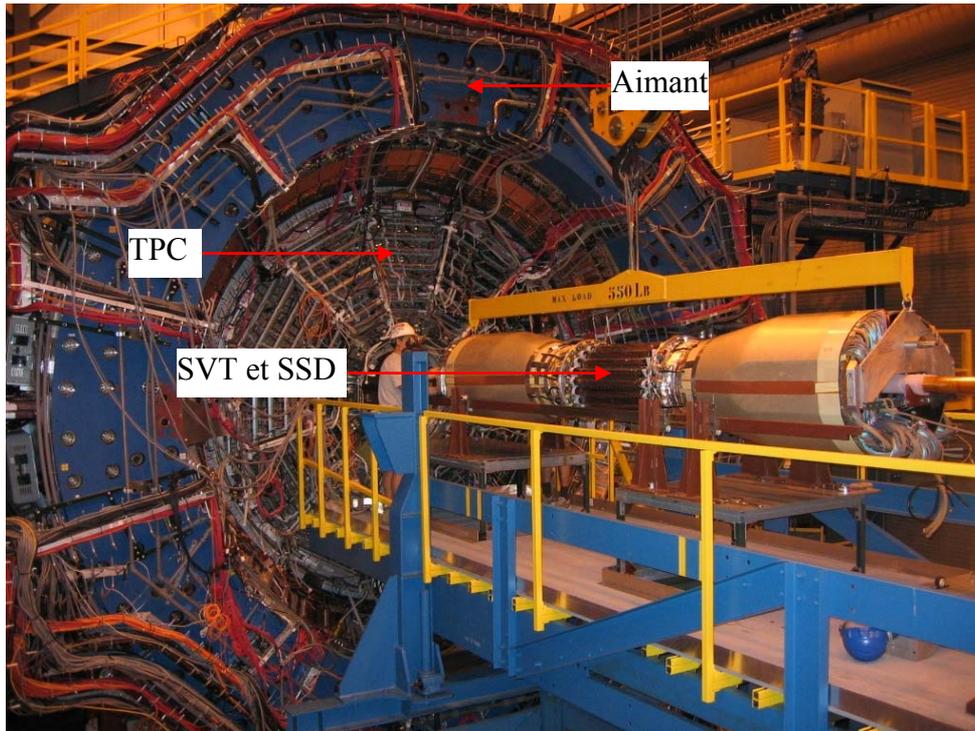


Figure 150 : Installation du SSD et du SVT à l'intérieur de la TPC

8.2 Premières analyses réalisées avec le SSD

Depuis janvier 2005, les premières prises de données incluant le SSD complet ont été réalisées. Nous pouvons voir ci-dessous les résultats généraux.

La Figure 151 représente le piédestal et le bruit pour la face P de l'échelle 13 qui sont stables d'un run à l'autre.

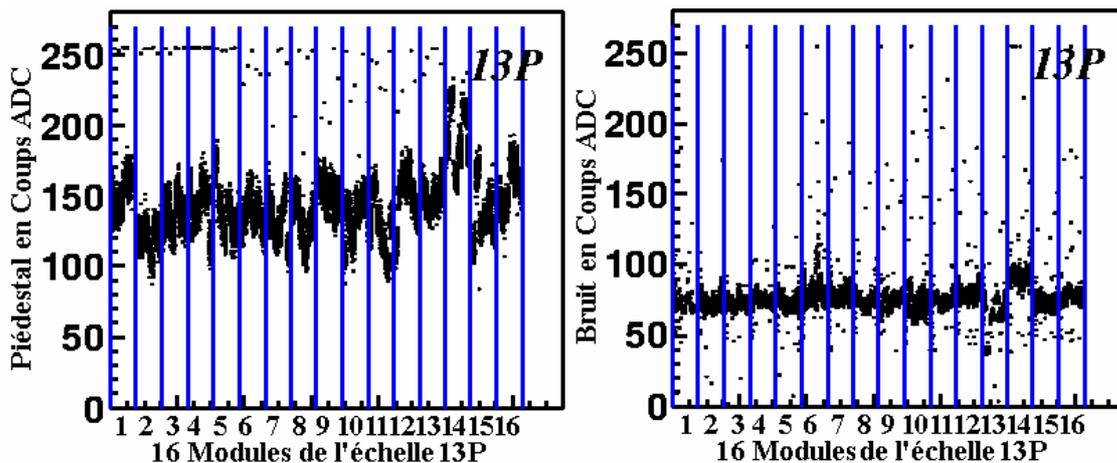


Figure 151 : Mesure du piédestal et du bruit pour les modules de l'échelle 13P lors de la prise de données numéro 5315033

La Figure 152 représente le taux d'occupation par module et par échelle pour l'ensemble du SSD, c'est-à-dire le pourcentage de pistes dont le signal est plus grand que le seuil, fixé à 6 coups ADC. Dans la Figure 152 à droite, les zones blanches représentent des modules non polarisés lors de l'acquisition.

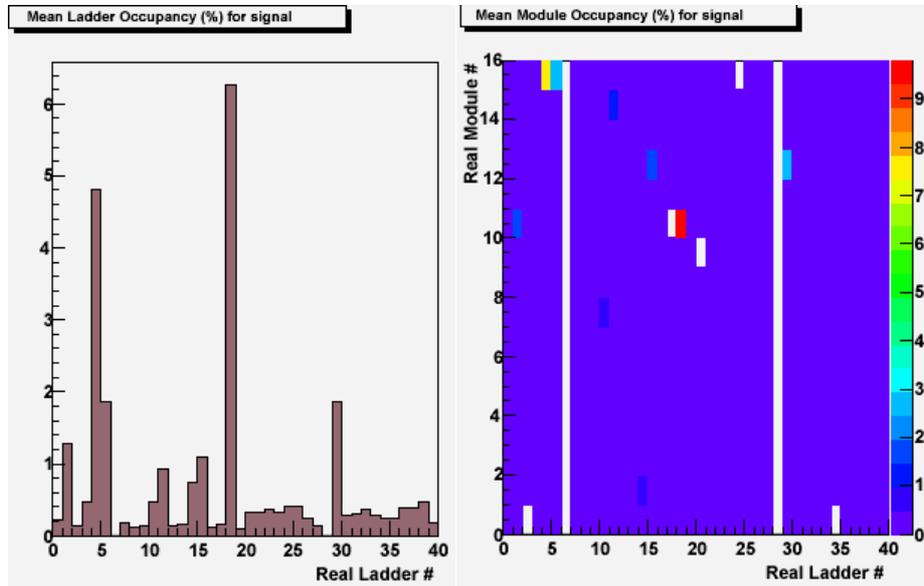


Figure 152 : Taux d'occupation par échelle et par module pour l'ensemble du SSD lors de la prise de données numéro 6031008

La Figure 153 représente la corrélation de charges pour l'échelle 14. Nous pouvons voir que le rapport des charges créées face N/charges créées face P est proche de 1. Ce qui est excellent. Ces données sont issues de la reconstruction en ligne. Cela signifie que ces graphes sont destinés à donner un aperçu rapide du fonctionnement du SSD. La corrélation de charges représentée est basée sur des algorithmes simplifiés et rapides qui ne filtrent pas les données, ce qui explique la dispersion.

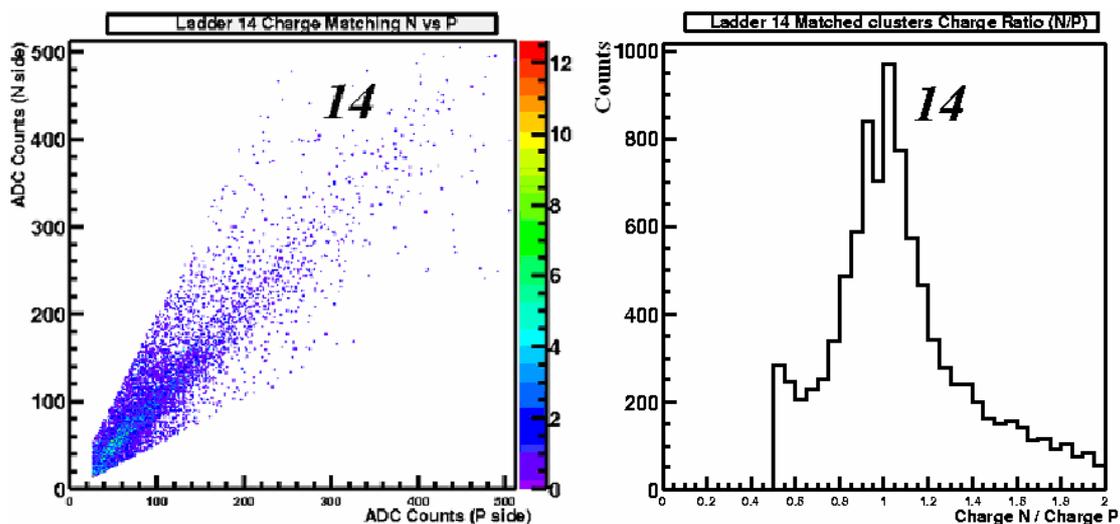


Figure 153 : Corrélation de charges entre les faces P et N de l'échelle 14 lors de la prise de données numéro 6007103

L'analyse de la prise de données numéro 5093007 a permis la reconstruction de 240 traces primaires (Figure 154) dont 54 points de passages dans le SSD. Ce run est le premier essai d'association de traces entre la TPC et le SSD marquant les premières contributions du SSD.

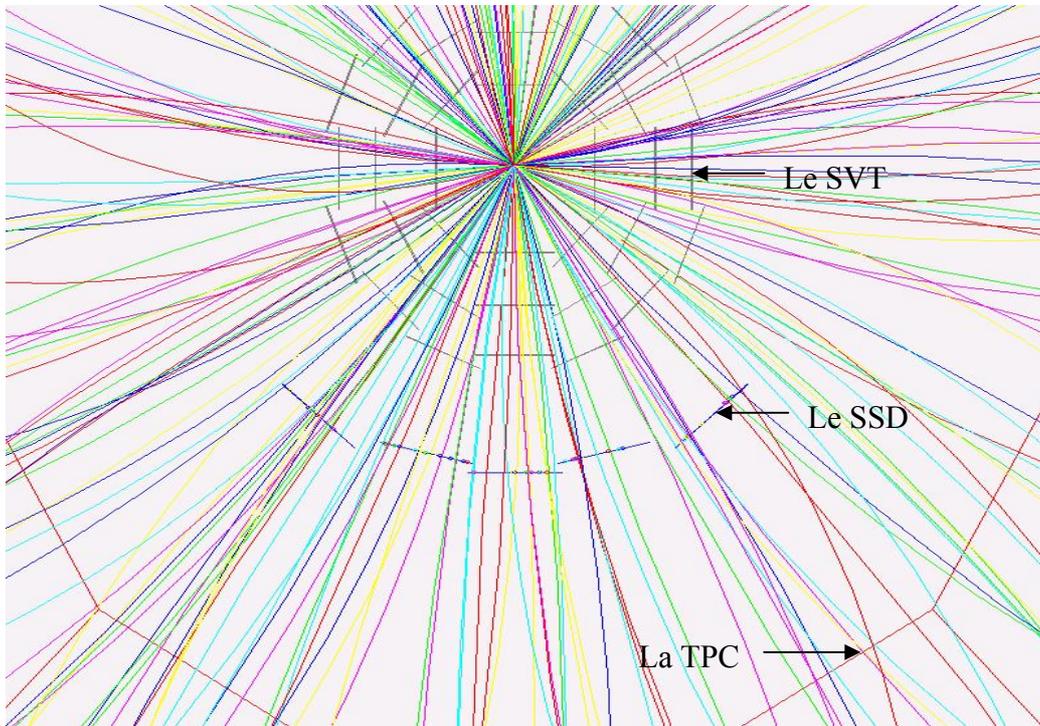


Figure 154 : Reconstruction de 240 traces primaires dans le détecteur de l'expérience STAR

Le SSD est aujourd'hui complet et fonctionnel. Les premières analyses de la quatrième campagne de prise de mesures (un demi-SSD) ainsi que l'analyse des premières données de la cinquième campagne de prises de mesures sont en cours.

CONCLUSION

Le travail décrit dans cette thèse s'inscrit dans l'étude de la recherche du du Plasma de Quarks et de Gluons au RHIC et plus particulièrement dans l'expérience STAR. Ce travail s'est soldé par l'installation du SSD, aujourd'hui opérationnel, comme décrit dans ce document.

Dès 1995, l'IReS avait élaboré une proposition de contribution à l'expérience ALICE sous la forme de détecteurs silicium à micropistes destinés au trajectographe interne. Des prototypes de détecteurs silicium double face à micropistes ont été développés et approvisionnés chez différents fournisseurs. Des circuits intégrés ASIC dédiés ont été conçus et réalisés pour la lecture des signaux des détecteurs (ALICE 128C) et pour le contrôle de l'électronique frontale (COSTAR). On a fabriqué des modules frontaux de détection des particules mettant en œuvre ces composants. Plusieurs périodes de tests au PS et au SPS du CERN ont permis de démontrer que ces modules de détection répondaient aux spécifications.

En 1998, l'IReS en concertation avec Subatech propose ces développements à la collaboration STAR en vue de compléter le trajectographe interne SVT par une quatrième couche de détection, le SSD constitué d'un cylindre de 320 modules. Ce SSD apporte une amélioration sensible à la trajectographie, ce qui a déterminé l'expérience à accepter cette proposition. Il offre en effet une meilleure reconstruction de traces, notamment pour les particules à basse impulsion transverse et pour les particules étranges qui décroissent après la première couche du SVT. Il pallie aux zones mortes du SVT et présente une faible longueur de radiation tout en se montrant peu sensible aux rayonnements ionisants.

Cette réalisation est subordonnée à la mise en œuvre de techniques originales à différents niveaux. Le choix de détecteurs silicium double face à micropistes au pas de 95 μm était relativement audacieux pour une surface de 1 m^2 en raison des difficultés de production, de la maîtrise nécessaire de la polarisation par "punch through" et du rendement de la lecture capacitive des pistes. Les circuits intégrés de lecture ALICE 128C associés ont été conçus en 1997, caractérisés en 1998 et produits en 1999. Ils présentent une dynamique étendue en même temps qu'un faible bruit. Ils sont entièrement testables et paramétrables à distance et présentent une consommation électrique divisée par 10 par rapport aux circuits de lecture existant alors. Cette dernière caractéristique a permis d'adopter un mode de refroidissement à air ce qui limite la longueur de radiation de l'ensemble. La technique originale de microconnectique TAB a été utilisée pour connecter les circuits ALICE 128C à l'extérieur. Ce TAB permet un test pratique et rapide des circuits assemblés. Il permet aussi de relier de manière flexible les circuits ALICE 128C au détecteur tout en assurant l'adaptation du pas. Il assure enfin la connexion aux hybrides. La flexibilité du ruban TAB autorise la construction de modules compacts en permettant de replier les hybrides frontaux au-dessus du détecteur.

L'assemblage de ces différents composants a été confié au groupe industriel Thales. Les années 2000 à 2002 ont permis de valider le procédé de fabrication par l'élaboration de modules de présérie. De nombreux problèmes techniques ont été résolus : fragilité des plots

de connexion des circuits intégrés, cambrage des rubans TAB, fiabilité des micro-soudures, fragilité des détecteurs, tolérances géométriques des modules après pliage, flux de colle et déformation des circuits hybrides. Cette période a également été consacrée à la réalisation par l'IREs des différents équipements de test pour caractériser les différents composants ainsi que les modules assemblés.

La production proprement dite de ces modules a été transférée à des sous-traitants. De nombreux problèmes techniques rencontrés dans la présérie se sont en fait propagés tout au long de la production à des niveaux d'acuité variables, imposant diverses études conjointes pour les résoudre au fur et à mesure. Le rendement de production a été un problème majeur surtout en ce qui concerne les composants en début de processus à savoir les circuits intégrés impossibles à réapprovisionner et les rubans TAB difficiles à produire. Pour maîtriser ces problèmes nous avons pris deux initiatives majeures. Nous avons installé des équipements de tests spécifiques sur les chaînes de production et nous nous sommes impliqués personnellement dans la production. Pour chaque difficulté, nous avons pu noter une grande réactivité de la part de tous les intervenants.

La production des 320 modules nécessaires à la fabrication du SSD a été réalisée en deux temps. Une première production de 258 modules (dont 56 non fonctionnels) en un an et demi (2002 à 2003) a permis d'installer la moitié du SSD dans l'expérience STAR en août 2003. Une seconde production de 190 modules (dont 32 non fonctionnels) en 10 mois (2003 à 2004), ajoutée aux modules restant de la première production, a permis l'installation de la deuxième moitié du SSD en août 2004. Le SSD de STAR est ainsi complet, les derniers paramétrages sont en cours et l'analyse des données des mesures effectuées en 2004 progresse.

Une base de données (système MySQL) a été mise en œuvre dès le début du projet pour gérer l'ensemble des données de production de ces modules. Cet outil centralise toutes les informations et les restitue sous différentes formes suivant les besoins de l'utilisateur. Il gère les stocks de composants chez les différents acteurs de la production, trace chaque composant ainsi que les ensembles aux diverses étapes de l'assemblage. Il enregistre les résultats des tests, établit des statistiques de production et permet d'associer des détecteurs compatibles en tension sur une même échelle. Le suivi de la production aurait été impossible sans cette base de données.

Parallèlement à la production de ces modules, 2 études ont été menées :

La première, avait pour but l'étude du comportement du module à différentes températures. Cette étude s'est avérée nécessaire en raison du mode de refroidissement choisi qui impose d'adapter les paramètres de réglage des modules à leur température de fonctionnement différente de celle des tests de caractérisation. Elle nous a confirmé que les observables considérées variaient en fonction de la température mais que le nombre de voies non fonctionnelles restait fixe quelle que soit la température.

La seconde étude visait à étudier le comportement des observables lorsque les paramètres de polarisation des blocs analogiques des circuits ALICE 128C du module sont modifiés à

température constante. De plus un ajustement de ces paramètres peut s'avérer nécessaire en fonction du vieillissement des modules et de leur exposition aux rayonnements ionisants.

Les modules utilisés pour l'expérience STAR au RHIC étaient initialement développés pour l'ITS⁵⁶ de l'expérience ALICE au LHC. L'évolution de la technologie des circuits intégrés et l'expérience acquise lors de la fabrication des modules STAR nous ont permis d'améliorer la conception des modules ALICE qui sont actuellement en cours de fabrication. Leur nombre est cinq fois plus élevé. Le cuivre doré des pistes conductrices des rubans TAB et des circuits hybrides a été remplacé par de l'aluminium pour satisfaire aux contraintes de longueur de radiation imposées par la présence de deux couches concentriques de modules de détection. Le raidisseur de l'hybride situé sous les circuits intégrés pour évacuer la chaleur qu'ils produisent n'occupe plus qu'une faible fraction de la surface du flex pour minimiser la longueur de radiation et réduire les contraintes mécaniques. Les circuits de lecture HAL25, conçus pour résister aux radiations, ont été améliorés par rapport aux circuits ALICE 128C. Les entrées et sorties des signaux numériques et la sortie analogique sont essentiellement différentielles. Ces circuits sont équipés de diodes de protection notamment sur les entrées analogiques pour les protéger contre les ESD. Ces entrées analogiques sont toutes géométriquement alignées (2 paires de rangées en quinconce pour le circuit ALICE 128C) ce qui facilite l'adaptation du pas du détecteur au circuit de lecture et réduit le bruit provoqué par le passage du ruban au-dessus du circuit dans le cas des circuits ALICE 128C. Le refroidissement à eau des modules a été privilégié en raison de la longueur supérieure des échelles entraînant des pertes de charges plus importantes et du nombre plus élevé de modules déterminant une chaleur dissipée correspondante. De ce point de vue, le détecteur SSD du trajectographe de l'expérience ALICE constitue le prolongement des développements initialement faits pour ALICE et appliqués chronologiquement d'abord à STAR.

Nous souhaitons que ce travail soit un gage de succès pour les études de physique qui sont et seront menées à STAR et ALICE dès 2007.

⁵⁶ Inner Tracking System

ANNEXE : Les colles

EPOXY
* TECHNOLOGY

DATA SHEET

EPO-TEK
H70E-2

Thermally Conductive
Electrically Insulating Epoxy

Rev. II
4/01

TYPICAL PROPERTIES

(To be used as a guideline only)

NUMBER OF COMPONENTS	Two
MIXING RATIO	PARTS BY WEIGHT
Part "A" (epoxy resin & filler)	1
Part "B" (hardener & filler)	1
NOTE: Mix contents of Part "A" container and Part "B" container thoroughly before mixing the two together.	
CURE SCHEDULE (minimum)	
175°C	1 minute
150°C	5 minutes
120°C	15 minutes
80°C	90 minutes
PHYSICAL PROPERTIES	
Color	Black
Consistency	slightly thixotropic paste
Specific Gravity	
Part "A"	1.5
Part "B"	2.3
Viscosity (@ 23°C/20 rpm)	9,000 - 15,000 cPs
Glass Transition Temp. (Tg)	
cured @ 150°C for 1 hour	> 80°C
Coefficient of Thermal Expansion (CTE)	
Below Tg	46×10^{-6} in/in/°C
Above Tg	170×10^{-6} in/in/°C
Lap Shear Strength (Al to Al)	
@ 20°C	1300 psi
@ 150°C	400 psi
Degradation Temperature (TGA)	380°C
Maximum Operating Temperature:	
Continuous	150°C
Intermittent	300°C
Shore D Hardness	75
Outgas @ 150°C	0.07%
@ 250°C	1.1%
Storage Modulus	787,350 psi
Humidity Resistance: 85% RH/85°C/1000 hrs. . .	Pass
Thermal Shock	
10 cycles (-30°C to +145°C)	Pass
ELECTRICAL - THERMAL PROPERTIES	
Thermal Conductivity	1.0 W/m ² K
Volume Resistivity	1.0×10^{14} ohm-cm
Dielectric Strength	276 V/mil
Dielectric Constant (1 KHz)	4.62
Dissipation Factor (125°C)	
@ 1 KHz	0.008
@ 10 KHz	0.011
CATION-ANION ANALYSIS	
Cl ⁻	20 ppm
Na ⁺	60 ppm
NH ₄ ⁺	200 ppm
K ⁺	10 ppm
POT LIFE	4 days
SHELF LIFE	
One (1) year when stored at room temperature.	
REFRIGERATION IS NOT REQUIRED	

EPO-TEK H70E-2 is a 100% solids, two component, thermally conductive, electrically insulating epoxy designed for I.C. chip protection in Tape Automated Bonding. H70E-2 is used to prevent chips from being mechanically damaged during micro-package assembly and handling. The epoxy exhibits exceptional resistance against moisture, contamination and solvents which make it an ideal glob top.

EPO-TEK H70E-2 is a soft, slightly thixotropic paste with excellent handling characteristics, long pot life and short curing cycles. The adhesion to Mylar, Kapton, ferrous and non-ferrous metals, glass, ceramic, epoxy package shells and semiconductor materials is superb.

Principal processing steps for chip coating with dispensing equipment are: (Data given by customer in production)

- After mixing epoxy and outgassing, the epoxy is poured into the syringe and fixed onto equipment.
- A controlled drop of H70E-2 is put on each chip at the tape level. The amount of epoxy is adjusted to the die size, the height is greater on large chips due to the spheric shape of the epoxy drop.
- The epoxy is then pre-cured in line, the tape moving step by step through a tunnel oven during 12 mn at $105 \pm 5^\circ\text{C}$.
- Complete curing is obtained by additional storage of the reel in an oven for 2 hours @ 90°C .

Environmental testing on chips protected with EPO-TEK H70E-2 resulted in -0- failures. Qualification included: thermal shock, pressure cooker test and humidity cycling (per MIL STD 883-1004).

EPO-TEK H70E-2 is also recommended for chip bonding, circuit repair, re-inforce lead-frames, LSI chip packaging and where good heat dissipation in a device is required.

EPOXY TECHNOLOGY, INC. 14 Fortune Drive Billerica, MA 01821-3972 USA

PHONE: 978.667.3805 1.800.227.2201 **FAX:** 978.663.9782

This information is based on data and tests believed to be accurate. Epoxy Technology, Inc. makes no warranties (expressed or implied) as to its accuracy and assumes no liability in connection with the use or inability to use this product.



DATA SHEET

EPO-TEK.

E4110

(formerly EP110)

Electrically Conductive, Silver Epoxy

Rev. III
12/01**TYPICAL PROPERTIES**

(To be used as a guideline only)

NUMBER OF COMPONENTS Two

MIXING RATIO PARTS BY WEIGHT

Part "A" (silver resin) 10

Part "B" (hardener) 1

Stir contents of container "A" thoroughly
before mixing with Part "B".

CURE SCHEDULE (minimum):

150°C 15 minutes

100°C 1 hour

80°C 3 hours

60°C 6 hours

Room Temperature 3 - 4 days

PHYSICAL PROPERTIES (Recommend heat cure for
optimum properties)

Color Silver

Consistency smooth paste

Specific Gravity

Part "A" 3.10

Part "B" 0.96

Viscosity (@ 23°C/100 rpm) 700 - 1,400 cPs

Glass Transition Temp. (Tg)

cured 150°C/1 hour >80°C

cured 100°C/1 hour 70°C

cured Room Temp./3 days 45°C

Coefficient of Thermal Expansion (CTE)

Below Tg 60×10^{-6} in/in/°CAbove Tg 180×10^{-6} in/in/°C

Lap Shear Strength (Al:Al) 1000 psi

Die Shear Strength >10 kg / 3,400 psi

Degradation Temperature (TGA) 380°C

Outgas @ 200°C 0.15

Operating Temperature

Continuous 150°C

Intermittent 250°C

Shore D Hardness 70

Storage Modulus 500,000 psi

ELECTRICAL - THERMAL PROPERTIES

Volume Resistivity

Room Temp./72 hrs. <0.005 ohm-cm

150°C/15 mins. <0.0005 ohm-cm

Thermal Conductivity 1.5 W/m²K

CATION-ANION ANALYSIS

Cl⁻ 65 ppm Na⁺ 12 ppmNH₄⁺ 20 ppm K⁺ ND

POT LIFE 3 - 4 hours

SHELF LIFE/STORAGE - One year when stored at
room temperature.

REFRIGERATION NOT REQUIRED

EPO-TEK E4110 is an electrically conductive, silver filled epoxy paste. This two component system is designed to be cured at room temperature or the cure can be accelerated by elevated temperatures. The system is a 100% solids epoxy system, contains no solvents.

This smooth, flowing paste has a 3-4 hour working life. This long working life enables the user to apply this material by dispensing, printing or by hand. The versatility in application methods allows its use in a wide variety of applications.

EPO-TEK E4110 exhibits superior adhesion to a wide variety of substrates including most metals, ceramics, glass and plastics. This material is well suited for use in electronic component and die attach, substrate attach and EMI shielding applications. It is also widely used in low temperature and cryogenic applications.

EPOXY TECHNOLOGY, INC. 14 Fortune Drive Billerica, MA 01821-3972 USA

PHONE: 978.667.3805 1.800.227.2201 FAX: 978.663.9782

This information is based on data and tests believed to be accurate. Epoxy Technology, Inc. makes no warranties (expressed or implied) as to its accuracy and assumes no liability in connection with the use or inability to use this product.

CUSTOM FORMULATION DATA SHEET**MATERIAL ID: EE165-3**Date: 7/99
Rev.: 3/02

Per: MJH

Material Description: Silver filled, electrically conductive adhesive designed for solder replacement and SMT assembly. Designed for Sn/Pb electrodes for plastic packages and discrete components.

Number of components: Two
Mix Ratio: 100 to 2.5 by weight
Cure Schedule (minimum): 150°C/60 minutes; 125°C/2 hours
Pot Life: 24 hours max.
Shelf Life: One year when stored separately at room temperature.

NOTE: Container(s) should be kept closed when not in use. Filled systems should be stirred thoroughly before mixing and prior to use.

MATERIAL CHARACTERISTICS (typical)*:**PHYSICAL PROPERTIES:**Color:
Before Cure: Silver
After Cure: Silver
Consistency: Moderate viscosity, thixotropic paste
Viscosity (23°C/10 rpm): 20,480 cPs
Thixotropic Index: 4.8
Specific Gravity:
Part "A": 4.40
Part "B": 1.02
Shore D Hardness: 80-82
Lap Shear Strength: 1,392 psi @ 23°C
Die Shear Strength: > 10 Kg/3,400 psi
Degradation Temp: 363°C
Operating Temp:
Continuous: -55 to +150°C
Intermittent: -55 to +300°C
Glass Transition Temp (T_g): 25-32°C
Coeff. of Thermal Expansion (CTE):
Below T_g: 30×10^{-6} in/in/°C
Above T_g: 212×10^{-6} in/in/°C
Storage Modulus: 212,193 psi
Outgassing to 200°C: 0.26 %
@ 250°C: 0.55 %
Moisture Resistance: 1.97 % increase**ELECTRICAL PROPERTIES:**Volume Resistivity: 1.23×10^{-1} ohm - cm

The data above is INITIAL only - it may be changed at anytime, for any reason without notice to anyone. It is provided only as a guide for evaluation/consideration.

*These material characteristics are typical properties that are based on a limited number of samples tested in the laboratory. All properties are based on the cure indicated above. Some properties may vary as manufactured quantities are scaled up to production levels.

EPOXY TECHNOLOGY, INC.**14 FORTUNE DRIVE, BILLERICA, MA 01821 (978) 667-3805, FAX (978) 663-9782****WEB SITE: www.epotek.com**

BIBLIOGRAPHIE

- [1] H. Satz, Rep. Prog. Phys. 63 (2000) 1511, P.F. Kolb and U. Heinz, in *Quark Gluon Plasma 3*, eds. R.C. Hwa and X.N. Wang (World Scientific Singapore, 2003); nucl-th/0305084.
- [2] C. Kuhn, J.P. Coffin, P. Crochet, P. Fintz, G. Guillaume, F. Jundt, A. Michalon, F. Rami, and C. Roy, *Search for exotic forms of strange matter in the Alice experiment*, ALICE/95-49, Internal notes/SIM, December 1995.
- [3] S.Soff, D.Ardouin, C.Spieles, S.A.Bass, H.Stocker, D.Gourio, S.Schramm, C.Greiner, R.Lednicky, V.L.Lyuboshits, J.P. Coffin and C. Kuhn, *Search for exotic strange matter in the ALICE and STAR experiments at the LHC and RHIC Heavy-ion colliders*, J. Phys. G : Nucl. Part. Phys. 23 (1997) 2117.
- [4] J.P. Coffin for the STAR and ALICE collaborations, *Search for strangeness at new ultra relativistic heavy ions colliders*, Fundamental and Applied Aspects of Modern Physics , Luderitz, December 2000.
- [5] Site du RHIC : <http://www.bnl.gov/rhic/default.htm>
- [6] Site de l'expérience BRAHMS : <http://www4.rcf.bnl.gov/brahms/WWW/>
- [7] Site de l'expérience PHENIX : <http://www.phenix.bnl.gov/>
- [8] Site de l'expérience PHOBOS : <http://www.phobos.bnl.gov/>
- [9] Site de l'expérience STAR : <http://www.star.bnl.gov/>
- [10] Site de l'expérience STAR France : <http://star.in2p3.fr>
- [11] C.Adler et al., the STAR collaboration, *The STAR time projection chamber*, XIV International Conference on Ultra-relativistic Nucleus-Nucleus collision, Quark Matter'99, Torino, May 1999, Nucl. Phys A661 (1999)681.
- [12] J.Baudot, *A Silicon Strip Detector for STAR*, Quark Matter'01, Stony Brook, Etats-Unis, 15-20 janvier 2001.
- [13] W. Pinganaud, *Contributions au développement du détecteur au silicium à micropistes de l'expérience STAR au RHIC*, Thèse de doctorat, Université de Nantes, (2000).
- [14] C. Suire, *Conception et réalisation de modules de détection pour le trajectographe interne de l'expérience STAR*, Thèse de doctorat, Université Louis Pasteur de Strasbourg, (2001).

BIBLIOGRAPHIE

- [15] L'algorithme de reconstruction de traces EST : http://star.in2p3.fr/STAR_informatique/est_progress.html
- [16] L'algorithme de reconstruction de traces ITTF : <http://www.star.bnl.gov/ittf/>
- [17] J. Baudot, *Upgrading the STAR detector with a silicon strip layer*, Workshop on flow and strangeness production in heavy ion collisions from relativistic to ultra-relativistic energies, Obernai, France, 27-28 septembre 1999.
- [18] F. Retière, *Étude des processus d'émission des pions dans les collisions Pb+Pb à 17.3 AGeV, et son prolongement aux collisions Au+Au à 200 AGeV, à travers la caractérisation des détecteurs au silicium à micropistes de l'expérience STAR*, Thèse de doctorat, Université de Nantes, (2000).
- [19] A. Boucham et al, *Proposal for a Silicon Strip Detector for STAR (SSD)*, STAR note SN0400, (1998).
- [20] J. Collot, *Cours de physique expérimentale des hautes énergies du DEA de Physique Théorique Rhône-Alpin, 2001*, <http://lpsc.in2p3.fr/atlas/cours/interaction.pdf>.
- [21] M. Germain, G. Guillaume, C. Suire, A. Tarchini, J. P. Coffin, L. Arnold, J. Baudot, F. Jundt, C. Kuhn, J. R. Lutz, S. Higuere, et al., *Irradiation of a silicon-strip detector and readout chips for the ALICE experiment at LHC*, Nucl. Instrum. Methods in phys. Res. A434, 345-357 (1999).
- [22] M. Germain, D. Bonnet, G. Guillaume, C. Gojak, B. Hippolyte, C. Suire, A. Tarchini, L. Arnold, J. Baudot, J.P. Coffin, C. Kuhn, J.R. Lutz, W. Dulinski, *Irradiation of a Silicon-Strip Detector for the ALICE experiment at LHC*, Nucl.Instr.Meth.A 482(2002)634-643 and in ALICE Internal Note 01-02, 2001.
- [23] The ALICE collaboration, *Alice Technical Proposal*, CERN/LHCC 95-71, LHCC/P3, December 1995.
- [24] L. Arnold et al., *The STAR silicon strip detector*, Nucl. Instrum. and Methods in Phys. Res. A499, Nuclear 652-658 (2003).
- [25] The ALICE collaboration, *ALICE Technical design Report - Inner tracking system*, CERN/LHCC 99-12 ALICE TDR 4(1999).
- [26] J.R. Lutz, *The module applied to ALICE*, ALICE and Heavy Ion Physics Workshop, Varsovie, Pologne, 11-15 octobre 2000.
- [27] S. Moreau, *Conception d'un algorithme de reconstruction de vertex pour les données de CMS, Etude de détecteurs gazeux (MSGC) et silicium à micropistes*, Thèse de doctorat, Université Louis Pasteur de Strasbourg, (2002).

- [28] L. Arnold, J.P. Coffin, P. Fintz, G. Guillaume, F. Jundt, C. Kuhn, J.R. Lutz, P. Pagès, S. Pozdniakov, F. Rami, K. Sparavec, L. Tizniti, C. Colledani, W. Dunlinski, R. Turchetta, C. Roy, *Experimental study of the spatial resolution of silicon microstrip detectors for the Inner Tracking System of the ALICE Detector*, ALICE/97-12, Internal Note/ITS April 97.
- [29] B. Hippolyte et al, *Silicon Strip Detector reconstruction Chain for STAR Experiment*, STAR note SN0427, octobre 2000.
- [30] Professor Korytov, *Interaction of particles with matter, Introduction to Elementary Particle Physics* : http://www.phys.ufl.edu/~korytov/phz6355/note_A10.pdf.
- [31] J.R. Lutz et al., *Cahier des Clauses Techniques Particulières (CCTP) pour la fabrication de deux lots de détecteurs à micropistes au silicium*, octobre 1998.
- [32] *ALICE 128C, Circuit de lecture « full custom » de détecteur silicium à micropistes pour l'expérience ALICE au collisionneur LHC*, Les Projets de Recherche du LEPSI, (1999).
- [33] L. Hebrard, J.P. Blonde, M. Ayachi, Y. Hu, C. Colledani, G. Deptuch, W. Kucewicz, J.P. Coffin, F. Jundt, C. Kuhn, J.R. Lutz, *ALICE128C: A CMOS Full Custom ASIC for the Readout of Silicon Strip Detectors in the ALICE Experiment*, Third Workshop on Electronics for LHC Experiments, Imperial College, London, September 97.
- [34] L. Hébrard, J.P. Blondé, C. Colledani, G. Clauss, *Design and Test of a CMOS Low-Power Mixed-Analog/Digital ASIC for Radiation Detector Readout Front Ends*, Proc. of the 11th Annual IEEE International ASIC Conference, ASIC'98, Rochester, New York, September 13-16, 1998.
- [35] L. Hébrard, J.P. Blondé et al., *Electrical Characterization of ALICE128C : A Low-Power CMOS ASIC for the Readout of Silicon Strip Detectors*, Proceedings of the Fourth Workshop on Electronics for LHC Experiments, Rome, 21-25 September 1998, CERN/LHCC/98-36, p160-164.
- [36] M. Ayachi, J.D. Bertz, J.P. Blonde, G. Clauss, C. Colledani, G. Deptuch, W. Dulinski, Y. Hu, L. Hebrard, W. Kucewitch, J. R. Lutz et al., *Electrical Characterization of ALICE128C : A Low-Power CMOS ASIC for the Readout of Silicon Strip Detectors*, Fourth workshop on electronics for LHC experiments, Rome september 1998.
- [37] C. Colledani, W. Dulinski, R. Turchetta, F. Djama, A. Rudge, P. Weilhammer, *A submicron precision silicon telescope for beam test purposes*, Nucl. Instrum. and Methods in Phys. Res. A372, Nuclear 379-384 (1996).
- [38] C. Colledani, C. Hu, J.D. Berst, *HAL25 user manuel*, LEPSI, IReS, Strasbourg, (2002).

BIBLIOGRAPHIE

- [39] C. Hu et al., *The HAL25 Front-end chip for the ALICE Silicon Strip Detectors*, Proceedings of the 7th workshop on electronics for LHC experiments, Stockholm, Sweden, septembre 2001.
- [40] C. Hu et al., *Test and Evaluation of HAL25 : the ALICE SSD Front-End Chip*, Proceedings of the 8th workshop on electronics for LHC experiments, Colmar, France, *October 2002*.
- [41] M. Germain, *Radiation damages on double sided silicon strip detectors*, Proceeding of the 5th International Conference on Large Scale Applications and Radiation Hardness of Semiconductor Detectors, Florence, Italie, published in Nucl. Inst. And Meth. A 85 (2002) 121-125.
- [42] D. Bonnet, J. Baudot, J.R. Lutz, L. Arnold, J.P. Coffin, M. Germain, C. Gojak, C. Kuhn, C. Suire, A. Tarchini, IReS, Strasbourg, France and the group STAR at SUBATECH, Nantes, France, and the LEPSI, Strasbourg, France, and the STAR collaboration, *Control system of the silicon microstrip layer for the STAR experiment*, International Conference on Accelerator and Large Experimental Physics Control Systems, 1999, Trieste, Italy.
- [43] J.D. Berst, G. Claus, C. Colledani, *Manuel d'utilisation de COSTAR*, LEPSI, Strasbourg, (1999).
- [44] J.R. Lutz, L. Arnold, J. Baudot, D. Bonnet, J.P. Coffin, M. Germain, C. Gojak, F. Jundt, C. Kuhn, C. Suire, A. Tarchini, et al., *TAB bonded SSD Module for the STAR and ALICE trackers*, Fifth workshop on electronics for LHC experiments, Snowmass, USA, 20-24 September 1999.
- [45] C. Suire et al., *TAB connection for the Silicon Strip Detector in STAR*, STAR Note 431, mars 2001.
- [46] S. Bouvier and al., *TAB packaging technology for the Si-strip front end detector assembly*, Proc. Of the 4th workshop on electronics for LHC experiments, Rome, September 21-25, 1998.
- [47] A. Joly, THALES SYSTEMES AEROPORTES, *cahier d'industrialisation et dossier de fabrication, Réalisation de modules de détection en technologie TAB*, (2003).
- [48] J.R. Lutz, L. Arnold, J. Baudot, J. P. Coffin, G. Guillaume, F. Jundt, C. Kuhn, C. Suire, A. Tarchini, et. al., *Detector and front end electronics for ALICE and STAR silicon strip layers*, Fourth workshop on electronics for LHC experiments, Rome september 1998.
- [49] L. Arnold J. Baudot, J.P. Coffin, G. Guillaume, S. Higuieret, P. Fintz, F. Jundt, C. Kuhn, J.R. Lutz, P. Pagès, S. Pozdniakov, F. Rami, S. Bouvier, B. Erasmus, S. Giliberto, L. Martin, C. Le Moel, C. Roy, C. Colledani, W. Dulinski, R. Turchetta, *In-beam test*

- of double sided silicon strip detector*, ALICE/SIL98-05, Internal Note-SIL, 22 january 1998.
- [50] C. Suire, C. Kuhn, J. Baudot, J.P. Coffin, L. Arnold, D. Bonnet, M. Germain, G. Guillaume, F. Jundt, J.R. Lutz, A. Michalon, A. Tarchini, *Off-and-in beam tests of Silicon Strip Detectors for the ALICE experiment at LHC*, ALICE/INT 99-22, Internal Note (1999).
- [51] J.P. Coffin et al., *Development and test of a double-sided silicon strip detector and front-end electronics for the internal tracking system of ALICE at LHC*, XIV International Conference on Ultra-relativistic Nucleus-Nucleus collision, Quark Matter'99, Torino, May 1999, Nucl. Phys A661 (1999)698.
- [52] A. Tarchini, IReS, *Les détecteurs silicium à micropistes de l'expérience STAR*, (2002).
- [53] T. Cambon^{*}, L. Arnold, J.P. Coffin, P. Fintz, G. Guillaume, F. Jundt, C. Kuhn, J.R. Lutz, P. Pagès, S. Pozdniakov, F. Rami, K. Sparavec, W. Dulinski, ^{*} *Visiting Fellow, Quality tests of double-sided silicon strip detectors*, ALICE/97-30, Internal note/Silicon, 1997.
- [54] A.Tarchini, *Production tests of silicon strip detectors of STAR SSD layer*, Workshop on Quality Assurance of Silicon Detectors, CERN, Geneve, Suisse, 17-18 mai 2000.
- [55] A.Tarchini, IReS, *Banc de test automatisé des circuits ALICE 128C*, (2002).
- [56] J.R. Lutz, , L. Arnold, J. Baudot, D. Bonnet, J.P. Coffin, M. Germain, C. Gojak, M. Guédon, C. Kuhn, C. Suire, A. Tarchini, et al., *Production tests of microstrip detector and electronic frontend modules for the STAR and ALICE trackers*, Sixth workshop on electronics for LHC experiments, Cracow, Poland, 11-15 September 2000.
- [57] W. Peryt, *Production phase dB for the STAR SSD*, ICALEPS'01, San Jose, California, (2001).
- [58] Documents techniques à propos du SSD : http://star.in2p3.fr/STAR_technique2.html.

*Imprimé à l'Institut de Recherches Subatomiques
23 rue du Loess
BP 28 – 67037 Strasbourg Cedex 2*

Résumé

Cette étude s'inscrit dans le cadre de la recherche de la formation d'un plasma de quarks et de gluons dans l'expérience STAR au RHIC. Elle concerne l'ajout d'un ensemble cylindrique de détecteurs en silicium, à micropistes, double face (SSD) au trajectographe interne du détecteur STAR. Cet ajout permet une amélioration globale de la trajectographie du détecteur STAR.

Le SSD forme un cylindre de 1 m de long pour 23 cm de rayon et est composé de 320 modules compacts identiques. Les modules sont formés d'un détecteur, de 12 circuits de lecture ALICE 128C, de 12 rubans TAB, d'un circuit de contrôle COSTAR et de 2 circuits hybrides qui supportent l'ensemble des composants.

La thèse montre le gain en performances physiques apportées par le SSD, ainsi que les différents choix technologiques, en particulier celui des détecteurs en silicium à micropistes, ainsi qu'une caractérisation des performances sous faisceau.

Tous les composants sont décrits ainsi que leurs caractéristiques et l'ensemble des procédures de test qui ont été définies pour chacun des composants afin d'en établir la fonctionnalité et les propriétés. L'ensemble des données des composants et des tests est stocké dans une base de données. Les résultats obtenus pour la production des modules et de leurs composants sont présentés.

Deux études parallèles ont été menées : l'une sur l'influence de la température environnementale, l'autre sur le réglage optimal des blocs analogiques du circuit ALICE 128C.

L'installation du SSD sur le site de RHIC, sa mise en opération et les premières prises de données physiques sont présentées.

Mots-clés

Plasma de Quarks et de Gluons, expérience STAR, détecteur silicium double face à micropistes, circuit ALICE 128C, tests de production, bilan de production, base de données, influence de la température.

Abstract

This study has been performed in the frame of quark gluon plasma physics research in the STAR experiment at RHIC. It deals with the design, the construction and the commissioning of a barrel of silicon-strip detectors (SSD). Added to the Silicon Vertex Tracker (SVT) of the STAR detector, it extends the capabilities of track reconstruction for charged particles emitted in ultra-relativistic heavy-ion collisions. It also contributes to the general study of the quark-gluon plasma production undertaken at STAR.

The SSD is a cylinder of 1 m long and of 23 cm radius, and it is composed of 320 compact identical modules. Each module includes one double-sided silicon micro-strip detector, 12 readout chips ALICE 128C, 12 TAB ribbons, 2 COSTAR control chips and 2 hybrids supporting all the components.

The document explains why the SSD is an important and relevant element, and justifies the technologic choices as well as their validation by in-beam characterization.

All component functionalities, characteristics and test procedures are presented. The data and test results are stored in a database for tracing purpose. Component and module production is described.

Two parallel studies have been performed, analysed and described. One on the temperature dependence of the module performances and the other one on the optimal adjustments of the analogue blocks inside the ALICE 128C chip.

The SSD installation on the RHIC site as well as the commissioning are presented together with the first data takings.