



HAL
open science

Étude de l'influence de l'assemblage sur le comportement des composants électromécaniques intégrés dans des systèmes radiofréquences

Vincent Georgel

► **To cite this version:**

Vincent Georgel. Étude de l'influence de l'assemblage sur le comportement des composants électromécaniques intégrés dans des systèmes radiofréquences. Autre. Université Paris-Est, 2008. Français. NNT : 2008PEST0214 . tel-00432057

HAL Id: tel-00432057

<https://theses.hal.science/tel-00432057>

Submitted on 13 Nov 2009

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UNIVERSITÉ PARIS-EST

ÉCOLE DOCTORALE

Thèse de doctorat

Electronique, Traitement du signal et des Images

Ecole doctorale : ICMS

VINCENT GEORGEL

ETUDE DE L'INFLUENCE DE L'ASSEMBLAGE SUR LE
COMPORTEMENT DES COMPOSANTS
ELECTROMECHANIQUES INTEGRES DANS DES SYSTEMES
RADIOFREQUENCES

Thèse dirigée par Gaëlle LISSORGUES.

Soutenue le 13 Juin 2008.

Jury :

Claude PELLET	Professeur des Universités IMS	Rapporteur
Souhil MEGHERBI	Maître de conférences HDR	Rapporteur
Gilles POUPON	Ingénieur CEA LETI/DIHS	Examineur
Christian VAL	PDG société 3DPlus	Examineur
Odile PICON	Professeur univ Paris-Est	Examineur
Gaëlle LISSORGUES	Professeur, ESIEE	Directeur de thèse
Patrick POULICHET	EC, ESIEE	Co-Directeur

Remerciements

Le travail présenté dans ce mémoire a été effectué à Caen au sein de NXP Semiconductors. Il a été réalisé en collaboration avec le laboratoire d'Electronique, Systèmes de Communication et Microsystèmes (ESYCOM) rattaché à l'école d'ingénieur des sciences et technologies de l'information et de la communication (ESIEE), au CNAM et à l'université Paris-EST à Noisy le Grand.

Je tiens tout d'abord à remercier Alain Rougier, responsable du groupe System in Package de NXP, Peter Biermans SiP Integral Project Manager pour m'avoir accueilli dans leur service et pour m'avoir ainsi permis de mener à bien ce travail de recherche. Je souhaite également remercier Gaëlle Lissorgues et Patrick Poulichet pour m'avoir accueilli au sein du laboratoire ESYCOM et pour avoir accepté de co-diriger ma thèse. Merci à Tarik Bourouina pour avoir dirigé la première année de ma thèse.

Je suis sincèrement reconnaissant envers Souhil Megherbi et Claude Pellet pour leur lecture attentive et critique de ce manuscrit et pour avoir accepté d'en être rapporteurs.

Mes plus sincères remerciements à Fabrice Verjus, ingénieur développement à NXP, pour m'avoir encadré au quotidien pendant toute cette thèse. Merci pour la qualité de son aide et pour son soutien.

Merci à Eric van Grunsven chef de projet à Philips Applied Technologies et à son collègue Jan van Delft, ingénieur, sans qui une grande partie de ce travail n'aurait été possible. Je remercie aussi Stéphane Chamaly, ingénieur à EPCOS, qui nous fournit les filtre SAW et qui m'a donné de précieux conseils et mesurer les filtres assemblés.

Je tiens à remercier toute les personnes de NXP et du Lamips pour les différents tests de fiabilité qui ont été mis en place pour mon assemblage.

Ainsi que toutes les personnes qui sont passés dans l'open space dédié aux doctorants, stagiaires à Caen : Vincent K, Guillaume B, Ziad N, Aurelien F, Julien R, Olivier M, Arnaud T, Arnaud C. Et aussi Vincent F (dit laton), Jeremy B et tous ceux que j'ai oubliés.

Introduction générale

L'industrie de la microélectronique augmente sans cesse la densité d'intégration de transistors par puce, dans le but d'améliorer les performances des circuits intégrés. La loi de Moore énoncée dès 1965 par Gordon Moore, ingénieur de Fairchild Semiconductor (co-fondateur d'Intel), indiquait que la densité d'intégration sur silicium doublerait tous les 18 mois, ce qui implique la réduction de taille des transistors. A ce jour, cette prédiction s'est révélée exacte, avec pour conséquences l'apparition sur le marché de systèmes électroniques de moins en moins coûteux et de plus en plus performants. Cette évolution quasi-exponentielle est le fruit de progrès fulgurants de la recherche en microélectronique tant aux niveaux des procédés, des techniques de conception que des architectures. Cependant des limites technologiques semblent se profiler à l'horizon comme la finesse de la gravure, l'interconnexion, la densité de composants... Une des solutions pour passer outre ces difficultés liées aux étapes de fabrication amont ou "Front-End" est de développer l'aspect intégration. Deux technologies, principalement, sont en concurrence dans ce domaine:

- Le "System in Package" ou "SiP"
- Le "System On Chip" ou "SOC"

Chacune de ces solutions amène son lot d'avantages et d'inconvénients. Ainsi il n'existe pas de solution idéale mais plutôt deux possibilités offertes au concepteur face au cas particulier auquel il est confronté. En effet tout industriel qui veut intégrer un système électronique dans un seul boîtier doit choisir entre le SiP, flexible mais plus cher, et le SOC, plus complexe à concevoir et plus compétitif... à condition de fabriquer quelques millions d'unités.

Il semble cependant possible d'allier ces deux technologies dans un même boîtier pour les combiner et ainsi tirer avantage des deux approches.

Malgré tout, à notre connaissance il n'est pas possible d'intégrer la totalité des composants dans un procédé de fabrication standard. Pour remédier à cela de nouvelles technologies d'intégration doivent être mises en place. Nous avons développé une technologie permettant l'intégration d'un composant hétérogène nécessitant une cavité pour son fonctionnement sur un substrat en silicium. Comme véhicule de test nous avons choisi un filtre à ondes de surface ou " filtre SAW ". Ce type de composants a pris une importance considérable dans le domaine des communications mobiles. Mais une des difficultés rencontrées reste leur intégration au sein d'un système ainsi que leur mise en boîtier. Car le fonctionnement de ce type de composant est basé sur la propagation des ondes dans un matériau piézoélectrique.

Leur fonctionnement est très proche de celui des microsystèmes électromécaniques ou "MEMS", c'est pour cela que nous l'avons choisi comme véhicule de test. En effet l'intégration de ces filtres pourra être généralisée par la suite à d'autres composants de type "MEMS" et ainsi couvrir une plus grande variété de composants.

Dans ce mémoire nous nous sommes intéressés à deux thèmes principaux:

- Aspect intégration dans un "System in Package" qui traitera des différentes techniques d'intégration et du développement d'un nouvel assemblage à base de polymère qui permettra d'intégrer les filtres à ondes de surface sur un substrat silicium.
- Aspect filtre à ondes acoustiques de surface qui traitera de la génération et la propagation des ondes de surface dans un substrat piézoélectrique.

Chacun de ces deux thèmes sera abordé dans les trois parties de ce manuscrit. Elles se découpent de la façon suivante:

Dans la première partie servant d'introduction et d'état de l'art nous introduirons les différentes techniques possibles liées à l'intégration de composants dans un system in package ainsi que les différentes étapes de fabrication de ce type de composants. Puis nous nous intéresserons au fonctionnement et aux caractéristiques des filtres à ondes de surface d'un point de vue assez général.

Dans la deuxième partie, nous développerons la conception et la modélisation de ce type de filtre. Nous terminerons cette partie par les aspects technologiques que nous avons mis en place pour intégrer le filtre à ondes de surfaces sur un substrat silicium.

Enfin la troisième partie présentera les résultats obtenus en ce qui concerne l'intégration du filtre. Une étude complémentaire dédiée à la simulation par éléments finis sera présentée. Elle nous permettra d'étudier le comportement thermo-mécanique d'un assemblage hétérogène, d'évaluer l'impact des différents composants sur la rigidité et la fiabilité du composant ainsi constitué.

Ce travail s'inscrit dans une collaboration entre l'ESIEE (Ecole d'ingénieurs des sciences et technologies de l'information et de la communication) à Noisy-le-Grand et NXP Semiconductors (anciennement la division Semi-conducteurs de Philips) à Caen. Nous avons utilisé comme base la technologie PICS pour "Passive Integration Connecting Substrate", développée par NXP, qui permet l'intégration de composants passifs sur un substrat en silicium pour former un "System in Package". Les développements sur les polymères ont été menés en collaboration avec Philips Applied Technologies à Eindhoven au Pays-Bas et les filtres SAW de types commerciaux ont été fournis par EPCOS (Anciennement Temex) à Sophia-Antipolis.

Table des matières

Partie 1

Etat de l'art 1

I System in Package.....	3
I.1 Intégration de composants hétérogènes	3
I.1.1 System in Package.....	3
I.1.2 Techniques d'assemblage au niveau substrat.....	12
I.2 Interconnexion.....	16
I.2.1 Technique filaire (wire bonding).....	16
I.2.2 Plots métalliques (bumps).....	18
I.2.3 Adhésif conducteur.....	23
I.2.4 Composition des alliages de brasure.....	24
I.3 Résine underfill.....	25
I.4 Mise en boîtier.....	26
I.4.1 Procédé de mise en boîtier.....	26
I.4.2 Principales familles de boîtiers.....	27
I.5 Fiabilité.....	30
I.5.1 Définition.....	30
I.5.2 Principaux modes de défaillances.....	31
I.5.3 Herméticité	34
II Filtres à ondes élastiques de surface.....	37
II.1 Elasticité et piézoélectricité.....	37
II.1.1 Déformations et contraintes.....	37
II.1.2 Loi de Hooke.....	39
II.1.3 Energie élastique d'un solide déformé. Relation de Maxwell.....	40
II.1.4 Solide piézoélectrique.....	41
II.1.5 Pyroélectricité	42
II.2 Propagations des ondes élastiques.....	43
II.2.1 Ondes planes dans un solide piézoélectrique.....	43
II.2.2 Ondes guidées, ondes de surface.....	45
II.3 Composants à ondes de surface.....	47
II.3.1 Principe de fonctionnement des IDTs.....	47
II.3.2 Effets secondaires et corrections possibles	50
II.3.3 Configuration de différents filtres.....	53
II.4 Circuit équivalent et modèles analytiques des filtres SAW.....	55
II.4.1 Le modèle des sources discrètes ou modèle des "delta".....	55
II.4.2 Le modèle réponse impulsionnelle.....	55
II.4.3 Le modèle du champ croisé (crossed-field model).....	56
II.4.4 Méthode analytique : la représentation matricielle.....	56
II.4.5 La méthode des modes couplés (Coupling-of-modes).....	57

Partie 2

Briques technologiques 63

I Contexte technologique.....	65
I.1 Applications visées.....	66
I.1.1 Diffusion vidéo numérique (DVB).....	66
I.1.2 DVB-H US: Filtre à ondes de surface et Tuner.....	67
II Conception et modélisation de filtre à ondes de surface.....	68
II.1 Conception d'un filtre à ondes de surface.....	68

II.1.1 Dimensionnement.....	68
II.1.2 Modélisation électrique des transducteurs interdigités.....	69
II.1.3 Réalisation.....	76
II.1.4 Mesures des filtres réalisés.....	77
II.1.5 Evolution de la réponse des filtres en fonction de la température.....	80
II.2 Modélisation par éléments finis.....	82
II.2.1 Construction du modèle.....	82
II.2.2 Résultats de la modélisation.....	85
II.3 Filtre à ondes de surface sur silicium.....	87
II.3.1 Description du composant.....	87
II.3.2 Modélisation par élément finis.....	88
III Etapes technologiques de fabrication nécessaires à la réalisation du SiP.....	90
III.1 Procédé de fabrication des filtres SAW.....	91
III.1.1 Technique de gravure.....	92
III.1.2 Technique de lift-off.....	92
III.1.3 Dépôt film mince.....	93
III.1.4 Etape de photolithographie.....	95
III.2 Filtres fournis pour l'assemblage.....	95
III.2.1 Filtre PCS 1900.....	95
III.2.2 Filtre DVB-H US.....	96
III.3 Choix du polymère.....	97
III.3.1 Propriétés des matériaux.....	97
III.3.2 Etape de dépôt de ces différents polymères.....	99
III.3.3 Flip-chip SAW filter sur PICS.....	104
 <u>Partie 3</u>	
 <u>Intégration d'un filtre</u> 111	
I Assemblage du filtre à ondes de surface.....	113
I.1 Filtres à notre disposition.....	113
I.2 Conception de l'assemblage.....	114
I.2.1 Limitations thermomécaniques.....	114
I.2.2 Connexions électriques.....	116
I.2.3 Choix du polymère.....	118
I.3 Analyse électrique.....	120
I.3.1 Filtre DCS 1900.....	120
I.3.2 Filtre DVB-H US.....	122
I.4 Analyse mécanique.....	123
I.4.1 Présentation des techniques d'analyses.....	123
I.4.2 Analyse aux rayons X de l'assemblage.....	124
I.4.3 Analyse par section de l'assemblage.....	125
I.4.4 Test de cisaillement (shear test).....	128
I.5 Tests de qualification supplémentaires.....	130
I.5.1 Test en humidité (THB).....	130
I.5.2 Test de durée de vie (TMCL).....	134
II Propriétés thermomécaniques des matériaux.....	135
II.1 Propriétés mécaniques.....	135
II.1.1 Dilatation thermique.....	137
II.1.2 Evaluation analytique des déformations dues aux variations de température.....	138
II.1.3 Evaluation de la fatigue des interconnexions.....	139
II.1.4 Comportements des matériaux.....	140
III Simulation par éléments finis du comportement thermomécanique de l'assemblage.....	142
III.1 Principe de la simulation par éléments finis.....	142

III.2 Modélisation	143
<i>III.2.1 Construction du modèle</i>	143
<i>III.2.2 Définition des modèles</i>	143
<i>III.2.3 Propriétés des matériaux</i>	143
<i>III.2.4 Maillage</i>	144
<i>III.2.5 Application des chargements</i>	145
III.3 Résultats	146
<i>III.3.1 Etude du comportement de l'assemblage</i>	146
<i>III.3.2 Modification des matériaux</i>	151
<i>III.3.3 Modification des dimensions</i>	151
III.4 Cyclage thermique	152
<i>III.4.1 Elaboration du modèle</i>	152
<i>III.4.2 Résultats</i>	153
IV Intégration d'un filtre dans un système	155
IV.1 Conception du SiP: SAW+Tuner DVB-H US	155
<i>IV.1.1 Description de l'assemblage</i>	155
<i>IV.1.2 Conception du circuit passif d'adaptation (substrat PICS)</i>	155
<i>IV.1.3 Etapes du procédé d'assemblage du SiP</i>	158
IV.2 Mesure du système complet pour l'application DVB-H US	161
<i>IV.2.1 Description de la mesure</i>	161
<i>IV.2.2 Premier résultat de mesure</i>	162
<i>IV.2.3 Analyse des défaillances</i>	162

Partie 1

Etat de l'art

Introduction

L'intégration de composants constitue une des voix privilégiées pour atteindre les objectifs fixés par la loi de Moore. Pour l'instant, la plus part des composants intégrés de façon industrielle ne comportent pas de partie mobile ou s'ils en ont une, ils sont fabriqués monolithiquement. Cependant l'intégration au sein du "System in Package" ne se résume pas qu'à ce type de composants.

Cette première partie qui se décompose en deux grands chapitres : le premier présente l'état de l'art des différentes techniques d'intégration et d'assemblage des composants et le deuxième concerne les bases théoriques de la propagation des ondes élastiques et de surface dans un solide piézoélectrique. Ces notions et rappels sont nécessaires à la compréhension du sujet qui traite de l'intégration d'un filtre à onde de surface dans un System in Package.

I System in Package

I.1 Intégration de composants hétérogènes

Même si la majorité des circuits intégrés sont assemblés seuls dans un boîtier et ainsi commercialisés, la tendance est d'intégrer un maximum de fonctionnalités dans un même système. L'objectif est économique car intégrer des technologies différentes dans un même boîtier permet de gagner de la place. Pour atteindre cet objectif de nouvelles méthodes d'intégration doivent être prises en compte. Ce premier chapitre a pour but de présenter ces différentes techniques d'assemblage et d'intégration de composants électroniques.

I.1.1 System in Package

Les consommateurs friands des nouvelles technologies forcent l'industrie à commercialiser des applications miniaturisées et complexes comme les lecteurs MP3 ou les téléphones portables de troisième génération.

Consumer Market Imperatives.....

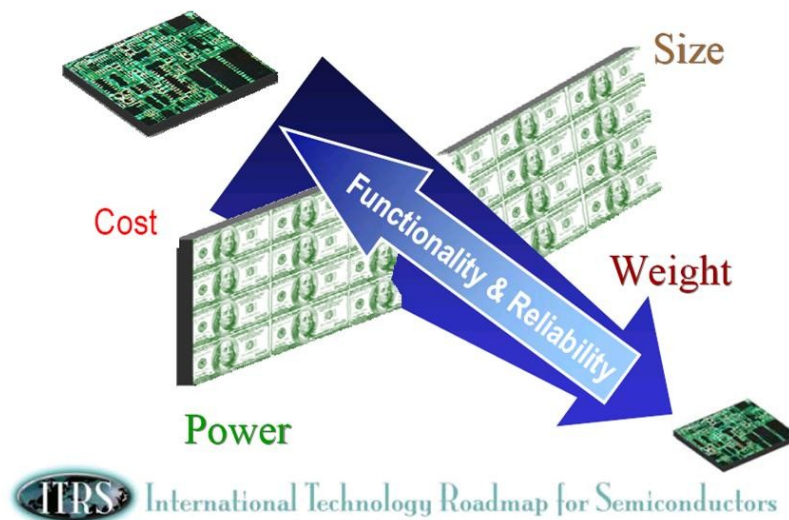


Figure 1-1: Demande du marché (source ITRS)

Afin de satisfaire cette demande croissante, l'industrie de la microélectronique est obligée de fournir un haut niveau d'intégration, de diminuer les coûts et d'intégrer de plus en plus de fonctions dans un même système (Figure 1-1). Pour suivre la loi de Moore, énoncée en 1965, les efforts d'intégration se sont surtout focalisés sur une diminution de la taille des puces au niveau du silicium comme la taille de la gravure des transistors. En effet, selon cette loi il faut un doublement du nombre de transistors sur une même surface de silicium tous les 18 mois. La technologie qui répond directement à ce besoin est "System on Chip" (SOC) où toutes les fonctions sont implémentées sur un même circuit en utilisant une même technologie.

Cette technique d'intégration a surtout été utilisée au départ par les fabricants de processeurs tels que INTEL, AMD car elle est adaptée à leur produit II.4.5. Elle permet un très fort taux d'intégration, l'utilisation d'un même matériau pour plusieurs composants (comme les matériaux à faible permittivité diélectrique ou low-k) ainsi qu'une réduction importante des coûts, qui s'explique par un grand nombre de circuits par unité de surface. C'est la meilleure solution si l'on veut obtenir un coût minimum par fonction numérique. Cependant cette technologie ne répond pas au problème de temps de mise sur le marché (Time to market) qui est de plus en plus court pour les applications grand public. En effet, la complexité de la conception au niveau "SOC" devient telle qu'elle nécessite un nombre important de concepteurs pour pouvoir les mettre en place à temps (Figure 1-2).

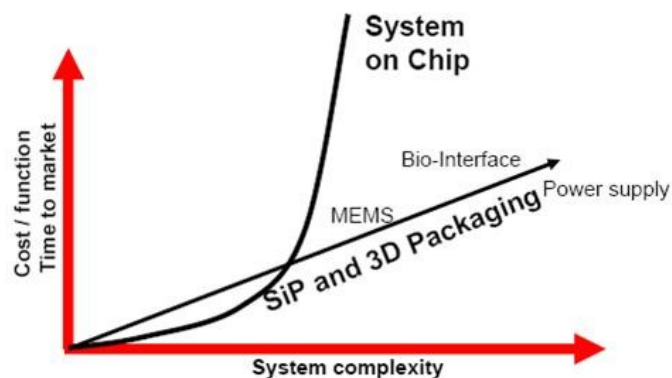


Figure 1-2: Comparaison SOC vs SiP (source ITRS)

La technologie "SOC" ne peut intégrer les composants que de façon monolithique. Ce qui exclut un certain nombre de composants comme les MEMS ou ceux ayant un substrat piézoélectrique par exemple. Une des alternatives est de considérer l'intégration au niveau du système II.4.5. Cependant historiquement l'industrie maintient une distinction entre le "front-end" qui englobe toutes les étapes de fabrication sur le wafer de silicium et le "back-end" qui regroupe l'assemblage et le test. Le "SOC" est basé sur la miniaturisation poussée de la partie "front-end" II.4.5. La tendance actuelle pour augmenter encore le niveau de miniaturisation est d'y inclure les étapes de "back-end". Le "System in Package" prend en compte ces deux types d'intégration pour n'en faire plus qu'un (Figure 1-3).

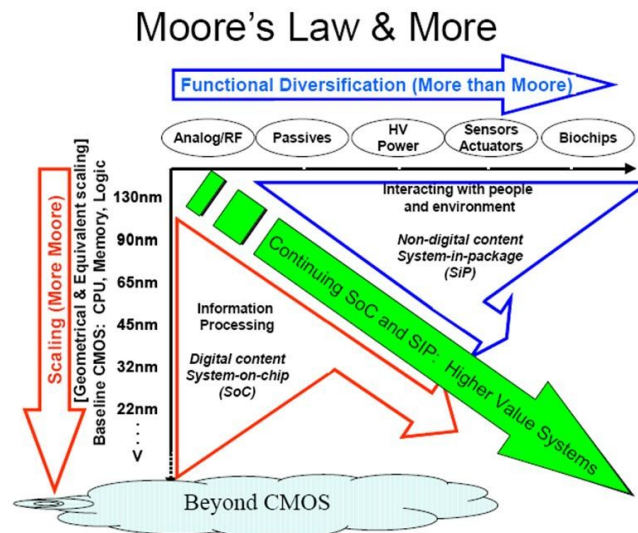


Figure 1-3: Tendence du développement de systèmes complexes (source ITRS)

La combinaison des deux approches peut permettre de suivre et même de dépasser la loi de Moore, c'est le concept "More than Moore" II.4.5. En effet ces deux technologies sont complémentaires l'une de l'autre, le SOC semble plus approprié pour des gros volumes de fabrication de produits standards alors que le SiP semble approprié aux solutions hybrides et plus flexibles, comme le circuit conçu par Austriamicrosystems pour des applications multimédia portables II.4.5. Il est de plus possible de les combiner: intégrer des circuits conçus en technologie "System On Chip" intégré ensuite dans un "System in Package".

I.1.1.1. Définition du System in Package

Selon l'ITRS-TWG qui est "l'International Roadmap for Semiconductors" la définition du System in Package est :

"System in Package is characterized by any combination of more than one active electronic component of different functionality plus optionally passives and other devices like MEMS or optical components assembled preferred into a single standard package that provides multiple functions associated with a system or sub-system."

Ce concept est une extension du module multipuces (MCM : MultiChip module) qui est apparu dans les années 1980.

Le "System in Package" est plus qu'un boîtier de circuit intégré contenant plusieurs puces II.4.5. Les composants issus de la technologie SiP sont des systèmes totalement fonctionnels ou sous-systèmes dans un format standard de boîtier (Figure 1-4). Ils contiennent une ou plusieurs puces actives avec d'autres composants qui sont traditionnellement placés à l'extérieur sur la carte de circuit imprimé ou PCB (Printed Circuit Board) comme :

Les circuits passifs :

- les composants montés en surface ;
- les réseaux de connexions ;
- les composants passifs intégrés.

Ainsi que :

- les filtres SAW / BAW ;

- les blindages contre les perturbations électromagnétiques ;
- des connexions ;
- des Micro Electro Mechanical Systems (MEMS).

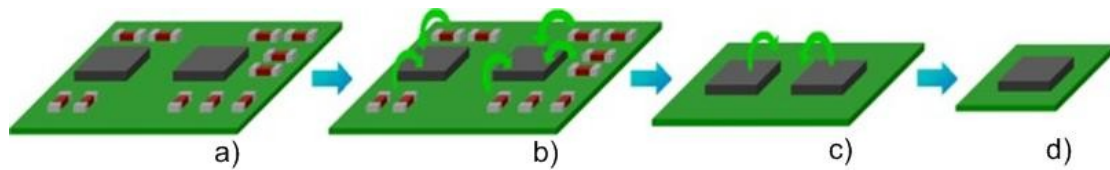


Figure 1-4: Concept d'intégration du System in Package: les composants passifs d'un circuit imprimé (a) sont intégrés dans la boîtier de la puce active (b) puis ces systèmes sont réunis (c) pour ne former qu'un seul boîtier (d).

Cette technologie permet l'intégration de composants hétérogènes dans un même boîtier. Grâce à cette très grande variété d'intégration, la quasi-totalité des marchés peut être adressée par le SiP (Figure 1-5). Ce type de composant est en forte augmentation car la demande est de plus en plus marquée de la part du consommateur II.4.5-II.4.5.

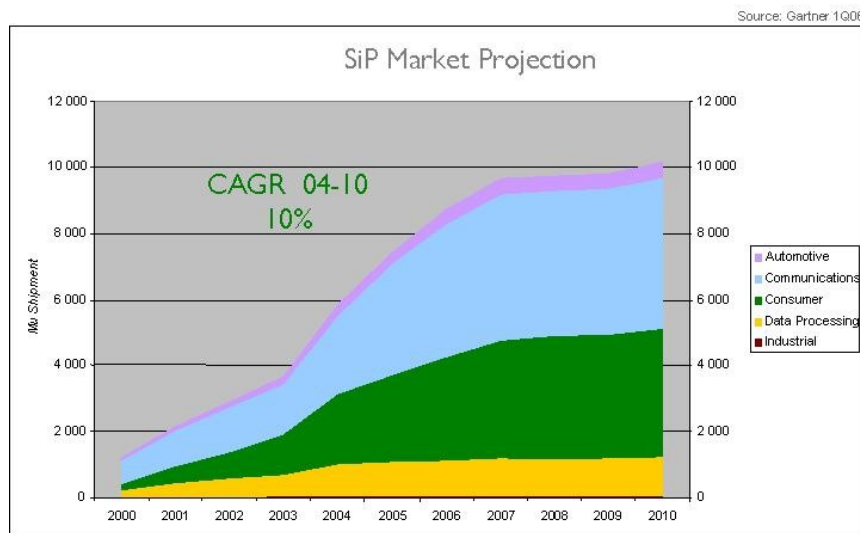


Figure 1-5: Evolution du marché des composants à base de SiP (source Gartner)

L'objectif principal du SiP est la miniaturisation ce qui provoque une diminution du coût. Il est maintenant possible de réutiliser certaines briques de bases et de les assembler pour créer de nouvelles fonctions et ainsi accélérer la mise sur le marché des produits.

Le SiP peut être divisé en trois niveaux d'intégration :

- Niveau 1 : boîtier multi puces (MCM, Package in Package ou PiP, Package on Package ou PoP) ;
- Niveau 2 : Sous-systèmes utilisant plus que les procédés de circuits intégrés standards ;
- Niveau 3 : (sous-)microsystèmes n'ayant pas que des fonctions électriques.

Ces trois niveaux vont croissant en terme de complexité d'intégration avec la nécessité d'utiliser des technologies différentes et non standard.

Pour répondre à ces besoins plusieurs configurations sont possibles comme le montrent les différentes structures relevées par l'ITRS (Figure 1-6) pour le SiP : le

placement des puces les unes à côté des autres, des puces les unes sur les autres (stacked) et enfin des puces avec des structures intégrées.

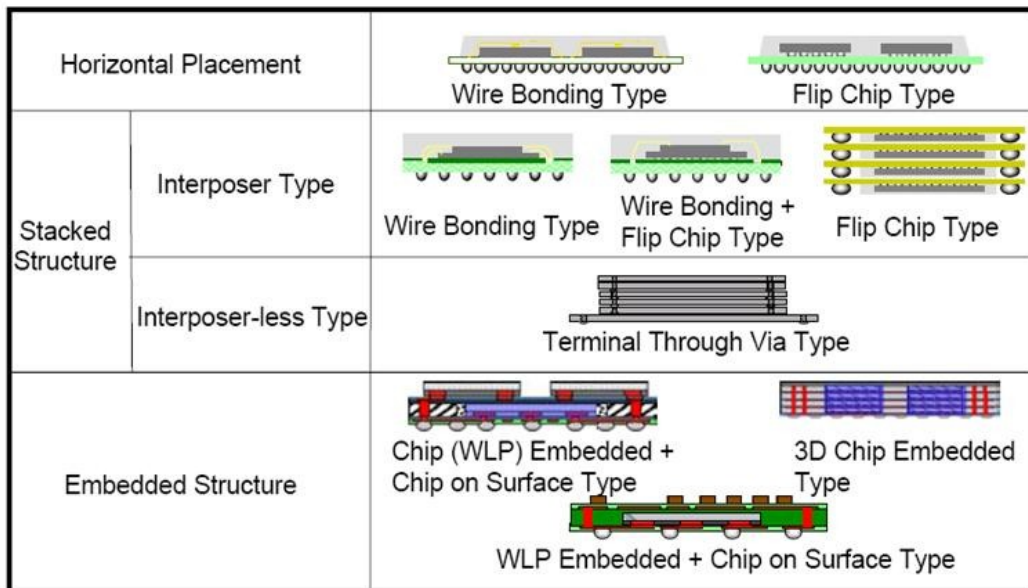


Figure 1-6: Les différentes structures envisagées pour le SiP (source : K. Nishi, Hitachi, JEITA, revisited by H. Utsunomiya)

Ce degré d'intégration est possible par le développement parallèle de différentes briques technologiques II.4.5II.4.5II.4.5II.4.5 qui correspondent à l'étude de:

- l'amélioration de l'intégration de composants passifs ;
- l'évolution des techniques d'assemblage ;
- l'évolution des techniques d'interconnexion ;
- la possibilité de concevoir un système en utilisant des technologies différentes ;
- l'analyse des avancées des solutions de tests.

Ces différentes briques ne sont pas nouvelles mais elles doivent être utilisées en commun pour concevoir un SiP (Figure 1-7).

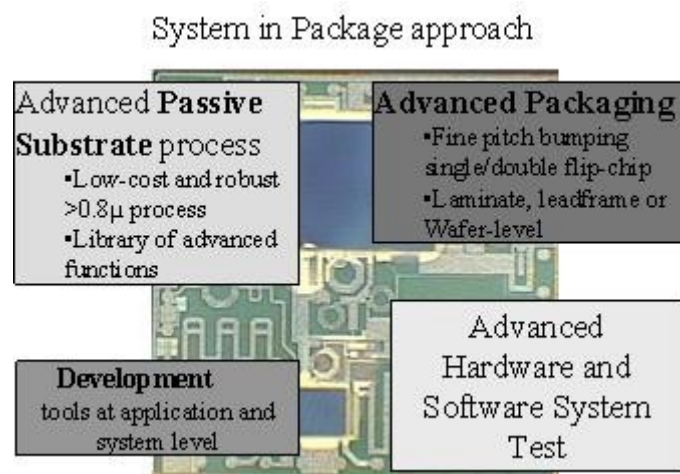


Figure 1-7 : Les différentes briques nécessaires à la conception d'un SiP chez NXP.

Les Figure 1-8-a et Figure 1-8-b sont deux exemples d'applications SiP développées par NXP. Ces deux figures montrent le haut degré d'intégration, en effet la plupart des composants passifs externes nécessaires à l'application sont directement intégrés dans le boîtier du composant. Ceci est possible grâce à l'intégration des ces composants sur/dans le silicium.

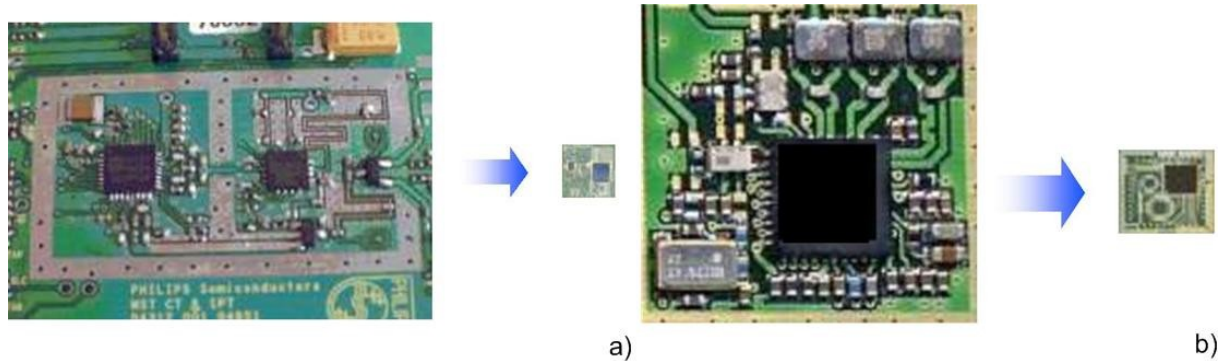


Figure 1-8 : Exemple de composant : a) Cordless transceiver + power amplifier module et b) GSM transceiver module

I.1.1.2. Intégration de composants passifs sur silicium

Le type de substrat utilisé pour les technologies SiP au sein de NXP Semiconductors est le silicium. C'est la technologie appelée PICS pour "Passive Integration Connecting Substrate". Ce substrat permet l'intégration de composants passifs comme les capacités, les résistances et les inductances avec un facteur de qualité élevé II.4.5. Il est alors possible d'assurer la conception de systèmes complexes comprenant des composants actifs, des filtres et des circuits de découplage intégrés... (Figure 1-9).

Sur la photographie de la Figure 1-9, trois puces actives de procédés technologiques différents sont intégrées dans un même boîtier. Elles sont posées sur un substrat PICS avec ses différents composants passifs nécessaires au fonctionnement du système.

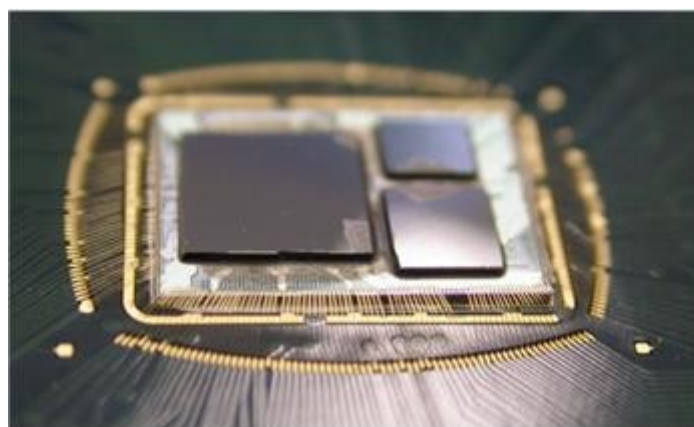


Figure 1-9: Photographie d'un circuit pour une application set-up box avec trois puces actives de technologies différentes (CMOS090, CMOS18 et BiCMOS) et la puce passive.

La cible visée par ces SiP sont les applications de type téléphonie mobile qui nécessitent de plus en plus des capacités de découplage de fortes valeurs. On obtient avec le procédé PICS, grâce à une technologie à trois dimensions des valeurs de capacité de 25 à 250 nF/mm² dans des wafers de silicium microporeux.

Ce procédé 3D permet d'augmenter la surface des électrodes par des rangées de trous (Figure 1-10). Ces trous ont une profondeur de $17\mu\text{m}$ et un diamètre de $1\mu\text{m}$, ils sont séparés les uns des autres par $1\mu\text{m}$. Comme la valeur de la capacité est proportionnelle à la surface de son diélectrique ce procédé multiplie la densité d'intégration des capacités par vingt (Figure 1-10).

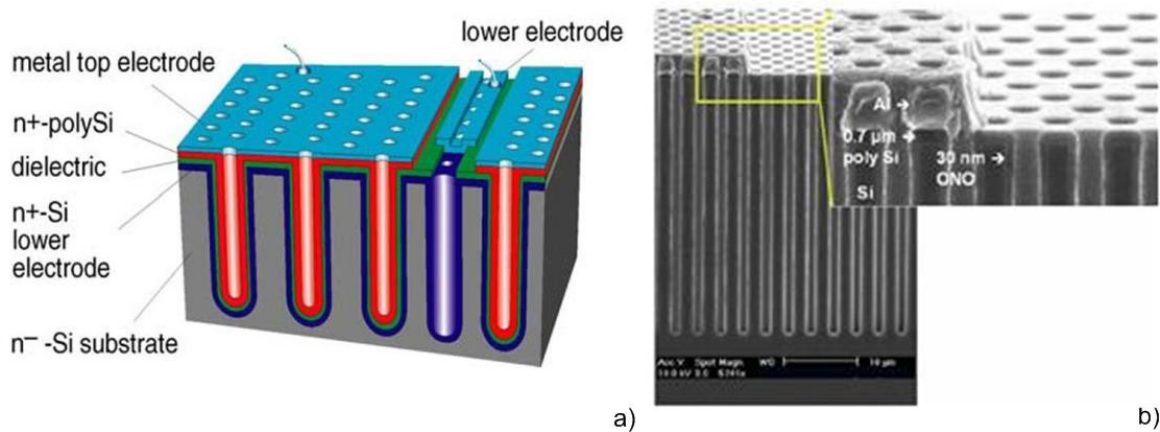


Figure 1-10 : Capacité 3D : a) principe du procédé PICS permettant l'intégration de capacité trous et b) coupe MEB d'un réseau de structures PICS.

L'épaisseur du diélectrique, formé d'Oxyde, Nitride et d'Oxyde (ONO), déposé dans les trous est de 30nm (Figure 1-10-b).

En ce qui concerne les inductances (Figure 1-11), elles sont constituées des deux couches de métaux qui forment aussi les interconnexions. Les résistances quant à elles, sont réalisées en surface par la couche de polysilicium déjà utilisée pour les capacités.



Figure 1-11: Exemple d'inductance réalisée sur PICS

Grâce à l'intégration de ces composants passifs, il est possible de réaliser des fonctions telles que : les baluns (transformateur symétrique-dissymétrique), les filtres de PLL, les capacités de découplage ou des filtres passe-bas. Toutes ces fonctions combinées avec une ou plusieurs puces actives permettent d'obtenir des fonctionnalités de plus en plus complexes tout en garantissant une miniaturisation poussée comme le circuit "one chip set-up box" de la Figure 1-9.

1.1.1.3. Intégration de composants passifs dans les modules multipuces (MCM)

Le MCM se définit par une structure d'au moins deux puces interconnectées sur un même substrat et assemblées sous forme d'un groupe interconnecté ; les lignes de connexions sont formées par des structures multicouches séparées par un matériau diélectrique. Les différents conducteurs sont connectés entre eux par des vias: connexions verticales entre plusieurs niveau de conducteurs (Figure 1-12).

Les MCM sont regroupés en quatre catégories : les MCM-S pour "Silicon" II.4.5, les MCM-D pour "Deposited", les MCM-C pour "Ceramic" et les MCM-L pour "Laminated".

Le MCM-D (Figure 1-12) correspond à une technologie film mince avec des matériaux organiques comme diélectrique. Le substrat est le plus souvent en céramique, de l'alumine dans plus de 50% des cas ou du verre. Les conducteurs sont en aluminium ou en cuivre. Les différentes couches d'interconnexion ainsi que les niveaux nécessaires à la réalisation de composants passifs sont déposés par un procédé de microlithographie de type couches minces. Le matériau diélectrique couramment utilisé dans ce genre de technologie est le BCB, pour Benzocyclobutène II.4.5.

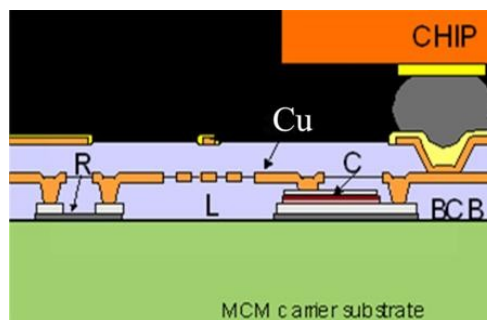


Figure 1-12: Plusieurs couches minces formant un MCM-D sur un substrat en verre

I.1.1.4. Intégration sur substrat céramique

Le co-frittage permet de fabriquer des structures, des boîtiers, des circuits électroniques, des composants ou des capteurs en un seul traitement thermique. L'opération de cuisson permet de réaliser un substrat multicouche par agglomération des matériaux utilisés, II.4.5. Il existe différents procédés de fabrication de circuits à base de céramique (Figure 1-13).

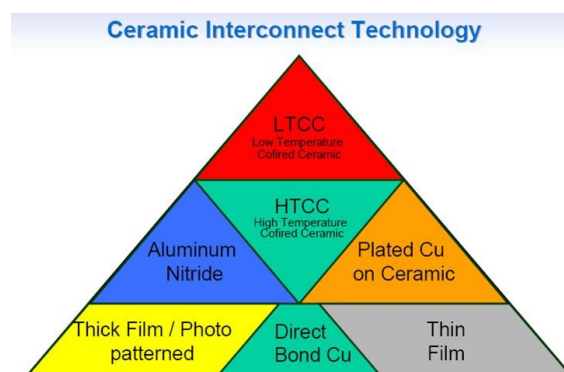


Figure 1-13: Procédé de fabrication de circuits à base de céramique.

Les technologies les plus répandues sont le LTCC et HTCC II.4.5.

- LTCC: "Low Temperature Cofired Ceramics"
- HTCC: "High Temperature Cofired Ceramics".

La principale différence, comme leur nom l'indique, réside dans la température de cuisson de l'ensemble des couches. Au cours de leur fabrication, les matériaux céramiques HTCC nécessitent une température de cuisson de l'ordre de 1600°C, supérieure à la température de fusion de la plupart des métaux utilisés conventionnellement. Cette température importante impose l'utilisation de métaux

présentant une faible conductivité, tels que le tungstène ou le molybdène, pour réaliser les différents conducteurs. En revanche, lors de la cuisson des matériaux LTCC, une température de l'ordre de 900°C est suffisante (Figure 1-14).

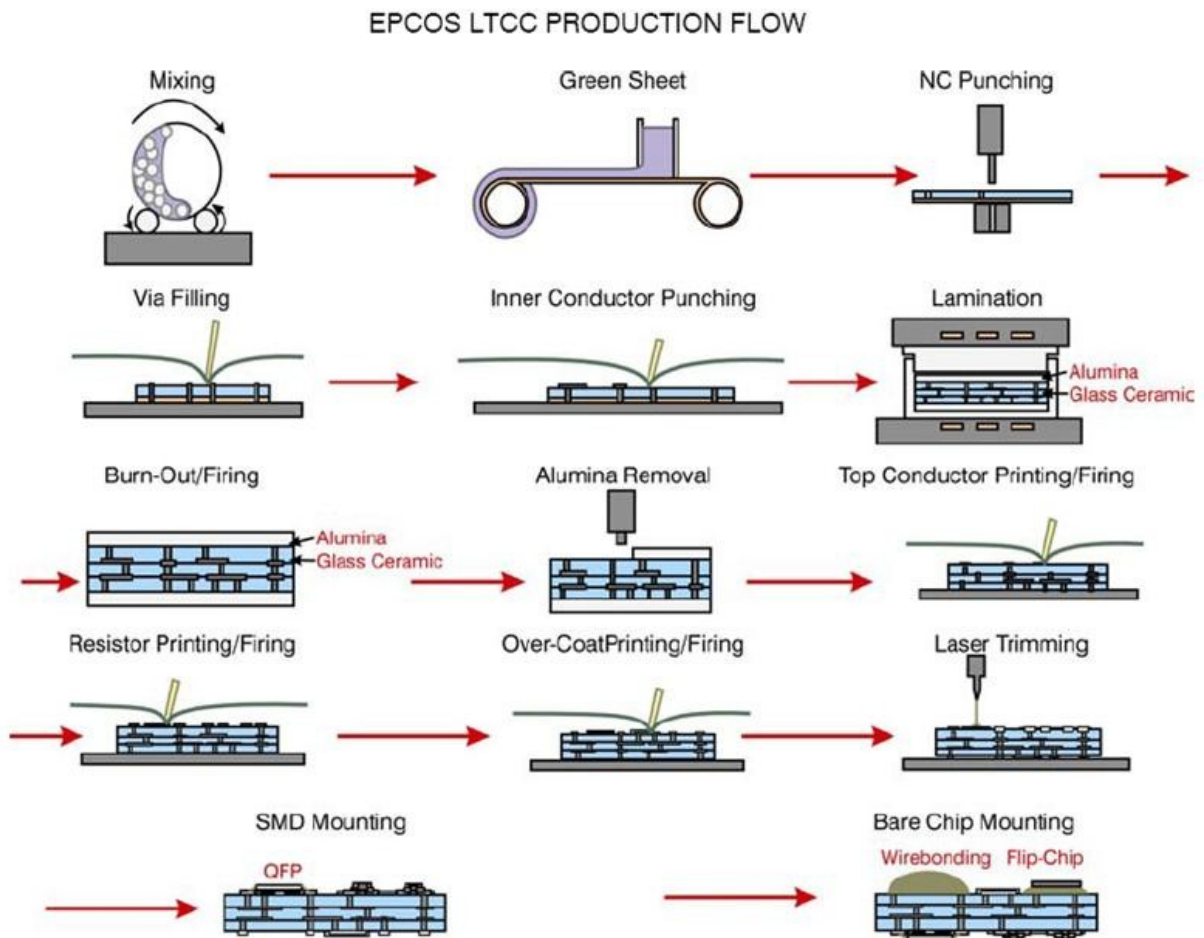


Figure 1-14: Procédé de fabrication de LTCC par EPCOS

La matière première est livrée sous forme de grandes feuilles "greensheet" ou de rouleaux de diverses épaisseurs. Le pré-processing consiste en un découpage de la forme initiale et un séchage de la bande pour libérer les contraintes induites par l'enlèvement de la feuille de protection. Ensuite couche par couche les formes et les vias sont découpées puis remplies. Les conducteurs et les résistances sont ensuite sérigraphiés et séchés. Les couches sont empilées pour former une structure 3D et ensuite laminées. Le circuit est ensuite cuit à 900°C. Enfin les opérations de post-cuisson peuvent être ajoutées si nécessaire comme la sérigraphie de condensateurs et/ou dépôt de soudure pour les composants SMD (Figure 1-14).

La technologie LTCC est alors plus attrayante que la technologie HTCC, l'utilisation de matériaux tels que l'or, l'argent ou le cuivre est possible. Ces matériaux présentent une meilleure conductivité, et par conséquent, les pertes ohmiques sont moindres dans le système conçu.

On fabrique alors des circuits en trois dimensions avec de larges possibilités d'intégration et une grande souplesse de conception pour les concepteurs. Des composants passifs, tels que des inductances, des capacités, ou encore des filtres, peuvent facilement être intégrés sur un ou plusieurs niveaux en technologie LTCC.

Le tout peut également être inséré dans un unique module multicouche LTCC (Figure 1-15).

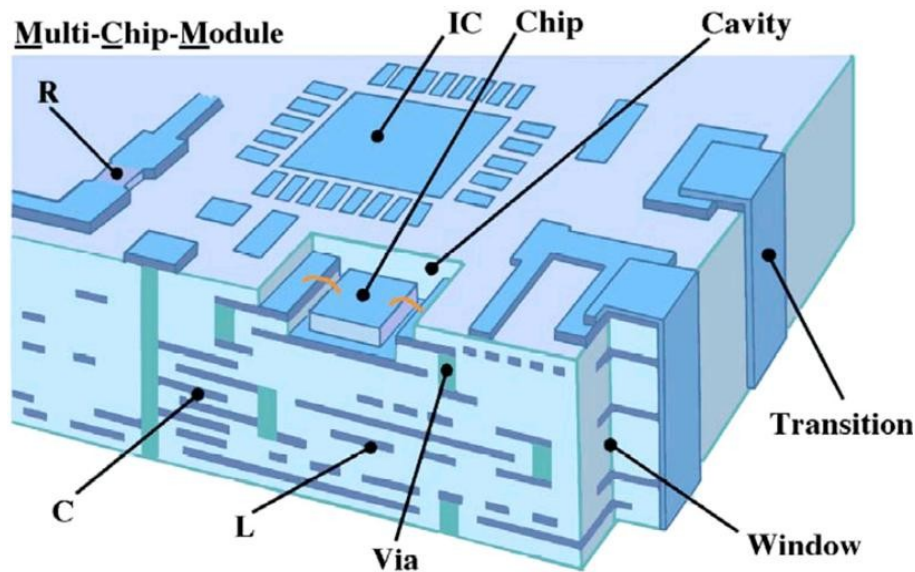


Figure 1-15: Exemple de système utilisant le substrat LTCC et intégrant tous les composants passifs (source : « Microwave Engineering Europe », Aug/Sep 97 : A3D representative of Murata's hybride module in LTCC).

Cependant selon II.4.5, le substrat LTCC semble moins performant, il présente de moins bonnes performances, des tolérances et une répétabilité plus haute que le silicium fortement résistif utilisé pour des applications RF. De plus le silicium permet un plus haut degré d'intégration et moins de parasites. La comparaison entre ces deux procédés n'est que partielle car les échelles sont différentes, de l'ordre du μm pour le silicium alors que pour la technologie LTCC les dimensions se situent dans le mm.

1.1.2 Techniques d'assemblage au niveau substrat

Dans le paragraphe précédent seul les composants passifs étaient intégrés dans un substrat. Afin d'intégrer des fonctions de plus en plus complexes, il est nécessaire d'assembler plusieurs matériaux hétérogènes ensemble. Ces techniques concernent aussi certains composants comme les microsystèmes électromécaniques (MEMS), les filtres à ondes de surfaces (SAW) ou les filtres à ondes de volumes (BAW)... qui nécessitent d'être protégés par une cavité. Cette protection autour de leurs parties mobiles leur assure un bon fonctionnement. L'approche usuelle est d'assembler un capot de protection sur le substrat composant la partie active de ces composants, les deux parties étant fabriquées indépendamment.

Les techniques les plus communément utilisées pour ce report sont la soudure directe, la soudure anodique, l'assemblage par verre fritté, l'assemblage par brasure, l'assemblage par soudure eutectique, l'assemblage par adhésif, l'assemblage par thermocompression et l'assemblage thermosonique.

Elles ont en commun que, lors de l'assemblage, deux matériaux fondent et/ou adhèrent entre eux s'ils sont assez proches l'un de l'autre. La cohésion des atomes et des molécules qui en résulte est assurée par quatre types de liaison :

- Liaison covalente ;

- Liaison de Van der Waals ;
- Liaison métallique ;
- Liaison ionique.

Ces différentes liaisons sont plus ou moins robustes. Elles sont basées sur les forces de Coulomb. Les plus répandues dans l'assemblage de puces sont la liaison covalente et la liaison de Van der Waals.

On emploie ces techniques suivant les caractéristiques des surfaces en contact, de la température maximale admissible, des contraintes II.4.5II.4.5II.4.5. Nous allons décrire dans les deux paragraphes suivants les différents types d'assemblage énoncés précédemment. Ils peuvent être divisés en deux catégories: avec ou sans couche intermédiaire entre les deux matériaux à assembler.

I.1.2.1. Assemblage sans couche intermédiaire

On distingue deux soudures: la soudure directe et la soudure anodique.

I.1.2.1.1 **Soudure directe (direct or fusion bonding)**

L'assemblage par soudure directe permet de lier deux substrats sans appliquer une pression, un champ électrique ou une couche intermédiaire. Pour cet assemblage les substrats doivent être d'excellente planéité (quelques nanomètres) et de faible rugosité (quelques Angstrom). Les liaisons formées sont de type Van der Waals ou liaison hydrogène (liaison chimique). Ces liaisons ne sont pas solides mécaniquement. Pour augmenter l'adhésion un traitement thermique permet d'obtenir une soudure très résistante et hermétique (Figure 1-16). C'est le procédé de fusion. Les températures utilisées pour une soudure silicium/silicium sont comprises entre 600°C et 1200°C. Cette technique peut être utilisée pour d'autre matériaux tels que silicium/arséniure de gallium ou silicium/verre et elle est très utilisée pour le "Silicon On Insulator" (SOI).

Ce type de soudure est adapté à la partie front-end du processus de fabrication, température très élevée, et donc peu adapté au SiP.

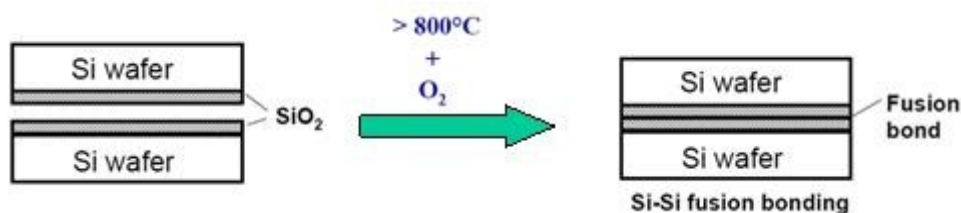


Figure 1-16: Soudure par fusion

I.1.2.1.2 **Soudure anodique (anodic bonding)**

C'est un procédé électrochimique qui permet d'assembler à une température moyenne du verre à un métal ou semiconducteur. Ce procédé est basé sur la soudure d'un matériau conducteur d'électrons (type silicium) avec un matériau conducteur d'ions (verre). Pour souder deux wafers une température de 180°C à 500°C est appliquée pour rendre mobiles les ions pendant qu'une tension comprise entre 400 et 500V est appliquée entre les deux plaques. Cela engendre la migration des cations alcalins (Na⁺ pour le verre) de l'interface vers la surface du verre en créant une zone de déplétion à l'interface avec un fort champ électrique (Figure 1-17). Celui-ci génère une force entre les deux substrats qui permet une mise en contact des deux matériaux qui fusionnent par la suite grâce à une liaison chimique.

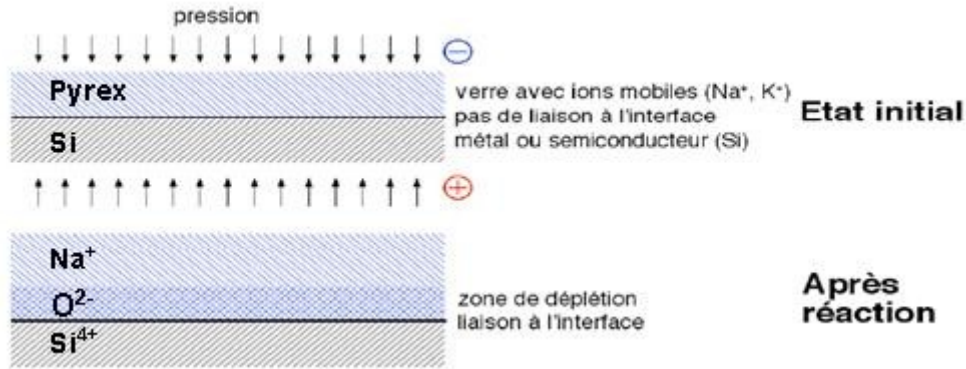


Figure 1-17: Principe de la soudure anodique

Cette méthode n'est pas compatible avec la technologie de puces active (type MOS) car elle génère des ions alcalins et requiert un fort champ électrique qui altère les propriétés électriques.

1.1.2.2. Assemblage avec couche intermédiaire

1.1.2.2.1 L'assemblage par verre fritté (glass frit bonding)

Cet assemblage utilise du verre fritté comme couche intermédiaire de scellement. Le verre fritté est déposé sur le substrat puis par thermocompression, sous une pression de l'ordre de 10^5 Pa et une température de 400 à 600°C, les deux substrats sont scellés (Figure 1-18). Cette température assez élevée doit être supérieure à la température de transition vitreuse du verre utilisé. Un autre inconvénient est la difficulté de contrôler l'épaisseur du joint en verre fritté du scellement.

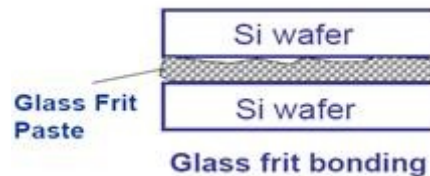


Figure 1-18: Assemblage par verre fritté

1.1.2.2.2 L'assemblage par brasage (solder bonding)

Ce procédé consiste à assembler deux solides à l'aide d'un alliage de brasage de température de fusion inférieure à celle des deux solides à assembler. Pour deux wafers une couche d'accroche (par exemple Ni/Au) est préalablement déposée sur chacun des wafers suivie de la couche de brasage. Ces deux wafers sont mis en contact puis chauffés jusqu'à la température de fusion de la brasage, par exemple 183°C pour SnPb et 217°C SnAgCu (SAC, alliage sans plomb). Cette technique permet de souder des wafers de matériaux différents du fait de la faible température d'assemblage tout en étant hermétique. De plus la refusion nécessaire permet de tolérer certaines particules ou non-planéité des surfaces à assembler.

1.1.2.2.3 L'assemblage par soudure eutectique (eutectic bonding)

C'est une variante de l'assemblage par brasage dans lequel la faible température de fusion de certains matériaux est employée pour diminuer la température d'assemblage. Ce procédé consiste à assembler par brasage eutectique direct deux substrats à l'aide d'un scellement métallique réalisant un alliage eutectique avec le

substrat. Le principe se base sur l'existence d'un eutectique entre le métal à assembler et son oxyde, son sulfure, phosphore, etc... La température eutectique est très inférieure à la température de fusion des deux substrats. La liaison entre ces deux substrats est forte et hermétique.

I.1.2.2.4 L'assemblage par adhésif (adhesive bonding)

Une couche intermédiaire de matériau organique ou inorganique utilisé comme adhésif, permet d'assembler deux substrats entre eux. Grâce à la déformation et au fluage du matériau, un scellement se crée entre les deux wafers après avoir appliqué une thermocompression. Cette technique est relativement simple et de faible coût. La température de process est relativement faible de l'ordre de 200°C pour le BCB ou le SU-8 qui sont deux polymères. En contre partie ce matériau n'est pas totalement hermétique et il y a un dégazage des solvants lors du process.

En ce qui concerne les matériaux organiques (polymères) une grande variété existe comme les époxy, les silicones, les résines photosensibles (BCB, SU8...) et les polyimides. Pour les inorganiques cela concerne surtout les céramiques qui sont à base d'oxydes métalliques ou silicates.

I.1.2.2.5 Assemblage par thermocompression

La thermocompression est l'assemblage de deux solides par l'intermédiaire d'une couche de métal. En comprimant l'assemblage qui cause une déformation plastique du métal on obtient la soudure des deux solides (Figure 1-19). Si en plus on chauffe l'ensemble, typiquement vers 300°C, cela permet d'augmenter l'adhésion entre ces solides. Cette méthode est comparable à la soudure eutectique mais elle n'engendre pas une fusion de la couche intermédiaire diffusée.

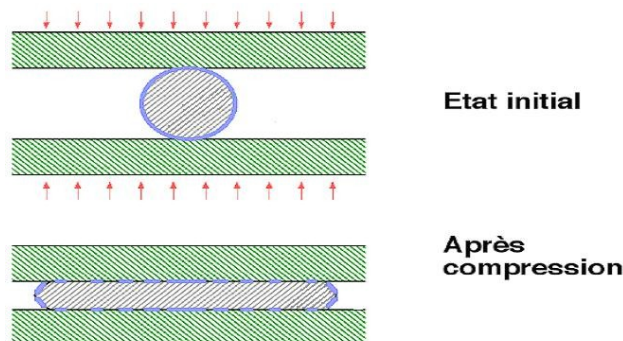


Figure 1-19: Principe de la thermocompression

I.1.2.2.6 Assemblage par thermosonnie (thermosonic bonding)

Le principe de cette soudure consiste à associer une pression d'appui et une température à la vibration ultrasonore. Cette technique a l'avantage d'enlever les oxydes, les particules et les non-uniformités de surface sur l'interface à souder par un nettoyage (scrubbing) dû aux ultrasons. Les principaux matériaux utilisés pour ce genre d'assemblage sont Au/Au, Al/Au, Al/Al, Al/verre. Grâce aux ultrasons il est possible de diminuer la température de d'assemblage comparé au même assemblage par thermocompression. Une thermocompression requière en général une température à l'interface de l'ordre de 300°C alors qu'en ajoutant les ultrasons la température requise n'est que de 100 à 150°C.

I.1.2.2.7 Conclusion

Ces différentes techniques d'assemblage au niveau substrat sont synthétisées dans le Tableau 1-1 :

Technique	Anodique	Fusion	Eutectique	Verre fritté	Brasure	Polymère
Température (°C)	Medium 200-500	Très haute 600-1200	Médium 180-500	Médium/haute >400	basse 100-300	basse 100-300
Herméticité	Bonne	Excellent	Bonne	Bonne	Bonne	non
Fiabilité	Bonne	Bonne	Bonne	Bonne	Bonne	?
Résistance d'adhésion (Mpa)	>30	>20	20	?	?	>20
Complexité du process	simple	complexe	complexe	complexe	complexe	simple
Coût	\$	\$\$\$	\$\$\$	\$\$	\$\$	\$
Commentaire	surface plane, tension élevée	surface préparée et plane	nécessite une couche intermédiaire	possible pour surface rugueuse	possible pour surface rugueuse, nécessite une couche adhésive	pas chère, simple

Tableau 1-1: Synthèse des différentes techniques d'assemblage au niveau substrat.

En ce qui concerne les soudures directe et anodique, elles sont peu adaptées au SiP, température trop élevée et champ électrique trop important, respectivement. Dans le cadre de ce travail nous nous sommes focalisés sur les soudures eutectiques, par brasure et par adhésif.

Les soudures eutectique et par brasures sont très utilisées pour la formation des connexions (voir ci-dessous paragraphe I.2). La soudure par un adhésif présente une température très basse de process, un coût faible et une grande simplicité. Cette technique semble attractive pour la mise en boîtier des MEMS.

I.2 Interconnexion

Pour connecter la puce à son environnement il existe différentes techniques. Les plus répandues sont la technique filaire et la technique utilisant des plots métalliques (bumps) dite de "flip-chip" II.4.5. La technique filaire est la plus mature des deux.

I.2.1 Technique filaire (wire bonding)

Le câblage filaire est une technologie très répandue au niveau industriel. Selon le type de composant, la nature du fil (Au, Al, Cu), leur diamètre (de quelques centaines de micromètres à 17µm) et le pas d'interconnexions (quelques centaines de micromètres à 50µm) peuvent varier largement.

Le câblage filaire est une méthode qui permet d'obtenir de bons rendements mais limités par le temps nécessaire pour déposer les fils un à un. De plus, le câblage filaire est une solution qui a ses limites en haute fréquence car la boucle est inductive (1nH/mm). La valeur équivalente de cette inductance dépend de la forme et de la longueur du fil et donc du procédé de fabrication. Il existe deux techniques pour ce type de connexions : le "ball bonding" (Figure 1-20 et Figure 1-22) et le "wedge bonding" (Figure 1-21 et Figure 1-22).

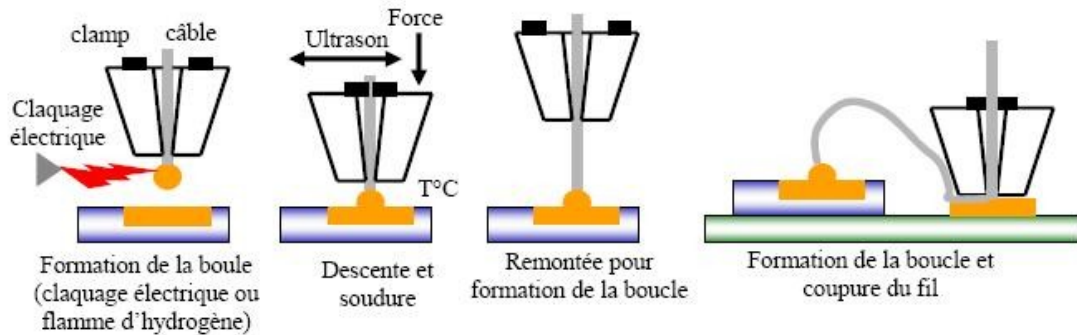


Figure 1-20: Procédé de "ball bonding"

Durant le ball bonding, (Figure 1-20), un fil d'or passe à travers un capillaire chauffé (100 à 200°C). La boule formée à la sortie du capillaire (par la décharge d'un condensateur ou par une flamme d'hydrogène) est soudée sur un plot de sortie du circuit. Le capillaire est ensuite déplacé pour effectuer la deuxième soudure. Le fil est arraché par le capillaire, une nouvelle boule est reformée et une nouvelle connexion peut être effectuée.

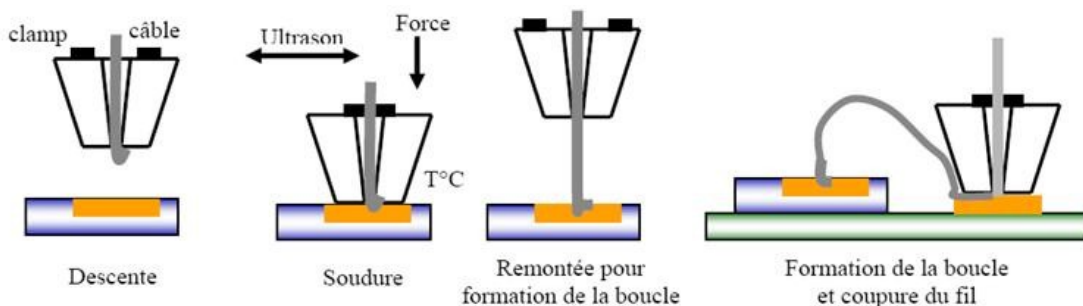


Figure 1-21: Procédé de "wedge bonding"

Pour le "wedge bonding", le fil est le plus souvent constitué d'aluminium allié à 1% de Silicium. Un outil applique ce fil sur la zone à souder ; la liaison métallurgique entre le fil et le plot à connecter est réalisée alors à froid par la combinaison pression et vibrations ultrasonores.

L'aspect final de la soudure est très différent suivant les techniques utilisées (Figure 1-22).

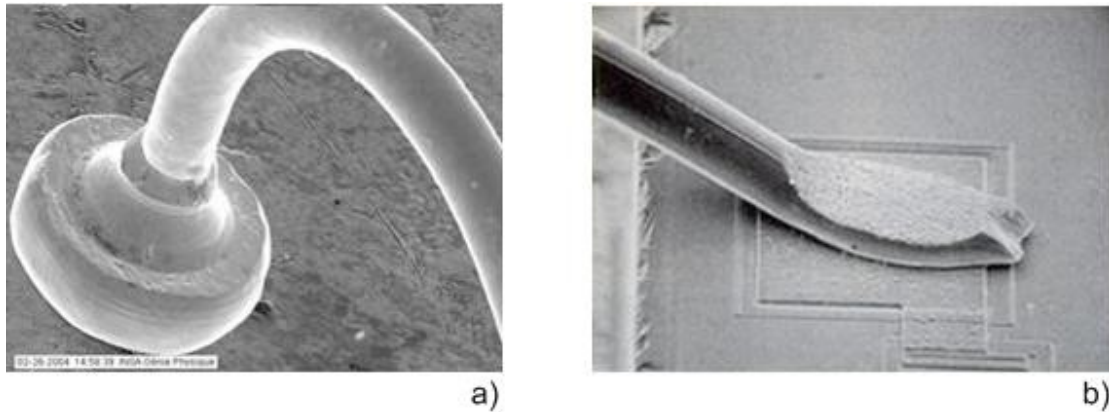


Figure 1-22: Aspect final des connexions : a) par "ball bonding" et b) par "wedge bonding".

Les éléments de comparaison entre ces deux technologies sont donnés dans le Tableau 1-2. Le "wedge bonding" permet une meilleure intégration car l'espacement nécessaire entre deux connexions, pitch, est moins important que dans le cas du "ball bonding".

Comparaison entre "ball bonding" et "wedge bonding"				
Type	Vitesse (fils/sec)	Espacement minimum (μm)	Composition	Applications
Ball	5 - 12	~60	Au, Al, Cu	BGA, QFP, SOP, MCMs, Hybrides, WLP
Wedge	3 - 6	<45	Al (surtout), Au, Cu	Haute puissance, BGA, QFP, SOP, MCMs, Hybrides, substrat sensible à la température

Tableau 1-2: Comparaison entre les deux techniques de soudures filaires

Pour faire face à la réduction des pas d'interconnexions, on trouve aujourd'hui des puces superposées présentant plusieurs niveaux de connexions filaires. Cette méthode, économique, possède un très fort degré d'industrialisation ; elle montre néanmoins ses limites en termes d'intégration face à l'augmentation de la densité d'interconnexions (la connexion est toujours limitée à la périphérie des puces) et au niveau électrique (fréquence de fonctionnement des composants de plus en plus élevée).

1.2.2 Plots métalliques (bumps)

Cette technologie aussi appelée "flip-chip" II.4.5, a été initialement développée par IBM et Delco Electronics, c'est le procédé C4 : Controlled Collapse Chip Connection, crée en 1960 pour l'assemblage de circuits intégrés. La connexion électrique entre les puces est assurée par une microbille (Figure 1-23) entre les deux plots de connexions des puces recouverts d'une couche adéquate appelée UBM (Under Bump Metallization). Cette couche supplémentaire doit permettre une bonne adhérence sur le substrat, une protection de la finition métallique du circuit contre son environnement, une faible résistance électrique, une barrière de diffusion effective de l'alliage fusible, le "mouillage" de l'alliage, etc...

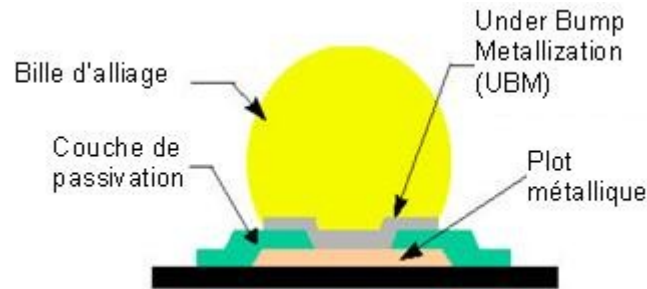


Figure 1-23: Structure commune d'un plot métallique utilisé pour le "flip-chip".

Cette technique permet de diminuer les pertes électriques car la résistance et l'inductance sont réduites. En effet la longueur des interconnexions est réduite ce qui permet d'augmenter la densité des connexions par rapport à la technique filaire (Tableau 1-3).

	Résistance (mΩ)	Inductance (mH)	Capacité (pF)
Connexion filaire	90	2,58	0,02
Plots métalliques (C4)	30	0,06	0,17

Tableau 1-3: Comparaison technologie filaire et plots métalliques

Il est maintenant possible d'utiliser la surface entière du circuit pour placer les interconnexions, ce qui peut permettre de diminuer la surface de silicium utilisée. Cette technique réduit aussi l'empreinte du circuit sur le PCB car la taille du package a diminué tout en étant plus fiable et plus robuste que la technologie filaire. Enfin le coût par connexion est très faible <0.01\$.

Ces plots de connexions doivent assurer :

- La connexion électrique entre le composant et son support ;
- La dissipation thermique ;
- L'assemblage mécanique.

Il existe un grand nombre de procédés de fabrication de ces "solder bump". On peut les classer suivant la technique de dépôt employée II.4.5II.4.5 :

- Dépôt en phase vapeur ;
- Dépôt en phase liquide ;
- Dépôt en phase solide ;
- Dépôt électromécanique.

Pour chaque procédé je me limiterai aux techniques les plus communément utilisées (en particulier dans l'industrie).

I.2.2.1. Dépôt en phase vapeur

Souvent référencé comme un procédé physique de dépôt (PVD : Physical Vapor Deposition), cette méthode se décompose en deux procédés distincts : l'évaporation et la pulvérisation cathodique.

- Procédé par évaporation

Ce procédé mis au point par IBM en 1968, est connu sous le nom de "process C4" (Figure 1-24). L'ajout d'étain à la surface du plomb, procédé "E3" pour "Evaporated, Extended Eutectic" II.4.5, a été introduit par Motorola. Cela permet d'attacher directement les composants sur des substrats organiques sans avoir besoin de déposer une couche intermédiaire compatible sur le substrat.

Dans une chambre sous vide, l'alliage placé dans un creuset est chauffé au-dessus de sa température de fusion. Les vapeurs de métal se condensent sur toute la surface intérieure de la chambre. Les plots de brasage se forment sélectivement à la surface du substrat au travers des ouvertures du masque aligné sur le wafer. Bien sur, l'UBM compatible avec la brasure doit être préalablement déposé sur le substrat.

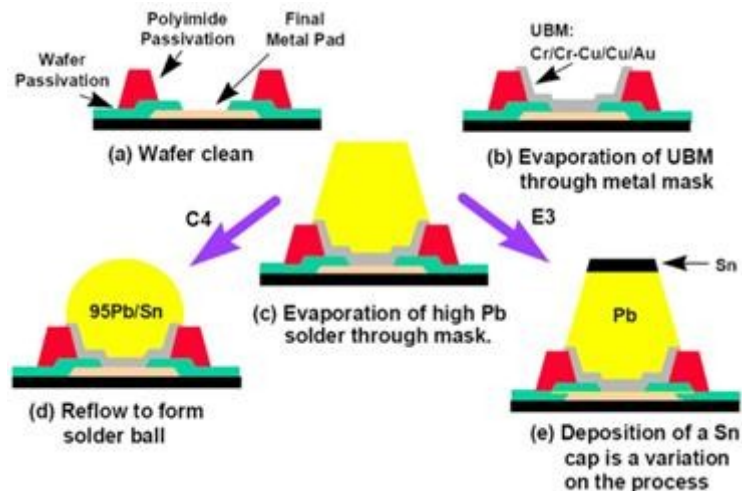


Figure 1-24: Formation de bille d'interconnexion par un procédé d'évaporation

1.2.2.2. Dépôt par pulvérisation cathodique

Ce procédé de fabrication est peu utilisé pour réaliser des microbilles. Cette méthode est très proche de l'évaporation sous vide. Elle permet de concevoir des dépôts de faible épaisseur mais elle est moins générique et moins flexible que l'évaporation sous vide et donc peu appliqué.

1.2.2.3. Dépôt en phase liquide

La brasure se présente dans un état métastable lorsqu'elle se solidifie à partir de phase liquide. Il existe cependant différentes méthodes qui contournent ces difficultés : le brasage par immersion, le brasage par jet de métal liquide et le brasage par injection d'alliage fondu. Malgré cela ces techniques sont peu répandues au niveau industriel II.4.5II.4.5.

1.2.2.4. Dépôt en phase solide

Cette technique consiste à placer la patte à braser sur le plot métallique et par refusion de la brasure on obtient la bille II.4.5. Ces techniques sont considérées comme des dépôts en phase solide car la pâte à braser contient des particules solides de l'alliage.

- Dépôt par sérigraphie (stencil printing)

C'est une des techniques les plus répandues, utilisée par des compagnies comme Delco Electronics, Flip Chip Technologies, Lucent technologies et PacTech. Ce procédé de fabrication est moins cher que le procédé par évaporation et très utilisé au niveau de l'assemblage des composants montés en surface (SMD: Surface Mounted Devices). Mais ce procédé atteint ses limites lorsque l'espacement entre les billes devient trop petit, typiquement $<100\mu\text{m}$. Cette limite provient des particules solides qui sont contenues dans la pâte à braser.

Pour réaliser ce dépôt une étape préliminaire est indispensable. Elle consiste à réaliser l'UBM qui va permettre l'accroche de la pâte à braser II.4.5. Celle-ci est ensuite étalée au travers d'un stencil par l'intermédiaire d'une raclette (Figure 1-25-a). Puis la dernière étape consiste à refusionner la pâte à braser déposée sur le substrat pour former une bille (Figure 1-25-b).

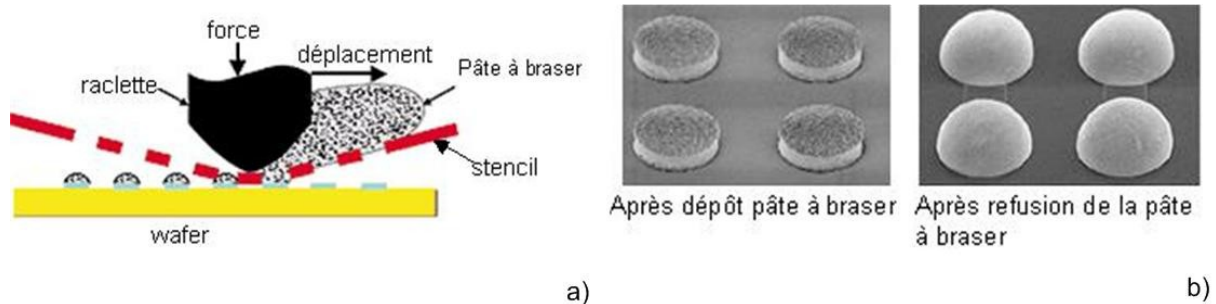


Figure 1-25 : Dépôt par ségraphie : a) technique de dépôt de pâte à braser et étapes d'impression et de refusion de la pâte à braser.

- o "Ball" ou "Stud" bumping

Ce procédé reprend les premières étapes de la technique d'interconnexion filaire. Au lieu d'étirer le fil, celui-ci est coupé près de la base (Figure 1-26).

Comme pour le câblage filaire, cette technique permet d'obtenir de bons rendements mais elle est limitée par le temps nécessaire pour déposer les fils un à un. De plus ces billes ne peuvent être formées sur un circuit actif ce qui limite leur placement à la périphérie des circuits. Le fil utilisé est généralement en or et ne nécessite pas, dans ce cas d'UBM II.4.5.

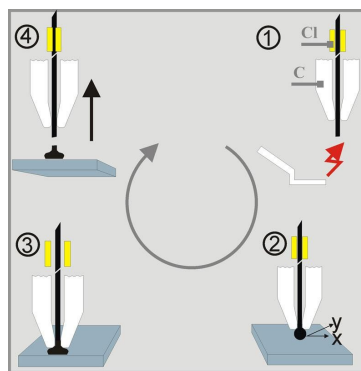


Figure 1-26: Procédé de fabrication d'une connexion par stud-bump dérivé du "wedge bonding" (source Fraunhofer IZM).

Cette soudure nécessite l'application d'une force à température élevée, à laquelle on ajoute une émission d'ultrasons. Cette technique peut provoquer des fissures dans la couche de passivation et elle est prohibée pour des réseaux surfaciques très denses en interconnexions.

1.2.2.5. Dépôt électromécanique

- o Dépôt électrolytique (plating process)

Cette technique est une alternative intéressante au procédé de dépôt par évaporation car elle nécessite peu d'équipement, ce qui la rend très compétitive au niveau coût II.4.5.

Deux électrodes sont immergées dans un bain électrolytique et connectées à une source de courant. L'électrolyte est une solution conductrice permettant le transport d'ions entre anode et cathode, dans notre cas la brasure. La cathode est reliée au wafer où sera déposé l'alliage, l'anode peut être soluble (dissolution d'un métal) ou inerte (revêtement insoluble). L'alimentation en courant génère un transport d'électrons entre les deux électrodes. La cathode fournit les électrons qui permettent aux espèces ioniques de se réduire en se déposant à la surface : c'est le dépôt cathodique de l'alliage de brasage. Ce dépôt se localise sur l'UBM préalablement déposé sur le wafer. Comme l'objectif est de déposer une quantité importante de brasure pour former la bille, la brasure est déposée sur une couche photosensible pour former un champignon (Figure 1-27). Puis la couche photosensible est retirée et la brasure est refusionnée pour former la bille.

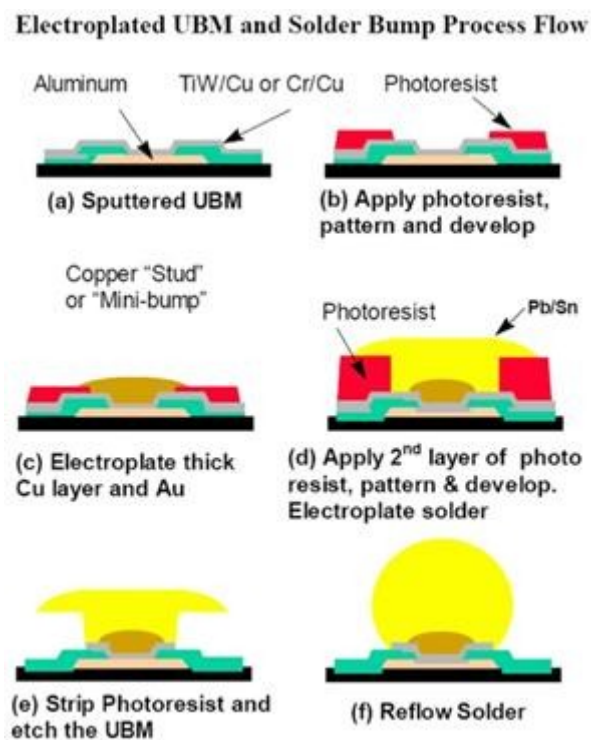


Figure 1-27: Dépôt électrolytique d'UBM puis formation de la bille de connexion par le même procédé.

Des variations excessives en ce qui concerne l'uniformité de la taille des billes ainsi que de la composition de l'alliage sont les principaux désavantages de ce procédé. En effet, comme le courant électrique est appliqué sur les bords du wafer, les billes qui se trouvent à sa périphérie sont plus grandes que celles situées au centre. De plus ce procédé engendre un taux de bulles dans les billes plus importants que pour les autres procédés.

- Dépôt autocatalytique (electroless)

Ce procédé est la principale méthode pour réaliser l'UBM en nickel/or. Pour tous les procédés dits de "flip-chip", un UBM sur les plots de connexion est nécessaire. En effet, l'aluminium ou le cuivre qui sont souvent utilisés pour les plots de connexion ne sont pas directement soudables. De plus, l'aluminium se corrompt avec le temps. En conséquence il faut remplacer la couche oxydée par une couche qui permettra une soudure. Dans la plupart des cas, l'UBM est constitué d'une couche d'accroche

couvrant la métallisation de la puce, une couche barrière pour empêcher la diffusion des métaux ou d'espèce ionique dans la puce II.4.5, d'une couche de mouillage qui est consommé lors de la fusion de la brasure. Elle permet ainsi un bon positionnement de la bille et enfin une barrière de prévention de l'oxydant souvent en or est déposée comme dernière couche.

Le procédé consiste à faire croître du nickel sur le plot de connexion en aluminium qui a été préalablement gravé et traité par une solution alcaline à base de zinc. Un flash d'or ($\approx 10\text{nm}$) est ensuite ajouté comme barrière antioxydante (Figure 1-28).

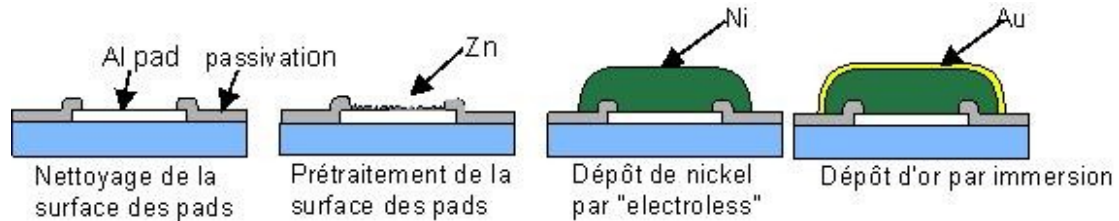


Figure 1-28: Procédé de fabrication de l'UBM en Nickel /Or autocatalytique

Les matériaux utilisés par ces différentes techniques d'assemblage, doivent tenir compte de certaines contraintes. Une des plus importantes concerne leur température de fusion mais depuis peu des contraintes environnementales apparaissent. Elles impliquent des changements importants en ce qui concerne la composition des matériaux.

Au niveau technologique, le besoin en nombre d'interconnexion augmente de façon considérable tout en conservant la même taille de composant. Les composants dits "fine-pitch" se développent. Cependant les technologies développées ci-dessus ne suffisent plus. De nouveaux types de matériaux ont été développés comme les adhésifs conducteurs. De plus, ils répondent aux normes environnementales qui sont mises en vigueur.

1.2.3 Adhésif conducteur

Pour l'assemblage "flip-chip" les adhésifs conducteurs sont de plus en plus intéressants et utilisés de façon industrielle. Une des explications réside dans les restrictions en ce qui concerne la toxicité des matériaux utilisés pour les brasures (voir ci-dessous paragraphe 1.2.4). Il existe deux grandes familles d'adhésifs conducteurs II.4.5.

- Les adhésifs conducteurs isotropiques (ICA: Isotropic Conductive Adhesive): Ce type d'adhésif conduit dans toutes les directions (Figure 1-29).

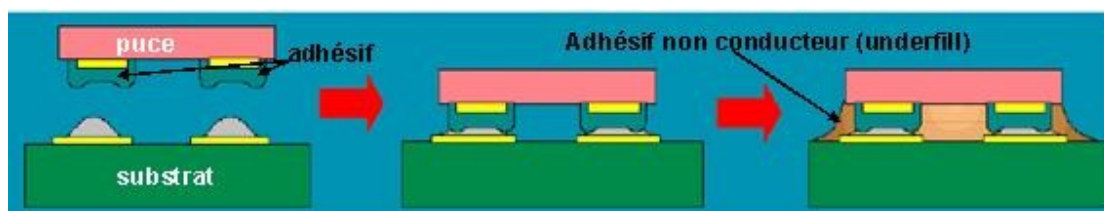


Figure 1-29: Flip-chip réalisé avec un ICA

- Les adhésifs anisotropiques (ACA: Anisotropic Conductive Adhesive): Ce type d'adhésif conduit électriquement dans un seul axe, la matrice adhésive est constituée de petites particules métalliques qui sont piégées entre les plots de la puce recouverts de bumps et les pistes du substrat (Figure 1-30).

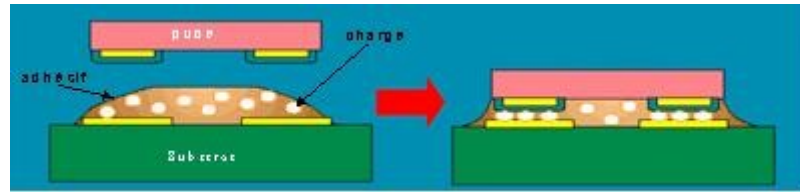


Figure 1-30: Flip-chip réalisé par un ACA

Cette technologie présente plusieurs intérêts:

- Compatibilité avec une grande diversité de surface;
- Température de process faible (<150°C), donc faible contrainte thermique durant le process;
- Amélioration des performances thermomécaniques;
- Elimination de l'étape de refusion;
- Elimination du masque dédié à la brasure (solder mask);
- Absence de résidus;
- Absence de métal toxique (comme le plomb).

1.2.4 Composition des alliages de brasure

Traditionnellement les alliages de brasure étaient à base de plomb (eutectique Sn/Pb ou alliage à haute proportion de plomb). Cependant le plomb est un agent polluant et la tendance actuelle est d'exclure cette substance. La première "roadmap" intégrant des alliages sans plomb a été publiée par JEIDA, l'Association Japonaise de l'Industrie Electronique en 1998 et par NEMI, "National Electronics Manufacturing Initiative" en 1999. Ils ont été suivis par l'Union Européenne, directive RoHS qui est entrée en vigueur en juillet 2006, II.4.5.

Cette directive européenne RoHS "Restriction of the use of certain Hazardous Substances in electrical and electronic equipment" impose de produire des cartes électroniques avec des composants sans certaines substances nocives pour l'environnement comme le plomb, le mercure, le cadmium... L'industrie du semiconducteur doit s'adapter pour répondre à cette nouvelle demande.

En effet, cette directive concerne directement l'assemblage électronique, car il faut remplacer l'alliage de brasure utilisé depuis les premiers assemblages à base d'étain/plomb (SnPb) par un autre type d'alliage II.4.5II.4.5.

Les alliages eutectiques qui semblent être adoptés sont :

- Etain/cuivre (SnCu) ;
- Etain/argent/cuivre (SnAgCu ou SAC) ;
- Etain/argent (SnAg) ;
- Etain/cuivre/nickel (SnCuNi).

Une des principales différences II.4.5 entre ces matériaux et les alliages classiques à base étain/plomb est qu'ils offrent un point de fusion plus élevé (201-230°C) comme on peut le voir sur le Tableau 1-4 :

Alliage	SnPb	SnCu	SnAgCu	SnAg	SnAgNi
Point de fusion (°C)	183	227	201...230	221	227

Tableau 1-4: Point de fusion pour différents alliages utilisés pour les billes d'interconnexions

La température de refusion pendant l'assemblage est également plus élevée et de l'ordre de 250-260°C (Figure 1-31).

La modification des alliages peut avoir des conséquences sur les rendements des circuits assemblés, comme :

- Augmentation de la température de fusion;
- Augmentation des contraintes et des déformations ;
- Réduction de la fenêtre de process en température (température de fusion proche de la température limite de défaillance) ;
- Manque d'expérience par rapport à une technologie connue.

Parmi les différents alliages proposés, ce sont les brasures combinant l'étain/argent/cuivre qui semblent les plus employées dans l'industrie. Cependant cet alliage dont la température de refusion est nettement supérieure (235°C) à la température de qualification de la plupart des composants est la cause de nouveaux défauts dont il faut tenir compte. Le pic lors de la refusion (Figure 1-31) peut engendrer des cracks dans la puce, la fusion des matériaux thermoplastique (comme les sockets), un "effet de pop corn" dans le package (l'humidité contenue dans le package créer une délamination pendant la refusion) et de la délamination au niveau des interfaces. Nous reviendrons sur ces problèmes par la suite.

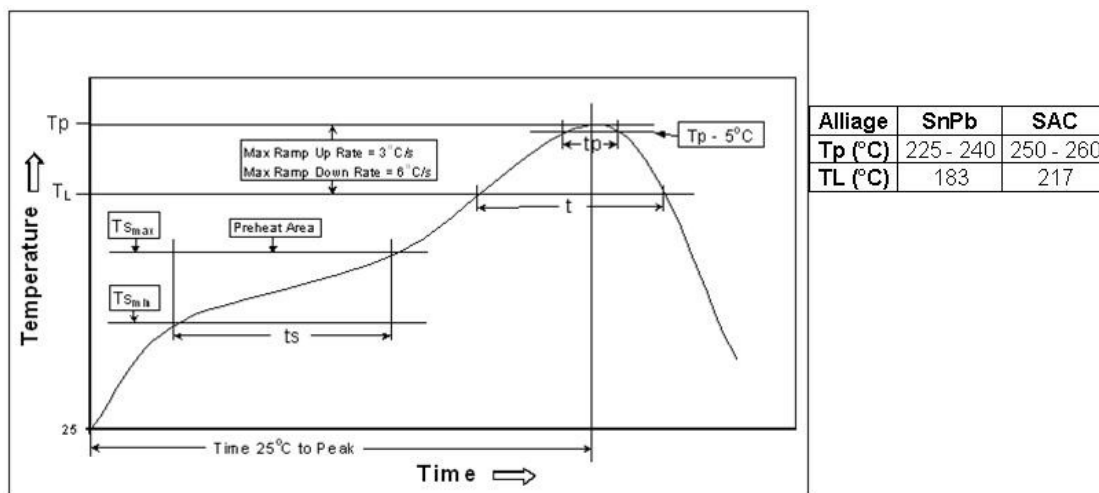


Figure 1-31: Profil type de la refusion des billes de brasure

Pour compléter l'assemblage, une résine est ajoutée entre la puce et le substrat pour combler les espaces vides ainsi que pour des raisons thermomécaniques. Cette résine est appelée "underfill" et ses spécificités vont être présentées dans le paragraphe suivant.

1.3 Résine underfill

L'assemblage par "flip-chip" nécessite dans la plupart des cas, l'ajout d'une résine ou underfill à l'interface puce/support afin de protéger cette zone et de relaxer les contraintes thermomécaniques qui s'exercent à l'interface. En effet la différence de coefficient d'expansion thermique entre la puce en silicium ($CTE_{Si}=3\text{ppm}/^{\circ}\text{C}$) et le PCB ($CTE_{PCB}=16\text{ppm}/^{\circ}\text{C}$) induit une détérioration de la fiabilité de l'interconnexion, une fatigue plus importante des billes de connexion. C'est pour lutter contre cela

qu'une résine époxy ou underfill a été introduite entre ces deux interfaces (Figure 1-32). L'underfill augmente la durée de vie de l'assemblage en diminuant les contraintes dues aux différences de température dans les billes II.4.5.

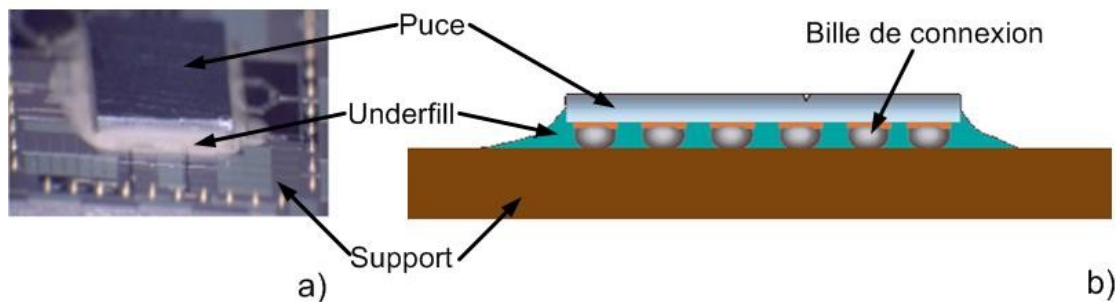


Figure 1-32: Un assemblage d'une puce active sur un substrat (a) vue de dessus, (b) vue en coupe

L'underfill est ajouté lors de l'assemblage après l'étape de refusion des brasures. On applique quelques gouttes sur les bords de la puce et par capillarité la résine remplit l'espace vide entre la puce et le support (Figure 1-33).

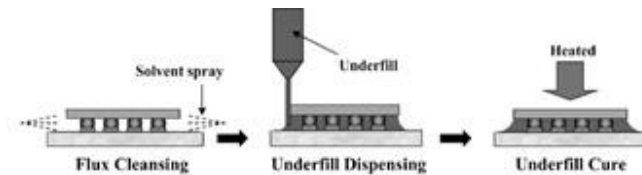


Figure 1-33: Procédé de déposition classique d'underfill pour "flip-chip"

L'étape suivante, avant la commercialisation du composant, consiste en la mise en boîtier.

1.4 Mise en boîtier

Les différentes étapes de la mise en boîtier seront rappelées ici ainsi que les principales familles de boîtiers qui permettent de les identifier.

1.4.1 Procédé de mise en boîtier

Les premières étapes concernent l'intégration, où les connexions des composants reprennent les différentes technologies abordées précédemment.

Après leur fabrication les wafers sont testés électriquement. Ce pré-test permet d'évacuer les circuits mauvais, ils sont marqués puis les wafers sont amincis suivant l'épaisseur prédéfinie et ensuite prédécoupés en puces individuelles, c'est la singulation. L'épaisseur type pour des packages compacts est de l'ordre de 0.5mm. Après leurs singulations on ajoute les billes de connexion par l'un des procédés décrits précédemment. Pour améliorer l'accroche des puces avec leurs billes de connexion on dépose un fondant (flux) sur le circuit imprimé sur lequel les puces vont être collées. Les puces sont montées sur le circuit (pick and place) et collées par différents procédés de soudure qui seront abordés par la suite. Puis l'underfill est déposé. Enfin la puce est encapsulée par une résine époxy ou "molding" et marquée ; elle est enfin prête à être livrée au client.

Toutes ces étapes sont décrites par la suite (Figure 1-34).

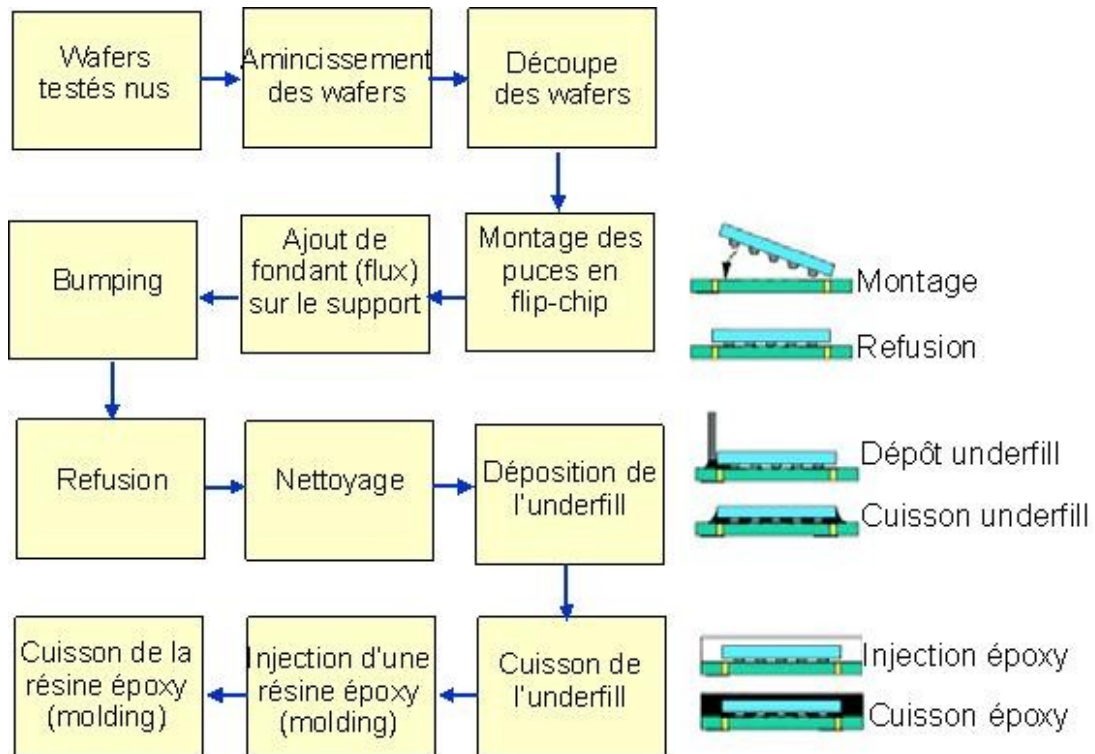


Figure 1-34: Etape d'assemblage en flip-chip de puce avec dépôt de fondant sur le support pour une meilleure accroche.

La mise en boîtier est une étape importante du procédé de fabrication des circuits électroniques. Cette étape permet de garantir une protection du dispositif par rapport aux éléments nocifs de son environnement (poussières, humidité, choc). De plus, il assure une connexion électrique, une dissipation thermique vers l'extérieur et éventuellement une interaction avec le milieu extérieur dans le cas des capteurs (Figure 1-35).

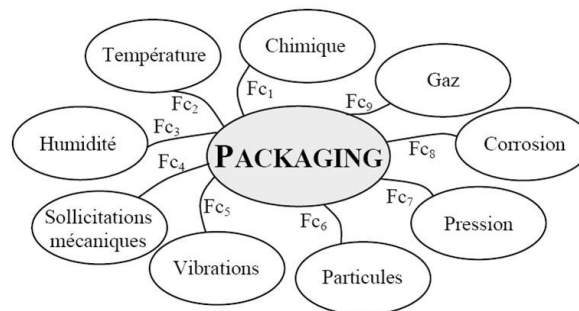


Figure 1-35: Domaines de protections du boîtier

1.4.2 Principales familles de boîtiers

Pour les circuits électroniques, les boîtiers peuvent être divisés en deux catégories : les composants à insérer (through-hole) (Figure 1-36-a) et les Composants à Monter en Surface (CMS) (Figure 1-36-b).

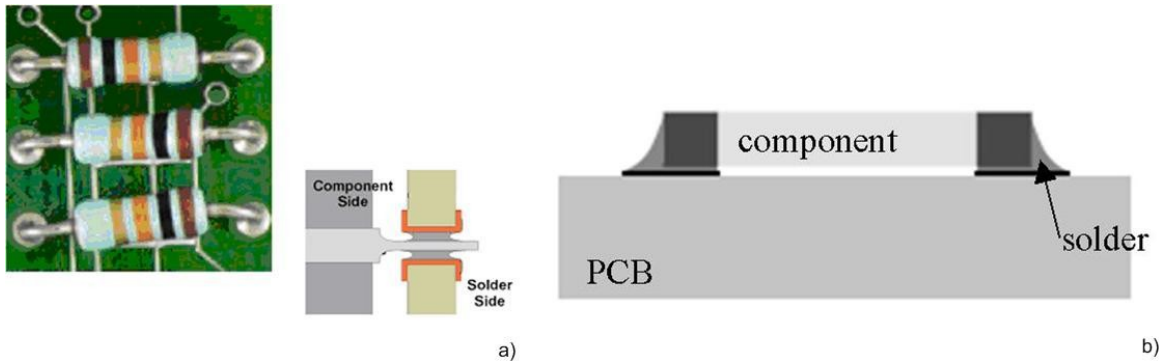


Figure 1-36 : Différents types de composants : a) composants à insérer (through-hole) et composant à monter en surface (CMS).

Les composants à insérer peuvent être eux-mêmes divisés en deux catégories: les boîtiers à double rangée de connexions (Dual-In-Line, DIL) (Figure 1-37) et les boîtiers fakir (Pin-grid array, PGA).

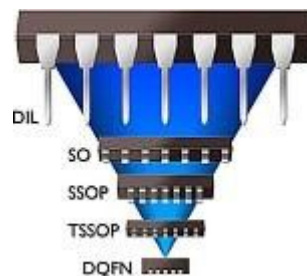


Figure 1-37: Evolution en taille des boîtiers à double rangée couramment utilisés

Les CMS peuvent être divisés en Dual (connexions droite et gauche), Quad (connexions sur les quatre côtés du boîtier) et les boîtiers à billes, BGA (Ball Grid Array). Ensuite il existe des modules multi puces, MCM (MultiChip Module) où plusieurs circuits sont intégrés dans le même package. Les composants peuvent être montés côte à côte, les uns sur les autres ou utiliser ces deux types de montage (Figure 1-38).

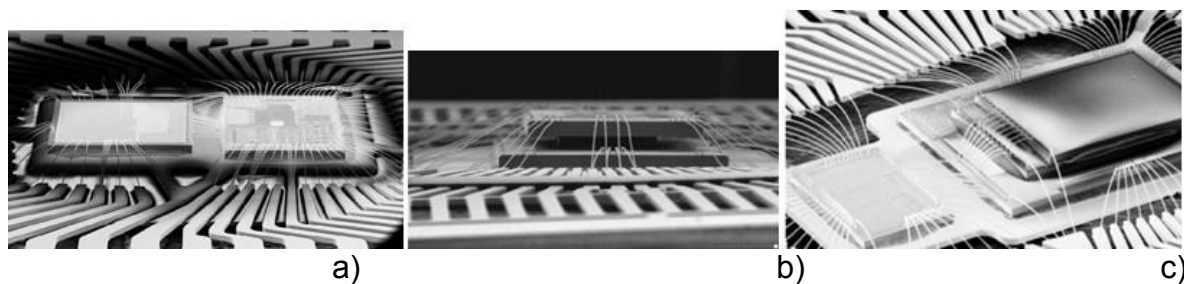


Figure 1-38: Différentes façons de placer les circuits dans un boîtier : a) les uns à côtés des autres, b) les uns sur les autres et c) la combinaison des deux.

Il existe aussi le CSP pour "Chip-scale Packaging" qui regroupe plusieurs technologies qui ont comme objectif que la taille du package ne doit pas dépasser 1,2 fois la taille de la puce.

Aucune réelle standardisation n'existe; chaque package est identifié par un acronyme qui renseigne sur la façon de le monter sur le circuit imprimé, sur l'épaisseur, la tenue en puissance et la technologie utilisée. Par exemple HVQFN

(Figure 1-39), qui veut dire "Heat-sink Very-thin Quad flat-pack No-leads": C'est un package de petite taille très fin (moins de 1mm) sans plomb.

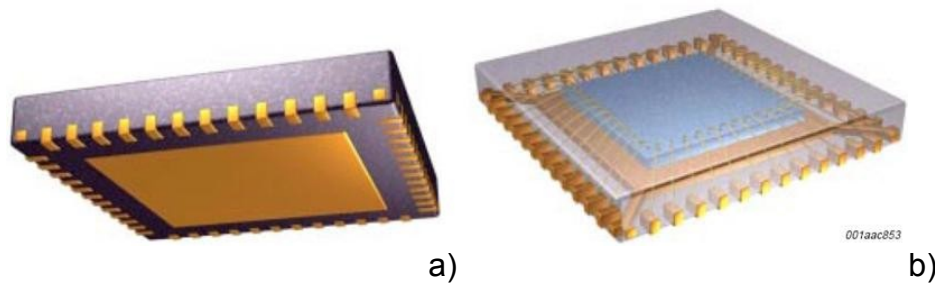


Figure 1-39: Boîtier HVQFN a) vue de dessous du leadframe et des plots de connexions vers l'extérieur ; b) vue en transparence avec le leadframe le circuit collé dessus et la résine de moulage qui englobe le tout.

Quelques acronymes définissent les différents boîtiers les plus utilisés II.4.5:

- **DIP** (Dual In line Package) : boîtier ayant ses broches reportées par brasure de chaque côté; il peut être en céramique ou en plastique.
- **SOP** (Small Outline Package) : c'est un boîtier DIP en plastique optimisé en termes d'encombrement.
- **LCC** (Leaded-chip Carrier) : les sorties sont alors situées à la périphérie du boîtier et il est destiné à être monté en surface sur un circuit imprimé. La puce peut être montée cavité en haut ou cavité en bas. **LLCC** (Leadless Chip Carrier) pour répondre à la nouvelle norme RoHS.
- **QFP** (Quad Flat Pack) : boîtiers proches dans leur conception et leur réalisation des LCC qui ont été développés pour répondre aux besoins d'augmentation du nombre de broches des circuits intégrés. Les broches situées à la périphérie des boîtiers sont courbées vers l'extérieur ("gull wing").
- **PGA** (Pin Grid Array) : boîtiers dans lesquels les broches sont disposées en réseau sur toute la surface du boîtier. Les conducteurs sont répartis sur plusieurs couches de céramique, ce qui permet d'atteindre toutes les entrées-sorties des circuits.
- **BGA** (Ball Grid Array) : boîtiers identiques aux précédents mais possédant des sorties sous forme de boules permettant un montage en surface.

1.4.2.1. Boîtiers céramiques

Malgré l'avance des matériaux plastiques, l'utilisation de boîtier céramique reste importante pour des applications nécessitant de hautes performances. Ce type de boîtier permet un fonctionnement sans résonances jusqu'à 40GHz. De plus ces boîtiers peuvent s'adapter à toutes les configurations possibles d'assemblage, ce qui les rend très flexibles d'utilisation. Les modes de fermeture sont effectués par brasures ou par collage de capots qui peuvent être en métal ou céramique.

1.4.2.2. Boîtiers plastiques

Pour diminuer les coûts d'assemblage, de plus en plus de matériaux plastiques sont utilisés. Ces boîtiers sont moulés sur un support de connexion métallique (leadframe) autour duquel est injecté et moulé une résine d'encapsulation (molding).

Le "leadframe" joue le rôle de support de l'assemblage durant les opérations de fabrication, de barrière au passage du plastique durant le moulage, de substrat de fixation pour la ou les puces, de matrice de support pour le plastique, de conducteur

électrique et thermique vers l'extérieur. En ce qui concerne le moulage, deux matériaux sont principalement utilisés: les plastiques thermoformables (thermoset) et les thermoplastiques qui peuvent être réutilisés après un premier moulage. Les thermoformables sont les plus utilisés (résine époxy). Les techniques d'encapsulation sont basées sur un procédé de fabrication réactive des polymères. Cela permet la polymérisation et le moulage du boîtier dans la même opération. Les différentes techniques utilisées sont :

- Le moulage par transfert : le plastique est injecté sous forme liquide, sous pression et moulé par une presse;
- Le dépôt par distribution radiale "glob top": le plastique est injecté sous forme liquide par une buse située au-dessus de la puce;
- Le moulage par réaction-injection, peu approprié aux composants électroniques.

Après la mise en boîtier, l'étape suivante concerne l'analyse de la fiabilité des composants encapsulés. C'est une étape indispensable dans toute étude de fonctionnement pour évaluer la qualité et la durée de vie de ces composants.

1.5 Fiabilité

Dans ce paragraphe nous aborderons l'étude de la durée de vie des composants ainsi que les principales causes de défaillances au cours de leur vie. Nous finirons par une caractéristique plus spécifique à l'intégration de composants hétérogènes de type MEMS, filtres SAW et BAW: l'herméticité.

1.5.1 Définition

La fiabilité est l'aptitude d'un dispositif à accomplir une fonction requise dans des conditions données pour une période de temps donnée. Elle se mesure par une probabilité. L'évolution du taux de défaillance d'un produit pendant toute sa durée de vie est caractérisée par une courbe appelée "courbe en baignoire" (Figure 1-40).

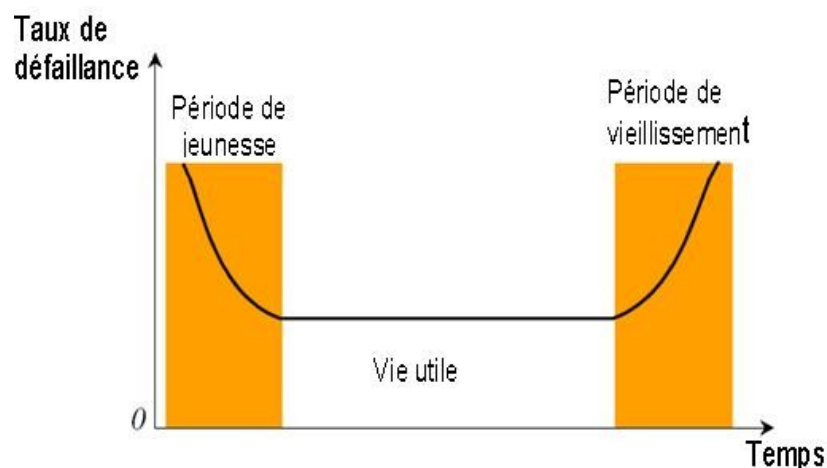


Figure 1-40: Courbe de défaillance en baignoire

La période de jeunesse est caractérisée par une décroissance rapide du taux de défaillance. Cela s'explique par une élimination progressive de défauts dus au processus de conception ou de fabrication mal maîtrisée ou à un lot de composants mauvais. La phase suivante, généralement longue est la période de vie utile du

produit. Le taux de défaillance est approximativement constant. Les pannes qui peuvent apparaître lors de cette phase sont dites aléatoires, leur apparition n'est pas liée à l'âge du composant mais à d'autres mécanismes d'endommagement. Enfin le produit arrive en fin de vie, c'est la période de vieillissement. Elle est caractérisée par une augmentation progressive du taux de défaillance. Cette période est au-delà de la durée de vie réelle d'un composant.

Pour prévoir le comportement de ces structures dans le temps, des tests standards ont été mis en place comme l'International Electrotechnical Commission standards (IEC), MIL STD 883 standard (standard militaire), Telcordia, norme JEDEC. En plus de ces normes, il faut tenir compte des applications visées par le produit pour ne pas alourdir les procédures de fiabilisation.

1.5.2 Principaux modes de défaillances

Chaque élément de l'assemblage a son propre mode de défaillance. En ce qui concerne les SiP qui sont un assemblage de plusieurs technologies dans un même package, les modes de défaillances sont très variés et très nombreux. Nous ne rentrerons pas dans les détails par soucis de simplification et seuls les modes de défaillances les plus couramment rencontrés lors de l'intégration par "flip-chip" seront abordés. Nous étudierons aussi ceux liés à l'assemblage avec création d'une cavité nécessaire pour l'intégration de certains composants hétérogènes comme les filtres à ondes de surface (SAW filters) qui font partie de l'objet de ce travail.

Les phénomènes physiques de dégradation sont très complexes. Ils font intervenir plusieurs paramètres comme :

- Les caractéristiques des matériaux (limite élastique, limite de rupture, limite d'endurance, la fatigue, la dureté...);
- Les caractéristiques dimensionnelles;
- Les sollicitations extérieures (températures, pression, humidité...);
- Les fortes interactions entre les composants et leur environnement.

Durant leur fabrication les composants subissent des variations importantes en température, pression et humidité. Ces différentes conditions et d'autres contraintes issues de la complexité du procédé de fabrication, entraînent un large éventail de modes de défaillance possibles comme : des trous dans les lignes de métallisation, des fissures dans la passivation, des fissures dans la puce elle-même, des délaminations, de l'essuyage (smearing) des fines lignes de métallisation et des gonflements du boîtier... Toutes ces défaillances entraînent une dégradation de l'intégrité du composant tant au niveau thermique, mécanique qu'électrique. Ces défaillances ne sont pour la plupart du temps pas catastrophiques mais elles peuvent causer des fatigues prématurées et les dommages peuvent se propager.

1.5.2.1. Défaillances dues aux contraintes thermomécaniques.

Les interconnexions représentent une des parties les plus sensibles de l'assemblage à ces contraintes. Elles subissent des excursions thermiques successives, causées par des phases transitoires d'injection de puissance et par l'environnement. Ces variations cycliques de température des connexions électrique peuvent conduire à l'ouverture du circuit électrique (contraintes d'origine thermomécanique).

Les contraintes sont engendrées par les différents matériaux en contact, lors de variations répétées de températures II.4.5. Pour les brasures la différence du coefficient d'expansion thermique ($CTE_{Si}=3$, $CTE_{PCB}=16$ ou $CTE_{LiTaO_3}=14\text{ppm}/^\circ\text{C}$)

entre les deux matériaux en contact induit des sollicitations mécaniques élevées dans celle-ci, conduisant à la dégradation de sa structure et une augmentation de la fatigue (Figure 1-41).

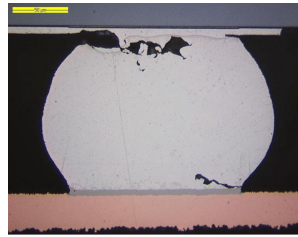


Figure 1-41: Fatigue dans les brasures due aux variations de température

Les brasures ayant un comportement viscoplastique subissent des dégradations dues au fluage (creep). A des températures élevées, un matériau soumis à une contrainte inférieure ou supérieure à sa limite d'élasticité, présente une déformation plastique évoluant dans le temps et pouvant conduire éventuellement à la rupture. Cette dégradation liée au chargement et à la température conduit à une déformation du matériau (allongement ou élongation). Ce mécanisme intervient dès que la température du matériau dépasse 0.3 à 0.4 fois la température absolue de fusion. Or les brasures présentent une température de fusion et d'utilisation relativement proche.

De plus lors d'un cyclage thermique, une autre défaillance répandue est la fissure dans le composant II.4.5 pour les assemblages de type BGA (Figure 1-42).

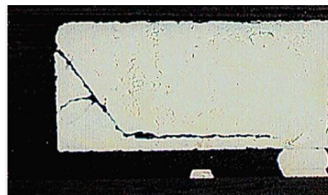


Figure 1-42: Fissure dans la puce en silicium

Ces fissures s'expliquent par le comportement thermomécanique de l'assemblage. Ce comportement est dominé par le fluage de brasures avant l'ajout d'underfill mais devient indépendant de ce fluage après le dépôt d'underfill. L'ensemble devient une structure de type trois couches avec un niveau de contrainte nulle à la température de dépôt d'underfill. Une variation de la température engendre des déformations de l'ensemble (Figure 1-43) ce qui entraîne des contraintes sur le composant (le silicium est un matériau cassant) et donc des fissures apparaissent.

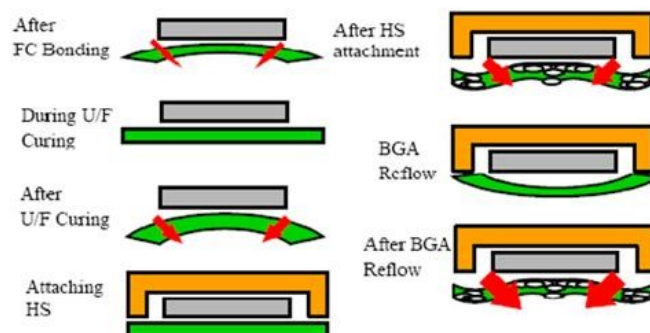


Figure 1-43: Déformation (warpage) de structure flip-chip BGA due aux variations de température lors du process

1.5.2.2. Electromigration

Les températures et les contraintes importantes subies par les structures peuvent induire des mécanismes de défaillance tels que l'électromigration ou des transformations cristallines à l'intérieur des matériaux.

L'électromigration se traduit par le transport de métal lors du passage du courant, la brasure migre dans la même direction que le flux électronique (Figure 1-44-a et Figure 1-44-b) II.4.5. Il peut provoquer des trous ou des excroissances dans le métal. La durée de vie des dispositifs est alors affectée. Ce phénomène est d'autant plus important que la densité de courant augmente. Ainsi, la diminution de la taille des motifs et de l'espace interligne conduisent à une augmentation des risques d'endommagement par électromigration II.4.5.

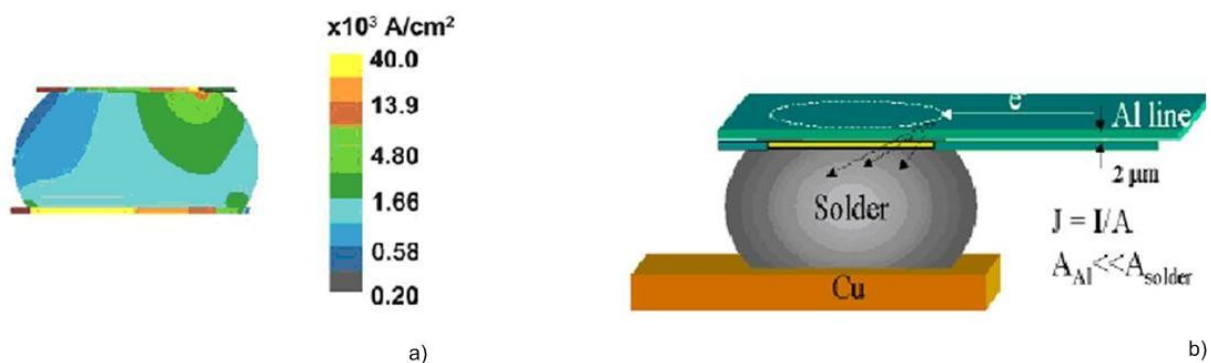


Figure 1-44 : Electromigration : a) distribution du courant dans la bille de connexion et b) déplacement d'électrons libres dans une structure " flip-chip ".

L'électromigration apparaît dans les interconnexions en aluminium et en cuivre pour des densités de courant supérieures à 10^6 to 10^7 A/cm^2 . Pour les alliages couramment utilisés par les interconnexions (SnPb ou SnAgCu) cette densité est plus faible, 10^4 A/cm^2 II.4.5.

1.5.2.3. Défaillances dues à l'humidité

Les assemblages sont sensibles à l'absorption d'humidité. En effet chaque boîtier est constitué de plusieurs résines qui sont vulnérables aux effets couplés de l'humidité et des variations de température II.4.5.

La superposition de couches de natures différentes qui sont collées les unes aux autres pour former l'assemblage complet entraîne par leur géométrie un grand nombre d'interfaces (puce/résine, underfill/puce, underfill/brasures ...). Une des défaillances les plus connues qui en découle est la délamination II.4.5 ou séparation des différentes couches (Figure 1-45). Elles sont dues de façon générale aux forces de cisaillement qui sont supérieures aux forces d'adhésion de ces interfaces. L'humidité qui provoque une diminution des forces de Van der Waals ainsi qu'une modification des liaisons chimiques entre les matériaux est une des causes de ces délaminations.

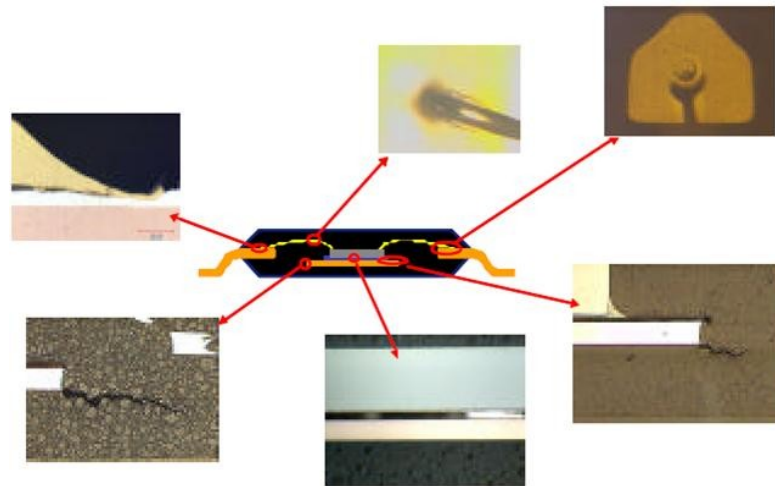


Figure 1-45: Délaminations engendrées aux interfaces pour des circuits assemblés sur un leadframe.

L'absorption d'humidité produit un gonflement de toutes les résines, underfill, résine de moulage... provoquant ainsi une contrainte au niveau des interfaces par exemple entre l'underfill et les brasures, entre le leadframe et la résine de moulage ... (Figure 1-39).

Un des effets les plus spectaculaires de l'absorption d'humidité est l'effet "pop-corn"(Figure 1-46). Les composants moulés peuvent emmagasiner de l'humidité. Au-dessus de 100°C cette humidité se dilate puis se transforme en gaz dont la pression fait éclater le composant.

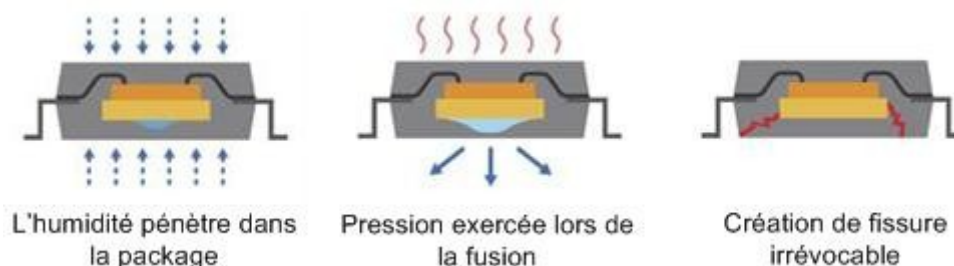


Figure 1-46: Effet "pop-corn" cause de délamination et crack de la résine époxy (mold) (source IMEC).D'autres défaillances telles que la corrosion ou la formation de dendrites -cristallisation métallique qui se propage le long d'une surface - sont les conséquences de l'humidité dans le boîtier.

En ce qui concerne l'intégration de composant de type filtres à ondes de surface tels que ceux étudiés, il faut tenir compte de l'environnement (pression, taux d'humidité...) qui sera enfermé dans la cavité de protection de la partie active de ces filtres. Le paramètre qu'il faut prendre en compte est le taux d'humidité. Celui-ci peut par exemple corroder les électrodes en aluminium qui ne sont pas recouvertes de passivation.

Pour caractériser ce taux d'humidité il est nécessaire d'évaluer l'herméticité de la cavité de protection.

1.5.3 Herméticité

Cette caractérisation n'est pas nécessaire pour les composants standards qui sont intégrés dans des SiPs. Tous les circuits sont constitués de plaques de silicium sans

partie active mobile à protéger et à encapsuler dans une cavité propre. Seuls les filtres à ondes de surface, à ondes de volumes ainsi que les microsystèmes nécessitent ce genre de protections. Les matériaux couramment utilisés pour l'encapsulation ont été classés suivant leur perméabilité à l'humidité (Figure 1-47) II.4.5. Cette classification permet une meilleure sélection des matériaux en fonction des seuils de tolérances des composants qui seront encapsulés.

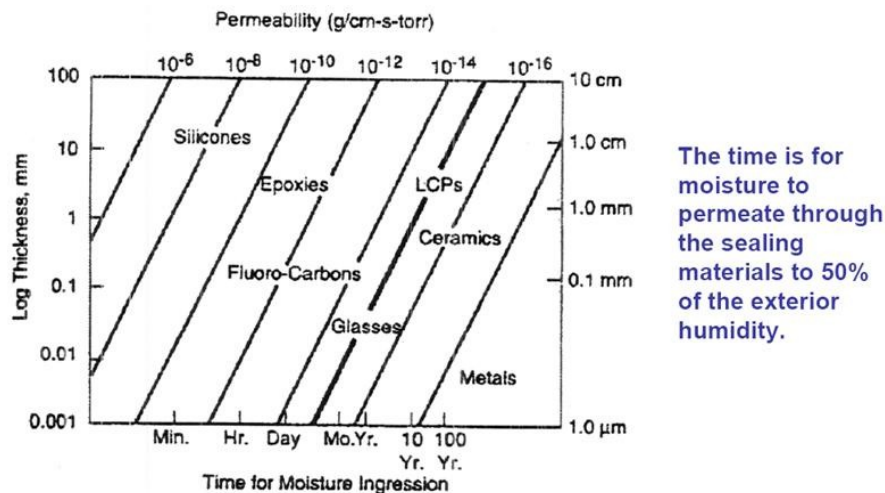


Figure 1-47: Perméabilité à l'humidité des matériaux utilisés pour l'encapsulation de composants.

Pour déterminer cette perméabilité, il existe deux standards définis par la norme militaire. Ils permettent de déterminer le taux de fuite d'une cavité:

1. MIL-STD 883D
2. MIL-STD 883E

Ces deux standards ne détectent pas les mêmes taux de fuite. Le premier permet de détecter les taux de fuite élevé (gross leak) et le deuxième des taux de fuite moyen (fine leak). Selon la méthode 1014.9 du standard militaire ces deux tests sont nécessaires pour caractériser correctement l'herméticité de la cavité.

Pour le test du taux de fuites élevées (MIL-STD 883D), le circuit avec une cavité est plongé dans un liquide (fluorocarbon) puis l'on chauffe la solution à 80-100°C. Dès que l'on détecte la présence de bulles pour une température donnée, on obtient le taux de fuite. Cette technique permet de détecter des taux de fuite $>10^{-4}$ mbar.l/s. C'est la méthode dite des bulles.

Pour le test plus fin (MIL-STD 883E), lors de la création de la cavité de l'hélium est introduit à l'intérieur. Ensuite la structure est placée dans un détecteur d'hélium pour détecter le taux de fuite. Cette technique est limitée à des taux $>10^{-9}$ mbar.l/s II.4.5.

La validité de la norme n'est pas garantie car une zone de non détection apparaît par exemple pour des cavités inférieures à 500mm³ (Figure 1-48) II.4.5.

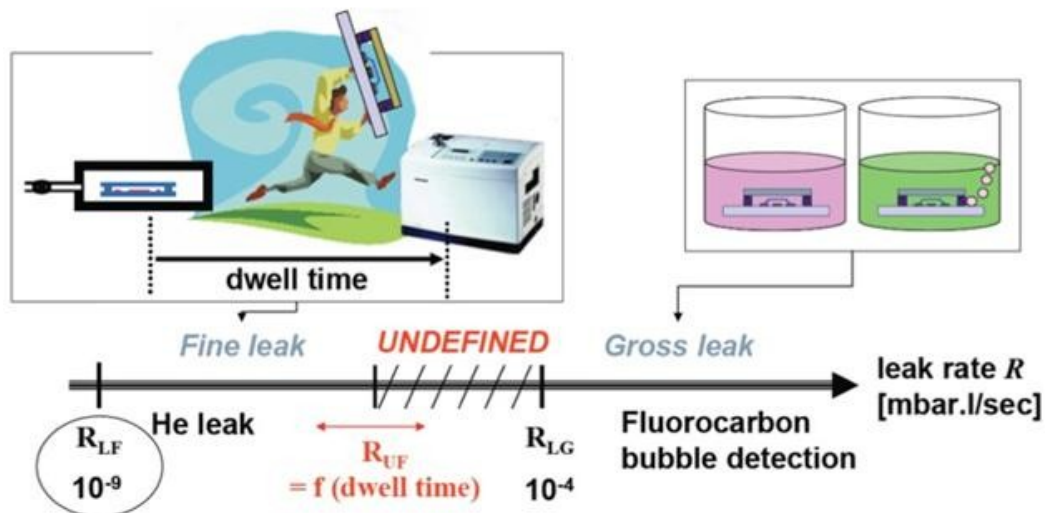


Figure 1-48: Détection du taux de fuite dans une cavité (source IMEC)

Il est donc nécessaire de définir et d'utiliser d'autres méthodes de détection par exemple la méthode de mesure de la pression résiduelle dans des cavités encapsulées sous vide II.4.5 (Figure 1-49-a) ou la méthode basée sur la spectroscopie infrarouge par transformée de Fourier (FTIR) II.4.5 (Figure 1-49-b).

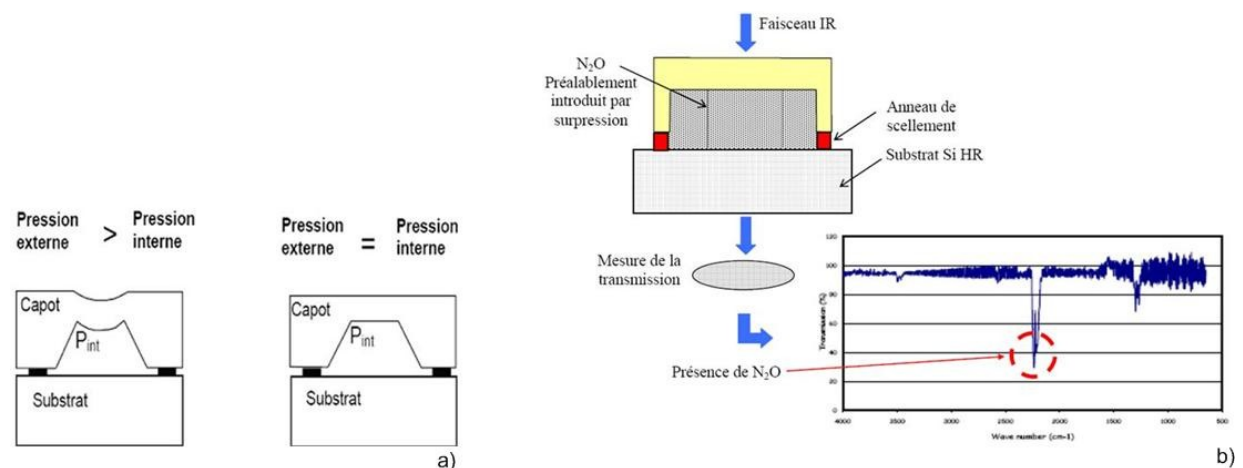


Figure 1-49 : Méthode de détection d'humidité : a) mesure de pression interne par déformation et b) principe de la spectroscopie FTIR.

Ces méthodes sont surtout utilisées pour évaluer l'herméticité des boîtiers permettant d'encapsuler des microsystèmes car elles nécessitent une bonne connaissance de l'environnement de la cavité et souvent du vide à l'intérieur. Il est possible d'améliorer encore le contrôle de l'atmosphère piégée à l'intérieur de la cavité avec l'ajout de dégazeurs à l'intérieur de la cavité II.4.5. Ceux-ci permettent une absorption directe de l'humidité contenue dans la cavité.

Dans ce premier chapitre, nous avons détaillé les différentes techniques d'intégration et d'assemblage utilisées pour la réalisation de composant "SiP". Certaines briques technologiques seront utilisées par la suite lors de l'intégration d'un composant hétérogène sur un substrat silicium (PICS). Nous avons complété cet état de l'art par l'étude de la durée de vie des composants (fiabilité) ainsi que leurs principales sources de défaillance. Le composant hétérogène choisit pour cette étude est un filtre à onde de surface (SAW filter). En effet, ce type de filtre ne peut être intégré

directement sur silicium et nécessite une mise en boîtier particulière pour protéger ses parties actives. Dans le chapitre suivant nous allons proposer un état de l'art sur les filtres SAW en introduisant successivement les notions de piézoélectricité, les phénomènes de propagations des ondes acoustiques puis le fonctionnement d'un filtre.

II Filtres à ondes élastiques de surface

II.1 Elasticité et piézoélectricité

Pour comprendre le comportement des filtres à ondes de surfaces, il est nécessaire de rappeler les bases théoriques de la propagation des ondes élastiques, des ondes de surface ainsi que leur génération par effet piézoélectrique. La piézoélectricité est liée à l'étude des ondes élastiques car ces ondes sont le plus souvent engendrées par effet piézoélectrique. Cette étude s'inspire largement des livres de D. Royer. et E. Dieulesaint II.4.5II.4.5.

II.1.1 Déformations et contraintes

Sous l'action de forces extérieures, un solide subit une déformation s'il n'est pas idéalement rigide. En retour, et si le solide est élastique, la déformation génèrera une force de rappel qui, soit contribuera à l'installation d'une déformation (d'équilibre) si la force extérieure est appliquée de manière permanente, soit assurera un retour du solide proche de sa position initiale dès que la force extérieure sera supprimée, déclenchant éventuellement des oscillations. Le retour à la stricte position initiale n'est garanti que si le solide n'a pas subi une déformation permanente sous l'action d'une force extérieure trop importante, ce que nous supposons par la suite.

Les forces qui engendrent cette déformation ne sont pas nécessairement d'origine mécanique car il existe dans le solide, suivant sa nature, une interaction entre les différentes grandeurs : mécaniques, thermiques, électriques et magnétiques.

II.1.1.1. Déformations

Pour toute cette étude on se place dans un référentiel orthonormé à trois dimensions. Soit A un point du solide au repos, après déformation, il devient le point A'. On appelle déplacement du point A (Figure 1-50), le vecteur:

$$\vec{u}(A) = \overrightarrow{AA'}$$

Equation 1-1

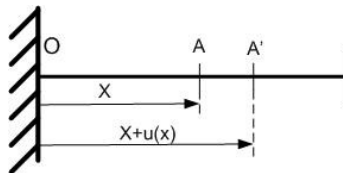


Figure 1-50: Déformation du point A.

La déformation S au point A est définie par (i=1,2 ou 3 suivant la direction de l'espace):

$$S = \text{div } \vec{u} = \frac{\partial u_i}{\partial x_i} = S_{ii}$$

Equation 1-2

Le déplacement d'un élément dx se traduit par une translation u_i , une déformation $S_{ij}dx_j$ et une rotation locale $\Omega_j dx_j$. Le tenseur des déformations, S, ne prend pas

compte les rotations locales qui sont traduites par la partie antisymétrique du gradient des déplacements. C'est un tenseur symétrique de rang 2. Les éléments du tenseur de déformation s'expriment sous la forme :

$$S_{ij} = \frac{1}{2} \left(\frac{\partial u_i}{\partial x_j} + \frac{\partial u_j}{\partial x_i} \right) \quad i, j = 1, 2, 3 \quad \text{Equation 1-3}$$

Les termes S_{ii} sont les allongements relatifs dans la direction i (selon l'axe x_i). Les termes S_{ij} ($i \neq j$) qui font intervenir des déplacements du_j , perpendiculaires à l'élément dx_i , correspondent à un mouvement de cisaillement.

II.1.1.2. Contraintes

Elles caractérisent l'état de sollicitation mécanique (efforts internes) en tout point du matériau, indépendamment de sa nature et de ses caractéristiques de résistance. Les forces extérieures, nécessaires pour déformer un solide, sont exercées sur sa surface, par contact mécanique ou en son corps par un champ. Les effets du champ du matériau se mesurent soit par une densité de force par unité de volume (champ de pesanteur), soit par une densité de moment par unité de volume (champ électrique dans un cristal polaire). Dans le solide déformé apparaissent des tensions mécaniques qui tendent à ramener dans son état de repos et assurent l'équilibre de la matière.

Les contraintes sont décrites par un tenseur en mécanique des milieux continus dont les composantes sont indiquées schématiquement (Figure 1-51).

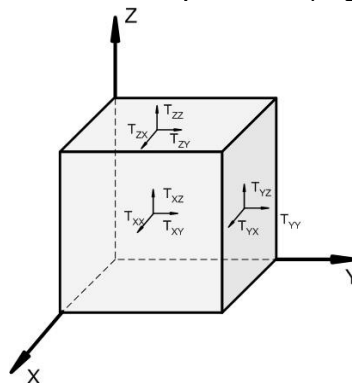


Figure 1-51: Composantes du vecteur des contraintes et de la matrice représentative du tenseur des contraintes s'exerçant sur un élément infinitésimal de matière.

Le tenseur des contraintes, T , de rang 2, symétrique, possède six composantes indépendantes. Il est exprimé sous la forme suivante :

$$T = \begin{bmatrix} T_{11} & T_{12} & T_{13} \\ T_{21} & T_{22} & T_{23} \\ T_{31} & T_{32} & T_{33} \end{bmatrix} \quad \text{Equation 1-4}$$

ou T_{ij} représente les contraintes en traction / compression

T_{ii} représente les contraintes en cisaillements

L'état d'équilibre d'un parallélépipède de matière impose la condition de symétrie suivante :

$$T_{ij} = T_{ji}$$

Equation 1-5

II.1.2 Loi de Hooke

Pour les faibles déformations, les déformations d'un solide sont linéairement proportionnelles aux contraintes qui lui sont appliquées. Quand les déformations sont plus importantes, cette relation devient non linéaire mais le solide revient à son état initial quand les contraintes sont supprimées. Par contre, quand les déformations augmentent et dépassent une certaine limite, ces déformations ne sont plus élastiques. Après cette limite élastique, le solide se déforme d'une façon permanente (déformation plastique) et finalement se brise (Figure 1-52).

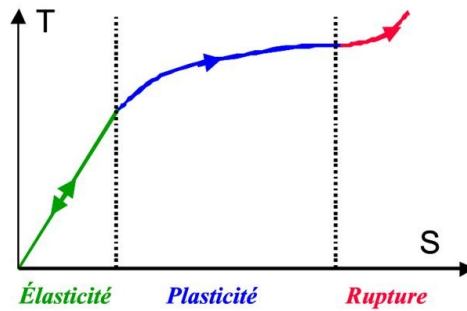


Figure 1-52: Loi du comportement des matériaux; contrainte= f(déformation).

Dans un solide élastique (non piézoélectrique), il existe une relation entre contraintes et déformations. Le comportement élastique de la plupart des matériaux est décrit correctement, dans l'hypothèse des petites déformations, par le terme du premier ordre du développement de Taylor de la relation :

$$T_{ij}(S_{kl}) = T_{ij}(0) + \left(\frac{\partial T_{ij}}{\partial S_{kl}} \right)_{S_{kl}=0} S_{kl} + \frac{1}{2} \left(\frac{\partial^2 T_{ij}}{\partial S_{kl} \partial S_{mn}} \right)_{S_{kl}=0, S_{mn}=0} S_{kl} S_{mn} + \dots$$

Equation 1-6

soit, comme $T_{ij}(0)=0$,

$$T_{ij} = c_{ijkl} S_{kl} \text{ avec } i,j,k,l = 1,2,3 \text{ à l'ordre } 1$$

Equation 1-7

en posant :

$$c_{ijkl} = \left(\frac{\partial T_{ij}}{\partial S_{kl}} \right)_{S_{kl}=0}$$

Equation 1-8

Les coefficients c_{ijkl} qui traduisent la relation linéaire la plus générale entre les tenseurs de rang deux T_{ij} et S_{kl} sont les composantes d'un tenseur de rang quatre appelé tenseur des rigidités élastiques.

Or T_{ij} et S_{kl} sont symétriques, par conséquent, les constantes élastiques c_{ijkl} ne changent pas lors d'une permutation des 2 premiers ou des 2 derniers indices.

On obtient la loi de Hooke des déplacements :

$$T_{ij} = \frac{1}{2} c_{ijkl} \frac{\partial u_k}{\partial x_l} + \frac{1}{2} c_{ijlk} \frac{\partial u_l}{\partial x_k}$$

Equation 1-9

comme $c_{ijkl} = c_{ijlk}$, on a

$$T_{ij} = c_{ijkl} \frac{\partial u_l}{\partial x_k} \quad \text{Equation 1-10}$$

ce qui correspond bien à l'Equation 1-7.

II.1.3 Energie élastique d'un solide déformé. Relation de Maxwell

Le travail effectué par les forces extérieures pendant la déformation est emmagasinée dans le solide sous forme d'énergie potentielle élastique puisque, dès que les forces extérieures sont supprimées, cette énergie est restituée par les tensions internes qui redonnent au solide son état initial. Lors d'une variation des déformations dS_{ij} , la densité d'énergie potentielle élastique (e_p) par unité de volume est égale à :

$$de_p = T_{ij} dS_{ij} = \delta w \quad \text{Equation 1-11}$$

ainsi la variation de l'énergie interne U par unité de volume est :

$$dU = \delta w + \delta Q \quad \text{Equation 1-12}$$

δQ étant la quantité de chaleur reçue par unité de volume.

δw et δQ ne sont pas des différentielles exactes, d'où la notation. Ainsi, l'énergie interne ou l'énergie libre d'origine mécanique, soit, sans préciser les conditions thermodynamiques, l'énergie potentielle élastique e_p (par unité de volume), est une forme quadratique des déformations :

$$e_p = \frac{1}{2} c_{ijkl} S_{ij} S_{kl} \quad \text{Equation 1-13}$$

Suivant que le processus de déformation est adiabatique ou isotherme, cette quantité représente l'accroissement de l'énergie interne ou de l'énergie libre par unité de volume du solide élastique.

La relation de Maxwell, vraie pour tout solide, s'écrit en notation matricielle :

$$c_{\alpha\beta} = c_{\beta\alpha} \quad \text{Equation 1-14}$$

avec $\alpha \leftrightarrow (ij)$ et $\beta \leftrightarrow (kl)$, il est possible de simplifier l'écriture, car les constantes élastiques ne changent pas lors d'une permutation des deux premiers ou des deux derniers indices. Les modules élastiques indépendants peuvent alors être repérés par deux indices α et β .

Le tableau 6x6 de coefficients $c_{\alpha\beta}$, constante élastique, est donc symétrique par rapport à la diagonale principale :

$$c_{\alpha\beta} = \begin{bmatrix} c_{11} & c_{12} & c_{13} & c_{14} & c_{15} & c_{16} \\ c_{12} & c_{22} & c_{23} & c_{24} & c_{25} & c_{26} \\ c_{13} & c_{23} & c_{33} & c_{34} & c_{35} & c_{36} \\ c_{14} & c_{24} & c_{34} & c_{44} & c_{45} & c_{46} \\ c_{15} & c_{25} & c_{35} & c_{45} & c_{55} & c_{56} \\ c_{16} & c_{26} & c_{36} & c_{46} & c_{56} & c_{66} \end{bmatrix} \quad \text{Equation 1-15}$$

Le cristal décrit par cette matrice, appartient au système triclinique. Ce système réticulaire fait parti des réseaux de Bravais. Tous les matériaux ont une symétrie

correspondant à l'un des réseaux de Bravais. Le système triclinique est le plus riche car il possède 21 constantes élastiques indépendantes.

II.1.4 Solide piézoélectrique

Un solide piézoélectrique se polarise électriquement sous l'action d'une tension mécanique (effet direct) et se déforme lorsqu'un champ électrique lui est appliqué (effet inverse) (Figure 1-53). Dans un milieu piézoélectrique, le couplage entre champ élastique et le champ électromagnétique introduit des termes électriques dans le développement des équations de la dynamique et des termes mécaniques dans le développement des équations de Maxwell. Dans ce cas, la loi de Hooke ne permet pas de décrire complètement la réponse d'un solide sous l'effet d'une contrainte.

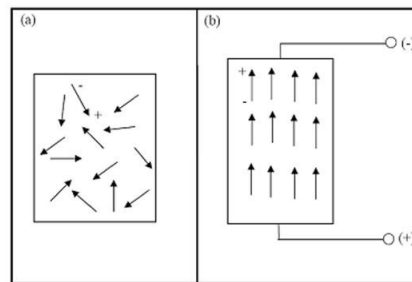


Figure 1-53: Matériau piézoélectrique non polarisé (a) vs polarisé (b).

Il existe un facteur de mérite qui traduit le fait qu'un matériau piézoélectrique transforme, une énergie mécanique, sous forme électrique. C'est le coefficient de couplage électromécanique K^2 ($0 < K < 1$).

En ce qui concerne la propagation du champ électrique, ces équations se réduisent à celles de l'électrostatique car la vitesse des ondes élastiques très inférieures à celles des ondes électromagnétiques. Cette approximation du champ électrique quasi-statique par rapport aux ondes électromagnétiques rend négligeable le champ magnétique, l'effet piézoélectrique est linéaire avec la déformation. La propagation du champ élastique se traite en admettant que le champ électrique qui lui est associé (l'ensemble constitue le champ élastoélectrique) dérive d'un potentiel :

$$\text{rot } \vec{E} = - \frac{\partial \vec{B}}{\partial t} = 0 \quad \text{Equation 1-16}$$

Dans un solide, les forces mécaniques sont décrites par les composantes du champ de contraintes (T_{ij}) et les déformations mécaniques par les composantes du champ de déformations (S_{ij}). Pour un solide piézoélectrique, les seules grandeurs électriques nécessaires à sa description sont le champ électrique E_i et l'induction D_i (comme en électrostatique). Le champ électrique dérive d'un potentiel scalaire. L'induction électrique obéit à l'équation de Poisson :

$$\frac{\partial D_j}{\partial x_j} = \rho_e \quad \text{Equation 1-17}$$

où ρ_e est la densité de charges électriques libres par unité de volume.

En introduisant la constante diélectrique à déformation constante ϵ_{ij}^S , l'induction électrique D_i s'écrit :

$$D_i = \varepsilon_{ij}^S E_j + e_{ijk} S_{jk} \quad \text{Equation 1-18}$$

Les constantes piézoélectriques e_{ijk} relient la variation d'induction D_i , à champ électrique constant, aux déformations S_{jk} subies par le solide. Elle s'exprime en C/m².

La contrainte devient :

$$T_{ij} = c_{ijkl}^E S_{kl} - e_{kij} E_k \quad \text{Equation 1-19}$$

c_{ijkl}^E est la constante de rigidité et e_{kij} le module piézoélectrique. L'exposant E indique que le module de rigidité de la loi de Hooke généralisée relie les contraintes et les déformations lorsque le champ électrique est maintenu constant.

Le signe négatif de l'Equation 1-19 montre que les deux effets sont opposés. L'effet piézoélectrique inverse est donc une conséquence thermomécanique de l'effet direct.

Et l'énergie interne devient :

$$U = \frac{1}{2} c_{ijkl}^E S_{ij} S_{kl} + \frac{1}{2} \varepsilon_{ij}^S E_i E_j = U_p^{ac} + U_p^{el} \quad \text{Equation 1-20}$$

Il apparaît les énergies potentielles acoustique U_p^{ac} et électrique U_p^{el} .

En notation matricielle les Equations 1-18 et 1-19 deviennent :

$$\begin{cases} D_i = \varepsilon_{ij}^S E_j + e_{ia} S_a \\ T_\alpha = c_{\alpha\beta}^E S_\beta - e_{i\alpha} E_i \end{cases} \quad \begin{matrix} i,j=1,2,3 \\ \alpha,\beta=1,\dots,6 \end{matrix} \quad \text{Equation 1-21 et Equation 1-22}$$

Elles donnent la contrainte mécanique et l'induction électrique en fonction des variables indépendantes, champ électrique et déformation. Ces équations tensorielles peuvent être mises sous forme matricielle, c'est ce que l'on appelle notation de Voigt (Equation 1-23):

	Matrice de rigidité	Matrice piézoélectrique transposée																																																							
$\begin{pmatrix} T_1 \\ T_2 \\ T_3 \\ T_4 \\ T_5 \\ T_6 \\ D_1 \\ D_2 \\ D_3 \end{pmatrix} =$	<table style="width: 100%; border-collapse: collapse;"> <tr><td>c_{11}</td><td>c_{12}</td><td>c_{13}</td><td>c_{14}</td><td>c_{15}</td><td>c_{16}</td></tr> <tr><td>c_{12}</td><td>c_{22}</td><td>c_{23}</td><td>c_{24}</td><td>c_{25}</td><td>c_{26}</td></tr> <tr><td>c_{13}</td><td>c_{23}</td><td>c_{33}</td><td>c_{34}</td><td>c_{35}</td><td>c_{36}</td></tr> <tr><td>c_{14}</td><td>c_{24}</td><td>c_{34}</td><td>c_{44}</td><td>c_{45}</td><td>c_{46}</td></tr> <tr><td>c_{15}</td><td>c_{25}</td><td>c_{35}</td><td>c_{45}</td><td>c_{55}</td><td>c_{56}</td></tr> <tr><td>c_{16}</td><td>c_{26}</td><td>c_{36}</td><td>c_{46}</td><td>c_{56}</td><td>c_{66}</td></tr> </table>	c_{11}	c_{12}	c_{13}	c_{14}	c_{15}	c_{16}	c_{12}	c_{22}	c_{23}	c_{24}	c_{25}	c_{26}	c_{13}	c_{23}	c_{33}	c_{34}	c_{35}	c_{36}	c_{14}	c_{24}	c_{34}	c_{44}	c_{45}	c_{46}	c_{15}	c_{25}	c_{35}	c_{45}	c_{55}	c_{56}	c_{16}	c_{26}	c_{36}	c_{46}	c_{56}	c_{66}	<table style="width: 100%; border-collapse: collapse;"> <tr><td>e_{11}</td><td>e_{21}</td><td>e_{31}</td></tr> <tr><td>e_{12}</td><td>e_{22}</td><td>e_{32}</td></tr> <tr><td>e_{13}</td><td>e_{23}</td><td>e_{33}</td></tr> <tr><td>e_{14}</td><td>e_{24}</td><td>e_{34}</td></tr> <tr><td>e_{15}</td><td>e_{25}</td><td>e_{35}</td></tr> <tr><td>e_{16}</td><td>e_{26}</td><td>e_{36}</td></tr> </table>	e_{11}	e_{21}	e_{31}	e_{12}	e_{22}	e_{32}	e_{13}	e_{23}	e_{33}	e_{14}	e_{24}	e_{34}	e_{15}	e_{25}	e_{35}	e_{16}	e_{26}	e_{36}	$\begin{pmatrix} S_1 \\ S_2 \\ S_3 \\ S_4 \\ S_5 \\ S_6 \\ -E_1 \\ -E_2 \\ -E_3 \end{pmatrix}$
c_{11}	c_{12}	c_{13}	c_{14}	c_{15}	c_{16}																																																				
c_{12}	c_{22}	c_{23}	c_{24}	c_{25}	c_{26}																																																				
c_{13}	c_{23}	c_{33}	c_{34}	c_{35}	c_{36}																																																				
c_{14}	c_{24}	c_{34}	c_{44}	c_{45}	c_{46}																																																				
c_{15}	c_{25}	c_{35}	c_{45}	c_{55}	c_{56}																																																				
c_{16}	c_{26}	c_{36}	c_{46}	c_{56}	c_{66}																																																				
e_{11}	e_{21}	e_{31}																																																							
e_{12}	e_{22}	e_{32}																																																							
e_{13}	e_{23}	e_{33}																																																							
e_{14}	e_{24}	e_{34}																																																							
e_{15}	e_{25}	e_{35}																																																							
e_{16}	e_{26}	e_{36}																																																							
	Matrice piézoélectrique directe	Matrice diélectrique	Equation 1-23																																																						

Les constantes élastiques (c_{ij}), piézoélectriques (e_{ij}) et diélectriques (ε_{ij}) des cristaux classés par structure cristalline peuvent être données dans des tableaux.

II.1.5 Pyroélectricité

Parmi les matériaux piézoélectriques, on trouve une sous-classe formée par les matériaux pyroélectriques, qui possèdent une polarisation naturelle selon au moins

une direction, appelée polarisation spontanée. L'importance de cette polarisation dépend fortement de la température. De plus si le sens de la polarisation est affecté par la présence d'un champ électrique extérieur le cristal pyroélectrique est ferroélectrique. C'est le cas du tantalate de lithium.

Ainsi, en absorbant un flux de rayonnement électromagnétique, le cristal pyroélectrique va s'échauffer et ainsi sa polarisation va se modifier entraînant une variation de tension détectable.

II.2 Propagations des ondes élastiques

Les ondes élastiques qui résultent de déplacements de particules se propagent seulement dans les milieux matériels II.4.5. En ce qui concerne les ondes élastiques dans les solides, deux cas se présentent :

- Solide homogène illimité : ondes de volume.

Les ondes qui s'y propagent sont des ondes planes. Les dimensions étant grandes par rapport à celle du faisceau d'ondes, elles ne rencontrent aucune frontière.

- Solide limité : ondes guidées
 - Par une surface d'un solide semi-fini (ondes de Rayleigh) ;
 - Par deux surfaces parallèles ou dans une plaque (ondes de Lamb).

Les ondes se propagent en se réfléchissant alternativement sur une surface et sur une autre ;

- Dans une structure multicouche ou milieu stratifié (ondes de Love).

On s'intéressera dans cette étude aux ondes guidées par des surfaces libres, soit de type de Rayleigh. L'intérêt de ces ondes guidées provient principalement de la diminution des pertes par diffraction.

En effet le guidage suivant une des deux dimensions latérales permet une amélioration puisque loin de la source la décroissance de l'énergie est en r^{-1} au lieu de r^{-2} . De plus il est possible d'accéder au déplacement mécanique ou au champ élastoélectrique en tout point de la surface libre. Ceci explique le développement des dispositifs utilisant les ondes de Rayleigh.

II.2.1 Ondes planes dans un solide piézoélectrique

Pour aborder la propagation des ondes de surface, il est nécessaire de comprendre comportement des ondes dans un solide.

Dans un solide piézoélectrique, l'interdépendance entre grandeurs électriques et grandeurs mécaniques implique un couplage entre ondes élastiques et ondes électromagnétiques.

En principe, la résolution analytique traduisant la propagation des ondes dans un substrat piézoélectrique requiert la résolution des équations de Newton et de Maxwell simultanément, la solution étant des ondes mixtes élasto-électromagnétiques.

Dans le cas quasi-statique, les équations de Maxwell dans un milieu diélectrique homogène isotrope non magnétique sont données par :

$$\begin{cases} \vec{\nabla} \cdot \vec{D} = 0 \\ \vec{E} = -\vec{\nabla} \phi \end{cases} \quad \text{Equation 1-24 et Equation 1-25}$$

Le champ électrique \vec{E} dérive d'un potentiel scalaire ϕ .

Le solide est traversé par un ébranlement. Le déplacement u_i de chaque point du solide de coordonnées x_k varie au cours du temps: $u_i = u_i(x_k, t)$

En considérant que la densité de charge réelle en surface est égale à 0 et en négligeant la pesanteur l'équation de mouvement de Newton est :

$$\frac{\partial T_{ij}}{\partial x_j} - \rho \frac{\partial^2 u_i}{\partial t^2} = 0 \quad \text{Equation 1-26}$$

où ρ est la masse volumique du solide.

Or nous avons montré précédemment que le tenseur des contraintes et de l'induction électrique (Equation 1-18 et 1-19) s'écrivent: $T_{ij} = c_{ijkl}^E S_{kl} - e_{kij} E_k$ et $D_j = e_{jkl} S_{kl} + \epsilon_{jk}^S E_k$.

En utilisant les déformations (Equation 1-3) et le champ électrique quasi-statique

$$E_k = - \frac{\partial \phi}{\partial x_k} \text{ on obtient :}$$

$$\left\{ \begin{array}{l} T_{ij} = \frac{1}{2} c_{ijkl}^E \left(\frac{\partial u_k}{\partial x_l} + \frac{\partial u_l}{\partial x_k} \right) + e_{kij} \frac{\partial \phi}{\partial x_k} = c_{ijkl}^E \frac{\partial u_l}{\partial x_k} + e_{kij} \frac{\partial \phi}{\partial x_k} \end{array} \right. \quad \text{Equation 1-27}$$

$$\left\{ \begin{array}{l} D_j = \frac{1}{2} e_{jkl} \left(\frac{\partial u_k}{\partial x_l} + \frac{\partial u_l}{\partial x_k} \right) - \epsilon_{jk}^S \frac{\partial \phi}{\partial x_k} = e_{jkl} \frac{\partial u_l}{\partial x_k} - \epsilon_{jk}^S \frac{\partial \phi}{\partial x_k} \end{array} \right. \quad \text{Equation 1-28}$$

d'où en réinjectant la nouvelle expression de la contrainte dans l'équation de Newton:

$$\rho \frac{\partial^2 u_i}{\partial t^2} = e_{kij} \frac{\partial^2 \phi}{\partial x_j \partial x_k} + c_{jikl}^E \frac{\partial^2 u_l}{\partial x_j \partial x_k} \quad \mathbf{i=1, 2, 3.} \quad \text{Equation 1-29}$$

de plus, dans le cas d'une surface libre, c'est à dire le cas où la densité de charge en surface est nulle, on a : $\frac{\partial D_j}{\partial x_j} = 0$

ce qui donne avec l'équation de l'induction :

$$e_{jkl} \frac{\partial^2 u_l}{\partial x_j \partial x_k} - \epsilon_{jk}^S \frac{\partial^2 \phi}{\partial x_j \partial x_k} = 0 \quad \text{Equation 1-30}$$

Les Equations 1-29 et 1-30 donnent quatre équations qui relient les déplacements u_1, u_2, u_3 et le potentiel ϕ . Le mouvement de l'onde est déterminé si les conditions aux limites appropriées sont spécifiées.

Dans un milieu infini, la résolution du système en ondes planes de polarisation u_0 se propageant, dans une direction repérée par le vecteur d'onde \vec{k} , à la vitesse $V = \omega / k$ permet d'écrire les déplacements et le potentiel sous la forme:

$$\left\{ \begin{array}{l} u_i = u_0 \exp \left[j(\omega t - \vec{k} \cdot \vec{x}) \right] \end{array} \right. \quad \text{Equation 1-31}$$

$$\left\{ \begin{array}{l} \phi = \phi_0 \exp \left[j(\omega t - \vec{k} \cdot \vec{x}) \right] \end{array} \right. \quad \text{Equation 1-32}$$

En intégrant ces équations aux Equations 1-29 et 1-30, on obtient 4 équations à 4 variables qui permettent d'aboutir à l'équation de propagation du déplacement.

II.2.2 Ondes guidées, ondes de surface

Le cristal est par hypothèse semi-fini ou compris entre deux plans parallèles (Figure 1-54) et les ondes se propagent suivant x_1 . Le plan x_1x_2 contenant la normale à la surface et la direction de propagation est par définition le plan sagittal.

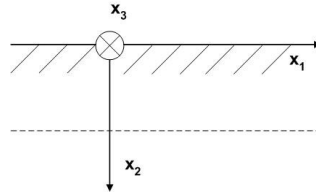


Figure 1-54: Cristal semi-fini ($x_2 > 0$), surface plane x_1x_3 , limité par deux plans parallèles.

En l'absence d'atténuation, dans un milieu invariant dans le temps, homogène selon x_1 et à comportement linéaire, les modes propres sont de la forme :

$$\begin{cases} u_i(x_i, t) = u_0(x_2, x_3) \exp[j(\omega t - kx_1)] & \text{Equation 1-33} \\ \phi(x_i, t) = \phi_0(x_2, x_3) \exp[j(\omega t - kx_1)] & \text{Equation 1-34} \end{cases}$$

Où u_i représente le déplacement mécanique et ϕ le potentiel électrique. ω et k sont la pulsation et la constante de propagation, respectivement.

Le terme onde de surface s'applique, en principe, à toute déformation qui se propage en n'ébranlant qu'une faible épaisseur de matière près de la surface. Ces ondes se propagent en parallèle de la surface d'un solide avec une amplitude, en terme de longueur d'onde, qui décroît avec la profondeur du solide. La décroissance de u_2 avec la profondeur implique la décroissance de u_1 . Cette onde à deux composantes est appelées onde Rayleigh (voir Partie 1.II.2.2.2).

II.2.2.1. Modes de propagation des ondes guidées

La propagation des ondes élastiques résulte de la compétition entre les forces d'inertie et les forces de rappel élastique correspondant à un échange oscillant entre l'énergie cinétique et l'énergie élastique.

Plusieurs modes de propagation des ondes acoustiques existent, ils se déduisent de la résolution des équations (Equations 1-29 et 1-30). Nous nous intéresserons plus particulièrement aux ondes de surface. Les ondes de volume ne seront pas traitées ici. En ce qui concerne, les ondes de surfaces, les trois principaux modes sont les ondes de Rayleigh, les ondes transversales et les ondes à pertes LSAW (Leaky Surface Acoustic Waves).

II.2.2.2. Ondes de Rayleigh

L'existence des ondes acoustiques de surfaces dans un matériau isotrope a été pour la première fois démontrée par Lord Rayleigh dans un document datant de 1885 II.4.5. Par la suite cette onde fut appelée l'onde de Rayleigh. C'est une onde complexe qui se propage à la surface de tout solide. Le déplacement mécanique se compose, à la surface d'un milieu isotrope, d'une composante longitudinale et d'une composante transversale déphasée de $\pi/2$ (\vec{u}_L et \vec{u}_T) qui s'annulent définitivement à une profondeur de l'ordre de deux longueurs d'onde (2λ) (Figure 1-55). Le vecteur de

déplacement \vec{u} de la matière au passage de l'onde est toujours contenu dans le plan perpendiculaire à la surface contenant la direction de propagation. La vitesse V_R de l'onde de Rayleigh est légèrement inférieure à celle de l'onde transversale V_T .

Pour les véritables ondes de Rayleigh, la majeure partie de l'énergie (90%) est concentrée à moins d'une longueur d'onde de la surface.

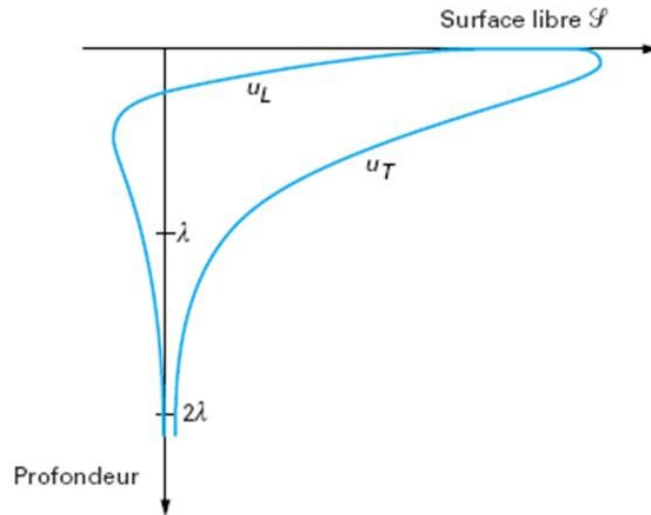


Figure 1-55: Décroissance de la composante longitudinale (u_L) et transversale (u_T) dans le substrat

Dans un solide isotrope les vitesses de l'onde longitudinale et transversale s'expriment par (Equation I-36):

$$V_L = \sqrt{c_{11}/\rho} \quad \text{et} \quad V_T = \sqrt{c_{66}/\rho} \quad \text{Equation 1-35}$$

Le fait que V_L soit toujours inférieur à V_T peut s'interpréter par l'absence de matière au-dessus de la surface libre ce qui équivaut à diminuer les constantes de rigidité.

La polarisation des ondes de surface est elliptique, conséquence de la condition d'équilibre de la surface (Figure 1-56). En effet, la relation locale entre la rotation et la déformation imposée par l'existence du réseau cristallin dans lequel les atomes ne peuvent rouler les uns sur les autres, impose un couplage entre les composantes longitudinale et transversale. Cette absence de couplage interdit les propagations indépendantes de ces deux modes comme dans le cas des ondes de volume II.4.5II.4.5II.4.5II.4.5.

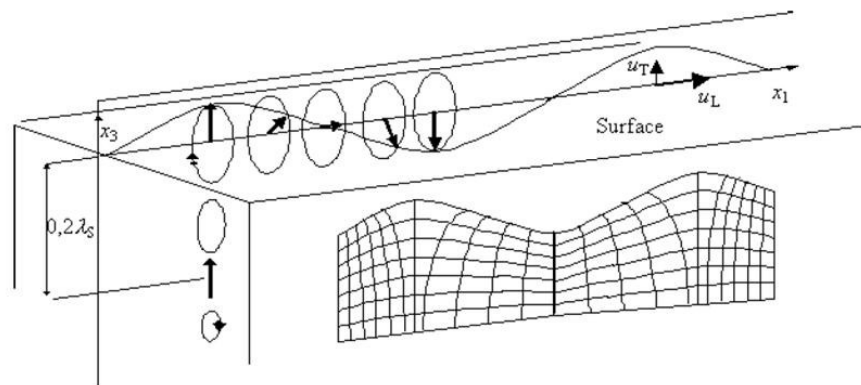


Figure 1-56: Polarisation elliptique dans le plan sagittal des ondes de Rayleigh et propagation de l'onde (ondulation de la surface).

Les ondes de Rayleigh ne sont pas dispersives. Le vecteur de déplacement \vec{u} de la matière au passage de l'onde est toujours contenu dans le plan perpendiculaire à la surface contenant la direction de propagation (Figure 1-56).

Malgré leur nature complexe, les ondes de Rayleigh sont très employées car il est relativement facile de les engendrer, à la surface des cristaux piézoélectriques, à l'aide de deux électrodes en forme de peigne.

En ce qui concerne les matériaux piézoélectriques les principales ondes se propageant en surface sont : les ondes de Rayleigh et les ondes LSAW. Elles sont le plus souvent accompagnées d'ondes de volume "Bulk Acoustic Waves", "Shallow BAW". Les SBAW se propagent juste au-dessous de la surface libre, leur propagation est de la forme cisaillement horizontale (shear horizontal) et les BAW se propagent totalement à l'intérieur du substrat.

II.3 Composants à ondes de surface

Les composants à ondes de surface SAW (Surface Acoustic Wave) sont des dispositifs discrets de traitement analogique du signal qui permettent de générer des ondes acoustiques de surface. Ces composants sont critiques pour le fonctionnement de beaucoup de systèmes électroniques modernes. Ce sont des composants passifs, bien adaptés pour réaliser des fonctions telles que ligne à retard, filtrage (IF, RF) et source stable de fréquence quand ils sont utilisés dans un oscillateur II.4.5II.4.5. Les ondes acoustiques de surface sont générées et détectées sur des solides piézoélectriques par des transducteurs interdigités (IDT: InterDigital Transducers).

II.3.1 Principe de fonctionnement des IDTs

II.3.1.1. Définition

Le transducteur à électrodes interdigitées, présentés pour la première fois par White and Voltmer II.4.5, comprend deux électrodes, en forme de peigne, déposées sur un substrat piézoélectrique.

La tension U , appliquée entre les deux électrodes, crée un champ électrique qui engendre des compressions et des dilatations, au voisinage de la surface, donnant naissance à différentes ondes élastiques (Figure 1-57). En ce qui concerne l'onde de Rayleigh, émise perpendiculairement aux doigts des peignes, le transducteur se comporte comme une suite de sources ultrasonores.

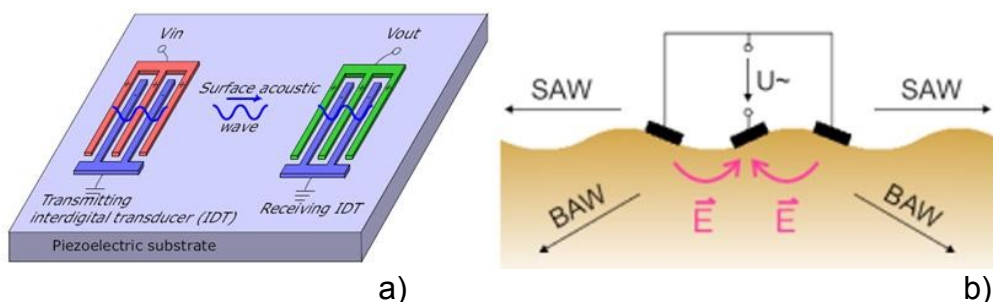


Figure 1-57: Transducteur à électrodes interdigitées (a), propagation du champ électrique (b).

Lorsque la tension appliquée est sinusoïdale, les vibrations s'ajoutent de façon constructive seulement si la distance entre les doigts est égale à une demi-longueur d'onde élastique, ce qui produit des ondes acoustiques de surfaces permanentes. Elles sont émises de chaque côté du transducteur.

La fréquence f_0 qui correspond à cet effet cumulatif est appelée fréquence de synchronisme ou fréquence de résonance définie par:

$$f_0 = \frac{v_{SAW}}{2d} = \frac{v_{SAW}}{\lambda} \quad \text{car} \quad d = \frac{\lambda}{2} \quad \text{Equation 1-36}$$

avec d : distance entre les doigts

λ : longueur d'onde SAW à f_0

v_{SAW} : vitesse de propagation des ondes dans le substrat

Si la fréquence s'écarte de cette valeur, l'interférence entre les signaux élastiques émis par les différentes paires de doigts n'est plus totalement constructive et le signal résultant est moindre. Il apparaît ainsi que la bande passante d'un transducteur est d'autant plus étroite qu'il comporte plus de doigts.

L'IDT est un dispositif à trois accès: deux accès acoustiques (propagation des ondes acoustiques) et un accès électrique. Il peut être représenté par un réseau trois-ports (Figure 1-58).

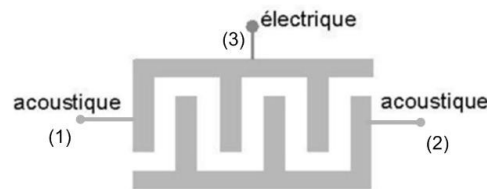


Figure 1-58: Représentation d'un transducteur par un réseau trois-ports.

II.3.1.2. Réponse impulsionnelle d'un transducteur interdigité

Pour définir la réponse du transducteur à une excitation $v(t)$, introduisons une fonction $a(t)$ telle que son carré représente le flux instantané de puissance élastique par unité de longueur du faisceau, émis dans chacune des deux directions de propagation x_1 et $-x_1$ (Figure 1-59).

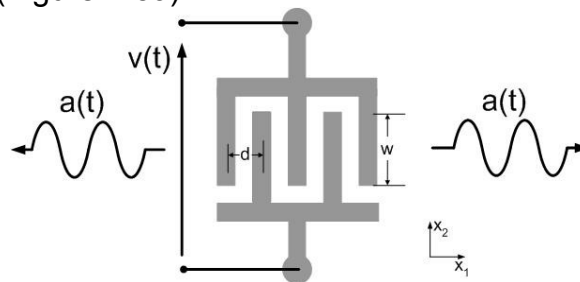


Figure 1-59: Structure d'un transducteur simple pour ondes de Rayleigh

Si on applique une tension continue de 1V entre les deux électrodes du transducteur, ces électrodes constituent une capacité totale $C_T = NC_S w$ avec C_S la capacité par paire de doigt et par unité de longueur.

De plus, les deux électrodes du transducteur sont identiques, N doigts équidistants de $2d$, de longueur de recouvrement w .

La réponse $a_u(t)$ à un échelon de tension unité $v(t) = U(t)$ est par hypothèse une sinusoïde de fréquence $f_0 = V_R/2d = V_{SAW}/2d$ et de durée $\theta = N/f_0$:

$$a_u(t) = a_0 \sin(2\pi f_0 t) \text{ pour } 0 < t < \theta \text{ et } 0 \text{ pour les autres} \quad \text{Equation 1-37}$$

Etant donnée la bidirectionnalité du transducteur la relation entre l'énergie acoustique (Equation 1-38) et l'énergie électrique fournie (Equation 1-39) donne l'amplitude de la réponse indicielle (Equation 1-40).

$$U^{(ac)} = 2w \int_0^\infty a_u^2(t) dt = N a_0^2 w / f_0 \quad \text{Equation 1-38}$$

$$U_{HF}^{(el)} = \frac{1}{2} N C_S w \quad \text{Equation 1-39}$$

En effet par définition du couplage électromécanique K_R propre à l'onde de Rayleigh: $U^{(ac)} = K_R^2 U_{HF}^{(el)}$

D'où l'amplitude de la réponse indicielle est égale à:

$$a_0 = K_R \sqrt{f_0 C_S} / 2 \quad \text{Equation 1-40}$$

La réponse impulsionnelle ($v(t) = \delta(t)$ impulsion de Dirac) résulte des Equations 1-37 et 1-40:

$$h(t) = \frac{da_u(t)}{dt} = \pi \sqrt{2} K_R C_S^{1/2} f_0^{3/2} \cos(2\pi f_0 t) \quad \text{Equation 1-41}$$

avec $0 < t < N/f_0$

Pour un transducteur simple, la réponse fréquentielle est la transformée de Fourier $H(f)$ donnée par

$$H(f) = \int_{-\infty}^{+\infty} h(t) e^{-j2\pi ft} dt \quad \text{Equation 1-42}$$

$$\text{or } \cos(2\pi f_0 t) = \frac{e^{2j\pi f_0 t} + e^{-2j\pi f_0 t}}{2}$$

d'où

$$H(f) = \frac{\pi}{\sqrt{2}} K_R \sqrt{C_S} f_0^{3/2} \int_0^{N/f_0} \left[e^{-j2\pi (f-f_0)t} + e^{-j2\pi (f+f_0)t} \right] dt \quad \text{Equation 1-43}$$

La réponse fréquentielle est formée de deux courbes en $\frac{\sin(X)}{X}$

$$H(f) = \frac{\pi}{\sqrt{2}} K_R N \sqrt{C_S} f_0 \left(\frac{\sin X_+}{X_+} e^{-jX_+} + \frac{\sin X_-}{X_-} e^{-jX_-} \right) \text{ avec } X_\pm = \frac{N\pi (f \pm f_0)}{f_0}$$

La réponse d'un transducteur interdigité s'exprime par la fonction de transfert:

$$|H(f)| \approx 2\sqrt{K_R^2 C_S} f_0 N \frac{\sin(X)}{X} \quad \text{Equation 1-44}$$

II.3.1.3. Réponse impulsionnelle d'un filtre SAW

La réponse impulsionnelle d'un filtre SAW, formé de deux transducteurs, est la convolution entre la réponse impulsionnelle de l'émetteur et celle du récepteur

(Equation 1-41). Ce filtre se comporte approximativement comme un filtre à réponse impulsionnelle finie (FIR).

Si le filtre est constitué de deux transducteurs simples ($w=Cte$ et $d=cte$) identiques, l'enveloppe de la réponse impulsionnelle est un triangle (autocorrélation de deux rectangles) de durée 2θ . La réponse fréquentielle, transformée de Fourier d'une fonction triangle (Figure 1-60), est une courbe en $\left(\frac{\sin X}{X}\right)^2$ avec $X = \frac{N\pi(f - f_0)}{f_0}$.

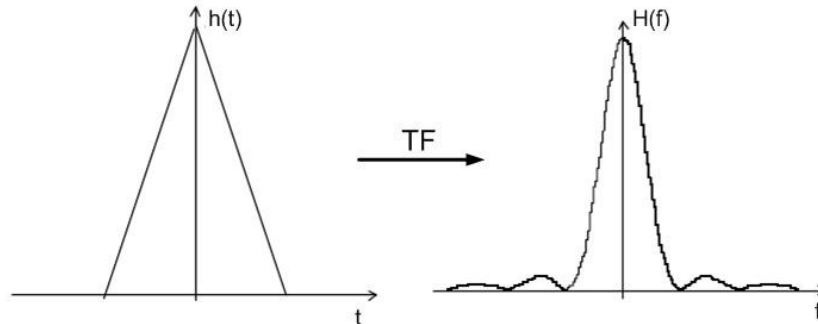


Figure 1-60: Transformée de Fourier de la fonction triangle

II.3.2 Effets secondaires et corrections possibles

Le fonctionnement des transducteurs décrit précédemment est idéal. La réponse fréquentielle des SAW est perturbée par des effets secondaires que nous allons étudier ci-après II.4.5II.4.5II.4.5.

Le transducteur crée en plus des ondes de surface, des ondes de volume qui se dirigent vers le coeur du matériau. Ces ondes de volumes ont une vitesse supérieure à celle des ondes de surface donc leur bande de fréquence se situe au-delà de la fréquence centrale (f_0) du filtre. Il est possible de les éliminer en grande partie en sablant la face opposée du cristal ou en disposant entre les deux transducteurs un coupleur à réseau (Figure 1-61).

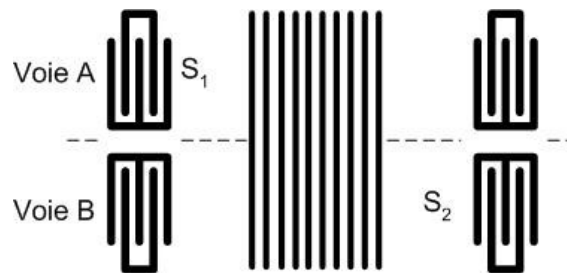


Figure 1-61: Transducteur avec coupleur

Une onde de Rayleigh sur la voie A induit une tension électrique entre les traits. Cette tension apparaissant sur la voie B y engendre une onde de Rayleigh. Le transfert d'une voie à l'autre est total pour un nombre N_t de trait.

Quand la longueur des doigts des peignes n'est pas constante, les ondes émises par les divers points d'une source linéaire parcourent des chemins de longueurs métallisées inégales et subissent des déphasages différents puisque la vitesse de propagation est plus petite sur une zone métallisée. La déformation résultante du front d'onde perturbe la réponse fréquentielle de la ligne. Un moyen de compenser ces différences de marche, surtout marquées pour les matériaux fortement

piézoélectriques, consiste à ajouter des doigts morts (Figure 1-62) qui uniformisent la distribution du métal sur la surface.

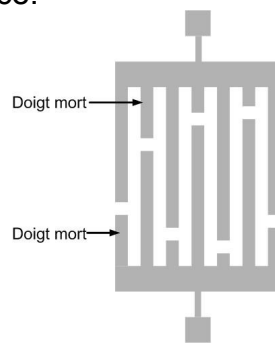


Figure 1-62: Transducteur à doigts morts

Un effet de diffraction existe à la sortie de l'émetteur, le faisceau d'onde s'élargit. Si la longueur de recouvrement de l'IDT n'est pas plusieurs fois plus grande que la longueur d'onde, celui-ci ne capte qu'une partie du faisceau. Cet effet peut être compensé par l'anisotropie du cristal.

La variation brusque d'impédance (mécanique et électrique) en surface, due aux doigts métalliques engendre des réflexions à l'arrivée d'une onde élastique sous un transducteur. Les effets sont cumulatifs pour la fréquence correspondant à la période de ces discontinuités. En vue de les réduire, il est avantageux de scinder les doigts en deux, de façon à doubler la fréquence pour laquelle les réflexions sont maximales, cette fréquence se situant en dehors du domaine utile (Figure 1-63).

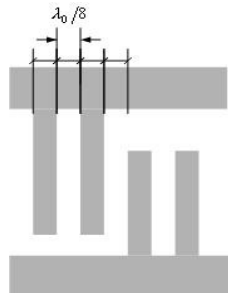


Figure 1-63: Transducteur à doigts scindés

L'onde qui se propage sous un transducteur induit entre deux doigts une tension électrique. Celle-ci engendre un courant dans la charge extérieure disposée entre ces doigts mais aussi deux ondes secondaires, une dans chaque sens. En effet, le substrat étant piézoélectrique, les doigts soumis à une différence de potentiel jouent le rôle d'une source.

Ainsi toute onde atteignant un transducteur récepteur revient en partie vers le transducteur émetteur. Celui-ci renvoie une fraction de l'onde qu'il reçoit et ainsi de suite. En fin de compte, une impulsion électrique appliquée à l'émetteur produit entre les bornes de la charge du récepteur, placé à une distance L , une impulsion principale, puis des impulsions secondaires (échos) de hauteurs décroissantes ayant parcouru les distances $3L$, $5L$, ... L'écho de triple parcours, le seul à prendre en compte en pratique, est cause d'oscillations parasites (de fréquence $V_R/2L$) dans la réponse temporelle (Figure 1-64).

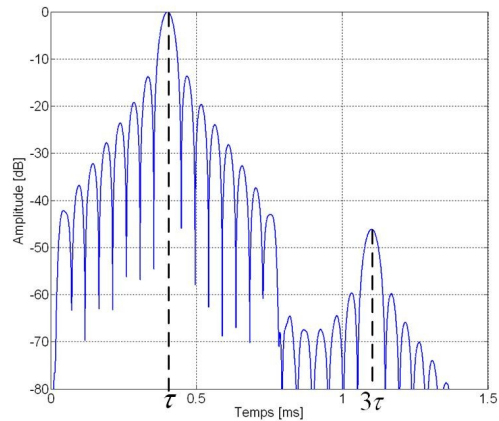


Figure 1-64: Réponse impulsionnelle d'un SAW avec apparition du phénomène de l'écho de triple transit.

Une seule impulsion appliquée à l'entrée de la ligne engendre ainsi une série d'impulsions dont la puissance va diminuant. Ainsi la perte d'insertion d'un transducteur symétrique est de $3dB$ (soit $1/\sqrt{2}$ en amplitude) sur chaque port acoustique, le signal réfléchi est de $-6dB$ de même que la transmission entre les deux ports acoustiques est de $-6dB$ (Figure 1-65).

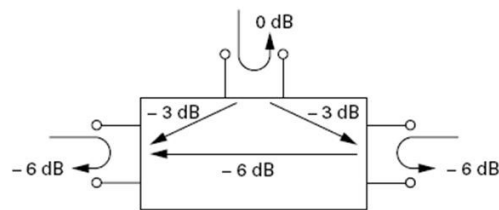


Figure 1-65: Coefficient de diffraction d'un trois-port adapté sur un seul port

Si l'on associe des réflecteurs aux transducteurs il est possible de minimiser les réflexions et donc de supprimer l'écho (Figure 1-66).

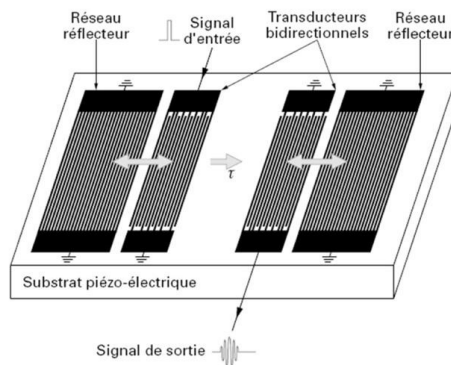


Figure 1-66: Suppression des trajets multiples par des réseaux de réflecteurs

Du point de vue de la source, chaque transducteur se comporte comme une capacité (en parallèle avec une résistance de rayonnement). Les deux capacités qui sont proches à l'échelle électromagnétique sont couplées. Le récepteur capte directement une fraction de la tension électrique appliquée à l'émetteur. De plus l'adaptation d'impédance du filtre doit être adaptée en entrée comme en sortie pour améliorer la réponse fréquentielle du filtre.

II.3.3 Configuration de différents filtres

II.3.3.1. Principaux paramètres à prendre en compte pour les matériaux piézoélectriques

Le choix de matériaux piézoélectriques pour les dispositifs à ondes de surface se fait à partir de la vitesse de propagation des ondes de surfaces d'après trois paramètres essentiels.

- Le coefficient de couplage électromécanique (K_R^2) : Plus ce coefficient est grand, plus la perte d'insertion du filtre réalisé sera faible et plus la largeur de la bande passante sera large.
- Le coefficient thermique de variation de fréquence (TCF : Temperature Coefficient Frequency) : qui traduit la dérive de la fréquence sous l'effet de la température. Le choix du substrat conditionne sa stabilité en température.
- Son orientation cristallographique, la direction normale et la direction de propagation de l'onde en fonction de l'orientation cristalline du matériau.

II.3.3.2. Filtre à transducteurs bidirectionnels

Les doigts formant les transducteurs interdigités sont généralement espacés de la moitié ou du quart de la longueur d'onde correspondent à la fréquence centrale de fonctionnement II.4.5. Les transducteurs génèrent les ondes acoustiques de surface sont généralement appelés transducteurs bidirectionnels. En effet, la moitié de la puissance émise par le transducteur d'entrée est dirigée vers le transducteur de sortie et l'autre moitié, perdue, est émise dans la direction opposée.

II.3.3.3. Filtre à transducteurs unidirectionnels ou Single Phase Unidirectional Transducer (SPUDT)

Ces transducteurs ont été développés dans le but de réduire les pertes dues à la bidirectionnalité. L'idée d'utiliser la réflexion sur les électrodes internes pour supprimer le parasite de "triple transit" a été proposée en 1976 II.4.5. Le principe de fonctionnement consiste à faire introduire des électrodes passives entre les parties du transducteur ou à créer des dissymétries dans la structure qui privilégie l'émission dans le sens désiré. Les dissymétries introduites sont sous forme de réflecteurs, électrode passive ou scission d'électrodes (transducteurs à doigt double) (Figure 1-67). Ces structures sont très similaires en termes de performance.

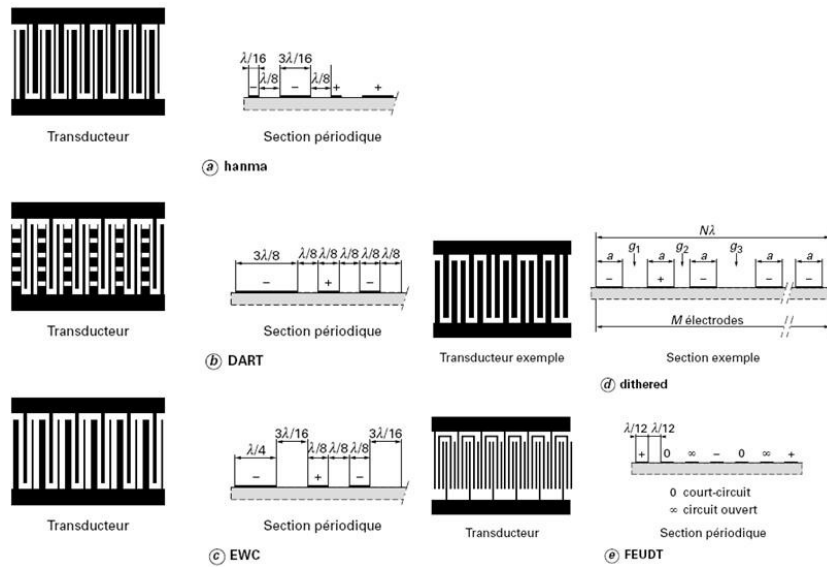


Figure 1-67: Les principales configuration de transducteur SPUDT: a)Hanma: deux largeurs d'électrodes, b)DART (Distributed Acoustic Reflection Transducer) et c)EWC (Electrode Width Controlled) sont similaires: trois électrodes par longueur d'onde dont deux sont réfléchives, d)D-SPUDT(Dithered SPUDT): largeur des électrodes est similaire mais structure d'une cellule à l'autre différente et e) FEUDT (Floating Electrode UniDirectional Transducer) la réflexion est assurée par des électrodes en circuit ouvert ou court-circuit.

Ces filtres présentent une perte d'insertion modérée (4 à 15 dB), un triple transit rejeté à 30dB avec une excellente linéarité de phase mais en réduisant leur bande passante. Ces structures permettent aussi d'augmenter la réponse temporelle du filtre et donc d'en déduire sa longueur pour une fonction de filtrage donnée.

II.3.3.4. Filtre à transducteurs interdigités imbriqués ou Interdigitated Interdigital Transducer (IIDT)

La configuration IIDT II.4.5 est une approche différente du SPUDT qui résout le problème de bidirectionnalité par une structure deux ports asymétrique. Les IIDT sont basés sur le fait que le transducteur classique, bien que ne pouvant être adapté simultanément sur ses trois ports, et un dispositif réciproque. Le problème de triple trajet et la perte d'insertion sera résolu si l'on connecte les deux ports acoustiques du transducteur d'entrée sur ceux de sortie comme cela est schématisé

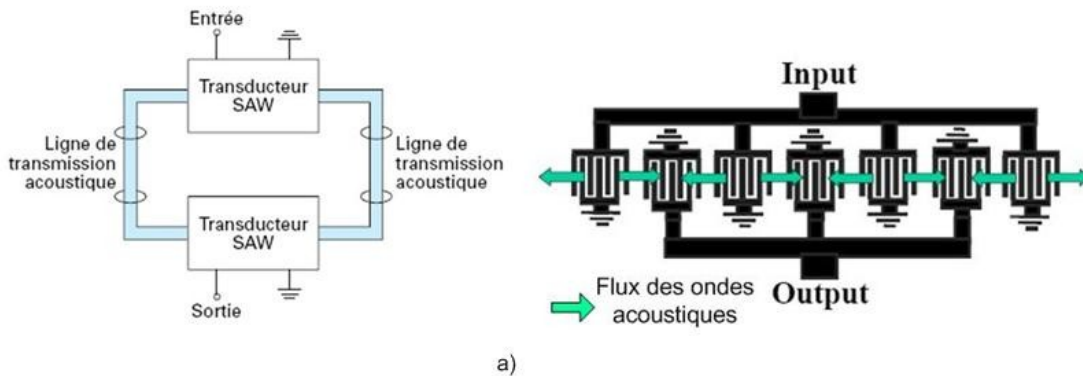


Figure 1-68: Filtre à transducteurs interdigités imbriqués: a) schéma de principe à deux transducteurs et b) architecture d'un filtre IIDT.

Si le nombre de sections est suffisamment grand, la perte d'énergie aux extrémités de la structure est faible, il est possible d'obtenir de faible perte d'insertion (2dB) mais des ondulations en amplitude et en phase sont présentes dans la bande passante.

II.4 Circuit équivalent et modèles analytiques des filtres SAW

Quand une onde de Rayleigh entre dans un transducteur récepteur simple, elle donne lieu, tout en subissant une variation périodique de vitesse, à deux effets :

- Elle induit entre chaque paire de doigts une tension électrique qui engendre deux ondes secondaires.
- Elle se réfléchit partiellement sur les deux arrêtes de chaque doigt.

Des modèles ont été développés pour représenter de façon simplifiée ces effets II.4.5II.4.5. Les principaux vont être présentés ici. Dans la suite nous allons décrire les différents modèles de SAW, qui sont utilisés dans la littérature.

II.4.1 Le modèle des sources discrètes ou modèle des "delta"

Ce modèle permet de modéliser un transducteur comme une structure de données échantillonnées. Cependant ce modèle ne fournit aucune information sur l'impédance ou les pertes d'insertion du filtre, ce qui constitue une limitation importante.

Du point de vue de cette méthode, l'IDT se comporte comme un filtre idéal transversal II.4.5. Ce type de filtre est constitué d'une ligne à retard le long de laquelle sont prélevés des signaux (Figure 1-69). Pour N entier, cela correspond à l'équation d'un filtre à réponse impulsionnelle finie (FIR pour Finite Impulse Response).

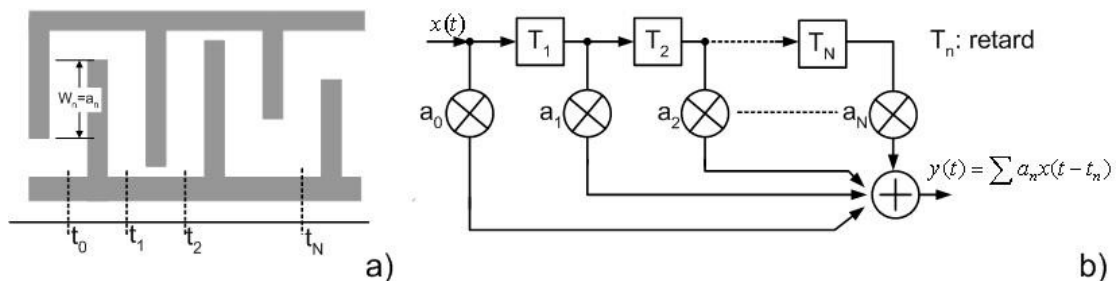


Figure 1-69: Structure d'un IDT (a) et d'un filtre transversal (b). Le signal d'entrée se propage, à vitesse constante, le long d'une ligne. Les échantillons sont prélevés à des intervalles de temps fixes, puis multipliés par un facteur approprié avant d'être additionnés. La somme des ces échantillons pondérés est le signal de sortie.

Cette méthode permet d'expliquer seulement la forme en $\sin(X)/X$ de la réponse fréquentielle d'un transducteur.

II.4.2 Le modèle réponse impulsionnelle

Cette méthode, basée sur des considérations énergétiques, présente l'avantage de conduire à l'amplitude et donc à la puissance des ondes de Rayleigh émises par un transducteur II.4.5. Elle utilise la transformée de Fourier pour déterminer la réponse impulsionnelle $h(t)$ à partir de la réponse fréquentielle $H(f)$.

Comme déjà indiqué, si le filtre est constitué de deux transducteurs simples ($w=cte$ et $d=cte$) et identique, l'enveloppe de la réponse impulsionnelle est un triangle. La réponse fréquentielle $H(f)$ est une courbe en $(\sin X/X)^2$ de bande passante $0.635/N$.

II.4.3 Le modèle du champ croisé (crossed-field model)

Le modèle du champ croisé II.4.5 est une adaptation du circuit équivalent de Mason. Ce modèle permet d'obtenir des informations de la réponse en fréquence du filtre ainsi que les niveaux d'impédances en entrée et en sortie. Dans ce modèle la distribution du champ électrique sous les électrodes est perpendiculaire aux électrodes comme entre deux bornes d'un condensateur. En adaptant le circuit équivalent de Mason au filtre à ondes de surfaces II.4.5, chaque transducteur est représenté par un réseau à trois entrées, (Figure 1-70-a). Les entrées 1 et 2 sont les équivalents électriques des entrées acoustiques et l'entrée 3 est l'entrée électrique (Figure 1-70-b).

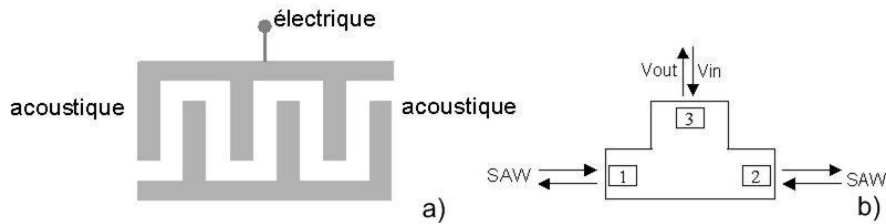


Figure 1-70: Représentation d'un transducteur par un réseau de trois ports (a) et schéma équivalent du modèle du champ croisé (b)

Nous reviendrons plus en détail sur ce modèle dans la Partie 2-II.

II.4.4 Méthode analytique : la représentation matricielle

Le transducteur à ondes de surface est un hexapôle (Figure 1-70). Il est caractérisable par différentes matrices d'ordre 3. Deux sont souvent employées: la matrice de répartition et la matrice mixte. Elles sont détaillées ci-dessous.

II.4.4.1. La matrice S (matrice de répartition)

Cette matrice relie les amplitudes complexes des ondes sortantes (b_j) à celles des ondes entrantes (a_k) (Equation 1-45). Ses éléments sont sans dimension. La matrice S de diffusion est définie par la représentation matricielle du transducteur (Figure 1-71) et l'Equation 1-46.

$$b_j = \sum_{k=1}^3 s_{jk} a_k \text{ avec } s_{jk} = \sigma_{jk} e^{j\theta_{jk}} \quad \text{Equation 1-45}$$

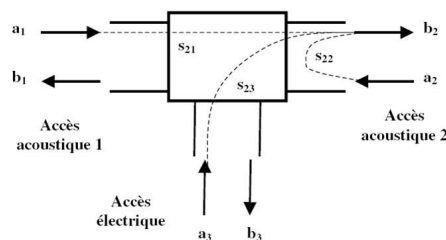


Figure 1-71: Matrice de diffraction représentant une section de transducteur

$$\begin{bmatrix} b_1 \\ b_2 \\ b_3 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} & S_{13} \\ S_{21} & S_{22} & S_{23} \\ S_{31} & S_{32} & S_{33} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \\ a_3 \end{bmatrix} \text{ avec } \mathbf{S}^{-1} = \mathbf{S}^* \quad \text{Equation 1-46}$$

Les S_{ii} sont des coefficients de réflexion, les S_{jk} des coefficients de transmission entre la sortie j et l'entrée k. Le principe de réciprocité réduit à 6 le nombre

coefficients indépendants ($S_{jk}=S_{kj}$). De plus pour un système non dissipatif, la conversion de l'énergie impose :

$$[S]^t [S] = [1] \quad \text{Equation 1-47}$$

II.4.4.2. La matrice P (matrice mixte)

Les variables courantes des accès acoustiques 1 et 2 sont toujours les amplitudes complexes des ondes entrantes et sortantes, celles de l'accès électrique 3 sont la tension appliquée (ou induite) v et l'intensité de courant i (Figure 1-72).

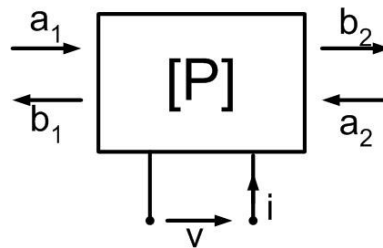


Figure 1-72: Schéma représentant la matrice P.

Pour en tenir compte, on a recours à une matrice mixte introduite par Tobolka II.4.5 et communément appelée matrice P (Equation 1-48) :

$$\begin{bmatrix} b_1 \\ b_2 \\ i \end{bmatrix} = \begin{bmatrix} P_{11} & P_{12} & P_{13} \\ P_{21} & P_{22} & P_{23} \\ P_{31} & P_{32} & P_{33} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \\ v \end{bmatrix} \quad \text{Equation 1-48}$$

Les coefficients de cette matrice ont une signification physique claire. P_{33} représente l'admittance électrique du transducteur. P_{11} et P_{22} sont les coefficients de réflexion mécaniques des accès acoustiques gauche et droite du transducteur. Les termes P_{12} et P_{21} sont les coefficients de transmission entre les deux accès acoustiques, P_{13} et P_{23} sont les fonctions de transfert entre l'entrée électrique et les sorties acoustiques 1 et 2. Les termes de couplage électroacoustiques P_{31} et P_{32} s'expriment en fonction des termes de couplage acoustoélectrique:

$$P_{31} = -2.P_{13} \text{ et } P_{32} = -2.P_{23} \quad \text{Equation 1-49}$$

La formulation de la matrice P prend facilement en compte l'effet des résistances de source et de charge. La différence de potentiel v et l'intensité de courant i , grandeurs électriques d'entrée de l'hexapôle, sont reliées aux éléments extérieurs qui ont la source pour le transducteur émetteur et la charge pour le transducteur récepteur.

II.4.5 La méthode des modes couplés (Coupling-of-modes)

Cette théorie a été introduite par Pierce en 1954 II.4.5. Après avoir été utilisée en optique et pour les micro-ondes cette théorie fut introduite pour la modélisation des ondes acoustiques de surface II.4.5. Elle est utilisée pour les systèmes dont les paramètres varient dans le temps ou dans l'espace. Cette méthode est basée sur le concept d'un couplage entre les ondes se propageant dans les deux directions opposées (transmission et réflexion) dans la structure périodique composant le dispositif.

La méthode consiste à écrire les équations différentielles qui gouvernent les modes de propagation (transmit et réfléchi) sans tenir compte du couplage entre ces deux

modes se propageant sous un réseau II.4.5. Puis il faut introduire le couplage entre les deux modes. Les solutions harmoniques de ces équations sont de la forme :

$$a(x,t) = Ae^{j(\omega t - kx)} \quad \text{et} \quad b(x,t) = Be^{j(\omega t + kx)} \quad \text{Equation 1-50}$$

Les avantages de cette méthode sont résumés ci-dessous:

- Pour l'industrie, la méthode de modes couplés fournit une approche efficace et flexible pour modéliser de divers dispositifs à ondes de surfaces. Pour la recherche, il sert de fond conceptuel pour l'interprétation des résultats des modèles plus avancés.
- Ce modèle est physiquement transparent: initialement les effets parasites et les effets secondaires sont facilement incorporés dans la théorie.
- Des résultats précis ainsi qu'une concordance garantie pour les ondes de Rayleigh pour de longues structures périodiques dans une bande de fréquence étroite.
- Ce modèle permet des simulations extrêmement rapides et il peut directement être employé pour l'optimisation des algorithmes, même si des milliers de fréquences sont nécessaires dans la conception du filtre.

Conclusion

Dans cette première partie, nous avons choisi de regrouper l'état de l'art sur deux domaines distincts (l'intégration SiP et la piézoélectricité) abordés ensuite dans la thèse. La compréhension de ces deux domaines représente une base indispensable de travail, dans la mesure où le sujet de la thèse porte sur l'intégration d'un filtre SAW dans un module SiP.

Nous avons abordé les principales techniques utilisées pour l'intégration de composant dans le cadre du SiP ainsi que les bases nécessaires à la compréhension du comportement d'un filtre à ondes de surfaces. Nous nous sommes intéressés aux différentes techniques d'intégration de composants passifs, d'assemblage et d'interconnexions. Avant leur mise sur le marché les composants doivent suivre une étape de qualification liée à leur fiabilité. C'est une étape indispensable dans le flux de conception. Dans le cadre du SiP qui permet l'intégration de composants hétérogènes, cette étape prend une place prépondérante et il faut en tenir compte dès le départ. C'est pour cela que nous avons détaillé les principales défaillances observées pour ce type d'assemblage. L'étude étant focalisée sur l'intégration de composants hétérogènes, nous avons choisi comme véhicule de test un filtre à ondes de surfaces. Nous avons donc abordé la propagation des ondes acoustiques de surface ainsi que leur génération et propagation dans les matériaux piézoélectriques par les transducteurs interdigités.

Dans le chapitre suivant, nous allons présenter les différentes briques technologiques mises en œuvre lors de cette thèse.

Bibliographie

- [1]. T.A.C.M. Claasen, "An industry perspective on current and future state of the art in system-on-chip (SoC) technology" *Proceedings of the IEEE 94, n° 6 (2006): 1121- 1137*,
- [2]. K. Lyne, "Cellular handset integration - SIP vs. SOC and best design practices for SIP", *Custom Integrated Circuits Conference, 2005. Proceedings of the IEEE 2005, 2005*.
- [3]. M. Goetz, "System on chip design methodology applied to system in package architecture", *Electronic Components and Technology Conference, 2002. Proceedings. 52nd, 2002*,
- [4]. Q. Zhang, M. Graef, et F. van Roosmalen, "Strategic Research Agenda of "More than Moore"", *Thermal, Mechanical and Multiphysics Simulation and Experiments in Micro-Electronics and Micro-Systems, 2006. EuroSime 2006. 7th International Conference on, 2006*.
- [5]. M. Manninger, "Choosing to use an SiP", *EDN Magazine*.
- [6]. K.L. Tai, "System-In-Package (SIP): challenges and opportunities", *Design Automation Conference, 2000. Proceedings of the ASP-DAC 2000. Asia and South Pacific, 2000*.
- [7]. Wei Koh, "System in package (SiP) technology applications", *Electronic Packaging Technology, 2005 6th International Conference on, 2005*,
- [8]. M.L. Sham, et al, "Product-Oriented System-in-Package (SiP) Technology for Next Generation Wireless/Portable Electronics", *Electronics Systemintegration Technology Conference, 2006. 1st, 2006*,
- [9]. F. Murray, et al, "Silicon Based System-in-Package: a new technology platform supported by very high quality passives and system level design tools", *Silicon Monolithic Integrated Circuits in RF Systems, 2007 Topical Meeting on, 2007*.
- [10]. P. Pieters, et al, "Integration of passive components in thin film multilayer MCM-D technology for wireless front-end applications", *Microwave Conference, 2000 Asia-Pacific, 2000*,
- [11]. Andrew J. G. Strandjord, Yasunobu Ida, Philip E. Garrou, W. Boyd Rogers, Scott L. Cummings, Scott R. Kisting, "MCM-D Fabrication with Photosensitive Benzocyclobutene", *International Conference on Multichip Modules*, pp. 402-417, 1995.
- [12]. A.J. Piloto , "Integrated Passive Components: A Brief Overview of LTCC Surface Mount and Integral Options", *Kyocera America San Diego, CA 92122, IMAPS 99*
- [13]. Vimpari, A. "The Characterization of The Integrated RF Passive Components in LTCC", *I M A P S, Nordic Conference, Stockholm Sweden, Oct 2002*
- [14]. E. Law, et al, "The role of laminate, LTCC, and silicon based approaches to system in package development", *Electronics Manufacturing Technology Symposium, 2003. IEMT 2003. IEEE/CPMT/SEMI 28th International, 2003*,
- [15]. Pelzer, R., H. Kirchberger, et P. Kettner. "Wafer-to-wafer bonding techniques: from MEMS packaging to IC integration applications." *Electronic Packaging Technology, 2005 6th International Conference on, 2005*.
- [16]. F.Niklaus, thesis, "Adhesive Wafer Bonding for Microelectronic and Microelectromechanical Systems"

- [17]. G. Poupon, "Traitements de surface liés aux connexions en microélectronique", Techniques de l'ingénieur.
- [18]. P.A. Magill, P.A. Deane, J.D. Mis, et G.A. Rinne, "Flip chip overview", Multi-Chip Module Conference, 1996. MCMC-96, Proceedings., 1996 IEEE, 1996,
- [19]. G.A. Rinne, "Solder bumping methods for flip chip packaging", Electronic Components and Technology Conference, 1997. Proceedings., 47th, 1997
- [20]. Deborah S. Patterson, Peter Elenius, James A. Leal, "Wafer Bumping Technologies: A Comparative Analysis of Solder Deposition Processes and Assembly Considerations", EEP-Vol. 19-1, Advances in Electronic Packaging, Kohala Coast, Hawaii, June 1997, p.337-351
- [21]. S.E. Greer, "An extended eutectic solder bump for FCOB", Electronic Components and Technology Conference, 1996. Proceedings., 46th, 1996,
- [22]. C.L. Wong et J. How, "Low cost flip chip bumping technologies", Electronic Packaging Technology Conference, 1997. Proceedings of the 1997 1st, 1997.
- [23]. J. Kloeser, et al, "Fine pitch stencil printing of Sn/Pb and lead free solders for flip chip technology", Components, Packaging, and Manufacturing Technology, Part C, IEEE Transactions on 21, n°. 1 (1998): 41-50
- [24]. M. Osborne et al, "Stud Bumping for Flip Chip – An Alternate Strategy", Kulicke and Soffa Industrial (KNS), Willow Grove
- [25]. M. Inaba, K. Yamakawa, et N. Iwase, "Solder bumper formation using electroless plating and ultrasonic soldering", Components, Hybrids, and Manufacturing Technology, IEEE Transactions on [see also IEEE Trans. on Components, Packaging, and Manufacturing Technology, Part A, B, C] 13, n°. 1 (1990): 119-123
- [26]. Liu, J., Z. Lai, H. Kristiansen, et C. Khoo. "Overview of conductive adhesive joining technology in electronics packaging applications." Adhesive Joining and Coating Technology in Electronics Manufacturing, 1998. Proceedings of 3rd International Conference on, 1998.
- [27]. C.C.M. Beelen-Hendrikx, J. Klerk, et J.T. van der Water, "Lead-free semiconductor packaging", Electronics Packaging Technology Conference, 2002. 4th, 2002.
- [28]. G.A. Rinne, et al, "Solder alloy selection for flip chip on board", Advanced Packaging Materials, 1998. Proceedings. 1998 4th International Symposium on, 1998.
- [29]. C.M. Garner, et al, "Challenges in converting to lead-free electronics", Electronics Packaging Technology Conference, 2000. (EPTC 2000). Proceedings of 3rd, 2000,
- [30]. Zhuqing Zhang et C.P. Wong, "Recent advances in flip-chip underfill: materials, process, and reliability", Advanced Packaging, IEEE Transactions on 27, n°. 3 (2004): 515- 524,
- [31]. J.H. Lau, "Electronics Packaging Technology Update: BGA, CSP, DCA, And Flip Chip", IEMT/IMC Symposium, 1st, 1997.
- [32]. J.H. Lau, "Solder joint reliability of flip chip and plastic ball grid array assemblies under thermal, mechanical, and vibrational conditions", Components, Packaging, and Manufacturing Technology, Part B: Advanced Packaging, IEEE Transactions on, 19, n°. 4 (1996)

- [33]. *Ming-Yi Tsai, C.H.J. Hsu, et C.T.O. Wang, "Investigation of thermomechanical behaviors of flip chip BGA packages during manufacturing process and thermal cycling", Components and Packaging Technologies, IEEE Transactions on*
- [34]. *J.D. Wu, et al, "Electromigration failures of UBM/bump systems of flip-chip packages", Electronic Components and Technology Conference, 2002. Proceedings. 52nd, 2002*
- [35]. *W. J. Choi et al, "Mean-time-to-failure study of flip chip solder joints on Cu/Ni(V)/Al thin-film under-bump-metallization", Journal of Applied Physics, nov 2003*
- [36]. *I. Fukuzawa, S. Ishiguro, and S. Nanbu, "Moisture resistance degradation of plastic LSIs by reflow soldering", in Proc. IEEE IRPS Conf., 1985, pp. 192–197.*
- [37]. *W.D. van Driel, M.A.J. van Gils, et G.Q. Zhang, "Prediction of delamination in micro-electronic packages", Electronic Packaging Technology, 2005 6th International Conference on, 2005.*
- [38]. *Farrell, Jaynes, Tiano and Nowman, Proc. IMAPS, 2003, pp. 18-23.*
- [39]. *Jourdain, A., P. De Moor, S. Pamidighantam, et H.A.C. Tilmans. "Investigation of the hermeticity of BCB-sealed cavities for housing (RF-)MEMS devices." Micro Electro Mechanical Systems, 2002. The Fifteenth IEEE International Conference on, 2002.*
- [40]. *Bosseboeuf et al DTIP2005*
- [41]. *D. Veyrié et al, "FTIR spectroscopy for the hermeticity assessment of micro-cavities", ESREF 2005*
- [42]. *D. Peyrou, "Etude théorique et expérimentale des techniques d'assemblage et de mise en boîtier pour l'intégration de microsystèmes radio-fréquences", thèse.*
- [43]. *Reinert, W., D. Kahler, et G. Longoni. "Assessment of vacuum lifetime in nL-packages." Electronic Packaging Technology Conference, 2005. EPTC 2005. Proceedings of 7th, 2005.*
- [44]. *Royer, D., Dieulesaint, E. – "Ondes élastiques dans les solides". Tome 1 : propagation libre et guidée. Masson Paris 1996*
- [45]. *Royer, D., Dieulesaint, E. – "Ondes élastiques dans les solides". Tome 2 : génération, interaction acousto-optique, applications. Masson Paris 1999.*
- [46]. *Charmet, J-C. "Mécanique du solide et des matériaux: élasticité" ESPCI - Laboratoire d'Hydrodynamique et Mécanique Physique.*
- [47]. *Haisch, K., M.Z. Atashbar, et B.J. Bazuin. "Identification of acoustic wave modes in piezoelectric substrates." Electro Information Technology, 2005 IEEE International Conference on, 2005.*
- [48]. *Lord Rayleigh. "On waves propagating along the plane surface of an elastic solid". Proc. London Math. Soc., 17, 4-11 (1885).*
- [49]. *White, R.M. "Surface elastic waves." Proceedings of the IEEE 58, no. 8 (1970): 1238- 1276.*
- [50]. *Defrannould, P., Wright, P. "Filtres à ondes de surface", Technique de l'ingénieur.*
- [51]. *Morgan, D.P. "History of SAW devices." Frequency Control Symposium, 1998. Proceedings of the 1998 IEEE International, 1998.*
- [52]. *Tancrell, R.H et Holland, M.G. "Acoustic surface wave filters." Proceedings of the IEEE 59, no. 3 (1971): 393-409.*

- [53]. Assouar, M. A, thèse "Etude dispositifs à ondes acoustiques de surface (SAW) à structure multicouche nitrure d'aluminium/diamant : croissance de matériaux en couches minces et technologie de réalisation"
- [54]. Hanma, K., et B.J. Hunsinger. "A Triple Transit Suppression Technique." 1976 Ultrasonics Symposium, 1976.
- [55]. Fischerauer, G. et al., "Design of mobile phone IIDT-type SAW filters with block-like distribution of transducers", Microwave Theory and Techniques, IEEE Transactions on 42, n°. 7 (1994): 1380-1386.
- [56]. Smith, W.R., H.M. Gerard, J.H. Collins, T.M. Reeder, et H.J. Shaw. "Analysis of Interdigital Surface Wave Transducers by Use of an Equivalent Circuit Model." Microwave Theory and Techniques, IEEE Transactions on 17, no. 11 (1969): 856- 864.
- [57]. Ruppel, C.C.W., W. Ruile, G. Scholl, K.C. Wagner, et O. Manner. "Review of models for low-loss filter design and applications." Ultrasonics Symposium, 1994. Proceedings, 1994 IEEE, 1994.
- [58]. Baliato, A. "Modeling piezoelectric and piezomagnetic devices and structures via equivalent networks." Ultrasonics, Ferroelectrics and Frequency Control, IEEE Transactions on 48, no. 5 (2001): 1189-1240.
- [59]. Tobolka, G. "Mixed Matrix Representation of SAW Transducers." Sonics and Ultrasonics, IEEE Transactions on 26, no. 6 (1979): 426- 427.
- [60]. J.R. Pierce, "Coupling-of-Modes of Propagation", Journal of Applied Physics, Vol. 25, No. 2, pp. 179-183, 1954.
- [61]. Haus, H.A. et W. Huang, "Coupled-mode theory", Proceedings of the IEEE 79, n°. 10 (1991): 1505-1518.

Partie 2

Briques technologiques

Introduction

Nous allons présenter le contexte technologique avec les applications industrielles visées. Ensuite nous parlerons de la conception des filtres SAW et des modélisations associées comparées à quelques résultats expérimentaux. Enfin, nous terminerons par la description des étapes technologiques relatives à l'assemblage.

I Contexte technologique

Les composants à ondes élastiques de surface sont utilisés dans de nombreux systèmes électroniques. Ils assurent une fonction de filtrage dans la plupart des cas. Leur champ d'application va de 30 MHz à 3 GHz III.3.3.3. Ces filtres sont fréquemment utilisés dans les téléphones mobiles pour la réception de signaux RF. En effet, ils répondent aux exigences de faibles pertes d'insertion sur une large bande passante tout en rejetant les fréquences en dehors de cette bande passante, avec une très grande sélectivité.

Ces filtres ne peuvent être directement intégrés au flot de conception standard de la microélectronique (filière silicium) étant donné la nature de leur substrat piézoélectrique. De plus, ils nécessitent un boîtier de protection spécifique avec une cavité de protection pour les parties actives du filtre. Traditionnellement cette protection est en céramique ou en métal hermétiquement scellée.

Pour toutes ces raisons ces composants sont majoritairement intégrés sur le circuit imprimé de façon discrète (Figure 2-73).

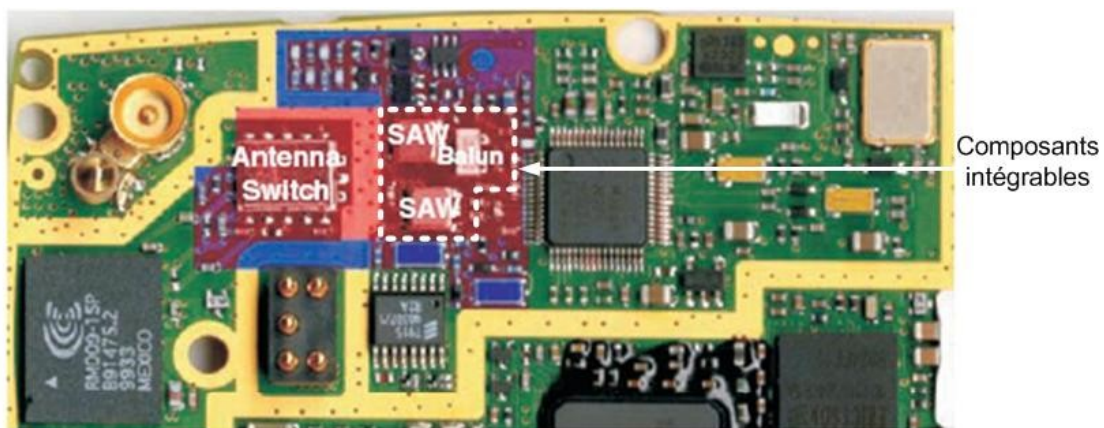


Figure 2-73: Filtres à ondes de surface reportés sur le circuit imprimé d'une application mobile.

Ces composants discrets occupent une surface non négligeable sur le circuit imprimé. Des améliorations ont été apportées en terme de miniaturisation avec l'introduction du "chip-scale packaging" puis par l'intégration au niveau wafer "wafer-scale packaging". Dans ces deux cas des capots ont été fabriqués sur le filtre.

De plus l'introduction de la technologie dite de "flip-chip" diminue fortement la surface utilisée III.3.3.3. Elle s'accompagne d'une diminution de l'épaisseur de substrat piézoélectrique nécessaire au fonctionnement du filtre (Figure 2-74). Ce paramètre joue un rôle important dans la perspective de l'intégration de ces composants dans un module pour des applications mobiles. En contre partie, cette diminution du boîtier dégrade les performances fréquentielles du filtre. Les pertes entre l'entrée et la sortie sont de nature électromagnétique (electromagnetic feedthrough) III.3.3.3.

Technologie	Puce nue	Connexion filaire	Flip-Chip	CSP
Dimensions	1.4x1.4mm ² 1.4x0.8mm ²	5x5mm ² 3.8x3.8mm ² 3.0x3.0mm ²	2.5x2.0mm ²	2.5x2.0mm ² 2.0x2.0mm ² 2.0x1.4mm ²
Epaisseur	1.15mm	0.95mm	0.82mm	0.35mm

Figure 2-74: Différentes mises en boîtier de filtre à onde de surface III.3.3.3

CSP: Chip Scale Packaging

Etant donné que 60 à 80% du prix total d'un filtre à ondes de surface provient de son boîtier, il semble de plus en plus intéressant d'intégrer ce filtre au sein d'un module. Des solutions existent, voir partie 1, qui permettent d'intégrer ce type de composant III.3.3.3. Le concept de System in Package avec l'utilisation de substrat silicium est une alternative envisagée III.3.3.3III.3.3.3.

Dans notre cas, nous utiliserons le substrat PICS (voir Partie 1 I-1.1.2) comme support et connexions vers le monde extérieur du filtre. Ce substrat supporte l'intégration de composants passifs ainsi que des circuits actifs dans un même boîtier.

Pour réaliser cette intégration nous avons défini les applications visées par ce type de composants, cela nous a permis de spécifier le filtre nécessaire à l'application. Puis certaines briques technologiques, cavité en polymère et assemblage d'un composant avec une cavité, ont été développées pour réaliser l'intégration de ce composant spécifique.

Cette thèse est réalisée dans un contexte industriel donc pour diminuer les incertitudes, les filtres assemblés sont fournis par Epcos (anciennement TEMEX). Cela nous a permis de se focaliser sur l'assemblage. Mais dans un soucis d'une meilleure compréhension, nous avons aussi conçu et réalisé des filtres SAW à l'ESIEE.

I.1 Applications visées

Les applications visées sont orientées vers la téléphonie mobile, spécialité de NXP. Une des prochaines applications envisagées sur les téléphones portables est la télévision numérique. Nous nous sommes donc orientées vers ce type d'application.

I.1.1 Diffusion vidéo numérique (DVB)

DVB qui signifie "Digital Video Broadcasting" est une norme de télévision numérique. Elle est spécifiée par des instituts de normalisation, comme l'ETSI pour l'Europe (European Telecommunication Standards Institute). Sous cette norme plusieurs types d'application ont été spécifiés:

- Câble: DVB-C
- Satellite: DVB-S
- Hertzien/terrestre: DVB-T

- Application portable: DVB-H.

DVB-H est le dernier développement dans la suite de standards de transmission vidéo. Il s'agit d'une adaptation de la télévision numérique terrestre (TNT) aux exigences des récepteurs de poche. Elle permet de transmettre des flux audio et vidéo numériques dans des environnements portables et mobiles. Les bandes allouées à cette norme sont:

- VHF-III (174-230MHz)
- UHF-IV/V (470-830MHz)
- Bande L (1450-1490MHz et 1670-1675MHz)

Cette nouvelle application nécessite des filtres très sélectifs. Les filtres à ondes de surface semblent les mieux adaptés pour remplir les spécifications demandées.

En Europe c'est la bande UHF qui a été choisie alors qu'aux Etats-Unis c'est la bande L. L'entrée du Tuner doit suivre les spécifications présentées aux Figure 2-75 et Figure 2-76 pour les deux normes.

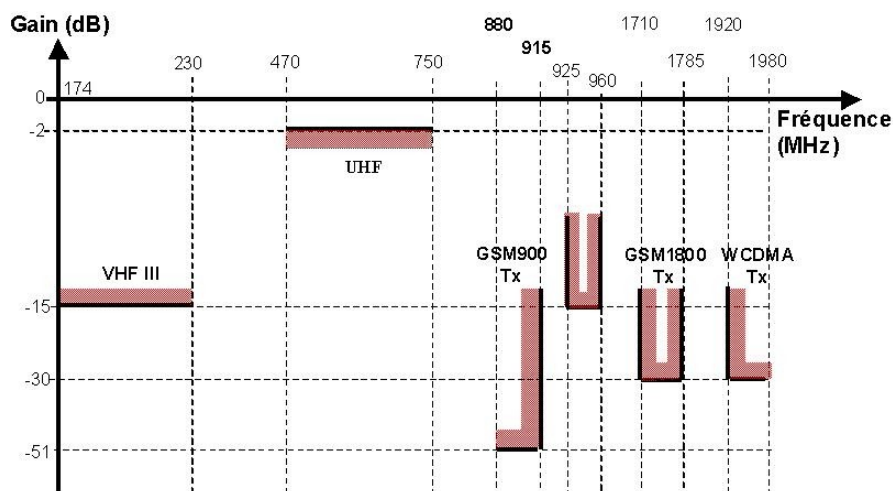


Figure 2-75: Gabarit du filtre DVB-H (EU) en entrée du Tuner.

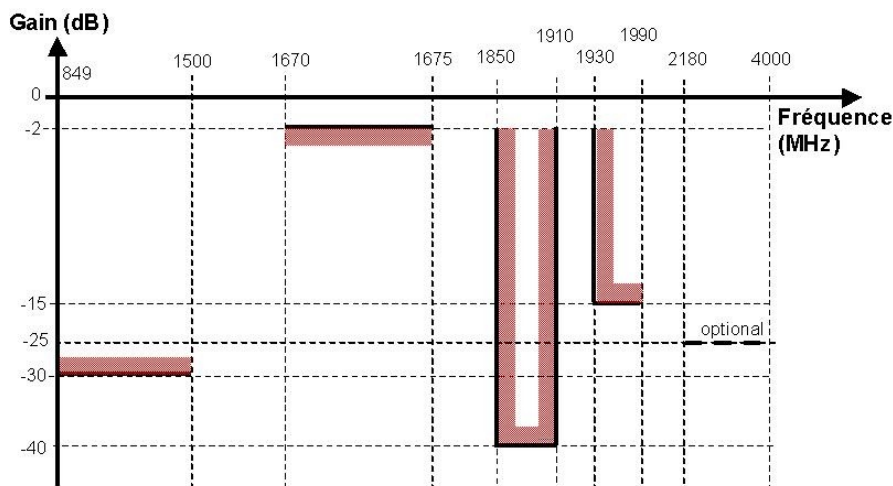


Figure 2-76: Gabarit du filtre DVB-H (US) en entrée du Tuner

1.1.2 DVB-H US: Filtre à ondes de surface et Tuner

Pour tester l'intégration d'un filtre dans un Système in Package, nous avons assemblé le filtre et une puce active dans le même boîtier. Ayant à disposition des tuners correspondant aux deux applications (Figure 2-78 et Figure 2-76), nous avons

choisi la norme DVB-H US pour des raisons de conception du filtre. En effet ces spécifications sont plus adaptées aux filtres à ondes de surfaces (bande passante étroite, fréquence élevée...). Cela facilite la conception du filtre.

Le circuit actif est un "Silicon Tuner", en technologie BiCMOS, adapté à la télévision numérique terrestre pour des applications portables III.3.3.3. Le filtre est directement connecté à l'entrée du Tuner (Figure 2-77) grâce au substrat PICS. Il n'est pas nécessaire d'ajouter une adaptation d'impédance spécifique (120Ohm) car le balun est intégré dans la conception du filtre. Ceci permet une meilleure intégration et donc une diminution de la taille du système.

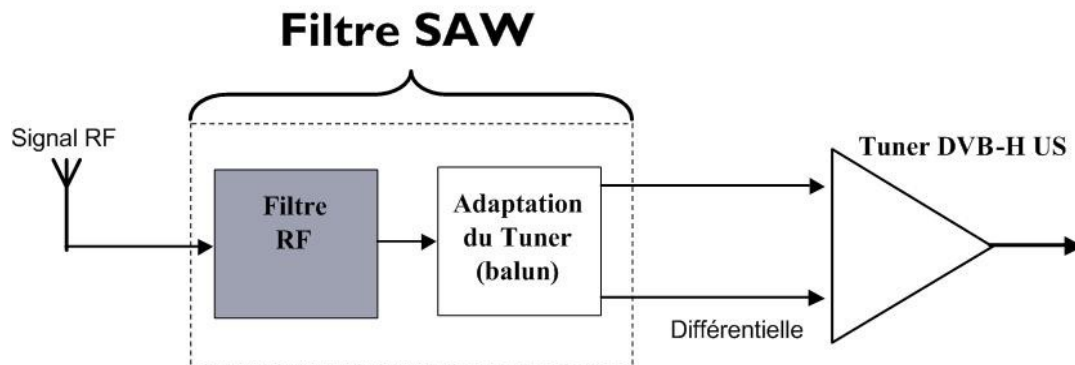


Figure 2-77: Schéma d'intégration d'un filtre SAW + Tuner

Pour l'instant de tels systèmes ne sont pas intégrés dans un seul boîtier. Nous proposons d'intégrer ces deux composants ainsi que la circuiterie d'adaptation nécessaire au fonctionnement du système dans un même boîtier. Ces deux composants seront intégrés sur un substrat PICS avec les composants passifs nécessaires. Pour réaliser la cavité de protection des parties actives du filtre nous avons utilisé un polymère.

II Conception et modélisation de filtre à ondes de surface

II.1 Conception d'un filtre à ondes de surface

II.1.1 Dimensionnement

Le paramètre le plus important pour la conception d'un filtre à onde de surface est sa fréquence de résonance. Celle-ci est déterminée par la période des doigts interdigités et la vitesse de propagation des ondes acoustiques dans le substrat. L'équation qui permet de déterminer cette fréquence est :

$$f_0 = \frac{v_{SAW}}{\lambda} \quad \text{Equation 2-51}$$

avec

λ : longueur d'onde à f_0

f_0 : fréquence de résonance

Nous cherchons à obtenir une fréquence de résonance de 100MHz. En ce qui concerne la vitesse de propagation dans le substrat elle dépend de la nature du substrat. Nous avons utilisé du tantalate de lithium (LiTaO_3). Cette vitesse pour ce matériau est de $4022\text{m}\cdot\text{s}^{-1}$ (donnée fournisseur).

Ce qui nous donne comme longueur d'onde:

$$\lambda = \frac{4022}{100 * 10^6} = 40.22 * 10^{-6} \quad \text{Equation 2-52}$$

Par soucis de simplification nous avons pris:

$$\lambda = 40 \mu m = 2 * x_e + 2 * x_l \quad \text{Equation 2-53}$$

avec x_e espace entre les doigts et x_l largeur de doigts. Dans notre cas $x_e = x_l$ (Figure 2-78).

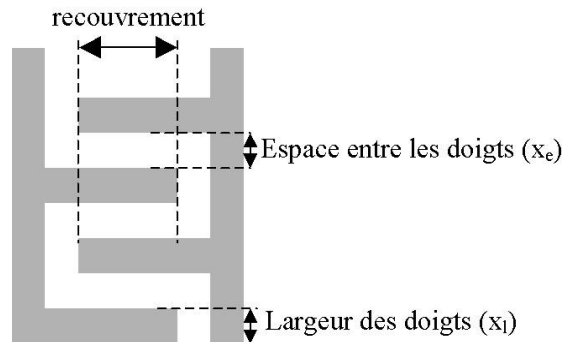


Figure 2-78 : Principales dimensions à prendre en compte pour la conception des IDTs

Le recouvrement entre doigts sera noté w par la suite.

II.1.2 Modélisation électrique des transducteurs interdigités.

II.1.2.1. Circuit équivalent

Le modèle du circuit équivalent a été développé par Smith et al III.3.3.3. Le circuit associé à une section correspondant à une paire de doigts a été dérivé analogiquement du circuit équivalent de Mason pour les transducteurs à ondes de volume. Il est possible de représenter une section de longueur d correspondant à une paire de doigts d'un transducteur à peignes par un circuit électromécanique équivalent. Cette représentation est basée sur l'hypothèse que l'une des deux composantes du champ électrique joue un rôle prépondérant. Si la composante normale est prépondérante c'est le modèle du champ croisé, si c'est la composante tangentielle c'est le modèle du champ libre (Figure 2-79). Grâce à cette approximation du premier ordre la section peut être modélisée par des configurations à une dimension.

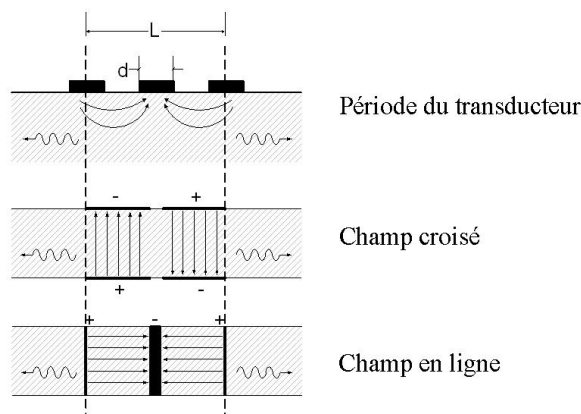


Figure 2-79 : Modélisation par résonateurs à ondes de volume d'un transducteur à ondes de surface

Le choix du modèle d'un filtre à ondes de surfaces n'est pas simple car il en existe une multitude, comme indiqué brièvement dans la partie I.

D'après III.3.3.3 le modèle du champ croisé est à retenir si la quantité d'énergie emmagasinée par la composante normale du champ électrique (W_{\perp}) est supérieure à celle emmagasinée par la composante parallèle (W_{\parallel}) et inversement. Le rapport $r = W_{\perp} / W_{\parallel}$ est égal à 10 pour le niobate de lithium (LiNbO_3) qui est très proche du tantalate de lithium (LiTaO_3). De plus, le modèle du champ croisé s'accorde mieux avec les résultats expérimentaux si le coefficient de couplage électromécanique du substrat est grand, ce qui est le cas du LiTaO_3 (4,7%) ou LiNbO_3 (5,5%) II.4.5.

II.1.2.2. Modèle des champs croisés

Le circuit électromécanique établi par Mason équivalent à la section 2d et correspondant aux deux modèles : champ croisé et champ en ligne se regroupe en un seul (Figure 2-80). En effet, leur schéma équivalent ne diffère que par la présence ou non d'un condensateur avec une capacité négative, pour $\alpha = 0$ modèle du champ croisé et $\alpha = 1$ celui du champ en ligne.

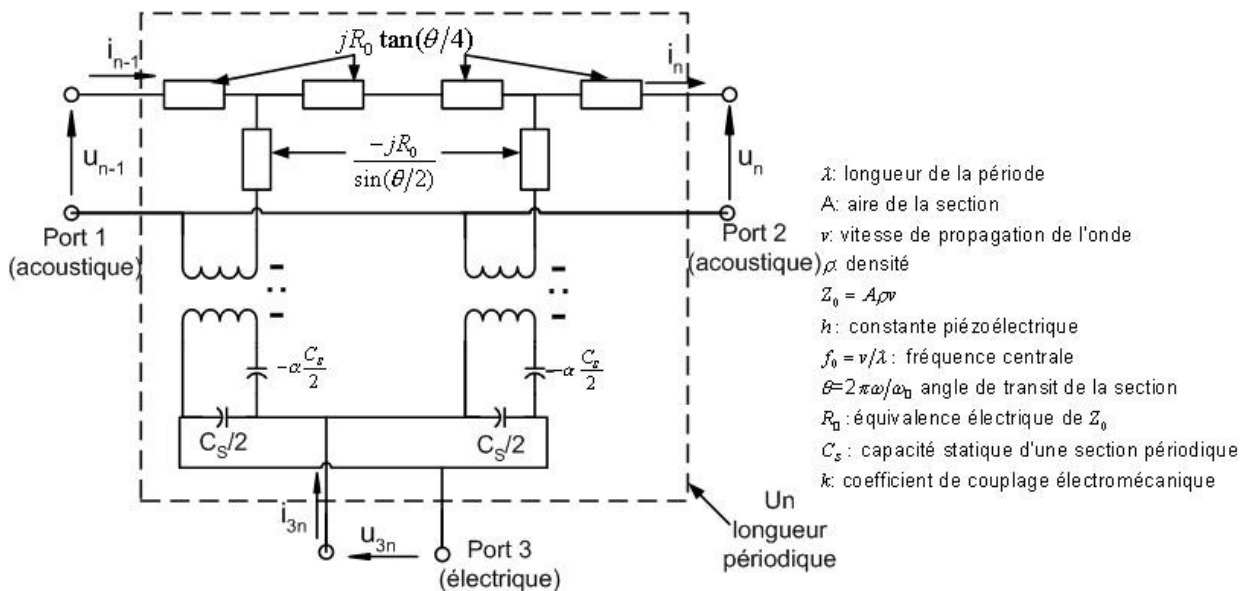


Figure 2-80 : Schéma équivalent de Mason d'une section périodique du transducteur à peignes, $\alpha=0$ modèle du champ croisé et $\alpha=1$ modèle du champ en ligne.

Pour obtenir ce modèle il faut convertir les paramètres acoustiques Port 1 et 2 en équivalent électrique. Ceci est possible en transformant les forces acoustiques F en tension électrique équivalente u et la vitesse des ondes acoustiques v en courant électrique équivalent i . Nous utiliserons les notations de la Figure 2-80.

Soit :

$$u_n = F_n / \phi \quad \text{Equation 2-54}$$

$$i_n = v_n \phi \quad \text{Equation 2-55}$$

Le paramètre ϕ est le paramètre du passage de l'acoustique à l'électrique.

$$\phi = hC_s/2 \quad \text{Equation 2-56}$$

avec h constante piézoélectrique et C_s capacité statique d'une section périodique par paires de doigts.

En considérant la propagation uniforme d'une onde acoustique dans un substrat de densité ρ sur une surface importante A , l'impédance mécanique s'écrit :

$$Z_0 = \rho v A \quad \text{Equation 2-57}$$

d'où l'impédance caractéristique électrique équivalente:

$$R_0 = \frac{Z_0}{\phi^2} = \frac{U}{I} = \frac{2\pi}{\omega_0 C_s K^2} \quad \text{Equation 2-58}$$

et $\omega_0 = 2\pi f_0$, f_0 étant la fréquence centrale définie par l'Equation 2-1 et K^2 le coefficient de couplage électromécanique.

L'admittance électrique équivalente de la ligne de transmission est alors :

$$G_0 = R_0^{-1} = K^2 C_s f_0 \quad \text{Equation 2-59}$$

Le circuit électrique équivalent ainsi obtenu est caractérisé par une matrice d'admittances électriques y_{ij} , qui exprime les intensités de courant en fonction des tensions électriques des trois ports.

$$I_i = [y_{ij}] U_j \quad (i,j=1,2,3) \quad \text{Equation 2-60}$$

Des simplifications peuvent être appliquées, du fait de la symétrie et réciprocité de la ligne de transmission, nous avons : $y_{22} = y_{11}$, $y_{21} = y_{12}$, $y_{31} = y_{13}$, $y_{32} = y_{23}$ et $y_{32} = -y_{31}$. A cause du champ électrique, un signe négatif est nécessaire, une tension appliquée sur le port 3 engendre des ondes acoustiques sur les ports 1 et 2 avec le même potentiel mais selon des directions opposées.

$$[y_{ij}] = \begin{bmatrix} y_{11} & y_{12} & y_{13} \\ y_{12} & y_{11} & -y_{13} \\ y_{13} & -y_{13} & y_{33} \end{bmatrix} \quad \text{Equation 2-61}$$

En appliquant la loi des mailles sur le schéma électrique d'une paire de doigts d'un transducteur à peignes nous obtenons pour le modèle du champ croisé, les expressions des admittances suivantes :

$$\begin{cases} y_{11} = -jG_0 \cotan(\theta) \\ y_{12} = jG_0 / \sin(\theta) \\ y_{13} = -jG_0 \tan(\theta/4) \\ y_{33} = j\omega C_s + j4G_0 \tan(\theta/4) \end{cases} \quad \text{Equation 2-62}$$

La matrice 3-ports du transducteur complet est obtenue en connectant les N sections en cascade pour les ports acoustiques et en parallèles pour les ports électriques. Comme les sections sont identiques nous avons la relation de récurrence suivante:

$$\begin{bmatrix} i_{n-1} \\ -i_n \\ i_{3n} \end{bmatrix} = [y] \begin{bmatrix} u_{n-1} \\ u_n \\ u_{3n} \end{bmatrix} \quad \text{Equation 2-63}$$

De plus le courant total I_3 est la somme des courants de chaque section et en appliquant les conditions limites $u_0 = U_1$, $u_N = U_2$ et $u_{3N} = U_3$ nous obtenons ainsi les éléments de la matrice d'admittances du modèle des champs croisés pour un transducteur à N sections:

$$\begin{cases} Y_{11} = -jG_0 \cotan(N\theta) \\ Y_{12} = jG_0 / \sin(N\theta) \\ Y_{13} = -jG_0 \tan(\theta/4) \\ Y_{33} = j\omega C_T + j4NG_0 \tan(\theta/4) \end{cases} \quad \text{Equation 2-64}$$

avec $\theta = 2\pi f/f_0$ qui représente l'angle de transit électrique à travers une paire d'électrodes

$$C_T = N.C_0.w \quad \text{Equation 2-65}$$

C_T : capacité totale des électrodes.

w : longueur de recouvrement

C_0 : capacité par paire de doigt et par unité de longueur.

A la fréquence de résonance ($\theta = 2\pi$), la tangente devenant infinie, il faut se rapporter à son développement autour de cette fréquence pour déterminer l'expression de grandeurs telles que l'impédance d'entrée, la conductance de rayonnement.

Le schéma du transducteur complet résulte par la mise en cascade des accès mécaniques et la mise en parallèle des accès électriques de ses N sections (Figure 2-81).

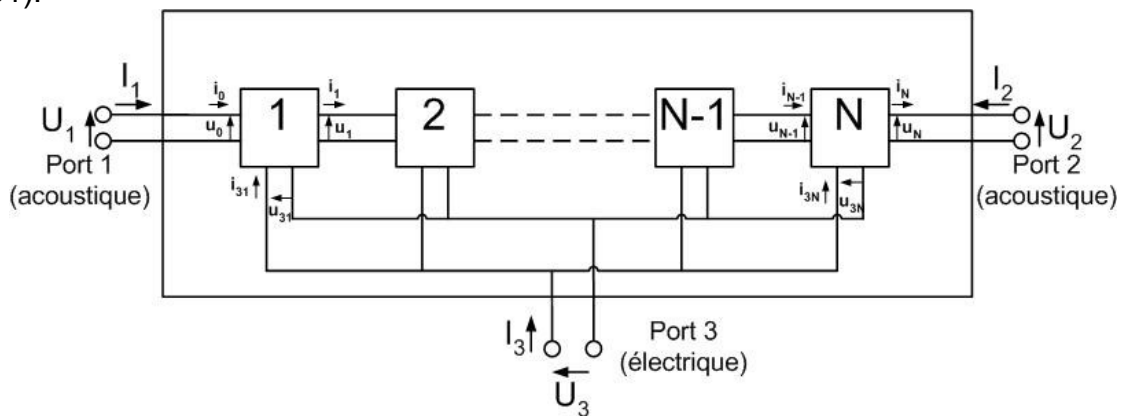


Figure 2-81: Transducteur constitué de N sections périodiques.

A partir du réseau (Figure 2-81), le schéma équivalent du circuit d'admittance d'un IDT à N paires de doigts est représenté par (Figure 2-82).

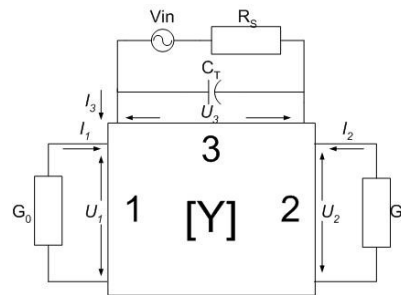


Figure 2-82 : Représentation du réseau d'admittance à trois ports pour un transducteur par le modèle des champs croisés

L'impédance électrique d'un transducteur à électrodes interdigitées se compose d'une capacité statique et d'une impédance de rayonnement qui traduit l'émission d'ondes de surface. Nous avons le même nombre de doigts en entrée et en sortie. L'impédance de rayonnement se décompose en une conductance de rayonnement $G_a(f)$ variant avec la fréquence et d'une partie imaginaire $B_a(f)$, appelée susceptance motionnelle.

La conductance de rayonnement exprime que l'énergie mécanique engendrée par le transducteur est égale à l'énergie électrique dissipée. Après calcul de la réponse impulsionnelle la conductance s'exprime par :

$$G_a(f) = G_a(f_0) \left| \frac{\sin x}{x} \right|^2 \quad \text{avec } x = N\pi \frac{(f - f_0)}{f_0} \quad \text{Equation 2-66}$$

$$\text{or } G_a(f_0) = 8K^2 C_s N^2 f_0 \quad \text{Equation 2-67}$$

$$\text{d'où avec l'Equation 2-9 } G_a(f_0) = 8N^2 G_0 \quad \text{Equation 2-68}$$

$$\text{soit } G_a(f) = 8N^2 G_0 \left| \frac{\sin x}{x} \right|^2 \quad \text{Equation 2-69}$$

De plus à la fréquence f_0 la susceptance tend vers 0.

D'où l'impédance d'entrée du circuit peut s'exprimer par :

$$Y_{33}(f_0) = Y_3(f_0) = \frac{I_3}{U_3} = G_a(f_0) + j2\pi f_0 C_T \quad \text{Equation 2-70}$$

Le circuit équivalent à l'entrée du port électrique du transducteur ainsi obtenu est le suivant (Figure 2-83):

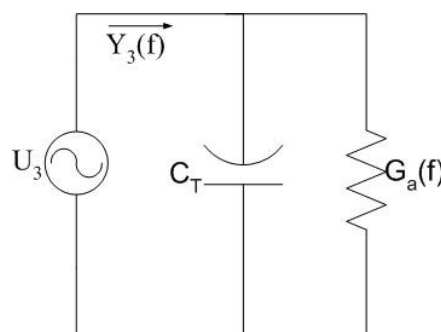


Figure 2-83 : Admittance électrique à un transducteur à ondes de Rayleigh

Pour la sortie du transducteur il en va de même. Le transducteur fonctionnant en récepteur est équivalent à un générateur de courant donc il suffit de remplacer la source de tension par une source de courant.

Le circuit d'entrée/sortie d'un filtre à ondes de surface dans le modèle du champ croisé peut être représenté de la façon suivante (Figure 2-84):

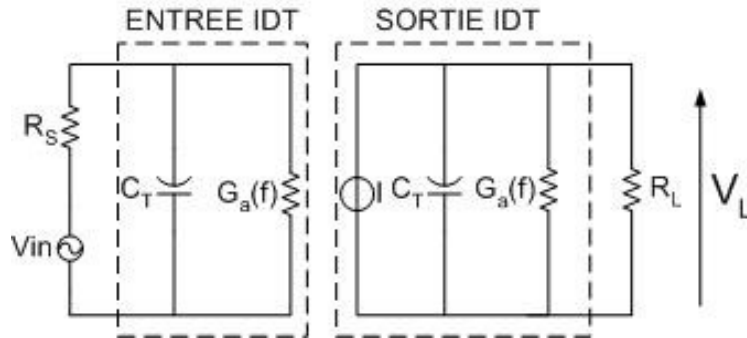


Figure 2-84: Circuit électrique équivalent d'un filtre SAW

On en déduit le schéma équivalent du circuit d'admittance d'un filtre SAW par la Figure 2-85.

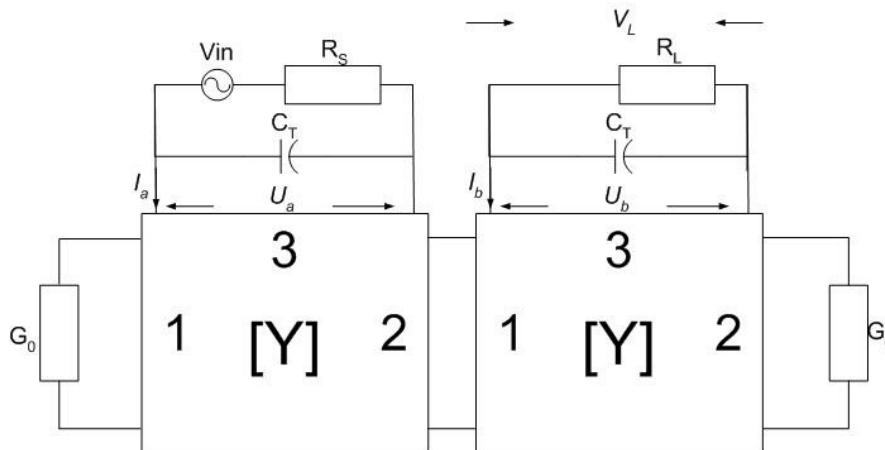


Figure 2-85: Représentation du réseau d'admittance à trois ports pour un filtre SAW par le modèle des champs croisés

Avec $I_a = y_{aa}U_a + y_{ab}U_b$, $I_b = y_{ba}U_a + y_{bb}U_b$

sachant que $y_{aa} = \frac{I_a}{U_a} \Big|_{U_b=0}$, $y_{bb} = \frac{I_b}{U_b} \Big|_{U_a=0}$, $y_{ba} = \frac{I_b}{U_a} \Big|_{U_b=0}$, $y_{ab} = \frac{I_a}{U_b} \Big|_{U_a=0}$

et $V_{in} = U_a + I_a R_S$, $V_L = U_b$

Nous obtenons ainsi la fonction de transfert $H(f)$:

$$H(f) = \frac{V_L}{V_{IN}} = \frac{y_{ab}R_L}{(1 + R_S y_{aa})(1 + R_L y_{bb}) - R_S R_L y_{ab}^2} \quad \text{Equation 2-71}$$

Avec

R_S : résistance en entrée du filtre

R_L : résistance de charge en sortie du filtre

En appliquant la loi des mailles et des nœuds en entrée et en sortie nous obtenons l'admittance d'entrée y_{aa} et de sortie y_{bb} :

$$y_{aa} = y_{bb} = G_a(f) + j2\pi f C_T \quad \text{Equation 2-72}$$

car nous utilisons un filtre avec le même nombre de peignes en entrée et en sortie.

Le signal qui traverse le premier IDT pour atteindre le second est retardé de φ

$$\varphi = \frac{L}{v_{SAW}} \quad \text{Equation 2-73}$$

Avec L : distance entre les points médians des transducteurs bidirectionnels entrée et sortie

v_{SAW} : vitesse de propagation des ondes acoustiques dans le substrat piézoélectrique

d'où, l'admittance en court-circuit entre l'entrée et la sortie s'exprime par

$$y_{ab} = G_a(f) e^{j[\pi(1-2N\frac{f-f_0}{f_0})-\varphi]} \quad \text{Equation 2-74}$$

Les pertes d'insertions du filtre s'exprime par:

$$I_L = 20 \log\left(\frac{V_{in}}{V_L}\right) \quad \text{avec l'hypothèse } RS=RL \quad \text{Equation 2-75}$$

et les pertes apparentes de transmission (ETL: effective transmission loss) s'exprime par III.3.3.3:

$$ETL = 20 \log \left| \frac{V_{in} \sqrt{\frac{R_L}{R_S}}}{2V_L} \right| = 20 \left| \frac{\sqrt{\frac{R_L}{R_S}} [(1 + R_S y_{aa})(1 + R_L y_{bb}) - R_S R_L y_{ab}^2]}{2y_{ab} R_L} \right| \quad \text{Equation 2-76}$$

Pour modéliser la réponse du filtre nous avons utilisé le modèle des champs croisés décrit auparavant. Les réflexions acoustiques ne sont pas prises en compte dans ce modèle, étant donné la faible épaisseur du film métallique ($h/\lambda_0 = 1\%$, avec h : épaisseur d'une électrode et λ : la longueur d'onde). Dans notre cas $h/\lambda = 0.75\%$ ($h=3000\text{\AA}$ et $\lambda=40\mu\text{m}$), ce qui est dans le cas de notre approximation.

Cette approximation permet de négliger les réflexions acoustiques dues aux discontinuités des doigts interdigités et dans ce cas le paramètre de conductance aura une amplitude en sinus cardinal dont l'amplitude maximale sera en f_0 (fréquence centrale).

La fonction de transfert $H(f)$ a été implémentée dans Matlab avec les paramètres issus des paramètres calculés en II.2.1.1 ainsi que des paramètres géométriques $w = 1000\mu\text{m}$ et $L = 1700\mu\text{m}$ qui représentent la longueur de recouvrement et la distance entre les points médians des transducteurs bidirectionnels entrée et sortie.

Nous avons les résistances de charge en entrée et en sortie du filtre qui sont égales. Comme condition d'adaptation nous avons pris:

$$y_{aa}(f_0) = \frac{1}{R_L}$$

Equation 2-77

Nous obtenons la réponse fréquentielle du filtre simulée sous Matlab (Figure 2-86).

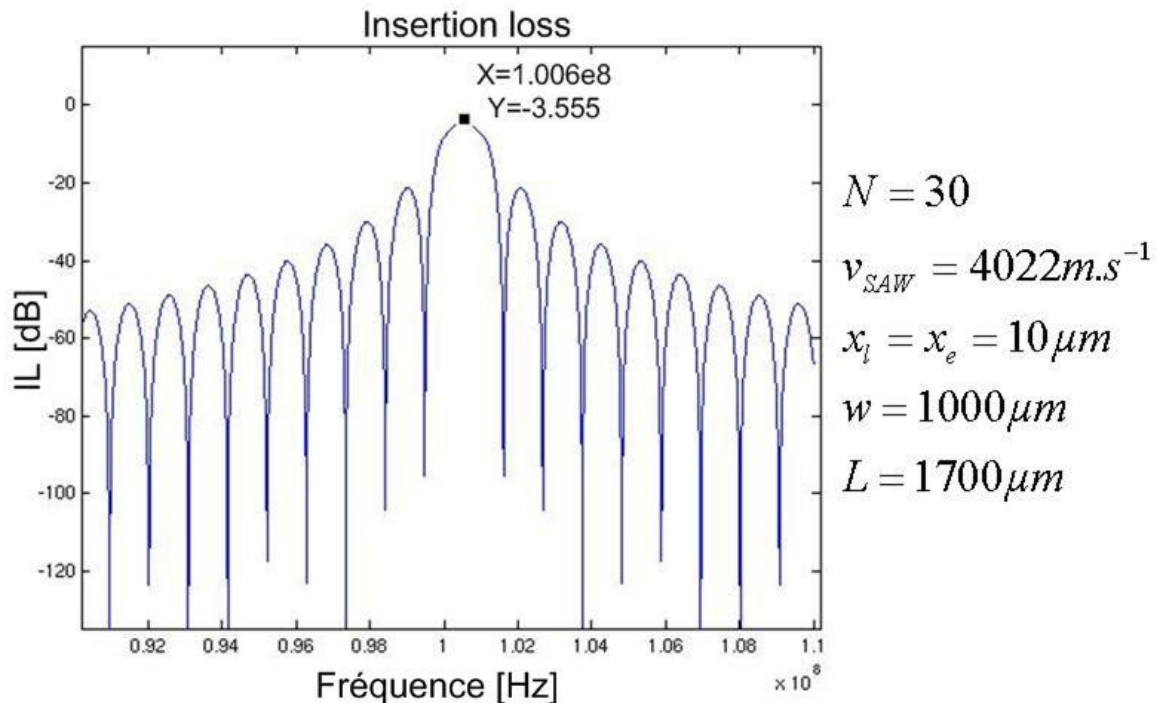


Figure 2-86: Réponse fréquentielle simulée du filtre grâce au modèle des champs croisés

La fréquence centrale théorique du filtre est de 100.6MHz avec une perte d'insertion de -3.55 dB.

Ce modèle est un modèle du premier ordre, il ne tient pas compte des effets secondaires comme les réflexions.

II.1.3 Réalisation

Dans le but de comprendre le fonctionnement ainsi que l'influence de certaines variations de conception et de matériaux, nous avons réalisé des filtres suivant les procédés de fabrication décrits dans la Partie 2 III qui va suivre.

Le but n'étant pas de réaliser des filtres de hautes performances, seule la compréhension de ces variations nous intéresse en vue de l'intégration de ces filtres dans un system in package.

Deux matériaux ont été déposés pour réaliser les électrodes par le procédé de lift-off pour le chrome/or et par gravure pour l'aluminium sur des substrats en tantalate de lithium de $350 \mu m$ d'épaisseur. Ces substrats sont traités contre les effets pyroélectriques (black tantalate).

Les transducteurs sont identiques en entrée et en sortie. Ils sont distants de $500 \mu m$ et leur longueur de recouvrement est de $1000 \mu m$. Les Figure 2-87-a et b respectivement présentent deux filtres l'un avec les électrodes en aluminium et l'autre en chrome/or, avec les pointes RF utilisées pour les mesures à l'analyseur de réseaux vectoriel.

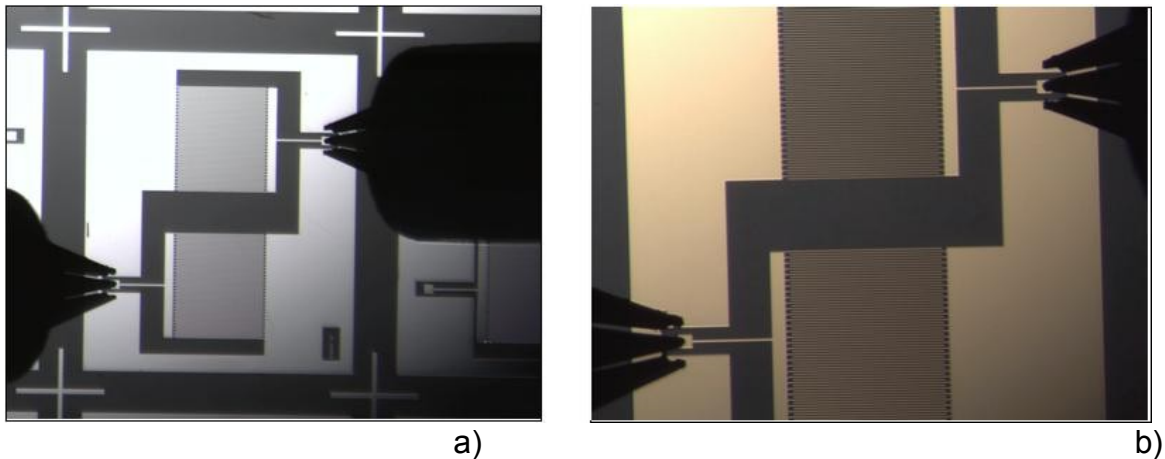


Figure 2-87 : Photo d'un transducteur interdigité avec des électrodes en Al (a) et en Cr/Au (b)

Etant donné les propriétés anisotropes du substrat piézoélectrique, nous avons orienté les doigts interdigités de façon à obtenir une bonne transmission du signal entre l'entrée et la sortie suivant l'orientation du cristal.

II.1.4 Mesures des filtres réalisés

Les mesures réalisées grâce à un analyseur de réseaux (Agilent 8722ES) deux ports avec une bande de fréquence de 50 MHz à 40 GHz.

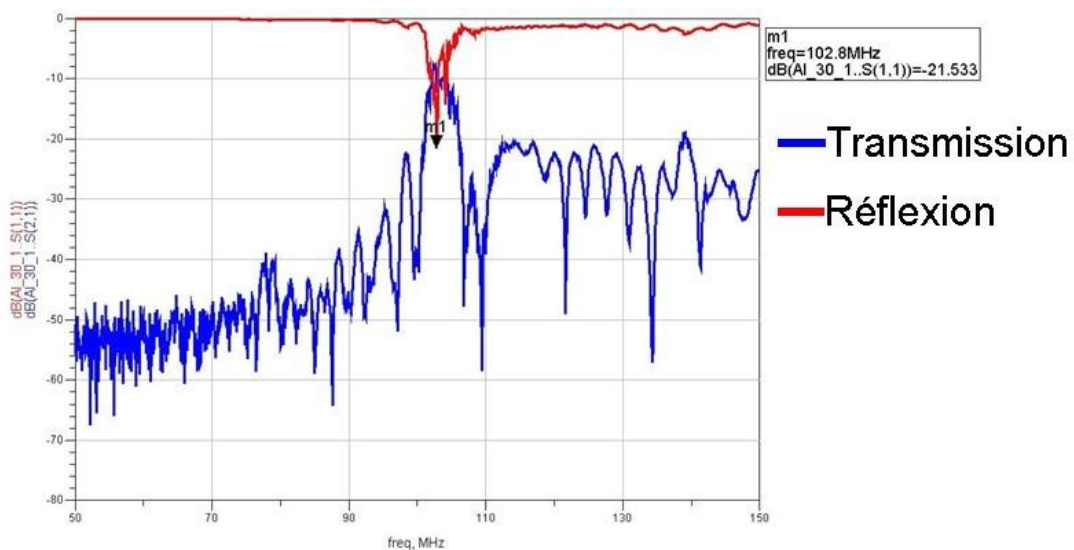


Figure 2-88: Paramètres S d'un filtre avec des électrodes en aluminium.

La fréquence centrale obtenue est de 102.8MHz pour le filtre aux électrodes en aluminium. Cette fréquence est proche de celle calculée par la méthode des champs croisés. Ce filtre présente une réjection de 20dB et des pertes d'insertion de -8.3dB. Le signal est très perturbé, ces perturbations peuvent s'expliquer par la longueur importante entre les deux transducteurs ainsi que par une mauvaise adaptation de l'impédance. De plus, les pertes d'insertions sont plus importantes que celles calculées grâce au modèle, mais des effets secondaires ne sont pas pris en compte dans le modèle.

Pour les deux matériaux déposés, l'épaisseur est de 2850Å pour l'alliage chrome/or et de 4000Å pour l'aluminium. La vitesse de propagation dans le LiTaO₃ est de 4022m/s donc le ratio de métallisation est de:

$$\frac{h_{CrAu}}{\lambda_0} = \frac{2850 \cdot 10^{-10}}{40,22 \cdot 10^{-6}} = 0.0071 \quad \frac{h_{Al}}{\lambda_0} = \frac{4000 \cdot 10^{-10}}{40,22 \cdot 10^{-6}} = 0.0099 \quad \text{Equation 2-78}$$

Ce rapport est très représentatif des effets parasites du deuxième ordre. Dans notre cas ces effets de la métallisation des électrodes sont négligés puisque nous avons $h/\lambda_0 = 1\%$. Ces effets ont aussi été négligés dans le modèle des champs croisés. Etant donné les résultats, cette approximation est valable pour la conception des filtres.

Cependant nous pouvons observer un décalage de la fréquence centrale mesurée entre les filtres en aluminium et ceux en chrome/or (Tableau 2-5).

Matériau	Chrome/Or	Aluminium
Fréquence centrale	101MHz	102,8MHz

Tableau 2-5: Fréquences centrales mesurées du filtre en fonction de la métallisation des électrodes (30 paires de doigts)

La différence entre ces deux fréquences centrales s'explique par la nature des matériaux. Ils ont en effet une densité très différente (Tableau 2-6).

Matériau	Aluminium	Chrome	Or
Densité (kg/m ³)	2698	7190	19320

Tableau 2-6: Densité des différents matériaux utilisés pour les métallisations

Celle de l'or est très supérieure à celle de l'aluminium. Or si la densité des électrodes augmente cela entraîne une diminution de la vitesse de propagation des ondes sous les électrodes car un film métallique déposé sur la surface supprime partiellement la piézoélectricité du matériau en annulant la composante tangentielle du champ électrique et donc réduit d'autant la fréquence centrale (Equation 2-21). Cette différence de densité n'est pas compensée par l'épaisseur plus importante des électrodes en aluminium (Figure 2-111).

Cette différence s'atténue si l'on augmente le nombre de paires de doigts (Tableau 2-7).

Matériau	Chrome/Or	Aluminium
Fréquence centrale	103,7MHz	104MHz

Tableau 2-7: Fréquences centrales mesurées du filtre en fonction de la métallisation des électrodes (60 paires de doigts)

L'augmentation de nombre de paire de doigts semble dégrader la réponse du filtre: les pertes d'insertions augmentent (Tableau 2-8) tout en diminuant la bande passante. Celle-ci est inversement proportionnelle au nombre de doigts.

Type de filtre	f_0 [MHz]	Pertes d'insertion [dB]	Bande passante [MHz]
30 paires de doigts	102.8	-8.4	5.2
60 paires de doigts	104	-12.4	3.1

Tableau 2-8: Pertes d'insertion mesurées en fonction du nombre de paires de doigts en aluminium

Pourtant en augmentant le nombre de paires de doigts, il y a plus de signal électrique qui est converti en ondes acoustiques de surface. Ce qui devrait améliorer la réponse du filtre. Mais un grand nombre de doigts induit des effets parasites de second ordre comme la réflexion des ondes et la régénération du signal électrique dans les doigts non adaptés.

En effet, si l'on augmente le nombre de doigts interdigités N , la conductance de rayonnement augmente proportionnellement au nombre de doigts au carré, N^2 :

$$G_a(f) = 8K^2 f_0 N^2 C_s \left| \frac{\sin \frac{N\pi (f - f_0)}{f_0}}{\frac{N\pi (f - f_0)}{f_0}} \right|^2 \quad \text{Equation 2-79}$$

Ces effets parasites sont encore plus marqués sur les filtres en Aluminium que sur les filtres en chrome/or car dans le cas des électrodes en aluminium le rapport h/λ_0 est très proche de 1%.

Pour remédier à ces effets parasites des solutions existent, voir 1.2.3.2 et 1.2.3.3. Nous avons ajouté des réflecteurs et dédoublé les électrodes (Figure 2-89-c). Pour les réflecteurs deux solutions ont été proposées, dans un cas ils sont laissés en l'air (Figure 2-89-a) dans l'autre ils sont reliés à la masse (Figure 2-89-b).

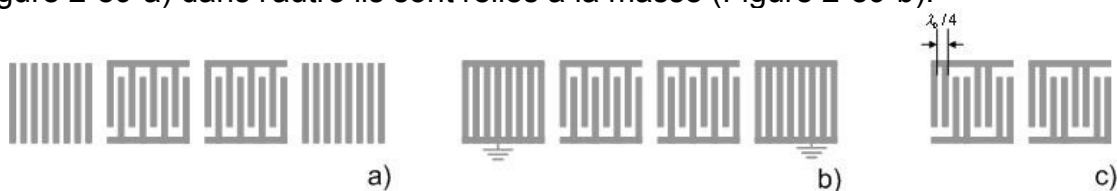


Figure 2-89: Différentes structures testées: avec réflecteurs (a) et (b), doigts scindés en deux parties (c).

Si les résonateurs sont connectés à la masse la remontée des pertes d'insertion est moins importante dans les hautes fréquences. Il y a une meilleure absorption des ondes incidentes.

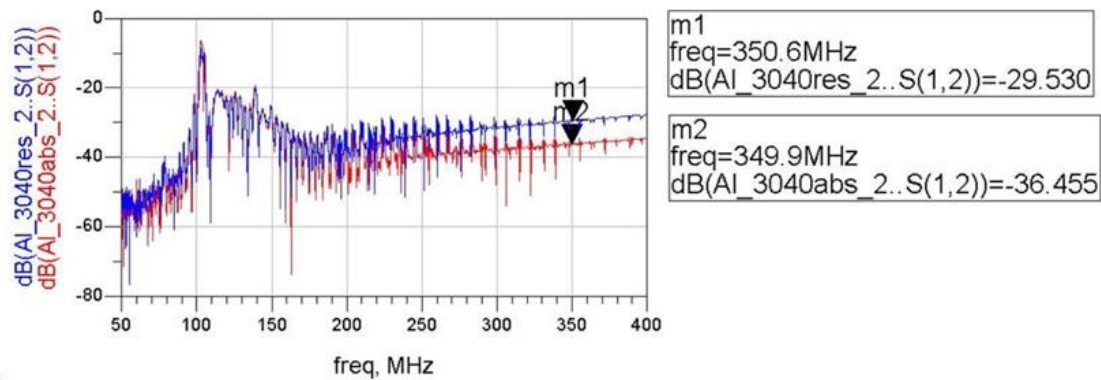


Figure 2-90: Réponse d'un filtre avec des résonateurs connectés à la masse (rouge) et en l'air (bleu).

De plus ils permettent de lisser la réponse du filtre dans sa bande passante tout en diminuant les pertes d'insertion. En contre partie la surface du filtre est plus importante car plus le nombre de résonateurs est important, meilleure est la réponse du filtre.

Pour les filtres ayant les doigts scindés en deux nous observons une diminution de la réflexion due au double transit. Elle passe ainsi de -20.47dB à -23.03dB pour les filtres à 30 paires de doigts (60 scindées) en aluminium. Et de -18.16dB à -28.67dB pour les filtres en or.

En contre partie dans les deux cas les pertes d'insertions dans la bande passante ont augmenté, passant de 7.5dB à 9.5dB (électrodes en aluminium). Les arches secondaires de la réponse fréquentielle du filtre sont moins importantes pour le filtre ayant les doigts scindés en deux.

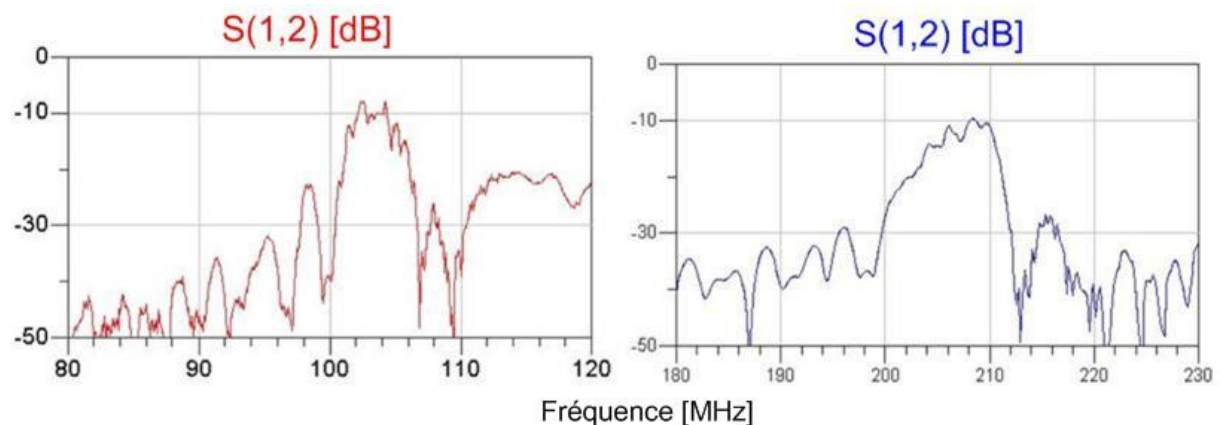


Figure 2-91: Paramètre $S(1,2)$ du filtre simple doigts (rouge) et du filtre double doigt (bleu).

Remarque: Nous avons fait une erreur dans la conception. Au lieu de diviser la longueur d'onde par deux nous l'avons divisée par quatre, ce qui multiplie la fréquence centrale du filtre par deux ($f_0 = 200\text{MHz}$). Mais les observations restent correctes.

II.1.5 Evolution de la réponse des filtres en fonction de la température

Nous avons mesuré certains filtres en faisant varier la température du support (chuck) du filtre lors de la mesure sous pointe à l'analyseur de réseaux vectoriel (HP8753C). Ces mesures ont été effectuées à: $-55, -25, 0, 25, 50, 75, 100, 125^\circ\text{C}$.

La température joue un rôle important pour les filtres à ondes de surface car leur fréquence varie en fonction de la température. La Figure 2-92 montre l'évolution de la réponse du filtre en fonction de la température. Par soucis de clarté seule les réponses à -55; 0; 50 et 125°C ont été tracées. Nous observons une diminution de la fréquence centrale du filtre avec la température. Cette variation s'exprime par une tolérance à la variation de température: TCF pour "Temperature Coefficient of Frequency" en ppm/°C.

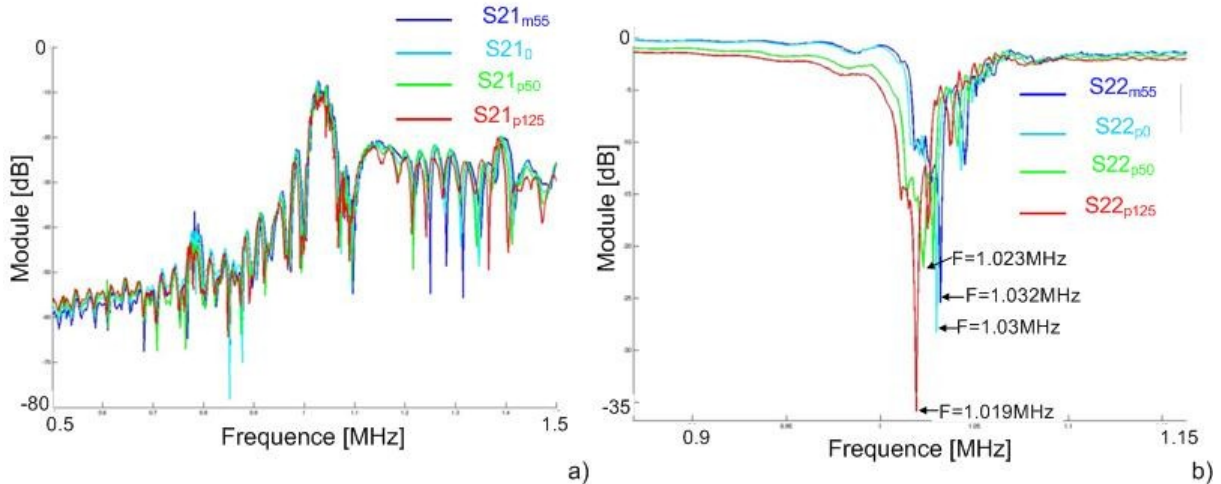


Figure 2-92: Evolution de la réponse d'un filtre avec des électrodes en aluminium en fonction de la température (-55; 0; 50; 125°C) : a) en transmission S(2,1) et b) en réflexion S(2,2).

Lorsque la température évolue nous pouvons observer principalement une modification de la vitesse de propagation des ondes acoustiques dans le cristal piézoélectrique ainsi qu'une modification du volume total du substrat mais d'autres paramètres plus complexes à mettre en évidence sont à prendre en compte comme la conception, le type d'ondes, l'épaisseur des électrodes III.3.3.3.

Nous avons observé une différence entre les filtres avec des électrodes en or et ceux avec des électrodes en aluminium (Figure 2-93). Le filtre présenté possède 30 électrodes.

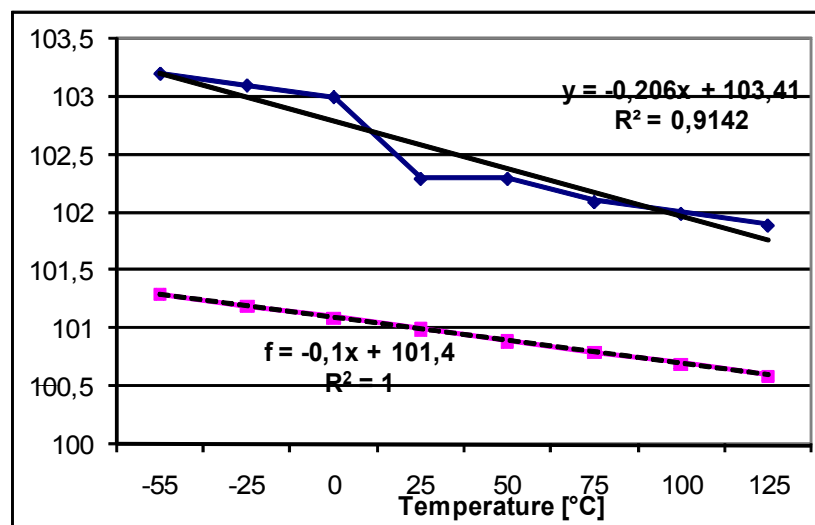


Figure 2-93: Evolution de la fréquence centrale d'un filtre avec des électrodes en aluminium (bleu) et en chrome/or (rose) en fonction de la température.

Le filtre avec des électrodes en chrome/or varie linéairement avec la température. De plus l'influence de la température est plus marquée pour le filtre en aluminium que pour celui en chrome/or. Cela peut s'expliquer par la différence du coefficient d'expansion thermique (CTE) de chaque matériau. Le CTE de l'or est de 16ppm/°C alors que celui de l'aluminium est de 24ppm/°C, donc les électrodes en aluminium vont être plus sensibles aux variations de températures. Lorsqu'un filtre à ondes de surfaces est sujet à un changement de température les électrodes des doigts interdigités induisent une contrainte thermique, cette contrainte est due à la différence de coefficient d'expansion thermique entre les deux matériaux III.3.3.3.

II.2 Modélisation par éléments finis

Pour compléter ces résultats nous avons utilisé le logiciel de simulation commercial CoventorWare® pour évaluer l'influence des différentes métallisations utilisées ainsi que les paramètres géométriques.

CoventorWare propose un outil de modélisation par éléments finis adapté aux microsystèmes. Grâce à cet outil, il est également possible de récupérer les masques au format gdsII qui est le format standard pour la fabrication des composants. L'étape suivante consiste à décrire le procédé technologique (matériaux, épaisseurs...). Ce procédé peut contenir des dépôts, des gravures et des libérations. Ensuite il est possible de générer le modèle 3D à partir du modèle 2D extrait du gdsII par exemple, de le mailler suivant différentes formes paramétrables et de définir les conditions aux limites. Enfin il faut choisir le solveur approprié aux types de simulation envisagée. Dans notre cas c'est une analyse piézoélectrique.

II.2.1 Construction du modèle

Le substrat utilisé est constitué de tantalate de lithium (LiTaO₃). Ce matériau est couramment utilisé pour des applications filtres SAW.

C'est un cristal de classe 3m (trigonal). Les tenseurs qui caractérisent ce matériau se présentent sous la forme :

$$c_{\alpha\beta}^E = \begin{vmatrix} c_{11} & c_{12} & c_{13} & -c_{14} & 0 & 0 \\ c_{12} & c_{11} & c_{11} & c_{11} & 0 & 0 \\ c_{13} & c_{13} & c_{33} & 0 & 0 & 0 \\ c_{14} & -c_{14} & 0 & c_{44} & 0 & 0 \\ 0 & 0 & 0 & 0 & c_{44} & c_{14} \\ 0 & 0 & 0 & 0 & c_{14} & \frac{c_{11} - c_{12}}{2} \end{vmatrix} \quad e_{ix} = \begin{vmatrix} 0 & 0 & 0 & 0 & e_{15} & -e_{22} \\ -e_{22} & e_{22} & 0 & e_{15} & 0 & 0 \\ e_{31} & e_{31} & e_{33} & 0 & 0 & 0 \end{vmatrix}$$

$$\varepsilon_{ij}^S = \begin{vmatrix} \varepsilon_{11}^S & 0 & 0 \\ 0 & \varepsilon_{11}^S & 0 \\ 0 & 0 & \varepsilon_{33}^S \end{vmatrix}$$

Avec c le tenseur d'élasticité [N/m²], e le tenseur de la piézoélectricité [C/m²] et ε celui des constantes diélectriques [F/m]. Pour les données matériau du LiTaO₃, nous avons utilisé les mesures réalisées par Kushibiki III.3.3.3. Elles sont résumées dans le Tableau 2-9.

Constante piézoélectrique (C/m ²)	e ₁₅	2,628
	e ₂₂	1,831
	e ₃₁	-0,145
	e ₃₃	1,849

Constante diélectrique à déformation constante	ε ₁₁ /ε ₀	41,9
	ε ₃₃ /ε ₀	41,8

a)

b)

Constante élastique (x10 ¹¹ N/m ²)	C ₁₁	2,3305
	C ₁₂	0,4644
	C ₁₃	0,8346
	C ₁₄	-0,1075
	C ₃₃	2,7522
	C ₄₄	0,9526
	C ₆₆	0,9331

c)

Tableau 2-9: Paramètres matériaux du LiTaO3 utilisé pour les simulations, a) constante piézoélectrique, b) constante diélectrique et c) constante élastique.

Ces paramètres ont été intégrés dans la base de données matériau du logiciel, sous la forme de la matrice des contraintes (Equation II-30) :

$$T = -e^t \cdot E$$

Equation 2-80

Où T est la matrice de contrainte, E la matrice du champ électrique et e^t la matrice transposée du tenseur de piézoélectricité du tantalate de lithium.

Pour l'aluminium et l'or nous avons utilisé les données présentes dans la bibliothèque matériau du logiciel.

Nous avons réalisé deux types de procédé de fabrication l'un avec des électrodes d'aluminium déposées puis gravées de 400nm d'épaisseur et un procédé de lift-off pour l'or de 285nm d'épaisseur (Figure 2-94).

Number	Step Name	Action	Layer Name	Material Name	Thickness	Mask Name
0	Substrate	Substrate	Substrate	LiTaO3	350	SubstrateMask
1	Stack Material	Stack Material	Layer1	ALUMINUM(FILM)	0.4	
2	Straight Cut	Straight Cut				SAW

a)

Number	Step Name	Action	Layer Name	Material Name	Thickness	Mask Name
0	Substrate	Substrate	Substrate	LiTaO3	350	SubstrateMask
1	Lift-Off	Sequence				
1.1	Resist deposition	Stack Material	Layer1	POLYIMIDE	2.5	
1.2	Resist Patterning	Straight Cut				SAW
1.3	Metal sputtering or evaporation	Planar Fill	Au	GOLD	-21	
1.4	Stripping of resist	Delete		POLYIMIDE		

b)

Figure 2-94: Procédé de dépôt de l'aluminium (a) et de l'or (b)

Après avoir défini les caractéristiques des matériaux ainsi que les épaisseurs souhaitées dans le procédé de fabrication, nous avons extrait la conception du filtre.

Cette conception a été réalisée sous Cadence Virtuoso puis converti au format GDSII. CoventorWare transforme cette conception en une structure 3D (Figure 2-95).

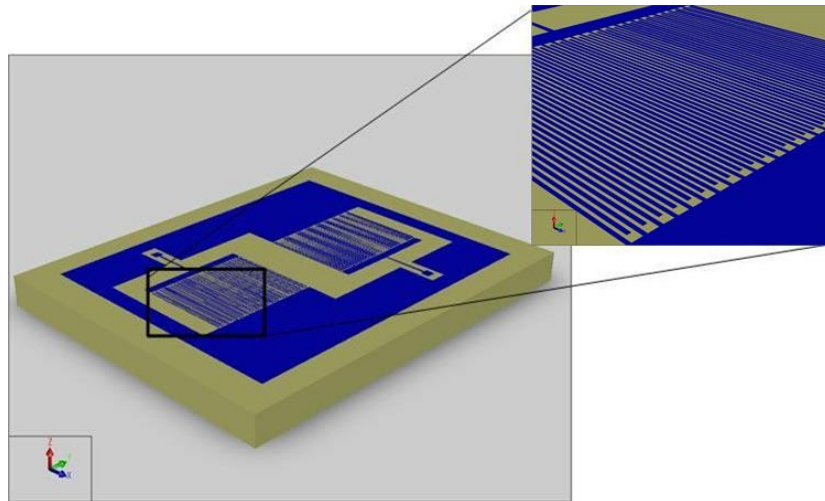


Figure 2-95: Visualisation du modèle 3D généré par CoventorWare

La structure obtenue est ensuite maillée, elle est découpée en éléments finis. Nous avons utilisé des éléments brique à 8 noeuds. La propagation des ondes est surtout importante à la surface du substrat, le maillage doit être adapté pour que la surface soit maillée le plus finement possible par rapport à la base du substrat (Figure 2-96). Le solide ainsi maillé est constitué de 26862 éléments.

Après avoir maillé la structure, il faut définir les conditions aux limites. Dans notre cas il s'agit d'imposer:

- Un ancrage de la base du substrat en LiTaO_3 ;
- L'application d'une tension sur le port d'entrée;
- L'application d'une tension nulle sur le port de masse.

Remarque: Il faut appliquer les tensions sur les surfaces en contact avec le substrat piézoélectrique sinon elles ne sont pas prises en compte lors de la simulation.

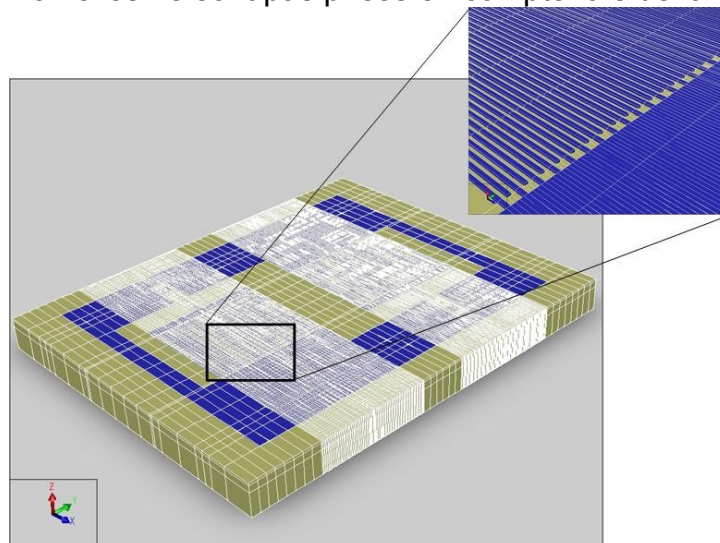


Figure 2-96: Maillage d'un filtre à ondes de surface sous CoventorWare

II.2.2 Résultats de la modélisation

Nous avons voulu comprendre le décalage de la fréquence centrale (f_0) du filtre observée lors des mesures. Pour cela nous avons réalisé une simulation modale puis harmonique de la structure centrée sur f_0 pour les deux types de structures: électrodes en aluminium et en or. Nous allons utiliser cette modélisation par élément finis pour étudier l'influence de ces paramètres technologiques sur la réponse du filtre: tension de sortie et déplacement de l'onde à la surface du substrat. Grâce à l'analyse modale, nous avons obtenu six modes différents, les fréquences sont :

	mode 1	mode 2	mode 3	mode 4	mode 5	mode 6
Fréquence [MHz]	99,9865	99,9930	99,9965	100,0042	100,0114	100,0139

Tableau 2-10: Différents modes obtenus par l'analyse modale du filtre avec électrodes en aluminium.

L'analyse harmonique est une analyse dynamique linéaire en régime permanent. La simulation balaie les fréquences entre 90 et 150MHz en 10 points, ce qui correspond à un pas de 6.7MHz.

En évaluant la tension maximale observée en sortie du filtre pour chaque fréquence analysée nous obtenons pour le filtre aux électrodes en or, une tension maximale à $f_0=116.67\text{MHz}$ (Figure 2-97-a) et pour le filtre aux électrodes en aluminium $f_0=103.33\text{MHz}$ (Figure 2-97-b).

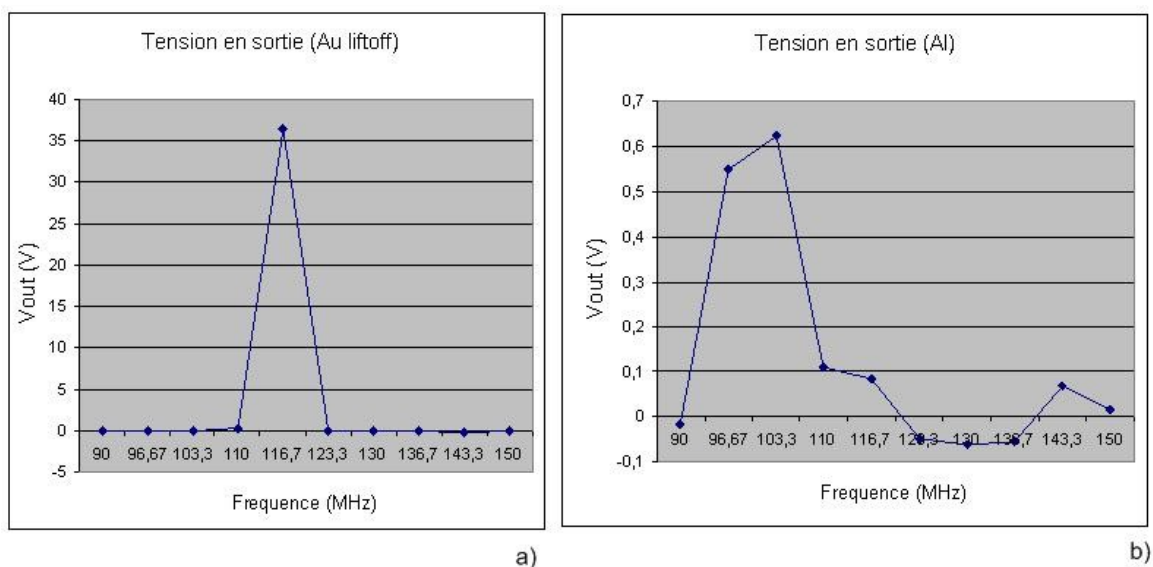


Figure 2-97: Tension maximale observée en sortie du filtre à ondes de surface électrodes en or (a) et en aluminium (b) en fonction de la fréquence.

Cette tension maximale en sortie s'accompagne d'un déplacement vertical des électrodes maximal à cette fréquence. Les déplacements suivent les mêmes variations que celles observées par la mesure des tensions.

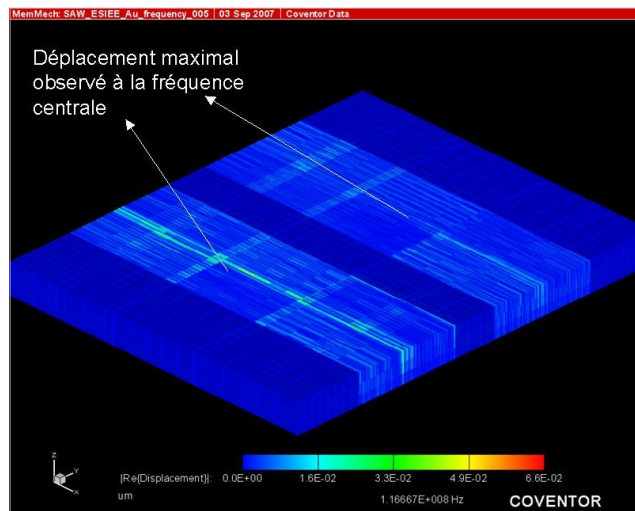


Figure 2-98: Déplacement maximal observé à la fréquence centrale du filtre (116.67MHz)

Cependant le décalage entre les deux types de métallisation est inverse de celle mesurée en pratique. La simulation réalisée avec des électrodes en or semblent éloignées des mesures (Tableau 2-11).

	Fréquence centrale (mesure)	Fréquence central (Coventor)
Electrodes en Chrome/Or	101MHz	116,67MHz
Electrodes en Aluminium	102,8MHz	103,33MHz

Tableau 2-11: Comparaison de la fréquence centrale par le modèle FEM et la mesure

La simulation réalisée avec les électrodes en aluminium est très proche des mesures. En ce qui concerne l'or, l'écart est plus important, il peut être attribué à la non prise en compte du flash de chrome déposé en couche d'accroche sur le substrat avant le dépôt de l'or. De plus la tension observée en sortie est très importante, des dizaines de volts.

Dans Coventor il est impossible de déposer deux types de métaux lors d'une étape de liftoff. Pour évaluer l'influence de cette couche de chrome nous avons réalisé le même procédé de fabrication que celui de l'aluminium (gravure) mais avec des couches de chrome et d'or (Figure 2-99). Mais dans ce cas il existe un très fort rapport d'aspect entre les différentes dimensions, il est préférable d'utiliser des éléments coques ou shell. Ces éléments seront aussi divisés en élément brique. Ces éléments sont recommandés pour des facteurs d'aspect supérieur à $R > 15$.

$$R = \frac{A^{3/2}}{V} \tag{Equation 2-81}$$

A : surface de face perpendiculaire à la surface de la coque
 V : volume de la couche.
 Dans notre cas le ratio est $R=50$ pour le flash de chrome.

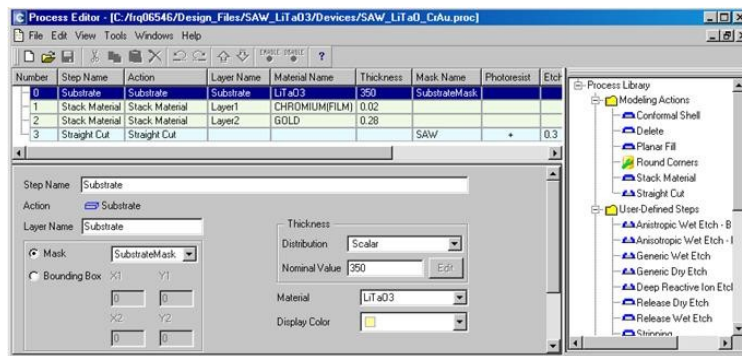


Figure 2-99: Procédé modifié de fabrication du filtre à ondes de surface en Cr/Au avec Coventor

L'ajout de chrome ne change pas la fréquence centrale du filtre, 116.67MHz. Par contre la tension observée en sortie est beaucoup moins importante que celle observée sur le procédé de liftoff avec l'or seul mais reste très supérieure à celle du filtre aux électrodes en aluminium.

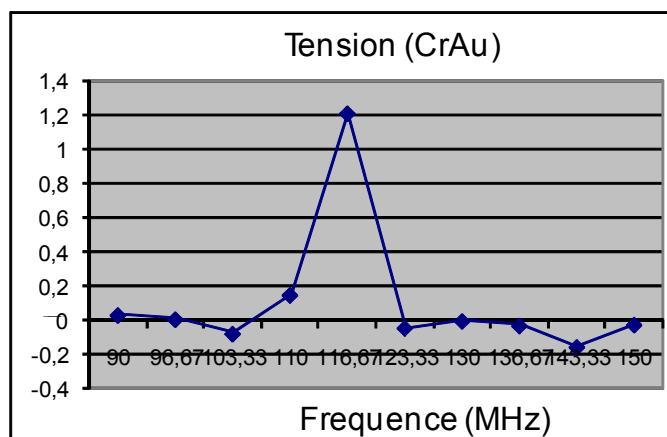


Figure 2-100: Tension de sortie du filtre à ondes de surface avec des électrodes en Cr/Au

La modélisation par éléments finis permet d'obtenir la fréquence centrale du filtre en fonction des différents types de matériaux avec une erreur relative relativement faible. Cependant cette technique de modélisation est très coûteuse en temps de calcul. C'est un inconvénient pour réaliser l'optimisation d'une structure. Cette méthode ne peut être utilisée qu'à titre indicatif pour ce type de composant ou a posteriori pour valider la pertinence des mesures.

II.3 Filtre à ondes de surface sur silicium

II.3.1 Description du composant

La contrainte principale liée à l'intégration des filtres à ondes de surface provient de la nature même de ces composants. En effet les substrats piezoélectriques couramment utilisés (LiTaO_3 et LiNbO_3) ont des coefficients d'expansion thermique (CTE) très supérieurs à celui du silicium (Tableau 2-12). Cela pose des problèmes en termes de fiabilité des connexions lors de l'intégration par "flip-chip" du filtre ainsi que sur ses performances propres.

Matériau	Tantalate de lithium	Niobate de lithium	Silicium
Coefficient d'expansion thermique [ppm/°C]	12,6	10	2,6

Tableau 2-12: Comparaison du CTE des substrats piézoélectriques et du silicium

Lors des variations de température deux phénomènes apparaissent. La vitesse de propagation dans le matériau se modifie et la taille du cristal varie. Toutes les dimensions prises en compte dans la modélisation (w , L , x_i , x_e) sont donc directement modifiées.

Une des solutions peut être de réaliser ce filtre sur un substrat silicium. Pour cela il est nécessaire de le recouvrir d'un matériau piézoélectrique dans lequel se propageront des ondes. Il faut donc utiliser un matériau ayant des caractéristiques les plus proches de celles du silicium, le nitrure d'aluminium (AlN) ou l'oxyde de zinc (ZnO) par exemple.

La fabrication de ce type de composant semble plus complexe que d'utiliser directement un substrat piézoélectrique mais il existe deux raisons principales qui rendent cette technologie attrayante. La première est d'intégrer ce type de filtre dans un "flow" de conception standard à la microélectronique (filiale silicium) et la deuxième de fabriquer des composants qui cumulent l'interaction entre les ondes acoustiques et les porteurs de charge dans le silicium III.3.3.3.

Des structures de ce type ont déjà été mises en place par Onur Tigli III.3.3.3 qui utilise un procédé CMOS comme base et ajoute des étapes de postprocess dédiées aux procédés MEMS. Une couche piézoélectrique en ZnO est déposée sur les électrodes interdigitées du filtre.

Nous avons voulu appliquer cette technologie avec une couche de nitrure d'aluminium (AlN) déposée sur les transducteurs interdigités (Figure 2-101). L'AlN a été choisi car il est compatible avec les procédés standards de la microélectronique et la vitesse de propagation d'ondes acoustiques ($v_{SAW} = 10200m.s^{-1}$) est très élevée.

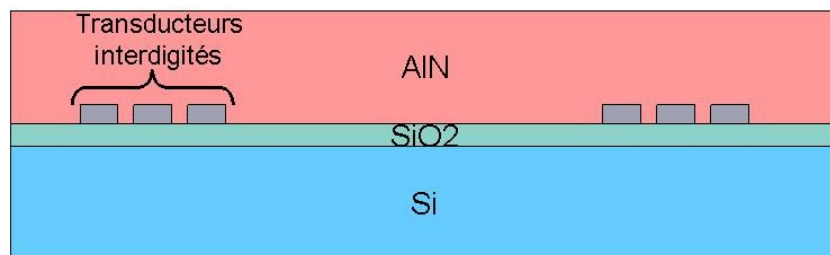


Figure 2-101: Concept filtre à ondes de surface sur silicium avec une couche d'AlN déposée en surface.

II.3.2 Modélisation par élément finis

Nous avons modélisé cette structure avec Coventor pour évaluer cette technologie. Le procédé technologique est le suivant (Figure 2-102), une couche de $4\mu m$ d'AlN est déposée sur les électrodes en aluminium qui forment les peignes interdigités.

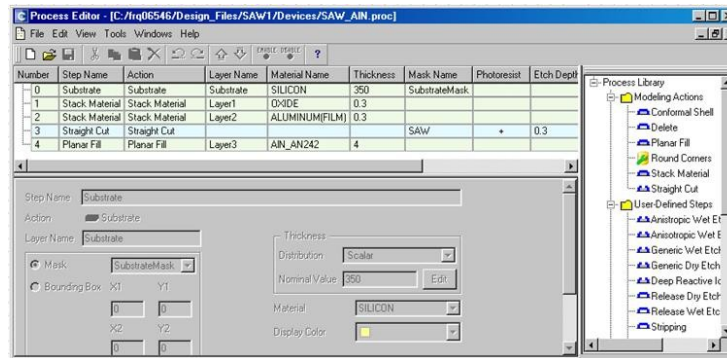


Figure 2-102: Etapes technologiques pour la conception d'un filtre à ondes de surface sur substrat silicium

Pour réaliser ces simulations nous avons repris la conception du filtre précédent. Nous obtenons les structures 3D suivantes Figure 2-103.

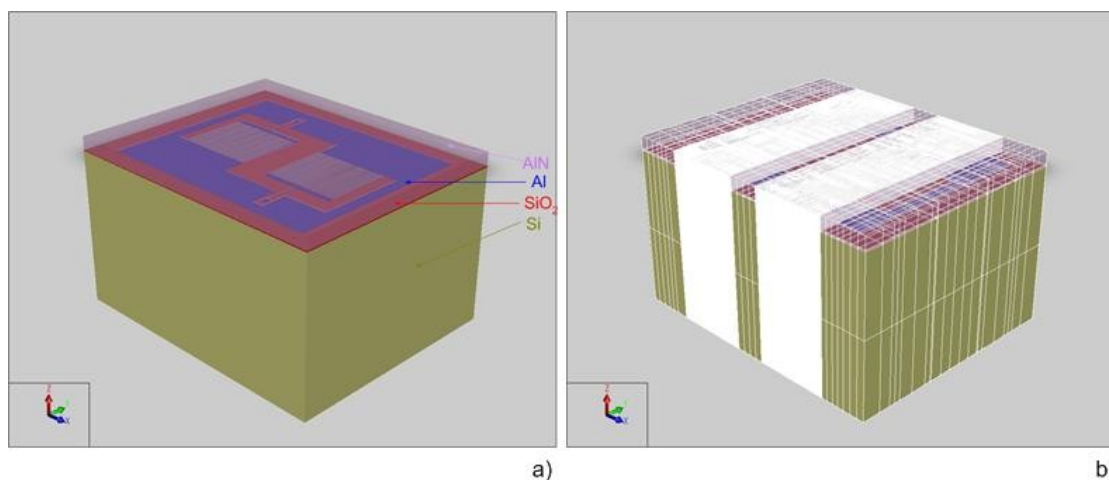


Figure 2-103: Modèle de filtre sur silicium: a) avant le maillage et b) après le maillage.

Nous avons réalisé une simulation modale pour déterminer les différents modes d'oscillations puis nous avons étudié la réponse harmonique du filtre en régime permanent.

Théoriquement si l'on suit l'Equation 2-1 nous obtenons une fréquence centrale de :

$$f_0 = \frac{v_{SAW}}{\lambda_0} = \frac{10200}{40e^{-6}} = 255MHz \quad \text{Equation 2-82}$$

L'analyse modale de la structure nous permet d'obtenir cinq modes différents dont les fréquences sont:

240.3509; 240.3512; 240.3951; 240.4505 et 240.4552 MHz.

Ces résultats sont proches de la valeur théorique obtenue par l'équation de propagation des ondes acoustiques à la surface d'un substrat piézoélectrique.

La réponse harmonique du filtre a été étudiée autour de ces fréquences (100 à 300MHz). Le déplacement maximal a été observé pour une fréquence de 244MHz, épaisseur de l'AIN est de 4µm, ce déplacement s'effectue perpendiculairement aux peignes interdigités (Figure 2-104).

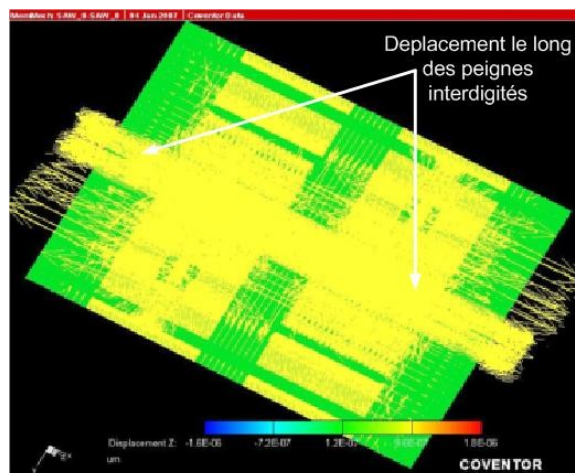


Figure 2-104: Déplacement observé à la surface du substrat piézoélectrique

Nous avons évalué l'influence de l'épaisseur de l'AIN déposé sur la fréquence centrale du filtre en la faisant de 2 μ m à 6 μ m. Nous observons une diminution de la fréquence lorsque nous augmentons l'épaisseur de dépôt (Tableau 2-13).

Epaisseur d'AIN	2 μ m	3 μ m	4 μ m	6 μ m
mode 1	3,753118E+08	2,916353E+08	2,403497E+08	1,791127E+08
mode 2	3,753401E+08	2,916717E+08	2,403936E+08	1,791695E+08
mode 3	3,753404E+08	2,916721E+08	2,403941E+08	1,791702E+08
mode 4	3,753764E+08	2,917178E+08	2,404483E+08	1,792380E+08
mode 5	3,753798E+08	2,917223E+08	2,404538E+08	1,792450E+08

Tableau 2-13: Analyse modale en fonction de l'épaisseur d'AIN déposée

Ces simulations sont en cours de vérification avec des mesures.

III Etapes technologiques de fabrication nécessaires à la réalisation du SiP.

Le substrat nécessaire au filtre à ondes de surface est un monocristal de matériau piézo-électrique. Les matériaux les plus utilisés sont le quartz, le niobate de lithium (LiNbO₃) et le tantalate de lithium (LiTaO₃). Ils sont transparents à la lumière et, à des degrés divers, ils sont pyroélectriques, caractéristique qu'il est nécessaire de prendre en compte lors du choix des équipements de fabrication et d'assemblage. Leur surface est polie par procédé mécano-chimique dans le but d'obtenir une planéité meilleure ou égale à un dixième de longueur d'onde optique.

Le plus souvent les extrémités du cristal sont obliques pour éliminer toute réflexion parasite d'onde sur les bords, donnant ainsi au Dispositif à Ondes de Surfaces (DOS) une forme de trapèze rectangle avec un angle compris en 3° et 10° suivant les types de filtres.

Il existe deux procédés pour réaliser les DOS, le procédé dit de "Lift-off" et le procédé de gravure. Les différentes étapes de ces techniques seront développées par la suite.

La propagation des ondes de surface se produit de façon correcte et stable que si la surface est "libre", d'où la nécessité de maintenir au-dessus du dispositif à ondes de surface (DOS) une couche de gaz neutre ou mieux une couche de "vide". Ainsi les techniques d'encapsulation pour une application donnée devront satisfaire aux exigences suivantes :

- Préserver une cavité "gaz neutre" à la surface du DOS ;
- Assurer la fiabilité dans les conditions d'environnement imposées par l'application ;
- Assurer le report sur le support du circuit électronique.

L'approche packaging doit être similaire à celle des Micro-Systèmes et des capteurs III.3.3.3. En effet ces dispositifs présentent les mêmes exigences:

- Surface active:
 - Contamination,
 - Corrosion
 - Rayures mécaniques
- Contraintes de la propagation acoustique de surface
 - Stress mécanique
 - Pollution
 - Influence des gaz emprisonnés
 - Structures absorbantes
- Propriété spécifique de cristaux piézoélectriques
 - Dilatation thermique
 - Pyroélectricité

Dans le cadre de cette thèse, nous avons utilisé deux types de filtres: les filtres fabriqués à l'ESIEE et des filtres commerciaux fournis par Epcos (anciennement Temex).

Les filtres de l'ESIEE ont été fabriqués grâce aux moyens technologiques disponibles à l'ESIEE. Ils nous ont permis d'évaluer les différents procédés de fabrication (électrodes en aluminium ou en chrome/or) sur substrat LiTaO_3 . De plus, un deuxième lot de fabrication est en cours de mise au point pour des filtres sur silicium avec une couche en AlN.

Les filtres d'Epcos ont été utilisés pour l'intégration. Ceci nous a permis de nous concentrer sur les techniques à mettre au point pour l'intégration tout en étant sûr des performances du filtre.

III.1 Procédé de fabrication des filtres SAW

Les filtres à ondes acoustiques de surface ou "SAW filters" sont composés d'un substrat piézoélectrique sur lequel sont déposées des électrodes métalliques qui par leur arrangement vont former des transducteurs interdigités (Interdigital Transducers, IDT). Ce substrat sert à la fois de milieu de génération et de milieu de propagation des ondes.

Pour réaliser les transducteurs interdigités nous avons utilisé deux types de métallisation. La première à base d'aluminium (Al) et la seconde de chrome/or (Cr/Au). Des techniques différentes de dépôts sont employées pour ces deux matériaux III.3.3.3. Le procédé de lift-off sera employé pour le chrome/or et nous utilisons la gravure pour l'aluminium.

III.1.1 Technique de gravure

Les étapes technologiques utilisées pour la réalisation des filtres avec les électrodes en aluminium sont données sur la Figure 2-105:

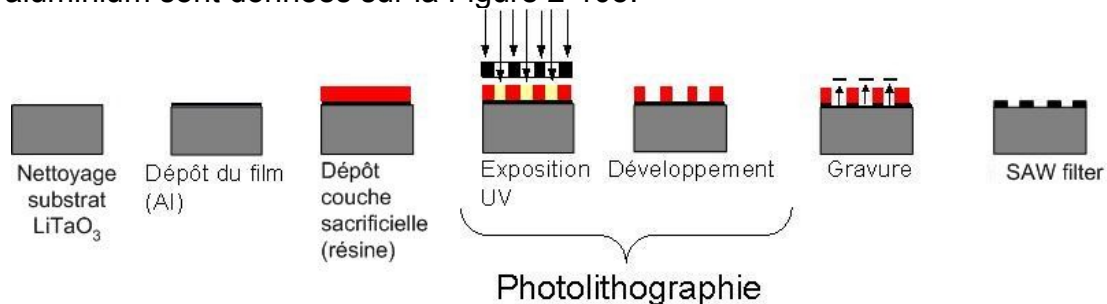


Figure 2-105: Technique de gravure pour la réalisation de transducteurs

Dans ce cas nous avons utilisé de la résine positive. La résine insolée devient soluble. L'épaisseur du film d'aluminium est de 4000 Å. La gravure employée est une gravure ionique réactive (GIR) ou "Reactive Ionic Etching", avec une machine MG 200 de Plassys (Figure 2-106). Ce type de gravure permet d'obtenir des flancs de gravure quasi verticaux par opposition à la gravure humide qui peut provoquer des sous gravures importantes, rapidement indésirables dès que la dimension des doigts devient faible.



Figure 2-106: Machine de gravure ionique réactive, MG 200

Il s'agit d'une gravure physico-chimique, car elle met en jeu à la fois un bombardement ionique, source d'énergie mécanique et une réaction chimique entre le gaz ionisé et les surfaces de l'échantillon. Les atomes du gaz réagissent avec les atomes de l'échantillon pour former une nouvelle espèce volatile qui sera évacuée par le groupe de pompage. Le principe est de polariser un plasma entre deux électrodes. Sur l'une des électrodes, on dispose l'échantillon à graver. Compte tenu de la différence de masse entre les électrons et les ions, une électrode placée dans le plasma se charge négativement, ce qui crée une réaction de charge d'espace. Les gaz utilisés sont les gaz chlorés (exemple: Cl₂, BCl₃...).

III.1.2 Technique de lift-off

Les étapes technologiques utilisées pour la réalisation des filtres avec les électrodes en chrome/or sont sur la Figure 2-107:

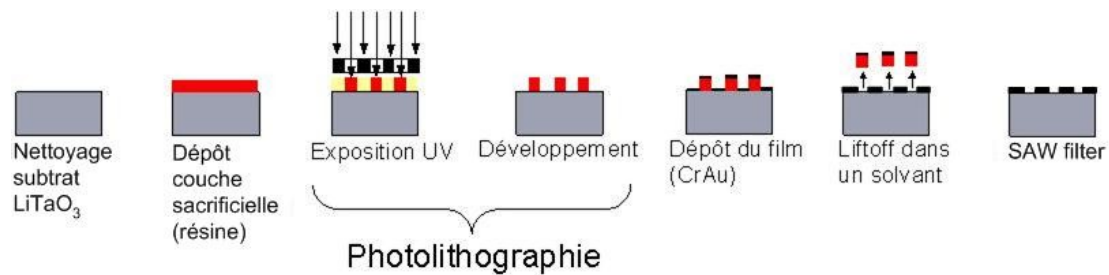


Figure 2-107: Technique de « lift-off » pour la réalisation de transducteurs

La réalisation des motifs passe par l'utilisation de résines sensibles aux rayonnements, nous avons utilisé la résine négative, d'AZ nLOFTM 2020, I-line. Après exposition la résine insolée durcit, faisant décroître sa solvabilité, comportement inverse de la résine positive. Il faut alors effectuer le recuit avant le développement pour stabiliser et de durcir la résine insolée. De plus pour cette technique l'épaisseur de résine doit être supérieure à celle du métal que l'on souhaite déposer par la suite pour créer les motifs.

L'épaisseur totale du dépôt métallique est de 3000Å, avec 2800Å d'or et 200Å de chrome. L'étape de lift-off proprement dite est réalisée dans un bain d'acétone qui permet une dissolution de la résine. Cette technique ne permet pas d'obtenir des arêtes totalement droites, c'est "l'effet Bulk". La partie supérieure de la résine insolée va se dissoudre plus vite que la partie inférieure. Cet effet a été compensé par l'utilisation d'une résine négative, pour laquelle les flancs présentent un angle négatif (Figure 2-108).

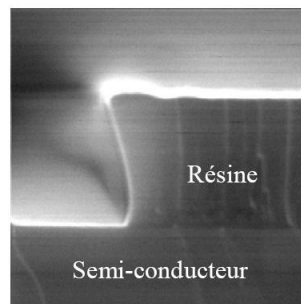


Figure 2-108: Lithographie d'une résine négative

III.1.3 Dépôt film mince

Pour les dépôts métalliques, aluminium et chrome/or, nous avons utilisé la technique de pulvérisation cathodique, avec un bâti Plassys MP500S (Figure 2-109).



Figure 2-109: Machine de pulvérisation cathodique, MP 500 S

Cette méthode de dépôt de couches minces sur un substrat fait intervenir un phénomène d'éjection des particules à partir de la surface d'un matériau, lorsque celui-ci est bombardé par un flux de particules énergétiques.

La cible de pulvérisation est placée sur la cathode, le substrat sur lequel on souhaite déposer le film est placé sur l'anode, positionnée à quelques centimètres de la cathode. Ces deux électrodes sont placées dans une chambre à vide sous le flux d'un ou plusieurs gaz. Le champ électrique appliqué entre anode et cathode, accélère des électrons, lesquels vont frapper les atomes de gaz et en ioniser une partie. Ces ions sont attirés par la cathode. Lorsqu'ils frappent la cathode, ils pulvérisent des atomes de la cible, qui partent dans une direction aléatoire. Certains se déposent alors en couches minces sur le substrat (Figure 2-110).

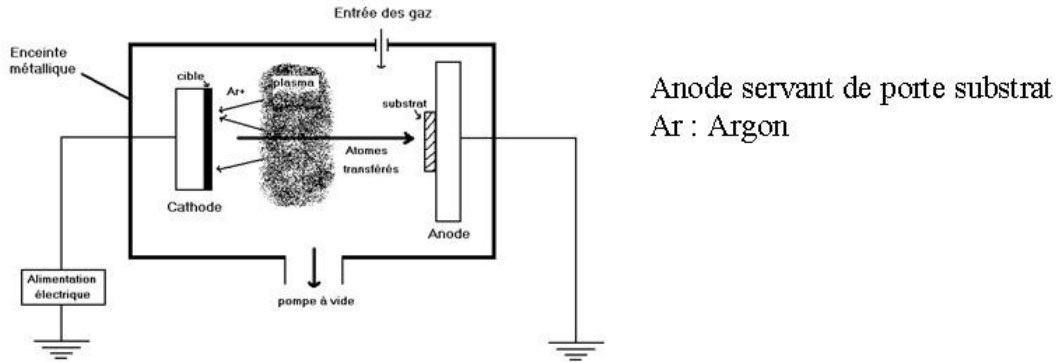


Figure 2-110: Schéma de principe de la pulvérisation cathodique

Pour réaliser le dépôt de chrome/or, le dépôt s'effectue en deux étapes :

- Dépôt de 200Å de chrome
- Dépôt de 2800Å d'or.

L'or ne peut être déposé directement sur le substrat, une couche d'adhérence ou d'accroche est nécessaire. Nous avons choisi le chrome.

Pour l'aluminium nous avons réalisé une pulvérisation cathodique pendant 3min car nous souhaitons obtenir une épaisseur de 3000Å

Après mesure par cross-section nous obtenons une épaisseur de 2850Å ($\pm 5\%$) pour l'alliage chrome/or et 4000Å ($\pm 5\%$) pour l'Aluminium (Figure 2-111).

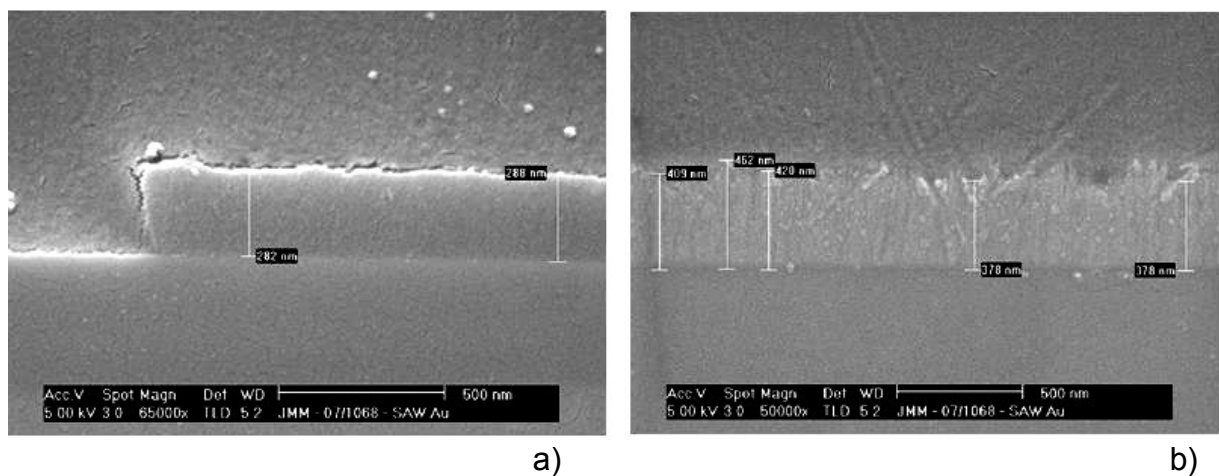


Figure 2-111: Mesures de l'épaisseur de la couche métallique a) Cr/Au et b) Al réalisées par cross-section.

L'épaisseur d'aluminium est plus importante que ce qui avait été envisagée.

III.1.4 Etape de photolithographie

C'est une étape indispensable pour transférer les motifs présents sur le masque sur le wafer (Figure 2-112). Elle permet de projeter les motifs des structures sur de la résine photosensible étalée sur la surface du wafer où l'on veut imprimer ces motifs. Cette étape est présente dans les deux procédés décrits auparavant.

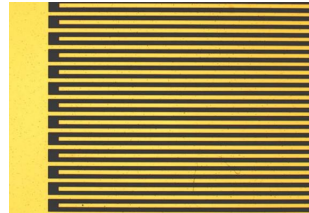


Figure 2-112: Peignes interdigités en aluminium déposé sur du tantalate de lithium.

Nous avons utilisé la technique de lift-off pour le chrome/or car il est difficile de graver cet alliage par des méthodes conventionnelles. Seule la gravure humide est possible mais elle n'est pas compatible avec les dimensions des doigts interdigités à cause des problèmes de sur-gravure.

III.2 Filtres fournis pour l'assemblage

Cette étude s'étant effectuée en milieu industriel nous avons pu obtenir de la part d'un fournisseur, des filtres à ondes de surface aux performances déjà éprouvées. Le premier est un filtre PCS 1900 et le second un filtre pour des applications dédiées à la télévision numérique mobile (DVB-H). Ces filtres ont été utilisés pour réaliser l'assemblage sur un substrat en silicium. Les différents essais ont été réalisés à Eindhoven par Philips Applied Technologies.

III.2.1 Filtre PCS 1900

Ce filtre a été fourni par EPCOS pour les besoins des essais d'assemblages. C'est un filtre passe bande dans la bande RX de la norme PCS 1900. Le PCS (Personal Communication System) 1900 est une variante du Global System for Mobile Communication (GSM) 1800 pour le continent nord-américain.

Ces filtres ont une conception complexe car ils présentent plusieurs zones actives qu'il faut protéger par une cavité (Figure 2-113). Cette cavité sera réalisée par l'intermédiaire de murs de polymère qui isoleront cette surface du monde extérieur.

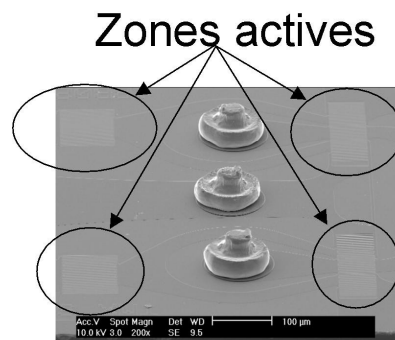


Figure 2-113: Photo prise au MEB du filtre SAW avec les parties actives (IDTs) à protéger.

En parallèle de la création de la cavité de protection des parties actives du filtre (IDTs) nous allons connecter directement le filtre au substrat grâce aux stud-bumps déjà présentes sur le filtre. Pour cela il faut harmoniser les hauteurs des murs de polymères et des stud-bumps pour que la connexion électrique soit correcte tout en fermant la cavité. Ce filtre possède 8 stud-bumps.

Dans un premier temps nous avons caractérisé les stud-bumps en or fabriqué par Epcos (Figure 2-114). Les valeurs obtenues sont présentées dans le Tableau 2-14, c'est une moyenne des différentes stud-bumps mesurées.

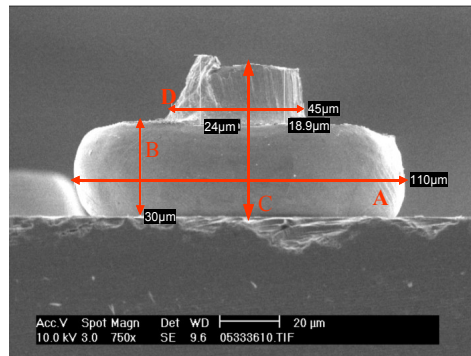


Figure 2-114: Photo prise au MEB révélant la géométrie des stud-bumps en or.

	Mesures
A: Largeur de la base	111 µm
B: Hauteur de la base	30 µm
C: Hauteur totale	≈50 µm
D: Largeur de la tête	45 µm

Tableau 2-14: Dimensions moyennes des stud-bumps.

Ne connaissant pas exactement le comportement de ce type de stud-bumps lors de la thermocompression, des essais ont été nécessaires pour évaluer leurs dimensions après l'assemblage.

La hauteur a été évaluée entre 25 et 30µm, cette dimension dépend des conditions d'assemblage (force et température) appliquées lors de la thermocompression.

III.2.2 Filtre DVB-H US

Le filtre DVB-H US a été fourni par EPCOS. La même technologie a été employée, stud-bumps aussi présentes sur le filtre. C'est filtre passe bande 1670-1675MHz. Sa structure est plus simple que celle du filtre précédent. En effet une seule zone est à protéger au lieu de 4 et le nombre de stud-bumps est de 5 au lieu de 8 (Figure 2-115).

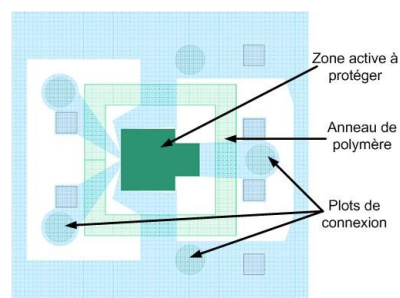


Figure 2-115: Conception du filtre SAW d'EPCOS pour la DVB-H US

III.3 Choix du polymère

Les polymères sont des matériaux composés de longues chaînes moléculaires appelées macromolécules. Le procédé de polymérisation est provoqué par une substance initiatrice et/ou un changement des paramètres physiques (lumière, température, pression). Ces polymères sont de plus en plus utilisés dans l'industrie de la microélectronique en particulier pour ce qui concerne l'encapsulation des composants et la planarisation des différentes couches de métallisation III.3.3.3. Ici nous détaillerons deux polymères utilisés pour réaliser un scellement entre deux composants, un filtre à ondes de surface en LiTaO_3 et un substrat Si. Les deux polymères sont le Benzocyclobutene (BCB) et la résine SU8. Un autre matériau a été testé le TMMF de Tokyo Ohka Kogyo (TOK) car il a déjà été utilisé pour d'autres applications au sein de NXP.

III.3.1 Propriétés des matériaux

III.3.1.1. Propriétés du BCB

Le BCB (BenzoCycloButene, connu aussi sous le nom scientifique : bicyclo[4.2.0]octa-1,3,5-trienne ou 1,2-dihydrobenzocyclobutene) est un polymère préparé à partir d'un monomère: le α -chloro-o-xylene. Il a été développé par The Dow Chemical Company à la fin des années 80, commercialisé sous le nom de Cyclotene. Il est couramment utilisé comme diélectrique entre les métallisations III.3.3.3 ainsi que comme couche de passivation III.3.3.3. Il a ensuite été introduit dans l'assemblage de composant avec l'apparition du WLP "Wafer Level Packaging" III.3.3.3. En effet, ce polymère possède des caractéristiques qui le rendent attractif pour ce type d'application:

- Faible constante diélectrique;
- Faible courant de perte en basse fréquence;
- Faible absorption d'humidité;
- Basse température de polymérisation;
- Haut degré de planarisation;
- Bonne stabilité thermique;
- Excellente résistance chimique;
- Bonne compatibilité avec les couches de métallisation;
- Moins de 5% de rétrécissement pendant la cuisson.

Quelques unes des caractéristiques du BCB sont données à titre indicatif dans le Tableau 2-15:

Constante diélectrique		2,5 - 2,65
Facteur de dissipation		8,00e ⁻⁰⁴
Tension de claquage	V/cm	5,3.10 ⁶
Résistivité volumique	Ω-cm	1.10 ¹⁹
Température de transition vitreuse	°C	>350
Module d'élasticité	Gpa	2,9
Coefficient de dilatation thermique	ppm/°C	42
Conductivité thermique	W/m.K	0,29
Coefficient de poisson		0,34
Résistance à la traction	MPa	87
Elongation à la traction		8%
Stress résiduel	MPa	28
Absorption d'humidité		<0,2%

Tableau 2-15: Propriétés du BCB

Remarque:

La température de transition vitreuse (Tg) du BCB est élevée, supérieure à 350°C. Cette température caractérise le changement d'état du polymère. En dessous de cette température, le polymère est dit vitreux (état solide) et présente le comportement d'un corps solide élastique. Au dessus il présente un comportement de type solide plastique (état caoutchouteux), suite à l'affaiblissement de liaisons intermoléculaires (force de Van der Waals, ...). Cette transition, semblable à une transition thermodynamique du second ordre, se traduit par de fortes variations du module d'Young, du volume spécifique, du facteur d'amortissement ou encore du coefficient d'expansion thermique (CTE).

Cette température fixe la limite d'utilisation du matériau, en effet, toutes les applications ou étapes de procédé de fabrication doivent être réalisées à des températures très inférieures à celle-ci si l'on veut conserver ses propriétés.

Il existe différents types de BCB:

- Le BCB photosensible (série 4000)
- Le BCB non-photosensible dont les motifs peuvent être réalisés par gravure sèche (série 3000).

Les propriétés physiques sont les mêmes pour ces deux types de matériaux.

Etant donnée l'épaisseur requise entre 20 et 30µm, il est impossible d'utiliser le polymère photosensible (limite ≈12µm) par un seul dépôt.

Deux options s'offrent alors: réaliser plusieurs dépôts de polymère photosensible les uns sur les autres III.3.3.3 ou utiliser le polymère non-photosensible III.3.3.3. Dans ce cas il est possible d'atteindre ces fortes épaisseurs en un seul dépôt.

III.3.1.2. Propriétés de la résine SU-8

La SU8 est une résine photosensible négative: les parties exposées aux rayons ultraviolets polymérisent et deviennent insolubles dans l'agent de développement. Elle est utilisable en couche très épaisse. Cette résine est fabriquée à partir d'une résine époxy puis rendue photosensible. Développée par IBM au début des années

90s, elle permet de réaliser des épaisseurs atteignant plus d'un millimètre d'épaisseur avec des rapports de forme (longueur par rapport au diamètre) importants 5:1. Elle est très utilisée pour réaliser des MEMS III.3.3.3, ainsi que pour l'encapsulation III.3.3.3III.3.3.3III.3.3.3.

Quelques unes des caractéristiques de cette résine sont données à titre indicatif dans le Tableau 2-16.

Constante diélectrique		3
Résistivité volumique	$\Omega\text{-cm}$	$2,80 \cdot 10^{16}$
Température de transition vitreuse	$^{\circ}\text{C}$	200
Module d'élasticité	Gpa	4,4
Coefficient de dilatation thermique	ppm/ $^{\circ}\text{C}$	50
Conductivité thermique	W/m.K	0,2
Coefficient de poisson		0,22
Résistance à la traction	MPa	60
Elongation à la traction		6,5%
Stress résiduel	MPa	34
Absorption d'humidité	%85 $^{\circ}\text{C}$ /85 RH	0,65

Tableau 2-16: Propriétés de la SU8

Remarque:

La température de transition vitreuse (T_g) de la SU8 est inférieure à celle du BCB.

III.3.2 Etape de dépôt de ces différents polymères

Les différents procédés de dépôt des polymères sur le substrat PICS seront présentés dans ce paragraphe.

III.3.2.1. BCB

III.3.2.1.1 Dépôt BCB

Après discussion avec le fournisseur de BCB, la solution la mieux adaptée pour obtenir des épaisseurs importantes semble le BCB non-photosensible. La limite du BCB photosensible est de 12 μm . Au delà les étapes d'exposition et de développement semblent difficiles à mettre en œuvre. Nous avons donc choisi le BCB non-photosensible et les structures seront réalisées par gravure ionique réactive (RIE).

Pour le BCB il faut ajouter un promoteur d'adhérence (AP3000). Celui-ci est étalé sur le wafer à la tournette puis chauffé à 150 $^{\circ}\text{C}$ pendant une minute. Puis le BCB est à son tour déposé avec une vitesse de tournette de 1500RPM (Figure 2-116). Le wafer avec le polymère est ensuite recuit en deux étapes. La première s'effectue à 110 $^{\circ}\text{C}$ pendant 3 minutes puis la température est montée à 180 $^{\circ}\text{C}$ pendant 30 minutes pour obtenir une polymérisation partielle (75-82%). On observe une diminution de l'épaisseur de polymère après la dernière étape de cuisson (Figure 2-116). Cette diminution varie de 5 à 9% suivant les épaisseurs.

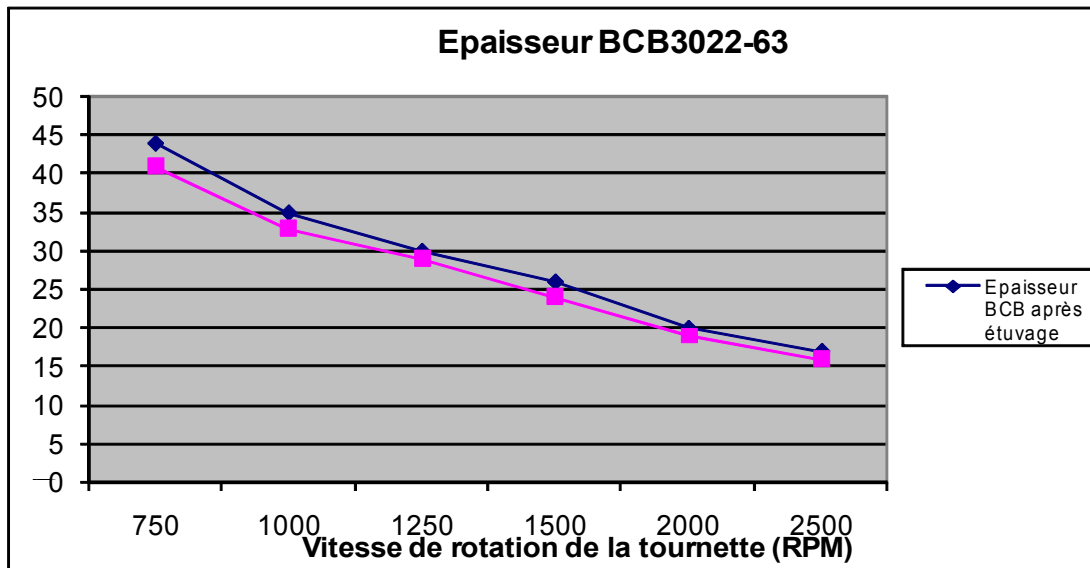


Figure 2-116: Dépôt de BCB 3022-63 avant et après cuisson

La gravure RIE du BCB pose quelques difficultés. La gravure sèche profonde des polymères n'est pas aussi bien maîtrisée que celle du silicium.

En effet, la sélectivité entre le BCB et la couche de résine photosensible de masquage (photoresist) est basse. Après plusieurs essais, il a été montré que cette sélectivité est de 1:1. Cela induit une épaisseur de résine élevée pour obtenir une couche de BCB épaisse.

De plus les wafers PICS sont recouverts d'une couche de passivation en nitrure de silicium (Si_3N_4), or la sélectivité entre le BCB et le Si_3N_4 est aussi très basse. Ce qui signifie que la couche de passivation sera attaquée lors de la gravure RIE avant même la fin de la gravure totale du BCB (Figure 2-117-a et Figure 2-117-b).

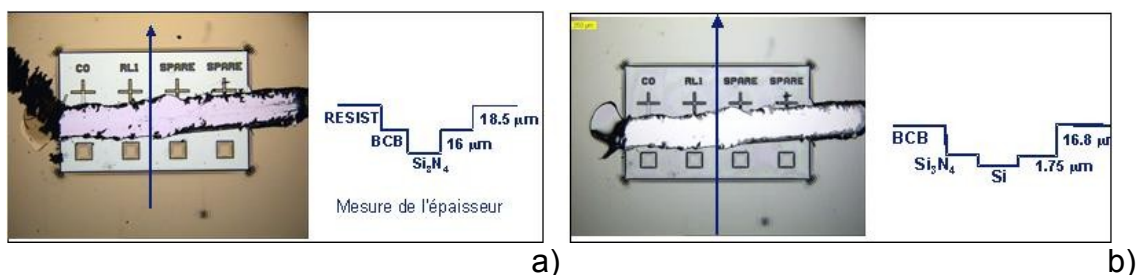


Figure 2-117: Evolution de la gravure RIE: a) avant gravure et b) après gravure.

Pour remédier à cette sur-gravure, nous avons ajouté une couche qui permette de stopper la gravure avant d'atteindre la couche de passivation. Cette couche doit remplir deux objectifs:

- Stopper la gravure RIE;
- Sélectivité haute par rapport à l'aluminium, la métallisation du procédé PICS étant en aluminium.

Les contacts de mesures étant en aluminium, il est nécessaire d'enlever toute couche sacrificielle qui les recouvre pour effectuer de bonnes mesures. Pour toutes ces raisons nous avons choisi un alliage de titane et d'aluminium (Al/Ti).

Il faut donc ajouter une étape dans le procédé (dépôt d'Al/Ti) avant le dépôt de BCB (Figure 2-118).

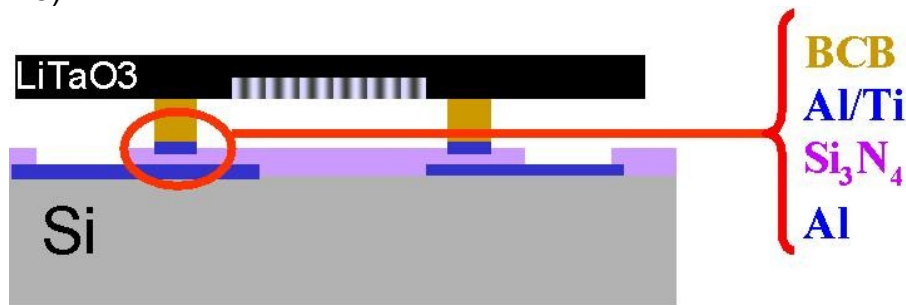


Figure 2-118: Vue en coupe de la structure avec un mur de BCB réalisé par RIE.

Avec l'ajout de cette couche supplémentaire des courts circuits peuvent apparaître. Il est donc nécessaire de bien décaper la surface du wafer.

III.3.2.2. Report des structures avec BCB

Après avoir déposé le polymère, il faut dessiner les structures permettant la réalisation des cavités. Pour cela en plus d'une gravure RIE un procédé de résine photosensible de masquage est ajouté. Une couche de photorésist, AZ9260 dans notre cas, est donc déposée sur le polymère. Il est ensuite cuit, insolé et développé pour obtenir les structures requises. L'étape de gravure proprement dite succède à ces étapes. Pour le BCB, le plasma nécessaire à sa bonne gravure est constitué d'un mélange de dioxygène (O_2) et de gaz contenant du fluor (F). Dans notre cas nous avons utilisé du CF_4 . Les wafers sont finalement découpés et rincés pour enlever la résine photosensible de masquage et la couche permettant l'arrêt de la gravure (Al/Ti) qui sont encore présents à la surface du wafer.

Les étapes de procédé pour obtenir les murs de BCB sont résumées par la Figure 2-119.

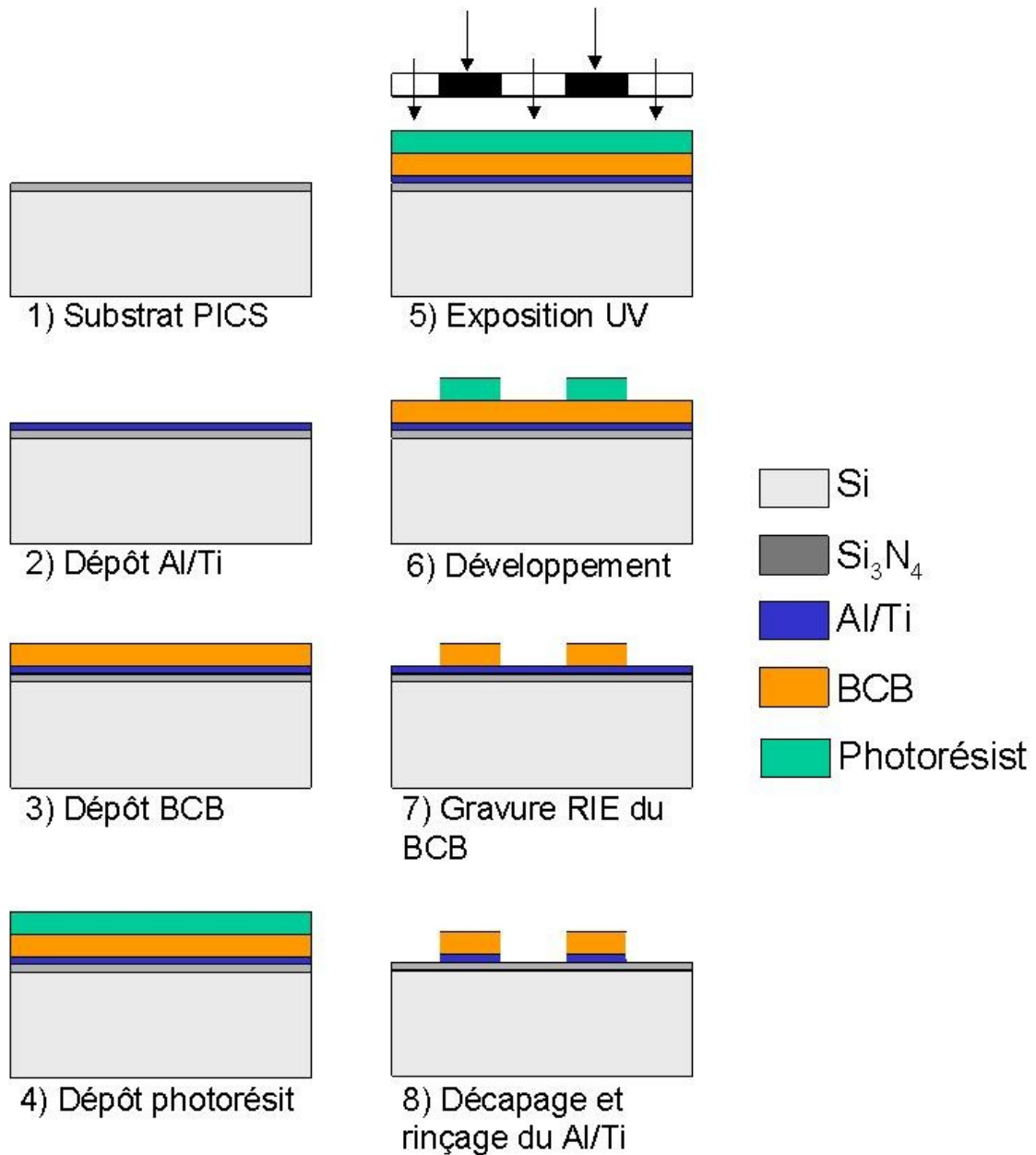


Figure 2-119: Etapes de fabrication des murs de BCB 30022-63 sur substrat PICS

Remarque:

L'étape de photolithographie du photorésist est une étape difficile à mettre en œuvre car il est difficile de déterminer le temps exact d'exposition UV. En effet si cette exposition dure trop longtemps des points noirs apparaissent (Figure 2-120).

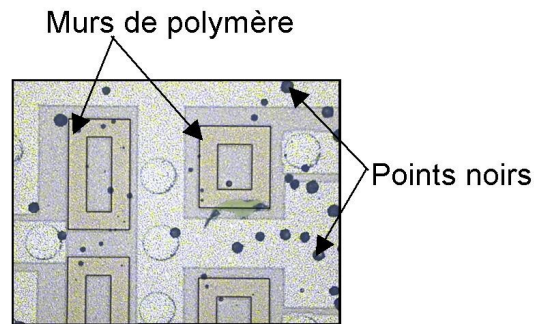


Figure 2-120: Apparition de points noirs après un développement trop long du photorésist.

De plus la gravure RIE du BCB n'est pas uniforme. La gravure commence sur les bords du wafer et il est difficile de déterminer la fin de la gravure.

III.3.2.3. Dépôt SU-8 (formule 25).

Le wafer est préalablement chauffé à 80°C puis une couche de 25µm de SU8 est enduite à la tournette 2000 RPM (tours/min), (Figure 2-121). Le wafer est chauffé pour obtenir une meilleure uniformité et éviter les problèmes de mauvaise adhérence. Ensuite le wafer est cuit à 95°C. Puis le wafer est refroidi jusqu'à obtenir la température ambiante.

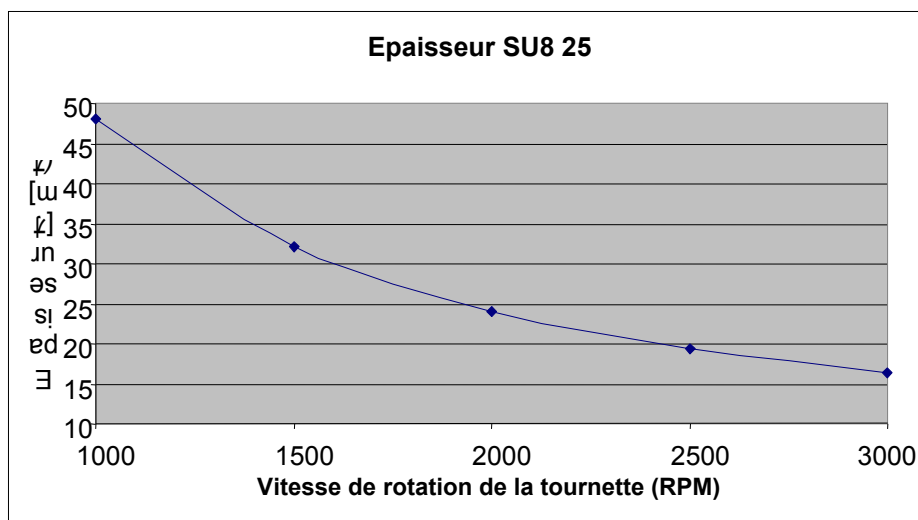


Figure 2-121: Dépôt de SU-8 25

III.3.2.4. Report des structures avec SU8

La SU8 étant photosensible il n'est pas nécessaire d'ajouter de couche intermédiaire, ce qui simplifie le procédé de dépôt. La SU8 est sensible à la région proche UV (365nm, i-line). Les structures en SU8 subissent une exposition, une cuisson après l'exposition (Post Exposure Bake: PEB) à 95°C et enfin un développement. Ces étapes constituent les étapes standards d'un procédé lithographique. La durée de l'insolation nécessaire pour la réticulation complète de la résine dépend de l'épaisseur déposée.

Le procédé de fabrication des structures en SU8 est résumé par la Figure 2-122.

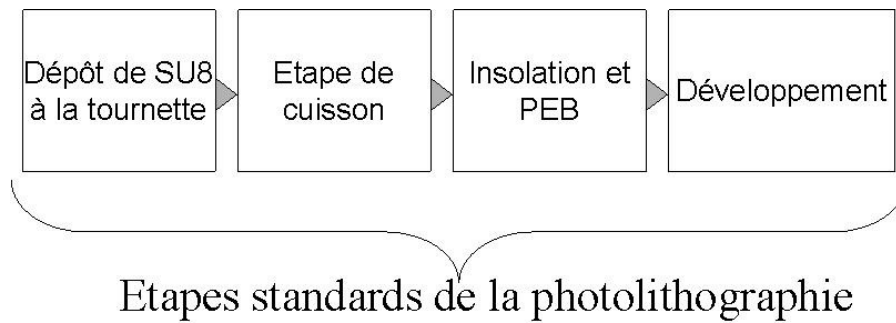


Figure 2-122: Etapes de fabrication des structures en SU8 (formule 25).

Nous avons réalisé des murs de polymères de 30µm d'épais et des largeurs variant de 70 à 150µm (Figure 2-123).

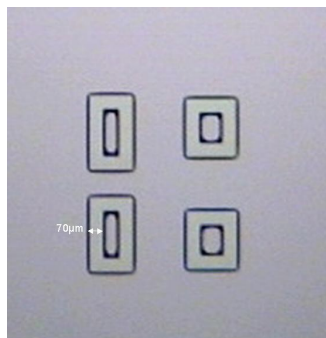


Figure 2-123: Murs de SU8 sur un substrat en silicium (largeur 70µm).

L'épaisseur des murs dépend de la topologie des filtres à ondes de surfaces. La résine SU8 est négative, il a fallu adapter les croix d'alignement (ASML maker) pour effectuer la photolithographie.

III.3.3 Flip-chip SAW filter sur PICS

III.3.3.1. Description de l'assemblage

Cet assemblage sera réalisé par thermocompression (Figure 2-124) car il semble difficile d'utiliser l'assemblage par thermosoudure pourtant couramment appliquée pour les filtres SAW nus. Dans notre cas, cette technique n'est pas appropriée car les murs de polymères peuvent dégrader les parties actives du filtre, lors de l'addition des vibrations ultrasonores.

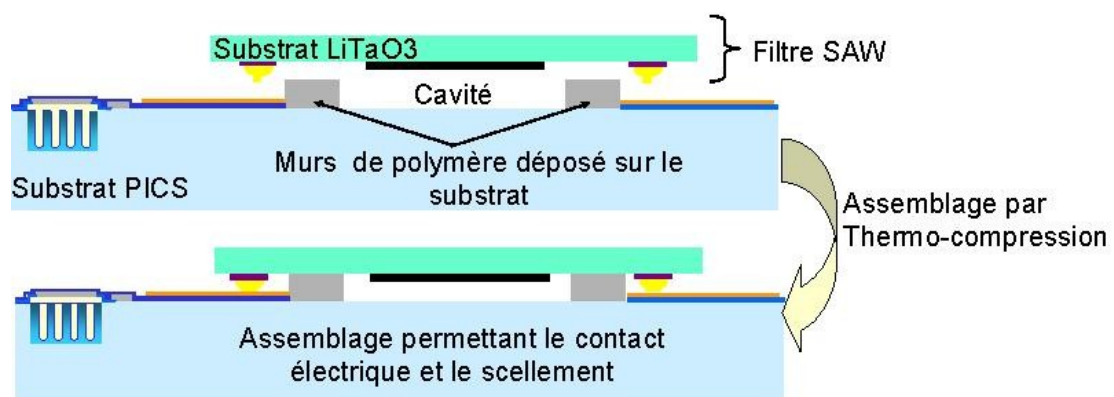


Figure 2-124: Procédé d'assemblage retenu.

La cavité ainsi créée est qualifiée de "near-hermetic" III.3.3.3. En effet les polymères ne sont pas totalement hermétiques, il est donc impossible de réaliser une cavité totalement hermétique avec cette technique. L'assemblage par adhésif est un procédé basé sur la polymérisation de macromolécules organiques. Pendant la polymérisation les molécules organiques (monomères) formeront une longue chaîne de polymère. L'énergie requise pour la polymérisation provient des étapes de recuit. Après la réticulation le polymère devient une couche solide qui constitue la base de l'assemblage.

Pour évaluer l'assemblage avec ces deux polymères, des essais ont été réalisés sur des wafers de tests en silicium recouvert d'une couche de passivation en Si_3N_4 et en LiTaO_3 . Ces wafers ont été découpés en puces. Pour ces premiers essais les connexions électriques n'étaient pas présentes.

III.3.3.2. Scellement par BCB et SU8 (adhesive bonding)

Lors d'une thermocompression plusieurs paramètres peuvent varier:

- Température;
- Pression;
- Temps.

Nous avons évalué l'influence de chaque paramètre indépendamment des autres. Cela donne un aperçu de l'influence de chaque paramètre sur la qualité de l'assemblage. Les méthodes d'investigation sont les essais en résistance de cisaillement (shear test) et mesures de l'épaisseur de polymère (stand-off).

Les essais de cisaillement (Figure 2-125) ont été réalisés avec l'appareil Dage tester de type 2400PC (Figure 2-126). Les paramètres suivants ont été fixés:

- La hauteur de l'outil: $100\mu\text{m}$
- La vitesse de déplacement: $150\mu\text{m/s}$

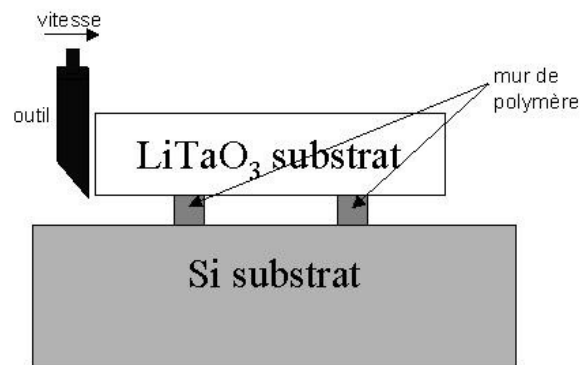


Figure 2-125: Principe de la mesure d'adhésion par shear-test.



Figure 2-126: Vue d'un Dage 2400PC.

Le procédé thermique de scellement du BCB nécessite deux étapes. La première s'effectue à 130°C puis la deuxième entre 150 et 250°C (Figure 2-127-a). Alors que la SU8 ne nécessite qu'une seule étape entre 120 et 180°C (Figure 2-127-b).

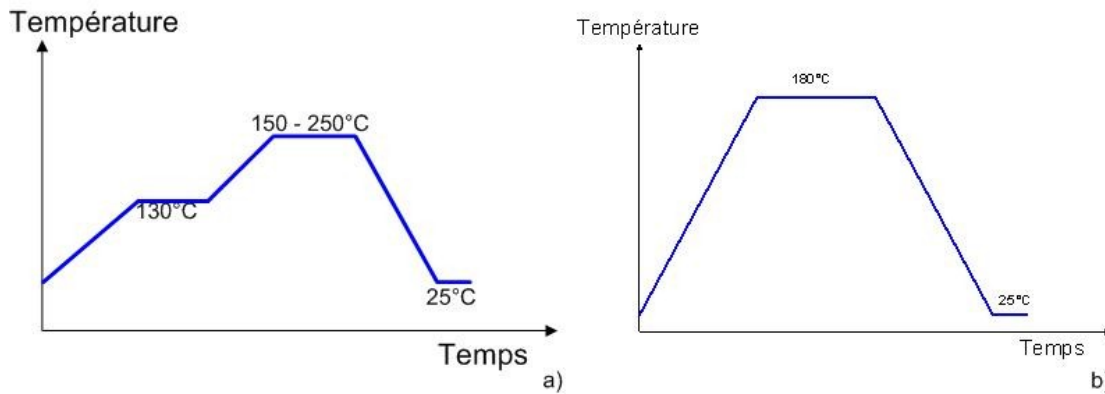


Figure 2-127: Différents profils de température du scellement: a) avec du BCB et b) avec SU-8

Pour le BCB, toutes les mesures ont été réalisées avec une température de la première étape fixée à 130°C pendant 4min. Des essais nous ont montré que si nous diminuons la durée de cette étape, nous observons une fusion et/ou un écrasement des murs de polymère. Puis nous avons fait varier chaque paramètre indépendamment les uns des autres. D'après les résultats (Figure 2-128), la température semble le paramètre le plus influent de la thermocompression. C'est le paramètre qui permet une amélioration de l'adhésion et une augmentation de la résistance au cisaillement lorsque l'on augmente la température. Ce n'est pas le cas pour la force et le temps. De plus, nous observons un écrasement important des murs de polymères si nous augmentons la force. Cet écrasement est total pour une force de 3N. Ce qui est relativement faible. Ce paramètre est très important car il peut détruire le filtre qui sera à l'intérieur de la cavité.

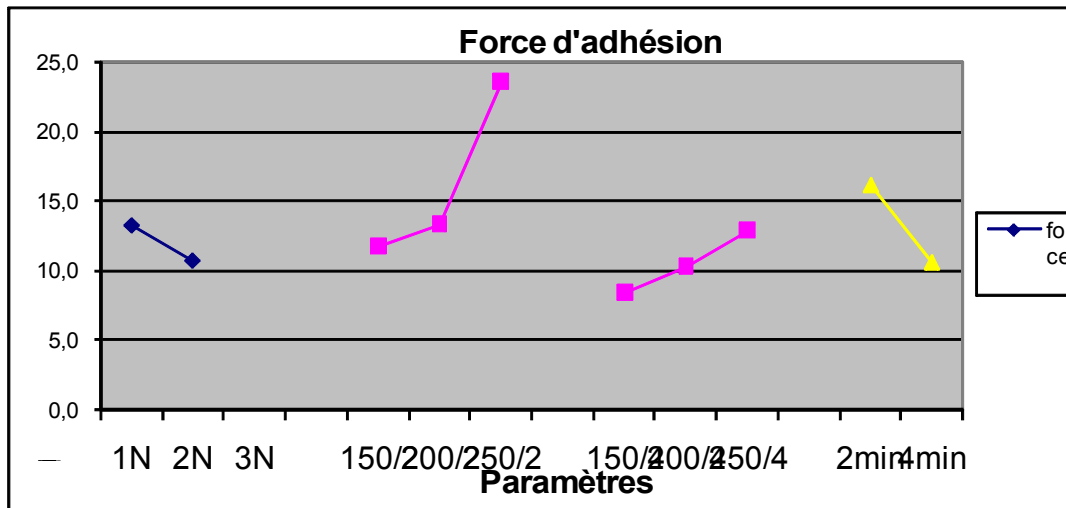


Figure 2-128: Evaluation des différents paramètres de la thermocompression pour le BCB

Remarque:

La force d'adhésion atteinte est élevée (23.6kg) mais le procédé de scellement est relativement complexe du fait de la fusion et des déformations des murs de polymère. De plus, nous avons observé une délamination sur chaque interface. Nous avons effectué la même analyse pour la résine SU-8. Nous observons un meilleur maintien des murs de polymère. Il n'y a pas d'écrasement de la cavité même si la force appliquée est beaucoup plus importante pour assurer l'adhésion des deux

substrats En ce qui concerne la SU8, l'augmentation de la force, de la température (de 120 à 180°C) et du temps de la thermocompression influe dans le même sens que la force d'adhésion. Plus on augmente ces paramètres plus la force d'adhésion est grande (Figure 2-129).

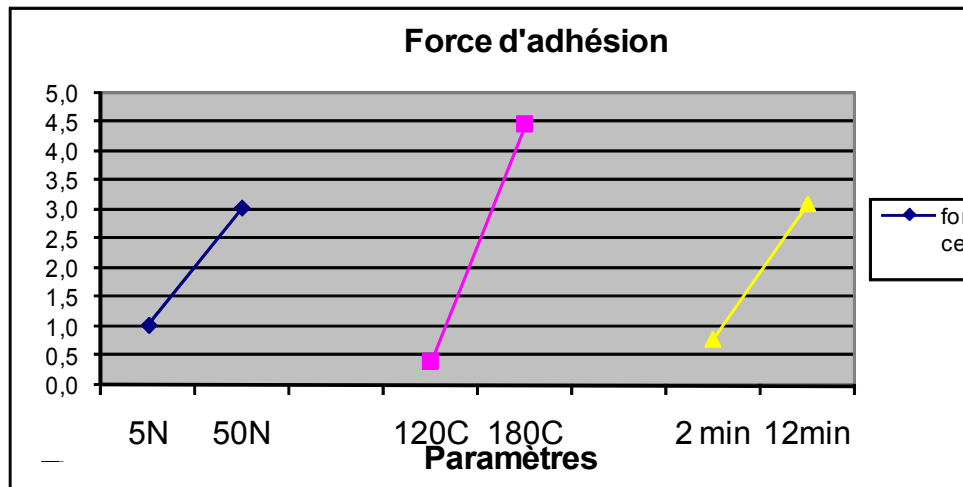


Figure 2-129: Evaluation des différents paramètres de la thermocompression pour la SU8

Remarque:

La force d'adhésion est moins importante (max=8.1kg) que celle obtenue avec le BCB mais nous n'avons observé aucune déformation des murs de polymère. La délamination est aussi moins importante, surtout à l'interface avec le LiTaO₃.

Ces résultats semblent différents de ceux de Pan III.3.3.3 ou de Wiemer III.3.3.3 où la résine SU8 présente une meilleure résistance à la traction que le BCB. Ces expérimentations sont réalisées sur du BCB photosensible (série 4000) ce qui n'est pas notre cas. Les résultats d'adhésion de la résine SU-8 semble en deçà de ce qui est observée par Pan. Une des solutions envisagée est de réaliser l'assemblage en deux étapes pour la SU-8; Ce premier recuit à 65°C peut permettre une amélioration de l'adhésion.

Cependant notre assemblage final nécessite une température plus importante car il faut refusionner les stud-bump en or dans la même étape.

III.3.3.3. Essai supplémentaire : scellement avec du TMMF

Des essais ont été réalisés pour d'autres applications au sein de NXP III.3.3.3. Nous avons voulu faire des essais avec le TMMF, matériau de la compagnie Tokyo Ohka Kogyo (TOK). C'est un matériau très différent des deux polymères considérés auparavant. C'est un film photosensible sec. Il est déposé par couches à la surface du substrat. Pour obtenir l'épaisseur souhaitée plusieurs couches doivent être déposées les unes sur les autres pour former un stratifié (laminé).

Son procédé de fabrication est assez simple et il ne nécessite qu'une seule étape de chauffe puis une photolithographie pour obtenir des structures allant de 10 à 60µm d'épaisseur. De plus c'est un matériau compatible avec le procédé CMOS.

De même que précédemment, nous avons évalué l'influence des différents paramètres de la thermocompression. Les résultats (Figure 2-130) montrent une adhérence faible mais il y a très peu de déformation des structures.

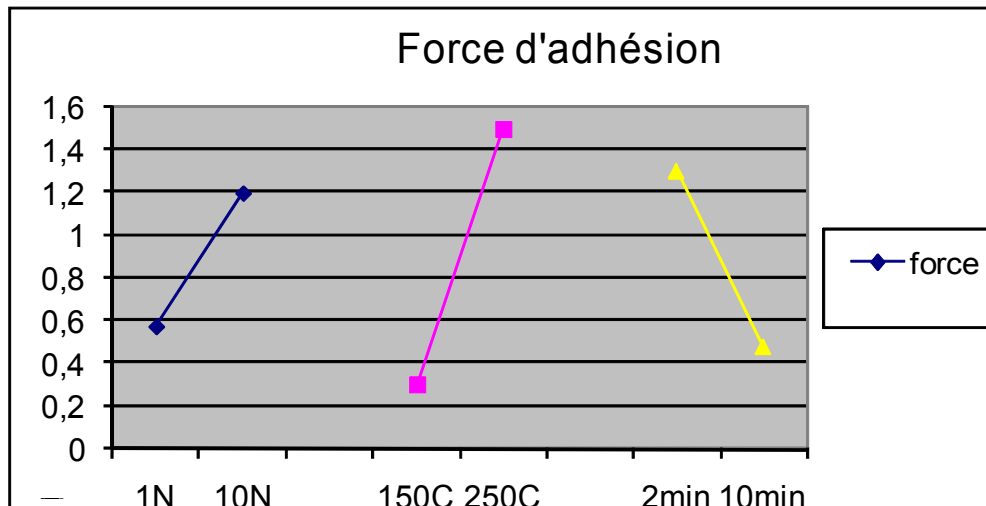


Figure 2-130: Evaluation des différents paramètres de la thermocompression pour le TMMF

L'adhésion observée étant très faible nous n'avons pas évalué ce matériau avec des structures réelles.

Conclusion

Dans cette partie nous avons détaillé les différentes briques technologiques nécessaires à l'assemblage complet de notre système.

L'application visée, télévision numérique mobile, nécessite un filtre à onde de surfaces très précis et très performant qui ne peut être réalisé avec les moyens de l'ESIEE, pour cette raison nous avons utilisé un filtre du commerce. Ainsi nous nous sommes consacrés à l'intégration en étant sûrs des performances du filtre à reporter.

Les filtres à ondes de surfaces développés et fabriqués au sein de l'université ne seront pas assemblés sur le substrat PICS. Cependant ces filtres nous ont permis de comprendre et de vérifier les modèles mis en places. Les simulations numériques des filtres SAW que nous avons réalisées ont pour but de comprendre la propagation des ondes acoustiques de surface dans une structure avec différentes métallisations des électrodes.

Les différents modèles mis en place permettent un dimensionnement du filtre en fonction des fréquences recherchées. Nous avons observé une bonne convergence entre les simulations et les filtres avec des électrodes en aluminium. Alors que pour les filtres aux électrodes en chrome/or les fréquences centrales attendues sont quelque peu différentes de celles observées.

Des polymères différents ont été testés pour réaliser la cavité de protection des filtres. Pour réaliser l'assemblage complet il faut tenir compte des contraintes engendrées par certains paramètres comme l'épaisseur des stud-bumps. Elle conditionne l'épaisseur nécessaire de l'anneau de polymère pour que la cavité soit fermée. Ces contraintes limitent le choix des polymères utilisables. De plus il faut aussi tenir compte des perspectives en termes d'industrialisation et d'adhésion, ce qui restreint le choix. C'est pour ces raisons que nous nous orientons vers l'utilisation de la résine SU-8. C'est le seul polymère testé qui peut être structuré sur les épaisseurs demandées (jusqu'à 30µm) sans ajouter d'étapes supplémentaires à la photolithographie.

Bibliographie

- [62]. M. Goetz et C. Jones, "Chip scale packaging techniques for RF SAW devices," *Electronics Manufacturing Technology Symposium, 2002. IEMT 2002. 27th Annual IEEE/SEMI International, 2002.*
- [63]. H. Yatsuda et al., "Miniaturized SAW filters using a flip-chip technique," *Ultrasonics, Ferroelectrics and Frequency Control, IEEE Transactions on* 43, n° 1 (1996): 125-130.
- [64]. H. Yatsuda, "Modeling of parasitic effects for flip-chip SAW filters" *Ultrasonics Symposium, 1997. Proceedings., 1997 IEEE, 1997.*
- [65]. E. Alexander, "Leading-edge SAW filters for short range devices," *microwave Journal, vol.47, May 2004*
- [66]. G. Feiertag, H. Krüger, C. Bauer "Surface Acoustic Wave component packaging", *EPCOS AG, EMPC 2007*
- [67]. R.E. Jones et al., "System-in-a-package integration of SAW RF Rx filter stacked on a transceiver chip," *Advanced Packaging, IEEE Transactions on* 28, n° 2 (2005): 310- 319.
- [68]. Man-Lyun Ha, Jong-Soo Lee, et Young-Se Kwon, "Chip scale package for SAW filter on the oxidized porous silicon using flip-chip bonding and Cu plated metal wall," *Electronic Components and Technology Conference, 2002. Proceedings. 52nd, 2002.*
- [69]. Sebastien Amiot et al., "A Low Power DVB-T/H Zero-IF Tuner IC Design in 0.25 μ m BiCMOS Technology for Mobile TV Reception," *Broadcasting, IEEE Transactions on* 53, n° 1 (2007): 434-440.
- [70]. W.R. Smith "Circuit model analysis and design of interdigital transducers for surface acoustic wave devices", in *Physical Acoustics.*
- [71]. Sabah, S., E. Chilla, et D.-P. Chen. "Empirical equation based on experimental data to calculate the tcf of leaky materials." *Ultrasonics Symposium, 2005 IEEE, 2005.*
- [72]. Tiersten, H.F., H.F. Tiersten, et B.K. Sinha. "Temperature Induced Frequency Changes in Surface Wave Resonators Resulting from the Electrode Films of Interdigital Transducers." *IEEE 1985 Ultrasonics Symposium, 1985.*
- [73]. Kushibiki, J., I. Takanaga, M. Arakawa, et T. Sannomiya. "Accurate measurements of the acoustical physical constants of LiNbO₃ and LiTaO₃ single crystals." *Ultrasonics, Ferroelectrics and Frequency Control, IEEE Transactions on* 46, no. 5 (1999): 1315-1323.
- [74]. J.H. Visser et A. Venema, "Silicon SAW devices and electromagnetic feedthrough," *Ultrasonics Symposium, 1988. Proceedings., IEEE 1988, 1988.*
- [75]. O. Tigli et M.E. Zaghloul, "A Novel Saw Device in CMOS: Design, Modeling, and Fabrication," *Sensors Journal, IEEE* 7, n° 2 (2007): 219-227.
- [76]. M. Goetz, C. Jones, J. Rao, K. Bhattacharjee, and J. Flowers, "Advanced SAW Packaging for Modular Integration", *Clarisay, Inc., Dallas, TX, 75204, USA*
- [77]. G. Feiertag et al., "Surface acoustic wave component packaging", *EMPC 2007.*
- [78]. Smith, H.I. "Fabrication techniques for surface-acoustic-wave and thin-film optical devices." *Proceedings of the IEEE* 62, no. 10 (1974): 1361- 1387.
- [79]. D.S. Soane and Z. Martynenko, "Polymers in microelectronics. Fundamentals and applications," *Elsevier Science Publishers, New York, 1989, 308 pp.*

-
- [80]. Burdeaux, David, Paul Townsend, Joseph Carr, et Philip Garrou. "Benzocyclobutene (BCB) dielectrics for the fabrication of high density, thin film multichip modules." *The Metals, Minerals, and Materials Society*, 1990.
- [81]. Ha, Min-Woo, Seung-Chul Lee, Soo-Seong Kim, Chong-Man Yun, et Min-Koo Han. "Ni/Au Schottky gate oxidation and BCB passivation for high-breakdown-voltage AlGaIn/GaN HEMT." *Superlattices and Microstructures* 40, no. 4-6 (2006): 562-566.
- [82]. Niklaus, F., P. Enoksson, P. Griss, E. Kalvesten, et G. Stemme. "Low-temperature wafer-level transfer bonding." *Microelectromechanical Systems, Journal of* 10, no. 4 (2001): 525-531.
- [83]. S. Seok, N. Rolland, et P.-A. Rolland. "A New BCB Film Zero-Level Packaging for RF Devices." *Microwave Conference, 2006. 36th European, 2006*.
- [84]. Chinoy, P.B. "Reactive ion etching of benzocyclobutene polymer films." *Components, Packaging, and Manufacturing Technology, Part C, IEEE Transactions on* 20, no. 3 (1997): 199-206.
- [85]. Lorenz, H, et al, "SU-8: a low-cost negative resist for MEMS," *J. Micromech. Microeng.*, vol. 7 no. 3 (1997), pp. 121-124.
- [86]. Wong, A., et D. Linton. "Application of SU-8 in flip chip bump micromachining for millimeter wave applications." *Electronics Packaging Technology Conference, 2000. (EPTC 2000). Proceedings of 3rd, 2000*.
- [87]. Kyoungwan Na, Ill hwan Kim, Eunsung Lee, Hyeon Cheol Kim, Yong-Hwan Lee, et Kukjin Chun. "Wafer Level Package Using Polymer Bonding of Thick SU-8 Photoresist." *MEMS, NANO and Smart Systems, The 2006 International Conference on, 2006*.
- [88]. Maik Wiemer, Chenping Jia, M. Toepper, et K. Hauck. "Wafer Bonding with BCB and SU-8 for MEMS Packaging." *Electronics Systemintegration Technology Conference, 2006. 1st, 2006*.
- [89]. Jourdain, A., P. De Moor, S. Pamidighantam, et H.A.C. Tilmans. "Investigation of the hermeticity of BCB-sealed cavities for housing (RF-)MEMS devices." *Micro Electro Mechanical Systems, 2002. The Fifteenth IEEE International Conference on, 2002*.
- [90]. CT. Pan, P.J. Cheng, M.F. Chen, C.K. Yen. "Intermediate wafer level bonding and interface behavior" *Microelectronics reliability* (2004).
- [91]. Maik Wiemer et al., "Wafer Bonding with BCB and SU-8 for MEMS Packaging," *Electronics Systemintegration Technology Conference, 2006. 1st, 2006*.
- [92]. J. A. M. Sondag-Huethorst et al., "Dry Filmpackage for Systemin Packagemolding Process," *Solid-State Sensors, Actuators and Microsystems Conference, 2007. TRANSDUCERS 2007. International, 2007*.

Partie 3

Intégration d'un filtre

Introduction

Pour effectuer les tests de faisabilité nous avons intégré des filtres à ondes de surfaces disponibles chez le fournisseur de filtre EPCOS. La possibilité d'utiliser ces filtres nous permet de nous focaliser sur les techniques d'intégration, cœur du sujet de cette thèse. Les étapes de développement technologique ont été réalisées sur des filtres GSM de type DCS1900. Ayant prouvé la faisabilité technologique, nous avons demandé à EPCOS de nous fournir un filtre répondant aux spécifications de la norme DVB-H US. Ce filtre a été intégré sur le substrat PICS avec un Tuner pour réaliser une fonction complexe.

Dans cette partie nous détaillerons les étapes technologiques et les mesures. Cet assemblage hétérogène présente un comportement complexe et pour le comprendre, nous avons réalisé des simulations thermomécaniques. De plus, elles permettent de mieux appréhender les mécanismes de dégradations éventuels.

I Assemblage du filtre à ondes de surface

Le filtre est reporté directement à l'aide d'une technique dite de "flip-chip" sur le substrat en silicium. Celui-ci joue le rôle de lien entre le filtre et le monde extérieur grâce aux connexions électriques (Figure 3-131). Les filtres seront assemblés en pièce nue sur le substrat.

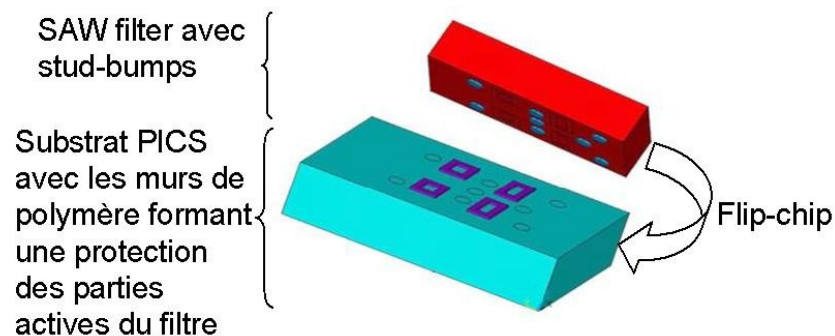


Figure 3-131: Assemblage du filtre sur le substrat PICS

Ce type d'assemblage est complexe à mettre en œuvre car dans une même étape, les connexions électriques ainsi que la fermeture quasi-hermétique de la cavité doivent être réalisées. De plus, les matériaux utilisés réagissent différemment aux contraintes thermomécaniques nécessaires à l'assemblage.

I.1 Filtres à notre disposition

Les deux types de filtres utilisés lors de l'intégration, diffèrent de par leur conception et leur fréquence de fonctionnement. Nous avons un filtre GSM (PCS1900) fonctionnant à la fréquence de 1950MHz et un filtre DVB-H US fonctionnant à 1650MHz. Ces deux filtres ont été fabriqués par EPCOS suivant la même technologie. Le substrat est en tantalate de lithium, les électrodes sont en aluminium et les plots de connexions sont des stud-bumps en or. Par contre la structure des filtres est très différente l'une de l'autre (Figure 3-132).

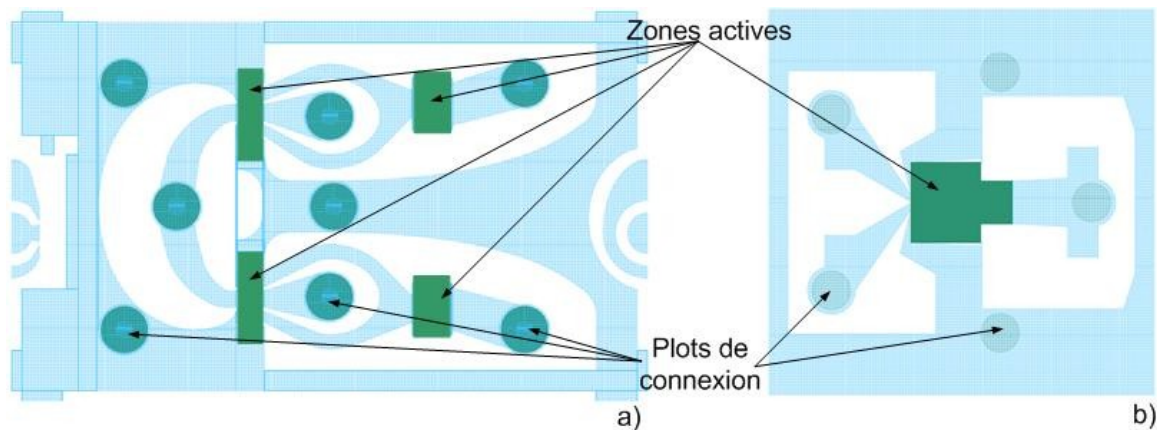


Figure 3-132: Masque des filtres utilisés pour l'assemblage: (a) filtre DCS1900 et (b) filtre DVBH-US.

Du point de vue de l'intégration, les différences principales sont d'ordre géométrique: les dimensions, le nombre de zones actives à protéger et le nombre de plots de connexion. Ces différences entre ces deux filtres sont énumérées dans le Tableau 3-17.

Type de filtre	Dimension [μm]	Zones actives	Plots de connexion
DCS 1900	1560x950	4	8
DVBH	1000x1000	1	5

Tableau 3-17: Principales caractéristiques géométriques des filtres fournis

Les premiers essais ont été réalisés sur le filtre DCS1900 car il était disponible chez le fournisseur alors que le filtre DVB-H ne l'était pas au début de l'étude.

1.2 Conception de l'assemblage

Pour assembler un filtre à ondes de surfaces en tantalate de lithium sur un substrat silicium, il faut tenir compte des caractéristiques des matériaux et de la spécificité de ce composant. En effet, le filtre à ondes de surface présente certaines limitations au niveau thermique et mécanique que nous allons détailler. Puis nous présenterons le plan d'expérience mis en place pour l'optimisation des paramètres d'assemblage permettant la réalisation d'un "System in Package" complet.

1.2.1 Limitations thermomécaniques

1.2.1.1. Contraintes thermiques

Le lithium tantalate est un cristal ayant des propriétés de piézoélectricité, de pyroélectricité et de ferroélectricité. Il présente la particularité de garder une polarisation permanente. En effet, le cristal est constitué de grains et de joints de liaison. Chaque grain est divisé en domaines dont les dipôles sont orientés aléatoirement en l'absence de champ électrique. En appliquant un champ électrique intense dit de polarisation, les domaines s'orientent parallèlement à ce champ et conservent cette direction par la suite même en l'absence de champ électrique: c'est la polarisation permanente. Cette classe de cristaux est dite ferroélectrique.

Cependant au-delà de la température de Curie du matériau, les propriétés de ferroélectricité disparaissent ainsi que de piézoélectricité. Il est alors dans un état paraélectrique et sa polarisation spontanée est nulle. Pour le tantalate de lithium la température de Curie (T_c) à ne pas dépasser est de 602.5°C II.4.5.

Les effets dus aux propriétés pyroélectriques du cristal interviennent lors de l'accroissement de température. Celle-ci diminue la polarisation du cristal et déséquilibre le champ électrique interne du matériau. Pour revenir à l'équilibre, la solution pour le matériau est de modifier les charges en surface. Celles-ci peuvent provenir de décharges électriques qui sont susceptibles d'endommager les électrodes à la surface. Les charges peuvent également provenir de l'atmosphère sans causer de dégâts. Avec une pente de température relativement douce ($<10^{\circ}\text{C/s}$), un équilibre se crée entre les charges que peut apporter l'atmosphère et celles demandées par le substrat. Au-delà de cette pente, un déséquilibre se crée et des flashes apparaissent, ce qui peut provoquer des courts-circuits entre les peignes interdigités (Figure 3-133).

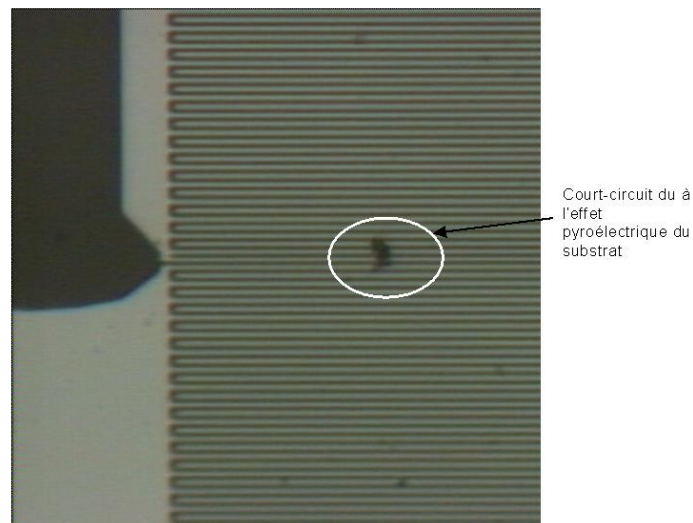


Figure 3-133: Court circuit entre les peignes interdigités du à l'effet pyroélectrique.

Pour réaliser la thermocompression du filtre sur le substrat il faut tenir compte de ces contraintes car les substrats n'ont pas été traités anti-pyroélectricité. La température ne devra pas dépasser 602.5°C avec une pente inférieure à 10°C/s .

1.2.1.2. Contraintes mécaniques

Lors des essais d'assemblages nous nous sommes aperçus que le cristal de tantalate de lithium semblait plus cassant (brittle) que le silicium. Nous devons prendre garde lors du report des filtres à ne pas les abîmer. Pour effectuer la thermocompression des filtres sur le substrat, nous disposons de deux types de machines. Le principe de fonctionnement de ces deux machines est présenté en Figure 3-134.

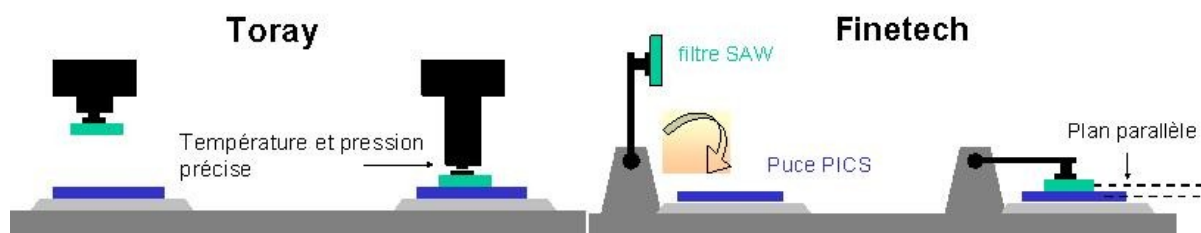


Figure 3-134: Différents concepts pour réaliser une thermocompression.

La machine Toray est utilisée de façon industrielle pour réaliser des montages dits "flip-chip" de puces en silicium et les premiers essais ont donc été réalisés grâce à

elle. Mais elle n'est pas compatible avec le filtre DCS1900 car l'outil de manipulation est peu adapté à la géométrie rectangulaire du filtre (Figure 3-132-a). Nous avons donc utilisé la machine Finetech pour ce composant alors que pour le filtre DVB-H nous avons utilisé la machine Toray avec un outil spécifique adapté.

Remarque: Etant donnée la cinétique du bras manipulateur de la machine Finetech, celle-ci est moins précise que la machine Toray et l'alignement est plus difficile.

1.2.2 Connexions électriques

Le substrat PICS est constitué de deux niveaux de métallisation en aluminium, plus précisément d'un alliage d'aluminium, de silicium et de cuivre (AlSi_{1%}Cu_{0.04%}). Ce substrat est recouvert d'une couche de passivation en Si₃N₄ sauf à l'emplacement des plots de connexions électriques. Or l'aluminium en contact avec l'air s'oxyde rapidement (Al₂O₃) et cet oxyde est un isolant naturel.

Pour réaliser des connexions fiables et avec des faibles résistances parasites, il existe plusieurs solutions:

- Utiliser une soudure par ultrason (ultrasonic bonding)
- Ajouter une couche de métallisation appropriée, appelée UBM pour "Under Bump Metallization"
- Augmenter la température et la pression de la thermocompression

La première solution n'est pas applicable dans notre cas car l'énergie nécessaire pour enlever cette couche d'oxyde se présente sous la forme de vibration mécanique. Or étant donnée la faible distance entre les murs de polymère et les doigts interdigités, l'utilisation de cette méthode risque de les endommager. En revanche les deux autres solutions sont possibles.

Pour la couche supplémentaire ou UBM, elle doit être stable, compatible avec l'aluminium et avoir une résistance électrique faible. C'est une barrière de diffusion contre les autres alliages de la brasure. Pour notre application nous avons utilisé un dépôt autocatalytique de nickel/or (E-less NiAu) où l'épaisseur de nickel est de 3µm recouvert d'un flash d'or de 100nm. Nous obtenons ainsi une thermocompression or-or. Cela doit permettre une meilleure adhésion du filtre sur le substrat. La Figure 3-135 présente les étapes suivies lors de l'assemblage du filtre à ondes de surface sur un substrat en silicium avec ou sans dépôt de nickel/or.

Une partie des wafers PICS ont subi cette étape supplémentaire (Figure 3-135-a), décrite en 1.1.2.2.5, puis sur tous les wafers, une couche de polymère est déposée à la tournette sur la totalité du wafer. Le polymère est ensuite structuré par photolithographie ou gravure, selon le type de polymère. Vient ensuite la découpe ou singulation de chaque circuit suivant les lignes de découpe, et enfin le filtre est assemblé sur le substrat par une thermocompression.

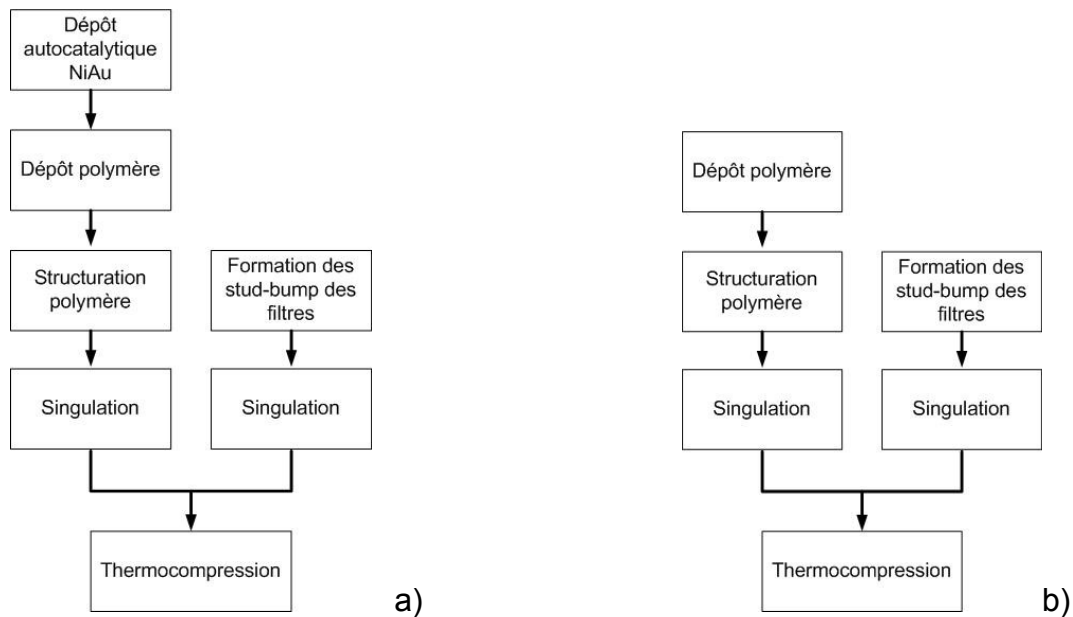


Figure 3-135: Etapes suivies lors de l'assemblage des filtres sur PICS: a) avec dépôt de nickel/or et b) sans dépôt de nickel/or.

Les connexions électriques par stud-bumps en or réalisées par thermocompression nécessitent une température de refusion de 350 à 400°C IV.2.3.4. Cette température est supérieure à celle préconisée pour l'assemblage des polymères. Différents tests ont été réalisés pour évaluer l'influence de cette température lors de l'assemblage.

Étant donné la hauteur des stud-bumps, notre objectif est de déposer un anneau de polymère d'une épaisseur comprise entre 25 et 30µm.

Pour les premiers essais, le substrat silicium n'est constitué que d'interconnexions permettant de tester la fonctionnalité du filtre. Les composants passifs intégrés comme les capacités, les résistances et les inductances n'ont pas été pris en compte. Par contre nous avons fait varier la largeur de l'anneau de polymère de 50 à 77µm, tout en tenant compte des contraintes géométriques du filtre (emplacement des stud-bumps).

Les plots de connexions et l'emplacement des murs de polymère doivent être placés en regard des stud-bumps du SAW et des doigts interdigités respectivement, quand le filtre est retourné.

Nous avons réalisé plusieurs types de layout (Figure 3-136) pour évaluer l'adhésion et le comportement électrique du filtre, filtre DCS1900 dans ce cas, suivant ces différentes configurations: les anneaux en polymère sont directement déposés sur le silicium pour éviter tout problème de planéité (Figure 3-136-a) ou sont déposés sur la couche de métallisation (Figure 3-136-b) ou le polymère est déposé sur la totalité du substrat excepté les emplacements dédiés aux parties actives du filtre et aux contacts électriques (Figure 3-136-c).

La couleur verte sur les dessins correspond au polymère.

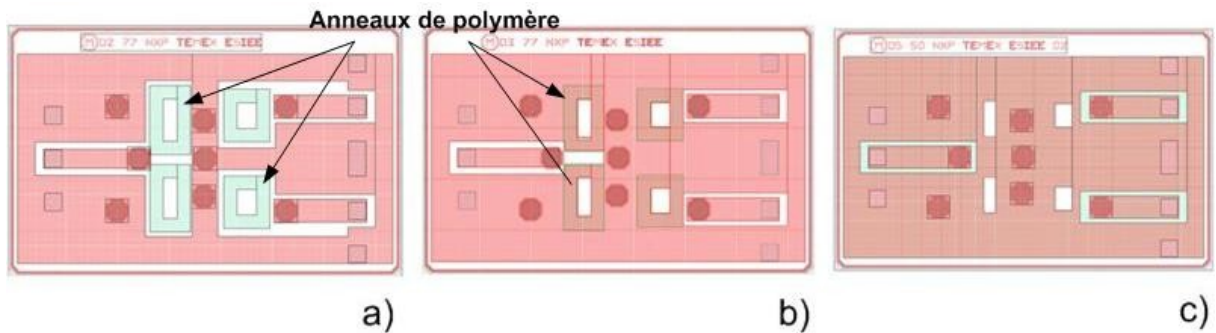


Figure 3-136: Différents layouts du PICS pour le filtre DCS1900: a) anneau de polymère déposé directement sur silicium, b) anneau de polymère déposé sur métal et c) polymère déposé sur la totalité de la structure sauf dans les cavités et les zones contacts électriques.

Pour toutes ces structures, nous avons laissé libre de toutes métallisations les cavités d'accueil du filtre.

1.2.3 Choix du polymère

1.2.3.1. Essai avec du BCB

Pour le BCB le profil de la thermocompression s'effectue en 2 étapes (Figure 3-137). La première est à 130°C et la deuxième à 350 ou 400°C. Nous avons appliqué une force de compression variant entre 20 et 40N. La pente est de 6°C/s pour éviter les problèmes liés à la pyroélectricité.

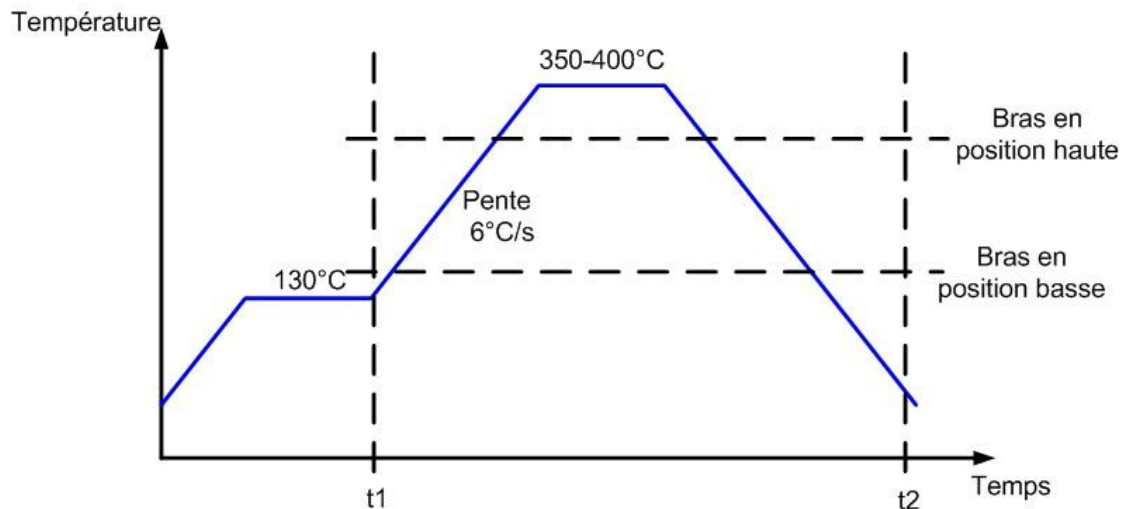


Figure 3-137: Profil de température lors de la thermocompression des filtres sur le substrat silicium avec un anneau en BCB.

La pression est exercée sur le filtre SAW lorsque le bras est en position haute. L'assemblage avec le BCB est complexe à mettre en œuvre. Le procédé de fabrication comporte de nombreuses étapes qui ne sont pas toutes totalement maîtrisées et cela semble difficilement industrialisable. De plus les premiers échantillons réalisés présentent une adhésion très faible.

Nous avons donc choisi de concentrer nos efforts sur les échantillons avec de la résine SU8 comme anneau de protection.

1.2.3.2. Essai avec SU8

Les premiers essais ont été réalisés en tenant compte des essais de scellement par polymère. Nous observons une mauvaise adhésion à la température de 180°C (voir II.3.3.3.2 scellement à partir de SU-8) qui de plus n'est pas suffisante à la refusion de l'or, nécessaire pour les contacts électriques.

Nous avons donc augmenté la température. La force de compression n'est appliquée qu'à partir de 40°C (bras en position basse) et le bras est retiré lors de la descente à 140°C suivant le profil Figure 3-138.

Température

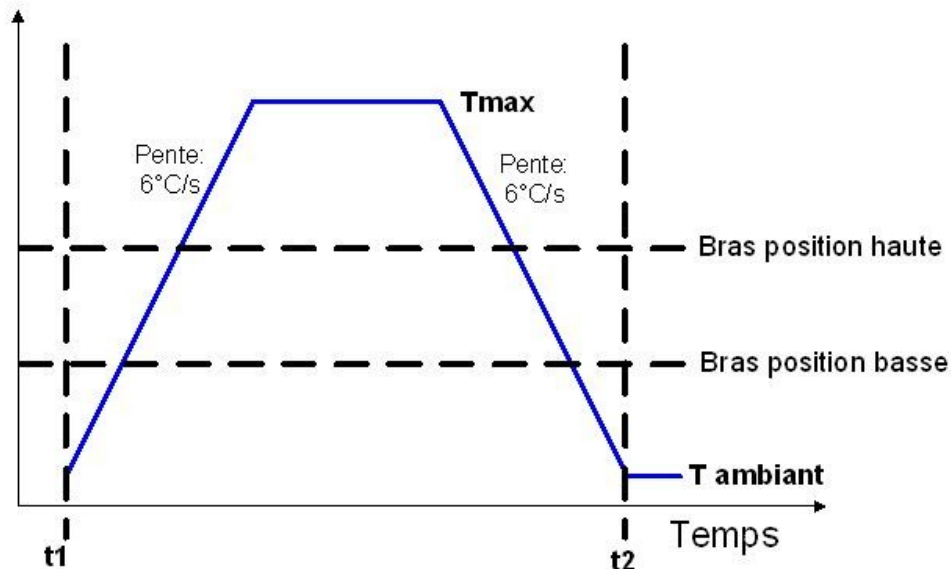


Figure 3-138: Profil de température lors de la thermocompression des filtres sur le substrat avec anneau en SU8

Différentes températures maximales et pressions ont été testées. La température varie de 300 à 400°C et la force appliquée de 10 à 30N.

L'assemblage du filtre en pièce nue sur le substrat PICS est présenté en Figure 3-139 et Figure 3-140. Sur la Figure 3-140, nous pouvons voir les connexions en or et distinguer un anneau de polymère.

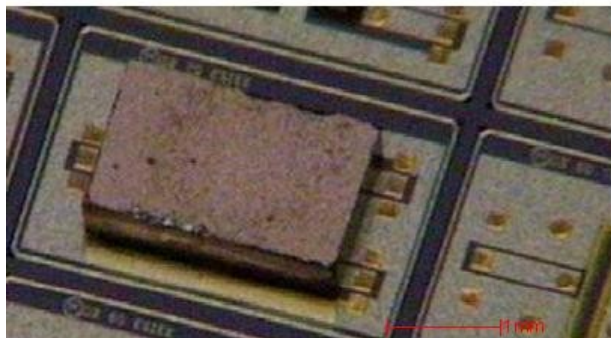


Figure 3-139: Assemblage d'un filtre SAW nu sur un substrat en silicium.

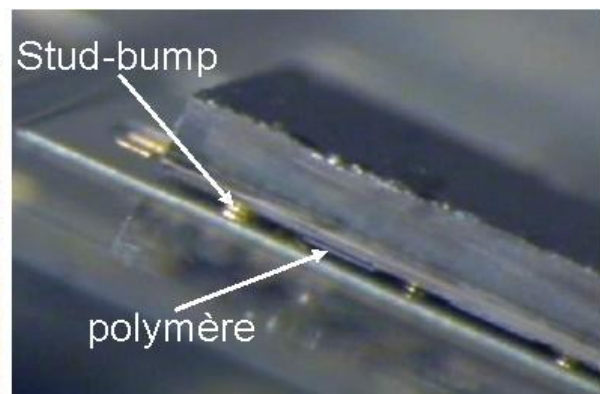


Figure 3-140: Détail de l'assemblage avec les interconnexions et le polymère.

Toutes les analyses électriques et mécaniques ont été effectuées sur un assemblage avec un anneau de polymère en SU-8.

I.3 Analyse électrique

I.3.1 Filtre DCS 1900

Pour vérifier le fonctionnement des filtres après l'assemblage nous avons caractérisé leur réponse grâce à un analyseur de réseaux vectoriel, Agilent E5071 (Figure 3-141).

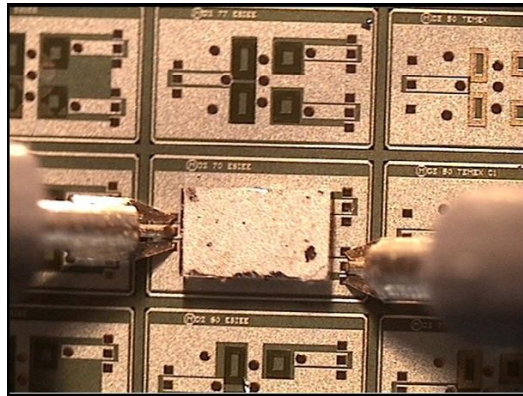


Figure 3-141: Mesure sous pointe du filtre à ondes de surface sur substrat silicium

Nous avons comparé ces résultats aux mesures faites par EPCOS sur un filtre utilisé seul, vendu dans le commerce et déjà mis en boîtier.

Suivant la datasheet (Figure 3-142) du composant, l'impédance d'entrée est de 50Ω et l'impédance de charge de la sortie symétrique est de 150Ω . L'inductance différentielle de synchronisation est de 50nH en entrée du LNA (Low Noise Amplifier) (Figure 3-143). Nous avons comparé les paramètres S de ces deux dispositifs grâce au logiciel ADS (Advanced Design System) de la société Agilent Technologies qui permet de comparer les fichiers s3p des paramètres S.

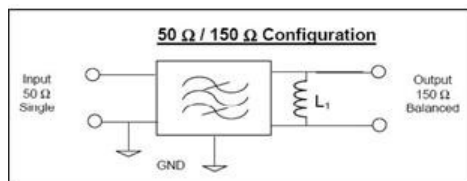


Figure 3-142: Configuration du filtre (datasheet)

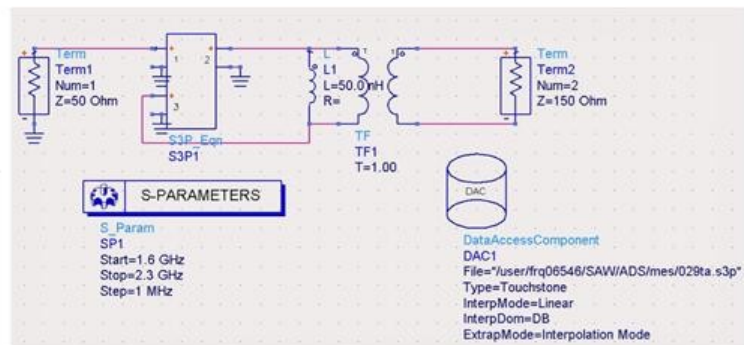


Figure 3-143: Schéma électrique équivalent du filtre sous ADS pour visualisé les paramètres S.

Les mesures obtenues en transmission, en bleu, sont très proches de la référence en rouge (). Par contre, les pertes d'insertion à 1960MHz sont plus importantes que celles de la référence: -3.291dB au lieu de -1.456dB .

Ces mesures ont été réalisées en collaboration avec EPCOS.

Le niveau plus important des pertes peut être lié à l'assemblage du filtre et aux perturbations engendrées par l'anneau de polymère.

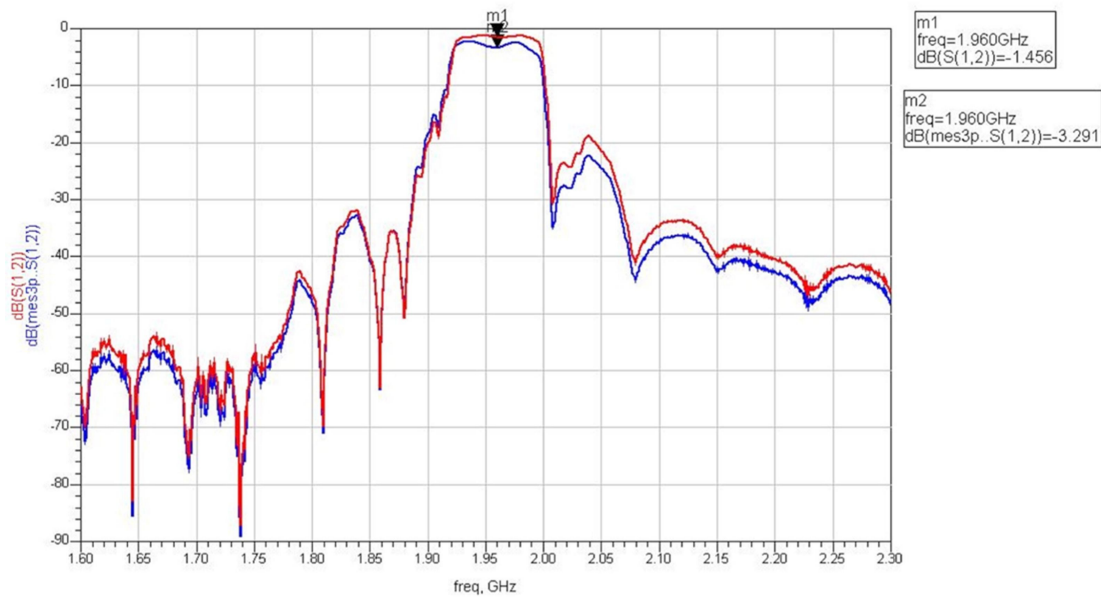


Figure 3-144: Comparaison en transmission des paramètres S de notre assemblage par rapport à la référence "stand alone", filtre DCS1900.

La mesure en réflexion est également très proche de la référence (Figure 3-145).

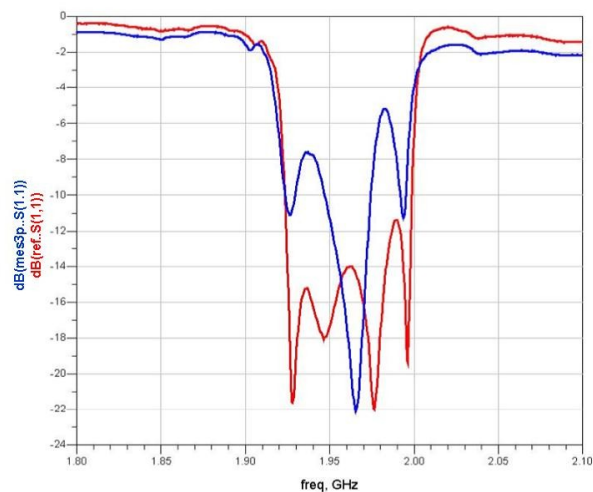


Figure 3-145: Comparaison en réflexion des paramètres S de notre assemblage par rapport à la référence "stand alone", filtre DCS1900.

Sur cette mesure, nous observons un plancher constant supérieur à -10 dB. Nous avons voulu évaluer l'énergie réfléchie grâce au VSWR (Voltage Standing Wave Ratio) ou taux d'ondes stationnaires (TOS) en entrée et en sortie pour évaluer l'adaptation des lignes.

Le TOS s'exprime comme le rapport de la tension maximum présente sur la ligne sur la tension minimum également présente sur la ligne (Equation III-1):

$$VSWR = \frac{V_{\max}}{V_{\min}} = \frac{|V_i| + |V_r|}{|V_i| - |V_r|} = \frac{1 + |\Gamma|}{1 - |\Gamma|} \quad \text{Equation 3-83}$$

- avec V_i : amplitude de l'onde incidente
- V_r : amplitude de l'onde réfléchie
- Γ : coefficient de réflexion

En prenant $|\Gamma| = |S_{11}|$ ou $|\Gamma| = |S_{22}|$ on obtient le VSWR du filtre en entrée ou en sortie (Figure 3-146).

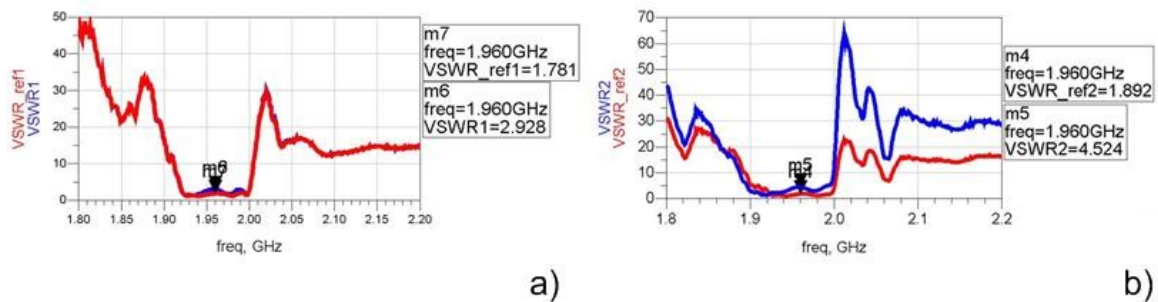


Figure 3-146: Mesures du VSWR en entrée (a) et en sortie du filtre (b).

Ces mesures montrent un VSWR élevé VSWR=2.928dB pour $S(1,1)$ et VSWR=4.524dB pour $S(2,2)$ alors qu'il est inférieur à 2dB pour la référence. La limite acceptable pour les filtres à ondes acoustiques est fixée à 2dB.

En effet le niveau de VSWR, surtout en sortie, des mesures sous pointe montre un plancher constant signe d'une résistance parallèle provenant des câbles ou des pointes et qui n'a pas été supprimée par la calibration. La mesure de référence ne présente pas ce plancher.

Il semble cependant possible d'améliorer ce résultat étant donné les conditions dans lesquelles la mesure a été effectuée. En effet, il est impossible de placer deux pointes RF de type GSG (Ground Signal Ground), en sorties l'une à côté de l'autre étant donnée la conception du substrat PICS. Celui-ci ne permet pas un placement optimal des pointes de mesure. Nous avons donc utilisé des connecteurs de type GS (Ground Signal) moins précise que celles utilisées couramment.

1.3.2 Filtre DVB-H US

Nous avons effectué les mêmes mesures sur les filtres DVB-H US. Les mesures ont été réalisées sur les filtres assemblés sur une structure de test, permettant la mesure à l'analyseur de réseau vectoriel dans de meilleures conditions que précédemment (Figure 3-147).

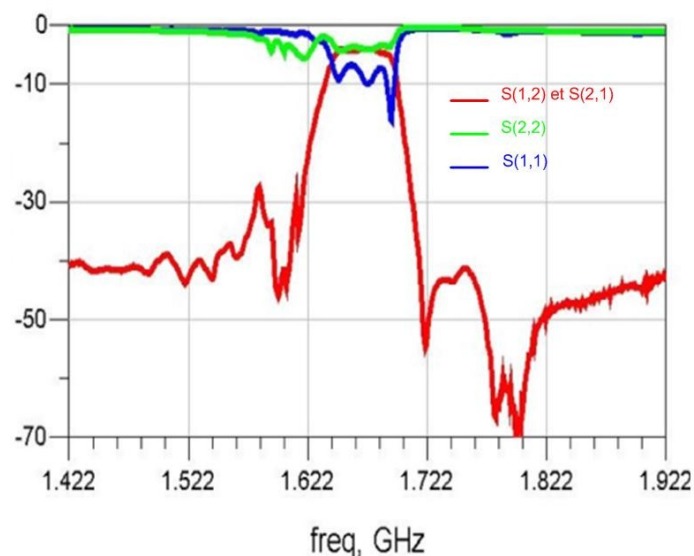


Figure 3-147: Mesures des paramètres S des filtres DVB-H US assemblés sur PICS

Les mesures correspondent aux spécifications attendues par la norme (Figure 2-76). Pour ce filtre, nous n'avons pas de référence fournie par EPCOS, car il a été conçu pour notre application.

La totalité des filtres assemblés ont une réponse électrique qui répond aux spécifications de la norme DVB-H US.

D'un point de vue électrique, nous n'avons pas détecté de différence entre les filtres assemblés sur un substrat PICS avec un UBM en nickel/or et un substrat sans UBM. L'intégration sur silicium grâce à un anneau de polymère dégrade très peu les performances du filtre. Dans notre cas les dégradations semblent plus liées aux conditions de mesures qu'à l'assemblage en lui-même.

Des analyses complémentaires sont nécessaires pour évaluer et caractériser la structure et en particulier l'assemblage. Pour cela nous avons réalisé une analyse mécanique.

I.4 Analyse mécanique

Il existe différentes méthodes de caractérisation mécanique pour évaluer la qualité de l'adhésion entre deux composants. Les techniques les plus répandues sont l'inspection visuelle (rayonnement infrarouge, vision par ultrason et rayon X,) qui est une méthode non-destructive, la section (cross-section) et les essais en cisaillement (shear test) qui elles sont des techniques destructives. Ces deux dernières méthodes fournissent des informations plus précises sur la qualité du scellement.

I.4.1 Présentation des techniques d'analyses

I.4.1.1. Analyse SCAT (SCanning Acoustic Tomography)

La microscopie acoustique permet grâce à l'analyse d'ondes acoustiques de connaître l'état d'un assemblage. Le microscope acoustique utilise un générateur d'ondes et des transducteurs haute fréquence ultrasonique de 10 à 200 MHz pour transmettre les ondes acoustiques dans l'échantillon à observer. L'onde acoustique est véhiculée par un milieu de couplage (eau déminéralisée). Ces ondes réfléchies sont affichées sous forme de "waveform" (Figure 3-149) et leur forme donne des informations sur toutes les interfaces rencontrées par l'onde incidente. En effet à chaque changement de matériau correspond une réflexion particulière directement liée aux différentes impédances acoustiques mises en jeu. Cette onde ne correspond qu'à un point précis de l'objet en observation.

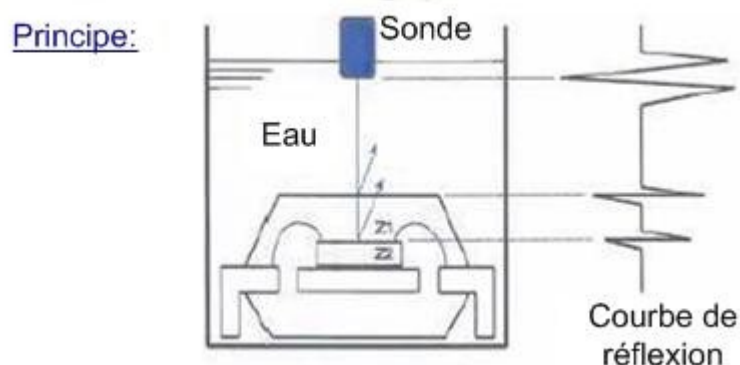


Figure 3-148: Principe d'une analyse SCAT

1.4.1.2. Analyse aux rayons X

La radiographie aux rayons X permet grâce à l'analyse de la transmission de rayons X d'observer les matériaux de densité atomique importante. Le principe de cette méthode d'analyse repose sur la mesure de l'atténuation des rayons X, émis par une source, lors de la traversée de l'objet à observer. Cette mesure est effectuée grâce à un intensificateur d'image (ou détecteur). L'épaisseur et la densité du matériau traversé, sont les deux paramètres liés à cette atténuation. A chaque niveau d'intensité est attribuée une couleur (nuance de gris) afin de reconstituer une image sur 256 niveaux de gris. Un des paramètres les plus critiques pour la performance du système est le diamètre du foyer (source d'émission). Plus le foyer est petit plus l'image résultante sera nette.

Les analyses de types rayon X et section ont été réalisées sur les deux types de filtres; tandis que l'analyse SCAT n'a été réalisé que sur les composants mis en boîtiers (Partie 3.IV).

Les figures présentées ci-dessous sont réalisées sur les filtres DVB-H US. Pour les tests en cisaillement, elles ont été réalisées sur les filtres de types DCS1900. Ces tests sont destructeurs donc il est coûteux de les réaliser sur un grand nombre de composants. Nous les avons effectués sur trois échantillons d'un même procédé technologique, ce qui n'est pas suffisant au niveau industriel pour valider l'assemblage. Mais dans le cadre de cette thèse cela permet de donner des indications suffisantes sur la qualité de l'assemblage ainsi que sur les conditions (température et pression) à appliquer lors de la thermocompression.

1.4.2 Analyse aux rayons X de l'assemblage

Dans un premier temps nous avons visualisé l'assemblage par rayons X pour vérifier l'intégrité des composants ainsi que les interconnexions (Figure 3-149 et Figure 3-150).

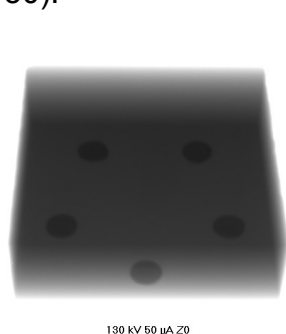


Figure 3-149: Vue aux rayons X de l'assemblage sain

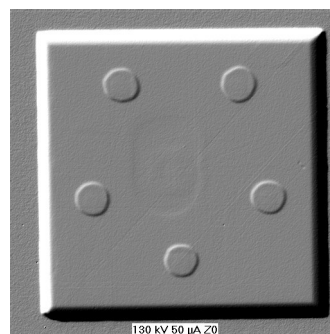


Figure 3-150: Vue en relief de l'assemblage sain

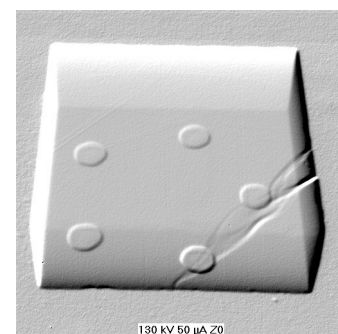


Figure 3-151: Vue en relief d'un assemblage présentant une fissure dans le cristal LiTaO₃

Cette analyse permet de voir la présence ou non de fissures dans le cristal LiTaO₃ apparues lors de la thermocompression. Ce paramètre est important car le substrat du filtre est plus fragile que le silicium. Ces fractures apparaissent suivant la pression exercée lors de la thermocompression et suivant le placement du filtre dans l'outil de manipulation de la machine ().

1.4.3 Analyse par section de l'assemblage

Les analyses par rayons X n'ont pas permis de visualiser précisément les interconnexions et le scellement par polymère. Pour aller plus loin dans l'analyse nous avons réalisé des sections qui nous permettent de voir le profil de l'assemblage (Figure 3-152).

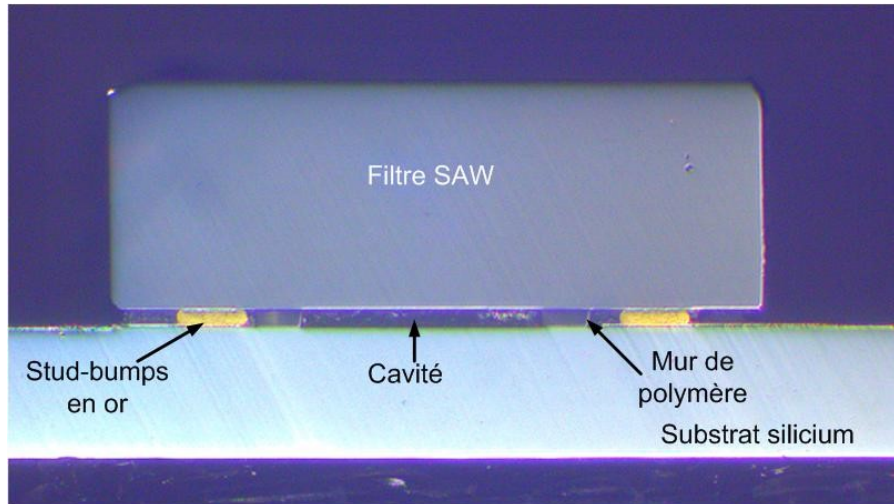


Figure 3-152: Section de l'assemblage SAW sur PICs

De plus cette méthode permet de mesurer les différentes épaisseurs des matériaux. Cette mesure donne des indications très importantes pour notre assemblage car il faut vérifier que les connexions sont correctes tout en ayant une cavité fermée. Les épaisseurs de ces deux matériaux (or et polymère) doivent être très proches l'une de l'autre.

Lors des premiers essais nous nous sommes aperçus que l'anneau de polymère déposé n'était pas assez épais. Certaines cavités n'étaient pas totalement fermées par les murs de polymère (Figure 3-153). L'épaisseur de polymère n'est pas toujours assez importante comparée à l'épaisseur des interconnexions après la thermocompression. Nous avons essayé de compenser cette différence en augmentant la pression lors de l'assemblage mais cela s'est traduit par des fractures du cristal LiTaO_3 ainsi qu'un écrasement trop important des stud-bumps entraînant des fractures et donc une mauvaise connexion électrique. Si l'écrasement est trop important il y a un débordement de l'or en dehors de l'UBM (Figure 3-154-b) ce qui fragilise la structure.

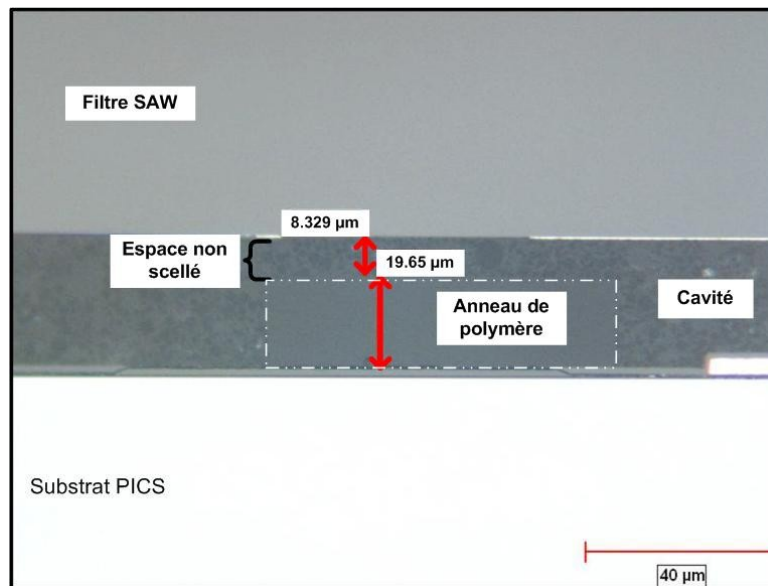


Figure 3-153: Le polymère n'assure pas le scellement et la fermeture de la cavité.

La seule solution est donc d'augmenter l'épaisseur de polymère déposé. Nous avons fait des essais pour des hauteurs de polymère après le premier recuit variant de 25 à 30 μm.

Lors de ces essais de nouvelles contraintes sont apparues. En effet si l'épaisseur du polymère est trop importante nous obtenons une fracture au niveau des interfaces des stud-bumps (Figure 3-154).

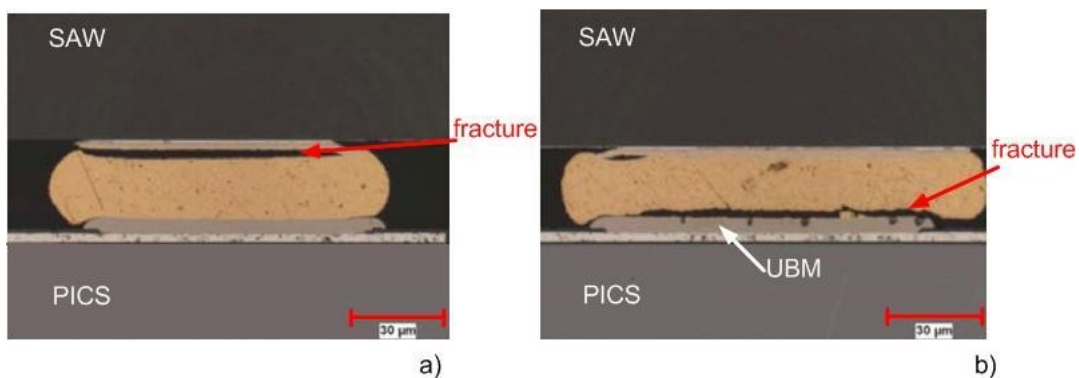


Figure 3-154: Exemples de fracture de la connexion observée à l'interface: a) stud-bump/filtre et b) stud-bump/PICS.

Cette fracture se produit à la fin de la thermocompression lorsque la pression appliquée sur la surface du filtre devient nulle.

Nous pouvons résumer les effets de pression exercée lors de la thermocompression sur l'assemblage par la Figure 3-155.

Ces fractures dans les interconnexions sont encore plus importantes lorsque l'assemblage est réalisé sur une structure de type Figure 3-136-c où le polymère est déposé sur toute la structure. Dans ce cas, le polymère exerce une force verticale sur l'assemblage trop importante par rapport à la résistance en traction de l'or. Nous avons donc éliminé ce type de structure des assemblages futurs.

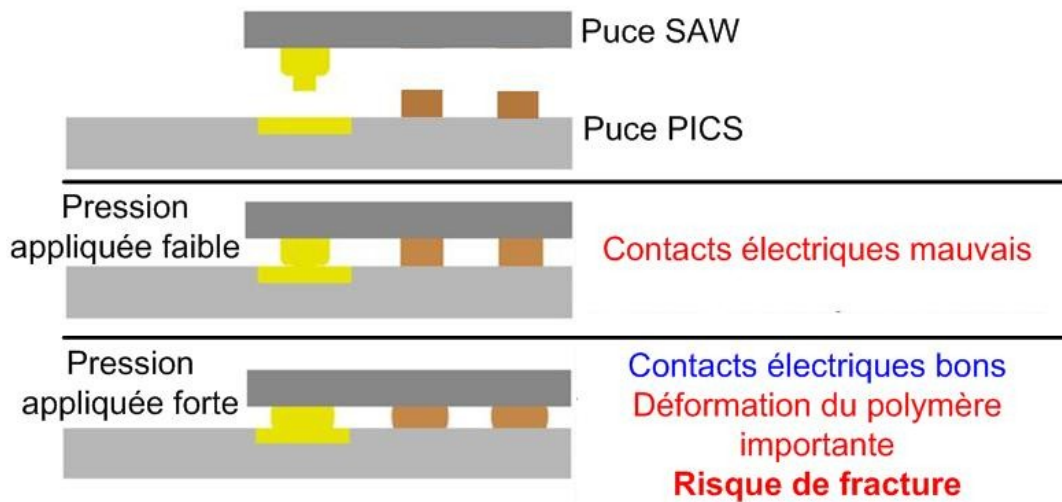


Figure 3-155: Influence de la pression lors de la thermocompression

La déformation du polymère induit des contraintes élastiques verticales qui peuvent expliquer les fractures des stud-bumps observées. Ces fractures sont d'autant plus marquées que l'épaisseur du polymère est grande (Tableau 3-18). Ainsi les essais montrent que lorsque l'épaisseur du polymère est de 30µm cette force élastique est trop importante et donc il en résulte une fracture des connexions.

Epaisseur de polymère [µm]	Contact électrique	Scellement de la cavité
20	Oui	Non
25	Oui	Oui
30	Non	Oui

Tableau 3-18: Résumé des conditions de dépôt de polymère

Pour obtenir un bon assemblage en terme de connexion et de scellement de la cavité, l'épaisseur optimale semble être de 25µm. Cette épaisseur permet un écrasement suffisant de l'interconnexion tout en garantissant une fermeture de la cavité. Les composants fonctionnels ont donc été réalisés avec une épaisseur de polymère de 25µm (Figure 3-156 et Figure 3-157).

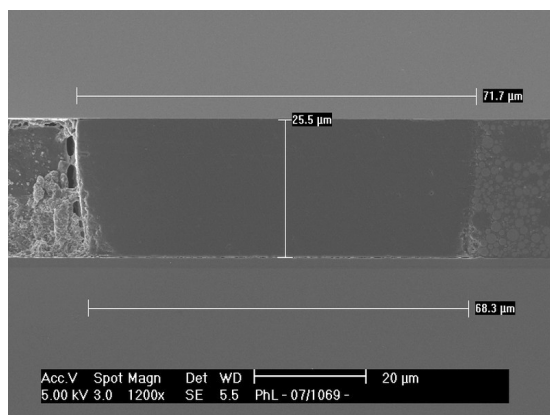


Figure 3-156: Mesure de l'épaisseur du polymère.

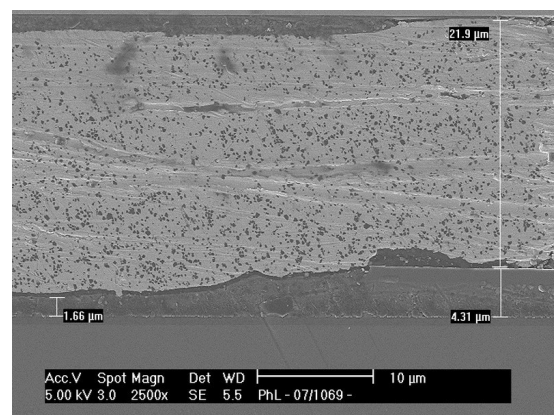


Figure 3-157: Mesure de l'épaisseur de l'interconnexion.

L'épaisseur de polymère obtenue après la thermocompression, 25,5µm est conforme aux épaisseurs attendues (25µm). De plus nous avons des arrêtes relativement droites ().

Largeur attendue (masque)	70µm
Largeur de la base	71,7µm
Largeur du sommet	68,3µm

Tableau 3-19: Dimensions des murs de polymère

L'interconnexion entre le filtre et le substrat silicium semble correcte et il n'y pas de fissure au niveau des stud-bumps.

1.4.4 Test de cisaillement (shear test)

Les tests de cisaillement nous permettent de valider les conditions (températures et forces) nécessaires à une bonne adhésion du filtre lors de la thermocompression. Pour les valeurs limites nous nous sommes basés sur la norme militaire MIL-STD-883F method 2019.7.

Remarque: Cette norme, très contraignante (application militaire), ne correspond pas aux applications visées par ce genre de produits, qui sont destinés aux applications grand public.

D'après cette norme pour une puce de 1,35mm² (DCS1900), la force minimum qu'elle doit supporter est de 0,7kgf (kilogramme-force), ce qui correspond à 6,86N. Cette structure comprend un UBM en nickel/or.

Nous avons mesuré la force nécessaire au cisaillement de notre assemblage dans différentes conditions d'assemblage (Figure 3-158). Ces mesures ont été réalisées sur un Dage PC 2400, le même équipement que celui décrit dans la Partie 2 (Figure 2-125 et Figure 2-126).

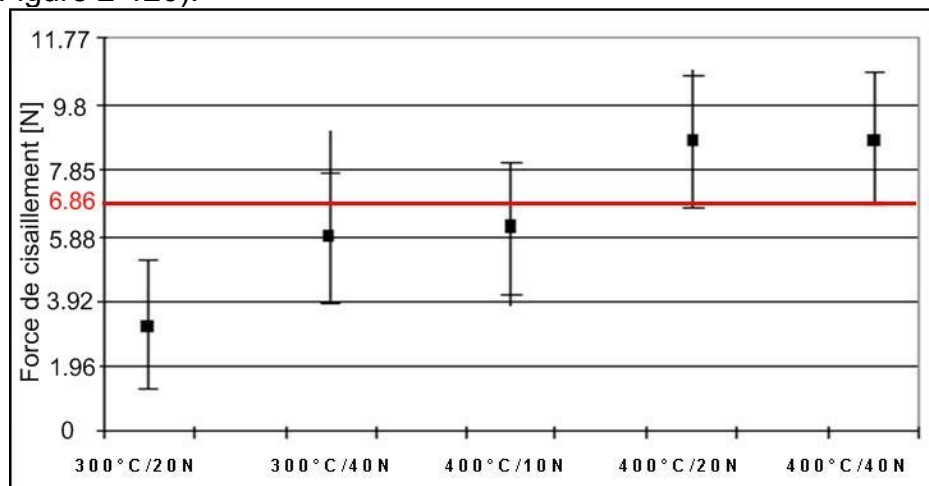


Figure 3-158: Force de cisaillement mesurée pour différentes conditions de thermocompression.

Nous avons ensuite inspecté visuellement les connexions sur le PICS et sur le filtre (Tableau 3-20). Cette méthode étant destructrice nous n'avons pu mener ces essais sur un grand nombre de pièces. Nous avons donc réalisé ces mesures sur trois échantillons pour chaque condition limite, soit un total de 15 échantillons.

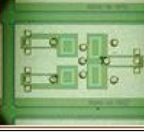
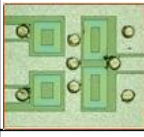

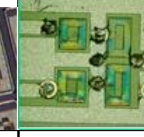
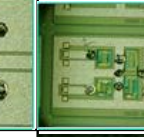


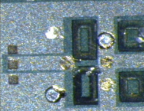


Conditions de process		T=300°C F=20N	T=300°C F=40N	T=400°C F=10N	T=400°C F=20N	T=400°C F=40N
Charge appliquée avant cisaillement [kg]	min	2.26	4.12	3.73	6.77	8.14
	max	3.92	9.02	7.35	10.79	9.8
	moyenne	3.24	5.79	6.08	8.63	8.73
	Ecart type	0.70	5.98	1.67	1.65	0.76
Inspection visuelle						
						

Tableau 3-20: Valeurs des forces de cisaillement en fonction des conditions de process.

Grâce à ces mesures nous avons pu déterminer les conditions d'assemblage nécessaires à une bonne adhésion du filtre sur le substrat. L'adhésion augmente avec la température et la pression appliquée.

L'empreinte laissée dans le contact par ces tests de cisaillement donne des renseignements complémentaires sur la qualité des dépôts, c'est ce que l'on appelle le "shear mode". En étudiant les matériaux restant dans le pad après le test de cisaillement, on détermine l'endroit de la rupture dans le dépôt. Les photos (Tableau 3-20) montrent que pour la température de 300°C il y a de l'or sur le substrat PICS et sur le filtre alors que pour la température de 400°C sur certains contacts du filtre ou du substrat PICS il n'y a plus d'or. Dans les deux cas il y a bien eu fusion de l'or pour former les contacts électriques. A 300°C la cassure s'effectue au milieu de la brasure alors qu'à 400°C elle peut intervenir au niveau de l'UBM du filtre ou du substrat. Ce qui prouve une bonne fusion de l'or.

Pour obtenir une adhésion supérieure à celle fixée par la norme militaire, une température de 400°C et une force de 20N sont nécessaires.

Les structures sans UBM présentent une adhésion plus faible que celle avec UBM. Pour remédier à cela nous avons ajouté de l'underfill. Cependant étant donné la configuration du filtre DCS1900, il est impossible de déposer de l'underfill sur la totalité de sa surface. En effet l'underfill déposé sur le bord de la puce comble l'espace entre la puce et le substrat par capillarité, or ce n'est pas possible pour ce filtre vu sa conception. D'autres méthodes de dépôts d'underfill existent IV.2.3.4 mais nous ne les avons pas essayées sur le circuit.

Pour comprendre plus précisément les interactions entre les différents matériaux et les conditions de fabrications nous avons réalisé des simulations par éléments finis qui sont présentées dans la Partie 3.III.

Comme ces simulations nécessitent une bonne compréhension du comportement des matériaux, nous introduirons les propriétés thermomécaniques fondamentales des matériaux en Partie 3.II.

I.5 Tests de qualification supplémentaires

Il existe différents tests pour qualifier un produit. Chez NXP les tests et leurs conditions sont résumés dans un document appelé GQS "General Quality Specification".

Nous nous sommes focalisés sur deux types de tests qui nous semblent importants dans notre cas (Tableau 3-21):

- Le test en humidité ou Temperature Humidity Bias "THB"
- Le cyclage thermique ou Thermal Cycling "TMCL".

Le test en humidité permet d'évaluer l'herméticité de la cavité et le TMCL permet d'appréhender les mécanismes de défaillances de l'assemblage étant donné l'hétérogénéité des matériaux utilisés.

Qualification Test Requirements for Design and Products						
Test	Abbr.	Specification	Test Conditions	Requirement		C / n ³ . Per Lot
				RFS / Target // Extended		
Temperature Humidity Bias	THB	SNW-FQ-102A	85°C / 85% RH, biased	1000 // 2000 h		0/45
Temperature Cycling	TMCL	SNW-FQ-112	- 65°C to + 150°C	Consumer applications 200 / 500 c	Automotive, Industrials applications 500//1000 c	0 / 77
			- 55°C to + 125°C	500/1000 c	1000//1500 c	

Tableau 3-21: Extrait des tests de qualification exigés par le GQS au sein de NXP.

Suivant les spécifications, pour le test en humidité, il faut tester 45 composants pendant 1000 heures et n'observer aucune défaillance pour que le composant réussisse le test. Pour le test TMCL c'est 0 défaut sur 77 échantillons au bout de 500 cycles.

Dans notre cas, il est impossible d'avoir autant d'échantillons. Nous avons donc réalisé ces tests dans les conditions préconisées mais avec un nombre limité d'échantillon. Cela nous permet tout de même d'avoir un aperçu du comportement de l'assemblage sous certaines conditions environnementales.

I.5.1 Test en humidité (THB)

I.5.1.1. Description du dispositif de test

Le polymère ne garantit pas une herméticité totale de la cavité. Pour évaluer l'influence de l'humidité sur le fonctionnement du filtre, nous allons mesurer le filtre dans une enceinte de simulation d'humidité (Figure 3-159). Cette enceinte permet de faire varier séparément la température et l'humidité relative. Le générateur de vapeur de Surface Measurement Systems contrôle la température et l'humidité autour des échantillons. La température est contrôlée par une pompe à chaleur à effet Peltier intégrée et une autre pompe permet la circulation de l'eau provenant de la réserve. Cela assure une distribution uniforme de la température et une variation de l'humidité relative de 0 à 95%.

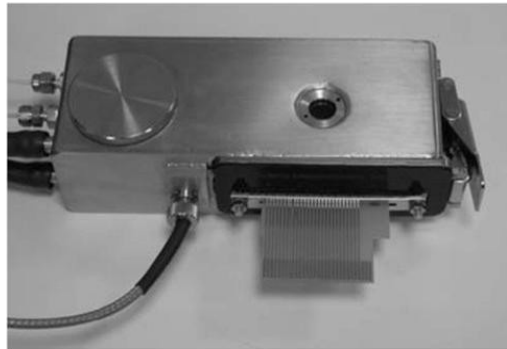


Figure 3-159: Enceinte de simulation d'humidité.

Ces mesures en humidité sont réalisées en collaboration avec l'IXL de Bordeaux qui fournit le substrat céramique. Nous réalisons l'assemblage chez NXP puis les tests électriques sont effectués à l'IXL.

Pour réaliser des mesures en temps réel le filtre est connecté et collé sur une plaque en céramique. Par mesure de protection les fils de connexion sont recouverts d'un glob-top ou résine de moulage. Celle-ci ne doit pas recouvrir le filtre pour ne pas influencer la mesure d'humidité dans la cavité (Figure 3-160). Les mesures électriques étant réalisées à l'IXL les assemblages doivent être assez robustes pour supporter le transport.

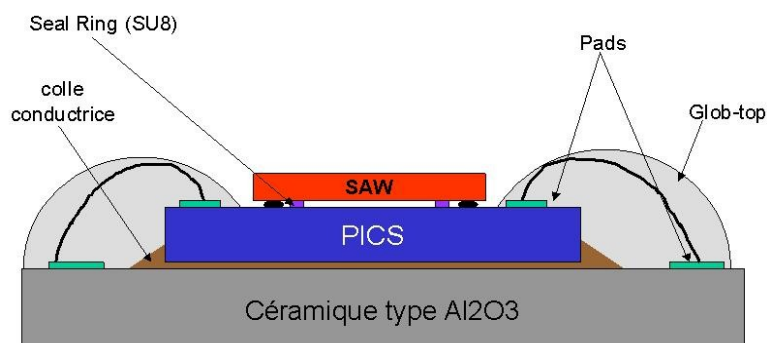


Figure 3-160: Structure de test en humidité disposée à l'intérieure de l'enceinte.

Pour la connexion nous utilisons des fils en or tandis que les plots sont en nickel/or sur le PICS et en or sur la plaque en céramique.

1.5.1.2. Difficultés rencontrées

L'UBM en Nickel/Or n'est pas dédié à la connexion filaire, il est préférable d'avoir des contacts en aluminium. Cependant quatre essais (A,B, C et D, Figure 3-161) IV.2.3.4 montrent qu'il est possible de réaliser cette connexion filaire sur du nickel/or.

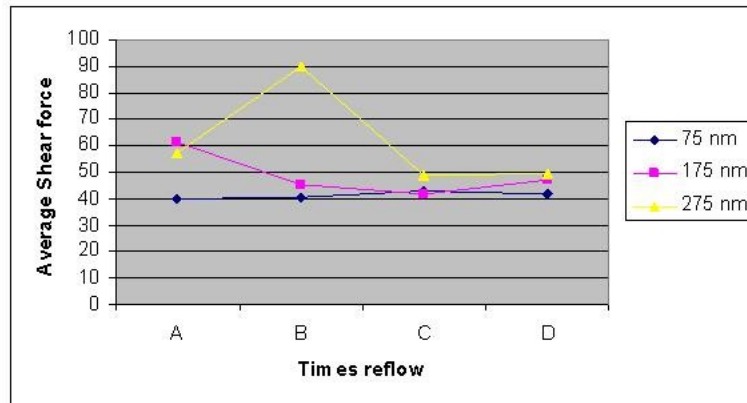


Figure 3-161: Test de cisaillement d'une connexion filaire en or sur un UBM en Nickel/Or pour différentes épaisseurs du flash d'or déposé sur le nickel en fonction du temps de reflow.

Lors de nos essais nous avons rencontré des difficultés de connexion. Cela s'explique par la dégradation et la qualité du nickel/or déposé sur les pads (Figure 3-162-a). Grâce à l'analyse par cross-section nous avons observé que le nickel est très perturbé en surface (Figure 3-162-b).

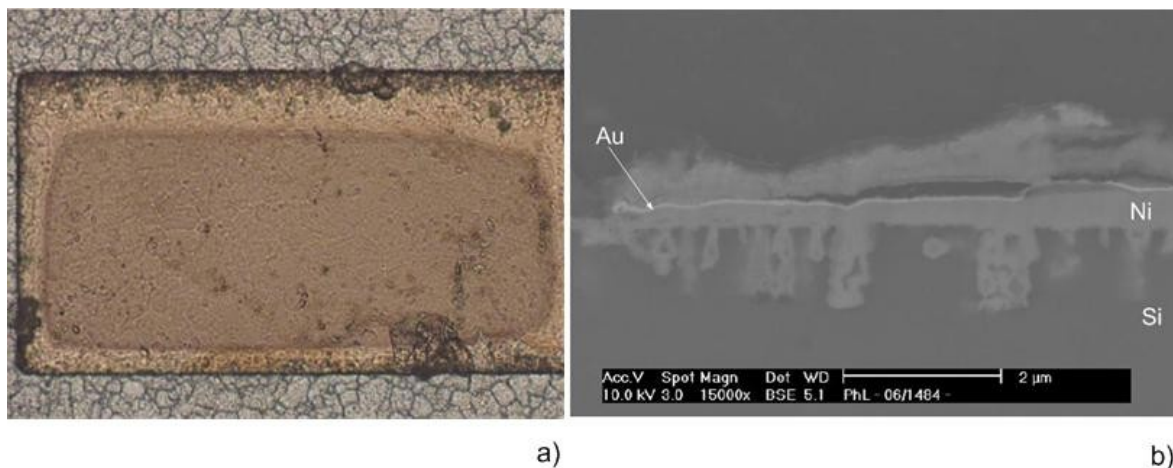


Figure 3-162: Vue des plots de connexions recouverts d'un UBM en nickel/or du PICS: a) vue de dessus et b) vue en cross-section.

Les plots présentent des auréoles ainsi qu'une diffusion du nickel dans le substrat. Pour compléter, nous avons réalisé des analyses par Energy Dispersion X-Ray (EDX) pour comparer et pour évaluer les différents matériaux contenus dans les différents dépôts. Cette méthode d'analyse permet d'identifier les éléments présents (essentiellement ceux proches de la surface) en un point donné d'un matériau et également de les quantifier approximativement. Ces mesures ont été accomplies au centre de la couche de nickel: point [A] et également dans la couche d'or: point [B] (Figure 3-163).

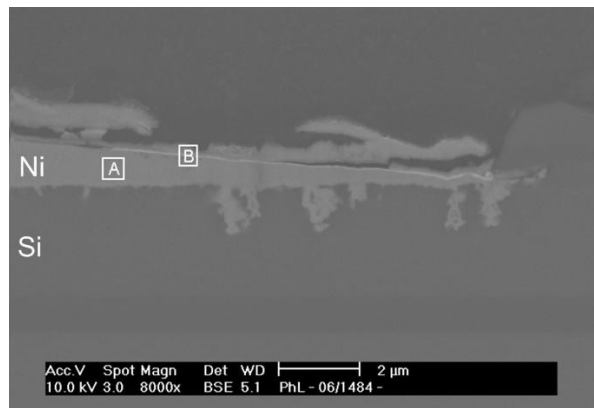


Figure 3-163: Emplacement des mesures EDX sur les plots de connexion.

Les analyses EDX montrent la présence de nickel (Figure 3-164-a) comme prévu au point [A] mais au point [B] différentes espèces de matériau sont apparues comme le silicium, le carbone, l'oxygène et le phosphore (Figure 3-164-b). La présence de phosphore à l'interface favorise la formation d'une couche de nickel dure, résistante à la corrosion et à l'usure et d'une épaisseur uniforme.

Par contre les autres éléments ne devraient pas être là, ce qui montre un mauvais recouvrement du nickel par l'or ainsi qu'une forte perturbation de la surface du plot.

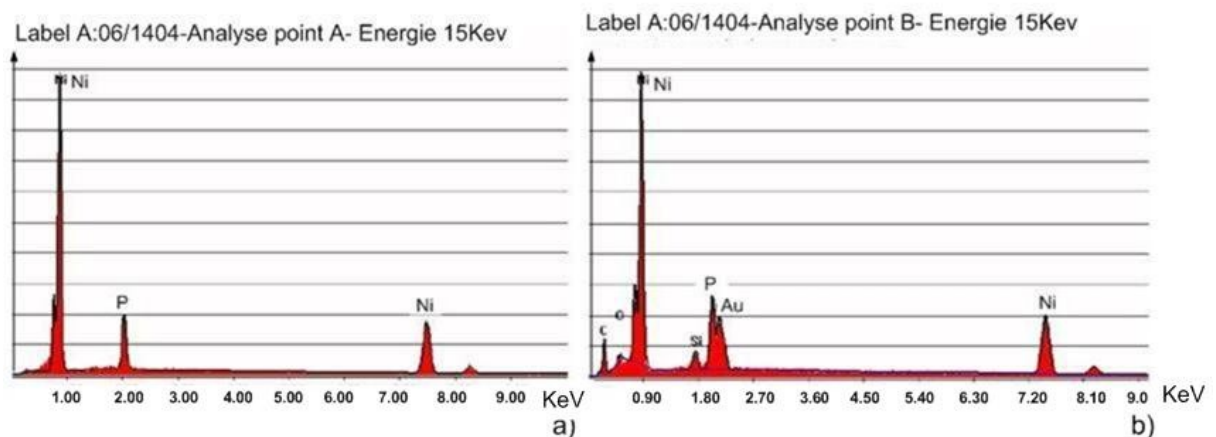


Figure 3-164: Spectre obtenu par EDX: a) au point A et b) au point B.

Remarque: Pendant le dépôt "electroless", la réaction chimique qui se produit est la réduction du nickel. Tout d'abord, une fine couche de nickel se dépose après réaction avec le zinc et c'est sur cette couche catalytique que la réaction d'electroless du nickel va commencer. Cette réaction est favorisée par l'oxydation d'un agent réducteur qui libère des électrons (ici de l'hypophosphite de sodium). Celui-ci contrôle le pourcentage de phosphore dans le nickel.

Etant donné ces résultats nous n'avons pas réussi à assembler correctement le filtre sur la céramique avec les UBM en nickel/or. Une des solutions est de supprimer cet UBM sur les plots de connexions filaires lors d'un prochain assemblage et de garder des plots en AlSiCu compatibles avec le wire-bonding.

1.5.1.3. Assemblage sans UBM

Nous avons assemblé des filtres sans UBM sur un substrat céramique. Nous avons pu assembler les composants sur la carte (Figure 3-160). Les fils de connexions sont en or, les pistes de la carte ne sont plus en or mais formée d'un alliage platine/or.

Des connecteurs seront ajoutés à la carte (Figure 3-165) pour mesurer les signaux électriques.

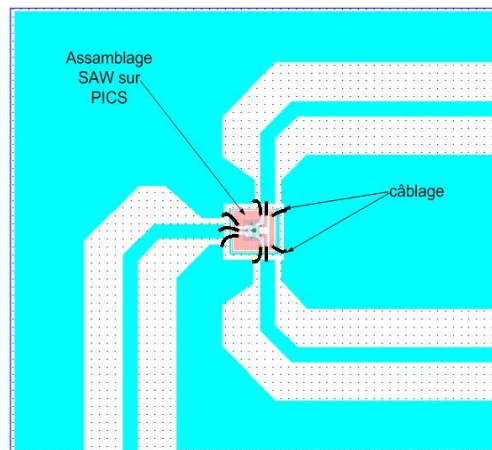


Figure 3-165: Conception de l'assemblage avec un filtre DVB-H sur la carte céramique

Cependant il a été impossible de mettre du glob-top que sur les fils donc tout le filtre a été recouvert. Cela peut avoir une incidence sur les mesures en humidité car il constitue une barrière supplémentaire.

Nous avons rencontré des problèmes pour réaliser la mesure mais les premiers résultats semblent très satisfaisants. En effet, la mesure du paramètre en réflexion (S11) à 50% et 80% d'humidité contenue dans la chambre sont totalement identiques.

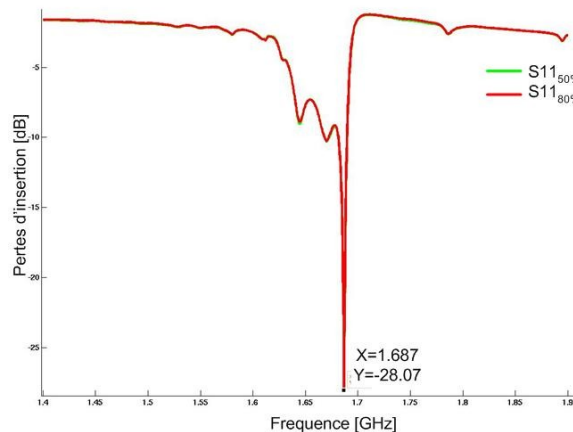


Figure 3-166: Mesure du paramètre de réflexion (S11) en fonction du pourcentage d'humidité de la chambre.

Il semble que le filtre assemblé n'est pas sensible aux variations d'humidité. Cela ne garantit pas une herméticité totale de la cavité mais garantit le bon fonctionnement du filtre.

Pour augmenter l'herméticité de la structure si nécessaire, des solutions existent. Il est possible d'ajouter une étape de métallisation ou bien de déposer une couche minérale de type SiNx-SixNy IV.2.3.4.

1.5.2 Test de durée de vie (TMCL)

Le cyclage par TMCL doit permettre d'évaluer la durée de vie d'un composant et de prédire les modes de défaillances.

Il est possible de réaliser les différentes étapes d'un procédé de fabrication ainsi que de vieillir artificiellement le composant. Lors de la fabrication d'un composant c'est l'étape de cuisson de la résine époxy (molding) qui est l'étape la plus critique, température élevée ($\approx 125^{\circ}\text{C}$) et pression importante ($\approx 8\text{MPa}$) IV.2.3.4. Lors de cette étape la résistance du composant est liée à la quantité d'humidité qu'il a absorbée durant le remisage (storage). Ce test est appelé "PRECON test" et il consiste en un remisage dans un environnement humide puis une étape de refusion. Il est suivi d'un test de TMCL. Cela garantit de faire suivre très précisément les conditions réelles des différentes étapes de fabrication. Dans notre cas nous n'allons pas effectuer ce test "Precon" nous allons directement effectuer un test TMCL.

Les tests sont effectués sur des machines SAPRATIN 220CT80/10, les cycles possibles sont : $-65^{\circ}\text{C}/+150^{\circ}\text{C}$ ou $-55^{\circ}\text{C}/+125^{\circ}\text{C}$. Dans notre cas nous avons effectué des cycles de $-55^{\circ}\text{C}/+125^{\circ}\text{C}$ avec des paliers chaud et froid de 15min et un temps de montée et de descente de 5min.

Pour les premiers échantillons nous avons effectué 20 cycles puis nous avons observé aux rayons X les interconnexions. Il a été impossible d'observer des modifications significatives de la structure.

Les moyens mis en oeuvre, afin d'évaluer régulièrement l'état de vieillissement de notre assemblage, s'appuient sur le contrôle des performances électriques et sur l'analyse de l'intégrité de l'assemblage.

Cependant nous avons rencontré des difficultés lors de l'évaluation des défaillances et pour déterminer à partir de quel cycle elles ont lieu. En effet, étant donné, le peu d'échantillons disponibles, il n'est pas possible d'effectuer des cross-section à chaque étape du cycle total et il est difficile de mesurer électriquement ces défaillances. L'analyse par rayons X ne semble pas assez précise pour distinguer d'éventuelles fissures.

Les variations de températures, de pressions ou d'humidité modifient la structure de notre assemblage. Pour comprendre leur influence, nous avons utilisé des outils de simulations par éléments finis. La bonne utilisation de ces outils nécessite une bonne compréhension du comportement des matériaux. Nous introduirons ici les propriétés thermomécaniques des matériaux utilisés.

II Propriétés thermomécaniques des matériaux

Nous allons introduire les propriétés thermomécaniques fondamentales des matériaux nécessaires à la simulation: le module de Young, le coefficient de dilatation thermique, le coefficient de poisson ainsi que leurs principaux comportements mécaniques.

Ces propriétés ont déjà été partiellement introduites dans la Partie 1, mais des modifications de notations ont été nécessaires pour ne pas confondre les termes avec les propriétés piézoélectriques. Dans cette partie seul l'aspect mécanique sera pris en compte.

II.1 Propriétés mécaniques

Le module de Young (E) ou module d'élasticité longitudinale, caractérise la rigidité d'un matériau. Il traduit la relation de proportionnalité entre la contrainte (σ) et le

déplacement relatif (ε) lorsqu'un matériau subit une déformation totalement réversible. Le coefficient de Poisson (ν) caractérise le rapport des déformations transversales à la déformation longitudinale.

Dans le cas du comportement élastique d'un matériau continu, homogène et isotrope, soumis à de petites déformations, la loi de Hooke traduit les relations déformations – contraintes alors que la relation de Lamé traduit les relations contraintes – déformations.

Loi de Hooke:

$$\varepsilon_{ij} = \frac{1}{E} \left[(1 + \nu) \sigma_{ij} - \nu \sigma_{kk} \delta_{ij} \right] \quad \text{Equation 3-84}$$

Relation de Lamé:

$$\sigma_{ij} = 2G\varepsilon_{ij} + \lambda \theta \quad \text{Equation 3-85}$$

où ε_{ij} représente le tenseur des déformations (Equation 3-2)

σ_{ij} représente le tenseur des contraintes (Equation 3-3)

δ_{ij} symbole de Kronecker

G est le module de cisaillement

λ est la constante de Lamé

θ est la trace de la matrice des déformations

de plus $\lambda = \frac{E\nu}{(1 + \nu)(1 - 2\nu)}$ **et** $G = \frac{E}{2(1 + \nu)}$ **Equation 3-86**

Lorsqu'un solide est soumis à une sollicitation de cisaillement pur sous l'effet d'une contrainte τ_{xy} , on observe une modification angulaire des angles droits de direction xy ($\pi/2 \rightarrow \pi/2 - \gamma_{xy}$). Le module de cisaillement est le facteur de proportionnalité entre la contrainte τ_{xy} et la déformation γ_{xy} :

$$G = \frac{\tau_{xy}}{\gamma_{xy}} \quad \text{Equation 3-87}$$

La distorsion angulaire ou glissement est notée γ_{ij} est homogène à un angle avec $i \neq j$.

Le tenseur des contraintes regroupe les contraintes normales (tensions, compressions) suivant sa diagonale et ses autres constituants sont les contraintes tangentielles (cisaillements).

Il existe un système d'axes pour lequel le tenseur des contraintes ne possède que des composantes suivant sa diagonale. Ces composantes ($\sigma_1, \sigma_2, \sigma_3$) sont alors définies comme étant les contraintes principales (Equation 3-6).

$$\begin{bmatrix} \sigma_{11} & \tau_{12} & \tau_{13} \\ \tau_{12} & \sigma_{22} & \tau_{23} \\ \tau_{13} & \tau_{23} & \sigma_{33} \end{bmatrix} \Rightarrow \begin{bmatrix} \sigma_1 & 0 & 0 \\ 0 & \sigma_2 & 0 \\ 0 & 0 & \sigma_3 \end{bmatrix} \quad \text{Equation 3-88}$$

Lorsqu'on est en présence de contraintes biaxiales ou triaxiales, un critère doit être défini pour établir les conditions sous lesquelles les déformations apparaissent. Le principal critère utilisé à cette fin est le critère de von Mises. La contrainte équivalente σ_e est définie à partir des contraintes principales par l'équation suivante:

$$\sigma_e = \frac{1}{\sqrt{2}} \sqrt{(\sigma_1 - \sigma_2)^2 + (\sigma_2 - \sigma_3)^2 + (\sigma_3 - \sigma_1)^2} \quad \text{Equation 3-89}$$

II.1.1 Dilatation thermique

Le Coefficient de Dilatation Thermique (CTE) est défini comme l'augmentation relative de longueur par unité de température et s'exprime en ppm/°K ou ppm/°C. C'est un paramètre intrinsèque au matériau. Ce coefficient varie en fonction de la température, c'est pourquoi il a été défini deux types de coefficient de dilatation thermique (Figure 3-167)

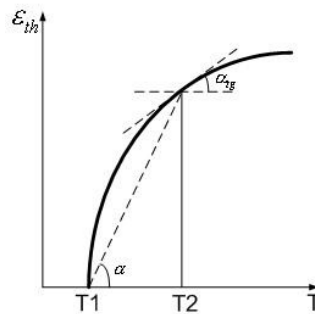


Figure 3-167: Représentation du coefficient de dilation thermique

Le coefficient de dilatation α caractérise la déformation moyenne du matériau sur une plage de température alors que le coefficient de dilatation tangentielle α_{tg} caractérise la dilation à une température donnée.

L'équation du coefficient de dilatation en fonction de la température étant souvent très complexe à exprimer, on considère souvent le coefficient de dilatation constant et valide uniquement pour une certaine plage de température.

Lorsqu'un matériau est chauffé ou refroidi lentement, il se dilate uniformément sans contrainte résiduelle. L'élongation ε relative du matériau est alors donnée par la formule suivante :

$$\varepsilon = \alpha (T_1 - T_0) = \alpha \Delta T \quad \text{Equation 3-90}$$

Considérons maintenant un assemblage de deux substrats, dont les coefficients de dilatation thermique sont différents (Tableau 3-22). Ces deux substrats sont soudés entre eux par des brasures. C'est le cas de notre assemblage.

Matériau	CTE [ppm/°C]
LiTaO ₃	12,6
Si	2,6

Tableau 3-22: Coefficient d'expansion thermique des substrats de l'assemblage

Le tantalate de lithium et le silicium sont des matériaux anisotropiques. Mais par simplifications nous ne tiendrons pas compte de leur anisotropie dans cette étude analytique. De plus comparativement à un assemblage puce sur PCB ($CTE_{Si} < CTE_{PCB}$), dans notre cas c'est le filtre SAW qui a un CTE plus grand que celui du silicium (Figure 3-168).

Lors d'une élévation de température et si les conditions aux limites empêchent les matériaux de se dilater, alors les matériaux ayant de faibles CTE contraignent les matériaux ayant des CTE plus élevés, ces derniers ne pouvant se dilater à leur guise. Inversement, les matériaux ayant des CTE élevés induisent une dilatation supplémentaire sur les matériaux à CTE plus faibles (Figure 3-168).

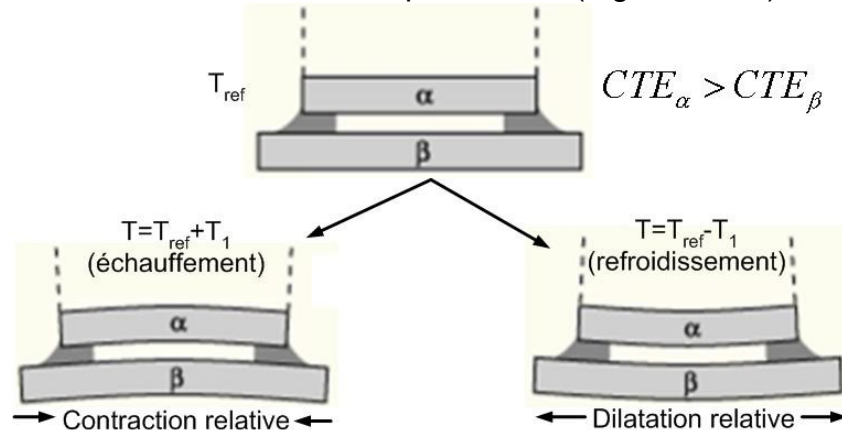


Figure 3-168: Déformations et contraintes au sein d'un assemblage hétérogène

Toutefois, si le déplacement du matériau est restreint, le changement de volume causé par la température peut ne pas être possible et des contraintes mécaniques d'origine thermique pourront alors se développer.

$$\sigma_{thermique} = \alpha E \Delta T$$

Equation 3-91

avec E module d'Young
 ΔT variation de température

II.1.2 Evaluation analytique des déformations dues aux variations de température

Il est difficile d'évaluer analytiquement ces contraintes pluriaxiales. Pour calculer ces déformations il est nécessaire de faire l'hypothèse qu'elles se composent de déformation de cisaillement d'amplitude constante. De plus il est nécessaire de simplifier la géométrie de l'assemblage (Figure 3-169).

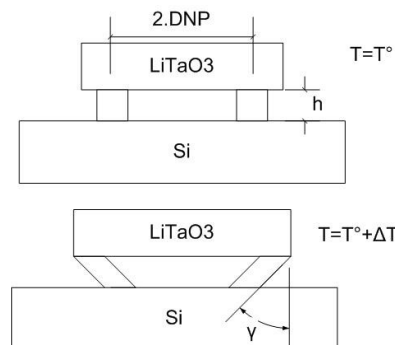


Figure 3-169: Déformation simplifiée de l'assemblage LiTaO3 sur Si lors d'une élévation de température

DNP ou "Distance to Neutral Point" représente la distance entre le point neutre et le centre de la connexion la plus éloignée de celui-ci. Ce point neutre correspond au centre de l'assemblage, il ne subit aucune déformation et c'est la connexion la plus éloignée de celui-ci qui subit les déformations les plus importantes.

En négligeant les gradients de températures ainsi que le caractère tridimensionnel des déformations, nous obtenons les déformations de cisaillement γ (Equation 3-5) IV.2.3.4:

$$\gamma = \frac{DNP}{h} \Delta \alpha \Delta T, \Delta \alpha = \alpha_{LiTaO_3} - \alpha_{Si} \text{ et } \Delta T = T_{max} - T_{min} \quad \text{Equation 3-92}$$

ou γ représente les déformations de cisaillement, $\Delta \alpha$ la différence de CTE, ΔT la variation de température, DNP est la distance du point central et h la hauteur du scellement entre les deux substrats. Cette équation est appliquée pour les composants connectés par "flip-chip" sur les PCB (Printed Circuit Board).

Nous avons effectué ce calcul pour les deux filtres (DCS1900 et DVB-H US) pour les différentes hauteurs de connexions étudiées.

Pour effectuer ce calcul nous avons pris:

$$\Delta \alpha = \alpha_{LiTaO_3} - \alpha_{Si} = 12.6 - 2.6 = 10 \text{ ppm}/^\circ\text{C}$$

$$\Delta T = T_{max} - T_{min} = 125 + 55 = 180^\circ\text{C} \text{ (Température maximale et minimale d'un cycle TMCL).}$$

Epaisseur des connexions [μm]	20	25	30
Déformations de cisaillement (DCS1900) [rad]	0,0522	0,0418	0,0348
Déformations de cisaillement (DVB-H US) [rad]	0,036	0,0288	0,024

Tableau 3-23: Déformations de cisaillement en fonction de l'épaisseur des connexions pour les deux filtres.

Ces valeurs sont assez importantes surtout pour le filtre DCS1900. Pour un assemblage standard, silicium sur silicium, ces valeurs sont de l'ordre de 0.01 IV.2.3.4.

Les connexions les plus éloignées du point central vont subir de très fortes déformations qui peuvent provoquer une fracture au niveau de la connexion.

Plus on augmente la taille des connexions plus les déformations de cisaillements diminue or d'après nos résultats pratiques plus on augmente la taille des interconnexions plus nous observons des fractures au niveau des interconnexions (Tableau 3-18).

La méthode analytique ne prend pas en compte le mur de polymère qui joue un rôle important car son $CTE_{Su8} = 50 \text{ ppm}/^\circ\text{K}$ est très différent de celui de l'or $CTE_{Au} = 15 \text{ ppm}/^\circ\text{K}$, cette différence engendre des déplacements importants du polymère par rapport à ceux des interconnexions. Cela influence le comportement de l'assemblage complet. De plus la géométrie de la structure est très simplifiée.

II.1.3 Evaluation de la fatigue des interconnexions

Lorsqu'un assemblage avec des interconnexions est soumis à un cycle thermique, les caractéristiques inélastiques des matériaux contribuent à accroître les

déformations. Les déformations augmentent constamment à chaque cycle thermique et expérimentalement une relation a été établie entre le taux de déformations et le nombre de cycles. Les déformations plastiques équivalentes lors d'une étape du cycle thermique sont calculées par:

$$\Delta \varepsilon_{eqv}^p = \frac{\sqrt{2}}{3} \sqrt{(\Delta \varepsilon_x^p - \Delta \varepsilon_y^p)^2 + (\Delta \varepsilon_y^p - \Delta \varepsilon_z^p)^2 + (\Delta \varepsilon_z^p - \Delta \varepsilon_x^p)^2 + \Delta \gamma^p} \quad \text{Equation 3-93}$$

ou ε_x^p représente les déformations plastiques suivant x, ε_y^p suivant y et ε_z^p suivant z.

$\Delta \gamma^p$ représente les déformations en cisaillement.

Les déformations en cisaillement qui s'accroissent pendant un cycle sont données par:

$$\Delta \gamma^p = \frac{3}{2} (\Delta \gamma_{xy}^{p^2} + \Delta \gamma_{yz}^{p^2} + \Delta \gamma_{zx}^{p^2}) \quad \text{Equation 3-94}$$

avec $\Delta \gamma_{xy}^p$ représente les déformations en cisaillement selon xy

Pour calculer les déformations plastiques équivalentes ε_{eqv}^{pl} du cycle complet, il faut ensuite faire la somme des déformations de chaque étape du cycle:

$$\varepsilon_{eqv}^{pl} = \sum \Delta \varepsilon_{eqv}^p \quad \text{Equation 3-95}$$

II.1.4 Comportements des matériaux

II.1.4.1. Matériaux solides

Les comportements d'un matériau peuvent se diviser en deux catégories:

- Comportement fragile: les matériaux qui présentent une déformation relative faible et réversible après l'annulation de sollicitation mécanique (loi de comportement élastique). Le terme fragile est relatif à la casse brutale du matériau lorsque la sollicitation mécanique dépasse la limite de rupture (exemple: céramique).

- Comportement ductile: les matériaux capables de se déformer dans une zone plastique avant rupture (loi de comportement élastoplastique). La déformation résiduelle est irréversible, on parle d'écoulement plastique (exemple: métaux).

L'élasticité se manifeste par un retour à l'état géométrique initial lorsqu'on annule le chargement. Pour la plasticité, l'apparition de déformations permanentes irréversibles sans rupture se manifeste lorsque la charge dépasse un certain seuil (seuil de plasticité). Celui-ci évolue généralement avec l'écoulement plastique (écrouissage).

Dans le cas d'un comportement fragile une relation bijective associe la contrainte à la déformation (Figure 3-171). Dans la pratique le module d'Young (E) est défini par la loi de Hooke.

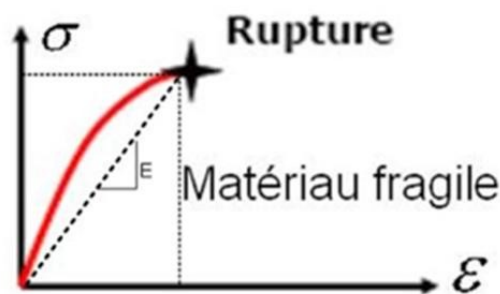
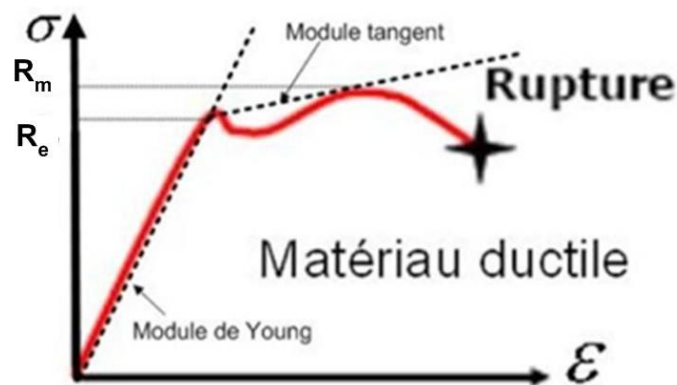


Figure 3-170: Loi de comportement des matériaux fragiles

avec σ la contrainte (Pa), ε la déformation (%) et E le module de Young (Pa).

Pour les matériaux ductiles qui dépassent la limite élastique (R_e), c'est un comportement plastique qui est caractérisé par le module d'Young (E) et le module tangent. Le module tangent correspond au rapport entre le taux d'augmentation de déformation plastique et le taux d'accroissement de la contrainte correspondante au-delà de la limite d'élasticité (Figure 3-171). Au-delà d'une valeur limite de résistance à la traction (R_m), le matériau présente une réduction localisée de sa section jusqu'à la rupture dans cette zone.

**Figure 3-171: Loi de comportement des matériaux ductiles**

La température peut aussi influencer le comportement du matériau. Dans le cas où la température d'utilisation est du même ordre de grandeur que la température de fusion ($T > 0.5T_f$), la déformation ne dépend plus seulement de la sollicitation mécanique, mais elle présente une forte dépendance à la température d'utilisation et à la durée d'application de la sollicitation. C'est un phénomène de viscoélastoplasticité.

$$\varepsilon = f(\sigma, t, T)$$

Equation 3-96

avec ε la déformation (%), σ la contrainte (Pa), t le temps (s) et T la température ($^{\circ}\text{C}$).

Ainsi un matériau métallique au comportement ductile à température ambiante, a souvent un comportement fragile à très basse température et un comportement viscoplastique pour une température proche de son point de fusion.

Le fluage est le phénomène physique qui provoque la déformation irréversible d'un matériau soumis à une contrainte constante pendant une durée suffisante. La viscosité se manifeste par la sensibilité de la réponse à la vitesse de sollicitation. C'est une dépendance vis à vis du temps.

Ces trois comportements peuvent se combiner: visco-élasticité, élasto-plasticité, visco-plasticité.

II.1.4.2. Polymères

Les polymères peuvent répondre à une sollicitation comme un solide élastique ou comme un fluide visqueux selon la température et le temps de sollicitation. Ce changement d'état sous l'action de la température entraîne des variations importantes de leurs propriétés mécaniques. Cette température limite est appelée température de transition vitreuse (T_g).

Les polymères fluent généralement à la température ambiante. Comme la plupart ne sont pas cristallins et n'ont pas de point de fusion bien déterminé, la température importante à prendre en compte est celle de transition vitreuse en dessous de laquelle les liaisons de Van der Waals rendent la structure rigide. Bien au-dessus de T_g le polymère est dans un état caoutchouteux ou viscoélastique et flue quand il est soumis à une contrainte. Bien en dessous de T_g il devient dur et parfois fragile et, au moins pour les applications pratiques, il ne flue plus.

Le comportement des matériaux ainsi définis va être intégré aux simulations par éléments finis. Cela nous permet d'étudier l'influence de différents paramètres sur notre assemblage hétérogène.

III Simulation par éléments finis du comportement thermomécanique de l'assemblage

Pour comprendre et améliorer la structure de l'assemblage nous avons simulé son comportement lors de la thermocompression. Pour cela nous avons utilisé un logiciel de simulation par éléments finis, ANSYS multiphysics IV.2.3.4, qui permet d'étudier le comportement thermomécanique de l'assemblage.

III.1 Principe de la simulation par éléments finis

Cette méthode consiste à représenter la structure réelle continue que l'on veut étudier par un modèle discontinu formé d'un nombre fini d'éléments de dimensions limitées, reliés les uns aux autres par l'intermédiaire de noeuds. C'est l'étape de discrétisation de la géométrie. Le problème est ensuite ramené à la résolution d'un système d'équations linéaires dont l'ordre dépend du nombre d'éléments ainsi que du nombre de noeuds associés à chaque élément. Les inconnues du système d'équations sont les degrés de liberté des noeuds. Il est théoriquement possible d'approcher la solution exacte ou réelle avec une précision qui dépend de la qualité du maillage, en particulier dans les zones où le gradient sur les valeurs des degrés de liberté est important. On ramène le problème du milieu continu à un ensemble de problèmes discrets avec un nombre fini de paramètres inconnus. Pour résoudre ces équations il est nécessaire de définir les conditions aux limites ainsi que les chargements à appliquer au modèle.

Cet outil est de plus en plus utilisé en microélectronique pour les MEMS et l'assemblage. En effet de nombreux travaux ont montré l'intérêt de ces simulations pour étudier la durée de vie des assemblages IV.2.3.4IV.2.3.4. Et plus particulièrement, étudier les défaillances de l'interconnexion au cours de cycles thermiques.

Nous allons ici décrire la simulation par éléments finis du comportement thermomécanique de l'assemblage du filtre à ondes de surface sur le substrat en silicium. Les résultats obtenus seront comparés aux données fournies par les observations de l'assemblage réel (Partie III.1).

III.2 Modélisation

III.2.1 Construction du modèle

La construction du modèle s'effectue en trois étapes. Il est nécessaire de définir la géométrie de la structure ainsi que les propriétés des matériaux qui la composent. Ensuite vient l'étape du maillage ou de discrétisation: cette étape est très importante car elle a une influence directe sur la qualité des résultats. Enfin, il faut définir le chargement et les conditions aux limites appliquées au modèle. Il est important d'utiliser les axes de symétries pour simplifier le modèle et ainsi diminuer le temps de calcul. Car cette méthode est en effet très gourmande en temps de calcul.

III.2.2 Définition des modèles

Pour la construction du modèle nous avons utilisé les dimensions réelles des composants. Ce modèle est constitué d'un substrat en silicium, les billes de connexion en or, d'anneaux de polymère et d'un substrat en tantalate de lithium (Figure 3-172).

Les simulations ont concerné les deux types de filtres et nous avons donc réalisé deux modèles différents basés sur la géométrie réelle des filtres. Leurs dimensions sont décrites dans le Tableau 3-24.

Type de filtre	Dimensions du filtre [µm]	Dimensions du substrat PICS [µm]
DCS 1900	1560x950x350	2020x1210x650
DVBH	1000x1000x350	1500x1500x650

Tableau 3-24: Dimensions des composants utilisés dans le modèle.

Avec ANSYS c'est l'utilisateur qui fixe le système d'unité, celui-ci doit être homogène.

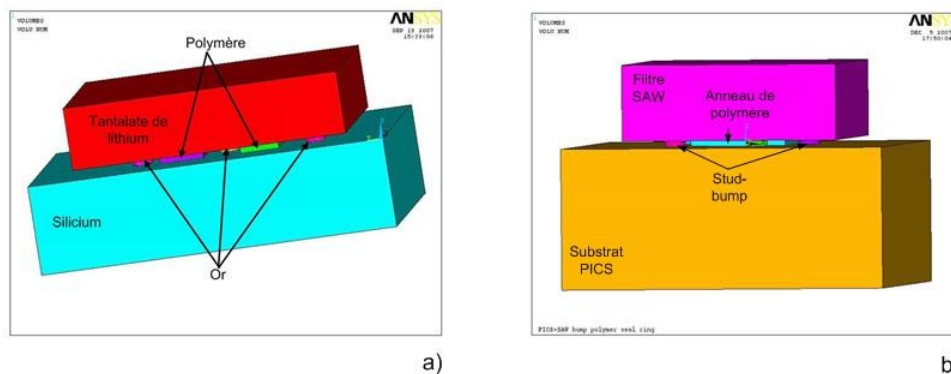


Figure 3-172: Géométrie complète de l'assemblage du filtre à ondes de surface sur substrat PICS: a) filtre DCS1900 et b) filtre DVB-H US.

Pour simplifier le modèle, nous n'avons pu tenu compte des différentes couches de métallisations nécessaires à l'interconnexion.

III.2.3 Propriétés des matériaux

La plupart des matériaux employés pour la microélectronique ont un comportement anisotrope. Le tantalate de lithium et le silicium ne dérogent pas à la règle. Dans nos simulations nous avons cependant défini le silicium comme isotrope. Car ses paramètres suivant les trois directions sont très proches les uns des autres.

Toutes les données matériaux sont issues de la littérature IV.2.3.4, elles sont résumées dans le Tableau 3-25.

Matériaux	Loi comportementale	Module de Young [Gpa]	Coefficient de Poisson	Coefficient d'expansion thermique [ppm/°C]	Température de transition vitreuse [°C]
Si	Elastique	169	0.28	2.56	
LiTaO ₃	Elastique	310	0.3	$\alpha_x = 7$ $\alpha_y = 10$ $\alpha_z = 14,3$	
SU-8	Elastique	4.9	0.22	50	200
Au	Elasto-plastique	70	0.2	16	

Tableau 3-25: Propriétés des matériaux employés pour les simulations thermomécaniques

Les stud-bumps en or ont été modélisées grâce à une loi d'érouissage "bilinear kinetic hardening". Cette loi convient aux matériaux qui obéissent au critère de von Mises (les limites d'élasticité en compression et tension sont égales) pour de petits déplacements. La limite d'élasticité étant fixée à 200MPa et le module tangent à 1.1GPa IV.2.3.4IV.2.3.4.Nous obtenons ainsi les contraintes en fonction de la déformation (Figure 3-173).

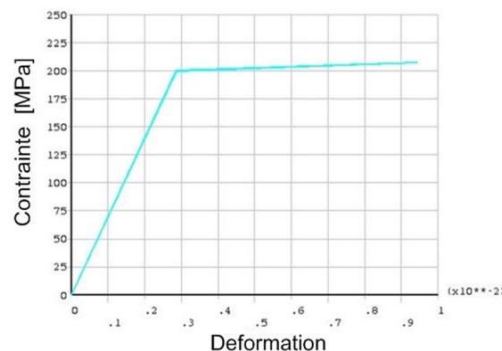


Figure 3-173: Modèle bilinéaire du comportement élastoplastique de l'or utilisé pour les stud-bumps.

Remarque: Les températures sont très proches de la température de fusion de l'or, donc son comportement est viscoplastique. Mais il a été impossible de trouver un modèle viscoplastique pour l'or.

Il existe pourtant un modèle viscoplastique pour les brasures de type SnAgCu ou PbSnAg... c'est le modèle de Anand IV.2.3.4IV.2.3.4. Il est couramment utilisé pour la modélisation et la simulation des alliages de brasure utilisés pour l'assemblage. Il est de plus intégré au logiciel ANSYS. Mais nous ne l'avons pas utilisé.

III.2.4 Maillage

Pour mailler cette structure nous avons utilisé des éléments de type "solide" adaptés à une étude thermomécanique. L'élément choisi est le "solid185", il a une forme parallélépipédique, il possède 8 nœuds et 3 degrés de liberté qui sont les trois translations élémentaires selon un système d'axe orthonormé (x, y, z). Une attention particulière est apportée pour obtenir un maillage structuré d'éléments hexaédriques

pour tous les solides de la structure. Il est aussi important d'obtenir un maillage conforme entre les différents composants, surtout pour lier les différents solides entre eux. Chaque maille des interfaces des connexions et murs de polymère doit être directement connectée aux mailles des substrats en contact.

Il est toutefois plus simple d'affiner le maillage avec des tétraèdres qu'avec des hexaèdres.

Pour les deux composants, il existe un plan de symétrie au niveau de la structure, ce qui permet de diviser par deux le nombre d'éléments nécessaires à la modélisation (Figure 3-174). Ce plan de symétrie xz assure la contrainte en position suivant y (Figure 3-175).

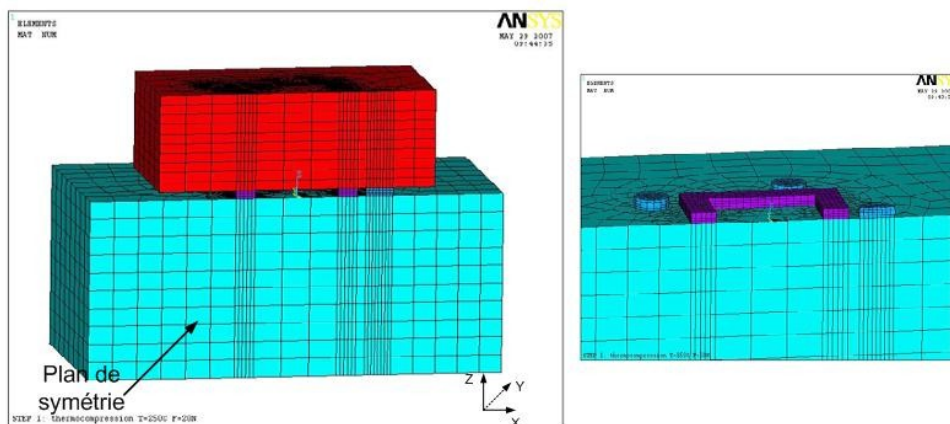


Figure 3-174: Représentation de la structure maillée du filtre DVBH totale (a) et détails des stud-bumps et anneaux de polymère sur le substrat en silicium (b)

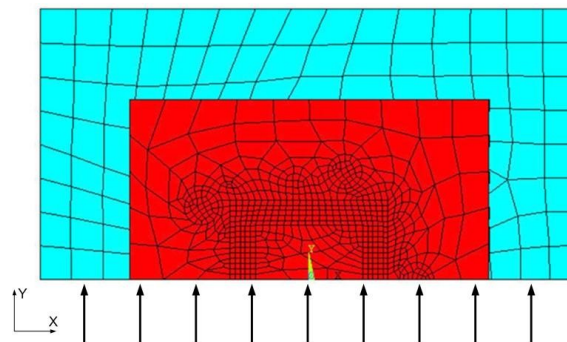


Figure 3-175: Plan de symétrie xz

III.2.5 Application des chargements

Nous avons simulé le processus d'assemblage (brasage des stud-bumps et scellement polymère). Nous avons suivi le profil thermique (Figure 3-176) de la thermocompression et appliqué une pression sur la face supérieure de l'assemblage. Cela nous permet d'évaluer les contraintes résiduelles créées lors du processus d'assemblage.

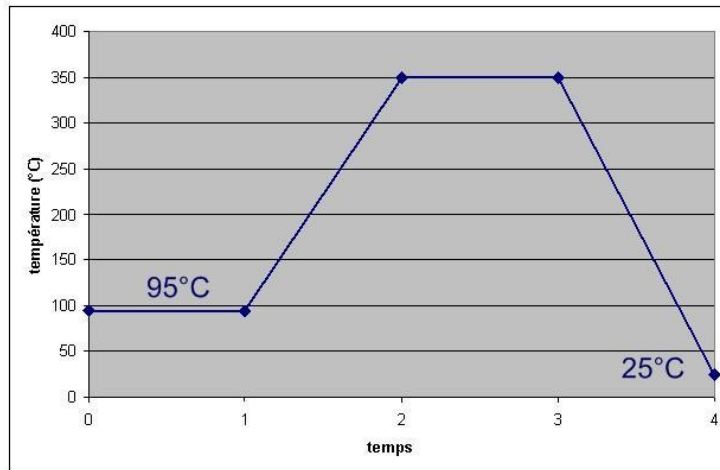


Figure 3-176: Simulation de l'assemblage à 350°C et stockage à 25°C

Pour simuler ce processus de fabrication plusieurs contraintes physiques sont à prendre en compte:

- Fusion des brasures à 350°C;
- Etuvage de la résine SU-8 à 95°C.

Pour cette simulation, la symétrie est complétée par des contraintes de déplacement nul suivant toutes les directions de la surface basse du substrat PICS.

Les contraintes n'apparaissent dans les brasures qu'au-dessus de la température de fusion de l'or. Il est impossible d'ajouter des éléments en cours de simulation, il existe une fonction permettant de désactiver certains éléments et de les réactiver par la suite ("ekill" et "ealive"). Notre simulation prend en compte cet effet, les brasures sont inactives jusqu'à 350°C puis elles sont actives par la suite.

De plus, la structuration des murs de polymère en SU-8 s'effectue à 95°C. Grâce à une initialisation des éléments du modèle à 95°C et une définition de la température de référence de 25°C pour le silicium et le tantalate de lithium, de 95°C pour la résine SU-8 et de 350°C pour l'or, il est possible de prendre en compte l'absence de contrainte au sein de la brasure à cette température.

III.3 Résultats

Nous avons étudié les déformations ainsi que la répartition des contraintes dans l'assemblage après les étapes de thermocompression et le retour à température ambiante pour différentes conditions. Puis nous avons étudié l'évolution des contraintes dans l'assemblage au cours d'un cycle thermique.

III.3.1 Etude du comportement de l'assemblage

Lors des étapes de thermocompression nous avons une dilation importante des matériaux puis l'ensemble de la structure subit une compression qui permet de connecter le filtre au substrat.

III.3.1.1. Comparaison entre les structures avec un filtre DCS1900 et un filtre DVB-H.

Nous avons comparé les deux structures lors du retour à température ambiante après la thermocompression pour différents aspects.

Les assemblages présentent un écrasement du filtre, compression des interconnexions et anneaux de polymère. Une partie semble subir un écrasement plus important que l'autre (Figure 3-177), les déplacements ont été multipliés par vingt sur la figure. En effet la répartition des connexions n'est pas homogène sur la surface du substrat, surtout pour le filtre DCS1900 (Figure 3-177-a), il n'a pas été conçu pour ce type d'assemblage. L'anneau de polymère qui rigidifie la structure ne semble pas suffisant pour compenser l'écrasement. Des structures supplémentaires de maintien semblent donc indispensables étant donné qu'il est impossible de déposer de l'underfill pour ce filtre. Le déplacement vertical du filtre DVB-H est moins important et plus homogène.

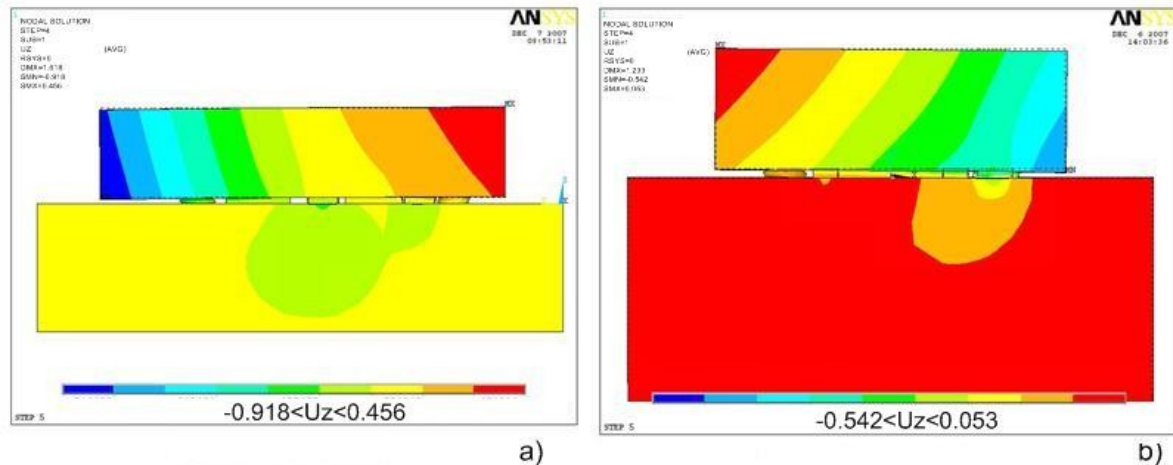


Figure 3-177: Déplacement vertical, suivant U_z , de l'assemblage après la thermocompression: a) structure filtre DCS1900 et b) structure filtre DVB-H US.

La différence de coefficient d'expansion thermique entre le filtre et le substrat PICS induit des déformations importantes au niveau des connexions. Ces déformations dépendent très fortement de la distance des connexions du point central de l'assemblage (DNP). Elles entraînent des contraintes normales aux surfaces des composants, les σ_z de la Figure 3-178.

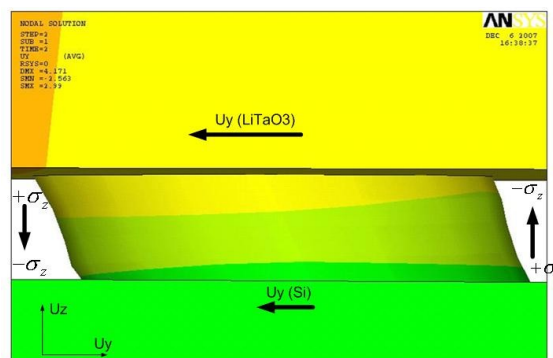


Figure 3-178: Effet de la différence de CTE au niveau des stud-bumps.

Les contraintes normales ainsi induites sont inférieures à 300MPa, pour les deux structures. Cela ne devrait pas provoquer de délaminations aux interfaces des connexions avec les deux substrats dues aux différences de coefficient d'expansion thermique du silicium et du tantalate de lithium IV.2.3.4.

Cependant il faut aussi tenir compte de l'anneau en polymère qui protège les zones actives du filtre car ses propriétés thermomécaniques sont très différentes de celle de l'or. Ces anneaux de polymère permettent de rigidifier la structure lors de la thermocompression car sans eux avec la pression appliquée nous obtenons un écrasement complet du filtre sur le substrat PICS. Nous avons donc évalué les différentes contraintes subies par les anneaux en polymère.

Les contraintes en tension et en compression ont été évaluées pour les deux types de filtre. Ces contraintes s'expriment par trois composantes sous ANSYS ($\sigma_1, \sigma_2, \sigma_3$), elles sont rangées par ordre de la plus positive (contrainte en tension) à la plus négative (contrainte en compression).

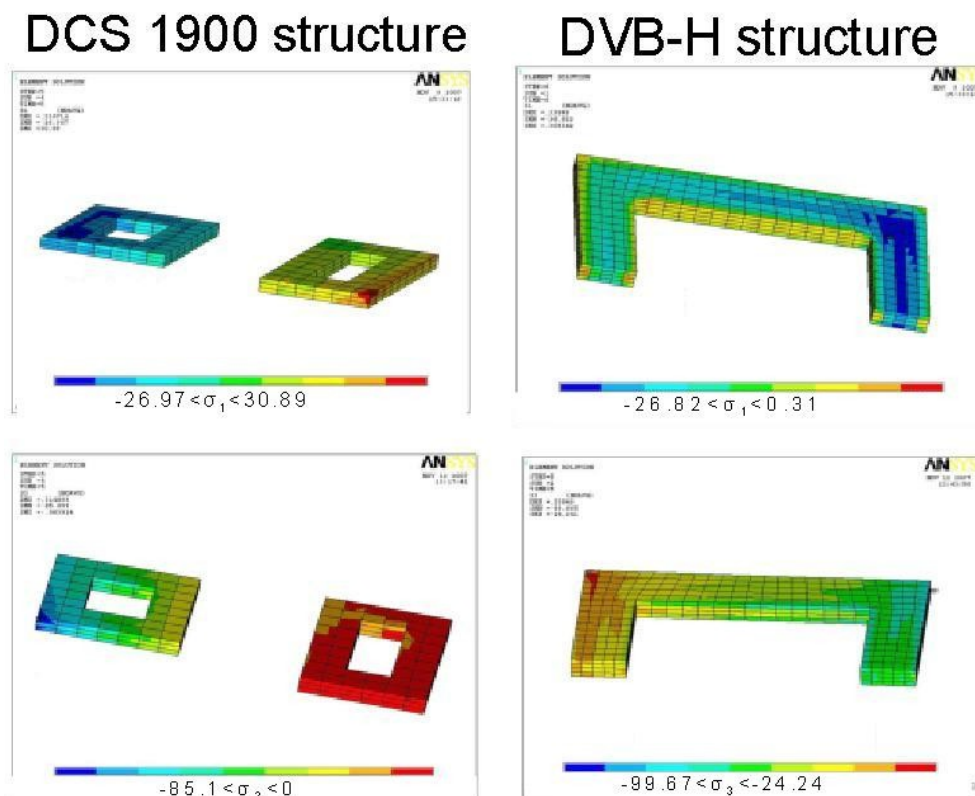


Figure 3-179: Contraintes principales observées dans l'anneau de polymère pour les deux types de filtre

Les contraintes observées étant principalement négatives ce qui correspond aux contraintes en compression.

La résistance de rupture du polymère SU-8 est fixée à 80MPa IV.2.3.4. Cette valeur dépend du procédé de fabrication du polymère IV.2.3.4. Dans notre cas cette valeur n'est pas atteinte pour la structure DVB-H US mais elle est dépassée pour la structure DCS1900. Cependant nous n'avons pas observé de fissure dans le polymère lors des sections réalisées sur des échantillons. Etant donné les résultats de simulations, les anneaux de polymère de la structure DCS1900 semblent plus stressés que la structure DVB-H. Cela fragilise l'une des structures par rapport à l'autre.

Pour les deux filtres les contraintes maximales de von Mises sont situées aux interfaces des connexions avec le substrat LiTaO_3 . (Tableau 3-26) Le lithium tantalate possède un CTE plus important que celui du silicium, son volume évolue de façon plus importante que celui du silicium. Cela crée des contraintes plus importantes aux interfaces avec les connexions qui sont maintenues au silicium.

En effet lors des variations de température, les différences des CTE des deux matériaux en contact avec la brasure induisent des sollicitations mécaniques élevées dans cette dernière, conduisant à la dégradation de son intégrité (dé laminage).

	Contraintes de von Mises [MPa]	
	Substrat PICS	Filtre SAW
Structure DCS	$0.419 < \sigma_{VM} < 413$	$1.85 < \sigma_{VM} < 781$
Structure DVB-H	$0.425 < \sigma_{VM} < 364$	$0.773 < \sigma_{VM} < 414$

Tableau 3-26: Contraintes de von Mises observées après la thermocompression sur les deux structures: DCS et DVB-H.

Les contraintes sont nettement plus importantes sur la structure du filtre DCS1900 ($\sigma_{VM}^{\max} = 781\text{MPa}$) que celle du filtre DVBH-US ($\sigma_{VM}^{\max} = 414\text{MPa}$).

En comparant les deux structures, nous pouvons observer de moins bons résultats en ce qui concerne la robustesse de la structure du filtre DCS1900. Tous les paramètres observés sont en sa défaveur. Il semble moins adapté à notre type d'assemblage que le filtre DVB-H.

III.3.1.2. Pression à appliquer lors de la thermocompression

Lors de nos essais nous avons appliqué différentes pressions lors de la thermocompression. Pour nous aider à évaluer leur influence et choisir la pression la plus appropriée, nous avons simulé le cycle thermique de la thermocompression (Figure 3-176) en faisant varier la pression appliquée. Elle correspond à une force variant de 10 à 30N. Lors des cross-section de l'assemblage, nous avons pu observer des fractures (Figure 3-180) qui apparaissent dans les interconnexions lorsque la force appliquée est trop importante.

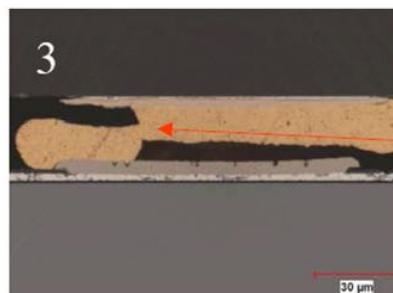


Figure 3-180: Fracture observée dans les interconnexions après la thermocompression.

Les simulations nous confirment la propagation de la fracture suivant la diagonale de la connexion (Figure 3-181). Plus nous augmentons la pression plus les déformations plastiques équivalentes (Equation III-13) sont importantes dans les interconnexions.

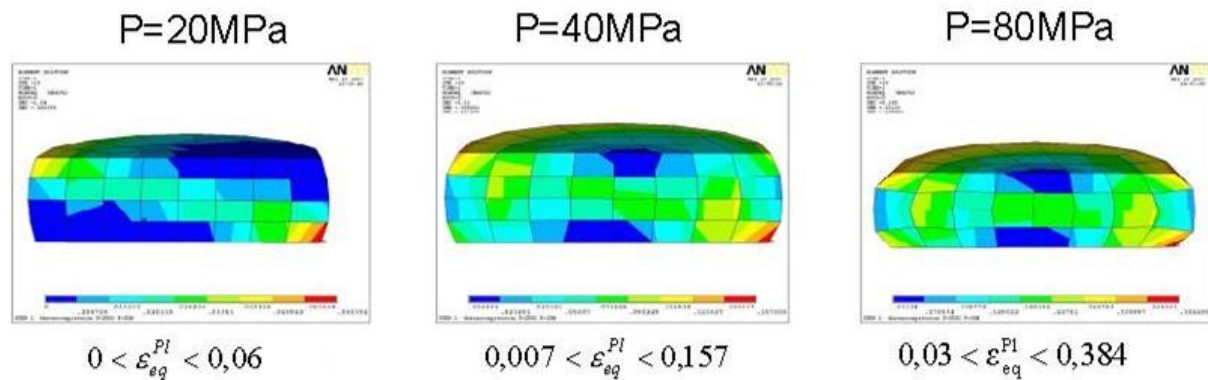


Figure 3-181: Déformations plastiques équivalentes dans les interconnexions en or pour un filtre DVB-H.

Les valeurs obtenues varient de 6% à 38%, il y a un risque important de fracture. Il y a une bonne corrélation entre les zones de fortes déformations et la fracture observée (Figure 3-180).

III.3.1.3. Epaisseur optimale des interconnexions et du mur de polymère

Lors des essais nous avons établi que plus l'épaisseur de polymère augmente plus des fissures apparaissent dans les interconnexions. Nous avons évalué ce phénomène en termes de contraintes et déformations des connexions.

En ce qui concerne les déformations nous obtenons une augmentation de celles-ci avec la diminution de l'épaisseur, pour le filtre DVB-H US (Tableau 3-27).

Epaisseur des connexions [μm]	15	25	35
Déformation plastique équivalente	0.14	0.12	0.10

Tableau 3-27: Evolution des déformations plastiques équivalentes en fonction de l'épaisseur des connexions

Pour les contraintes de von Mises, nous obtenons les contraintes les plus faibles pour une épaisseur de 25 μm (Tableau 3-28)

Epaisseur des connexions [μm]	15	25	35
Contraintes de von Mises [MPa]	<550	<420	<660

Tableau 3-28: Evolution des contraintes de von Mises en fonction de l'épaisseur des connexions

Ces contraintes se situent à l'interface des connexions et du substrat en tantalate de lithium comme ce que nous avons observé après les cross-section de l'assemblage (Figure 3-182).

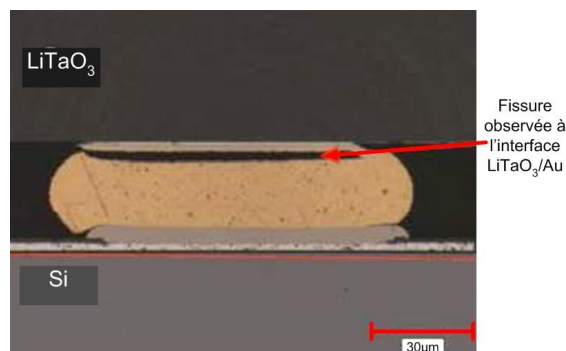


Figure 3-182: Délamination observée lors d'une section à l'interface LiTaO_3/Au pour une épaisseur de 30 μm .

En tenant compte des déformations (Tableau 3-27) et des contraintes (Tableau 3-28), l'épaisseur optimale des interconnexions semble être de 25µm. En effet il y a peu de différence en terme de déformations alors que les contraintes sont moins importantes à cette épaisseur.

L'épaisseur choisie pour réaliser l'assemblage permet donc une bonne connexion électrique tout en assurant une robustesse à l'ensemble de la structure.

Pour la suite des simulations, nous nous sommes contentés de la structure du filtre DVB-H US qui semble plus appropriée à ce type d'assemblage.

III.3.2 Modification des matériaux

Pour évaluer l'influence de l'anneau de polymère sur les déformations des interconnexions, nous avons réalisé une simulation en remplaçant le polymère SU-8 par de l'or. Nous obtenons une diminution importante des déformations.

Dans le cas du filtre DVB-H US, la déformation plastique équivalente passe de 12% à 4.8% (). L'intégration du filtre avec le même matériau semble une alternative intéressante.

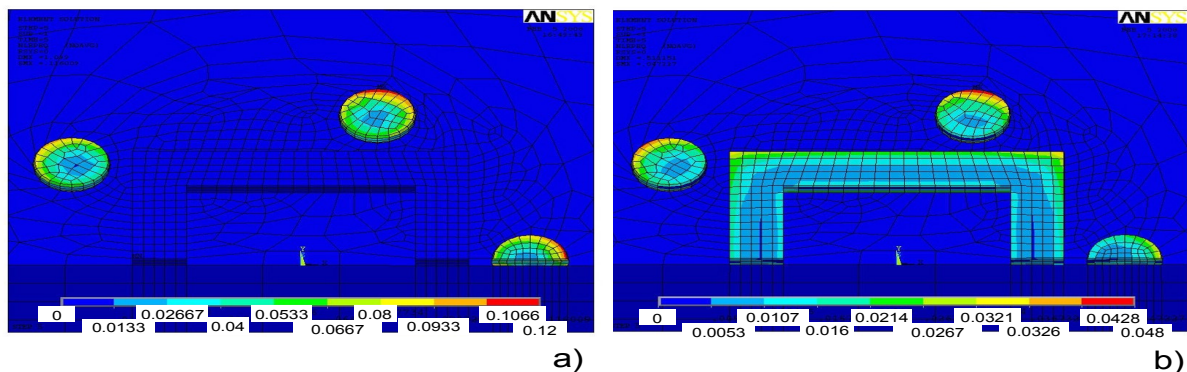


Figure 3-183: Comparaison des déformations plastiques équivalentes: (a) un assemblage avec un anneau en SU8, (b) un assemblage avec un anneau en or.

Cependant, la modification du polymère de l'anneau par un matériau conducteur n'est pas possible dans notre cas car cela entraînerait un court-circuit entre l'entrée et la sortie du filtre. En effet, le filtre ne possède qu'un seul niveau de métallisation.

Une solution serait de former l'anneau à l'extérieur du filtre. Mais dans ce cas la déformation est plus importante car on se trouve plus loin du point central du filtre. De plus il est impossible de déposer une métallisation avec un angle droit comme pour le polymère. Donc une adaptation de la conception est nécessaire.

Dans tous les cas pour des questions de coût l'anneau ne peut pas être constitué d'or pur. Des solutions peuvent être envisagées comme l'utilisation d'alliages à base d'or comme l'or/étain IV.2.3.4 ou à base de cuivre comme le cuivre/étain IV.2.3.4 voire même l'utilisation d'un polymère conducteur IV.2.3.4.

III.3.3 Modification des dimensions

Pour effectuer l'intégration du filtre et du tuner dans un même boîtier nous devons diminuer l'épaisseur de l'assemblage (Figure 3-193). Il n'est pas possible de diminuer l'épaisseur du filtre ou des interconnexions donc nous ne pouvons jouer que sur l'épaisseur du silicium. Dans notre cas nous passons d'une épaisseur de 650µm à

200µm (Figure 3-184). Nous avons évalué l'influence de cette diminution d'épaisseur sur les déformations et les contraintes.

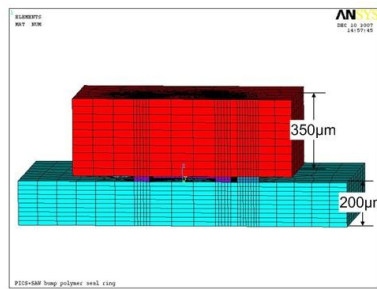


Figure 3-184: Modèle utilisé pour les simulations avec un substrat PICS de 200µm, filtre DVB-H.

La diminution de l'épaisseur du substrat PICS modifie très peu les déformations plastiques équivalentes observées au niveau des interconnexions. Par contre les contraintes de von Mises à la surface du substrat PICS augmentent, cette augmentation est non négligeable, elle passe de 364 à 486MPa. Il y a donc une fragilisation de l'assemblage et des risques de fracture dans le substrat (Tableau 3-29).

Epaisseur du substrat PICS [µm]	650	200
Déformation plastiques équivalente dans les interconnexions	0,12	0,13
Von Mises stress dans le silicium [MPa]	364	486

Tableau 3-29: Evolution des déformations et contraintes en fonction de l'épaisseur du substrat PICS.

Sur les échantillons réalisés nous n'avons observé en pratique aucune défaillance du substrat PICS, même si les contraintes de von Mises sont théoriquement supérieures à la résistance de rupture du silicium, fixée à 300MPa IV.2.3.4.

III.4 Cyclage thermique

III.4.1 Elaboration du modèle

Pour évaluer la durée de vie du composant et suivre l'évolution des contraintes dans l'assemblage, nous avons effectué un cyclage thermique de l'assemblage. Les composants étant dédiés aux applications grands publics, la norme en vigueur imposée par NXP pour ce type de composants est de passer 200 ou 500 cycles à des températures variant de -55°C à $+125^{\circ}\text{C}$. Il est impossible de réaliser ce nombre de cycle par simulation. Nous avons réalisé trois cycles de -55 à 125°C avec une rampe de 10°C par pas de calcul (Figure 3-185), la simulation dure environ 6h. Les conditions aux limites et le chargement imposés au modèle sont déclarés en termes de température uniformément appliquées à chaque instant et à l'ensemble des éléments du modèle.

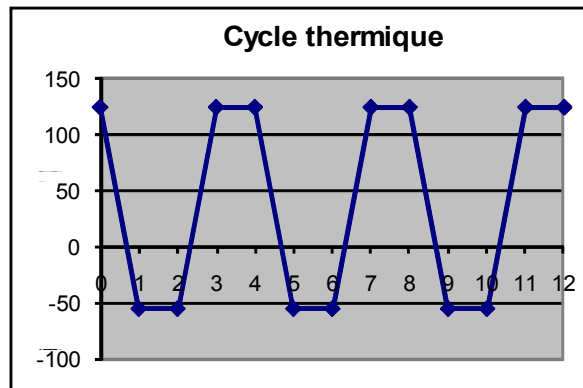


Figure 3-185: Cycle thermique en fonction du temps appliqué lors des simulations

La température de référence est fixée à 125°C. Cette température correspond à la température de moulage (molding) du boîtier.

Pour cette simulation, la symétrie (Figure 3-175) est complétée par des contraintes de déplacement nul en x et z sur les nœuds communs de l'arrête basse du substrat PICS et du plan de symétrie xz (Figure 3-186).

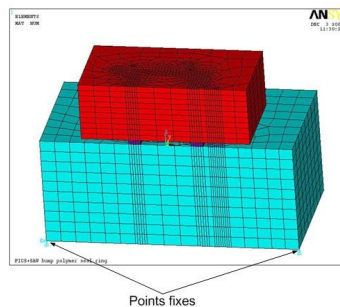


Figure 3-186: Conditions aux limites de l'assemblage lors des cycles thermiques.

III.4.2 Résultats

La Figure 3-187 présente l'évolution de la contrainte de von Mises au cours des 3 cycles thermiques. Les grandeurs physiques sont relevées à la surface du filtre (nœud 12186) et à la surface du PICS (nœud 2840). Ce sont les nœuds où la contrainte est la plus importante. La valeur de la contrainte, au cours du cyclage, est strictement positive en raison de la formulation utilisée pour la calculer (Equation III-6). Cette contrainte semble à peu près constante au cours des cycles

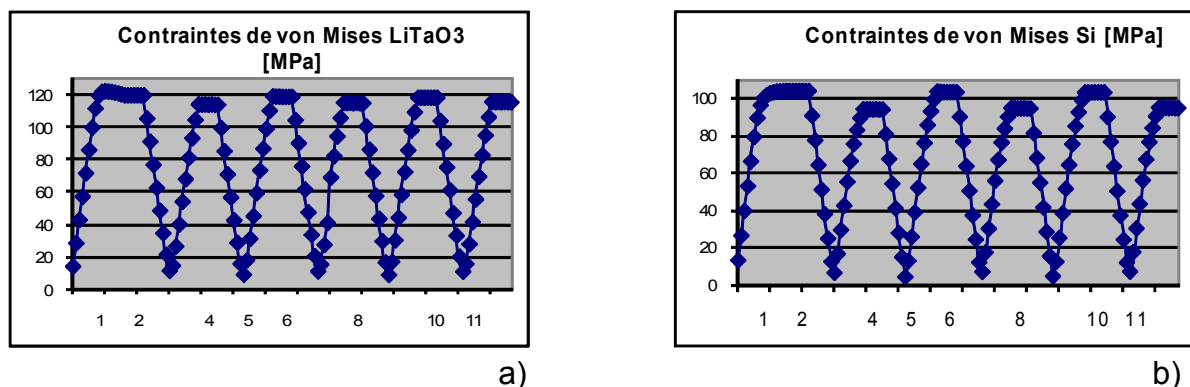


Figure 3-187: Contrainte de von Mises observées au cours des trois cycles à la surface du filtre (a) et à la surface du substrat PICS (b).

La résistance à la rupture du silicium est de l'ordre de 300MPa IV.2.3.4. Lors des cycles nous ne dépassons pas les 120MPa. Donc nous ne devrions pas observer de fractures du substrat PICS.

Lors des cycles thermiques, ce sont les interconnexions qui subissent les plus fortes déformations. Les stud-bumps en or ne sont pas utilisée industriellement chez NXP, elles sont utilisées pour des échantillons. Elles sont considérées comme pas assez robustes et pas assez fiables IV.2.3.4IV.2.3.4.

Dans le but d'évaluer la fiabilité de notre assemblage, nous avons comparé les résultats obtenus avec des interconnexions en or et les résultats avec des interconnexions en étain/plomb (SnPb). Cet alliage n'est plus utilisé, suite à la toxicité du plomb, mais son comportement et sa modélisation sont connus depuis plusieurs années IV.2.3.4.

L'étain/plomb (Pb95Sn5) est modélisé grâce à une loi d'érouissage "bilinear kinetic hardening" dépendante de la température, modèle fourni par W. van Driel. Nous obtenons ainsi les contraintes en fonction de la déformation (Figure 3-188).

Figure 3-188: Modèle bilinéaire du comportement élastoplastique de l'étain/plomb en fonction de la température

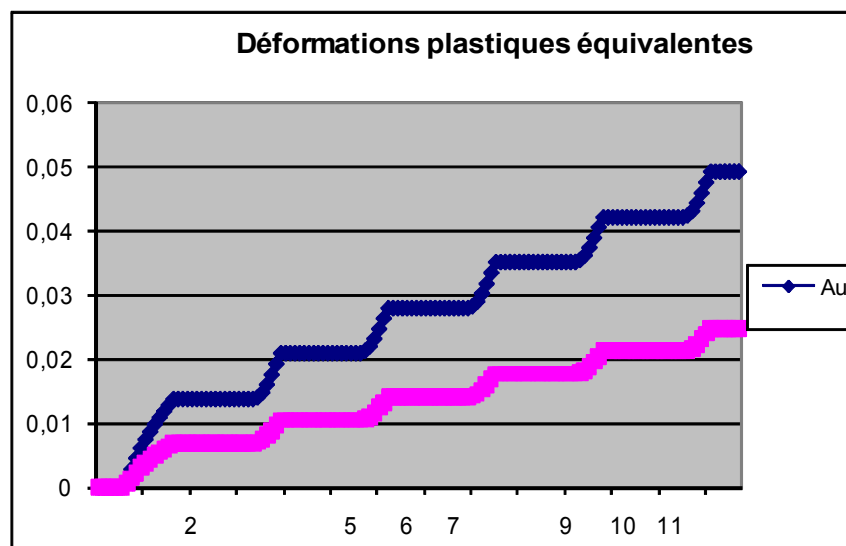


Figure 3-189: Comparaison de la déformation plastique équivalente pour un assemblage avec des connexions en or et des connexions en étain/plomb au cours de trois cycles TMCL.

La Figure 3-189 présente les déformations plastiques des connexions au cours des trois cycles pour des connexions en or et en étain/plomb. Elles ont été évaluées au point où les déformations sont les plus importantes (nœud 13). Les connexions en étain/plomb subissent une déformation moins importante, deux fois plus faible, que celle observée pour les connexions en or.

D'après les simulations ce type d'assemblage semble viable, même si le nombre de cycles thermiques n'est pas assez important pour tirer des conclusions certaines. Des améliorations semblent possibles par le choix des matériaux d'interconnexion et la géométrie de la structure.

Cependant l'étape de thermocompression induit des contraintes résiduelles importantes dont il faut tenir compte et qui peuvent endommager les interconnexions, voire le cristal piézoélectrique. Il est possible de diminuer la température nécessaire

par l'utilisation d'alliage à base d'étain, type SnAgCu dont la température de fusion est d'environ 220°C.

Tous les résultats de simulations présentent une tendance mais il faut prendre avec précaution les résultats quantitatifs présentés ci-dessus. En effet, lors de ces simulations le polymère n'a pas été simulé de façon très précise. Son comportement visco-élastique n'a pas été pris en compte IV.2.3.4.

Le but de l'étude était de réaliser un système complet, après avoir prouvé la faisabilité de l'intégration d'un filtre à ondes de surface sur un substrat silicium. Nous avons intégré dans un même boîtier une puce active (Tuner) et un filtre SAW. Nous détaillerons dans la suite les différentes étapes.

IV Intégration d'un filtre dans un système

Pour cette application, nous avons utilisé le filtre dédié aux applications télévision sur mobile de la norme DVB-H US. C'est un filtre passe-bande fourni par EPCOS.

IV.1 Conception du SiP: SAW+Tuner DVB-H US.

IV.1.1 Description de l'assemblage

Pour valider l'intégration des filtres à ondes de surface dans un System in Package, nous avons intégré un TUNER DVB-H US (1670-1675MHz) avec le filtre dans un même boîtier. Les deux composants sont montés en "flip-chip" l'un à côté de l'autre sur un substrat (PICS) qui permet l'intégration de composants passifs nécessaires à l'application. Le système ainsi formé est collé sur le leadframe d'un boîtier HVQFN. Les connexions électriques sont filaires entre le PICS et le boîtier (Figure 3-190).

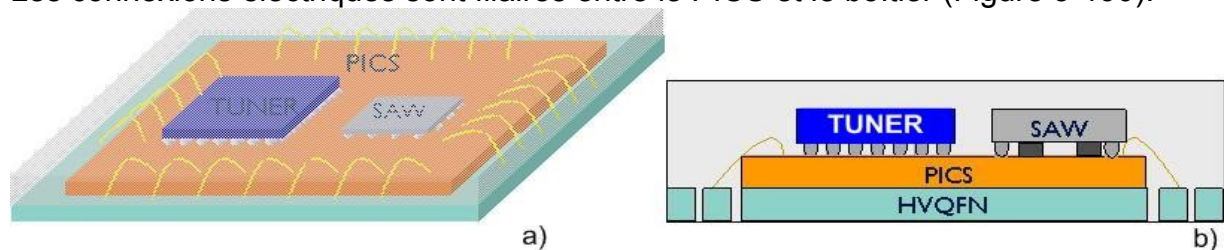


Figure 3-190: Schéma de l'assemblage complet dans un boîtier de type HVQFN vue de dessus (a) et vue en coupe (b).

L'intégration de ces deux composants dans un même boîtier permet de diminuer la taille de l'empreinte de ce système sur le PCB et d'augmenter les performances.

IV.1.2 Conception du circuit passif d'adaptation (substrat PICS)

Le tuner permet de capter le signal RF de faible amplitude émis par un émetteur et délivre un signal basse fréquence amplifié. Le Tuner est constitué de plusieurs éléments dont une boucle à verrouillage de phase. Cette boucle à verrouillage de phase (PLL: "Phase-Locked Loop") nécessite un filtre de boucle externe. Ce filtre est là pour extraire la valeur moyenne du signal d'erreur (sortie du comparateur de phase) et ainsi lisser la tension de commande de l'oscillateur contrôlé en tension (VCO: "Voltage Controlled Oscillator") de la PLL. Ce filtre est réalisé par un réseau de résistances et de capacités intégrées dans le substrat silicium.

Les capacités de découplages (RF, IF, Synthétiseur et C0) améliorent l'intégrité du signal et sont placées le plus près possibles des circuits intégrés afin de minimiser l'inductance des pistes de connexion et la surface de la boucle. En effet, elles se comportent dans le domaine temporel comme des sources locales de charges et dans le domaine fréquentiel elles diminuent l'impédance équivalente. Elles jouent un rôle de stabilisateur de tension. D'autre part, la présence d'une capacité de découplage réduit la boucle effective de circulation de courant transitoire, limitant le rayonnement en mode différentiel.

Le réseau passif intégré nécessaire au bon fonctionnement de l'application est présenté en Figure 3-191. Les valeurs des composants ont été ajustées en fonction de l'application, mais non fournis (confidentiel). Ils ont été intégrés dans le substrat PICS, ce qui permet de diminuer fortement le nombre de composants externes nécessaires à l'application.

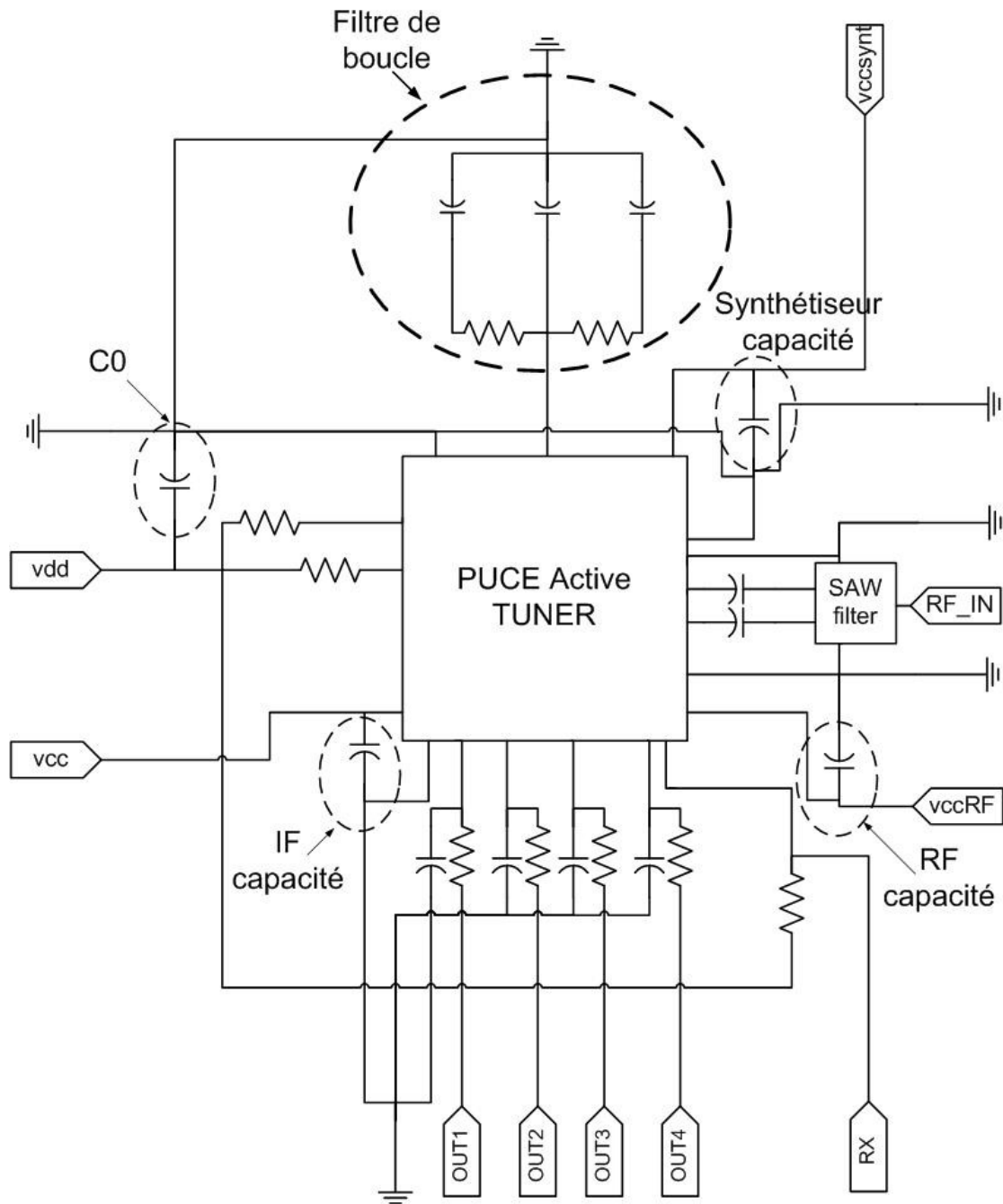


Figure 3-191: Schéma électrique du système Filtre+Tuner et son circuit d'adaptation

Ce circuit a été conçu dans le cadre d'un MPW (Multi Project Wafer) interne (procédé de fabrication propre à NXP). Plusieurs circuits ont été conçus dont le circuit complet (Figure 3-192) qui correspond au schéma électrique de la Figure 3-191.

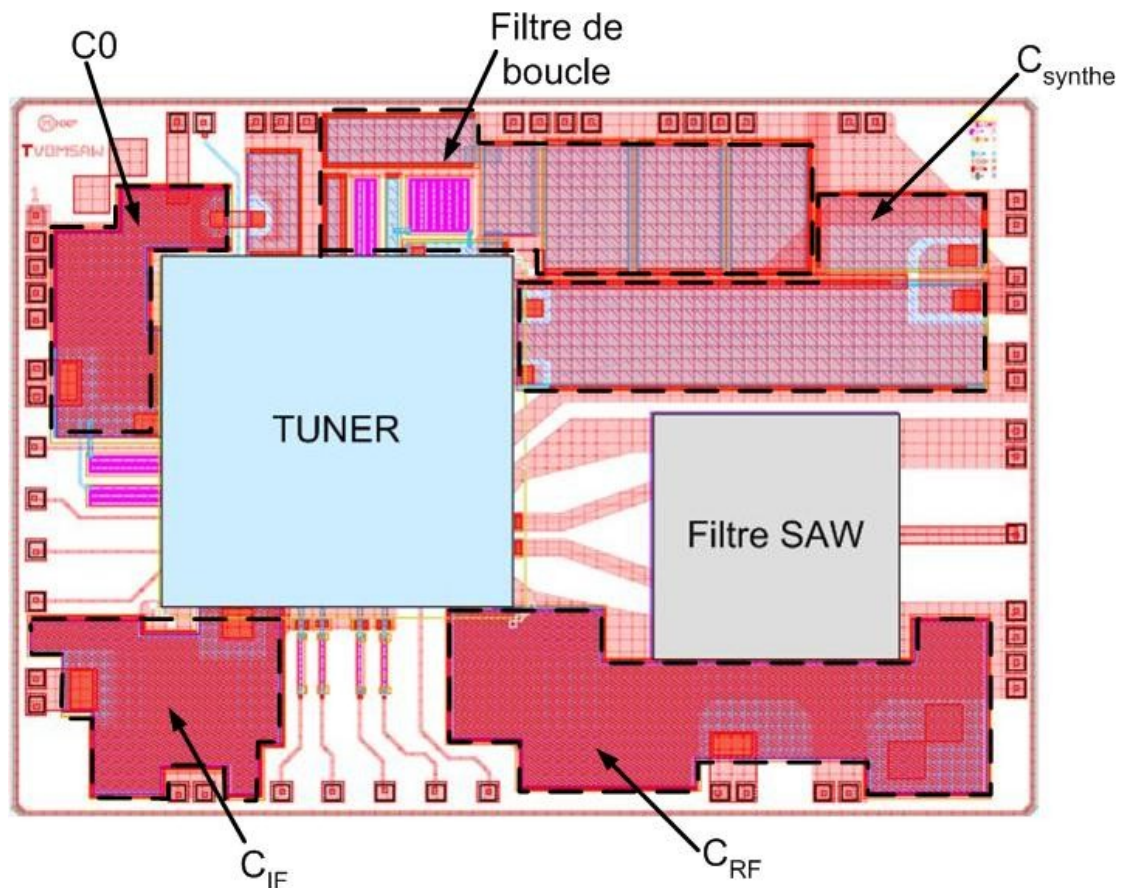


Figure 3-192: Layout du substrat PICS avec les puces reportées correspondant au schéma électrique complet.

Pour cette structure un test système est réalisé. Nous allons comparer les performances électriques de ce composant et celles du même circuit actif (Tuner) dans un boîtier et d'un filtre à ondes de surface placé dans son propre boîtier séparé.

IV.1.3 Etapes du procédé d'assemblage du SiP

Pour l'intégration du filtre à ondes de surface nous avons repris le procédé technologique développé précédemment sans l'étape de dépôt autocatalytique de nickel/or sur les pads. Deux étapes ont été ajoutées pour l'intégration de l'ensemble des composants dans un boîtier:

- Rodage du substrat PICS à 200 μ m;
- Dépôt d'underfill.

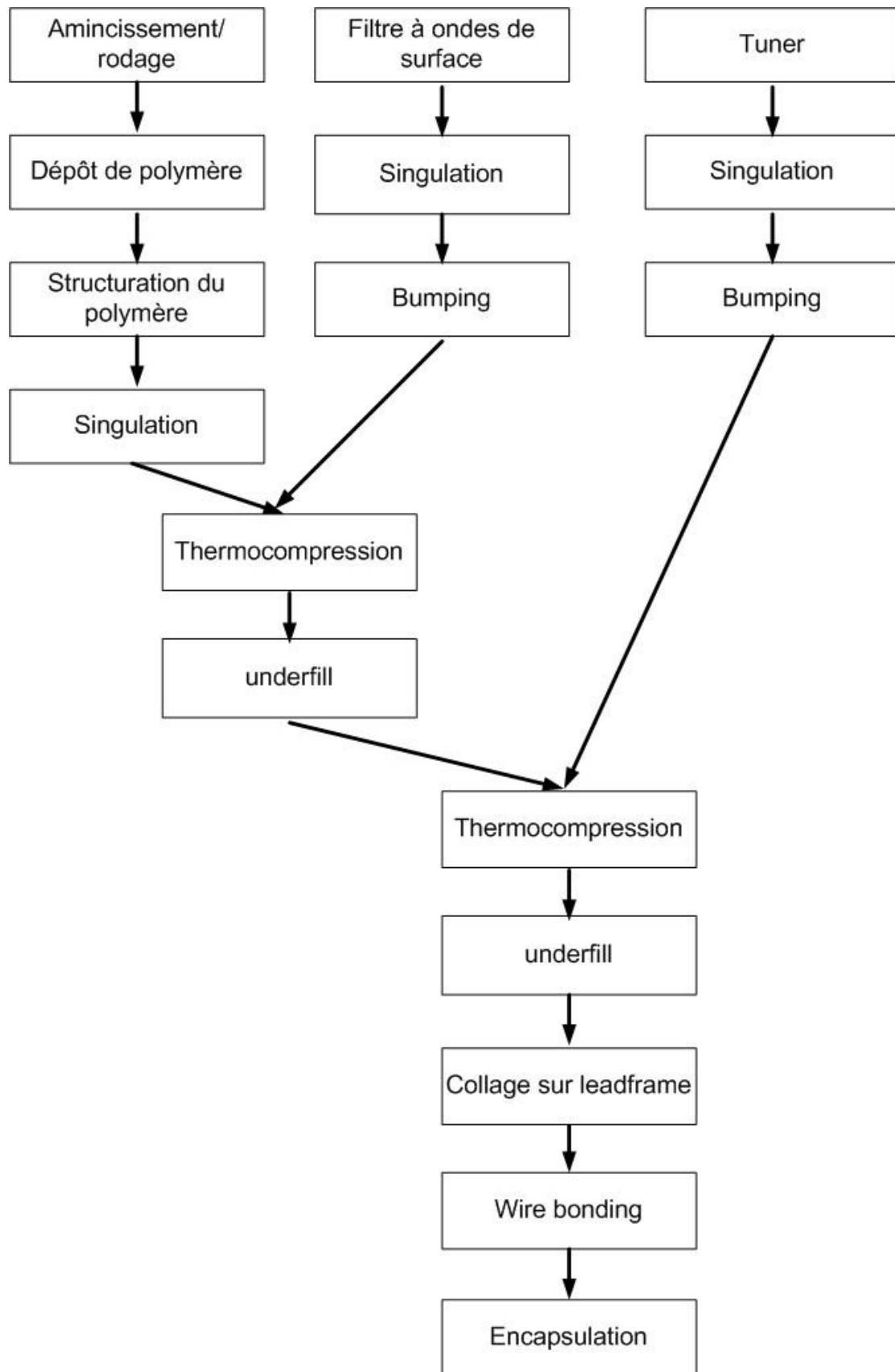


Figure 3-193: Différentes étapes de l'assemblage du SiP complet SAW+Tuner sur PICS dans un boîtier HVQFN

Le rodage du substrat PICS est nécessaire pour intégrer des composants montés en "flip-chip" à l'intérieur d'un boîtier HVQFN. Il faut tenir compte des différentes épaisseurs des éléments constituant le boîtier:

- Leadframe: 75 μ m
- Substrat PICS: 200 μ m
- Interconnexion: 25 μ m
- Filtre SAW: 350 μ m
- Résine de moulage (molding): 200 μ m

L'ajout de l'underfill sous le filtre s'est effectué avant le report de la puce active car cette intégration du filtre ne s'est pas effectuée sur la même ligne d'assemblage. Cela permet de consolider l'assemblage avant le report de la puce active, des connexions et du moulage (Figure 3-194). L'underfill étant nécessaire sous la puce active, il a fallu effectuer un deuxième dépôt d'underfill.

Pour de futurs essais, toutes les étapes seront réalisées à la suite et l'underfill sera déposé sous la puce active et le filtre en même temps. Cela permettra d'optimiser le procédé de fabrication.

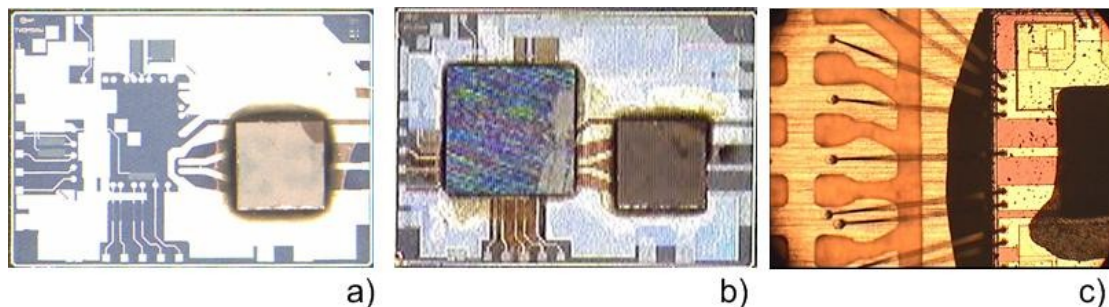


Figure 3-194: Photos des différentes étapes d'intégration: a) SAW sur PICS, b) SAW+Tuner sur PICS et c) fils de connexion entre PICS et plots du boîtier avant singulation.

Ce composant a été mis en boîtier et câblé dans un HVQFN48, ce type de boîtier possède 48 entrées/sorties (Figure 3-195) qui ont été câblées par "ball bonding" avec des fils d'or (Figure 3-194-c).

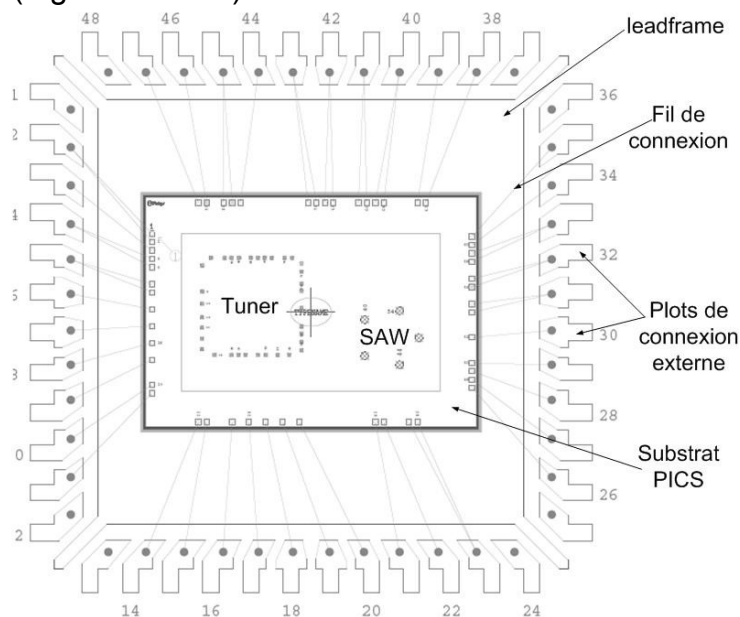


Figure 3-195: Schéma de câblage du système SAW+Tuner dans un HVQFN48

Les boîtiers HVQFN48 ont pour dimension 7x7x0.85 mm. C'est un boîtier plastique, sans plomb, très fin avec des connexions des quatre côtés. Pour intégrer le filtre SAW à côté du tuner nous avons été obligés d'augmenter la taille du boîtier, nous sommes passés d'un HVQFN32, dimension 5x5x0.85mm, à un HVQFN48. En contrepartie la plupart des composants discrets et le filtre ont été intégrés dans le boîtier ce qui diminue l'empreinte ainsi que le nombre de composants externes à ajouter sur le PCB (Figure 3-196).

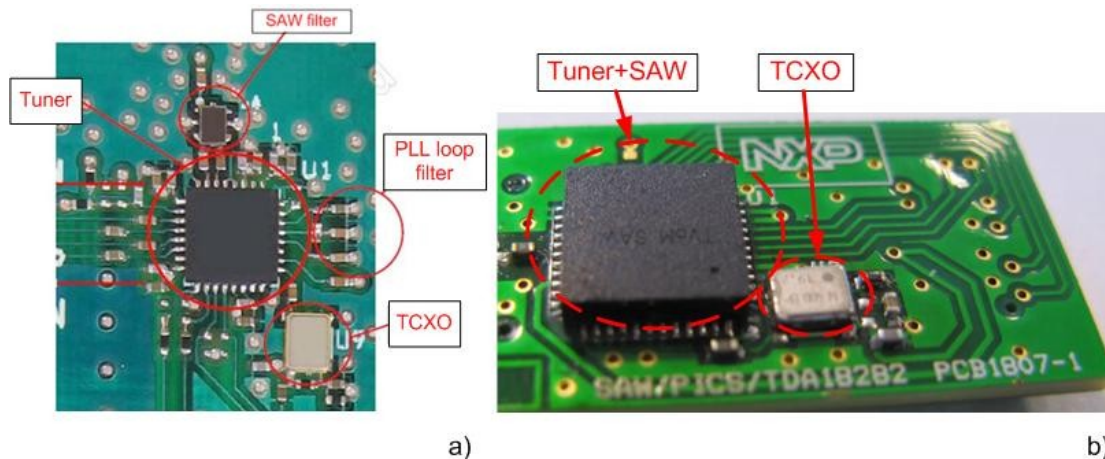


Figure 3-196: Comparaison des deux mêmes applications: a) composants externes et b) Tuner+filtre+composants intégrés dans un même boîtier.

IV.2 Mesure du système complet pour l'application DVB-H US

IV.2.1 Description de la mesure

Le test du système mis en place consiste à vérifier la fonctionnalité du Tuner dans un environnement complet. Pour cela, le banc de test est constitué de deux cartes: une carte fille avec le Tuner et le filtre à ondes de surface et une carte mère comprenant le channel décodeur (Figure 3-197). En entrée du filtre SAW un signal TNT est injecté et l'on mesure le taux d'erreur binaire (BER) en sortie du channel décodeur. Pour fonctionner, ces deux composants ont besoin d'un signal d'horloge distinct qui est fourni par un oscillateur de 19.2MHz pour le tuner et un oscillateur de 16MHz pour le channel. Ces oscillateurs sont implantés sur le PCB de chaque carte.

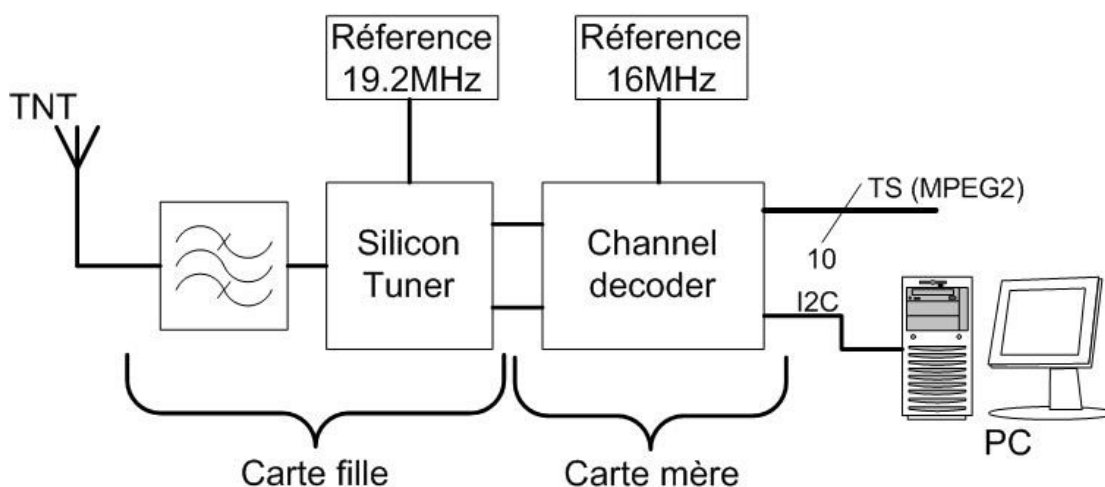


Figure 3-197: Schéma de principe du banc de mesure pour le système DVB-H US.

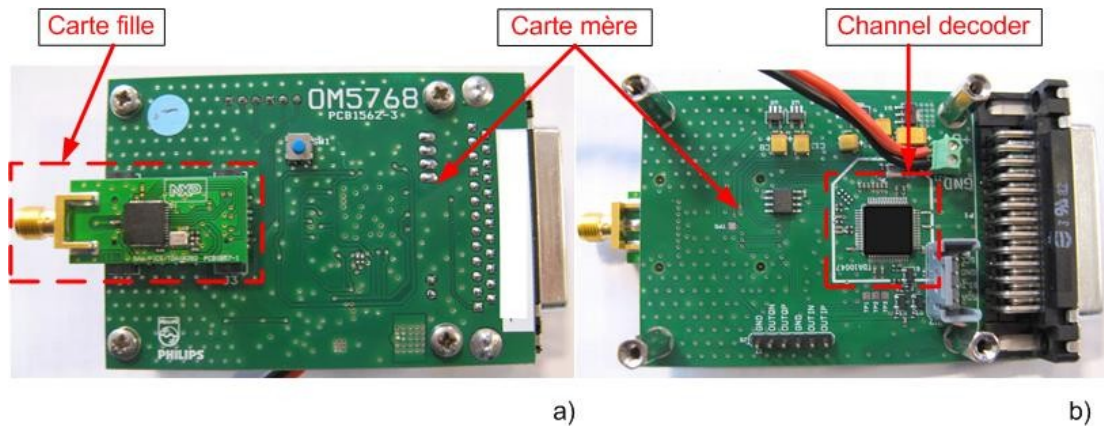


Figure 3-198: Photo du banc de mesure du système: a) vue de dessus et b) vue de dessous.

Nous n'avons pu assembler que 5 systèmes complets. Ces composants ont été montés et câblés sur la carte fille (Figure 3-198-a). Puis nous avons mesuré le taux d'erreur binaire en sortie de la carte mère. Par convention pour l'application TNT, le BER doit être inférieur à 2×10^{-4} .

Remarque: Le Bit Error Rate correspond au taux d'erreur mesuré à la réception d'une transmission numérique, qui augmente avec le niveau d'atténuation et/ou de perturbation de la puissance du signal. Il mesure le nombre d'erreurs par données reçues. Pour obtenir un bon signal sur le récepteur, la mesure idéale est de 10^{-4} , mais 10^{-3} (une erreur pour mille données transmises) est acceptable pour cette application.

IV.2.2 Premier résultat de mesure

Les premières mesures n'ont données aucun résultat. Le banc de test a été validé par la mesure du composant tuner seul (Figure 3-196-a). Nous avons vérifié les différents composants qui sont sur la carte fille (TCXO et une capacité) sans trouver de cause de défaillance.

Pour aller plus loin, nous avons réalisé une analyse de l'assemblage complet.

IV.2.3 Analyse des défaillances

Nous avons réalisé plusieurs types d'analyse sur les composants assemblés. Dans un premier temps nous avons observé l'assemblage aux rayons X et au SCAT (Scanning Acoustic Tomography). L'analyse par rayons X permet d'observer les interconnexions alors que l'analyse SCAT permet de voir les éventuelles délaminations à l'intérieur du boîtier sans détériorer l'assemblage.

IV.2.3.1. Analyses SCAT (SCanning Acoustic Tomography)

Pour l'analyse SCAT au travers du boîtier avec la sonde 50MHz, l'assemblage semble correct et aucune delamination n'est visible (Figure 3-199).

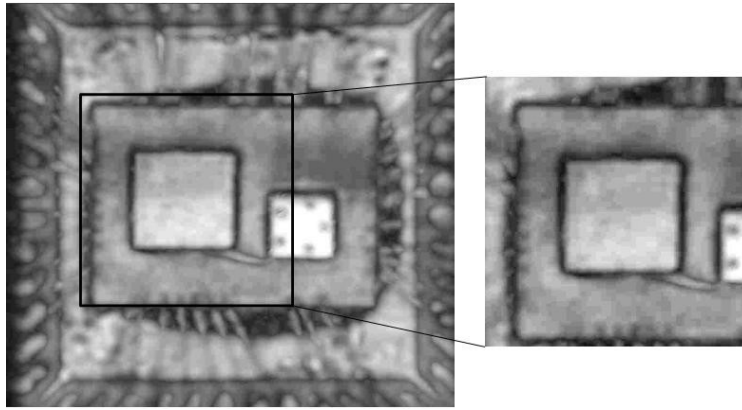


Figure 3-199: Observation au SCAT de l'assemblage

Il est cependant impossible de voir les connexions sous le tuner étant donné l'épaisseur du boîtier. Pour améliorer la résolution il faut polir le boîtier et augmenter la fréquence (140MHz). Nous n'avons pas effectué cette observation.

IV.2.3.2. Analyse RX

L'analyse de l'assemblage aux rayons X nous a permis d'observer des problèmes de connexions filaires (Figure 3-200). Certaines connexions se sont décollées au cours de l'assemblage. Lors de la création des interconnexions un alliage se forme à la surface du plot de connexion (surface noire à la surface du PICS) puis il y a une fracture et un décollement du fil (Figure 3-200-b).

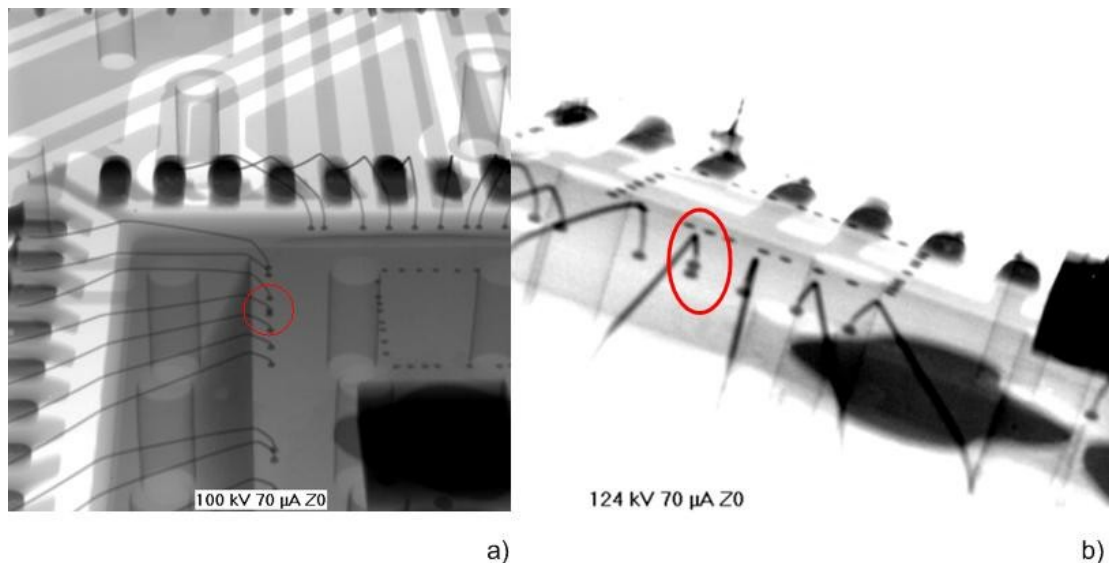


Figure 3-200: Observation aux rayons X de l'assemblage complet: a) vue de dessus et b) vue de profil.

Ce problème a été observé sur deux composants. Les autres composants ne présentent aucun défaut d'assemblage visible au SCAT ou aux rayons X.

IV.2.3.3. Analyse après ouverture du boîtier

Sur le boîtier considéré comme sain, nous avons effectué une ouverture chimique du boîtier. Cela permet de visualiser directement l'assemblage (Figure 3-201). Sur cette photographie nous pouvons observer de la colle (en orange) qui permet l'adhésion du substrat PICS sur le leadframe. La quantité de colle observée est trop importante.

Cette colle est conductrice donc elle peut provoquer des courts-circuits entre les connexions filaires et la masse (leadframe). Nous pouvons aussi observer cette colle sur la mesure au SCAT (Figure 3-199): c'est la tache sombre sur le pourtour du substrat PICS.

Cette quantité importante de colle se retrouve sur tous les composants et peut expliquer les problèmes rencontrés. Le nombre de composants assemblés étant très faible, la plupart des étapes de l'assemblage ont été effectuées manuellement ce qui peut expliquer le dépôt trop important de colle sur le leadframe.

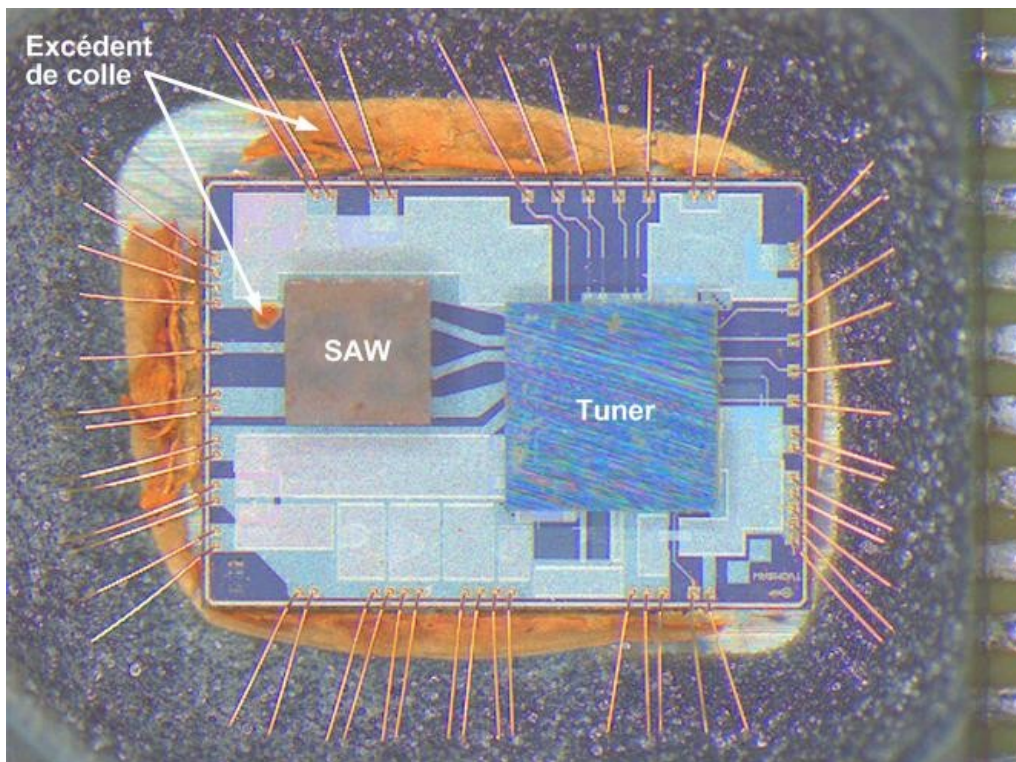


Figure 3-201: Photo de l'assemblage après ouverture chimique du boîtier.

Nous avons testé le composant après l'ouverture du boîtier mais nous n'avons pas obtenu de réponse significative. L'excès de colle ne semble pas être la cause des problèmes.

IV.2.3.4. Nouvelles investigations

La piste envisagée est un problème lié à l'assemblage du Tuner. En effet celui-ci a été monté en "flip-chip" grâce à des stud-bumps en or, ce n'est pas le procédé standard pour ce type de composant. Les étapes nécessaires à l'assemblage peuvent avoir endommagé le composant et pourraient ainsi expliquer les problèmes rencontrés. En effet la température de fusion de l'or est très supérieure à celle des alliages couramment utilisés. Il semble qu'il n'y ait pas de problème en ce qui concerne le substrat PICS, les interconnexions filaires entre le PICS et le boîtier.

Conclusion

Nous avons développé une nouvelle technique d'assemblage d'un composant complexe sur un substrat silicium. En une seule étape nous connectons

électriquement le filtre et créons une cavité quasi-hermétique pour protéger les parties actives du filtre. Pour l'instant il existe très peu de solution permettant l'intégration de ce type de composants, filtre à ondes de surface, dans un système sur silicium. Cette technique permet l'intégration de composants hétérogènes qui nécessite une protection particulière. Elle peut être généralisée à d'autres applications de type MEMS, même si l'herméticité n'a pas été prouvée. Il est possible ensuite d'intégrer dans un même boîtier des composants dits "actifs" pour former un système complexe ou "System in Package".

Les modèles par éléments finis développés pour cette étude permettent de comprendre et d'anticiper certaines fragilités de la structure. Ils nous ont permis d'optimiser le procédé de fabrication en adoptant les conditions initiales permettant une bonne intégration.

Les tests de fiabilité mis en place sont longs à mettre en œuvre et sont difficilement exploitables avec un nombre d'échantillons réduits. Ils permettent pourtant de valider directement les différentes options choisies.

Cependant, ce type d'intégration présente ses limites, certains aspects, géométriques particulièrement, sont à prendre en compte. Car l'hétérogénéité des matériaux rend l'intégration difficile et la fiabilité du composant n'est pas assurée. Nous avons pu étudier ce problème grâce à l'intégration de deux filtres différents. L'un, le DCS1900, ne semble pas approprié à ce type d'intégration, les connexions sont trop éloignées du point central du filtre alors que l'autre, le filtre DVB-H US, semble bien convenir.

Bibliographies

- [93]. Royer, D., Dieulesaint, E. – "Ondes élastiques dans les solides". Tome 1 : propagation libre et guidée. Masson Paris 1996
- [94]. Jordan, J. "Gold stud bump in flip-chip applications." *Electronics Manufacturing Technology Symposium, 2002. IEMT 2002. 27th Annual IEEE/SEMI International, 2002.*
- [95]. Ang, X.F., G.G. Zhang, J. Wei, Z. Chen, et C.C. Wong. "Pressure dependence in peripheral bonding in gold-gold thermocompression." *Electronics Packaging Technology Conference, 2006. EPTC '06. 8th, 2006.*
- [96]. Rodgers, B., B. Rodgers, B. Flood, J. Punch, et F. Waldron. "Experimental determination and finite element model validation of the Anand viscoplasticity model constants for SnAgCu." *Thermal, Mechanical and Multi-Physics Simulation and Experiments in Micro-Electronics and Micro-Systems, 2005. EuroSimE 2005. Proceedings of the 6th International Conference on, 2005.*
- [97]. Zahn, B.A. "Solder joint fatigue life model methodology for 63Sn37Pb and 95.5Sn4Ag0.5Cu materials." *Electronic Components and Technology Conference, 2003. Proceedings. 53rd, 2003.*
- [98]. Jian Zhang, Jian Zhang, et D.F. Baldwin. "An innovative underfill process for high-speed SMT CSP BGA flip chip assembly." *Electronics Manufacturing Technology Symposium, 2003. IEMT 2003. IEEE/CPMT/SEMI 28th International, 2003.*
- [99]. Philips Applied Technologies, presentation.
- [100]. Weidong Huang, Xuhong Wang, Li Wang, Mei Sheng, Liqiang Xu, F. Stubhan, et al. "Investigation on moisture diffusion in COB packaging [chip on board]." *Dans Electronic Packaging Technology Proceedings, 2003. ICEPT 2003. Fifth International Conference on, 392-395, 2003.*
- [101]. Gui, D.Y., L.J. Ernst, K.M.B. Jansen, D.G. Yang, L. Goumans, H.J.L. Bressers, et coll. "Study of the effects of molding pressure on the warpage of HVQFN packages." *Electronic Packaging Technology, 2005 6th International Conference on, 2005.*
- [102]. G.Q. Zhang, W.D. van Driel, X.J Fan (editors), "Mechanics of microelectronics", Springer Dordrecht, The Netherlands, 2006b.
- [103]. W. Engelmaier, "How to estimate solder joint reliability", *Global SMT & Packaging. September 2007.*
- [104]. <http://www.ansys.com/>
- [105]. Namazu, T., S. Inoue, K. Takio, T. Fujita, K. Maenaka, K. Koterazawa, et coll. "Visco-elastic properties of micron-thick SU-8 polymers measured by two different types of uniaxial tensile tests." *Micro Electro Mechanical Systems, 2005. MEMS 2005. 18th IEEE International Conference on, 2005.*
- [106]. Syed, A. "Accumulated creep strain and energy density based thermal fatigue life prediction models for SnAgCu solder joints." *Electronic Components and Technology Conference, 2004. Proceedings. 54th, 2004.*
- [107]. Michaelides, S., et S.K. Sitaraman. "Effect of material and geometry parameters on the thermo-mechanical reliability of flip-chip assemblies." *Thermal and Thermomechanical Phenomena in Electronic Systems, 1998. ITherm '98. The Sixth Intersociety Conference on, 1998.*
- [108]. Feng, R., et R. J. Farris. "Influence of processing conditions on the thermal and mechanical properties of SU8 negative photoresist coatings." *Journal of Micromechanics and Microengineering 13, no. 1 (2003): 80-88.*

-
- [109]. *Theunis, F., T. et al. "A Novel And Efficient Packaging Technology For RF-MEMS Devices."* Electronic Components and Technology Conference, 2007. ECTC '07. Proceedings. 57th, 2007.
- [110]. *Li Li, Jiwei Jiao, Le Luo, et Yuelin Wang. "Cu/Sn Isothermal Solidification Technology for Hermetic Packaging of MEMS."* Nano/Micro Engineered and Molecular Systems, 2006. NEMS '06. 1st IEEE International Conference on, 2006.
- [111]. *Daoqiang Lu, Daoqiang Lu, et C.P. Wong. "Conductive adhesives for solder replacement in electronics packaging."* Advanced Packaging Materials: Processes, Properties and Interfaces, 2000. Proceedings. International Symposium on, 2000.
- [112]. *J.P.F. Spratley, M.C.L. Ward, et P.S. Hall, "Bending characteristics of SU-8,"* Micro & Nano Letters, IET 2, n°. 2 (2007): 20-23,
- [113]. *M. Gonzalez, B. Vandeveld, Jan Vanfleteren² and D. Manassis, " Thermo-Mechanical FEM Analysis of Lead Free and Lead Containing Solder for Flip Chip Applications", EMPC2005 Brugge.*
- [114]. *Chong, D.Y.R., W.E. Lee, B.K. Lim, J.H.L. Pang, et T.H. Low. "Mechanical characterization in failure strength of silicon dice."* Thermal and Thermomechanical Phenomena in Electronic Systems, 2004. IThERM '04. The Ninth Intersociety Conference on, 2004.
- [115]. *Dudek, R. et al. "Design for reliability with AuSn interconnects", EuroSimE 2007.*

Conclusion générale et perspectives

L'objectif de ce travail était de réaliser l'intégration dans un System in Package d'un composant hétérogène de type MEMS. En effet la mise sur le marché de ce type de composant est freinée par leur manque de maturité et de standardisation au niveau du packaging, de la fiabilité et de l'intégration dans un système. Pour cela nous avons choisi comme véhicule de test un filtre à ondes acoustiques de surface.

Nous avons étudié une nouvelle technique d'intégration de ce type de composant directement dans un System in Package complet, qui permet l'intégration de technologies différentes dans un même boîtier.

Dans la première partie nous avons présenté tout d'abord les différentes techniques existantes d'intégration. Nous nous sommes focalisés sur le "System in Package" qui est une technologie qui permet d'allier souplesse et diversité d'intégration. La demande est de plus en plus forte en terme d'intégration; elle devient une étape cruciale lors du flot de conception des composants. Il existe des composants qui ne peuvent être pour l'instant intégrés directement dans un même boîtier que celui d'une puce active à base de silicium. De nouvelles solutions doivent être trouvées. Les composants de type MEMS en font partie. Ensuite nous avons donc introduit les dispositifs à ondes acoustiques de surface et plus particulièrement, les filtres SAW, qui demandent des conditions de packaging proches de certain MEMS pour fonctionner.

Pour comprendre et étudier le fonctionnement des filtres à ondes de surface, nous avons conçu et modélisé un filtre composé d'électrodes en aluminium et en chrome/or sur un substrat en tantalate de lithium. Pour la modélisation nous avons développé un modèle par éléments finis. Nous avons ainsi réalisé un filtre passe-bande à base de structure monocouche fonctionnant à 102.8MHz pour les électrodes en aluminium et 101MHz pour les électrodes en chrome/or. Ces filtres présentent une réjection de 20dB. Toutes les étapes de fabrication qui ont eu lieu dans la salle blanche de l'ESIEE ont été développées et explicitées. Nous avons de plus proposé une structure multicouche à base de nitrure d'aluminium qui permettrait l'intégration dans un flot standard de la microélectronique un filtre à ondes acoustiques de surface. Pour le dépôt d'AlN nous avons bénéficié de travaux déjà engagés par l'ESIEE en collaboration avec NXP. Nous n'avons donc pas abordé le dépôt de couches minces d'AlN.

En ce qui concerne l'intégration de filtres standards commerciaux sur substrat silicium, nous avons choisi d'utiliser un polymère pour protéger les parties actives du filtre. Nous avons donc évalué trois polymères différents:

- BCB non photosensible;
- Résine SU-8 photosensible;
- TMMF.

Les procédés technologiques ont été effectués avec l'aide de Philips Applied Technologies, dans le but de développer et d'optimiser la réalisation de murs de polymères. Cette étude nous a permis de déterminer les paramètres expérimentaux concernant le dépôt et la structuration de ces murs sur un substrat en silicium. De plus des tests d'adhésion ont été mis en place ce qui nous a permis d'éliminer le TMMF qui n'assurait pas une adhésion suffisante.

Les essais avec les filtres ont pu être par la suite réalisés avec du BCB et de la résine SU-8. Mais très vite nous nous sommes aperçus que les étapes de fabrication avec le BCB sont complexes à mettre en place, ce qui rend l'utilisation de ce polymère difficilement industrialisable. Nous nous sommes donc focalisés sur la résine SU-8. Nous n'avons pas utilisé les filtres conçus à l'ESIEE mais nous avons utilisé des filtres commerciaux de la société EPCOS (anciennement TEMEX). Deux types de filtres ont été assemblés pour des applications différentes (DCS 1900 et DVB-H US). Des tests électriques et mécaniques ont été réalisés ce qui nous a permis d'évaluer l'assemblage ainsi que la réponse du filtre. L'intégration semble très peu dégrader les performances du filtre et suivant la configuration du filtre les tests mécaniques, tests en humidité et de fiabilité semblent convenables.

Les matériaux assemblés étant très hétérogènes, nous avons développé un modèle par éléments finis de la structure avec le logiciel ANSYS pour évaluer son comportement au cours du temps ainsi que ses modes de défaillances. Il y a une bonne corrélation entre le modèle et les observations de l'assemblage. De plus ces modèles nous ont permis de confirmer les choix des paramètres du procédé de fabrication, température et pression de la thermocompression.

Enfin, pour évaluer les bénéfices de l'intégration d'un filtre dans un SiP, nous avons conçu un circuit passif en PICS qui permet d'intégrer un filtre et un Tuner vidéo dans un même boîtier. Le composant ainsi conçu permet un gain de surface très important.

Cette technique d'intégration ne peut être appliquée à tous les types de filtre SAW. Il faut choisir un filtre avec une structure simple. Dans ce cas, l'intégration est possible et elle passe avec succès les différents tests de fiabilité. Cependant des améliorations sont possibles: Il serait intéressant d'évaluer cette technique d'assemblage avec des brasures utilisées industriellement de type SnAgCu par exemple qui ont des températures de fusion plus faible que l'or.

D'autres voies sont possibles pour réaliser la protection des parties actives et les connexions par le même matériau comme l'étain/cuivre, l'étain/or voire même un polymère chargé. Cela permettrait de diminuer les contraintes observées au niveau des interconnexions.

De plus la structure multicouche du filtre en AIN peut être une opportunité pour intégrer directement ce type de composant à un flot standard, ce qui simplifierait leur intégration.

Ce travail effectué dans le cadre d'une thèse CIFRE (NXP/ESIEE) m'a permis d'aborder des sujets très différents: aspect packaging, technologie microélectronique, simulation par éléments finis et mesure systèmes... Il a fallu mener différentes actions en parallèles pour coordonner toutes les étapes nécessaires à la réalisation de ce travail.

Publications

Conférences internationales avec actes:

Georgel, V., F. Verjus, E.C.E van Grunsven, P. Poulichet, G. Lissorgues, S. Chamaly, et al. "Integration of SAW filter on PICS substrate using polymer sealing." *Research in Microelectronics and Electronics 2006, Ph. D.*, 2006.

Georgel, V., F. Verjus, E.C.E van Grunsven, P. Poulichet, G. Lissorgues, S. Chamaly, et al. "Integration of an electromechanical component on a silicon substrate." *MEMSWAVE 2006, Oviato*.

Georgel, V., F. Verjus, E.C.E van Grunsven, P. Poulichet, G. Lissorgues, S. Chamaly, et al. "Integrated SAW filter into a silicon passive integration connecting substrate." *Euroensors Conference, 2006, Göteborg*.

Strusevich, N., S. Stoyanov, D. Liu, C. Bailey, A. Richardson, N. Dumas, Yannou, J.M, Georgel, V. "Modelling the behavior of solder joints for wafer level SiP." *Electronics Packaging Technology Conference, 2006. EPTC '06. 8th*, 2006.

Jean-Marc Yannou, Vincent Georgel, Nadia Strusevich, Stoyan Stoyanov & Chris Bailey "Combining the SiP and WLP-CSP trends: state-of-the art and future trends" *NMI / EPPIC workshop on wafer level packaging, June 27th 2006*, Cambridge.

Stoyanov S. ,Strusevitch N., Rizvi J., Georgel V., Yannou J-M., Bailey C.. "Design for reliability for Wafer Level System in Package." *Electronic System-Integration Technology Conference, 2008. ESTC '08. 2nd*, 2008.

Revue:

Georgel, V., F. Verjus, E.C.E van Grunsven, P. Poulichet, G. Lissorgues, S. Chamaly, et al. "A SAW filter integrated on a silicon passive substrate used for System in Package." *Sensors & Actuators: A. Physical. SNA5977*