



HAL
open science

Instrumentation de mesure sur puce pour systèmes autotestables. Application à la mesure de bruit de phase basée sur des résonateurs BAW

Sylvain Godet

► **To cite this version:**

Sylvain Godet. Instrumentation de mesure sur puce pour systèmes autotestables. Application à la mesure de bruit de phase basée sur des résonateurs BAW. Micro et nanotechnologies/Microélectronique. Université Paul Sabatier - Toulouse III, 2010. Français. NNT: . tel-00509145

HAL Id: tel-00509145

<https://theses.hal.science/tel-00509145v1>

Submitted on 10 Aug 2010

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par l'Université Toulouse III - Paul Sabatier
Discipline ou spécialité : *Micro-ondes*

Présentée et soutenue par *GODET Sylvain*
Le 19 Mars 2010

Titre : *Instrumentation de mesure sur puce pour systèmes autotestables.
Application à la mesure de bruit de phase basée sur des résonateurs BAW.*

JURY

Thierry PARRA -- Professeur (UPS), Président
Raymond Quéré -- Professeur (XLIM)
Andréas Kaiser -- Professeur (ISEN)
Yann Deval -- Professeur (IMS)
Olivier Llopis -- Directeur de recherche (LAAS-CNRS)
Éric Tournier -- Maître de conférences (UPS)
Pierre Larrègle -- Industriel (Axess Europe)
Andréia Cathelin -- Industriel (ST Microelectronics)

Ecole doctorale : *École doctorale GEET*
Unité de recherche : *UPR8001*
Directeur(s) de Thèse : *Tournier Éric, Llopis Olivier*
Rapporteurs : *Raymond Quéré, Andréas Kaiser*

Avant propos

Le travail présenté dans ce manuscrit de thèse, a été effectué au sein du groupe Microondes et Opto-microondes pour Systèmes de Télécommunications (MOST) du Laboratoire d'Analyse et d'Architecture des Systèmes (LAAS) du Centre National de la Recherche Scientifique (CNRS) à Toulouse.

Je tiens tout d'abord à remercier mes deux rapporteurs, Monsieur Andréas Kaiser et Monsieur Raymond Quéré, pour avoir accepté de lire et juger ce manuscrit de thèse. Je remercie bien évidemment mes directeurs de thèse, Monsieur Éric Tournier et Monsieur Olivier Llopis, sans qui ce travail n'aurait pas été possible. Je les remercie pour leurs conseils et leurs aides tout au long de ces trois années passées au LAAS. Je tiens également à remercier Monsieur Thierry Parra pour avoir accepté de présider mon jury de thèse. J'adresse également mes remerciements à Monsieur Yann Deval, Monsieur Pierre Larrègle et Madame Andréia Cathelin pour s'être déplacés et avoir participé au jury de ma thèse.

Je remercie aussi, pour leurs conseils sur les techniques de mesures, Monsieur Laurent Bary (attention aux pointes, c'est des cascades....), Monsieur Sébastien Gribaldo (les pointes, il faut les planter... voilà!). Enfin, je tiens à remercier le MacGyver de la RF, Jacques Rayssac, pour le partage d'expérience et son aide à la mise en boîtier des circuits (avec lui un critérium se transforme en porte outil). Je n'oublie pas mes anciens compagnons cavistes et mappers, avec pour commencer Sébastien Gribaldo, le maître Capello des expressions (T'es beau comme un chauffe-eau), toujours prêt à faire une petite partie de CS. Ricou, champion du monde de ninjaroppe à Worms, le sniper de l'élastique, avec qui j'ai eu de grosses crises de rires. Bzaz (tire dans l'armoire à côté de Cédric), très bon compagnon, toujours prêt à transformer n'importe quoi en arme de destruction massive, il maîtrise aussi le scotch et est légèrement macho. Je n'oublie pas Picsou, pour ces soirées bien sympathiques et son esprit terro-décalé. Bernard (tu viens manger? non merci, je vais au cinéma voir un dessin animé en polonais, et ensuite je vais à la piscine). Ensuite il y a eu les habitants de G24, Julien le Joe Bar Team de MOST, qui parle le landais, traduit en breton par Tomtom, qui eux aussi maîtrisent bien le scotch (oui Tomtom, le scotch c'est aussi un alcool). Il y a bien sûr La frite, la chauve-souris de G24 (qui a ouvert les volets? on voit le soleil maintenant), on a passé des bons moments ensemble, joueur redoutable à CS... Il y a aussi PH (hum... un p'tit café?) le plus grand planqué des CS, après Georges.

Un grand merci également à toutes les personnes que j'ai eu la chance de côtoyer, je pense plus particulièrement à Stéphane Petibon (Café Time), Guilhem, Julie, David (CS avant tout). Je remercie tous les membres du groupe MOST pour ces années passées ensemble, avec une pensée pour Brigitte. Mes derniers remerciements s'adressent à mes parents, ma sœur et mon beau-frère, Claude et Marie-G., avec une spéciale dédicace à Céline.

Table des matières

Avant propos	1
Introduction générale	9
1 Présentation des systèmes de mesures	17
1.1 Les circuits hyperfréquences	19
1.2 Bruit de phase	21
1.2.1 Intérêt de mesurer le bruit de phase	21
1.2.2 Représentation du bruit de phase	24
1.3 État de l'art des mesures de bruit de phase	33
1.3.1 Caractérisation du bruit de phase des sources hyperfréquences	34
1.3.2 Caractérisation du bruit de phase des quadripôles hyperfréquences	37
1.4 Les systèmes de mesures intégrés	42
1.4.1 Les « Built-In Self-Test » dans les circuits numériques	44
1.4.2 Les mesures intégrées dans les circuits analogiques	45
1.4.3 Étude des coûts	47
1.5 Notre rôle dans le projet européen IST-MOBILIS	48
1.5.1 Présentation du projet MOBILIS	48
1.5.2 Élaboration de la synthèse de fréquence	50
1.5.3 Conception de bancs de caractérisations de résonateurs BAW	50
Bibliographie	52
2 Caractérisation discrète des résonateurs BAW	59
2.1 La technologie « BAW » (Bulk Acoustic Wave)	61
2.1.1 Les différentes structures de résonateurs BAW	62
2.1.2 Circuits intégrés hyperfréquences utilisant des résonateurs BAW	65
2.2 Caractérisation des résonateurs BAW	69
2.2.1 Caractérisation en puissance	70
2.2.2 Caractérisation en bruit de phase des FBAR	74
2.3 Dimensionnement du banc de mesure de bruit de phase	77
2.3.1 Modélisation et méthode de simulation du banc de mesure intégré	78
2.3.2 Simulation du banc de mesure à un résonateur	80
2.3.3 Simulation du banc de mesure à deux résonateurs	82
2.3.4 Conclusion	86
2.4 Les différentes configurations intégrées du banc de mesure	88
2.4.1 Caractérisation du bruit de phase de sources hyperfréquences	88
2.4.2 Caractérisation du bruit de phase de quadripôles hyperfréquences	91
2.4.3 Conclusion	93
Bibliographie	94

3	Conception d'un banc de mesure de bruit de phase intégré	97
3.1	Justification de la technologie utilisée	99
3.1.1	Étude du bruit dans les transistors bipolaires	99
3.1.2	Étude du bruit dans les transistors MOS	101
3.1.3	Dimensionnement des transistors bipolaires	102
3.2	Conception de la source de référence	104
3.2.1	Oscillateur contrôlé en tension	104
3.2.2	Synthèse de fréquence du projet MOBILIS : PLL	111
3.3	Conception du déphaseur et du diviseur de puissance	112
3.3.1	Réalisation d'un déphaseur à diodes	112
3.3.2	Réalisation du diviseur de puissance	114
3.3.3	Réalisation d'un coupleur/déphaseur actif	114
3.3.4	Conclusion	123
3.4	Conception des résonateurs BAW	123
3.4.1	Réalisation des résonateurs BAW	124
3.4.2	Découpe des résonateurs	125
3.5	Conception du mélangeur utilisé comme détecteur de phase	126
3.5.1	Fonctionnement d'un détecteur de phase	127
3.5.2	Mélangeur passif	129
3.5.3	Mélangeur actif	132
3.6	Conception de l'amplificateur basse-fréquence faible bruit	136
3.6.1	Analyse du bruit et conception d'amplificateur très faible bruit	138
3.6.2	Implémentation du circuit et mesures des performances	140
3.6.3	Conclusion	143
3.7	Test du banc de mesure de bruit de phase	143
3.7.1	Association Mélangeur/Amplificateur	143
3.7.2	Assemblage du banc de mesure de bruit de phase	144
3.7.3	Assemblages des puces BiCMOS avec les résonateurs BAW	146
3.8	Conclusion	149
	Bibliographie	152
	Conclusion générale	157
	Bibliographie	163
	RÉSUMÉ	165

Introduction générale

DURANT DES DÉCENNIES, les circuits hyperfréquences ou microondes ont été limités aux guides d'ondes. Cependant les exigences des secteurs d'activités industrielles aussi variés que l'aéronautique, le spatial, et la téléphonie mobile, ont fortement contribué au développement de circuits intégrés microondes hybrides et monolithiques (« HMIC » et « MMIC » : Hybrid and Monolithic Microwave Integrated Circuits) permettant une intégration beaucoup plus poussée, avec des performances en constante progression et un prix de revient toujours plus bas.

La réalisation de systèmes intégrés, à hautes performances et de grande fiabilité, n'est pas une chose aisée. À l'étape de la conception, tout doit avoir été envisagé, aussi bien les situations relatives aux conditions extrêmes d'utilisation (température, vibrations, ...), que les inévitables dispersions technologiques. La répétabilité entre donc en compte lors de la réalisation de systèmes intégrés hyperfréquences.

Le marché de la microélectronique est en perpétuelle évolution et concerne fortement les applications grand public. Les volumes de production sont de plus en plus importants et il est impératif d'assurer une fiabilité satisfaisante pour un prix abordable. Les circuits en microélectronique nécessitent donc de développer des techniques de test efficaces et les moins coûteuses possible, qui sont en passe de devenir un enjeu fondamental aujourd'hui. Ces facteurs influent directement sur le prix de fabrication du système. Les industriels, cherchant les performances optimales à un prix de revient minimal, ne peuvent plus se permettre de voir leurs investissements servir majoritairement aux tests des parties analogiques et mixtes comme c'est souvent le cas aujourd'hui. En effet, le coût de test est dû principalement à l'utilisation d'équipements particulièrement onéreux, surtout quand les systèmes à caractériser travaillent en gamme microonde.

Le marché des télécommunications grandissant et les performances s'améliorant, de nouvelles gammes de fréquences sont utilisées, entraînant notamment l'émergence des systèmes de communications sans fil multistandard. Les spécifications système, notamment en ce qui concerne la pureté spectrale du signal présent en sortie de l'inévitable synthétiseur de fréquence, deviennent alors véritablement draconiennes. C'est ce critère essentiel de pureté spectrale qui va définir de manière indirecte les largeurs de canaux de transmission. L'élément du synthétiseur de fréquence déterminant majoritairement la pureté spectrale du signal de sortie d'une chaîne de transmission est l'oscillateur contrôlé en tension (« VCO » : Voltage Controlled Oscillator), que l'on caractérisera alors principalement par son bruit de phase.

L'augmentation du nombre de systèmes avec une large bande de fonctionnement implique une augmentation des performances globales, comme le rendement en puissance (« power efficiency »), la pureté spectrale des signaux microondes (caractérisés par leur bruit de phase), ou encore leur immunité au bruit. Avec l'évolution et la multiplicité des standards sans fil, la synthèse de fréquence doit permettre de couvrir ces normes de manière aussi précise que possible. Mais la génération d'un signal de sortie précis, à très faible distorsion, avec des spécifications de bruit de phase très strictes pour des fréquences autour de la porteuse allant de quelques centaines de Hertz jusqu'à quelques MHz, devient de plus en plus complexe. Dans ces normes

où les schémas de modulations sont de plus denses et complexes, il devient très critique de pouvoir s'assurer que la pureté spectrale de la synthèse de fréquence reste constamment à son meilleur niveau, par exemple en effectuant une mesure du bruit de phase, afin de diagnostiquer les éventuelles sources d'erreurs et de réajuster la synthèse de fréquence, voire d'anticiper une éventuelle panne. Ne serait-il pas possible de trouver un moyen de contrôler de manière ponctuelle, l'état général de la chaîne d'émission/réception hyperfréquence? Et de prévoir, si besoin est, une procédure de testabilité et de reconfigurabilité, utilisées pour effectuer un changement de norme, ou pour modifier ou commuter d'un circuit détecté comme défectueux vers un circuit sain? Cette approche permet aussi de modifier les paramètres d'un circuit pour l'adapter en fonction des besoins (variations de son environnement ou modification du cahier des charges). Les origines de cette variation peuvent être dues par exemple au vieillissement du composant, ou encore à des dégradations provenant de l'extérieur comme l'irradiation. Il devient donc possible, à travers un système de caractérisation facilement accessible, de vérifier les performances d'un grand nombre de fonctions ou composants, en contrôlant leur évolution et leur fiabilité sur le long terme.

Actuellement, les systèmes de nouvelles générations deviennent de plus en plus complexes et font apparaître les limites des procédures de tests classiques. En effet, il devient particulièrement difficile d'accéder à certains composants critiques situés au fin fond d'un système.

C'est dans cet environnement que la technique CVT (Conception en Vue du Test) a fait son apparition. Cette approche consiste à prévoir, dès le début de la conception, des éléments supplémentaires utilisés pour faciliter la caractérisation. Cette technique intègre, directement sur la puce, tout ou partie des circuits nécessaires à la caractérisation ou à la vérification du bon fonctionnement du système. Ces structures de tests totalement intégrées permettent une réduction du nombre des équipements externes, voire même leur suppression complète : on parle alors d'autestabilité complète de la puce. Les circuits de contrôle intégrés sont plus communément appelés BIST (« Built-In Self Test ») ou « instrumentation de mesure sur puce » pour les systèmes autotestables. Un grand nombre de circuits de type CVT ont été développés pour les systèmes numériques et sont implantés dans les outils de synthèse automatique. Malgré cette évolution côté numérique, les méthodes de caractérisation des systèmes analogiques restent complexes. La phase de test de ces derniers conserve toujours un coût très élevé, et peut atteindre 50 % du prix de revient d'un système complet.

C'est dans ce contexte que se place le travail présenté dans cette thèse. L'objectif des travaux présentés dans ce manuscrit consiste à proposer des structures de tests intégrées dédiées à la caractérisation de bruit de phase de sources et de quadripôles, en se basant sur des résonateurs BAW (« Bulk Acoustic Waves »). Cette mesure « on-chip » fournit la capacité de mesurer et de corriger des paramètres essentiels, comme le bruit de phase, de manière totalement intégrée, et permettra par exemple de concevoir des cellules très faible bruit de phase par un asservissement de ce dernier. Cette intégration du banc de mesure de bruit de phase, en plus d'être justifiée par une diminution des coûts de mesures, permettra également de s'affranchir au maximum des

perturbations provenant de l'extérieur ou de s'affranchir des stress et des parasites provenant de la mesure sous pointes, des effets d'antennes et de la complexité de mise en place des différentes polarisations. Outre cet aspect déjà intéressant requérant moins d'éléments externes pour la caractérisation, cette intégration simultanée des circuits de test et des systèmes à tester autorise l'appariement de composants disponibles sur un même substrat. Elle nous évite ainsi les dispersions inhérentes à l'utilisation de composants discrets externes. Il devient aussi possible d'envisager le suivi de l'évolution des caractéristiques du système, soit dans le temps soit après divers types de dégradations. L'introduction du concept de reconfigurabilité permet alors une amélioration de la commandabilité et de l'observabilité du circuit, mais aussi une amélioration de sa testabilité en termes de détection de défaillances, difficilement détectables par des techniques classiques.

Cette thèse propose des techniques innovantes de mesure de bruit de phase en intégrant le système de mesures au plus près des circuits monolithiques à caractériser. Après une revue détaillée réalisée dans le domaine du test des circuits analogiques et numériques, nous proposons de mettre en oeuvre de nouvelles architectures de mesure de bruit de phase pour caractériser des sources et des quadripôles hyperfréquences.

Le premier chapitre permet tout d'abord de faire le point sur les systèmes de mesures et de contrôles (intégrés ou pas) existants, aussi bien dans le domaine numérique qu'analogique, et de proposer une approche différente de la caractérisation de bruit de phase de circuits hyperfréquences, utilisant des systèmes bouclés. Nous en profiterons également pour dresser un bilan des différentes technologies « standards » mises à notre disposition pour réaliser ces travaux. Cette étude nous permettra de faire le choix le plus judicieux par rapport aux performances souhaitées du système de mesures de bruit de phase intégré, en termes de consommation, de fréquence de fonctionnement, et de plancher de bruit. Nous présentons également une description exhaustive du bruit de phase, l'importance de le caractériser et son effet perturbateur sur les circuits hyperfréquences. Le bruit généré par un composant actif RF est souvent le plus fort contributeur en bruit et constitue le principal problème à résoudre pour améliorer les performances d'un circuit. Pour effectuer une étude en bruit de ce type de dispositif, trois approches sont décrites : l'étude du bruit en basse fréquence des composants, l'étude du bruit de phase résiduel et l'étude du bruit de phase d'un système oscillant réalisé avec ces composants. Cette étude est associée à une présentation de la métrologie du bruit de phase des sources et des quadripôles hyperfréquences. Après une revue des avancées réalisées dans le domaine du test intégré des circuits analogiques et mixtes, nous proposons une description du contexte de travail de cette thèse par la présentation du projet européen MOBILIS qui définit en grande partie nos objectifs de travaux de thèse.

Le second chapitre est consacré à la présentation des résonateurs à ondes acoustiques de volume, avec tout d'abord une description de la technologie des résonateurs BAW (Bulk Acoustic Wave). Puis nous ferons état des différents circuits RF utilisant cette technologie dans les émetteurs-récepteurs hyperfréquences. Ensuite, une description de la métrologie des

résonateurs BAW est effectuée, pour une caractérisation en puissance puis en bruit de phase résiduel. Cette étude permettra d'évaluer la contribution en bruit de phase des résonateurs en fonction de la puissance appliquée à son entrée. La troisième partie de ce chapitre reprend, sous forme de simulation comportementale, à un niveau système, la méthode de mesure de bruit de phase décrite dans le premier chapitre. Cette approche théorique permet de définir les performances à obtenir pour notre système de mesure intégré dans le cas d'une caractérisation du bruit de phase résiduel de résonateurs BAW. Cette étape constitue la dernière phase de notre analyse sur les structures du banc de mesure de bruit de phase et dresse un bilan des résultats obtenus. Ces spécifications sont présentées sous forme d'un cahier des charges qui précise les performances minimales à obtenir sur chaque bloc constituant le banc de test intégré, en fonction de la sensibilité de mesure choisie. Pour finir, une présentation des différentes configurations intégrées du banc de mesure est effectuée. Elle décrit des approches innovantes de métrologie de sources et quadripôles hyperfréquences. En effet, l'autre aspect important de notre banc de bruit de phase est la mesure de sources hyperfréquences. Cette technique repose sur l'utilisation des résonateurs BAW. La modification de quelques éléments dans l'architecture du système de caractérisation, permet au banc de mesure intégré de détecter les fluctuations de phase de la source de référence placée en entrée et de caractériser sa contribution en bruit de phase.

Le dernier chapitre, quant à lui, est exclusivement dédié à la conception et à l'intégration du banc de mesure de bruit de phase. Nous avons choisi pour sa réalisation d'utiliser les technologies à base de silicium. Le silicium reste actuellement inégalé aussi bien en terme de capacité d'intégration de fonctions numériques et analogiques, qu'en termes de coût de production. La première partie fait tout d'abord une description des performances et des aspects physiques de la technologie utilisée, à savoir le process $0.25 \mu\text{m SiGe} : \text{C}$ de STMicroelectronics. Cette étape est décisive, car elle permet de justifier, par une étude en bruit, l'importance de l'utilisation de transistors bipolaires vis-à-vis des transistors MOS pour notre application. Ensuite, nous décrivons la conception de la synthèse de fréquence qui sera utilisée comme source de référence dans le banc de mesure de bruit de phase, avec une étude plus particulière sur l'oscillateur contrôlé en tension. Cette synthèse de fréquence a également été conçue pour générer des signaux de référence pour le projet MOBILIS. Par la suite, nous décrivons les différentes approches étudiées pour réaliser la fonction déphaseur du banc de mesure de bruit de phase. On y retrouve une comparaison d'une topologie passive et active, pour finalement réaliser un système actif ultrafaible bruit de phase possédant une très large bande de fonctionnement, et qui a pour double fonction, coupleur et déphaseur. La partie suivante décrit la réalisation et l'intégration d'une structure de résonateurs en vue du test. Cette étude et conception a été réalisée avec la technologie BAW du CEA-LETI de Grenoble. Elle définit l'aspect final du banc de mesure de bruit de phase, car celui-ci devra s'intégrer au plus près des résonateurs. L'étape suivante est la réalisation du détecteur de phase qui sert à la conversion en fréquence du spectre de bruit de phase autour de la porteuse, des fréquences RF vers les basses fréquences. Une description des différentes topologies étudiées y est faite, avec une évaluation de leurs performances respectives.

Nous présentons par la suite le dernier élément constituant le banc de mesure de bruit de phase, à savoir l'amplificateur de sortie utilisé pour amplifier le spectre de bruit dans les fréquences basses. Cette étude traite en détail de la conception de l'amplificateur et de l'optimisation de sa topologie pour qu'il présente la très faible contribution en bruit requise par le cahier des charges. Finalement, la dernière partie de ce chapitre est consacrée à une présentation des résultats du banc complet de mesure de bruit de phase intégré, par la mesure des blocs séparés puis assemblés avec une méthode que nous décrivons en détail. Les validations réalisées montrent la viabilité de la mesure de bruit de phase intégrée puisqu'avec une faible surface additionnelle sur le silicium, il devient possible d'assurer le suivi du bruit de phase dans le temps, son asservissement, et l'anticipation des pannes, sans engager de dépenses conséquentes en moyen de mesures externes sophistiqués.

Chapitre 1

Présentation des systèmes de mesures

Introduction

La pression du marché étant permanente, les délais de conception de circuits sont de plus en plus courts et il apparaît donc essentiel de connaître rapidement les limites qu'il est possible d'atteindre avec une technologie donnée pour une consommation du circuit fixée.

Tout d'abord, afin de mieux comprendre l'importance du bruit de phase dans les systèmes de communications sans fil, nous allons brièvement définir les principales caractéristiques du bruit de phase dans les circuits hyperfréquences. Puis, une description des différentes techniques de caractérisation en laboratoire de ce phénomène pour les sources microondes et les quadripôles hautes-fréquences sera présentée.

Les deux dernières parties sont dédiées aux systèmes de mesures intégrés, numériques et analogiques, existants dans la littérature, ainsi qu'une étude décrivant l'intérêt de réaliser des systèmes de mesures embarqués ou « On-Chip ». Cette thèse est réalisée dans le cadre du projet européen MOBILIS. Une brève description de MOBILIS présente les différents enjeux de ce projet et la répartition du travail entre les partenaires constituant ce groupe de recherche.

1.1 Les circuits hyperfréquences

Les systèmes de télécommunications sont plus compliqués qu'ils n'y paraissent, car une majorité possède des circuits microondes. La plupart des non-spécialistes qui utilisent leur téléphone portable ne se doutent probablement pas que des milliers de chercheurs et d'ingénieurs ont travaillé depuis une centaine d'années pour réaliser une technologie sans fil abordable. La technologie sans fil est apparue en 1901. Guglielmo Marconi réalisa avec succès la transmission d'un signal radio au dessus de l'océan Atlantique. Les conséquences et les perspectives de cette démonstration furent immédiates. Il était alors possible d'envisager de remplacer le télégraphe.

Cette application a d'abord été utilisée dans le domaine militaire pour créer des communications radio, puis elle est apparue dans le domaine public pour faire naître par exemple la télévision [1].

L'histoire du transistor remonte en 1929, par la réalisation du premier transistor à pointes dans le laboratoire Bell's Lab. Plus tard le transistor à jonctions a été inventé dans le même laboratoire, par W. Shockley, en avril 1950. L'invention du transistor, additionnée au développement de la théorie de Shannon et à la conception des premiers systèmes de télécommunications portables (dans les locaux du « Bell Laboratories »), a ouvert la voie de la conception des premiers téléphones portables. Pourquoi tant d'études sont-elles menées dans le domaine des télécommunications sans fil ? Tout simplement parce que le marché est énorme et ne cesse de croître. Chaque année, des personnes se mettent à utiliser ce système de communication de façon quotidienne. Les industriels veulent donc augmenter encore et toujours les performances de leurs produits tout en baissant le coût. En effet, aujourd'hui le but des chercheurs est de réduire la consommation et le prix des téléphones portables de 30% chaque année. Mais les circuits microondes présents dans les systèmes de télécommunications ne sont pas seulement présents

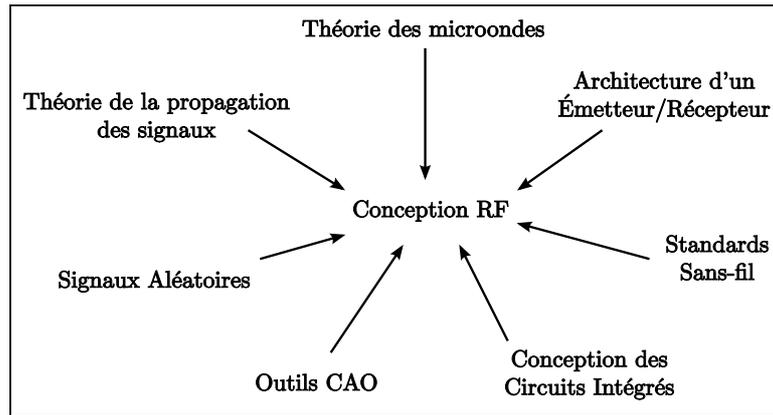


FIGURE 1.1 – Disciplines intervenant dans la conception de systèmes microondes [4]

dans les téléphones portables, ils se développent également dans d'autres objets quotidiens, par exemple dans les ordinateurs qui communiquent en Wi-Fi ou encore dans les manettes de consoles nouvelle génération communiquant en Bluetooth. Les circuits hyperfréquences permettent par exemple de se positionner dans l'espace grâce au système de positionnement GPS (Global Positioning System).

La miniaturisation des technologies permet de réduire les coûts de fabrication et l'encombrement des fonctions réalisées. Elle accroît leurs performances en embarquant de plus en plus de systèmes intelligents. À titre d'exemple, on peut citer le cas de la téléphonie mobile, dont les circuits intégrés comportent des fonctions de traitement numérique des signaux, de la mémoire, et des fonctions hyperfréquences.

La tendance générale est de favoriser la miniaturisation et de rassembler, sur une même puce (« SoC » : System On Chip) ou dans un même boîtier (« SiP » : System In Package), tous les circuits composant un système complet. La téléphonie mobile illustre bien cette tendance. Les nouvelles générations de composants, en plus d'être multimodes et multibandes (GPRS, EDGE, UMTS, WLAN) [2], sont devenues de véritables stations multimédias. Leur lecteur de fichiers numériques (MP3 et MP4), leur tuner TNT, leurs mémoires à hautes capacités de stockage, font que les nouveaux systèmes de télécommunications mobiles se veulent être « communicants » avec leur environnement. Cela est possible via le bluetooth, le Wi-Fi ou encore l'internet reçu au travers des nouveaux réseaux haut-débits fournis par les opérateurs téléphoniques [3].

À l'opposé, on trouve une demande pour des circuits de faibles dimensions, à bas coût, comme par exemple les étiquettes radiofréquences (« RFID » : Radio Frequency IDentification). Cette technologie permet d'identifier un objet, d'en suivre le cheminement et d'en connaître les caractéristiques à distance grâce à une étiquette émettant des ondes radio, attachée ou incorporée à l'objet [5]. La technologie RFID permet la lecture des étiquettes même sans ligne de vue directe et peut traverser de fines couches de matériaux (peinture, tissu, etc.).

Actuellement, les systèmes électroniques contiennent généralement plus d'un million de transistors, avec seulement une fraction de composants hyperfréquences, le reste étant des

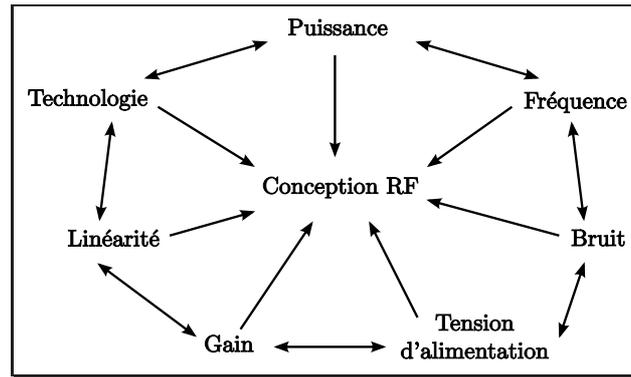


FIGURE 1.2 – Compromis à faire lors de la conception de circuits RF

circuits analogiques ou numériques utilisés pour traiter les informations en basse-fréquence, comme le DSP (Digital Signal Processing).

Les circuits RF doivent être capables de fournir des signaux numériques ou analogiques avec une grande dynamique à hautes fréquences. Lors de la conception des circuits hyperfréquences, plusieurs compromis doivent être réalisés afin de rentrer dans les spécifications des normes utilisées. Les figures 1.1 et 1.2 résument l'ensemble de ces compromis.

1.2 Bruit de phase

1.2.1 Intérêt de mesurer le bruit de phase

Pour juger de l'importance du bruit de phase dans les systèmes de télécommunications, nous allons présenter un cas où celui-ci est critique en venant perturber le bon fonctionnement du circuit. Cet exemple concerne le domaine des télécommunications (Satellite, GPS, WLAN, téléphonie mobile, etc.). Mais donnons tout d'abord, une explication générale sur l'importance de pouvoir caractériser de façon précise le bruit. En effet, dans tous les domaines de l'électronique, la mesure de bruit est de plus en plus essentielle pour caractériser un signal :

- C'est le bruit qui limite la portée et la résolution d'un radar [6] ;
- C'est le bruit qui dégrade la qualité d'une image télévision [7, 8] ;
- C'est le bruit qui limite la précision du positionnement d'un satellite [9, 10] ;
- C'est le bruit qui dégrade la qualité des transmissions de données [11] ;

La schématique d'un système de télécommunication est présentée sur la figure 1.3. Elle représente de manière succincte la transmission d'un signal de l'émetteur vers le récepteur au travers d'un espace libre. Le rôle de l'émetteur est de créer la modulation des informations à transmettre. Ces informations proviennent de la source sous forme d'un signal microonde correspondant aux spécifications du canal à utiliser afin de limiter au maximum les perturbations provenant du canal lui-même. Ce signal modulé va ensuite être converti en sortie d'antenne en un signal électromagnétique, et va se déplacer dans un espace libre jusqu'à l'antenne de réception

(qui peut être la même que celle utilisée pour l'émission, comme pour le cas du radar). Une fois le signal capté par l'antenne de réception, le signal est démodulé et l'information utile est extraite.

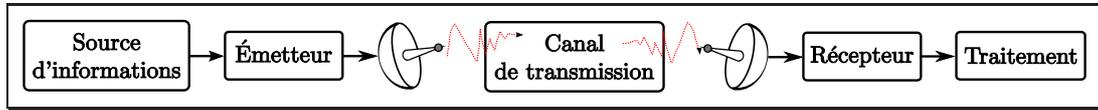


FIGURE 1.3 – Structure simplifiée d'un système de transmission

Si l'on considère que la source est idéale (c'est-à-dire qu'elle ne possède aucun bruit interne et qu'elle n'est sensible à aucune perturbation), le signal transmis dans le canal d'émission est perturbé seulement par le bruit interne propre aux composants présents dans la chaîne d'émission. Le rapport signal à bruit est légèrement dégradé. Les principales perturbations interviennent au moment où le signal électromagnétique se propage dans le canal de transmission. En effet, lors de cette propagation, le signal va subir une forte atténuation, et la moindre perturbation va venir dégrader le rapport signal à bruit de façon proportionnelle. Prenons par exemple le cas d'un satellite météorologique situé directement au-dessus de l'équateur et à une distance de 35880 km, possédant une orbite synchrone avec la Terre. Un tel satellite géostationnaire collecte des informations en continu en émettant une onde sur une cible située vers la surface de la Terre (nuages, reliefs, etc.), laquelle va se réfléchir pour revenir au satellite. Vu que le signal se déplace doublement (aller/retour) dans l'espace libre, il est donc doublement sujet aux perturbations extérieures et le rapport signal à bruit devient particulièrement critique [12, 13]. Pour améliorer ce rapport signal à bruit, il est nécessaire de mettre en place au niveau du récepteur un système de filtrage qui va permettre d'éliminer un maximum de perturbations captées lors la propagation en espace libre du signal, additionné d'un amplificateur faible bruit pour obtenir un niveau de signal suffisant pour ensuite pouvoir le traiter dans le reste de la chaîne de réception. Il est également important de noter que le signal utile, avant d'être traité pour récupérer les informations fournies par la source, va être perturbé une dernière fois par chaque élément composant la chaîne de réception. Éliminer le bruit de la chaîne d'émission et de réception du signal utile est très difficile. Le seul moyen de limiter son influence, tout particulièrement au niveau du système de réception, est de le prévoir lors de la conception des circuits dits « faible bruit » [14, 15].

Les systèmes radio-fréquences de télécommunications utilisent des oscillateurs locaux pour transposer en fréquence les signaux véhiculant l'information, et parfois même pour effectuer une démodulation directe de ces signaux. Considérons, comme montré sur la figure 1.4 l'architecture microonde d'un émetteur/récepteur classique présent dans un téléphone portable.

Les oscillateurs que nous utilisons en pratique sont sujets au bruit de phase. Ce bruit est défini comme étant une perturbation aléatoire de la phase de l'onde sinusoïdale stationnaire. Le bruit de phase des sources est alors ajouté au signal et peut dégrader notablement la qualité de la transmission. Il est donc important d'être à même de caractériser ce paramètre avec la précision la plus grande possible. En général, les modulateurs et démodulateurs réels fonctionnent soit

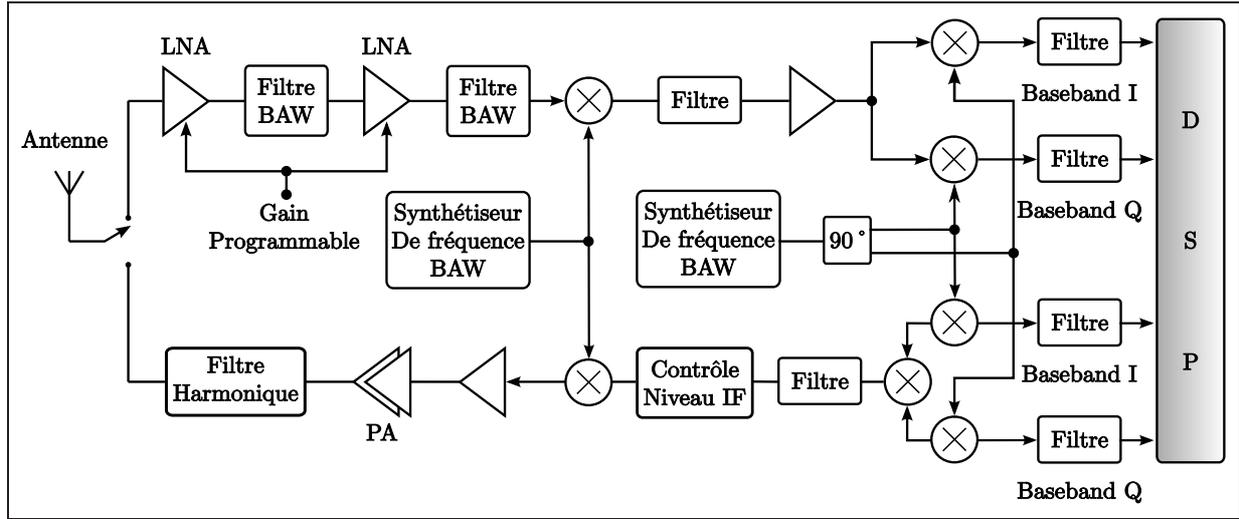


FIGURE 1.4 – Émetteur/Récepteur microonde

en bande de base, soit à une fréquence intermédiaire (FI) convenable. Étant donné que nous devons émettre notre signal à une fréquence radiofréquence (RF) prédéterminée, nous devons dans la pratique déplacer le signal modulé vers le haut pour le porter à cette fréquence RF dans l'émetteur, puis le faire redescendre de la RF à la FI (ou à la bande de base) dans le récepteur. Cette opération nécessite un oscillateur qui va transmettre son bruit de phase au signal acheminé. Ces oscillateurs à déplacement de fréquence, connus sous le nom d'oscillateurs locaux (OL), se présentent en général sous la forme d'oscillateurs libres, dont la fréquence est ultérieurement stabilisée à la précision voulue grâce à une boucle à verrouillage de phase (PLL). Le spectre du bruit de phase produit par cet oscillateur local est fonction des propriétés de l'oscillateur libre et de celles des composantes de la boucle. Le bruit de phase traduit la stabilité en fréquence à court terme d'une source de fréquence et représente un paramètre essentiel pour spécifier la qualité du système de télécommunications. Le bruit de fluctuation de phase ne se limite pas seulement aux sources de fréquence. En effet, chaque composant actif ajoute sa contribution au bruit de phase du signal microonde qui le traverse.

Le bruit de phase de chaque oscillateur local dans la chaîne, depuis le modulateur jusqu'au récepteur, va venir se superposer au signal démodulé dans le récepteur. Il est impossible de spécifier précisément les caractéristiques nécessaires à la conception de ces oscillateurs locaux tant que nous ne comprenons pas les effets du bruit de phase sur la démodulation en fonction du type de signal utilisé. Toute erreur dans la spécification sera susceptible de provoquer une grave dégradation de la réception ou conduira à des spécifications de la structure de l'OL complexes à atteindre, ce qui impliquera des OL inutilement onéreux. Ainsi, le signal OL s'il contient du bruit de phase, va venir dégrader les performances en émission comme en réception.

Prenons par exemple le cas de l'émission d'un signal et imaginons un récepteur non bruyant devant recevoir un signal de faible puissance à la fréquence f_2 . Dans ce cas, le bruit de phase du signal émis (à forte puissance) à une fréquence f_1 sur un canal adjacent vient perturber le signal à recevoir de fréquence f_2 , dégradant ainsi son rapport signal sur bruit comme le

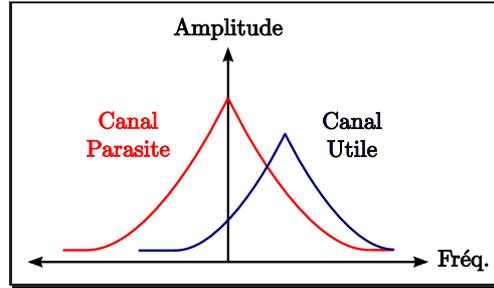


FIGURE 1.5 – Représentation du recouvrement d'un canal de transmission

montre la figure 1.5. Le problème est d'autant plus critique que dans la plupart des cas, la différence de canal entre f_1 et f_2 peut être de l'ordre de seulement quelques dizaines de kilohertz, avec des porteuses (f_1 et f_2) de l'ordre du gigahertz. Les signaux présents autour de la porteuse deviennent donc des brouilleurs pour le signal utile [16]. Ceci impose bien évidemment des spécifications draconiennes sur le bruit de phase du signal provenant du synthétiseur de fréquence. On comprend donc l'importance d'utiliser à ce niveau des circuits faible bruit et de s'immuniser le plus possible des perturbations provenant de l'extérieur, afin que le signal ne devienne pas inutilisable en se « noyant » dans les canaux adjacents. En résumé, le bruit de phase s'avère extrêmement critique dans un système de communication sans fil puisqu'il dégrade le rapport signal sur bruit en sortie du récepteur, que ce soit par effet d'interférences avec les canaux d'émission adjacents, par mélange des brouilleurs avec le bruit de phase de l'oscillateur local ou par l'erreur de phase qu'il engendre.

1.2.2 Représentation du bruit de phase

Le bruit « électrique », de manière générale, peut être représenté par sa valeur moyenne quadratique, mais ne permet pas l'obtention d'information concernant son évolution instantanée, qui est un phénomène aléatoire et qui suit une loi de probabilité. Ses caractéristiques spectrales dépendront donc du phénomène physique qui l'a généré. En effet, un signal purement sinusoïdal est une abstraction mathématique, dont l'expression s'écrit :

$$v(t) = V_0 \sin(2\pi f_0 t) \quad (1.1)$$

où V_0 représente l'amplitude du signal et f_0 la fréquence de la porteuse du signal. Dans le monde physique toute source est affectée par des perturbations aléatoires.

$$v(t) = (V_0 + \Delta V_0(t)) \sin(2\pi f_0 t + \Delta\varphi(t)) \quad (1.2)$$

Si ces perturbations concernent la phase ($\Delta\varphi(t)$) comme présentées par l'équation 1.2, on parlera de bruit de phase. Si elles concernent l'amplitude ($\Delta V_0(t)$), on parlera de bruit d'amplitude. La figure 1.6 montre l'effet de la modulation de phase.

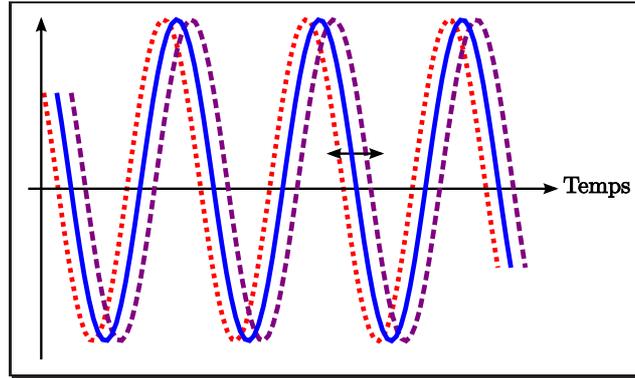


FIGURE 1.6 – Représentation d’un signal sinusoïdal ayant un très mauvais bruit de phase

Dans ces conditions, on obtient donc un signal quasi sinusoïdal dont l’expression est représentée par l’équation 1.2. Les fluctuations d’amplitudes sont souvent négligées par rapport aux fluctuations de phase (ou de fréquence) car il est plus facile de les filtrer et leur impact sur une réception hétérodyne est faible (vis-à-vis des fluctuations de phase). Avant d’expliquer plus précisément quels sont les phénomènes intervenant dans la génération du bruit de phase, il est nécessaire de représenter quelles sont les diverses grandeurs physiques utiles pour caractériser le bruit de phase. Si nous modélisons l’effet du bruit sur une bande étroite de fréquences

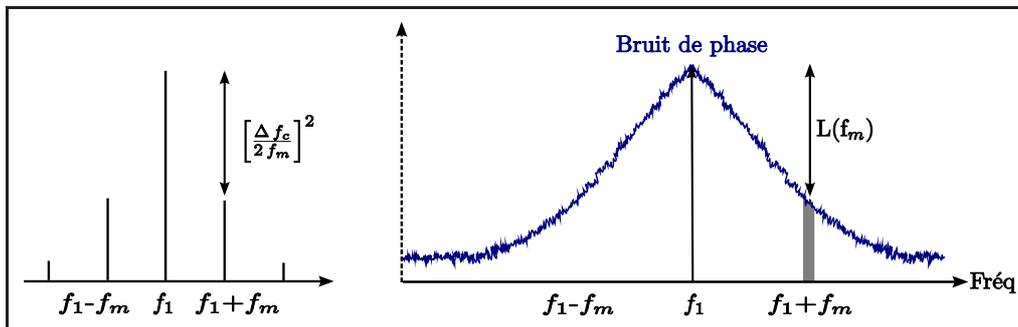


FIGURE 1.7 – Spectres de puissances des signaux modulés en fréquence par le bruit

au voisinage de la porteuse (figure 1.7). L’unité de mesure du bruit de phase, est la densité spectrale de fluctuations de phase S_φ (ou $\overline{\Delta_\varphi^2}$), qui s’exprime en rad^2/Hz (ou dBrad^2/Hz). Loin de la porteuse, lorsque le bruit de phase est faible par rapport à la porteuse, on peut montrer que S_φ est égal au rapport bruit sur porteuse augmenté de 3 dB (ou multiplié par 2).

Une deuxième unité de mesure a donc été proposée, et c’est la plus utilisée aujourd’hui : le bruit de phase simple bande ou $L(f)$.

$$L(f)_{dB} = S_\varphi_{dB} - 3 \text{ dB} \quad (1.3)$$

$L(f)$ correspond bien, loin de la porteuse, au rapport bruit sur signal tel qu’on peut le mesurer sur un analyseur de spectre, d’où l’unité utilisée pour exprimer $L(f)$: le dBc/Hz ($\text{dB}_{\text{carrier}}/\text{Hz}$).

Il est à noter cependant que $L(f)$ est bien définie à partir de S_φ et non du rapport de bruit à la porteuse. En effet, près de la porteuse, $L(f)$ peut prendre des valeurs positives. L’égalité

entre $L(f)$ et le rapport bruit/porteuse ne sera vérifiée que pour des valeurs de bruit de phase inférieures à -30 dBc/Hz environ. $L(f)$ (ou S_φ) peut également être relié à la densité spectrale des fluctuations de fréquence S_f (ou $\Delta\overline{f^2}$), qui s'exprime elle en Hz^2/Hz , par la relation :

$$L(f_m) = 10 \log \left[\frac{S_{\Delta f}}{2 f_m^2} \right] \quad (1.4)$$

Ces formules ne présagent en rien de la nature du bruit de phase. Pour remonter à la cause de ce bruit, il est nécessaire de connaître les différentes sources de bruit.

$$S_\varphi = \frac{S_{\Delta f}}{f_m^2} \quad (1.5)$$

Au delà de la bande passante du résonateur de contre réaction ($f > \frac{f_0}{2Q}$), la conversion phase fréquence n'existe plus et le bruit de phase de l'amplificateur est simplement ajouté au signal (plancher de bruit). Le bruit total dans les circuits se décompose en plusieurs facteurs dont nous allons dresser la liste et en expliquer les origines.

Le bruit thermique [17]

L'effet du bruit thermique a été observé pour la première fois par Nyquist en 1928. Ce type de bruit puise son énergie dans l'agitation thermique des électrons libres dans un milieu dissipatif, par exemple dans une résistance, qui conduit à des concentrations spontanées des porteurs à ses extrémités. Le bruit thermique se manifeste sous forme de fluctuations de courant (si le milieu dissipatif se trouve dans une boucle fermée) ou sous forme de fluctuations de tension à ses bornes (s'il est en boucle ouverte), mais dans les deux cas ces fluctuations restent des signaux aléatoires ne possédant aucune composante continue dans leur décomposition spectrale. Le bruit thermique ne dépend en aucun cas de la différence de potentiel appliquée aux bornes de l'élément conducteur, mais plutôt du niveau de la température T (exprimé en degrés Kelvin) du milieu dans lequel le conducteur est placé. Cela paraît tout à fait logique, car comme dit précédemment le bruit thermique provient de l'agitation des électrons libres. Donc si la température augmente, l'agitation des électrons croît ainsi que le niveau de bruit généré. La densité spectrale de la tension de bruit V_n , ainsi que la valeur quadratique moyenne donnée dans une bande Δf est représentée par l'équation 1.6 :

$$S(V_n) = \frac{\overline{V_n^2}}{\Delta f} = 4 k T R \quad (1.6)$$

La densité spectrale du courant de bruit en court-circuit, ainsi que la valeur quadratique moyenne donnée dans une bande Δf est représentée par l'équation 1.7 :

$$S(I_n) = \frac{\overline{I_n^2}}{\Delta f} = \frac{4 k T}{R} \quad (1.7)$$

Les équations 1.6 et 1.7 montrent que la densité spectrale du bruit thermique est constante vis-à-vis de la fréquence. Si on fait l'analogie avec une source lumineuse émettant une lumière blanche, qui est par définition polychromatique (qui contient toutes les fréquences du spectre), le bruit thermique s'appelle aussi bruit blanc.

Le bruit de grenaille [18]

Le bruit de grenaille trouve son origine dans la nature granulaire du courant électrique et au passage des porteurs au travers d'une barrière de potentiel. Il est causé par le fait que le courant électrique n'est pas continu mais constitué de porteurs de charge élémentaires (généralement des électrons). Ce type de bruit se retrouve dans tous les circuits collectant un flux de particules électriques. Il faut remarquer que le bruit de grenaille n'a une signification que dans la mesure où les porteurs injectés dans une des électrodes transitent dans le circuit sans qu'il y ait eu le moindre choc jusqu'à la seconde électrode. Effectivement, si les porteurs venaient à s'entrechoquer, cet événement entraînerait une diminution du bruit par un transfert d'énergie lors du choc, entre l'électron et la structure cristalline du matériau (comme dans les résistances ou plus généralement dans les conducteurs). Ce bruit est présent dans les composants de type transistor à tube, ou les composants possédant des jonctions (forte influence dans les jonctions PN polarisées en inverse). La valeur quadratique moyenne de la composante de fluctuation superposée au courant moyen I_0 est donnée par l'équation 1.8 résultante du théorème de Schottky.

$$\overline{I_n^2} = 2q I_0 \Delta f \quad (1.8)$$

Le bruit de grenaille est souvent utilisé dans la métrologie grâce à sa facilité d'utilisation pour caractériser un ou plusieurs composants. En effet comme le montre l'équation 1.8, la représentation spectrale du bruit de grenaille peut être assimilée à un bruit blanc en courant, dont le niveau est facilement contrôlable en modifiant la valeur du niveau de courant I_0 .

Le bruit de diffusion

La collision des porteurs de charge avec le réseau cristallin est généralement à l'origine du bruit de diffusion. Le bruit thermique est fonction du déplacement chaotique des porteurs dans la résistance alors que le bruit de diffusion provient d'une fluctuation aléatoire dans la concentration des porteurs.

$$D_n = \frac{4kT}{q} \mu_n \quad (1.9)$$

Si l'équation définie par Einstein n'est pas satisfaite (équation 1.9), il s'agit d'un bruit de diffusion, sinon nous sommes en présence d'un bruit thermique. Dans ces conditions, on détermine la densité spectrale du courant de diffusion comme étant décrite par l'équation 1.10 :

$$S(I) = 4q^2 D_n n(x) \frac{\Delta y \Delta z}{\Delta x} \quad (1.10)$$

où le volume du semi-conducteur est représenté par ses dimensions tridimensionnelles (Δx , Δy , Δz) et $n(x)$ définit la concentration des électrons dans une direction déterminée par x .

Le bruit quantique

Le bruit quantique est un phénomène assez particulier qui a une influence surtout quand les fréquences sont supérieures aux THz, avec la condition que le milieu se trouve à basse température (autour de la dizaine de degrés Kelvin). Dans ce cas, il devient prépondérant face au bruit thermique, qui est rappelons-le, proportionnel à la température (équations 1.6 et 1.7). Le bruit quantique est présent dans les dispositifs optiques, et est produit par les radiations incohérentes générées lors des transitions spontanées entre un état énergétique supérieur et un autre inférieur. Ce bruit peut être considéré comme identique au bruit schottky sauf que le courant est photogénéré.

Le bruit de génération-recombinaison

Comme son nom l'indique, le bruit de génération-recombinaison (G-R) puise son origine dans les fluctuations aléatoires des taux de génération, de recombinaison et de piégeage des porteurs dans la structure du semi-conducteur. On peut définir par l'équation 1.11 le spectre de puissance de bruit de G-R :

$$S(p) = 4 \overline{\Delta N^2} \frac{1}{1 + \omega^2 \tau^2} \quad (1.11)$$

où ΔN représente la fluctuation aléatoire de G-R générée par les porteurs, ω la fréquence du signal et τ la durée de vie d'un porteur dans le semi-conducteur. Dans le calcul exact de la densité spectrale de puissance, il serait nécessaire de faire intervenir plusieurs constantes supplémentaires associées à plusieurs grandeurs fluctuantes (nombre de trous, d'électrons, d'impuretés du matériau). En effet, cette expression considère seulement l'influence des porteurs majoritaires.

Le bruit en $1/f$ [19]

Ce bruit est le bruit le plus important concernant notre étude. En effet, le bruit en $1/f$ est un bruit présent dans tous les composants actifs électroniques aux basses fréquences. Ce phénomène est très intéressant, car il dépasse le cadre de l'électronique et se distingue aussi bien dans l'étude du bruit d'un moteur, ou lors de l'écoute du battement d'un coeur humain, lors d'un tremblement de terre, lors de l'écoute de la musique, lors des transmissions de radiofréquences, ou encore même lors d'accidents de la route. Ce bruit est donc omniprésent en physique. Malgré toutes les études effectuées sur ce sujet, son origine reste de nos jours encore relativement obscure. Néanmoins, il a été reconnu qu'il apparaît toujours en présence d'un flux circulant dans un espace spécifique, et que son niveau est proportionnel à l'état de surface de celui-ci. Le

bruit en $1/f$ indique bien que plus la valeur de la fréquence est faible, plus le niveau de bruit est important. L'équation 1.12 représente la densité spectrale du bruit en $1/f$.

$$S(f) = \frac{KI^\beta}{f^\alpha} \quad (1.12)$$

où K est le facteur dépendant du milieu dans lequel se propage le courant. Depuis très peu de temps, certaines études controversées ont conclu que le mécanisme de génération du bruit en $1/f$ généré dans les semi-conducteurs avait pour origine la nature du matériau choisie pour réaliser le substrat semi-isolant (comme par exemple, l'intervention des phonons).

Après avoir fait une brève description des sources de bruits présentes dans les composants passifs et actifs, nous allons maintenant décrire quelles peuvent être leurs influences sur la génération de bruit de phase en hyperfréquence dans les quadripôles puis dans les oscillateurs.

Le bruit de phase résiduel

Le bruit de phase est un phénomène très complexe à étudier. Il serait le résultat d'une conversion de bruit basse-fréquence (composé des différents types de bruit présentés précédemment) vers la haute fréquence (où se situe la porteuse du signal microonde) comme représenté sur la figure 1.8. On voit que le bruit de phase d'un dispositif microonde est généré par un mécanisme qui vient convertir le bruit basse-fréquence (BF). Si l'on observe le spectre de bruit

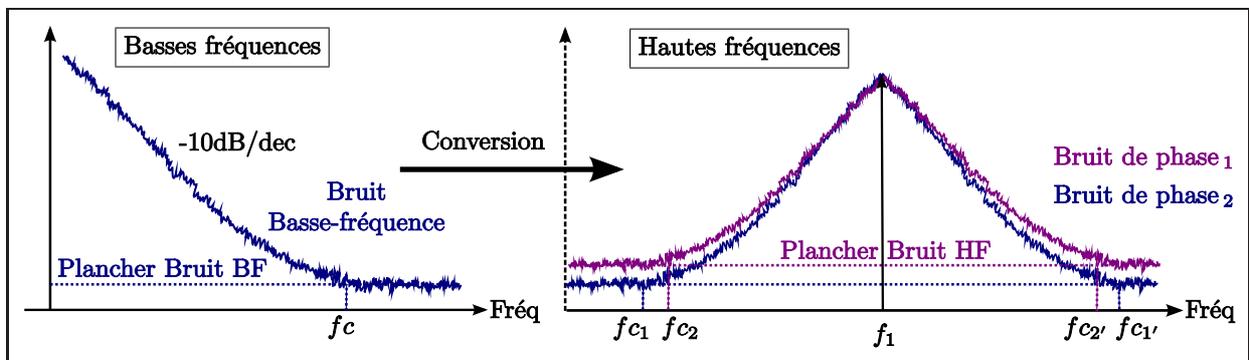


FIGURE 1.8 – Représentation de la conversion du bruit basse fréquence en bruit de phase

présent autour de la porteuse, on peut s'apercevoir que nous sommes en présence d'une pente de -10dB/dec suivie d'un plancher de bruit. Cette pente provient directement du bruit BF dont l'origine est du bruit en $1/f$. Le niveau du plancher de bruit de phase est dans certains cas fonction du plancher de bruit présent en BF, comme représenté sur la courbe « Bruit de phase₂ » de la figure 1.8, mais il est également possible qu'il soit fonction du plancher de bruit présent en haute fréquence (HF). En effet, il existe deux types de mécanismes de génération du bruit de phase. Le mécanisme représenté sur la courbe « Bruit de phase₂ » est un mécanisme de modulation qui vient convertir le bruit BF en bruit de phase dans le domaine HF, alors que la courbe « Bruit de phase₁ » représente le mécanisme de superposition du bruit HF sur le niveau de bruit de la porteuse. Ce bruit additif n'apparaît que si le bruit HF a un niveau

supérieur à celui du bruit BF converti. Ce niveau de bruit HF est caractérisé par un paramètre qui est le facteur de bruit « F ». La technique des impédances multiples, comme présentée par l'équation 1.13, a été développée par Lane [20].

$$F = F_{min} + 4 \frac{R_n}{50} \frac{|\Gamma_{opt} - \Gamma_s|^2}{(1 - |\Gamma_s|^2) |1 + \Gamma_{opt}|^2} \quad (1.13)$$

Cette expression démontre que le facteur de bruit « F » dépend du coefficient de réflexion côté source Γ_s , et des quatre paramètres de bruit : le facteur de bruit minimum F_{min} , la résistance équivalente de bruit R_n et le coefficient de réflexion optimal en bruit Γ_{opt} . Le principe est alors de mesurer le facteur de bruit d'un composant pour un certain nombre de coefficients de réflexion à son entrée [21], [22]. L'expression de l'influence de ce facteur sur le niveau du plancher de bruit de phase est représentée par l'équation 1.14 :

$$S_{\varphi \text{ additif}} = \frac{F k T}{P_e} \quad (1.14)$$

où k est la constante de Boltzmann, T la température en degrés Kelvin et P_e la puissance microonde du signal présent à l'entrée du dispositif. Par cette équation, on peut remarquer que si le niveau de puissance d'entrée augmente, le bruit de phase additif va diminuer proportionnellement. Si l'on veut réduire au maximum l'influence du bruit HF sur le bruit de phase présent en sortie du composant, il est donc nécessaire de travailler avec des signaux de forte puissance ce qui n'est pas toujours possible suivant l'application concernée.

Bruit de phase d'un oscillateur

Le bruit de fond présent dans les composants actifs de l'oscillateur est à l'origine de sa mise en oscillation. Toutefois, ces sources de bruit dégradent la pureté spectrale du système oscillant. Pour le bruit de l'oscillateur, le cadre général de l'étude est celui du bruit en régime non-linéaire. Réduire le bruit de phase des oscillateurs microondes suppose une compréhension, au moins partielle ou qualitative, des phénomènes de conversion de bruit qui interviennent dans l'élément non-linéaire [23]. L'expression de ces fluctuations de phase en sortie de l'oscillateur est décrite par l'équation 1.15 :

$$\Delta\varphi = \frac{\Delta f}{f_m} \quad (1.15)$$

La figure 1.9 représente le modèle d'un oscillateur décrit par Leeson. Cet oscillateur est composé d'un amplificateur bouclé par une contre-réaction sur un résonateur. Le résonateur peut être réalisé par un circuit LC, un résonateur SAW (Surface Acoustic Waves) / BAW (Bulk Acoustic Waves), un résonateur diélectrique ou même une ligne à retard optique, le raisonnement reste le même. Leeson nous décrit le processus de conversion du bruit dans un oscillateur à contre-réaction : les fluctuations de phase au niveau de l'amplificateur ($\overline{\Delta\varphi_a^2}$) sont transformées en fluctuations de fréquence ($\overline{\Delta f^2}$) par la boucle d'oscillation. L'équation 1.16 décrit l'évolution des fluctuations de fréquence de la boucle d'oscillation à partir des fluctuations de phase de

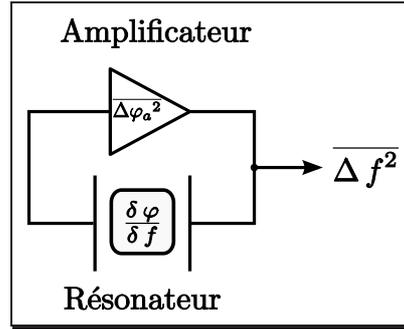


FIGURE 1.9 – Modélisation de Leeson d'un oscillateur

l'amplificateur en négligeant les fluctuations d'amplitude.

$$\Delta f = \frac{\delta \varphi}{\delta f} \Delta \varphi_a \quad (1.16)$$

Comme décrit dans l'équation 1.17, le lien de cause à effet entre les fluctuations de phase et les fluctuations de fréquence est également valable dans le cas des perturbations aléatoires. Elle représente le processus principal de conversion de bruit dans les oscillateurs. Les fluctuations de phase de l'amplificateur sont directement transformées en fluctuations de fréquence de l'oscillateur par la condition de boucle.

$$\overline{\Delta f^2} = \left(\frac{\delta f}{\delta \varphi} \right)^2 \overline{\Delta \varphi_a^2} \quad (1.17)$$

où la densité spectrale des fluctuations de fréquence de l'oscillateur est représentée par $\overline{\Delta f^2}$, $\overline{\Delta \varphi_a^2}$ représente la densité spectrale des fluctuations de phase provenant de l'oscillateur présent dans la boucle (figure 1.9). $\left(\frac{\delta f}{\delta \varphi} \right)^2$ caractérise le terme de la stabilité du système bouclé et peut être également défini, comme représentée par l'équation 1.18, en fonction du coefficient de qualité Q_L (en charge) du résonateur et de la fréquence d'oscillation f_0 :

$$\left(\frac{\delta f}{\delta \varphi} \right) = \frac{f_0}{2Q_L} \quad (1.18)$$

Il devient donc possible par ces équations de définir l'expression 1.19 représentant le bruit de phase en bande simple ($L(f)$) d'un oscillateur ($f_m < \frac{f_0}{2Q}$).

$$L(f) = 10 \log \left(\left[1 + \left(\frac{f_0}{2Q_L f_m} \right)^2 \right] \frac{\overline{\Delta \varphi_a^2}}{2} \right) \quad (1.19)$$

cette équation ajoute au cas intra-boucle le plancher de bruit (formule complète de Lesson). où f_0 la fréquence d'oscillation (fréquence fondamentale ou fréquence porteuse) et f_m représente la valeur de fréquence par rapport à la porteuse. La figure 1.10 montre bien ce phénomène de conversion du bruit BF de l'amplificateur vers la fréquence fondamentale se situant aux

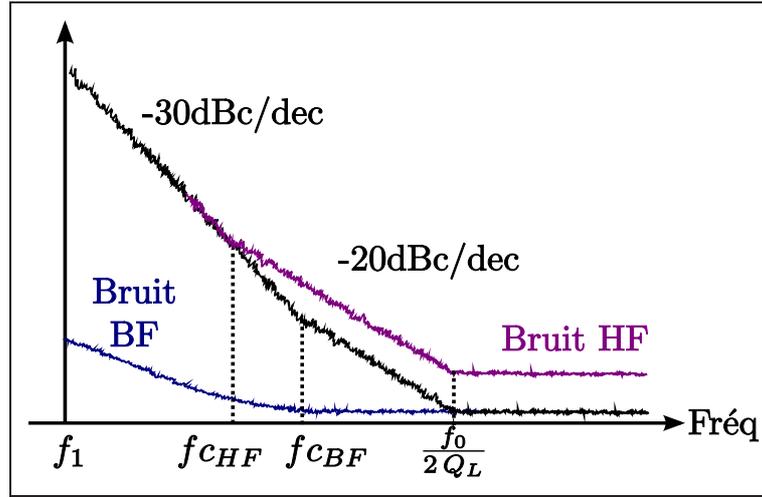


FIGURE 1.10 – Représentation de la conversion du bruit en bruit de phase

fréquences microonde. Comme pour l'étude de bruit de phase résiduel, on se trouvera en présence de deux cas de figure.

Le premier cas représente le bruit de phase de l'oscillateur comme étant complètement associé au bruit BF provenant de l'amplificateur de boucle. La pente en -30dB/dec représente la conversion du bruit en $1/f$ vers les microondes autour de la porteuse (bruit en $(\frac{1}{f^3})$). La fréquence de coupure f_{cBF} correspond à celle de l'amplificateur de boucle. Le plancher de bruit de phase est proportionnel au plancher de bruit de l'amplificateur converti [24].

Dans le second cas, le bruit de phase de l'oscillateur est au delà d'une fréquence f_c HF est proportionnel au bruit HF. La pente de -20dB/dec représente la conversion de ce bruit HF autour de la porteuse et le niveau du plancher de bruit de phase est défini comme pour le bruit de phase résiduel par l'équation 1.14. Dans les deux cas, la fréquence de coupure entre le plancher de bruit et la pente à -20dB/dec est définie par $\frac{f_0}{2Q_L}$. De cette expression nous pouvons déduire que plus le facteur de qualité Q_L est grand, meilleur sera le bruit de phase en sortie de l'oscillateur.

Ce modèle simple du bruit de phase dans les composants hyperfréquences a été originellement proposé par Leeson [23], mais ce modèle n'est pas complet car il suppose $\overline{\Delta\varphi_a^2}$ connu.

Cependant, cette approche du bruit de phase ne permet pas le calcul de $\overline{\Delta\varphi_a^2}$ et en particulier de la façon dont le bruit basse fréquence du composant actif est transposé en bruit de phase autour de la porteuse. Pour décrire ce phénomène, il est nécessaire de mettre en oeuvre une technique de modélisation spécifique. Trois types d'approches peuvent être définies pour l'étude du comportement du bruit de phase dans les circuits RF.

La première est l'approche CAO : elle permet de prendre en considération les perturbations lentes sur un état stable non-linéaire (état d'oscillation). La première technique d'analyse du bruit est la méthode quasi-statique. Dans ce cas le bruit basse fréquence est modélisé par une perturbation quasi-statique de l'état non-linéaire du système. Elle présente comme avantage

d'être simple à mettre en oeuvre quel que soit la méthode de calcul de l'état non-linéaire, mais ne permet de prendre en compte les dispersions fréquentielles basse fréquence du modèle.

L'autre technique d'analyse du bruit est une approche associée à la technique de la balance harmonique, est définie comme une approche de conversion [25]. Elle utilise une multi-harmonique de l'état non-linéaire du système. Cette approche est celle utilisée dans le simulateur ADS (Agilent Design System). Depuis la suppression de la plupart des problèmes de divergence lors de la simulation du bruit de l'état non-linéaire, cette méthode est précise et rigoureuse.

La dernière est l'approche temporelle : on part également du régime établi, calculé en simulation temporelle. Ce régime établi est perturbé en temporelle pour définir le nouvel état de fonctionnement. Cette méthode est aussi précise et rigoureuse que la méthode précédemment décrite (conversion). Cette approche peut demander un temps de calcul supérieur dans le cas d'une étude comprenant des conversions de fréquence. Cette technique d'analyse est utilisée dans les simulateurs temporels comme Spectre RF ou Eldo RF (sous l'interface Cadence). Ces simulateurs offrent la possibilité d'utiliser une méthode hybride basée sur l'analyse d'un régime pseudo établi PSS (Pseudo Stady State) permettant d'optimiser le temps de calcul.

Ces méthodes considèrent que tous les éléments non-linéaires du circuit sont soumis à des signaux en entrée ayant de fortes amplitudes ainsi que des signaux de faibles amplitudes, mais bruités.

Plusieurs auteurs ont dédié leurs travaux de recherche sur la modélisation du bruit de phase dans les amplificateurs microondes et les oscillateurs. Les origines de ces fluctuations restent encore un sujet très controversé [23, 26, 27, 28, 29].

1.3 État de l'art des mesures de bruit de phase

La caractérisation des instabilités fréquentielles se fait par l'étude de la densité spectrale de puissance du signal. Dans le domaine temporel, la variance dite d'Allan résulte de l'étude statistique des résultats de comptages de la fréquence, et permet de caractériser l'instabilité de l'oscillateur en fonction du temps de comptage. Une observation immédiate dans le domaine temporel des fluctuations d'amplitudes et de phase est, dans la plupart des cas, impossible. Pour quantifier ces phénomènes, il est donc nécessaire de mettre en place des techniques spécifiques de démodulation de phase (ou de fréquence) à faible bruit rajouté. De nombreuses solutions commerciales sont aujourd'hui proposées pour mesurer le bruit de phase des oscillateurs. Les bancs modernes, comme le modèle E5052B d'Agilent, sont très performants. Celui-ci utilise en particulier la technique de corrélation associée à deux sources de référence. Il est difficile d'obtenir de meilleures performances avec un banc de laboratoire. En effet, ces bancs de mesure commerciaux sont optimisés pour la mesure de sources hyperfréquences, mais pas pour l'étude de quadripôle. Le fort intérêt des bancs de laboratoire est la potentialité de mesure de sources RF ainsi que la mesure de quadripôles à très faible bruit de phase ajouté [30]. C'est pourquoi nous allons décrire ici quelles sont les techniques de mesures de bruit de phase utilisées au

LAAS-CNRS, pour caractériser tout d'abord des sources microondes et plus généralement des quadripôles hyperfréquences.

1.3.1 Caractérisation du bruit de phase des sources hyperfréquences

L'équipement minimum pour caractériser le bruit de phase d'une source microonde est un analyseur de spectre, comme représenté par la figure 1.11. Profiter d'un analyseur de spectre, qui est l'appareil de mesure le plus couramment utilisé pour mesurer le bruit de phase, a comme avantage de ne pas investir dans un appareil de mesure supplémentaire. De plus, son utilisation est très simple et permet d'être accessible à tous.

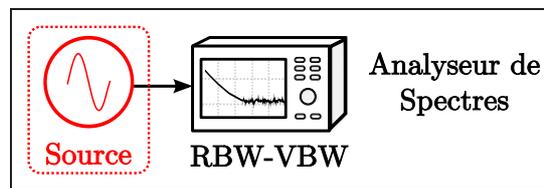


FIGURE 1.11 – Mesure simple du bruit de phase d'une source avec un analyseur de spectre

Cependant, son utilisation et les niveaux de mesure de l'analyseur ne sont pas assez performants pour caractériser des sources ayant un faible niveau de bruit de phase. Son utilisation est donc relativement limitée, près de la porteuse par la pureté spectrale de son oscillateur local et par la stabilité de la source à observer (par verrouillage de phase), et loin de la porteuse par la dynamique de l'appareil. Il est donc nécessaire de prendre de grandes précautions lors de la mesure de bruit de phase avec un analyseur de spectre. Il est important d'avoir un bon contrôle du RBW (resolution bandwidth) et du VBW (video bandwidth). En effet, plus le VBW est élevé, plus le signal sera propre avec en contrepartie un fort ralentissement du balayage fréquentiel. Le RBW quant à lui doit être suffisamment faible vis-à-vis de la fréquence mesurée par rapport à la porteuse (f_m). Il est donc nécessaire d'avoir un réglage du RBW $\leq f_m/20$. Le bruit mesuré sera par la suite intégré dans cette bande de fréquence. Ces opérations sont à répéter pour chaque point composant la courbe de bruit de phase. Il est facilement compréhensible que cette méthode soit longue, sauf s'il est mis en place une routine de mesure automatique de spectre autour de la porteuse.

La méthode de caractérisation la plus rencontrée en métrologie du bruit de phase est la technique de la boucle à verrouillage de phase. Cette technique permet d'obtenir de très bons résultats, mais nécessite une bonne stabilité en fréquence de la source sous test. Cette approche est plutôt dédiée à des sources ultra stables comme les synthétiseurs de fréquence, et n'est donc pas la plus judicieuse pour la mesure d'oscillateurs contrôlés en tension, qui généralement présentent des dérives lentes dans le domaine fréquentiel (toutefois, certains bancs modernes permettent la mesure de VCO avec cette approche, le système étant recollé sur la source périodiquement). Pour ce type de composant, il est préférable d'utiliser la technique dite à référence passive. Le banc de mesure de bruit de phase utilisé au LAAS pour caractériser les

sources microondes à forte dérive en fréquence, est présenté sur la figure 1.12. Son objectif est de déterminer la densité spectrale des fluctuations de phase de la source sous test. Le principe

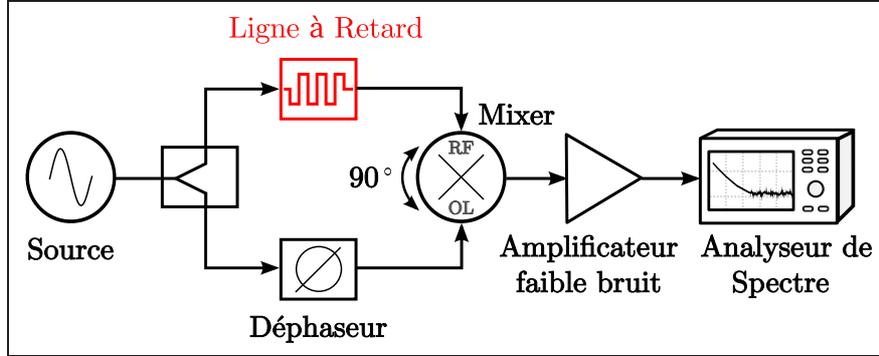


FIGURE 1.12 – Discriminateur à ligne à retard

de ce banc est basé sur une ligne à retard placée entre la source et la voie RF du mélangeur. Cette ligne à retard a comme avantage, d'être large bande, et de posséder un coefficient de surtension relativement élevé. Il est cependant possible d'obtenir une meilleure sensibilité du banc de mesure. En remplaçant la ligne à retard par une cavité accordable. Toute fois cela nous fait perdre l'avantage de la configuration large bande. Dans le cas de la figure 1.12, ce banc consiste à placer une ligne à retard, de longueur « l » connue, sur la voie RF du mélangeur. Le but d'utiliser une ligne à retard est de transformer les fluctuations de fréquence de l'oscillateur sous test en fluctuations de phase détectables par le mélangeur. En effet, la ligne à retard présente une réponse phase/fréquence qui définit une pente $\Delta\varphi/\Delta f$ relativement importante, dépendante de la longueur de ligne. Le principe de fonctionnement repose sur la transformation des fluctuations de fréquence de la source en fluctuations de phase par la réponse particulière de l'élément passif. On obtient donc l'équation 1.20 sur la voie RF du mélangeur :

$$S_{\varphi} = \left[\frac{d\varphi}{df} \right]^2 S_{\Delta f} \quad (1.20)$$

Le déphaseur, classiquement constitué d'une courte ligne à retard variable, permet d'obtenir un déphasage de $\pm 90^\circ$ entre la voie RF et la voie OL du mélangeur. Ce déphasage de $\pm 90^\circ$ entre les entrées s'appelle la quadrature. Elle permet notamment de faire fonctionner le mélangeur en tant que détecteur de phase. Les fluctuations résultantes sont détectées sur la voie IF du mélangeur. Le plancher de mesure de l'analyseur de spectre étant un paramètre limitatif, il est nécessaire de mettre en place un amplificateur faible bruit. Les fluctuations de bruit détectées sont amplifiées afin qu'elles deviennent détectables par l'analyseur de spectre (FFT). L'équation définissant la valeur de la sortie en fonction de la phase détectée est la suivante :

$$\overline{\Delta V_s^2} = G^2 \overline{\Delta V_{IF}^2} = G^2 K_{\varphi}^2 \left[\frac{d\varphi}{df} \right]^2 S_{\Delta f} \quad (1.21)$$

avec K_φ représentant le coefficient de détection de phase du mélangeur, G le gain de l'amplificateur faible bruit de la voie IF et $S_{\Delta f}$ la densité spectrale des fluctuations de fréquence de la source sous test. Les fluctuations de tension sont proportionnelles aux fluctuations de fréquence ainsi détectées, et permettent de définir un coefficient K_m qui est le coefficient de détectivité du banc.

$$K_m = G K_\varphi \left[\frac{d\varphi}{df} \right] \quad (1.22)$$

Il est important de préciser que la valeur de la pente $\Delta\varphi/\Delta f$ varie en fonction du composant passif utilisé dans le système de caractérisation de bruit de phase. En effet, cette pente peut prendre les valeurs suivantes :

- Dans le cas d'une ligne à retard : $\frac{\Delta\varphi}{\Delta f} = 2\pi\tau$, τ étant la valeur du retard $\tau = \left(\frac{\sqrt{\varepsilon_r} l}{c} \right)$
- Dans le cas d'un résonateur à fort coefficient de qualité : $\frac{\Delta\varphi}{\Delta f} = \frac{2Q}{f_0}$

De ces équations, il est maintenant assez facile de déterminer les niveaux des fluctuations de tension qui vont être détectés par l'analyseur de spectre en sortie. Les équations suivantes sont décrites dans le cas d'un discriminateur utilisant une ligne à retard :

$$\Delta V_s = G K_m \Delta f \quad (1.23)$$

$$= G 2\pi\tau K_\varphi \Delta f \quad (1.24)$$

$$10 \log \left(\overline{\Delta V_s^2} \right) = 20 \log [2\pi\tau G K_\varphi] + 10 \log \overline{\Delta f^2} \quad (1.25)$$

d'autre part :

$$10 \log \overline{\Delta f^2} = 10 \log \left(f_m^2 \overline{\Delta\varphi^2} \right) \quad (1.26)$$

$$10 \log \overline{\Delta f^2} = 10 \log (2 f_m^2) + L(f_m) \quad (1.27)$$

donc :

$$10 \log \left(\overline{\Delta V_s^2} \right) = 10 \log [2 \{2\pi\tau G K_\varphi f_m\}^2] + L(f_m) \quad (1.28)$$

avec $L(f_m)$ représentant le bruit de phase simple bande de la source sous test.

Cette explication du fonctionnement du discriminateur de fréquence est une approche simplifiée. Elle est utile pour comprendre de manière globale les phénomènes intervenants dans ce type de mesure. Hewlett-Packard présente une étude plus poussée sur le fonctionnement du discriminateur de fréquence [31][32][33]. Elle fait apparaître un sinus cardinal $\frac{\sin(\pi f_m \tau)}{\pi f_m \tau}$ dans la description du coefficient de détectivité K_m .

Pour des raisons de simplification de calcul, la valeur de ce sinus cardinal est dans la plupart des cas approximée à 1, car les lignes à retard microondes sont corrélées et la fréquence d'annulation est rejetée loin de la porteuse.

Concernant les éléments constituant le banc de mesure de bruit de phase, il est évident qu'il sera nécessaire d'utiliser les composants les moins bruyants possible. Le mélangeur et

l'amplificateur de la voie IF sont donc soigneusement sélectionnés pour leurs performances en terme de bruit basse fréquence. Pour accroître encore la performance du banc, il est possible de doubler l'étage de détection de phase et d'affecter une analyse de corrélation (spectre croisé) sur l'analyseur FFT pour éliminer en partie le bruit de ces composants. Cette méthode est mise en oeuvre dans le banc du LAAS [30].

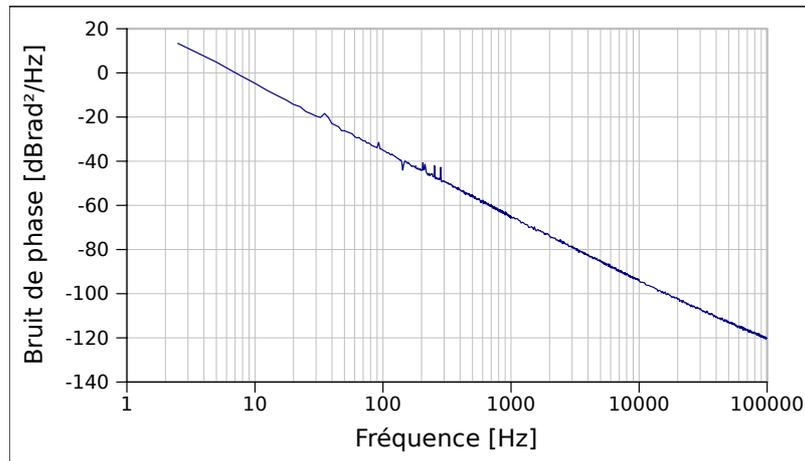


FIGURE 1.13 – Mesure de bruit de phase d'un oscillateur microondes à 5.4 GHz [34]

Un exemple de mesure de bruit de phase d'oscillateur microondes à 5.4 GHz est représenté sur la figure 1.13. Cette oscillateur, basé sur un résonateur BAW intégré, correspond à l'état de l'art des oscillateurs intégrés en MMIC (à la date d'écriture de ce manuscrit).

1.3.2 Caractérisation du bruit de phase des quadripôles hyperfréquences

Le bruit de phase comme expliqué dans le chapitre précédent n'est pas une grandeur spécifique des oscillateurs ou autres systèmes oscillants. C'est une grandeur qui est présente également dans les quadripôles. Par ailleurs, la modélisation du bruit de phase reste un secteur de recherche très important. Il est donc nécessaire de mettre en place des systèmes de caractérisations adéquats [35, 36, 32, 33, 37, 38], comme présenté sur la figure 1.14. Le principe

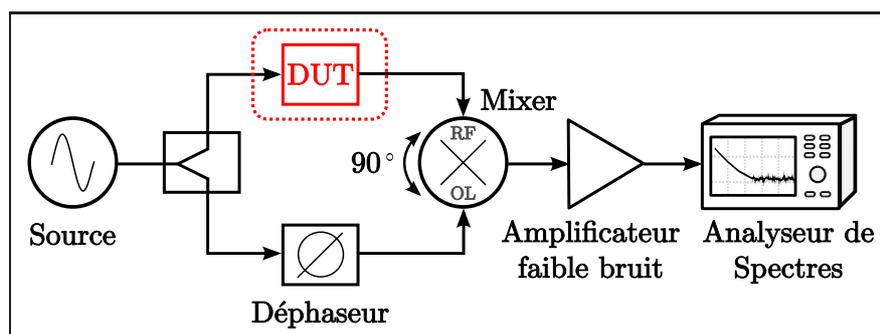


FIGURE 1.14 – Banc de mesure de bruit de phase de quadripôle

de fonctionnement est le même que le banc de mesure de la figure 1.12. Il se compose d'une source de fréquence, d'un déphaseur nécessaire pour obtenir la quadrature entre les voies RF et OL du mélangeur, et d'un amplificateur en sortie utilisé pour amplifier les fluctuations détectées. Le dispositif sous test (DUT : Device Under Test) est à la place de la ligne à retard du montage précédent. Ce type de banc de mesure vise à qualifier en bruit de phase tous types de composants 2 ports, qu'ils soient passifs (résonateurs), analogiques (amplificateurs...) ou numériques (circuits à base d'inverseurs...). Le bruit de phase mesuré est appelé bruit de phase résiduel, ou bruit de phase additif car, comme son nom l'indique, c'est la contribution rajoutée qui va être détectée par le dispositif sous test. Cette méthode nous permet de caractériser de façon séparée tous les éléments constituant un oscillateur complet (ou même un synthétiseur). C'est pourquoi elle est aussi appelée méthode de mesure en boucle ouverte, par opposition à la caractérisation du bruit de phase d'un oscillateur qui est un système autonome fonctionnant en boucle fermée.

Le banc présenté sur la figure 1.14 est la structure la plus simple pour mesurer le bruit de phase résiduel d'un quadripôle. Ses performances dépendent des caractéristiques de la source, du mélangeur et aussi de l'amplificateur. Le déphaseur de la voie OL étant passif, il n'a pas d'influence particulière sur le plancher de bruit de mesure du banc (sa contribution est considérée comme étant négligeable). Le niveau de bruit de la source dans ce type de banc est très critique (bruit AM et FM). En effet, la contribution en bruit de celle-ci peut être détectée au lieu de celle du quadripôle sous test. Cela de deux façons :

- Lors d'une détection parasite FM.

Dans ce cas, ce sont les fluctuations de fréquence de la source qui sont détectées par l'effet parasite du retard propre au dispositif sous test. On se retrouve alors dans une configuration qui se rapproche du banc de mesure de la figure 1.12. Pour pallier ce problème, une première précaution particulière doit être prise au niveau de l'équilibrage des voies RF et OL en jouant sur les longueurs de câbles. La seconde précaution consiste à utiliser une source de fréquence en entrée possédant une haute pureté spectrale, par exemple, un synthétiseur à faible bruit de phase, ou un oscillateur possédant un fort coefficient de qualité (DRO).

- Lors d'une détection parasite AM.

Dans ce cas, ce sont les fluctuations d'amplitude de la source qui sont détectées par le déséquilibre du mélangeur utilisé. En effet, le mélangeur utilisé est un mélangeur passif doublement équilibré, composé de diodes (figure 1.15). Le système n'étant pas intégré, il est impossible au constructeur de garantir que les diodes du mélangeur possèdent exactement les mêmes caractéristiques. C'est ce petit déséquilibre qui va créer une détection parasite du bruit AM de la source en entrée du banc. Il est cependant possible de se placer dans les conditions minimales de détection de fluctuations d'amplitudes en affinant de façon judicieuse les conditions de quadrature [30]. Malgré cela, il est nécessaire de bien choisir la source en terme de bruit AM, et ceci est particulièrement délicat. En

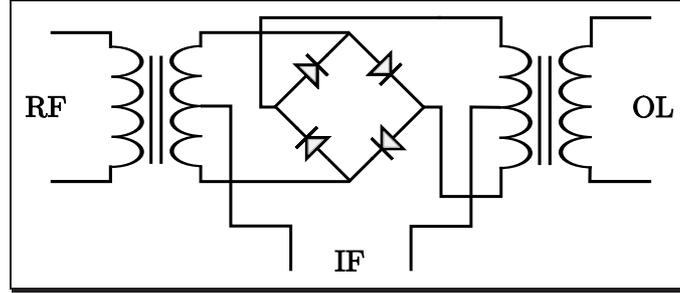


FIGURE 1.15 – Mélangeur passif doublement équilibré

effet le niveau de fluctuations AM des sources hyperfréquences, tout comme le niveau de déséquilibre des mélangeurs en détection de phase, sont rarement fournis par les constructeurs.

Il est donc important de savoir caractériser de façon fiable et rigoureuse le bruit d'amplitude et, si possible, de diminuer son influence [30].

Vérifions analytiquement que ce banc de mesure de bruit de phase nous permet de détecter la contribution en bruit de phase du dispositif sous test. Le mélangeur utilisé en détecteur de phase effectue le mélange des deux voies (RF et OL). Si les signaux de RF et OL sont sinusoïdaux et de fréquences différentes, le signal de sortie contient deux composantes dont les fréquences sont la somme et la différence des signaux en entrée du mélangeur. Si les fréquences sont identiques, comme dans notre cas, on aura donc en sortie la fréquence double et la fréquence nulle. Le spectre des signaux détectés par le mélangeur va donc être transposé dans les basses fréquences. L'analyseur de spectre est utilisé pour mesurer le comportement des fluctuations de tension en sortie du mélangeur autour de la raie DC. Les équations démontrant cette conversion sont les suivantes :

$$V_{\text{RF}}(t) = V_{\text{source}} \sin(\omega t + \varphi_{\text{source}}(t) + \varphi_{\text{DUT}}(t)) \quad (1.29)$$

$$V_{\text{OL}}(t) = V_{\text{source}} \sin(\omega t + \varphi_{\text{source}}(t) + 90^\circ) = V_{\text{source}} \cos(\omega t + \varphi_{\text{source}}(t)) \quad (1.30)$$

$$V_s(t) = K \frac{V_{\text{RF}} V_{\text{OL}}}{2} [\sin(2\omega t + 2\varphi_{\text{source}}(t) + 2\varphi_{\text{DUT}}(t)) + \sin(\varphi_{\text{DUT}}(t))] \quad (1.31)$$

Avec K représentant le gain ou les pertes de conversion, alors que $\varphi_{\text{source}}(t)$ et $\varphi_{\text{DUT}}(t)$ symbolisent les contributions en bruit de phase de la source et du dispositif source test. Dans ce cas :

$$K_\varphi = K \frac{V_{\text{RF}} V_{\text{OL}}}{2} \quad (1.32)$$

K_φ représente le coefficient de détection de phase, en V/rad. Les tensions aux entrées du mélangeur sont indiquées par les tensions $V_{\text{RF}}(t)$ et $V_{\text{OL}}(t)$. Considérons la figure 1.14, les fluctuations détectées par le mélangeur sont amplifiées, mais seul le spectre autour de la « fréquence DC » nous intéresse. Il est donc nécessaire d'éliminer la composante présente en $f_{\text{RF}} + f_{\text{OL}}$. Pour cela, il suffit de placer un filtre passe-bas ou d'utiliser la bande passante de

l'amplificateur de sortie comme filtre. Dans ce cas, l'équation de la tension de sortie s'exprime :

$$V_s(t) = K \frac{V_{RF} V_{OL}}{2} \varphi_{DUT}(t) \quad (1.33)$$

La composante $2\omega t$ étant éliminée, il ne reste plus que la composante du signal possédant l'information concernant les fluctuations de phase du dispositif sous test. Il est donc possible avec ce type de banc de mesure de mesurer le bruit de phase des quadripôles.

Le banc de mesure de bruit de phase de quadripôle présenté sur la figure 1.14 a cependant des limites. En effet, cette structure ne permet pas de caractériser des quadripôles ayant une fréquence de sortie différente de celle appliquée en entrée, comme les mélangeurs ou les diviseurs de fréquence. Ce type d'utilisation implique une légère modification de la composition du banc de mesure en plaçant un dispositif sous test identique sur la voie OL, comme montré par la figure 1.16. Le fait d'utiliser deux dispositifs sous test permet d'attaquer le détecteur de

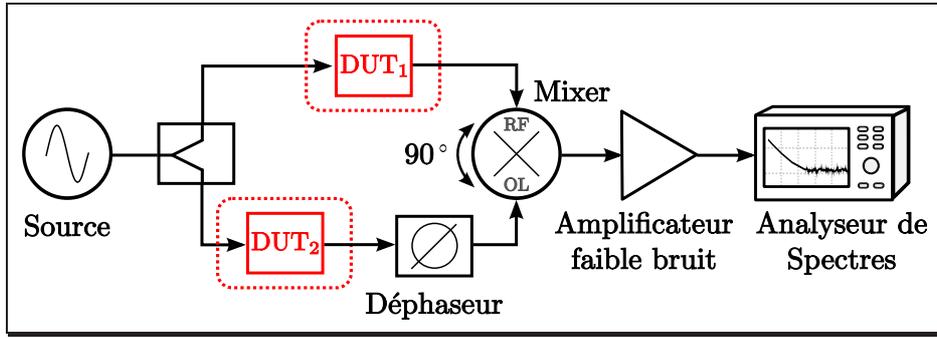


FIGURE 1.16 – Banc de mesure de bruit de phase à deux quadripôles

phase avec la même fréquence sur les voies RF et OL, sans quoi la mesure est impossible. Le fonctionnement reste identique au banc de la figure 1.14, seules les équations de la tension en sortie sont légèrement modifiées :

$$V_{RF}(t) = V_{source} \sin(\omega t + \varphi_{source}(t) + \varphi_{DUT_1}(t)) \quad (1.34)$$

$$V_{OL}(t) = V_{source} \sin(\omega t + \varphi_{source}(t) + \varphi_{DUT_2}(t) + 90) \quad (1.35)$$

$$= V_{source} \cos(\omega t + \varphi_{source}(t) + \varphi_{DUT_2}(t)) \quad (1.36)$$

$$V_s(t) = K V_{RF}(t) V_{OL}(t) \quad (1.37)$$

$$V_s(t) = K V_{RF} \sin(\omega t + \varphi_s(t) + \varphi_{DUT_1}(t)) V_{OL} \sin(\omega t + \varphi_s(t) + \varphi_{DUT_2}(t)) \quad (1.38)$$

$$V_s(t) = K \frac{V_{RF} V_{OL}}{2} [\sin(2\omega t + 2\varphi_T(t)) + \sin(\varphi_{DUT_1}(t) + \varphi_{DUT_2}(t))] \quad (1.39)$$

Après filtrage, on obtient donc :

$$V_s(t) = K \frac{V_{RF} V_{OL}}{2} [\sin(\varphi_{DUT_1}(t) + \varphi_{DUT_2}(t))] \quad (1.40)$$

$$\overline{\Delta V_s^2} = K_\varphi \overline{\Delta \varphi_{DUT_1}(t)^2} + K_\varphi \overline{\Delta \varphi_{DUT_2}(t)^2} \quad (1.41)$$

Lors du passage en valeur quadratique, on peut faire une approximation sur le sinus, car on se trouve dans le cas de petites fluctuations de phase. Lors du passage à la valeur quadratique moyenne, le double produit disparaît car le bruit des deux dispositifs sous test est décorrélé. On obtient donc la somme des bruits de chaque dispositif.

Dans les équations précédentes, on considérait que le bruit du mélangeur et de l'amplificateur de sortie étaient négligeables. Si ce n'est plus le cas, l'équation de sortie devient :

$$\overline{\Delta V_s^2} = K_\varphi \overline{\Delta \varphi_{\text{DUT}_1}(t)^2} + K_\varphi \overline{\Delta \varphi_{\text{DUT}_2}(t)^2} + \overline{\Delta \varphi_{\text{Mél}}(t)^2} + \overline{\Delta \varphi_{\text{Ampli}}(t)^2} \quad (1.42)$$

Ce type de banc a également l'avantage de présenter une plus grande immunité vis-à-vis de l'influence du bruit de phase de la source d'entrée. Selon la valeur du temps de propagation du signal dans le DUT, comme expliqué précédemment, celui-ci va générer un effet de ligne à retard et ainsi détecter le bruit de phase de la source au lieu du DUT. Dans la technique à deux DUT, les DUT étant placés dans les deux voies (RF et OL), ces délais se compensent automatiquement. Ainsi, le bruit de phase observé est la somme de la contribution du DUT₁ et du DUT₂. Le bruit détecté en sortie est donc deux fois plus grand que la valeur réelle du bruit du dispositif sous test dans le cas de deux DUT identiques. Il est donc nécessaire de retirer 3 dB au résultat expérimental.

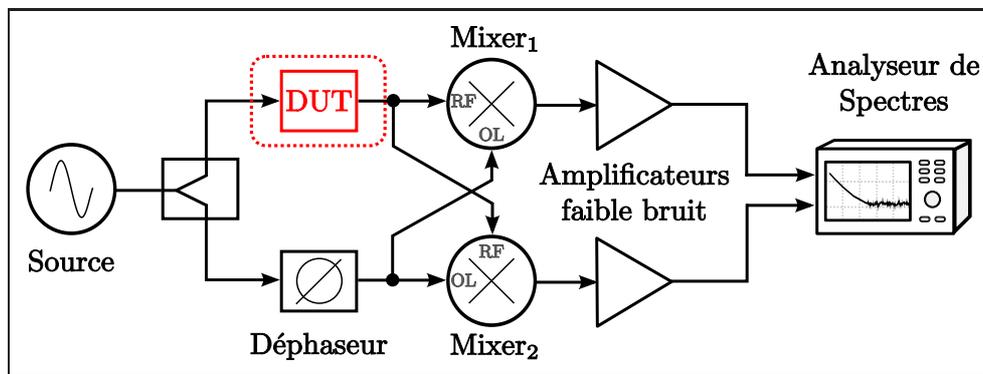


FIGURE 1.17 – Banc de mesure de bruit de phase avec la technique de corrélation

Il existe une autre manière d'améliorer les performances du banc de mesure de bruit de phase des quadripôles. En effet, le détecteur de phase est l'élément limitatif du système de caractérisation, car ce sont ses performances qui vont déterminer le plancher de bruit du dispositif. L'idée est de diminuer l'influence de son bruit propre en mettant en place une technique dite de corrélation. Le principe de la technique de corrélation est la suivante : le détecteur de phase étant l'élément utilisé pour détecter le signal est doublé, comme représenté sur la figure 1.17. Le spectre croisé des deux détecteurs est ensuite analysé. Le bruit propre de chacun des détecteurs de phase étant complètement décorrélé, il s'élimine par le processus de calcul d'interspectre. Seule la contribution du signal commune aux deux voies est conservée à la fin du moyennage [39]. Pour une efficacité optimale, il convient de choisir des mélangeurs et des amplificateurs présentant les caractéristiques les plus proches possible en gain et en bruit. Cette

technique est basée sur l'acquisition d'un grand nombre de spectres. Ces spectres sont ensuite moyennés pour obtenir un plancher de mesure beaucoup plus faible. Par exemple, l'acquisition de 1000 spectres conduit à une amélioration du plancher de mesure de bruit de 15 dB et 20 dB pour 10 000 spectres [40]. Cependant, le temps de mesure est évidemment fonction du nombre de spectres à caractériser [28][41]. Le plancher de mesure du banc de mesure de bruit de phase

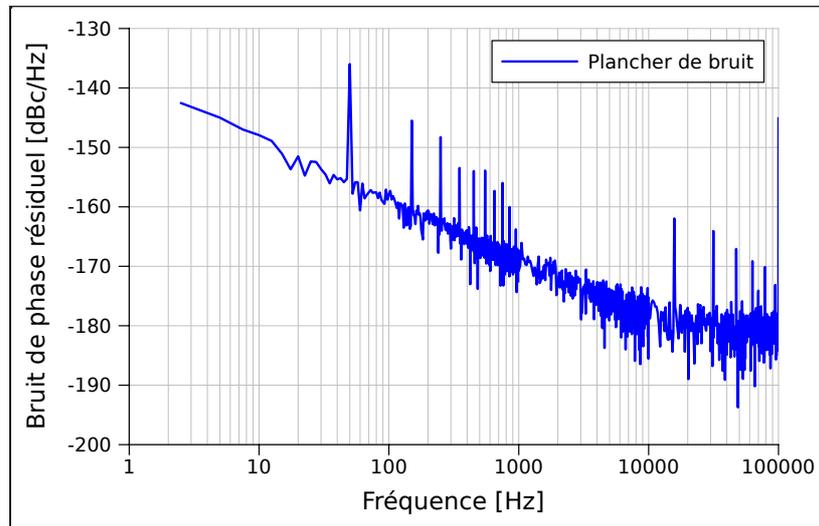


FIGURE 1.18 – Plancher du banc de mesure de bruit de phase résiduel (N=100)

est présenté sur la figure 1.18. Cette mesure a été effectuée avec la corrélation de 100 spectres pour une fréquence de 2 GHz.

Cette technique est très utilisée dans les mesures de bruit de phase de composants microondes, par exemple les transistors bipolaires SiGe présentant un très faible niveau de bruit. Leur plancher de bruit propre se situe, pour les plus performants, à $-175 \text{ dBrad}^2/\text{Hz}$ @ 10 kHz de la porteuse.

1.4 Les systèmes de mesures intégrés

Le but de cette section n'est pas d'effectuer un état de l'art de toutes les techniques de test de circuits intégrés, mais d'évoquer ou détailler les principales. Pour tester un circuit intégré, il existe deux types d'approches :

- L'approche structurelle : Elle consiste à faire l'étude des défauts du circuit au niveau structurel. Des modèles de fautes sont établis, puis un stimulus spécifique est mis en place afin de détecter au mieux les éventuelles fautes internes. Le terme de couverture de faute exprime le niveau d'efficacité de cette technique de test.
- les « BIST » On-Chip qui exécutent la vérification de mémoires [42]

La mesure d'autodéfaillance de circuit existe depuis un certain temps dans le domaine de la microélectronique. Cette méthode de caractérisation particulière est apparue tout d'abord dans le monde de la conception numérique [43, 44, 45, 46]. Aujourd'hui, cette méthode a évolué et

est appliquée à la détection de défaillance sur les circuits intégrés analogiques et microondes [47, 48, 49]. Plus communément appelée « BIST » pour Built-In Self Test, cette méthode de mesure est un mécanisme à l'intérieur du circuit intégré qui vérifie une portion, ou toutes les fonctionnalités du système. Par exemple, les BIST peuvent être utilisés pour la vérification de bus très complexes permettant la transmission d'informations [50]. La procédure de test du BIOS, lors de la mise sous tension d'un ordinateur, va exécuter un autotest de la mémoire RAM (Random Access Memory) et des bus [42]. On peut également signaler que ce type de test est plus répandu dans la vie de tous les jours qu'il n'y paraît, car il s'effectue lors de la mise sous tension de presque tous les périphériques d'ordinateurs modernes (imprimantes, écrans LCD ou plasma, appareils à photos numériques)[42, 51].

La définition alternative peut-être l'autotestabilité intégré (BIST). Elle représente la technique de conception de dispositifs additionnels (matériels + logiciels) dans les circuits intégrés afin de permettre leur test de façon complètement autonome. La détection de défaillance éventuelle du système se faisant avec les circuits internes au composant, implique une réduction très importante de la dépendance du test aux appareils de mesures externes [51]. Le but principal des BIST est d'alléger la complexité et de diminuer les coûts et la durée du cycle de test. Dans la mesure du possible, l'analyse de la réponse doit se faire aussi sur la puce, évitant tout équipement extérieur. Ceci évite notamment les parasites dus aux connexions entre la puce et les équipements de test. Le choix de la solution de test la plus performante dépend de différents critères : la taille de la mémoire, le temps de test, ou encore le taux de couverture de fautes.

Les BIST se composent en quatre grandes catégories :

- Les « BIST » qui réalisent un autotest du système de façon programmable [52]
- les « BIST » On-Chip qui exécutent la vérification de mémoires [42]
- les contrôles du fonctionnement des circuits logiques « Logic BIST » [53, 54]
- les autotests de circuits intégrés analogiques et mixtes [55]

Le test de circuits numériques devient de plus en plus complexe :

- L'intégration devenant de plus en plus fine, la complexité et le temps de test augmentent de façon exponentielle, tout comme le coût du test également. Il pourrait dépasser le prix du silicium dans un proche avenir.
- L'augmentation des fréquences d'horloges permet à des puces de fonctionner à des vitesses que les testeurs traditionnels ne peuvent atteindre. On ne peut pas alors tester ces circuits à vitesse nominale. Cela est d'autant plus gênant qu'à ces vitesses, des parasites peuvent intervenir à cause des connexions entre la puce et les équipements de test [56].
- Enfin, les délais deviennent suffisamment importants par rapport aux cycles d'horloge pour engendrer des défaillances à haute vitesse. Le test à vitesse nominale est donc aujourd'hui indispensable.

La figure 1.19 présente le schéma de principe de la mesure intégrée d'un dispositif RF sous test. Le circuit de contrôle est placé autour du DUT qui est utilisé en fonctionnement normal. Le

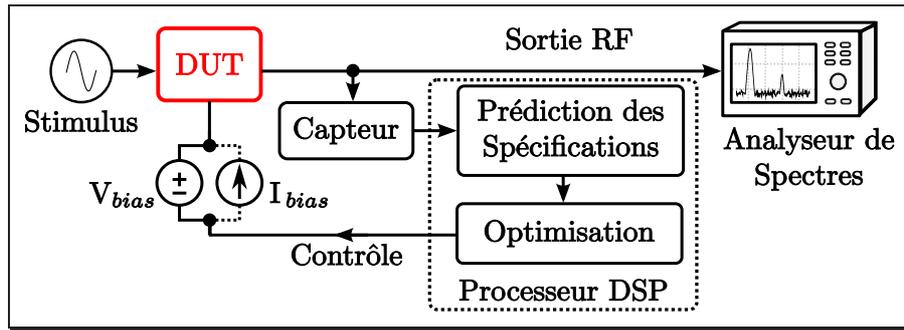


FIGURE 1.19 – Schéma de principe de BIST intégré [57]

rôle du capteur est de récupérer des informations concernant l'état du DUT. Ces informations peuvent renseigner d'un état de collage à 1 ou 0 dans le cas d'un BIST numérique, ou les niveaux DC ou AC dans le cas d'un BIST analogique. Dans le cas présenté, ces informations sont par la suite traitées par un DSP puis utilisées pour venir corriger l'éventuelle déviation.

1.4.1 Les « Built-In Self-Test » dans les circuits numériques

Dans le domaine numérique, les signaux de test à générer sont binaires. On parle de vecteurs de test. L'analyse de la réponse est simple, car elle consiste à comparer la sortie obtenue à la sortie de référence d'un circuit. Si la sortie obtenue est différente, le circuit présente une défaillance.

L'approche structurelle des circuits numériques est basée sur la présence de défauts. Dans le cas des circuits numériques, le modèle utilisé est généralement le modèle de collage à 1 ou 0 des noeuds du circuit, ce qui est l'équivalent des courts-circuits avec les alimentations du circuit. Cette approche permet d'obtenir de très bons résultats en terme de taux de détection de défaillances de circuits. Le même modèle de faute, en terme d'efficacité et de simplicité n'existe malheureusement pas dans le domaine analogique. La détection de circuits défaillants, c'est-à-dire les circuits qui ne se comportent pas comme ils devraient, a été longtemps réalisée en utilisant des circuits intégrés numériques [43]. Les causes de défaillance sont les défauts dans le circuit. Ces défauts physiques vont pouvoir être modélisés par une faute, modèle comportemental du défaut, qui va permettre un traitement dans le domaine du test. Ces fautes vont entraîner une erreur, c'est-à-dire une manifestation locale de la faute. Cette erreur va ensuite entraîner ou non une défaillance du circuit. Le but du test est donc de prévoir, trouver et éliminer les fautes.

Ces techniques de détection numériques ont atteint un bon niveau de fiabilité. Deux grands concepts permettent de faciliter énormément le test : les techniques de scan-path et de BIST. Le scan-path permet d'accéder aux noeuds internes du circuit tout en limitant le nombre de plots : on améliore donc l'observabilité du circuit. Des bascules internes de mémorisation sont utilisées pour appliquer les signaux aux différentes entrées [58, 59, 60]. En mode test, ces bascules sont connectées en registre à décalage et le vecteur de test est chargé en série dans celui-ci. Ensuite,

on passe au fonctionnement en mode normal, où le vecteur est directement appliqué aux entrées concernées et les sorties stockées à leur tour dans des bascules. On repasse ensuite en mode test, au cours duquel les sorties sont extraites, toujours en mode série. Une norme a été créée en 1990 pour décrire des règles de conception d'une technique de scan-path : la norme IEEE 1149.1, ou boundary-scan.

1.4.2 Les mesures intégrées dans les circuits analogiques

Depuis un certain nombre d'années, le développement des systèmes intégrés ne cesse de croître, ils font cohabiter sur une même puce des microsystèmes ayant des parties numériques, des parties analogiques, des parties mixtes, mais aussi des parties microondes. Les systèmes analogiques ne représentant pas la majeure partie d'un SoC en terme de surface, mais leur complexité de mise en oeuvre est très importante et leur coût de test proportionnel. En effet, la mesure analogique est très onéreuse, car elle nécessite des systèmes nous permettant de faire le test avec la possibilité de générer des signaux de très grande précision. À cette difficulté s'ajoute la complexité d'interprétation des résultats dans le domaine analogique par rapport au domaine numérique. En effet, dans le cas des BIST dits numériques, la réponse à la défaillance est binaire : elle est bonne ou fautive. La comparaison de la réponse du BIST se fait facilement avec la représentation théorique attendue. Dans le cas d'un circuit analogique, la réponse n'est pas aussi claire. Sachant que le résultat est de type analogique, elle est beaucoup plus sensible aux fluctuations générées par d'éventuelles perturbations (aussi bien externes qu'internes). La notion de tolérance devient donc nécessaire dans les systèmes utilisant des BIST analogiques. Le composant sera considéré comme invalide si ses caractéristiques ne correspondent pas aux tolérances choisies. Les recherches actuelles essaient de créer des BIST analogiques sur le modèle des BIST numériques afin de pouvoir un jour définir des routines de tests automatiques, pour optimiser le temps de mesure.

La difficulté de conception de circuits BIST analogiques est due à plusieurs facteurs prépondérants :

- La complexité et la diversité des circuits microélectroniques existants
- La déviation naturelle des paramètres technologiques des systèmes analogiques
- Le grand nombre de paramètres physiques à contrôler

Le BIST analogique a donc la possibilité d'identifier tous ces paramètres afin de définir si le circuit sous test est considéré comme étant sain ou ayant un fonctionnement défaillant. La figure 1.20 montre un exemple de circuit de contrôle de polarisation d'un amplificateur microondes faible bruit (LNA : Low Noise Amplifier)[61, 48, 49, 62, 63]. Le fonctionnement de ce type circuit n'est pas évoqué ici. Il permet d'extraire la quasi-totalité des paramètres nécessaires à sa caractérisation en contrôlant les niveaux DC+AC des noeuds internes au circuit. Par un système d'équations, il est donc possible de venir tester de manière intégrée l'impédance

d'entrée, le gain, le coefficient de réflexion en entrée du LNA et même son niveau de bruit vis-à-vis du signal utile.

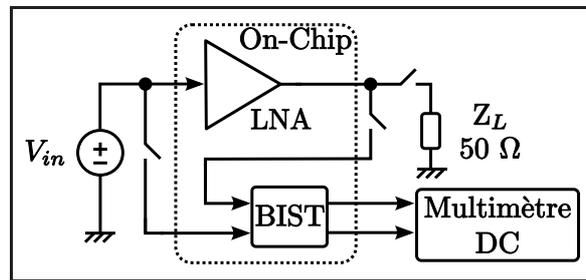


FIGURE 1.20 – Système de contrôle intégré à côté d'un amplificateur faible bruit [61]

Selon le type de stimuli utilisé, il est possible de classer les méthodes de tests analogiques en quatre catégories :

- La plus simple, le test de bruit du composant. Il consiste à connecter l'entrée à la masse afin d'extraire le bruit interne au composant. Certaines études utilisent des sources de bruit comme référence en entrée et regardent le comportement de celui-ci en sortie [64, 65].
- Le test transitoire. Ce test permet d'analyser le comportement du circuit en caractérisant les temps de propagation et la distorsion du signal, en appliquant en entrée un signal de test spécifique (signal carré ou rampe). Ce type de test peut-être très intéressant pour l'étude de comportement de circuits non-linéaires
- Le test DC consiste à appliquer un signal de test de valeur constante, afin de déterminer l'offset, le gain, les impédances d'entrée-sortie et la polarisation du circuit. Ce type de test permet entre autres de vérifier l'influence de la variation du process technologique. Ce test servira donc à évaluer ces déviations pour définir si le circuit sous test reste fonctionnel ou s'il est considéré comme défaillant. Il peut également, dans le cas du test de courant, s'assimiler à l'approche fonctionnelle des circuits numériques.
- Le test AC. Ce test est le plus utilisé dans les circuits ayant un fonctionnement linéaire. Il permet de déterminer le niveau de distorsion de la sinusoïde présente à la sortie du dispositif sous test, son gain ou encore les valeurs de ses impédances complexes d'entrée et de sortie

Ces méthodes de test permettent de s'affranchir de la plupart des inconvénients propres à la mesure traditionnelle. Cependant, elles utilisent encore des systèmes d'acquisitions externes pour analyser la réponse générée par le BIST. Dans la littérature, de nouvelles études ont pour but de réaliser des analyseurs de spectre on-chip [66, 67, 68], comme présenté par la figure 1.21 pour obtenir des circuits de contrôle de défaillance totalement intégrés. Les recherches en matière de BIST deviennent de plus en plus pointues. En effet, il est possible de trouver des BIST sur des circuits LNA microondes permettant de contrôler de façon rigoureuse, soit l'effet de l'autoéchauffement du circuit, soit l'effet de la température ambiante sur le composant [47, 69, 70]. Après les LNA, les BIST sur les composants analogiques microondes commencent à

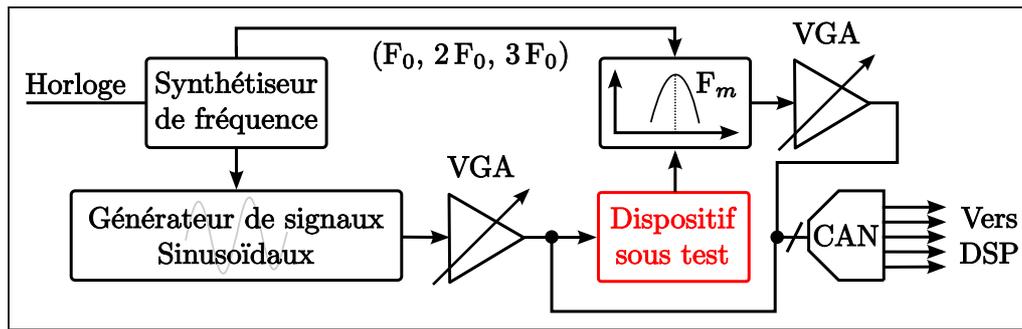


FIGURE 1.21 – Schéma de principe de l'analyseur de spectre intégré [68]

se développer, notamment dans le domaine du design de sources hyperfréquences [71]. Ces BIST permettent un test on-chip des paramètres de la source, mais peuvent également avoir un effet sur le fonctionnement du circuit, comme par exemple agir sur la valeur de la fréquence d'oscillation [72, 73, 74].

1.4.3 Étude des coûts

Ces améliorations ont pour finalité de réduire les coûts du test. En effet, la « loi de 10 » indique qu'à chaque étape de la vie d'un produit, le coût résultant de la détection d'une défaillance est multiplié par 10. Ainsi, une erreur détectée une fois la puce mise en boîtier coûtera dix fois plus cher qu'au niveau plaquette. Au niveau carte, le prix sera encore multiplié par 10 et à nouveau au niveau système. Si, enfin, la faute est détectée au niveau de l'utilisateur final, le prix sera encore 10 fois plus élevé, soit 10000 fois plus qu'au niveau plaquette. Il est donc particulièrement important de bénéficier d'un test efficace dès la phase de production du circuit intégré. Il existe plusieurs types de test suivant les étapes de fabrication d'un produit

- Si l'on teste au niveau prototype, il faut une caractérisation complète du circuit afin de permettre un éventuel retour en conception pour améliorer le produit. Ce type de test est très exhaustif, demande du temps, la mobilisation d'ingénieurs de test qualifiés, mais ne concerne pourtant qu'un nombre limité de circuits. La vitesse du test n'est pas alors un critère essentiel.
- Si l'on teste au niveau production, on peut se contenter d'un test fonctionnel (test consistant à vérifier seulement si la fonctionnalité du circuit est respectée) dans le cas où les processus de fabrication ne sont pas encore matures ou d'un test structurel (test consistant à vérifier l'intégrité « physique » du circuit) dans le cas où la technologie est mature. Ces tests sont donc moins approfondis que la caractérisation, mais concernent un très grand nombre de circuits. Il va donc être intéressant d'automatiser et d'accélérer le test, car le coût devient alors quasiment proportionnel au temps de test [75].

Les BIST offrent une possibilité économique d'utiliser un testeur in situ analogique pour contrôler également avec un seul module additionnel et au prix d'un modeste travail supplémentaire l'implantation de CI numériques et analogiques [76]. Mais même dans le

cas où une extension numérique a déjà été apportée, ce module permet de réduire les coûts et délais d'adaptation en renonçant à l'élaboration d'un modèle. L'emploi d'un type de sonde uniforme et bon marché pour tous les CI minimise en outre le coût des adaptateurs.

1.5 Notre rôle dans le projet européen IST-MOBILIS

Les travaux présentés dans cette thèse ont été élaborés dans le cadre du projet européen nommé IST-MOBILIS. Ce projet a pour objectif de mettre au point un émetteur/récepteur multistandard pour la téléphonie mobile en exploitant de nouvelles technologies, notamment les résonateurs acoustiques de volume (BAW). Ceux-ci devront permettre l'intégration de nombreux filtres miniaturisés, et la génération numérique du signal radio. Grâce à ces technologies, il sera possible dans le futur de disposer d'un téléphone unique compatible avec tous les standards de radiocommunication.

1.5.1 Présentation du projet MOBILIS

Le projet MOBILIS se compose de onze partenaires provenant de six pays différents. Quatre laboratoires du CNRS dont nous faisons partie, participent à ce projet (IEMN, XLIM, IMS et le LAAS). Ce projet est doté d'un budget de trois millions d'euros, et est coordonné par l'IEMN (Laboratoire du CNRS situé à Lille) en la personne de M. Andréas Kaiser.

Le projet MOBILIS est basé sur la technologie BAW. Cette technologie est en R&D au CEA-LETI Minatec, en partenariat avec STMicroelectronics. Ce projet est la continuité du projet MARTINA, qui consistait à réaliser et caractériser des circuits à base de résonateurs BAW_{FBAR} . Le grand défi de MOBILIS est de développer des résonateurs ayant un processus technologique permettant de combiner des pertes d'insertion minimales avec une tenue en puissance élevée. Les performances doivent être très élevées, aussi bien en linéarité du BAW, qu'en terme d'intégration et de coût. Cette solution sera par la suite intégrée dans des « chipsets » de téléphone portable afin d'obtenir un degré de miniaturisation jamais atteint. Les travaux du projet MOBILIS se décomposent en six groupes de travail (« Work Package » : WP1 à WP6).

L'objectif du groupe de travail WP4 est de définir, concevoir, assembler et tester un émetteur RF pour téléphone mobile en y intégrant des technologies très avancées (BAW, BiCMOS7RF et CMOS65nm).

L'architecture du « transceiver » devra répondre aux normes de télécommunications mobiles du DCS et UMTS. Les bandes de fréquences de ces normes en Europe sont comprises entre 1700 - 2000 MHz comme représenté dans le tableau 1.1.

L'architecture pourrait par la suite être adaptée très facilement aux normes PCS en modifiant seulement les fréquences de résonance des résonateurs composant les filtres. Le diagramme simplifié présentant la structure du « transceiver » MOBILIS est montré par la figure 1.22.

Les objectifs sont

- La génération des signaux RF entièrement numérique

Standard	Bande de fréquence	Modulation	Puissance de sortie max.
UMTS / FDD	1920-1980 MHz	Q-PSK	24 dBm
DCS 1800	1710-1785 MHz	GMSK	30 dBm
DCS 1800	1710-1785 MHz	8-PSK (EDGE)	26 dBm

TABLE 1.1 – Standards de télécommunication mobile

- La conception de filtres BAW multistandard
- La conception d'un amplificateur de puissance multistandard
- La réalisation d'un duplexeur faibles pertes pour la norme WCDMA
- L'intégration de modules passifs
- La réalisation de mesures *in situ* par un banc de mesure de bruit de phase intégré

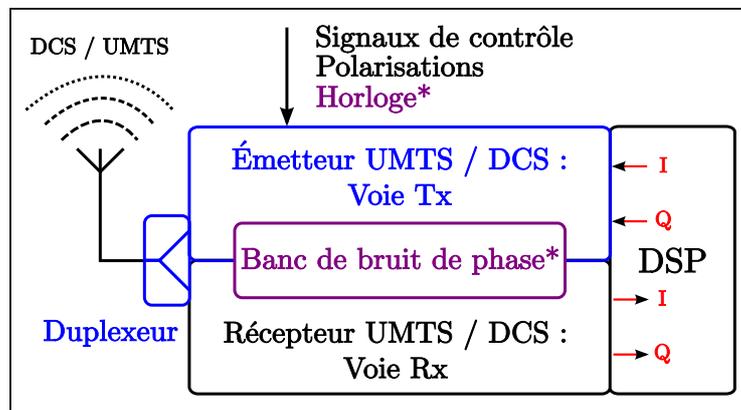


FIGURE 1.22 – Diagramme présentant les principaux objectifs de MOBILIS

L'architecture du « transceiver » MOBILIS se compose d'une antenne, d'un émetteur Tx, d'un récepteur Rx, d'un DSP ainsi qu'un banc de mesure de bruit de phase intégré à la puce. Les travaux du consortium de MOBILIS se sont surtout focalisés sur la conception de l'émetteur du « transceiver », comprenant le duplexeur de l'antenne et la caractérisation de bruit de phase intégrée.

Les spécifications du spectre en émission sont données par le cahier des charges de l'antenne. L'antenne doit être chargée sur 50Ω et les bandes passantes des canaux sont définies comme suit :

- 200 kHz pour les standards DCS/DCS-EDGE
- 4.68 MHz pour le standard UMTS $\rightarrow (1+0.22) \times 3.84$ MHz

Nos travaux de recherche dans le projet MOBILIS sont représentés par une * sur la figure 1.22. En effet, le LAAS est responsable, de la conception de la synthèse de fréquence de l'horloge nécessaire au modulateur $\Sigma \Delta$, et de la conception du banc de mesure de bruit de phase intégré. De plus, notre travail s'est également porté sur la caractérisation de résonateurs BAW.

1.5.2 Élaboration de la synthèse de fréquence

La génération de signaux doit être entièrement numérique. Celle-ci est réalisée par un modulateur $\Sigma \Delta$. Pour fonctionner ce modulateur a besoin d'une fréquence de référence externe. Notre travail a été de réaliser une synthèse de fréquence répondant au cahier des charges du $\Sigma \Delta$. Le tableau 1.2 présente les fréquences d'horloges nécessaires au $\Sigma \Delta$ en fonction du standard utilisé.

Standard	Fréquence d'horloge	Bruit de phase
UMTS	7.8 GHz	-119 dBc/Hz @ 40 MHz
DCS/DCS-EDGE	6.99 GHz	-105 dBc/Hz @ 2.4 MHz
DCS/DCS-EDGE	6.99 GHz	-115 dBc/Hz @ 7.2 MHz
DCS/DCS-EDGE	6.99 GHz	-123 dBc/Hz @ 24 MHz
DCS/DCS-EDGE	6.99 GHz	-154 dBc/Hz @ 230 MHz

TABLE 1.2 – Fréquences d'horloges microondes externes et leurs spécifications en bruit de phase

On peut voir dans ce tableau qu'il est nécessaire de fournir au modulateur $\Sigma \Delta$ des fréquences égales à 4 fois les fréquences des standards ($4 \times 1.75 \text{ GHz} = 6.99 \text{ GHz}$ et $4 \times 1.95 \text{ GHz} = 7.8 \text{ GHz}$).

La solution que nous avons choisie pour réaliser cette synthèse de fréquence est une boucle à verrouillage de phase (Phase Lock Loop : PLL). La fréquence de sortie de la PLL est pilotée par des signaux numériques en fonction du standard disponible (cahier des charges du « transceiver » MOBILIS). La PLL n'est pas totalement numérique, car elle fonctionne grâce à un oscillateur analogique contrôlé en tension (VCO). Le VCO seul ne nous aurait pas permis une fréquence de sortie suffisamment stable dans le temps. La fréquence de sortie de la PLL change de standard en modifiant juste un bit de contrôle.

Le banc de mesure de bruit de phase a également besoin d'une source de référence en entrée. Cette source est également réalisée par une PLL. Elle fournit une fréquence en sortie égale à deux fois les fréquences des standards UMTS et DCS.

1.5.3 Conception de bancs de caractérisations de résonateurs BAW

Le projet introduit la notion de système de mesures automatiques afin de caractériser rapidement et correctement les résonateurs BAW.

Le banc automatique de mesure en puissance

Ce premier banc est un banc automatique de mesure en puissance de résonateurs qui est utilisé pour vérifier les performances des résonateurs sous forte puissance. En effet, l'amplificateur de puissance doit fournir une puissance s'approchant de 30 dBm. Il est donc très important de pouvoir vérifier le comportement du résonateur à forte puissance d'entrée. Le banc de mesure automatique devra donc être capable d'atteindre des performances en puissance au moins équivalentes aux valeurs maximales admises par les standards UMTS/DCS (tableau 1.1).

Le banc de mesure de bruit de phase intégré

Ce second banc est un banc de mesure intégré, permettant de caractériser le bruit de phase résiduel des résonateurs, utilisés dans le « transceiver », de façon *in situ*. Le bruit de phase mesuré sera utilisé comme indicateur du comportement du résonateur BAW en fonction du stress en puissance et de son vieillissement. Dans le cas où celui-ci serait considéré comme défectueux, le système commutera sur une structure de secours saine. Une fois l'architecture du banc de mesure de bruit de phase définie, le but est de démontrer tout d'abord la faisabilité d'intégration sur une technologie standard de STMicroelectronics. Ensuite, il a été nécessaire d'élaborer un cahier des charges définissant les spécifications de chaque élément composant l'architecture du banc de mesure de bruit de phase. Pour cela, il a été mis en place une modélisation comportementale du banc de mesure. Il est possible de définir avec précision l'influence interne de chaque élément avec son environnement.

Bibliographie

- [1] J. Taylor, J., « The Communications Picture in 1965 », *Communications, IEEE Transactions on [legacy, pre - 1988]*, vol. 4, pp. 103–106, May 1956.
- [2] K. Santhi and G. Kumaran, « Migration to 4 G : Mobile IP based Solutions », *Telecommunications, 2006. AICT-ICIW '06. International Conference on Internet and Web Applications and Services/Advanced International Conference on*, pp. 76–76, Feb. 2006.
- [3] M.-Y. Wu, « Wi-Fi community area networks enable a connected community », *Emerging Technologies : Frontiers of Mobile and Wireless Communication, 2004. Proceedings of the IEEE 6th Circuits and Systems Symposium on*, vol. 2, pp. 671–674 Vol.2, May-2 June 2004.
- [4] B. Razavi, « RF Microelectronics », Prentice hall ptr, 1998.
- [5] A. Chamarti and K. Varahramyan, « Transmission Delay Line Based ID Generation Circuit for RFID Applications », *Microwave and Wireless Components Letters, IEEE*, vol. 16, pp. 588–590, Nov. 2006.
- [6] J. Lee and Y. Byun, « Analysis of clutter cancellation capability considering radar system phase noise effects », *Antennas and Propagation Society International Symposium, 1997. IEEE., 1997 Digest*, vol. 4, pp. 2442–2445 vol.4, Jul 1997.
- [7] A. Hazmi, J. Rinne, and M. Renfors, « DVB-T signal over cable TV network and phase noise requirements », *Wireless Communications, 2001. (SPAWC '01). 2001 IEEE Third Workshop on Signal Processing Advances in*, pp. 166–169, 2001.
- [8] A. Oliphant, K. Taylor, and N. Misson, « The visibility of noise in System I PAL colour television », *Electronics & Communication Engineering Journal*, vol. 1, pp. 139–148, May/June 1989.
- [9] J. Lee and J. Baxa, E.G., « Phase noise effects on turbulent weather radar spectrum parameter estimation », *Radar Conference, 1990., Record of the IEEE 1990 International*, pp. 345–350, May 1990.
- [10] Y. Songhua, W. Shicai, Y. Zijie, and W. Biyang, « The effect of phase noise on the remote sensing of ocean surface currents », *Radio Science Conference, 2004. Proceedings. 2004 Asia-Pacific*, pp. 299–302, Aug. 2004.
- [11] M. Younis, R. Metzger, G. Krieger, M. Bachmann, and R. Klein, « Performance Prediction and Verification for the Synchronization Link of TanDEM-X », *Geoscience and Remote Sensing Symposium, 2007. IGARSS 2007. IEEE International*, pp. 5206–5209, July 2007.
- [12] H. Chengyu, S. Yiying, and L. Yongtan, « Adaptive Elimination of Ionospheric Contamination for HF Skywave Radars », *Innovative Computing, Information and Control, 2007. ICICIC '07. Second International Conference on*, pp. 499–499, Sept. 2007.

- [13] S. Kargin, M. Kartal, and S. Kurnaz, « Target detection accuracy improvement in synthetic aperture radar », *Recent Advances in Space Technologies, 2003. RAST '03. International Conference on. Proceedings of*, pp. 675–679, Nov. 2003.
- [14] A. Alexiou and M. Haardt, « Smart antenna technologies for future wireless systems : trends and challenges », *Communications Magazine, IEEE*, vol. 42, pp. 90–97, Sept. 2004.
- [15] L. Stoica, S. Tiuraniemi, H. Repo, A. Rabbachin, and I. Oppermann, « Low complexity UWB circuit transceiver architecture for low cost sensor tag systems », *Personal, Indoor and Mobile Radio Communications, 2004. PIMRC 2004. 15th IEEE International Symposium on*, vol. 1, pp. 196–200 Vol.1, Sept. 2004.
- [16] K. Kowalske and R. Robertson, « Effect of pulse noise jamming and phase noise on a coherent RAKE receiver with maximum-likelihood detection and convolutional coding », *MILCOM 2002. Proceedings*, vol. 1, pp. 703–709 vol.1, Oct. 2002.
- [17] A. van der Ziel, « Thermal Noise in Field-Effect Transistors », *Proceedings of the IRE*, vol. 50, pp. 1808–1812, Aug. 1962.
- [18] A. van der Ziel, « Theory of Shot Noise in Junction Diodes and Junction Transistors », *Proceedings of the IRE*, vol. 43, pp. 1639–1646, Nov. 1955.
- [19] D. Bell and S. Dissanayake, « Variance fluctuations of $1/f$ noise », *Electronics Letters*, vol. 11, pp. 274–, 26 1975.
- [20] R. Lane, « The determination of device noise parameters », *Proceedings of the IEEE*, vol. 57, pp. 1461–1462, Aug. 1969.
- [21] A. Boudiaf and M. Laporte, « An accurate and repeatable technique for noise parameter measurements », *Instrumentation and Measurement, IEEE Transactions on*, vol. 42, pp. 532–537, Apr 1993.
- [22] L. Escotte, R. Plana, and J. Graffeuil, « Evaluation of noise parameter extraction methods », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 41, pp. 382–387, Mar 1993.
- [23] D. Leeson, « A simple model of feedback oscillator noise spectrum », *Proceedings of the IEEE*, vol. 54, pp. 329–330, Feb. 1966.
- [24] G. Cibiel, L. Escotte, and O. Llopis, « A study of the correlation between high-frequency noise and phase noise in low-noise silicon-based transistors », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 52, pp. 183–190, Jan. 2004.
- [25] V. Rizzoli, F. Mastri, and D. Masotti, « General noise analysis of nonlinear microwave circuits by the piecewise harmonic-balance technique », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 42, pp. 807–819, May 1994.
- [26] L. Saporta and G. Weiss, « The Effects of Noise on Oscillator Frequency », *16th Annual Symposium on Frequency Control. 1962*, pp. 438–447, 1962.

- [27] W. Edson, « Noise in Oscillators », *Proceedings of the IRE*, vol. 48, pp. 1454–1466, Aug. 1960.
- [28] O. Llopis, J. Juraver, M. Regis, M. Chaubet, and J. Graffeuil, « Evaluation of two non-standard techniques for the phase noise characterization at microwave frequencies », *Frequency Control Symposium and Exhibition, 2000. Proceedings of the 2000 IEEE/EIA International*, pp. 511–515, 2000.
- [29] L. Bary, G. Cibiel, I. Telliez, J. Rayssac, A. Rennane, C. Boulanger, O. Llopis, M. Borgarino, R. Plana, and J. Graffeuil, « Low frequency noise characterization and modeling of microwave bipolar devices application to the design of low phase noise oscillator », *Radio Frequency Integrated Circuits (RFIC) Symposium, 2002 IEEE*, pp. 359–362, 2002.
- [30] G. Cibiel, M. Regis, É. Tournier, and O. Llopis, « AM noise impact on low level phase noise measurements », *Ultrasonics, Ferroelectrics and Frequency Control, IEEE Transactions on*, vol. 49, pp. 784–788, Jun 2002.
- [31] H. P. (Agilent), « Phase noise characterization of microwave oscillators - Frequency discriminator method », *Product Note 11729C-2*, 1985.
- [32] O. Llopis, « Approche théorique et expérimentale du bruit de phase des oscillateurs microondes », *Habilitation à diriger des recherches. Laboratoire d'Analyse et d'Architecture des Systèmes du CNRS*, 2000.
- [33] G. Cibiel, « Contribution à l'analyse d'amplificateurs microondes à très faible bruit de phase. Application à la réalisation d'une source à très haute pureté spectrale en bande C. », *Universite Paul Sabatier de Toulouse*, 2003.
- [34] M. Aissi, É. Tournier, M.-A. Dubois, G. Parat, and R. Plana, « A 5.4GHz 0.35/spl mu/m BiCMOS FBAR Resonator Oscillator in Above-IC Technology », *Solid-State Circuits Conference, 2006. ISSCC 2006. Digest of Technical Papers. IEEE International*, pp. 1228–1235, 6-9, 2006.
- [35] T. e. a. Faulkner, « Residual phase noise and AM noise measurements and techniques. », *Hewlett Packard. Tech. Note 03048-90011*.
- [36] P.-C. Lin, C.-H. Hsu, J.-M. Li, C.-M. Chiang, and C.-J. Pan, « Phase noise testing of single chip TV tuners », *VLSI Design, Automation and Test, 2008. VLSI-DAT 2008. IEEE International Symposium on*, pp. 303–306, April 2008.
- [37] C. Nelson, « Tutorial Session 1A - Phase Noise Measurements », *International Frequency Control Symposium and Exposition, 2006 IEEE*, pp. nil17–nil17, June 2006.
- [38] E. Rubiola and R. Boudot, « The Effect of AM Noise on Correlation Phase Noise Measurements », *Frequency Control Symposium, 2007 Joint with the 21st European Frequency and Time Forum. IEEE International*, pp. 1099–1105, 29 2007–June 1 2007.

- [39] F. Walls, S. Stein, J. Gray, and D. Glaze, « Design Considerations in State-of-the-Art Signal Processing and Phase Noise Measurement Systems », *30th Annual Symposium on Frequency Control. 1976*, pp. 269–274, 1976.
- [40] G. Cibiel, M. Regis, O. Llopis, Y. Kersale, V. Giordano, H. Lafontaine, R. Plana, and M. Chaubet, « Ultra low phase noise SiGe HBT. Application to a C band sapphire resonator oscillator », *Microwave Symposium Digest, 2002 IEEE MTT-S International*, vol. 2, pp. 691–694, 2002.
- [41] O. Llopis, J. Juraver, B. Tamen, F. Danneville, M. Chaubet, A. Cappy, and J. Graffeuil, « Nonlinear noise modeling of a PHEMT device through residual phase noise and low frequency noise measurements », *Microwave Symposium Digest, 2001 IEEE MTT-S International*, vol. 2, pp. 831–834 vol.2, 2001.
- [42] P. Mazumder and J. Patel, « An efficient built-in self testing for random-access memory », *Industrial Electronics, IEEE Transactions on*, vol. 36, pp. 246–253, May 1989.
- [43] N. Saxena and J. Robinson, « Accumulator Compression Testing », *Computers, IEEE Transactions on*, vol. C-35, pp. 317–321, April 1986.
- [44] S. Gupta and D. Pradhan, « A new framework for designing and analyzing BIST techniques : computation of exact aliasing probability », *Test Conference, 1988. Proceedings. 'New Frontiers in Testing'. International*, pp. 329–342, Sep 1988.
- [45] R. Treuer, V. Agarwal, and H. Fujiwara, « A New Built-In Self-Test Design for PLA's with Hligh Fault Coverage and Low Overhead », *Computers, IEEE Transactions on*, vol. C-36, pp. 369–373, March 1987.
- [46] F. Siavoshi, « WTPGA : a novel weighted test-pattern generation approach for VLSI built-in self test », *Test Conference, 1988. Proceedings. 'New Frontiers in Testing'. International*, pp. 256–262, Sep 1988.
- [47] J. Altet, D. Mateo, J. Gonzalez, and E. Aldrete-Vidrio, « Observation of high-frequency analog/RF electrical circuit characteristics by on-chip thermal measurements », *Circuits and Systems, 2006. ISCAS 2006. Proceedings. 2006 IEEE International Symposium on*, pp. 4 pp.–, May 2006.
- [48] Y.-C. Huang, H.-H. Hsieh, and L.-H. Lu, « A Build-in Self-Test Technique for RF Low-Noise Amplifiers », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 56, pp. 1035–1042, May 2008.
- [49] Y.-C. Huang, H.-H. Hsieh, and L.-H. Lu, « A Low-Noise Amplifier with Integrated Current and Power Sensors for RF BIST Applications », *VLSI Test Symposium, 2007. 25th IEEE*, pp. 401–408, May 2007.
- [50] S. Jain and C. Stroud, « Built-in Self Testing of Embedded Memories », *Design & Test of Computers, IEEE*, vol. 3, pp. 27–37, Oct. 1986.

- [51] R. Bassett, B. Butkus, S. Dingle, M. Faucher, P. Gillis, J. Panner, J. Petrovick, and D. Wheeler, « Low cost testing of high density logic components », *Test Conference, 1989. Proceedings. Meeting the Tests of Time., International*, pp. 550–557, Aug 1989.
- [52] K. Arabi, I. Kaminska, and J. Rzeszut, « BIST for D/A and A/D converters », *Design & Test of Computers, IEEE*, vol. 13, pp. 40–49, Winter 1996.
- [53] J. Mechler, R. Bulaga, and J. Garlett, « In-system failure investigation on 0.18 μm high speed serial link ASIC using logic built-in self test », *Custom Integrated Circuits Conference, 2003. Proceedings of the IEEE 2003*, pp. 613–616, Sept. 2003.
- [54] L. Lai, J. Patel, T. Rinderknecht, and W.-T. Cheng, « Logic BIST with scan chain segmentation », *Test Conference, 2004. Proceedings. ITC 2004. International*, pp. 57–66, Oct. 2004.
- [55] I. Bell, S. Spinks, and J. Machado da Silva, « Supply current test of analogue and mixed signal circuits », *Circuits, Devices and Systems, IEE Proceedings -*, vol. 143, pp. 399–407, Dec 1996.
- [56] R. Senguttuvan, H. Choi, D. Han, and A. Chatterjee, « Built-in Test of Frequency Modulated RF Transmitters Using Embedded Low-Pass Filters », *European Test, 2008 13th*, pp. 41–46, May 2008.
- [57] D. Han, S. Akbay, S. Bhattacharya, A. Chatterjee, and W. Eisenstadt, « On-chip self-calibration of RF circuits using specification-driven built-in self test (S-BIST) », *On-Line Testing Symposium, 2005. IOLTS 2005. 11th IEEE International*, pp. 106–111, July 2005.
- [58] S. Hatami, M. Alisafae, E. Atoofian, Z. Navabi, and A. Afzali-Kusha, « A low-power scan-path architecture », *Circuits and Systems, 2005. ISCAS 2005. IEEE International Symposium on*, pp. 5278–5281 Vol. 5, May 2005.
- [59] B. Bhattacharya, S. Seth, and S. Zhang, « Low-energy BIST design for scan-based logic circuits », *VLSI Design, 2003. Proceedings. 16th International Conference on*, pp. 546–551, Jan. 2003.
- [60] S. Mourad and B. Greene, « Scan-path based testing of systems on a chip », *Electronics, Circuits and Systems, 1999. Proceedings of ICECS '99. The 6th IEEE International Conference on*, vol. 2, pp. 1081–1084 vol.2, Sep 1999.
- [61] J.-Y. Ryu, B. Kim, and I. Sylla, « A new low-cost RF built-in self-test measurement for system-on-chip transceivers », *Instrumentation and Measurement, IEEE Transactions on*, vol. 55, pp. 381–388, April 2006.
- [62] M. Cimino, H. Lapuyade, Y. Deval, T. Taris, and J.-B. Begueret, « Design of a 0.9 V 2.45 GHz Self-Testable and Reliability-Enhanced CMOS LNA », *Solid-State Circuits, IEEE Journal of*, vol. 43, pp. 1187–1194, May 2008.
- [63] M. Cimino, H. Lapuyade, M. De Matos, T. Taris, Y. Deval, and J. Begueret, « A Sub 1V CMOS LNA dedicated to 802.11b/g applications with self-test & high reliability

- capabilities », *Radio Frequency Integrated Circuits (RFIC) Symposium, 2007 IEEE*, pp. 343–346, June 2007.
- [64] S. Akbay and A. Chatterjee, « Feature extraction based built-in alternate test of RF components using a noise reference », *VLSI Test Symposium, 2004. Proceedings. 22nd IEEE*, pp. 273–278, April 2004.
- [65] M. Nagata, T. Okumoto, and K. Taki, « A built-in technique for probing power supply and ground noise distribution within large-scale digital integrated circuits », *Solid-State Circuits, IEEE Journal of*, vol. 40, pp. 813–819, April 2005.
- [66] P. Schiffer, C. Doerr, L. Stulz, M. Cappuzzo, E. Laskowski, A. Paunescu, and L. Gomez, « Smart dynamic wavelength equalizer with on-chip spectrum analyzer », *Photonics Technology Letters, IEEE*, vol. 12, pp. 1019–1021, Aug 2000.
- [67] A. Jose, K. Jenkins, and S. Reynolds, « On-chip spectrum analyzer for analog built-in self test », *VLSI Test Symposium, 2005. Proceedings. 23rd IEEE*, pp. 131–136, May 2005.
- [68] M. Mendez-Rivera, J. Silva-Martinez, and E. Sanchez-Sinencio, « On-chip spectrum analyzer for built-in testing analog ICs », *Circuits and Systems, 2002. ISCAS 2002. IEEE International Symposium on*, vol. 5, pp. V–61–V–64 vol.5, 2002.
- [69] J. Altet, A. Rubio, J. Rossello, and J. Segura, « Structural RFIC device testing through built-in thermal monitoring », *Communications Magazine, IEEE*, vol. 41, pp. 98–104, Sept. 2003.
- [70] J. Altet and A. Rubio, « Built-in dynamic thermal testing technique for ICs », *Electronics Letters*, vol. 32, pp. 1982–1984, Oct 1996.
- [71] B. Kaminska and K. Arabi, « Mixed signal DFT : a concise overview », *Computer Aided Design, 2003. ICCAD-2003. International Conference on*, pp. 672–679, Nov. 2003.
- [72] H.-H. Hsieh, Y.-C. Huang, L.-H. Lu, and G.-W. Huang, « A BIST Technique for RF Voltage-Controlled Oscillators », *Asian Test Symposium, 2007. ATS '07. 16th*, pp. 143–148, Oct. 2007.
- [73] A. Valero-Lopez, A. Valdes-Garcia, and E. Sanchez-Sinencio, « Frequency synthesizer for on-chip testing and automated tuning », *Circuits and Systems, 2004. ISCAS '04. Proceedings of the 2004 International Symposium on*, vol. 4, pp. IV–565–8 Vol.4, May 2004.
- [74] S. Ali and M. Margala, « A 2.4-GHz auto-calibration frequency synthesizer with on-chip built-in-self-test solution », *Circuits and Systems, 2006. ISCAS 2006. Proceedings. 2006 IEEE International Symposium on*, pp. 4 pp.–, May 2006.
- [75] P. Guillaume, « Conception d'une architecture de BIST analogique et mixte programmable en technologie CMOS et submicronique », *Ecole doctorale EEAT de Grenoble*, 2005.
- [76] M. Onabajo, F. Fernandez, J. Silva-Martinez, and E. Sanchez-Sinencio, « Strategic Test Cost Reduction with On-Chip Measurement Circuitry for RF Transceiver Front-Ends - An Overview », vol. 2, pp. 643–647, Aug. 2006.

Chapitre 2

Caractérisation discrète des résonateurs
BAW - Définition du cahier des charges
du banc de mesure de bruit de phase
intégré

La première découverte du phénomène de la piézoélectricité direct sur un quartz date de 1880. Les résonateurs utilisés dans notre étude fonctionnent avec ce phénomène physique. Les résonateurs BAW sont des résonateurs à ondes acoustiques de volume, en comparaison avec les SAW qui sont des résonateurs à ondes acoustiques de surface. Les BAW utilisent des ondes se propageant dans une direction perpendiculaire à la couche piézoélectrique [1]. Les SAW utilisent les ondes se propageant parallèlement à la surface de la lame piézoélectrique, ces ondes étant générées grâce à des électrodes interdigitées placées sur la surface du résonateur.

2.1 La technologie « BAW » (Bulk Acoustic Wave)

Leur principe de fonctionnement est relativement simple. Les résonateurs BAW, figure 2.1, sont composés d'une couche de matière piézoélectrique placée entre deux électrodes. Lorsque l'on applique un signal électrique entre ces deux électrodes, la couche piézoélectrique se contracte mécaniquement et génère ainsi un signal sinusoïdal, si le signal appliqué est sinusoïdal. On obtient une onde acoustique à la même fréquence que celle du signal électrique appliqué. C'est ce passage dans un autre domaine de propagation (les ondes acoustiques) qui permet l'obtention de performances exceptionnelles, en particulier en termes de coefficient de qualité.

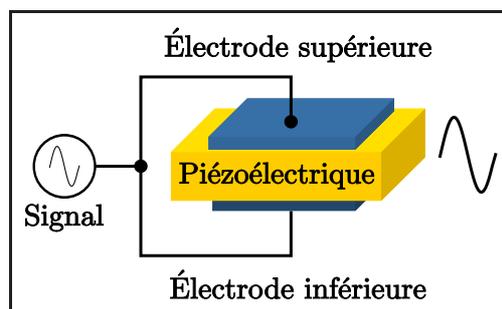


FIGURE 2.1 – Schéma de principe du résonateur BAW

Pour les applications dites temps-fréquence de haute stabilité, on tente de donner au résonateur la fréquence la plus constante et la plus stable possible. Dans ce but, il est nécessaire de pouvoir caractériser le bruit de phase des résonateurs, qui traduit cette stabilité [2, 3, 4, 5, 6].

La technologie BAW apparaît comme une technologie en soi supérieure à celle des SAW. Les dispositifs à base de BAW ont une meilleure aptitude à supporter la puissance. Ils sont également moins sensibles aux contaminations extérieures, et peuvent exhiber des dimensions réduites qui ouvrent la voie à l'intégration du résonateur [7, 8]. De ce fait, afin de devenir concurrentiel dans les applications à gros volumes, la fonction de filtrage doit également être réalisée à partir de résonateurs BAW. Avec le travail de développement des industriels et des laboratoires de recherche, la technologie et l'utilisation des résonateurs BAW sont très prometteuses.

L'augmentation de la fréquence de fonctionnement des systèmes de communications requiert, en plus des circuits intégrés microondes, un certain nombre de composants passifs. La montée en fréquence impose l'utilisation de résonateurs ayant des fréquences de fonctionnement de plus

en plus élevées. En effet, le coeur des oscillateurs utilisés dans la chaîne d'émission/réception, est constitué, dans la plupart des cas, d'un résonateur piézoélectrique. Celui-ci fixe la fréquence de résonance du circuit oscillant. La fréquence de résonance acoustique est déterminée par les dimensions du matériau, essentiellement par l'épaisseur de la couche piézoélectrique. D'autre part, la grande densité de canaux de communication dans la gamme basse des hyperfréquences impose aux dispositifs des capacités de filtrage de plus en plus draconiennes, afin de ne pas polluer les canaux voisins. Là encore le résonateur BAW et son très fort coefficient de qualité constitue une solution efficace à ce problème. L'avenir industriel de ce type de résonateur est des plus prometteurs. Les téléphones portables GSM européens qui utilisent actuellement une fréquence d'horloge de 900 MHz fonctionnent en quadribandes avec la 3G devant accepter les protocoles GSM/GPRS/UMTS/DCS. Ces protocoles impliquent l'usage de filtres et de résonateurs correspondant à ces fréquences.

Concernant les contraintes technologiques, un travail particulier doit être effectué au niveau de la croissance des électrodes. En effet, l'électrode inférieure doit offrir la possibilité de faire croître la couche piézoélectrique avec une orientation très précise. En effet, la qualité et l'orientation du film ont une influence importante sur la valeur du coefficient de couplage. Si l'orientation est mauvaise, le coefficient de couplage sera d'une piètre qualité [9, 10]. On peut également noter que dans le cas des résonateurs BAW, pour minimiser au maximum les pertes, il est nécessaire d'isoler acoustiquement le substrat du résonateur. Ces pertes acoustiques dans le substrat ont un effet non négligeable sur le coefficient de couplage et le facteur de qualité. De cette contrainte technologique sont apparues deux familles de résonateurs BAW, les FBAR et les SMR.

2.1.1 Les différentes structures de résonateurs BAW

La montée en fréquence de ces dispositifs a été rendue possible par les progrès réalisés ces dernières années dans le dépôt de couches minces (l'ordre du micron) de matériaux piézoélectriques. En effet, l'épaisseur des couches piézoélectriques est inversement proportionnelle à la montée en fréquence. Pour décrire le comportement des résonateurs à ondes acoustiques de volume, deux types de modèles électriques sont utilisés, le modèle de Mason [11] et le modèle Butterworth-Van Dyke (BVD). Le modèle le plus ancien est le modèle BVD. Il a été créé au départ pour renseigner sur le comportement des résonateurs à quartz. Le principe de fonctionnement des résonateurs BAW étant très proche de celui des quartz, le modèle BVD (Butterworth-Van Dyke), par sa simplicité, est très utilisé [12]. Le modèle de Mason quant à lui, nous renseigne sur le dimensionnement du résonateur. La figure 2.2 montre le modèle BVD d'un résonateur BAW. Ce modèle présenté est un modèle simplifié du résonateur, car il ne prend pas en considération les pertes dans le substrat. La résistance R_s représente les pertes provenant des électrodes supérieure et inférieure. Les pertes diélectriques dans le matériau piézoélectrique sont définies par L_m , R_m et C_m , qui sont respectivement l'inductance, la résistance et la capacité acoustique du matériau. Les deux électrodes sont positionnées l'une au-dessus de l'autre, et

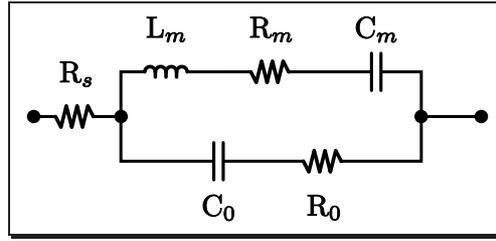


FIGURE 2.2 – Modèle équivalent BVD modifié d'un résonateur BAW

vont ainsi créer une capacité parasite représentée par C_0 et R_0 . Les pertes acoustiques sont composées des pertes visqueuses du matériau et des pertes dues aux modes parasites et aux diffractions présentes à l'interface piézo/électrodes. Les résonateurs possèdent deux fréquences de résonance, une série f_s et une parallèle f_p .

$$f_s = \frac{1}{2 \times \pi \sqrt{L_m C_m}} \quad \text{et} \quad f_p = f_s \sqrt{1 + \frac{C_m}{C_0}} \quad (2.1)$$

La fréquence série est définie par l'inductance L_m et la capacité C_m , alors que la fréquence de résonance parallèle est déterminée par L_m , C_m et C_0 . Les propriétés du matériau piézoélectrique vont définir les facteurs de qualité du résonateur. D'après l'équation 2.2, ce facteur Q_s est proportionnel à la fréquence :

$$Q_s = \frac{L_m \omega}{R_m + R_s} \quad (2.2)$$

On peut noter que les coefficients de qualité de la résonance série et de la résonance parallèle ont des valeurs différentes. Les pertes ohmiques des électrodes ont un effet sur Q_s alors que les pertes diélectriques en ont un sur Q_p .

Deux types de structures composent les résonateurs BAW. Les FBAR « *Film Bulk Acoustic Resonator* » et les SMR « *Solidly Mounted Resonator* ». Comme leur nom l'indiquent, la différence principale entre ces deux technologies repose sur le fait que l'isolation acoustique du résonateur FBAR est réalisée grâce à un gap d'air (ou de vide), alors que celle du SMR est réalisée à l'aide d'un réflecteur de Bragg, figures 2.3 et 2.5.

Les résonateurs FBAR

La technologie FBAR se caractérise par l'isolation du substrat et de la membrane piézoélectrique par une cavité obtenue grâce à une couche sacrificielle (figure 2.3). Le process est fait de façon à ce que le soutien du résonateur se fasse avec le minimum de contraintes mécaniques. La figure 2.3 montre la structure simplifiée d'un résonateur BAW de type FBAR. Il est composé d'une membrane, de deux électrodes et d'une couche de matériau piézoélectrique. L'AlN est préféré comme matériau piézoélectrique par rapport au ZnO, puisqu'il présente une meilleure compatibilité avec la technologie silicium. En effet, comme pour le SMR, le choix de en vue de la la couche piézoélectrique est très important. C'est elle qui va définir des propriétés telles que la permittivité, la résistivité, les pertes diélectriques, la vitesse de propagation acoustique et

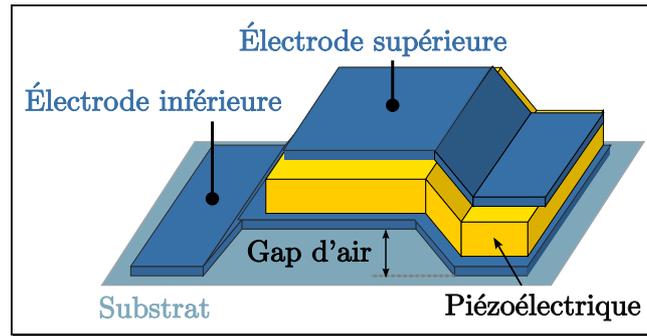


FIGURE 2.3 – Schéma de principe du résonateur FBAR

surtout la compatibilité avec les procédés de fabrication microélectronique. En effet, le fait de pouvoir intégrer les résonateurs avec les technologies CMOS et BiCMOS est d'une très grande importance.

La structure même des résonateurs BAW (structure suspendue) permet de s'affranchir des pertes acoustiques dans le substrat. En effet, la membrane est présente sous l'électrode inférieure et peut être réalisée par micro-usinage. La membrane joue un rôle principal dans le fonctionnement du résonateur, car elle influe sur beaucoup de ses paramètres. En effet, si on joue sur l'épaisseur de la membrane, on la rendant plus épaisse, on diminue les fréquences de résonances série et parallèle. La différence entre la fréquence de résonance parallèle et la résonance série s'appelle la largeur de bande du résonateur, et est utilisée pour déterminer le coefficient mécanique de couplage effectif. C'est un paramètre très étudié par les concepteurs de filtres à base de résonateurs, car il détermine la largeur de bande du filtre.

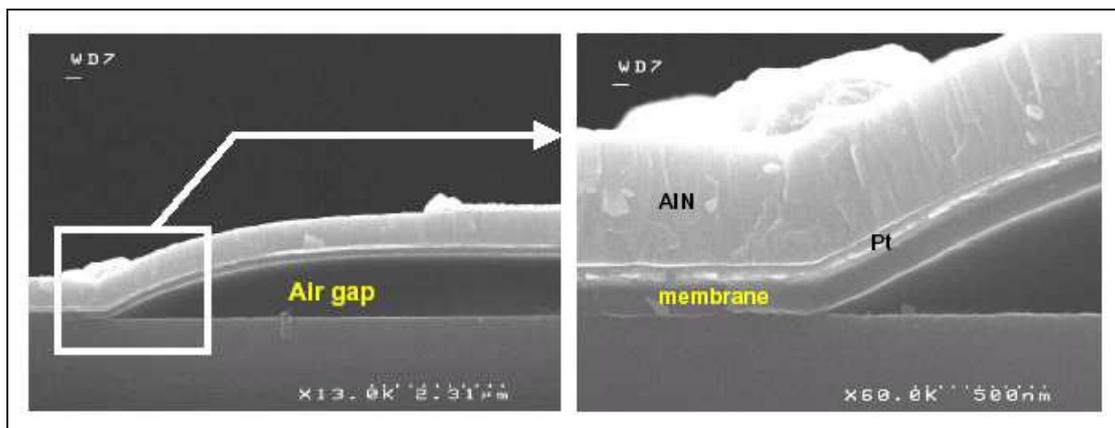


FIGURE 2.4 – Photographies d'une coupe de résonateur FBAR réalisées au MEB

Les résonateurs SMR

L'origine des recherches sur le résonateur SMR découle sans aucun doute des travaux effectués par M. Newell [13]. Ceux-ci montrent la possibilité de créer une isolation partielle sous le résonateur en modifiant l'impédance du substrat. Pour cela, il suffit d'utiliser un empilement de couches de métaux ayant une épaisseur proportionnelle à la longueur d'onde (épaisseur de

$\lambda/4$). Les matériaux utilisés pour réaliser les différentes couches doivent posséder des impédances mécaniques différentes. Comme présenté par la figure 2.5, le résonateur SMR se compose de deux électrodes autour de la couche piézoélectrique en nitrure d'aluminium (AlN). Ces couches

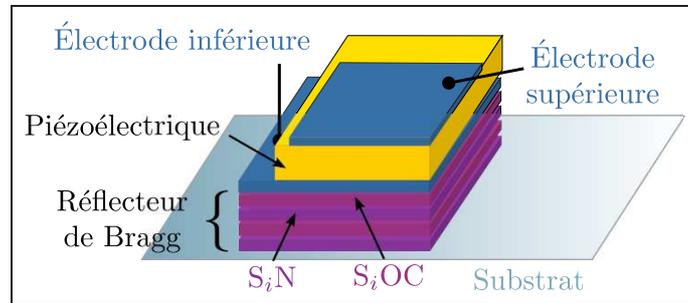


FIGURE 2.5 – Schéma de principe du résonateur SMR

sont déposées sur un réflecteur de Bragg. Le réflecteur de Bragg se compose d'un ensemble de matériaux ayant des impédances différentes et superposés les uns aux autres. Pour que le miroir de Bragg soit opérationnel, il faut tout d'abord venir étudier l'impédance présentée par le substrat. Si celle-ci est forte, il sera nécessaire de déposer alternativement une couche d'un matériau fournissant une impédance faible, puis d'un matériau de forte impédance. Cette superposition de matériaux, va avoir pour effet de venir confiner l'onde au plus près du film piézoélectrique. Le rapport d'impédance est déterminant car c'est lui qui va définir le nombre de couches nécessaires pour avoir un bon confinement de l'onde acoustique. Si le nombre de couches nécessaires est faible, il y aura moins d'énergie emmagasinée dans le miroir de Bragg, et par conséquent une amélioration du coefficient de couplage. Moins d'énergie dans le réflecteur implique moins de pertes dans le réflecteur, et donc un meilleur facteur de qualité. Le nombre de couches empilées va également déterminer sa fréquence de résonance. Le SMR, comme son nom l'indique, est monté solidement sur le substrat. Sa structure présente un avantage vis-à-vis du résonateur FBAR, car cette rigidité atténue fortement les résonances parasites. Cependant, les coefficients de couplage et de qualité d'un SMR sont inférieurs. Néanmoins, les SMR peuvent être maniés plus facilement grâce à leur robustesse. Les SMR sont également moins sensibles à la chaleur, car ils évacuent une partie de la température par le miroir de Bragg, ce qui leur permet de travailler à plus fortes puissances.

2.1.2 Circuits intégrés hyperfréquences utilisant des résonateurs BAW

Les nouveaux procédés technologiques permettent d'intégrer les résonateurs BAW sur les technologies MOS/BiCMOS, soit en « above-IC » (déposition du résonateur par dessus le circuit), soit par « flip-chip ». En matière de miniaturisation, ces techniques d'intégration du résonateur sont optimales. En effet, les résonateurs conservent, malgré l'avancée technologique des BAW, des dimensions assez conséquentes. Ces techniques d'intégration permettent de placer

les résonateurs par dessus les circuits intégrés en silicium autorisant ainsi de réutiliser cette surface. Ces résonateurs réalisent les fonctions essentielles des chaînes de transmission/réception figure 2.6.

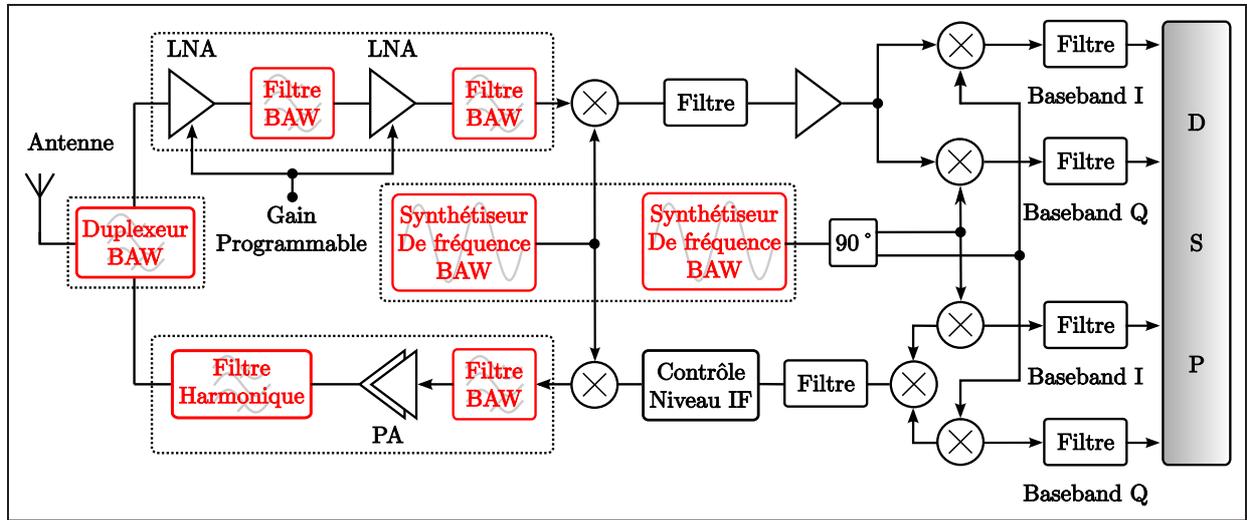


FIGURE 2.6 – Localisation des résonateurs BAW dans un émetteur/récepteur intégré

Ils sont utilisés par exemple, dans des circuits oscillants servant de références dans les synthétiseurs de fréquence. L'utilisation des résonateurs BAW dans les sources permet d'obtenir des niveaux de bruit de phase et de consommation sans égal [14, 15, 16]. Des filtres passe-bande et coupe-bande à très haute performance sont également conçus avec une combinaison de résonateurs [17, 16, 18].

Filtres à résonateurs BAW

Il existe trois types de filtres à résonateurs, le filtre « ladder », le filtre « lattice » et le filtre « ladder-lattice ».

Le filtre « ladder » est représenté sur la figure 2.7. Sa cellule élémentaire se compose d'un résonateur placé en série et d'un deuxième en parallèle. On peut voir que la résonance parallèle du résonateur n°2 est ajustée à la fréquence de résonance série du résonateur n°1. Cette astuce

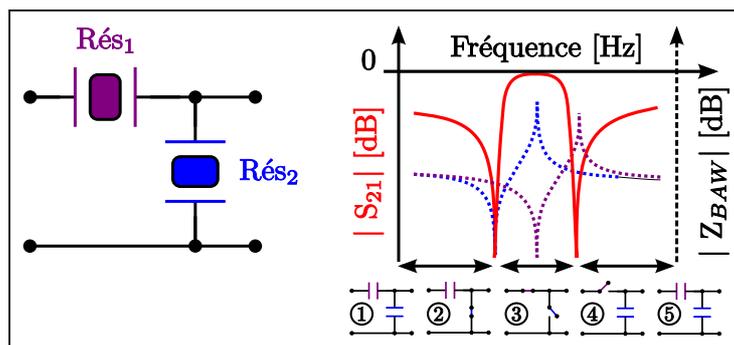


FIGURE 2.7 – Schéma de principe du filtre ladder

permet d'obtenir plusieurs phases de fonctionnement d'un point de vue fréquentiel. La première phase, dans les fréquences les plus basses, les deux résonateurs se comportent comme un filtre à capacités série et parallèle. Ce comportement a pour effet d'atténuer le signal traversant le filtre. La deuxième phase est la réjection du signal à la fréquence d'antirésonance du résonateur n°2. La troisième phase est l'apparition de deux zéros de transmission obtenus grâce à la fréquence de résonance du résonateur n°2 et à l'antirésonance du résonateur n°1. Cet état de fonctionnement du filtre est très important. Car il nous permet de transmettre le signal avec un minimum de pertes. Le principe de fonctionnement des deux autres phases est identique aux deux premières. Dans cette configuration, le filtre ladder est donc utilisé comme un filtre passe-bande. L'un de ses inconvénients est le faible niveau de réjection du signal hors de la bande. Cet effet est dû à la valeur des capacités des résonateurs. Celles-ci décroissent avec l'éloignement de la fréquence de résonance.

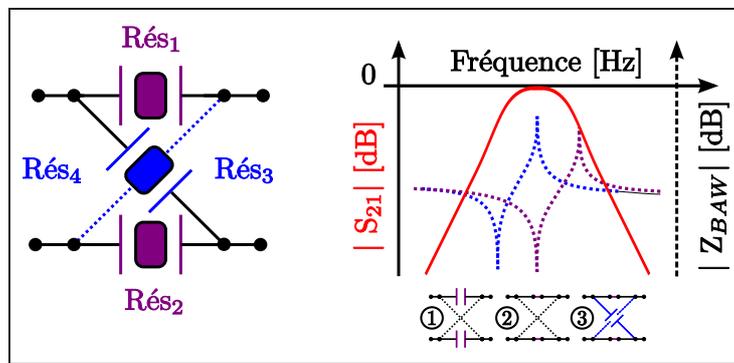


FIGURE 2.8 – Schéma de principe du filtre lattice

Le filtre lattice est représenté sur la figure 2.8. Malgré sa complexité, cette topologie de filtre est également considérée comme une cellule élémentaire. Elle se compose de quatre résonateurs BAW. Les deux premiers sont placés en série, et les deux autres en parallèle. Comme pour le filtre « ladder », les fréquences de résonances entre les résonateurs_{1,2} et les résonateurs_{3,4} sont légèrement décalées. Ce filtre a également un comportement de filtre passe-bande. Le lattice a une raideur de la bande de transition beaucoup plus faible, ce qui implique une plus faible sélectivité fréquentielle. Cependant, elle présente une meilleure réjection hors bande. S'il n'est pas nécessaire d'avoir une réjection importante du signal aux fréquences de résonance du résonateur n°1 et à l'antirésonance du résonateur n°2, le filtre lattice, avec ses 30% supplémentaires de largeur de bande [19, 20], présente le meilleur compromis pour la fonction de filtre d'un émetteur/récepteur.

Il est également possible d'avoir besoin d'un filtre ayant les avantages des deux structures sans en avoir les inconvénients. Ce type de filtre est un filtre ladder-lattice comme représenté sur la figure 2.9. Il est l'association d'un filtre ladder suivi d'un filtre lattice. Cette structure permet d'avoir une réjection importante des fréquences hors bande (≈ 80 dB), des fréquences de résonance du résonateur n°1 et d'antirésonance du résonateur n°2, tout en conservant des pertes de transmission les plus faibles possible.

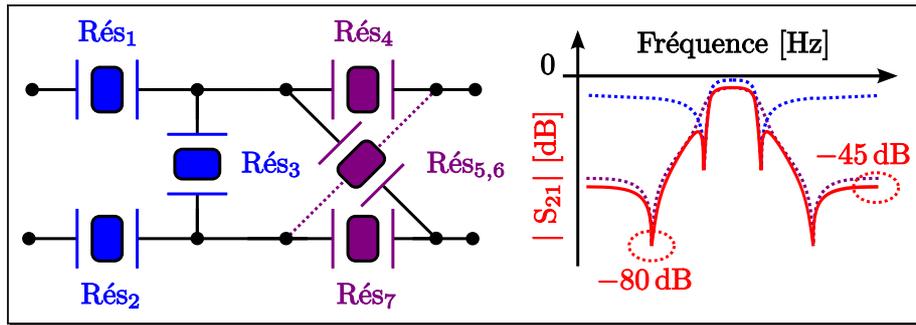


FIGURE 2.9 – Schéma de principe du filtre lattice-ladder

Les circuits actifs RF à résonateurs BAW

Les avantages offerts par les résonateurs BAW sont multiples et amènent à intégrer les filtres dans la conception des principaux circuits actifs microondes composant un émetteur/récepteur comme montré sur la figure 2.6. L'avantage de concevoir des circuits actifs à base de tels résonateurs est la grande flexibilité qu'offre l'intégration de circuits. En effet, il nous est possible de gérer les impédances des BAW afin d'optimiser les performances des circuits. De plus, il n'est plus nécessaire de suivre le standard d'impédance ($50\ \Omega$). On peut donc optimiser au maximum les circuits d'adaptations. Dans l'objectif de réaliser des composants offrant de meilleures performances à bas coût. Si on suit le cheminement du signal de la figure 2.6, de l'antenne jusqu'au DSP, le premier composant actif rencontré est le filtre-LNA. Comme présenté sur la figure 2.10, ce circuit se compose d'un filtre ladder-lattice suivi d'un amplificateur faible bruit. Les caractéristiques d'un LNA ne permettent pas de travailler en bande étroite. Cette

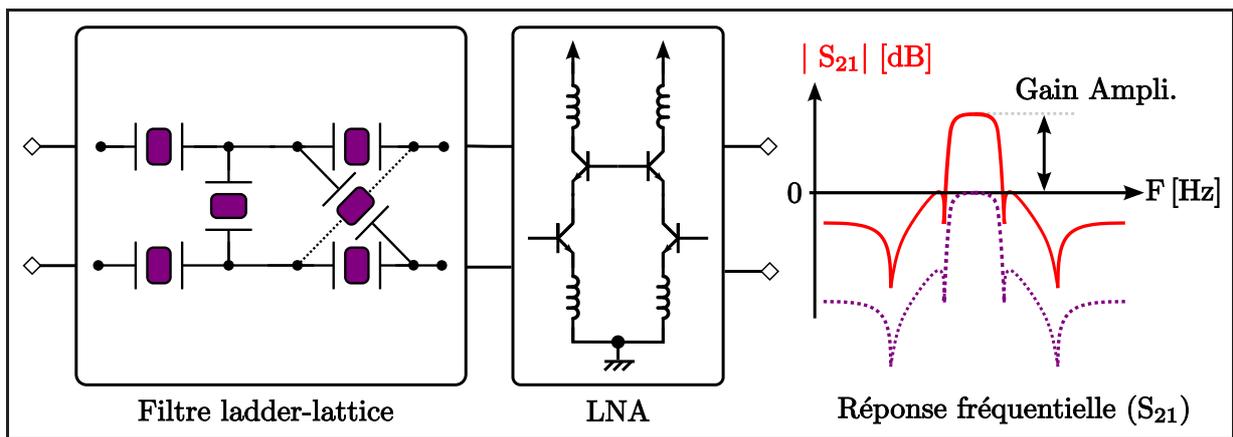


FIGURE 2.10 – Schéma simplifié d'un filtre-LNA

association permet d'obtenir le gain de l'amplificateur sur une bande fréquentielle très fine. Dans une bande de transmission, plus le canal est sélectif (avec une réjection hors bande très forte), plus le nombre de canaux dans une même bande augmente.

Le second composant actif rencontré est le synthétiseur de fréquence. Il est réalisé par une boucle à verrouillage de phase (Phase Lock Loop) [21]. La PLL est un système asservi qui vient asservir un oscillateur contrôlé en tension (VCO). Les oscillateurs sont présents dans quasiment

tous les systèmes de télécommunications. Comme présenté dans le chapitre 1, les concepteurs d'oscillateurs cherchent à obtenir le meilleur compromis entre la stabilité en fréquence, le bruit de phase et la consommation. L'utilisation d'un composant BAW comme élément résonant dans la conception d'oscillateur va permettre de profiter de son excellent coefficient de qualité [16], et donc assuré une bonne stabilité en fréquence court terme (faible bruit de phase).

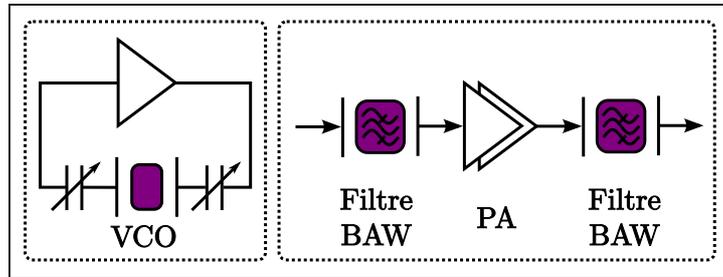


FIGURE 2.11 – Schéma simplifié d'un VCO-BAW et d'un PA-BAW

Le dernier élément rencontré est l'amplificateur de puissance (PA) se trouvant en fin de chaîne d'émission. Le principe d'utilisation des résonateurs dans ce type de circuits est identique à celui du filtre-LNA. En effet, les filtres BAW placés à l'entrée et à la sortie du PA permet de travailler en bande étroite. Les schémas de principe de l'oscillateur BAW et de l'amplificateur de puissance sont présentés sur la figure 2.11. Un des soucis des concepteurs d'amplificateurs de puissance est la génération d'harmoniques en sortie. Le filtre étant très tendu et présentant une forte réjection du signal hors bande (figure 2.9), va atténuer ces éventuelles harmoniques parasites.

2.2 Caractérisation des résonateurs BAW

Les modélisations des résonateurs BAW en régime non-linéaire et en bruit de phase sont les principales clés d'une bonne conception de circuits microondes utilisant cette technologie. La localisation et l'extraction des sources de bruit du résonateur, afin de définir un schéma équivalent non-linéaire, présentent une grande difficulté. En effet, on ne peut plus raisonner en termes de sources de bruit équivalentes externes, comme on le fait classiquement pour la modélisation en bruit en régime linéaire [22]. La position de ces sources vis-à-vis de la non-linéarité va déterminer la conversion en fréquence. Les éléments constants constituant le modèle électrique du résonateur (associés aux non-linéarités du modèle) vont avoir une influence sur le retard généré par le composant. Ce retard se traduira sous forme d'un déphasage entre le signal d'entrée et le signal de sortie, déphasage qui sera modulé par les fluctuations des éléments non-linéaires.

Le but de cette partie de notre travail consiste à mesurer le résonateur en régime non-linéaire afin par la suite d'en établir un modèle équivalent. Les performances en bruit de phase des BAW sont également essentielles. Ces mesures seront par la suite à la base de notre cahier des charges du banc de mesure de bruit de phase intégré.

2.2.1 Caractérisation en puissance

Nous avons tout d'abord étudié le comportement temporel du résonateur BAW en régime linéaire. En effet, dans le banc de mesure de bruit de phase, il y a un paramètre très important qui est le délai généré par le dispositif sous test. Si ce retard est trop important, le banc de mesure de bruit de phase de quadripôle fonctionnera comme le banc de mesure de bruit de phase de source. Le bruit détecté sera celui de la source et non celui du DUT.

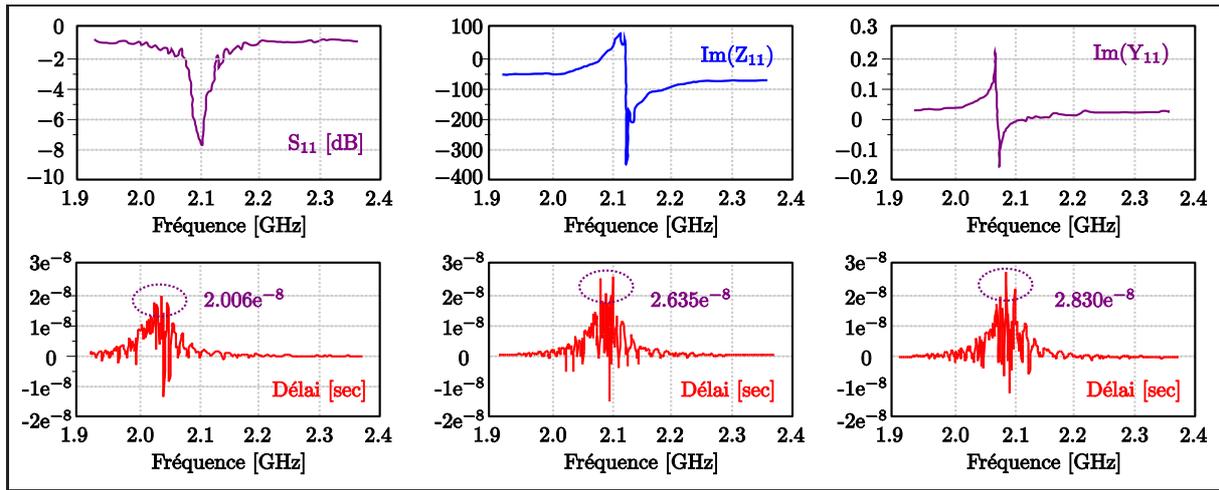


FIGURE 2.12 – Mesures et traitements des paramètres S des résonateurs BAW

Les mesures en paramètres S des résonateurs BAW sont présentées sur la figure 2.12. La partie réelle de S_{11} , ici tracée en dB, renseigne sur la localisation des résonances série et parallèle. En effet grâce à cette mesure il est possible d'utiliser les matrices de conversion pour passer des paramètres S en paramètres Y. Les mesures sont faites avec un analyseur de réseaux vectoriels (VNA). Une fois la conversion des mesures en paramètres Y effectuée, on voit apparaître nettement les deux fréquences de résonances du résonateur. La figure 2.12 représente également les délais mesurés sur trois résonateurs ayant des dimensions différentes. Plus le résonateur est grand, plus son retard est important. Ces résultats ont été obtenus à partir des mesures en paramètres S.

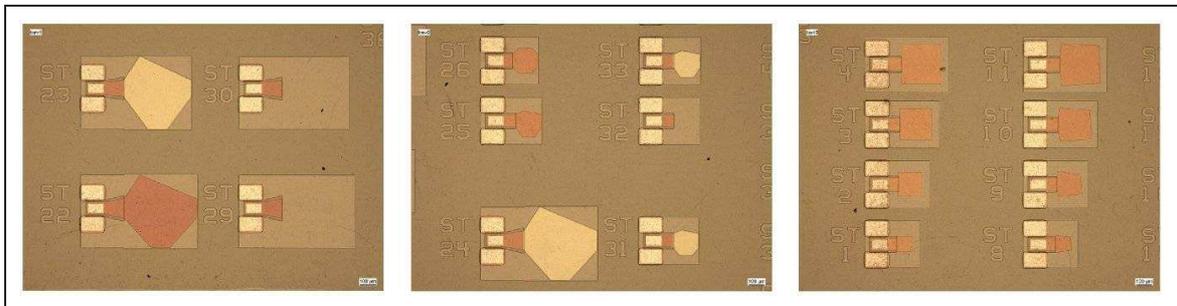


FIGURE 2.13 – Photographies au microscope de résonateurs BAW-SMR du CEA-LETI

La technologie des résonateurs BAW-SMR du CEA-LETI est en cours de développement. Le premier « Wafer » fabriqué était composé de résonateurs ayant une de leurs deux électrodes

connectée à la masse (figure 2.13). La caractérisation en transmission était donc impossible. Le principal problème de ces mesures était de pouvoir isoler avec précision la fréquence de résonance des BAW. Pour cela, nous avons mis en place un banc de mesure qui permet de tester les SMR en réflexion (S_{11}). Ce banc de mesure est présenté par la figure 2.14.

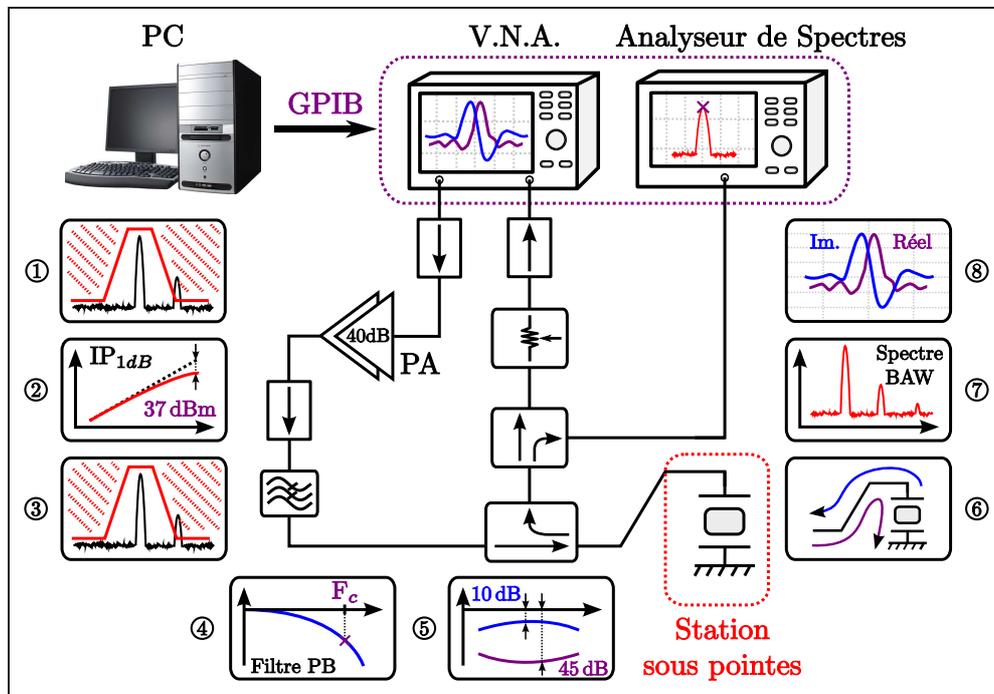


FIGURE 2.14 – Schéma du banc utilisé afin de déterminer les paramètres S du résonateur [23, 22]

Le but de cette caractérisation en puissance est d'étudier le comportement des résonateurs SMR, pour estimer si leur linéarité est suffisante et si leur structure est capable de résister aux fortes puissances. En effet, les résonateurs seront utilisés à environ 36 dBm, derrière un PA sur la chaîne d'émission (Projet MOBILIS). Ce banc de caractérisation non-linéaire de puissance est composé d'un amplificateur de puissance, d'un VNA et d'un analyseur de spectre. Les appareils de mesures sont contrôlés par un programme en HTBasic présent sur ordinateur. Le programme de mesure de puissance automatique provient des travaux de thèse de Sébastien Gribaldo, réalisée au LAAS-CNRS. Le VNA est tout d'abord calibré pour être utilisé comme source (1). Le signal fourni par le VNA traverse ensuite un isolateur. Cet isolateur a deux fonctions : la première est d'éviter qu'une onde réfléchie vienne détériorer le port du VNA ; la seconde fonction est de filtrer le signal afin d'éliminer au maximum les éventuelles harmoniques. Cela est possible en utilisant un isolateur à bande étroite, centré autour des fréquences de résonance des BAW. Il se comporte comme un filtre passe-bande. Cette sinusoïde quasi pure est ensuite amplifiée grâce à un amplificateur de puissance (2). Celui-ci présente un gain de 40 dB et un fonctionnement en régime linéaire jusqu'à 37 dBm. Ce signal traverse un second isolateur, qui est utilisé pour protéger l'amplificateur d'une éventuelle onde réfléchie. Ces deux isolateurs évitent également à l'amplificateur de se placer dans des conditions d'oscillation avec les éléments qui l'entourent.

Les harmoniques du signal générés par l'amplificateur sont fortement atténués, par le second isolateur, puis par un filtre passe-bas ayant une fréquence de coupure F_c à 3 GHz (4).

Pour réaliser la mesure en réflexion, on utilise un coupleur directif qui permet de séparer l'onde incidente et l'onde réfléchie avec une bonne isolation (45 dB d'isolation en inverse et 10 dB d'atténuation en transmission). Cette onde réfléchie est l'image du comportement du résonateur BAW. Une partie de l'onde est ensuite prélevée pour visualiser les harmoniques sur l'analyseur de spectre (7). L'autre partie de l'onde est envoyée sur le VNA afin de détecter avec précision la fréquence de résonance du SMR par la mesure des parties réelle et imaginaire du signal (8).

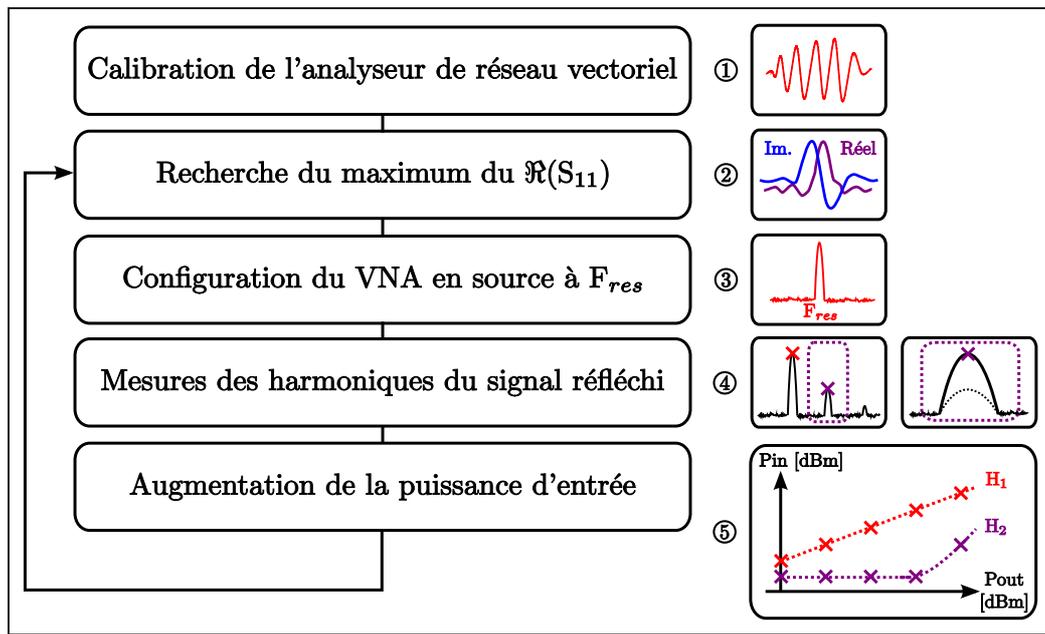


FIGURE 2.15 – Procédure implantée dans le programme pour la mesure en puissance des SMR

La fréquence de résonance étant établie, il est nécessaire d'envoyer un signal à cette fréquence en faisant varier la puissance. Pour faire la mesure en puissance de façon automatisée, une procédure de test de résonateurs a été mise en place (figure 2.15) [22]. La première étape est de calibrer le VNA sur une plage de fréquence autour de la fréquence de résonance du SMR. L'onde traverse le système de mesures comme décrit précédemment. La réponse en paramètres S est visualisée sur le VNA. Pour déterminer la résonance, nous détectons le maximum de la partie réelle du S_{11} du résonateur. Ce S_{11} correspond en fait au S_{21} du VNA. La résonance se traduit de deux façons : à la résonance, la valeur du $\Re(S_{11})$ est maximale, et $\Im(S_{11})$ représentant la phase passe à 0.

Grâce au mode « Continuous Wave » le VNA fonctionne comme une source (synthétiseur de fréquence). Afin d'exciter le SMR, la fréquence du VNA est identique à sa fréquence de résonance. Le spectre en réflexion du résonateur est mesuré avec l'analyseur de spectre. Le programme vient détecter, grâce aux marqueurs, le niveau des harmoniques 1, 2, 3 (H_1 , H_2 , H_3). L'amplitude des harmoniques H_2 et H_3 étant relativement faible, le programme contrôle continuellement le calibre de l'analyseur pour obtenir la mesure la plus précise possible (étape

4 de la figure 2.15). La puissance d'entrée fournie par le VNA est ensuite augmentée et un autre cycle de mesure d'harmoniques est lancé. Ces étapes sont répétées jusqu'à obtenir la réponse en puissance du résonateur, comme représentée à l'étape 5.

La figure 2.16 montre la réponse en puissance d'un résonateur BAW_{SMR}. La puissance à l'entrée du résonateur n'est pas la puissance appliquée par le VNA. Sa valeur est dépendante des éléments composant le banc de mesure et s'exprime par l'équation 2.3 :

$$\text{Puissance}_{\text{entrée}}[\text{dBm}] = \text{Puissance}_{\text{VNA}}[\text{dBm}] + \text{Gain}_{\text{Ampli}}[\text{dB}] - \sum \text{Pertes} \quad (2.3)$$

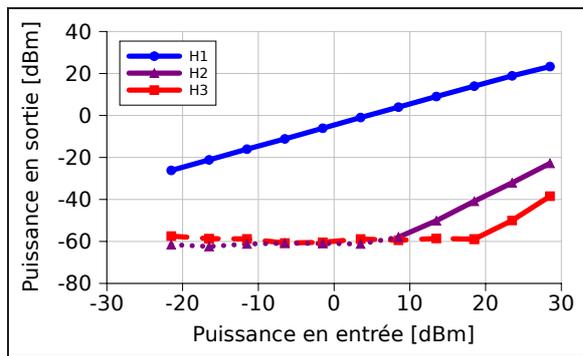


FIGURE 2.16 – Réponse en puissance des harmoniques 1 à 3 d'un résonateur SMR excité à une fréquence $F=F_p$

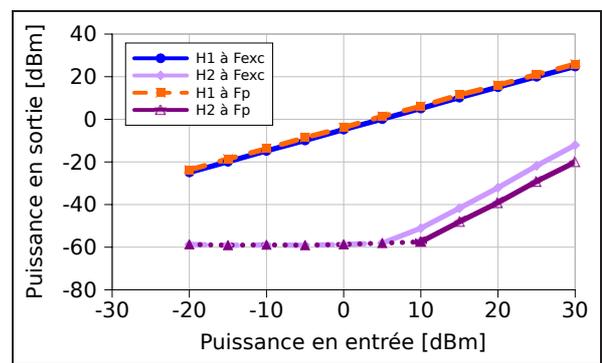


FIGURE 2.17 – Réponse en puissance à $F=(F_s+F_p)/2$ comparée à une excitation à F_p

La figure 2.16 met en évidence le caractère non-linéaire du résonateur en fonction de la puissance d'entrée appliquée sur l'électrode du SMR. Ainsi, on voit apparaître les harmoniques 2 (H_2) et 3 (H_3) à des puissances d'entrée supérieures à 8 et 18 dBm. Aux faibles puissances, les mesures de H_2 et 3 H_3 montrent un plancher. Ces comportements ne représentent pas les réponses harmoniques du résonateur, mais le plancher du banc de mesure. En effet, la mesure a été programmée de sorte que le niveau de détection des harmoniques soit le plus faible possible. Pour cela, il a été nécessaire de jouer sur la résolution de la vidéo et de la bande, et obtenir la meilleure dynamique de l'analyseur de spectre. Tous ces compromis font que notre plancher de mesure se situe à -60 dBm (représenté en pointillés sur les figures 2.16 et 2.17). Les harmoniques inférieures à ce plancher ne sont donc pas mesurables.

Ce banc de mesure nous a également permis de mettre en évidence les caractéristiques non-linéaires du résonateur quand il est excité à une fréquence légèrement différente de la résonance parallèle. La figure 2.17 montre la réponse d'un SMR excité à une fréquence située entre la résonance série et la résonance parallèle. Le comportement non-linéaire de celui-ci est augmenté de 7 dB par rapport à une excitation à la fréquence parallèle.

Le programme vérifie à chaque point de mesure la fréquence de résonance en cherchant la valeur maximale du $\Re(S_{11})$. Il est donc en théorie facile de pouvoir étudier le comportement de la fréquence de résonance des SMR à forte puissance. Cependant, la plage de variation est tellement fine que la mesure du maximum du $\Re(S_{11})$ ne nous permet pas d'être suffisamment

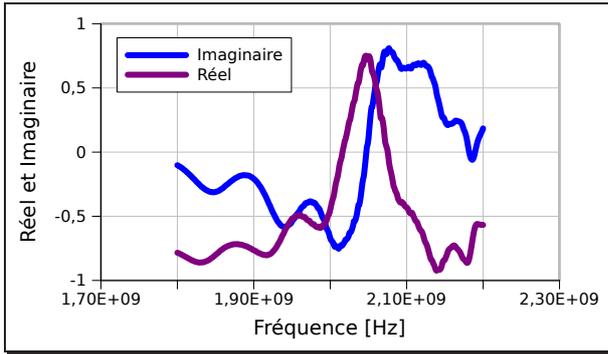


FIGURE 2.18 – Mesures de la partie réelle et imaginaire du paramètre S_{11}

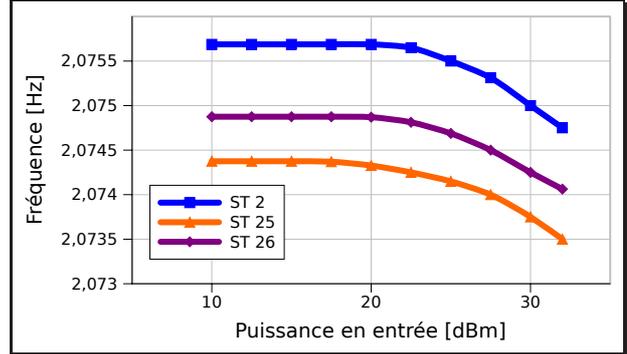


FIGURE 2.19 – Déviation de la fréquence F_{res} fonction de P_{in}

précis. En effet, la caractéristique du $\Re(S_{11})$ n'est pas sur une seule fréquence, mais sur une petite plage de fréquence ΔF_{rs} . Ce ΔF_{rs} implique une erreur de mesure et fournit des résultats erronés. La solution a été de venir mesurer la fréquence à laquelle la partie $\Im(S_{11})$ est égale à 0. Effectivement, cette mesure permet de connaître la résonance de façon très précise (en un point). La déviation de la fréquence de résonance du SMR en fonction de la puissance appliquée est présentée sur la figure 2.19. La fréquence commence légèrement à se décaler à partir de 15 dBm pour atteindre une variation de 1 MHz environ à 30 dBm. Ce qui aboutit à une variation d'à peine 0.05 %.

2.2.2 Caractérisation en bruit de phase des FBAR

Comme expliqué précédemment, les BAW permettent aux concepteurs de circuits d'optimiser l'impédance de travail afin d'améliorer les performances du système. Mais la possibilité d'intégrer des résonateurs sur un substrat Silicium ne présente pas que des avantages : l'impédance présentée par les BAW étant différente de l'impédance standard des appareils de mesures (50Ω), leur caractérisation directe devient plus difficile. Une méthode de caractérisation a donc dû être trouvée pour charger les résonateurs sur une impédance optimale. La solution a été de présenter au résonateur une impédance variable par l'intermédiaire d'un coupleur 90° .

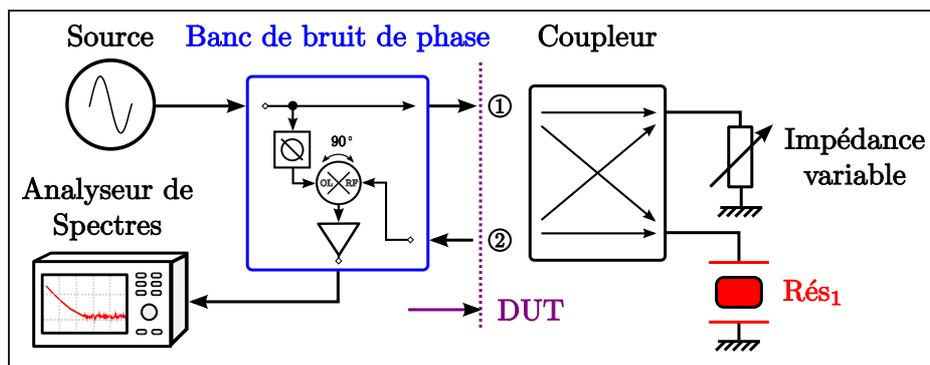


FIGURE 2.20 – Solution pour mesurer les résonateurs FBAR sur une impédance différente de 50Ω

Comme présentée sur la figure 2.20, cette impédance variable est constituée d'une ligne à retard, dont la longueur est contrôlée jusqu'à obtenir la résonance du FBAR. Pour cela, dans un premier temps, un analyseur de réseaux vectoriels est connecté aux port S_{11} et S_{22} du coupleur.

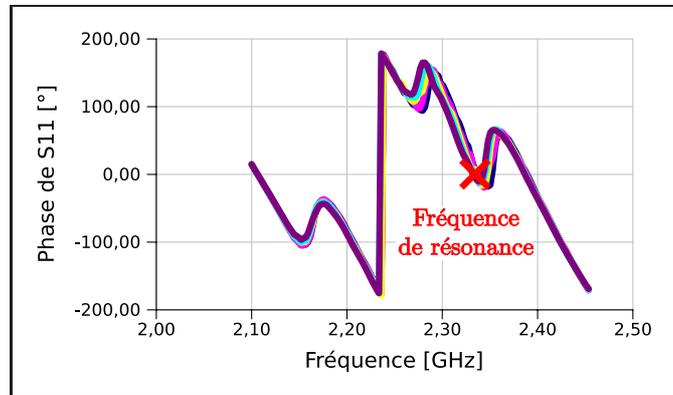


FIGURE 2.21 – Détection de la résonance des résonateurs $FBAR$

Il permet de mesurer la réponse en réflexion (S_{11}) du résonateur. Les mesures de la figure 2.21 montrent les fréquences de résonance de plusieurs échantillons de FBAR. La résonance des FBAR se détecte par la mesure du passage à 0 de la phase. On peut voir que la fréquence de résonance des résonateurs FBAR est de 2.32 GHz et que leur dispersion en phase est quasiment nulle lors de la fréquence résonance. On peut donc considérer celle-ci comme étant constante pour la suite des mesures.

La deuxième étape consiste à mesurer le bruit de phase résiduel des résonateurs FBAR. Pour cela, on connecte le banc de mesure de bruit de phase de quadripôle (figure 1.14) sur les ports du coupleur 90° . L'ensemble du système (coupleur + résonateur + impédance variable) est considéré comme le DUT. Le système de mesure est représenté sur la figure 2.20.

La source utilisée dans le système de mesures de bruit de phase est une source à haute pureté spectrale. Les mesures de la figure 2.22 représentent la dispersion de la réponse du bruit de phase résiduel des résonateurs sous test. Pour obtenir ces résultats, la fréquence de la source a été ajustée sur la fréquence de résonance du FBAR (2.32 GHz).

La mesure représente un échantillon de 15 résonateurs FBAR. On peut remarquer que, d'un résonateur à un autre, la réponse en bruit peut diverger jusqu'à 20 dB. Cette différence importante n'est pas liée à des variations de coefficient de qualité car ce paramètre est relativement homogène sur l'ensemble des échantillons [22]. Il s'agit bien d'une dispersion en bruit, qui a pour origine les différentes géométries des résonateurs, et en particulier les modes parasites pouvant être excités dans le résonateur (résonateurs apodisés ou non). D'autre part, la position sur le wafer et la qualité de la technologie peuvent également influencer sur ce paramètre. Enfin, ce bruit propre en $1/f$ de la fréquence de résonance du FBAR est un phénomène non-linéaire, donc largement dépendant du niveau de puissance du signal RF d'excitation. Nous l'avons vérifié sur quelques composants, comme on peut le voir sur la figure 2.23.

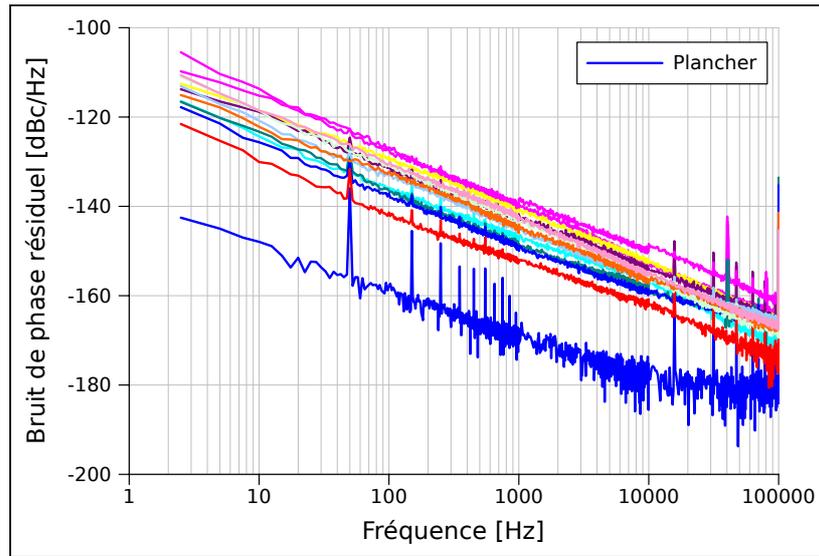


FIGURE 2.22 – Représentation de la dispersion du bruit de phase résiduel des résonateurs FBAR

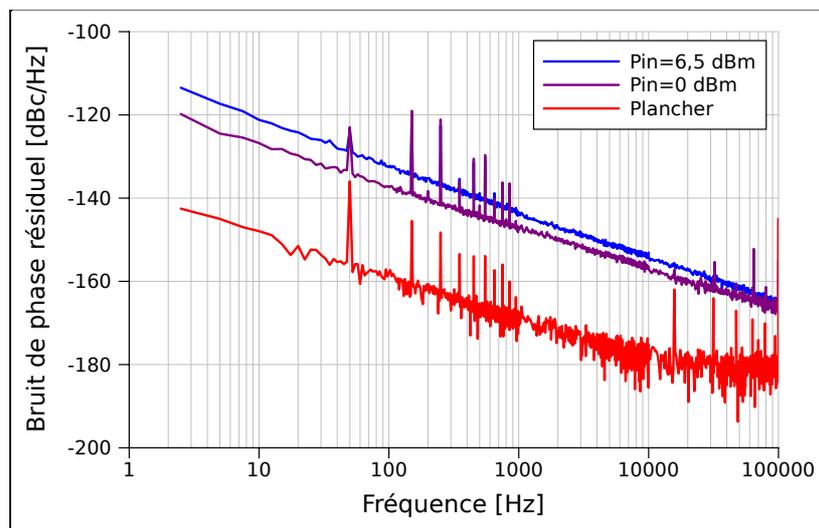


FIGURE 2.23 – Mesures de bruit de phase résiduel des résonateurs FBAR

Conclusion

Le tableau 2.1 répertorie les différentes technologies de résonateurs microondes. Ils sont classés en fonction de leur fréquence d'utilisation (pour les protocoles GSM/GPRS/UMTS/DCS), de leur coefficient de qualité et de la possibilité de les intégrer.

Les résonateurs BAW, qu'ils soient en technologie FBAR ou SMR, présentent de hautes performances. Leur utilisation à forte puissance (~ 30 dBm) ne fait varier que de 0.05 % leur fréquence de résonance.

À la puissance maximale, le résonateur se comporte toujours de façon linéaire et présente une distorsion harmonique entre H_1 et H_2 de 45 dB. Leur capacité à tenir la puissance et leurs performances en bruit de phase font que les résonateurs BAW sont d'excellents candidats pour la conception d'oscillateurs à très haute pureté spectrale et de filtres à hautes performances.

Technologie	Facteur de qualité Q	Fréquences	Intégration
Saphir cryogénisé	10^7	4-100 GHz	×××
Diélectriques monocristallins (Saphir)	$> 10^5$	4-100 GHz	×××
Ligne à retard optique	$> 10^5$	1-100 GHz	×××
Cavités métalliques	10^4	2-100 GHz	××
Ligne coaxiale	$> 10^2$	1-40 GHz	××
YIG	$\sim 10^3$	0,5-20 GHz	××
Diélectriques céramiques	$> 10^3$	2-60 GHz	××
Micro-ruban	$\sim 10^2$	1-100 GHz	×
Quartz	10^6	5-100 MHz	✓
Ondes surfaciques (SAW)	10^4	0,1-3 GHz	✓✓
L-C	10	0,5-40 GHz	✓✓✓
SMR ou FBAR (BAW)	800-900	1-10 GHz	✓✓✓

TABLE 2.1 – Justification de la technologie utilisée. (Légende : ✓ = Bon ; × = Mauvais)

2.3 Dimensionnement du banc de mesure de bruit de phase

L'architecture du banc de mesure de bruit de phase intégré a été inspirée du banc discret utilisé au LAAS-CNRS. Sa composition est représentée sur la figure 2.24.

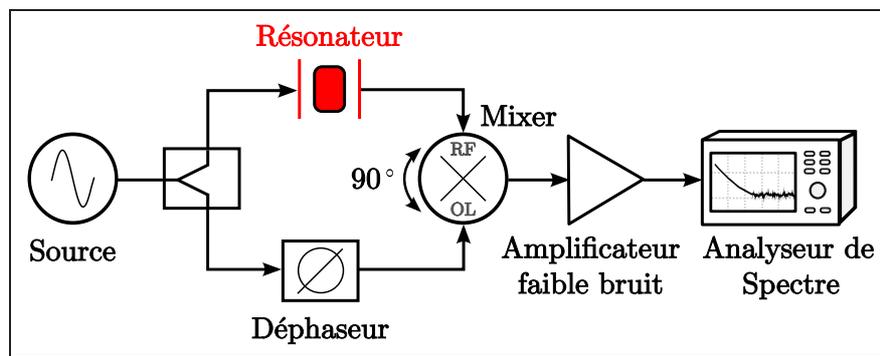


FIGURE 2.24 – Banc de mesure de bruit de phase à un résonateur

La structure et le principe de fonctionnement sont identiques au banc de mesure de bruit de phase résiduel de quadripôle de la figure 1.14. Le dispositif sous test est dans notre cas, un résonateur BAW_{SMR}. Les fluctuations en sortie seront l'image des fluctuations de phase du résonateur.

L'étude et la fabrication du banc de mesure intégré seront basés sur les process de fabrication de STMicroelectronics. Par le contrat européen MOBILIS, nous avons le choix de réaliser le banc de mesure avec les technologies microondes suivantes :

- BiCMOS SiGe 0.25 μm (BiCMOS7RF)
- CMOS 65 nm (CMOS65)

Il sera donc nécessaire de faire une étude précise de ces deux technologies afin de déterminer leurs avantages et inconvénients.

Concernant les résonateurs BAW, le process utilisé est la technologie R&D du CEA-LETI. Les circuits RF et les résonateurs BAW étant réalisées avec des technologies différentes, par flip-chip. Cette technique d'assemblage utilise des « bumps ». Les « bumps » sont des boules de métaux conducteurs que l'on vient placer sur des plots d'une des deux puces à assembler. L'autre puce est retournée (flip-chip), et positionnée au-dessus de la première. Le contact électrique entre les deux éléments est effectué en faisant fondre les « bumps » par chauffage.

Il sera nécessaire de prévoir une source de fréquence en entrée du banc de mesure de bruit de phase. En effet, le cahier des charges de MOBILIS prévoit que la source d'entrée soit générée par la PLL servant à faire la synthèse de fréquence de l'horloge externe du modulateur $\Sigma \Delta$.

Les spécifications des éléments composant le banc de mesure intégré seront directement déduites des mesures de bruit de phase résiduel des résonateurs FBAR (figure 2.22). Le bruit de phase des résonateurs SMR n'étant pas encore connu au moment de la conception du système, nous avons extrapolé les résultats publiés dans le rapport du projet MARTINA. Nous avons supposé que les performances en bruit de phase résiduel des SMR seront proches de ceux des FBAR. En considérant le pire cas, c'est à dire un bruit à mesurer proche du meilleur résonateur de la figure 2.22, nous avons pu établir un cahier des charges pour notre système de mesure intégré. En effet, nous rappelons que nous cherchons à réaliser un banc de mesure de bruit de phase de résonateur BAW. Il est donc évident que les performances du plancher de mesure de celui-ci doivent être supérieures à celles du résonateur sous test.

Les performances visées sont donc :

Tension d'alimentation des circuits RF	< 2,7 Volts
Structure	Différentielle
Fréquence d'utilisation	1,70 GHz < Fréq < 1,98 GHz
Retard induit par les BAW	~ 25 nsec
$S_{\varphi_{BAW}}$ @ 10 Hz	-130 dBc/Hz
$S_{\varphi_{BAW}}$ @ 100 Hz	-142 dBc/Hz
$S_{\varphi_{BAW}}$ @ 1 kHz	-152 dBc/Hz
$S_{\varphi_{BAW}}$ @ 10 kHz	-162 dBc/Hz
$S_{\varphi_{BAW}}$ @ 100 kHz	-172 dBc/Hz

TABLE 2.2 – Cahier des charges initial

L'inconvénient avec la structure de mesure à 1 résonateur est que l'on est tributaire des performances de la source de référence. Il est nécessaire de pouvoir simuler la mesure avec le banc de bruit de phase intégré afin de comprendre de façon précise l'influence de la source et des autres éléments sur le résultat final.

2.3.1 Modélisation et méthode de simulation du banc de mesure intégré

Les détecteurs homodynes ou les discriminateurs de fréquence sont les composants clés des divers systèmes radars ou de communications. Un problème majeur dans ces systèmes est de

pouvoir simuler la conversion du bruit de phase depuis la fréquence RF vers la bande de base. Cela n'est pas chose aisée, sachant que beaucoup de simulateurs non-linéaires ne traitent pas la fréquence nulle (DC) comme une fréquence usuelle du système.

La contribution du bruit en $1/f$ doit être prise en considération dans cette application. Certains simulateurs utilisant la technique d'équilibrage harmonique n'étaient pas capables de décrire un tel système, à moins que la transposition du bruit de phase (S_φ) de la fréquence RF au DC ait été spécifiquement implémentée par une approche dédiée.

Plusieurs échecs avec des simulateurs travaillant aussi bien en balance harmonique qu'en temporel nous ont conduit progressivement vers le simulateur Eldo-RF, qui lui est capable de traiter ce problème difficile. Dans un premier temps, pour valider cette approche, nous allons étudier un discriminateur de fréquence. Puis, dans un deuxième temps, la possibilité de simuler le banc de mesure de bruit de phase en modélisant chaque élément afin de reproduire virtuellement la mesure d'un résonateur sera examinée.

Afin de pouvoir valider la méthode de simulation, nous avons placé sur la voie RF (à la place du résonateur à mesurer) une ligne à retard. Le banc de mesure se retrouve dans la configuration d'un discriminateur de fréquence. Ce type de montage est une technique, dite à référence passive, qui va nous permettre de détecter et d'interpréter le bruit de phase de la source présente en entrée du banc.

L'intérêt d'aborder le problème par la mesure d'une source de fréquence bruyante est de vérifier que la conversion des pentes de bruit de phase de la source s'effectue conformément à la théorie, lorsqu'elle est transposée en bande de base. Dans ce cas, ce sont les fluctuations de fréquence de la source qui sont détectées par l'effet de la ligne à retard par l'équation suivante :

$$10 \log \left(\overline{\Delta V_s^2} \right) = 10 \log \left[2 \{ 2 \pi \tau G K_\varphi f_m \}^2 \right] + L(f_m) \quad (2.4)$$

Chaque composant du système de mesures a été implanté en Verilog-A, et a été défini comme étant « parfait » en termes de bruit. Le DUT dans le cas du discriminateur de fréquence est la source placée en entrée. La réponse du modèle implanté de cette source (figure 2.25) est le modèle comportemental d'un VCO à résonateur FBAR existant et fonctionnant à 5,4 GHz, réalisé au LAAS-CNRS [16]. Afin que le fonctionnement du banc soit validé, la densité spectrale en tension de sa sortie devra suivre le comportement décrit par l'équation 2.4.

La figure 2.25 nous permet d'apprécier les résultats obtenus par le simulateur Eldo-RF. La méthode de simulation est validée, car la réponse suit la loi dictée par l'équation 2.4. La réponse fournie par le simulateur Eldo-RF est une simulation de type « sstnoise » sur l'harmonique 0, pour venir étudier la transposition du bruit en basses fréquences, ensuite on analyse le « onoise » car le bruit en sortie du banc est une densité spectrale de bruit en tension (S_v).

Cette approche de simulation n'a été possible qu'en développant un module spécifique sous Eldo. Ce module a été conçu avec l'aide de M. Wittmann, support Mentor-Graphics sur le site de STMicroelectronics Crolles. Cet élément est maintenant incorporé dans les dernières versions de Eldo-RF.

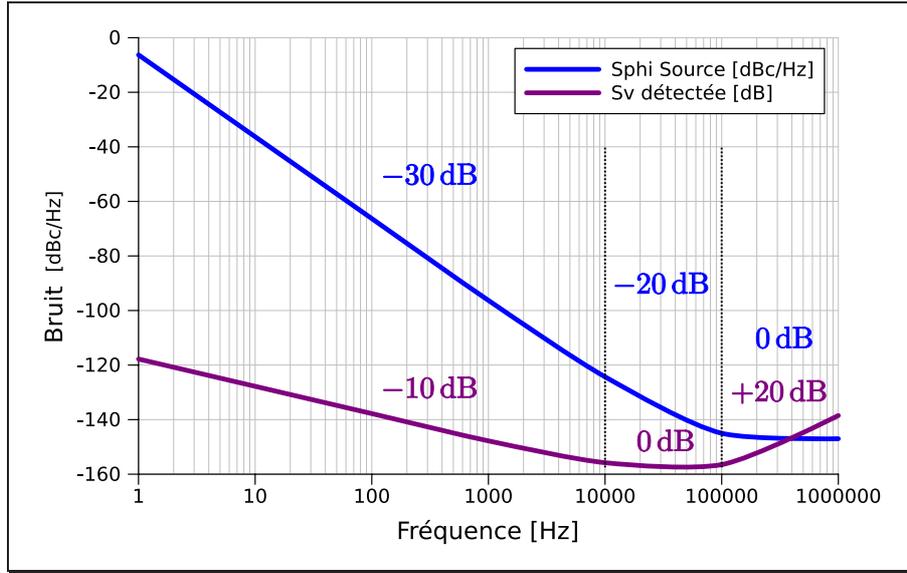


FIGURE 2.25 – Transposition du spectre de bruit de phase d’une source S_φ vers la bande de base, sous la forme d’une densité spectrale de tension S_v (correspondant au bruit détecté en sortie du banc de mesure)

2.3.2 Simulation du banc de mesure à un résonateur

La approche étant validée, il devient possible de simuler le banc de mesure à un résonateur. Lors de cette simulation, nous considérons que seule la source de référence est bruyante. Le cahier des charges impose une source de référence intégrée. Dans un premier temps, afin d’obtenir des performances optimales en bruit de phase, la source de référence sera réalisée avec un transistor bipolaire SiGe très faible bruit de phase bouclé sur un résonateur BAW (figure 1.9).

$$L(f_m) = 20 \log \left[\frac{f}{2\sqrt{2}Q_L f_m} \right] + \overline{\Delta\varphi_a^2} \quad (2.5)$$

Le bruit de phase de ce type d’oscillateur est défini par l’équation 2.5. Prenons l’hypothèse qu’il est possible d’atteindre avec un transistor intégré SiGe les performances en bruit de phase du résonateur. On peut prédire, en fonction du coefficient de qualité du résonateur, quelle sera la réponse en bruit de phase de la source de référence, comme montré dans le tableau 2.3.

Le niveau de bruit de phase est inversement proportionnel au coefficient de qualité du résonateur utilisé. Les résonateurs BAW-SMR étant encore au stade de recherche, le coefficient de qualité en charge peut varier de 200 à 800. Les performances optimales sont données pour un coefficient de qualité de 800. Ce bruit de phase est le niveau minimal qu’il soit possible d’atteindre avec un oscillateur intégré.

Le résultat de la simulation, figure 2.26, présente la réponse du spectre de bruit de phase converti vers la bande de base. Ce spectre est comparé avec les performances de bruit de phase à atteindre. On voit que le signal en sortie a le comportement caractéristique d’une réponse à un discriminateur de fréquence. En effet, le bruit en sortie est l’image de la source et non

$S_{\varphi_{BAW}}$ et/ou $S_{\varphi_{Ampli}}$ [dBc/Hz]	Offset [Hz]	$S_{\varphi_{Rf}}$ max [dBc/Hz]			
		Q=800	Q=600	Q=300	Q=200
-125	1	-6,3	-4	2	5,5
-135	10	-36,3	-34	-28	-24,5
-145	100	-66,3	-64	-58	-54,5
-155	1k	-96,3	-94	-88	-84,5
-165	10k	-126,3	-124	-118	-114,5
-175	100k	-145	-142,7	-140	-137,5
-175	1M	-153	-153	-153	-153

TABLE 2.3 – Performances en bruit de phase de la source de référence (du banc de mesure de bruit de phase) en fonction de la valeur de son coefficient de qualité

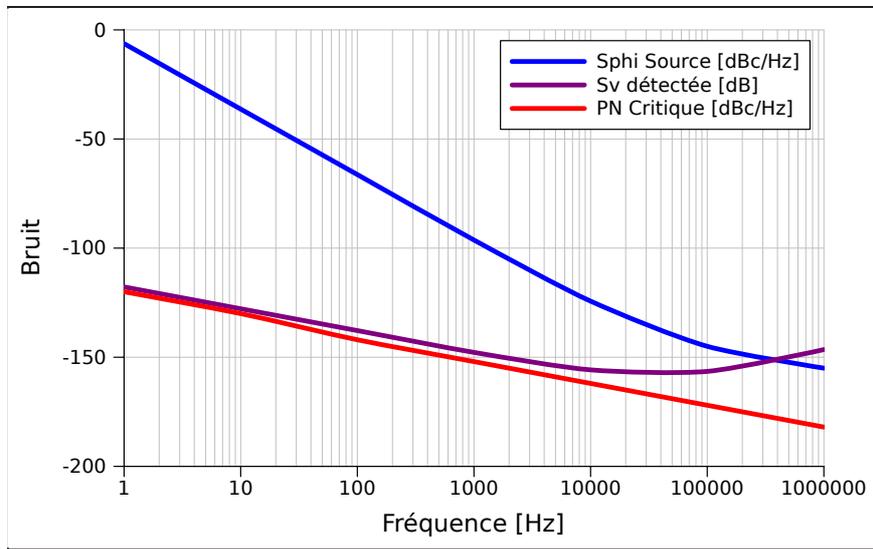


FIGURE 2.26 – Comparaison de la réponse en bruit en tension à la sortie du banc S_v en fonction du bruit de phase critique du résonateur à détecter

l'image du résonateur. Ce phénomène a pour cause le délai généré par le résonateur lui-même (tableau 2.2).

Afin de résoudre ce problème, il est nécessaire de compenser cet effet de ligne à retard. La première solution est de mettre en place une ligne caractéristique, avec une longueur déterminée pour obtenir un retard identique. Cependant, cette astuce a beaucoup d'inconvénients :

- Pour que le système fonctionne parfaitement, il faut que la source de référence utilisée présente de très hautes performances en bruit de phase, ce qui est particulièrement difficile en intégré.
- Il faut compenser le délai du résonateur par une ligne à retard. La longueur de la ligne à retard est calculée en fonction de la fréquence d'utilisation. Le principal inconvénient d'utiliser une ligne pour compenser le retard du résonateur BAW serait que cette ligne devrait être très longue : cette approche est impossible pour une intégration. En plus de

la surface utilisée par ce type de ligne, le système fonctionnera qu'à une seule fréquence. La fonction de reconfigurabilité (DCS/UMTS) est perdue.

- La valeur du retard généré par le résonateur n'est pas fixe. Il varie en fonction de sa structure géométrique et de son procédé de fabrication.
- La quadrature des signaux à l'entrée du mélangeur du banc de mesure de bruit de phase à un quadripôle doit être très précise (figure 2.27).

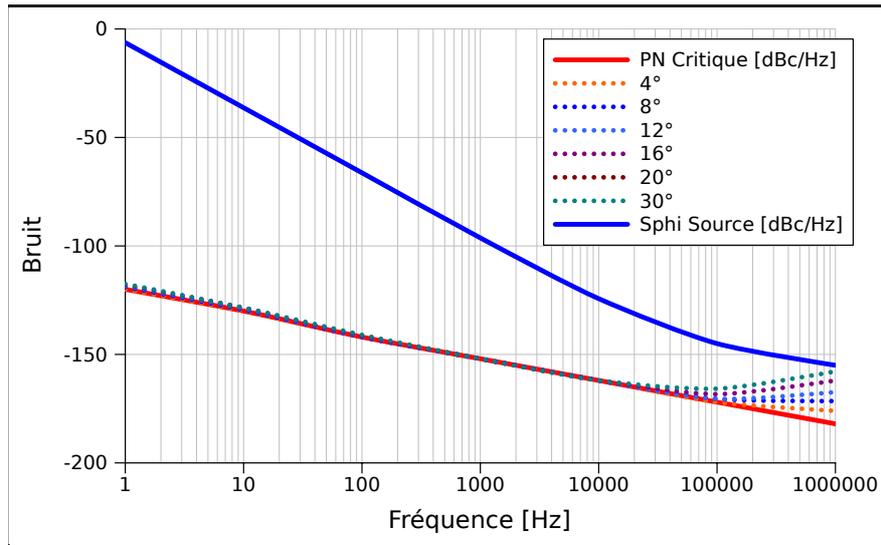


FIGURE 2.27 – Transposition du spectre de bruit de phase vers la bande de base, comparée à la mesure de bruit de phase critique du résonateur à détecter

La figure 2.27 représente le comportement de la sortie du banc de mesure de bruit en fonction de l'erreur de quadrature des signaux RF et OL à l'entrée du mélangeur. Pour obtenir l'image du bruit de phase du résonateur en sortie du banc, il est nécessaire que la quadrature ait une erreur maximale de $\pm 8^\circ$. Au delà de cette valeur, la validité de la bande de mesure de bruit de phase se réduit fortement. Comme montré sur la figure 2.27, pour une erreur de quadrature de $\pm 30^\circ$ la mesure est valide jusqu'à seulement 10 kHz de la porteuse, contre 300 kHz pour une erreur de $\pm 4^\circ$.

L'architecture du banc de mesure de bruit de phase intégré doit être générique. En effet, il n'est pas possible de prévoir un banc de mesure propre à chaque structure de résonateur. Il est donc nécessaire de trouver une autre solution.

2.3.3 Simulation du banc de mesure à deux résonateurs

La seconde solution est présentée sur la figure 2.28. C'est une architecture de banc de mesure à deux résonateurs. Elle consiste à placer un résonateur sur chacune des deux branches du mélangeur.

Les résonateurs sont identiques, car ils sont fabriqués sur la même plaquette. Les retards générés sont équivalents sur les voies RF et OL. Avec cette structure, la détection parasite

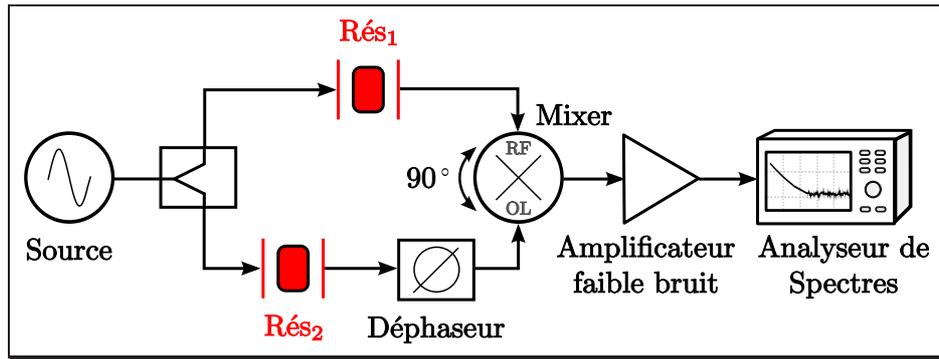


FIGURE 2.28 – Banc de mesure de bruit de phase utilisant la technique à deux résonateurs

de la source ne peut plus se faire, car la différence de déphasage entre les deux voies serait négligeable. La figure 2.30, représente simulation de la réponse du banc de mesure de bruit de phase en fonction de l'erreur de quadrature. On peut voir qu'avec une erreur de quadrature de $\pm 30^\circ$, la sortie est l'image du bruit de phase du résonateur sous test.

L'effet de ligne à retard entre les deux voies n'existant plus, il n'est plus nécessaire d'utiliser une source de référence à très haute pureté spectrale.

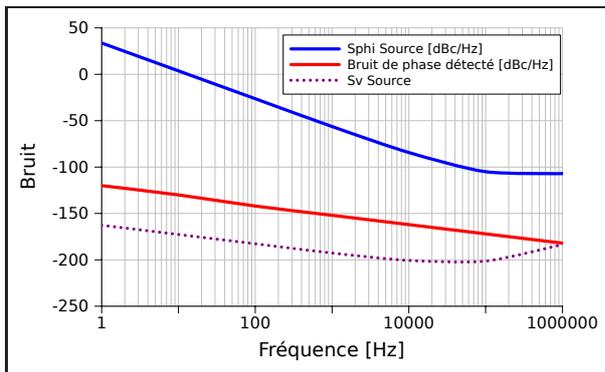


FIGURE 2.29 – Comparaison de la transposition du bruit de phase de la source en bruit en tension, détecté à la sortie du banc, en fonction du bruit de phase du résonateur à mesurer

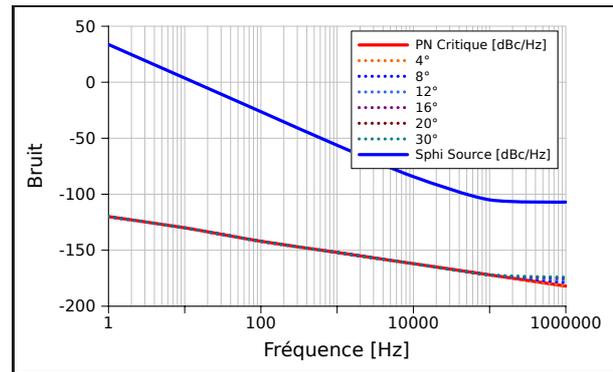


FIGURE 2.30 – Représentation de la simulation de la mesure du bruit de phase d'un résonateur en fonction de l'erreur de quadrature pour montage équilibré à deux résonateurs

Le bruit de phase maximum de la source de référence est présenté sur la figure 2.29. Sa densité spectrale en tension représente son éventuelle conversion vers la bande de base. Malgré son niveau beaucoup plus important, le bruit de celle-ci n'a aucune influence sur la détection du bruit de phase du résonateur sous test. La source située à l'entrée du banc de mesure pourra être plus bruyante de 35 dB, par rapport à la méthode à un seul résonateur.

Le bruit de phase de la source, dans la méthode à deux résonateurs, est décorrélié vis-à-vis du bruit de phase résiduel des BAW. Théoriquement, si les deux branches (RF et OL) sont parfaitement équilibrées, le bruit de phase de la source de référence pourrait être très mauvais sans pour autant avoir une influence sur la mesure. En effet, sa contribution s'annule lors de la transposition du spectre de bruit de phase vers la bande de base.

Le second avantage de la méthode à deux résonateurs est l'erreur de quadrature. Elle a une influence sur le résultat à partir de $\pm 30^\circ$, contre $\pm 8^\circ$ avec la première méthode. Elle autorise donc une erreur quatre fois plus importante.

2.3.3.1 Simulation des paramètres du mélangeur

L'étape suivante, pour l'élaboration du cahier des charges, est l'étude du mélangeur. Son comportement en bruit est tout aussi important. En effet, c'est un élément qui peut venir limiter la détection en $1/f$ et dégrader le plancher de bruit. Un modèle de bruit est ajouté au mélangeur, afin d'évaluer l'impact qu'il peut avoir sur la mesure propre du banc intégré. Ce modèle est décrit par deux sources de bruit ramenées sur les entrées OL et RF, comme présentées par la figure 2.31. Cette figure permet de localiser les sources de bruit présentes dans le banc de mesure de bruit de phase intégré.

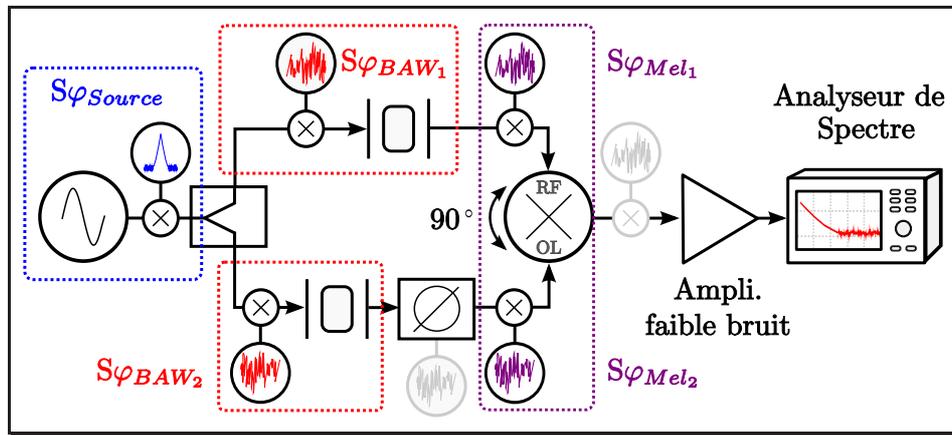


FIGURE 2.31 – Localisation des sources de bruit dans le banc de mesure de bruit de phase

Dans la littérature, il existe très peu de documents évoquant le bruit dans les mélangeurs. Notre modèle se compose d'une source en $1/f$ additionnée à un plancher de bruit. La figure 2.33 expose l'influence du plancher du mélangeur sur la mesure du bruit de phase des résonateurs. Le bruit du mélangeur est ramené en entrée, et étudié avant la conversion en fréquence, c'est pourquoi il est représenté comme étant une source de bruit de phase résiduel. La caractérisation de la contribution en bruit du mélangeur ne pourra se faire qu'en mesurant la densité spectrale de bruit en tension BF en sortie. Cette densité spectrale de bruit en tension est convertie en bruit de phase par l'équation suivante :

$$S_{\varphi}(f) = \frac{S_v(f)}{K_{\varphi}} \quad (2.6)$$

K_{φ} représente le coefficient de détection du mélangeur, et traduit sa sensibilité à détecter les fluctuations de phase. En effet, le mélangeur est utilisé en détecteur de phase. Les performances en bruit de phase du mélangeur sont donc fonctions du bruit BF et du coefficient de détection K_{φ} .

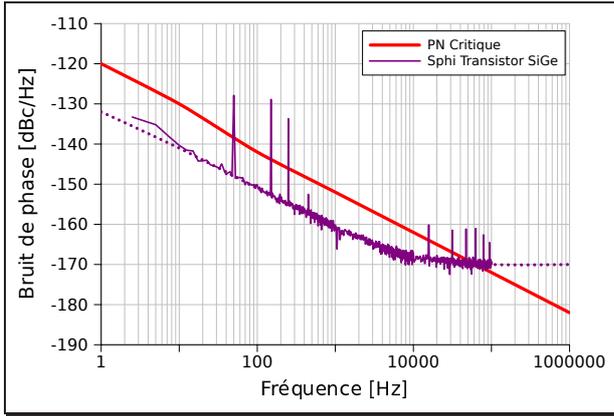


FIGURE 2.32 – Comparaison de la mesure du bruit de phase d’un transistor SiGe au modèle de bruit de phase du résonateur SMR (cas le plus critique pour notre mesure)

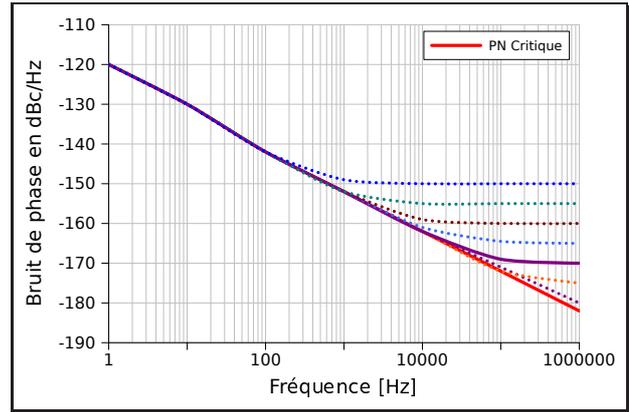


FIGURE 2.33 – Modélisation du bruit de phase détecté en sortie du banc de mesure de bruit de phase en fonction du niveau de bruit résiduel du mélangeur

La figure 2.32 représente la comparaison de la mesure du bruit de phase d’un transistor SiGe très faible bruit de phase, et le niveau de performance à atteindre par le banc de bruit de phase intégré. Vu les très bonnes performances en bruit des résonateurs BAW, il est évident que l’on ne pourra pas détecter toute la bande (1 Hz - 100 kHz) en utilisant des éléments actifs dans le banc de mesure de bruit de phase.

La caractéristique importante dans la caractérisation du bruit de phase résiduel des BAW est la pente de bruit en $1/f$. Le plancher des résonateurs est si faible (< -175 dBc/Hz) qu’il est considéré comme négligeable. La figure 2.33 montre la spécification minimale que l’on pourra atteindre. La mesure du bruit de phase résiduel sera donc valable jusqu’à un offset de fréquence de 100 kHz.

Offset [Hz]	1	10	100	1k	10k	100k	1M
$S_{\varphi_{BAW}}$ [dBc/Hz]	-125	-135	-145	-155	-165	-175	-175
$S_{v_{Mixer}}$ [dB/Hz] - $K_{\varphi}=200mV$	-139	-149	-158	-169	-179	-189	-189
$S_{v_{Mixer}}$ [dB/Hz] - $K_{\varphi}=300mV$	-135	-145	-155	-165	-175	-185	-185
$S_{v_{Mixer}}$ [dB/Hz] - $K_{\varphi}=400mV$	-133	-143	-153	-163	-173	-183	-183
$S_{v_{Mixer}}$ [dB/Hz] - $K_{\varphi}=500mV$	-131	-141	-151	-161	-171	-181	-181

TABLE 2.4 – Détermination de la densité spectrale de bruit en tension basse fréquence du mélangeur en fonction de son coefficient de détection K_{φ}

Le tableau 2.4 présente les caractéristiques à atteindre en bruit BF ($S_{v_{Mixer}}$), en fonction de la sensibilité du détecteur de phase (K_{φ}). On peut voir que les critères performance en de bruit du mélangeur sont très variables en fonction de la valeur de K_{φ} . Il sera nécessaire de concevoir :

- Soit un mélangeur très faible bruit BF possédant une sensibilité relativement faible ($\sim 200mV$)
- Soit un mélangeur faible bruit BF avec un K_{φ} très important ($\sim 500mV$)

2.3.3.2 Simulation des paramètres de l'amplificateur bass-fréquence

L'amplificateur basse-fréquence est le dernier composant de l'architecture du banc de mesure de bruit de phase intégré. Celui-ci est placé entre le mélangeur et l'analyseur de spectre (figure 2.31). Il est utilisé pour amplifier les fluctuations mesurées afin que celles-ci puissent être détectées par la FFT. Les niveaux de bruit sont si faibles que le plancher de mesure de l'analyseur est trop élevé pour une mesure directe. Cet amplificateur, en plus de fournir un gain important, doit être très faible bruit. L'amplificateur comme les autres éléments doit être très peu bruyant pour ne pas perturber la mesure.

Offset [Hz]	1	10	100	1k	10k	100k	1M
$S_{\varphi_{\text{BAW}}}$ [dBc/Hz]	-125	-135	-145	-155	-165	-175	-175
$S_{v_{\text{Ampli}}}$ [nV/ $\sqrt{\text{Hz}}$] - $K_{\varphi}=200$ mV	112	35	11,3	3,5	1,12	0,35	0,35
$S_{v_{\text{Ampli}}}$ [nV/ $\sqrt{\text{Hz}}$] - $K_{\varphi}=300$ mV	168	53	17	5,3	1,7	0,54	0,54
$S_{v_{\text{Ampli}}}$ [nV/ $\sqrt{\text{Hz}}$] - $K_{\varphi}=400$ mV	225	71	22,5	7,11	2,25	0,73	0,73
$S_{v_{\text{Ampli}}}$ [nV/ $\sqrt{\text{Hz}}$] - $K_{\varphi}=500$ mV	282	89	28,2	8,89	2,83	0,9	0,9

TABLE 2.5 – Détermination de la densité spectrale de bruit en tension de l'amplificateur basse fréquence faible bruit en fonction du coefficient de détection K_{φ} du mélangeur

Les spécifications de l'amplificateur, comme montrées par le tableau 2.5, seront fonctions du niveau de bruit du mélangeur placé en amont, donc de son coefficient de détection K_{φ} . Il est nécessaire que cet amplificateur soit très faible bruit, surtout si le mélangeur possède une sensibilité de détection faible.

2.3.4 Conclusion

Ce chapitre présente une nouvelle approche de la simulation de la transposition du spectre de bruit de phase vers la bande de base. Elle a permis de définir les spécifications de chaque élément composant le système de caractérisation. Cette étude pose les bases de la faisabilité d'un banc de mesure de bruit de phase intégré et propose au travers du tableau 2.6 le cahier des charges du système complet.

La consommation n'est pas un critère du cahier des charges. Aucune valeur n'a été précisée. En effet, le système de caractérisation intégré doit faire des mesures ponctuelles et non continues. Ces mesures se feront, dans le cas d'un système autonome, lorsque le système mobile sera branché sur le secteur afin de recharger ses batteries, et tout moment dans le cas d'un système alimenté en permanence. Ce choix permet :

- De s'affranchir totalement du critère de consommation. La consommation maximale ne sera pas fixée par le cahier des charges, mais par la technologie choisie (BiCMOS7RF ou CMOS65) et les performances visées.
- De n'avoir aucune influence sur le système de télécommunication mobile. En effet, le module de caractérisation doit être totalement transparent. Il ne doit avoir aucune influence,

Technologie	BiCMOS7RF : 0.25 μm ou CMOS65 : 65nm						
Tension d'alimentation	< à 2.7 V						
Consommation	-						
Fréquence d'utilisation	1,70 GHz < Fréq < 1,98 GHz						
Puissance _{Entrée} BAW	≥ 0 dBm						
Offset [Hz]	1	10	100	1 k	10 k	100 k	1 M
$S_{\varphi_{\text{BAW}}}$ [dBc/Hz]	-125	-135	-145	-155	-165	-175	-175
$S_{\varphi_{\text{Source}}}$ [dBc/Hz] : Q=800	+33,7	+3,7	-26,3	-56,3	-84,3	-105	-107
$S_{\varphi_{\text{Déphaseur}}}$ [dBc/Hz]	-125	-135	-145	-155	-165	-175	-175
$S_{v_{\text{Mixer}}}$ [dB] - $K_{\varphi}=200\text{mV}$	-139	-149	-158	-169	-179	-189	-189
$S_{v_{\text{Ampli}}}$ [nV] - $K_{\varphi}=200\text{mV}$	112	35	11,3	3,5	1,12	0,35	0,35
$S_{v_{\text{Mixer}}}$ [dB] - $K_{\varphi}=300\text{mV}$	-135	-145	-155	-165	-175	-185	-185
$S_{v_{\text{Ampli}}}$ [nV] - $K_{\varphi}=300\text{mV}$	168	53	17	5,3	1,7	0,54	0,54
$S_{v_{\text{Mixer}}}$ [dB] - $K_{\varphi}=400\text{mV}$	-133	-143	-153	-163	-173	-183	-183
$S_{v_{\text{Ampli}}}$ [nV] - $K_{\varphi}=400\text{mV}$	225	71	22,5	7,11	2,25	0,73	0,73
$S_{v_{\text{Mixer}}}$ [dB] - $K_{\varphi}=500\text{mV}$	-131	-141	-151	-161	-171	-181	-181
$S_{v_{\text{Ampli}}}$ [nV] - $K_{\varphi}=500\text{mV}$	282	89	28,2	8,89	2,83	0,9	0,9

TABLE 2.6 – Cahier des charges du banc de mesure de bruit de phase intégré

sur le fonctionnement de la chaîne RF, ni sur l'autonomie du téléphone mobile. Si cette mesure intégrée devait réduire de 10% l'autonomie, il n'y aurait bien sûr aucun intérêt.

Il est également noté la puissance minimale nécessaire pour attaquer les résonateurs. Comme il a été montré, la puissance appliquée à l'entrée des résonateurs a une grande influence sur leur niveau de bruit de phase (figure 2.23). La valeur minimale choisie est une puissance d'entrée de 0 dBm. Lors de la conception du banc de mesure de bruit de phase intégré, il sera important de trouver une solution à ce critère du cahier des charges, soit en réalisant une source de référence pouvant fournir une puissance suffisante, soit en rajoutant des amplificateurs très faible bruit de phase qui ne viendront pas perturber la mesure.

Les critères en bruit du cahier des charges ont été divisés par deux par rapport aux valeurs critiques réelles. Cela nous permet d'obtenir une marge de sécurité plus conséquente. En effet, le bruit de phase résiduel des résonateurs sous test détecté à 0 dBm est supérieur de +3 dB à la mesure. Cela se justifie par le fait que la mesure de la figure 2.23, présente la contribution d'un seul résonateur. Comme le montre l'équation 2.7, le résultat fourni par le banc de mesure à deux résonateurs est en fait l'addition de la contribution des deux BAW. De ce fait, il est nécessaire par la suite de diviser par deux le bruit, c'est-à-dire de déduire 3 dB à la mesure, pour obtenir la valeur exacte de la densité spectrale de bruit de phase du résonateur sous test.

$$\overline{\Delta V_s^2} = \overline{\Delta \varphi_{DUT_1}(t)^2} + \overline{\Delta \varphi_{DUT_2}(t)^2} \quad (2.7)$$

2.4 Les différentes configurations intégrées du banc de mesure

Le banc de mesure de bruit de phase intégré ne se cantonne pas seulement à la caractérisation de résonateurs BAW. En effet, la modification de quelques éléments dans l'architecture du système de caractérisation, permet une reconfigurabilité avancée avec la détection de bruit de phase de sources hyperfréquences ou de bruit de phase résiduel de quadripôles. Ces travaux font l'objet d'un dépôt de brevet (STMicroelectronics SA / CNRS, B0/-110879FR, 05-GR1-404, 2008)

2.4.1 Caractérisation du bruit de phase de sources hyperfréquences

Le bruit de phase de la source de fréquence s'avère extrêmement critique dans un système de communication. Il dégrade le rapport signal sur bruit en sortie du récepteur, que ce soit par effet d'interférences avec les canaux d'émission adjacents, par mélange des brouilleurs avec le bruit de phase de l'OL ou par l'erreur de phase qu'il engendre. Cette détection de bruit de phase de sources se fait par la configuration présentée par la figure 2.34.

Ce banc de mesure de bruit de phase détecte les fluctuations de phase de la source de référence placée en entrée. Le principe de fonctionnement repose sur le résonateur. Celui-ci à un comportement qui permet d'obtenir un retard entre ses bornes d'environ 25 ns, pour une fréquence de résonance comprise entre 1,75 GHz et 1,95 GHz. Ce délai peut être assimilé à une ligne à retard. Le fonctionnement du banc de mesure devient similaire à un discriminateur de fréquence.

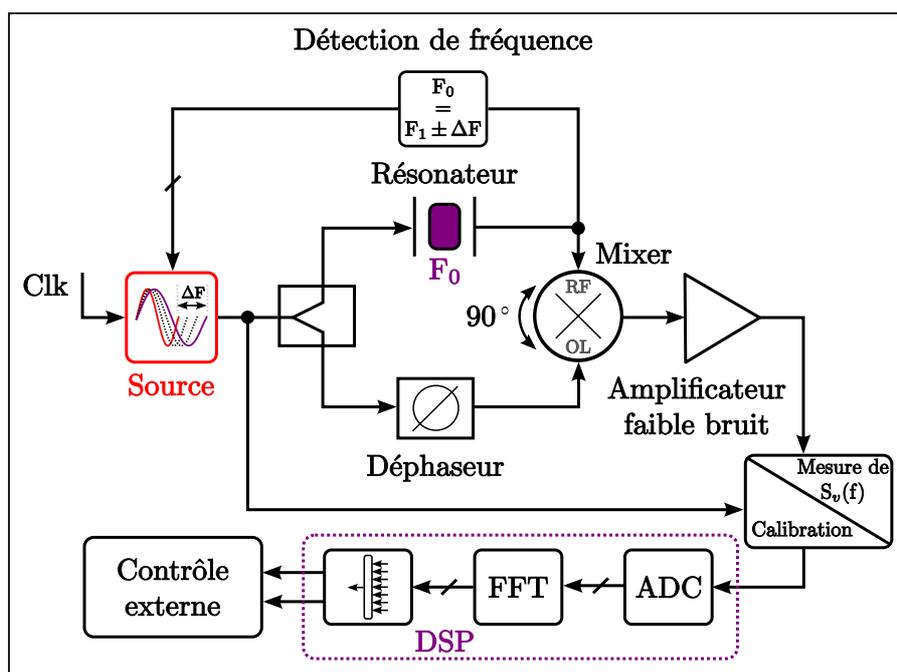


FIGURE 2.34 – Architecture du banc de mesure de bruit de phase intégré de sources

Le résonateur BAW a pour effet de transformer les fluctuations de fréquence de la source, en fluctuations de phase. Le signal en sortie sera l'image du comportement du bruit de phase de la source de référence. La composition du banc de mesure est très similaire au banc de mesure de bruit de phase à un quadripôle. La figure 2.34 représente un banc de mesure de bruit de phase générique, qui peut mesurer n'importe quel oscillateur pourvu que sa fréquence de sortie corresponde à celle du résonateur. En effet, le résonateur se comporte comme un filtre passe-bande très tendu. Pour que le signal le traverse, il est nécessaire de s'assurer que la fréquence provenant de la source de référence corresponde à la fréquence de résonance du résonateur. Ce banc nous semble très utile car il permet :

- de mesurer le bruit de phase de VCO à résonateur LC (car sa sensibilité est largement suffisante pour les mesurer - $Q_{\text{BAW}} \gg Q_{\text{LC}}$)
- de mesurer le bruit de phase d'un VCO-BAW (à condition de bien choisir le résonateur du banc en terme de Q et de bruit)
- de mesurer de manière efficace loin de la porteuse le bruit de phase d'un synthétiseur de fréquence.

Afin de contrôler la fréquence du signal et d'anticiper d'éventuelles dispersions du résonateur autour de sa fréquence de résonance, une contre-réaction dans le dispositif de mesure a été introduite. Cette contre-réaction est composée d'une cellule de détection qui permet de mesurer le niveau de puissance traversant le résonateur.

La puissance mesurée est l'image de la fréquence du signal fournie par la source de référence. En effet, quand le niveau de puissance en sortie du résonateur est maximal, le signal est à la fréquence de résonateur du BAW. Le fonctionnement est le suivant :

- La contre-réaction est placée entre la voie RF du mélangeur et l'entrée de contrôle du DDS. Le système de détection détermine la fréquence d'oscillation libre F_1 du DDS.
- La valeur de la puissance détectée n'étant pas maximale, un petit décalage fréquentiel est ajouté à la fréquence de contrôle du DDS.
- Le mot de contrôle changé, la fréquence d'oscillation du DDS est égale à $F_1 \pm \Delta F$.
- Ce processus est répété jusqu'à l'égalité des fréquences, d'oscillation du DDS et de résonance du BAW ($F_0 = F_1 \pm \Delta F$).

Ainsi, la fréquence de l'oscillateur d'entrée est « recalée » exactement à la fréquence de résonance du BAW. Les fluctuations de bruit en tension ($S_v(f)$) présentes en sortie du banc de mesure sont détectées et transmises à un convertisseur analogique numérique (ADC). Le dispositif présenté à la figure 2.34 comprend une cellule numérique incluant notamment un processeur de signaux numériques (DSP) utilisé pour traiter les signaux fournis par le module ADC. La densité spectrale en tension ainsi numérisée est convertie par un module mathématique de transformée de Fourier rapide (FFT) similaire à ceux présents dans les analyseurs de spectre.

Cette cellule numérique fait déjà partie de l'architecture d'un transceiver de téléphonie mobile. Il sera aisé de l'utiliser quand celui-ci ne sera pas en fonction « communication » et cela n'amène donc pas de surcoût.

Le signal ainsi traité peut éventuellement être visualisé par une connexion externe dédiée. Le contrôle externe du bruit de phase de la source de référence est possible sans l'utilisation d'appareils de mesures.

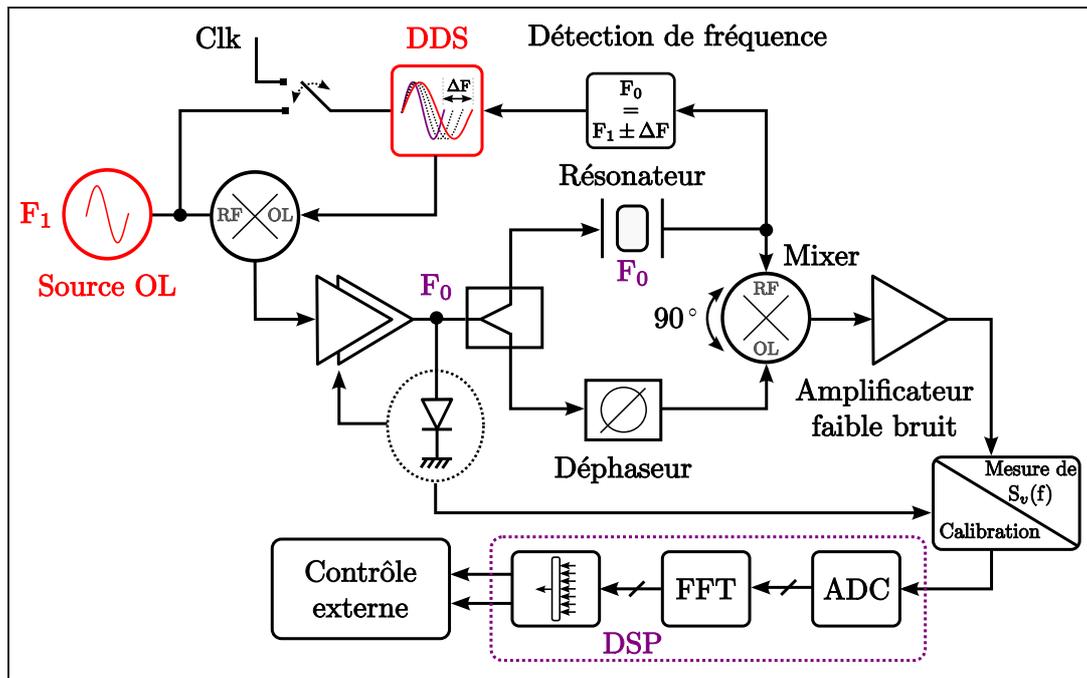


FIGURE 2.35 – Banc de mesure de bruit de phase de sources large bande.

Le cas de la détection du bruit de phase du DDS en tant que source n'est qu'un cas particulier. Il est possible de faire évoluer encore une fois l'architecture du système de mesures intégré.

En effet, dans la configuration de la figure 2.34, il est nécessaire que la fréquence d'oscillation libre du DDS soit proche de la fréquence de résonance du BAW.

Pendant, les fréquences d'oscillations de sources hyperfréquences ne sont pas toujours comprises entre 1.75 GHz et 1.95 GHz. Il est nécessaire mettre en place une configuration du banc de mesure qui permet de caractériser le bruit de phase des sources de n'importe quelles fréquences. La solution apportée est la configuration présentée par la figure 2.35.

La composition et le principe de fonctionnement sont très proches de la structure précédente. Nous avons placé un étage de conversion de fréquence au banc de mesure de bruit de phase passif à bande étroite. Cet étage est composée d'un oscillateur local (source RF de type VCO ou DDS), d'un mélangeur et d'un amplificateur. Le dispositif sous test est la source OL. Le mélangeur et l'amplificateur du module de conversion de fréquence, pour n'avoir aucune influence sur la mesure, sont choisis à faible bruit de phase (inférieurs au VCO). L'oscillation provenant de la source OL a une fréquence libre différente de la fréquence de résonance du BAW. Le banc de mesure ne peut donc pas fonctionner.

L'asservissement de fréquence envoie une commande au DDS qui change la valeur de sa fréquence. Cette oscillation est mélangée par la suite au signal fourni par la source OL le système de caractérisation intégré. Le mélangeur est utilisé pour créer une transposition fréquentielle, et ainsi fournir une fréquence de sortie correspondante à la fréquence de résonance du BAW. Le niveau de puissance d'entrée régulé par l'amplificateur, le banc de mesure peut maintenant évaluer le spectre de bruit de la source OL.

La configuration particulière de ce banc de caractérisation intégré possède deux modes de fonctionnement. Un mode de mesure de bruit de phase du DDS seul, et un mode de caractérisation large bande de VCO. En effet, le mélange des signaux de la source OL et du DDS, autorise une détection du bruit de phase des sources comprises entre quelques MHz et :

$$\text{Fréquence}_{\text{maximale OL}} = \text{Fréquence}_{\text{Oscillation max. du DDS}} \pm \text{Fréquence}_{\text{Résonance BAW}}$$

Le bruit de l'amplificateur et du mélangeur du système de conversion de fréquence devront être très faibles devant la source à mesurer. Par contre, les performances en bruit de phase du DDS risque de fixer le plancher de la mesure [21]. La contre-réaction pour ajuster la fréquence du DDS doit être à bande étroite. C'est juste un recalage de la fréquence effectué avant la mesure.

2.4.2 Caractérisation du bruit de phase de quadripôles hyperfréquences

Il est également intéressant de pouvoir caractériser le bruit de phase résiduel des quadripôles qui composent la chaîne RF de l'émetteur/récepteur. En effet, si les composants voient, pour des raisons diverses, leur bruit de phase augmenter considérablement, le signal transmis à l'antenne du téléphone portable risque de brouiller les canaux périphériques. L'architecture du banc de mesure de quadripôles est présentée par la figure 2.36. Sa composition est très proche de celle de la figure 2.34, à la différence qu'il a été placé un résonateur sur chacune des branches OL et RF. Cette modification a pour effet d'annuler l'effet de ligne à retard dû au BAW. Effectivement, le délai généré par le résonateur est présent sur les deux voies, et n'a donc plus d'influence sur la détection des fluctuations de fréquence de la source de référence.

Dans cette architecture, ce sont les résonateurs BAW qui sont les dispositifs sous test. Comme dans les structures de banc précédentes, pour que le système de caractérisation fonctionne, il est nécessaire que la fréquence d'oscillation soit identique à la fréquence de résonance du BAW. La procédure de calibration n'est pas la même pour la mesure de sources et de quadripôle :

- Pour la mesure des sources, on peut utiliser le DDS pour faire varier la fréquence d'entrée et obtenir le K_m

$$\Delta V = K_m \times \Delta f$$

- Pour la mesure de quadripôles, c'est la connaissance du coefficient K_φ du mélangeur, donc de la puissance sur chaque port (RF et OL) du mélangeur qui donne la sensibilité.

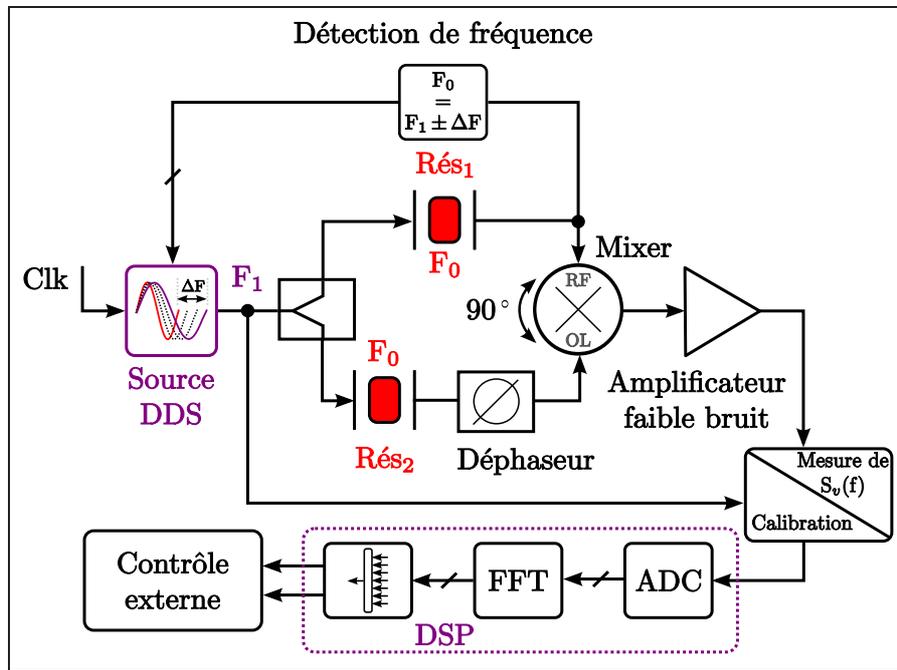


FIGURE 2.36 – Architecture du banc de mesure de bruit de phase intégré de sources

Le résultat obtenu est ensuite traité par les modules numériques internes au DSP. Par exemple, ils peuvent commander un circuit de décision afin d'évaluer quel élément doit être mis en défaut suite à ses caractéristiques de bruit de phase résiduel. Ensuite les signaux traversent un module qui permet d'interfacer les signaux parallèles en signaux séries. Ces signaux séries peuvent être utilisés pour commander des modules qui court-circuitent le composant défectueux et éventuellement commutent sur un composant en bon état de fonctionnement.

Pour utiliser cette solution, il est nécessaire de prévoir au préalable des circuits de remplacement, qui permettront de rallonger considérablement la durée de vie du fonctionnement de la chaîne RF du transceiver.

Cette architecture, comme celles des figures 2.35 et 2.37, comprennent un circuit de détection de puissance placé entre la sortie de l'amplificateur de puissance et l'entrée du banc de mesure. C'est une boucle de calibration de puissance utilisée pour étalonner le niveau du signal entrant sur les résonateurs. Cet asservissement, en fonction de la fréquence de résonance F_0 , réajuste le niveau de puissance en sortie de l'amplificateur afin d'obtenir la meilleure détection possible du spectre de bruit.

On peut également remarquer que le DDS a besoin d'un signal d'horloge (Clk) pour fonctionner. Cette horloge, selon la configuration choisie est soit fournie par un signal externe, soit par le signal OL. En effet, un commutateur permet de passer d'un mode à un autre.

Les structures pour la caractérisation de quadripôles sont présentées avec des résonateurs BAW. Il est évident que le système de mesures intégré, pour évaluer le bruit de phase résiduel

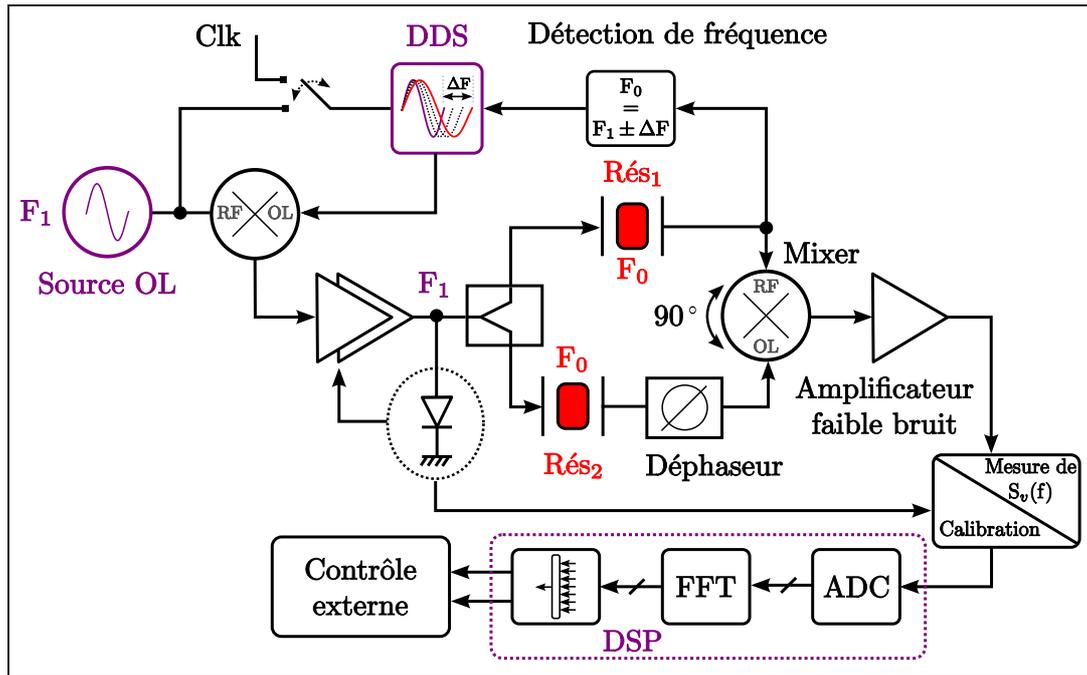


FIGURE 2.37 – Architecture du banc de mesure de bruit de phase intégré de sources optimisée

de transistors, se place dans les conditions de la mesure de quadripôle. Cette approche par le mélange des signaux permet de travailler avec un banc de mesures large bande. Tous les types de quadripôles composant le transceiver peuvent être contrôlés.

Il est également possible de caractériser les fluctuations de phase du composant autour de sa fréquence d'application. Cela permet d'anticiper son comportement lors d'une éventuelle variation de la fréquence d'utilisation.

2.4.3 Conclusion

Il a été montré qu'en modifiant légèrement la configuration du banc de mesure de bruit de phase, il devient possible de caractériser une large gamme de circuits hyperfréquences. On peut contrôler ainsi le bruit de phase généré par une source analogique, comme un VCO, ou numérique comme un DDS.

Le banc de mesure intégré a également la faculté de détecter le bruit de phase résiduel de tous types de quadripôles, qu'ils soient passifs comme les BAW, ou actifs comme des transistors. La capacité de maîtriser le comportement en bruit de phase des transistors dans un circuit permet par exemple de suivre leur évolution dans le temps, et ainsi anticiper les failles de fonctionnement avant qu'elles ne surgissent.

Bibliographie

- [1] A. Link, E. Schmidhammer, M. Mayer, B. Bader, K. Wagner, and R. Weigel, « 4E-2 2D-FEM Modeling of Mirror-Type FBARs Based on an Adapted Set of Material Parameters », *Ultrasonics Symposium, 2006. IEEE*, pp. 452–455, Oct. 2006.
- [2] X. Feng, R. He, P. Yang, and M. Roukes, « Phase Noise and Frequency Stability of Very-High Frequency Silicon Nanowire Nanomechanical Resonators », *Solid-State Sensors, Actuators and Microsystems Conference, 2007. TRANSDUCERS 2007. International*, pp. 327–330, June 2007.
- [3] C. Szekely, F. Walls, J. Lowe, R. Drullinger, and A. Novick, « Reducing the effect of local oscillator phase noise on the frequency stability of passive frequency standards », *Frequency Control Symposium, 1993. 47th., Proceedings of the 1993 IEEE International*, pp. 81–86, Jun 1993.
- [4] R. Besson, M. Mourey, S. Galliou, and P. Guillemot, « Phase noise figures comparison in transistor amplifiers of different types [for quartz oscillator signal stability] », *European Frequency and Time Forum, 1996. EFTF 96., Tenth (IEE Conf. Publ. 418)*, pp. 447–451, Mar 1996.
- [5] G. Dick and N. Wang, « Stability and phase noise tests of two cryo-cooled sapphire oscillators », *Ultrasonics, Ferroelectrics and Frequency Control, IEEE Transactions on*, vol. 47, pp. 1098–1101, Sep 2000.
- [6] H. Inaba, S. Yanagimachi, F.-L. Hong, A. Onae, Y. Koga, and H. Matsumoto, « Stability degradation factors evaluated by phase noise measurement in an optical-microwave frequency link using an optical frequency comb », *Instrumentation and Measurement, IEEE Transactions on*, vol. 54, pp. 763–766, April 2005.
- [7] B. Ivira, R.-Y. Fillit, F. Ndagijimana, P. Benech, G. Parat, and P. Ancey, « Self-heating study of bulk acoustic wave resonators under high RF power », *Ultrasonics, Ferroelectrics and Frequency Control, IEEE Transactions on*, vol. 55, pp. 139–147, January 2008.
- [8] R. Aigner, « High performance RF-filters suitable for above IC integration : film bulk-acoustic- resonators (FBAR) on silicon », *Custom Integrated Circuits Conference, 2003. Proceedings of the IEEE 2003*, pp. 141–146, Sept. 2003.
- [9] J. Bjurstrom, D. Rosen, I. Katardjiev, V. Yanchev, and I. Petrov, « Dependence of the electromechanical coupling on the degree of orientation of c-textured thin AlN films », *Ultrasonics, Ferroelectrics and Frequency Control, IEEE Transactions on*, vol. 51, pp. 1347–1353, Oct. 2004.
- [10] G. Iriarte, J. Bjurstrom, J. Westlinder, F. Engelmark, and I. Katardjiev, « Synthesis of c-axis-oriented AlN thin films on high-conducting layers : Al, Mo, Ti, TiN, and Ni », *Ultrasonics, Ferroelectrics and Frequency Control, IEEE Transactions on*, vol. 52, pp. 1170–1174, July 2005.

- [11] K. Lakin, « Modeling of thin film resonators and filters », *Microwave Symposium Digest, 1992., IEEE MTT-S International*, pp. 149–152 vol.1, Jun 1992.
- [12] J. Fan, M. Chatras, and D. Cros, « Synthesis Method for BAW Filters Computation », *Electronics, Circuits and Systems, 2006. ICECS '06. 13th IEEE International Conference on*, pp. 391–394, Dec. 2006.
- [13] W. Newell, « Face-mounted piezoelectric resonators », *Proceedings of the IEEE*, vol. 53, pp. 575–581, June 1965.
- [14] S. Rai and B. Otis, « A 600 uW BAW-Tuned Quadrature VCO Using Source Degenerated Coupling », *Solid-State Circuits, IEEE Journal of*, vol. 43, pp. 300–305, Jan. 2008.
- [15] P. Vincent, J. David, I. Burciu, J. Prouvee, C. Billard, C. Fuchs, G. Parat, E. Defoucaud, and A. Reinhardt, « A 1V 220MHz-Tuning-Range 2.2GHz VCO Using a BAW Resonator », *Solid-State Circuits Conference, 2008. ISSCC 2008. Digest of Technical Papers. IEEE International*, pp. 478–629, Feb. 2008.
- [16] M. Aissi, É. Tournier, M.-A. Dubois, G. Parat, and R. Plana, « A 5.4GHz 0.35/spl mu/m BiCMOS FBAR Resonator Oscillator in Above-IC Technology », *Solid-State Circuits Conference, 2006. ISSCC 2006. Digest of Technical Papers. IEEE International*, pp. 1228–1235, 6-9, 2006.
- [17] M. El Hassan, E. Kerherve, Y. Deval, and D. Belot, « A New Method to Reconfigure BAW-SMR Filters Using CMOS Transistors », *Microwave Symposium, 2007. IEEE/MTT-S International*, pp. 1603–1606, June 2007.
- [18] C. Tilhac, S. Razafimandimby, A. Cathelin, S. Bila, V. Madrangeas, and D. Belot, « A tunable bandpass BAW-filter architecture using negative capacitance circuitry », *Radio Frequency Integrated Circuits Symposium, 2008. RFIC 2008. IEEE*, pp. 605–608, 17 2008-April 17 2008.
- [19] K. Lakin, C. Andrus, J. Belsick, K. McCarron, and W. Thornhill, « Wide bandwidth thin film BAW filters », *Ultrasonics Symposium, 2004 IEEE*, vol. 1, pp. 407–410 Vol.1, Aug. 2004.
- [20] D. Penunuri and K. Lakin, « RF filter design using LTCC and thin film BAW technology », *Ultrasonics Symposium, 2001 IEEE*, vol. 1, pp. 273–278 vol.1, 2001.
- [21] S. Thuries, « Conception et integration d'un synthetiseur digital direct micro-onde en technologie silicium SiGe : 0.25um », *Ecole doctorale GEET de Toulouse*, 2006.
- [22] S. Gribaldo, « Modelisation non-lineaire et en bruit de composants micro-ondes pour applications a faible bruit de phase. », *Ecole doctorale GEET de Toulouse*, 2008.
- [23] S. Godet, S. Gribaldo, É. Tournier, O. Llopis, A. Reinhardt, and J. David, « An automated measurement bench for integrated baw resonators nonlinear characterization at microwave frequencies », *European Frequency and Time Forum (EFTF)*, 2008.

Chapitre 3

Conception d'un banc de mesure de bruit de phase intégré

3.1 Justification de la technologie utilisée

L'analyse des sources de bruit dans les transistors est l'une des clés de la conception des circuits. En effet, il est nécessaire de trouver quel type de composant utiliser, afin qu'il réponde au mieux à nos besoins. Le banc de mesure de bruit de phase intégré a pour vocation de devenir un module clé en main. Pour toucher un maximum d'utilisateurs, il a été décidé d'utiliser des technologies standards, c'est-à-dire des technologies qui ne sont pas spécifiquement dédiées aux faibles bruits de phase. Les technologies auxquelles nous avons accès par le contrat MOBILIS sont celles du fondeur STMicroelectronics, à savoir les filières BiCMOS7RF et CMOS65.

La technologie BiCMOS7RF (250 nm) est une technologie mature de STMicroelectronics, qui propose des transistors bipolaires et MOS, sur un substrat SiGe. Elle se différencie des technologies silicium standards, par sa base dopée par du germanium. Cela a pour effet de créer sur la base une hétérojonction. La déposition graduelle de germanium sur la base génère un champ électrique qui accélère les porteurs. En effet, il est très intéressant de pouvoir intégrer sur une même puce, la partie RF généralement réalisée avec des transistors bipolaires faible bruit, et les circuits numériques (CMOS) en bande de base utilisés pour le traitement du signal.

Comme pour la BiCMOS7RF, la CMOS65 (65 nm) est une technologie initialement optimisée pour la vitesse (numérique) mais qui présente de bonnes qualités en bruit. En effet, la fréquence de transition des transistors NMOS (160 GHz) permet d'envisager la conception de circuits hautes-fréquences.

Nous présenterons les avantages et inconvénients des transistors bipolaires vis-à-vis des transistors MOS par une étude, en bruit BF et en bruit de phase. Comme expliqué dans le chapitre 1, deux phénomènes contribuent à la génération de bruit de phase dans les transistors. Le premier phénomène est le bruit multiplicatif. Il dépend principalement des non-linéarités, car ce sont elles qui font la multiplication. Le second est le bruit additif, qui lui est dépendant du facteur de bruit du transistor, mais celui est également altéré par le fort signal et tend à se dégrader à forte puissance. Si le transistor est correctement modélisé et que les sources de bruit sont correctement localisées par rapport aux non-linéarités, ces deux processus sont bien décrits par l'approche CAO et sont transparents à l'utilisateur.

3.1.1 Étude du bruit dans les transistors bipolaires

Dans les transistors bipolaires, le bruit en $1/f$ a pour origine les pièges créés dans la région base-émetteur provenant des impuretés et défauts du réseau cristallin. Ces pièges attirent et rejettent les porteurs d'une manière totalement chaotique. Selon Van der Ziel et Bell [1], le courant de bruit est :

$$\overline{i^2} = K_1 \frac{I^a}{f^b} \delta f \quad (3.1)$$

où K_1 est une constante fonction du transistor bipolaire, qui dépend légèrement de la température, I représente le courant traversant le semi-conducteur, δf est une bande élémentaire centrée sur la fréquence fondamentale f , a et b sont des constantes ayant une valeur comprise

entre 0,5 et 2 pour b et se rapprochant de 1 pour a . Ce bruit peut être représenté sous forme d'un générateur de courant placé en parallèle avec la jonction base-émetteur du transistor bipolaire (S_{i_b}). Le même phénomène se retrouve sur la jonction collecteur-émetteur et la source associée est définie comme S_{i_c} . Expérimentalement, il a été observé que le bruit en $1/f$ des transistors de type NPN est plus faible que celui des PNP et dépend de l'état de surface.

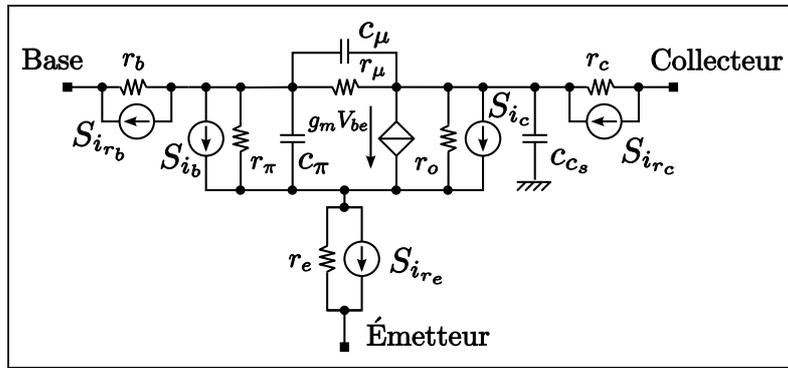


FIGURE 3.1 – Localisation des sources de bruit d'un transistor bipolaire SiGe

Le modèle de bruit BF utilisé est représenté sur la figure 3.1. Cette modélisation petit signal du transistor bipolaire permet d'identifier la localisation des sources de bruit. Le modèle se compose de sources en courant associées au bruit thermique des résistances, ainsi qu'à une composante en $1/f$. Les sources $S_{i_{r_b}}$, $S_{i_{r_c}}$ et $S_{i_{r_e}}$ représentent les contributions des résistances r_b , r_c et r_e . Les éléments parasites sont également symbolisés. En effet, la capacité c_μ et la résistance r_μ indiquent une interaction parasite entre la base et le collecteur, alors que la capacité c_{c_s} indique un couplage du collecteur au substrat.

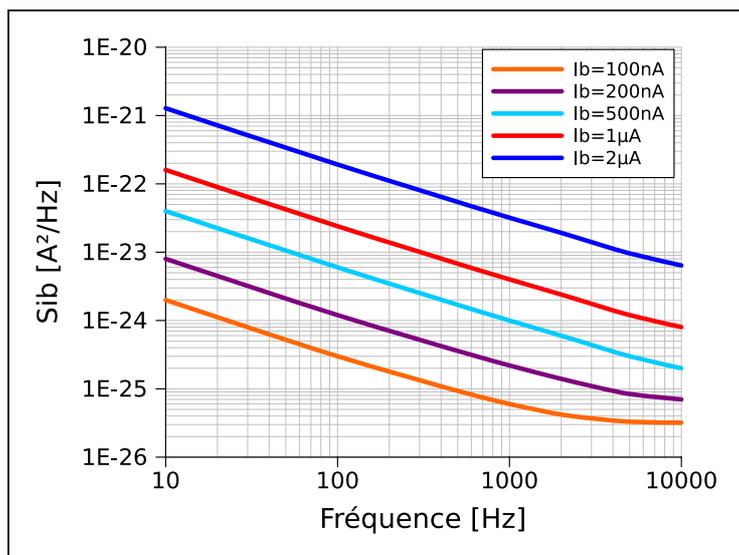


FIGURE 3.2 – Simulation de la densité spectrale de bruit en courant sur la base pour un transistor CEBCB avec une longueur d'émetteur $L_e=6.4 \mu\text{m}$, pour différentes valeur I_b

La figure 3.2 représente la simulation de la densité spectrale en courant de base S_{i_b} . Elle permet d'apprécier le comportement en bruit du transistor bipolaire en fonction du courant de

contrôle i_b . Cette analyse est réalisée avec un NPN-lv, possédant une structure de type CBEBC, et une longueur d'émetteur de 6.4 μm .

On peut voir qu'en modifiant la valeur de la densité de courant (fonction de i_b) traversant le composant, la densité spectrale en courant augmente de façon très significative. Il sera donc important de déterminer par la suite la structure et la polarisation optimales afin d'obtenir les meilleures performances en bruit de phase du transistor.

3.1.2 Étude du bruit dans les transistors MOS

Le bruit dans les circuits analogiques MOS est souvent plus critique que pour les circuits bipolaires. En effet, le transistor MOS est particulièrement bruyant, surtout dans le domaine des basses fréquences. Ce défaut doit être examiné avec attention pour une application très faible bruit de phase et amplification bas niveau telle que celle qui nous intéresse ici.

Comme pour le transistor bipolaire, on peut séparer l'étude du bruit des transistors MOS en deux parties très différentes : le bruit thermique et le bruit en $1/f$ (flicker).

Ce bruit est un phénomène de surface. Il provient des pièges fixés à l'interface oxyde/silicium lors de la fabrication des transistors MOS. Les porteurs transitant dans le canal de conduction sont piégés puis libérés. Ce phénomène modifie dans le temps le courant dans les transistors. Les constantes de temps mises en jeu sont importantes, c'est pourquoi le courant bruit résultant de ces charges/décharges est observé en basse fréquence [1]. De nombreuses théories plus complètes sont proposées mais les auteurs ne parviennent pas à s'accorder pour mettre en place un modèle en bruit unique utilisable pour la conception de circuits [2, 3, 4, 5, 6].

Les fluctuations du courant entre le drain et la source se traduisent par un spectre de bruit en $1/f$ en basse fréquence. Ces fluctuations ont peut être pour origine le nombre de porteurs dans le canal, qui sont piégés dans les états électroniques situés à l'interface SiO_2 - Si. Beaucoup d'études ont été réalisées sur ce sujet, dont celle de Van der Ziel, qui a défini que l'état de surface (ρ_s) est l'unique paramètre déterminant le niveau de bruit en $1/f$, mais l'origine de ces fluctuations reste encore un sujet très controversé.

La relation suivante 3.2 (empirique), permet d'estimer la densité spectrale de puissance du bruit ramené à l'entrée d'un transistor MOS :

$$S_{eb}^{-2} = \frac{K_{\text{techno}}}{C_{\text{ox}} Z L f} \quad (3.2)$$

où S_{eb}^{-2} est exprimé en $[\text{V}^2/\text{Hz}]$, C_{ox} est la capacité d'oxyde de la grille, Z et L sont dimensions de la surface du transistor, et f la fréquence $[\text{Hz}]$. La constante K_{techno} est mesurée expérimentalement. Elle dépend principalement de la « qualité » de la technologie.

À titre d'exemple, pour la technologie MOS canal N classique K_{techno} est de l'ordre de 3.10^{-24} . Dans ces conditions, le bruit à 1 kHz, pour un transistor de $W/L=100/10$ vaut environ $100 \text{ nV}/\sqrt{\text{Hz}}$.

Une autre caractéristique du bruit est très importante, le plancher de bruit. Le plancher de bruit est lié à la contribution du bruit thermique dans les résistances ($S_v = 4kTR$) et du bruit schottky dans les jonctions où passe un courant continu I ($S_i = 2qI$). Dans le cas des transistors MOS, il s'agit donc principalement du bruit thermique dans les résistances (réelles ou non-réelles équivalentes).

L'expression simplifiée de la densité spectrale de la puissance de bruit ramenée à l'entrée est de la forme :

$$S_{eb_{plancher}}^{-2} = 4kT \left(\frac{2}{3} \frac{1}{g_m} \right) \quad (3.3)$$

où k représente la constante de Boltzmann, T la température et g_m la transconductance (pente).

Nous voyons par cette équation que le principal paramètre intervenant dans le bruit thermique est la pente g_m du transistor ($g_m = \delta I_d / \delta V_{gs}$).

Lors de la conception, il sera donc possible de contrôler le bruit généré en calculant correctement les dimensions et la polarisation des transistors impliqués dans le bruit d'un réseau.

À titre d'exemple, pour un transistor NMOS de dimensions $Z/L=100/10$ et parcouru par un courant de $50 \mu A$, on obtient une tension de bruit de $10 \text{ nV}/\sqrt{\text{Hz}}$ comme plancher de bruit (bruit blanc).

3.1.3 Dimensionnement des transistors bipolaires

Une fois la technologie et le type de transistors choisis, il est nécessaire de déterminer la polarisation et la géométrie du composant qui permet d'obtenir les meilleures performances.

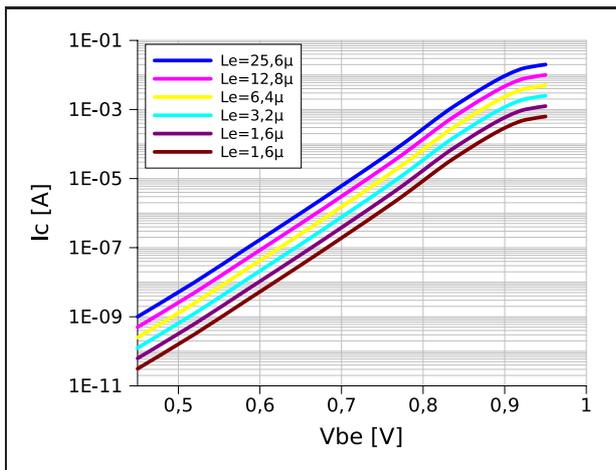


FIGURE 3.3 – $I_c = f(V_{be})$

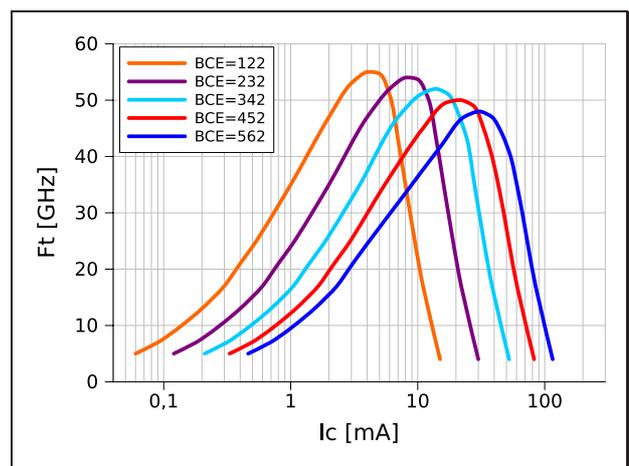


FIGURE 3.4 – $F_t(I_c)$, pour une structure BCE

La figure 3.3 représente l'allure du courant de collecteur I_c en fonction de la tension de jonction base-émetteur V_{be} . Cette simulation a été réalisée avec un rapport constant de la densité de courant sur la surface de l'émetteur ($J_e/S_e = \text{constant}$). On peut remarquer que l'augmentation de la dimension du transistor implique d'accroître le courant I_c . C'est une

constatation importante, car lors de la conception, la taille des transistors sera critique. En effet, elle aura une influence directe sur la consommation du circuit.

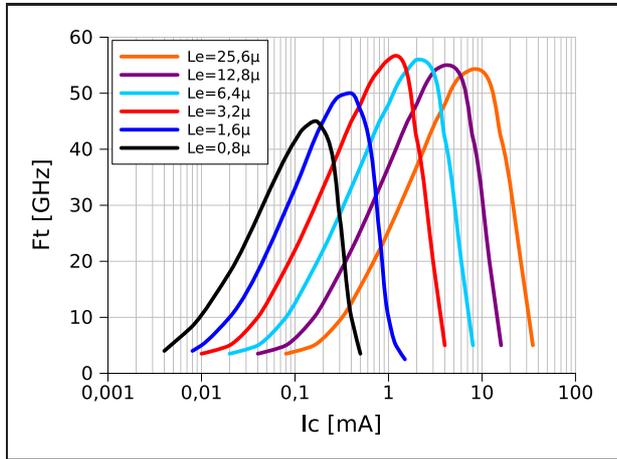


FIGURE 3.5 – Évolution de la fréquence de transition en fonction du courant de collecteur $F_t(I_c)$, pour une structure BCE

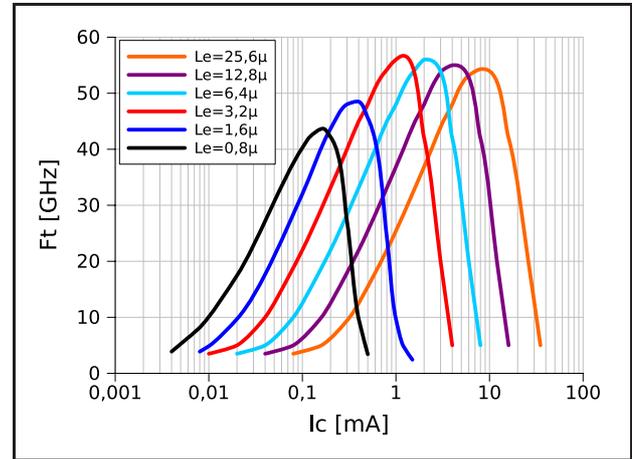


FIGURE 3.6 – Évolution de la fréquence de transition en fonction du courant de collecteur $F_t(I_c)$, pour une structure CBEBC

La figure 3.4 représente la variation de la fréquence de transition F_t du transistor bipolaire en fonction de sa structure. La technologie BiCMOS7RF permet de réaliser une structure à la carte en permettant d'en modifier le nombre de doigts de base, de collecteur et d'émetteur. Cette simulation a été réalisée sur un bipolaire ayant une structure simple BCE, c'est-à-dire avec architecture initiale d'une base, un collecteur et un émetteur. La meilleure fréquence de transition F_t est obtenue pour une structure possédant une base, deux émetteurs et deux collecteurs. On peut en conclure que la meilleure configuration est la structure la plus petite. La figure 3.5 représente le comportement F_t en faisant varier la longueur de l'émetteur L_e . Sa composition est BCE=111. La longueur optimale de 3,2 μm permet d'obtenir une F_t de 57 GHz. La figure 3.6 permet d'analyser le comportement de F_t en modifiant la structure du composant. Cette fois-ci, le transistor a une structure de type CBEBC, c'est-à-dire que par défaut, il possède deux contacts de base et de collecteur, et un seul contact d'émetteur. Si on compare ces performances aux résultats obtenus à la figure 3.5, on peut voir que seules les faibles dimensions varient entre les deux.

La géométrie de l'émetteur joue un rôle prédominant sur la valeur de la fréquence de transition F_t du transistor bipolaire. En effet, pour une longueur L_e de 3,2 μm , les résultats de la figure 3.5 et de la figure 3.6 sont identiques, et c'est le seul paramètre qui n'a pas été modifié entre les deux analyses. Par contre, quand le nombre de bases et de collecteurs est nettement supérieur au nombre d'émetteurs, celui-ci n'est plus le facteur prédominant (figure 3.4).

3.2 Conception de la source de référence

L'oscillateur microonde est un élément très important dans les systèmes de télécommunications. En effet, comme présenté dans le chapitre 1, le bruit de phase d'un émetteur-récepteur est principalement défini par la contribution en bruit de l'oscillateur local présent dans la synthèse de fréquence. C'est pourquoi la conception d'oscillateurs hyperfréquences nécessite une attention toute particulière.

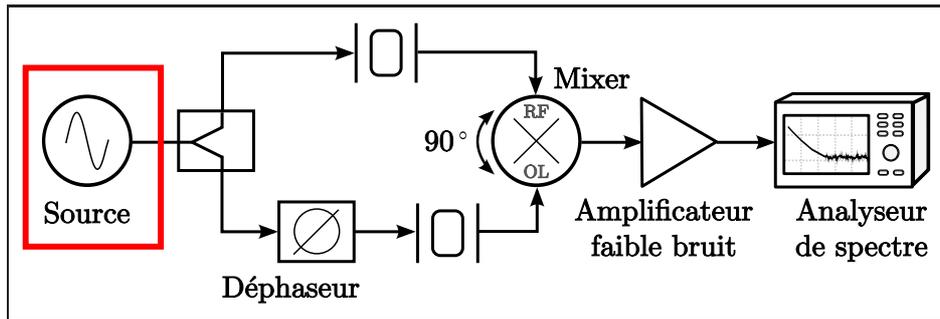


FIGURE 3.7 – Étude de la source d'entrée du banc de mesure de bruit de phase intégré

3.2.1 Oscillateur contrôlé en tension

Le cahier des charges du projet MOBILIS définit que la synthèse de fréquence devra fournir un signal à une fréquence comprise entre 6.99 GHz et 7.8 GHz utilisé comme référence pour le sigma-delta du « transceiver » multistandard, mais également comme référence du banc de mesure de bruit de phase intégré (figure 3.7). L'architecture de cette synthèse est représentée sur la figure 3.8.

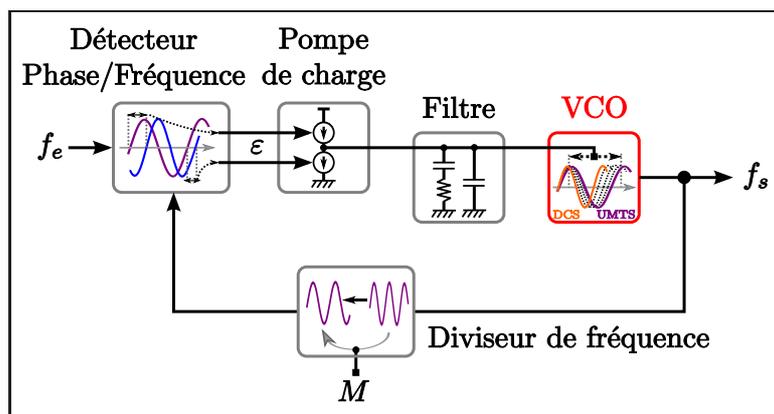


FIGURE 3.8 – Architecture de la synthèse de fréquence

L'architecture de la génération de fréquence est basée sur une boucle à verrouillage de phase « Phase Lock Loop : PLL ». Celle-ci est composée d'un détecteur de phase/fréquence, d'un diviseur de fréquence, d'une pompe de charge, d'un filtre de boucle et d'un VCO. Le comparateur de phase/fréquence est utilisé pour générer un signal de sortie proportionnel à

la différence de phase en entrée. Cette information traverse la pompe de charge et le filtre de boucle pour ne conserver que la variation du signal DC. Cette tension continue est utilisée comme tension de commande du VCO.

Le signal oscillant en sortie du VCO est accessible sur la sortie f_{out} . Ce signal est également rebouclé sur le comparateur de phase par le diviseur de fréquence. Cette contre-réaction permet de contrôler parfaitement la fréquence en sortie du VCO.

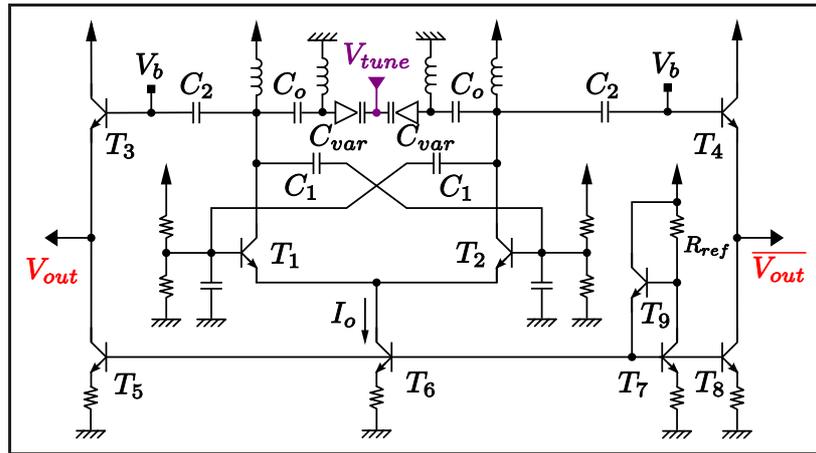


FIGURE 3.9 – Architecture de l'oscillateur contrôlé en tension (VCO)

L'architecture du VCO est représentée sur la figure 3.9. La génération de l'oscillation microonde est possible grâce à un réseau de composants constitué d'un circuit LC. Cette structure a la particularité de résonner à une fréquence appelée fréquence de résonance. Cette fréquence d'oscillation peut être estimée par l'équation suivante :

$$f_o = \frac{1}{2\pi\sqrt{LC_{\text{équivalente}}}} \quad (3.4)$$

Les pertes du résonateur LC sont compensées par la paire différentielle croisée formée par deux transistors bipolaires, T_1 et T_2 . En effet, la contre-réaction base-collecteur de ces transistors, génère une résistance négative utilisée pour maintenir l'oscillation du résonateur [7]. Le courant de polarisation I_0 de la paire différentielle est fourni par un miroir de courant formé par les transistors T_6 , T_7 et T_9 .

Au sein du circuit intégré, il est nécessaire de polariser avec précision les différents étages qui le composent, et d'employer des charges dynamiques de très grandes valeurs. Ainsi, une source de courant peut s'assimiler à un étage de polarisation, à condition que son courant reste constant. Si ce n'est pas le cas, le miroir de courant sert de transfert en courant. Le calcul de la source de courant nécessite une étude de polarisation à forts signaux et une étude dynamique pour le régime linéaire.

L'effet du miroir de courant consiste à reconduire le courant continu de référence sur les émetteurs de la paire différentielle. Le miroir de courant utilisé est un miroir de courant élémentaire additionné à un répéteur de courant, qui permet la polarisation de plusieurs

étages (T_5 , T_6 et T_8). Le transistor T_7 est monté en diode ($V_{be7} > 0 \rightarrow$ jonction en direct et $V_{cb7} = 0 \rightarrow$ jonction en inverse). Il fonctionne dans sa zone active ($I_{e7} = I_{b7} + I_{c7}$).

Le transistor T_7 peut donc être assimilé à une diode traversée par un courant I_{e7} de valeur importante, donc de résistance dynamique faible. Il est inutile de vouloir contrôler la polarisation lorsque le courant de collecteur I_{c7} fluctue. Les lois non-linéaires sur les jonctions base-émetteur doivent alors être les mêmes. Cela implique que les transistors doivent être rigoureusement de même dimension si on veut que le courant recopié soit identique au courant de référence. L'ajustement du courant I_0 se fait par le biais de la résistance $R_{réf}$.

Les transistors T_3 et T_4 sont utilisés comme étages tampons afin de limiter l'influence que pourrait avoir l'impédance de charge sur le réseau LC. Ils permettent de garantir une oscillation du circuit à la fréquence choisie. Cet oscillateur contrôlé en tension a sa fréquence qui varie en fonction de la tension de commande V_{tune} appliquée sur les varactors. Les varactors sont des diodes utilisées en inverse et qui présentent ainsi une capacité variable C_{var} dépendante de la tension appliquée. D'après la topologie du résonateur LC de la figure 3.9, la capacité équivalente qui intervient dans l'équation 3.4 pour définir la fréquence d'oscillation du circuit est définie comme :

$$C_{équivalente} = C_{parasites} + \frac{C_{var} C_o}{C_{var} + C_o} + \frac{C_1 C_\pi}{C_1 + C_\pi} \quad (3.5)$$

où $C_{parasites}$ représente la somme des capacités parasites interpistes et C_π la capacité de jonction base-émetteur du transistor bipolaire (figure 3.1) [8, 9, 10].

Il sera important lors de l'élaboration du dessin des masques du VCO, d'éviter de rapprocher les pistes dans la zone du résonateur LC, afin de limiter au maximum ces capacités parasites. En effet, si ces phénomènes parasites deviennent trop importants, la variation des capacités du varactor aura une influence plus faible, et limitera fortement la plage de fréquence d'oscillation du système.

Pour obtenir une plage de fréquence maximale, il est nécessaire d'utiliser une capacité de contre-réaction C_1 la plus faible possible et une capacité C_o très importante devant C_{var} . Si C_o a une valeur équivalente à C_{var} , l'influence de la tension de commande V_{tune} sera presque divisée par 2, alors que si C_o a une très forte valeur, V_{tune} se retrouvera principalement aux bornes de C_{var} . En effet, C_o doit juste servir pour isoler la polarisation DC du résonateur LC de la polarisation des étages tampons constitués des transistors T_3 et T_4 . La tension V_b est le potentiel de base des transistors T_3 et T_4 . On peut également noter la présence d'une capacité sur chacune des bases de la paire différentielle. Celles-ci sont de fortes valeurs, et utilisées pour découpler au maximum le bruit introduit par la polarisation constituée du réseau de résistances et aussi pour assurer une masse dynamique.

Il est également très intéressant d'effectuer une étude de sensibilité de la fréquence d'oscillation à une variation du courant de polarisation de la paire différentielle. L'instabilité de la tension d'alimentation peut en effet contribuer au bruit de fréquence de l'oscillateur. Le point de polarisation de la paire différentielle sera ensuite optimisé vis-à-vis de ce paramètre.

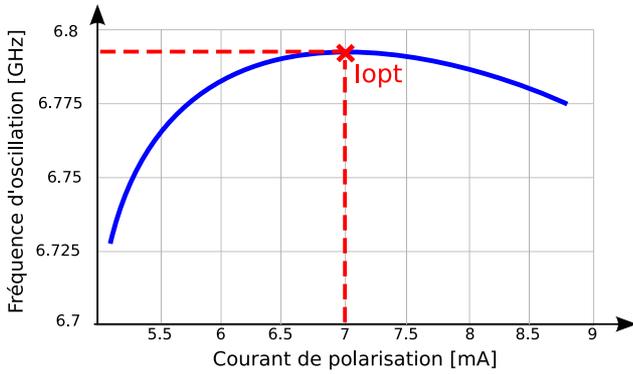


FIGURE 3.10 – F_{osc} fonction d' I_{pol}

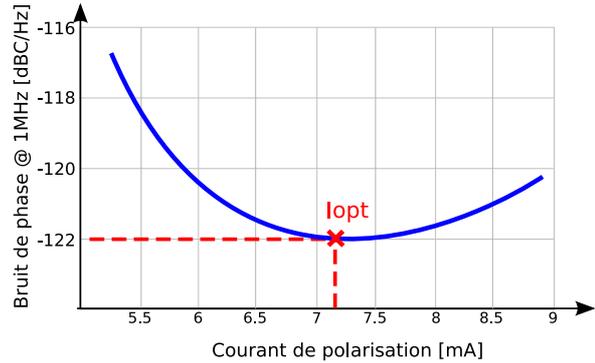


FIGURE 3.11 – Bruit de phase fonction d' I_{pol}

Les résultats obtenus sont reportés sur la figure 3.10. On peut constater que l'oscillateur est moins sensible à des fluctuations de courant de polarisation lorsque ce courant I_{pol} est de 7 mA. La figure 3.11 montre l'évolution du bruit de phase global de l'oscillateur contrôlé en tension en fonction du courant de polarisation de la paire différentielle croisée. On voit que le bruit de phase atteint un niveau minimum pour un courant très proche de I_{opt} . Ceci s'explique par le fait qu'une faible sensibilité aux variations de I_{bDC} a pour conséquence une faible sensibilité aux variations de la source de bruit principale du transistor, $S_{i_{be}}$. De ce fait, minimiser le « pushing » de base conduit également à minimiser le bruit de phase de l'oscillateur. À 7,3 mA, la fréquence d'oscillation reste dans sa zone de stabilité et permet de se placer à la polarisation optimale en bruit de phase. Ces résultats sont donnés pour une taille particulière des transistors bipolaires. Ceux de la paire différentielle croisée sont composés de deux bases, deux collecteurs et trois émetteurs avec une longueur $L_e = 5 \mu\text{m}$ pour une largeur de $W_e = 0,4 \mu\text{m}$. Les dimensions des transistors constituant la source de courant ont été optimisées et ceux-ci ont été implémentés avec deux bases, deux collecteurs et un émetteur. Les composants ont été doublés et ont pour longueur $L_e = 20 \mu\text{m}$ et $W_e = 0,4 \mu\text{m}$.

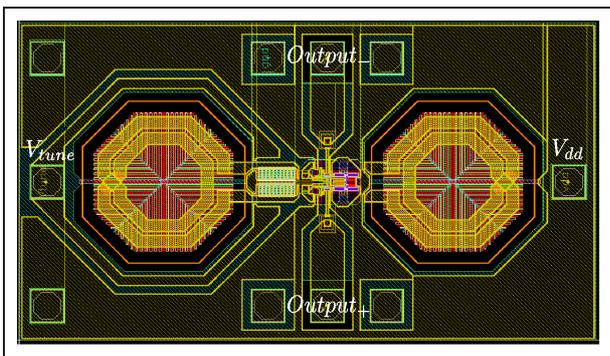


FIGURE 3.12 – Dessin des masques de l'oscillateur contrôlé en tension (VCO)

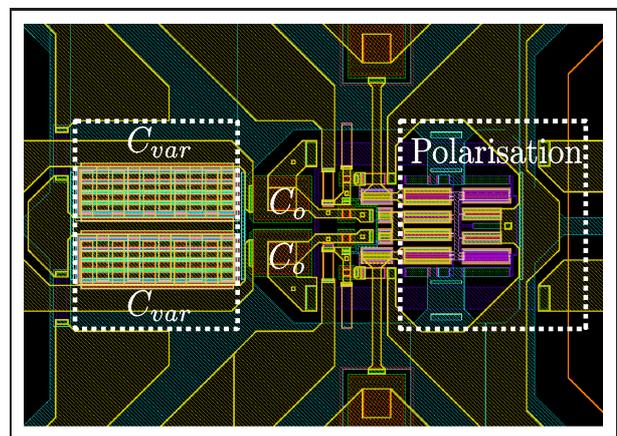


FIGURE 3.13 – Zoom du dessin des masques représentant sur la partie active du VCO

La figure 3.12 représente le masque de l'empilement des couches de métaux utilisé lors de l'intégration du circuit. Cet empilement est plus communément appelé dessin des masques ou « layout ». Ce dessin des masques se compose de quatre accès vers l'extérieur. Le plot V_{tune} est utilisé pour contrôler la fréquence d'oscillation, le plot V_{dd} est l'emplacement où va être appliquée la tension d'alimentation et les deux autres sont les sorties RF $Output_+$ et $Output_-$. Les deux composants sur les deux côtés de l'image sont l'inductance du résonateur LC, et l'inductance de polarisation des varactors. Ces deux selfs possèdent un point milieu et sont implantées avec leur blindage électromagnétique. La figure 3.13 montre de façon plus précise le cœur du circuit oscillant. On arrive à distinguer les varactors C_{var} , les capacités C_o , les transistors de la paire différentielle croisée ainsi que son circuit de polarisation. On peut voir également que les pistes de la couche de métal supérieur, ici de couleur jaune, ont été volontairement écartées les unes des autres afin de limiter au maximum les capacités parasites.

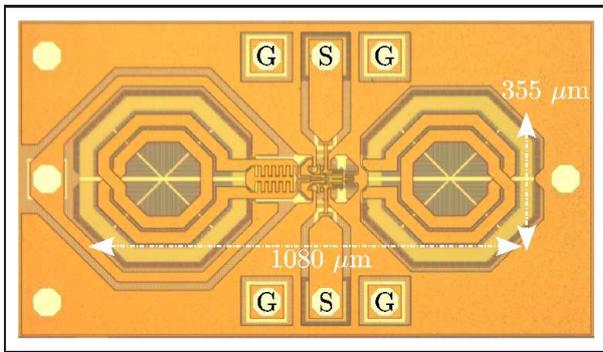


FIGURE 3.14 – Photo du VCO

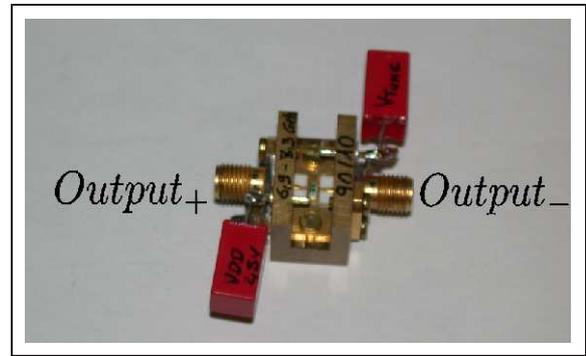


FIGURE 3.15 – Mise en boîtier du VCO

Afin de faciliter sa caractérisation en particulier en bruit de phase, le circuit du VCO de la figure 3.14 a été placé dans un boîtier. La structure du boîtier est en laiton (figure 3.15). Les accès microondes $Output_+$ et $Output_-$ sont reportés vers l'extérieur par des pistes en or, d'impédance 50Ω sur un substrat alumine.

Le VCO est alimenté en 2,5 V, et le courant consommé est de 10 mA. Le cœur du circuit, hors pistes et plots placés pour la mesure sous pointes, a pour dimensions $1080 \mu\text{m}$ de longueur et $355 \mu\text{m}$ de largeur. Le métal de plus haut niveau utilisé, ainsi que les plots de test, sont en aluminium. Les connexions entre les plots du VCO et les pistes sur alumine ont été faites par « wire-bonding » avec du fil or.

La figure 3.16 représente la réponse temporelle mesurée des signaux RF différentiels $Output_+$ et $Output_-$ en sortie du VCO. Quand le VCO n'est pas piloté par la tension V_{tune} , la fréquence du signal de sortie est appelée « fréquence libre » f_0 . La fréquence libre de l'oscillateur différentiel est de 6,8 GHz. Le cahier des charges de MOBILIS définit une synthèse de fréquence qui doit permettre de couvrir les fréquences du standard DCS/EDGE (1,7475 GHz) et du standard UMTS (1,95 GHz). Le module sigma-delta de l'émetteur/récepteur du projet MOBILIS nécessite comme fréquence de référence, une fréquence des standards quatre fois supérieure à celle des standards ($f_{\text{réf}} \leq f_{\text{OL}}$). La PLL doit pouvoir couvrir la plage :

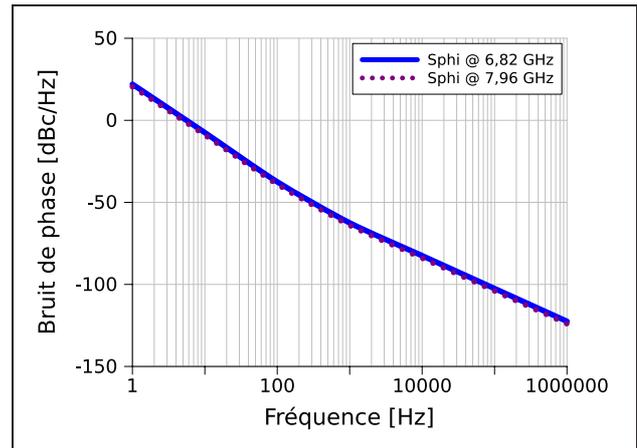
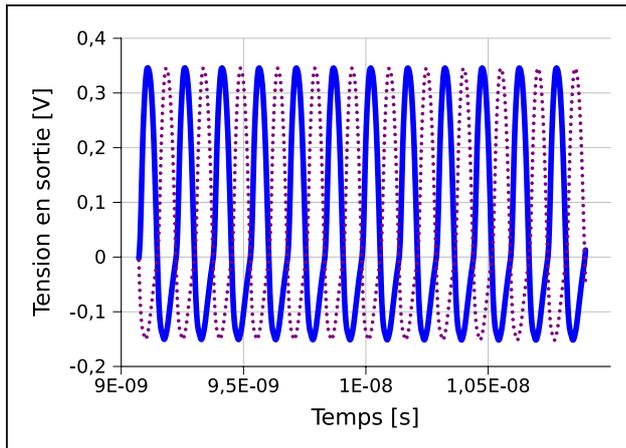


FIGURE 3.16 – Réponse temporelle du VCO FIGURE 3.17 – Simulation du bruit de phase

- DCS/EDGE $\rightarrow 4 \times 1,7475 \text{ GHz} = 6,99 \text{ GHz}$
- UMTS $\rightarrow 4 \times 1,95 \text{ GHz} = 7,8 \text{ GHz}$

Les simulations de la réponse en bruit de phase du VCO aux fréquences de ces deux standards sont montrées par la figure 3.17. Les deux réponses sont semblables à 0,3 dBc/Hz près.

Paramètres	Bruit de phase [dB _c /Hz]
VCO @ 10 kHz de la porteuse	-84
VCO @ 1 MHz de la porteuse	-122
Standard UMTS @ 2,4 MHz	-105
Standard DCS @ 7,2 MHz	-115

TABLE 3.1 – Bruit de phase du VCO en fonction de l'offset de fréquence à la porteuse pour le standard UMTS

Le tableau 3.1 présente une comparaison des performances du bruit de phase du VCO, en fonction de celles à atteindre pour respecter les standards UMTS et DCS visés par le projet MOBILIS.

La figure 3.16 montre la comparaison des performances obtenues en simulation vis-à-vis de celles obtenues par la mesure. Elle représente la variation de la fréquence d'oscillation du circuit, en fonction de la tension de commande V_{tune} appliquée. La plage de fréquence mesurée est de 1.13 GHz. La fréquence d'oscillation libre du VCO est décalée de 0.3 MHz par rapport à la simulation. Les fréquences de l'UMTS et du DCS sont également représentées sur cette figure. Elles permettent de vérifier que les performances attendues sont bien atteintes. On dispose d'une marge de fonctionnement de 170 MHz pour le DCS et de 150 MHz pour l'UMTS.

La puissance de sortie de la première version du VCO (Run 1) était de seulement -12 dBm, alors que les simulations prédisaient 0 dBm. Cette perte en puissance a tout d'abord été définie comme étant un problème du circuit oscillant. Après plusieurs tests, il s'est avéré qu'une grande partie de cette atténuation provenait de la composition des plots. En effet, le banc de mesure de bruit de phase intégré doit accueillir par un processus de « flip-chip/bumping » les résonateurs

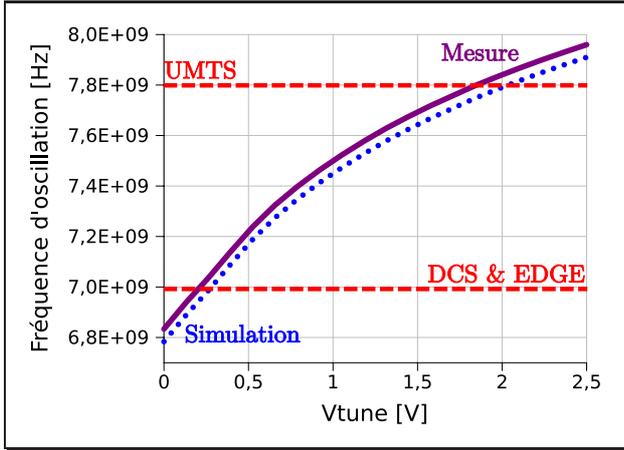
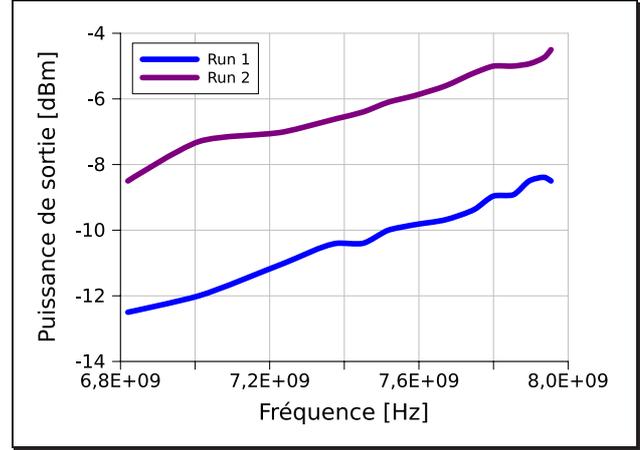
FIGURE 3.18 – F_0 en fonction de V_{tune} 

FIGURE 3.19 – Mesure de la puissance de sortie

BAW. Afin de pouvoir faire croître des billes de métal (SnAgCu) sur les plots d'accueil, il a été nécessaire de réaliser des pads spécifiques. La couche de passivation est éliminée grâce à une ouverture nitrure, et permet d'avoir un accès pour un contact électrique avec des pointes. Ensuite, une couche d'UBM « Under Bump Metallurgic » est déposée sur les plots. Elle permet de faire croître les billes métalliques. Avec la température, l'UBM se reporte autour de la bille afin de jouer le rôle d'isolant diélectrique. Cette couche indésirable ne nous permettait pas de mesurer sous pointes les performances réelles du VCO figure 3.19. Les versions suivantes ont été réalisées avec des plots classiques, sans UBM, et les performances ont été améliorées de 4 dB environ.

Paramètres	Simulations	Mesures	Unités
Plage de fréquence	6,78-7,92 ($\Delta f = 1,14$)	6,81-7,95	GHz
Bruit de phase	-84 @ 10 kHz ; -122 @ 1MHz	-	dBc/Hz
Variation de la bande passante	16,8	16,7	%
Puissance de sortie	0	-6	dBm
2 nd e harmonique	-17,5	-16,4	dBc
K_{VCO}	456	456	MHz
Pushing factor	-	12	MHz/V

TABLE 3.2 – Caractéristiques du VCO

Le tableau 3.2 répertorie toutes les informations concernant le fonctionnement du VCO. La variation de la bande passante, représente la plage d'accord en fréquence, et est définie comme étant le rapport de la plage de fréquence couverte par le VCO (Δf), divisée par sa fréquence d'oscillation libre (f_0). La valeur du second harmonique définit le niveau de puissance de l'harmonique 2 en fonction de la puissance du fondamental. Le coefficient K_{VCO} se définit comme :

$$\omega_{\text{sortie}} = K_{\text{VCO}} V_{\text{tune}} + \omega_0 \quad (3.6)$$

Le « pushing factor » est la représentation du comportement de la fréquence d'oscillation en fonction de la variation de la tension d'alimentation. Pour déterminer sa valeur, la tension d'alimentation a été modifiée à 2,3 volts au lieu de 2,5 V, puis à 2,6 V. À 2,3 V, la fréquence d'oscillation est de 6,815 GHz, et de 6,819 GHz pour 2,6 V.

3.2.2 Synthèse de fréquence du projet MOBILIS : PLL

L'intégration de l'oscillateur contrôlé en tension avec la PLL est représentée sur la figure 3.20. La PLL est utilisée pour piloter avec précision la tension V_{tune} appliquée sur l'oscillateur. Le signal ainsi généré est appliqué sur les plots Out_+ et Out_- . La sortie se compose de cinq plots distincts afin que l'on puisse venir y déposer des sondes différentielles lors de la mesure sous pointes (GSGSG). La figure 3.21 permet de repérer les principaux blocs qui composent la PLL. On reconnaît la pompe de charge, le comparateur phase/fréquence, le VCO et le diviseur de fréquence.

On distingue également un diviseur de fréquence par deux. La PLL a également été conçue pour fournir le signal d'entrée du banc de mesure de bruit de phase intégré. Comme nous le verrons par la suite, cette source de référence doit être égale à deux fois la fréquence du standard utilisé. Cette synthèse de fréquence fournit un signal à quatre fois la fréquence du DCS, c'est pourquoi il a été placé un diviseur de fréquence par deux pour obtenir le signal d'entrée nécessaire au module de mesure intégré.

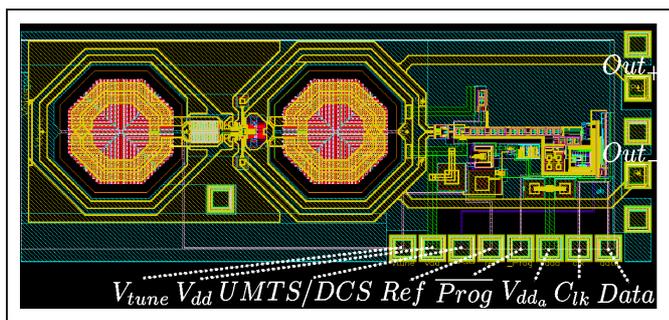


FIGURE 3.20 – Layout de la PLL

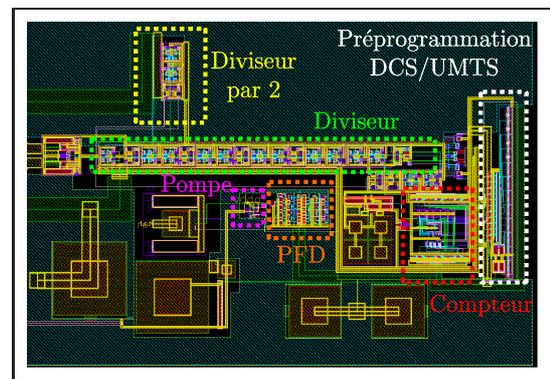


FIGURE 3.21 – Description de la PLL

Le circuit complet de la PLL est pilotable via l'extérieur au travers des plots de contrôles placés à cet effet (figure 3.20). Une pointe DC de huit ports avec un espacement entre pointes de 100 μm est placée sur ces plots. La borne V_{tune} permet de vérifier le fonctionnement du VCO. L'envoi d'un niveau « 1 » ou « 0 » sur « UMTS/DCS » permet de passer facilement d'un standard à l'autre grâce au module « Préprogrammation » de la figure 3.21. Il est également possible de définir une fréquence de sortie, différente de l'UMTS/DCS, en forçant l'entrée « $\overline{\text{Prog}}$ » à « 0 », et en envoyant en série, le code correspondant à la fréquence voulue sur la borne « Data ».

3.3 Conception du déphaseur et du diviseur de puissance

La conception du déphaseur est une partie fondamentale de la réalisation du banc de mesure de bruit de phase. En effet, le mélangeur ne peut être utilisé en détecteur de phase que si ses voies RF et OL sont déphasées de 90° , c'est-à-dire en quadrature. À la quadrature, le banc de mesure de bruit de phase est par ailleurs moins sensible aux fluctuations d'amplitude de la source de référence (figure 3.22) si le mélangeur est correctement équilibré.

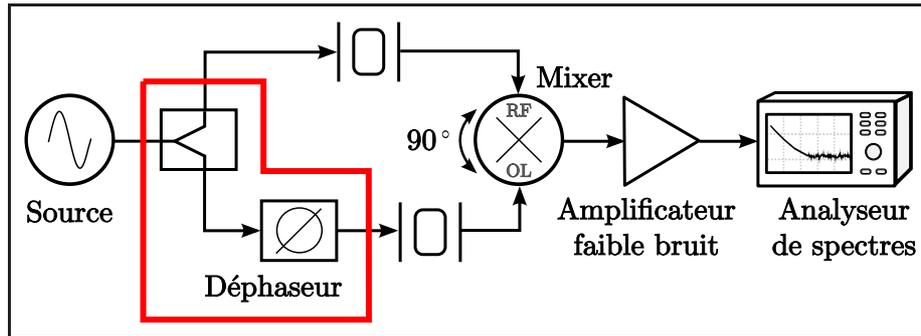


FIGURE 3.22 – Conception du déphaseur du banc intégré

C'est pourquoi il est important de définir une structure nous permettant d'obtenir la plus grande précision possible sur la quadrature à l'entrée du mélangeur. Plusieurs structures de circuits ont ainsi été étudiées sur le réglage de ce paramètre.

La première solution étudiée utilise une succession de diodes varicaps ou varactors. La diode varicap est polarisée en inverse par une tension V . Pour une structure à diodes, il est nécessaire de définir une structure faibles pertes en transmission, une variation de ces pertes faible par rapport au changement d'état de la phase, et un déphasage le plus linéaire possible.

3.3.1 Réalisation d'un déphaseur à diodes

Beaucoup de déphaseurs analogiques et numériques ont été rapportés dans la littérature, présentant de faibles pertes [11, 12, 13]. Il existe aussi des déphaseurs à faibles pertes ou fonctionnant avec un circuit résonant [14, 15, 16]. Cependant, la linéarité de commande de ce type de déphaseur dépend fortement de la relation qu'il existe entre la capacité de la diode varactor et la tension appliquée. En effet, la capacité et la variation de celle-ci est fonction des dimensions de diode.

Pour déterminer les meilleures performances que l'on peut obtenir grâce à la technologie proposée par STMicroelectronics, notre choix s'est porté sur la diode « varactor-param-cu ». Différentes simulations ont été réalisées pour obtenir la géométrie optimale (dimension, nombre de doigts) correspondant à nos besoins. Les meilleures performances en bruit ont été obtenues avec la diode « varactor cuivre ».

La figure 3.23 représente la structure de base du déphaseur passif réalisé à base de varactors. Sa structure se compose de deux capacités variables C_1 et C_2 réalisées avec des varactors et

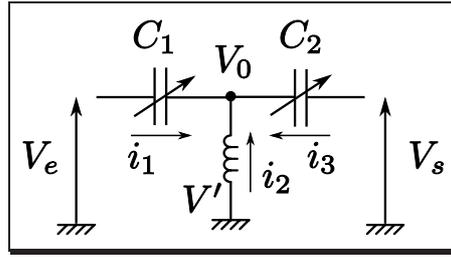


FIGURE 3.23 – Structure unitaire du déphaseur

une inductance commune. Les équations suivantes définissent l’expression des courants présents dans le circuit :

$$i_1 + i_2 + i_3 = \frac{V_e - V_0}{Z_{c_1}} + \frac{V' - V_0}{Z_l} + \frac{V_s}{Z_{c_2}} = 0 \quad (3.7)$$

où Z_{c_1} , Z_{c_2} et Z_{c_3} représentent respectivement les impédances des capacités 1 à 3 de la figure 3.23. De cette équation on obtient :

$$V_0 \left[\frac{1}{Z_{c_1}} + \frac{1}{Z_l} + \frac{1}{Z_{c_2}} \right] = \frac{V_e}{Z_{c_1}} + \frac{V'}{Z_l} + \frac{V_s}{Z_{c_2}} \quad (3.8)$$

$$V_0 = \frac{\frac{V_e}{Z_{c_1}} + \frac{V'}{Z_l} + \frac{V_s}{Z_{c_2}}}{\frac{1}{Z_{c_1}} + \frac{1}{Z_l} + \frac{1}{Z_{c_2}}} = \frac{\frac{V_e}{Z_{c_1}} + \frac{V_s}{Z_{c_2}}}{\frac{1}{Z_{c_1}} + \frac{1}{Z_l} + \frac{1}{Z_{c_2}}} \quad (3.9)$$

Après avoir étudié la cellule élémentaire, il est facile de mettre en place cette cellule en série afin d’obtenir une plage de fonctionnement beaucoup plus importante. Cette association permet également d’obtenir une plus grande précision sur le contrôle du déphasage obtenu entre l’entrée et la sortie du circuit. Le schéma du déphaseur passif est représenté par la figure 3.24.

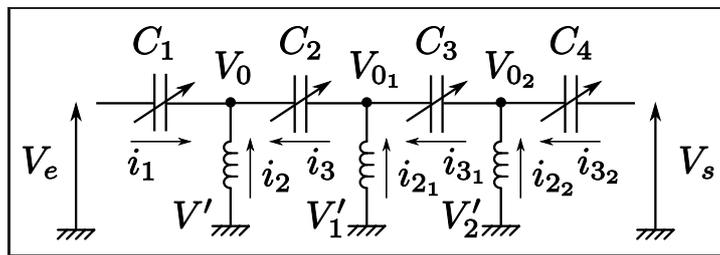


FIGURE 3.24 – Représentation du déphaseur à varicaps

Cette structure est composée d’un grand nombre de composants passifs occupant une surface de silicium importante. La structure présentée a été optimisée pour diminuer au maximum les dimensions des inductances.

Les performances de ce type de montage sont représentées par la figure 3.25 et la figure 3.26. Avec une évolution de la tension aux bornes des varactors il est possible d’obtenir une plage de variation de phase très élevée, équivalente à 180° . Cette structure permet de régler précisément

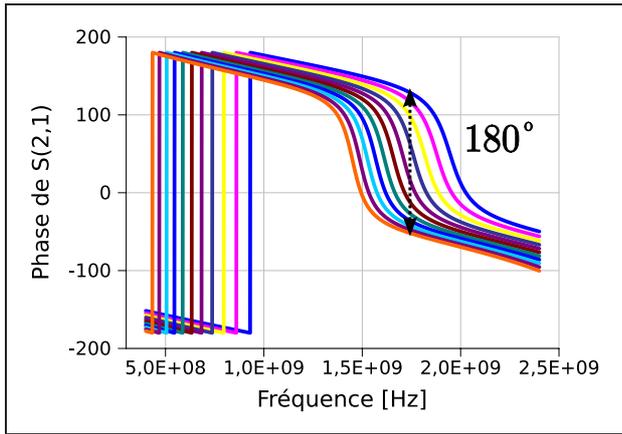
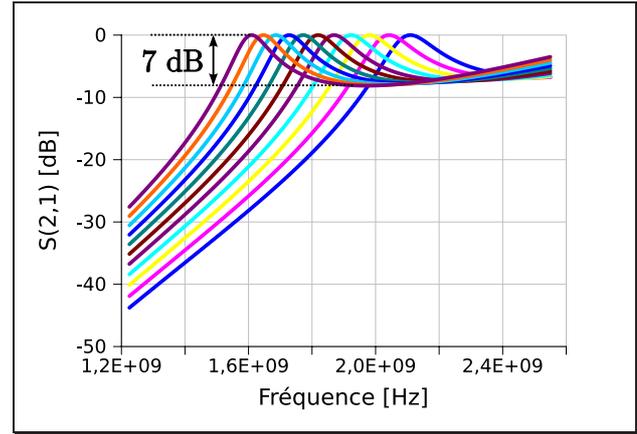


FIGURE 3.25 – Variation de la phase

FIGURE 3.26 – Pertes en transmission (S_{21})

la quadrature entre la voie OL et la voie RF du mélangeur ($\pm 90^\circ$). Les pertes en transmission de ce module varient de 0 dB à un maximum de 7 dB.

L'intégration du banc de mesure de bruit de phase implique qu'il est nécessaire d'analyser avec attention les contributions en bruit de chacun des éléments qui le composent afin que ces dernières ne masquent pas le bruit à mesurer.

Le choix d'utiliser une structure passive pour réaliser la quadrature permet de s'assurer que sa contribution en bruit sera dans la plupart des cas inférieure à celle d'une structure active. Cependant, son intégration sera dans la plupart des cas également, très volumineuse. Il sera également nécessaire de réaliser une contre-réaction afin de contrôler la phase pour obtenir une quadrature parfaite. Cette contre-réaction devra prendre en considération le fait que la variation de phase n'est pas totalement linéaire. Remarque : une diode, pompée par un signal RF, est un composant actif qui augmente le niveau de bruit de phase du système par son bruit de phase additif.

3.3.2 Réalisation du diviseur de puissance

La figure 3.7, montre que le signal de la source de référence est divisé pour réaliser la voie RF et la voie OL par un diviseur de puissance. Ce composant peut être conçu avec des éléments localisés, ou par un coupleur microondes de type coupleur de Lange [17], coupleur hybride [18] ou coupleur de Wilkinson [19]. Dans tous les cas, sa structure sera fonction de la longueur d'onde du signal, et son intégration sera massive. Il est également important que les deux voies soient les plus équilibrées possibles. L'utilisation d'un coupleur actif [20, 21], ou d'un circuit jouant ce rôle permettrait de s'affranchir de ce problème.

3.3.3 Réalisation d'un coupleur/déphaseur actif

L'inconvénient principal de la conception d'un déphaseur passif est sa limitation en fréquence. En effet, sa structure n'est validée que pour une fréquence spécifique. De plus, le retard généré par le résonateur est très important (figure 2.12). La structure du banc de mesure est

donc à deux résonateurs. Pour obtenir une plus grande précision, les circuits qui composent le banc de mesure de bruit de phase intégré ont un fonctionnement différentiel. Par conséquent, le déphaseur devra fournir des signaux différentiels.

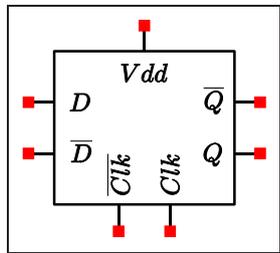


FIGURE 3.27 – Bascule D

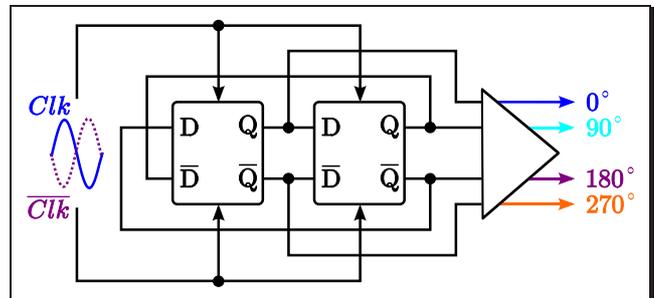


FIGURE 3.28 – Principe du déphaseur

Le déphaseur actif différentiel est réalisé par un diviseur de fréquence par 2. Ce diviseur par 2 est composé de deux bascules D (figure 3.27) réagissant sur front et rebouclées sur elles-mêmes (figure 3.28). Cette structure est conçue à partir de deux bascules D identiques réagissant sur des niveaux complémentaires de l'horloge (Clk). Ces bascules D sont connectées en série, ce qui permet de réaliser la synchronisation sur front [22].

Le diviseur de fréquence est aujourd'hui un élément important dans les systèmes intégrés et les circuits microondes, car il fait partie intégrale du fonctionnement de la PLL. Les techniques de génération de signaux en quadrature peuvent être classifiées comme techniques actives ou passives [23]. Les circuits actifs utilisés pour réaliser le déphasage de 90° , comme les diviseurs de fréquences numériques sont très populaires [24]. La dégradation de la quadrature des signaux peut générer une déviation importante de la fréquence de fonctionnement et ainsi réduire les performances du système, voire même le rendre inutilisable [25].

Nous allons présenter les différentes conceptions réalisées avec la technologie BiCMOS7RF SiGe : C 0.25 μm de STMicroelectronics. Cette configuration du diviseur, figure 3.28, génère une quadrature très précise de la phase à 0° , 90° , 180° et 270° . La structure réalisée fonctionne aussi bien avec un signal différentiel appliqué en entrée, qu'avec un signal d'entrée simple, grâce à l'utilisation d'étages amplificateurs placés avant le cœur du diviseur de fréquence composé des deux bascules D.

Afin d'obtenir un circuit diviseur par 2, les sorties Q et \bar{Q} de la première bascule sont connectées aux entrées D et \bar{D} . Les sorties Q et \bar{Q} de la seconde bascule sont, quant à elles, reliées aux entrées \bar{D} et D de la première figure 3.29.

La configuration basique de la bascule D, présentée par la figure 3.30, est composée d'une double paire différentielle pilotée par les signaux Clk et \bar{Clk} , au travers d'un autre étage différentiel. Cette structure est contrôlée par une source de courant réalisée par un transistor MOS, et les signaux D et \bar{D} sont appliqués sur les bases de la paire différentielle du haut. On peut également remarquer un étage placé à la sortie. Celui-ci est utilisé pour remettre en forme le signal provenant de l'étage précédent.

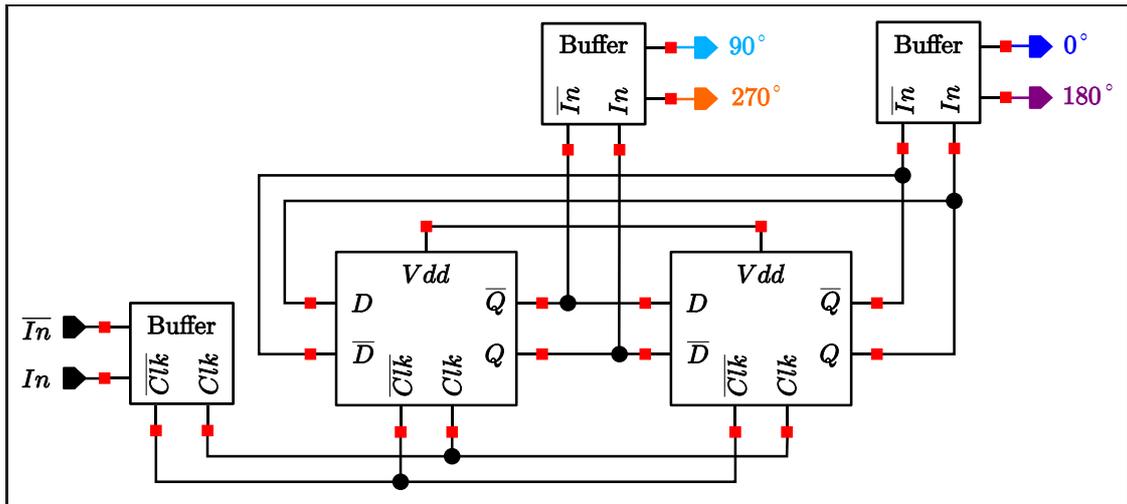


FIGURE 3.29 – Architecture du déphaseur différentiel

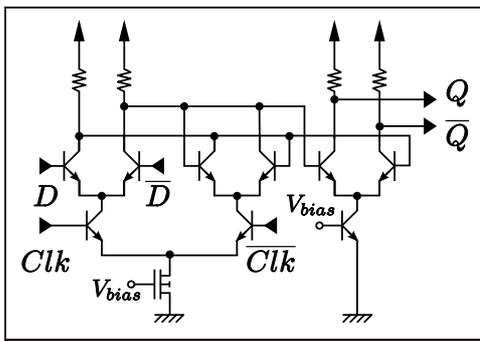


FIGURE 3.30 – Bascule D

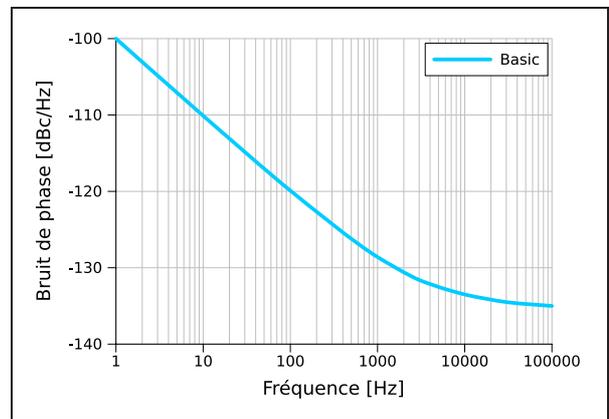


FIGURE 3.31 – Simulation de Sphi résiduel

La figure 3.31 décrit le comportement du bruit de phase résiduel de la structure complète du diviseur de fréquence par deux (figure 3.29). Cette simulation de bruit de phase a été réalisée sous le simulateur Spectre-RF (Cadence). Les résultats de simulations sont issus d'une analyse de Monté-Carlo (prise en compte des problèmes de fabrication et de « mismatch » pour cinq cents RUN différents). Seule le cas le plus mauvais (avec le bruit de phase le plus important) est représenté. Cette remarque est valable pour les résultats de simulations de bruit de phase présentés par la suite.

Un outil fourni par Cadence permet de déterminer les contributions de chacun des éléments qui composent le circuit utilisé pour réaliser la quadrature de signaux différentiels. Cet outil indique, pour une étude de bruit de phase résiduel, que les contributeurs principaux sont :

- d'une part, le courant de polarisation de la double paire différentielle, fourni par le transistor MOS.
- d'autre part, le courant de polarisation de l'étage de remise en forme du signal.

Cette étude vise à diminuer au maximum le bruit généré par ces deux courants. La première approche a été de remplacer la source de courant à transistor MOS par une source de courant

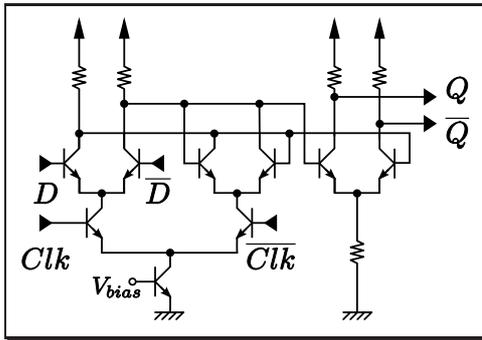


FIGURE 3.32 – Bascule D optimisée

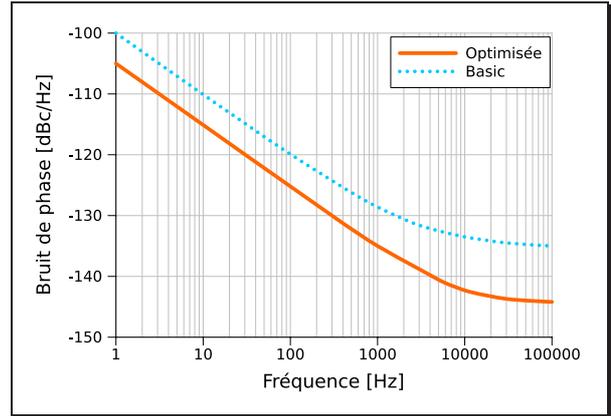


FIGURE 3.33 – Simulation de S_{ϕ} résiduel

à transistor bipolaire, et de réaliser la polarisation de l'étage de sortie à l'aide d'une résistance, comme montré par la figure 3.34.

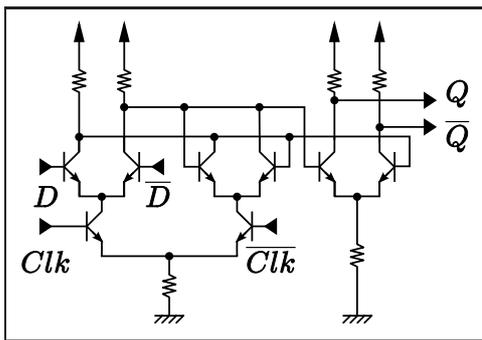


FIGURE 3.34 – Bascule D très optimisée

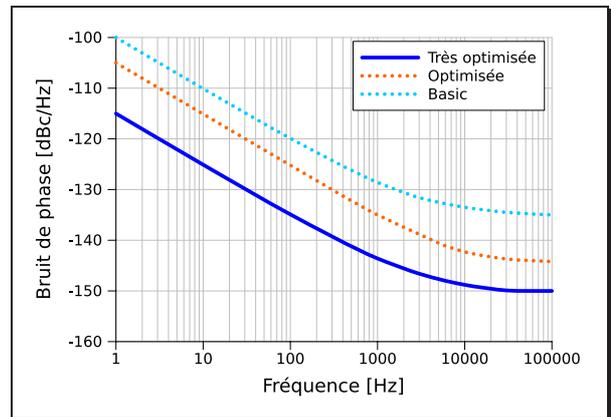


FIGURE 3.35 – Simulation de S_{ϕ} résiduel

Les performances obtenues par cette modification sont représentées par la figure 3.35. On voit que le niveau en $1/f$ du bruit de phase résiduel a diminué de 5 dB et que le plancher total a été amélioré de 9 dB. En effet, le transistor MOS a une contribution en $1/f$ beaucoup plus importante que le transistor bipolaire.

Toujours avec la même technique, on détermine que le contributeur principal de cette nouvelle structure est maintenant le transistor bipolaire utilisé pour réaliser la polarisation. La solution a été de remplacer cette polarisation par une résistance, de la même façon que l'étage de remise en forme. La figure 3.36 représente cette nouvelle optimisation de la structure la bascule D. Elle permet de nous affranchir totalement des contributions des sources de polarisations et présente une amélioration des performances en bruit de phase non négligeables. En effet, ces modifications permettent à présent de présenter de très bonnes performances en bruit de phase résiduel. Le bruit à 1 Hz de la porteuse est de -115 dBc/Hz, et le plancher de bruit est de -150 dBc/Hz à 40 kHz de la porteuse.

Malgré toutes ces améliorations, les performances obtenues par le diviseur de fréquence complet ne permettent pas de valider les niveaux de bruit établis par le cahier des charges

(tableau 2.6). Il devient donc important d'analyser la structure du diviseur afin d'améliorer encore son bruit de phase résiduel.

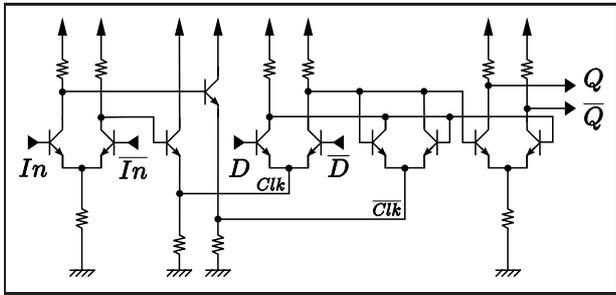


FIGURE 3.36 – Bascule D optimale

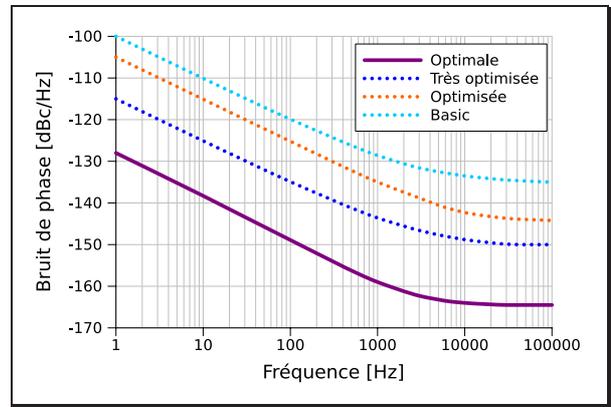


FIGURE 3.37 – Simulation de S_φ résiduel

Notre attention s'est focalisée principalement sur le développement d'une structure de bascule D à très faible bruit de phase. Les bascules D hautes fréquences dans les systèmes de télécommunications fonctionnent généralement par niveaux de courant logiques. Les signaux Clk et \overline{Clk} sont utilisés pour contrôler le passage du courant, soit dans la paire différentielle où les signaux D et \overline{D} sont connectés, soit dans la seconde paire. Pour améliorer les performances en bruit de cette structure, il est nécessaire de définir une nouvelle topologie de bascule D, comme montrée sur la figure 3.36. La structure principale n'est plus ici contrôlée par une source à forte impédance (source de courant) mais par un collecteur commun, dont l'impédance est faible. Celui-ci est utilisé pour transférer l'information des entrées In et \overline{In} vers Clk et \overline{Clk} . Cette topologie peut s'assimiler à une bascule D pilotée par une source de tension contrôlée en tension (VCVS), et non plus par une source de courant contrôlée en tension (VCCS). Comme représenté sur la figure 3.36, un étage collecteur commun est utilisé pour réaliser la source VCVS pour chacune des entrées. Les signaux de sorties du générateur de quadrature sont représentés par Q et \overline{Q} pour une seule bascule.

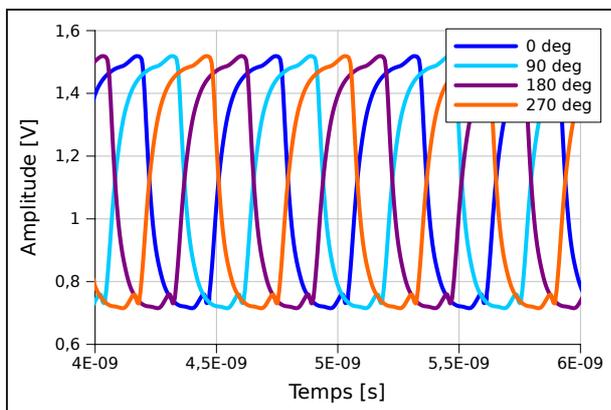


FIGURE 3.38 – Réponse temporelle @ 1.75 GHz

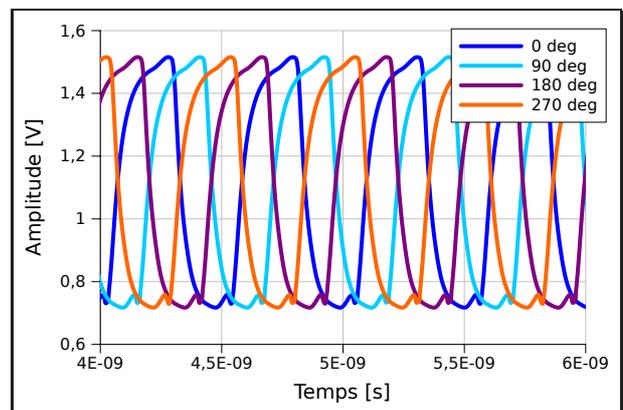


FIGURE 3.39 – Réponse temporelle @ 1.95 GHz

Ce circuit combine la fonction diviseur de puissance et la fonction déphaseur. Les sorties 0° , 90° , 180° et 270° ont des niveaux de puissance équivalents. Comme montré par les figures 3.36, le circuit de la figure 3.29 produit des signaux en quadrature de très haute précision, sur une très large bande de fréquence grâce à une parfaite symétrie de l'architecture, que se soit au niveau topologie qu'au niveau dessin des masques. En effet, une erreur de quadrature de $0,1^\circ$ seulement a été constatée lors de la mesure temporelle des signaux de sorties. Concernant les performances fréquentielles, elles sont directement reliées à l'élément principal du composant qui est la bascule D. Par conséquent, une bascule D à haute fréquence de commutation induit un diviseur de fréquence par deux tout aussi rapide. En effet, la fréquence d'utilisation de ce circuit a été mesurée de 10 MHz jusqu'à 5,5 GHz (en fréquence d'entrée).

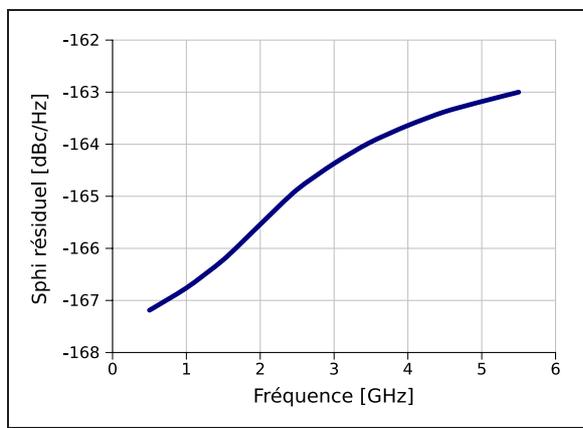


FIGURE 3.40 – Évolution du bruit de phase en fonction de la fréquence appliquée à l'entrée du diviseur de fréquence

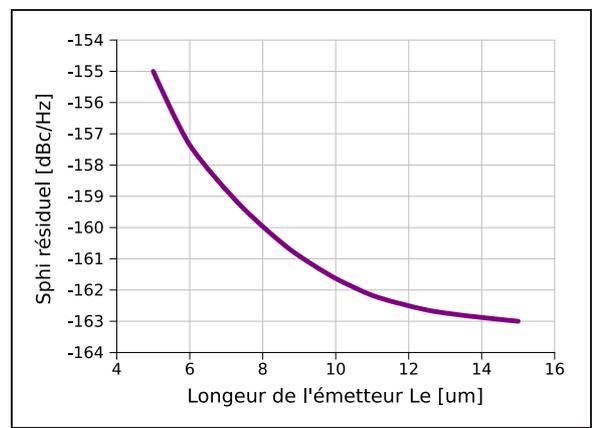


FIGURE 3.41 – Évolution du bruit de phase en fonction de la longueur d'émetteur des transistors bipolaires

Le bruit de phase résiduel est dépendent de la fréquence appliquée en entrée. En effet, comme montré par la figure 3.40, le plancher de bruit augmente légèrement avec la fréquence. Pour obtenir ces résultats en bruit de phase, nous avons également dû jouer sur les dimensions des transistors. La surface transistors des émetteurs des bipolaires affecte directement le niveau minimal de bruit de phase résiduel de l'ensemble du diviseur de fréquence. La figure 3.41, démontre que le niveau du plancher de bruit diminue avec l'augmentation de la surface de l'émetteur. Cette étude a été effectuée avec une densité de courant $J_c/\text{Surface}_e$ constante. Notre bascule D est composée de transistors bipolaires, ayant une surface d'émetteur de $15 \mu\text{m}^2$ avec trois doigts, deux collecteurs et quatre bases.

La figure 3.42 représente le dessin des masques du diviseur de fréquence. Deux accès au V_{dd} ont été placés sur le haut et le bas de la puce afin de faciliter la caractérisation sous pointes. Les accès différentiels I_{n+} et I_{n-} sont les entrées RF du diviseur de fréquence. La masse est imposée grâce aux pointes différentielles placées sur les plots d'entrée. Les sorties différentielles en quadrature ont été disposées de cette façon afin de pouvoir accueillir le circuit de résonateurs BAW (connecté par flip-chip). En effet, les règles de dessin du dessin des masques des résonateurs imposent un espacement minimum entre chaque BAW. C'est pourquoi l'étage

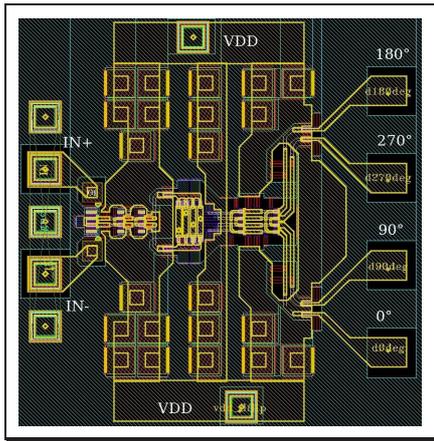


FIGURE 3.42 – Dessin des masques du diviseur de fréquence

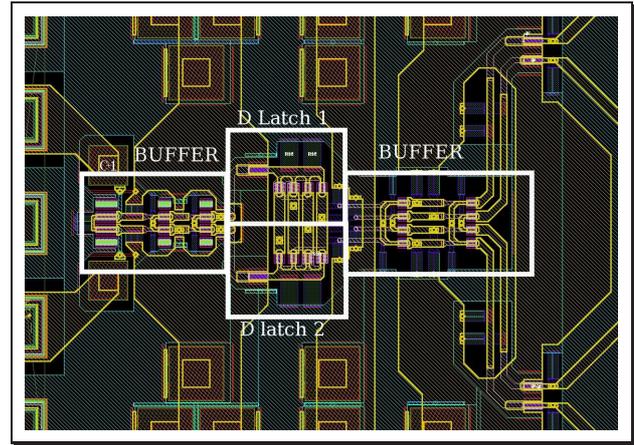


FIGURE 3.43 – Détail du dessin des masques du cœur du diviseur de fréquence

de sortie à cet aspect. Une description plus détaillée est représentée par la figure 3.43. Elle permet d'identifier les étages d'entrée faible bruit de phase, constitués d'étages *buffer* servant également de sources de tension contrôlées en tension (VCVS) utilisées pour piloter les deux bascules D ($Dlatch_1$ et $Dlatch_2$) du diviseur de fréquence.

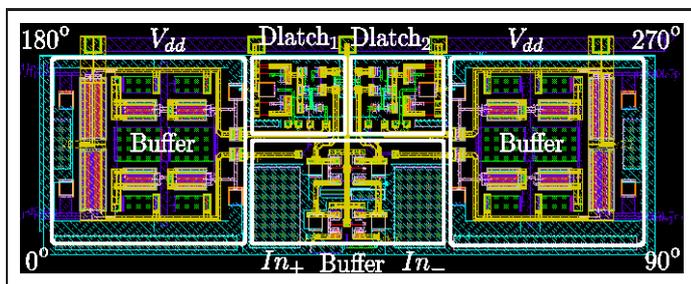


FIGURE 3.44 – Dessin des masques du diviseur de fréquence n°2

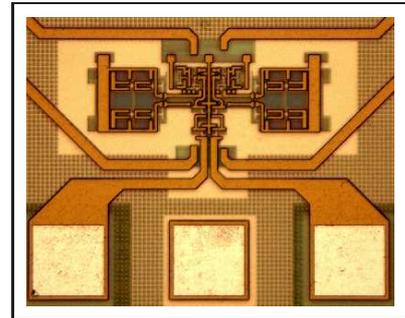


FIGURE 3.45 – Photo du circuit diviseur de fréquence n°2

Un second diviseur de fréquence a été étudié afin d'augmenter la fréquence maximale admissible à l'entrée. Le principe de fonctionnement est le même que la structure n°1. Nous avons pour cela modifié la dimension des transistors des buffers d'entrée et de sortie. En effet, plus les transistors dans le circuit sont petits, plus ils permettent de monter en fréquence, mais leurs contributions en bruit de phase sont alors beaucoup plus importantes. Il y a donc un compromis à trouver.

On peut également voir que le diviseur n°2 a été optimisé en terme de surface d'intégration. En effet, si l'on fait une comparaison de leurs dimensions, on peut s'apercevoir que l'occupation du circuit hors plots du diviseur n°2 a été diminuée par 9 par rapport au diviseur n°1.

La caractérisation du bruit de phase résiduel d'un diviseur de fréquence ne peut pas se faire avec la méthode classique de mesure de quadripôle (figure 1.14 [26]). En effet, le diviseur de fréquence ne fournit pas en sortie un signal dont la fréquence est identique à celle appliquée en

entrée. Les voies RF et OL n'ont plus les mêmes fréquences, le mélangeur ne peut donc plus fonctionner en détecteur de phase.

Il est donc nécessaire d'utiliser la méthode de caractérisation à deux quadripôles (figure 1.16). Afin de faciliter la mise en oeuvre du banc de test, nous avons décidé de mettre en boîtier les diviseurs de fréquence. En effet, cette mesure est effectuée dans une cage de Faraday, et il est impensable de vouloir disposer de deux stations sous pointes à l'intérieur.

La réalisation du boîtier est représentée par la figure 3.46. Il a été conçu pour être un boîtier générique RF. En effet, il possède 6 accès coplanaires microondes avec la possibilité de mettre en place 6 accès de polarisations supplémentaires. Les pistes sont des pistes 50Ω , en cuivre, sur un substrat de type duroïd, et de longueur rigoureusement identique. Ces accès ont été validés jusqu'à 10 GHz.

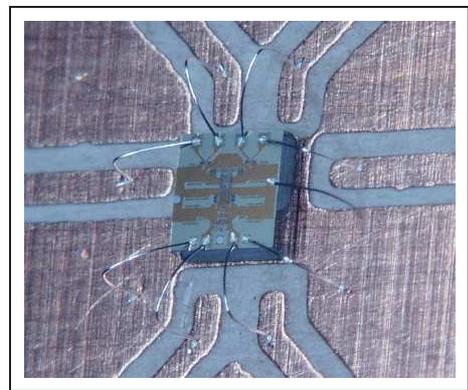
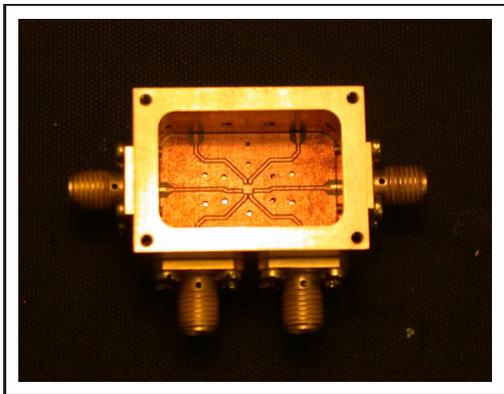


FIGURE 3.46 – Boîtier générique 6 accès RF FIGURE 3.47 – Diviseur de fréquence en boîtier

La figure 3.48 montre la méthode employée pour caractériser le bruit de phase résiduel du diviseur de fréquence. Le banc de mesure de bruit de phase du diviseur de fréquence se compose tout d'abord d'un oscillateur à très faible bruit de phase.

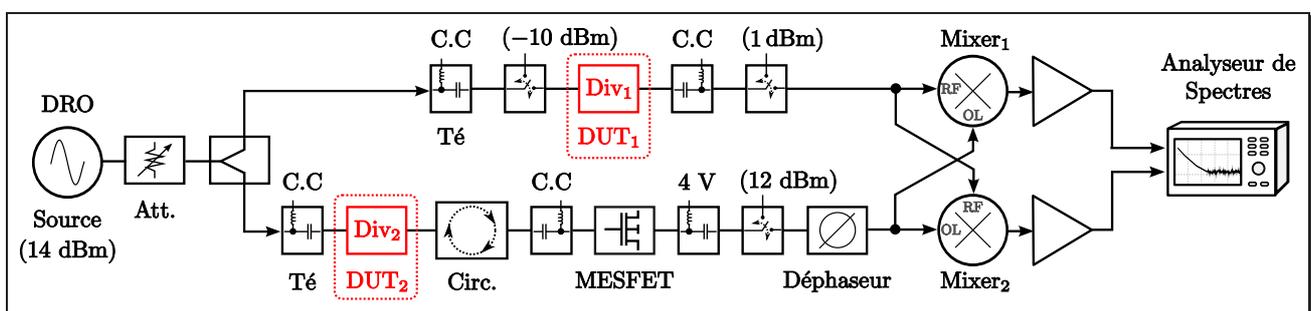


FIGURE 3.48 – Banc de test du bruit de phase résiduel du diviseur de fréquence

Cette source est une source très faible bruit de phase ayant une fréquence d'oscillation à 3,5 GHz. Elle va ainsi permettre de se mettre dans les conditions de la norme DCS (fréquence de sortie du diviseur de fréquence = 1,75 GHz). Un atténuateur est placé en sortie de la source de fréquence, car sa puissance de sortie est de 14 dBm sur 50Ω . En effet, pour se mettre dans les conditions de fonctionnement du diviseur de fréquence dans le banc de mesure de

bruit de phase, on doit régler le niveau du signal d'entrée entre -30 dBm et 0 dBm. La valeur d'atténuation choisie est de 25 dB, ce qui implique une puissance de -10 dBm à l'entrée des deux dispositifs sous test. L'architecture du banc de mesure permet de contrôler les puissances entrantes et sortantes sur les DUT_1 et DUT_2 .

On peut voir également des Tés de polarisation autour des DUT. Ils sont utilisés pour amener la composante DC tout en isolant le chemin du signal RF de la source de tension grâce à l'inductance intégrée dans le té de polarisation. Pour que le mélangeur du détecteur de phase fonctionne bien, il est nécessaire d'avoir à son entrée OL une puissance minimum de 6 dBm. Si la puissance est trop faible, le mélangeur n'aura pas une très bonne sensibilité de détection de phase (K_φ).

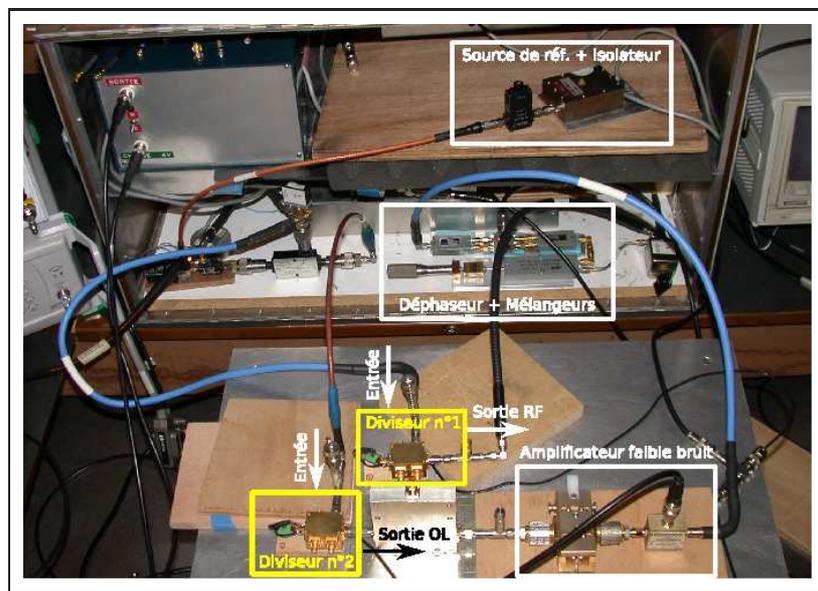


FIGURE 3.49 – Photo du banc de mesure utilisé pour caractériser le bruit de phase du diviseur de fréquence

Or la puissance de sortie du diviseur de fréquence n'est que de -0.5 dBm. Il est donc nécessaire de rajouter un amplificateur sur le chemin OL du mélangeur. L'amplificateur RF est réalisé avec un transistor MESFET possédant un gain de 12.5 dBm et présentant un bruit de phase résiduel très faible (-170 dBc/Hz @ 10 kHz) afin qu'il ne vienne pas perturber la mesure du dispositif sous test. Le déphaseur utilisé est un dispositif passif réalisé avec une ligne à longueur variable. Les deux mélangeurs sont passifs et doublement équilibrés. Les pertes entre la sortie du DUT_2 et les entrées OL des mélangeurs sont estimées à 5 dB. La puissance OL est équivalente à 7 dBm. Le bruit détecté en sortie est équivalent à la somme des deux DUT. Il est donc nécessaire de déduire 3 dB sur le spectre de bruit mesuré pour obtenir la contribution en bruit de phase d'un seul diviseur.

La figure 3.50 montre que cette structure particulière de la bascule D permet d'atteindre des niveaux de bruit de phase résiduels très faibles. Le plancher de bruit atteint -164 dBc/Hz à 100 kHz de la porteuse, pour une fréquence d'entrée à $3,5$ GHz. Nous avons choisi cette

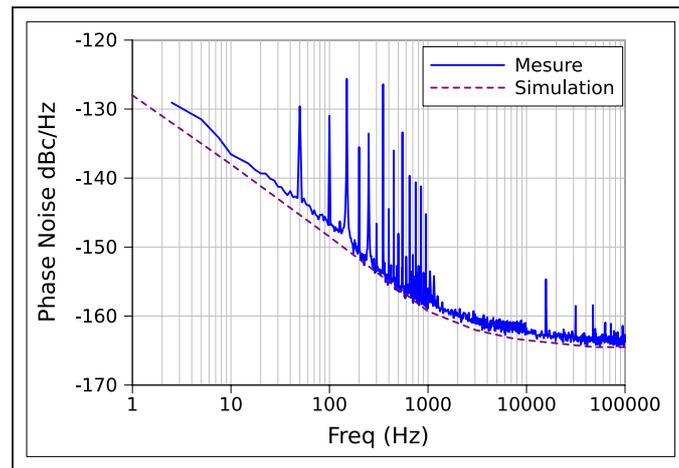


FIGURE 3.50 – Mesure de bruit de phase résiduel du diviseur de fréquence avec une fréquence d’entrée à 3,5 GHz (alimenté par le secteur EDF)

fréquence car elle permet d’évaluer la contribution en bruit du diviseur de fréquence pour les standards DCS/EDGE (1,75 GHz).

3.3.4 Conclusion

La conception de ce diviseur de fréquence sert non seulement à réaliser la quadrature des signaux nécessaires au bon fonctionnement du détecteur de phase, mais également à réaliser le diviseur de puissance afin de séparer les voies OL et RF du mélangeur. Le diviseur de fréquence possède quatre sorties déphasées chacune de 90° avec une erreur de phase mesurée de $0,1^\circ$. Ces quatre sorties permettent de réaliser par la suite des étages différentiels qui supporteront plus facilement les variations technologiques lors de la fabrication. Grâce à sa structure originale, le niveau de bruit de phase résiduel atteint des performances à l’état de l’art (-164 dBc/Hz à 100 kHz de la porteuse). De plus, ce circuit a une très large plage de fonctionnement, et a été mesuré de 10 MHz à 5,5 GHz [27].

3.4 Conception des résonateurs BAW

Cette partie est consacrée aux différentes implémentations physiques des résonateurs BAW, afin qu’ils soient assemblés avec le banc de mesure intégré.

Les différents circuits qui composent le banc de mesure de bruit de phase intégré, ont tous été réalisés dans la technologie BiCMOS7RF SiGe $0,25 \mu\text{m}$ de STMicroelectronics. En ce qui concerne les résonateurs BAW, la technologie SMR utilisée est celle du CEA-LETI de Grenoble. La figure 3.51 rappelle la disposition des résonateurs BAW dans le banc de mesure de bruit de phase.

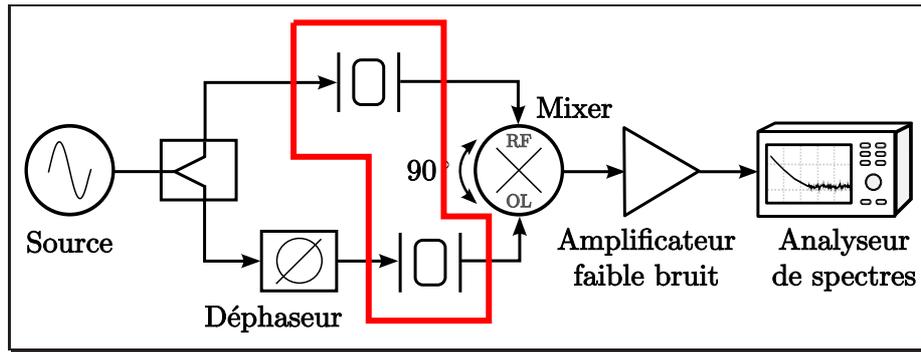


FIGURE 3.51 – Conception des résonateurs BAW à caractériser

3.4.1 Réalisation des résonateurs BAW

Le cahier des charges du banc de mesure de bruit de phase n'impose rien concernant les caractéristiques physiques des résonateurs BAW. La technologie BAW-SMR est accessible grâce au projet européen MOBILIS.

Cet accès à la technologie du CEA-LETI nous permet de réaliser des circuits BAW avec une disposition, et des caractéristiques optimales, pour la conception du banc de mesure de bruit de phase résiduel. En effet, la génération de signaux en quadrature, réalisée avec le diviseur de fréquence par deux, impose l'utilisation de quatre résonateurs SMR (deux résonateurs pour chaque voie différentielle OL et RF). La figure 3.52 représente le dessin des masques des résonateurs.

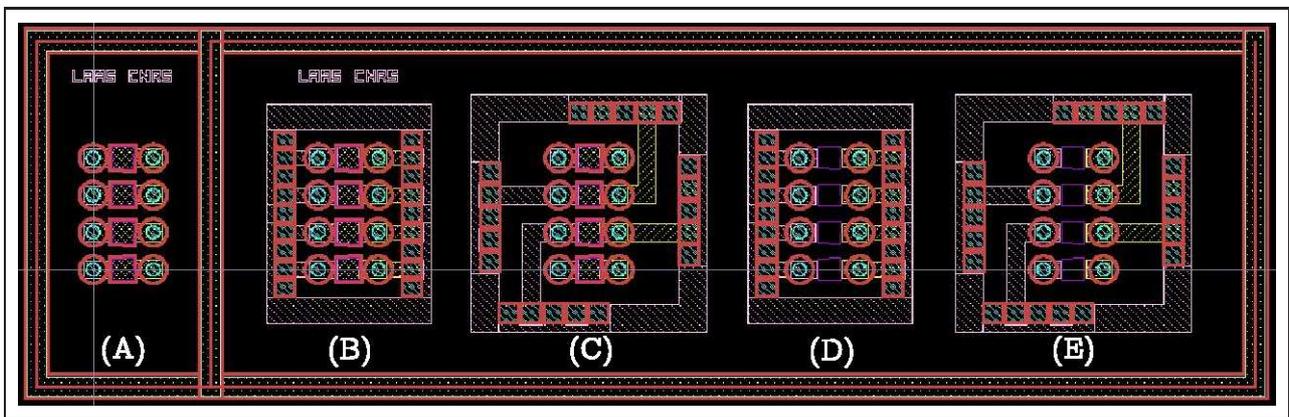


FIGURE 3.52 – Layout des résonateurs BAW

La partie (A) de la figure est la partie du circuit qui doit être reportée sur la puce SiGe. Elle se compose de quatre résonateurs, avec à leurs extrémités des plots circulaires. Ces plots seront par la suite utilisés pour réaliser un assemblage par bumping entre les deux types de circuit. L'espacement entre les résonateurs est l'espacement minimum autorisé par les règles de dessin (DRM : Design Rules Manual) de la technologie BAW. En effet, un résonateur BAW génère des vibrations mécaniques, qui peuvent avoir des effets parasites sur les résonateurs situés à proximité. Ces quatre résonateurs sont des résonateurs « standards », et possèdent une impédance de 100Ω . Ils sont identiques et disposés de façon symétrique afin de limiter au

maximum les variations de fabrication de la technologie, qui aurait pour effet de générer un déphasage parasite entre les voies OL et RF. Si ce déphase est trop important, les entrées du mélangeur ne seront plus en quadrature, nous ne serons plus en fonctionnement « détecteur de phase », et les performances du banc de mesure de bruit de phase seront donc très médiocres. Les phases de conception et d'assemblage sont donc très critiques, et une attention toute particulière a également porté sur les longueurs des accès hyperfréquences sur la puce SiGe.

3.4.2 Découpe des résonateurs

Afin de pouvoir déposer les résonateurs à l'emplacement prévu à cet effet, le dessin des masques présenté sur les figures 3.52-3.53 doit être découpé. La puce de résonateurs se compose de cinq éléments distincts. La première partie définie par « (A) », est l'élément qui est assemblé sur la puce SiGe. Ceux sont ces résonateurs qui seront caractérisés en bruit de phase résiduel avec notre technique de mesure intégrée. Les huit accès des résonateurs sont, soit les sorties du générateur de signaux en quadrature (figure 3.42), soit les entrées du mélangeur utilisé en détecteur de phase. Les BAW seront par la suite assemblés par « flip-chip », c'est pourquoi on peut remarquer que les entrées des résonateurs sont du côté droit de la puce et que les sorties se situent du côté gauche.

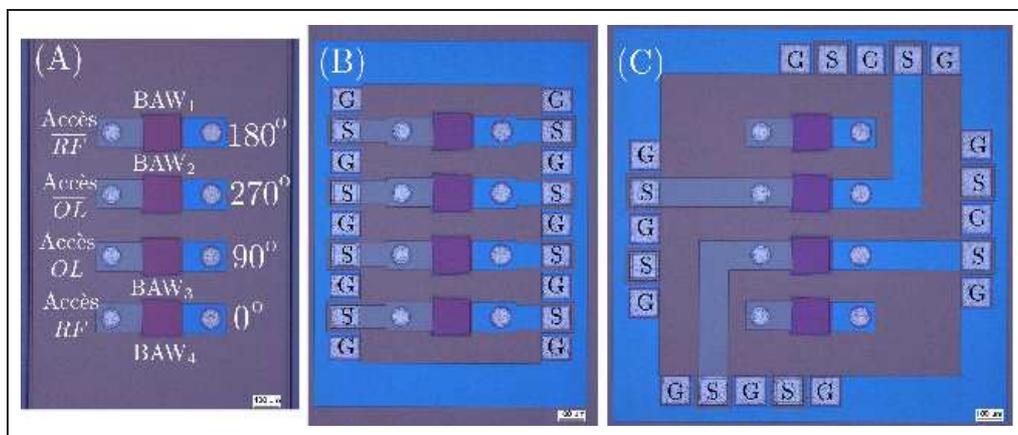


FIGURE 3.53 – Photos des résonateurs BAW-SMR réalisés

La partie « (B) » est identique à la structure « (A) », sauf qu'ici les plots utilisés pour l'assemblage ont été remplacés par des accès différentiels afin de pouvoir analyser le comportement des résonateurs après mise en boîtier. Il est également possible de caractériser les BAW sous pointes avec la structure présentée en « (C) ». Celle-ci peut également être utilisée pour évaluer quelle influence peut avoir un résonateur à forte puissance sur le résonateur voisin.

Les autres structures ont été conçues pour réaliser un « épluchage » des structures « (B) et (C) » afin d'extraire les effets parasites des plots et des lignes, et ainsi de se rapprocher au maximum de la structure physique du circuit « (A) ». Les découpes de ces différents éléments ont été réalisées avec une micro-scie diamantée en salle blanche au LAAS-CNRS.

La composition des différents matériaux des résonateurs BAW, ainsi que leurs empilements, font que la phase de découpe est très délicate. En effet, si celle-ci est mal réalisée, il peut apparaître un stress au niveau de la structure même du résonateur, et induire une défaillance du composant (du décalage fréquentiel jusqu'au dysfonctionnement). Des règles de dessin ont été définies pour pallier ces contraintes, comme la mise en place d'une distance minimum entre le bord d'un des résonateurs et le chemin de découpe (figure 3.52). Notre conception de résonateurs BAW a été réalisée avec la distance minimale autorisée, à savoir 150 μm entre le bord de l'empilement du résonateur et le chemin de découpe. L'étape suivante est la phase d'assemblage des puces réalisées en BiCMOS7RF et les résonateurs BAW. Les deux process (BiCMOS7RF et BAW-SMR) sont réalisés séparément car le procédé de fabrication des SMR est incompatible avec un procédé BiCMOS. Il est donc nécessaire de réaliser ces deux parties de façon indépendante, et par la suite les assembler.

3.5 Conception du mélangeur utilisé comme détecteur de phase

La plupart des systèmes qui nécessitent d'obtenir une information sur la phase d'un signal utilisent des mélangeurs pour la mesure ou la comparaison de phase. Théoriquement, tous les mélangeurs peuvent être employés comme détecteur de phase. Cependant, dans la pratique, les mélangeurs présentent souvent certaines caractéristiques non-linéaires indésirables quand ils sont utilisés en détecteur de phase. C'est pourquoi une étude spécifique doit être réalisée afin de définir quelle sera la meilleure solution pour réaliser la détection des variations de phase générées par le dispositif sous test au sein du banc de mesure de bruit de phase intégré (figure 3.54).

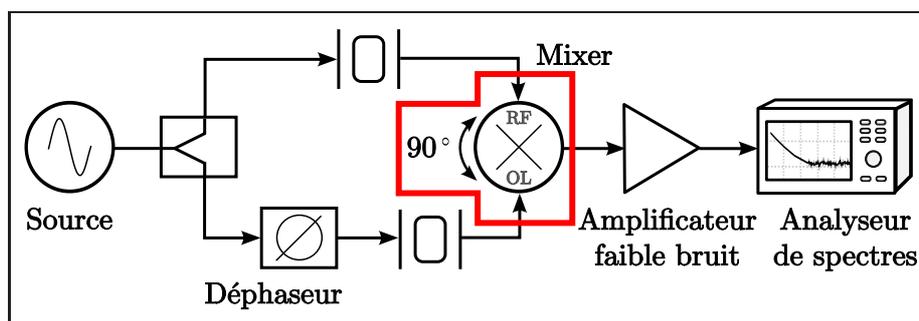


FIGURE 3.54 – Conception de mélangeur du banc intégré

L'utilisation d'un mélangeur dans un banc de mesure de bruit de phase implique la conception d'un mélangeur à faible niveau de bruit en particulier en bande de base. Le choix de la structure du mélangeur est essentiel pour la réalisation d'un tel banc. En effet, les performances de celui-ci vont influencer proportionnellement sur le niveau de détection qu'il sera possible d'atteindre avec le système de mesure de bruit de phase intégré, en dégradant le plancher de bruit

du système. En général, le bruit en $1/f$ est le bruit dominant dans ce type de dispositif, et se superpose directement au signal détecté.

Dans la littérature, le mélangeur faible bruit est souvent associé au mélangeur passif à diodes. En effet, les mélangeurs à diodes silicium présentent un plancher de bruit en tension dans les basses fréquences, de l'ordre de $1 \text{ nV}/\sqrt{\text{Hz}}$. En considérant une détectivité en phase maximale de ces dispositifs comprise entre $100 \text{ mV}/\text{rad}$ et $300 \text{ mV}/\text{rad}$, le plancher minimal de bruit équivalent de ce mélangeur qu'il est possible d'atteindre est de l'ordre de $-170 \text{ dBrad}^2/\text{Hz}$. Cependant, le plancher de bruit de phase n'est pas le seul critère de choix, il est également important que le niveau de bruit en $1/f$ soit le plus faible possible. C'est en général le cas dans les mélangeurs à diodes silicium, par rapport à ceux réalisés avec des composants III-V. La fréquence de coude du bruit de phase en $1/f$ y est inférieure ou égale à 10 kHz .

Ce paragraphe discute dans un premier temps du fonctionnement du mélangeur en tant que détecteur de phase. Nous allons par la suite montrer les différentes topologies de mélangeurs étudiées, avec une description de leurs avantages et inconvénients.

3.5.1 Fonctionnement d'un détecteur de phase

Les fabricants de mélangeurs proposent des produits spécifiques pour les applications où la mesure de phase doit être effectuée précisément. Le mélangeur équilibré peut jouer le rôle de comparateur de phase, dont les applications sont évidentes. Le fonctionnement jusqu'aux fréquences microondes représente l'atout majeur du mélangeur équilibré, vis-à-vis des comparateurs de phases numériques.

Le concept de base du fonctionnement d'un détecteur de phase repose sur le mélange de deux signaux de même fréquence, avec des amplitudes constantes dans le temps. Le signal DC en sortie du mélangeur est alors proportionnel à la différence de phase entre les deux signaux appliqués aux entrées du mélangeur.

La figure 3.62 montre la variation du signal DC en sortie du mélangeur utilisé en détecteur de phase. Cette courbe fait apparaître clairement la variation en cosinus du signal de sortie en fonction de la différence de phase ($\Delta\varphi$) appliquée sur les entrées OL et RF, avec une tension négative maximale pour un $\Delta\varphi = 0$ et une tension positive maximale pour $\Delta\varphi = \pi$. Il est important de noter que les niveaux maximums de cette réponse peuvent être inversés en fonction de la structure du mélangeur (passif à diodes ou actif). Il est ainsi possible de trouver une réponse en cosinus ou en sinus, qui implique dans ce cas que le niveau maximum est à $\Delta\varphi = \pi$ et non plus à 0. Cette réponse en sortie peut se décomposer en deux régions, linéaire et non-linéaire. La région linéaire peut se décrire de la manière suivante :

$$\Delta\varphi = \frac{\pi}{2} + \delta\varphi \quad (3.10)$$

C'est dans cette région que la réponse pseudo linéaire de la sensibilité du détecteur de phase $\Delta\varphi$ (qui correspond à $dV_{IF}/d\Delta\varphi$) est maximum. Comme montré sur la figure 3.62, la réponse

varie énormément avec une différence de phase de 0 à π . On peut alors décrire le comportement de la sortie comme étant équivalent à :

$$V_{IF} = V \sin \Delta\varphi \quad (3.11)$$

où V représente la tension maximale mesurée pour un déphasage de 0 ou de π . Les équations et la courbe de la figure 3.62 montrent que le déphasage optimal entre les signaux d'entrée doit être de $\pi/2$ ou $-\pi/2$.

Cette approche théorique ne présente que le fonctionnement d'un mélangeur parfait utilisé en détecteur de phase. Cependant, il existe beaucoup de caractéristiques non-linéaires qui peuvent venir perturber le fonctionnement du détecteur de phase. Les phénomènes qui présentent le plus d'intérêt pour notre étude sont par exemple l'introduction d'un offset DC et/ou d'un déphasage introduit par le mélangeur lui-même. C'est pourquoi il est très important lors de la conception de notre détecteur de phase d'étudier de quelles façons les caractéristiques du mélangeur peuvent venir affecter ses performances.

Détermination du coefficient de détection K_φ

L'élément caractérisant les performances de détection de phase d'un mélangeur est la constante de démodulation du comparateur de phase notée K_φ . Afin de déterminer sa valeur, on utilise une méthode de mesure quasi statique de l'amplitude crête du signal continu. Cette méthode consiste à injecter sur les voies OL et RF des signaux de même fréquence, avec éventuellement des niveaux de puissance différents (en fonction du type de mélangeur sous test). Ensuite, on fait varier la phase sur l'une des deux voies, par exemple sur la voie OL, et on vient observer le comportement du niveau DC obtenu sur la voie IF. Le niveau DC en sortie du mélangeur a un comportement proportionnel à la différence de phase appliquée aux entrées du mélangeur. Le coefficient de détection de phase est alors défini comme la valeur de la pente à 0.

Il existe une autre méthode pour définir ce coefficient, la méthode de mesure du battement. Cette technique consiste à créer un battement fréquentiel grâce à l'utilisation de deux synthétiseurs distincts. Le coefficient K_φ est alors défini comme étant la pente en valeur absolue du signal en sortie du mélangeur divisé par la pulsation de battement ω . Le signal est cette fois relevé en mode temporel (oscilloscope) sur l'analyseur de spectre.

La première méthode présente l'avantage de fournir une lecture directe en mV/rad. Il est possible de la réaliser avec une seule source RF (synthétiseur de fréquence) ou avec deux sources synchronisées. La solution à une seule source implique l'utilisation d'un déphaseur afin de contrôler la différence de phase appliquée entre les deux entrées du mélangeur. Dans la plupart des cas, ce déphasage est réalisé par un déphaseur passif à base de ligne à retard. L'utilisation de cette méthode peut présenter un inconvénient en gamme RF. En effet, il est possible que la ligne à retard ne soit pas suffisamment longue pour faire tourner la phase sur un tour complet (360°). La mesure devient donc dépendante de la longueur des câbles utilisés sur le banc de

mesure, et peut ne pas détecter les extremums de la valeur DC. D'autre part, l'évaluation de K_φ à partir des extrêmes DC n'est valable que si le mélangeur fonctionne de façon quasi-linéaire, c'est à dire si la puissance RF reste largement inférieure à la puissance OL. Ce n'est pas toujours le cas lorsque le mélangeur est utilisé en détecteur de phase. À forte puissance, il faut travailler autour du zéro DC (la quadrature, en introduisant une petite perturbation de phase calibrée, comme une longueur de ligne connue par exemple, qui complique largement cette technique.

La seconde solution, qui consiste à utiliser deux sources de fréquences synchronisées entre elles, est plus lourde à mettre en oeuvre, mais nous permet de mesurer avec précision le comportement du signal DC en fonction du déphase appliqué sur l'entrée OL du mélangeur.

3.5.2 Mélangeur passif

Cette détection de phase peut être réalisée grâce à la non-linéarité d'une seule diode utilisée en mélangeur. Cependant, la plupart des mélangeurs passifs à diodes sont doublement équilibrés afin d'obtenir de meilleures performances. Le fonctionnement de ces mélangeurs est basé sur le même principe que les simples équilibrés. La figure 3.55 représente la structure typique d'un mélangeur doublement équilibré. Il se compose de deux transformateurs utilisés pour que les signaux appliqués aux entrées OL et RF attaquent en différentiel le mélangeur constitué d'un pont de diodes.

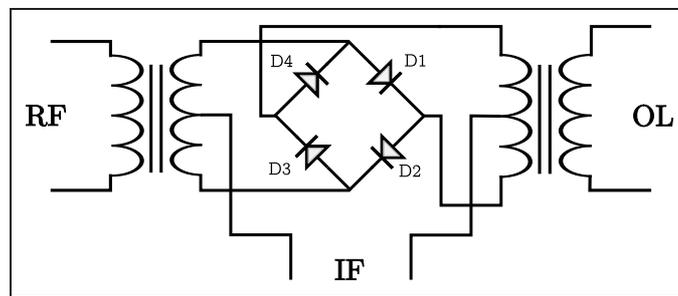


FIGURE 3.55 – Schéma du mélangeur passif à diodes

La tension de sortie au secondaire de la voie OL génère des courants au travers des diodes D_1 et D_2 , ou D_3 et D_4 en fonction de sa polarité.

Les mélangeurs passifs à diodes doublement équilibrés présentent des propriétés particulièrement intéressantes pour notre étude. En effet, en fonctionnement mélangeur, les trois accès possèdent une excellente isolation entre eux. Cependant, cette propriété n'est plus valide quand on veut un fonctionnement en détecteur de phase, c'est-à-dire avec des fréquences f_{OL} et f_{RF} identiques. Le grand avantage de ce mélangeur est sa capacité à avoir un fonctionnement très large bande.

Néanmoins, ce type de détecteur de phase implique la conception de transformateurs intégrés, et les performances sont fortement dépendantes de la qualité des spires réalisés [28]. Afin d'obtenir une intégration compacte du circuit, il n'est rajouté aucun réseau d'adaptation entre les transformateurs intégrés et les diodes [29]. Cette adaptation est optimisée en jouant sur les

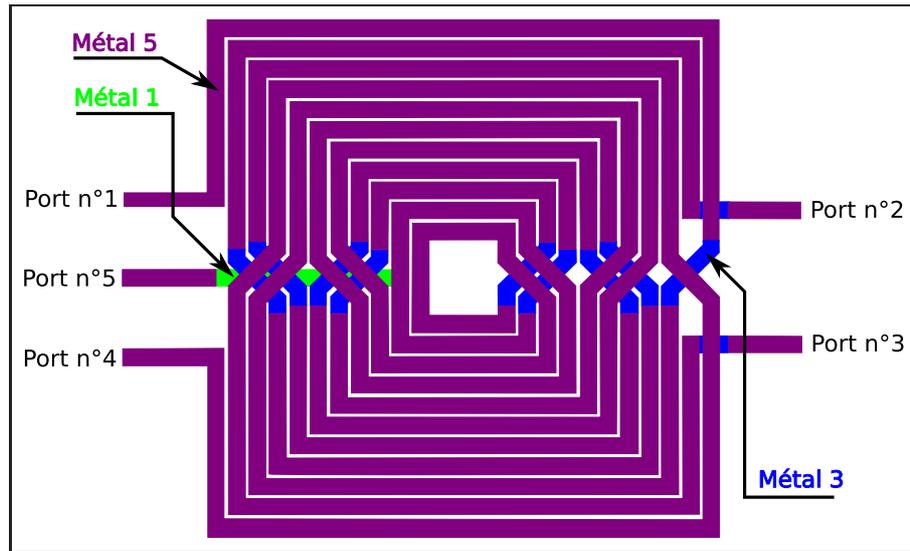


FIGURE 3.56 – Dessin des masques du transformateur intégré à point milieu

paramètres de la structure des transformateurs. En effet, si cette étude est mal réalisée, elle est susceptible de dégrader les adaptations des accès du mélangeur et d'augmenter les pertes de conversions [30].

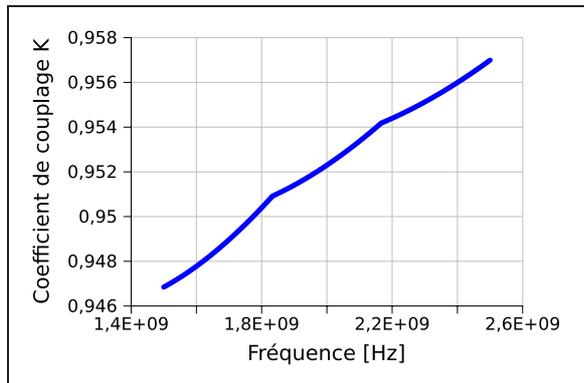
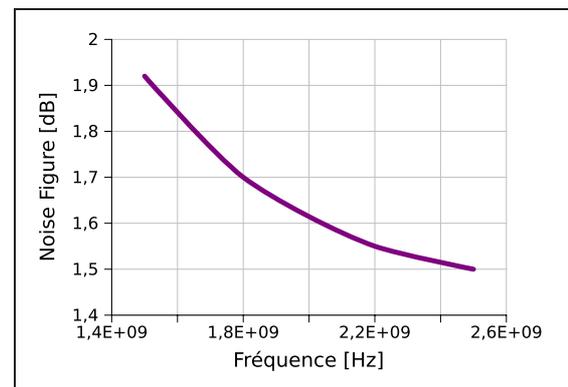
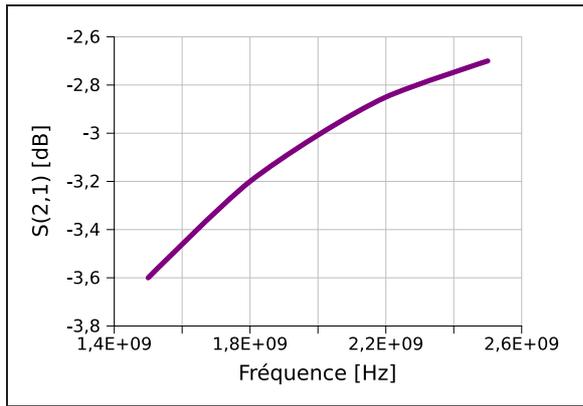
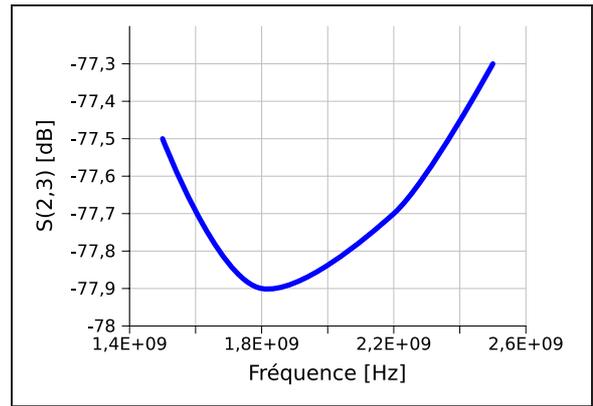
FIGURE 3.57 – Évolution du couplage K 

FIGURE 3.58 – Évolution du NF

La figure 3.56 représente le dessin des masques des transformateurs intégrés à point milieu utilisés pour réaliser le mélangeur passif à diodes de la figure 3.55. Il se compose de quatre accès microondes et d'un accès basse fréquence (sortie IF). Il est réalisé avec les niveaux métalliques de la technologie BiCMOS7RF de STMicroelectronics. En effet, la couche supérieure (Cuivre) est le niveau métallique optimal pour les pistes hyperfréquences, car elle présente des pertes résistives minimales. Pour obtenir des signaux différentiels en sorties, il est nécessaire de réaliser un transformateur avec une très grande symétrie. Le transformateur intégré est composé de deux boucles fermées réalisées sur le même niveau métallique pour créer un couplage électromagnétique entre pistes. Les pistes forment six boucles par pistes avec une largeur de $8\ \mu\text{m}$ et un espace entre pistes de $2\ \mu\text{m}$ pour une dimension extérieure de $250\ \mu\text{m}$. La simulation du coefficient de qualité de cette inductance présente une valeur de 9,5 à une fréquence de fonctionnement de 1,8 GHz.

FIGURE 3.59 – Réponse du coefficient S_{21} FIGURE 3.60 – Réponse du coefficient S_{32}

Les paramètres importants à étudier lors de la conception d'un transformateur intégré sont le coefficient de couplage K , les pertes en transmission, l'isolation entre ports. Dans une structure passive, le facteur de bruit est équivalent aux pertes en transmission. La figure 3.57 représente l'évolution du comportement du coefficient de couplage K entre les ports 1,2 et les ports 3,4. La valeur idéale de K est 1 : ce qui représente que toute la puissance transmise dans une des deux voies se retrouverait sur la seconde. Le but est donc de se rapprocher au maximum de cette valeur. La valeur moyenne du coefficient de couplage est de 0.952, varie de seulement 0,5% en fonction de la fréquence d'utilisation. La figure 3.57 montre l'évolution du bruit de la structure complète du mélangeur passif. Le bruit est compris entre 1,7-1,6 dB pour les fréquences d'utilisation de 1,8 GHz à 2 GHz (fréquences de résonances des résonateurs BAW).

Les performances du transformateur intégré présentent un rôle important dans la conception du détecteur de phase passif car il va directement induire ses caractéristiques sur la translation du spectre de bruit de phase RF en basses fréquences. En effet, le facteur de couplage et la différence de phase entre le primaire et le secondaire peuvent générer des signaux ne possédant pas une opposition de phase parfaite en sortie, ce qui aura pour conséquence directe de dégrader le coefficient de détection du détecteur de phase passif.

La simulation de la structure complète (balun + mélangeur passif à diodes) présente un coefficient de détection de 300 mV pour un signal d'OL à 8 dBm. Les performances du transformateur intégré ont été simulées avec un logiciel électromagnétique (Momentum) mais ne nous permettent pas de réaliser une étude statistique de Monté-Carlo qui pourrait rendre compte des effets des dispersions technologiques « Process+Mismatch » sur les performances globales du système.

De plus, le coefficient de détection est maximal pour une puissance d'OL de 8 dBm, mais la réalisation de ce signal ne sera possible qu'en utilisant des étages de puissance qui impliquent des consommations excessives. À ce moment de l'étude, l'utilisation d'un mélangeur actif utilisé en détecteur de phase nous a donc paru le plus judicieux.

3.5.3 Mélangeur actif

Les mélangeurs actifs sont très populaires dans la conception de circuits MMIC, dans des structures simplement ou doublement équilibrées. Pour les circuits intégrés RF utilisant des transistors bipolaires, la topologie la plus populaire est le mélangeur équilibré à cellule de Gilbert.

Les mélangeurs actifs ont fait l'objet de nombreuses publications. La topologie qui nous a paru la plus intéressante est le mélangeur doublement équilibré à cellule de Gilbert. Pour notre application, les signaux fournis par le diviseur de fréquence, après avoir traversé les résonateurs sous test, sont appliqués sur les entrées du mélangeur. Les signaux ainsi fournis permettent de nous affranchir de l'utilisation des transformateurs intégrés habituels, ce qui représente un gain place sur le silicium très important. Le mélangeur de Gilbert permet de travailler à une faible puissance des signaux OL tout en conservant une excellente isolation entre eux.

Mélangeur à charges résistives

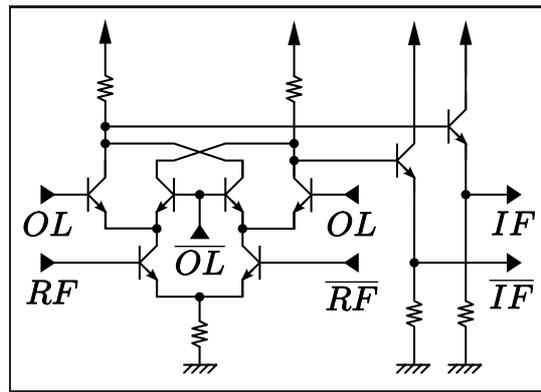


FIGURE 3.61 – Schématique du mélangeur de Gilbert avec des résistances de charge

Cette structure est un multiplicateur qui se compose de deux paires différentielles pour le traitement des signaux OL et d'une paire différentielle pour les signaux RF. Le fonctionnement simplifié de cette structure peut être décrit de la façon suivante : l'étage RF est utilisé comme étage de gain du mélangeur et les deux étages différentiels OL fonctionnent en commutation. Les transistors de l'étage RF forment un circuit différentiel à couplage par les émetteurs avec un générateur de courant. Chacun des transistors de la paire RF constitue un générateur de courant pour la double paire différentielle de l'étage OL.

La tension IF est donc égale au produit des tangentes hyperboliques des tensions différentielles appliquées sur les entrées du mélangeur. À faibles signaux, le circuit se comporte comme un multiplicateur linéaire générant des tensions différentielles de sortie équivalentes à :

$$V_{IF} = K V_{RF(t)} \cdot V_{OL(t)} \text{ avec } K = -\frac{R_c I_E}{4 U_T^2} \quad (3.12)$$

Présence d'un offset DC et/ou d'un offset de phase

Théoriquement, quand la différence de phase $\Delta\varphi$ est équivalente à $\pi/2$, la tension DC mesurée sur la sortie IF devrait être égale à 0 V. L'offset DC est défini comme la valeur de la déviation lorsque $\Delta\varphi = \pi/2$. On se trouve dans ce cas quand la valeur absolue de la tension maximale est différente de la valeur absolue de la tension minimale.

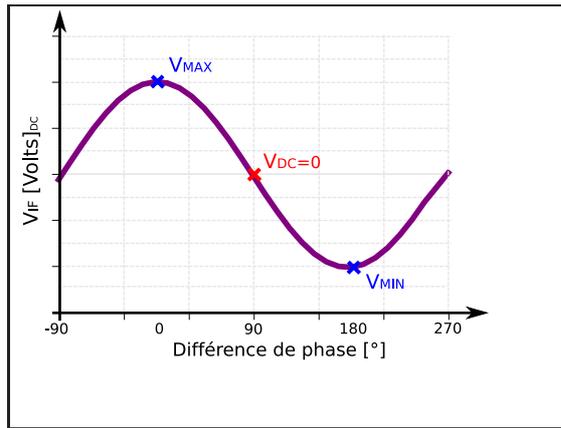
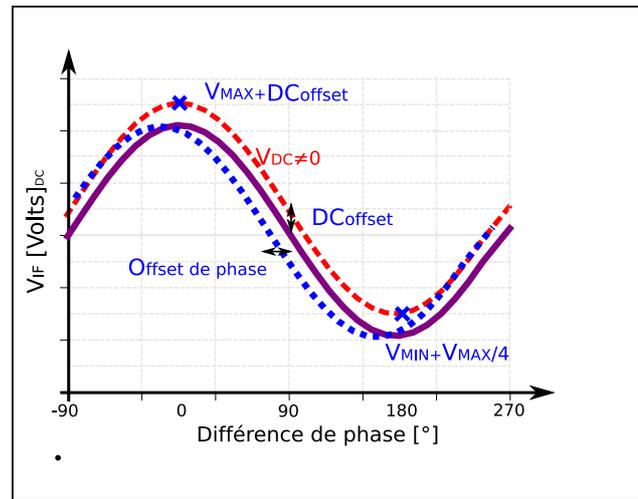
FIGURE 3.62 – Tension DC de V_{IF} 

FIGURE 3.63 – Présence d'un offset de tension

L'offset DC a pour origine, dans le cas d'un mélangeur passif, la variation des paramètres des diodes et l'asymétrie du transformateur. En effet, les diodes sont théoriquement identiques, mais ce n'est jamais le cas. Dans le cas d'un mélangeur actif, les variations du process technologique impliquent une disparité des transistors utilisés pour réaliser le détecteur de phase, qui induisent le offset DC. On peut également retrouver cet effet lors de l'application d'un signal différentiel OL et/ou RF sur les entrées du mélangeur qui n'est pas totalement différentiel.

Il est possible de minimiser l'effet du offset DC du mélangeur actif en modifiant non seulement la polarisation des étages RF et OL, mais aussi en modifiant la taille des transistors utilisés.

La figure 3.64 décrit l'optimisation de la dimension des transistors bipolaires des paires différentielles composant la cellule de Gilbert. On peut voir que l'on atteint une valeur qui représente la surface d'émetteur optimale à utiliser pour obtenir le coefficient de détection le plus important possible. Cette optimisation permet une détection équivalente du bruit de phase de -178 dBc/Hz à 100 kHz pour un cahier des charges défini à -175 dBc/Hz à 100 kHz (tableau 2.6). La figure 3.65 représente les erreurs de phase produites par le process technologique sous forme d'offset DC et d'offset de phase. Cette figure représente les différents résultats que l'on peut obtenir sur 100 réalisations des circuits RF (« RUN »). Les résultats sont reportés en pour cent sous forme d'histogramme. Le choix et le dimensionnement des composants ont été définis pour être les plus robustes possibles vis-à-vis des variations process. On voit sur cette figure qu'après optimisation de la structure, l'erreur de phase produite,

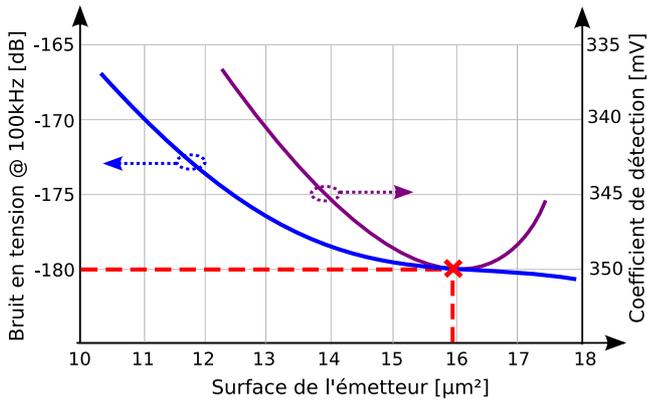


FIGURE 3.64 – Évolution du bruit en tension à 100 kHz et du coefficient de détection en fonction de la surface de l'émetteur

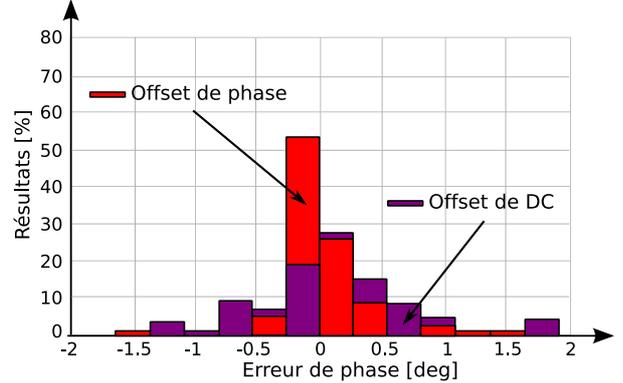


FIGURE 3.65 – Évolution de l'offset DC et de l'offset de phase par une étude statistique Monté-Carlo sur 100 RUN

représentée sous la forme d'un décalage en tension (Offset DC) et décalage en phase (Offset de phase), est comprise entre $\pm 2^\circ$.

Mélangeur à charges actives

Une autre topologie de mélangeur a été étudiée. Le principe de fonctionnement est le même que pour le mélangeur de Gilbert à charges résistives. Les résistances de charges, branchées sur les collecteurs des paires différentielles des deux étages OL, sont remplacées par des charges actives sous forme de transistors bipolaires PNP. L'étage de sortie est constitué de deux étages tampon à base de transistors bipolaires montés en collecteur commun. L'utilisation de transistors PNP à la place des résistances de charge génère une augmentation du coefficient de détection K_φ . Cependant, ces deux caractéristiques ne sont pas suffisantes pour pouvoir affirmer que la structure à charges actives présente des performances de détection de bruit de phase plus importante. L'autre critère est la contribution en bruit en tension du mélangeur. Il est vrai que l'utilisation de charges active améliore considérablement la valeur du coefficient de détection, mais elle augmente fortement le bruit du mélangeur.

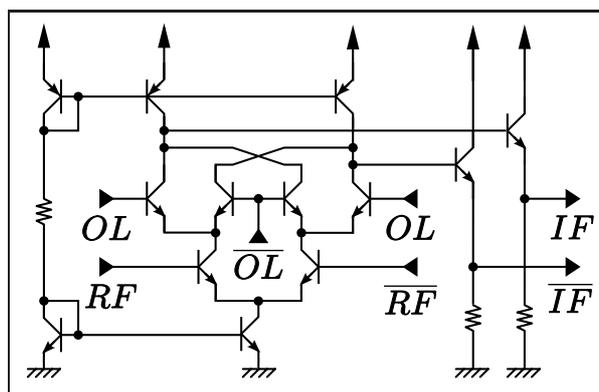


FIGURE 3.66 – Schématique du mélangeur de Gilbert avec charges actives

Les résultats présentés sont donnés pour une polarisation bien spécifique. Pour obtenir de telles performances en bruit en tension des mélangeurs à charges actives et passives, les sources de courant utilisées généralement pour polariser la paire différentielle RF ont été remplacées soit par une résistance, soit par des transistors de taille très importante (pour composer la source de courant), qui apportent une contribution en bruit beaucoup plus faible. Cependant, cette approche rend le système plus dépendant aux variations technologiques, car les résistances font partie des éléments passifs les plus sensibles à ce type de variation. Pour limiter au maximum ces effets perturbateurs, il a été nécessaire de porter une attention toute particulière au dessin des masques. En effet, les variations du « process » sont plus importantes sur des éléments passifs isolés sur le substrat. C'est pourquoi lors du dessin des masques, la résistance utile doit être encerclée par huit résistances de « dummies », qui ont été rajoutées pour assurer l'uniformité du développement de la résistance. Dans notre cas, cette technique n'a pas été nécessaire, car la technologie de résistance utilisée et l'optimisation de polarisation montrent par les résultats de la figure 3.65 que cette structure est faiblement dépendante aux variations technologiques.

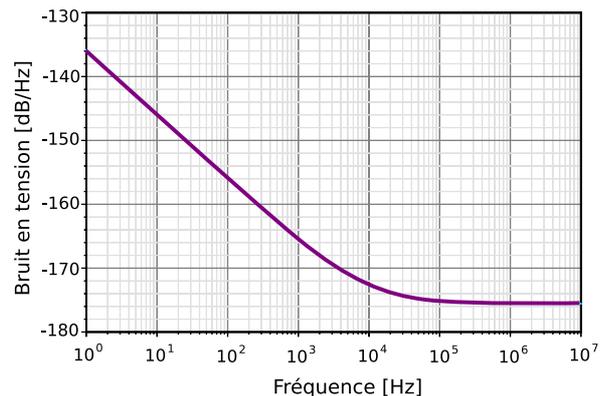
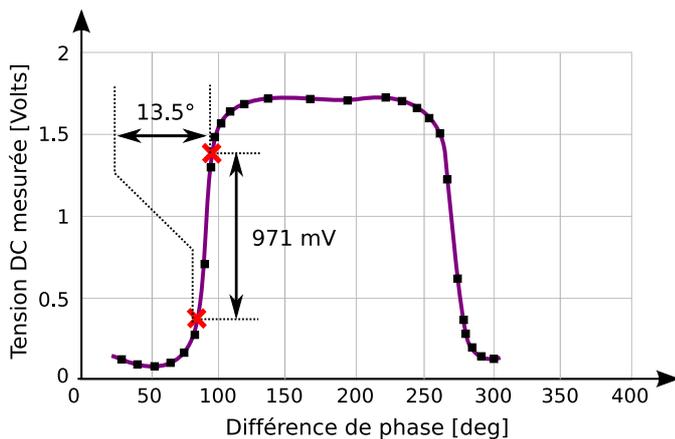


FIGURE 3.67 – Mesure du coefficient de détection K_φ du détecteur de phase

FIGURE 3.68 – Bruit en tension du détecteur de phase

En optimisant la taille des transistors PNP utilisés en tant que charges actives, il est possible d'atteindre des niveaux de détection très importants. La figure 3.67 présente la mesure de la variation DC du détecteur de phase à charges actives en fonction de la différence de phase appliquée sur les entrées OL et RF. Cette mesure a été réalisée avec deux synthétiseurs synchronisés, de fréquences identiques. On applique ensuite un déphasage sur l'une des deux sources puis on relève la valeur de la tension continue (DC) sur un voltmètre. Pour les détecteurs de phase passifs à base de diodes Schottky, les valeurs maximales et minimales DC mesurées sont les mêmes, seul leur signe change, par exemple +300 mV et -300 mV. Le coefficient de détection est défini comme la pente à la valeur 0 (DC), qui correspond, si le détecteur de phase n'a pas d'offset, à $\pm 90^\circ$ de différence de phase. Dans notre cas l'approche est différente, car notre système n'est pas passif, et l'étage de sortie fournit sa propre polarisation, ce qui implique

un DC offset de 0.8 V. Le coefficient de détection est défini comme étant la pente à la différence de phase de 90° , à savoir :

$$K_\varphi [\text{mV/rad}] = \frac{\Delta V [\text{mV}]}{\Delta \varphi [\text{rad}]} = \frac{\Delta V \times 360 [\text{mV}]}{\Delta \varphi \times 2\pi [\text{deg}]} = \frac{971 \times 360}{13,5 \times 2\pi} = 4,12 [\text{V/rad}] \quad (3.13)$$

$$\overline{\Delta \varphi^2} = \frac{\overline{\Delta V_s^2}}{K_\varphi} = \frac{-175 [\text{dB}]}{4,12} = \frac{10^{-175/10}}{4,12} = -181 [\text{dBc.rad/Hz}] \quad (3.14)$$

Les équations 3.13 et 3.14 montrent qu'il est possible d'atteindre une sensibilité équivalente en bruit de phase de -181 dBc rad/Hz à une fréquence de 100 kHz, contre -176 dBc rad/Hz pour le mélangeur à charges résistives. Il est également important de noter que ces performances en plancher de bruit sont supérieures d'environ 10 dB à celle que l'on peut obtenir avec un mélangeur discret passif à diodes.

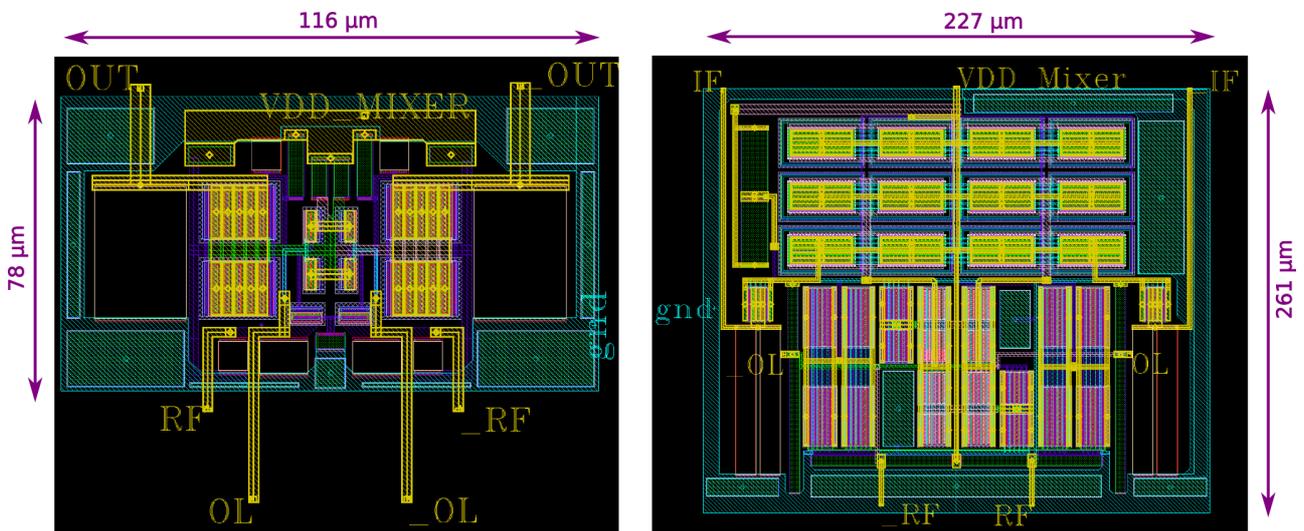


FIGURE 3.69 – Dessins des masques du détecteur de phase à charges résistives et à charges actives

On a présenté deux architectures de détecteurs de phase à base de composants actifs qui seront choisies en fonction des niveaux de mesures nécessaires. Comme le montre la figure 3.69, la solution des charges actives permet d'améliorer la sensibilité du détecteur, mais augmente la taille de façon non négligeable : $90 \mu\text{m}^2$ ($116 \mu\text{m} \times 78 \mu\text{m}$) pour le premier mélangeur et $593 \mu\text{m}^2$ ($227 \mu\text{m} \times 261 \mu\text{m}$) pour le second.

3.6 Conception de l'amplificateur basse-fréquence faible bruit

De nos jours, l'amplificateur opérationnel est l'un des composants les plus utilisés de tous les circuits linéaires en production, aussi bien dans le domaine grand public, que le domaine industriel ou encore scientifique. L'amplificateur faible bruit que nous allons décrire maintenant a été spécialement conçu pour réaliser des mesures de bruit basse fréquence et a été intégré dans le banc de mesure de bruit de phase, comme présenté sur la figure 3.70.

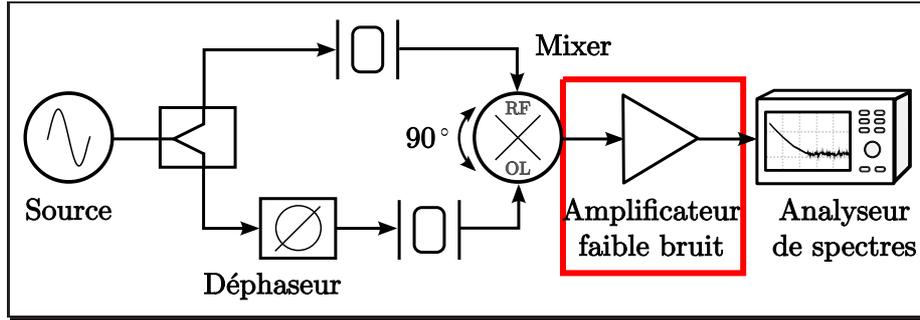


FIGURE 3.70 – Conception de l'amplificateur du banc intégré

En effet, beaucoup d'instruments de mesure à haute précision, comme par exemple les amplificateurs d'instrumentation, nécessitent un gain en boucle ouverte très important ainsi qu'un bruit équivalent en entrée très faible. Ces deux paramètres sont très importants, car ils interviennent directement dans le rapport signal sur bruit. Quand ce rapport est important, il devient possible de caractériser des signaux de très faibles niveaux.

Dans ces applications pour l'instrumentation, le bruit total équivalent de l'amplificateur ramené en entrée (S_v) est le paramètre le plus critique. Dans le commerce et la littérature [31, 32], il est possible de trouver quelques amplificateurs opérationnels qui présentent un bruit en tension équivalent proche de $3 \text{ nV}/\sqrt{\text{Hz}}$ et, très peu, avec un bruit s'approchant de $2 \text{ nV}/\sqrt{\text{Hz}}$ [33, 34].

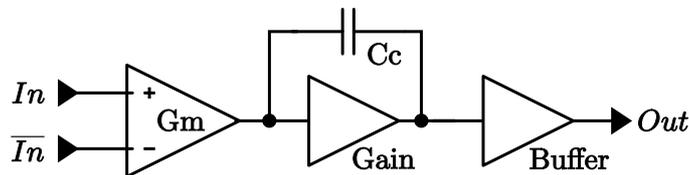


FIGURE 3.71 – Schéma simplifié d'une des deux voies de l'amplificateur différentiel à trois étages

La conception d'un amplificateur opérationnel à fort gain consiste généralement à utiliser une structure simple à trois étages, comme présentée sur la figure 3.71. Le premier étage de l'amplificateur est un étage différentiel, utilisé pour convertir et amplifier un signal différentiel, appliqué aux entrées V_{In} et $V_{\bar{In}}$, en un signal simple avec un complément d'amplification apporté par le deuxième étage.

L'étage différentiel d'entrée doit avoir une contribution en bruit très faible avec un fort gain en tension ainsi qu'une très forte réjection du mode commun [35]. Le second étage doit présenter un fort gain en tension G_1 et intégrer également une capacité C_c de compensation de phase, afin que l'amplificateur opérationnel soit stable en fréquence et ne se mette pas à osciller une fois monter en contre-réaction.

La motivation principale de cette étude est de minimiser le bruit équivalent en tension de l'amplificateur opérationnel. Pour cela, nous allons présenter une étude des topologies des étages faible bruit mises en oeuvre ainsi que l'influence des paramètres des transistors sur le

bruit équivalent en entrée, afin d'aboutir à une structure optimale d'amplificateur opérationnel très faible bruit.

3.6.1 Analyse du bruit et conception d'amplificateur très faible bruit

Dans la conception d'amplificateur opérationnel très faible bruit, les limitations inhérentes des circuits monolithiques imposent de sévères restrictions sur les topologies à utiliser : la restriction principale lors de la conception est le niveau du plancher de bruit en tension ramené en entrée de l'amplificateur. Ce bruit, pour un transistor bipolaire, peut être défini et calculé en utilisant l'équation 3.15, où k est la constante de Boltzmann, r_b la résistance équivalente de la base du transistor, r_e la valeur de la résistance d'émetteur, I_b le courant traversant la base et T la valeur de la température lors de la mesure [36, 37].

Cette expression est valide pour décrire le comportement du plancher de bruit en tension ramené à l'entrée d'un transistor bipolaire :

$$S_v \approx 4 k T (r_b + r_e) + 2 q I_b (r_b + r_e)^2 \quad (3.15)$$

La conception d'amplificateur opérationnel pour les circuits analogiques en bande de base fournit un gain en tension plus important. Une réponse en bruit meilleure ainsi qu'une réjection du mode commun plus importante apparaissent quand ils sont réalisés avec des transistors bipolaires plutôt qu'avec des transistors CMOS aux mêmes conditions de polarisation. En effet, le transistor bipolaire présente une transconductance beaucoup plus importante et une faible contribution en bruit en $1/f$ comparé aux transistors MOSFET.

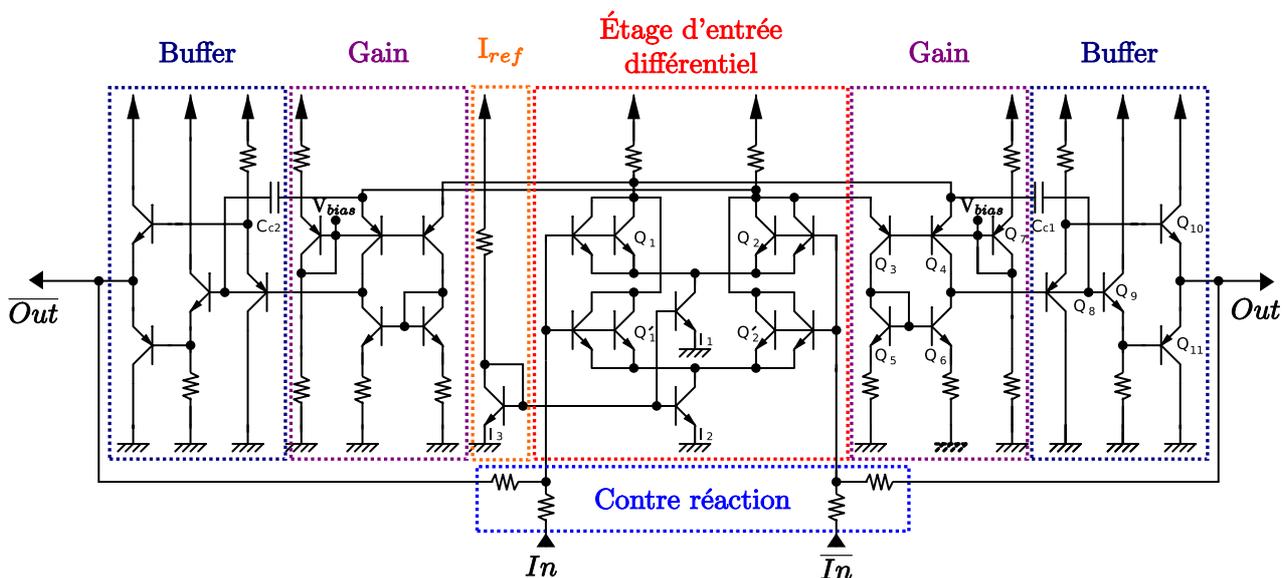


FIGURE 3.72 – Représentation simplifiée de l'amplificateur opérationnel faible bruit

Cet amplificateur opérationnel a été fabriqué en technologie BiCMOS SiGe 0.25 μm de STMicroelectronics. Une attention toute particulière a été apportée à la conception de l'étage d'entrée, car il est le principal contributeur du bruit total en tension de la structure.

La schématique simplifiée de notre amplificateur opérationnel faible bruit est présentée sur la figure 3.72.

Les figures 3.73 et 3.75 montrent avec plus de précision l'architecture de l'étage d'entrée faible bruit de l'amplificateur opérationnel. Il est composé de deux transistors différentiels Q_1 et Q_2 , qui convertissent et amplifient la tension différentielle d'entrée V_{In} et $\overline{V_{In}}$, en une tension différentielle à la sortie V_{Out} et $\overline{V_{Out}}$.

Généralement l'étage différentiel d'entrée est chargé par un miroir de courant placé sur les collecteurs des transistors Q_1 et Q_2 . Ce premier étage est le plus critique pour les performances en bruit, c'est pourquoi nous avons choisi de réaliser les charges sur les collecteurs avec des résistances plutôt que des transistors PNP (figure 3.73). Le miroir de courant est réalisé avec des transistors PNP qui ont pour fonction de réaliser la différence des signaux appliqués sur l'entrée de l'étage différentiel.

La valeur des résistances de charge du premier étage a été choisie pour obtenir le bruit résiduel minimal tout en conservant un gain optimal. Pour augmenter les performances en bruit de l'amplificateur, chaque transistor de la paire différentielle a été dupliqué quatre fois (quatre transistors en parallèle), comme représenté sur la figure 3.73. L'augmentation de la surface du transistor permet de réduire les fluctuations en bruit du bipolaire. De plus, la connexion des transistors en parallèle permet de réduire la résistance équivalente de la base (r_b), qui intervient directement dans les performances en bruit de l'amplificateur, comme montré par l'équation 3.15. Une augmentation de la surface d'émetteur, pour travailler à une même densité de courant, implique une augmentation de la polarisation en courant.

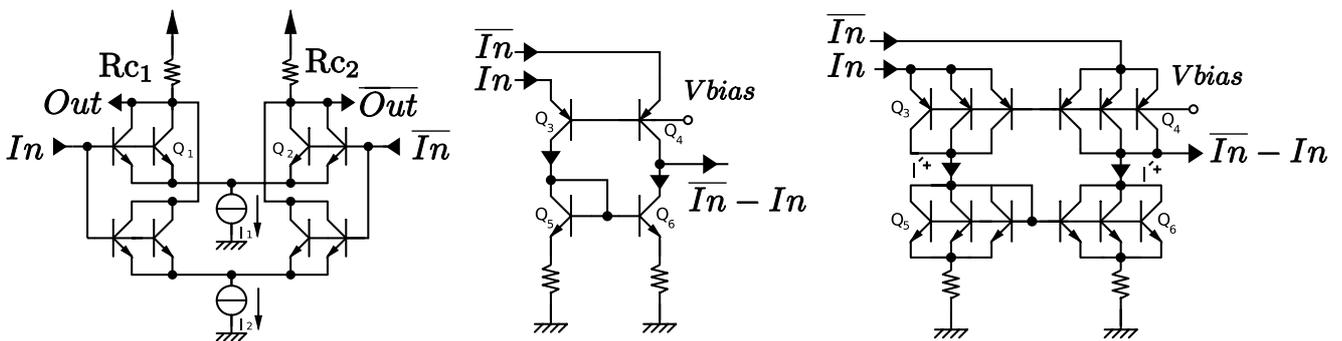


FIGURE 3.73 – Bruit minimal FIGURE 3.74 – Déporté FIGURE 3.75 – Bruit minimal

Le second étage, l'étage de gain, est réalisé par une source de courant composée de transistors PNP Q_5 et Q_6 . Ce miroir de courant est habituellement placé comme charge active sur l'étage d'entrée différentielle, mais nous l'avons substitué par des charges résistives (R_{c1} et R_{c2}) beaucoup moins bruyantes, et placé dans le second étage de l'amplificateur opérationnel faible bruit. Cet étage est composé d'une structure équivalente à un montage cascode dont les transistors PNP Q_3 et Q_4 sont connectés en base commune. Cette structure permet d'améliorer

le gain total en boucle ouverte de l'amplificateur, et permet également d'obtenir une excellente isolation inter-étage entre le premier et le second étage. Comme pour l'étage différentiel d'entrée, la seconde structure a été également dupliquée plusieurs fois comme montré sur la figure 3.75, pour minimiser au maximum le bruit de l'amplificateur.

La figure 3.72 montre également la présence d'une capacité C_c qui permet d'assurer des marges de gain et de phase suffisantes pour la stabilité en boucle fermée en séparant les pôles dominants du circuit amplificateur. Le troisième étage qui est l'étage de sortie suiveur est utilisé pour fournir la puissance à charge de sortie en l'isolant des étages de gain. Cet étage utilise une structure à deux collecteurs communs qui permet de limiter la distorsion du signal de sortie en conservant une grande linéarité. Pour limiter la dégradation des performances du circuit dans les fréquences supérieures à 1 kHz, l'étage de sortie a été conçu pour obtenir une capacité parasite la plus faible possible, qui permet également d'augmenter la bande passante de l'amplificateur.

3.6.2 Implémentation du circuit et mesures des performances

L'amplificateur opérationnel très faible bruit a été implémenté en technologie 0,25 μm BiCMOS SiGe :C de STMicroelectronics qui fournit des transistors bipolaires HBT possédant une fréquence de transition F_T d'environ 70 GHz.

L'amplificateur a été intégré dans la configuration boucle fermée comme présenté sur la figure 3.72. Cette configuration est caractérisée par la présence des résistances de contre-réaction placées entre l'entrée et la sortie de l'amplificateur. C'est pourquoi nous allons maintenant présenter des résultats de simulations pour la configuration boucle ouverte et des résultats de mesures pour la configuration en boucle fermée.

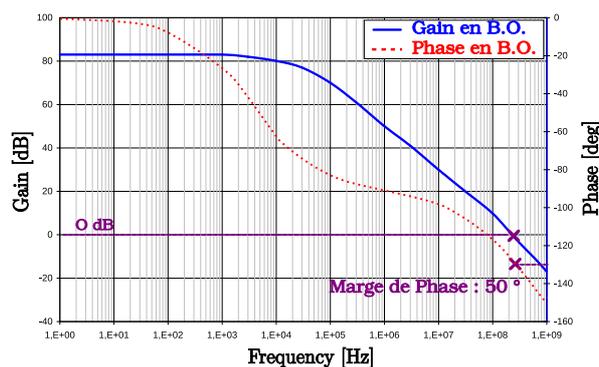


FIGURE 3.76 – Simulations des performances en boucle ouverte de l'amplificateur opérationnel

Comme présenté par la figure 3.76, la bande passante à 0 dB (Unity Gain Bandwidth) est de 210 MHz avec une marge de phase de 51 degrés. Le gain en mode AC dans la configuration boucle ouverte est de 83 dB. Les performances de l'amplificateur dans la configuration boucle fermée sont données par la figure 3.77.

Le gain mesuré en boucle fermée est de 42 dB. Ce gain reste constant de 1 Hz à 200 kHz. La valeur de la bande passante de l'amplificateur opérationnel en boucle ouverte doit être très

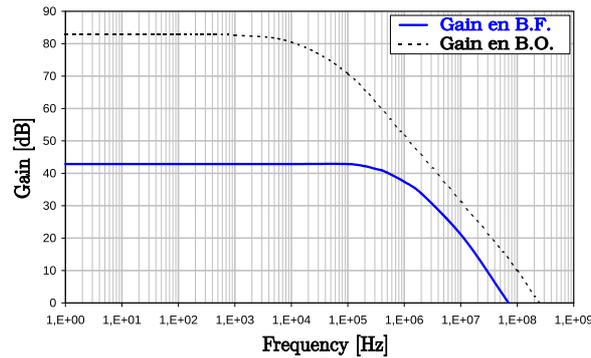


FIGURE 3.77 – Mesure du gain en boucle fermée comparée à la simulation du gain en boucle ouverte

importante, car elle va directement se reporter sur les performances en boucle fermée. En effet, le banc de mesure de bruit de phase intégré nécessite une plage de fonctionnement la plus grande possible, car c'est elle qui va définir validité de la plage de mesure. Si par exemple les performances en boucle fermée présentaient un gain constant jusqu'à 1 kHz, la mesure du bruit de phase ne serait valide que de 1 Hz jusqu'à 1 kHz. Les non-linéarités de l'amplificateur opérationnel ne permettraient pas de valider la mesure de bruit de phase au-delà de 1 kHz.

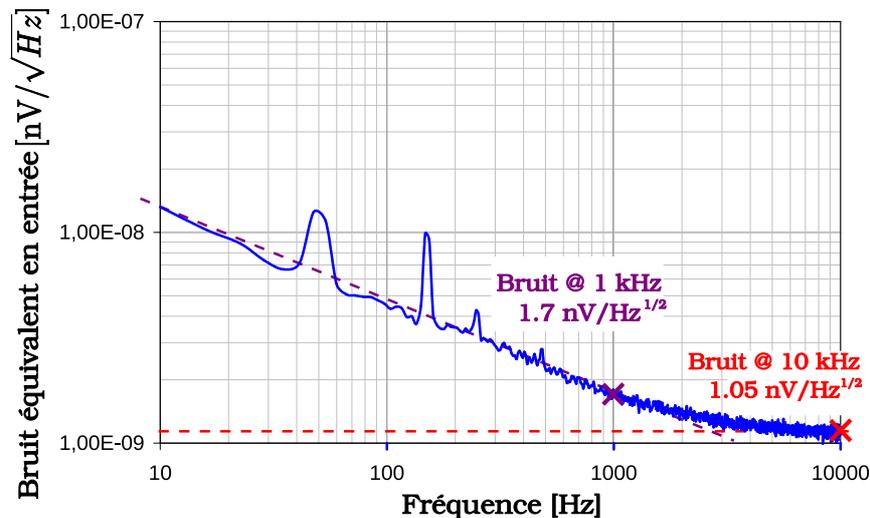


FIGURE 3.78 – Mesure du bruit équivalent en tension de l'amplificateur ramené en entrée

La figure 3.78 présente la mesure des performances en bruit basse-fréquence de l'amplificateur opérationnel. Le bruit équivalent ramené en entrée à 1 kHz est de $e_n = 1,7 \text{ nV}/\sqrt{\text{Hz}}$, le plancher de bruit en tension est de $1.05 \text{ nV}/\sqrt{\text{Hz}}$ @ 10 kHz et présente une fréquence de coupure du bruit en $1/f$ aux environs de 7 kHz. Cette mesure de bruit basse fréquence a été réalisée avec le banc de mesure de bruit présent au laboratoire du LAAS-CNRS, qui présente un plancher de détection à $0,6 \text{ nV}/\sqrt{\text{Hz}}$ @ 1 kHz.

La figure 3.79 est donnée par [33] et présente une comparaison de l'état de l'art des amplificateurs opérationnels faible bruit. Le travail présenté dans cette étude se situe en dessous de la ligne de tendance des performances en bruit ramené en entrée en fonction de la puis-

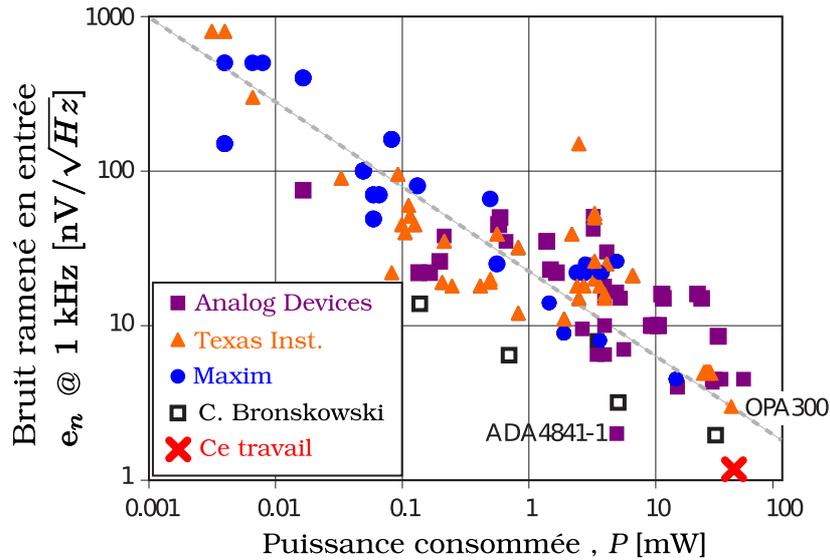


FIGURE 3.79 – Performance de ce travail en fonction de l'état de l'art

sance consommée. Différents contributeurs sont présentés sur cette figure, aussi bien industriels (comme Analog Devices, Texas Instruments, Maxim) que des circuits réalisés en recherche et développement, dont le circuit de [33] représentait les meilleures performances en bruit de l'état de l'art en fonction de la puissance consommée.

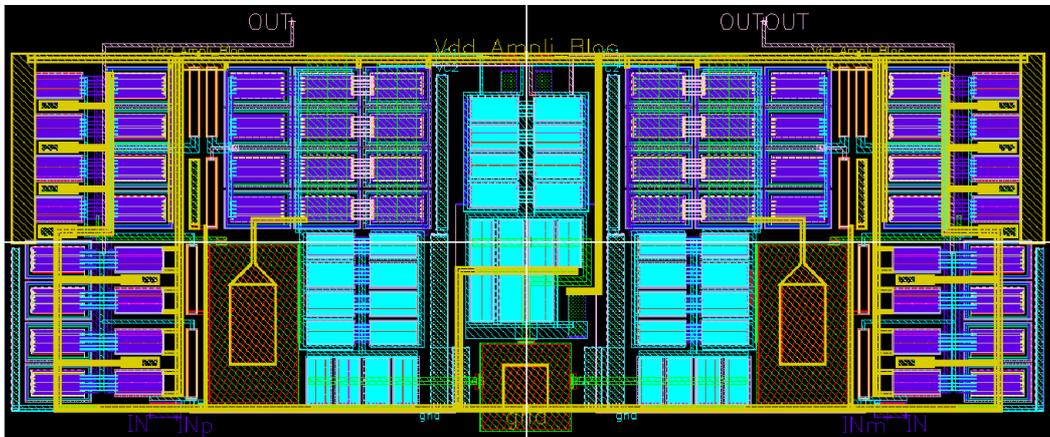


FIGURE 3.80 – Photo de l'amplificateur faible bruit

Pour notre application, une information sur la linéarité du signal en sortie est également nécessaire. Pour une puissance du fondamental à -15 dBm, nous avons mesuré la différence de puissance de -50 dBc entre le fondamental et le second harmonique, à une fréquence d'entrée de 100 kHz.

Le dessin des masques de l'amplificateur faible bruit est représenté par la figure 3.80. Lors de la mesure des performances de l'amplificateur, des pointes différentielles ont été utilisées pour connecter les entrées et les sorties. L'espacement entre les plots est de $150 \mu\text{m}$. La taille du composant, en excluant les plots de mesure est de $660 \times 250 \mu\text{m}^2$. La consommation totale est de 45 mW pour un fonctionnement à une alimentation de $2,5$ V.

Réf.	Process	Gain	M_φ	B.W..	Conso.	THD	E_n [nV/ $\sqrt{\text{Hz}}$]
[33]	0.35 μm CMOS	–	20	39 MHz	30 mW	–	2 nV
[34]	1.5 μm CMOS	39.5 dB	55	7.2 kHz	80 μW	69 dB	2.2 μV
[32]	1.6 μm CMOS	150 dB	–	400 kHz	1mW	–	27 nV
[38]	0.18 μm CMOS	58 dB	–	–	–	–	2.9 nV
Ce travail	0.25 μm BiCMOS	80 dB	50	210 MHz	45 mW	50 dB	1.1 nV

TABLE 3.3 – État de l’art des amplificateurs opérationnels

3.6.3 Conclusion

Un amplificateur très faible bruit utilisant une structure optimisée pour le bruit a été présenté dans cette étude. La fabrication de cet amplificateur opérationnel compact occupe une surface de seulement $660 \times 250 \mu\text{m}^2$ avec un bruit équivalent ramené en entrée d’à peine $1,05 \text{ nV}/\sqrt{\text{Hz}}$ pour une fréquence de 10 kHz. Les caractéristiques de bruit mesurées sont meilleures que la plupart des amplificateurs communément utilisés dans les systèmes de mesures très faible bruit. Le bruit équivalent en tension ramené en entrée, ainsi que de la puissance consommée, ont été optimisés par l’utilisation de topologies et de composants (actifs et passifs) les plus faible bruit possible.

L’amplificateur présente un gain de 83 dB en boucle ouverte, et a été implémenté en boucle fermée pour notre application de banc de mesure de bruit de phase « tout intégré » [39].

3.7 Test du banc de mesure de bruit de phase

Chaque élément ayant été caractérisé on peut maintenant passer à la dernière étape de cette étude qui consiste à vérifier les performances du banc de mesure de bruit de phase global. Dans un premier temps nous allons présenter l’association mélangeur/amplificateur qui peut être critique pour les performances finales de notre banc, puis dans un second temps l’assemblage complet du banc de mesure de bruit de phase intégré.

3.7.1 Association Mélangeur/Amplificateur

La figure 3.81 présente la photo de l’amplificateur faible bruit associé aux deux topologies de détecteur de phase précédemment décrit. L’espacement entre plots des entrées hyperfréquences est défini pour recevoir les résonateurs BAW avec un assemblage flip-chip. Cette dimension est définie par les règles de dessin des masques des BAW (DRC de la technologie BAW du LETI).

Les mesures effectuées sur ces associations de composants (mélangeur + amplificateur) montrent que le bruit en sortie est équivalent à la mesure de bruit en tension de l’amplificateur seul. Pour effectuer ce test, sachant que les mélangeurs sont composés exclusivement de transistors bipolaires, nous avons pris comme hypothèse (vérifiée par la simulation) que le bruit en tension des mélangeurs est très similaire avec et sans signaux en entrée. La configuration de la mesure était la suivante : les entrées des mélangeurs étaient connectées à la masse au travers

de capacités de liaisons pour imposer un potentiel RF connu afin d'éviter qu'il se produise des phénomènes indésirables (par exemple un effet d'antenne sur les entrées des mélangeurs). Ensuite, la configuration de mesure était rigoureusement identique à la mesure de bruit BF de l'amplificateur seul. Le résultat de la mesure de bruit basse fréquence de l'association mélangeur/amplificateur est du même ordre que la mesure de bruit BF de l'amplificateur, à savoir une fréquence de coude à 3 kHz et un plancher de bruit d'environ 1 nV.

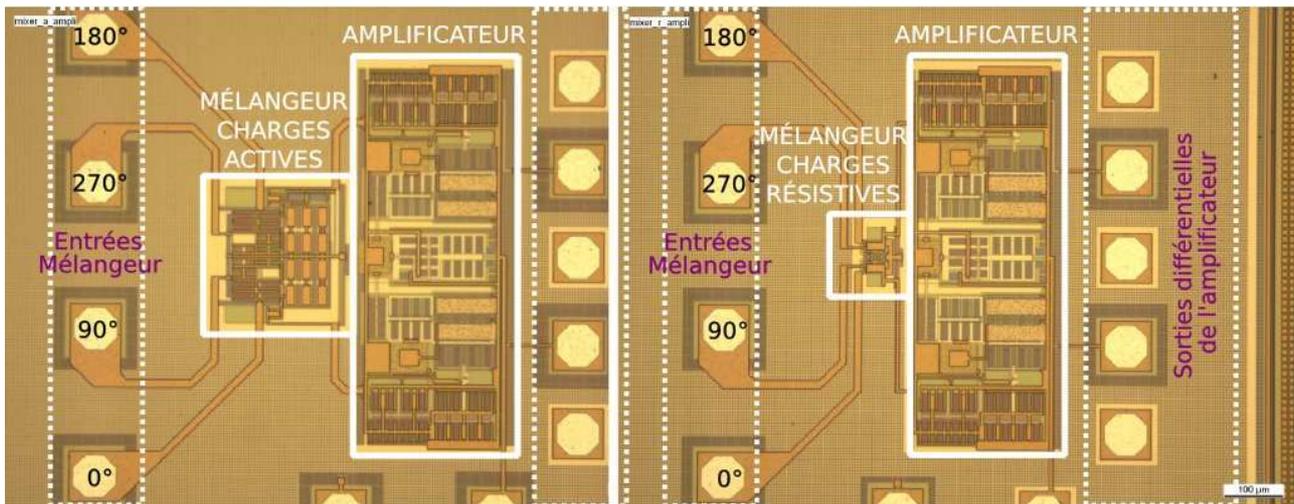


FIGURE 3.81 – Photos des mélangeurs associés à l'amplificateur faible bruit

3.7.2 Assemblage du banc de mesure de bruit de phase

La dernière étape de notre étude est l'assemblage complet du banc de mesure de bruit de phase. Pour vérifier dans un premier temps son fonctionnement, nous avons utilisé les circuits qui avaient été mis en boîtier pour les précédentes mesures. La figure 3.82 montre l'association des différents composants pour évaluer les performances du banc de mesure de bruit de phase complet. Le signal appliqué en entrée du diviseur de fréquence est un signal provenant d'une source à une fréquence équivalente à deux fois celle de la résonance des résonateurs BAW. Le signal appliqué peut être différentiel ou non car le diviseur de fréquence, utilisé pour la génération de signaux en quadrature, a été conçue pour fonctionner dans les deux configurations (*simple* et *différentielle*). Dans le cas d'un signal non différentiel, la seconde entrée est connectée sur une charge 50Ω pour conserver une symétrie de fonctionnement du système.

Dans l'attente d'une intégration de type « Flip-Chip », les résonateurs BAW ont été également mis en boîtier afin de pouvoir réaliser ce banc de mesure. Comme présenté sur la figure 3.82, les boîtiers que l'on a conçus ont été étudiés pour tester le générateur de quadrature et les détecteurs de phase, qui nécessitent 6 accès RF. Dans notre configuration (banc de mesure de bruit de phase à deux résonateurs), il est nécessaire de mettre en boîtier 4 résonateurs, car le banc de mesure fonctionne en différentiel. Le boîtier possédant seulement 6 accès, il a été nécessaire d'en utiliser deux, avec deux résonateurs connectés pour chaque boîtier.

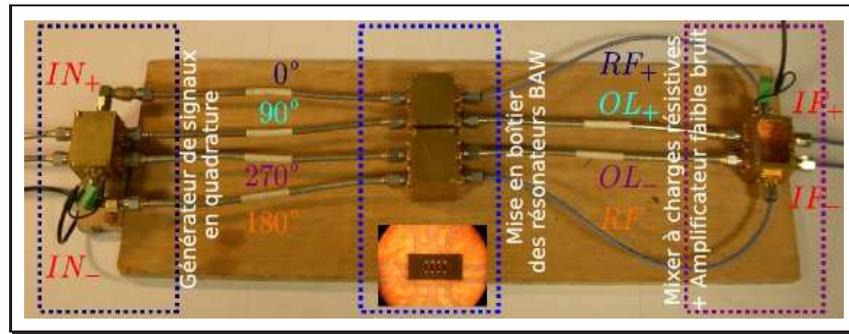


FIGURE 3.82 – Photo du montage en boîtier du banc complet

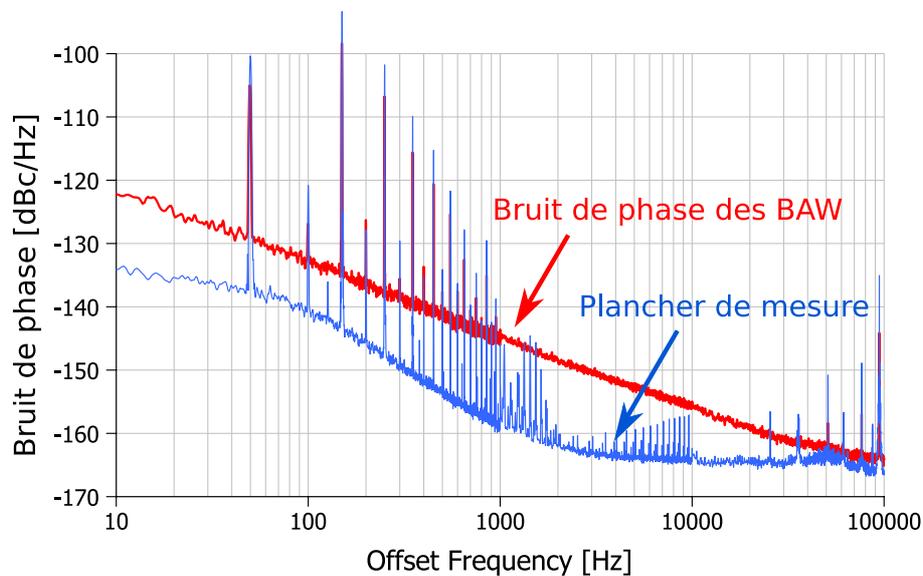


FIGURE 3.83 – Plancher de mesure de notre banc de bruit de phase. Caractérisation du bruit de phase d'un résonateur BAW effectuée avec notre banc de mesure.

La figure 3.83 présente une comparaison entre les résultats de mesures du plancher de bruit de phase qu'il est possible d'atteindre avec le banc intégré et une mesure de bruit de phase résiduel de résonateurs BAW. Le plancher de mesure est la valeur minimale pour laquelle le banc intégré sera capable de détecter une fluctuation de phase du dispositif sous test. Pour la caractérisation ce plancher, les résonateurs de la figure 3.82 ont été court-circuités afin de ne mesurer que la contribution en bruit du banc de mesure. On voit que cette mesure atteint un minimum de bruit de phase de -164 dBc/Hz. La sensibilité de notre banc est limitée par le générateur de quadrature qui introduit un bruit de phase résiduel de -164 dBc/Hz @ 100 kHz de la porteuse. Les pics de mesure que l'on voit sur la courbe sont générés par les alimentations de laboratoire et autres parasites provenant du réseau 50 Hz d'EDF.

Les mesures ont été effectuées dans une cage de Faraday limitant au maximum la détection des parasites provenant de l'extérieur. Cependant, pour s'isoler complètement du réseau électrique d'EDF, les éléments composant le banc de mesure sont généralement alimentés sur des batteries. Dans notre cas, la consommation globale du circuit et la durée de la mesure est trop longue pour nous permettre de réaliser ce test grâce à des batteries, ce qui nous conduit

à choisir une alimentation secteur. Pour limiter au maximum les effets parasites provenant du réseau d'EDF, les alimentations ont néanmoins été découplées avec des capacités chimiques de forte valeur pour filtrer tous ces harmoniques. Les niveaux de bruit mesurés sont tellement faibles, c'est pourquoi un tel filtrage reste difficile. La consommation globale du banc de mesure est certes élevée, mais ce n'est en rien gênant, car la mesure de bruit de phase est une mesure ponctuelle et non continue.

La seconde étape consiste à reconnecter les résonateurs BAW. Les mesures ainsi obtenues sont représentées sur la figure 3.83. Cette mesure de bruit de phase résiduel est valide jusqu'à 70 kHz de la porteuse, aux fréquences supérieures c'est le plancher de mesure du banc qui est détecté. Cet effet valide la mesure avec le banc de mesure de bruit de phase car on retrouve bien une concordance entre le plancher de mesure et les limites de la mesure du dispositif sous test. L'association de tous les éléments constituant le banc de mesure de bruit de phase est présentée par la figure 3.84. Sur cette figure on observe la synthèse de fréquence (PLL+VCO) utilisée comme source pour système de test de bruit de phase intégré (partie inférieure de la figure). Les plots du milieu seront utilisés pour assembler la puce complète aux résonateurs BAW.

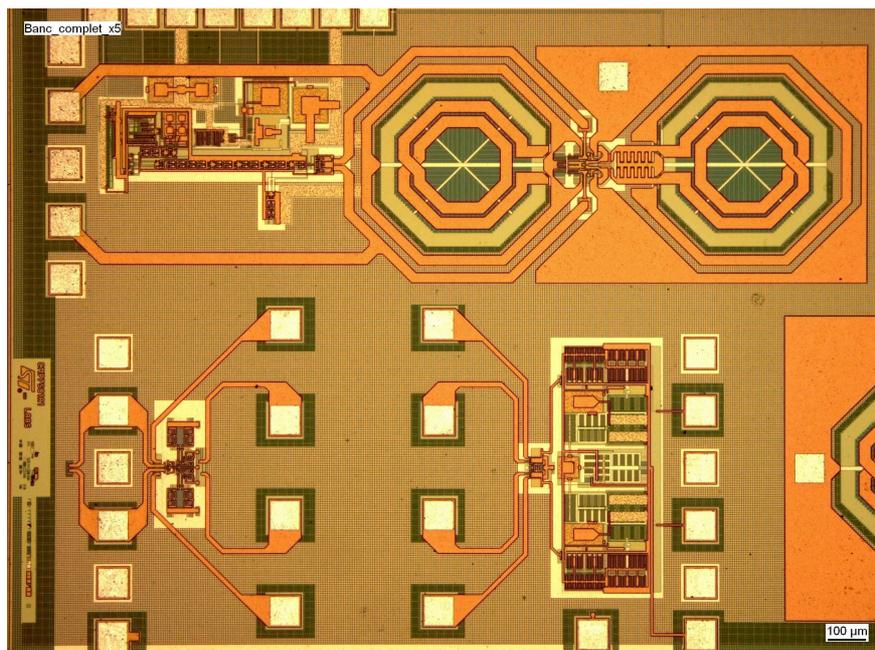


FIGURE 3.84 – Association finale du banc de mesure de bruit de phase avec dans la partie supérieure la PLL, et dans la partie inférieure le système de caractérisation.

3.7.3 Assemblages des puces BiCMOS avec les résonateurs BAW

La méthode choisie pour l'assemblage des puces BiCMOS7RF avec les résonateurs SMR est un assemblage « flip-chip ». Cette technique est possible grâce à l'utilisation d'un procédé appelé « bumping », qui consiste à réaliser une connexion entre les deux puces au travers d'une bille conductrice pour chaque accès des résonateurs BAW. La procédure d'assemblage se décompose en deux principales étapes :

- On dépose tout d’abord les billes sur les plots prévus à cet effet de l’une des deux puces à assembler. La méthode utilisée dans notre cas est appelée « ball-bumping ». On dépose un fil d’or sur le plot d’accès (comme pour réaliser un « wire-bonding ») que l’on chauffe par ultra-sons. Avec un temps de chauffe plus important, le fil va fondre et ainsi réaliser une boule métallique au bout du fil. Ensuite avec un outil de découpe, le fil au sommet de cette boule est sectionné. Cette étape est réalisée pour chaque plot d’accès sur la puce SMR.
- La seconde étape consiste à connecter cette puce à la puce BiCMOS7RF. On dépose la puce SMR dans une machine qui va la retourner et la placer au dessus des connexions du banc de mesure de bruit de phase intégré. L’assemblage des deux puces se fait soit par thermocompression, soit par collage à ultra-sons.

Une autre technique est nommée « solder bumping ». La bille métallique est dans ce cas développée lors du process avec un matériau spécifique (de type SnAgCu).

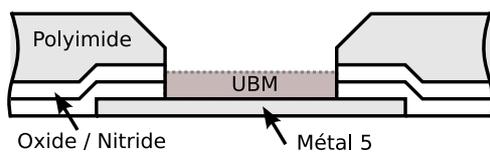


FIGURE 3.85 – Plot avant bumping

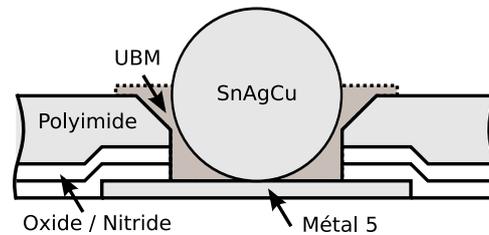


FIGURE 3.86 – Plot après bumping

L’assemblage des puces entre elles a dû être réfléchi dès la conception des circuits intégrés. En effet, pour créer des connexions entre les deux circuits avec des billes métalliques, il est nécessaire de concevoir des plots d’accueil possédant une couche dite d’UBM (Under Bump Metallurgic). Cette couche permet de faire croître en salle blanche des billes métalliques. Une ouverture nitride a été nécessaire au travers de la couche de passivation pour obtenir un accès électrique à l’intérieur de la puce. La figure 3.85 représente la vue en coupe d’un plot d’accès RF ou DC. Ce process bumping est utilisé pour réaliser des assemblages en flip-chip entre deux puces. La figure 3.86 montre la vue en coupe du plot dans le cas d’un dépôt d’une bille métallique ou dans le cas d’un « ball-bumping ». On voit sur cette figure que la couche d’UMB, sous la température lors du dépôt de la bille, s’est déplacée pour se mettre autour de la bille afin de créer une isolation électrique. Cette approche implique que les mesures sous pointes sans réaliser de billes métalliques vont induire obligatoirement des pertes importantes sur les performances mesurées et simulées.

Cependant, ces techniques ne sont pas parfaites et peuvent présenter des inconvénients qu’il nous paraît important de mentionner. Lors de la réalisation de notre prototype, les billes métalliques sont réalisées manuellement. Le temps de fusion des fils d’or n’est pas contrôlé avec une très grande précision, ce qui peut avoir pour effet que les billes ainsi réalisées présentent des variations d’épaisseur. Cela peut ainsi générer des dysfonctionnements du circuit liés à de mauvais contacts lors de l’assemblage.

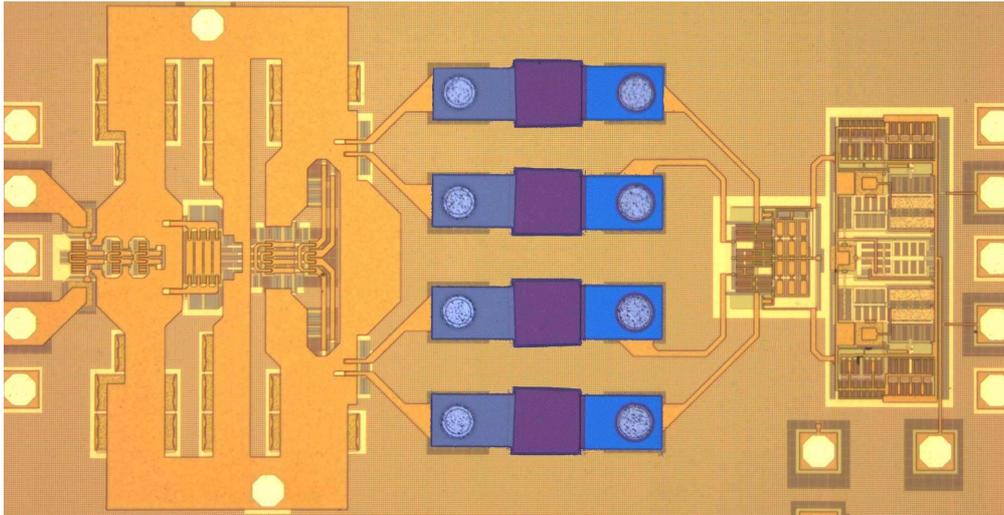


FIGURE 3.87 – Assemblage du banc de mesure de bruit de phase intégré avec les résonateurs BAW

La figure 3.87 représente l'assemblage du banc de mesure de bruit de phase intégré en technologie BiCMOS SiGe avec le dispositif à tester, à savoir les résonateurs BAW du process de fabrication BAW du CEA-LETI. Afin que les résonateurs ne soient pas perturbés par les éventuels composants et circuits actifs de la puce SiGe, il est nécessaire d'avoir une distance minimale de $180\ \mu\text{m}$ entre les plots de contact des BAW et les circuits actifs de la puce SiGe. Cette zone interdite aux transistors est représentée par la zone en pointillé autour des résonateurs. De plus, les règles de dessins des masques des résonateurs BAW imposent une distance minimale entre BAW de $250\ \mu\text{m}$. Le dessin des masques des résonateurs et leur découpe sont les dimensions minimales autorisées. En effet, si la découpe de la puce des BAW se fait trop près des résonateurs, leur réflecteur de Bragg serait endommagé et les performances dégradées. Toutes ces contraintes ont été pensées lors du dessin des masques du banc de mesure de bruit de phase intégré, sans quoi il aurait été par exemple impossible d'amener les alimentations des différents circuits composants le banc, car la puce BAW aurait obstrué les plots d'alimentations.

Dans le projet MOBILIS, l'assemblage des puces devait se faire par l'intermédiaire d'un sous-traitant de STMicroelectronics spécialisé dans ce type de montage. Malheureusement, au moment de l'écriture de ce manuscrit, nous n'avons toujours pas eu de retour de cette société. Cependant, plusieurs tentatives d'assemblage ont été effectuées au LAAS. Le LAAS est depuis peu équipé du matériel nécessaire pour le montage de circuit en *flip-chip*. Les bumps ont été placés sur les plots des résonateurs BAW, et les puces assemblées. La photo de droite de la figure 3.88 montre les deux puces assemblées. La partie visible est la face arrière de la puce des résonateurs. Malheureusement, ces puces se sont dissociées lors de la mise en boîtier du banc de mesure de bruit de phase intégré. Après plusieurs tentatives qui ont présenté les mêmes résultats, il s'est avéré que l'alliage utilisé pour réaliser les bumps n'était pas le bon pour obtenir une soudure correcte entre nos deux puces. Le LAAS ne possédant pas l'alliage approprié, une autre approche a été testée. Nous avons utilisé la même technique, mais cette fois-ci en plaçant une

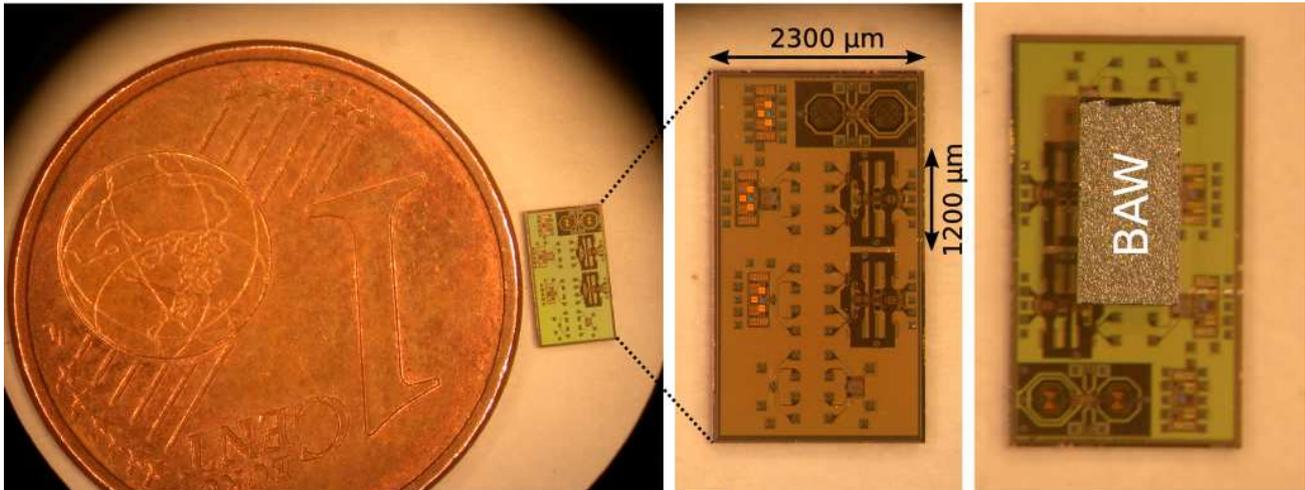


FIGURE 3.88 – Photos des deux bancs de mesure intégrés et assemblage avec les résonateurs BAW

goutte de colle conductrice sur les bumps. Après assemblage, nous nous sommes aperçus que les gouttes de colle avaient créé des courts-circuits entre plots dus à la pression exercée entre les deux RFIC. Cette technique a été écartée faute de ne pouvoir contrôler avec précision le diamètre de la goutte ainsi que la pression exercée. Faute de temps, nous ne pourrions donc pas présenter dans ce mémoire une comparaison entre les mesures en boîtiers (figure 3.83) et celles provenant du banc intégré sur le même substrat.

3.8 Conclusion

Ce chapitre justifie la technologie intégrée utilisée. Les deux technologies mises à notre disposition ont leurs avantages et leurs inconvénients, cependant le critère le plus important dans cette étude est la contribution en bruit des éléments actifs, c'est pourquoi la technologie BiCMOS est la plus appropriée. De par sa maturité en termes de procédé de fabrication et son bas coût, la technologie BiCMOS SiGe 0.25 μm de STMicroelectronics a montré des performances très intéressante pour la réalisation du système. On peut s'en rendre compte aisément en regardant les performances en bruit de phase de l'oscillateur contrôlé en tension, conçu pour élaborer la synthèse de fréquence du projet MOBILIS. Nous présentons ensuite les différentes topologies étudiées pour la génération de signaux en quadrature, afin que le mélangeur fonctionne bien en détecteur de phase. Pour définir l'architecture optimale de ce circuit, une étude entre une structure passive à base de capacités variables et un circuit actif emprunté au domaine numérique est effectué. Ce dernier circuit se présente sous la forme d'une association judicieuse de deux bascules D. Son architecture initiale montre des performances en bruit de phase médiocre. Cependant, par l'utilisation d'une technique d'optimisation de bruit de phase, nous sommes parvenus à une topologie inédite présentant, pour un circuit actif intégré, un bruit de phase résiduel inégalé.

	Cahier des charges	Banc de mesure intégré	
Technologie	BiCMOS7RF/ CMOS65 nm	BiCMOS7RF	✓
Alimentation	< à 2,7 V	2,4 V	✓
$S_{\varphi_{VCO}}$	-105 dBc/Hz @ 2,4 MHz	-122 dBc/Hz @ 1 MHz	✓
VCO	6,99 GHz <Fréq.<7,8 GHz	6,81 GHz <Fréq.<7,95 GHz	✓
Banc de mesure	1,70 GHz <Fréq.<1,98 GHz	100 MHz <Fréq.<5,5 GHz	✓
$P_{\text{Entrée BAW}}$	≥ 0 dBm	2 dBm	✓
$S_{\varphi_{\text{Diviseur}}}$ @ 10 kHz	-165 dBc/Hz (Cas optimal)	-164 dBc/Hz	×
$S_{\varphi_{\text{Diviseur}}}$ @ 10 kHz	-158 dBc/Hz (Cas minimal)	-164 dBc/Hz	✓
$S_{v_{\text{Ampli}}}$ @ 10 kHz	1,12 nV/ $\sqrt{\text{Hz}}$ (Cas optimal)	1,05 nV/ $\sqrt{\text{Hz}}$	✓
$S_{v_{\text{Ampli}}}$ @ 10 kHz	1,12 nV/ $\sqrt{\text{Hz}}$ ($K_{\varphi}=200$ mV/rad)	1,05 nV/ $\sqrt{\text{Hz}}$	✓
$S_{v_{\text{Ampli}}}$ @ 10 kHz	2,83 nV/ $\sqrt{\text{Hz}}$ ($K_{\varphi}=500$ mV/rad)	1,05 nV/ $\sqrt{\text{Hz}}$	✓
$S_{v_{\text{Mixer}_B}}$ @ 10 kHz	-174 dB ($K_{\varphi}=350$ mV/rad)	-180 dB	✓
$S_{v_{\text{Mixer}_A}}$ @ 10 kHz	-171 dB ($K_{\varphi}=500$ mV/rad)	-175 dB ($K_{\varphi}=4,13$ V/rad)	✓
$S_{\varphi_{\text{Banc}}}$ @ 10 kHz	-158 dBc/Hz (cas minimal)	-164 dBc/Hz	✓
$S_{\varphi_{\text{Banc}}}$ @ 100 kHz	-168 dBc/Hz (cas minimal)	-164 dBc/Hz	×
$S_{\varphi_{\text{BAW}}}$ @ 10 kHz	-155 dBc/Hz	-155 dBc/Hz	✓

TABLE 3.4 – Comparaison entre le cahier des charges et les performances des circuits

Cependant les critères en bruit de phase déterminés par le cahier des charges ne s'appliquent pas seulement au circuit utilisé pour générer la quadrature mais également à l'étage de détection. Nous proposons donc trois topologies de détecteurs de phase à faible bruit. La première, passive, nécessite l'utilisation de « baluns » intégrés volumineux. Il lui a été préféré une approche active, qui prête une capacité d'intégration beaucoup plus importante. La partie suivante traite de la conception d'un amplificateur basses fréquences avec une structure spécialement optimisée pour parvenir à des performances très faible bruit. Les caractéristiques en bruit basse fréquence, sont meilleures que la plupart des amplificateurs généralement utilisés pour les applications faible bruit. Le bruit équivalent ramené en entrée en fonction de la consommation de l'amplificateur a été optimisé par l'utilisation d'une architecture spécifique.

Le tableau 3.4 présente une comparaison des performances obtenues en fonction des spécifications du cahier des charges que nous nous étions fixé.

	Surface [μm^2]	Consommation [mW]
Oscillateur contrôlé en tension	1400×800	27.5
Générateur de quadrature n°1	700×800	53
Générateur de quadrature n°2	270×100	53
Détecteur de phase Résistive	116×78	25
Détecteur de phase Active	227×221	32
Amplificateur	660×250	45
Banc de mesure de bruit de phase complet	1800×1020	123 <Conso. <130

TABLE 3.5 – Consommations et dimensions des circuits

Le tableau 3.5 récapitule les dimensions et les consommations en puissance des circuits réalisés. Le banc de mesure de bruit de phase utilise une puissance comprise entre 123 mW et 130 mW selon l'architecture choisie. La synthèse de fréquence (PLL+VCO) n'est pas incluse dans la consommation globale du banc, car elle est utilisée avant tout pour réaliser la source de référence du projet MOBILIS. La consommation globale du banc de mesure est certes élevée, mais ce n'est en rien gênant, car la mesure de bruit de phase est une mesure ponctuelle et non continue. Dans le cas d'une application mobile, le contrôle de l'évolution du bruit de phase se fera lorsque le système sera connecté au secteur pour recharger la batterie. Grâce à cette approche, le bilan de puissance pour le banc de mesure est quasiment nul.

	IBM [40]	INTEL [41]	Ces travaux
Technologie	CMOS 0.25 μm	CMOS 0.25 μm	BiCMOS 0.25 μm
Tension d'alim.	\times	3.7 Volts	2.4 Volts
Mesure $S_{\varphi_{\text{Source}}}$	\checkmark	\checkmark	\checkmark
Mesure $S_{\varphi_{\text{Quad.}}}$	\times	\times	\times
Bruit ampli. [nV/ $\sqrt{\text{Hz}}$]	300 @ 10 kHz	100	1.05 @ 10 kHz
Plage de fonctionnement	0.9 GHz à 2.4 GHz	\times	0.1 GHz à 5.5 GHz
Sensibilité (Quadripôle)[dBc/Hz]	\times	\times	-164 @ 100 kHz
Sensibilité (Source) [dBc/Hz]	-62 @ 100 kHz	-75 @ 100 kHz	-133 @ 100 kHz *

TABLE 3.6 – État de l'art des systèmes de mesure de bruit de phase intégrés. (*) Cette valeur est estimée par l'équation 2.4 avec $Q=200$, $f=2$ GHz et $f_m=100$ kHz

Le tableau 3.6 présente une comparaison des performances de l'état de l'art avec celles obtenues avec notre banc de mesure de bruit de phase intégré. Notre approche permet : soit de caractériser des quadripôles à très faible bruit de phase résiduel (jusqu'à -164 dBc/Hz @ 100 kHz de la porteuse) ; soit de caractériser des sources RF à faible bruit de phase (jusqu'à -133 dBc/Hz @ 100 kHz de la porteuse).

Dans ce chapitre, les mesures réalisées des différents circuits implémentés montrent, qu'il est possible d'alléger la complexité des mesures de bruit de phase des circuits hyperfréquences. Une observation du bruit de phase au sein même du circuit est réalisée : d'une part, par l'intégration des équipements nécessaires pour la mesure, et d'autre part par la notion de testabilité intégrée. Le banc de mesure de bruit de phase intégré, de manière complémentaire à un ensemble de travaux existants, mène vers le domaine de l'instrumentation intégré autotestable encore peu exploré [41, 40]. Les travaux concurrents présentent des approches de la mesure de bruit de phase intégré par l'utilisation de ligne à retard pour un fonctionnement du banc en discriminateur de fréquence. La ligne à retard intégrée a été fabriquée avec des inverseurs pilotables. En comparaison à nos travaux, le principal inconvénient de cette structure est la possibilité de mesurer uniquement les sources hyperfréquences, et pas le bruit de phase additif des quadripôles. De plus l'utilisation d'inverseurs en tant que ligne à retard ne permet pas d'atteindre une bonne sensibilité de détection au bruit de phase (-75 dBc/Hz à 100 kHz de la porteuse, contre -164 dBc pour la même fréquence avec notre approche).

Bibliographie

- [1] D. Bell and S. Dissanayake, « Variance fluctuations of $1/f$ noise », *Electronics Letters*, vol. 11, pp. 274–276, 1975.
- [2] A. Arnaud and C. Galup-Montoro, « A compact model for flicker noise in MOS transistors for analog circuit design », *Electron Devices, IEEE Transactions on*, vol. 50, pp. 1815–1818, Aug. 2003.
- [3] Z. Chen, P. Garg, and A. Ong, « Reduction of hot-carrier-induced $1/f$ noise of MOS devices using deuterium processing », *Electron Devices and Solid-State Circuits, 2003 IEEE Conference on*, pp. 197–199, Dec. 2003.
- [4] K. Hung, P. Ko, C. Hu, and Y. Cheng, « A unified model for the flicker noise in metal-oxide-semiconductor field-effect transistors », *Electron Devices, IEEE Transactions on*, vol. 37, pp. 654–665, Mar 1990.
- [5] D. Binkley, « Tradeoffs and Optimization in Analog CMOS Design », *Mixed Design of Integrated Circuits and Systems, 2007. MIXDES '07. 14th International Conference on*, pp. 47–60, June 2007.
- [6] J. Jomaah and F. Balestra, « Low-frequency noise in advanced CMOS/SOI devices », *Circuits, Devices and Systems, IEE Proceedings -*, vol. 151, pp. 111–117, April 2004.
- [7] M. Zannoth, B. Kolb, J. Fenk, and R. Weigel, « A fully integrated VCO at 2 GHz », *Solid-State Circuits Conference, 1998. Digest of Technical Papers. 1998 IEEE International*, pp. 224–225, Feb 1998.
- [8] B. Shrestha and N.-Y. Kim, « Double Cross Coupled Colpitts VCO with Low Phase Noise using InGaP/GaAs HBT Technology », *Radio Frequency Integrated Circuits (RFIC) Symposium, 2007 IEEE*, pp. 599–602, June 2007.
- [9] D. Cordeau, J.-M. Paillot, H. Cam, G. De Astis, and L. Dascalescu, « A fully monolithic SiGe quadrature voltage controlled oscillator design for GSM/DCS-PCS applications », *Microwave Symposium Digest, 2002 IEEE MTT-S International*, vol. 1, pp. 565–568, 2002.
- [10] S.-Y. Loo, B. Colpitts, and D. Luke, « Fully-integrated bipolar differential VCOs at 2.95 and 5.7 GHz », *Electrical and Computer Engineering, 2000 Canadian Conference on*, vol. 2, pp. 797–801 vol.2, 2000.
- [11] Y. Zheng and C. Saavedra, « An Ultra-Compact CMOS Variable Phase Shifter for 2.4-GHz ISM Applications », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 56, pp. 1349–1354, June 2008.
- [12] C. Lu, A.-V. Pham, and D. Livezey, « Development of multiband phase shifters in 180-nm RF CMOS technology with active loss compensation », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 54, pp. 40–45, Jan. 2006.
- [13] D. Banbury, N. Fayyaz, S. Safavi-Naeini, and S. Nikneshan, « A CMOS 5.5/2.4 GHz dual-band smart-antenna transceiver with a novel RF dual-band phase shifter for WLAN

- 802.11a/b/g », *Radio Frequency Integrated Circuits (RFIC) Symposium, 2004. Digest of Papers. 2004 IEEE*, pp. 157–160, June 2004.
- [14] H. Zarei and D. Allstot, « A low-loss phase shifter in 180 nm CMOS for multiple-antenna receivers », *Solid-State Circuits Conference, 2004. Digest of Technical Papers. ISSCC. 2004 IEEE International*, pp. 392–534 Vol.1, Feb. 2004.
- [15] H. Hayashi and M. Mauraguchi, « An MMIC active phase shifter using a variable resonant circuit [and MESFETs] », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 47, pp. 2021–2026, Oct 1999.
- [16] F. Ellinger, J. Wagner, U. Mayer, and R. Eickhoff, « Passive varactor tuned equivalent transmission line phase shifter at C-band in 0.25 μ BiCMOS », *Circuits, Devices & Systems, IET*, vol. 2, pp. 355–360, Aug. 2008.
- [17] S. Marsh, « MMIC power splitting and combining techniques », *Design of RFIC's and MMIC's (Ref. No. 1997/391), IEE Tutorial Colloquium on*, pp. 6/1–6/7, Nov 1997.
- [18] C.-J. Lee, K. Leong, and T. Itoh, « Broadband Quadrature Hybrid Design Using Metamaterial Transmission Line and Its Application in the Broadband Continuous Phase Shifter », *Microwave Symposium, 2007. IEEE/MTT-S International*, pp. 1745–1748, June 2007.
- [19] K. Srisathit, P. Jadhav, and W. Surakamponorn, « Miniature Wilkinson Divider and Hybrid Coupler with Harmonic Suppression, Using T-Shaped Transmission Line », *Microwave Conference, 2007. APMC 2007. Asia-Pacific*, pp. 1–4, Dec. 2007.
- [20] C. Viallon, É. Tournier, J. Graffeuil, and T. Parra, « An original SiGe active differential output power splitter for millimetre-wave applications », *Microwave Conference, 2003. 33rd European*, vol. 1, pp. 1–4 Vol.1, Oct. 2003.
- [21] A.-K. Chen, H.-B. Liang, Y. Baeyens, Y.-K. Chen, J. Lin, and Y.-S. Lin, « Wideband mixed lumped-distributed-element 90deg and 180deg power splitters on silicon substrate for millimeter-wave applications », *Radio Frequency Integrated Circuits Symposium, 2008. RFIC 2008. IEEE*, pp. 449–452, 17 2008-April 17 2008.
- [22] R. Mohanavelu and P. Heydari, « A novel ultra high-speed flip-flop-based frequency divider », *Circuits and Systems, 2004. ISCAS '04. Proceedings of the 2004 International Symposium on*, vol. 4, pp. IV–169–72 Vol.4, May 2004.
- [23] R. Dehghani and S. Atarodi, « A low power wideband 2.6 GHz CMOS injection-locked ring oscillator prescaler », *Radio Frequency Integrated Circuits (RFIC) Symposium, 2003 IEEE*, pp. 659–662, June 2003.
- [24] Y.-H. Chun, J.-R. Lee, S.-W. Yun, and J.-K. Rhee, « Design of an RF low-noise bandpass filter using active capacitance circuit », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 53, pp. 687–695, Feb. 2005.
- [25] S. Verma, H. Rategh, and T. Lee, « A unified model for injection-locked frequency dividers », *Solid-State Circuits, IEEE Journal of*, vol. 38, pp. 1015–1027, June 2003.

- [26] O. Llopis, « Approche théorique et expérimentale du bruit de phase des oscillateurs microondes », *Habilitation à diriger des recherches. Laboratoire d'Analyse et d'Architecture des Systèmes du CNRS*, 2000.
- [27] S. Godet, É. Tournier, O. Llopis, A. Cathelin, and J. Juyon, « A Low Phase Noise and Wide-Bandwidth BiCMOS SiGe :C 0.25 μ m Digital Frequency Divider For An On-Chip Phase-Noise Measurement Circuit », *Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems SiRF'09, IEEE-MTT Topical Meeting on. San Diego, CA, USA*, pp. 1–4, Jan. 2009.
- [28] J. Lopez-Villegas and J. Sieiro, « Modeling of integrated inductors and transformers for RF applications », pp. 19–23, April 2005.
- [29] C. Hermann, M. Tiebout, and H. Klar, « A 0.6-V 1.6-mW transformer-based 2.5-GHz downconversion mixer with +5.4-dB gain and -2.8-dBm IIP3 in 0.13- μ m CMOS », *Microwave Theory and Techniques, IEEE Transactions on*, vol. 53, pp. 488–495, Feb. 2005.
- [30] Z. Tao, « Balun Design for Silicon RF Integrated Circuits », pp. 249–252, March 2007.
- [31] L. Carloni, F. De Bernardinis, A. Sangiovanni Vincencentelli, and M. Sgroi, « The Art and Science of Integrated System Design », in *Proc. Proceeding of the 32nd European Solid-State Device Research Conference*, pp. 19–30, 24–26 September 2002.
- [32] A. Bakker, K. Thiele, and J. Huijsing, « A CMOS nested-chopper instrumentation amplifier with 100-nV offset », *IEEE Journal of Solid-State Circuits*, vol. 35, pp. 1877–1883, Dec. 2000.
- [33] C. Bronskowski and D. Schroeder, « An Ultra Low-Noise CMOS Operational Amplifier with Programmable Noise-Power Trade-Off », in *Proc. 32nd European Solid-State Circuits Conference ESSCIRC 2006*, pp. 368–371, Sept. 2006.
- [34] R. Harrison and C. Charles, « A low-power low-noise CMOS amplifier for neural recording applications », *IEEE Journal of Solid-State Circuits*, vol. 38, no. 6, pp. 958–965, 2003.
- [35] A. B. Grebene, « Bipolar and MOS analog integrated circuit design », Micro-linear corporation, 1983.
- [36] J. Brini, « Low frequency noise spectroscopy in MOS and bipolar devices », *Microelectron. Eng.*, vol. 40, no. 3-4, pp. 167–179, 1998.
- [37] T. G. M. Kleinpenning, « Location of low frequency noise sources in submicrometer bipolar transistors », in *IEEE Trans. On Elec. Dev.*, vol. 39, pp. 1501–1506, June. 1992.
- [38] N. Ilku and K. L., « High-Performance RF Mixer and Operational Amplifier BiCMOS Circuits Using Parasitic Vertical Bipolar Transistor in CMOS Technology », *Journal of Solid-State Circuits*, vol. 40, no. 2, pp. 392–402, 2005.
- [39] S. Godet, É. Tournier, O. Llopis, A. Cathelin, and J. Juyon, « A Baseband Ultra-Low Noise SiGe :C BiCMOS 0.25 μ m Amplifier and its Application for an On-Chip Phase-Noise Measurement Circuit », *Topical Meeting on Silicon Monolithic Integrated Circuits*

in RF Systems SiRF'09, IEEE-MTT Topical Meeting on. San Diego, CA, USA, pp. 1–4, Jan. 2009.

- [40] A. Valdes-Garcia, W. Khalil, B. Bakkaloglu, J. Silva-Martinez, and E. Sanchez-Sinencio, « Built-in Self Test of RF Transceiver SoCs : from Signal Chain to RF Synthesizers », *IEEE Radio Frequency Integrated Circuits Symposium*, pp. 335–338, June 2007.
- [41] W. Khalil, B. Bakkaloglu, and S. Kiaei, « A Self-Calibrated On-Chip Phase-Noise Measurement Circuit With -75 dBc Single-Tone Sensitivity at 100 kHz Offset », *Solid-State Circuits, IEEE Journal of*, vol. 42, pp. 2758–2765, Dec. 2007.

Conclusion générale

LE TRAVAIL que nous avons présenté dans ce mémoire est une contribution à l'intégration de systèmes de tests analogiques microondes. Une tendance nouvelle est en effet observée depuis quelques années visant à contrôler le fonctionnement d'architectures intégrées analogiques plus ou moins complexes, en complétant les démarches de conception classiques de composants, circuits et systèmes microondes par la conception simultanée de leurs systèmes de test, comme il se fait déjà par ailleurs dans le domaine numérique. Nos travaux de thèse participent ainsi au développement de circuits intégrés autotestables, en proposant la conception et l'intégration d'un banc de mesure de bruit de phase reconfigurable en technologie standard BiCMOS SiGe 0,25 μm . La notion de bruit de phase, qui est un paramètre capital dans un grand nombre d'applications microondes, a ainsi été rappelée dans le premier chapitre afin de définir les objectifs de nos travaux. Elle a ainsi mis en évidence l'importance de maîtriser la pureté spectrale des sources de fréquence et des signaux utilisés dans les émetteurs/récepteurs des systèmes de télécommunications. En effet, avec l'augmentation du nombre de standards et d'utilisateurs, il devient crucial de disposer de sources microondes très sélectives. Le début du premier chapitre nous a également permis de présenter une vue d'ensemble de la métrologie du bruit de phase, ainsi que ses origines au travers des phénomènes intervenant dans la génération de ce bruit.

Les travaux de recherche présentés dans ce manuscrit ont été élaborés dans le cadre du projet Européen IST-MOBILIS. Avec différents partenaires, le but de ce projet était la conception d'un émetteur/récepteur multistandard pour la téléphonie mobile en exploitant des technologies récentes, notamment les résonateurs à ondes acoustiques de volume (BAW). Notre objectif principal était la conception d'un banc de caractérisation en bruit de phase, totalement intégré, de résonateurs BAW, et en particulier de faire la démonstration que la conception des différentes fonctions entrant dans la composition d'un tel banc pouvait être faite sur une technologie BiCMOS SiGe standard, avec un niveau de performances en bruit suffisant permettant d'assurer une transparence totale vis-à-vis du bruit de phase des résonateurs à mesurer afin de ne pas en influencer la mesure *in situ*. Pour mener à bien cet objectif, un premier banc de mesure de puissance plus classique, mais totalement automatisé, a été décrit et utilisé pour étudier le comportement des résonateurs BAW sous forte puissance (jusqu'à 30 dBm). Ce banc a été développé en grande partie dans la thèse de Sébastien Gribaldo, avec lequel nous avons travaillé conjointement.

Les performances en bruit de phase mesurées peuvent par exemple être utilisées comme indicateur de la dégradation du résonateur BAW en fonction du stress en puissance ou de son vieillissement, et ainsi en suivre l'évolution dans le temps afin d'anticiper des failles de fonctionnement avant qu'elles ne surgissent. Une fois l'architecture du banc de mesure de bruit de phase définie, basée sur des architectures déjà utilisées en métrologie externe classique, l'élaboration du cahier des charges a été une phase capitale. Il a permis de définir les spécifications de chaque élément composant le système de test intégré. Nous avons mis en œuvre une modélisation comportementale du banc de mesure, en nous attachant en particulier sur les

problèmes de la simulation de la transposition du spectre de bruit de phase vers la bande de base. Ces travaux ont été essentiels dans notre étude, car ils ont posé les bases de la faisabilité du banc de mesure de bruit de phase intégré. Par la suite, il a été possible de localiser quelles étaient les parties du banc de mesure les plus critiques vis-à-vis des performances en bruit de phase à atteindre. Les mesures effectuées sur les résonateurs BAW, après nous avoir permis de connaître l'ordre de grandeur des bruits de phase à mesurer, nous ont montré que la capacité des résonateurs BAW-SMR à tenir la puissance et leurs performances en bruit de phase font de ces composants d'excellents candidats à la conception de sources de fréquences à très haute pureté spectrale et de filtres à hautes performances, sur des technologies bas coût.

Pouvoir étudier le comportement du bruit de phase des quadripôles présents dans la chaîne RF, mais également la pureté spectrale des sources de fréquences est capital. Le second chapitre a présenté les différentes configurations intégrées du banc de mesure de bruit de phase utilisées pour mesurer ces deux types de bruit, et qui ont été brevetées. En effet, en modifiant la configuration du banc de mesure de bruit de phase, il devient possible de tester tous les types de circuits hyperfréquences. On peut ainsi caractériser le bruit de phase provenant soit d'une source, analogique (VCO) ou numérique (DDS), soit le bruit de phase résiduel de tous les types de quadripôles, qu'ils soient passifs (résonateurs BAW), ou actifs (transistors).

Avec le troisième chapitre nous avons abordé en détail la conception des différents circuits évoqués, avec dans un premier temps la réalisation du VCO de la synthèse de fréquence à PLL pour le projet MOBILIS, et dans un second temps, la conception du banc de mesure de bruit de phase intégré. Cette synthèse de fréquence multistandard est préprogrammée pour fonctionner à quatre fois la fréquence des normes de communications choisies dans le projet MOBILIS, à savoir la norme DCS et UMTS. La PLL pilote le VCO à des fréquences comprises entre 6,99 GHz et 7,8 GHz ($4 \times 1,7475$ GHz et $4 \times 1,95$ GHz), qui sont les fréquences nécessaires au fonctionnement du modulateur $\Sigma \Delta$ conçu par nos partenaires de l'IEMN de Lille. Cette synthèse de fréquence est également utilisée comme source pour notre banc de mesure de bruit de phase. La différence de fréquence entre les signaux de sorties de la PLL et les fréquences de résonance des résonateurs BAW est ajustée grâce à deux diviseurs de fréquences par deux. Le premier fait partie intégrante de la PLL tandis que le second, que nous avons conçu, fait partie intégrante du banc de mesure intégré. Il a servi non seulement à réaliser la quadrature des signaux nécessaires au bon fonctionnement du détecteur de phase du système de test du bruit de phase, mais a également servi de diviseur de puissance. Ce diviseur a permis d'obtenir quatre sorties déphasées chacune de 90° avec une erreur de phase mesurée de seulement $0,1^\circ$. Ces quatre sorties nous ont autorisé à concevoir par la suite des circuits différentiels moins sensibles aux variations technologiques lors de la fabrication. Le cahier des charges du banc montre au travers des différentes modélisations comportementales, que le diviseur de fréquence est un élément critique pour notre application car ses performances en bruit influent directement sur la capacité de détection du banc de bruit de phase intégré. Grâce à sa structure originale, le niveau de bruit de phase résiduel a atteint des performances à l'état de l'art (-164 dBc/Hz à 100

kHz de la porteuse). De plus, ce diviseur de fréquence a une très large plage de fonctionnement, et a été mesuré de 10 MHz à 5,5 GHz. Le spectre de bruit de phase détecté est transposé vers la bande de base par l'intermédiaire d'un mélangeur utilisé en détecteur de fréquence. Nous avons présenté dans ce manuscrit trois architectures de détecteur de phase. La première est une approche passive utilisant un transformateur intégré, et les deux autres sont des architectures actives à base de transistors. Les architectures actives ont été préférées à l'architecture passive pour des raisons d'intégration. Le choix de l'une des deux structures actives se fait en fonction des performances à atteindre. Nous avons montré qu'il était possible d'obtenir une sensibilité équivalente en bruit de phase de -181 dBc rad/Hz à une fréquence de 100 kHz, qui reste cependant supérieure d'environ 10 dB à celle que l'on peut obtenir avec un mélangeur discret passif à diodes. Mais les niveaux de bruit détectés sont tellement faibles qu'il a été nécessaire de concevoir un amplificateur avec une structure optimisée pour le bruit. Nous avons fait l'étude des performances en bruit des amplificateurs en fonction de la structure des étages d'amplification. Dans la structure que nous avons optimisée, un bruit équivalent ramené en entrée de 1,05 nV/Hz à une fréquence de 10 kHz a été mesurée. Ces caractéristiques de bruit mesurées sont meilleures que la plupart des amplificateurs communément utilisés dans les systèmes de mesures très faible bruit.

Enfin, nous avons validé le fonctionnement de notre banc de mesure de bruit de phase par l'assemblage des différents éléments le constituant, avec dans un premier temps l'association détecteur de phase/amplificateur et dans un second temps l'assemblage du système de test complet. Les mesures effectuées ont montré que l'association mélangeur/amplificateur présente des performances équivalentes à celles mesurées pour l'amplificateur seul (1,05 nV/Hz à une fréquence de 10 kHz). La dernière étape de nos travaux a été l'assemblage complet du banc, afin d'effectuer une mesure intégrée des résonateurs BAW. Au moment de l'écriture de ce manuscrit, nous n'avons pas eu de retour de l'assemblage final banc+résonateurs BAW en flip-chip, dû au retard de l'un de nos partenaires. Le fonctionnement de notre système n'a pour le moment été validé que par des mesures avec nos éléments montés en boîtier. Le banc de mesure de bruit de phase a présenté une excellente sensibilité au bruit avec un plancher à -164 dBc/Hz à 100 kHz de la porteuse avec une fréquence de coupure du bruit en $1/f$ à 3 kHz de la porteuse. Notre étude se termine ainsi par la démonstration du fonctionnement de notre banc dédié à la mesure de bruit de phase de résonateurs BAW.

Compte tenu des résultats obtenus, ces travaux amènent des perspectives de travail intéressante comme par exemple la mise en place de boucles d'asservissement basées sur ces systèmes de mesure intégrés, pour rendre les circuits RF totalement reconfigurables. À aucun moment nous n'envisageons à très court terme le remplacement des mesures de bruit de phase externes par une méthode intégrée. Mais le débat reste ouvert, car l'avancée technologique des circuits intégrés RF, et plus particulièrement des composants actifs en terme de dimensions et de performances permettent le développement de système de contrôle à côté des composants ou fonctions à tester avec un encombrement minimum, permettant donc une réduction du coût

et du temps liés à la phase de test. Enfin, l'avantage de notre banc de mesure de bruit de phase intégré est son côté reconfigurable, en permettant non seulement la mesure de sources microondes, mais également en autorisant la mesure de quadripôles à très faible bruit de phase ajouté.

Bibliographie

Brevets internationaux

- [1] Cathelin, A. et Godet, S. et Llopis O., et Tournier, É. et Thuriès, S., « Circuit électronique comprenant un dispositif de mesure du bruit de phase d'un dispositif oscillant et/ou résonant », *Brevet STMicroelectronics SA et CNRS*, B0/-110879FR, 05-GR1-404, 2008.
- [2] Cathelin, A. et Thuriès, S. et Godet, S. et Tournier, É. et Graffeuil J., « Procédé et système de génération d'un signal impulsionnel du type à bande ultra large », *Brevet STMicroelectronics SA et CNRS*, B0/-0244FR-FZ/EVH, 06-GR1-657, 2008.

Revue internationale avec comité de lecture

- [3] Thuries, S. and Tournier, E. and Cathelin, A. and Godet, S. and Graffeuil, J., « A 6-GHz Low-Power BiCMOS SiGe :C 0.25 um Direct Digital Synthesizer », *Microwave and Wireless Components Letters, IEEE*, vol.18, pp. 46–48, 2008.

Congrès internationaux avec comité de lecture

- [4] S. Godet, E. Tournier, O. Llopis, A. Cathelin, and J. Juyon, « A Low Phase Noise and Wide-Bandwidth BiCMOS SiGe :C 0.25um Digital Frequency Divider For An On-Chip Phase-Noise Measurement Circuit », *Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems SiRF'09, IEEE-MTT Topical Meeting on. San Diego, CA, USA*, Jan. 2009.
- [5] S. Godet, E. Tournier, O. Llopis, A. Cathelin, and J. Juyon, « A Baseband Ultra-Low Noise SiGe :C BiCMOS 0.25 um Amplifier and its Application for an On-Chip Phase-Noise Measurement Circuit », *Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems SiRF'09, IEEE-MTT Topical Meeting on. San Diego, CA, USA*, Jan. 2009.
- [6] S. Godet, S. Gribaldo, E. Tournier, O. Llopis, A. Reinhardt, and J. David, « An automated measurement bench for integrated baw resonators nonlinear characterization at microwave frequencies », *European Frequency and Time Forum (EFTF), Toulouse, France*, 2008.
- [7] Tournier, É. and Llopis, O. and Godet, S. and Gribaldo, S., « Phase noise behaviour of FBAR/SMR resonators - Application to frequency generation and measurement », *International Microwave Symposium IEEE-MTT, Boston, USA*, sans acte, June 2009.

Congrès nationaux avec comité de lecture

- [8] Godet, S. et Tournier, É. et Llopis O., « Simulation de la transposition du spectre de bruit », *Journées Nationales des Microondes (JNM 2007)*, Toulouse, 2p., 23-25 Mai 2007.

- [9] Godet, S. et Tournier, É. et Llopis O. et Juyon J. et Cathelin A., « Diviseur de fréquence SiGe :C 0,25 um, large bande et faible bruit, pour banc de mesure de bruit de phase intégré », *Journées Nationales des Microondes (JNM 2009)*, Grenoble, 2p., Mai 2009.
- [10] Godet, S., « Intégration d'un banc de mesure de bruit de phase en technologie BiCMOS SiGe 0.25 um », *11e Journées Nationales du Réseau Doctoral en Microélectronique (JNRDM)*, Bordeaux, 3p., 14-16 Mai 2008
- [11] Godet, S., « Intégration d'un banc de mesure de bruit de phase en technologie BiCMOS SiGe 0.25 um », *Journée annuelle de l'Ecole doctorale GEET- Toulouse*, Toulouse, 3p., 20 Mars 2008

RÉSUMÉS

Résumé

CE MANUSCRIT présente l'intégration conjointe d'un banc de mesure de bruit de phase et de résonateurs BAW sur lesquels doit s'effectuer la mesure. Une tendance actuelle vise à intégrer à côté de systèmes plus ou moins complexes, des circuits permettant d'en faciliter les tests. L'intégration du banc de mesure de bruit de phase permet de nous affranchir des contraintes provenant de la mesure externe sous pointes et du coût élevé associé. L'intégration simultanée des circuits de tests avec les systèmes à mesurer, permet également d'exploiter pleinement les possibilités d'appariement de composants disponibles sur un même substrat. Ce type de mesure On-Chip simplifie considérablement la procédure de test, en minimisant l'utilisation de matériel de mesure externe encombrant et de coût élevé. Elle évite aussi les dispersions inhérentes à l'utilisation de composants discrets externes, offrant la possibilité de suivre facilement l'évolution des caractéristiques du système, soit dans le temps, soit après divers types de dégradations. Cette mesure intégrée conduit naturellement à la conception de circuits autotestables, et donc autoreconfigurables. Notre travail de thèse a consisté à définir l'architecture, ainsi que le dimensionnement des différents éléments du banc de mesure, en fonction de la précision de mesure souhaitée. Nous avons montré qu'un système d'instrumentation performant peut s'intégrer dans une technologie SiGe standard.

Abstract

THIS WORKS deals with an integrated phase noise test bench for BAW resonators. The technology which has been used is the SiGe :C 0.25 μm BiCMOS7RF process from ST Microelectronics. A current trend is to integrate testing facilities next to more or less complex circuits. The integrated test bench for measuring phase noise can relieve us of the constraints of external probing measurement and high cost. The simultaneous integration of the test circuit with the systems to measure also allows to fully exploit component matching possibilities available on the same substrate. On-chip measurement greatly simplifies the testing process, minimizing the use of bulky external measurement equipment and high cost. It also allows to follow the system characteristic variations, in time or after various damages. This measure leads naturally to the design of self-testable, therefore self-reconfigurable, ICs. The goal of this thesis was to define the component architectures and the design of the integrated phase noise test bench, depending on the measurement accuracy. We show that this highly performant instrumentation system can be integrated in a standard SiGe technology.

Mots clés

Banc de mesure de bruit de phase intégrée, transistor bipolaire, BiCMOS, circuits analogiques RF, HF, bruit de phase, diviseur de fréquence, RFIC, ICs, AOP, amplificateur opérationnel, mélangeur, détecteur de phase, résonateurs BAW, FBAR, SMR, oscillateur, circuits micro-ondes.

Keywords

On-chip phase-noise measurement circuit, Integrated phase noise test bench, Silicon bipolar/BiCMOS process technology, RF analog circuits, phase noise, frequency divider, RFIC, ICs, operational amplifier, mixer, phase detector, BAW resonators, FBAR, SMR, VCO, PLL, microwave circuits.