



**HAL**  
open science

# Implémentation de techniques de linéarisation et d'amélioration du rendement pour les amplificateurs de puissance RF

Albert Cesari

► **To cite this version:**

Albert Cesari. Implémentation de techniques de linéarisation et d'amélioration du rendement pour les amplificateurs de puissance RF. Micro et nanotechnologies/Microélectronique. Université Paul Sabatier - Toulouse III, 2008. Français. NNT: . tel-00538808

**HAL Id: tel-00538808**

**<https://theses.hal.science/tel-00538808>**

Submitted on 23 Nov 2010

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



# THÈSE

En vue de l'obtention du

## DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par l'Institut National des Sciences Appliquées de Toulouse  
Discipline ou spécialité : Télécommunications

---

Présentée et soutenue par  
**Albert Cesari Bohigas**

le 19 septembre 2008

Titre :

**Implémentation de Techniques de Linéarisation et d'Amélioration du Rendement pour les Amplificateurs de Puissance RF**

---

### JURY

*M. Bruno Allard, INSA Lyon, RAPPORTEUR*  
*M. Luis Martinez Salamero, URV Tarragona, RAPPORTEUR*  
*M. Thierry Parra, UPS Toulouse, PRÉSIDENT*  
*Mme. Corinne Alonso, UPS Toulouse, EXAMINATRICE*  
*M. Eduard Bertran, UPC Barcelona, EXAMINATEUR*  
*M. Jean-Marie Dilhac, INSA Toulouse, DIRECTEUR DE THESE*

---

**Ecole doctorale : GEET**  
**Unité de recherche : Intégration de Systèmes de Gestion de l'Energie**



# Remerciements

Je tiens tout d'abord à remercier mon directeur de thèse, Jean-Marie Dilhac pour m'avoir donné l'opportunité d'entamer et poursuivre cette thèse au LAAS-CNRS, et sa disponibilité malgré son emploi du temps toujours très chargé. Je veux lui exprimer ma sincère gratitude pour son encadrement, soutien, patience et collaboration au long de ces trois ans et demi, et spécialement pendant cette dernière époque où j'ai dû finir la rédaction du manuscrit à distance. Sans lui, ce travail, et plus particulièrement la rédaction de ce mémoire aurait été impossible.

Je tiens aussi à remercier Corinne Alonso qui m'a beaucoup aidé et encadré à *temps partiel* dans la dernière année de thèse. Je tiens à lui exprimer ma sincère gratitude pour tout le temps et toute l'énergie qu'elle a mis en moi et dans la lecture précise de certaines parties de ce travail.

Un grand merci à Eduard Bertran, pour m'avoir accueilli dans son équipe au Departament de Teoria del Senyal i Comunicacions, de l'Université Polytechnique de Catalogne, Barcelona, pendant mes séjours en 2006 et 2007. Une bonne partie des travaux ici présentés se sont inspirés ou ont son origine dans ces échanges. Là-bas j'ai eu le plaisir de faire connaissance et travailler avec Gabriel Montoro et Pere Ll. Gilabert, ce qui a été énormément enrichissant aussi dans le plan scientifique que dans le plan personnel.

Je remercie chaleureusement Thierry Parra qui fut toujours disponible pour discuter, me conseiller, et m'orienter.

Un grand merci à Angel Cid-Pastor pour sa collaboration dans ces travaux, et à Lionel Séguier pour son aide, sa collaboration technique et sa constante disponibilité. Je remercie également Pierre Lacroix pour son support technique.

Je tiens à remercier Messieurs Malik Ghallab et Raja Chatila, directeurs du LAAS-CNRS, pour m'avoir accueilli dans son laboratoire. Plus particulièrement, je remercie Marise Bafleur et Jean-Louis Sanchez, responsables du groupe de recherche, pour m'avoir accueilli, intégré et soutenu pendant ces années. Je tiens aussi à remercier toutes les personnes travaillant au sein du groupe de recherche. Je remercie d'une manière générale toutes les personnes que j'ai pu rencontrer au sein du laboratoire et qui chaque fois se sont montrées disponibles et efficaces, et sans qui je n'aurais pas pu passer trois ans de thèse de manière aussi profitable.

Je remercie la société Freescale, et notamment Frédéric Fernez pour la donation de matériel et pour les enrichissantes discussions techniques.

Merci aussi pour leur amitié au cours de ces années à Eduard, Urtzi, Sylvain et David. Je ne peux pas oublier mes camarades footeux : Nabil, Amine, Nicolas, Aihmed, Cédric, Stéphane, et tous les autres. Que de bonheur avec tous eux, que ça ait été sur le terrain ou autour d'un café ! Je ne peux pas oublier les INSAiens Julien, Jean-Pierre, Cyril, Jérôme et Claire, et les autres, toujours présents en ces moments de décompression, la plupart des fois en plein milieu des Pyrénées.

Enfin, un immense merci à mes parents, Eduard et Maria Mercè, ainsi qu'à mon frère Joan pour leur soutien inconditionnel depuis le début.

Le plus énorme des mercis pour Ari, pour son soutien, pour sa patience dans les temps durs, pour son amitié, pour son amour, pour les rigolades, pour tout ce qu'elle m'a apportée.

# Résumé

L'antagonisme entre la capacité d'émission d'informations haut débit (linéarité) et le rendement énergétique, dans le contexte des émetteurs radio, est l'axe des travaux de cette thèse.

Nous proposons une architecture matérielle basé sur circuits FPGA<sup>1</sup> pour l'implémentation de fonctionnalités de prédistorsion numérique (DPD) pour la linéarisation d'amplificateurs RF. Nous articulons nos approches à partir de la séparation entre les processus de prédistorsion et d'adaptation. Ainsi, nous pouvons proposer une structure matérielle –le BPC<sup>2</sup> ou Cellule Basique de Predistorsion – bien adaptée pour l'implémentation du module de prédistorsion.

Le module de prédistorsion basé sur BPC peut être reconfigurable au besoin, et, en plus, il reste indépendant de la méthodologie particulière de dérivation de la fonction de prédistorsion. Afin d'effectuer des validations, deux prototypes permettant de tester des stratégies de prédistorsion performantes et novatrices ont été mis en œuvre.

Dans un premier temps, nous avons implémenté un système DPD basé sur la théorie des systèmes hyperstables sur une plateforme mixte FPGA/DSP<sup>3</sup>. En complément des résultats expérimentaux, nous rentrons dans le détail des fonctions complémentaires à la prédistorsion et l'adaptation nécessaires pour produire la prédistorsion.

Le deuxième prototype adresse la linéarisation et la compensation des effets mémoire de l'amplificateur RF. Nous présentons et validons expérimentalement une structure de prédistorsion du type NARMA<sup>4</sup>, implémentée au moyen d'un réseau de cellules BPC. Au passage, nous étudions la consommation de la prédistorsion et son impact sur le rendement. Si l'utilisation de la prédistorsion s'avère inévitable pour contrer les effets mémoire, nous proposons de dégrader la *Classe* de l'amplificateur, dans le but d'obtenir un émetteur aussi linéaire mais plus performant énergétiquement.

Finalement, au delà de la prédistorsion seule, nous proposons, analysons et validons expérimentalement un système de prédistorsion + commande dynamique de l'alimentation de l'amplificateur RF. La structure de traitement du signal numérique développée, permet de : 1/prédistordre le signal et 2/commander des modulateurs d'amplitude lents (par rapport à la largeur de bande de l'application cible, mais ayant de forts rendements de conversion). L'inclusion de capacités de pilotage de l'alimentation autour de la prédistorsion s'avère peu coûteuse et permet

---

<sup>1</sup>FPGA : *Field Programmable Gate Array*

<sup>2</sup>BPC : *Basic Predistortion Cell*

<sup>3</sup>DSP : *Digital Signal Processor*

<sup>4</sup>NARMA : *Nonlinear Auto-Regressive Moving Average*

d'atteindre des rendements améliorés sans perte de linéarité.

# Abstract

The antagonism between information capacity and energetic efficiency in the context of wireless communications, more precisely : the trade-off between transmitter linearity and its efficiency ; is the main driver of this thesis.

A FPGA<sup>5</sup>-based architecture for digital predistortion (DPD) linearizers for RF power amplifiers is proposed in this thesis. By means of separating the adaptation process from the predistortion itself, a convenient, simple hardware building block for the DPD architecture inside the FPGA –the *Basic Predistortion Cell* (BPC)– has been identified.

A BPC-based architecture provides independency from the particular DPD function derivation method, and it is easily scalable and reconfigurable, depending on the operation mode and degree of impairments introduced by the transmitter chain in each particular case. In order to support those claims and provide experimental evidence, two main different prototyping scenarios have been developed.

In the first one, a DPD adaptive linearizer based on the passivity theory (hyperstable systems) has been designed and implemented on a low-cost mixed FPGA/DSP<sup>6</sup> platform. Besides experimental results, complementary signal processing techniques to DPD are also addressed, thus giving a wide insight on realistic scenarios of DPD systems.

In the second scenario, an advanced, adaptive DPD system aimed at compensating not only PA's nonlinear behavior, but also its memory effects, is presented. It is based on a Nonlinear Auto-Regressive Moving Average<sup>7</sup> structure which is mapped into hardware using a BPC grid-structure. Besides the experimental results on PA efficiency and linearity, FPGA implementation issues –such as adaptation and power consumption– are also studied. The manipulation of the PA class of operation to improve its efficiency, provided that DPD may be unavoidable due to the impact of memory effects, is discussed as well.

Finally, to further improve efficiency, a DPD linearizer with dynamic supply built-in capabilities has been proposed and implemented as discussed in the last part of this thesis. There, an efficient, bandwidth limited, switched DC-DC converter is in charge of the PA supply modulation. The thorough design procedure targeting a FPGA implementation shows how the necessary functions for commanding the supply modulator can be seamlessly integrated within the DPD processor. The experimental results highlight how the proposed solution maintains linearity and enhances the PA efficiency when compared to a DPD-only method.

---

<sup>5</sup>FPGA : *Field Programmable Gate Array*

<sup>6</sup>DSP : *Digital Signal Processor*

<sup>7</sup>NARMA : *Nonlinear Auto-Regressive Moving Average*





# Table des matières

<b>Remerciements</b>	<b>i</b>
<b>Résumé</b>	<b>iii</b>
<b>Abstract</b>	<b>v</b>
<b>1 Introduction Générale</b>	<b>1</b>
1.1 Linéarisation : Prédistorsion . . . . .	2
1.2 Rendement : Alimentation dynamique . . . . .	3
1.3 Organisation . . . . .	4
<b>2 Généralités</b>	<b>7</b>
2.1 Modulations Numériques . . . . .	8
2.1.1 Largeur de bande et Capacité . . . . .	9
2.1.2 Modulations d'Amplitude et de Phase . . . . .	11
2.1.3 <i>Peak to Average Power Ratio</i> (PAPR) . . . . .	15
2.2 Architecture et Systèmes commerciaux . . . . .	17
2.2.1 L'émetteur . . . . .	17
2.2.2 Standards de communication radio commerciaux . . . . .	21
2.3 L'Amplificateur de Puissance RF . . . . .	25
2.3.1 Rendement et Classes d'Opération . . . . .	25
2.3.2 Paramètres de Base des Amplificateurs de Puissance . . . . .	31
2.3.3 Analyse à deux tons . . . . .	36
2.3.4 Réponses AM-AM, AM-PM. Modèles sans mémoire . . . . .	38
2.4 Effets mémoire dans les Amplificateurs . . . . .	41
2.4.1 Manifestation et origine des effets mémoire . . . . .	42
2.4.2 Modèles de l'amplificateur avec effets mémoire . . . . .	44
2.5 Mesure des distorsions . . . . .	49
2.5.1 <i>Adjacent Channel Power Ratio</i> (ACPR) . . . . .	50
2.5.2 <i>Error Vector Magnitude</i> (EVM) . . . . .	51
2.6 Conclusions au Chapitre 2 . . . . .	52

<b>3</b>	<b>Linéarisation, Amélioration du Rendement</b>	<b>55</b>
3.1	Techniques de linéarisation . . . . .	57
3.1.1	<i>Feedforward</i> . . . . .	57
3.1.2	<i>Feedback</i> . . . . .	59
3.1.3	Prédistorsion . . . . .	61
3.2	Techniques d'amélioration du rendement . . . . .	66
3.2.1	LINC . . . . .	67
3.2.2	Doherty . . . . .	68
3.2.3	<i>Envelope Elimination and Restoration (EER)</i> . . . . .	70
3.2.4	<i>Envelope Tracking (ET)</i> . . . . .	73
3.2.5	<i>Linear Assisted Power Converter</i> . . . . .	78
3.3	Conclusions au Chapitre 3 . . . . .	80
<b>4</b>	<b>Prédistorsion Numérique</b>	<b>83</b>
4.1	Prédistorsion et Adaptation . . . . .	86
4.2	Algorithmes classiques . . . . .	89
4.2.1	Prédistorsion <i>Mapping/Nagata</i> . . . . .	90
4.2.2	Prédistorsion <i>Polar</i> et <i>Complex Gain</i> . . . . .	91
4.2.3	Prédistorsion par polynômes . . . . .	92
4.2.4	Réflexions à propos des algorithmes de prédistorsion . . . . .	93
4.3	Apprentissage indirect . . . . .	96
4.4	Adaptation différée . . . . .	99
4.4.1	Estimation de l'Amplificateur, puis inversion . . . . .	101
4.4.2	Estimation différée par apprentissage indirect . . . . .	103
4.5	Compensation des Effets Mémoire . . . . .	105
4.5.1	Mécaniques généraux d'obtention de $f_{PD}$ . . . . .	107
4.6	Démonstrateurs . . . . .	110
4.7	Généralisation de l'architecture . . . . .	115
4.8	Cellule Basique de Prédistorsion (BPC) . . . . .	117
4.8.1	Exemple : $f_{PD}$ avec structure <i>memory polynomial</i> . . . . .	119
4.9	Conclusions au Chapitre 4 . . . . .	122
<b>5</b>	<b>Prédistorsion DSP+FPGA</b>	<b>125</b>
5.1	Principes du linéarisateur hyperstable . . . . .	126
5.1.1	Algorithme original - analogique . . . . .	126
5.1.2	Algorithme original - numérique . . . . .	128
5.1.3	Réflexions à propos de la solution numérique . . . . .	128
5.2	Adaptation différée . . . . .	134
5.2.1	Résultats en simulation et raffinement du principe . . . . .	137
5.3	Conception logicielle et matérielle . . . . .	139
5.3.1	Communications FPGA - DSP . . . . .	140
5.3.2	Partie Adaptation et DSP . . . . .	141
5.3.3	Partie prédistorsion et FPGA . . . . .	149
5.4	Résultats Experimentaux . . . . .	150

---

5.5	Conclusions au Chapitre 5 . . . . .	155
<b>6</b>	<b>Prédistorsion <i>Memory Polynomials</i> et NARMA</b>	<b>157</b>
6.1	<i>Memory Polynomials</i> avec adaptation LMS . . . . .	158
6.1.1	Etude théorique . . . . .	159
6.1.2	Conception FPGA du module de prédistorsion . . . . .	165
6.1.3	Résultats Expérimentaux . . . . .	169
6.2	NARMA avec adaptation LS . . . . .	177
6.2.1	Le modèle NARMA . . . . .	179
6.2.2	Déduction de $f_{PD}$ . . . . .	179
6.2.3	Conception FPGA : Récursivité . . . . .	183
6.2.4	Résultats Expérimentaux . . . . .	186
6.3	Etude du rendement énergétique . . . . .	199
6.3.1	Consommation de la maquette . . . . .	199
6.3.2	Mécanismes d'amélioration du rendement . . . . .	201
6.4	Conclusions au Chapitre 6 . . . . .	207
<b>7</b>	<b>Pilote numérique pour l'alimentation dynamique</b>	<b>209</b>
7.1	Problématique et positionnement . . . . .	210
7.2	Méthodologie . . . . .	213
7.2.1	Principes . . . . .	213
7.2.2	Modèles de l'amplificateur et du modulateur . . . . .	222
7.2.3	Evaluation de la méthodologie proposée . . . . .	226
7.3	Conception FPGA et validation . . . . .	234
7.3.1	Conception . . . . .	234
7.3.2	Validation . . . . .	238
7.4	Résultats Expérimentaux . . . . .	248
7.4.1	Présentation de la Maquette . . . . .	248
7.4.2	Estimation de la réponse du modulateur d'amplitude . . . . .	254
7.4.3	Mesures sur le système complet . . . . .	256
7.5	Conclusions au Chapitre 7 . . . . .	262
<b>8</b>	<b>Conclusions générales et perspectives</b>	<b>263</b>



# Table des figures

1.1	Plan du manuscrit . . . . .	5
2.1	Signaux : capacité et bruit . . . . .	11
2.2	Signaux sur le plan complexe . . . . .	12
2.3	Modulations OOK, BPSK, QPSK et 16-QAM . . . . .	13
2.4	PAPR . . . . .	16
2.5	PAPR et la problématique du rendement . . . . .	16
2.6	Filtrage cosinus surélevé . . . . .	18
2.7	Architecture d'un émetteur numérique de conversion directe . . . . .	19
2.8	Bilan de puissances dans un système amplificateur RF . . . . .	25
2.9	Amplificateur <i>Classe A</i> . . . . .	28
2.10	Rendements vs. <i>Backoff</i> . . . . .	31
2.11	Banc de mesures du rendement . . . . .	31
2.12	Points de Compression à 1dB, de Saturation et d'Interception . . . . .	35
2.13	Test deux tons . . . . .	37
2.14	Banc de mesure des produits d'IMD . . . . .	39
2.15	Résultats des mesures des produits d'IMD . . . . .	39
2.16	Asymétries des produits IMD mesurées . . . . .	43
2.17	Caractéristique AM-AM expérimentale avec effets mémoire . . . . .	44
2.18	<i>Memory Polynomials</i> . . . . .	46
2.19	Modèle de Hammerstein . . . . .	47
2.20	Modèle de Wiener . . . . .	48
2.21	Modèle de Wiener en parallèle . . . . .	49
2.22	Modèles dérivés des séries de Volterra . . . . .	49
2.23	Mesure d'ACPR . . . . .	51
2.24	EVM . . . . .	52
3.1	Structure <i>Feedforward</i> . . . . .	58
3.2	Structures <i>Envelope Feedback</i> . . . . .	60
3.3	Structure <i>Cartesian Feedback</i> . . . . .	61
3.4	Structure et principe de prédistorsion . . . . .	61
3.5	Architecture de prédistorsion numérique en bande de base . . . . .	63
3.6	Principe de prédistorsion . . . . .	64

3.7	Prédistorsion analogique commandée numériquement . . . . .	66
3.8	Structure LINC . . . . .	68
3.9	Structure Doherty . . . . .	68
3.10	Rendement Doherty . . . . .	69
3.11	Structure EER . . . . .	70
3.12	Structure <i>Polar Transmitter</i> . . . . .	72
3.13	Structure ET . . . . .	74
3.14	AM-AM, AM-PM et rendement de l'architecture ET . . . . .	75
3.15	Variations de l'alimentation, cas ET . . . . .	76
3.16	Ondulation résiduelle . . . . .	78
3.17	<i>Linear Assisted Power Converter</i> . . . . .	78
3.18	Modulateur d'amplitude UCSD . . . . .	80
4.1	Conventions de nomenclature et graphisme . . . . .	85
4.2	Définitions Prédistorsion Numérique . . . . .	88
4.3	Algorithme de Prédistorsion Numérique . . . . .	89
4.4	Convergence <i>Complex Gain</i> et <i>Polynomial</i> . . . . .	95
4.5	Convergence <i>Mapping</i> . . . . .	95
4.6	Apprentissage indirect (Postdistorsion) . . . . .	96
4.7	Convergence RLS . . . . .	98
4.8	Compromis et concessions des algorithmes de prédistorsion . . . . .	100
4.9	Gains complexes pour $f_{PD}$ à partir de $g_{PA}$ . . . . .	102
4.10	Estimation différée de $f_{PD}$ à partir du modèle . . . . .	102
4.11	Prédistorsion basée sur le modèle . . . . .	106
4.12	Compensation des effets mémoire . . . . .	107
4.13	Architecture Générique de Prédistorsion . . . . .	115
4.14	Architecture Matérielle de Prédistorsion . . . . .	117
4.15	Cellule basique de Prédistorsion (BPC) . . . . .	119
4.16	Module de prédistorsion à partir de BPC . . . . .	121
4.17	Structure de prédistorsion suggérée par Xilinx . . . . .	121
5.1	Architecture originale Hyperstable . . . . .	127
5.2	Architecture numérique Hyperstable . . . . .	129
5.3	Impact des décalages . . . . .	130
5.4	Etude de l'algorithme numérique . . . . .	132
5.5	Réponse AM-AM de l'amplificateur ZHL . . . . .	133
5.6	Modification de l'algorithme hyperstable . . . . .	135
5.7	Adaptation différée . . . . .	137
5.8	Etude Hyperstable numérique, adaptation différée . . . . .	138
5.9	Structure du filtre <i>forward-backward</i> . . . . .	138
5.10	Coefficients après adaptation . . . . .	139
5.11	Liaison physique entre le DSP et FPGA . . . . .	141
5.12	Exemple de communications DSP-FPGA . . . . .	142
5.13	Flux d'actions DSP/adaptation et FPGA/prédistorsion . . . . .	143

---

5.14	Etapes de l'adaptation . . . . .	144
5.15	Problème de l'estimation du déphasage . . . . .	144
5.16	Exemple de calcul du décalage . . . . .	145
5.17	Estimation de la composante continue . . . . .	147
5.18	Exemple de compensation du déphasage . . . . .	148
5.19	Tables LUT dans une cellule BPC . . . . .	150
5.20	Transferts et capture de données . . . . .	151
5.21	Prédistorsion sans lissage des coefficients . . . . .	151
5.22	Prédistorsion avec lissage des coefficients . . . . .	152
5.23	Inclusion de fonctions d'interpolation dans la FPGA . . . . .	153
5.24	Filtre CIC . . . . .	154
5.25	Etude des filtres CIC . . . . .	154
5.26	Etude des filtres CIC . . . . .	155
6.1	Prédistorsion BPC et adaptation LMS . . . . .	160
6.2	Modèle W-H . . . . .	162
6.3	Convergence LMS LUT . . . . .	163
6.4	Convergence LMS LUT différée . . . . .	164
6.5	Schéma de la maquette expérimentale de prédistorsion . . . . .	165
6.6	Maquette expérimentale de prédistorsion . . . . .	166
6.7	Conception hiérarchique du module de prédistorsion . . . . .	167
6.8	Module de prédistorsion . . . . .	167
6.9	Arrangement des cellules BPC . . . . .	170
6.10	Implémentation d'une cellule BPC . . . . .	171
6.11	Organisation de la table LUT dans chacune des cellules BPC . . . . .	171
6.12	Amplificateur MRF21010 . . . . .	172
6.13	Caractéristiques de l'amplificateur MRF21010 . . . . .	173
6.14	Prédistorsion de l'amplificateur MRF21010, AM-AM . . . . .	173
6.15	Prédistorsion de l'amplificateur MRF21010, spectres . . . . .	174
6.16	Caractéristiques de l'amplificateur MPI . . . . .	174
6.17	Comparative des amplificateurs sous test . . . . .	176
6.18	Prédistorsion de l'amplificateur MPI, AM-AM . . . . .	176
6.19	Prédistorsion de l'amplificateur MPI, spectres . . . . .	177
6.20	Structure NARMA . . . . .	179
6.21	Système avec prédistorsion, estimation, et amplificateur . . . . .	180
6.22	Convergence NARMA différée . . . . .	182
6.23	Implémentation NARMA au moyen de cellules BPC . . . . .	184
6.24	Latences, structure non récursive . . . . .	185
6.25	Latences, structure récursive . . . . .	186
6.26	Amplificateur MRF7S21170 . . . . .	187
6.27	Caractéristiques de l'amplificateur MRF7S21170 . . . . .	188
6.28	Signal 20MHz, spectre . . . . .	189
6.29	Caractéristiques AM-AM . . . . .	189
6.30	Constellation 16-QAM et EVM . . . . .	190



6.31	Comparaison de différents arrangements BPC-NARMA . . .	191
6.32	Robustesse face à la largeur de bande du signal . . . . .	192
6.33	Etude WCDMA, spectre du signal . . . . .	194
6.34	Problème de l'exhaustivité des données . . . . .	195
6.35	Flot d'événements lors de l'adaptation . . . . .	196
6.36	Evolution de l'EVM en émission . . . . .	198
6.37	Consommation du module de prédistorsion . . . . .	200
6.38	Amélioration implicite du rendement . . . . .	202
6.39	Amélioration explicite du rendement . . . . .	204
6.40	Amélioration du rendement par réglage de la polarisation . .	205
6.41	Prédistorsion de l'amplificateur avec polarisation dégradée . .	206
6.42	Consommation et puissance, mode nominal et mode dégradé	206
7.1	Solution entre les approches ET et AET/SET . . . . .	213
7.2	Caractéristiques de l'amplificateur . . . . .	215
7.3	CAS 1. Schéma fonctionnel système . . . . .	217
7.4	CAS 1. Parcours du signal RF . . . . .	217
7.5	CAS 2 : Schéma fonctionnel . . . . .	218
7.6	CAS 2 : Chronogramme - Principe du pilotage . . . . .	219
7.7	Dépendance $f_{PD}(x, V_{cc})$ . . . . .	220
7.8	CAS 2 : Chronogramme . . . . .	221
7.9	CAS 2 : Parcours du signal RF . . . . .	222
7.10	Exemple faible consommation, fort rendement . . . . .	222
7.11	Exemple forte consommation, faible rendement . . . . .	223
7.12	Convertisseur <i>buck</i> . . . . .	225
7.13	Diagramme de bloc du modèle dynamique . . . . .	226
7.14	Convertisseur buck. Réponses du modèle . . . . .	227
7.15	Etablissement des repères : les trois systèmes sous étude . . .	228
7.16	Mesures de linéarité . . . . .	229
7.17	Mesures de la consommation brute . . . . .	230
7.18	Mesures du rendement . . . . .	230
7.19	Schéma fonctionnel pour le test . . . . .	231
7.20	Consommation en fonction de $BW_{RF}/BW_{MOD}$ . . . . .	232
7.21	Rendement en fonction de $BW_{RF}/BW_{MOD}$ . . . . .	232
7.22	Interpretation synthétique des resultats . . . . .	233
7.23	Caractéristique E/S du PA et de la chaine PD+PA . . . . .	235
7.24	Obtention de $f_{PD}^{k,eff}$ par interpolation . . . . .	236
7.25	Construction du module de commande de l'alimentation . . .	237
7.26	Module prêt à l'implémentation . . . . .	238
7.27	Filtre de prédiction, conditions nominales . . . . .	240
7.28	Test du décalage entre voies . . . . .	242
7.29	Exemple du décalage entre voies . . . . .	242
7.30	Résultats du test du décalage entre voies . . . . .	243
7.31	Test du désaccord du filtre de prédiction . . . . .	244

---

7.32	Erreur d' <i>offset</i> du modulateur d'amplitude . . . . .	245
7.33	Désaccord des réponses à l'échelon . . . . .	246
7.34	Désaccord du filtre de prédiction . . . . .	246
7.35	Réponses impulsionnelles et dégradation d'ACPR . . . . .	247
7.36	Vue générale de la maquette . . . . .	249
7.37	Détail du convertisseur DC-DC . . . . .	249
7.38	Partie puissance du convertisseur DC-D . . . . .	251
7.39	Partie commande du convertisseur DC-DC . . . . .	252
7.40	Fonctionnement et mesures de la maquette . . . . .	253
7.41	Estimation du filtre de prédiction . . . . .	255
7.42	Fonctionnement de la partie de génération de la référence . .	255
7.43	Résultats de la procédure d'estimation . . . . .	256
7.44	Caractéristique AM-AM avec DPD et alimentation dynamique	257
7.45	Mesures de densité spectrale de puissance en émission . . . .	258
7.46	Rendement vs. $P_{out}$ . . . . .	259
7.47	Linéarité vs. $P_{out}$ . . . . .	260
7.48	Resultats sur le plan ACPR vs. Rendement . . . . .	261
8.1	Application SFN : suppression d'écho + prédistorsion . . . .	264
8.2	Dérives sur le moyen terme . . . . .	266
8.3	Dérives sur le moyen terme : Prédistorsion . . . . .	266
8.4	Evolution de l'architecture prédistorsion + alimentation . . .	268
8.5	Modèles de l'amplificateur + modulateur . . . . .	268



# Liste des tableaux

2.1	DVB-T, EDGE, 3G, WiFi et WiMAX . . . . .	23
2.2	Caractéristiques principales <i>ClassesA</i> et B . . . . .	30
3.1	Fonctions classiques de prédistorsion numérique . . . . .	64
4.1	Coût de calcul des algorithmes de prédistorsion . . . . .	94
4.2	Travaux expérimentaux, sans mémoire . . . . .	112
4.3	Travaux expérimentaux, effets mémoire . . . . .	113
4.4	Produits et applications industrielles . . . . .	114
5.1	Coût computationnel prédistorsion vs. adaptation . . . . .	136
6.1	Bilan des entrées/sorties du module de prédistorsion proposé	168
6.2	EVM en fonction du nombre de cellules BPC . . . . .	175
6.3	ACPR et EVM, une porteuse WCDMA . . . . .	193
6.4	Coût énergétique du système de prédistorsion complet . . . .	202
6.5	Amélioration implicite du rendement . . . . .	203
7.1	Paramètres de la simulation . . . . .	239
7.2	Comparatif de performances . . . . .	241



# Chapitre 1

## Introduction Générale

Ce manuscrit est le résultat de 3 ans de recherches, dans le sein du groupe ISGE<sup>1</sup> au LAAS-CNRS<sup>2</sup>, à Toulouse.

Dans ce manuscrit, le lecteur aura du mal à trouver de l'*Intégration*, mais en revanche, il pourra trouver des *Systèmes* et de la *Gestion de l'Energie*. Plus précisément, il pourra trouver des architectures consacrées à l'épargne énergétique d'un type de système particulier : les émetteurs hertziens pour télécommunications.

On constate la presque omniprésence des systèmes de communication sans fil dans notre entourage. Dans nos poches, on peut trouver des téléphones, agendas électroniques, systèmes de positionnement par satellite, tous communicant entre eux et avec l'extérieur. Au bureau ou à la maison, nous sommes entourés de dispositifs de stockage de données, ordinateurs, centres multimédia et TV, alarmes et capteurs, eux aussi communicant. Et toutes ces communications sans fil, impliquant liberté, disponibilité et confort, peuvent s'établir grâce à une invention vieille de plus de cent ans, permettant le transfert d'informations sur les ondes hertziennes : la radio. Pourquoi donc, encore une dissertation à propos d'un tel sujet, tellement ancien ?

D'abord, en raison de la quantité toujours croissante d'informations que les utilisateurs échangent. Nous ne nous contentons plus de parler avec un interlocuteur au téléphone, mais nous exigeons une qualité de son très bonne. Pourquoi pas, l'image en temps réel de l'interlocuteur. Et encore, pouvoir lui transférer des fichiers en même temps. Les opérateurs de téléphonie, eux aussi, veulent maximiser le nombre d'abonnés, la qualité qui leur est offerte, et le nombre de communications qui s'établissent, et donc souhaitent maximiser la quantité d'information et la capacité des réseaux. C'est le même cas par exemple dans les cas de la diffusion TV ou des accès à internet sans fil.

---

<sup>1</sup>Intégration de Systèmes de Gestion de l'Energie

<sup>2</sup>Laboratoire d'Architecture et d'Analyse des Systèmes - Centre National de la Recherche Scientifique

Des utilisateurs de plus en plus gourmands en débit de données, information et capacité d'un côté; et fournisseurs en concurrence entre eux afin de satisfaire au mieux les besoins en termes de qualité et quantité d'information des utilisateurs.

Or, qui dit information dit, en quelque sorte, énergie. Plus d'informations à transmettre dans moins de temps, implique directement plus d'énergie nécessaire dépensée par l'émetteur. Et ceci d'autant plus que le canal radio impose des contraintes énergétiques sévères par rapport à la puissance d'émission, dans le but ultime de faire parvenir le message au récepteur. Dans ces conditions, toute dépense énergétique dans la partie radio, au-delà de l'énergie qui est effectivement rayonnée au niveau de l'antenne, peut avoir un impact majeur sur la consommation du système émetteur.

Nos travaux de recherche se placent dans ce contexte double où, d'un côté, la radio doit pouvoir transmettre un débit élevé de données, avec un coût énergétique lui aussi élevé. De l'autre côté, on observe de plus en plus des besoins de réduction de la consommation de la partie radio. Dans les appareils portables, pour des besoins d'autonomie. Dans les postes émetteurs fixes, à cause de la demande pressante de réduction des coûts de capital et d'exploitation liés à la consommation énergétique.

C'est précisément cette problématique récurrente qui est au cœur de cette thèse : l'antagonisme entre la capacité d'émission d'informations et le rendement énergétique des émetteurs radio. Ainsi, nous parlons plutôt du compromis entre le rendement spectral et le rendement énergétique, ou encore, du compromis entre la linéarité de l'émetteur et son rendement énergétique. Ces travaux se veulent une contribution à l'établissement de ces compromis. Le début de ces recherches s'est inséré dans le contexte du réseau d'excellence TARGET<sup>3</sup>, du 6<sup>eme</sup> Programme Cadre de l'Union Européenne.

## 1.1 Linéarisation : Prédistorion

Les modulations numériques plus intéressantes du point de vue du débit de transmission, profitant efficacement des ressources spectrales en termes de bits par seconde et par hertz, ou celles intéressantes par leur robustesse face aux problèmes de la propagation multi-chemin, tirent leurs atouts des propriétés statistiques des signaux qui les véhiculent, dont des fortes variations dans la dynamique du signal. Il est impératif afin de préserver la fidélité et les bonnes propriétés de ces signaux, que tous les éléments concernés dans la chaîne émettrice soient bien linéaires, et ceci pour toute la plage dynamique du signal. Or, l'amplificateur de puissance RF, en charge de monter en puissance le signal à émettre, présente un comportement non-linéaire,

---

<sup>3</sup> *Top Amplifier Research Group in an European Environment*

d'autant plus qu'il est amené à travailler près de son point de saturation, ce qui est, d'autre part, intéressant du point de vue du rendement énergétique.

Ainsi, cette thèse attaque cette problématique en adoptant le point de départ pragmatique qui est que la linéarité, vis-à-vis du signal à émettre, doit être d'abord garantie. Ce positionnement s'appuie sur le fait que les standards de communication imposent des règles strictes par rapport à la qualité du signal émis, qui ne peuvent être respectés que si le système d'amplification est linéaire (ou à peu près).

Cette problématique de la fidélité du signal est à l'origine de l'utilisation de techniques de linéarisation, qui font l'objet principal des travaux exposés dans ce manuscrit. Parmi les techniques de linéarisation, nous avons fait le choix de la prédistorsion numérique, relevant des domaines du traitement du signal, de l'électronique numérique et de l'ingénierie RF. Nous proposons la définition d'une architecture matérielle générale pour l'implémentation de fonctionnalités de prédistorsion. Une mise en œuvre afin d'effectuer des validations a été faite au moyen de deux prototypes permettant de tester des stratégies de prédistorsion performantes et novatrices, convenables à l'implémentation sur circuits FPGA<sup>4</sup>. De plus, les solutions que nous proposons sont bien adaptées à une problématique adjacente à la linéarité : les effets mémoire que manifestent les amplificateurs RF.

## 1.2 Amélioration du Rendement : Alimentation dynamique

Les techniques de linéarisation répondent à la question du rendement de manière implicite, permettant de se passer de l'utilisation d'amplificateurs surdimensionnés, mais ne proposent pas un mécanisme explicite pour améliorer le rendement pour une réalisation donnée. Même si les performances en linéarité sont toujours indispensables, on ne peut pas ignorer ou reléguer à un deuxième plan la question du rendement énergétique chez l'émetteur, et des solutions explicites pour ce faire doivent être envisagées. Or, bien que les problématiques de linéarité et rendement sont étroitement liées, les deux sujets ont été traditionnellement traités séparément. C'est donc la question du compromis qui reste d'actualité et d'avenir, d'autant plus que les modulations numériques sont de plus en plus exigeantes du point de vue des besoins en linéarité, ce qui se traduit par des difficultés accrues pour atteindre des bons rendements énergétiques.

Pour ces raisons, dans la dernière partie de cette thèse, nous proposons d'aborder la question de l'amélioration du rendement de l'émetteur, tout en préservant les caractéristiques de linéarité obtenues grâce à la prédistorsion

---

<sup>4</sup>FPGA : *Field Programmable Gate Array*



numérique, ou, d'après l'approche que nous proposons, compléter la prédistorsion. Plus précisément, nous proposons, analysons et validons expérimentalement une architecture consistant à entourer le module de prédistorsion des fonctions nécessaires afin de commander dynamiquement l'alimentation de l'amplificateur RF au moyen d'un modulateur d'alimentation, implémenté par un convertisseur DC-DC à découpage. En effet, les techniques d'alimentation dynamique permettent d'améliorer le rendement des amplificateurs RF, faisant varier leur alimentation suivant l'amplitude du signal RF à émettre. Or, les applications restent restreintes aux systèmes radio à bande étroite si le modulateur d'alimentation doit suivre les variations de l'enveloppe du signal RF, car les rendements de conversion des convertisseurs DC-DC large bande sont toujours modestes, ce qui fait perdre l'intérêt de l'alimentation dynamique. L'originalité de la solution que nous proposons réside dans le fait de permettre d'utiliser des modulateurs d'amplitude lents<sup>5</sup>, ayant de forts rendements de conversion, pour des applications large bande dans des postes émetteurs RF fixes.

### 1.3 Organisation

L'organisation de ce manuscrit est la suivante (Figure 1.1) :

- Dans le **Chapitre 2**, il est proposé une introduction aux émetteurs radio, où les concepts de base récurrents dans ces travaux seront introduits
- Le **Chapitre 3** décrira succinctement les principales techniques de linéarisation et d'amélioration du rendement au niveau système, dont la prédistorsion et l'alimentation dynamique
- Le **Chapitre 4** approfondira la linéarisation par prédistorsion numérique, et fera le point sur le vaste état de l'art depuis une perspective pratique qui viendra supporter la motivation et l'approche des travaux que nous proposerons par la suite
- Dans le **Chapitre 5**, nous décrirons notre premier prototype de système numérique de prédistorsion, depuis la conception de l'algorithme original de prédistorsion jusqu'aux aspects de mise en œuvre du prototype
- Le **Chapitre 6** traitera de la conception et de l'implémentation d'un deuxième prototype matériel de système prédistorsion numérique, plus performant que son prédécesseur. Plusieurs algorithmes et structures de prédistorsion originaux seront validés expérimentalement à ce stade. En base à ces résultats, une dernière partie de ce chapitre sera dédiée à l'étude de la relation entre la prédistorsion numérique et le rendement

---

<sup>5</sup>par rapport à la largeur de bande de l'application RF cible

- de l'amplificateur
- Le **Chapitre 7** approfondira le sujet de l'amélioration du rendement d'un émetteur linéarisé par prédistorsion, au moyen des techniques d'alimentation dynamique, dans le cas où le modulateur d'amplitude est limité en largeur de bande par rapport à la bande passante du signal RF. La conception et implémentation d'un module numérique de pilotage de l'alimentation+prédistorsion, ainsi que sa validation expérimentale, seront amplement discutées
  - Dans le **Chapitre 8**, nous développerons les conclusions générales et les perspectives

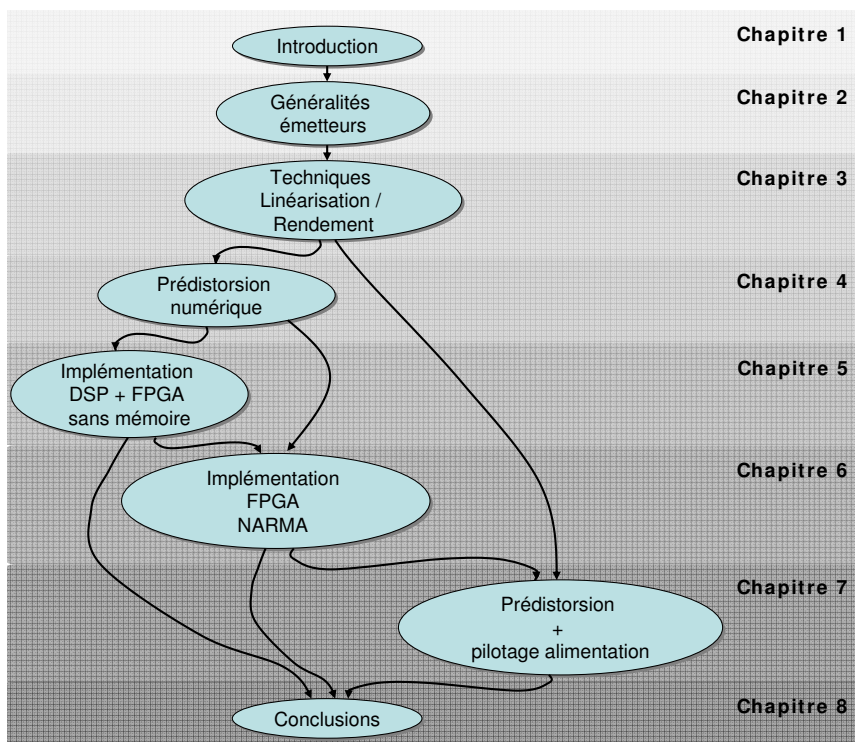


FIG. 1.1: Plan du manuscrit



## Chapitre 2

# Généralités des Emetteurs Radio Numériques

### Sommaire

---

<b>2.1</b>	<b>Modulations Numériques . . . . .</b>	<b>8</b>
2.1.1	Largeur de bande et Capacité . . . . .	9
2.1.2	Modulations d'Amplitude et de Phase . . . . .	11
2.1.3	<i>Peak to Average Power Ratio</i> (PAPR) . . . . .	15
<b>2.2</b>	<b>Architecture et Systèmes commerciaux . . . . .</b>	<b>17</b>
2.2.1	L'émetteur . . . . .	17
2.2.2	Standards de communication radio commerciaux .	21
<b>2.3</b>	<b>L'Amplificateur de Puissance RF . . . . .</b>	<b>25</b>
2.3.1	Rendement et Classes d'Opération . . . . .	25
2.3.2	Paramètres de Base des Amplificateurs de Puissance	31
2.3.3	Analyse à deux tons . . . . .	36
2.3.4	Réponses AM-AM, AM-PM. Modèles sans mémoire	38
<b>2.4</b>	<b>Effets mémoire dans les Amplificateurs . . . . .</b>	<b>41</b>
2.4.1	Manifestation et origine des effets mémoire . . . . .	42
2.4.2	Modèles de l'amplificateur avec effets mémoire . .	44
<b>2.5</b>	<b>Mesure des distorsions . . . . .</b>	<b>49</b>
2.5.1	<i>Adjacent Channel Power Ratio</i> (ACPR) . . . . .	50
2.5.2	<i>Error Vector Magnitude</i> (EVM) . . . . .	51
<b>2.6</b>	<b>Conclusions au Chapitre 2 . . . . .</b>	<b>52</b>

---

Ce premier chapitre est consacré aux rappels des aspects essentiels et généraux des communications radio numériques, du point de vue de l'émetteur, auxquels il est fait souvent appel dans les autres chapitres de cette thèse.

L'objectif ici est de faire comprendre au lecteur les simples mécanismes qui permettent le *bon* fonctionnement d'un émetteur radio numérique. En

particulier, nous mettons en avant les principaux liens entre le fonctionnement d'un émetteur plus ou moins linéaire et son rendement énergétique, et donc les raisons qui font qu'il fonctionne beaucoup *moins bien* du point de vue linéarité si on souhaite qu'il présente un bon rendement énergétique, par exemple.

Ainsi, à partir du simple concept de modulation numérique, nous formalisons l'augmentation du rendement spectral et des débits en émission, par le biais de l'augmentation de la puissance (énergie) en émission, et l'implication sur les propriétés dynamiques et statistiques du signal. Nous passons ensuite en revue quelques principes des architectures radio, ainsi que des exemples de systèmes commerciaux, pour fixer quelques cas de figures en termes de capacité et puissance. Ces derniers nous ont servi à situer nos travaux par rapport à des cas concrets et ainsi faire les premières validations.

Après ces concepts de haut niveau dans la hiérarchie système de l'émetteur, nous descendons d'un échelon pour se focaliser sur l'amplificateur de puissance RF, élément incontournable, mais qui se concilie mal avec ces signaux haute capacité, tel qu'il est expliqué dans le troisième volet de ce chapitre. Cette mauvaise conciliation est à l'origine des problématiques de *linéarité* contradictoires avec celles du *rendement*, et la raison d'être de cette thèse.

Toujours par rapport à l'amplificateur, nous nous intéressons aux *effets mémoire*, impliquant que la sortie de l'amplificateur, en plus d'être non-linéaire, est dépendante à la fois de l'entrée présente, mais aussi de l'historique du signal en entrée. Ce qui rend difficile la tâche de linéarisation. Nous terminons ces rappels de concepts par l'ajout de notions métriques de distorsion et de qualité du signal émis -au sens de la fidélité par rapport à la forme d'onde censée être transmise-, pour donner au lecteur les bases nécessaires pour la compréhension des autres chapitres.

## 2.1 Modulations Numériques

Dans les systèmes de communication à distance qui véhiculent des données sur des portions du spectre électromagnétique<sup>1</sup>, il est possible de transporter des informations à l'aide d'ondes électromagnétiques en modulant certains paramètres comme la fréquence, la longueur d'onde, l'amplitude ou la phase.

Pour les émetteurs radio, on parle de modulation d'une porteuse, pour faire référence au fait d'incruster les données dans une porteuse en changeant certaines de ses propriétés, et fournir un signal radio à émettre. Ce signal radio pourra se propager le long du canal afin d'atteindre un ou plusieurs récepteurs. Dans un récepteur, un processus inverse de démodulation doit

---

<sup>1</sup>Cas des communications sur cuivre, optiques, infrarouges mais également des communications radio et microondes

être fait, en rejetant la porteuse tout en réalisant l'extraction des informations utiles.

On s'intéresse aux systèmes de communications numériques, dans lesquels la modulation se fait par des variations discrètes, par exemple en envoyant une valeur 0 pendant une période de temps appelée le Temps de Symbole ( $T_{symb}$ ) sur une fréquence, et une valeur 1 sur une autre fréquence durant une autre période de même durée. Le récepteur peut extraire les informations contenues dans le signal en identifiant la fréquence reçue durant chaque période  $T_{symb}$ . Ceci est le cas d'une modulation en fréquence (FM ou FSK<sup>2</sup>).

De la même manière, il est possible de produire des modulations en amplitude (AM ou ASK<sup>3</sup>) où différents niveaux d'amplitude servent à coder les valeurs 0 et 1, ou encore des modulations de phase (PM ou PSK<sup>4</sup>) quand chaque valeur discrète d'information correspond à un décalage en phase précis de la porteuse. Il est bien entendu possible de songer à des modulations combinées, notamment d'amplitude et de phase.

Les avantages bien connus des modulations numériques sur les modulations analogiques sont la robustesse face au bruit et les interférences, pouvant offrir une qualité améliorée (voire parfaite) en réception. De plus, le traitement numérique permet directement ou indirectement des réductions de la puissance d'émission par utilisation de techniques de compression du signal, codage, multiplexage, et d'autres. Ces techniques ne font pas l'objet de nos travaux, et par la suite, nous supposons que les signaux concernés ont éventuellement subi ces manipulations.

### 2.1.1 Largeur de bande et Capacité

La largeur de bande d'un signal est la différence entre ses composantes fréquentielles maximale et minimale, autour de la porteuse. La largeur de bande est une mesure de la quantité de spectre occupée par le signal. Pour les communications numériques, la capacité maximale d'un canal est déduite de la loi de Shannon (2.1)<sup>5</sup>, [Sha48], qui établit la relation entre les principaux facteurs limitant n'importe quelle transmission numérique : la largeur de bande et la relation signal sur bruit.

$$C = BW \log_2 \left( 1 + \frac{S}{N} \right) \quad (2.1)$$

Où  $C$  est la capacité exprimée en bits par seconde,  $BW$ , la largeur de bande du canal (Hertz) et  $\frac{S}{N}$ , le rapport de puissances entre le signal et le

<sup>2</sup>FM provient plutôt du contexte des communications analogiques dans le passé. En numérique on parle plutôt de modulations FSK, *Frequency Shift Keying*

<sup>3</sup>Comme tout à l'heure, il serait plus correct dans notre contexte numérique de faire référence aux modulations ASK, *Amplitude Shift Keying*

<sup>4</sup>Modulation numérique : *Phase Shift Keying*

<sup>5</sup>Dans sa version plus célèbre, supposant un canal avec bruit gaussien

bruit. Il s'en suit que la manière la plus directe d'augmenter la capacité est d'augmenter la largeur de bande du signal. Puisque, pour un standard de communication fixé, cette largeur de bande est aussi fixée, le seul moyen d'augmenter la capacité est d'augmenter le rapport  $\frac{S}{N}$ . En pratique, quand un signal radio se propage à travers le canal, il perd de la puissance, au minimum, en suivant une loi de proportionnalité avec l'inverse du carré de la distance parcourue ( $S \propto \frac{1}{d^2}$ ). En plus, il subit des interférences en provenance d'autres émetteurs ainsi qu'à d'autres éléments de l'environnement<sup>6</sup>, ce qui fait augmenter la puissance du bruit  $N$ .

Les différents types de modulation présentent des propriétés particulières vis-à-vis du rendement spectral (exprimé comme  $\frac{C}{BW}$ , en terme du nombre de bits par seconde et par hertz), quantité qui donne justement une mesure du nombre de bits pouvant être transmis durant un temps et une largeur de bande données. Etant donnée la nature limitée et l'encombrement du spectre de fréquences, l'intérêt de bien en profiter par maximisation de  $\frac{C}{BW}$  est clair.

Ceci est possible en définissant plusieurs états discrets possibles pour la modulation, au lieu de deux seulement (0 ou 1). Ainsi, on peut coder  $k$  bits dans la durée d'un symbole, si on prévoit  $2^k$  symboles ou états discrets possibles de la modulation. L'augmentation de niveaux possibles fait augmenter le débit de données<sup>7</sup>. Cependant, ces modulations multi-niveau ont pour inconvénient la différenciation parmi les différents niveaux discrets au fur et à mesure que le débit de données ( $k$ ) et/ou le bruit augmentent.

Par exemple, considérant que la largeur de bande est fixe, doubler le nombre de bits par seconde grâce à une modulation multi-niveau implique que le terme  $\log_2(1 + \frac{S}{N})$  double si  $C$  l'est aussi, d'après (2.1). En pratique, cela impose un besoin du type quadratique sur le rapport signal sur bruit : si  $C \Rightarrow 2C$  alors  $\frac{S}{N} \Rightarrow (\frac{S}{N})^2$ .

Ce fait est illustré sur la figure 2.1. Cette figure est divisée en trois parties, où nous représentons différents signaux affectés par du bruit gaussien. Le rapport  $\frac{S}{N}$  est maintenu égal dans les trois cas. En haut, un signal peu informatif, qui n'amène que 1 bit/symbole se voit peu perturbé par le bruit : il est facilement interprétable en réception, et aucune erreur n'est possible. Au milieu, un signal plus informatif, amenant 2 bits/symbole se voit davantage perturbé par le bruit, ce qui rendra plus difficile son interprétation en réception. Finalement, le signal en bas, amenant 3 bits/symbole risque de produire carrément des erreurs en réception, car le bruit empêche de faire la différence entre deux niveaux adjacents. En d'autres termes, si  $\frac{S}{N}$  n'est pas augmenté quand  $k$  augmente, la limite imposée par (2.1) interdit toute communication, car les différents niveaux ne sont plus discernables. Il aurait fallu augmenter le rapport  $\frac{S}{N}$ , et donc  $S$  pour le rendre davantage lisible en

<sup>6</sup>En l'occurrence, lui-même, quand il y a une propagation multi-chemin ou des échos

<sup>7</sup>2 états  $\Rightarrow$  0, 1  $\Rightarrow$   $k = 1$  bits/symbole ; 4 états  $\Rightarrow$  0, 1, 2, 3  $\Rightarrow$   $k = 2$  bits/symbole

réception.

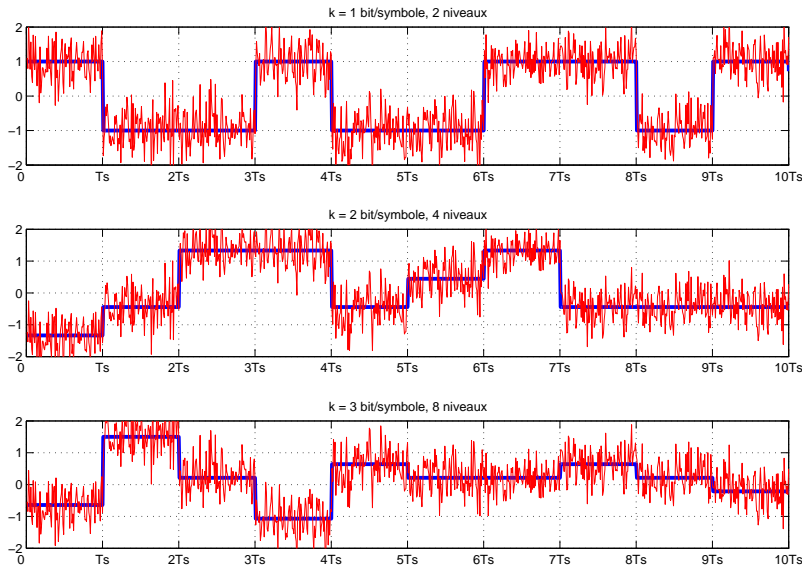


FIG. 2.1: Exemple de la relation entre la Capacité et le besoin d'un rapport  $\frac{S}{N}$  élevé. Ici, le rapport  $\frac{S}{N}$  est constant dans les trois cas. En conséquence, le signal devient de moins en moins discernable au fur et à mesure que la capacité augmente

Ainsi, les modulations multi-niveau, intéressantes du point de vue de la capacité, sont très sensibles au bruit et à la linéarité des composants. Les valeurs nécessaires du rapport  $\frac{S}{N}$  sont de plus en plus élevés au fur et à mesure que la capacité du système augmente : les besoins en capacité se transposent directement en besoins de puissance et linéarité en émission.

### 2.1.2 Modulations d'Amplitude et de Phase

Les schémas de modulation les plus efficaces en termes de rendement spectral sont les modulations d'amplitude et de phase (AM/PM), qui peuvent véhiculer l'information à travers les variations d'amplitude et de phase. Les modulations AM et PM sont donc un sous-ensemble des modulations AM/PM. Un tel type de modulation produit un signal passe-bande du type :

$$s(t) = A(t)\cos(2\pi f_c t + \theta(t)) = I(t)\cos(2\pi f_c t) + Q(t)\sin(2\pi f_c t) \quad (2.2)$$

avec  $f_c$  la fréquence porteuse,  $I(t)$  la *composante en phase* et  $Q(t)$  la *composante en quadrature*. Dans nos travaux, lorsqu'il est fait référence au signal en bande de base, on fait appel à la paire cartésienne complexe  $(I, Q)$



ou  $I + jQ$ , qui contient toute l'information sur l'amplitude et la phase de la porteuse, à travers les relations bien connues (2.3). Ces relations sont aussi représentables graphiquement dans l'espace du signal comme indiqué dans la figure 2.2.

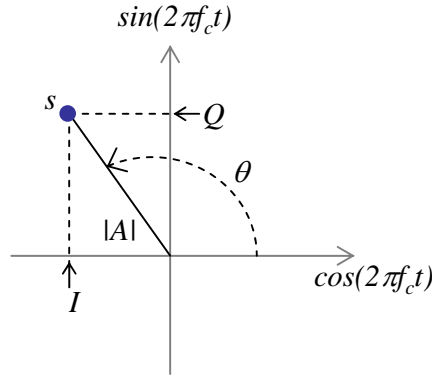


FIG. 2.2: Représentation de signaux en bande de base sur le plan complexe

$$\begin{aligned}
 e^{j\omega t} &= \cos(\omega t) + j \sin(\omega t) \\
 A(t) &= \sqrt{I(t)^2 + Q(t)^2} \\
 \theta(t) &= \arctan\left(\frac{Q(t)}{I(t)}\right)
 \end{aligned} \tag{2.3}$$

Notons que le terme à droite dans (2.2) est la somme de deux modulations en amplitude, et correspond à la procédure de génération du signal RF appelée *modulation en quadrature*. Les deux composantes en bande de base  $I(t)$  et  $Q(t)$  sont translatées séparément en fréquence, avec un décalage de  $\frac{\pi}{2}$  entre les porteuses, puis additionnées.

Par la suite les modulations AM-PM et ses dérivées seront nommées *modulations linéaires*, du fait que les propriétés temporelles et spectrales des signaux en bande de base  $I(t)$  et  $Q(t)$  sont préservées lors de sa conversion RF. En contraste, les modulations du type FM sont des modulations non-linéaires.

Par la suite, nous décrirons brièvement quelques formats de modulation pour illustrer le développement antérieur, avec les formes d'onde ou alphabets possibles dans le domaine complexe en bande de base. En complément de ces formalismes, la figure 2.3 illustre graphiquement leur représentation dans l'espace complexe du signal.

1. **Modulation *On-Off-Keying* (OOK)** : quand l'alphabet en émission est du type :

$$\begin{aligned}
 A(t) &= \{0, A\} \quad ; \quad (k-1)T_{\text{symp}} < t \leq kT_{\text{symp}}, \quad k \in \mathbb{N} \\
 \theta(t) &= 0 \quad ; \quad \forall t
 \end{aligned}$$

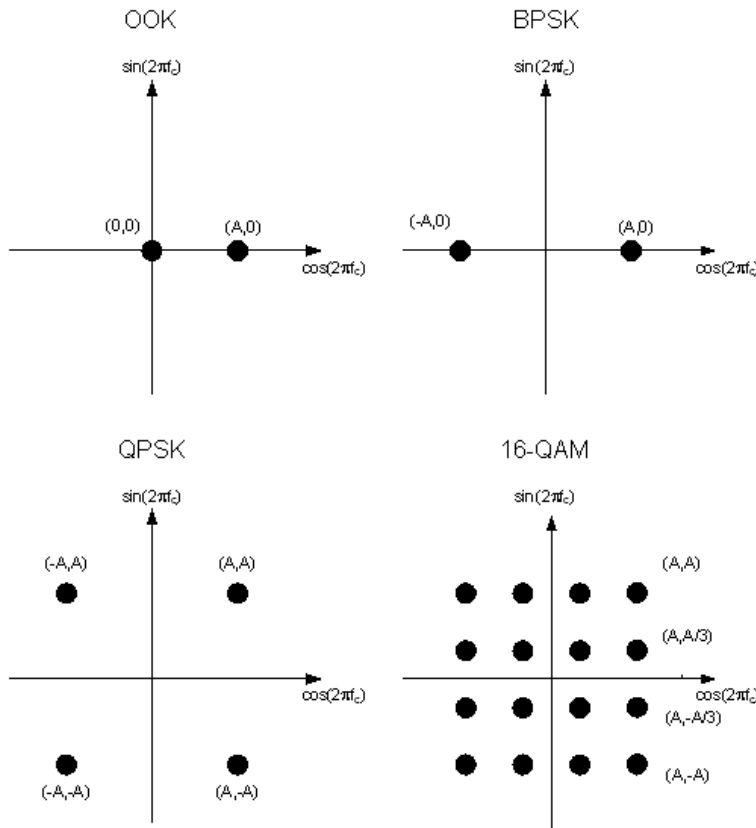


FIG. 2.3: Espace du signal pour les modulations OOK, BPSK, QPSK et 16-QAM

où tout simplement l'un des deux états binaires possibles est signalé par l'absence de signal, et l'état complémentaire par la présence de signal. Ce type de modulation est rarement utilisé en transmission sans fil en raison des problèmes de synchronisme lors d'absences prolongées de signal. Notons toutefois qu'il s'agit du principe du code Morse.

2. **Modulation *Binary Phase-Shift Keying* (BPSK)** : quand l'alphabet en émission est du type :

$$\begin{aligned} A(t) &= \{\pm A\} & ; & \quad (k-1)T_{\text{symp}} < t \leq kT_{\text{symp}}, \quad k \in \mathbb{N} \\ \theta(t) &= 0 & ; & \quad \forall t \end{aligned}$$

qui est d'ailleurs équivalent à l'alphabet :

$$\begin{aligned} A(t) &= A & ; & \quad \forall t \\ \theta(t) &= \{\pm\pi\} & ; & \quad (k-1)T_{\text{symp}} < t \leq kT_{\text{symp}}, \quad k \in \mathbb{N} \end{aligned}$$

Ici, les états binaires sont représentés par phases opposées de 180 degrés de la porteuse. De par sa simplicité c'est une des techniques de modulation les plus robustes qui soit face au bruit, mais le rendement spectral reste faible car à chaque période de symbole, un bit seulement est transmis.

3. **Modulation *Quadrature Phase-Shift Keying* (QPSK)** : quand l'alphabet en émission est du type

$$\begin{aligned} A(t) &= \{\pm\sqrt{2}A\} \quad ; \quad (k-1)T_{\text{symb}} < t \leq kT_{\text{symb}}, \quad k \in \mathbb{N} \\ \theta(t) &= \{\pm\pi\} \quad ; \quad (k-1)T_{\text{symb}} < t \leq T_{\text{symb}}, \quad k \in \mathbb{N} \end{aligned}$$

qui, exprimé en termes des composantes en phase et quadrature est équivalent à :

$$(I(t), Q(t)) = \{(\pm A, \pm A)\} ; (k-1)T_{\text{symb}} < t \leq kT_{\text{symb}}, \quad k \in \mathbb{N}$$

Ici quatre états sont possibles, avec une amplitude  $\sqrt{2}A$  et quatre phases séparées de  $\pi/2$  degrés, profitant vraiment de la capacité de moduler en même temps l'amplitude et la phase. Par rapport au BPSK, le rendement spectral se voit augmenté du fait de transmettre deux bits par symbole, mais la robustesse face au bruit décroît en raison de la moindre séparation entre symboles. En tout cas, de par sa simplicité et le compromis de performances, cette modulation ou ses variantes différentielles (D-QPSK) sont les modulations de choix dans plusieurs standards de communication, notamment pour les liaisons montantes entre l'unité portable et la station de base et dans des normes de réseau sans fil telles que la IEEE 802.11.

4. **Modulations *M-ary Quadrature Amplitude Modulation* (M-QAM)** : quand jusqu'à  $M$  symboles/états sont possibles, avec un alphabet en émission du type :

$$\begin{aligned} (I(t), Q(t)) &= \left\{ \left( \pm \frac{A}{Q_i}, \pm \frac{A}{Q_q} \right) \right\} ; (k-1)T_{\text{symb}} < t \leq kT_{\text{symb}}, \quad k \in \mathbb{N} \\ Q_i, Q_q &\in \{1, 3, 5, \dots, \sqrt{M} - 1\} \end{aligned}$$

permettant donc d'encapsuler  $2m$  bits par symbole quand  $M = 2^{2m}$  ( $m = 0, 1, 2, \dots$ ). La modulation QPSK en est le cas particulier quand  $M = 4$ . Les rendements spectraux sont d'autant plus élevés que le nombre  $M$  augmente. La technique QAM est utilisée dans plusieurs applications, dont les systèmes 802.11 (Wi-Fi), 802.16 (WiMax), et 3G W-CDMA/HSDPA.

5. **Modulations *Orthogonal frequency-division multiplexing* (OFDM)** : dans ce cas, la bande totale disponible est divisée en  $K$  sous-bandes. Chacune d'elles est modulée ensuite au moyen d'une modulation linéaire simple parmi celles décrites précédemment. Dans le cas typique où chaque sous-porteuse est modulée en M-QAM, l'alphabet en émission peut prendre jusqu'à  $M^K$  valeurs possibles, données par

$$(I(t), Q(t)) = \sum_{k=0}^K X_k e^{j2\pi kt/T}, \quad 0 < t \leq T$$

où  $X_k$  représente le symbole QAM correspondant à la porteuse  $k$  :  $e^{j2\pi kt/T}$ , et  $T$ , la durée du symbole OFDM. L'espacement de  $1/T$  entre sous-porteuses les rend orthogonales sur une période de symbole, ce qui évite les interférences intersymboles même si les spectres modulés de chaque sous-porteuse se chevauchent avec ceux des voisines.

Les débits de données sont proches de ceux d'une modulation M-QAM qui utiliserait la même largeur de bande. Le principal avantage des modulations OFDM est leur robustesse face à la propagation multichemin ou les interférences à bande étroite. En effet, la procédure d'égalisation du canal se voit simplifiée à partir du moment où le récepteur interprète le signal OFDM comme une somme de signaux bas débit à bande étroite.

Grâce à cette robustesse, l'OFDM devient un format de modulation de plus en plus populaire, qui a déjà été adopté pour les standards 802.11, 802.16x, 802.20x et les évolutions des normes 3G. Il est à la base des visions des systèmes 4G à venir.

### 2.1.3 *Peak to Average Power Ratio* (PAPR)

Afin de caractériser statistiquement les propriétés dynamiques des signaux modulés, on fait souvent appel à la mesure du *Peak-to-Average Power Ratio* (PAPR), défini comme le rapport entre la valeur crête de la puissance du signal  $s(t)$  et sa puissance moyenne, (cf. Eq. 2.2 et figure 2.4), soit :

$$PAPR = \frac{\max |s(t)|^2}{E\{|s(t)|^2\}} \quad (2.4)$$

Le PAPR est au cœur de la question de l'amplification non linéaire et la perte de rendement de l'amplificateur de puissance. En effet, on constate que les dynamiques des signaux augmentent avec l'efficacité spectrale des modulations. Leur PAPR augmente et ceci implique directement une chute du rendement énergétique des émetteurs et plus précisément des amplificateurs.

Pour éviter les régions non-linéaires de l'amplificateur, la puissance moyenne en entrée de l'amplificateur devra être reculée d'autant de dB du

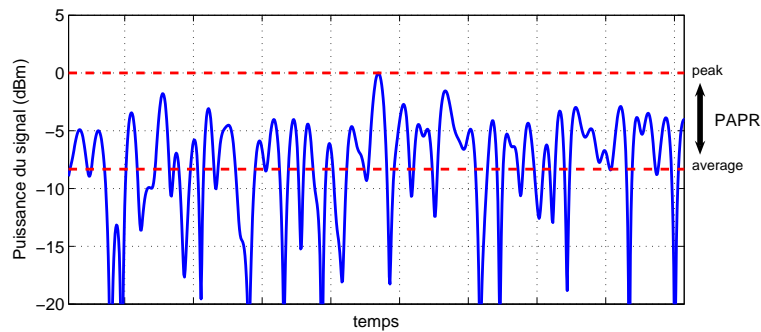


FIG. 2.4: *Peak-to-Average Power Ratio (PAPR)*, défini comme le rapport entre la valeur crête et la puissance moyenne du signal

niveau de saturation en entrée que de la valeur du PAPR en dB (cf. section 2.3.2). Ce ne sera alors que très rarement que le signal entrera dans les zones à fort rendement de l'amplificateur, situées près de son point de saturation. Ceci implique alors une sous utilisation des possibilités énergétiques de l'amplificateur. L'exemple de la figure 2.5 montre l'interprétation du PAPR vis-à-vis de la dynamique du signal en entrée et de la caractéristique entrée/sortie de l'amplificateur. Il est ainsi facile de constater qu'éviter les zones non-linéaires entraîne des rendements énergétiques très faibles, en moyenne.

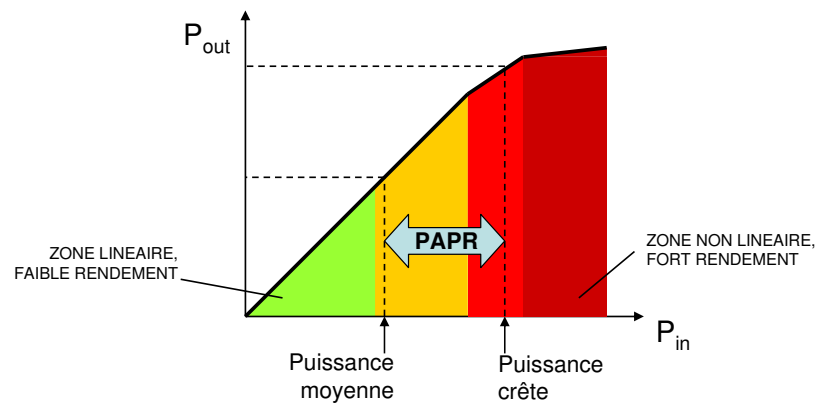


FIG. 2.5: *Représentation du lien entre le PAPR et la problématique du rendement d'un amplificateur de puissance*

Pour les modulations du type QAM, avant filtrage de mise en forme (voir section 2.2.1), il est possible d'obtenir d'une expression analytique pour le PAPR, lorsque la probabilité de chaque symbole est connue (typiquement équiprobables) et que le nombre de symboles est fini. Après le filtrage de mise en forme, et en fonction de la valeur de *roll-off*, cette valeur s'incrémente en

raison des fluctuations au-delà du temps de symbole, et ceci d'autant plus que le *roll-off* s'approche de zéro.

Dans le cas des modulations OFDM, le PAPR peut rapidement devenir très élevé quand le nombre de sous porteuses augmente. En effet, les amplitudes fluctuantes et les phases aléatoires des sous porteuses peuvent amener à des combinaisons constructives qui feraient remonter la valeur de crête. D'ailleurs, il est possible de démontrer que la valeur théorique du PAPR dans le cas OFDM est égal au nombre de sous porteuses  $N$  :

$$PAPR = 10\log(N)(dB) \quad (2.5)$$

En réalité, la probabilité que les sous porteuses se recombinent de façon à atteindre effectivement cette valeur est faible et dans certains cas, on décrit le PAPR à l'aide de fonctions de répartition qui déterminent la probabilité que le PAPR dépasse une valeur de seuil, ou bien encore son espérance et écart type [OI01].

## 2.2 Architecture et Systèmes commerciaux

### 2.2.1 L'émetteur

Un émetteur radio a pour objectif de faire la conversion d'un signal informatif en bande de base afin de produire un signal RF modulé. Ce procédé se fait en plusieurs étapes, que nous décrivons de façon simplifiée pour le cas des modulations linéaires.

Supposons l'existence d'une source d'information numérique, qui fournit des bits à transmettre à sa sortie. Dans une première étape, l'émetteur regroupe tous les  $k$  bits d'information provenant de la source en symboles appartenant à un alphabet de  $2^k$  symboles possibles et de durée  $T_{symb}$ . Puis chaque symbole est mis en correspondance avec un couple complexe dont les composantes cartésiennes correspondent aux composantes en phase ( $I$ ) et quadrature ( $Q$ ) du signal<sup>8</sup>. Afin de limiter en bande le signal, les parcours d'un symbole vers un autre ne se font pas instantanément, mais d'une manière continue : les composantes  $I$  et  $Q$  sont suréchantillonnées et filtrées par le *filtre de mise en forme*  $H(\omega)$ . Ce dernier ayant pour but de limiter la largeur de bande en émission, et de réduire les interférences inter-symbole ainsi que de maximiser le rapport  $\frac{S}{N}$  en réception. Dans la figure 2.6 on peut voir l'effet du facteur de *roll-off* de  $H(\omega)$  sur un signal QPSK quand le filtre  $H(\omega)$  est du type cosinus surélevé<sup>9</sup>. Un signal peu abrupte dans le temps (faible *roll-off*) occupe moins de largeur de bande. En revanche, sa dynamique est plus complexe, et son PAPR est plus élevé.

<sup>8</sup>cf. sec 2.1.2, figure 2.3 à la page 13. Dans le cas OFDM, la méthodologie est quelque peu différente, mais pour ce qui nous intéresse, le signal en bande de base est aussi complexe

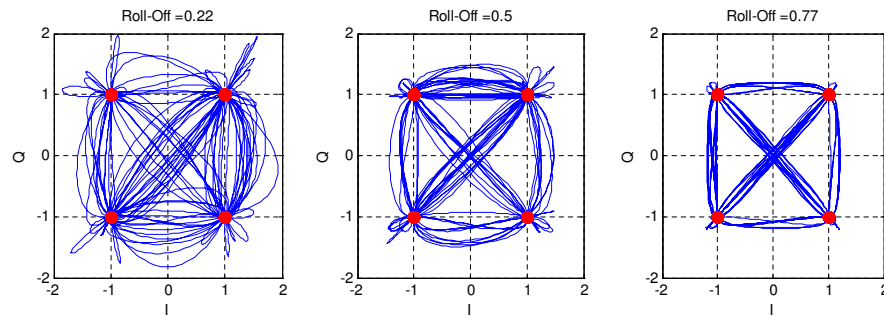


FIG. 2.6: Signal QPSK. Filtrage des composantes  $I$  et  $Q$  avec différents filtres du type cosinus surélevé

Selon le moment où se fait la conversion entre le domaine numérique et le domaine analogique, ainsi que les translations en fréquence du signal, on peut distinguer plusieurs architectures d'émetteur (à conversion directe, hétérodyne, de type *low-IF*). Dans nos travaux nous avons utilisé un émetteur du type conversion directe, comme celui de la figure 2.7, où la conversion numérique/analogique est faite juste avant la modulation en quadrature des deux voies  $I$  et  $Q$ . La conversion en haute fréquence est faite d'un coup, sans passage par une fréquence intermédiaire, grâce au dispositif appelé *up-converter* qui réalise la modulation en quadrature.

Plus récemment, les progrès des technologies de traitement numérique et de conversion numérique/analogique ont mis à la portée des concepteurs la possibilité de réaliser la modulation en quadrature dans le domaine numérique, et les architectures appelées *low-IF* sont de plus en plus répandues. Dans cette tendance, même des architectures *tout numérique* commencent à être expérimentées [SSW<sup>+</sup>05] pour des applications à enveloppe constante. C'est dans ce contexte qu'on entend parler de plus en plus de *Radio Logicielle*<sup>10</sup>. Dans le paradigme SDR, le traitement du signal est fait par logiciel dans la mesure du possible : filtrage, sélection de canal dans la bande, et émission simultanée dans plusieurs canaux. Cela fournit un degré d'adaptabilité qui est tout à fait intéressant au niveau des stations de base.

L'émetteur devant également transmettre le signal RF, à un niveau de puissance prédéfini pour garantir un niveau de  $\frac{S}{N}$  en réception et donc une qualité de liaison déterminée, on utilise alors un (ou plusieurs) amplificateurs de puissance RF pour augmenter le niveau de signal avant l'antenne.

Les exigences sur la puissance d'émission dépendent fondamentalement de la portée requise, qui, à son tour, dépend de l'architecture du réseau

et s'exprime à partir de ses composantes  $I$  et  $Q$

<sup>9</sup>en anglais, *Raised Cosine*

<sup>10</sup>en anglais, *Software Defined Radio* : SDR

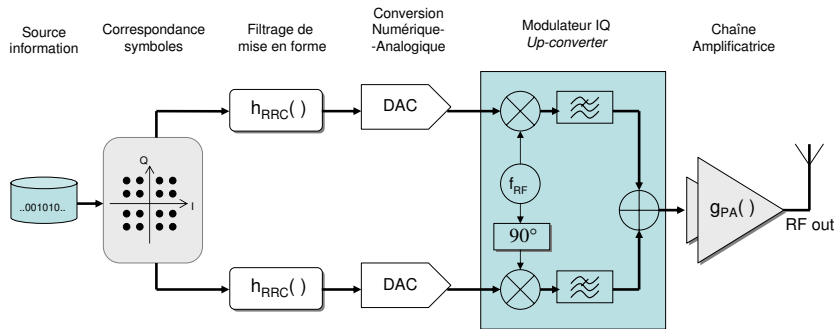


FIG. 2.7: Architecture d'un émetteur numérique de conversion directe

radio, dont les deux cas plus représentatifs sont les réseaux de diffusion et les réseaux cellulaires<sup>11</sup>. En même temps, les contraintes imposées à l'émetteur dépendent aussi de sa mobilité. On analyse ces aspects par la suite.

### Particularités des Unités Portables

En tant qu'équipement d'utilisateur, sa conception et particularités sont dictées par les économies à grande échelle de production massive.

Il s'agit en général de dispositifs alimentés par batteries, et donc limités énergétiquement. Les niveaux de puissance en émission restent typiquement en dessous des quelques watts (en fonction de la position du terminal par rapport à la station de base), et on choisit des formats de modulation avec PAPR réduits, afin de favoriser le rendement énergétique devant le rendement spectral.

Une des clés du succès du système GSM a été justement l'utilisation de modulations à enveloppe constante (PAPR = 0 dB) pour lesquels les amplificateurs à fort rendement utilisés ont permis, non seulement de fournir une durée de batterie raisonnable aux clients, mais aussi l'utilisation de transistors RF à forte densité de puissance, de taille réduite et faible coût. L'essor des modulations à amplitude variable dans les systèmes de téléphonie et d'échange de données mobiles post-GSM impose beaucoup plus de défis de conception [Lar97, LW00, RAC<sup>+</sup>02].

On cherche en général pour les terminaux portables, le meilleur compromis en taille, durée d'autonomie des batteries et faible coût ; au détriment de la capacité (bps), transposant la complexité, dans la mesure du possible, à la station de base.

<sup>11</sup>certes, d'autres types de réseau existent, notamment les réseaux émergents de capteurs type *ad-hoc*. Ces derniers sont en dehors de la portée de ces travaux



### Particularités des Stations de Base

La station de base<sup>12</sup> est le système en charge de la liaison radio avec les stations de réception, éventuellement mobiles. Dans sa version la plus simple dans un réseau de distribution, une station de base est composée essentiellement d'une liaison avec une station la contrôlant, d'un émetteur radio et d'une antenne. La puissance d'émission est très variable, et dépend de la portée souhaitée. Puisque la station peut être branchée au réseau électrique, elle n'est pas affectée -en principe- par des limitations vis-à-vis de son rendement énergétique.

Bien entendu, dans un système cellulaire, il s'agit d'un émetteur/récepteur, voire de plusieurs, pour desservir des antennes sectorisées -typiquement chaque antenne couvrant un angle de 120 degrés, divisant ainsi la cellule en trois secteurs- ce qui permet d'augmenter la capacité du système. Dans chaque secteur, plusieurs utilisateurs ou canaux en fréquence peuvent être desservis en même temps, selon deux possibilités.

Une possibilité est d'utiliser une chaîne amplificatrice pour chaque canal et puis de faire une combinaison de puissance. Cette option est encombrante et peu souple en termes de gestion des ressources radio, car une bande fixe est affectée à chaque sous-émetteur.

L'autre possibilité est d'utiliser un seul amplificateur pour plusieurs porteuses, qui peuvent être combinés dans le domaine numérique [LF95]. Dans ce cas, on parle de systèmes Multiporteuse (*Multicarrier*), présentant l'avantage de la flexibilité d'allocation de fréquences et de largeurs de bande. En revanche il s'avère difficile de maintenir un haut niveau de linéarité le long d'une large plage de fréquences, et ceci dans des conditions d'opération changeantes et très variables. En plus, la combinaison de porteuses fait augmenter le PAPR des signaux, et donc diminuer le rendement énergétique de l'amplificateur RF (cf. figure 2.5, à la page 16).

Actuellement, il existe parmi les opérateurs une tendance à augmenter le nombre de stations de base, en réduisant les portées pour densifier le maillage de cellules, dans le but d'augmenter la capacité globale des réseaux. Cette tendance révèle de nouveaux besoins en termes de rendement énergétique. En effet, l'importance des coûts d'exploitation, dont la consommation électrique, croît avec le nombre de stations de base déployés. Pour des raisons de coût et de placement, les opérateurs s'intéressent aussi à la réduction de la taille des stations de base. Cette réduction de coût et de volume est possible si le rendement énergétique des amplificateurs augmente, permettant de s'affranchir des équipements de refroidissement, encombrants, nécessitant de l'entretien, et susceptibles de défaillance.

Une station de base reste donc un système très complexe, pouvant desservir des dizaines d'utilisateurs en même temps. En tant qu'émetteur, la

---

<sup>12</sup>souvent appelée BTS : *Base Transceiver Station* dans le contexte de la téléphonie cellulaire

station de base assure l'activation et dé-activation de la liaison physique radio de chaque utilisateur, ainsi que l'encodage, la modulation, et l'émission du signal, tout en effectuant un contrôle de puissance afin de ne pas interférer avec les cellules voisines ou réduire l'effet *near-far*. Cette complexité est gérée numériquement par des techniques Radio Logicielle sur des microprocesseurs et des dispositifs dédiés de traitement du signal : DSP<sup>13</sup> et FPGA.

### 2.2.2 Standards de communication radio commerciaux

Dans cette section nous passons en revue quelques standards représentatifs de communication radio, relevant de divers contextes et différentes applications : téléphonie sans fil, diffusion de TV numérique, et transfert de données. Nous nous sommes intéressés aux caractéristiques de leur liaison radio, afin de donner des cas de figure et situer les contraintes que ces standards imposent aux amplificateurs de puissance RF.

**DVB-T** : En terme de service de diffusion, le standard DVB-T<sup>14</sup> véhicule le service de TV numérique hertzienne, utilisant d'ailleurs la même bande de fréquences UHF que la TV analogique hertzienne.

**EDGE, UMTS/HSPDA** : Ces deux exemples correspondent à des normes de téléphonie mobile. Les deux s'appuient sur le concept de réseau cellulaire. La norme EDGE<sup>15</sup> est une évolution du système GSM, permettant aux opérateurs disposant d'un tel réseau d'augmenter les débits de données avec un minimum de modifications et d'investissements. L'*Universal Mobile Telecommunications System* (UMTS) est l'une des technologies de téléphonie mobile de troisième génération (3G). La norme UMTS s'appuie sur une interface hertzienne de Multiplexage par code large bande, W-CDMA<sup>16</sup> [Hol04], qui constitue l'implémentation européenne des spécifications IMT-2000 de l'UIT pour les systèmes radio cellulaires 3G. Le HSDPA (*High Speed Downlink Packet Access*) est défini dans la version WCDMA - 3GPP Rel. 5. (3GPP) [CMO99, 3GP02].

**WiFi** : Comme exemple de normes décrivant les caractéristiques d'un réseau local sans fil (WLAN), on s'intéresse aux standards IEEE 802.11 (ISO/CEI 8802-11), permettant des liaisons haut débit entre ordinateurs, machines de bureau, équipements, assistants personnels (PDA), périphériques, etc. Les réseaux Wi-Fi répondent à la norme 802.11, et les deux nomenclatures se confondent, quoique le terme Wi-Fi fai-

---

<sup>13</sup>DSP : *Digital Signal Processor*

<sup>14</sup>*Digital Video Broadcast* Terrestre, en contraste avec les applications satellite DVB-S ou par câble, DVB-C

<sup>15</sup>*Enhanced Data Rates for GSM Evolution*

<sup>16</sup>*Wideband Code Division Multiple Access*

sait initialement référence au nom de la certification délivrée par l'alliance d'entreprises intéressées à maintenir l'interopérabilité entre les matériels répondant à la norme 802.11b.

**WiMAX** : L'ensemble de normes WiMAX<sup>17</sup> se placent dans un contexte de réseau métropolitain sans fil (*Metropolitan Area network*, MAN). Ces normes définissant des connexions à haut-débit, à des équipements fixes (normes 802.16-2004 et 802.16c) et mobiles (802.16e), comme alternative au câble pour le réseau d'accès, comme réseau de collecte et de transport, ou encore comme réseau cellulaire complémentaire des réseaux Wi-Fi et UMTS.

Le Tableau 2.1 résume quelques-unes des caractéristiques de ces standards du point de vue de l'émetteur et la couche physique (liaison radio). Quelques faits sont à remarquer, dont le fait que le rendement spectral est plus ou moins corrélé avec le PAPR. Autre constat, les niveaux de puissance sont d'autant plus élevés que la portée est grande, et inversement, les puissances en jeu diminuent quand la densité du maillage du réseau est petite, selon les principes de réutilisation de fréquences des réseaux cellulaires. Bien entendu, nous avons référencé ici les caractéristiques des stations de base quand ce concept s'applique ; en opposition aux unités portables, qui restent en dehors de la portée de ces travaux.

En tout cas, on constate que les largeurs de bande sont de l'ordre des MHz, et les puissances au-delà des quelques watts, avec des signaux présentant des PAPR élevés. C'est dans ce contexte que nous plaçons nos travaux expérimentaux par la suite.

---

<sup>17</sup> *Worldwide Interoperability for Microwave Access*

Application	Diffusion TV	Téléphonie Cellulaire		Réseau Métropolitain	Réseau Local
Standard	DVB-T	EDGE	WCDMA	WiMAX	WiFi
Bande de fréquences	UHF 400-800 MHz	935-960 MHz	Bandes 800 et 1900 MHz	2.5-3.5 GHz et bande 5.8 GHz	bande ISM 2,4-2,4835 GHz et bande 5GHz
BW canal ou porteuse	8MHz, adaptable à 6 ou 7MHz	200 KHz	5 MHz	1.5 – 20MHz	20MHz
Vitesse de transmission	5 Mbps à 31Mbps	Max. 473kbps Typ. 384kbps	Max. 10Mbps Typ. 750kbps	Max. 75Mbps (à 20MHz) Max. 280Mbps par BTS	11 à 54 Mbps
Modulation	COFDM K=2048	GMSK, 8-PSK	QPSK, 16QAM	OFDM K=256	OFDM K=64
PAPR 1 porteuse	11-16 dB	3.4 dB	Typ. 10 dB	8-14 dB	8-13 dB
Efficacité Spectrale (bps/Hz)	3.8	1.9		4.5	2.7
Portée	1-10-100 Km	2-10 Km outdoor	2-10 Km outdoor	Typ. 7-8Km Max 50 Km	10-50 m indoor, 100-500 m outdoor
Puissances émission	10 W – kW	0,1 – 10 W	0,1 – 20 W	0,1 – 100 W	0.1 – 1W

TAB. 2.1: Caractéristiques des standards DVB-T, EDGE, 3G, WiFi et WiMAX (Liaison Radio)



## 2.3 L'Amplificateur de Puissance RF

La finalité d'un amplificateur de puissance RF est d'augmenter le niveau de puissance du signal à émettre, idéalement sans déformation du signal appliqué à son entrée. De plus, il est souhaitable que le rapport entre l'*Energie RF* délivrée à l'antenne et l'*Energie DC* consommée de la source d'alimentation soit maximisé (rendement énergétique). Or, les circuits amplificateurs sont construits à partir de transistors, qui sont des dispositifs actifs et en principe non-linéaires. Selon la conception du circuit à l'entour du transistor, la *Classe* de l'amplificateur, des compromis entre la puissance délivrée, la linéarité du signal émis et le rendement énergétique, peuvent être obtenus.

Nous rappellerons les principes des différentes classes d'opération des amplificateurs de puissance et leurs performances en termes de linéarité et rendement. Puis, nous analysons les paramètres de base et les effets non-linéaires à partir de mesures classiques à un ou deux tons. Ensuite, les modèles d'amplificateur plus récurrents dans la littérature sont présentés, allant de modèles simples sans mémoire jusqu'aux modèles plus complexes qui prennent en compte les effets mémoire.

### 2.3.1 Rendement et Classes d'Opération

Un amplificateur RF, de notre point de vue, est un dispositif transformateur d'énergie, présentant deux entrées et une sortie : les entrées d'alimentation et de signal à amplifier, et une sortie pour le signal amplifié. L'alimentation de l'amplificateur fournit une puissance totale  $P_{DC}$ , qui idéalement devrait être entièrement convertie en puissance utile,  $P_{RF}$ , sans pertes de conversion. Malheureusement, en réalité, il faut aussi considérer une puissance de pure perte  $P_D$  dissipée au sein de l'amplificateur, comme il est montré sur le schéma de bilan de puissance dans la figure 2.8

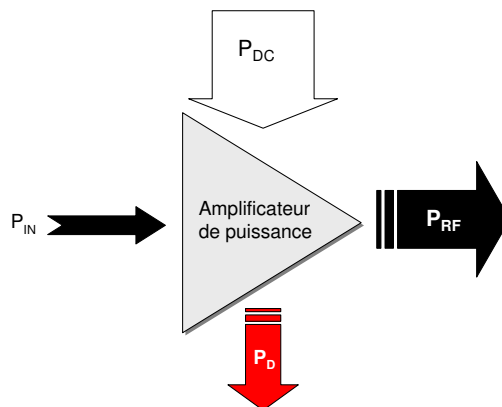


FIG. 2.8: Bilan de puissances dans un système amplificateur RF

On parle de rendement énergétique pour donner une mesure de la quantité de  $P_{DC}$  qui a été effectivement convertie en  $P_{RF}$ . Les figures de rendement fournissent une information à propos des pertes  $P_D$ , un aspect extrêmement important pour la conception et le dimensionnement des systèmes d'évacuation de la chaleur ou de refroidissement. Parmi les mesures possibles de rendement, la plus répandue (et que nous utilisons en permanence dans ce manuscrit), est celle du *rendement DC*, défini comme le rapport entre la puissance RF fournie à la charge, l'antenne en l'occurrence, et la consommation DC de l'amplificateur :

$$\eta_{DC} = \frac{P_{RF}}{P_{DC}} \quad (2.6)$$

D'autres mesures du rendement également bien connues sont le rendement total (2.7), et le rendement nommé *Power Added Efficiency* (PAE), défini dans l'équation 2.8 :

$$\eta_{total} = \frac{P_{RF}}{P_i + P_{DC}} \quad (2.7)$$

$$\eta_{PAE} = \frac{P_{RF} - P_i}{P_{DC}} \quad (2.8)$$

avec  $P_i$  représentant la puissance en entrée de l'amplificateur. Ces mesures permettent de donner une idée du rendement et du gain en même temps, contrairement au rendement DC.

Plus généralement, il est bien sûr possible de définir de la même manière des rendements totaux pour l'émetteur :

$$\eta_{TX} = \frac{P_{RF}}{\sum P_{DC,i}} \quad (2.9)$$

qui prennent en compte des contributions  $P_{DC,i}$  à la consommation autres que la puissance de l'alimentation de l'amplificateur. Parmi les contributions intéressantes, la consommation du matériel en charge de tâches de linéarisation,  $P_{DC,lin}$  fait l'objet d'une attention particulière dans nos travaux.

En tout cas, le rendement dépend de la conception du circuit amplificateur à l'entour du dispositif actif, le transistor. Dans nos travaux, nous nous intéressons aux amplificateurs dits linéaires [Ken00], travaillant en *Classe* A, B et AB, et qui partagent quasiment la même architecture circuit. Ici le terme *Classe* fait référence au type de polarisation du transistor et donc à son angle de conduction. Ce sont les architectures de circuit les plus répandues pour l'amplification de signaux à enveloppe non constante<sup>18</sup>. Chacune de ces

<sup>18</sup>De la même façon, les amplificateurs dits non linéaires sont regroupés dans les *Classes* C, D, E, F, G, H et S. Dans ces cas on parle souvent d'amplificateurs pour signaux à enveloppe constante (PAPR=0) non affectés par les non linéarités des composants

*Classes* d'opération présente ses particularités et ses compromis en termes de polarisation, linéarité et rendement, comme il est montré par la suite.

**Classe A** : Pour les amplificateurs *Classe A*, le signal en entrée et la polarisation du transistor sont dimensionnés de façon à ce que le transistor soit toujours en conduction. La polarisation du transistor est telle qu'il fonctionne le plus souvent au centre de sa région linéaire, oscillant entre les zones de fonctionnement en mode bloqué et en mode saturé, sans pour autant y entrer, ce qui minimise la création de distorsion sur le signal en sortie.

En négligeant les effets des adaptations d'impédance, on peut faire une analyse petit signal du comportement d'un amplificateur *Classe A*, à partir de sa configuration montrée dans la figure 2.9. Si on suppose une entrée sinusoïdale à une certaine fréquence RF,  $\omega = 2\pi f$ , le courant de collecteur est donnée par :

$$i_c(t) = I_{cq} - I_{max} \sin(\omega t) \quad (2.10)$$

où  $I_{cq}$  est le courant de polarisation et  $I_{max}$ , la valeur crête du courant en sortie produit par le transistor. L'inductance de choc RF ( $L_{CRF}$ ) entre le collecteur et l'alimentation empêche les courants à la fréquence RF de passer vers l'alimentation et à l'inverse, la capacité de découplage en sortie entre le collecteur et la charge empêche les composantes DC de passer vers la charge. De ce fait, on obtient pour les courants d'alimentation et de sortie, respectivement :

$$I_{DC} = I_{cq} \quad (2.11)$$

$$i_o(t) = I_{max} \sin(\omega t) \quad (2.12)$$

et enfin les tensions de sortie et de collecteur peuvent être obtenues comme suit :

$$v_o = I_{max} R \sin(\omega t) = V_{max} \sin(\omega t) \quad (2.13)$$

$$v_c(t) = V_{cc} + V_{max} \sin(\omega t) \quad (2.14)$$

Pour éviter la zone bloquée, il faudra que la tension de collecteur soit positive tout le temps. Grâce à l'isolement entre AC et DC fourni par l'inductance  $L_{CRF}$ , la composante RF de la tension de collecteur peut dépasser  $V_{cc}/2$  et atteindre idéalement  $V_{cc}$  comme valeur de pic :  $V_{max} \leq V_{cc}$ . Dans ces conditions, le courant en sortie doit aussi être positif :

$$I_{DC} = I_{cq} = \frac{V_{max}}{R} \leq \frac{V_{cc}}{R} \quad (2.15)$$

On obtient la puissance moyenne  $P_{DC}$  fournie par l'alimentation et la puissance efficace  $P_{RMS,RF}$  fournie à la charge, qui sont, respectivement :



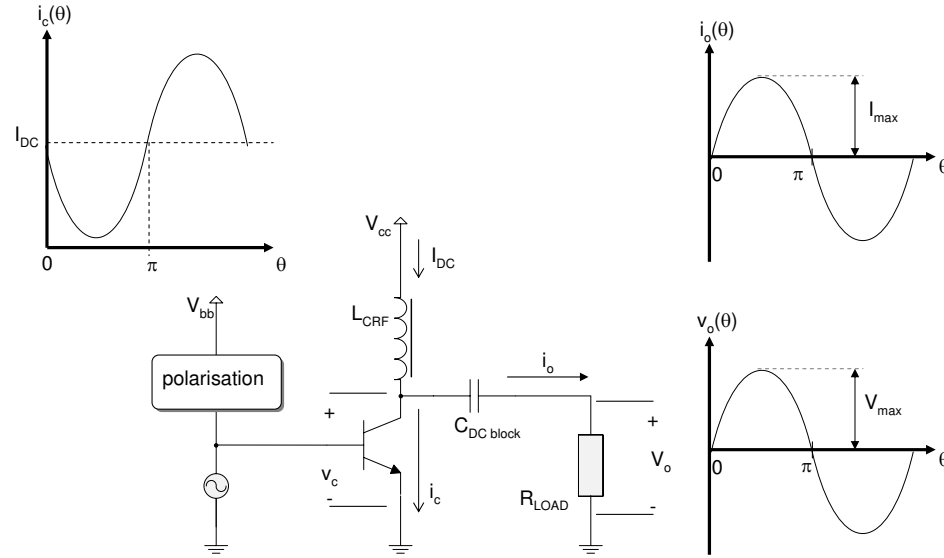


FIG. 2.9: Exemple de circuit amplificateur fonctionnant en Classe A

$$P_{DC} = V_{cc}I_{DC} = \frac{V_{cc}^2}{R} \quad (2.16)$$

$$P_{RMS,RF} = \frac{V_{max}^2}{2R} \quad (2.17)$$

Enfin, le rendement peut être obtenu à partir des équations 2.6, 2.16 et 2.17 comme :

$$\eta_{DC,ClasseA} = \frac{V_{max}^2}{2V_{cc}^2} \leq 0.5 \quad (2.18)$$

Par ailleurs, si on suppose que la puissance en entrée de l'amplificateur est  $P_i$ , on obtient, d'après (2.8) :

$$PAE_{DC,ClasseA} = \frac{\frac{V_{max}^2}{2R} - P_i}{\frac{V_{cc}^2}{R}} \quad (2.19)$$

On voit bien que si le gain est élevée, alors  $P_i \lll \frac{V_{max}^2}{2R}$ , et le PAE tend lui aussi vers 0.5. Cette valeur de rendement, qualitativement faible, est liée à l'importance du courant continu de polarisation, qui existe même en absence de signal.

**Classe B** : Par rapport à la *Classe A*, les amplificateurs *Classe B* présentent un rendement bien meilleur, mais il y a dégradation de la linéarité.

Le dimensionnement du courant de polarisation du transistor est choisi pour que le transistor ne conduise que pendant la moitié d'un cycle d'onde ; comparé à la conduction permanente du transistor fonctionnant en *Classe A*. De ce fait, en prenant le même circuit que celui de la figure 2.9, et en supposant la même puissance en sortie que dans le cas précédent :

$$P_{RMS,RF} = \frac{V_{max}^2}{2R} \quad (2.20)$$

Par définition de polarisation en *Classe B*, et en développant l'expression du courant  $i_c(t)$  en série de Fourier, nous pouvons identifier le terme continu DC (lié à la consommation) et le fondamental du signal :

$$\begin{aligned} i_c(t) &= \begin{cases} I_{max} \sin(\omega t) & \text{si } 0 \leq \omega t < \pi \\ 0 & \text{si } \pi \leq \omega t < 2\pi \end{cases} \\ &= \underbrace{\frac{I_{max}}{\pi}}_{DC} + \underbrace{\frac{I_{max}}{2} \sin(\omega t)}_{\text{fondamental}} - \underbrace{\frac{2I_{max}}{\pi} \left( \frac{\cos(2\omega t)}{3} + \frac{\cos(4\omega t)}{15} + \frac{\cos(6\omega t)}{35} + \dots \right)}_{\text{harmoniques}} \end{aligned} \quad (2.21)$$

A partir du fondamental, on voit bien que la sortie s'exprime comme :

$$v_o = \frac{I_{max}}{2\pi} R \sin(\omega t) \quad (2.22)$$

Puisque :

$$v_{o,max} = V_{max} \leq V_{cc} \Rightarrow I_{max} = \frac{2V_{cc}}{R} \quad (2.23)$$

A partir de la consommation moyenne de courant dans (2.21) et la valeur de  $I_{max}$  déduite dans (2.23), la puissance DC devant être fournie par l'alimentation est :

$$P_{DC} = V_{cc} I_{DC} = \frac{2V_{cc}^2}{\pi R} \quad (2.24)$$

L'expression du rendement en *Classe B* est alors, dans le cas où  $V_{cc} = V_{max}$  :

$$\eta_{DC,ClasseB} = \frac{\frac{V_{cc}^2}{2R}}{\frac{2V_{cc}^2}{\pi R}} \leq \pi/4 = 0.785 \quad (2.25)$$

Il est à remarquer que le rendement s'est amélioré par rapport à celui de la *Classe A*. En revanche, le gain de l'amplificateur s'est réduit. Ainsi, pour une même puissance de sortie (2.20), il faudra un niveau à l'entrée plus élevé afin de pouvoir atteindre une valeur  $I_{max}$  comme dans (2.23). Un autre

inconvenient de la *Classe B* est la perte de linéarité due à la création d'harmoniques (2.21) qui ne peuvent jamais être entièrement filtrés. En pratique, il se produit une discontinuité de signal au moment où le transistor change de mode d'opération, ce phénomène s'appelle la distorsion de croisement.

**Classe AB** : Les amplificateurs *Classe AB* représentent le compromis entre les *Classes A* et *B*, en appliquant une polarisation intermédiaire entre la conduction permanente de la *Classe A* et la conduction pendant la moitié du cycle de la *Classe B*. Le Tableau 2.2 résume les principales caractéristiques des amplificateurs en *Classe A* et en *Classe B*. Celles d'un amplificateur *Classe AB* se placeront quelque part entre les deux.

	<i>Classe A</i>	<i>Classe B</i>
$P_{DC}$	$\frac{V_{cc}^2}{R}$	$\frac{2V_{cc}V_o}{\pi R}$
$P_{RF}$	$\frac{V_o^2}{2R}$	$\frac{V_o^2}{2R}$
$\eta_{\max}$	50%	78.5%
$\eta(P_{RF})$ entrée 1 ton	$\eta_{\max} \frac{P_{RF}}{P_{RF,\max}}$	$\eta_{\max} \sqrt{\frac{P_{RF}}{P_{RF,\max}}}$

TAB. 2.2: Principales caractéristiques des amplificateurs *Classe A* et *Classe B*. Celles d'un amplificateur *Classe AB* se placent quelque part entre les deux

### Rendement pour des signaux modulés

Lors des analyses précédentes, les rendements ont été calculés en supposant une excursion en sortie qui atteignait la valeur maximale possible à chaque cycle, et qui, en plus, correspondait à la valeur de saturation ( $V_{cc}$  maximale). Or, en réalité, les signaux les plus intéressants, ou plutôt les plus informatifs, sont à enveloppe non constante. Dans un tel cas, ou en général quand le signal en sortie n'atteint pas la valeur maximale, si l'alimentation de l'amplificateur reste constante, les rendements se réduisent, comme il est montré dans la figure 2.10.

Pour des signaux modulés à amplitude non constante, les rendements moyens peuvent être obtenus de manière analytique en faisant appel à la distribution de probabilité des signaux. Ainsi, à partir de la puissance moyenne en sortie (2.26) et de la puissance consommée moyenne (2.27), le rendement moyen peut être déduit à partir de l'expression (2.28).

$$\overline{P_{out}} = \int P_{out} \cdot \text{prob} \{P_{out}\} dP_{out} \quad (2.26)$$

$$\overline{P_{DC}} = \int P_{DC}(P_{out}) \cdot \text{prob} \{P_{out}\} dP_{out} \quad (2.27)$$

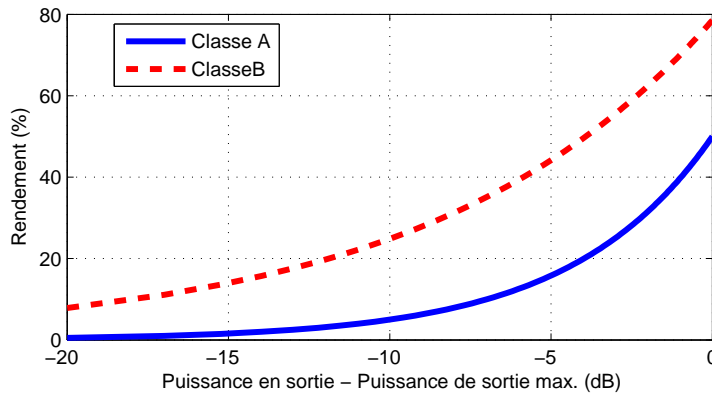


FIG. 2.10: Rendement de l'Amplificateur en fonction de la Classe et du recul par rapport à la saturation. Le rendement de la Classe AB se place quelque part entre les deux courbes, selon la polarisation choisie

$$\bar{\eta} = \frac{P_{out}}{P_{DC}} \quad (2.28)$$

Expérimentalement, les rendements peuvent être mesurés avec un banc d'essais comme celui indiqué en figure 2.11. Ainsi, à l'aide d'un wattmètre et d'une sonde de courant, les valeurs moyennes de puissance RF et de courant DC peuvent être relevées.

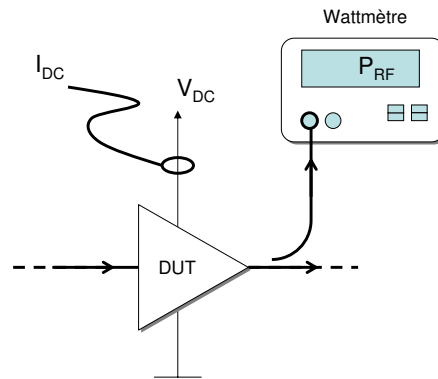


FIG. 2.11: Banc de mesures du rendement. Les valeurs fournies par le wattmètre et la sonde de courant sont des valeurs moyennes

### 2.3.2 Paramètres de Base des Amplificateurs de Puissance

**Gain et saturation.** L'amplificateur idéal serait complètement décrit par son gain en tension ou en puissance, le plus souvent, selon les relations ci-

dessous entre les tensions ou les puissances en entrée et sortie de l'amplificateur,

$$\begin{aligned} G &= \frac{V_{out}}{V_{in}} \\ G_P &= \frac{P_{out}}{P_{in}} \end{aligned} \quad (2.29)$$

ou encore, par la relation souvent utilisée, en dB

$$G_P (dB) = P_{out} (dB) - P_{in} (dB) \quad (2.30)$$

Il est à remarquer dans ces relations idéales la nature sans mémoire du gain, où la sortie à un moment donné dépend uniquement de l'entrée au même instant, et ne dépend pas de l'historique des entrées (ou des sorties). Comme il est montré dans la section 2.4, ceci n'est pas exactement le cas en réalité, mais le gain de l'amplificateur ainsi décrit reste un des premiers paramètres de dimensionnement lors de la conception d'un système émetteur.

En pratique nul amplificateur ne peut fournir un gain constant au fur et à mesure que le niveau du signal en entrée augmente, résultant en un comportement du type écrêteur :

$$V_{out} = \begin{cases} -V_{out,sat} & \text{si } V_{in} \leq -V_{in,sat} \\ GV_{in} & \text{si } |V_{in}| < |V_{in,sat}| \\ V_{out,sat} & \text{si } V_{in} \geq V_{in,sat} \end{cases} \quad (2.31)$$

Le point de saturation est simplement le niveau à l'entrée pour lequel la sortie atteint son niveau maximum possible, et il est lié à la tension d'alimentation de l'amplificateur.

La puissance de saturation est parmi les paramètres de conception les plus liés au prix de l'émetteur en général, et en particulier de la partie amplificatrice. En effet, le niveau de saturation détermine la taille du transistor et du circuit amplificateur. Il a alors un impact majeur sur les aspects de *packaging*, dissipation et méthodes de refroidissement, la puissance d'alimentation, et, enfin, le poids et le volume du système complet.

**Point de compression à 1dB.** Le passage de la zone d'amplification linéaire vers la saturation ne se produit pas de façon abrupte comme dans (2.31), mais d'une manière plus ou moins douce et avec une dérivée continue jusqu'au niveau de saturation. Le gain diminue progressivement à mesure que l'amplitude de l'entrée augmente, tout en passant par ce qu'on appelle justement la zone de compression du gain.

Pour analyser ce phénomène, revenons sur la relation d'entrée/sortie de l'amplificateur dans l'expression (2.31). En termes d'amplitude, la tension de sortie peut s'approximer sous forme polynomiale :

$$V_{out} = a_1 V_{in} + a_2 V_{in}^2 + a_3 V_{in}^3 + \dots \quad (2.32)$$

Si on applique un ton pur à l'entrée à la fréquence  $f = \frac{\omega}{2\pi}$ ,

$$V_{in} = A \cos(\omega t) \quad (2.33)$$

on peut obtenir l'expression du signal en sortie, à partir de (2.32) et (2.33), après regroupement des termes des différentes composantes harmoniques, et en arrêtant le développement au troisième ordre, par souci de simplicité :

$$V_{out} = \underbrace{\frac{a_2 A^2}{2}}_{DC} + A \underbrace{\left[ a_1 + \frac{3a_3 A^2}{4} \right]}_{\text{fondamentale}} \cos(\omega t) + \dots \quad (2.34)$$

$$+ \underbrace{\frac{a_2 A^2}{2} \cos(2\omega t) + \frac{a_3 A^3}{4} \cos(3\omega t)}_{\text{harmoniques}}$$

La génération de composantes harmoniques est un signe de comportement non-linéaire. La puissance de sortie est alors répartie entre la composante désirée à la fréquence  $\omega$  et les composantes harmoniques. On peut facilement filtrer ces fréquences non souhaitées, très écartées de la composante principale, mais reste le problème de pertes de rendement que cela entraîne.

On définit le point de compression à 1dB, comme étant le niveau de puissance à l'entrée pour lequel la puissance en sortie de l'harmonique fondamental est 1dB en dessous de son niveau idéal, comme montré sur la figure 2.12. D'après (2.34), le gain à la fréquence fondamentale est (en dB) :

$$G(dB) = 20 \log\left(a_1 + \frac{3a_3 A^2}{4}\right) = 20 \log\left(a_1 \left(1 + \frac{3a_3 A^2}{4a_1}\right)\right) \quad (2.35)$$

Pour comparaison, le gain idéal, en conditions linéaires, ne dépend que de  $a_1$  à la fréquence fondamentale :

$$G_{nom}(dB) = 20 \log(a_1) \quad (2.36)$$

La perte de 1 dB de gain se produit quand l'amplitude en entrée vaut<sup>19</sup> la valeur de gain nominale moins 1 dB, soit :

$$G(dB) = G_{nom}(dB) - 1 \Rightarrow (2.35) (2.36) \Rightarrow A = 0.38 \sqrt{\frac{|a_1|}{|a_3|}} \quad (2.37)$$

<sup>19</sup>puisque  $a_1 < 0$  et  $a_3 > 0$

**Point d'interception d'ordre 3.** De l'expression (2.34), on constate que la puissance de la composante principale augmente d'1dB quand la puissance d'entrée augmente d'autant, ce qui correspond à un comportement linéaire. En revanche, pour les composants harmoniques à  $2\omega$  et  $3\omega$ , la relation est respectivement de 2dB et 3dB d'incrément en sortie par dB en entrée. Comme on verra plus loin, ce sont les composantes de troisième ordre -et en général celles d'ordre impair- qui ont la plus grande contribution à la non-linéarité de l'amplificateur.

De ce fait, on définit une mesure de linéarité de l'amplificateur nommée le Point d'Interception d'ordre 3 à l'entrée (IIP3<sup>20</sup>). Le IIP3 correspond ainsi au niveau du signal à l'entrée pour lequel les composantes du fondamental et l'harmonique d'ordre 3 en sortie ont le même niveau.

De même, on définit le Point d'Interception d'ordre 3 en sortie (OIP3<sup>21</sup>), si on le fait par rapport au niveau de signal en sortie. Ces deux mesures sont exprimées graphiquement dans la figure 2.12. On constate comment ces points se placent bien au-delà de la puissance maximale de sortie de l'amplificateur, à l'intersection des droites de gain linéaire de la composante fondamentale et du troisième harmonique, comme il est montré dans la figure.

Il faut retenir que les figures de mérite montrées jusqu'à maintenant, bien que pratiques dans un premier temps et récurrentes dans les *datasheets* des fabricants, proviennent d'une analyse simple quand une fréquence pure est appliquée à l'entrée. En pratique, une analyse plus approfondie de l'amplificateur est nécessaire par rapport aux conditions réalistes d'opération. Ceci peut être fait dans un premier temps grâce à l'analyse classique à deux tons développée par la suite.

---

<sup>20</sup>IIP3 : 3rd order Input Intercept Point

<sup>21</sup>OIP3 : 3rd order Output Intercept Point

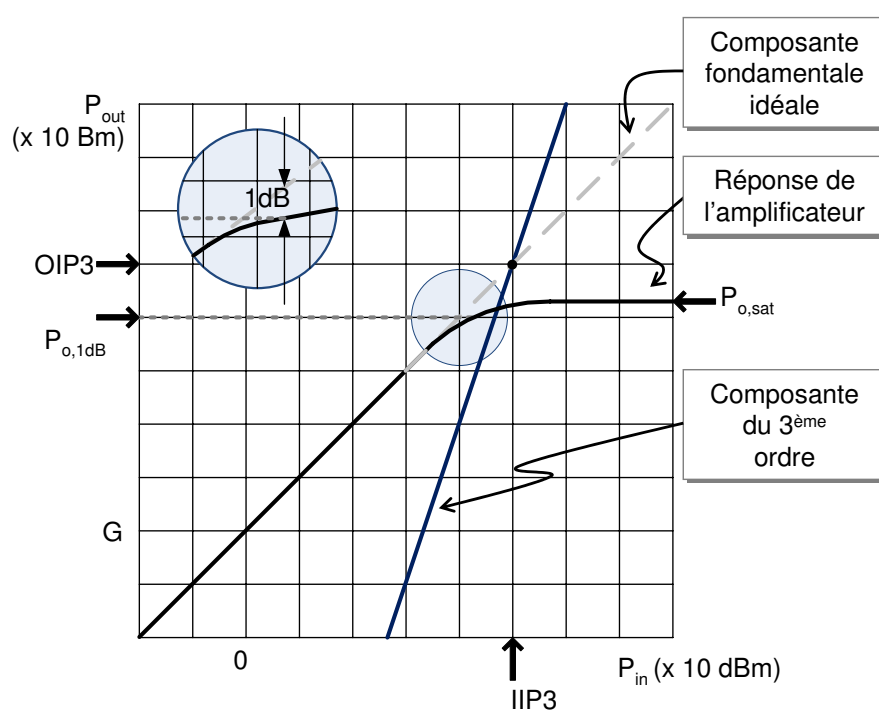


FIG. 2.12: Points de Compression à 1dB, de Saturation et d'Interception



### 2.3.3 Analyse à deux tons

En pratique, les signaux à amplifier sont des porteuses modulées. Leur enveloppe varie lentement par rapport à la fréquence centrale, et dans ce cas on parle de modulations en bande étroite. Pour ce type d'applications, une caractérisation de l'amplificateur très récurrente qui recrée en partie les conditions d'une porteuse modulée, correspond à l'utilisation du test à deux tons. Ce test permet d'évaluer la croissance spectrale hors bande générée par l'amplificateur de puissance.

Ainsi, si on considère un signal en entrée de l'amplificateur du type deux tons, soit avec des amplitudes  $A_1$  et  $A_2$  aux fréquences respectives  $f_1 = \frac{\omega_1}{2\pi}$  et  $f_2 = \frac{\omega_2}{2\pi}$ ,

$$V_{in} = A_1 \cos(\omega_1 t) + A_2 \cos(\omega_2 t) \quad (2.38)$$

appliqué en entrée de l'amplificateur dont le comportement est décrit par (2.32), on obtient en sortie les termes fondamentaux, les harmoniques et la composantes de compression du gain, ainsi que de nouveaux termes correspondant aux mélanges entre les deux fréquences originales, comme il est montré dans la figure 2.13 et dans le développement qui suit :

$$\begin{aligned}
 V_{out} = & \overbrace{\frac{a_2 A_1^2}{2} + \frac{a_2 A_2^2}{2} + \dots}^{DC} \\
 & + A_1 \left[ \begin{array}{c} \text{compression} \quad \text{blocage} \\ a_1 + \frac{3a_3 A_1^2}{4} + \frac{3a_3 A_2^2}{2} \end{array} \right] \cos(\omega_1 t) + \dots \\
 & + A_2 \left[ \begin{array}{c} \text{compression} \quad \text{blocage} \\ a_1 + \frac{3a_3 A_2^2}{4} + \frac{3a_3 A_1^2}{2} \end{array} \right] \cos(\omega_2 t) + \dots \\
 & \underbrace{\hspace{15em}}_{\text{harmoniques}} \\
 & + \frac{a_2 A_1^2}{2} \cos(2\omega_1 t) + \frac{a_2 A_2^2}{2} \cos(2\omega_2 t) + \frac{a_3 A_1^3}{4} \cos(3\omega_1 t) + \frac{a_3 A_2^3}{4} \cos(3\omega_2 t) + \dots \\
 & + a_2 A_1 A_2 \left[ \begin{array}{c} \approx DC \quad \approx 2\omega \\ \cos((\omega_2 - \omega_1)t) + \cos((\omega_2 + \omega_1)t) \end{array} \right] + \dots \\
 & + \frac{3a_3 A_1^2 A_2}{4} \left[ \begin{array}{c} \approx 3\omega \quad \approx \omega \\ \cos((2\omega_1 + \omega_2)t) + \cos((2\omega_1 - \omega_2)t) \end{array} \right] + \dots \\
 & + \frac{3a_3 A_2^2 A_1}{4} \left[ \begin{array}{c} \approx 3\omega \quad \approx \omega \\ \cos((2\omega_2 + \omega_1)t) + \cos((2\omega_2 - \omega_1)t) \end{array} \right]
 \end{aligned} \quad (2.39)$$

On constate l'apparition de :

**Harmoniques.** Comme dans l'analyse à un ton précédent (2.34), des termes harmoniques du deuxième et troisième ordre apparaissent. Puisque  $\omega_1$  et  $\omega_2$  sont relativement proches, des termes près de la composante continue apparaissent aussi. Tous ces termes peuvent être facilement filtrés car éloignés des composantes principales.

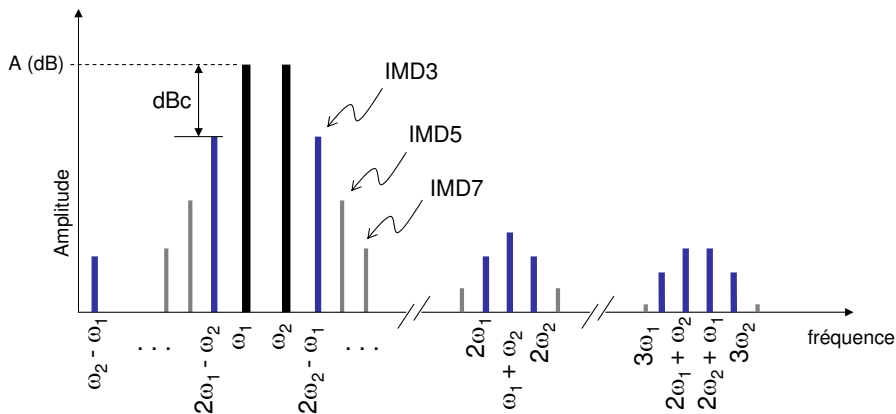


FIG. 2.13: Entrée deux tons à  $\omega_1$  et  $\omega_2$  : Composantes en sortie de l'amplificateur

**Termes de Blocage.** Evidemment, les termes avec amplification linéaire et compression aux composantes fondamentales apparaissent aussi (lignes 2 et 3 dans 2.39), sauf que dans ce cas à deux tons, une nouvelle composante de compression fait son apparition. Ces nouvelles composantes sont la cause du phénomène connu sous le nom de blocage ou désensibilisation du gain. L'effet qui en résulte est que la compression sur l'un des deux tons dépend de l'amplitude de l'autre ton. Ainsi, le blocage peut devenir très problématique dans les étages amplificateurs des récepteurs radio, quand des signaux interférents à forte amplitude dans les canaux adjacents risquent de masquer totalement un signal utile à faible amplitude. Puisqu'en émission il est raisonnable de considérer que les deux tons auront la même amplitude, le blocage est perçu simplement comme un facteur de compression ajouté.

**Produits d'Intermodulation.** La problématique majeure dans les équipements émetteurs est l'apparition des Produits d'Intermodulation (IMD). Les produits IMD sont caractérisés par leur ordre, qui correspond à la somme des fréquences composant le produit, définies de la manière suivante :

$$f_{IMDN} = p\omega_1 \pm m\omega_2 \quad (2.40)$$

où l'ordre  $N$  vaut  $N = p + m$ .

Ainsi, les termes provenant du produit de troisième ordre, IMD3, aux fréquences

$$\begin{aligned} 2\omega_1 - \omega_2 \\ 2\omega_2 - \omega_1 \end{aligned}$$

et en général les termes provenant des produits d'ordre impair : IMD5, IMD7, etc ; sont très révélateurs des effets non linéaires. Ils ont un intérêt particulier car ils sont très proches du signal utile, tel qu'il est montré dans la figure 2.13 et ne peuvent pas être facilement filtrés. Ils sont à l'origine de l'apparition de distorsions dans les bandes adjacentes.

Typiquement on exprime la magnitude des produits IMD en dBc, c'est-à-dire dB relatifs au rapport entre l'amplitude des porteuses et le produit d'intermodulation considéré. Alternativement, on verra dans la section 2.5.1, page 50, une mesure des effets des produits IMD dans des cas réalistes de signaux modulés. Les produits d'IMD sont négligeables lorsque l'amplificateur fonctionne en linéaire mais deviennent très vite gênants lorsque l'on est proche de la saturation. Le constat que les termes pairs ne contribuent pas à la génération de produits d'intermodulation permet de ne pas les prendre en compte dans 2.39 dans l'analyse des distorsions, et des modèles analytiques sont souvent utilisés sous la forme [Cri99] :

$$V_{out} = a_1 V_{in} + a_3 V_{in}^3 + a_5 V_{in}^5 + \dots \quad (2.41)$$

Les phénomènes non-linéaires décrits jusqu'à maintenant, et notamment le cas le plus intéressant des produits d'intermodulation, peuvent être mis en évidence expérimentalement à l'aide d'un banc de mesure comme celui montré dans la figure 2.14 dans lequel on a utilisé un générateur EG4000A et un analyseur de spectre pour mesurer la génération de produits IMD. Un exemple de résultat est montré dans la figure 2.15. Cet essai portait sur la mesure d'un amplificateur basé sur le transistor référencé MRF21170 de la société Freescale. Les signaux "spurious" entre les produits IMD3 et les porteuses principales sont dus aux mélanges entre la fréquence porteuse et les tons de test.

### 2.3.4 Réponses AM-AM et AM-PM et modèles sans mémoire

Le plus souvent, la modélisation des amplificateurs se fait à partir de ce que l'on appelle les réponses de conversion d'*amplitude à amplitude* (AM-AM) et d'*amplitude à phase* (AM-PM). Ainsi, si on considère un signal modulé en amplitude et en phase à l'entrée de l'amplificateur tel que :

$$x(t) = A(t) \cos [\omega t + \varphi(t)] \quad (2.42)$$

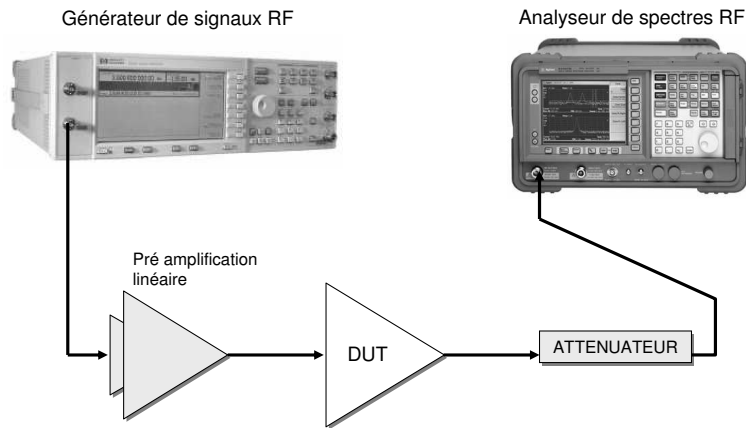


FIG. 2.14: Banc de mesure typique des termes IMD. Les générateurs tel que l'EG4000A permettent la création de plusieurs tons, en phase ou pas, pour faciliter ces analyses

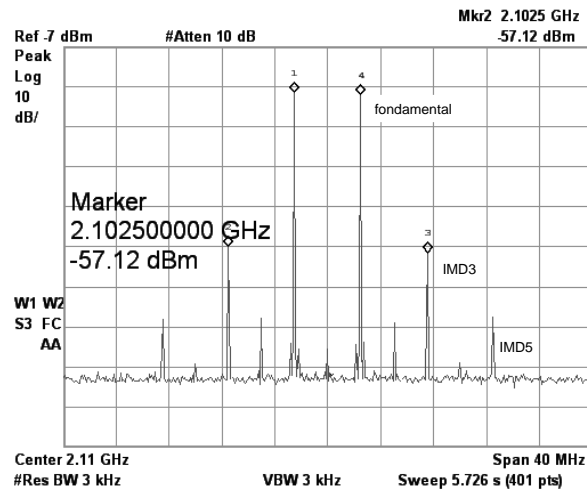


FIG. 2.15: Résultats des mesures des produits d'IMD

et que, de plus, le gain de l'amplificateur et la phase du signal en sortie ne dépendent que de l'amplitude à l'entrée, alors le signal dans la bande utile en sortie, après une transformation non-linéaire en amplitude et la contribution en phase, peut être exprimé comme suit :

$$y(t) = F[A(t)] \cos[\omega t + \varphi(t) + \Phi[A(t)]] \quad (2.43)$$

où  $F[A(t)]$  est la fonction de conversion AM-AM et  $\Phi[A(t)]$  est la fonction de conversion AM-PM. Notons le caractère additif de la fonction AM-PM ainsi définie, par rapport à  $\varphi(t)$ .

Les caractéristiques AM-AM et AM-PM peuvent être relevées à partir de mesures expérimentales, à une ou plusieurs fréquences, ou avec des signaux modulés. Ensuite, des modèles compacts d'amplificateur tels que le modèle polynomiale dans (2.32) ou (2.41), et bien d'autres, peuvent alors être obtenus en faisant un ajustement avec les données expérimentales.

Il en résulte des modèles comportementaux, du type boîte noire, dans lesquels seule la relation entre l'entrée et la sortie est décrite, sans faire appel aux équations des phénomènes physiques de base mais qui donnent toutefois comme résultat le comportement observé. Ce type de modélisation est très répandu parce qu'il offre un bon compromis entre la fidélité du modèle et son coût d'extraction et de calcul. Parmi les modèles les plus utilisés on trouve celui de Saleh [Sal81] et les polynômes complexes, que nous rappelons ci-dessous, bien que d'autres modèles ont été proposés [GS91, Rap91, CP02b].

**Modèle de Saleh.** Le modèle de Saleh [Sal81] a été probablement celui le plus utilisée pour approximer les caractéristiques AM-AM et AM-PM d'amplificateurs sans effets mémoire. Dans sa représentation polaire, ses caractéristiques s'expriment à l'aide des 4 paramètres suivants,  $\alpha_{AM-AM}$ ,  $\beta_{AM-AM}$ ,  $\alpha_{AM-PM}$ ,  $\beta_{AM-PM}$ . Ainsi :

$$F[\rho] = \frac{\alpha_{AM-AM} \times \rho}{1 + \beta_{AM-AM} \times \rho^2} \quad (2.44)$$

$$\Phi[\rho] = \frac{\alpha_{AM-PM} \times \rho^2}{1 + \beta_{AM-PM} \times \rho^2} \quad (2.45)$$

où  $\rho$  correspond à l'amplitude de l'enveloppe en entrée de l'amplificateur.

**Modèle polynomial complexe.** Une manière confortable et compacte d'exprimer le comportement en bande de base d'un amplificateur, tout en prenant en compte les effets de déphasage, est au moyen des séries de Taylor avec des coefficients complexes, comme dans (2.46) :

$$y(t) = \sum_{p=0}^P c_{2p+1} |x(t)|^{2p} x(t) \quad (2.46)$$

où  $y(t)$  est la sortie en bande de base du PA,  $x(t)$  est l'entrée, en bande de base aussi, et  $c_{2p+1}$  sont des coefficients complexes. D'ailleurs, quand les coefficients sont réels, (2.46) revient à (2.41). A partir de (2.46), il est possible d'obtenir les fonctions AM-AM et AM-PM, à partir du moment où l'amplitude de  $y(t)$ ,  $|y(t)|$ , ne dépend que de l'amplitude de l'entrée  $|x(t)|$ , et similairement pour la phase  $\angle y(t)$  :

$$|y(t)| = \sqrt{\overbrace{\sum_{p=0}^P c_{2p+1} |x(t)|^{2p+1}}^{AM-AM}} \quad (2.47)$$

$$\angle y(t) = \angle x(t) + \angle \overbrace{\sum_{p=0}^P c_{2p+1} |x(t)|^{2p+1}}^{AM-PM} \quad (2.48)$$

## 2.4 Effets mémoire dans les Amplificateurs

Classiquement, dans la caractérisation d'un amplificateur, on suppose que la sortie de l'amplificateur à un instant donné ne dépend que de son entrée à cet instant : c'est ce qu'on appelle couramment un comportement statique ou sans mémoire de l'amplificateur. Or, en réalité, le signal en sortie de l'amplificateur, associé aux distorsions qu'il crée, dépendent de l'amplitude et de la largeur de bande du signal en entrée, ainsi que de la température ambiante, de l'auto-échauffement des dispositifs actifs, du vieillissement des composants et d'autres paramètres de mise en œuvre pratique. La caractéristique de l'amplificateur n'est pas fixée mais varie au cours du temps.

Dans cette section, nous nous intéresserons aux phénomènes, au niveau dispositif et au niveau circuit dans les amplificateurs, qui font que la sortie de l'amplificateur soit dépendante non seulement de l'entrée présente, mais aussi de l'historique du signal en entrée.

Ces phénomènes sont regroupés sous l'appellation *effets mémoire* de l'amplificateur. Sur le plan temporel, les effets mémoire créent des hystérésis dans la réponse non linéaire de l'amplificateur, ainsi que des réponses AM-AM et AM-PM qui dépendent de la fréquence du signal et de sa largeur de bande. La distorsion en soi n'est pas un effet mémoire. En revanche, une dépendance de cette distorsion avec la fréquence, peut être considérée comme une manifestation des effets mémoire.

Les effets mémoire sont à l'origine de dégradations supplémentaires du signal émis, ainsi que d'incertitudes dans les modèles d'amplificateur n'en tenant pas compte. Il est donc nécessaire de disposer des modèles de prédiction

des dégradations ajoutées par les effets mémoire afin de pouvoir les contrer d'une façon efficace.

### 2.4.1 Manifestation et origine des effets mémoire

La manifestation la plus connue des effets mémoire dans les amplificateurs de puissance RF se produit quand, lors des caractérisations à deux tons, les amplitudes des produits IMD à droite et à gauche ne sont pas égales, et que ces asymétries dépendent de l'écart en fréquence des deux tons originaux. Or, d'après (2.39), les amplitudes pour les produits IMD devraient être égales, dépendantes de l'amplitude des tons, mais indépendantes de l'espacement entre les tons.

Pour expliquer ceci, dans [VRM01] et [VMR01] il est expliqué que si les phases des composantes de 3<sup>eme</sup> et 5<sup>eme</sup> ordre ne sont pas égales, alors il s'en suit une distorsion en phase pour les composantes IMD3 dépendante de l'amplitude en entrée. D'autres auteurs ont également traité l'origine des asymétries et sont arrivés à d'autres explications complémentaires [KK03b, KK03a], comme :

- les décalages en phase du signal dépendants de la distorsion en amplitude [Cri99]
- les (des)adaptations d'impédance en bande de base et aux fréquences des produits d'intermodulation [CP02a] ainsi qu'aux fréquences de l'enveloppe [WLT02]
- les effets parasites des inductances et les fréquences de résonance des capacités de découplage sur l'enveloppe du signal en entrée qui provoquent des variations dans le temps des conditions de polarisation [BG89]
- les constantes de temps liées aux phénomènes thermiques agissant sur le dispositif actif et le réseau de polarisation [BG03, DRF03]

Nous ne rentrons pas dans les détails physiques qui sont tout à fait en dehors de la portée de ces travaux. En revanche, nous nous sommes concentrés sur les effets gênants vis-à-vis de la qualité de l'émission, et surtout, sur des méthodes qui permettent de contrer ces effets mémoire.

Toutes ces recherches sur l'impact des effets mémoire nous apprennent qu'ils sont dépendants de la bande passante du signal, et qu'ils provoquent un maximum de dégâts quand sa constante de temps est comparable au taux de variation de l'enveloppe du signal. Ainsi on pourra typiquement négliger les effets mémoire de courte durée liés à la réponse instantanée de l'amplificateur à la fréquence RF en particulier issus du transistor et des circuits d'adaptation.

Les effets mémoire à constante de temps lente, dus notamment aux réalimentations électrothermiques qui produisent des variations de gain et d'amplitude comme conséquence des auto-échauffements, peuvent se révéler

gênants pour des signaux à bande étroite, quand les constantes de temps de variation de l'enveloppe deviennent comparables à celles des phénomènes thermiques. En revanche, pour des signaux large bande, ces effets lents sont en principe moins gênants parce que les variations d'enveloppe sont beaucoup plus rapides et les fluctuations thermiques ne peuvent que suivre la moyenne de ces variations, et restent dans un état stationnaire. Bien entendu, les phénomènes thermiques restent un souci majeur pour les systèmes à multiplexage temporel, quand les effets thermiques transitoires se manifestent lors des activations et désactivations de l'amplificateur.

Avec un banc expérimental comme celui de la figure 2.14, on a pu mettre en évidence les asymétries des produits d'intermodulation pour des signaux à deux tons et à 16 tons (figure 2.16). Dans le domaine temporel, quoique moins récurrent dans la littérature, il est aussi possible de mettre en évidence l'apparition des effets mémoire, comme il est montré dans la figure 2.17, à gauche. Ici, la dispersion de la fonction AM-AM provient de la réponse en fréquence de l'amplificateur altérée par les effets mémoire. Nous montrons sur la même figure, au centre, comment le fait de linéariser par prédistorsion sans prendre en compte ces effets mémoire, ne contribue pas à la réduction de la dispersion. Alternativement, nous avons pu constater comment des stratégies de prédistorsion prenant en compte ces effets peuvent réduire la dispersion sur la courbe AM-AM, à nouveau dans la figure 2.17, à droite. Beaucoup plus sur ce sujet et l'implémentation de la prédistorsion sera présenté dans les Chapitres 4 et 6.

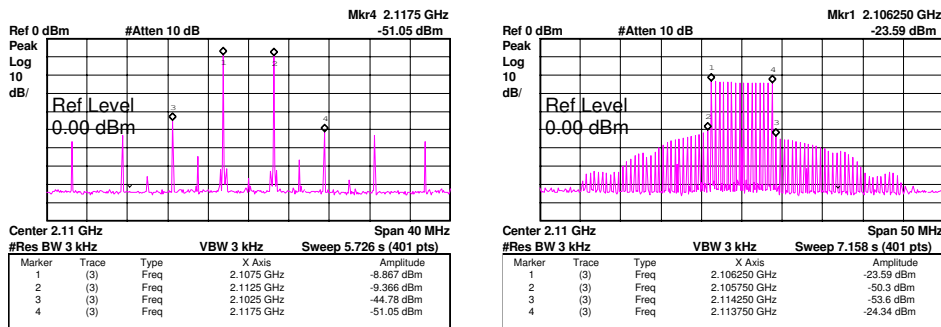


FIG. 2.16: Asymétries des produits IMD mesurées, à gauche avec le test à deux tons, à droite avec une entrée 16 tons. L'amplificateur sous test est basé sur le transistor MRF21170 de Freescale

Comme il est montré de façon récurrente dans la littérature, et plus précisément dans [KMK02], les effets mémoire se manifestent, devenant spécialement perturbateurs, principalement dans trois cas : quand des fortes puissances sont mises en jeu, dans les applications à large bande, et finalement dans les applications avec des PAPR élevées, car les constantes de temps des effets thermiques peuvent être de l'ordre de grandeur des temps



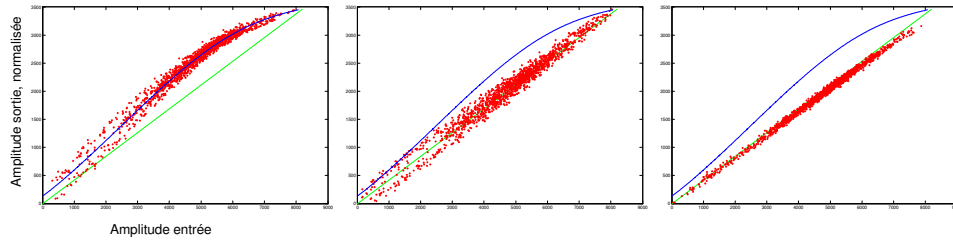


FIG. 2.17: Caractéristique AM-AM expérimentale avec effets mémoire, à gauche. Avec correction par prédistorsion simple, au centre. Avec prédistorsion prenant en compte les effets mémoire, à droite. L'amplificateur est le même qui celui utilisé dans les mesures de la figure 2.16

d'apparition des pics de puissance : le régime thermique n'atteint pas le régime stationnaire mais évolue au rythme des pics de puissance.

Notons que dans des applications telles les stations de base, à forte puissance, multiporteuses et donc large bande, avec des PAPR élevés, tous les cas précédents se produisent, provoquant ainsi un maximum d'effets non désirés qui devront être pris en compte et compensés. En revanche, dans les applications portables à puissance plus faible et avec des signaux avec des PAPR bien plus réduits, la contribution des effets mémoire sera négligeable [KMK02].

## 2.4.2 Modèles de l'amplificateur avec effets mémoire

On s'intéresse dans cette section aux modèles d'amplificateur permettant de prédire les effets mémoire. Pour des raisons de coût de calcul, on se focalise sur les modèles comportementaux, qui n'ont pas forcément une correspondance explicite avec les phénomènes physiques de base qui sont à l'origine des effets mémoire.

Lors qu'on parle de coût de calcul, on parle en termes d'un *objectif* : linéariser l'amplificateur présentant des effets mémoire ; et en termes de la *méthode* pour ce faire : la prédistorsion numérique qui fera appel à l'*inverse* du modèle d'amplificateur pour compenser ces effets mémoire. De ce point de vue, nous nous intéressons dans cette section aux modèles basés sur les séries de Volterra, permettant la modélisation et/ou la prédistorsion à partir de deux opérations facilement transposables à une implémentation matérielle : le filtrage linéaire et les évaluations de polynômes. En quelque sorte, le filtrage correspond avec les phénomènes de mémoire du système, alors que les phénomènes non linéaires sont traités à l'aide de polynômes.

Les séries de Volterra sont à la base de la plupart des modèles comportementaux d'amplificateur de puissance décrits dans la littérature. Bien sur d'autres types de modèles comportementaux existent, quoique moins répandus dans la littérature, et en dehors de la portée de nos travaux, dont

les modèles basés sur les réseaux de neurones [IWR05, IBSC98, LBG04].

Les séries de Volterra sont un outil mathématique puissant et complet permettant de décrire des systèmes non linéaires et temporellement invariants. Dans les cas de la modélisation d'amplificateurs RF, on peut postuler la relation  $H_{NL-M}$  entre les enveloppes complexes en bande de base en entrée ( $x[n]$ ) et sortie ( $y[n]$ ) d'un tel système comme :

$$y[n] = H_{NL-M}(x[n]) \quad (2.49)$$

D'après la théorie de Volterra, cette relation  $H_{NL-M}$  peut s'exprimer comme une somme de  $K$  termes :

$$y[n] = \sum_{k=1}^K y_k[n] \quad (2.50)$$

où  $K$  fait référence au degré de non-linéarité du système  $H_{NL-M}$ , comme on peut voir à partir de la définition des termes  $y_k[n]$  :

$$y_k[n] = \sum_{m_1=0}^M \sum_{m_2=0}^M \dots \sum_{m_k=0}^M h_k(m_1, m_2, \dots, m_k) \times x[n - m_1] x[n - m_2] \dots x[n - m_k] \quad (2.51)$$

et  $h_k(\tau_1, \tau_2, \dots, \tau_k)$  est appelé l'équivalent en bande de base du noyau de Volterra d'ordre  $k$ , et  $M$  correspond à la mémoire du système.

Le premier terme dans (2.50) correspond à l'opération de convolution. Ainsi, la théorie des systèmes linéaires est un sous-ensemble de la théorie générale de Volterra, quand  $K = 1$  :

$$y[n] = y_1[n] = \sum_{m_1=0}^M h_1[m_1] x[n - m_1] \quad (2.52)$$

Inversement, si on établit  $M = 0$ , la simplification qui en résulte dévoile clairement la nature non-linéaire, du type polynomiale, des séries de Volterra. Dans ce cas  $M = 0 \Leftrightarrow h_k(\tau_1, \tau_2, \dots, \tau_k) = a_k \delta[\tau_k]$ , à partir de (2.51) :

$$y_k[n] = a_k x^k[n] \quad (2.53)$$

$$y[n] = a_1 x[n] + a_2 x^2[n] + a_3 x^3[n] + \dots \quad (2.54)$$

qui ressemble tout à fait aux premières approximations polynomiales de l'amplificateur (2.32), vues précédemment, sans mémoire.

En pratique les séries de Volterra deviennent rapidement difficiles à manier, car le nombre d'inconnues est de l'ordre de  $(M + 1)^K$ , ce qui impose une charge computationnelle très lourde lors de l'estimation des noyaux  $h_k$

[BR71]. De ce fait l'utilisation directe des séries de Volterra est rare. En revanche, une multitude de simplifications ont été proposées afin d'offrir un bon compromis entre la finesse du modèle et le coût de l'estimation de ses paramètres. Nous montrons par la suite quelques unes de ces simplifications, sa dérivation à partir de la théorie générale (2.51)-(2.50), et les relations qui existent entre ces simplifications.

**Memory Polynomials.** Une première possibilité de simplification est de supposer qu'une grande partie des noyaux  $h_k(\tau_1, \tau_2, \dots, \tau_k)$  valent zéro, et qu'ils ne sont définis que quand  $\tau_1 = \tau_2 = \dots = \tau_k$ , ainsi :

$$h_k(\tau_1, \tau_2, \dots, \tau_k) = \begin{cases} h_k(\tau) & \text{si } \tau_1 = \tau_2 = \dots = \tau_k = \tau \\ 0 & \text{autrement} \end{cases} \quad (2.55)$$

Sans rentrer dans les détails du développement, à partir de (2.50) et (2.55), on obtient :

$$\begin{aligned} y[n] &= \sum_{m=0}^M F_m(x[n-m]) = \\ &= F_0(x[n]) + F_1(x[n-1]) + F_1(x[n-2]) + \dots \end{aligned} \quad (2.56)$$

avec  $F_m(x[n-m]) = \sum_{k=1}^K h_k(m)x^k[n-m]$ , ce qui se correspond à un schéma du type filtrage FIR où les coefficients ont été remplacés par l'opération non-linéaire  $F_m(x[n-m])$ , tel qu'il est montré dans la figure 2.18.

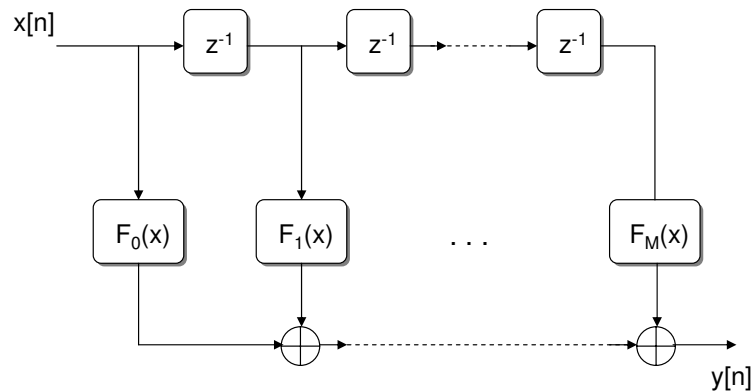


FIG. 2.18: Structure du modèle Memory Polynomials. Notons la similitude avec celle des filtres FIR de la théorie des systèmes linéaires, sauf pour le fait que les coefficients ne sont plus des constantes mais des fonctions non-linéaires,  $F_m$ , exprimées sous une forme polynomiale. A chaque échantillon dans la ligne de retard correspond une fonction non-linéaire  $F_m$

Cette structure a permis de modéliser avec succès les effets mémoire des amplificateurs [JK01, RQG04, KK03c] tout en relâchant les contraintes de calcul vis-à-vis des séries de Volterra générales. Nous reviendrons souvent sur les *Memory Polynomials* dans cette thèse car nos travaux sur la prédistorsion feront appel à des structures de ce genre.

**Modèle de Hammerstein.** Ce modèle résulte d'une simplification de la simplification précédente (2.55) [NG66]. Si, sur le développement précédent pour les *memory polynomials* on postule les noyaux de Volterra comme ayant une réponse LTI commune ( $\tilde{h}$ ) affecté d'une constante qui dépend de  $k$ ,  $b_k$  :

$$h_k(\tau) = b_k \tilde{h}(\tau) \quad (2.57)$$

alors, l'expression de la sortie du système se réduit à une opération de convolution (filtrage) après une transformation non-linéaire,  $u[\bullet]$ , sur l'entrée :

$$\begin{aligned} y[n] &= \sum_{m=0}^M \tilde{h}[m] \times \overbrace{\sum_{k=1}^K b_k x^k[n-m]}^{u[n-m]=b_1x[n-m]+b_2x^2[n-m]+\dots} = \\ &= \sum_{m=0}^M \tilde{h}[m] u[n-m] \end{aligned} \quad (2.58)$$

La structure de modélisation qui en résulte correspond au schéma-bloc de la figure 2.19.

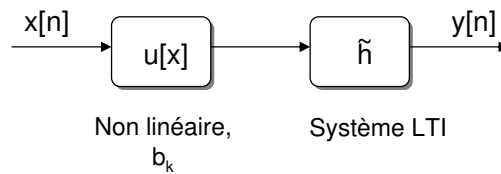


FIG. 2.19: *Modèle de Hammerstein, déduit à partir de la simplification du modèle memory polynomials*

**Modèle de Wiener.** En reprenant la série de Volterra générale, il est possible de produire une autre simplification [CCM<sup>+</sup>98b] en faisant appel à la séparabilité des noyaux d'ordre  $k$ , c'est-à-dire, en supposant qu'ils peuvent être exprimés comme le produit de  $k$  fonctions unidimensionnelles,  $h_k(\tau_1, \tau_2, \dots, \tau_k) = \Psi_k(\tau_1)\Psi_k(\tau_2) \dots \Psi_k(\tau_k)$ , et encore, que :

$$\Psi_k(\tau) = \sqrt[k]{c_k} \Psi(\tau) \quad (2.59)$$

Sous ces conditions, l'expression de la sortie du système revient à une transformation non-linéaire,  $F(\bullet)$ , après une opération de convolution (filtrage) sur l'entrée :

$$\begin{aligned} y[n] &= \sum_{k=1}^K c_k \left( \sum_{m=0}^M \Psi(m) x[n-m] \right)^k = \\ &= \sum_{k=1}^K c_k u^k[n] = \\ &= F(u[n]) \end{aligned} \quad (2.60)$$

La structure qui en résulte, qui est montrée sous sa forme de schéma-bloc dans la figure 2.20, est l'inverse de la structure de Hammerstein. Du coup, pour des tâches de linéarisation par prédistorsion, cette propriété est tout à fait à exploiter, comme on verra dans le Chapitre 4.

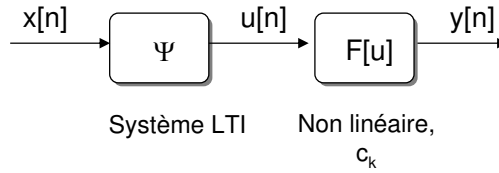
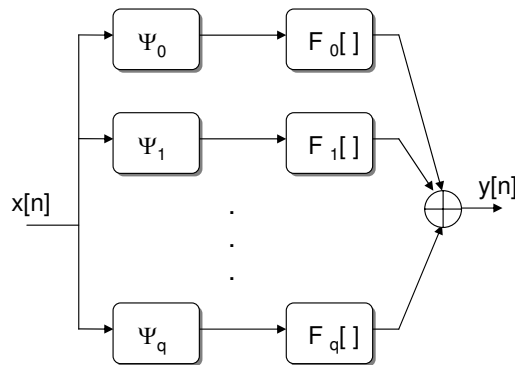


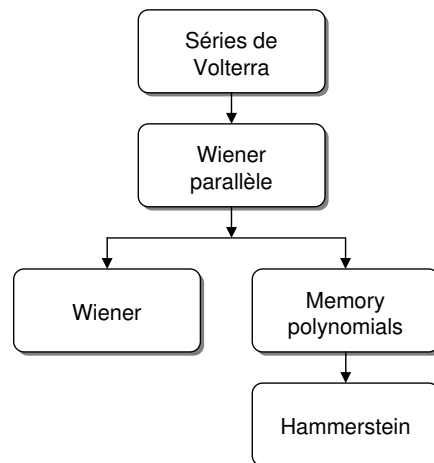
FIG. 2.20: *Modèle de Wiener*

Quand plusieurs systèmes de Wiener, comme celui de la figure 2.20, sont placés en parallèle pour former une structure comme celle dans la figure 2.21, on parle justement du modèle de Wiener en parallèle [KMK02]. Dans ce cas, il est à remarquer que si les coefficients des filtres  $\Psi_q(n) = \delta(n-q)$ , la structure Wiener en parallèle revient à la structure *memory polynomials* de la figure 2.18. Le modèle *memory polynomials* peut être donc perçu comme un cas particulier du modèle Wiener en parallèle.

Cette endogamie dans les modèles dérivés des séries Volterra est représentée dans la figure 2.22. Ces interrelations ont d'énormes conséquences au moment d'effectuer la linéarisation par prédistorsion à partir de ces modèles [DZM<sup>+</sup>04]. Sans rentrer dans le détail, car ce sujet est plus amplement traité dans le Chapitre 4, le point ici est que ces modèles, qui servent à modéliser l'amplificateur, sont à la base des structures de linéarisation par prédistorsion. Bien entendu, des modélisations encore plus complexes, mais moins intéressantes du point de vue de la prédistorsion,

FIG. 2.21: *Modèle de Wiener en parallèle*

peuvent être envisagées en partant des principes exposés. Le lecteur pourra trouver dans [PM05, LBG05, IWR06] d'excellents travaux concernant diverses évolutions et raffinements des modèles décrits plus haut.

FIG. 2.22: *Modèles dérivés des séries de Volterra et les relations qui s'établissent entre eux*

## 2.5 Mesure des distorsions

Pour terminer le tour des généralités à propos des émetteurs radio, cette section est consacrée aux définitions générales des mesures de qualité en émission qui permettent d'évaluer objectivement la linéarité d'un émetteur. Des mesures dans le plan fréquentiel permettront d'évaluer la puissance des produits d'intermodulation à côté de la bande utile, et on s'intéressera ici aux mesures d'ACPR. Dans le domaine temporel, la vérification de la fidélité

du signal émis peut être évaluée par moyen de l'EVM, comme on le montre plus loin.

### 2.5.1 *Adjacent Channel Power Ratio (ACPR)*

Si on perçoit un signal modulé comme la somme d'un nombre élevé, voire infini, de tons aux phases aléatoires placés dans la bande du canal émetteur d'intérêt, alors les raisonnements développés dans la section 2.3.3, expliquent l'apparition non seulement de composantes IMD discrètes, mais de bandes latérales entières de distorsion aux côtés du canal principal. Cet effet est couramment appelé croissance spectrale. Cette croissance spectrale est doublement non désirable parce qu'elle réduit la puissance qui normalement devrait être émise dans le canal principal, et en plus, elle vient créer des interférences dans les canaux voisins qui dégradent leur rapport  $\frac{S}{N}$ .

En raison de la nature limitée du spectre radio, et l'intérêt de profiter au maximum de cette ressource sans avoir à surdimensionner les bandes de garde entre canaux, les organismes régulateurs ont défini des valeurs de puissance maximales dans les bandes adjacentes à ne pas dépasser, et qui doivent être respectées par les fabricants afin de pouvoir homologuer leurs produits.

Ainsi, l'ACPR donne une mesure de la quantité de puissance étalée dans les canaux adjacents à cause des non linéarités de l'amplificateur. Il est défini tout simplement comme le rapport entre la puissance émise dans le canal principal à la puissance émise dans les canaux adjacents :

$$ACPR = \frac{P_{\text{dans la bande}}}{P_{\text{canaux adjacents}}} \quad (2.61)$$

Des variations plus précises -pour chaque standard de communication particulier- de la définition générale (2.61) font apparaître explicitement les largeurs de bande des canaux affectés et les offsets en fréquence (bandes de garde) où on vient mesurer la puissance interférente, comme il est montré graphiquement dans la figure 2.23 et dans l'équation 2.62. Dans l'exemple de la figure nous avons mesuré l'ACPR d'une porteuse WCDMA, dans les quatre canaux adjacents : deux à droite et deux à gauche de la porteuse principale. Les équipements de test des grands fabricants permettent d'automatiser ces mesures par le biais de bases de données avec les réglages et spécificités d'un grand nombre de standards de communications radio.

$$ACPR = \frac{\int_{\text{canal}} P_{out}(f) df}{\int_{\text{canal adj.gauche}} P_{out}(f) df + \int_{\text{canal adj.droite}} P_{out}(f) df} \quad (2.62)$$

En général il est difficile faire le lien entre les points d'interception IP3 et l'ACPR car le premier est défini à partir de mesures simples à un ou deux tons, tandis que l'ACPR reste très dépendant de la modulation utilisée.

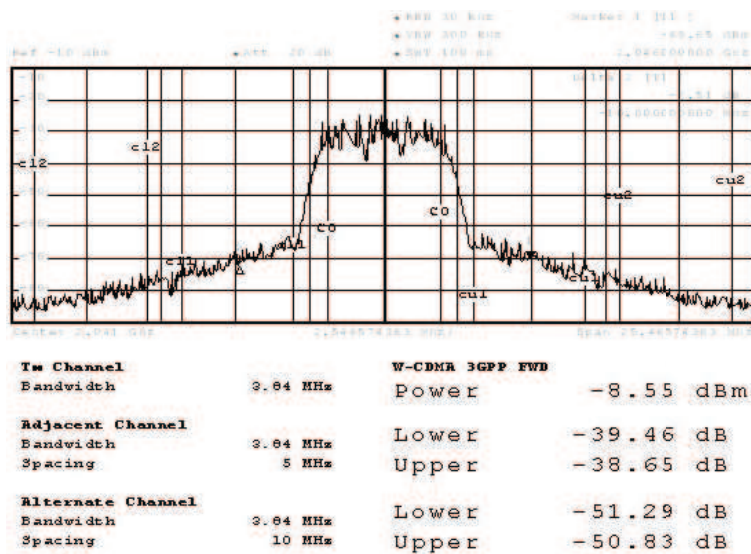


FIG. 2.23: Mesure d'ACPR pour une porteuse WCDMA, liaison descendante. Le canal principal est délimité par C0, et les canaux adjacents par cl et cu (upper, lower)

Des méthodes analytiques de prédiction de l'ACPR ont été proposées par [Cot05], quoique la simulation avec modèles comportementaux (cf. section 2.4.2) de l'amplificateur donne de bons compromis entre la finesse de la prédiction et le coût computationnel [PM05, IWR06]

### 2.5.2 Error Vector Magnitude (EVM)

Dans le domaine temporel, une émission radio peut être décrite à partir des variations en amplitude et phase autour d'une porteuse principale, comme il a été montré plus amplement dans la section 2.1.2, page 11. Nous avons vu comment ces variations de la porteuse sont exprimées en bande de base au format cartésien comme une paire complexe, avec une composante en phase,  $I$ , et une composante en quadrature  $Q$ . Lors du passage par l'amplificateur, les non-linéarités et les effets mémoire dégradent le signal émis. Les composantes  $I$  et  $Q$  récupérées en réception, après démodulation, peuvent alors conduire à des erreurs lors de l'échantillonnage par décalage hors de la région de décision du symbole. Ceci est à éviter car entraîne l'augmentation du taux d'erreur.

Puisque le canal de transmission lui-même viendra ajouter des atténuations, évanouissements, échos, interférences, et d'autres effets non souhaités qui dégraderont le signal en réception, il est donc important d'assurer une qualité optimale du signal dès l'émission.

De la même manière que pour les émissions hors bande, les organismes régulateurs imposent des limites sur l'erreur maximum en transmission à ne pas dépasser pour acceptation des produits. Ainsi, l'EVM est une figure de



mérite qui donne une information de la fidélité entre un signal de référence idéal et un signal (émis) mesuré, après démodulation du signal radio, en bande de base, sur les composantes en phase et quadrature.

On appelle  $z(k)$  au signal émis pour lequel on veut calculer l'EVM, qui a été amené en bande base et numérisé. Le signal de référence idéal, avec l'index de temps  $n$  correspondant aux instants de décision du symbole est appelé  $s(n)$ , et a été normalisé à la valeur unitaire. On appelle  $z'(n)$  le signal sous-échantillonné modifié obtenu à partir de  $z(k)$ , après 'matched-filtering', élimination des décalages temporels, offsets et rotations de phase, échantillonnage au taux de symbole  $n$ , et enfin normalisation à la valeur unitaire qui minimise l'erreur instantané entre  $s(n)$  et  $z'(n)$ . Ainsi l'EVM est calculé comme :

$$EVM = \sqrt{\frac{\sum |z'(n) - s(n)|^2}{\sum |s(n)|^2}} \quad (2.63)$$

Il est important de remarquer que le signal mesuré  $z(k)$  est transformé de la manière la plus convenable en termes de décalages temporels et de phase, offsets DC et amplitude afin que sa version échantillonnée  $z(n)$  ressemble le plus possible à la référence  $s(n)$ . Graphiquement, tel qu'il est montrée dans la figure 2.24 d'après la définition générale 2.63, l'EVM est une mesure de l'erreur entre les composantes en phase et quadrature idéales et mesurées.

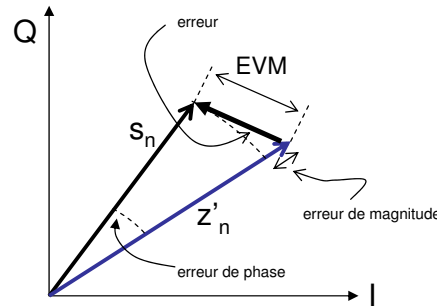


FIG. 2.24: EVM

A partir de cette définition générale, les différents standards de communication ajoutent des précisions au calcul de l'EVM, comme les caractéristiques des filtres en termes de largeur de bande et *roll-off* (matched-filtering) ou bien de longueur des séquences sur lesquelles est calculée l'EVM.

## 2.6 Conclusions au Chapitre 2

Dans cette thèse nous considérons le contexte des communications radio utilisant modulations spectralement efficaces et large bande (MHz). Nous

avons vu dans ce chapitre les contraintes et problématiques que ce type de modulations imposent, notamment, aux amplificateurs RF. En particulier, nous avons dévoilé l'antagonisme qui existe entre la linéarité et le rendement énergétique. La linéarité est liée au niveau de saturation de l'amplificateur. La nécessité de linéarité dépend des niveaux d'ACPR et/ou EVM qui peuvent être tolérés, d'après les organismes régulateurs.

Nous avons évoqué comment les architectures des réseaux radio ont été conçues pour soulager cette problématique du côté de l'utilisateur, ramenant autant que possible les défis du côté des équipes émetteurs fixes du réseau, qui seront confrontés à des situations forte puissance, multiporteuses, large bande, et PAPR élevé. Nous avons vu comment tous ces ingrédients ont un impact spécialement négatif en termes de linéarité, rendement énergétique et d'apparition d'effets mémoire dans l'amplificateur RF.

Surdimensionner un amplificateur peut être une possible solution à la linéarité, au prix du rendement énergétique et du coût de l'émetteur. En effet, ce coût est déterminé en grande partie par le dimensionnement de l'émetteur en termes de puissance, même si cette puissance disponible en excès n'est pas utilisée par des questions de linéarité. Quand ces besoins de puissance en excès, pour raison de linéarité, prédominent sur le prix de l'émetteur, il est justifié de faire appel aux techniques de linéarisation, afin de relâcher les besoins en puissance et enfin, le coût de l'émetteur. Ces techniques sont traitées dans le chapitre suivant.

Notons donc le critère plutôt économique et non de rendement énergétique qui justifie le déploiement des techniques de linéarisation. Or, si la linéarité est indispensable, le rendement énergétique est souhaitable, et ceci d'autant plus que le maillage des réseaux radio augmente sa densité. Nous traiterons aussi les techniques d'amélioration du rendement dans le chapitre suivant.



## Chapitre 3

# Techniques de Linéarisation et d'Amélioration du Rendement au Niveau Système

### Sommaire

---

<b>3.1</b>	<b>Techniques de linéarisation . . . . .</b>	<b>57</b>
3.1.1	<i>Feedforward</i> . . . . .	57
3.1.2	<i>Feedback</i> . . . . .	59
3.1.3	Prédistorsion . . . . .	61
<b>3.2</b>	<b>Techniques d'amélioration du rendement . . . . .</b>	<b>66</b>
3.2.1	LINC . . . . .	67
3.2.2	Doherty . . . . .	68
3.2.3	<i>Envelope Elimination and Restoration</i> (EER) . . . . .	70
3.2.4	<i>Envelope Tracking</i> (ET) . . . . .	73
3.2.5	<i>Linear Assisted Power Converter</i> . . . . .	78
<b>3.3</b>	<b>Conclusions au Chapitre 3 . . . . .</b>	<b>80</b>

---

Pour obtenir de l'amplificateur la linéarité exigée par les standards de communication, on peut travailler loin de la zone de saturation, avec des amplificateurs très linéaires du type *Classe-A*. En revanche, le rendement énergétique dans ces cas se révélera très pauvre, et ceci, d'autant plus que les formats de modulation présenteront des gros écarts entre la valeur moyenne et la valeur de pic de puissance en émission (PAPR, voir section 2.1.3, à la page 15 ).

Le fait de faire reculer la puissance de sortie de l'amplificateur par rapport à sa capacité maximale s'appelle justement recul ou *back-off*. Le *back-off* résulte en un pauvre rendement énergétique et surcoût du circuit parce que

l'amplificateur doit être surdimensionné par rapport à la puissance de pic, et, surtout, par rapport à la puissance moyenne. Dans ces conditions, minimiser les distorsions, tout en permettant l'utilisation d'un amplificateur donné jusqu'à son niveau de compression, sans *back-off*, amène au développement de techniques de linéarisation pour amplificateurs de puissance.

En d'autres termes, les techniques de linéarisation viennent au secours pour permettre l'utilisation d'amplificateurs a priori peu linéaires pour l'application cible, mais moins coûteux et éventuellement plus performants en rendement. En conséquence, on s'attend donc à une augmentation implicite du rendement de l'amplificateur, tandis que les performances en niveaux de linéarité sont atteintes, quoique, paradoxalement, le rendement global de l'émetteur puisse être réduit si la linéarisation fait appel à des composants actifs qui ajoutent de la consommation. Nous avons évoqué précédemment le critère économique qui impulse l'utilisation des techniques de linéarisation. Ce n'est que dernièrement que les constructeurs d'équipements et les opérateurs commencent à regarder de plus près les Watt de consommation, mais avant tout, les dB d'ACPR doivent impérativement être respectés !

En général un schéma de linéarisation quelconque se placera soit préalablement à l'amplificateur, agissant sur le signal à émettre afin de prévenir la parution de distorsions en sortie ; soit après l'amplificateur afin de réduire, voire d'éliminer, les distorsions qui ont été créées ou, encore, à côté de l'amplificateur afin d'en modifier les caractéristiques d'opération en fonction du signal à émettre. Du point de vue de son implémentation, deux approches principales peuvent être adoptées : la linéarisation au niveau du circuit ou bien la linéarisation au niveau système.

**Linéarisation au niveau dispositif et circuit.** Ces approches, typiquement de nature analogique, procurent des solutions très compactes et intégrables à côté ou en complément des dispositifs actifs dans la puce de l'amplificateur. Bien qu'elles présentent des possibilités de réduction des produits IMD moyennes ou faibles, il s'agit de solutions qui restent très compétitives et bon marché, et qui en conséquence s'adressent plutôt aux équipements portables et de production en masse tels que les terminaux d'utilisateur [Cri02]. Quelques résultats très remarquables [WPT06, WTP07] ont été récemment obtenus au sein du LAAS dans ce contexte. A ce niveau, la conception et intégration de techniques de linéarisation sont étroitement liées aux choix technologiques et structurels lors de la conception des parties actives [Ped97, IAL<sup>+</sup>00], ainsi qu'aux avancées en technologie de dispositifs, nécessitant de fait une information détaillée et des modèles précis desdits dispositifs, pour fournir des solutions taillées sur mesure.

**Linéarisation au niveau système.** Dans ce cas, l'amplificateur est perçu comme une boîte noire, plus ou moins linéaire, dont on n'a pas accès à l'intérieur, mais qui sera insérée autour d'une architecture précise permettant d'améliorer sa linéarité et/ou son rendement. Des approches analogiques aussi que numériques, ou bien mélange des deux sont envisageables dans ce cas, augmentant la complexité de l'émetteur. Il s'agit typiquement de solutions plutôt adressées aux équipements d'usage professionnel et fixes comme les stations de base, pour lesquels on attend des performances en linéarité significatives sous cahiers de charges parfois très exigeants (largeur de bande, gestion concurrente de plusieurs porteuses, puissance des émetteurs, PAPR, ...)

Dans la suite de ces travaux on restreint le vaste champ concernant la linéarisation aux approches système, pour des équipements fixes. Ces approches sont complémentaires des approches au niveau circuit lors de sa mise en oeuvre, et leur étude peut aussi être réalisé de façon assez indépendante.

Le reste de ce chapitre est divisé en deux parties principales. La première est consacrée à la révision des schémas classiques de linéarisation pour amplificateurs de puissance, dont la prédistorsion que nous allons développer plus amplement dans la partie centrale de cette thèse. La deuxième partie de ce chapitre est consacrée aux architectures classiques fort rendement, dont celles agissant sur la commande de l'alimentation de l'amplificateur qui rapprochent de celle que nous allons développer dans la dernière partie de cette thèse, en complément de la prédistorsion numérique.

## 3.1 Techniques de linéarisation

Cette section présente les techniques de linéarisation classiques. Le trait commun de ces techniques est qu'elles supposent l'existence d'un amplificateur assez linéaire (*Classe A* ou *AB*), et les critères de fidélité du signal et d'élimination des distorsions hors bande prédominent sur les aspects de rendement dans leurs méthodologies et principes de fonctionnement.

### 3.1.1 *Feedforward*

La méthode *Feedforward* a été la technique plus répandue de linéarisation pendant des décennies en raison de son principe très simple, fonctionnant en boucle ouverte, ainsi que grâce à la maturité de cette technologie, qui a été inventée par Black dans les années 20.

Dans sa forme la plus simple, un amplificateur *Feedforward* se compose des éléments montrés sur la figure 3.1. Son mode d'opération peut s'expliquer par moyen de 2 tons à l'entrée du système. Le signal à l'entrée est divisé dans

deux chemins, un chemin direct et un autre de référence. Une partie du signal provenant de l'amplificateur principal est dirigé par le coupleur directif C1 vers un hybride de 180°, qui réalise une soustraction avec le signal provenant du chemin de référence après un décalage dans le temps. Le résultat de cette soustraction est un signal d'erreur qui contient l'information de distorsion de l'amplificateur principal. Idéalement, sans traces du signal original. On appelle cette partie du système la *boucle de suppression de la porteuse*.

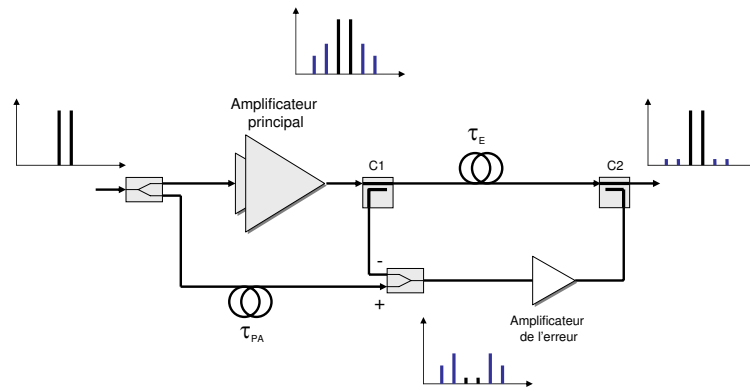


FIG. 3.1: Structure Feedforward

Le signal d'erreur est amplifié de façon linéaire au niveau souhaité afin de minimiser la distorsion dans le chemin direct. À ce point là, le signal du chemin principal est décalé d'un temps égal au délai de l'amplificateur d'erreur, juste avant d'être combiné avec le signal d'erreur par le moyen du coupleur en antiphase C2. Le résultat est de réduire l'information de distorsion dans le chemin principal, en laissant le signal original sans trace de distorsion. Comme le niveau du signal d'erreur est faible, il est raisonnable de penser que l'amplificateur d'erreur ne vient pas additionner de distorsion significative.

Les principaux avantages de cette méthode, qui ont contribué à sa popularité, proviennent de sa nature analogique, qui permet de traiter des signaux large-bande; ainsi que de sa nature boucle ouverte qui assure la stabilité. En plus, l'amplificateur d'erreur est censé amplifier seulement les composantes de distorsion et peut donc être sous-dimensionné par rapport à l'amplificateur principal.

La principale difficulté en ce qui concerne la mise en œuvre de cette méthode provient de sa sensibilité face aux imperfections des composants de la boucle de correction en termes d'amplitude, phase et décalage. Il est donc requis un haut degré de finesse dans ces éléments de la boucle de correction si on veut atteindre des performances de linéarité souhaitées [Ken00]. Cette question est d'autant plus critique que les déviations des caractéristiques des composants avec le temps dues à la température ou au vieillissement ne

peuvent pas être corrigées en raison de la nature en boucle ouverte de cette solution : des méthodes raffinées de contrôle adaptatif ont été proposées [YKY<sup>+</sup>00, Cav02].

La faiblesse de la méthode *Feedforward* provient de la quantité d'éléments à insérer après l'amplificateur principal -amplificateur d'erreur, ligne de retard, coupleurs- qui contribuent à la complexité et, surtout, ajoutent des pertes d'insertion qui réduisent davantage le rendement énergétique, en plus de la propre consommation de l'amplificateur d'erreur.

### 3.1.2 *Feedback*

Les diverses méthodes de linéarisation par *Feedback*, s'appuyant sur des boucles de contre-réaction, profitent des principes bien établis pour tels systèmes afin de réduire la sensibilité de l'amplificateur face aux perturbations et non-linéarités. Il s'agit peut-être de la méthode la plus simple et évidente qui soit permettant de réduire les distorsions générées par l'amplificateur, et ses premières applications remontent aussi aux années 30 d'après les travaux, à nouveau, de Black [Bla34].

Logiquement, les principes fondamentaux des systèmes à contre-réaction s'appliquent. En particulier le fait qu'augmenter le gain de contre-réaction permet d'augmenter la linéarité de l'amplificateur, mais au prix d'une perte du gain de l'ensemble, perte qui est proportionnelle justement au gain de la boucle de retour. En outre, afin de préserver la stabilité d'un tel système il est primordial de respecter la marge de phase et donc d'éviter les délais dans la boucle de retour. Or, aux fréquences RF et microondes, les faibles longueurs d'ondes font augmenter l'impact des délais en termes de décalage de phase significatifs, limitant la fréquence porteuse et les largeurs de bande des signaux susceptibles d'être linéarisés par cette méthode. Pour cette raison le *Feedback* tel quel<sup>1</sup>, reste limité aux applications bande étroite à basse fréquence.

Pour surmonter cette limitation due à l'impact du retard de la boucle de retour sur la phase de la fréquence porteuse, plusieurs travaux ont exploré la possibilité de n'appliquer la contre-réaction que sur l'enveloppe du signal, donnant lieu ainsi à l'ensemble des techniques connues justement par *Envelope Feedback*. Ici le signal d'erreur est formé à partir de la comparaison entre l'enveloppe du signal en sortie de l'amplificateur et celle du signal à émettre, qui sert de référence. Le signal d'erreur ainsi obtenu peut moduler le signal en entrée de l'amplificateur, comme dans la figure 3.2(a), ou encore modifier le point d'opération de l'amplificateur, comme dans la figure 3.2(b), [AW71, CG95]. On reparlera de cette dernière structure lors qu'on traitera les techniques d'amélioration du rendement consistant en variations de l'alimentation de l'amplificateur (cf. page 70). Notons que ces schémas,

---

<sup>1</sup>souvent appelé *Feedback RF*



n'agissant que sur l'enveloppe du signal, ne fournissent aucun mécanisme pour corriger les distorsions sur la phase (conversion AM-PM, section 2.3.4).

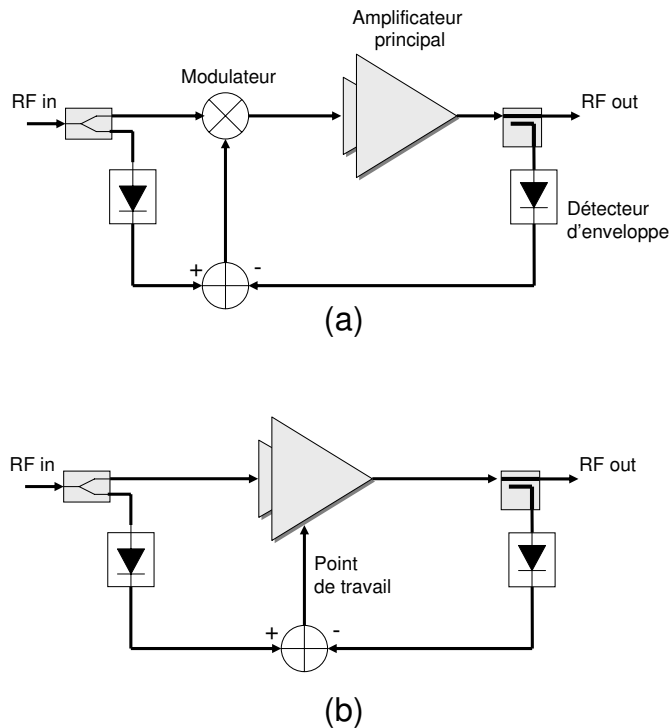


FIG. 3.2: Structures Enveloppe Feedback

La compensation en amplitude *et* phase peut être faite en agissant sur les composantes en phase et quadrature, en bande de base, du signal RF. L'ensemble des techniques connues sous le nom *Cartesian Feedback* appliquent ce principe, et deux boucles de contre-réaction, en parallèle, compensent séparément l'amplitude de chacune des voies orthogonales  $I$  et  $Q$ , suivant une architecture telle que celle de la figure 3.3. Le signal en sortie de l'amplificateur subit une démodulation en quadrature pour obtenir les composantes  $I$  et  $Q$  en bande de base. A partir de ces composantes et des composantes à transmettre, les signaux d'erreur sont formés par soustraction et le résultat, après modulation en quadrature à la fréquence porteuse, est finalement amplifié [Ken00].

La principale problématique des techniques de contre-réaction est la difficulté de traiter des signaux large bande, au-delà des quelques MHz. En effet, les marges de stabilité de la boucle de linéarisation, établies à partir des marges de gain et de phase, se voient d'autant plus réduites que la largeur de bande du signal est grande. En pratique, les retards introduits par la chaîne d'amplification et le reste des composants imposent des limites à

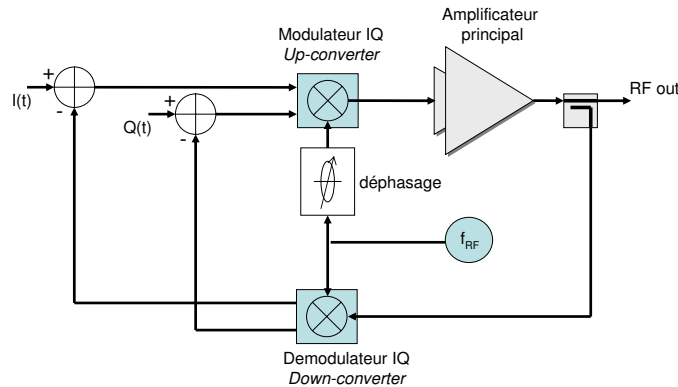


FIG. 3.3: Structure Cartesian Feedback

la largeur de bande.

### 3.1.3 Prédistorsion

Le principe de la prédistorsion est illustré dans la figure 3.4. Cette technique consiste en la distorsion du signal, avant son passage par l'amplificateur de puissance, de façon à ce que la réponse de l'ensemble de la chaîne soit linéaire. La prédistorsion fait subir une expansion à l'enveloppe du signal pour les fortes amplitudes, afin de compenser la perte de gain de l'amplificateur dans ce cas. Elle doit aussi déphaser le signal d'une quantité qui soit l'opposé de la composante non-linéaire de phase ajoutée par l'amplificateur.

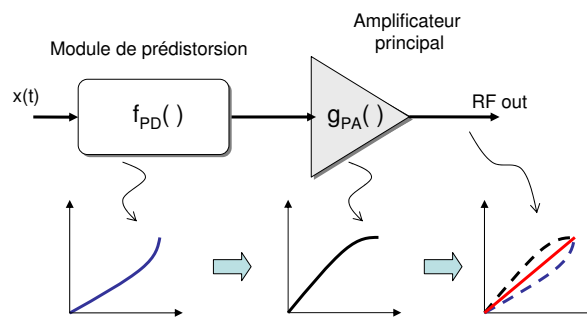


FIG. 3.4: Structure et principe de prédistorsion

De façon plus formelle, étant donné le signal à émettre  $x(t)$ , et  $g_{PA}$  la réponse de l'amplificateur de puissance, la fonction de prédistorsion doit présenter une réponse  $f_{PD}$ , telle qu'en sortie de l'amplificateur on trouve :

$$g_{PA}(f_{PD}(x(t))) = G_{PD}x(t) \quad (3.1)$$

$G_{PD}$  étant un facteur de gain. Ce qui veut dire que :

$$g_{PA} \circ f_{PD} = Id \quad (3.2)$$

et donc qu'il faut créer une caractéristique de distorsion qui soit l'inverse de celle de l'amplificateur, pas dans le sens algébrique de la fonction inverse ( $\frac{1}{x}$ ), mais dans le sens de la composition de fonctions, de façon à anticiper les distorsions sur le signal, avant de l'envoyer à l'amplificateur de puissance.

L'implication immédiate qui en découle est qu'il faut une connaissance de la caractéristique de l'amplificateur afin de trouver cette fonction de prédistorsion. Toute implémentation de la prédistorsion nécessite soit au préalable de caractériser l'amplificateur, soit de régler chacune des compensations en gain et en phase induites par  $f_{PD}$ , de manière adaptative, en boucle fermée, suivant le signal appliqué.

Typiquement, un module d'adaptation est inclus, ayant pour but de minimiser la différence entre le signal à émettre et le signal en sortie de l'amplificateur. Cette capacité d'adaptation modifie convenablement  $f_{PD}$  de façon à minimiser un certain critère d'erreur sur le signal en sortie de l'amplificateur.

En pratique,  $f_{PD}$  peut s'implémenter de façon analogique ou numérique ; et ceci sur le signal en bande de base, ou sur la porteuse modulée, à la fréquence RF, ou encore à la fréquence intermédiaire (IF). Par la suite on abordera les généralités de ces différentes variantes. Puisque un des objets principaux des travaux présentés dans cette thèse est la prédistorsion numérique en bande de base, un chapitre à part est consacré à ce sujet, notamment en ce qui concerne l'obtention de  $f_{PD}$  et la compensation des effets mémoire. Ces sujets ne sont pas abordés à ce stade.

### Prédistorsion Numérique

Dans ce cas, la fonction de prédistorsion se réalise sur le signal numérique en bande de base, avant la montée en fréquence, selon le schéma de la figure 3.5, au moyen de techniques de traitement du signal. Ces techniques sont au centre des travaux de cette thèse.

A partir de connaissances des fonctions AM-AM et AM-PM, et supposant dans un premier temps que l'amplificateur peut être considéré sans mémoire, on détaille graphiquement, sur le plan complexe, le fonctionnement de la prédistorsion numérique, dans la figure 3.6. Considérons le signal en bande de base à émettre comme étant une suite d'échantillons numériques  $x(n) = x_I(n) + jx_Q(n)$  après le filtre de mise en forme<sup>2</sup>. Observons un échantillon quelconque à émettre de plus près, comme celui de la figure 3.6

<sup>2</sup>dans une approche connue comme *predistorsion sur le signal*, qui convient tout à fait pour minimiser les distorsions hors bande. En revanche, les approches de *predistorsion sur les données* [KS89], agissant sur la constellation, avant le filtrage de mise en forme, ne peuvent contribuer que sur le taux d'erreur de bit, mais non en termes de distorsion sur le plan fréquentiel (ACPR)

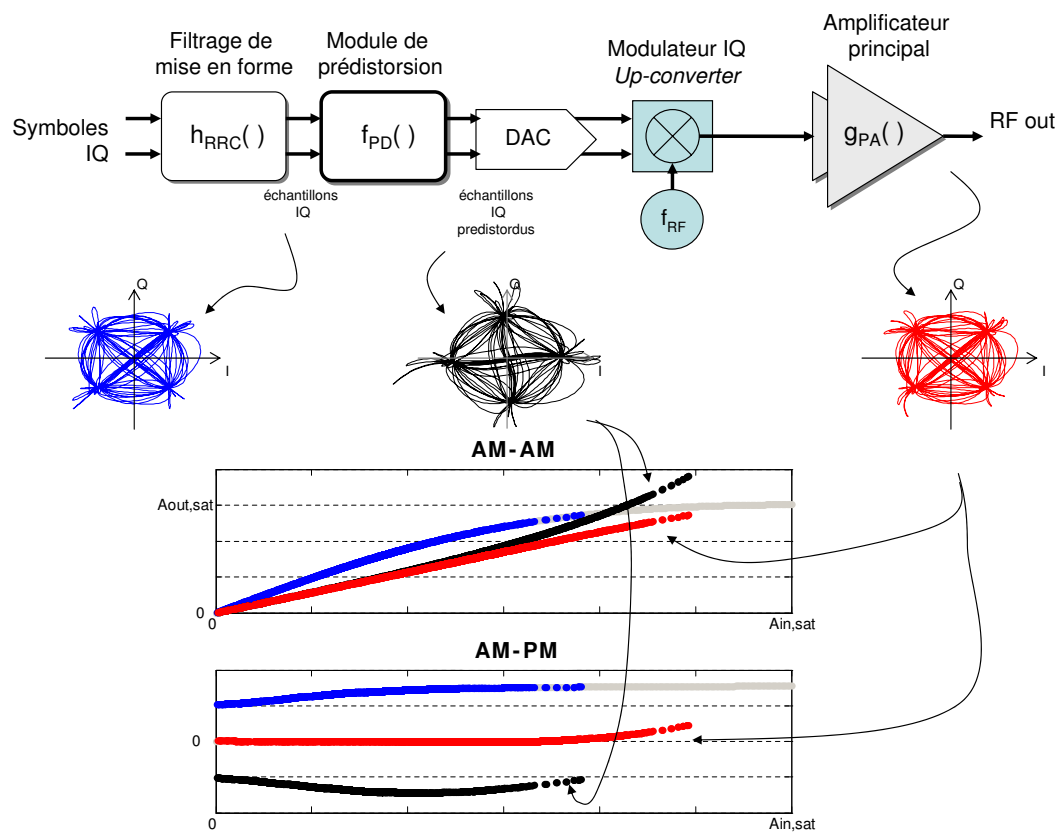


FIG. 3.5: Architecture d'un système de prédistorsion numérique en bande de base et représentation du signal à chaque stade. L'expansion et rotation en phase sur le signal en bande de base à émettre compensent les non linéarités de l'amplificateur

Fonction $y = f_{PD}(x)$	nom
$y = x + \Phi(x)$ avec $\Phi = \Phi_I(x_I) + j\Phi_Q(x_Q)$	<i>Mapping</i> [Nag89]
$y = x \cdot \gamma$ avec $\gamma = \gamma_I( x ) + j\gamma_Q( x )$	<i>Complex Gain</i> [Cav90]
$y = x \cdot K \cdot e^{j\varphi}$ avec $K = K( x )$ la correction de gain, et $\varphi = \varphi( x )$ la correction de phase	<i>Polar</i> [WD92, FJ94]
$y = \alpha_1 x + \alpha_3 x x ^2 + \alpha_5 x x ^4$	<i>Polynomial</i> [SC92]

TAB. 3.1: Fonctions classiques de prédistorsion numérique en bande de base

à gauche. Son amplitude est  $|x|$  et la phase est  $\angle x$ . L'effet du passage par l'amplificateur, sans prédistorsion, est montré au centre (sauf le facteur de gain) : le résultat étant une nouvelle amplitude  $|g_{PA}(x)|$  et un déphasage  $\angle x + \angle g_{PA}(x)$ . L'objectif de la fonction de prédistorsion est donc, toujours dans le plan complexe, d'amener le point  $x$  à émettre vers un nouveau point  $y$  avant l'amplificateur, de façon à récupérer le point  $z = x$  (sauf facteur de gain) après l'amplificateur, tel qu'il est montré dans la figure 3.6 à droite.

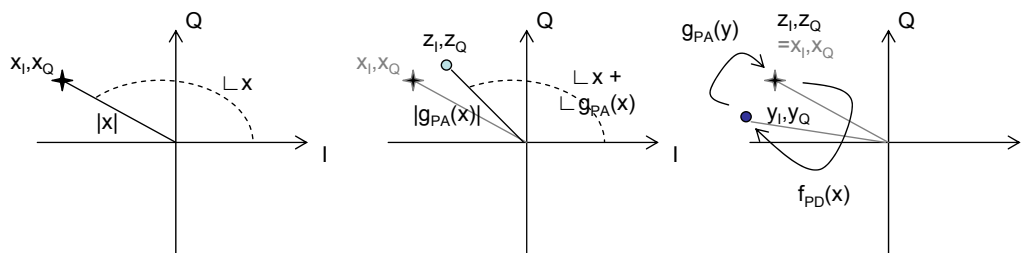


FIG. 3.6: Principe de prédistorsion

La façon de réaliser la transformation de prédistorsion  $f_{PD}$ , fait la différence entre les différentes techniques de prédistorsion numérique en bande de base *classiques* qu'on résume sur le Tableau 3.1. Ces fonctions de prédistorsion consistent en manipulations additives, multiplicatives (complexes ou non), des rotations de phase, ou encore d'évaluations polynomiales entre les échantillons à émettre ( $x$ ) et des coefficients de prédistorsion ( $\Phi, \gamma, K, \varphi, \dots$ ) qui dépendent justement de la valeur de l'échantillon à émettre. La prédistorsion peut se faire soit sur les composantes en phase et quadrature (*Mapping, Complex Gain, Polynomial*), soit sur les composantes en amplitude et phase (*Polar*) du signal à émettre.

L'un des critères de choix parmi les possibilités montrées dans le Tableau 3.1 est celui du coût de calcul, pour des raisons de largeur de bande en émission, car la transformation de prédistorsion est faite pour

chaque échantillon en émission, et doit être accomplie dans les délais imposés par la fréquence d'échantillonnage (temps-réel dont la contrainte est liée directement au débit d'échantillonnage). A son tour, cette fréquence d'échantillonnage et donc la largeur de bande du signal de prédistorsion sont conditionnées par le degré  $n$  des produits d'intermodulation ( $n = 3, 5, 7, \dots$ ) que l'on veut supprimer. La largeur de bande à considérer dans ce cas est  $nBW_{tx}$ ,  $BW_{tx}$  étant la largeur de bande du signal à émettre. Ainsi, le taux d'échantillonnage devra être au moins le double de la largeur de bande de distorsion à éliminer :

$$f_s \geq 2nBW_{tx} \quad (3.3)$$

La contrainte est de fournir un échantillon prédistordu au débit de cette fréquence d'échantillonnage, dans un délai inférieur à :

$$t_{PD,1\text{echantillon}} \leq \frac{1}{f_s} = \frac{1}{2nBW_{tx}} \quad (3.4)$$

Afin d'accélérer encore les calculs, et de gagner du temps et de la bande passante, on garde les valeurs de correction ( $\Phi, \gamma, K, \varphi, \dots$ ) dans des tables mémoire (LUT<sup>3</sup>) auxquelles on accède en fonction de la valeur de l'échantillon du signal à émettre<sup>4</sup>, pour ne pas devoir calculer la valeur du facteur de correction à chaque échantillon.

Dans les cas avec mémoire, des procédures plus complexes que celles dans le Tableau 3.1 sont envisagées, intégrant des fonctions non-linéaires et de filtrage dans le domaine numérique.

### Prédistorsion Analogique

Typiquement implémentée au niveau circuit, la prédistorsion analogique s'applique sur le signal modulé à la fréquence RF, à l'aide de diodes ou dispositifs actifs [RAC<sup>+</sup>02]. Dans son principe, le comportement non linéaire de ces dispositifs est exploité afin de produire un effet d'expansion sur le signal à émettre. Ainsi, les caractéristiques de gain et phase du dispositif en charge de la prédistorsion doivent être soigneusement réglées en fonction de celles de l'amplificateur, typiquement sous un critère de minimisation des produits IMD3 [DBM95]. On trouve dans la littérature des schémas utilisant diodes en série avec l'amplificateur [YMN<sup>+</sup>96, LP03], ou en parallèle [YMN<sup>+</sup>97] ; et des transistors [NMY<sup>+</sup>95, KKYL99].

Dans tous les cas, il faut éviter que les non-linéarités -autres que celles souhaitées- introduites par le dispositif de prédistorsion ne dégradent en excès les performances. Pour tout ceci, les niveaux de linéarisation atteignables au moyen de la prédistorsion analogique restent modestes, sous

<sup>3</sup>LUT : *Look-Up Tables*

<sup>4</sup>Composantes  $I$  et  $Q$ , amplitude, puissance et bien d'autres [Cav99, MKK99]

peine d'augmenter la complexité [YYP<sup>+</sup>00]. En revanche, on peut obtenir des solutions très peu coûteuses de par la facilité d'intégration à côté des dispositifs d'amplification. Bien entendu, ceci requiert une forte interaction des processus de conception de l'amplificateur et du circuit de prédistorsion lors de la conception circuit, imposant de fortes exigences aux logiciels de modélisation afin de prendre en compte les effets combinés.

La combinaison de stratégies de prédistorsion analogiques commandées numériquement a été aussi étudiée dans la littérature. Dans ce cas, on espère profiter de la largeur de bande de correction des dispositifs analogiques, ainsi que des capacités d'adaptation et d'ajustement fin du traitement numérique permettant d'augmenter les performances en linéarité, comme dans [Rey99, BLG04, WMK04, Bra06], où des multiplicateurs RF -plutôt modulateurs vectoriels- sont utilisés pour ajuster en amplitude et phase le signal RF en entrée de l'amplificateur, selon le schéma simplifié dans la figure 3.7. En réalité, la largeur de bande de correction reste limitée par le temps d'accès aux coefficients de correction dans les tables mémoire. Du coup, l'encombrement et performances de ces systèmes devient comparable aux méthodes de prédistorsion numérique en bande de base, et les avantages de l'opération analogique (faible coût, faible taille) sont dilués.

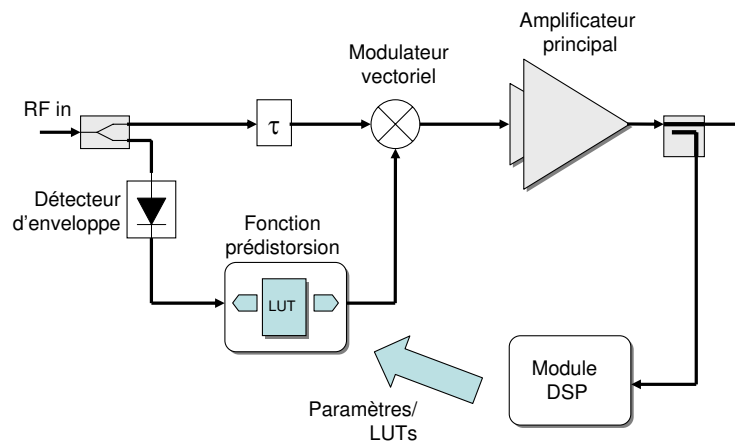


FIG. 3.7: Prédistorsion analogique commandée numériquement

### 3.2 Techniques d'amélioration du rendement

L'amplification quasi linéaire des circuits *Classe A* ou *AB* présente la problématique majeure du rendement, notamment aux faibles puissances en sortie. Les techniques d'amélioration du rendement montrées par la suite adoptent une approche radicalement différente vis-à-vis des techniques de

linéarisation décrites précédemment : les solutions proposés supposent l'inclusion de composants réalisant les tâches d'amplification avec un rendement très élevé, et ce n'est qu'après que la conception de l'architecture globale permettra de soulager les problèmes de linéarité inhérents aux composants à fort rendement, peu linéaires.

### 3.2.1 *Linear Amplification with Non-linear Components* (LINC)

Le principe de cette technique remonte aux travaux de Chireix dans les années 30, et on trouve indistinctement dans la littérature des références à la technique d'*Outphasing* de Chireix ou aux Amplificateurs LINC.

L'idée d'un système LINC, montré dans la figure 3.8, est de décomposer le signal à émettre à enveloppe et phase variables,  $s(t) = A(t)\cos(2\pi f_c + \theta(t))$ , en deux composantes à amplitude constante et phase variable, selon les identités ci-dessous [Cri99, Ken00] :

$$\begin{aligned} 2s(t) &= s_1(t) + s_2(t) \\ &= A \cos(2\pi f_c + \theta(t) + \alpha(t)) + A \cos(2\pi f_c + \theta(t) - \alpha(t)) \\ &\iff \alpha(t) = \arccos\left(\frac{A(t)}{A}\right) \end{aligned} \quad (3.5)$$

Dès que les amplitudes de  $s_1(t)$  et  $s_2(t)$  sont constantes, les signaux peuvent être amplifiés séparément par des amplificateurs identiques, fort rendement, du type classe C, D ou E. Les signaux résultants sont ensuite combinés afin de récupérer le signal original. Le résultat est donc un système avec un très bon rendement énergétique, théoriquement du 100%, et en principe linéaire.

Typiquement le calcul de la fonction de l'inverse du cosinus sera réalisé dans le domaine numérique pour fournir les signaux de commande des modulateurs en phase. Il est à remarquer que les signaux  $s_1(t)$  et  $s_2(t)$  auront une largeur de bande beaucoup plus importante ( $>$  d'un ordre de grandeur) que celle de  $s(t)$ . Ce système est très efficace et très simple dans son concept, mais ses faiblesses résident dans le besoin de deux amplificateurs aux performances identiques et dans la difficulté de réaliser le réseau large bande de recombinaison en sortie. Des extensions boucle fermée du système LINC, appelées CALLUM<sup>5</sup>[JM99], ont été proposées pour minimiser l'impact des inévitables disparités entre les amplificateurs. Les solutions à la problématique de la conception du réseau de combinaison en sortie passent par une conception judicieuse de la charge en termes de compensation des réactances [Raa85, Cri99].

---

<sup>5</sup>CALLUM : *Combined Analog Locked Loop Universal Modulator*



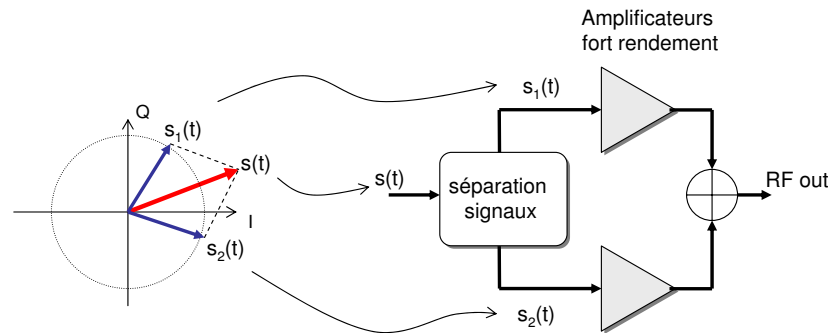


FIG. 3.8: Structure LINC

### 3.2.2 Doherty

Cette architecture amplificatrice, proposée dans les années 30 par Doherty, repose sur l'idée d'utiliser deux amplificateurs en parallèle, dont typiquement un amplificateur principal linéaire en *Classe A* ou *AB*, et un amplificateur auxiliaire en *Classe C*, selon le schéma montré dans la figure 3.9.

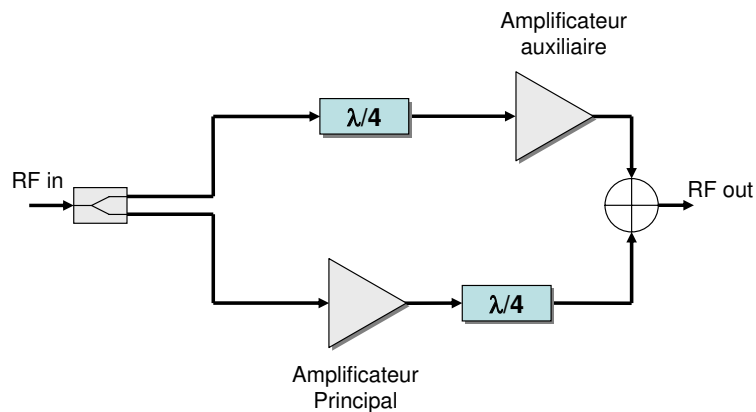


FIG. 3.9: Structure Doherty

Pour les faibles niveaux de puissance à l'entrée, seul l'amplificateur principal conduit. L'amplificateur secondaire est polarisé de façon à ce qu'il commence à conduire quand l'amplificateur principal commence à saturer, et ceci de manière à maintenir une sortie linéaire de l'ensemble, avec alignement en phase entre les deux voies.

Cette description très simplifiée cache en fait une conception beaucoup plus subtile, basée sur le principe de disposer d'une impédance variable comme charge. A défaut cette charge est dimensionnée pour être élevée, ce qui force l'amplificateur principal à entrer dans la zone de saturation

bien avant sa puissance de pic (6dB typiquement [NAD<sup>+</sup>03]). A partir de là, l'impédance de charge est réduite progressivement, ce qui permet à l'amplificateur de continuer à augmenter la puissance en sortie tout en restant dans la région de saturation, à fort rendement. Logiquement, la caractéristique de rendement est décalée à gauche de 6dB par rapport à l'entrée comme il est montré dans la figure 3.10 si on la comparait avec celle de l'amplificateur seul. Cette impédance ajustable est en pratique réalisée avec une ligne de transmission de  $\frac{\lambda}{4}$  en sortie de l'amplificateur principal, de manière à lui présenter une impédance en sortie  $Zl' = \frac{Z_o^2}{Zl}$  (avec  $Z_o$  l'impédance caractéristique de la ligne et  $Zl$  l'impédance de la charge). Quand l'amplificateur secondaire commence à conduire, l'impédance  $Zl'$  décroît, et ceci de manière progressive au fur et à mesure que le niveau de sortie de cet amplificateur secondaire augmente, jusqu'à son niveau de saturation. Alors, la puissance délivrée à la charge atteint son maximum et ce qui est plus intéressant, les deux amplificateurs sont aussi au maximum de leur rendement, ce qui se correspond avec le deuxième pic de rendement dans la figure 3.10. Pour compenser la perte de rendement entre les deux pics, des configurations à plusieurs étages en parallèle ont été proposées [NAD<sup>+</sup>03].

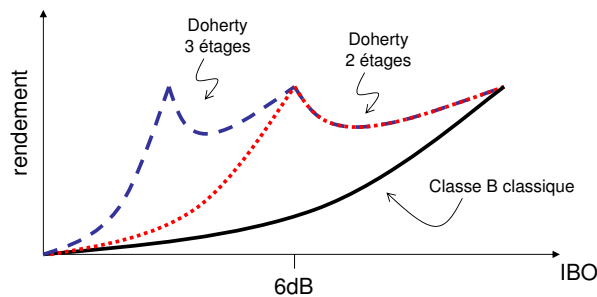


FIG. 3.10: Rendement Doherty

Notons que les inévitables désaccords entre les caractéristiques de compression des deux amplificateurs se manifesteront sous la forme d'un comportement non-linéaire en sortie. En conséquence, des systèmes de linéarisation en complément (prédistorion typiquement) devront être utilisés [IWC<sup>+</sup>01, ZILA03]. Autre remarque, la taille des lignes en  $\frac{\lambda}{4}$  aux fréquences RF utilisés dans les systèmes commerciaux sont de l'ordre du centimètre, donc relativement encombrantes. Pour ces deux raisons, les cibles d'application pour les architectures Doherty sont typiquement les équipements fixes, type station de base, plutôt que les unités portables. Remarque finale, dès que des lignes  $\frac{\lambda}{4}$  sont utilisées, la flexibilité en termes de variation de la fréquence porteuse et de largeur de bande d'une telle solution, reste limitée, car fixées par le matériel.

### 3.2.3 Enveloppe Elimination and Restoration (EER)

La technique EER, élimination et puis restauration de l'enveloppe, consiste à séparer les informations d'amplitude et phase du signal à émettre, de façon à travailler avec un signal RF à amplitude constante et donc susceptible d'être traité par un amplificateur non linéaire, en mode tout ou rien, à rendement très élevé (*Classe D, E, F*). L'architecture EER est montrée dans la figure 3.11. Le signal RF à émettre,  $s(t) = A(t)\cos(2\pi f_c + \theta(t))$ , est séparé en deux, et chaque composante est traitée séparément par la suite :

- D'un côté par le biais d'un limiteur qui fournit un signal à amplifier à amplitude constante, mais qui contient l'information en phase du signal original :  $s_p(t) = \cos(2\pi f_c + \theta(t))$ .
- De l'autre côté par un détecteur d'enveloppe pour extraire l'information d'amplitude du signal original :  $s_A(t) = A(t)$ .

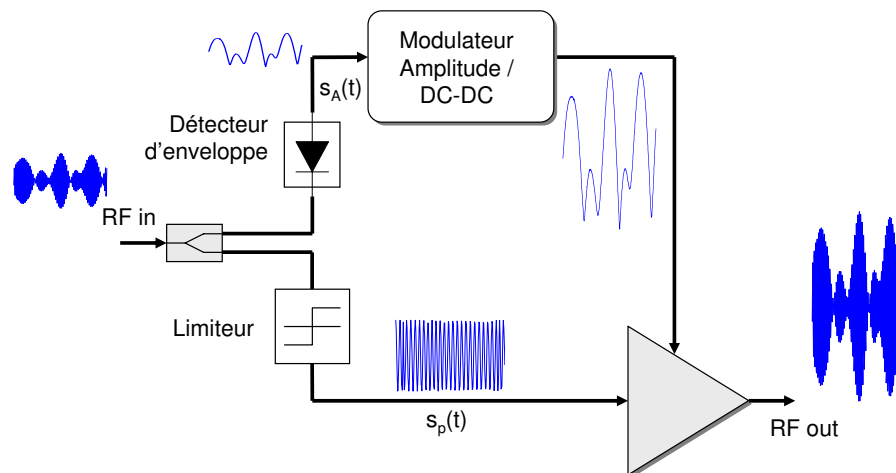


FIG. 3.11: Structure EER

On attaque l'entrée de l'amplificateur avec le signal  $s_p(t)$ , tandis que l'information d'amplitude  $s_A(t)$  sert à moduler dynamiquement l'alimentation de l'amplificateur. Le signal en sortie sera une copie fidèle du signal à émettre, lorsqu'on adapte judicieusement le point d'opération de l'amplificateur, suivant les variations d'enveloppe. L'information d'amplitude est ainsi rétablie sur le signal RF au moment de l'amplification [Kah52], préservant en sortie tout le contenu informatif du signal original.

L'utilisation d'un amplificateur dans une *Classe* d'opération fort rendement, permet offrir, théoriquement, des rendements de conversion DC vers RF de 100%, comme le cas LINC. De plus, l'information d'amplitude peut être traitée par des circuits amplificateurs basse fréquence (non RF). Dans une version plus moderne, profitant des capacités de traitement des cir-

cuits numériques, la séparation de composantes peut se faire au moyen de méthodes performantes de calcul de module et phase (algorithme CORDIC<sup>6</sup>) à partir des composantes  $I$  et  $Q$  en bande de base [ALG01].

Cette méthode dont l'élégant principe fut décrit par Kahn il y a plus de 50 années est revenue au centre de l'actualité de nombreux travaux de recherche et d'application en raison de son potentiel en linéarité et surtout en rendement, et ceci pour des signaux à enveloppe variable, quoique la mise en oeuvre d'un tel type d'architecture doit faire face à de nombreuses problématiques d'implémentation, détaillées ci-dessous.

**Synchronisme :** Un premier aspect délicat est la nécessité d'un synchronisme très fin entre les signaux d'amplitude et phase qui attaquent l'amplificateur pour garder les performances de linéarité. Il a été démontré [Raa96] que, à cause du désalignement, la magnitude des produits d'IMD pour un test à deux tons est proportionnelle aux carrés du déphasage et de la bande passante du signal :

$$IMD \propto B_{RF}^2 \Delta\tau^2 \quad (3.6)$$

en pratique, le déphasage doit être bien inférieur à l'inverse de la largeur de bande à émettre pour garder un minimum de performances [Rud02]; moins que  $\frac{1}{30}$  par exemple pour un signal type OFDM d'après [BBVD03]. Typiquement la source principale de retard est le filtre passe-bas de la source d'alimentation dans le chemin de l'enveloppe. Des solutions avec des retards explicites ont été ainsi proposées [RR94]. D'autres conceptions utilisent une boucle de contre-réaction dans le chemin de l'enveloppe afin d'en réduire le retard, grâce au gain de la boucle [SM98].

**Linéarité :** Ensuite, une autre source de non-linéarités sur le signal en sortie provient de la relation non-linéaire entre la tension d'alimentation de l'amplificateur (le transistor) et le niveau de l'enveloppe en sortie, car l'amplificateur ne se comporte pas comme un multiplieur idéal. De la même manière, les variations de phase en sortie du dispositif actif en fonction de sa tension dégradent aussi la fidélité du signal en sortie dudit amplificateur. L'application en boucle fermée a été envisagée pour corriger ces effets. Si la boucle de contre-réaction n'agit que sur l'enveloppe [KF89, RSMJ98, SM98], la distorsion de phase ne peut pas être corrigée, et on classe souvent ce type de systèmes dans la catégorie de l'*Enveloppe Feedback* (voir section 3.1.2, page 59). En revanche, lorsqu'on introduit une boucle de correction de la phase, comme montré dans la figure 3.12, on parle plutôt d'architectures *Polar Transmitter*<sup>7</sup> [SRP<sup>+</sup>04]. Dans ce cas l'erreur entre les enveloppes contrôle la partie d'alimentation dynamique, comme le ferait un émetteur du type

<sup>6</sup>CORDIC : *COordinate Rotation DIgital Computer*

<sup>7</sup>ou encore : *Polar Feedback* ou *Polar Modulation*

*Enveloppe Feedback.* Dans une deuxième boucle, la comparaison entre les phases fournit la commande à un circuit VCO, formant d'ailleurs une structure de suivi de phase qui ressemble tout à fait aux boucles de verrouillage de phase (PLL).

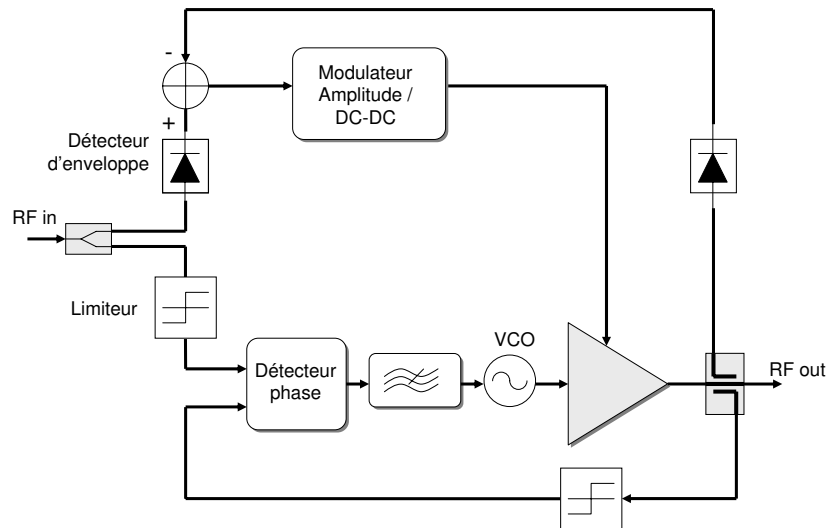


FIG. 3.12: Structure Polar Transmitter

**Bande passante :** Finalement, la limitation principale à l'application des systèmes EER provient du fait que la largeur de bande de la circuiterie de l'alimentation dynamique doit dépasser largement celle de l'enveloppe, afin de pouvoir en reproduire exactement les variations. Par ailleurs, la largeur de bande de l'enveloppe du signal est bien plus étendue que celle des composantes  $I$  et  $Q$  d'origine, en raison de la relation non-linéaire qu'établit la relation (2.3) [Rud02, WKP<sup>+</sup>06]. Or, la conception d'un tel circuit, linéaire et capable de traiter des bandes passantes au delà des MHz, à fort rendement, n'est pas évidente. Remarquons que l'utilisation d'amplificateurs linéaires type *Classe A*, large bande et non-RF, pour fournir l'alimentation à l'amplificateur RF ne ferait que transposer le problème du rendement d'un amplificateur (RF) à l'autre (BF), tout en compliquant inutilement la conception, et cette possibilité, du coup, est absurde.

Pour fournir l'alimentation variable à l'amplificateur principal, on utilise en fait des dispositifs pouvant présenter des rendements très élevés, typiquement sous la forme de convertisseurs DC-DC commutés ou modulateurs d'amplitude *Classe S*<sup>8</sup>. L'obtention de tels circuits, capables de pouvoir traiter les largeurs de bande en jeu dans les systèmes large bande reste

<sup>8</sup>De façon très simpliste, les deux structures fonctionnent avec le principe de faire commuter en mode tout ou rien un ou plusieurs dispositifs actifs, avec un découpage

toujours dans l'air [Raa96, Cri99], car les rendements de ces convertisseurs diminuent au fur et à mesure que les fréquences de découpage augmentent, en raison des pertes de commutation. D'après [KF89, SM98], le rapport entre la fréquence de découpage et la bande à émettre est  $> 100$ . A titre d'exemple, une seule porteuse WCDMA de 5MHz requerrait des fréquences de découpage du convertisseur DC-DC au delà de 500MHz.

En raison de toutes ces difficultés d'implémentation, diverses versions sous-optimales (en termes de rendement) du principe EER ont été proposées, dont les techniques de suivi d'enveloppe *Envelope Tracking* (ET) et ses sous-variantes ; ainsi que d'autres approches complémentaires visant à élargir la bande passante de la circuiterie d'alimentation dynamique. Ces stratégies sont décrites en bref par la suite. Dans nos travaux nous avons mis en oeuvre un système du type ET complémentaire à la prédistorsion numérique. Beaucoup plus sur ce sujet dans le Chapitre 7.

### 3.2.4 *Envelope Tracking* (ET)

Cette simplification de la méthode EER suppose que l'amplificateur est du type linéaire (*Classes A, AB*) et que le signal RF qui s'applique à l'entrée contient toujours les variations en amplitude et phase, sans circuit limiteur, comme il est montré dans la figure 3.13. Cependant, on maintient la partie d'extraction de l'enveloppe du signal RF, pour commander dynamiquement l'alimentation de l'amplificateur [HCA<sup>+</sup>99, AC01, WOK<sup>+</sup>04]. Attention à la nomenclature, car dans la littérature, cette même technique d'augmentation du rendement est nommée *dynamic power supply* par [HCA<sup>+</sup>99], *bias adaptation* par [Cri99] et enfin *envelope tracking* par [Ken00].

Si on considère un amplificateur linéaire comme étant une source de courant qui débite dans une charge, la puissance maximum est atteinte quand l'amplitude maximum de sortie et l'alimentation  $V_{cc}$  sont égales. Pour des puissances de sortie inférieures, l'excursion de la tension en sortie est inférieure à l'alimentation  $V_{cc}$ . La technique ET consiste donc à adapter l'alimentation  $V_{cc}$  de l'amplificateur de manière qu'elle soit juste suffisante pour garantir une excursion de la tension de sortie déterminée sans écrêtage.

En tout cas, la particularité dans le schéma ET est que la plage de variation de l'alimentation peut être dimensionnée de manière à laisser une marge par rapport au niveau de saturation, afin de minimiser les distorsions, empêcher l'écrêtement du signal en sortie, et réduire l'impact du synchronisme entre les signaux RF et d'alimentation.

L'ET présente logiquement un rendement bien inférieur à celui de l'EER, d'abord en raison du fait d'utiliser un amplificateur linéaire, contrairement

---

modulé par largeur d'impulsion (PWM), puis élimination des composantes haute fréquence et préservation de la composante continue et basse fréquence de l'enveloppe, par filtrage L-C

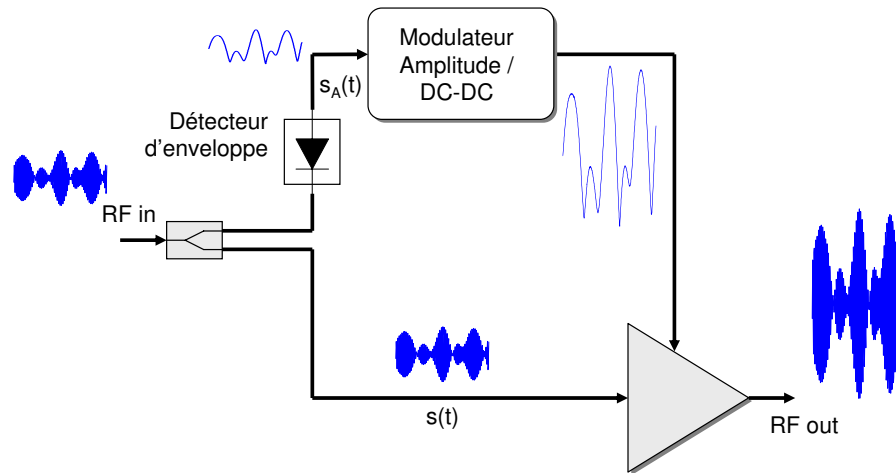


FIG. 3.13: Structure ET

au cas EER qui suppose un PA fonctionnant en mode tout ou rien, fort rendement. En outre, le rendement dans l'ET se dégrade d'autant plus que la marge de la tension d'alimentation est élevée par rapport à la valeur de crête du signal RF. En revanche, c'est cette marge qui offre la possibilité de minimiser l'impact des contraintes d'implémentation du système EER original et en conséquence la complexité d'implémentation. Ainsi, la finesse du synchronisme entre les deux chemins du signal peut être relâchée. Il en est du même vis-à-vis du contrôle sur l'alimentation, dont la tolérance face aux déviations par rapport à l'enveloppe en sortie se voit renforcée tant que la marge reste assez élevée.

En bref, cette technique essaie d'améliorer le rendement d'un amplificateur qui est déjà linéaire au départ, par le biais d'établir un compromis entre la difficulté d'implémentation et le rendement, qui dépend de la marge d'alimentation.

Le fait de changer l'alimentation de l'amplificateur provoque comme effet non souhaité des variations de gain et de ses caractéristiques résultantes AM-AM et, surtout, AM-PM, tel qu'il est montré qualitativement dans la figure 3.14, en haut et au centre. En contrepartie, comme il est montré en bas, le rendement résultant est nettement amélioré par rapport à une situation d'alimentation statique.

Dans les travaux de l'Université de Californie à San Diego (UCSD) il est à plusieurs reprises évoqué [HCA<sup>+</sup>99, ALG01, RKH<sup>+</sup>00, WOK<sup>+</sup>04] comment le contrôle numérique d'un modulateur d'amplitude (ou convertisseur DC-DC) qui fournit l'alimentation variable, couplé avec une procédure de prédistorsion numérique en bande base permet de contrer ces effets non-linéaires tout en optimisant le rendement de l'amplificateur. Dans nos travaux nous avons en quelque sorte suivi cette *école* de raisonnement, quoique

dans le cours de nos recherches, c'est l'ET qui complète la prédistorsion afin d'améliorer le rendement, et non la prédistorsion qui vient au secours des pauvres performances en linéarité de l'ET.

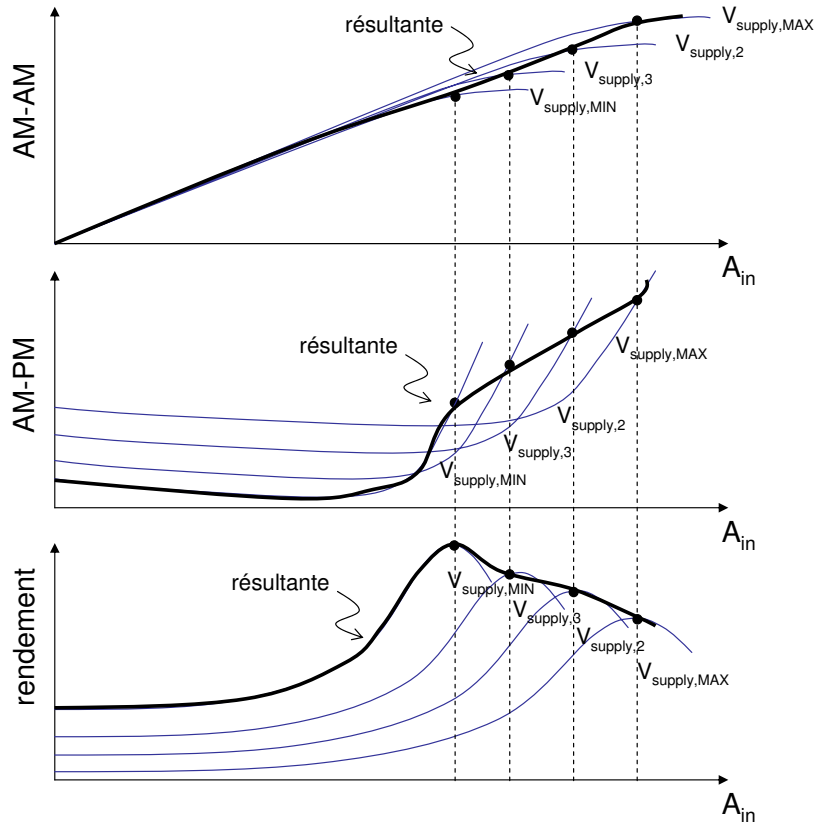


FIG. 3.14: Caractéristiques AM-AM, AM-PM et rendement de l'architecture ET. Ici,  $V_{cc,MAX} > V_{cc,2} > V_{cc,3} > V_{cc,MIN}$ , représentent différentes valeurs de tension d'alimentation de l'amplificateur

Tout comme dans le cas EER, la principale limite de l'ET reste l'implémentation de la circuiterie d'alimentation dynamique, large bande : toujours plus élevée que celle de l'enveloppe à suivre, tout comme dans le cas EER.

Ainsi, des sous-variantes ont été encore proposées pour s'affranchir des limitations en largeur de bande des circuits d'alimentation dans l'architecture ET générique. Si le suivi d'enveloppe se fait d'après sa valeur *rms* ou moyenne au lieu de sa valeur instantanée, on parle alors plutôt d'EF (*Envelope Following*) ou encore d'AET (*Average ET*) [SGN<sup>+</sup>99, SGN<sup>+</sup>00]. A l'opposé, l'ET tel quel, qui suit tout à fait l'enveloppe du signal est souvent appelé WET (*Wideband Envelope Tracking*).

Dans le cas AET, l'architecture reste essentiellement la même que celle de



la figure 3.13, et les mêmes principes s'appliquent, sauf que, profitant du fait que les variations du signal enveloppe *rms* sont inférieures aux variations du signal enveloppe original, la largeur de bande nécessaire pour le régulateur d'alimentation peut être conséquemment réduite. En revanche, le rendement crête dans ce cas là diminue. L'approche ET que nous proposerons à partir du Chapitre 7 retient ce principe du modulateur d'amplitude à largeur de bande réduite par rapport à la largeur de bande du signal à émettre.

Plus précisément nous nous sommes penchés sur la question d'éviter les écrêttements sur le signal RF dans un tel cas. En effet, comme il est montré dans la figure 3.15, les variations d'alimentation dans le cas WET sont bien supérieures à celles de l'approche AET. En revanche, si on veut éviter les écrêttements dans l'enveloppe du signal en sortie, l'AET doit faire face à un compromis entre le surdimensionnement de la marge d'alimentation et le nombre d'occurrences des écrêttements. Ces écrêttements sont à éviter car ils sont une source de distorsions et de croissance spectrale, ce qui dégrade l'ACPR du signal émis. Or, le surdimensionnement de la marge d'alimentation réduit le rendement de l'amplificateur. Dans l'approche que nous proposerons, nous tenterons d'optimiser ce compromis afin de baisser -en moyenne- le niveau d'alimentation, et en même temps éviter les écrêttements, tel qu'il est montré dans la figure 3.15.

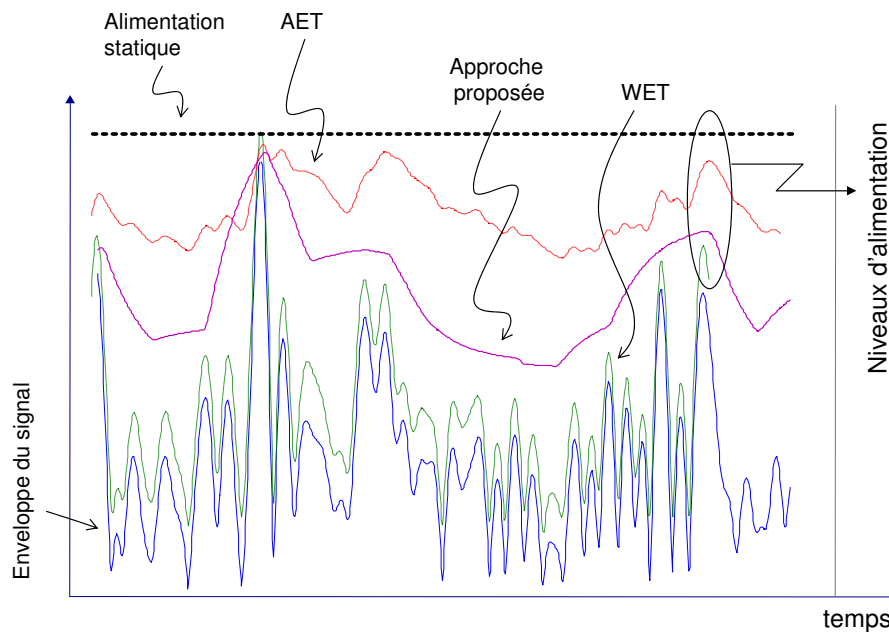


FIG. 3.15: Exemple des variations de l'alimentation dans les cas alimentation statique, WET, AET et proposée. Le rendement est d'autant plus élevé que la surface entre l'enveloppe du signal et l'excursion de l'alimentation est réduite

Pour réduire davantage les contraintes en largeur de bande sur l'ali-

mentation, [SRM04] propose par exemple une solution pour adapter le niveau d'alimentation sur le long terme, en s'appuyant sur les normes de téléphonie cellulaires qui prévoient d'ajustements de la puissance d'émission par rafales ( $\pm 1\text{dB}$  en puissance d'émission tous les 1.2ms pour la norme CDMA-IS95), sans vraiment suivre l'enveloppe au rythme de la puissance instantanée, au débit des symboles, mais plutôt par rapport au contrôle de puissance.

Les approches AET ou EF se caractérisent par une mise en oeuvre simplifiée, et la réduction de la largeur de bande des modulateurs d'amplitude (par réduction de la fréquence de découpage) habilite des rendements de conversion très élevés.

Alternativement il est possible de réduire l'effet d'ondulation résiduelle en sortie, nuisant au bon fonctionnement de l'amplificateur et aux exigences de pureté spectrale en émission requises dans les standards de communications. Par mélange, les composantes en fréquence du spectre de l'ondulation en sortie du modulateur d'amplitude, à la fréquence de découpage, se retrouvent de part et d'autre de la porteuse principale dans le spectre RF en émission [SDD04, SS06]. Cet effet est illustré sur la figure 3.16. L'amplitude de ces composantes spectrales non désirées dépend de la sensibilité du gain de l'amplificateur vis-à-vis de variations de l'alimentation, ainsi que de l'atténuation du filtre en sortie du modulateur d'amplitude. En conséquence, si la largeur de bande du filtre L-C de l'alimentation découpée peut être réduite, le fondamentale de la fréquence de découpage est d'autant plus atténué que cette fréquence est éloignée de la bande passante du filtre L-C, et l'impact de l'ondulation résiduelle sur le spectre RF en sortie est moins sévère.

Plus récemment, dans [Pin06] il a été proposé l'utilisation d'un circuit actif pour générer une image inverse de l'ondulation de tension en sortie à partir de la tension découpée. Cette image injectée directement en sortie, selon un principe *Feedforward*, permet de compenser l'ondulation résiduelle générée au sein du convertisseur.

Enfin, d'autres auteurs ont proposé de faire l'adaptation de l'alimentation de manière discrète, parmi un ensemble limité de valeurs possibles, [KMMG04, DGL<sup>+</sup>04, FBQ<sup>+</sup>04], et dans ces cas on parle plutôt d'architectures *step ET* (SET) ou *Voltage Scaling*. Le SET semble plus adapté au contrôle de puissance sur le long terme que pour effectuer un vrai suivi d'enveloppe, en raison du nombre élevé (infini) de valeurs que peut prendre un signal RF après filtrage de mise en forme.

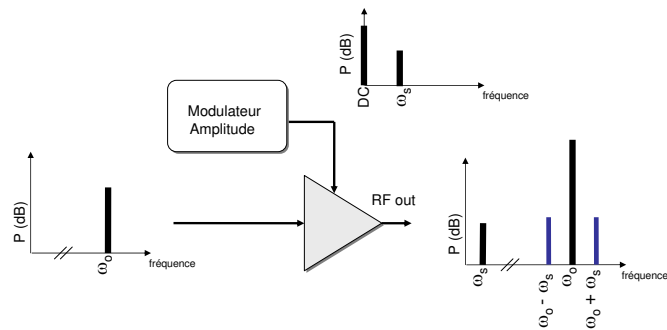


FIG. 3.16: Effet de l'ondulation résiduelle sur le spectre RF en sortie de l'amplificateur

### 3.2.5 Linear Assisted Power Converter

Cette nouvelle variante sur le schéma EER, ou plutôt amplification de cette technique, a été étudiée dans [Raa04] et [WXY+05], dans le but d'améliorer les performances en largeur de bande sans pénaliser le rendement. L'idée derrière les *Linear Assisted Power Converter* est de combiner un convertisseur à découpage, fort rendement, et un amplificateur linéaire large bande pour fournir l'alimentation dynamique à l'amplificateur, d'après un schéma comme celui de la figure 3.17.

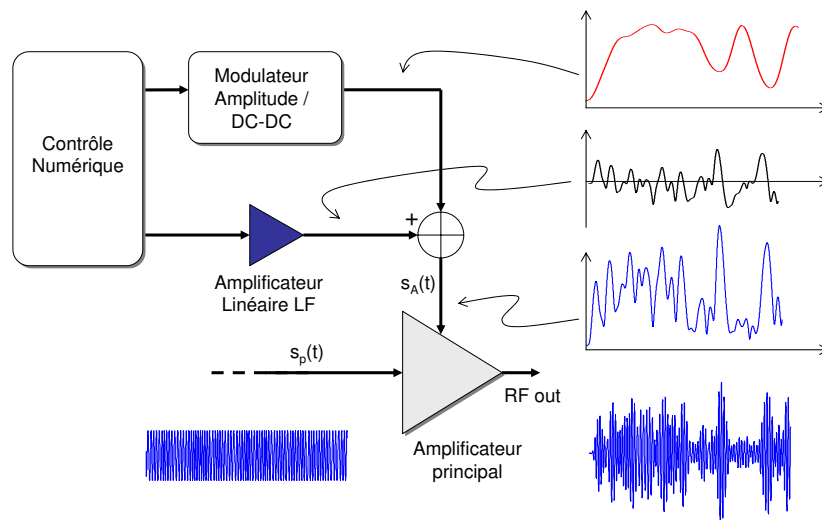


FIG. 3.17: Structure Linear Assisted Power Converter. Le contrôle numérique réalise la conversion du format  $I, Q$  au format polaire, puis la séparation des composantes basse et haute fréquence de l'enveloppe, qui sont amplifiées séparément

En effet, la plupart de l'énergie de l'enveloppe d'un signal RF est concentrée dans les basses fréquences (jusqu'à quelques kilohertz). Ainsi, le DC-DC s'occupe du suivi des variations lentes, long terme mais très

énergétiques, de l'enveloppe ; tandis qu'un amplificateur linéaire fournit la capacité de suivi rapide de l'enveloppe. Ensuite les deux contributions à l'alimentation de l'amplificateur sont combinées.

Il s'agit d'une solution attractive du point de vue de sa facilité d'harmonisation avec un contrôle numérique, tant pour la commande du convertisseur, que pour la commande de l'amplificateur linéaire ou encore pour la commande du circuit modulateur de phase dans le chemin RF. En contrepartie, le prix à payer pour augmenter la largeur de bande passante est celui de la complexité du système par rapport aux architectures EER ou ET, car deux sources d'alimentation doivent être incluses, contrôlées et synchronisées.

La séparation fréquentielle du signal original afin d'obtenir les commandes du convertisseur et de l'amplificateur qui résulteront en un signal parfaitement linéaire en sortie s'avère difficile [YAM05], quoique le fait de contrôler numériquement le système et l'atout de pouvoir ajouter des fonctions de prédistorsion numérique font croire au potentiel de cette solution. Les premiers résultats expérimentaux rapportés par les auteurs le démontrent, notamment sur le plan du rendement, même si ces résultats ont été obtenus avec un test à deux tons séparés d'1MHz, à faible puissance (15-20 dBm) restant donc dans des largeurs de bande et des dynamiques du signal assez modestes.

Les chercheurs à l'UCSD ont récemment appliqué ce même principe du modulateur d'amplitude avec séparation de bandes de fréquence [WKP<sup>+</sup>06]. Dans l'implémentation proposée, un étage non linéaire à découpage fournit l'alimentation de l'amplificateur RF tant que l'enveloppe reste dans la région *petit* signal, ou que le taux de variation de l'enveloppe est en dessous d'un certain seuil de conception. Dans le cas inverse, d'enveloppe *fort* signal ou taux de variation trop rapide pour l'étage à découpage, qui ne peut que fournir la composante DC, l'étage linéaire fournit la composante AC manquante. Cette conception est montrée schématiquement dans la figure 3.18, et se différencie de [WXY<sup>+</sup>05], entre autres choses, en ce que la conception conjointe des parties linéaire et non linéaire -à découpage- du modulateur d'amplitude simplifient la commande du modulateur, qui peut être perçu comme une seule source d'alimentation, et non deux. Cette structure, insérée dans un émetteur type EER hybride<sup>9</sup>, a été prouvée pour une porteuse type 802.11 (WiFi), de 20MHz de largeur de bande et 19dBm de puissance.

Pour le lecteur qui désirerait approfondir ce type d'architectures *Linear Assisted Power Converter* et hybrides, dans [Pin06] il est proposé une excellente discussion, plus étendue, et qui inclut des critères de sélection de l'architecture (série, parallèle), ainsi qu'une méthodologie de conception.

Comme réflexion finale, il est clair que le maillon faible des architectures EER ou ET reste le modulateur d'amplitude, large bande, fort rendement,

---

<sup>9</sup>EER hybride = structure ET, sans limiteur, mais avec un amplificateur RF non linéaire, type *Classe-E*

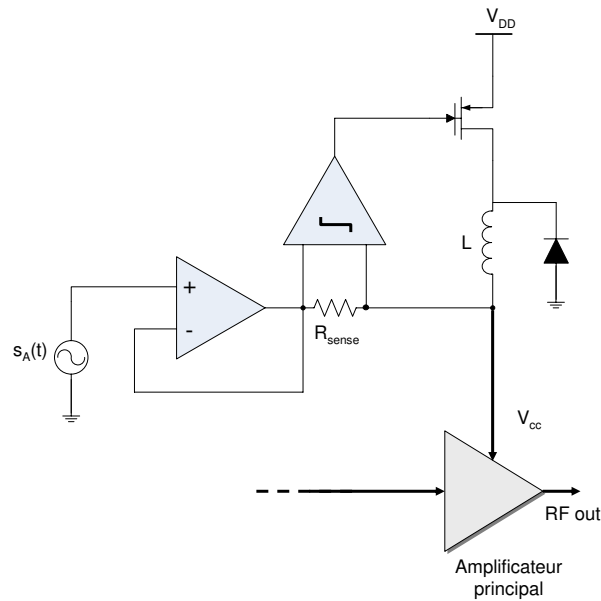


FIG. 3.18: Structure du modulateur d'amplitude d'après [WKP<sup>+</sup>06], inséré dans un émetteur type EER hybride

haute puissance, et que ce champ de recherche présente de grandes opportunités, mais pose des défis à la communauté scientifique et industrielle.

### 3.3 Conclusions au Chapitre 3

Ce chapitre a introduit diverses architectures de linéarisation et d'amélioration du rendement pour amplificateurs RF, au niveau système. On a ainsi constaté que la poursuite de la linéarité et l'augmentation du rendement nécessite des architectures relativement complexes autour des amplificateurs RF.

Les techniques de linéarisation, nécessitant l'ajout d'éléments actifs, ne permettent pas de résoudre les questions relatives au rendement si ce n'est qu'implicitement, en permettant de relâcher le surdimensionnement des amplificateurs RF. Parmi les techniques présentées, nous retenons la prédistorsion numérique en bande de base pour une étude approfondie ultérieure, en raison de sa flexibilité, facilité d'implémentation et performances potentielles. Ces performances dépendent en fait de l'état de l'art des technologies numériques (circuits DSP, FPGA) et de conversion D/A, ce qui rend ce type de systèmes de prédistorsion de plus en plus intéressant et adapté aux applications industrielles, en vue de l'évolution des prix et performances de ces technologies numériques.

Dans une deuxième partie, nous avons discuté comment l'ensemble de techniques d'amélioration du rendement adressent spécifiquement la ques-

tion de l'obtention d'un émetteur linéaire en utilisant des amplificateurs qui ne le sont pas, mais qui présentent des rendements élevés. En ajoutant de la complexité, les principes LINC, Doherty, EER et ET devraient permettre d'atteindre ces rendements élevés, tout en conservant la linéarité; toutefois chacun de ces principes présente ses avantages et ses inconvénients, et aucun d'entre eux ne peut être proclamé *meilleur* que l'autre.

En pratique, les performances en linéarité de tels systèmes sont relativement modestes, et nécessitent un complément de linéarisation, la prédistorsion en l'occurrence. Tel est le cas des deux techniques plus mûres à présent, en ce qui concerne la technologie des stations de base : Doherty -en cours d'être implémenté-, ou ET -le candidat que la communauté des spécialistes apprécie, mais qui manque toujours de largeur de bande à cause du modulateur d'amplitude-. En effet cette méthode conjugue les atouts de la faisabilité, de la complexité modérée et permet *a priori* d'obtenir des performances en termes de rendement et de linéarité intéressantes.

Dans nos recherches, nous creuserons l'approche prédistorsion numérique + ET. La prédistorsion numérique est un outil puissant (Chapitre 4), tantôt capable de réaliser des fonctions de linéarisation simples avec une complexité minimale (Chapitre 5), tantôt capable de compenser les effets mémoire des amplificateurs RF (Chapitre 6), un atout indispensable sur la scène actuelle dans les systèmes station de base : forte puissance, large bande et confrontés à des signaux avec un PAPR élevé. Finalement (Chapitre 7), on se proposera d'ajouter des fonctionnalités au bloc de prédistorsion numérique pour venir commander la tension d'alimentation de l'amplificateur, avec un modulateur d'amplitude limité en largeur de bande par rapport à la bande du signal à émettre.



# Chapitre 4

## Prédistorsion Numérique

### Sommaire

---

<b>4.1</b>	<b>Prédistorsion et Adaptation</b>	<b>86</b>
<b>4.2</b>	<b>Algorithmes classiques</b>	<b>89</b>
4.2.1	Prédistorsion <i>Mapping</i> /Nagata	90
4.2.2	Prédistorsion <i>Polar</i> et <i>Complex Gain</i>	91
4.2.3	Prédistorsion par polynômes	92
4.2.4	Réflexions à propos des algorithmes de prédistorsion	93
<b>4.3</b>	<b>Apprentissage indirect</b>	<b>96</b>
<b>4.4</b>	<b>Adaptation différée</b>	<b>99</b>
4.4.1	Estimation de l'Amplificateur, puis inversion	101
4.4.2	Estimation différée par apprentissage indirect	103
<b>4.5</b>	<b>Compensation des Effets Mémoire</b>	<b>105</b>
4.5.1	Mécaniques généraux d'obtention de $f_{PD}$	107
<b>4.6</b>	<b>Démonstrateurs</b>	<b>110</b>
<b>4.7</b>	<b>Généralisation de l'architecture</b>	<b>115</b>
<b>4.8</b>	<b>Cellule Basique de Prédistorsion (BPC)</b>	<b>117</b>
4.8.1	Exemple : $f_{PD}$ avec structure <i>memory polynomial</i>	119
<b>4.9</b>	<b>Conclusions au Chapitre 4</b>	<b>122</b>

---

Les techniques de prédistorsion numérique sont en phase d'implantation sur les plans industriel et commercial. L'opportunité existe donc de faire dans ce chapitre une synthèse ou distillation de l'innombrable quantité<sup>1</sup> de travaux qui ont été faits dans le monde de la recherche sur le domaine. Cette maturité, en conjonction avec la disponibilité de plateformes matérielles numériques de plus en plus performantes, expliquent le succès de la prédistorsion numérique, qui est en train de remplacer les approches

---

<sup>1</sup>Plus de 71000 entrées dans Google pour *digital baseband predistortion*, plus de 800 entrées dans [ieeexplore.ieee.org](http://ieeexplore.ieee.org) pour le terme *predistortion*, dont 136 pour *digital predistortion*, comme résultat de presque 20 ans de recherches, si on plaçait le début de l'époque de la prédistorsion numérique au moment des travaux pionniers de Nagata [Nag89]



*Feedforward* comme principale technique de linéarisation dans les stations de base.

Or, peu de diffusion de connaissances a été faite à propos des aspects architecturaux, d'implémentation, et expérimentaux de tels systèmes. La recherche plus puriste du côté académique est souvent restée éloignée des considérations pratiques, se restreignant souvent à des environnements de simulation. Bien évidemment, du côté industriel, pour des raisons de concurrence et de confidentialité, peu de détails ont été dévoilés à propos des aspects pratiques d'implémentation de la prédistorsion numérique.

C'est à partir de cette vision que ces travaux de thèse ont pris un tour très *développement et expérimentation*, justement dans le but de creuser ces deux perceptions, ou univers, un peu trop indépendants. Ainsi, nous avons partagé cette vision au sein de la communauté académique dans le cadre du projet européen TARGET, qui profite désormais des acquis et outils, logiciels et matériels, développés le long de cette thèse à propos des aspects plus pratiques de la prédistorsion numérique.

Ce chapitre fera donc le parcours de l'état de l'art sous cette perspective pratique qui viendra supporter, et en quelque sorte justifiera, la motivation et l'approche des travaux que nous proposons. Les principes généraux de fonctionnement de la prédistorsion numérique ont été exposés dans le chapitre précédent et seront complétés ici. Ainsi, nous articulerons notre discours autour de concepts qualitatifs : Qu'est-ce qu'un algorithme de prédistorsion ? Quelle relation avec les algorithmes d'adaptation ? A quel rythme l'adaptation doit-elle s'effectuer ? Quelles méthodes ? Quelles stratégies pour combattre les effets mémoire ? Quelles architectures seront bien adaptées pour l'implémentation ? Sur quelles plateformes matérielles ? Quels compromis entre complexité et performances ?

Le chapitre est organisé de manière à n'introduire explicitement la compensation des effets mémoire jusqu'à la section 4.5. A part les définitions générales dans la section 4.1, les méthodologies présentées dans les sections 4.2, 4.3 et 4.4 supposent que l'amplificateur est sans mémoire, pour des raisons historiques<sup>2</sup> et de simplicité. Cependant, comme on verra le moment venu, la compensation des effets mémoire reprend un bon nombre d'idées, méthodologies et concepts qui s'introduisent dans les premières sections du chapitre.

Au niveau de la nomenclature, quand on traitera les principaux signaux d'intérêt lors de la discussion à propos des systèmes de prédistorsion, on utilisera :

---

<sup>2</sup>ce n'est que dernièrement que les effets mémoire ont commencé à être pris en compte par les chercheurs et industriels désireux de linéariser les amplificateurs en appliquant la prédistorsion numérique

- $x$  : pour référencer le *signal à émettre*
- $y$  : pour référencer le signal en *sortie du module de prédistorsion et en entrée de l'amplificateur*
- $z$  : pour référencer le signal en *sortie de l'amplificateur*

Par souci de simplicité, on supprimera des graphiques les parties de conversion A/D et D/A, filtrage, les étages de modulation et démodulation, les étages de synchronisation, etc. Ainsi le système de prédistorsion complet et détaillé de la figure 4.1 en haut, sera représenté de manière toute simple tel qu'il est montré en bas dans la figure.

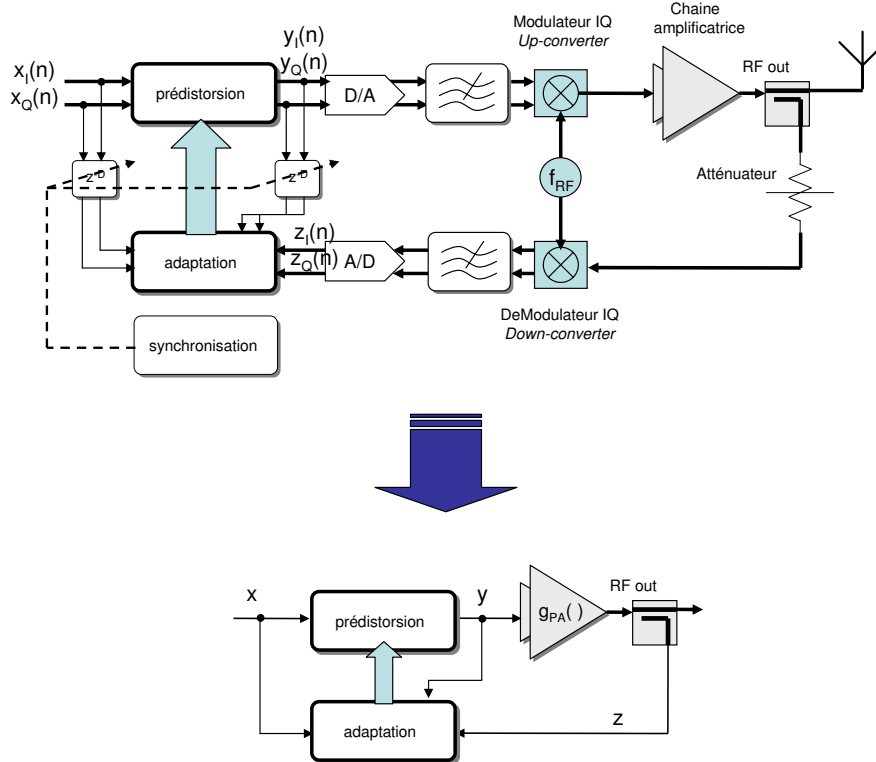


FIG. 4.1: Conventions de nomenclature et graphisme lors de la représentation de systèmes de prédistorsion. Dans nos graphismes nous supprimerons les étapes de conversion numérique  $\Rightarrow$  RF et vice-versa. Nous supposerons aussi que tous les signaux concernés sont synchronisés

## 4.1 Prédistorsion et Adaptation

Avant tout, nous proposons ici l'établissement d'une nomenclature à propos de la prédistorsion. L'opération de prédistorsion toute seule est une opération en principe simple, qui s'effectue sur chaque échantillon à transmettre, au débit d'échantillonnage, donc (cf. page 62).

On parle d'opération en boucle ouverte quand la caractéristique -ou dans un abus de langage, la fonction de transfert- de l'étage de prédistorsion est fixe du départ, et pendant toute la vie de l'émetteur. Dans ce cas une parfaite caractérisation de l'amplificateur est nécessaire au préalable, pour ensuite pouvoir déduire la fonction inverse ou de prédistorsion. Notons qu'un tel mode d'opération n'est pas capable de suivre les dérives de la caractéristique de l'amplificateur dues au vieillissement ou aux variations de température. Le résultat est donc un risque de perte de performances au cours du temps. En tout cas, cette mise en oeuvre minimaliste de la prédistorsion nous permet d'identifier et définir deux entités nécessaires et suffisantes pour la prédistorsion ; elles sont définies ci-dessous.

**Module de Prédistorsion.** C'est la structure de calcul qui affecte le signal d'après la fonction de prédistorsion. Elle peut prendre la forme d'une somme complexe, comme dans [Nag89], ou d'une multiplication complexe [Cav90], ou explicitement une forme polynomiale, par exemple. La contrainte principale qu'on impose au module de prédistorsion est celle d'opérer au débit d'échantillonnage. De ce fait il sera intéressant de trouver des architectures qui simplifient au maximum la mise en oeuvre de ce module. Comme on le montrera par la suite, puisque la fonction de prédistorsion est forcément non linéaire, une méthode intéressante d'implémentation fait appel à des tables de mémoire qui contiennent les résultats de l'opération non-linéaire à effectuer. Ainsi on pourra échanger la difficulté d'évaluer une fonction polynomiale complexe (nombre élevé de multiplications et sommes) contre un accès en mémoire où est placé directement le résultat de l'évaluation de ce même polynôme.

**Fonction de Prédistorsion ( $f_{PD}$ ).** C'est carrément la fonction inverse de la caractéristique de l'amplificateur qui fait que la chaîne *prédistorsion + amplificateur* résulte en un comportement linéaire. Le module de prédistorsion tel qu'on l'a défini tout à l'heure est donc un simple exécuteur de cette fonction de prédistorsion : il prend un échantillon à prédistorde, et lui fait subir la fonction de prédistorsion avant transmission. Logiquement, la fonction de prédistorsion est déduite à partir de la caractéristique de l'amplificateur, et ce sera la précision et justesse de cette fonction par rapport aux caractéristiques de l'amplificateur qui déterminera en grand partie les performances

en linéarité. La fonction de prédistorsion peut prendre une allure analytique, typiquement une forme polynomiale ou tout simplement une forme implicite, type tableau, qui ferait correspondre des valeurs d'entrée/sortie, ce dernier cas simplifiant énormément la tâche du module de prédistorsion. Bien entendu il est possible de matérialiser la fonction de prédistorsion sous forme de tableau à partir de sa définition analytique, en faisant un pré-calcul des valeurs, ce qui permet de rendre le module de prédistorsion indépendant de la fonction de prédistorsion (voir section 4.8).

Il est rare qu'un système de prédistorsion numérique ne comporte pas la possibilité de pouvoir adapter la fonction de prédistorsion par rapport aux dérives subies par la caractéristique de l'amplificateur au long du temps. Ainsi, l'opération en boucle fermée a pour objectif de fournir au système une capacité d'adaptation face aux changements de la caractéristique de l'amplificateur, ce qui est indispensable vis-à-vis du maintien des performances de la prédistorsion. En d'autres termes, l'identification, ou la correction, ou encore l'adaptation de la fonction de prédistorsion se fait en cours d'opération de l'émetteur.

**Algorithme d'adaptation.** Relevant des domaines de l'estimation, identification et modélisation comportementale des systèmes non-linéaires, lesdits algorithmes d'adaptation sont en charge de l'extraction de la fonction de prédistorsion à partir de l'observation du signal en sortie de l'amplificateur ainsi que de l'observation des signaux de référence (soit en entrée du module de prédistorsion, soit en entrée de l'amplificateur). Question langage, on parle d'algorithme d'adaptation, plutôt que d'algorithme d'estimation ou d'identification, pour apporter la connotation de *suivi*, plus ou moins fréquent, des changements de la caractéristique de l'amplificateur. Bien entendu, l'estimation et l'identification font partie de l'adaptation. En tout cas, du point de vue pratique, l'adaptation viendra ajouter des coûts :

- De calcul, indépendants des coûts de calcul du module de prédistorsion. Quoique, il est à noter que puisque l'algorithme d'adaptation conditionne comment la fonction de prédistorsion s'exprime-t-elle (sommations, multiplications, polynômes, etc), l'adaptation elle-même peut influencer le coût de calcul du module de prédistorsion en charge d'exécuter la fonction de prédistorsion.
- Matériels, car il est nécessaire de fournir un chemin d'observation de la sortie de l'amplificateur. On parlera souvent de la voie ou du chemin de retour vers l'adaptation. Ce chemin prélève une partie du signal en émission après l'amplificateur et, après démodulation, descente en fréquence et conversion en numérique, cette information permet de connaître l'état du système pour ensuite déduire la

fonction de prédistorsion appropriée. Le nouveau matériel ajouté comporte donc un coupleur, démodulateur à la même fréquence porteuse que l'émetteur, et convertisseurs A/D (cf. figure 4.1).

L'algorithme d'adaptation est un processus en principe beaucoup plus complexe que celui du module de prédistorsion. En revanche, il s'agit de deux processus indépendants, certes reliés entre eux par la fonction de prédistorsion, dont le module de prédistorsion jouerait le rôle du consommateur et dont l'algorithme d'adaptation serait le fournisseur. Alors, tant que les dérives de l'amplificateur se produisent dans une échelle de temps lente par rapport à l'activité du module de prédistorsion, c'est-à-dire sans ses contraintes temps-réel / temps d'échantillonnage, il est possible et d'ailleurs intéressant de séparer explicitement ces deux processus. Ainsi il est possible d'attaquer séparément les questions relatives au module de prédistorsion, qui relèveront du domaine des architectures numériques de calcul performantes ; de celles relatives à l'adaptation, qui relèveront de l'estimation et l'identification de systèmes. Dans la figure 4.2 chacun des trois blocs qu'on vient de définir sont mis en relation par rapport aux autres.

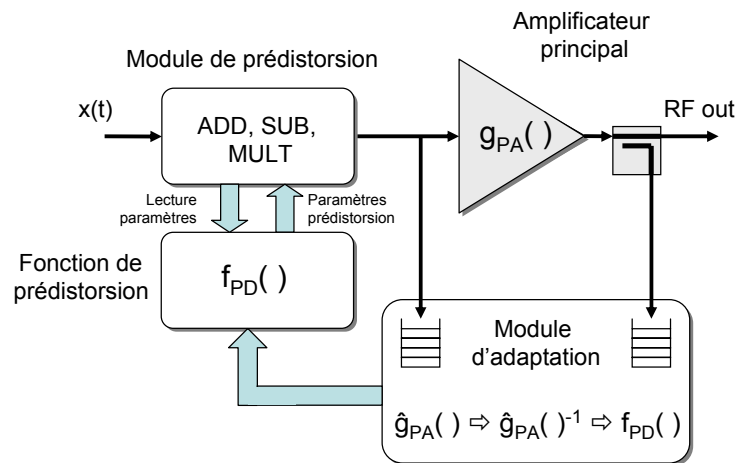


FIG. 4.2: Prédistorsion Numérique et relations entre ses systèmes constitutifs : module de prédistorsion, fonction de prédistorsion et module d'adaptation

Cette vision est plus moderne et différente de celle des méthodes pionnières de prédistorsion numérique qui proposaient un paradigme de l'adaptation échantillon à échantillon, avec une distinction moins explicite entre l'adaptation et le module de prédistorsion, héritage des systèmes asservis, dans un contexte plus *automatique* et *contrôle*. D'ailleurs c'est sous cette perspective qu'on parle justement d'algorithme de prédistorsion.

**Algorithme de prédistorsion.** Etiquette ou nom donné à une certaine manière d'organiser et gérer, en même temps, les processus de

prédistorsion et adaptation, précisément dans le contexte du paradigme de l'adaptation échantillon à échantillon. Ainsi, le module de prédistorsion et l'algorithme d'adaptation partagent carrément la fonction de prédistorsion (qui généralement s'exprime sous forme de tableau mémoire/LUT). Le premier lit les valeurs de prédistorsion au taux d'échantillonnage, et simultanément, au taux d'échantillonnage aussi, le processus d'adaptation fait une actualisation du tableau mémoire/fonction de prédistorsion. La figure 4.3 représente schématiquement l'organisation d'un tel système. L'adaptation, bien entendu, se fait sur les entrées du tableau correspondant aux échantillons juste émis.

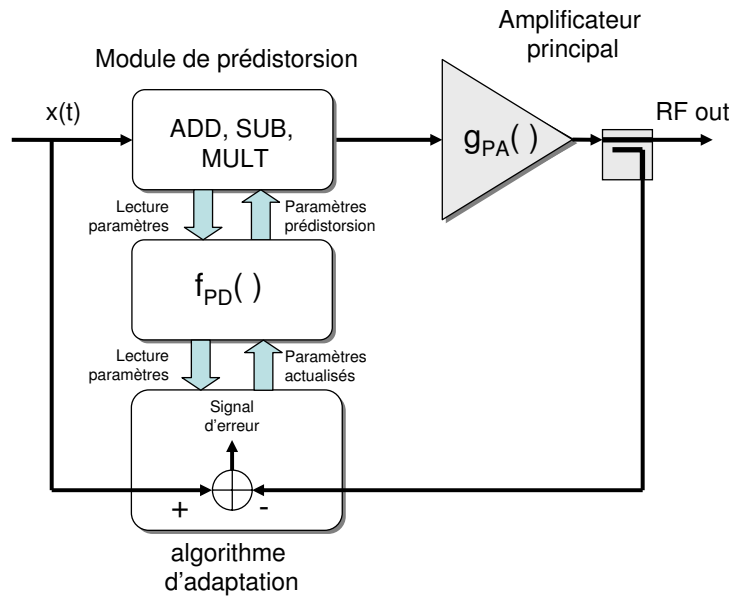


FIG. 4.3: *Algorithme de prédistorsion numérique classique, basé sur un paradigme d'adaptation directe, échantillon à échantillon*

## 4.2 Algorithmes classiques de prédistorsion

Dans nos travaux, nous sommes partis d'une approche *algorithme de prédistorsion*, jusqu'à ce que nous comprenions qu'un système de prédistorsion est beaucoup plus puissant du moment où l'on considère séparément la prédistorsion d'un côté et l'adaptation de l'autre, par le biais des trois premières définitions dans la section précédente.

Voyons tout de même les exemples les plus célèbres d'algorithmes de prédistorsion parus dans la littérature (déjà évoqués dans la section 3.1.3,

à la page 62). Considérons que le signal à émettre est du type enveloppe variable, et que le signal en entrée du système de prédistorsion est formée par le couple complexe des composantes en phase et quadrature,  $x(n) = (x_I(n), x_Q(n))$ , du signal modulant en bande de base, après filtrage de mise en forme. Supprimons désormais l'indice de temps  $n$  par simplicité.

En faisant appel à une architecture de prédistorsion avec adaptation directe, comme celle dans la figure 4.3, les algorithmes de prédistorsion calculent la fonction de prédistorsion sous un critère de minimisation de l'erreur entre le signal à émettre ( $x$ ) et le signal en provenance de la sortie de l'amplificateur ( $z$ ).

A partir des observations de  $x$  et  $z = g_{PA}(y)$ , où  $y = f_{PD}(x)$ , la solution  $f_{PD} = g_{PA}^{-1}$  ne peut pas être obtenue directement, mais récursivement, comme il va être exposé ci-dessous.

#### 4.2.1 Prédistorsion *Mapping*/Nagata

Dans [Nag89] on propose d'ajouter une valeur complexe au signal à émettre pour compenser la distorsion de l'amplificateur,

$$y = f_{PD}(x) = x + \Phi(x) \quad (4.1)$$

avec  $\Phi \in \mathbb{C}$ ,  $\Phi = \Phi_I(x_I) + j\Phi_Q(x_Q)$ , de telle façon qu'en sortie de l'amplificateur, on récupère le signal sans distorsions :

$$G_{PD}x(t)e^{j\omega_o t} = g_{PA}(x(t) + \Phi(t))e^{j\omega_o t} \quad (4.2)$$

Avec  $\omega_o$  la pulsation de la porteuse,  $G_{PD}$  le gain linéaire souhaité et  $g_{PA}$  la caractéristique non-linéaire de l'amplificateur.

L'entrée  $x(n)$  sert comme adresse pour obtenir les valeurs  $\Phi(x)$  qui prédistorsionnent le signal. Ces valeurs complexes  $\Phi(x)$  sont enregistrées dans une table à deux dimensions : l'espace de mémoire des coefficients de correction est arrangé sous forme de matrice, adressable par la composante en phase  $x_I$  pour les colonnes, et par la composante en quadrature  $x_Q$  pour les lignes.

Quand l'égalité (4.2) n'est pas satisfaite, il faut actualiser les valeurs de  $\Phi(x)$ . Avec cet objectif, une partie de la sortie de l'amplificateur est démodulée pour fermer la boucle d'adaptation. Disons qu'on récupère  $z(n) = (z_I(n), z_Q(n))$ , après le convertisseur A/D. Chaque échantillon de  $z$  est comparé avec la référence  $x$  pour actualiser la mémoire :

$$\begin{aligned} e(n) &= x(n) - z(n) \\ \Phi^{n+1}(x) &= \Phi^n(x) + \mu e(n) \end{aligned} \quad (4.3)$$

La valeur  $\mu$  est le gain de l'actualisation. Une valeur grande rend l'actualisation plus rapide, et une valeur petite est bonne du point de vue de la finesse et de la stabilité. En calculant  $\Phi(x)$  de façon itérative chaque fois

que le signal à émettre prend la valeur  $x$ , les valeurs de  $\Phi$  convergent en sorte que l'erreur  $e(n)$  tend vers zéro.

Dès qu'il existe un délai entre le chemin direct et le chemin de retour, il est impératif de pouvoir estimer et compenser ce délai afin de réaliser le calcul de l'erreur à l'instant précis. Ceci est valable pour tout processus d'estimation ou de calcul d'une erreur par rapport à une référence donnée.

### 4.2.2 Prédistorion *Polar* et *Complex Gain*

En faisant une hypothèse de symétrie sur la caractéristique de l'amplificateur, [WD92, FJ94] ont proposé l'algorithme appelé *Polar predistortion* afin de réduire la taille de la table mémoire et donc le temps d'adaptation. En contrepartie, le nombre et la complexité des opérations augmente par rapport à l'algorithme *Mapping*, en raison des conversions entre les formats cartésien et polaire.

On dispose ici de 2 tables unidimensionnelles (1-D), qui gardent les valeurs de correction de gain et phase dont on a besoin pour compenser la non-linéarité de l'amplificateur. Le module du signal d'entrée,  $|x|$  sert d'adresse pour lire les corrections de gain  $K = K(|x|)$ , et phase  $\varphi = \varphi(|x|)$ .

$$y = x \cdot K \cdot e^{j\varphi} \quad (4.4)$$

Puisque cette correction de phase doit s'appliquer sur le signal  $x$  qui est exprimé en notation cartésienne, un étage explicite de rotation de phase pour effectuer le calcul

$$y = K(|x|) \cdot (x_I + jx_Q) \cdot (\cos(\varphi(|x|)) + j \sin(\varphi(|x|))) \quad (4.5)$$

est nécessaire, afin de rendre un signal prédistoré au format cartésien.

L'interprétation d'une table 1-D adressée par le module  $|x|$  consiste à disposer de cercles d'adresse constante, de rayon  $= |x|$ , et de centre  $= 0$ , sur le plan complexe, d'où l'hypothèse de symétrie. Tous les échantillons avec le même module subiront le même gain  $K(|x|)$  et le même décalage en phase  $\varphi(|x|)$  de prédistorion, ce qui réduit la taille de la mémoire et augmente la fréquence d'actualisation de chaque entrée. Dans cet algorithme, l'adaptation se fait séparément pour les gains et les phases, à partir de l'erreur entre le signal à émettre  $x$  et le signal prélevé en sortie de l'amplificateur,  $z$  :

$$\begin{aligned} |e(n)| &= |x(n)| - |z(n)| \\ \angle e(n) &= \angle x(n) - \angle z(n) \end{aligned} \quad (4.6)$$

$$\begin{aligned} K^{n+1}(x) &= K^n(x) + \mu |e(n)| \\ \varphi^{n+1}(x) &= \varphi^n(x) + \mu \angle e(n) \end{aligned} \quad (4.7)$$



La variante de ce schéma polaire permettant de se passer de ces conversions de format afin de réduire le coût de calcul est l'algorithme *Complex Gain*, proposé par [Cav90] et repris par [SFJ96]. Cet algorithme est essentiellement le même du point de vue conceptuel, quoi qu'en pratique il évite les calculs de  $\sin(\cdot)$  et  $\cos(\cdot)$  dans (4.5) par le biais d'une seule table de facteurs de correction, complexes cartésiens, de valeurs :

$$\begin{aligned}\gamma(|x|) &= \gamma_I(|x|) + j\gamma_Q(|x|) = \\ &= K(|x|) (\cos(\varphi(|x|)) + j \sin(\varphi(|x|)))\end{aligned}\quad (4.8)$$

De manière que le signal soit pré-distordu par le moyen d'une seule multiplication complexe :

$$y(n) = x(n) \cdot \gamma(|x(n)|) \quad (4.9)$$

ce qui allège le coût de calcul du module de prédistorsion, au prix d'une transposition de la complexité du côté du processus d'adaptation, engageant des divisions complexes et nécessitant les valeurs passés du signal d'erreur dans l'algorithme original d'*adaptation par sécante* proposé dans [Cav90]. Postérieurement, dans [Cav96], le même auteur propose une technique adaptative alternative pour effectuer le remplissage itératif des tables mémoire contenant les valeurs  $\gamma$ , quelque peu moins complexe, mais faisant toujours intervenir des divisions complexes.

### 4.2.3 Prédistorsion par polynômes

Dans une approche quelque peu différente, car il n'y a plus de tables mémoire LUT engagées, il a été envisagé dans [SSMZ95, BLN00] une méthode de prédistorsion basée sur l'expression explicite de la fonction de prédistorsion à l'aide de deux polynômes : l'un pour l'amplitude et l'autre pour la phase, ainsi :

$$|y| = \alpha_{a,1}|x| + \alpha_{a,2}|x|^2 + \alpha_{a,3}|x|^3 + \dots \quad (4.10)$$

$$\angle y = \angle x - (\alpha_{p,0} + \alpha_{p,1}|x| + \alpha_{p,2}|x|^2 + \dots) \quad (4.11)$$

tout comme une méthode itérative pour l'obtention des coefficients réels des polynômes de prédistorsion  $\vec{\alpha}_a = [\alpha_{a,1}, \alpha_{a,2}, \dots]$  et  $\vec{\alpha}_p = [\alpha_{p,0}, \alpha_{p,1}, \dots]$ . Par exemple pour le calcul de  $\vec{\alpha}_a$ , à partir d'un critère de minimisation de l'erreur quadratique moyen (MSE<sup>3</sup>),  $E\{e_a^2(n)\}$ , entre la référence et le signal prélevé en sortie de l'amplificateur :

$$e_a(n) = |x(n)| - |z(n)| \quad (4.12)$$

---

<sup>3</sup>MSE : Mean Squared Error

l'algorithme du gradient stochastique LMS<sup>4</sup>, s'approche successivement à la valeur  $\vec{\alpha}_a$  en supposant que  $E \{e_a^2(n)\} \approx e_a^2(n)$ , soit :

$$\begin{aligned} \vec{\alpha}_a^{n+1} &= \vec{\alpha}_a^n - \mu \frac{\partial E \{e_a^2(n)\}}{\partial \vec{\alpha}_a^n} = \\ &= \vec{\alpha}_a^n + \mu e_a(n) \vec{x}_a^n \frac{\partial |z(n)|}{\partial |y(n)|} \end{aligned} \quad (4.13)$$

où  $\vec{x}_a^n = [|x(n)|, |x(n)|^2, |x(n)|^3, \dots]$ ,  $\mu$  est le pas de l'adaptation, et le terme  $\frac{\partial |z(n)|}{\partial |y(n)|}$  est la dérivée de la réponse AM-AM de l'amplificateur. Puisque cette réponse n'est pas connue *a priori*, certains auteurs négligent ce terme car il est toujours positif [BLN00] si la réponse AM-AM est toujours croissante.

En tout cas, l'algorithme LMS présente une complexité de l'ordre de  $L$  multiplications et  $L$  additions/soustractions par itération, où  $L$  est le nombre de coefficients à déterminer. À côté, le calcul de  $\vec{x}_a^n$  nécessite aussi  $L$  multiplications. Enfin, la prédistorsion de l'amplitude d'après (4.10) présente une complexité de l'ordre de  $L$  multiplications et  $L$  additions. Sachant que la prédistorsion de phase nécessite aussi d'une adaptation LMS et un calcul polynômial (4.11), l'ordre de complexité total de la prédistorsion plus adaptation est d'environ  $5L$  multiplications et  $4L$  additions/soustractions par échantillon. De plus, si les échantillons  $x$ ,  $y$  et  $z$  se représentent au format cartésien ( $I, Q$ ), il faut ajouter les coûts de conversion de format ( $\times 2$  cartésienne  $\Rightarrow$  polaire,  $\times 1$  polaire  $\Rightarrow$  cartésienne).

#### 4.2.4 Réflexions à propos des algorithmes de prédistorsion

En pratique, ce type d'algorithmes où chaque échantillon à émettre sert de référence pour l'adaptation, présente l'inconvénient, si on veut respecter la contrainte de vitesse de transmission, de devoir accomplir la prédistorsion (nécessitant un temps de calcul ou de procès  $T_{DPD}$ ) et l'adaptation (nécessitant un temps  $T_{adapt}$ ) dans un intervalle temps inférieur à la période d'échantillonnage ( $T_{sample}$ ) :

$$T_{DPD} + T_{adapt} < T_{sample} \quad (4.14)$$

si les actions de prédistorsion et d'adaptation s'effectuent séquentiellement. Si on considère une réalisation avec parallélisme, on peut relâcher les contraintes :

$$\max(T_{DPD}, T_{adapt}) < T_{sample} \quad (4.15)$$

---

<sup>4</sup>LMS : *Least Mean Squares*

Algorithme	$T_{DPD}$	$T_{adapt}$	Conversion format	Complexité globale
<i>Mapping</i>	2ADD/SUB	4ADD/SUB 2MULT		+
<i>Polar</i>	2ADD/SUB, 6MULT, 2 sin / cos	4ADD/SUB, 2MULT	2× Rect ⇒ Pol	++
<i>Complex Gain</i>	2ADD/SUB, 4MULT	10ADD/SUB, 8MULT, 1DIV COMPLX.		++++
<i>Polynomial</i>	2LADD/SUB, 3LMULT	2LADD/SUB, 2LMULT	2× Rect ⇒ Pol, 1× Pol ⇒ Rect	++(+)

TAB. 4.1: Coût de calcul des algorithmes classiques de prédistorsion numérique en bande de base

Nous avons vu par exemple dans l'algorithme *Complex Gain* comment la transformation de prédistorsion pouvait se faire au moyen d'un produit complexe au format cartésien, d'où il en résulte un  $T_{DPD}$  équivalent à la réalisation d'une multiplication complexe. Cette opération est relativement facile à implémenter et peu coûteuse du point de vue matériel, au contraire des rotations de phase du cas polaire, ou encore l'évaluation de polynômes du dernier exemple. On développe cette idée dans le tableau 4.1, où ils sont montrés les bilans de complexité en termes computationnels pour les algorithmes précédents. Notons que l'algorithme *Mapping* présente le coût global de prédistorsion et d'adaptation le plus réduit parmi les algorithmes étudiés, et que l'algorithme *Complex Gain* présente un gros déséquilibre entre les coûts de prédistorsion et d'adaptation. Dans ce cas, d'après (4.14) ou (4.15),  $T_{adapt}$  prédomine sur  $T_{sample}$ .

Un autre possible critère de choix parmi ces différents algorithmes pourrait être celui de la vitesse de convergence. Nous avons étudié le cas d'un émetteur OFDM, pour lequel l'EVM et l'ACPR sont calculés à chaque symbole OFDM émis. Les résultats sont montrés dans les figures 4.4 et 4.5. On constate que les algorithmes *Complex Gain* et *polynomial* convergent rapidement, tandis que l'algorithme *Mapping* converge beaucoup plus lentement, du fait de la taille de la mémoire (2-D) et du caractère additif de l'actualisation des coefficients de prédistorsion stockés dans cette mémoire. En pratique, tant que les dérives dans la caractéristique de l'amplificateur sont lentes, par rapport à la vitesse de convergence, ceci n'est pas un handicap, et le suivi de ces variations pourra être effectué en douceur.

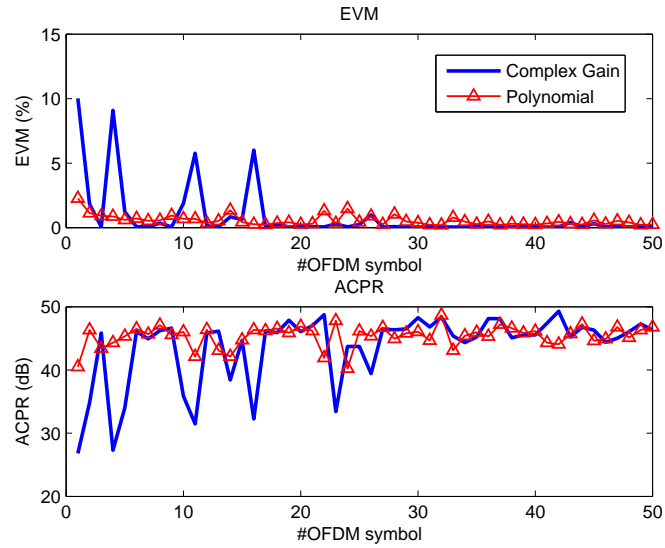


FIG. 4.4: Convergence des algorithmes *Complex Gain* et *polynomial* avec adaptation *LMS*, sous un signal *OFDM*

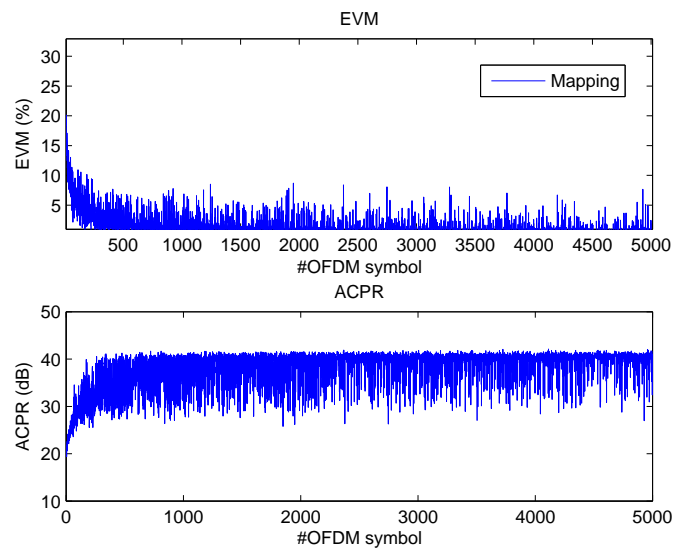


FIG. 4.5: Convergence de l'algorithme *Mapping* sur un signal *OFDM*

### 4.3 Algorithmes avec adaptation par apprentissage indirect

Toujours dans un paradigme d'adaptation échantillon à échantillon, il a été plus récemment proposé une architecture alternative à celle de la prédistorsion avec adaptation directe. Cette nouvelle architecture, appelée *prédistorsion d'après adaptation de la postdistorsion*, ou bien *prédistorsion avec apprentissage indirect*, correspond au schéma de la figure 4.6. La boucle ne se ferme pas entre  $x$  et  $z$ , mais entre  $y$  et  $z$ , et l'apprentissage indirect fournit une solution élégante au problème de l'inversion de la caractéristique de l'amplificateur, en calculant directement  $f_{PD}$  sans passer par un calcul préalable de  $g_{PA}$ .

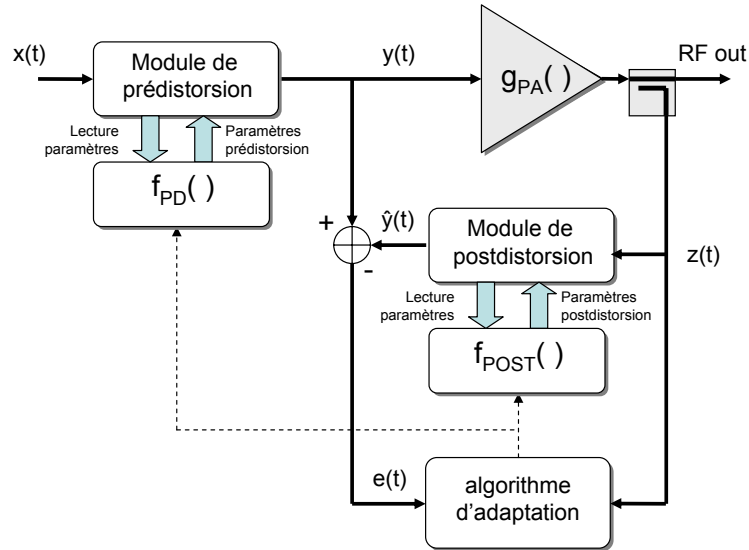


FIG. 4.6: Architecture de prédistorsion avec apprentissage indirect ou postdistorsion

Par rapport à la figure 4.6, admettons que  $f_{PD} = f_{POST}$ . A partir de cette hypothèse, quand l'erreur entre  $y$  et  $\hat{y}$  converge vers zéro, il s'en suit que  $y = \hat{y}$ , et donc que  $f_{PD}(x) = f_{POST}(z)$  et, logiquement,  $x = z$  : le but de la linéarisation est atteint. En d'autres termes,  $f_{PD}$  est une copie de  $f_{POST}$ , et le fait de minimiser l'erreur entre  $y$  et  $\hat{y}$  produit un comportement linéaire de l'ensemble  $f_{PD}$  plus amplificateur.

L'avantage est que si la fonction  $f_{POST}$  est décrite sous une forme paramétrique et linéaire vis-à-vis de ses paramètres (forme polynomiale, par exemple), la minimisation du critère MSE entre  $y$  et  $\hat{y}$  fournit une solution directe pour ces paramètres, à partir de solutions itératives du type LMS ou RLS<sup>5</sup>, tel qu'il est décrit dans [IEG97] ou [MJB03].

<sup>5</sup>RLS : *Recursive Least Squares*

Reportons-nous à la figure 4.6 pour expliquer le fonctionnement de l'adaptation dans ce cas RLS. Admettons que le module de prédistorsion effectue l'opération polynomiale complexe décrite dans (4.16) sur chaque échantillon  $x(n)$  à émettre :

$$\begin{aligned} y(n) &= \sum_{i=0}^P w_i x(n) |x(n)|^{2i} = \\ &= w_0 x(n) + w_1 x(n) |x(n)|^2 + w_2 x(n) |x(n)|^4 + \dots \end{aligned} \quad (4.16)$$

où  $\vec{w} = [w_0, w_1, \dots, w_p]$  est le vecteur de coefficients qui correspond aux fonctions polynomiales  $f_{PD}$  et  $f_{POST}$ . Bien entendu,  $w_i \in \mathbb{C}$ . Le problème d'identification à résoudre par l'algorithme d'adaptation est celui de l'estimation des coefficients,  $\vec{w}$ , de  $f_{PD}$ . En pratique, l'application de l'algorithme RLS pour ce faire se résume ainsi :

$$\vec{z}(n) = \begin{bmatrix} z(n) \\ z(n)|z(n)|^2 \\ z(n)|z(n)|^4 \\ \vdots \\ z(n)|z(n)|^{2P} \end{bmatrix} \quad \vec{w}_n = \begin{bmatrix} w_{n,0} \\ w_{n,1} \\ w_{n,2} \\ \vdots \\ w_{n,p} \end{bmatrix}$$

$$e(n) = y(n) - \hat{y}(n) = y(n) - \vec{w}_{n-1}^T \vec{z}(n) \quad (4.17)$$

$$\vec{g}(n) = \frac{\mathbf{P}(n-1) \vec{z}(n)}{\lambda + \vec{z}^T(n) \mathbf{P}(n-1) \vec{z}(n)}$$

$$\mathbf{P}(n) = \lambda^{-1} [\mathbf{P}(n-1) - \vec{g}(n) \vec{z}^H(n) \mathbf{P}(n-1)]$$

$$\vec{w}_n = \vec{w}_{n-1} + e(n) \vec{g}^*(n)$$

$\lambda$  est un facteur de mémoire, et  $\mathbf{P}(n)$  est une matrice d'ordre  $(P+1) \times (P+1)$ , qui est initialisé à une certaine valeur  $\mathbf{P}(0) = \delta^{-1} \mathbf{I}$  au début des itérations.  $\mathbf{I}$  est la matrice identité d'ordre  $(P+1) \times (P+1)$ . Les super index  $T, H$  et  $*$  font référence aux opérations de transposition, transposition conjuguée, et conjugaison, respectivement.

La complexité de l'algorithme d'adaptation RLS est de l'ordre  $L^2$  opérations par échantillon, avec  $L$  le nombre de coefficients à estimer ( $L = P+1$  dans ce cas). A contrario, nous avons vu comment l'algorithme LMS implique une complexité de l'ordre  $L$  opérations par échantillon. Par rapport à la complexité de l'adaptation, le coût de calcul, et donc la vitesse de transmission, l'algorithme LMS est plus avantageux que le RLS.

En revanche, la convergence est beaucoup plus rapide avec RLS. Puisque les non linéarités d'ordre élevé à estimer prennent des valeurs très faibles, le LMS, et en général les algorithmes basés sur le gradient, résultent en une convergence lente, voire très lente quand les coefficients à estimer prennent des valeurs complexes<sup>6</sup>. Pour illustrer ceci, nous avons repris le cas de l'émetteur OFDM des exemples précédents, pour lequel nous avons aussi calculé l'EVM et l'ACPR à chaque symbole OFDM émis, avec adaptation RLS échantillon à échantillon. Les résultats, dans la figure 4.7, montrent comment l'algorithme RLS converge au bout de deux symboles OFDM, dépassant largement les performances en vitesse de convergence des exemples précédents.

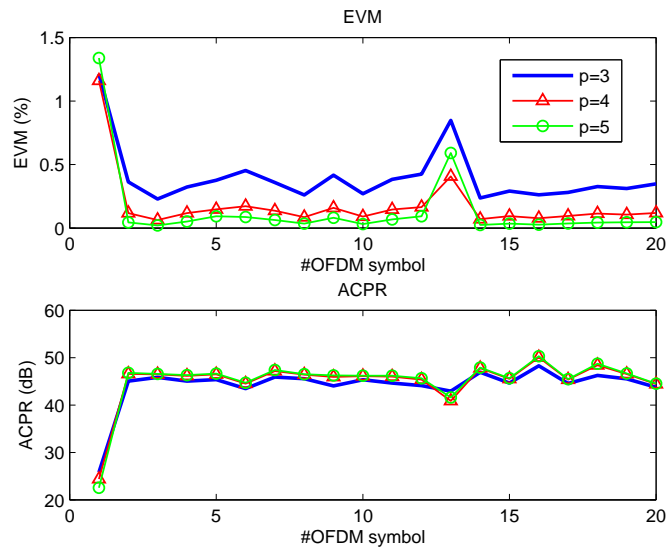


FIG. 4.7: Convergence de l'algorithme RLS sous un signal OFDM, avec apprentissage indirect, pour différentes valeurs de  $P$

Les figures 4.7 et 4.4 nous montrent aussi qu'il n'y a pas d'algorithme qui soit *meilleur* que l'autre, dans le sens où tous arrivent à des niveaux comparables d'ACPR ou d'EVM. Seul le dimensionnement des algorithmes, en termes de taille de mémoire (LUT) ou l'ordre des polynômes, déterminera la qualité de l'estimation, car, en fait, tous ces algorithmes sont censés converger vers la condition  $e = 0$  ! Plus précisément, la figure 4.7 dévoile le fait que, en augmentant la complexité de l'estimation, dans ce cas en augmentant l'ordre du polynôme ( $P$ ), les performances peuvent éventuellement s'améliorer : à mesure que  $P$  augmente, l'estimation de  $f_{PD}$  est plus précise. En revanche, ceci fait augmenter la complexité du module de prédistorsion et les temps de convergence, notamment dans le cas LMS. C'est pareil pour

<sup>6</sup> dans l'exemple *Polynomial* de la figure 4.4, à la page 95, la convergence était spécialement rapide car les coefficients à déterminer étaient des nombres réels et, en plus, on avait utilisé  $\frac{\partial |z(n)|}{\partial |y(n)|}$  après une estimation préalable de la caractéristique AM-AM

les algorithmes utilisant des LUT, comme le *Complex Gain*, quand on augmente la taille des tableaux mémoire : la finesse augmente, mais aussi le temps de convergence, s'il faut parcourir à plusieurs reprises chaque entrée dans la LUT avant d'atteindre sa bonne valeur.

## 4.4 Adaptation différée

Nous avons traité jusqu'à ici les aspects de prédistorsion et d'adaptation, sous une perspective d'adaptation échantillon à échantillon. Nous avons mis en avant le fait que l'opération de prédistorsion en soi est relativement simple, et en fin de compte assez indépendante de la stratégie d'adaptation sous-jacente. On a vu que le fait d'utiliser des algorithmes relativement complexes, du type RLS, pour effectuer l'adaptation permet augmenter la vitesse de convergence de l'estimation de  $f_{PD}$ . Ceci impose des contraintes sévères au niveau matériel, si le processus d'adaptation, dont le poids sur la complexité computationnelle est dominant, doit s'effectuer dans un temps inférieur à la période d'échantillonnage. La figure 4.8 illustre graphiquement les principaux compromis qui s'établissent entre :

- la largeur de bande en émission,
- la complexité ou charge computationnelle, et
- la finesse ou vitesse de convergence

*Mapping*, par exemple, permet l'obtention de largeurs de bande élevées avec une puissance de calcul minimale. En revanche, la vitesse de convergence s'avère extrêmement lente. L'utilisation de schémas de postdistorsion avec adaptation RLS offre une vitesse de convergence rapide, au prix d'un coût de calcul très élevé, ce qui pénalise en terme de largeur de bande en émission. Dans les approches *Complex Gain*, *Polar* ou *polynomial*, l'incrément de complexité de l'adaptation favorisera les performances de linéarisation, mais ralentira la vitesse de convergence et pénalisera l'obtention de largeurs de bande élevées dans le cas *polynomial*.

Par ailleurs, en pratique, les systèmes d'acquisition de données à haute vitesse qui seraient nécessaires dans un cas d'application large bande, pour l'échantillonnage et l'enregistrement des données  $z(t)$ , travaillent typiquement par ensembles ou lots d'échantillons, et non échantillon à échantillon. Ceci peut s'expliquer si nous pensons au cas d'un microprocesseur qui devrait acquiescer une interruption à chaque requête en provenance du système d'acquisition signalant l'arrivée d'un nouvel échantillon. Imaginons que le service de ces interruptions consiste à placer dans une queue l'échantillon en provenance du système d'acquisition afin d'être traité par le processus d'adaptation ensuite. Au fur et à mesure que les interruptions sont de plus en plus récurrentes, les latences qui se produisent à chaque changement de contexte



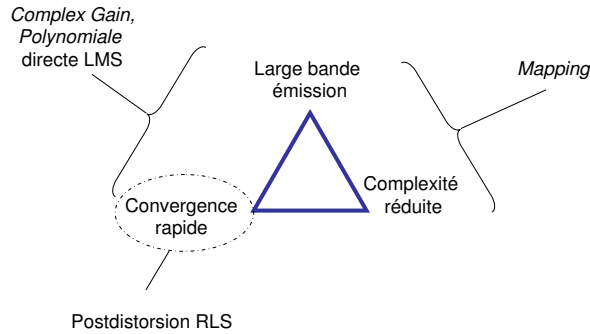


FIG. 4.8: *Compromis et concessions pour les différents algorithmes de prédistorsion étudiés*

de l'application sont de plus en plus prédominantes, ce qui pénalise les capacités d'exécution du système. Pour cette raison, les systèmes numériques de traitement du signal incorporent des moyens pour capturer les données par ensembles ou lots, pour être traités ultérieurement, sans pénaliser l'exécution en cours.

Dans les applications que nous considérons, large bande, tous ces facteurs s'opposent à l'application de politiques d'adaptation basées sur le paradigme du traitement échantillon à échantillon qu'on a vu précédemment. Considérons alors une approche alternative afin de ne pas être limité en vitesse de transmission par la complexité des calculs de l'adaptation.

En plus, puisque les dérives de l'amplificateur sont lentes, ce n'est pas la peine d'être pressé pour calculer l'adaptation, et on peut considérer deux échelles de temps différentes dans le système. Pour le module de prédistorsion, le débit de données fixe toujours la contrainte de devoir fournir l'échantillon predistordu avant de transmettre un nouvel échantillon :

$$T_{DPD} < T_{sample} \quad (4.18)$$

Mais pour l'adaptation, il suffira que le suivi de la caractéristique (actualisation de la fonction de prédistorsion  $f_{PD}$ ) se fasse à une vitesse beaucoup moindre, au rythme des dérives de l'amplificateur :

$$T_{adapt} < T_{derives} \quad (4.19)$$

Ainsi, on pourra assumer le fait de compliquer en quelque sorte l'adaptation pour rendre le module de prédistorsion le plus simple possible (comme dans le *Complex Gain*) et donc plus rapide. Par le même raisonnement, ce ne sera pas la peine de considérer *tous* les échantillons émis pour adapter. En conséquence, le processus d'adaptation, au contraire du processus de prédistorsion qui, forcément, doit se réaliser échantillon-à-échantillon, peut se réaliser en différé, à partir d'ensembles ou lots d'échantillons de  $z$  et

$x$  ou  $y$ . En appliquant ces principes, on ne parlera plus d'algorithme de prédistorsion, mais d'architectures comprenant un module de prédistorsion, un algorithme d'adaptation, et une fonction de prédistorsion qui s'adapte (s'actualise) lentement par rapport au débit de données, d'après un schéma comme celui de la figure 4.2, dans la page 88.

#### 4.4.1 Estimation de l'Amplificateur, puis inversion

Cette famille d'approches, tel que son nom fait penser, agissent en deux temps successifs. Dans un premier temps, la caractéristique entrée/sortie de l'amplificateur,  $\hat{g}_{PA}$ , est estimée à partir d'observations de  $y$  et  $z$ , les données en sortie du module de prédistorsion et en sortie de l'amplificateur, respectivement. Dans un deuxième temps, en différé, l'inverse de ce modèle, qui se correspond à la fonction de prédistorsion recherchée, est déduit.

Ainsi, [HH00], propose une méthodologie très intuitive basée sur le remplissage d'une table LUT de gains complexes à partir de la connaissance des couples  $(z, y)$ , correspondant au passage du signal par l'amplificateur. Le fonctionnement de la procédure est esquissé dans la figure 4.9. Dans un premier temps, les couples  $|y| \Leftrightarrow |z|$  et  $|y| \Leftrightarrow \angle z - \angle y$  sont ordonnés dans des tableaux (en haut dans la figure). A ce stade, on dispose de  $\hat{g}_{PA}$ .

Ensuite, en bas dans la figure, pour chaque amplitude possible de  $|x|$  à émettre, on effectue une recherche de l'entrée dans le tableau  $|z|$  correspondant au niveau d'amplitude désiré en sortie pour ce  $|x|$  :  $G_{PD} \cdot |x|$ . Cette entrée dans  $|z|$  correspond univoquement avec une valeur  $|y|$  et un certain déphasage  $\angle z - \angle y$ . Finalement, l'entrée du tableau LUT de gains complexes correspondant à la valeur  $|x|$  est remplie avec la valeur  $\gamma$  telle que  $g_{PA}(x \cdot \gamma(|x|)) = G_{PD} \cdot x$ , qui vaut, justement :

$$\gamma(|x|) = \frac{|y|}{|x|} e^{-j(\angle z - \angle y)} \quad (4.20)$$

Dans une approche bien différente, esquissée dans la figure 4.10, [JVJ99] reprend sa propre approche pour estimer  $f_{PD}$  sous forme polynomiale via l'algorithme LMS (cf. page 92). La particularité ici réside en ce que, au lieu d'utiliser les données  $x$  et  $z$  en temps réel pour estimer  $f_{PD}$ , un modèle polynomiale de l'amplificateur est d'abord déduit à partir d'ensembles de couples  $(y, z)$  en utilisant l'algorithme RLS. Ensuite, il déduit  $f_{PD}$ , sous forme polynomiale et en différé bien entendu, en appliquant des données de synthèse au modèle d'amplificateur juste déduit, échantillon-à-échantillon, via LMS ou même RLS, puisque les contraintes d'exécution dans une période d'échantillonnage ne se posent plus.

On constate dans ces approches la complexité accrue par rapport aux algorithmes de prédistorsion échantillon-à-échantillon, mais sans pour autant pénaliser la prédistorsion en elle-même, car le module de prédistorsion reste à l'écart de l'avancement et de la complexité du processus d'adaptation.

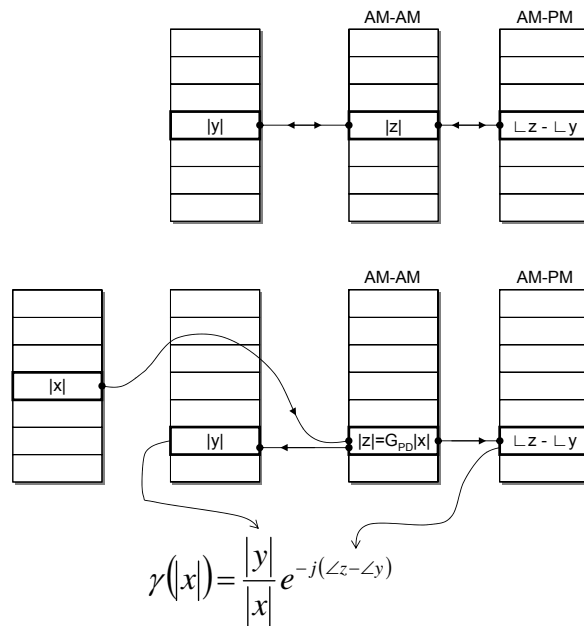


FIG. 4.9: Méthodologie de base pour le remplissage d'une table LUT de gains complexes pour  $f_{PD}$  à partir de  $g_{PA}$ , selon [HH00]

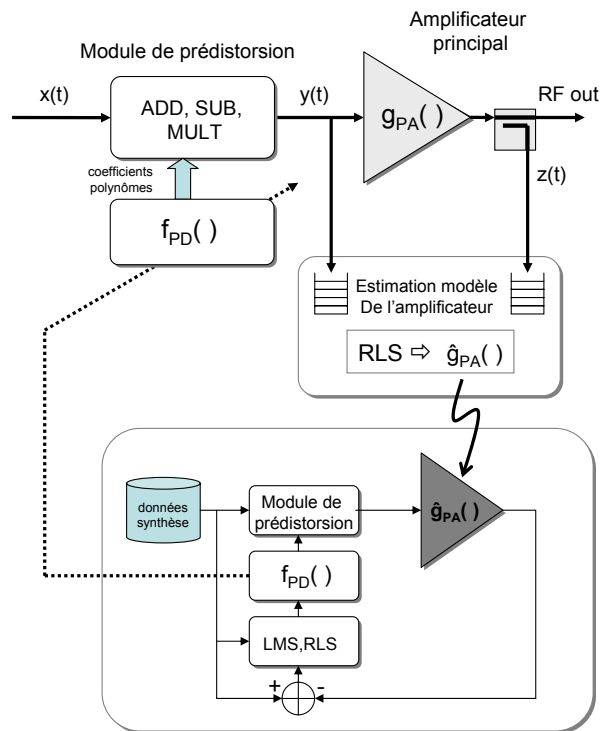


FIG. 4.10: Estimation différée de  $f_{PD}$  à partir du modèle de l'amplificateur et des données de synthèse, proposé par [JVJ99]

#### 4.4.2 Estimation différée par apprentissage indirect de $f_{PD}$ : Moindres carrés

Pour l'estimation directe de  $f_{PD}$ , sans passage par  $\hat{g}_{PA}$ , on peut utiliser une philosophie de postdistorsion et apprentissage indirect. En général, cette approche est préférée à celle de l'estimation puis inversion en raison des problématiques liées à l'inversion de la caractéristique de l'amplificateur quand on prend en compte leurs effets mémoire. Même si cette section ne traite pas explicitement sur la compensation des effets mémoire, la méthodologie qui suit pourra être appliquée dans un tel cas, et est d'ailleurs largement répandue.

En général, il existe un grand nombre d'algorithmes du type moindres carrés pour l'estimation de coefficients de modèles dont les coefficients se combinent de manière linéaire avec des signaux non-linéaires. Ceci est tout à fait le cas des modèles polynomiaux des amplificateurs (équation 2.46), ou celui des fonctions de prédistorsion exprimées sous forme polynomiale complexe (équation 4.16).

Bien que les algorithmes récursifs type LMS ou RLS qu'on a discutés précédemment puissent être appropriés pour effectuer une estimation différée de l'amplificateur, ils ne conviennent pas, de par leur nature récursive, à l'estimation différée de  $f_{PD}$  par apprentissage indirect. En effet, de tels algorithmes récursifs nécessiteraient, à chaque itération, un nouveau couple de données  $y$  et  $z$  ayant subi l'effet du passage par le module de prédistorsion avec la  $f_{PD}$  de l'itération précédente. Or, si l'adaptation se produit en différé, par lots de données, tous les couples  $y$  et  $z$  sont associés à une même transformation  $f_{PD}$  du passé, celle qui s'appliquait au moment de capturer ces données. Ceci empêche traiter les couples  $y$  et  $z$  une-à-une, itérativement, et un traitement par lot de données est utilisé.

Pour ce faire, rapportons-nous à l'estimation de  $f_{PD}$  d'après le schéma de la figure 4.6 et l'équation 4.16. La formulation du problème de l'estimation indirecte des  $P + 1$  coefficients complexes de  $f_{PD}$ , exprimée par rapport au module de postdistorsion et l'ensemble de  $N$  couples  $y$  et  $z$  disponibles, peut se faire ainsi :

$$\vec{\hat{y}} = \mathbf{Z}\vec{w} \quad (4.21)$$

avec :

$$\vec{\hat{y}} = \begin{bmatrix} \hat{y}(1) \\ \hat{y}(2) \\ \hat{y}(3) \\ \vdots \\ \hat{y}(i) \\ \vdots \\ \hat{y}(N) \end{bmatrix} \quad \vec{w} = \begin{bmatrix} w_0 \\ w_1 \\ w_2 \\ \vdots \\ w_P \end{bmatrix} \quad (4.22)$$

$$\mathbf{Z} = \begin{bmatrix} z(1) & z(1)|z(1)|^2 & \dots & z(1)|z(1)|^{2P} \\ z(2) & z(2)|z(2)|^2 & \dots & z(2)|z(2)|^{2P} \\ z(3) & z(3)|z(3)|^2 & \dots & z(3)|z(3)|^{2P} \\ \vdots & \vdots & \ddots & \vdots \\ z(i) & z(i)|z(i)|^2 & \dots & z(i)|z(i)|^{2P} \\ \vdots & \vdots & \ddots & \vdots \\ z(N) & z(N)|z(N)|^2 & \dots & z(N)|z(N)|^{2P} \end{bmatrix}$$

où chaque ligne dans l'équation 4.21 correspond à une sorte de prédiction de l'entrée  $y(i)$  de l'amplificateur,  $\hat{y}(i)$ , à partir de sa sortie associée  $z(i)$  et des coefficients  $\vec{w}$  à déterminer, après passage par le module de postdistorsion :

$$\hat{y}(i) = w_0 z(i) + w_1 z(i)|z(i)|^2 + \dots + w_P z(i)|z(i)|^{2P} \quad (4.23)$$

L'erreur de cette estimation ou prédiction s'exprime comme :

$$e(i) = y(i) - \hat{y}(i) \quad (4.24)$$

ou, alternativement, en notation vectorielle sur un ensemble de  $N$  échantillons,

$$\vec{e} = \vec{y} - \vec{\hat{y}} \quad (4.25)$$

Ce qui permet d'écrire la solution LS<sup>7</sup> pour les coefficients à déterminer qui minimise l'erreur quadratique comme :

$$\vec{w} = (\mathbf{Z}^H \mathbf{Z})^{-1} \mathbf{Z}^H \vec{y} \quad (4.26)$$

La méthode LS est un outil très puissant et précis pour dériver la fonction de prédistorsion à partir de lots de données. Par ailleurs, un peu plus loin on verra comment il est possible d'appliquer ces mêmes raisonnements pour déduire  $f_{PD}$  lorsque l'on considère les effets mémoire de l'amplificateur. La complexité en termes de puissance de calcul est de l'ordre de  $(P+1)^2$  opérations par échantillon, tout comme le cas RLS.

<sup>7</sup>LS : *Least Squares*

## 4.5 Compensation des Effets Mémoire

Les effets mémoire peuvent dégrader les performances de l'émetteur tout comme la seule non-linéarité de l'amplificateur. Logiquement, les performances des systèmes de prédistorsion ne les prenant pas en compte peuvent se voir réduites, voire annulées au fur et à mesure que les effets mémoire deviennent prépondérants dans le comportement de l'amplificateur, ce qui arrive dans les cas haute puissance, large bande [KMK02]. En général les effets mémoire sont difficiles à manipuler et à compenser parce qu'ils sont provoqués par une multiplicité de facteurs, et se révèlent à différentes échelles de temps (cf. section 2.4.1 à la page 42).

Il est clair que si l'amplificateur est non-linéaire et avec mémoire, son inverse (la fonction de prédistorsion recherchée) sera elle aussi non-linéaire avec mémoire. A partir de ce constat trivial, un grand nombre de recherches, la plupart d'ailleurs, dans le domaine, se basent sur le raisonnement suivant : "si j'arrive à obtenir un bon modèle de l'amplificateur, je me débrouillerai pour trouver la fonction inverse (de prédistorsion) qui va bien avec, et qui forcément, ressemblera plus ou moins au modèle de l'amplificateur". Cette approche est connue comme *prédistorsion basée sur le modèle*, et est typiquement menée avec un schéma d'apprentissage indirect/postdistorsion à partir du modèle de Volterra, ou de ses simplifications<sup>8</sup>.

Plus précisément, cette approche permet la prédistorsion en bande de base, avec compensation des effets mémoire, à partir de l'identification d'un modèle complexe équivalent en bande de base de l'amplificateur  $\hat{g}_{PA}$  (voir figure 4.11). Cette identification est calculée à partir des données, discrètes et en bande de base, en entrée et sortie de l'amplificateur. Ceci donne une idée de l'allure ou structure de  $f_{PD}$ , car  $f_{PD} = \hat{g}_{PA}^{-1}$ . Ensuite, les paramètres de  $f_{PD}$  peuvent être déduits.

La *prédistorsion basée sur le modèle* s'avère extrêmement efficace, tel que démontré à plusieurs reprises dans la littérature. D'ailleurs, nos travaux en ce qui concerne la compensation des effets mémoire sont basés sur cette approche. Cependant, elle peut amener à des confusions ou ne pas répondre directement au problème de la linéarité et de la mise en œuvre de méthodes de prédistorsion. Eclaircissons ce point, qui ne se veut pas polémique mais critique.

Premièrement, le fait d'attaquer le problème de la linéarisation par le biais de trouver d'abord un bon modèle de l'amplificateur présente le risque d'éloigner la discussion de l'objectif principal, qui est la linéarisation. Des modèles d'amplificateur de plus en plus complexes et précis ont été proposés, à partir de mesures soignées dans un environnement très maîtrisé de laboratoire, avec des excitations (signaux) très concrets, utilisant des instruments

---

<sup>8</sup>modèles de Hammerstein, Wiener, *memory polynomial*, ...; dont on a parlé dans la section 2.4.2 à la page 44

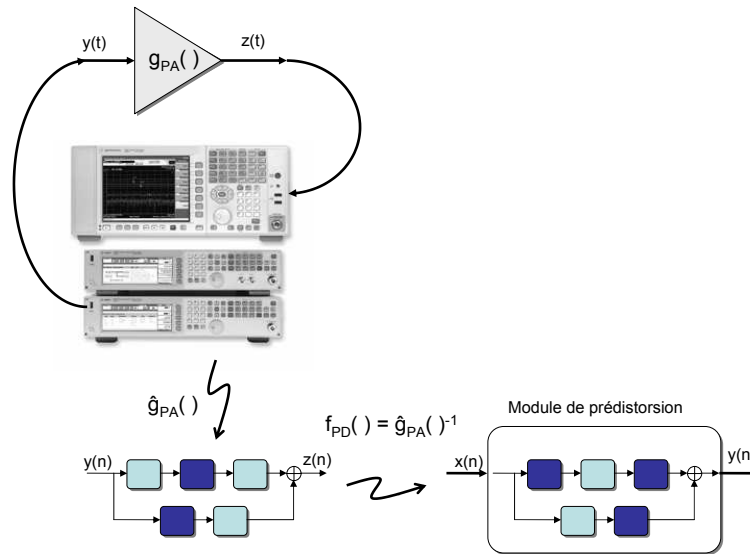


FIG. 4.11: Prédistorsion basée sur le modèle. L'identification d'un modèle complexe équivalent en bande de base de l'amplificateur  $\hat{g}_{PA}$ , donne une idée de l'allure de  $f_{PD}$

extrêmement fins pour capter le moindre effet mémoire du système. Or, bien que ces recherches soient extrêmement importantes pour la compréhension des mécanismes à l'origine des effets mémoire [KK03a, BG03, JSME03] et servent, certes, à donner de précieux indices à la conception de méthodes de prédistorsion, il n'en est pas moins vrai que les modèles sont taillés sur mesure selon type de signal, et rarement confrontés avec d'autres excitations. De plus, l'extrême finesse de ces modèles, est-elle tellement nécessaire, vu le prix en complexité qui vient avec ? Dans un cas réel de prédistorsion, à différence du cas laboratoire, la boucle de retour sera limitée en termes de bruit au moins par les convertisseurs A/D, les atténuateurs et les imperfections du démodulateur (laissons à part le bruit de quantisation des calculs numériques de l'algorithme d'adaptation), et dans ce cas de figure, les effets mémoire plus subtils resteront cachés par le bruit. Ne l'oublions pas : le but est de linéariser, de respecter les seuils de qualité du signal imposés par les standards. De ce point de vue, inutile de raffiner un modèle d'amplificateur pour améliorer de quelques dB la modélisation d'effets qui se manifestent plusieurs décades en puissance en dessous du signal.

Le deuxième point à propos duquel il faut considérer avec prudence certains travaux, rapportant des résultats sur la prédistorsion, est le manque de résultats expérimentaux, le travail étant effectué dans un environnement de simulation seulement. En effet ce type de travaux rarement répondent à la question de la faisabilité des approches proposées, et ce qui plus est, peuvent piéger le lecteur en supposant *ad hoc* un modèle d'amplificateur pour ensuite définir une fonction de prédistorsion qui va (très) bien avec,

logiquement ! Par exemple : supposer que l'amplificateur peut être modélisé avec un modèle de Wiener pour ensuite trouver une fonction de prédistorsion du type modèle de Hammerstein qui se correspond exactement avec l'inverse du modèle d'amplificateur [KCY99, DZM<sup>+</sup>04]. Précisons bien que ce sont des travaux à regarder avec prudence et esprit critique. En effet, le modèle d'amplificateur peut être tout à fait bien adapté à la réalité, et la méthode de prédistorsion marcher très bien en pratique.

#### 4.5.1 Mécaniques généraux d'obtention de $f_{PD}$

Les solutions au problème de la déduction de la fonction  $f_{PD}$  dans les cas avec mémoire s'appuient, en première instance, sur les modèles d'amplificateur décrits dans la section 2.4.2 permettant l'établissement de l'allure convenable pour  $f_{PD}$ , du type filtre non linéaire, tout à fait similaire aux structures décrites par les équations (2.51), ou (2.56), ou (2.58), etc, (Figure 4.12).

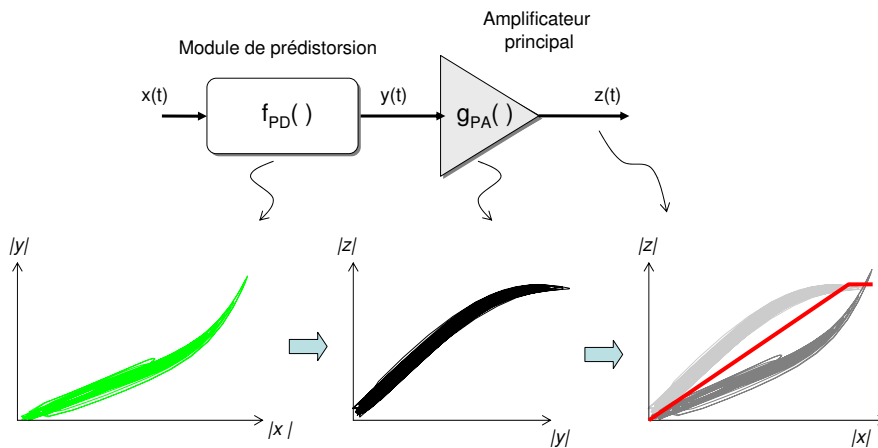


FIG. 4.12: Principe de fonctionnement de la compensation des effets mémoire au moyen de filtres non linéaires

Ensuite, l'identification proprement dite de  $f_{PD}$  se réduit à l'identification de ses paramètres, et s'appuie sur des algorithmes connus du type LMS, RLS, LS ou encore d'autres plus élaborés. Comme pour le cas sans mémoire, cette identification peut être menée à partir d'une estimation préalable de l'amplificateur, puis inversion ; ou par apprentissage indirect/postdistorsion, sans avoir à déduire explicitement le modèle de l'amplificateur.

Certains auteurs proposent des algorithmes d'estimation basés sur un paradigme d'adaptation échantillon-à-échantillon (Volterra via LMS dans [EP95], ou Volterra via RLS dans [EP97, ZB01]). Déjà dans le cas sans mémoire on avait discuté combien la complexité d'un tel paradigme était contraignante vis-à-vis de l'application aux systèmes large bande. Alors,



pour le cas avec mémoire, où le nombre de paramètres à estimer peut devenir considérablement plus élevé, cette possibilité n'est pas du tout pratique ni envisageable.

Dans la suite, nous resterons pragmatiques, et nous nous focaliserons sur des mécanismes basées sur l'adaptation différée, qui est plus convenable du point de vue pratique, si on considère l'état de l'art des systèmes de traitement numérique sous-jacents.

### Estimation de l'Amplificateur, puis inversion

On parle ici d'une approche en deux temps. Dans un premier temps, les paramètres de l'amplificateur non linéaire et avec mémoire sont identifiés. Pour ce faire, il faut supposer que l'amplificateur est convenablement décrit par un certain modèle, typiquement appartenant à la famille des modèles dérivés de Volterra. Ensuite, dans un deuxième temps, la fonction non linéaire avec mémoire  $f_{PD}$  est déduite à partir de l'estimation préalable.

La technique d'indentification de systèmes non linéaires avec mémoire utilisant des séries de Volterra tronquées, connue sous le nom de *l'inverse d'ordre  $p$* <sup>9</sup>, a été reprise par [FJZP01, TCW01] pour des applications de linéarisation par prédistorsion. Dans son principe, cette méthode propose de cascader en série un système de Volterra ( $f_{PD}$ ) avec le système de Volterra à linéariser ( $g_{PA}$ ), assurant que les noyaux jusqu'à l'ordre  $p$  du système global résultant valent zéro. En revanche, des noyaux d'ordre plus élevé que  $p$  peuvent apparaître, même s'ils étaient nuls dans le modèle d'amplificateur du départ. Il est à remarquer la complexité de cette approche, déjà parce qu'il faut supposer la connaissance d'un modèle de Volterra de l'amplificateur. De plus, la fonction de prédistorsion qui en résulte, avec une structure de Volterra, présente l'inconvénient du coût computationnel élevé, ce qui la rend peu pratique pour l'implémentation dans des applications large bande.

Dans le but de réduire la complexité de la prédistorsion et de l'estimation, dans [JK01], un modèle d'amplificateur du type *memory polynomials* comme celui de l'équation (2.55), avec un seul terme de retard, est obtenu dans un premier temps. Ainsi, le modèle de l'amplificateur répond à la formulation suivante, où les termes  $\beta(\ )$  désignent une fonction non linéaire :

$$z(n) = \beta_0(|y(n)|)y(n) + \beta_1(|y(n-1)|)y(n-1) \quad (4.27)$$

Dans un deuxième temps, puisque d'après (4.27) l'entrée de l'amplificateur peut s'exprimer en termes de l'entrée précédente,  $y(n-1)$ , et la sortie,  $z(n)$  :

$$y(n) = \frac{1}{\beta_0(|y(n)|)} (z(n) - \beta_1(|y(n-1)|)y(n-1)) \quad (4.28)$$

---

<sup>9</sup>en anglais, *p-th order inverse*

et que la fonction de prédistorsion doit imposer que la sortie de l'amplificateur soit égale au signal à émettre,  $z(n) = x(n)$ , alors  $f_{PD}$  est tout simplement :

$$y(n) = \frac{1}{\beta_0(|y(n)|)} (x(n) - \beta_1(|y(n-1)|)y(n-1)) \quad (4.29)$$

Pour résoudre le problème lié à ce que  $y(n)$  dépend de  $|y(n)|$ , les auteurs proposent approximer itérativement la valeur souhaitée pour  $y(n)$  en partant plutôt de  $\beta_0(|x(n)|)$  pour une première approximation de (4.29). Le résultat  $\tilde{y}(n)$  obtenu est utilisé pour évaluer  $\beta_0(|\tilde{y}(n)|)$  dans (4.29), ce qui rend une deuxième approximation  $\tilde{\tilde{y}}(n)$ , et ainsi successivement.

Bien qu'on avait rejeté les algorithmes d'adaptation échantillon-à-échantillon à cause de leur complexité si cette adaptation doit se produire en temps réel, il est possible d'utiliser une approche comme celle proposée par [JVJ99], qu'on avait discutée tout à l'heure, où  $f_{PD}$  était dérivée itérativement, en différé, à partir de  $\hat{g}_{PA}$  (cf. section 4.4.1, en page 101 et figure 4.10). Ceci est par exemple le cas dans [KCY99], où à partir d'une estimation LMS du modèle Wiener de l'amplificateur, la fonction  $f_{PD}$ , du type Hammerstein, est déduite via un nouvel algorithme itératif proposé par les auteurs.

### Estimation de $f_{PD}$ par apprentissage indirect

Cette méthodologie est sans doute largement plus répandue que celle de l'estimation, puis inversion. En effet, passer par  $\hat{g}_{PA}$  ne s'avère pas nécessaire si on évoque les raisonnements montrés dans la section 4.4.2. Ainsi, il est possible obtenir directement  $f_{PD}$  à partir d'observations de  $y$  et  $z$ .

Par exemple dans [DZM<sup>+</sup>04], les auteurs montrent comment effectuer l'estimation via LS des paramètres nécessaires à une fonction  $f_{PD}$  qui prendrait une forme du type *memory polynomial*, tout comme celle du modèle dans l'équation (2.55). Plus précisément, si on suppose que  $f_{PD}$  a une mémoire de  $Q$  échantillons, et un ordre de non linéarité  $K$ , on peut la décrire comme :

$$y(n) = \sum_{k=1}^K \sum_{q=0}^Q a_{kq} x(n-q) |x(n-q)|^{k-1} \quad (4.30)$$

Puisque les paramètres à déterminer  $a_{kq}$  se combinent de manière linéaire avec les termes  $x(n-q)|x(n-q)|^{k-1}$  pour fournir  $y(n)$ , on peut tout simplement récupérer l'équation (4.21) pour formuler le problème d'identification :

$$\vec{\tilde{y}} = \mathbf{U} \vec{a} \quad (4.31)$$

Cette fois-ci, en définissant au préalable  $u_{kq} = z(n-q)|z(n-q)|^{k-1}$  pour simplifier la notation, puis sachant que :

$$\vec{y} = \begin{bmatrix} \hat{y}(1) \\ \hat{y}(2) \\ \vdots \\ \hat{y}(N) \end{bmatrix} \quad \vec{a} = \begin{bmatrix} a_{10} \\ \vdots \\ a_{1Q} \\ \vdots \\ a_{KQ} \end{bmatrix} \quad (4.32)$$

$$\mathbf{U} = \begin{bmatrix} u_{10}(1) & \dots & u_{K0}(1) & \dots & u_{1Q}(1) & \dots & u_{KQ}(1) \\ u_{10}(2) & & \ddots & & & & \\ \vdots & & & & & & \\ u_{10}(N) & \dots & u_{K0}(N) & \dots & u_{1Q}(N) & \dots & u_{KQ}(N) \end{bmatrix}$$

Ainsi, la solution LS qui en résulte est :

$$\vec{a} = (\mathbf{U}^H \mathbf{U})^{-1} \mathbf{U}^H \vec{y} \quad (4.33)$$

Alternativement, dans [LBG06], les auteurs montrent comment déduire les paramètres d'une fonction de prédistorsion qui correspond à une structure Hammerstein (cf. équation 2.58) en identifiant séparément les composantes non linéaires et linéaires (via RLS) de  $f_{PD}$ . Puisque les algorithmes itératifs ne sont pas en principe appropriés à l'estimation de  $f_{PD}$  à partir de blocs de données, les auteurs avouent la nécessité d'effectuer à plusieurs reprises la procédure RLS avec différents blocs de données. Du moment où le problème peut s'écrire sous forme linéaire, il est préférable d'utiliser l'algorithme LS tout simplement.

En tout cas, il en résulte une méthodologie plus simple que celles décrites dans [LRG02] pour le même cas de prédistorsion avec une structure Hammerstein, nécessitant plusieurs estimations LS et/ou décompositions matricielles (algorithmes de Narendra-Gallman et LS/SVD).

## 4.6 Démonstrateurs Expérimentaux et Applications Industrielles

Après avoir discuté les principes et méthodologies de prédistorsion numérique et d'adaptation de  $f_{PD}$ , nous nous intéressons dans cette section aux réalisations expérimentales de tels systèmes. Nous avons trié les contributions les plus remarquables dans le domaine expérimental. Ainsi, la Table 4.2 pointe les principales références de travaux concernant la mise en œuvre de la prédistorsion sans compensation des effets mémoire. Dans la

Table 4.3, ils sont montrés les principales contributions expérimentales pour le cas de la prédistorsion avec compensation des effets mémoire.

En général, on constate un plus grand nombre de démonstrateurs sans compensation qu'avec compensation des effets mémoire, pour lesquels on n'a pas vraiment trié les références, mais cité celles dont on a pris connaissance, car la plupart des travaux apparus se restreignent au champ de la simulation.

Enfin, dans le tableau 4.4, les références de produits de prédistorsion numérique dans le domaine industriel sont aussi citées. Les détails qu'on a pu rassembler sont très maigres, mais nous permettent d'avoir une idée de la maturité du sujet. Certainement d'autres grands industriels, fournisseurs des stations de base, tels Lucent-Alcatel ou Nokia-Siemens manquent dans la liste, mais on n'a pas réussi à trouver de détails à propos de leurs produits ou implémentations.

Dans tout les cas, on constate qu'il existe peu de publications à propos de réalisations expérimentales de prédistorsion numérique, autant de la recherche que dans l'industrie. En général, nous considérons que divers aspects assez remarquables autour de la prédistorsion n'ont été guère traités, comme par exemple :

- Les architectures appropriées pour l'implémentation, les aspects pratiques, et les contraintes temps réel ; en opposition aux environnements très maîtrisés de laboratoire
- Le rendement. Lorsqu'on considère des architectures de plus en plus complexes pour réaliser la prédistorsion, il reste en l'air la question de la consommation de la circuiterie dédiée à prédistorsion, et l'impact sur les rendements de l'émetteur
- La dépendance des effets mémoire et des politiques d'adaptation et de prédistorsion en fonction du type de signal appliqué. Cette question pose ensuite celle de la robustesse des systèmes de prédistorsion dans un contexte SDR, avec des signaux appliqués à l'amplificateur qui changent souvent de propriétés statistiques et de largeur de bande

Référence	Principes	Implémentation	Largeur de bande
[Nag89]	Algorithme <i>mapping</i>		$\pi/4$ -QPSK, $\sim 32\text{kHz}$
[WD92]	<i>Complex Gain</i> Adaptation polaire	Circuit DSP TMSS320C25	$\pi/4$ - DQPSK, $\sim 1\text{kHz}$
[FJ94]	Algorithme <i>Polar</i>	Circuit DSP TMSS320C25	Test 2 tons, 10KHz ; $\pi/4$ -QPSK, $\sim 4\text{kHz}$
[JGS98]	Estimation de l'amplificateur, puis inversion	Circuit DSP TMSS320C25	16-QAM, $\sim 8\text{kHz}$
[ZTT <sup>+</sup> 99] (Motorola)	Algorithme <i>Complex Gain</i>	Signaux $y$ générés via PC et Générateur de Fonctions. Echantillonnage de $z$ avec oscilloscope numérique	CDMA et WCDMA, 1.25MHz, 5MHz
[AHH <sup>+</sup> 99] (Qualcomm)	Prédistorsion par table de gains complexes Adaptation différée	Prédistorsion FPGA Adaptation PC	CDMA, 1.25MHz
[CMPW03] (Infineon)	Prédistorsion par table de gains complexes Non adaptatif	Prédistorsion FPGA	WCDMA, 3.84MHz
[NY03]	Prédistorsion par table de gains complexes Adaptation différée utilisant séquences d'entraînement	Circuit DSP TMS320C6711	$\pi/4$ -QPSK, $\sim 500\text{kHz}$
[NBH <sup>+</sup> 05]	Prédistorsion par table de gains complexes Adaptation différée	Prédistorsion FPGA Adaptation PC	WCDMA, 3.84MHz

TAB. 4.2: Sélection de travaux concernant la mise en oeuvre de la prédistorsion sans compensation des effets mémoire

Référence	Principes	Implémentation	Largeur de bande
[JK01] (Lucent)	Estimation de l'amplificateur, puis prédistorsion Structures <i>memory polynomials</i>	Sans détails	1 et 3 porteuses UMTS, ~15MHz
[JKKL03] (LG)	Prédistorsion avec plusieurs tables de gains complexes Adaptation avec séquence d'entraînement	FPGA Xilinx et Circuit DSP C54x	1 porteuse WCDMA, 5MHz
[MCR <sup>+</sup> 04]	Génération explicite d'anti-termes IMD3 et IMD5 du signal à émettre Non adaptatif	FPGA Altera	1 et 2 porteuses WCDMA, ~10MHz
[LBG06]	Prédistorsion avec structure Hammerstein et Hammerstein augmentée Adaptation différencielle, estimation RLS	Générateur Vectoriel de Signaux contrôlé depuis un PC pour la prédistorsion Analyseur de spectres pour la récupération du signal $z$ en sortie de l'amplificateur	1 et 3 porteuses WCDMA, ~15MHz
[MMK <sup>+</sup> 06] (Lucent)	Prédistorsion <i>memory polynomials</i> augmentée Estimation indirecte LS	PC avec carte entrée/sortie et convertisseurs D/A et A/D hautes performances	11 porteuses CDMA, ~15MHz
[HBGG06]	Prédistorsion <i>memory polynomials</i> Estimation indirecte RLS ou LS	Prédistorsion FPGA Sans détails pour l'adaptation	1 et 3 porteuses WCDMA, ~15MHz

TAB. 4.3: Sélection de travaux concernant la mise en oeuvre de la prédistorsion avec compensation des effets mémoire

Fabricant	Type de produit	Principes	Caractéristiques
Intersil	ASIC	<i>Complex gain</i>	Possibilité de compenser les effets mémoire sur le très long terme Module de prédistorsion seulement Nécessite microcontrôleur ou DSP externe 20MHz Largeur de bande
PMC-Sierra	ASIC	Non dévoilé	Prédistorsion et adaptation séparés dans deux ASIC propriétaires 20MHz largeur de bande
Xilinx Altera	FPGA	<i>Polar</i> et <i>Complex Gain</i>	Ne fournissent pas une implémentation type IP, mais suggèrent des implémentations qui utilisent leurs produits
Andrew	<i>Racks</i> pour station de base	Non dévoilé	Tout inclus : prédistorsion et adaptation 30 - 50W pour plusieurs porteuses CDMA2000 ou WCDMA
Powerwave	<i>Racks</i> pour station de base	Non dévoilé Inclut compensation des effets mémoire	Tout inclus : prédistorsion et adaptation 60W pour 3 porteuses WCDMA
Ericsson	Stations de base	Non dévoilé	20MHz Largeur de bande Combinaison Doherty + Prédistorsion

TAB. 4.4: Sélection de produits et applications industrielles concernant la prédistorsion

## 4.7 Généralisation d'une architecture de prédistorsion et choix du matériel

Nous avons jusqu'à présent proposé un parcours des principes et de l'état de l'art, tout en faisant appel autant que possible aux concepts de module de prédistorsion, algorithme d'adaptation et fonction de prédistorsion, définis en début du chapitre. A partir de ces bases, il est possible de réaliser une abstraction permettant d'aboutir à une architecture matérielle et pratique pour les systèmes de prédistorsion. D'ailleurs, les processus de prédistorsion et d'adaptation pouvant être bien différenciés, on peut postuler une architecture générique de prédistorsion, au plus haut niveau d'abstraction, comme celle qui est esquissée dans la figure 4.13.

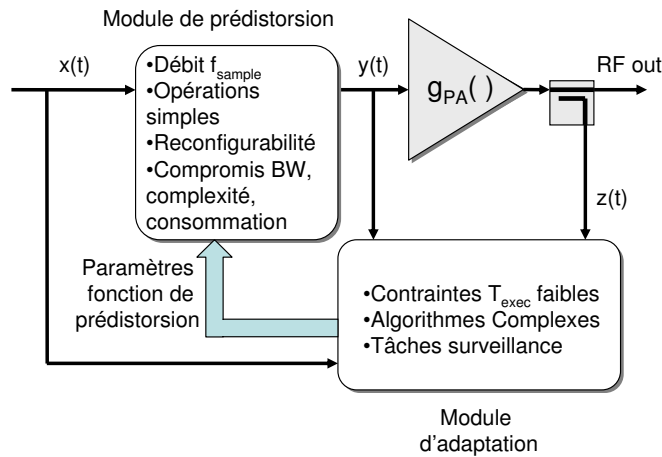


FIG. 4.13: Architecture générique de prédistorsion et contraintes des deux modules constitutifs

Dans cette abstraction, on sépare le système en deux blocs fonctionnels, par rapport aux

- Contraintes temps réel et d'échantillonnage
- Types d'opérations à effectuer :
  - simples, répétitives et systématiques, ou bien
  - complexes et algorithmiques

qui correspondent d'ailleurs aux fonctions du module de prédistorsion et du processus d'adaptation. En effet, le module de prédistorsion doit respecter des contraintes d'exécution temps réel par rapport à la largeur de bande à émettre. Chaque échantillon à prédistordre doit être traité dans le temps d'échantillonnage alloué, et on a vu comment, en pratique, ceci peut se faire au moyen d'opérations simples et mécaniques. Au contraire, l'adap-



tation requiert des opérations complexes, sous forme algorithmique, mais pour lesquelles les contraintes d'exécution au débit de l'échantillonnage ne s'appliquent pas.

Au vu de tout ceci, et avec l'objectif de construire un banc d'essais expérimental de prédistorsion numérique ; le matériel qui nous semble le plus approprié se compose d'un circuit DSP<sup>10</sup>, en charge du processus d'adaptation, et d'un circuit FPGA<sup>11</sup>, pour la prédistorsion. D'ailleurs on retrouve cette même idée, logiquement, dans le bilan de démonstrateurs des tables 4.2 et 4.3, notamment dans les dernières années. Les expériences avec seulement circuits DSP ne peuvent pas concurrencer l'approche DSP+FPGA en termes de largeur de bande en émission. En effet, le choix de cette disposition matérielle est justifié par la pertinence des FPGA pour l'implémentation de structures de calcul hautement parallélisées, qui conviennent tout à fait à la réalisation du module de prédistorsion, dans le but d'obtenir un débit de données élevé. En complément, les circuits DSP sont bien adaptés à la réalisation de tâches séquentielles plus abstraites et complexes, sous forme algorithmique, faisant appel à des flots d'exécution du type **if ... else** par exemple. Ces possibilités conviennent tout à fait vis-à-vis de l'implémentation des processus d'adaptation, supervision, pré et post-traitement des données brutes, etc, nécessaires à côté du module de prédistorsion.

La figure 4.14 représente la réalisation de référence de l'approche DSP+FPGA dans un degré d'abstraction déjà très proche de la réalisation matérielle. On commence à esquisser dans cette figure le partage de tâches (DSP) ou fonctionnalités (FPGA) entre les deux dispositifs. On rentrera dans les détails du partage de tâches dans les Chapitres 5 et 6 à venir, où on décrit deux implémentations de techniques de prédistorsion innovantes à l'aide de cette architecture matérielle.

---

<sup>10</sup> *Digital Signal Processor*

<sup>11</sup> *Field Programmable Gate Array*  $\approx$  Réseau de Portes Logiques Programmable

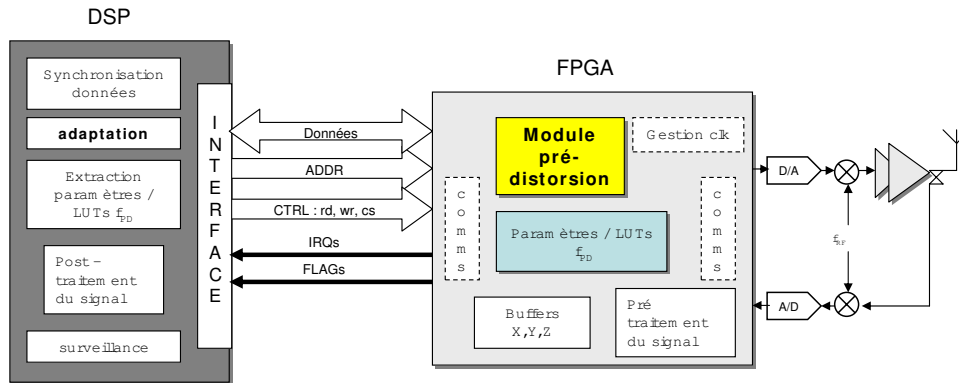


FIG. 4.14: Architecture générique de prédistorion au niveau matériel, et partage de tâches et fonctionnalités

## 4.8 Proposition d'une Cellule Basique de Prédistorion (*Basic Predistorsion Cell*, BPC)

En nous rapprochant encore de l'objectif final d'implémentation d'un système de prédistorion, nous nous intéressons ici à l'étude des possibilités vis-à-vis du module physique de prédistorion. Or, aucun ou très peu de détails ont été dévoilés dans la littérature existante par rapport à la question de la réalisation pratique de ce bloc constitutif essentiel.

Nous avons parlé des différents attributs de  $f_{PD}$ . Par rapport au format de données, nous avons cité des solutions au format cartésien, polaire ou mélange des deux. Par rapport à l'expression de  $f_{PD}$ , nous avons cité des travaux où  $f_{PD}$  prend explicitement une forme polynomiale, et, alternativement, d'autres où  $f_{PD}$  s'exprime directement au moyen de valeurs dans une table LUT. A partir de ces observations, la question que nous nous posons ici est : *Existe-t il une configuration de ces attributs qui soit plus avantageuse que les autres pour l'implémentation ?*

Il est certain que des configurations ne le sont sûrement pas. Typiquement, les données d'origine, à prédistorion, en provenance des systèmes en aval de l'émetteur sont représentées au format cartésien. Ainsi, les configurations pour le module de prédistorion nécessitant des conversions de format de données *Rectangulaire*  $\Rightarrow$  *Polaire* et vice-versa posent un problème de complexité de calcul si on veut respecter la contrainte 4.18 liée au débit de données. A titre d'exemple, l'implémentation sur silicium de l'algorithme CORDIC permettant ces conversions de format nécessite un nombre de coups d'horloge égal à la longueur des mots, en nombre de bits, à convertir. Dans la version parallélisée de l'algorithme, certes, un échantillon est disponible en sortie à chaque coup d'horloge, mais dans ce cas-là les besoins

matériels sont au moins doublés [Vol59, Wal71]. Nous pensons que le module de prédistorsion doit rester le plus simple possible et qu'il ne devrait pas être nécessaire de faire appel à la conversion de format de données.

D'ailleurs, dans l'approche que nous proposons, qui se veut la plus générale et générique possible, nous considérons que la forme la plus avantageuse d'implémentation du module de prédistorsion dans une FPGA, de par sa simplicité, est au moyen de produits entre échantillons à émettre et gains complexes stockés dans une table LUT. Réciproquement, les circuits FPGA se prêtent bien à ce genre d'opérations. Une telle approche doit permettre de tester plusieurs configurations pour le module de prédistorsion, ainsi que différentes stratégies de prédistorsion, tout en permettant un haut degré de réutilisation lors de la conception.

Nous avons vu que dans le cas le plus simple de prédistorsion sans compensation d'effets mémoire, la sortie du module de prédistorsion peut s'exprimer en général comme  $y = f_{PD}(x)$ .  $f_{PD}$  est, bien entendu, la fonction de prédistorsion : au format polynomial, ou exprimée d'après un tableau, ou présentant n'importe quel autre format. En général, on pourra décomposer  $f_{PD}$  ainsi :

$$y(n) = f_{PD}(x(n)) = f_{PD}(x(n), |x(n)|^2) = x(n) \cdot g_{NL}(|x(n)|^2) \quad (4.34)$$

c'est-à-dire, en termes d'un produit complexe entre échantillon à émettre et gain complexe dépendant uniquement de la puissance de l'enveloppe du signal. Cette généralisation est d'importance cruciale pour aboutir à l'implémentation d'un module de prédistorsion générique sur FPGA, car

- Il permet d'exprimer le module de prédistorsion en termes de ce que nous avons baptisé *Cellule Basique de Prédistorsion* (BPC, *Basic Predistortion Cell*), qui est une structure extrêmement simple et bien adaptée à l'implémentation sur FPGA. Une BPC se compose d'une table mémoire LUT, d'un multiplicateur complexe et d'un générateur d'adresses, tel que montré dans la figure 4.15. Le travail du module de prédistorsion ainsi conçu se réduit à un accès mémoire et un produit complexe par échantillon et par BPC
- Il rend une implémentation du module de prédistorsion indépendante des attributs particuliers de  $f_{PD}$ . En effet, si la fonction  $g_{NL}$  d'après  $f_{PD}$  est *mappée* dans une table mémoire LUT, un pointage sur cette LUT à travers la puissance de l'échantillon permettra obtenir directement la valeur  $g()$  nécessaire à la prédistorsion. Par exemple la dérivation de  $g_{NL}$  au format complexe cartésien à partir d'une  $f_{PD}$  exprimée au format polaire est triviale tant qu'on n'a pas de contraintes temporelles. Ainsi cette tâche de conversion de format

peut s'effectuer en différé, au rythme de l'adaptation de  $f_{PD}$ , en dehors du module de prédistorion. Pareillement, si  $f_{PD}$  est exprimée sous forme polynomiale, ou polynomiale avec bases orthogonales [RQG04], ou avec en général n'importe quelle fonction de base, tant que la décomposition  $f_{PD} = x \cdot g_{NL}(x)$  peut se réaliser, il sera possible de remplir le tableau LUT avec ces valeurs de  $g_{NL}$  à partir de la décomposition (4.34) et de l'évaluation de  $g_{NL}$  en fonction des valeurs correspondant aux entrées de la table LUT

- Les structures du type Volterra, convenables pour compensation des effets mémoire, peuvent être exprimées à partir de plusieurs cellules BPC

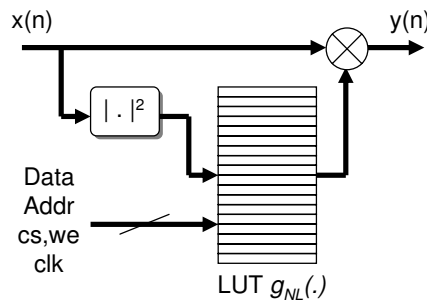


FIG. 4.15: Cellule basique de Prédistorion (BPC). Les contenus de la LUT sont écrits au moyen des signaux de contrôle Data, Addr, cs et wr

#### 4.8.1 Exemple : $f_{PD}$ avec structure *memory polynomial*

On précise tout ceci par la suite à travers l'exemple de prédistorion avec compensation des effets mémoire. Supposons une  $f_{PD}$  avec une structure *memory polynomial*, soit :

$$y(n) = \sum_{i=0}^M f_i(x(n - \tau_i), |x(n - \tau_i)|^2) \quad (4.35)$$

Avec  $f_i$  fonctions non linéaires. L'échantillon predistorionné en sortie est obtenu par addition de différentes contributions non linéaires, décalées, de l'échantillon en entrée. D'ailleurs la prédistorion statique en est un cas particulier quand  $M=0$ . En utilisant la décomposition (4.34), on peut réécrire les fonctions  $f_i$  de  $f_{PD}$  comme :

$$f_i(x(n - \tau_i), |x(n - \tau_i)|^2) = x(n - \tau_i) \cdot g_{NL,i}(|x(n - \tau_i)|^2) \quad (4.36)$$

où les fonctions de gain complexe  $g_{NL,i}$  sont à déduire. En général, ceci pourra s'effectuer tout simplement comme :

$$g_{NL,i}(|x(n - \tau_i)|^2) = \frac{f_i(x(n - \tau_i), |x(n - \tau_i)|^2)}{x(n - \tau_i)} \quad (4.37)$$

puisque les fonctions  $f_i$  sont censées être connues d'après la procédure d'estimation et/ou d'adaptation. Si plus particulièrement on suppose que les fonctions  $f_i$  sont décrites par des polynômes, ainsi :

$$f_i(x(n - \tau_i), |x(n - \tau_i)|^2) = \sum_{p=0}^P \alpha_{pi} x(n - \tau_i) |x(n - \tau_i)|^{2p} \quad (4.38)$$

alors le développement de (4.35) à partir de (4.38) permet de reconnaître une structure basée sur la réplication de cellules BPC, tel qu'il est montré dans la figure 4.16, et fournit directement les fonctions génératrices des contenus des tables mémoire LUT de chaque BPC :

$$\begin{aligned} y(n) = & x(n) \cdot \underbrace{\left[ \alpha_{00}^* + \alpha_{10}^* |x(n)|^2 + \dots + \alpha_{P0}^* |x(n)|^{2P} \right]}_{LUT\_0 = g_{NL,0}(|x(n)|^2)} + \\ & x(n - \tau_1) \cdot \underbrace{\left[ \alpha_{01}^* + \alpha_{11}^* |x(n - \tau_1)|^2 + \dots + \alpha_{P1}^* |x(n - \tau_1)|^{2P} \right]}_{LUT\_1 = g_{NL,1}(|x(n - \tau_1)|^2)} + \\ & \vdots \\ & x(n - \tau_M) \cdot \underbrace{\left[ \alpha_{0M}^* + \alpha_{1M}^* |x(n - \tau_M)|^2 + \dots + \alpha_{PM}^* |x(n - \tau_M)|^{2P} \right]}_{LUT\_M = g_{NL,M}(|x(n - \tau_M)|^2)} \end{aligned} \quad (4.39)$$

On constate dans ce cas que l'utilisation de BPC -avec les tables LUT en charge de la réalisation des fonctions non linéaires- évite d'avoir à évaluer explicitement chacune des fonctions polynomiales. De plus, la complexité de la réalisation ne dépend pas de l'ordre du polynôme. L'implémentation de fonctions non linéaires sur LUT permet de défaire le lien entre la complexité de la fonction  $f_i$  et la complexité de l'implémentation.

En comparaison, le fabricant de circuits FPGA Xilinx suggère une réalisation parallélisée directe de la même fonction 4.35 radicalement différente, tel qu'esquissé dans la figure (4.17). Dans sa proposition, pour un ordre  $P = 2$  et mémoire  $M = 2$ , jusqu'à 11 multiplicateurs complexes sont engagés, alors qu'une approche avec BPC nécessiterait seulement 3 multiplicateurs complexes. En revanche, les besoins en mémoire sont ici inexistantes en comparaison avec l'approche BPC.

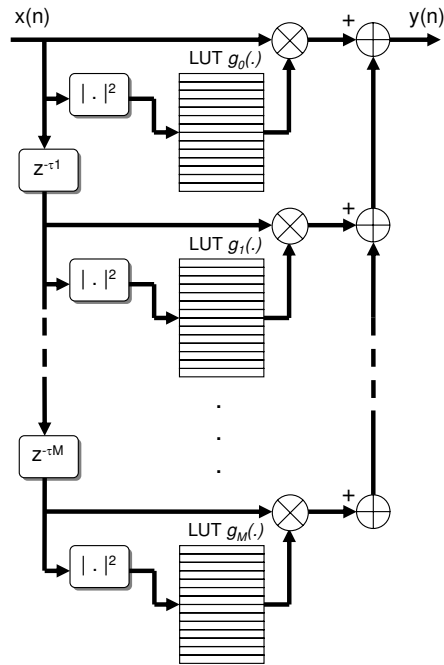


FIG. 4.16: Exemple de réalisation d'un module de prédistorion avec compensation des effets mémoire à partir d'un réseau de cellules BPC

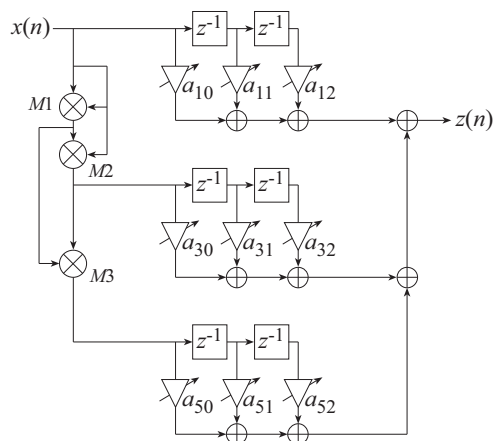


FIG. 4.17: Structure de prédistorion suggérée par Xilinx, à comparer avec celle que nous avons proposée dans la figure 4.16

A part la discussion relative à l'opportunité d'économiser plutôt en mémoire ou plutôt en nombre de multiplicateurs, un des avantages de l'implémentation du module de prédistorsion en termes de cellules BPC cascades est le potentiel pour redimensionner, voire reconfigurer, l'opération du module de prédistorsion à chaud, sans devoir reconfigurer le FPGA, si les attributs ( $M, P$ ) ou la structure même de  $f_{PD}$  doivent être changés.

Ceci peut s'avérer utile dans les architectures radio définies par logiciel ou les applications multibande. Dans de tels cas, le comportement de l'amplificateur peut être très dépendant de la bande de travail, du type de signal, du niveau de puissance, et d'autres paramètres de l'application à chaque moment. La fonction  $f_{PD}$ , dans ses attributs et paramètres, mais aussi dans sa structure, sera forcément dépendante de ce comportement et devra être adaptée. Une architecture basée sur BPC permet un redimensionnement direct des polynômes de  $f_{PD}$  et  $g_{NL}$  sans changement de la disposition matérielle. L'activation/désactivation de cellules BPC permet de dimensionner directement la mémoire du module de prédistorsion.

## 4.9 Conclusions au Chapitre 4

Nous avons approfondi dans ce chapitre les systèmes de prédistorsion numérique adaptatifs.

La flexibilité de pouvoir effectuer le traitement du signal dans le domaine numérique, en bande de base, offre un large éventail de méthodes adaptées à la réduction des distorsions et de l'impact des effets mémoire sur le signal en émission. Nous avons passé en revue quelques-unes de ces principales méthodes, les plus représentatives, et à notre avis les plus intéressantes, dans ce chapitre.

De par l'extension et maturité et de ce sujet de recherche, nous avons pris une approche de *distillation* de l'état de l'art plutôt que de simple énumération. Ainsi, nous avons articulé notre discours autour de la séparation entre les processus de prédistorsion et d'adaptation. Ce positionnement s'est appuyé sur la perspective d'aboutir à une plateforme expérimentale générique sur laquelle poursuivre nos recherches, car nous avons fait le constat que très peu de systèmes ont été décrits dans la littérature dans une perspective expérimentale et de prototypage, proche des applications cible.

Nous avons pu établir que l'adaptation relève du domaine de l'estimation du système, et que la prédistorsion en soi relève plutôt du domaine des architectures de calcul performantes et rapides. Qui plus est, la séparation -en échelle temps et physique- entre ces deux processus nous a mené à reconnaître l'architecture mixte DSP+FPGA comme la plus convenable pour l'implémentation matérielle du banc d'essais que nous proposerons. Dans cette architecture, le FPGA est en charge d'appliquer la correction au signal

à émettre, tandis que le DSP est en charge d'actualiser les paramètres de linéarisation vis-à-vis des caractéristiques et des états de fonctionnement de l'émetteur à un instant donné. Quelques travaux apparus récemment dans la littérature, au moment de nos recherches, supportent aussi cette vision (cf. Tableau 4.3).

Finalement, nous avons contribué à propos des structures adaptées à l'implémentation FPGA du module de prédistorsion, en proposant de bâtir des méthodologies de prédistorsion à partir des simples *Cellules Basiques de Prédistorsion* (BPC), dont nous vérifierons les qualités plus loin. Par ailleurs, dans nos travaux, nous avons mis à l'épreuve expérimentale deux prototypes de système de prédistorsion innovateurs basés sur le concept BPC et l'architecture DSP+FPGA. La conception et l'implémentation de chacun ces prototypes sont traitées dans les Chapitres 5 et 6.





## Chapitre 5

# Banc expérimental de prédistorsion DSP+FPGA. Application au principe d'Hyperstabilité

### Sommaire

---

<b>5.1</b>	<b>Principes du linéarisateur hyperstable . . . . .</b>	<b>126</b>
5.1.1	Algorithme original - analogique . . . . .	126
5.1.2	Algorithme original - numérique . . . . .	128
5.1.3	Réflexions à propos de la solution numérique . . . . .	128
<b>5.2</b>	<b>Adaptation différée . . . . .</b>	<b>134</b>
5.2.1	Résultats en simulation et raffinement du principe	137
<b>5.3</b>	<b>Conception logicielle et matérielle . . . . .</b>	<b>139</b>
5.3.1	Communications FPGA - DSP . . . . .	140
5.3.2	Partie Adaptation et DSP . . . . .	141
5.3.3	Partie prédistorsion et FPGA . . . . .	149
<b>5.4</b>	<b>Résultats Experimentaux . . . . .</b>	<b>150</b>
<b>5.5</b>	<b>Conclusions au Chapitre 5 . . . . .</b>	<b>155</b>

---

Dans le chapitre précédent, nous avons discuté des principes de la prédistorsion numérique et de différentes approches et architectures possibles, pour enfin aboutir au choix d'une architecture générique basée sur une opération mixte DSP+FPGA qui se prête bien à la séparation entre les processus de prédistorsion et d'adaptation. Dans le but de valider cette architecture, nous avons construit un premier prototype de système numérique de prédistorsion. Ce chapitre traite des aspects de mise en œuvre et expérimentaux de ce prototype.

Nous présenterons dans un premier temps le principe des algorithmes que nous utiliserons pour valider le prototype construit. Ces algorithmes reposent

sur les travaux pionniers de Zozaya et Bertran à l'Université Polytechnique de Catalogne (UPC) [ZB04]. Ensuite, nous proposons des modifications aux algorithmes précédents afin d'aboutir à une forme pratique et implantable des fonctionnalités de linéarisation.

On exploitera la séparation de processus prédistorsion/adaptation afin d'améliorer le compromis entre largeur de bande et complexité qui se pose dans les travaux originaux de Zozaya. On fera aussi dans le présent chapitre une mention des aspects matériels et logiciels d'implantation. Finalement nous décrirons brièvement la procédure expérimentale et nous montrerons quelques premiers résultats obtenus au moyen du prototype réalisé.

Les contenus de ce chapitre ont été en partie présentés au *IEE Workshop on High Efficiency Power Amplifier Design for Next Generation Wireless Applications*, qui a eu lieu le 23 mai de 2006 à Cambridge, UK. Ces contenus peuvent être consultés dans la base de données *ieeexplore.ieee.org* [CMD<sup>+</sup>06]. Ils ont aussi fait l'objet d'une présentation lors des *9èmes journées Nationales du Réseau Doctoral de Microélectronique* (JNRDM'06), qui ont eu lieu à Rennes, les 10-12 mai de 2006 [CD06].

## 5.1 Principes du linéarisateur hyperstable

Nous reprenons dans ce volet les travaux, présentés dans [ZB04] et plus amplement dans [Zoz04], portant sur la linéarisation d'après la théorie de la passivité et des systèmes hyperstables. Le principe de fonctionnement du linéarisateur initialement proposé dans lesdits travaux est entièrement analogique et adaptatif. Néanmoins, Zozaya propose, dans la partie *perspectives* de son manuscrit de thèse, la possibilité d'étendre les principes au domaine numérique. C'est dans ce contexte que nous avons entamé la poursuite des recherches dans ce sens. De plus, cette direction offre aussi un prétexte pour valider l'architecture générique de prédistorsion proposée, c'est-à-dire, la mise à l'épreuve de la capacité d'accueillir une méthode de prédistorsion quelconque. Nous verrons ensuite les principes de l'algorithme original, analogique, ainsi que l'idée d'implémentation numérique proposée initialement par Zozaya, tout comme les réflexions qui nous ont menées à devoir modifier les principes initialement proposés si on veut aboutir à une réalisation pratique.

### 5.1.1 Algorithme original - analogique

L'architecture de ce linéarisateur, travaillant en bande de base, est montrée dans la figure 5.1.

Pour expliquer son fonctionnement, et sans rentrer dans le détail des théories de contrôle qui sont derrière, on peut identifier la structure d'adaptation proposée comme étant la version analogique de l'algorithme LMS

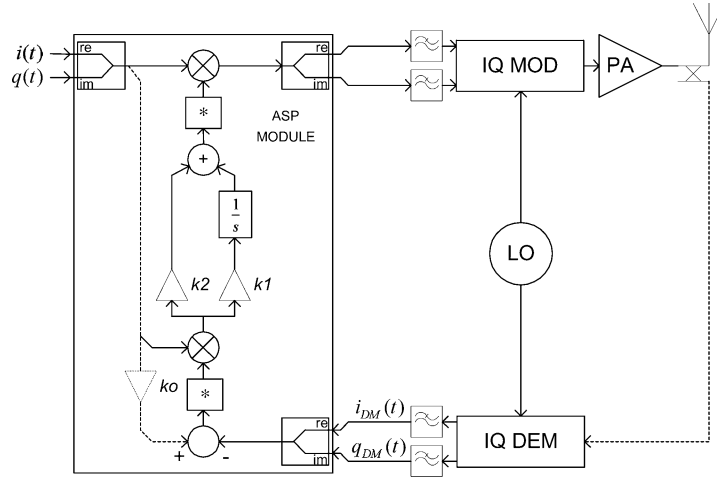


FIG. 5.1: Architecture originale proposée dans [ZB04]. La figure a été reprise de cette même référence. La désignation ASP MODULE fait référence à Analog Signal Processing Module pour mettre en évidence la nature analogique de la méthode initialement proposée. Dans notre développement, nous n'avons pas utilisé le bloc proportionnel  $k_2$

([BB03] et équation (4.13)), essayant d'établir un gain constant, à tout moment, pour toute la plage dynamique du signal. Nous avons retenu la partie de contrôle intégral, et non la branche proportionnelle. Ainsi, la valeur de la fonction de linéarisation est donnée par :

$$w(t) = k_1 \int x(t)e^*(t)dt \quad (5.1)$$

et la sortie du linéarisateur, ou module de prédistorsion, est donnée par :

$$y(t) = w^*(t)x(t) \quad (5.2)$$

$x(t)$  étant le signal de référence. On note  $G(t)$  le gain de l'amplificateur à corriger à l'instant  $t$ , et  $e(t)$  le signal d'erreur entre :

- la sortie de l'amplificateur :  $w(e, t)x(t)G(t)$ , et
- la référence :  $k_0x(t)$

$$e(t) = k_0x(t) - w(e, t)x(t)G(t) \quad (5.3)$$

Sous certaines conditions [Zoz04], le fonctionnement en tant que LMS fait converger l'erreur vers zéro,  $e(t) \rightarrow 0$ , et donc :

$$k_0 = w(e, t)G(t) \iff k_0x(t) = w(e, t)x(t)G(t) \quad (5.4)$$

Ce qui veut dire que la cascade d'éléments -y compris l'amplificateur- se comporte d'une façon linéaire. En d'autres mots, on force un gain constant

pour tout  $x(t)$  au moyen d'un asservissement contrôlé par l'erreur entre la référence et la sortie de l'amplificateur.

Une des limitations pratiques de ce système provient notamment de sa sensibilité vis-à-vis du décalage temporel entre le signal de référence et le signal dans la boucle de retour. Ceci est tout à fait logique lorsqu'on considère qu'il s'agit d'un système d'asservissement, et on verra que ceci est le principal obstacle à l'implémentation numérique de ce principe.

D'autres problématiques ont été identifiées aussi, dont notamment la difficulté de faire analogiquement la multiplication complexe entre  $x(t)$  et le signal d'erreur  $e(t)$  lorsque l'erreur converge vers zéro, à cause de la disponibilité du matériel et les tensions de seuil -proches de zéro- des composants analogiques utilisés.

### 5.1.2 Algorithme original - numérique

Dans les raisonnements dans [Zoz04], il est proposée une version numérique du linéarisateur, telle que montrée dans la figure 5.2, dans le but de préserver les atouts de simplicité et performances potentielles du principe précédent ; tout en contournant les problématiques liées aux produits complexes, par le biais d'un traitement du signal numérique. Comme on le voit dans la figure, il s'agit en fait d'une translation directe du principe montré précédemment au domaine numérique, avec  $x[n] = x(nT_0)$  –avec  $n$  l'échantillon  $n$ -ième et  $T_0$  la période d'échantillonnage–, et  $\int = \sum$ , pour obtenir le signal à émettre  $y[n]$  et la loi de commande  $w[n]$  :

$$w[n] = k \sum_{j=-\infty}^n e^*[j]x[j] \quad (5.5)$$

$$y[n] = w^*[n]x[n] \quad (5.6)$$

Du coup les multiplications avec des valeurs proches de zéro ne poseront plus de problèmes, pourvu que la résolution de calcul soit suffisante et que le bruit du système soit comparable ou en dessous du bruit de quantification. En revanche, comme Zozaya le laisse entrevoir dans sa thèse, des restrictions de largeur de bande en émission apparaissent dans ce cas. Du coup, le passage en numérique, fait passer au premier plan la problématique du décalage entre voies qu'on a évoqué précédemment. Nous analysons cette question dans la suite.

### 5.1.3 Réflexions à propos de la solution numérique

De manière intuitive, puisque le coefficient de correction,  $w[n]$  dans ce cas, doit être actualisé à une vitesse beaucoup plus rapide que le temps de

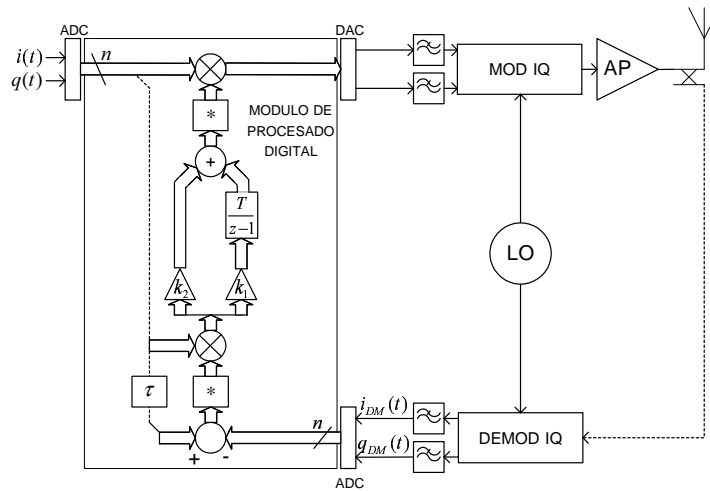


FIG. 5.2: Version numérique proposée dans [ZB04]. La figure a été reprise de cette même référence. La désignation Modulo de Procesado Digital fait référence au Module de Traitement Numérique, mettant en évidence la nature numérique de cette approche

symbole<sup>1</sup>, on a besoin d'une très grande fréquence d'échantillonnage par rapport au débit de données (ou période de symbole). En conséquence :

- si on veut lineariser un signal à grande largeur de bande, il faut une fréquence d'échantillonnage beaucoup plus grande que la largeur de bande du signal
- réciproquement, pour une fréquence d'échantillonnage fixée, on est contraint de ne pouvoir linéariser que des signaux à faible largeur de bande

De plus, si on suppose que le décalage entre les voies de référence  $x$  et de retour  $z$  est fixe et différent de zéro, on se rend compte qu'il faudra faire encore des concessions en largeur de bande afin que ce décalage entre voies soit petit par rapport au temps de symbole. Dans la figure 5.3, extraite du manuscrit de thèse de Zozaya, l'impact des décalages sur la perte de performances en réduction des interférences est montré. Dans cet exemple, des décalages de 14% et 25% sur la période de symbole ( $\tau_3$  et  $\tau_4$ , respectivement) dégradent significativement la capacité de réduction d'interférences dans les canaux adjacents à la porteuse.

En effet, dû à la nature numérique de la structure de calcul, le décalage  $\tau$  entre voies sera forcément un nombre entier et différent de zéro,  $D > 1$ , de périodes d'échantillonnage  $T_0$  :  $\tau = DT_0$ . Si on considère que dans le domaine numérique chaque symbole est suréchantillonné par un facteur  $M$ ,

<sup>1</sup>afin que l'erreur, et donc l'intégrale dans 5.1, qui devient une somme dans 5.5, puisse converger plus rapidement que les changements de gain de l'amplificateur

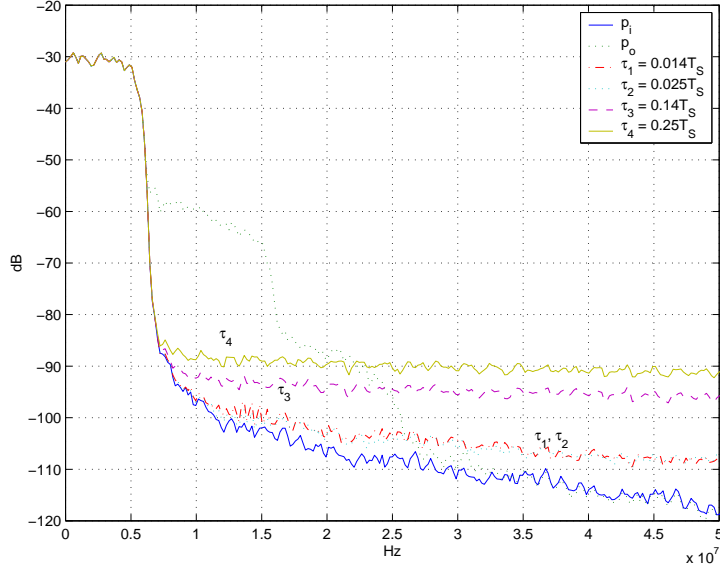


FIG. 5.3: Impact des décalages sur la perte de performances en réduction de l'ACPR. La figure a été reprise de [ZB04].  $P_i$  fait référence au signal à émettre, et  $P_o$  au signal après amplification, sans linéarisation

la période de symbole est  $T_{symb} = MT_0$ . Il s'en suit que le décalage, en pourcentage par rapport au temps de symbole, est :

$$\frac{\tau}{T_{symb}} = 100 \frac{D}{M} [\%] \quad (5.7)$$

A titre d'exemple, on peut voir que pour  $\frac{\tau}{T_{symb}} < 14\%$ , il faut  $M > 7.14D$  échantillons par symbole. S'il n'y avait qu'une composante analogique du retard, qui est négligeable face à la période d'échantillonnage, on serait dans le cas  $D = 1$ , le plus favorable. Malheureusement ceci n'est pas du tout le cas en pratique car les convertisseurs ADC et les calculs dans la voie de retour ajoutent des latences de conversion de plusieurs périodes d'échantillonnage, de sorte que, en réalité,  $D > 1$ , ce qui fait monter davantage les besoins de suréchantillonnage pour maintenir un niveau de réduction d'interférences.

Pour illustrer ces raisonnements à propos du passage au numérique du linéarisateur, on a simulé son fonctionnement à l'aide d'un modèle Matlab. On travaille dans l'exemple ci-dessous avec un signal de test QPSK,  $Roll-Off = 0.77$ , représenté en 16 bits complément à 2, avec une fréquence d'échantillonnage fixe  $f_0 = 12,5$  MHz. On a simulé le comportement du système avec des conditions d'opération idéales<sup>2</sup>, en fonction du

<sup>2</sup>sans bruit thermique, ni défauts de gain ou de quadrature dans les modulateurs, ni offsets DC

suréchantillonnage, avec  $M = 16, 32, 64$  échantillons/symbole, comme il est montré dans la figure 5.4, en haut, au centre et en bas, respectivement. Dans chacune des trois figures dans 5.4, on comparé trois densités spectrales de puissance :

- celle du signal à émettre
- celle du signal sans linéarisation, en sortie de l'amplificateur
- celle du signal avec linéarisation, à l'aide de l'algorithme numérique selon la figure 5.2

De manière très optimiste, on a supposé  $D = 1$ , c'est-à-dire, que toutes les opérations concernant la boucle de retour, y compris l'acquisition par les ADC et les opérations à effectuer, se font en une période d'échantillonnage. Bien entendu, l'ensemble de résultats qui sont montrés dans les figures sont normalisés par rapport au signal à émettre, de façon à pouvoir établir des comparaisons en s'affranchissant du facteur de gain de l'amplificateur. Le modèle d'amplificateur utilisé dans le simulateur a été obtenu à partir d'une caractérisation à un ton d'un amplificateur ZHL-211 de Minicircuits, puis extrapolation de la fonction polynomiale, comme on peut voir dans la figure 5.5.

Comme prévu, on voit comment les performances en termes d'ACPR s'améliorent à mesure qu'on augmente le nombre d'échantillons par symbole. Par contre, la largeur de bande émise diminue, puisque la fréquence d'échantillonnage est constante (observer l'axe "x" des figures). En tout cas, on constate qu'on peut améliorer les interférences jusqu'au plancher de bruit de quantification. En général on conclut que ce système n'est performant que pour des valeurs de  $M$  grandes, ce qui est raisonnable car lorsque le suréchantillonnage  $M$  augmente, le décalage entre voies par rapport au temps de symbole diminue, d'après (5.7). Mathématiquement on peut exprimer les effets du délai  $D$  et le suréchantillonnage  $M$  à partir de la translation des lois analogiques au domaine numérique dans (5.5), en s'apercevant que, dans ce cas-là, l'erreur  $e[n]$ , à cause des délais, est fonction du passé par l'intermédiaire de  $x[n - D]$  et  $G[n - D]$  :

$$e[n] = k_0 x[n - D] - w[e, n - D] x[n - D] G[n - D] = e[n, D] \quad (5.8)$$

alors que tout à l'heure (expression 5.3), l'erreur ne dépendait que de l'instant présent. Ceci fait que la commande elle aussi est dépendante du passé à cause du délai du signal d'erreur :

$$w[n] = w[n, e] = w[n, e, D] = k \sum e^*[n, D] x[n] \quad (5.9)$$



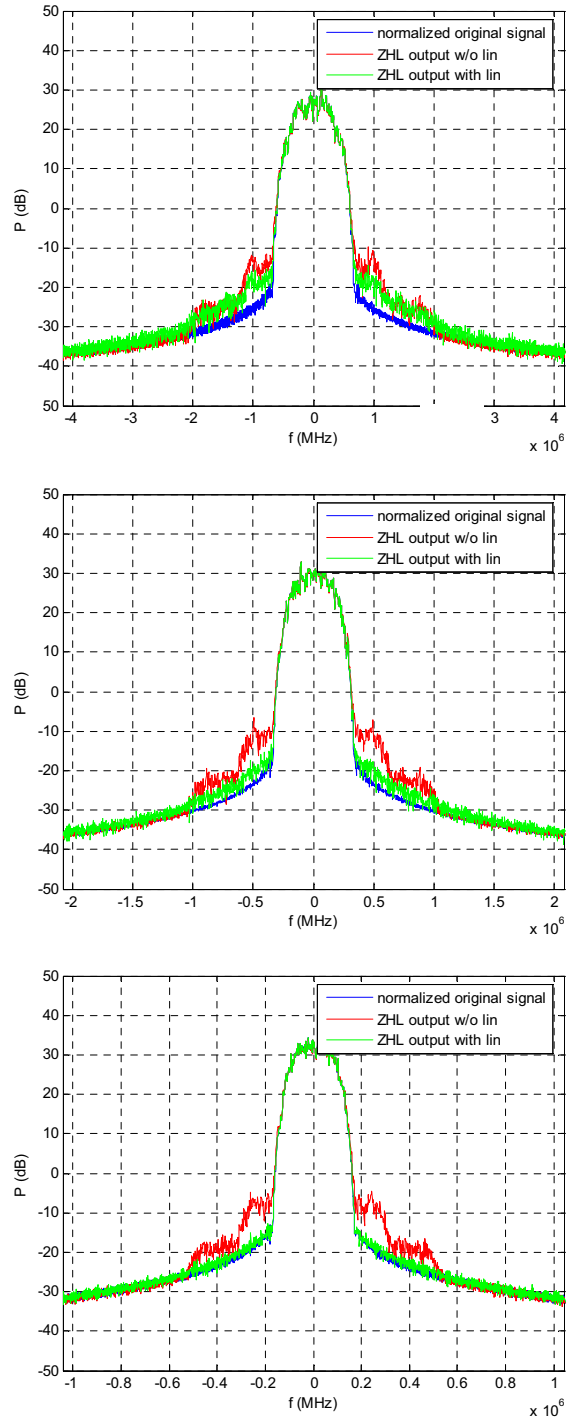


FIG. 5.4: Etude de l'algorithme numérique en fonction du taux de suréchantillonnage. En haut  $M = 16$ , au centre  $M = 32$ , en bas  $M = 64$

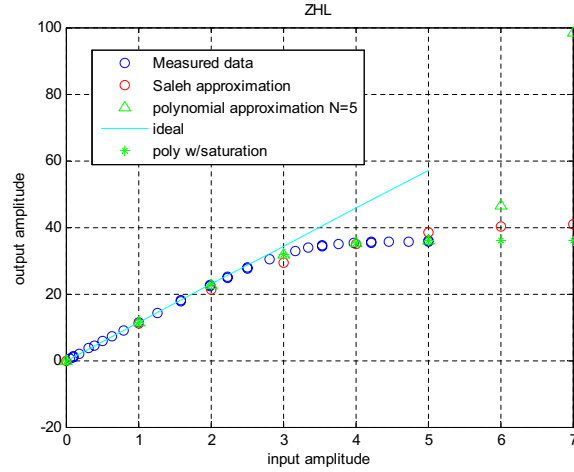


FIG. 5.5: Réponse AM-AM de l'amplificateur ZHL utilisé dans les simulations

Si  $M \gg D$ , alors les échantillons retardés ressemblent aux échantillons à transmettre. La mesure de l'erreur est donc valide :

$$\begin{aligned} x[n-D] &\approx x[n] \\ e[n-D] &\approx e[n] \end{aligned} \quad (5.10)$$

et finalement le système converge :  $k_0 = w[e, n]G[n]$

Si au contraire  $M \approx D$ , alors les échantillons retardés ne ressemblent pas forcément aux échantillons à transmettre :

$$\begin{aligned} x[n-D] &\neq x[n] \\ e[n-D] &\neq e[n] \end{aligned} \quad (5.11)$$

et l'effet c'est d'obtenir une loi de commande qui dépend d'un passé  $[n-D]$  qui ne ressemble plus forcément au présent  $[n]$  et qui n'est donc plus valable :

$$\begin{aligned} w[n] = w[n, e] = w[x[n], x[n-D], G[n-D]] &\implies \\ G[n]w[n] = w[x[n], x[n-D], G[n-D]] &\neq k_0 \end{aligned} \quad (5.12)$$

et donc il s'en suit que la condition d'adaptation n'est pas satisfaite et que le système ne converge pas.

En résumé, vis-à-vis d'une implémentation pratique, le simple passage de l'hyperstabilité au domaine numérique présente des compromis en :

1. Largeur de bande d'émission
2. Coût des composants

### 3. Capacité de Réduction d'interférences

Effectivement, si on veut les meilleures performances en 3), il faut augmenter  $M$ . Dans ce cas :

- si on veut garder 1), cela fait augmenter 2) parce qu'on a besoin de convertisseurs et structures de calcul  $M$  fois plus rapides, et donc plus chères et plus consommatrices.
- si on veut garder 2), et donc vitesse "lente" des convertisseurs et algorithmes, alors 1) diminue de façon inversement proportionnelle à  $M$ .

De façon réciproque, si on raisonne dans le sens d'assurer un niveau de performances en 1), soit il faudra augmenter  $M$  et donc 2) pour être performant en 3), soit on maintient 2) en imposant  $M$  petit, ce qui dégrade 3).

En général, la moralité est que la translation directe de paradigmes du contrôle et de l'automatique au domaine numérique se voit limitée par les retards dans la boucle de retour (i.e. marge de phase dans un contexte automatique), ce qui limite en pratique les vitesses des asservissements et leurs bandes passantes. En particulier, cette simple translation au domaine numérique du principe hyperstable, ne semble pas très compétitive telle qu'elle, et pour ceci nous en proposons une modification d'après le principe de séparation des processus de prédistorsion et d'adaptation.

## 5.2 Modification de l'Algorithme Hyperstable Numérique : adaptation différée

Une possibilité pour résoudre les difficultés exposées tout à l'heure est de séparer le processus d'adaptation (obtention de  $w[n]$ ) et de prédistorsion (application de  $w[n]$ ). L'idée pour ce faire est de supposer que l'amplificateur n'a pas d'effets mémoire, et donc que le gain  $G(t)$  de l'amplificateur ne dépend que de l'amplitude -ou puissance- à l'entrée de l'amplificateur à l'instant  $t$  dans l'équation 5.3, soit :

$$G(t) = G(x(t)) = G(|x|) \quad (5.13)$$

Il s'en suit qu'il existe une correspondance unique entre chaque  $|x|$  et  $G$ , les amplitudes à transmettre et les gains possibles de l'amplificateur, ce qui permet de supposer l'existence d'une correspondance unique aussi entre  $|x|$ ,  $G$  et des coefficients  $w(|x|) = f(G)$  tels que la condition de convergence soit satisfaite

$$xw(|x|)G(|x|) = k_0x \iff w = f(G) = f(|x|) \quad (5.14)$$

et du coup la loi de commande, qui raisonnablement ne doit dépendre que du gain de l'amplificateur, dépend en fait de l'amplitude du signal à

transmettre, ce qui permet de prédistorde le signal :

$$y[n] = x[n]w^*[n] = x[n]w^*[x[n]] \quad (5.15)$$

$y[n]$  étant la sortie du module de prédistorion,  $x[n]$  le signal à émettre et  $w[x]$  le coefficient multiplicatif de correction qui dépend de l'amplitude de  $x[n]$ . Bien entendu,  $y[n]$ ,  $x[n]$  et  $w[x]$  sont des valeurs complexes.

Nous avons vu que si  $M \approx D$ , le retard de l'erreur par rapport à l'échantillon à transmettre empêche la convergence du système de linéarisation. Pour nous affranchir du décalage du signal d'erreur, on fait l'hypothèse que  $w(|x|)$  peut s'obtenir itérativement en fonction de l'amplitude plutôt qu'en fonction du temps, en développant la récursivité dans (5.5) :

$$w[n] = w[n - 1] + ke^*[n]x[n] \quad (5.16)$$

et puis indexant les coefficients  $w$  par rapport à  $|x|$  plutôt que par rapport à  $n$ , sachant que les calculs de l'erreur (eq. 5.8) se font par rapport à  $n - D$

$$w[|x|] = w[|x|] + ke^*[|x|]x[n - D] \quad (5.17)$$

Graphiquement, la modification de l'algorithme est montrée dans le schéma de la figure 5.6. L'application de la prédistorion se fait au débit d'échantillonnage, les coefficients  $w[|x|]$  sont obtenus par sélection parmi un ensemble de coefficients  $w[|x|]$  correspondant aux différentes valeurs possibles du module de  $x$ . En pratique ces coefficients seront emmagasinés dans un tableau mémoire, et pourront être indexés d'après  $|x|$  ou encore  $|x|^2$ , opération plus simple à réaliser. Ainsi, pour chaque échantillon à émettre, il suffit de calculer l'amplitude (ou la puissance) du signal à émettre, et de lire le facteur de correction qui correspond à cette puissance.

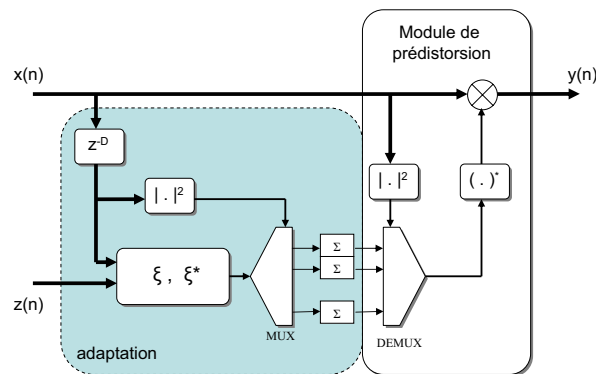


FIG. 5.6: Modification de l'algorithme hyperstable. Les coefficients  $w[|x|]$  sont lus, calculés et indexés par rapport à  $|x|^2$

Prédistorsion		Adaptation	
4 MULT 2 ADD/SUB	$x[n]w[ x ]$	2 ADD/SUB 4 MULT, 2 ADD/SUB 2 MULT 2 ADD/SUB	$e[n]$ $e[n]x[n-D]$ $ke[n]x[n-D]$ $w = w + ke[n]x[n-D]$
COU = 6		COU = 12	

TAB. 5.1: Comparatif des coûts de calcul de la prédistorsion et de l'adaptation

La partie d'adaptation synchronise au mieux le signal en provenance de la boucle de retour et  $x[n]$ , puis elle réalise les opérations typiques de calcul d'erreur et multiplication par  $x[n]$  (5.8)-(5.9) et ce n'est qu'au moment de calculer la récursion (la somme) qu'on indexe par rapport à l'amplitude (ou puissance) de  $x[n]$  (5.17), de manière que seulement le  $w[|x|]$  concerné est actualisé à chaque période d'échantillonnage.

Les processus d'adaptation et de prédistorsion sont ainsi séparés, ce qui permet de relâcher les besoins de suréchantillonnage, dus aux retards  $D$ , lors de l'implémentation.

A ce stade-là, la modification que nous proposons de l'algorithme hyperstable ressemble tout fait à l'algorithme *Complex Gain* proposée par Cavers (cf. 4.2.2 à la page 91) en ce qui concerne la prédistorsion, quoique le mécanisme d'adaptation soit différent. Si on en restait là, on ne profiterait vraiment de la séparation entre prédistorsion et adaptation, si l'adaptation se fait échantillon à échantillon.

En effet, le débit de données est limité par le procédé le plus lent<sup>3</sup>, qui est celui de l'adaptation, comme il est montré dans le bilan de calculs à effectuer dans le tableau 5.1.

D'après ce bilan grossier dans le tableau 5.1, on observe que pour un débit de données en émission fixé, le compromis en complexité est tel qu'il faut que le matériel tourne au double de la vitesse strictement nécessaire, en cas de prédistorsion/adaptation en parallèle. En cas de prédistorsion/adaptation séquentielle, le surdimensionnement devrait être d'un facteur 3 en termes de vitesse de calcul.

Afin d'éviter ce surdimensionnement, on propose de faire carrément l'adaptation *off-line* ou différée, à partir d'ensembles ou vecteurs de données de longueur  $N$ , dans un module à part de celui qui effectue la prédistorsion :

$$\vec{e} = [e[n], e[n-1], e[n-2], \dots, e[n-N]]$$

$$\vec{x} = [x[n-D], x[n-D-1], x[n-D-2], \dots, x[n-D-N]]$$

Ceci convient tout à fait à l'architecture matérielle FPGA+DSP étudiée,

<sup>3</sup>si les opérations de prédistorsion et adaptation se font en parallèle. Autrement, si les opérations se font séquentiellement, la limite est imposée par la somme du coût de calcul des deux procédés, voir section 4.2.4 à la page 93

où le FPGA est en charge de la prédistorsion sans pour autant devoir attendre le résultat de l'adaptation, qui s'effectue dans le DSP à un rythme plus lent, à partir des vecteurs  $\vec{e}$  et  $\vec{x}$ . C'est sous cette perspective, montrée dans la figure 5.7, que nous avons procédé par la suite, autant pour l'étude en simulation que pour l'implémentation matérielle.

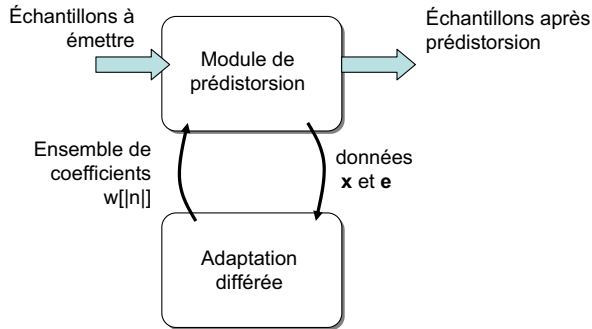


FIG. 5.7: Schéma-bloc du concept de l'adaptation différée

### 5.2.1 Résultats en simulation et raffinement du principe

On modifie le modèle de simulation Matlab dont on dispose pour évaluer les performances de l'approche *off-line* qu'on vient de décrire. On impose les mêmes conditions que lors des simulations précédentes pour ainsi pouvoir établir des comparaisons cohérentes.

Avec  $M = 16$  échantillons/symbole on obtient des résultats contradictoires, à la fois encourageants et décevants, comme on le voit sur la figure 5.8(a), à gauche, où on compare la sortie de l'amplificateur sans linéarisation à celle avec linéarisation. Certes, la réduction d'interférences est remarquable, même à  $M = 16$ , mais un effet de bruit hors bande apparaît.

Après une étude du phénomène, on conclut que cet effet a deux origines :

- A cause de la différente probabilité de passage par chaque valeur d'indexage, même quand le système adaptatif a convergé, les coefficients  $w[|x|]$  ne sont pas actualisés de manière uniforme. Quelques-uns sont adaptés très peu de fois (amplitudes  $|x|$  peu probables) tandis que des autres sont adaptés plus souvent ( $|x|$  plus probable). Normalement, ça ne poserait pas de problèmes dans un paradigme d'adaptation échantillon à échantillon dans le régime permanent. Pour chaque coefficient  $w[|x|]$ , l'erreur finirait pour converger vers zéro, avec une vitesse qui dépendrait de la probabilité de  $|x|$  justement.
- En raison qu'on utilise un principe d'asservissement dans un système qui ne l'est plus, car l'adaptation est différée, ainsi qu'aux différentes

probabilités de  $|x|$  qu'on vient d'évoquer, il se produit un effet de sur-adaptation des coefficients  $w[|x|]$  plus sollicités dans un vecteur de données. Supposons que pour produire l'adaptation, on ait relevé deux vecteur de données,  $\vec{e}$  et  $\vec{x}$ , qui contiennent plusieurs échantillons correspondant à un certain coefficient  $w[|x|]$ . Pour le tout premier échantillon correspondant à  $w[|x|]$ , l'adaptation d'après (5.17) produira un résultat juste,  $w[|x|]$  s'approchant de sa valeur idéale. Mais par la suite, lorsqu'on applique (5.17) sur ce même  $w[|x|]$ , les erreurs ne prenant pas en compte la correction précédente, car ils ont été relevés au début de l'étape, un effet de dépassement de la valeur idéale de  $w[|x|]$  se produit.

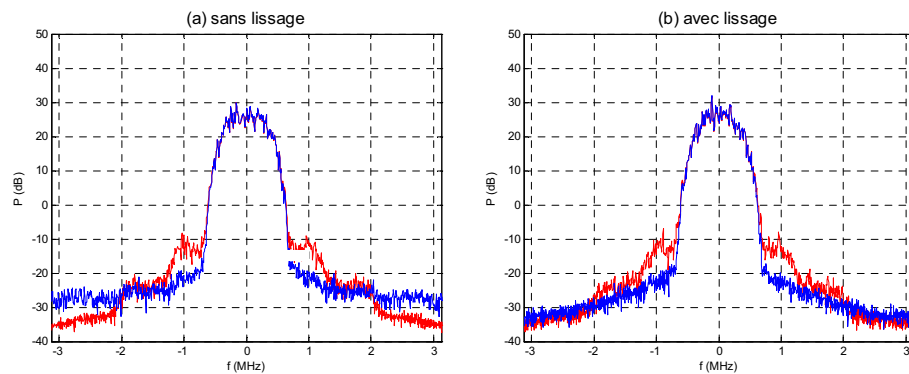


FIG. 5.8: Etude de l'algorithme hyperstable numérique modifié, adaptation différée,  $M = 16$ . Le lissage des coefficients permet de réduire davantage les distorsions hors bande

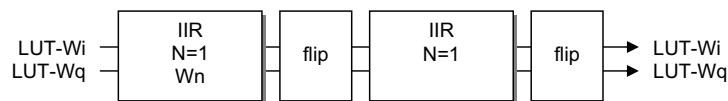


FIG. 5.9: Structure du filtre forward-backward

En pratique, ces deux effets combinés, produisent des discontinuités et incohérences dans l'ensemble des valeurs de  $w[|x|]$ . Lorsqu'en fin de l'adaptation on applique les coefficients au signal, ces discontinuités prennent la forme de bruit hors bande. Un exemple de l'ensemble de coefficients  $w[|x|]$  à un moment donné est montré dans la figure 5.10(a), à gauche. Or, puisque cet ensemble de facteurs de correction dépend implicitement des réponses AM-AM et AM-PM de l'amplificateur, qui sont des fonctions continues, on attendrait une fonction continue aussi.

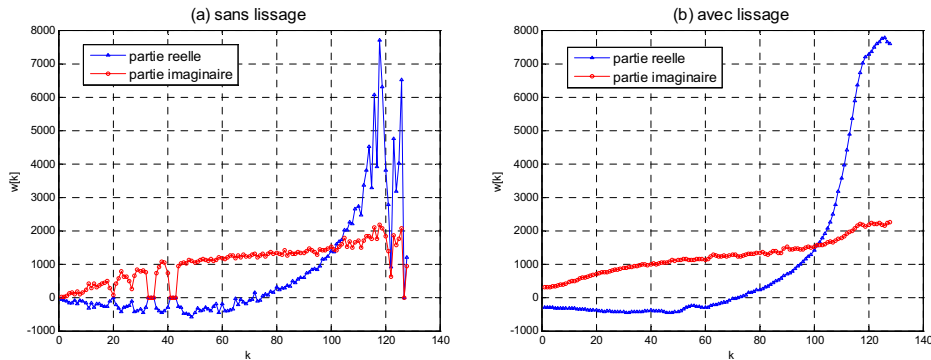


FIG. 5.10: Ensemble des coefficients  $w[[x]]$ , avec et sans lissage

La solution triviale à ce problème est de réduire la taille des vecteurs de données utilisés pour l'adaptation de manière à ce que chaque  $w[[x]]$  ne soit adapté qu'une seule fois. A la limite, ceci veut dire produire une adaptation échantillon-à-échantillon, qui n'est pas intéressante en termes de vitesse de convergence.

Dans nos expériences, nous avons préféré une autre solution. Nous proposons d'ajouter une fonction de lissage de coefficients qui prenne l'ensemble de valeurs  $w[[x]]$  à un moment donné comme vecteur d'entrée et réalise un double filtrage du type *forward-backward* [Smi99], comme il est montré dans la figure 5.9, pour rendre un ensemble de coefficients  $w[[x]]$  lissés. L'intérêt d'utiliser ce filtre est sa simplicité d'implémentation, et puisqu'il est bidirectionnel il est donc anti-causal et sa réponse en phase est égale à zéro, ce qui permet de garder les valeurs sur les extrêmes de l'ensemble  $w[[x]]$ . Comme on voit dans la figure 5.10(b), à droite, la fonction de lissage rend un ensemble de valeurs continues, ce qui permet en pratique d'améliorer les performances en réduction d'interférences et bruit, comme il est montré dans la figure 5.8(b), à droite.

### 5.3 Conception logicielle et matérielle

Finalement, nous avons réalisé l'implémentation matérielle de la méthode validée par simulation sur l'architecture émettrice FPGA+DSP proposée dans le chapitre précédent, dans le but de linéariser l'amplificateur de puissance RF en aval de la chaîne de l'émetteur, grâce à l'opération en boucle fermé et la suite de traitement conjoint au sein du DSP et la FPGA. Le traitement du signal sera en fait partagé entre ces deux dispositifs, dont on cite les principaux rôles par la suite :



**FPGA** En charge du stockage du signal à transmettre, de l'exécution de la fonction de linéarisation, de l'envoi du signal dans les étapes en aval de l'émetteur, et, finalement de la récupération du signal démodulé dans la boucle de retour pour extraction de la fonction d'adaptation. En l'occurrence, nous avons utilisé une carte de développement qui inclut un dispositif Xilinx Virtex-II. Notons que les convertisseurs DAC et ADC sont liés au FPGA, mais extérieurs à ce dispositif, bien entendu, et non reliés directement au DSP. La fréquence d'échantillonnage des convertisseurs, conjointement avec le nombre d'échantillons par symbole, établit la largeur de bande d'émission/correction du système.

**DSP** Maître du système. Reçoit du FPGA les buffers de données transmises et reçues, et à partir de ces données calcule la fonction d'adaptation, et surveille le fonctionnement du système. Nous avons utilisé une carte de développement d'Analog Devices qui inclut le dispositif AD-21065L et des facilités de communication avec des dispositifs externes via une interface appelée EMAFE<sup>4</sup> dont on se servira pour communiquer avec le FPGA.

### 5.3.1 Communications FPGA - DSP

Afin de faire communiquer les deux dispositifs, une interface de communication a été câblée pour permettre une liaison à travers le connecteur EMAFE de la carte DSP. Le connecteur EMAFE dispose d'un bus de données, d'un bus d'adresses, une ligne d'interruption (IRQ) et d'autres lignes de contrôle. La liaison physique entre le DSP et la FPGA est montrée dans la figure 5.11. Cette liaison via EMAFE permettra au FPGA d'agir comme un esclave du DSP. En effet, le FPGA sera mappé sur une partie précise de l'espace de mémoire du DSP. Ainsi, du côté DSP, la communication avec le FPGA se résume à des accès de lecture/écriture dans l'espace de mémoire réservé à cet effet.

Pour expliciter le déroulement des communications, voici un exemple que nous avons utilisé lors des essais de la mise en œuvre de la partie matérielle, dans la figure 5.12. Afin de tester en même temps les lectures et les écritures, nous avons programmé le FPGA pour fonctionner comme dispositif d'écho, le FPGA devant renvoyer en sortie la donnée qui lui a été écrite par le DSP. Cet exemple très banal montre non seulement la différence des approches de programmation entre les deux dispositifs, mais surtout, le fait que le DSP exécute séquentiellement des opérations, accès en mémoire et itérations, alors que dans le FPGA il n'y a rien qui *s'exécute* dans ce sens du mot. Au contraire, la description du matériel produit carrément une réalisation de ce matériel, en l'occurrence portes logiques simples (**or**), multiplexeurs (**when**), registres (**process**).

---

<sup>4</sup>EMAFE=Enhanced Modular Analog Front End

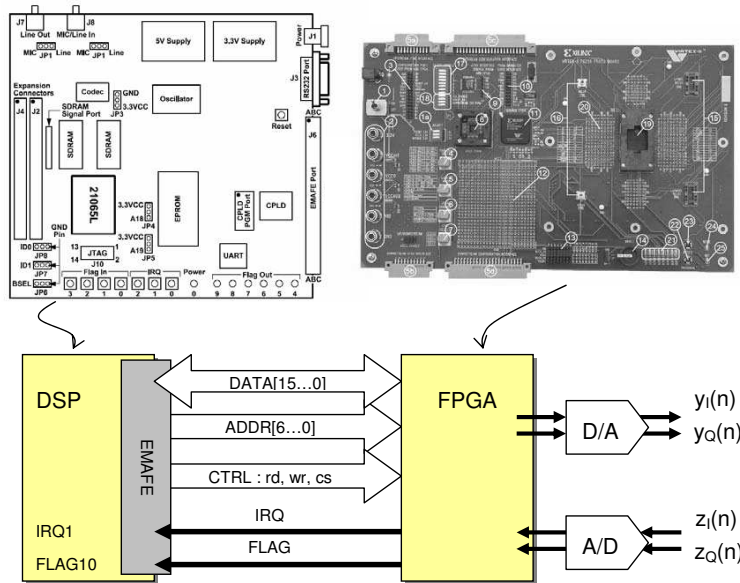


FIG. 5.11: Liaison physique entre le DSP et FPGA à travers le module d'expansion EMAFE sur la carte AD-21065L

C'est justement sous cette perspective que nous avons choisi de ramener les tâches de prédistorsion sur le FPGA, et celles concernant l'adaptation vers le DSP. Et c'est aussi à partir des capacités de chaque dispositif que nous avons établi le protocole de communication et d'exécution de tâches entre les deux dispositifs, comme il est discuté par la suite.

Afin que le DSP soit capable de calculer la fonction de prédistorsion, il faut que le FPGA lui envoie les données reçues après démodulation, qui contiennent l'information de la distorsion ; mais aussi les données à émettre, qui serviront de référence. Le FPGA prédistorsionne, transmet et capture continuellement des données, et les enregistre temporellement dans un buffer. En même temps, le DSP procède à l'adaptation des coefficients. Quand le DSP a fini l'adaptation, il transfère les résultats au FPGA, sous forme de table de coefficients  $w[|x|]$ . Ensuite, il fait une requête de transfert de données au FPGA, qui arrête la capture de données dès que le buffer est plein, et transfère les données du buffer vers le DSP pour qu'un nouveau cycle d'adaptation puisse démarrer. Le diagramme d'événements dans la figure 5.13 illustre le flux d'actions précédemment décrites.

### 5.3.2 Partie Adaptation et DSP

Dans ce volet nous traitons la conception logicielle concernant l'adaptation de la fonction de prédistorsion, tel qu'elle est représentée dans la figure 5.13. L'adaptation prend comme entrées les vecteurs de données reçus du

Code s'exécutant dans le DSP

```

For data = 0x00 to 0xFF
    Ecrire data sur la FPGA
    Buffer(data) = lire un byte de la FPGA
    Si buffer(data) == data → OK
    Sinon, erreur++
End for

```

Description matérielle de la fonction de la FPGA (VHDL)

```

wrenable <= cs or wr;
LATCH <= DATA when wrenable = '0'; -- FPGA reads data

process (CLK)
begin
    if CLK'event and CLK = '1' then
        DATA_OUT <= LATCH;
    end if;
end process;

rdenable <= cs or rd; -- FPGA writes data

DATA <= DATA_OUT when rdenable='0' else "ZZZZZZZZ";

```

FIG. 5.12: Fonction Echo. Exemple d'établissement de communication entre le DSP et la FPGA, *cs, wr* et *rd* étant les signaux de contrôle, en provenance du DSP vers la FPGA, et *DATA* le mot de données binaire échangé entre les deux dispositifs

FPGA, et donne comme sortie l'ensemble de coefficients  $w[[k]]$  qui serviront à prédistorer le signal. En pratique, la partie adaptation se compose d'une suite de tâches avant et après le simple calcul de l'équation (5.17) qui fournit les coefficients  $w[[k]]$  nécessaires au module de prédistorsion. L'adaptation se compose de trois étapes séquentielles, tel qu'il est montré dans la figure 5.14.

1. Prétraitement. Etape dans laquelle les données à traiter ultérieurement sont traitées dans le but d'améliorer les performances du calcul de coefficients.
2. Calcul des coefficients. A partir des vecteurs de données de référence et les données de la boucle de retour, traités lors de l'étape précédente, le calcul des coefficients d'après (5.17) se produit.
3. Post-traitement. L'ensemble de coefficients complexes  $w[[k]]$  est lissé selon le schéma proposé dans la section 5.2.1, à la page 139.

### Prétraitement

Le prétraitement se décompose à son tour de plusieurs tâches. En général, trois problèmes d'estimation sont à résoudre :

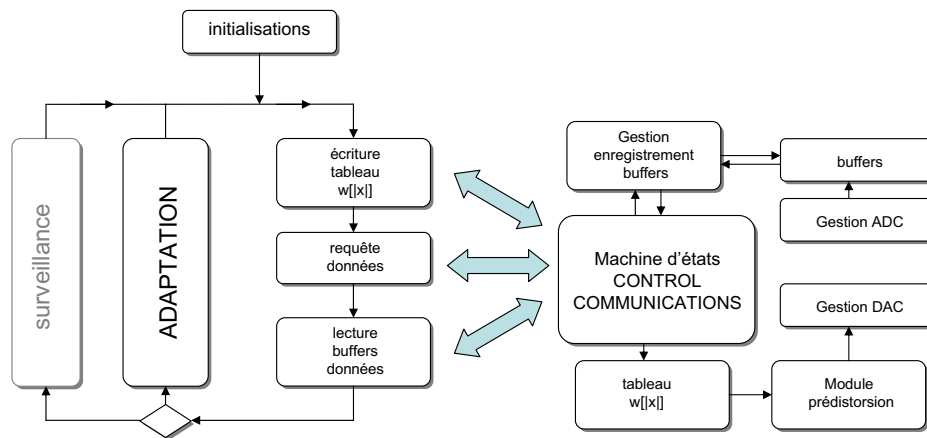


FIG. 5.13: Flux d'actions du côté DSP/adaptation (à gauche) et du côté FPGA/prédistorsion (à droite). Dans le DSP les actions s'enchaînent séquentiellement, alors que dans le FPGA le matériel dédié à chaque fonction permet un haut degré de parallélisme

- L'estimation du décalage temporel  $D$  entre :
  - le signal à émettre, qui se trouve dans le buffer :  
 $\vec{x} = [x[n], x[n-1], x[n-2], \dots]$
  - le signal en sortie de l'amplificateur, en provenance de la boucle de retour, qui se trouve dans le buffer :  
 $\vec{z} = [z[n-D], z[n-D-1], z[n-D-2], \dots]$

La contribution principale à ce décalage est la latence des convertisseurs ADC dans la voie de retour, et, dans une moindre mesure, du temps de propagation du signal dans la chaîne de l'émetteur (modulateur, amplificateur, démodulateur). Normalement, pour une implémentation donnée, ce décalage restera fixe le long de la vie opérationnelle du système.
- Estimation de l'*offset* DC dans le vecteur de données  $\vec{z}$ . Les données en provenance de la boucle de retour présentent un niveau de tension continu extrêmement gênant pour la suite des opérations. Cette composante continue est due aux imperfections du matériel, dont, surtout, le mixage de la porteuse avec elle-même lors de la démodulation. Ce mixage se produit à cause de l'isolement non infini entre l'entrée du signal RF et l'entrée de la porteuse de référence dans le démodulateur. Cette composante continue non souhaitée est susceptible de dérives au cours du temps ainsi qu'en fonction de la porteuse, et donc l'intérêt est de pouvoir faire un suivi permanent de ce niveau afin de pouvoir l'éliminer.

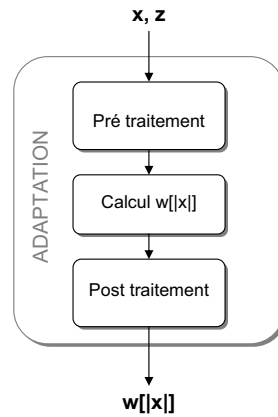
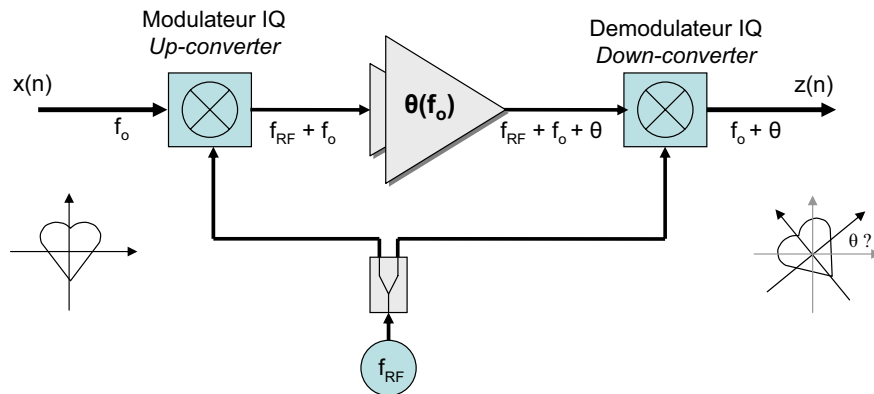


FIG. 5.14: Etapes de l'adaptation

- Estimation grossière du déphasage entre le signal complexe dans la voie de référence et celui de la boucle de retour. Ce déphasage est fonction de la fréquence porteuse. Lorsqu'on transmet un certain signal, et qu'on récupère ce signal déphasé, il s'agit de déterminer l'angle de rotation  $\theta$ , tel qu'il est montré dans la figure 5.15. Le processus d'estimation du déphasage devra avoir lieu non seulement au démarrage, mais aussi à chaque changement de la fréquence porteuse.

FIG. 5.15: Exemple du problème de l'estimation du déphasage. La constellation I/Q de départ est déphasée d'un certain angle  $\theta$  à estimer lors de la réception

**Estimation du décalage entre  $\vec{x}$  et  $\vec{z}$ .** Pour déterminer le décalage temporel (en nombre d'échantillons) entre les données de référence et celles en provenance de la boucle de retour, on s'est servi de la fonction de corrélation

entre les valeurs de puissance des buffers  $\vec{x}$  et  $\vec{z}$ . En particulier, la fonction de corrélation croisée circulaire entre les puissances de  $\vec{x}$  et  $\vec{z}$  donne moins d'ambiguïté que la seule fonction de corrélation croisée et plus de souplesse d'implémentation dans le DSP. L'index du maximum de cette fonction est l'estimation du décalage en nombre d'échantillons.

Il est à remarquer dans ce cas l'avantage de travailler avec des vecteurs de données au lieu de travailler sous un paradigme d'adaptation échantillon à échantillon, ce qui ne permettrait pas réaliser une telle procédure de synchronisation. Dans la figure 5.16 il est montré le fonctionnement et le résultat de l'opération de corrélation. D'après les échantillons d'un signal QAM en  $\vec{x}$  et  $\vec{z}$ , complexes, délivrés par la FPGA (en haut, à gauche), la puissance  $I^2 + Q^2$  de chaque buffer est calculée (en haut, à droite). Puis ensuite nous avons évalué les performances de la corrélation normale entre puissances (en bas, à gauche), et le résultat de la corrélation circulaire entre puissances (en bas, à droite).

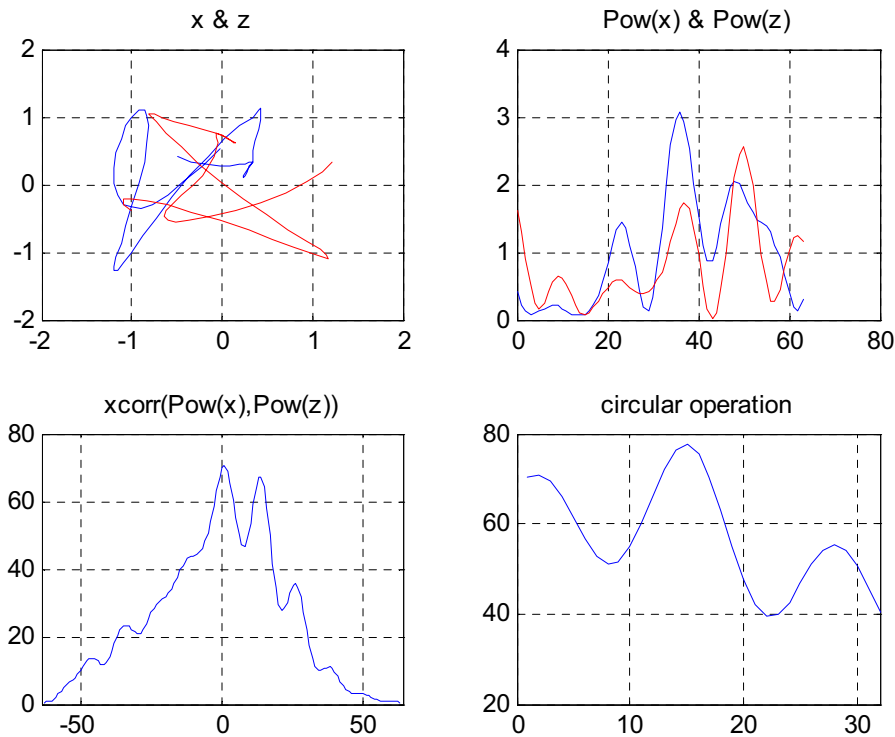


FIG. 5.16: Exemple de calcul du décalage. Buffers  $\vec{x}$  et  $\vec{z}$  I/Q de 64 échantillons, décalage de 14 échantillons, plus un certain déphasage. L'opération circulaire donne un bon résultat, sans ambiguïté, et le déphasage (rotation de la constellation) ne pose pas de problème car la corrélation se fait d'après la puissance  $I^2 + Q^2$ , qui supprime toute information de phase

En pratique, cette fonction de synchronisation est exécutée à plusieurs reprises lors de l'initialisation du système, avant toute procédure d'adaptation, et une décision à la majorité est prise. La synchronisation s'exécute aussi périodiquement quand le système commute en mode de supervision (voir figure 5.13). En revanche, ce n'est pas nécessaire de l'exécuter à chaque fois qu'on procède à l'adaptation, le décalage étant censé être fixe, ceci permettant de réduire la charge de travail du DSP.

**Estimation de l'offset DC.** En ce qui concerne l'élimination de la composante continue, pour chaque voie  $I$  et  $Q$ , on essaiera de déterminer l'offset pour en faire la compensation avant la suite des calculs. Par définition des signaux QAM utilisés dans nos expériences, les moyennes des voies  $I$  et  $Q$  doivent être idéalement zéro. A partir de l'estimation de la composante continue, on pourra l'éliminer par soustraction sur les données  $\vec{z}$  en provenance du FPGA. Nous avons abordé l'estimation de l'offset comme un problème de filtrage, sachant comme le DSP se prête à effectuer ce type d'opérations. En l'occurrence, il s'agit de faire passer les échantillons de  $\vec{z}$  à travers un filtre à réponse fréquentielle suffisamment étroite afin qu'en sortie il ne reste que la composante continue du signal, à soustraire de  $\vec{z}$  ensuite.

Après étude de plusieurs possibilités pour la conception du filtre (FIR *Moving Average*, IIR d'ordre 1 ou 2, ou encore enchaînement de deux étapes IIR d'ordre 1), nous avons conclu qu'un bon compromis entre performances, coût d'implémentation et maniabilité des coefficients est de procéder en deux étapes :

1. Calculer la moyenne arithmétique des buffers en réception (taille 64 échantillons, typiquement)
2. Filtre par IIR, ordre 1, les moyennes précédentes, en actualisant la mesure de l'offset à chaque réception d'un nouveau buffer  $\vec{z}$

Nous avons testé ce principe en simulation, avec les résultats montrés dans la figure 5.17. En haut les moyennes tous les 64 échantillons, en bas le résultat final après filtrage des moyennes précédentes avec un filtre IIR du premier ordre.

En pratique, il s'avère convenable effectuer l'élimination de l'offset avant les estimations du décalage temporel et du déphasage. Ceci est dû au simple fait que ces deux estimations nécessitant le calcul de fonctions de corrélation et/ou des fonctions d'erreur, une élimination préalable des offsets DC permet d'enlever de  $\vec{x}$  et  $\vec{z}$  une composante qui perturbe les estimations de décalage et déphasage. Eliminer l'offset DC en premier améliore donc la fiabilité, la robustesse et la justesse des estimations en aval.

**Estimation du déphasage entre  $\vec{x}$  et  $\vec{z}$ .** En ce qui concerne l'estimation du déphasage, nous avons implémenté une technique grossière qui nous

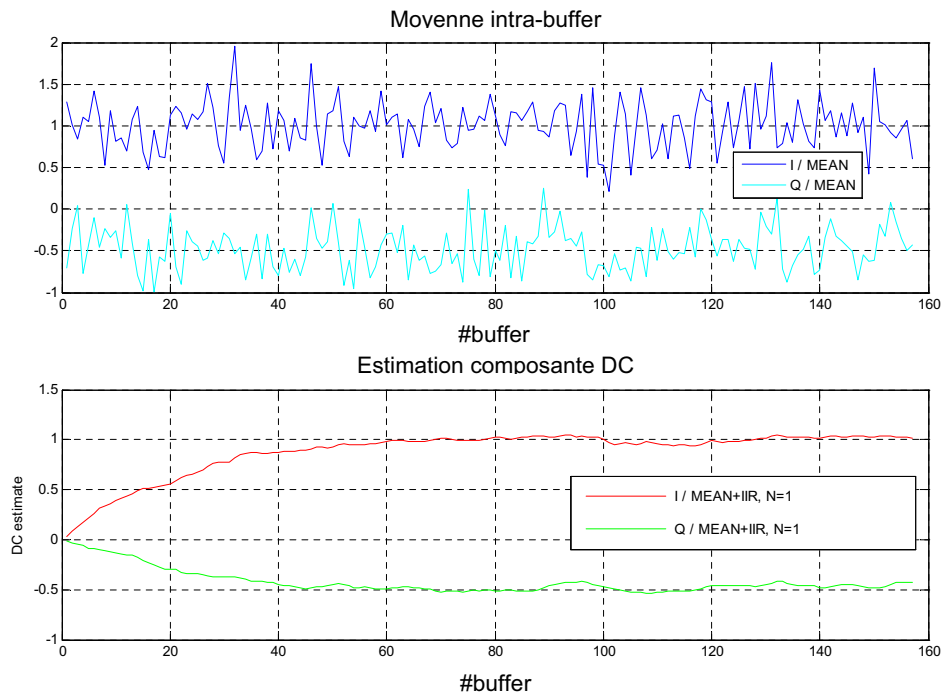


FIG. 5.17: Estimation itérative de la composante continue des buffers  $\vec{z}$

permet tout simplement de ramener la constellation déphasée dans  $\vec{z}$  au premier quadrant (c'est-à-dire, restreindre le déphasage à  $\pm \frac{\pi}{2}$ ) quand ce n'est pas le cas. En effet, plus de finesse n'est pas justifiée, car encombrante du point de vue du coût computationnel, et, surtout, parce que l'algorithme d'adaptation lui-même réalisera implicitement cette tâche du moment où l'erreur entre  $\vec{x}$  et  $\vec{z}$  sera minimisée (et donc leur déphasage).

En revanche, l'intérêt de ramener  $\vec{z}$  au premier quadrant est double. D'un côté, par souci de stabilité de l'adaptation, à cause de l'utilisation de lots de données et de la question de la sur-adaptation qu'on a traité précédemment. De l'autre côté, par souci de vitesse de l'adaptation, en établissant un point de départ pour l'erreur entre  $\vec{x}$  et  $\vec{z}$  plus favorable que si le déphasage n'avait pas été pré-corrigé.

Pour faire ceci avec un encombrement minimum, on calcule directement la puissance de l'erreur entre la référence  $\vec{x}$  et les versions déphasés de 0, 90, 180 et 270 degrés du signal en sortie de l'amplificateur :  $\vec{z}, \vec{z} \times e^{j\frac{\pi}{2}}, \vec{z} \times e^{j\pi}, \vec{z} \times e^{j\frac{3\pi}{2}}$ . Ces déphasages peuvent facilement s'effectuer au moyen de changements entre les parties réelles et imaginaires dans  $\vec{z}$  et inversions de signe de celles-ci. Le minimum parmi ces quatre erreurs donne une idée du déphasage, avec une résolution de  $\pm \frac{\pi}{4}$ , résolution qui convient tout à fait au



but envisagé. Une fois que le déphasage est déterminé, toutes les données sont affectées par ce déphasage pour les calculs ultérieurs. Sur l'exemple de la figure 5.18, la constellation QPSK sur la voie  $z$  est ramenée au premier quadrant au moyen d'un changement de phase de  $e^{j\frac{3\pi}{2}}$ . Ainsi, l'erreur de départ entre  $\vec{x}$  et  $\vec{z}$  est-il réduit directement.

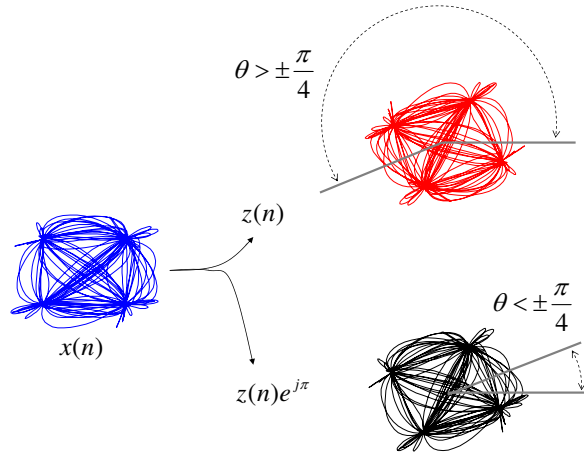


FIG. 5.18: Exemple de compensation du déphasage

### Adaptation

Cette partie du logiciel s'occupe du calcul de la fonction de prédistorsion à partir des données  $\vec{x}$  et  $\vec{z}$  fournies par le FPGA après le pré-traitement. En l'occurrence, la fonction de prédistorsion  $f_{PD}$  prend ici la forme d'un ensemble de coefficients complexes,  $w[|x|]$ , qui s'obtiennent à partir de (5.8) et (5.17). La modification de l'algorithme original que nous avons proposée rend des facteurs de correction dépendants de l'amplitude du signal à émettre. C'est ainsi que nous avons proposé une extension parallélisée de la structure du linéarisateur, comme il a été montré dans le schéma de la figure 5.6, dans lequel il existe un banc de filtres  $\frac{1}{z}$ . Dans le principe, pour chaque  $|x|$ , seulement un de ces filtres est actif, ce qui donne justement les valeurs de correction dépendantes de  $|x|$ ,  $w[|x|]$ .

En pratique, le calcul du module de  $x$  est à éviter, parce qu'il fait intervenir une opération racine carrée, coûteuse en termes de calcul dans le DSP (et dans le FPGA d'ailleurs). C'est pour cette raison que nous préférons obtenir les coefficients  $w$  en fonction de la puissance de  $x$ ,  $|x|^2 : w[|x|^2]$ . Bien entendu, l'opération de prédistorsion devra être congruente avec ceci, et du coup le module de prédistorsion réalisera désormais l'opération

$$y[x] = x[n]w[|x[n]|^2] \quad (5.18)$$

L'indexation à partir de la puissance permet de placer un plus grand nombre d'entrées correspondant aux régions de saturation de l'amplificateur. Autre aspect pratique, inutile de considérer toutes les puissances de  $x$  possibles et disposer d'un banc  $\frac{1}{z}$  pour chacune. Pour des composantes  $\langle I, Q \rangle$  de  $N$  bits, ceci nécessiterait un banc de filtres d'environ  $2^{2N}$  éléments. En pratique, on fait intervenir une fonction d'indexation pour restreindre le nombre de coefficients  $w[|x|^2]$  possibles. Cette fonction d'indexage est en réalité une troncature du mot binaire résultant du calcul de la puissance calculée directement à partir de  $x$ . Ainsi, on peut aisément restreindre le nombre d'index possibles à un nombre entier de puissances de deux : 64, 128, 256 ou 512 par exemple, ce qui est pratique vis-à-vis de l'implémentation du module de prédistorsion dans le FPGA.

### Post traitement

Les opérations de post traitement ne concernent que le filtrage *forward-backward* des coefficients de prédistorsion décrit à la section 5.2.1. En pratique, un filtre IIR d'ordre 1 s'avère utile pour ce faire. Les parties réelle et imaginaire de  $w[|x|^2]$  sont filtrés séparément quand le calcul de l'adaptation est fini, et ensuite ces nouveaux coefficients sont transférés au FPGA.

### 5.3.3 Partie prédistorsion et FPGA

Le module de prédistorsion pouvant être formalisé comme un produit complexe entre le signal à émettre et un coefficient de prédistorsion, une seule cellule BPC convient à l'implémentation (cf. figure 4.15, page 119). Pour conformer la table LUT de la cellule BPC, et vis-à-vis des contraintes matérielles, les coefficients  $w$  ont été en pratique enregistrés sur 2 blocs mémoire SRAM de 16 x 1024 bits. Un des blocs enregistre la composante I des coefficients,  $w_I$ ; l'autre bloc enregistre la partie Q des coefficients,  $w_Q$ .

Plus précisément, les 1024 positions de chaque bloc sont organisées en deux sub-blocs de 512 positions. Un des deux sub-blocs enregistre les données en provenance du DSP tandis que l'autre sert à fournir les coefficients à l'étage d'émission. Les fonctionnalités de chaque sub-bloc sont inter-changées à la fin de chaque nouveau transfert de valeurs  $w$  actualisées depuis le DSP. Tel qu'il est montré dans la figure 5.19, une partie *multiplexage et contrôle* s'occupe d'alterner les positions de lecture/écriture et vice-versa. De cette manière nous assurons qu'il ne se produira pas d'accès simultanés en écriture et lecture lorsque le DSP écrit dans une position de la table LUT et que la prédistorsion requiert la valeur de cette même position. De la même manière, il ne se produira pas de discontinuités en émission lorsque le remplissage des tables a lieu au moment où il existerait la possibilité de lire des anciens et nouvelles valeurs de  $w$ . Logiquement, cette implémentation permet une longueur maximale pour la table de coefficients de 512, soit 512 niveaux de

puissance.

A part la prédistorsion en soi, le FPGA inclut aussi des moyens d'enregistrer les données  $\tilde{z}$  en sortie de l'amplificateur, données qui doivent être transférées au DSP. Le DSP génère périodiquement des requêtes vers le FPGA, ce qui déclenche le transfert de données et la capture de nouveaux buffers de données. Tel qu'il est montré dans la figure 5.20, deux machines à états servent à contrôler les deux processus de transfert et de capture de données.

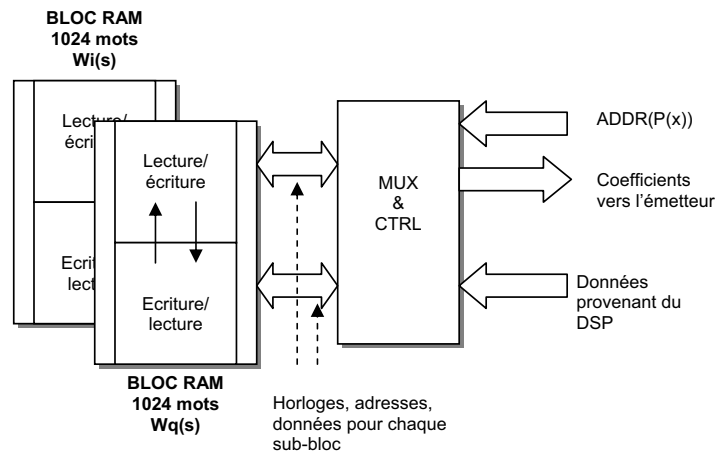


FIG. 5.19: Déploiement des tables LUT dans une cellule BPC avec alternance des lectures/écritures et vice-versa entre les deux sub-blocs de chaque bloc SRAM

## 5.4 Résultats Experimentaux

Les résultats expérimentaux ici présentés doivent être considérés sous une perspective qualitative plutôt que quantitative, en tant que travaux menés dans la première étape de cette thèse. Nous les incluons néanmoins parce qu'ils nous permettent de montrer comment l'approche DSP+FPGA est bien adaptée à la tâche de linéarisation, et nous a permis de tester le fonctionnement de la prédistorsion avec l'adaptation différée telle que nous l'avons proposée un peu plus tôt.

Les premiers résultats que nous montrons permettent de constater qualitativement le bon fonctionnement des méthodologies proposées, tant la modification de l'algorithme original que l'adaptation différée, que le lissage des tables de coefficients. Dans la figure 5.21 nous observons le résultat de la linéarisation sans lissage, à comparer avec ceux de la figure 5.22, où le lissage des coefficients donne une nette amélioration en ce qui concerne les distorsions hors bande et la continuité des coefficients.

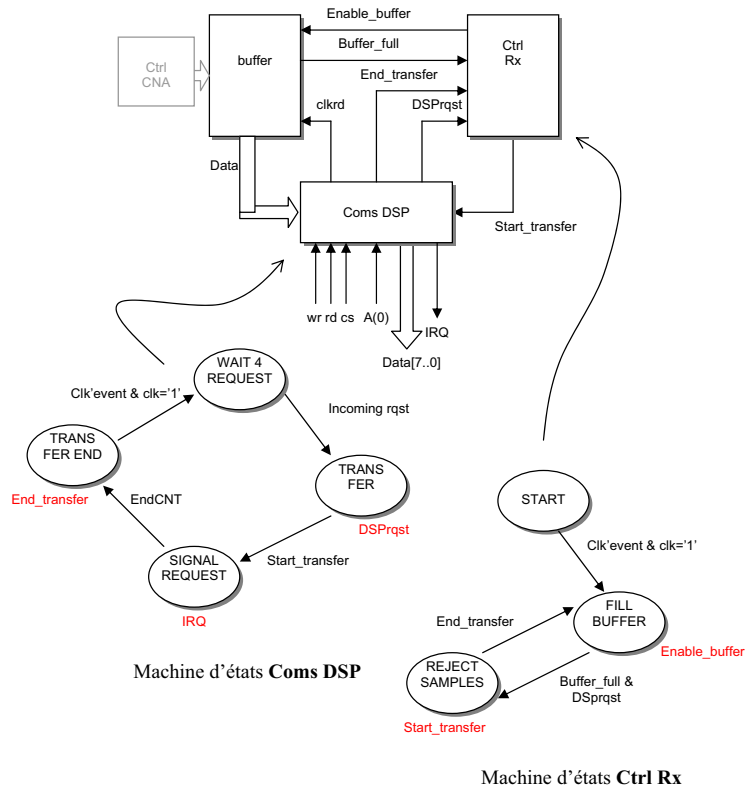


FIG. 5.20: Transferts DSP-FPGA et capture de données : architecture et machines d'états

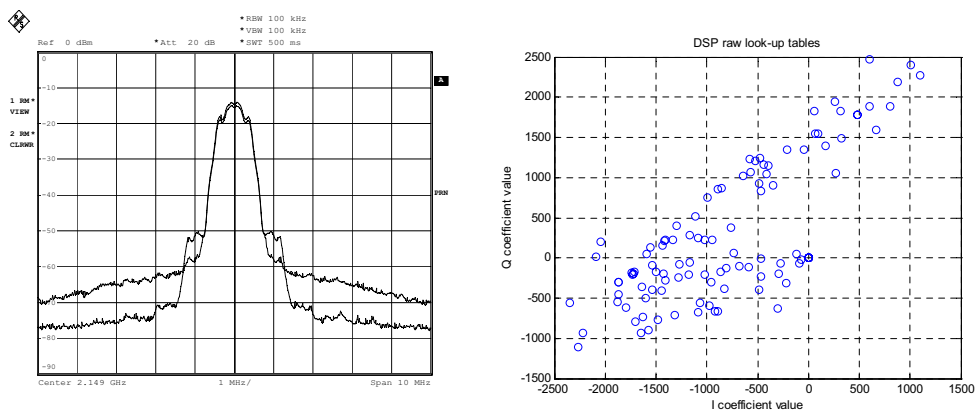


FIG. 5.21: Prédistorsion sans lissage des coefficients. Spectre du signal, à gauche ; et contenus des tables LUT, à droite

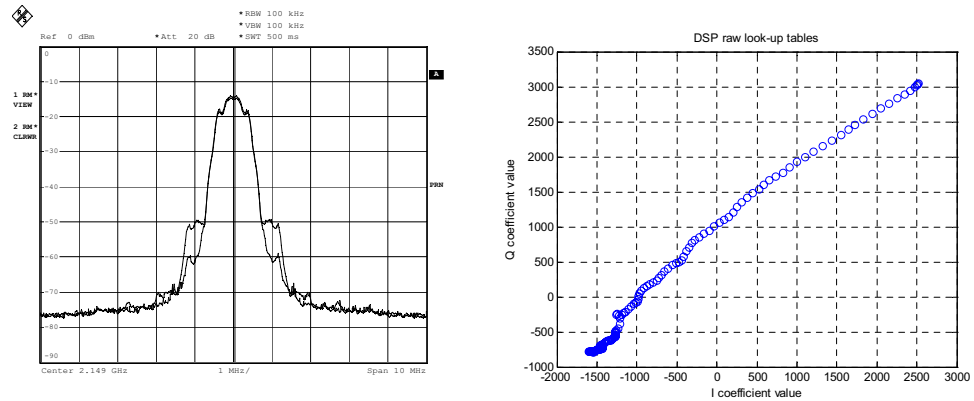


FIG. 5.22: Prédistorsion avec lissage des coefficients. Spectre du signal, à gauche ; et contenus des tables LUT, à droite

Ces premiers résultats nous ont encouragé à poursuivre nos recherches, et dans un deuxième temps nous avons exploré la question de comment augmenter la largeur de bande en émission<sup>5</sup> sans pour autant pénaliser le système en termes de consommation de la circuiterie numérique. On sait que la largeur de bande en émission dépend de la fréquence d'échantillonnage ( $f_s$ ), du nombre d'échantillons par symbole ( $M$ ) et du *roll-off* ( $\beta$ ) du filtre de mise en forme :

$$BW \propto (1 + \beta) \frac{f_s}{M} \quad (5.19)$$

Pour augmenter cette largeur de bande  $BW$  en émission, nous avons considéré :

- Soit d'augmenter  $f_s$  : ceci fait augmenter la consommation des dispositifs, notamment celle des convertisseurs ADC et DAC. En plus, dans notre cas particulier ceci pose un problème de *jitter*<sup>6</sup> qui dégrade la qualité du signal émis
- Soit de réduire  $M$  : ceci complique le processus d'adaptation, parce qu'on a moins d'amplitudes possibles en émission, et surtout parce qu'on perd en résolution lors de la synchronisation entre les voies  $\vec{x}/\vec{z}$ . Cette perte de résolution est une cause de dégradation de performances

Nous avons choisi de ne pas agir sur  $f_s$  mais plutôt de faire diminuer  $M$ . Ensuite, afin de ne pas pénaliser le processus d'adaptation, on envisage l'utilisation de techniques de décimation/interpolation pour présenter au module d'adaptation un nombre  $M$  grand (sur-échantillonnage élevé  $\Rightarrow$  finesse du

<sup>5</sup>histoire de se placer à l' hauteur de l'état de l'art, cf. Tableau 4.2

<sup>6</sup>mauvaise intégrité du signal des horloges sur notre maquette

synchronisme) tandis que la partie émettrice voit un  $M$  petit (bande passante élargie pour une  $f_s$  donnée). Un rapport échantillons/symbole réduit au niveau des convertisseurs DAC et ADC permet augmenter le débit de données et la largeur de bande sans avoir à augmenter les horloges et donc la consommation du système.

Au vu de la quantité de ressources disponibles dans le circuit FPGA que nous utilisons, nous y avons inclus ces fonctions de décimation/interpolation, de la manière qui est montrée schématiquement dans la figure 5.23, où les signaux sont interpolés avant l'enregistrement dans les buffers à envoyer au DSP. Une étude préalable en simulation nous a permis de déterminer qu'un taux d'interpolation  $\times 4$  offre un bon compromis entre la réduction de distorsions (liée à la finesse du synchronisme), la vitesse de convergence (d'autant plus lente que le suréchantillonnage est élevé) et enfin, le coût computationnel.

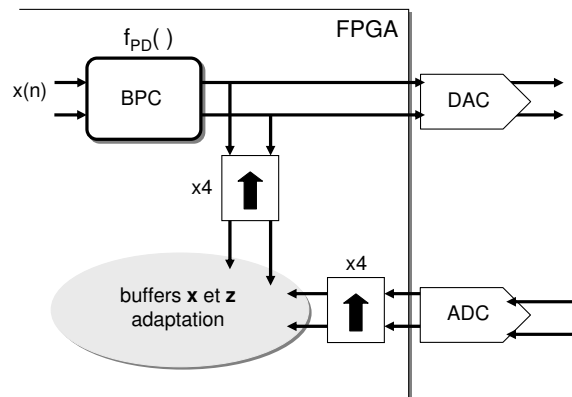


FIG. 5.23: Inclusion de fonctions d'interpolation dans la FPGA

Une manière d'implémenter l'interpolation sur FPGA de manière très économique en termes de besoins matériels est au moyen desdits filtres CIC<sup>7</sup>[Hog81]. Ce type de filtres permet d'atténuer les fréquences image qui apparaissent lors de l'interpolation sans avoir à faire appel à des multiplicateurs, tel qu'on peut voir dans le schéma du filtre interpolateur de la figure 5.24. Par ailleurs, au niveau matériel, ce type de filtres se réalise avec registres à décalage et modules d'addition, ce qui le rend spécialement adapté à l'implémentation dans une FPGA de gamme moyenne comme celle que nous utilisons. Dans la figure 5.25 est montré un exemple d'application en simulation en terme de densité spectrale du signal. On constate comme la réponse du filtre doit être suffisamment large afin de préserver l'information de distorsion dans les canaux adjacents. En même temps, cette réponse doit atténuer convenablement les fréquences image. Même si la bande pas-

<sup>7</sup>CIC=Cascaded Integrator-Comb

sante du filtre CIC n'est pas plate, nous n'avons pas considéré nécessaire un mécanisme de compensation, car les deux canaux  $x$  et  $z$  verront la même transformation linéaire, produisant une mesure de l'erreur utilisable pour les propos de l'adaptation.

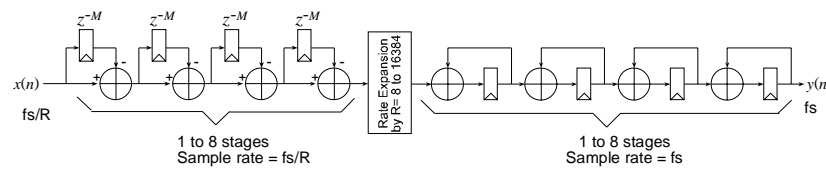


FIG. 5.24: Schéma d'un filtre CIC interpolateur, extraite de la documentation fournie par Xilinx

Nous avons mené des tests avec une fréquence d'échantillonnage de 12.5MHz –comme dans les mesures précédentes– mais avec un ratio  $M = 8$  échantillons/symbole, ce qui rend un signal d'environ 2.5MHz de bande passante, en fonction du *roll-off*, bien entendu. Dans la figure 5.26 sont montrés les spectres en émission du signal sans linéarisation et du signal avec linéarisation et interpolation. La puissance de pic étant comparable dans les deux cas, les distorsions hors bande sont réduites entre 10 et 15 dB dans le cas avec linéarisation.

L'utilisation de l'interpolation avant l'adaptation permet de maintenir la qualité de l'adaptation, tout en permettant des fréquences d'échantillonnage réduites au niveau des convertisseurs DAC et ADC, ce qui est intéressant du point de vue de la consommation du système émetteur.

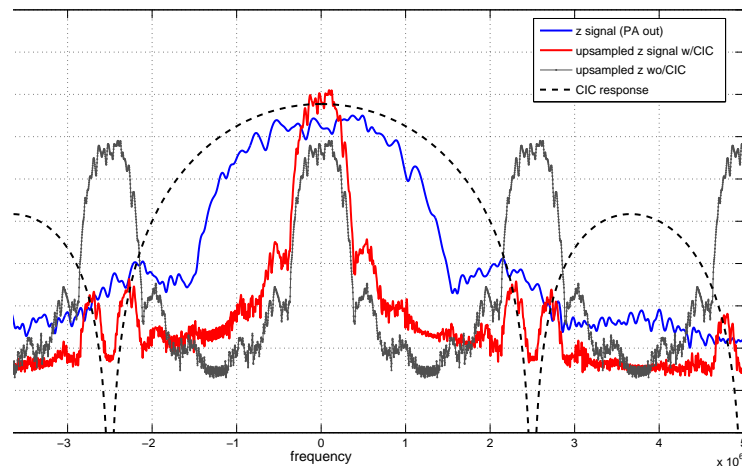


FIG. 5.25: Etude des filtres CIC. Exemples de spectre : signal à interpoler, signaux interpolés, et réponse du filtre CIC

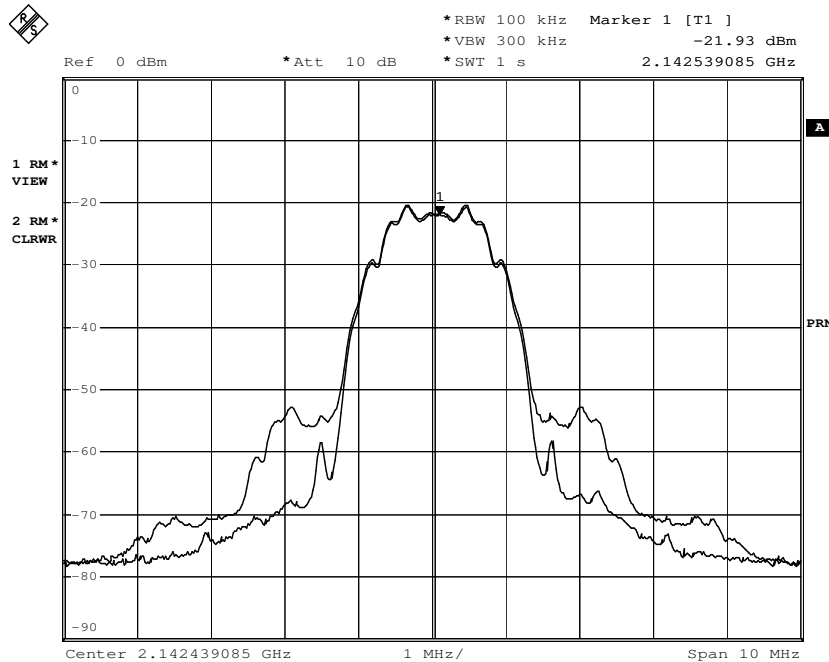


FIG. 5.26: Prédistorsion à largeur de bande étendue au moyen d'interpolations avant l'adaptation

## 5.5 Conclusions au Chapitre 5

Dans ce chapitre nous avons abordé la conception, implémentation et vérification expérimentale d'un système de prédistorsion numérique, depuis la conception de l'algorithme jusqu'à la mise en œuvre de l'architecture FPGA+DSP sous-jacente.

Pour l'algorithme de prédistorsion, nous avons retenu les principes du linearisateur hyperstable, et nous en avons décrit leur passage au numérique, fondé en la séparation des processus d'adaptation de celui de prédistorsion. Nous avons fait l'hypothèse que l'amplificateur ne présente pas d'effets mémoire significatifs et donc que son gain ne dépend que de l'amplitude d'entrée à l'instant considéré. Ceci nous a permis en pratique de réduire les besoins de puissance de calcul lors de l'implémentation et de s'affranchir des effets gênants du délai entre voies, effets qui se manifestent lors du passage au numérique du schéma d'asservissement original.

Nous avons décrit les principaux aspects concernant l'organisation et la mise en œuvre matérielle et logicielle de la maquette expérimentale : le fonctionnement concurrent et complémentaire du DSP et le FPGA et ses interactions, l'organisation logicielle dans le DSP, ainsi que l'architecture générale qui réside dans le FPGA.



A un plus bas niveau, nous avons dévoilé le fonctionnement de fonctions complémentaires à la prédistorsion et l'adaptation, quoiqu'indispensables : l'élimination de l'offset DC, la compensation de la rotation de la constellation, ou l'estimation du délai entre voies. D'autres contributions originales à ce niveau ont été la description et validation des fonctions de lissage des contenus des tables LUT, ainsi que l'inclusion de fonctionnalités de suréchantillonnage qui permettent d'augmenter la bande passante du signal sans pénaliser aux fréquences d'échantillonnage du système.

Enfin, ces principes ont été validés expérimentalement, démontrant les capacités de linéarisation, en termes de réduction de l'ACPR, du prototype sous étude.

Le flot de conception orienté à l'économie d'utilisation de ressources computationnelles s'est avéré convenable pour l'implémentation de la prédistorsion sur les dispositifs faible coût, basse gamme, de la maquette. En quelque, sorte, nous avons recrée la scène où le linearisateur ne nécessiterait qu'une petite fraction des ressources computationnels d'un émetteur numérique, et dont son encombrement serait minimal. Une application de prédistorsion faible consommation, peu gourmande en termes computationnels a été ainsi démontrée.

A l'opposée, l'utilisation de composants de basse gamme, peu performants, met en évidence certaines limitations pratiques, dont la limitation en largeur de bande des convertisseurs, ce qui ne nous permet pas d'approfondir dans l'étude les effets mémoire. En plus, la maquette déployée présente de sévères limitations quant à l'injection/observation de signaux depuis un PC par exemple, ce qui pénalise les tâches d'analyse des résultats, ainsi que la chasse et dépuration d'erreurs. En effet, seul le DSP communique directement avec le PC de travail, au moyen de l'outil de débogage du fabricant. Enfin, l'utilisation d'un langage de bas niveau, type C ou assembleur pour la programmation du DSP, bien que permettant un haut degré d'optimisation dans un projet relativement simple comme celui présenté, ralentit dramatiquement le développement et s'oppose à la possibilité d'entamer des essais plus ambitieux en vue de nos objectifs et ressources limités dans le temps. Un environnement de développement logiciel et d'interaction avec le matériel de plus haut niveau serait tout à fait désirable.

En résumé, nous avons pu valider l'approche DSP+FPGA, mais un entourage plus souple et performant est nécessaire pour aller plus loin.

## Chapitre 6

# Contribution à la prédistorsion avec compensation des effets mémoire : Implémentations *Memory Polynomials* et NARMA<sup>1</sup> dans FPGA

### Sommaire

---

<b>6.1</b>	<b><i>Memory Polynomials</i> avec adaptation LMS</b>	<b>158</b>
6.1.1	Etude théorique	159
6.1.2	Conception FPGA du module de prédistorsion	165
6.1.3	Résultats Expérimentaux	169
<b>6.2</b>	<b>NARMA avec adaptation LS</b>	<b>177</b>
6.2.1	Le modèle NARMA	179
6.2.2	Déduction de $f_{PD}$	179
6.2.3	Conception FPGA : Récursivité	183
6.2.4	Résultats Expérimentaux	186
<b>6.3</b>	<b>Etude du rendement énergétique</b>	<b>199</b>
6.3.1	Consommation de la maquette	199
6.3.2	Mécanismes d'amélioration du rendement	201
<b>6.4</b>	<b>Conclusions au Chapitre 6</b>	<b>207</b>

---

Dans ce chapitre, la conception et l'implémentation d'un nouveau prototype matériel de système de prédistorsion, capable de compenser les effets mémoire, est traitée.

---

<sup>1</sup>*Non-Linear Auto-Regressive Moving Average*

Dans le chapitre précédent, le concept DSP+FPGA, en s'appuyant sur la séparation entre les processus de prédistorsion et d'adaptation, a été validé et le potentiel de la solution a été mis en évidence. Or, les limitations imposées par le matériel nous ont empêché de poursuivre avec cette maquette.

Le DSP serait certes le matériel de choix dans une implémentation industrielle, mais pour nos objectifs, il s'agit d'un circuit peu souple de par les contraintes imposées lors de sa programmation, la complication des essais et ses limitations en puissance de calcul. Dans la suite, on veut éviter le maximum de contraintes du côté de l'adaptation, afin de se concentrer carrément sur les architectures de prédistorsion avec compensation des effets mémoire. Pour cette raison, désormais, les tâches d'adaptation seront affectées au logiciel Matlab tournant dans un PC qui communique avec le FPGA. Pour la même raison, le prototype que nous présentons dans ce chapitre a été bâti sur un autre circuit FPGA, plus performant.

Ainsi, dans ce chapitre nous développons deux méthodes de prédistorsion basées sur le concept BPC (cf. 4.8, page 117)

La première partie de ce chapitre est consacrée à la conception, implémentation et validation expérimentale d'un système de prédistorsion du type *memory polynomials* avec adaptation différée LMS. Dans une deuxième partie, ce chapitre se consacre à la discussion et à l'étude d'une structure de prédistorsion du type NARMA avec adaptation LS. A notre connaissance, c'est la première fois qu'une telle structure de prédistorsion, récursive, est validée expérimentalement.

Enfin, une troisième partie de ce chapitre est dédiée à l'étude des rapports entre la prédistorsion et le rendement de l'amplificateur. Nous détaillerons les aspects tels la consommation de la circuiterie en charge de la prédistorsion, qui pénalise le rendement énergétique de l'émetteur. Cependant, nous mettrons en évidence comment la prédistorsion contribue (ou peut contribuer) à l'amélioration du rendement des émetteurs RF.

Une partie des contenus de ce chapitre a été publiée dans l'*IEEE Microwave and Wireless Components Letters* [MGB<sup>+</sup>07], ainsi que dans les *Proceedings* de l'*European Microwave Conference 2007* (EuMC'07) [CGB<sup>+</sup>07]. Enfin, les travaux concernant la mise en œuvre et la démonstration expérimentale du prototype NARMA ont été acceptés pour publication dans la revue *IEEE Transactions on Microwave Theory and Techniques* [GCM<sup>+</sup>08].

## 6.1 Prédistorsion *Memory Polynomials* avec adaptation LMS différée

La méthodologie de prédistorsion que nous proposons ici reprend le développement de la section 4.8, à la page 121, où il est montré comment

une structure de prédistorsion *memory polynomials* peut être implémentée au moyen de cellules BPC. Nous reprenons une approche similaire à celle du Chapitre 5 pour le remplissage itératif des tables LUT au moyen de l'algorithme LMS.

Par la suite, nous présentons l'étude théorique préalable, et nous décrivons la conception du module de prédistorsion. A la fin de ce volet, nous validons expérimentalement l'approche proposée sur deux chaînes amplificatrices.

### 6.1.1 Etude théorique

Cette structure *memory polynomials* s'est révélée efficace pour contrer aussi bien les effets non linéaires que les effets mémoire dans les amplificateurs [JK01, DZM<sup>+</sup>04, MMK<sup>+</sup>06, HBG06]. Considérons donc un module de prédistorsion qui réalise la fonction  $f_{PD}$  suivante :

$$\begin{aligned} y(n) &= f_{PD}(x(n)) = \\ &= F_0(x(n)) + F_1(x(n - \tau_1)) + F_2(x(n - \tau_2)) + \dots \end{aligned} \quad (6.1)$$

où on reconnaît  $f_{PD}$  comme une fonction *memory polynomial*, avec  $F_i$  fonctions non linéaires, que nous voulons implémenter avec des cellules BPC en parallèle, soit, d'après la décomposition dans (4.36) :

$$\begin{aligned} y(n) &= x(n)g_0^*(|x(n)|^2) + x(n - \tau_1)g_1^*(|x(n - \tau_1)|^2) + \\ &+ x(n - \tau_2)g_2^*(|x(n - \tau_2)|^2) + \dots \end{aligned} \quad (6.2)$$

Les fonctions  $g_i$  seront mappées dans une table LUT, dont le pointage s'effectue à partir de la puissance de l'échantillon concerné.  $\tau_i$  est le délai associé aux termes  $i$  les plus contributifs à  $f_{PD}$ . L'identification de systèmes LTI par le biais d'un nombre réduit de délais, non nécessairement consécutifs<sup>2</sup>, a été initialement abordée par [ES81, EC87, CE89], puis reprise dans le contexte de la modélisation d'amplificateurs RF par Kenney à Georgia Tech [KK03a], ainsi que dans certains travaux à l'UPC [GMB06, GSM<sup>+</sup>07]. Un nombre restreint de termes de décalage permet de réduire le nombre de paramètres à estimer et donc la complexité de l'estimation, sans pour autant compromettre la qualité du modèle, ou de  $f_{PD}$  dans ce cas.

Dans le contexte de notre parcours, nous nous sommes familiarisé avec les approches adaptatives sur tables LUT, qui d'ailleurs se sont montrées performantes. C'est pour cette raison que, dans un premier temps, nous proposons une adaptation LMS des contenus des tables LUT dans les cellules BPC.

Au moyen d'une approche de postdistorsion/apprentissage indirect (cf. 4.3, page 96), tel qu'illustré dans la figure 6.1, on peut formuler le problème

<sup>2</sup>théorie des dits *sparse systems*, en anglais

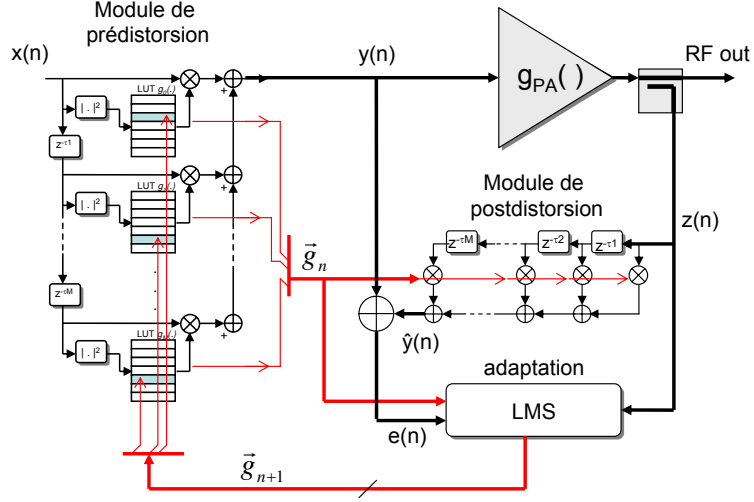


FIG. 6.1: Schéma fonctionnel de la prédistorsion memory polynomials à implémenter au moyen de cellules BPC en parallèle et adaptation par apprentissage indirect/postdistorsion via LMS

de l'estimation des contenus des tables  $g_i$  à partir de la minimisation de l'erreur entre le résultat de la postdistorsion et la sortie de l'amplificateur. Dans un premier cas d'étude, nous considérons que l'adaptation s'effectue échantillon à échantillon. On sait que quand cette erreur vaut zéro, c'est parce que l'amplificateur a été linéarisé, si  $f_{PD} = f_{POST}$  :

$$\begin{aligned} e(n) &= y(n) - \hat{y}(n) = f_{PD}(x(n)) - f_{POST}(z(n)) \rightarrow 0 \Rightarrow \\ &\Rightarrow x(n) = z(n) \Leftrightarrow f_{PD} = f_{POST} \end{aligned} \quad (6.3)$$

En principe, la sortie de la postdistorsion s'exprime comme :

$$\hat{y}(n) = z(n)g_0^*(|z(n)|^2) + z(n - \tau_1)g_1^*(|z(n - \tau_1)|^2) + z(n - \tau_2)g_2^*(|z(n - \tau_2)|^2) + \dots \quad (6.4)$$

avec un pointage des tableaux  $g_i$  qui dépend de  $z^2$ . Or, puisque  $f_{PD}$  doit être égale à  $f_{POST}$ , et  $x = z$ , alors les coefficients  $g_i$  utilisés lors de la prédistorsion doivent s'accorder avec ceux de la postdistorsion :  $g_i(z^2) = g_i(x^2)$ . D'ailleurs, quand ceci n'est pas le cas, l'erreur  $e(n)$  est différente de zéro. Ensuite, la minimisation de  $e^2(n)$  via LMS peut s'obtenir itérativement à partir de :

$$\begin{aligned} e(n) &= y(n) - \hat{y}(n) = \vec{g}_n^H \cdot \vec{z}(n) \\ \vec{g}_{n+1} &= \vec{g}_n + \mu e^*(n) \vec{z}(n) \end{aligned} \quad (6.5)$$

avec  $\vec{z}(n) = [z(n), z(n - \tau_1), z(n - \tau_2), \dots]$  le vecteur colonne des données –présentes et passées– contenant l'information des effets mémoire

de l'amplificateur, et  $\vec{g}_n$  les entrées des tables LUT concernées, à actualiser, d'après le même adressage que celui subi lors de la prédistorsion :

$$\vec{g}_n = \begin{bmatrix} g_0 \left( |x(n)|^2 \right) \\ g_1 \left( |x(n - \tau_1)|^2 \right) \\ g_2 \left( |x(n - \tau_2)|^2 \right) \\ \vdots \end{bmatrix}$$

Notons qu'on actualise les entrées  $g_i(|x|^2)$ , et seulement ces entrées, parmi les tableaux LUT concernés lors de la prédistorsion. Le développement précédent est illustré dans la figure 6.1. Notons aussi le double coût dans le cas de l'apprentissage indirect dû au fait de devoir calculer deux fois la fonction de prédistorsion, soit  $f_{PD}$  dans le chemin du signal et  $f_{POST}$  dans la voie de retour.

Nous avons testé le système dans la figure 6.1 dans un environnement de simulation, comme celui utilisé précédemment (cf. figures 4.4, 4.5 et 4.7), sur un signal OFDM, pour lesquels les mesures d'EVM et ACPR sont calculées à l'issue de chaque symbole OFDM émis. La particularité dans cette étude est que nous avons inclus les effets mémoire de l'amplificateur. Pour ce faire on a ajouté deux systèmes linéaires autour du modèle sans mémoire, l'un en entrée et l'autre en sortie, comme il est montrée dans la figure 6.2. Ce modèle d'amplificateur s'appelle modèle de Wiener-Hammerstein ou, tout court, W-H<sup>3</sup>.

Les résultats pour le système proposé avec adaptation LMS échantillon à échantillon sont montrés dans la figure 6.3. On constate les pauvres performances quand seulement une cellule BPC est utilisée. Ceci est tout à fait logique en tant que cas particulier de la prédistorsion sans compensation des effets mémoire. En contraste, le fait d'utiliser plusieurs cellules BPC permet de mitiger plus effectivement les effets mémoire, d'autant plus que le nombre de cellules BPC augmente. Ainsi les niveaux en émission d'ACPR, et surtout d'EVM, se voient davantage améliorés.

La méthodologie proposée s'avère fonctionnelle dans un environnement de simulation et un paradigme d'adaptation échantillon à échantillon. Or, nous avons insisté sur le fait que ce paradigme d'adaptation est à éviter (cf. section 4.4). D'ailleurs, le schéma d'adaptation différé à partir de blocs de données est plus proche de la réalité et permet imposer les contraintes en temps d'exécution sur le module de prédistorsion seulement, et non sur la partie d'adaptation. Nous avons vu dans le Chapitre 5 comment il est possible d'effectuer une adaptation échantillon à échantillon différée, si on

<sup>3</sup>Le choix de ce modèle en particulier est faite *ad-hoc*, sachant qu'il est particulièrement difficile la prédistorsion des structures de ce type [DZM<sup>+</sup>04], pour mettre à l'épreuve la méthodologie proposée

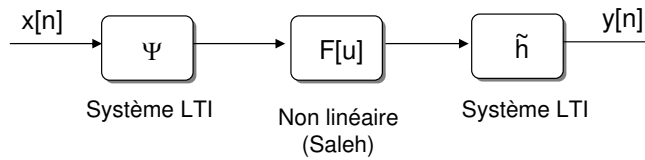
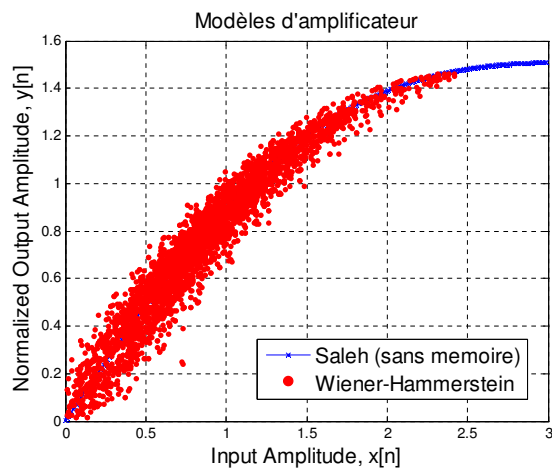


FIG. 6.2: *Modèle de Wiener-Hammerstein, ou W-H, constitué à partir de deux systèmes linéaires, l'un en entrée et l'autre en sortie, entourant la non linéarité sans mémoire (modèle de Saleh). La largeur du nuage de points est une image des effets mémoire*

prend compte la problématique liée à la sur-adaptation des entrées les plus probables des tableaux LUT<sup>4</sup>.

Sous cette perspective, nous avons mené une étude en simulation d'un tel cas d'adaptation différé : l'adaptation LMS s'effectue sur des lots d'échantillons  $y$  et  $z$ , et ce n'est qu'à la fin du traitement du lot de données que les contenus des tables LUT s'actualisent. Ainsi, le module de prédistorsion n'est pas contraint d'attendre le résultat de l'adaptation, et il utilise les valeurs calculées au pas d'adaptation précédent afin de fournir un flot continu de données prédistordues.

Afin de pouvoir effectuer des comparaisons, nous avons utilisé le même scénario de simulation OFDM et amplificateur W-H que celui utilisé pour valider l'approche échantillon à échantillon (Fig. 6.3). Dans ce cas différé, les résultats de convergence des paramètres EVM et ACPR sont montrés dans la figure 6.4. Ils sont comparables, voire supérieurs aux précédents avec adaptation échantillon à échantillon, ce qui nous permet de supposer que cette méthodologie convient tout à fait pour l'implémentation expérimentale de la prédistorsion et l'adaptation.

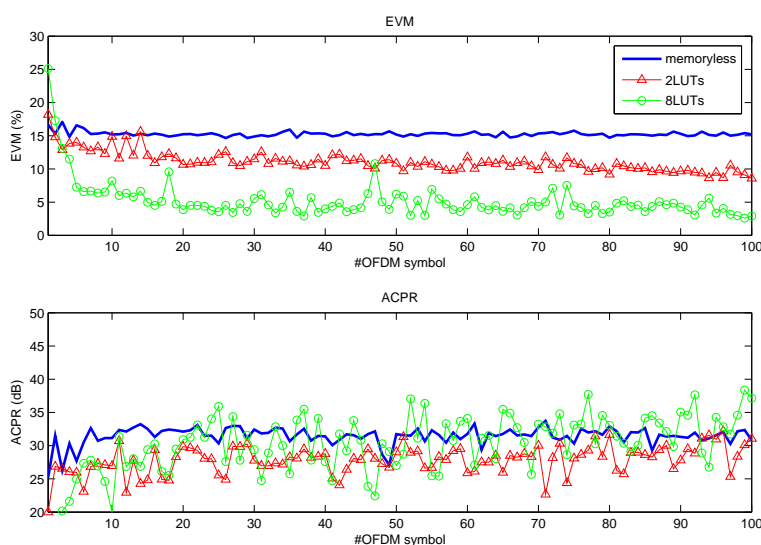


FIG. 6.3: Convergence de l'algorithme LMS pour l'adaptation des tables LUT, échantillon à échantillon, sur un signal OFDM, avec apprentissage indirect

<sup>4</sup>D'ailleurs dans ce même chapitre précédent nous avons proposée une méthode de lissage des tables LUT permettant de réduire l'impact de cette problématique avec un coût computationnel très faible, cf. section 5.2.1



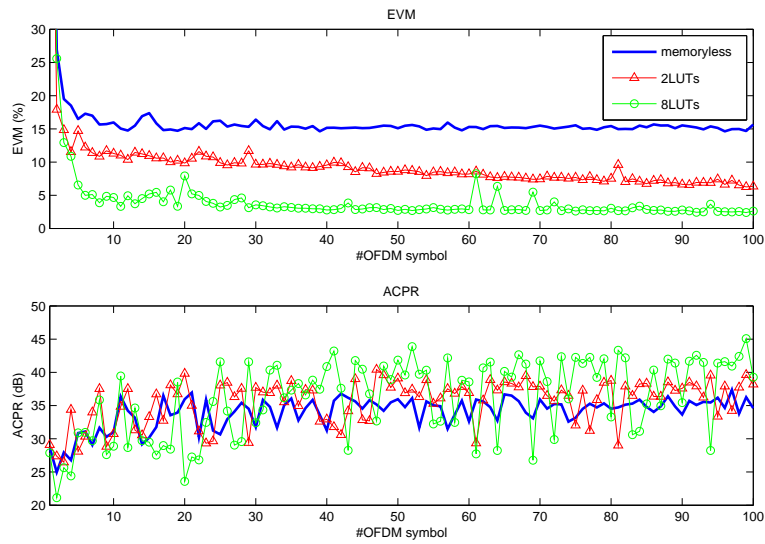


FIG. 6.4: Convergence de l'algorithme LMS pour l'adaptation différée des tables LUT, à partir de lots de données, sur un signal OFDM, avec apprentissage indirect. Les résultats sont comparables, voire supérieurs à ceux avec adaptation échantillon à échantillon (Fig. 6.3)

### 6.1.2 Conception FPGA du module de prédistorsion

Afin de tester expérimentalement le principe étudié précédemment, une implémentation FPGA a été envisagée. Dans la figure 6.5 on représente schématiquement l'ensemble de la maquette expérimentale de prédistorsion à l'étude, et sa réalisation pratique sur la figure 6.6.

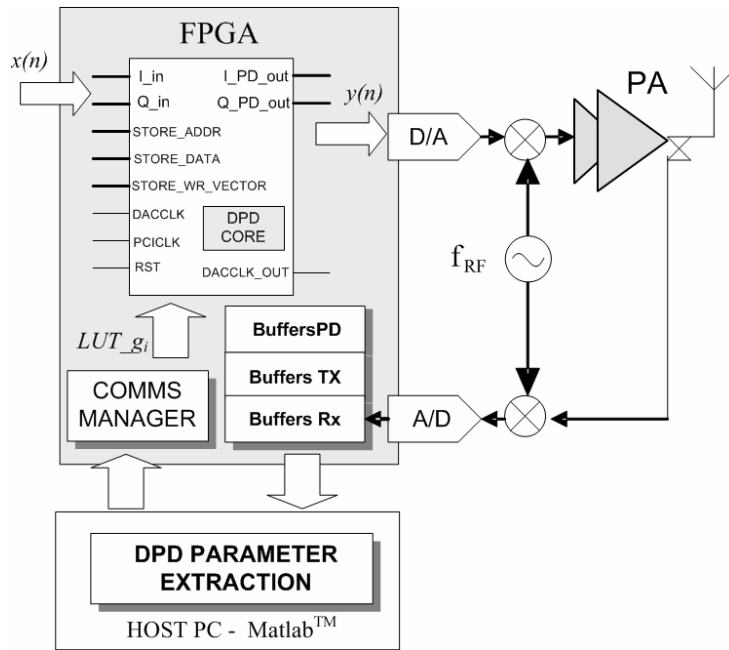


FIG. 6.5: Schéma d'ensemble de la maquette expérimentale de prédistorsion. A continuation, nous traiterons la conception du module de prédistorsion (DPD Core) dans la FPGA

Le module de prédistorsion, en charge de réaliser le traitement sur le signal à émettre, décrit par l'équation (6.2), a été implémenté au moyen de cellules BPC, de la manière déjà illustrée dans les figures 4.15 ou 6.1.

Notons que, à part la fonction principale de prédistorsion, le FPGA est aussi en charge d'assurer la liaison avec les convertisseurs D/A et A/D, ainsi que de communiquer avec le PC en charge de l'adaptation. Par ailleurs, c'est le FPGA qui fournit au module d'adaptation les données brutes  $x, y$  et  $z$  à partir desquelles on utilise les équations (6.5) permettant la déduction des contenus des tables LUT. Les principes de cette adaptation ayant été évoqués dans la section précédente, on consacre notre étude ici à l'implémentation du module de prédistorsion. Par la suite, nous dévoilons la conception du module de prédistorsion, qui est organisé hiérarchiquement tel qu'illustré dans la figure 6.7. Le module de prédistorsion est au plus haut niveau, regroupant les cellules BPC de base, qui à leur tour sont composées d'un multiplicateur

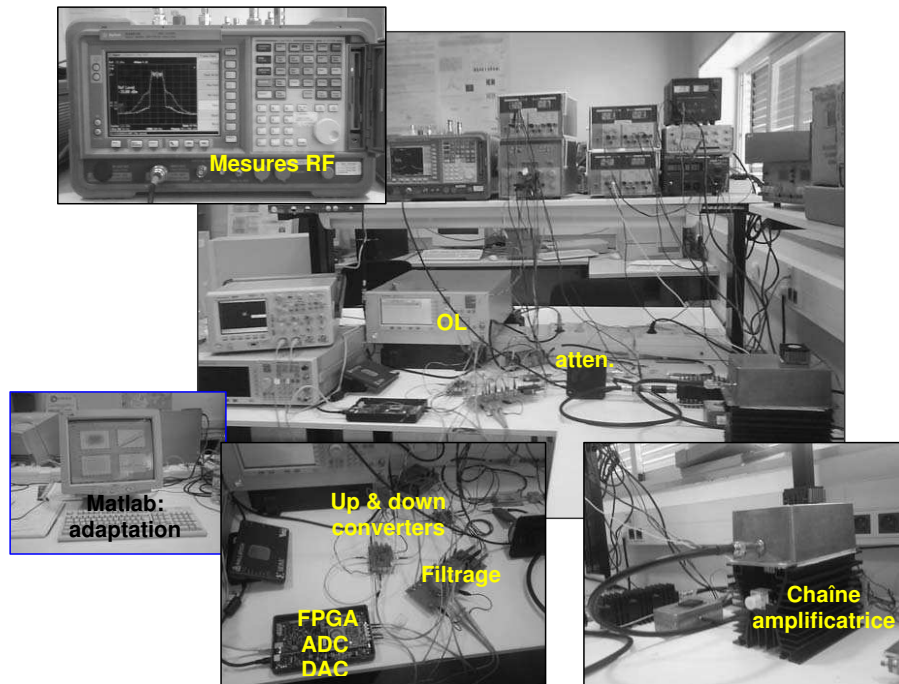


FIG. 6.6: Réalisation de la maquette expérimentale de prédistorsion

complexe et d'une mémoire RAM.

Dans la conception que nous proposons, le schéma bloc du module de prédistorsion au plus haut niveau hiérarchique correspond à celui de la figure 6.8. Le Tableau 6.1 complète la figure en décrivant les signaux en entrée/sortie et sa fonctionnalité.

Les signaux du module de prédistorsion se rassemblent en deux groupes, selon sa fonction principale, qui correspondent aussi à deux domaines d'horloge différents :

- Le premier groupe comprend les signaux concernés par la prédistorsion, au débit d'échantillonnage, à savoir, les entrées/sorties ( $I, Q$ ) et les horloges à la fréquence d'échantillonnage
- Le deuxième groupe de signaux ressemble ceux concernant l'écriture des tableaux LUT dans chaque BPC : adresses, données, sélection de LUT et horloge d'écriture. C'est à travers ces signaux donc que les actualisations des LUT sont écrites dans chacune des cellules BPC, indépendamment de l'activité de prédistorsion

Dans le niveau hiérarchique immédiatement au-dessous, le schéma bloc pour une implémentation avec 4 cellules BPC est montré dans la figure 6.9. Un module en entrée calcule l'adresse associée à chaque échantillon pour

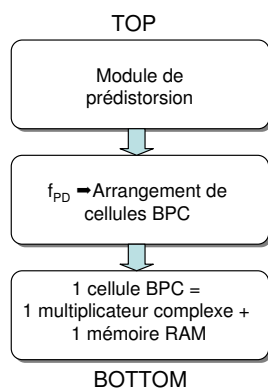


FIG. 6.7: Conception hiérarchique du module de prédistorsion. L'arrangement des cellules BPC dépend de  $f_{PD}$ . En revanche, les unités fonctionnelles au plus haut niveau (le module de prédistorsion en soi), et au plus bas niveau (la cellule BPC en soi) restent inchangées

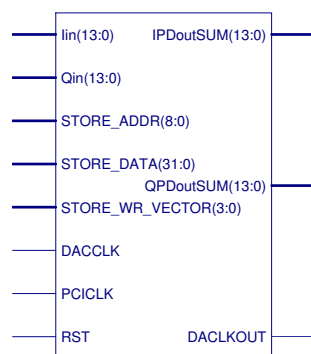


FIG. 6.8: Module de prédistorsion

Signal	Type	Fonction
In, Qin	Entrées 2x14 bit	Echantillons (I, Q) du signal à prédistordre
DACCLK	Entrée <i>clk</i>	Horloge à la fréquence d'échantillonnage
IPDoutSUM, QPDoutSUM,	Sorties 2x14 bit	Echantillons (I, Q) du signal prédistordu
DACLKOUT	Sortie <i>clk</i>	Horloge à la fréquence d'échantillonnage pour les convertisseurs D/A
STORE_ADDR	Entrée $N$ bit	Adresses pour l'écriture des LUT $g_i$ , où la taille de chaque LUT est de $2^N$ entrées
STORE_DATA	Entrée 32 bit	Données à écrire dans les LUT $g_i$
STORE_WR_VECTOR	Entrée $M$ bit	Sélection parmi les $M$ cel- lules BPC de la LUT- $i$ concernée par les écritures a travers STORE_ADDR et STORE_DATA,
PCICLK	Entrée <i>clk</i>	Horloge pour les accès aux LUT en mode écriture

TAB. 6.1: Bilan des entrées/sorties du module de prédistorsion proposé

les accès aux tables LUT ultérieures. Le triplet  $\langle x_I, x_Q, adresse \rangle (n)$  accède directement à la première cellule BPC, liée à la fonction  $g_0$ , qui affecte l'échantillon à l'instant  $n$ . En parallèle, ce même triplet  $\langle x_I, x_Q, adresse \rangle (n)$  rentre dans un chemin d'étapes de décalage. En sortie de chaque étape de décalage un triplet  $\langle x_I, x_Q, adresse \rangle (n - \tau_i)$  est disponible, lié à l'opération de la fonction  $g_i$ . Puis, en sortie des cellules BPC, les additions des différentes contributions  $x(n - \tau_i)g_i$  sont additionnées et acheminées en sortie pour fournir le couple  $\langle IPDoutSUM, QPDoutSUM \rangle (n)$  qui correspond au échantillon predistordu.

Au niveau le plus bas de la hiérarchie, le schéma de la figure 6.10 révèle de plus près la structure d'une cellule BPC tel que nous l'avons implémentée dans ce cas. Afin de compenser le retard d'accès à la mémoire RAM, nous avons inclus des lignes de décalage dans le chemin des échantillons  $I$  et  $Q$  en entrée de façon à ce que en entrée du multiplicateur les gains complexes s'accordent avec l'échantillon à prédistordre (à chaque coup d'horloge).

En pratique, le stockage des gains complexes dans chacune des tables LUT tire profit de la possibilité d'effectuer des écritures de mots de 32 bits directement dans la mémoire RAM. Ainsi, tel qu'il est montré dans la figure 6.11, chacun des mots enregistré dans la table est formé à partir de deux mots de 16 bits correspondant aux parties réelle et imaginaire du gain complexe. Au moment de la lecture, les 16 bits de poids fort s'interprètent comme la partie imaginaire du coefficient de gain, tandis que les 16 bits de poids faible représentent leur partie réelle. Bien entendu, nous avons tiré aussi profit du type de mémoires RAM avec 2 ports d'accès indépendants, ce qui élimine les possibilités de collision entre les processus de lecture d'une part, au débit de l'échantillonnage, et d'écriture d'autre part lors de l'actualisation de la table.

### 6.1.3 Résultats Expérimentaux

On montre dans cette section nos premiers résultats de prédistorsion avec compensation des effets mémoire. Le module de prédistorsion a été implémenté dans le circuit FPGA de la manière décrite précédemment. L'adaptation des contenus des tables LUT a été réalisée en différé, sur un PC au moyen du logiciel Matlab, d'après les principes proposés dans l'étude théorique de la section 6.1.1.

La vue d'ensemble du banc expérimental s'accorde tout à fait avec le schéma déjà présenté dans la figure 6.5. Cette maquette est avantageuse quand on la compare avec celle présentée dans la figure 5.11 où l'adaptation s'effectuait directement sur le DSP au lieu du PC. D'un côté, l'utilisation de Matlab sur PC permet une plus grande souplesse lors de la manipulation des données. La programmation des algorithmes ainsi que la représentation et interprétation des résultats se voient énormément facilitées. De l'autre côté,

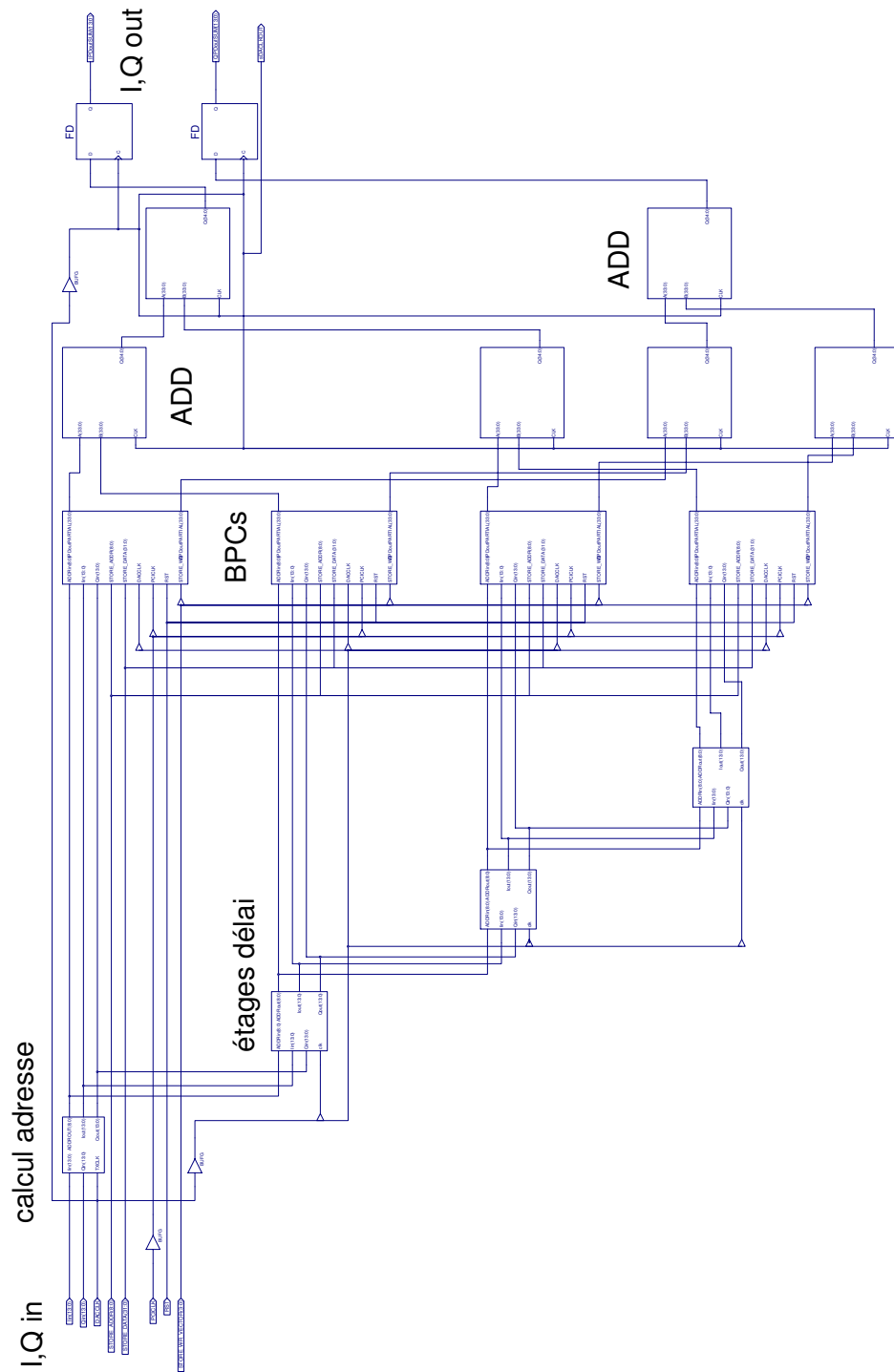


FIG. 6.9: Arrangement avec 4 cellules BPC au niveau hiérarchique intermédiaire. A ce niveau là sont aussi inclus les étapes de décalage et un module de calcul d'adresses permettant l'obtention des termes  $x(n-t)g_i(x(n-t)^2)$

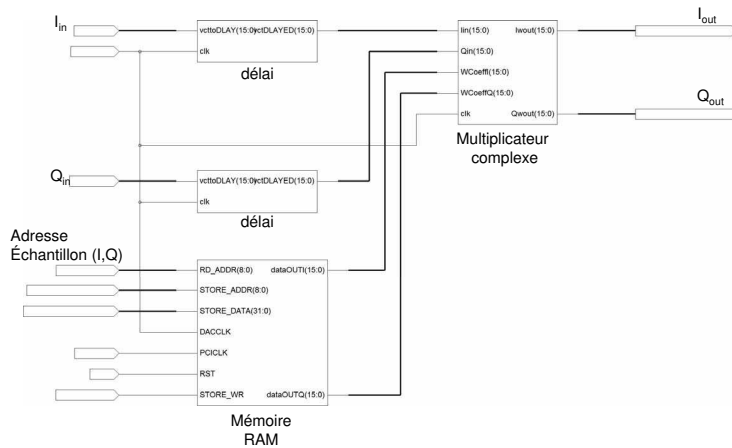


FIG. 6.10: Implémentation d'une cellule BPC. Les lignes de délai servent à compenser la latence des accès en mémoire (typiquement 1 cycle d'horloge)

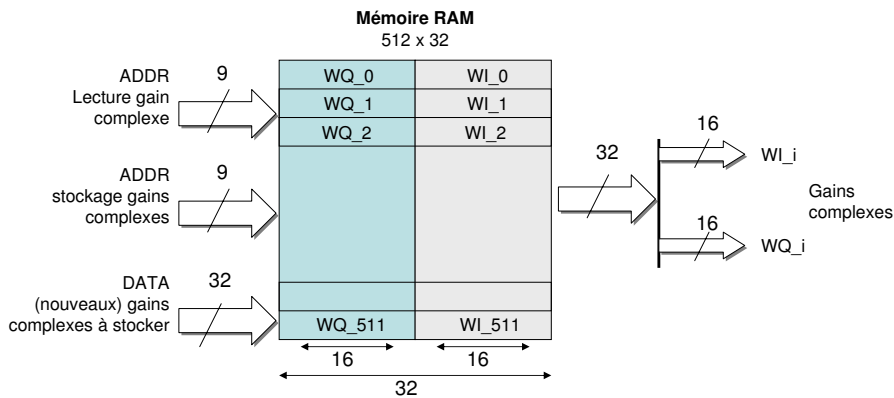


FIG. 6.11: Organisation de la table LUT dans chacune des cellules BPC. Les lectures et écritures s'effectuent en considérant une longueur de mot de 32 bits, chaque mot étant formé à partir de deux fois 16 bits, correspondant aux parties réelle et imaginaire du gain complexe



l'utilisation d'un circuit FPGA surdimensionné par rapport à l'application à l'étude permet de s'affranchir des contraintes de taille et de ressources limitées<sup>5</sup> du dispositif. Ceci facilite enfin les processus de placement et routage qui ont lieu entre la conception VHDL et l'implémentation matérielle finale.

Dans une première expérience nous avons utilisé un amplificateur RF basée sur le transistor MRF21010 de Freescale, inséré dans un circuit de démonstration qui nous a été donnée par cette société, et dont le schéma est montré dans la figure 6.12. Les caractéristiques en gain et puissance que nous avons mesuré au préalable sont montrées dans la figure 6.13. Le gain est d'environ 12dB et la puissance de saturation en sortie se situe au-delà des 10W, soit 40 dBm, pour une porteuse autour de 2.1GHz.

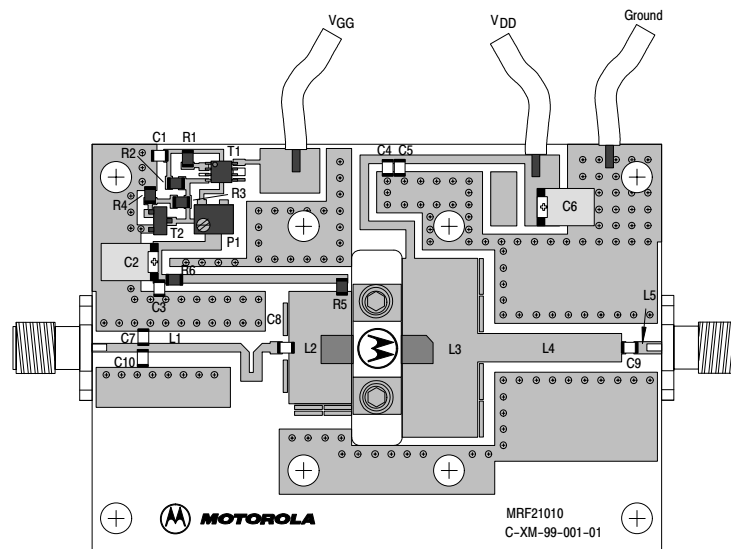


FIG. 6.12: Amplificateur RF basé sur le transistor MRF21010 de Freescale

Les résultats de la linéarisation avec une et deux cellules BPC sont montrés dans la figure 6.14, pour la caractéristique AM-AM, et sur la figure 6.15 pour les spectres en émission. On s'aperçoit que l'ajout d'une deuxième cellule BPC permet de réduire légèrement la dispersion de la caractéristique AM-AM. Par ailleurs, les mesures d'EVM le confirment, passant de 2.7% à 2.0%. En revanche, par rapport aux performances spectrales en émission, on ne constate pas une différence significative entre les deux configurations. Dans les deux cas la réduction de distorsions hors bande est comparable.

Pour éprouver ces résultats, nous avons refait ces mêmes expériences avec un autre amplificateur. Il s'agit de l'amplificateur L012 de la société

<sup>5</sup>au sens du nombre de multiplicateurs câblés, mémoire RAM disponible,...

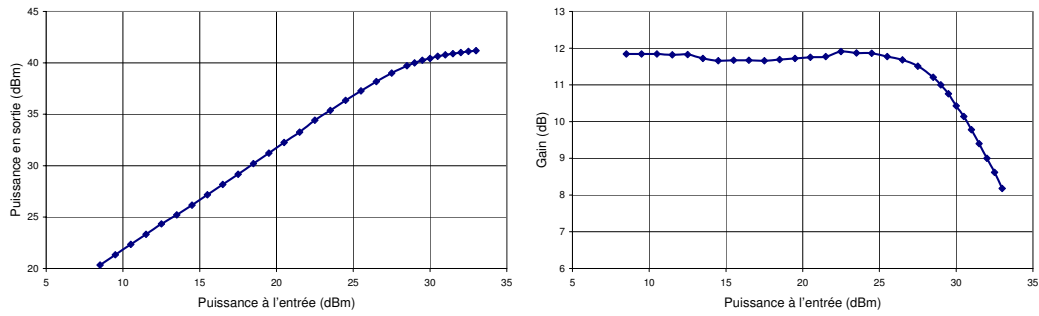


FIG. 6.13: Caractéristiques  $P_{out}(P_{in})$  et  $Gain(P_{in})$  de l'amplificateur RF de la figure 6.12

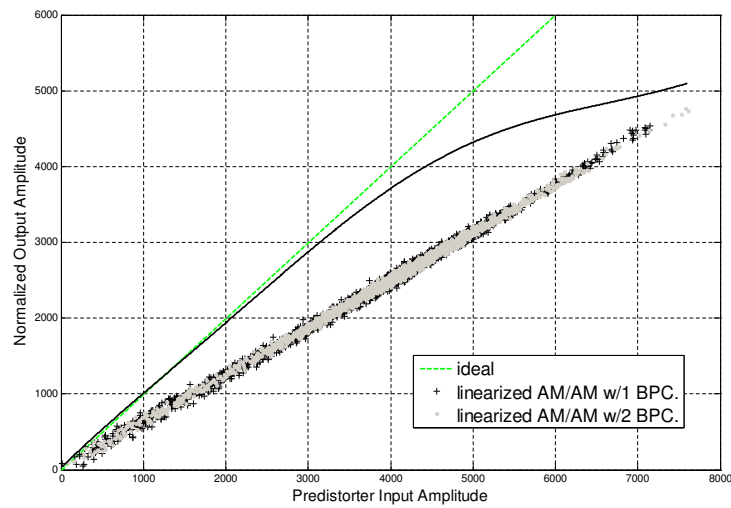


FIG. 6.14: Caractéristique AM-AM linéarisée avec 1 et 2 cellules BPC, amplificateur MRF21010 de Freescale

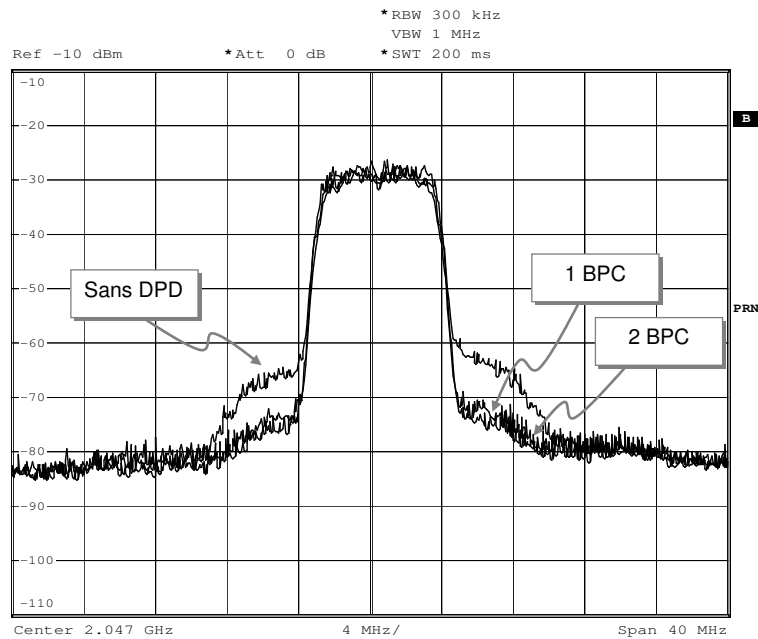


FIG. 6.15: Spectres comparés du signal émis : sans linéarisation, qu'avec 1 cellule BPC, et avec 2 cellules BPC ; pour l'amplificateur MRF21010 de Freescale

MPI<sup>6</sup>, dont on présente les caractéristiques en gain et puissance dans la figure 6.16. Le gain est d'environ 40dB et la puissance de saturation en sortie se situe autour des 4W, soit 36-37 dBm, pour une porteuse autour de 2.0 GHz.

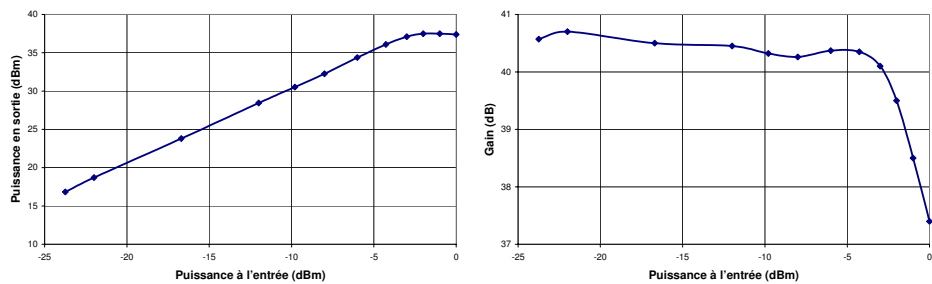


FIG. 6.16: Caractéristiques  $P_{out}(P_{in})$  et  $Gain(P_{in})$  de l'amplificateur L012 de la société MPI

En comparant la caractéristique AM-AM de cet amplificateur avec celle de l'amplificateur précédent, avec un signal large bande en entrée, on constate une nette différence en termes de dispersion. En nous rapportant

<sup>6</sup>Microwave Power Inc.

à la figure 6.17, on constate que la dispersion dans le cas MPI est beaucoup plus remarquable que dans le cas de l'amplificateur de Freescale testé précédemment. On attribue cette dispersion aux effets mémoire de l'amplificateur, qui se manifesteraient de manière plus remarquable sur l'amplificateur MPI. Ceci nous donne donc une bonne opportunité de tester le système de prédistorsion sous des conditions plus sévères.

En effet, les résultats de la prédistorsion le confirment, tel qu'il est montré dans la figure 6.18, pour la caractéristique AM-AM. On constate que l'utilisation d'une seule cellule BPC permet de linéariser la réponse AM-AM, mais ne permet pas d'améliorer la réponse en termes de dispersion : l'EVM est d'environ 5.0%. Dans ce cas, l'utilisation de quatre cellules BPC a été nécessaire pour atteindre un même niveau d'EVM que les mesures précédentes (2.0%). Cette amélioration de l'EVM est liée à une réduction de la dispersion de la caractéristique AM-AM, qu'on apprécie nettement dans la même figure 6.18.

Nous comparons dans le tableau 6.2 les relevés des EVM moyens, pour les deux amplificateurs testés, en fonction du nombre de cellules BPC déployées pour contrer les effets mémoire. La manifestation des effets mémoire est bien différente entre les deux amplificateurs, et ainsi l'est aussi la configuration du module de prédistorsion qui convient à l'obtention d'un certain niveau de performances (d'EVM dans ce cas : 2 ou 4 cellules BPC).

Les spectres dans la figure 6.19 révèlent que le fait d'utiliser 4 cellules BPC pour la prédistorsion permet aussi l'amélioration de l'ACPR lors qu'on établit la comparaison entre le cas sans linéarisation ou le cas sans compensation d'effets mémoire (1 BPC seulement).

EVM (%)	Configuration du module de prédistorsion			
	sans DPD	1 BPC	2 BPC	4 BPC
MRF 21010	3.5	2.7	2.0	-
MPI L0102	5.5	5.0	-	2.0

TAB. 6.2: *EVM moyens, pour les deux amplificateurs testés, en fonction du nombre de cellules BPC déployées pour contrer les effets mémoire*

En résumé, nous avons pu constater le bon fonctionnement du principe développé dans l'étude théorique préalable. Nous avons constaté que les deux chaînes amplificatrices présentent différentes caractéristiques par rapport aux effets mémoire, ce qui conditionne dans chaque cas particulier le dimensionnement du module de prédistorsion permettant d'atteindre un certain seuil de qualité du signal en émission. En termes d'implémentation, la conception et la scalabilité du module de prédistorsion se voient facilitées grâce à l'utilisation de structures de cellules BPC.

Plus généralement, nous pouvons aussi conclure que les effets mémoire

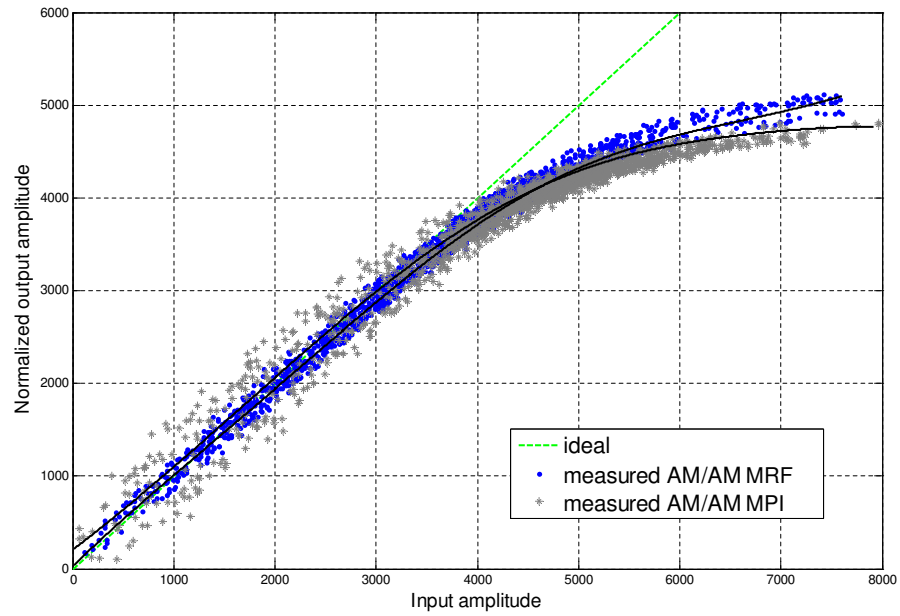


FIG. 6.17: Caractéristique entrée/sortie des amplificateurs utilisés lors des tests expérimentaux, avec un signal large bande en entrée

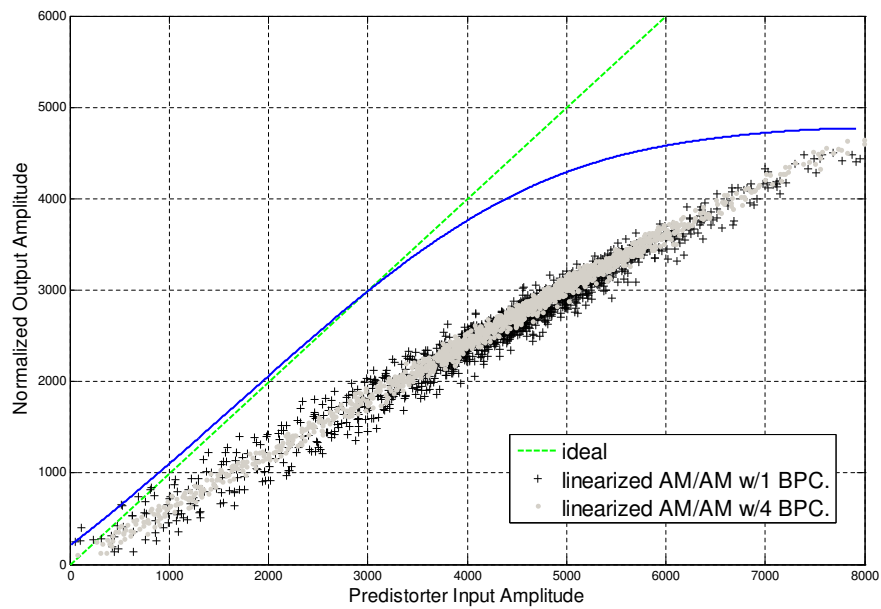


FIG. 6.18: Caractéristique AM-AM linéarisée avec 1 et 4 cellules BPC, amplificateur MPI

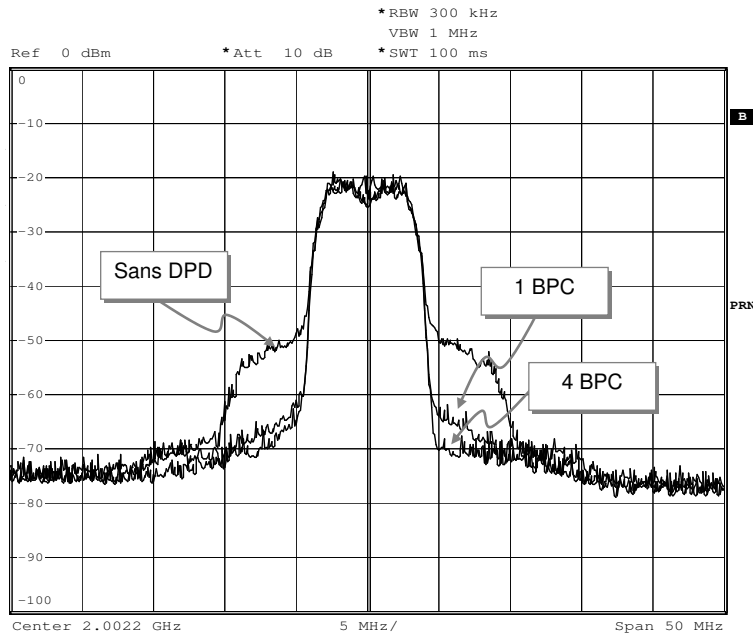


FIG. 6.19: Spectres comparés du signal émis : sans linéarisation, qu'avec 1 cellule BPC, et avec 4 cellules BPC ; pour l'amplificateur MPI

dans les deux cas d'étude se manifestent plutôt en termes d'EVM, dans le domaine temporel, qu'en termes d'ACPR, dans le domaine fréquentiel : l'ajout de fonctionnalités de filtrage (un plus grand nombre de cellules BPC) permet d'améliorer davantage les performances en EVM. Cependant, les performances en ACPR sont relativement indépendantes des capacités de compensation des effets mémoire ou pas du module de prédistorsion.

## 6.2 Prédistorsion NARMA avec adaptation LS différée

Dans cette section nous décrivons une méthode de prédistorsion originale basée sur une approche d'estimation de l'amplificateur, puis inversion. L'originalité principale provient du fait que la fonction de prédistorsion présente ici une structure réursive, d'où son nom NARMA.

La modélisation d'amplificateurs RF au moyen de modèles dérivés du modèle générale de Volterra fait appel à des systèmes LTI en association avec des fonctions non-linéaires. Tel est le cas, comme on a vu, pour les modèles *memory polynomials*, Wiener, Hammerstein, ou W-H. Ainsi, il ne paraît guère étonnant de faire appel à des structures LTI récurives, du type IIR<sup>7</sup> pour la modélisation d'amplificateurs RF. Les auteurs dans [CCM<sup>+</sup>98a] ou

<sup>7</sup> *Infinite Impulse Response* = Réponse Impulsionnelle Infinie

[DOB06], reportent comment l'utilisation de structures récursives permet, soit améliorer la qualité du modèle, soit réduire le nombre de paramètres à estimer, en comparaison avec les modèles basés sur des structures non-récursives.

Or, l'application de structures récursives pour effectuer la prédistorsion a été moins étudiée, possiblement à cause des instabilités potentielles de ce genre de systèmes et des difficultés d'implémentation. Dans la méthodologie de prédistorsion basée sur le modèle (cf. section 4.5, page 105), on a justement besoin de disposer d'un *bon* modèle d'amplificateur à partir duquel dériver la fonction de prédistorsion bien adaptée, où le *bon* modèle serait celui présentant les caractéristiques suivantes :

- **Qualité** : Le modèle reproduit bien les effets non linéaires ainsi que les effets mémoire de l'amplificateur. Les structures récursives le permettent, et ceci avec un nombre de paramètres relativement réduit
- **Facilité d'estimation** : Les paramètres du modèle sont relativement faciles à obtenir, en termes de coût computationnel, contraintes sur l'observation de ses entrées/sorties, ... On a vu que les modèles avec arrangements linéaires de paramètres agissant sur des combinaisons non-linéaires du signal en entrée, dont le modèle NARMA, présentent cette caractéristique désirable, comme on le verra ensuite
- **Etre inversible** : Dans le but de linéariser par prédistorsion. Le modèle doit permettre de rendre une fonction de prédistorsion qui soit, en première instance, faisable, et qui présente un coût computationnel le plus réduit possible. Nous montrerons comment l'obtention de  $f_{PD}$  à partir du modèle NARMA de l'amplificateur est directe. Enfin, cette fonction de prédistorsion doit elle-même présenter les deux qualités précédentes, par rapport à la qualité de la linéarisation et facilité d'estimation de ses paramètres. Dans le cas d'un modèle ou structure de  $f_{PD}$  récursif, la question de la stabilité se pose donc au moment de la faisabilité. Cette problématique a été aussi étudiée et contournée pour le cas NARMA.

Les origines des fondements théoriques remontent aux travaux de pure modélisation d'amplificateurs RF menés principalement par G.Montoro, P.L.Gilabert et E.Bertran à l'UPC, avec qui nous avons établi un lien de recherche très étroit. La synergie qui s'est produite, où les atouts théoriques de l'équipe UPC se sont très bien complétés par nos compétences expérimentales, a permis d'aboutir aux résultats qu'on présentera un peu plus loin. Avant cela, nous présentons et formalisons les principes de ce linearisateur.

### 6.2.1 Le modèle NARMA pour amplificateurs RF

Comme préalable à la prédistorsion, un modèle NARMA de l'amplificateur est d'abord posé, comme illustré dans la figure 6.20. La relation entrée/sortie peut s'exprimer alors comme :

$$z(n) = \hat{f}_0(y(n)) + \sum_{i=1}^N \hat{f}_i(y(n - \tau_i)) - \sum_{j=1}^D \hat{g}_j(z(n - \tau_j)) \quad (6.6)$$

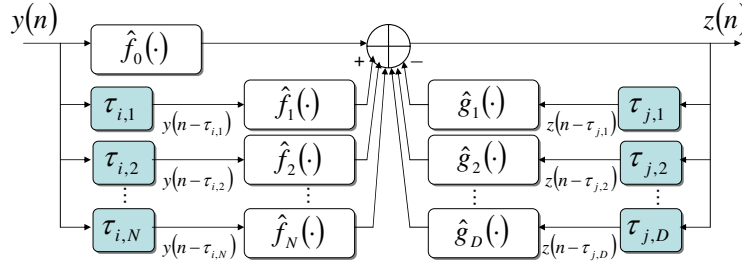


FIG. 6.20: Schéma bloc général d'une structure NARMA en accord avec l'équation (6.6)

où  $\hat{f}_i$  et  $\hat{g}_j$  sont des fonctions non linéaires et  $\tau_i$  et  $\tau_j$  les délais associés aux termes  $i, j$  les plus contributifs au modèle (cf. 6.1.1, page 159). La procédure d'estimation des fonctions  $\hat{f}_i$  et  $\hat{g}_j$  par le biais de l'algorithme LS sera traité un peu plus loin. Supposons à ce stade que ces fonctions sont connues.

Une des principales faiblesses des structures récursives est la question de la stabilité. Dans le but de garantir la stabilité du modèle NARMA, un test de stabilité basé sur la théorie du faible gain<sup>8</sup> a été développé [GMC06]. En bref, le test consiste à s'assurer que les fonctions récursives non linéaires sont bornées par une certaine norme (énergie). La condition suffisante qui assure la stabilité du système dans (6.6) est donnée par

$$\sum_{i=1}^N \gamma \{\hat{g}_i\} < 1 \quad (6.7)$$

où  $\gamma \{\hat{g}_i\}$  représente la borne de la norme 2 de chacun des termes  $\hat{g}_i$ .

### 6.2.2 Déduction de $f_{PD}$ à partir du modèle NARMA

A partir des fonctions  $\hat{f}_i$  et  $\hat{g}_j$  qui décrivent le modèle NARMA il est possible de déduire son inverse,  $f_{PD}$ , comme il est montré par la suite.

<sup>8</sup>small gain theory [DV75]



Rapportons nous au schéma bloc du système complet avec prédistorsion, estimation et amplificateur, tel qu'il est illustré de façon simplifiée dans la figure 6.21.

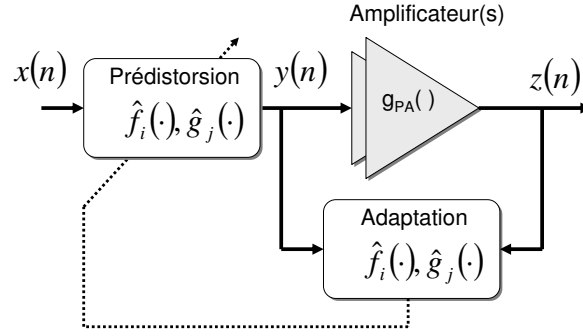


FIG. 6.21: Schéma bloc fonctionnel du système avec prédistorsion, estimation, et amplificateur

Constatons d'abord que, en fin de compte, la prédistorsion n'est que la transformation  $y = f_{PD}(x)$  qui fera que  $z = g_{PA}(y) = x$ . Trouvons donc à partir de l'expression du modèle dans (6.6) quelle est la valeur nécessaire  $y$  en entrée de l'amplificateur qui fournit une certaine valeur  $z$  en sortie, soit :

$$\begin{aligned} \hat{f}_0(y(n)) &= z(n) - \sum_{i=1}^N \hat{f}_i(y(n - \tau_i)) + \sum_{j=1}^D \hat{g}_j(z(n - \tau_j)) \Rightarrow \\ y(n) &= \hat{f}_0^{-1} \left( z(n) - \sum_{i=1}^N \hat{f}_i(y(n - \tau_i)) + \sum_{j=1}^D \hat{g}_j(z(n - \tau_j)) \right) \end{aligned} \quad (6.8)$$

Puisque on désire  $z = x$ , alors la fonction de prédistorsion souhaitée est tout simplement :

$$y(n) = \hat{f}_0^{-1} \left( x(n) - \sum_{i=1}^N \hat{f}_i(y(n - \tau_i)) + \sum_{j=1}^D \hat{g}_j(x(n - \tau_j)) \right) \quad (6.9)$$

D'après (6.9), la déduction de  $f_{PD}$  se réduit à deux identifications : celle des  $\hat{f}_i$  et  $\hat{g}_j$  du modèle, et ensuite celle de la fonction  $\hat{f}_0^{-1}$ . Les deux identifications peuvent s'effectuer au moyen d'une solution LS.

Admettons que les fonctions  $\hat{f}_i$  et  $\hat{g}_j$  sont définies au moyen de polynômes complexes :

$$\begin{aligned}\hat{f}_i(y(k - \tau_i)) &= \sum_{p=0}^P \alpha_{pi} y(k - \tau_i) |y(k - \tau_i)|^p \\ \hat{g}_j(z(k - \tau_j)) &= \sum_{p=0}^P \beta_{pj} z(k - \tau_j) |z(k - \tau_j)|^p\end{aligned}\quad (6.10)$$

Avec  $P$  l'ordre des polynômes,  $\alpha_{pi}$  et  $\beta_{pj}$  les coefficients complexes, avec  $i = [0, 1, \dots, N]$ ,  $j = [1, \dots, D]$  et  $\tau_0 = 0$ .

L'estimation du modèle, et donc de  $\hat{f}_i$  et  $\hat{g}_j$ , nécessite logiquement l'observation des signaux en entrée et sortie de l'amplificateur. Admettons aussi qu'on dispose de  $L$  couples d'échantillons en bande de base, qui correspondent à l'entrée/sortie de l'amplificateur, correctement synchronisées :  $\vec{y} = [y(0), y(1), \dots, y(L-1)]$  et  $\vec{z} = [z(0), z(1), \dots, z(L-1)]$ .

On peut définir une suite de vecteurs des combinaisons non-linéaires des entrées/sorties :

$$\begin{aligned}\vec{y}_{NL}^{pi} &= \left[ y_{NL}^{pi}(0), \dots, y_{NL}^{pi}(L-1) \right]^T \\ \vec{z}_{NL}^{pi} &= \left[ z_{NL}^{pi}(0), \dots, z_{NL}^{pi}(L-1) \right]^T\end{aligned}\quad (6.11)$$

où on a défini :

$$\begin{aligned}y_{NL}^{pi}(n) &= y(n - \tau_i) |y(n - \tau_i)|^p \\ z_{NL}^{pi}(n) &= z(n - \tau_i) |z(n - \tau_i)|^p\end{aligned}\quad (6.12)$$

Les vecteurs (6.11) se combinent linéairement avec les paramètres à estimer, permettant finalement d'exprimer (6.6) comme :

$$\vec{z} = \mathbf{Q} \vec{\delta} \quad (6.13)$$

où  $\mathbf{Q} = (\vec{y}_{NL}^{00}, \dots, \vec{y}_{NL}^{P0}, \dots, \vec{y}_{NL}^{0N}, \dots, \vec{y}_{NL}^{PN}, \vec{z}_{NL}^{01}, \dots, \vec{z}_{NL}^{P1}, \dots, \vec{z}_{NL}^{0D}, \dots, \vec{z}_{NL}^{PD})$  est la matrice des combinaisons non linéaires des signaux, et  $\vec{\delta}$  le vecteur de paramètres à estimer :

$$\vec{\delta} = (\alpha_{00}, \dots, \alpha_{P0}, \dots, \alpha_{0N}, \dots, \alpha_{PN}, -\beta_{01}, \dots, -\beta_{P1}, \dots, -\beta_{0D}, \dots, -\beta_{PD})$$

Enfin, la solution LS pour (6.13) est donnée par

$$\vec{\delta} = (\mathbf{Q}^H \mathbf{Q})^{-1} \mathbf{Q}^H \vec{z} \quad (6.14)$$

Après avoir estimé les fonctions  $\hat{f}_i$  et  $\hat{g}_j$ , le test de stabilité dans (6.7) peut-être effectué. S'il est satisfaisant, l'obtention de  $\hat{f}_0^{-1}$  à partir de (6.9) peut être obtenue de la même manière LS.

Cette méthodologie permet obtenir directement  $f_{PD}$ , sans apprentissage indirect, mais à partir du modèle NARMA de l'amplificateur (6.6). Comme préalable à l'implémentation matérielle de ces approches, nous avons vérifié la justesse des raisonnements précédemment décrits sous l'entourage de simulation OFDM avec le modèle d'amplificateur W-H habituel (Figure 6.2).

La figure 6.22 montre l'évolution des paramètres EVM et ACPR pour trois configurations différentes de (6.9) :

- $D=0$  et  $N=0 \Rightarrow$  prédistorsion sans compensation d'effets mémoire
- $D=3$  et  $N=0 \Rightarrow$  prédistorsion sans termes récurrents
- $D=3$  et  $N=3 \Rightarrow$  prédistorsion avec termes récurrents et non-récurrents

où, à partir de lots de données  $y$  et  $z$  en entrée/sortie de l'amplificateur, les fonctions  $\hat{f}_0^{-1}$ ,  $\hat{f}_i$  et  $\hat{g}_j$  dans chacun des trois cas d'étude ont été obtenues selon la méthodologie décrite par (6.9)-(6.13).

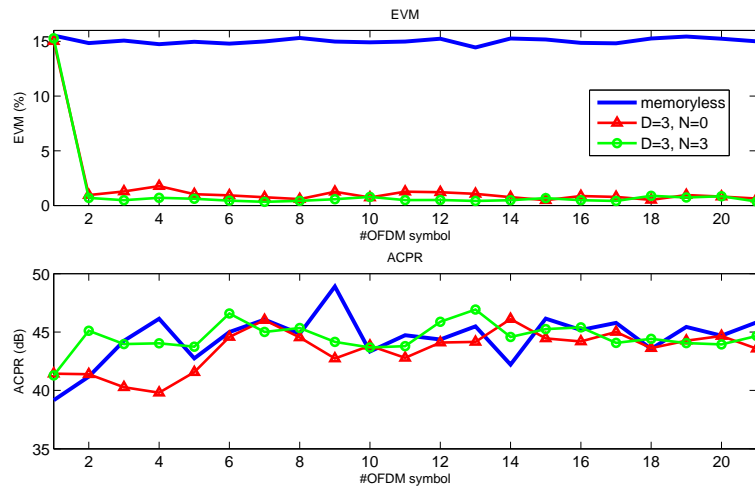


FIG. 6.22: Convergence de l'algorithme LS-NARMA. Estimation à partir de lots de données, sous un signal OFDM, et différentes configurations du module de prédistorsion : sans compensation d'effets mémoire, prédistorsion sans termes récurrents, et prédistorsion avec termes récurrents et non-récurrents

Plusieurs faits sont à remarquer dans la figure 6.22, à comparer avec le comportement observé précédemment pour la prédistorsion *memory polynomials* avec adaptation LMS dans les figures 6.3 ou 6.4 dans la page 164 :

1. Ici, la convergence est "instantanée" ou presque : dès le premier symbole/pas de l'itération, l'évolution des valeurs d'EVM et ACPR se stabilise, du fait d'utiliser l'estimation LS
2. Le cas sans mémoire ( $N = D = 0$ ) ne permet d'atteindre que de pauvres performances en EVM, qui sont cependant consistantes avec celles étudiées dans les figures 6.3 ou 6.4
3. La compensation des effets mémoire dans le cas NARMA se révèle beaucoup plus performante que dans le cas précédent *memory polynomials*, et ceci avec un nombre réduit de fonctions non linéaires engagées (3 et 6 ici, *versus* 2 et 8). Ceci est dû à la finesse de l'estimation LS
4. On ne peut pas dire que pour ce modèle particulier d'amplificateur l'utilisation des capacités récurrentes ( $D = 3$  et  $N = 3$ ) procure une

amélioration très nette des performances par rapport au cas non récursif ( $D = 3$  et  $N = 0$ ) : l'EVM est proche du 0% dans les deux cas.

En tout cas, nous constatons la faisabilité et le bon fonctionnement de cette topologie récursive pour le module de prédistorsion, et nous nous proposons d'entamer la réalisation expérimentale de ce principe NARMA-LS

Mentionnons que le cœur du simulateur ici conçu et utilisé a été distribué parmi les participants du projet européen TARGET.

### 6.2.3 Conception FPGA : Récursivité

Le même flot de conception que dans la figure 6.7 a été appliqué pour l'implémentation du module de prédistorsion, décrit par l'expression (6.9) dans ce cas. D'ailleurs, cette implémentation est incrémentale par rapport à la précédente lors qu'on compare (6.9) contre (6.1) et qu'on utilise des cellules BPC. En effet, la partie non récursive dans (6.9) permet à nouveau une description directe au moyen de cellules BPC tout comme dans (6.2) qu'on avait obtenu à partir de (6.1). La nouveauté dans le cas NARMA est l'ajout de la partie récursive. Cette partie peut aussi être exprimée en termes de cellules BPC.

La décomposition de (6.9) à partir de l'expression des fonctions  $\hat{f}_i$  et  $\hat{g}_j$  sous forme polynomiale telle qu'elle a été introduite dans (6.10) est donnée par :

$$y(n) = \hat{f}_0^{-1} \left( \begin{array}{l} x(n) + \\ x(n - \tau_1) \cdot \underbrace{\left[ \beta_{01} + \beta_{11} |x(n - \tau_1)| + \dots + \beta_{P1} |x(n - \tau_1)|^P \right]}_{LUT-\hat{g}_1=\tilde{g}_1(|x(n-\tau_1)|)} + \\ \vdots \\ x(n - \tau_D) \cdot \underbrace{\left[ \beta_{0D} + \beta_{1D} |x(n - \tau_D)| + \dots + \beta_{PD} |x(n - \tau_D)|^P \right]}_{LUT-\hat{g}_D=\tilde{g}_D(|x(n-\tau_D)|)} - \\ y(n - \tau_1) \cdot \underbrace{\left[ \alpha_{01} + \alpha_{11} |y(n - \tau_1)| + \dots + \alpha_{P1} |y(n - \tau_1)|^P \right]}_{LUT-\hat{f}_1=\tilde{f}_1(|y(n-\tau_1)|)} - \\ \vdots \\ y(n - \tau_N) \cdot \underbrace{\left[ \alpha_{0N} + \alpha_{1N} |y(n - \tau_N)| + \dots + \alpha_{PN} |y(n - \tau_N)|^P \right]}_{LUT-\hat{f}_N=\tilde{f}_N(|y(n-\tau_N)|)} \end{array} \right) \quad (6.15)$$

de manière à ce que l'arrangement de cellules BPC du module de prédistorsion ainsi décrit prenne la forme qui est montrée dans la figure 6.23. A nouveau, voyons les similitudes par rapport au module de prédistorsion proposé dans la figure 4.16, pour le cas précédent non récursif.

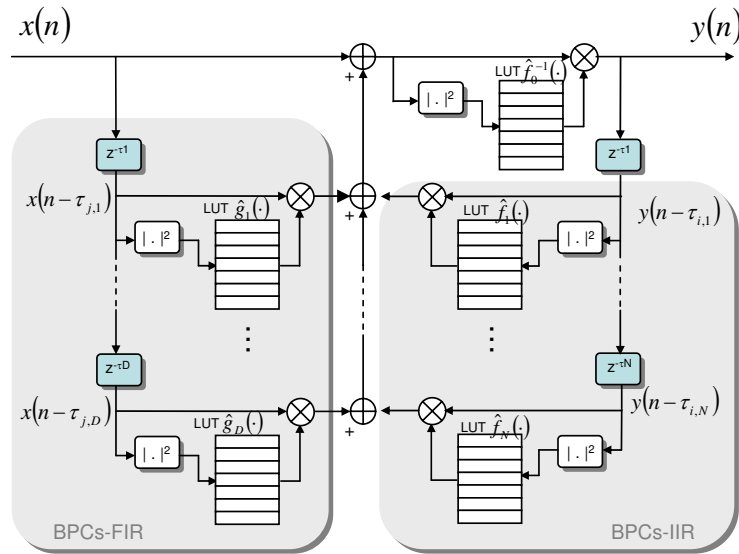


FIG. 6.23: Implémentation du module de prédistorsion NARMA au moyen de cellules BPC. Les valeurs des LUT s'obtiennent à partir de (6.15)

Or, même si l'utilisation de cellules BPC nous a facilité le processus de conception dans le FPGA, une difficulté d'implémentation apparaît à cause de la nature récursive de cette structure de calcul. Ceci est dû aux latences ou retards lors des calculs associés à l'opération de n'importe quelle cellule BPC, à savoir : un accès en mémoire, un produit complexe et une addition avec le résultat de la cellule adjacente.

Lors d'une opération synchrone, souhaitable par souci de débit de données et robustesse de l'application, quand divers chemins du signal existent dans une structure de calcul, le temps d'exécution total est au moins égal au temps d'exécution du chemin le plus lent, qui est celui qui nécessite le plus grand nombre de cycles d'horloge. Précisons les latences présentes dans une cellule BPC insérée dans une structure non récursive dans la figure 6.24. Les chemins rapides doivent attendre les chemins plus lents, et la latence totale est celle du chemin le plus lent. En l'occurrence, la sortie se correspond à l'échantillon  $y(n - A - B - S)$ , où

- $A$  fait référence à la latence du calcul d'adresses<sup>9</sup>
- $B$  est la latence d'une cellule BPC
- $S$  est la latence associé aux sommes des résultats partiels

Dans un cas non récursif, les latences se traduisent tout simplement en un retard entrée/sortie qui vaut  $A - B - S$  cycles d'horloge, grâce à l'implémentation parallélisée. Lorsque le *pipeline* est plein, après ce décalage, le débit de données en sortie correspond à la fréquence d'échantillonnage.

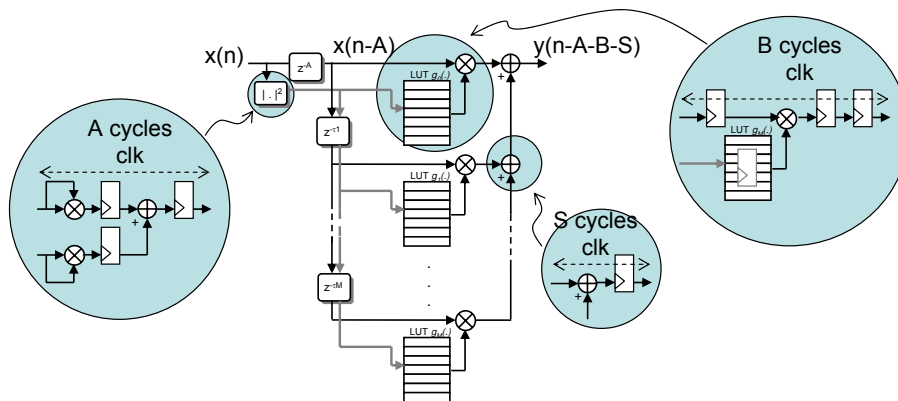


FIG. 6.24: Latences dans une structure non récursive

Ces principes s'appliquent au cas récursif, tel qu'il est montré schématiquement dans la figure 6.25, où par souci de simplicité, seulement les retards sont affichés et non les structures de calcul concernés. Or, les latences à partir de la sortie ne pouvant pas être compensées, ceci impose un retard minimum à la récursivité, qui correspond dans ce cas à  $2A + 2B + S$  échantillons. Ainsi, la valeur minimum du retard  $\tau_{i,1}$  dans la partie récursive est donnée justement par  $\tau_{i,1} = 2A + 2B + S$ , ce qui est à prendre en compte au moment de réaliser l'estimation de l'amplificateur.

Une éventuelle solution à cette contrainte du délai minimum possible est celle d'augmenter les fréquences d'horloge des sous-blocs contribuant aux latences. Une autre solution, plus élégante, serait celle d'utiliser une structure du type *look-ahead* [MB07]. Une telle structure s'obtient à partir de la manipulation de l'équation de récursivité, de manière à faire intervenir explicitement des retards lointains, c'est-à-dire :

si :

<sup>9</sup>Exprimée en nombre de cycles d'horloge, horloge qui tourne à la fréquence de l'échantillonnage. Tous les instants  $n, n+1, \dots$ , un nouvel échantillon rentre dans le module de prédistorsion

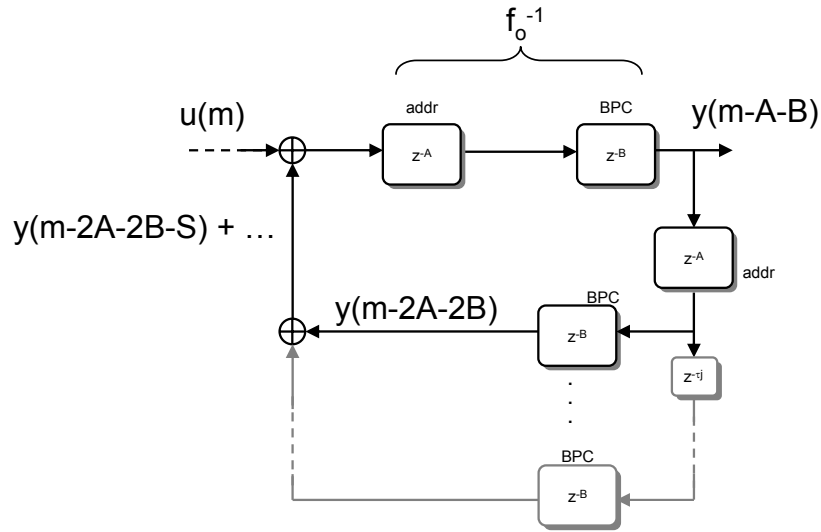


FIG. 6.25: Latences dans une structure NARMA récursive simplifiée

$$y(n) = f(x(n), y(n-1)),$$

alors, moyennant l'ajout de latences, et faisant appel à l'expression précédente :

$$y(n+1) = f(x(n+1), y(n)) = f(x(n+1), f(x(n), y(n-1)))$$

Cette approche ne s'avère pas pratique dans notre cas où les coefficients ne sont pas fixes mais des fonctions non linéaires. Il en résulterait une implémentation beaucoup plus complexe et, surtout, rendrait une topologie peu générale et taillée sur mesure selon les attributs particuliers de  $D$  et  $N$  dans (6.9) pour chaque implémentation.

#### 6.2.4 Résultats Expérimentaux

Nous avons effectué des tests avec différents types de signaux, présentant différentes largeurs de bande et caractéristiques statistiques, dans le but d'étudier la dépendance de  $f_{PD}$  en fonction du signal spécifique, et donc la robustesse de  $f_{PD}$  face à des changements du type de signal émis.

Ainsi, nous avons utilisé des signaux avec des largeurs de bande dans la plage 5 à 20MHz, avec mesures de PAPR comprises dans la plage 5 à 10 dB. Nous avons voulu recréer des scénarios représentatifs des systèmes de communication actuels, du type DVB-T, WiMAX ou WCDMA (cf. tableau 2.1, à la page 23). En pratique les signaux de test à émettre ont été créés à

partir de bruit gaussien filtré pour obtenir des PAPR élevés, ou au moyen de modulations QAM qui fournissent des valeurs de PAPR inférieures.

Dans les expériences qu'on décrit par la suite nous avons utilisé comme étage finale d'amplification un amplificateur RF basé sur le transistor MRF7S21170 de Freescale, inséré dans un circuit de démonstration qui nous a été donné par cette société, et dont le schéma et le *layout* circuit sont montrés dans la figure 6.26. Les caractéristiques en gain et puissance que nous avons mesurées au préalable sont montrées dans la figure 6.27. Le gain est d'environ 14dB et la puissance de saturation en sortie se situe au delà des 170W, soit 52 dBm, pour une porteuse de 2.1GHz.

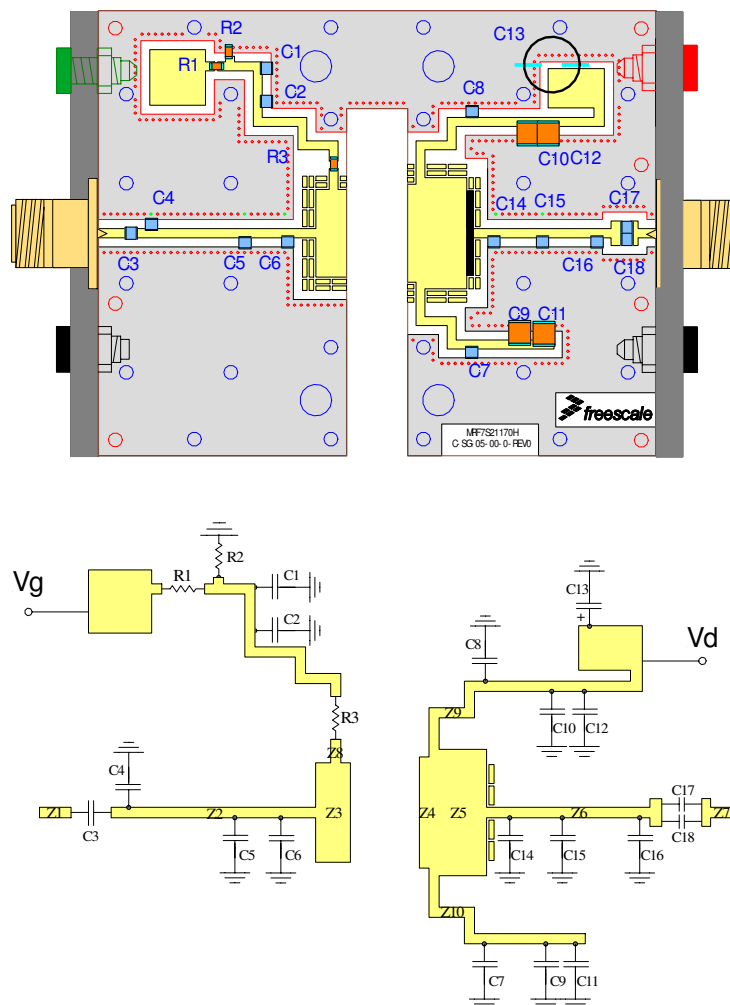


FIG. 6.26: Amplificateur RF basé sur le transistor MRF7S21170 de Freescale : schéma du circuit et layout

La chaîne amplificatrice se complète avec l'amplificateur basé sur le



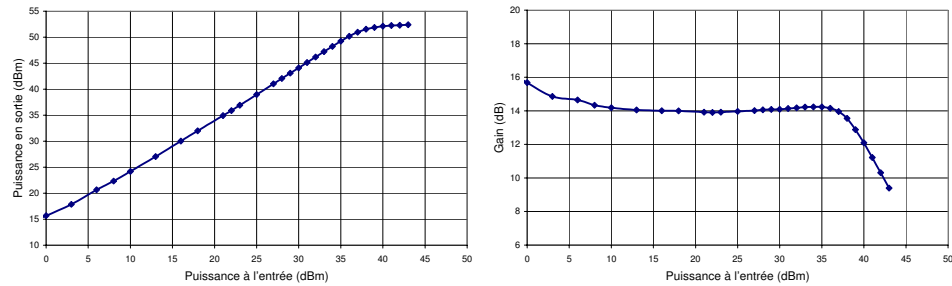


FIG. 6.27: Caractéristiques  $P_{out}(P_{in})$  et  $Gain(P_{in})$  de l'amplificateur RF de la figure 6.26

MRF21010 qu'on a traité précédemment, agissant comme préamplificateur. Afin de garantir que la saturation ne se produit pas au niveau du préamplificateur, une étape d'atténuation a été insérée entre les deux amplificateurs. Des procédures de calibration et d'élimination des *offsets* DC ont été aussi menées, et il a été vérifié que les composants dans la boucle de retour ne dégradent pas significativement les performances du système de prédistorsion.

### Essais généraux

Dans un premier temps, nous avons entamé une première suite de mesures sans se focaliser sur un standard de communication particulier, ou une configuration déterminée du module de prédistorsion (i.e. récursif ou pas, nombre de cellules BPC, etc). Ainsi, nous avons disposé d'un signal de 20MHz de largeur de bande et PAPR de 10dB, avec une puissance moyenne en sortie de 12W, soit presque 41dBm. La figure 6.28 montre le spectre en émission d'un tel signal dans 3 cas :

- sans prédistorsion
- avec prédistorsion sans compensation des effets mémoire
- avec compensation des effets mémoire (3 BPC non récursifs, dans ce cas)

Dans le domaine temporel, la caractéristique AM-AM mesurée dans cette même situation est montrée dans la figure 6.29. La compensation des effets mémoire au moyen de plusieurs BPC permet de réduire davantage les distorsions hors bande, ainsi que la dispersion sur la caractéristique AM-AM, lorsqu'on compare au cas de la prédistorsion sans compensation des effets mémoire. Pour la même  $f_{PD}$ , l'utilisation d'un signal QAM nous permet de relever un diagramme de constellation comme celui de la figure 6.30. Les mesures d'EVM associés sont de 12, 8 et 4 % dans le cas sans prédistorsion, avec prédistorsion 1BPC et avec prédistorsion 3BPC, respectivement.

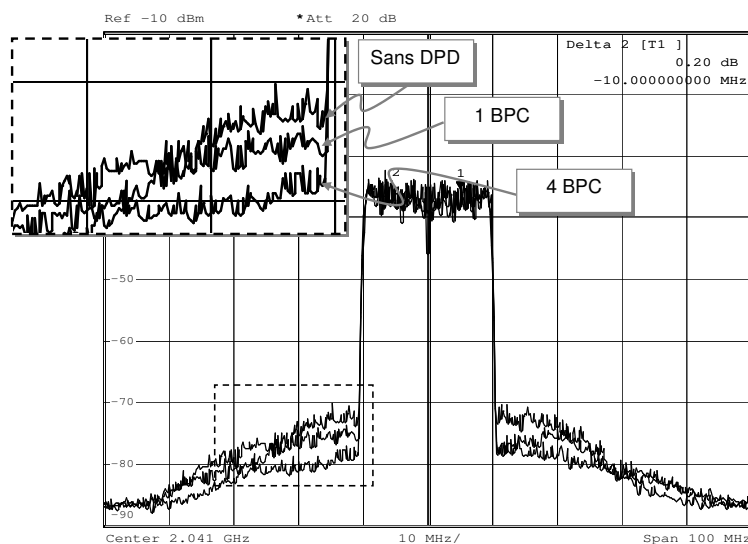


FIG. 6.28: Spectre du signal 20MHz, 10dB PAPR, 12W : sans prédistorsion, avec prédistorsion sans compensation des effets mémoire, et prédistorsion avec 3BPC

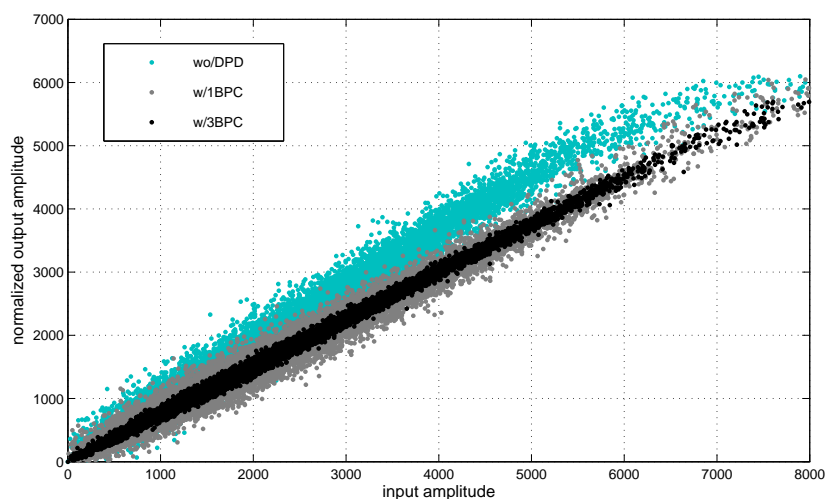


FIG. 6.29: Caractéristiques AM-AM mesurées : sans prédistorsion, avec prédistorsion sans compensation des effets mémoire, et prédistorsion avec 3BPC

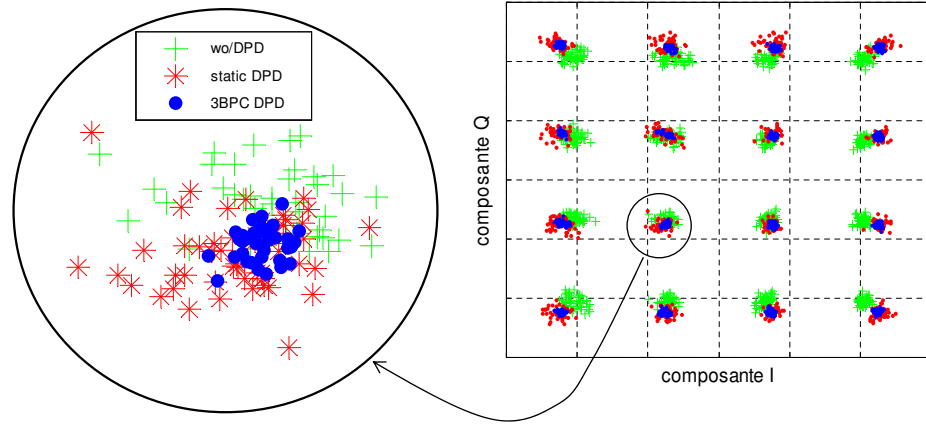


FIG. 6.30: Constellation 16-QAM mesurée : sans prédistorsion, avec prédistorsion sans compensation des effets mémoire, et prédistorsion avec 3BPC. Les EVM associés sont du 12, 8, et 4 %, respectivement

Ces expériences renforcent l'idée déjà évoquée que la prédistorsion sans compensation des effets mémoire n'est pas suffisante. A partir de ce constat, nous consacrons notre étude à la comparaison de différents arrangements du module de prédistorsion NARMA avec compensation des effets mémoire. Nous avons examiné et comparé les performances des configurations suivantes<sup>10</sup> :

- 2BPC-FIR
- 3BPC-FIR
- 2BPC-FIR + 1BPC-IIR

Les niveaux d'EVM mesurés ont été similaires dans les trois cas, d'environ 4%. En termes d'ACPR, tel qu'il est montré dans la figure 6.31, on peut observer des améliorations entre les cas 2 et 3 BPC. Parmi ce dernier cas, les performances spectrales se voient encore améliorées lors qu'on utilise un élément BPC-IIR récursif.

Le long de nos expériences, nous avons trouvé que, du point de vue de la robustesse de la prédistorsion, il est intéressant d'identifier les paramètres de  $f_{PD}$  avec des signaux large bande, et statistiquement riches, au sens d'un PAPR élevé. L'entraînement de  $f_{PD}$  avec un tel type de signal permet un maintien des performances lorsqu'un signal à largeur de bande plus réduite est appliqué. Nous avons réalisé cette expérience au laboratoire. Dans la

<sup>10</sup>Dorénavant, on appellera BPC-FIR les cellules BPC associées aux fonctions  $\hat{g}_j$  du module de prédistorsion, non récursives. De manière équivalente, nous désignerons par BPC-IIR les cellules associées aux fonctions  $\hat{f}_i$ , dans la partie récursive du module de prédistorsion. Il est sous-entendu que la cellule BPC associé à  $\hat{f}_0^{-1}$  est toujours active, et est différente des cellules BPC-FIR ou BPC-IIR (cf. Fig 6.23)

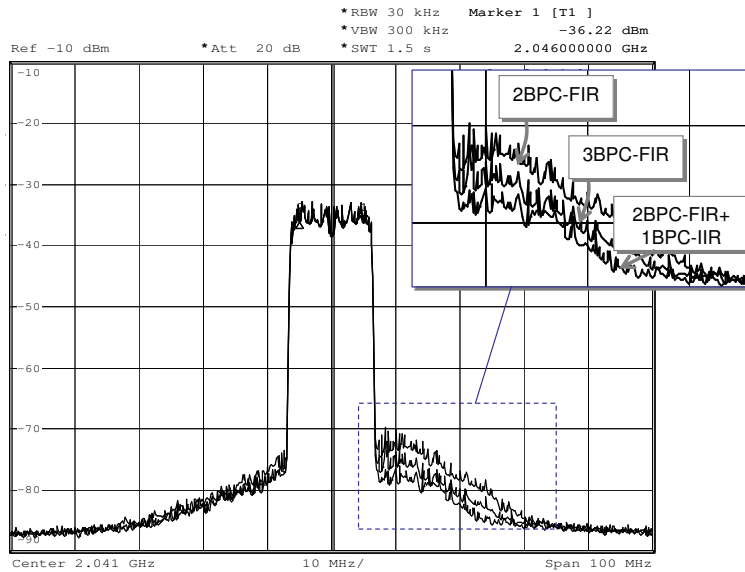


FIG. 6.31: Comparaison de différents arrangements du module de prédistorsion. Spectres du signal après linéarisation : avec 2BPC-FIR, 3BPC-FIR et 2BPC-FIR + 1BPC-IIR. La configuration récursive permet réduire davantage les distorsions hors bande

figure 6.32 ils sont montrés les spectres de différents signaux RF, avec des largeurs de bande de 20, 12, et 8 MHz. A gauche, sans compensation des effets mémoire, et à droite avec compensation des effets mémoire 2BPC-FIR + 1BPC-IIR. Dans les deux cas, l'obtention de  $f_{PD}$  a été réalisée avec le signal de 20MHz : à nouveau on constate que le fait de compenser les effets mémoire se traduit par des performances spectrales améliorées, même sans entraînement spécifique pour chaque type de signal.

La réciproque ne marche pas : l'entraînement de  $f_{PD}$  avec un certain signal ne permet pas garantir les performances lorsqu'un signal à largeur de bande plus ample sera appliqué. On constate donc une dépendance de  $f_{PD}$  avec le type de signal, mais d'une manière hiérarchique par rapport à la largeur de bande, ce qui fournit une recette à la question : *quand* est-il envisageable d'actualiser  $f_{PD}$ ?. Ceci est un aspect à prendre en compte dans les émetteurs multi porteuses ou dans les standards de communication qui permettent des largeurs de bande en émission variables, tel le WiMAX.

### Test WCDMA

En guise de récapitulatif des expériences, nous avons considéré le cas de la linéarisation d'une porteuse WCDMA. A cet effet, nous avons estimé  $f_{PD}$  avec un signal large bande, de 10MHz, comme celui dans la figure 6.31, et ceci pour différentes configurations du module de prédistorsion :

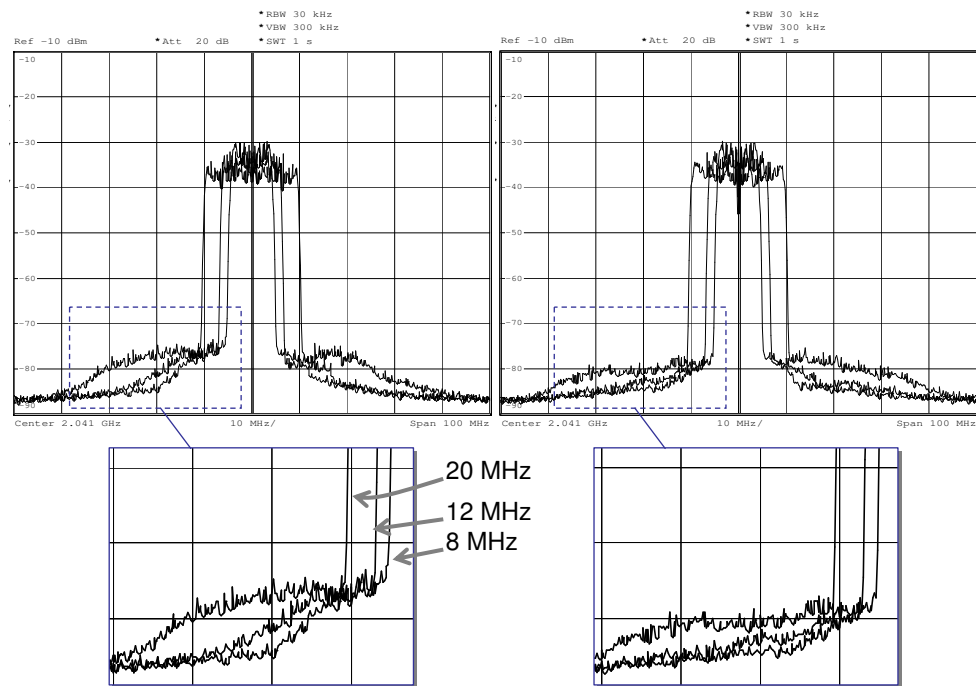


FIG. 6.32: Robustesse de la prédistorsion face à la largeur de bande du signal. A gauche, prédistorsion sans compensation des effets mémoire. A droite, avec compensation des effets mémoire 2BCP-FIR + 1BPC-IIR

- Prédistorsion sans compensation des effets mémoire (1BPC :  $\hat{f}_0^{-1}$ )
- 2BPC-FIR
- 3BPC-FIR
- 2BPC-FIR + 1BPC-IIR

Après initialisation/entraînement pour chacune des configurations, les contenus des tables LUT associées à  $f_{PD}$  sont stockés, de manière à pouvoir les récupérer rapidement lors des mesures par la suite. Nous avons relevé les niveaux d'ACPR et l'EVM pour un signal type WCDMA, de 5MHz de largeur de bande et 8 dB de PAPR, avec les résultats montrés dans le Tableau 6.3, pour les différentes configurations proposées tout à l'heure et avec les  $f_{PD}$  correspondants. Nous ajoutons sur le tableau une entrée correspondant au cas *back-off*, sans linéarisation, qui fournit la même puissance en sortie. En complément au Tableau 6.3, la figure 6.33 montre les spectres en émission pour l'ensemble des configurations étudiées.

Du point de vue de l'EVM, la prédistorsion avec compensation des effets mémoire permet d'améliorer nettement les performances. En termes d'ACPR, le fait d'utiliser 3 cellules BPC permet d'améliorer les performances qu'on obtient avec 2 cellules BPC. De plus, à nombre égal de cellules BPC, la configuration 2BPC-FIR + 1BPC-IIR surpasse les performances de la configuration 3 BPC-FIR.

DPD	ACPR		EVM
	Left	Right	
No (PA back-off)	-38.5 dB	-38.0 dB	23 %
1BPC (Memoryless)	-39.5 dB	-38.6 dB	10 %
3 BPC (2 FIR)	-41.0 dB	-40.1 dB	3 %
4 BPC (3 FIR)	-45.0 dB	-43.1 dB	3 %
4 BPC (2 FIR + 1 IIR)	-46.3 dB	-45.4 dB	3 %

TAB. 6.3: ACPR et EVM mesurés pour une porteuse WCDMA, pour différentes configurations du module de prédistorsion.  $P_{out} = 40.8\text{dBm}$  (12W). La figure 6.33 correspond à ces mesures

### Notes pratiques à propos de l'adaptation

Nous avons traité la conception et l'implémentation du module de prédistorsion dans la FPGA, avec les résultats montrés plus haut. Nous

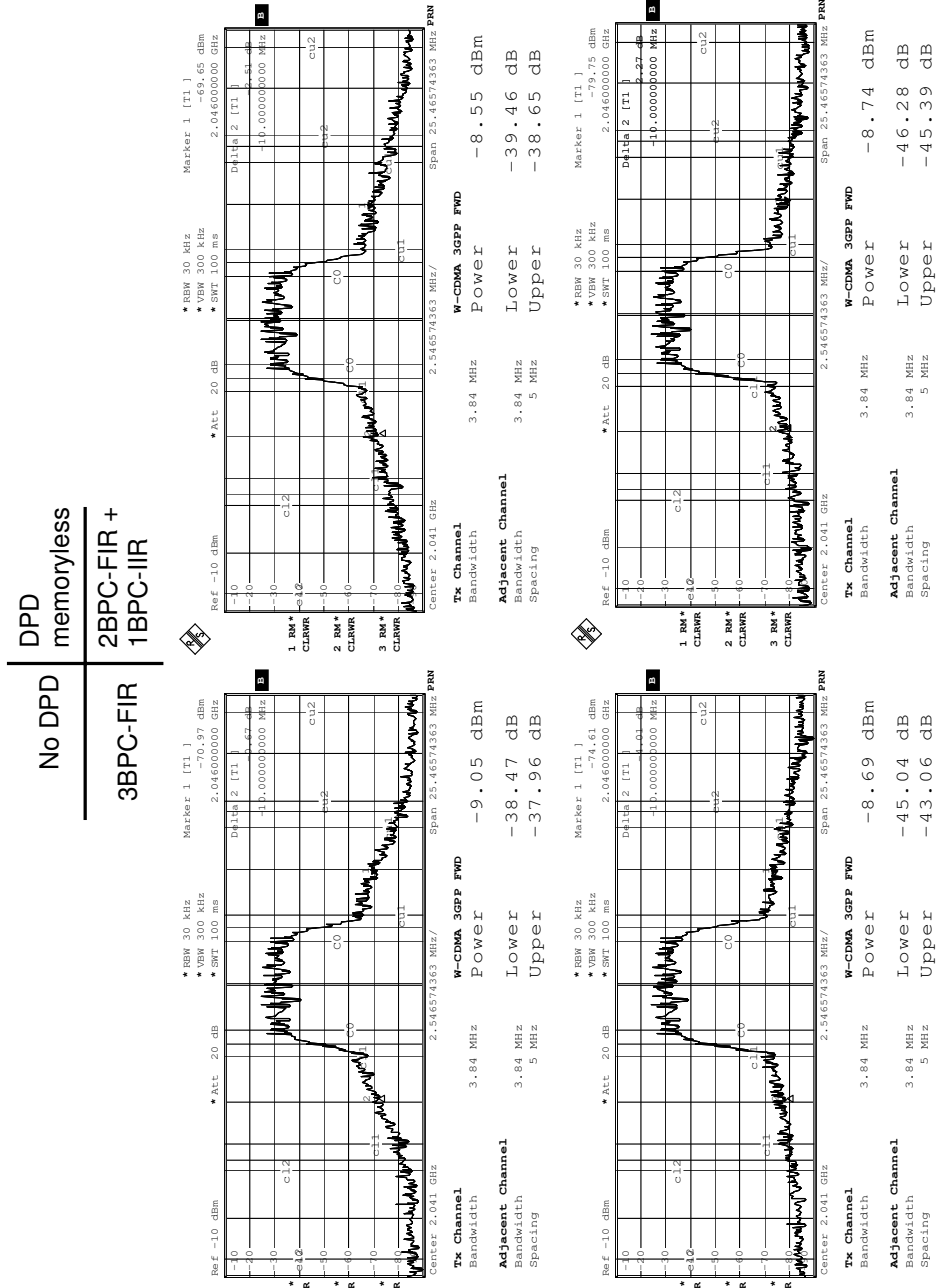


FIG. 6.33: Spectres en émission pour un signal WCDMA et différentes configurations du module de prédistorsion : sans prédistorsion et avec prédistorsion ; et ceci avec et sans compensation des effets mémoire. A noter comment la configuration récursive (2BPC-FIR+1BPC-IIR) surpasse les performances des autres configurations

sommes expressément passé à côté du sujet de l'adaptation, qui sera traité dans cette section.

Les principes permettant l'estimation LS de  $f_{PD}$  à partir du modèle NARMA ont déjà été décrits (cf. page 179). Cette formalisation fournit un mécanisme puissant pour dériver les fonctions polynomiales constitutives de  $f_{PD}$  à partir de blocs de données en bande de base des entrées/sorties de l'amplificateur. Le remplissage des tables LUT à partir de ces fonctions a été aussi détaillé.

Or, en raison du PAPR élevé des signaux utilisés dans notre étude, la probabilité de pic est faible, et l'estimation de la caractéristique de l'amplificateur pour les fortes amplitudes s'avère difficile, d'autant plus que les capacités d'observation du prototype sont limitées à des lots de données  $y$  et  $z$  de 2048 échantillons maximum. Il se peut que l'information contenue dans un registre de données tellement réduit ne soit pas assez complète pour mener une estimation robuste et fiable. Bien entendu, cette question ne se pose pas dans un environnement avec capacités d'acquisition étendues, au moyen d'analyseurs de spectres ou oscilloscopes avec capacités d'enregistrement qui peuvent fournir de longs registres de données [LBG06, KCSK06, MMK<sup>+</sup>06], et où l'estimation se fait sans aucun type de contrainte matérielle.

Plus précisément, l'estimation LS des coefficients polynomiaux lorsque les données disponibles ne couvrent pas toute la plage dynamique de l'amplificateur, mais seulement une région de faible-moyenne amplitude, est sous-déterminée, dans le sens qu'il n'y a pas de certitude que le résultat de l'estimation soit fiable au-delà des amplitudes faibles-moyennes. Nous précisons cette problématique dans la figure 6.34. À gauche, l'estimation de la caractéristique AM-AM polynomiale sous-déterminée fournit une estimation fautive pour les fortes amplitudes. À droite, la disponibilité d'observations couvrant toute la plage dynamique fournit une estimation beaucoup plus fiable.

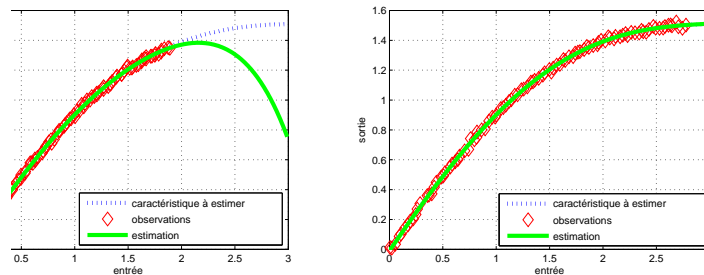


FIG. 6.34: Problème de l'exhaustivité des données. Estimation à partir d'une fenêtre d'observation incomplète, à gauche, et estimation à partir d'un ensemble complet d'observations, à droite

Il est clair que cette sous-détermination est à éviter, car elle peut



être à l'origine de comportements faux, voire dangereux, du module de prédistorsion, du moment où le signal à émettre dépassera la fenêtre d'observabilité à partir de laquelle l'estimation a été menée, accédant à des valeurs dans les tables LUT qui sont fausses. Ainsi, on a dû inclure des mécanismes de robustesse lors de l'estimation LS des paramètres de  $f_{PD}$ . En pratique, nous avons :

- Mené une procédure d'adaptation sélective, en fonction de la pertinence des observations
- Inclus un degré de mémoire (récursivité) dans l'adaptation

Dans la figure 6.35 l'organigramme illustrant le flot d'événements lors de l'adaptation est représenté. Nous commentons cette procédure par la suite.

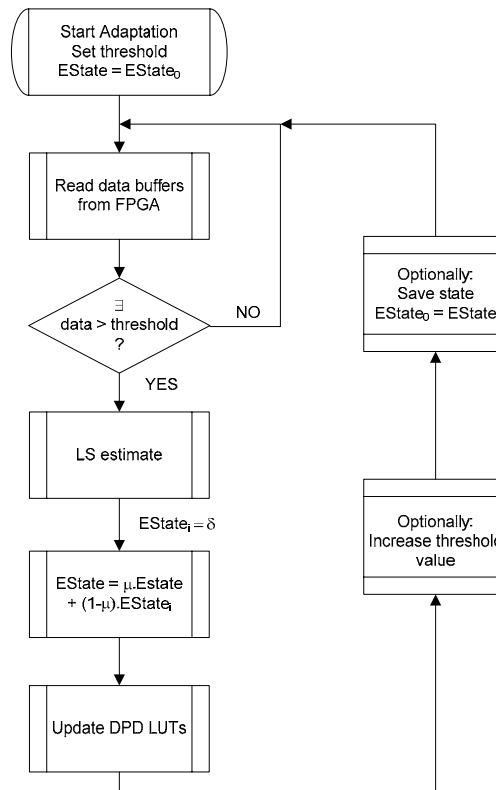


FIG. 6.35: Organigramme du flot d'événements lors de l'adaptation : adaptation sélective et récursivité

Pour ce qui est de l'adaptation sélective, nous n'avons pris en compte que les lots de données présentant des valeurs d'entrée à l'amplificateur au-delà d'un certain seuil. Au contraire, les lots de données présentant des valeurs au-dessous du seuil sont rejetés, et l'adaptation ne s'effectue pas. Quand

un nouvel lot de données est disponible, le processus sélectif recommence. De cette manière, on garantit que la partie forte amplitude est incluse, et l'estimation se réalise à partir d'observations suffisamment complètes, au sens que la fenêtre d'observation couvre une grande partie de la plage dynamique de l'amplificateur. Cette méthode permet d'améliorer la qualité et la robustesse des estimations.

Le seuil de décision peut s'ajuster dynamiquement au fil du temps, dans le but d'établir un compromis entre la fréquence et la robustesse de l'actualisation. En effet, un seuil bas diminue les chances de réjection, mais au risque de la sous-détermination. Un seuil trop élevée résulte en un taux de réjection aussi élevé, ce qui reporte l'estimation.

En ce qui concerne la récursivité, il est à noter que l'estimation LS ne considère pas de conditions initiales (6.14), c'est-à-dire, l'ensemble de données observées rend une estimation qui ne dépend que de ces données, et non pas des estimations précédentes. Aucune information des états passés n'est explicitement introduite. Lorsqu'on considère les capacités d'observation limitées de notre prototype, il se peut que les données enregistrées ne soient pas statistiquement représentatives, ce qui produirait une estimation peu fiable. Pour éviter cette situation, nous avons introduit un degré de récursivité en calculant l'estimation au moyen d'une somme pondérée entre l'estimation présente et l'estimation passée.

Par rapport à la figure 6.35, l'état présent de l'adaptation est désigné par  $EState$ .  $EState_i$  représente la solution LS pour  $\hat{\delta}$  obtenue au pas- $i$  de l'adaptation, et  $\mu$  est le facteur de pondération. Notons que, en parallèle à l'adaptation, un flot continu de données est affecté par les paramètres de l'état présent  $EState$ , et que seulement une petite fraction de ces données est retenue pour réaliser un nouveau pas de l'estimation.

A partir de cette procédure, nous avons pu observer une bonne dynamique de l'adaptation, tant dans le sens de la robustesse, que de la vitesse de convergence. La figure 6.36 montre l'évolution de l'EVM en émission à chaque pas de l'adaptation. On constate comment le système converge rapidement, et atteint un état stationnaire au bout d'un délai compris entre 2 et 4 calculs LS.

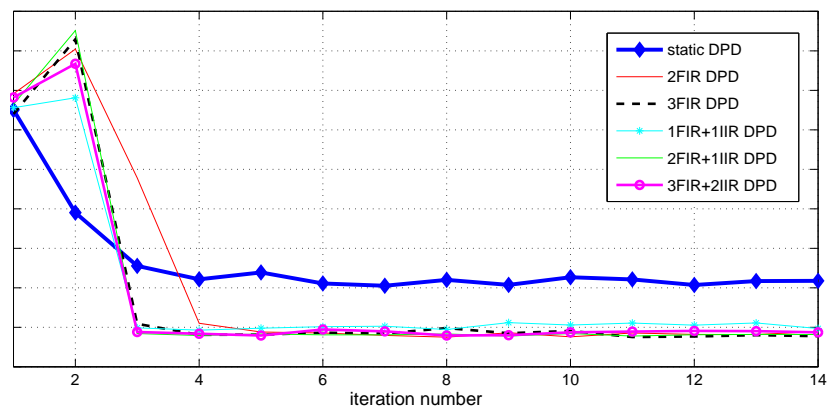


FIG. 6.36: Evolution de l'EVM en émission à chaque pas de l'adaptation

## 6.3 Etude du rendement énergétique

Comme nous l'avons constaté, l'utilisation de la prédistorsion numérique semble incontournable dans certains cas en raison des effets mémoire de l'amplificateur. Dans ce volet nous étudions l'impact d'un système de prédistorsion numérique sur le rendement de l'émetteur, un aspect souvent négligé dans la littérature existante. Pour ce faire, nous nous servirons des mesures de consommation de l'amplificateur *et* du système de prédistorsion que nous avons mis en œuvre précédemment.

Nous nous intéresserons ensuite aux mécanismes disponibles pour les concepteurs de systèmes de prédistorsion dans le but d'améliorer explicitement le rendement de l'émetteur. Comme contribution originale, nous expérimenterons la possibilité de dégrader la polarisation du transistor, ce qui amène un amplificateur de *Classe A* vers la *Classe B*, et les possibilités d'utiliser la prédistorsion pour contrer l'excès de non linéarité, ce faisant, dans le but d'obtenir un émetteur toujours linéaire mais plus performant énergétiquement.

### 6.3.1 Consommation de la maquette et rendement de l'émetteur

Dans cette partie nous traitons du coût énergétique de la prédistorsion en soi, et de son impact sur le rendement global de l'émetteur. Pour évaluer ce coût énergétique, nous nous sommes basés sur nos expériences précédentes sur la maquette FPGA. La question de la relation entre la consommation du module de prédistorsion et le nombre de cellules BPC est ici considérée. En effet, la conception du module de prédistorsion en termes de cellules BPC, où les fonctions non-linéaires sont mappées dans une table LUT, rend une implémentation indépendante de l'ordre des polynômes de l'estimation de l'amplificateur, ou, plus généralement, indépendante de l'expression analytique particulière de  $f_{PD}$ . Ainsi, nous pouvons étudier, sans perte de généralité, la relation entre la qualité de la prédistorsion, liée au nombre de cellules BPC, et sa propre consommation.

Bien que la consommation des circuits numériques dépende fortement de chaque cas particulier –dispositif cible (ASIC ou FPGA, par exemple)– et des paramètres de la technologie CMOS sous-jacente, les résultats que nous montrons par la suite invitent à considérer la contribution relative de la prédistorsion numérique sur le bilan énergétique du *front-end* RF dans un émetteur.

Dans les dispositifs FPGA, les contributions de consommation peuvent être dynamiques ou statiques. Les deux contributions dépendent en première du niveau d'alimentation, tel qu'il est décrit dans la règle approximative de la consommation dans les circuits CMOS :

$$P_{CMOS} = P_{static} + P_{dyn} \propto \sum i_{leak} \cdot V_{DD} + \sum_{i=1}^N \rho_i \cdot f_{clock,i} \cdot C_{load,i} \cdot V_{DD,i}^2 \quad (6.16)$$

Cette règle simplifiée nous décrit comment la consommation statique ( $P_{static}$ ) est due aux courants de fuite dans les transistors du FPGA, et dépend principalement de la taille du circuit FPGA. La consommation dynamique ( $P_{dyn}$ ), dominante face à  $P_{static}$ , est due aux commutations des portes logiques entre les états 0 et 1. Elle dépend donc du nombre de portes du circuit (N), ce qui dans notre cas dépend du nombre de cellules BPC. Pour chaque porte, la consommation dépend de son profil d'activité ( $\rho$ ), de sa fréquence de commutation, liée à la fréquence d'horloge ( $f_{clock}$ ), et enfin de sa charge capacitive ( $C_{load}$ ). Dans nos mesures, nous avons supposé un profil d'activité  $\rho = 50\%$  pour les signaux intervenant dans les cellules BPC, c'est à dire, que chaque point mémoire (bit) change son état une période sur deux.

Nous avons mesuré la consommation en puissance du module de prédistorsion en fonction du nombre de cellules BPC. Ces mesures ont été réalisées grâce à l'outil Xpower de Xilinx. Nous n'avons pas inclus dans nos calculs la consommation de la logique non liée directement au module de prédistorsion, c'est-à-dire, les parties consacrées aux communications et échange de données avec le module d'adaptation. Les résultats se résument dans la figure 6.37, où il est mis en évidence la dépendance de la consommation avec la fréquence d'horloge et le nombre de cellules BPC. Avec une fréquence d'horloge de 105MHz on constate une augmentation de 36mW par cellule BPC, alors qu'avec une fréquence d'horloge de 50MHz le rapport est de 21mW par cellule BPC. Ces tendances sont cohérentes avec l'approximation (6.16) et mettent en avant l'influence de la fréquence d'échantillonnage sur la consommation totale.

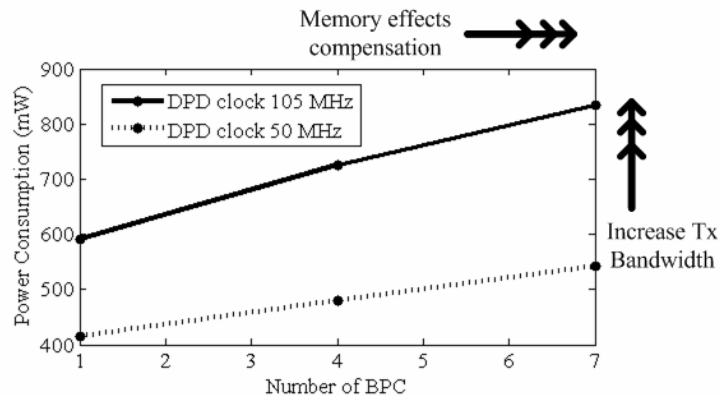


FIG. 6.37: Consommation du module de prédistorsion en fonction du nombre de cellules BPC et de la fréquence d'horloge, qui correspond avec la fréquence d'échantillonnage

Il est à remarquer toutefois que le taux d'incrément de la consommation en fonction du nombre de cellules BPC est relativement petit, de l'ordre de quelques dizaines de mW, à partir de la première cellule BPC, dont la consommation à elle seule est de l'ordre de quelques centaines de mW. Ceci peut s'expliquer en raison des différents domaines de l'alimentation au sein du circuit FPGA. La logique de prédistorsion est placée dans des partitions internes à faible tension d'alimentation ( $V_{DD} = 1.2V$ ), où en plus les charges capacitives  $C_{load}$  sont faibles, ce qui implique une contribution modeste dans la consommation dynamique dans (6.16). En contraste, la contribution dominante, rien que pour une cellule BPC, est due à un nombre réduit de signaux en sortie du module de prédistorsion (cf. figure 6.8, page 167), à savoir, les composantes  $I$  et  $Q$  du signal predistordu, à cause des charges capacitives et tensions d'alimentation, plus élevées (3.3V) que dans les partitions internes où se placent les cellules BPC.

Dans le Tableau 6.4 nous faisons un bilan quantitatif du coût énergétique total de notre système de prédistorsion numérique. Ce bilan comprend les contributions principales à ce coût, dont les convertisseurs A/D et D/A, l'adaptation, la démodulation, etc. On constate d'ailleurs que la prédistorsion pèse très peu au bilan de consommation total, et c'est surtout l'adaptation qui domine cette consommation, notamment les convertisseurs A/D, la logique FPGA adjacente au module de prédistorsion ainsi que l'algorithme d'adaptation s'exécutant sur un DSP ou un PC. Mais en réalité, cette contribution pourra raisonnablement être négligée en opération normale du système de prédistorsion, quand pour la plupart du temps il n'est pas nécessaire de mener des tâches d'adaptation : la logique du module de prédistorsion est alors seule active. Nous concluons ainsi que l'impact de la consommation de la prédistorsion sur le rendement global d'un émetteur fixe du type station de base, au vu des puissances en jeu, est négligeable.

### 6.3.2 Mécanismes d'amélioration du rendement

#### Mécanismes implicites et explicites

La prédistorsion numérique rend possible l'augmentation du rendement énergétique dans un émetteur RF, de manière implicite, parce qu'elle permet l'utilisation de toute la plage dynamique de l'amplificateur, jusqu'au point de saturation, et ceci de manière linéaire. Tel qu'illustré dans la figure 6.38, la prédistorsion (a) permet éviter l'utilisation d'un amplificateur surdimensionné, en *back-off* (b). Cet amplificateur présenterait alors un rendement bien plus faible pour fournir les mêmes niveaux de puissance et linéarité.

Réciproquement, pour un *amplificateur donnée*, la prédistorsion permet d'élargir ses possibilités, tel que montré dans le Tableau 6.5, sur les mesures de rendement et ACPR menés sur une porteuse W-CDMA dans les conditions de la section précédente. On observe que l'amplificateur délivrant

Composant	Consommation	Observations
Logique DPD dans FPGA	1 W max	Actif lorsqu'un signal est émis
FPGA	4 W max	Pire des cas A considérer seulement quand l'adaptation est active
Convertisseurs A/D	1.5 W x 2 = 3W	A considérer seulement quand l'adaptation est active Mode <i>low power</i> par défaut
<i>Downconverter</i>	300 mW	A considérer seulement quand l'adaptation est active Mode <i>low power</i> par défaut
Module d'Adaptation	0.5-1W (DSP) ~ 100W (PC)	A considérer seulement quand l'adaptation est active Mode <i>low power</i> par défaut
TOTAL	1 W max	Mode normal, sans adaptation

TAB. 6.4: Maquette sous étude. Coût énergétique du système de prédistorsion complet

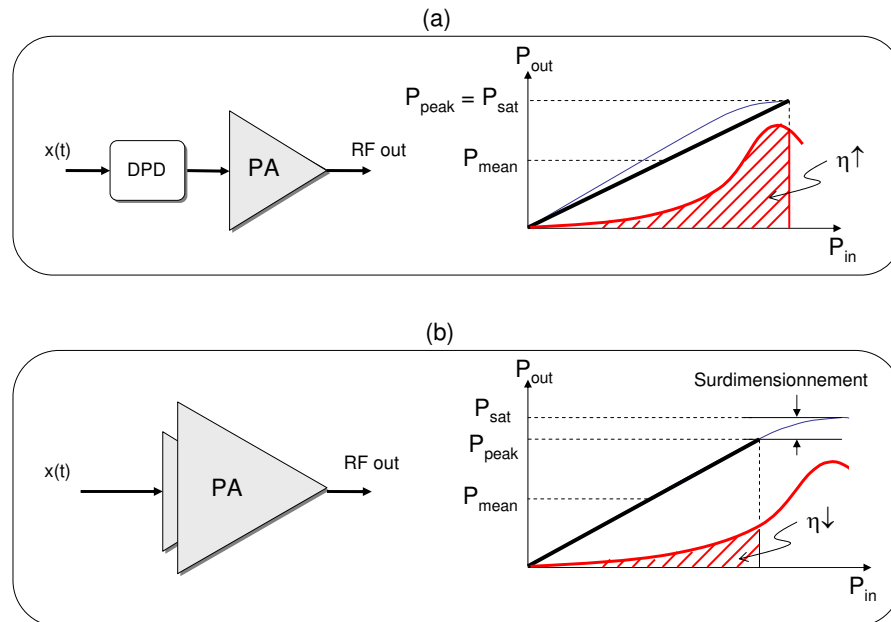


FIG. 6.38: Amélioration implicite du rendement au moyen de la prédistorsion (a), comparé au cas sans linéarisation mais amplificateur surdimensionné (b)

42dBm, sans linéarisation, consomme moins que l'amplificateur linéarisé à ce même niveau de puissance. Le fait de linéariser provoque-t-il une perte de rendement ? Au contraire : cette appréciation est trompeuse lorsqu'on regarde les niveaux d'ACPR, qui reflètent le fait que la linéarité est dégradée si on ne linéarise pas ; ces deux cas ne sont pas comparables. Ainsi, si on considère plutôt un critère de linéarité permettant d'établir des comparaisons (par exemple, un seuil d'ACPR de -44dB), il est évident que le fait de ne pas linéariser impose de fortes contraintes de *back-off*, ce qui réduit drastiquement le rendement. En d'autres termes, la puissance en sortie doit être réduite approximativement d'un facteur 3 (5dB) dans ce cas.

DPD	$P_{RF}$	$P_{DC}$	ACPR	$\eta_{DC}$
OUI (4-BPCS)	42dBm	126W	-44dB	12.58%
NO	42dBm	120.4W	-39dB	13.16%
NO ( <i>back-off</i> )	37dBm	81.2W	-44dB	6.17%

TAB. 6.5: Amélioration implicite du rendement au moyen de la prédistorsion

Un autre moyen, cette fois-ci explicite, d'amélioration du rendement grâce à la prédistorsion est à travers le réglage de  $G_{PD}$ , le gain linéaire conjoint du module de prédistorsion *plus* l'amplificateur, à condition d'accepter un certain niveau d'écrêtement. Rapportons nous à la figure 6.39 pour expliquer ceci. Le réglage de  $G_{PD}$  est typiquement fait de manière à ce que  $G_{PD} \leq G_{PA}$ , et en sorte que l'amplitude de pic avec linéarisation coïncide avec le point de saturation de l'amplificateur : fig. 6.39(a). Ceci est tout à fait raisonnable parce que l'amplification linéaire ne pourra pas aller au-delà des capacités de l'amplificateur : aucune correction n'est possible au-delà du point de compression. Plus précisément, le gain  $G_{PD}$  nominal disponible pour la chaîne DPD+PA s'obtient à partir du rapport entre la puissance de saturation en sortie  $P_{o,sat}$  et le niveau en entrée associé  $P_{i,sat}$  :

$$G_{PD,nom}(dB) = P_{o,sat}(dB) - P_{i,sat}(dB) \quad (6.17)$$

En revanche, lorsqu'on manipule des signaux pour lesquels la probabilité de pic est faible, il est possible de songer à augmenter le gain  $G_{PD}$ , ce qui permet d'augmenter la puissance disponible et le rendement à condition de permettre d'éventuels écrêtements du signal : fig. 6.39(b). Ainsi, la linéarité et l'ACPR sont préservés, tant que la probabilité d'écrêtement reste assez faible pour que sa contribution à la densité spectrale de puissance du signal soit négligeable.



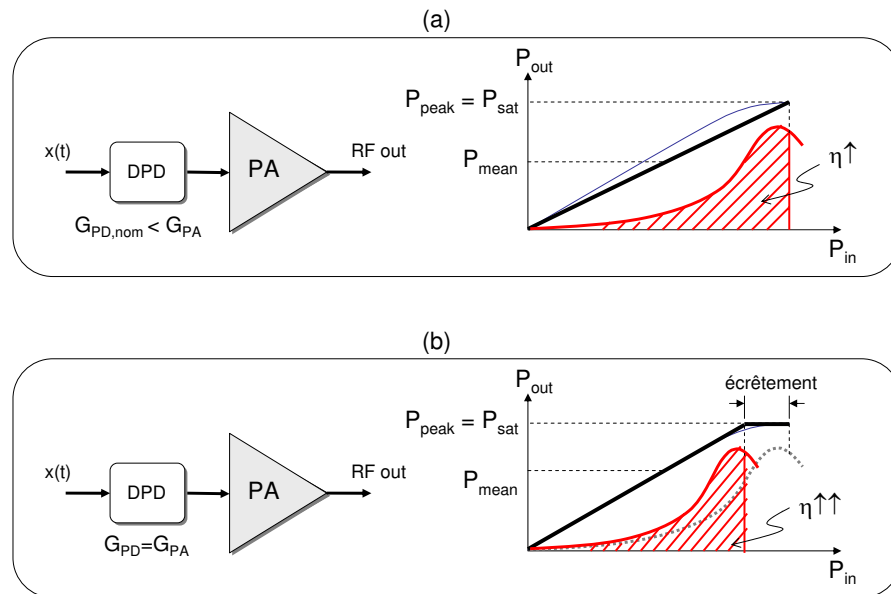


FIG. 6.39: Amélioration explicite du rendement au moyen du réglage de  $G_{PD}$

### Dégradation de la polarisation du transistor

Nous avons expérimenté une autre manière d'exploiter la prédistorsion numérique comme mécanisme explicite permettant une amélioration du rendement (Figure 6.40). En partant du principe que la prédistorsion peut être incontournable dans certains cas, ne serait-ce que pour contrer les effets mémoire de l'amplificateur, nous avons essayé d'ajuster le point de polarisation de l'amplificateur dans le but d'augmenter son rendement, c'est-à-dire, de ramener l'amplificateur vers la *Classe B*, et de laisser ainsi au module de prédistorsion la tâche de contrer l'excès de non linéarité qui en résulte.

Tel qu'il est montré dans la figure 6.41 en haut, la caractéristique AM-AM de l'amplificateur dans un tel cas présente une nouvelle composante non linéaire aux faibles niveaux en entrée qui correspond à la distorsion de croisement, superposée à la dispersion provoquée par les effets mémoire. Dans la même figure il est montré comme la prédistorsion avec une seule cellule BPC, sans compensation des effets mémoire permet la linéarisation de la caractéristique mais ne permet pas de corriger la dispersion. Au contraire, le résultat avec 6 cellules BPC, montré dans la figure 6.41, en bas, montre qu'il est possible de réduire en même temps les dispersions *et* la distorsion de croisement.

Comme prévu, la consommation d'un amplificateur plutôt *Classe B* est moindre que celle d'un amplificateur plutôt *Classe A*, tel qu'il est montré dans la figure 6.42, et l'utilisation de la prédistorsion permet d'atteindre les niveaux de linéarité nécessaires. Ainsi, pour un certain niveau de puissance

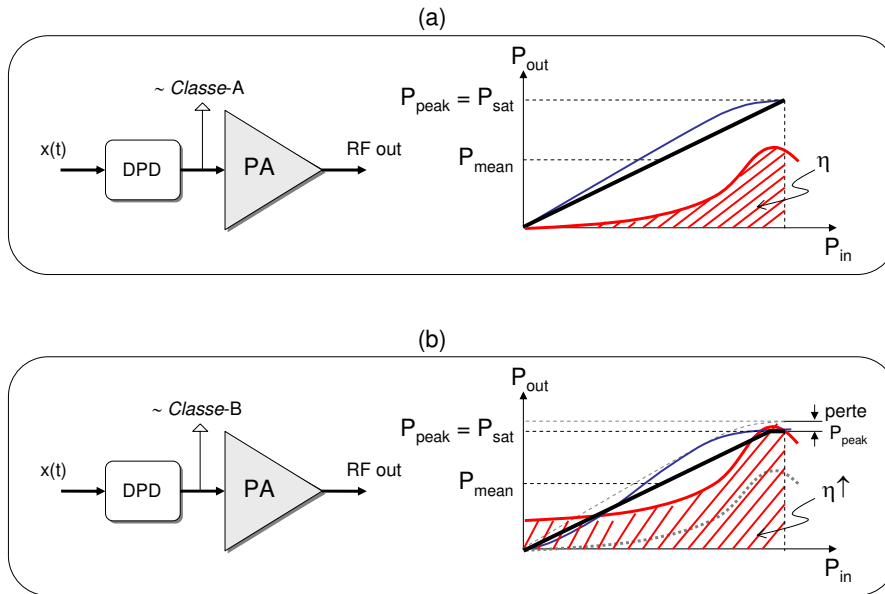


FIG. 6.40: Amélioration explicite du rendement proposée, par le biais du réglage de la polarisation de l'amplificateur

en sortie (40.5dBm par exemple) il est possible d'obtenir le même degré de linéarité en termes d'ACPR (-44dB, par exemple) qu'avec une opération plutôt *Classe A* et en même temps réduire la consommation de presque 10W, ce qui permet donc d'améliorer le rendement.

Il est clair que cette manipulation du point de polarisation est limitée par la perte progressive de gain de l'amplificateur au fur et à mesure que celui-ci se déplace vers une opération *Classe B*. La puissance en sortie atteignable décroît ainsi. Néanmoins, la simple étude ici menée montre comment la prédistorsion peut contrer l'excès de non linéarité dans un tel cas, et suggère que le couplage judicieux entre la prédistorsion et une polarisation variable de l'amplificateur peut se révéler efficace du point de vue du rendement, par exemple dans des périodes où la puissance totale de l'amplificateur n'est pas sollicitée. Du point de vue du module de prédistorsion, cette possibilité peut être gérée au moyen du rafraîchissement des contenus des tables LUT contenant les valeurs de gain complexes correspondant aux différents niveaux de polarisation, ainsi qu'au moyen de l'activation/désactivation de cellules BPC afin de s'adapter à l'extension temporelle des effets mémoire.

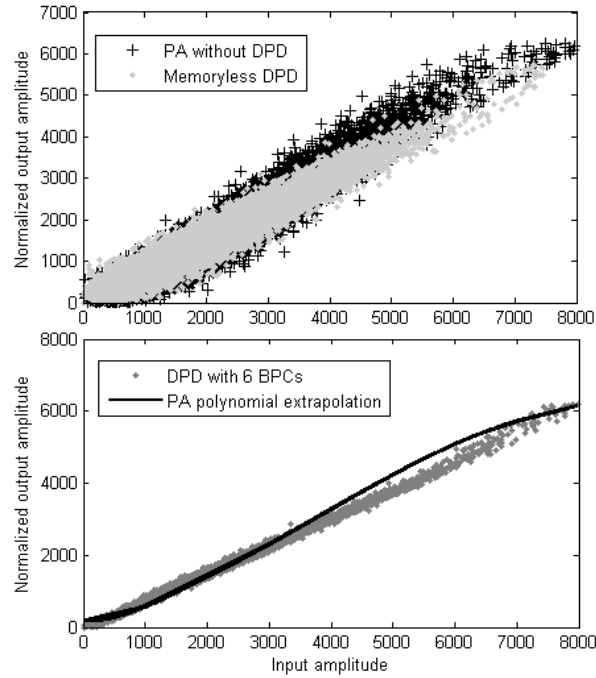


FIG. 6.41: Caractéristiques AM-AM de l'amplificateur avec polarisation dégradée, plutôt Classe B. En haut, sans linéarisation et avec prédistorsion sans mémoire. En bas, prédistorsion NARMA au moyen de 6 cellules BPC superposée à l'ajustement polynomiale de la caractéristique sans linéarisation

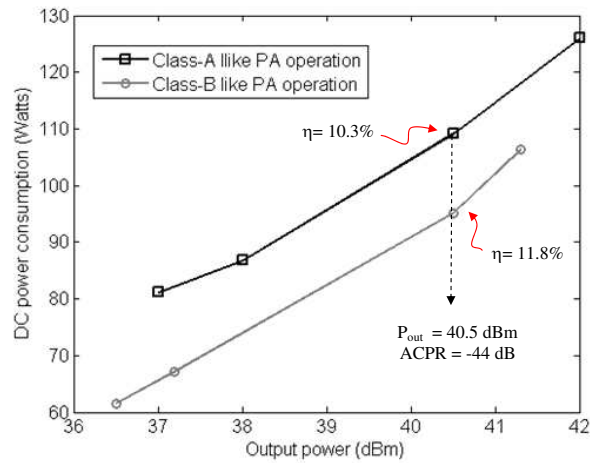


FIG. 6.42: Consommation et puissance en sortie pour les modes d'opération nominal (Classe A) et un mode dégradé (Classe B), avec prédistorsion dans les deux cas

## 6.4 Conclusions au Chapitre 6

Nous avons traité dans une première partie de ce chapitre la conception, implémentation et validation expérimentale d'un système de prédistorsion du type *memory polynomials* avec adaptation différenciel LMS. Ensuite, nous nous sommes consacré à la discussion et à l'étude d'une structure de prédistorsion du type NARMA avec adaptation LS. Dans les deux cas, nous avons d'abord introduit les aspects théoriques formalisant la méthode de prédistorsion, ainsi que sa validation dans un environnement de simulation. Ensuite, nous avons décrit avec détails la conception FPGA du module de prédistorsion associé, dont l'implémentation que nous avons effectuée nous a permis de mener les validations expérimentales de chacun des approches étudiées.

Les résultats expérimentaux ainsi obtenus ont démontré les possibilités des solutions proposées. L'étude plus approfondie dans le cas NARMA, utilisant une ample variété de types de signal, nous a permis de mettre en évidence le potentiel de cette solution, récursive et novatrice, par rapport aux approches à la pointe de l'état de l'art (cf. Tableau 4.3), autant en termes de largeur de bande qu'en termes de la qualité de la linéarisation obtenue.

A côté, nous avons mis en avant des aspects pratiques relatifs à la conception de systèmes de prédistorsion, tels la conception FPGA à partir de la réplique de cellules BPC, ou les procédures d'adaptation itératives dans un cadre d'observation limitée des excitations en entrée/sortie de l'amplificateur.

Une troisième et dernière partie de ce chapitre a été dédiée à l'étude des rapports entre la prédistorsion et le rendement de l'amplificateur, ainsi qu'aux mécanismes permettant explicitement l'amélioration du rendement des émetteurs RF au moyen de la prédistorsion. Nous avons constaté que l'impact de la consommation de la prédistorsion sur le rendement global d'un émetteur fixe du type station de base, au vu des puissances en jeu, est négligeable. Etant donné que l'utilisation de la prédistorsion peut s'avérer inévitable ne serait-ce que pour contrer les effets mémoire, nous avons donc étudié la possibilité de dégrader la polarisation de l'amplificateur, dans le but d'obtenir un émetteur plus performant énergétiquement. Nous avons montré comment la prédistorsion permet de contrer l'excès de non linéarité dans un tel cas.

En résumé, un ample parcours sur les techniques de prédistorsion a été proposé, d'un point de vue pratique. Il est prévisible que l'évolution technologique permettra de réduire de plus en plus les coûts du matériel en même temps que ses performances augmenteront, ce qui permettra d'améliorer davantage les performances des systèmes de prédistorsion. Cependant, la question du rendement énergétique reste à résoudre une fois que la question de la linéarité a été assurée. Cet aspect est traité dans le prochain Chapitre.



## Chapitre 7

# Pilote numérique pour l'alimentation dynamique en complément de la prédistorsion

### Sommaire

---

<b>7.1</b>	<b>Problématique et positionnement . . . . .</b>	<b>210</b>
<b>7.2</b>	<b>Méthodologie . . . . .</b>	<b>213</b>
7.2.1	Principes . . . . .	213
7.2.2	Modèles de l'amplificateur et du modulateur . . . . .	222
7.2.3	Evaluation de la méthodologie proposée . . . . .	226
<b>7.3</b>	<b>Conception FPGA et validation . . . . .</b>	<b>234</b>
7.3.1	Conception . . . . .	234
7.3.2	Validation . . . . .	238
<b>7.4</b>	<b>Résultats Expérimentaux . . . . .</b>	<b>248</b>
7.4.1	Présentation de la Maquette . . . . .	248
7.4.2	Estimation de la réponse du modulateur d'amplitude	254
7.4.3	Mesures sur le système complet . . . . .	256
<b>7.5</b>	<b>Conclusions au Chapitre 7 . . . . .</b>	<b>262</b>

---

Les techniques de prédistorsion numérique répondent à la question de la linéarité de l'amplificateur de puissance, indispensable du point de vue des spécifications des systèmes commerciaux pour leur homologation. Une fois la linéarité assurée, la question du rendement –non explicitement réglementée par les standards– se pose ensuite. L'amélioration du rendement est une caractéristique désirable, un facteur concurrentiel qui, dans un contexte industriel, peut fournir une valeur ajoutée au système émetteur par rapport à ceux de la concurrence.

Ce Chapitre veut expliquer comment améliorer davantage le rendement des émetteurs linéarisés par prédistorsion numérique.

Parmi les techniques d'amélioration du rendement évoquées au Chapitre 3, nous nous sommes intéressés aux techniques d'alimentation dynamique, et plus précisément, aux questions relatives à la coexistence de la prédistorsion numérique avec l'alimentation dynamique.

Dans nos travaux, le choix de l'alimentation dynamique comme mécanisme d'amélioration du rendement se justifie par sa simplicité : il permet une approche matérielle incrémentale, nécessitant seulement l'inclusion d'un modulateur d'amplitude qui soit piloté par la commande appropriée.

D'autre part, les systèmes numériques se généralisant de plus en plus côté émetteur (de plus en plus de performances et fonctionnalités à un coût moindre), il nous a semblé pertinent d'entamer une étude pour savoir comment ces ressources peuvent permettre d'intégrer une méthodologie, *au-dessus* de la prédistorsion, de pilotage de l'alimentation dynamique numérique.

Ce Chapitre est organisé comme suit. Dans un premier temps, nous rappelons la particularité de notre approche, qui est l'utilisation d'un modulateur d'amplitude limité en largeur de bande par rapport à la bande passante du signal RF. Dans un deuxième temps, nous formalisons les caractéristiques fonctionnelles du système de pilotage numérique, pour un tel modulateur d'alimentation, dont nous montrons la validité en simulation.

Ensuite, nous étudions la faisabilité, la conception, et l'implémentation d'un tel pilote, associé à un module de prédistorsion, sous une plateforme FPGA. Nous présentons les principaux résultats de cette conception sous un environnement de simulation, avant de terminer par la description de la maquette expérimentale ainsi que la discussion des résultats obtenus à l'aide de ce premier prototype.

Les contenus de ce Chapitre ont été en partie présentés à l'*International Symposium on Industrial Electronics*, Paris, en Novembre 2006 (ISIE'06) [CCPAD06], et plus récemment à l'*International Electronics Conference*, Vigo, Espagne, en Juin 2007 (IECON'07) [CCPAD07]. Ces résultats proviennent d'une collaboration avec Angel Cid-Pastor, dont les travaux de recherche se sont déroulés au LAAS à la même époque que les nôtres.

## 7.1 Problématique du modulateur d'amplitude et positionnement de la solution envisagée

Nous avons évoqué dans le Chapitre 3 comment les topologies fort rendement agissent dynamiquement sur l'alimentation des amplificateurs dans les systèmes EER et ET, imposant une contrainte sévère sur la réponse dynamique des modulateurs de l'alimentation. En effet, si l'alimentation doit

suivre précisément l'enveloppe du signal RF, la largeur de bande du modulateur d'amplitude  $BW_{\text{modulateur d'alim}}$  doit dépasser celle du signal RF  $BW_{\text{signal RF}}$  :

$$BW_{\text{modulateur d'alim}} > BW_{\text{signal RF}} \quad (7.1)$$

pour fournir, en contrepartie, un rendement de l'amplificateur de 100% théoriquement dans le cas de système de type EER, ou bien un rendement optimal, noté  $\eta_{PA,opt,ET}$ , dans le cas ET <sup>1</sup>.

La contrainte (7.1) s'avère problématique dans les systèmes à haute capacité, quand des largeurs de bande de l'ordre de dizaines de MHz sont à traiter. Tel est le cas dans les émetteurs multi-porteuse et les standards large bande (cf. Tableau 2.1, page 23). Dans ce cas-là, il est technologiquement difficile de construire un modulateur d'amplitude à la fois fort rendement et large bande.

Dans nos travaux, nous explorons les modulateurs d'amplitude basés sur des éléments commutés, comme les convertisseurs DC-DC à découpage, présentant des rendements de conversion bien plus élevés que les régulateurs linéaires ou dissipatifs. Dans ces convertisseurs, la tension d'entrée est d'abord convertie en une tension alternative pulsée grâce à des éléments actifs de commutation. La valeur moyenne de cette forme d'onde varie en fonction de leur rapport de cycle, et peut être délivrée sous forme de tension continue à une charge après filtrage moyennant des éléments passifs comme des condensateurs ou des inductances typiquement [EM01, Skv01, Ras01].

Les transistors en charge des commutations travaillent en mode tout ou rien, de manière que, idéalement, aucune perte ne se produit. Malheureusement, en pratique, les transistors MOSFET typiquement utilisés comme interrupteurs présentent l'handicap qu'à l'état passant ils se comportent comme des résistances  $R_{on}$  de jusqu'à quelques dizaines de m $\Omega$ , ce qui provoque des pertes de conduction, résultant en une chute du rendement de conversion.

En plus, à chaque commutation, les capacités parasites présentes aux bornes du MOSFET doivent être chargées ou déchargées. L'effet de la capacité de grille  $C_{gg}$  est spécialement perturbateur dans ce cas. Au fur et à mesure que la fréquence de découpage augmente, les pertes de commutation ou dynamiques prédominent, car ces capacités parasites entraînent que le produit *tension*  $\times$  *courant* dans le dispositif soit différent de zéro pendant des périodes de plus en plus significatives par rapport au cycle de l'onde commandant les commutations. En conséquence, les pertes augmentent avec la fréquence de découpage, liée directement à la réponse dynamique et

<sup>1</sup>Rendement obéissant à la fonction de rendement composite quand, à chaque niveau d'enveloppe en entrée de l'amplificateur, le niveau d'amplitude se situe sur le maximum du rendement, d'après la figure 3.14, page 75, cf. 3.2.4



$BW_{\text{modulateur d'alim}}$ . Le rendement de conversion chute d'autant plus que la bande passante de conversion augmente.

De plus, l'optimisation de  $C_{gg}$  entraîne une dégradation sur  $R_{on}$ , et donc l'augmentation des pertes par conduction. D'où la difficulté technologique d'atteindre, en même temps, des rendements de conversion élevés et des réponses dynamiques large bande.

Pour un schéma ET, le rendement net de l'émetteur, prenant en compte le rendement de l'amplificateur et du modulateur d'amplitude ( $\eta_{MOD}$ ), est donnée par le produit des rendements :

$$\eta_{total} = \eta_{PA,opt,ET} \times \eta_{MOD} \quad (7.2)$$

Cette expression met en évidence les limitations des méthodologies EER et ET si  $\eta_{MOD}$  est faible. Le bénéfice fourni par la topologie de l'émetteur, qui permet un rendement  $\eta_{PA,opt,ET}$  élevé, se voit annulé –pour des raisons technologiques et la contrainte 7.1– par le rendement  $\eta_{MOD}$ .

En vue de ce fait, nous nous proposons d'aborder le cas où le modulateur d'amplitude est limité en largeur de bande :

$$BW_{\text{modulateur d'alim}} < BW_{\text{signal RF}} \quad (7.3)$$

mais présente des rendements énergétiques élevés. Ce scénario a été abordé précédemment dans la littérature (cf. 3.2.4 et [SGN<sup>+</sup>99, SGN<sup>+</sup>00, SRM04, KMMG04, DGL<sup>+</sup>04, FBQ<sup>+</sup>04]). Ces politiques d'alimentation variable sur le long terme du signal, ou par rafales du signal<sup>2</sup>, sans faire vraiment un suivi d'enveloppe au débit de données, peuvent offrir des rendements bien supérieurs aux topologies d'alimentation statique, sans pour autant devoir confronter les contraintes technologiques et de complexité dérivées de la mise en oeuvre d'un modulateur d'amplitude large bande :

$$\eta_{total} = \eta_{PA,AET} \times \eta_{MOD} \approx \eta_{PA,AET} > \eta_{PA,static} \quad (7.4)$$

Dans ce cas, si par technologie et construction,  $\eta_{MOD}$  peut être très élevé, la maximisation de  $\eta_{PA,AET}$  peut permettre une solution intermédiaire entre les approches ET et AET, si le suivi de l'enveloppe se fait en s'approchant aux limites de la dynamique du modulateur d'amplitude, comme nous le proposons de faire, sur une échelle de temps réduite par rapport aux intervalles de contrôle de puissance/par rafale, tel qu'illustré dans la figure 7.1.

Ainsi, par la suite, nous formaliserons les caractéristiques fonctionnelles d'un pilote d'alimentation adapté au paradigme (7.3). Il devra pouvoir assumer la limitation en largeur de bande du modulateur d'alimentation, pour

<sup>2</sup>agissant à partir du fait que l'amplificateur ne travaille pas tout le temps au maximum de sa puissance en sortie, par exemple d'après les schémas de contrôle de puissance assurant un  $S/N$  constant en réception

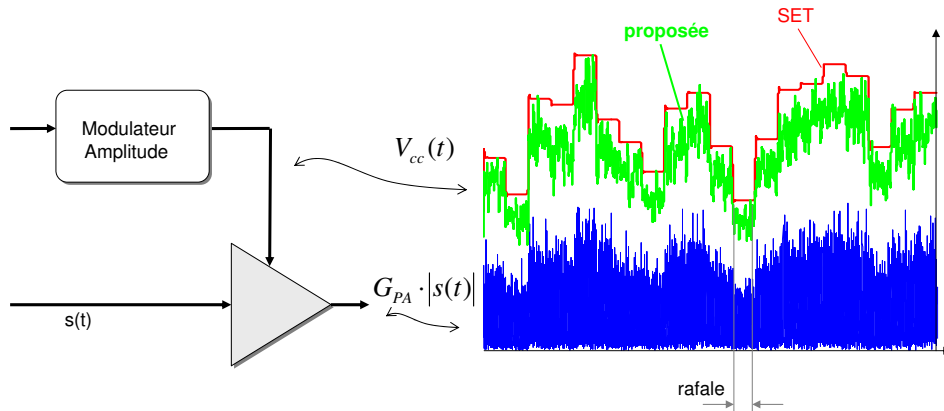


FIG. 7.1: Solution intermédiaire entre les approches ET et AET/SET proposée. La dynamique du modulateur d'amplitude étant fixée et lente, le suivi de l'enveloppe se fait en s'approchant aux limites de cette dynamique, sur une échelle de temps plus fine que celle des intervalles de contrôle de puissance/par rafale

moduler dynamiquement l'alimentation de l'amplificateur RF au plus près de ses possibilités dynamiques, et non sur le long terme/par rafale. Enfin, et comme atout fondamental, le pilotage de l'alimentation devra être judicieusement couplé à la prédistorsion afin de garantir la linéarité du signal en émission.

## 7.2 Méthodologie : pilotage anti-causal du modulateur d'amplitude

Une méthodologie permettant à un modulateur d'amplitude le suivi d'une enveloppe du signal sous la condition 7.3 est exposée dans ce volet. Si le modulateur est *lent*, la solution que nous proposons consiste à faire qu'il soit *en avance* au moyen d'un pilotage anti causal de leur commande. Le couplage d'un tel pilote avec la partie assurant la linéarité en émission, est aussi traitée par la suite.

Cette partie est complétée avec la description des modèles d'amplificateur et du modulateur d'amplitude que nous utiliserons dans les simulations. Enfin, une première validation au niveau fonctionnel de la méthodologie proposée est discutée.

### 7.2.1 Principes

Le principe de pilotage de l'alimentation dynamique que nous proposons représente une amélioration incrémentale au système de prédistorsion numérique en aval de l'amplificateur que nous avons étudié dans les chapitres précédents. C'est d'ailleurs sous le critère de privilégier la linéarité que nous

proposons de bâtir un système de pilotage d'alimentation dynamique autour du module de prédistorsion.

Ainsi, ce module de prédistorsion+pilotage de l'alimentation prendra comme entrée le signal en bande base à transmettre pour fournir à sa sortie le signal en bande base predistordu. Bien entendu, une nouvelle dimension en sortie est considérée : le signal de commande/pilotage de l'alimentation pour le modulateur d'amplitude en charge de produire les variations dynamiques de l'alimentation.

La conception d'un tel module de prédistorsion+pilotage de l'alimentation peut s'exprimer en termes d'un problème d'optimisation avec contraintes, où il faut déterminer les valeurs appropriées de signal et alimentation qui produiront le signal RF désiré en sortie de l'amplificateur, tout en imposant une contrainte de minimisation de la consommation de l'amplificateur.

Dans un premier temps, nous abordons ce problème à partir de la connaissance des caractéristiques statiques de l'amplificateur RF ainsi que des caractéristiques dynamiques du modulateur d'amplitude. Considérons l'amplificateur comme ayant :

- deux entrées :
  - le niveau d'alimentation,  $V_{cc}$
  - la puissance RF d'entrée,  $P_{in,RF}$
- deux sorties :
  - la consommation,  $P_{DC}$
  - la puissance RF en sortie,  $P_{out,RF}$

Les caractéristiques nécessaires quant à l'amplificateur sont les deux relations qui lient, d'un côté, la puissance en entrée, le niveau d'alimentation et la puissance en sortie (7.5), et de l'autre coté, la relation entre le niveau d'alimentation, la puissance en entrée et la consommation (7.6) :

$$P_{out,RF} = f_1(P_{in,RF}, V_{cc}) \quad (7.5)$$

$$P_{DC} = f_2(P_{in,RF}, V_{cc}) \quad (7.6)$$

Ces relations peuvent être obtenues au moyen de mesures expérimentales sur l'amplificateur à l'étude. Par exemple pour l'amplificateur basé sur le transistor MRF21010 (cf. 6.1.3, page 172) nous avons identifié, avec une excitation type CW<sup>3</sup>, les relations 7.5 et 7.6, qui sont illustrées dans la figure 7.2.

Chacune de ces caractéristiques détermine une surface sur le plan  $\langle P_{in}, V_{cc} \rangle$ , pour lesquelles plusieurs valeurs de  $P_{out}$  ou  $P_{DC}$  sont possibles, et réciproquement, différentes combinaisons de  $\langle P_{in}, V_{cc} \rangle$  résulteront en une

---

<sup>3</sup>CW : *continuous wave*

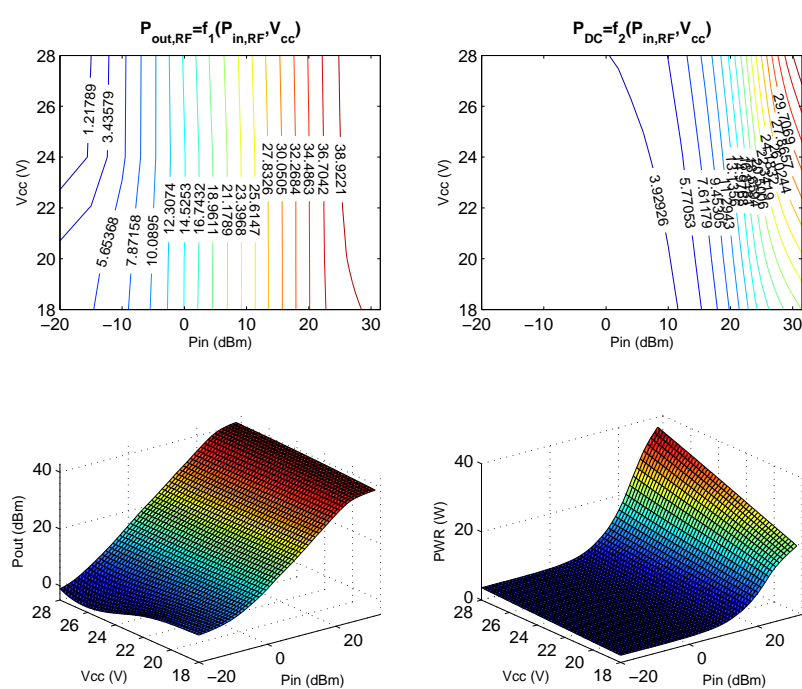


FIG. 7.2: Caractéristiques de l'amplificateur qui lient la puissance en entrée et le niveau d'alimentation avec la puissance en sortie (7.5) (à gauche), et la consommation (7.6) (à droite)

même valeur de  $P_{out}$ . Dans ce cas là, il s'agit de choisir celle qui donne une consommation  $P_{DC}$  moindre.

En d'autres termes, à partir de l'ensemble des puissances en sortie possibles (7.7) et les valeurs  $X_i$  de couples  $\langle P_{in}, V_{cc} \rangle$  qui résultent en une valeur de puissance en sortie  $P_{out}$  (7.8)-(7.9) :

$$P_{out,RF} = \{P_{out,RF,min}, \dots, P_{out,RF,i}, \dots, P_{out,RF,max}\} \quad (7.7)$$

$$X_i = \{\langle P_{in,RF,i,1}, V_{cc,i,1} \rangle, \langle P_{in,RF,i,2}, V_{cc,i,2} \rangle, \dots\} \quad (7.8)$$

$$P_{out,RF,i} = f_1(X_i) \quad (7.9)$$

il est possible déterminer le sous-ensemble  $X_{i,opt} = \langle P_{in,RF,i,opt}, V_{cc,i,opt} \rangle \in X_i$  qui minimise la consommation (7.10), tout en rendant la puissance en sortie ciblée (7.11), et donc, un comportement linéaire de l'émetteur :

$$P_{DC,i} = f_2(X_{i,opt}) \leq f_2(X_i), \forall X_i \quad (7.10)$$

$$P_{out,RF,i} = f_1(X_{i,opt}) \quad (7.11)$$

Dans la suite nous explicitons les aspects fonctionnels de ces formalismes au moyen de deux cas d'étude : l'un, quand le modulateur d'amplitude est idéal et la relation (7.1) s'applique, et l'autre, quand le modulateur d'amplitude est limité en largeur de bande, et l'expression (7.3) s'applique.

### CAS 1. Modulateur d'amplitude idéal

Considérons ici le cas plus simple où le modulateur d'amplitude possède une réponse dynamique idéale<sup>4</sup> ou bien une dynamique largement en excès de la largeur de bande de l'enveloppe du signal.

Dans un tel cas, le fonctionnement du pilotage de l'alimentation+prédistorsion se réduit simplement à l'établissement d'une correspondance entre le signal à émettre et le couple  $X_{i,opt}$ , unique, des excitations à présenter en entrée de l'amplificateur (signal en entrée et niveau d'alimentation). Le schéma fonctionnel dans la figure 7.3 correspond à cette situation.

Pour accélérer ce processus de correspondance entre le signal à émettre et la valeur  $X_{i,opt}$  adéquate, on pourrait envisager stocker les valeurs optimales de  $P_{in,RF}$  et  $V_{cc}$  dans deux tables mémoire LUT. Ce cas là ressemble à une opération type WET *classique*, avec modulateur large bande, incluant une fonctionnalité de prédistorsion pour contrer l'éventuelle relation non linéaire entre le gain de l'amplificateur et le niveau d'alimentation.

<sup>4</sup>réponse dynamique que nous désignerons par  $H(s) = 1$  dans un abus de notation

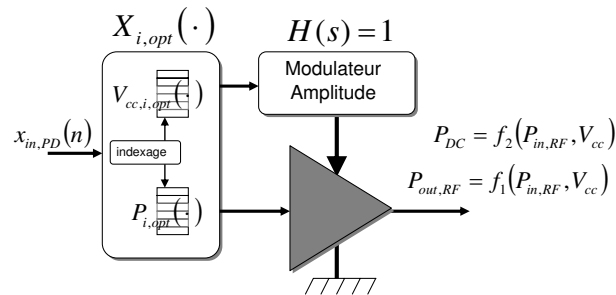


FIG. 7.3: CAS 1 (Modulateur idéal). Schéma fonctionnel du système avec pilotage de l'alimentation + prédistorsion

La figure 7.4 illustre une opération de ce type sur les surfaces de  $P_{out,RF}$  et  $P_{DC}$  correspondant aux équations (7.5) et (7.6). Sur ces surfaces nous avons superposé le parcours des amplitudes d'un signal RF qui serait généré au moyen d'un schéma comme celui de la figure 7.3. Ce parcours correspond justement aux lieux optimaux  $X_{i,opt}$  qui satisfont (7.10) et (7.11) pour chaque puissance cible en sortie.

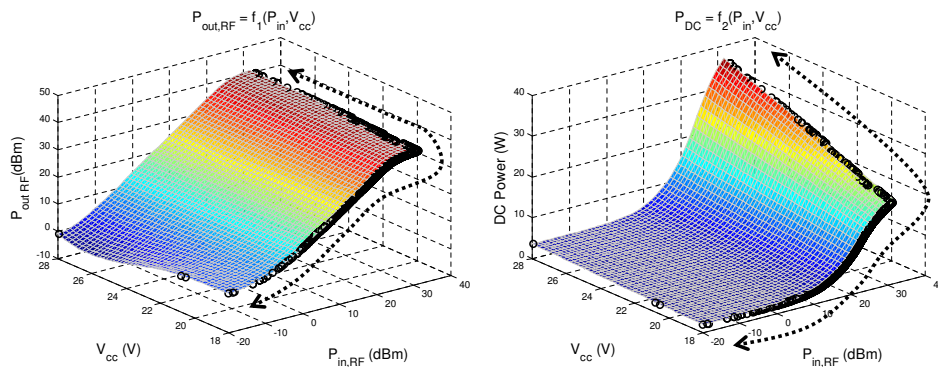


FIG. 7.4: CAS 1 (Modulateur idéal). Parcours d'un signal RF qui serait généré au moyen du schéma fonctionnel de la figure 7.3

Il est à remarquer que ce parcours est unique. Tant que les niveaux de puissance en sortie sont faibles-moyens, le signal évolue sur le côté à droite ( $V_{cc}$  minimum) des figures : le niveau minimum de tension d'alimentation suffit pour délivrer le niveau de puissance cible en sortie, et la consommation est minimisée.

Quand ce niveau d'alimentation ne suffit pas pour délivrer une certaine puissance en sortie, le niveau d'alimentation doit augmenter. Ceci implique un parcours du signal sur les bords supérieurs des caractéristiques de la figure 7.4, si la réponse dynamique du modulateur d'amplitude, étant largement supérieure à la caractéristique de l'enveloppe, peut fournir des variations de

$V_{cc}$  instantanées.

Nous utiliserons ce cas comme repère et référence dans les validations que nous effectuerons un peu plus loin. On peut s'attendre à que le rendement *de l'amplificateur* soit maximal et la consommation minimale lorsqu'on dispose d'un modulateur d'amplitude comme celui-ci, idéal, ou large bande.

## CAS 2. Modulateur d'amplitude limité en largeur de bande. Pilotage anti causal

Dans le but de gérer le fait que la largeur de bande du signal RF dépasse largement celle du modulateur d'alimentation, nous proposons d'anticiper les pics de puissance au niveau de l'alimentation : c'est à dire, de permettre au modulateur d'amplitude de gagner un état *forte puissance* en avance d'un pic de puissance du signal RF en entrée de l'amplificateur, et puis de permettre au système d'alimentation de regagner un état *faible puissance* ensuite. Les principes fonctionnels de ce pilotage, anti causal, sont traités dans la suite.

Dans un tel contexte, de nouvelles fonctionnalités doivent s'ajouter au module de prédistorsion + pilotage de l'alimentation par rapport au schéma de la figure 7.3, qui n'est plus valable. Nous proposons plutôt un schéma comme celui de la figure 7.5, dont nous expliquons leur fonctionnement par la suite. Le chronogramme de la figure 7.6 montre une évolution qualitative, plus détaillée, des signaux impliqués dans le schéma de la figure 7.5 complétant cette explication.

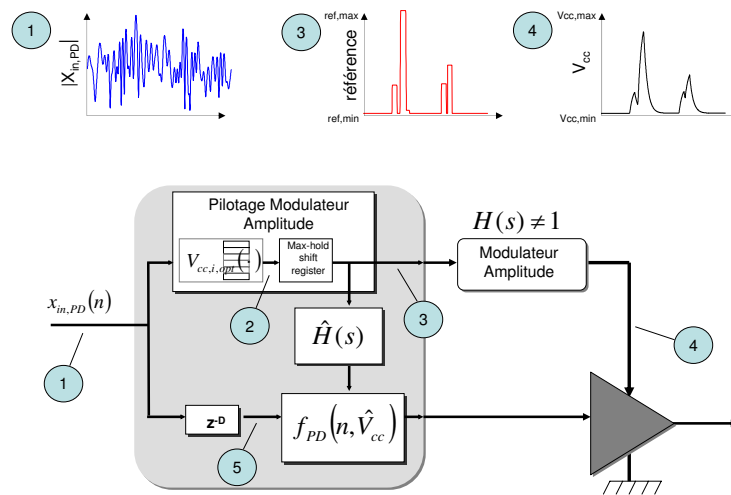


FIG. 7.5: CAS 2 (Modulateur limité dynamiquement). Schéma fonctionnel du système avec pilotage de l'alimentation + prédistorsion

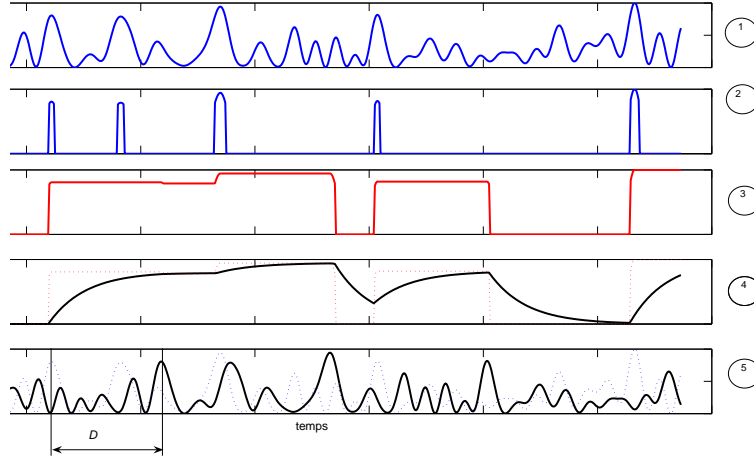


FIG. 7.6: CAS 2 : Chronogramme montrant l'évolution des signaux impliqués dans le schéma de la figure 7.5

Le signal à émettre ①, est dirigé simultanément vers la partie de pilotage de l'alimentation ainsi que vers la partie de signal proprement dite (prédistorsion). Notons que, au contraire du CAS 1, les deux parties de pilotage et de prédistorsion sont maintenant couplées.

Dans le chemin de pilotage du modulateur d'alimentation, un traitement non linéaire après l'étage de lecture des valeurs optimales de l'alimentation,  $V_{cc,opt}$ , ②, est en charge d'anticiper les pics de puissance RF et donc les pics de l'alimentation. Plus précisément, cette valeur optimale de niveau d'alimentation est passée à travers le filtre non linéaire MSHR (*Max Hold Shift Register*) qui présente la caractéristique décrite par l'expression (7.12) :

$$r[n] = \max \{V_{cc,opt}[n], V_{cc,opt}[n-1], \dots, V_{cc,opt}[n-D]\} \quad (7.12)$$

avec  $D$  tel que  $D \times T \approx \tau$ ,  $T$  étant la période d'échantillonnage considérée et  $\tau$  le temps de montée du modulateur d'amplitude. De cette manière, la référence/commande effectivement produite et présentée au modulateur d'amplitude,  $r(n)$ , ③, est dans la mesure des possibilités de la dynamique effective du modulateur ④, qui peut ainsi atteindre les pics qui lui sont demandés qui éviteront les écrêtements du signal par saturation.

En parallèle, le signal en entrée ①, une fois décalé d'une mesure  $D$ , ⑤, est traité par la partie de linéarisation, sachant que le modulateur a pu atteindre le niveau d'alimentation élevé nécessaire.

Dans ces conditions, l'alimentation effective de l'amplificateur ④ ne correspond plus aux valeurs de  $V_{cc,opt}$ . Pire, elle peut prendre n'importe quelle valeur, dans la plage de sortie du modulateur, valeur qui dépend justement



de la dynamique du modulateur. Or, pour produire un signal linéaire en émission, il est nécessaire que la partie de prédistorsion connaisse l'état effectif de l'alimentation de l'amplificateur. D'après (7.5),  $P_{out,RF}$  étant la sortie ciblée, la valeur de  $V_{cc}$  conditionne celle de  $P_{in}$  par rapport aux entrées de l'amplificateur  $\langle P_{in}, V_{cc} \rangle$ . Graphiquement, tel qu'illustré dans la figure 7.7, à droite, différents niveaux de tension d'alimentation correspondent à différentes caractéristiques de l'amplificateur.

En conséquence, chaque situation particulière de l'état de l'alimentation nécessite d'une réponse  $f_{PD}$  particulière elle aussi, comme illustré à gauche dans la figure 7.7. D'ici proviennent la dépendance bi-variable  $f_{PD}(x, V_{cc})$ , la nécessité du lien entre les deux parties de traitement, et donc le fait que l'architecture de la figure 7.3 ne soit plus valable.

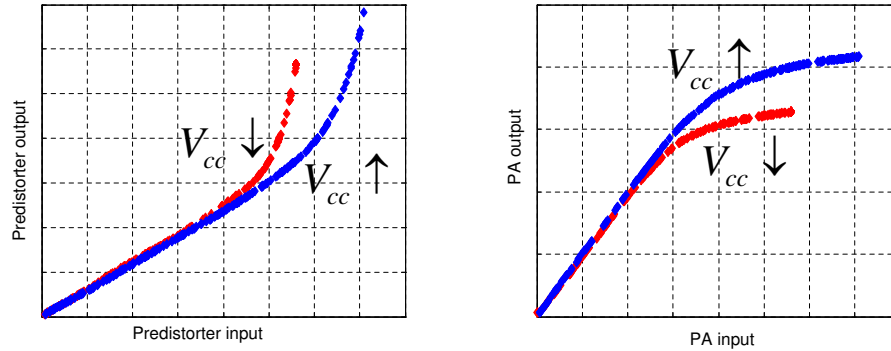


FIG. 7.7: Dépendance  $f_{PD}(x, V_{cc})$  : différents niveaux de tension d'alimentation correspondent à différentes caractéristiques de l'amplificateur. En conséquence, une unique fonction  $f_{PD}$  est adaptée à chaque condition particulière d'alimentation

Ainsi, nous incluons dans la conception un module que nous appellerons dorénavant le *filtre de prédiction* du modulateur d'amplitude ( $\hat{H}(s)$ ). Il est en charge de reproduire le comportement dynamique du modulateur d'amplitude à partir de la commande  $r(n)$ , dans le but de fournir une estimation précise  $\hat{V}_{cc}$  du niveau effectif d'alimentation à chaque moment. Il établit ainsi le lien entre la partie de pilotage et la partie de linéarisation.

La sortie du filtre de prédiction  $\hat{V}_{cc}$ , conjointement avec la puissance cible décalée ( $P_{out,RF,i}$ ) permet d'obtenir le niveau approprié de  $P_{in,RF,i} \equiv f_{PD}(x_{in}, V_{cc})$  quand  $V_{cc} = \hat{V}_{cc}$ , d'après (7.5)-(7.6), produisant ainsi une sortie linéaire.

Ayant décrit ces principes fonctionnels, procédons à une première analyse des possibilités d'un tel système. Une étude plus approfondie suit un peu plus loin. Comme montré dans la figure 7.8, il est prévisible que si l'espacement temporel, en moyenne, entre pics de puissance RF ( $T_{peak,RF}$ ) du

signal à émettre est plus élevé que la constante de temps du modulateur d'amplitude ( $\tau$ ), ce comportement de l'alimentation consistant en anticiper et puis regagner un niveau d'alimentation réduit peut s'avérer profitable énergétiquement, d'autant plus que  $T_{peak,RF} > \tau$ . En revanche, si la fréquence de pics de puissance est supérieure à  $1/\tau$ , le modulateur d'amplitude aura du mal à regagner un niveau faible d'alimentation, et il en résultera un comportement semblable au cas d'une alimentation statique ou SET.

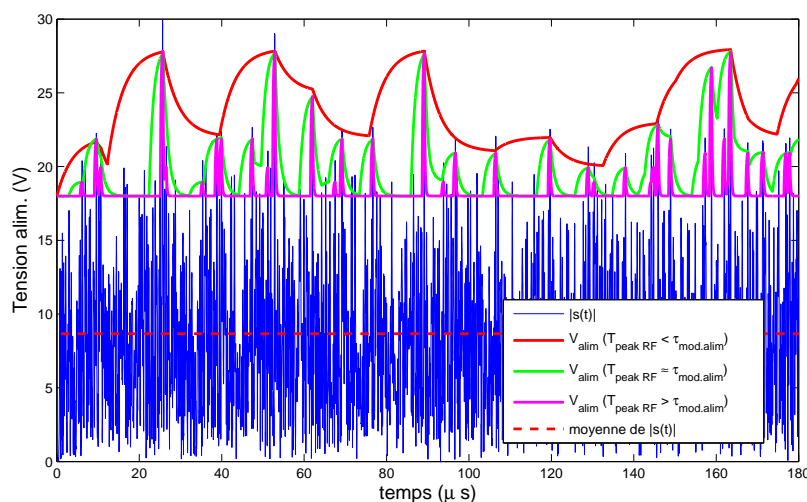


FIG. 7.8: Chronogramme où sont superposées l'amplitude du signal et l'évolution de l'alimentation pour trois dynamiques différentes du modulateur d'amplitude. Il est à noter le caractère anti causal de l'alimentation, par rapport au signal, permettant d'anticiper les pics du signal

Dans ce cas, le parcours du signal sur les caractéristiques  $f_1$  et  $f_2$  pour  $\langle P_{in}, V_{cc} \rangle$  n'est plus optimal, sur les bords des surfaces de puissance en sortie et consommation, assurant une consommation minimale, comme illustré dans la figure 7.9.

D'ailleurs, si on se rapporte à l'exemple de la figure 7.8, le parcours du signal s'éloigne d'autant plus des trajectoires optimales (tel que montré dans les figures 7.10 et 7.11) que le convertisseur est limité en largeur de bande par rapport à la bande passante du signal RF. Ces deux figures correspondent aux deux scénarios extrêmes de dynamique du modulateur du chronogramme de la figure 7.8. Pour le modulateur plus *rapide*, le signal est généré sur les régions de faible alimentation, faible consommation. A l'inverse, le modulateur *lent* passe plus de temps coincé à l'état d'alimentation nominale, élevée et forte consommation.

Logiquement, le pilotage du modulateur d'amplitude en conditions restreintes de largeur de bande peut procurer une amélioration du rendement

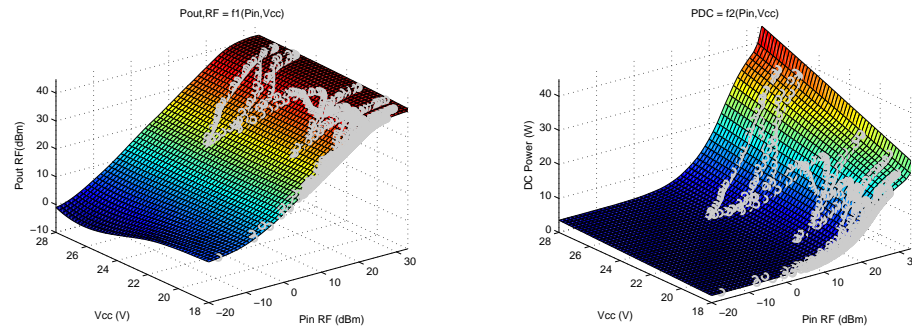


FIG. 7.9: CAS 2 (Modulateur limité dynamiquement). Parcours d'un signal RF qui serait généré au moyen du schéma fonctionnel de la figure 7.5

sous-optimale, d'autant plus proche à l'amélioration optimale que  $\tau$  sera petit face à  $T_{peak,RF}$  ou  $BW_{mod}$  sera grand face à  $B_{RF}$ . Réciproquement, lorsque  $T_{peak,RF} \gg \tau$ , le comportement de l'alimentation dynamique tend vers le cas de l'alimentation statique, et aucune amélioration de rendement ne se produit sur le court terme (il se produirait toutefois une amélioration à long terme, dans un schéma de contrôle de puissance).

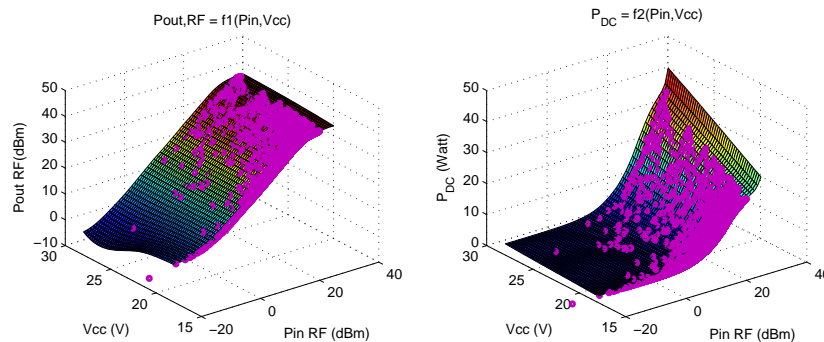


FIG. 7.10: Evaluation de  $f_1$  et  $f_2$  pour un signal généré au moyen du schéma fonctionnel de la figure 7.5. Situation  $T_{peak,RF} \gg \tau$  par rapport à la figure 7.8, faible consommation, fort rendement

## 7.2.2 Modèles de l'amplificateur et du modulateur d'amplitude

Dans le but d'évaluer les performances du module de prédistorsion+pilotage de l'alimentation dans un environnement de simulation avec Matlab, les modèles d'amplificateur et du modulateur d'amplitude nécessaires ont été construits comme il est décrit par la suite. Le premier a été déduit empiriquement de mesures, et celui du modulateur d'amplitude est analytique.

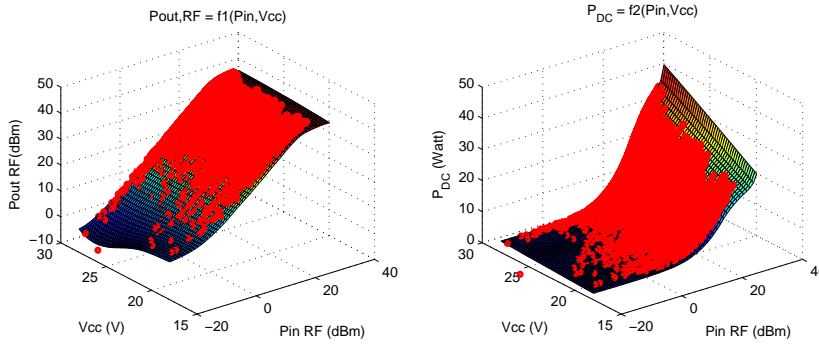


FIG. 7.11: Evaluation de  $f_1$  et  $f_2$  pour un signal généré au moyen du schéma fonctionnel de la figure 7.5. Situation  $T_{peak,RF} \ll \tau$  par rapport à la figure 7.8, forte consommation, faible rendement

### Modèle de l'amplificateur

Les modèles d'amplificateur équivalents en bande de base décrits dans la section 2.3.4 se prêtent bien aux analyses de linéarité dans les cas d'alimentation statique, mais présentent la limitation de ne pas inclure explicitement le niveau d'alimentation dans leur description comportementale de l'amplificateur.

Néanmoins, des modèles fournissant la relation bi-variable en sortie  $P_{out,RF} = f_1(P_{in,RF}, V_{cc})$  existent, tel celui de Cann utilisé dans [WYK<sup>+</sup>05], du type

$$v_o = \frac{g \cdot v_{in}}{\left[1 + \left(\frac{g}{L} |v_{in}| \right)^s \right]^{\frac{1}{s}}} \quad (7.13)$$

où  $g$  et  $L$  sont fonctions de la tension d'alimentation. Aucune relation du type  $P_{DC} = f_2(P_{in,RF}, V_{cc})$ , n'est explicitée dans ce cas. Il s'agit d'un modèle intéressant pour l'étude d'aspects liés à la linéarité dans le contexte du pilotage de l'alimentation, mais qui ne fournit aucune information sur la consommation ou le rendement de l'amplificateur.

Considérant le manque de modèles complets incluant les deux relations  $f_1$  et  $f_2$ , le modèle d'amplificateur RF utilisé dans ces travaux a été obtenu empiriquement à partir de mesures statiques sur l'amplificateur *Classe A* basé sur le transistor MRF21010. Cet amplificateur peut délivrer 10W de puissance en sortie pour une alimentation nominale de 28V. Au moyen d'un balayage des puissances en entrée -avec excitation CW- et des alimentations -de 18V jusqu'aux 28V nominales d'alimentation-, les relations  $f_1$  et  $f_2$  correspondant aux expressions (7.5) et (7.6) ont été obtenues. Les figures 7.2 et 7.23 illustrent ces relations.

Les mesures révèlent que pour une puissance RF en sortie donnée, la

consommation se réduit quand  $V_{cc}$  l'est, et en conséquence le rendement augmente.

Bien que dépendant de deux variables d'entrée, il est à remarquer la nature sans mémoire de ce modèle. Précisons donc que les stratégies de prédistorsion que nous proposerons à leur égard, seront aussi sans mémoire. L'étude des effets mémoire dans une situation de pilotage dynamique de l'alimentation pour les amplificateurs RF est en dehors de la portée de nos travaux.

### Modèle du modulateur d'amplitude

A partir de la conception du modulateur d'amplitude, l'extraction de leur modèle linéaire simplifié équivalent est détaillée par la suite.

Le modulateur d'amplitude utilisé dans ces travaux est un type de convertisseur continu-continu (DC-DC) à découpage dont la régulation est basée sur un contrôle glissant. Les avantages de ce type de contrôle sont la stabilité et robustesse pour une large plage de points de travail, et ceci en présence d'incertitudes dans les paramètres de fonctionnement. En plus, il permet une bonne réponse dynamique et une implémentation simple.

La figure 7.12 montre un convertisseur DC-DC *buck* (abaisseur), avec son régulateur, qui opère en mode glissant. L'application du régime glissant sur le courant en sortie du convertisseur a été étudiée et caractérisée dans [FOA83] et [RS85]. Avec une telle approche, le contrôle du courant dans l'inductance à un certain niveau désiré, élimine l'influence de l'inductance comme élément dynamique du convertisseur. Ceci réduit l'ordre du système, et ce qui est plus, simplifie la mise en œuvre ultérieure du filtre de prédiction dans la partie numérique de prédistorsion+pilotage.

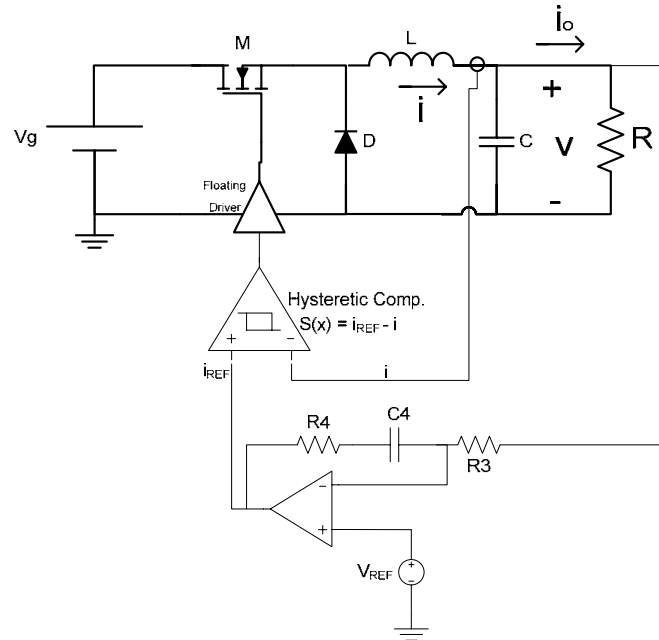
La surface glissante  $S(x)$  est implémentée au moyen d'un comparateur à hystérésis, où  $x = [i, v]^+$  est le vecteur d'état. La surface glissante pour un contrôle à courant constant est :

$$S(x) = i_{REF} - i \quad (7.14)$$

La variation judicieuse du courant de référence est une technique bien connue de régulation de la tension de sortie dans un convertisseur *buck* [FOA83]. Au moyen de l'inclusion d'un bloc de compensation en charge du calcul de ce courant de référence, il est possible d'obtenir une erreur de tension en sortie égale à zéro idéalement.

Si l'on considère un bloc de compensation du type filtre PI, la surface glissante modifiée pour une régulation en tension peut s'exprimer comme :

$$S(x) = \alpha(V_{REF} - v) + \beta \int_{-\infty}^t [V_{REF} - v(\tau)] d\tau - i \quad (7.15)$$

FIG. 7.12: *Convertisseur buck avec contrôle en mode glissant*

où  $\alpha$  et  $\beta$  sont les paramètres proportionnel et intégral, respectivement, du régulateur PI.

En utilisant la technique reportée dans [GMH<sup>+</sup>95], et sous l'hypothèse que le convertisseur travaille en mode continu, il est possible d'établir un modèle dynamique du convertisseur ainsi que des paramètres PI en fonction des spécifications de fonctionnement statiques et dynamiques.

La figure 7.13 montre le modèle petit signal du convertisseur *buck* qui opère en mode fenêtre glissante. Dans le domaine de Laplace, la fonction de transfert qui lie la tension en sortie et le courant de référence pour une tension en entrée constante est :

$$G_I(s)|_{\hat{v}_g(s)=0} = \frac{V(s)}{\hat{I}_{REF}(s)} = \frac{R}{RCs + 1} \quad (7.16)$$

La fonction de transfert du réseau de compensation PI  $G_C(s)$  est :

$$G_C(s) = \frac{R_4 s + \frac{1}{R_4 C_4}}{R_3} \quad (7.17)$$

A partir du diagramme de la figure 7.13 et les expressions (7.16) et (7.17), la fonction de transfert en boucle fermée du convertisseur qui lie la tension en sortie et la tension de référence est donnée par :

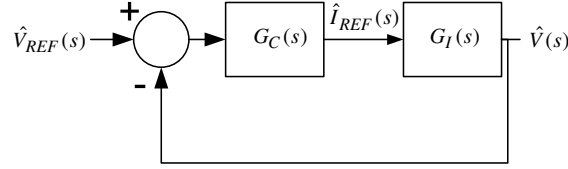


FIG. 7.13: Diagramme de bloc du modèle dynamique petit signal du circuit de la figure 7.12

$$\left. \frac{V(s)}{V_{REF}(s)} \right|_{\hat{v}_g(s)=0} = \frac{R_4}{R_3 C} \frac{s + \frac{1}{R_4 C_4}}{s^2 + s \left( \frac{1}{RC} + \frac{R_4}{R_3 C} \right) + \frac{1}{R_3 C C_4}} \quad (7.18)$$

A partir de (7.18) il peut être déduit que le système est inconditionnellement stable autour du point d'équilibre.

Les paramètres du convertisseur ont été finalement ajustés au moyen de simulations avec le logiciel PSIM, pour une tension nominale d'entrée de 40V, une charge de 30  $\Omega$ , et une tension nominale en sortie de 28V. La bande d'hystérésis du comparateur a été réglée en sorte que la fréquence de découpage se fixe à 1MHz pour ces conditions nominales. Avec l'ensemble de paramètres  $R_3 = 4k\Omega$ ,  $R_4 = 1k\Omega$  et  $C_4 = 10nF$ , la largeur de bande de ce convertisseur agissant en tant que modulateur d'amplitude est de 200kHz approximativement.

L'accord final des paramètres de contrôle PI a été réalisé au moyen d'une simulation grand signal avec PSIM. Les paramètres qui garantissent l'opération en mode continu pour les conditions nominales établies ci-dessous sont  $L = 40\mu H$  et  $C = 220nF$ .

A partir du modèle linéaire analytique ainsi obtenu, un modèle numérique équivalent à l'aide de Matlab<sup>5</sup> peut être rapidement déduit. Par exemple, un modèle numérique correspondant à un filtre de réponse infinie (IIR) d'ordre 2, s'accorde bien avec la réponse analytique tel que montré graphiquement dans la réponse de la figure 7.14.

### 7.2.3 Evaluation de la méthodologie proposée

Dans cette partie nous analysons le fonctionnement des principes précédemment exposés à propos du pilotage anti-causal d'un modulateur

<sup>5</sup>par le biais de la fonction *stmcb*, pour le calcul de modèles linéaires à travers les itérations de Steiglitz-McBride

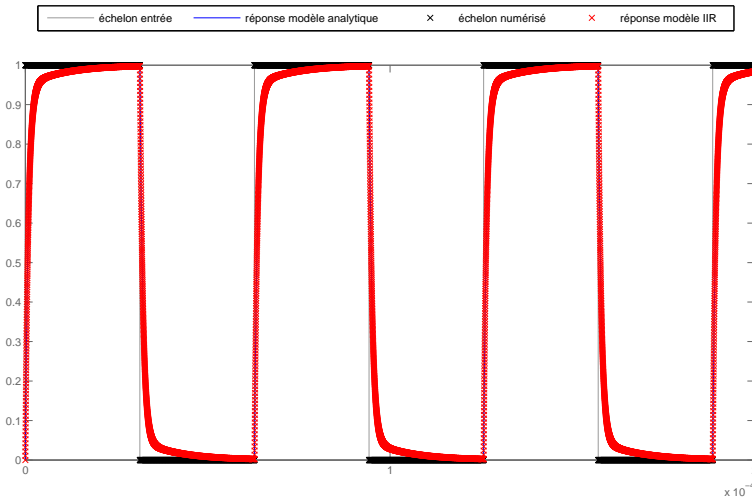


FIG. 7.14: *Modèle du convertisseur buck. Réponses du modèle linéaire analytique et du modèle numérique équivalent*

d'amplitude : dans quelles conditions ces principes permettent-ils d'obtenir une amélioration du rendement ?

Cette analyse est organisée en deux étapes. Dans un premier temps, nous nous proposons l'établissement d'un scénario de référence. Dans un deuxième temps, le pilotage anti causal du modulateur d'amplitude proprement dit (CAS 2, cf. page 218) est analysé et comparé à ce scénario de référence.

Pour référence, nous avons bâti trois systèmes émetteurs dans un entourage de simulation, tel qu'il est illustré schématiquement dans la figure 7.15. Ils correspondent aux situations décrites ci-dessous :

- (a) Le système avec alimentation statique nominale et sans prédistorsion : situation typique d'émetteur non linéarisé
- (b) Le même système avec alimentation statique nominale et avec prédistorsion numérique : l'émetteur linéarisé
- (c) Le système idéal (CAS 1, cf. page 216) avec alimentation dynamique large bande ou idéale : l'évaluation de ce troisième cas servira à établir le plafond des performances au delà duquel il n'est pas possible d'aller

A ce stade, nous confrontons donc les deux figures de mérite antagonistes qui sont la linéarité et le rendement énergétique. Dans la figure 7.16, on montre les résultats des mesures de linéarité dans les trois cas étudiés, pour différents types de signal (valeurs de PAPR différents).

A puissance de pic en sortie égale, nous pouvons observer combien les performances en linéarité sont pauvres dans le cas sans linéarisation (a). Avec prédistorsion ou modulation d'amplitude idéale, les perfor-



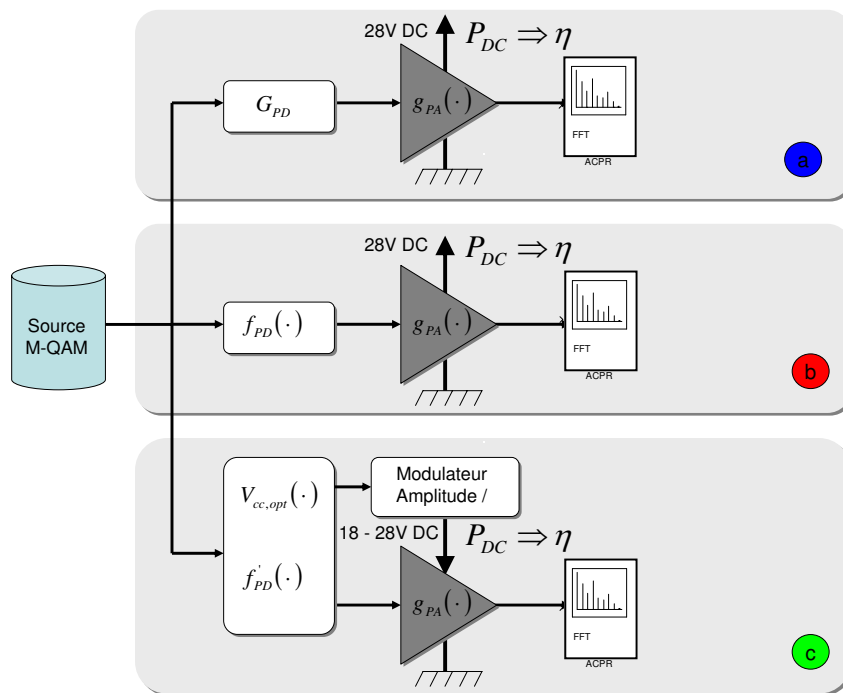


FIG. 7.15: Etablissement des repères. Représentation fonctionnelle des cas de simulation incluant les trois systèmes sous étude. Pour chacun, des relevés directs du rendement et d'ACPR servent d'indicateurs de ses performances

mances en linéarité se voient bien améliorées, et se placent autour des 50 dB d'ACPR. Ce premier résultat renforce l'idée que les systèmes de prédistorsion/linéarisation permettent tirer le maximum de profit des capacités en puissance d'un amplificateur donnée.

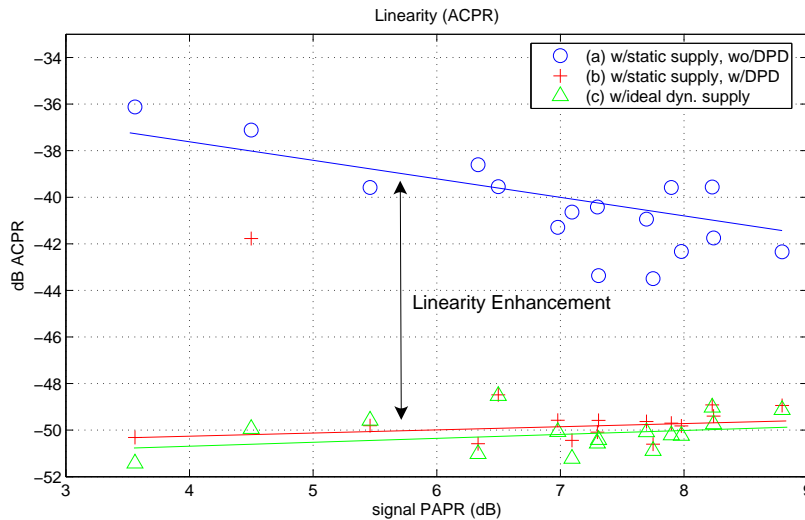


FIG. 7.16: Etablissement des repères : Mesures de linéarité dans les trois cas sous étude, en fonction du PAPR du signal appliqué (à puissance de pic en sortie constante)

Dans le plan du rendement, puisque le modèle d'amplificateur que nous utilisons prend en compte sa consommation énergétique, nous pouvons évaluer autant cette consommation que le rendement. Sous les mêmes conditions que dans le cas précédent, à puissance de pic égale dans tous les cas, la figure 7.17 montre les résultats en termes de consommation brute. Alternativement, la figure 7.18 illustre ces mêmes résultats en termes de rendement énergétique.

En général, la consommation et le rendement se voient réduits lorsque le PAPR du signal augmente. Puisque la puissance de pic du signal en sortie de l'amplificateur reste constante, la puissance moyenne du signal décroît au fur et à mesure que le PAPR augmente : ceci fait réduire la consommation brute moyenne (cf. figure CHAP 1). Suivant cette logique, le rendement moyen décroît si le PAPR augmente. Sur cette tendance, on constate que le système (c) présente dans tous les cas la moindre consommation/le meilleur rendement.

De plus, lorsque les résultats en linéarité/rendement (Fig.7.16/Fig.7.18) ou linéarité/consommation (Fig.7.16/Fig.7.17) sont couplés, on constate comme le système (c) est le seul permettant un compromis gagnant/gagnant, offrant une linéarité optimale avec la moindre des consommations : la prédistorsion seule n'améliore pas le rendement, mais est impérative pour

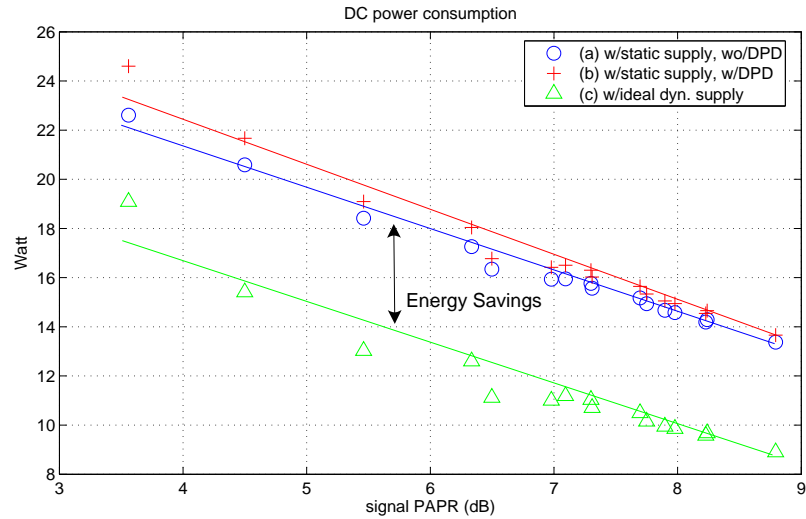


FIG. 7.17: Etablissement des repères : Mesures de la consommation brute dans les trois cas sous étude, en fonction du PAPR du signal appliqué (à puissance de pic en sortie constante)

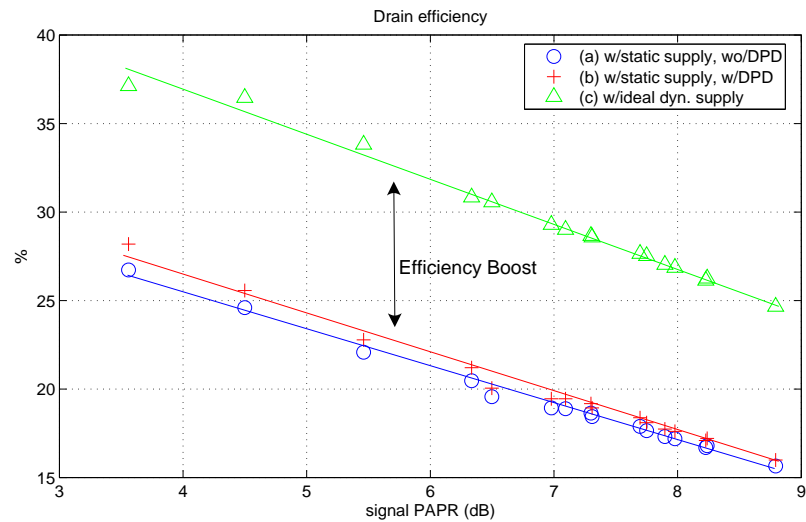


FIG. 7.18: Etablissement des repères : Mesures du rendement dans les trois cas sous étude, en fonction du PAPR du signal appliqué (à puissance de pic en sortie constante)

atteindre de bonnes performances en linéarité. En revanche, le schéma d'alimentation dynamique idéal permet améliorer, en même temps, la linéarité et le rendement.

Une fois que les repères (a),(b) et (c) ont été établies, nous procédons à l'évaluation de la technique de pilotage anti causal proposée. Nous nous rapportons au CAS 2 de la page 218.

Pour ce faire, nous avons utilisé une méthodologie similaire à celle utilisée précédemment pour l'établissement des repères, mais prenant en compte la dynamique non idéale et limitée du modulateur d'amplitude. Dans la figure 7.19 il est montré le schéma fonctionnel de ce test.

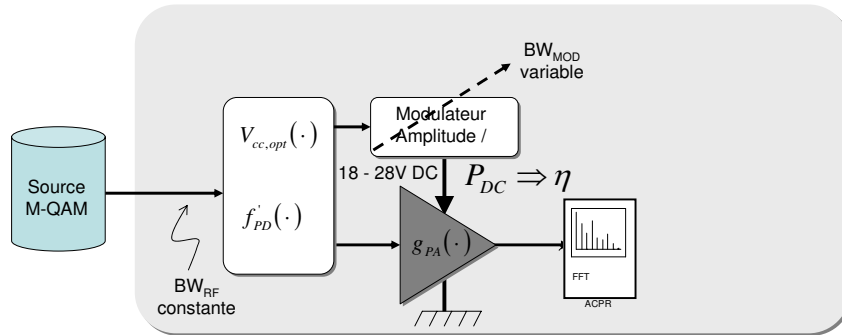


FIG. 7.19: Schéma fonctionnel pour le test du pilotage anticausal de l'alimentation de l'amplificateur. Lorsqu'on fixe le signal sous test, on peut relever les mesures de linéarité et de rendement pour différentes valeurs de  $BW_{MOD}$  et donc du rapport  $BW_{RF}/BW_{MOD}$

Dans ce cas, la largeur de bande du signal reste constante, et la largeur de bande du modulateur est variable et ajustée au cas par cas. Pour chaque signal sous test, cette configuration permet de reproduire les mesures de linéarité et de rendement à différentes valeurs du rapport  $BW_{RF}/BW_{MOD}$ <sup>6</sup>.

Les résultats des figures de mérite (rendement, linéarité) ainsi relevés serviront à déterminer l'impact de la dynamique du modulateur en fonction du rapport  $BW_{RF}/BW_{MOD}$ , autant le maintien des performances en linéarité, que la dégradation de performances en termes de rendement. Ceci est montré dans les résultats des figures 7.20 et 7.21 pour l'évolution de la consommation et du rendement pour différents valeurs du PAPR du signal.

En regardant l'allure des résultats des figures 7.20 et 7.21 par rapport à  $BW_{RF}/BW_{MOD}$ , on constate naturellement que les meilleures performances s'obtiennent quand ce rapport est faible : la consommation est minimale, et le rendement est maximal.

<sup>6</sup>Où  $BW_{RF}$  fait référence à la largeur de bande du signal RF à émettre, tandis que  $BW_{MOD}$  fait référence à la largeur de bande du modulateur d'amplitude qui fournit la tension à l'amplificateur

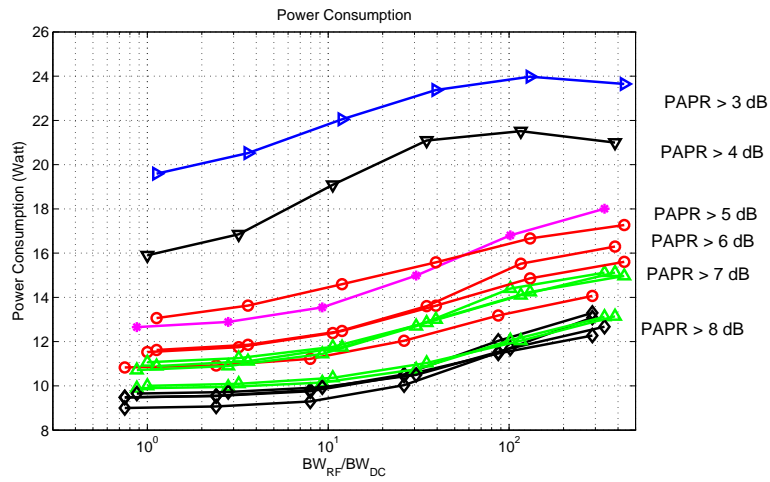


FIG. 7.20: Pilotage anti causal du modulateur d'amplitude. Evolution de la consommation en fonction de  $BW_{RF}/BW_{MOD}$  et pour différents valeurs du PAPR du signal

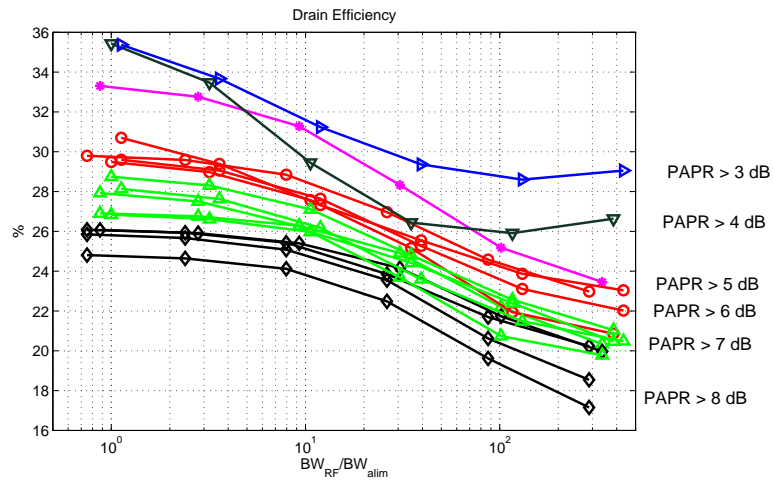


FIG. 7.21: Pilotage anti causal du modulateur d'amplitude. Evolution du rendement en fonction de  $BW_{RF}/BW_{MOD}$  et pour différents valeurs du PAPR du signal

D'ailleurs, quand  $BW_{RF}/BW_{MOD}$  tend vers 0, les résultats tendent au cas-repère (c) des figures 7.17 et 7.18 précédentes. En effet, on se place dans un cas d'alimentation dynamique idéale, où la largeur de bande du modulateur d'amplitude dépasse largement celle du signal RF. A l'opposé, à mesure que le rapport  $BW_{RF}/BW_{MOD}$  tend vers l'infini, on s'approche conceptuellement du cas de l'alimentation statique, et les résultats tendent vers les cas (a) et (b) des figures 7.17 et 7.18.

Si on analyse les résultats des figures 7.20 et 7.21, mais cette fois-ci en fonction du PAPR, deux points remarquables sont à interpréter, tel que présenté de manière synthétique dans la figure 7.22.

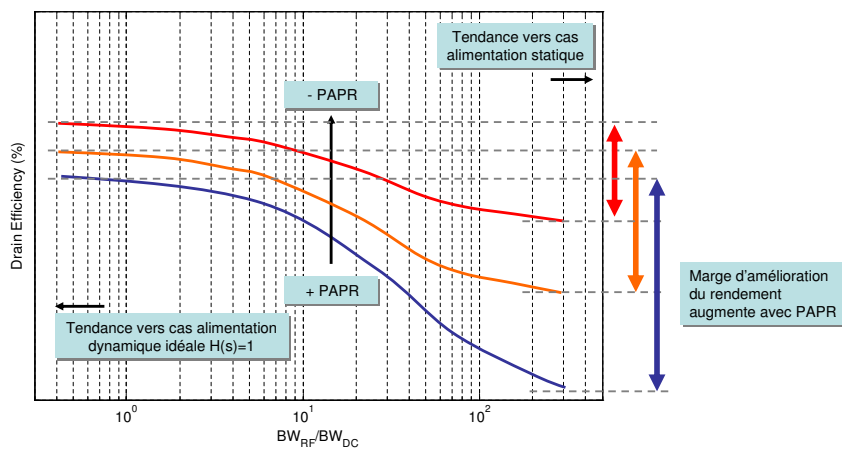


FIG. 7.22: *Interprétation synthétique des résultats dans 7.21*

Tout d'abord, le constat que, à nouveau, les valeurs de consommation et du rendement se voient d'autant réduites que le PAPR augmente : si le PAPR est faible, la consommation est élevée, mais le rendement l'est aussi, et inversement.

Ensuite, nous constatons que les cas à faible PAPR présentent un moindre intervalle de transition entre les situations alimentation dynamique idéale ( $BW_{RF}/BW_{MOD}$  réduit, à gauche) et un comportement d'alimentation statique ( $BW_{RF}/BW_{MOD}$  élevé, à droite). En d'autres termes, la marge d'amélioration du rendement qu'on peut obtenir avec des rapports  $BW_{RF}/BW_{MOD}$  modestes est de plus en plus élevée lorsque le PAPR croît.

Notons que, dans les cas correspondants aux figures 7.20 et 7.21, la linéarité, mesurée en ACPR, est meilleure que 48 - 50 dB le long de toute la plage  $BW_{RF}/BW_{MOD}$  évaluée. La largeur de bande du modulateur d'amplitude n'a donc aucun impact en termes de dégradation de la linéarité pourvu que le pilotage du modulateur soit couplé judicieusement à la prédistorsion.

Ainsi, comme conclusion partielle à cette première évaluation du pilotage anti causal du modulateur d'amplitude, nous observons que le système atteint une linéarité optimale dans tous les cas, et un rendement sous-optimal,

potentiellement meilleur que celui dans un cas d'alimentation statique, même pour des rapports  $BW_{RF}/BW_{MOD} > 1$ . En pratique, si le PAPR du signal est élevé, le système proposé rend possible l'obtention d'améliorations du rendement intéressantes sans aucune pénalisation de la linéarité, tout en relâchant les contraintes (dynamiques, technologiques) du modulateur d'amplitude.

Après cette étude préalable au niveau fonctionnel, qui a montré les possibilités du système proposé, est maintenant présentée l'étude de la conception et de la viabilité de la réalisation matérielle.

### 7.3 Conception FPGA et validation

Dans ce volet est présentée la conception matérielle du module de prédistorsion+pilotage de l'alimentation. Dans un premier temps, nous traitons le passage des principes fonctionnels précédents vers une description susceptible d'être implémentée. Dans une deuxième partie, ce volet se consacre à l'étude de la viabilité et de la faisabilité de l'implémentation proposée, du point de vue de la robustesse face aux non idéalités qui se manifestent lors du passage du plan fonctionnel au plan matériel.

#### 7.3.1 Conception

En nous approchant d'une implémentation sur FPGA, et cherchant donc une construction faisable du point de vue de la mise en œuvre, nous avons retenu une organisation matérielle au niveau système comme celle montrée au niveau fonctionnel, dans la figure 7.5 (page 218), selon les mêmes trois parties principales que l'organisation fonctionnelle :

- Module de prédistorsion (DPD)
- Module de commande du modulateur d'amplitude
- Filtre de prédiction du modulateur d'amplitude

A partir du signal en bande de base à émettre, le module à concevoir fournit à sa sortie le signal en bande base predistordu, ainsi que la commande pour le modulateur d'amplitude.

Nous traitons la conception de chacun de ces modules énoncés ci-dessus par la suite.

#### Module de prédistorsion

Le module de prédistorsion nécessite une connaissance de l'état présent du chemin de l'alimentation : le processus de prédistorsion/linéarisation doit prendre en compte les variations de la caractéristique de l'amplificateur dues au pilotage de l'alimentation  $V_{cc}$  de l'amplificateur.

Cette partie est en charge de fixer un gain constant pour la chaîne prédistorsion+amplificateur, au moyen d'une pré-expansion du signal à

émettre en bande de base. Les variations de gain de l'amplificateur ont maintenant une double origine. Elles sont dues à la caractéristique non linéaire de l'amplificateur, mais également aux variations de l'alimentation, tel que montré dans la figure 7.23, où la réponse de l'amplificateur est représentée pour différents niveaux de tension d'alimentation  $V_{cc}^k, k = 1, 2, \dots, m$ , avec  $V_{cc}^1 < V_{cc}^2 < \dots < V_{cc}^m$ .

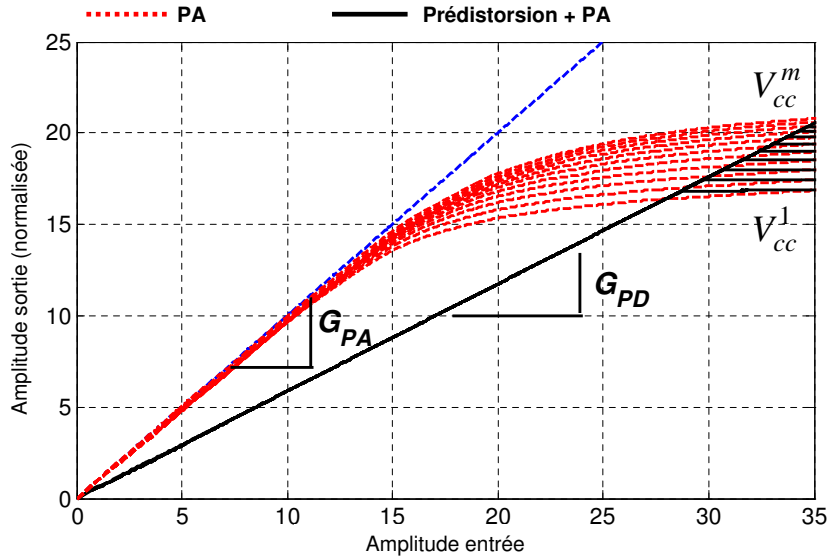


FIG. 7.23: Caractéristique E/S du PA et de la chaîne PD+PA (normalisées), pour différentes valeurs de tension d'alimentation  $V_{cc}$

La conception du module de prédistorsion s'effectue alors comme suit. Pour chaque niveau  $V_{cc}^k$  considéré, on calcule une fonction de prédistorsion  $f_{PD}^k(x)$  associée, de façon à ce que la sortie du PA après DPD soit une réplique de l'entrée avec un gain constant  $G_{PD}$  (Fig. 7.23). L'établissement de  $G_{PD}$  a été discutée dans la section 6.3.2 : expression (6.17), à la page 203.

En pratique, chaque fonction de prédistorsion est exprimée sous la forme d'un produit complexe entre l'échantillon à émettre et un coefficient de prédistorsion stocké dans une table LUT qui est indexée à partir de la puissance du signal ( $\Delta$  étant une constante de proportionnalité), résultant en une transposition type cellule BPC sur le matériel :

$$f_{PD}^k(x) = g_{PD}^k(\Delta x_{in,PD}^2) \cdot x_{in,PD} \quad (7.19)$$

Observons que si l'état effectif de l'alimentation est connu par le module DPD, et si cet état correspond exactement à l'une des valeurs  $V_{cc}^k$  considérées, le choix de la fonction de prédistorsion appropriée s'effectue tout simplement à travers l'index  $k$ . L'application de (7.19) dans un contexte d'alimentation



dynamique SET, où les états de l'alimentation sont choisis parmi un nombre restreint d'états prédéfinis, pourrait fournir ainsi une solution définitive à la question de la linéarisation.

Or, dans la situation pratique que nous considérons, les niveaux effectifs de l'alimentation peuvent prendre un nombre infini de valeurs  $V_{cc}^1 \leq V_{cc} \leq V_{cc}^m$  en raison du caractère continu de l'évolution dynamique de l'alimentation. Si  $V_{cc}$  est continu, leur index  $k_{eff}$  de pointage à  $f_{PD}$  devrait l'être aussi, alors que seulement un nombre  $m$  fini de  $f_{PD}$  sont bien sûr disponibles, correspondant à des valeurs entières de  $k$ .

Si l'état effectif de l'alimentation est connu par le module DPD, nous proposons alors l'obtention de  $f_{PD}$  à partir des fonctions  $f_{PD}^{k,inf}(x)$  et  $f_{PD}^{k,sup}(x)$  les plus proches de  $k_{eff}$ , par interpolation, comme illustré dans la figure 7.24. Un facteur de pondération  $w$ , qui peut être déduit à partir de  $V_{cc}$  sert à raffiner le résultat final de l'interpolation,  $f_{PD}^{k,eff}(x)$ .

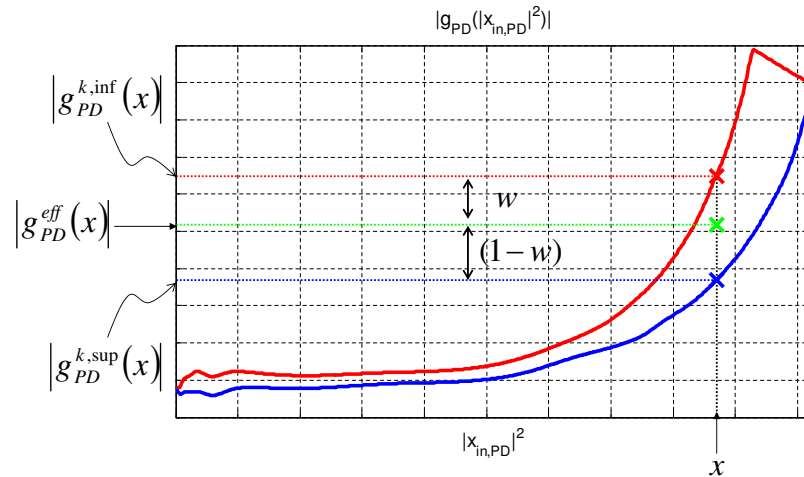


FIG. 7.24: Obtention de  $f_{PD}^{k,eff}$  à partir des fonctions  $f_{PD}^{k,inf}(x)$  et  $f_{PD}^{k,sup}(x)$ , par interpolation

### Module de pilotage de l'alimentation dynamique

Ce module est en charge de fournir la commande pour le modulateur d'amplitude qui minimise la consommation de l'amplificateur. Il est composé de trois parties principales, séquentielles, tel qu'illustré dans la figure 7.25.

- Obtention de  $V_{cc,opt}$ . A partir des adresses fournies par le module de prédistorsion, qui donnent une mesure de la puissance du signal. Ces adresses pointent vers une table LUT contenant le niveau d'alimentation minimum nécessaire  $V_{cc,opt}$  permettant de prédistordre le signal sans écrêtements en sortie

- Registre MHSR. Nous avons décrit précédemment comment la référence  $r$  pour le modulateur d’amplitude est obtenue d’après la fenêtre des  $D$  derniers échantillons à émettre, comme le maximum de la tension minimale nécessaire  $V_{cc,opt}$  dans cette fenêtre. Comme illustré dans la figure, cette partie peut s’implémenter au moyen d’un registre à décalage et d’un comparateur, de manière à ce que la sortie du module MHSR à chaque coup d’horloge corresponde au maximum des dernières  $D$  entrées
- Module de décimation. Dans la conception proposée, une gestion d’horloges transversale à la génération de la commande et une étape finale de décimation permettent de réaliser l’adaptation des échelles de temps entre la partie signal et la partie commande. Ainsi, le signal  $r(m)$ , qui est une version sous-échantillonnée de  $r(n)$ , sert de commande effective pour le modulateur d’amplitude, ainsi que d’entrée au module de prédiction du modulateur.

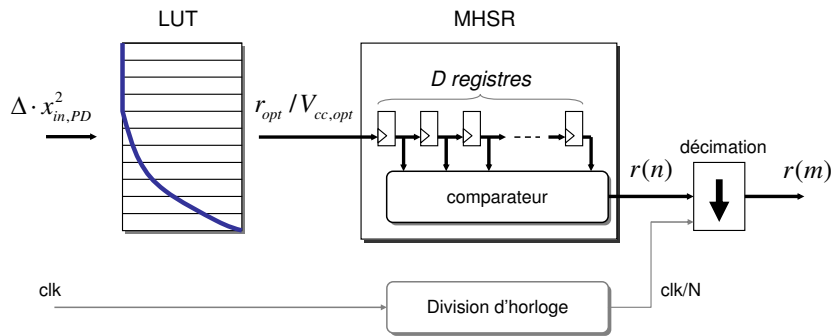


FIG. 7.25: Construction du module de commande/pilotage de l’alimentation dynamique au moyen d’une table LUT, un registre MHSR et une étape finale de décimation

### Module de prédiction du modulateur

Le filtre de prédiction est un filtre numérique à réponse impulsionnelle finie (FIR) modélant numériquement le modulateur d’amplitude. Il fait le lien entre la partie de commande/pilotage et la partie de signal/prédistorsion.

Il reçoit en entrée la commande  $r(m)$  du modulateur d’amplitude. La sortie, après interpolation CIC (cf. 5.4 et [Hog81]) et mise en échelle, fournit l’information nécessaire permettant au module DPD de commuter dynamiquement parmi les différentes fonctions de prédistorsion afin de produire  $f_{PD}^{k,eff}(x)$ . L’utilisation de  $r(m)$  comme entrée, et non  $r(n)$ , permet de réduire l’ordre du filtre.

En pratique, l'obtention des coefficients du filtre nécessite une connaissance préalable de la réponse indicielle du modulateur d'amplitude. Les aspects relatifs à l'accord entre la réponse estimée et la réponse effective du modulateur seront traités ultérieurement (cf. 7.3.2, en page 243).

### 7.3.2 Validation

La procédure de validation de l'ensemble du système complet, prêt à l'implémentation, est traitée dans cette partie. Les résultats que nous présentons par la suite ont été obtenus dans un environnement de simulation, à partir des modèles de l'amplificateur et du modulateur d'amplitude (cf. 7.2.2). Cette fois-ci, la réalisation du module de prédistorsion+pilotage de l'alimentation proposé obéit au schéma de la figure 7.26, où nous avons intégré les trois blocs tout juste décrits.

La partie de prédistorsion inclut plusieurs tables LUT correspondant aux différentes fonctions  $f_{PD}^k$  associées à différents niveaux de tension de l'amplificateur. La partie de pilotage de l'alimentation inclut la table LUT de sélection de la tension optimale/minimale ainsi que le registre MHSR. Enfin, la partie de prédiction du modulateur d'amplitude, fournit la capacité de sélection parmi les différentes fonctions de prédistorsion. Cette sélection est réalisée au moyen d'un multiplexeur. En sortie du multiplexeur, un bloc d'interpolation linéaire permet finalement l'obtention des valeurs des coefficients de prédistorsion effectifs  $g_{PD}^{k,eff}(x)$ . Enfin, la prédistorsion est réalisée au moyen d'un produit complexe sur le signal à émettre, décalé de  $D$  échantillons.

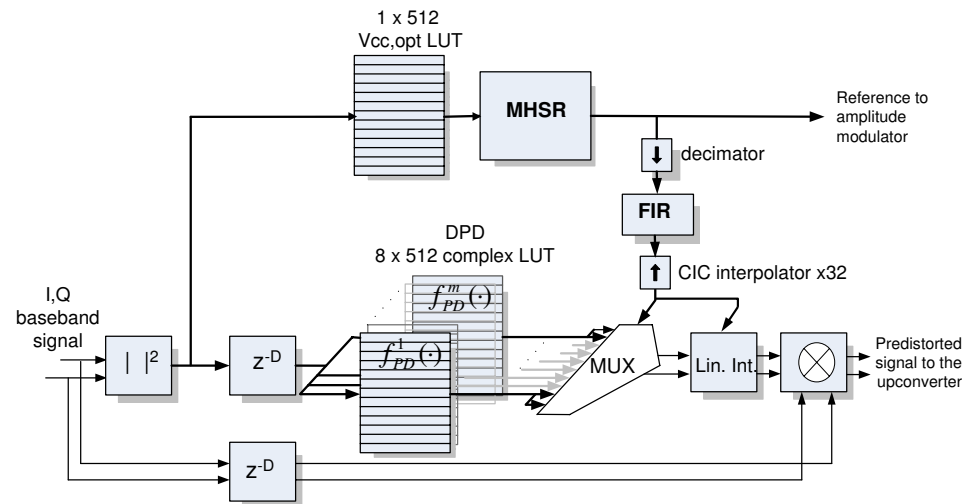


FIG. 7.26: Modèle du module de prédistorsion/pilotage de l'alimentation proposé, prêt à l'implémentation, que nous avons utilisé pour la validation de la conception matérielle

Par la suite, sont décrits les réglages pour le module de commande+prédistorsion utilisés dans la simulation, les cas étudiés sont décrits, et les résultats et discussion sont donnés pour chacun de ces cas.

### Réglages et cas étudiés

Le Tableau 7.1 résume les valeurs des principaux réglages que nous avons utilisés pour cette validation. Ces réglages concernent le dimensionnement du module étudié (tables LUT, filtre de prédiction, sur-échantillonnage du signal), le modulateur d'amplitude (largeur de bande) ainsi que les caractéristiques des signaux de test. Remarquons le fait que nous nous plaçons dans une situation  $BW_{RF}/BW_{MOD} \approx 8MHz/200kHz = 40$ .

En ce qui concerne le filtre de prédiction, la figure 7.27 illustre l'accord entre la réponse analytique, la réponse numérique IIR équivalente, et la réponse sous-échantillonnée d'un facteur 32 générée au moyen d'un filtre FIR de 64 coefficients.

ITEM	PARAMETRE	Valeur	Unités
Signal de test	Largeur de bande	8	MHz
	PAPR	8	dB
Modulateur d'amplitude	Largeur de bande	200	kHz
	Temps montée	2.33	$\mu s$
Module de prédistorsion / pilotage de l'alimentation	Fs	105	MHz
	Surechantillonnage	16	Ech./symb.
	D du MHSR	245   2.33	éch.   $\mu s$
	Filtre prédiction (FIR)	64	coefficients
	Facteur décimation R	32	-
	Filtres CIC	4	Etages
	Taille Tables LUT	512	Entrées

TAB. 7.1: Paramètres de la simulation

Avec cette configuration de test, plusieurs cas seront pris en considération pour effectuer la validation de la conception proposée, dans des contextes de fonctionnement idéaux ou pas. Ainsi, à part une première étude sous conditions idéales, nous voulons évaluer l'impact d'imperfections telles que :

- l'effet du désalignement temporel entre voies
- l'effet des imperfections/désaccords du filtre de prédiction

Chacun de ces cas est discuté séparément dans la suite. Comme lors des validations précédentes, les figures de mérite à mesurer seront le rendement et la consommation de l'amplificateur, ainsi que l'ACPR pour évaluation de la linéarité durant la transmission du signal M-QAM.

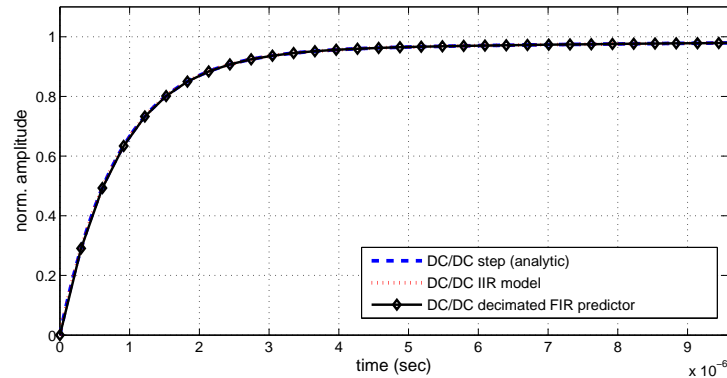


FIG. 7.27: *Filtre de prédiction, conditions nominales. Réponse analytique, réponse numérique IIR équivalente, et réponse FIR de 64 coefficients (sous-échantillonnage  $\times 32$ )*

Lors de la construction du test, les différences entre l'étude que nous abordons à ce niveau et celle menée pour la validation du CAS 2 précédent (figure 7.19), sont principalement les suivantes :

- Ici le module de prédistorsion intégré à la simulation est la version prête à l'implémentation, avec prédistorsion à partir de tables LUT et décimation/interpolation dans la partie de prédiction du modulateur d'amplitude. Précédemment, nous avons utilisé les expressions analytiques (7.7) - (7.11) pour l'obtention du signal predistoré, ainsi qu'un filtre de prédiction à réponse impulsionnelle infinie IIR identique à celle du modèle du modulateur d'amplitude
- Ici le modèle du modulateur d'amplitude est celui IIR de deuxième ordre basé sur la dérivation analytique du convertisseur DC-DC présentée dans cf. 7.2.2 et non un modèle simplifié IIR de premier ordre comme dans les exemples précédents

En revanche, le modèle d'amplificateur et les méthodes de création des signaux et de mesure de performances (ACPR, consommation, rendement) restent identiques.

### Etude sous conditions idéales

Dans ce cas d'étude, nous nous proposons d'évaluer la conception matérielle proposée, telle qu'elle a été représentée dans la figure 7.26, sous conditions idéales. On suppose donc ici que l'alignement temporel entre les voies du signal RF et d'alimentation est parfait et que la réponse dynamique de la partie de prédiction du modulateur d'amplitude approche raisonnablement celle du modulateur d'amplitude.

Sous l'ensemble des conditions exposées ci-dessus, nous avons obtenu les résultats affichés dans le Tableau 7.2, pour les situations suivantes :

- sans linéarisation et alimentation statique
  - à 28V
  - à 18V
- avec prédistorsion et alimentation statique
  - à 28V
  - à 18V
- avec prédistorsion+alimentation dynamique

Dans les deux cas à alimentation constante, on a considéré deux situations d'alimentation : celle nominale de l'amplificateur (28V) ou une alimentation réduite de référence correspondant justement à la valeur minimale de l'excursion du modulateur d'amplitude (18V).

	alim.statique		alim.statique et DPD		
$V_{cc}$	18	28	18	28	Dyn.
$\eta$ (%)	24.8	17	26	17	24
ACPR (dB)	-33	-39	-39	-52	-51

TAB. 7.2: Comparatif de performances

Les résultats sont tout à fait consistants avec ceux de la modélisation fonctionnelle de la figure 7.21. Les valeurs ici présentées pour l'alimentation dynamique correspondent à celles d'abscisse  $BW_{RF}/BW_{DC} = 40$  dans celle figure. Le cas prédistorsion+alimentation statique à 28V ici présenté correspond au cas  $BW_{RF}/BW_{DC} \rightarrow +\infty$ , à droite dans celle figure.

Les performances du modèle prêt à l'implémentation s'avèrent donc satisfaisantes, et aucune dégradation n'est perçue à ce stade. La prédiction du modulateur d'amplitude au moyen d'un filtre FIR sur le signal de référence décimé, couplé à la prédistorsion avec tables LUT et puis interpolation linéaire marche correctement.

La faisabilité de translation du concept fonctionnel vers une implémentation matérielle est mise en évidence. Dans la suite, sa robustesse est étudiée plus amplement, et nous présentons une étude plus approfondie de quelques situations non idéales de fonctionnement.

### Effets du désalignement entre voies

On a étudié l'effet du décalage entre les voies RF et d'alimentation ( $\Delta\Phi$ , exprimé en nombre de périodes d'échantillonnage), selon un schéma de test comme celui de la figure 7.28. Ce désalignement entre voies est une source connue de dégradations en linéarité chez les émetteurs dont l'alimentation est contrôlée dynamiquement d'après l'enveloppe du signal à émettre (cf. section 3.2.3, expression (3.6)).

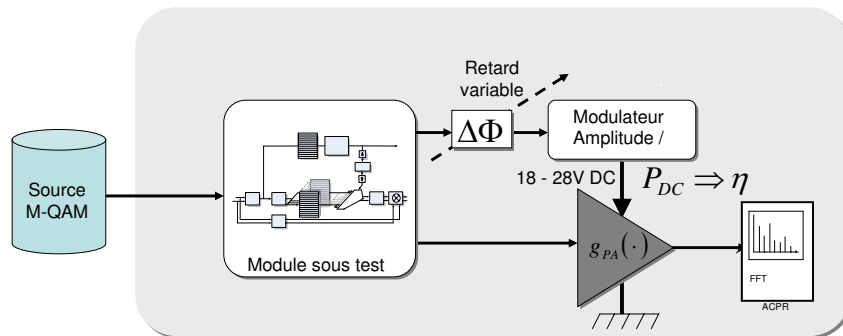


FIG. 7.28: Test pour l'étude de l'effet du décalage entre les voies RF et d'alimentation

Dans les validations précédentes, aucun désalignement n'avait été considéré, correspondant au cas  $\Delta\Phi = 0$ . La figure 7.29 illustre l'effet de ce désalignement et l'interprétation du signe de  $\Delta\Phi$ . Nous avons représenté les niveaux d'alimentation dans trois situations de désalignement, superposés à l'enveloppe du signal en entrée de l'amplificateur, pour repérage. Quand  $\Delta\Phi$  est négatif, le signal RF précède l'alimentation nominale. Réciproquement, quand  $\Delta\Phi$  est positif, le signal RF est en retard par rapport à l'alimentation nominale.

Enfin, les résultats obtenus, synthétisés sur la figure 7.30, en bas, montrent la robustesse du schéma proposé. La marge de dégradation de la linéarité d'1 dB d'ACPR est supérieure à la période du symbole (16 échantillons dans notre étude). Cette robustesse est propre des architectures ET, beaucoup moins sensibles aux désalignements que les architectures EER.

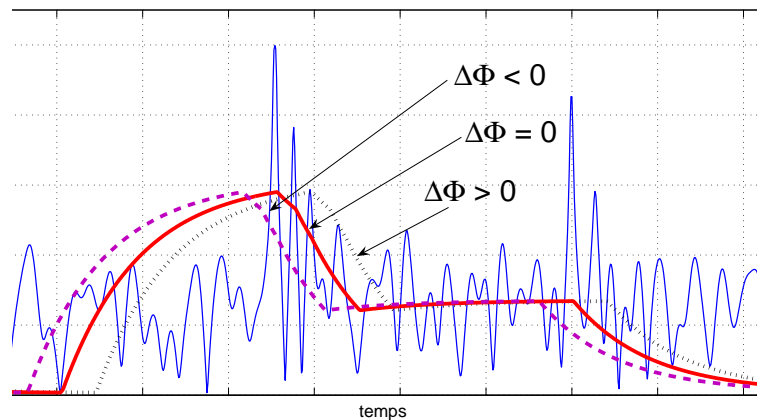


FIG. 7.29: Exemple du décalage entre les voies RF et d'alimentation, et critère de signe pour  $\Delta\Phi$

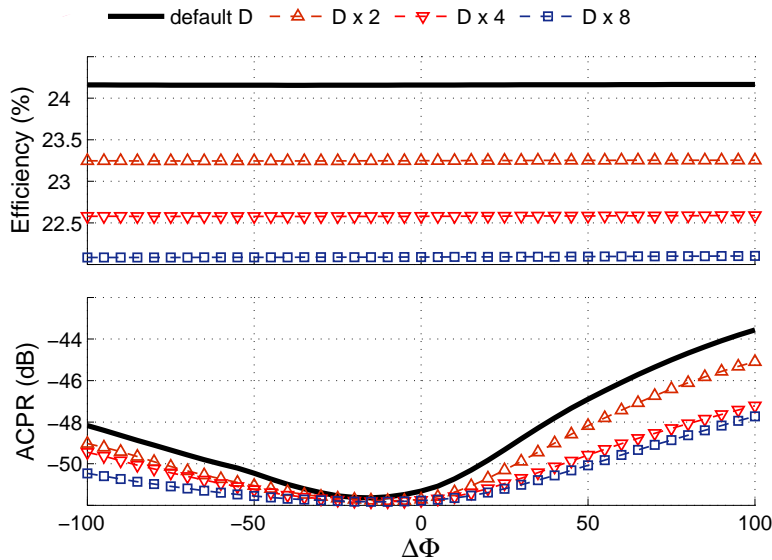


FIG. 7.30: Résultats du test du décalage entre voies, pour différentes valeurs du paramètre  $D$

Toutefois, la linéarité et la robustesse face aux désalignements peuvent être renforcées davantage au moyen du réglage du paramètre  $D$  (7.12), au prix d'une perte en rendement, tel qu'illustré dans la figure 7.30. Les relevés de rendement (en haut), et d'ACPR (en bas), pour différentes valeurs de  $D$  autres que le nominal (Table 7.1) mettent en évidence cette tendance.

### Effets du désaccord du filtre de prédiction du modulateur d'amplitude

Il a été expliqué comment le module de prédistorsion nécessite une image, ou connaissance, de l'état présent de l'alimentation de l'amplificateur. Le filtre de prédiction du modulateur d'amplitude s'occupe de cette tâche dans l'organisation fonctionnelle et matérielle que nous avons proposée. Ainsi, l'établissement du filtre de prédiction suppose une nature temporellement invariante des caractéristiques dynamiques du modulateur d'amplitude.

Or, après estimation de la réponse du modulateur et déduction du filtre de prédiction (un sujet qui sera traité un peu plus loin, cf.7.4.2), il se peut qu'il se produisent des désaccords ou déviations entre les réponses des deux systèmes, censées être égales. Ces désaccords peuvent être dus au vieillissement, aux dérives thermiques, ou à des erreurs intrinsèques à l'approximation linéaire, numérique, et type FIR du filtre de prédiction du modulateur d'amplitude (analogique et non linéaire éventuellement, au moins en ce qui concerne leur réponse en phase). Sous ces conditions, l'information de l'état



de l'alimentation disponible en entrée du module DPD induira des erreurs lors de l'obtention de  $f_{PD}^{k,eff}(x)$ .

L'objectif de l'étude ici présentée est de mettre en avant les effets du désaccord entre le filtre de prédiction et la réponse effective du modulateur d'amplitude. La figure 7.31 illustre le diagramme fonctionnel de ce test, où différentes variations à la réponse du modulateur seront prises en considération, à savoir :

- les désaccords d'*offset* en amplitude entre le modulateur et le filtre de prédiction
- les désaccords en termes de suroscillation/amortissement et des temps de montée (provoquées par des dérives des valeurs des composants du modulateur d'amplitude)

Ainsi, la démarche générale de cette expérience est de produire des variations dans la réponse simulée du modulateur d'amplitude, qui se dévie de celle de référence présentée dans la figure 7.27, tandis que la réponse du filtre de prédiction FIR reste constante.

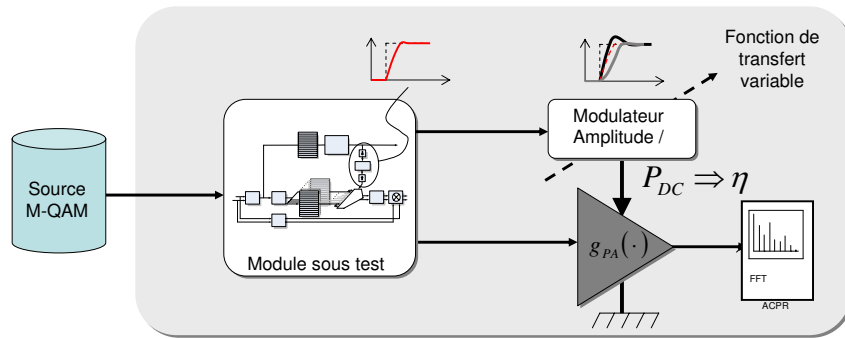


FIG. 7.31: Test pour l'étude de l'effet du désaccord entre la réponse réelle du modulateur d'amplitude et l'approximation numérique implémentée par le filtre de prédiction

Les résultats dans la figure 7.32 reflètent l'effet de l'erreur d'*offset* de tension au niveau de la sortie du modulateur d'amplitude sur l'ACPR, quand la tension effective est :

$$V_{cc} = \hat{V}_{cc} + e_{offset} \quad (7.20)$$

où  $\hat{V}_{cc}$  est le niveau de tension attendu en sortie du filtre de prédiction, et  $e_{offset}$  l'erreur d'*offset* considérée. La situation  $e_{offset} = 0$  correspond au cas étudié initialement, sans désaccord. Logiquement, ce cas produit les meilleures performances en linéarité en termes de l'ACPR en émission. Des erreurs  $|e_{offset} = 0| < 0.2V$  provoquent toujours des dégradations en dessous d'1 dB d'ACPR. Après, la dégradation de l'ACPR exprimée en dB devient plus remarquable, avec un rapport d'environ 10dB de pertes par Volt de

$|e_{offset}|$ .

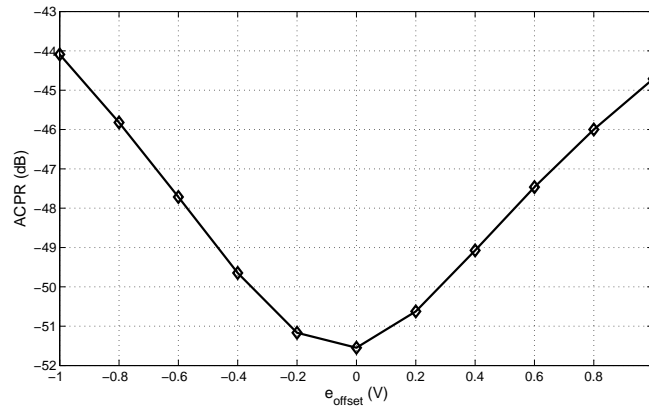


FIG. 7.32: Désaccords d'offset en amplitude entre le modulateur et le filtre de prédiction : Mesure de linéarité ACPR vs.  $e_{offset}$

Pour l'étude des désaccords provoqués par les dérives des valeurs des composants du modulateur d'amplitude (dues par exemple au vieillissement ou aux variations de température), et sans considérer les erreurs d'offset de tension, nous avons produit des variations aléatoires<sup>7</sup> dans les valeurs de ces composants dans l'expression (7.18).

Pour chaque ensemble de paramètres aléatoirement *déviés*, une simulation déterministe du système, avec un même signal de test, a été effectuée, et les paramètres d'ACPR et rendement associés, relevés. A titre d'exemple, la figure 7.33 montre l'allure des réponses à l'échelon ainsi obtenues, et la figure 7.34 illustre une réalisation de l'évolution de l'alimentation dynamique correspondant à chacune de ces réponses.

Cette expérience répétée à plusieurs reprises nous a permis d'évaluer l'ordre de grandeur de l'impact des désaccords en ce qui concerne la dégradation de l'ACPR, ainsi que d'identifier le type de déviations qui provoquent les dégâts les plus sévères.

Ainsi, l'observation des réponses à l'échelon associées à la dégradation d'ACPR entraînée, montrées dans la figure 7.35, révèle que des déviations modérées dans la réponse du modulateur résultent en dégradations d'ACPR peu remarquables, en dessous des 1 - 3 dB. Après, la dégradation d'ACPR est d'autant plus significative que la déviation de la réponse présente des sous- ou sur-amortissements remarquables par rapport à la réponse nominale.

Comme tous les systèmes de type *feed-forward*, l'accord entre le système à contrôler (le modulateur d'amplitude) et le filtre de prédiction est un aspect crucial à prendre en compte. Autrement, les dégradations sur l'ACPR

<sup>7</sup>ces variations ont une distribution gaussienne, de moyenne zéro et un écart type correspondant à 20% de la valeur nominale du composant

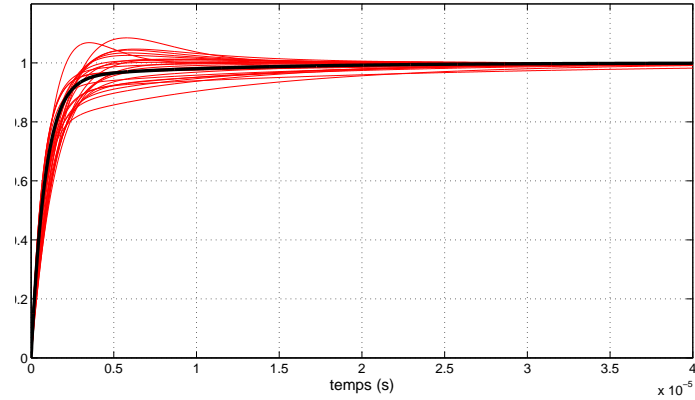


FIG. 7.33: Etude des désaccords provoqués par les dérives des valeurs des composants du modulateur d'amplitude : exemple de réponses à l'échelon sous étude et réponse nominale pour référence (trait gras)

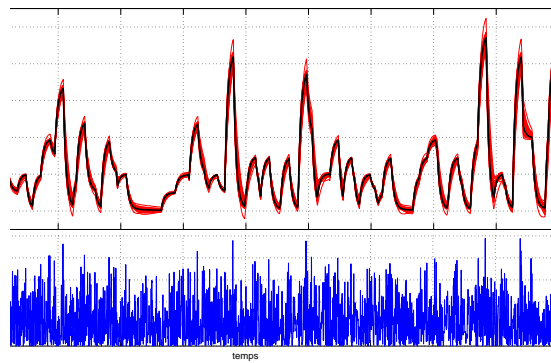


FIG. 7.34: Etude des désaccords provoqués par les dérives des valeurs des composants du modulateur d'amplitude : exemple du suivi de l'alimentation dynamique et évolution de référence avec les valeurs nominales de la réponse du modulateur d'amplitude. En bas, la puissance du signal à émettre correspondante

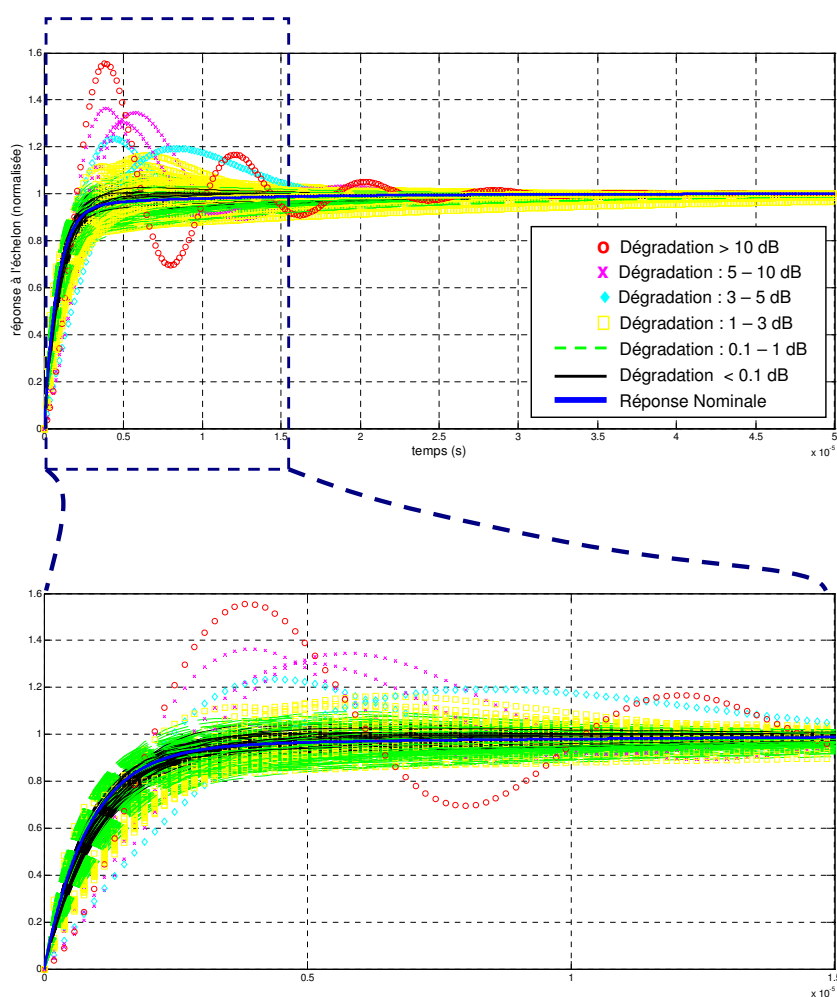


FIG. 7.35: Réponses impulsionnelles étudiées, classées en fonction de la dégradation d'ACPR qui entraînent. La dégradation d'ACPR est d'autant plus significative que la déviation de la réponse présente des sous ou sur amortissements remarquables par rapport à la réponse nominale

sont modestes, mais la possibilité existe que la dégradation soit sévère. Une opportunité pour renforcer la robustesse face à ces déviations pourrait passer par des critères de conception du modulateur cherchant à minimiser les erreurs d'*offset* de tension et les sous/sur-amortissements provoqués par les dérives des composants.

## 7.4 Résultats Expérimentaux

Dans ce volet la réalisation expérimentale du module de prédistorsion+pilotage de l'alimentation qui a été l'objet de l'étude dans ce Chapitre se concrétise. Le module a été implémenté dans un circuit FPGA d'après la conception juste décrite et validée.

Cette implémentation s'insère dans la maquette expérimentale qui est présentée dans une première partie de ce volet. Dans une deuxième partie, la question de l'estimation de la réponse du modulateur d'amplitude est abordée. La méthodologie d'estimation et quelques résultats partiels concernant la partie de commande et prédiction du modulateur d'amplitude sont introduits à ce stade-là. Finalement, dans une troisième partie, les résultats concernant le fonctionnement du système complet sont présentés et discutés.

### 7.4.1 Présentation de la Maquette

La maquette qui a été conçue et déployée pour effectuer la validation expérimentale des méthodologies proposées est montrée dans la figure 7.36. Elle ne diffère guère de celle utilisée lors des expériences décrites dans le Chapitre 6. Le module de prédistorsion+pilotage de l'alimentation réside dans un circuit FPGA de la famille Virtex-4 de Xilinx, et sa conception obéit à celle juste décrite et validée dans les parties précédentes.

La carte FPGA, le chemin RF et l'amplificateur RF basé sur le dispositif MRF21010 de Freescale ont déjà été utilisés précédemment. Comme nouveautés, sont inclus :

- Un convertisseur DAC dans le chemin du signal de commande pour fournir une commande analogique au modulateur d'amplitude.
- Le modulateur d'amplitude lui-même, qui s'implémente sous forme de convertisseur DC-DC dans cette maquette. Quelques détails à propos leur implémentation suivent ci-dessous

Notons que l'inclusion des fonctions d'alimentation dynamique autour d'un système préexistant de prédistorsion s'avère peu coûteux en termes de complexité additionnelle.

Le prototype de modulateur d'amplitude que nous avons utilisé obéit à la conception montrée dans la section 7.2.2, et sa construction correspond à la photographie dans la figure 7.37.

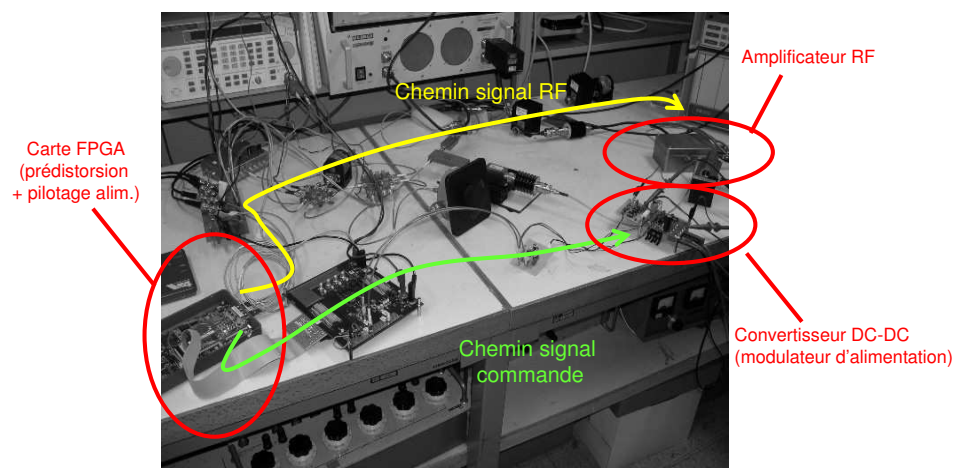


FIG. 7.36: Vue générale de la maquette expérimentale utilisée pour la validation de la méthodologie proposée



FIG. 7.37: Détail du convertisseur DC-DC buck réalisant la fonction de modulateur d'amplitude

Cette implémentation, réalisée grâce à l'excellent travail de L.Seguir (Ingénieur d'études au LAAS), suit les schémas électriques montrés dans la figure 7.38 pour ce qui est de la partie puissance. La figure 7.39 correspond au schéma électrique de la partie de commande. La fréquence de découpage est d'environ 500-700KHz, pour une largeur de bande d'environ 50KHz (limitée par les capacitances de découplage au niveau de l'alimentation de l'amplificateur).

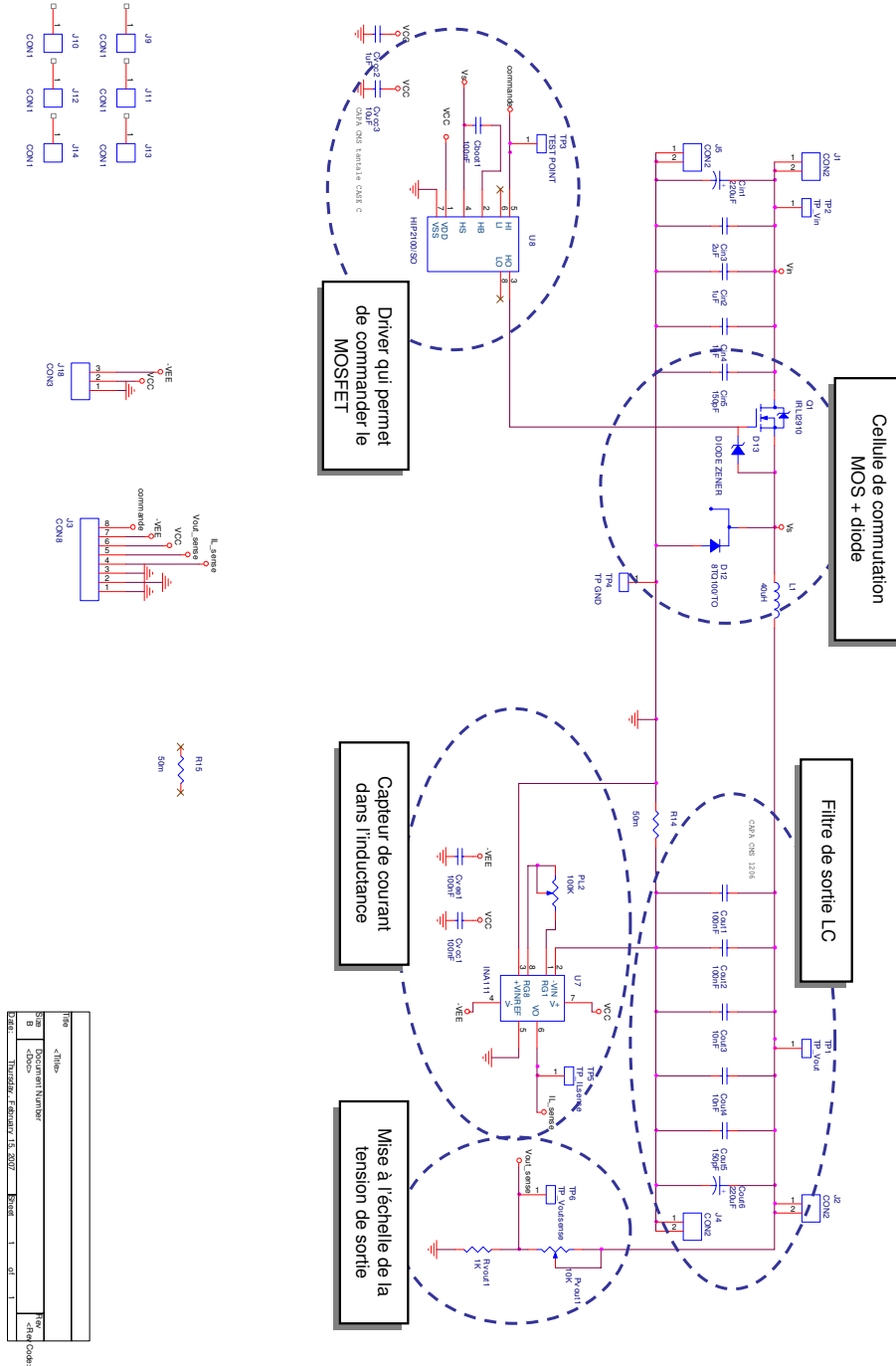


FIG. 7.38: Partie puissance du convertisseur DC-DC buck utilisé comme modulateur d'amplitude





Enfin, le schéma de fonctionnement et de mesures de la maquette est esquissée dans la figure 7.40. Les mesures de tension  $V_{cc}$  et courant  $i_{cc}$  sur l'alimentation de l'amplificateur, en sortie du modulateur d'amplitude, permettent le calcul de la consommation de l'amplificateur. Cette mesure conjointement avec la mesure de la puissance RF en sortie,  $P_{out,RF}$ , permet le calcul du rendement de l'amplificateur.

En bande de base, les mesures sur la commande et les entrées  $\langle I, Q \rangle$  permettent de vérifier le synchronisme parmi ces signaux, ainsi que la mesure de la réponse dynamique du modulateur d'amplitude, de la manière qui sera bientôt expliquée.

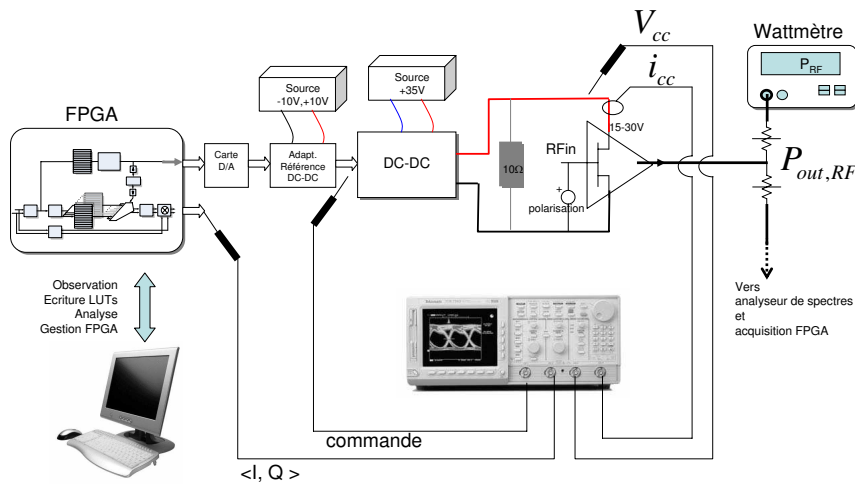


FIG. 7.40: Schéma de fonctionnement et mesures de la maquette

Il est à remarquer que nous avons inclus une résistance en parallèle avec l'amplificateur en sortie du convertisseur DC-DC, comme on peut l'observer dans la figure. Dans l'expérience que nous avons menée, elle nous a servi comme solution de dépannage au problème du démarrage du modulateur d'amplitude à vide, avant polarisation de l'amplificateur RF. En effet, dans une telle situation, aucun courant n'est sollicité au niveau de la sortie du convertisseur, ce qui provoque des oscillations à sa sortie. Bien entendu, cette charge en parallèle provoque une chute du rendement du modulateur,  $\eta_{MOD}$ , tout à fait inadmissible dans un système pratique.

Ce fait n'invalide pas pour autant l'expérience que nous proposons, car cette configuration permet toujours de valider quelques aspects importants, dont le comportement de la méthodologie de traitement du signal proposée, l'implémentation de la partie numérique, la commande anti causale sous les conditions (7.3), et la linéarité de l'amplificateur.

En tout cas, il est important de préciser que, par la suite, nous ne prendrons pas en considération le rendement total de conversion,  $\eta_{MOD} \times \eta_{PA}$ , mais seulement le rendement de l'amplificateur,  $\eta_{PA}$ , qui ne se voit pas per-

turbé par la charge en parallèle mais, *a contrario*, devrait pouvoir tirer profit de l'alimentation dynamique que nous mettons à l'épreuve.

Lors de futures révisions de la conception de la partie alimentation de l'amplificateur, cet aspect est à améliorer carrément, au moyen d'architectures pour le modulateur d'amplitude permettant le démarrage à vide sans endommager l'amplificateur RF.

#### 7.4.2 Estimation de la réponse du modulateur d'amplitude

La connaissance de la réponse dynamique du modulateur d'amplitude est nécessaire pour garantir un bon fonctionnement et la linéarité de l'émetteur proposé. A partir de la réponse à l'échelon, la procédure d'estimation linéaire que nous présentons permet de déduire les coefficients du filtre FIR en charge de la prédiction du modulateur d'amplitude.

Nous avons utilisé une procédure d'extraction de cette réponse en différé. Dans un premier temps, la réponse à l'échelon du modulateur d'amplitude est mesurée expérimentalement au moyen des fonctions d'acquisition et capture de données de l'oscilloscope (capture des formes d'onde d'entrée/sortie du modulateur d'amplitude). L'échelon d'excitation en entrée est réglé en sorte que la plage de variation de la sortie du modulateur d'amplitude soit consistante avec la plage de fonctionnement prévue.

Les données numérisées par l'oscilloscope sont ensuite transférées à l'ordinateur pour lecture et traitement à l'aide de Matlab, dans le but de déduire les coefficients du filtre numérique ayant une réponse la plus proche possible de celle du modulateur d'amplitude.

Si on suppose que le modulateur d'amplitude a un comportement linéaire et temporellement invariant, le problème de l'estimation du filtre peut se poser sous forme d'estimation linéaire, tel que présenté dans la figure 7.41. Ainsi, nous pouvons appliquer les principes d'estimation par minimisation de l'erreur décrits dans la section 4.2.3 –LMS– ou les sections 4.4.2 et 4.5.1 –LS–.

La figure 7.42 illustre le fonctionnement mesuré de la partie de génération de la commande pour le modulateur d'amplitude, dans deux échelles de temps, où on peut vérifier la dynamique de cette commande en fonction de l'amplitude du signal à émettre. Avec une telle commande, qui sert d'excitation au modulateur d'amplitude, et le relevé de la sortie dudit modulateur, il est possible d'entamer l'estimation du filtre.

La figure 7.43 illustre les performances de l'estimation du filtre ainsi effectuée. En haut, à gauche, sont montrés un fragment des mesures brutes d'entrée/sortie du modulateur d'amplitude acquises à l'aide de l'oscilloscope. Ces données ayant servi pour effectuer l'estimation, à droite nous superposons ces mêmes données et la sortie fournie par le filtre juste estimé. On peut constater que l'estimation s'accorde raisonnablement avec la sortie effective du modulateur.

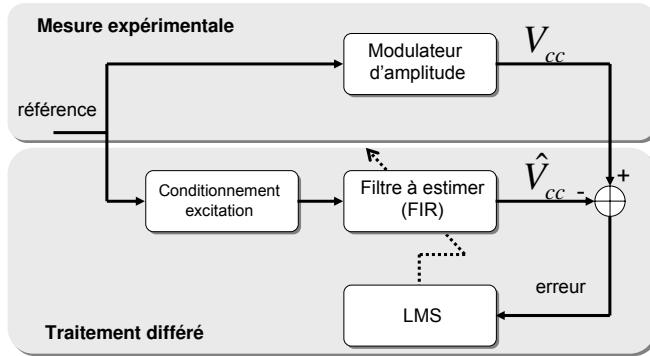


FIG. 7.41: Formulation du problème de l'estimation du filtre de prédiction sous forme d'estimation linéaire et méthodologie. Les données en entrée/sortie du modulateur d'amplitude sont connues suite aux mesures

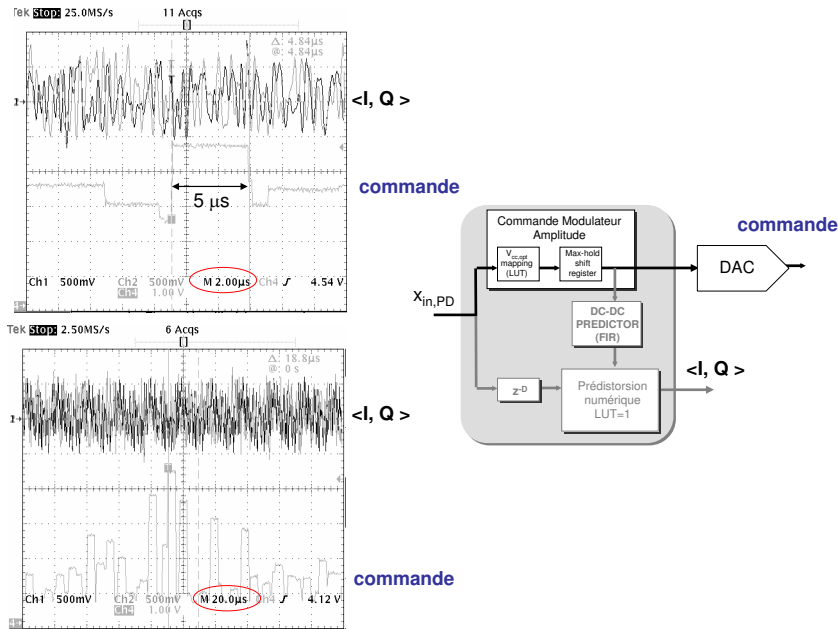


FIG. 7.42: Fonctionnement de la partie de génération de la référence

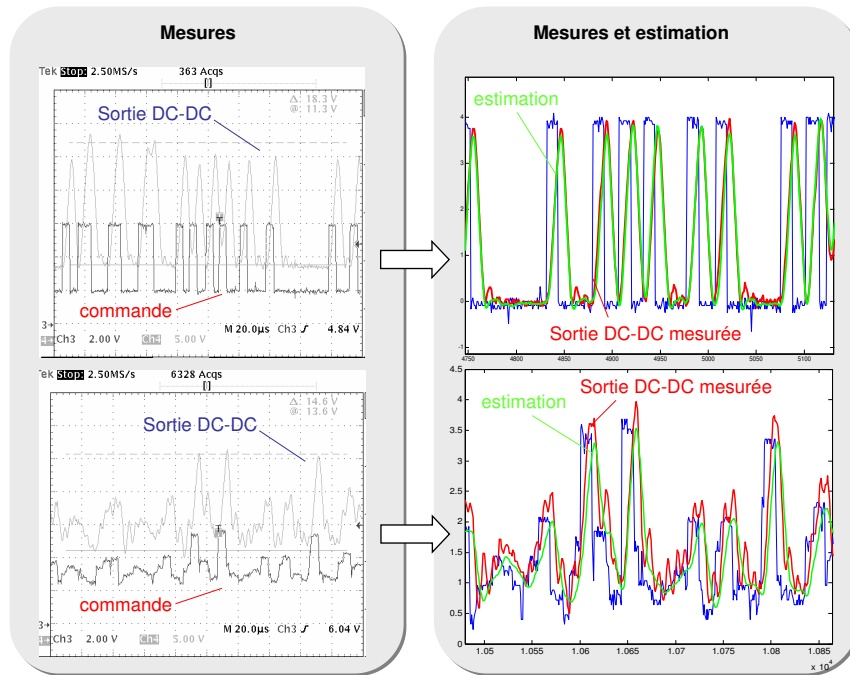


FIG. 7.43: Résultats de la procédure d'estimation

Afin de mettre à l'épreuve la robustesse de cette estimation, qui le sera autant que la réponse dynamique du modulateur sera linéaire, une deuxième étape de vérification suit. Dans la figure 7.43, en bas, à droite, sont montrés un fragment des mesures brutes d'entrée/sortie du modulateur d'amplitude. Cette fois-ci ces mesures ont été générées à partir d'une commande beaucoup plus réaliste et proche des conditions de fonctionnement normales. A droite, la superposition entre la sortie effective et celle résultant de l'estimation précédente, révèle une erreur accrue entre les deux sorties, quoique ce désaccord reste dans une limite raisonnable et la tendance dynamique générale est bien suivie par le filtre de prédiction.

La méthode d'estimation proposée s'avère donc relativement robuste et valable pour différentes allures de l'excitation en entrée du modulateur.

### 7.4.3 Mesures sur le système complet

Les résultats que nous présentons par la suite ont été effectués avec des signaux 64-QAM, de 8MHz de largeur de bande, présentant des PAPR d'environ 7-8dB. L'organisation de la maquette est celle montrée précédemment dans la figure 7.36. Comme pas préalable aux mesures qui sont discutées ensuite, il a été nécessaire d'effectuer le calcul des fonctions  $f_{PD}^k(x)$ , ainsi que l'estimation du filtre de prédiction FIR, selon les procédures présentées dans

les sections 7.3.1 et 7.4.2, respectivement.

La méthodologie permet la création d'un signal RF linéaire, tel qu'il peut être constaté d'après les mesures de la caractéristique AM-AM dans la figure 7.44. Les caractéristiques AM-AM pour comparaison à 15V et 28V d'alimentation explicitent à nouveau la dépendance de la caractéristique de l'amplificateur vis-à-vis de la tension d'alimentation. En contraste, le couplage judicieux entre la prédistorsion et l'alimentation dynamique permettent d'obtenir une réponse linéaire pour une plage étendue de niveaux en entrée du système émetteur.

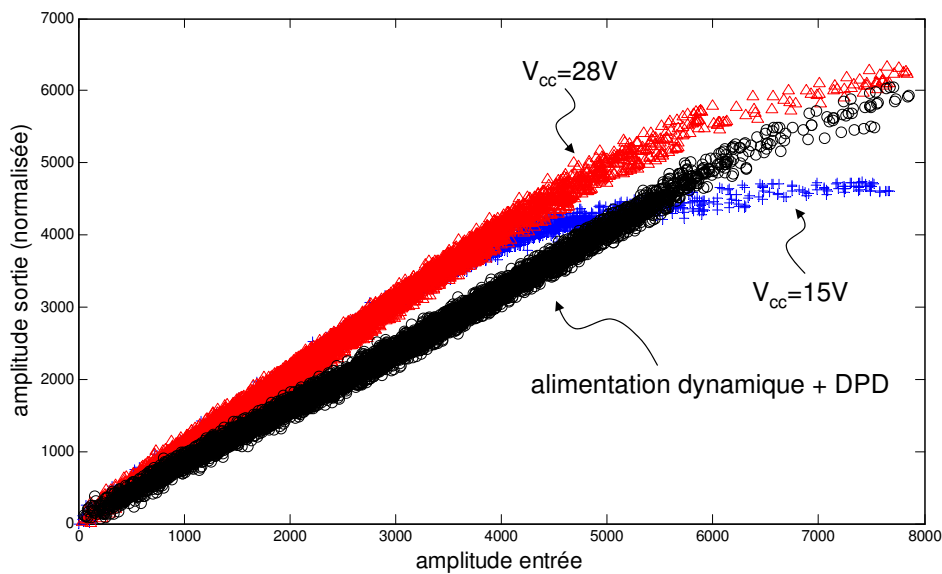


FIG. 7.44: Caractéristique AM-AM avec prédistorsion et alimentation dynamique, comparée à deux cas d'alimentation statique (15V et 28V)

De forme analogue, il est possible de constater la linéarité atteignable par le système sous test d'après les mesures de densité spectrale de puissance en émission dans la figure 7.45. En haut, les résultats du système avec alimentation dynamique comparé à deux cas d'alimentation statique sans prédistorsion mettent en évidence la nécessité de la linéarisation. A rendement constant, les niveaux de linéarité sont largement supérieurs à l'aide d'une politique de prédistorsion + alimentation dynamique.

Dans la même figure 7.45, en bas, le système avec alimentation dynamique est confronté à deux cas avec prédistorsion numérique seulement. Dans tous les cas les niveaux de linéarité sont largement supérieurs aux cas sans linéarisation. Ici, à linéarité constante (en termes d'ACPR ou distorsion hors-bande) l'alimentation dynamique peut offrir le meilleur rendement de l'amplificateur.

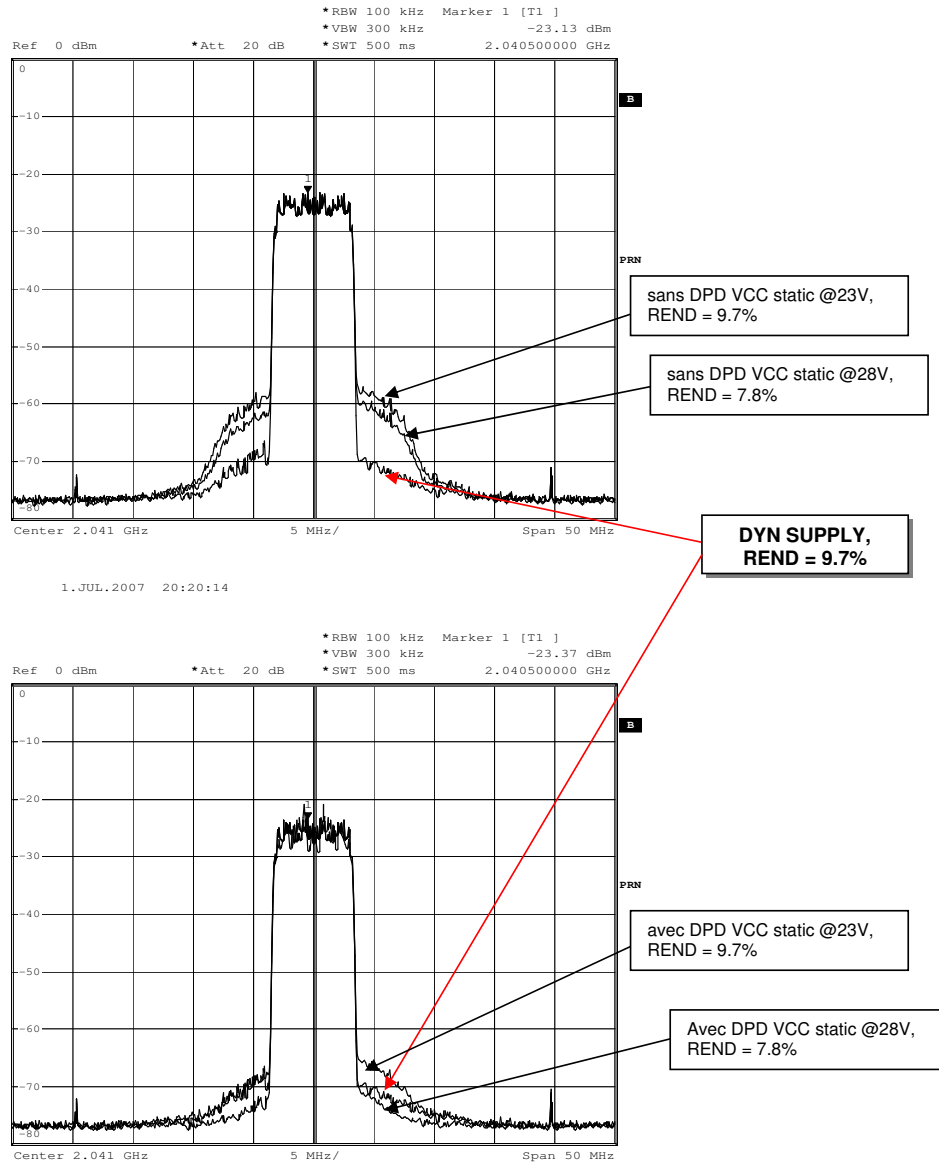


FIG. 7.45: Mesures de densité spectrale de puissance en émission. En haut, les résultats du système avec alimentation dynamique comparé à deux cas d'alimentation statique sans prédistorsion. En bas, le système avec alimentation dynamique comparé à deux cas avec prédistorsion numérique seulement

Enfin, nous avons étudié le comportement de différentes configurations de l'émetteur (avec et sans prédistorsion, et avec alimentation dynamique) pour différents niveaux de puissance en sortie. Ainsi, dans la figure 7.46, nous pouvons observer le relevé de mesures montrant l'évolution du rendement en fonction de la puissance moyenne en sortie. Logiquement, les cas à 15V d'alimentation, avec prédistorsion ou pas, permettent d'atteindre les meilleurs niveaux de rendement. De même, les cas à 28V d'alimentation présentent un rendement bien plus réduit. L'alimentation dynamique permet l'obtention de rendements comparables au cas 15V pour les faibles puissances en sortie, et pour les hautes puissances leur rendement se situe à cheval entre les deux extrêmes d'alimentation statique.

Les résultats de cette même étude, maintenant sous l'optique de la linéarité, représentés sur la figure 7.47, montrent que les systèmes avec prédistorsion numérique présentent les meilleures performances en termes d'ACPR, notamment les cas d'alimentation statique à 28V et le cas d'alimentation dynamique. Les autres cas, ne permettent pas une plage aussi étendue de puissances en sortie présentant une caractéristique linéaire.

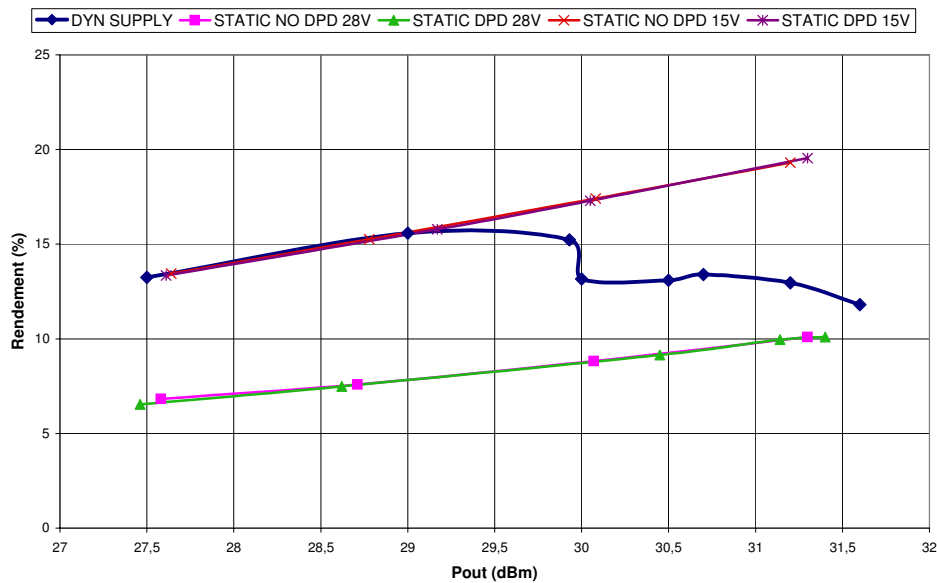


FIG. 7.46: Evolution du rendement en fonction de la puissance moyenne en sortie

D'ailleurs, lorsqu'on fait l'intersection entre les deux visons précédentes (rendement/linéarité) – voir la figure 7.48, qui fait la synthèse des différentes conclusions partielles qui précèdent – on met en évidence les atouts du système d'alimentation dynamique. Sur le plan ACPR vs. rendement, seul le système proposé se place à l'intersection des régions *meilleur rendement* et *haute linéarité* pour toute la plage de puissances en sortie considérées. Ceux



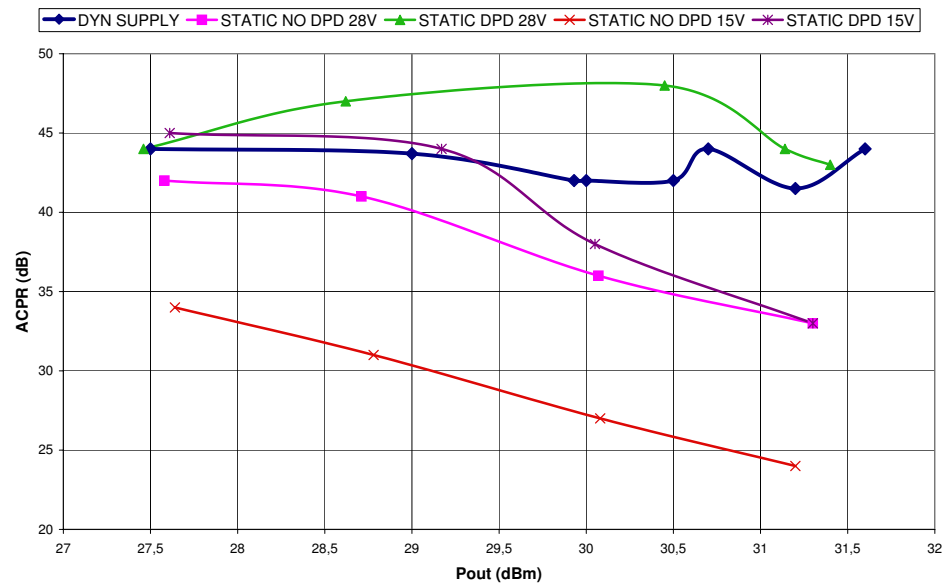


FIG. 7.47: Evolution de la linéarité, mesurée en termes de l'ACPR, en fonction de la puissance moyenne en sortie

à l'alimentation nominale de 28V, même si la linéarité est haute lorsqu'on applique la prédistorion, présentent de pauvres rendements énergétiques. A l'inverse, les alternatives à tension d'alimentation réduite (15V) ne peuvent pas satisfaire le critère de linéarité en raison de la saturation qui se produit à cause de la limitation de l'alimentation.

Comme nous l'avons précisé précédemment, ces résultats sont à juger avec prudence du moment où le rendement de conversion du modulateur d'amplitude n'est pas pris en compte. Ils ne servent qu'à mettre en évidence le fonctionnement des principes de commande anti causale en complément de la prédistorion. Cependant, ils reflètent le fait qu'il est possible d'espérer des améliorations de rendement à faible coût technologique et avec une complexité réduite, tout en gardant les performances en linéarité fruit de la prédistorion.

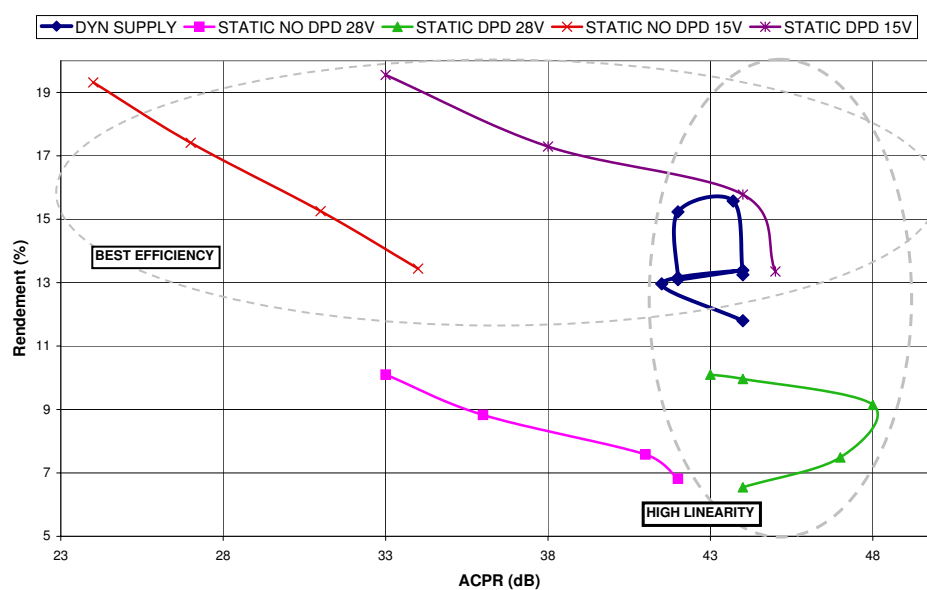


FIG. 7.48: Fusion des résultats des figures 7.46 et 7.47 sur le plan ACPR vs. Rendement. Seul le système d'alimentation dynamique proposé se place à l'intersection des régions meilleur rendement et haute linéarité pour toute la plage de puissances en sortie considérées

## 7.5 Conclusions au Chapitre 7

La dernière partie de cette thèse a été dédiée au raffinement des techniques de prédistorsion numérique développées dans les chapitres précédents dans le but d'améliorer davantage le rendement de l'émetteur.

Ainsi, l'idée d'un module de prédistorsion+pilotage de l'alimentation, capable d'améliorer le rendement d'un amplificateur de puissance RF a été présentée. La particularité de la solution proposée est le faible coût et la faible complexité qui s'en dérivent, autant dans la partie numérique de traitement en bande de base en dessus de la prédistorsion (génération de la commande), que par rapport aux besoins technologiques du modulateur d'amplitude (faible largeur de bande, fort rendement).

La génération d'une commande anti causale pour le modulateur d'amplitude s'avère une solution adaptée au cas où la largeur de bande du signal RF à émettre dépasse largement celle du modulateur d'amplitude, et ceci d'autant plus que le PAPR du signal est élevé. Ceci a été validé, par simulation, dans un contexte fonctionnel d'abord, et puis dans un environnement plus proche de la conception et de l'implémentation finales. La robustesse de la solution proposée a été étudiée au passage, et nous a encouragé à entamer une réalisation expérimentale de ces principes.

Enfin, les résultats que nous avons pu obtenir au moyen d'un démonstrateur expérimental élémentaire laissent entrevoir le correct fonctionnement de la conception réalisée, présentant un intéressant potentiel pour fournir des améliorations pratiques vis-à-vis du compromis récurrent entre la linéarité et le rendement dans les systèmes émetteurs. Les principes et techniques exposées, bien que s'agissant d'un sujet loin d'être clos, peuvent s'avérer adaptés aux stations de base pour des standards de communication large bande et/ou multiporteuses tels le DVB-T, WiMAX ou UMTS, avec forts besoins de linéarité, et présentant des amplitudes dynamiques d'excursion du signal.

Cependant, nous avons orienté nos efforts sur le côté numérique et de traitement du signal de cette solution. Comme nous le traiterons plus amplement dans le prochain et dernier Chapitre concernant les conclusions et perspectives, un effort de recherche pour dépasser les faiblesses du côté du modulateur d'amplitude serait sans doute envisageable (Architectures pour le modulateur d'amplitude permettant le démarrage à vide – Contrôle numérique du modulateur d'amplitude – Méthodes d'estimation conjointe amplificateur+modulateur pour s'affranchir de l'estimation en différée – etc).

## Chapitre 8

# Conclusions générales et perspectives

Dans cette thèse, nous avons essayé de fournir des réponses à la problématique de l'antagonisme entre la linéarité et le rendement énergétique pour des émetteurs fixes, dans le contexte des communications radio haut débit et large bande véhiculées au moyen de modulations spectralement efficaces.

Un ample parcours sur les techniques de prédistorsion numérique à été proposé, d'un point de vue pratique. Nous avons apporté des solutions d'implémentation sur des circuits numériques commerciaux, tant dans un contexte de complexité matérielle/logicielle réduite, que dans un autre contexte hautes performances où la compensation des effets mémoire des amplificateurs RF devient un atout indispensable.

Nous avons abordé la conception, l'implémentation et la vérification expérimentale de l'adaptation et de la prédistorsion, depuis des approches novatrices (version numérique du linéarisateur hyperstable, NARMA), jusqu'à la mise en œuvre des architectures de traitement du signal sous-jacentes. La séparation entre les processus de prédistorsion et d'adaptation a articulé notre discours à propos de l'implémentation de la prédistorsion. Comme méthodologies, l'adaptation relève du domaine de l'estimation système, et la prédistorsion –au sens de la manipulation du signal en bande de base avant l'émission– relève du domaine des architectures de calcul performantes et rapides. En particulier, nous avons rempli le vide existant dans la littérature à propos des structures adaptées à l'implémentation FPGA du module de prédistorsion, en proposant de bâtir des méthodologies de prédistorsion à partir des nommées *Cellules Basiques de Prédistorsion* (BPC), dont les qualités ont été vérifiées expérimentalement sur deux prototypes matériels de système de prédistorsion.

Au passage, nous avons étudié les rapports entre la prédistorsion et le rendement de l'amplificateur, ainsi que les mécanismes permettant expli-

citent l'amélioration du rendement des émetteurs RF au moyen de la prédistorsion. Nous avons conclu que l'impact de la consommation de la prédistorsion sur le rendement global d'un émetteur fixe du type station de base, au vu des puissances en jeu, est négligeable, et autorise au concepteur un mécanisme auxiliaire d'amélioration du rendement car la prédistorsion pourrait contrer l'excès de non linéarité si l'on se proposait de dégrader la polarisation de l'amplificateur lors des situations de puissance réduite.

Quant aux perspectives à propos de la prédistorsion numérique, il est prévisible que l'évolution technologique permettra de réduire de plus en plus les coûts du matériel associé aux systèmes de prédistorsion, en même temps que ses performances augmenteront. À côté, la conception se verra facilitée grâce à l'utilisation de *cores* IP<sup>1</sup> de prédistorsion, configurables au besoin, pouvant être inclus directement comme bloc constitutif de la partie bande de base dans un FPGA, un ASIC, un *System-on-Chip*, etc. L'implémentation basée sur cellules BPC se prête bien à la réalisation de ce type de *cores* IP configurables.

Comme perspective d'application, à part celle dans les stations de base, par exemple dans le cas des postes répéteurs dans les réseaux SFN<sup>2</sup> où la suppression d'écho devient cruciale, il pourrait être envisageable une intégration de cette fonctionnalité avec celle de la prédistorsion, du moment où il s'agit de problématiques superposées d'estimation-compensation/filtrage et qu'il existe un chemin d'observation du signal en sortie, comme illustré dans la figure 8.1.

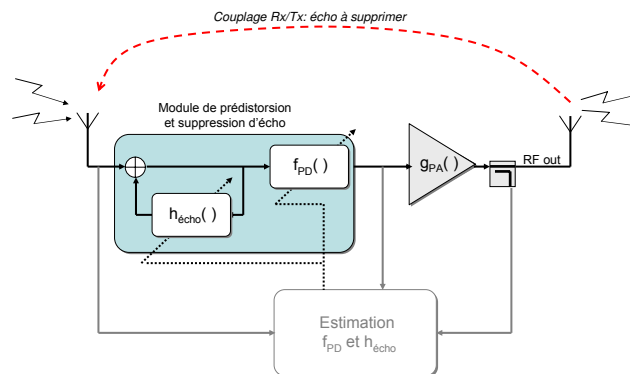


FIG. 8.1: Application dans un contexte SFN : intégration de la suppression d'écho avec la prédistorsion

En dernier lieu, à part les développements matériels et des outils

<sup>1</sup>Propriété Intellectuelle

<sup>2</sup>SFN = *Single Frequency Networks*, réseaux –typiquement de diffusion radio ou de télévision numérique– opérant sur une fréquence unique dans une région déterminée, permettant une (re)utilisation efficace du spectre électromagnétique

---

favorisant l'ubiquité de la prédistorsion et l'élargissement des largeurs de bande pouvant être traités, la qualité de la linéarisation par prédistorsion reposera sur la finesse de l'estimation et de l'extraction de modèles de plus en plus précis d'amplificateur, notamment dans des cas réalistes et pointus de fonctionnement. Dans ce sens, il nous semble par exemple que la question des dérives de la caractéristique de l'amplificateur au moyen terme reste toujours à creuser. En effet, les dérives au long terme sont suivies par le processus périodique d'adaptation (secondes). Les dérives à court terme, assimilés à des effets mémoire, sont prises en compte par le filtrage non linéaire de prédistorsion, dans l'échelle de l'échantillonnage (ns). Or, dans un cas de fonctionnement à multiplexage de temps, où la puissance du signal peut varier dramatiquement d'une rafale à la suivante ( $\mu s$ ), nous pensons que la réponse de l'amplificateur peut se voir affectée par l'historique des puissances à moyen terme, tel qu'illustré dans la figure 8.2, où les tendances de la caractéristique AM-AM –après élimination de la dispersion court terme pour faciliter la représentation– présentent des différences entre elles et ne convergent pas vers une caractéristique unique. Cette observation est peut-être due aux auto-échauffements se produisant à l'échelle des constantes thermiques, qui n'atteignent pas un état stationnaire en raison des niveaux actuels et passés du signal expressément très variables dans cette expérience de mesure. Il resterait à vérifier ces conjectures, l'impact de ces dispersions au moyen terme sur la qualité de l'émission, et si nécessaire prévoir des méthodologies d'estimation et compensation de ces effets, peut être complémentaires des approches court terme que nous avons traitées dans nos travaux, comme esquissé dans la figure 8.3.

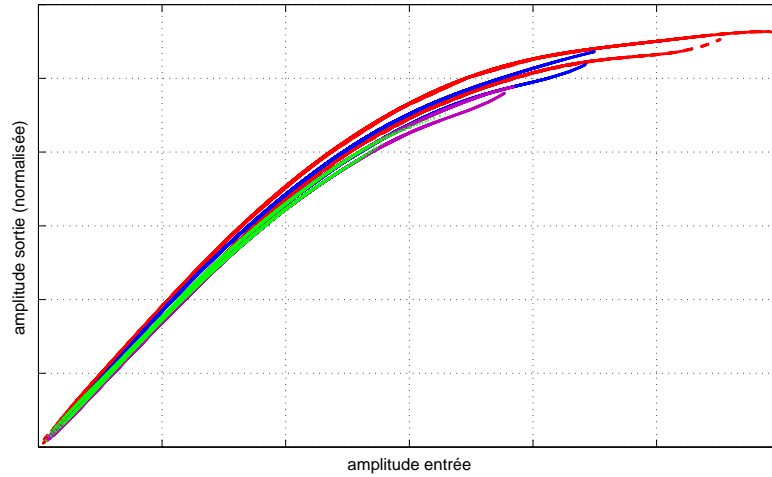


FIG. 8.2: Question des dérives de la caractéristique de l'amplificateur sur le moyen terme : caractéristiques AM-AM, après élimination de la dispersion court terme pour faciliter la représentation

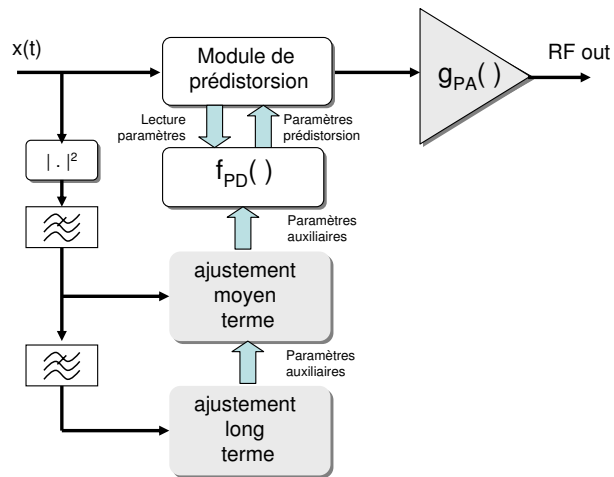


FIG. 8.3: Possibilité pour la compensation des dérives sur différentes échelles de temps, hiérarchique et complémentaire des approches court terme que nous avons traité dans nos travaux

A part les questions strictement liées à la linéarité, la question du rendement énergétique reste toujours à améliorer, car sur ce plan la prédistorsion ne permet que d'éviter l'utilisation d'un amplificateur surdimensionné. L'application de mécanismes explicites d'amélioration du rendement est la démarche logique qui doit permettre, dans un contexte industriel, de fournir une valeur ajoutée au système émetteur par rapport à ceux de la concurrence.

Ainsi, nous avons étudié dans nos travaux la coexistence de la commande dynamique de la tension d'alimentation de l'amplificateur au-dessus de la prédistorsion numérique. Nous avons proposé, développé et validé expérimentalement l'idée d'un module de prédistorsion+pilotage de l'alimentation, présentant les atouts du faible coût et la faible complexité, autant dans la partie numérique de traitement en bande de base en amont de la prédistorsion (génération de la commande), que par rapport aux besoins technologiques du modulateur d'amplitude (faible largeur de bande, fort rendement).

Nous avons porté nos efforts sur le côté numérique et de traitement du signal de cette solution, sous une optique de preuve du concept, mais un travail de recherche permettant de surpasser les faiblesses du côté du modulateur d'amplitude est sans doute envisageable, ne serait-ce que par exhaustivité des résultats qui, à ce stade là incluent seulement le rendement de l'amplificateur et non celui du modulateur d'alimentation. La conception et inclusion de mécanismes de démarrage à vide quand l'amplificateur RF n'est pas polarisé, tout comme l'exploration de topologies peut être plus adaptées à l'application seraient les premières démarches à effectuer. Dans ce sens, l'amélioration de la bande passante du modulateur d'amplitude permettrait l'obtention de rendements plus intéressants que ceux obtenus dans nos travaux. Enfin, l'intégration dans la partie numérique du contrôle du modulateur d'amplitude semblerait une solution naturelle, tel qu'illustré dans la figure 8.4. D'ailleurs une telle configuration présente l'atout de résoudre les problématiques liées à l'estimation *a priori* de la dynamique du modulateur d'alimentation et le fonctionnement *feedforward*, du moment où la boucle se ferme au niveau de l'alimentation et le module de prédistorsion a accès à la réponse réelle du modulateur.

En tout cas, il est prévisible que les systèmes de prédistorsion + alimentation dynamique seront dans le futur immédiat l'objet d'études approfondies au sujet de la compensation des effets mémoire. Ceci est un sujet qui commence déjà à être traité en ce moment [FK07]. Le problème de l'adaptation de la prédistorsion dans un tel contexte, ou équivalamment celui de l'établissement de modèles type *boîte noire* de l'amplificateur et le modulateur d'amplitude, tel qu'illustré dans la figure 8.5, apparaît comme démarche naturelle pour ce faire. Si les effets liés à la dynamique de l'alimentation peuvent être assimilés à une nouvelle source d'effets mémoire, la structure des modèles comportementaux ainsi déduits peut fournir des in-



dices permettant la définition d'architectures de prédistorsion appropriées.

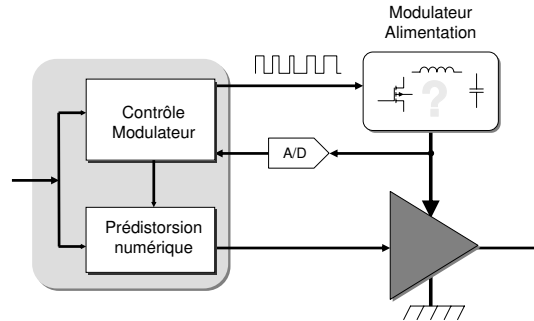


FIG. 8.4: Vision de l'architecture prédistorsion + alimentation dynamique avec intégration dans la partie numérique du contrôle du modulateur d'amplitude

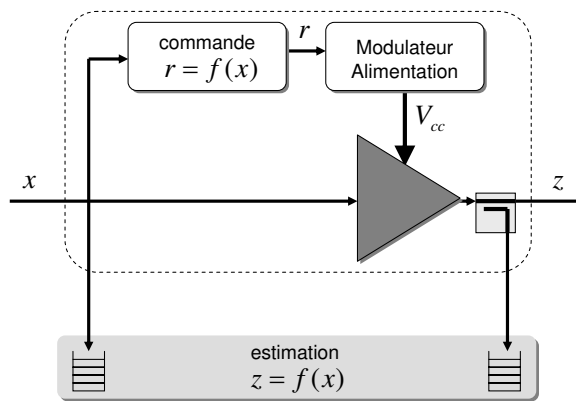


FIG. 8.5: Schéma pour l'établissement de modèles de l'amplificateur + modulateur d'amplitude comme pas préalable à la définition d'architectures de prédistorsion appropriées

# Bibliographie

- [3GP02] 3GPP. Technical specification 25.211, physical channels and mapping of transport channels onto physical channels (fdd), version 5.0.0. Technical report, 3rd Generation Partnership Project (3GPP), 2002.
- [AC01] D. R. Anderson and W. H. Cantrell. High-efficiency high-level modulator for use in dynamic envelope tracking cdma rf power amplifiers. In *IEEE MTT-S International Microwave Symposium Digest*, 2001.
- [AHH<sup>+</sup>99] Franklin Antonio, Walid Hamdy, Peter Heidmann, John Heizer, Nitin Kasturi, David Puig Osés, and Chris Riddle. A novel adaptive predistortion technique for power amplifiers. In *IEEE 49th Vehicular Technology Conference*, 1999.
- [ALG01] P. M. Asbeck, L. E. Larson, and I. G. Galton. Synergistic design of dsp and power amplifiers for wireless communications. *IEEE Transactions on Microwave Theory and Techniques*, 2001.
- [AW71] T. Arthanayake and H. B. Wood. Linear amplification using envelope feedback. *IEE Electron. Letters*, 1971.
- [BB03] E. Bertran and J. Berenguer. Analogue adaptive feedback lineariser. In *33rd European Microwave Conference*, 2003.
- [BBVD03] G. Baudoin, C. Berland, M. Villegas, and A. Diet. Influence of time and processing mismatches between phase and envelope signals in linearization systems using envelope elimination and restoration, application to hiperlan2. In *IEEE MTT-S International Microwave Symposium Digest*, 2003.
- [BG89] W. Bösch and G. Gatti. Measurement and simulation of memory effects in predistortion linearizers. *IEEE Transactions on Microwave Theory and Techniques*, 1989.
- [BG03] S. Boumaiza and F.M. Ghannouchi. Thermal memory effects modeling and compensation in rf power amplifiers and predistortion linearizers. *IEEE Transactions on Microwave Theory and Techniques*, 2003.

- [Bla34] H. S. Black. Stabilised feedback amplifiers. *The Bell system Technical Journal*, 1934.
- [BLG04] S. Boumaiza, Jing Li, and F.M. Ghannouchi. Implementation of an adaptive digital/rf predistorter using direct lut synthesis. In *IEEE MTT-S International Microwave Symposium Digest*, 2004.
- [BLN00] H. Besbes and T. Le-Ngoc. A fast adaptive predistorter for nonlinearly amplified m-qamsignals. In *IEEE Global Telecommunications Conference, GLOBECOM*, 2000.
- [BR71] E. Bedrosian and S.O. Rice. The output properties of volterra systems (nonlinear systems with memory) driven by harmonic and gaussian inputs. *Proceedings of the IEEE*, 1971.
- [Bra06] R.N. Braithwaite. Low cost, low delay unts power amplifier using digital-controlled adaptive analog predistortion. In *9th European Conference on Wireless Technology*, 2006.
- [Cav90] J.K. Cavers. A linearizing predistorter with fast adaptation. In *IEEE 40th Vehicular Technology Conference*, 1990.
- [Cav96] J.K. Cavers. The effect of quadrature modulator and demodulator errors on adaptive digital predistorters. In *IEEE 46th Vehicular Technology Conference*, 1996.
- [Cav99] J.K. Cavers. Optimum table spacing in predistorting amplifier linearizers. *IEEE Transactions on Vehicular Technology*, 1999.
- [Cav02] J.K. Cavers. Adaptation behavior of a feedforward amplifier linearizer. *IEEE Transactions on Vehicular Technology*, 2002.
- [CCM<sup>+</sup>98a] G. Chrisikos, C.J. Clark, A.A. Moulthrop, M.S. Muha, and C.P. Silva. A nonlinear arma model for simulating power amplifiers. In *IEEE MTT-S International Microwave Symposium Digest*, 1998.
- [CCM<sup>+</sup>98b] C.J. Clark, G. Chrisikos, M.S. Muha, A.A. Moulthrop, and C.P. Silva. Time-domain envelope measurement technique with application to wideband power amplifier modeling. *IEEE Transactions on Microwave Theory and Techniques*, 1998.
- [CCPAD06] A. Cesari, A. Cid-Pastor, C. Alonso, and J.M. Dilhac. A dsp structure authorizing reduced-bandwidth dc/dc converters for dynamic supply of rf power amplifiers in wideband applications. In *Proceeding of the 2006 IEEE Conference On Industrial Electronics, Control and Instrumentations (IECON)*, 2006.
- [CCPAD07] A. Cesari, A. Cid-Pastor, C. Alonso, and J.M. Dilhac. A de-dc converter fpga driver for efficiency enhancement of wideband rf power amplifiers. In *IEEE International Symposium on Industrial Electronics, ISIE*, 2007.

- [CD06] A. Cesari and J.M. Dilhac. Conception et implémentation d'un émetteur rf avec fonction de linéarisation numérique et amélioration du rendement de l'amplificateur de puissance. In *9èmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'2006)*, 2006.
- [CE89] Yung-Fu Cheng and D.M. Etter. Analysis of an adaptive technique for modeling sparse systems. *IEEE Transactions on Signal Processing*, 1989.
- [CG95] J. Cardinal and F. M. Ghannouchi. A new adaptive double envelope feedback (adef) linearizer for solid state power amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 1995.
- [CGB<sup>+</sup>07] A. Cesari, P.L. Gilabert, E. Bertran, G. Montoro, and J.M. Dilhac. A fpga based digital predistorter for rf power amplifiers with memory effects. In *Proceedings of the 37th European Microwave Conference (EuMC)*, 2007.
- [CMD<sup>+</sup>06] A. Cesari, G. Montoro, J.M. Dilhac, E. Bertran, and A. Zozaya. Some results on a digital, adaptive, rf power amplifier linearizer based on the passivity theory. In *IET Seminar on High Efficiency Power Amplifier Design for Next Generation Wireless Applications*, 2006.
- [CMO99] P. Chaudhury, W. Mohr, and S. Onoe. The 3gpp proposal for imt-2000. *IEEE Communications Magazine*, 1999.
- [CMPW03] N. Ceylan, J.E. Mueller, T. Pittorino, and R. Weigel. Mobile phone power amplifier linearity and efficiency enhancement using digital predistortion. In *33rd European Microwave Conference*, 2003.
- [Cot05] E. Cottais. *Linearisation d'amplificateurs de puissance large bande par predistorsion adaptative en bande de base*. PhD thesis, Ecole polytechnique de l'Université de Nantes, 2005.
- [CP02a] N. B. Carvalho and J.C. Pedro. A comprehensive explanation of distortion sideband asymmetries. *IEEE Transactions on Microwave Theory and Techniques*, 2002.
- [CP02b] E. Costa and S. Pupolin. M-qam-ofdm system performance in the presence of a nonlinear amplifier and phase noise. *IEEE Transactions on Communications*, 2002.
- [Cri99] S. C. Cripps. *RF Power Amplifiers for Wireless Communications*. Artech House Publishers, 1999.
- [Cri02] S.C. Cripps. Ignoring the obvious : Possibilities for on-chip linearisation of rfc power amplifiers. In *Gallium Arsenide applications symposium*, 2002.

- [DBM95] M.-G. Di Benedetto and P. Mandarini. A new analog predistortion criterion with application to highefficiency digital radio links. *IEEE Transactions on Communications*, 1995.
- [DGL<sup>+</sup>04] Junxiong Deng, P.S. Gudem, L.E. Larson, D.F. Kimball, and P.M. Asbeck. A sigepa with dual dynamic bias control and memoryless digital predistortion for wcdma handset applications. *IEEE Journal of Solid-State Circuits*, 2004.
- [DOB06] J. Dooley, B. O'Brien, and T.J. Brazil. Behavioral modeling of rf power amplifiers using adaptive recursive polynomial functions. In *IEEE MTT-S International Microwave Symposium Digest*, 2006.
- [DRF03] Wenhua Dai, P. Roblin, and M. Frei. Distributed and multiple time-constant electro-thermal modeling and its impact on acpr in rf predistortion. In *62nd ARFTG Microwave Measurements Conference*, 2003.
- [DV75] C.A. Desoer and M. Vidyasagar. *Feedback Systems : Input-Output Properties*. Academic Press, 1975.
- [DZM<sup>+</sup>04] L. Ding, G. T. Zhou, D. R. Morgan, Z. Ma, J. S. Kenney, J. Kim, and C. R. Giardina. A robust digital baseband predistorter constructed using memory polynomials. *IEEE Transactions on Communications*, 2004.
- [EC87] D. Etter and Yung-Fu Cheng. System modeling using an adaptive delay filter. *IEEE Transactions on Circuits and Systems*, 1987.
- [EM01] Robert W. Erickson and Dragan Maksimovic. *Fundamentals of Power Electronics*. Springer, 2001.
- [EP95] C. Eun and E. J. Powers. A predistorter design for a memoryless nonlinearity preceded by a dynamic linear system. In *IEEE Global communications conference, GLOBECOM*, 1995.
- [EP97] C. Eun and E. J. Powers. A new volterra predistorter based on the indirect learning architecture. *IEEE Transactions on Signal Processing*, 1997.
- [ES81] D. Etter and S. Stearns. Adaptive estimation of time delays in sampled data systems. *IEEE Transactions on Signal Processing*, 1981.
- [FBQ<sup>+</sup>04] S. Forestier, P. Bouysse, R. Quere, A. Mallet, J.-M. Nebus, and L. Lapiere. Joint optimization of the power-added efficiency and the error-vector measurement of 20-ghz pHEMT amplifier through a new dynamic bias-control method. *IEEE Transactions on Microwave Theory and Techniques*, 2004.

- [FJ94] M. Faulkner and M. Johansson. Adaptive linearization using predistortion - experimental results. *IEEE Transactions on Vehicular Technology*, 1994.
- [FJZP01] Yang-Wang Fang, Li-Cheng Jiao, Xian-Da Zhang, and Jin Pan. On the convergence of volterra filter equalizers using a p-th order onverse approach. *IEEE Transactions on Signal Processing*, 2001.
- [FK07] P. Fedorenko and J.S. Kenney. Analysis and suppression of memory effects in envelope elimination and restoration (eer) power amplifiers. In *IEEE/MTT-S International Microwave Symposium*, 2007.
- [FOA83] F.Bilalovic, O.Music, and A.Sabanovic. Buck converter regulator operating in the sliding mode. In *Proceedings of the 1983 Seventh International PCI Conference*, 1983.
- [GCM<sup>+</sup>08] Pere L. Gilabert, Albert Cesari, Gabriel Montoro, Eduard Bertran, and Jean M. Dilhac. Multi look-up table fpga implementation of an adaptive digital predistorter for linearizing rf power amplifiers with memory effects. *IEEE Transactions on Microwave Theory and Techniques*, 2008.
- [GMB06] P.L. Gilabert, G. Montoro, and E. Bertran. A methodology to model and predistort short-term memory nonlinearities in power amplifiers. In *International Workshop on Integrated Non-linear Microwave and Millimeter-Wave Circuits*, 2006.
- [GMC06] P. L. Gilabert, G. Montoro, and A. Cesari. A recursive digital predistorter for linearizing rf power amplifiers with memory effects. In *Proceedings of the Asia-Pacific Microwave Conference (APMC)*, 2006.
- [GMH<sup>+</sup>95] R. Giral, L. Martinez, J. Hernanz, J. Calvente, F. Guinjoan, A. Poveda, and R. Leyva. Compensating networks for sliding-mode control. In *Proceedings of the 1995 IEEE International Symposium on Circuit and Systems (ISCAS)*, 1995.
- [GS91] A. Ghorbani and M. Sheikhan. The effect of solid state power amplifiers (sspas) nonlinearities on mpsk and m-qam signal transmission. In *Sixth International Conference on Digital Processing of Signals in Communications*, 1991.
- [GSM<sup>+</sup>07] P. L. Gilabert, D. D. Silveira, G. Montoro, M. E. Gadringer, and E. Bertran. Heuristic algorithms for power amplifier behavioral modeling. *IEEE Microwave and Wireless Components Letters*, 2007.
- [HBGG06] Mohamed Helaoui, Slim Boumaiza, Adel Ghazel, and Fadhel M. Ghannouchi. Power and efficiency enhancement of 3g multicarrier amplifiers using digital signal processing with experimental

- validation. *IEEE Transactions on Microwave Theory and Techniques*, 2006.
- [HCA<sup>+</sup>99] G. Hanington, P.-F. Chen, P. M. Asbeck, , and L. E. Larson. High-efficiency power amplifier using dynamic power-supply voltage for cdma applications. *IEEE Transactions on Microwave Theory and Techniques*, 1999.
- [HH00] Dong-Seog Han and Taewon Hwang. An adaptive pre-distorter for the compensation of hpa nonlinearity. *IEEE Transactions on broadcasting*, 2000.
- [Hog81] E. Hogenauer. An economical class of digital filters for decimation and interpolation. *IEEE Transactions on Signal Processing*, 1981.
- [Hol04] Harri Holma. *WCDMA for UMTS : Radio Access for Third Generation Mobile Communications*. John Wiley & Sons, 2004.
- [IAL<sup>+</sup>00] M. Iwamoto, P.M. Asbeck, T.S. Low, C.P. Hutchinson, J.B. Scott, A. Cognata, Xiaohui Qin, L.H. Camnitz, and D.C. D'Avanzo. Linearity characteristics of gaas hbts and the influence of collector design. *IEEE Transactions on Microwave Theory and Techniques*, 2000.
- [IBSC98] M. Ibnkahla, N.J. Bershad, J. Sombrin, and F. Castanie. Neural network modeling and identification of nonlinear channels with memory : algorithms, applications, and analytic models. *IEEE Transactions on Signal Processing*, 1998.
- [IEG97] Park I.S., Powers E.J., and Xu G. Parallel adaptive predistortion for rf power amplifier linearization. In *Global Telecommunication Conference, GLOBECOM*, 1997.
- [IWC<sup>+</sup>01] M. Iwamoto, A. Williams, P.-F. Chen, A. Metzger, C. Wang, L. Larson, and P. Asbeck. An extended doherty amplifier with high efficiency over a wide power range. In *IEEE MTT-S Int. Microwave Symposium Digest*, 2001.
- [IWR05] M. Isaksson, D. Wisell, and D. Ronnow. Wide-band dynamic modeling of power amplifiers using radial-basis function neural networks. *IEEE Transactions on Microwave Theory and Techniques*, 2005.
- [IWR06] M. Isaksson, D. Wisell, and D. Ronnow. A comparative analysis of behavioral models for rf power amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 2006.
- [JGS98] E. Jeckeln, M. Ghannouchi, and M. Sawan. An l band adaptive digital predistorter for power amplifiers using direct i-q modem. In *IEEE MTT International Microwave Symposium Digest*, 1998.

- [JK01] Kim J. and Konstantinou K. Digital predistortion of wideband signals based on power amplifier model with memory. *Electronics Letters*, 2001.
- [JKKL03] W.J. Jung, W.R. Kim, K.M. Kim, and K.B. Lee. Digital predistorter using multiple lookup tables. *Electronic Letters*, 2003.
- [JM99] D.J. Jennings and J.P. McGeehan. A high-efficiency rf transmitter using vco derived synthesis : Callum. *IEEE Transactions on Microwave Theory and Techniques*, 1999.
- [JSME03] E. Jeckeln, H. Shih, E. Martony, and M. Eron. Method for modeling amplitude and bandwidth dependent distortion in nonlinear rf devices. In *IEEE MTT International Microwave Symposium Digest*, 2003.
- [JVJ99] Stonick J.T., Stonick V.L., and Moura J.M.F. Multi-stage adaptive predistortion of hpa saturation effects for digital television transmission. In *Proc.of Int. Conference ICASSP*, 1999.
- [Kah52] L. R. Kahn. Single-sideband transmission by envelope elimination and restoration. In *Proceedings IRE*, 1952.
- [KCSK06] W.J. Kim, K.J. Cho, S.P. Stapleton, and J.H. Kim. Piecewise pre-equalized linearization of the wireless transmitter with a doherty amplifier. *IEEE Transactions on Microwave Theory and Techniques*, 2006.
- [KCY99] Hyun Woo Kang, Yong Soo Cho, and Dae Hee Youn. On compensating nonlinear distortion of an ofdm system using an efficient adaptive predistorter. *IEEE Transactions on Communications*, 1999.
- [Ken00] P.B. Kenington. *High Linearity RF Amplifier Design*. Artech House Publishers, 2000.
- [KF89] M. J. Koch and R. E. Fisher. A high efficiency 835 mhz linear power amplifier for digital cellular telephony. In *Proceedings 39th IEEE Vehicular Technology Conference*, 1989.
- [KK03a] H. Ku and J.S. Kenney. Behavioral modeling of nonlinear rf power amplifiers considering memory effects. *IEEE Transactions on Microwave Theory and Techniques*, 2003.
- [KK03b] H. Ku and J.S. Kenney. Behavioral modeling of rf power amplifiers considering imd and spectral regrowth asymmetries. In *IEEE MTT-S International Microwave Symposium Digest*, 2003.
- [KK03c] Hyunchul Ku and J.S. Kenney. Behavioral modeling of nonlinear rf power amplifiers considering memory effects. *IEEE Transactions on Microwave Theory and Techniques*, 2003.



- [KKYL99] Min-Gun Kim, Chung-Hwan Kim, Hyun-Kyu Yu, and Jaejin Lee. An fet-level linearization method using a predistortion branch fet. *IEEE Microwave and Guided Wave Letters*, 1999.
- [KMK02] H. Ku, M.D. McKinley, and J.S. Kenney. Quantifying memory effects in rf power amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 2002.
- [KMMG04] A. Khanifar, N. Maslennikov, R. Modina, and M. Gurvich. Enhancement of power amplifier efficiency through dynamic bias switching. In *IEEE MTT-S International Microwave Symposium Digest*, 2004.
- [KS89] G. Karam and H. Sari. Analysis of predistortion, equalization, and isi cancellation techniques in digital radio systems with nonlinear transmit amplifiers. *IEEE Transactions on Communications*, 1989.
- [Lar97] L. Larson. Integrated circuit technology options for rfics - present status and future directions. In *Proceedings of the IEEE Custom Integrated Circuits Conference*, 1997.
- [LBG04] Taijun Liu, S. Boumaiza, and F.M. Ghannouchi. Dynamic behavioral modeling of 3g power amplifiers using real-valued time-delay neural networks. *IEEE Transactions on Microwave Theory and Techniques*, 2004.
- [LBG05] Taijun Liu, S. Boumaiza, and F.M. Ghannouchi. Deembedding static nonlinearities and accurately identifying and modeling memory effects in wide-band rf transmitters. *IEEE Transactions on Microwave Theory and Techniques*, 2005.
- [LBG06] Taijun Liu, S. Boumaiza, and F.M. Ghannouchi. Augmented hammerstein predistorter for linearization of broad-band wireless transmitters. *IEEE Transactions on Microwave Theory and Techniques*, 2006.
- [LF95] S. A. Leyonhjelm and M. Faulkner. The effect of reconstruction filters on direct upconversion in a multichannel environment. *IEEE Transactions on Vehicular Technology*, 1995.
- [LP03] L. León and J. Portilla. Predistorsión a diodo en amplificadores bipolares bajo régimen débilmente no lineal. In *URSI, Spanish Section*, 2003.
- [LRG02] Ding L., Raich R., and Zhou G.T. A hammerstein predistortion linearization design based on the indirect learning architecture. In *IEEE International conference on Acoustics, Speech and Signal Processing, ICASSP*, 2002.
- [LW00] T. H. Lee and S. S. Wong. Cmos integrated circuits at 5ghz and beyond. *Proceedings of the IEEE*, 2000.

- [MB07] Uwe Meyer-Baese. *Digital Signal Processing with Field Programmable Gate Arrays (Signals and Communication Technology)*. Springer, 2007.
- [MCR<sup>+</sup>04] Suk Keun Myoung, D. Chaillot, P. Roblin, Wenhua Dai, and Seok Joo Doo. Volterra characterization and predistortion linearization of multi-carrier power amplifiers. In *64th ARFTG Microwave Measurements Conference, fall 2004*, 2004.
- [MGB<sup>+</sup>07] G. Montoro, P. L. Gilabert, E. Bertran, A. Cesari, and D. D. Silveira. A new digital predictive predistorter for behavioral power amplifier linearization. *IEEE Microwave and Wireless Components Letters*, 2007.
- [MJB03] R. Marsalek, P. Jardin, and G. Baudoin. From post-distortion to pre-distortion for power amplifiers linearization. *IEEE Communication Letters*, 2003.
- [MKK99] J. K. Muhonen, M. Kavehrad, and R. Krishnamoorthy. Adaptive baseband predistortion techniques for amplifier linearization. In *33rd Asilomar Conference on Signals, Systems, and Computers*, 1999.
- [MMK<sup>+</sup>06] Dennis R. Morgan, Zhengxiang Ma, Jaehyeong Kim, Michael G. Zierdt, and John Pastalan. A generalized memory polynomial model for digital predistortion of rf power amplifiers. *IEEE Transactions on Signal Processing*, 2006.
- [NAD<sup>+</sup>03] N.Srirattana, A.Raghavan, D.Heo, P.E.Allen, and J.Laskar. Analysis and design of a high-efficiency multistage doherty power amplifier for wcdma. In *33rd European Microwave Conference*, 2003.
- [Nag89] Y. Nagata. Linear amplification technique for digital mobile communications. In *IEEE 39th Vehicular Technology Conference*, 1989.
- [NBH<sup>+</sup>05] H. Ben Nasr, S. Boumaiza, M. Helou, A. Ghazel, and F.M. Ghannouchi. On the critical issues of dsp/fpga mixed digital predistorter implementation. In *Asia-Pacific Microwave Conference, APMC*, 2005.
- [NG66] K. Narendra and P. Gallman. An iterative method for the identification of nonlinear systems using a hammerstein model. *IEEE Transactions on Automatic Control*, 1966.
- [NMY<sup>+</sup>95] M. Nakayama, K. Mori, K. Yamauchi, Y. Itoh, and T. Takagi. A novel amplitude and phase linearizing technique for microwave power amplifiers. In *IEEE MTT-S International Microwave Symposium Digest*, 1995.

- [NY03] N. Naskas and Y.Papananos. A new non-iterative, adaptive baseband predistortion method for high power rf amplifiers. In *International Symposium on Circuits and Systems, ISCAS*, 2003.
- [OI01] H. Ochiai and H. Imai. On the distribution of the peak-to-average power ratio in ofdm signals. *IEEE Transactions on Communications*, 2001.
- [Ped97] J.C. Pedro. Evaluation of mesfet nonlinear intermodulation distorsion reduction by channel-doping control. *IEEE Transactions on Microwave Theory and Techniques*, 1997.
- [Pin06] Vincent Pinon. *Alimentation dynamique pour amplificateur radiofréquence*. PhD thesis, INSA Lyon, 2006.
- [PM05] J.C. Pedro and S.A. Maas. A comparative overview of microwave and wireless power-amplifier behavioral modeling approaches. *IEEE Transactions on Microwave Theory and Techniques*, 2005.
- [Raa85] F. Raab. Efficiency of outphasing rf power-amplifier systems. *IEEE Transactions on Communications*, 1985.
- [Raa96] F. H. Raab. Intermodulation distortion in kahn technique transmitters. *IEEE Transactions on Microwave Theory and Techniques*, 1996.
- [Raa04] F.H. Raab. Split-band modulator for kahn-technique transmitters. In *IEEE MTT-S International Microwave Symposium Digest*, 2004.
- [RAC<sup>+</sup>02] F. Raab, P. Asbeck, S. Cripps, P. Kenington, Z. Popovic, N. Pothecary, J. Sevic, and N. Sokal. Power amplifiers and transmitters for rf and microwave. *IEEE Transactions on Microwave Theory and Techniques*, 2002.
- [Rap91] C. Rapp. Effects of hpa-nonlinearity on a 4-dpsk/ofdm-signal for a digital sound broadcasting system. In *Proceedings of the Second European Conference on Satellite Communications*, 1991.
- [Ras01] Muhammad H. Rashid. *Power Electronics Handbook (Academic Press Series in Engineering)*. Academic Press, 2001.
- [Rey99] C. G. Rey. Adaptive polar work-function predistortion. *IEEE Transactions on Microwave Theory and Techniques*, 1999.
- [RKH<sup>+</sup>00] M. Ranjan, K.H. Koo, G. Hanington, C. Fallesen, and P. Asbeck. Microwave power amplifiers with digitally-controlled power supplyvoltage for high efficiency and high linearity. In *IEEE MTT-S International Microwave Symposium Digest*, 2000.

- [RQG04] Raich Raviv, Hua Qian, and Tong Zhou G. Orthogonal polynomials for power amplifier modeling and predistorter design. *IEEE transactions on vehicular technology*, 2004.
- [RR94] F.H. Raab and D.J. Rupp. High-efficiency multimode hf/vhf transmitter for communication and jamming. In *IEEE Military Communications Conference, MILCOM*, 1994.
- [RS85] A.Sabanovic R.Venkataramanan and S.Cuk. Sliding mode control of dc-to-dc converters. In *Proceeding of the 1985 IEEE Conference On Industrial Electronics, Control and Instrumentations (IECON)*, 1985.
- [RSMJ98] F. H. Raab, B. E. Sigmon, R. G. Myers, and R. M. Jackson. L-band transmitter using kahn eer technique. *IEEE Transactions on Microwave Theory and Techniques*, 1998.
- [Rud02] D. Rudolph. Out-of-band emissions of digital transmissions using kahn eer technique. *IEEE Transactions on Microwave Theory and Techniques*, 2002.
- [Sal81] A.A.M Saleh. Frequency-independent and frequency-dependent nonlinear models of twt amplifiers. *IEEE Transactions on Communications*, 1981.
- [SC92] S.P. Stapleton and F.C. Costescu. An adaptive predistorter for a power amplifier based on adjacentchannel emissions [mobile communications]. *IEEE Transactions on Vehicular Technology*, 1992.
- [SDD04] N. Schlumpf, M. Declercq, and C. Dehollain. A fast modulator for dynamic supply linear rf power amplifier. *IEEE Journal of Solid-State Circuits*, 2004.
- [SFJ96] L. Sundstrom, M. Faulkner, and M. Johansson. Quantization analysis and design of a digital predistortion linearizer for rf power amplifiers. *IEEE Transactions On Vehicular Technology*, 1996.
- [SGN<sup>+</sup>99] J. Staudinger, B. Gilsdorf, D. Newman, G. Norris, G. Sadowniczak, R. Sherman, T. Quach, and V. Wang. 800 mhz power amplifier using envelope following technique. In *IEEE Radio and Wireless Conference, RAWCON*, 1999.
- [SGN<sup>+</sup>00] J. Staudinger, B. Gilsdorf, D. Newman, G. Norris, G. Sadowniczak, R. Sherman, and T. Quach. High efficiency cdma rf power amplifier using dynamic envelopetracking technique. In *IEEE MTT-S International Microwave Symposium Digest*, 2000.
- [Sha48] C.E. Shannon. A mathematical theory of communication. *The Bell System technical Journal*, 1948.

- [Skv01] Timothy L. Skvarenina. *The Power Electronics Handbook (Industrial Electronics)*. CRC, 2001.
- [SM98] D. K. Su and W. J. McFarland. An ic for linearizing rf power amplifiers using envelope elimination and restoration. *IEEE Journal on Solid-State Circuits*, 1998.
- [Smi99] S.W. Smith. *The Scientist and Engineer's Guide to Digital Signal Processing*. California Technical Publishing, 1999.
- [SRM04] B. Sahu and G.A. Rincon-Mora. A high-efficiency linear rf power amplifier with a power-tracking dynamically adaptive buck-boost supply. *IEEE Transactions on Microwave Theory and Techniques*, 2004.
- [SRP<sup>+</sup>04] T. Sowlati, D. Rozenblit, R. Pulella, M. Damgaard, E. McCarthy, D. Koh, D.Ripley, F. Balteanu, and I. Gheorghe. Quad-band gsm/gprs/edge polar loop transmitter. *IEEE Journal on Solid-State Circuits*, 2004.
- [SS06] J.T. Stauth and S.R. Sanders. Power supply rejection for common-source linear rf amplifiers : theory and measurements. In *IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, 2006.
- [SSMZ95] J.T. Stonick, V.L. Stonick, J.M.F. Moura, and R.S. Zborowski. Memoryless polynomial adaptive predistortion [tv transmitters]. In *International Conference on Acoustics, Speech, and Signal Processing, ICASSP*, 1995.
- [SSW<sup>+</sup>05] R.B. Staszewski, R. Staszewski, J.L. Wallberg, T. Jung, Chih-Ming Hung, Jinseok Koh, D. Leipold, K. Maggio, and P.T. Balsara. Soc with an integrated dsp and a 2.4-ghz rf transmitter. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2005.
- [TCW01] Kin-Fai To, P.C. Ching, and Kon Max Wong. Compensation of amplifier nonlinearities on wavelet packet division multiplexing. In *IEEE MTT International Conference on Acoustics, Speech, and Signal Processing, ICASSP*, 2001.
- [VMR01] J. Vuolevi, J. Manninen, and T. Rahkonen. Memory effects compensation in rf power amplifiers using envelope injection technique. In *RAWCON'01*, 2001.
- [Vol59] J Volder. The cordic trigonometric computing technique. *IRE Transactions on Electronic Computing*, 1959.
- [VRM01] J. Vuolevi, T. Rahkonen, and J. Manninen. Measurement technique for characterizing memory effects in rf power amplifiers. *IEEE Transactions on on Microwave Theory and Techniques*, 2001.

- [Wal71] J.S. Walther. A unified algorithm for elementary functions. In *Proceedings of the Spring Joint Computer Conference*, 1971.
- [WD92] A.S. Wrigth and W.G. Durtler. Experimental performance of an adaptive digital linearized power amplifier. *IEEE Transactions on Vehicular Technology*, 1992.
- [WKP<sup>+</sup>06] F. Wang, D. F. Kimball, J. D. Popp, A. H. Yang, D. Y. Lie, P. M. Asbeck, and L. E. Larson. An improved power-added efficiency 19-dbm hybrid envelope elimination and restoration power amplifier for 802.11g wlan applications. *IEEE Transactions on Microwave Theory and Techniques*, 2006.
- [WLT02] D.J. Williams, J. Leckey, and P.J. Tasker. A study of the effect of envelope impedance on intermodulation asymmetry using a two-tone time domain measurement system. In *IEEE MTT-S International Microwave Symposium Digest*, 2002.
- [WMK04] W. Woo, M. Miller, and J. S. Kenney. Predistortion linearization system for high power amplifiers. In *IEEE MTT-S International Microwave Symposium Digest*, 2004.
- [WOK<sup>+</sup>04] F. Wang, A. Ojo, D. Kimball, P. Asbeck, and L. Larson. Envelope tracking power amplifier with pre-distortion linearization for wlan 802.11g. In *IEEE MTT-S International Microwave Symposium Digest*, 2004.
- [WPT06] W.KAROUÏ, P.SAVARY, and T.PARRA. Circuit de linéarisation à très basse consommation pour amplificateurs de puissance radiofréquences monolithiques à fort rendement et haute linéarité. In *Actes du 7ème colloque sur le Traitement Analogique de l'Information, du Signal et ses Applications (TAISA )*, 2006.
- [WTP07] W.KAROUÏ, T.PARRA, and P.SAVARY. Circuit de linéarisation basé sur l'injection d'un signal basse fréquence pour amplificateurs de puissance radiofréquences bi-modes et quadribandes pour téléphonie mobile. In *Actes des Journées Nationales des Microondes (JNM)*, 2007.
- [WXY<sup>+</sup>05] N. Wang, P. Xinli, V. Yousefzadeh, D. Maksimovic, S. Pajic Srdjan, and Z. Popovic. Linearity of x-band class-e power amplifiers in eer operation. *IEEE transactions on microwave theory and techniques*, 2005.
- [WYK<sup>+</sup>05] F. Wang, A.H. Yang, D.F. Kimball, L.E. Larson, and P.M. Asbeck. Design of wide-bandwidth envelope-tracking power amplifiers for ofdm applications. *IEEE Transactions on Microwave Theory and Techniques*, 2005.
- [YAM05] V. Yousefzadeh, E. Alarcon, and D. Maksimovic. Efficiency optimization in linear-assisted switching power converters for

- envelope tracking in rf power amplifiers. In *IEEE International Symposium on Circuits and Systems, ISCAS*, 2005.
- [YKY<sup>+</sup>00] Y. Yang, Y. Kim, J. Yi, J. Nam, B. Kim, W. Kang, and S. Kim. Digital controlled adaptive feedforward amplifier for imt-2000 band. In *IEEE MTT-S International Microwave Symposium Digest*, 2000.
- [YMN<sup>+</sup>96] K. Yamauchi, K. Mori, M. Nakayama, Y. Itoh, Y. Mitsui, and O. Ishida. A novel series diode linearizer for mobile radio power amplifiers. In *IEEE MTT-S International Microwave Symposium Digest*, 1996.
- [YMN<sup>+</sup>97] K. Yamauchi, K. Mori, M. Nakayama, Y. Mitsui, and T. Takagi. A microwave miniaturized linearizer using a parallel diode with abias feed resistance. *IEEE Transactions on Microwave Theory and Techniques*, 1997.
- [YYP<sup>+</sup>00] Jaehyok Yi, Youngoo Yang, Myungkyu Park, Wonwoo Kang, and Bumman Kim. Analog predistortion linearizer for high power rf amplifier. In *IEEE MTT-S International Microwave Symposium Digest*, 2000.
- [ZB01] Anding Zhu and T.J. Brazil. Adaptive volterra-based predistorter design for rf high power amplifiers. In *6th IEEE High Frequency Postgraduate Student Colloquium*, 2001.
- [ZB04] A.J. Zozaya and E. Bertran. Passivity theory applied to the design of power-amplifier linearizers. *IEEE Transactions on Vehicular Technology*, 2004.
- [ZILA03] Y. Zhao, M. Iwamoto, L. Larson, and P. Asbeck. Doherty amplifier with dsp control to improve performance in cdma operation. In *IEEE MTT-S Int. Microwave Symposium Digest*, 2003.
- [Zoz04] A.J. Zozaya. *Aportacion a la Linealizacion de Amplificadores de Potencia Mediante la Teoria de la Hiperestabilidad*. PhD thesis, Universitat Politecnica de Catalunya, 2004.
- [ZTT<sup>+</sup>99] F. Zavosh, M. Thomas, C. Thron, T. Hall, D. Artusi, D. Anderson, D. Ngo, and D. Runton. Digital predistortion techniques for rf power amplifiers with cdma applications. *Micro-wave Journal*, 1999.