



Etude et intégration de convertisseurs multicellulaires parallèles entrelacés et magnétiquement couplés

Nadia Bouhalli

► To cite this version:

Nadia Bouhalli. Etude et intégration de convertisseurs multicellulaires parallèles entrelacés et magnétiquement couplés. Energie électrique. Institut National Polytechnique de Toulouse - INPT, 2009. Français. NNT : 2009INPT054H . tel-00554341v2

HAL Id: tel-00554341

<https://theses.hal.science/tel-00554341v2>

Submitted on 17 Jan 2024

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré L'INSTITUT NATIONAL POLYTECHNIQUE DE TOULOUSE

Discipline ou spécialité : *Génie Electrique*

Présentée et soutenue par *Nadia BOUHALLI*

Le 11 Décembre 2009

Titre : *Etude et intégration de convertisseurs multicellulaires parallèles entrelacés et magnétiquement couplés*

JURY MM.

| | | |
|-----------------------|--------------------|------------------------------------|
| Président : | Jean-Paul FERRIEUX | Professeur (G2ELAB) |
| Rapporteurs : | Bruno ALLARD | Professeur (AMPERE) |
| | Jean-Paul FERRIEUX | Professeur (G2ELAB) |
| Directeurs de thèse : | Emmanuel SARRAUTE | Maître de conférences (LAPLACE) |
| | Thierry MEYNARD | Directeur Recherche CNRS (LAPLACE) |
| Invités : | Marcelo ITURRIZ | Ingénieur (AIRBUS) |
| | Corinne ALONSO | Professeur (LAAS) |

Ecole doctorale : *Génie Electrique, Electronique, Télécommunications*

Unité de recherche : *Laboratoire LAPLACE - UMR5213*

Directeur de Thèse : *M. Emmanuel SARRAUTE*

Remerciements

Les travaux présentés dans ce mémoire ont été réalisés au sein du groupe Convertisseurs Statiques du Laboratoire de Plasma et Conversion d'Energie (LAPLACE) situé à l'Ecole Nationale Supérieure d'Electrotechnique, d'Electronique, d'Informatique, d'Hydraulique et des Télécommunications (ENSEEIH) de l'Institut National Polytechnique de Toulouse (INPT).

Au terme de trois ans de recherche, à la fois enrichissants et passionnants, je suis ravie d'exprimer toute ma gratitude envers tous ceux qui ont contribué, de près ou de loin, à l'aboutissement de ce travail.

Tout d'abord, je tiens à remercier les membres du jury :

- **Monsieur Jean-Paul FERRIEUX**, professeur à l'IUT 1 de l'Université Joseph Fourier de Grenoble et chercheur au laboratoire G2ELAB, pour avoir accepté d'être rapporteur de mon travail et pour avoir présidé mon jury de thèse.
- **Monsieur Bruno ALLARD**, professeur à l'INSA de Lyon et chercheur au laboratoire AMPERE, pour avoir accepté d'être rapporteur de mon travail.
- **Madame Corinne ALONSO**, professeur à l'université Paul Sabatier et chercheur au laboratoire LAAS, pour l'intérêt qu'elle a manifesté en participant à ce jury de thèse.
- **Monsieur Marcelo ITURRIZ**, docteur-Ingénieur à AIRBUS pour sa participation à ce jury de thèse et pour ses remarques constructives.
- **Messieurs Emmanuel SARRAUTE**, maître de Conférence à l'Institut National Polytechnique de Toulouse, et **Thierry MEYNARD**, Directeur de Recherche au CNRS, pour avoir encadré mes travaux de thèse pendant ces trois années. Je leur exprime toute ma gratitude pour m'avoir proposée ce sujet de thèse très intéressant. J'ai toujours apprécié leurs conseils et leurs approches des problèmes scientifiques. Je les remercie également pour leurs qualités humaines et j'aurai toujours un grand respect pour eux.

Je remercie également :

- **Monsieur Maurice FADEL**, professeur à l'Institut National Polytechnique de Toulouse, directeur adjoint du LAPLACE pour la confiance qu'il m'a témoignée en m'accueillant au sein du laboratoire.
- **Monsieur Philippe LADOUX**, professeur à l'Institut National Polytechnique de Toulouse et le responsable du groupe Convertisseurs Statiques lors de mon entrée en thèse, pour son accueil au sein du groupe, pour sa bonne humeur et ses blagues hors du commun.
- **Monsieur Marc COUSINEAU**, maître de Conférence à l'Institut National Polytechnique de Toulouse pour sa forte contribution à l'avancement de mes travaux

de thèse.

- **Monsieur Olivier DURRIEU**, technicien en électronique au laboratoire LAPLACE pour sa contribution au niveau de la partie technique de mes travaux de thèse et qui était toujours disponible. J’apprécie son savoir faire avec un calme extraordinaire.
- **Messieurs Christophe Turpin, Olivier RALLIERES, Eric BRU, Didier FLUMIAN** pour leur gentillesse et leur aide : grâce à eux j’ai pu tester mon prototype expérimental en me prêtant la charge active pour effectuer mes essais.

Mes remerciements vont également à l’ensemble du personnel du LAPLACE qui contribue largement au dynamisme et à l’ambiance qui y règnent, en particulier Mesdames Merlot, Moll-Mazella, Schwarz, Mebrek, et Daguihanes pour leur gentillesse et leur disponibilité, mais également Messieurs D. Ginibrière et J.-M. Blaquièrre pour les conseils techniques et l’aide pratique qu’ils m’ont apportés. Je remercie également J. Benaïoun, l’Ingénieur informatique du laboratoire pour sa gentillesse et l’aide qu’il m’a apportée.

Je remercie aussi le public pour avoir assisté à ma soutenance de doctorat et pour l’attention qu’ils ont apporté à ce travail.

Merci à mes amis thésards du laboratoire qui ont contribué à l’ambiance amicale qui règne dans cette communauté au travail : Labo, Ludovic, Makara, Rubens, Alexandre, Olivier Medale, Olivier Rallieres, Alaric, Damien, Meriem, Bernardo, Djibrilah, Didier, Céline, Delphine, André, Antony ainsi que tous les autres doctorants et permanents que j’ai cotoyés.

Ce mémoire est tout particulièrement dédié : à mon père Kefi-Ammar BOUHALLI pour son amour et sa bien veillance à mon égard, *Baba* t’es toujours avec nous, on ne t’oubliera jamais. Que tu reçoives ici tout mon profond amour, mon grand respect et ma reconnaissance.

A mon frère aîné Hassen pour la confiance qu’il m’a témoignée, pour son soutien quotidien et ses encouragements lors de toutes ces années d’études et surtout lors de la rédaction de ce mémoire. Qu’il reçoive ici toute ma gratitude et ma reconnaissance.

A ma mère, mes soeurs, mon frère, mes neveux et mes nièces sans qui rien n’aurait été possible qu’ils reçoivent ici toute ma reconnaissance.

Merci de tout mon coeur.

Résumé

L'apparition de convertisseurs multicellulaires parallèles entrelacés et magnétiquement couplés a conduit ces dernières années à améliorer les performances des convertisseurs (densité de puissance, efficacité, dynamique,...).

Il existe plusieurs topologies d'entrelacement qui utilisent des Transformateurs Inter-phases. L'objectif principal de cette étude est de trouver parmi ces topologies celles qui sont les mieux adaptées à un contexte d'intégration d'électronique de puissance pour minimiser la taille et réduire les pertes.

Une première étape de modélisation a permis d'effectuer une étude comparative de quelques topologies. Un procédé de permutation des phases d'alimentation a été présenté afin de réduire les ondulations du courant de phases et les pertes ohmiques. Les résultats obtenus valident qualitativement l'avantage de la solution retenue par rapport à la solution standard.

Enfin, la réalisation pratique d'un prototype de convertisseur modulaire utilisant des Transformateurs Inter-phases est abordé. Il s'agit d'un régulateur chargé d'alimenter les microprocesseurs (1,2V/100A) (Voltage Regulator Module (VRM)) à 5 modules. Les résultats expérimentaux montrent l'avantage de l'utilisation des Transformateurs Inter-phases par rapport à la solution classique.

Mots-clés :

- Convertisseur multicellulaires parallèles entrelacés
- Transformateur Inter-phases
- Coupleur magnétique
- Modélisation harmonique
- Convertisseur modulaire
- Voltage Regulator Module (VRM)

Abstract

During the last years, using coupled parallel interleaved converters enhances converters performances (power density, efficiency, transient response,...).

There are several possible interleaved coupled topologies that use Inter-phases Transformers. The main objective of this study is to find among these topologies the best adapted configuration in a context of power electronics integration in order to minimize converter size and to reduce losses.

A model is proposed to compare some topologies. An optimal modified sequence of phase order to reduce current ripple and ohmic losses is presented. The obtained results validate the advantage of the coupled solution compared to the standard solution

At last, the implementation of a modular power converter using Inter-phases Transformers is shown. It is a Voltage Regulator Module (1,2V/100A) that consists of five identical modules. Experimental results show the advantage of using Inter-phases Transformers compared to conventional solution.

Mots-clés :

- Parallel Muticell interleaved converter
- Inter-phases Transformer
- Magnetic coupler
- Harmonic modelisation
- Modular converter
- Voltage Regulator Module (VRM)

Table des matières

| | |
|---|------------|
| Introduction | 1 |
| 1 Convertisseurs parallèles entrelacés dédiés à l'intégration d'électronique de puissance | 3 |
| 1.1 Introduction | 3 |
| 1.2 Limitation de la structure classique d'un VRM | 4 |
| 1.3 Convertisseurs multicellulaires parallèles | 8 |
| 1.4 Convertisseurs multicellulaires parallèles à phases couplées | 14 |
| 1.5 Conclusion | 17 |
| 2 Analyse théorique de quelques structures de convertisseurs multicellulaires parallèles à phases couplées - Influence du nombre de phases | 19 |
| 2.1 Introduction | 19 |
| 2.2 Modèle harmonique | 20 |
| 2.3 Critères de comparaison de structures multiphasées à Transformateurs Inter-phases | 26 |
| 2.4 Etude comparative de différentes configurations de couplage | 31 |
| 2.5 Influence de l'ordre de succession des phases | 34 |
| 2.6 Comparaison des montages dans le cas de l'alimentation permutée | 36 |
| 2.7 Conclusion | 41 |
| 3 Analyse de l'évolution du volume des composants magnétiques et des pertes dans les convertisseurs multicellulaires parallèles | 43 |
| 3.1 Introduction | 43 |
| 3.2 Dimensionnement des composants magnétiques dans les convertisseurs multicellulaires parallèles | 44 |
| 3.3 Evaluation du volume des composants magnétiques dans les différentes topologies d'entrelacement | 50 |
| 3.4 Evaluation théorique des pertes dans les différentes topologies | 59 |
| 3.5 Conclusion | 76 |
| 4 Expérimentation | 79 |
| 4.1 Introduction | 79 |
| 4.2 Réalisation du VRM | 80 |
| 4.3 Résultats expérimentaux | 97 |
| 4.4 Conclusion | 107 |
| Conclusion | 108 |
| Bibliographie | 111 |
| Annexes | 114 |

| | | |
|----------|--|------------|
| A | Expressions des inductances symétriques pour les quatre montages de couplage à Transformateurs Inter-phases | 115 |
| A.1 | Introduction | 115 |
| A.2 | Association cascade symétrique | 115 |
| B | Dimensionnement des inductances pour calculer le produit des aires | 123 |
| B.1 | Introduction | 123 |
| B.2 | Montage à inductances indépendantes | 123 |
| B.3 | Montage cascade cyclique | 124 |
| B.4 | Montage cascade symétrique | 124 |
| C | Expressions analytiques de calcul des pertes dans les convertisseurs multicellulaires parallèles | 125 |
| C.1 | Introduction | 125 |
| C.2 | Expressions analytiques des pertes dans les semi-conducteurs dans les convertisseurs multicellulaires parallèles | 125 |
| D | Dimensionnement des condensateurs d'entrée et de sortie | 133 |
| D.1 | Introduction | 133 |
| D.2 | Dimensionnement du condensateur d'entrée | 133 |
| D.3 | Dimensionnement du condensateur de sortie | 136 |
| E | Calcul du courant efficace dans les condensateurs d'entrée et de sortie dans les convertisseurs multicellulaires parallèles | 137 |
| E.1 | Introduction | 137 |
| E.2 | Courant efficace dans le condensateur d'entrée | 137 |
| E.3 | Courant efficace dans le condensateur de sortie | 143 |
| F | Calcul des éléments du filtre de compensation | 151 |

Table des figures

| | | |
|------|---|----|
| 1.1 | Structure classique d'un VRM : simple Buck | 4 |
| 1.2 | Structure classique d'alimentation d'un Pentium II (2,8V/10A) | 4 |
| 1.3 | Impact de charge sur la tension de sortie du VRM | 6 |
| 1.4 | Influence de la tendance des alimentations des microprocesseurs sur la capacité de sortie[13] | 7 |
| 1.5 | Compromis entre le régime permanent et le régime transitoire, $V_e = 12V$, $V_s = 1.2V$, $I_s = 100A$, $\Delta V_{s_t} = 50mV$, $\Delta V_s/V_s = 5\%$, $f_{sw} = 500kHz$ | 7 |
| 1.6 | Convertisseurs parallèles entrelacés | 8 |
| 1.7 | Carte mère d'un Pentium IV (1,3V/70A) incluant un VRM à trois phases parallèles entrelacés à inductances séparées | 9 |
| 1.8 | Ondulation du courant de sortie pour q phases parallèles | 9 |
| 1.9 | Ondulation réduite du courant de sortie | 10 |
| 1.10 | Intérêt de l'entrelacement pour réduire la capacité de sortie et augmenter la densité de puissance, $V_e = 12V$, $V_s = 1.2V$, $I_s = 100A$, $\Delta V_{s_t} = 50mV$, $\Delta V_s/V_s = 5\%$, $f_{sw} = 500kHz$ | 11 |
| 1.11 | Réponse du système à un échelon de charge pour différents nombres de phases en parallèle | 12 |
| 1.12 | Formes d'ondes des courants pour q = 3 | 13 |
| 1.13 | Convertisseurs parallèles entrelacés à phases magnétiquement couplées | 15 |
| 1.14 | Carte mère incluant un VRM à cinq phases parallèles entrelacés à phases magnétiquement couplées pour alimenter le microprocesseur "Intel Core Duo" (130W) | 15 |
| 1.15 | Formes d'ondes des courants pour les deux structures : inductances indépendantes et transformateur inter-cellules | 17 |
| 2.1 | Coupleur monolithique triphasé | 21 |
| 2.2 | Exemple d'inductances symétriques relatives dans le coupleur monolithique triphasé | 23 |
| 2.3 | Modélisation du coupleur monolithique triphasé | 24 |
| 2.4 | Coupleur triphasé à Transformateur Inter-phases | 24 |
| 2.5 | Système de tension d'alimentation d'un Buck à 5 cellules parallèles | 26 |
| 2.6 | Association cascade symétrique des Transformateurs Inter-phases pour un convertisseur à 5 cellules (a) et le schéma simplifié du couplage des phases (b) | 27 |
| 2.7 | Association parallèle symétrique des Transformateurs Inter-phases pour un convertisseur à 5 cellules (a) et le schéma simplifié du couplage des phases (b) | 28 |
| 2.8 | Association cascade cyclique des Transformateurs Inter-phases pour un convertisseur à 5 cellules (a) et le schéma simplifié du couplage des phases (b) | 29 |
| 2.9 | Association parallèle cyclique des Transformateurs Inter-phases pour un convertisseur à 5 cellules (a) et le schéma simplifié du couplage des phases (b) | 30 |
| 2.10 | Evolution du FEC en fonction du nombre de phases pour les quatre montages pour $k_c = 0.9$ | 32 |

| | | |
|------|---|----|
| 2.11 | Evolution de L_q/L en fonction du nombre de phases pour les quatre montages pour $k_c = 0.9$ | 33 |
| 2.12 | Evolution du nombre total de transformateurs p en fonction du nombre de phases pour les quatre montages | 33 |
| 2.13 | Association cascade cyclique de transformateurs intercellules séparés pour un convertisseur à 5 cellules | 34 |
| 2.14 | Inductances symétriques relatives pour une alimentation d'ordre 1 (a) et une alimentation d'ordre 2 (b) | 35 |
| 2.15 | Exemple de décomposition harmonique du courant de phases pour une alimentation d'ordre 1 (a) et une alimentation d'ordre 2 (b) | 35 |
| 2.16 | Evolution du FEC en fonction du nombre de phases pour les quatre montages dans le cas de l'alimentation permutée | 37 |
| 2.17 | Vue de l'ensemble du banc d'essais | 38 |
| 2.18 | Courant et tension du bras, $V_e = 5V$; $I_{charge} = 5A$; $f_{sw} = 250kHz$: alimentation standard | 39 |
| 2.19 | Courant et tension du bras, $V_e = 5V$; $I_{charge} = 5A$; $f_{sw} = 250kHz$: alimentation permutée | 39 |
| 2.20 | Courant de sortie, $V_e = 5V$; $I_{charge} = 5A$; $f_{sw} = 250kHz$: alimentation standard | 40 |
| 2.21 | Courant de sortie, $V_e = 5V$; $I_{charge} = 5A$; $f_{sw} = 250kHz$: alimentation permutée | 40 |
| 3.1 | Paramètres pour calculer le produit des aires dans les circuits magnétiques . . . | 44 |
| 3.2 | Inductance de lissage et le modèle aux réluctances associé ($\Re f$: réluctance du fer et $\Re a$: réluctance de l'air) | 45 |
| 3.3 | Configurations alternatives pour coupler deux phases [21, 24] | 46 |
| 3.4 | Circuit magnétique choisi et le modèle aux réluctances associé | 47 |
| 3.5 | Transformateur Inter-phases et le modèle électrique associé | 47 |
| 3.6 | q convertisseurs entrelacés à redresseurs synchrones | 51 |
| 3.7 | Procédure de calcul du produit des aires et du volume | 52 |
| 3.8 | Evolution de l'inductance propre dans le cas du montage à inductances séparées et de l'inductance de fuite dans le cas des montages à Transformateur Inter-phases | 53 |
| 3.9 | Evolution de l'inductance magnétisante en fonction de nombre de bras | 54 |
| 3.10 | Evolution du volume total relatif en fonction du nombre de bras dans le cas d'une alimentation régulière | 55 |
| 3.11 | Evolution du courant efficace de phase dans le cas d'une alimentation régulière . | 55 |
| 3.12 | Evolution de la valeur maximale du courant magnétisant dans un seul composant dans le cas d'une alimentation régulière | 56 |
| 3.13 | Evolution du flux magnétisant maximal dans un seul composant dans le cas d'une alimentation régulière | 56 |
| 3.14 | Evolution de volume total relatif en fonction du nombre de bras dans le cas d'une alimentation permutée | 57 |
| 3.15 | Evolution du courant efficace de phase dans le cas d'une alimentation permutée . | 57 |
| 3.16 | Evolution du courant magnétisant maximal dans un seul transformateur dans le cas d'une alimentation permutée | 57 |
| 3.17 | Evolution du flux magnétisant maximal dans un seul transformateur dans le cas d'une alimentation permutée | 58 |
| 3.18 | Evolution de la densité volumique de puissance relative en fonction de nombre de phases pour les différentes topologies | 58 |
| 3.19 | Simple Buck à redresseur synchrone | 60 |
| 3.20 | Répartition des pertes dans les semi-conducteurs dans un simple Buck à redresseur synchrone | 62 |

| | | |
|------|--|----|
| 3.21 | Evolution de la surface du silicium des composants de puissance en fonction du nombre de cellules en parallèle | 63 |
| 3.22 | Evolution des pertes en conduction dans les semi-conducteurs pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$ et $f_{sw} = 500kHz$ | 66 |
| 3.23 | Evolution des pertes totales dans les semi-conducteurs pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$ et $f_{sw} = 500kHz$ | 67 |
| 3.24 | Rendement lié au composants actifs pour les différentes topologies, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$ et $f_{sw} = 500kHz$ | 67 |
| 3.25 | Evolution des pertes fer pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$ | 69 |
| 3.26 | Evolution des pertes cuivre pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$ | 71 |
| 3.27 | Courant efficace dans le condensateur d'entrée pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$ | 72 |
| 3.28 | Courant efficace dans le condensateur de sortie pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$ | 73 |
| 3.29 | Evolution des pertes dans le condensateur d'entrée pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$ | 74 |
| 3.30 | Evolution des pertes dans le condensateur de sortie pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$ | 74 |
| 3.31 | Evolution des pertes globales dans le convertisseur pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$ | 75 |
| 3.32 | Rendement global dans le convertisseur pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$ | 75 |
| 3.33 | Répartition des pertes dans le montage cascade cyclique permuté en fonction du nombre de phases, $V_e = 12V$, $V_s = 6V$, $I_{out} = 100A$, $f_{sw} = 500kHz$ | 76 |
| 4.1 | Principe du montage expérimental | 80 |
| 4.2 | structure interne du bloc IP2002 [51] | 81 |
| 4.3 | Vue de profil du boîtier IP2002 | 82 |
| 4.4 | Exemples de circuits de commandes multiphasées | 82 |
| 4.5 | Circuit intégré de commande (ISL6307) [53] | 83 |
| 4.6 | Schéma interne du circuit intégré de commande ISL6307 [53] | 83 |
| 4.7 | Principe de mesure du courant à travers la résistance de l'enroulement [53] | 84 |
| 4.8 | Principe de mesure du courant à travers la résistance R_{sense} [53] | 85 |
| 4.9 | Principe de mesure du courant à travers $R_{DS(on)}$ [53] | 86 |
| 4.10 | Principe d'équilibrage du courant dans ISL6307 [53] | 86 |
| 4.11 | Réponse en régime transitoire dans les deux modes d'asservissement [55] | 87 |
| 4.12 | Caractéristiques statiques dans les deux modes d'asservissement : sans AVP et avec AVP | 87 |
| 4.13 | Principe de compensation de la tension de sortie [53] | 88 |
| 4.14 | Schéma équivalent du VRM en tenant compte de V_{Droop} | 89 |
| 4.15 | Principe de compensation de la tension de sortie [53] | 90 |
| 4.16 | Schéma du Transformateur Inter-phases | 91 |
| 4.17 | Différents noyaux magnétiques pour réaliser un Transformateur Inter-phases | 92 |
| 4.18 | photo d'un Transformateur Inter-phases | 92 |
| 4.19 | Empreintes du module IP2002 [51] | 94 |
| 4.20 | Répartition du flux thermique à travers les vias [51] | 94 |
| 4.21 | Exemple de réalisation d'un PCB à 3 couches pour un bloc IP2002 [51] | 95 |
| 4.22 | Exemple de réalisation du VRM sur un circuit imprimé de forme rectangulaire | 95 |
| 4.23 | Avantage de la réalisation du VRM sur un circuit imprimé de forme circulaire | 96 |

| | | |
|------|--|-----|
| 4.24 | Photo du module élémentaire du VRM réalisé | 96 |
| 4.25 | Présentation du prototype VRM | 97 |
| 4.26 | Vue de l'ensemble du banc d'essai | 97 |
| 4.27 | Signaux PWM générés par le circuit de commande déphasés de $2\pi/5$ | 98 |
| 4.28 | Tensions V_{SW} du point milieu de chaque cellule de commutation déphasés de $4\pi/5$ | 98 |
| 4.29 | Tension de sortie, fonctionnement à vide | 99 |
| 4.30 | Formes d'ondes alternatives du courant de chaque phase | 99 |
| 4.31 | Coupleur monolithique à 4 phases couplées proposé par Volterra [23] | 100 |
| 4.32 | Ondulation du courant de phase dans la structure proposée par Volterra [23] | 100 |
| 4.33 | Courants de phases, fonctionnement en charge nominale | 101 |
| 4.34 | Impact de la variation du courant de charge de $0A$ à $25A$ | 101 |
| 4.35 | Zoom de la montée du courant de charge de $0A$ à $25A$ | 102 |
| 4.36 | Zoom de la descente du courant de charge de $25A$ à $0A$ | 102 |
| 4.37 | Impact de la variation du courant de charge de $0A$ à $75A$ | 103 |
| 4.38 | Schéma électrique équivalent du banc d'essai | 103 |
| 4.39 | Zoom de la montée du courant de charge de $0A$ à $75A$ | 104 |
| 4.40 | Zoom de la descente du courant de charge de $75A$ à $0A$ | 104 |
| 4.41 | Courants de phases pour un step de courant de charge de $0A$ à $75A$ | 105 |
| 4.42 | Impact de la variation du courant de charge de $0A$ à $100A$ | 105 |
| 4.43 | Variation de la tension de sortie en fonction du courant de charge | 106 |
| 4.44 | Conditions de mesure de rendement du VRM | 106 |
| 4.45 | Rendement du VRM en fonction du courant de sortie pour $V_e = 12V$ | 107 |
| C.1 | Simple Buck à redresseur synchrone | 125 |
| C.2 | Signaux de commandes et formes d'ondes des grandeurs électriques dans un Buck à redresseur synchrone | 126 |
| C.3 | Forme d'ondes à la mise ON et la mise OFF du MOSFET M_1 | 127 |
| D.1 | Convertisseur à q-phases entrelacées | 133 |
| D.2 | Formes d'ondes du courant dans le condensateur d'entrée pour un nombre quelconque de phases | 134 |
| D.3 | Formes d'ondes du courant dans le condensateur de sortie pour un nombre quelconque de phases | 136 |
| E.1 | Courant dans le MOSFET M_1 et le courant résultant dans C_e pour un Buck classique | 138 |
| E.2 | Courant dans le MOSFET M_1 des deux phases et le courant résultant dans C_e pour $D \leq 0.5$ | 139 |
| E.3 | Courant dans le MOSFET M_1 des deux phases et le courant résultant dans C_e | 140 |
| E.4 | Courant dans le MOSFET M_1 des trois phases et le courant résultant dans C_e pour $D \leq \frac{1}{3}$ | 141 |
| E.5 | Courant dans le MOSFET M_1 des trois phases et le courant résultant dans C_e pour $\frac{1}{3} < D \leq \frac{2}{3}$ | 141 |
| E.6 | Courant dans le MOSFET M_1 des trois phases et le courant résultant dans C_e pour $\frac{2}{3} < D \leq 1$ | 142 |
| E.7 | Courant du condensateur de sortie pour un Buck classique | 144 |
| E.8 | Courant dans le condensateur de sortie pour un système de deux phases pour $D \leq 0.5$ | 145 |
| E.9 | Courant dans le condensateur de sortie pour un système de deux phases pour $D > 0.5$ | 146 |

| | | |
|------|---|-----|
| E.10 | Courant dans le condensateur de sortie pour un système de trois phases pour $D \leq \frac{1}{3}$ | 147 |
| E.11 | Courant dans le condensateur de sortie pour un système de trois phases pour $\frac{1}{3} < D \leq \frac{2}{3}$ | 148 |
| E.12 | Courant dans le condensateur de sortie pour un système de trois phases pour $\frac{2}{3} < D \leq 1$ | 148 |
| F.1 | Principe de compensation de la tension de sortie | 151 |
| F.2 | Diagramme de bode de H_{IBF} pour $R_{ch}C_s > \sqrt{L_{feq}C_s}$ | 152 |
| F.3 | Diagramme de bode de H_{VBO} pour $R_{ch}C_s > \sqrt{L_{feq}C_s}$ | 153 |
| F.4 | Diagramme de bode de H_{IBF} pour $R_{ch}C_s < \sqrt{L_{feq}C_s}$ | 154 |
| F.5 | Diagramme de bode de H_{VBO} pour $R_{ch}C_s < \sqrt{L_{feq}C_s}$ | 154 |

Liste des tableaux

| | | |
|------|--|----|
| 1.1 | Performances dynamiques des convertisseurs parallèles entrelacés au niveau de la tension de sortie | 12 |
| 1.2 | Conditions de comparaison entre des inductances indépendantes et coupleur magnétique | 16 |
| 2.1 | Caractéristiques harmoniques du coupleur monolithique triphasé | 23 |
| 2.2 | Caractéristiques harmoniques du coupleur triphasé à Transformateurs Inter-phases | 25 |
| 2.3 | Inductances symétriques du montage cascade symétrique pour un nombre de phase $q = 5$ | 27 |
| 2.4 | Inductances symétriques du montage parallèle symétrique pour un nombre de phase $q = 5$ | 28 |
| 2.5 | Inductances symétriques du montage cascade cyclique pour un nombre de phase $q = 5$ | 29 |
| 2.6 | Inductances symétriques du montage parallèle cyclique pour un nombre de phase $q = 5$ | 30 |
| 2.7 | Paramètres de comparaison des différents montages | 32 |
| 2.8 | Succession des phases dans un convertisseur à 5 cellules pour l'alimentation régulière et permutée | 35 |
| 2.9 | Inductances symétriques dans un convertisseur à 5 cellules pour l'alimentation régulière et permutée | 36 |
| 2.10 | Comparaison des 4 montages du couplage magnétique dans le cas d'une alimentation permutée pour $k_c = 0.9$ | 37 |
| 3.1 | Classification des Transformateurs Inter-phases dans le montage cascade symétrique pour $q = 5$ | 51 |
| 3.2 | Caractéristiques du BSC03N03MS G et paramètres du circuit | 62 |
| 3.3 | Pertes dans les semi-conducteurs dans un simple Buck avec : $V_e = 12V$, $V_s = 6V$, $I_s = 100A$ et $f_{sw} = 500kHz$ | 62 |
| 3.4 | Pertes dans les semi-conducteurs dans un convertisseur multiphasé pour un nombre quelconque de phase avec : $V_e = 12V$, $V_s = 6V$, $I_s = 100A$ et $f_{sw} = 500kHz$. . | 65 |
| 4.1 | Identification de la tension de sortie de référence | 89 |
| 4.2 | Caractéristiques du Transformateur Inter-phases | 93 |

Introduction générale

Depuis ses origines, l'électronique de puissance a sans cesse évolué, tant sur le plan des structures que de la technologie des composants. Aujourd'hui, cette discipline est présente dans la plupart des systèmes électriques, toute gamme de puissance confondue, assurant le contrôle de l'alimentation en énergie et la sécurité des matériels.

La miniaturisation, l'intégration, la modularité et la reconfiguration des dispositifs d'électronique de puissance représentent les nouveaux défis de recherche des prochaines années. Concernant l'intégration, deux approches technologiques complémentaires voient le jour :

- une approche dite "monolithique" où l'on cherche à réaliser sur un même substrat, le silicium par exemple, tout ou partie du convertisseur, composants de puissance, composants passifs et composants de commande. Cette approche requière une maîtrise technologique très importante qui nécessitera encore de longues années de recherche
- Une approche dite "hybride" où l'on cherche à assembler, de la façon la plus judicieuse possible, des composants issus de filières technologiques différentes. Cette approche, qui semble a priori plus facile, nécessite cependant de mettre au point des techniques nouvelles de report et d'assemblage de tous ces composants, afin d'améliorer sensiblement la compacité du dispositif final.

Dans les deux cas, une réflexion doit être menée sur les architectures de conversion afin de déterminer celles qui semblent les mieux adaptées à l'intégration, la modularité et la reconfiguration. Les convertisseurs multicellulaires, imbriqués ou parallèles, offrent les degrés de libertés qui permettent d'aller dans ce sens. Au prix d'une complexité de commande et de mise en œuvre accrue, ils permettent, en modulant le nombre de cellules, de s'adapter à un cahier des charges nécessitant des fortes tensions ou de forts courants, de reporter les contraintes électriques et thermiques sur l'ensemble des cellules, d'améliorer la qualité spectrale des formes d'onde obtenues sans pour autant augmenter les fréquences de découpage et d'imaginer des stratégies de reconfiguration pour faire face à la défaillance d'un composant par exemple.

Notre travail, qui fait partie du projet ANR 3DPHI (Three Dimensional Power Hybrid Integration), s'inscrit dans cette démarche générale. Nous nous sommes cependant focalisés sur l'étude de convertisseurs multicellulaires parallélisés pour des applications basses tensions, forts courants. Des nouveaux besoins apparaissent par exemple dans la gestion des sources d'énergie comme les piles à combustibles ou les générateurs solaires. De nombreuses études sont également menées actuellement pour améliorer les performances des VRM (Voltage Regulator Modules) qui permettent d'alimenter les microprocesseurs dont la puissance de calcul, donc la puissance électrique, augmente en coïncidence avec la diminution des tensions d'alimentation afin de satisfaire les contraintes d'isolement dues à la miniaturisation.

Plusieurs solutions de parallélisation sont possibles, utilisant des techniques d'entrelacement et/ou de couplage magnétique des cellules. Aussi, un certain nombre de questions se posent : Comment distinguer les structures les mieux adaptées aux contraintes liées à l'intégration comme la compacité par exemple. La multiplication importante du nombre de cellules en parallèle permet-elle d'améliorer continuellement les performances ? Dans le cadre de ce travail de thèse et sur la base de quelques critères de comparaison, nous avons essayé de répondre en partie à ces deux questions !

Le premier chapitre de ce mémoire, en se focalisant sur les applications liées aux VRM, permet de présenter les limites des architectures de conversion de puissance basses tensions/forts courants classiques. Ensuite, on montre l'intérêt des convertisseurs multicellulaires parallèles pour améliorer les performances. Enfin, on montre l'avantage de la solution à couplage magnétique des phases.

Le deuxième chapitre est consacré à l'analyse fonctionnelle de quatre architectures de couplage utilisant des Transformateurs Inter-phases. Pour cela, un modèle harmonique de chacune des structures est établi. Ce modèle permet alors de définir trois critères objectifs de comparaison pour analyser l'intérêt de multiplier le nombre de phases à paralléliser.

Dans le troisième chapitre, la première partie est dédiée à l'étude de l'évolution du volume des composants magnétiques en fonction du nombre de phases. La deuxième partie permet d'effectuer un bilan complet des pertes.

Enfin, sur la base des analyses précédentes, le quatrième chapitre est consacré à la réalisation d'un prototype de VRM (1.2V, 100A) à cinq cellules parallélisées, entrelacées et magnétiquement couplées à l'aide de Transformateurs Inter-phases selon une configuration de couplage particulière dite "cascade cyclique".

Chapitre 1

Convertisseurs parallèles entrelacés dédiés à l'intégration d'électronique de puissance

Sommaire

| | | |
|------------|--|-----------|
| 1.1 | Introduction | 3 |
| 1.2 | Limitation de la structure classique d'un VRM | 4 |
| 1.3 | Convertisseurs multicellulaires parallèles | 8 |
| 1.3.1 | Contraintes liées à un parallélisme important | 13 |
| 1.4 | Convertisseurs multicellulaires parallèles à phases couplées | 14 |
| 1.4.1 | Présentation de la structure | 14 |
| 1.4.2 | Comparaison d'un convertisseur avec inductances indépendantes et un convertisseur avec coupleur magnétique | 15 |
| 1.5 | Conclusion | 17 |

1.1 Introduction

Les convertisseurs parallèles entrelacés classiquement utilisés dans des applications forts courants, dont, les onduleurs de secours de forte puissance (400V/135A), le réseau de puissance automobile (42V/24A) et surtout les régulateurs chargés d'alimenter des microprocesseurs : Voltage Regulator Module (VRM) (1,2V/100A). Toutefois les contraintes de conception, les choix et les résultats sont distincts dans toutes ces applications.

Dans notre étude, nous nous intéressons à l'analyse de structures de type VRM, qui fait l'objet de constantes améliorations pour suivre la montée en puissance des microprocesseurs. En effet, les futures générations des microprocesseurs exigent une tension plus faible que 1V, un courant supérieur à 100A et une dynamique très rapide [1, 2, 3]. Ces spécifications présentent un challenge pour la conception de systèmes d'alimentation performants et moins encombrants.

Dans ce chapitre, nous rappelons tout d'abord les limitations de l'utilisation de la structure classique d'un VRM pour répondre à ces exigences. Ensuite, nous présentons les principales caractéristiques des convertisseurs parallèles entrelacés pour améliorer les performances. L'intérêt d'un parallélisme important et la solution adoptée dans cette étude sont présentés.

1.2 Limitation de la structure classique d'un VRM

Un VRM est un système d'alimentation des microprocesseurs (μps) permettant de délivrer une tension bien spécifique assurant le bon fonctionnement du μp . La structure classique d'un VRM est décrite sur la figure 1.1. Il s'agit d'un seul convertisseur DC-DC de type Buck. Pour améliorer les performances de cette structure, on utilise dans ce convertisseur la rectification synchrone. Dans cette architecture, la diode de roue libre est remplacé par un MOSFET pour réduire les pertes en conduction [4]. La figure 1.2, montre un exemple de ces VRMs pour alimenter le microprocessor "Pentium II" (2,8V/10A).

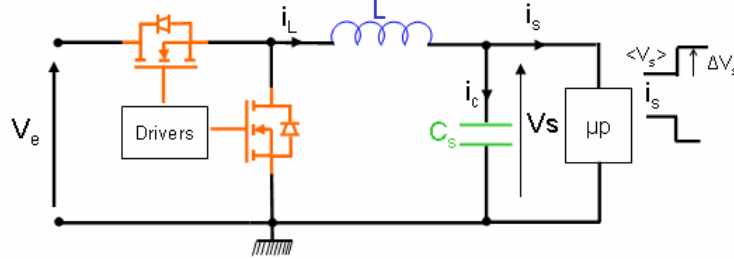


FIG. 1.1 – Structure classique d'un VRM : simple Buck

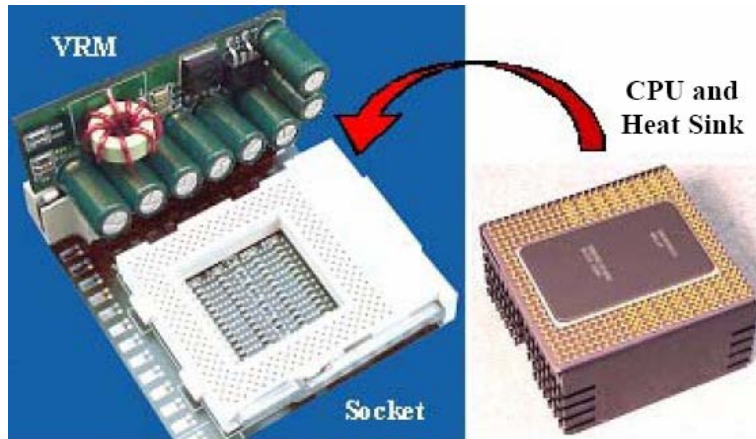


FIG. 1.2 – Structure classique d'alimentation d'un Pentium II (2,8V/10A)

Cette structure centralisée d'alimentation n'est plus suffisante pour alimenter les microprocesseurs du futur (inférieure à 1V/ supérieure à 100A) [1]. Un des problèmes majeurs des VRMs concerne le choix des éléments du filtrage au niveau de la sortie : l'inductance et le condensateur. Dans ce type d'application, le choix n'est en général pas réalisé selon le critère habituel d'ondulation du courant de phase et l'ondulation de la tension de sortie mais résulte d'un compromis entre rendement en régime permanent et réponse transitoire.

- Contraintes en régime permanent :

En régime permanent, le courant dans l'inductance présente une ondulation triangulaire qui s'exprime comme suit :

$$\Delta I_L = \frac{V_e \cdot (1 - D) \cdot D}{L \cdot f_{sw}} \quad (1.1)$$

avec V_e : tension d'alimentation, D : rapport cyclique, V_s : tension de sortie, L : inductance de filtrage et f_{sw} : fréquence de découpage.

Cette ondulation est maximale pour un rapport cyclique de 50%.
L'ondulation de la tension de sortie s'exprime comme suit :

$$\Delta V_s = \frac{\Delta I_L}{8.C_s.f_{sw}} = \frac{Ve.(1-D).D}{8.C_s.L.f_{sw}^2} \quad (1.2)$$

La valeur minimale de la capacité nécessaire en sortie $C_s(min)$ est alors égale à :

$$C_s(min) = \frac{\Delta I_L}{8.\Delta V_s.f_{sw}} = \frac{Ve(1-D)D}{8.\Delta V_s.L.f_{sw}^2} \quad (1.3)$$

avec ΔV_s : ondulation de la tension de sortie en régime permanent et C_s : capacité de sortie.

D'après les équations 1.1 et 1.3, on peut noter qu'en régime permanent, une valeur importante de l'inductance de filtrage L , permet de réduire considérablement les ondulations, donc de réduire les pertes ohmiques dans les interrupteurs et l'inductance, d'où l'amélioration du rendement du convertisseur.

- Contraintes en régime transitoire :

Dans les VRMs, le temps de réponse en régime transitoire présente une problématique cruciale pour l'alimentation des futurs microprocesseurs [5, 6, 7, 8, 9]. Le courant consommé par le microprocesseur peut changer de pleine charge à une charge nulle dans un temps de l'ordre de la nanoseconde. Suite à ce changement rapide de la charge, le système d'alimentation doit fournir rapidement le courant nécessaire à la charge ou l'annuler en gardant une variation de la tension du bus de sortie dans une fourchette définie par le constructeur du microprocesseur pour garantir le bon fonctionnement de ce dernier.

La figure 1.3 résume les formes d'onde du courant de charge allant de zéro ampère à la valeur nominale I'_s et inversement. Dans les deux cas, on suppose une commande optimale, c'est à dire que l'on considère que le système de régulation répond immédiatement aux variations de charge, en d'autres termes, on suppose une bande passante infinie. Les formes d'ondes du courant dans l'inductance et dans le condensateur issues des différents impacts de charge sont présentées sur la figure 1.3. La variation de la tension de sortie peut être calculée en se basant sur ces formes d'onde (dans notre étude, nous négligeons l'inductance série (ESL) et la résistance série (ESR) de la capacité de sortie).

- Si le courant de charge passe de zéro ampère à I_s , en négligeant l'ondulation du courant dans l'inductance et de la tension V_s , la chute de la tension de sortie, ΔV_{s_t} , s'exprime par :

$$\Delta V_{s_t} = \frac{\Delta Q}{C_s} = \frac{1}{2} \cdot \frac{L.I_s^2}{(V_e - V_s).C_s} \quad (1.4)$$

avec ΔV_{s_t} : variation de la tension de sortie en régime transitoire.

- Si le courant de charge passe brusquement de I_s à zéro ampère, dans ce cas le dépassement de la tension de sortie, ΔV_{s_t} , s'exprime par :

$$\Delta V_{s_t} = \frac{\Delta Q}{C_s} = \frac{1}{2} \cdot \frac{L.I_s^2}{V_s.C_s} \quad (1.5)$$

Pour des applications fort courant et basse tension, d'après les relations 1.4 et 1.5, le pire des cas correspond à la plus faible dynamique du courant de sortie et donc au

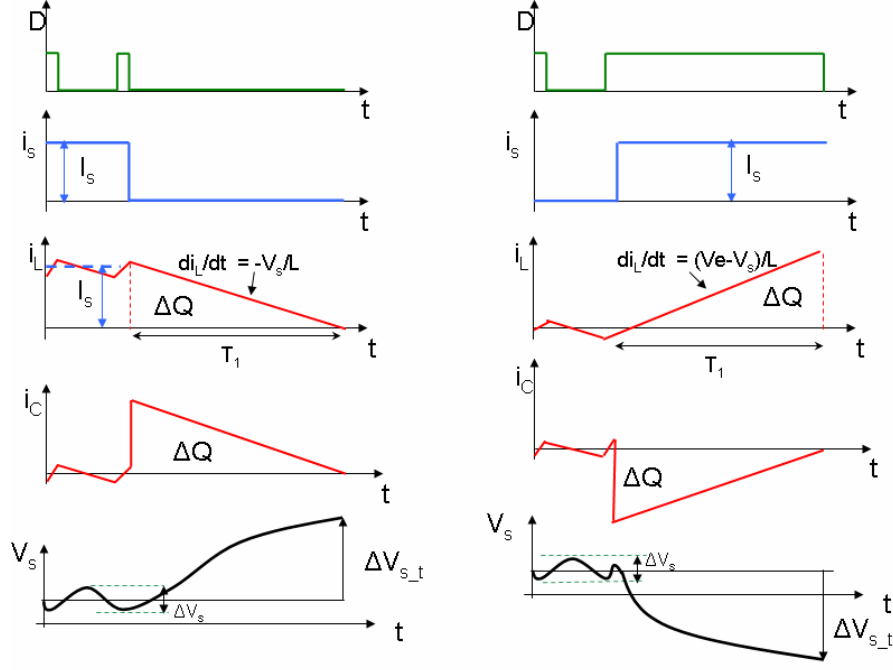


FIG. 1.3 – Impact de charge sur la tension de sortie du VRM

passage d'un régime de calcul élevé à un régime de calcul faible, voire quasi nul pour le microprocesseur [10]. Dans notre étude, nous nous intéressons seulement au pire des cas.

La valeur minimale de la capacité de sortie pour maintenir la tension de sortie V_s dans la fourchette définie par le constructeur du microprocesseur peut être calculée en se basant sur l'équation 1.5 comme suit :

$$C_s(min) = \frac{1}{2} \cdot \frac{L \cdot I_s^2}{V_s \cdot \Delta V_{s_t}} \quad (1.6)$$

Pour une valeur fixée ΔV_{s_t} , de V_s et en supprimant les constantes, on obtient la relation suivante :

$$\frac{C_s}{L} \propto \left(\frac{I_s}{V_s}\right)^2 \quad (1.7)$$

La relation 1.7 est connue dans la littérature sous le nom "Equation of pain"[11]. En effet, dans les générations futures des microprocesseurs, V_s décroît, I_s croît et donc la valeur de la capacité de sortie devient très élevée pour une valeur d'inductance donnée. De ce fait, la contrainte de dimensionnement du condensateur de sortie dans un VRM est plutôt imposée par le régime transitoire pour éviter le dépassement maximal de la tension d'alimentation du microprocesseur [12]. La figure 1.4 résume la tendance de l'alimentation des microprocesseurs ainsi que la tendance de la valeur de la capacité de sortie. On remarque que la valeur de cette dernière ne cesse d'augmenter. Ce résultat conduit à une augmentation de l'espace occupé par les condensateurs, donc le volume occupé par le convertisseur devient important d'où l'intérêt des concepteurs de réduire cette capacité encombrante pour augmenter la densité de puissance.

D'après la relation 1.6, la valeur de la capacité peut être minimisée en choisissant une inductance L , de plus faible valeur. Ceci conduit à la minimisation de l'énergie stockée dans l'inductance et offre des réponses plus rapides à des variations transitoires de courant de charge.

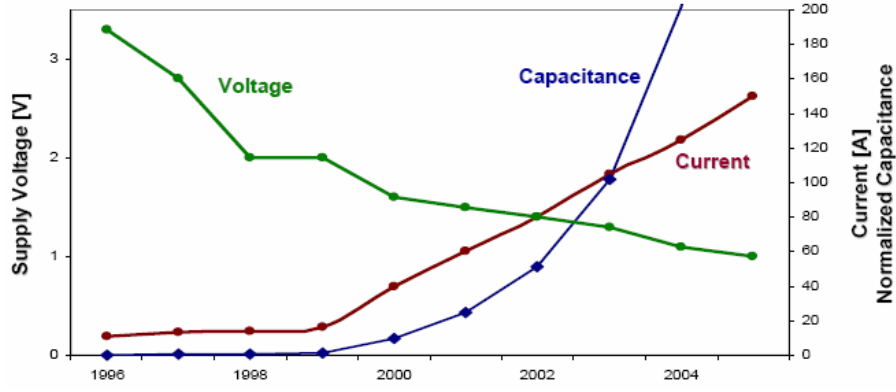


FIG. 1.4 – Influence de la tendance des alimentations des microprocesseurs sur la capacité de sortie[13]

En réunissant les exigences du régime permanent et du régime transitoire, nous nous retrouvons en face d'un compromis. En effet, en régime permanent, une grande valeur d'inductance permet de diminuer l'ondulation du courant de phase, diminuer la valeur de la capacité, réduire les pertes et augmenter le rendement. Toutefois, en régime transitoire une inductance de faible valeur permet de réduire le dépassement de la tension de sortie et réduire la valeur de la capacité et donc minimiser le volume du convertisseur. Sur la figure 1.5 sont présentées les deux contraintes sur le condensateur de sortie pour différentes valeurs de l'inductance.

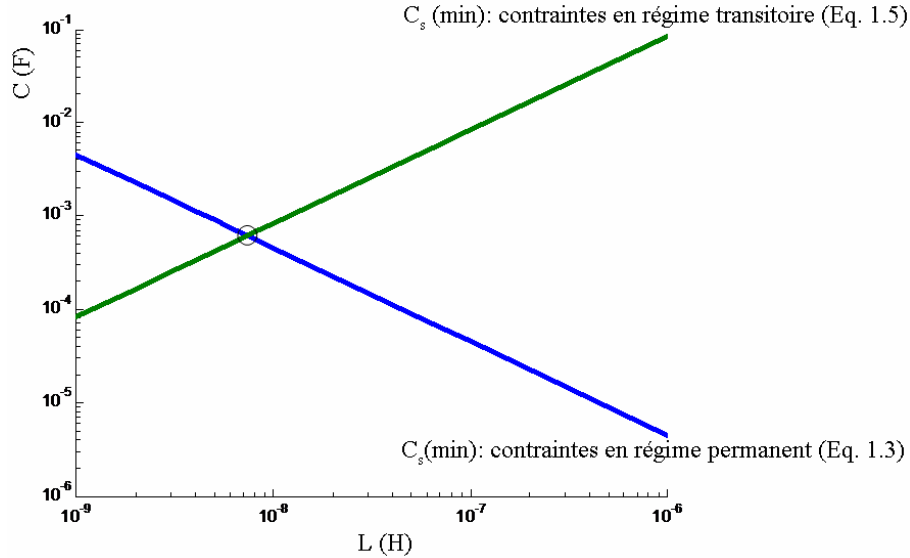


FIG. 1.5 – Compromis entre le régime permanent et le régime transitoire, $V_e = 12V$, $V_s = 1.2V$, $I_s = 100A$, $\Delta V_{s_t} = 50mV$, $\Delta V_s/V_s = 5\%$, $f_{sw} = 500kHz$

Une autre solution consiste à augmenter la fréquence de découpage permettant ainsi de réduire la valeur de l'inductance sans augmenter les ondulations du courant de phase, mais dans ce cas les pertes par commutation dans les semi-conducteurs de puissance augmentent.

Pour surmonter ces compromis, les concepteurs ont adopté la topologie de convertisseurs multicellulaires parallèles entrelacés [14, 15, 16, 17, 18].

1.3 Convertisseurs multicellulaires parallèles

La figure 1.6 résume la topologie industrielle d'un VRM pour un courant de sortie supérieur à 50A. Il s'agit de q convertisseurs DC-DC de type Buck mis en parallèle et à sortie filtrée. Les inductances de filtrage sont toutes identiques ($L_1 = L_2 = L_3 = \dots = L_q = L$) et indépendantes. Ces convertisseurs partagent les mêmes condensateurs d'entrée et de sortie. D'après la figure 1.6, chaque convertisseur DC-DC est réalisé avec une rectification synchrone. Les q phases parallèles sont parcourues par le même courant moyen I_s/q (I_s : courant de sortie). Le courant sera réparti sur les q phases, limitant ainsi les contraintes sur chaque interrupteur et augmentant la surface d'échange thermique. La mise en parallèle de plusieurs convertisseurs à commandes entrelacées est très intéressante et offre de nombreux avantages :

- L'amélioration des formes d'ondes à l'entrée et à la sortie du convertisseur,
- La possibilité d'atteindre des puissances élevées avec des composants standards de plus faible calibre et donc plus performants,
- La réduction du coût total du convertisseur, par l'utilisation de composants standards de calibre plus faible,
- La distribution de la puissance sur plusieurs phases et donc une meilleure répartition des échanges thermiques,
- La modularité du convertisseur qui, permet notamment de répondre à d'éventuelles modification du cahier de charges

Les signaux de commande ont le même rapport cyclique D et sont déphasés de $2\pi/q$ pour optimiser le spectre des courants d'entrée et de sortie [19]. Les tensions délivrées par les q cellules de commutation sont des tensions carrées de niveaux 0 et V_e et déphasées de $2\pi/q$. Les q tensions forment un système de tensions équilibrées (tensions de même fréquence fondamentale et de même contenu harmonique).

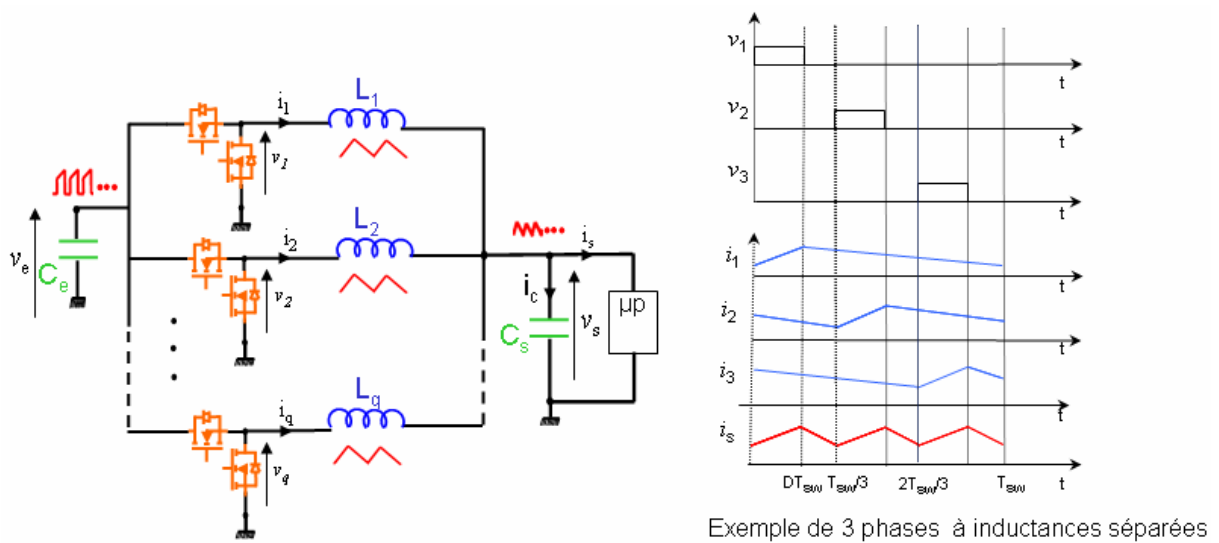


FIG. 1.6 – Convertisseurs parallèles entrelacés

Pour pouvoir comparer la structure distribuée de VRM (q convertisseurs parallèles entrelacés) avec la structure centralisée (le simple Buck), on considère, pour le même cahier

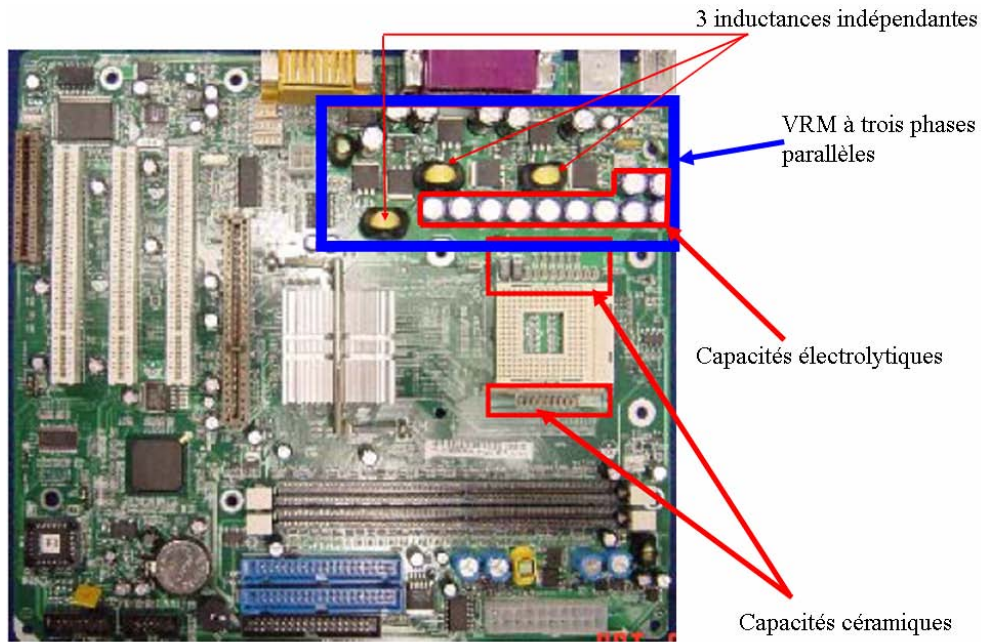


FIG. 1.7 – Carte mère d'un Pentium IV (1,3V/70A) incluant un VRM à trois phases parallèles entrelacées à inductances séparées

des charges, la même ondulation de courant de phase. De ce fait, les inductances sont choisies égales à celle d'un simple Buck ($L_1 = L_2 = L_3 = \dots = L_q = L$).

- Analyse en régime permanent :

Le courant dans chaque phase présente une ondulation triangulaire qui s'exprime par :

$$\Delta I_{ph} = \frac{V_e \cdot (1 - D) \cdot D}{L \cdot f_{sw}} \quad (1.8)$$

La figure 1.8 montre la forme d'onde du courant de sortie d'un convertisseur à q phases parallèles entrelacées : la fréquence apparente du courant est égale à q fois la fréquence de découpage. La même forme d'onde se répète tout les $(1/q) \cdot f_{sw}$ pour différents rapports cycliques (D_1, D_2, D_3, \dots). On peut remarquer que chaque rapport cyclique D peut être écrit en fonction du rapport cyclique $D_1 < 1/q$: $D = D_1 + (k - 1)/q$ avec $k \in \{1, 2, \dots, q\}$ [20].

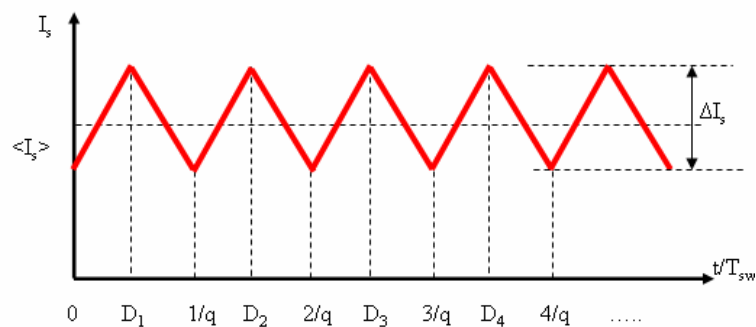


FIG. 1.8 – Ondulation du courant de sortie pour q phases parallèles

Afin de comparer les performances entre les topologies de convertisseurs parallèles entrelacés et un simple Buck, les q convertisseurs parallèles peuvent être ramenés à un seul

convertisseur équivalent avec :

- Une fréquence équivalente, $f_{sw_{eq}} = q \cdot f_{sw}$
- Un rapport cyclique équivalent, $D_{eq} = q \cdot D_1$
- Une tension d'entrée équivalente, $V_{eq} = V_e/q$
- Une inductance de filtrage équivalente, $L_{eq} = L/q$

L'ondulation du courant de sortie s'exprime alors par :

$$\Delta I_s = \frac{V_{eq} \cdot D_{eq} \cdot (1 - D_{eq})}{L_{eq} \cdot f_{sw_{eq}}} = \frac{V_e \cdot D_1 \cdot (1 - qD_1)}{L \cdot f_{sw}} \quad (1.9)$$

L'ondulation de la tension de sortie est donnée par (annexe D) :

$$\Delta V_s = \frac{1}{C_s} \cdot \frac{1}{8} \cdot \frac{1}{q f_{sw}} \cdot \Delta I_s = \frac{1}{C_s} \cdot \frac{1}{8} \cdot \frac{1}{q f_{sw}} \cdot \frac{V_{eq} \cdot D_{eq} \cdot (1 - D_{eq})}{L_{eq} \cdot f_{sw_{eq}}} = \frac{1}{q} \cdot \frac{1}{C_s} \cdot \frac{1}{8} \cdot \frac{V_e \cdot D_1 \cdot (1 - qD_1)}{L \cdot f_{sw}^2} \quad (1.10)$$

La valeur minimale de la capacité est donnée par :

$$C_s(min) = \frac{1}{q} \cdot \frac{1}{\Delta V_s} \cdot \frac{1}{8} \cdot \frac{V_e D_1 (1 - qD_1)}{L \cdot f_{sw}^2} \quad (1.11)$$

L'effet de l'entrelacement des courants de chaque phase peut être décrit par le rapport $\Delta I_s / \Delta I_{ph(max)}$ ($\Delta I_{ph(max)}$: ondulation du courant maximale pour $D = 50\%$). Le tracé de l'évolution de ce rapport en fonction de phases en parallèle et de la valeur du rapport cyclique (Fig. 1.9) permet de mettre rapidement en évidence la caractéristique suivante : l'augmentation du nombre de cellules en parallèle entraîne une réduction du rapport $\Delta I_s / \Delta I_{ph(max)}$.

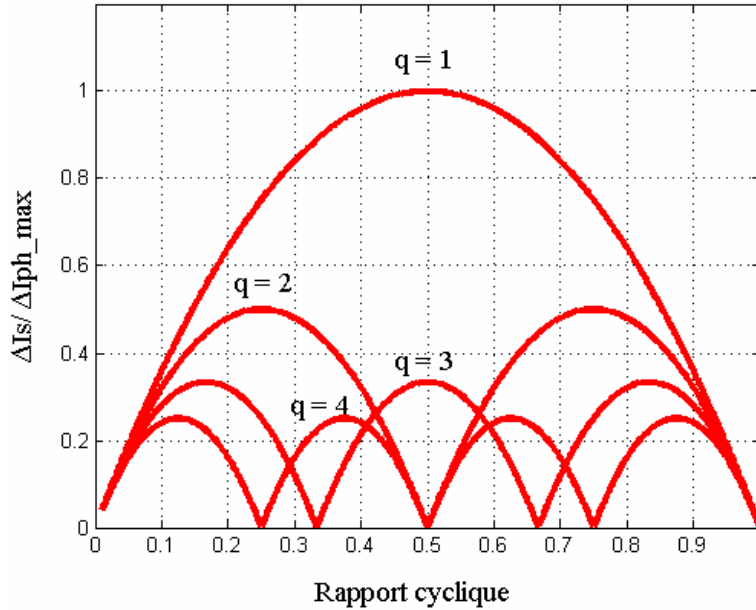


FIG. 1.9 – Ondulation réduite du courant de sortie

De même, l'ondulation du courant de sortie ΔI_s est réduite avec l'augmentation du nombre de cellules. Cette réduction de ΔI_s conduit évidemment à une réduction de la

valeur efficace du courant de sortie (I_{seff}) et une capacité de sortie (C_s) plus faible pour une ondulation de tension de sortie (ΔV_s) donnée. La réduction de I_{seff} implique en particulier une réduction des pertes dans le condensateur C_s .

Un autre effet de l'entrelacement des courants de phase est l'annulation ponctuelle de l'ondulation du courant de sortie. Les résultats de la figure 1.9 montrent qu'il existe $q-1$ valeurs du rapport cyclique pour lesquelles l'ondulation du courant de sortie s'annule. Ces valeurs dépendent du nombre de cellules entrelacées et sont égales à : k/q avec $k \in \{1, 2, \dots, q\}$.

- Analyse en régime transitoire :

Les convertisseurs multicellulaires parallèles peuvent être aussi analysés en termes de performances dynamiques. En régime transitoire et pour la même variation du courant de charge que dans le cas du simple Buck et en considérant le pire des cas, comportement à l'extinction du courant de charge, le dépassement de la tension de sortie s'exprime par :

$$\Delta V_{s_t} = \frac{1}{2} \cdot \frac{I_s^2}{V_s} \cdot \frac{L_{eq}}{C_s} = \frac{1}{2} \cdot \frac{I_s^2}{V_s} \cdot \frac{(L/q)}{C_s} = \frac{1}{q} \cdot \frac{1}{2} \cdot \frac{I_s^2}{V_s} \cdot \frac{L}{C_s} \quad (1.12)$$

Dans ce cas, la valeur minimale de la capacité est donnée par :

$$C_s(min) = \frac{1}{2} \cdot \frac{I_s^2}{V_s} \cdot \frac{L_{eq}}{\Delta V_{s_t}} = \frac{1}{2} \cdot \frac{I_s^2}{V_s} \cdot \frac{(L/q)}{\Delta V_{s_t}} = \frac{1}{q} \cdot \frac{1}{2} \cdot \frac{I_s^2}{V_s} \cdot \frac{L}{\Delta V_{s_t}} \quad (1.13)$$

En comparant les deux équations 1.6 et 1.13 et en considérant le même dépassement en régime transitoire de la tension de sortie ΔV_{s_t} et la même valeur de l'inductance L que dans le cas d'un simple Buck, on peut constater immédiatement que l'entrelacement de q cellules de commutation permet de réduire la valeur de la capacité de sortie de $(1/q)$. Sur la figure 1.10, sont présentées les deux contraintes (en régime permanent et en régime transitoire) sur la capacité de sortie pour différentes valeurs de l'inductance. Cette conséquence de la réduction des valeurs des capacités de sortie se voit sur les deux générations du VRM (Fig. 1.2 et Fig. 1.7)

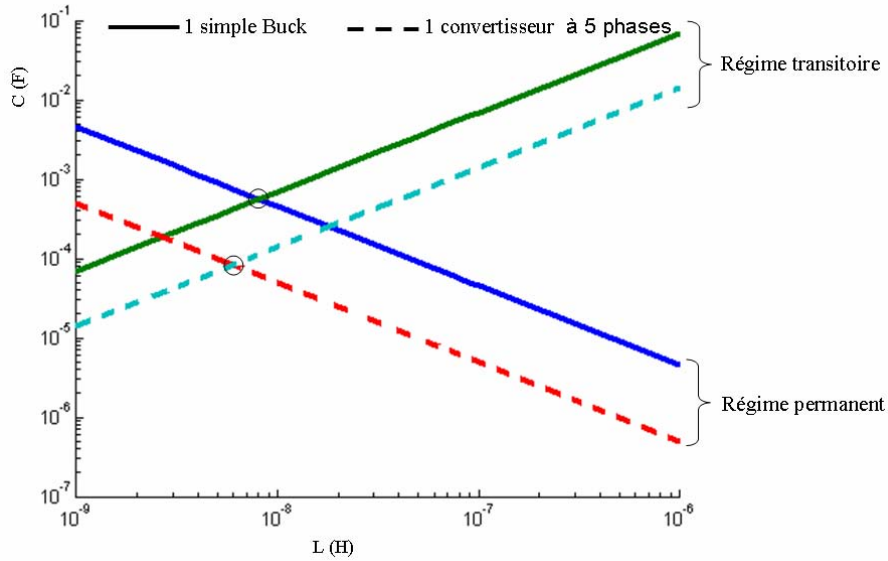


FIG. 1.10 – Intérêt de l'entrelacement pour réduire la capacité de sortie et augmenter la densité de puissance, $V_e = 12V$, $V_s = 1.2V$, $I_s = 100A$, $\Delta V_{s_t} = 50mV$, $\Delta V_s/V_s = 5\%$, $f_{sw} = 500kHz$

D'une manière générale, l'entrelacement est une solution adoptée dans les VRMs permettant de réduire l'inductance équivalente pour améliorer le temps de réponse en régime transitoire et réduire la capacité de sortie puisque la valeur de cette dernière est plutôt imposée par les contraintes en régime transitoire. La figure 1.11 illustre la réponse du convertisseur à un échelon de charge pour différents nombres de cellules. La comparaison est basée sur la même ondulation du courant de phase et le même dépassement au niveau de la tension de sortie.

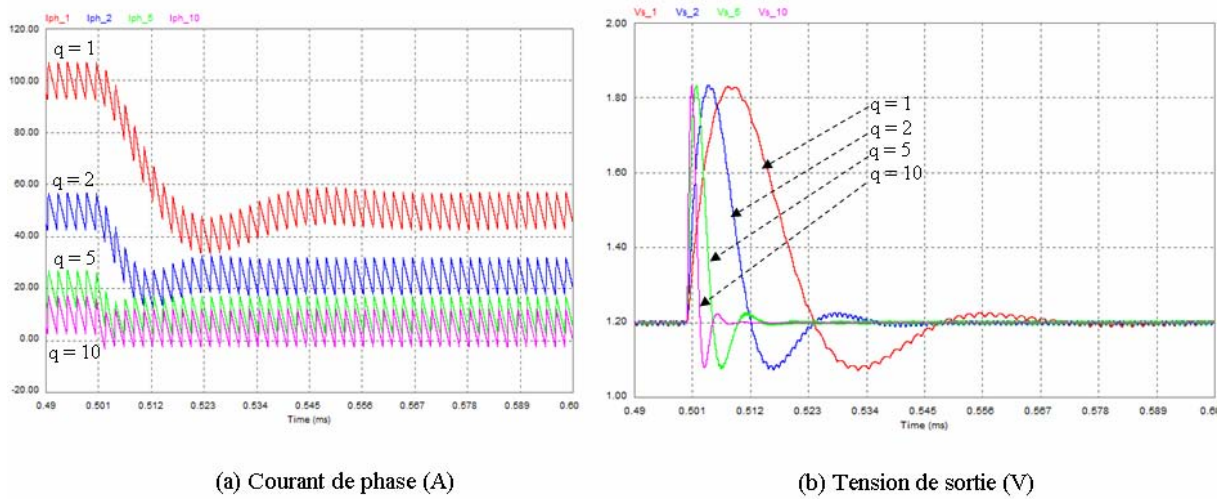


FIG. 1.11 – Réponse du système à un échelon de charge pour différents nombres de phases en parallèle

On vérifie bien qu'il y a une nette amélioration du temps de réponse global du convertisseur au fur et à mesure qu'on augmente le nombre de phases parallèles.

| Nombre de Phase | Temps de réponse (tr) |
|-----------------|-----------------------|
| q = 1 | 0.041 ms |
| q = 2 | 0.022 ms |
| q = 5 | 0.008 ms |
| q = 10 | 0.004 ms |

TAB. 1.1 – Performances dynamiques des convertisseurs parallèles entrelacés au niveau de la tension de sortie

1.3.1 Contraintes liées à un parallélisme important

Dans la section précédente les performances des convertisseurs parallèles entrelacés ont été présentées. L'entrelacement des cellules de commutation permet de réduire la capacité de sortie et donc d'augmenter la densité de puissance. De plus, il permet d'améliorer la dynamique du système, ce qui va dans le bon sens des exigences des microprocesseurs.

Toutefois, un problème inhérent de ces structures réside dans l'importance de l'ondulation du courant dans les phases. Avec l'ondulation relative du courant de phase $\Delta I_{ph}/I_{ph} = q^2(\Delta I_s/I_s)$, il est aisé de conclure qu'à taux d'ondulation donné en sortie, cette technique d'entrelacement n'est pas favorable pour un parallélisme important.

Mise en évidence du phénomène

La figure 1.12 montre les formes d'onde des courants de phase et du courant de sortie pour une variation du rapport cyclique de zéro à 100% dans un convertisseur à trois cellules déphasées de $2\pi/3$ et entrelacées par des inductances propres à chaque cellule. Ces formes d'ondes mettent en évidence que :

- L'accroissement de fréquence apparente ne concerne que l'ondulation du courant de sortie, l'ondulation des courants de phase reste à f_{sw}
- Pour une ondulation relative de 10 % sur le courant de sortie, l'ondulation relative des courants de phase est égale à 90%.

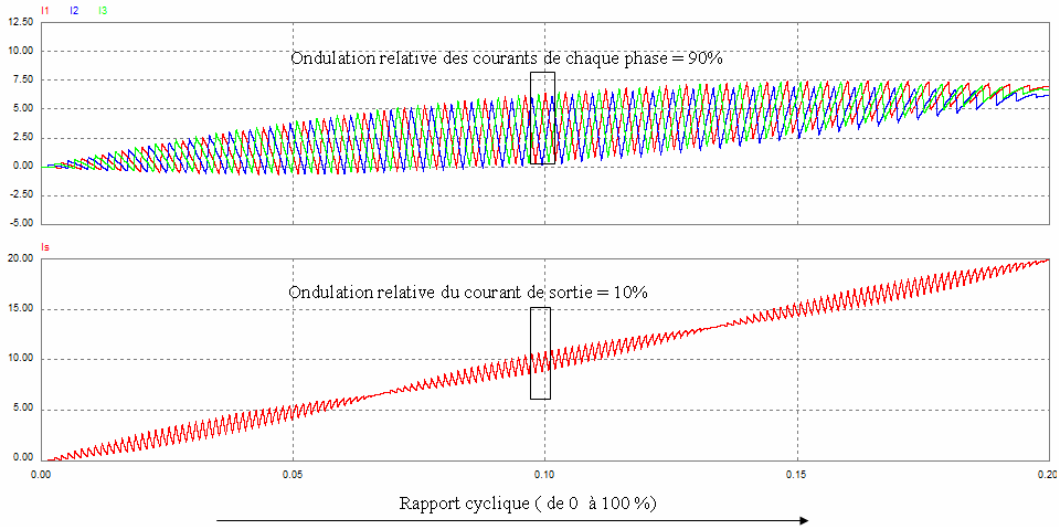


FIG. 1.12 – Formes d'ondes des courants pour $q = 3$

Les valeurs élevées des ondulations du courant de phase du convertisseur entraînent une augmentation des pertes ohmiques liées à la valeur efficace du courant :

- Une augmentation des pertes en conduction (P_{cond}) dans les semi-conducteurs de puissance :

$$P_{cond} \propto R_{DSON} \cdot \left[\left(\frac{I_s}{q} \right)^2 + \frac{\Delta I_{ph}^2}{12} \right] \propto R_{DSON} \cdot \left(\frac{I_s}{q} \right)^2 \left[1 + \left(q^2 \frac{\Delta I_s}{I_s} \right)^2 \frac{1}{12} \right]$$

avec R_{DSON} la résistance à l'état passant du composant.

- Une augmentation des pertes cuivre (P_{cu}) liées aux ondulations dans les bobinages des inductances de liaison.
- Une réduction du rendement du convertisseur.

Un autre problème dans la mise en parallèle d'un grand nombre de cellules peut être l'équilibrage des courants dans chaque phase. La moindre imperfection du convertisseur peut conduire à un déséquilibre des courants. Ces imperfections peuvent être liées aux composants actifs (résistances en conduction différentes, seuils de conduction différents), aux composants passifs (différentes résistances des bobinages des inductances) ou aux circuits de commande (les signaux n'ont pas le même rapport cyclique).

Pour notre étude, nous allons retenir comme problème, les fortes ondulations des courants de phases. Une solution à ce problème est de coupler entre elles les inductances de chaque cellule. Ce nouveau composant est appelé **coupleur magnétique**.

1.4 Convertisseurs multicellulaires parallèles à phases couplées

De nombreux travaux [21, 22, 23, 24, 25, 26, 27, 28] ont introduit l'idée de coupler entre elles les inductances de chaque cellule pour améliorer les performances des VRMs. Le couplage magnétique des phases des convertisseurs parallèles entrelacés permet en particulier d'augmenter la fréquence apparente de l'ondulation du courant de phases.

1.4.1 Présentation de la structure

La figure 1.13 présente l'architecture d'un convertisseur à q phases parallèles et couplées. Une étude assez complète est présentée dans [25] montrant le principe de fonctionnement de ces coupleurs magnétiques. En effet, avec le couplage des phases, les courants des q cellules sont tous identiques et sont une fraction q du courant de sortie. Les ondulations relatives du courant de sortie et des courants de phases sont identiques.

A titre d'illustration, sur la même figure 1.13, on montre les formes d'ondes respectivement des tensions du point milieu des trois cellules de commutation (v_1, v_2 et v_3), des courants des 3 phases (i_1, i_2 et i_3) et du courant de sortie (i_s) : les 3 courants de phases et le courant de sortie ont la même fréquence apparente, soit $3.f_{sw}$ (3 : nombre totale de phase et f_{sw} : fréquence de découpage). Comme on le verra par la suite, c'est en fait l'inductance de fuite du coupleur qui joue le rôle de l'inductance de filtrage.

La figure 1.14 montre un exemple de carte mère (Foxconn 975X7AB) qui intègre un VRM à 5 phases couplées pour alimenter les microprocesseurs "Intel Core Duo".

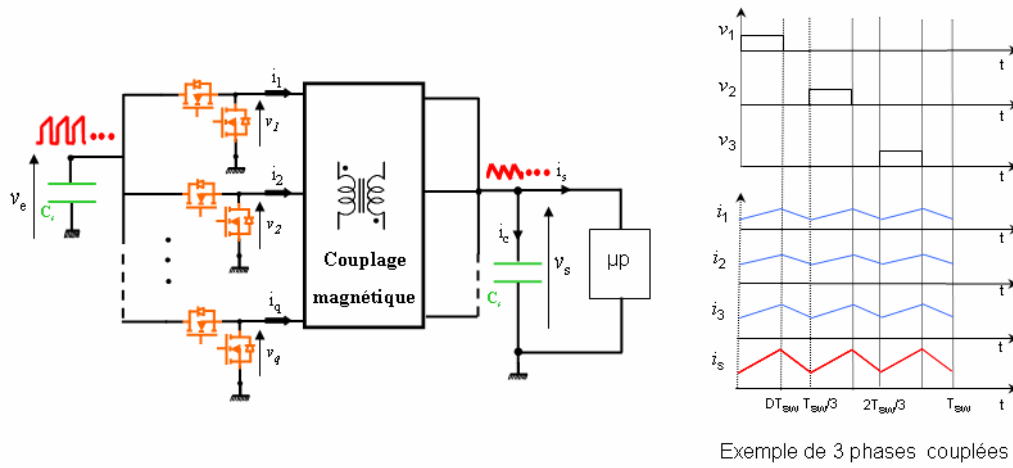


FIG. 1.13 – Convertisseurs parallèles entrelacés à phases magnétiquement couplées

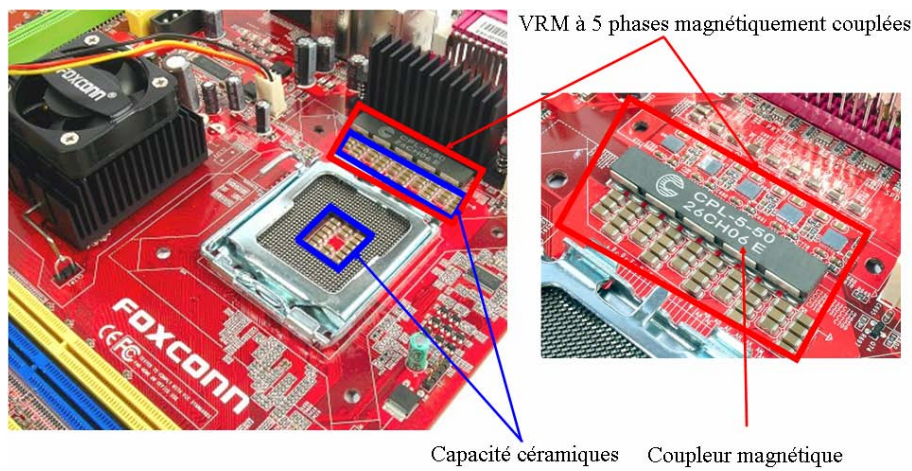


FIG. 1.14 – Carte mère incluant un VRM à cinq phases parallèles entrelacées à phases magnétiquement couplées pour alimenter le microprocesseur "Intel Core Duo" (130W)

1.4.2 Comparaison d'un convertisseur avec inductances indépendantes et un convertisseur avec coupleur magnétique

Les conditions de comparaison de ces deux structures sont décrites dans le tableau 1.2. La figure 1.15 illustre les formes d'ondes des courants de sortie et des courants de phase sur charge résistive pour les deux structures : inductances indépendantes et coupleur magnétique. Nous pouvons constater que les courants de sortie sont les mêmes pour les deux structures. Par contre, au niveau des courants de phase, ceux obtenus avec le coupleur présentent une ondulation neuf fois plus faible que ceux obtenus avec les inductances séparées. Pour le coupleur, les courants de phase sont tous identiques et sont une fraction du courant de sortie. Les courants de phase ont la même ondulation relative que le courant de sortie et l'ondulation des courants de phase a une fréquence égale à $3.f_{sw}$. L'effet de l'annulation de l'ondulation du courant de sortie pour des valeurs particulières du rapport cyclique est également transposé aux courants de phase.

| Paramètres | Inductances indépendantes | Coupleur magnétique |
|--|---------------------------|---------------------------------------|
| Tension d'entrée (V_e) | 12V | 12V |
| Courant de sortie (I_s) | 100A | 100A |
| Nombre de phases (q) | 3 | 3 |
| Rapport cyclique (D) | 0 à 100% | 0 à 100% |
| Fréquence de découpage (f_{sw}) | 500kHz | 500kHz |
| Ondulation du courant de sortie maximale | 20A @ 1500kHz | 20A @ 1500kHz |
| Inductance | Inductance propre = 100nH | Inductance de fuite par phase = 100nH |

TAB. 1.2 – Conditions de comparaison entre des inductances indépendantes et coupleur magnétique

On remarque que dans les deux cas, les pertes cuivre dues à la composante continue du courant sont les mêmes. Par contre, les pertes cuivre dues à la composante alternative du courant sont réduites avec le couplage magnétique des phases. On peut noter aussi la réduction des pertes en conduction (P_{cond}) dans les composants semi-conducteurs avec la nouvelle structure d'entrelacement puisque dans ce cas l'ondulation relative du courant de phases est égale à l'ondulation relative du courant de sortie, $\Delta I_{ph}/I_{ph} = (\Delta I_s/I_s)$:

$$P_{cond} \propto R_{DS(on)} \cdot \left(\frac{I_s}{q}\right)^2 \cdot \left[1 + \left(\frac{\Delta I_s}{I_s}\right)^2 \cdot \frac{1}{12}\right]$$

avec $R_{DS(on)}$: résistance à l'état passant du composant

En complément d'une réduction de la valeur efficace des courants de phases et donc une réduction des pertes ohmiques, d'autres travaux [29] ont montré l'intérêt du couplage magnétique de phases pour réduire les pertes fer en comparaison avec la solution à inductances indépendantes ce que nous montrons dans le chapitre 3.

De même que dans le cas de phases séparées, on détermine la capacité de sortie dans le cas de phases couplées. Dans ce cas, la valeur minimale de la capacité en régime permanent est égale à :

$$C_s(min) = \frac{1}{q} \cdot \frac{1}{8} \cdot \frac{1}{\Delta V_s} \cdot \frac{V_e \cdot D_1 \cdot (1 - qD_1)}{L_{f_{tot}} \cdot f_{sw}^2} \quad (1.14)$$

avec $L_{f_{tot}}$: inductance de fuite totale par phase

La valeur minimale de la capacité en régime transitoire en considérant le pire des cas est égale à :

$$C_s(min) = \frac{1}{q} \cdot \frac{1}{2} \cdot \frac{I_s^2}{V_s} \cdot \frac{L_{f_{tot}}}{\Delta V_{s_t}} \quad (1.15)$$

A noter enfin que pour les mêmes contraintes au niveau de la sortie dans les deux cas d'entrelacement, on obtient la même valeur de la capacité de sortie C_s que ce soit en régime permanent ou en régime transitoire sachant qu'il faut juste remplacer l'inductance propre équivalente par l'inductance de fuite équivalente dans l'expression de la capacité de sortie dans le cas du coupleur magnétique. Dans ces conditions, les réponses dynamiques sont identiques dans les deux topologies. Les résultats obtenus montrent que la solution d'entrelacement avec couplage de phase permet de réduire les ondulations des courants

de phase dans un rapport égal à q^2 ce qui mène à une réduction des pertes ohmiques dans le convertisseur.

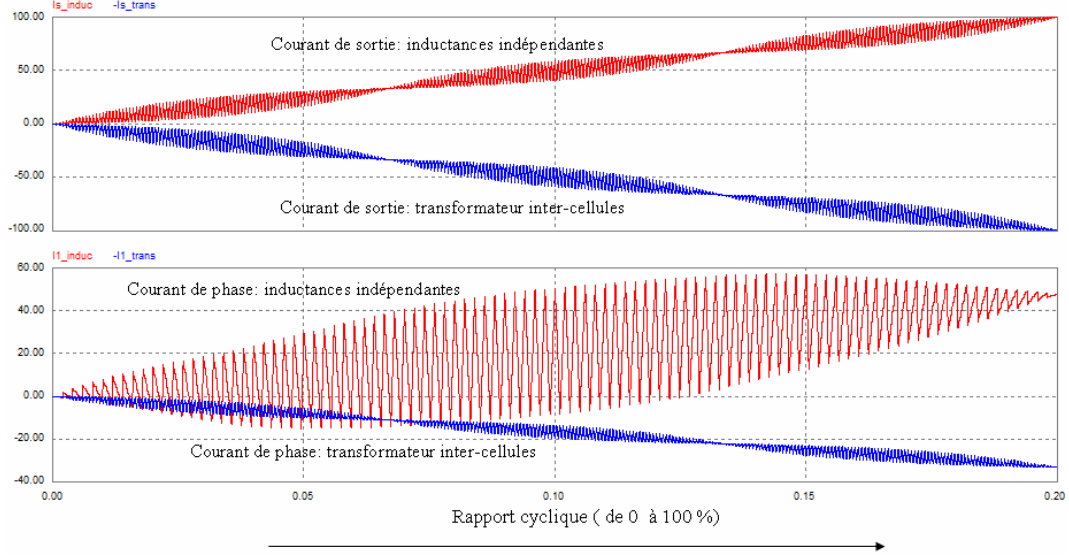


FIG. 1.15 – Formes d’ondes des courants pour les deux structures : inductances indépendantes et transformateur inter-cellules

Enfin, un autre avantage de la solution d’entrelacement à coupleur est liée au comportement de type transformateur et à la compensation des ampères-tours qui conduit à une réduction de volume du composant dans de nombreux contextes. Nous abordons ce dernier aspect dans le chapitre 3.

1.5 Conclusion

Nous avons vu dans ce chapitre que le choix de la topologie du convertisseur a des conséquences significatives sur les performances. En effet, pour une application VRM, les convertisseurs parallèles entrelacés à inductances indépendantes permettent de diminuer la valeur de la capacité de sortie (ce qui va dans le sens de l’intégration de puissance) et d’augmenter les performances dynamiques du système par rapport à la solution classique. L’inconvénient majeur de cette méthode est l’existence de très fortes ondulations du courant dans chaque cellule. Il est possible de réduire ces ondulations et d’améliorer les performances des VRMs grâce à l’utilisation d’un coupleur magnétique. Le couplage magnétique des phases en parallèle permet de réduire les ondulations du courant de phases dans un rapport égal q^2 (q : nombre de phases en parallèle). De plus, l’utilisation d’un coupleur magnétique mène à une réduction des pertes en conduction dans les semi-conducteurs de puissance et des pertes cuivre et donc à une amélioration du rendement du convertisseur tout en assurant de bonnes performances dynamiques.

Chapitre 2

Analyse théorique de quelques structures de convertisseurs multicellulaires parallèles à phases couplées - Influence du nombre de phases

Sommaire

| | | |
|------------|--|-----------|
| 2.1 | Introduction | 19 |
| 2.2 | Modèle harmonique | 20 |
| 2.2.1 | Structure triphasée à coupleur monolithique | 20 |
| 2.2.2 | Structure triphasée à Transformateur Inter-phases | 24 |
| 2.3 | Critères de comparaison de structures multiphasées à Trans- formateurs Inter-phases | 26 |
| 2.3.1 | Structures multiphasées à Transformateurs Inter-phases | 26 |
| 2.3.2 | Association cascade symétrique | 26 |
| 2.3.3 | Association parallèle symétrique | 27 |
| 2.3.4 | Association cascade cyclique | 29 |
| 2.3.5 | Association parallèle cyclique | 30 |
| 2.3.6 | Critères de comparaison | 31 |
| 2.4 | Etude comparative de différentes configurations de couplage | 31 |
| 2.5 | Influence de l'ordre de succession des phases | 34 |
| 2.5.1 | Exemple d'une structure pentaphasé | 34 |
| 2.5.2 | Alimentation permutée - règles générales | 36 |
| 2.6 | Comparaison des montages dans le cas de l'alimentation per- mutée | 36 |
| 2.6.1 | Validation expérimentale de l'alimentation permutée | 38 |
| 2.7 | Conclusion | 41 |

2.1 Introduction

Nous avons vu dans le chapitre précédent que l'utilisation des coupleurs magnétiques permet d'améliorer les performances des convertisseurs multicellulaires parallèles. Une particularité de ces coupleurs réside dans le fait qu'ils ne laissent passer que les courants

harmoniques dont la fréquence apparente est multiple de $q.f_{sw}$ (q : nombre de phases parallèles, f_{sw} : fréquence du découpage) et filtrent les autres composantes. Devant cet état de fait, il semble donc intéressant, voire indispensable, de passer par une étape de modélisation afin de mieux appréhender et analyser le comportement harmonique de ces composants magnétiques pour différentes topologies et en fonction du nombre de phases en parallèle.

Dans la première partie de ce chapitre, nous proposons un modèle adapté à notre étude. Une deuxième partie, concernera l'exploitation de ce modèle pour définir des paramètres permettant d'analyser et de comparer différentes structures de couplage en utilisant une routine Matlab que nous avons développée.

2.2 Modèle harmonique

Plusieurs études théoriques ont été menées pour proposer des outils permettant l'analyse électrique et magnétique du fonctionnement des coupleurs magnétiques [30, 31]. En complément des résultats présentés par Guy Park et al. [30] mais dans le cas plus réaliste où les coupleurs magnétiques n'ont pas un coefficient de couplage unitaire, nous proposons un modèle adapté à notre étude pour différentes structures de couplage. Pour simplifier la procédure, nous commençons par $q = 3$ et ensuite l'étude sera généralisée pour q quelconque.

2.2.1 Structure triphasée à coupleur monolithique

Une première façon de réaliser le couplage des convertisseurs multicellulaires parallèles consiste à utiliser un coupleur magnétique de type monolithique c'est à dire où toutes les cellules parallèles partagent un seul noyau magnétique. Afin de simplifier la présentation, nous allons raisonner sur la structure de la figure 2.1. Il s'agit d'une alimentation de type Buck entrelacé à 3 cellules fonctionnant à une fréquence de découpage notée f_{sw} . Chaque bras de hacheur est vu côté charge comme une source de tension en forme de créneaux de tension. Ces sources de tension sont notées v_1 , v_2 et v_3 . Les trois tensions délivrées par les trois cellules de commutation sont des tensions carrées déphasées régulièrement d'un angle de $2\pi/3$. Les trois cellules sont couplées via un coupleur triphasé monolithique composé d'un seul composant magnétique à trois colonnes verticales sur les quelles sont placées les trois bobinages. Chaque bobinage a l'une de ses bornes raccordée à la sortie de la cellule de commutation. L'autre borne est raccordée au point commun S de sortie. Ce raccordement est fait de telle sorte que tous les bobinages génèrent des flux dans le même sens.

En supposant la structure magnétique symétrique, la matrice inductance de ce coupleur à 3 colonnes a la forme suivante :

$$\mathbf{L} = \begin{pmatrix} L & -M & -M \\ -M & L & -M \\ -M & -M & L \end{pmatrix} \quad (2.1)$$

avec L : inductance propre et M : inductance mutuelle avec $M > 0$.

La symétrie de la structure est à l'origine de la symétrie de la matrice inductance \mathbf{L} par rapport à la diagonale.

Les trois tensions v_1 , v_2 et v_3 ainsi que les trois courants de phases i_1 , i_2 et i_3 sont

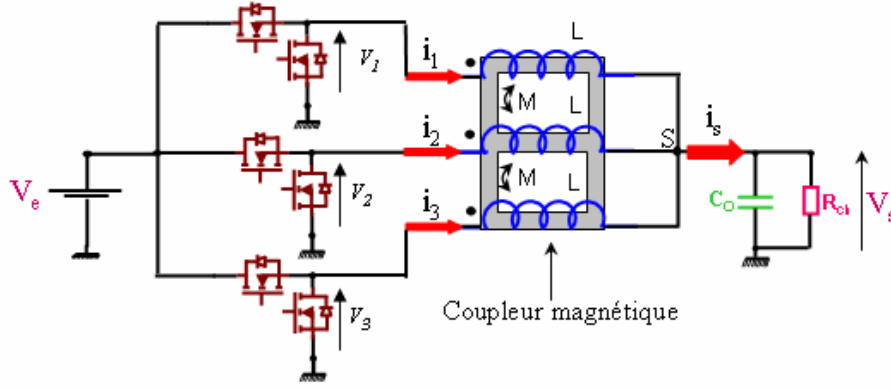


FIG. 2.1 – Coupleur monolithique triphasé

rassemblées respectivement dans un même vecteur V et I :

$$\mathbf{V} = \begin{pmatrix} v_1 \\ v_2 \\ v_3 \end{pmatrix} \quad \text{et} \quad \mathbf{I} = \begin{pmatrix} i_1 \\ i_2 \\ i_3 \end{pmatrix} \quad (2.2)$$

Les tensions aux bornes de chaque bobinage (entre les trois cellules de commutation et le point commun S) sont regroupées dans le vecteur 2.3.

$$\mathbf{V}_{cs} = \begin{pmatrix} v_{1s} \\ v_{2s} \\ v_{3s} \end{pmatrix} = \begin{pmatrix} v_1 - v_s \\ v_2 - v_s \\ v_3 - v_s \end{pmatrix} \quad (2.3)$$

D'après la loi d'Ohm généralisée, le vecteur \mathbf{V}_{cs} s'exprime en fonction de la matrice inductance \mathbf{L} et le vecteur des courant \mathbf{I} comme suit :

$$\mathbf{V}_{cs} = \mathbf{L} \frac{d\mathbf{I}}{dt} + R_L \mathbf{I} \quad (2.4)$$

R_L : résistance des enroulements.

En remplaçant \mathbf{L} et \mathbf{I} par leurs valeurs, la relation 2.4 peut s'écrire de la façon suivante :

$$\mathbf{V}_{cs} = \begin{pmatrix} L & -M & -M \\ -M & L & -M \\ -M & -M & L \end{pmatrix} \cdot \frac{d}{dt} \begin{pmatrix} i_1 \\ i_2 \\ i_3 \end{pmatrix} + R_L \begin{pmatrix} i_1 \\ i_2 \\ i_3 \end{pmatrix} \quad (2.5)$$

Les tensions du vecteur \mathbf{V}_{cs} constituent un système de tensions périodiques. En régime permanent, ces tensions peuvent être décomposées en une somme d'harmonique [32]. Par exemple, pour chaque rang harmonique h et en tenant compte du déphasage, les tensions harmoniques \underline{V}_h d'ordre h correspondantes peuvent être présentées sous la forme complexe suivante :

$$\underline{\mathbf{V}}_h = \underline{V}_{h_h} \begin{pmatrix} 1 \\ a^{-h} \\ a^{-2h} \end{pmatrix} \quad \text{avec} \quad a = e^{j\frac{2\pi}{3}}, \underline{V}_{h_h} = \underline{V}_{max} e^{jhwt} \quad (2.6)$$

Le système de tension du vecteur 2.3 s'écrit alors comme suit :

$$\underline{\mathbf{V}}_{cs_h} = \underline{V}_{h_1} \begin{pmatrix} 1 \\ a^{-1} \\ a^{-2} \end{pmatrix} + \underline{V}_{h_2} \begin{pmatrix} 1 \\ a^{-2} \\ a^{-4} \end{pmatrix} + \underline{V}_{h_3} \begin{pmatrix} 1 \\ a^{-3} \\ a^{-6} \end{pmatrix} + \dots + \quad (2.7)$$

Les relations entre les composantes harmoniques de rang h des courants et des tensions sont régies par l'équation :

$$\underline{\mathbf{V}}_{\text{cs}_h} = \mathbf{L} \frac{d\underline{\mathbf{I}}_h}{dt} + R_L \underline{\mathbf{I}}_h \quad (2.8)$$

La relation 2.8 peut être réécrite pour chaque rang harmonique h . En raisonnant pour une seule phase, nous obtenons les relations suivantes :

Pour $h = 1$:

Pour $h = 1$, les tensions qui composent le vecteur \mathbf{V}_{cs} forment un système triphasé direct d'ordre 1 (le déphasage entre deux tensions successives est égal à $2\pi/3$) tel que :

$$\underline{V}_1 = R_L \underline{I}_1 + jLw\underline{I}_1 - jMwa^{-1}\underline{I}_1 - jMwa^{-2}\underline{I}_1$$

$$\underline{V}_1 = R_L \underline{I}_1 + jw(L - M(a^{-1} + a^{-2}))\underline{I}_1 = R_L \underline{I}_1 + jwL_1 \underline{I}_1$$

soit $L_1 = L - M(a^{-1} + a^{-2}) = L + M$: inductance symétrique d'ordre 1.

Pour $h = 2$:

Pour $h = 2$, les tensions qui composent le vecteur \mathbf{V}_{cs} forment un système triphasé direct d'ordre 2 (qui peut s'identifier à un système inverse : déphasage entre deux tensions successives est égal à $2.2\pi/3$) tel que :

$$\underline{V}_2 = R_L \underline{I}_2 + jL2w\underline{I}_2 - jM2wa^{-2}\underline{I}_2 - jM2wa^{-4}\underline{I}_2$$

$$\underline{V}_2 = R_L \underline{I}_2 + j2w(L - M(a^{-2} + a^{-4}))\underline{I}_2 = R_L \underline{I}_2 + j2wL_2 \underline{I}_2$$

soit $L_2 = L - M(a^{-2} + a^{-4}) = L + M$: inductance symétrique d'ordre 2.

Pour $h = 3$:

Pour $h = 3$, les tensions qui composent le vecteur \mathbf{V}_{cs} forment un système triphasé direct d'ordre 3 (correspondant à un système triphasé homopolaire) tel que :

$$\underline{V}_3 = R_L \underline{I}_3 + jL3w\underline{I}_3 - jM3wa^{-3}\underline{I}_3 - jM3wa^{-6}\underline{I}_3$$

$$\underline{V}_3 = R_L \underline{I}_3 + j3w(L - M(a^{-3} + a^{-6}))\underline{I}_3 = R_L \underline{I}_3 + j3wL_3 \underline{I}_3$$

soit $L_3 = L - M(a^{-3} + a^{-6}) = L - 2M$: inductance symétrique d'ordre 3.

Dans la décomposition en série de Fourier, on s'est limité à l'harmonique $h = 3$. Par symétrie par rapport aux harmoniques multiples de 3, les autres composantes peuvent être déduites. Dans le tableau 2.1 on résume pour chaque rang harmonique h la séquence correspondante ainsi que les inductances symétriques.

La figure 2.2 montre un exemple d'évolution en fonction du rang harmonique h de l'inductance relative L_h/L_1 : les inductances symétriques L_1, L_2, L_4, L_5, L_7 et L_8 sont supérieures aux inductances L_3, L_6 et L_9 . En effet, les inductances L_h d'ordre harmonique h multiple de 3 ($h = 3, 6, 9, \dots$) sont les inductances homopolaires qui correspondent aux fuites magnétiques dans l'air du coupleur.

| | | | | | | | | | | |
|-----------|-----|-----|------|-----|-----|------|-----|-----|------|-----|
| h | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | ... |
| Séquences | d | i | ho | d | i | ho | d | i | ho | ... |
| L_h | L+M | L+M | L-2M | L+M | L+M | L-2M | L+M | L+M | L-2M | ... |

TAB. 2.1 – Caractéristiques harmoniques du coupleur monolithique triphasé

Avec d : système directe, i : système inverse, ho : système homopolaire et L_h : inductance symétrique du rang h

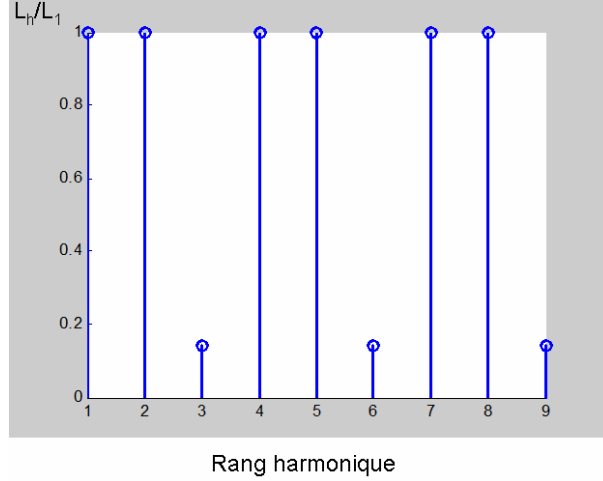


FIG. 2.2 – Exemple d'inductances symétriques relatives dans le coupleur monolithique triphasé

Cette décomposition harmonique permet de comprendre le fonctionnement du coupleur magnétique. En effet, d'après ces résultats et selon l'ordre harmonique, le coupleur offre deux chemins différents pour les courants harmoniques correspondants :

- Les courants de phases d'ordre harmonique multiple de 3, $h = 3.\alpha$ ($\alpha = 1, 2, 3, \dots$) voient la même inductance symétrique $L_h = L - 2M$ de faible valeur correspondant aux fuites magnétiques totales par phase. Ces composantes de courants sont conditionnées par les fuites magnétiques [23, 24, 25, 31, 33].
- Les courants de phases d'ordre harmonique non multiple de 3, $h \neq 3.\alpha$ voient la même inductance symétrique $L_h = L + M$ de forte valeur. Ces courants sont atténués.

Le contenu harmonique du courant traversant les bobines sera donc constitué majoritairement par les composantes multiple de $3.f_{sw}$.

A partir de ces résultats, le coupleur monolithique triphasé (Fig. 2.1) peut être modélisé tout simplement par la somme des inductances symétriques pour chaque rang harmonique. La figure 2.3 résume ce modèle harmonique.

- Tous les courants d'ordre harmoniques $h = 3.\alpha$ ($\alpha = 1, 2, 3, \dots$) sont en phase et dans un système sans dissymétrie, ces courants sont égaux : il s'agit du courant de mode commun du coupleur triphasé qu'on note $'i'_3$ et les inductances symétriques d'ordre $3.\alpha$ correspondent aux inductances de mode commun qu'on note $'L'_3$.
- Pour $h = n$ avec $n \neq 3.\alpha$, les composantes harmoniques correspondantes du courant constituent un système équilibré et dont la somme est nulle : il s'agit du courant de mode différentiel $'i'_n$ et le courant de sortie correspondant s'annule naturellement. Les inductances symétriques correspondantes sont les inductances de mode différentiel qu'on note $'L'_n$.

Cette analyse du courant de mode commun et de mode différentiel montre que le coupleur magnétique agit comme un filtre qui ne laisse passer que le courant de mode commun dont la fréquence apparente est égale à la fréquence de découpage multipliée par le nombre de phases.

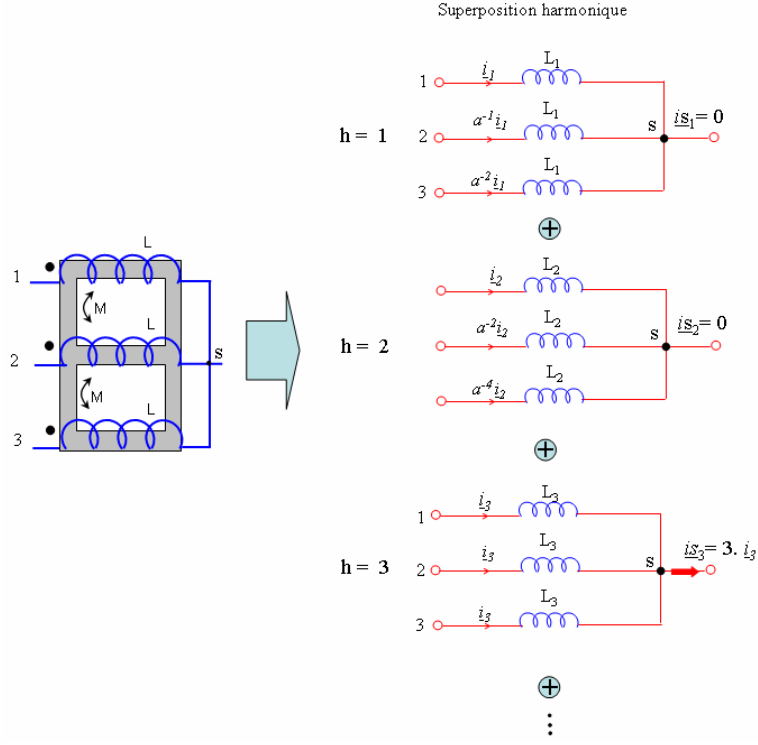


FIG. 2.3 – Modélisation du coupleur monolithique triphasé

Pour que le coupleur joue son rôle correctement, il faut que les inductances de mode différentiel soient grandes pour filtrer le courant indésirable et que les inductances de mode commun soient faibles pour laisser passer le courant de mode commun [24, 34] tout en assurant une ondulation acceptable du courant.

2.2.2 Structure triphasée à Transformateur Inter-phases

Une autre façon de réaliser le couplage magnétique consiste à coupler indépendamment les phases deux à deux à l'aide de Transformateurs Inter-phases (TIs). La figure 2.4 montre l'exemple de trois cellules parallèles entrelacées couplées deux à deux via un Transformateur Inter-phases.

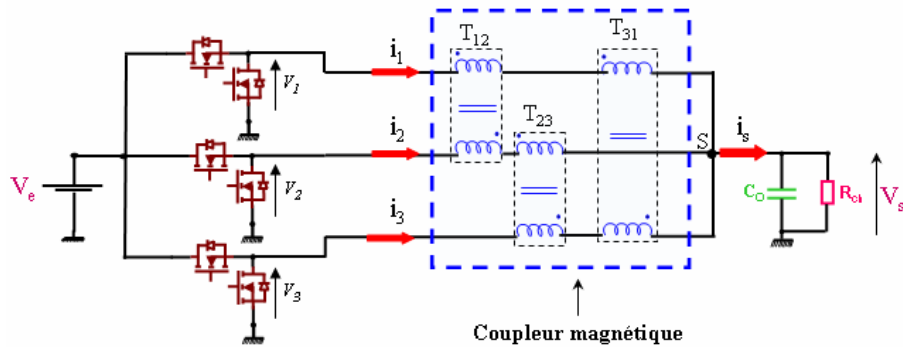


FIG. 2.4 – Coupleur triphasé à Transformateur Inter-phases

La matrice inductance L obtenue avec ce nouveau mode de couplage s'écrit de la façon suivante :

$$\mathbf{L} = \begin{pmatrix} 2L & -M & -M \\ -M & 2L & -M \\ -M & -M & 2L \end{pmatrix} \quad (2.9)$$

avec L : inductance propre et M : inductance mutuelle avec $M > 0$.

Remarque : pour garder les mêmes propriétés que dans le cas précédent, il est impératif de réaliser un couplage négatif (compensation des ampères-tours) des enroulements pour chacun des TIs.

De la même façon que dans le cas du coupleur monolithique triphasé, la décomposition en série du Fourier de la tension appliquée aux bobinages, permet de définir pour chaque rang harmonique des inductances symétriques comme suit :

Pour $h = 1$:

$$L_1 = 2L - M(a^{-1} + a^{-2}) = 2L + M : \text{inductance symétrique du rang 1.}$$

Pour $h = 2$:

$$L_2 = 2L - M(a^{-2} + a^{-4}) = 2L + M : \text{inductance symétrique du rang 2.}$$

Pour $h = 3$:

$$L_3 = 2L - M(a^{-3} + a^{-6}) = 2(L - M) : \text{inductance symétrique du rang 3.}$$

Dans la décomposition en série de Fourier, on s'est limité à l'harmonique $h = 3$. Par symétrie par rapport aux harmoniques multiples de 3, les autres composantes peuvent être déduites. Dans le tableau 2.2 on résume pour chaque rang harmonique h la séquence correspondante ainsi que les inductances symétriques.

| h | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | ... |
|-----------|--------|--------|----------|--------|--------|----------|--------|--------|----------|-----|
| Séquences | d | i | ho | d | i | ho | d | i | ho | ... |
| L_h | $2L+M$ | $2L+M$ | $2(L-M)$ | $2L+M$ | $2L+M$ | $2(L-M)$ | $2L+M$ | $2L+M$ | $2(L-M)$ | ... |

TAB. 2.2 – Caractéristiques harmoniques du coupleur triphasé à Transformateurs Inter-phases

d : système directe, i : système inverse, ho : système homopolaire et L_h : inductance symétrique d'ordre h .

Avec ce deuxième mode de couplage :

- Les courants de phases d'ordre harmonique $h = 1, 2, 4, 5, 7, 8, \dots$ voient la même inductance symétrique $L_h = 2L+M$ de forte valeur, ces courants sont alors atténués.
- Les courants de phases d'ordre harmonique $h = 3, 6, 9, \dots$ voient la même inductance symétrique $L_h = 2(L - M)$ de faible valeur correspondants aux fuites magnétiques totales par phase.

Le contenu harmonique du courant traversant les bobines sera donc constitué majoritairement par les composantes multiples de 3. f_{sw} et on obtient le même modèle harmonique illustré par la figure 2.3

D'un point de vue électrique, nous ne remarquons aucune différence entre le coupleur triphasé monolithique et le coupleur à Transformateur Inter-phases. Dans les deux cas de couplage, le coupleur magnétique joue son rôle, c'est à dire qu'il filtre les courants de mode différentiel et ne laisse passer que le courant de mode commun dont la fréquence apparente est proportionnelle aux nombre de phases multiplié par la fréquence de découpage.

Par contre l'obstacle de la mise en pratique des structures de couplage monolithique vient de la géométrie des noyaux magnétiques, car ils ne sont pas basés sur des noyaux standards, de plus, ce n'est pas pratique de réaliser des structures modulaires avec les

coupleurs monolithiques. De ce point de vue les coupleurs magnétiques à Transformateurs Inter-phases sont avantageux ce qui permet un gain important en temps de réalisation et donc réduction du coût. Dans le cadre de cette thèse, nous nous intéressons aux structures de couplage à Transformateurs Inter-phases.

2.3 Critères de comparaison de structures multiphasées à Transformateurs Inter-phases

2.3.1 Structures multiphasées à Transformateurs Inter-phases

Il existe plusieurs combinaisons de Transformateurs Inter-phases pour coupler les phases d'un convertisseurs multicellulaires parallèles [30, 34]. Dans le cadre de cette thèse, on retient quatre structures de couplage qui nous paraissent les plus intéressantes :

- Association cascade symétrique
- Association parallèle symétrique
- Association cascade cyclique
- Association parallèle cyclique

Afin d'analyser le fonctionnement de ces structures, de la même manière que le coupleur triphasé, nous allons définir pour ces quatre montages les inductances symétriques correspondantes. Pour des raisons de présentation, nous considérons un convertisseur multicellulaire avec un nombre de phases égal à 5 ensuite nous généralisons notre étude pour un nombre de phases 'q' quelconque.

Pour toutes ces structures de couplage nous considérons un système régulier d'alimentation : le déphasage entre deux tensions successive est régulier et égal à $2\pi/5$. La figure 2.5 montre ce système d'alimentation pour 5 phases entrelacées.

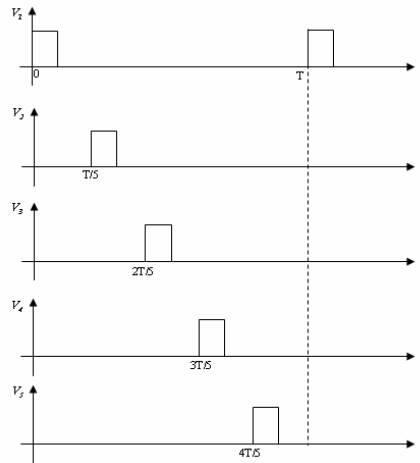


FIG. 2.5 – Système de tension d'alimentation d'un Buck à 5 cellules parallèles

2.3.2 Association cascade symétrique

La figure 2.6 illustre le montage cascade symétrique pour 5 phases. Sur cette dernière figure, un graphe de lien indique les couplages entre les phases. Le montage est dit symétrique car toutes les combinaisons sont exploitées. Dans l'annexe A nous avons déterminé les inductances symétriques qu'on résume dans le tableau 2.3.

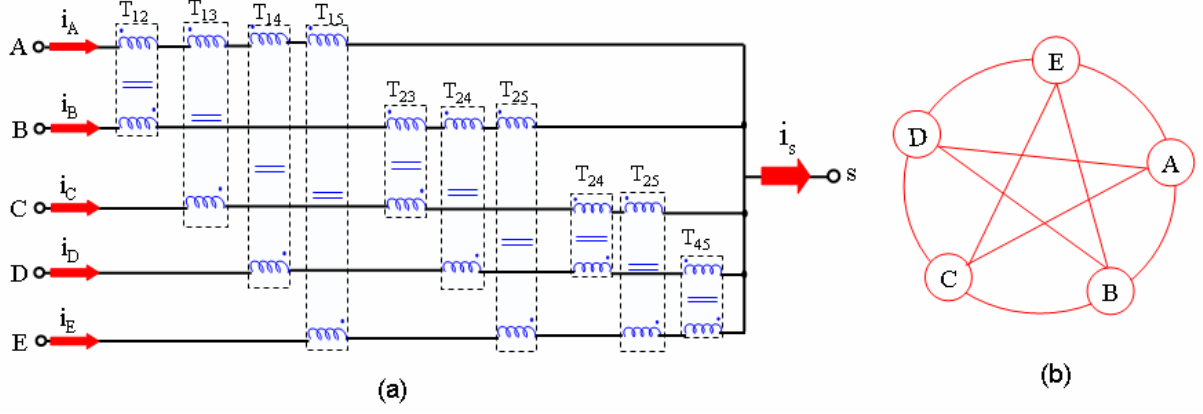


FIG. 2.6 – Association cascade symétrique des Transformateurs Inter-phases pour un convertisseur à 5 cellules (a) et le schéma simplifié du couplage des phases (b)

Dans le tableau 2.3, nous présentons les inductances symétriques pour $h = 1$ à 5. Les autres inductances symétriques se déduisent par symétrie par rapport à L_5 .

| h | 1 | 2 | 3 | 4 | 5 |
|-------|--------|--------|--------|--------|----------|
| L_h | $4L+M$ | $4L+M$ | $4L+M$ | $4L+M$ | $4(L-M)$ |

TAB. 2.3 – Inductances symétriques du montage cascade symétrique pour un nombre de phase $q = 5$

Pour un nombre quelconque 'q' de phases, on obtient les inductances symétriques suivantes :

Pour $h = n \neq \alpha.q$

$$L_n = (q - 1).L + M \quad (2.10)$$

Pour $h = \alpha.q$

$$L_q = (q - 1).(L - M) \quad (2.11)$$

Nous remarquons un inconvénient lié à ce montage qui nécessite un nombre p de TIs qui peut devenir très important avec le nombre de phases : $p = q.(q - 1)/2$.

2.3.3 Association parallèle symétrique

La figure 2.7 illustre l'association parallèle symétrique pour 5 phases. Dans cette configuration, le courant de chaque phase est partagé avec les autres. Ce montage est symétrique.

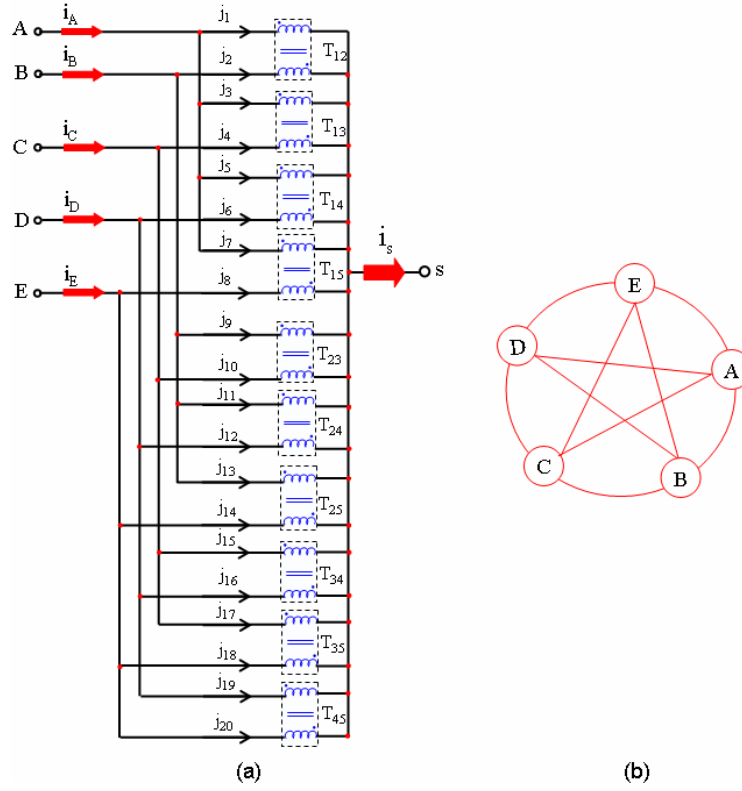


FIG. 2.7 – Association parallèle symétrique des Transformateurs Inter-phases pour un convertisseur à 5 cellules (a) et le schéma simplifié du couplage des phases (b)

Le tableau 2.4 résume les inductances symétriques pour $h = 1$ à 5. Les autres inductances symétriques se déduisent par symétrie par rapport à L_5 (annexe A).

| h | 1 | 2 | 3 | 4 | 5 |
|-------|----------------------------|----------------------------|----------------------------|----------------------------|------------------------------|
| L_h | $\frac{L^2 - M^2}{4L - M}$ | $\frac{L^2 - M^2}{4L - M}$ | $\frac{L^2 - M^2}{4L - M}$ | $\frac{L^2 - M^2}{4L - M}$ | $\frac{L^2 - M^2}{4(L - M)}$ |

TAB. 2.4 – Inductances symétriques du montage parallèle symétrique pour un nombre de phase $q = 5$

Pour un nombre quelconque 'q' de phases, on obtient les inductances symétriques suivantes :

Pour $h = n \neq \alpha.q$

$$L_n = \frac{L^2 - M^2}{(q - 1)L - M} \quad (2.12)$$

Pour $h = \alpha.q$

$$L_q = \frac{L^2 - M^2}{(q - 1)(L - M)} \quad (2.13)$$

Comme précédemment, ce montage nécessite un nombre de transformateurs important : $p = q.(q - 1)/2$.

2.3.4 Association cascade cyclique

La figure 2.8 illustre l'association cascade cyclique pour 5 phases. Dans le cas de ce montage, tel que son nom l'indique, les phases sont liées entre elles d'une manière cyclique.

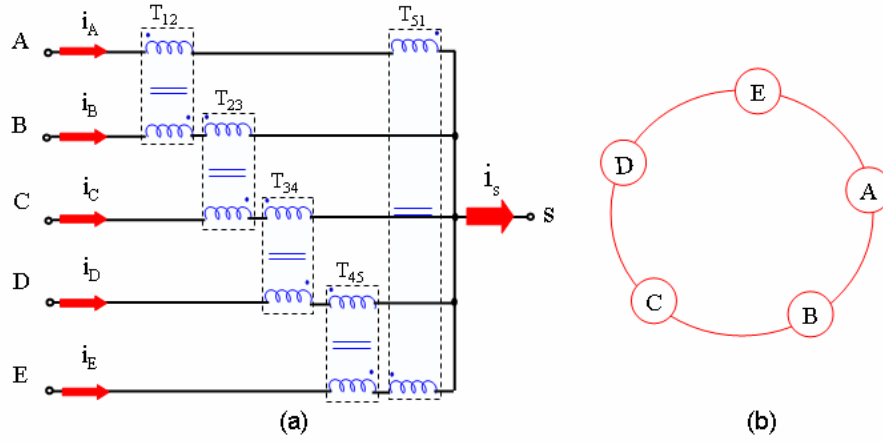


FIG. 2.8 – Association cascade cyclique des Transformateurs Inter-phases pour un convertisseur à 5 cellules (a) et le schéma simplifié du couplage des phases (b)

Le tableau 2.5 résume les inductances symétriques pour $h = 1$ à 5. Les autres inductances symétriques se déduisent par symétrie par rapport à L_5 (annexe A).

| h | 1 | 2 | 3 | 4 | 5 |
|-------|--------------------------------|----------------------------------|----------------------------------|----------------------------------|------------|
| L_h | $2(L - M\cos(\frac{2\pi}{5}))$ | $2(L - M\cos(\frac{2.2\pi}{5}))$ | $2(L - M\cos(\frac{3.2\pi}{5}))$ | $2(L - M\cos(\frac{4.2\pi}{5}))$ | $2(L - M)$ |

TAB. 2.5 – Inductances symétriques du montage cascade cyclique pour un nombre de phase $q = 5$

Pour un nombre quelconque 'q' de phases, on obtient les inductances symétriques suivantes :

Pour $h = n \neq \alpha.q$

$$L_n = 2(L - M\cos(\frac{h.2\pi}{q})) \quad (2.14)$$

Pour $h = \alpha.q$

$$L_q = 2(L - M) \quad (2.15)$$

Contrairement aux deux cas précédents, ce montage met en jeu un nombre de transformateurs réduit, $p = q$ ce qui est un avantage certain en terme de réalisation.

2.3.5 Association parallèle cyclique

La figure 2.9 illustre l'association parallèle cyclique pour 5 phases. De la même façon que le montage cascade cyclique, les phases sont liées entre elles d'une manière cyclique.

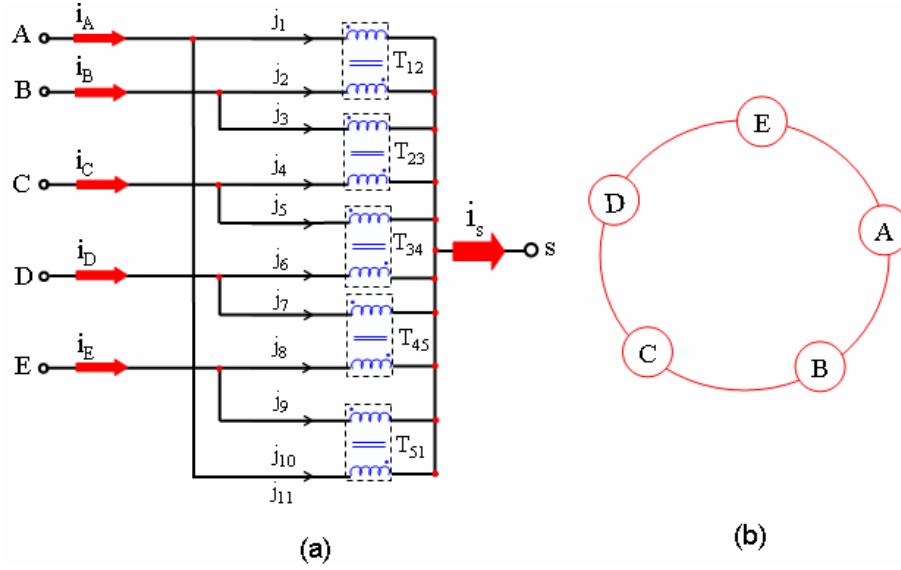


FIG. 2.9 – Association parallèle cyclique des Transformateurs Inter-phases pour un convertisseur à 5 cellules (a) et le schéma simplifié du couplage des phases (b)

Le tableau 2.6 résume les inductances symétriques pour $h = 1$ à 5. Les autres inductances symétriques se déduisent par symétrie par rapport à L_5 (annexe A).

| h | 1 | 2 | 3 | 4 | 5 |
|-------|---|---|---|---|------------------------------|
| L_h | $\frac{L^2 - M^2}{2(L + M \cos(\frac{2\pi}{5}))}$ | $\frac{L^2 - M^2}{2(L + M \cos(\frac{2.2\pi}{5}))}$ | $\frac{L^2 - M^2}{2(L + M \cos(\frac{3.2\pi}{5}))}$ | $\frac{L^2 - M^2}{2(L + M \cos(\frac{4.2\pi}{5}))}$ | $\frac{L^2 - M^2}{2(L + M)}$ |

TAB. 2.6 – Inductances symétriques du montage parallèle cyclique pour un nombre de phase $q = 5$

Pour un nombre quelconque 'q' de phases, on obtient les inductances symétriques suivantes :

Pour $h = n \neq \alpha.q$

$$L_n = \frac{L^2 - M^2}{2(L + M \cos(\frac{h.2\pi}{q}))} \quad (2.16)$$

Pour $h = \alpha.q$

$$L_q = \frac{L^2 - M^2}{2(L + M)} \quad (2.17)$$

Ce montage présente aussi l'avantage d'un plus faible nombre de transformateurs $p = q$.

Nous pouvons remarquer qu'il y a des architectures de couplage qui sont plus complexes que d'autres pour un même nombre de phases parallèles donné. La question qui se pose à ce niveau est : quelle structure doit on choisir pour augmenter la densité de puissance d'un convertisseur en gardant de bonnes propriétés dans le cadre d'un parallélisme important ?

D'où la nécessité de définir des critères de comparaison pour étudier le comportement de chaque structure en fonction du nombre de phases et pour choisir la structure la mieux adaptée.

2.3.6 Critères de comparaison

Sur la base de travaux précédents [35], nous avons retenu trois critères comparatifs génériques :

1- Le nombre ' p ' de Transformateur Inter-phases

Dans la section précédente, nous avons déterminé pour chacune des topologies de couplage l'évolution du nombre p de Transformateurs Inter-phases mis en oeuvre pour un nombre q quelconque de phases. Ce paramètre indique le degré de complexité et d'encombrement de ces montages en fonction de nombre q de cellules parallèles. Ce paramètre doit être faible.

2- Le rapport L_q/L

L'inductance propre du transformateur L doit être faible pour minimiser l'encombrement global du composant. L'inductance symétrique L_q qui correspond aux fuites magnétiques doit être suffisamment grande puisque c'est cette inductance qui conditionne l'ondulation du courant de phase à $q.f_{sw}$. Nous définissons alors le rapport L_q/L . Ce rapport permet alors de déterminer les montages les mieux adaptés vis à vis de ces deux critères. Ce rapport doit être grand.

3- Le facteur d'effet coupleur L_q/L_1

La modélisation harmonique des structures de couplage magnétique a permis de déterminer pour chacun de ces montages et pour un nombre quelconque de phases les inductances symétriques pour chaque rang harmonique. Toutes ces structures magnétiques favorisent le passage du courant de mode commun et atténuent le courant de mode différentiel. Les inductances symétriques de mode différentiel doivent donc être de valeurs élevées en comparaison avec les inductances de mode commun. Puisque l'impédance pour l'harmonique $h = 1$ est la plus faible par rapport aux autres impédances de mode différentiel, la composante du courant à la fréquence fondamentale f_{sw} est dominante par rapport aux autres composantes. Pour filtrer cette composante, l'inductance symétrique d'ordre 1, L_1 doit être grande. Nous définissons alors le rapport L_q/L_1 . Ce paramètre caractérise le 'Facteur d'Effet Coupleur' (FEC). Un bon coupleur magnétique doit avoir le $FEC = L_q/L_1$ le plus faible possible pour filtrer la composante à f_{sw} et favoriser la composante à $q.f_{sw}$.

2.4 Etude comparative de différentes configurations de couplage

Le but de ce paragraphe est de comparer les quatre montages à l'aide des trois critères présentés ci-dessus.

Pour un transformateur donné caractérisé par son inductance propre L et son inductance mutuelle M , on définit pour simplifier et généraliser l'étude, un coefficient de couplage $k_c = M/L$. Dans le tableau 2.7 on résume ces trois paramètres en fonction seulement du nombre q de phases parallèles et de coefficient de couplage k_c pour chaque montage.

| Montage | p | $\frac{L_q}{L}$ | $FEC = \frac{L_q}{L_1}$ |
|----------------------|--------------------|---------------------|--|
| Cascade symétrique | $\frac{q(q-1)}{2}$ | $(q-1)(1-k_c)$ | $\frac{1-k_c}{1+\frac{k_c}{q-1}}$ |
| Parallèle symétrique | $\frac{q(q-1)}{2}$ | $\frac{1-k_c}{q-1}$ | $\frac{(q-1)-k_c}{(q-1)(1+k_c)}$ |
| Cascade cyclique | q | $2(1-k_c)$ | $\frac{1-k_c}{1-k_c \cos(\frac{2\pi}{q})}$ |
| Parallèle cyclique | q | $\frac{(1-k_c)}{2}$ | $\frac{1+k_c \cos(\frac{2\pi}{q})}{1+k_c}$ |

TAB. 2.7 – Paramètres de comparaison des différents montages

avec $k_c = \frac{M}{L}$: le coefficient de couplage, q : le nombre de phases, L : l'inductance propre, M : l'inductance mutuelle, L_q : l'inductance symétrique d'ordre q et p : nombre de transformateurs.

Un montage idéalement intéressant est celui qui met en oeuvre le moins possible de Transformateurs Inter-phases (p faible), dont L_q/L augmente avec le nombre de phases mises en parallèle sans augmenter la valeur de l'inductance propre ce qui permet de minimiser le volume des composants magnétiques et avoir en même temps une faible ondulation du courant. Aussi un montage dont le rapport L_q/L_1 reste faible est intéressant en terme de filtrage des courants de mode différentiel (principalement la composante fondamentale) et favorise les courants de mode commun à la fréquence $q \cdot f_{sw}$.

Sur la figure 2.10, on trace la variation du FEC en fonction du nombre de phases pour $k_c = 0.9$. Cette dernière figure montre que le montage cascade symétrique est le plus avantageux puisqu'il présente la plus petite valeur de FEC . Le montage cascade cyclique est en deuxième position. Les montages parallèle symétrique et parallèle cyclique sont les moins avantageux et occupent respectivement la troisième et la quatrième position.

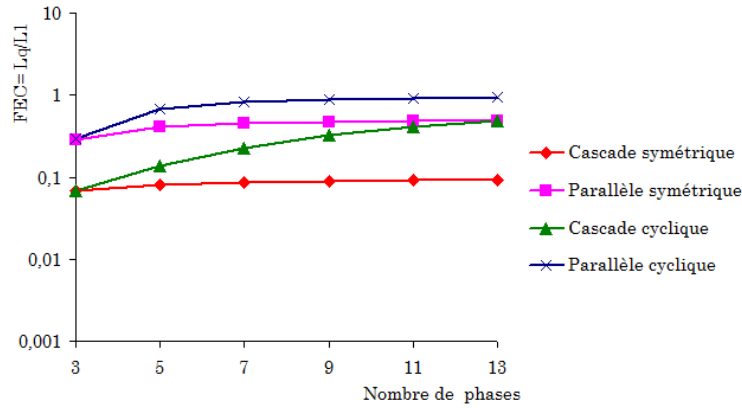


FIG. 2.10 – Evolution du FEC en fonction du nombre de phases pour les quatre montages pour $k_c = 0.9$

La figure 2.11 montre l'évolution du rapport L_q/L en fonction du nombre de phases pour ces quatre montages. Sur ce deuxième point, on retrouve encore le montage cascade symétrique en première position puisqu'il présente la plus grande valeur de L_q/L et de même que dans le cas précédemment, le montage cascade cyclique vient juste après le montage cascade symétrique. Les deux montages parallèle symétrique et parallèle cyclique sont encore les moins intéressants sur ce point.

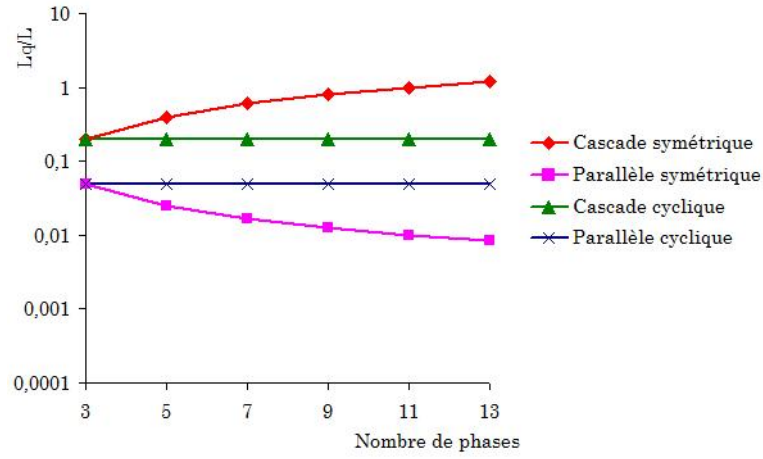


FIG. 2.11 – Evolution de L_q/L en fonction du nombre de phases pour les quatre montages pour $k_c = 0.9$

La figure 2.12 montre l'évolution du nombre total p de TIs dans chacun des montage en fonction du nombre de phases. On observe immédiatement d'après cette figure le nombre élevé mis en jeu dans les deux montages cascade symétrique et parallèle symétrique. Les montages cascade cyclique et parallèle cyclique présentent un nombre plus faible de transformateurs en comparaison avec les deux montages précédents.

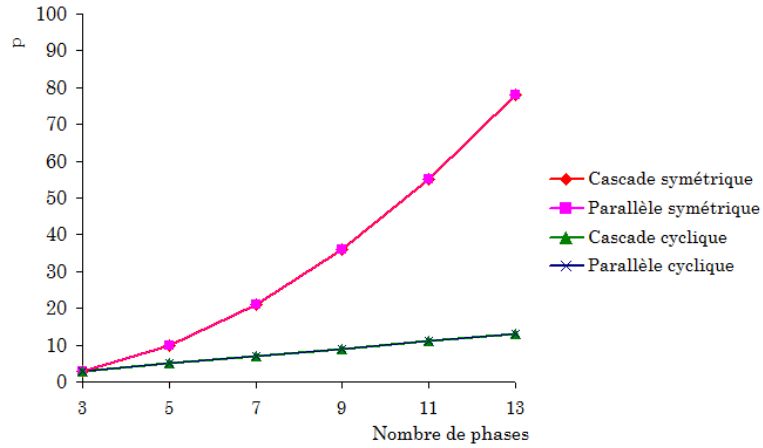


FIG. 2.12 – Evolution du nombre total de transformateurs p en fonction du nombre de phases pour les quatre montages

En conclusion, le montage cascade symétrique sort vainqueur sur le plan des performances mais il reste pénalisé par le nombre élevé de TIIs. Sur ce point, le montage cascade cyclique est avantageux. Dans la partie qui suit, nous allons examiner l'influence de l'ordre de succession des phases pour améliorer les performances du montage cascade cyclique.

2.5 Influence de l'ordre de succession des phases

2.5.1 Exemple d'une structure pentaphasé

La figure 2.13 montre un convertisseur à 5 cinq cellules parallèles entrelacées utilisant des Transformateurs Inter-phases en configuration *cascade cyclique*. La figure (2.14. a) montre l'évolution des inductances symétriques relatives (L_h/L_1) de cette structure pour un coefficient de couplage $k_c = 0.9$ et pour un système d'alimentation d'ordre 1 c'est à dire que le déphasage entre deux tensions successives à la sortie des cellules de commutation est égal à $2\pi/5$. Nous pouvons supposer qu'il est possible d'améliorer le FEC du montage cascade cyclique si on permute les inductances symétriques entre elles. Par exemple si l'inductance symétrique d'ordre 2 ou 3 de la figure (2.14. a) se trouvait à la place de l'inductance symétrique d'ordre 1 sans modifier l'inductance du mode commun L_5 . Cette permutation peut être obtenue en modifiant judicieusement l'ordre de succession des phases d'alimentation. Dans ce cas précis de cinq phases, un système d'alimentation d'ordre 2 (Tab. 2.8) permet d'obtenir le résultat attendu en redistribuant les inductances symétriques (Fig. 2.14. b).

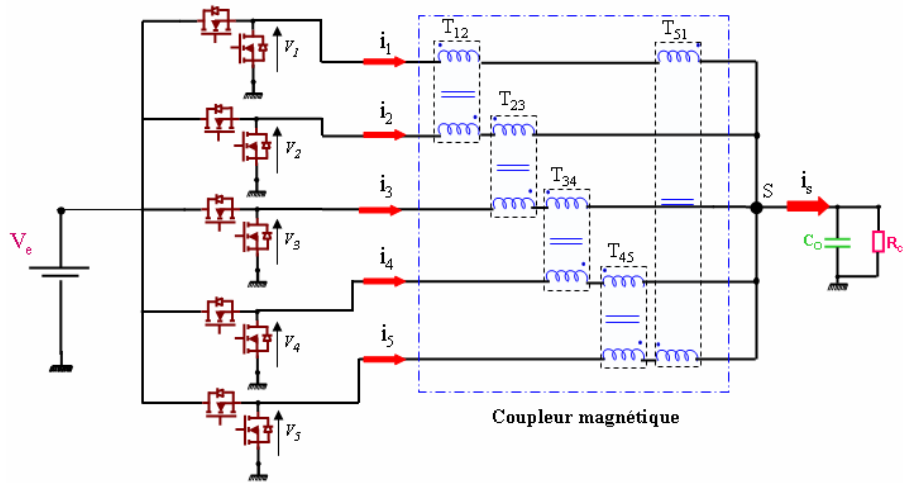


FIG. 2.13 – Association cascade cyclique de transformateurs intercellules séparés pour un convertisseur à 5 cellules

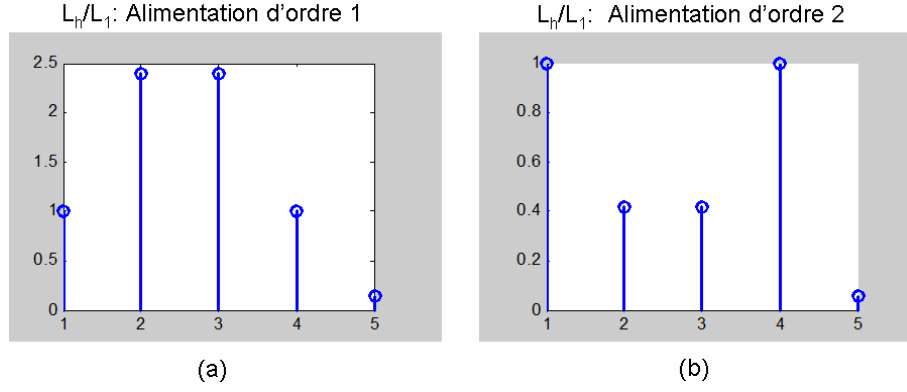


FIG. 2.14 – Inductances symétriques relatives pour une alimentation d'ordre 1 (a) et une alimentation d'ordre 2 (b)

La figure 2.15 montre l'influence de ce mode d'alimentation sur le courant de phase. Sur cette dernière figure, on présente un exemple de décomposition harmonique du courant dans les deux systèmes d'alimentation. Avec le système d'alimentation d'ordre 2, on remarque une atténuation importante de la composante fondamentale du courant de phase. Ceci est dû à l'augmentation de l'inductance symétrique correspondante L_1 avec ce système d'alimentation ce qui va influencer le FEC du montage cascade cyclique. Ce

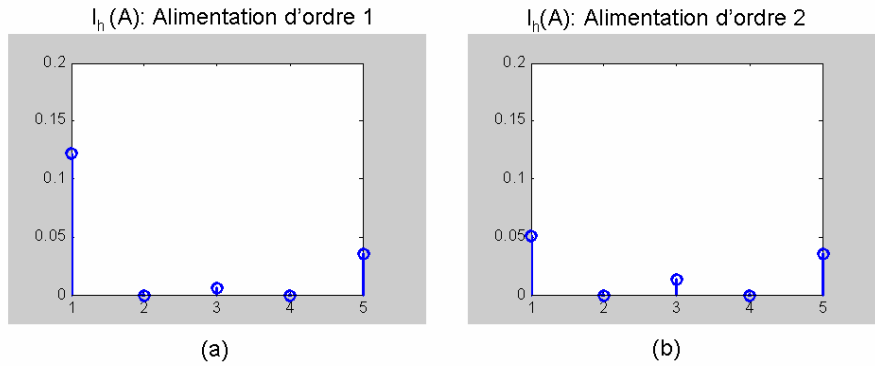


FIG. 2.15 – Exemple de décomposition harmonique du courant de phases pour une alimentation d'ordre 1 (a) et une alimentation d'ordre 2 (b)

nouveau type d'alimentation est nommée '*alimentation permute*'. Dans le tableau 2.8, on présente l'ordre de succession des phases dans le cas d'une alimentation permutee. En comparatif, dans le même tableau est présenté l'ordre de succession des phases pour l'alimentation régulière classique d'ordre 1.

| Alimentation régulière | | | | | |
|------------------------|-------|----------|----------|----------|----------|
| Tensions de phases | v_1 | v_2 | v_3 | v_4 | v_5 |
| Déphasage | 0 | $2\pi/5$ | $4\pi/5$ | $6\pi/5$ | $8\pi/5$ |
| Alimentation permutee | | | | | |
| Tensions de phases | v_1 | v_3 | v_5 | v_2 | v_4 |
| Déphasage | 0 | $4\pi/5$ | $8\pi/5$ | $2\pi/5$ | $6\pi/5$ |

TAB. 2.8 – Succession des phases dans un convertisseur à 5 cellules pour l'alimentation régulière et permutee

Pour illustrer l'influence de l'alimentation permutee sur les inductances symétriques, dans le tableau 2.9 on présente les inductances symétriques dans le mode d'alimentation

permutée et dans le mode d'alimentation standard à titre comparatif.

| Alimentation régulière | | | | | |
|------------------------|--------------------------------|--------------------------------|--------------------------------|--------------------------------|------------|
| L_h | $2(L - M\cos(\frac{2\pi}{5}))$ | $2(L - M\cos(\frac{2\pi}{5}))$ | $2(L - M\cos(\frac{3\pi}{5}))$ | $2(L - M\cos(\frac{4\pi}{5}))$ | $2(L - M)$ |
| Alimentation permutée | | | | | |
| L_h | $2(L - M\cos(\frac{3\pi}{5}))$ | $2(L - M\cos(\frac{4\pi}{5}))$ | $2(L - M\cos(\frac{2\pi}{5}))$ | $2(L - M\cos(\frac{2\pi}{5}))$ | $2(L - M)$ |

TAB. 2.9 – Inductances symétriques dans un convertisseur à 5 cellules pour l'alimentation régulière et permutée

L_h : inductance symétrique d'ordre h , L : inductance propre et M : inductance mutuelle

2.5.2 Alimentation permutée - règles générales

Le principe de l'alimentation permutée peut être appliqué à n'importe quel nombre de cellules. Cependant, la permutation optimale des phases d'alimentation dépend du nombre de cellules. On définit trois règles générales valables pour un nombre de cellules q supérieur ou égal à 4 :

1. Lorsque q est impair, le déphasage (θ) entre les tensions appliquées à deux bobinages appartenant au même TI doit être égal à $(\pi - \pi/q)$. Dans ce cas, l'inductance symétrique est égale à :

$$L_h = 2L - M(a^{-(\text{ent}(\frac{q-1}{2}) * h)} + a^{-((\text{ent}(\frac{q}{2})+1) * h)})$$

2. Lorsque q est pair et multiple de 4, le déphasage (θ) entre les tensions appliquées à deux bobinages appartenant au même TI doit être égal à $(\pi - 2\pi/q)$. Dans ce cas, l'inductance symétrique est égale à :

$$L_h = 2L - M(a^{-(\text{ent}(\frac{q-1}{2}) * h)} + a^{-((\text{ent}(\frac{q}{2})+1) * h)})$$

3. Lorsque q est pair et non multiple de 4, le déphasage (θ) entre les tensions appliquées à deux bobinages appartenant au même TI doit être égal à :
 - $(\pi - 2\pi/q)$ pour les premiers $(q/2-1)$ couples de bobinages,
 - π pour le $q/2$ -ième couple de bobinages,
 - $-(\pi - 2\pi/q)$ pour les autres couples de bobinages.

Dans ce dernier cas, la permutation aboutit à un système non symétrique, donc on ne peut appliquer le modèle harmonique et on ne peut pas définir des inductances symétriques [32].

Dans le cadre de cette thèse, nous avons fait le choix (forcément réducteur mais justifié) de nous intéresser seulement aux montages ayant un nombre impairs de cellules.

Remarque : le principe de l'alimentation permutée présenté dans ce paragraphe a fait l'objet d'un premier brevet déposé dans le cadre du projet ANR *3DPHI* [36]. En effet, cette *alimentation permutée* permet effectivement de réduire la concentration du flux magnétique dans certaines branches de quelques structures de couplage [29].

2.6 Comparaison des montages dans le cas de l'alimentation permutée

Le procédé de permutation des tensions d'alimentation a été proposé et appliqué au montage cascade cyclique et pour un nombre de phases égal 5. Dans cette partie, nous

allons appliquer ce procédé à tous les montages et pour un nombre impair de phases. Dans le tableau 2.10, nous comparons les différents montages dans le cas de l'alimentation permutée pour le même coefficient de couplage que dans le cas de l'alimentation standard, $k_c = 0.9$. En comparaison avec les résultats du tableau 2.7, nous remarquons que la permutation n'a pas d'influence sur le rapport L_q/L , pas d'influence sur le nombre total de transformateurs mais elle a une influence sur le $FEC = L_q/L_1$ pour les deux montages cascade cyclique et parallèle cyclique. L'alimentation permutée n'a pas d'influence sur les deux montages cascade symétrique et parallèle symétrique. La structure parfaitement symétrique de ces deux derniers montages est à l'origine de cette insensibilité par rapport au procédé de la permutation. La figure 2.16 montre l'évolution du facteur FEC en fonction du nombre de phases dans le mode permutée pour les 4 montages. On peut voir l'amélioration du FEC en fonction du nombre de phases dans le cas des montages cascade et parallèle cyclique par rapport au mode classique d'alimentation (figure 2.10). De plus d'après la figure 2.16, le montage cascade cyclique possède le plus faible facteur d'effet coupleur quel que soit le nombre de phases : le montage cascade cyclique dans le mode permuté filtre plus efficacement la composante fondamentale du courant de phase.

| Couplage | p | L_q/L | $ECF = L_q/L_1$ |
|----------------------|--------------------|---------------------|--|
| Cascade symétrique | $\frac{q(q-1)}{2}$ | $(q-1)(1-k_c)$ | $\frac{1-k_c}{1+\frac{k_c}{q-1}}$ |
| Parallèle symétrique | $\frac{q(q-1)}{2}$ | $\frac{1-k_c}{q-1}$ | $\frac{(q-1)-k_c}{(q-1)(1+k_c)}$ |
| Cascade cyclique | q | $2(1-k_c)$ | $\frac{1-k_c}{1-k_c \cos(\frac{q-1}{2} \cdot \frac{2\pi}{q})}$ |
| Parallèle cyclique | q | $\frac{(1-k_c)}{2}$ | $\frac{1+k_c \cos(\frac{q-1}{2} \cdot \frac{2\pi}{q})}{1+k_c}$ |

TAB. 2.10 – Comparaison des 4 montages du couplage magnétique dans le cas d'une alimentation permutée pour $k_c = 0.9$

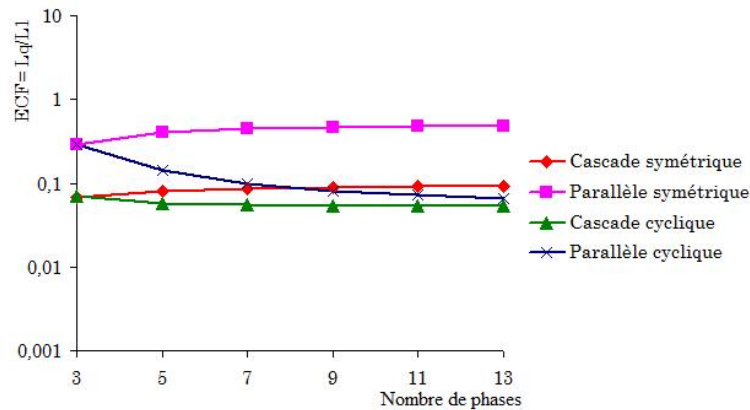


FIG. 2.16 – Evolution du FEC en fonction du nombre de phases pour les quatre montages dans le cas de l'alimentation permutée

Conclusion partielle :

Nous avons vu dans le cas de l'alimentation standard, le montage cascade symétrique est le plus intéressant puisqu'il présente de bonnes performances électriques : ce montage présente le facteur FEC le plus faible (bon filtrage de la composante fondamentale du courant de phase) et le rapport L_q/L le plus élevé (bon conditionnement de l'ondulation

du courant de phase avec un petit composant magnétique). Ce montage est pénalisé par le nombre élevé de TIs.

Dans le cas de l'alimentation permutée, le montage cascade cyclique permuté devient le montage le plus attractif car il possède de bonnes performances électriques. De plus c'est un montage simple qui met en jeu un nombre faible de TIs.

2.6.1 Validation expérimentale de l'alimentation permutée

Une validation expérimentale de l'alimentation permutée a été menée en utilisant un convertisseur abaisseur 'Buck' à 5 phases entrelacées et magnétiquement couplées par des transformateurs de couplage montés en cascade cyclique. Il s'agit d'un convertisseur de faible puissance : la puissance délivrée à la charge est de $12.5W$, sous une tension continue de $2.5V$, un rapport cyclique de 50% et une fréquence de découpage fixée à $250kHz$. Il s'agit, dans un premier temps, d'un prototype pour valider l'impact de l'alimentation permutée sur la réduction de la composante fondamentale du courant de phase. La figure 2.17 illustre le banc d'essais réalisé. Ce dernier est composé d'un convertisseur abaisseur à 5 cellules parallèles, d'un coupleur magnétique à 5 transformateurs et d'une carte de commande. La carte de commande doit délivrer les signaux de commande correspondants à l'alimentation standard ou au mode permuté. La carte de commande est issue des travaux réalisés sur les composants FPGA au laboratoire LAPLACE[37]. La carte de commande permet le réglage des paramètres suivants : la fréquence de découpage, le rapport cyclique et le déphasage entre les tensions d'alimentation.

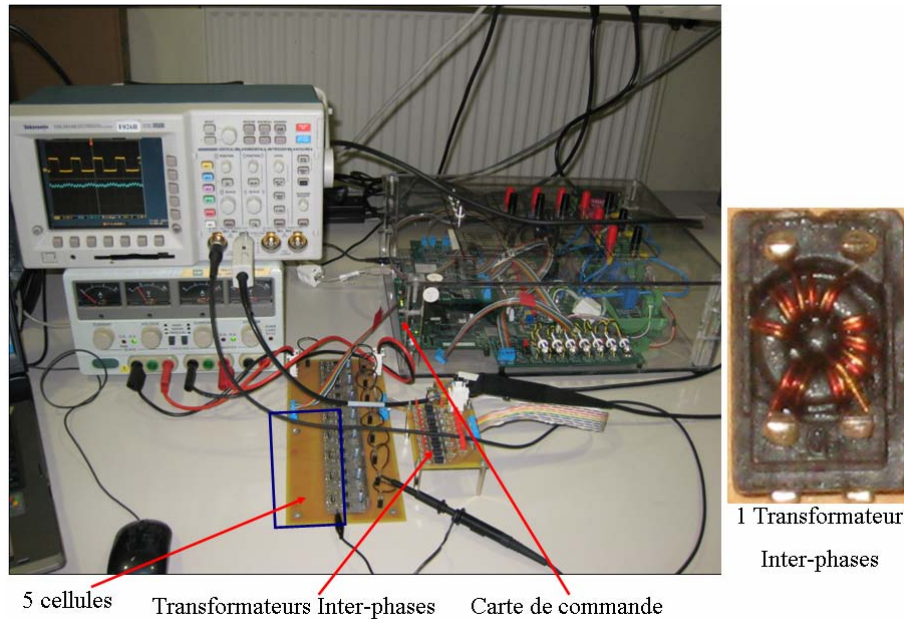


FIG. 2.17 – Vue de l'ensemble du banc d'essais

Les deux figures 2.18 et 2.19 [38] montre le courant d'une phase respectivement dans le mode d'alimentation standard ($\theta = 2\pi/5$) et dans l'alimentation permutée ($\theta = 4\pi/5$) avec θ le déphasage entre deux tensions successives. Les essais sont effectués en boucle ouverte. Sur les formes d'ondes du courant de phase, dans les deux modes, on peut constater une augmentation de la fréquence apparente dans les deux cas (ce qui correspond bien à un fonctionnement avec Transformateurs Inter-phases). La fréquence apparente est égale à $5.f_{sw}$. Dans le cas de l'alimentation standard (Fig. 2.18), une composante à f_{sw} est superposée avec la fréquence apparente. Cette composante a diminué suite à la permutation des tensions d'alimentation (Fig. 2.19). Avec ce nouveau mode d'alimentation, l'ondulation

du courant a diminué d'où la réduction des pertes et l'augmentation du rendement du convertisseur.

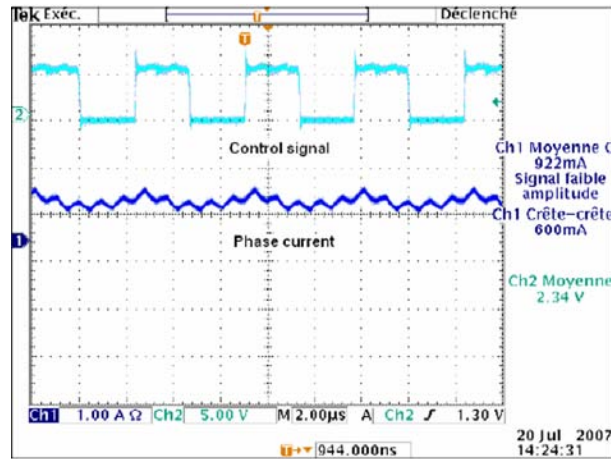


FIG. 2.18 – Courant et tension du bras, $V_e = 5V$; $I_{charge} = 5A$; $f_{sw} = 250kHz$: alimentation standard

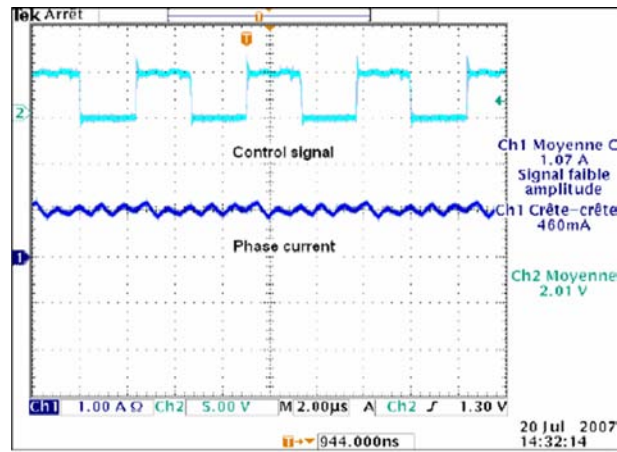


FIG. 2.19 – Courant et tension du bras, $V_e = 5V$; $I_{charge} = 5A$; $f_{sw} = 250kHz$: alimentation permutée

Sur les figures 2.20 et 2.21 [38], sont montrés les courants de sortie pour les deux modes d'alimentation. Il est important de noter que le mode permuté n'a pas d'impact sur le courant de sortie. D'un point de vue électrique, la permutation de l'ordre des tensions d'alimentation n'a pas d'impact sur le fonctionnement du convertisseur.

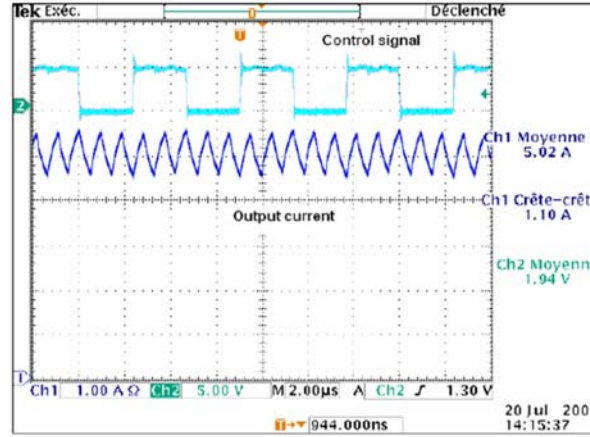


FIG. 2.20 – Courant de sortie, $V_e = 5V$; $I_{charge} = 5A$; $f_{sw} = 250kHz$: alimentation standard

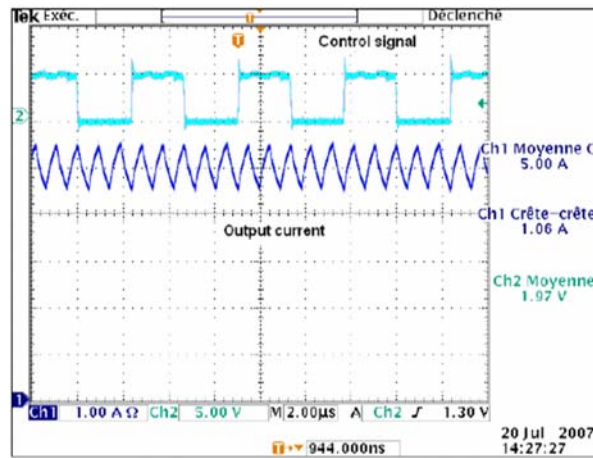


FIG. 2.21 – Courant de sortie, $V_e = 5V$; $I_{charge} = 5A$; $f_{sw} = 250kHz$: alimentation permutée

2.7 Conclusion

Dans ce chapitre, nous avons proposé un modèle harmonique des coupleurs magnétiques adapté à une analyse comparative de différentes topologies de coupleurs. Quatre structures de couplage à Transformateurs Inter-phases ont été étudiées. Avec ce modèle, nous avons défini des paramètres et des critères permettant d'étudier et de comparer d'un point de vue fonctionnel et purement électrique les quatre structures de couplage. Les deux montages qui nous paraissent les plus intéressants sont le montage cascade symétrique et le montage cascade cyclique. Le montage cascade symétrique paraît intéressant d'un point de vue fonctionnel mais il est pénalisé par le nombre élevé de TIs pour un nombre important de phases en parallèle. Sur ce dernier point, le montage cascade cyclique est avantageux. Nous avons montré théoriquement que le choix d'une alimentation particulière permet d'améliorer les performances de ce montage. Nous avons validé expérimentalement l'impact de la permutation de l'ordre des tensions d'alimentation sur les performances du montage cascade cyclique. Cette permutation ne change pas les performances en sortie du convertisseur et ne nécessite aucun dispositif supplémentaire dans la structure du convertisseur.

A ce niveau, il n'est pas encore évident de tirer toutes les conclusions sur le choix des structures de couplage. La structure de couplage doit être choisie avec attention pour obtenir un système optimal d'un point de vue complexité, encombrement et rendement. Notre étude mérite ainsi d'être poussée plus loin. Une comparaison d'un point de vue volume et densité de puissance des composants magnétiques, dans les deux architectures de couplage retenues, s'avère indispensable. Cela fera l'objet du chapitre suivant.

Chapitre 3

Analyse de l'évolution du volume des composants magnétiques et des pertes dans les convertisseurs multicellulaires parallèles

Sommaire

| | | |
|------------|--|-----------|
| 3.1 | Introduction | 43 |
| 3.2 | Dimensionnement des composants magnétiques dans les convertisseurs multicellulaires parallèles | 44 |
| 3.2.1 | Dimensionnement d'une inductance | 45 |
| 3.2.2 | Dimensionnement d'un Transformateur Inter-phases | 46 |
| 3.3 | Evaluation du volume des composants magnétiques dans les différentes topologies d'entrelacement | 50 |
| 3.3.1 | Calcul du produit des aires total en fonction du nombre de phases parallèles | 50 |
| 3.3.2 | Comparatif du volume des composants magnétiques dans les différentes topologies | 51 |
| 3.3.3 | Conclusion partielle | 59 |
| 3.4 | Evaluation théorique des pertes dans les différentes topologies | 59 |
| 3.4.1 | Estimation des pertes dans les semi-conducteurs | 59 |
| 3.4.2 | Estimation des pertes dans les composants passifs pour les différentes topologies | 68 |
| 3.4.3 | Estimation des pertes globales pour les différentes topologies | 75 |
| 3.5 | Conclusion | 76 |

3.1 Introduction

Le chapitre précédent a permis de comparer d'un point de vue fonctionnel les différentes topologies de couplage au moyen d'un modèle harmonique. Les topologies cascade symétrique et cascade cyclique semblent les plus avantageuses.

Dans ce chapitre, nous souhaitons étudier l'impact des Transformateurs Inter-phases en termes d'encombrement et de pertes par rapport à une configuration classique utilisant des inductances indépendantes.

Dans un premier temps, nous proposons une méthode de dimensionnement spécifique aux Transformateurs Inter-phases. A partir de cet outil, nous étudions l'évolution, en fonc-

tion du nombre de phases, du volume total attendu (ou estimé) occupé par ces composants magnétiques dans les deux topologies de couplage retenues.

Dans un deuxième temps, nous proposons une étude théorique pour déterminer l'évolution approximative des pertes dans les composants semi-conducteurs ainsi que dans les composants passifs de filtrage en fonction de nombre de phases parallèles pour les deux topologies de couplage.

Nous verrons que le procédé d'alimentation permutée permet d'améliorer d'une manière remarquable les performances du montage cascade cyclique.

3.2 Dimensionnement des composants magnétiques dans les convertisseurs multicellulaires parallèles

Pour dimensionner le composant magnétique, nous adoptons la méthode du "produit des aires" [39]. Dimensionner un circuit magnétique consiste à prédéterminer à partir du cahier des charges, les caractéristiques respectives du noyau et des bobinages. Il s'agit de :

- la surface effective du noyau magnétique S_F (Fig. 3.1) qui devra permettre une circulation des lignes de champ sans saturer le noyau magnétique.
- la surface nécessaire pour loger les bobinages notée S_b (Fig. 3.1).

La méthode du produit des aires consiste à exprimer le produit de ces deux surfaces $A_p = S_F \cdot S_b$ et obtenir ainsi une expression caractéristique qui conduit à une première définition homogène au volume du futur composant magnétique : $vol = K_v \cdot A_p^{3/4}$ [40] (avec K_v un coefficient qui dépend de la géométrie du noyau magnétique [40]). Nous appliquons cette méthode de dimensionnement aux Transformateurs Inter-phases. A titre comparatif, nous nous intéressons aussi à l'étude de l'évolution de volume des inductances dans le cas de convertisseurs multicellulaires parallèles à phases indépendantes.

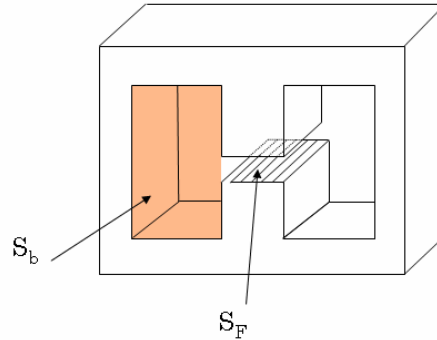


FIG. 3.1 – Paramètres pour calculer le produit des aires dans les circuits magnétiques

3.2.1 Dimensionnement d'une inductance

Nous nous intéressons ici au dimensionnement des inductances en adoptant la méthode du produit des aires [39] décrite précédemment. Considérons une inductance représentée par le circuit magnétique de la figure 3.2 ainsi que le modèle aux réluctances correspondant.

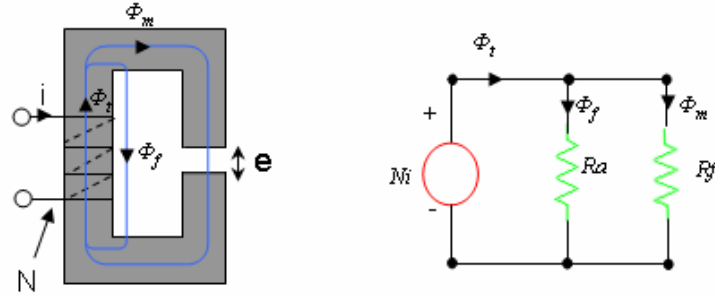


FIG. 3.2 – Inductance de lissage et le modèle aux réluctances associé (\mathfrak{R}_f : réluctance du fer et \mathfrak{R}_a : réluctance de l'air)

Le flux magnétisant ϕ_m est imposé par le courant de phase traversant le bobinage :

$$Ni = \mathfrak{R}_f \phi_m \quad (3.1)$$

Où N représente le nombre de spires et \mathfrak{R}_f la réluctance du circuit magnétique. On en déduit une expression du flux magnétisant totalisé à l'ensemble des spires et qui fait apparaître l'inductance magnétisante L_m (que l'on peut confondre avec l'inductance propre si l'on néglige les fuites) :

$$N\phi_m = \frac{N^2}{\mathfrak{R}_f} i = L_m i \quad (3.2)$$

Ce qui donne, en exprimant le flux en fonction de la section du noyau magnétique S_F et du champ d'induction magnétique B :

$$N.B.S_F = L_m i \quad (3.3)$$

En faisant apparaître les amplitudes I_M du courant et B_M du champ, nous obtenons une définition de la section de fer :

$$S_F = \frac{L_m I_M}{N B_M} \quad (3.4)$$

Intéressons nous maintenant au bobinage. Si s_c est la section du fil de cuivre, la surface S_b de la fenêtre de bobinage peut être définie par :

$$S_b = N.s_c.k_B \quad (3.5)$$

Où k_B représente le coefficient de foisonnement du bobinage. La section du fil de cuivre dépend de la densité du courant J admissible et de la valeur efficace I_{eff} du courant de phase. Nous obtenons ainsi une définition de la surface du bobinage :

$$S_b = N \frac{I_{eff}}{J} k_B \quad (3.6)$$

A partir des deux expressions précédentes, nous obtenons une définition du produit des aires d'une seule inductance "Ap_ind" :

$$Ap_ind = S_F S_b = k_B \frac{L_m I_M I_{eff}}{J B_M} \quad (3.7)$$

Le Ap_ind dépend des grandeurs du cahier des charges et de l'inductance magnétisante L_m qu'on confond dans cette étude avec l'inductance propre.

3.2.2 Dimensionnement d'un Transformateur Inter-phases

Dans cette partie, nous proposons une méthode de dimensionnement des Transformateurs Inter-phases mais tout d'abord nous allons choisir le circuit magnétique correspondant à notre application.

3.2.2.1 Choix du circuit magnétique d'un Transformateur Inter-phases

Dans la littérature, plusieurs géométries de circuits magnétiques sont rencontrées pour coupler magnétiquement deux phases. Dans [21], le circuit magnétique de la figure (Fig. 3.3.a) a été proposé. L'absence de l'entrefer dans la jambe centrale du circuit magnétique permet de réaliser un faible couplage entre les deux phases et par conséquent la réduction de l'ondulation des courants reste modeste. La présence de l'entrefer dans toutes les jambes du noyau magnétique (Fig. 3.3.b) [21]) permet d'améliorer la qualité de couplage et par conséquent une plus importante réduction des ondulations des courants en comparaison avec le circuit de la figure (Fig.3.3.a). Dans [24], le circuit magnétique illustré sur la figure (Fig. 3.3.c), permet d'augmenter encore le couplage entre les deux phases et par conséquent diminuer d'une manière drastique l'ondulation du courant.

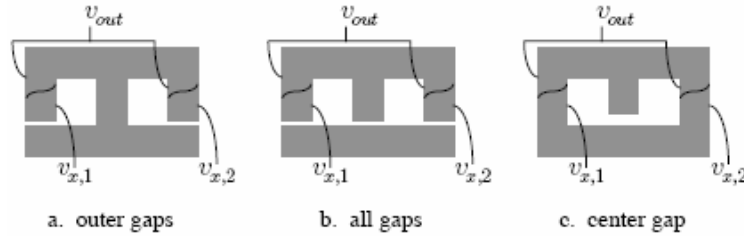


FIG. 3.3 – Configurations alternatives pour coupler deux phases [21, 24]

Pour des formes planaires, la jambe centrale de la figure (Fig. 3.3.c) peut être supprimée [24]. En effet, en fonction des dimensions de cette jambe centrale, on peut contrôler les fuites et donc le couplage. Sans cette jambe, on a une inductance de fuites dans l'air suffisante pour ne pas saturer le noyau magnétique de fait de la compensation des ampères-tours due aux polarités opposées des deux enroulements tout en ayant la même composante continu du courant dans les phases.

Pour maximiser le couplage et aussi simplifier la structure, nous nous sommes intéressés dans le cadre de ce travail à la géométrie de la figure (Fig. 3.4.a). On définit alors un modèle aux réluctances (Fig. 3.4.b.) avec :

- $\mathfrak{R}f_1 = \mathfrak{R}f_2 = \mathfrak{R}f$: réluctance du fer
- $\mathfrak{R}a$: réluctance de l'air
- Ni_1 : forces magnétomotrices ou "ampères-tours" de la phase 1
- Ni_2 : forces magnétomotrices de la phase 2 (les deux enroulements possèdent le même nombre de spires)
- Φ_1 : flux principal créé par Ni_1
- Φ_2 : flux principal créé par Ni_2

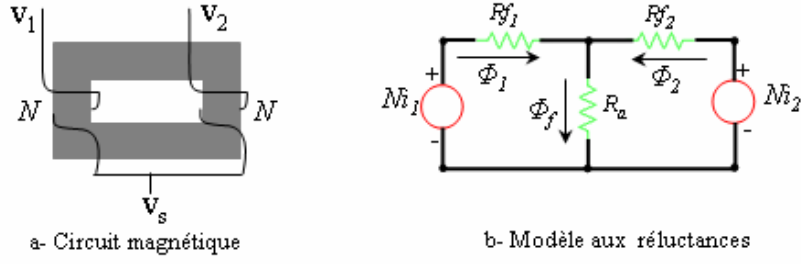


FIG. 3.4 – Circuit magnétique choisi et le modèle aux réluctances associé

3.2.2.2 Méthode de dimensionnement d'un Transformateur Inter-phases

De même que dans le cas des inductances séparées, nous utilisons la méthode du produit des aires pour dimensionner le transformateur de couplage. La figure 3.5 montre le schéma du transformateur ainsi que son modèle électrique.

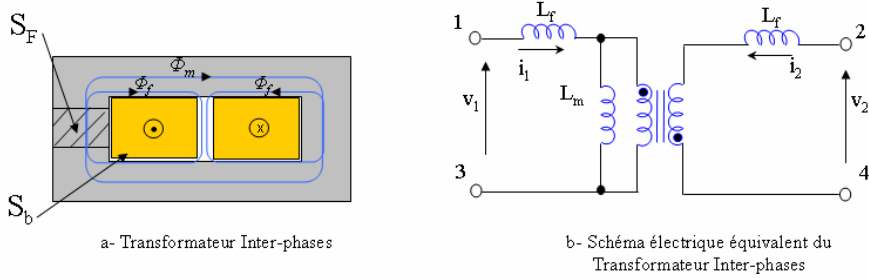


FIG. 3.5 – Transformateur Inter-phases et le modèle électrique associé

Les relations obtenues entre les courants et les flux à partir du circuit magnétique équivalent de la figure 3.4 sont plus complexe que dans le cas précédent :

$$N\Phi_1 = \frac{\mathfrak{R}_f + \mathfrak{R}_a}{\mathfrak{R}_f^2 + 2\mathfrak{R}_a\mathfrak{R}_f} N^2 i_1 - \frac{\mathfrak{R}_a}{\mathfrak{R}_f^2 + 2\mathfrak{R}_a\mathfrak{R}_f} N^2 i_2 \quad (3.8)$$

$$N\Phi_2 = -\frac{\mathfrak{R}_a}{\mathfrak{R}_f^2 + 2\mathfrak{R}_a\mathfrak{R}_f} N^2 i_1 + \frac{\mathfrak{R}_f + \mathfrak{R}_a}{\mathfrak{R}_f^2 + 2\mathfrak{R}_a\mathfrak{R}_f} N^2 i_2 \quad (3.9)$$

Φ_1 et Φ_2 sont les flux principaux dans les deux jambes.

Ces équations peuvent être réécrites en fonction du courant de phase i_1 , i_2 et du courant magnétisant ($i_1 - i_2$) comme suit :

$$N\Phi_1 = \frac{N^2}{\mathfrak{R}_f + 2\mathfrak{R}_a} i_1 - \frac{N^2 \mathfrak{R}_a}{\mathfrak{R}_f^2 + 2\mathfrak{R}_a\mathfrak{R}_f} (i_1 - i_2) \quad (3.10)$$

$$N\Phi_2 = \frac{N^2}{\mathfrak{R}_f + 2\mathfrak{R}_a} i_2 - \frac{N^2 \mathfrak{R}_a}{\mathfrak{R}_f^2 + 2\mathfrak{R}_a\mathfrak{R}_f} (i_1 - i_2) \quad (3.11)$$

Les deux tensions v_1 et v_2 , correspondant respectivement aux tensions primaire et secondaire du transformateur, s'expriment en fonction des paramètres du modèle électrique du transformateur de la figure 3.5 comme suit :

$$v_1 = \frac{d}{dt}[N\Phi_1] = L_f \frac{d}{dt} i_1 + L_m \frac{d}{dt} (i_1 - i_2) \quad (3.12)$$

$$v_2 = \frac{d}{dt}[N\Phi_2] = L_f \cdot \frac{d}{dt}i_2 - L_m \frac{d}{dt}(i_1 - i_2) \quad (3.13)$$

Donc par identification, on exprime les flux Φ_1 et Φ_2 en fonction des inductances et du courant comme suit :

$$N\Phi_1 = L_f i_1 + L_m(i_1 - i_2) \quad (3.14)$$

$$N\Phi_2 = L_f i_2 - L_m(i_1 - i_2) \quad (3.15)$$

D'après les relations 3.14 et 3.15, on remarque que les flux principaux Φ_1 et Φ_2 dépendent fortement du courant magnétisant $(i_1 - i_2)$ puisque $L_m > L_f$. Le fait de choisir une inductance magnétisante de forte valeur, la présence d'un déséquilibre du courant, rend le circuit magnétique plus susceptible à la saturation. Donc pour éviter ce problème de saturation il faut bien dimensionner le noyau magnétique en fonction de ces contraintes.

En exprimant le flux principal Φ_1 (ou le flux Φ_2) en fonction de la section de fer S_F et du champ de l'induction B , on obtient :

$$N \cdot \Phi_1 = N \cdot B \cdot S_F = L_f i_1 + L_m(i_1 - i_2) \quad (3.16)$$

En faisant apparaître les amplitudes, $(L_f i_1 + L_m(i_1 - i_2))_M$ du flux et B_M du champ, nous obtenons une définition de la section de fer :

$$S_F = \frac{(L_f i_1 + L_m(i_1 - i_2))_M}{NB_M} \quad (3.17)$$

Intéressons nous maintenant au bobinage. Si s_c est la section du fil de cuivre, la surface S_b de la fenêtre de bobinage peut être définie, en tenant compte des 2 enroulements, par :

$$S_b = 2 \cdot N \cdot s_c \cdot k_B \quad (3.18)$$

où k_B représente le coefficient de foisonnement du bobinage. La section du fil de cuivre dépend de la densité de courant J admissible et de la valeur efficace I_{eff} (avec $I_{1_{eff}} = I_{2_{eff}}$) du courant de phase. Nous obtenons ainsi une définition de la surface du bobinage :

$$S_b = 2 \cdot N \cdot \frac{I_{eff}}{J} \cdot k_B \quad (3.19)$$

A partir des deux expressions 3.17 et 3.19, nous obtenons une définition du produit des aires d'un seul transformateur " Ap_{trans} " :

$$Ap_{trans} = S_F S_b = 2 \cdot k_B \frac{I_{eff}}{JB_M} (L_f i_1 + L_m(i_1 - i_2))_M \quad (3.20)$$

En introduisant le coefficient de couplage k_c , l'inductance magnétisante L_m s'exprime en fonction des fuites L_f comme suit :

$$L_m = \frac{k_c}{1 - k_c} \cdot L_f \quad (3.21)$$

La relation 3.20 s'exprime en fonction des fuites comme suit :

$$Ap_{trans} = S_F S_b = 2 \cdot k_B \cdot \frac{I_{eff}}{JB_M} \cdot L_f \cdot (i_1 + \frac{k_c}{1 - k_c} (i_1 - i_2))_M \quad (3.22)$$

Le Ap_{trans} est fonction des paramètres du cahier des charges et de la structure du transformateur de couplage. Jusqu'ici, le principe de dimensionnement du Transformateur

Inter-phases reste relativement classique (méthode du produit des aires). Il faut toutefois noter que le produit des aires obtenu (Eq. 3.22) est fonction de l'inductance de fuite L_f ce qui va modifier considérablement la procédure de dimensionnement par rapport à celle d'un transformateur d'alimentation à découpage. En effet, dans le cas de TI, l'inductance de fuite doit être dimensionnée pour assurer que l'ondulation du courant de l'alimentation reste inférieure à la valeur imposée par le concepteur. Il est alors nécessaire de dimensionner cette inductance de fuite pour les différents montages à Transformateurs Inter-phases en fonction du cahier des charges proposé.

3.2.2.3 Détermination des grandeurs caractéristiques nécessaires pour le calcul du produit des aires

Il s'agit de déterminer les inductances de fuites pour les structures à Transformateurs Inter-phases et l'inductance propre pour les inductances indépendantes.

De manière à ne pas surcharger le document, le calcul complet de ces inductances figure dans l'annexe B. Cependant, les résultats utiles pour la suite de ce paragraphe sont rappelés ici.

- Montage à inductances séparées :

D'après la décomposition harmonique présentée dans l'annexe B, la valeur de l'inductance propre s'exprime en fonction de l'ondulation maximale du courant de sortie ΔI_s et de nombre de phase q comme suit :

$$L = \frac{2V_e \sin(\pi q D)}{q\pi \frac{\Delta I_s}{2} (2\pi f_{sw})} \quad (3.23)$$

avec V_e : tension du bus d'entrée, q : nombre total de phases, ΔI_s : ondulation du courant de sortie, f_{sw} : fréquence de découpage.

- Montages à Transformateurs Inter-phases :

Pour le même cahier des charges que les inductances et pour les mêmes contraintes au niveau de la sortie, l'expression des inductances de fuite par enroulement L_f dépend du type de montage :

- Montage cascade cyclique

Dans le cas du montage cascade cyclique l'inductance de fuite par transformateur s'exprime par :

$$L_f = \frac{2V_e \sin(\pi q D)}{q\pi \Delta I_s (2\pi f_{sw})} \quad (3.24)$$

Remarque : nous avons vu dans le chapitre précédent que les performances du montage cascade cyclique se sont améliorées dans le cas de l'alimentation permutée. Ce procédé d'alimentation n'influe pas sur la valeur de l'inductance de fuite : l'inductance de fuite est indépendante du type d'alimentation.

- Montage cascade symétrique

Dans le cas du montage cascade symétrique, l'inductance de fuite par transformateur s'exprime par :

$$L_f = \frac{2V_e \sin(\pi q D)}{q\pi \frac{\Delta I_s}{2} ((q-1)\pi f_{sw})} \quad (3.25)$$

3.3 Evaluation du volume des composants magnétiques dans les différentes topologies d'entrelacement

Pour effectuer notre analyse, nous avons supposé que le produit des aires d'un composant magnétique est représentatif à un coefficient près, dépendant de la technologie, du volume de celui-ci [40]. Bien sûr, il s'agit ici d'une première approche car le dimensionnement complet d'un composant magnétique nécessite la prise en compte des différentes pertes et de la capacité d'échange thermique avec l'ambiante. Cependant, toutes choses égales par ailleurs, l'étude du produit des aires permet de donner des tendances.

3.3.1 Calcul du produit des aires total en fonction du nombre de phases parallèles

Pour calculer le produit des aires total, il faut faire la somme de produits des aires de tous les composants magnétiques mis en jeu pour un nombre de phases q donné pour chacune des trois structures considérées.

Il est clair que pour le montage à inductances séparées, toutes les inductances ont les mêmes contraintes électriques : elles sont parcourues par le même courant et elles ont la même valeur de l'inductance et donc le même produit des aires. Dans ce cas, il suffit de calculer le produit des aires Ap_{ind} d'une seule inductance et ensuite multiplier par le nombre total pour obtenir le produit des aires total, $Ap_{ind_tot} = q.Ap_{ind}$.

Pour le montage cascade cyclique, on impose pour tous les transformateurs la même inductance de fuite et pour un coefficient de couplage donné la même inductance magnétisante. D'après la structure du montage cascade cyclique (Fig. 2.8), les transformateurs subissent les mêmes contraintes : même déphasage entre deux tensions successives, même courant magnétisant et même courant de phase, par conséquence, ces transformateurs ont le même produit des aires. Il suffit donc de calculer Ap_{trans} pour un seul transformateur et puis multiplier par le nombre total pour obtenir le produit des aires total, $Ap_{trans_tot} = q.Ap_{trans}$.

Pour le montage cascade symétrique, les déphasages entre les courants dans les enroulements des Transformateurs Inter-phases ne sont pas identiques. Il est donc nécessaire de calculer le produit des aires de chaque TI et d'en faire la somme.

Afin de simplifier et pour un nombre de phases parallèles $q = 5$ (Fig. 2.6), nous classons les transformateurs dans le tableau 3.1 en fonction du déphasage entre les courants de chaque TI. En effet, les transformateurs qui se trouvent dans la même colonne du tableau 3.1 ont le même courant magnétisant et donc le même produit des aires (en supposant que les autres paramètres sont les mêmes pour tous les TIs). Nous pouvons remarquer d'après le tableau 3.1 qu'en déterminant le courant magnétisant dans les transformateurs qui couplent la première phase avec le reste, on peut déduire le produit des aires total. Par exemple, il suffit de calculer le produit des aires des transformateurs T_{12} , T_{13} , T_{14} et T_{15} ensuite on multiplie par le nombre total de transformateur de chaque colonne. Nous avons employé cette méthode pour calculer le produit des aires total et déduire le volume de cette structure.

| Déphasage | $\frac{2\pi}{5}$ | $2 \cdot \frac{2\pi}{5}$ | $3 \cdot \frac{2\pi}{5}$ | $4 \cdot \frac{2\pi}{5}$ |
|-----------------|------------------|--------------------------|--------------------------|--------------------------|
| Transformateurs | T_{12} | T_{13} | T_{14} | T_{15} |
| | T_{23} | T_{24} | T_{25} | |
| | T_{34} | T_{35} | | |
| | T_{45} | | | |

TAB. 3.1 – Classification des Transformateurs Inter-phases dans le montage cascade symétrique pour $q = 5$

3.3.2 Comparatif du volume des composants magnétiques dans les différentes topologies

Dans cette partie, nous calculons le produit des aires de chaque composant magnétique ensuite nous déduisons le volume correspondant. La figure 3.6 montre le schéma du montage que nous considérons pour cette étude. La boîte noire de la figure 3.6 peut contenir soit q inductances séparées (non couplées) soit des Transformateurs Inter-phases associés en cascade symétrique ou en cascade cyclique.

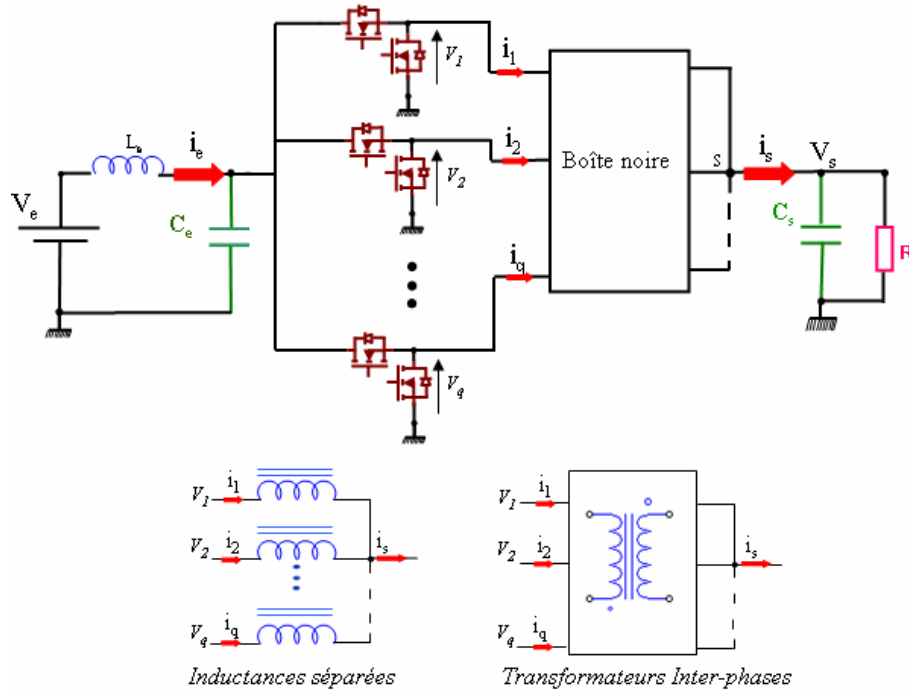


FIG. 3.6 – q convertisseurs entrelacés à redresseurs synchrones

Dans cette étude, on considère le cahier des charges suivant :

- Tension d'entrée, $V_e = 12V$
- Rapport cyclique, $D = 50 \%$
- Courant de sortie, $I_s = 100A$
- Ondulation crête-crête du courant de sortie, $\Delta I_s = 20 \%$ I_s
- Ondulation de la tension de sortie, $\Delta V_s = 5 \%$ V_s
- Fréquence de découpage, $f_{sw} = 500kHz$
- Nombre de spires primaires et secondaires, $N_1 = N_2 = N = 1$
- Induction magnétique maximale, $B_M = 0.1T$
- Densité du courant, $J = 5A/mm^2$
- Coefficient de bobinage, $k_B = 1.25$

Comme nous l'avons déjà expliqué précédemment, le produit des aires dépend du type de la topologie d'entrelacement. Pour chacune de ces topologies et dans les deux cas d'alimentation (alimentation standard et alimentation permutée), nous avons développé une routine Matlab. L'organigramme de la figure 3.7 résume les différentes étapes nécessaires pour déterminer le produit des aires total dans chaque montage pour déduire une image du volume.

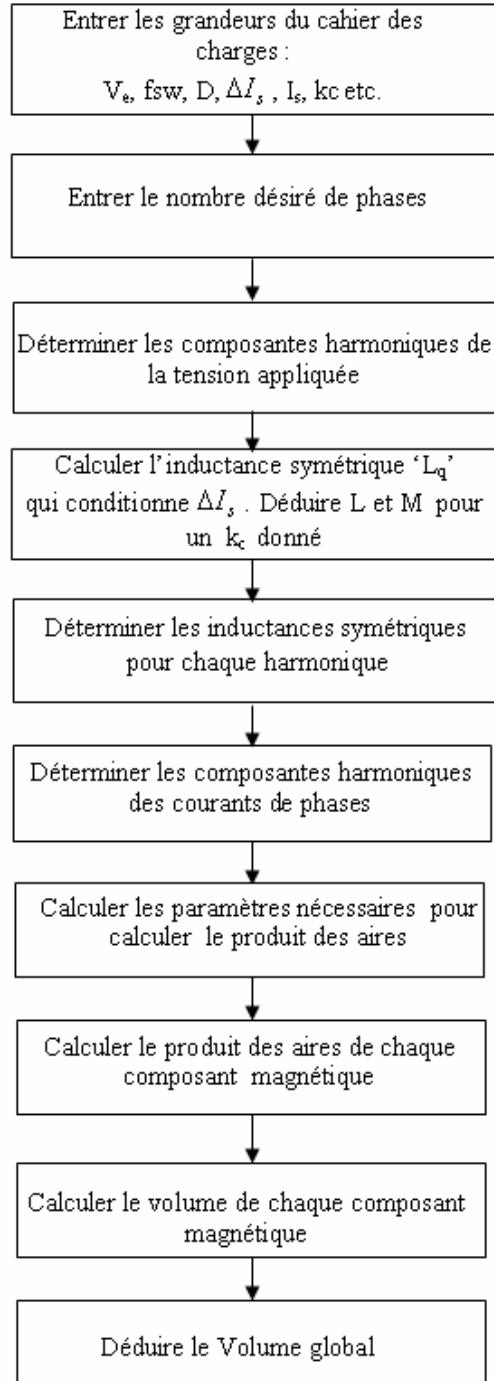


FIG. 3.7 – Procédure de calcul du produit des aires et du volume

La routine de calcul est basée sur le modèle harmonique présenté dans le chapitre 2 : chaque topologie a été modélisée selon ce modèle. En respectant le cahier des charges défini précédemment, nous calculons pour chaque montage les paramètres nécessaires pour la comparaison, c'est à dire les inductances qui conditionnent l'ondulation ΔI_s du courant de sortie. A partir de ces paramètres, on déduit les inductances symétriques et les courants de phases pour chaque harmonique h (cf. chapitre 2). A ce niveau, il est possible de retrouver tous les paramètres électriques nécessaires au calcul du produit des aires que ce soit pour les Transformateurs Inter-phases ou pour les inductances, à savoir, les inductances de fuite et magnétisante, le courant efficace I_{eff} , le courant maximal I_M et le courant magnétisant $i_i - i_j$ (i et j sont les numéros de phases couplées). Il faut noter que la seule entrée à ces algorithmes c'est le nombre de phases parallèles pour un cahier des charges donné. Pour que cette comparaison soit fiable, les trois topologies sont comparées dans les mêmes conditions. Pour déterminer l'évolution du volume total estimé pour les trois montages, il est nécessaire de tenir compte également du mode d'alimentation [31, 41, 42] présenté dans le chapitre 2, c'est à dire de l'ordre de succession des phases qui a un impact comme nous le verrons, sur la qualité de couplage du montage cascade cyclique et par conséquent sur l'amplitude du courant magnétisant (en d'autres termes sur le flux magnétisant) et sur la valeur efficace I_{eff} du courant de phase d'où le produit des aires (Eq.3.22) est modifié.

3.3.2.1 Evolution de l'inductance de fuite et de l'inductance magnétisante

La figure 3.8 montre l'évolution en fonction du nombre de phases des inductances qui conditionnent l'ondulation à $q.f_{sw}$, ΔI_s , du courant de sortie. Il s'agit des inductances de fuite de chaque TI pour les montages cascade cyclique et cascade symétrique et de l'inductance propre dans le cas du montage à inductances séparées.

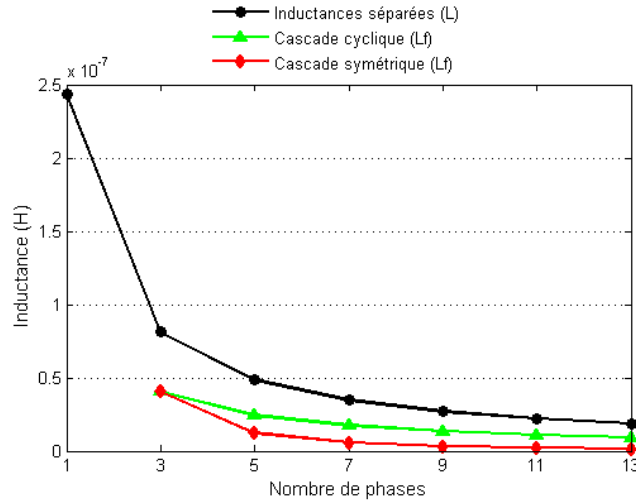


FIG. 3.8 – Evolution de l'inductance propre dans le cas du montage à inductances séparées et de l'inductance de fuite dans le cas des montages à Transformateur Inter-phases

Nous remarquons qu'au fur et à mesure qu'on augmente le nombre de phases en parallèle, les inductances de la figure 3.8 diminuent. Ceci s'explique par l'augmentation de la fréquence apparente du courant de sortie $q.f_{sw}$ en fonction du nombre de phases à taux d'ondulation fixé du courant de sortie.

Dans le cas des montages cascade cyclique et cascade symétrique, si l'on impose un coefficient de couplage $k_c = 0.9$, les inductances magnétisantes s'exprime par l'équation 3.21. L'inductance magnétisante est indépendante de type d'alimentation. Pour chacun des trois montages, nous traçons l'évolution de cette inductance pour chaque composant

magnétique, en fonction du nombre de phases (Fig. 3.9) : il est clair que dans la mesure où seules les fuites qui conditionnent l'ondulation du courant dans les montages avec Transformateurs Inter-phases, l'inductance magnétisante qui leur est associée est plus importante que les inductances séparées. Cela dépend du coefficient de couplage choisi.

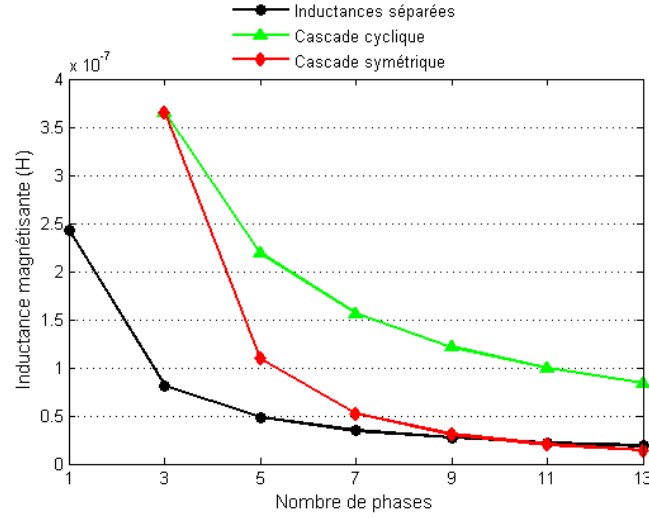


FIG. 3.9 – Evolution de l'inductance magnétisante en fonction de nombre de bras

3.3.2.2 Cas d'une alimentation régulière

Dans le cas d'une alimentation régulière des phases, le déphasage entre deux phases successives est égal à $2\pi/q$.

Après calcul, nous avons tracé sur la figure 3.10, pour les trois montages, l'évolution du volume total relatif $vol_relatif$ (par rapport à un simple Buck) en fonction du nombre de bras en parallèle. Le volume total relatif s'exprime pour les trois montages étudiés de la façon suivante :

$$vol_relatif = \frac{K_v \cdot \sum Ap^{3/4}}{K_v \cdot Ap^{3/4}(1 - Buck)} \quad (3.26)$$

On constate que malgré un nombre de composants important, le montage cascade symétrique est le plus intéressant. Son volume total relatif n'évolue d'ailleurs quasiment pas dans la mesure où l'augmentation du nombre de Transformateurs-Interphases est compensée par la diminution du produit des aires de chaque composant. Ce montage conserve une très bonne qualité de couplage ce qui permet de conditionner correctement les courants de phase et le courant magnétisant.

Le montage à inductance séparées est mal adapté à une augmentation du nombre de phases car, à ondulation du courant de sortie fixée, la valeur de l'inductance L (L_m) (Fig. 3.9) par phase diminue, ce qui entraîne une forte augmentation de l'ondulation du courant par phase d'où I_{eff} et I_M augmentent à leurs tours (Fig. 3.11 et 3.12) et donc une augmentation forte du produit des aires et donc du volume. Avec un minimum pour $q = 3$, le volume magnétique total dans ce montage ne fait que croître au fur et à mesure qu'on augmente le nombre de phases.

Quant au montage cascade cyclique avec une alimentation régulière, il n'est pas non plus intéressant car sa capacité de couplage diminue avec le nombre de phase (cf. chapitre 2) ce qui fait apparaître rapidement une composante harmonique importante à la fréquence de découpage dans les courants de phases et augmente le produit des aires et donc le volume. L'évolution du courant efficace par phase (Fig. 3.11) et du courant magnétisant

maximale de chaque transformateur (Fig. 3.12) et donc de flux magnétisant (Fig. 3.13) expliquent la tendance montrée par la figure 3.10. Dans tous les cas, nous remarquons que les transformateurs de couplage présentent d'un point de vue volume un gain très fort par rapport à la solution à inductances pour le même cahier des charges.

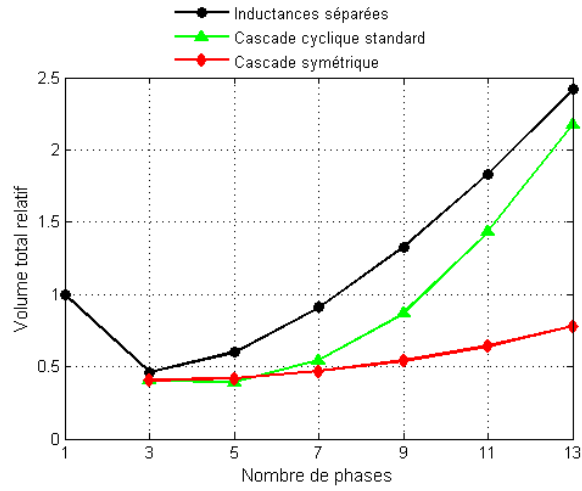


FIG. 3.10 – Evolution du volume total relatif en fonction du nombre de bras dans le cas d'une alimentation régulière

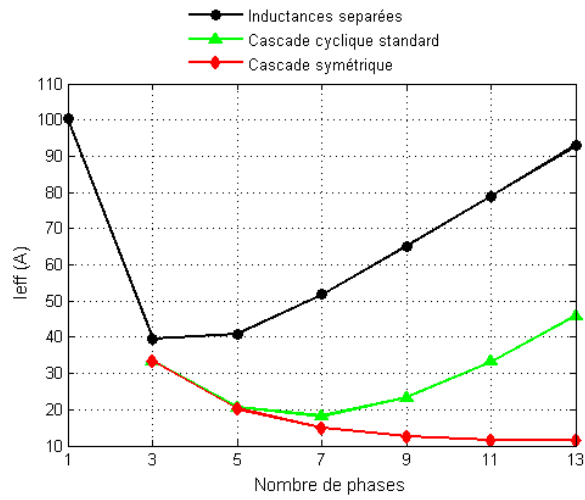


FIG. 3.11 – Evolution du courant efficace de phase dans le cas d'une alimentation régulière

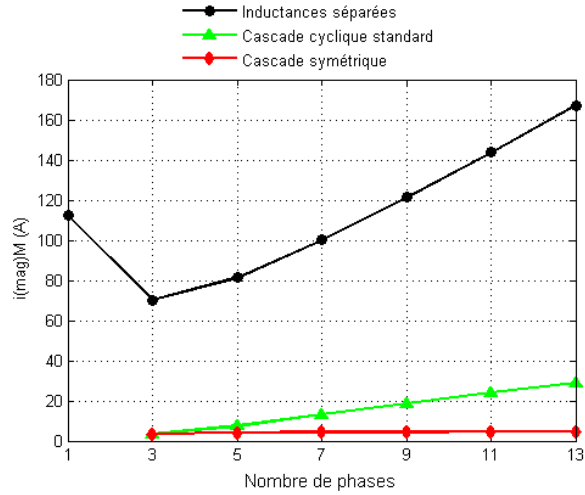


FIG. 3.12 – Evolution de la valeur maximale du courant magnétisant dans un seul composant dans le cas d'une alimentation régulière

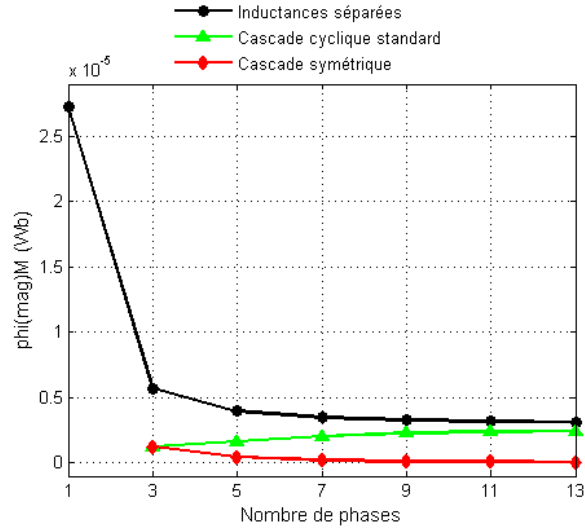


FIG. 3.13 – Evolution du flux magnétisant maximal dans un seul composant dans le cas d'une alimentation régulière

3.3.2.3 Cas d'une alimentation permutée

Nous avons montré dans le chapitre 2 qu'une permutation judicieuse de l'ordre de succession des phases permet d'améliorer sensiblement la qualité du coupleur cascade cyclique qui retrouve des propriétés quasi-équivalente au montage cascade symétrique, avec un nombre de composants bien moindre. Cette amélioration apparaît très clairement sur les figures 3.14, 3.15, 3.16 et 3.17. En effet, si cette permutation de l'ordre de succession des phases n'a aucun effet sur les montages à inductances séparées et cascade symétrique (du fait de leur parfaite symétrie) nous constatons sur la figure 3.14 que le volume total dans le cas du montage cascade cyclique permuté a été très fortement réduit. Les courants de phases sont maintenant parfaitement conditionnés (Fig. 3.15 et Fig. 3.16) et l'augmentation du nombre de composants magnétiques est compensée par la diminution de la valeur efficace de ces courants.

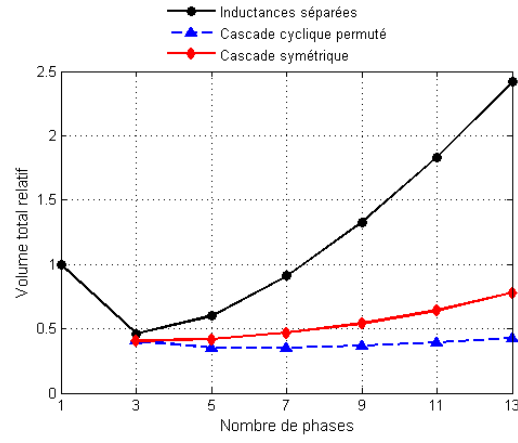


FIG. 3.14 – Evolution de volume total relatif en fonction du nombre de bras dans le cas d'une alimentation permutée

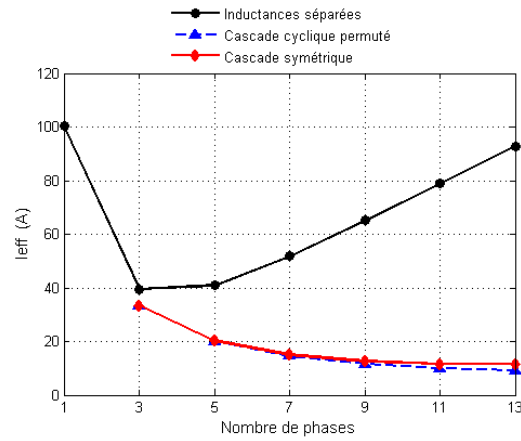


FIG. 3.15 – Evolution du courant efficace de phase dans le cas d'une alimentation permutée

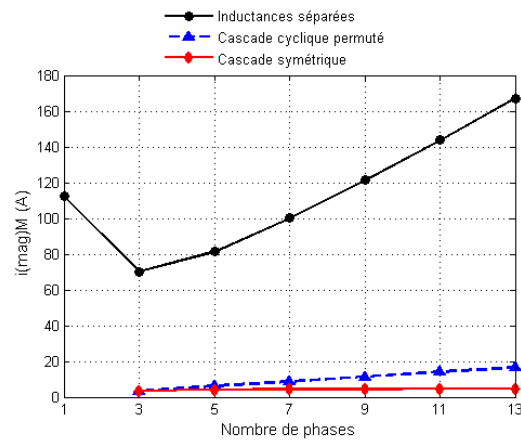


FIG. 3.16 – Evolution du courant magnétisant maximal dans un seul transformateur dans le cas d'une alimentation permutée

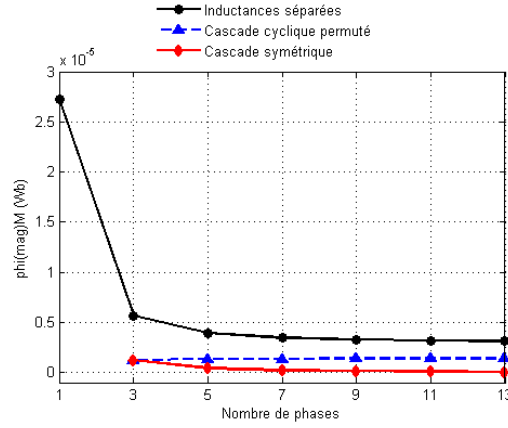


FIG. 3.17 – Evolution du flux magnétisant maximal dans un seul transformateur dans le cas d'une alimentation permutée

Une fois que le volume des composants magnétiques est calculé pour les différentes topologies et pour les deux modes d'alimentation, on peut déduire l'évolution de la densité de puissance correspondante. Dans [43], la densité de puissance est définie comme étant le ratio entre la puissance globale délivrée par le convertisseur, P_s , et le volume total occupé par ce dernier. Etant donné que les composants magnétiques occupent une portion importante du convertisseur, le volume global du convertisseur on va le confondre avec le volume des composants magnétiques. Sur la figure 3.18, on trace l'évolution de la densité volumique de puissance relative, par rapport au simple Buck, pour les différentes topologies et pour les deux modes d'alimentation. La densité de puissance est un bon indicateur montrant que le montage cascade cyclique dans le mode permuté est le montage le plus intéressant pour l'intégration de puissance avec un optimum obtenue pour $q = 5$ (pour ce cahier des charges). Les deux montages à inductances séparées et le montage cascade cyclique standard ne sont pas adaptés pour augmenter la densité de puissance du convertisseur dans le cas d'un parallélisme important. Le gain en densité de puissance est notable pour le montage cascade cyclique permuté à partir d'un nombre de phases égal à 5.

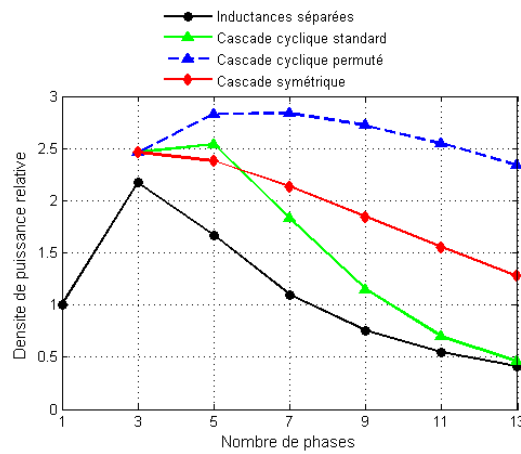


FIG. 3.18 – Evolution de la densité volumique de puissance relative en fonction de nombre de phases pour les différentes topologies

3.3.3 Conclusion partielle

De nombreux travaux rencontrés dans la littérature ont montré l'intérêt fonctionnel des convertisseurs entrelacés et magnétiquement couplés par des Transformateurs Inter-phases. Dans la première partie de ce chapitre, nous avons montré que ces montages, sous certaines conditions, sont également intéressants en termes de compacité. En particulier, les montages cascade symétrique et cascade cyclique permuté permettent d'augmenter le nombre de phases parallèles sans augmenter l'encombrement total des composants magnétiques.

Bien sûr cette première approche n'est pas suffisante et doit être complétée, par une prise en considération de l'évaluation des pertes, à la fois dans les composants actifs et passifs, ce qui fera l'objet de la partie suivante.

3.4 Evaluation théorique des pertes dans les différentes topologies

Dans la section précédente, à l'aide de la méthode du produit des aires, nous avons déterminé par simulation les topologies qui peuvent être intéressantes pour minimiser le volume global des composants magnétiques de filtrage au niveau de la sortie du convertisseur de puissance : le montage cascade symétrique et le montage cascade cyclique permuté sont les deux montages qui présentent le moins de volume. A ce stade, nous ne pouvons pas tirer une conclusion sur le choix de la bonne topologie. Une topologie intéressante doit présenter un bon rendement en minimisant l'échauffement ce qui aboutira à minimiser les systèmes de refroidissement et donc augmenter la densité de puissance du convertisseur. Ceci peut être acquis par la minimisation des pertes dans tous les composants du convertisseur. Les pertes dans les composants ne dépendent pas seulement de leurs technologies et de leurs matériaux, ils dépendent fortement de leurs excitations. Par exemple, pour un nombre de phases donné, une topologie d'entrelacement possédant le minimum du courant efficace est intéressante puisque ceci minimise les pertes ohmiques dans les composants.

Dans cette section, nous comparons les pertes globales pour les mêmes montages que nous avons considérés dans la section précédente. Le cahier des charges que nous nous sommes fixé est le même que celui défini dans la section précédente pour estimer le volume des composants magnétiques. Notre étude sera divisée en deux parties : une première partie est consacrée à l'étude de différentes pertes dans les semi-conducteurs de puissance et dans la deuxième partie, on étudie les pertes dans les composants passifs.

3.4.1 Estimation des pertes dans les semi-conducteurs

Dans cette partie, nous analysons et comparons par simulation l'évolution des pertes dans les semi-conducteurs pour les topologies de convertisseurs considérées en fonction du nombre de phases. Notre but est de trouver le montage et le nombre de phases qui permettent d'avoir le minimum de pertes. Dans les deux cas d'entrelacement (à inductances séparées et à Transformateurs Inter-phases), le convertisseur DC/DC à redresseur synchrone est considéré.

Dans un premier temps, afin de disposer d'un niveau de pertes de référence, on détermine pour le même cahier des charges les pertes dans les semi-conducteurs dans un simple Buck à redresseur synchrone puisque ces pertes ont déjà été étudiées dans la littérature. Ensuite, nous déduisons des équations génériques permettant de calculer approximativement les pertes dans les convertisseurs entrelacés parallèles pour un nombre quelconque de bras.

3.4.1.1 Estimation des pertes dans un Buck à redresseur synchrone

Le convertisseur Buck à redresseur synchrone, dont on étudie les pertes dans les semi-conducteurs, est illustré par la figure 3.19.

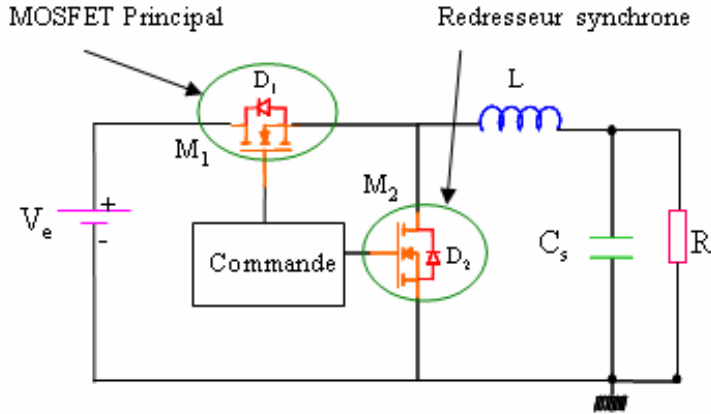


FIG. 3.19 – Simple Buck à redresseur synchrone

Nous avons calculé ces pertes en se basant sur deux notes d'application [44, 45]. Les principales pertes dans les MOSFETs sont les pertes par commutation, les pertes par conduction, les pertes dans la diode (pertes par conduction et pertes de recouvrement inverse) et les pertes pour charger la grille. Pour ne pas surcharger le document, la méthode de calcul de ces pertes est détaillée dans l'annexe C. Ces différentes pertes s'expriment de la façon suivante :

– Pertes par commutation :

- Pertes par commutation dans le MOSFET M_1 :

$$P_{com}(M_1) = \frac{1}{2} \cdot f_{sw} \cdot V_e \cdot I_L \cdot (t_{on} + t_{off}) \quad (3.27)$$

- Pertes par commutation dans le MOSFET M_2 :

$$P_{com}(M_2) = \frac{1}{2} \cdot f_{sw} \cdot V_F \cdot I_L \cdot (t_{on} + t_{off}) \quad (3.28)$$

avec f_{sw} : fréquence de découpage [kHz], V_e : tension du bus d'entrée [V], V_F : chute de tension directe aux bornes de la diode de roue libre D_2 [V], I_L : courant moyen dans l'inductance qu'on peut confondre avec le courant moyen de sortie I_s [A], t_{on} et t_{off} sont respectivement les temps de commutation à l'amorçage et au blocage du MOSFET [s]

– Pertes par conduction :

- Pertes par conduction dans le MOSFET M_1 :

$$P_{cond}(M_1) = I_{L_{eff}}^2 \cdot R_{DSOn_1} \cdot D \quad (3.29)$$

- Pertes par conduction dans le MOSFET M_2 :

$$P_{cond}(M_2) = I_{L_{eff}}^2 \cdot R_{DSOn_1} \cdot (1 - D) \quad (3.30)$$

avec D : le rapport cyclique, R_{DSOn_1} : résistance à l'état passant du composant semi-conducteur dans un simple Buck [Ω] et $I_{L_{eff}}$: courant efficace dans l'inductance qu'on peut confondre avec le courant efficace de sortie [A]

- Pertes dans la diode :
 - Pertes par conduction dues au temps mort

$$P_{t_{mort}} = t_{mort} \cdot V_F \cdot I_L \cdot f_{sw} \quad (3.31)$$

avec t_{mort} : le temps mort [s]

- Pertes de recouvrement inverse

$$P_{Q_{rr}} = V_e \cdot Q_{rr1} \cdot f_{sw} \quad (3.32)$$

avec Q_{rr1} : charge de recouvrement inverse fournie dans les datasheets du fabricant. L'indice '1' pour indiquer qu'il s'agit de la charge mise en jeu dans le cas d'un convertisseur à une seule cellule.

- Les pertes pour charger la grille

$$P_G = V_G \cdot Q_{G1} \cdot f_{sw} \quad (3.33)$$

avec Q_{G1} : quantité de charge

Les simulations d'évaluation des ces pertes ont été réalisées dans les conditions suivantes :

- Tension d'entrée, $V_e = 12V$
- Rapport cyclique, $D = 50 \%$
- Courant de sortie, $I_s = 100A$
- Ondulation crête-crête du courant de sortie, $\Delta I_s = 20 \%$ I_s
- Ondulation de la tension d'entrée, $\Delta V_e = 5 \%$ V_e
- Ondulation de la tension de sortie, $\Delta V_s = 5 \%$ V_s
- Fréquence de découpage, $f_{sw} = 500kHz$
- Densité du courant, $J = 5A/mm^2$

Les MOSFETs que nous avons considéré pour estimer les différentes pertes sont fabriqués par Infineon : *BSC03N03MSG* (100A/30V). Dans le cas où le rapport cyclique est égal à 50%, nous avons choisi les deux MOSFETs high-side (M_1) et low-side (M_2) identiques. Dans les applications à faible rapport cyclique, le MOSFET M_2 conduit plus longtemps que M_1 , en pratique pour minimiser les pertes en conduction dans M_2 , la résistance à l'état passant de ce dernier est choisi faible [44]. Dans le tableau 3.2 sont résumés les paramètres du circuit ainsi que les principales caractéristiques nécessaires pour estimer les pertes dans les semi-conducteurs dans le cas d'un simple Buck.

A partir des équations précédentes (expressions 3.27, 3.28, 3.29, 3.30, 3.31, 3.32 et 3.33) et des données du tableau 3.2, nous avons déterminé les différentes pertes approximatives, dans les semi-conducteurs dans un simple Buck. Ces pertes sont données dans le tableau 3.3.

| Paramètres | Valeurs | Unité |
|---|---------|-----------|
| V_g : tension appliquée à la grille | 5 | V |
| Q_{GD1} : charge dans le condensateur grille-drain C_{GD} | 5.9 | nC |
| Q_{G1} : charge totale dans la grille | 27 | nC |
| R_{DSON1} : résistance à l'état passant du composant | 3.8 | $m\Omega$ |
| V_P : tension du plateau | 2.8 | V |
| R_{G1} : résistance de grille | 1.6 | Ω |
| Q_{rr1} : charge de recouvrement inverse | 27 | nC |
| V_F : chute de tension directe de la diode | 0.8 | V |
| f_{sw} : fréquence de découpage | 500 | kHz |
| t_{on} : temps de commutation à la mise en conduction | 4.3 | ns |
| t_{off} : temps de commutation au blocage | 4.3 | ns |
| t_{mort} : temps mort | 35 | ns |

TAB. 3.2 – Caractéristiques du BSC03N03MS G et paramètres du circuit

| | | |
|-----------------------------------|----------------|--------|
| Pertes par commutation (W) | M_1 | 2.575 |
| | M_2 | 0.172 |
| Pertes par conduction (W) | M_1 | 19.095 |
| | M_2 | 19.095 |
| Pertes dans la diode (W) | $P_{t_{mort}}$ | 1.4 |
| | $P_{Q_{rr}}$ | 0.18 |
| Pertes pour charger la grille (W) | M_1 | 0.067 |
| | M_2 | 0.067 |
| Pertes totales (W) | 42.652 | |

TAB. 3.3 – Pertes dans les semi-conducteurs dans un simple Buck avec : $V_e = 12V$, $V_s = 6V$, $I_s = 100A$ et $f_{sw} = 500kHz$

La figure 3.20 montre la répartition de ces pertes. Comme nous pouvons le remarquer immédiatement, les pertes en conduction sont les plus élevées dans ce type d'application à fort courant.

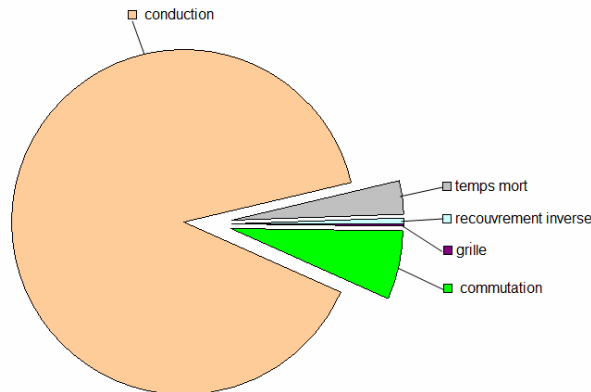


FIG. 3.20 – Répartition des pertes dans les semi-conducteurs dans un simple Buck à redresseur synchrone

3.4.1.2 Expressions des pertes dans des convertisseurs DC/DC multicellulaires parallèles

Pour calculer les pertes dans ces convertisseurs multicellulaires parallèles, nous avons adopté les hypothèses suivantes :

- Tous les MOSFETs ont la même technologie
- La densité du courant J dans les semi-conducteurs est constante quel que soit le nombre de phases en parallèle : $J = I/S = \text{constante}$ avec S : surface de la puce et I : courant traversant la puce, donc si le courant I diminue, la surface S diminue à son tour. Donc quel que soit le nombre de phases, la surface totale du silicium est constante. Le schéma de la figure 3.21 récapitule cette hypothèse.

D = 50 %





| | 1 cellule | 2 cellules | |
|--------------|---|---|-----|
| MOSFET M_1 |  |  | ... |
| MOSFET M_2 |  |  | |
| | 100A | 50A + 50A | |

FIG. 3.21 – Evolution de la surface du silicium des composants de puissance en fonction du nombre de cellules en parallèle

Ces hypothèses permettent de tirer les constatations suivantes pour une même technologie de MOSFET :

- Les pertes par commutation (eq. 3.27 et eq. 3.28) sont proportionnelles aux temps de commutation à la mise en conduction t_{on} et au blocage t_{off} . Ces temps de commutation sont déterminés en fonction des quantités de charges mises en jeu en commutation (annexe C). Ces charges sont proportionnelles à la surface de la puce. Au fur et à mesure que la surface S de la puce diminue lorsque le nombre de phases augmentent, ces temps de commutation diminuent aussi.
- Les pertes par conduction (eq. 3.29 et eq. 3.30) sont proportionnelles à la résistance à l'état passant du composant. Cette dernière est inversement proportionnelle à la surface de la puce. Si la surface S de la puce diminue, la résistance $R_{DS(on)}$ augmente.
- Les pertes dans la diode de roue libre sont dues au temps mort et au recouvrement inverse (eq. 3.31 et eq. 3.32). Le temps mort est imposé par le driver choisi. Les pertes dues au recouvrement inverses sont proportionnelles à la charge recouvrée Q_{rr} qui est proportionnelle au courant qui passe dans la puce. Si le courant I qui traverse la puce diminue, la charge recouvrée diminue aussi.
- Les pertes pour charger la grille (eq. 3.33) sont proportionnelles à la quantité de charges dans la grille et donc proportionnelle à la surface de la puce. Si la surface S de la puce diminue, la charge présente dans la grille diminue à son tour.

Dans ces conditions et à partir des expressions des pertes dans un simple Buck présentées auparavant, nous avons pu déduire des expressions de pertes génériques en fonction du nombre de phases ' q ' dans chaque MOSFET traversé par le courant I_s/q . Ces ex-

pressions sont détaillées dans l'annexe C. Les pertes par phase s'expriment de la façon suivante :

– Pertes par commutation :

- Pertes par commutation dans le MOSFET M_{1_k} :

$$P_{com}(M_{1_k}) = \frac{1}{2} \cdot f_{sw} \cdot V_e \cdot I_{ph} \cdot (t_{on} + t_{off}) = \frac{1}{2} \cdot f_{sw} \cdot V_e \cdot \frac{I_s}{q} \cdot (t_{on} + t_{off}) \quad (3.34)$$

- Pertes par commutation dans le MOSFET M_{2_k} :

$$P_{com}(M_{2_k}) = \frac{1}{2} \cdot f_{sw} \cdot V_F \cdot I_{ph} \cdot (t_{on} + t_{off}) = \frac{1}{2} \cdot f_{sw} \cdot V_F \cdot \frac{I_s}{q} \cdot (t_{on} + t_{off}) \quad (3.35)$$

avec M_{1_k} : le MOSFET M_1 de la phase k avec $k = \{1, 2, 3, \dots, q\}$, M_{2_k} : le MOSFET M_2 de la phase k et I_{ph} : courant moyen de la phase k .

– Pertes par conduction :

- Pertes par conduction dans le MOSFET M_{1_k} :

$$P_{cond}(M_{1_k}) = I_{(ph)_{eff}}^2 \cdot (q \cdot R_{DSOn_1}) \cdot D \quad (3.36)$$

- Pertes par conduction dans le MOSFET M_2 :

$$P_{cond}(M_{2_k}) = I_{(ph)_{eff}}^2 \cdot (q \cdot R_{DSOn_1}) \cdot (1 - D) \quad (3.37)$$

avec $I_{(ph)_{eff}}$: courant efficace de phase [A] et $q \cdot R_{DSOn_1}$: résistance à l'état passant du composant semi-conducteur dans chaque phase [Ω]

– Pertes dans la diode :

- Pertes par conduction dues au temps mort

$$P_{t_{mort_k}} = t_{mort} \cdot V_F \cdot \frac{I_s}{q} \cdot f_{sw} \quad (3.38)$$

avec t_{mort} : temps mort [s]

- Pertes de recouvrement inverse

$$P_{Q_{rr_k}} = V_e \cdot \frac{Q_{rr1}}{q} \cdot f_{sw} \quad (3.39)$$

– Les pertes pour charger la grille dans les MOSFETs M_{1_k} et M_{2_k}

$$P_G(M_{1_k}) = P_G(M_{2_k}) = V_G \cdot \frac{Q_{G1}}{q} \cdot f_{sw} \quad (3.40)$$

3.4.1.3 Evolution des pertes dans les semi-conducteurs dans les différentes configurations

L'objectif de ce paragraphe est de voir l'évolution en fonction du nombre de phases des pertes totales dans les semi-conducteurs pour les topologies suivantes : les inductions séparées, le montage cascade cyclique (standard et permuté) et le montage cascade symétrique.

Nous avons intégré les expressions de pertes obtenues dans le paragraphe précédent (expressions 3.34, 3.35, 3.36, 3.37, 3.38, 3.39 et 3.40) dans les mêmes routines Matlab que nous avons utilisées pour évaluer le volume des composants magnétiques. Etant donné

que dans le cas de convertisseurs multiphasés chaque phase fournit $(1/q)$ de la puissance totale, dans chaque routine Matlab associée à chaque topologie, on calcule seulement les pertes dans une seule phase, puis on multiplie par le nombre total de phases. Les différents paramètres pour calculer les pertes se déduisent directement du tableau 3.2 et du cahier des charges que nous avons fixé. Nous supposons que nous avons le même driver quel que soit le nombre de phases parallèles.

Rappelons que toutes les topologies étudiées diffèrent seulement au niveau de l'ondulation du courant de phases et donc du courant efficace. A priori, pour un nombre de phases donné, toutes les configurations posséderaient les mêmes pertes si le calcul de ces dernières ne tenait pas compte du courant efficace. D'après les équations : 3.34, 3.35, 3.38, 3.39 et 3.40, les pertes individuelles (par cellule) par commutation, les pertes dans la diode dues au temps mort, les pertes de recouvrement inverse et les pertes pour charger la grille, diminuent au fur et à mesure qu'on augmente le nombre de phases.

Pour retrouver les pertes globales, il suffit de multiplier ces expressions (3.34, 3.35, 3.38, 3.39 et 3.40) par le nombre total de phases et nous retrouvons les mêmes expressions qu'un simple Buck (expressions 3.27, 3.28, 3.31, 3.32 et 3.33). Les pertes globales restent alors égales à celles présentes dans un simple Buck quel que soit le nombre de phases. La tableau 3.4 montre ces pertes globales obtenues dans les convertisseurs multiphasés.

| | | |
|---|------------------------------|-------|
| Pertes totales par commutation (W) | $q \cdot P_{com}(M_{1_k})$ | 2.575 |
| | $q \cdot P_{com}(M_{2_k})$ | 0.172 |
| Pertes totales dans la diode (W) | $q \cdot P_{\iota_{mort_k}}$ | 1.4 |
| | $q \cdot P_{Q_{rr_k}}$ | 0.18 |
| Pertes totales pour charger la grille (W) | $q \cdot P_G(M_{1_k})$ | 0.067 |
| | $q \cdot P_G(M_{2_k})$ | 0.067 |

TAB. 3.4 – Pertes dans les semi-conducteurs dans un convertisseur multiphasé pour un nombre quelconque de phase avec : $V_e = 12V$, $V_s = 6V$, $I_s = 100A$ et $f_{sw} = 500kHz$

D'après le tableau 3.4, le parallélisme massif n'aboutit pas à une augmentation de ces pertes par rapport au simple Buck mais il permet de distribuer les pertes et permet d'utiliser des composants de plus faible calibre au fur et à mesure qu'on augmente le nombre de phases parallèles. Par contre les pertes en conduction sont calculées en fonction du courant efficace. La figure 3.22 montre, pour les montages étudiés, l'évolution des pertes en conduction en fonction du nombre de phases.

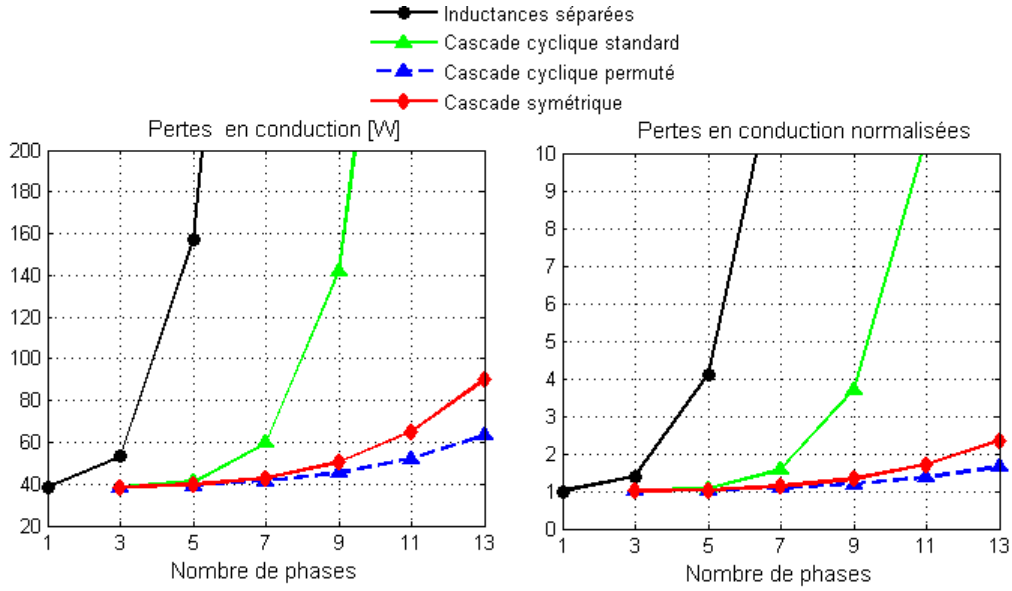


FIG. 3.22 – Evolution des pertes en conduction dans les semi-conducteurs pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$ et $f_{sw} = 500kHz$

Sur cette dernière figure on montre à droite les pertes normalisées par rapport aux pertes dans un simple Buck. On remarque bien que l'allure de cette courbe est imposée par l'allure du courant efficace montré par les figures 3.11 et 3.15. D'après la figure 3.22, nous pouvons tirer les conclusions suivantes :

- Le montage à inductance séparées est mal adapté à une augmentation du nombre de phases car, à ondulation du courant de sortie fixée, la valeur de l'inductance L (L_m) par phase diminue, ce qui entraîne une augmentation forte de l'ondulation du courant par phase et donc une augmentation forte du courant efficace et donc des pertes en conduction.
- Quant au montage cascade cyclique avec une alimentation régulière, il n'est pas non plus intéressant car sa capacité de couplage diminue avec le nombre de phase ce qui fait apparaître rapidement une composante harmonique importante à la fréquence de découpage dans les courants de phase et donc une augmentation forte du courant efficace et donc des pertes.
- Le montage cascade symétrique conserve une bonne qualité de couplage au fur et à mesure qu'on augmente le nombre de phases. Ce qui permet de conditionner l'ondulation de courants de phase et donc réduire les pertes.
- Nous avons montré dans le chapitre 2 qu'une permutation judicieuse de l'ordre de succession des phases permet d'améliorer sensiblement la qualité du montage cascade cyclique qui retrouve des propriétés quasi-équivalentes au montage cascade symétrique, avec un nombre de composants bien moindre. D'une manière générale, pour un nombre impair de phases, le déphasage optimal est égal à $\pi - \pi/q$. Les courants de phases sont maintenant parfaitement conditionnés d'où la diminution de la valeur efficace de ces courants et par conséquent des pertes en conduction.

Sur les figures 3.23 et 3.24, on présente les pertes globales dans le silicium ainsi que le rendement du convertisseur sans tenir compte des composants passifs. Il est évident que l'évolution des pertes globales, en fonction de nombre de phase, est imposée par l'évolution

des pertes en conduction puisque les autres pertes sont indépendantes du nombre de phases (Tab. 3.4).

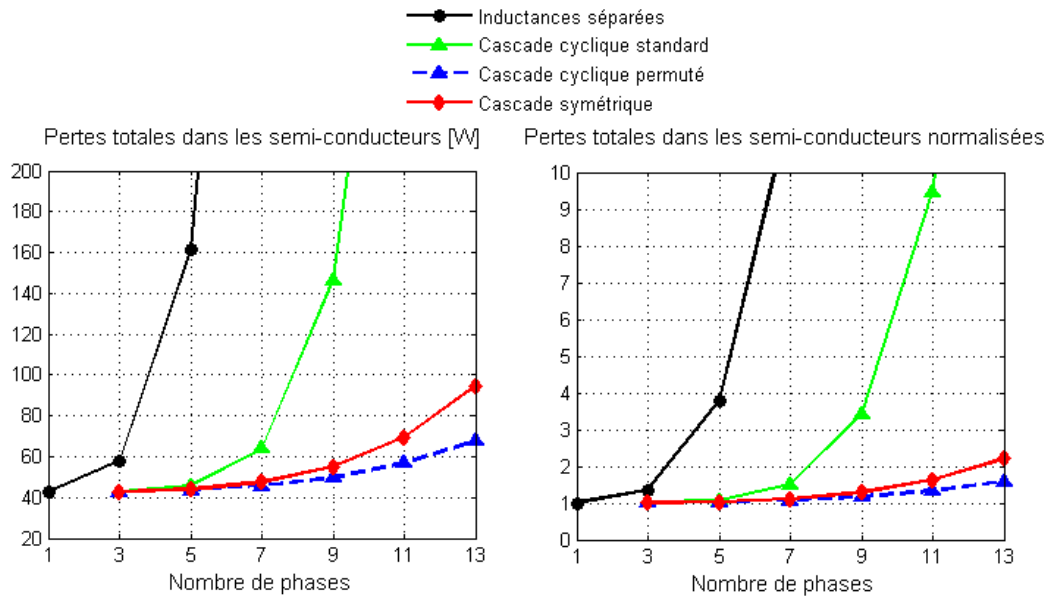


FIG. 3.23 – Evolution des pertes totales dans les semi-conducteurs pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$ et $f_{sw} = 500kHz$

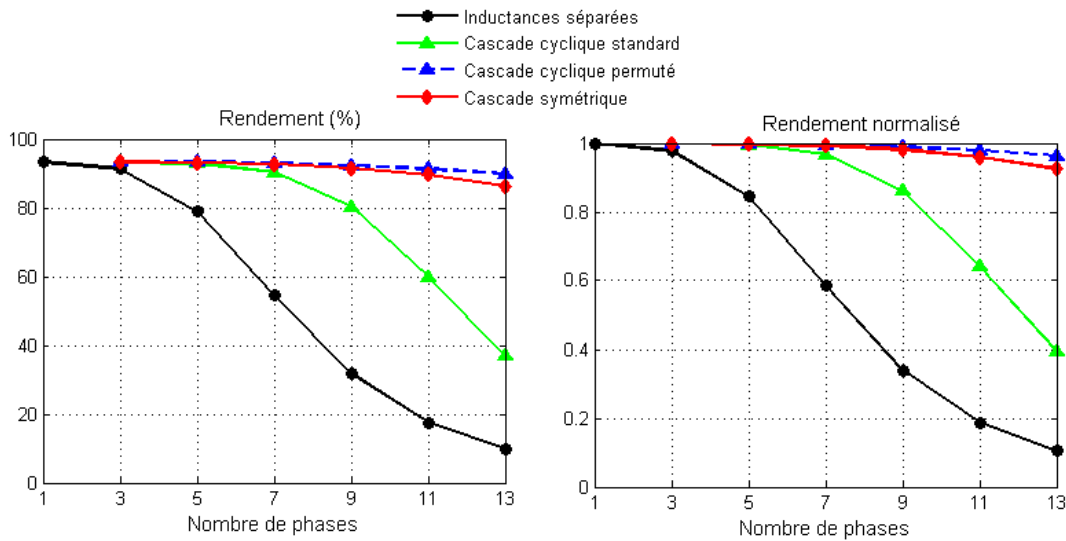


FIG. 3.24 – Rendement lié au composants actifs pour les différentes topologies, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$ et $f_{sw} = 500kHz$

Les deux montages cascade cyclique en mode d'alimentation permutée et le montage cascade symétrique sont les plus intéressants pour un parallélisme massif. Pour ce cahier des charges, c'est le montage cascade cyclique "permuté" qui présente le minimum de pertes à partir de $q = 7$. A ce stade, nous ne pouvons pas confirmer notre choix avant qu'on analyse l'évolution des pertes dans les éléments passifs. Le montage cascade symétrique met en jeu un nombre important de TIs et il est possible que ce montage ne soit pas avantageux d'un point de vue pertes dans ces composants. Pour cette raison et afin de compléter notre analyse, dans la partie suivante nous présentons les pertes dans les composants passifs dans les différentes topologies.

3.4.2 Estimation des pertes dans les composants passifs pour les différentes topologies

Dans cette partie, nous nous intéressons aux pertes dans les éléments passifs du convertisseur :

- Pertes dans les composants magnétiques (inductances et Transformateurs Inter-phases)
- Pertes dans les condensateurs d'entrée C_e et de sortie C_s

Il ne s'agit pas ici d'utiliser des modèles sophistiqués mais des modèles qui nous permettent de calculer simplement des tendances d'évolution des pertes en fonction du nombre de cellules mises en parallèle.

3.4.2.1 Calcul de pertes dans les composants magnétiques

Dans les composants magnétiques il existe des pertes dans le noyau magnétique (pertes fer) et des pertes dans les bobinages (pertes cuivre).

• Procédure de calcul de pertes fer

Il existe deux types de pertes : pertes par hystérésis et pertes par courant de Foucault [46]. Les pertes fer dépendent de la forme d'ondes de l'induction magnétique, de la fréquence, de niveau d'induction et de la température. L'approche la plus utilisée (en première approximation) pour estimer les pertes dans les composants magnétiques de puissance (machines électriques, inductances et transformateurs) est la relation de Steinmetz [47, 48] :

$$\overline{P_v} = k_{fer} \cdot f_{sw}^\alpha \cdot \hat{B}^\beta \quad (3.41)$$

avec $\overline{P_v}$ la valeur moyenne de la densité volumique de pertes fer (kW/m^3). Les coefficients k_{fer} et les exposants α et β sont des paramètres caractéristiques à chaque matériau magnétique et ils peuvent être extraits de mesures fournies par les fabricants. Les coefficients de pertes magnétiques pour quelques types de matériaux sont donnés dans [49]. Ces coefficients et la relation de Steinmetz sont basées sur des excitations sinusoïdales. Toutefois en électronique de puissance, les formes d'ondes d'induction magnétique peuvent avoir des formes non-sinusoïdales et le calcul des pertes avec l'équation (3.41) n'est plus valable. Rappelons que l'objectif dans ce travail est de comparer approximativement les pertes dans les différentes configurations d'entrelacement. Le calcul des pertes fer en utilisant la relation de Steinmetz n'est qu'une approximation et qui, nous l'espérons, ne peut pas influencer fortement les résultats comparatifs. Le volume de fer s'exprime par :

$$Vol_{fer} = S_F \cdot l \quad (3.42)$$

avec S_F : la surface effective du noyau magnétique et l : la longueur moyenne du circuit magnétique. L'inductance magnétisante L_m s'exprime en fonction des paramètres du circuit magnétique comme suit :

$$L_m = N^2 / R_f = N^2 \cdot \mu \cdot S_F / l \quad (3.43)$$

avec R_f : la réluctance du circuit magnétique et μ : la perméabilité du matériau magnétique. D'où le volume de fer s'exprime comme suit :

$$Vol_{fer} = \frac{N^2 \cdot S_F^2 \cdot \mu}{L_m} \quad (3.44)$$

Dans notre application ($f_{sw} = 500kHz$) nous avons choisi le matériau de puissance 3F35 (à $100^\circ C$: $K_{fer} = 1.23e-11$; $\alpha = 2.95$; $\beta = 2.94$; $\mu_r = 1400$). Dans nos routines

de calcul, nous déterminons la variation crête-crête de la composante alternative de l'induction magnétique ensuite on déduit la densité de pertes fer décrite par la relation 3.41. Pour estimer les pertes dans les différentes topologies, une initialisation arbitraire est indispensable. Nous avons fixé une valeur d'induction maximale à ne pas dépasser pour tous les montages : $B_{max} = 100\text{mT}$ et un nombre de spire N égale 1. Les pertes fer s'expriment alors comme suit :

$$P_{fer} = \overline{P_v} \cdot Vol_{fer} = k_{fer} \cdot f_{sw}^\alpha \cdot \hat{B}^\beta \cdot \frac{N^2 \cdot S_F^2 \cdot \mu}{L_m} \quad (3.45)$$

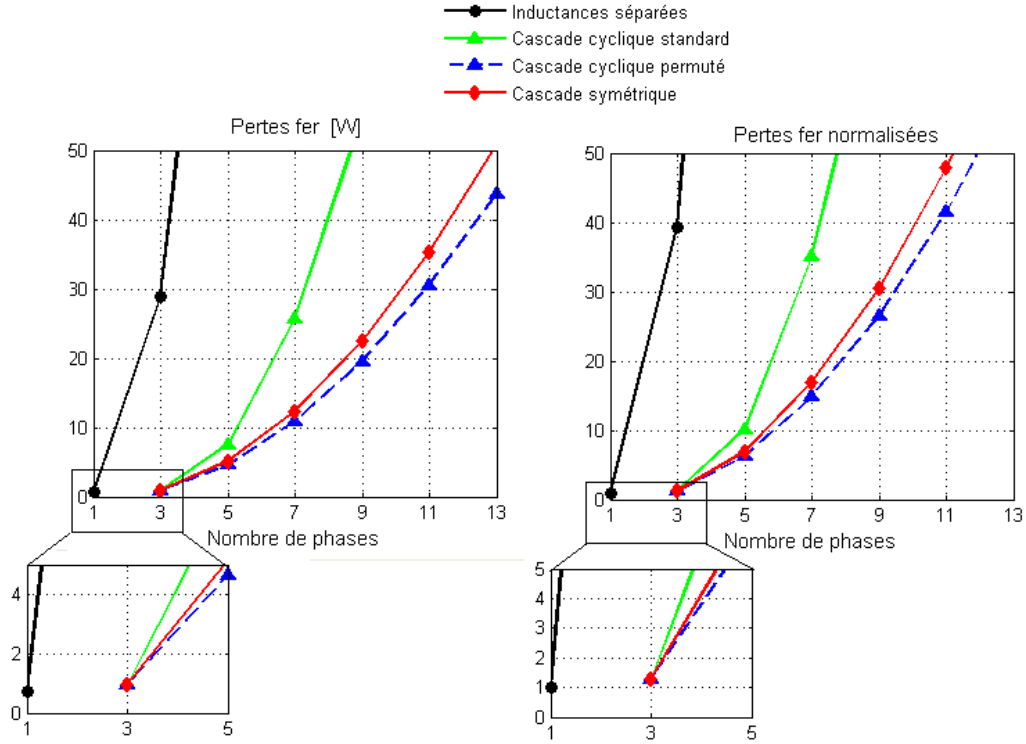


FIG. 3.25 – Evolution des pertes fer pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500\text{kHz}$

La figure 3.25 montre l'évolution en fonction de nombre de phases des pertes fer dans les quatre topologies étudiées. Nous remarquons que les tendances des pertes fer dans les différents montages sont similaires à celles obtenues dans la cas des pertes en conduction : les montages cascade symétrique et le montage cascade cyclique en mode permuté sont les plus intéressants.

• Procédure de calcul des pertes cuivre

Les pertes cuivre dépendent de la fréquence des courants qui circulent dans les bobinages. En présence de courants alternatifs à haute fréquence, la répartition de la densité du courant dans le cuivre est modifiée : c'est l'effet du courant de foucault entraînant la modification de la résistance d'où la définition d'une résistance "alternative", R_{AC} . L'effet de courant de foucault comprend l'effet de peau et l'effet de proximité. En faible fréquence, on définit une résistance "continue", DCR et le courant circule uniformément dans le bobinage. D'après [50] et pour une analyse uni-dimensionnel, ces pertes cuivre

s'expriment par :

$$P_{cu} = DCR_1 I_{1RMS}^2 \frac{1}{K_1} \sum_{P_1=1}^{K_1} \sum_{h=0}^{\infty} \frac{R_{AC}(h, f, P_1)}{DCR_1(P_1)} \frac{I_{1hRMS}^2}{I_{1RMS}^2} + DCR_2 I_{2RMS}^2 \frac{1}{K_2} \sum_{P_2=1}^{K_2} \sum_{h=0}^{\infty} \frac{R_{AC}(h, f, P_2)}{DCR_2(P_2)} \frac{I_{2hRMS}^2}{I_{2RMS}^2} \quad (3.46)$$

Avec :

- I_{1RMS}, I_{2RMS} : courants efficaces dans les enroulements primaires et secondaires [A]
- DCR_1, DCR_2 : les résistances DC des enroulements primaires et secondaires [Ω]
- $R_{AC}(h, f, P_1), R_{AC}(h, f, P_2)$: les résistances alternatives de la couche P, pour l'harmonique h (fréquence $h.f_{sw}$) et K_1, K_2 : le nombre total de couches par bobinage.

Dans le cadre de notre étude, nous tenons compte seulement des pertes DC. Dans les routines MATLAB, nous utilisons la relation suivante :

$$P_{cu} = DCR_1 I_{1RMS}^2 + DCR_2 I_{2RMS}^2 \quad (3.47)$$

Quel que soit le nombre de phases parallèles, nous considérons la même densité de courant, J , donc au fur et à mesure qu'on augmente le nombre de phases, on diminue la section du fil du cuivre et donc la résistance augmente. Nous prenons comme référence la résistance DC dans un simple Buck. La valeur de cette résistance est choisie en se basant sur des applications de puissance similaires : DCR (simple Buck) = $3m\Omega$ et la résistance de l'enroulement pour q phases et pour une même densité de courant est égale à $q.DCR$. Sur la figure 3.26, sont illustrées, en fonction du nombre de phases, les pertes totales cuivre pour les quatre montages. Nous pouvons constater que le grand nombre de transformateurs mis en jeu dans le montage cascade symétrique est à l'origine de ses pertes élevées. En effet, ce montage contient un nombre total de transformateur égal à $(q.(q-1)/2)$ tandis que le montage cascade cyclique contient seulement q transformateurs : le grand nombre de transformateurs dégrade la qualité du montage cascade symétrique. Le montage cascade cyclique en alimentation permutée est le plus intéressant : nous avons vu qu'avec la permutation, l'ondulation du courant de phase diminue par rapport à la solution standard et donc le courant efficace diminue à son tour. En plus, dans le montage cascade cyclique il y a moins de transformateurs que dans le cas de montage cascade symétrique.

Nous remarquons, pour ce cahier des charges, que les pertes cuivre dans les composants magnétiques sont plus importantes que les pertes fer d'où l'intérêt de les réduire en choisissant la bonne topologie.

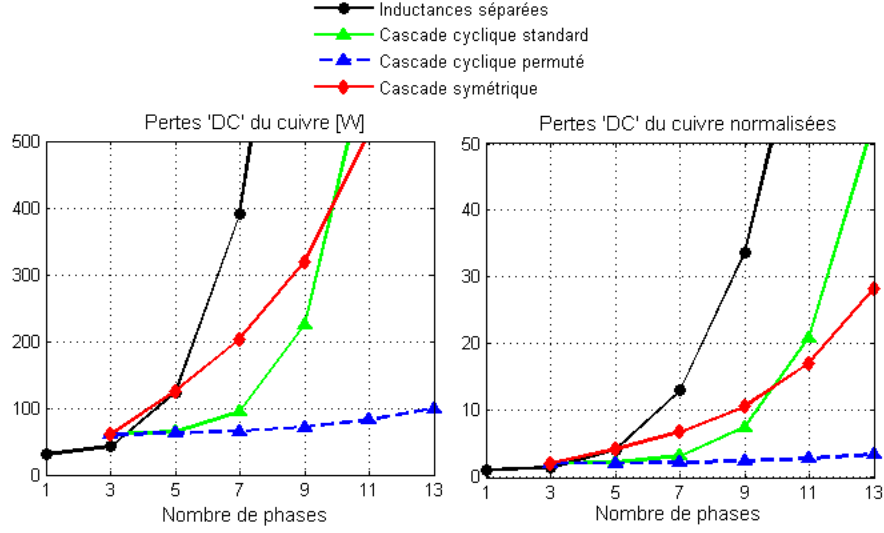


FIG. 3.26 – Evolution des pertes cuivre pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$

3.4.2.2 Calcul de pertes dans les condensateurs

Les pertes dans les condensateurs d'entrée et de sortie peuvent être estimées en multipliant le courant efficace du condensateur, $I_{C_{RMS}}$, par la résistance série du condensateur, ESR (Equivalent Series Resistance). Cette approche reste valable si tout le courant efficace passe entièrement dans le condensateur. En pratique, dans les convertisseurs, si on considère par exemple le bus d'entrée, la capacité d'entrée est constituée par la combinaison de différents condensateurs : 1 ou 2 condensateurs électrolytiques en aluminium et 4 condensateurs céramiques de découplage. Ces derniers sont placés le plus près possible de la cellule de commutation de chaque phase. Ces condensateurs sont distribués sur le PCB (Printed Circuit Board). Cette distribution spatiale implique la présence d'impédances entre les différents condensateurs ce qui redistribue le courant circulant dans ces condensateurs. Pour des raisons de simplification dans le cadre de cette étude comparative, nous supposons que quel que soit la topologie d'entrelacement, nous considérons un seul condensateur à l'entrée et à la sortie du convertisseur (Fig.3.6).

Pour estimer les pertes dans les deux condensateurs, nous avons calculé le courant efficace dans ces condensateurs en fonction de nombre de phases et des paramètres imposés par le cahier des charges

• Courant efficace dans le condensateur d'entrée

Le calcul détaillé du courant efficace dans le condensateur d'entrée se trouve dans l'annexe E. Ce courant s'exprime en fonction du nombre de phases, du point de fonctionnement et des spécifications du cahier des charges comme suit :

$$I_{C_{eRMS}} = \sqrt{I_s^2 \left(D - \frac{(k-1)}{q}\right) \left(\frac{k}{q} - D\right) + \frac{\Delta^2 I_{ph}^2}{D^2} \frac{q}{12} \left[k^2 \left(D - \frac{(k-1)}{q}\right)^3 + (k-1)^2 \left(\frac{k}{q} - D\right)^3\right]} \quad (3.48)$$

Avec

- $I_{C_{eRMS}}$: courant efficace dans le condensateur d'entrée
- ΔI_{ph} : ondulation du courant de phases
- k : un entier $k \in [1, q]$ tel que $\frac{k-1}{q} < D \leq \frac{k}{q}$ [20]

Le courant efficace dans C_e est constitué de deux termes : le premier est fonction du courant de charge, I_s , ce qui implique que pour des applications fort courant, le courant $I_{C_{eRMS}}$ sera très élevée. Le deuxième terme est fonction de l'ondulation du courant de

phases. Cela veut dire que pour le montage qui présente une faible ondulation, le courant $I_{C_{e_{RMS}}}$ correspondant va être faible et donc on obtiendra moins de pertes ohmiques dans C_e .

Sur la figure 3.27, nous montrons l'évolution du courant efficace dans le condensateur d'entrée, en fonction de nombre de phases, pour les différentes topologies.

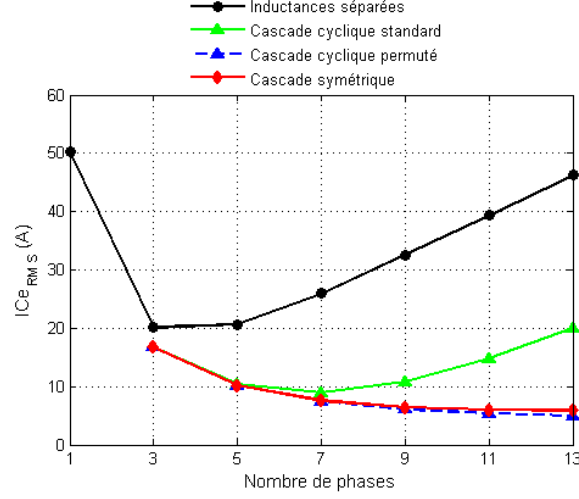


FIG. 3.27 – Courant efficace dans le condensateur d'entrée pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$

Pour le même courant I_s , nous pouvons tirer les conclusions suivantes :

- Le courant efficace dans le condensateur d'entrée est très élevé dans les inductances à cause de la forte ondulation du courant de phase ΔI_{ph} .
- L'alimentation permutée a permis de réduire le courant efficace dans le montage cascade cyclique
- Les montages cascade cyclique permuté et cascade symétrique permettent de réduire le courant efficace dans le condensateur d'entrée C_e

• Courant efficace dans le condensateur de sortie

Le calcul détaillé du courant efficace dans le condensateur de sortie se trouve dans l'annexe E. Ce courant s'exprime en fonction du nombre de phases, du point de fonctionnement et des spécifications du cahier des charges comme suit :

$$I_{C_{s_{RMS}}} = \frac{V_e T_{sw}}{\sqrt{12} L_{eq}} [qD - (k - 1)] \left[\frac{k}{q} - D \right] \quad (3.49)$$

avec

- $I_{C_{s_{RMS}}}$: courant efficace dans le condensateur de sortie
- k : un entier $k \in [1, q]$ tel que $\frac{k-1}{q} < D \leq \frac{k}{q}$
- L_{eq} : inductance qui conditionnant l'ondulation du courant de sortie. Cette inductance dépend du type du montage.

Sur la figure 3.28, nous montrons l'évolution du courant efficace dans le condensateur de sortie pour les différentes topologies. Le courant efficace dans C_s est constant quel que soit le nombre de cellules en parallèle et il est le même pour toutes les structures étudiées. Ceci s'explique par le fait que l'on impose le même cahier des charges pour toutes les topologies, c'est à dire le même courant de sortie et la même ondulation ΔI_s quel que soit le nombre de cellules.

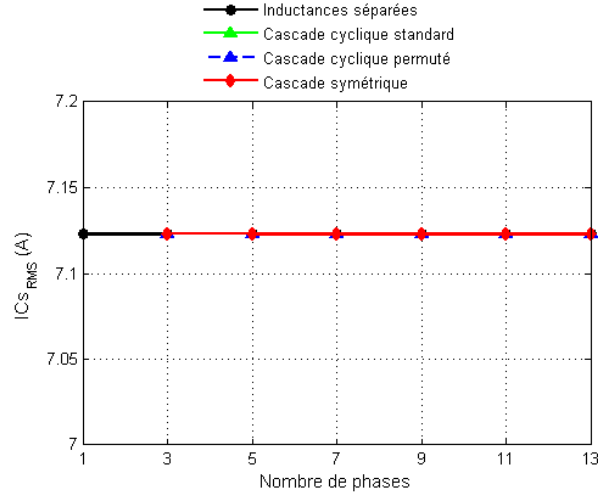


FIG. 3.28 – Courant efficace dans le condensateur de sortie pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$

Les pertes dans les condensateurs d'entrée, C_e et de sortie C_s s'expriment respectivement par les relations suivantes :

$$P_{C_e} = ESR_{C_e} \cdot I_{C_{eRMS}}^2 \quad (3.50)$$

$$P_{C_s} = ESR_{C_s} \cdot I_{C_{sRMS}}^2 \quad (3.51)$$

Avec :

- ESR_{C_e} : résistance série du condensateur d'entrée
- ESR_{C_s} : résistance série du condensateur de sortie

Nous avons considéré deux hypothèses : d'abord, les valeurs de ESR sont constantes en fonction de la fréquence sur la plage de fonctionnement de notre convertisseur. Ensuite, on suppose que les résistances ESR croissent lorsque la capacité diminue au fur et à mesure qu'on augmente le nombre de phases en parallèle. En effet, dans l'annexe D, nous avons montré que dans les convertisseurs entrelacés parallèles, quand on augmente le nombre de phases, les capacités d'entrée et de sortie diminuent.

En considérant la même technologie, les ESR augmentent. En considérant toujours le simple Buck comme référence, la valeur de ESR dans les condensateurs d'entrée et de sortie pour un nombre quelconque q de phases se déduisent de celles du Buck classique comme suit :

- $ESR_{qBucks(C_e)} = q \cdot ESR_{1Buck(C_e)}$
- $ESR_{qBucks(C_s)} = q \cdot ESR_{1Buck(C_s)}$

Avec :

- $ESR_{1Buck(C_e)}$ et $ESR_{1Buck(C_s)}$ sont respectivement les résistances série dans les deux condensateurs d'entrée et de sortie dans un simple Buck.
- $ESR_{qBucks(C_e)}$ et $ESR_{qBucks(C_s)}$ sont respectivement les résistances série dans les deux condensateurs d'entrée et de sortie pour q Bucks entrelacés.

Dans un but d'illustration nous avons choisi des valeurs typiques de ESR rencontrées dans les convertisseur de puissance à découpage. Dans nos routines de calcul, nous avons considéré les valeurs suivantes :

- $ESR_{1Buck(C_e)} = 80m\Omega$
- $ESR_{1Buck(C_s)} = 10m\Omega$

Sur les deux figures 3.29 et 3.30, on montre respectivement l'évolution des pertes dans C_e et C_s . En ce qui concerne les pertes dans C_s , nous remarquons que nous avons les mêmes pertes quel que soit le type de montage. Ceci est justifié par le fait qu'il n'y a pas de différences entre tous les montages d'un point de vue contraintes électriques au niveau de la sortie. Par contre, nous remarquons l'intérêt du couplage pour diminuer les pertes dans le condensateur d'entrée. Ceci est dû à la diminution du courant efficace (figure 3.27). Le montage cascade cyclique permutée est le montage qui présente le minimum de pertes.

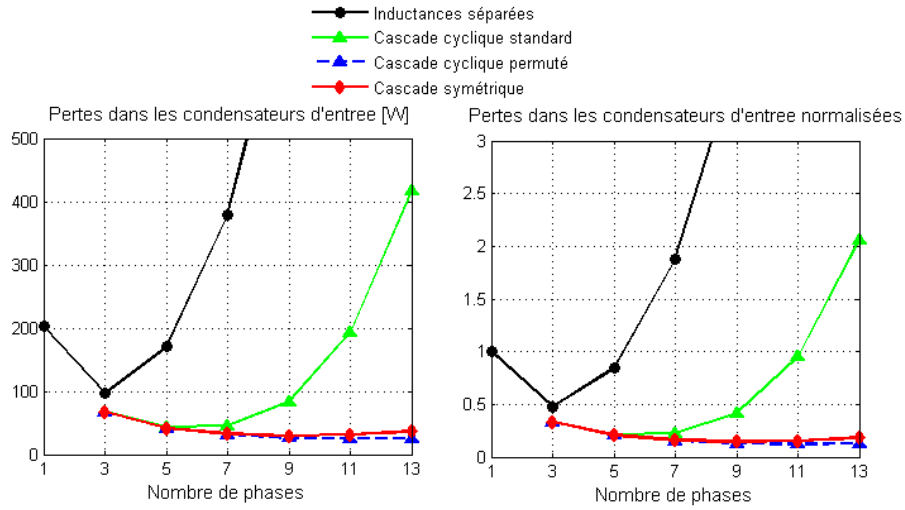


FIG. 3.29 – Evolution des pertes dans le condensateur d'entrée pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$

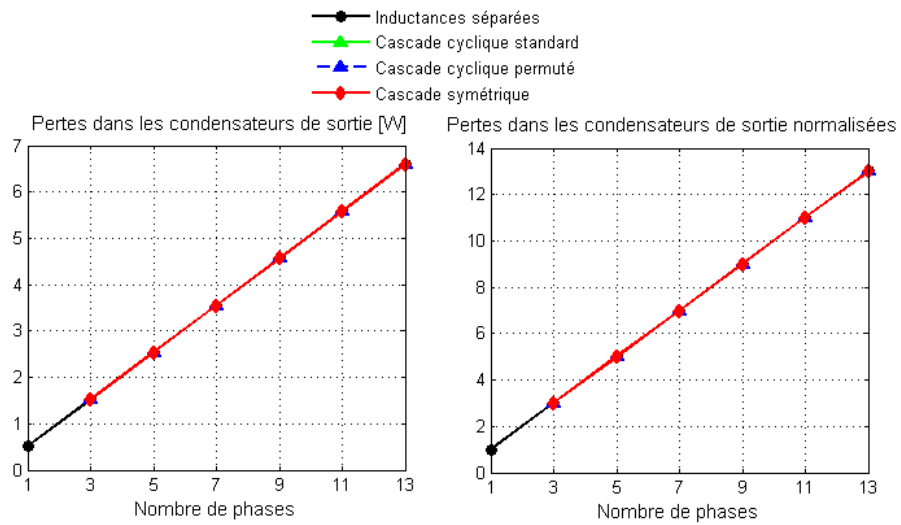


FIG. 3.30 – Evolution des pertes dans le condensateur de sortie pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$

3.4.3 Estimation des pertes globales pour les différentes topologies

Les figures 3.31 et 3.32 montrent respectivement les pertes globales dans le convertisseur (en tenant compte des pertes dans les composants actifs et passifs) et le rendement pour les différentes topologies en fonction du nombre de bras. D'après ces deux dernières courbes, le montage à inductances indépendantes possède le maximum de pertes et donc le minimum de rendement : ce montage n'est pas adapté pour un parallélisme massif dans un contexte d'intégration de puissance. La permutation des phases dans le montage cascade cyclique a permis d'améliorer les caractéristiques de ce montage. Le montage cascade cyclique permuté conduit au maximum de rendement pour un nombre de phases égal à 5 (82.4 %) pour ce cahier des charges.

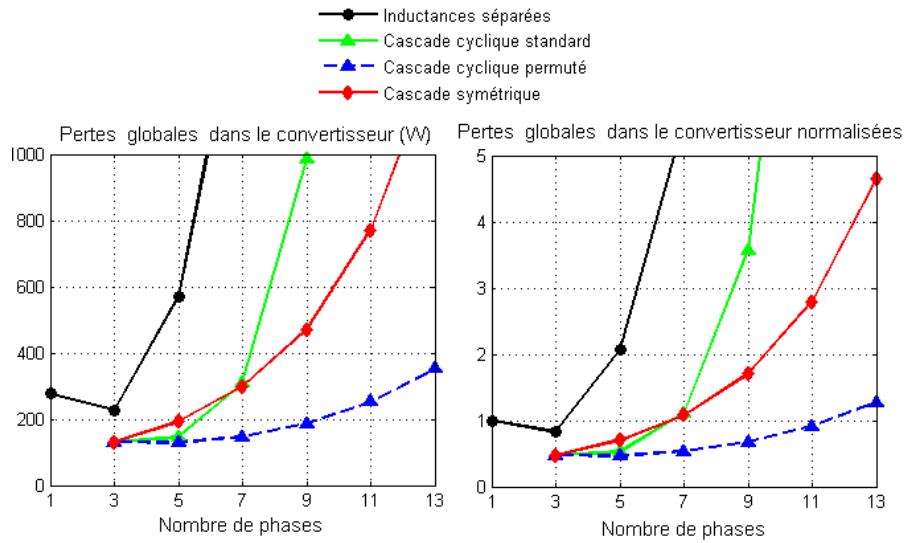


FIG. 3.31 – Evolution des pertes globales dans le convertisseur pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$

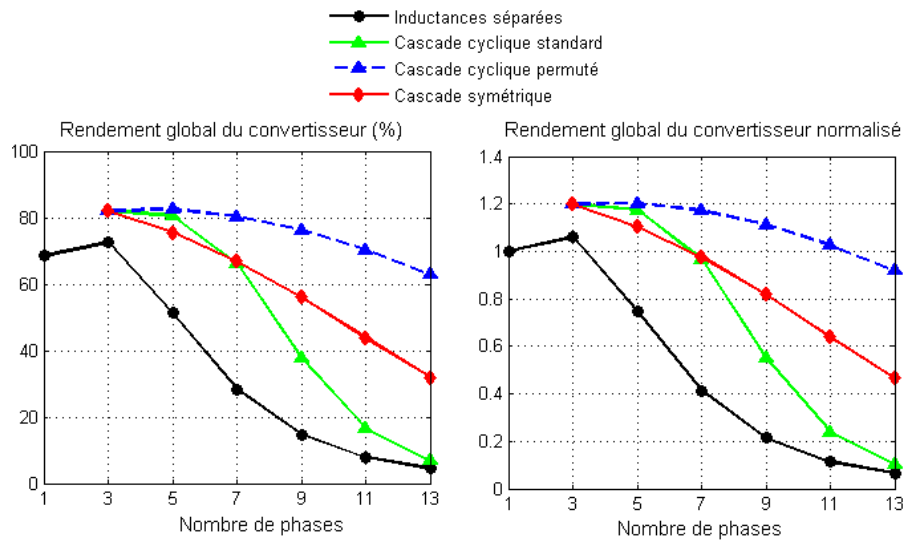


FIG. 3.32 – Rendement global dans le convertisseur pour les différents montages, $V_e = 12V$, $V_s = 6V$, $I_s = 100A$, $f_{sw} = 500kHz$

La figure 3.33 illustre la répartition des différentes pertes dans le montage cascade cyclique permuté pour différents nombre de phases. D'après cette dernière figure, nous remarquons que les pertes ohmiques (pertes en conduction dans les semi-conducteurs et pertes cuivre dans les enroulements) sont les plus élevées dans les applications fort courant. On obtient un minimum de pertes globales pour un nombre de phase $q = 5$.

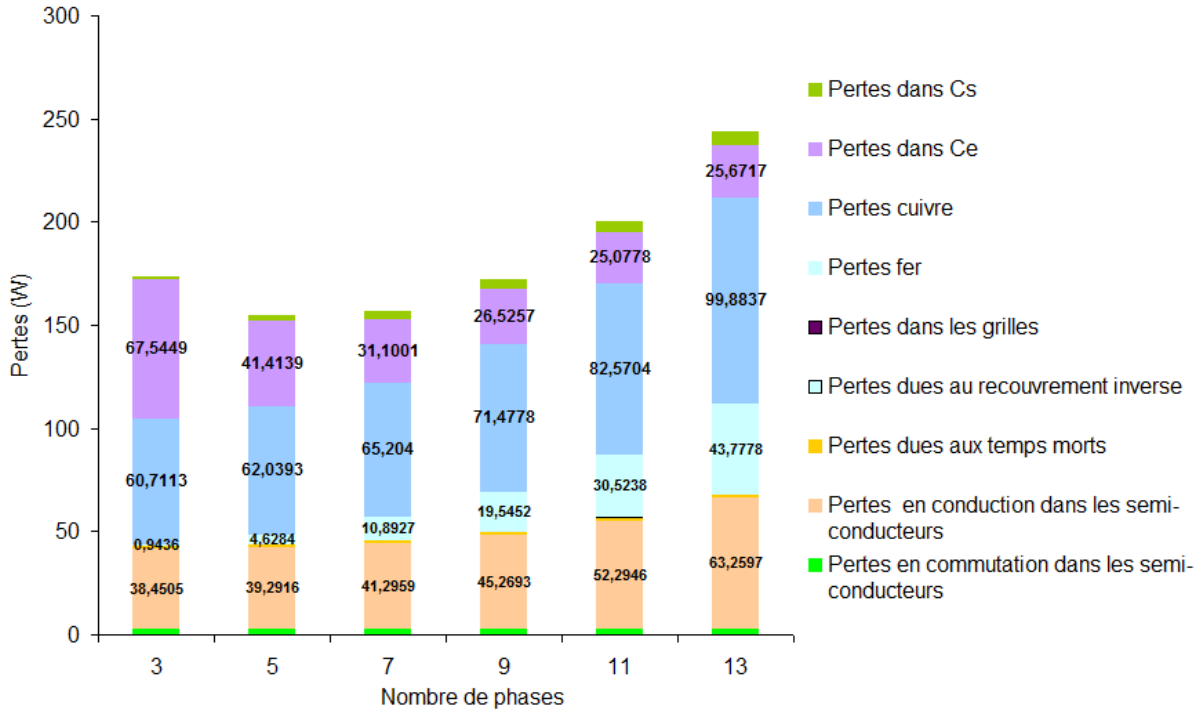


FIG. 3.33 – Répartition des pertes dans le montage cascade cyclique permuté en fonction du nombre de phases, $V_e = 12V$, $V_s = 6V$, $I_{out} = 100A$, $f_{sw} = 500kHz$

3.5 Conclusion

Dans ce chapitre, une méthode de dimensionnement de Transformateurs Inter-phases a été présentée dans un premier temps. Cette méthode a été employée pour une étude comparative de différentes configurations d'entrelacement dans deux modes d'alimentation, d'un point de vue compacité et pour un nombre quelconque de phases en parallèle. L'avantage de l'utilisation des transformateurs, pour réduire le volume occupé par les composants magnétiques et pour augmenter la densité de puissance, par rapport à une solution classique utilisant des inductances indépendantes a été démontré.

Dans un deuxième temps, ce chapitre fournit une étude comparative des pertes et de rendement pour les différentes configurations d'entrelacement. La première étape a consisté à établir des expressions génériques pour calculer les pertes dans les semi-conducteurs et dans les éléments passifs de filtrage en fonction de nombre de phases parallèles. Ensuite, nous avons exposé et analysé les pertes et le rendement pour les différentes structures : inductances séparées, cascade cyclique et cascade symétrique. Cette étude a été réalisée pour les deux modes d'alimentations : standard et permuté.

Cette étude est très intéressante car elle nous a permis de trouver le montage le plus avantageux pour des applications fort courant/basse tension dans un contexte d'intégration de puissance. Le montage cascade cyclique, dans le mode d'alimentation permutée, s'avère être la structure la plus performante et la plus rentable pour les applications fort courant/basse tension. Cette conclusion a motivé la mise en place d'un banc d'essais pour

valider les performances de cette structure. Il s'agit d'un régulateur chargé d'alimenter les microprocessors (Voltage Regulator Module (VRM)) ($100A/1.2V$) à 5 phases magnétiquement couplées. Les résultats expérimentaux font l'objet du chapitre suivant.

Chapitre 4

Expérimentation

Sommaire

| | | |
|------------|--|------------|
| 4.1 | Introduction | 79 |
| 4.2 | Réalisation du VRM | 80 |
| 4.2.1 | Choix de la cellule de commutation | 81 |
| 4.2.2 | Choix du circuit de commande | 82 |
| 4.2.3 | Choix de la méthode d'asservissement de la tension de sortie | 86 |
| 4.2.4 | Dimensionnement du Transformateur Inter-phases | 90 |
| 4.2.5 | Dimensionnement de la capacité de sortie | 93 |
| 4.2.6 | Choix du type du circuit imprimé | 93 |
| 4.2.7 | Réalisation pratique | 95 |
| 4.3 | Résultats expérimentaux | 97 |
| 4.3.1 | Caractéristiques statiques | 98 |
| 4.3.2 | Caractéristiques dynamiques | 101 |
| 4.4 | Conclusion | 107 |

4.1 Introduction

L'intérêt du couplage magnétique des phases des convertisseurs parallèles entrelacés est indiscutable. D'après les deux derniers chapitres, la topologie cascade cyclique avec le procédé d'alimentation permutée est la plus prometteuse en termes de fonctionnalité, de compacité et de rendement. L'objectif de ce chapitre expérimental est la réalisation d'un VRM le plus compact et le plus modulaire possible dont les phases sont entrelacées et magnétiquement couplées via des Transformateurs Inter-phases selon la configuration cascade cyclique en alimentation permutée.

Ce VRM doit assurer une ondulation du courant de phase relativement faible pour améliorer le rendement. Le dimensionnement des Transformateurs Inter-phases est lié à des contraintes sur l'ondulation du courant de sortie.

De plus, le VRM doit répondre rapidement suite à une variation brusque de charge tout en maintenant la tension de sortie dans une plage de variation bien définie et en assurant un équilibrage dynamique des courants de phase.

Les mesures envisagées sur le prototype sont dans un premier temps des mesures en statique pour montrer l'intérêt de la solution de couplage avec des Transformateurs Inter-phases par rapport à la solution utilisant des coupleurs monolithiques. Dans un deuxième temps, des essais en dynamiques permettent d'étudier les caractéristiques dynamiques du prototype.

4.2 Réalisation du VRM

La figure 4.1 montre le schéma de principe du montage expérimental du VRM que nous avons réalisé. Il s'agit d'un convertisseur DC-DC multiphasé composé de cinq modules identiques. Chaque module comporte des capacités de filtrage d'entrée, une cellule de commutation et un filtre de sortie composé d'un Transformateur Inter-phases et des condensateurs. Les cinq cellules parallèles sont entrelacées et couplées magnétiquement deux à deux via des Transformateurs Inter-phases selon la configuration cascade cyclique. L'alimentation optimale c'est à dire l'alimentation permutée est adoptée pour commander les cinq cellules de commutation. Les 5 tensions à la sortie des cellules de commutation sont déphasées régulièrement deux à deux de $4\pi/5$. Les spécifications du prototype réalisé sont les suivantes :

- Tension d'entrée, $V_e = 12V$
- Tension de sortie, $V_s = 1.2V$
- Rapport cyclique, $D = 10\%$
- Courant de sortie, $I_s = 100A$
- Nombre de phases, $q = 5$
- Fréquence de découpage, $f_{sw} = 500kHz$
- Ondulation crête à crête du courant de sortie, $\Delta I_s = 20\%I_s$
- Ondulation de la tension de sortie, $\Delta V_s = 5\%V_s$
- Dépassement de la tension de sortie en régime transitoire, $\Delta V_{s_t} = 100mV$

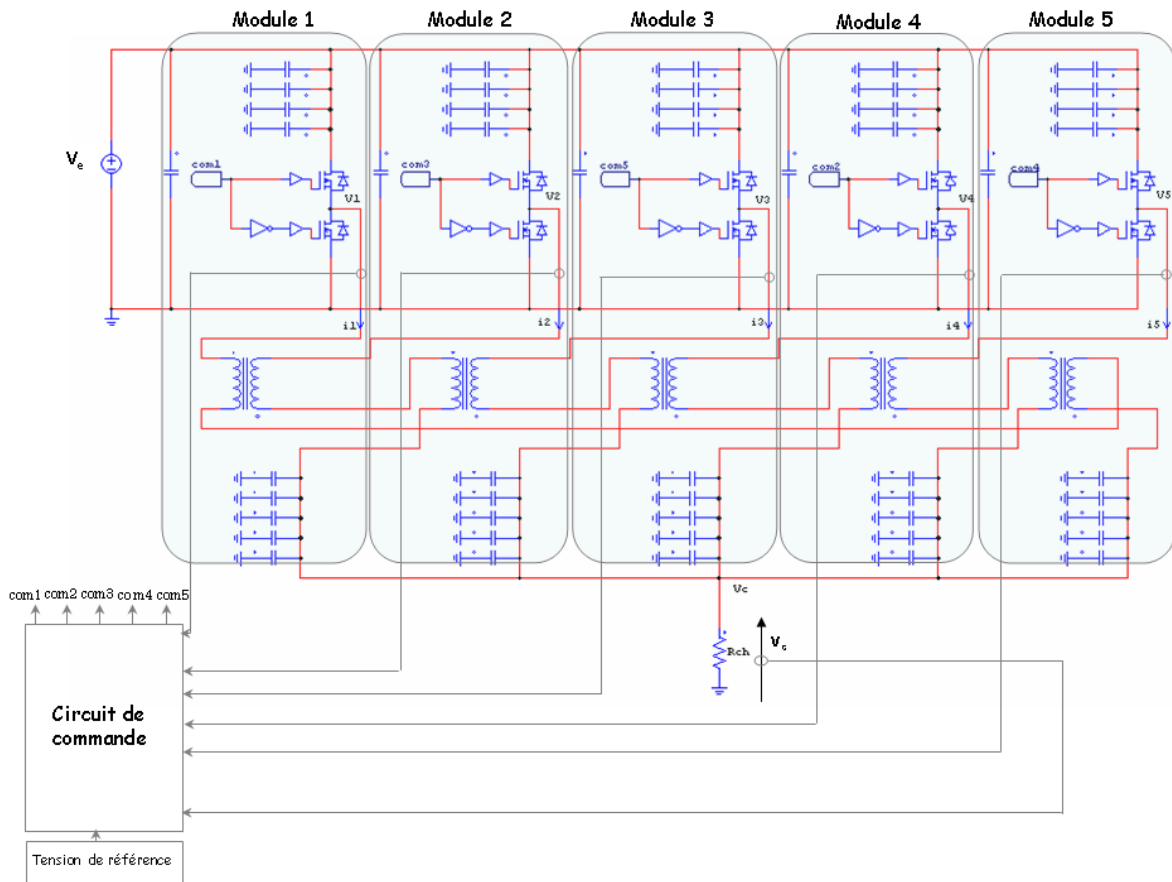


FIG. 4.1 – Principe du montage expérimental

Pour réaliser ce prototype compact et pour répondre au cahier des charges ci-dessus, un choix judicieux des cellules de commutations, du circuit de commande, des éléments de filtrage et du PCB est effectué.

4.2.1 Choix de la cellule de commutation

D'après le cahier des charges, chaque cellule de commutation doit passer un courant moyen de 20A. Afin d'augmenter la densité de puissance, nous avons choisi 5 modules intelligents (les semiconducteurs, le driver et les protections sont dans le même boîtier) de puissance "IP2002" fabriqués par l'entreprise International Rectifier. Chaque module est capable de passer un courant moyen de 30A et fonctionner à une fréquence de découpage allant jusqu'à 1MHz avec une température de boîtier et de PCB ne dépassant pas 90°C [51]. Le IP2002 présente une solution très compacte puisque dans le même boîtier on intègre le circuit driver, la cellule de commutation et même une capacité céramique de découplage au niveau du bus d'entrée (Fig. 4.2). Cette solution intégrée permet de réduire les inductances parasites, le temps de conception et le coût.

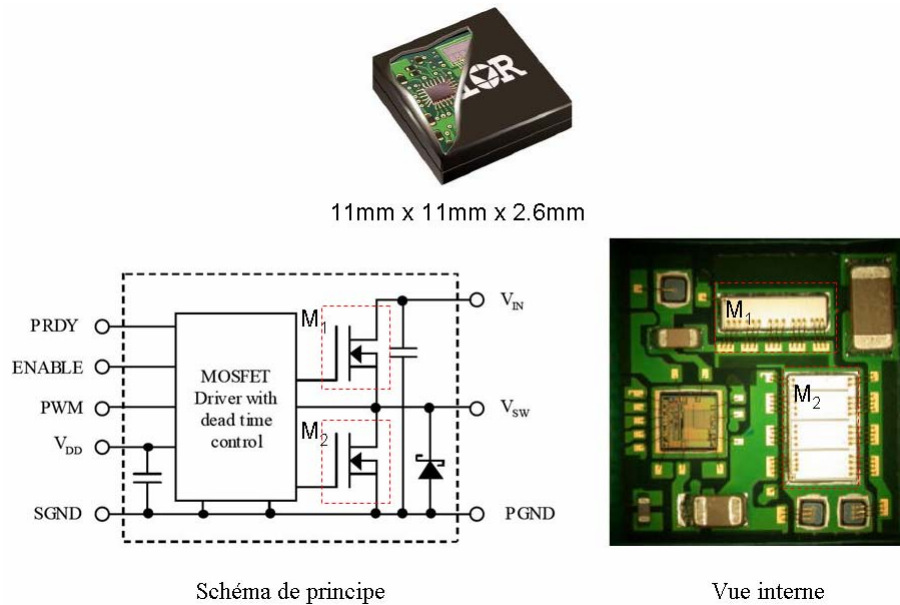


FIG. 4.2 – structure interne du bloc IP2002 [51]

La figure 4.2 montre le boîtier du composant ainsi que la structure interne de ce module. Il s'agit d'une cellule de commutation d'un convertisseur DC-DC abaisseur à redresseur synchrone. Cette topologie est dédiée à des applications à fort courant et basse tension. La cellule de commutation est composée de deux transistors MOSFETs (M_1 et M_2) et d'une diode Schottky en parallèle au MOSFET M_2 . Cette diode permet de diminuer les pertes en conduction pendant le temps mort [4, 52]. D'après la figure 4.2 nous remarquons que la puce de transistor M_2 est plus large que celle de M_1 ce qui est pratique pour diminuer la résistance à l'état passant du M_2 et donc diminuer les pertes en conduction puisque, dans le cas des applications à faible rapport cyclique, le transistor M_2 conduit pendant $(1 - D)T_{sw}$ et M_1 conduit seulement pendant DT_{sw} (T_{sw} : période de découpage).

Le signal PWM est généré par un circuit de commande externe qui précise la fréquence de découpage et le rapport cyclique.

Le boîtier IP2002 est un boîtier BGA (Ball Grid Array). Ce type de boîtier a l'avantage d'être compact et de haute densité. Il a une bonne jonction thermique avec le circuit imprimé PCB (Print Circuit Board) car il présente une faible résistance thermique et présente de meilleures caractéristiques électriques qu'un composant à pattes (faibles inductances notamment). La figure 4.3 montre une vue de profil du boîtier BGA. Un BGA nécessite également des machines spécifiques pour le montage (machine de pose, four) et la vérification du brasage (Rayons X, contrôle optique).

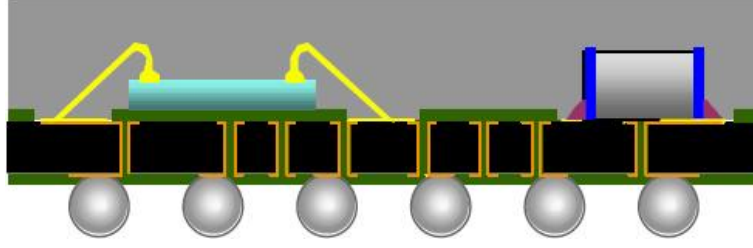


FIG. 4.3 – Vue de profil du boîtier IP2002

4.2.2 Choix du circuit de commande

Du fait de l'intérêt des convertisseurs multicellulaires parallèles dans les applications basse tension fort courant, plusieurs entreprises (National Semiconductor, Semtech, Intersil, Maxim, Linear Technology, Analog Device, Fairchild Semiconductor, Texas Instruments et STMicroelectronics) ont développé des circuits intégrés de commande pour faciliter l'approche multiphasée. Ces circuits sont assez similaires. La figure 4.4 montre quelques exemples de circuit de commande.



FIG. 4.4 – Exemples de circuits de commandes multiphasées

Dans notre application, nous avons adopté le circuit intégré (CI) "ISL6307" fabriqué par Intersil. Ce circuit intègre plusieurs fonctions telles que la protection contre les surintensités, la surveillance thermique des composants semi-conducteurs en assurant une compensation programmable de la température. Les figures 4.5 et 4.6 montrent respectivement une photo et le schéma de principe de ce circuit de commande. Ce circuit est reconfigurable et permet de commander de deux à six cellules de commutations déphasées régulièrement de $2\pi/q$ (avec $q = 2,3,4,5$ et 6). Par exemple, dans le cas de notre prototype VRM, pour commander les 5 cellules de commutation, il suffit de connecter la patte PWM6 à V_{cc} (avec V_{cc} étant la tension d'alimentation du circuit intégré (Fig. 4.6)) d'où on obtient 5 ordres de commande de même rapport cyclique et déphasées de $2\pi/5$. La fréquence de découpage est choisie par l'utilisateur en connectant une résistance R_T à la patte FS de ce circuit (Fig. 4.6). D'après la datasheet du composant [53], cette résistance est calculée selon l'équation suivante :

$$R_T = \frac{2.5 * 10^{10}}{f_{sw}} - 600 \quad (4.1)$$

Pour $f_{sw} = 500kHz$, nous avons choisi $R_T = 50k\Omega$.

Ce circuit permet de mesurer les courants des 5 phases afin d'équilibrer les courants entre les phases. De plus, il permet d'asservir la tension de sortie du VRM pour la maintenir

dans une fourchette de variation bien définie pour garantir un bon fonctionnement du microprocesseur.

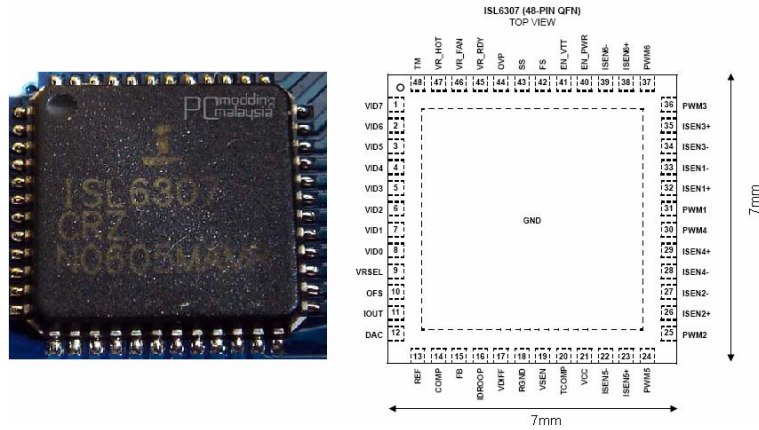


FIG. 4.5 – Circuit intégré de commande (ISL6307) [53]

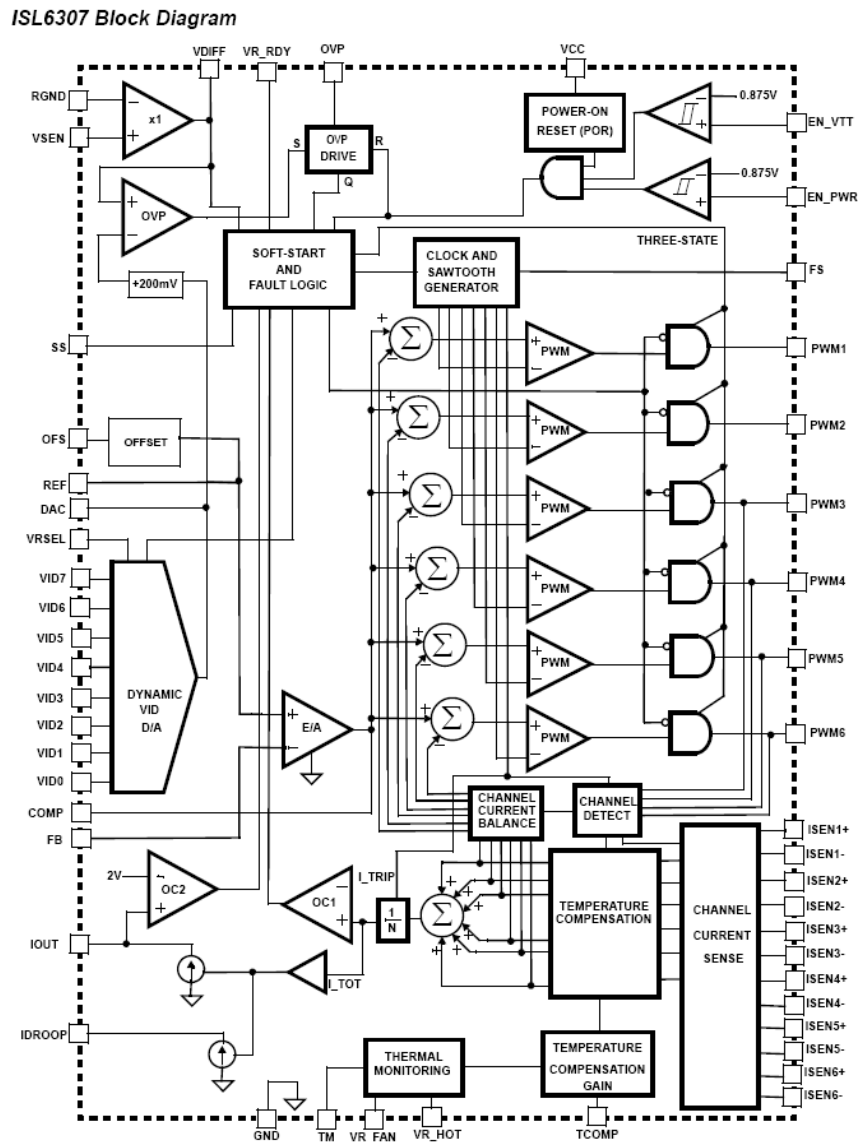


FIG. 4.6 – Schéma interne du circuit intégré de commande ISL6307 [53]

4.2.2.1 Choix de la méthode de mesure du courant de phases

Il existe de nombreuses méthodes pour mesurer le courant de phases [54]. Les trois méthodes les plus employées sont les suivantes :

1. Mesure du courant à travers la résistance parasite DCR (Direct Current Resistance) de l'enroulement

Le principe de cette méthode est illustré sur la figure 4.7 dans le cas d'inductances indépendantes. Cette technique utilise un filtre passe bas RC pour extraire la tension aux bornes de la résistance DCR . La relation entre la tension V_c aux bornes de la capacité du filtre et le courant de phase I_L s'exprime à travers la transformée de la LAPLACE comme suit :

$$\frac{V_c}{I_L} = DCR \cdot \frac{1 + \frac{L}{DCR} \cdot p}{1 + R \cdot C \cdot p} \quad (4.2)$$

Avec cette technique, les valeurs de l'inductance L et de la résistance DCR doivent être connues pour déduire celles du filtre. Si la constante de temps du filtre RC ($=R \cdot C$) est supérieure à la constante de temps de l'inductance ($=L/DCR$), on ne peut extraire que la valeur moyenne du courant I_L . Si la constante de temps du filtre RC ($=R \cdot C$) est égale à la constante de temps de l'inductance ($=L/DCR$), la tension V_c est dans ce cas égale à la tension aux bornes du DCR et donc proportionnelle au courant de phases I_L (composantes continue et alternative). L'amplificateur sur la figure 4.7 envoie un courant I_{sen} image du courant de phase à travers la résistance R_{isen} . L'expression 4.3 montre la relation entre le courant I_{sen} et le courant de phase I_L .

$$I_{sen} = \frac{DCR}{R_{isen}} \cdot I_L \quad (4.3)$$

Cette méthode est précise mais nécessite un nombre important de composants discrets ce qui n'est pas intéressant si on cherche à augmenter la densité de puissance.

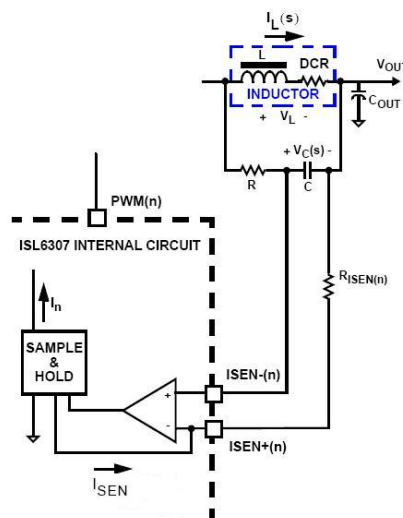


FIG. 4.7 – Principe de mesure du courant à travers la résistance de l'enroulement [53]

Avec cette méthode, il n'est pas évident de déterminer la valeur de l'inductance puisque avec le Transformateur Inter-phases l'ondulation du courant de phases est

conditionnée en même temps par l'inductance de fuite (composante à $q.f_{sw}$) et l'inductance magnétisante (composante à f_{sw}). De plus, dans le cas de phases couplées, la tension V_c est à la fréquence f_{sw} et non à $q.f_{sw}$

2. Mesure du courant à travers une résistance mise en série avec l'enroulement

Cette méthode est très classique pour mesurer le courant de phase. Elle consiste tout simplement à insérer une résistance R_{sense} en série avec l'enroulement de chaque phase. La figure 4.8 montre le principe de cette méthode. Si la valeur de la résistance est connue, le courant de phase est déterminé en mesurant la tension aux bornes de cette résistance. La relation 4.4 montre le rapport entre le courant I_{sen} et le courant de phases I_L

$$I_{sen} = \frac{R_{sense}}{R_{isen}} \cdot I_L \quad (4.4)$$

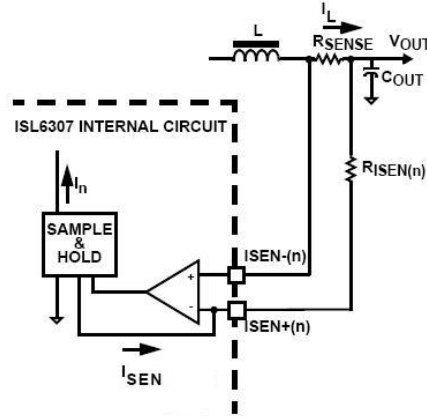


FIG. 4.8 – Principe de mesure du courant à travers la résistance R_{sense} [53]

Cette méthode peut être utilisée pour mesurer avec précision le courant de phase dans le cas de phases couplées mais elle engendre des pertes ohmiques très importantes et donc dégrade le rendement du convertisseur.

3. Mesure du courant à travers la résistance R_{DSON} du MOSFET

Il est possible de mesurer le courant de phase en mesurant la tension aux bornes du MOSFET M_2 puisque le MOSFET à l'état passant se comporte comme une résistance, R_{DSON} , dans la partie ohmique de la caractéristique (I_{DS}, V_{DS}) (I_{DS} : courant drain-source, V_{DS} : tension drain-source). Le principe de cette méthode est illustré sur la figure 4.9. La relation 4.5 montre le rapport entre le courant I_{sen} et le courant de phases I_L

$$I_{sen} = \frac{R_{DSON}}{R_{isen}} \cdot I_L \quad (4.5)$$

Dans le cadre de cette thèse, nous avons adopté cette méthode puisqu'on ne rajoute aucun composant discret pour mesurer le courant. En outre, cette méthode n'engendre pas de pertes.

Dans la présentation des différentes méthodes de mesure de courant de phase, nous avons présenté le principe de chaque méthode pour une seule phase. Il est important de

sortie et la maintenir élevée sans dépasser V_{max} . Comme nous pouvons le remarquer, en comparant les figures (4.11 .a) et (4.11 .b), avec l'AVP la plage de variation de la tension de sortie V_s est deux fois plus élevée que dans le cas conventionnel de contrôle (sans AVP). Bien que les deux solutions ont les mêmes limitations V_{min} et V_{max} .

Si on revient aux contraintes de dimensionnement des capacités de sortie en régime transitoire (Eq. 1.6 ou Eq. 1.13 ou bien Eq.1.15), nous pouvons remarquer que l'AVP permet en augmentant la plage de variation de la tension de sortie, ΔV_{s_t} , de réduire la capacité de sortie d'où la réduction du coût et l'augmentation de la densité de puissance.

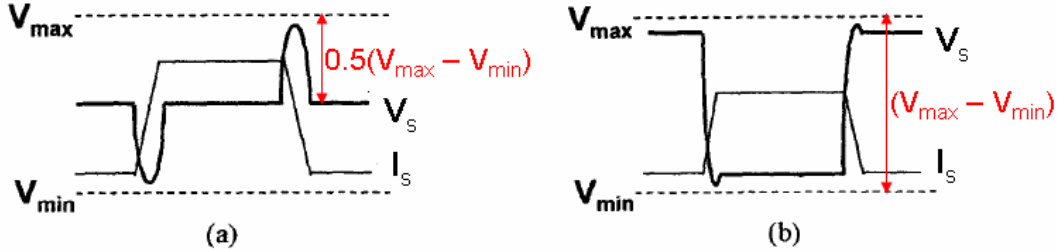


FIG. 4.11 – Réponse en régime transitoire dans les deux modes d'asservissement [55]

La figure 4.12 montre la caractéristique statique (V_s, I_s), en mode AVP, pour différents point de fonctionnement. La tension de sortie, V_s , est maintenue, en fonction du courant de charge, dans une fenêtre comprise entre la tension maximale V_{max} et la tension minimale V_{min} . En positionnant la tension du microprocesseur proche de V_{min} , sa puissance consommée est réduite puisque la puissance consommée par le microprocesseur est égale approximativement à $(k.C.V_s^2.f)$ [58] avec C , V_s , f et k étant respectivement la capacité équivalente du μp , la tension d'alimentation du μp , la fréquence de l'horloge et k étant le facteur d'utilisation des MOSFETs puisque dans une période de l'horloge, on ne commande pas tous les transistors. Une tension V_s plus faible permet de diminuer la puissance consommée par le microprocesseur suite à un niveau de charge élevée permettant ainsi une bonne gestion thermique. Dans [59], on montre que la hausse du courant consommé du μp suivie d'une baisse de la tension d'alimentation a aboutit à une baisse de puissance dissipée égale à 25W. Dans le cadre de cette thèse, nous choisissons ce deuxième mode d'asservissement.

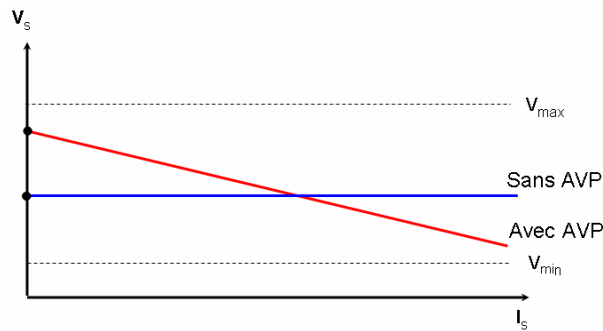


FIG. 4.12 – Caractéristiques statiques dans les deux modes d'asservissement : sans AVP et avec AVP

La figure 4.13 résume le principe de ce type de régulation. Comme nous pouvons le remarquer, pour simplifier l'étude, le système multiphasé est réduit à un simple Buck avec les différents paramètres équivalents montrés dans le chapitre 1 qu'on rappelle ici :

- un rapport cyclique équivalent, $D_{eq} = q.D$ (avec $D = 10\%$)
- une fréquence équivalente, $f_{sw_{eq}} = q.f_{sw}$

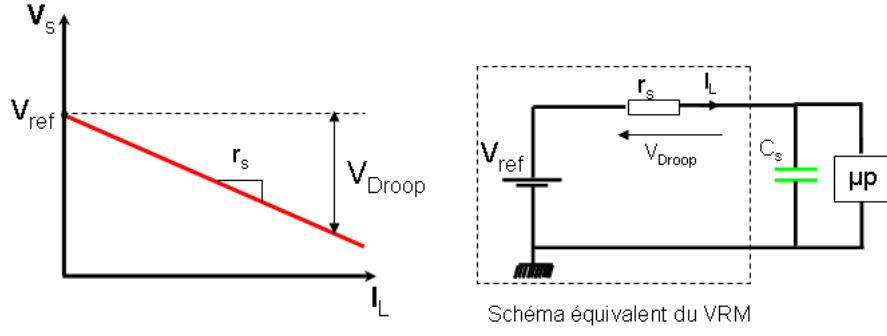


FIG. 4.14 – Schéma équivalent du VRM en tenant compte de V_{Droop}

La tension, V_{comp} , à la sortie de l'amplificateur opérationnel (Fig. 4.13 et Fig. 4.15) est une image du rapport cyclique D. Cette tension V_{comp} s'exprime comme suit :

$$V_{comp} = \left(1 + \frac{Z_2}{Z_1}\right)V_{ref} - \frac{Z_2}{Z_1}V_s - Z_2I_{AVG} \quad (4.10)$$

avec

$$Z_2(p) = R_c + \frac{1}{C_c p} \quad \text{et} \quad Z_1(p) = R_{FB}$$

D'après la relation 4.10, la tension V_{comp} est fonction de la tension V_s et du courant I_{AVG} (en régime petit signal, V_{ref} est nulle). L'AVP implique ainsi la mise en oeuvre implicite d'une boucle en courant. Etant donné que I_{AVG} est la représentation à un facteur d'échelle près du courant moyen de sortie, le rapport cyclique D sera donc sensible à toute variation de ce courant.

Note : On voit bien apparaître un signe moins (-) dans la relation 4.10 qui est représentatif d'une contre réaction : si I_{AVG} augmente, le rapport cyclique D diminue et inversement.

D'après le guide de l'utilisateur [53], pour indiquer au circuit de commande une tension de référence, V_{ref} , égale à 1.2V, il suffit de programmer les 8 bits VID (Voltage Identification Digital) : VID7, VID6, VID5, VID4, VID3, VID2, VID1 et VID0 de la façon suivante :

| VID7 | VID6 | VID5 | VID4 | VID3 | VID2 | VID1 | VID0 |
|------|------|------|------|------|------|------|------|
| 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 |

TAB. 4.1 – Identification de la tension de sortie de référence

Avec ce circuit, il est possible d'avoir une tension de référence allant de 0.5V jusqu'à 1.6V. Un convertisseur numérique/analogique DAC (Digital to Analog Converter) permet de convertir cette donnée numérique en une tension analogique V_{DAC} . Cette tension sera comparée avec la tension présente au niveau de la patte FB (Fig. 4.15). La sortie de l'amplificateur, V_{comp} , est ensuite comparée avec une dent de scie pour générer les signaux PWM.

Dans l'annexe F, nous avons expliqué la démarche nécessaire pour déterminer les éléments du filtre de compensation pour ce type d'asservissement. En imposant R_{FB} et la fréquence de coupure du filtre f_c , nous obtenons les expressions suivantes des éléments du filtre de compensation :

$$C_c = \frac{V_{eq}}{V_p} \cdot \frac{ESR}{R_{FB}} \cdot \sqrt{\frac{C_s}{L_{feq}}} \cdot \frac{1}{2\pi f_c} \quad (4.11)$$

$$R_c = R_{FB} \cdot \frac{2\pi \cdot f_c \cdot V_p \cdot L_{feq}}{V_{eq} \cdot ESR} \quad (4.12)$$

minimale $L_f = 30nH$. En imposant un coefficient de couplage minimale $k_c = 0.9$. Sachant que $L_m = (k_c/(1 - k_c)).L_f$, l'inductance magnétisante L_m minimale est alors égale à $270nH$.

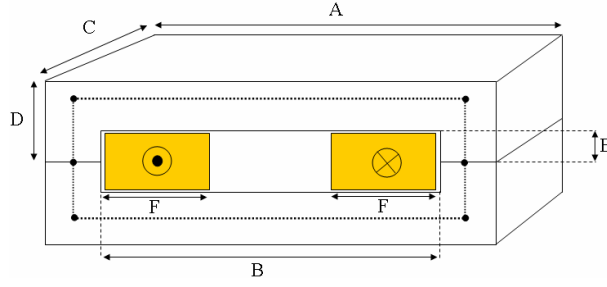


FIG. 4.16 – Schéma du Transformateur Inter-phases

La figure 4.16 montre le schéma d'un seul Transformateur Inter-phases. Le circuit magnétique correspondant est basé sur deux noyaux en forme de U. Le choix de ce circuit magnétique a été déjà expliqué dans le troisième chapitre. En effet, suite à la compensation des ampères-tours due aux polarités opposées, tout en ayant la même composante du courant continu, les fuites dans l'air sont suffisantes pour ne pas saturer le noyau magnétique. Chaque enroulement comporte une seule spire.

En supposant une répartition uniforme du champ magnétique, d'après les paramètres géométriques du circuit magnétique illustré par la figure 4.16, les inductances de fuite par enroulement et l'inductance magnétisante s'expriment par :

$$L_f = N^2 \cdot \frac{\mu_0 \cdot (B - \frac{4}{3}F) \cdot C}{4E} \quad (4.17)$$

$$L_m = N^2 \cdot \frac{\mu_0 \cdot \mu_r \cdot C \cdot (D - E)}{A + B + 2D + 2E} \quad (4.18)$$

avec μ_0 : perméabilité de l'air, μ_r : perméabilité relative du matériau magnétique et N : nombre de spire par enroulement.

Du fait de la faible valeur de l'inductance magnétisante, nous avons intérêt de choisir des noyaux magnétiques de petite géométrie. La figure 4.17 résume quatre circuits magnétiques envisageables pour réaliser les TIs. Il s'agit de ferrites de type NiZn ($\mu_i = 800$) de chez FAIR-RITE [60].

En utilisant les deux relations (Eq.4.17) et (Eq.4.18), on déduit les inductances de chacun de ces circuits magnétiques. Les paramètres géométriques et les paramètres électriques de ces différents noyaux sont donnés dans le tableau de la figure 4.17. Nous avons intérêt de choisir un circuit magnétique avec un taux de fuites suffisant pour répondre au cahier des charges tout en gardant un bon coefficient de couplage. D'après les données présentées dans le tableau de la figure 4.17, nous remarquons que le noyau magnétique 'Figure 3' (Fig. 4.17) présente le taux de fuites le plus proche pour répondre au cahier des charges avec un meilleur coefficient de couplage : $k_c = 0.96$.

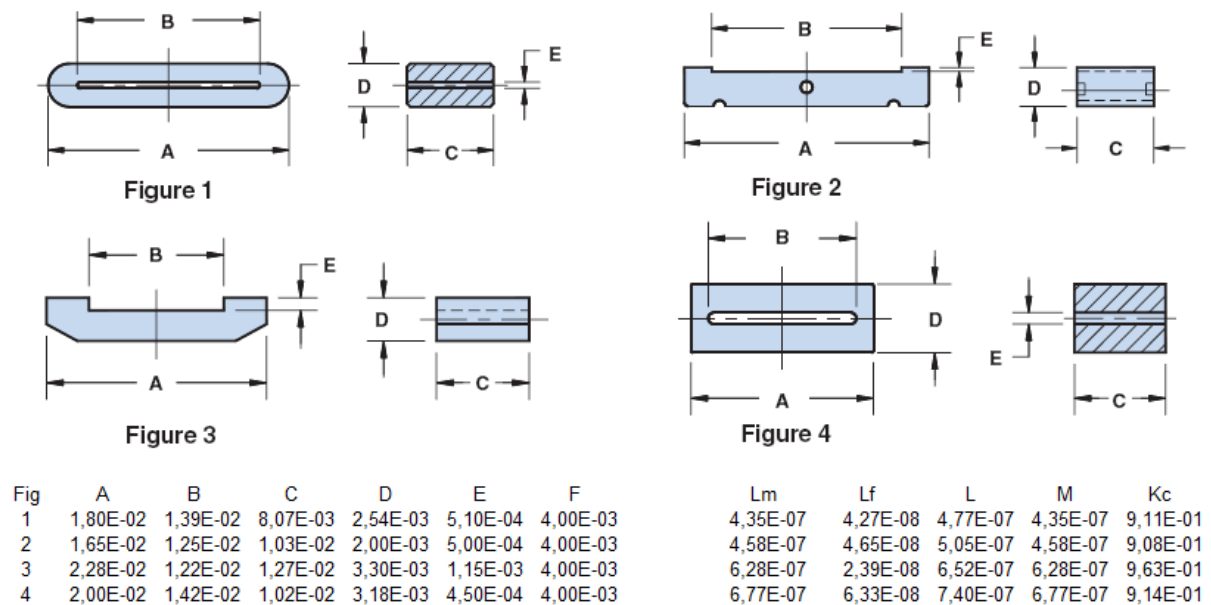


FIG. 4.17 – Différents noyaux magnétiques pour réaliser un Transformateur Inter-phases

4.2.4.1 Spécification du Transformateur Inter-phases

La figure 4.18 montre une photo du Transformateur Inter-phases ainsi que les dimensions du circuit magnétique en *mm*. Les bobinages sont dimensionnés pour le passage d'un courant continu de 20A. Chaque bobinage comporte une spire. Les caractéristiques mesurées du transformateur sont résumées dans le tableau 4.2.

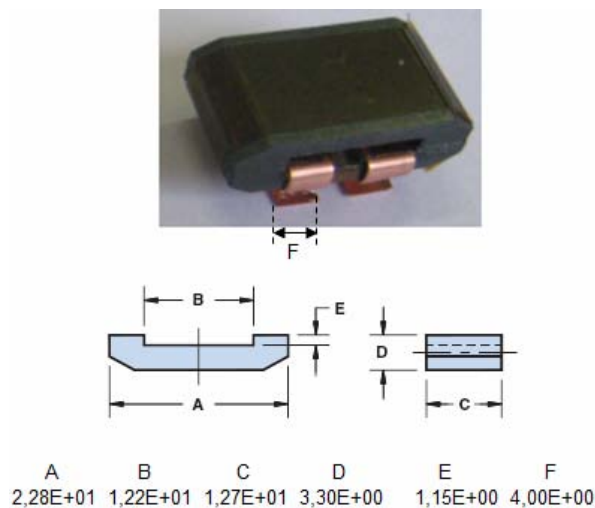


FIG. 4.18 – photo d'un Transformateur Inter-phases

Nous remarquons que l'inductance de fuite mesurée est supérieure de l'inductance de fuite retrouvée analytiquement. Cette différence est due au fait qu'en pratique la répartition du champ magnétique est non uniforme du fait que les conducteurs utilisés ne remplissent pas toute la hauteur de la fenêtre bobinaire, modifiant ainsi la répartition du flux de fuite.

| | |
|------------------------------------|---------------|
| Forme du conducteur | rectangulaire |
| Largeur des pistes conductrices | 4mm |
| Épaisseur des pistes conductrices | 0.3mm |
| Nombre de spires/bobine | 1 |
| Nombre de couches | 1 |
| Résistance DCR/ enroulement | 2mΩ |
| Distance entre deux enroulement | 4mm |
| Inductance de fuites mesurée | 76nH |
| Inductance propre mesurée | 680nH |
| Induction de saturation, B_{sat} | 0.3T |
| Coefficient du couplage, k_c | 0.9 |

TAB. 4.2 – Caractéristiques du Transformateur Inter-phases

4.2.5 Dimensionnement de la capacité de sortie

En régime permanent, la capacité de sortie minimale $C_s(min)$ est déterminée en fonction de l'ondulation maximale de la tension de sortie ΔV_s et de l'ondulation du courant du sortie ΔI_s :

$$C_s(min) = \frac{\Delta I_s}{8\Delta V_s q f_{sw}} = \frac{20}{8 * 60 * 10^{-3} * 5 * 500 * 10^3} = 6.58 * 10^{-6} F \quad (4.19)$$

Comme nous l'avons déjà expliqué dans le premier chapitre, le dimensionnement de la capacité de sortie est plutôt déterminé par les contraintes en régime transitoire dans les applications VRM. En considérant le pire des cas, c'est à dire le passage d'un régime de calcul élevé à un régime de calcul nul. Pour notre application, cela correspond au passage d'un courant de 100A à 0A. Pour un dépassement maximum de 100mV, la capacité minimale nécessaire est alors égale à :

$$C_s(min) = \frac{1}{2} \cdot \frac{I_s^2}{V_s} \cdot \frac{L_{feq}}{\Delta V_{s_t}} = \frac{1}{2} \cdot \frac{100^2}{1.2} \cdot \frac{(2 * 76 * 10^{-9})/5}{100 * 10^{-3}} = 1.3 * 10^{-3} F \quad (4.20)$$

Nous avons choisi 25 condensateurs céramiques de valeur totale égale à 1500mF répartis d'une manière symétrique au niveau de la sortie des cinq modules.

4.2.6 Choix du type du circuit imprimé

Le PCB (Printed Circuit Board) intègre les pistes conductrices et assure une isolation électrique entre les différents éléments et le support sur lequel le VRM est fixé. Dans les applications fort courant ($> 100A$), le PCB doit être choisi de façon à maximiser la conductivité thermique surtout au niveau des modules IP2002 pour favoriser l'extraction des calories des puces. Afin d'optimiser le design du PCB pour assurer le bon fonctionnement des modules de puissance IP2002, nous avons suivi les recommandations de la note d'application [61] publiée par *International Rectifier*. Pour garantir de bonnes propriétés électriques, thermiques et mécaniques, il est recommandé de tenir compte des empreintes propres à chaque IP2002 sur le PCB. Ces empreintes sont fournies par la datasheet du composant [51] et sont montrées par la figure 4.19.

Ces modules de puissance dissipent la majorité du flux de chaleur par la face arrière via le PCB. Une très faible quantité est dissipée par la face supérieure du composant. Pour garantir une bonne répartition thermique, nous avons choisi un PCB à 5 couches

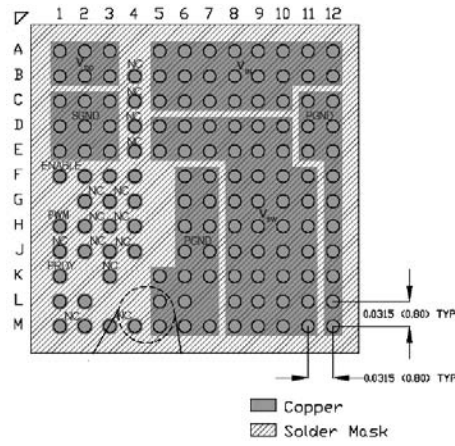


FIG. 4.19 – Empreintes du module IP2002 [51]

d'épaisseur chacune de $70\mu m$ dont 4 couches de puissance et un plan de masse pour éviter les contraintes CEM.

Pour faire circuler le courant entre les différentes couches, on a mis en place des vias métallisés qui relient les différentes couches. Il est recommandé de mettre un nombre élevé de via pour assurer une bonne répartition thermique de flux de chaleur entre les différentes couches. Il est conseillé de placer un via entre deux BGAs. La figure 4.20 montre à gauche une répartition optimisée des vias sur une couche de PCB. À droite, on montre la répartition du flux thermique à travers les vias. La chaleur générée par le IP2002 sera conduite vers les BGAs et répartie ensuite vers les différentes couches de PCB à travers les vias. On obtient donc une bonne gestion du flux thermique par le PCB (PCB cooling).

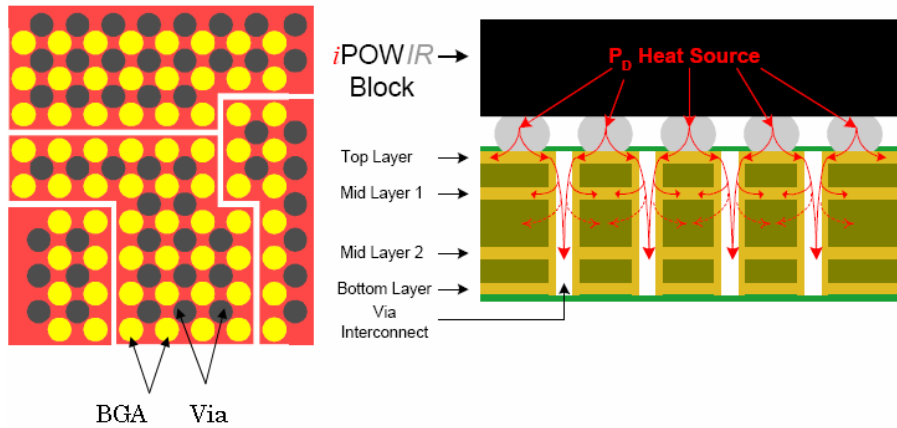


FIG. 4.20 – Répartition du flux thermique à travers les vias [51]

La figure 4.21 montre une vue éclatée d'une réalisation de PCB à 3 couches dédiée au bloc de puissance IP2002.

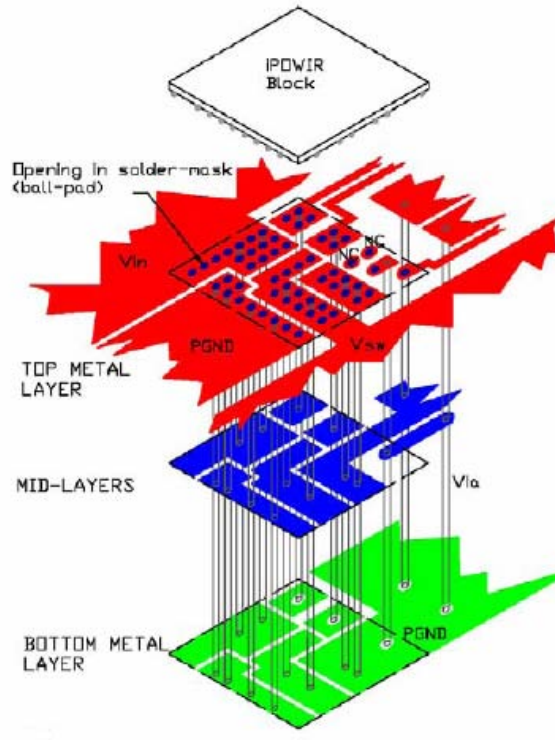


FIG. 4.21 – Exemple de réalisation d'un PCB à 3 couches pour un bloc IP2002 [51]

4.2.7 Réalisation pratique

Maintenant nous arrivons à la réalisation pratique du VRM en se basant sur les choix technologiques décrits auparavant. Le but est de réaliser un VRM symétrique à 5 modules identiques. Traditionnellement, un VRM a une forme rectangulaire. La figure 4.22 montre un exemple de réalisation du VRM à 5 phases couplées deux à deux avec des transformateurs séparés sur un circuit imprimé de forme rectangulaire.

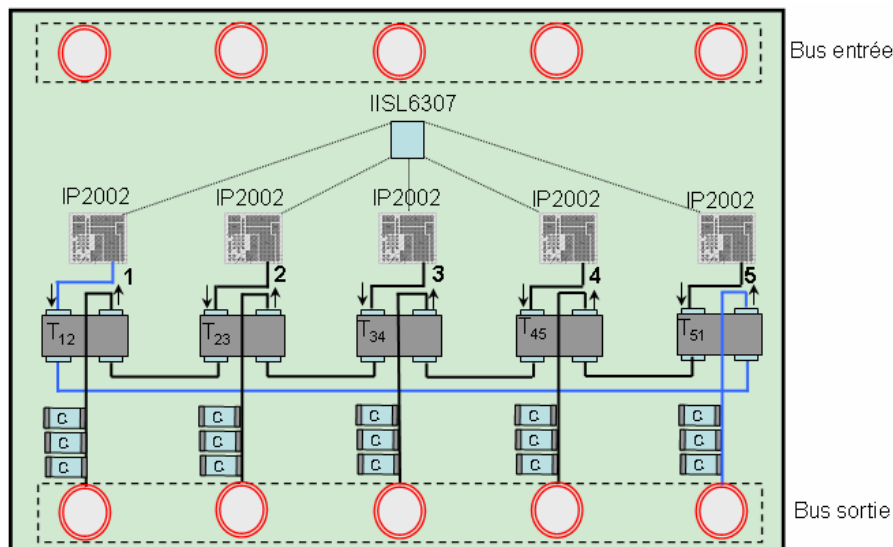


FIG. 4.22 – Exemple de réalisation du VRM sur un circuit imprimé de forme rectangulaire

D'après la figure 4.22, nous remarquons que la piste qui couple la première phase avec la cinquième phase est plus longue que les autres phases ce qui va provoquer un déséquilibre en courant. Pour éviter ce problème, nous avons choisi d'utiliser un circuit imprimé de forme circulaire pour garantir la symétrie de la structure. La figure 4.23 illustre le schéma

de principe du VRM circulaire. Il s'agit d'une carte symétrique composée de 5 modules identiques.

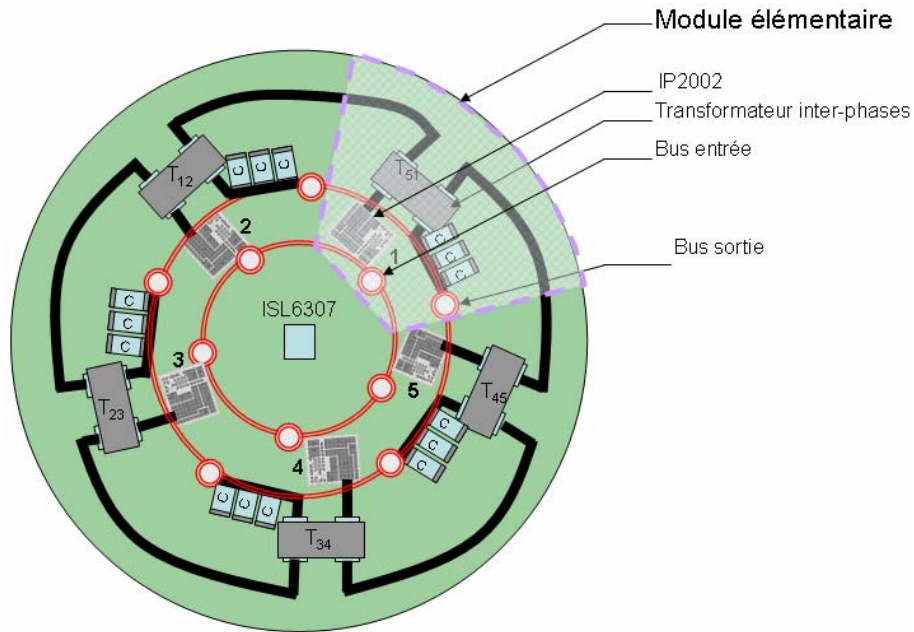


FIG. 4.23 – Avantage de la réalisation du VRM sur un circuit imprimé de forme circulaire

La figure 4.24 montre la photo d'un module élémentaire réalisé. Ce module a la forme d'un pétale et contient :

- Un bus d'entrée
- Un condensateur électrolytique et quatre condensateurs céramiques de découplage à l'entrée de chaque module IP2002
- Un module IP2002 ainsi que son alimentation
- Un Transformateur Inter-phases
- Cinq condensateurs céramiques de filtrage au niveau de la sortie
- Un bus de sortie

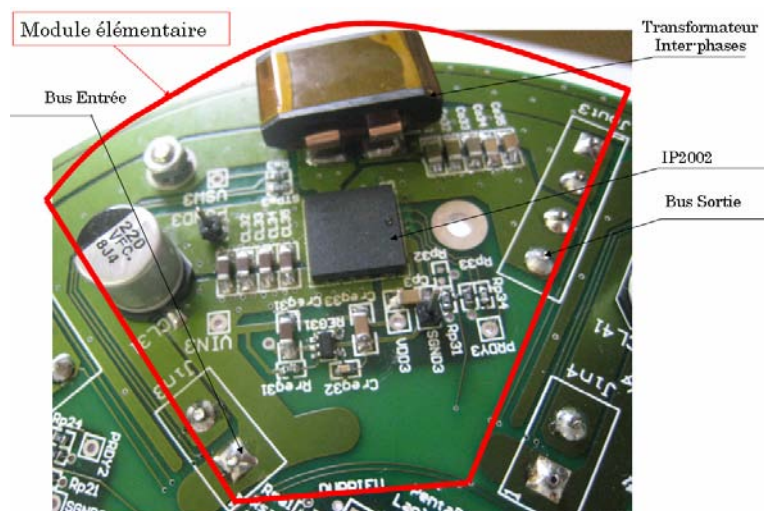


FIG. 4.24 – Photo du module élémentaire du VRM réalisé

Pour obtenir le VRM complet, il suffit de multiplier le module élémentaire de la figure 4.24 par 5. La figure 4.25 montre le prototype VRM réalisé. Il s'agit d'un convertisseur

de forme circulaire de diamètre 160mm.

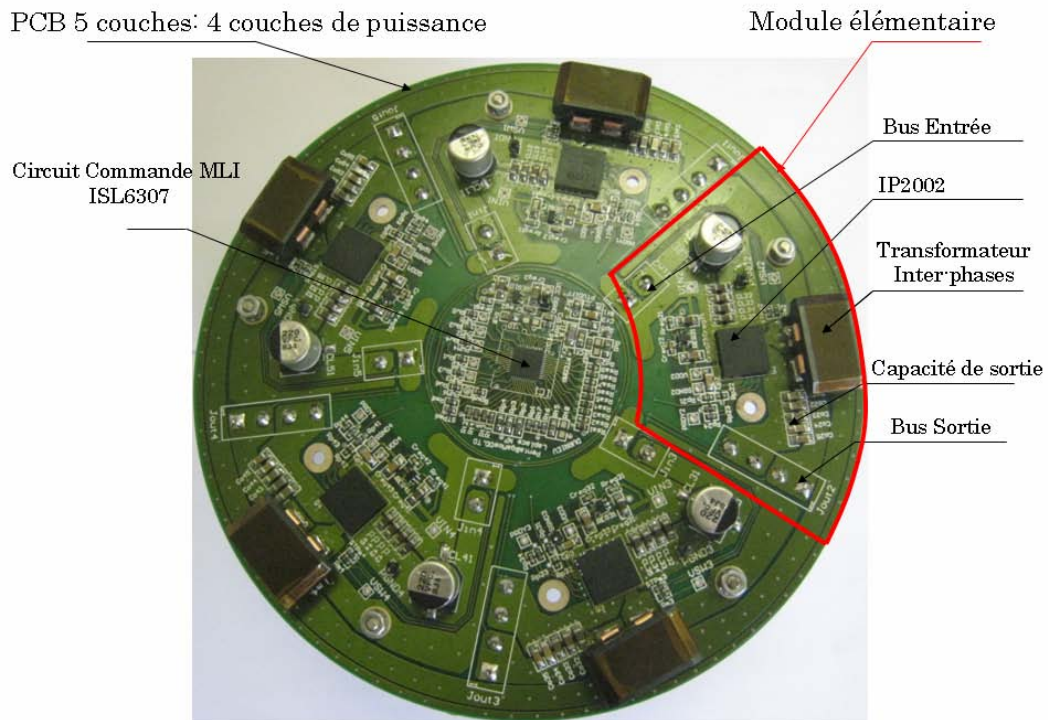


FIG. 4.25 – Présentation du prototype VRM

4.3 Résultats expérimentaux

Le banc d'essai est montré par la figure 4.26. Il comporte une source de tension continue (20V/20A), le prototype VRM et une charge électronique (*EL 9080-200*) (80V, 200A).

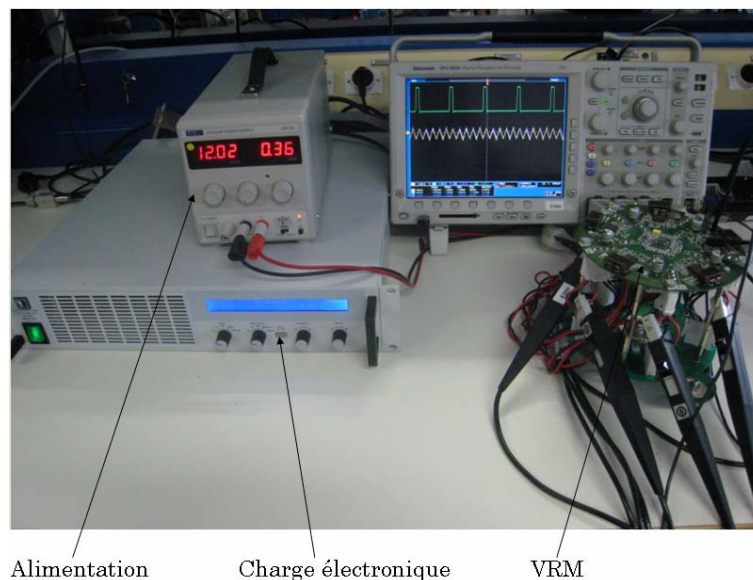


FIG. 4.26 – Vue de l'ensemble du banc d'essai

Les essais expérimentaux ont porté sur deux phénomènes bien distincts :

- Le premier concerne le régime permanent.
- Le second correspond quant à lui au comportement dynamique du convertisseur suite à des impacts de charges.

4.3.1 Caractéristiques statiques

4.3.1.1 Fonctionnement du convertisseur : essai à vide

Les figures 4.27 et 4.28 montrent respectivement les 5 signaux PWM générés par le circuit de commande et les cinq tensions V_{SW} au point milieu de chaque cellule de commutation du module IP2002. Les signaux PWM sont déphasés de $2\pi/5$ mais le routage sur le circuit imprimé est fait de façon que les tensions V_{SW} soient déphasés de $4\pi/5$ pour se mettre dans le mode d'alimentation permutée.

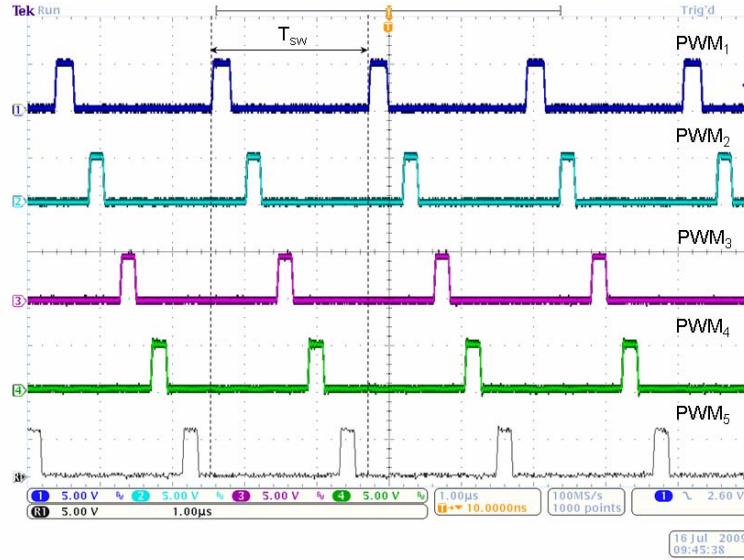


FIG. 4.27 – Signaux PWM générés par le circuit de commande déphasés de $2\pi/5$

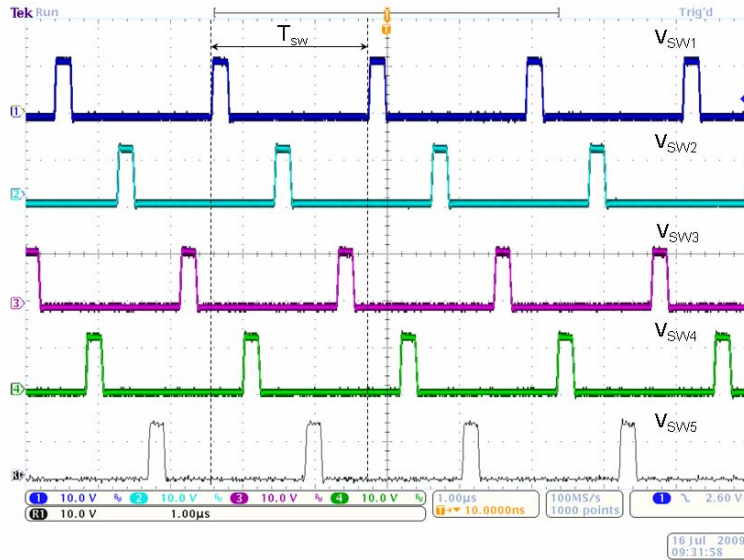


FIG. 4.28 – Tensions V_{SW} du point milieu de chaque cellule de commutation déphasés de $4\pi/5$

Sur la figure 4.29 sont présentés en mode permuté : la tension V_{SW1} à la sortie de la première cellule de commutation, la moitié du courant de phase de la première cellule $\frac{1}{2}I_1$ et la tension de sortie V_s . Ces formes d'ondes ont été relevées à vide avec $V_e = 12V$ et $f_{sw} = 500kHz$. Nous obtenons la tension de sortie désirée $V_s = 1.2V$. Le rapport cyclique dans ce cas est égal à 10%. Sur la forme d'ondes du courant de phase, on peut constater une augmentation de la fréquence apparente : $2.5MHz$ (ce qui correspond bien à un fonctionnement avec Transformateurs Inter-phases et nous remarquons que la composante du courant de phase à f_{sw} est bien atténuée suite à la permutation des *PWM* ce que nous avons déjà montré auparavant dans le chapitre 2. Sur la figure 4.30 sont présentés simulta-

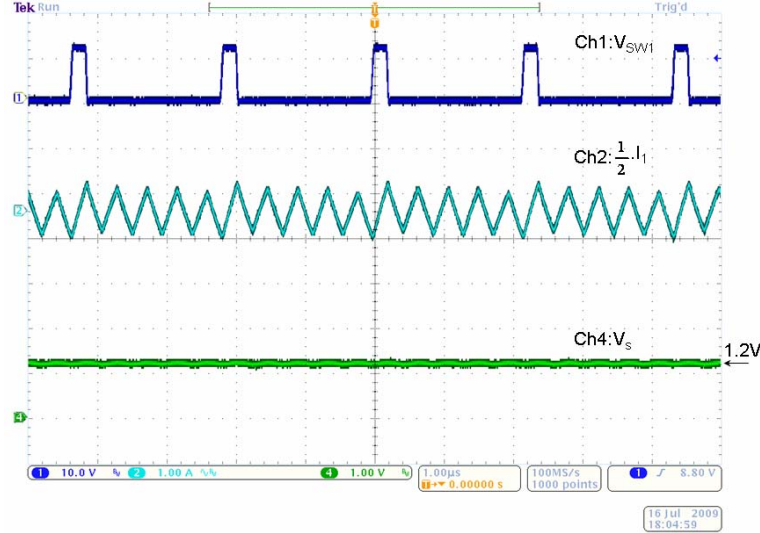


FIG. 4.29 – Tension de sortie, fonctionnement à vide

nément les courants des 5 phases en mode permuté dans un essai à vide. Il est important de noter que sur la figure 4.30 on mesure seulement la moitié du courant de chaque phase (ceci est dû au design du VRM : au niveau de chaque bus de sortie, le courant de chaque phase est divisé sur deux fils électriques) donc l'ondulation crête-crête du courant de phase est égale à 3A. Nous remarquons que tous les courants de phases sont symétriques et ont la même ondulation crête-crête.

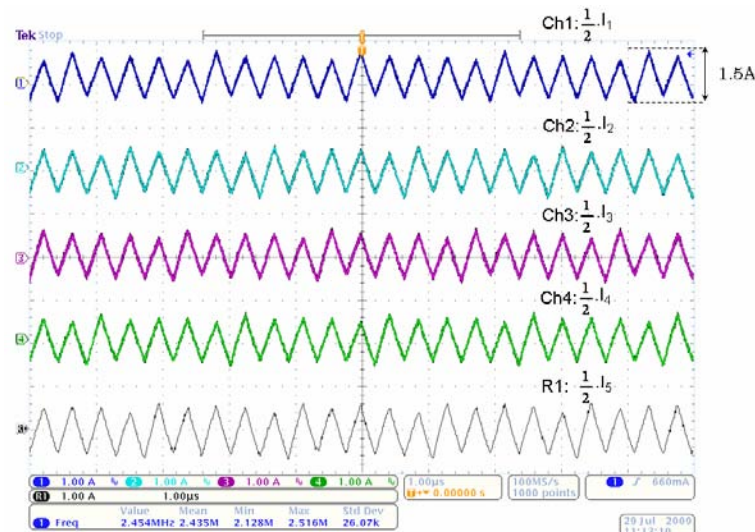


FIG. 4.30 – Formes d'ondes alternatives du courant de chaque phase

Il nous paraît intéressant à ce stade de comparer la structure de couplage à transformateurs séparés avec la solution de couplage monolithique. La figure 4.31 montre le prototype proposé par Volterra [23, 33]. Il s'agit d'une structure en échelle qui contient 4 circuits magnétiques identiques. Sur la même figure, nous montrons la cellule élémentaire en forme de **H**. Cette structure de couplage est reconfigurable pour un nombre différent de 4 phases en ajoutant des cellules élémentaires. Sur la figure 4.32, on montre l'ondulation des courants de ces 4 phases couplées. Nous remarquons que ces courants sont dissymétriques. Ceci est dû à la dissymétrie de chemin magnétique de cette structure monolithique en échelle. De ce point de vue, le couplage via des transformateurs séparés est avantageux.

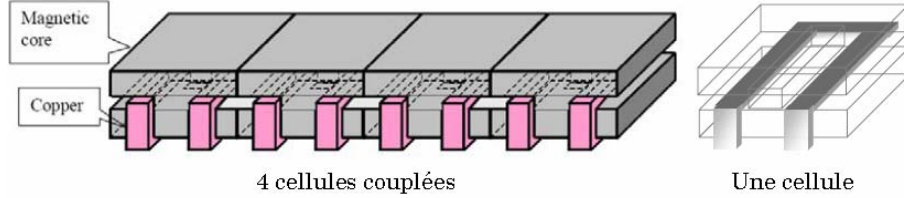


FIG. 4.31 – Coupleur monolithique à 4 phases couplées proposé par Volterra [23]

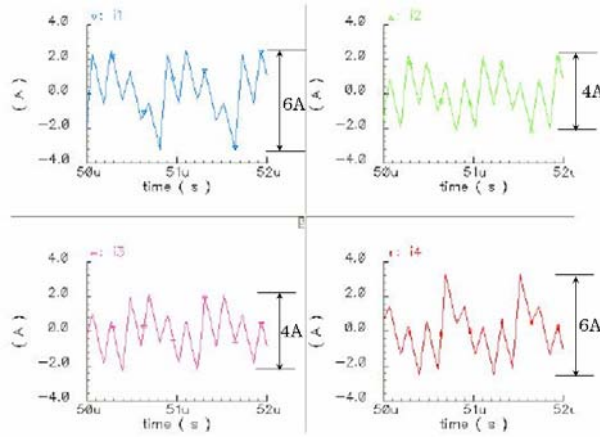


FIG. 4.32 – Ondulation du courant de phase dans la structure proposée par Volterra [23]

4.3.1.2 Fonctionnement du convertisseur : essai en charge nominale

Sur la figure 4.33 sont présentés les courants des 5 phases en mode permuté. Ces formes d'ondes ont été relevées pour le point de fonctionnement suivant : $V_e = 12V$, $I_s = 100A$ et $f_{sw} = 500kHz$. Un léger déséquilibre des valeurs moyennes des courants de phases est constaté (d'environ 5%). La différence entre les composantes alternatives de chaque courant est due à la superposition des courants magnétisants qui sont très faibles dans notre application.

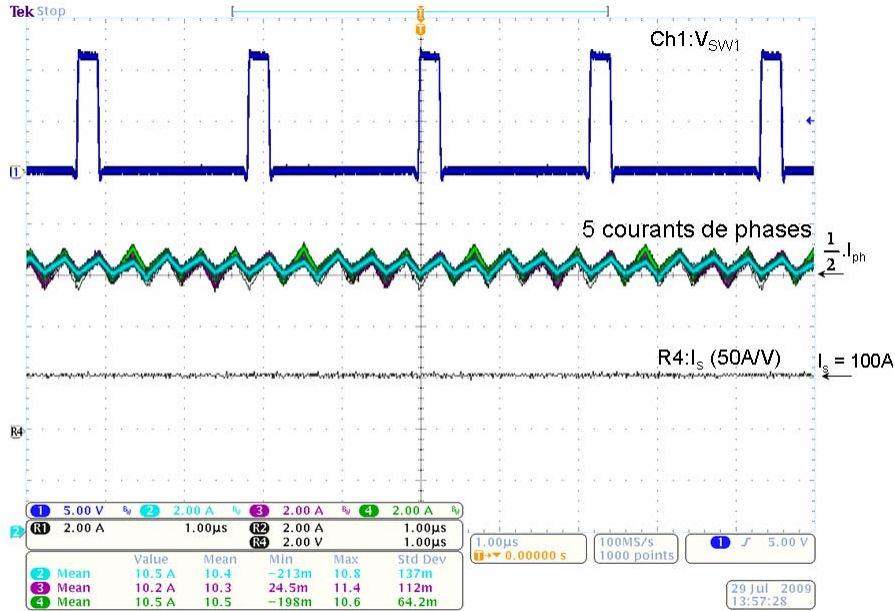


FIG. 4.33 – Courants de phases, fonctionnement en charge nominale

4.3.2 Caractéristiques dynamiques

Pour la mesure des caractéristiques dynamiques du montage, nous avons utilisé une charge électronique programmable. Avec cette charge, il est possible de programmer des créneaux de courants de charge, programmer la fréquence de ces créneaux et les temps de montée et de descente. Ces temps sont égaux et varient entre $30\mu s$ et $200ms$.

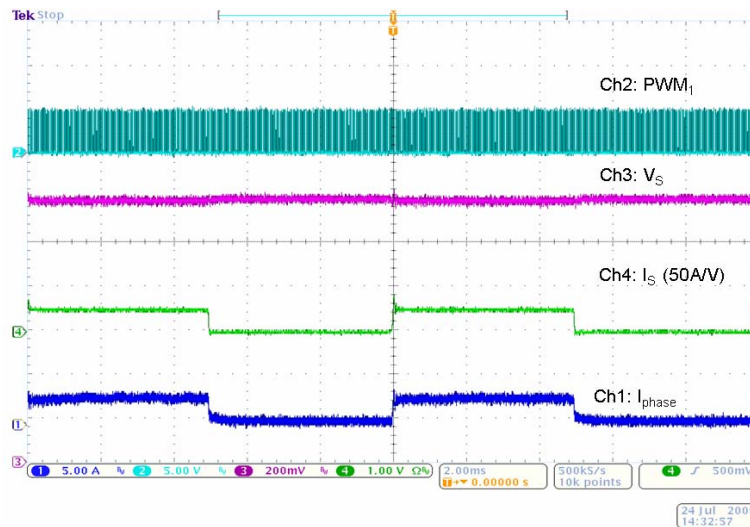


FIG. 4.34 – Impact de la variation du courant de charge de 0A à 25A

Dans cette partie, nous avons effectué une série d'essais pour différents steps du courant de charge. Dans un premier temps, on impose des créneaux du courant de charge entre 0A et 25A. Ces créneaux ont une fréquence égale à $100Hz$. On choisit le temps minimum de montée, soit $30\mu s$. La figure 4.34 montre la tension de la première cellule de commutation V_{SW1} , la tension de sortie V_s , le courant de sortie I_s et le courant de la première phase. Quand le courant de sortie passe de 0 à 25A, la tension de sortie chute de $\Delta V_s = 40mV$: en régime permanent cette tension passe de 1.2V à 1.16V. Cette variation de tension est plus visible pour des courants plus importants.

Les figures 4.35 et 4.36 montrent un zoom de la montée et de la descente du courant de sortie et on vérifie que les temps de montée et de descente sont égaux à $30\mu s$. Cette

valeur correspond bien à la consigne. La boucle de régulation du VRM réagit rapidement pour répondre à la consigne.

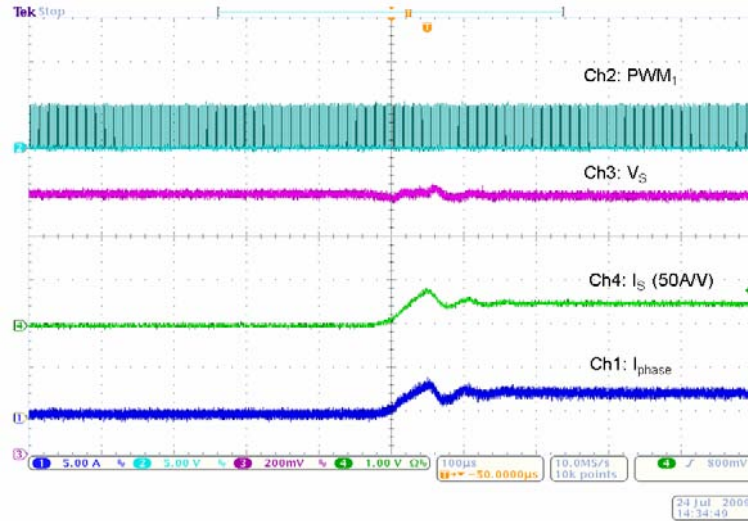


FIG. 4.35 – Zoom de la montée du courant de charge de 0A à 25A

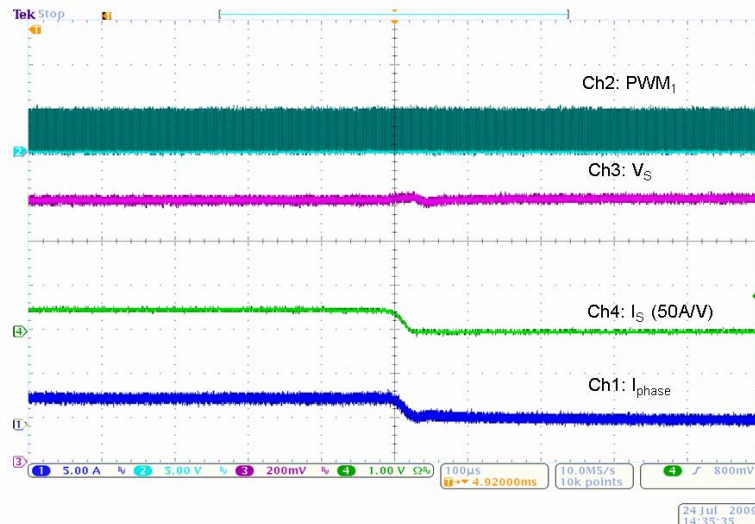


FIG. 4.36 – Zoom de la descente du courant de charge de 25A à 0A

La figure 4.37 illustre la réponse du système suite à une variation plus importante du courant : de 0A à 75A pour un temps de montée et un temps de descente correspondants à $30\mu s$. La figure 4.37 montre la tension de la première cellule de commutation V_{SW1} , la tension de sortie V_s , le courant de sortie I_s et le courant de la première phase. Nous observons une variation de la tension de sortie sous forme de créneaux ayant la même fréquence que ceux du courant de sortie. Lorsque le courant de sortie passe de 0 à 75A, la boucle de tension réagit et la tension chute de $100mV$: en régime permanent elle passe de 1.2V à 1.12V et vis versa.

Un zoom de la montée du courant de sortie (Fig. 4.39) montre qu'il y a apparition d'oscillations du courant I_s avant d'atteindre le régime permanent. Ces oscillations sont dues à l'excitation des éléments inductifs et capacitifs présents dans les différents éléments du circuit électrique. La figure 4.38 montre le schéma équivalent simplifié de ce circuit.

Pour un échelon du courant de 0A à 75A, le coefficient d'amortissement a diminué et les oscillations sont moins amorties en comparaison avec un step plus faible (par exemple de 0A à 25A). Ces oscillations s'amplifient lorsque le courant devient plus important suite

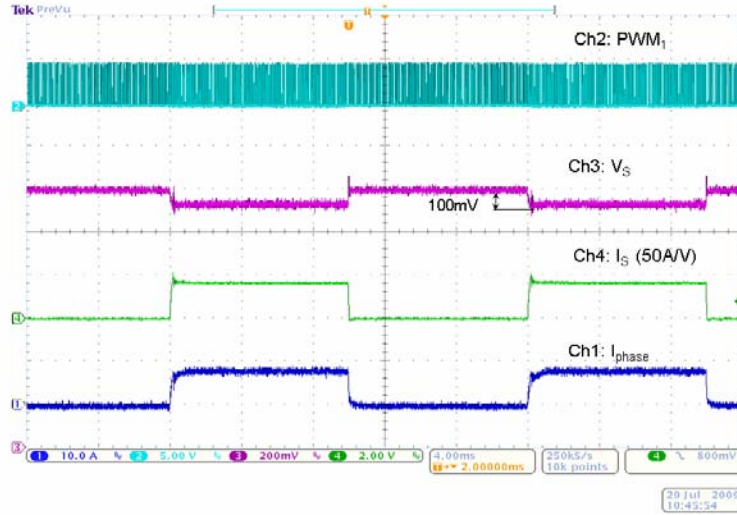


FIG. 4.37 – Impact de la variation du courant de charge de 0A à 75A

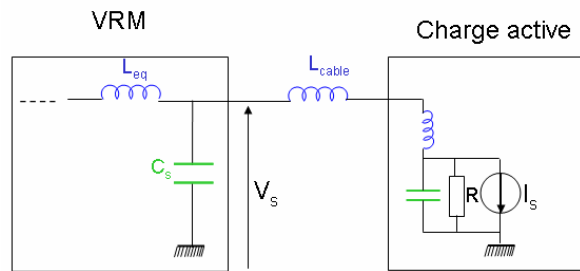


FIG. 4.38 – Schéma électrique équivalent du banc d'essai

à la décroissance du coefficient d'amortissement. On retrouve aussi ces oscillations au niveau de la tension de sortie et au niveau du courant de phase (Fig. 4.39). Ce phénomène d'oscillation est absent à la descente du courant (fig. 4.40). En présence de fortes oscillations du courant, le circuit de commande ISL6307 se met en défaut.

On s'est intéressé aussi à observer les courants des 5 phases suites à un step en courant de charge entre 0A et 75A. La figure 4.41 montre qu'en régime permanent il y a un déséquilibre entre les courants. La méthode de mesure de courant que nous avons utilisé trouve là ses limites. Ceci s'explique par le désappairage entre les différentes résistances $R_{DS\,ON}$ des MOSFETs. Pour supprimer ce déséquilibre en courant, il fallait réajuster une ou plusieurs résistances de mesure du courant, R_{isen} . On parvient ainsi à un fonctionnement correcte du superviseur. Cette mesure reste délicate et nécessite un ajustement de R_{isen} pour des niveaux de courant élevés.

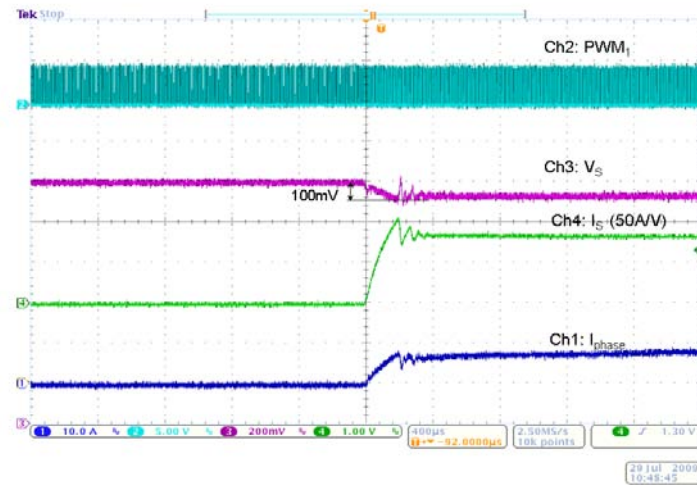


FIG. 4.39 – Zoom de la montée du courant de charge de 0A à 75A

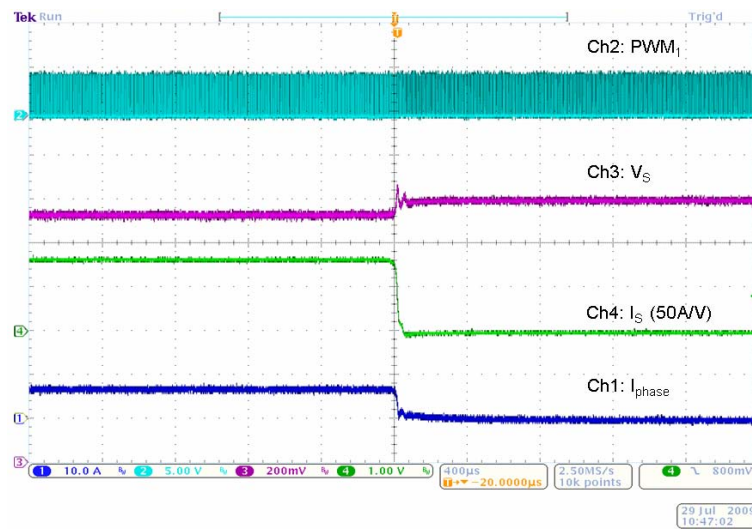


FIG. 4.40 – Zoom de la descente du courant de charge de 75A à 0A

Pour éviter ces oscillations et la mise en défaut du circuit de commande, il faut cependant choisir un temps de montée plus long pour réaliser un step de courant de 0A à 100A et mesurer la variation de tension de sortie correspondante. Ce temps est choisi égal à 3ms. Donc aucune mesure de réponse dynamique est possible à cause de ces fortes oscillations.

La figure 4.42 montre la tension de la première cellule de commutation V_{SW1} , la tension de sortie V_s , le courant de sortie et le courant de la première phase pour un step du courant entre 0A et 100A. Pour cette variation du courant de charge, la tension de sortie V_s passe de 1.2V à 1.06V soit une variation de 140mV.

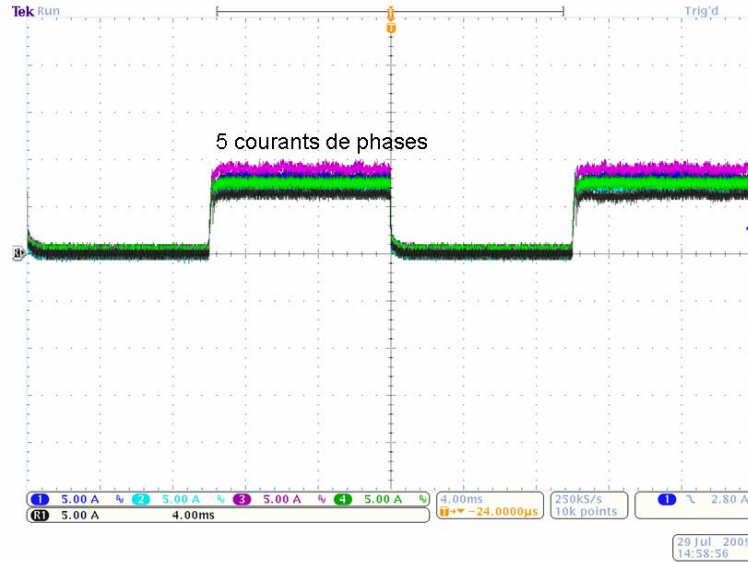


FIG. 4.41 – Courants de phases pour un step de courant de charge de 0A à 75A

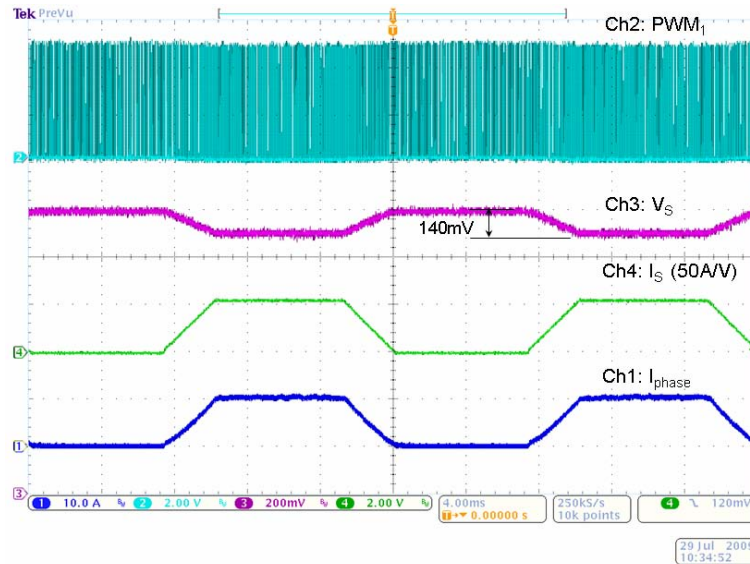


FIG. 4.42 – Impact de la variation du courant de charge de 0A à 100A

La figure 4.43 montre la caractéristique de la variation de la tension de sortie V_s pour différentes valeurs mesurées du courant de charge I_s . A partir de cette courbe, on peut déterminer la valeur de la résistance r_s du modèle de VRM (Fig. 4.14) en tenant compte de l'AVP : $r_s = 1.3m\Omega$. Sachant que $r_s = R_{FB} \cdot \alpha$, donc pour $R_{FB} = 1k\Omega$, on déduit la valeur du facteur d'atténuation du courant moyen de sortie : $\alpha = 1.3e^{-6}$.

La caractéristique expérimentale (V_s, I_s) de la figure 4.43 montre l'intérêt de l'AVP pour réduire la puissance consommée par le microprocesseur. En effet, avec l'AVP la puissance consommée pour $I_s = 100A$ est égale à 106W tandis que sans AVP cette puissance serait égale à 120W.

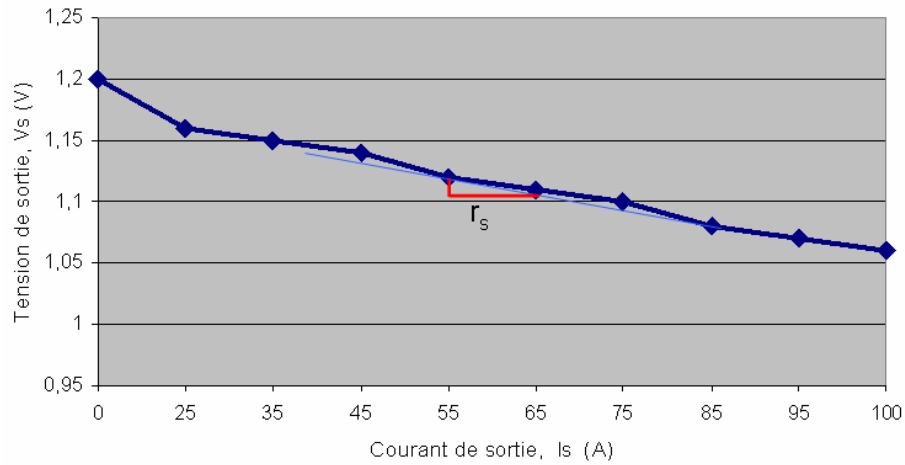


FIG. 4.43 – Variation de la tension de sortie en fonction du courant de charge

L'étape suivante consiste à mesurer le rendement du prototype. La figure 4.44 résume les conditions de mesure du rendement : comme le montre le modèle équivalent simple Buck, le rendement du VRM est mesuré entre le bus d'entrée et le bus de sortie. On s'intéresse ici au rendement global du convertisseur en tenant compte de toutes les pertes des éléments présents dans le convertisseur (semi-conducteurs, transformateur, condensateur,...)

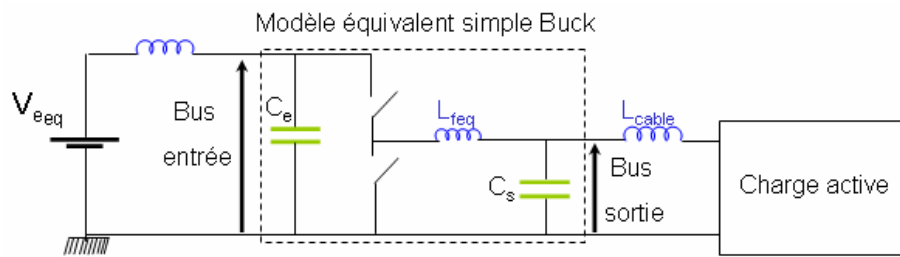


FIG. 4.44 – Conditions de mesure de rendement du VRM

La figure 4.45 montre la courbe du rendement tracé pour différents points de fonctionnement. Nous obtenons un optimum de rendement égal à 85% pour un courant de sortie $I_s = 55A$. D'après les études faites précédemment dans le troisième chapitre, les pertes dominantes dans ce type d'applications sont les pertes ohmiques (pertes par conduction dans les semi-conducteurs, pertes cuivre dans les enroulements des TIs, pertes dans les condensateurs d'entrée et de sortie,...).

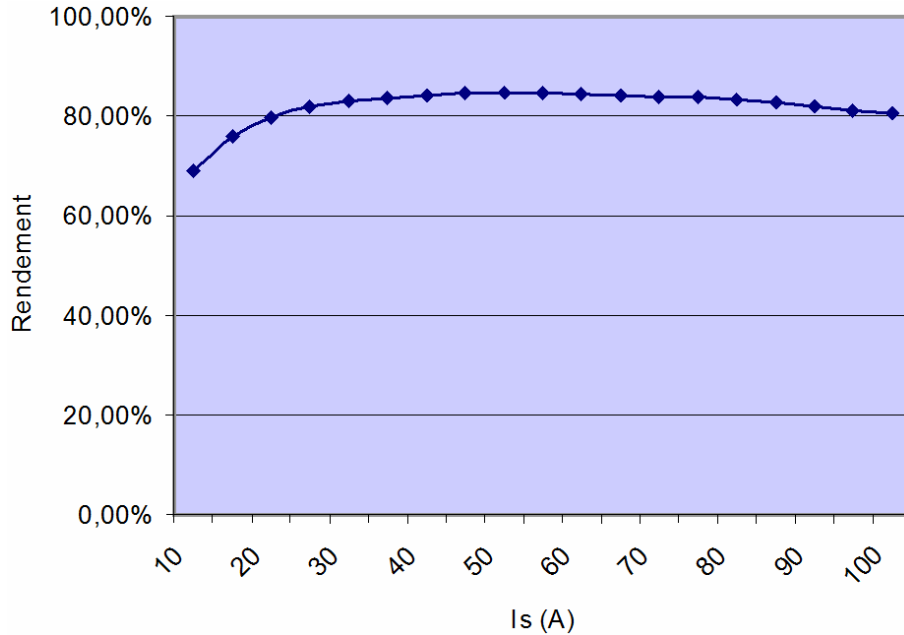


FIG. 4.45 – Rendement du VRM en fonction du courant de sortie pour $V_e = 12V$

4.4 Conclusion

Cette partie expérimentale de notre travail peut être scindée en deux, puisque nous avons abordé d'une part, la conception et la réalisation du VRM et d'autre part, la validation expérimentale du fonctionnement du prototype.

Nous avons réalisé un hacheur multicellulaire à 5 phases parallèles couplées à l'aide de Transformateurs Inter-phases. Ce convertisseur est composé de 5 modules identiques. Nous avons choisi d'utiliser des modules de puissance intelligents pour augmenter la densité de puissance et diminuer l'inductance parasite. Un choix judicieux du circuit imprimé a été réalisé pour assurer la liaison électriques des différents éléments du convertisseur et la répartition du flux thermique pour éviter l'échauffement des composants de puissance.

Concernant le fonctionnement du VRM, les résultats obtenus sont satisfaisants :

- Le couplage magnétique de phases a permis d'augmenter la fréquence apparente des courants. De plus, avec le mode d'alimentation permutée, la composante fondamentale du courant de phase a été réduite d'une façon drastique. Ces deux points conduisent à la réduction des pertes dans le convertisseur.
- L'utilisation des Transformateurs Inter-phases permet d'obtenir des courants de phases symétriques au contraire de l'utilisation des coupleurs monolithiques.
- Le choix de mode d'asservissement AVP a permis de réduire la puissance consommée par la charge à fur et à mesure qu'on augmente le courant. Le mode AVP est avantageux dans des applications à fort courant.

Conclusion générale

Dans ce mémoire, nous avons vu, autour d'applications liées aux VRM (Voltage Regulator Module), que les convertisseurs multicellulaires parallèles et magnétiquement couplés sont bien adaptés à l'intégration hybride de puissance. Ils permettent en effet, en jouant sur la modularité, de s'adapter à un cahier des charges, d'améliorer la qualité spectrale des formes d'ondes électriques, d'en faciliter le filtrage et de mieux gérer les pertes et les échanges thermiques.

Par l'utilisation d'un modèle harmonique adapté, nous avons montré que le couplage magnétique des phases permet d'améliorer sensiblement les performances et la compacité des dispositifs, en comparaison à une solution classique non couplée. Pour cela, nous avons défini trois critères objectifs de comparaison qui ont permis, sur le plan fonctionnel, de faire ressortir, deux topologies particulières de couplage, dite "cascade symétrique" et "cascade cyclique". Une permutation judicieuse de l'ordre d'alimentation des phases nous a cette fois conduit à mettre en évidence les qualités particulièrement intéressantes de la structure "cascade cyclique permutée" qui satisfait l'ensemble des trois critères retenus : le critère "p" indiquant le nombre de Transformateurs Inter-phases, qui traduit la complexité de mise en œuvre ; le critère " L_q/L " indiquant l'aptitude de la structure à conditionner les ondulations de courant ce qui influence directement le dimensionnement des composants, notamment celui des filtres d'entrée-sortie ; le critère " L_q/L_1 " caractérisant l'effet coupleur, c'est-à-dire l'aptitude de la structure à filtrer les courants de modes différentiels et à favoriser les courants de modes commun recherchés, ce qui influence aussi le dimensionnement des composants.

Pour compléter ces résultats, nous avons approfondi notre étude en analysant l'impact de la multiplication du nombre de phases à paralléliser, sur le volume global et les pertes dans ces dispositifs. Là encore, la structure "cascade cyclique permutée" se distingue par ses performances intéressantes. Il apparaît que la solution d'entrelacement classique des cellules, sans couplage magnétique, n'est intéressante, par rapport à une solution monophasée, que pour un nombre très limité de phase en parallèle (deux, trois, quatre phases maximum). Par contre, le couplage magnétique permet d'aller plus loin dans le parallélisme. La structure "cascade cyclique permutée" offre un bon contrôle des performances, du volume et des pertes sur une plage étendue du nombre de phases.

Enfin, fort de ces résultats théoriques, nous avons entrepris la réalisation d'un prototype d'alimentation "cascade cyclique permutée pentaphasée" avec un cahier des charges de type VRM, soit : une tension de sortie de 1,2V, un courant de sortie de 100A, une fréquence de commutation de 500kHz, une tension d'entrée de 12V. Cette réalisation a été faite avec des composants adaptés à ce type d'application, utilisant des techniques de report particulières des composants de puissance sur circuits imprimés (boîtier BGA), ce qui permet de transférer le flux de chaleur du composant de puissance au circuit imprimé qui va jouer le rôle de drain thermique et de radiateur (PCB Cooling). Ainsi, en utilisant des circuits imprimés de puissance multi-couches, on peut se passer de radiateurs, ce qui

va dans le sens de la compacité. Les Transformateurs Inter-phases ont été dimensionnés et réalisés pour ce cahier des charges. Pour la commande, nous avons également utilisé un composant dédié, prévu pour prendre en charge la génération des cinq ordres de commande et l'équilibrage dynamique des courants de phase. Un soin particulier a été porté sur le routage de la carte de circuit imprimé afin d'offrir une symétrie maximale à la structure et par voie de conséquence minimiser les problèmes de déséquilibre des courants de phase. Les essais effectués à différents niveaux de charge ont permis de valider le dimensionnement électro-thermique statique nominal. Cependant, nous avons été confrontés à des problèmes de déséquilibre variables des courants de phase en fonction du point de fonctionnement. La technique de mesure des courants de phase par l'utilisation de la résistance dynamique R_{dson} des transistors inférieurs de chaque cellule de commutation semble être à l'origine de ce défaut. Si ces problèmes ont pu être corrigés de façon indépendante pour chaque point de fonctionnement, cela n'autorise cependant pas un fonctionnement à charge variable satisfaisant. Sur le plan dynamique, l'étude des temps de réponse de l'alimentation soumise à des impacts de charge (cas typique du fonctionnement cyclique d'un microprocesseur) a permis de démontrer l'intérêt de la parallélisation. Seul le temps de commutation de la charge programmable elle-même ($30\mu s$ minimum pour commuter d'un état de faible charge à un état de pleine charge et inversement) a été limitant.

Pour conclure, ce travail de thèse nous a permis d'aborder dans sa globalité, les différents aspects liés à l'étude et la mise en œuvre d'un convertisseur multicellulaire parallélisé et magnétiquement couplé de faible puissance, en technologie circuit imprimé multicouches. Nous avons identifié quelques points critiques, principalement lié à la mesure des courants de phase et leur équilibrage, qui doivent être résolus rapidement pour démontrer pleinement l'intérêt de ces structures. Un axe de progrès important et assez simple à mettre en œuvre, serait d'utiliser des Transformateurs Inter-phases dont les enroulements seraient directement réalisés dans le circuit imprimé, assurant ainsi une plus grande symétrie en évitant notamment les problèmes de disparité des résistances de contact. Enfin, de façon plus générale, nous pensons que ce travail peut servir de base de réflexion à la mise en œuvre de convertisseur modulaire utilisant, en fonction du cahier des charges, tout ou partie d'un certain nombre de module de conversion élémentaire générique.

Bibliographie

- [1] *Voltage Regulator Module (VRM) and Enterprise Voltage Regulator-Down (EVRD) 11.0*, Intel Design Guidelines, November 2006.
- [2] S. Goodfellov and D. Weiss, "Design power systems around processor specifications," *Electron. Design*, p. 53–57, Jan. 1997.
- [3] M. Zhang, M. Jovanovic, and F. C. Lee, "Design considerations for low voltage on-board dc/dc modules for next generations of data processing circuits," *IEEE Trans. Power Electron*, vol. 11, p. 328–337, Mar. 1996.
- [4] C. Mitter, "Device considerations for high current, low voltage synchronous buck regulators(sbr)," *Wescon/97. Conference Proceedings*, pp. 281–288, 1997.
- [5] Y. Panov and M. Jovanovic, "Design considerations for 12-V/1.5-V, 50-A voltage regulator modules," in *Proc. Fifteenth Annual IEEE Applied Power Electronics Conference and Exposition APEC 2000*, vol. 1, 2000, pp. 39–46 vol.1.
- [6] E. Stanford, "Device requirements for low voltage fast transient response regulators used to power future microprocessors and other low voltage logic chips," *proceedings of the Sixteenth International High Frequency Power Conversion Conference*, pp. 1–10, September 2001.
- [7] "Investigation of power management issues for next generation microprocessors," *VRM Consortium Quarterly Progress Report, Center for Power Electronics Systems (Virginia Tech)*, September 1999.
- [8] R. Miftakhutdinov, "Analysis of synchronous buck converter with hysteretic controller at high slew-rate load current transients," *Proc. of High Frequency Power Conversion Conference*, pp. 55–69, 1999.
- [9] R. Miftakhutdinov, "Optimal output filter design for microprocessor or DSP power supply," *Analog Applications Journal*, pp. 22–29, August 2000.
- [10] R. Miftakhutdinov, "Optimal design for an interleaved synchronous buck converter under highslew- rate, load-current transient conditions," *Texas Instruments Incorporated, System Engineering, Power Management Products*, February 2001.
- [11] B. Porter, "The ongoing difficulty of powering microprocessors," iWatt Company, Tech. Rep., May 2006.
- [12] "TPS40090 multi-phase buck converter and TPS2834 drivers steps-down from 12-V to 1.5-V at 100 A," Texas Instruments, Tech. Rep., June 2004.
- [13] J. Li, A. Stratakis, A. Schultz, and C. R. Sullivan, "Using coupled inductors to enhance transient performance of multi-phase buck converters," *IBM Smposium*, 2004.
- [14] X. Zhou, X. Zhang, J. Liu, P.-L. Wong, J. Chen, H.-P. Wu, L. Amoroso, F. Lee, and D. Chen, "Investigation of candidate vrm topologies for future microprocessors [voltage regulator modules]," in *Proc. 1998. Thirteenth Annual Applied Power Electronics Conference and Exposition APEC '98*, vol. 1, 1998, pp. 145–150 vol.1.

- [15] X. Zhou, P.-L. Wong, R. Watson, L. Amoroso, X. Sun, H. Wu, P. Xu, B. Yang, W. Chen, M. Donati, F. C. Lee, and A. Q. Huang, "Voltage regulator module for future generation of processors," *VPEC Annual Seminar Tutorial*, 1998.
- [16] X. Zhou, "Low-voltage high-efficiency fast-transient voltage regulator module," Ph.D. dissertation, Virginia Tech, July 1999.
- [17] P. Xu, X. Zhou, P.-L. Wong, K. Yao, and F. C. Lee, "Design and performance evaluation of multi-channel interleaving quasi-square-wave buck voltage regulator module," *HFPC*, pp. 82–88, 2000.
- [18] X. Zhou, P.-L. Wong, P. Xu, F. Lee, and A. Huang, "Investigation of candidate vrm topologies for future microprocessors," vol. 15, no. 6, pp. 1172–1182, 2000.
- [19] P. Zumel, O. Garcia, J. A. Cobos, and J. Uceda, "Emi reduction by interleaving of power converters," in *IEEE, Applied Power Electronics Conference and Exposition*, 2004.
- [20] N. Bouhalli, M. Cousineau, E. Sarraute, and T. A. Meynard, "Multiphase coupled converter models dedicated to transient response and output voltage regulation studies," *IEEE, Power Electronics and Motion Control Conference, EPE-PEMC 2008*, pp. 281–287, 1-3 Sept. 2008.
- [21] P. Wong, P. X. u, B. Yang, and F. Lee, "Performance improvements of interleaving VRMs with coupling inductors," *Power Electronics, IEEE Transactions on*, vol. 16, pp. 499–507, jul 2001.
- [22] P. Wong, "Performance improvements of multi-channel interleaving voltage regulator modules with integrated coupled inductors," *Dissertation*, VPI&SU, Blacksburg, VA, 2001.
- [23] J. Li, A. Stratakos, A. Schultz, and C. R. Sullivan, "Using coupled inductors to enhance transient performance of multi-phase buck converters," *IEEE, Applied Power Electronics Conference and Exposition*, vol. vol.2, pp. 1289–1293, 2004.
- [24] J. Li, C. R. Sullivan, and A. Schultz, "Coupled inductors design optimization for fast-reponse low-voltage dc-dc converters," *IEEE, Applied Power Electronics Conference*, March 2002.
- [25] J. Gallagher, "Coupled inductors improve multiphase buck efficiency," *Field Applications Engineer, Power Division, Pulse, San Diego*, 2006.
- [26] P. Wong, Q. Wu, X. Peng, B. Yang, and F. Lee, "Investigating coupling inductors in the interleaving QSW VRM," *IEEE Applied Power Electronics Conference, APEC, 2000*, vol. 2, pp. 973–978, 2000.
- [27] P. Zumel, O. Garcia, J. Cobos, and J. Uceda, "Magnetic integration for interleaved converters," in *Proc. Eighteenth Annual IEEE Applied Power Electronics Conference and Exposition APEC '03*, vol. 2, 2003, pp. 1143–1149 vol.2.
- [28] —, "Tight magnetic coupling in multiphase interleaved converters based on simple transformers," in *Proc. Twentieth Annual IEEE Applied Power Electronics Conference and Exposition APEC 2005*, vol. 1, 2005, pp. 385–391 Vol. 1.
- [29] V. COSTAN, "Convertisseurs parallèles entrelacés : etude des pertes fer dans les transformateurs inter-cellules," Ph.D. dissertation, Institut National Polytechnique de Toulouse (INPT), 2007.
- [30] I. G. Park and S. I. Kim, "Modeling and analysis of multi-interphase transformers for connecting power converters in parallel," in *IEEE, Power Electronics Specialists Conference*, 1997.

- [31] E. Laboure, A. Cuniere, T. Meynard, F. Forest, and E. Sarraute, "A theoretical approach to intercell transformers, application to interleaved converters," *IEEE Transactions on Power Electronics*, vol. 23, pp. 464 – 474, Jan, 2008.
- [32] C. L. Fortescue, "Method of symmetrical coordinates applied to the solution of polyphase networks," *Trans. AIEE*, vol. 37, p. 1027–1140, Jun. 1918.
- [33] J. Li, C. R. Sullivan, and A. Gentchev, "Method of making magnetic component with n-phase coupling, and related inductor structures," *Patent US 0113741A1, Volterra Semiconductor Corp*, 2004.
- [34] P. Zumel, O. Garcia, J. A. Cobos, and J. Uceda, "Tight magnetic coupling in multi-phase interleaved converters based on simple transformers," in *IEEE, Applied Power Electronics Conference and Exposition*, 2005.
- [35] E. Sarraute, T. Meynard, V. Costan, E. Labouré, A. Cunière, F. Forest, and J.-J. Huselstein, "Analyse de différents montages d'inductances couplées dans les convertisseurs DC/DC parallèles entrelacés," in *Electronique de Puissance du Futur, EPF '06*, 2006.
- [36] T. Meynard, F. Forest, F. Richardeau, and E. Labouré, "Method and device for supply to a magnetic coupler," *Patent number WO 2007/006902*, Jan. 18 2007.
- [37] R. Ruelland, G. Gateau, T. A. Meynard, and J. Hapiot, "Design of fpga-based emulator for series multicell converters using co-simulation tools," *IEEE Transactions on Power Electronics*, vol. 18, p. 1, January 2003.
- [38] N. Bouhalli, E. Sarraute, T. Meynard, and M. Cousineau, "Modelling and analysis of five-phase coupled buck converter using intercell transformers," in *Power Conversion Intelligent Motion*, 2008.
- [39] W. M. Lyman, *Transformers and Inductor Design Handbook*. M. Dekker Edition, 1988.
- [40] W.-J. Gu and R. Liu, "A study of volume and weight vs. frequency for high-frequency transformers," in *Proc. th Annual IEEE Power Electronics Specialists Conference PESC '93 Record*, 1993, pp. 1123–1129.
- [41] F. Forest, T. A. Meynard, E. Labouré, V. Costan, E. Sarraute, A. Cunière, and T. Martiré, "Optimization of the supply voltage system in interleaved converters using intercell transformers," *IEEE Trans. Power Electron*, vol. 22, pp. 934–942, May 2007.
- [42] N. Bouhalli, E. Sarraute, T. Meynard, M. Cousineau, and E. Labouré, "Optimal multi-phase coupled buck converter architecture dedicated to strong power system integration," *IEEE, Power Electronics, Machines and Drives, PEMD 2008. 4th IET Conference on*, pp. 934–942, April 2008.
- [43] P. Cheasty, J. Flannery, M. Meinhardt, A. Alderman, and S. O'Mathuna, "Benchmark of power packaging for dc/dc and ac/dc converters," *Power Electronics, IEEE Transactions*, vol. 17, p. 141 – 150, Jan. 2002.
- [44] J. Klein, "Synchronous buck mosfet loss calculations with excel model," Fairchild Semiconductor Application note AN6005, Tech. Rep., 2006.
- [45] D. Graovac, M. Purschel, and A. Kiep, "Mosfet power losses calculation using the data-sheet parameters," Infineon, Tech. Rep., July 2006.
- [46] R. W. Erickson, *Fundamentals of Power Electronics, First edition*. Chapman and Hall, May 1997, ch. 12, Basic magnetics theory, pp. 1–72.
- [47] S. Mulder, "Power ferrite loss formulas for transformer design," *Power Conversion & Intelligent Motion*, vol. 21, p. 22–31, July 1995.

- [48] E. C. Snelling, "Soft ferrites, properties and applications," *Butterworths, second edition*, 1988.
- [49] *Philips Application Note, Design of Planar Power Transformers*.
- [50] P. Dowell, "Effects of eddy currents in transformer windings," *Inst. Elect. Eng.*, vol. 113, p. 1387–1394, August 1966.
- [51] I. R. IOR, "Synchronous Buck Multiphase Optimized BGA Power Block Integrated Power Semiconductors, Drivers & Passives, IP2002 Power Block," International Rectifier, Tech. Rep., March 2003.
- [52] S. Deuty, "Optimizing transistor performance in synchronous rectifier buck converters," in *Proc. Fifteenth Annual IEEE Applied Power Electronics Conference and Exposition APEC 2000*, vol. 2, 2000, pp. 675–678 vol.2.
- [53] Intersil, "6-Phase PWM Controller with 8 Bit VID Code Capable of Precision RDS(ON) or DCR Differential Current, ISL6307," Intersil, Tech. Rep., March 2006.
- [54] H. Forghani-zadeh and G. Rincon-Mora, "A lossless, accurate, self-calibrating current-sensing technique for dc-dc converters," in *Proc. 31st Annual Conference of IEEE Industrial Electronics Society IECON 2005*, 2005, pp. 6 pp.–.
- [55] M. Zhang, "Powering Intel Pentium 4 processors," *Intel Technol. Symp.*, 2000.
- [56] A. Waizman and C. Y. Chung, "Resonant free power network design using extended adaptive voltage positioning (EAVP) methodology," *IEEE Transactions*, vol. 24, p. 236–244, Aug. 2001.
- [57] K. Yao, M. Xu, Y. Meng, and F. Lee, "Design considerations for vrm transient response based on the output impedance," *Power Electronics, IEEE Transactions on*, vol. 18, no. 6, pp. 1270–1277, 2003.
- [58] N. Chabini, I. Chabini, E. Aboulhamid, and Y. Savaria, "Methods for minimizing dynamic power consumption in synchronous designs with multiple supply voltages," vol. 22, no. 3, pp. 346–351, March 2003.
- [59] G. Schuellein, "VRM Design Optimization for Varying System Requirements," International Rectifier, Tech. Rep., Nov. 2003.
- [60] FAIR-RITE, "Fair-Rite Product's Catalog," Tech. Rep., 15th Edition.
- [61] D. Jauregui, "Optimizing a PCB Layout for an iPOWIR Technology Design," International Rectifier, Tech. Rep.
- [62] S. Deuty, "Optimizing transistor performance in synchronous rectifier buck converters," *IEEE, Applied Power Electronics Conference and Exposition*, vol. 2, pp. 675 – 678, 2000.
- [63] Y. Ren, M. Xu, J. Zhou, and F. Lee, "Analytical loss model of power mosfet," *IEEE, Transactions on power electronics*, vol. 21, pp. 312–319, MARCH 2006.
- [64] R. W. Erickson, *Fundamentals of Power Electronics*. Springer (2nd edition), janvier 2001, ch. 2 and 5.
- [65] W. P. R. Ned Mohan, Tore M. Undeland, *Power Electronics Converters, applications and design*. Wiley (2 edition), January 9, 1995.
- [66] K.S. Oh, "Mosfet basics, application note an-9010," Fairchild Semiconductor, Tech. Rep., 2000.
- [67] S. Lefebvre and B. Multon, "Commande des semi-conducteurs de puissance : principes," *Technique de l'ingénieur*, vol. D3 231, pp. 1–23.
- [68] Z. J. Shen, Y. Xiong, X. Cheng, Y. Fu, and P. Kumar, "Power mosfet switching loss analysis : A new insight," *IEEE, Industry Applications Conference*, vol. 3, pp. 1438–1442, 2006.

Annexe A

Expressions des inductances symétriques pour les quatre montages de couplage à Transformateurs Inter-phases

A.1 Introduction

Le but de cette annexe est de déterminer les inductances symétriques en fonction du rang harmonique h pour les quatre montages présentés dans le chapitre 2.

A.2 Association cascade symétrique

D'après la figure 2.6, la tension V_{AS} s'écrit en fonction des courants comme suit (on néglige la résistance R_L des enroulements) :

$$V_{AS} = (4L \frac{di_A}{dt} - M \frac{di_B}{dt} - M \frac{di_C}{dt} - M \frac{di_D}{dt} - M \frac{di_E}{dt}) \quad (\text{A.1})$$

Pour l'ordre harmonique $h = 1$, la relation (A.1) devient :

$$\underline{V}_{AS_1} = jw.(4L + M)\underline{i}_{A_1} \quad (\text{A.2})$$

L'inductance symétrique L_1 est alors égale à :

$$L_1 = 4.L + M \quad (\text{A.3})$$

Pour l'ordre harmonique $h = 2$, la relation (A.1) devient :

$$\underline{V}_{AS_2} = j2w.(4L + M)\underline{i}_{A_2} \quad (\text{A.4})$$

L'inductance symétrique L_2 est alors égale à :

$$L_2 = 4.L + M \quad (\text{A.5})$$

Pour l'ordre harmonique $h = 3$, la relation (A.1) devient :

$$\underline{V}_{AS_3} = j3w.(4L + M)\underline{i}_{A_3} \quad (\text{A.6})$$

L'inductance symétrique L_3 est alors égale à :

$$L_3 = 4.L + M \quad (\text{A.7})$$

Pour l'ordre harmonique $h = 4$, la relation (A.1) devient :

$$\underline{V}_{AS_4} = j4w.(4L + M)\underline{i}_{A_4} \quad (\text{A.8})$$

L'inductance symétrique L_4 est alors égale à :

$$L_4 = 4.L + M \quad (\text{A.9})$$

Pour l'ordre harmonique $h = 5$, la relation (A.1) devient :

$$\underline{V}_{AS_5} = j5w.4(L - M)\underline{i}_{A_5} \quad (\text{A.10})$$

L'inductance symétrique L_5 est alors égale à :

$$L_5 = 4.(L - M) \quad (\text{A.11})$$

Pour un nombre quelconque 'q' de phases, on obtient les inductances symétriques suivantes :

Pour $h = n \neq \alpha.q$

$$L_n = (q - 1).L + M \quad (\text{A.12})$$

Pour $h = \alpha.q$

$$L_q = (q - 1).(L - M) \quad (\text{A.13})$$

A.2.1 Association parallèle symétrique

D'après la figure 2.7, les courants dans les enroulements des 4 premiers transformateurs s'expriment en fonction des tensions par :

$$\begin{pmatrix} \frac{dj_1}{dt} \\ \frac{dj_2}{dt} \end{pmatrix} = \frac{1}{(L^2 - M^2)} \begin{pmatrix} L & M \\ M & L \end{pmatrix} \begin{pmatrix} V_{AS} \\ V_{BS} \end{pmatrix}$$

$$\begin{pmatrix} \frac{dj_3}{dt} \\ \frac{dj_4}{dt} \end{pmatrix} = \frac{1}{(L^2 - M^2)} \begin{pmatrix} L & M \\ M & L \end{pmatrix} \begin{pmatrix} V_{AS} \\ V_{CS} \end{pmatrix}$$

$$\begin{pmatrix} \frac{dj_5}{dt} \\ \frac{dj_6}{dt} \end{pmatrix} = \frac{1}{(L^2 - M^2)} \begin{pmatrix} L & M \\ M & L \end{pmatrix} \begin{pmatrix} V_{AS} \\ V_{DS} \end{pmatrix}$$

$$\begin{pmatrix} \frac{dj_7}{dt} \\ \frac{dj_8}{dt} \end{pmatrix} = \frac{1}{(L^2 - M^2)} \begin{pmatrix} L & M \\ M & L \end{pmatrix} \begin{pmatrix} V_{AS} \\ V_{ES} \end{pmatrix}$$

D'après la loi des nœuds, on peut recalculer les courants de phases pour différents rangs harmoniques. Dans cette étude, nous considérons la première phase de la figure 2.7.

Pour l'ordre harmonique $h = 1$

$$\underline{i}_{A_1} = \frac{V_{AS_1}}{jw \frac{(L^2 - M^2)}{4L - M}} \quad (\text{A.14})$$

L'inductance symétrique L_1 est alors égale à :

$$L_1 = \frac{L^2 - M^2}{4L - M} \quad (\text{A.15})$$

Pour l'ordre harmonique $h = 2$

$$\underline{i}_{A_2} = \frac{V_{AS_2}}{j2w \frac{(L^2 - M^2)}{4L - M}} \quad (\text{A.16})$$

L'inductance symétrique L_2 est alors égale à :

$$L_2 = \frac{L^2 - M^2}{4L - M} \quad (\text{A.17})$$

Pour l'ordre harmonique $h = 3$, la relation (A.1) devient :

$$\underline{i}_{A_3} = \frac{V_{AS_3}}{j3w \frac{(L^2 - M^2)}{4L - M}} \quad (\text{A.18})$$

L'inductance symétrique L_3 est alors égale à :

$$L_3 = \frac{L^2 - M^2}{4L - M} \quad (\text{A.19})$$

Pour l'ordre harmonique $h = 4$, la relation (A.1) devient :

$$\underline{i}_{A_4} = \frac{V_{AS_4}}{j4w \frac{(L^2 - M^2)}{4L - M}} \quad (\text{A.20})$$

L'inductance symétrique L_4 est alors égale à :

$$L_4 = \frac{L^2 - M^2}{4L - M} \quad (\text{A.21})$$

Pour l'ordre harmonique $h = 5$, la relation (A.1) devient :

$$\underline{i}_{A_5} = \frac{V_{AS_5}}{j5w \frac{(L^2 - M^2)}{4L - M}} \quad (\text{A.22})$$

L'inductance symétrique L_5 est alors égale à :

$$L_5 = \frac{L^2 - M^2}{4(L + M)} \quad (\text{A.23})$$

Pour un nombre quelconque 'q' de phases, on obtient les inductances symétriques suivantes :

Pour $h = n \neq \alpha.q$

$$L_n = \frac{L^2 - M^2}{(q - 1)L - M} \quad (\text{A.24})$$

Pour $h = \alpha.q$

$$L_q = \frac{L^2 - M^2}{(q - 1)(L + M)} \quad (\text{A.25})$$

A.2.2 Association cascade cyclique

D'après la figure 2.8, la tension \underline{V}_{AS} s'écrit en fonction des courants comme suit :

$$V_{AS} = (2L \frac{di_A}{dt} - M \frac{di_B}{dt} - M \frac{di_E}{dt}) \quad (\text{A.26})$$

Pour l'ordre harmonique $h = 1$, la relation (A.26) devient :

$$\underline{V}_{AS_1} = jw.(2(L - M \cos(\frac{2\pi}{5})))\underline{i}_{A_1} \quad (\text{A.27})$$

Avec :

$$\underline{i}_{B_1} + \underline{i}_{E_1} = \underline{i}_{A_1} 2 \cos(\frac{2\pi}{5})$$

L'inductance symétrique L_1 est alors égale à :

$$L_1 = 2(L - M \cos(\frac{2\pi}{5})) \quad (\text{A.28})$$

Pour l'ordre harmonique $h = 2$, la relation (A.26) devient :

$$\underline{V}_{AS_2} = j2w.(2(L - M \cos(\frac{2.2\pi}{5})))\underline{i}_{A_2} \quad (\text{A.29})$$

L'inductance symétrique L_2 est alors égale à :

$$L_2 = 2(L - M \cos(\frac{2.2\pi}{5})) \quad (\text{A.30})$$

Pour l'ordre harmonique $h = 3$, la relation (A.26) devient :

$$\underline{V}_{AS_3} = j3w.(2(L - M \cos(\frac{3.2\pi}{5})))\underline{i}_{A_3} \quad (\text{A.31})$$

L'inductance symétrique L_3 est alors égale à :

$$L_3 = 2(L - M \cos(\frac{3.2\pi}{5})) \quad (\text{A.32})$$

Pour l'ordre harmonique $h = 4$, la relation (A.26) devient :

$$\underline{V}_{AS_4} = j4w.(2(L - M\cos(\frac{4.2\pi}{5})))\underline{i}_{A_4} \quad (\text{A.33})$$

L'inductance symétrique L_4 est alors égale à :

$$L_4 = 2(L - M\cos(\frac{4.2\pi}{5})) \quad (\text{A.34})$$

Pour l'ordre harmonique $h = 5$, la relation (A.26) devient :

$$\underline{V}_{AS_5} = j5w.2(L - M)\underline{i}_{A_5} \quad (\text{A.35})$$

L'inductance symétrique L_5 est alors égale à :

$$L_5 = 2.(L - M) \quad (\text{A.36})$$

Pour un nombre quelconque 'q' de phases, on obtient les inductances symétriques suivantes :

Pour $h = n \neq \alpha.q$

$$L_n = 2(L - M\cos(\frac{h.2\pi}{5})) \quad (\text{A.37})$$

Pour $h = \alpha.q$

$$L_q = 2.(L - M) \quad (\text{A.38})$$

A.2.3 Association parallèle cyclique

D'après la figure 2.9, les courants dans les enroulements des transformateurs s'expriment en fonction des tensions par :

$$\begin{aligned} \begin{pmatrix} \frac{dj_1}{dt} \\ \frac{dj_2}{dt} \end{pmatrix} &= \frac{1}{(L^2 - M^2)} \begin{pmatrix} L & M \\ M & L \end{pmatrix} \begin{pmatrix} V_{AS} \\ V_{BS} \end{pmatrix} \\ \begin{pmatrix} \frac{dj_3}{dt} \\ \frac{dj_4}{dt} \end{pmatrix} &= \frac{1}{(L^2 - M^2)} \begin{pmatrix} L & M \\ M & L \end{pmatrix} \begin{pmatrix} V_{BS} \\ V_{CS} \end{pmatrix} \\ \begin{pmatrix} \frac{dj_5}{dt} \\ \frac{dj_6}{dt} \end{pmatrix} &= \frac{1}{(L^2 - M^2)} \begin{pmatrix} L & M \\ M & L \end{pmatrix} \begin{pmatrix} V_{CS} \\ V_{DS} \end{pmatrix} \\ \begin{pmatrix} \frac{dj_7}{dt} \\ \frac{dj_8}{dt} \end{pmatrix} &= \frac{1}{(L^2 - M^2)} \begin{pmatrix} L & M \\ M & L \end{pmatrix} \begin{pmatrix} V_{DS} \\ V_{ES} \end{pmatrix} \end{aligned}$$

$$\begin{pmatrix} \frac{dj_9}{dt} \\ \frac{dj_{10}}{dt} \end{pmatrix} = \frac{1}{(L^2 - M^2)} \begin{pmatrix} L & M \\ M & L \end{pmatrix} \begin{pmatrix} V_{ES} \\ V_{AS} \end{pmatrix}$$

D'après la loi des nœuds, on peut recalculer les courants de phases pour différents rangs harmoniques. Dans cette étude, nous considérons la première phase de la figure 2.9.

Pour l'ordre harmonique $h = 1$

$$\underline{i}_{A_1} = \frac{V_{AS_1}}{jw \frac{L^2 - M^2}{2(L + M \cos(\frac{2\pi}{5}))}} \quad (\text{A.39})$$

L'inductance symétrique L_1 est alors égale à :

$$L_1 = \frac{L^2 - M^2}{2(L + M \cos(\frac{2\pi}{5}))} \quad (\text{A.40})$$

Pour l'ordre harmonique $h = 2$

$$\underline{i}_{A_2} = \frac{V_{AS_2}}{j2w \frac{L^2 - M^2}{2(L + M \cos(\frac{2.2\pi}{5}))}} \quad (\text{A.41})$$

L'inductance symétrique L_2 est alors égale à :

$$L_2 = \frac{L^2 - M^2}{2(L + M \cos(\frac{2.2\pi}{5}))} \quad (\text{A.42})$$

Pour l'ordre harmonique $h = 3$, la relation (A.1) devient :

$$\underline{i}_{A_3} = \frac{V_{AS_3}}{j3w \frac{L^2 - M^2}{2(L + M \cos(\frac{3.2\pi}{5}))}} \quad (\text{A.43})$$

L'inductance symétrique L_3 est alors égale à :

$$L_3 = \frac{L^2 - M^2}{2(L + M \cos(\frac{3.2\pi}{5}))} \quad (\text{A.44})$$

Pour l'ordre harmonique $h = 4$, la relation (A.1) devient :

$$\underline{i}_{A_4} = \frac{V_{AS_4}}{j4w \frac{L^2 - M^2}{2(L + M \cos(\frac{3.2\pi}{5}))}} \quad (\text{A.45})$$

L'inductance symétrique L_4 est alors égale à :

$$L_4 = \frac{L^2 - M^2}{2(L + M \cos(\frac{3.2\pi}{5}))} \quad (\text{A.46})$$

Pour l'ordre harmonique $h = 5$, la relation (A.1) devient :

$$\underline{i}_{A_5} = \frac{V_{AS_5}}{j5w \frac{L^2 - M^2}{2(L + M)}} \quad (\text{A.47})$$

L'inductance symétrique L_5 est alors égale à :

$$L_5 = \frac{L^2 - M^2}{2(L + M)} \quad (\text{A.48})$$

Pour un nombre quelconque 'q' de phases, on obtient les inductances symétriques suivantes :

Pour $h = n \neq \alpha.q$

$$L_n = \frac{L^2 - M^2}{2(L + M \cos(\frac{h.2\pi}{q}))} \quad (\text{A.49})$$

Pour $h = \alpha.q$

$$L_q = \frac{L^2 - M^2}{2(L + M)} \quad (\text{A.50})$$

Annexe B

Dimensionnement des inductances pour calculer le produit des aires

B.1 Introduction

Le but de cette annexe est de déterminer les inductances en fonction du nombre de phases q pour calculer le produit des aires des composants magnétiques dans les convertisseurs multicellulaires parallèles. L'ondulation du courant de sortie, ΔI_s , est à la fréquence $q \cdot f_{sw}$ (f_{sw} : fréquence de découpage). En se basant sur l'étude réalisée dans le chapitre 2, cette ondulation est conditionnée par l'inductance symétrique d'ordre q . Cette inductance, dépend du type de topologie d'entrelacement (inductances ou transformateurs intercellules).

B.2 Montage à inductances indépendantes

L'inductance symétrique d'ordre q , L_q , qui conditionne l'ondulation du courant de phases à $q \cdot f_{sw}$, dans le cas des inductances indépendantes correspond à l'inductance propre L :

$$L_q = L \quad (\text{B.1})$$

La réactance d'ordre q est alors égale à :

$$X_q = L_q \cdot (qw) = L \cdot (qw) \quad (\text{B.2})$$

avec $w = 2\pi f_{sw}$: la pulsation

L'amplitude de l'harmonique h d'un signal carré prenant la valeur 0 et V_e (V_e : tension de bus d'entrée) et de rapport cyclique D est donné par :

$$V_h = \frac{2V_e \sin(\pi h D)}{h\pi} \quad (\text{B.3})$$

pour $h=q$:

$$V_q = \frac{2V_e \sin(\pi q D)}{q\pi} \quad (\text{B.4})$$

L'amplitude de l'harmonique d'ordre q du courant de phase se déduit à partir des équations B.2 et B.4, tout en négligeant la résistance des enroulements :

$$I_q = \frac{V_q}{X_q} = \frac{2V_e \sin(\pi q D)}{q\pi L_q \cdot (qw)} = \frac{2V_e \sin(\pi q D)}{q\pi L(qw)} \quad (\text{B.5})$$

sachant que $I_q = \frac{1}{2}(\Delta I_s/q)$, l'inductance de chaque enroulement se calcule, en fonction de l'ondulation du courant de sortie et du nombre de phases q comme suit :

$$L = \frac{2V_e \sin(\pi q D)}{q\pi(\frac{\Delta I_s}{2q})(qw)} = \frac{2V_e \sin(\pi q D)}{q\pi \frac{\Delta I_s}{2}(2\pi f_{sw})} \quad (\text{B.6})$$

B.3 Montage cascade cyclique

L'inductance symétrique d'ordre q , L_q , qui conditionne l'ondulation du courant de phases à $q.f_{sw}$ s'exprime par :

$$L_q = 2(L - M) = 2L_f \quad (\text{B.7})$$

avec L : l'inductance propre, M : l'inductance mutuelle et L_f : l'inductance de fuite. La réactance d'ordre q est égale à :

$$X_q = L_q.(qw) = 2L_f.(qw) \quad (\text{B.8})$$

avec $w = 2\pi f_{sw}$: la pulsation

L'amplitude de l'harmonique q du courant de phase se déduit à partir des équations B.8 et B.4 :

$$I_q = \frac{V_q}{X_q} = \frac{2V_e \sin(\pi q D)}{q\pi L_q.(qw)} = \frac{2V_e \sin(\pi q D)}{q\pi 2L_f(qw)} \quad (\text{B.9})$$

de même, $I_q = \frac{1}{2}(\Delta I_s/q)$. D'après B.9, l'ondulation du courant à $q.f_{sw}$ dans le cas du montage cascade cyclique est conditionnée par les fuites totales par phase : $2L_f$. L'inductance de fuite par transformateur se calcule, en fonction de l'ondulation du courant de sortie et du nombre de phases q comme suit :

$$L_f = \frac{2V_e \sin(\pi q D)}{q\pi 2(\frac{\Delta I_s}{2q})(qw)} = \frac{2V_e \sin(\pi q D)}{q\pi \Delta I_s(2\pi f_{sw})} \quad (\text{B.10})$$

B.4 Montage cascade symétrique

Pour déterminer l'inductance symétrique d'ordre q , L_q , qui conditionne l'ondulation du courant de phases à $q.f_{sw}$ dans le cas du montage cascade symétrique, il suffit de suivre la même démarche que pour le montage cascade cyclique. En effet, l'inductance symétrique d'ordre q dans ce montage s'exprime par :

$$L_q = (q - 1)(L - M) = (q - 1)L_f \quad (\text{B.11})$$

La réactance d'ordre q est égale à :

$$X_q = L_q.(qw) = (q - 1)L_f(qw) \quad (\text{B.12})$$

L'amplitude de l'harmonique q du courant de phase se déduit à partir des équations B.12 et B.4 :

$$I_q = \frac{V_q}{X_q} = \frac{2V_e \sin(\pi q D)}{q\pi L_q.(qw)} = \frac{2V_e \sin(\pi q D)}{q\pi (q - 1)L_f(qw)} \quad (\text{B.13})$$

or, $I_q = \frac{1}{2}(\Delta I_s/q)$. D'après B.13, l'ondulation du courant à $q.f_{sw}$ dans le cas du montage cascade symétrique est conditionnée par les fuites totales par phase : $(q - 1)L_f$ (dans chaque phase, il y a $(q-1)$ Transformateurs Inter-phases dans le cas du montage cascade symétrique). L'inductance de fuite par transformateur se calcule, en fonction de l'ondulation du courant de sortie comme suit :

$$L_f = \frac{2V_e \sin(\pi q D)}{q\pi (q - 1)(\frac{\Delta I_s}{2q})(qw)} = \frac{2V_e \sin(\pi q D)}{q\pi (q - 1)\frac{\Delta I_s}{2}(2\pi f_{sw})} \quad (\text{B.14})$$

Annexe C

Expressions analytiques de calcul des pertes dans les convertisseurs multicellulaires parallèles

C.1 Introduction

Cette Annexe détaille les expressions générales utilisées pour le calcul des pertes dans les semi-conducteurs de puissance dans les convertisseurs entrelacés parallèles à base de MOSFETs et pour un nombre quelconque de phases. Nous commençons d'abord par exprimer les pertes dans un simple Buck à redresseur synchrone puisque ont déjà été étudiées dans la littérature, ensuite nous déduisons les pertes dans les convertisseurs multicellulaires parallèles. La figure C.1 montre la structure du simple Buck à redresseur synchrone et sur la figure C.2 sont illustrées les signaux de commandes ainsi que les formes d'ondes des grandeurs électriques dans ce convertisseur.

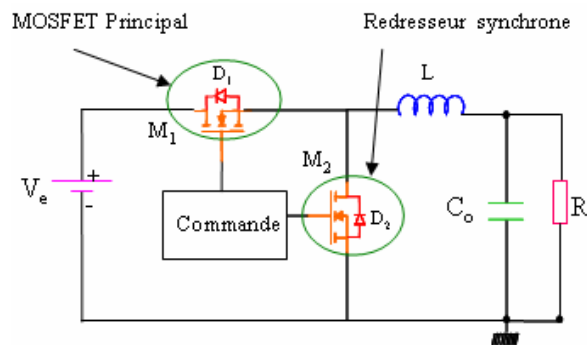


FIG. C.1 – Simple Buck à redresseur synchrone

C.2 Expressions analytiques des pertes dans les semi-conducteurs dans les convertisseurs multicellulaires parallèles

Les principales pertes dans les deux MOSFETs M_1 et M_2 sont les suivantes :

1. Pertes par commutation
2. Pertes par conduction
3. Pertes dans la diode

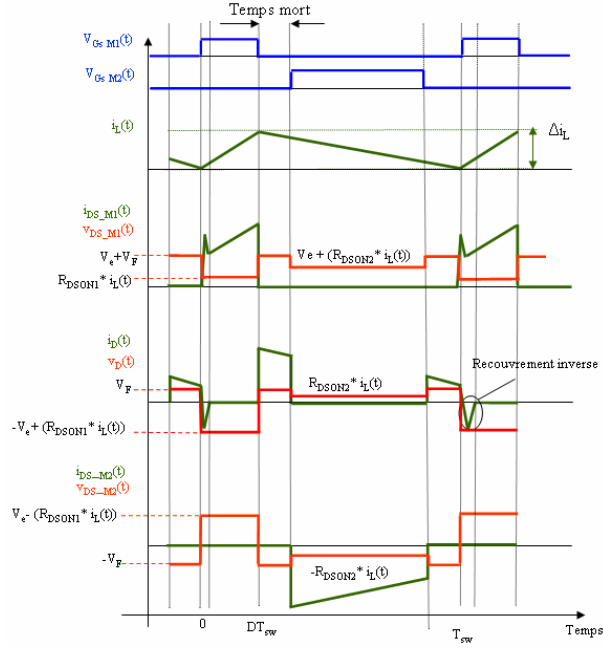


FIG. C.2 – Signaux de commandes et formes d’ondes des grandeurs électriques dans un Buck à redresseur synchrone

4. Pertes pour charger la grille

C.2.1 Pertes par commutation

C.2.1.1 Pertes par commutation dans un Buck à redresseur synchrone

– Pertes par commutation du MOSFET M_1

Sur la figure C.3, sont illustrées les différentes formes d’ondes à la mise en conduction et la mise au blocage du MOSFET M_1 .

Les pertes par commutation dans le MOSFET M_1 s’expriment d’après [4, 62, 63, 64, 65] comme suit :

$$P_{com}(M_1) = \frac{1}{2} \cdot f_{sw} \cdot V_{DS_M1} \cdot I_{DS_M1} \cdot (t_{on} + t_{off}) \simeq \frac{1}{2} \cdot f_{sw} \cdot V_e \cdot I_L \cdot (t_{on} + t_{off}) \quad (C.1)$$

avec

- f_{sw} : fréquence de découpage [kHz]
- V_{DS_M1} : tension drain-source du MOSFET M_1 [V]
- I_{DS_M1} : courant drain-source du MOSFET M_1 [A]
- V_e : tension du bus d’entrée [V]
- I_L : courant moyen dans l’inductance qu’on peut confondre avec le courant moyen de sortie I_s [A]
- t_{on} et t_{off} sont respectivement les temps de commutation de l’amorçage et du blocage du MOSFET [s]

D’après la figure C.3 : $t_{on} = t_{im} + t_{vd}$ et $t_{off} = t_{vm} + t_{id}$. Dans la phase de la mise en conduction, il est possible de négliger t_{im} puisque le temps de commutation se passe majoritairement durant t_{vd} [44] et on obtient $t_{on} = t_{vd}$. De même pour la phase de blocage, on néglige t_{id} et on obtient $t_{off} = t_{vm}$.

avec

- t_{im} et t_{vd} sont les temps de montée et descente respectivement du courant et la tension durant la phase de la mise en conduction [s]

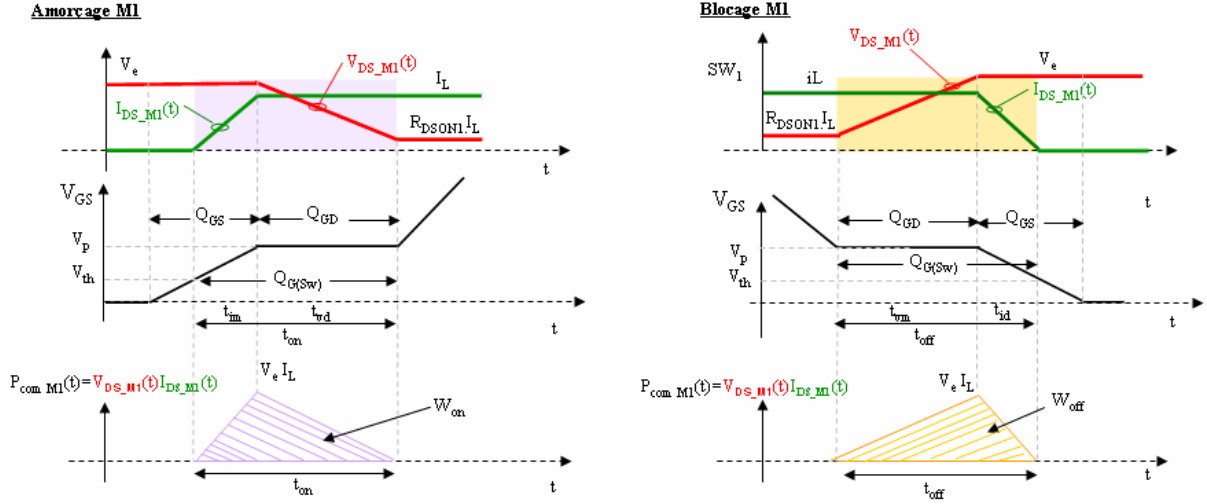


FIG. C.3 – Forme d'ondes à la mise ON et la mise OFF du MOSFET M_1

- t_{id} et t_{vm} sont les temps de descente et de montée respectivement du courant et la tension durant la phase du blocage [s]

Les intervalles de temps t_{vd} et t_{vm} doivent être déterminés et ne peuvent pas être utilisés directement de datasheet parce que les valeurs fournis par les fabricants correspondent à des conditions de test bien spécifiées. En ce qui concerne le temps nécessaire à la mise en conduction, d'après [66], l'intervalle t_{on} est déterminé comme suit :

$$t_{on} = t_{vd} = \frac{Q_{sw}}{I_G} = \frac{Q_{GD}}{I_G} \quad (C.2)$$

avec

- Q_{sw} la quantité de charge dans la grille durant la phase de commutation [C]. Le nombre de fabricants, qui fournissent Q_{sw} dans leurs datasheets, est faible. Dans notre étude, on suppose que $Q_{sw} = Q_{GD}$.
- I_G : courant fourni par le driver pour charger la grille durant la phase de commutation [A]

Pour limiter le courant dans la grille I_G et donc la rapidité de commutation, une résistance série R_G est placée entre la commande et la grille. On peut ainsi contrôler les dV_{DS}/dt et dI_{DS}/dt de la partie puissance ce qui est primordial pour des raisons de compatibilités électromagnétiques (perturbations générées par mode commun et mode différentiel par les commutations). Pour ces raisons, dans le cadre de notre étude de pertes, on impose un $(dV_{DS}/dt)_{max}$ à ne pas dépasser. Dans [66, 67], on peut exprimer $(dV_{DS}/dt)_{max}$ par :

$$(dV_{DS}/dt)_{max} = I_{G_{max}}/C_{GD} = \frac{V_G - V_p}{R_G \cdot C_{GD}} \quad (C.3)$$

avec

- $I_{G_{max}}$: courant maximum fourni par le circuit de commande de la grille [A]
- V_G : tension délivrée par le circuit de commande de la grille [V]
- V_p : tension du plateau de la tension V_{GS} . Cette tension est fournie dans les datasheets [V]
- R_G : résistance série de la grille [Ω]

Dans notre étude, on suppose que les intervalles de temps t_{vm} et t_{vd} sont égaux et par conséquent et d'après [68], on peut supposer que $t_{on} = t_{off}$

Remarque : nous avons négligé, dans les pertes en commutation dans le MOSFET

M_1 , l'influence du recouvrement inverse sur les pertes en commutation à la mise en conduction.

– Pertes par commutation du MOSFET M_2

L'expression des pertes par commutation dans le MOSFET M_2 se détermine de la même façon que dans le MOSFET M_1 , par contre la tension V_{DS-M2} est égal dans ce cas à la chute de tension directe V_F aux bornes de la diode de roue libre D_2 (voir figure C.2).

Les pertes par commutation dans le MOSFET M_2 s'expriment comme suit :

$$P_{com}(M_2) = \frac{1}{2} \cdot f_{sw} \cdot V_{DS-M2} \cdot I_{DS-M2} \cdot (t_{on} + t_{off}) \simeq \frac{1}{2} \cdot f_{sw} \cdot V_F \cdot I_L \cdot (t_{on} + t_{off}) \quad (C.4)$$

avec

- V_{DS-M2} : tension drain-source du MOSFET M_2 [V]
- I_{DS-M2} : courant drain-source du MOSFET M_2 [A]
- V_F : chute de tension directe aux bornes de la diode de roue libre D_2 [V]

On peut bien remarquer que les pertes par commutation dans le MOSFET M_2 sont négligeables devant celles présentes dans l'interrupteur M_1 puisque M_2 commute une tension V_F faible à l'amorçage et au blocage. Dans notre étude, nous avons tenu compte de la contribution de ces pertes.

C.2.1.2 Pertes par commutation dans les convertisseurs multicellulaires parallèles

En se basant sur les équations que nous avons proposées pour un simple Buck, il est possible de déduire les expressions des pertes par commutation pour un nombre quelconque 'q' de Bucks en parallèle en considérant que tous les MOSFETs sont de même technologie et ont la même densité du courant. Dans ce cas, tous les MOSFETs passent un courant moyen égal à I_s/q .

En imposant toujours un $(dV_{DS}/dt)_{max}$ à ne pas dépasser qu'on peut exprimer dans le cas de q convertisseurs parallèles comme suit :

$$(dV_{DS}/dt)_{max} = I_{G_{max_k}} / C_{GD_k} = \frac{V_G - V_p}{R_{G_k} \cdot C_{GD_k}} \quad (C.5)$$

avec :

- $I_{G_{max_k}} = I_{G_{max}}/q$; $I_{G_{max_k}}$ étant le courant de 'driver' pour chaque phase k (k=1,2,3,...,q),
- $C_{GD_k} = C_{GD}/q$; C_{GD_k} étant la capacité grille-source de chaque MOSFET de chaque phase k,
- $R_{G_k} = q \cdot R_G$; R_{G_k} étant la résistance de grille dans chaque phase,

Dans ces conditions les temps de mise en conduction et de mise au blocage reste inchangés par rapport au simple Buck. Les pertes par commutation s'expriment dans chaque MOSFET high-side et de low-side de chaque phase d'ordre 'k' respectivement comme suit :

$$P_{com}(M_{1_k}) = \frac{1}{2} \cdot V_e \cdot \frac{I_s}{q} \cdot (t_{on} + t_{off}) \quad (C.6)$$

$$P_{com}(M_{2_k}) = \frac{1}{2} \cdot V_F \cdot \frac{I_s}{q} \cdot (t_{on} + t_{off}) \quad (C.7)$$

C.2.2 Pertes par conduction

C.2.2.1 Pertes par conduction dans un Buck à redresseur synchrone

Les pertes par conduction dans les deux MOSFETs M_1 et M_2 dépendent du courant efficace qui traverse chaque composant semi-conducteur et de la résistance R_{DSON} du composant. Les pertes en conduction dans le MOSFET M_1 s'exprime par :

$$P_{cond}(M_1) = I_{L_{eff}}^2 \cdot R_{DSON_1} \cdot D \quad (C.8)$$

et les pertes en conduction dans le MOSFET M_2 s'exprime par :

$$P_{cond}(M_2) = I_{L_{eff}}^2 \cdot R_{DSON_1} \cdot (1 - D) \quad (C.9)$$

avec :

- D : le rapport cyclique
- R_{DSON_1} : résistance à l'état passant du composant semi-conducteur dans un simple Buck [Ω]
- $I_{L_{eff}}$: courant efficace dans l'inductance qu'on peut confondre avec le courant efficace de sortie [A]

C.2.2.2 Pertes par conduction dans des convertisseurs multicellulaires parallèles

Les pertes en conduction dans les MOSFETs high-side dans les convertisseurs multicellulaires parallèles s'expriment par :

$$P_{cond}(M_{1_k}) = I_{(ph)_{eff}}^2 \cdot (q \cdot R_{DSON_1}) \cdot D \quad (C.10)$$

Les pertes par conduction dans les MOSFETs low-side dans les convertisseurs multicellulaires parallèles s'expriment par :

$$P_{cond}(M_{2_k}) = I_{(ph)_{eff}}^2 \cdot (q \cdot R_{DSON_1}) \cdot (1 - D) \quad (C.11)$$

avec :

- $I_{(ph)_{eff}}$: courant efficace de phase [A]
- $q \cdot R_{DSON_1}$: résistance à l'état passant du composant semi-conducteur dans chaque phase [Ω]

Selon le type du montage, le courant efficace par phase s'exprime comme suit :

Simple Buck

$$I_{(ph)eff} = I_{Leff} = \sqrt{I_L^2 + \frac{\Delta I_L^2}{12}} \quad (C.12)$$

convertisseur multi-cellulaire parallèles à phases séparées (MCPS)

$$I_{(ph)eff_sp} = \sqrt{\left(\frac{I_s}{q}\right)^2 + \frac{\Delta I_{ph_sp}^2}{12}} \quad (C.13)$$

avec :

- $I_{(ph)eff_sp}$: courant efficace de phase dans le cas de phases séparées [A]
- $\frac{I_s}{q}$: courant moyen de phase [A]
- ΔI_{ph_sp} : ondulation du courant de phase dans le cas de phases séparées [A]

convertisseur multi-cellulaire parallèles à phases couplées (MCPC)

$$I_{(ph)eff_cp} = \sqrt{\left(\frac{I_s}{q}\right)^2 + \frac{\Delta I_{ph_cp}^2}{12}} \quad (C.14)$$

avec :

- $I_{(ph)eff_cp}$: courant efficace de phase dans le cas de phases couplées [A]
- $\frac{I_s}{q}$: courant moyen de phase [A]
- ΔI_{ph_cp} : ondulation du courant de phase dans le cas de phases couplées [A]

C.2.3 Pertes dans la diode

C.2.3.1 Pertes dans la diode dans un Buck à redresseur synchrone

La diode de roue libre D_2 conduit pendant la phase de transition des deux MOSFETs pour éviter qu'ils conduisent en même temps. Il existe deux types de pertes : les pertes en conduction dues au temps mort et des pertes dues au recouvrement inverse. Le recouvrement inverse apparaît seulement à la mise en conduction de MOSFET high-side M_1 (ces pertes n'ont pas été pris en compte pour calculer les pertes dans ce dernier composant). Le recouvrement inverse n'apparaît pas à la mise en conduction du MOSFET low-side M_2 car la tension aux bornes de la diode ne la force pas à se bloquer mais tout simplement le courant circule dans la branche qui présente la plus faible chute en tension à savoir dans la résistance à l'état passant du MOSFET M_2 .

- Pertes dues au temps mort

$$P_{t_{mort}} = t_{mort} \cdot V_F \cdot I_L \cdot f_{sw} \quad (C.15)$$

avec t_{mort} : temps mort [s]. Ce temps correspond au temps de conduction de la diode de roue libre pendant que les deux MOSFETs sont bloqués. Ce temps est approximativement fixé par le driver. Dans le cadre de ce travail, nous avons choisi le driver 'FAN5069' de chez 'FAIRCHILD'. Le temps mort est égal à 35 ns

- Pertes dues au recouvrement inverse

$$P_{Q_{rr}} = V_e \cdot Q_{rr1} \cdot f_{sw} \quad (C.16)$$

avec Q_{rr1} : charge de recouvrement inverse fournie dans les datasheets du fabricant.

C.2.3.2 Pertes dans la diode dans les convertisseurs multicellulaires parallèles

Les pertes par phase s'expriment par

$$P_{t_{mort_k}} = t_{mort} \cdot V_F \cdot \frac{I_s}{q} \cdot f_{sw} \quad (C.17)$$

D'après la comparaison de plusieurs MOSFETs de chez Infineon : pour la même technologie et pour les mêmes conditions d'essais, nous remarquons que la charge Q_{rr} est proportionnelle au courant moyen. les pertes de recouvrement inverse par phase s'expriment alors comme suit :

$$P_{Q_{rr_k}} = V_e \cdot \frac{Q_{rr1}}{q} \cdot f_{sw} \quad (C.18)$$

C.2.4 Pertes dans la grille

C.2.4.1 Pertes dans la grille dans un Buck à redresseur synchrone

Les pertes pour charger la grille sont déterminées à l'aide de la courbe de charges fournit dans la datasheet du fabricant. Les pertes pour charger la grille de chaque MOSFET s'expriment par :

$$P_G = V_G \cdot Q_{G1} \cdot f_{sw} \quad (C.19)$$

avec :

– Q_{G1} : quantité de charge dans la grille pour $V_{GS} = V_G$

Les pertes totales pour charger la grille est la somme des pertes des deux MOSFETs.

C.2.4.2 Pertes dans la grille dans les convertisseurs multicellulaires parallèles

Les pertes pour charger la grille de chaque MOSFET de chaque phase sont déduites de la relation C.19 et s'expriment par :

$$P_G = V_G \cdot \frac{Q_{G1}}{q} \cdot f_{sw} \quad (C.20)$$

Pour une même densité du courant et pour une même technologie, les quantités de charge sont proportionnelles au courant. Pour trouver les pertes totales pour charger la grille, il suffit de multiplier l'équation C.20 par le nombre de MOSFETs total pour un nombre donné de phases.

Annexe D

Dimensionnement des condensateurs d'entrée et de sortie

D.1 Introduction

Dans cette annexe, on dimensionne les condensateurs au niveau des bus d'entrée et de sortie (Fig. D.1) en fonction du nombre de phases parallèles pour un cahier des charges donné.

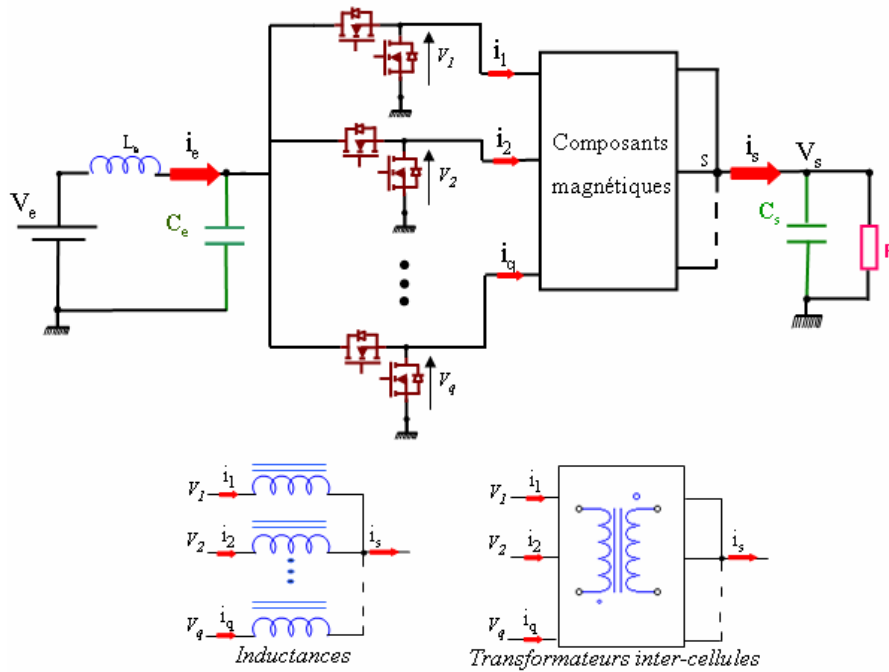


FIG. D.1 – Convertisseur à q-phases entrelacées

D.2 Dimensionnement du condensateur d'entrée

Soit $\Delta V_e = 5\%V_e = Q_{Ce_{max}}/C_e$: ondulation maximale de la tension d'entrée.
Avec :

- V_e : tension d'entrée [V]
- $Q_{Ce_{max}}$: quantité de charge maximale stockée dans le condensateur d'entrée [C]

La valeur de la capacité d'entrée se déduit comme suit :

$$C_e = \frac{Q_{C_{e_{max}}}}{\Delta V_e} \quad (D.1)$$

Pour déterminer la quantité de charges $Q_{C_{e_{max}}}$, nous considérons la forme d'ondes du courant dans le condensateur C_e illustrée sur la figure D.2 pour un nombre quelconque de phases. Nous pouvons remarquer que la même forme d'onde se répète tous les $\frac{T_{sw}}{q}$ secondes et cette formes d'ondes est devisée en deux périodes linéaires :

- Première période : de $[0; (D - \frac{k-1}{q})T_{sw}]$
- Deuxième période : de $[(D - \frac{k-1}{q})T_{sw}; \frac{T_{sw}}{q}]$

Avec :

- q : nombre total de phases
- D : rapport cyclique
- T_{sw} : période de découpage [s]
- $k = 1$ pour $q = 1$
- $k = 1,2$ pour $q = 2$
- $k = 1,2,3$ pour $q = 3$

Dans [20], nous avons démontré que l'étude d'un convertisseur à q bras, pour un rapport cyclique quelconque, D , peut être ramené à une étude avec un rapport cyclique $D_1 = (D - \frac{k-1}{q}) \leq \frac{1}{q}$: les formes d'ondes alternatives sont équivalentes.

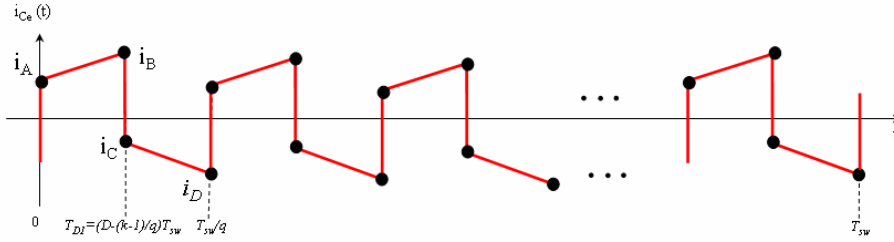


FIG. D.2 – Formes d'ondes du courant dans le condensateur d'entrée pour un nombre quelconque de phases

D.2.1 Calcul de $Q_{C_{e_{max}}}$

Pour déterminer la quantité de charge $Q_{C_{e_{max}}}$ pour un nombre quelconque de phases et pour un point de fonctionnement donné, les expressions générales du courant $i_{C_e}(t)$, aux points A, B, C et D (Fig. D.2) doivent être déterminées. Les expressions de courant dans ces 4 points sont calculées pour à un système à une seule phase, ensuite à deux phases et finalement à trois phases. A partir de ces cas particuliers, nous pouvons déterminer les expressions généralisées.

D.2.1.1 Système à 1 seule phase : Buck classique

Le courant dans C_e peut être décrit pour un simple Buck comme suit :

| |
|---|
| $0 \leq D \leq 1, k = 1, q = 1$ |
| $i_A(0) = I_s(1 - D) - \frac{1}{2}\Delta I_L$ |
| $i_B(DT_{sw}) = I_s(1 - D) + \frac{1}{2}\Delta I_L$ |
| $i_C(DT_{sw}) = -I_e = -DI_s$ |
| $i_D(T_{sw}) = -I_e = -DI_s$ |

Avec :

- I_s : courant de sortie [A]
- ΔI_L : ondulation crête-crête du courant dans l'inductance qu'on peut confondre avec l'ondulation du courant de sortie [A]

D.2.1.2 Système à deux phases entrelacées

Le courant dans C_e peut être décrit pour un système à deux phases comme suit

| $0 \leq D \leq \frac{1}{2}, k = 1, q = 2$ | $\frac{1}{2} < D \leq 1, k = 2, q = 2$ |
|--|--|
| $i_A(0) = I_s(\frac{1}{2} - D) - \frac{1}{2}\Delta I_{ph}$ | $i_A(0) = I_s(1 - D) - \frac{1}{D}\Delta I_{ph}(D - \frac{1}{2})$ |
| $i_B(DT_{sw}) = I_s(\frac{1}{2} - D) + \frac{1}{2}\Delta I_{ph}$ | $i_B((D - \frac{1}{2})T_{sw}) = I_s(1 - D) + \frac{1}{D}\Delta I_{ph}(D - \frac{1}{2})$ |
| $i_C(DT_{sw}) = -I_e = -DI_s$ | $i_C((D - \frac{1}{2})T_{sw}) = I_s(\frac{1}{2} - D) - \frac{1}{2D}\Delta I_{ph}(1 - D)$ |
| $i_D(\frac{T_{sw}}{2}) = -I_e = -DI_s$ | $i_D(\frac{T_{sw}}{2}) = I_s(\frac{1}{2} - D) + \frac{1}{2D}\Delta I_{ph}(1 - D)$ |

Avec :

- ΔI_{ph} : ondulation crête-crête du courant de phase

D.2.1.3 Système à trois phases entrelacées

Le courant dans C_e peut être décrit pour un système à trois phases comme suit :

| $0 \leq D \leq \frac{1}{3}, k = 1, q = 3$ | $\frac{1}{3} < D \leq \frac{2}{3}, k = 2, q = 3$ |
|--|--|
| $i_A(0) = I_s(\frac{1}{3} - D) - \frac{1}{2}\Delta I_{ph}$ | $i_A(0) = I_s(\frac{2}{3} - D) - \frac{1}{D}\Delta I_{ph}(D - \frac{1}{3})$ |
| $i_B(DT_{sw}) = I_s(\frac{1}{3} - D) + \frac{1}{2}\Delta I_{ph}$ | $i_B((D - \frac{1}{3})T_{sw}) = I_s(\frac{2}{3} - D) + \frac{1}{D}\Delta I_{ph}(D - \frac{1}{3})$ |
| $i_C(DT_{sw}) = -I_e = -DI_s$ | $i_C((D - \frac{1}{3})T_{sw}) = I_s(\frac{1}{3} - D) - \frac{1}{2D}\Delta I_{ph}(\frac{2}{3} - D)$ |
| $i_D(\frac{T_{sw}}{3}) = -I_e = -DI_s$ | $i_D(\frac{T_{sw}}{3}) = I_s(\frac{1}{3} - D) + \frac{1}{2D}\Delta I_{ph}(\frac{2}{3} - D)$ |

| $\frac{2}{3} < D \leq 1, k = 3, q = 3$ |
|--|
| $i_A(0) = I_s(1 - D) - \frac{3}{2}\frac{1}{D}\Delta I_{ph}(D - \frac{2}{3})$ |
| $i_B((D - \frac{2}{3})T_{sw}) = I_s(1 - D) + \frac{3}{2}\frac{1}{D}\Delta I_{ph}(D - \frac{2}{3})$ |
| $i_C((D - \frac{2}{3})T_{sw}) = I_s(\frac{2}{3} - D) - \frac{1}{D}\Delta I_{ph}(1 - D)$ |
| $i_D(\frac{T_{sw}}{3}) = I_s(\frac{2}{3} - D) + \frac{1}{D}\Delta I_{ph}(1 - D)$ |

Avec :

- ΔI_{ph} : ondulation crête-crête du courant de phase

D.2.1.4 Système à q phases entrelacées

Pour q phases quelconque, les 4 expressions du courant $i_{C_e}(t)$ peuvent être écrites comme suit :

$$i_A(0) = I_s(\frac{k}{q} - D) - \frac{k}{2} \frac{1}{D} \Delta I_{ph}(D - \frac{k-1}{q}) \quad (D.2)$$

$$i_B((D - \frac{k-1}{q})T_{sw}) = I_s(\frac{k}{q} - D) + \frac{k}{2} \frac{1}{D} \Delta I_{ph}(D - \frac{k-1}{q}) \quad (D.3)$$

$$i_C((D - \frac{k-1}{q})T_{sw}) = I_s(\frac{k-1}{q} - D) - \frac{k-1}{2D} \Delta I_{ph}(\frac{k}{q} - D) \quad (D.4)$$

$$i_D(\frac{T_{sw}}{q}) = I_s(\frac{k-1}{q} - D) + \frac{k-1}{2D} \Delta I_{ph}(\frac{k}{q} - D) \quad (D.5)$$

A partir de la figure D.2 et des équations D.2 à D.5, nous pouvons déduire la quantité de charge maximale stockée dans C_e pour un nombre q de phases. Sachant que la quantité de

charge moyenne dans C_e est nulle sur période apparente T_{sw}/q , en considérant la quantité de charge positive, nous retrouvons l'expression suivante :

$$Q_{C_{e_{max}}} = \left(i_A(0) + \frac{1}{2} i_B \left(\left(D - \frac{k-1}{q} \right) T_{sw} - i_A(0) \right) \right) \left(\left(D - \frac{k-1}{q} \right) T_{sw} \right) \quad (D.6)$$

En simplifiant D.6, on obtient :

$$Q_{C_{e_{max}}} = I_s \cdot T_{sw} \left(\frac{k}{q} - D \right) \left(D - \frac{k-1}{q} \right) \quad (D.7)$$

D'où la valeur de la capacité est égale à :

$$C_e = \frac{C_{e_{max}}}{\Delta V_e} = \frac{I_s \cdot T_{sw} \left(\frac{k}{q} - D \right) \left(D - \frac{k-1}{q} \right)}{\Delta V_e} \quad (D.8)$$

D'après la relation D.8, la capacité d'entrée C_e diminue à fur et à mesure qu'on augmente le nombre de phases q .

D.3 Dimensionnement du condensateur de sortie

Le calcul de la capacité de sortie se détermine de la même manière que pour la capacité d'entrée. Sur la figure D.3, on présente la forme d'onde du courant dans le condensateur de sortie, C_s , pour un nombre quelconque de phases. La charge maximale que le condensateur de sortie C_s peut stocker peut être calculée en considérant la surface du triangle lorsque le courant dans le condensateur est positif sur la moitié de la période apparente T_{sw}/q puisque le courant moyen dans C_s est nul. La charge maximale s'exprime de la manière suivante :

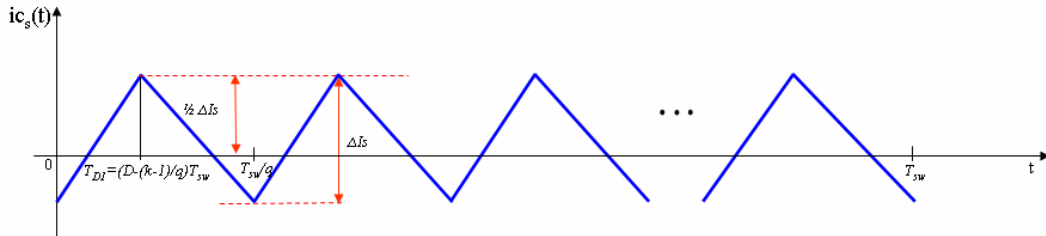


FIG. D.3 – Formes d'ondes du courant dans le condensateur de sortie pour un nombre quelconque de phases

$$Q_{C_{s_{max}}} = \frac{1}{2} \left(\frac{1}{2} \Delta I_s \right) \left(\frac{1}{2} \frac{T_{sw}}{q} \right) = \frac{1}{8} \frac{T_{sw}}{q} \Delta I_s \quad (D.9)$$

Avec :

– ΔI_s : ondulation crête-crête du courant de sortie

Pour une ondulation de tension de sortie $\Delta V_s = 5\% V_s$, la capacité nécessaire pour cette ondulation de tension est égale à :

$$C_s = \frac{Q_{C_{s_{max}}}}{\Delta V_s} = \frac{1}{8} \frac{T_{sw}}{q} \frac{\Delta I_s}{\Delta V_s} \quad (D.10)$$

D'après la relation D.10, la capacité de sortie C_s diminue à fur et à mesure qu'on augmente le nombre de phases q .

Annexe E

Calcul du courant efficace dans les condensateurs d'entrée et de sortie dans les convertisseurs multicellulaires parallèles

E.1 Introduction

Dans cette annexe, le courant efficace dans les deux condensateurs d'entrée et de sortie est calculé en fonction du nombre quelconque de phases parallèles. On commence par calculer le courant efficace pour un nombre de phases allant de 1 à 3, puis les équations obtenues sont généralisées. Le calcul dans cette annexe est une suite de calcul effectuée dans D

E.2 Courant efficace dans le condensateur d'entrée

E.2.1 Buck classique : 1 seule phase

La figure (E.1) montre le courant dans le condensateur d'entrée : ce courant a la même allure que le courant dans le MOSFET M_1 mais il a un offset de $-I_e$ (I_e : courant moyen d'entrée). Le courant efficace est calculé pour un rapport cyclique D allant de 0 à 1 et soit ΔI_L l'ondulation du courant définie par l'inductance L . Le courant dans le condensateur d'entrée C_e est défini sur deux intervalles comme suit :

$$i_{C_e}(t) = \begin{cases} I_s + \frac{\Delta I_L}{DT_{sw}}(t - \frac{1}{2}DT_{sw}) & 0 < t \leq DT_{sw} \\ -I_e & DT_{sw} < t \leq T_{sw} \end{cases} \quad (E.1)$$

Avec

– T_{sw} : période de découpage, D : rapport cyclique et I_s : courant de sortie
Le courant efficace dans C_e est calculé à partir de la relation suivante :

$$I_{C_{e_{RMS}}}^2 = \frac{1}{T_{sw}} \left[\int_0^{DT_{sw}} \left(I_s + \frac{\Delta I_L}{DT_{sw}}(t - \frac{1}{2}DT_{sw}) \right)^2 dt + \int_{DT_{sw}}^{T_{sw}} \left(-I_e \right)^2 dt \right] \quad (E.2)$$

Le courant efficace le condensateur est égale à :

$$I_{C_{e_{RMS}}} = \sqrt{I_s^2 D(1-D) + \frac{D}{12} \Delta^2 I_L} \quad 0 < D \leq 1 \quad (E.3)$$

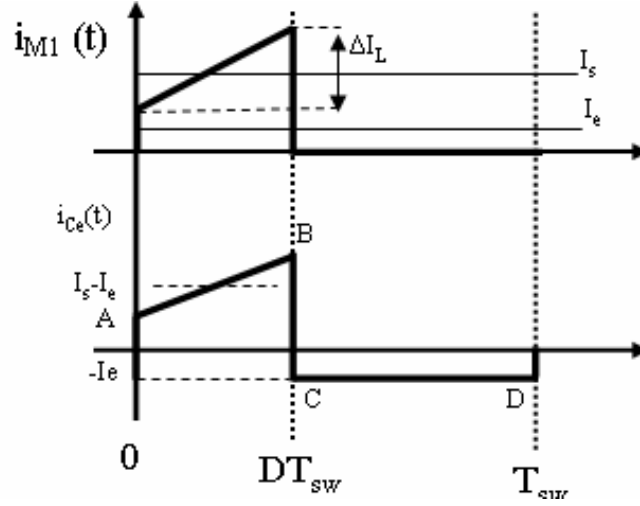


FIG. E.1 – Courant dans le MOSFET M_1 et le courant résultant dans C_e pour un Buck classique

E.2.2 Deux phases parallèles

Le courant efficace dans le condensateur d'entrée est calculé pour deux rapports cycliques différents car le courant dans le condensateur a différentes formes d'ondes selon que le rapport cyclique est inférieur ou supérieur à 50 %.

E.2.2.1 Courant efficace du condensateur d'entrée pour $D \leq 0.5$

La figure (E.2) montre le courant dans le MOSFET M_1 de chacune des deux phases pour un rapport cyclique ≤ 0.5 . De ces deux courants on peut déduire le courant dans C_e . Le courant dans le condensateur d'entrée s'exprime de la façon suivante :

$$i_{C_e}(t) = \begin{cases} \frac{I_s}{2}(1 - 2D) + \frac{\Delta I_{ph}}{DT_{sw}}(t - \frac{1}{2}DT_{sw}) & 0 < t \leq DT_{sw} \\ -I_e & DT_{sw} < t \leq \frac{T_{sw}}{2} \end{cases} \quad (E.4)$$

Avec

– ΔI_{ph} : ondulation du courant de phase

Le courant efficace dans C_e est calculé à partir de la relation suivante :

$$I_{C_{eRMS}}^2 = \frac{2}{T_{sw}} \left[\int_0^{DT_{sw}} \left(\frac{I_s}{2}(1 - 2D) + \frac{\Delta I_{ph}}{DT_{sw}}(t - \frac{1}{2}DT_{sw}) \right)^2 dt + \int_{DT_{sw}}^{\frac{T_{sw}}{2}} \left(-DI_s \right)^2 dt \right] \quad (E.5)$$

Le courant efficace dans le condensateur est égale à :

$$I_{C_{eRMS}} = \sqrt{I_s^2 D \left(\frac{1}{2} - D \right) + \frac{2D}{12} \Delta^2 I_{ph}} \quad 0 < D \leq \frac{1}{2} \quad (E.6)$$

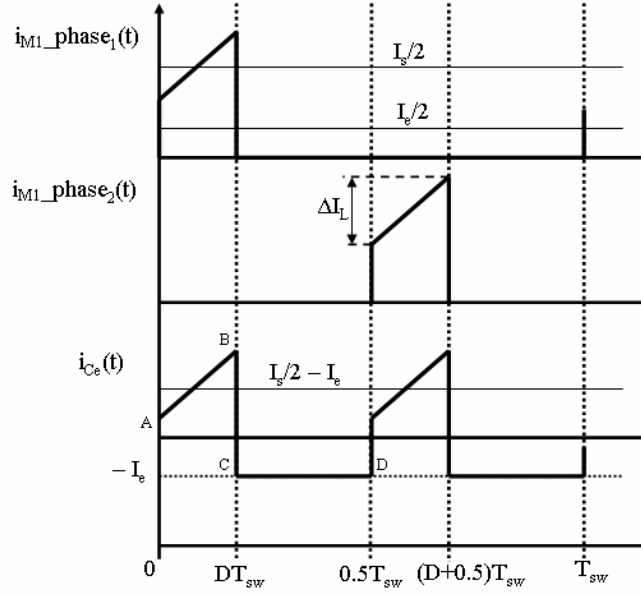


FIG. E.2 – Courant dans le MOEFET M_1 des deux phases et le courant résultant dans C_e pour $D \leq 0.5$

E.2.2.2 Courant efficace des condensateurs d'entrée pour $D > 0.5$

La figure (E.3) montre le courant dans le MOSFET M_1 de chacune des deux phases pour un rapport cyclique > 0.5 . Le courant dans C_e s'exprime de la façon suivante :

$$i_{C_e}(t) = \begin{cases} I_s(1-D) + \frac{\Delta I_{ph}}{DT_{sw}}(2t - (D - \frac{1}{2})T_{sw}) & 0 < t \leq (D - \frac{1}{2})T_{sw} \\ I_s(\frac{1}{2} - D) + \frac{\Delta I_{ph}}{DT_{sw}}\left([t - (D - \frac{1}{2})T_{sw}] - \frac{1}{2}(1-D)T_{sw}\right) & (D - \frac{1}{2})T_{sw} < t \leq \frac{T_{sw}}{2} \end{cases} \quad (E.7)$$

Le courant efficace dans C_e est calculé à partir de la relation suivante :

$$I_{C_{eRMS}}^2 = \frac{2}{T_{sw}} \left[\left\{ \int_0^{(D-\frac{1}{2})T_{sw}} \left(I_s(1-D) + \frac{\Delta I_{ph}}{DT_{sw}}(2t - (D - \frac{1}{2})T_{sw}) \right)^2 dt \right\} + \left\{ \int_{(D-\frac{1}{2})T_{sw}}^{\frac{T_{sw}}{2}} \left(I_s(\frac{1}{2} - D) + \frac{\Delta I_{ph}}{DT_{sw}}\left([t - (D - \frac{1}{2})T_{sw}] - \frac{1}{2}(1-D)T_{sw}\right) \right)^2 dt \right\} \right] \quad (E.8)$$

Le courant efficace dans le condensateur est égale à :

$$I_{C_{eRMS}} = \sqrt{I_s^2(1-D)(D - \frac{1}{2}) + \frac{\Delta^2 I_{ph}}{D^2} \frac{2}{12} [4(D - \frac{1}{2})^3 + (1-D)^3]} \quad \frac{1}{2} < D \leq 1 \quad (E.9)$$

E.2.3 Trois phases parallèles

Le courant efficace dans le condensateur d'entrée est calculé pour trois intervalles différents car le courant a différentes formes d'ondes pour $0 < D \leq \frac{1}{3}$, $\frac{1}{3} < D \leq \frac{2}{3}$ et $\frac{1}{3} < D \leq \frac{2}{3}$.

E.2.3.1 Courant efficace des condensateurs d'entrée pour $D \leq \frac{1}{3}$

La figure (E.4) montre le courant dans le MOSFET M_1 de chacune des trois phases pour un rapport cyclique $\leq \frac{1}{3}$ et le courant dans le condensateur d'entrée.

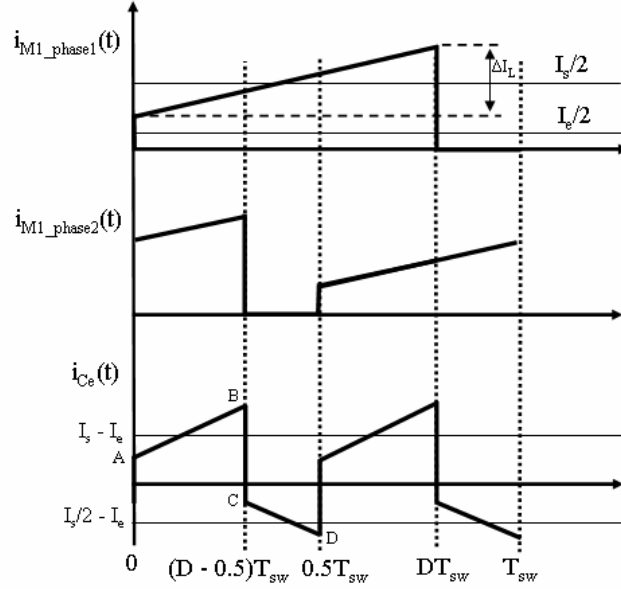


FIG. E.3 – Courant dans le MOSFET M_1 des deux phases et le courant résultant dans C_e pour $D > 0.5$

Le courant dans le condensateur d'entrée peut être décrit sur plusieurs intervalles comme suit :

$$i_{C_e}(t) = \begin{cases} \frac{I_s}{3}(\frac{1}{3} - D) + \frac{\Delta I_{ph}}{DT_{sw}}(t - \frac{1}{2}DT_{sw}) & 0 < t \leq DT_{sw} \\ -I_e & DT_{sw} < t \leq \frac{T_{sw}}{3} \end{cases} \quad (E.10)$$

Le courant efficace dans C_e est calculé à partir de la relation suivante :

$$I_{C_{eRMS}}^2 = \frac{3}{T_{sw}} \left[\left\{ \int_0^{DT_{sw}} \left(\frac{I_s}{3}(\frac{1}{3} - D) + \frac{\Delta I_{ph}}{DT_{sw}}(t - \frac{1}{2}DT_{sw}) \right)^2 dt \right\} + \left\{ \int_{DT_{sw}}^{\frac{T_{sw}}{3}} \left(-DI_s \right)^2 dt \right\} \right] \quad (E.11)$$

Le courant efficace dans le condensateur est égale à :

$$I_{C_{eRMS}} = \sqrt{I_s^2 D(\frac{1}{3} - D) + \frac{3D}{12} \Delta^2 I_{ph}} \quad \text{pour} \quad 0 < D \leq \frac{1}{3} \quad (E.12)$$

E.2.3.2 Courant efficace des condensateurs d'entrée pour $\frac{1}{3} < D \leq \frac{2}{3}$

La figure (E.5) montre le courant dans le MOSFET M_1 de chacune des trois phases et le courant dans le condensateur d'entrée pour un rapport cyclique $\frac{1}{3} < D \leq \frac{2}{3}$.

Le courant dans le condensateur d'entrée peut être décrit sur plusieurs intervalles comme suit :

$$i_{C_e}(t) = \begin{cases} I_s(\frac{2}{3} - D) + \frac{\Delta I_{ph}}{DT_{sw}}(2t - (\frac{1}{3} - D)T_{sw}) & 0 < t < (D - \frac{1}{3})T_{sw} \\ I_s(\frac{1}{3} - D) + \frac{\Delta I_{ph}}{DT_{sw}}(\frac{1}{2}(D - \frac{2}{3})T_{sw} + (t - (D - \frac{1}{3})T_{sw})) & (D - \frac{1}{3})T_{sw} < t < \frac{T_{sw}}{3} \end{cases} \quad (E.13)$$

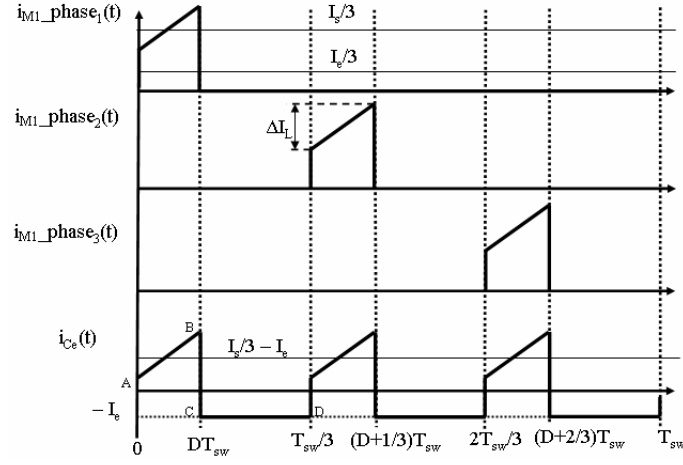


FIG. E.4 – Courant dans le MOSFET M_1 des trois phases et le courant résultant dans C_e pour $D \leq \frac{1}{3}$

Le courant efficace dans C_e est calculé à partir de la relation suivante :

$$I^2 C_{e_{RMS}} = \frac{3}{T_{sw}} \left[\left\{ \int_0^{(D-\frac{1}{3})T_{sw}} \left(I_s \left(\frac{2}{3} - D \right) + \frac{\Delta I_{ph}}{DT_{sw}} (2t - (\frac{1}{3} - D)T_{sw}) \right)^2 dt \right\} + \right. \\ \left. \left\{ \int_{(D-\frac{1}{3})T_{sw}}^{\frac{T_{sw}}{3}} \left(I_s \left(\frac{1}{3} - D \right) + \frac{\Delta I_{ph}}{DT_{sw}} \left(\frac{1}{2} (D - \frac{2}{3})T_{sw} + (t - (D - \frac{1}{3})T_{sw}) \right) \right)^2 dt \right\} \right] \quad (E.14)$$

Le courant efficace dans le condensateur est égale à :

$$I_{C_{e_{RMS}}} = \sqrt{I_s^2 \left(\frac{2}{3} - D \right) \left(D - \frac{1}{3} \right) + \frac{\Delta^2 I_{ph}}{D^2} \frac{3}{12} \left[\left(\frac{2}{3} - D \right)^3 + 4 \left(D - \frac{1}{3} \right)^3 \right]} \quad \text{pour} \quad \frac{1}{3} < D \leq \frac{2}{3} \quad (E.15)$$

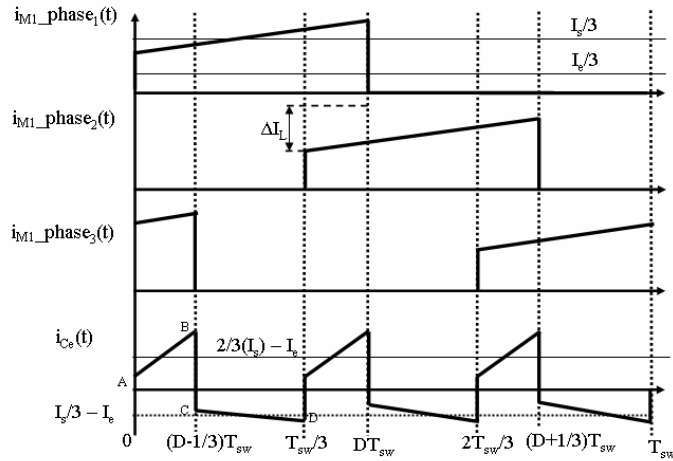


FIG. E.5 – Courant dans le MOSFET M_1 des trois phases et le courant résultant dans C_e pour $\frac{1}{3} < D \leq \frac{2}{3}$

E.2.3.3 Courant efficace des condensateurs d'entrée pour $\frac{2}{3} < D \leq 1$

La figure (E.6) montre le courant dans le MOSFET M_1 de chacune des trois phases et le courant dans le condensateur d'entrée pour un rapport cyclique $\frac{2}{3} < D \leq 1$.

Le courant dans le condensateur d'entrée peut être décrit sur plusieurs intervalles comme suit :

$$i_{C_e}(t) = \begin{cases} I_s(1-D) + \frac{\Delta I_{ph}}{DT_{sw}}(3t + \frac{3}{2}(\frac{2}{3} - D)T_{sw}) & 0 < t \leq (D - \frac{2}{3})T_{sw} \\ I_s(\frac{2}{3} - D) + \frac{\Delta I_{ph}}{DT_{sw}}((D-1)T_{sw} + 2(t - (D - \frac{2}{3})T_{sw})) & (D - \frac{2}{3})T_{sw} < t \leq \frac{T_{sw}}{3} \end{cases} \quad (E.16)$$

Le courant efficace dans C_e est calculé à partir de la relation suivante :

$$I^2 C_{e_{RMS}} = \frac{3}{T_{sw}} \left[\left\{ \int_0^{(D-\frac{2}{3})T_{sw}} \left(I_s(1-D) + \frac{\Delta I_{ph}}{DT_{sw}}(3t + \frac{3}{2}(\frac{2}{3} - D)T_{sw}) \right)^2 dt \right\} + \left\{ \int_{(D-\frac{2}{3})T_{sw}}^{\frac{T_{sw}}{3}} \left(I_s(\frac{2}{3} - D) + \frac{\Delta I_{ph}}{DT_{sw}}((D-1)T_{sw} + 2(t - (D - \frac{2}{3})T_{sw})) \right)^2 dt \right\} \right] \quad (E.17)$$

Le courant efficace dans le condensateur est égale à :

$$I_{C_{e_{RMS}}} = \sqrt{I_s^2(1-D)(D - \frac{2}{3}) + \frac{\Delta^2 I_{ph}}{D^2} \frac{3}{12} [4(1-D)^3 + 9(D - \frac{2}{3})^3]} \quad \text{pour} \quad \frac{2}{3} < D \leq 1 \quad (E.18)$$

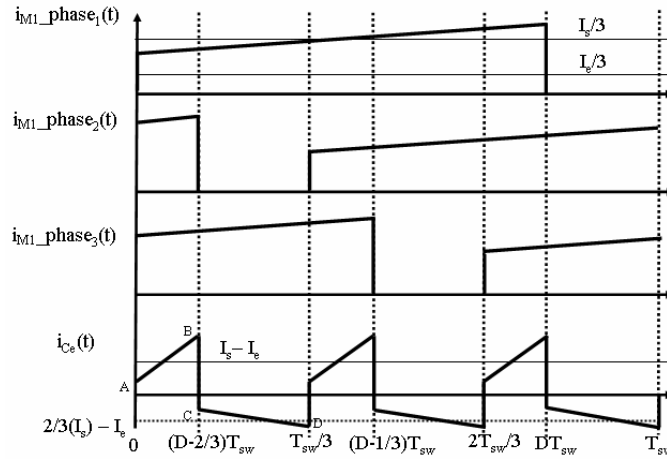


FIG. E.6 – Courant dans le MOSFET M_1 des trois phases et le courant résultant dans C_e pour $\frac{2}{3} < D \leq 1$

E.2.4 'q' phases parallèles

Pour déterminer le courant efficace du condensateur d'entrée C_e dans un convertisseur à q phases entrelacées, on réécrit le courant efficace pour un nombre de phase allant de 1 à 3 et puis nous déduisons l'équation générale.

Le courant efficace du condensateur d'entrée est réécrit pour $q = 1, 2, 3$ et $k = 1, 2, \dots, q$ avec k est défini dans [20] tel que $D = D_1 + \frac{k-1}{q}$, D_1 : rapport cyclique équivalent tel que : $D_1 \leq 1/q$.

$$- q = 1, k = 1$$

$$I_{C_{e_{RMS}}} = \sqrt{I_s^2(D-0)(1-D) + \frac{\Delta^2 I_{ph}}{D^2} \frac{1}{12} [1(D-0)^3 + 0^2(1-D)^3]} \quad \text{pour } 0 < D \leq 1 \quad (\text{E.19})$$

$$- q = 2, k = 1$$

$$I_{C_{e_{RMS}}} = \sqrt{I_s^2(D-0)(\frac{1}{2}-D) + \frac{\Delta^2 I_{ph}}{D^2} \frac{2}{12} [1^2(D-0)^3 + 0^2(\frac{1}{2}-D)^3]} \quad \text{pour } 0 < D \leq \frac{1}{2} \quad (\text{E.20})$$

$$- q = 2, k = 2$$

$$I_{C_{e_{RMS}}} = \sqrt{I_s^2(D-\frac{1}{2})(\frac{2}{2}-D) + \frac{\Delta^2 I_{ph}}{D^2} \frac{2}{12} [2^2(D-\frac{1}{2})^3 + 1^2(\frac{2}{2}-D)^3]} \quad \text{pour } \frac{1}{2} < D \leq 1 \quad (\text{E.21})$$

$$- q = 3, k = 1$$

$$I_{C_{e_{RMS}}} = \sqrt{I_s^2(D-0)(\frac{1}{3}-D) + \frac{\Delta^2 I_{ph}}{D^2} \frac{3}{12} [1^2(D-\frac{0}{3})^3 + 0^2(\frac{1}{3}-D)^3]} \quad \text{pour } 0 < D \leq \frac{1}{3} \quad (\text{E.22})$$

$$- q = 3, k = 2$$

$$I_{C_{e_{RMS}}} = \sqrt{I_s^2(D-\frac{1}{3})(\frac{2}{3}-D) + \frac{\Delta^2 I_{ph}}{D^2} \frac{3}{12} [2^2(D-\frac{1}{3})^3 + 1^2(\frac{2}{3}-D)^3]} \quad \text{pour } \frac{1}{3} < D \leq \frac{2}{3} \quad (\text{E.23})$$

$$- q = 3, k = 3$$

$$I_{C_{e_{RMS}}} = \sqrt{I_s^2(D-\frac{2}{3})(\frac{3}{3}-D) + \frac{\Delta^2 I_{ph}}{D^2} \frac{3}{12} [3^2(D-\frac{2}{3})^3 + 2^2(\frac{3}{3}-D)^3]} \quad \text{pour } \frac{2}{3} < D \leq 1 \quad (\text{E.24})$$

En considérant les équations décrites ci-dessus et en les réécrivant en fonction de k et q, on déduit l'équation générique suivante :

$$I_{C_{e_{RMS}}} = \sqrt{I_s^2(D - \frac{(k-1)}{q})(\frac{k}{q} - D) + \frac{\Delta^2 I_{ph}}{D^2} \frac{q}{12} [k^2(D - \frac{(k-1)}{q})^3 + (k-1)^2(\frac{k}{q} - D)^3]} \quad (\text{E.25})$$

$$\text{Avec } \frac{k-1}{q} < D \leq \frac{k}{q}$$

E.3 Courant efficace dans le condensateur de sortie

Le courant efficace dans le condensateur de filtrage de sortie est calculé de la même façon que dans le condensateur d'entrée.

E.3.1 Buck classique : 1 seule phase

La figure (E.7) montre le courant du condensateur de sortie dans le cas d'un simple Buck. Le courant efficace est calculé pour un rapport cyclique D allant de 0 à 1 et soit ΔI_L l'ondulation du courant définie par l'inductance L . Le courant dans le condensateur de sortie C_s est défini sur deux intervalles comme suit :

$$i_{C_s}(t) = \begin{cases} \frac{V_e(1-D)}{L}(t - \frac{1}{2}DT_{sw}) & 0 < t \leq DT_{sw} \\ \frac{V_e}{L}(\frac{1}{2}(1+D)T_{sw} - t) & DT_{sw} < t \leq T_{sw} \end{cases} \quad (\text{E.26})$$

Le courant efficace peut être calculé en considérant la relation suivante :

$$I^2 C_{s_{RMS}} = \frac{1}{T_{sw}} \left[\int_0^{DT_{sw}} \left(\frac{V_e(1-D)}{L} \left(t - \frac{1}{2} DT_{sw} \right) \right)^2 dt + \int_{DT_{sw}}^{T_{sw}} \left(\frac{V_e}{L} \left(\frac{1}{2} (1+D) T_{sw} - t \right) \right)^2 dt \right] \quad (\text{E.27})$$

Le courant efficace dans le condensateur est égale à :

$$I_{C_{s_{RMS}}} = \frac{V_e(1-D)DT_{sw}}{\sqrt{12}L} \quad 0 < D \leq 1 \quad (\text{E.28})$$

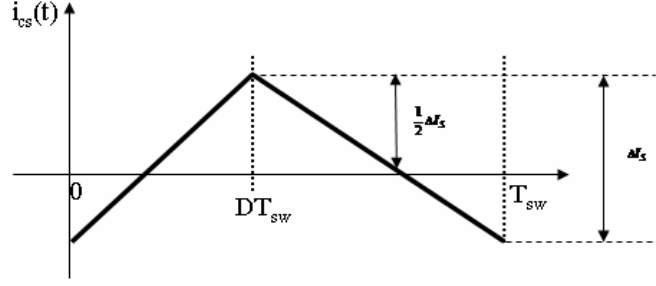


FIG. E.7 – Courant du condensateur de sortie pour un Buck classique

E.3.2 Courant efficace pour deux phases

Dans le cas où on dispose de plus qu'une phase opérationnel, les formes d'ondes changent quand le rapport cyclique est inférieur ou supérieur à l'inverse du nombre de phases. Dans le cas de deux phases parallèles le courant dans le condensateur de sortie a aussi différentes formes d'ondes selon que le rapport cyclique est inférieur ou supérieur à 50 %.

E.3.2.1 Courant efficace dans le condensateur de sortie pour $D \leq 0.5$

La figure (E.8) montre le courant dans le condensateur de sortie C_s le courant de phases, $i_{phase1}(t)$ et $i_{phase2}(t)$. Le courant dans le condensateur est égale à la somme instantanée du courant dans les deux phases moins la valeur moyenne. De ce fait le courant dans le condensateur de sortie sont égal est égal à :

$$i_{C_s}(t) = \begin{cases} \frac{V_e(1-2D)}{L_{eq}} \left(t - \frac{1}{2} DT_{sw} \right) & 0 < t \leq DT_{sw} \\ \frac{V_e D}{L_{eq}} \left(-2t + \left(\frac{1}{2} + D \right) T_{sw} \right) & DT_{sw} < t \leq \frac{T_{sw}}{2} \end{cases} \quad (\text{E.29})$$

Avec L_{eq} l'inductance qui conditionne l'ondulation du courant de sortie qui peut être égale à l'inductance propre dans le cas des inductances indépendantes ou bien égale aux fuites totales par phase dans le cas de Transformateurs Inter-phases.

Le courant efficace peut être calculé en considérant la relation suivante :

$$I^2_{C_{s_{RMS}}} = \frac{2}{T_{sw}} \left[\int_0^{DT_{sw}} \left(\frac{V_e(1-2D)}{L_{eq}} \left(t - \frac{1}{2} DT_{sw} \right) \right)^2 dt + \int_{DT_{sw}}^{\frac{T_{sw}}{2}} \left(\frac{V_e}{L_{eq}} \left(-2t + \left(\frac{1}{2} + D \right) T_{sw} \right) \right)^2 dt \right] \quad (\text{E.30})$$

Le courant efficace dans le condensateur de sortie est égale à :

$$I_{C_s_{RMS}} = \frac{V_e(1-2D)DT_{sw}}{\sqrt{12}L_{eq}} \quad 0 < D \leq \frac{1}{2} \quad (\text{E.31})$$

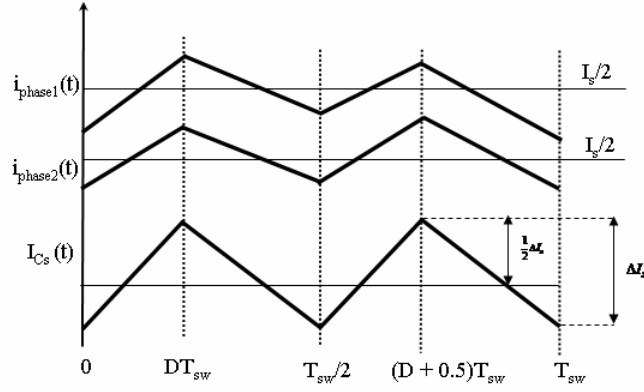


FIG. E.8 – Courant dans le condensateur de sortie pour un système de deux phases pour $D \leq 0.5$

E.3.2.2 Courant efficace dans le condensateur de sortie pour $D > 0.5$

La figure (E.9) montre le courant dans le condensateur de sortie C_s ainsi que le courant de phases, $i_{phase1}(t)$ et $i_{phase2}(t)$ pour un rapport cyclique $> 50\%$. Le courant dans le condensateur de sortie est égale à :

$$i_{C_s}(t) = \begin{cases} \frac{V_e(1-D)}{L_{eq}}(2t + (\frac{1}{2} - D)T_{sw}) & 0 < t \leq (D - \frac{1}{2})T_{sw} \\ \frac{V_e(1-2D)}{L_{eq}}(t - \frac{DT_{sw}}{2}) & (D - \frac{1}{2})T_{sw} < t \leq \frac{T_{sw}}{2} \end{cases} \quad (\text{E.32})$$

Le courant efficace peut être calculé en considérant la relation suivante :

$$I_{C_s_{RMS}}^2 = \frac{2}{T_{sw}} \left[\int_0^{(D-\frac{1}{2})T_{sw}} \left(\frac{V_e(1-D)}{L_{eq}}(2t + (\frac{1}{2} - D)T_{sw}) \right)^2 dt + \int_{(D-\frac{1}{2})T_{sw}}^{\frac{T_{sw}}{2}} \left(\frac{V_e(1-2D)}{L_{eq}}(t - \frac{DT_{sw}}{2}) \right)^2 dt \right] \quad (\text{E.33})$$

Le courant efficace dans le condensateur de sortie est égale à :

$$I_{C_s_{RMS}} = \frac{V_e(1-D)(2D-1)T_{sw}}{\sqrt{12}L_{eq}} \quad \frac{1}{2} < D \leq 1 \quad (\text{E.34})$$

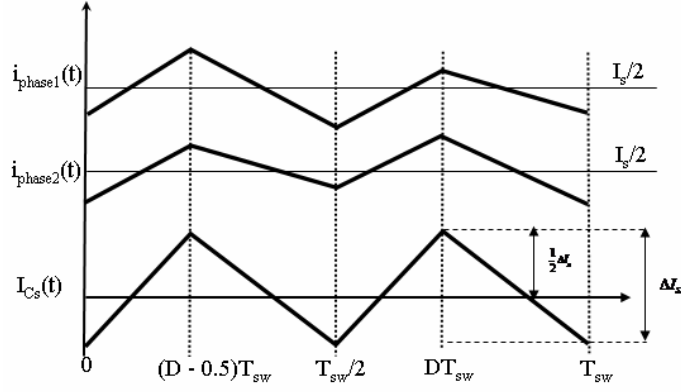


FIG. E.9 – Courant dans le condensateur de sortie pour un système de deux phases pour $D > 0.5$

E.3.3 Courant efficace pour trois phases

Ce système à trois phases parallèles va être étudiés pour trois cas de rapport cycliques, $0 < D \leq \frac{1}{3}$, $\frac{1}{3} < D \leq \frac{2}{3}$ et $\frac{2}{3} < D \leq 1$. Pour chacun des rapports cycliques les formes d'ondes sont différentes et donc vont être étudiées séparément.

E.3.3.1 Courant efficace dans le condensateur de sortie pour $D \leq \frac{1}{3}$

Le courant dans le condensateur est la somme des trois courants de phases alternatifs. La figure (E.10) montre les différents courants correspondants pour $D \leq \frac{1}{3}$. Le courant dans le condensateur de sortie est décrit comme suit :

$$i_{C_s}(t) = \begin{cases} \frac{V_e(1-3D)}{L_{eq}}(t - \frac{1}{2}DT_{sw}) & 0 < t \leq \frac{1}{3}T_{sw} \\ \frac{V_e D}{L_{eq}}(\frac{1}{2}(1-3D) - 3(t - DT_{sw})) & \frac{1}{3}T_{sw} < t \leq \frac{T_{sw}}{3} \end{cases} \quad (E.35)$$

Le courant efficace peut être calculé en considérant la relation suivante :

$$I_{C_{sRMS}}^2 = \frac{3}{T_{sw}} \left[\int_0^{\frac{1}{3}T_{sw}} \left(\frac{V_e(1-3D)}{L_{eq}}(t - \frac{1}{2}DT_{sw}) \right)^2 dt + \int_{\frac{1}{3}T_{sw}}^{\frac{T_{sw}}{3}} \left(\frac{V_e D}{L_{eq}}(\frac{1}{2}(1-3D) - 3(t - DT_{sw})) \right)^2 dt \right] \quad (E.36)$$

Le courant efficace dans le condensateur de sortie est égale à :

$$I_{C_{sRMS}} = \frac{V_e(1-3D)DT_{sw}}{\sqrt{12}L_{eq}} \quad 0 < D \leq \frac{1}{3} \quad (E.37)$$

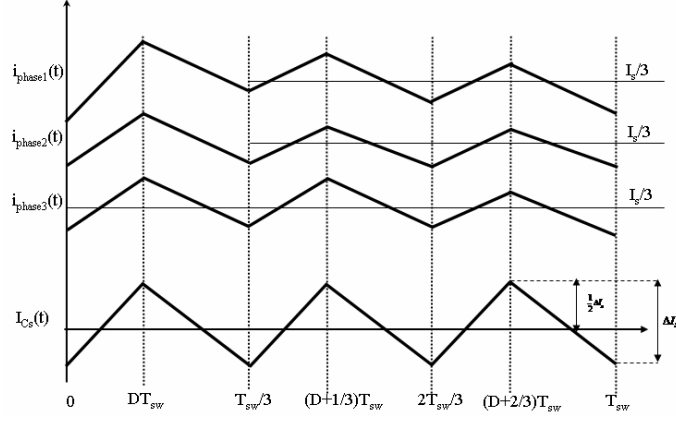


FIG. E.10 – Courant dans le condensateur de sortie pour un système de trois phases pour $D \leq \frac{1}{3}$

E.3.3.2 Courant efficace dans le condensateur de sortie pour $\frac{1}{3} < D \leq \frac{2}{3}$

La figure (E.11) montre les différents courants correspondants pour $\frac{1}{3} < D \leq \frac{2}{3}$. Le courant dans le condensateur est la somme des trois courants de phases alternatifs. Le courant dans le condensateur de sortie est décrit comme suit :

$$i_{C_s}(t) = \begin{cases} \frac{V_e}{L_{eq}}(1 - \frac{3}{2}D)(2t + \frac{1}{3}(1 - 3D)T_{sw}) & 0 < t \leq (D - \frac{1}{3})T_{sw} \\ \frac{V_e}{L_{eq}}(\frac{3}{2}D - \frac{1}{2})(\frac{1}{3}(2 - 3D)T_{sw}) - 2(t - (D - \frac{1}{3})T_{sw}) & (D - \frac{1}{3})T_{sw} < t \leq \frac{T_{sw}}{3} \end{cases} \quad (E.38)$$

Le courant efficace peut être calculé en considérant la relation suivante :

$$I_{C_{sRMS}}^2 = \frac{3}{T_{sw}} \left[\int_0^{(D-\frac{1}{3})T_{sw}} \left(\frac{V_e}{L_{eq}}(1 - \frac{3}{2}D)(2t + \frac{1}{3}(1 - 3D)T_{sw}) \right)^2 dt + \int_{(D-\frac{1}{3})T_{sw}}^{\frac{T_{sw}}{3}} \left(\frac{V_e}{L_{eq}}(\frac{3}{2}D - \frac{1}{2})(\frac{1}{3}(2 - 3D)T_{sw}) - 2(t - (D - \frac{1}{3})T_{sw}) \right)^2 dt \right] \quad (E.39)$$

Le courant efficace dans le condensateur de sortie est égale à :

$$IC_{C_{sRMS}} = \frac{V_e T_{sw}}{\sqrt{12} L_{eq}} (3D - 1) \left(\frac{2}{3} - D \right) \quad \frac{1}{3} < D \leq \frac{2}{3} \quad (E.40)$$

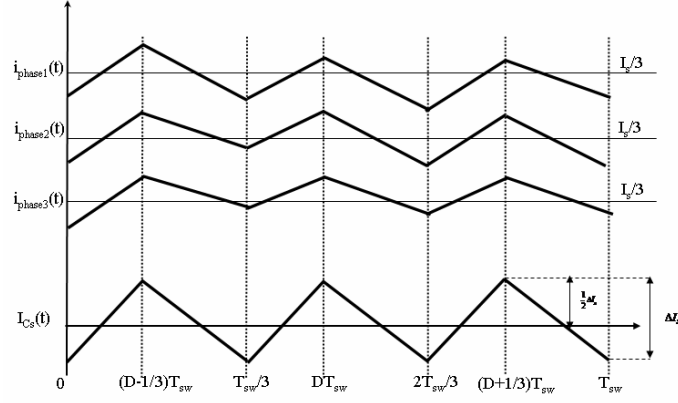


FIG. E.11 – Courant dans le condensateur de sortie pour un système de trois phases pour $\frac{1}{3} < D \leq \frac{2}{3}$

E.3.3.3 Courant efficace dans le condensateur de sortie pour $\frac{2}{3} < D \leq 1$

La figure (E.12) montre les différents courants correspondants pour $\frac{2}{3} < D \leq 1$. Le courant dans le condensateur de sortie est décrit comme suit :

$$i_{C_s}(t) = \begin{cases} \frac{V_e}{L_{eq}} 3(1-D)(t + \frac{1}{2}(\frac{2}{3} - D)T_{sw}) & 0 < t \leq (D - \frac{2}{3})T_{sw} \\ \frac{V_e}{L_{eq}} 3(D - \frac{2}{3})(\frac{1}{2}(1-D)T_{sw} - (t - (D - \frac{2}{3})T_{sw})) & (D - \frac{2}{3})T_{sw} < t \leq \frac{T_{sw}}{3} \end{cases} \quad (E.41)$$

Le courant efficace peut être calculé en considérant la relation suivante :

$$I_{C_s RMS}^2 = \frac{3}{T_{sw}} \left[\int_0^{(D-\frac{2}{3})T_{sw}} \left(\frac{V_e}{L_{eq}} 3(1-D)(t + \frac{1}{2}(\frac{2}{3} - D)T_{sw}) \right)^2 dt + \int_{(D-\frac{2}{3})T_{sw}}^{\frac{T_{sw}}{3}} \left(\frac{V_e}{L_{eq}} 3(D - \frac{2}{3})(\frac{1}{2}(1-D)T_{sw} - (t - (D - \frac{2}{3})T_{sw})) \right)^2 dt \right] \quad (E.42)$$

Le courant efficace dans le condensateur de sortie est égale à :

$$I_{C_s RMS} = \frac{V_e T_{sw}}{\sqrt{12} L_{eq}} (D - \frac{2}{3})(3 - 3D) \quad \frac{2}{3} < D \leq 1 \quad (E.43)$$

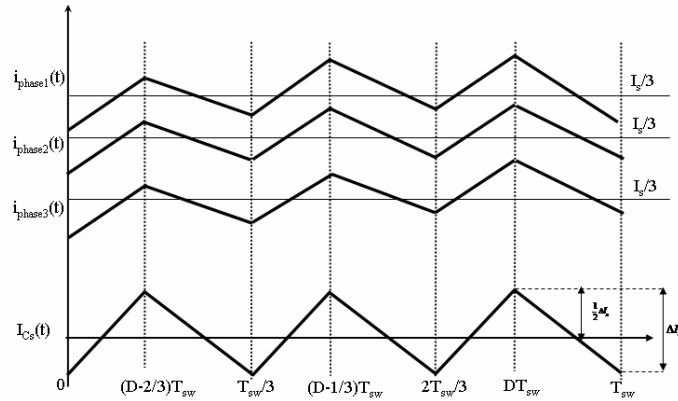


FIG. E.12 – Courant dans le condensateur de sortie pour un système de trois phases pour $\frac{2}{3} < D \leq 1$

E.3.4 'q' phases parallèles

Pour déterminer le courant efficace dans le condensateur de filtrage de sortie C_s pour un nombre, q , quelconque de phases parallèles, on réécrit le courant efficace pour un nombre de phase allant de 1 à 3 et puis nous déduisons une équation générale.

Le courant efficace dans le condensateur de sortie est réécrit pour $q = 1, 2, 3$ et $k = 1, 2, \dots, q$ avec k est défini dans [20] tel que $D = D_1 + \frac{k-1}{q}$, D_1 : rapport cyclique équivalent tel que : $D_1 \leq 1/q$

– $q = 1, k = 1$

$$I_{C_{s_{RMS}}} = \frac{V_e T_{sw}}{\sqrt{12} L_{eq}} (D - 0) \left(\frac{1}{1} - D \right) \quad 0 < D \leq 1 \quad (\text{E.44})$$

– $q = 2, k = 1$

$$I_{C_{s_{RMS}}} = \frac{V_e T_{sw}}{\sqrt{12} L_{eq}} (2D - 0) \left(\frac{1}{2} - D \right) \quad 0 < D \leq \frac{1}{2} \quad (\text{E.45})$$

– $q = 2, k = 2$

$$I_{C_{s_{RMS}}} = \frac{V_e T_{sw}}{\sqrt{12} L_{eq}} (2D - 1) \left(\frac{2}{2} - D \right) \quad \frac{1}{2} < D \leq 1 \quad (\text{E.46})$$

– $q = 3, k = 1$

$$I_{C_{s_{RMS}}} = \frac{V_e T_{sw}}{\sqrt{12} L_{eq}} (3D - 0) \left(\frac{1}{3} - D \right) \quad 0 < D \leq \frac{1}{3} \quad (\text{E.47})$$

– $q = 3, k = 2$

$$I_{C_{s_{RMS}}} = \frac{V_e T_{sw}}{\sqrt{12} L_{eq}} (3D - 1) \left(\frac{2}{3} - D \right) \quad \frac{1}{3} < D \leq \frac{2}{3} \quad (\text{E.48})$$

– $q = 3, k = 3$

$$I_{C_{s_{RMS}}} = \frac{V_e T_{sw}}{\sqrt{12} L_{eq}} (3D - 2) (1 - D) \quad \frac{2}{3} < D \leq 1 \quad (\text{E.49})$$

En considérant les équations décrites ci-dessus et en les réécrivant en fonction de k et q , on déduit une équation générique :

$$I_{C_{s_{RMS}}} = \frac{V_e T_{sw}}{\sqrt{12} L_{eq}} [qD - (k - 1)] \left[\frac{k}{q} - D \right] \quad \frac{k - 1}{q} < D \leq \frac{k}{q} \quad (\text{E.50})$$

Annexe F

Calcul des éléments du filtre de compensation

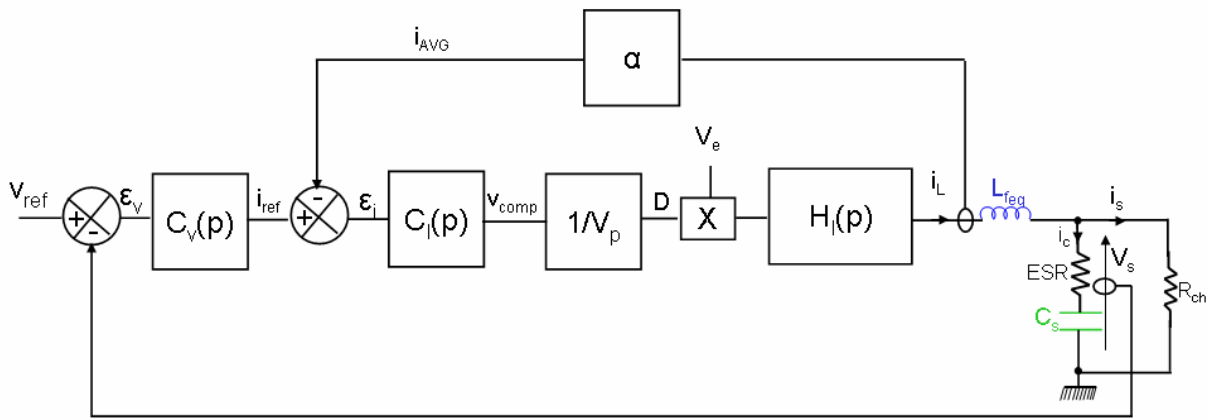


FIG. F.1 – Principe de compensation de la tension de sortie

A fin de déterminer les éléments du filtre de compensation, la figure 4.13 peut être présentée par les fonctions de transfert du système. La figure F.1 montre le schéma bloc en boucle fermée. Il existe deux boucles imbriquées. Une boucle interne en courant et une boucle externe en tension. En tenant compte de la résistance série, ESR , de la capacité de sortie C_s , la fonction de transfert en boucle ouverte de la boucle en courant corrigée H_{IBO} s'exprime par :

$$H_{IBO} = \alpha \cdot C_I(p) \cdot \frac{1}{V_p} \cdot H_I(p) \quad (F.1)$$

avec

$$H_I(P) = \frac{\hat{iL}}{\hat{D}} = \frac{V_{eq}}{R_{ch}} \cdot \frac{1 + (R_{ch} + ESR) \cdot C_s p}{1 + (ESR \cdot C_s + \frac{L_{feq}}{R_{ch}}) p + (1 + \frac{ESR}{R_{ch}}) L_{feq} C_s p^2}$$

Si $R_{ch} \gg ESR$

$$H_I(P) \simeq \frac{V_{eq}}{R_{ch}} \cdot \frac{1 + R_{ch} \cdot C_s p}{1 + (ESR \cdot C_s + \frac{L_{feq}}{R_{ch}}) p + L_{feq} C_s p^2}$$

et

$$C_I(p) = Z_2(p) = \frac{1 + R_c C_c p}{C_c p}$$

Le correcteur $C_I(p)$ est un proportionnel intégral choisi dans [53] tel que $R_c C_c = \sqrt{L_{feq} C_s}$ afin d'annuler l'erreur statique et garantir la stabilité.

La fonction de transfert en boucle fermée de la boucle en courant corrigée s'exprime comme suit :

$$H_{IBF} = \frac{G(p)}{1 + \alpha G(p)} \quad (F.2)$$

avec

$$G(p) = C_I(p) \cdot \frac{1}{V_p} \cdot H_I(p)$$

La boucle en tension corrigée en boucle ouverte est égale à :

$$H_{VBO} = C_v(p) \cdot H_{IBF} \cdot \frac{\hat{v}_s}{\hat{i}_L} \quad (F.3)$$

$$\text{avec } C_v(p) = \frac{1}{R_{FB}}$$

Puisque la boucle en courant est très rapide par rapport à la boucle en tension, ce type de commande revient en fait à réaliser un générateur du courant incluant l'inductance de fuite équivalente L_{feq} qui alimente l'ensemble C_s et R_{ch} . Dans ce cas, la relation \hat{v}_s/\hat{i}_L est égale à :

$$\frac{\hat{v}_s}{\hat{i}_L} = R_{ch} \cdot \frac{1 + ESR \cdot C_s \cdot p}{1 + (R_{ch} + ESR) \cdot C_s \cdot p}$$

La fonction de transfert H_{VBO} est alors égale à :

$$H_{VBO} = \frac{R_{ch}}{R_{FB}} \cdot \frac{1 + ESR \cdot C_s \cdot p}{1 + (R_{ch} + ESR) \cdot C_s \cdot p} \cdot H_{IBF} \quad (F.4)$$

On distingue deux cas :

- Cas 1 : $R_{ch} C_s > \sqrt{L_{feq} C_s}$

La figure F.2 montre le diagramme de bode correspondant à la boucle en courant corrigée en boucle fermée, H_{IBF} .

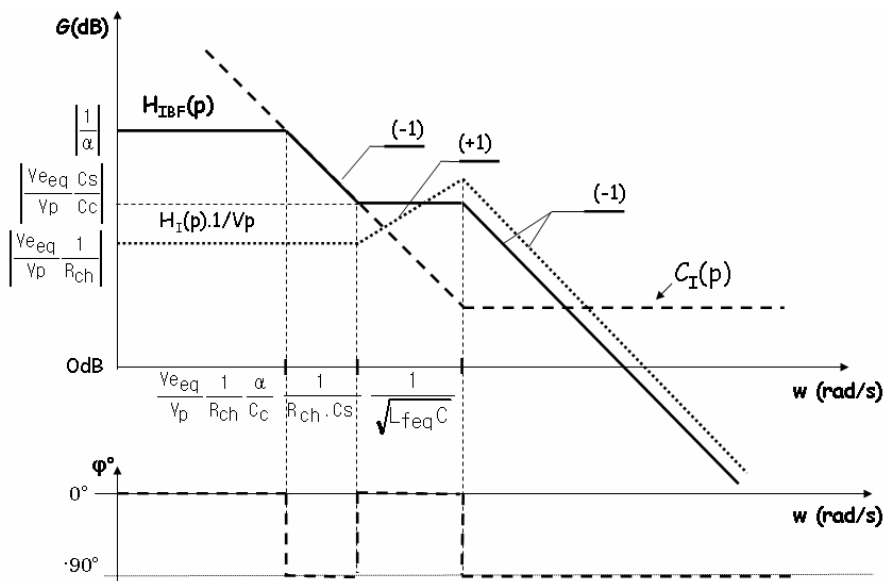


FIG. F.2 – Diagramme de bode de H_{IBF} pour $R_{ch} C_s > \sqrt{L_{feq} C_s}$

Le diagramme de bode de la boucle en tension corrigée en boucle ouverte H_{VBO} se déduit de la figure F.2. La figure F.3 montre le diagramme de bode correspondant :

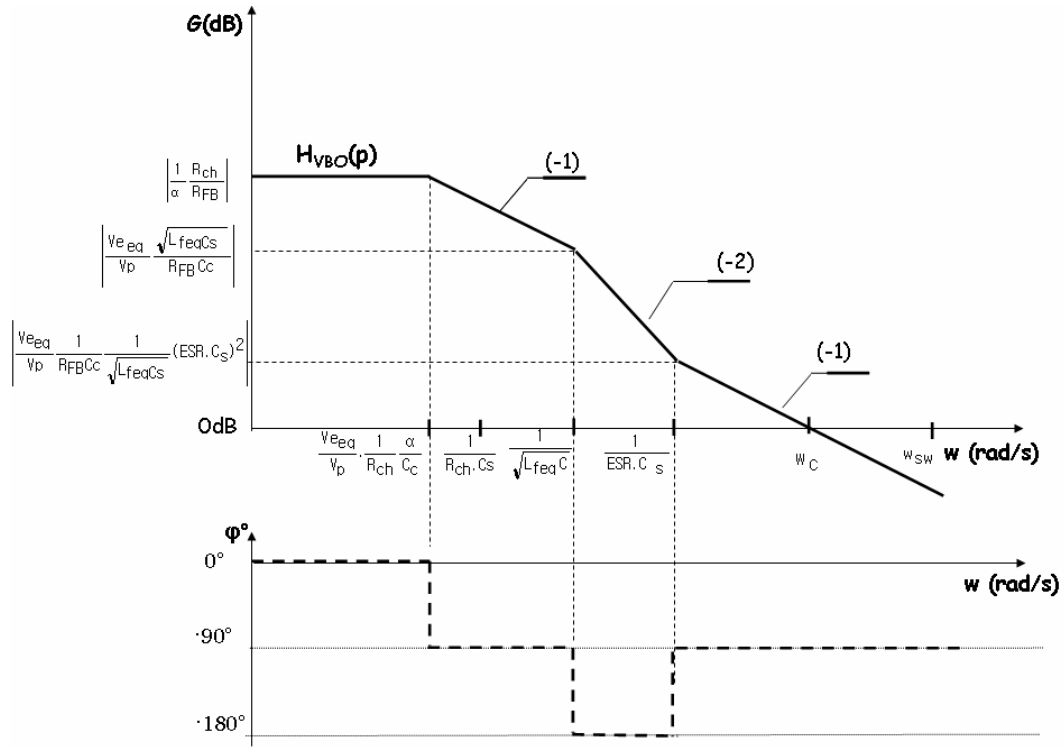


FIG. F.3 – Diagramme de bode de H_{VBO} pour $R_{ch}C_s > \sqrt{L_{feq}C_s}$

- Cas 2 : $R_{ch}C_s < \sqrt{L_{feq}C_s}$

Dans ce cas, la figure F.4 montre le diagramme de bode correspondant à la boucle en courant corrigée en boucle fermée, H_{IBF} . Le diagramme de bode de la boucle en tension

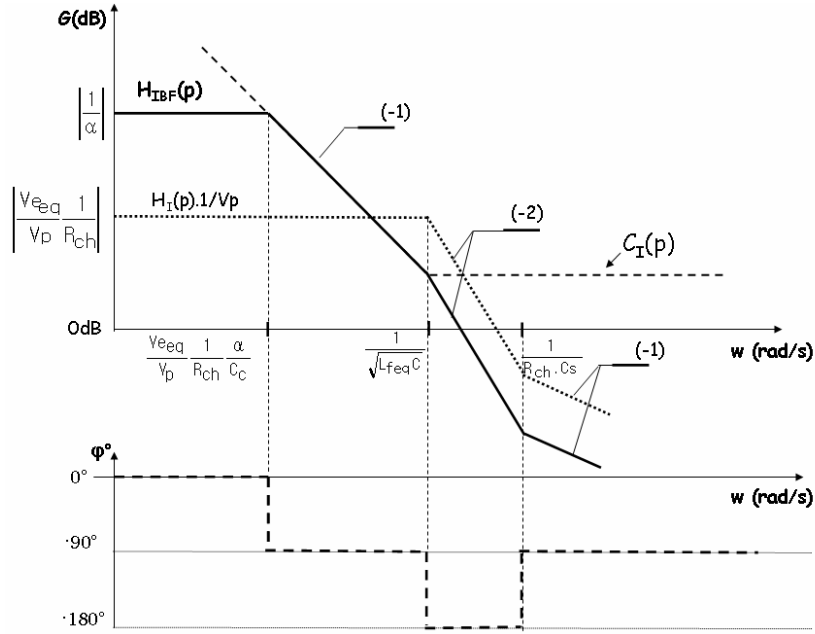


FIG. F.4 – Diagramme de bode de H_{IBF} pour $R_{ch}C_s < \sqrt{L_{feq}C_s}$

corrigée en boucle ouverte H_{VBO} se déduit de la figure F.4. La figure F.5 montre le diagramme de bode correspondant.

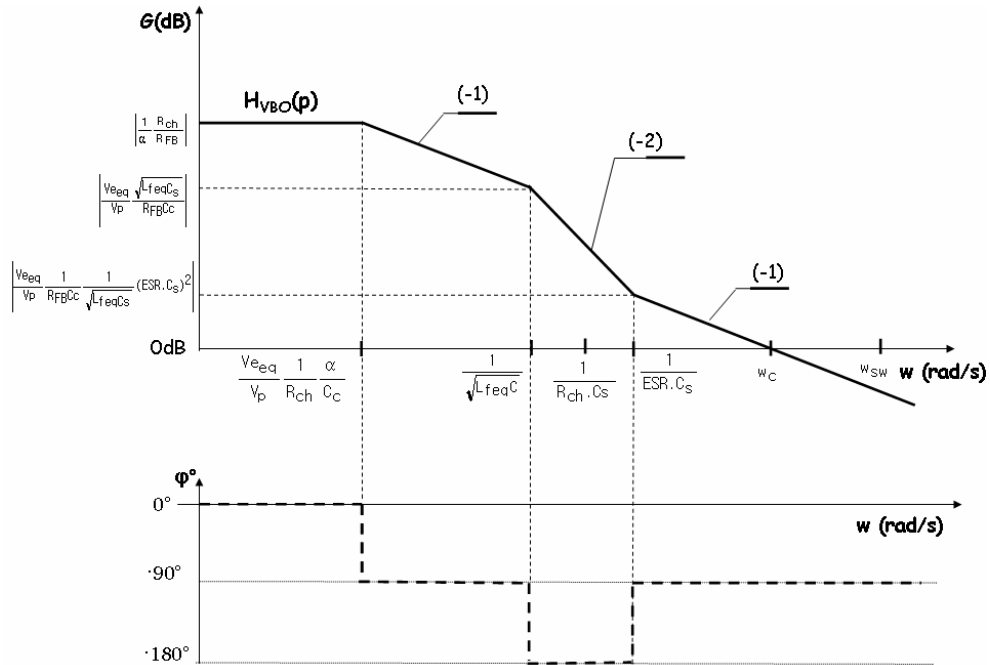


FIG. F.5 – Diagramme de bode de H_{VBO} pour $R_{ch}C_s < \sqrt{L_{feq}C_s}$

Dans les deux cas, la pulsation de coupure w_c de H_{VBO} s'exprime comme suit.

$$w_c = \frac{V_{eq}}{V_p} \cdot \frac{ESR}{R_{FB}C_c} \cdot \sqrt{\frac{C_s}{L_{feq}}} \quad (F.5)$$

D'après la relation F.5, en fixant la pulsation de coupure $w_c = 2\pi f_c$ il est possible de déduire les éléments du filtre de compensation (f_c : fréquence de coupure) :

$$C_c = \frac{V_{eq}}{V_p} \cdot \frac{ESR}{R_{FB}} \cdot \sqrt{\frac{C_s}{L_{feq}}} \cdot \frac{1}{2\pi f_c} \quad (F.6)$$

Sachant que $R_c.C_c$ est choisi égal à $\sqrt{L_{eq}C_s}$ afin d'annuler l'erreur statique et garantir la stabilité. La résistance R_c est alors égale à :

$$R_c = R_{FB} \cdot \frac{2 \cdot \pi \cdot f_c \cdot V_p \cdot L_{feq}}{V_{eq} \cdot ESR} \quad (F.7)$$