



HAL
open science

Etude de régulateurs linéaires et à découpage intégrés : Application à la téléphonie portable

Cécile Hamon

► **To cite this version:**

Cécile Hamon. Etude de régulateurs linéaires et à découpage intégrés : Application à la téléphonie portable. Sciences de l'ingénieur [physics]. Université de Grenoble, 2001. Français. NNT: . tel-00599163

HAL Id: tel-00599163

<https://theses.hal.science/tel-00599163>

Submitted on 8 Jun 2011

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UNIVERSITE GRENOBLE I – JOSEPH FOURIER



THESE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITE GRENOBLE I

Discipline : Génie électrique

Présentée et soutenue publiquement

Par

Cécile HAMON

Le 27 Septembre 2001

***ETUDE DE REGULATEURS LINEAIRES ET A DECOUPAGE INTEGRES :
APPLICATION A LA TELEPHONIE PORTABLE***

Directeurs de thèse :

J.P. FERRIEUX

Y. LEMBEYE

JURY

M. F Ndagijimana	Président
M. JP Chante	Rapporteur
M. JL Sanchez	Rapporteur
M. JP Ferrieux	Directeur de thèse
M. Y Lembeye	Directeur de thèse
M. C Bernard	Industriel

Thèse préparée au sein du Laboratoire d'Electrotechnique de Grenoble
et de STMicroelectronics

REMERCIEMENTS

Ces travaux ont été effectués au sein de STMicroelectronics à Grenoble, en étroite collaboration avec le Laboratoire d'Electrotechnique de Grenoble. Je tiens à remercier **Patrick Bernard** d'avoir initié ce projet.

Je suis très reconnaissante envers les membres de mon jury :

- Monsieur **Jean-Pierre Chante**, Professeur à l'INSA de Lyon et rapporteur pour avoir apporté toute son attention à cette étude.
- Monsieur **Jean-Louis Sanchez**, Directeur de Recherches au CNRS de Toulouse et fervent utilisateur de téléphone portable, qui a également accepté d'être rapporteur.
- Monsieur **Fabien Ndagijimana**, Professeur à l'Université Joseph Fourier, qui a assuré la présidence de ce jury.
- Monsieur **Jean-Paul Ferrieux**, Professeur à l'Université Joseph Fourier qui a dirigé ma thèse et à qui je tiens à exprimer toute ma reconnaissance pour ses conseils, sa disponibilité et ses réponses scientifiques.
- Monsieur **Yves Lembeye**, Maître de Conférences à l'Université Joseph Fourier qui a également encadré mes travaux en m'initiant aux joies du découpage et qui a toujours été à mon écoute.
- Monsieur **Christophe Bernard**, ingénieur de STMicroelectronics, qui a également pris le temps nécessaire pour répondre à mes questions et me conseiller. Merci beaucoup.

Je tiens à remercier tout particulièrement **Alexandre Pons** pour tout ce qu'il a fait pour moi pendant ces trois ans. Alex, tu as été là pour me faire découvrir le monde « intégré » de la régulation linéaire, me conseiller et m'encourager, alors mille fois merci pour ta patience, ta générosité, et ta bonne humeur.

L'étude sur les alimentations à découpage n'aurait pu se faire sans les explications et l'aide précieuse de **David Chesneau** et **Christophe Premont** (cou couleur 3 sur 89.4), je tiens donc à les remercier pour cela, tout comme **Philippe Goubier** « Goubs » pour le travail qu'il a effectué sur les pompes de charges et qui m'a permis d'appréhender ce sujet.

La réussite de mes travaux est également due à toutes les personnes qui se sont occupées de la réalisation du layout de mes cellules ou qui m'y ont initié, **Delphine Bouchereau** (Vive Super Mulot !), **Frank Tellier** (A quand les pizzas ?) et **Fabienne Grigis** (Reine des vérifications).

Je tiens également à affirmer toute ma considération à tous ceux qui m'ont expliqué et aidé lors de la caractérisation des mes cellules, **Jean Redolfi** qui m'a fait une place dans son équipe dès que j'en ai eu besoin, **Sébastien Cany**, **Florence Caranana**, **Gaël Jaffrain**, **Anne-Laure Combe** et **Bernard Billion** qui ont toujours pris le temps de répondre à mes nombreuses questions. Il va sans dire que je dois beaucoup à **Pierre Daude** et que je suis fier d'avoir été « son élève ».

Merci également aux nombreuses personnes de la CAD et de « l'assistance informatique » qui étaient toujours présentes pour me dépanner, ainsi qu'aux déménageurs pour leur efficacité et leur promptitude.

Les moments que j'ai passés au sein du Laboratoire d'Electrotechnique de Grenoble ont été un réel plaisir et j'ai une pensée particulière pour les anciens thésards, thésards actuels et stagiaires avec qui j'ai passé de très bons moments dans la salle EPTE. Parmi ceux-ci, **Guillaume Verneau**, mais aussi tant d'autres qui m'ont aidée et conseillée en toute occasion...Merci beaucoup pour les fleurs, elles sont magnifiques.

Merci beaucoup à toutes les personnes que j'ai rencontrées et avec qui j'ai eu énormément de plaisir à discuter (et à travailler) : **Sylvie**, **Mickaëlle** (Vive le Kouign aman libre), **Christian** (Meuuuhh), **Philippe**, **Régis**, **Joël**, **Alex**... et toutes les autres personnes que j'ai côtoyées mais que je n'ai pu citer ici.

Il ne faut pas oublier les amis qui sont venus me soutenir lors de ma présentation : **Thierry, Roger, Olivier, Vincent, Charles, Fred, Manu, Christophe...**

Je remercie également du fond du cœur mes parents et mes familles pour m'avoir soutenue et encouragée depuis le tout début. Mes derniers remerciements vont à **Christophe** : « Merci pour ton sourire et nos éclats de rire, particulièrement pendant ces trois années ».

Avant que vous ne commenciez la lecture de ce manuscrit, je vous livre ma perle préférée parmi celles que j'avais immanquablement écrites :

« Les téléphones portables »

TABLE DES MATIERES

REMERCIEMENTS	i
INTRODUCTION	7
1 GENERALITES	13
INTRODUCTION	13
1.1 PRESENTATION DES BESOINS	13
1.2 PRESENTATIONS DES TROIS TYPES DE REGULATEUR DE TENSION	15
1.2.1 REGULATEURS LINEAIRES	15
1.2.1.1 Principe de fonctionnement général des régulateurs linéaires	15
1.2.1.2 Cas des régulateurs de tension de type LDO	16
1.2.2 ALIMENTATION A DECOUPAGE DE TYPE SMPS	17
1.2.2.1 Principe de fonctionnement des hacheurs	18
1.2.3 POMPE DE CHARGE, CP	19
1.3 LES TECHNOLOGIES	20
1.3.1 COMPOSANTS SEMI-CONDUCTEURS	20
1.3.1.1 Présentation des familles de technologie	20
1.3.1.2 Composants disponibles, cas de la technologie CMOS analogique 5V	21
1.3.2 COMPOSANTS EXTERNES	25
1.3.2.1 Pourquoi cette étude ?	25
1.3.2.2 Batteries	26
1.3.2.3 Condensateurs	33
1.3.2.3.1 Condensateurs en céramique multicouches	34
1.3.2.3.1.1 Diélectrique de type 1	35
1.3.2.3.1.2 Diélectrique de type 2	35
1.3.2.3.2 Condensateurs en tantale	39
1.3.2.4 Inductances	43
CONCLUSION	46

INTRODUCTION	51
2.1 POURQUOI UTILISER UNE TECHNOLOGIE CMOS ?	52
2.2 VOCABULAIRE ASSOCIE	52
2.2.1 DROP-OUT, TENSION DE DECHET	53
2.2.2 COURANT DE SORTIE MAXIMUM (EN FONCTIONNEMENT NORMAL)	53
2.2.3 REJECTION DE L'ALIMENTATION	54
2.2.4 CONSOMMATION	55
2.2.5 RENDEMENT	55
2.2.6 REGULATION DE LIGNE	55
2.2.7 REGULATION DE LIGNE TRANSITOIRE	55
2.2.8 REGULATION DE CHARGE	56
2.2.9 REGULATION DE CHARGE TRANSITOIRE	56
2.2.10 PRECISION SUR LA TENSION DE SORTIE	57
2.2.11 PROTECTION CONTRE LES COURTS-CIRCUITS	57
2.2.12 TEMPS D'ETABLISSEMENT DE LA TENSION DE SORTIE	57
2.2.13 BRUIT	58
2.3 REALISATION	58
2.3.1 L'AMPLIFICATEUR	59
2.3.2 LA BOUCLE DE CONTRE REACTION	66
2.3.3 MOS DE SORTIE	69
2.4 COMPENSATION DYNAMIQUE	71
2.4.1 RAPPEL SUR LA STABILITE DES SYSTEMES BOUCLES	71
2.4.1.1 Critères de stabilité	72
2.4.1.2 Degré de stabilité	72
2.4.2 PRINCIPE DE COMPENSATION D'UN REGULATEUR LINEAIRE	74
2.4.2.1 Définition des pôles sans compensation	74
2.4.2.2 LDO avec un condensateur externe	75
2.4.2.3 LDO avec compensation Miller	77
2.4.2.3.1 Rappel sur la compensation Miller	77
2.4.2.3.2 Zéro Miller	78
2.4.3 APPLICATION AU LDO EN TECHNOLOGIE CMOS	78
2.4.3.1 Définitions des pôles et des zéros	78
2.4.3.2 Déplacement des pôles en fonction du courant de sortie dans notre cas	83
2.4.3.3 Méthode développée pour la compensation du LDO CMOS	88
2.4.3.3.1 Variation du condensateur Miller	88
2.4.3.3.2 Commande	89
2.4.3.3.3 Simulations de vérification	91
2.5 PROTECTION CC	94
2.5.1 ASSERVISSEMENT EN COURANT CLASSIQUE	94
2.5.2 NOUVELLE PROTECTION CONTRE LES COURTS-CIRCUITS - PARTIE STATIQUE	96
2.5.3 PARTIE DYNAMIQUE	100
2.5.4 PRE POLARISATION EN PDN	102
2.5.5 IMPRECISION DU COURANT DE REFERENCE	103
2.5.6 SIMULATIONS DE VERIFICATION	104

2.6	RESULTATS	104
2.6.1	SIMULATIONS	104
2.6.2	MESURES	105
2.6.2.1	Consommation	105
2.6.2.2	Régulation de ligne et de charge	107
2.6.2.3	Précision sur la tension de sortie	110
2.6.2.4	Régulation de ligne transitoire	110
2.6.2.5	Régulation de charge transitoire	112
2.6.2.6	Psrr	113
2.6.2.7	Protection contre les courts-circuits	116
2.6.2.8	Temps d'établissement de la tension de sortie	118
CONCLUSION		119
3 ALIMENTATION A DECOUPAGE		123
INTRODUCTION		123
3.1	CAHIER DES CHARGES	124
3.2	RAPPELS	125
3.2.1	LA COMMUTATION	127
3.3	SMPS	128
3.3.1	PRINCIPE DE FONCTIONNEMENT DU CŒUR DES SMPS	128
3.3.2	LE CŒUR	129
3.3.2.1	Structure à stockage inductif Buck-Boost	130
3.3.2.2	Structure à stockage capacitif Cuk	131
3.3.2.3	Structure à stockage capacitif Sepic	133
3.3.2.4	Structure à stockage capacitif Zéta	135
3.3.2.5	Structure Série-Zeta	136
3.3.2.6	Le montage choisi	136
3.3.2.6.1	Fonctionnement en conduction continue	137
3.3.2.6.2	Mode de conduction discontinue	140
3.3.2.6.3	Relation entre Vbat, Vs et α – Cas réel	141
3.3.3	LES PERTES	146
3.3.3.1	Les éléments parasites	146
3.3.3.2	Pertes par conduction	147
3.3.3.3	Pertes par commutation	152
3.3.3.4	Pertes dues à la consommation du circuit	158
3.3.3.5	Influences des différents paramètres sur le rendement	159
3.3.3.6	Validité des calculs avec le modèle moyen – Application au mode discontinu	163
3.3.3.7	Comparaison des deux montages	166
3.3.4	LE CONTROLE – ETUDE DE LA STABILITE	167
3.3.4.1	Principe de l'asservissement de tension	168
3.3.4.2	Boucle de courant	169
3.3.4.3	Etude analytique de la stabilité	171

3.4 INTRODUCTION AUX POMPES DE CHARGES	177
3.4.1 PRINCIPE DE FONCTIONNEMENT DES ALIMENTATIONS A POMPES DE CHARGES	178
3.4.2 STRUCTURE $\times 1, \times 2$ – DOUBLEUR DE TENSION	180
3.4.3 ETUDE D'UNE STRUCTURE AUTORISANT PLUSIEURS RAPPORTS DE TENSION	181
CONCLUSION	188
CONCLUSION GENERALE	191
<hr/>	
ANNEXES	195
<hr/>	
BIBLIOGRAPHIE	223
<hr/>	

INTRODUCTION GENERALE

Le marché des équipements portables connaît une croissance importante et, bien que cette croissance ne soit pas toujours régulière, le besoin de systèmes électroniques, de plus en plus miniaturisés et autonomes, ira grandissant.

Un des facteurs clés de ces systèmes portables, à l'image de la téléphonie mobile, est l'autonomie qui dépend essentiellement de la source d'énergie, mais aussi de la façon dont sont gérés la tension et le courant qu'elle délivre, facteurs relatifs à l'alimentation et à son rendement. Le deuxième critère important pour le concepteur est bien sûr la compacité où l'alimentation est un maillon souvent considéré comme perturbateur. En effet, les dimensions et le poids des téléphones portables sont non seulement des points particulièrement critiques, mais le coût du silicium impose des dimensions de circuits intégrés de plus en plus petites.

La gestion de l'énergie au sein de ces systèmes est devenue un véritable challenge où, d'une part, on trouve généralement une batterie dont la tension évolue au cours de l'utilisation et, d'autre part, des circuits de fonctionnalités diverses avec des tensions d'alimentation régulées, parfois supérieures à celle de la batterie.

C'est dans ce contexte que mes travaux de thèse se sont déroulés entre la société STMicroelectronics et le Laboratoire d'Electrotechnique de Grenoble. L'objectif à long terme est la conception d'un régulateur, le plus dense possible, avec des performances de rendement et de régulation satisfaisantes.

Nous nous sommes tout d'abord concentrés sur les régulateurs linéaires et plus particulièrement les LDO (Low Drop Out) dont l'inconvénient généralement mis en avant, le faible rendement, est contrebalancé par un faible niveau de bruit.

L'alternative naturelle à cette classe de régulateurs sont les alimentations à découpage qui procurent en plus la possibilité d'élévation et d'inversion de la tension de batterie. Bien

que ces systèmes à découpage présentent en théorie un très bon rendement, les contraintes liées à la technologie en basse tension font que celui-ci peut être comparable à celui des régulateurs linéaires. De plus, ils nécessitent des éléments inductifs additionnels difficilement intégrables.

Les systèmes à pompe de charges seront abordés, de façon moins approfondie, à la fin de ce mémoire. Egalement basés sur le principe du découpage, ils sont un compromis entre les deux précédents principes et permettent, moyennant des pertes supplémentaires, d'éviter l'utilisation des composants inductifs.

Le mémoire de thèse se décompose en trois parties principales :

Un chapitre général situe le contexte de l'étude en présentant brièvement les différents types de régulateurs de tension, leur principe de fonctionnement ainsi qu'un premier aperçu global sur leurs points forts et leurs inconvénients. Nous décrivons ensuite la façon dont se compose une famille de technologies pour les composants internes des circuits intégrés réalisés par STMicroelectronics, puis nous détaillerons les caractéristiques des composants électriques disponibles dans la technologie CMOS analogique qui sera employée pour la réalisation de nos cellules. Comme la conception des régulateurs est dépendante des composants externes à ceux-ci, nous terminerons cette partie par une description des différentes possibilités que nous pouvons rencontrer, d'une part en ce qui concerne la batterie, et d'autre part pour les composants électriques non intégrables tels que certains condensateurs et les inductances.

La partie relative à la conception d'un régulateur linéaire de type LDO débute par une explication sur le besoin d'utiliser dorénavant une technologie CMOS analogique pour la réalisation de cette fonction. Elle continue ensuite par la définition du vocabulaire spécifique à la régulation de tension, vocabulaire qui sera utilisé tout au long de cet exposé. A partir de là, nous présenterons la réalisation finalement obtenue, ce qui permettra d'approfondir par la suite les points clés sur lesquels notre étude s'est portée : l'étude de la stabilité du LDO ainsi que la méthode de protection contre les courts-circuits. En effet l'optimisation des performances électriques statiques et dynamiques du régulateur n'est pas une chose aisée car il est souvent difficile d'améliorer une caractéristique de régulation sans pour autant dégrader la stabilité du système. Nous expliquerons donc le principe de compensation habituellement utilisé pour les LDO, puis nous verrons qu'avec la technologie CMOS analogique que nous avons employée, nous avons dû développer une méthode toujours basée sur ce principe, mais qui permet une adaptation en fonction du courant de sortie du régulateur, facilitant ainsi la

stabilisation pour une plus grande plage de courant de sortie. Pour le second point, la protection contre les courts-circuits, nous débuterons aussi par la description de la méthode classiquement utilisée, puis nous présenterons l'amélioration que nous y avons apportée. Une réalisation sur silicium du LDO conçu nous a permis de finaliser cette étude par des mesures qui ont permis de retrouver les résultats des simulations précédemment évoquées. Les méthodes de mesures et leurs résultats font l'objet du dernier paragraphe de ce chapitre.

Un dernier chapitre traite des régulateurs de tension à découpage et des alimentations à pompes de charges.

Après avoir expliqué l'intérêt et le besoin de concevoir des régulateurs de tension à partir de telles architectures, nous rappellerons brièvement le principe de commutation, ainsi que les lois de l'électronique de puissance qui sont à la base du découpage. Nous pourrons ainsi aborder le fonctionnement de plusieurs structures de cœur d'alimentation à découpage, ce qui nous permettra de déterminer celle qui répond le mieux à nos contraintes d'intégration.

Nous analyserons ensuite le comportement statique de la structure retenue afin d'en déterminer les pertes et la dégradation de rendement inhérente. Un dernier aspect de ce type de régulateur de tension concerne l'étude de son comportement en fréquence, et plus particulièrement de sa stabilité. Pour cela, nous développerons le calcul de sa fonction de transfert, que nous analyserons. Nous pourrons ainsi proposer une solution de compensation qui sera validée par des simulations.

Nous terminerons ce chapitre par une introduction sur le fonctionnement et le calcul des rendements théoriques des alimentations à pompes de charges.

Nous conclurons par une discussion sur les améliorations envisageables dans une perspective d'intégration et d'amélioration de certaines performances.

CHAPITRE 1

GENERALITES

INTRODUCTION

1.1 PRESENTATION DES BESOINS

1.2 PRESENTATION DES TROIS TYPES DE REGULATEUR DE TENSION

1.2.1 REGULATEURS LINEAIRES

1.2.2 ALIMENTATION A DECOUPAGE DE TYPE SMPS

1.2.3 POMPE DE CHARGE, CP

1.3 LES TECHNOLOGIES

1.3.1 COMPOSANTS SEMI-CONDUCTEURS

1.3.2 COMPOSANTS EXTERNES

CONCLUSION

1 GENERALITES

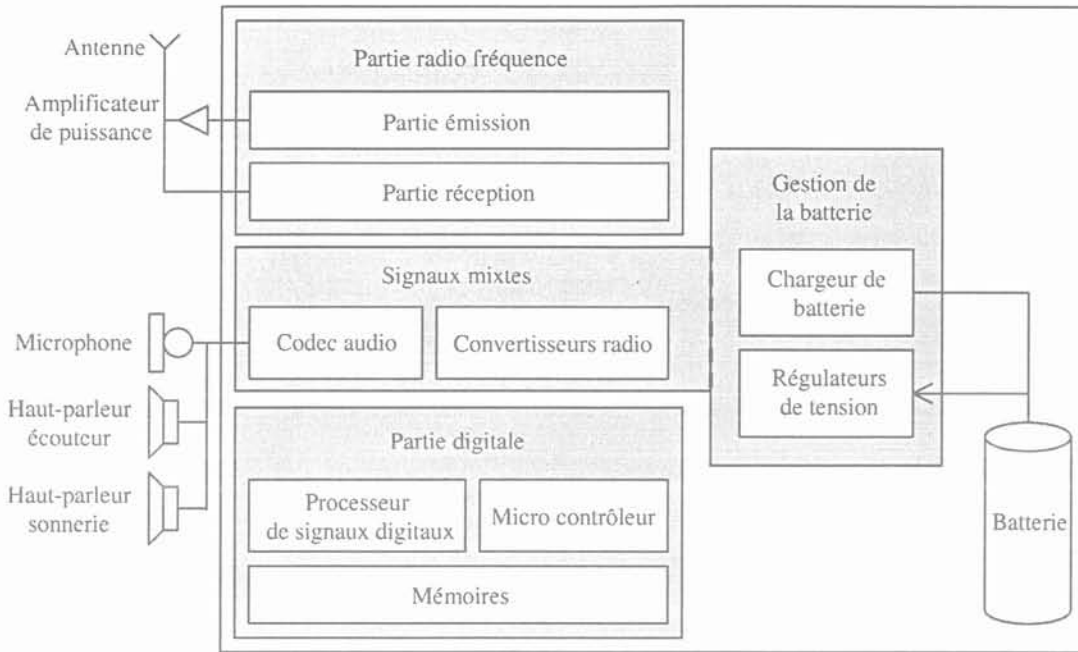
INTRODUCTION

Ce chapitre présente le contexte de l'étude, depuis l'utilité des régulateurs de tension, jusqu'à la description des technologies de fabrication que nous rencontrerons tant du point de vue des composants semi-conducteurs que des composants discrets et de la batterie.

Pour cela, nous verrons tout d'abord la présentation des besoins et le rôle des régulateurs de tension dans une application de systèmes portables tels que les téléphones mobiles. Nous exposerons ensuite pour trois types de régulateurs de tension, leur principe de fonctionnement, leurs avantages et leurs inconvénients ainsi que l'utilisation plus spécifique qui en est faite. Nous parlerons ensuite de la technologie utilisée dans notre cas pour la fabrication du circuit intégré en décomposant la famille à laquelle elle appartient, puis en donnant les principales caractéristiques des composants électriques dont elle dispose. Nous terminerons par un descriptif des technologies actuelles et futures de composition des éléments dits externes aux régulateurs, la batterie, certains condensateurs et les inductances.

1.1 PRESENTATION DES BESOINS

A l'heure actuelle, l'électronique des téléphones portables est constituée de plusieurs circuits intégrés. La figure F1.1-1 en donne la répartition. Le premier circuit sert à l'émission et à la réception de données par l'antenne, ses contraintes sont donc liées aux transferts par radio fréquence. Le deuxième circuit gère les parties digitales, mémoires, micro-contrôleur et processeur de signaux, son coût est le facteur prépondérant. Le troisième circuit intègre les circuits mixtes analogique/digital et les fonctions de gestion de la batterie. Comme les contraintes sont très différentes pour chacun de ces circuits, ceux-ci sont fabriqués dans une technologie qui leur est propre et adaptée à leurs fonctions.



*F1.1-1 : Répartition des circuits intégrés d'un téléphone portable
Chaque partie grise correspond à un circuit intégré regroupant plusieurs fonctions
Chacun de ces circuits est fabriqué à partir de technologies différentes*

Comme pour tous les systèmes portables, l'alimentation de ces différents circuits se fait au moyen d'une batterie unique. Or les tensions d'alimentation des circuits intégrés sont propres à chaque technologie employée pour sa fabrication. De plus, la tension que délivre cette source unique varie au cours du temps à cause de sa décharge, et subit des perturbations dues aux rayonnements électromagnétiques externes ou internes sur sa connectique, alors que les circuits intégrés demandent à être alimentés par une tension fixe et non perturbée.

Le rôle des régulateurs de tension va donc être de générer plusieurs tensions régulées, c'est-à-dire propres et constantes dans le temps, à partir de l'unique tension variable et perturbée que délivre la batterie rechargeable pour alimenter un ensemble de circuits électroniques.



F1.1-2 : Répartition simplifiée des circuits intégrés et des tensions d'alimentation d'un téléphone portable

Pour cela nous pouvons utiliser différents types de régulateur, ceux à faible tension de déchet, LDO, qui fonctionnent en linéaire et ceux dont le principe est la commutation entre source et charge à l'aide de composants intermédiaires, à savoir les alimentations à découpage, SMPS, et les alimentations à pompe de charges, CP.

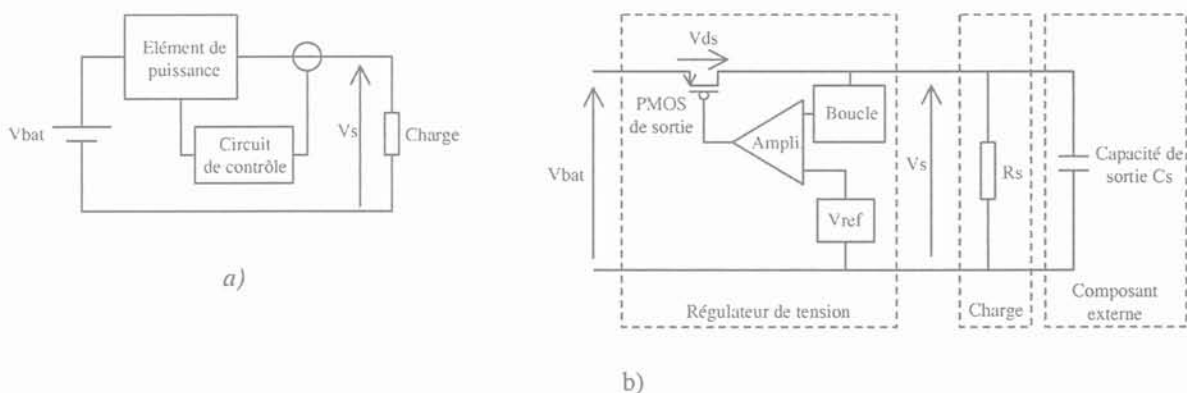
Les besoins partent de la réduction des coûts et de la miniaturisation qui passent par le développement de nouvelles structures intégrées telles que des régulateurs de tension en technologie purement CMOS ou de nouvelles fonctionnalités comme abaisser et élever la tension avec un seul et même régulateur.

1.2 PRESENTATIONS DES TROIS TYPES DE REGULATEUR DE TENSION

1.2.1 REGULATEURS LINEAIRES

1.2.1.1 Principe de fonctionnement général des régulateurs linéaires

Le régulateur linéaire doit fournir une tension fixe quels que soient sa tension d'alimentation et son courant de sortie. Le principe utilisé pour répondre à ce besoin est illustré par la figure F1.2-1 :



F1.2-1 : Principe (a) et réalisation (b) des régulateurs linéaires

La comparaison entre la tension de sortie V_s et la tension de référence V_{ref} permet de contrôler le transistor de sortie et ainsi d'ajuster la tension V_s . On parle de régulation linéaire car l'élément de puissance est commandé en continu.

En effet, toute variation du potentiel d'alimentation V_{bat} ou du courant de sortie, donc de la charge R_s , se traduit par une variation de la tension de sortie V_s qui est transmise par la boucle de contre réaction sur l'entrée de l'amplificateur. Lorsque le régulateur fonctionne correctement, la variation du potentiel de cette entrée entraîne le retour du potentiel V_s à sa valeur nominale. La tension de sortie V_s est ainsi régulée.

Prenons l'exemple d'un cas où la boucle de contre réaction a une fonction de transfert unitaire, la fonction de transfert globale du régulateur linéaire s'écrit sous la forme suivante :

$$V_s = \frac{H_D}{1 + H_D} \cdot V_{ref} = \frac{1}{1 + 1/H_D} \cdot V_{ref} \quad \text{où } H_D \text{ est la fonction de transfert de la chaîne directe.}$$

Si le gain de H_D (gain de l'amplificateur) est grand, nous retrouvons alors $V_s = V_{ref}$.

La figure F1.2-1 montre que la tension de sortie V_s est toujours inférieure à la tension de batterie V_{bat} d'une valeur égale à la tension V_{ds} du transistor de sortie. Ainsi les régulateurs linéaires fonctionnent uniquement en abaisseur de tension.

1.2.1.2 Cas des régulateurs de tension de type LDO

Parmi la catégorie des régulateurs linéaires, nous nous intéresserons dans cette étude uniquement aux régulateurs linéaires de type LDO (Low Drop Out), ce sont des régulateurs de tension qui permettent d'obtenir une tension régulée V_s très proche de leur tension d'alimentation V_{bat} .

En effet, pour la téléphonie mobile comme pour tous les systèmes portables, l'autonomie de la batterie est un critère primordial. Pour que celle-ci soit la plus longue possible, il faut pouvoir utiliser la tension qu'elle délivre sur la plus grande plage possible.

Actuellement les circuits intégrés demandent des tensions d'alimentation d'environ 2.8V alors que les technologies de fabrication des batteries permettent d'utiliser des tensions pour des valeurs légèrement supérieures, descendant jusqu'à 3V. La différence de potentiels introduite par le régulateur entre sa tension d'alimentation et sa tension de sortie doit pouvoir rester faible, aux alentours de 200mV, si nous voulons pouvoir utiliser toute la capacité de la batterie. Seuls les régulateurs linéaires de type LDO répondent à ce critère.

La figure F1.2-1 donne aussi une brève description de la réalisation des régulateurs de tension de type LDO :

La tension de référence V_{ref} est délivrée par une cellule incluse dans le circuit intégré. L'amplificateur se compose le plus souvent de plusieurs étages de gain. La boucle de contre réaction peut être montée en gain ou en suiveur selon les besoins. La charge en sortie du régulateur représente la somme des impédances d'entrée des circuits alimentés par le régulateur.

Par rapport aux autres alimentations à découpage que nous décrirons par la suite, l'avantage de ces régulateurs de tension est qu'ils n'utilisent qu'un seul composant externe, un condensateur (fig. F1.2-1), ceci engendre un coût faible en prix et en place sur la carte pour les composants qui sont ajoutés au régulateur. De plus, comme la commande de la régulation se fait en continu, il n'y a pas d'ondulation sur la tension de sortie V_s , et aucune perturbation due à un découpage.

Leur principal inconvénient reste toutefois d'avoir un rendement médiocre puisque la tension V_{ds} , tension drain/source du transistor de sortie, ne pourra jamais atteindre 0V en fonctionnement normal. Même en théorie, nous ne pourrions pas atteindre un rendement de 100%.

Les LDO dont la consommation et la réjection d'alimentation sont faibles sont principalement utilisés pour alimenter les mémoires. Ceux qui possèdent une forte réjection d'alimentation et une faible tension V_{ds} alimentent les circuits mixtes et les parties processeur de signaux, tandis que ceux qui possèdent une forte réjection d'alimentation et qui ne génèrent que très peu de bruit sont utilisés pour alimenter les circuits de radio fréquence. La technologie utilisée pour la fabrication de ces régulateurs de tensions va dépendre de ces caractéristiques.

1.2.2 ALIMENTATION A DECOUPAGE DE TYPE SMPS

SMPS est l'acronyme de Switch Mode Power Supply. Il correspond aux alimentations à découpage qui utilisent le principe de la commutation pour contrôler le transfert d'énergie à rendement théorique unitaire.

Il existe deux grands groupes, ceux à commutation naturelle [Ferrieux99 – Chapitre III] et ceux à commutation commandée. Les alimentations à commutation naturelle emploient généralement le principe de la résonance qui impose des composants passifs supplémentaires. Par ailleurs le gain sur les pertes par commutation est amoindri par un supplément de pertes

par conduction, inconvénient qui prend de l'importance dans les systèmes basses tensions. Nous limiterons donc notre étude aux alimentations à commutations commandées.

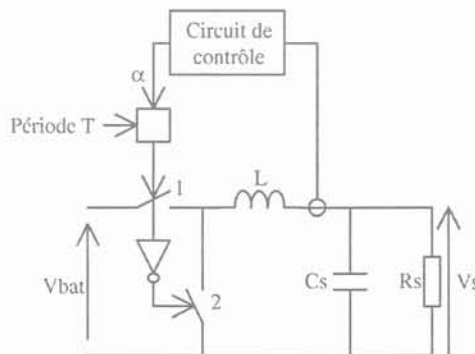
Par ailleurs, la présence de transformateurs n'est pas indispensable compte-tenu des niveaux de tension. Nous nous limiterons donc aux structures non isolées.

1.2.2.1 Principe de fonctionnement des hacheurs

Les hacheurs fonctionnent sur le principe du découpage. Pendant une partie de la période de travail, la batterie fournit de l'énergie à un élément de stockage (inductance ou condensateur). Au cours du temps restant, l'énergie stockée est transférée en sortie du régulateur.

Il existe de multiples configurations qui permettent aussi bien d'abaisser, d'élever ou d'inverser la tension de sortie par rapport à la tension d'entrée. Certaines de ces configurations seront étudiées au cours du troisième chapitre. La figure F 1.2-2 illustre le principe utilisé dans le cas particulier d'un hacheur série qui permet d'abaisser la tension.

Pendant une fraction α de la période T , l'interrupteur 1 est fermé et l'interrupteur 2 est ouvert. La batterie fournit alors de l'énergie à l'inductance L et à la charge R_s . Pendant le restant de la période T , c'est l'interrupteur 2 qui est fermé et l'interrupteur 1 qui est ouvert. L'inductance L se décharge alors dans la charge R_s . La tension de sortie V_s est ajustée en agissant sur le rapport cyclique α . Dans le cas le plus classique, le circuit de contrôle permet de générer α à partir d'une comparaison entre la tension de sortie V_s et une tension de référence.



F 1.2-2 : Principe de fonctionnement d'une alimentation à découpage
Cas d'un hacheur série (Buck)

Le premier avantage de ces SMPS est de pouvoir, selon leur configuration, abaisser, élever ou inverser la tension. De plus, ils possèdent, en théorie, un bon rendement car si les éléments sont idéaux, il n'y a pas de perte.

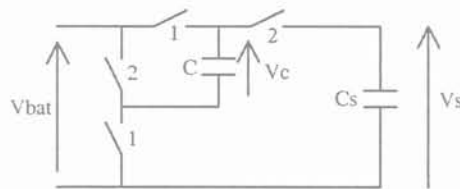
Par contre, le découpage induit des perturbations lors des commutations ainsi qu'une ondulation sur la tension de sortie ce qui limite la régulation. A ajouter à cela, ces régulateurs demandent au moins deux composants externes pour fonctionner : un condensateur et une inductance. Ce dernier composant est particulièrement coûteux aussi bien en prix qu'en volume sur la carte.

Les SMPS sont le plus souvent utilisés pour alimenter les circuits intégrés des microcontrôleurs et de la partie processeur de signaux.

1.2.3 POMPE DE CHARGE, CP

Pendant une partie du temps du temps de travail, la tension V_{bat} est fournie à un condensateur, pendant un autre moment cette énergie est transférée au condensateur de sortie et à la charge du régulateur.

Prenons l'exemple du cas le plus courant, le doubleur de tension, fig. F 1.2-3. Lorsque les interrupteurs 1 sont fermés, le condensateur C se charge à V_{bat} . Ensuite les interrupteurs 2 se ferment et le condensateur C_s se charge alors sous la tension V_c en série avec la tension V_{bat} , soit une tension de $2 \cdot V_{bat}$.



F 1.2-3 : Principe de fonctionnement du doubleur de tension

La charge et la décharge de ces condensateurs se fait nécessairement avec des pertes dans les semi-conducteurs, contrairement aux alimentations à découpage, puisqu'il n'y a pas de composants inductifs.

Un asservissement permet de réguler la tension de sortie V_s en jouant soit sur les durées des temps de commutation, soit sur l'impédance des transistors qui servent à réaliser les fonctions interrupteurs.

Tout comme les SMPS, les pompes de charge permettent d'obtenir une tension de sortie inférieure, supérieure ou inversée par rapport à leur tension d'entrée sans pour autant avoir recours à l'utilisation d'une inductance. Par contre, il faut souvent plus d'un seul condensateur en externe et le rendement reste inférieur à celui obtenu avec un SMPS. Le découpage risque dans ce cas encore d'induire des perturbations sur l'environnement.

A cause du mauvais rendement obtenu dans le cas d'un abaisseur, les alimentations à pompe de charges sont essentiellement utilisées en élévateur de tension, donc pour tous les circuits qui demandent une tension d'alimentation assez élevée telle que 3 ou 4.8V pour les cartes SIM.

1.3 LES TECHNOLOGIES

Ce paragraphe se divise en deux parties, la première concerne la technologie utilisée pour la fabrication des circuits intégrés et la deuxième expose les différentes solutions technologiques qui sont actuellement disponibles chez les fabricants de batterie et de composants externes.

1.3.1 COMPOSANTS SEMI-CONDUCTEURS

La technologie utilisée pour la conception des cellules des circuits intégrés est une donnée qui est imposée. Nous allons donc voir quelles sont les contraintes qu'elle engendre, quels sont les composants disponibles et quels sont leurs principaux paramètres.

1.3.1.1 *Présentation des familles de technologie*

Il existe plusieurs familles de technologie, chacune est déterminée par la dimension minimale qu'elle autorise et qui correspond à la longueur minimale de grille d'un transistor MOS. Chaque famille se divise ensuite en sous classes qui correspondent à des technologies à vocations différentes :

- Pour les circuits purement digitaux la technologie est la plus simple, technologie CMOS,
- En y ajoutant des options, on peut concevoir des circuits analogiques avec une technologie CMOS. Il faut alors entre 15 et 18 masques pour leurs fabrications,
- A partir de cette dernière technologie, on peut de nouveau ajouter des masques et obtenir des transistors bipolaires, c'est la technologie BiCMOS qui est habituellement utilisée pour les circuits analogiques standards. Il faut alors prévoir

entre 22 et 26 masques, mais cette technologie dispose entre autres de transistors bipolaires de type NPN avec une fréquence de transition f_t de 5.5GHz,

- Enfin la technologie la plus complète permet de concevoir les circuits de radio-fréquence, c'est la technologie BiCMOS RF. Elle propose un transistor bipolaire de type NPN avec une f_t de 16GHz, mais elle demande entre 23 et 27 masques.

Dans cette liste chacune des technologies est parfaitement compatible avec celle qui la précède.

Actuellement les régulateurs de tension sont conçus dans une technologie BiCMOS analogique à partir d'une famille caractérisée par une longueur de grille minimale de 0.5μ . Ses principaux autres paramètres sont donnés dans le tableau T 1.3-1 et peuvent dépendre de la classe de tension d'alimentation du circuit, 3 ou 5V. Nous noterons toutefois que la longueur de grille minimale passe à 0.6μ dans le cas des applications à 5V, ce qui correspond aux circuits des régulateurs de tension.

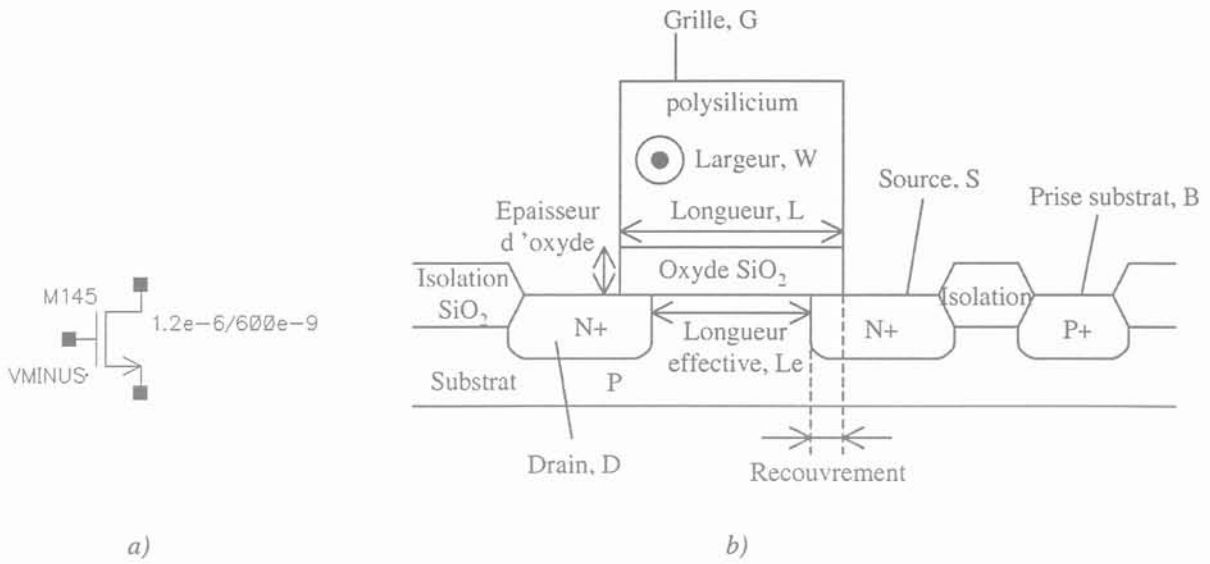
	Applications à 3V	Applications à 5V
Nombre de niveaux de métaux	3	3
Nombre de niveaux de polysilicium	2	2
Tension d'alimentation maximum	3.6V	5.5V
Température d'utilisation (température de jonction)	De -40 à +125°C	De -40 à +125°C

T 1.3-1 : Paramètres de la technologie 0.5μ

Certaines options technologiques supplémentaires permettent d'obtenir des composants qui tiennent des tensions d'alimentations plus élevées, mais ceci aux dépens du coût du circuit.

1.3.1.2 Composants disponibles, cas de la technologie CMOS analogique 5V

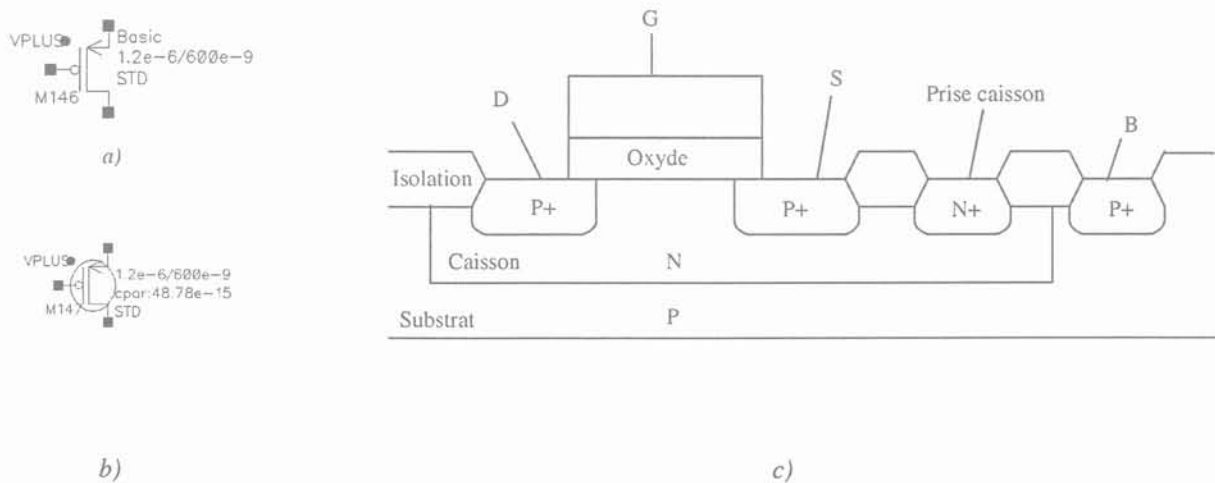
Les figures F1.3-1 et F1.3-2 donnent les symboles et les constitutions, respectivement, des transistors NMOS et PMOS. Ce sont des composants latéraux, les zones actives, source et drain, se situent sur le même côté de la puce.



F1.3-1 : Transistor NMOS
 a) Symbole électrique, b) Vue en coupe

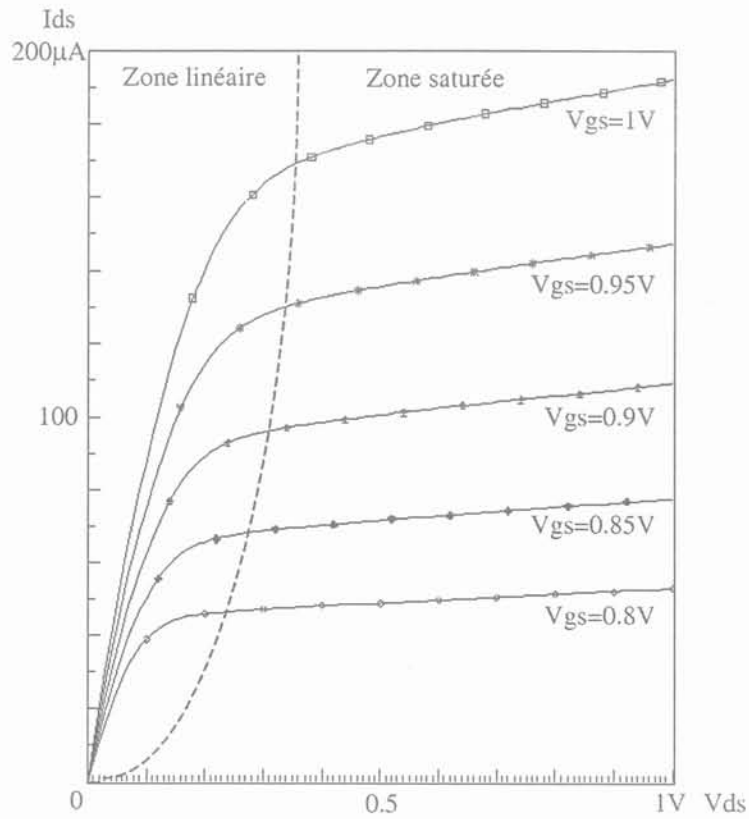
La vue en coupe du transistor NMOS, fig. F1.3-1, fait apparaître le phénomène de recouvrement. Dans la suite de l'étude tout ce que l'on nommera longueur des transistors sera relatif à la longueur dessinée, L, par opposition à la longueur électrique ou longueur effective, L_e. Le substrat est le même pour tout le circuit. Il est polarisé à 0V, les autres zones doivent donc être polarisées avec des tensions supérieures ou égales pour ne pas avoir de fuites par les diodes entre ces zones et le substrat.

Sur la figure F1.3-2, on note que les symboles des transistors PMOS isolé et non isolé diffèrent mais leurs constitutions restent les mêmes. Il suffit juste de polariser le caisson convenablement pour respecter l'isolation entre le caisson et le substrat.



F1.3-2 : Transistor PMOS
 a) Symbole du transistor non isolé, b) Symbole du transistor isolé, c) Vue en coupe

La figure F1.3-3 rappelle la caractéristique électrique d'un transistor NMOS, courant drain/source I_{ds} en fonction de la tension drain/source V_{ds} pour différentes tensions grille/source V_{gs} . Les deux zones, linéaire et saturée, sont régies par des équations électriques différentes. Dans la zone saturée, le transistor se comporte comme une source de courant commandée en tension.



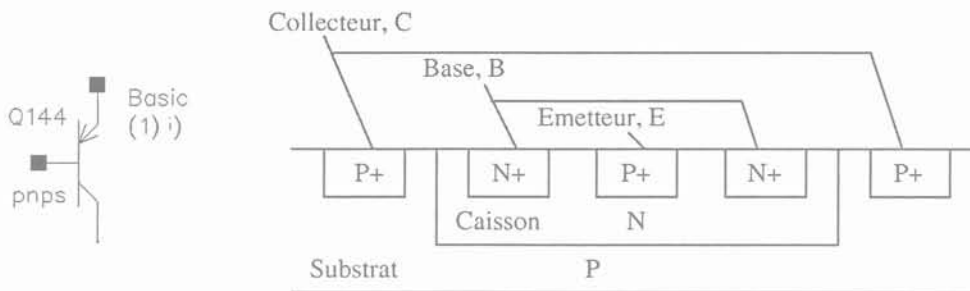
F1.3-3 : Caractéristique électrique d'un transistor NMOS
Courant I_{ds} en fonction de la tension V_{ds} pour plusieurs V_{gs}

Le tableau T 1.3-2 regroupe les principaux paramètres technologiques des transistors MOS 5V.

	Conditions	NMOS	PMOS
Epaisseur d'oxyde		120Å	120Å
Tension de seuil V_t	$W=10\mu, L=10\mu$	600mV	-630mV
	$W=10\mu, L=0.6\mu$	640mV	-610mV
Courant de fuite	$L=0.6\mu, V_{gs}=0V, V_{ds} =5V$	1pA/ μm	-1pA/ μm
Courant de saturation	$L=0.6\mu, V_{gs} =5V, V_{ds} =5V$	0.52mA/ μm	-0.25mA/ μm
Kb	$W=10\mu$ et $L=10\mu$	0.65 \sqrt{V}	0.7 \sqrt{V}

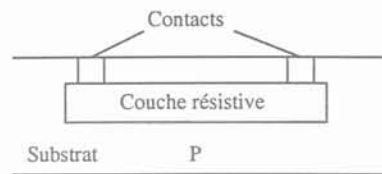
T 1.3-2 : Paramètres technologiques des transistors MOS 5V

La technologie CMOS analogique dispose également d'un transistor bipolaire vertical de type PNP qui utilise le substrat comme collecteur. La figure F1.3-4 en donne le symbole et la vue en coupe. Sa fréquence de transition f_t est de 300MHz pour un courant de collecteur I_c de 400 μA .



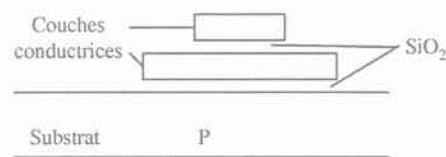
F1.3-4 : Coupe d'un transistor bipolaire substrat

Les résistances sont faites à partir de couches planes plus ou moins résistives selon leur nature, fig. F1.3-5. Pour les valeurs les plus élevées, entre 1 Ω à 1M Ω , on utilise du polysilicium à 1000 Ω /carré, ou une zone diffusée à 1300 Ω /carré. Pour les très faibles valeurs de résistance, on utilise des métaux dont la résistivité par carré est de quelques m Ω . Ces résistances ont une dépendance en température qui varie selon leur nature, les coefficients sont négatifs pour le polysilicium, et positifs pour les résistances diffusées. Mais les résistances en polysilicium permettent d'obtenir une variation faible de leurs valeurs en fonction de la tension qui leur est appliquée alors que les résistances diffusées y sont beaucoup plus sensibles.



F1.3-5 : Coupe d'une résistance

La technologie CMOS permet aussi d'utiliser des condensateurs dont les valeurs peuvent raisonnablement atteindre plusieurs dizaines de pico Farad à partir d'une capacité surfacique de $1150\text{pF}/\text{mm}^2$. Comme le montre la figure F1.3-6, elles sont constituées de deux couches conductrices planes séparées par une couche isolante.



F1.3-6 : Coupe d'un condensateur

1.3.2 COMPOSANTS EXTERNES

Ce que nous définirons dans la suite de l'étude comme des composants externes, sont les éléments non intégrés qui ont une influence sur la conception des régulateurs. Le premier est bien sûr la batterie, les autres sont les composants qui ne peuvent pas être intégrés, soit parce que leurs valeurs sont trop importantes comme pour certains condensateurs, soit parce qu'ils ne sont pas disponibles dans la technologie à partir de laquelle le circuit intégré est fabriqué, c'est le cas des inductances.

1.3.2.1 Pourquoi cette étude ?

Les composants externes imposent des contraintes sur la conception car, comme nous le verrons plus en détail lors des chapitres sur les LDO et sur les alimentations à découpage, les condensateurs et les inductances externes influencent énormément la conception des régulateurs de tension en intervenant directement sur la stabilité et les pertes de ces systèmes. En effet, les composants réels correspondants ne sont pas idéaux, ils possèdent des éléments parasites. Les variations de valeur de ces éléments parasites ou des composants eux-mêmes, que ce soient selon la température, la fréquence ou la tension qui est appliquée sur leurs bornes, ne sont pas négligeables.

Après avoir regardé quelles sont les différentes technologies de batteries, quelles sont les tensions qu'elles délivrent et donc quelles sont les contraintes en tension d'alimentation des régulateurs, nous chercherons à connaître les éléments parasites des condensateurs et des inductances externes ainsi que leurs variations. Nous ne regarderons pas de cas précis car il y a beaucoup de différences selon le type de composants et ceux-ci ne sont que très rarement connus lorsque l'étude de l'application débute. Une modélisation précise ne serait pas adaptée, nous tenterons seulement de mettre en avant les grandes lignes de ces variations.

1.3.2.2 Batteries

La batterie impose une contrainte, la tension qu'elle délivre, sur l'alimentation des régulateurs de tension. Une technologie de fabrication de batterie correspond à une certaine valeur de tension. Pour obtenir une tension d'alimentation des circuits intégrés suffisante, on peut être amené à mettre plusieurs cellules unitaires en série.

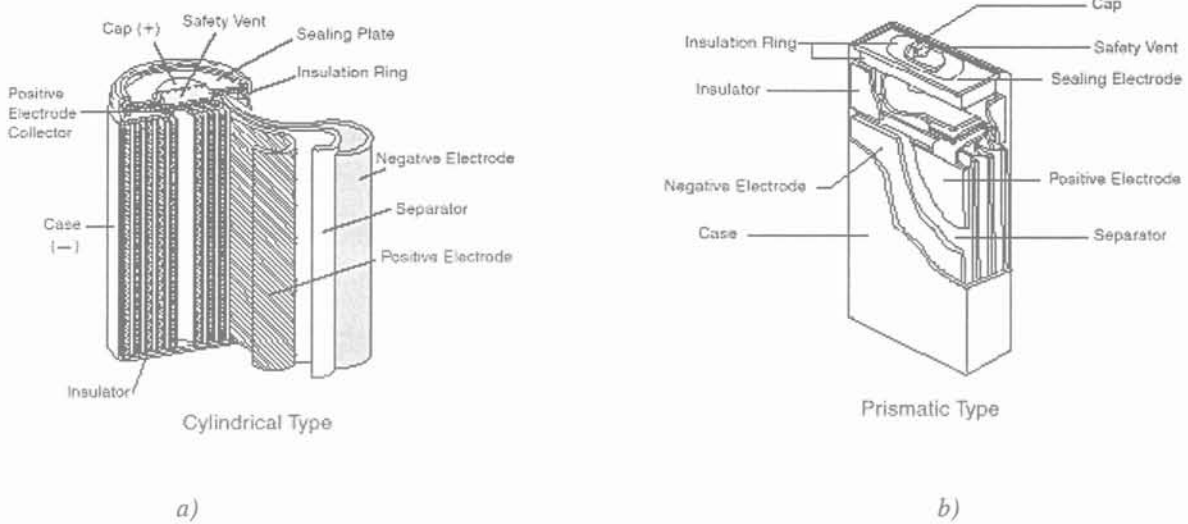
Les caractéristiques idéales pour les batteries alimentant les téléphones portables sont une grande autonomie, de faibles dimensions et un poids léger.

Le contenu de ce chapitre est basé sur les références suivantes :

[Buchmann97], [Batteries2001], [gsmelcotec], [byd], [saftbatteries], [panasonic] et [polystor]

Nous définirons la décharge de la batterie comme étant la partie de fonctionnement pendant laquelle la batterie fournit de l'énergie à sa charge, en l'occurrence les régulateurs de tension, et la charge comme étant la période pendant laquelle l'énergie initiale de la batterie est restaurée. La capacité sera la quantité d'énergie contenue par la batterie en A·h, tandis que l'auto décharge correspondra à l'énergie perdue lors de l'inactivité de la batterie.

La figure F1.3-7 donne une représentation de la composition des batteries qui sont actuellement disponibles sur le marché sous une forme cylindrique ou de prisme.



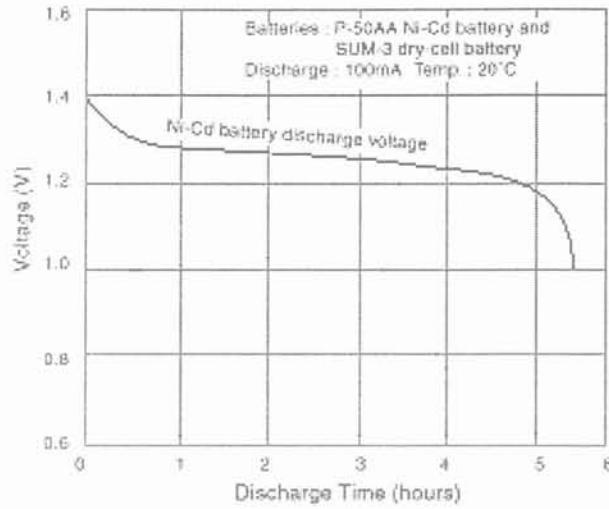
F1.3-7 : Composition des batteries rechargeables
 a) Cas des batteries en cylindre
 b) Cas des batteries en prisme

- Batteries Nickel-Cadmium (NiCd).

Ce sont les batteries les plus traditionnelles, elles utilisent de l'hydroxyde de nickel comme électrode positive, du cadmium comme électrode négative, et un électrolyte alcalin. Leur tension de sortie minimale est de 1V.

Ces batteries ont l'avantage de pouvoir être chargées rapidement et simplement, elles possèdent une bonne durée de vie et sont d'un coût faible. Elles sont disponibles dans de nombreuses configurations de dimensions et de performances, et sont le plus souvent utilisées pour alimenter des systèmes qui ont besoin d'une forte autonomie et d'un coût faible.

La figure F1.3-8 montre une courbe de décharge, c'est à dire de tension de sortie de ces batteries en fonction du temps, dans cet exemple le courant tiré de la batterie est de 100mA.



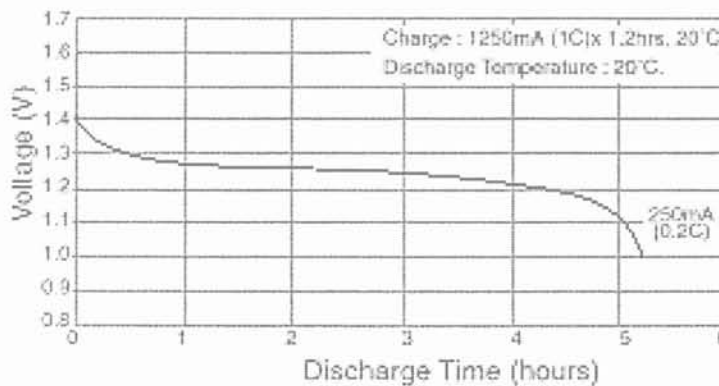
F1.3-8 : Décharge des batteries NiCd

- Batteries en Nickel Metal Hydride (NiMH)

Ces batteries sont disponibles depuis les années 1980. L'électrode positive est de l'hydroxyde de nickel, l'électrode négative un alliage de métaux qui permet d'absorber et de restituer de l'hydrogène, et l'électrolyte est alcalin. Ces batteries sont déchargées lorsque leur tension de sortie atteint 1V.

Elles sont peu toxiques et permettent d'améliorer d'environ 30% la capacité par rapports aux batteries NiCd, mais leur durée de vie est plus faible. La charge s'effectue de façon plus complexe. Finalement le coût est un peu plus élevé, mais ce sont les batteries actuellement utilisées pour l'alimentation des téléphones portables.

La courbe de décharge, figure F1.3-9, reste similaire à celle des batteries NiCd.

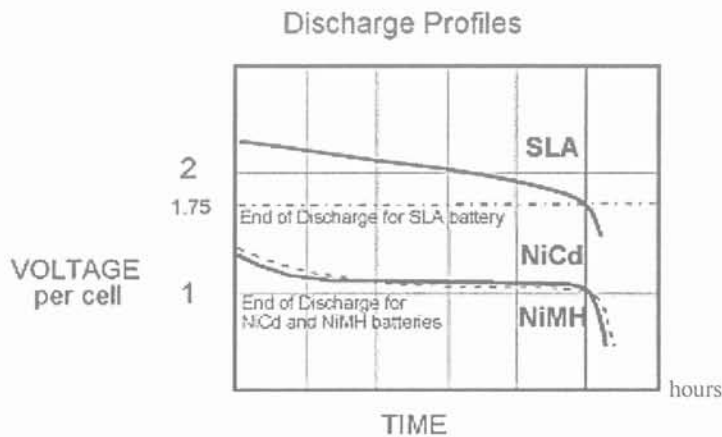


F1.3-9 : Courbe de décharge des batteries NiMH

- Batteries Sealed Lead Acid (SLA)

Ces batteries présentent l'avantage d'avoir peu d'auto décharge mais elles ne sont pas adaptées à la téléphonie portable. En effet, elles ne sont économiques que pour les applications pour lesquelles le poids n'est pas une priorité car leur capacité est faible.

La figure F1.3-10 donne l'allure des courbes de décharge pour les batteries NiCd, NiMH et SLA.



F1.3-10 : Décharge des batteries NiCd, NiMH et SLA

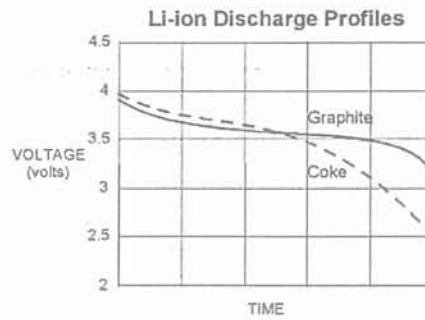
- Batteries Lithium Ion (Li-ion)

Ces batteries sont apparues dans les années 90. L'élément majoritaire de l'électrode positive est de l'oxyde de cobalt lithium, celui de l'électrode négative est du carbone, et l'électrolyte est un solvant organique.

Ces batteries peuvent fournir de plus fortes tension et capacité que les précédentes, ce qui permet d'obtenir une plus grande densité d'énergie. De plus elles sont plus légères car le lithium a un poids faible. Elles ont par contre longtemps posé des problèmes de sécurité à cause de l'instabilité du lithium lors des charges.

La figure F1.3-11 montre les courbes de décharge pour deux types d'électrodes, celles en graphite et celles en coke. On s'aperçoit que les électrodes en graphite donnent une tension de batterie minimale plus élevée, par contre elles délivrent un courant plus fort et s'élèvent moins en température.

Des études sont en cours pour trouver de nouvelles électrodes qui permettraient d'augmenter la capacité de ces batteries.



F1.3-11 : Décharge des batteries Li-ion avec des électrodes en graphite ou en coke

Cette technologie de batterie demande des protections pour combler son instabilité. Un circuit interne contrôle les pics de tension lors de la charge ainsi que les chutes de tension brusque lors de la décharge. Les courants de charge et de décharge et la température de la cellule sont aussi surveillés.

- Batteries Lithium Polymer (Li-polymère)

Cette technologie est récente puisque les premières productions ont débuté au cours de l'année 2000. La conception de ces batteries est basée sur un électrolyte solide qui permet d'en faciliter la fabrication et donc d'obtenir un coût faible et une sécurité accrue par rapport aux batteries Li-ion. Elles offrent une forte densité d'énergie et une auto décharge faible mais sont plutôt dédiées aux applications à faible puissance car leur courant de décharge est moins élevé que pour les batteries précédentes. Cette technologie permet aussi d'obtenir une grande flexibilité dans la forme de la batterie ainsi que des épaisseurs relativement faibles, de l'ordre de 3 à 5mm. Elles présentent cependant les inconvénients d'avoir une capacité moins importante que les batteries Li-ion et d'avoir un nombre de cycles de charge/décharge plus faible particulièrement, si la décharge est importante.

- Batteries Alcalines rechargeables

Ces batteries sont utilisées en grande partie pour les applications faible puissance et faible coût. Elles ont une durée de vie assez faible, mais ceci est compensé par une auto décharge réduite. Par contre elles perdent de la capacité au cours des cycles de charge/décharge et délivrent un courant qui est largement insuffisant pour alimenter les applications telles que les téléphones portables. Nous ne nous y intéresserons donc pas plus.

Toutefois les batteries peuvent être conçues différemment à partir d'une même technologie pour répondre à des besoins d'applications diverses. Les performances peuvent aussi varier en fonction des fabricants.

Le tableau T 1.3-3 regroupe les principales caractéristiques de ces technologies de batterie.

	NiCd	NiMH	SLA	Li-Ion	Li-Polymer	Alcaline
Densité d'énergie (Wh/kg)	40/60	60/80	30	100	150/200	80 (initialement)
Nombre de cycles	1500	500	200/500	500/1000	300	10 (jusqu'à 65%)
Temps de charge relatif	X	2X	8X	3X	8X	2X
Tolérance à la surcharge	Moyenne	Faible	Forte	Très faible		Moyenne
Auto décharge par mois	20%	30%	5%	10%	5%	0.3%
Tension de sortie nominale	1.25V	1.25V	2V	3.6V	Entre 2.5V et 3.6V	1.5V
Courant de sortie	>2·C	0.5/1·C	0.2·C	1·C ou moins	0.2·C	0.2·C
Température d'utilisation	-40 à +60°C	-20 à +60°C	Jusqu'à +60°C	-20 à +60°C		0 à +65°C
Coût typique (référence)	\$50	\$70	\$25	\$100	\$90	\$5
Coût par cycle	\$0.04 (7.5V)	\$0.14 (7.5V)	\$0.1 (6V)	\$0.1/0.2 (7.2V)	\$0.6 (8.1V)	\$0.5 (9V)
Disponible depuis	1950	1990	1970	Milieu des années 90	2000	1992

Le nombre de cycles est le nombre de charge/décharge de la batterie.

La durée de vie est basée sur une baisse de la capacité de la batterie de 100 à 80%, excepté pour les alcalines.

La surcharge correspond à la charge continue au-delà de la charge complète que peut accepter la batterie.

L'auto décharge est donnée pour la température ambiante.

Courant de sortie : Une batterie de capacité C=1000mAh fournit 1000mA pendant 1 heure si elle a un courant de sortie de 1·C, elle fournit un courant de 500mA pendant 2 heures si elle a un courant de sortie de 0.5·C, elle fournit 2000mA pendant 30 minutes si elle a un courant de sortie de 2·C.

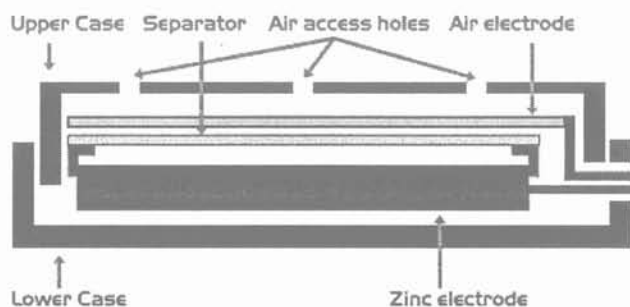
Le coût par cycle est le coût typique divisé par la durée de vie de la batterie.

T 1.3-3 : Principales caractéristiques des batteries actuellement sur le marché

Les technologies de batteries suivantes sont celles du futur, elles sont encore à l'étude mais promettent des caractéristiques intéressantes pour les applications portables.

- Batteries Zinc-Air [aern] [Tinker01]

Ces batteries consistent en une cellule dont une électrode est en zinc. L'air passe pendant la décharge, mais reste bloqué pendant la charge. En effet, comme le montre la figure F1.3-12, seul le zinc est stocké dans la batterie, l'air nécessaire est prélevé dans l'atmosphère ambiante par respiration de l'accumulateur.



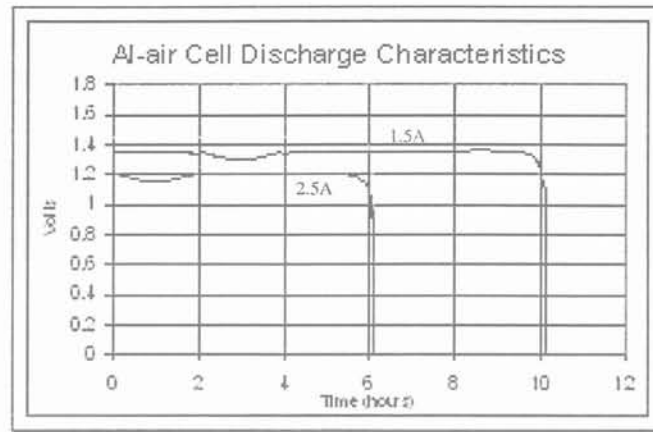
F1.3-12 : Constitution d'une cellule Zinc-Air

Les premiers prototypes délivrent une tension nominale de 3.6V et possèdent une densité d'énergie qui peut aller de 200 à 300Wh/Kg.

- Batteries Aluminium-Air [trimolgroup]

Des prototypes de ces batteries sont prévus pour l'année 2002. Ils permettraient d'obtenir une tension nominale de 1.2V avec une densité d'énergie de 800Wh/Kg, soit deux fois supérieure à celle des batteries Zinc-Air et huit fois plus que celle des batteries Li-Ion, ce qui autoriserait une autonomie en communication de 24h et en veille d'environ un mois.

Ces batteries ont l'avantage d'être facilement recyclables et peu nocives pour l'environnement. Comme le montre la figure F1.3-13, la tension reste stable au cours de la décharge, ce qui facilite la conception des circuits que ces batteries alimentent, mais rend plus difficile la détection de fin de charge. De plus ces batteries présentent une forte auto décharge.



F1.3-13 : Courbe de décharge des batteries Al-Air

- Batteries Fuel Cell [Murray01], [Bloch01]

Ces batteries fonctionnent à partir d'hydrogène stocké, qui combiné avec de l'oxygène produit de l'eau et de l'électricité.

L'hydrogène seul offre une densité d'énergie de 1000 à 23000Wh/Kg, mais les premiers prototypes de batterie donnent une densité de 80Wh/Kg. Pour une tension nominale de 1.2V, la tension minimale, tension pour laquelle la batterie est considérée comme déchargée, est de 0.75V.

Le principal avantage de ces batteries est qu'elles n'ont pas besoin de chargeur, il suffit de changer les cartouches de carburant.

1.3.2.3 Condensateurs

Pour limiter la taille et l'épaisseur des téléphones portables, les condensateurs utilisés en tant que composants externes doivent pouvoir être montés en surface et ne pas dépasser une épaisseur de 1.8mm.

Deux sortes de condensateurs répondent à ces critères, les premières sont fabriquées à partir de tantale et les secondes à partir de céramique. Nous allons voir leurs principales caractéristiques dans les paragraphes suivants.

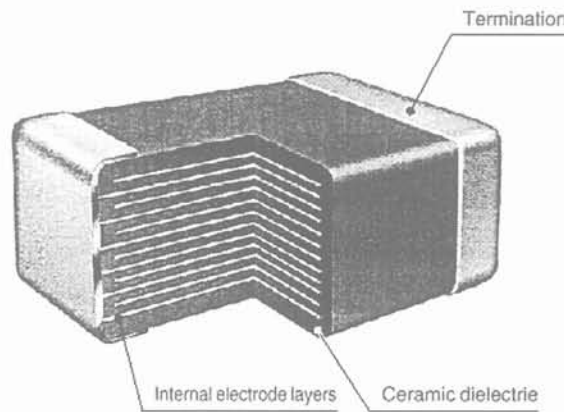
Les condensateurs sont modélisés par un condensateur en série avec une résistance, l'ESR (Equivalent serie resistor), et une inductance, l'ESL. Nous nous intéresserons particulièrement aux variations des deux premiers points, valeur du condensateur et de l'ESR. En effet la valeur de l'ESL est soumise à peu de variations, elle reste de l'ordre de 1 à 2nH.

L'ESR et l'ESL proviennent de la structure et des matériaux de fabrication des condensateurs.

1.3.2.3.1 Condensateurs en céramique multicouches

Les données de ce paragraphe sont basées sur les références suivantes : [avxcorp], [kemet], [murata], [rohmelectronics], [tdk] et [vishay]

Comme le montre la figure F1.3-14, les condensateurs céramiques sont constitués par des couches alternées de diélectrique céramique et d'électrodes reliées entre elles par des terminaisons.



F1.3-14 : Constitution des condensateurs céramiques multicouches

La valeur de la capacité est alors donnée par l'équation suivante :

$$C = \frac{A \cdot n \cdot \epsilon_0 \cdot \epsilon_r}{d}$$

avec A : Surface des électrodes
n : Nombre d'électrodes
d : distances entre les électrodes
 ϵ_0 : permittivité absolue
 ϵ_r : permittivité relative du diélectrique

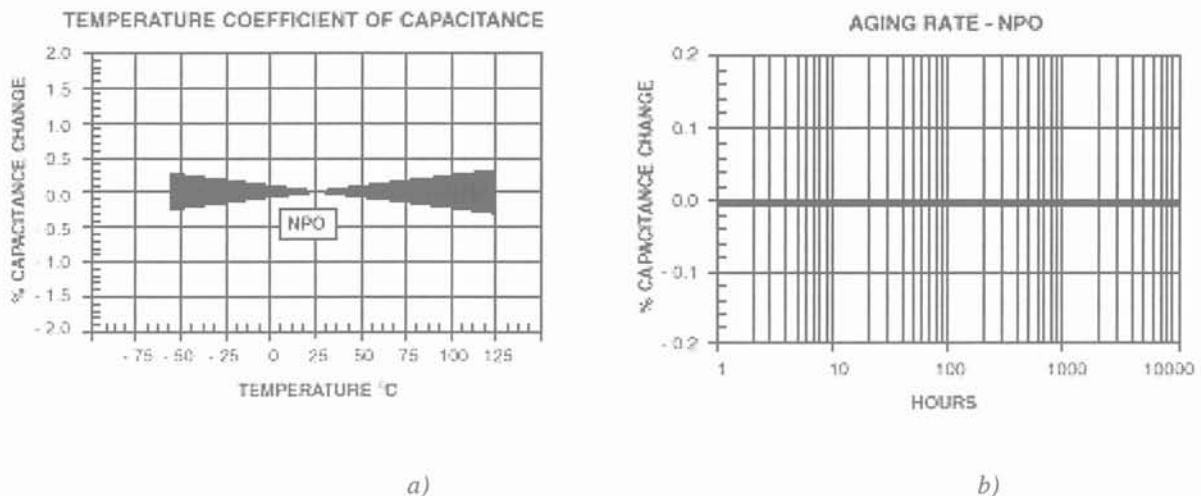
Les condensateurs en céramique peuvent se diviser en deux classes : ceux dits de type 1 pour lesquels $\epsilon_r < 500$ et ceux de type 2, dans ce cas $\epsilon_r > 500$. Les variations diffèrent selon le type de diélectrique utilisé.

1.3.2.3.1.1 Diélectrique de type 1

Le diélectrique de type 1 est basé sur un mélange de titane où le baryum est minoritaire. Le plus courant est le COG, que l'on trouvera aussi sous l'appellation NPO.

Les condensateurs qui utilisent un diélectrique de type 1 présentent de bonnes qualités. Leur capacité varie quasiment linéairement avec la température, mais cette variation reste très faible, $\pm 0.4\%$. Elle est indépendante de la tension appliquée et n'est pas soumise à un phénomène de vieillissement.

Cependant, la capacité volumique de ce type de condensateur reste particulièrement faible et si l'on veut garder un condensateur d'épaisseur inférieure à 1.8mm, la capacité sera au maximum de 220nF, ce qui élimine la possibilité d'utiliser ce type de condensateur dans nos applications où les condensateurs externes sont de l'ordre de $1\mu\text{F}$.



F1.3-15 : Courbes de variations de la capacité
 a) En fonction de la température
 b) en fonction du temps, courbe de vieillissement

1.3.2.3.1.2 Diélectrique de type 2

Ce type de diélectrique est toujours un mélange de titane, mais cette fois, contrairement aux diélectriques de type 1, le baryum est majoritaire et la permittivité relative du diélectrique est plus importante.

L'appellation de ces condensateurs est régie par une codification, la codification EIA qui est rappelée dans le tableau T 1.3-4. La première ligne donne le code et les colonnes en

dessous donnent la signification de chacune des parties de ce code. On s'aperçoit que les diélectriques de type 2 sont classés selon leurs variations en température.

Code :	0805				X7R		103	M	
					(1)		(2)	(3)	
Format du boîtier	Température d'utilisation				Variation de la capacité avec la température		Valeur de la capacité en pF	Tolérance	
	T min		T max.		Code	Variation (%)		Code	Tolérance
	Code	T (°C)	Code	T (°C)					
	Z	+10	2	+45	R	±15	B	±0.10pF	
	Y	-30	4	+65	S	+22	C	±0.25pF	
	X	-55	5	+85	T	+22, -33	D	±0.5pF	
			6	+105	U	+22, -56	F	±1%	
			7	+125	V	+22, -82	G	±2%	
							J	±5%	
							K	±10%	
							M	±20%	
							P	+100%, 0%	
							Z	+80%, -20%	

- (1) Pour les céramiques de type 2, la dépendance à la température est donnée par le code :

Ex : Y5V : le premier sigle donne la température d'utilisation min.

Y5V : le deuxième sigle donne la température d'utilisation max.

Y5V : le troisième sigle donne la variation de la capacité dans la gamme de température d'utilisation sous 0V

- (2) Valeur de la capacité (en pF) :

Les 2 premiers chiffres indiquent la valeur nominale, le 3^e le nombre de zéros qui suivent, la valeur est donnée en pF (103=10000pF).

Pour les valeurs inférieures à 10pF, on insère un R en 2^e position à la place de la virgule (2R2=2.2pF).

- (3) Tolérance : Les tolérances notées en gras correspondent aux valeurs les plus utilisées

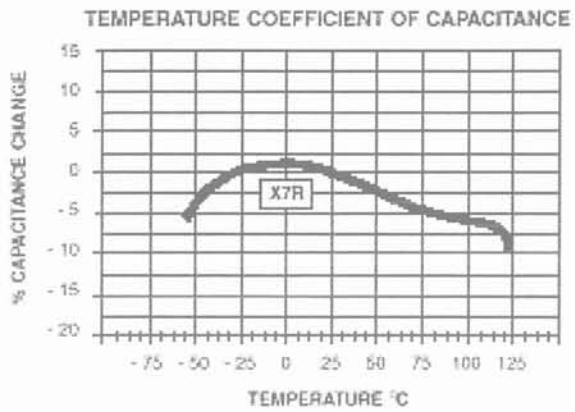
T 1.3-4 : Codification des diélectriques de type 2

Les condensateurs en céramique de type 2 ont une plus forte capacité volumique qui permet d'obtenir des valeurs de l'ordre de grandeur adapté à nos régulateurs, mais les dispersions sont beaucoup plus importantes en fonction de la température, de la fréquence, de la tension appliquée et le phénomène de vieillissement est beaucoup plus marqué. En fait, plus la capacité volumique est forte, plus les variations vont être importantes.

Ainsi, selon le diélectrique la variation en température peut être de ±20% jusqu'à +22%, -82% sans qu'il n'y ait de linéarité entre la capacité et la température. Les figures F1.3-16, F1.3-17 et F1.3-18 montrent que la capacité augmente jusqu'à la température ambiante et diminue au-delà.

La tension appliquée sur le condensateur va aussi faire varier sa capacité sans qu'il n'y ait de linéarité. Pour les classes de tension faibles qui nous intéressent, l'application d'une tension DC diminue la capacité tandis que l'application d'une tension AC l'augmente.

Le vieillissement est dû à un réalignement de la structure cristalline du diélectrique qui engendre des pertes.

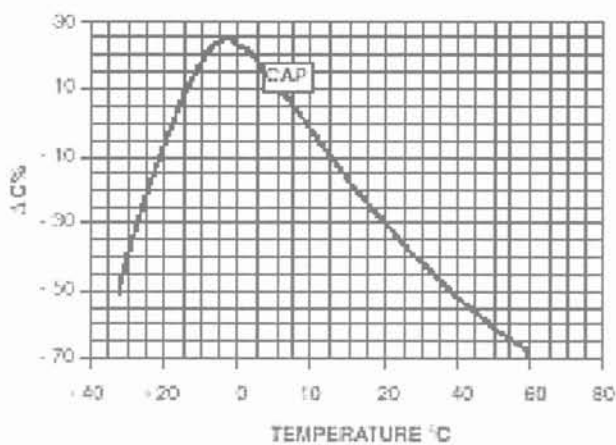


a)

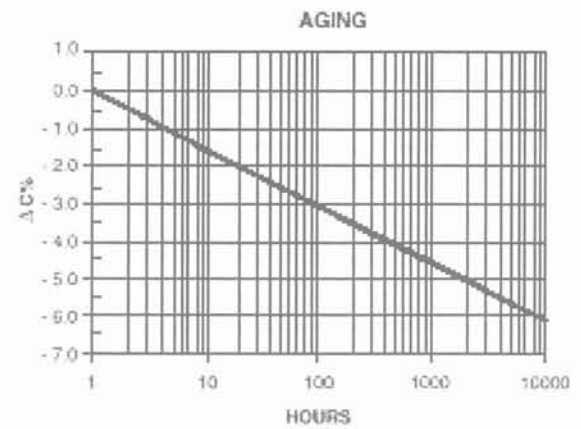


b)

F1.3-16 : Diélectrique X7R
 a) Capacité en fonction de la température
 b) Vieillessement : -2%/dec

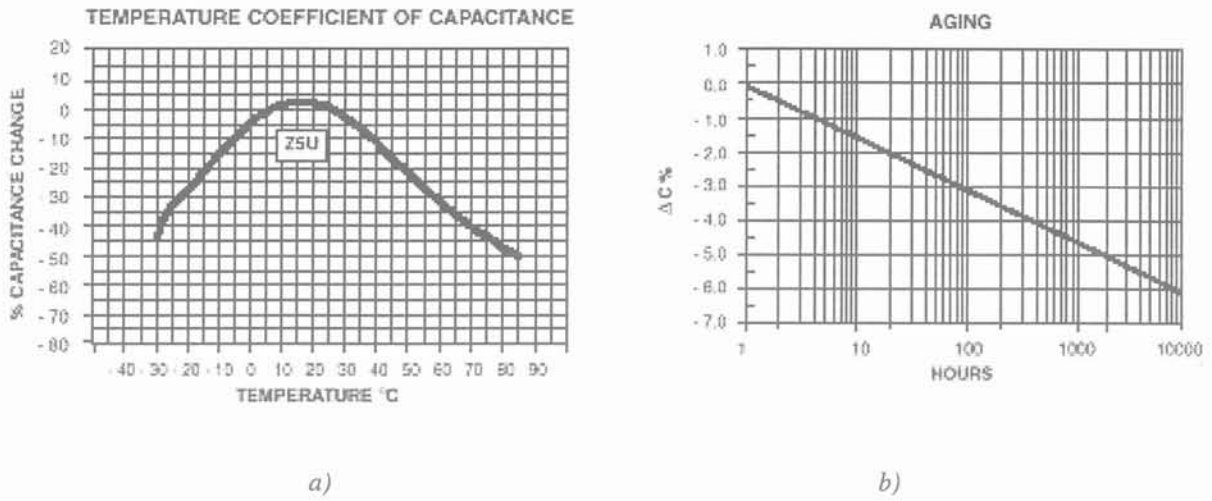


a)



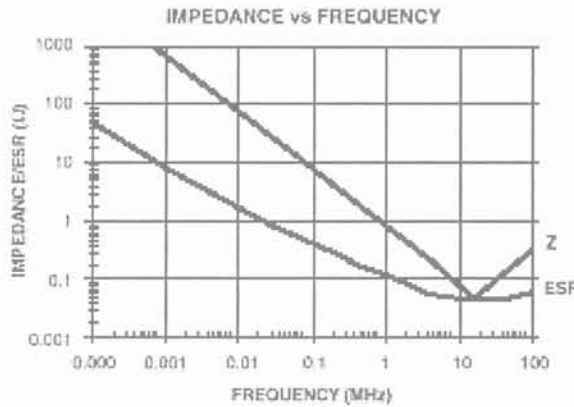
b)

F1.3-17 : Diélectrique Y5V
 a) Capacité en fonction de la température
 b) Vieillessement : -5%/dec



F1.3-18 : Diélectrique Z5U
a) Capacité en fonction de la température
b) Vieillessement : -3%/dec

La figure F1.3-19 représente les variations en fréquence de l'impédance, Z, et de l'ESR d'un condensateur céramique Y5V. L'impédance varie inversement à la fréquence en $1/j\omega$ jusqu'à la fréquence de résonance du condensateur, $\approx 10\text{MHz}$. L'ESR DC est importante mais diminue fortement lorsque la fréquence augmente. D'après les données des fabricants, l'ESR diminue aussi lorsque la température augmente.



F1.3-19 : Courbes d'impédance et d'ESR en fonction de la fréquence pour un condensateur céramique Y5V
L'ESR est importante en DC, mais elle tombe rapidement avec la fréquence

Bien que leurs performances électriques varient d'une façon plus ou moins importantes selon le diélectrique, ces condensateurs présentent l'avantage d'avoir une forte capacité volumique, ce qui fait que, tant que leur capacité n'est pas trop importante, ils sont moins chers, plus petits et plus fiables que les autres condensateurs.

1.3.2.3.2 Condensateurs en tantale

Ce paragraphe est basé sur les références suivantes :

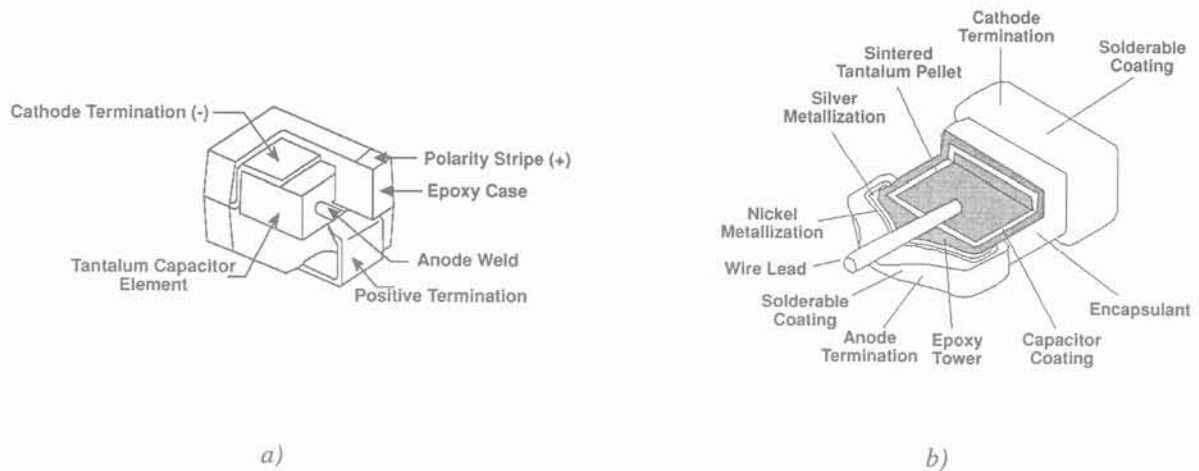
[avxcorp], [kemet], [nec] et [vishay]

La fabrication des condensateurs en tantale avec un électrolyte solide diffère complètement de celle des condensateurs en céramique multicouche. Deux possibilités sont représentées sur la figure F1.3-20. Dans le premier cas l'ensemble capacitif est placé dans un boîtier alors que dans le second cas il est enrobé dans une résine.

La capacité du condensateur est alors déterminée par la formule suivante

$$C = \frac{e \cdot A}{t}$$

avec e : constante qui vaut 26
A : surface du diélectrique
t : épaisseur du diélectrique

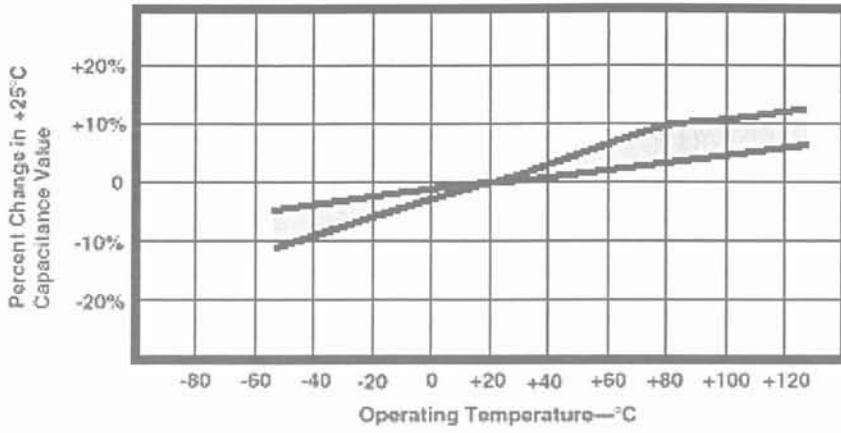


F1.3-20 : Coupes de condensateurs en tantale

a) Condensateur moulé

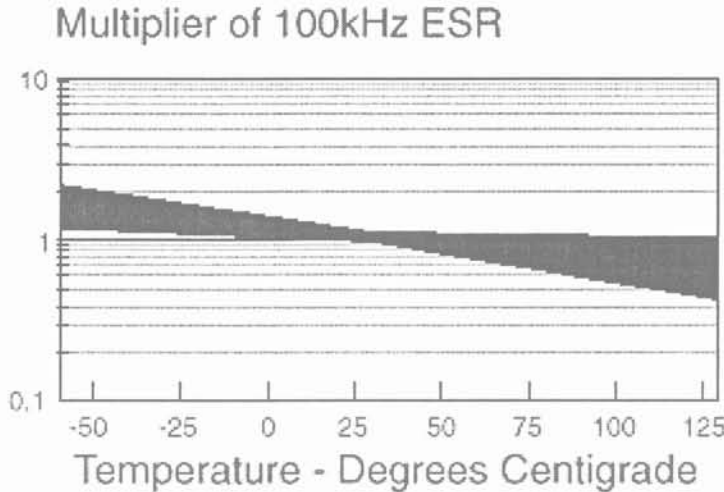
b) Condensateur enrobé

D'après les fabricants, les condensateurs en tantale sont soumis à moins de variations que les condensateurs en céramique à base de diélectrique de type 2. La figure F1.3-21 montre effectivement que la variation de la capacité en fonction de la température est de l'ordre de $\pm 10\%$ alors que dans le cas du meilleur céramique elle est de $\pm 15\%$.



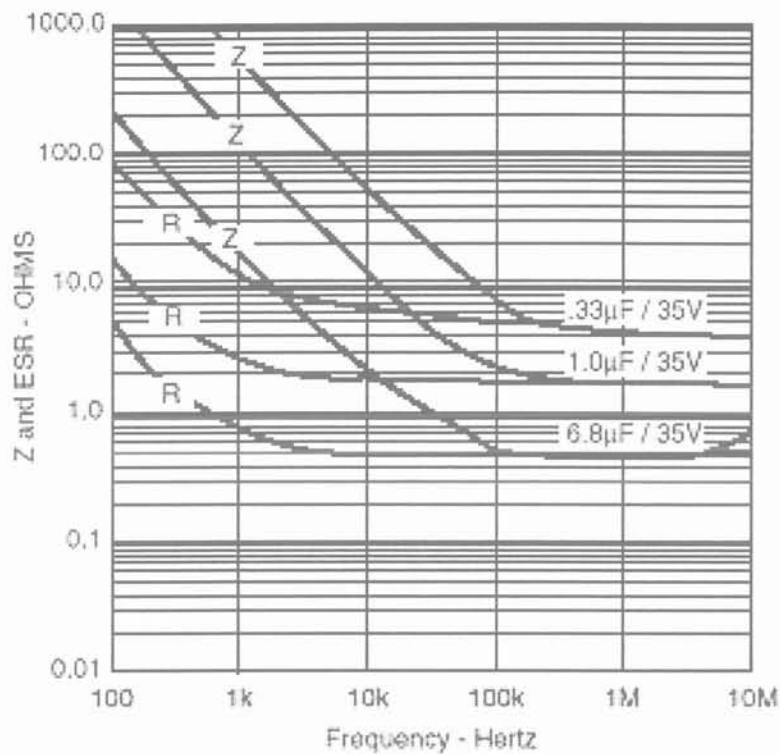
F1.3-21 : Capacité en fonction de la température pour les condensateurs tantale
 La capacité augmente avec la température, la variation reste inférieure à $\pm 12\%$

Comme pour les condensateurs en céramique, l'ESR diminue lorsque la température augmente, fig. F1.3-22.



F1.3-22 : ESR en fonction de la température pour les condensateurs en tantale
 L'ESR diminue lorsque la température augmente

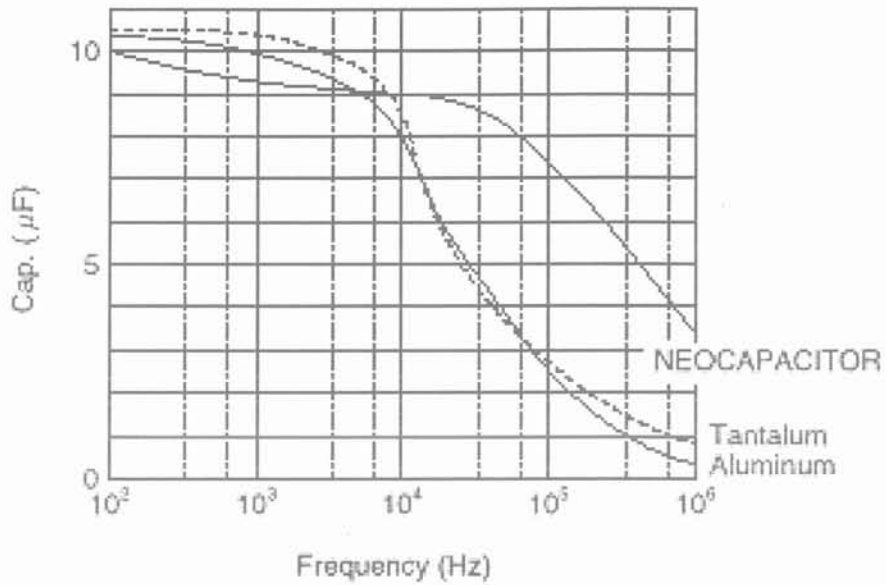
Sur la courbe de variation en fréquence de l'ESR, fig. F1.3-23, nous constatons que celle-ci diminue avec la fréquence. Il est particulièrement net que cette variation s'effectue selon deux pentes, la première à basse fréquence est importante tandis que la deuxième, à plus hautes fréquences, est beaucoup plus douce. En effet, à basses fréquences, l'ESR est principalement due à la résistance du diélectrique alors qu'à hautes fréquences l'ESR provient essentiellement de la résistance de l'électrolyte et de l'effet de peau dans les électrodes.



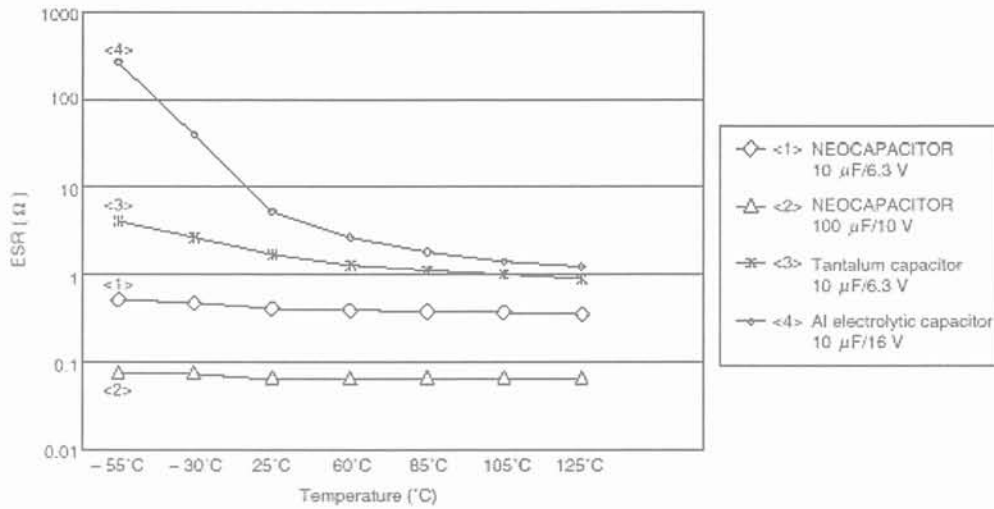
*F1.3-23 : ESR (R) et impédance (Z) en fonction de la fréquence pour condensateur en tantale
L'ESR diminue selon deux pentes, une importante à basses fréquence et une faible à hautes fréquences*

Les condensateurs en tantale permettent d'obtenir des capacités importantes, jusqu'à 220µF pour des boîtiers qui respectent l'épaisseur tolérée mais au prix de dimensions importantes. Ils offrent en outre peu de variations de leurs performances électriques et ne sont pas soumis au phénomène de vieillissement. Par contre ils restent moins fiables et plus coûteux que les condensateurs en céramique pour des valeurs de capacité inférieures à 10µF.

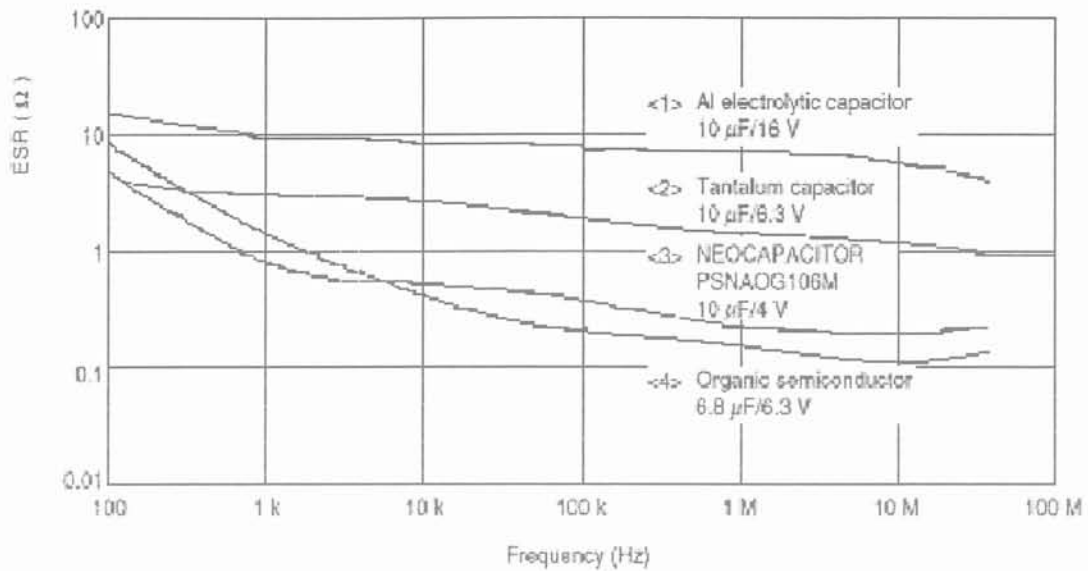
Une nouvelle génération de condensateur en tantale est récemment apparue. Les figures suivantes, F1.3-24 à F1.3-26, donnent leurs principales caractéristiques. L'appellation NeoCapacitor utilisée ici est celle du fabricant NEC.



F1.3-24 : Capacité en fonction de la fréquence pour les condensateurs NeoCapacitor
 Les nouveaux condensateurs en tantale possèdent une fréquence de résonance plus élevée
 mais la capacité varie plus à basses fréquences



F1.3-25 : ESR en fonction de la température (f=100kHz) pour les condensateurs NeoCapacitor
 L'ESR varie moins en température et sa valeur est plus faible



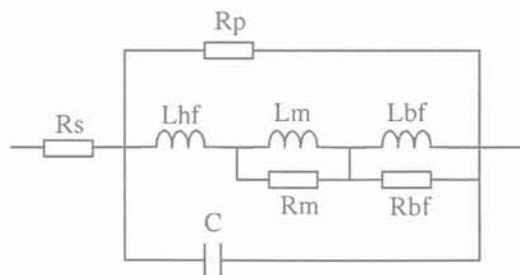
F1.3-26 : ESR en fonction de la fréquence pour les condensateurs NeoCapacitor

1.3.2.4 Inductances

Comme pour les condensateurs, la principale contrainte sur les inductances repose sur ses dimensions qui doivent rester les plus faibles possibles afin de limiter la taille du téléphone portable.

Pour ces composants les informations sont beaucoup plus restreintes. Nous avons donc été amenés à faire des mesures sur une inductance donnée pour établir un modèle avec les différents éléments parasites.

En se basant sur les résultats obtenus dans [Schellmanns99], nous partons du modèle représenté par la figure F1.3-27



F1.3-27 : Représentation de l'inductance

L'impédance de ce modèle vaut alors :

$$\text{impédance}_n := \left[\left(\frac{i \cdot W_n \cdot L_{bf} \cdot R_{bf}}{i \cdot W_n \cdot L_{bf} + R_{bf}} + \frac{i \cdot W_n \cdot L_m \cdot R_m}{i \cdot W_n \cdot L_m + R_m} + i \cdot W_n \cdot L_{hf} \right)^{-1} + \frac{1}{R_p} + i \cdot C \cdot W_n \right]^{-1} + R_s$$

où W_n est une pulsation

- L_{hf} est la valeur de l'inductance
- R_s , la résistance série qui domine le comportement de l'impédance à basses fréquences
- C et R_p représentent la résonance
- Les cellules $L_m//R_m$ et $L_{bf}//R_{bf}$ représentent les pertes par courants de Foucault. Un premier modèle avait été calculé avec une seule de ces cellules, mais pour améliorer la correspondance entre la mesure et la courbe obtenue à partir du modèle, nous avons introduit une deuxième cellule, ce qui suffit pour obtenir un résultat précis.

Les mesures sur l'inductance ont été effectuées au LEG avec un analyseur d'impédance HP4194A, elles permettent d'obtenir le module, figure F 1.3-28, et la phase de son impédance en fonction de la fréquence ainsi que ses parties réelle et imaginaire, respectivement figure F 1.3-29 et figure F 1.3-30. Nous superposons à celles-ci les courbes obtenues à partir du modèle. Il reste alors à ajuster les valeurs des différents paramètres pour faire correspondre le modèle à la mesure.

- Pour cela nous donnerons au paramètre L_{hf} sa valeur théorique, $10\mu\text{H}$,
- Puis nous ajustons R_s avec la courbe de l'impédance en basses fréquences, fig. F 1.3-28,
- C est tout d'abord déterminé à partir de la fréquence de résonance

$$Frésonance = \frac{1}{2\pi \cdot \sqrt{L_{hf} \cdot C}}, \text{ puis ajusté sur la courbe d'impédance pour que le}$$

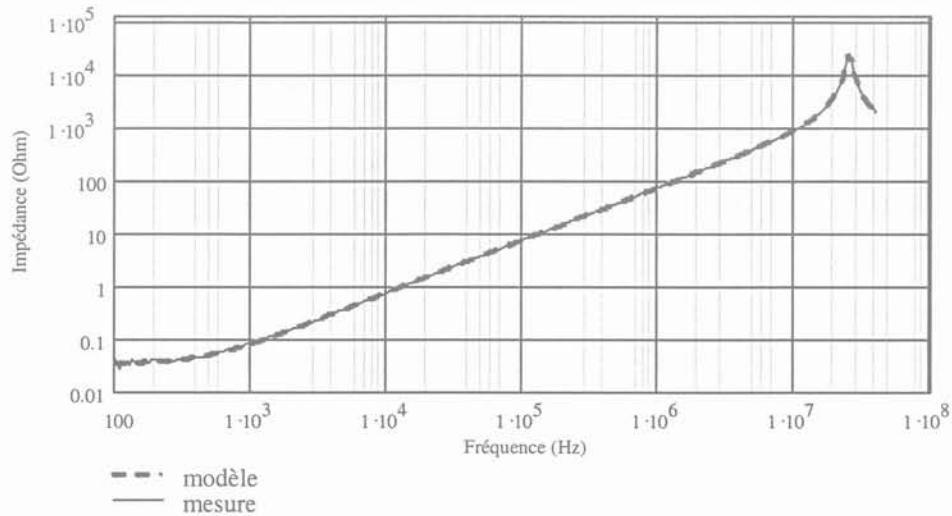
pic de résonance se produise à la même fréquence dans les deux cas,

- R_p permet d'ajuster la valeur du module de l'impédance à la fréquence de résonance,
- Les cellules $L_m//R_m$ et $L_{bf}//R_{bf}$ sont déterminées par la courbe d'inductance, fig. F 1.3-30, mais doivent aussi vérifier que la relation $L_{bf}+L_m+L_{hf}$ concorde avec la valeur de la courbe inductance.

Finalement cette méthode permet de déterminer les valeurs des paramètres du modèle choisi. Dans notre cas :

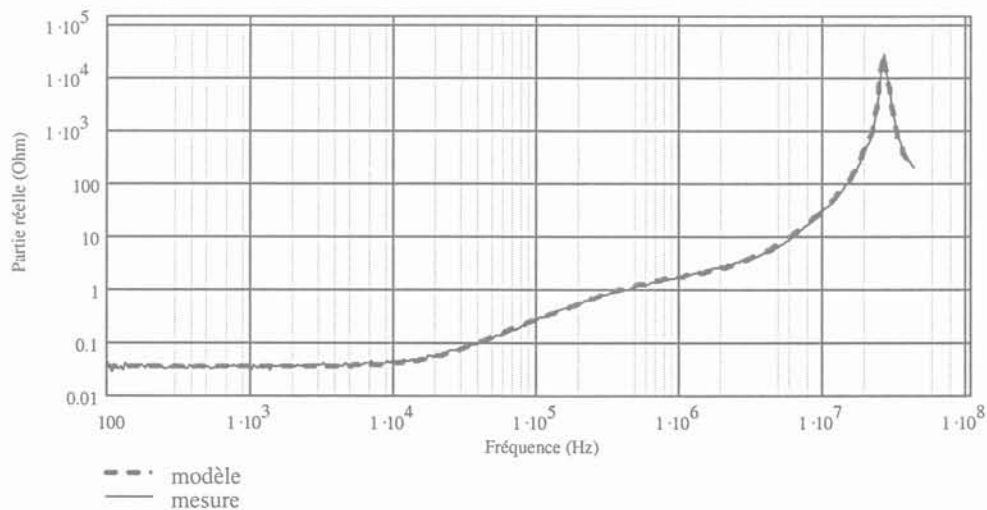
$$\begin{aligned} L_{hf} &= 9.63 \mu\text{H}, & L_{bf} &= 0.45 \mu\text{H}, & L_m &= 0.5 \mu\text{H}, \\ R_s &= 32 \text{m}\Omega, & R_p &= 19.6 \text{k}\Omega, & R_{bf} &= 0.2 \Omega, & R_m &= 1.2 \Omega, \\ C &= 4.18 \text{pF} \end{aligned}$$

Les courbes F 1.3-28 à F 1.3-30 permettent de constater que la concordance entre la mesure effectuée et les courbes obtenues d'après le modèle est très satisfaisante.



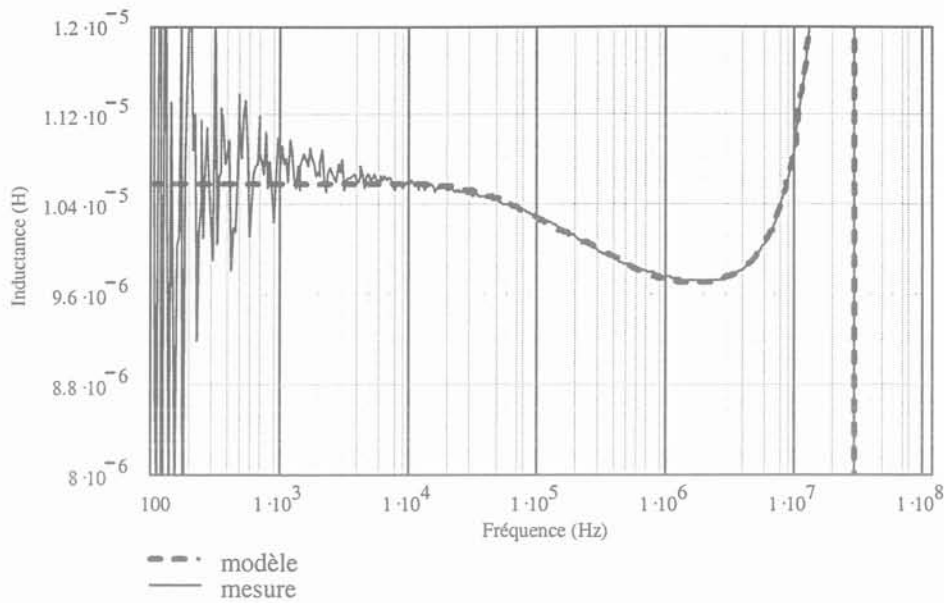
F 1.3-28 : Module de l'impédance

La courbe calculée à partir du modèle correspond bien à la mesure



F 1.3-29 : Partie réelle

La courbe calculée à partir du modèle correspond bien à la mesure



F 1.3-30 : Inductance

La courbe obtenue à partir du modèle correspond bien aux mesures

Pour justifier le bruit qui apparaît à basse fréquence sur la courbe F 1.3-30, nous faisons l'hypothèse qu'il provient, lors de la mesure, de parasites liés à la dominance de la résistance R_s .

CONCLUSION

Dans ce chapitre nous avons vu le rôle des régulateurs de tension pour les systèmes alimentés par une source d'énergie unique, et plus précisément la batterie dans le cas des téléphones portables. Nous avons expliqué le principe de fonctionnement des trois types de régulateurs de tension rencontrés dans les systèmes de gestion de l'énergie délivrée par une batterie aux autres circuits intégrés. Pour permettre une compréhension plus aisée d'une part de l'enjeu de cette étude et d'autre part des phénomènes parasites lors de la suite de cet exposé, nous avons alors montré comment se décompose une famille de technologies selon les critères de fonctionnalité des circuits ainsi réalisés par STMicroelectronics. A partir de là, nous avons détaillé les caractéristiques des composants électriques disponibles dans la technologie CMOS analogique 0.5μ , dont un transistor bipolaire.

Comme la conception de ces régulateurs de tension est à la fois dépendante des variations de la tension délivrée par la batterie, mais aussi des variations des valeurs des composants externes, composants non intégrés, tels que les capacités et les ESR des condensateurs ainsi que la valeur de l'inductance et de sa résistance série, nous avons terminé ce chapitre par une courte étude sur les variations de ces valeurs. Afin que celle-ci ne soit pas

restrictive car les composants externes finalement utilisés dans l'application ne sont que très rarement connus au moment de la conception du régulateur, nous n'en tirons pas de modélisation précise, mais seulement un ordre de grandeur de l'évolution de ces valeurs, ce qui a toutefois l'inconvénient de nous pénaliser.

CHAPITRE 2

LDO CMOS

INTRODUCTION

2.1 POURQUOI UTILISER UNE TECHNOLOGIE CMOS ?

2.2 VOCABULAIRE ASSOCIE

- 2.2.1 DROP-OUT, TENSION DE DECHET
- 2.2.2 COURANT DE SORTIE MAXIMUM (EN FONCTIONNEMENT NORMAL)
- 2.2.3 REJECTION DE L'ALIMENTATION
- 2.2.4 CONSOMMATION
- 2.2.5 RENDEMENT
- 2.2.6 REGULATION DE LIGNE
- 2.2.7 REGULATION DE LIGNE TRANSITOIRE
- 2.2.8 REGULATION DE CHARGE
- 2.2.9 REGULATION DE CHARGE TRANSITOIRE
- 2.2.10 PRECISION SUR LA TENSION DE SORTIE
- 2.2.11 PROTECTION CONTRE LES COURTS-CIRCUITS
- 2.2.12 TEMPS D'ETABLISSEMENT DE LA TENSION DE SORTIE
- 2.2.13 BRUIT

2.3 REALISATION

- 2.3.1 L'AMPLIFICATEUR
- 2.3.2 LA BOUCLE DE CONTRE REACTION
- 2.3.3 MOS DE SORTIE

2.4 COMPENSATION DYNAMIQUE

- 2.4.1 RAPPEL SUR LA STABILITE DES SYSTEMES BOUCLES
- 2.4.2 PRINCIPE DE COMPENSATION D'UN REGULATEUR LINEAIRE
- 2.4.3 APPLICATION AU LDO EN TECHNOLOGIE CMOS

2.5 PROTECTION CC

- 2.5.1 ASSERVISSEMENT EN COURANT CLASSIQUE
- 2.5.2 NOUVELLE PROTECTION CONTRE LES COURTS-CIRCUITS – PARTIE STATIQUE
- 2.5.3 PARTIE DYNAMIQUE
- 2.5.4 PRE POLARISATION EN PDN
- 2.5.5 IMPRECISION DU COURANT DE REFERENCE
- 2.5.6 SIMULATIONS DE VERIFICATION

2.6 RESULTATS

- 2.6.1 SIMULATIONS
- 2.6.2 MESURES

CONCLUSION

2 LDO CMOS

INTRODUCTION

Le premier régulateur que nous allons étudier est un régulateur linéaire, c'est jusqu'à présent le plus courant et le mieux connu, mais il est encore susceptible de nombreuses évolutions afin d'accroître ses performances.

Nous débuterons ce chapitre par une explication sur les besoins de concevoir ce type de cellules à partir d'une technologie CMOS analogique et non plus à partir d'une technologie BiCMOS analogique. Nous définirons ensuite le vocabulaire spécifique à la régulation de tension, ce qui nous permettra d'aborder la suite de cet exposé, la réalisation. Le développement de celle-ci est brièvement décrit, il sert de point de départ à l'étude des deux points clés du chapitre : Le système de compensation et la protection contre les courts-circuits.

Le premier doit être parfaitement maîtrisé, en effet, pour que le LDO soit fonctionnel, il faut avant tout que celui-ci soit stable. Nous commencerons donc par rappeler les critères de stabilité, puis nous expliquerons la méthode habituellement utilisée pour stabiliser les régulateurs de tension de type LDO, en passant par la définition des pôles, puis en montrant l'intérêt du condensateur externe. Nous verrons que, malgré cela, nous avons dû recourir à une compensation interne pour assurer la stabilité des LDO jusqu'alors réalisés par STMicroelectronics. Cette première étude servira de support pour l'analyse de la compensation dans notre cas, pour lequel un problème s'est présenté. Nous expliquerons alors le développement et l'évolution de la méthode de compensation mise en place.

Le second thème abordé plus en détail est celui de la protection contre les courts-circuits des LDO. En effet, une première étude de la solution actuellement utilisée a montré le besoin d'améliorer cette technique. Nous développerons quel a été le cheminement suivi pour remédier aux inconvénients de celle-ci.

Nous terminerons cette partie par les méthodes et l'analyse des résultats qui ont été obtenus par des mesures effectuées sur silicium du LDO ainsi réalisé.

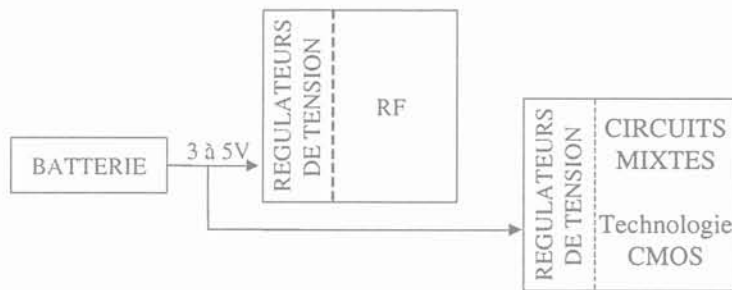
2.1 POURQUOI UTILISER UNE TECHNOLOGIE CMOS ?

Comme nous l'avons vus au premier chapitre, les fonctions électroniques qui composent les téléphones portables sont fabriquées sur des circuits intégrés utilisant des technologies qui leurs sont adaptées (figure F2.1-1). Nous arrivons ainsi au moins à trois circuits et donc au minimum à trois technologies différentes pour assembler un téléphone portable.



F2.1-1 : Répartition simplifiée des circuits intégrés et des tensions d'alimentation d'un téléphone portable

Pour réduire le coût global de fabrication il faut diminuer le nombre de technologies utilisées. Une solution consiste à concevoir les régulateurs de tension dans une technologie déjà employée par une autre puce comme l'illustre la figure suivante :



F2.1-2 : Intégration des régulateurs de tension sur les circuits digitaux et de radio fréquence

L'objet de ce chapitre concerne la conception d'un régulateur linéaire de type LDO à partir d'une architecture purement CMOS qui correspond à la technologie utilisée par les circuits intégrés de fonction digitale.

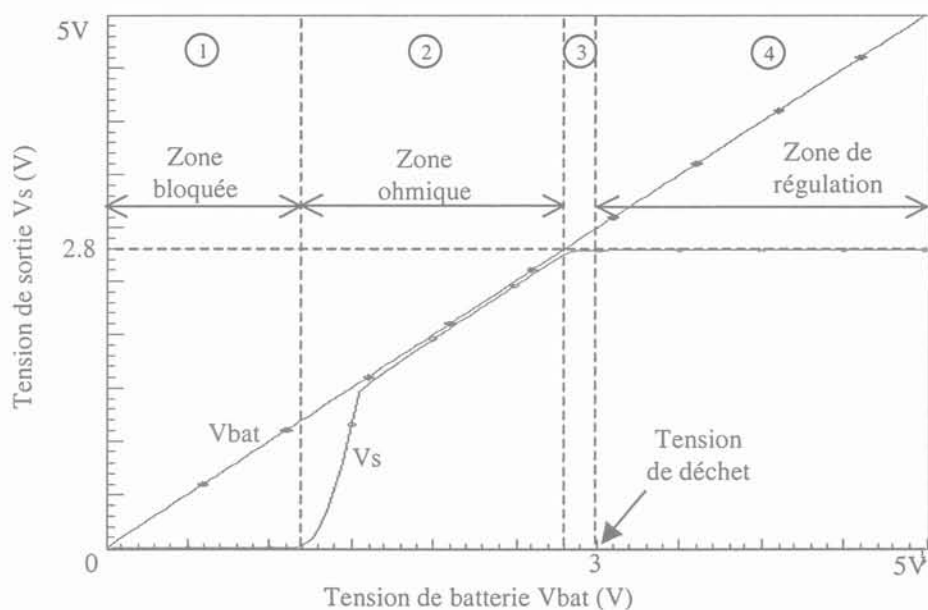
2.2 VOCABULAIRE ASSOCIE

Nous allons définir dans ce paragraphe les différentes caractéristiques associées aux régulateurs de tension de type linéaire [Bang99].

2.2.1 DROP-OUT, TENSION DE DECHET

Le drop-out d'un régulateur linéaire est défini par la différence entre les tensions de source et de drain du transistor de sortie, qui sont respectivement les tensions d'alimentation V_{bat} et de sortie V_s . La valeur du drop-out minimum est la différence minimum qu'il faut appliquer entre ces tensions pour que le transistor de sortie soit dans un état passant et qu'ainsi le régulateur puisse fonctionner normalement.

La tension de déchet est la tension de batterie au-dessus de laquelle le régulateur fournit une tension de sortie V_s stable car le transistor de sortie est dans un état saturé. Comme le montre la figure F2.2-1, si la tension de batterie V_{bat} diminue, le régulateur passe dans la zone 3 pendant laquelle la tension de sortie est encore à sa valeur nominale, mais les performances de régulation sont dégradées. Le régulateur entre ensuite dans une zone dite ohmique dans laquelle la tension de sortie V_s suit la valeur de la tension de batterie V_{bat} car le transistor de sortie est dans sa région linéaire. Si la tension de batterie devient vraiment faible, le régulateur passe dans une zone dite de blocage pour laquelle la tension de batterie V_{bat} est insuffisante pour que le transistor de sortie soit dans un état passant.



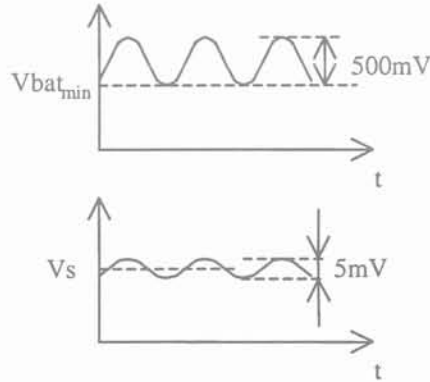
F2.2-1 : évolution de V_s en fonction de V_{bat}
 Si $V_{bat} \geq$ Tension de drop-out, V_s est régulée correctement
 Si $V_{bat} \leq$ Tension de drop-out, le LDO ne peut pas réguler V_s

2.2.2 COURANT DE SORTIE MAXIMUM (En fonctionnement normal)

Ce que nous nommons courant de sortie maximum I_s est la valeur maximum de courant fourni à la charge du régulateur lors d'un fonctionnement normal.

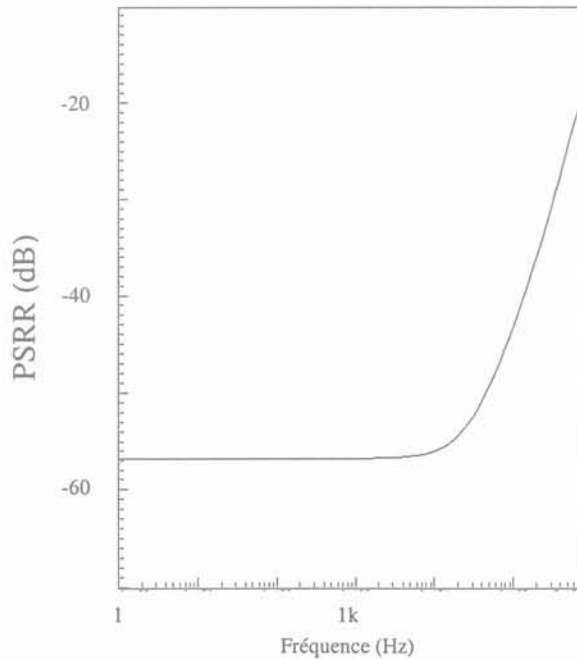
2.2.3 REJECTION DE L'ALIMENTATION

La réjection d'alimentation, ou psrr (power supply rejection ratio) correspond à l'atténuation sur la tension de sortie V_s des perturbations entrées par la tension de batterie V_{bat} . Nous la définissons pour une ou plusieurs fréquences données. En effet, prenons le cas d'un régulateur de tension qui serait alimenté par une alimentation à découpage. Il faudrait alors qu'il possède une bonne réjection d'alimentation pour la fréquence de travail de cette alimentation afin de limiter les perturbations dues au découpage.



F 2.2-2 : Le psrr correspond au rapport entre l'amplitude des perturbations sur V_s par rapport à celles qui se trouvent sur V_{bat} . Pour la fréquence donnée f , $psrr_f=40dB$.

Dans la plupart des cas, on l'étudie directement sur toute une plage de fréquence comme le montre la figure F2.2-3.



F2.2-3 : Psrr pour une plage de fréquence
 Dans cet exemple le psrr est de 57dB à 1kHz.

2.2.4 CONSOMMATION

La consommation d'un régulateur de tension est définie par le courant tiré de son alimentation et qui n'est pas restitué à sa charge.

Nous nous intéressons principalement à la consommation dans deux modes de fonctionnement. Le premier est celui pour lequel le téléphone est utilisé en conversation, de nombreuses cellules sont alors activées et le courant de sortie du régulateur est proche de sa valeur maximale en fonctionnement normal. La consommation doit être faible pour que la batterie ne se décharge pas trop vite. Le deuxième mode est celui où le régulateur est en veille, peu de cellules sont alors utilisées et le courant de sortie des régulateurs de tension est faible, $I_s \approx 100\mu\text{A}$. Dans ce cas, la consommation n'est plus négligeable par rapport au courant de sortie I_s , il faut aussi la minimiser pour augmenter le temps d'utilisation de la batterie entre chaque chargement.

2.2.5 RENDEMENT

Le rendement d'un régulateur linéaire est défini par l'équation eq. 2-1. Nous avons vu que pour garder le transistor de sortie saturé et donc le LDO dans sa zone de régulation, la tension de batterie V_{bat} ne peut pas descendre jusqu'à la valeur de la tension de sortie V_s . Le rendement est donc toujours limité par le drop-out du régulateur.

$$\text{eq. 2-1 } \eta = \frac{I_s \cdot V_s}{(I_s + I_{conso}) \cdot V_{bat}} \cdot 100$$

2.2.6 REGULATION DE LIGNE

La régulation de ligne est définie par le rapport entre la variation de la tension de sortie V_s lors d'une variation de la tension d'entrée V_{bat} (fig. F2.2-4). C'est un paramètre statique qui correspond à la valeur du psrr en DC.

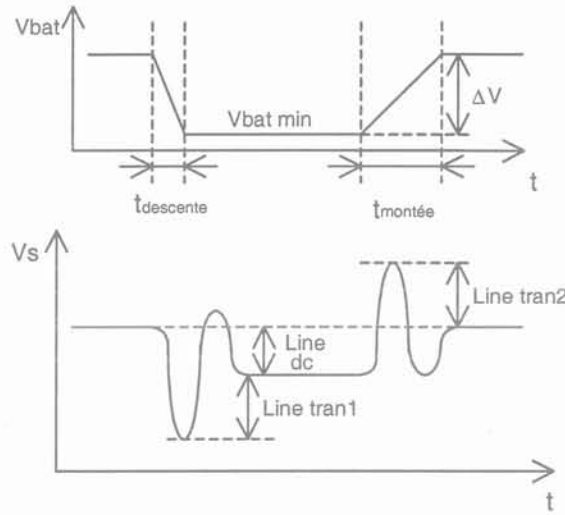
$$LineDC = \Delta V_s / \Delta V_{bat}$$

Dans le cas général, la variation ΔV de la tension d'entrée V_{bat} se fait de sa valeur minimale à sa valeur maximale.

2.2.7 REGULATION DE LIGNE TRANSITOIRE

On regarde les variations de V_s lors d'une transition de V_{bat} . La variation ΔV et les temps de transition, $t_{descente}$ et $t_{montée}$, appliqués à V_{bat} dépendent de chaque spécification. Dans notre cas nous prendrons $\Delta V=300\text{mV}$ à partir de la valeur minimale de V_{bat} et $t_{descente}=t_{montée}=10\mu\text{s}$.

Ce paramètre correspond à la partie dynamique de la variation de V_s lors d'une variation de V_{bat} .



F2.2-4 : Régulation de ligne statique et dynamique
 régulation de ligne DC = line dc
 régulation de ligne dynamique = max(line tran 1, line tran 2)

2.2.8 REGULATION DE CHARGE

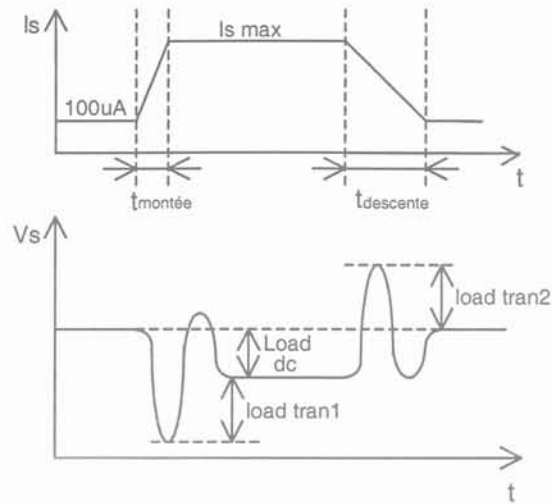
La régulation de charge représente la variation observée sur la tension de sortie V_s lors d'une variation de la charge (fig. F2.2-5). Tout comme la régulation de ligne, il s'agit ici d'un paramètre statique qui représente la capacité du régulateur à maintenir V_s lors d'une variation.

$$LoadDC = \Delta V_s / \Delta I_s$$

La variation appliquée à I_s dépend de chaque spécification, dans notre cas I_s débutera à $100\mu A$ pour atteindre sa valeur maximale en fonctionnement normal.

2.2.9 REGULATION DE CHARGE TRANSITOIRE

La régulation transitoire de charge est définie par la variation transitoire de la tension de sortie V_s lors d'une variation de la charge, donc d'une variation du courant de sortie I_s . Le plus souvent on prend la même variation sur le courant de sortie dans le cas de la régulation de charge statique et dynamique et des temps de transition $t_{descente} = t_{montée} = 10\mu s$.



F2.2-5 : Régulation de charge statique et dynamique
 régulation de charge DC = load dc
 régulation de charge dynamique = max(load tran1, load tran2)

2.2.10 PRECISION SUR LA TENSION DE SORTIE

Le calcul de la précision prend en compte les éléments internes au régulateur qui peuvent amener une variation sur la tension de sortie V_s , les régulations de ligne et de charge, et l'offset introduit par la paire différentielle en entrée de l'amplificateur. Par contre ce paramètre ne tient pas compte des imprécisions qui pourraient être introduites par les éléments externes tels que la tension de référence V_{ref} .

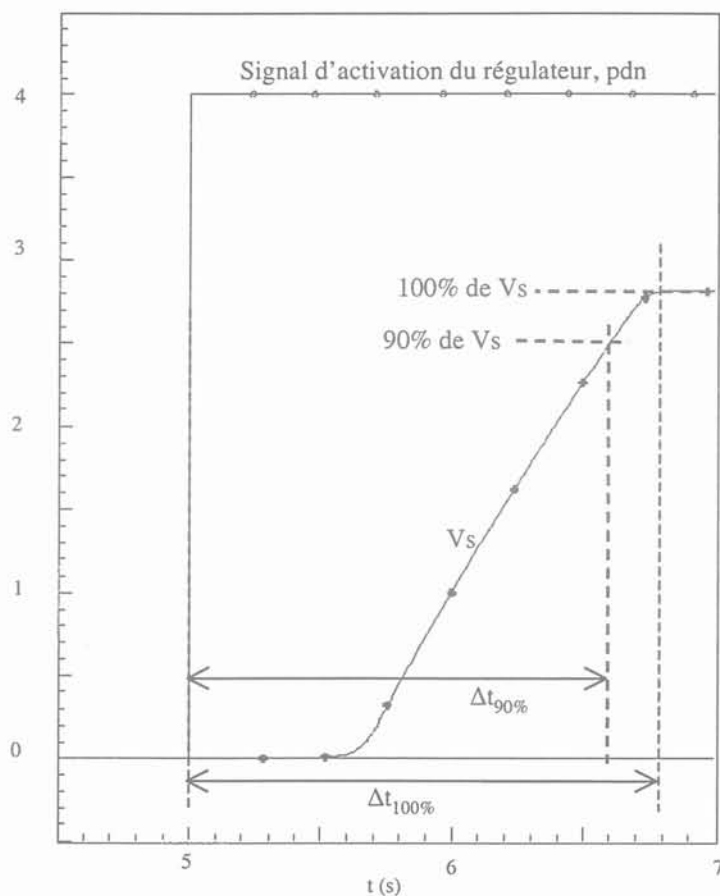
2.2.11 PROTECTION CONTRE LES COURTS-CIRCUITS

Les régulateurs ont besoin d'une protection contre les courts-circuits proprement dits au moment des tests.

Lors de la mise en route du régulateur, si la capacité de sortie est déchargée le circuit va être soumis à un pic de courant important qui pourra être destructif ou diminuer sa durée de vie. La protection contre les courts-circuits permet aussi de limiter ce courant à une valeur raisonnable.

2.2.12 TEMPS D'ETABLISSEMENT DE LA TENSION DE SORTIE

Cette caractéristique est définie par le temps nécessaire au régulateur pour être activé. Selon les spécifications cette mise en route peut être effectuée avec ou sans charge, le temps pris en compte débute à l'instant où le signal de commande (nommé PDN) active le régulateur et peut être compté jusqu'à 90% ou 100% de la tension de sortie V_s , fig. F2.2-6. Dans notre cas nous prendrons $\Delta t_{100\%}$.



F2.2-6 : courbe du temps d'établissement de la tension de sortie

2.2.13 BRUIT

Dans le cas d'un régulateur de tension en technologie CMOS, le bruit n'est pas un paramètre particulièrement important compte tenu des faibles performances des transistors MOS en bruit, mais il est toujours intéressant d'avoir un ordre d'idée de sa valeur.

Il s'agit d'une part, d'une mesure de la tension efficace du bruit de sortie pour une plage de fréquence donnée, et d'autre part d'une mesure de la densité spectrale de bruit à une fréquence donnée.

2.3 REALISATION

Après avoir défini le vocabulaire qui sera utilisé tout au long de cette étude, nous allons maintenant présenter brièvement la réalisation finale du LDO en technologie CMOS analogique 0.5μ . Ceci nous permettra d'aborder le cœur de l'étude et de développer les points particuliers : la stabilité, puisque comme nous le verrons, c'est sur ce point que le changement de technologie implique le plus de conséquences, et l'étude de la protection contre les courts-circuits.

Avant toute chose, nous commencerons par définir le cahier des charges qui doit être suivi pour la conception de ce LDO. La présentation de la réalisation sera ensuite décomposée en trois parties distinctes : L'amplificateur, la boucle de contre réaction et le transistor de sortie.

Le cahier des charges est donné par le tableau T 2.3-1. Il regroupe les données imposées, comme la tension de référence, le drop-out minimum le courant de sortie maximum et la capacité de sortie, ainsi que les valeurs à atteindre pour les autres caractéristiques du régulateur.

Paramètres	Nom	Conditions de test	Min	Typ	Max	Unité
Tension de sortie	Vs			2.8		V
Précision			-1.55		+1.55	%
Tension de référence	Vref			1.2		V
Drop-out			200			mV
Courant de sortie	Is				100	mA
Capacité de sortie	Cs			1 μ		F
Consommation	Iconso	0.8 μ ≤Ib≤1.2 μ A Is=100 μ A Is=100mA		45 600	65 780	μ A
Réjection d'alimentation	PSRR	Drop-out min=200mV DC 10kHz 100kHz	40 40 32	55 55 44		dB
Régulation de ligne	Lir	3≤Vbat≤5.5V		3.7	6.4	mV
Régulation de charge	Ldr	100 μ ≤Is≤100mA		18	27	mV

T 2.3-1 : Cahier des charges du LDO en technologie CMOS analogique 0.5 μ

Les schémas électriques qui ont permis de remplir ces objectifs sont regroupés en annexe 1.

2.3.1 L'AMPLIFICATEUR

L'amplificateur est constitué de plusieurs étages de gain.

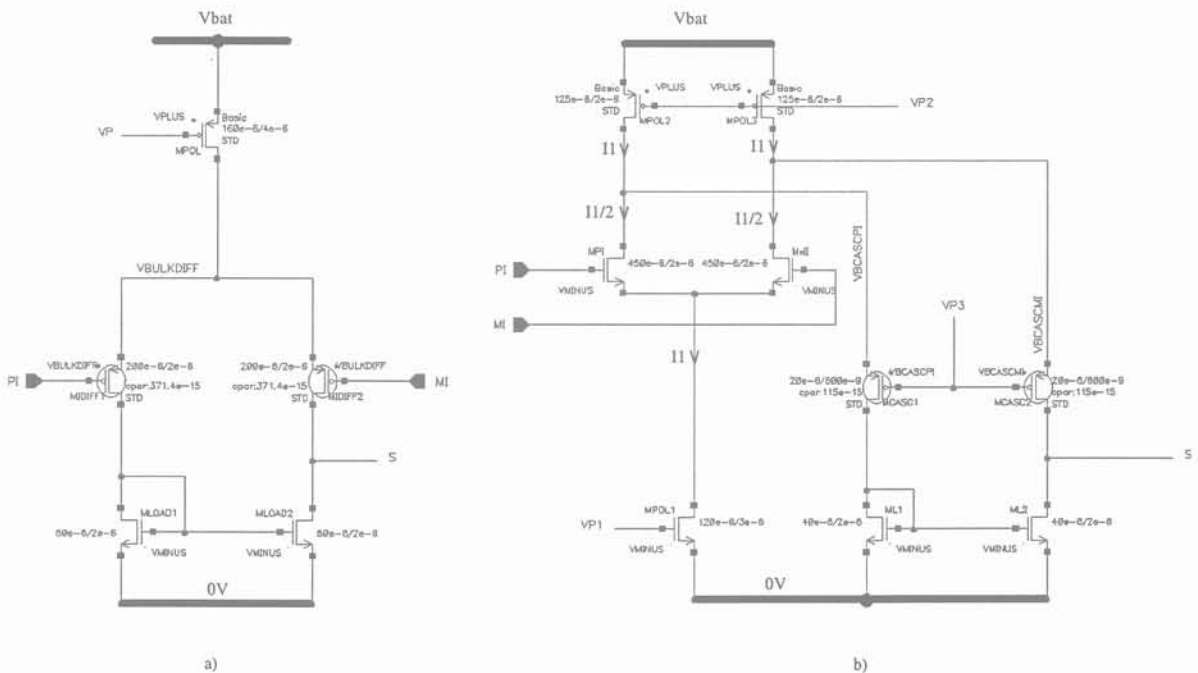
- Biasing

Le courant i_B qui sert à polariser les différentes branches de l'amplificateur pour son fonctionnement est fourni par une autre cellule interne, le biasing, qui délivre $1\mu A$ avec une précision de $\pm 55\%$.

- Premier étage : La paire différentielle d'entrée

La structure du différentiel d'entrée a été choisie pour limiter la capacité sur le nœud de sortie de cet étage. En effet, pour les régulateurs utilisant une technologie BiCMOS la paire différentielle d'entrée est faite de deux transistors bipolaires à la place des transistors MIDIFF1 et MIDIFF2, figure a), ce qui permet d'obtenir de bonnes performances en bruit. La capacité sur le nœud S est alors très inférieure à celle engendrée par ces transistors PMOS, à tel point que le pôle créé par les entrées PMOS devient gênant pour la stabilité du LDO.

La solution retenue pour pallier ce problème est illustrée par la figure F 2.3-1 b), il s'agit de remplacer le différentiel classique par un différentiel cascodé. La capacité sur le nœud S n'est alors plus affectée par les transistors d'entrée, mais par les transistors cascodes MCASC1, MCASC2 ainsi que par les charges actives ML1 et ML2.



F 2.3-1 : a) Schéma d'une paire différentielle à entrées PMOS classique
 b) Schéma d'une paire différentielle à entrées NMOS cascodées

- Clamp du gain

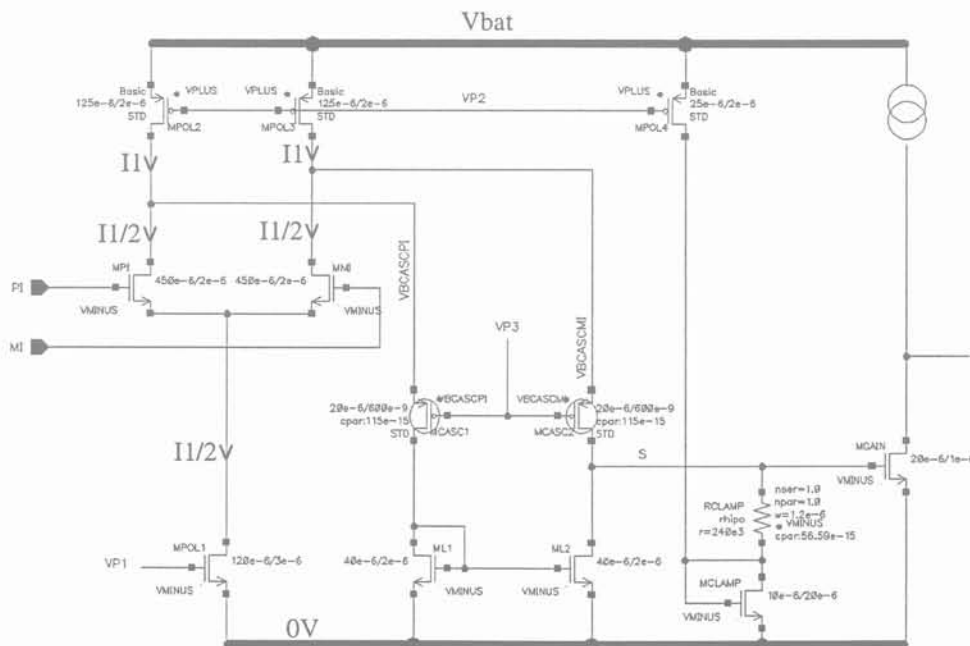
Le gain du différentiel d'entrée représenté sur la figure F 2.3-1 b), est donné par la transconductance des transistors d'entrée, g_m , multipliée par l'impédance de sortie de cet étage, Z_s :

$$G_{diff} = g_{m_{MMI}} \cdot Z_s = g_{m_{MPI}} \cdot Z_s$$

Ce gain est particulièrement important puisque Z_s , due aux conductances en parallèle de MCASC2 et ML2, est élevée. Or le gain total du régulateur est la somme des gains de chaque étage et plus il est élevé, plus il est difficile de stabiliser ce système bouclé.

En plaçant la résistance Rclamp tel que le montre la figure F 2.3-2 en sortie du différentiel, nous diminuons cette impédance et donc le gain du régulateur. Il suffit pour cela de choisir RCLAMP et MCLAMP tels que la somme de leurs impédances, Z_s' , soit faible devant Z_s . Une autre contrainte est appliquée sur le transistor MCLAMP, en effet, celui-ci doit avoir une tension drain/source V_{ds} proche de la tension grille/source V_{gs} du transistor MGAIN. De cette façon la tension aux bornes de RCLAMP est quasiment nulle, ce qui fait qu'elle est traversée par un courant très faible pour que le différentiel d'entrée ne soit pas déséquilibré.

Une demande de brevet a été faite sur ce sujet.



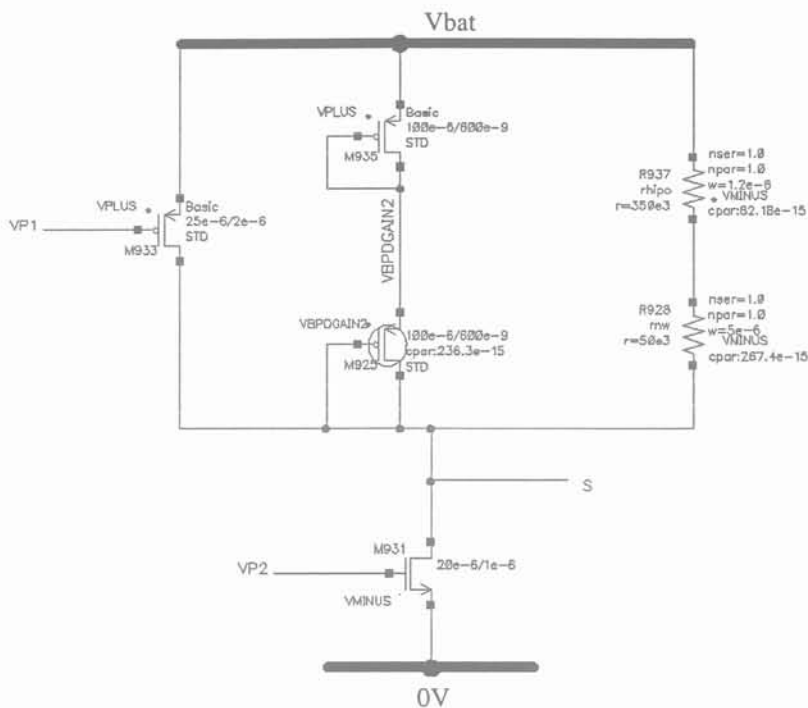
F 2.3-2 : Clamp du gain du différentiel d'entrée

- Deuxième étage : Source commune

Si l'on polarise cet étage uniquement par la source de courant MPOLGAIN, figure F 2.3-3, l'impédance qu'elle amène sur la sortie de cet étage est de l'ordre de plusieurs dizaines de $M\Omega$ ce qui est gênant pour la stabilité.

Pour diminuer cette impédance nous plaçons une résistance en parallèle avec cette source de courant, son impédance étant bien inférieure à celle de MPOLGAIN, l'impédance équivalente sera proche de la valeur de la résistance. Toutefois, nous ne pouvons pas diminuer l'impédance autant que nous le souhaitons car en diminuant la valeur de la résistance nous augmentons considérablement la consommation du régulateur.

Comme nous le verrons lors de l'étude détaillée de la stabilité, la fréquence du pôle de sortie augmente avec le courant de sortie, pour conserver la stabilité nous pouvons augmenter les valeurs des pôles internes en diminuant l'impédance sur leurs nœuds en fonction du courant de sortie. Une façon de réaliser cette fonction consiste à changer la polarisation des différents étages ce qui revient aussi à diminuer le gain de l'étage concerné. Pour cela, nous plaçons un transistor PMOS monté en diode en parallèle avec le transistor de polarisation et la résistance, figure F 2.3-3. Son impédance en $1/g_m$ agit comme une résistance entre le V_{bat} et le nœud de sortie de l'étage concerné, mais elle est proportionnelle à l'inverse de la racine du courant qui traverse le transistor et dans notre configuration cela revient à un courant proportionnel au courant de sortie. Son impédance diminue donc lorsque I_s augmente.



F 2.3-3 : polarisation d'un étage

Le transistor M933 constitue la polarisation classique

Les transistors M935 et M925 permettent de faire varier le gain de cet étage en fonction de I_s

Les résistances R937 et R928 permettent de diminuer l'impédance du nœud S lorsque I_s est faible

- Troisième étage : Suiveur

Toujours pour faciliter l'étude de stabilité, nous avons besoin de diminuer aussi l'impédance sur le nœud de grille du transistor de sortie, nous insérons donc un étage suiveur entre la source commune et le transistor de sortie. Sa polarisation se fait de la même façon que celle de la source commune.

Nous utilisons ici le seul transistor bipolaire disponible dans la technologie CMOS analogique à la place d'un transistor MOS car ceux-ci peuvent avoir un gain inférieur à 1 ce qui dégraderait le PSRR.

- Calcul de l'offset DC introduit par le différentiel

Il est intéressant de connaître l'offset DC qui est introduit par le différentiel de l'amplificateur en entrée du régulateur. En effet celui-ci a un rôle important dans la précision que l'on peut avoir sur la tension de sortie du LDO car il introduit une erreur entre les tensions de sortie nominale et réelle qui n'est pas corrigée par le régulateur.

Cet offset est composé de deux parties : L'offset systématique et l'offset aléatoire. Le premier vient du design du circuit [Gray77 – Chapitre 12.4] et le deuxième de l'appariement

électrique entre deux éléments. C'est à dire que deux composants corrélés pourront présenter des caractéristiques électriques légèrement différentes en raison de dispersions sur leurs tensions de seuil. Dans ce calcul, nous nous intéressons uniquement à l'offset aléatoire.

Nous cherchons maintenant à savoir quels sont les éléments qui peuvent engendrer un tel offset. Dans notre cas ce sont les transistors appairés qui théoriquement devraient avoir la même tension grille/source V_{gs} , et être traversés par un même courant.

D'après la figure F 2.3-2, ce sont les transistors de polarisation MPOL2 et MPOL3 et les transistors d'entrées de la paire différentielle MPI et MMI.

Les transistors cascodes MCASC1 et MCASC2 n'interviennent pas car dans leur cas ils subissent le courant qui les traverse mais ne fixent pas eux même leurs V_{gs} . Il en va de même pour les transistors de charge ML1 et ML2 si nous considérons que la branche de clamp n'est pas traversée par un courant, ce qui n'est pas strictement exact.

L'offset aléatoire introduit par la dispersion des tensions de seuils V_{t0} entre deux transistors MOS de type N ou P appairés est donné par l'équation eq. 2-2 [Pelgrom89]

$$\text{eq. 2-2 } (\sigma_{V_{t0}})_{n,p}^2 = \frac{(A_{V_{t0}})_{n,p}^2}{W \cdot L} + (S_{V_{t0}})_{n,p}^2 \cdot D \quad \text{avec } (A_{V_{t0}})_{n,p} : \text{ paramètre technologique}$$

$(S_{V_{t0}})_{n,p} : \text{ paramètre technologique}$
 $W, L : \text{ largeur, longueur du transistor}$
 $D : \text{ distance entre les transistors}$

Dans la technologie utilisée, le paramètre S est négligeable, nous retiendrons donc la formule suivante :

$$(\sigma_{V_{t0}})_{p,n} = \frac{(A_{V_{t0}})_{p,n}}{\sqrt{W \times L}} \quad \text{où } (A_{V_{t0}})_{n,p} \text{ est en } mV \cdot \mu$$

$W \text{ et } L \text{ sont en } \mu$

La déviation standard qui définit l'offset d'entrée dû aux dispersions des tensions de seuils est la somme quadratique de toutes les déviations standards ramenées sur l'entrée de la paire différentielle.

Pour ramener sur l'entrée du différentiel l'offset dû aux tensions de seuil des transistors de polarisation MPOL2 et MPOL3, il faut, dans une première étape, convertir leur tension V_{gs_p} en courant I_{ds_p} .

$$dI_{ds_p} = g_{m_p} \cdot dV_{gs_p},$$

ce courant, I_{ds_p} , est aussi celui qui traverse les entrées NMOS, I_{ds_n} , il nous reste donc à le convertir en tension

$$dV_{gs_n} = \frac{dI_{ds_n}}{g_{m_n}} = \frac{dI_{ds_p}}{g_{m_n}} = \frac{g_{m_p}}{g_{m_n}} \cdot dV_{gs_p}$$

Finalement la déviation standard $(\sigma_{V_{t0}})_p$, due aux transistors de polarisation, ramenée sur l'entrée devient alors :

$$\frac{g_{m_p}}{g_{m_n}} \times (\sigma_{V_{t0}})_p$$

Au total, la dispersion de l'offset aléatoire généré par le différentiel sur son entrée vaut :

$$(\sigma_{V_{t0}})_e^2 = \left(\frac{g_{m_p}}{g_{m_n}} \right)^2 \times (\sigma_{V_{t0}})_p^2 + (\sigma_{V_{t0}})_n^2$$

$$\text{or } g_{m_{n,p}} = 2 \times \sqrt{K_{n,p} \times \frac{W_{n,p}}{L_{n,p}} \times I_{ds_{n,p}}}$$

$$I_{ds_p} = 2 \cdot I_{ds_n}$$

$K_{n,p}$, facteurs des conductances respectivement des NMOS et des PMOS

$$K_{n,p} = \frac{\mu_0 \cdot Cox}{2}, \mu_0 \text{ est la mobilité des porteurs et } Cox \text{ la capacité d'oxyde de la grille}$$

$$\text{or } \mu_{0n} \approx 3 \cdot \mu_{0p} \text{ donc } K_n \approx 3 \cdot K_p$$

Nous arrivons à

$$(\sigma_{V_{t0}})_e^2 = \left(\frac{W_p}{L_p} \times \frac{L_n}{W_n} \times \frac{2}{3} \right) \times (\sigma_{V_{t0}})_p^2 + (\sigma_{V_{t0}})_n^2 \approx 0.48$$

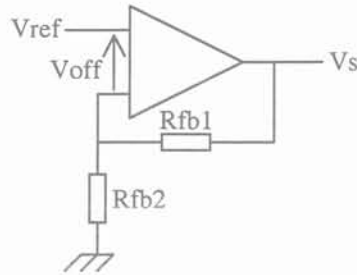
$$\text{Avec } A_p = 20 \text{ mV} \cdot \mu$$

$$A_n = 13 \text{ mV} \cdot \mu$$

$$W_p/L_p = 125/2$$

$$W_n/L_n = 450/2$$

De ce calcul, nous pouvons en déduire la déviation standard de la tension de sortie V_s . Comme le montrent la figure F2.3-4 et l'équation eq. 2-3, elle correspond à l'offset d'entrée V_{off} multiplié par le gain de la boucle de contre réaction.



F2.3-4 : Représentation de V_s en fonction de V_{ref} et V_{off}

$$\text{eq. 2-3 } V_s = V_{ref} \cdot \frac{R_{fb2} + R_{fb1}}{R_{fb2}} - V_{off} \cdot \frac{R_{fb2} + R_{fb1}}{R_{fb2}}$$

Finalement nous obtenons :

$$(\sigma_{v_{i0}})_s = \frac{R_{fb2} + R_{fb1}}{R_{fb2}} \cdot (\sigma_{v_{i0}})_e \approx 1.61mV \quad \text{avec } R_{fb1}=533k\Omega$$

$$R_{fb2}=400k\Omega$$

Nous calculons l'offset à 5σ , soit 8.1mV que nous arrondissons à 10mV pour prendre en compte les offsets que nous avons négligés au départ de ce calcul.

2.3.2 LA BOUCLE DE CONTRE REACTION

La boucle de contre réaction va, dans un premier temps, nous servir à ajuster le gain entre la tension de sortie V_s et la tension de référence V_{ref} grâce au réseau de résistance R_{fb1} et R_{fb2} .

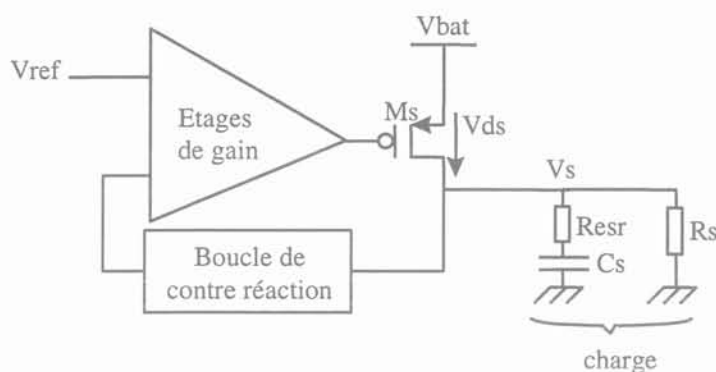
Nous en profitons aussi pour introduire un zéro dans la fonction de transfert en boucle ouverte du régulateur en positionnant le condensateur C_{fb} en parallèle sur la résistance R_{fb1} . Nous avons alors :

$$Z_{fb} = \frac{1}{2\pi \cdot R_{fb1} \cdot C_{fb}} \approx 270kHz$$

Afin d'améliorer la précision sur la tension de sortie V_s , nous avons été amenés à modifier cette boucle pour conserver le zéro introduit par la capacité de sortie C_s sans pour autant dégrader la précision.

En effet, si nous calculons tout d'abord l'impédance de sortie dans le cas de la figure F 2.3-5, nous trouvons :

$$Z_{imp_s}(p) = \frac{R_s \cdot (1 + Re_{sr} \cdot Cs \cdot p)}{1 + (Re_{sr} + R_s) \cdot Cs \cdot p}$$



F 2.3-5 : Principe d'un LDO

On peut noter que $R_s \gg Resr$, d'où

$$\text{eq. 2-4 } Z_{imp_s}(p) = \frac{R_s \cdot (1 + Resr \cdot Cs \cdot p)}{1 + Cs \cdot R_s \cdot p}$$

D'après l'équation eq. 2-4, il apparaît un pôle et un zéro positionnés respectivement en

$$P0 = -\frac{1}{2\pi \cdot Cs \cdot R_s} \text{ et } Z0 = -\frac{1}{2\pi \cdot Resr \cdot Cs}$$

Si on prend $1\mu\text{F}$ pour la capacité de sortie Cs et si l'on suppose que l'esr de cette capacité peut varier entre $10\text{m}\Omega$ et $600\text{m}\Omega$, on obtient :

$$Z0_{Resrmin} \approx 16\text{MHz} \text{ et } Z0_{Resrmax} = 265\text{kHz}$$

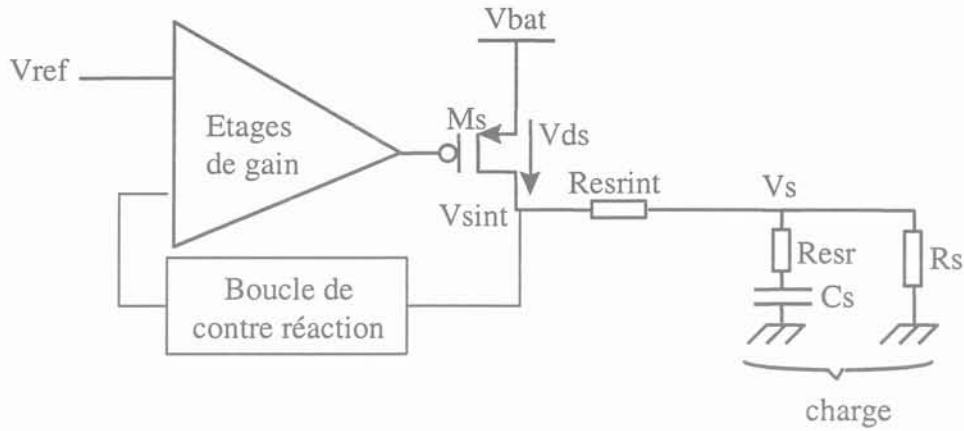
Le zéro introduit va donc se déplacer de plusieurs décades suivant la valeur de l'esr de la capacité de sortie Cs , ce qui rend son utilisation difficile pour aider à stabiliser le système.

Pour abaisser la fréquence de ce zéro nous pouvons ajouter une résistance intégrée $Resrint$ entre le drain du transistor de sortie et la sortie du régulateur (fig. F2.3-6). En effet l'impédance de sortie devient alors :

$$Z_{imp_s}(p) = \frac{R_s + Re_{sr\ int} + (Re_{sr} + Re_{sr\ int}) \cdot R_s \cdot Cs \cdot p}{1 + R_s \cdot Cs \cdot p}$$

On peut noter que $R_s \gg Resrint$, d'où

$$\text{eq. 2-5 } Z_{imp_s}(p) = \frac{R_s \cdot [(Re_{sr} + Re_{sr\ int}) \cdot Cs \cdot p + 1]}{1 + R_s \cdot Cs \cdot p}$$



F2.3-6 : LDO avec une esr interne

L'équation eq. 2-5 de l'impédance de sortie du régulateur définit toujours un pôle et un zéro. La position du pôle n'a pas changé, par contre le zéro se situe maintenant en :

$$Z_0 = -\frac{1}{2\pi \cdot (Resr + Resrint) \cdot Cs}$$

L'esr interne Resrint vient donc s'ajouter à la valeur de l'esr de la capacité de sortie Cs dans la valeur du zéro de sortie, ces deux résistances sont donc vues en série.

En gardant les valeurs précédentes et en prenant Resrint=100mΩ, nous trouvons maintenant :

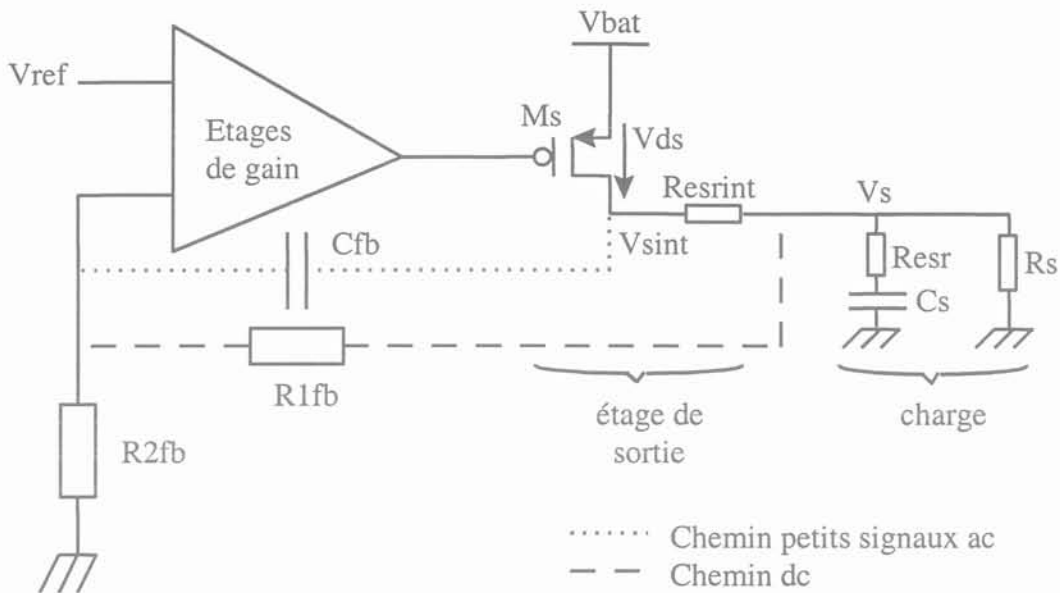
$$Z_{0Resrmin} \approx 1.4\text{MHz} \text{ et } Z_{0Resrmax} \approx 230\text{kHz}$$

Nous pouvons alors utiliser le zéro introduit par l'esr de la capacité de sortie dans la bande passante du régulateur quelle que soit sa valeur et ainsi faciliter l'étude de la stabilité de ce système.

Malgré tout cette technique apporte un inconvénient majeur. La régulation de la tension de sortie du régulateur se fait sur le nœud Vsint et l'introduction de cette résistance entre les nœuds Vsint et Vs amène une imprécision sur la tension de sortie régulée qui correspond à la différence de potentiels aux bornes de cette résistance.

Dans notre cas, en gardant les valeurs précédentes et pour un courant de sortie de 100mA, nous arrivons à 10mV soit une imprécision de 0.4% pour une tension de sortie de 2.8V alors que la précision demandée sur la tension de sortie est de ±1.55%.

Pour pallier ce problème nous nous proposons de séparer la boucle de contre réaction en deux chemins, l'un pour les signaux continus DC, et l'autre pour les petits signaux AC comme le montre la figure F2.3-7.



F2.3-7 : Boucle de contre réaction

L'avantage d'un tel système est qu'il permet de conserver l'effet bénéfique de la résistance R_{srint} ajoutée au circuit sur la stabilité par l'intermédiaire du zéro de sortie sans pour autant dégrader la précision sur la tension de sortie.

Toutefois, ce système nous oblige à utiliser une boucle de contre réaction comprenant un réseau de résistances à la place d'une boucle simple. Ceci aura pour effet d'augmenter la surface de silicium du circuit intégré ainsi que la consommation du régulateur.

$$I_{CONSO_{R1fb}} = \frac{V_{sint} - V_{ref}}{R1fb} = 3\mu A \quad \text{si } V_s = 2.8V, V_{ref} = 1.2V \text{ et } R1fb = 533k\Omega.$$

De plus l'intégration de la résistance R_{srint} avant la boucle DC diminue la tension drain/source du transistor de sortie M_s . Comme cette valeur doit restée suffisamment importante pour saturer ce transistor, la valeur de R_{srint} est limitée.

2.3.3 MOS DE SORTIE

Comme nous allons le voir au cours de ce paragraphe, de part son rapport W/L important qui lui permet de sortir un courant de 100mA, ce transistor est un élément assez particulier. Nous commencerons par calculer la valeur de sa largeur qui permet effectivement d'obtenir un courant I_s important, puis nous expliquerons comment dessiner les masques qui permettent la fabrication de cette partie du régulateur.

La largeur est directement liée aux deux paramètres les plus importants du LDO, le courant de sortie maximum en fonctionnement normal et le drop-out minimum, nous

déterminerons donc W à partir de ces deux caractéristiques. Nous prendrons pour sa longueur la valeur minimale, 0.6μ , car il n'y a aucune contrainte sur cette dimension.

- Calcul de W à partir du courant de saturation des transistors PMOS

La technologie donne $I_{sat} = -0.25\text{mA}/\mu\text{m}$ pour $L = 0.6\mu\text{m}$, $V_{gs} = -5\text{V}$ et $V_{ds} = -5\text{V}$ (tableau T 1.3-2), donc pour sortir un courant de 100mA , il faut un transistor de largeur W de $400\mu\text{m}$.

Notons que nous n'aurons jamais $V_{ds} = -5\text{V}$, la largeur W devra donc être supérieure à $400\mu\text{m}$.

- Calcul de W à partir du drop-out minimum

Ce transistor doit rester dans son régime saturé, pour cela ses tensions drain/source V_{ds} , grille/source V_{gs} et de seuil V_t doivent respecter l'équation suivante :

$$V_{ds} \geq V_{gs} - V_t$$

Le courant qui traverse ce transistor, I_{ds} , et qui est aussi le courant de sortie I_s , est alors régi par l'équation :

$$I_{ds} = K_p \cdot \frac{W}{L} \cdot (V_{gs} - V_t)^2 \quad \text{soit} \quad \frac{W}{L} = \frac{I_{ds}}{K_p \cdot (V_{gs} - V_t)^2}$$

Il vient alors

$$\text{eq. 2-6} \quad \frac{W}{L} \geq \frac{I_{ds}}{K_p \cdot V_{ds}^2}$$

Or dans notre cas

$$\text{eq. 2-7} \quad V_{ds} = V_{dropout_{min}} - (R_{e\ sr\ int} + R_{accès}) \cdot I_s$$

En remplaçant ce terme V_{ds} dans l'équation eq. 2-6 par son expression eq. 2-7, il vient

$$\frac{W}{L} \geq \frac{I_{ds}}{K_p \cdot [V_{dropout_{min}} - (R_{e\ sr\ int} + R_{accès}) \cdot I_s]^2}$$

Avec $I_{ds} = I_s = 100\text{mA}$, $V_{dropout_{min}} = 200\text{mV}$,

$R_{e\ sr\ int} = 300\text{m}\Omega$, $R_{accès} = 100\text{m}\Omega$, ces valeurs sont maximisées car nous connaissons mal leurs dispersions en process et en température

$$\text{et } K_p = \frac{\mu_p \cdot C_{ox}}{2} = \frac{3.38 \cdot 10^{-5}}{2} = 1.69 \cdot 10^{-5},$$

on trouve $\frac{W}{L} \approx 231140$, ce qui donne $W \geq 140\text{mm}$

Pour être sûr de rester en régime saturé quels que soient les cas, nous prenons finalement $W=150\text{mm}$.

- Dessin des masques du PMOS de sortie

Avec de telles dimensions, le dessin des masques de ce transistor relève d'un cas particulier et cette partie du régulateur constitue une cellule à part.

Pour obtenir une cellule raisonnable, le PMOS de sortie est divisé en transistors élémentaires qui sont positionnés en forme de matrice. La longueur L de chaque transistor est celle du transistor global alors que leur largeur W correspond à la largeur totale du PMOS de sortie divisée par le nombre de transistors élémentaires.

Au dessus, des capots de métaux permettent de relier entre elles d'une part toutes les zones actives sources et d'autre part toutes les zones actives drain.

Les grilles sont quant à elles faites en polysilicium, et sont connectées ensemble par des lignes de polysilicium entre chaque rangée de transistors élémentaires.

- Sortie KELVIN

Cette sortie est parallèle à la sortie V_s mais comme aucun courant n'en est tirée, elle permet lors des tests de connaître la valeur de tension de sortie indépendamment des résistances introduites par les accès ou les mesures.

2.4 COMPENSATION DYNAMIQUE

Le premier critère pour le bon fonctionnement du LDO fonctionne est la stabilité. Au cours de ce paragraphe, nous rappellerons tout d'abord quels sont les critères de stabilité pour les systèmes bouclés. Nous exposerons ensuite les méthodes de stabilisation habituellement utilisées pour les régulateurs linéaires et nous terminerons en expliquant la méthode qui a été développée dans notre cas.

2.4.1 RAPPEL SUR LA STABILITE DES SYSTEMES BOUCLES

Commençons par rappeler les critères de stabilité et les définitions des marges qui permettent d'en déduire le degré.

2.4.1.1 Critères de stabilité

La stabilité d'un système bouclé s'étudie à partir de son gain et du déphasage qu'il introduit entre son entrée et sa sortie lorsqu'il est en boucle ouverte. Cette caractéristique est donc fonction du comportement en fréquence du système et se déduit des diagrammes représentant sa réponse en fréquence en boucle ouverte. Nous énoncerons ici uniquement le critère simplifié dans le plan de Bode :

Un système à déphasage minimal est stable en boucle fermée si en boucle ouverte son gain est inférieur à 0dB quand sa phase a tourné de 180° .

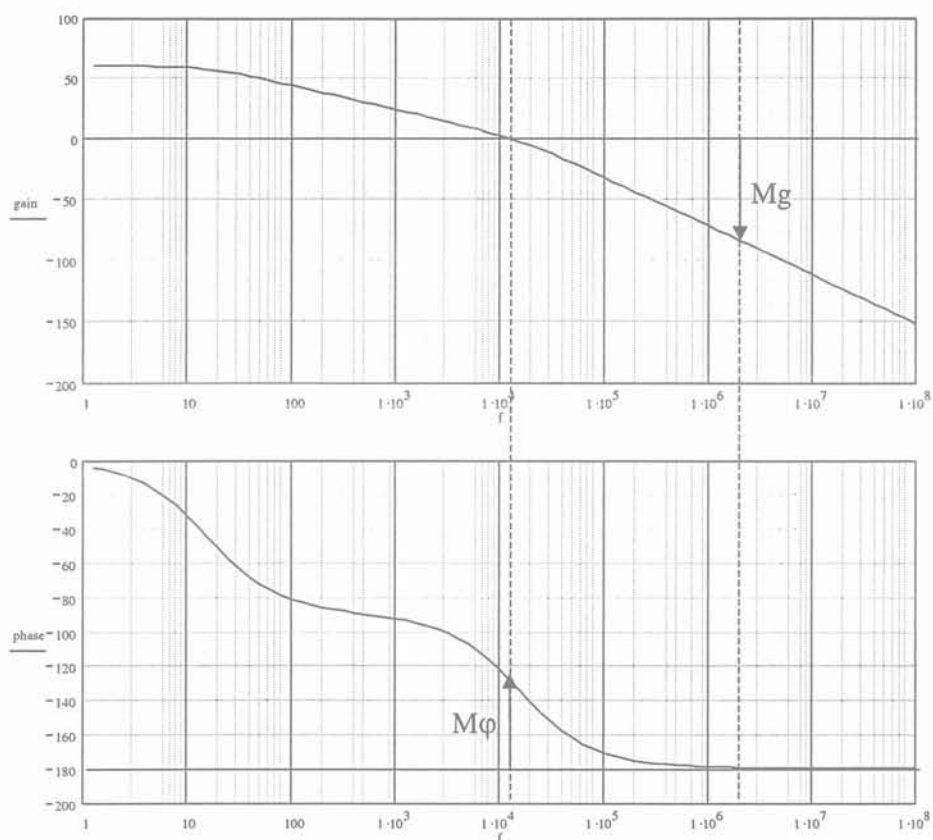
Les critères simplifiés dans les plans de Nyquist et de Black ainsi que le critère général de Nyquist et le théorème de Cauchy sur lequel il est basé sont donnés dans [Carfort76 – Chapitre V] et [Eschauzier96 – Chapitre 3.1].

2.4.1.2 Degré de stabilité

Dans ce paragraphe nous allons définir le degré de stabilité d'un système, car celui-ci peut être plus ou moins proche de son point d'instabilité.

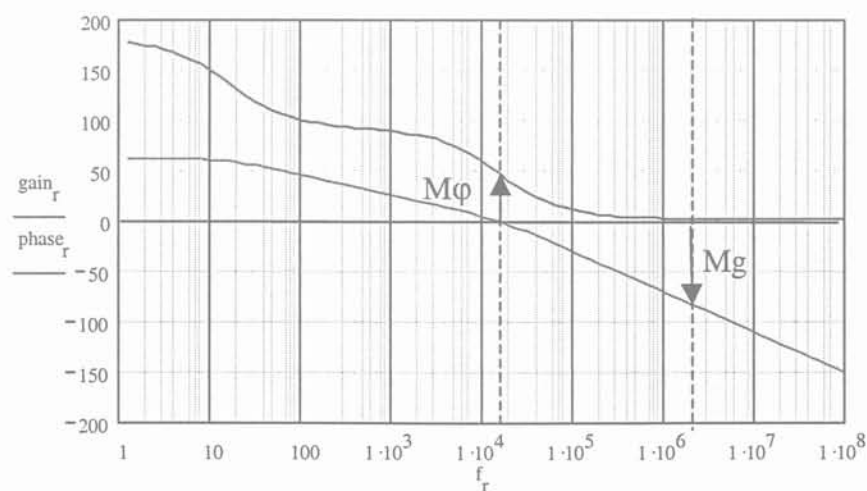
Pour garantir un certain degré de stabilité dans tous les cas, deux marges sont définies, elles correspondent à la distance du gain et de la phase du point critique. La marge de phase M_φ est la différence entre -180° et la valeur de la phase lorsque le gain vaut 0dB. La marge de gain M_g correspond à la différence entre la valeur du gain pris quand la phase vaut -180° et 0dB. Ces deux valeurs se lisent directement sur le diagramme de Bode comme le montre la figure F2.2-5.

Pour conserver un système stable, nous devons avoir $M_\varphi \geq 45^\circ$ et $M_g \geq 12\text{dB}$ pour les cas typiques, mais pour les pires cas la similitude entre l'étude AC et l'étude transitoire nous permet de considérer que les systèmes sont stables tant que $M_\varphi \geq 22^\circ$ si $M_g \geq 40\text{dB}$ et $M_g \geq 8\text{dB}$ si $M_\varphi \geq 40^\circ$.



F2.4-1 : Graphes de Bode représentant le gain, la phase, $M\phi$ et Mg d'un système

Nous noterons que dans le cas des graphes obtenus par simulation ELDO, la phase débute à 180° et non à 0° car le signal entre sur la borne négative de l'amplificateur. Les marges de phase et de gain sont donc lues sur le même graphe comme l'illustre la figure F2.4-2.



F2.4-2 : Représentation du gain et de la phase d'un système équivalente à ce qui serait obtenue avec le simulateur ELDO

2.4.2 PRINCIPE DE COMPENSATION D'UN REGULATEUR LINEAIRE

Nous allons maintenant nous intéresser à la stabilisation des régulateurs linéaires de type LDO en partant d'un cas classique sans compensation, puis en montrant au fur et à mesure pourquoi il faut placer une capacité en sortie du régulateur et utiliser une compensation en interne.

2.4.2.1 Définition des pôles sans compensation

Pour obtenir un système stable, nous cherchons à contrôler le gain et la phase de façon à ce que ceux-ci répondent aux critères énoncés précédemment. Le comportement en fréquence du gain et de la phase dépend directement de la position des pôles et des zéros.

Dans les cas les plus classiques, les LDO possèdent trois étages de gain : le différentiel d'entrée, la source commune et l'étage du transistor de sortie. Considérons tout d'abord le cas d'un régulateur linéaire sans capacité de sortie ni compensation. En interne chaque étage introduit un pôle sur sa sortie. Si nous ne regardons que les principaux pôles, nous pouvons alors en dénombrer deux :

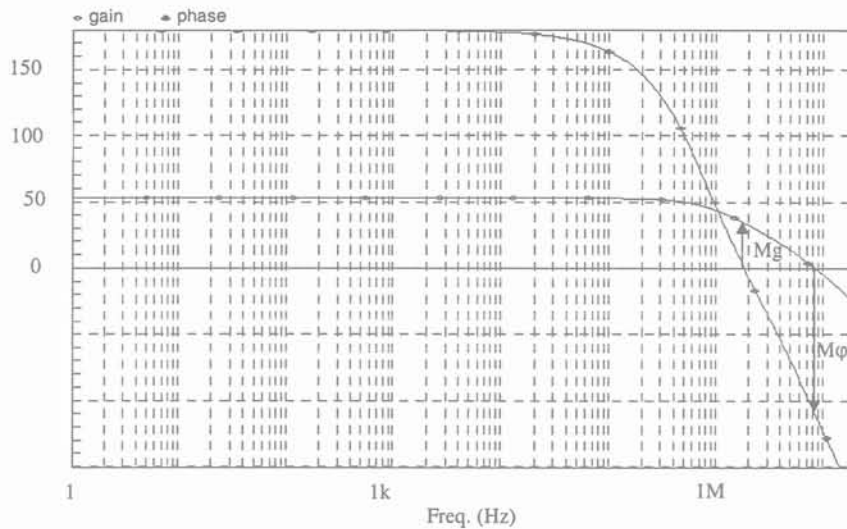
- Pa : Pôle introduit par la capacité parasite de grille du transistor de sortie, qui correspond au nœud du drain du transistor de source commune et à la grille du transistor de sortie. Nous notons ce pôle en premier car sa fréquence est la plus faible. En effet, les importantes dimensions du transistor de sortie amènent une capacité parasite importante sur ce nœud et donc un pôle basse fréquence.
- Pb : Pôle en sortie de la paire différentielle.

Ce deuxième pôle est celui du nœud qui se situe entre la sortie du différentiel et la grille du transistor monté en source commune. Dans ce cas, ce sont les drains du transistor d'entrée (MIDIFF2, fig. F 2.3-1 a)), de la charge active (MLOAD2), la grille du transistor en source commune ainsi que la résistance de clamp qui composent la capacité de ce nœud.



Ces pôles se situent à hautes fréquences mais restent relativement proches les uns des autres, et comme il n'y a pas de pôle dominant, les critères de stabilité ne sont pas respectés.

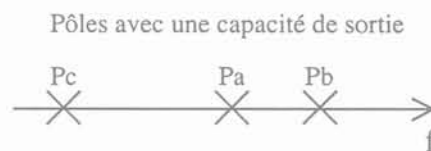
En effet comme le montre la courbe obtenue par simulation ELDO pour ce cas, figure F2.4-3, la marge de phase vaut dans ce cas -110° .



F2.4-3 : Gain et phase obtenus avec une simulation ELDO pour un LDO sans compensation interne et sans capacité en sortie
 $Mg = -35\text{dB}$ et $M\varphi = -110^\circ$

2.4.2.2 LDO avec un condensateur externe

Une première solution pour stabiliser le régulateur est de créer un pôle dominant P_c en introduisant une capacité en sortie du régulateur. Comme nous allons le voir, la valeur de cette capacité ne permet pas de l'intégrer, il s'agit donc d'un composant externe.



F2.4-4 : Position relative des pôles d'un LDO avec une capacité de sortie mais sans compensation interne

De quelle valeur avons nous besoin pour cette capacité ?

Par simplicité nous considérons dans un premier temps que la fonction de transfert en boucle ouverte du régulateur comprend uniquement un pôle principal P_c , pôle dû à la capacité de sortie, et un pôle secondaire qui sera P_a car celui-ci est le suivant après P_c . Dans les calculs suivants, nous ne prenons pas en compte le zéro introduit par la résistance série de C_s car celui-ci se trouve au-delà de f_{Pa} .

- P_c : Pôle dominant, $P_c = \frac{1}{R_s \cdot C_s}$ et $f_{Pc} = \frac{1}{2 \cdot \pi \cdot R_s \cdot C_s}$

Sa position dépend de la capacité de sortie C_s et du courant de sortie I_s .

- P_a dépend de la valeur de l'impédance sur la grille du transistor de puissance. Habituellement la fréquence f_{Pa} de ce pôle se situe aux alentours de 100kHz.

Pour que le régulateur soit stable il faudra donc que ce système de deuxième ordre se comporte comme un système du premier ordre jusqu'à sa fréquence de transition. Ceci revient à dire que le gain doit être inférieur à 0dB avant le deuxième pôle P_a .

Calculons maintenant la position du pôle P_c permettant de garantir la stabilité :

Nous voulons d'une part que le gain soit inférieur à 0dB pour $f_{Pa}=100\text{kHz}$.

D'autre part, pour assurer une bonne réjection d'alimentation, le gain DC est fixé par le cahier des charges à 55dB.

Sachant alors que la pente entre les pôles P_c et P_a est de -20dB/dec puisque P_c est le premier pôle, nous en déduisons que P_c doit se trouver trois décades avant P_a , soit à 100Hz.

Finalement calculons la valeur de capacité qui donne ce pôle P_c :

Pour une tension de sortie V_s de 2.8V et un courant de sortie I_s de 100mA, nous avons une résistance de sortie R_s de 28Ω .

Le pôle de sortie est donné par

$$P_c = \frac{1}{R_s \cdot C_s}, \text{ soit en fréquence } f_{Pc} = \frac{1}{2 \cdot \pi \cdot R_s \cdot C_s}$$

$$\text{De cette dernière équation, nous en déduisons } C_s = \frac{1}{2\pi \cdot R_s \cdot f_{Pc}} \Rightarrow C_s \geq 57\mu\text{F}$$

Cette valeur de capacité est très importante et très coûteuse en prix et en place sur la carte et nous ne pouvons pas nous permettre d'utiliser des valeurs de cet ordre de grandeur pour la capacité de sortie du régulateur. Les pôles secondaires ne seront donc jamais en dessous de la fréquence de transition pour une capacité de sortie de taille raisonnable. Nous allons donc ajouter une compensation en interne.

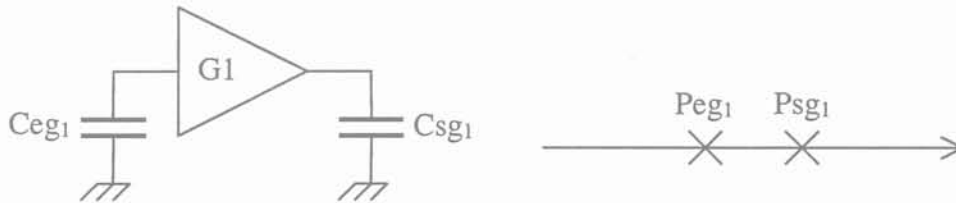
Plus la capacité de sortie C_s est de valeur faible, plus le coût de l'électronique est faible, mais plus la stabilité est difficile à obtenir.

2.4.2.3 LDO avec compensation Miller

La compensation interne classiquement utilisée est celle dite de compensation de Miller. Dans ce paragraphe, nous rappellerons son principe et ses conséquences.

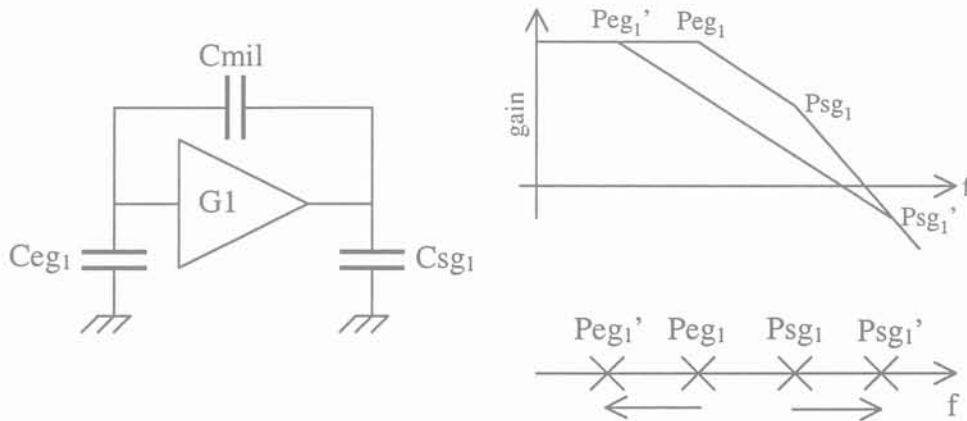
2.4.2.3.1 Rappel sur la compensation Miller

Prenons un étage de gain quelconque $G1$ possédant un pôle en entrée et un en sortie. Ces deux pôles sont représentés respectivement par les capacités C_{eg1} et C_{sg1} sur la figure F2.4-5. Pour cet exemple nous supposons que le pôle d'entrée est positionné plus bas en fréquence que le pôle de sortie.



F2.4-5 : Etage de gain quelconque sans compensation

Si nous ajoutons une capacité C_{mil} entre l'entrée et la sortie de cet étage $G1$, le pôle d'entrée P_{eg1} diminue en fréquence et le pôle de sortie P_{sg1} augmente en fréquence, cet éloignement des pôles, appelé pole splitting, qui est dû à l'effet Miller [Hogervorst96 – Chapitre 5.3.1], [Eschautier95 – Chapitre 4.3].



F2.4-6 : Etage de gain compensé par une capacité Miller
 P_{eg1} se déplace en P_{eg1}' et P_{sg1} en P_{sg1}'

Cet écartement des pôles d'entrée et de sortie de l'étage de gain $G1$ varie avec la valeur de la capacité C_{mil} et la valeur du gain de l'étage sur lequel il est appliqué.

2.4.2.3.2 Zéro Miller

L'inconvénient de cette méthode de compensation est qu'elle introduit aussi un zéro à partie réelle positive. L'apparition de ce zéro est démontrée dans [Eschauzier95 – Chapitre 6.4].

Il existe cependant différentes solutions permettant de limiter son effet. Celle que nous utilisons dans le cas des LDO consiste à insérer une résistance en série avec la capacité Miller C_{mil} . Pour annuler complètement l'effet de ce zéro, la résistance doit être proche de $1/g_m$, où g_m est la transconductance de l'étage de sortie [Gray82], si le courant dans cet étage varie cette transconductance n'est pas constante alors que la résistance ajoutée reste fixe. L'annulation totale de ce zéro à partie réelle positive n'est donc pas totalement possible directement avec cette technique.

D'autres méthodes existent, elles sont données dans [Ahuja83] et [Hogervorst92] leurs avantages et inconvénients sont détaillés dans [Eschauzier95 – Chapitre 7.2].

2.4.3 APPLICATION AU LDO EN TECHNOLOGIE CMOS

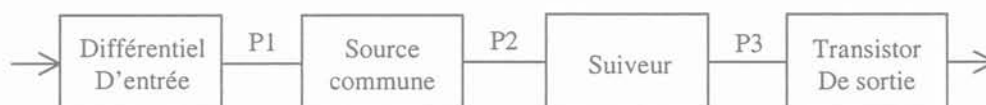
Nous allons maintenant nous intéresser à la méthode de compensation utilisée dans notre cas pour obtenir un régulateur stable quelles que soient les conditions et notamment la valeur du courant de sortie.

Pour cela nous commencerons par déterminer la position des pôles en considérant dans un premier temps qu'il n'y a aucune compensation en interne et pas de condensateur en sortie du LDO. A partir de là, nous définirons les pôles sur lesquels nous appliquerons la compensation Miller ainsi que la façon dont évoluent alors leurs positions relatives pour un courant de sortie donné. Puis nous montrerons les changements de position de ces pôles en fonction du courant de sortie I_s , quel est le problème rencontré et enfin quelle solution nous y avons apportée.

2.4.3.1 Définitions des pôles et des zéros

Pour définir la position des pôles internes, nous allons nous intéresser à un cas sans compensation et sans condensateur en externe. En ne conservant que les pôles principaux, nous avons :

- Pôle P1
Ce pôle est dû à l'impédance sur le nœud entre la sortie du différentiel et la grille du transistor monté en source commune.
- Pôle P2
Ce deuxième pôle correspond au nœud entre le drain du transistor monté en source commune et la base du transistor bipolaire monté en suiveur.
- Pôle P3
Ce pôle correspond au nœud entre l'émetteur du transistor bipolaire et la grille du transistor de sortie.



Pour calculer la position de ces pôles, il faut calculer l'impédance sur ces nœuds, soit d'une part la capacité parasite totale, puis dans un second temps la résistance totale qui se trouvent sur ces nœuds.

- Pour le pôle P1

Dans le cas de ce pôle, les condensateurs parasites et les résistances sur ce nœud sont générés par les composants M_{gain} , transistor monté en source commune, M_{CASC2} , transistor cascode, M_{L2} , charge active, et la résistance R_{clamp} .

Pour le transistor M_{gain} , monté en source commune, il s'agit de toutes les capacités relatives à sa grille : C_{gs} (capacité grille/source), C_{gd} (capacité grille/drain).

Pour un transistor MOS saturé, ces capacités valent :

$$\text{eq. 2-8 } C_{gs} = C_{rec} + \frac{2}{3} \cdot C_{ox} \cdot W \cdot L_e$$

$$\text{eq. 2-9 } C_{gd} = C_{rec}$$

avec C_{rec} : Capacité parasite de recouvrement, $C_{rec} = C_{ox} \cdot W \cdot R_{ec}$

$$C_{ox} : \text{Capacité surfacique d'oxyde, } C_{ox} = \frac{\epsilon_0 \cdot \epsilon_{SiO_2}}{e_{ox}}$$

$$\text{Rec : Recouvrement, } Re c = \frac{Ld - Le}{2}$$

Le : Longueur électrique du transistor, $Le = Ld - \Delta L$

$$\text{et } \epsilon_0 = 8.84 \cdot 10^{-12} \text{ F/m, } \epsilon_{SiO2} = 3.9,$$

Dimensions du transistor, $W = 20 \mu\text{ m}$, $Ld = 1 \mu\text{ m}$,

Paramètres technologiques, $\Delta L = 0.08 \mu\text{ m}$, $e_{ox} = 120 \text{ \AA m}$,

Les équations eq. 2-8 et eq. 2-9 donnent alors $Cg_{théo} = Cgs_{théo} + Cgd_{théo} \approx 38 \text{ fF}$.

Après une simulation, le fichier texte obtenu regroupe parmi les résultats les valeurs des condensateurs parasites. Ceci nous permet de vérifier nos calculs. Dans ce cas la simulation donne

$$Cg_{simu} = Cgs_{simu} + Cgd_{simu} = 45 \text{ fF}$$

Pour les transistors M_{L2} (charge active) et M_{CASC2} (transistor cascode), les condensateurs parasites qui affectent le nœud concerné sont ceux de grille/drain et drain/substrat pour la charge active ou drain/caisson pour le cascode.

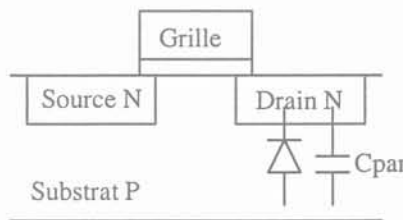
Capacité grille/drain

$$Cgd = Crec$$

La charge active est un transistor NMOS de dimensions $W/L=40/2$, avec les paramètres précédents nous obtenons donc $Cgd_{théo}=4.6 \text{ fF}$ et $Cgd_{simu}=4.4 \text{ fF}$.

Capacité drain/substrat ou capacité drain/caisson

Une méthode de calcul utilise la capacité de diffusion qui correspond à la capacité de la diode de jonction, fig. F 2.4-7.



F 2.4-7 : Coupe simplifiée d'un transistor NMOS

$$\text{eq. 2-10} \quad Cpar = Peri \cdot Cso + Aire \cdot Cjo$$

Avec $Peri = 2 \cdot (W + Ldiff)$, et $Aire = W \cdot Ldiff$

Pour les NMOS $Cso=3.26 \text{ \AA}$, $Cjo=792 \mu$

Pour les PMOS $C_{so}=3.5\text{\AA}$, $C_{jo}=818\mu$

Dans cette technologie $L_{diff}=1.45\mu\text{m}$, ce qui donne pour ce même transistor : $C_{db_{théo}}=73\text{fF}$ et $C_{db_{simu}}=63\text{fF}$.

Dans chacun de ces cas, les calculs donnent bien des valeurs du même ordre de grandeur que les simulations. Dans la suite de cette étude nous ne donnerons plus que les résultats déduits du fichier de simulation.

Pour le transistor cascode, les résultats aboutissent à $C_{gd}=2.14\text{fF}$ et $C_{db}=23\text{fF}$ et pour la résistance R_{HVO1} à $C_{R}=29\text{fF}$.

Finalement la capacité totale sur ce nœud est d'environ 170fF .

La partie résistive sur ce nœud est donnée par les conductances des transistors M_{L2} charge active, et M_{CASC2} , cascode, la résistance R_{clamp} et l'impédance du transistor M_{clamp} selon la formule suivante :

$$\frac{1}{R_{P1}} = \frac{1}{R_{clamp} + \frac{1}{\frac{g_{m_{Mclamp}}}{g_{ds_{Mclamp}}}}} + g_{ds_{M12}} + g_{ds_{Mcasc2}}$$

Les simulations donnent : $R_{clamp}=300\text{k}\Omega$, $G_{m_{Mclamp}}=1.43^e-5\text{A/V}$, $G_{ds_{Mclamp}}=1.137^e-8\text{A/V}$,
 $G_{ds_{M12}}=1.087^e-7\text{A/V}$, $G_{ds_{Mcasc2}}=9.21^e-7\text{A/V}$

Soit $R_{P1}=270\text{k}\Omega$

Le pôle P1 se situe donc à la fréquence f_{P1}

$$f_{P1} = \frac{1}{2 \cdot \pi \cdot C_{P1} \cdot R_{P1}} = 3.4\text{MHz}$$

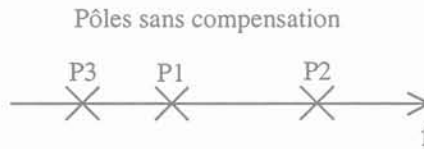
- En ce qui concerne le pôle P2 :

Les éléments sur ce nœud, drain du transistor de gain et base du transistor suiveur, sont de faibles dimensions, en conséquence la capacité parasite de ce nœud reste de valeur faible, l'impédance est aussi relativement faible. Une étude similaire à la précédente permet de déterminer la position de ce pôle, autour de 20MHz .

- Pour le pôle P3 :

Les dimensions du transistor de sortie étant particulièrement importantes, $W/L=150\text{mm}/0.6\mu$, la capacité liée à la grille de ce transistor est prépondérante sur ce nœud. Le calcul et la simulation donnent une capacité de 185pF. Bien que la partie résistive de l'impédance soit faible, 294Ω , ce pôle reste le premier pôle de système avec une fréquence de 2.8MHz.

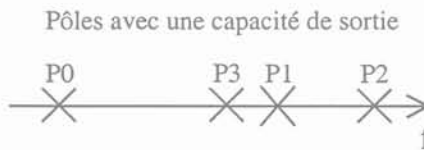
La figure F2.2-5 représente l'ordre d'apparition de ces pôles pour des fréquences croissantes.



F2.4-8 : Position relative des pôles de notre LDO sans capacité de sortie ni compensation interne

A ces pôles s'ajoutent le pôle P0 et le zéro Z0 qui sont introduits par la capacité de sortie, ainsi que le zéro Zfb de la boucle de contre réaction. Comme nous l'avons vu, le pôle de sortie est le pôle dominant du système, le zéro Zfb de la boucle de contre réaction est placé aux alentours de 270kHz et le zéro de sortie Z0 évolue en fonction de la valeur de l'ESR de la capacité de sortie entre 230kHz et 1.4MHz.

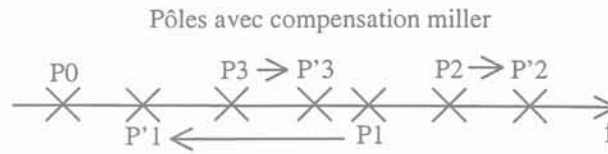
La valeur du condensateur de sortie n'étant pas suffisante pour stabiliser le régulateur, nous allons utiliser la compensation de Miller en éloignant le pôle P1 des pôles P2 et P3.



F 2.4-9 : Position relative des pôles de notre LDO avec une capacité de sortie, sans compensation

Dans ce contexte nous allons séparer le pôle P1 des pôles P3 et P2 en appliquant le condensateur Miller entre le nœud de sortie de la paire différentielle et le nœud de sortie de l'étage suiveur. Ainsi les pôles P3 et P2 s'éloignent vers les hautes fréquences tandis que le

pôle P1 se rapproche des basses fréquences. Notons que les pôles P2 et P3 évoluent de la même façon par rapport à l'effet Miller car ils sont séparés par un étage suiveur.



F2.4-10 : Position relative des pôles de notre LDO avec une compensation Miller

Le choix du gain de l'étage de source commune et de la valeur du condensateur Miller permet d'ajuster les positions de ces pôles, mais le gain du transistor de source commune intervient aussi sur le PSRR du régulateur. Il s'agit donc de trouver un compromis entre la stabilité et le PSRR du LDO. Mais comme nous allons maintenant le voir, ceci peut s'avérer difficile car les positions des pôles dépendent aussi du courant de sortie puisque chaque étage est polarisé de manière à faire évoluer l'impédance, et donc le courant de polarisation de l'étage, en fonction du courant de sortie (cf. paragraphe 2.3.1 L'Amplificateur).

2.4.3.2 Déplacement des pôles en fonction du courant de sortie dans notre cas

Le régulateur doit être stable quel que soit le courant de sortie, la compensation doit donc être valable sur toute la plage de I_s . Or la polarisation des étages de source commune et suiveur dépend du courant de sortie, ce qui signifie que les courants dans ces branches sont proportionnels au courant I_s .

Cette variation de courant entraîne une variation de l'impédance en sortie de chacun de ces étages. Il en découle un changement de position des pôles puisque ceux-ci dépendent des impédances sur les nœuds.

D'autre part, le gain de l'étage de source commune peut s'écrire selon l'équation suivante :

$$\text{eq. 2-11} \quad G_{M_{\text{gain}}} = \frac{g_{m_{M_{\text{gain}}}}}{\frac{1}{Rl} + g_{ds_{M_{\text{gain}}}}}$$

Avec g_m : transconductance du transistor, proportionnelle à $\sqrt{I_{ds}}$

Rl : charge vue par le transistor, qui varie à l'inverse du courant de sortie

G_{ds} : conductance de sortie du transistor, proportionnelle à I_{ds}

Où I_{ds} est le courant drain/source traversant le transistor M_{gain} , courant proportionnel au courant de sortie I_s .

Le gain du transistor monté en source commune, qui correspond au gain de l'étage sur lequel est appliquée la compensation Miller, évolue donc inversement au courant de sortie. Il en découle une variation de l'effet Miller et donc un déplacement des pôles plus ou moins prononcé en fonction du courant de sortie I_s .

Que se passe-t-il alors si le courant de sortie I_s diminue ?

- Pour le pôle P_0 :

La résistance de charge équivalente au courant de sortie augmente et la fréquence du pôle principal P_0 diminue.

- Pour le pôle P_1 :

L'impédance sur le nœud correspondant au pôle P_1 n'évolue pas en fonction du courant de sortie, par contre la fréquence de ce pôle varie car l'effet de la compensation Miller évolue en fonction du courant de sortie. Pour une valeur de condensateur de compensation donnée, si le courant de sortie diminue, le gain de l'étage de source commune augmente et la position du pôle P_1 diminue en fréquence.

- Pour le pôle P_2 :

La position du pôle P_2 évolue d'une part parce que l'impédance sur le nœud correspondant évolue en fonction du courant de sortie, et d'autre part car l'effet Miller varie avec I_s . Lorsque ce courant diminue, la variation de l'impédance a tendance à diminuer la fréquence du pôle P_2 , contrairement à la variation due à la compensation Miller.

- Pour le pôle P_3 :

La fréquence du pôle P_3 change aussi en fonction des variations de l'impédance sur le nœud correspondant à ce pôle et avec l'effet Miller. L'évolution de la position de ce pôle se fait de la même façon que pour le pôle P_2 .

Finalement les simulations de caractérisations nous ont montrées que :

- Pour un fort courant de sortie $I_s \approx 100\text{mA}$

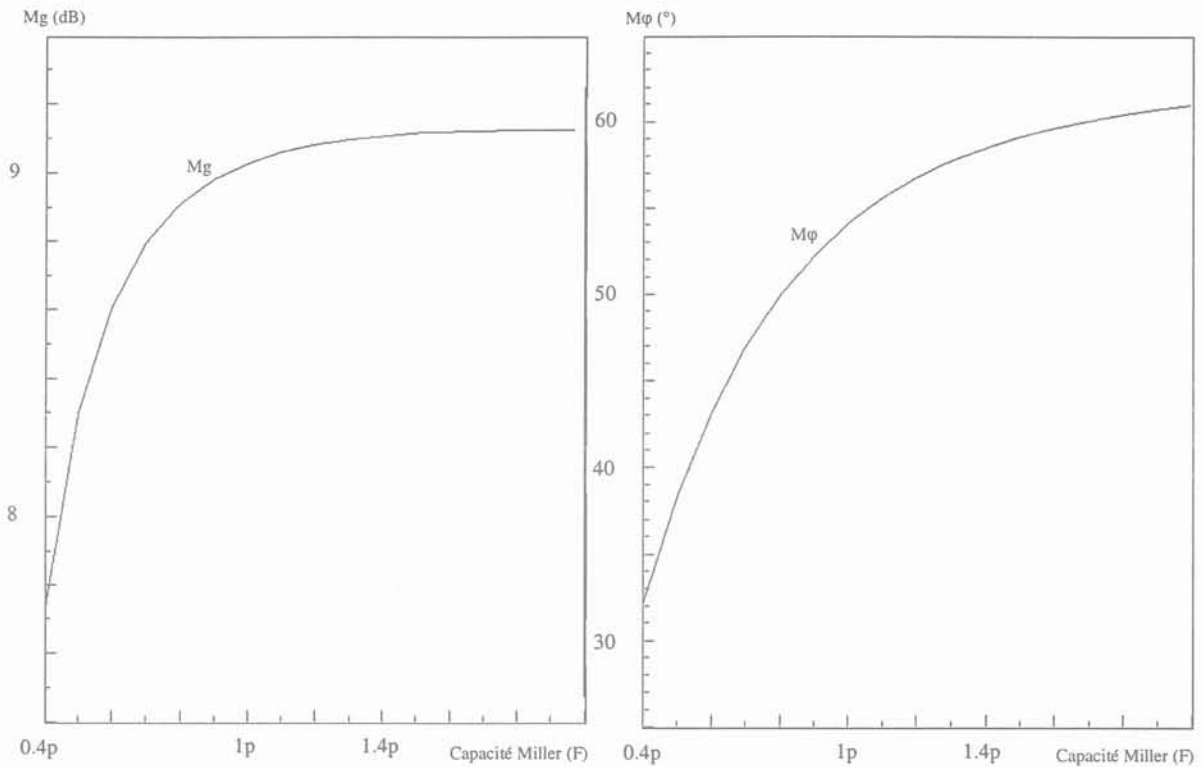
Le gain appliqué sur la compensation Miller sera faible mais suffisant pour stabiliser le système si la valeur du condensateur est assez grande.

- Par contre, à faible courant de sortie, $I_s \ll 100\text{mA}$

Le gain appliqué sur la compensation est alors important, et l'effet Miller est d'autant plus prononcé que le condensateur de compensation a une valeur élevée. L'évolution des pôles est telle que le système entre dans une zone instable si le pôle P1 s'approche trop du pôle P0.

La figure F 2.4-11 montre la variation en fonction de la valeur du condensateur de compensation des marges de gain M_g et de phase M_ϕ dans un cas de process et de courant de sortie ($I_s=100\text{mA}$) critique pour M_g .

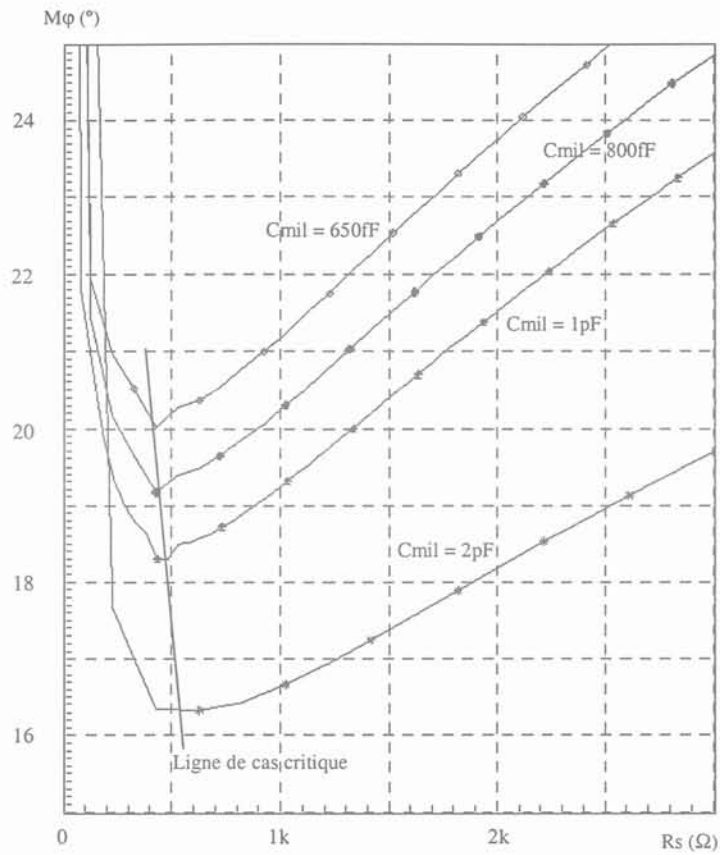
La marge de gain M_g est minimale lorsque le courant de sortie I_s est grand. Elle devient trop faible pour assurer la stabilité du régulateur si la capacité du condensateur de compensation est faible.



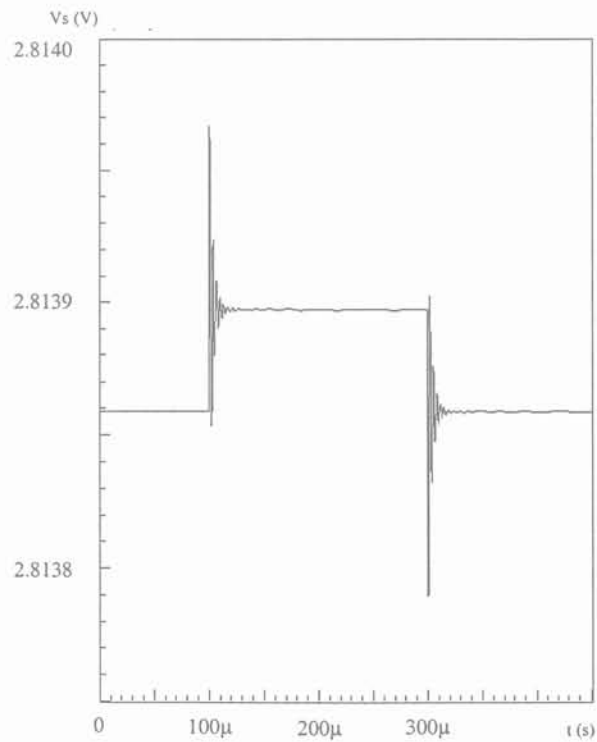
F 2.4-11 : Marges de gain (M_g) et de phase (M_ϕ) en fonction de la valeur du condensateur de compensation. Dans ce cas, la stabilité est meilleure si cette capacité est élevée

Ce cas critique pour la marge de gain M_g ne correspond pas au cas le plus défavorable pour la marge de phase M_ϕ . Celui-ci est obtenu pour un autre cas process et pour un courant de sortie intermédiaire, comme le montre la figure F 2.4-12 qui représente M_ϕ en fonction de la résistance de charge pour différentes valeurs du condensateur de compensation.

D'après ces courbes, obtenues par simulation, la marge de phase est correcte lorsque la valeur du condensateur de compensation est faible, alors que la marge de gain demande un condensateur de valeur plus élevée. Nous avons vérifié que les conditions de stabilité n'étaient pas suffisantes si le condensateur avait pour valeur 650fF, valeur qui correspond à une marge de phase correcte, mais à une marge de gain un peu faible, en faisant une simulation transitoire dans ces mêmes conditions et pour laquelle le courant de sortie varie brutalement. La courbe alors obtenue, figure F 2.4-13, montre alors la variation engendrée sur la tension de sortie V_s . Celle-ci comporte des oscillations de faible amortissement au moment des transitions qui pourraient conduire à une instabilité du régulateur.



F 2.4-12 : $M\phi$ en fonction de R_s pour plusieurs valeurs du condensateur de compensation. Pour garder de bonnes conditions de stabilité, la capacité doit être faible, mais le cas critique ($M\phi$) varie en fonction du courant de sortie si cette capacité change



F 2.4-13 : Simulation transitoire : I_s varie brutalement, la courbe représente les variations engendrées sur V_s . Des oscillations apparaissent lors des transitions

Finalement les résultats de caractérisation nous ont montré que pour compenser ce système, nous aurions besoin d'une compensation forte lorsque le courant de sortie est important (100mA) et d'une compensation faible lorsque celui-ci est moins élevé (<50mA).

Un régulateur stable pour un certain courant de sortie peut donc présenter une instabilité pour un courant de sortie très différent. Dans notre cas, il est difficile de trouver une compensation qui fasse un compromis pour toute la plage de courant de sortie.

Ceci nous a amené à développer un système de compensation dynamique dans lequel nous détectons le courant de sortie, nous permettant ainsi de basculer entre deux valeurs de compensation.

2.4.3.3 Méthode développée pour la compensation du LDO CMOS

Au vu de ces constatations, il apparaît clairement que la stabilisation d'un régulateur de tension devient de plus en plus difficile si la plage de courant de sortie disponible augmente, ou, comme dans notre cas, lorsque la technologie utilisée engendre des capacités parasites importantes sur les transistors.

L'idée que nous avons développée fait actuellement l'objet d'une demande de brevet [Hamon01]. Nous utilisons toujours la compensation Miller pour stabiliser le LDO, mais la valeur du condensateur est dynamique, c'est à dire qu'elle évolue en fonction du courant de sortie.

Dans la suite de ce paragraphe, nous montrerons comment faire varier cette valeur de condensateur, puis comment implanter la commande en fonction du courant de sortie. Enfin nous verrons quels sont les principaux inconvénients et quelles sont les simulations qui ont permis de valider cette méthode.

2.4.3.3.1 Variation du condensateur Miller

Nous utilisons tout simplement la propriété des condensateurs en série. En effet si deux condensateurs de valeurs différentes, $C1 \gg C2$, sont en série la capacité équivalente, C_{eq} , est proche de la plus petite valeur car :

$$\frac{1}{C_{eq}} = \frac{1}{C1} + \frac{1}{C2}$$

Pour former la compensation dynamique du régulateur, nous mettons donc en série un condensateur $C1$ de forte valeur (800fF) avec un condensateur $C2$ de faible valeur (50fF).

- Pour un fort courant de sortie, $I_s \approx 100\text{mA}$:
Le condensateur de faible valeur est court-circuité par un transistor, M5 (figure F2.4-14). Le condensateur de compensation Miller correspond à la capacité de valeur la plus élevée.
- A faible courant de sortie, $I_s \ll 100\text{mA}$:
Le transistor M5 est bloqué. Les deux condensateurs sont en série et la capacité de compensation est équivalente au condensateur de plus faible valeur.

2.4.3.3.2 Commande

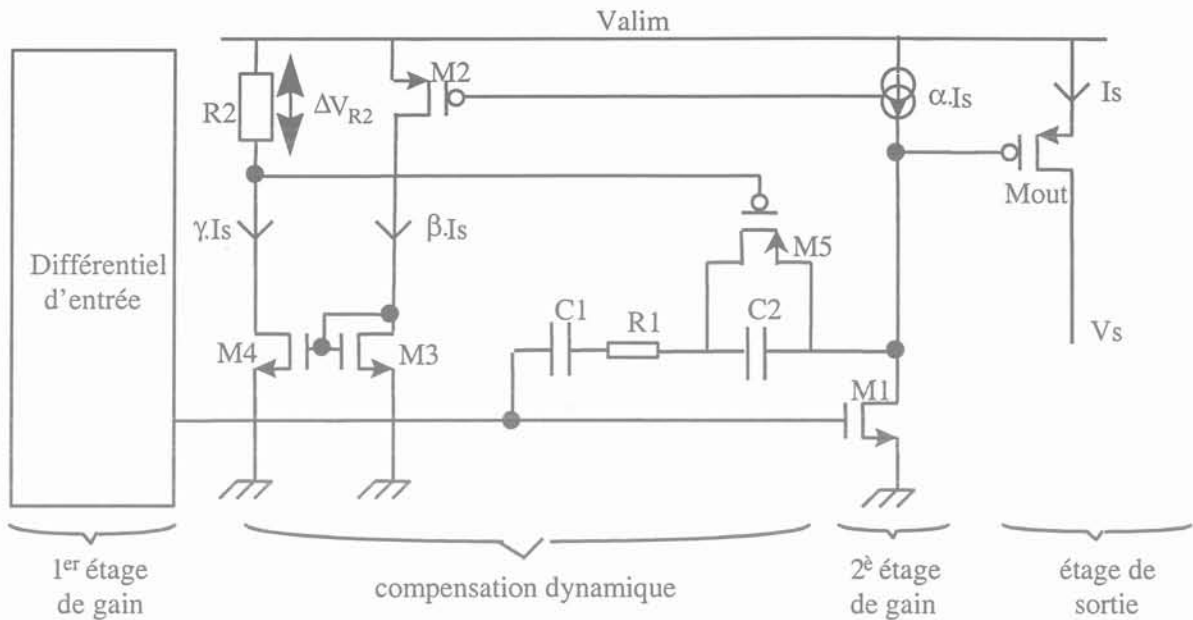
A partir de là, il reste à gérer la commande de grille du transistor M5 en fonction du courant de sortie I_s .

Pour cela, un courant proportionnel à I_s est recopié dans le transistor M2 par l'intermédiaire d'un miroir de courant qui correspond à la polarisation dynamique de l'étage source commune (fig. F2.4-14) ou de l'étage suiveur (schéma F 5 annexe 1). Ce courant est ensuite miroité dans le transistor M4 par le transistor M3. Finalement le courant dans la branche M4-R2 est proportionnel au courant de sortie I_s .

Il suffit alors de régler les valeurs de la résistance R2 et des miroirs de courants M2-Ms et M3-M4 pour avoir une différence de potentiels ΔV_{R2} aux bornes de R2 qui permette au condensateur de compensation de passer d'une capacité faible à forte, ou inversement, pour la bonne valeur de courant de sortie.

$$\Delta V_{R2} = R2 \cdot \gamma \cdot I_s$$

- Pour un fort courant de sortie, $I_s \approx 100\text{mA}$
La valeur du courant $\gamma \cdot I_s$ est également élevée. La différence de potentiel ΔV_{R2} devient suffisamment grande pour que la tension de grille de M5 soit proche de 0V. Ce transistor devient passant et court-circuite le condensateur de faible capacité.
- A faible courant de sortie, $I_s \ll 100\text{mA}$
La valeur du courant $\gamma \cdot I_s$ est faible. ΔV_{R2} est proche de 0V. La grille de M5 reste à une valeur proche de l'alimentation. Ce transistor est ainsi bloqué lorsque le courant de sortie I_s devient faible. Les deux condensateurs sont alors en série.



F2.4-14 : Principe de fonctionnement de la compensation RC dynamique

La commutation du transistor M5 n'est pas instantanée. Lorsqu'il est partiellement conducteur, nous pouvons considérer, en négligeant les composantes parasites, que ce transistor se comporte comme une résistance variable dont la valeur R_{dson} évolue sensiblement entre 0 et l'infini avec sa tension de grille. La capacité de l'impédance Miller évolue donc continûment entre une valeur $C_{miller_{min}}$ et $C_{miller_{max}}$. Le passage d'un système fortement compensé à un système faiblement compensé se fait donc continûment.

Cette explication montre comment faire varier la valeur du condensateur utilisé par la compensation Miller, mais cette technique est aussi utilisée pour faire évoluer la valeur de la résistance en série avec ce condensateur afin d'atténuer au mieux l'effet du zéro à partie réelle positive introduit par le condensateur Miller. Il suffit pour cela d'ajouter une deuxième résistance dans la branche M4-R2, figure F2.4-14, pour créer un deuxième seuil de commande et d'insérer une autre résistance en série avec les condensateurs Miller qui pourra alors être court-circuitée par un transistor supplémentaire commandé à partir du deuxième seuil de déclenchement.

Notons aussi que sur le schéma F-5 en annexe 1, le premier transistor court-circuite d'une part le condensateur de faible capacité, mais aussi une résistance, ce qui permet là encore d'adapter la résistance Miller en fonction du courant de sortie.

Cette technique présente l'avantage de faire évoluer la compensation en fonction du courant de sortie I_s . Ainsi nous pouvons l'adapter au gain de l'étage sur lequel elle est

appliquée et donc, dans notre cas, au courant de sortie pour obtenir de bonnes conditions de stabilité quelle que soit la plage de variation de I_s .

Cependant, si le courant de sortie atteint des valeurs importantes, la consommation à fort courant de sortie va elle aussi augmenter puisque le courant dans les différentes branches qui servent à faire fonctionner cette compensation dynamique est proportionnel à ce courant de sortie.

De plus, la précision sur la valeur du courant de sortie I_s qui correspond à la commutation entre le système fortement compensé et le système faiblement compensé n'est pas excellente. Elle va en effet dépendre de la précision des courants de recopie dans les différents miroirs, de la valeur de la tension d'alimentation du LDO et du cas process de la résistance R_2 .

2.4.3.3.3 Simulations de vérification

Cette dernière remarque nous a amené à approfondir les simulations de stabilité et notamment autour des valeurs de courants de sortie qui engendrent un changement de compensation. Ces simulations se déroulent en deux étapes.

La première est une analyse en petits signaux au cours de laquelle la boucle de contre réaction est ouverte, mais seulement pour la composante AC du signal. En effet, la polarisation DC doit toujours se faire pour ne pas déséquilibrer l'amplificateur et ainsi garder un bon fonctionnement du LDO.

La deuxième étape consiste en une vérification transitoire pour les cas les plus critiques et les courants de sortie qui correspondent à un changement de compensation. Lors de ces simulations, I_s varie dans un temps très court, I_{ns} , de sa valeur minimale à sa valeur maximale et inversement. Nous vérifions alors que les éventuelles oscillations sur la tension de sortie V_s sont rapidement amorties.

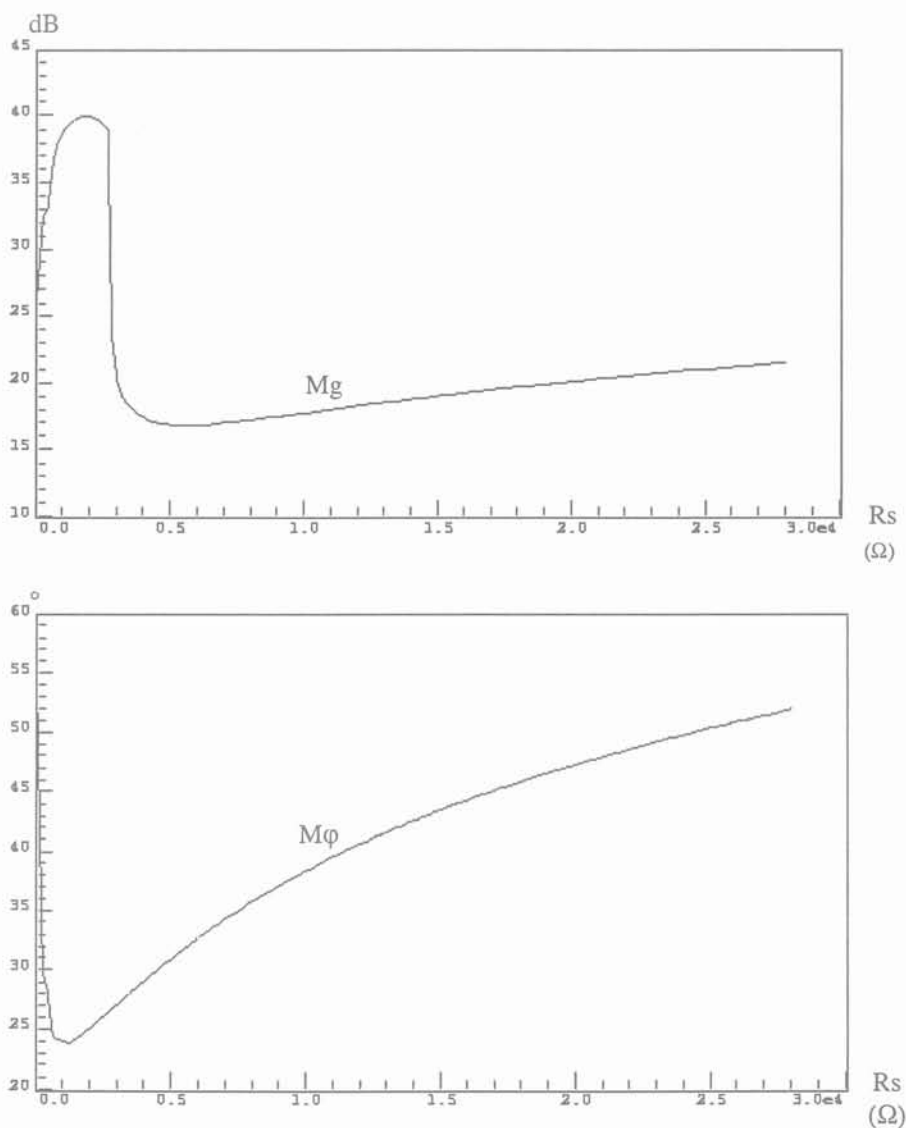
La figure F 2.4-15 montre les variations des marges de gain et de phase en fonction de la résistance de sortie, qui est inversement proportionnelle au courant de sortie. La marge de phase reste supérieure à 23° dans tous les cas. Une simulation analogue dans le cas le plus défavorable pour la marge de gain montre que celle-ci reste supérieure à 8dB quel que soit le courant de sortie.

Lorsque le courant de sortie I_s augmente (ce qui correspond à une diminution de R_s), le premier changement de compensation se fait quand R_s atteint 300Ω , valeur pour laquelle la

marge de gain devient critique. Le système passe alors d'une compensation Miller avec un condensateur de forte capacité à une compensation avec un condensateur de faible capacité, ce changement s'accompagne aussi d'une augmentation de la résistance Miller.

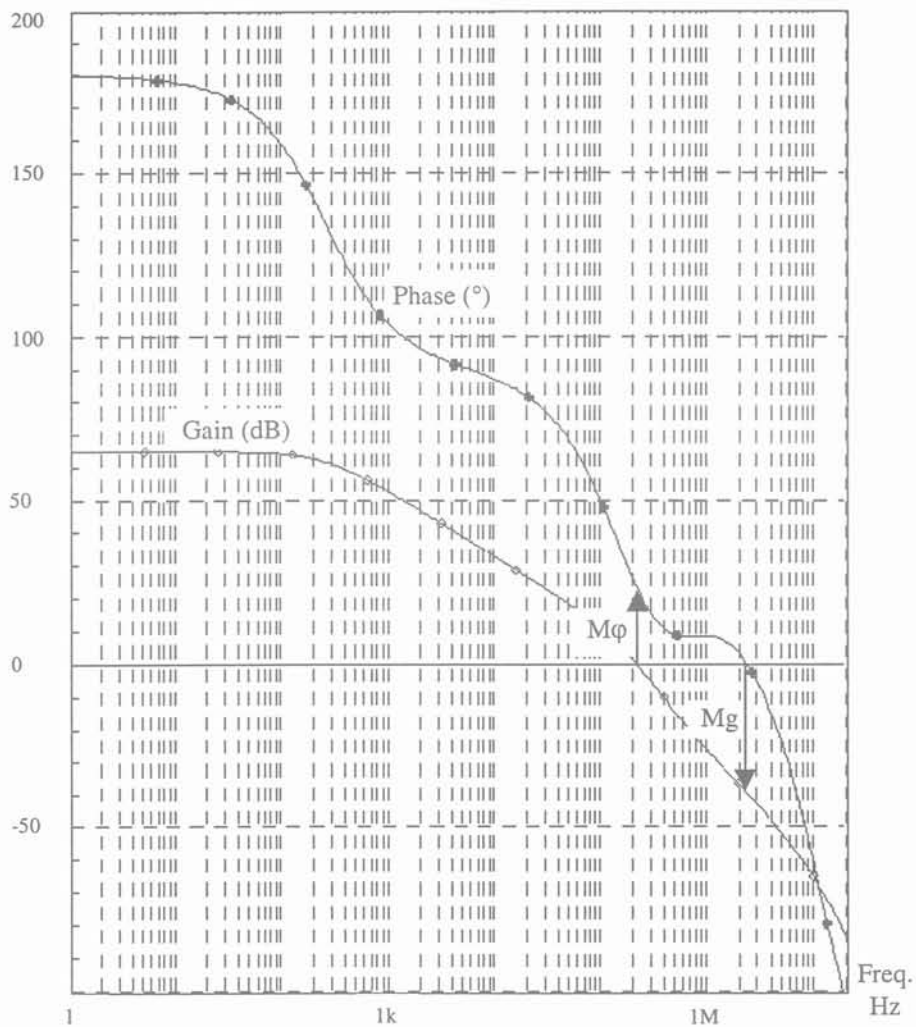
La seconde évolution intervient lorsque R_s vaut 180Ω , au moment où la marge de phase atteint une valeur critique. Ce changement joue de nouveau sur la valeur de la résistance Miller.

Le régulateur présente alors un état stable pour toute la gamme de courant de sortie I_s .



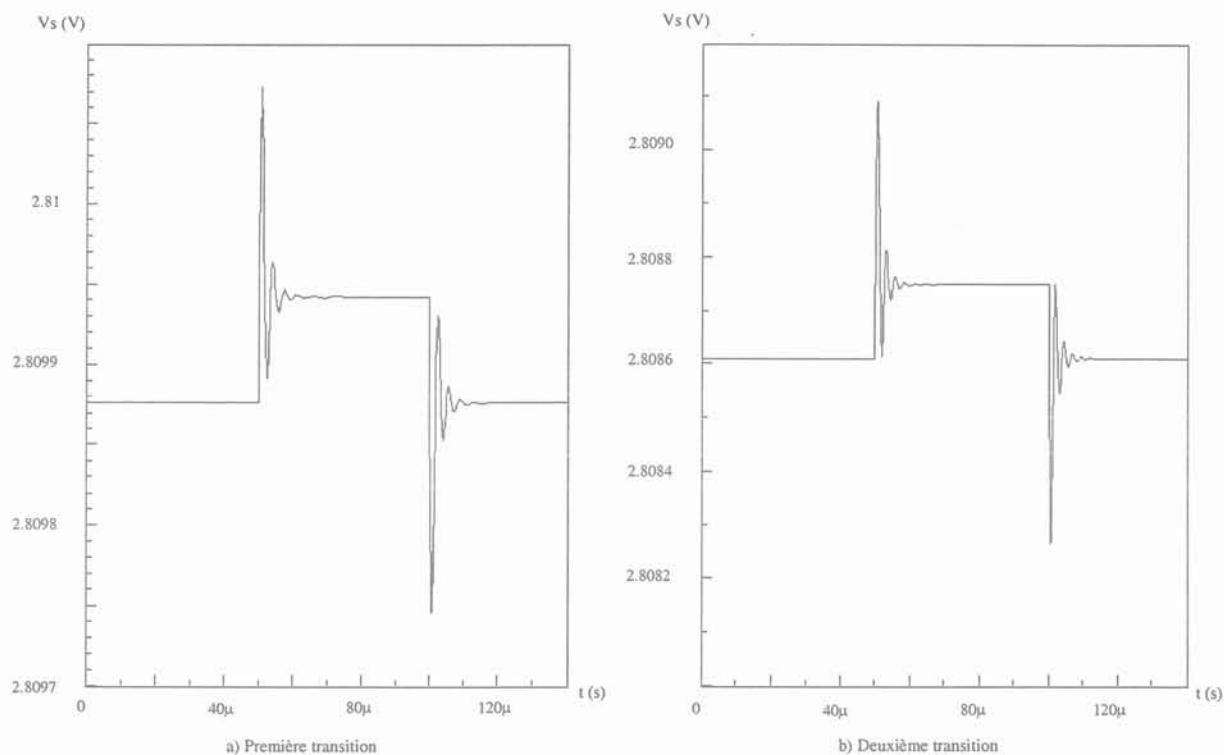
F 2.4-15 : Variation des marges de gain et de phase en fonction de R_s pour le cas le plus défavorable pour $M\phi$, $M\phi_{min} = 23^\circ$

La figure F 2.4-16 montre le résultat obtenu pour la simulation AC dans le cas le plus défavorable pour la marge de phase.



F 2.4-16 : Résultat de la simulation AC dans le cas le plus défavorable pour M_ϕ
 $M_\phi = 23^\circ$, $M_g = 37dB$

Enfin la figure F 2.4-17 donne les résultats des simulations transitoires lorsque la compensation passe d'un condensateur d'une valeur élevée à une valeur plus faible, fig. F 2.4-17 a), puis lors du changement de valeur de la résistance Miller, fig.F 2.4-17 b). Pour ces deux cas les oscillations sont très rapidement amorties. Le régulateur est donc considéré comme stable.



F 2.4-17 : Simulations transitoires

- a) Pour la première transition : $R_s=300\Omega$, le condensateur Miller diminue, la résistance Miller augmente
 b) Pour la seconde transition : $R_s=180\Omega$, la résistance Miller augmente

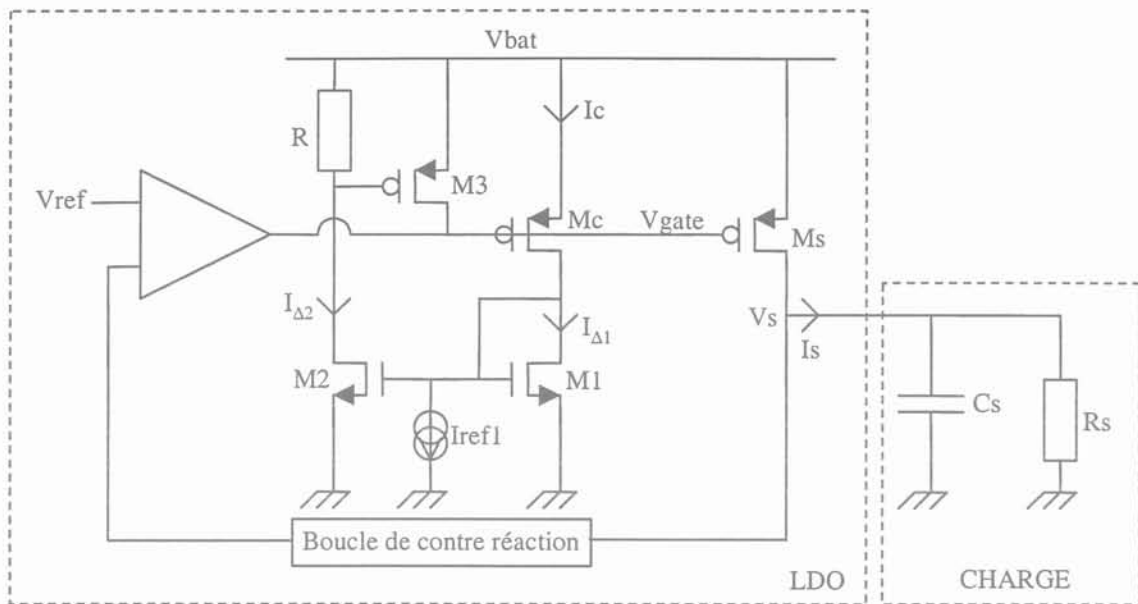
2.5 PROTECTION CC

L'autre point particulier qui a été abordé au cours de cette thèse est la protection contre les courts-circuits des régulateurs de tension

Actuellement il existe deux solutions pour gérer les courts-circuits. La première consiste tout simplement à arrêter le régulateur lorsqu'un court-circuit est détecté, mais ceci demande une phase de gestion de redémarrage. Pour la seconde, lors de la détection d'un court-circuit, le courant de sortie du LDO est asservi pour être limité à une valeur non destructive pour le régulateur. Nous allons partir de cette méthode, expliquer son fonctionnement, puis montrer son principal inconvénient.

2.5.1 ASSERVISSEMENT EN COURANT CLASSIQUE

La détection des courts-circuits dans les régulateurs de tension de type LDO se fait par comparaison du courant I_c , qui est une copie du courant de sortie I_s , et d'un courant de référence I_{ref1} , qui fixe la valeur à partir de laquelle on considère qu'il y a un court-circuit. La figure F 2.5-1 illustre ce principe.



F 2.5-1 : Asservissement du courant de court-circuit

- Si $I_C < I_{ref1}$, le LDO est en fonctionnement normal
Le courant I_C est entièrement absorbé par la source de courant I_{ref1} qui est réalisée à partir d'un transistor NMOS alors en régime linéaire.
 $I_{\Delta 1} = I_{\Delta 2} = 0$,
La boucle de protection contre les courts-circuits n'intervient pas
- Si $I_C \geq I_{ref1}$; le LDO est en court-circuit :
La source de courant I_{ref1} est un transistor NMOS en régime saturé qui est alors traversé par son courant maximum I_{ref1} , le surplus $I_{\Delta 1} = I_C - I_{ref1}$ passe dans le transistor $M1$ qui est miroité avec le transistor $M2$. Le courant $I_{\Delta 2}$ est donc proportionnel au courant $I_{\Delta 1}$.
Dès que la différence de potentiel aux bornes de R , due au courant $I_{\Delta 2}$, est assez grande, le transistor $M3$ devient passant. Il maintient le nœud V_{gate} à une tension proche de l'alimentation. L'augmentation de la tension grille/source V_{gs} du transistor de sortie ainsi que celle du courant le traversant, qui est aussi le courant de sortie I_s , sont alors limitées.

En théorie, nous avons :

$$I_{cc} = \frac{W_{MS}}{W_{MC}} \cdot \left(I_{ref1} + \frac{W_{M1}}{W_{M2}} \cdot \frac{V_{gsM3}}{R} \right)$$

avec I_{cc} : courant de court-circuit
 I_{ref1} : courant de référence
 W_i : largeur du transistor i
 V_{gs} : tension grille/source
 R : résistance

L'inconvénient de cette méthode est qu'elle est sujette à des dispersions importantes. Celles-ci sont dues à la dépendance au process de chaque composant. En effet, prenons le cas de la résistance R , en fonction des imprécisions du process et de la température du circuit, sa valeur peut être inférieure à sa valeur nominale. Si la tension de seuil V_t du transistor $M3$ n'a pas évolué, il lui faut toujours la même tension grille/source V_{gs} pour devenir passant et ainsi enclencher la protection contre les courts-circuits. Or pour obtenir une valeur de V_{gs} identique il faut dans ce cas un courant $I_{\Delta 2}$ plus important, ce qui résulte en un courant de court-circuit I_{cc} plus grand.

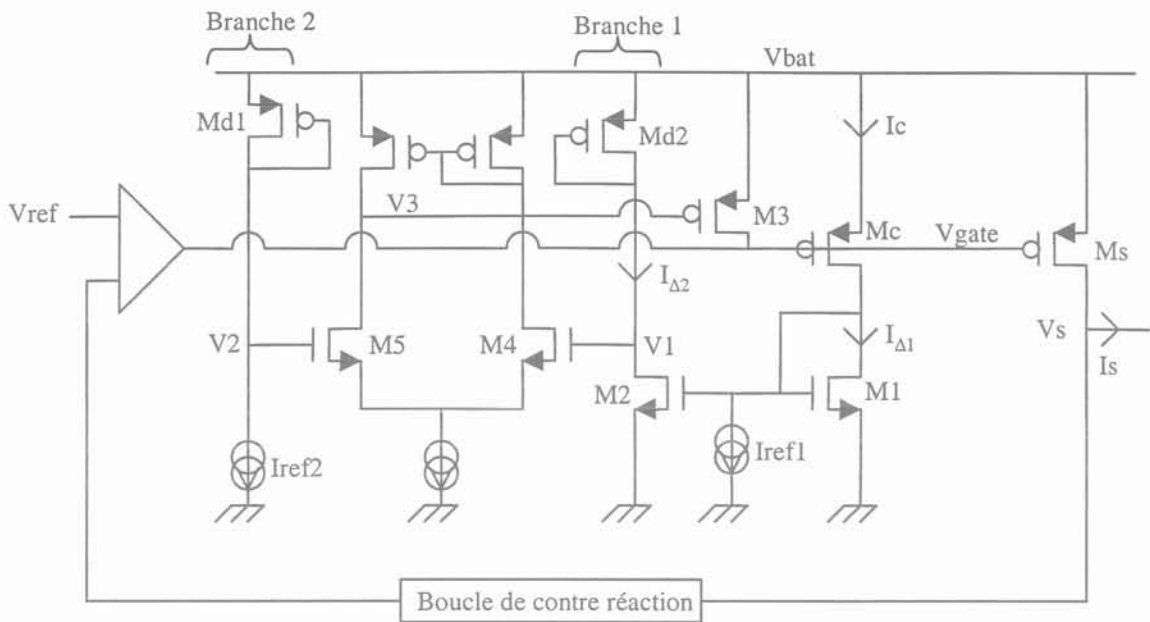
En prenant en compte toutes les dispersions, la variation du courant de court-circuit I_{cc} atteint une valeur importante. Il faut alors prendre des précautions pour que sa valeur minimale reste supérieure au courant de sortie nominal du régulateur I_s . Ainsi le courant de court-circuit typique est aux alentours de 500mA ce qui peut conduire à des valeurs maximales trop élevées d'environ 1A.

2.5.2 NOUVELLE PROTECTION CONTRE LES COURTS-CIRCUITS - PARTIE STATIQUE

L'idée que nous avons développée permet de compenser une partie des variations par une comparaison symétrique et d'améliorer ainsi la précision sur la valeur du courant de court-circuit I_{cc} .

La protection se divise en deux ensembles, une partie dite statique et une autre que nous avons nommé partie dynamique.

Comme le montre la figure F2.5-2, nous gardons le principe de comparaison du courant de copie de I_s avec un courant de référence mais nous y ajoutons une deuxième branche de comparaison.



F2.5-2 :Partie statique de la protection contre les courts-circuits

Nous avons en théorie :

$$I_{cc} = \left(I_{REF2} \times \frac{W_{MD2}}{W_{MD1}} + I_{REF1} \right) \times \frac{W_{Ms}}{W_{Mc}}$$

avec I_{cc} : courant de court-circuit
 I_{REF1} : courant de référence
 I_{REF2} : courant de référence
 W_i : largeur du transistor i

- Si $I_C < I_{ref1}$, le LDO est en fonctionnement normal.

$$I_{\Delta 1} = I_{\Delta 2} = 0,$$

La branche 2 est toujours polarisée, contrairement à la branche 1. Le nœud V1 est à Vbat, l'amplificateur est complètement déséquilibré et le transistor M3 est bloqué.

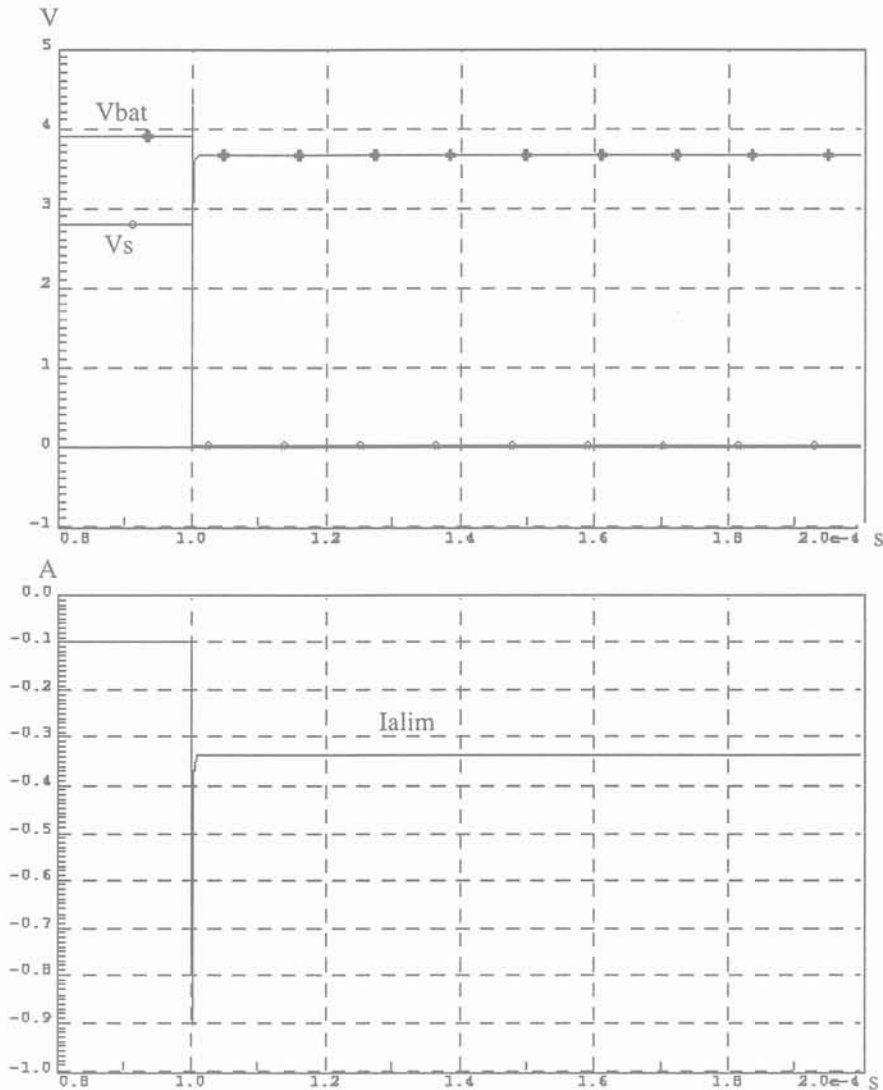
La boucle de protection contre les courts-circuits n'intervient pas.

- Si $I_C > I_{ref1}$,

On passe d'abord par une phase transitoire pendant laquelle le courant $I_{\Delta 2}$ augmente, et donc la tension sur le nœud V1 diminue jusqu'à atteindre la valeur du nœud V2.

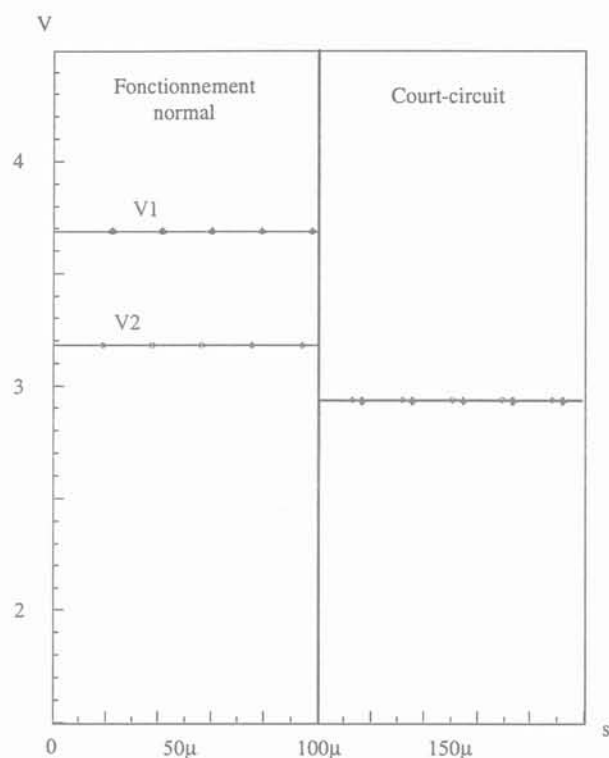
A ce moment le transistor M3 devient passant. Il limite alors le Vgs du transistor MS ainsi que son courant Ids, le courant de sortie Is.

Les figures F 2.5-3 à F 2.5-5 donnent les résultats obtenus par simulation pour des cas typiques.

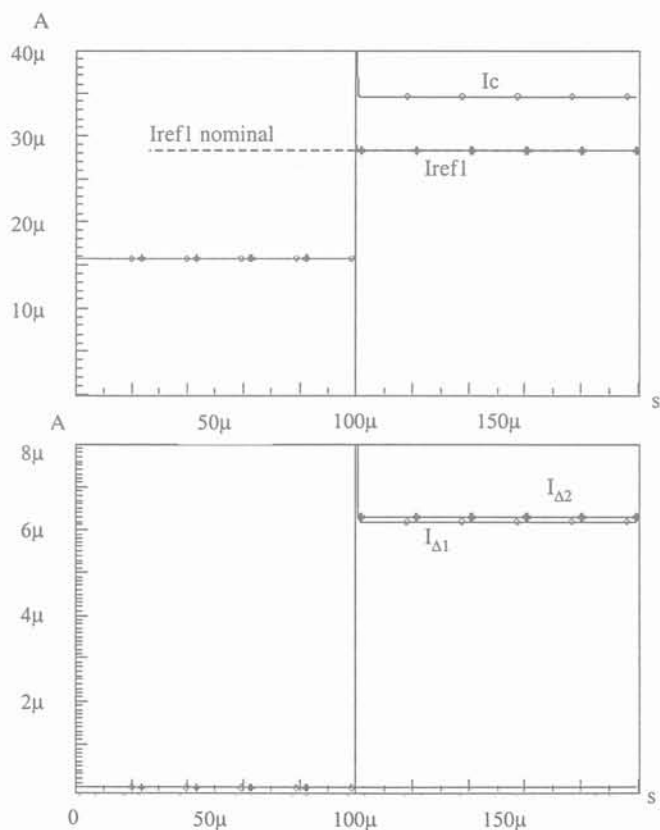


F 2.5-3 : Simulation de court-circuit, Vs passe de sa valeur nominale à 0V

La différence de tension Vbat entre le fonctionnement normal et le fonctionnement en court-circuit s'explique par l'augmentation de la différence de potentiels dans les résistances d'accès avec l'augmentation du courant Ialim qui est tiré de l'alimentation pendant le court-circuit et qui correspond au courant de court-circuit majoré par le courant consommé par le LDO lors du court-circuit.



F 2.5-4 : Simulation - Tensions en V1 et V2 en fonctionnement normal ($t < 100 \mu s$) puis en court-circuit
Lors du court-circuit, V1 diminue jusqu'à atteindre V2, à ce moment la limitation de I_s se déclenche.
La variation de tension sur V2 est due à l'augmentation de la d_{dp} dans le PAD d'entrée



F 2.5-5 : Simulation – Courants I_c , I_{ref1} , $I_{\Delta 1}$ et $I_{\Delta 2}$
En fonctionnement normal, $I_c < I_{ref1 \text{ nominal}}$, $I_{\Delta 1} = I_{\Delta 2} = 0$
En court-circuit $I_c > I_{ref1 \text{ nominal}}$, $I_{\Delta 1} = I_{\Delta 2} = I_c - I_{ref1 \text{ nominal}}$

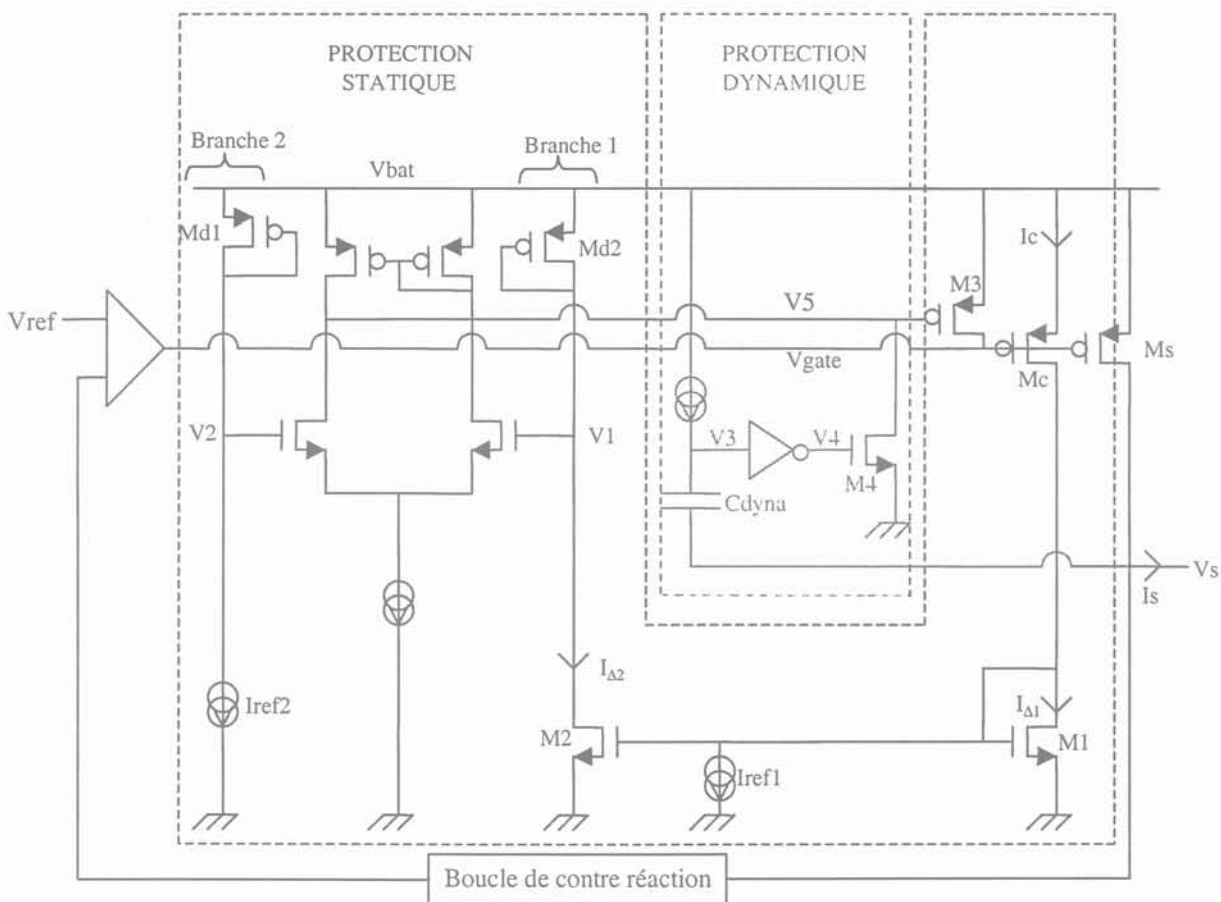
Dans cette configuration, si une variation de process ou de température intervient, elle est vue de la même façon dans les branches 1 et 2 et est ainsi compensée, aux erreurs d'appariement près.

Il ne s'agit toutefois que d'une première étape pour diminuer la dépendance de la valeur du courant de court-circuit au process et à la température, il reste en effet la dispersion due au courant de référence qui engendre une variation non négligeable.

2.5.3 PARTIE DYNAMIQUE

La mise en route de la protection statique ne se fait pas instantanément puisqu'il y a une phase transitoire plus le temps de démarrage de l'amplificateur. Nous avons alors un pic en courant avant que celui-ci ne soit limité par la protection statique.

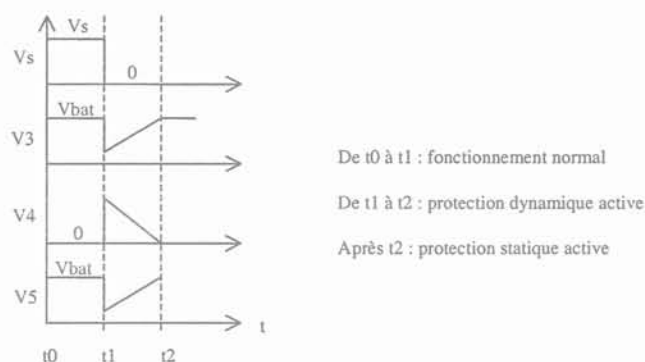
Pour pallier ce problème, nous ajoutons à la protection statique une partie dynamique, illustrée par la figure F2.5-6.



F2.5-6 : Protections statique et dynamique

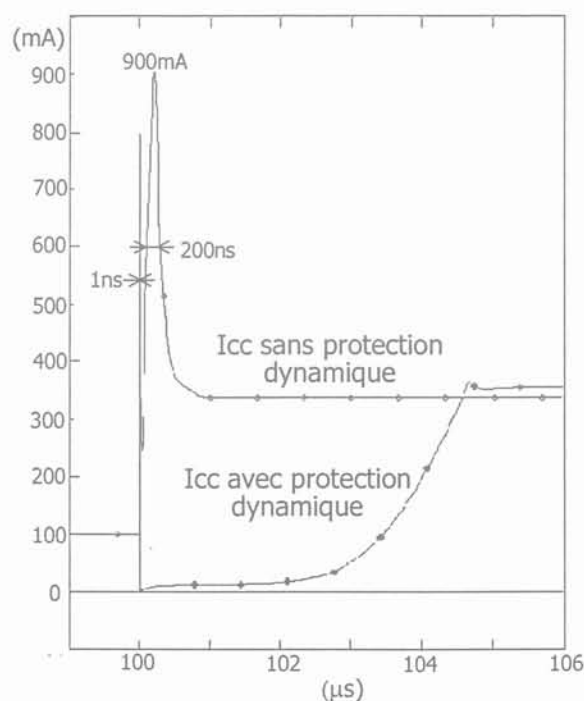
Lors d'un court-circuit, la tension de sortie passe brutalement de sa valeur nominale V_s à 0V, figures F2.5-6 et F2.5-7. Le nœud V3 suit cette chute mais il va remonter lentement

pendant que la capacité C_{dyna} se charge. Ce signal, V_3 , permet de commander le transistor M_4 qui rend passant le transistor M_3 le temps que la protection statique soit active. De cette façon le courant de sortie I_s est limité par la protection dynamique jusqu'à la mise en place totale de la protection statique.



F2.5-7 : Chronogramme de fonctionnement de la protection dynamique

La figure F 2.5-8 permet de comparer le pic qui intervient en début de court-circuit pour le même régulateur avec et sans la protection dynamique. Dans ce dernier cas, nous constatons l'existence d'un pic qui atteint 900mA et qui dure un peu plus de 200ns, ces valeurs sont données pour un cas typique mais elles pourraient prendre des proportions trop importantes pour le régulateur. Dans le cas du LDO protégé avec la partie dynamique, nous ne considérons pas le pic résiduel comme gênant car il est particulièrement court, $<1ns$.



F 2.5-8 : Simulation – Comparaison du pic de court-circuit avec et sans la protection dynamique

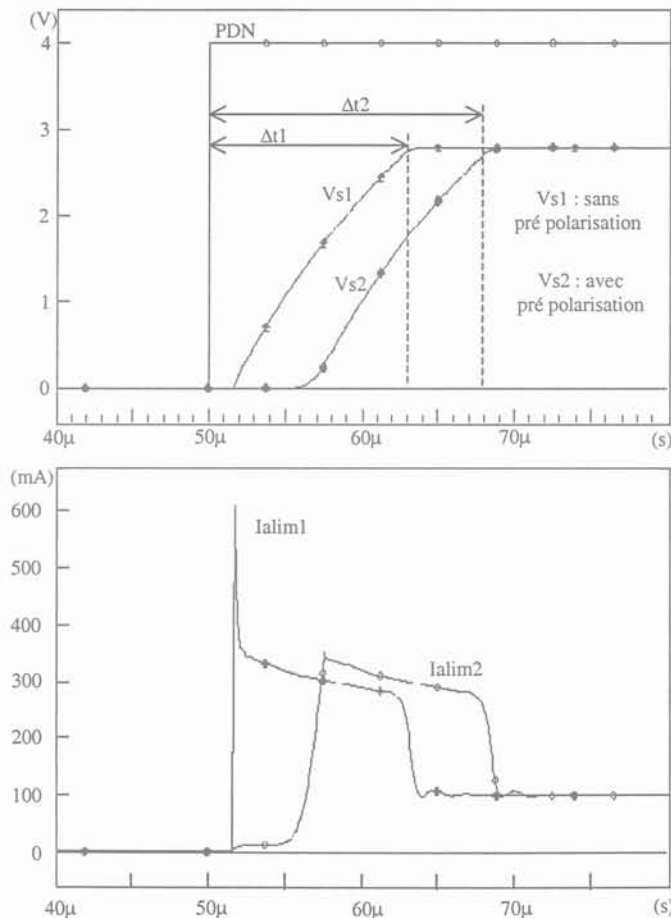
Ce système, ajouté à la partie statique de la protection contre les courts-circuits, permet donc de limiter les pics de courant en début de court-circuit.

2.5.4 PRE POLARISATION EN PDN

Lors d'une mise en route du régulateur, soit pendant le temps d'établissement, la tension de sortie débute à 0V et augmente doucement jusqu'à sa valeur nominale, la protection dynamique n'a pas le temps d'agir.

Le courant tiré pour charger la capacité de sortie C_s est important, mais comme nous l'avons vu, la protection statique n'est pas active immédiatement, il en résulte un pic de courant en sortie du régulateur avant que la protection statique ne le limite.

Pour remédier à ce problème nous choisissons de polariser à 0V la grille du transistor M3, transistor qui permet de limiter la chute de tension du nœud V_{gate} , lorsque le régulateur est inactif. Cette polarisation est relâchée après un délai par rapport au signal qui commande l'activation du LDO de façon à ce que la protection statique détecte bien le court-circuit et se mette en route.



F 2.5-9 : Simulations – Temps d'établissement du LDO, avec et sans pré polarisation

2.5.5 IMPRECISION DU COURANT DE REFERENCE

Nous nous proposons de calculer ici l'offset en courant qui peut exister dans le miroir de courant entre le transistor de biasing M_B (annexe 1, figure F5) et le transistor M_R qui donne le courant de référence I_{ref1} , permettant de déclencher la protection contre les courts-circuits.

Dans le cas de miroirs de courant, c'est le transistor monté en diode qui fixe cet offset, donc ici M_B . Nous considérerons deux causes de dispersion entre les courants de deux transistors miroités. La première sera l'offset dû aux tensions de seuils de ces transistors et la seconde, l'offset dû au paramètre β qui dépend de la mobilité des porteurs et de la capacité d'oxyde des transistors [Pelgrom89]. Notons que le paramètre $S_{V_{t0}}$, eq. 2-2, est négligeable pour la technologie que nous utilisons et que nous ne prendrons pas en compte l'effet substrat K sur la tension de seuil car la tension source/substrat V_{sb} est nulle dans notre cas.

Selon la modélisation utilisée par ST, nous avons alors :

$$\sigma_{\Delta V_t} = \frac{A_{\Delta V_t}}{\sqrt{W \cdot L}}$$

$$\text{et } \sigma_{\frac{\Delta \beta}{\beta}} = \frac{A_{\frac{\Delta \beta}{\beta}}}{\sqrt{W \cdot L}} + B_{\frac{\Delta \beta}{\beta}}$$

La déviation standard des courants I_{ds} de deux transistors miroités peut alors être calculée à partir des données technologiques et de l'équation suivante :

$$\sigma_{\frac{\Delta I_{ds}}{I_{ds}}}^2 = \sigma_{\frac{\Delta \beta}{\beta}}^2 + \frac{4 \cdot \sigma_{\Delta V_t}^2}{(V_{gs} - V_t)^2}$$

Les valeurs concernant le transistor M_B sont :

$$A_{\Delta V_t} = 13 \text{mV} \cdot \mu, \quad A_{\Delta \beta/\beta} = 1.14\% \cdot \mu, \quad B_{\Delta \beta/\beta} = 0.198\%,$$

$$W = 12 \mu, \quad L = 3 \mu, \quad V_{gs} - V_t \approx 10 \text{mV}$$

Ce qui donne :

$$\sigma_{\Delta V_t} = 2.16 \text{mV}, \quad \sigma_{\Delta \beta/\beta} = 0.388\%, \quad \text{soit } \sigma_{\Delta I_{ds}/I_{ds}} \approx 40\% \quad \text{et} \quad 5\sigma_{\Delta I_{ds}/I_{ds}} \approx 200\%$$

Dans ce résultat, c'est la valeur $V_{gs} - V_t$ qui est prépondérante. Une solution pour améliorer le courant de référence consisterait à augmenter le V_{gs} du transistor monté en diode mais l'étude du système protégeant la cellule des courts-circuits arrive en fin de conception et ceci induirait une nouvelle phase de conception, notamment pour la stabilité et la réjection d'alimentation du régulateur.

2.5.6 SIMULATIONS DE VERIFICATION

Le tableau T 2.5-1 donne les résultats des simulations effectuées sur un LDO avec une première protection contre les courts-circuits de type asservissement classique, puis une seconde regroupant les protections statique et dynamique.

Chaque paramètre varie de sa valeur minimale à sa valeur maximale pendant que les autres gardent leur valeur typique, ceci induit dans chaque cas une valeur de courant de court-circuit ; à partir de là, nous en déduisons la variation de I_{cc} engendrée par la variation de chaque paramètre.

Paramètre	Variation de I_{cc} pour un asservissement classique	Variation de I_{cc} pour la nouvelle protection
Vbat	70mA	75mA
T°	130mA	60mA
Process résistance	30mA	/
Process PMOS	5mA	15mA
Process NMOS	10mA	5mA

T 2.5-1 : Variation du courant I_{cc} pour une variation des paramètres de leur cas min à leur cas max

Ces résultats montrent que la dispersion diminue essentiellement lors des variations de température et bien sûr lors des variations du process de la résistance. Ceci s'explique déjà par le fait que cette méthode élimine la dépendance du courant de court-circuit I_{cc} à la variation de la valeur de la résistance en fonction de la température, et d'autre part car l'effet de la température sur les autres composants, transistors N et PMOS, est maintenant symétrique et se compense quasiment.

2.6 RESULTATS

2.6.1 SIMULATIONS

Comme nous l'avons vu au cours du premier chapitre, pour fabriquer un circuit intégré à partir de la technologie que nous utilisons, il faut entre 15 et 18 masques. Leur coût est élevé et le temps de réalisation du circuit intégré complet et assemblé en boîtier est de plus de dix semaines. Ceci explique la part importante de la phase de simulation lors de la conception

d'une cellule avant le lancement de sa fabrication sur silicium et la phase de mesures qui permettent sa validation.

Tous les résultats de simulation que nous avons présentés jusqu'à présent ont été obtenus avec la version 4.6 du simulateur électrique ELDO.

Une étape préliminaire nous a permis de déterminer un premier schéma pour lequel les courbes obtenues dans des cas typiques pour les caractéristiques principales (stabilité, PSRR et consommation) donnent de bons résultats avec des marges suffisantes par rapport aux spécifications critiques.

Une deuxième étape consiste ensuite à caractériser complètement ce premier schéma et ses différentes modifications nécessaires afin de satisfaire toutes les spécifications. La caractérisation englobe, pour chaque caractéristique et chaque demande particulière du cahier des charges, des simulations dans chacun des cas process des composants intégrés (transistors MOS et bipolaire, condensateurs et résistances intégrés), pour chaque dispersion sur les valeurs des éléments externes que ce soit la température, la tension de batterie, le courant de charge ou les valeurs des composants externes tels que le condensateur et son ESR.

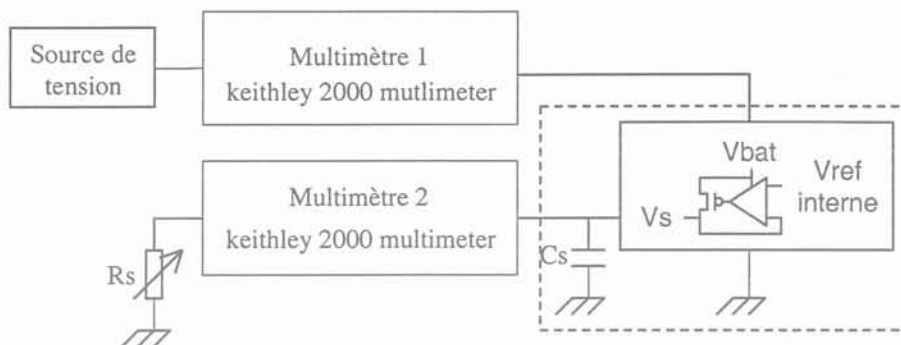
2.6.2 MESURES

2.6.2.1 Consommation

La consommation étant directement proportionnelle au courant de bias, nous commençons par faire une mesure de ce courant.

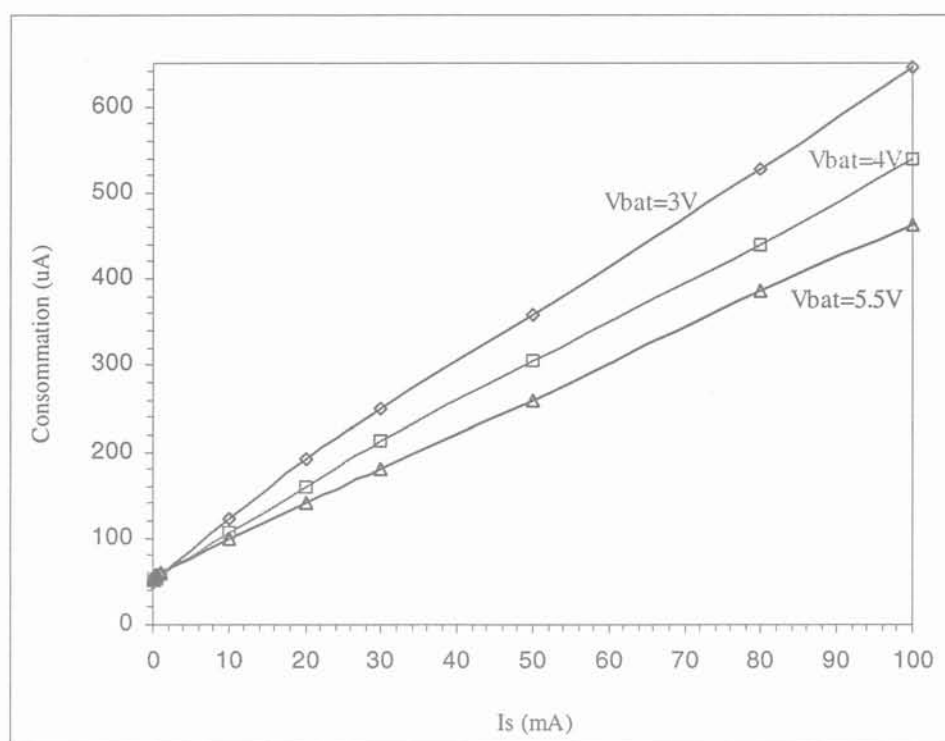
La consommation du régulateur correspond à la différence entre le courant mesuré par l'ampèremètre 1, courant tiré de l'alimentation, et celui mesuré par l'ampèremètre 2, courant de sortie du régulateur, figure F2.6-2.

Il faut faire attention à bien réguler la tension V_{bat} en fonction du courant de sortie et à prendre la mesure sans voltmètre branché sur le circuit car leur résistance interne ajouterait de la consommation.



F2.6-1 : montage pour la mesure de la consommation

La figure F2.6-2 montre les mesures de consommation en fonction du courant de sortie I_s .



F2.6-2 : Mesure de la consommation du régulateur en fonction du courant de sortie
La consommation est à peu près proportionnelle au courant de sortie

Les résultats sont regroupés en annexe 3. Ils montrent que le courant de bias, I_b , est un peu élevé par rapport à un cas typique mais reste dans les spécifications données pour cette cellule.

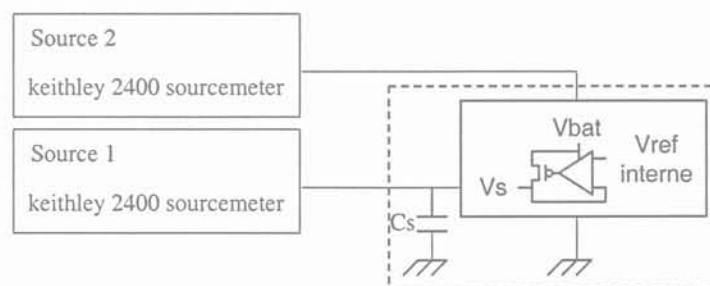
- A faible courant de sortie, $I_s=100\mu A$, la valeur mesurée la plus élevée est de $(53.8\pm 0.93)\mu A$ soit au maximum de $54.73\mu A$. Cette valeur est bien inférieure au maximum autorisé par la spécification qui est de $65\mu A$.

- A fort courant de sortie, $I_s=100\text{mA}$, la valeur mesurée la plus élevée est de $(645\pm 240)\mu\text{A}$, soit au maximum de $885\mu\text{A}$. Cette valeur est supérieure à la spécification, $780\mu\text{A}$. Mais nous pouvons déjà noter qu'elle n'est pas prise dans les mêmes conditions. En effet, le cahier des charges donne une valeur de consommation maximum pour un courant de bias I_b inférieur à $1.2\mu\text{A}$, alors que la mesure de ce courant est de $1.3\mu\text{A}$. Une nouvelle simulation dans le pire cas avec $I_b = 1.3\mu\text{A}$ a donné $800\mu\text{A}$ de consommation. A cela nous pouvons ajouter que les calculs montrent que les appareils utilisés ne permettent pas d'obtenir des mesures suffisamment précises. Ce dépassement n'est donc pas particulièrement significatif au vue de l'imprécision introduite par les appareils de mesure.

2.6.2.2 Régulation de ligne et de charge

Ces deux mesures sont automatisées et sont faites à partir du même montage. Chacune des sources permet à la fois d'alimenter le circuit et de faire une mesure. La première, source 1, tire un courant en sortie du régulateur et mesure la tension V_s qui est ainsi fournie. La source 2 alimente le circuit et mesure la valeur de V_{bat} pour l'ajuster en fonction du courant de sortie du régulateur.

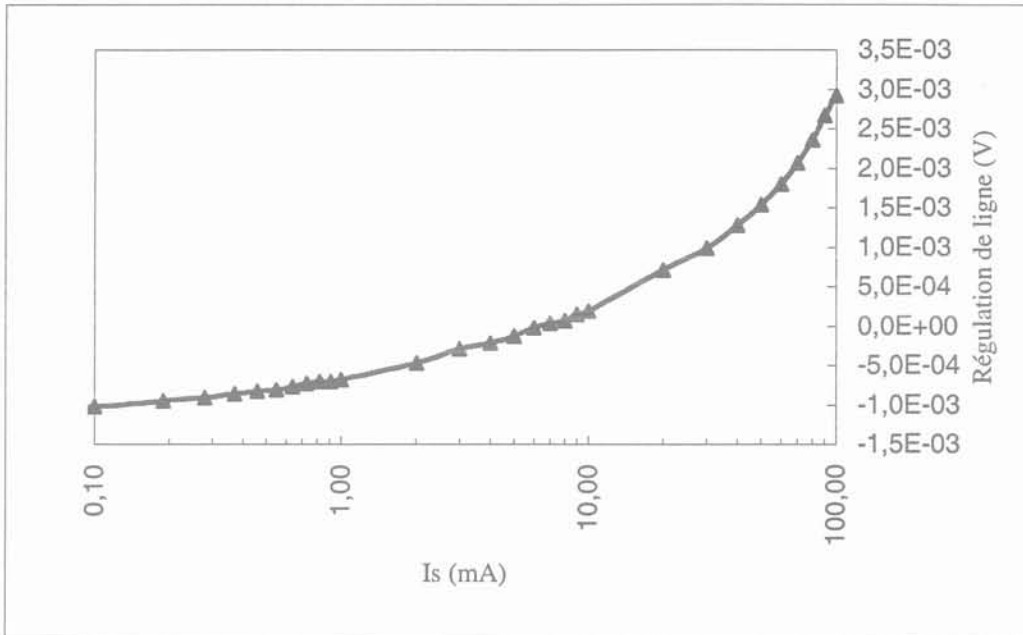
Un programme LabView permet de commander les variations qui sont appliquées en sortie des deux sources, V_{bat} et I_s , et de récupérer les valeurs de sorties, V_s . Pour améliorer la précision, une temporisation est appliquée entre chaque variation de l'une des deux sources et le moment où la mesure est effective, ce qui permet à la tension de sortie d'avoir convergé à sa nouvelle valeur. Toujours pour améliorer la précision sur toute la plage de courant de sortie, trois séries de mesure sont effectuées pour différentes plages de I_s , une pour les faibles courants, $I_s \leq 1\text{mA}$, une pour les courants de valeur moyenne, $I_s \leq 10\text{mA}$, et une pour les forts courants, $I_s \leq 100\text{mA}$.



F2.6-3 : montage pour la mesure statique des régulation de ligne et de charge

Les figures F2.6-4 et F2.6-5 donnent les courbes de mesures obtenues respectivement pour la régulation de ligne prise directement sur la capacité de sortie du régulateur en fonction

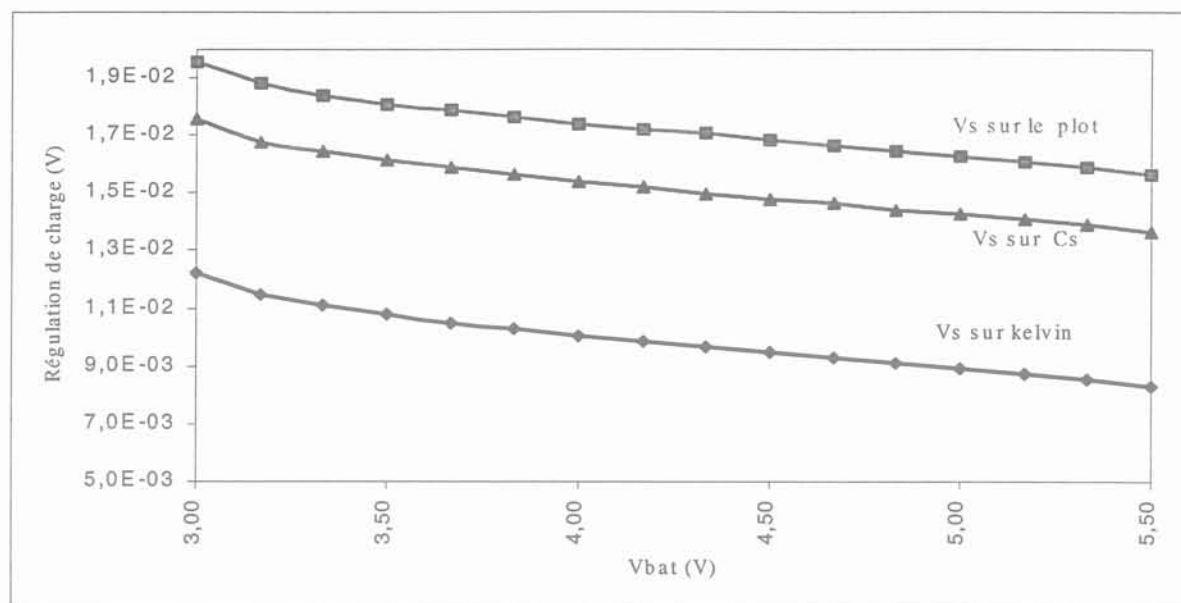
du courant de sortie et pour la régulation de charge en fonction de la tension de sortie en différents points de la carte de test.



F2.6-4 : Mesure de la régulation de ligne en fonction du courant de sortie
La régulation de ligne est meilleure à faible courant de sortie

La courbe, figure F2.6-4, montre que la régulation de ligne est meilleure à faible courant de sortie. En effet, pour l'améliorer il faut augmenter le gain en boucle ouverte du régulateur. Or ce gain est en grande partie définie par le gain du transistor de sortie et celui-ci est inversement proportionnel au courant de sortie (équation eq. 2-11).

- La valeur la plus élevée parmi les mesures regroupées dans l'annexe 4 est de $(2.9 \pm 0.84) \text{mV}$, soit au maximum de 3.74mV . Cette valeur est bien inférieure au maximum autorisé par les spécifications qui est de 6.4mV . Notons toutefois que la précision de cette mesure reste du même ordre de grandeur que la moyenne des valeurs obtenues.



F2.6-5 : Mesure de la régulation de charge en fonction de la tension d'alimentation
La régulation de charge est meilleure à forte tension d'alimentation Vbat

La courbe de la figure F2.6-5 montre la régulation de charge prise pour trois points de mesure différents. Pour le premier la tension de sortie V_s est mesurée sur le plot de sortie qui est éloigné de la puce, pour le deuxième V_s est mesurée directement aux bornes de la capacité C_s qui est soudée au plus proche de la puce, la troisième mesure est effectuée sur le plot kelvin sur lequel aucun courant n'est tiré. Dans ce troisième cas nous ne tenons donc pas compte des résistances parasites introduites par la carte de test (annexe 2), mais la configuration la plus réaliste reste celle des mesures effectuées directement sur la capacité C_s . Les différences entre les trois courbes résultantes montrent l'influence de ces résistances introduites par la carte de test.

Ces courbes montrent aussi que la régulation de charge est meilleure lorsque la tension d'alimentation est plus élevée, ce qui correspond bien à un gain en boucle ouverte du régulateur plus important.

- Pour cette caractéristique, l'imprécision introduite par les appareils de mesure n'est plus significative par rapport aux valeurs et les spécifications sont toujours vérifiées. La valeur mesurée maximale est de $(17.6 \pm 3.84) \text{mV}$ alors que la valeur maximale du cahier des charges est de 27mV .

2.6.2.3 Précision sur la tension de sortie

Dans les spécifications, cette précision sur la tension de sortie est déterminée par la somme des imprécisions introduites par les régulations statiques de ligne et de charge ainsi que par l'offset de l'amplificateur en entrée du régulateur. Dans notre cas, la tension de sortie V_s doit être comprise entre 2.7566V et 2.8434V.

$$\text{Précision} = \pm(Lir_max + Ldr_max + offset_max) = \pm(6.4 + 27 + 10)mV = \pm 43.4mV$$

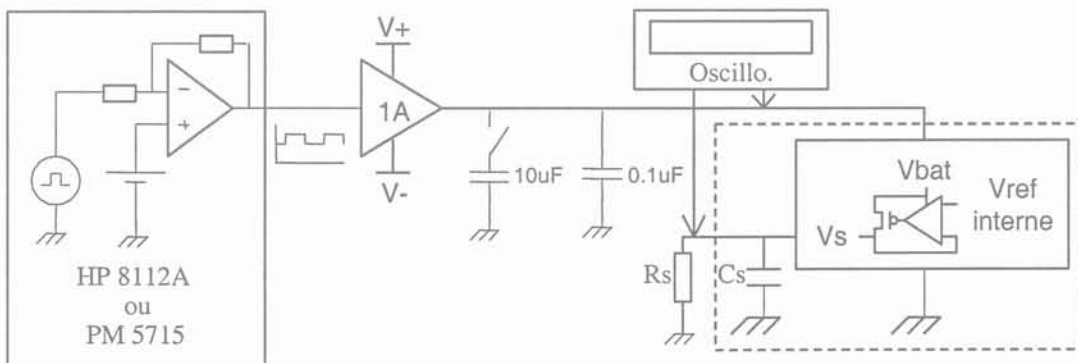
Nous nous basons sur les résultats des mesures de régulation statique de ligne et en charge pour déterminer les extrema de V_s sur silicium et en déduire avec quelle précision nous avons obtenu V_s . Ces mesures donnent :

- $V_{s_{min}} = 2.78597V \pm 1.92mV$
- $V_{s_{max}} = 2.81089V \pm 1.92mV$

Les spécifications sont bien respectées. Les valeurs mesurées donnent une précision bien inférieure à celle attendue. Elles valident ainsi les nombreuses simplifications effectuées lors des calculs analytiques de la valeur de l'offset de sortie.

2.6.2.4 Régulation de ligne transitoire

Nous alimentons l'entrée V_{bat} du régulateur par un générateur de signaux en créneaux. Comme cette alimentation ne peut pas débiter tout le courant nécessaire au bon fonctionnement du circuit intégré, nous interposons un buffer. L'oscilloscope permet de vérifier la variation appliquée sur l'entrée V_{bat} et de prendre la mesure de la partie transitoire de la variation ainsi obtenue sur la tension V_s .

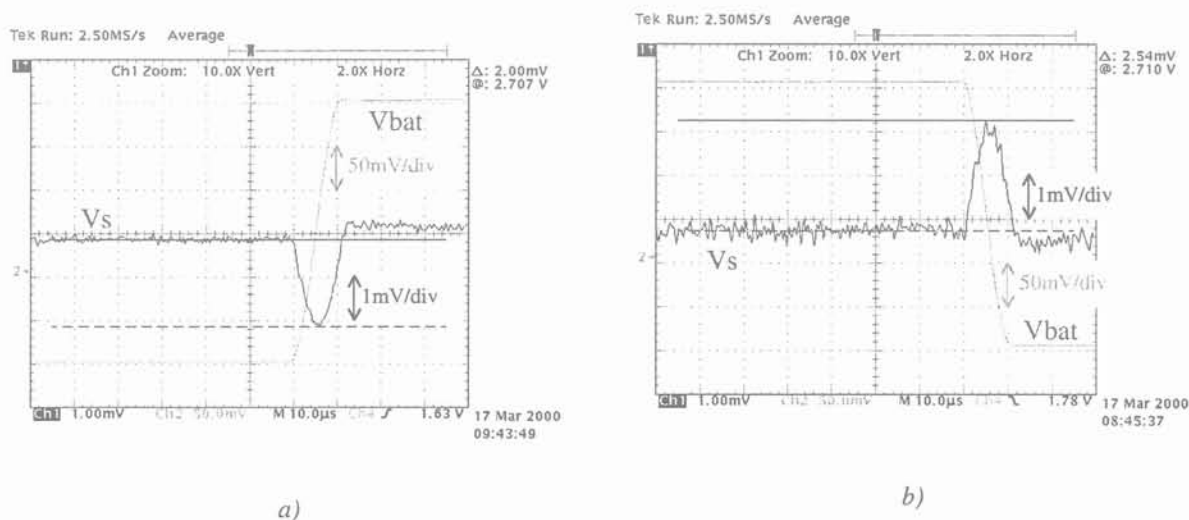


F2.6-6 : montage pour les mesures de régulation transitoire de ligne

Les créneaux de tension sont réglés pour obtenir les caractéristiques demandées par le cahier des charges : une amplitude de 300mV, des temps de montée et de descente de 10µs et

une tension V_{bat} toujours comprise entre 3 et 5.5V. Pour pouvoir respecter les temps de variation de V_{bat} , il faut retirer la capacité de découplage de l'entrée V_{bat} . Les mesures sont faites pour les phases montante et descendante de la tension d'alimentation V_{bat} .

La figure F2.6-7 montre deux mesures de la partie transitoire de la régulation de ligne, la première sur le front montant et l'autre sur le front descendant de la tension d'alimentation. V_{bat} varie de 3.85V à 4.15V, et inversement, et le courant de sortie I_s est fixé à 100mA. La mesure est faite par différence entre les deux curseurs de l'oscilloscope.



F2.6-7 : Mesure de la partie transitoire de la régulation de ligne
 a) Front montant de la tension d'alimentation V_{bat}
 b) Front descendant de la tension d'alimentation V_{bat}

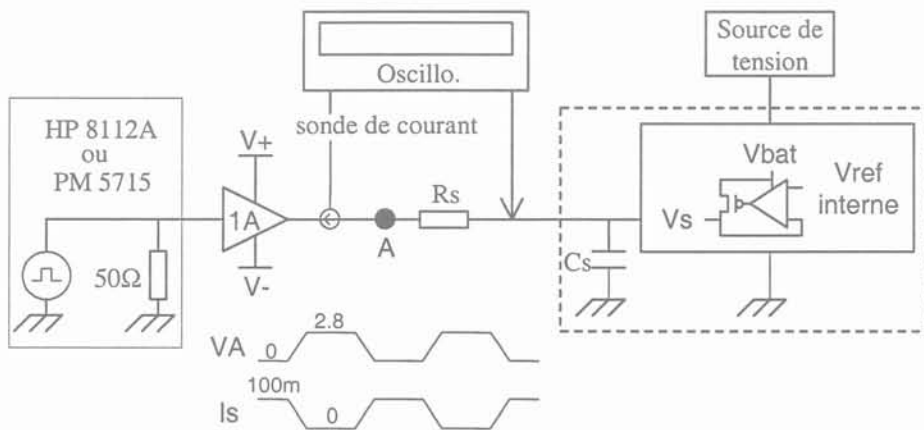
- Les résultats, regroupés dans l'annexe 6, restent inférieurs à la valeur maximale donnée par le cahier des charges.

Notons que dans le cas d'une structure à amplificateur cascodé, nous travaillons avec des différences de courant. Or une différence de courant dans les transistors d'entrée, engendrée ici par une variation de V_{bat} , fait varier les valeurs des transconductances g_m de ces transistors et donc le gain du différentiel et du LDO. Ceci aboutit à une variation de la tension de grille du transistor de sortie, d'où une variation transitoire inhabituelle de la tension de sortie V_s pour laquelle le pic se fait dans le sens opposé à la variation de la tension d'alimentation. Avec un amplificateur « classique » ; fig. F 2.3-1 a), la variation du gain est linéaire et nous n'avons pas cet effet, le pic transitoire se fait dans le même sens que la variation de la tension V_{bat} .

2.6.2.5 Régulation de charge transitoire

Pour appliquer une variation du courant I_s en sortie du régulateur, nous plaçons une résistance sur le nœud V_s . Sur l'autre borne de cette résistance, nous faisons varier un générateur de tension entre 0V et la valeur nominale de la tension souhaitée en sortie du régulateur. La tension sur le nœud V_s étant fixe, la variation de la différence de potentiels entre les bornes de la résistance R_s va entraîner une variation du courant de sortie du régulateur.

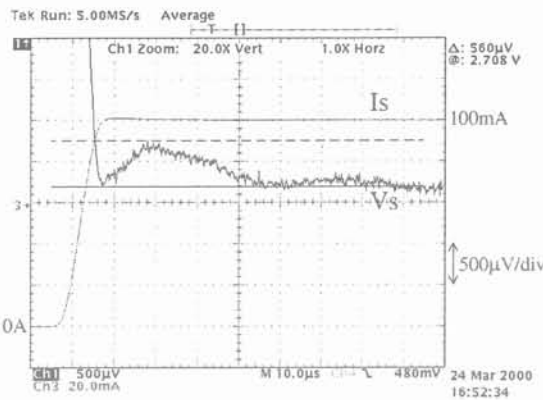
L'oscilloscope permet de mesurer la partie transitoire de la variation de la tension de sortie V_s et de vérifier par l'intermédiaire d'une sonde en courant que les variations du courant de sortie I_s se font bien comme le demande le cahier des charges.



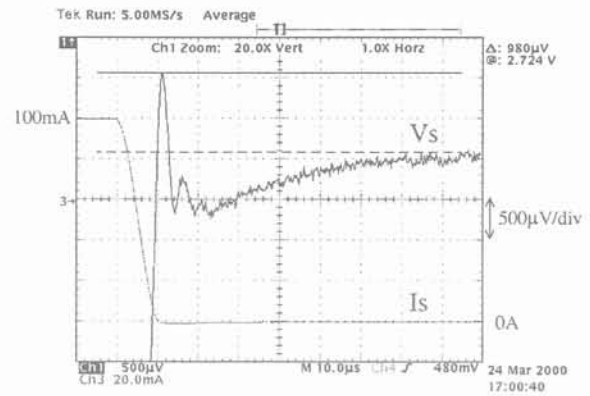
F2.6-8 : montage pour les mesures de régulation transitoire de charge

Pour les mêmes raisons que précédemment, il faut ajouter un buffer en sortie du générateur de tension en créneaux. La résistance R_s est soudée directement sur la sortie du régulateur afin de limiter les capacités, résistances et inductances parasites qui empêcheraient de faire varier I_s en $10\mu s$. Il faut aussi faire attention à ce que la valeur de la tension sur le nœud A ne dépasse jamais la valeur de la tension sur le nœud V_s , ce qui reviendrait à injecter un courant dans le régulateur à partir de sa sortie.

La figure F2.6-9 représente les mesures faites pour une tension d'alimentation typique de 4V sur une des pièces. Le courant de sortie I_s varie de 0 à 100mA car le réglage de la tension en créneaux ne permet pas d'atteindre précisément la valeur de $100\mu A$.



a)



b)

F2.6-9 : Mesure de la partie transitoire de la régulation de charge

- a) Front montant du courant de sortie I_s
 b) Front descendant du courant de sortie I_s

- Toutes les valeurs mesurées, annexe 7, restent bien inférieures à ce qui est demandé dans le cahier des charges.

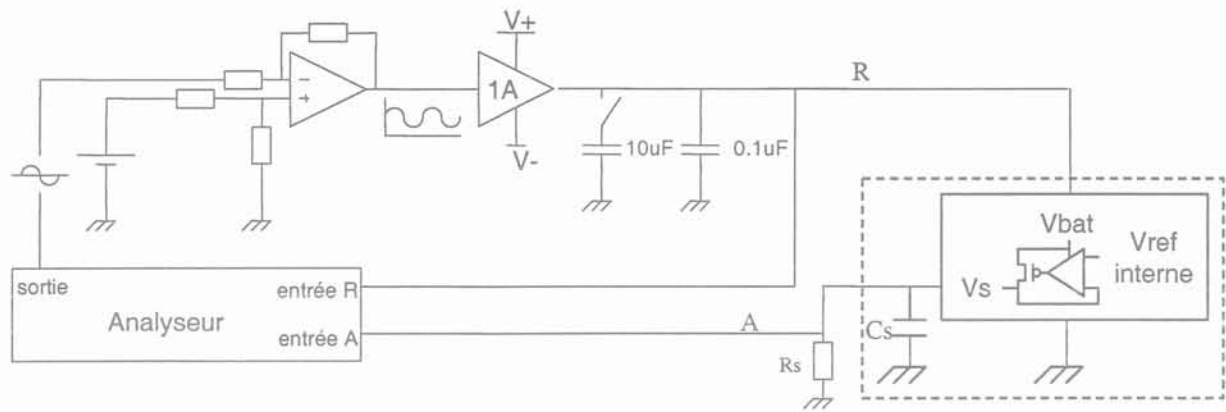
2.6.2.6 P_{srr}

Pour faire les mesures de réjection d'alimentation, nous pouvons mettre en place deux montages qui emploient des méthodes similaires mais des appareils de mesures différents. Ceci permettra de faire une comparaison entre les deux séries de résultats.

Dans chaque cas nous entrons sur l'alimentation du régulateur une tension sinusoïdale. La fréquence de cette sinusoïde varie au cours du temps sur la plage qui nous intéresse. L'amplitude de cette sinusoïde ne doit pas être trop petite pour que les fluctuations en sortie aient une amplitude suffisamment grande pour être détectable et permettre d'obtenir une mesure précise ; en pratique nous prendrons un ΔV_{bat} de 500mV. Pour déterminer la réjection d'alimentation, chacun des deux appareils fait pour chaque fréquence une mesure de l'amplitude la tension sinusoïdale sur V_s et sur V_{bat} et détermine ainsi le rapport qu'il y a entre ces deux nœuds.

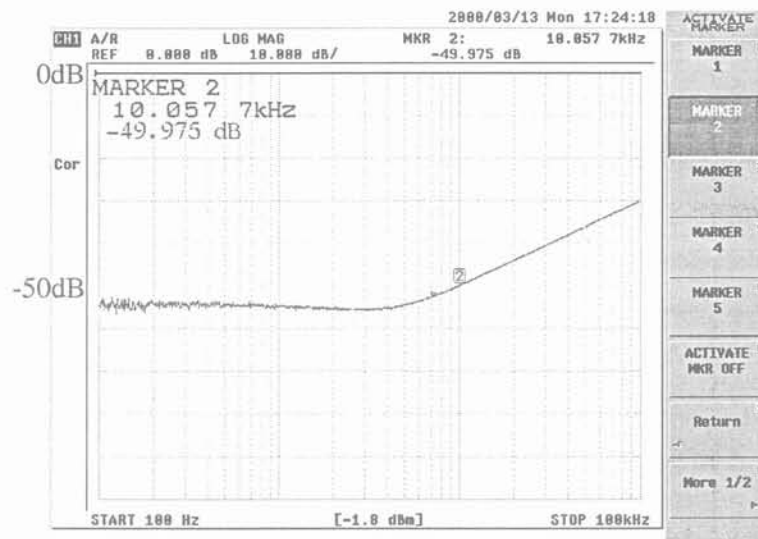
Le premier montage utilise un analyseur Advantest. Celui-ci délivre uniquement une tension sinusoïdale de valeur continue nulle. Par l'intermédiaire d'un sommateur nous lui ajoutons une composante continue réglable. Comme ce montage ne peut pas fournir un courant suffisant pour alimenter le régulateur, nous insérons de nouveau l'amplificateur.

Enfin, pour transmettre cette sinusoïde au nœud Vbat sans la filtrer, nous déconnectons la capacité de découplage de l'alimentation du régulateur.



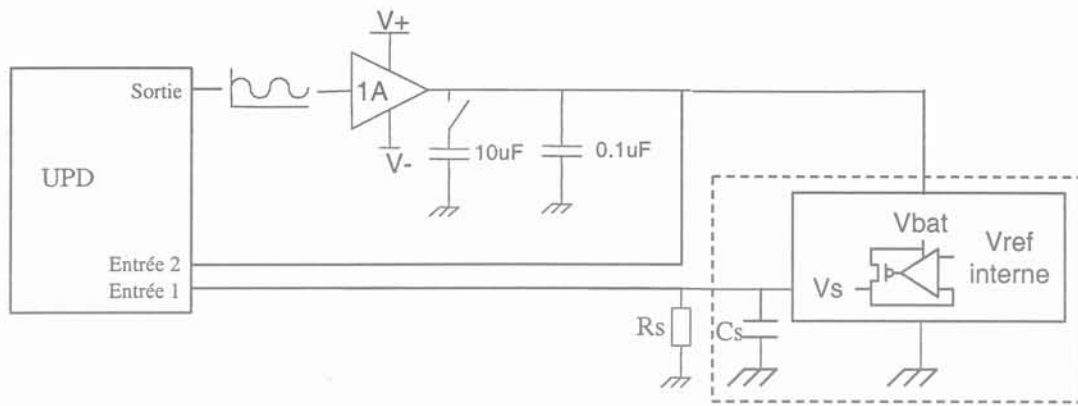
F2.6-10 : Utilisation de l'analyseur Advantest pour les mesures de réjection d'alimentation

La figure F2.6-11 donne la courbe obtenue au moyen de cet analyseur. La tension d'alimentation est de 4V et le courant de sortie de 100mA. Des curseurs permettent de déterminer l'atténuation pour chaque fréquence.



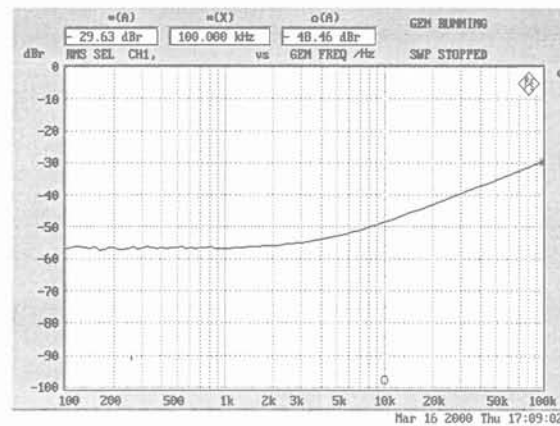
F2.6-11 : Mesure du psrr par l'analyseur Advantest en DC psrr=54dB, à 10kHz psrr=49dB, à 100kHz psrr=30dB

Le second montage utilise un analyseur Rohde&Schwarz. La seule différence entre ce montage et le précédent est que cet appareil délivre au régulateur, toujours par l'intermédiaire de l'amplificateur, une tension sinusoïdale avec une composante continue réglable. Toutefois celle-ci ne permet pas d'atteindre une valeur continue de 5.25V.



F2.6-12 : Utilisation de l'analyseur Rohde&Schwarz pour les mesures de réjection d'alimentation

La figure F2.6-13 donne le résultat obtenu pour une tension d'alimentation typique de 4V et un courant de sortie de 100mA.



F2.6-13 : Mesure du psrr par l'analyseur Rohde&Schwarz en DC psrr=56dB, à 10kHz psrr=48dB, à 100kHz psrr=29dB

Nous pouvons considérer que la précision des mesures est donnée par les différences que nous observons sur les valeurs obtenues avec les deux analyseurs, soit de ± 2 dB. Pour chacun des appareils, nous constatons que les courbes restent très similaires.

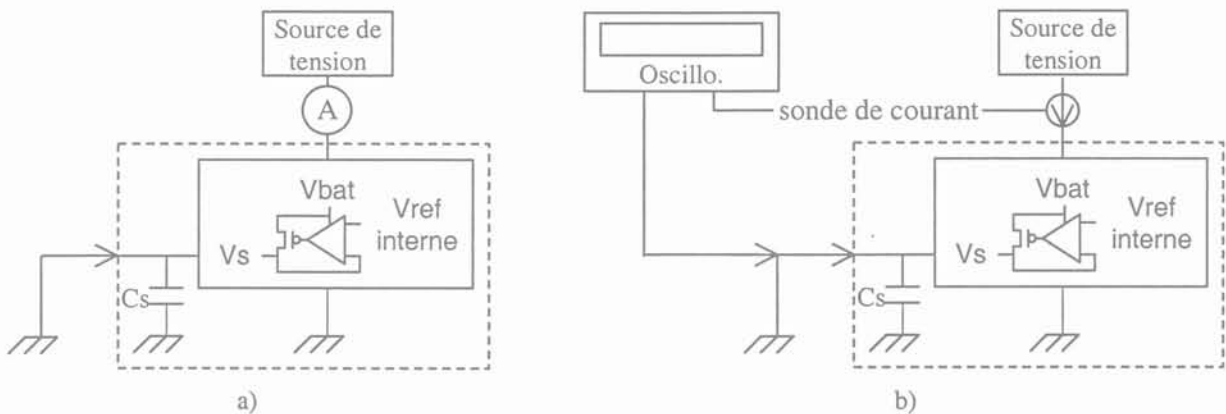
- Les résultats, annexe 8, sont bons, exceptés pour la fréquence de 100kHz où ils sont inférieurs ou égaux à la valeur minimale demandée dans les spécifications. Ce problème de réjection d'alimentation à 100kHz pourrait être dû à un couplage interne entre la tension d'alimentation Vbat et un nœud sensible du circuit intégré ou à une fréquence de résonance trop basse des capacités de sortie utilisées sur la carte de test. Mais aucune hypothèse n'a pu être vérifiée pour le moment.

2.6.2.7 Protection contre les courts-circuits

La mesure du courant de sortie en court-circuit, I_{sc} , se fait en deux étapes. La première, mesure statique, permet de déterminer la valeur de convergence de ce courant. La deuxième, mesure dynamique, donne une idée du pic de courant qui peut subsister au début du court-circuit.

La mesure statique se fait en court-circuitant par un fil la sortie du régulateur à la masse. Nous mesurons alors le courant tiré de l'alimentation avec un ampèremètre branché sur l'entrée V_{bat} du circuit (fig. F2.6-14). Ce courant correspond donc au courant de sortie et au courant consommé par la cellule lors d'un court-circuit.

La mesure dynamique se fait aussi sur le courant tiré de l'alimentation lors d'un court-circuit sur la sortie du régulateur. En effet, nous ne pourrions pas nous affranchir du pic dû à l'appel de courant sur la capacité de sortie C_s si nous prenions la mesure sur le nœud V_s . Cette mesure doit se faire en enlevant l'ampèremètre utilisé pour la mesure statique car la différence de potentiels entre ses bornes évoluerait en fonction du courant de sortie, ce qui fausserait la valeur de la tension d'alimentation en V_{bat} . L'oscilloscope permet de prendre la mesure de ce pic et de vérifier que le courant de court-circuit n'oscille pas.



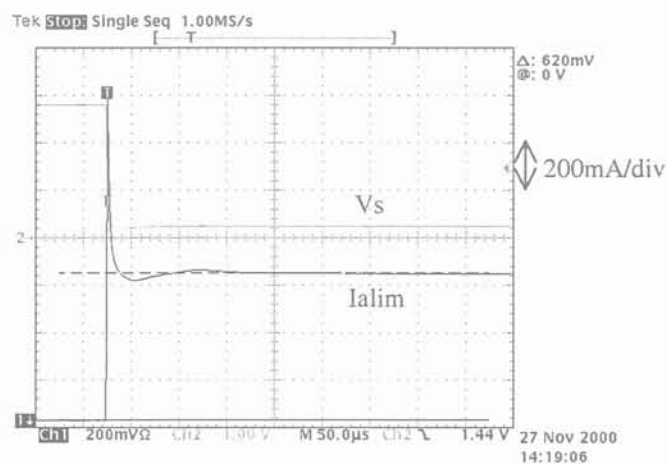
F2.6-14 : Montage pour les mesures de courant lors d'un court-circuit

- a) Mesure statique
b) Mesure dynamique

- En ce qui concerne le courant statique tiré de l'alimentation lors d'un court-circuit, les valeurs mesurées sont données en annexe 9. Elles montrent tout d'abord que la dispersion entre la valeur minimale et la valeur maximale mesurée reste de l'ordre de 140mA ce qui est raisonnable.

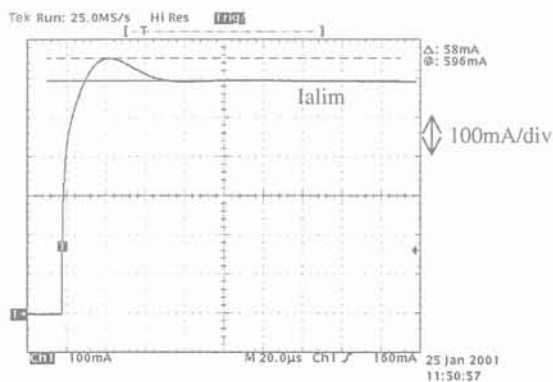
Nous constatons aussi que les valeurs mesurées sont bien au-dessus de la valeur typique obtenue par simulation, et vont, dans le pire cas mesuré, jusqu'à dépasser la valeur maximale spécifiée par le cahier des charges. Ce problème est sans doute la conséquence de la mauvaise recopie de courant entre les transistors miroités qui génèrent le courant de référence I_{ref1} qui mène à une dispersion pouvant atteindre 200% sur cette valeur. Mais cette hypothèse est difficilement vérifiable par des mesures.

La figure F2.6-15 donne des exemples de résultats obtenus sur une même pièce pour la mesure du pic de courant lors d'un court-circuit dans différentes configurations de mesure.



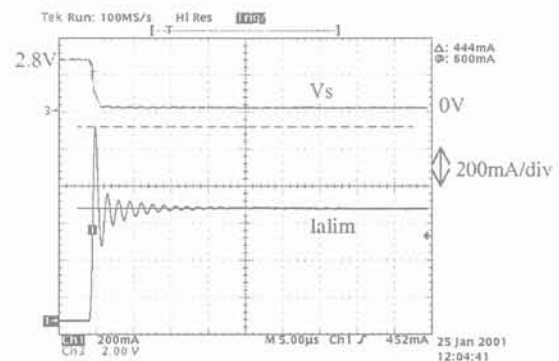
$I_{sc} \text{ pic} > 800\text{mA}$

a)



$I_{sc} \text{ pic} = 58\text{mA}$

b)



$I_{sc} \text{ pic} = 444\text{mA}$

c)

F2.6-15 : Mesure sur le nœud V_{bat} du pic de courant lors d'un court-circuit
 a) Sur la capacité de sortie C_s , b) Sur l'entrée V_{bat} avec la capacité de découplage
 c) Sur l'entrée V_{bat} sans la capacité de découplage

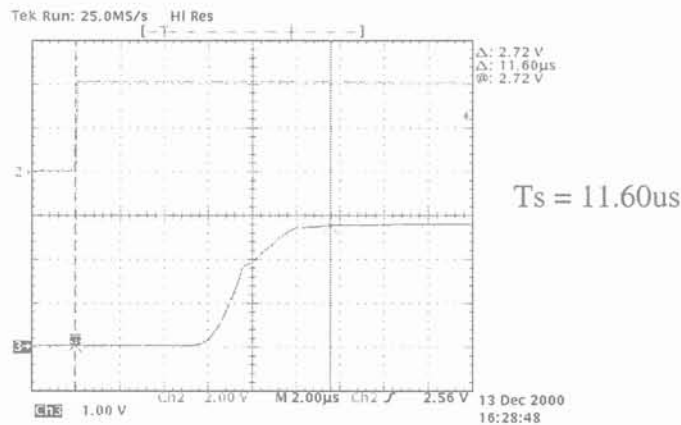
- Nous pouvons tout d'abord noter que le courant de court-circuit n'oscille pas, il présente donc un état stable.

La première courbe donne pour comparaison le pic de courant pris en sortie du régulateur et dû à la capacité de sortie C_s . La seconde correspond à la mesure du courant prise sur le nœud Vbat. La troisième mesure est faite sur ce même nœud mais sans sa capacité de découplage qui lisse le pic. Il est alors difficile de savoir quelle est la part du court-circuit ou des oscillations dues à la variation dans le pic mesuré sans cette capacité de découplage. Toutefois ce pic reste dans des valeurs acceptables pour ne pas détériorer le circuit intégré.

2.6.2.8 Temps d'établissement de la tension de sortie

Après avoir déchargé la capacité de sortie C_s , nous appliquons un créneau de tension sur l'entrée du régulateur qui permet de l'activer. L'oscilloscope permet de contrôler ce signal et de visionner V_s pour prendre la mesure du temps nécessaire au régulateur pour passer de son état inactif à une tension de sortie V_s à 90% de sa valeur nominale. La sonde de courant permet de visualiser le comportement du courant tiré de l'alimentation.

La figure F2.6-16 donne un exemple de mesure du temps d'établissement de la tension de sortie. Nous activons le régulateur par le signal PDN, courbe du haut, et nous mesurons le temps qui s'écoule entre ce point et celui pour lequel V_s a atteint sa valeur nominale.



F2.6-16 : Mesure du temps d'établissement de la tension de sortie V_s lors de l'activation du régulateur

- Sur les autres courbes de résultats, annexe 10, nous constatons que les temps d'établissement tendent vers la valeur inférieure du cahier des charges. Ceci s'explique par les valeurs élevées du courant de court-circuit. En effet ces deux caractéristiques sont directement corrélées. Lors de la mise en route du régulateur, la tension de sortie part de 0V avant d'atteindre la valeur nominale, le régulateur

passé donc par une phase pendant laquelle il est court-circuité. Plus la valeur du courant de court-circuit est élevée, plus la capacité de sortie se charge rapidement et permet ainsi à la tension de sortie V_s de parvenir à sa valeur nominale rapidement.

CONCLUSION

Après une présentation concernant le vocabulaire, nous avons développé la réalisation finale du LDO. Celui-ci a été obtenu à partir d'une technologie CMOS analogique, ce qui permet dorénavant de l'intégrer directement sur le circuit correspondant aux signaux mixtes, circuit lui-même fabriqué dans cette technologie.

En ce qui concerne la stabilité de ce LDO, nous avons été amené à développer une nouvelle méthode qui permet d'adapter la compensation en fonction du courant de sortie I_s , tant du point de vue du condensateur que de la résistance Miller, ceci afin d'obtenir de bonnes conditions de stabilité pour toute la plage de courant de sortie. Cette méthode fait actuellement l'objet d'une demande de brevet.

Une première étape pour diminuer la variation du courant de sortie lorsque le LDO est en court-circuit a aussi été conclue. Elle permet en effet d'asservir le courant de sortie, lors d'un court-circuit, à une valeur qui ne dépend quasiment plus que d'un courant de référence. Par contre, celui-ci engendre toujours des variations non négligeables sur la valeur de I_{cc} .

Ces résultats, tout d'abord obtenus par simulations électriques ont pu être vérifiés et validés sur un circuit silicium par une série de mesures.

CHAPITRE 3

ALIMENTATION A DECOUPAGE

INTRODUCTION

3.1 CAHIER DES CHARGES

3.2 RAPPELS

3.2.1 LA COMMUTATION

3.3 SMPS

3.3.1 PRINCIPE DE FONCTIONNEMENT DU CŒUR DES SMPS

3.3.2 LE CŒUR

3.3.3 LES PERTES

3.3.4 LE CONTROLE – ETUDE DE LA STABILITE

3.4 INTRODUCTION AUX POMPES DE CHARGES

3.4.1 PRINCIPE DE FONCTIONNEMENT DES ALIMENTATIONS A POMPES DE CHARGES

3.4.2 STRUCTURE $\times 1$, $\times 2$ – DOUBLEUR DE TENSION

3.4.3 ETUDE D'UNE STRUCTURE AUTORISANT PLUSIEURS RAPPORTS DE TENSION

CONCLUSION

3 ALIMENTATION A DECOUPAGE

INTRODUCTION

Un autre aspect des régulateurs de tension est l'évolution vers l'utilisation de SMPS pour alimenter les circuits intégrés des téléphones portables. En effet, aujourd'hui la batterie est utilisée avec une tension qui évolue de 5.5V vers 3V pour alimenter les circuits avec des tensions inférieures à 3V. Avec l'évolution des technologies de batterie, les concepteurs sont amenés à réaliser des régulateurs de tension pour lesquels la tension d'entrée V_{bat} peut prendre, au cours de la décharge de la batterie, une valeur inférieure à la tension qu'ils doivent réguler sur leur sortie.

Il faut alors utiliser des régulateurs qui fonctionnent en abaisseur et en élévateur tels que les SMPS ou les pompes de charge, structures que nous allons maintenant étudier, en commençant par les SMPS, puis en introduisant le fonctionnement des pompes de charges.

Pour mener à bien cette première étude, nous débuterons ce chapitre en présentant le cahier des charges, c'est à dire les principales caractéristiques du SMPS ainsi que les objectifs que l'on souhaite atteindre avec une telle architecture. Nous rappellerons ensuite les lois de base de l'électronique de puissance qui régissent les alimentations à découpage, ainsi que le principe de la commutation. Ceci nous permettra d'expliquer le fonctionnement du SMPS le plus couramment utilisé, le hacheur série ou hacheur Buck. En basant notre étude sur les caractéristiques statiques du SMPS avec des éléments idéaux, nous verrons alors quelles autres structures de cœur de SMPS peuvent abaisser ou élever la tension. A partir de là, nous définirons la structure qui répond le mieux à nos besoins en termes de coût et d'adéquation avec la technologie de fabrication. Nous verrons que dans ce cas la commande des interrupteurs peut se faire de plusieurs façons que nous présenterons, toujours dans le cadre d'éléments idéaux. Nous poursuivrons alors par une étude complémentaire des

caractéristiques statiques, en considérant cette fois les résistances parasites des éléments de commutation car celles-ci influencent, notamment, la relation liant les tensions d'entrée et de sortie avec le rapport cyclique.

Ce dernier point nous permettra d'aborder les pertes qui sont engendrées par ces éléments parasites. Nous verrons aussi, lors de cette étude, comment les différents types de pertes influencent et dégradent le rendement. Nous validerons alors ces calculs en vérifiant que l'approximation que nous faisons en utilisant un modèle moyen reste réaliste, en comparant celui-ci avec une modélisation des pertes partant des équations d'état du système. Nous finaliserons cette étude des pertes en concluant sur les avantages et inconvénients qu'apporte chacun des deux types de commandes.

Tout comme dans le cas des régulateurs linéaires, la régulation est assurée par une boucle qui peut par conséquent introduire une instabilité. C'est pourquoi l'analyse en petits signaux de cette structure est particulièrement importante. Pour l'aborder nous expliquerons brièvement les fonctionnements des asservissements en tension et en courant. Nous déterminerons alors la fonction de transfert du système ce qui nous permettra d'effectuer une étude analytique appliquée à notre cas et de montrer quelle est la solution de compensation mise en œuvre.

Enfin, pour finaliser l'étude des alimentations à découpage, nous introduirons le fonctionnement et le rendement théorique des alimentations à pompes de charges.

3.1 CAHIER DES CHARGES

Dans notre cas nous nous intéressons à une alimentation fournissant un courant de sortie de 300mA pour une tension régulée positive comprise entre 1.9V et 2.5V à partir d'une tension non régulée positive comprise entre 2V et 5.5V, et dont la fréquence de travail est fixée à 750kHz. Les valeurs des composants externes sont fixées à 22 μ F pour le condensateur de sortie et à 10 μ H pour l'inductance.

Les niveaux de tension demandés nous imposent une évolution de la structure. En effet, nous avons vu que les régulateurs linéaires tels que les LDO sont des abaisseurs de tension, or nous cherchons maintenant une structure qui puisse dans un premier temps abaisser la tension, mais aussi l'élever lorsque la tension V_{bat} devient inférieure à la tension de sortie souhaitée. C'est ce qui nous amène à étudier les structures de SMPS.

Le problème consiste alors à trouver en premier lieu une structure de cœur qui satisfasse à la fois les contraintes et l'objectif de rendement.

Les contraintes sur le cœur du SMPS concernent le coût et les tensions admises par la technologie utilisée. Le coût impose en effet l'utilisation d'une structure ne comportant qu'un nombre réduit de composants externes, une seule inductance et un seul condensateur. La deuxième contrainte a aussi une grande importance car les interrupteurs utilisés par les alimentations à découpage telles que les SMPS sont réalisées par des transistors MOS. Or les composants semi-conducteurs disponibles dans la technologie utilisée admettent une tension entre leurs différentes bornes limitée à 5.5V.

Quant à l'objectif d'une telle structure, il est d'atteindre un bon rendement particulièrement pour un courant de sortie variant d'une valeur moyenne jusqu'à sa valeur maximale, 300mA.

3.2 RAPPELS

Les SMPS étudiés tout au long de ce chapitre font partie des convertisseurs statiques d'énergie employant les principes de la commutation. Les alimentations, que l'on trouve usuellement à partir de quelques dizaines de Watts jusqu'à de très fortes puissance (traction ferroviaire), ont montré leur intérêt grâce au principe même de la commutation qui induit un rendement théorique unitaire. En très faible puissance, cet avantage se trouve amoindri par la part relative plus importante des imperfections des composants (semi-conducteurs et passifs). Néanmoins, il est indispensable de les aborder pour les comparer avec les régulateurs linéaires mais aussi parce qu'ils apportent des caractéristiques propres que l'on ne trouve pas avec les LDO, en particulier l'élévation de tension.

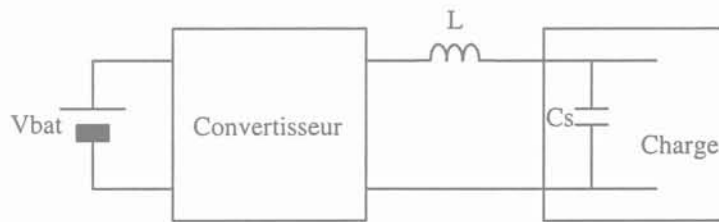
Compte tenu de nos besoins, nous nous limiterons à la conversion continu-continu, non isolée galvaniquement. Cette conversion doit effectuer l'interface entre une source (en l'occurrence de tension) et une charge avec des éléments non dissipatifs. Ainsi seuls seront employés :

- Les semi-conducteurs en commutation bloqués ou conducteurs,
- Les composants sans pertes, inductance ou condensateur.

De plus, et afin d'éviter tout risque de surintensité ou de surtension lors des changements d'état, il sera nécessaire de vérifier quelques règles d'association entre cette source et cette charge à savoir :

- On ne peut connecter directement et instantanément que deux sources de natures différentes.
- On ne peut pas court-circuiter une source de tension ou ouvrir une source de courant.

Si l'on se réfère à notre exemple, figure F 3.2-1, celui-ci doit faire le lien entre une source de tension (la batterie) et la charge qui sera de même nature après un filtre capacitif. Notre convertisseur aura donc nécessairement un élément de nature différente de ces sources : seule l'inductance, élément sans perte répond à ce besoin.



F 3.2-1 : Représentation des sources et du convertisseur
 V_{bat} est la tension d'alimentation du convertisseur

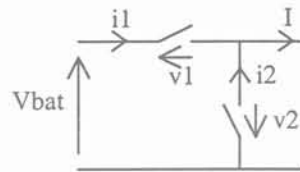
Deux configurations du convertisseur seront employées ici :

- La connexion directe de la source V_{bat} à L .
- L'ouverture de V_{bat} et la roue libre de L .

Une troisième configuration est possible mais n'est pas nécessaire ici : il s'agit de l'alimentation de L par $-V_{bat}$, utile pour les onduleurs.

Ainsi deux semi-conducteurs sont nécessaires pour cette fonction.

Il apparaît de façon évidente que leurs fonctionnements doivent être complémentaires sous peine de court-circuiter V_{bat} ou bien d'ouvrir le courant dans l'inductance L .



F 3.2-2 : Représentation des semi-conducteurs du convertisseur

3.2.1 LA COMMUTATION

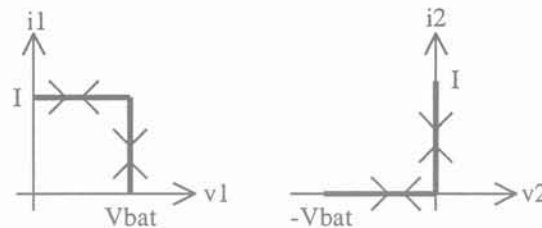
Comme nous le verrons plus loin, l'alternance entre ces deux configurations permettra de réguler le transfert d'énergie et donc de réguler la tension de sortie. Auparavant, examinons les conséquences du changement d'état sur les semi-conducteurs eux-mêmes.

Les relations suivantes doivent être vérifiées à chaque instant.

$$V_{bat} = v_1 - v_2 \quad v_1 \cdot i_1 > 0$$

$$I = i_1 + i_2 \quad v_2 \cdot i_2 > 0$$

Les deux dernières relations sont liées au fait que les semi-conducteurs ne peuvent être que dissipatifs.



F 3.2-3 : Cycle de fonctionnement des interrupteurs

Lors du passage d'une configuration à l'autre, l'interrupteur n°2 va imposer une trajectoire le long des axes et par là même une trajectoire obligatoirement dissipative pour l'interrupteur n°1.

On reconnaît pour l'interrupteur n°2 une diode (qui pourra être synthétisée par une diode PN, schottky ou par un MOS commandé en diode).

L'interrupteur n°1, quant à lui devra permettre le changement d'état bloqué ↔ conducteur. Lors de ces changements d'état, les pertes inévitables pourront être réduites en limitant au maximum les temps de commutation. Des transistors MOS seront généralement employés dans nos SMPS.

3.3 SMPS

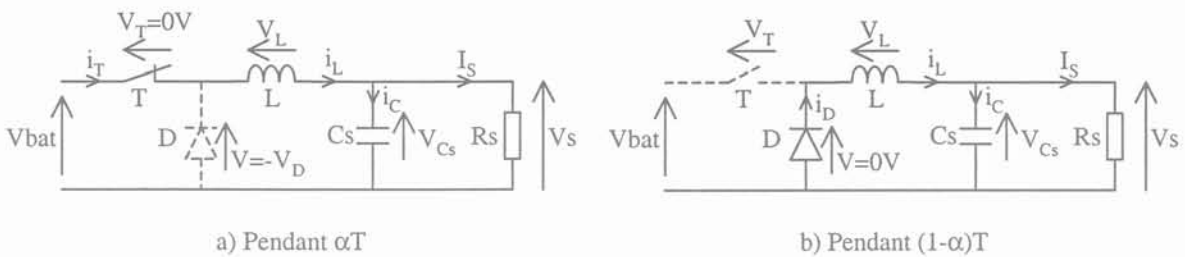
3.3.1 PRINCIPE DE FONCTIONNEMENT DU CŒUR DES SMPS

Partons de l'exemple du hacheur le plus courant, le hacheur série aussi appelé hacheur Buck. Pour expliquer ce principe nous considérons que les interrupteurs sont des éléments idéaux, c'est à dire que la tension à leurs bornes est nulle lorsqu'ils sont fermés et qu'aucun courant ne les traverse lorsqu'ils sont ouverts.

Comme nous l'avons déjà dit, les SMPS sont des alimentations à découpage, ils fonctionnent donc à une certaine fréquence de travail. Au cours d'une période T , le SMPS passe par deux phases de fonctionnement qui sont illustrées par la figure F 3.3-1.

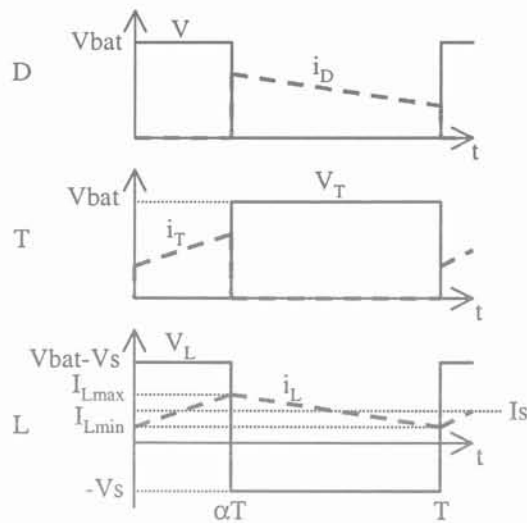
Pendant le temps αT , l'interrupteur T est fermé et la diode D est bloquée. La source fournit alors de l'énergie à la charge et à l'inductance.

Pendant le temps $(1-\alpha)T$, l'interrupteur est ouvert et la diode conduit. L'inductance L se décharge dans la charge.



F 3.3-1 : Schémas de fonctionnement du cœur du hacheur Buck
 a) Pendant αT , l'interrupteur T est fermé, la diode D est bloquée
 b) pendant $(1-\alpha)T$, l'interrupteur est ouvert, la diode conduit

Les formes d'onde des courants et des tensions caractérisant alors les composants de ces schémas sont représentées par la figure F 3.3-2.



F 3.3-2 : Formes d'onde du hacheur Buck en mode continu
 trait continu : Tension
 trait pointillés : Courant

De ces courbes, nous pouvons en déduire la relation qui existe entre les tensions d'entrée et de sortie et le rapport cyclique α , toujours compris entre 0 et 1. En effet, c'est en ajustant α que l'on détermine la tension de sortie V_s à partir de la tension d'entrée V_{bat} .

Les règles de l'électronique de puissance imposent deux lois [Ferrieux99] :

- Pas de discontinuité dans la tension d'un condensateur, et un courant moyen $\langle I_c \rangle$ nul en régime permanent.
- Pas de discontinuité dans le courant d'une inductance, et une tension moyenne $\langle V_L \rangle$ nulle en régime permanent.

Puisque $\langle V_L \rangle = 0V$, nous avons la relation suivante :

$$(V_{bat} - V_s) \cdot \alpha \cdot T = V_s \cdot (T - \alpha \cdot T)$$

$$\text{d'où } \frac{V_s}{V_{bat}} = \alpha$$

Ce montage permet donc d'abaisser la tension de sortie par rapport à la tension d'entrée.

3.3.2 LE CŒUR

Nous allons donc tout d'abord nous intéresser au cœur du SMPS en cherchant une structure qui permette d'abaisser et d'élever la tension selon la valeur du rapport cyclique α . Nous appelons cœur du SMPS, la cellule de commutation accouplée avec le filtre de sortie, en excluant la boucle qui permet le contrôle de la régulation.

Pour cela nous expliquerons le fonctionnement de quatre structures, une à stockage inductif et trois à stockage capacitif, puis nous verrons une structure qui à partir d'une combinaison de deux autres peut aussi élever ou abaisser la tension de sortie. Nous montrerons dans chaque cas les inconvénients ou les impossibilités à respecter les contraintes énoncées ci-dessus. Pour ces structures nous garderons la représentation pour laquelle un des deux interrupteurs est une diode, bien que la réalisation correspondante soit faite avec deux transistors MOS. Lorsque les transistors sont bloqués, leur diode de caisson associée joue le rôle de la diode représentée sur les schémas.

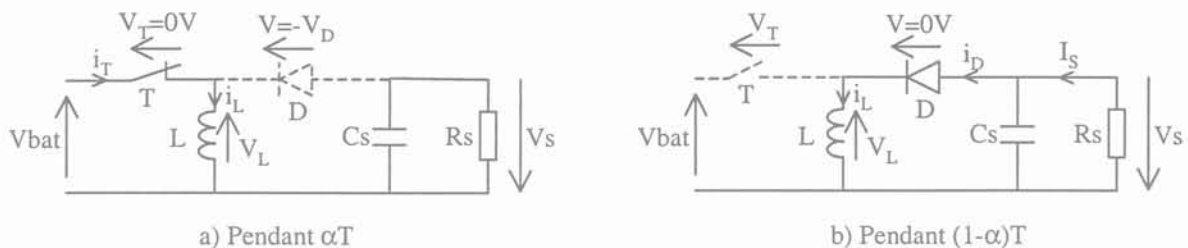
Nous détaillerons alors la structure finalement choisie, en présentant celle-ci pour deux modes différents de commande des interrupteurs différents.

3.3.2.1 Structure à stockage inductif Buck-Boost

Elle se compose de deux interrupteurs, d'une inductance et d'un condensateur, figure F 3.3-3.

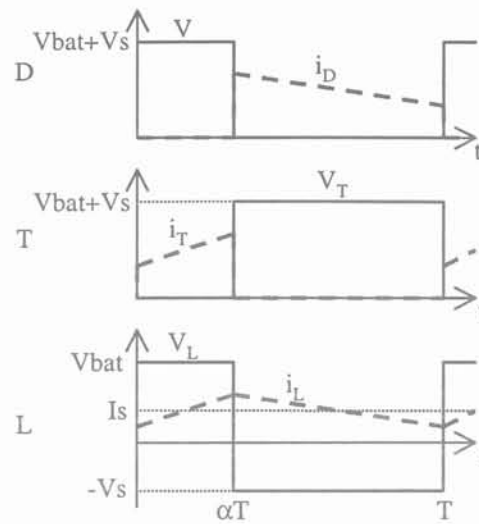
Pendant le temps αT , l'énergie délivrée par la source est stockée dans l'inductance L. La tension de sortie V_s est négative.

Pendant le temps $(1-\alpha)T$, l'énergie jusqu'alors stockée dans l'inductance se décharge dans la charge R_s .



F 3.3-3 : Schémas de fonctionnement du cœur du Buck-boost
 a) Pendant αT , la source fournit de l'énergie à l'inductance
 b) Pendant $(1-\alpha)T$, l'inductance se décharge dans R_s
 La tension V_s est inversée par rapport à la tension V_{bat}

Pour des composants idéaux, nous avons les formes d'ondes suivantes :



F 3.3-4 : Formes d'onde du hacheur Buck-Boost

Puisque $\langle V_L \rangle = 0V$, nous obtenons directement

$$\alpha \cdot V_{bat} = (T - \alpha \cdot T) \cdot V_s$$

$$\text{d'où } \frac{V_s}{V_{bat}} = \frac{\alpha}{1 - \alpha}$$

Ce montage permet bien, selon la valeur du rapport cyclique α , d'élever ou d'abaisser la tension. Par contre nous pouvons tout de suite remarquer que V_s est inversée par rapport à la tension V_{bat} , soit dans notre cas une tension de sortie négative ce qui est contraire à la demande du cahier des charges. De plus, comme la masse de la batterie sert de point de référence pour tout le circuit, nous ne pouvons donc pas imaginer inverser la tension V_{bat} de façon à obtenir finalement $V_s > 0$. Par ailleurs, dans cette configuration, les interrupteurs sont soumis à une tension qui correspond à la somme des tensions d'entrée et de sortie. Lorsque l'application demandera une tension de sortie V_s de 2.5V et que la tension d'alimentation du SMPS sera supérieure à 3V, la tension aux bornes de l'interrupteur, un transistor MOS, sera supérieure à la valeur autorisée par la technologie, à savoir 5.5V.

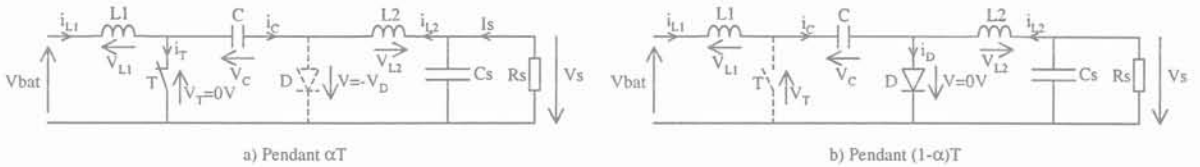
3.3.2.2 Structure à stockage capacitif Cuk

Cette deuxième structure est constituée de deux inductances, $L1$ et $L2$, et de deux condensateurs, C et C_s , figure F 3.3-5. Le premier sert à accumuler l'énergie alors que le deuxième joue le rôle de filtre. Les deux inductances représentent des sources de courant et permettent de ne pas relier directement ensemble deux sources de même nature, le condensateur C avec les sources V_{bat} ou V_s .

Pour montrer de façon simple le fonctionnement de cette structure, on négligera les ondulations de courant dans les inductances L1 et L2, ainsi que l'ondulation de tension dans le condensateur C.

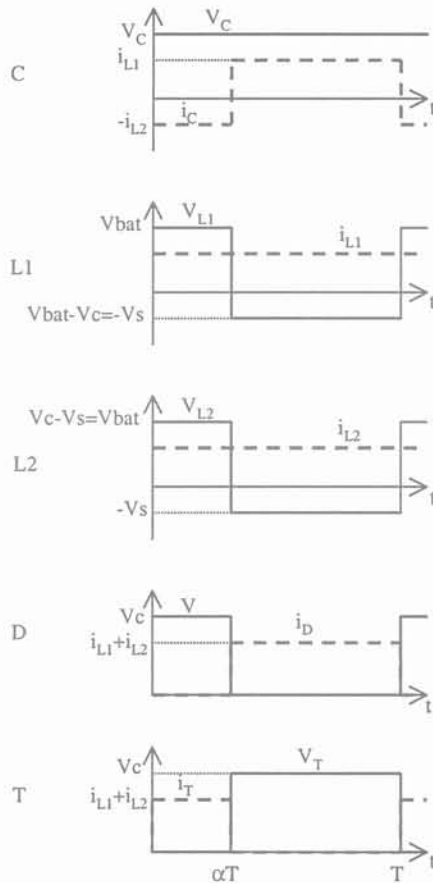
Pendant le temps αT , l'énergie fournie par la source est stockée dans l'inductance L1. Le condensateur C transfère son énergie à l'inductance L2 ainsi qu'à la charge R_s . La tension V_s est inversée par rapport à la tension d'entrée V_{bat} .

Pendant le temps $(1-\alpha)T$, la source fournit à nouveau de l'énergie au condensateur.



F 3.3-5 : Schémas de fonctionnement du cœur d'un Cuk
 a) Pendant αT , la source fournit de l'énergie à L1 et C se décharge dans L2 et R_S
 b) Pendant $(1-\alpha)T$, le condensateur C se charge

La figure F 3.3-6 représente les formes des courants et tensions dans les différentes composantes de cette structure Cuk au cours d'une période de transfert.



F 3.3-6 : Formes d'onde du hacheur Cuk

Comme la tension moyenne aux bornes des inductances L1 et L2 doit être nulle, nous pouvons écrire que :

$$V_{bat} \cdot \alpha \cdot T = V_s \cdot (1 - \alpha) \cdot T, \text{ soit}$$

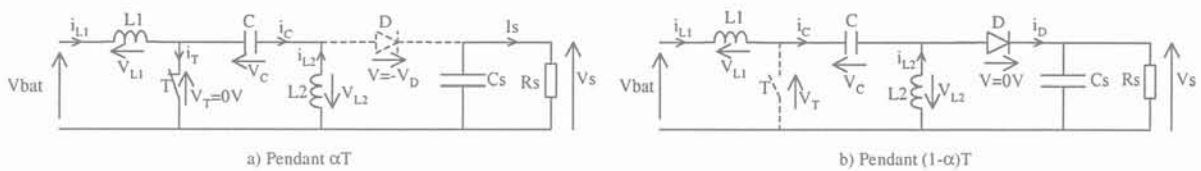
$$\text{eq. 3-1} \quad \frac{V_s}{V_{bat}} = \frac{\alpha}{1 - \alpha}$$

Si $\alpha < 0.5$, le montage abaisse la tension. Si $\alpha > 0.5$, le montage élève la tension.

Bien que ce montage permette d'élever ou d'abaisser la tension, la tension de sortie est inversée par rapport à la tension d'entrée et le nombre de composants externes est trop important pour que nous puissions utiliser cette structure.

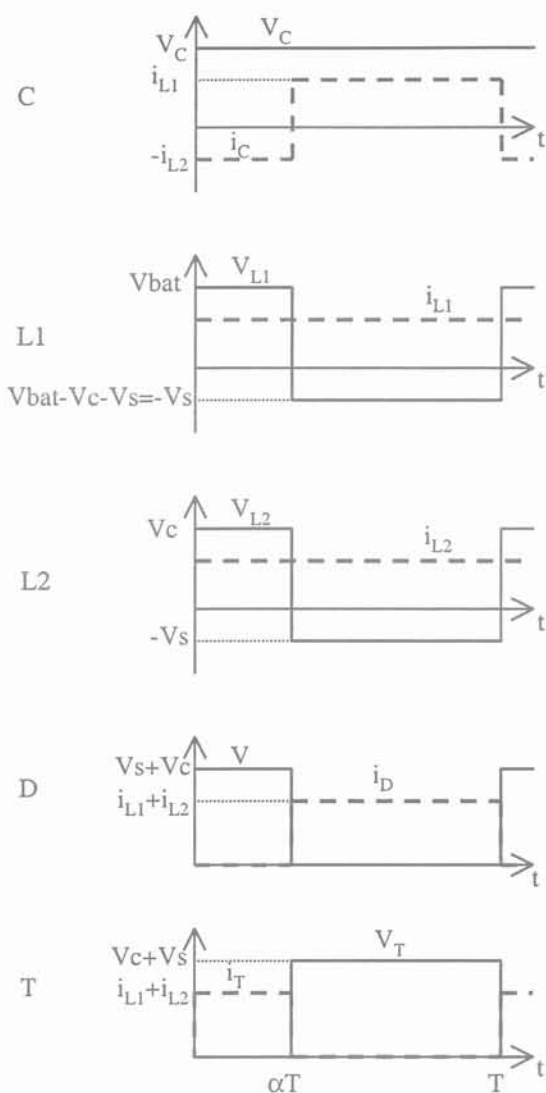
3.3.2.3 Structure à stockage capacitif Sepic

Cette structure, figure F 3.3-7, est une variante de la précédente pour laquelle l'inductance L2 et la diode D sont interchangeables. Le fonctionnement reste le même, mais cette fois-ci elle présente l'avantage de ne pas inverser la tension de sortie par rapport à la tension d'entrée.



F 3.3-7 : Schémas de fonctionnement du cœur du Sepic

La figure F 3.3-8 représente l'évolution des courants et des tensions des différents composants électriques au cours des deux phases de fonctionnement.



F 3.3-8 : Formes d'onde du hacheur Sepic

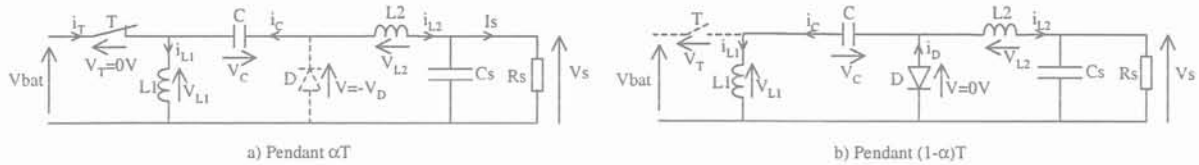
A partir de la condition $\langle V_{L1} \rangle = 0$, on retrouve l'équation eq. 3-1,

$$\frac{V_s}{V_{bat}} = \frac{\alpha}{1 - \alpha}$$

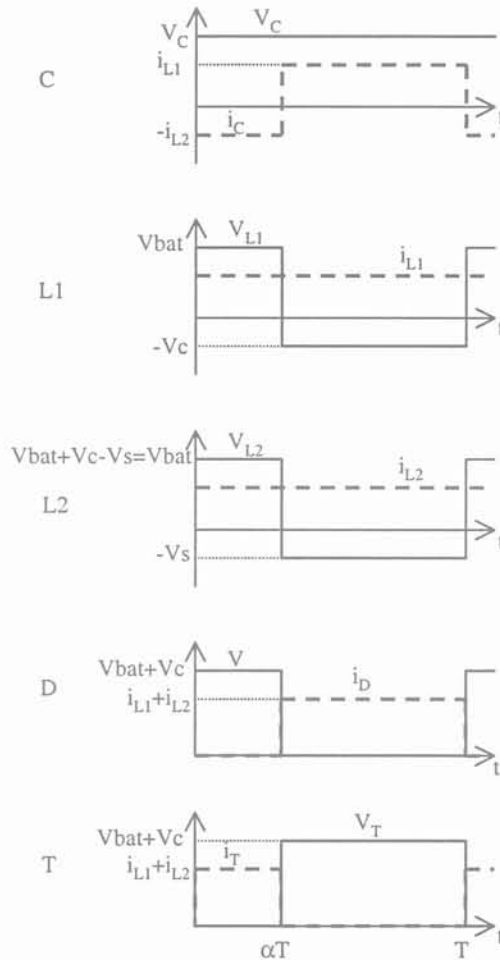
Ce montage permet donc d'obtenir un abaisseur/élevateur de tension sans pour autant inverser la tension de sortie par rapport à la tension d'entrée. Cependant, l'utilisation de deux inductances et d'un condensateur supplémentaire est particulièrement pénalisante pour notre application. De plus, la tension aux bornes des interrupteurs génère un second problème car elle peut dépasser la valeur autorisée par la technologie CMOS analogique puisqu'elle correspond à la somme des tensions de sortie et de condensateur, soit à la somme $V_s + V_{bat}$.

3.3.2.4 Structure à stockage capacitif Zéta

Nous retrouvons là aussi une variante du hacheur Cuk. Son fonctionnement reste similaire à celui des deux précédentes structures. Les figures F 3.3-9 et F 3.3-10 représentent respectivement le montage lors de chacune des deux phases de la période de travail et l'évolution des courants et des tensions au cours de ce même temps.



F 3.3-9 : Schémas de fonctionnement du cœur du Zéta



F 3.3-10 : Formes d'onde du hacheurs Zéta

On retrouve toujours la même équation régissant le rapport cyclique en fonction des tensions d'entrée et de sortie. La fonctionnalité du régulateur abaisseur/élevateur est bien respectée. Par contre le nombre de composants externes utilisés pour faire fonctionner cette structure est encore trop coûteux pour notre application et les interrupteurs peuvent être

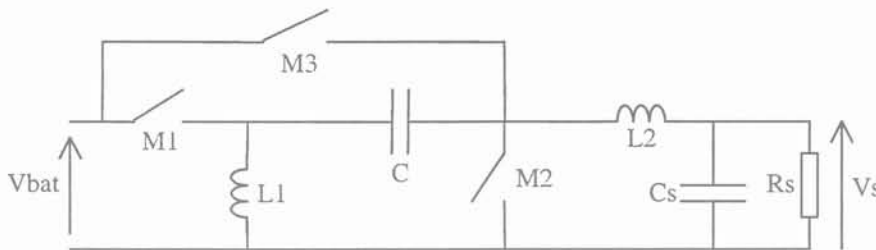
soumis à une tension supérieure à la valeur que peuvent supporter les transistors de la technologie utilisée pour la réalisation du régulateur. Cette structure ne peut donc pas nous convenir.

3.3.2.5 Structure Série-Zéta

Pour pallier le problème de tenue en tension des composants, nous pouvons mettre en parallèle un hacheur Série (ou Buck) avec une structure Zéta et obtenir un montage abaisseur/élevateur tel que l'illustre la figure F 3.3-11.

Tant que la tension de sortie est inférieure à la tension d'entrée, seule la partie hacheur Buck fonctionne. Le transistor M1 est toujours ouvert. Lorsque la tension de batterie devient inférieure à la tension de sortie souhaitée, le transistor M3 devient toujours ouvert et la structure Zéta prend le relais pour réguler la tension de sortie.

Dans cette configuration et avec nos spécifications, si $V_s=2.5V$, le hacheur Zéta sera utilisé lorsque $V_{bat} \leq 2.5V$. Dans ce cas la tension appliquée sur les interrupteurs sera inférieure à la tension critique qui est de 5.5V.



F 3.3-11 : Structure parallèle Série/Zéta

Malgré tout, ceci pose tout de même le problème de la détection de la tension V_{bat} pour savoir à partir de quel moment la structure doit commuter entre les deux hacheurs. Par ailleurs, le nombre de composants externes reste trop élevé.

3.3.2.6 Le montage choisi

Après l'étude, au paragraphe précédent, des structures existantes et de leurs inconvénients pour notre application, nous avons défini une architecture qui permet de n'utiliser que deux composants externes, une inductance et un condensateur, figure F 3.3-12, et qui n'inverse pas la tension. Comme nous allons le voir par la suite, les transistors MOS sont soumis à une tension maximum de 5.5V ce qui correspond bien à la tenue en tension imposée par la technologie.



F 3.3-12 : Structure choisie pour le cœur du SMPS

La commande des interrupteurs peut se faire selon deux schémas. Une première solution consiste à commuter en permanence les quatre interrupteurs, nous l'appellerons commande complémentaire. La seconde se divise en deux modes de fonctionnement, d'une part et tant que la tension d'alimentation V_{bat} est supérieure à la tension de sortie V_s , seuls les transistors M1 et M2 sont activés, M4 est toujours fermé tandis que M3 reste ouvert. Ce montage se comporte alors comme un hacheur Buck et abaisse la tension. Dès que la tension de batterie devient inférieure à la tension de sortie, ce sont les interrupteurs M3 et M4 qui commutent alors que les transistors M1 et M2 restent respectivement fermé et ouvert. Dans chaque cas la commande se fait à fréquence fixe. En effet, une commande à fréquence variable entraîne des perturbations difficilement filtrables puisque l'on ne connaît pas par avance leurs apparitions, ce qui pourrait engendrer des perturbations gênantes pour notre application qui comporte des circuits de radio fréquence.

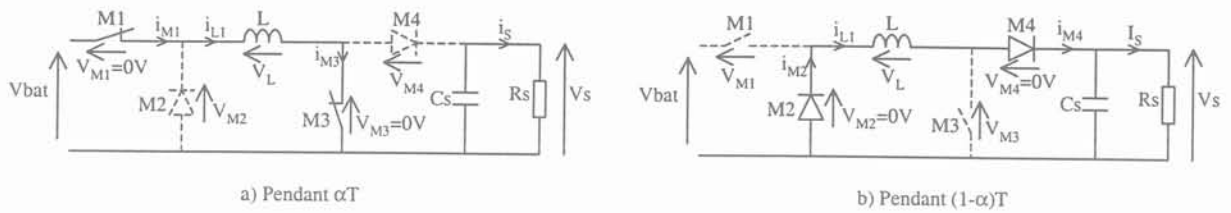
3.3.2.6.1 Fonctionnement en conduction continue

Dans cette partie de l'étude, nous gardons l'hypothèse de composants idéaux.

- Cas de la commande complémentaire

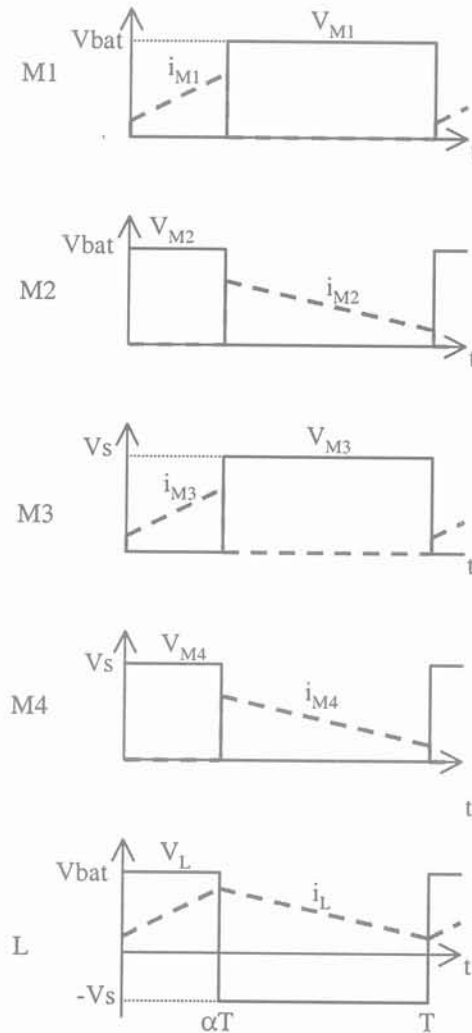
Pendant αT , les interrupteurs M1 et M3 sont fermés alors que M2 et M4 sont ouverts. La source fournit de l'énergie à l'inductance L.

Pendant $(1-\alpha)T$, ce sont les transistors M2 et M4 qui sont fermés tandis que M1 et M3 sont ouverts. L'inductance se décharge dans R_s .



F 3.3-13 : Schémas de fonctionnement de la structure de cœur choisie
 a) Pendant αT , la source fournit de l'énergie à l'inductance
 b) Pendant $(1-\alpha)T$, l'inductance se décharge dans R_s

De ces schémas de fonctionnement, nous pouvons en déduire les formes, fig. F 3.3-14, des courants et des tensions dans chaque élément.



F 3.3-14 : Formes d'onde de la structure choisie

Pour respecter la condition $\langle V_L \rangle = 0$, les tensions V_{bat} et V_s doivent être telles que $V_{bat} \cdot \alpha \cdot T = V_s \cdot (1-\alpha) \cdot T$, soit

$$\text{eq. 3-2} \quad \frac{V_s}{V_{bat}} = \frac{\alpha}{1-\alpha}$$

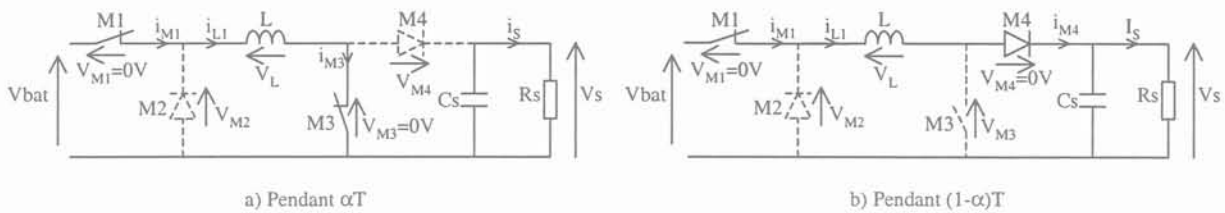
La fonctionnalité recherchée est bien atteinte, car selon la valeur de α ce montage est abaisseur ou élévateur. En outre les contraintes sont respectées puisque d'une part cette structure utilise seulement une inductance et un condensateur comme composants externes, et que les interrupteurs sont soumis à une tension de valeur V_{bat} (pour M1 et M2) ou V_s (pour M3 et M4).

- Fonctionnement en DOWN :

Le fonctionnement de la structure choisie est, dans ce cas, similaire au fonctionnement du hacheur Buck vu au chapitre 3.3.1

- Fonctionnement en UP :

Comme nous l'avons dit en préambule de ce paragraphe, le transistor M1 est toujours passant alors que le transistor M2 reste ouvert. Dans ce mode de fonctionnement, seuls les interrupteurs M4 et M3 sont actionnés. Ce qui donne les schémas de fonctionnement suivants :

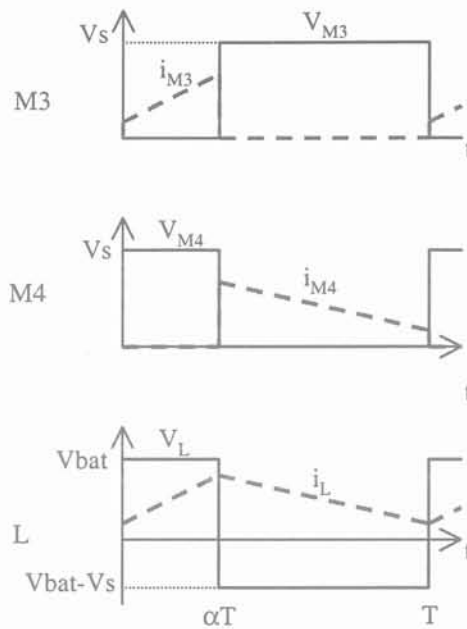


F 3.3-15 : Principe de fonctionnement de l'élévateur

L'interrupteur M3 est fermé pendant le temps αT , l'énergie fournie par la source est alors stockée dans l'inductance L . La diode représentée par le transistor M4 est bloquée.

Lorsque l'interrupteur M3 s'ouvre, l'inductance se décharge dans R_s .

Un raisonnement semblable aux précédents nous permet d'obtenir les courbes de la figure F 3.3-16 représentant les courants et les tensions des composants, ainsi que l'équation eq. 3-3.



F 3.3-16 : Formes d'onde de l'élevateur

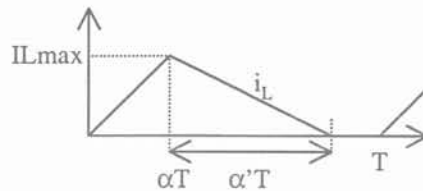
$$\text{eq. 3-3} \quad V_{bat} \cdot \alpha \cdot T = -(V_{bat} - V_S) \cdot (1 - \alpha) \cdot T$$

$$\text{Soit, } \frac{V_S}{V_{bat}} = \frac{1}{1 - \alpha}$$

Cette structure nous permet bien d'abaisser ou d'élever la tension régulée par rapport à la tension de batterie. Les contraintes de tenue en tension et de nombre de composants externes sont bien respectées. Dans la suite de ce chapitre nous allons l'étudier avec ses trois variantes de commande des transistors.

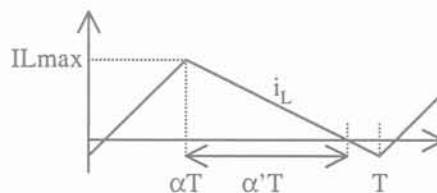
3.3.2.6.2 Mode de conduction discontinue

Jusqu'à présent nous n'avons parlé que du mode de fonctionnement dit continu. Mais, pour les structures MOS/diode, lorsque le courant de sortie \$I_S\$ est faible, le courant moyen dans l'inductance \$\langle i_L \rangle\$ est aussi de valeur faible et le courant instantané \$i_L\$ peut s'annuler au cours la période, on parle alors de fonctionnement en mode discontinu. Les équations et caractéristiques vues jusqu'à présent en mode continu ne sont pas valables en mode discontinu.



F 3.3-17 : Fonctionnement en mode discontinu pour une cellule de commutation MOS/diode
Annulation du courant dans l'inductance
 α' correspond au temps où la diode est passante

Par contre, pour notre application, la cellule de commutation représentée par les interrupteurs se compose de deux transistors MOS. Dans cette configuration, le courant i_L ne s'annule pas, mais s'inverse.



F 3.3-18 : Inversement du courant dans l'inductance pour une cellule de commutation MOS/MOS

Il n'existe donc pas naturellement de mode discontinu avec une cellule de commutation réalisée par deux transistors MOS. Mais nous verrons, lors des calculs de rendement, qu'il peut être meilleur de créer artificiellement un mode discontinu en bloquant les deux transistors lorsque le courant i_L s'inverse.

3.3.2.6.3 Relation entre V_{bat} , V_s et α – Cas réel

Pour expliquer les principes de fonctionnement des différentes structures, nous avons considéré que les interrupteurs étaient des composants idéaux, sans éléments parasites. Or ces interrupteurs sont réalisés à partir de transistors MOS qui présentent une résistance dans leur état passant, c'est à dire lorsque l'interrupteur est considéré comme fermé. Ces résistances et toutes celles qui se trouvent sur les chemins de transfert d'énergie ont une grande influence sur les caractéristiques statiques des régulateurs de tension de type SMPS, notamment sur la relation entre les tensions V_{bat} et V_s et le rapport cyclique α .

Parmi ces éléments résistifs parasites, nous devons donc prendre en compte les résistances passantes des transistors MOS (R_{dson}), la résistance série de l'inductance (R_L) et l'ESR du condensateur de sortie (R_{esr}).

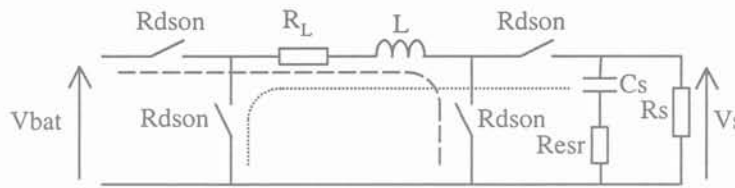
Pour nous permettre de mieux appréhender par la suite les pertes par conduction, nous allons maintenant nous intéresser à l'influence de ces résistances sur la relation liant les tensions V_{bat} et V_s au rapport cyclique α . Pour cela, nous ferons un calcul pour les trois cas différents de commande de notre structure : commande complémentaire, commande DOWN et commande UP.

Ce calcul se fera dans un premier temps à l'aide d'une modélisation moyenne [Ferrieux99 – Chapitre VI 1.2]. Cette dernière permet de faire abstraction du découpage et rend les grandeurs continues. Ainsi les valeurs des différentes grandeurs électriques seront obtenues rapidement mais les ondulations, en particulier celle du courant dans l'inductance, ne sont pas prises en compte.

Le domaine d'application de cette méthode approchée se limitera donc à la conduction continue et l'analyse exacte sera conduite sur le mode de conduction discontinu.

- Cas de la commande complémentaire

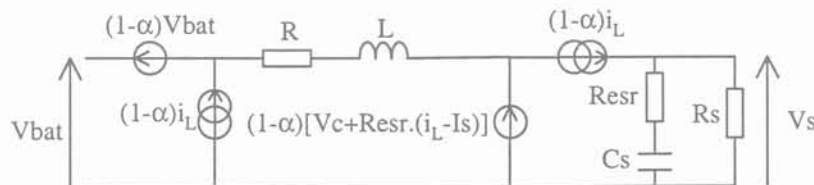
Le schéma de la figure F 3.3-19 représente les résistances parasites sur les chemins passants lors des deux phases de fonctionnement en mode continu.



F 3.3-19 : Schéma de fonctionnement avec les résistances parasites
Phase 1 : $0 \leq \alpha T \leq \alpha T$ (tirets), phase 2 : $\alpha T \leq \alpha T \leq T$ (pointillés)

Pour chacune des deux phases, nous constatons que le chemin passant voit $2 \cdot R_{dson} + R_L$, dans la suite de l'exposé nous noterons R cette quantité.

Le modèle moyen nous permet de représenter ce montage par la figure F 3.3-20.



F 3.3-20 : Schéma correspondant au modèle moyen de la structure avec une commande complémentaire

Nous posons donc

$$\text{eq. 3-4} \quad V_{bat} - (1 - \alpha) \cdot V_{bat} = R \cdot I_L + (1 - \alpha) \cdot [V_c + Resr \cdot (I_L - I_s)]$$

Comme $\langle i_c \rangle = 0$, $V_s = \langle V_c \rangle$

$$\text{D'où} \quad \alpha \cdot V_{bat} = R \cdot I_L + (1 - \alpha) \cdot (V_s + Resr \cdot I_L - Resr \cdot I_s)$$

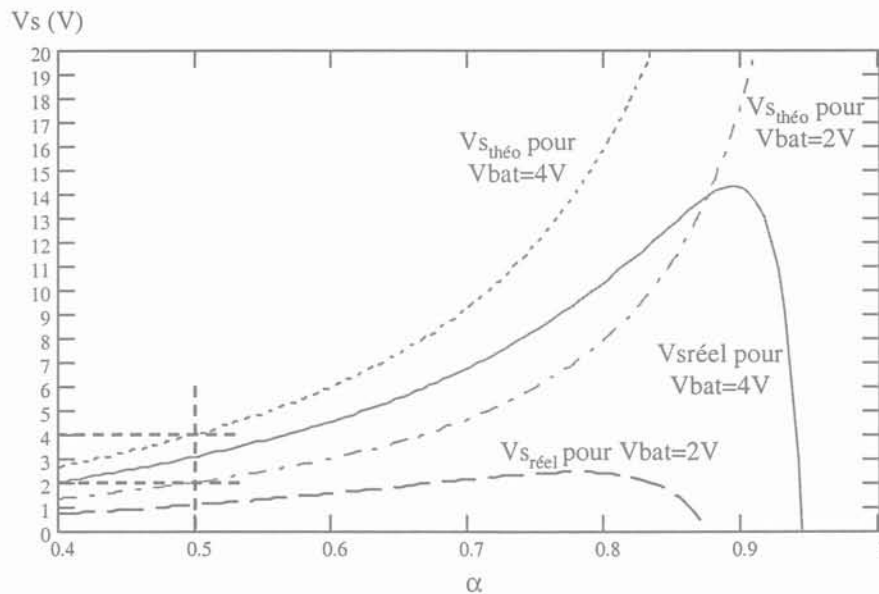
De plus, de $\langle i_c \rangle = 0$, nous en déduisons que $(1 - \alpha) \cdot \langle i_L \rangle = I_s$

$$\text{d'où} \quad \alpha \cdot V_{bat} = R \cdot \frac{I_s}{1 - \alpha} + (1 - \alpha) \cdot (V_s + Resr \cdot \frac{I_s}{1 - \alpha} - Resr \cdot I_s) \text{ et}$$

$$\text{eq. 3-5} \quad V_s = \frac{\alpha}{1 - \alpha} \cdot V_{bat} - R \cdot \frac{I_s}{(1 - \alpha)^2} - \frac{\alpha}{1 - \alpha} \cdot Resr \cdot I_s$$

Sans boucle de contre réaction, la tension de sortie est diminuée par des pertes dues aux termes résistifs.

La figure F 3.3-21 permet de comparer les valeurs de V_s en fonction de α , pour la relation théorique eq. 3-2 et la relation réelle eq. 3-5.



F 3.3-21 : V_s en fonction de α , comparaison des courbes théoriques et réelles pour $I_s = 300 \text{ mA}$

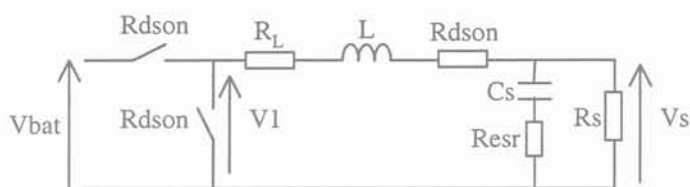
$V_{s_{réel}}$ est toujours inférieure à $V_{s_{théo}}$

Pour les courbes réelles lorsque $\alpha = 0.5$, $V_s = V_{bat}$
fonctionnement en abaisseur ou élévateur de tension

Nous pouvons tout de suite noter qu'avec les résistances parasites, le rapport d'élévation ne peut pas être quelconque pour un courant de sortie donné.

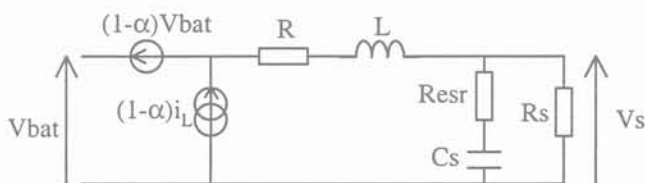
- Cas du DOWN

Comme dans le cas de la commande complémentaire, la résistance parasite globale est $R=2 \cdot R_{dson} + R_L$.



F 3.3-22 : Schéma de fonctionnement avec les résistances parasites

Un raisonnement identique au précédent nous permet à partir du modèle moyen de la figure F 3.3-23 de trouver la relation entre les tensions d'entrée et de sortie et le rapport cyclique en prenant en compte les résistances parasites.

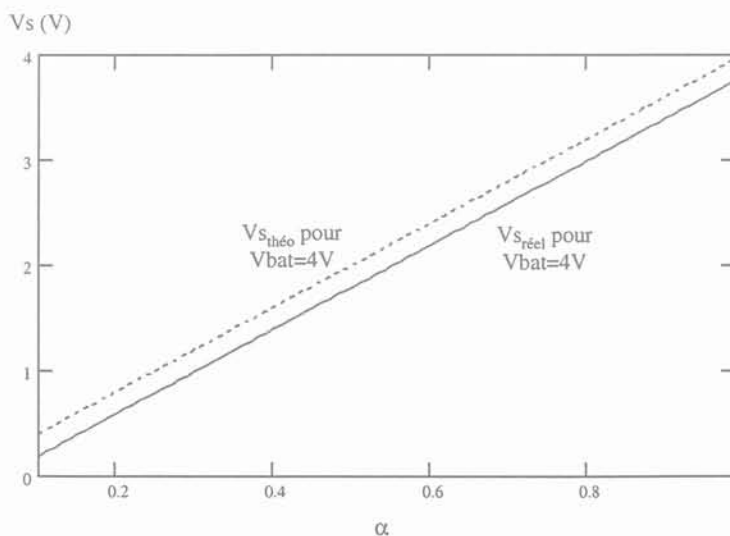


F 3.3-23 : Schéma correspondant au modèle moyen

$$V_{bat} - (1 - \alpha) \cdot V_{bat} = R \cdot I_L + V_c + R_{esr} \cdot (I_L - I_s)$$

or $I_L - I_s = 0$ car $I_L = I_s$ et $V_c = V_s$

D'où $V_s = \alpha \cdot V_{bat} - R \cdot I_s$

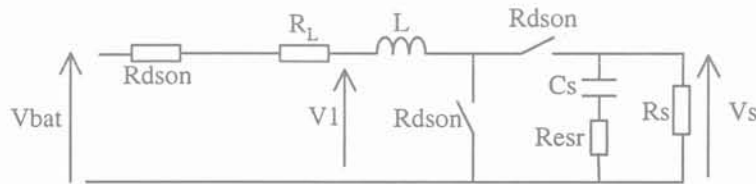


F 3.3-24 : Comparaison des courbes théoriques et réelles pour V_s en fonction de α , fonctionnement en abaisseur de tension

Avec le modèle moyen, l'ESR du condensateur de sortie n'intervient pas sur cette relation. La différence entre la valeur réelle et théorique est seulement engendrée par la résistance globale R.

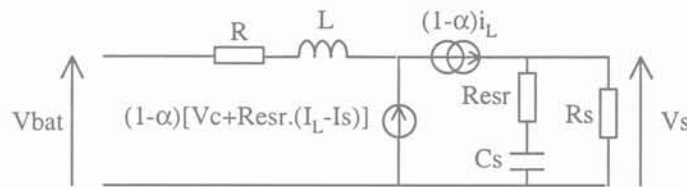
- Cas du UP

Le schéma représentant le fonctionnement avec les résistances parasites, montre que la résistance globale vue lors des deux phases vaut toujours $R=2 \cdot R_{dson} + R_L$.



F 3.3-25 : Schéma de fonctionnement avec les résistances parasites

Le schéma correspondant au modèle moyen est alors le suivant :



F 3.3-26 : Schéma correspondant au modèle moyen de la structure avec une commande UP

L'équation s'écrit :

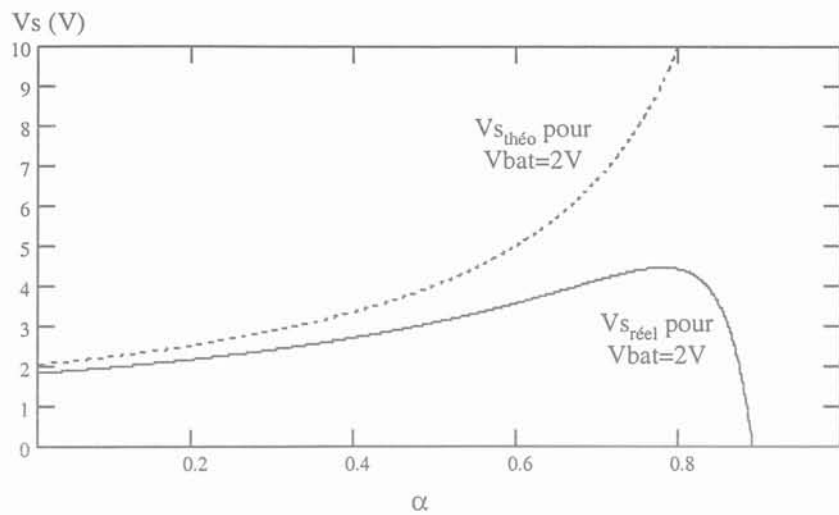
$$V_{bat} = R \cdot I_L + (1 - \alpha) \cdot [V_c + Resr \cdot (I_L - I_s)]$$

Ce qui nous amène à l'équation suivante :

$$V_s = \frac{1}{1 - \alpha} \cdot V_{bat} - R \cdot \frac{I_s}{(1 - \alpha)^2} - \frac{\alpha}{1 - \alpha} \cdot Resr \cdot I_s$$

$$\text{car } \langle V_c \rangle = V_s - Resr \cdot \langle i_c \rangle = V_s \quad \text{puisque } \langle i_c \rangle = 0$$

$$\text{et } \langle i_L \rangle = \frac{I_s}{1 - \alpha}$$



F 3.3-27 : Comparaison des courbes théoriques et réelles pour V_s en fonction de α

Nous pouvons en conclure que les résistances parasites des composants électriques réduisent significativement les possibilités d'élévation de la tension. Plus le courant de sortie et les résistances parasites sont fortes, plus ce phénomène est marqué et plus la tension de sortie V_s diffère de sa valeur nominale. L'asservissement du système permet de corriger cette erreur. Malgré cela, dans le cas d'une élévation de tension, commandes complémentaire et UP, les courbes réelles présentent un maximum qui limite le rapport d'élévation.

3.3.3 LES PERTES

Si l'asservissement du système permet de réduire les différences entre les tensions de sortie nominale et réelle introduites par les résistances des composants électriques, il n'évite pas pour autant les pertes que ces éléments parasites engendrent. Il s'agit dans ce cas de pertes par conduction ou pertes Joules, mais d'autres phénomènes créent des pertes supplémentaires.

Nous allons maintenant nous attacher à décrire ces différentes pertes, leurs origines et leurs évolutions en fonction des composants parasites, car elles peuvent dégrader significativement le rendement du régulateur.

3.3.3.1 Les éléments parasites

Parmi ces éléments, nous avons déjà présenté les résistances parasites des composants électriques, auxquels s'ajoutent des éléments capacitifs, notamment les condensateurs liés aux grilles des transistors MOS et aux différentes diffusions.

Les pertes peuvent se diviser en trois catégories : les pertes par conduction ou pertes Joules, les pertes par commutation et les pertes dues à la consommation du système de régulation. Chacune étant générée par un phénomène différent, nous allons les étudier séparément.

3.3.3.2 Pertes par conduction

Les pertes par conduction sont dues aux pertes Joules dans les éléments parasites résistifs.

Elles sont donc engendrées par les résistances R_{dson} , R_L et $Resr$.

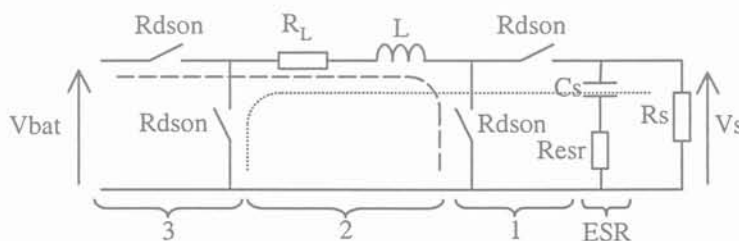
Tout en risquant de se pénaliser, nous préférons prendre des valeurs maximisées pour ces résistances afin d'obtenir les cas les plus défavorables pour le rendement. Ceci nous permettra malgré tout de comparer les résultats pour la commande complémentaire par rapport à la commande DOWN puis UP.

Nous prenons donc : $R_{dson}=150m\Omega$, $R_L=400m\Omega$ et $Resr=300m\Omega$.

Puisque nos calculs sont basés sur le modèle moyen, ils ne sont pas valables en fonctionnement discontinu. Pour bien faire la différence entre ce domaine de fonctionnement, et le mode continu, nous choisissons de mettre à zéro toutes les valeurs qui correspondent à un courant de sortie impliquant un fonctionnement en mode discontinu.

- Cas de la commande complémentaire

Pour faire ce calcul, nous choisissons de séparer le SMPS en trois parties et de calculer séparément les pertes dans les résistances R_{dson} et R_L des pertes dans $Resr$, tout en se basant sur le schéma suivant :



F 3.3-28 : Schéma de fonctionnement avec les résistances parasites

Avant tout, calculons le courant maximal atteint dans l'inductance. Ceci nous permettra en effet de connaître le courant qui délimite le mode continu du mode discontinu.

La valeur minimale de l'ondulation du courant dans l'inductance atteint 0A lorsque la valeur maximale de l'ondulation dans l'inductance est supérieure à deux fois la valeur moyenne du courant dans l'inductance. En considérant que ce courant évolue comme une droite et non pas comme une exponentielle, d'après les courbes de la figure F 3.3-14, nous pouvons écrire :

$$I_{\max d} = \frac{V_{\text{bat}}}{L} \cdot \frac{\alpha}{F} \quad \text{où } I_{\max d} \text{ est le courant maximal dans l'inductance}$$

D'après la figure F 3.3-28, dans la zone notée 1, quelle que soit la phase de fonctionnement, la résistance parasite sur le chemin de transfert vaut R_{dson} . D'autre part, avec le modèle moyen le courant traversant cette résistance correspond à la valeur moyenne du courant dans l'inductance. Les pertes Joules de cette zone peuvent alors s'écrire :

$$P1 = R_{\text{dson}} \cdot I_L^2$$

Dans la zone notée 2, le raisonnement est le même et aboutit à l'équation eq. 3-6 car la résistance parasite sur le chemin de transfert est R_L .

$$\text{eq. 3-6} \quad P2 = R_L \cdot I_L^2$$

La zone 3 est équivalente à la première zone, les pertes alors engendrées sont :

$$P3 = R_{\text{dson}} \cdot I_L^2$$

Au total, les pertes dues aux résistances passantes des MOS et à la résistance série de l'inductance sont de :

$$P_T = I_L^2 \cdot (2 \cdot R_{\text{dson}} + R_L) = \left(\frac{I_s}{1 - \alpha} \right)^2 \cdot R$$

Calculons maintenant les pertes dues à l'ESR du condensateur de sortie.

Pendant le temps αT , nous avons $i_c = -I_s$

Alors que pendant le temps $(1 - \alpha)T$, $i_c = i_L - I_s = \frac{I_s}{1 - \alpha} - I_s = \frac{\alpha}{1 - \alpha} \cdot I_s$

$$D'où \quad i_{\text{ceff}}^2 = \alpha \cdot I_s^2 + (1 - \alpha) \cdot \left(\frac{\alpha}{1 - \alpha} \cdot I_s \right)^2 = \alpha \cdot I_s^2 + \frac{\alpha^2}{1 - \alpha} \cdot I_s^2 = I_s^2 \cdot \frac{\alpha}{1 - \alpha}$$

Finalement, pour la commande complémentaire, les pertes totales par conduction sont définies par le terme P_{cond} de l'équation eq. 3-7.

$$\text{eq. 3-7} \quad P_{cond} = \begin{cases} 0 & \text{if } I_{maxd} > 2 \cdot \frac{I_s}{1-\alpha} \\ \left(\frac{I_s}{1-\alpha} \right)^2 \cdot R + Resr \cdot I_s^2 \cdot \frac{\alpha}{1-\alpha} & \text{otherwise} \end{cases}$$

- Cas du DOWN

D'après les courbes de la figure F 3.3-2, la valeur maximale du courant dans l'inductance est dans ce cas donnée par I_{dmax1} si le courant minimum dans l'inductance est nul. I_{dmax1} est donc la valeur qui délimite le fonctionnement continu du fonctionnement discontinu et correspond à l'ondulation de courant.

$$I_{maxd} = \frac{V_{bat} - V_s \cdot \alpha}{L \cdot F}$$

Un raisonnement similaire au précédent nous amène à définir les pertes totales par conduction de cette structure par :

$$P_T = I_L^2 \cdot (2 \cdot R_{dson} + R_L) = I_s^2 \cdot R$$

Soit en considérant la limite établie par le régime discontinu :

$$P_{cond} = \begin{cases} 0 & \text{if } I_{maxd} > 2 \cdot I_s \\ I_s^2 \cdot R & \text{otherwise} \end{cases}$$

Si l'on se contente du modèle moyen, les pertes dues à l'ESR du condensateur de sortie ne sont pas prises en compte. Un calcul rapide permet cependant de les déterminer sans négliger l'ondulation de courant dans ce condensateur. En effet, cette ondulation correspond à l'ondulation du courant dans l'inductance, soit à la valeur que nous avons notée I_{maxd} . Nous pouvons donc calculer les pertes par conduction dues à l'ESR du condensateur de sortie par la formule suivante :

$$P_{condEsr} = Re_{sr} \cdot i_{ceff}^2 = Re_{sr} \cdot \left(\frac{\Delta i_L}{2 \cdot \sqrt{3}} \right)^2 = Re_{sr} \cdot \left(\frac{I_{maxd}}{2 \cdot \sqrt{3}} \right)^2$$

Une application numérique nous permet de constater que l'ESR introduit des pertes dans le condensateur négligeables par rapport aux autres résistances parasites. En effet, avec :

$$V_{bat}=4V, \quad R_L=0.4\Omega, \quad R_{dson}=0.15\Omega, \quad Resr=0.3\Omega \quad \text{et} \quad I_s=0.3A,$$

$$\text{nous obtenons :} \quad P_{cond}=63mW \quad \text{alors que} \quad P_{condEsr}=0.5mW$$

- Cas du UP

D'après les courbes de la figure F 3.3-16, le courant maximum dans l'inductance est de :

$$I_{\max} = \frac{V_{\text{bat}} \cdot \alpha}{L \cdot F}$$

Les pertes dues aux R_{dson} et à R_L valent :

$$P_{23} = (R_L + R_{\text{dson}}) \cdot I_L^2, \text{ dans les zones 2 et 3 regroupées}$$

$$\text{et } P_1 = R_{\text{dson}} \cdot I_L^2 \text{ dans la zone 1}$$

En ce qui concerne l'ESR,

$$\text{Pendant } \alpha T : \quad i_c = -I_s$$

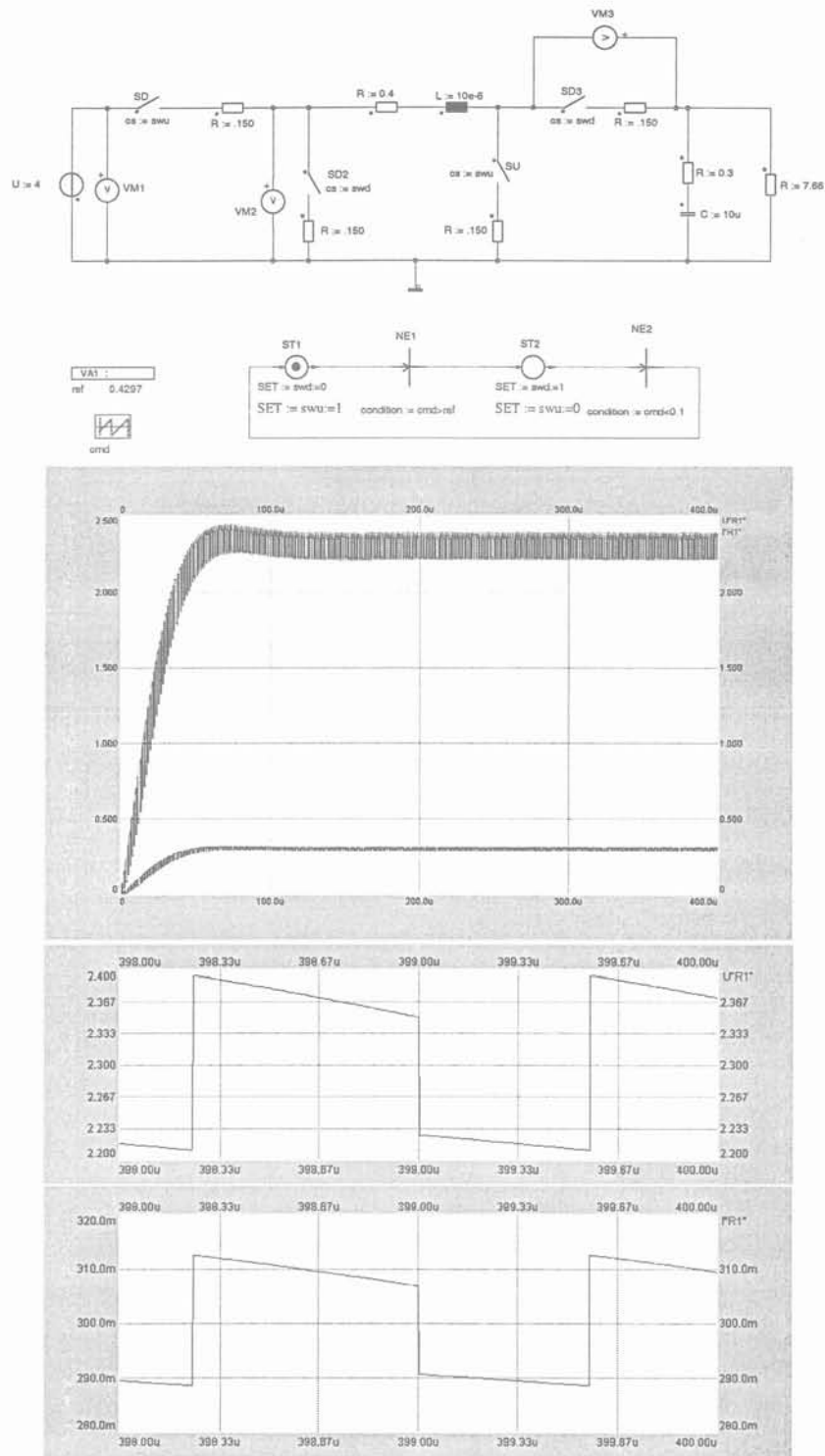
$$\text{Et pendant } (1-\alpha)T : \quad i_c = i_L - I_s = \frac{I_s}{1-\alpha} - I_s = \frac{\alpha}{1-\alpha} \cdot I_s$$

$$\text{D'où : } i_{\text{ceff}}^2 = \alpha \cdot I_s^2 + (1-\alpha) \cdot \left(\frac{\alpha}{1-\alpha} \cdot I_s \right)^2 = \alpha \cdot I_s^2 + \frac{\alpha^2}{1-\alpha} \cdot I_s^2 = I_s^2 \cdot \frac{\alpha}{1-\alpha}$$

Finalement les pertes par conduction de la structure gérée par la commande UP sont :

$$P_{\text{cond}} = \begin{cases} 0 & \text{if } I_{\max} > 2 \cdot \frac{I_s}{1-\alpha} \\ \left(\frac{I_s}{1-\alpha} \right)^2 \cdot R + R_{\text{esr}} \cdot I_s^2 \cdot \frac{\alpha}{1-\alpha} & \text{otherwise} \end{cases}$$

Nous avons pu vérifier par simulations les pertes Joules de cette structure en tenant compte des résistances parasites à partir du schéma F 3.3-29 simulé à l'aide du logiciel SIMPLORER.



F 3.3-29 : Schéma et courbes (Vs et Is) de simulation SIMPLORER

La méthode de simulation est la suivante : les valeurs des tensions V_{bat} et V_s et du courant de sortie I_s sont fixées. La valeur du rapport cyclique à appliquer pour commander les interrupteurs est alors calculée en tenant compte des résistances parasites.

Un logiciel intégré permet, à partir des courbes de résultats, de connaître les valeurs efficaces ou moyennes des courants et tensions des composants électriques. Ces derniers nous permettent de confirmer les calculs des pertes par conduction présentés précédemment.

Des vérifications ont été faites pour plusieurs points de fonctionnement (V_{bat} , V_s , I_s), pour les trois configurations de commande. Le tableau T 3.3-1 en donne un exemple pour la commande complémentaire avec $V_{bat}=4V$, $V_s=2.3V$, $I_s=100mA$, $R=0.7\Omega$ et $Resr=0.3\Omega$.

Résultats MATHCAD	Résultats SIMPLORER
$\alpha=0.385$	$\alpha=0.385$
$P_T = \left(\frac{I_s}{1-\alpha} \right)^2 \cdot R = 18.5mW$	$P_T = R \cdot I_{Leff}^2 = 0.7 \cdot (0.178)^2 = 22mW$
$P_{esr} = Resr \cdot I_s^2 \cdot \frac{\alpha}{1-\alpha} = 1.9mW$	$P_{esr} = Resr \cdot I_{ceff}^2 = 0.3 \cdot (0.096)^2 = 2.8mW$
$\eta = \frac{V_s \cdot I_s}{V_s \cdot I_s + P_T + P_{esr}} \cdot 100 = 91.8\%$	$\eta = \frac{V_s \cdot I_s}{V_s \cdot I_s + P_T + P_{esr}} \cdot 100 = 90.3\%$

T 3.3-1 : Comparaison des pertes obtenues par calculs MATHCAD et simulations SIMPLORER

Les résultats obtenus par MATHCAD étant calculés à partir du modèle moyen, l'imprécision se retrouve, le rendement est alors légèrement meilleur que celui obtenu avec les simulations SIMPLORER, représentant le cas réel.

D'après les formules ainsi déterminées, pour diminuer les pertes par conduction, il faudrait bien sûr diminuer les valeurs des résistances parasites ainsi que la valeur du courant de sortie. Cette dernière condition est contraire à nos souhaits. En effet, les applications mobiles gérant de plus en plus d'applications, leur consommation a plutôt tendance à croître. Si les régulateurs de tension doivent fournir moins de courant, il faudra plus de régulateurs pour arriver à alimenter toutes les cellules afin de ne pas réduire l'autonomie de ces systèmes. Mais augmenter le nombre de régulateurs revient à augmenter la surfaces de silicium ainsi que le nombre de composants externes et par voie de fait le coût de revient du téléphone.

Il reste alors la possibilité de réduire les résistances passantes des transistors MOS en augmentant leurs dimensions. Mais cette solution aura pour conséquence d'augmenter les condensateurs parasites de ces transistors et, comme nous le verrons, les pertes par commutation ainsi que la surface de silicium et donc le coût du circuit.

3.3.3.3 Pertes par commutation

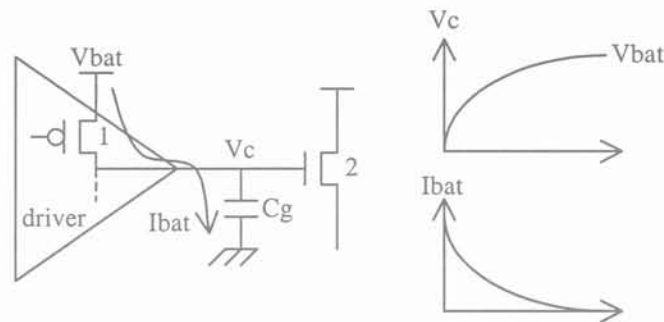
Comme leur nom l'indique, ces pertes interviennent lors de la commutation des transistors et sont dues aux condensateurs parasites des transistors.

Pour bien les comprendre, nous allons traiter séparément les pertes engendrées par le condensateur parasite lié à la grille du MOS et les pertes dues au condensateur drain/source des transistors. Dans le premier cas, nous nous appuyerons sur l'étude d'un transistor seul alors que dans le second cas nous traiterons le cas général d'une cellule de commutation MOS/MOS. Nous appliquerons ensuite ces résultats à nos trois configurations de commande.

- Pertes par commutation liées à C_g – Cas d'un transistor seul

La commande des transistors se fait au moyen d'un driver qui commute la grille du transistor d'un niveau bas, 0V, à un niveau haut de tension V_{bat} , ou inversement. Lors de cette commutation, le condensateur équivalent de grille du transistor se charge en tirant du courant et donc de l'énergie sur la batterie (figure F 3.3-30), créant ainsi des pertes.

La valeur du condensateur de grille est donnée par les formules eq. 2-8 et eq. 2-9, soit 110pF pour les PMOS et 59pF pour les NMOS. Pour calculer les valeurs de ces condensateurs, nous nous basons sur l'expérience de STMicroelectronics qui a déjà réalisé une telle cellule. Les dimensions des transistors sont de $W/L=90\text{mm}/0.6\mu$ pour les PMOS et de $W/L=48\text{mm}/0.6\mu$ pour les NMOS.



F 3.3-30 : Commande des commutations des MOS

L'énergie prise à la batterie lors de la charge du condensateur C_g est régie par l'équation suivante :

$$E_{vbat}(t) = \int_0^{\infty} i_{bat}(t) \cdot V_{bat} dt = V_{bat} \cdot \int_0^{\infty} C_g \cdot \frac{dV_c}{dt} dt = C_g \cdot V_{bat} \cdot \int_0^{V_{bat}} dV_c = C_g \cdot V_{bat}^2$$

Alors que l'énergie stockée dans le condensateur C_g est de :

$$E_c(t) = \int_0^{\infty} i_{bat}(t) \cdot V_c(t) dt = \int_0^{\infty} C_g \cdot \frac{dV_c}{dt} \cdot V_c(t) dt = C_g \int_0^{V_{bat}} V_c dV_c = \frac{C_g \cdot V_{bat}^2}{2}$$

Au cours de ce temps, l'énergie dissipée correspond à l'énergie dissipée dans le transistor 1, soit :

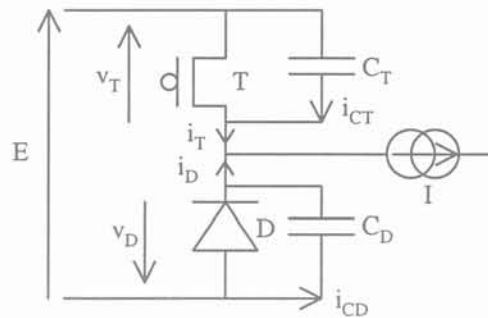
$$\frac{1}{2} \cdot C_g \cdot V_{bat}^2$$

Lors de la décharge, l'énergie stockée dans C_g est alors dissipée. Ce qui entraîne au total au cours d'un cycle de commutation (ouverture/fermeture), la dissipation d'une énergie de valeur $C_g \cdot V_{bat}^2$.

- Pertes par commutation liées à C_d - Calcul pour une cellule de commutation

La capacité C_d , notée C_T ou C_D sur la figure F 3.3-31, correspond au condensateur drain/substrat du transistor. En partant de l'équation eq. 2-10, nous obtenons $C_d=170\text{pF}$ pour les PMOS et 86pF pour les NMOS.

Dans la suite de cette étude nous utiliserons les conventions suivantes pour une cellule de commutation :



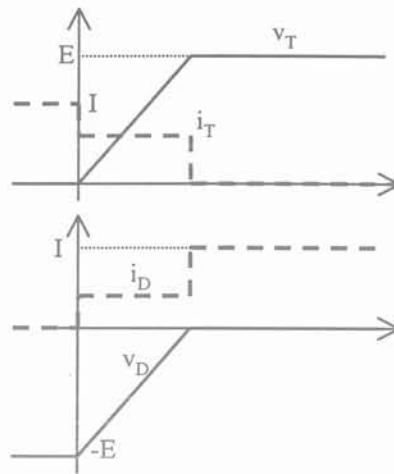
F 3.3-31 : Cellule de commutation

Cette cellule doit en permanence respecter les deux équations suivantes :

$$v_T - v_D = E$$

$$i_T + i_D = I$$

Nous faisons l'hypothèse d'une ouverture instantanée du transistor MOS. D'où les courbes de la figure F 3.3-32.



F 3.3-32 : Courant et tension des interrupteurs lors de l'ouverture du MOS

Nous pouvons alors écrire les deux équations suivantes

$$i_T = i_{CT} = C_T \cdot \frac{dv_T}{dt}$$

$$I = i_T + i_D = C_T \cdot \frac{dv_T}{dt} + C_D \cdot \frac{dv_D}{dt}$$

or $v_T - v_D = E$,

donc $\frac{dv_T}{dt} - \frac{dv_D}{dt} = 0$ et $\frac{dv_T}{dt} = \frac{dv_D}{dt}$

d'où $I = (C_T + C_D) \cdot \frac{dv_T}{dt}$ et $v_T = \frac{I}{C_T + C_D} \cdot t$

d'où $i_T = \frac{C_T}{C_T + C_D} \cdot I$ et $i_D = \frac{C_D}{C_T + C_D} \cdot I$

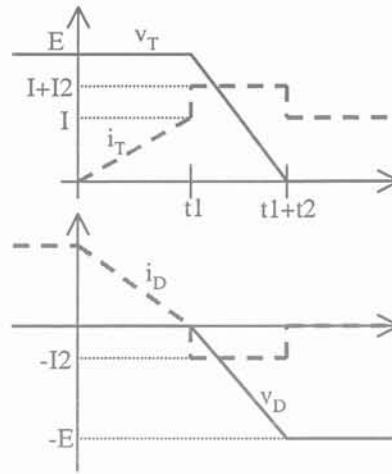
De plus comme $I = (C_T + C_D) \cdot \frac{dv_T}{dt} = (C_T + C_D) \cdot \frac{E}{T_{off}}$

On a $T_{off} = \frac{E}{I} \cdot (C_T + C_D)$

Lors de la fermeture du transistor, nous faisons l'hypothèse que le courant croît linéairement en un temps t_1 de 0 à I

Pendant t_1 , D conduit, $v_D = 0V$

Au blocage de D, v_D varie linéairement de 0 à $-E$ en un temps t_2



F 3.3-33 : Courant et tension des interrupteurs lors de la fermeture du MOS

Nous obtenons alors : $i_D = i_{CD} = C_D \cdot \frac{dv_D}{dt} = I2$

$$\text{D'où } I2 = C_D \cdot \frac{E}{t2}$$

Nous poserons pour la suite de l'exposé $Ton = t1 + t2$

Le calcul de l'énergie dans la diode pour un cycle d'ouverture et de fermeture du transistor se poursuit alors de la façon suivante :

$$\begin{aligned} Ed &= \frac{1}{2} \cdot v_D \cdot Toff \cdot i_D + \frac{1}{2} \cdot v_D \cdot t2 \cdot i_D \\ &= -\frac{1}{2} \cdot E \cdot \frac{E}{I} \cdot (C_T + C_D) \cdot \frac{C_D}{(C_T + C_D)} \cdot I + \frac{1}{2} \cdot E \cdot t2 \cdot I2 \\ &= -\frac{1}{2} \cdot C_D \cdot E^2 + \frac{1}{2} \cdot C_D \cdot E^2 \\ &= 0 \end{aligned}$$

Il ne s'agit que d'un échange d'énergie, il n'y a pas de pertes liées à C_D .

Alors que l'énergie pour le transistor lors d'un cycle d'ouverture et de fermeture vaut :

$$\begin{aligned} E_T &= \frac{1}{2} \cdot E \cdot Toff \cdot i_T + \frac{1}{2} \cdot I \cdot t1 \cdot E + \frac{1}{2} \cdot E \cdot t2 \cdot (I + I2) = \\ &= \frac{1}{2} \cdot E \cdot \frac{E}{I} \cdot (C_T + C_D) \cdot \frac{C_T}{C_T + C_D} \cdot I + \frac{1}{2} \cdot E \cdot I \cdot t1 + \frac{1}{2} \cdot E \cdot I \cdot t2 + \frac{1}{2} \cdot E \cdot I2 \cdot t2 \\ &= \frac{1}{2} \cdot C_T \cdot E^2 + \frac{1}{2} \cdot E \cdot I \cdot (t1 + t2) + \frac{1}{2} \cdot E \cdot I2 \cdot t2 \\ &= \frac{1}{2} \cdot E \cdot I \cdot Ton + \frac{1}{2} \cdot C_T \cdot E^2 + \frac{1}{2} \cdot C_D \cdot E^2 \end{aligned}$$

La capacité C_D entraîne un supplément de pertes dans le transistor T.

Les pertes se calculent alors en multipliant l'énergie totale au cours d'un cycle d'ouverture/fermeture par la fréquence de travail.

- Cas de la commande complémentaire

$$I=I_L \text{ or avec le modèle moyen, } \langle I_L \rangle = \frac{I_s}{1-\alpha}$$

Cette structure est constituée de deux cellules de commutation.

$$\text{Pour la première, } C_T=C_{p\text{mos}}$$

$$C_D=C_{n\text{mos}}$$

$$E=V_{\text{bat}}$$

$$\text{Pour la seconde, } C_T=C_{n\text{mos}}$$

$$C_D=C_{p\text{mos}}$$

$$E=V_s$$

Les pertes par commutation sont alors définies par la relation suivante :

$$\text{eq. 3-8 } \left((V_{\text{bat}} + V_s) \cdot \frac{I_s}{1-\alpha} \cdot T_{\text{on}} + V_{\text{bat}}^2 \cdot (C_t + C_d) + V_s^2 \cdot (C_t + C_d) \right) \cdot \frac{F}{2} \dots \\ + 2 \cdot V_{\text{bat}}^2 \cdot (C_{gp} + C_{gn}) \cdot F$$

- Cas du DOWN

$$I=I_L, \text{ or avec le modèle moyen, } \langle I_L \rangle = I_s$$

$$C_T=C_{p\text{mos}}$$

$$C_D=C_{n\text{mos}}$$

$$E=V_{\text{bat}}$$

Et pertes par commutation sont définies par l'équation suivante :

$$\left(V_{\text{bat}} \cdot I_s \cdot T_{\text{on}} + V_{\text{bat}}^2 \cdot (C_t + C_d) \right) \cdot \frac{F}{2} + V_{\text{bat}}^2 \cdot (C_{gp} + C_{gn}) \cdot F$$

- Cas du UP

$$I=I_L, \text{ or avec le modèle moyen, } \langle I_L \rangle = \frac{I_s}{1-\alpha}$$

$$C_T=C_{n\text{mos}}$$

$$C_D=C_{p\text{mos}}$$

$$E=V_s$$

Et pertes par commutation sont définies par l'équation suivante :

$$\left(V_s \cdot \frac{I_s}{1-\alpha} \cdot T_{on} + V_s^2 \cdot (C_t + C_d) \right) \cdot \frac{F}{2} + V_{bat}^2 \cdot (C_{gp} + C_{gn}) \cdot F$$

Les pertes par commutation sont donc directement proportionnelles à la fréquence de travail et aux valeurs des condensateurs parasites. Ceci oblige le concepteur à faire des compromis. En effet, augmenter la fréquence de travail permet de réduire la valeur de l'inductance et donc sa taille, mais augmente aussi les pertes par commutation. Par ailleurs, ces pertes peuvent être diminuées en réduisant les capacités des condensateurs, mais pour cela il faut diminuer les dimensions des transistors MOS ce qui augmente leurs R_{dson} et donc les pertes par conduction...

D'autre part, il est difficile de diminuer le temps de commutation T_{on} car celui-ci est spécifique à la technologie de fabrication des transistors et à la méthode choisie pour commander ces transistors.

3.3.3.4 Pertes dues à la consommation du circuit

La consommation du circuit peut se séparer en deux parties. La première, la consommation statique, a pour origine le courant consommé par le régulateur pour son fonctionnement. La deuxième, consommation dynamique, intervient uniquement au moment des commutations, elle correspond à la consommation des cellules qui gèrent la commande de commutation des transistors.

- Consommation statique

Quel que soit le type de commande des transistors, nous nous basons sur les données relevées par STMicroelectronics pour lesquelles la consommation statique d'une telle cellule est de l'ordre de $400\mu A$, d'où des pertes définies par la relation eq. 3-9.

$$\text{eq. 3-9 } P_{conso} = V_{bat} \cdot I_{conso}$$

- Consommation dynamique

La consommation dynamique est définie par le surplus de courant consommé par les cellules qui commandent la commutation des transistors. Cette consommation n'apparaît que lors des commutations. Les pertes correspondantes dépendent donc directement de la méthode et des cellules utilisées pour commuter les interrupteurs. Comme nous n'avons pas finalisé cette partie du circuit, nous ne les prendrons pas en compte, mais il faut garder en tête qu'elles existent.

3.3.3.5 Influences des différents paramètres sur le rendement

Les pertes modélisées dans les paragraphes précédents ont pour conséquence de dégrader le rendement.

Lors de ce paragraphe, nous allons nous intéresser à l'influence de chaque paramètre (V_{bat} , I_s , valeurs des éléments parasites) sur le rendement pour comprendre quels sont les phénomènes prépondérants.

- Cas de la commande complémentaire

Nous écrivons les pertes totales sous la forme P_{tot} :

$$P_{\text{tot}} = P_{\text{cond}} + P_{\text{com}} + P_{\text{conso}}$$

Le rendement total est alors représenté par l'équation suivante :

$$\eta = \begin{cases} 0 & \text{if } I_{\text{max}} > 2 \cdot \frac{I_s}{1 - \alpha} \\ \frac{V_s \cdot I_s}{V_s \cdot I_s + P_{\text{tot}}} \cdot 100 & \text{otherwise} \end{cases}$$

Pour permettre de séparer l'influence des différentes pertes, nous définissons aussi séparément les rendements dus à la conduction, à la commutation et à la consommation respectivement par les relations eq. 3-10, eq. 3-11 et eq. 3-12.

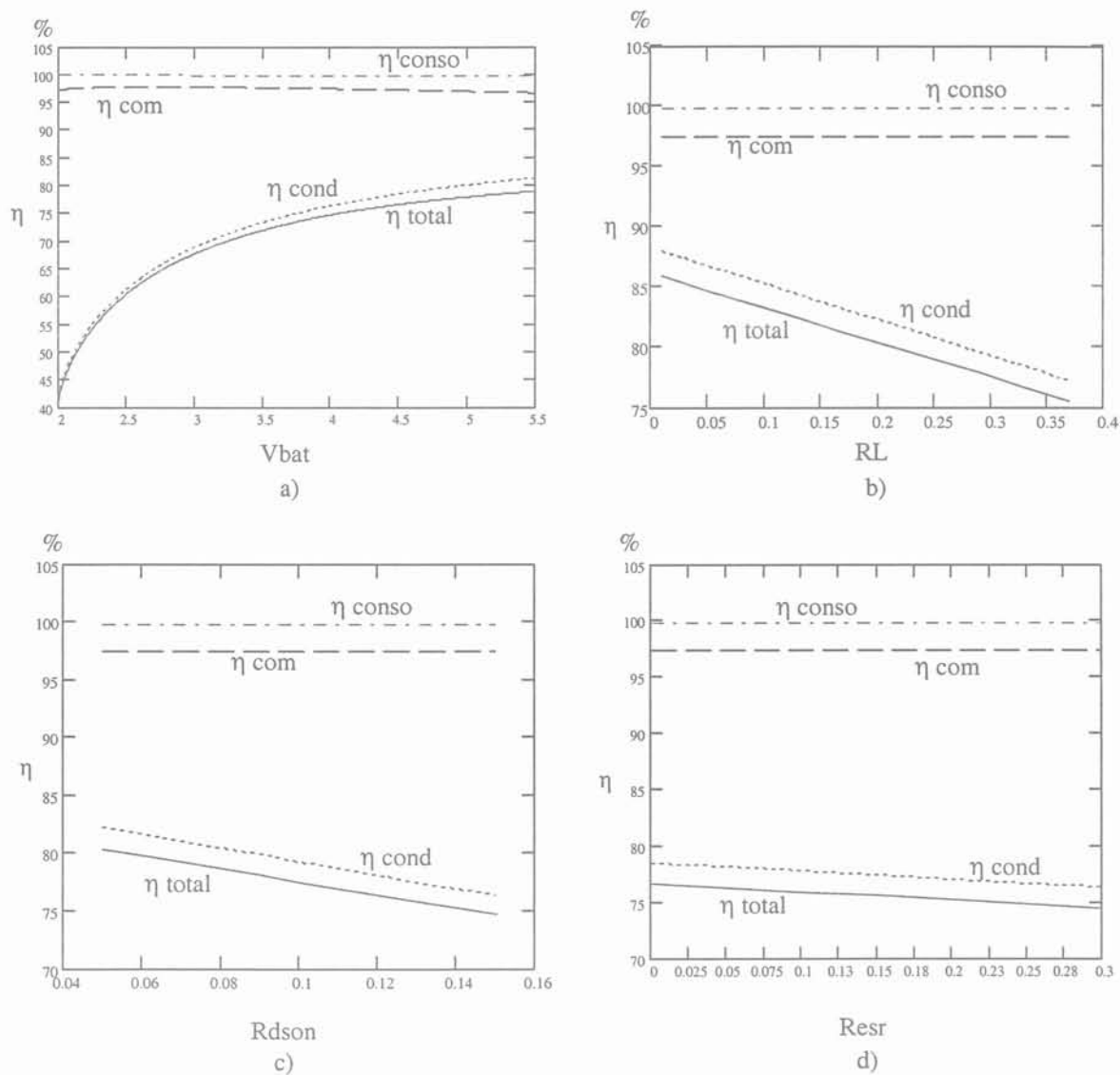
$$\text{eq. 3-10} \quad \eta_{\text{cond}} = \begin{cases} 0 & \text{if } I_{\text{max}} > 2 \cdot \frac{I_s}{1 - \alpha} \\ \frac{V_s \cdot I_s}{V_s \cdot I_s + P_{\text{cond}}} \cdot 100 & \text{otherwise} \end{cases}$$

$$\text{eq. 3-11} \quad \eta_{\text{com}} = \begin{cases} 0 & \text{if } I_{\text{max}} > 2 \cdot \frac{I_s}{1 - \alpha} \\ \frac{V_s \cdot I_s}{V_s \cdot I_s + P_{\text{com}}} \cdot 100 & \text{otherwise} \end{cases}$$

$$\text{eq. 3-12} \quad \eta_{\text{conso}} = \begin{cases} 0 & \text{if } I_{\text{max}} > 2 \cdot \frac{I_s}{1 - \alpha} \\ \frac{V_s \cdot I_s}{V_s \cdot I_s + P_{\text{conso}}} \cdot 100 & \text{otherwise} \end{cases}$$

Les figures F 3.3-34 à F 3.3-37 donnent les résultats de ces quatre rendements en fonction de chacun des paramètres. Sauf cas signalés, les conditions prises sont $V_{bat} = 4V$,

$R_L=0.4\Omega$, $R_{dson}=0.15\Omega$, $R_{esr}=0.3\Omega$, $I_s=0.3A$, $T_{on}=10ns$, $C_t=110pF$, $C_d=59pF$, $C_{gp}=170pF$ et $C_{gn}=86pF$.

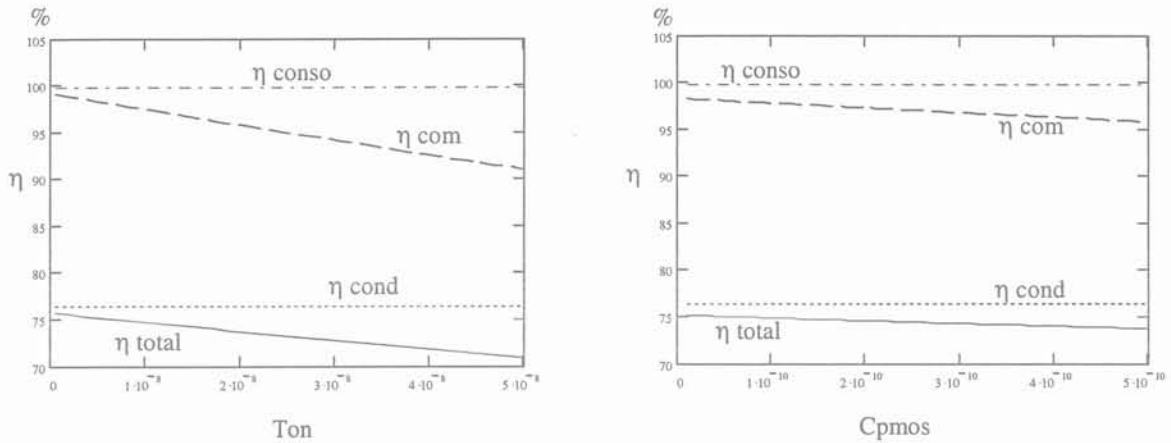


F 3.3-34 : Courbes de rendement en fonction de V_{bat} (a), R_L (b), R_{dson} (c), R_{esr} (d)

Le rendement dû aux pertes par conduction évolue en fonction de V_{bat} , car ces pertes dépendent de α alors que ce paramètre varie avec la valeur de la tension d'entrée V_{bat} . Elles entraînent aussi une dégradation du rendement lorsque les résistances parasites, R_L , R_{dson} et R_{esr} , augmentent puisque ce sont des pertes Joules en rI^2 .

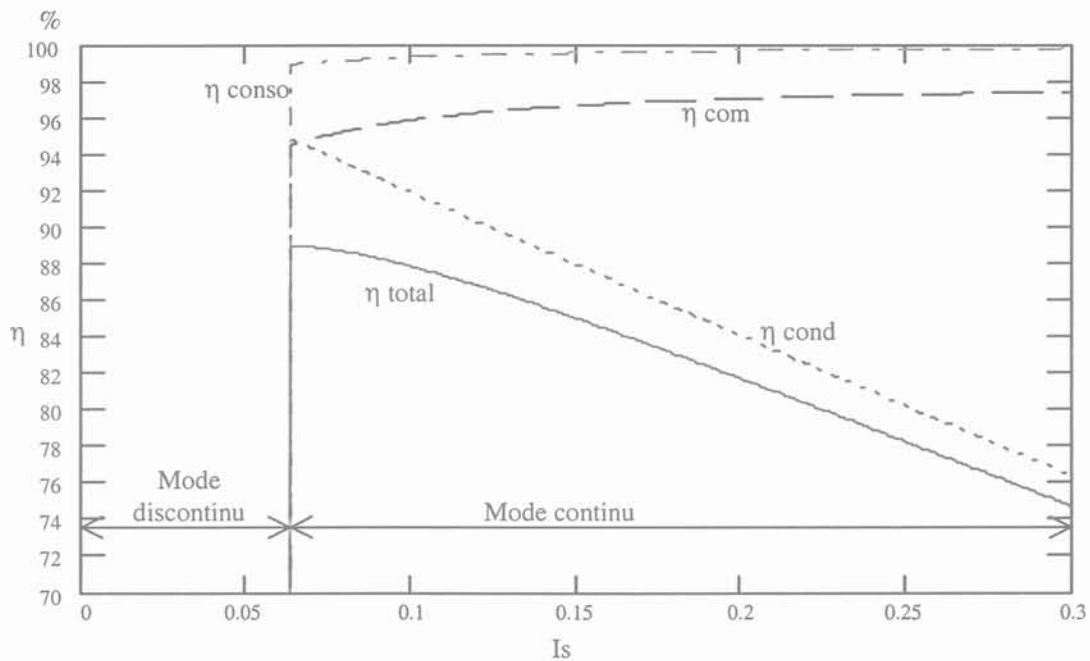
Les pertes par commutation dégradent le rendement selon la formule eq. 3-8 dans laquelle α dépend aussi de V_{bat} . Les résistances parasites jouent toujours sur la valeur du rapport cyclique α ce qui entraîne une augmentation de ces pertes et une baisse du rendement lorsque ces valeurs s'accroissent.

Ici, seule la tension d'alimentation V_{bat} augmente linéairement les pertes par consommation dégradant alors le rendement.



F 3.3-35 : Courbes de rendement en fonction de T_{on} et C_{pmos}

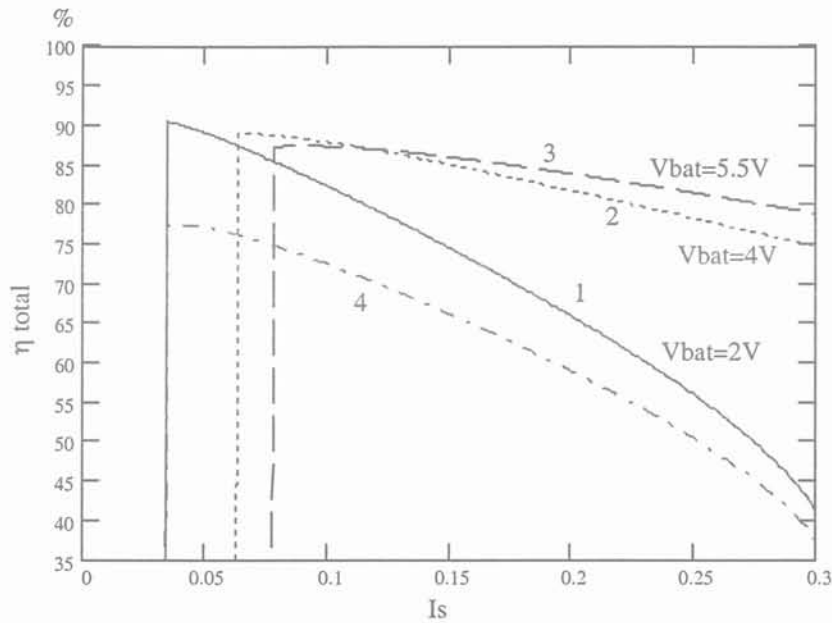
Les courbes de la figure F 3.3-35 rappellent que seules les pertes par commutation sont influencées par le paramètre T_{on} et les valeurs des condensateurs parasites des transistors MOS. Plus ces valeurs sont élevées, plus le rendement est dégradé.



F 3.3-36 : Courbes de rendement en fonction de I_s

La figure F 3.3-36 fait apparaître la limite des modes de fonctionnement en régime continu et discontinu, lorsque le courant de sortie devient inférieur à 60mA.

Les courbes nous montrent que le rendement est principalement dégradé à fort courant de sortie par les pertes par conduction alors que les pertes par consommation et commutation sont prépondérantes à faible courant de sortie.



F 3.3-37 : Courbe de rendement en fonction Is

Courbe 4 : Cas critique, Vbat=2V, RL=0.4Ω, Rdson=0.15Ω, Resr=0.3Ω, Is=0.3A, Ton=100ns, Cpmos=500pF, Cnmos=200pF

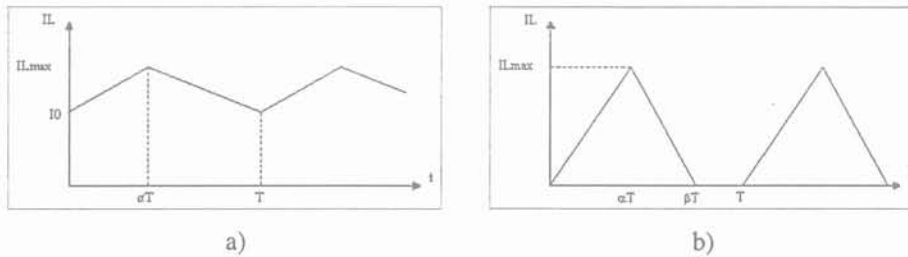
Le mauvais rendement, 37% dans le cas le plus défavorable, s'explique par la valeur élevée du courant de l'inductance, qui correspond aussi au courant traversant les éléments résistifs à l'origine des pertes. En effet, la valeur moyenne de ce courant est toujours supérieure au courant de sortie puisque $\langle i_L \rangle = \frac{I_s}{1-\alpha}$ où le rapport cyclique α reste inférieur à 1.

Les deux autres commandes permettent d'obtenir des rendements nettement supérieurs, $\eta > 83\%$ pour le DOWN et $\eta > 80\%$ pour le UP. La répartition des influences reste identique : prédominance des pertes par conduction pour les courants de sortie élevés alors que les pertes par commutation et par consommation interviennent principalement à faible courant de sortie.

3.3.3.6 Validité des calculs avec le modèle moyen – Application au mode discontinu

Le modèle moyen utilisé jusqu'alors ne permet pas d'estimer les pertes et le rendement en mode discontinu puisque les relations entre les valeurs moyennes sont différentes.

Les notations que nous allons utiliser pour décrire les modes continu et discontinu au cours de ce paragraphe sont illustrées par la figure F 3.3-38.



F 3.3-38 : Notation utilisée pour la définition des modes continu (a) et discontinu (b)
 β correspond à l'instant où le courant inductif s'annule

Pour pouvoir calculer les pertes par conduction, il faut tout d'abord déterminer le rapport cyclique α qui correspond au point de fonctionnement (V_{bat} , V_s , I_s) étudié, mais aussi la valeur du courant I_0 circulant dans l'inductance à $t=0$.

Pour cela, nous allons partir des équations d'état du système à savoir :

$$\langle V_L \rangle = 0 \Rightarrow \frac{1}{T} \int_0^T V_L(t) dt = 0$$

où $V_L(t)$ est la tension aux bornes de l'inductance pure.

$$\text{Et } \langle I_c \rangle = 0 \Rightarrow \frac{1}{T} \int_0^T I_c(t) dt = 0$$

Lors de ce calcul, nous ferons l'hypothèse que la tension aux bornes du condensateur de sortie vaut :

$$V_c = V_s = \langle V_s \rangle + R_{esr} \cdot I_c$$

Si l'on considère la possibilité d'avoir un passage en conduction discontinue, trois phases de fonctionnement sont à étudier.

- De 0 à αT , instants pour lesquels nous pouvons écrire :

$$V_L(t) = V_{bat} - R \cdot i_L(t)$$

$$I_c(t) = -I_s$$

$$\text{Et } i_L(t) = \left(I_0 - \frac{V_{bat}}{R} \right) \cdot e^{-\frac{Rt}{L}} + \frac{V_{bat}}{R}$$

Ce qui nous conduit à définir la tension aux bornes de L de la façon suivante :

$$V_L(t) = V_{bat} - R \cdot \left(\left(I_0 - \frac{V_{bat}}{R} \right) \cdot e^{-\frac{Rt}{L}} + \frac{V_{bat}}{R} \right)$$

- De αT à βT

$$V_L(t) = -V_s - R i_L(t)$$

$$I_c(t) = i_L(t)$$

$$\text{Et } i_L(t) = \left(i_L(\alpha T) + \frac{\langle V_s \rangle - R_{esr} \cdot I_s}{R + R_{esr}} \right) \cdot e^{-\frac{(R+R_{esr})(t-\alpha T)}{L}} - \frac{\langle V_s \rangle - R_{esr} \cdot I_s}{R + R_{esr}}$$

Ce qui nous amène à :

$$V_L(t) = -\langle V_s \rangle - R \cdot \left(\left(i_L(\alpha T) + \frac{\langle V_s \rangle - R_{esr} \cdot I_s}{R + R_{esr}} \right) \cdot e^{-\frac{(R+R_{esr})(t-\alpha T)}{L}} - \frac{\langle V_s \rangle - R_{esr} \cdot I_s}{R + R_{esr}} \right)$$

- De βT à T

$$V_L(t) = 0$$

$$\text{Et } I_c(t) = -I_s$$

Maintenant que les équations sont définies, il faut résoudre le système d'équations d'état. Dans un premier temps, nous recherchons une solution en conduction continue en fixant $\beta=1$, les inconnues sont alors α et I_0 . Si cette solution mène à un résultat tel que $I_0 < 0$, il faut alors chercher une solution en conduction discontinue en prenant $I_0=0$, les inconnues sont alors α et β .

Ces calculs sont effectués par un fichier MATHCAD.

Pour obtenir le rendement, il reste alors à déterminer la puissance absorbée par le montage :

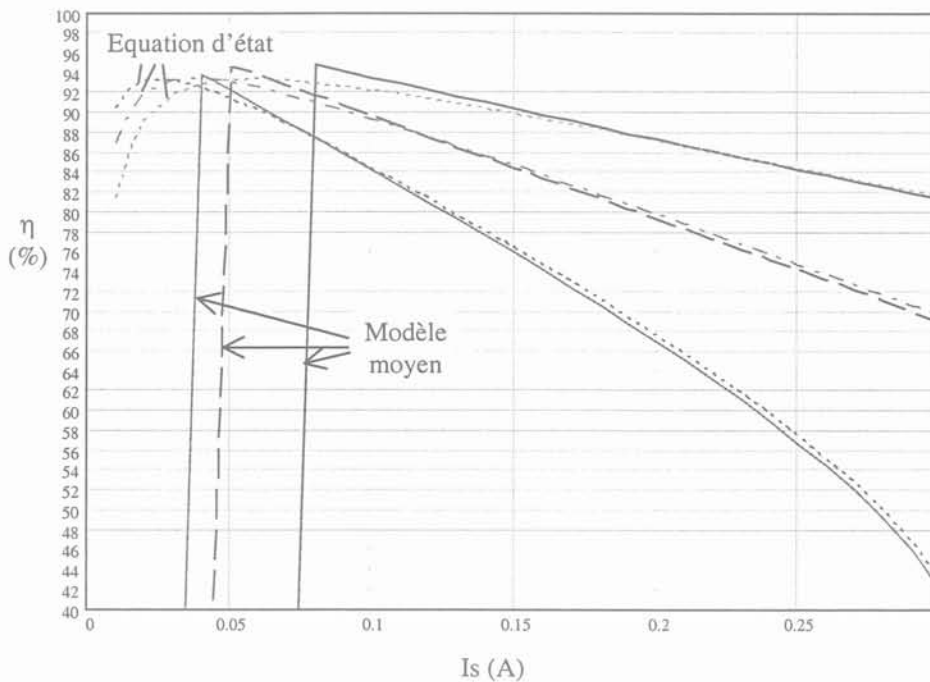
$$P_e = V_{bat} \cdot \frac{1}{T} \int_0^{\alpha T} i_L(t) dt$$

Le rendement est donc défini par la relation suivante :

$$\eta = \frac{\langle V_s \rangle \cdot I_s}{P_e}$$

La figure F 3.3-39 montre, pour comparaison, des courbes de rendement obtenues à partir du modèle moyen avec les solutions déduites des équations réelles. Pour celles-ci, nous avons considéré des cas qui ne prennent pas en compte le mode discontinu, ce qui revient à laisser le courant i_L s'inverser dans l'inductance sans gérer les solutions pour lesquelles $i_L < 0$ dans les calculs.

Cette comparaison démontre que le modèle moyen donne une très bonne approximation puisqu'à fort courant de sortie, la différence entre les courbes est au maximum de 1%. Toutefois ce résultat se dégrade à faible courant de sortie sans pour autant engendrer une erreur importante.

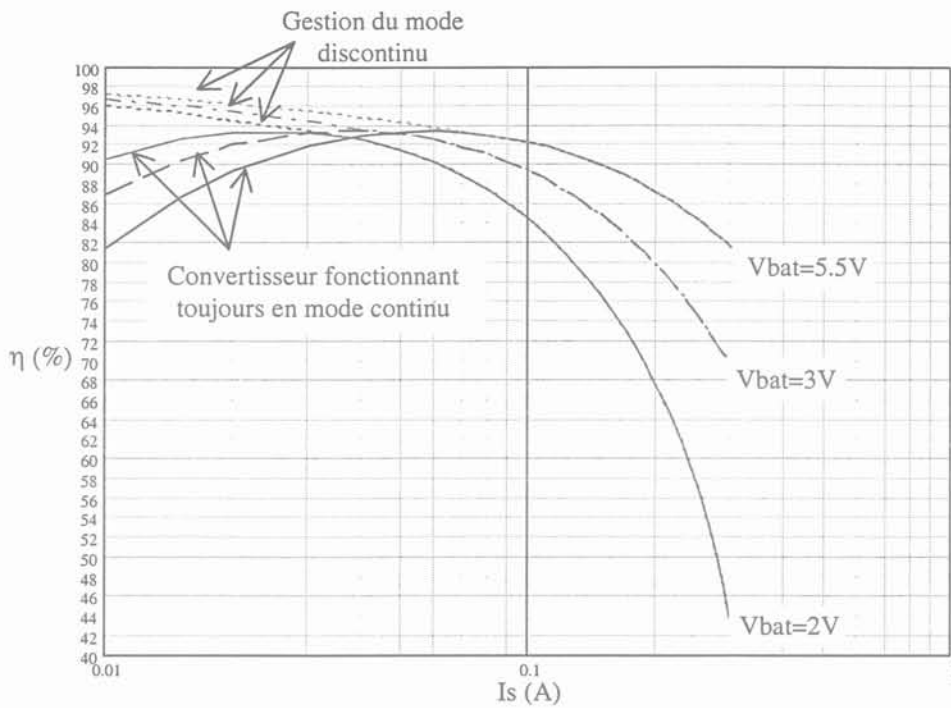


F 3.3-39 : Comparaison des courbes de rendement obtenues à partir du modèle moyen et à partir des équations d'état

- Application au fonctionnement en mode discontinu

Nous allons maintenant considérer les calculs qui prennent en compte la valeur négative du courant dans l'inductance en recherchant alors une solution pour α et β avec $I_0=0$.

Les courbes représentées sur la figure F 3.3-40 permettent de comparer trois cas de rendement pour lesquels la gestion du mode discontinu est appliquée, avec trois cas pour lesquels elle ne l'est pas.



F 3.3-40 : Comparaison des rendements avec et sans gestion du mode discontinu

Il apparaît clairement que la gestion du courant dans l'inductance permet d'améliorer significativement le rendement à faible courant de sortie. Les courbes montrent une augmentation du rendement d'au moins 6% à faible courant de sortie.

Toutefois le blocage du transistor MOS qui pourrait laisser passer un courant négatif dans l'inductance entraîne un surplus de consommation par les cellules de détection de i_L et de commande de ce transistor. Comme cette consommation n'est pas prise en compte dans nos calculs, il faut vérifier qu'elle n'entraîne pas une dégradation du rendement à faible courant de sortie plus importante que l'amélioration constatée par la gestion du mode de fonctionnement discontinu.

3.3.3.7 Comparaison des deux montages

Le rendement du convertisseur avec la commande complémentaire est fortement dégradé ($\eta < 40\%$ pour $I_s = 300\text{mA}$) car la valeur du courant circulant dans l'inductance est toujours supérieure à la valeur moyenne du circuit, et peut atteindre $2 \cdot I_s$ lorsque le rapport cyclique α vaut 0.5.

Le convertisseur commandé en DOWN puis UP, selon la valeur de la batterie, offre pour cela de meilleures caractéristiques, le rendement est toujours supérieur à 80%. D'un autre côté, il apporte un certain nombre d'inconvénients lors du changement de commande. En effet, la discontinuité engendrée sur la valeur du rapport cyclique entre ces deux

commandes peut poser des problèmes lors des variations de la tension de batterie, et notamment dégrader significativement les performances de régulation de ligne. De plus, dans cette configuration, il faut ajouter au régulateur un système de détection de la tension délivrée par la batterie et la comparer à une référence pour choisir le mode de commande, ce qui complique le système et augmente la consommation et la surface de silicium de la cellule. Ajouté à cela, les résistances parasites des composants ne permettent pas d'obtenir toute la plage de tension théorique, et limitent particulièrement le rapport d'élévation de la tension de sortie en commande UP. Ceci peut dans les cas les plus critiques créer une zone intermédiaire de tensions de sortie qui ne peuvent être obtenues par les commandes DOWN ou UP. Nous pourrions imaginer de réguler cette zone grâce à un LDO, mais cette zone aurait alors un rendement moyen.

Ce mode de commande n'apparaît donc pas non plus comme une solution viable.

La solution doit être choisie en fonction des besoins de chaque application, mais les résultats obtenus nous indiquent que pour avoir un bon rendement, caractéristique garantie d'une autonomie des systèmes portables correcte, il nous faudra étudier un autre mode de commande de ce type de convertisseur.

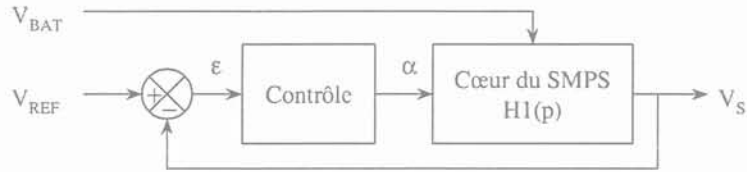
3.3.4 LE CONTROLE – ETUDE DE LA STABILITE

Tout comme le cas des LDO, la régulation de la tension de sortie est assurée par un asservissement. Une différence majeure entre ces deux types de régulateur est à noter : dans le cas des SMPS, une ondulation à la fréquence de découpage se rajoute à la valeur moyenne de la tension de sortie, mais elle est, en général, filtrée par le filtre de sortie du SMPS. De plus, le SMPS, soumis à un comportement non linéaire (linéaire par morceaux) inhérent au principe de découpage, nécessite une modélisation du système.

L'asservissement peut causer l'instabilité du système, c'est pourquoi l'analyse de stabilité est de toute première importance lors de la conception d'un tel régulateur. Cette boucle doit par ailleurs assurer de bonnes performances dynamiques, en particulier lors des variations de charge. Pour parvenir à cette étude, nous allons tout d'abord décrire les fonctionnements des l'asservissement en tension de sortie et en courant inductif. Nous chercherons ensuite à linéariser notre système grâce au modèle moyen pour pouvoir écrire la fonction de transfert qui correspond à notre cas. Une fois cette fonction de transfert déterminée, nous étudierons ses pôles et ses zéros afin de mieux appréhender la solution de compensation mise en œuvre. Nous terminerons alors cette étude en donnant le résultat final de la fonction de transfert corrigée.

La figure F 3.3-41 illustre la schématisation d'une boucle d'asservissement.

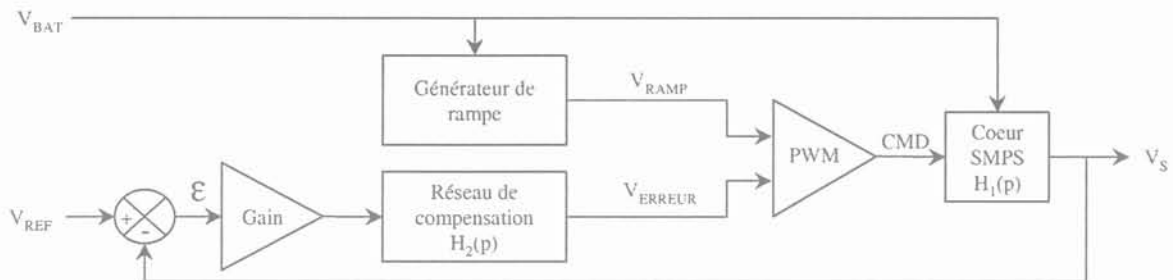
La tension de sortie V_s est comparée à une tension de référence V_{ref} , de là en est déduite une tension d'erreur ϵ , qui, par l'intermédiaire d'un circuit de contrôle, va générer la valeur du rapport cyclique α commandant les transistors MOS.



F 3.3-41 : Schéma bloc de l'asservissement des SMPS

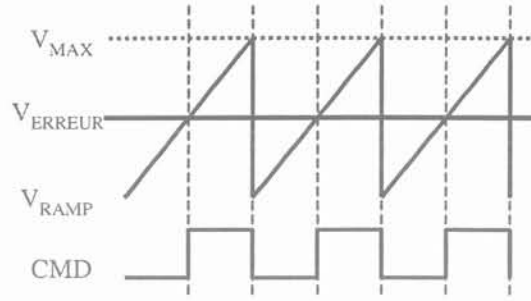
3.3.4.1 Principe de l'asservissement de tension

L'asservissement se fait directement sur la tension de sortie V_s et le bloc de contrôle se compose d'un étage de gain, permettant l'amplification de la tension d'erreur ϵ , d'une compensation, formée d'un réseau de fonctions de transfert, et d'un comparateur, le PWM, ou MLI (Modulateur de Largeur d'Impulsions), figure F 3.3-42.



F 3.3-42 : Asservissement en tension

Le signal d'erreur V_{erreur} , comparé à une rampe de tension, permet au bloc PWM de définir le rapport cyclique α , signal CMD sur la figure F 3.3-43.



F 3.3-43 : Fonctionnement du bloc PWM

$$\text{D'où } \alpha = \frac{V_{ERREUR}}{V_{MAX}}$$

Dans ce mode de régulation, la difficulté vient de la fonction de transfert du système que constitue le SMPS. En effet, compte tenu de la présence de deux composants passifs, inductance et condensateur de sortie, la fonction de transfert présentera deux pôles et, en ce qui concerne le UP et le cas de la commande complémentaire, celle-ci a de plus un zéro à partie réelle positive. Ces fonctions de transfert sont résumées ci-dessous pour le cas théorique où l'on ne prend pas en compte les éléments parasites.

$$\text{Down : } \frac{\hat{V}_s}{\hat{\alpha}} = \frac{V_{bat}}{1 + \frac{L}{R_s} \cdot p + L \cdot C_s \cdot p^2}$$

$$\text{Up : } \frac{\hat{V}_s}{\hat{\alpha}} = \frac{V_{bat}}{1 - \alpha} \cdot \frac{1 - \frac{L}{R_s \cdot (1 - \alpha)^2} \cdot p}{1 + \frac{L}{R_s \cdot (1 - \alpha)^2} \cdot p + \frac{L \cdot C_s}{(1 - \alpha)^2} \cdot p^2}$$

$$\text{Commande complémentaire : } \frac{\hat{V}_s}{\hat{\alpha}} = \frac{V_{bat}}{\alpha \cdot (1 - \alpha)} \cdot \frac{1 - \frac{\alpha \cdot L}{R_s \cdot (1 - \alpha)^2} \cdot p}{1 + \frac{L}{R_s \cdot (1 - \alpha)^2} \cdot p + \frac{L \cdot C_s}{(1 - \alpha)^2} \cdot p^2}$$

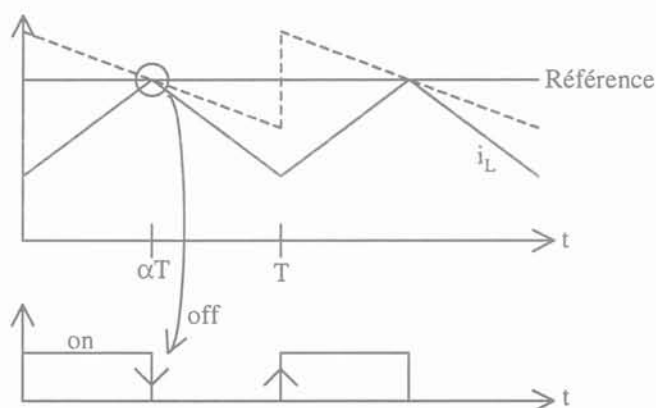
Les éléments parasites viendront modifier ces fonctions de transfert, en particulier la résistance série du condensateur de filtrage qui entraîne un zéro supplémentaire.

3.3.4.2 Boucle de courant

Afin d'améliorer cette régulation de tension (réponse rapide pendant les transitoires de ligne et de charge), il est possible d'imbriquer à celle-ci une boucle interne de courant.

L'objectif sera ici de contrôler le courant inductif de façon rapide, ce qui a pour conséquence de rendre le système, en première approximation, du 1^{er} ordre.

Ce mode de commande, usuellement nommé « mode courant » est réalisé par la comparaison directe du courant inductif avec une consigne, le résultat induisant le blocage de l'interrupteur du hacheur.

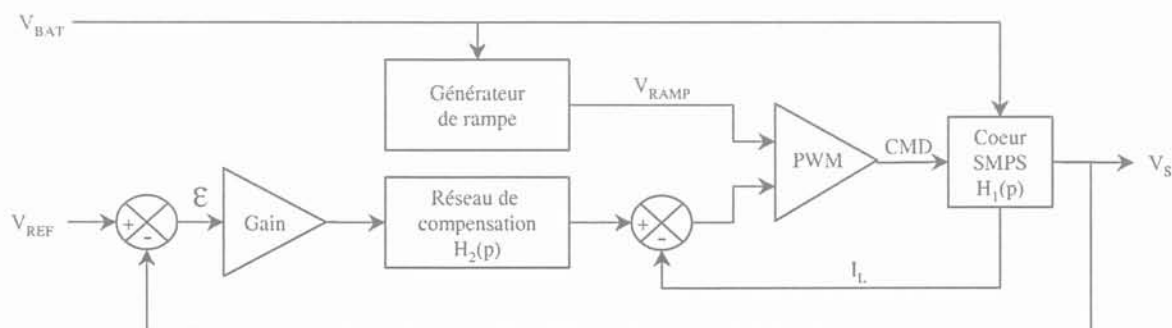


F 3.3-44 : Commande du mode courant

La période étant imposée par le générateur de rampe, ce type de commande devient instable pour $\alpha > 0.5$ et ceci pour les différents types de hacheurs [Ferrieux99 – Chapitre VI 2.1.2]. Un des moyens industriellement employé est de comparer le courant i_L à une référence en dents de scie de même période (pointillés). On démontre ainsi que l'instabilité est repoussée pour des valeurs de rapport cyclique plus grandes.

$$\alpha_{limite} = 0.5 + a \cdot \frac{L}{V_{bat}} \quad \text{où } a \text{ est la pente de la dent de scie}$$

Le schéma de la figure F 3.3-45 illustre ce principe.

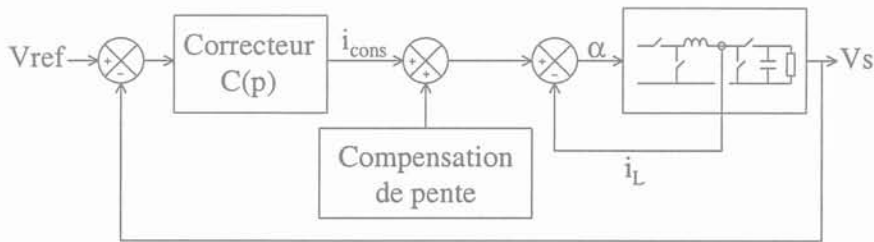


F 3.3-45 : Asservissement en courant

3.3.4.3 Etude analytique de la stabilité

Comme nous l'avons vu lors du paragraphe sur les pertes, la première difficulté vient du principe même du découpage, qui induit un schéma électrique différent pour chacune des deux phases au cours d'une période de découpage. Nous allons donc de nouveau utiliser le modèle moyen [Ferrieux99 – Chapitre VI.1.2] pour se ramener à un système linéaire permettant une étude de la stabilité à partir de sa fonction de transfert. Cette étude est menée pour la structure avec la commande complémentaire.

Le schéma bloc correspondant est illustré par la figure F 3.3-46.



F 3.3-46 : Schéma bloc de la boucle de régulation du SMPS

Le calcul de la fonction de transfert est détaillé en annexe 11 et aboutit à la fonction de transfert dV_s/di_{cons} suivante :

$$FT = G0 \frac{(1 + A \cdot p) \cdot (1 - B \cdot p)}{1 + C \cdot p + D \cdot p^2}$$

$$\text{avec } G0 = \frac{(1 - \alpha) \cdot (V_{\text{bat}} + V_s) \cdot R_s - \frac{V_s \cdot R}{(1 - \alpha)}}{(V_{\text{bat}} + V_s) - K \cdot [R + R_s \cdot (1 - \alpha)^2] + V_s}$$

$$A = R_{\text{esr}} \cdot C_s$$

$$B = \frac{V_s \cdot L}{R_s \cdot (V_{\text{bat}} + V_s) \cdot (\alpha - 1)^2 - V_s \cdot R}$$

$$C = \frac{[(V_{\text{bat}} + V_s) \cdot (R_{\text{esr}} + R_s) \cdot C_s - K \cdot L - K \cdot R \cdot (R_{\text{esr}} + R_s) \cdot C_s - R_s \cdot (1 - \alpha)^2 \cdot K \cdot R_{\text{esr}} \cdot C_s + V_s \cdot R_{\text{esr}} \cdot C_s]}{[(V_{\text{bat}} + V_s) - K \cdot [R + R_s \cdot (1 - \alpha)^2] + V_s]}$$

$$D = \frac{(K \cdot L \cdot C_s \cdot (R_{\text{esr}} + R_s))}{[(V_{\text{bat}} + V_s) - K \cdot [R + R_s \cdot (1 - \alpha)^2] + V_s]}$$

Ce calcul nous a permis en partant d'une structure à découpage, d'obtenir, par une linéarisation des variables grâce à une analyse du modèle moyen, une fonction de transfert, base de notre étude de stabilité pour le SMPS.

Nous pouvons tout de suite dire que cette fonction de transfert est constituée de deux zéros et d'un dénominateur du second ordre.

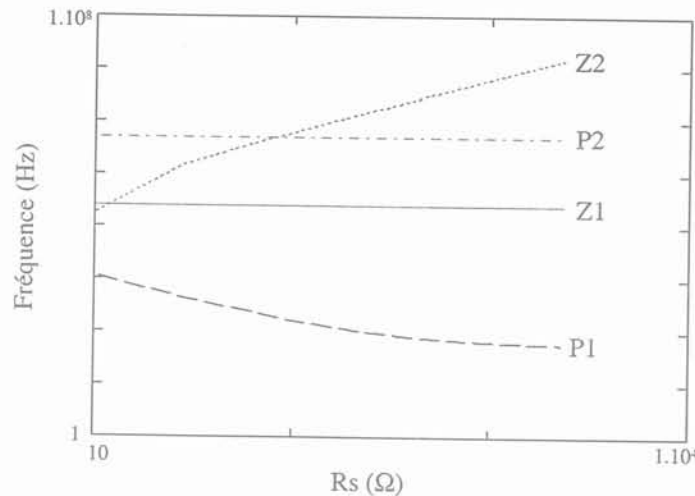
Les zéros du système s'expriment simplement par :

$$Z1 = -\frac{1}{2\pi} \cdot \frac{1}{Resr \cdot Cs}$$

$$Z2 = \frac{1}{2\pi} \cdot \frac{Rs \cdot (Vbat + Vs) \cdot (\alpha - 1)^2 - Vs \cdot R}{Vs \cdot L}$$

Ce dernier zéro possède une partie réelle positive et comme nous pouvons le constater, sa position en fréquence varie en fonction, notamment, du courant de sortie et de la valeur du rapport cyclique α , lui même dépendant de I_s , ce qui rend encore plus complexe sa compensation sur toute la plage de courant de sortie.

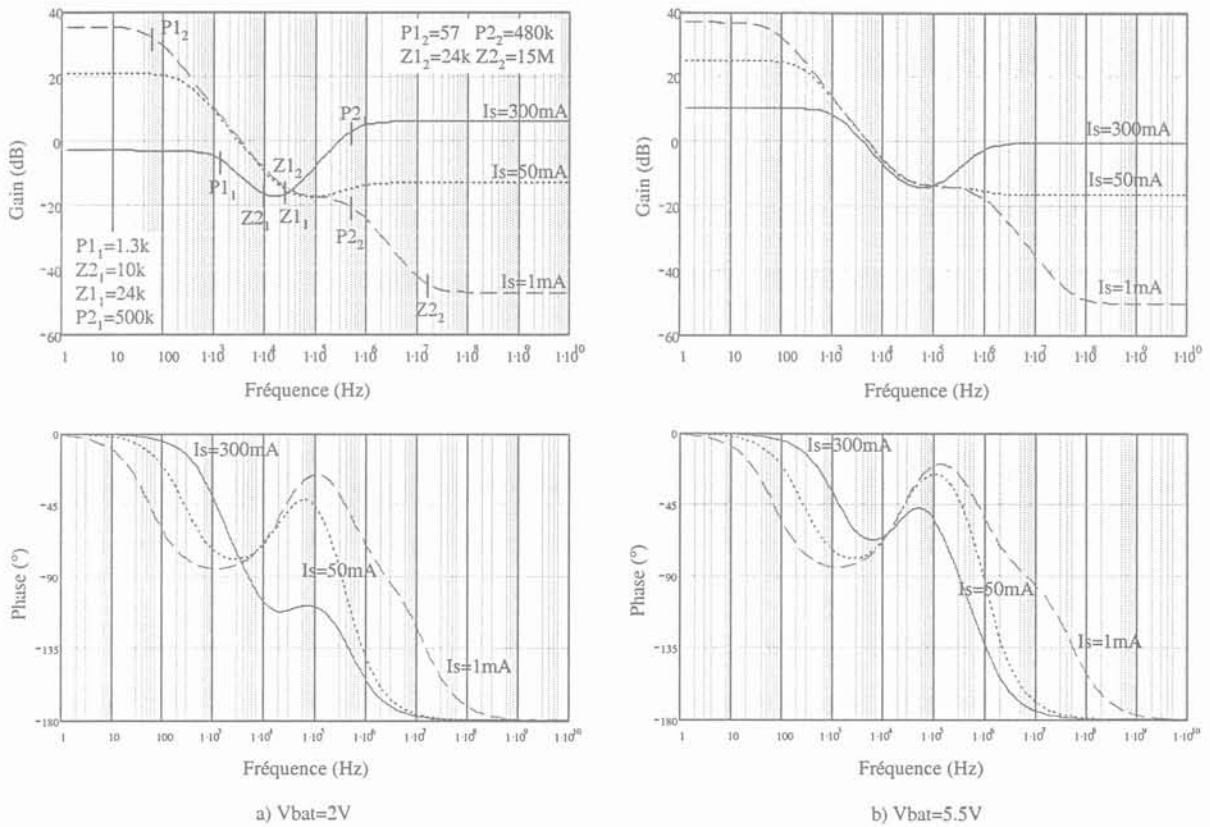
Les pôles ont, quant à eux, une expression plus complexe que nous n'exprimerons pas ici. Par contre la figure F 3.3-47 donne l'évolution des positions de ces pôles et zéros en fonction de la résistance de charge, qui est inversement proportionnelle au courant de sortie I_s . Pour simplifier cette représentation, nous prenons les valeurs absolues.



F 3.3-47 : Evolution des pôles et des zéros en fonction de R_s
 La fréquence du zéro à partie réelle positive diminue fortement lorsque I_s augmente

Les pôles évoluent avec le courant de sortie I_s et le rapport cyclique α (α dépend aussi de I_s). Le premier zéro dépend de la valeur de l'ESR du condensateur de sortie C_s alors que le second, à partie réelle positive varie avec α et I_s et diminue en fréquence lorsque I_s augmente. Cette dépendance est accentuée par le terme en α , puisque celui-ci dépend aussi de I_s .

L'équation de la fonction de transfert, nous permet aussi d'obtenir avec MATHCAD la figure F 3.3-48 qui représente le gain et la phase de la fonction de transfert du système pour les deux valeurs extrêmes de tension de batterie, 2V et 5.5V.



F 3.3-48 : Gain et phase de la fonction de transfert du SMPS sans correcteur
Pour les forts courants de sortie, $I_s=300mA$, le gain remonte aux hautes fréquences à cause de $Z2$

A fort courant de sortie, le zéro à partie réelle positive intervient assez bas en fréquence et dans cette configuration, le gain remonte et devient positif à hautes fréquences, déstabilisant le système. Ce zéro limite ainsi les possibilités d'augmenter le courant délivré par le SMPS.

D'après ces courbes, il apparaît deux points particuliers concernant la compensation d'une telle fonction de transfert. Premièrement, le gain doit être atténué à haute fréquence, en ajoutant un pôle avant la fréquence de découpage du SMPS. Mais nous pouvons aussi constater que le gain à basse fréquence peut être augmenté, ce qui permettrait d'améliorer les performances de régulation de cette structure.

- Etude d'un filtre passe-bas

Ajouter un filtre passe-bas revient à ajouter un pôle à haute fréquence et nous permet d'éviter la remontée de gain dû au zéro à partie réelle positive lorsque le courant de sortie augmente.

La fonction de transfert d'un tel filtre est donnée par l'équation eq. 3-13, alors que la fréquence de coupure respecte la relation eq. 3-14 :

$$\text{eq. 3-13} \quad FT_{PB} = \frac{1}{1 + Rf \cdot Cf \cdot p} \quad \text{où } Rf \text{ et } Cf \text{ sont respectivement la}$$

résistance et le condensateur qui constituent le filtre.

$$\text{eq. 3-14} \quad fc = \frac{1}{2\pi \cdot Rf \cdot Cf}$$

Pour assurer un bon filtrage de la fréquence de découpage, il faut positionner la fréquence de coupure de ce filtre bien avant 750kHz. Ce filtre devant compenser la remontée de gain, nous choisissons de placer sa fréquence de coupure à f_{z11} , soit une fréquence de 20kHz.

- Etude d'un correcteur [Carfort76]

Pour augmenter le gain en basse fréquence, nous choisissons d'utiliser un correcteur de type PI qui agit aux basses fréquences en augmentant le gain et en diminuant la phase.

La fonction de transfert de ce correcteur est définie par l'équation eq. 3-15 et possède notamment un pôle à l'origine.

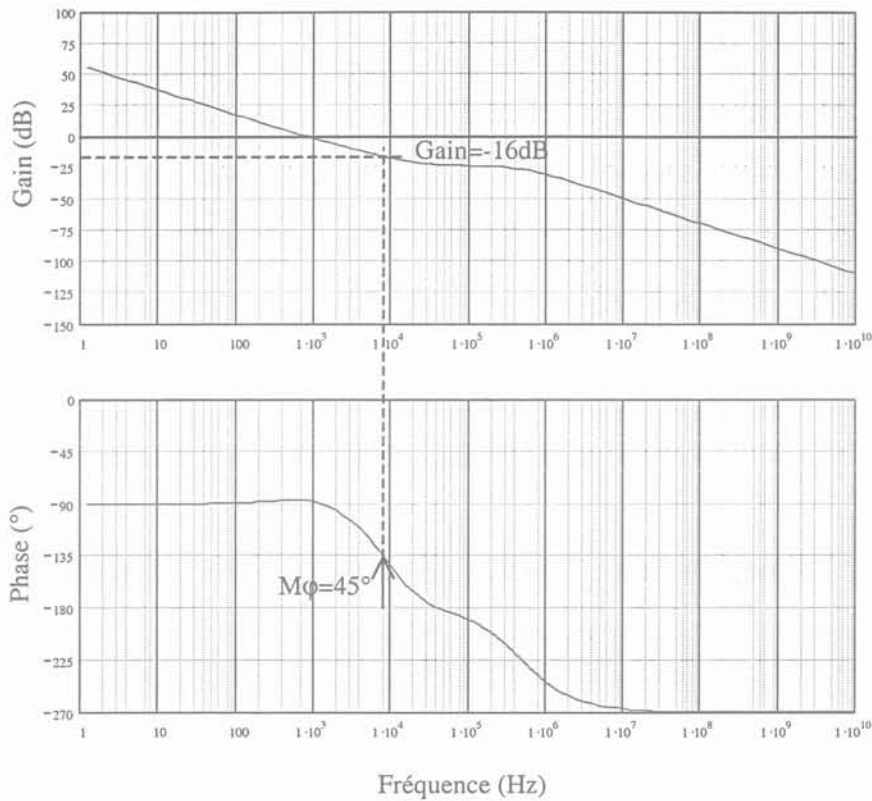
$$\text{eq. 3-15} \quad PI(p) = A + \frac{B}{p} = \frac{B}{p} \cdot \left(1 + \frac{A}{B} \cdot p \right)$$

Les paramètres de ce correcteur sont déterminés par une méthode graphique.

Nous choisissons déjà de poser $\frac{A}{B} = \frac{1}{P1}$, où $f_{P1}=1\text{kHz}$, soit $\frac{A}{B} = \frac{1}{2\pi \cdot 1 \cdot 10^3}$, ce qui correspond à la compensation du pôle dominant de la fonction de transfert.

Nous posons alors $A=1$. La figure F 3.3-49 représente le gain et la phase de la nouvelle fonction de transfert corrigée par ce PI, avec $A=1$, et le filtre. Nous en déduisons que nous pouvons augmenter le gain de 16dB pour conserver une marge de phase de 45° . Ce qui nous donne finalement les valeurs suivantes pour les paramètres du PI :

$$A=6.3 \quad B=39584$$

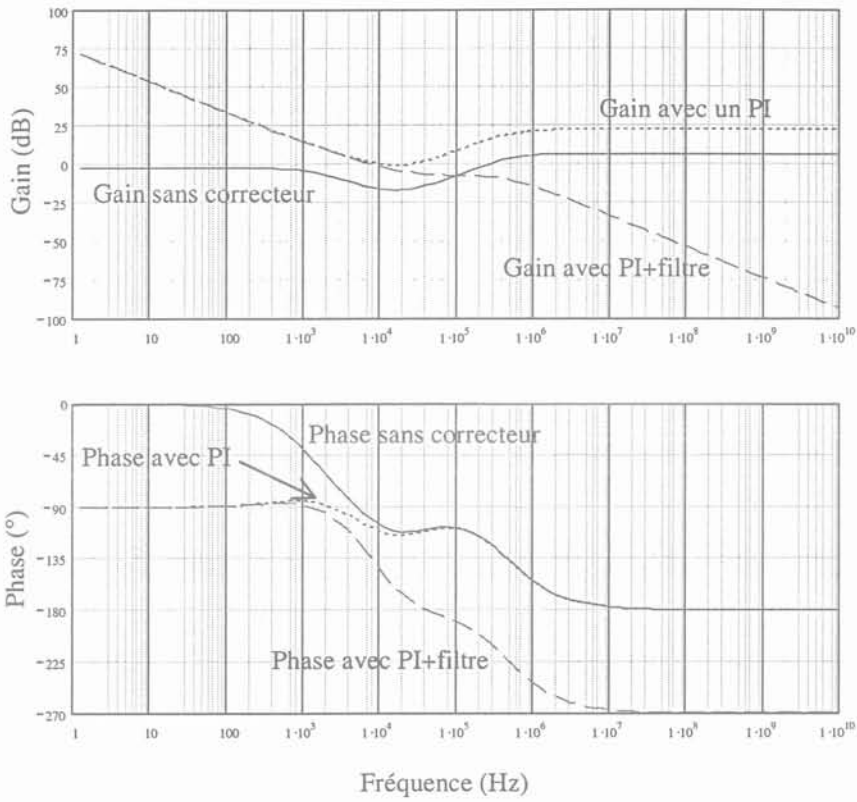


F 3.3-49 : Courbes de gain et phase corrigée par le filtre passe-bas et le PI avec $A=1$, $V_{bat}=2V$ et $I_s=300mA$
Le gain peut être augmenté de 16dB pour conserver une marge de phase de 45°

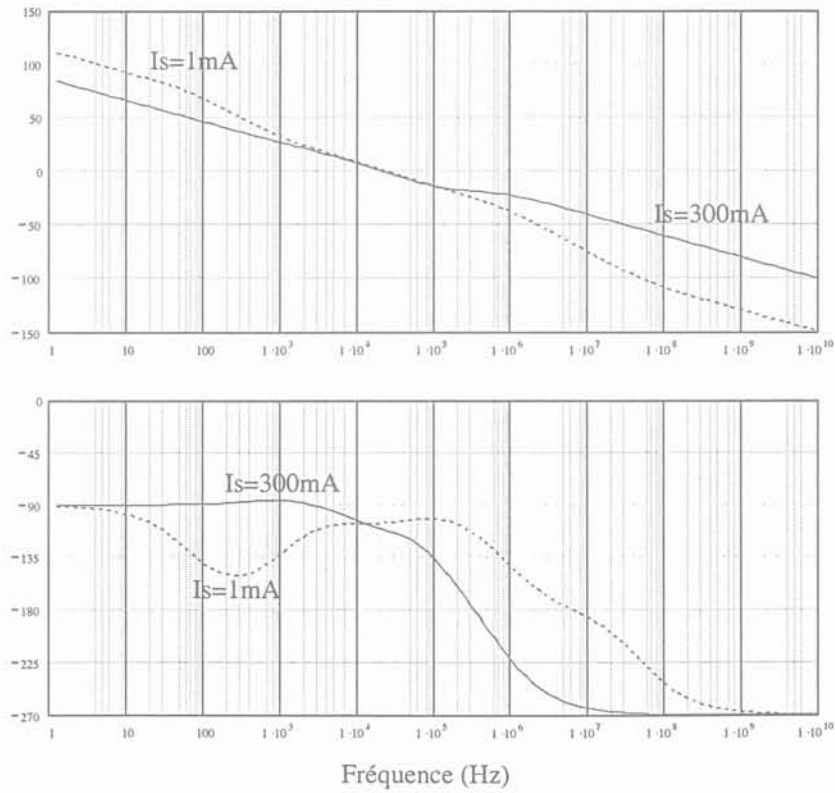
- Etude de la fonction de transfert corrigée- Résultats

La fonction de transfert corrigée est la multiplication de la fonction de transfert de l'équation sans correction avec les fonctions de transfert du PI et du filtre passe-bas. Elle possède en plus, un pôle à l'origine, un zéro, $Z3 = -\frac{B}{2\pi \cdot A}$, aussi dû au PI et un pôle à la fréquence de coupure du passe-bas.

La figure F 3.3-50 montre que le PI intervient bien uniquement à basse fréquence. La figure F 3.3-51 représente les courbes de gain et phase pour la fonction de transfert corrigée pour deux courants de sortie et une tension d'alimentation $V_{bat}=2V$. Nous avons vérifié que le cas le plus défavorable garantissait une marge de phase minimum de 45°.

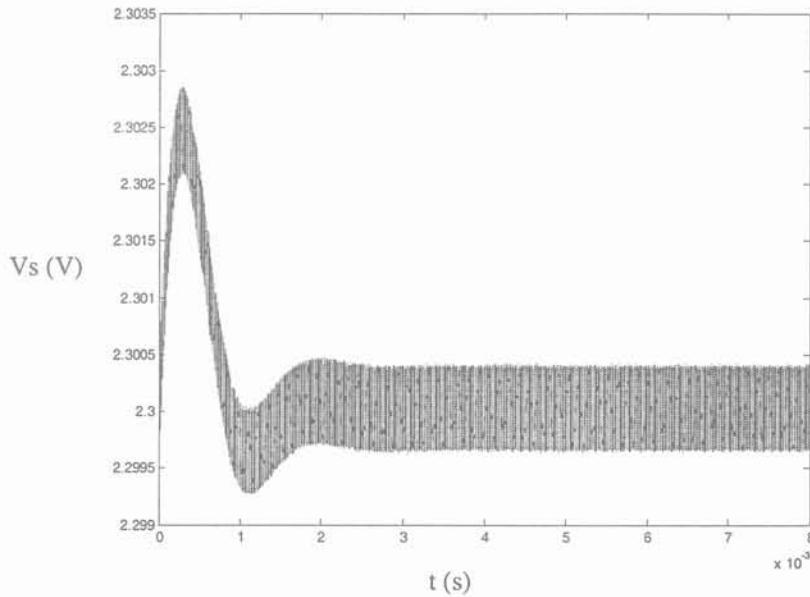


F 3.3-50 : Comparaison des courbes de gain et de phase pour les fonctions de transfert non corrigée, corrigée avec un PI et corrigée avec un PI et le filtre passe-bas



F 3.3-51 : Courbes de gain et de phase pour la fonction de transfert corrigée

En outre, une simulation en transitoire avec le logiciel MATLAB nous permet, à partir de la modélisation de l'ensemble cœur du SMPS et boucle de régulation de vérifier que la tension de sortie n'oscille pas. La figure F 3.3-52 en donne le résultat. L'ondulation de V_s en début de simulation correspond à la convergence de V_s par rapport aux valeurs que nous avons prises comme conditions initiales.



F 3.3-52 : Tension de sortie V_s

Au cours de cette étude de stabilité, nous sommes partis du modèle moyen pour linéariser notre alimentation à découpage, et ainsi obtenir une fonction de transfert qui nous a permis d'effectuer une analyse en petits signaux pour compenser et stabiliser ce système.

3.4 INTRODUCTION AUX POMPES DE CHARGES

Les régulateurs à pompe de charge s'apparentent aux alimentations à découpage. Ils sont basés sur le transfert de charges entre la source et l'utilisation via un ou plusieurs condensateurs et ils permettent d'élever ou d'abaisser la tension. Néanmoins, leur principe de fonctionnement ne respecte pas les principes d'association de sources ce qui conduit à dégrader leur rendement. Une étude menée en parallèle [Goubier00] nous a permis de connaître la limite théorique d'un tel régulateur.

Les caractéristiques de ce régulateur sont intéressantes car elles sont équivalentes à celles d'un SMPS. Cette étude nous permettra d'avoir une première idée du fonctionnement de ce type de régulateur pour un point de fonctionnement particulier :

- La tension délivrée par la batterie, V_{bat} , varie entre 2V et 5V
- La tension régulée V_s peut être comprise entre 1.9V et 2.5V
- Le courant de sortie I_s doit atteindre 300mA
- Cette cellule doit être intégrée dans un circuit fabriqué dans une technologie CMOS.

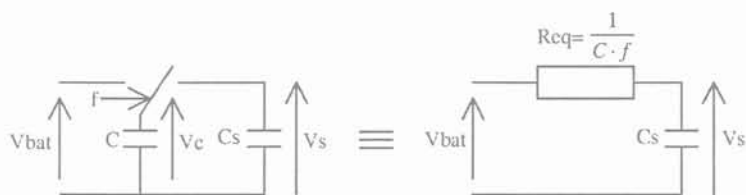
De plus, si l'on observe la consommation d'un téléphone portable, deux points sont particulièrement importants :

- la veille où la consommation est faible, mais qui correspond à un état pouvant durer longtemps,
- et la communication, état généralement assez bref mais pour lequel la consommation est importante.

Le rendement du régulateur devant alimenter ce téléphone devra donc, si l'on veut que l'autonomie soit importante, être bon pour ces deux points de fonctionnement.

3.4.1 PRINCIPE DE FONCTIONNEMENT DES ALIMENTATIONS A POMPES DE CHARGES

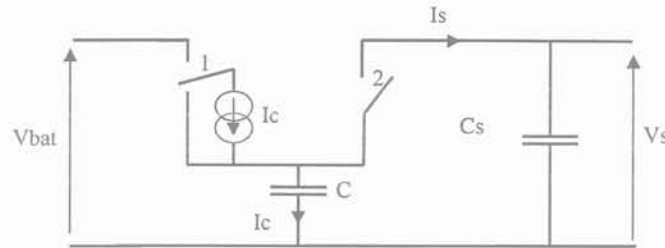
Le principe de fonctionnement est aussi connu sous le nom de capacité commutée. Il est représenté sur la figure F 3.4-1. Pendant une première phase, le condensateur est chargé par l'énergie de la batterie. Lors de la seconde phase, l'énergie est transférée du condensateur vers la charge de sortie. Ceci revient à avoir une résistance entre la tension d'entrée V_{bat} et la tension de sortie V_s dont la valeur dépend de la fréquence de découpage.



F 3.4-1 : Principe de fonctionnement des capacités commutées

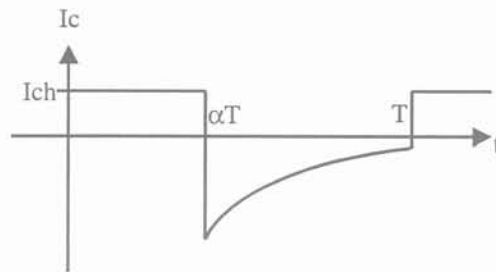
Dans le cadre de notre application, nous ne pouvons pas utiliser une fréquence variable pour commander l'interrupteur. Le spectre serait alors inconnu et donc difficilement filtrable ce qui pourrait engendrer des perturbations sur les autres cellules du circuit intégré et sur la puce de radio-fréquence.

Une autre méthode consiste à contrôler la charge de la capacité C avec un courant constant pendant le temps αT , où T est la période de commutation. La décharge s'effectue alors brutalement pendant $(1-\alpha)T$ à travers la résistance R_{dson} de l'interrupteur 2 et les ESR des condensateurs C et C_s . C'est alors la valeur du rapport cyclique qui permet de réguler la valeur de la tension de sortie.



F 3.4-2 : Circuit abaisseur de tension à pompe de charges

A partir de cette configuration, nous obtenons un courant dans le condensateur C de la forme suivante :



F 3.4-3 : Courant dans le condensateur C au cours d'une période de commutation T
 Pendant αT , le condensateur est chargé à courant I_{ch} constant,
 Pendant $(1-\alpha)T$, le condensateur se décharge

Pendant le temps αT , le courant dans ce condensateur vaut donc I_{ch} , alors que pendant le temps restant, $(1-\alpha)T$, le courant du condensateur correspond au courant de sortie i_s . Comme le courant moyen d'un condensateur doit être nul, nous pouvons en déduire que $\langle i_s \rangle = \alpha \cdot I_{ch}$.

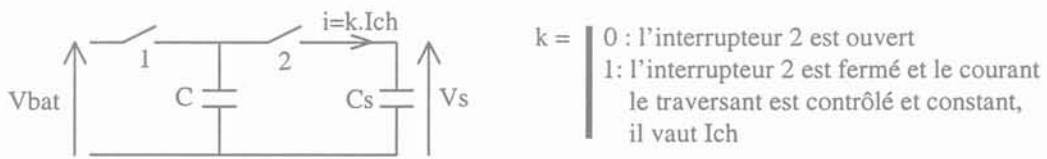
Si les tensions d'entrée et de sortie sont convenablement filtrées, le rendement de cette structure peut être exprimé sous la forme suivante :

$$\eta = \frac{P_s}{P_e} = \frac{\langle V_s \cdot I_s \rangle}{\langle V_{bat} \cdot I_{bat} \rangle} = \frac{\langle V_s \rangle \cdot \alpha \cdot I_{ch}}{\langle V_{bat} \rangle \cdot \alpha \cdot I_{ch}} = \frac{V_s}{V_{bat}}$$

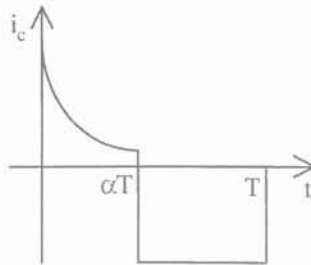
Puisque le rendement est forcément inférieur à 1, la structure correspond à un abaisseur de tension.

Toutefois, dans cette configuration, l'ondulation du courant de sortie est importante, et l'ESR du condensateur C_s entraîne une ondulation de la tension de sortie proportionnelle à l'ondulation du courant I_s multiplié par la valeur de l'ESR.

Ce problème peut se résoudre simplement, en déchargeant le condensateur C à courant constant et en le chargeant directement à travers la résistance R_{dson} de l'interrupteur 1, à l'opposé de notre première structure. La figure F 3.4-4 illustre cette solution, et la courbe F 3.4-5 donne l'allure du courant dans le condensateur C .



F 3.4-4 : Pompe de charges, structure abaisseuse



F 3.4-5 : Evolution du courant dans le condensateur C pour la structure abaisseuse
 Pendant αT , le condensateur C est directement chargé,
 Pendant $(1-\alpha)T$, le condensateur C est déchargé à courant constant

Finalement le rendement théorique est identique.

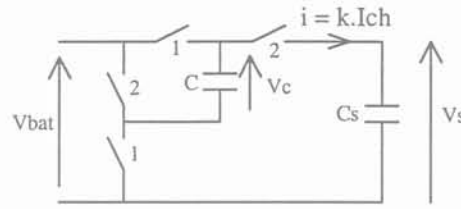
3.4.2 STRUCTURE $\times 1, \times 2$ – DOUBLEUR DE TENSION

A partir de cette structure de base, nous pouvons, en ajoutant d'autres interrupteurs et en adaptant leur commande, réaliser d'autres rapports de tension. C'est le cas du doubleur de tension dont nous allons maintenant regarder le fonctionnement.

Pendant le temps αT , les interrupteurs 1 (figure F 3.4-6) sont fermés, le condensateur C se charge sous V_{bat} .

Pendant le temps $(1-\alpha)T$, ce sont les interrupteurs 2 qui sont fermés. Le condensateur C , placé en série avec la tension V_{bat} se décharge, à courant constant I_{ch} , dans la charge de

l'alimentation à pompe de charges. La tension de sortie peut atteindre donc deux fois la tension d'entrée.



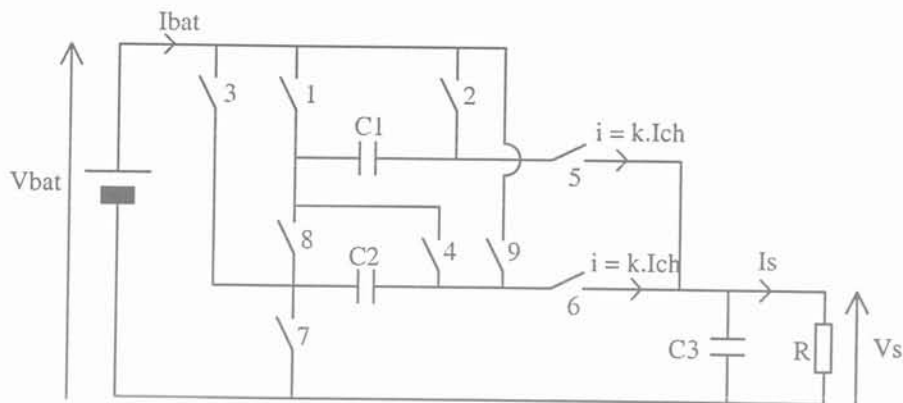
F 3.4-6 : Pompe de charges, structure permettant d'obtenir des rapports d'élévation de $\times 1$ ou $\times 2$

Le rendement est alors de
$$\eta = \frac{1}{2} \cdot \frac{Vs}{Vbat}$$

Il est aussi à noter que cette configuration nous permet, en jouant différemment sur la commande des interrupteurs, de revenir à la structure abaisseuse. Par contre, comme le rendement est proportionnel au facteur d'élévation, les meilleures performances sont obtenues pour des tensions d'entrée et de sortie peu différentes. Compte tenu de la dynamique de la tension de batterie, cette structure $\times 1$ ou $\times 2$ donne donc des rendements qui pourraient être améliorés, notamment par la structure proposée au paragraphe suivant.

3.4.3 ETUDE D'UNE STRUCTURE AUTORISANT PLUSIEURS RAPPORTS DE TENSION

A partir du raisonnement précédent, on sait que si l'on peut charger C sous $\frac{1}{2} Vbat$, puis le décharger en série ou non avec Vbat, on obtient alors des rapports $\times 0.5$ ou $\times 1.5$. C'est à partir de ce constat que la structure de la figure F 3.4-7 a été proposée. Elle est composée de deux condensateurs C1 et C2, permettant le transfert d'énergie de la source vers la charge et de neuf interrupteurs. Elle permet d'abaisser ou d'élever la tension avec les rapports $\times 0.5$, $\times 1$, $\times 1.5$ ou $\times 2$.

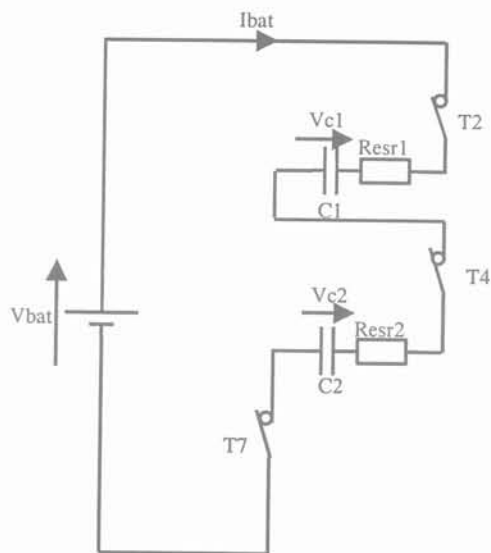


F 3.4-7 : Pompe de charges – Structure globale

Pour nos calculs, nous prendrons comme hypothèse $C1=C2=C$ et $Resr1=Resr2=R$, où $Resr1$ et $Resr2$ sont respectivement les résistances séries des condensateurs $C1$ et $C2$. Nous noterons R_{dson} la résistance passante de chaque interrupteur.

- Fonctionnement et rendement de la structure $\times 0.5$

Lors de la première phase ($0 \leq t \leq \alpha \cdot T$), seuls les interrupteurs 2, 4 et 7 sont fermés. Les condensateurs $C1$ et $C2$ se chargent en série sous V_{bat} , figure F 3.4-8.



F 3.4-8 : 1^{ère} phase de fonctionnement de la structure $\times 0.5$
Les condensateurs $C1$ et $C2$ sont chargés en série

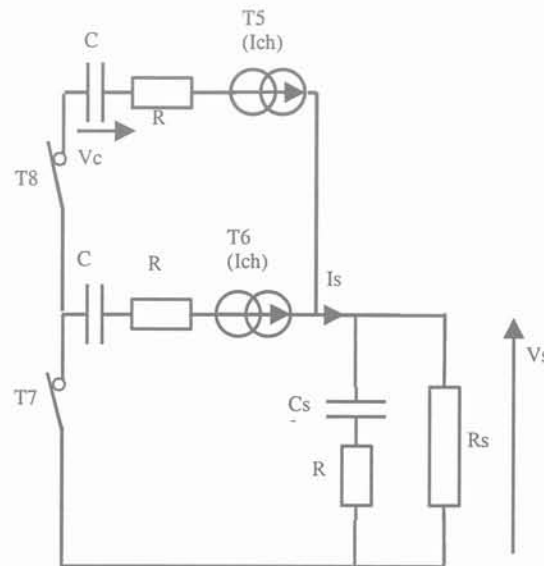
Nous pouvons alors écrire :

$$V_{bat} = R_{tot} \cdot C \cdot \frac{dV_c}{dt} + 2 \cdot V_c \quad \text{avec} \quad R_{tot} = 2R + 3R_{dson}$$

D'où
$$V_c = \left(V_{c \min} - \frac{V_{bat}}{2} \right) \cdot e^{-\frac{t}{\tau}} + \frac{V_{bat}}{2} \quad \text{avec} \quad \tau = \frac{(2 \cdot R + 3 \cdot R_{dson}) \cdot C}{2} \quad \text{et}$$

eq. 3-16
$$V_{c \max} = \left(V_{c \min} - \frac{V_{bat}}{2} \right) \cdot e^{-\frac{\alpha T}{\tau}} + \frac{V_{bat}}{2}$$

Lors de la deuxième phase de fonctionnement ($\alpha \cdot T \leq t \leq T$), les interrupteurs 5, 6, 7 et 8 sont fermés. Les deux condensateurs se déchargent en parallèle. Cette décharge est contrôlée par les interrupteurs 5 et 6 et s'effectue à courant constant I_{ch} .



F 3.4-9 : 2^{ème} phase de fonctionnement de la structure $\times 0.5$
Les condensateurs C1 et C2 sont déchargés, à courant constant, et en parallèle

Nous avons alors :

eq. 3-17
$$V_c = V_{c \max} - \frac{I_{ch}}{C} \cdot T \quad \text{et}$$

eq. 3-18
$$V_{c \min} = V_{c \max} - \frac{I_{ch}}{C} \cdot (1 - \alpha) \cdot T$$

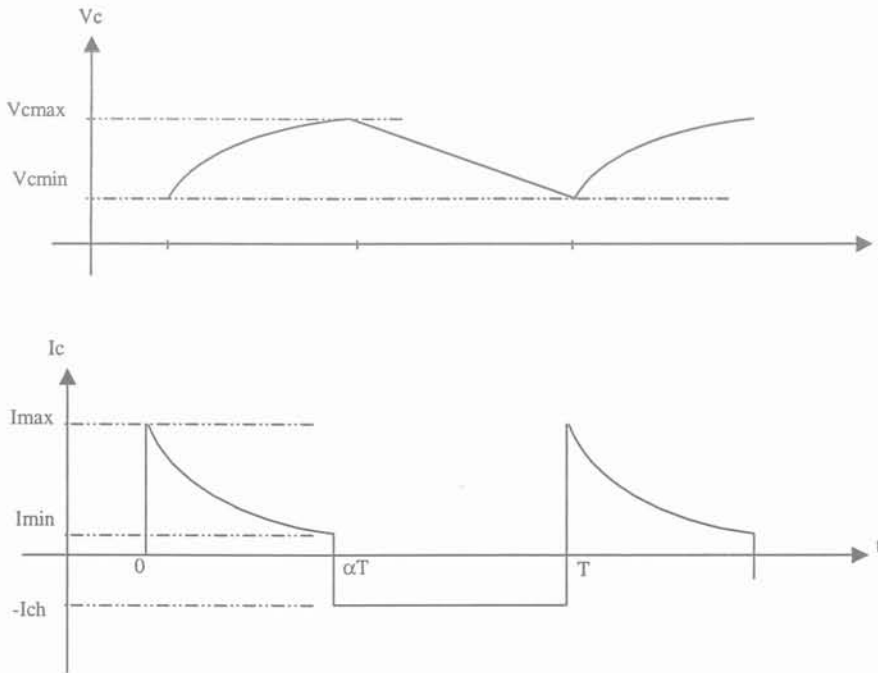
Des équations eq. 3-17 et eq. 3-18, nous déduisons les valeurs des tensions minimale et maximale dans les condensateurs en fonction de V_{bat} et α :

$$V_{c \max} = \frac{V_{bat}}{2} - \frac{\frac{I_{ch}}{C} \times (1 - \alpha) T \times \exp\left(-\frac{\alpha T}{\tau}\right)}{1 - \exp\left(-\frac{\alpha T}{\tau}\right)}$$

$$V_{c \min} = \frac{V_{bat}}{2} - \frac{\frac{I_{ch}}{C} \times (1-\alpha)T}{1 - \exp\left(-\frac{\alpha T}{\tau}\right)}$$

La tension de sortie atteint donc au maximum $V_{bat}/2$.

Les évolutions du courant i_c et des tensions v_c sont illustrées par la figure F 3.4-10.



F 3.4-10 : Tension et courant des condensateurs de stockage au cours de T

Dans ce cas, le courant de sortie vaut donc $\langle I_s \rangle = 2I_{ch}(1-\alpha)$, alors que le courant tiré de la batterie est de $\langle I_{bat} \rangle = (1-\alpha)I_{ch}$, puisque le courant moyen dans chaque condensateur doit être nul.

Ceci nous donne le rendement théorique
$$\eta = \frac{\langle V_s \cdot I_s \rangle}{\langle V_{bat} \cdot I_e \rangle} = \frac{V_s \cdot 2 \cdot (1-\alpha) \cdot I_{ch}}{V_{bat} \cdot (1-\alpha) \cdot I_{ch}} = \frac{2 \cdot V_s}{V_{bat}}$$
,

si les valeurs des tensions V_s et V_{bat} sont suffisamment filtrées pour être équivalentes à leur tension moyenne.

Nous avons donc obtenu, avec ce type de commande et à partir de la structure de la figure F 3.4-7, un régulateur de tension qui permet d'avoir une tension de sortie d'une valeur au maximum égale à $V_{bat}/2$ et dont le rendement est meilleur lorsque les tensions d'entrée et de sortie sont dans un rapport le plus proche possible de 2.

D'autres algorithmes de commande des interrupteurs permettent de réaliser des alimentations à pompe de charge avec d'autres rapports d'élévation. Nous allons maintenant étudier ces cas en expliquant brièvement leur fonctionnement, et en ne donnant que les résultats finaux puisque le raisonnement permettant d'y parvenir est identique à celui que nous venons d'utiliser.

- Fonctionnement et rendement de la structure $\times 1$

Pendant αT , les interrupteurs 2, 7, 8 et 9 sont fermés. Les condensateurs de stockage se chargent en parallèle.

Pendant $(1-\alpha)T$, les interrupteurs 5, 6, 7 et 8 sont fermés. Les condensateurs C1 et C2 se déchargent en parallèle et à courant constant, contrôlé par les interrupteurs 5 et 6.

Pour C1 et C2, les constantes de temps ne sont pas identiques car les courants chargeant ces deux condensateurs ne traversent pas le même nombre d'interrupteurs. Nous choisissons de nous intéresser au condensateur qui présente le plus petit nombre d'interrupteurs en série, C2, qui correspond à la constante de temps la plus petite et donc à un courant I_{cmax} plus important.

Nous obtenons alors :

$$V_{c \max} = V_{bat} - \frac{\frac{I_{ch}}{C} \times (1-\alpha)T \times \exp(-\frac{\alpha T}{\tau})}{1 - \exp(-\frac{\alpha T}{\tau})}$$

$$V_{c \min} = V_{bat} - \frac{\frac{I_{ch}}{C} \times (1-\alpha)T}{1 - \exp(-\frac{\alpha T}{\tau})}$$

$$I_{bat} = 2 \cdot (1-\alpha) \cdot I_{ch} \quad \text{et} \quad I_s = 2 \cdot (1-\alpha) \cdot I_{ch} \quad \text{d'où} \quad \eta = \frac{V_s}{V_{bat}}$$

Dans cette configuration, la tension de sortie peut atteindre la valeur de la tension V_{bat} .

Il aurait été possible de charger et de décharger les condensateurs en série, mais dans cette configuration la capacité C équivalente aurait été divisée par deux, ce qui aurait impliqué une dynamique de courant plus importante dans les condensateurs et donc plus de contraintes sur les interrupteurs.

- Fonctionnement et rendement de la structure $\times 1.5$

Pendant αT , les interrupteurs 2, 4 et 7 sont fermés. C1 et C2 sont chargés en série.

Pendant $(1-\alpha)T$, ce sont les interrupteurs 1, 3, 5 et 6 qui sont fermés. Les deux condensateurs de stockage sont en parallèle, et cet ensemble est en série avec la tension délivrée par la batterie. La décharge se fait toujours à courant constant et contrôlé par les interrupteurs 5 et 6.

Nous avons alors :

$$V_{c \max} = \frac{V_{bat}}{2} - \frac{\frac{I_{ch}}{C} \times (1-\alpha)T \times \exp(-\frac{\alpha T}{\tau})}{1 - \exp(-\frac{\alpha T}{\tau})}$$

$$V_{c \min} = \frac{V_{bat}}{2} - \frac{\frac{I_{ch}}{C} \times (1-\alpha)T}{1 - \exp(-\frac{\alpha T}{\tau})}$$

$$I_{bat} = 3 \cdot (1-\alpha) \cdot I_{ch} \quad \text{et} \quad I_s = 2 \cdot (1-\alpha) \cdot I_{ch} \quad \text{d'où} \quad \eta = \frac{2}{3} \cdot \frac{V_s}{V_{bat}}$$

Comme chacun des condensateurs est en série avec la tension d'alimentation V_{bat} , la tension de sortie V_s est au maximum de $1.5 \times V_{bat}$.

- Fonctionnement et rendement de la structure $\times 2$

Pendant αT , les interrupteurs 2, 7, 8 et 9 sont fermés. C1 et C2 se chargent en parallèle.

Pendant $(1-\alpha)T$, les interrupteurs 1, 3, 5 et 6 sont fermés. C1 et C2 sont en parallèle, et cet ensemble est en série avec V_{bat} . Une fois de plus, les interrupteurs 5 et 6 sont représentés par une source de courant qui contrôle la décharge de C1 et C2.

Nous obtenons alors :

$$V_{c \max} = V_{bat} - \frac{\frac{I_{ch}}{C} \times (1-\alpha)T \times \exp(-\frac{\alpha T}{\tau})}{1 - \exp(-\frac{\alpha T}{\tau})}$$

$$V_{c \min} = V_{bat} - \frac{\frac{I_{ch}}{C} \times (1-\alpha)T}{1 - \exp(-\frac{\alpha T}{\tau})}$$

$$I_{bat} = 4 \cdot (1-\alpha) \cdot I_{ch} \quad \text{et} \quad I_s = 2 \cdot (1-\alpha) \cdot I_{ch} \quad \text{d'où} \quad \eta = \frac{1}{2} \cdot \frac{V_s}{V_{bat}}$$

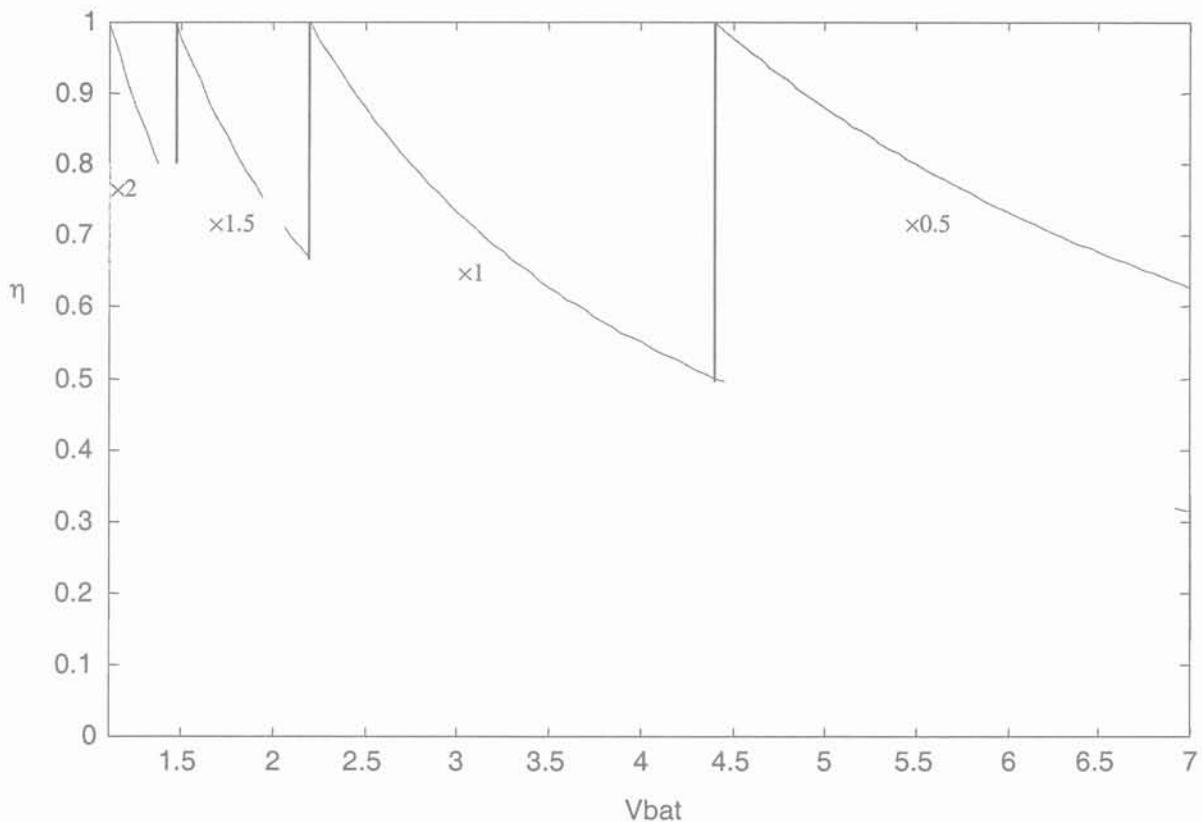
$$I_{bat} = 4 \cdot (1 - \alpha) \cdot I_{ch} \text{ et } I_s = 2 \cdot (1 - \alpha) \cdot I_{ch} \text{ d'où } \eta = \frac{1}{2} \cdot \frac{V_s}{V_{bat}}$$

Comme chacun des condensateurs est en série avec la tension d'alimentation V_{bat} , la tension de sortie V_s est au maximum de $2 \times V_{bat}$.

- Synthèse de ces résultats

Cette étude nous permet de constater que le rendement est proportionnel au rapport d'élévation. Pour obtenir le meilleur rendement, il faut donc choisir la structure la moins multiplicatrice garantissant la valeur de la tension de sortie V_s voulue pour la tension délivrée par la batterie V_{bat} .

La limite de fonctionnement de chaque structure est en théorie, avec des interrupteurs idéaux, fixée par le facteur multiplicateur qu'elle offre. Par exemple, la structure $\times 0.5$ permet de délivrer une tension de sortie $V_s = 2.2V$ pour V_{bat} évoluant de $5.5V$ à $4.4V$. Il est alors possible d'obtenir la limite de fonctionnement de chaque structure et de trouver l'allure théorique du rendement de ce convertisseur pour V_s donnée, figure F 3.4-11.



F 3.4-11 : Rendement théorique en fonction de V_{bat} , pour $V_s = 2.2V$

Nous venons de voir que pour obtenir un bon rendement avec les alimentations à pompe de charges, il faut dans la mesure du possible avoir une tension de batterie qui ne diffère pas trop de la tension de sortie V_s souhaitée. Pour cela, nous pouvons augmenter le nombre de rapport d'élévation, mais au prix d'une complexité et de surface de silicium utilisée grandissante. Il s'agit là encore de trouver le bon compromis entre ces facteurs.

CONCLUSION

Au cours de ce chapitre, nous avons défini une structure d'alimentation à découpage de type SMPS qui permet d'abaisser ou d'élever la tension régulée en fonction de la valeur de tension d'entrée, la tension de batterie. Les contraintes qu'elle respecte sont celles de l'intégration, et concernent le nombre de composants externes qui doit être réduit, dans notre cas un condensateur et une seule inductance, mais aussi la tenue en tension des composants semi-conducteurs qui est propre à chaque technologie d'intégration.

L'analyse des caractéristiques statiques a montré que le rapport d'élévation est toutefois limité lorsque l'on introduit les résistances parasites des composants semi-conducteurs et passifs.

Nous avons étudié l'influence des différentes pertes sur le rendement en basant nos calculs sur le modèle moyen. Il en ressort que ce sont les pertes par conduction qui dégradent le rendement lorsque le courant de sortie est élevé alors que ce sont les pertes par commutation et par consommation qui l'atténuent lorsque le courant de sortie est faible. Il reste difficile de trouver un bon compromis pour toute la plage de courant de sortie, car les méthodes qui permettent d'améliorer les pertes par conduction entraînent une augmentation des pertes par commutation, et inversement. Nous avons cependant montré qu'il est possible d'améliorer le rendement pour les faibles courants de sortie en créant un mode de conduction discontinu en bloquant les transistors MOS avant que le courant inductif ne s'inverse. Néanmoins, cette méthode est valable uniquement si la consommation des cellules qui gèrent cette détection et cette commande n'entraîne pas de pertes importantes.

La validité du modèle moyen a été vérifiée en comparant les résultats obtenus pour les pertes par conduction avec cette modélisation avec des courbes obtenues à partir des équations d'état du système. La concordance des résultats est particulièrement correcte, ils diffèrent au maximum de 1% lorsque le courant de sortie est élevé.

Le choix de la structure et de son mode de commande se fait par un compromis. En effet, la commande complémentaire apporte plus de facilité à mettre en œuvre puisqu'il y a

continuité du rapport cyclique et pas de besoin de détection de la tension d'entrée, par contre le rendement est particulièrement médiocre. La deuxième solution, commande séparée en DOWN puis UP, offre un meilleur rendement, mais cette méthode est plus complexe car il faut détecter la valeur de tension de batterie pour passer d'un abaisseur à un élévateur de tension en fonction de la tension de sortie souhaitée. Elle demande en outre plus de précaution car l'évolution du rapport cyclique n'est pas continue au moment du changement de commande.

Un autre point particulier des SMPS concerne l'étude de la stabilité. Pour cela, nous avons tout d'abord calculé la fonction de transfert et constaté qu'elle est fortement influencée par les éléments parasites. Ceci fait apparaître le besoin de bien connaître les composants externes et leurs éléments parasites. La solution mise en œuvre pour compenser ce système est composé d'un correcteur PI ainsi que d'un filtre passe-bas qui permet, en introduisant un pôle, de couper la remontée du gain due au zéro à partie réelle positive. Nous avons alors pu vérifier le bon comportement de la fonction de transfert corrigée à l'aide des logiciels MATHCAD et MATLAB.

En ce qui concerne le troisième type de régulateur de tension, les pompes de charges, nous avons mis en avant le besoin de compromis entre la surface de la cellule, et donc le coût du silicium, avec le rendement. En effet, celui-ci est inversement proportionnel au rapport d'élévation. Il est donc meilleur lorsque les tensions de sortie et d'entrée sont proches, mais pour obtenir de telles conditions, il faut augmenter le nombre de condensateurs externes, et multiplier les configurations de commande des transistors.

CONCLUSION GENERALE

Les systèmes portables, tels que les téléphones mobiles, sont alimentés par une source unique qui délivre une tension évoluant dans le temps au cours de sa décharge, et qui peut être perturbée. Les régulateurs de tension servent alors d'interface pour distribuer aux différents circuits intégrés de l'application l'énergie de cette source unique. Pour cela, ils doivent donc délivrer différentes tensions continues et fixes, quelles que soient les variations de leur tension d'entrée, la tension de batterie, ou de leur courant de sortie.

Les besoins de l'étude que nous avons menée sont basés sur les deux critères suivants :

La réduction des coûts qui demande, d'une part de développer de nouvelles structures intégrées de régulateur de tension en technologie CMOS analogique, et, d'autre part, de développer de nouvelles fonctionnalités comme abaisser ou élever la tension régulée avec un seul et même régulateur.

La miniaturisation qui impose des contraintes liées à l'intégration, dont la diminution du nombre de composants externes disponibles ainsi que la baisse des valeurs de ces composants.

Le premier chapitre nous a permis de situer le contexte de cette étude et de définir le rôle des régulateurs de tension en expliquant brièvement le fonctionnement des régulateurs linéaires à faible tension de déchet, LDO, et de ceux dont le principe est basé sur la commutation entre source et charge, les SMPS et les pompes de charges.

Pour permettre une compréhension plus aisée des phénomènes parasites, nous avons alors présenté la technologie employée pour la réalisation des semi-conducteurs et mis en avant les variations des paramètres des composants externes car ceux-ci influencent la conception des régulateurs, et plus particulièrement, l'évolution en température et en fréquence des résistances séries des condensateurs et des inductances qui interviennent

directement sur la stabilité pour chaque régulateur, mais aussi sur le rendement pour les SMPS.

Lors du deuxième chapitre, nous avons développé la réalisation finale d'un LDO en technologie CMOS analogique, ce qui permet donc de l'intégrer directement sur le circuit correspondant aux signaux mixtes et fabriqué dans cette même technologie. Cette présentation nous a ensuite permis de développer les deux points clés de cette recherche : La stabilité et la protection contre les courts-circuits des LDO.

L'idée développée pour garantir la stabilité de ce régulateur, quelles que soient les conditions de courant de sortie, est basée sur la compensation Miller, mais nous permet d'adapter les valeurs de compensation en fonction du courant de sortie. Pour cela, nous plaçons en série deux éléments, condensateurs ou résistances, de valeurs différentes. L'un des deux est court-circuité jusqu'à une certaine valeur de I_s , permettant ainsi d'obtenir deux configurations de compensation évoluant de l'une à l'autre en fonction de I_s .

La protection contre les courts-circuits des LDO est le deuxième point que nous avons abordé. En effet, nous avons mis en œuvre une solution qui limite les variations de la valeur du courant de court-circuit afin de mieux protéger le circuit intégré et les composants externes en améliorant l'asservissement du courant de sortie lors d'un court-circuit.

La caractérisation électrique sur silicium a alors confirmé les résultats obtenus dans un premier temps par simulation électrique.

L'objectif du troisième chapitre était de définir une structure de régulation, basée sur le découpage et les SMPS, qui permette d'abaisser ou d'élever la tension de sortie en fonction de la tension délivrée par la batterie avec pour contrainte d'utiliser seulement comme composant externe une inductance et un condensateur en sortie, en gardant en tête que les interrupteurs, réalisés par des transistors MOS ont, dans la technologie utilisée, une tenue en tension de 5.5V maximum. Après avoir étudié dans une première étape les différentes structures réalisant la fonction abaisseur/élevateur, et pour lesquelles nous avons montré quels étaient les inconvénients d'utilisation, nous avons défini une structure qui respecte toutes les contraintes. Lors d'une seconde étape, nous avons alors étudié le comportement statique de cette structure en prenant en compte les résistances parasites introduites par les transistors, l'inductance et le condensateur de sortie.

Ceci nous a permis d'évaluer les pertes qu'engendre l'architecture choisie en fonction des deux commandes possibles. Nous avons alors mis en avant la difficulté d'obtenir un bon

rendement pour toute la plage de courant de sortie, puisque ce sont différents types de pertes qui agissent à faible ou fort Is. En effet, les solutions qui permettent de diminuer les pertes par conduction, augmentent les pertes par commutation, et inversement. Toutefois, en bloquant les transistors lorsque le courant inductif s'inverse, il est possible d'améliorer notablement le rendement à faible courant de sortie. Malgré tout, ceci n'est valable que si les cellules qui gèrent cette détection et cette commande n'apportent pas une consommation trop élevée, puisque la consommation détériore aussi le rendement à faible courant de sortie.

Pour établir les équations régissant ces pertes, nous avons choisi de travailler avec le modèle moyen de la structure. Nous avons pu vérifier que cette hypothèse était justifiable en comparant des résultats de rendement obtenus à partir de cette modélisation avec des courbes obtenues à partir des équations d'état de la structure. Dans chaque cas, les courbes sont similaires. En se basant sur cette étude, nous avons conclu que le choix de la commande des interrupteurs doit se faire selon un compromis entre le rendement et la complexité de la commande.

Pour compléter l'étude des SMPS, nous nous sommes alors attachés à analyser l'asservissement dans le cas de la commande complémentaire. Après avoir déterminé la fonction de transfert de la structure retenue, et montré l'apparition d'un zéro à partie réelle positive, nous avons proposé une solution de compensation constituée d'un correcteur PI et d'un filtre passe-bas. L'influence des éléments parasites des composants semi-conducteurs et externes justifie le besoin de bien connaître ces éléments ainsi que leurs variations, variations que nous avons présentées au cours du premier chapitre. En complément, nous avons vérifié le bon comportement de la fonction de transfert et du système complet à l'aide des logiciels MATHCAD et MATLAB.

Dans la dernière partie de ce mémoire, nous avons introduit le fonctionnement des alimentations à pompes de charges, structure à mi-chemin entre les LDO et les SMPS, qui fonctionne selon le principe du découpage mais sans avoir recours à une inductance.

Pour cela nous sommes partis d'une architecture qui permet aussi d'abaisser ou d'élever la tension régulée, en expliquant son fonctionnement et en déterminant le rendement théorique pour chaque cas de rapport entre les tensions d'entrée et de sortie. Celui-ci étant proportionnel au rapport d'élévation, nous avons été amenés à conclure que le choix de l'architecture doit se faire par un compromis entre la surface de silicium, donc le coût du circuit, et les performances de rendement que l'on souhaite obtenir.

Nous concluons par une présentation des améliorations envisageables dans une perspective d'intégration et d'amélioration de certaines performances pour chaque structure :

- LDO

La diminution de la valeur du condensateur de sortie peut permettre de réduire encore les coûts. Dans le cas de cette contrainte, l'application de la compensation dynamique peut être une aide.

L'appariement entre les courants de référence et de biasing peut être amélioré en augmentant les longueurs des transistors concernés ou en développant une autre méthodologie de copie de courant.

- SMPS et Pompes de charges

Dans le cas de ces deux structures, il faut tout d'abord poursuivre la phase de réalisation électrique, mais aussi approfondir et améliorer la méthode d'asservissement.

En ce qui concerne plus particulièrement les SMPS, nous pourrions envisager une structure dont les rapports cycliques seraient différents pour chaque cellule de commutation. En gardant un écart constant entre α_1 et α_2 , le courant dans l'inductance serait moins grand et le rendement serait ainsi amélioré.

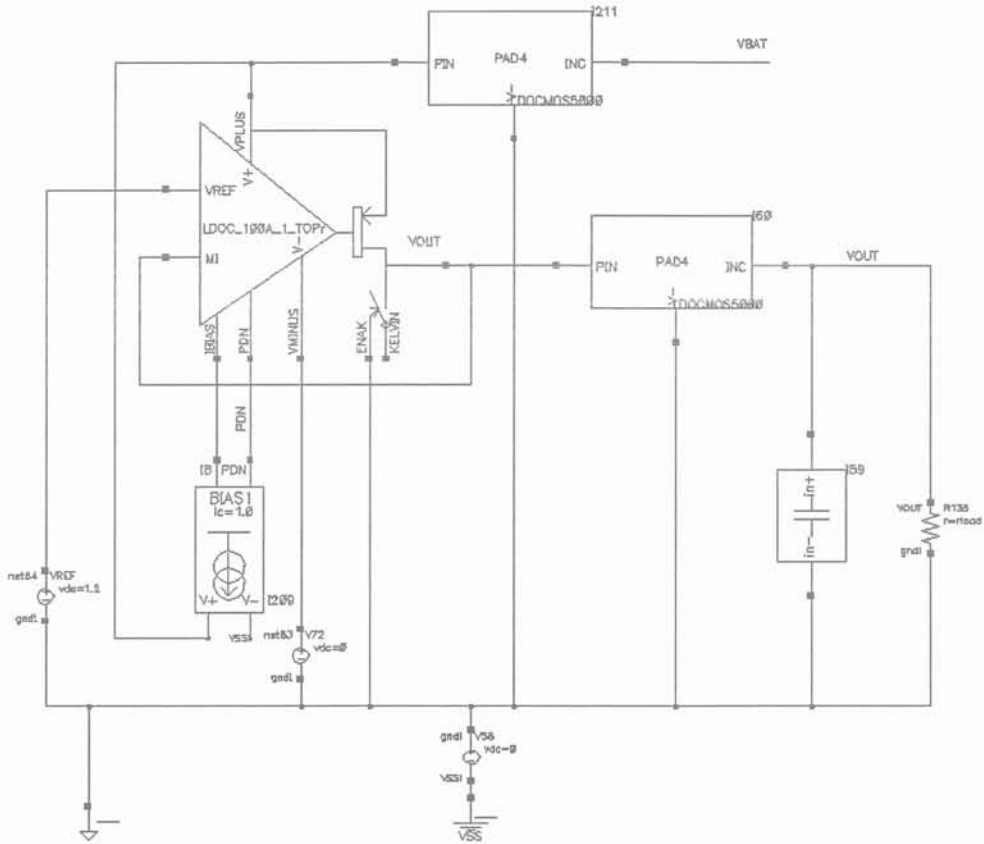
Le point crucial de ce type d'alimentations reste les composants passifs, en particulier les inductances. Ce point, hors du champs de notre étude, est un verrou à l'intégration et des travaux de recherche sont actuellement menés en France sur l'intégration sur silicium des condensateurs et inductances.

ANNEXES

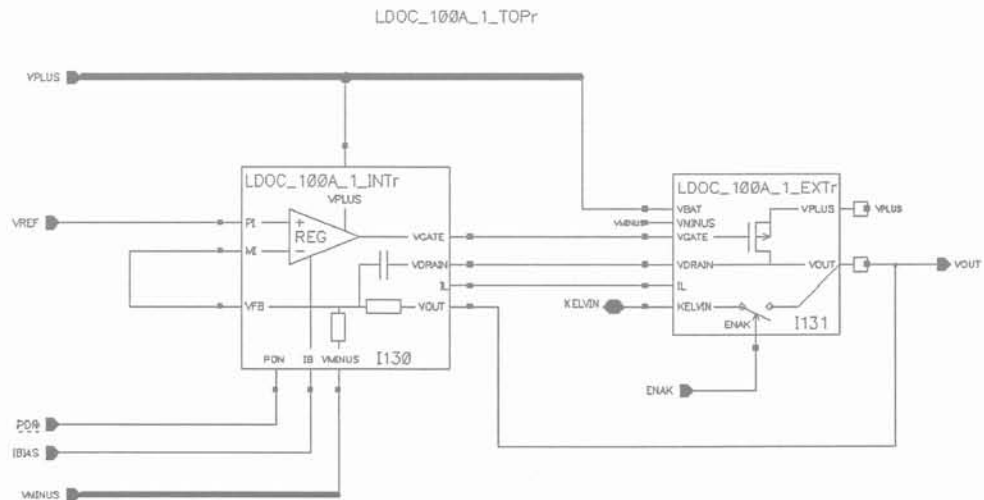
ANNEXE 1 Schémas électriques du LDO	197
ANNEXE 2 Mesures des résistances parasites introduites dans les montages de test	201
ANNEXE 3 Mesure de la consommation du régulateur	203
ANNEXE 4 Mesure de la régulation de ligne statique	205
ANNEXE 5 Mesure de la régulation de charge statique	207
ANNEXE 6 Mesure de la régulation de ligne en transitoire	209
ANNEXE 7 Mesure de la régulation de charge en transitoire	211
ANNEXE 8 Mesure de la réjection d'alimentation	213
ANNEXE 9 Mesure du courant lors des courts-circuits	215
ANNEXE 10 Mesure du temps d'établissement de la tension de sortie	217
ANNEXE 11 Calcul de la fonction de transfert avec les éléments parasites	219

ANNEXE 1

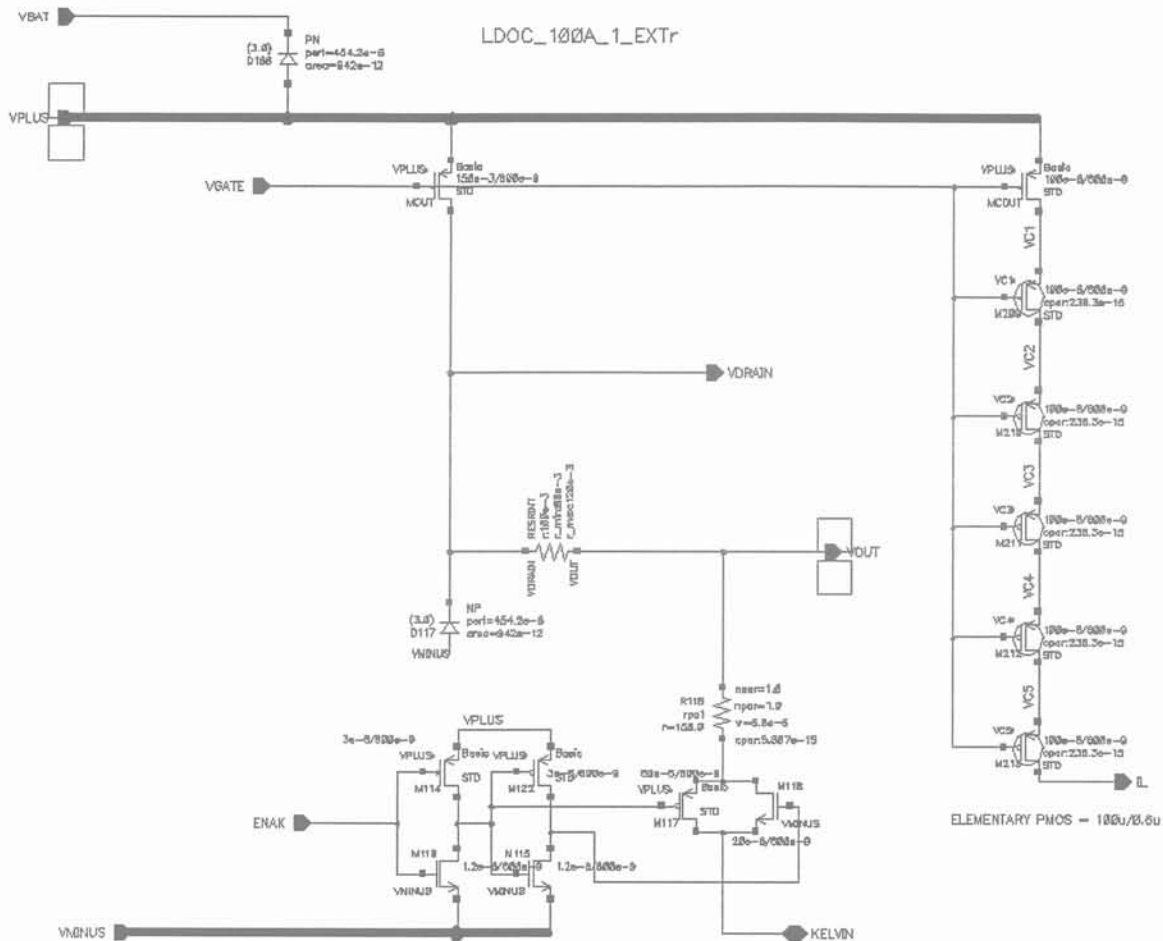
Schémas électriques du LDO



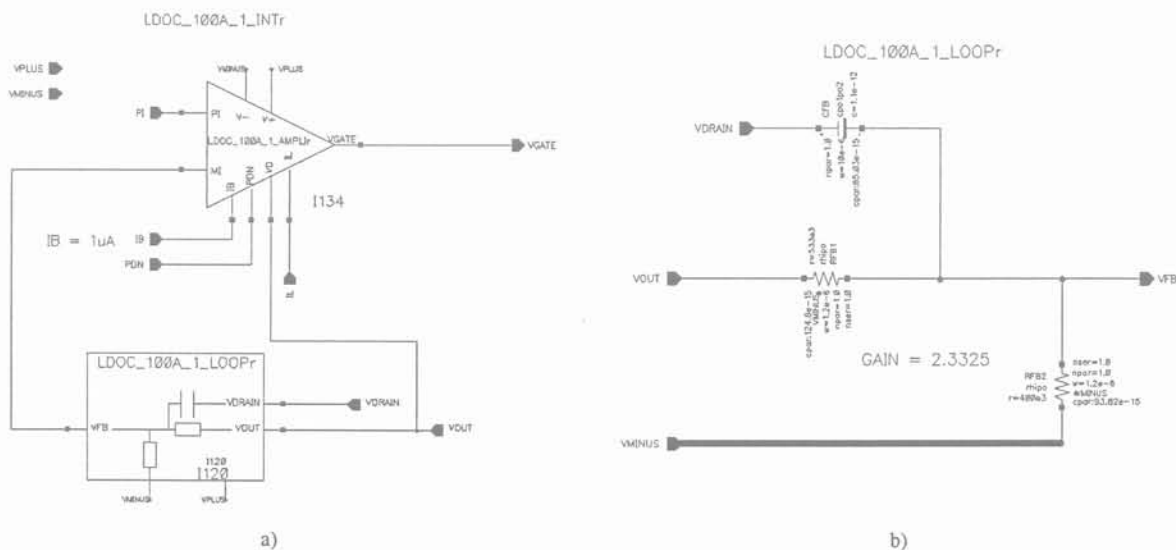
F 1: Schéma électrique de l'ensemble du LDO



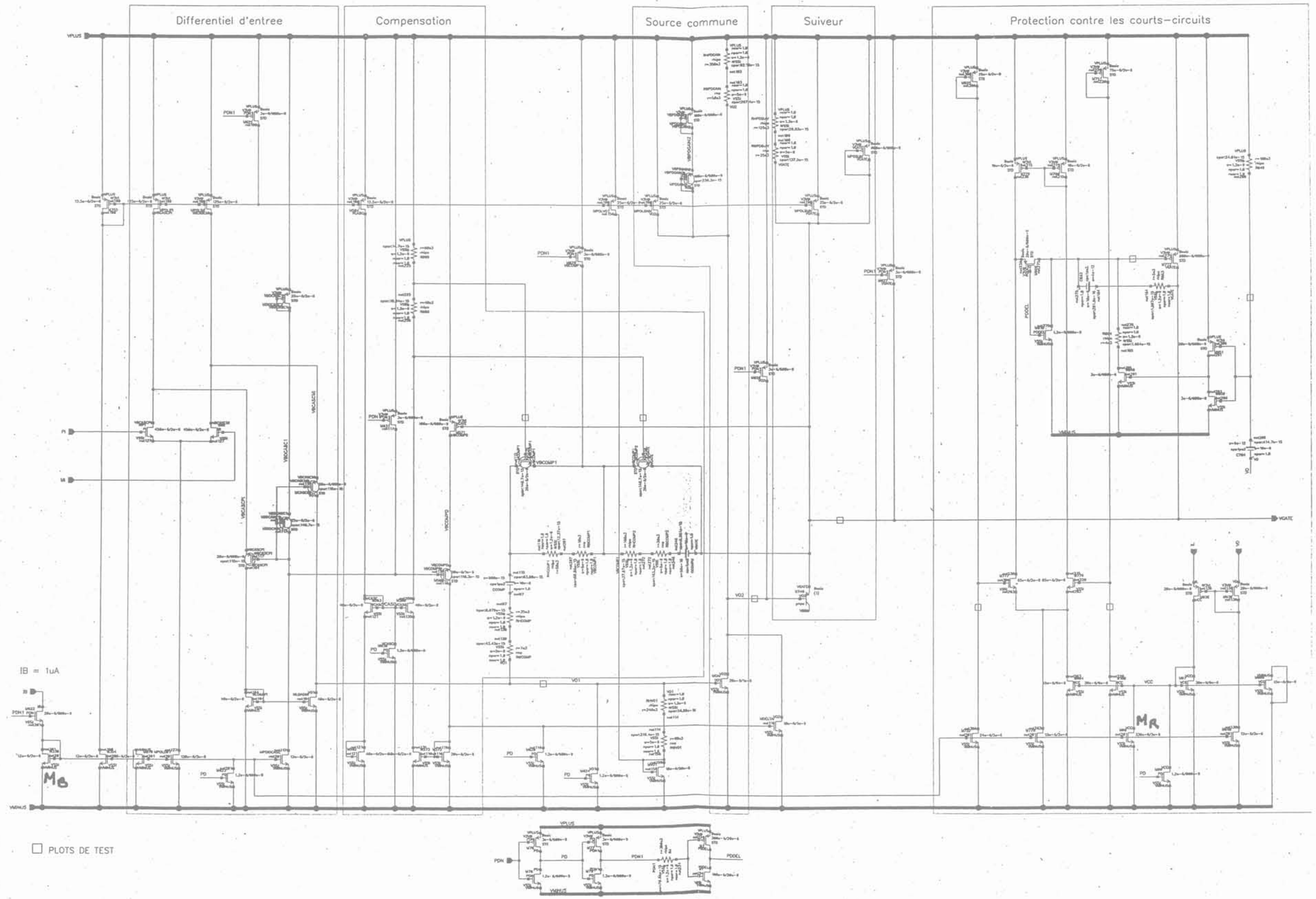
F 2: Schéma électrique de l'assemblage des parties INT et EXT du LDO



F 3: Schéma électrique de la partie EXT (MOS de sortie) du LDO



F 4: Schéma électrique de la partie INT (assemblage de l'amplificateur et de la boucle) du LDO



F 5: Schéma électrique de l'amplificateur

ANNEXE 2

Mesures des résistances parasites
introduites dans les montages de test

Lors des mesures, la puce est placée sur la carte de test, soit par l'intermédiaire d'un support, soit elle y est directement soudée. Chaque étape introduit des résistances parasites qui peuvent fausser la tension de sortie si ces résistances sont trop importantes ou mal maîtrisées. Il est donc important de les connaître pour pouvoir les prendre en considération.

Suivant la configuration de la mesure, nous pouvons trouver :

- La résistance du support si la puce est placée dans celui-ci,
- La résistance de la carte de test si la mesure est prise sur les plots et non directement sur la capacité de sortie,
- La résistance d'accès qui correspond à la résistance des fils reliant le silicium aux sorties du boîtier.

Dans tous les cas, nous pouvons aussi prendre les mesures sur la sortie kelvin pour ne pas prendre en compte ces résistances, mais alors nous ne nous plaçons pas dans un cas réel.

Pour déterminer les valeurs de ces résistances, nous mesurons la tension de sortie en différents points et pour plusieurs cas :

La notation indice b correspond aux pièces soudées directement sur la carte de test

La notation indice s correspond aux pièces placées sur un support.

$$R_{tot1} = \frac{V_{kelvin} - V_s}{I_s}$$

$$R_{carte} = \frac{V_{cs_s} - V_s}{I_s}$$

$$R_{sup port} = \frac{V_{cs_b} - V_{cs_s}}{I_s} = \frac{V_{s_b} - V_{s_s}}{I_s}$$

$$R_{accès} = \frac{V_{kelvin} - V_{cs_b}}{I_s}$$

Chaque valeur est prise pour $I_s=100\text{mA}$

R_s et R_a sont les résistances moyennes respectivement du support et d'accès.

Les mesures effectuées sur les pièces notées 5's et 5'b sont faites sur la pièce 5 mais pour un autre ldo qui délivre une tension de sortie de 2.58V.

	6s	9s	5b	5's	5'b
Vs (V)	2.790498	2.789423	2.787731	2.827232	2.828187
Vkelvin (V)	2.799080	2.798086	2.794247	2.833712	2.833799
Vcs (V)	2.793290	2.792304	2.789763	2.828585	2.829450
Rtot1 (mΩ)	85.82	86.63	65.16	64.80	56.12
Rcarte (mΩ)	27.92	28.81	20.32	13.53	12.63
Rsupport (mΩ)	/	/	/	Vs : Cs :	9.55 8.65
Raccès (mΩ)	/	/	44.84	/	43.49
Rtot2 (mΩ)	81.18	82.07	64.49	66.79	56.80

R_s	9.10
R_a	44.165

Ces résultats sont cohérents, nous retrouvons bien des valeurs similaires pour Rtot1 et Rtot2.

ANNEXE 3

Mesure de la consommation du régulateur

Spécification :

Paramètre	Nom	Condition de test	Min	Typ	Max	Unité
Consommation	Iconso	$0.8\mu\text{A} \leq I_b \leq 1.2\mu\text{A}$ $I_s = 100\mu\text{A}$		45	65	μA
		$0.8\mu\text{A} \leq I_b \leq 1.2\mu\text{A}$ $I_s = 100\text{mA}$		600	780	

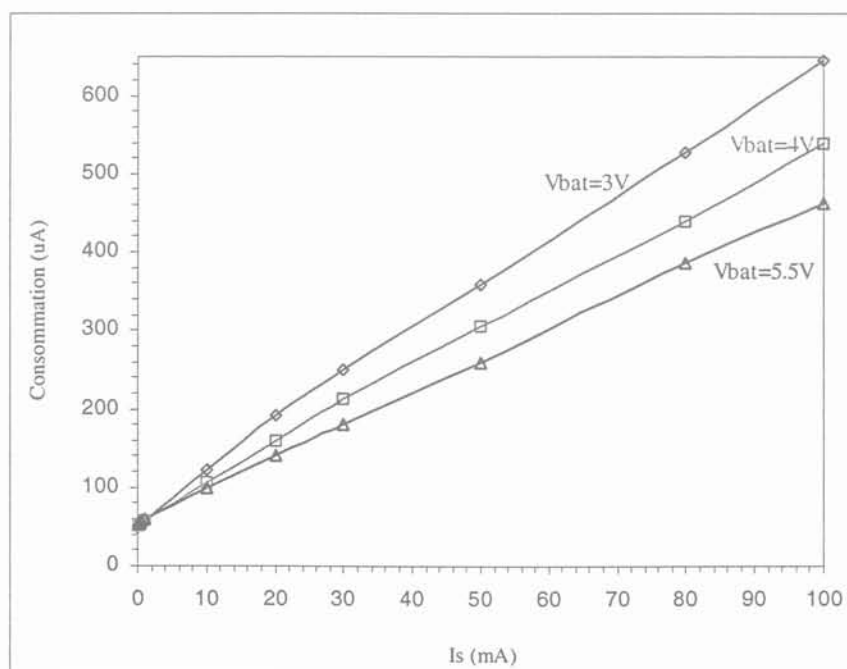
Mesure du courant de bias (μA) :

	Vbat	3V	4V	5.5V
Pièce	6	1.30	1.33	1.40
	5	1.30	1.34	1.41
	9	1.32	1.35	1.41

Mesure de la consommation du régulateur (μA) :

	Vbat	3V			4V			5.5V		
	Is	100 μA	50mA	100mA	100 μA	50mA	100mA	100 μA	50mA	100mA
Pièce	6	46.6	338	639	46.8	293	516	48.9	257	450
	5	48.9	358	645	49.8	305	538	53.8	260	463
	9	46.3	335	614	46.6	285	492	49	245	433

Mesures effectuées sur la pièce 5 en fonction du courant de sortie :



Calcul de la précision sur la mesure de la consommation :

Les données du fabricant des ampèremètres concernant la précision de ces appareils sont regroupées dans le tableau ci-dessous :

Calibre	Précision
10mA	500+40
100mA	500+400
1A	800+40

$$\text{Précision} = \pm (\text{ppm} \times \text{Valeur lue} + \text{ppm} \times \text{Calibre})$$

Comme nous l'avons vu, une mesure est faite sur un ampèremètre, puis la seconde sur le deuxième, pour obtenir la consommation ces deux valeurs sont soustraites l'une à l'autre. La précision de la mesure est donc la somme des imprécisions de chaque mesure.

Les mesures pour $I_s=100\mu\text{A}$ sont faites sur le calibre 10mA.

Prenons le pire cas, valeur de consommation la plus grande : $I_{\text{conso}}=53.8\mu\text{A}$.

$$\text{Ampèremètre 2 : } (100\mu\text{A} \times 500 \text{ ppm} + 10\text{mA} \times 40 \text{ ppm}) = 450\text{nA}$$

$$\text{Ampèremètre 1 : } (153.8\mu\text{A} \times 500 \text{ ppm} + 10\text{mA} \times 40 \text{ ppm}) = 477\text{nA}$$

La précision sur ces mesures est donc de $\pm 930\text{n}$

Les mesures pour $I_s=50\text{mA}$ sont faites sur le calibre 100mA.

Prenons le pire cas : $I_{\text{conso}}=358\mu\text{A}$

$$\text{Ampèremètre 2 : } (50\text{mA} \times 500 \text{ ppm} + 100\text{mA} \times 400 \text{ ppm}) = 65\mu\text{A}$$

$$\text{Ampèremètre 1 : } (50.358\text{mA} \times 500 \text{ ppm} + 100\text{mA} \times 400 \text{ ppm}) = 65\mu\text{A}$$

Précision : $\pm 130\mu\text{A}$

Les mesures pour $I_s=100\text{mA}$ sont faites sur le calibre 1A.

Prenons le pire cas : $I_{\text{conso}}=645\mu\text{A}$

$$\text{Ampèremètre 2 : } (100\text{mA} \times 800 \text{ ppm} + 1 \times 40 \text{ ppm}) = 120\mu\text{A}$$

$$\text{Ampèremètre 1 : } (100.645\text{mA} \times 800 \text{ ppm} + 1 \times 40 \text{ ppm}) = 120\mu\text{A}$$

Précision : $\pm 240\mu\text{A}$

ANNEXE 4

Mesure de la régulation de ligne statique

Spécification :

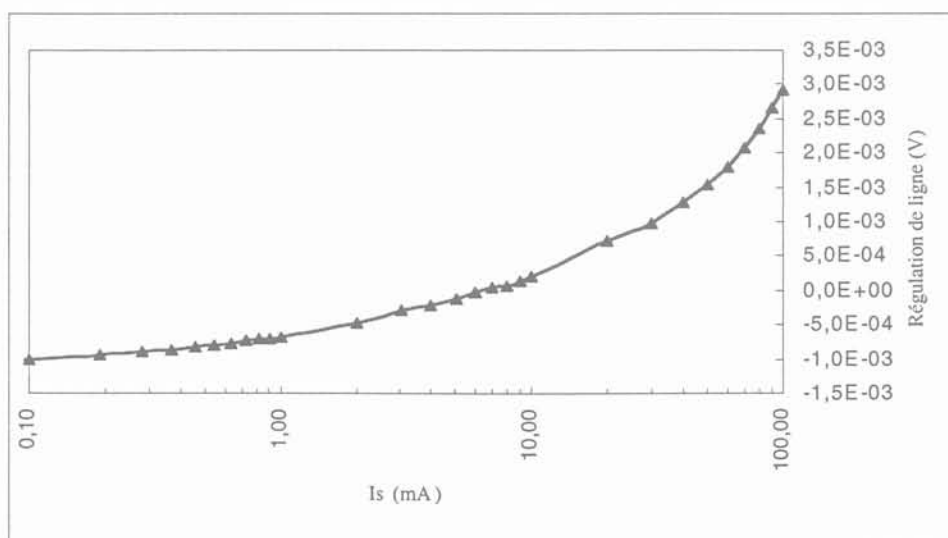
Paramètre	Nom	Condition de test	Min	Typ	Max	Unité
Régulation de ligne	Lir	$3 \leq V_{bat} \leq 5.5V$		3.7	6.4	mV

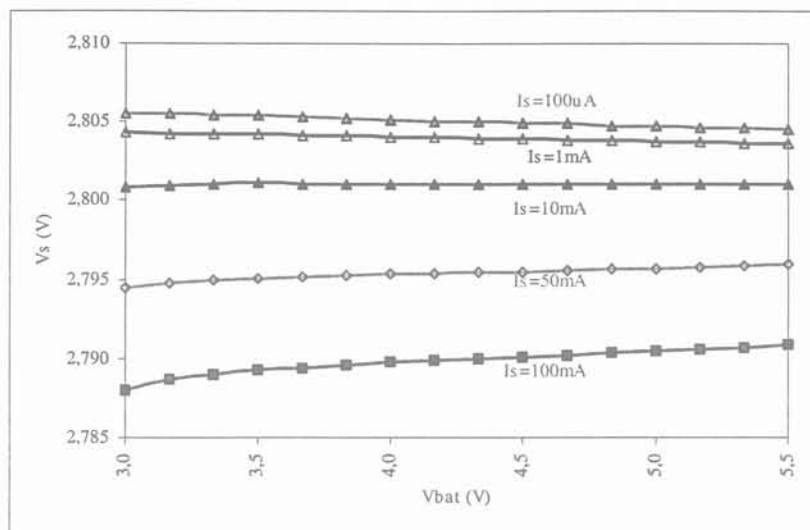
Résultats (mV) :		Is		
		100 μ A	50mA	100mA
Pièce	6	1.0	1.4	2.9
	5	1.0	1.5	2.9
	9	1.3	1.1	2.5

Mesures sur la capacité de sortie de la pièce 5 :

Le tableau et les courbes ci-dessous regroupent une partie des valeurs de Vs pour différents Is et plusieurs Vbat. La valeur de la régulation de ligne en est déduite.

		Vbat V						Lir mV
		3	3.5	4	4.5	5	5.5	
Is mA	0.1	2.8055	2.8054	2.8051	2.8049	2.8047	2.8045	1.0
	1	2.8043	2.8042	2.8040	2.8039	2.8038	2.8036	0.7
	10	2.8008	2.8011	2.8011	2.8010	2.8010	2.8010	0.2
	20	2.7988	2.7991	2.7993	2.7993	2.7994	2.7995	0.7
	40	2.7958	2.7963	2.7965	2.7967	2.7968	2.7971	1.3
	60	2.7931	2.7938	2.7942	2.7944	2.7946	2.7949	1.8
	80	2.7906	2.7915	2.7919	2.7923	2.7926	2.7929	2.3
	100	2.7879	2.7892	2.7898	2.7901	2.7905	2.7909	2.9





Calcul de la précision sur les mesures de la régulation en ligne :

Les données du fabricant des sources concernant la précision de ces appareils sont regroupées dans le tableau ci-dessous :

Calibre	Précision de la partie source	Précision de la partie mesure
20V	0.02%+2.4mV	/
1mA	0.034%+200nA×4	/
1A	0.27%+900μA×8	/
20V	/	0.015%+1.5mV

$$\text{Précision} = \pm (\% \times \text{Valeur lue} + \text{offset})$$

Contrairement au cas de la précision sur la mesure de consommation, ici les valeurs initiales et finales sont prises avec le même appareil. Les offsets de ces appareils vont donc s'annuler lors de la soustraction de ces valeurs. Dans les calculs de précision suivants nous ne prenons alors en compte que la partie pourcentage de la valeur lue.

Calcul de la précision sur le ΔV_{bat} appliqué au régulateur :

$$\text{Valeur initiale } 3V : (0.02\% \times 3V) = 0.6mV$$

$$\text{Valeur finale } 5.5V : (0.02\% \times 5.5V) = 1.1mV$$

Précision : $\pm 1.7mV$

Calcul de la précision sur la mesure de régulation de ligne

Prenons le pire cas, valeur de régulation la plus grande : $L_{ir} = 2.9mV$

$$\text{Tension de sortie initiale} : (0.015\% \times 2.7879V) = 0.42mV$$

$$\text{Tension de sortie finale} : (0.015\% \times 2.7909V) = 0.42mV$$

Précision : $\pm 0.84mV$

ANNEXE 5

Mesure de la régulation de charge statique

Spécification :

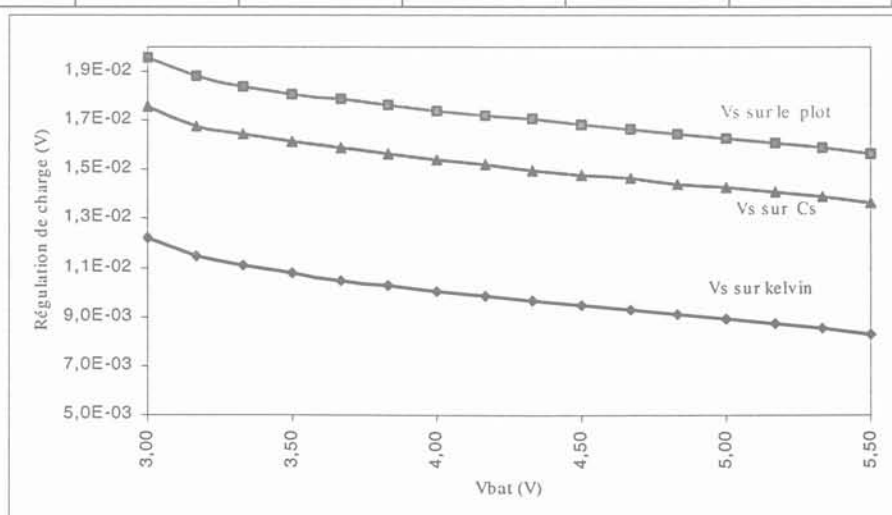
Paramètre	Nom	Condition de test	Min	Typ	Max	unité
Régulation de charge	Ldr	$100\mu\text{A} \leq I_s \leq 100\text{mA}$		18	27	mV

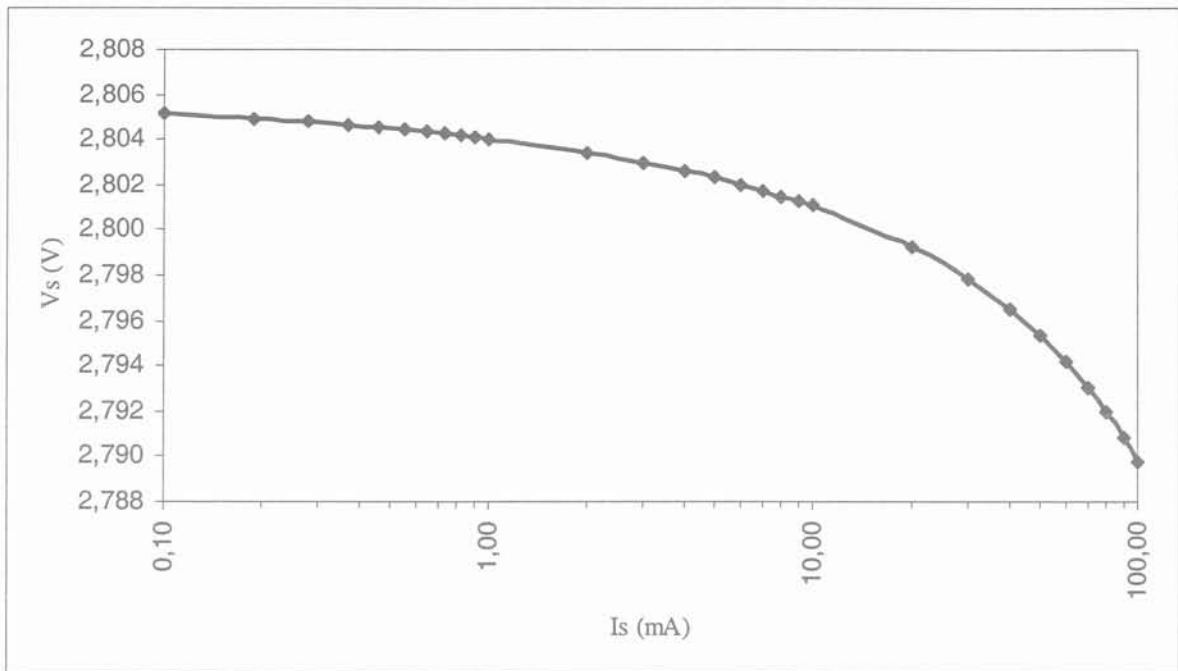
Résultats (mV) :		Vbat V		
		3	4	5.5
pièce	6	19.3	17.1	15.4
	5	17.6	15.4	13.6
	9	18.1	16.0	14.3

Mesures sur la capacité de sortie de la pièce 5 :

Le tableau et les courbes ci-dessous regroupent une partie des valeurs de V_s pour différents I_s et plusieurs V_{bat} . La valeur de la régulation de charge en est déduite.

		Vbat V					
		3	3.5	4	4.5	5	5.5
Is mA	0.1	2.8055	2.8054	2.8051	2.8049	2.8047	2.8045
	1	2.8043	2.8042	2.8040	2.8039	2.8038	2.8036
	10	2.8008	2.8011	2.8011	2.8010	2.8010	2.8010
	20	2.7988	2.7991	2.7993	2.7993	2.7994	2.7995
	40	2.7958	2.7963	2.7965	2.7967	2.7968	2.7971
	60	2.7931	2.7938	2.7942	2.7944	2.7946	2.7949
	80	2.7906	2.7915	2.7919	2.7923	2.7926	2.7929
	100	2.7879	2.7892	2.7898	2.7901	2.7905	2.7909
Ldr mV		17.6	16.1	15.4	14.8	14.2	13.6





Calcul de la précision sur les mesures :

La méthode et les données sont celles du calcul de la précision pour les mesures de la régulation de ligne.

Calcul de la précision sur le ΔI_s appliqué au régulateur :

Dans ce cas les calibres ne sont pas les mêmes pour chacune des deux mesures, nous ne pouvons pas nous affranchir des offsets de l'appareil de mesures.

Valeur initiale $100\mu A$: $(0.034\% \times 100\mu A + 200nA \times 4) = 835nA$

Valeur finale $100mA$: $(0.27\% \times 100mA + 900\mu A \times 8) = 7.5mA$

Précision : $\pm 7.5mA$

Calcul de la précision sur la mesure de la régulation de charge :

Prenons le pire cas, valeur de régulation la plus grande : $L_{dr} = 17.6mV$

Tension de sortie initiale : $(0.015\% \times 2.8055V) = 0.42mV$

Tension de sortie finale : $(0.015\% \times 2.7879V) = 0.42mV$

Précision : $\pm 0.84mV$

ANNEXE 6

Mesure de la régulation de ligne en transitoire

Spécifications :

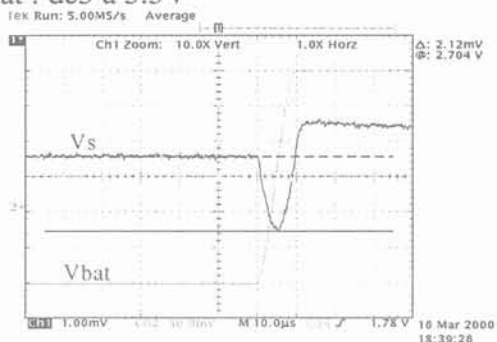
Paramètre	Nom	Condition de test	Min	Typ	Max	Unité
Régulation de ligne transitoire	Litr	$\Delta V_{bat}=300mV$ $t_{descente}=t_{montée}=10\mu s$		1	4	mV

Résultats (mV) :

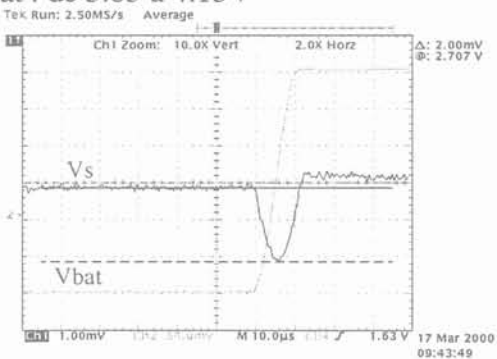
		Vbat V					
		3 ↔ 3.3		3.85 ↔ 4.15		5.2 ↔ 5.5	
		↘	↗	↘	↗	↘	↗
pièce	6	2.25	1.85	2.30	2.40	2.04	2.32
	5	2.02	2.12	2.54	2.00	2.00	1.92
	9	2.60	1.58	2.65	2.80	2.45	2.75

Courbes obtenues pour $I_s=100mA$ sur la pièce 5

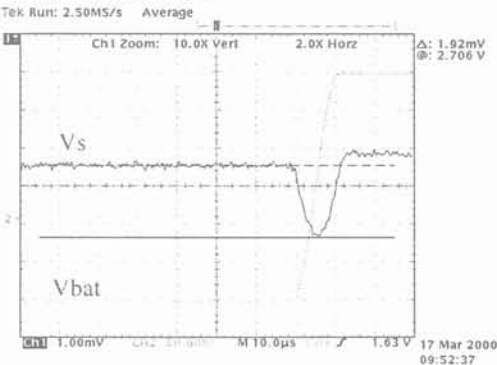
Vbat : de 3 à 3.3V



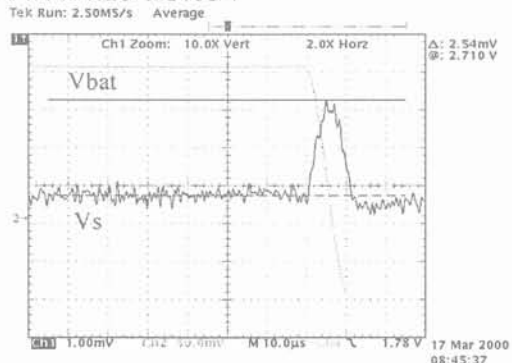
Vbat : de 3.85 à 4.15V



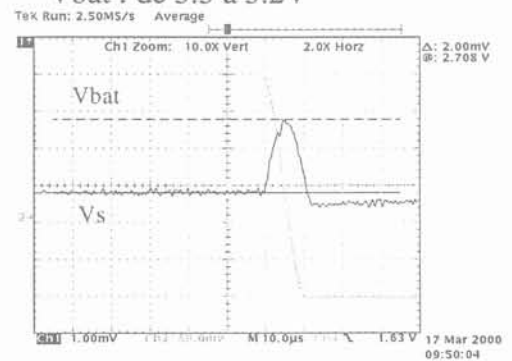
Vbat : de 5.2 à 5.5V



Vbat : de 4.15 à 3.85V



Vbat : de 5.5 à 5.2V



ANNEXE 7

Mesure de la régulation de charge en transitoire

Spécification :

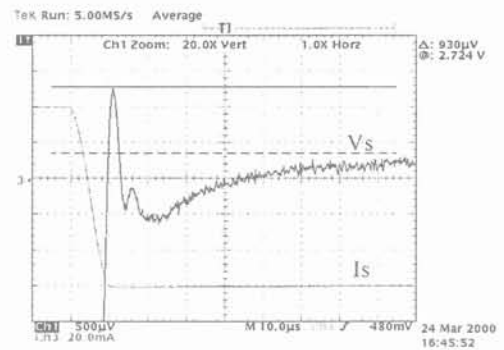
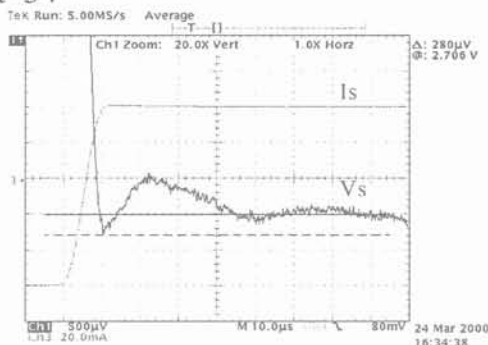
Paramètre	Nom	Condition de test	Min	Typ	Max	Unité
Régulation de charge transitoire	Ldtr	$100\mu\text{A} \leq \Delta I_s \leq 100\text{mA}$ $t_{\text{descente}} = t_{\text{montée}} = 10\mu\text{s}$		2	6	mV

Résultats (μV) :

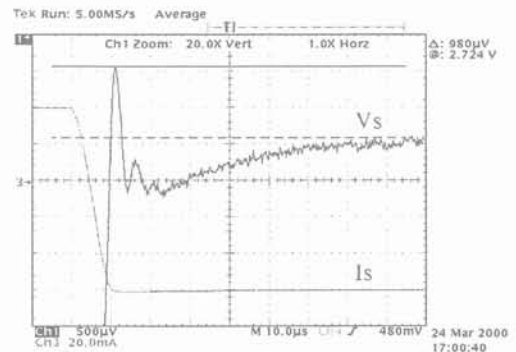
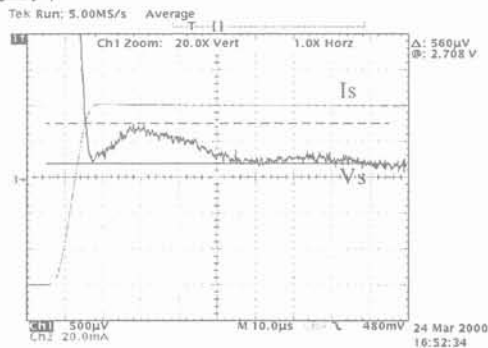
		Vbat					
		3V		4V		5.5V	
		↗	↘	↗	↘	↗	↘
pièce	6	610	1130	560	1290	640	1620
	5	280	930	< 100	980	< 100	1180
	9	570	1010	650	990	640	1320

Courbes obtenues sur la pièce 5 :

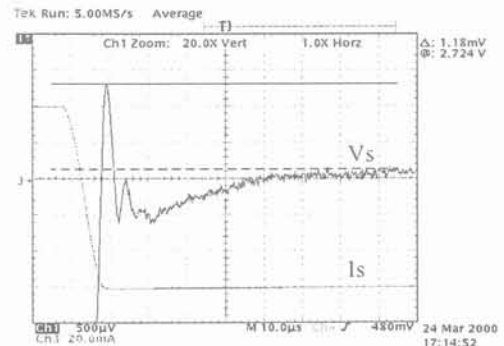
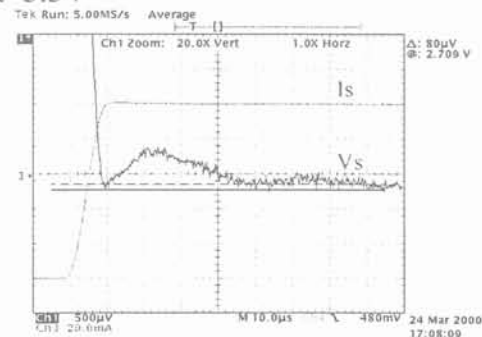
Vbat=3V



Vbat=4V



Vbat=5.5V



ANNEXE 8

Mesure de la réjection d'alimentation

Spécification :

Paramètre	Nom	Condition de test	Min	Typ	Max	Unité
Réjection d'alimentation	PSRR	Drop-out $\geq 200\text{mV}$				
		DC	40	55		dB
		10kHz	40	55		
100kHz	30	44				

Résultats obtenus avec l'analyseur Advantest (dB) :

Vbat dc		3.25V			4V			5.25V		
Freq Hz		dc	10k	100k	dc	10k	100k	dc	10k	100k
pièce	6	51	48	29	55	50	30	58	51	30
	5	47	47	30	54	49	30	57	51	30
	9	49	47	28	54	48	29	58	49	29

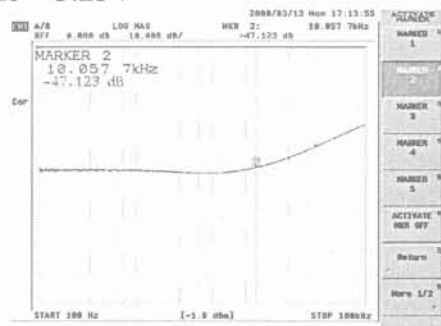
Résultats obtenus avec l'analyseur Rohde&Schwarz (dB) :

Vbat dc		3.25V			4V		
Freq Hz		dc	10k	100k	dc	10k	100k
pièce	6	50	46	29	56	48	29
	5	50	46	29	56	48	29

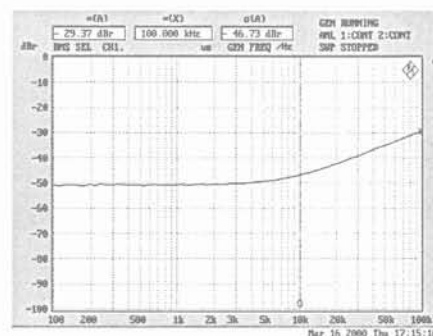
Courbes obtenues pour $I_s=100\text{mA}$ sur la pièce 5 :

Analyseur Advantest

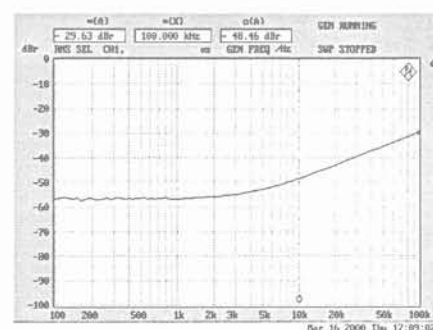
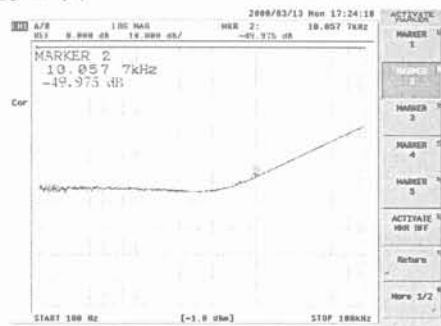
Vbat dc = 3.25V



Analyseur Rohde&Schwarz



Vbat dc = 4V



ANNEXE 9

Mesure du courant lors des courts-circuits

Spécification :

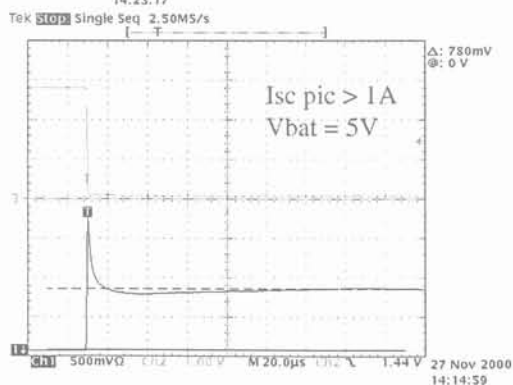
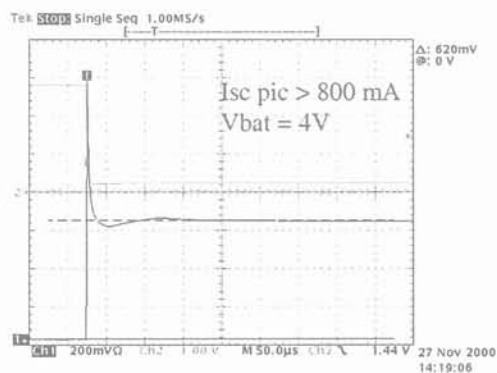
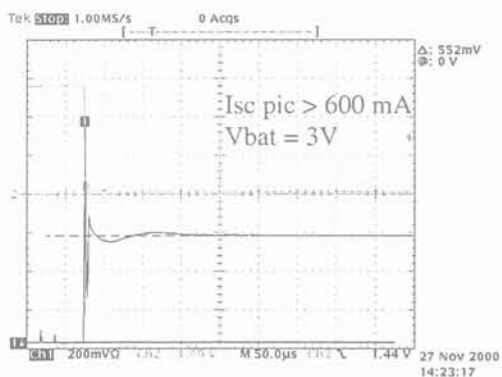
Paramètre	Nom	Condition de test	Min	Typ	Max	Unité
Courant de court-circuit	Isc		160	374	660	mA

Mesures statiques (mA) :

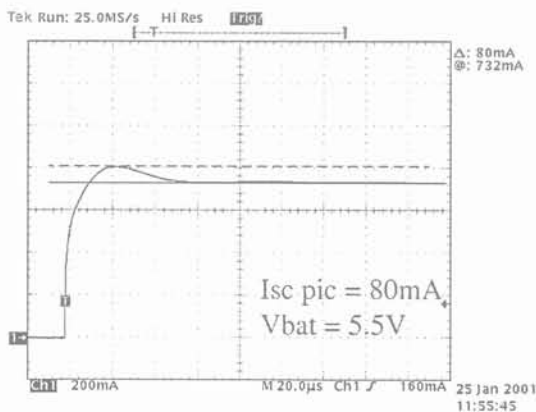
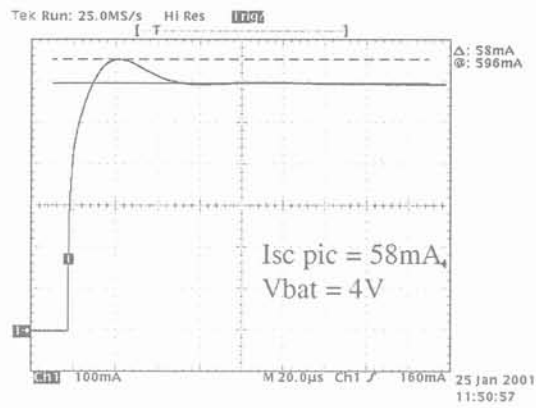
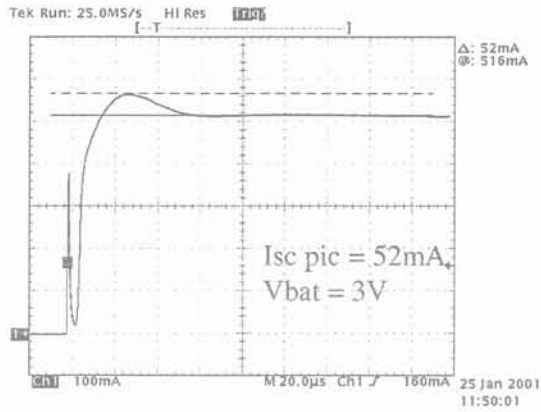
	Vbat=3V	Vbat=4V	Vbat=5.5V
Pièce 1	564.27	672.41	566.31
2	566.19	676.17	563.49
3	581.31	691.85	555.67
4	569.78	674.51	562.70
5	550.70	656.63	570.21
6	569.60	677.79	590.65
7	558.10	665.12	576.54
8	578.40	683.38	566.86
9	581.06	685.33	572.23
10	568.63	676.33	574.17
Moyenne	568.80	675.95	569.88
Max	581.31	691.85	590.65
min	550.70	656.63	555.667

Mesures dynamiques :

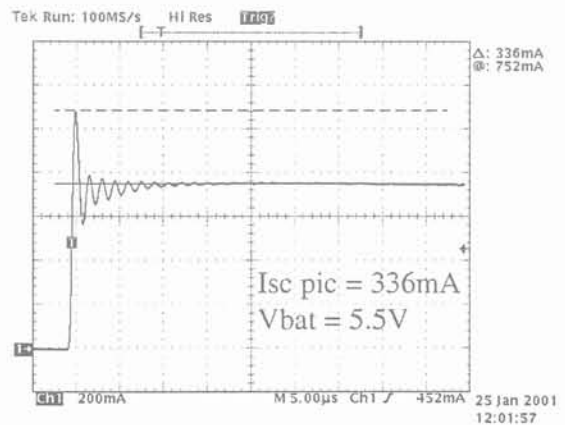
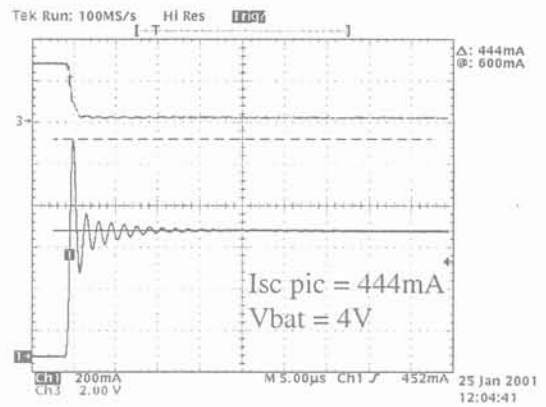
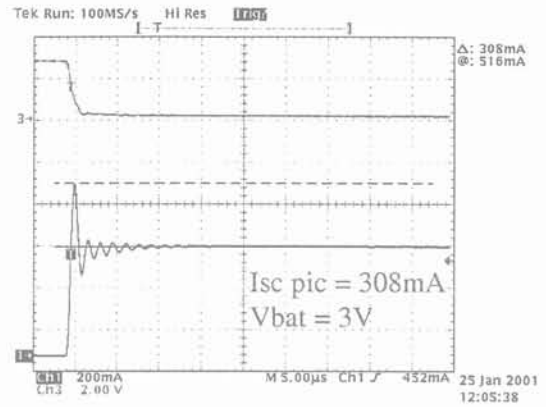
Courbes obtenues sur la capacité de sortie Cs de la pièce 10 :



Courbes obtenues sur l'entrée Vbat avec la capacité de découplage sur ce nœud :



Courbes obtenues sur l'entrée Vbat sans la capacité de découplage sur ce nœud :



ANNEXE 10

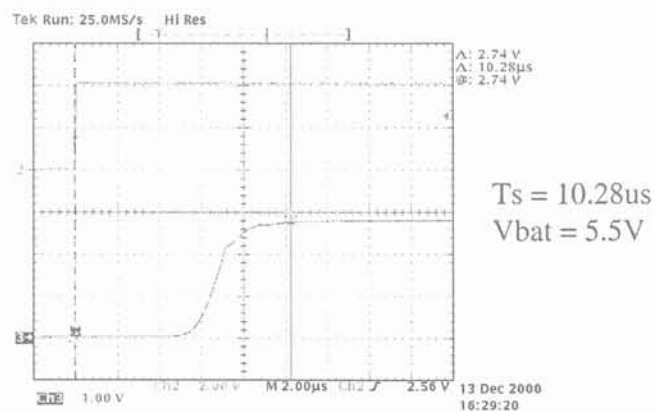
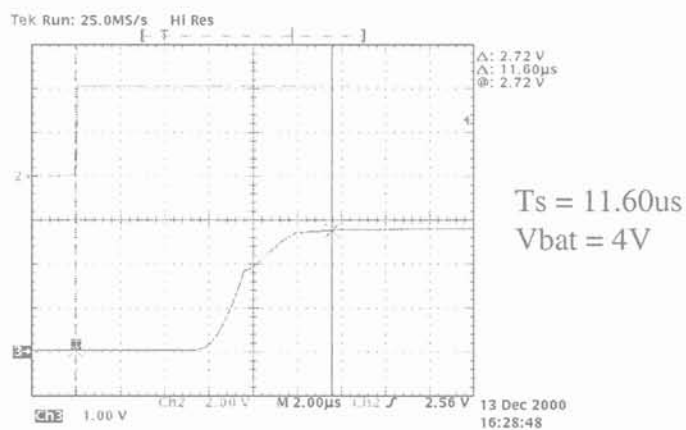
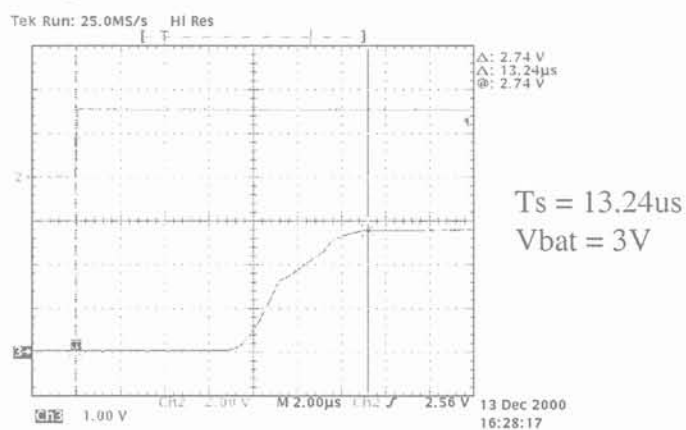
Mesure du temps d'établissement de la tension de sortie

Spécification :

Paramètre	Nom	Condition de test	Min	Typ	Max	Unité
Temps d'établissement de V_s	T_s		10	22	100	μs

Résultats (μs) :	$V_{\text{bat}}=3\text{V}$	$V_{\text{bat}}=4\text{V}$	$V_{\text{bat}}=5.5\text{V}$
T_s	13.2	11.6	10.3

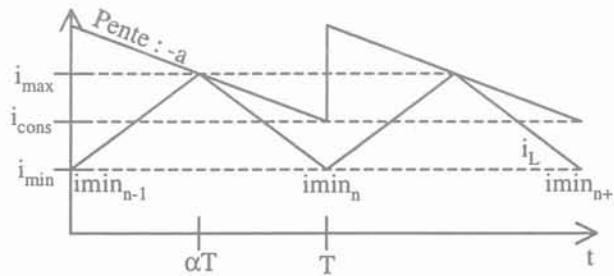
Mesures obtenues sur la pièce 10 :



ANNEXE 11

Calcul de la fonction de transfert avec les éléments parasites

La première étape consiste à calculer la pente de la référence en dents de scie. Pour cela, nous suivons les conventions de la figure F 6.



F 6 : Comparaison de i_L et de la dent de scie

D'après celle-ci, nous avons :

$$\text{eq. 3-1 } i_{\max} = i_{\text{cons}} + a \cdot (1 - \alpha) \cdot T, \text{ mais aussi}$$

$$\text{eq. -1-2 } i_{\max} = i_{\min} + \frac{V_{\text{bat}}}{L} \cdot \alpha T, \text{ d'où la relation suivante}$$

$$\text{eq. -1-3 } \alpha = \frac{i_{\text{cons}} + a \cdot T - i_{\min}}{T \cdot \left(\frac{V_{\text{bat}}}{L} + a \right)}$$

Pour étudier la stabilité de la commande, nous pouvons écrire l'équation récurrente eq. -1-4 entre la valeur minimale du courant dans l'inductance i_n à l'instant nT et i_{n+1} à l'instant $(n+1)T$.

$$\text{Comme } (i_{\min})_{n+1} = i_{\max} - \frac{V_S}{L} \cdot (1 - \alpha) \cdot T, \text{ nous avons avec l'équation eq. -1-2 :}$$

$$\text{eq. -1-4 } (i_{\min})_{n+1} = (i_{\min})_n + \frac{V_{\text{bat}}}{L} \cdot \alpha T - \frac{V_S}{L} \cdot (1 - \alpha) \cdot T$$

En remplaçant α par l'expression eq. -1-3 et en ne gardant que le coefficient du paramètre $(i_{\min})_n$, nous trouvons :

$$\text{eq. -1-5 } (i_{\min})_{n+1} = (i_{\min})_n \cdot \left(\frac{V_S - a \cdot L}{V_{\text{bat}} + a \cdot L} \right) + \dots$$

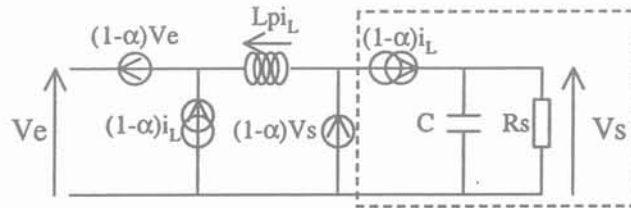
La commande est stable si la pente de l'équation récurrente vérifie la relation suivante [Ferrieux99 – Chapitre VI 2.1.2] :

$|pente| < 1$, soit une valeur de pente maximale de :

$$\text{eq. -1-6} \quad a = \frac{V_s - V_{bat}}{2 \cdot L}$$

Dans la suite du calcul, nous garderons la notation $R = 2 \cdot R_{dson} + R_L$.

La figure F 7 représente un des deux schémas équivalents moyens du cœur du SMPS que nous étudions. A partir de ce schéma, nous pouvons écrire, pour le filtre de sortie, l'équation eq. -1-7.



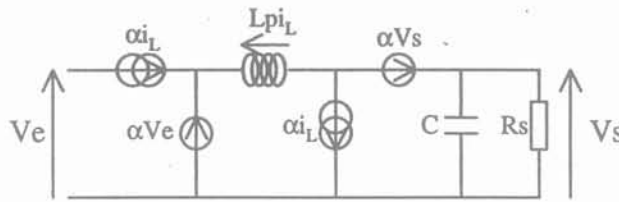
F 7 : Premier schéma équivalent moyen

$$\text{eq. -1-7} \quad V_s = \left[(1 - \alpha) i_L \right] \cdot \frac{R_s \cdot (R_{sr} \cdot C \cdot p + 1)}{C \cdot p \cdot (R_{sr} + R_s) + 1}$$

En la différentiant, nous arrivons à :

$$\text{eq. -1-8} \quad dV_s = \frac{R_s \cdot (R_{sr} \cdot C \cdot p + 1)}{C \cdot p \cdot (R_{sr} + R_s) + 1} \cdot \left[(1 - \alpha) \cdot dI_{Lmoy} - I_L \cdot d\alpha \right]$$

A partir du deuxième schéma équivalent moyen, figure F 8, nous pouvons en déduire la relation eq. -1-9.



F 8 : Deuxième schéma équivalent moyen

$$\text{eq. -1-9} \quad \alpha \cdot V_e = R \cdot i_L + L \cdot p \cdot i_L - \alpha \cdot V_s + V_s$$

En différentiant cette dernière équation, nous obtenons :

$$\text{eq. -1-10} \quad d\alpha = \frac{dI_{Lmoy} \cdot (R + L \cdot p) + (1 - \alpha) \cdot dV_s}{V_e + V_s}$$

En remplaçant $d\alpha$ par son expression eq. -1-10 dans l'équation eq. -1-8, nous obtenons :

$$\text{eq. -1-11} \quad dV_s = \frac{R_s \cdot (\text{Resr} \cdot C \cdot p + 1)}{C \cdot p \cdot (\text{Resr} + R_s) + 1} \left[\left[1 - \alpha - \text{IL} \cdot \frac{(R + L \cdot p)}{(V_e + V_s)} \right] \cdot d\text{IL}_{\text{moy}} - \text{IL} \cdot (1 - \alpha) \cdot \frac{dV_s}{(V_e + V_s)} \right]$$

D'autre part, en prenant en compte les résistances parasites R_{dson} , R_L et R_{esr} , nous pouvons écrire que, pendant le temps αT , la tension d'entrée V_{bat} est régie par l'équation suivante :

$$V_e = (2 \cdot R_{\text{dson}} + R_L) \cdot i_L + L \cdot \frac{di_L}{dt}$$

$$\text{d'où : } i_L(t) = A \cdot e^{\frac{-R}{L} \cdot t} + \frac{V_e}{R} \quad \text{avec } A = \text{IL}_{\text{min}} - \frac{V_e}{R}$$

$$\text{Pour } t = \alpha T, \text{ nous avons donc : } i_L(\alpha \cdot T) = \text{IL}_{\text{max}} = \left(\text{IL}_{\text{min}} - \frac{V_e}{R} \right) \cdot e^{\frac{-R}{L} \cdot \alpha \cdot T} + \frac{V_e}{R}$$

D'où :

$$\Delta i_L = \text{IL}_{\text{max}} - \text{IL}_{\text{min}} = \left[\left(\text{IL}_{\text{min}} - \frac{V_e}{R} \right) \cdot e^{\frac{-R}{L} \cdot \alpha \cdot T} + \frac{V_e}{R} \right] - \text{IL}_{\text{min}} = \left(\exp\left(\frac{-R}{L} \cdot \alpha \cdot T\right) - 1 \right) \cdot \text{IL}_{\text{min}} + \frac{V_e}{R} \left(1 - \exp\left(\frac{-R}{L} \cdot \alpha \cdot T\right) \right)$$

$$\text{Comme } \text{IL}_{\text{moy}} = \frac{i_{\text{min}} + i_{\text{max}}}{2} = \frac{i_{\text{max}} - \Delta i_L + i_{\text{max}}}{2} = i_{\text{max}} - \frac{\Delta i_L}{2}$$

Avec l'équation eq. 3-1, nous obtenons :

$$\text{IL}_{\text{moy}} = i_{\text{cons}} + a \cdot (1 - \alpha) \cdot T - \frac{\Delta i_L}{2}$$

$$\text{et } \text{IL}_{\text{moy}} = i_{\text{cons}} + a \cdot (1 - \alpha) \cdot T - \frac{\text{IL}_{\text{min}}}{2} \left(e^{\frac{-R}{L} \cdot \alpha \cdot T} - 1 \right) - \frac{V_e}{2 \cdot R} \left(1 - e^{\frac{-R}{L} \cdot \alpha \cdot T} \right)$$

Et en différentiant, nous avons alors :

$$d\text{IL}_{\text{moy}} = di_{\text{cons}} + \left(-a \cdot T + \frac{1}{2} \cdot \text{IL}_{\text{min}} R \cdot \frac{T}{L} \cdot \exp\left(\frac{-R}{L} \cdot \alpha \cdot T\right) - \frac{1}{2} \cdot V_e \cdot \frac{T}{L} \cdot \exp\left(\frac{-R}{L} \cdot \alpha \cdot T\right) \right) \cdot d\alpha$$

Soit $d\text{IL}_{\text{moy}} = di_{\text{cons}} + K \cdot d\alpha$

$$\text{en notant } K = -a \cdot T + \frac{1}{2} \cdot \text{IL}_{\text{min}} R \cdot \frac{T}{L} \cdot \exp\left(\frac{-R}{L} \cdot \alpha \cdot T\right) - \frac{1}{2} \cdot V_e \cdot \frac{T}{L} \cdot \exp\left(\frac{-R}{L} \cdot \alpha \cdot T\right)$$

En remplaçant alors $d\alpha$ par son expression eq. -1-10, nous obtenons finalement :

$$\text{eq. -1-12} \quad d\text{IL}_{\text{moy}} = \frac{di_{\text{cons}} + K \cdot (1 - \alpha) \cdot \frac{dV_s}{(V_e + V_s)}}{1 - K \cdot \frac{(R + L \cdot p)}{(V_e + V_s)}}$$

En remplaçant $d\text{IL}_{\text{moy}}$ par son expression eq. -1-12 dans l'équation eq. -1-11, nous nous retrouvons avec :

$$dVs = \frac{Rs \cdot (Resr \cdot C \cdot p + 1)}{C \cdot p \cdot (Resr + Rs) + 1} \cdot \left[\left[1 - \alpha - IL \cdot \frac{(R + L \cdot p)}{(Ve + Vs)} \right] \cdot \frac{dicons + K \cdot (1 - \alpha) \cdot \frac{dVs}{(Ve + Vs)}}{1 - K \cdot \frac{(R + L \cdot p)}{(Ve + Vs)}} - IL \cdot (1 - \alpha) \cdot \frac{dVs}{(Ve + Vs)} \right]$$

En remplaçant IL par sa valeur $\frac{Vs}{Rs \cdot (1 - \alpha)}$, nous pouvons finalement écrire la

fonction de transfert dVs/dicons sous la forme suivante :

$$FT = G0 \frac{(1 + A \cdot p) \cdot (1 - B \cdot p)}{1 + C \cdot p + D \cdot p^2}$$

$$\text{avec } G0 = \frac{(1 - \alpha 2) \cdot (Ve + Vs) \cdot Rs - \frac{Vs \cdot R}{(1 - \alpha 2)}}{(Ve + Vs) - K \cdot [R + Rs \cdot (1 - \alpha 2)^2] + Vs}$$

$$A = Resr \cdot C$$

$$B = \frac{Vs \cdot L}{Rs \cdot (Ve + Vs) \cdot (\alpha 2 - 1)^2 - Vs \cdot R}$$

$$C = \frac{[(Ve + Vs) \cdot (Resr + Rs) \cdot C - K \cdot L - K \cdot R \cdot (Resr + Rs) \cdot C - Rs \cdot (1 - \alpha 2)^2 \cdot K \cdot Resr \cdot C + Vs \cdot Resr \cdot C]}{[(Ve + Vs) - K \cdot [R + Rs \cdot (1 - \alpha 2)^2] + Vs]}$$

$$D = \frac{[K \cdot L \cdot C \cdot (Resr + Rs)]}{[(Ve + Vs) - K \cdot [R + Rs \cdot (1 - \alpha 2)^2] + Vs]}$$

BIBLIOGRAPHIE

[aern]

<http://www.aern.com/zincair.html>

[Ahuja83] B.K Ahuja

An improved Frequency Compensation Technique For CMOS Operational Amplifiers
IEEE Journal of Solid State Circuits, vol. sc-18, no. 6, Dec. 1983

[avxcorp]

<http://www.avxcorp.com>

[Bang99] Bang S. Lee

Understanding the terms and definitions of ldo voltage regulators
Rapport interne TI Application Report SLVA079 : Oct 1999

[Batteries01]

Batteries' 2001

CNIT Paris le Défense ; Avril 2001

[Bloch01] Didier Bloch – CEA

Miniature Fuel Cells for Portable Equipment
Batteries' 2001

CNIT Paris la Défense ; Avril 2001

[Buchmann97] Isidor Buchmann,

Batteries in a Portable World – a Handbook on Rechargeable Batteries for Non Engineers
Rapport interne Cadex Electronics Inc. ; 1997

[byd]

<http://www.byd.com.cn/product.htm>

[Carfort76] De Carfort F., Foulard C., Calvet J.

Asservissements Linéaires Continus – (3^{ème} édition)
Bordas : Paris : 1976

[Eschauzier95] R.G.H. Eschauzier, J.H. Huijsing

Frequency Compensation Techniques For Low-Power Operational Amplifiers
Kluwer Academic Publishers, 1995

[Ferrieux99] J.P. Ferrieux, F. Forest
Alimentations à découpage Convertisseurs à Résonnance – (3^{ème} édition)
Dunod : Paris : 1999

[Goubier00] P. Goubier
Evaluation d'une structure à pompage de charge pour la téléphonie portable
Rapport de stage de DEA Génie Electrique :Grenoble : 2000

[Gray77] Gray P.R, Meyer R.G.
Analysis and Design of Analog Integrated Circuits – (Second Edition)
John Wiley & Sons, 1977

[Gray82] P.R. Gray
MOS Operational Amplifier Design – a tutorial Overview
IEEE Journal of Solid State Circuits, vol.sc-17, no. 6, Dec. 1982

[gsmelcotec]
http://www.gs-melcotec.com/eu_af/features.asp

[Hamon01] C. Hamon, A. Pons, C. Bernard
Régulateur de tension à stabilité améliorée
Demande de brevet

[Hogervorst92] R. Hogervorst et al
CMOS Low-Voltage Operational Amplifier with Constant Gm Rail-to-Rail Input Stage
proc.1992 IEEE International Symposium on Circuits and Systems, San Diego, May 1992

[Hogervorst96] R. Hogervorst, J.H. Huijsing
Design Of Low-Voltage Low-Power Operational Amplifier Cells
Kluwer Academic Publishers, 1996

[kemet]
<http://www.kemet.com/kemet/web/homepage/kechome.nfs/>

[murata]
<http://www.murata.com>

[Murray01]
http://www.eet.com/story/industry/systems_and_software_news/OEG20010427S0037 – Fuel Cells hold promise as power source for portables – Charles J. Murray – EE Times – 04/27/01

[nec]
<http://www.ic.nec.co.jp/index8e.html>

[panasonic]
http://www.panasonic.com/industrial_oem/battery/battery_oem/batteries_oem_home.htm

[Pelgrom89] MJM Pelgrom, ACJ Duinmaijer and APG Welbers
Matching Properties of MOS Transistors
IEEE Journal of Solid State Circuits, Vol 24, n°5, pp 1433-1440, Oct. 1989

[polystor]

<http://www.polystor.com/products.htm>

[Pons00] A. Pons, C. Bernard, C. Hamon

Régulateur de tension à gain statique en boucle ouverte réduit

Demande de brevet : référence 00/16978

[Pons01a] A. Pons, C. Bernard, C. Hamon

Régulateur de tension à rendement amélioré

Demande de brevet : référence 01/00597

[Pons01b] A. Pons, C. Hamon, C. Bernard

Régulateur de tension protégé contre les courts-circuits

Demande de brevet : référence 01/00745

[rohmelectronics]

<http://www.rohmelectronics.com/index.htm>

[saftbatteries]

http://www.saftbatteries.com/portable_battery/index.htm

[Schellmanns99] Schellmanns A.

Circuits équivalents pour transformateurs multi-enroulements : Application à la CEM conduite d'un convertisseur – 226 pages

Th. : Génie Electrique : Grenoble : 1999

[tdk]

<http://www.component.tdk.com/components/componants.html>

[Tinker01] Dr. L. Tinker – AER Energy Resources, Inc

Advances in Zin-Air Batteries for Portable Products

Batteries' 2001

CNIT Paris la Défense ; Avril 2001

[trimolgroup]

<http://www.trimolgroup.com>

[vishay]

<http://www.vishay.com>

