



HAL
open science

Contribution à la modélisation électrothermique: Elaboration d'un modèle électrique thermosensible du transistor MOSFET de puissance

Hussein Dia

► To cite this version:

Hussein Dia. Contribution à la modélisation électrothermique: Elaboration d'un modèle électrique thermosensible du transistor MOSFET de puissance. Micro et nanotechnologies/Microélectronique. INSA de Toulouse, 2011. Français. NNT: . tel-00624193

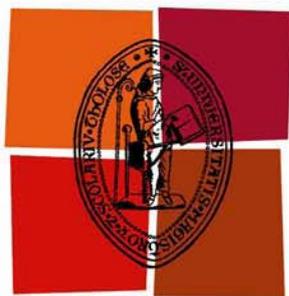
HAL Id: tel-00624193

<https://theses.hal.science/tel-00624193>

Submitted on 16 Sep 2011

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



Université
de Toulouse

THÈSE

**En vue de l'obtention du
DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE**

Délivré par :

Institut National des Sciences Appliquées de Toulouse (INSA Toulouse)

Discipline ou spécialité :

Electronique de Puissance Embarqué

Présentée et soutenue par :

Hussein DIA

le : mardi 12 juillet 2011

Titre :

Contribution à la modélisation électrothermique:
Elaboration d'un modèle électrique thermosensible
du transistor MOS de puissance

JURY

A. CAZARRE
E. WOIRGARD
P. DUPUY

Ecole doctorale :

Génie Electrique, Electronique et Télécommunications (GEET)

Unité de recherche :

LAAS CNRS

Directeur(s) de Thèse :

J-M DORKEL

P.TOUNSI

Rapporteurs :

C. SCHAEFFER

Z. KHATIR

Remerciements

Le travail présenté dans ce mémoire a été effectué au sein du groupe ISGE « Intégration des Systèmes et Gestion d'Energie » au LAAS « Laboratoire d'Analyse et d'Architecture des Systèmes » du CNRS.

Jean-Louis SANCHEZ, Je te remercie malgré la distance physique, ton sourire court dans les couloirs du LAAS.

Je remercie Madame Marise BAFLEUR, directrice de recherche au LAAS-CNRS, responsable de groupe ISGE, pour m'avoir accueilli dans son groupe.

Je remercie Monsieur Alain CAZARRE Professeur de l'université Paul Sabatier pour l'honneur qu'il m'a fait en présidant le jury de cette thèse.

Je tiens à remercier Messieurs : Christian SCHAEFFER Professeur du Laboratoire d'Electrotechnique de Grenoble (LEG) et Zoubir KHATIR Chargé de recherche à l'Institut National de Recherche sur les Transports et leur Sécurité (INRETS), qui ont accepté, en qualité de rapporteurs, d'examiner ce travail.

Je tiens à remercier les membres de jury: Monsieur Eric WOIRGARD Professeur de l'école nationale supérieure d'électronique, informatique et radiocommunication de Bordeaux et Monsieur Philippe DUPUY de FreeScale de Toulouse pour l'intérêt qu'ils ont porté à mon travail.

J'exprime mes profonds remerciements à Patrick TOUNSI (Le Guru du groupe) et Jean Marie DORKEL, qui ont bien voulu accepter d'assurer la direction scientifique de mon travail et les meilleures conditions pour le bon déroulement de cette thèse. Mes quatre ans de thèse étaient riches en compréhension, un voyage vers l'ascendant.

Mes sincères remerciements vont également à mes collègues du bureau : Emmanuel (le sport tue) Gaëtan (mon exemple de rigueur) et Hakim (je n'aime pas la salle blanche).

Mes amis qui ont partagé avec moi leurs connaissances et leurs émotions...

Je remercie également ma famille, Ali, Mona, Suzi, Mohammad grâce à vous je suis un être humain. Imen ma femme, grâce à toi j'aime.

Table des matières

Introduction générale.....	7
I. Chapitre 1: La fonction interrupteur en électronique de puissance et le principe de la modélisation thermosensible	13
I.1. Les interrupteurs de puissance : aspects fonctionnels [1].....	15
I.2. Le MOSFET de puissance « basse tension ».....	17
I.2.1. Fonctionnement du transistor MOSFET de puissance.....	17
I.2.2. Le MOSFET latéral « LDMOSFET »	19
I.2.3. Le MOSFET de puissance vertical « <i>VDMOS</i> ».....	21
I.2.4. Le MOSFET de puissance à tranchées « <i>UMOS</i> ».....	22
I.2.5. Comportement statique	24
I.2.6. Comportement dynamique.....	26
I.3. La diode de puissance	28
I.3.1. Fonctionnement statique	29
I.3.2. Fonctionnement dynamique.....	33
I.4. Influence de la température.....	35
I.4.1. La mobilité des porteurs.....	35
I.4.2. La concentration intrinsèque.....	37
I.4.3. La concentration intrinsèque effective.....	39
I.4.4. La résistance à l'état passante « R_{DSOn} ».....	40
I.4.5. Tension de claquage.....	40
I.4.6. Tension de seuil et transconductance.....	41
I.5. Modélisation électrothermique	42
I.5.1. L'approche purement électrique	43
I.5.2. L'approche purement thermique.....	44
I.5.3. L'approche électrothermique (couplage de deux logiciels).....	45
II. Chapitre 2 : Modélisation électrique thermosensible du composant MOSFET de puissance en régimes normale et extrême.....	51

II.1. Modèle électrique thermosensible du MOSFET basse tension	53
II.1.1. Zone du canal.....	55
II.1.2. Zone d'accès	56
II.1.3. Zone de drift	57
II.1.4. Les capacités du MOSFET	59
II.2. Diode structurelle	65
II.2.1. Etat passant	65
II.2.2. Etat bloqué.....	66
II.2.3. Commutation (régime de commutation, IRRM, progressivité du courant).....	66
II.3. Méthodes d'extraction des principaux paramètres	70
II.3.1. Tension de seuil et transconductance	70
II.3.2. Détermination de R_{DSOn}	71
II.3.3. Méthodes d'extraction des paramètres dynamiques.....	71
II.3.4. Méthodes d'extraction des paramètres de la diode.....	73
II.4. Modélisation des mécanismes limitatifs.....	75
II.4.1. Fonctionnement en avalanche	77
II.4.2. Retournement du transistor bipolaire parasite (Snapback).....	81
II.5. Conclusion	92
III. Chapitre 3 : Techniques et méthodes de validation expérimentale.....	93
III.1. Techniques d'extraction des paramètres	95
III.1.1. Contrôle de l'environnement thermique	95
III.1.2. Moyens de caractérisation électrique	105
III.2. Techniques de validation expérimentale.....	106
III.2.1. Cas de la diode structurelle	106
III.2.2. Cas du MOSFET en commutation	109
III.2.3. Cas du MOSFET en avalanche	113
III.2.4. Analyse à la caméra IR.....	117

III.3. Paramétrage du modèle et validation pour un fonctionnement normal.....	122
III.3.1. Diode structurelle	122
III.3.2. MOSFET	129
III.4. Paramétrage du modèle et validation pour un fonctionnement extrême.....	134
III.5. Exploitation du modèle dans une simulation électrothermique 3D	137
III.6. Conclusion.....	141
Conclusion générale	143
Références bibliographiques	147
Annexe	153
Publications	189
Résumé	191
Abstract	192

Introduction générale

Les exigences de fiabilité pour les applications automobiles et aéronautiques ont augmenté. Les méthodes expérimentales classiques, la vérification expérimentale et la validation classique de ces exigences sont souvent difficiles à utiliser compte tenu du temps « *time to market* » de plus en plus contraint. De plus, les composants semi-conducteurs au silicium doivent fonctionner actuellement aux limites de leurs performances. Pour gérer ces nouveaux challenges, des tests accélérés, des méthodologies de simulation et des procédés de vérification de robustesse doivent être développés. Sous certaines conditions, la prédiction de la durée de vie sera possible et une meilleure qualité des systèmes électroniques sera atteinte.

La plupart des innovations pour le marché de l'automobile, en particulier des innovations clés pour l'amélioration de la sécurité routière et de la réduction des émissions de CO₂ requièrent une haute performance de la part de l'électronique automobile (ABS, ESP, etc.), il en est de même de l'électronique destinée aux voitures hybrides ou électriques.

C'est aussi le cas pour l'aéronautique où les dispositifs électriques sont utilisés pour réduire le poids et la consommation du carburant. Les nouveaux matériaux et technologies (pour la réalisation de composants semi-conducteurs) permettent d'augmenter les capacités multitâches et multifonctionnelles des puces électroniques, mais présentent également de nouveaux défis en raison des besoins de puissance plus élevée (fort courant), et des températures plus élevées (175°C au lieu de 150°C).

En outre, la conception des circuits électroniques pour l'automobile doit tendre vers le « zéro défaut » pour la durée de vie des produits estimée à environ dix ans. Pour atteindre cet objectif, de nouvelles méthodes de test et de nouvelles méthodologies basées sur la simulation sont développées pour garantir une meilleure fiabilité.

Dans ce cadre de travail et d'innovation le projet européen « ELIAS », *End of Life Investigation for Automotive and Aeronautic Systems*, s'est déroulé de 2007 à fin 2010. Ce projet était composé de plusieurs axes de développement, l'un d'entre eux, et non des moindres, est le développement d'un outil de simulation électrothermique 3D. Cela consiste en un outil qui vise à estimer la fiabilité d'un composant électronique avant de passer à sa fabrication. C'est ainsi que le LAAS s'est engagé en collaboration directe avec Epsilon ingénierie pour lui permettre d'adapter l'outil Epsilon-R3D à la simulation électrothermique 3D.

Dans ce mémoire, nous nous proposons de présenter les principes de base de la modélisation électrothermique des composants électroniques de puissance spécifiquement orientée vers la

fiabilité. Ceci implique que soient pris en compte lors de la modélisation les phénomènes susceptibles de conduire à une dégradation irréversible des composants, en particulier aux températures élevées qui ne sont pas celles du fonctionnement habituel.

Le premier chapitre nous faisons un état de l'art général. Nous passons en revue les composants électroniques de puissance, leur fonctionnement électrique et sa dépendance en fonction de la température. Nous nous intéressons ensuite aux principales méthodes de simulation et de modélisation électrothermique. Nous y présentons les différentes méthodes développées pour la simulation électrique, la simulation thermique ainsi que les techniques de couplages utilisées en vue d'aboutir à une simulation électrothermique effective.

Le second chapitre détaille la méthodologie de la modélisation électrique thermosensible qui doit être à la base de la modélisation électrothermique des composants de puissance. Les applications visées étant dans le domaine de l'électronique automobile fonctionnant en basse tension, nous nous sommes surtout intéressés aux transistors MOS de puissance et aux diodes qui constituent les briques indispensables de tout circuit électronique pour l'automobile. Dans un premier temps nous détaillons les modèles de composants utilisés pour un fonctionnement normal en tant qu'interrupteur de puissance, ainsi que la variation des principaux paramètres en fonction de la température. Nous insistons sur l'identification et l'extraction des paramètres. Conscients du fait que les modèles classiques des composants ne prennent pas en compte les phénomènes extrêmes, nous procédons à une analyse supplémentaire des mécanismes limitatifs du fonctionnement des MOSFETs en fonction de la température. Ainsi les phénomènes d'avalanche et de retournement bipolaire sont pris en compte et nous les décrivons à l'aide d'un modèle simplifié paramétré en température.

Le troisième chapitre présente l'ensemble des méthodes de caractérisations statiques, dynamiques électriques et thermiques qui ont été développées en vue de la validation des modèles. Dans un premier temps, nous passons en revue les techniques expérimentales qui ont été développées ou qui ont servi à l'investigation thermique (banc « auto-échauffement », mesure IR, étuve haute température, etc...). Nous présentons en suivant les bancs de test des diodes et transistors MOS en régime de fonctionnement normal et extrême. Puis nous passons en revue les techniques d'extraction des paramètres électriques et leur dépendance en fonction de la température en vue de paramétrer correctement le modèle développé au chapitre précédent. Une étude comparative entre simulation et mesure est faite en vue de valider le modèle élec-

trique thermosensible proposé. Finalement le modèle développé est utilisé dans une simulation électrothermique complète 3D en couplant le logiciel thermique Epsilon-R3D avec le logiciel électrique (OpenModelica). Deux applications distinctes (une commande de moteur et une commutation en régime extrême) ont fait l'objet de cette simulation électrothermique 3D, les résultats sont donnés et commentés à la fin du chapitre.

I. Chapitre 1: La fonction interrupteur en électronique de puissance et le principe de la modélisation thermosensible

I.1. Les interrupteurs de puissance : aspects fonctionnels [1]

L'objectif de l'électronique de puissance est de convertir l'énergie électrique entre un générateur et un récepteur qui sont souvent de nature différente. C'est pourquoi, afin d'assurer le flux d'énergie entre les deux, l'utilisation des convertisseurs d'énergie électrique qui adaptent les caractéristiques et les différentes formes de l'énergie électrique (continue ou alternative) est nécessaire. La figure I.1 rappelle les grandes familles de convertisseurs qui peuvent être soit directs, soit indirects en faisant appel à l'association de plusieurs convertisseurs directs.

Deux types de sources sont présents dans cette figure, à savoir les sources de tension ou de courant continues (E_1 et E_2) et les sources alternatives caractérisées par leur amplitude et leur fréquence (V_1, f_1 et V_2, f_2). Ces convertisseurs sont réalisés avec des interrupteurs à base de composants à semi-conducteurs et de composants passifs tels des inductances ou des capacités. Les premiers permettent de contrôler le transfert de l'énergie électrique tandis que les seconds servent à filtrer les formes d'ondes de cette énergie. Les interrupteurs se comportent comme des résistances non linéaires qui, à l'état passant, doivent être les plus faibles possibles et à l'état bloqué, les plus grandes possibles. Le fait de ne pas utiliser de pièces tournantes pour la matérialisation de ces convertisseurs nous conduit à les nommer « convertisseurs statiques ».

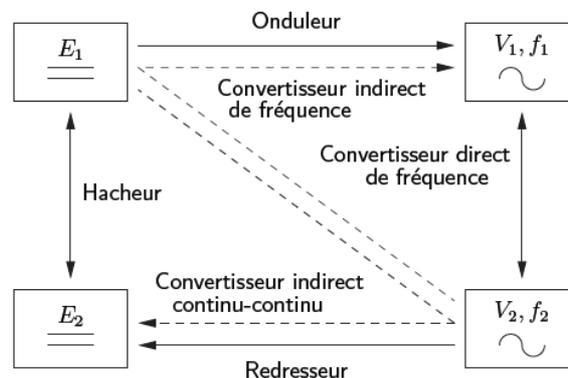


Fig I.1 Grandes familles de convertisseurs.

Ces convertisseurs permettent d'amener l'énergie du générateur vers le récepteur ou réciproquement suivant la réversibilité du système. Par exemple, dans le domaine de la traction ferroviaire, lorsque qu'un train accélère, l'énergie est apportée du réseau électrique au travers des caténaires à la machine électrique qui transforme cette énergie électrique en énergie mécanique. En phase de freinage, le train possède une énergie cinétique à évacuer afin de freiner le train. Pour cela, un transfert d'énergie de la machine électrique vers le réseau ou vers une

résistance ballast est effectué à travers le même convertisseur statique. Ces contraintes impliquent que les convertisseurs doivent assurer une réversibilité soit en courant soit en tension. Ceci se traduit par une bidirectionnalité en tension et/ou en courant des interrupteurs qui les composent.

Dans le plan (I,V) , un interrupteur bidirectionnel en courant et en tension va occuper les quatre quadrants comme indiqué sur la figure I.2. Si l'interrupteur est considéré comme idéal, sa caractéristique statique se confondra avec les axes du plan (I,V) . Cependant, dans les systèmes d'électronique de puissance, ce type d'interrupteur (hormis le triac) ne peut être obtenu que par association d'interrupteurs à deux ou trois segments.

De plus, les convertisseurs statiques classiques n'ont besoin souvent que d'interrupteurs à deux ou trois segments pour assurer leur fonction.

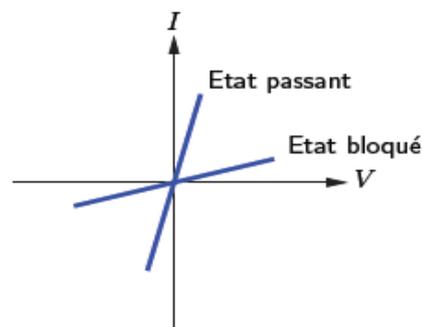


Fig I.2 Caractéristique statique d'un interrupteur 4 quadrants type triac.

Il existe donc plusieurs types d'interrupteurs :

- les interrupteurs unidirectionnels en tension et en courant. Les transistors bipolaires, MOSFET (Metal Oxide Semiconductor Field Effect Transistor) ou IGBT (Insulated Gate Bipolar Transistor) ont cette caractéristique avec une tension et un courant de même signe (Fig I.3(b)). Lorsque les signes sont différents, il s'agit d'un comportement de type diode (Fig I.3(a)).

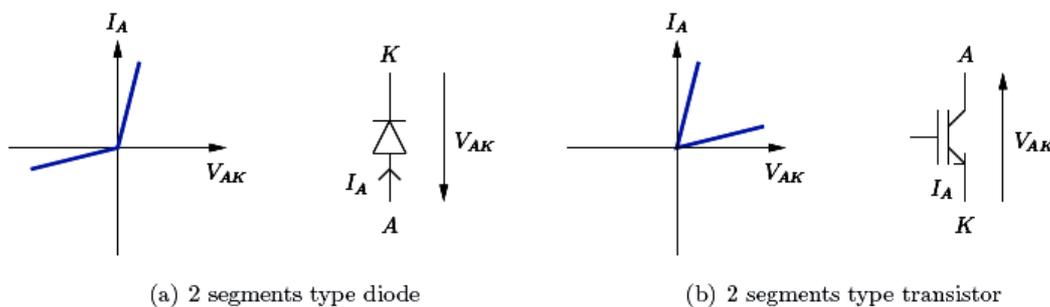


Fig I.3 Caractéristiques statiques des interrupteurs unidirectionnels.

- Les interrupteurs bidirectionnels en tension ou en courant : ces interrupteurs à trois segments sont soit une structure de type thyristor (Fig I.4(a)), soit l'association de plusieurs interrupteurs transistor ou diode comme l'exemple du thyristor dual (Fig I.4(b)).
- Les interrupteurs bidirectionnels en courant et en tension : seul le triac est capable d'assumer cette fonction directement (Fig I.2), il existe néanmoins des associations d'interrupteurs à deux ou trois segments pour synthétiser cette fonction.

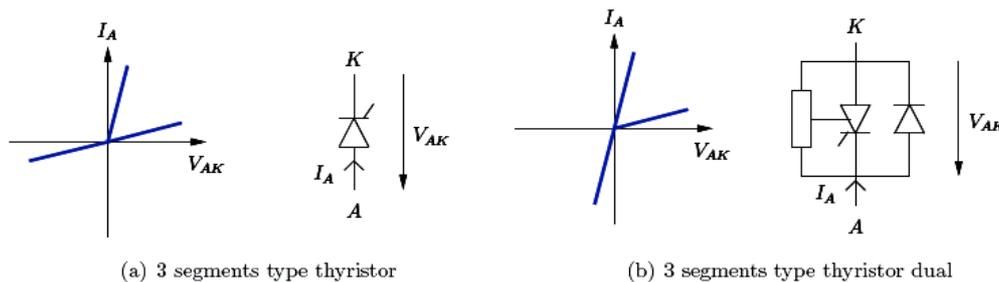


Fig I.4 Caractéristiques statiques des interrupteurs.

I.2. Le MOSFET de puissance « basse tension »

Le transistor MOSFET est le composant de choix pour les applications « basse tension » : Parmi tous les composants de puissance disponibles actuellement, seul l'IGBT est aussi simple à commander, mais la chute de tension à l'état passant de ce dernier (de l'ordre de 2V) le rend inutilisable lorsque l'on travaille avec des tensions inférieures à la centaine de volts. Dans ce paragraphe, nous décrivons le fonctionnement d'un transistor MOSFET classique, puis les spécificités de ceux destinés aux applications basses tension.

I.2.1. Fonctionnement du transistor MOSFET de puissance

Un composant de puissance à la base est un interrupteur qui fonctionne en deux états distincts, l'état passant et l'état bloqué. Cet interrupteur est destiné à faire circuler un courant d'une certaine intensité durant son état passant et à supporter une tension spécifiée lorsqu'il est à l'état bloqué.

Pour un transistor à canal N, l'état dit « passant » ou « de conduction » se caractérise par la formation d'un canal d'inversion sous l'effet d'une tension positive appliquée entre la grille et la source et, par conséquent, par la circulation d'un courant de drain dont la valeur est fonc-

tion des éléments physiques, géométriques et technologiques de la structure, et des tensions appliquées.

L'état dit « bloqué », est obtenu pour une tension grille-source inférieure à la tension dite de seuil. Le composant présente alors entre drain et source une impédance très importante vis-à-vis de celle du circuit de charge et la quasi-totalité de la tension drain-source appliquée est alors supportée par la zone faiblement dopée du drain (appelée zone de « drift ») du transistor.

I.2.1.1. Fonctionnement à l'état passant

Les transistors MOSFET de puissance sont utilisés, à l'état passant, en régime non pincé. Dans ce régime, le canal N formé en surface sous l'oxyde de grille de la région P - pour un transistor NMOS - assure la continuité de la nature des porteurs entre source et drain. Lorsqu'un transistor fonctionne à l'état passant, il se comporte comme une résistance, notée R_{DSOn} , qui impose une chute de tension aux bornes du composant. Cette chute de tension V_{DS} à tout simplement pour expression :

$$V_{DS} = R_{DSOn} \cdot I_D \quad (I.1)$$

Où I_D est la valeur efficace du courant principal.

La résistance R_{DSOn} est l'un des paramètres les plus importants pour un composant de puissance. Plus la valeur de cette résistance est faible plus les pertes de conduction sont réduites. Ces dernières sont données par :

$$P_D = V_{DS} \cdot I_D = R_{DSOn} \cdot I_D^2 \quad (I.2)$$

La réduction de la valeur de R_{DSOn} est l'un des soucis constants des fabricants.

I.2.1.2. Fonctionnement à l'état bloqué

Pour qu'un transistor MOSFET puisse fonctionner sans dégradation, il est indispensable de définir quelles sont les tensions maximales que l'on peut appliquer entre la grille et la source, d'une part, et entre le drain et la source, d'autre part. Le cas le plus contraignant est celui du régime bloqué pour lequel la tension drain-source est maximale. La tenue en tension V_{DBR} – ou tension du claquage – d'un transistor MOSFET est par définition la tension maximale qui peut être appliquée entre drain et source à l'état bloqué. Lorsqu'un transistor MOSFET de

puissance fonctionne à l'état bloqué, c'est la zone de transition de la jonction du côté du drain qui supporte la tension. Par des dopages et des profondeurs convenablement choisis, le perçage des la région P est évité, et c'est principalement dans la région N que s'étend la zone de charge d'espace. La limitation en tension provient de l'effet d'avalanche à la jonction de la zone du drain.

I.2.2. Le MOSFET latéral « LDMOSFET »

Il s'agit là de la structure classiquement utilisée pour les MOSFET signal. Les trois électrodes grille, drain et source sont connectées en face supérieure (voir Fig I.5), le substrat (désigné plus loin par la lettre B , pour *Bulk*) constituant une quatrième connexion.

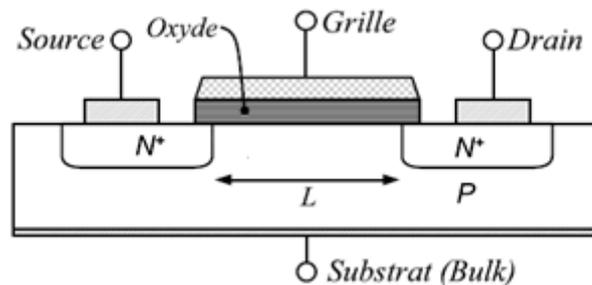


Fig I.5 Principe du transistor MOSFET latéral

La résistance du canal N dans le substrat P entre source et drain est donnée par [2]:

$$R_{ch} = \frac{L}{W\mu_{ns}Q_n} \quad (I.3)$$

Où μ_{ns} est la mobilité de surface des électrons, L la longueur du canal et W sa largeur (perpendiculaire au plan de la Fig I.5). Q_n est la charge disponible pour participer au courant de conduction.

Pour qu'un courant circule dans le canal N , il faut appliquer une tension V_{DS} positive et une tension V_{GS} supérieure à la tension de seuil V_{th} sur la grille. La répartition de la charge dans le canal va être modifiée par le champ électrique ainsi exercé.

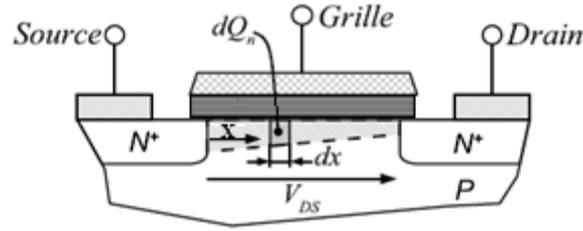


Fig I.6 Répartition de la charge Q_n dans le canal sous l'effet d'une polarisation drain-source

Un élément dx du canal (voir Fig I.6) est soumis à une différence de potentiel avec la grille égale à $V_{GS} - V_c(x)$, $V_c(x)$ étant le potentiel dans le canal avec $V_c(0) = 0$ (on a donc $V_c(L) = V_{DS}$). La charge élémentaire dQ_n peut alors s'écrire :

$$dQ_n = C_{ox}^s W [V_{GS} - V_{th} - V_c(x)] \quad (I.4)$$

La résistance offerte par cet élément dx est alors :

$$dR = \frac{dx}{\mu_{ns} \frac{dQ_n}{dx}} \quad (I.5)$$

Et la chute de tension dV_c devient :

$$dV_c = dR I_D = \frac{dx}{\mu_{ns} C_{ox}^s W [V_{GS} - V_{th} - V_c(x)]} \quad (I.6)$$

Soit, en intégrant x de 0 à L (c'est à dire $V_c(x)$ de 0 à V_{DS}), on obtient la valeur du courant de drain :

$$\int_0^L I_D \cdot dx = \int_0^{V_{DS}} \mu_{ns} C_{ox}^s W [V_{GS} - V_{th} - V_c] dV_c \quad (I.7)$$

Donc

$$I_D = \frac{\mu_{ns} C_{ox}^s W}{L} \left[(V_{GS} - V_{th}) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (I.8)$$

L'expression (I.8) est valable que pour le régime ohmique, par contre, quand $V_{GS} - V_{th} < V_{DS}$. Au delà, on observe un pincement du canal du côté drain (voir Fig I.7), et le courant

n'augmente plus avec V_{DS} : le MOSFET fonctionne alors en régime de saturation. I_D sature à sa valeur maximale, pour laquelle $V_{GS} - V_{th} = V_{DS}$. (I.8) s'écrit alors :

$$I_D = \frac{\mu_{ns} C_{ox}^s W}{2L} (V_{GS} - V_{th})^2 \quad (I.9)$$

Le comportement du MOSFET évolue donc avec la tension drain-source, pour les faibles valeurs de V_{DS} , le terme quadratique de l'équation (I.9) est négligeable, et on a une relation de la forme $I_D = R(V_{GS}).V_{DS}$ (comportement purement ohmique, modulé par V_{GS}). Lorsque V_{DS} augmente, ce terme quadratique devient de plus en plus important, jusqu'à arriver à la saturation.

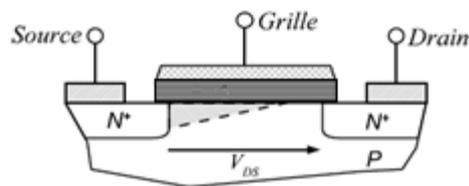


Fig I.7 Pincement du canal pour une tension V_{DS} supérieure à $V_{GS} - V_{Th}$

I.2.3. Le MOSFET de puissance vertical « *VDMOS* »

Les transistors MOSFET de puissance classiques sont obtenus par double diffusion sur un substrat épitaxié N^- , d'où le nom de *VDMOS* (Vertical Double Diffused MOSFET). Leur structure est très proche de celle des MOSFET latéraux présenté en I.2.2, en gardant un canal horizontal, mais en ajoutant une couche N^- dans l'épaisseur du substrat, destinée à tenir la plus grande partie de la tension drain-source lorsque le transistor est bloqué. Les contacts de drain et de source sont alors disposés de part et d'autre du substrat. La figure I.8 présente une cellule élémentaire d'un transistor MOSFET, étant entendu qu'un de ces transistors en comporte de quelques milliers à plusieurs millions. La métallisation de source, qui recouvre la face supérieure du transistor, vient relier les puits N^+ de chaque cellule, mais également contacter les poches P^+ pour les polariser par rapport à la grille et donc rendre le transistor commandable. Lorsque le MOSFET est bloqué, et en raison de la forte dissymétrie de dopage entre les zones P (canal) et N^- (couche épitaxiée), la zone de charge d'espace s'étendra en quasi totalité du côté N^- . Si l'on fait abstraction des problèmes liés à la périphérie du compo-

sant, le dopage et l'épaisseur de la couche épitaxiée conditionneront donc la tenue en tension du transistor, comme toujours dans les dispositifs de l'électronique de puissance [3].

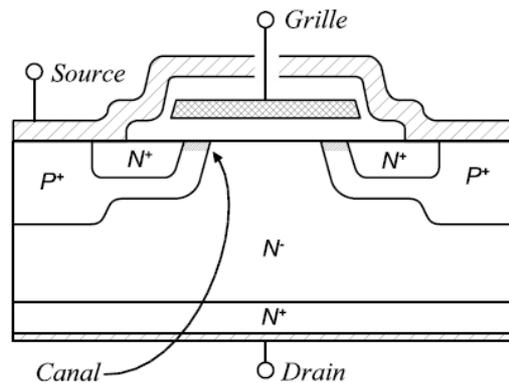


Fig I.8 Coupe d'une cellule de transistor VDMOS

Cependant, le MOSFET étant un dispositif unipolaire, aucun mécanisme de forte injection ne viendra moduler la résistivité de la couche N^- à l'état passant, elle est simplement conditionnée par le dopage et par l'épaisseur de la couche N^- . L'augmentation de la tenue en tension à l'état bloqué (en réduisant le dopage ou en augmentant l'épaisseur de la couche N^-) entraîne donc l'augmentation de la résistance à l'état passant. Ce compromis $R_{DS(on)} / V_{DBR}$ constitue le principal inconvénient du transistor MOSFET, et le condamne aux applications *basse tension* (inférieure à quelques centaines de volts). Au dessus, l'IGBT présente en général de plus faibles pertes en conduction.

I.2.4. Le MOSFET de puissance à tranchées « UMOS »

La figure I.9 montre une coupe schématique du transistor MOSFET de puissance à tranchées. Cette structure est appelée aussi le UMOS à cause de la forme en U de la grille enterrée sous la métallisation de source. Cette structure proposée par [4] permet d'augmenter le périmètre du canal et de réduire la partie de la zone N^- drift sous la diffusion P source qui ne contribue pas au passage du courant à l'état passant, permettant d'éliminer la zone JFET et d'augmenter la densité d'intégration des cellules élémentaires MOSFET. Ainsi, la résistance des transistors MOSFET à tranchées basse tension est très réduite, comparée aux transistors VDMOS de structure conventionnelle de même tension de claquage.

Le transistor MOSFET à tranchées a une configuration verticale et le courant passe dans le volume le long du canal d'inversion qui est dans ce cas vertical. Comme dans le cas du transistor VDMOS, le transistor MOSFET à tranchées possède une zone faiblement dopée N^- pour

soutenir la tension à l'état bloqué et il est constitué par la mise en parallèle de plusieurs cellules MOSFET assurant le passage d'un fort courant à l'état passant.

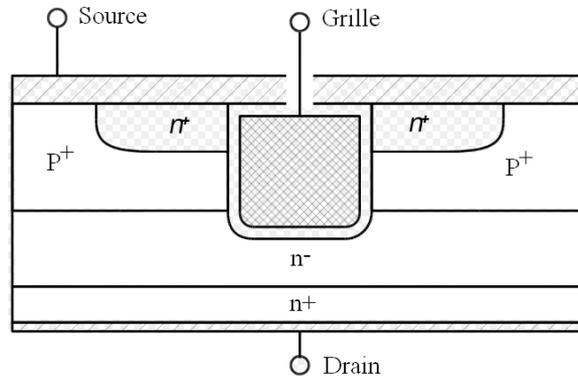


Fig I.9 Coupe schématique d'une cellule du transistor MOSFET à tranchées.

Au niveau des performances dynamiques, on peut remarquer qu'il n'y a pas d'amélioration au niveau de la capacité Miller grille-drain à cause de la partie de grille, au-dessus du drain, enterrée sous la diffusion P source.

Pour les deux types de transistors verticaux cités ici, il n'y a pas de limitation de courant et nous pouvons mettre, a priori, autant de cellules MOSFET élémentaires en parallèle pour assurer le passage du courant désiré à l'état passant. Concernant la tension de claquage, il n'existe aucune limitation fondamentale mais l'effet résistif de la zone de drift, large et faiblement dopée dans le cas des MOSFET haute tension, peut engendrer des pertes par conduction qui peuvent causer la destruction du transistor de puissance.

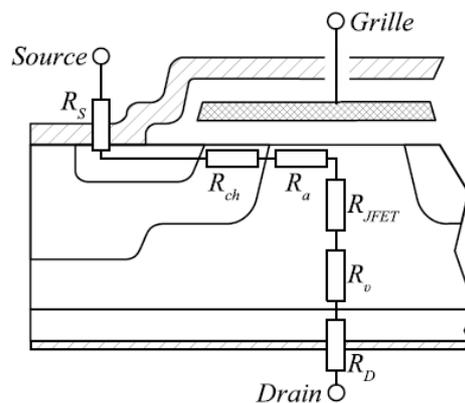


Fig I.10 Localisation des différentes composantes résistives dans un MOSFET vertical

I.2.5. Comportement statique

Tout comme pour le MOSFET latéral, le fonctionnement du MOSFET vertical en conduction peut être séparé en deux régimes : linéaire et saturé. Dans le premier, le courant est imposé par le circuit extérieur, le MOSFET se comportant comme une résistance modulée par la tension V_{GS} . Dans le second, le courant est limité par le transistor, et ne dépend plus que de V_{GS} (en première approximation).

Le canal, étudié sommairement en I.2.2 n'est plus le seul à intervenir durant la conduction dans un MOSFET vertical. On peut écrire (figure I.9) :

$$R_{DSon} = R_S + R_{Ch} + R_a + R_{JFET} + R_d + R_D \quad (I.10)$$

Où:

R_S représente la résistance de source, incluant la connectique (*bondings*, métallisation, etc.);

R_{Ch} est la résistance du canal modulée par V_{GS} ;

R_a est la résistance de la couche d'accumulation, située sous l'électrode de grille, dans la zone N^- ;

R_{JFET} représente la résistance créée par le *JFET* parasite qui apparaît entre deux cellules adjacentes;

R_d est la résistance de drift de la couche épitaxiée N^- ;

R_D est la résistance de drain, liée à la connectique et au substrat N^+ .

Certaines de ces résistances peuvent présenter une dépendance à V_{DS} , notamment R_{Ch} (effet de raccourcissement du canal) et R_{JFET} . R_S et R_D ne dépendent normalement que de paramètres intrinsèques du composant, comme le dopage de ses différentes régions et sa géométrie.

R_S est une résistance souvent négligée pour les transistors haute tension (supérieure à 200V environ), elle représente la majeure partie de la résistance de connectique. En effet, la puce de silicium est habituellement brasée au boîtier côté drain, alors que les connections de source se font par fils d'aluminium, ou *bondings*, plus résistifs, soudés sur une métallisation de quelques microns d'épaisseur.

R_D : Sa valeur est classiquement beaucoup plus faible que R_S , car la puce est directement brasée sur une semelle de cuivre dont l'épaisseur atteint le millimètre dans les boîtiers plastiques

courants tels que le D2PAK, le TO220. . Dans le cas des transistors MOSFET basse tension, fort courant, la connectique ($R_S + R_D$) peut être à l'origine de 50% de la résistance totale.

R_a : La conduction dans le canal se fait selon une direction horizontale (parallèle à la surface supérieure du composant). Pour rejoindre le contact de drain, le courant va « descendre » dans l'épaisseur du composant. Ce changement de direction se fait dans la zone d'accumulation de la couche N^- située sous la grille (voir figure I.10). Cette résistance augmentant avec l'espacement intercellulaire, on a ici tout intérêt à resserrer les cellules.

R_{JFET} : Les diffusions P^+ forment dans la couche N^- un transistor à effet de champ à jonction (*JFET*) qui va venir, sous l'effet de la tension V_{DS} -faible mais non négligeable-, moduler la section efficace de passage du courant (figure I.10). Les besoins de tenue en tension imposant un dopage faible pour la couche N^- , la zone de charge d'espace du JFET s'étend rapidement [Arn92] dès que V_{DS} dépassera quelques volts, Au contraire de la résistance R_a , on ici plutôt intérêt à écarter les cellules le plus possible pour que l'effet JFET ne pénalise pas la résistance spécifique du MOSFET.

R_d : La résistance de drift représente la contribution de la couche épitaxiée. La couche épitaxiée peu dopé N^- a pour rôle de tenir la tension au blocage du transistor, ce qui, en fonctionnement unipolaire, se traduit par une résistivité non négligeable. C'est par ce mécanisme que R_{DSOn} des MOSFET augmente avec leur tenue en tension (V_{DBR}). R_d constitue donc une valeur minimale théorique pour le R_{DSOn} . Selon [2], cette valeur (surfactive) limite vaut :

$$R_{DSOn}^s = 5,93 \cdot 10^{-9} V_{DBR}^{2,5} (\Omega \cdot cm^{-2}) \quad (I.11)$$

Cette formule exprime la résistance d'un bloc de silicium à dopage constant (et en considérant que la mobilité μ est elle aussi constante), parcouru de façon homogène par le courant. Le resserrement des lignes de courant au niveau de la zone cellulaire (voir figure I.11) cause de plus l'augmentation de R_d [5].

R_{Ch} : On retrouve dans le MOSFET vertical le canal du transistor MOSFET présenté en I.2.1 Les expressions qui gouvernent son comportement sont donc toujours valables, notamment l'équation (I.6).

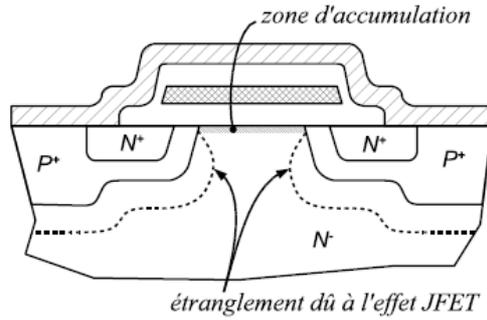


Fig I.11 Mise en évidence de la zone d'accumulation et du rétrécissement de la surface active de conduction créée par le JFET parasite

Si l'on fait l'hypothèse d'une faible tension V_{DS} , valable lorsque l'on est en régime purement ohmique, le terme quadratique de (I.6) peut être négligé, et on trouve alors :

$$I_D = \frac{\mu_{ns} C_{ox}^s W}{L} (V_{GS} - V_{Th}) V_{DS} \quad (I.12)$$

Soit :

$$R_{Ch} = \frac{L}{\mu_{ns} C_{ox}^s W (V_{GS} - V_{Th})} \quad (I.13)$$

Il apparaît donc que pour réduire R_{Ch} , il faut soit réduire la longueur du canal (mais il y a une valeur minimale au dessous de laquelle il y a « percement » drain-source [6]), soit augmenter la tension de commande (on a toujours intérêt à commander sous le plus fort V_{GS} possible, mais on ne peut pas dépasser 20V sans risquer d'endommager l'oxyde de grille [3]), soit enfin augmenter la largeur de canal W . C'est cette dernière solution que les fabricants mettent en œuvre en utilisant des géométries de cellules de plus en plus petites, augmentant la largeur de canal par unité de surface.

I.2.6. Comportement dynamique

Le transistor MOSFET étant un dispositif unipolaire, il ne souffre pas des lenteurs des composants bipolaires (recombinaisons, évacuation des charges...) [3]. Par contre, la structure métal-oxyde-semiconducteur constitue une capacité, dont la charge va constituer le principal facteur de ralentissement du transistor [2].

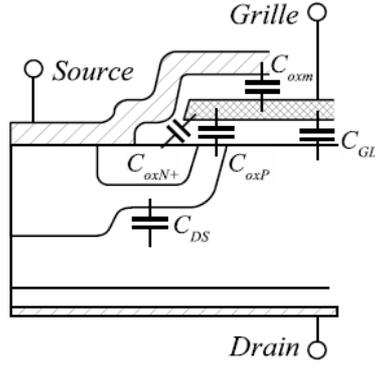


Fig I.12 Localisation schématique des différentes capacités de la structure MOSFET

Si l'on considère la figure I.12, on peut voir que la grille forme des capacités avec les différentes zones du MOSFET : entre grille et métallisation de source (C_{oxm}) ; entre grille et zone N^+ de source (C_{oxN^+}) ; entre grille et zone P du canal (C_{oxP}) et entre grille et drain (C_{GD}) [7]. De la même manière, lorsqu'une zone de charge d'espace se développe suivant la jonction P-N de la diode intrinsèque, une capacité C_{DS} apparaît, cette fois entre le drain et la source du transistor. C_{oxm} , C_{oxP} et C_{oxN^+} peuvent être considérées comme des capacités constantes si l'on suppose que les zones de charge d'espace qui peuvent apparaître dans les régions N^+ et P ont une épaisseur faible. Leur expression est donnée par :

$$C_{oxi} = A_i \frac{\epsilon_{ox}}{e_{ox}} \quad (I.14)$$

Où A_i est la surface en regard effective des deux armatures, ϵ_{ox} la permittivité de l'oxyde et e_{ox} l'épaisseur de la couche d'oxyde (supposée constante tout autour de la grille). La capacité C_{GD} a un comportement un peu plus complexe, lorsque le transistor est bloqué, une zone de charge d'espace se développe dans la région peu dopé N^- sous l'effet d'une polarisation drain-source positive, jusqu'à l'occuper entièrement. En l'absence de cette polarisation, C_{GD} s'exprime par l'équation (I.14). Elle va donc montrer une forte sensibilité à V_{GD} . On peut la modéliser par deux capacités en série, l'une, variable, causée par l'extension de la zone de charge d'espace (C_{GDj}) ; l'autre, constante, formée par la couche d'oxyde (C_{oxD}).

$$C_{GD} = \frac{C_{oxD} \cdot C_{GDj}}{C_{oxD} + C_{GDj}} \quad (I.15)$$

Selon [8], l'épaisseur de la zone de charge d'espace qui forme C_{GDj} est donnée par

$$e_{GDj} = \sqrt{\frac{q\varepsilon_{Si}V_{GD}}{qN}} \quad (\text{I.16})$$

Soit, en remplaçant e_{ox} et ε_{ox} par e_{GDj} et ε_{Si} dans 1.15 :

$$C_{GDj} = A_{GD} \sqrt{\frac{q\varepsilon_{Si}N}{2V_{GD}}} \quad (\text{I.17})$$

Valable pour les tensions V_{GD} positives. En dessous, C_{GD} vaut C_{oxD} . La capacité C_{DS} est également causée par une zone de charge d'espace, qui apparaît lorsque la jonction P^+-N^- est polarisée en inverse.

Dans l'étude qui nous intéresse, nous définirons trois capacités : C_{GS} formée des trois capacités constantes C_{oxm} , C_{oxP} et C_{oxN^+} , C_{GD} et C_{DS} . D'autre part, pour des raisons de facilité de mesure, on décrit parfois ces capacités sous la forme de C_{ISS} (capacité d'entrée, drain et source court-circuités), C_{RSS} (capacité de contre-réaction) et C_{OSS} (capacité de sortie, grille et source court-circuitées) définies, en petits signaux, par :

$$C_{ISS} = C_{GD} + C_{GS} \quad (\text{I.18})$$

$$C_{RSS} = C_{GD} \quad (\text{I.19})$$

$$C_{OSS} = C_{GD} + C_{DS} \quad (\text{I.20})$$

Pour faire commuter un MOSFET, il faut donc charger ou décharger C_{ISS} , de manière à se placer sur le point de fonctionnement désiré de la caractéristique statique.

I.3. La diode de puissance

Pour l'électronique de puissance, la diode est un interrupteur non commandable. En se basant sur le principe de la jonction PN de la diode « signal », celle-ci utilise une jonction PIN (I comme intrinsèque) constitué d'un empilement $P^+/N^-/N^+$, La figure I.13 montre cette structure avec un exemple d'un profil de dopage. La zone intermédiaire N^- assure une bonne tenue en tension.

La diode de puissance se trouve dans le transistor MOSFET de puissance, elle est appelé diode structurelle ou diode « body ».

Dans la suite, nous décrivons brièvement le fonctionnement statique et dynamique d'une diode de puissance.

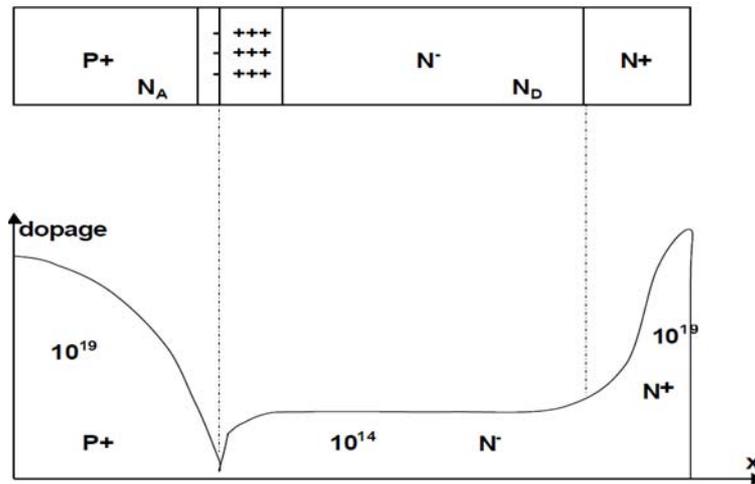
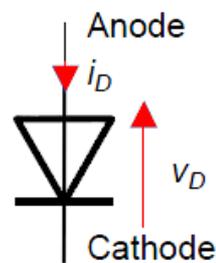


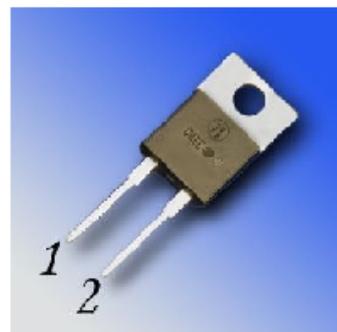
Fig I.13 La structure d'une diode PIN avec un profil de dopage.

I.3.1.Fonctionnement statique

Le fonctionnement statique de la diode de puissance est constitué de deux modes de fonctionnement possibles, le premier est dit direct et le deuxième est dit inverse.



(a)



(b)

Fig I.14 (a) Symbole de la diode de puissance et notations,

(b) une diode de puissance traversant les électrodes 1 et 2 représentent l'anode et la cathode.

I.3.1.1.Fonctionnement direct

Lorsque la diode PIN est polarisée en direct, c'est-à-dire, l'anode est reliée à une tension positive, supérieure à sa tension de seuil et la cathode est à la masse par exemple, un courant positif I_D traverse la diode et une chute de tension V_D proportionnelle à sa résistance dynamique à l'état passante, se forme à ses bornes.

I.3.1.2. Fonctionnement en inverse

Lorsque la cathode est reliée à une tension positive et que l'anode est à la masse par exemple, on dit que la diode est en inverse ou bien à l'état bloqué. Idéalement, la diode devrait bloquer la tension appliquée à ses bornes et il n'y aura pas lieu d'une circulation du courant.

La réalité est un peu plus complexe, le fonctionnement normal à l'état bloqué est limité par la tension de claquage V_{DBR} et par un courant de fuite très faible.

Si la tension appliquée à la cathode est supérieure à sa tension de claquage alors la diode ne supporte plus la tension, une circulation du courant fort en inverse aura lieu, et la diode est détruite.

Ionisation par impact

L'ionisation par impact, encore appelé avalanche, est un des principaux phénomènes qui limite la tenue en tension des composants de puissance.

La tenue en tension dans un composant de puissance, est presque toujours soutenue par une diode en inverse et toute analyse de la tension de claquage par avalanche revient en fait à l'étude de la jonction PN .

La jonction polarisée en inverse présente, de part et d'autre, une zone dépeuplée de porteurs libres mais au sein de laquelle des charges électriques sont présentes, résultant simplement de l'équilibre des charges électriques qui sont constituées des atomes dopants ionisés (ions positifs du côté N et négatifs du côté P).

Ces charges n'étant pas mobiles, elles créent un champ électrique sur toute cette région, appelée aussi charge d'espace ou région de déplétion.

Ce champ est conventionnellement orienté depuis la région N (charges positives) vers la région P (charges positives). Lorsque la tension augmente, la désertion des porteurs libres se fait de plus en plus grande, découvrant une région d'ions fixes de plus en plus vaste donnant lieu à un champ électrique de plus en plus fort.

Ce champ électrique va conférer aux porteurs libres présents dans la zone de déplétion, quelle que soit leur origine, une énergie qui peut être suffisante pour que, lors de leur collision avec le réseau cristallin du semi-conducteur, ils puissent briser des liaisons électrique et donc créer des paires de porteurs électron-trou.

Les deux porteurs libres ainsi générés sont à leur tour mis à vitesse limite par le champ électrique, les électrons en sens inverse du courant conventionnel et les trous en sens direct. Sui-

vant la valeur du champ et la distance sur laquelle il se répartit les porteurs précédents peuvent à leur tour générer, ou pas, d'autres porteurs.

Donc par ce mécanisme de multiplication par avalanche, les porteurs libres sont multipliés, mais tant que le coefficient de multiplication est faible, l'excès de porteurs conduit simplement à une augmentation du courant de fuite inverse de la diode. Lorsque le coefficient de multiplication devient important, très largement supérieur à l'unité, le courant d'avalanche surpasse toute autre composante de courant et impose alors une limitation en tension au dispositif.

Cependant, si le courant maximal est limité, par un circuit extérieur par exemple, le mécanisme d'avalanche n'est pas destructeur par lui-même et l'on peut sans dommage l'augmenter ou le diminuer par le contrôle de la tension de polarisation inverse.

La destruction du dispositif n'intervient que lorsque l'accroissement de température lié au courant d'avalanche est suffisant pour initier un mécanisme pouvant entraîner la défaillance du composant, par exemple, un second claquage qui sera détaillé dans le chapitre trois.

Les lois qui gouvernent les coefficients d'ionisation $\alpha_{n,p}$ pour les électrons (n) et les trous (p) selon Chynoweth [9] sont les suivants :

$$\alpha_{n,p} = \alpha_{n,p}^{\infty} \cdot \exp\left(-\frac{E_{n,p}^{crit}}{E}\right) \quad (I.21)$$

Où $\alpha_{n,p}^{\infty}$ est le facteur constant pré-exponentiel, $E_{n,p}^{crit}$ est un champ électrique, indépendant de la tension impliquée, qualifié de « critique », et E est le champ électrique lui-même.

Cette relation, déterminée de manière expérimentale, démontre que les coefficients d'ionisation par impact dépendent du seul champ électrique, en plus quelques paramètres constants relatifs au matériau semi-conducteur.

Ces coefficients ont été déterminés pour le silicium par Van Overstraeten [10] à température ambiante, et pour un champ électrique estimé de 50 et 450 kV/cm, comme :

Pour les électrons :

$$\alpha_n = 7 \times 10^5 \exp\left(-\frac{1,2 \times 10^6}{E}\right)$$

Pour les trous :

$$\alpha_p = 6,7 \times 10^5 \exp\left(-\frac{1,7 \times 10^6}{E}\right)$$

L'étape suivante consiste à évaluer l'incidence des ces coefficients sur la tenue en tension même d'un composant. Nous allons réaliser cette étude sur les valeurs de Takayanagi [11], mais les résultats obtenus seront facilement étendus aux autres valeurs de coefficients.

Pour simplifier notre analyse, et donner des relations facilement exploitables par le lecteur, nous présentons ici une analyse approchée basée sur une approximation des coefficients d'ionisation.

Nous nous placerons dans le cas d'une jonction PN dont le profil de dopage est supposé asymétrique et abrupt, ce qui permet de résoudre aisément l'intégrale d'ionisation, la suivante est celle des électrons :

$$I_n = \int_0^W \alpha_n \cdot \exp\left(\int_W^x (\alpha_n - \alpha_p) dx\right) dx \quad (I.22)$$

x est la distance sur le chemin d'intégration, qui suit les lignes de champ électrique entre un minimum et un maximum, et W est la longueur totale de ce chemin, qui correspond à l'extension de la zone de charge d'espace. Il faut noter que dans cette équation, l'inconnue est en fait W.

α_n et α_p sont calculés en fonction du champ électrique lui-même déterminé par la résolution de l'équation de Poisson.

Cette relation est calculée à partir de l'expression du courant et est directement liée au facteur de multiplication M :

$$M_{n,p} = \frac{1}{1 - I_{n,p}} \quad (I.23)$$

Il est clair d'après cette relation que le coefficient de multiplication, c'est-à-dire le rapport du courant d'avalanche et du courant initial, atteindra des valeurs extrêmes lorsque l'intégrale d'ionisation approchera de l'unité. Le calcul peut être fait indifféremment pour les électrons ou pour les trous car les deux intégrales doivent atteindre la valeur critique pour la même tension. Notons cependant que la dynamique de ces intégrales en fonction de la tension n'est pas la même et que l'intégrale d'ionisation calculée pour les trous ne varie vraiment que pour des valeurs très proches de la tension de claquage et que le calcul de son intersection avec l'unité en est grandement facilité si l'on utilise des méthodes numériques.

I.3.2.Fonctionnement dynamique

Le fonctionnement dynamique est relatif à la commutation de la diode entre l'état bloqué et l'état passant. Le passage d'un état à l'autre est appelé selon le cas soit commutation à la fermeture soit commutation à l'ouverture.

I.3.2.1.Commutation à la fermeture

Prenant le circuit de commutation d'une diode présenté dans la figure I.15. Nous supposons que à l'instant t_0 , l'on ferme l'interrupteur K_1 et l'on ouvre K_2 , la diode est en direct. Dans ce cas, nous sommes dans le cas d'une commutation à la fermeture.

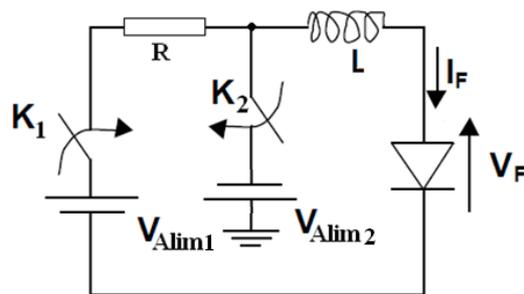


Fig I.15 Circuit de commutation d'une diode.

C'est le circuit extérieure V_{Alim} , R et L qui impose la vitesse d'établissement du courant di/dt . Donc le courant passe d'une valeur 0 à une certaine valeur I avec une pente constante.

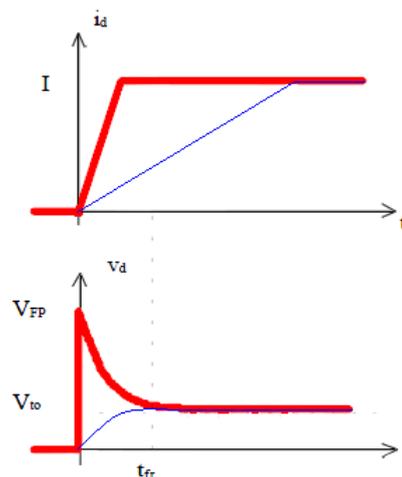


Fig I.16 Allures des courants et des tensions lors de la fermeture de la diode.

L'évolution de la tension aux bornes de la diode dépend de la pente du courant. Dans le cas où la pente est élevée, nous observons un pic de tension, dans le cas contraire, la tension croît lentement. (Voir Fig I.16)

Le temps de recouvrement direct t_{fr} est un nouveau point à prendre en compte, V_{FP} ou V_{FM} soit le pic de tension.

I.3.2.2. Commutation à l'ouverture

On suppose que l'interrupteur K_1 est ouvert et K_2 est fermé à l'instant donné t_1 . (Voir Fig I.15)

Dans ce cas, la tension V_{Alim2} est à la diode par l'intermédiaire de l'inductance L .

A l'instant $t=t_c$ le courant dans la diode décroît avec une pente dI_F/dt imposée par le circuit. Les charges stockées pendant la conduction commencent à se recombiner, mais quand le courant s'annule il reste encore beaucoup de porteurs et la diode reste conductrice pendant le temps t_a .

Le courant s'inverse et atteint la valeur I_{RM} . A cet instant, les charges étant pratiquement évacuées, la diode s'ouvre et le courant s'annule, après un temps t_b , avec une pente dI_R/dt .

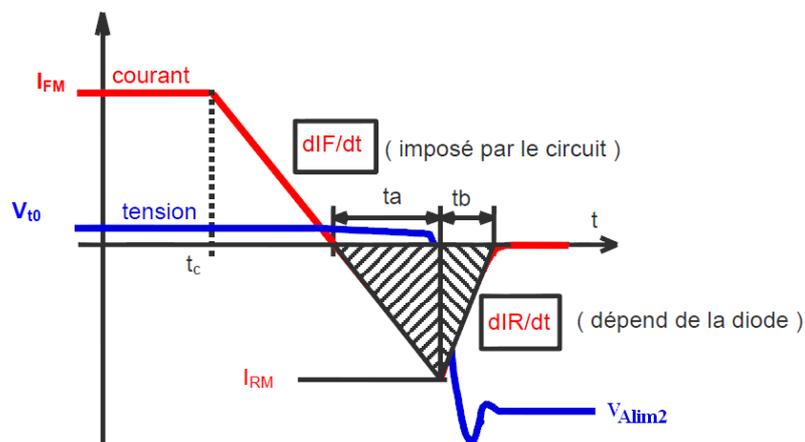


Fig I.17 Allures des courants et tensions à l'ouverture de la diode.

La tension aux bornes de la diode reste voisine de zéro jusqu'au moment où le courant atteint la valeur I_{RM} . Ensuite la tension du circuit V_R est brutalement appliquée avec, généralement, une surtension et, dans certains cas, des oscillations dues à la réponse des inductances et des capacités parasites du circuit au dI_R/dt généré par la diode.

Finalement, le temps de recouvrement inverse $t_{rr} = t_a + t_b$. Ce temps et la surface hachurée sont plus ou moins longs en fonction du type de diode utilisé.

La surface hachurée représente la quantité de charges recouvrée notée Q_{rr} .

I.4. Influence de la température

Le paramètre « T » qui désigne la température, est un paramètre incontournable dans les équations des semi-conducteurs.

Dans le domaine de l'électronique de puissance, la variation de la température a un impact très important et peut affecter considérablement les caractéristiques électriques des composants et les circuits électroniques.

L'influence de la température sur les paramètres électriques est prise en compte au travers des paramètres physiques, tels que les mobilités des porteurs, la concentration intrinsèque, l'unité thermodynamique, etc. Les variations avec la température des paramètres physiques influents sont difficiles à indiquer théoriquement pour des raisons de formulation et caractérisation difficile et complexe.

Afin de tenir compte de l'effet de la température dans les modèles de composants de puissance, nous sommes amenés à considérer les différentes lois directement issues de la physique du solide et la physique des composants électroniques de puissance, qui sont souvent semi-empiriques. Dans un premier temps nous identifions les paramètres thermosensibles les plus pertinents. Les variations de ces paramètres en fonction de la température sont données à partir de formulations proposées dans la littérature [12,13].

I.4.1. La mobilité des porteurs

On trouve dans la littérature différentes formulations de la mobilité des porteurs. Souvent ces formulations ne sont données que dans le cas de faibles concentrations de dopant, dans le cas où le niveau de dopage est pris en compte, la dépendance à la température ne l'est pas. Dans ce qui suit, nous proposons une formulation qui donne l'évolution de la mobilité en fonction du champ électrique. Cette formulation de la mobilité en fonction du champ permettra de modéliser les couches d'inversion ou accumulée dans le cas d'un canal d'un MOSFET en particulier. Dans ces régions la mobilité est réduite due à la présence de champ transversal et longitudinal.

Les caractéristiques électriques des composants de puissance de type *MOSFET*, sont très liées à la mobilité dans la région du canal.

Par ailleurs, la mobilité dans le canal est fortement affectée par le fort champ électrique qui y règne, de plus, la qualité mécanique et chimique de l'interface entre l'isolant et le semi-conducteur affecte la mobilité moyenne des porteurs. Le phénomène prédominant étant les collisions entre porteurs, ce qui nous amène à définir une mobilité effective spécifique au canal [14,15]

$$\mu = \frac{\mu_0}{\sqrt{1 + E_T/E_C}} \quad (I.24)$$

où μ_0 correspond à la mobilité des porteurs sans champ électrique transversale intense ($>0,5$ V/ μm). E_C est le champ critique [16]:

D'autre part, pour de forts champs électriques longitudinaux E_{lon} , il faut considérer la vitesse limites des porteurs [17].

$$\mu = \frac{\mu_0}{\left[1 + \left(\frac{\mu_0 \cdot E_{lon}}{v_{sat}} \right)^\beta \right]^{\frac{1}{\beta}}} \quad (I.25)$$

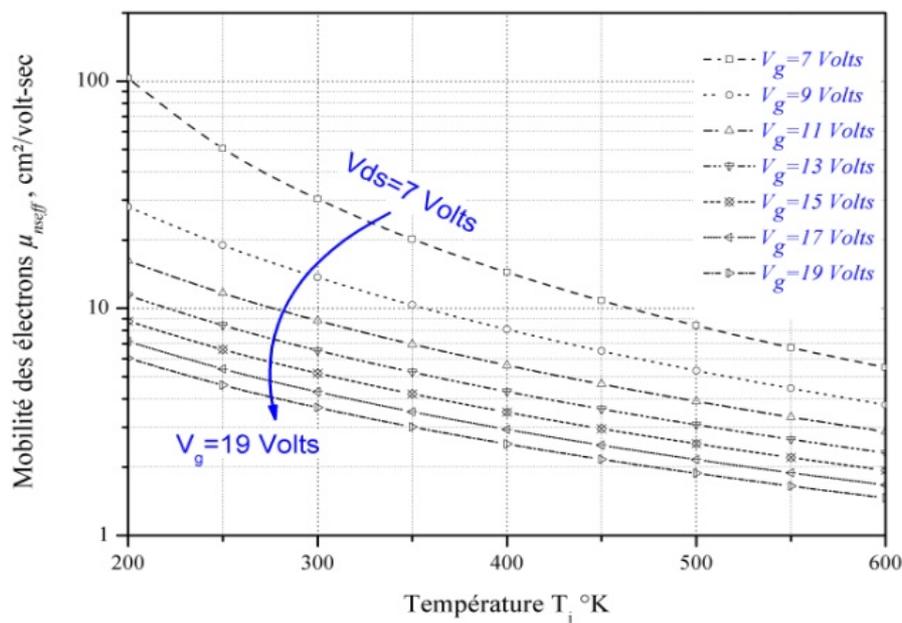


Fig I.18 Mobilité des électrons dans la couche d'inversion en fonction de la température

Pour les électrons on prend $\beta=1$, et pour les trous $\beta=2$.

La vitesse limite pour les deux types de porteurs est donnée par :

$$v_{sat} = \frac{2,4 \cdot 10^7}{1 + 0,8 \exp(T/600)} [cm/s] \quad (I.26)$$

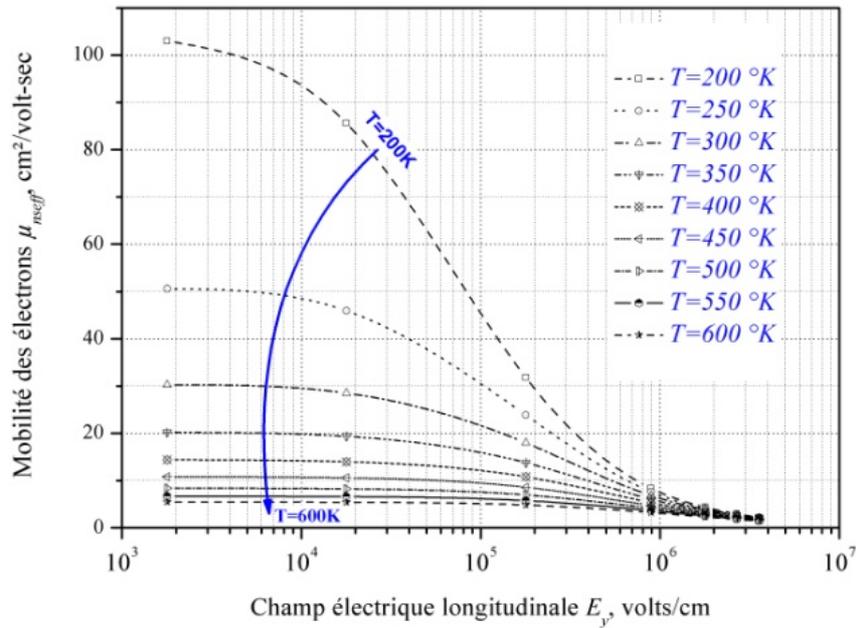


Fig I.19 Mobilité des électrons dans la couche d'inversion en fonction du champ électrique longitudinal

I.4.2. La concentration intrinsèque

La concentration intrinsèque n_i augmente avec la température. L'agitation thermique - les vibrations dans le réseau cristallin- augmentent avec la température, entraînant une augmentation globale de l'énergie. Donc les électrons peuvent, à moment donné, acquérir suffisamment d'énergie pour quitter leurs liaisons dans le réseau, créant ainsi des paires électron-trou supplémentaires. Une formulation empirique [18] simple utilisée pour la concentration intrinsèque est donnée par :

$$n_i = 3,1 \cdot 10^{16} T^{3/2} \exp\left(\frac{-0,603}{KT}\right) \quad (I.27)$$

Nous pouvons trouver dans la littérature une autre expression de n_i [2]

$$n_i = 3,87 \cdot 10^{16} T^{1,5} \exp\left(\frac{-7,02 \cdot 10^3}{T}\right) \quad (I.28)$$

n_i doit être exprimée en cm^{-3} et KT en eV.

La courbe suivante compare les évolutions de la concentration intrinsèque données par les deux formulations précédentes.

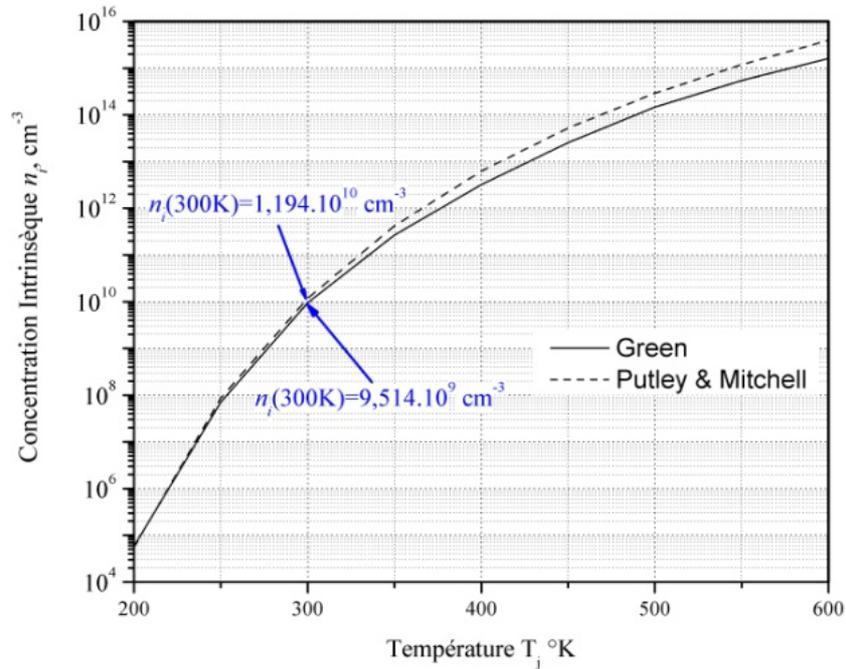


Fig I.20 Concentration intrinsèque en fonction de la température

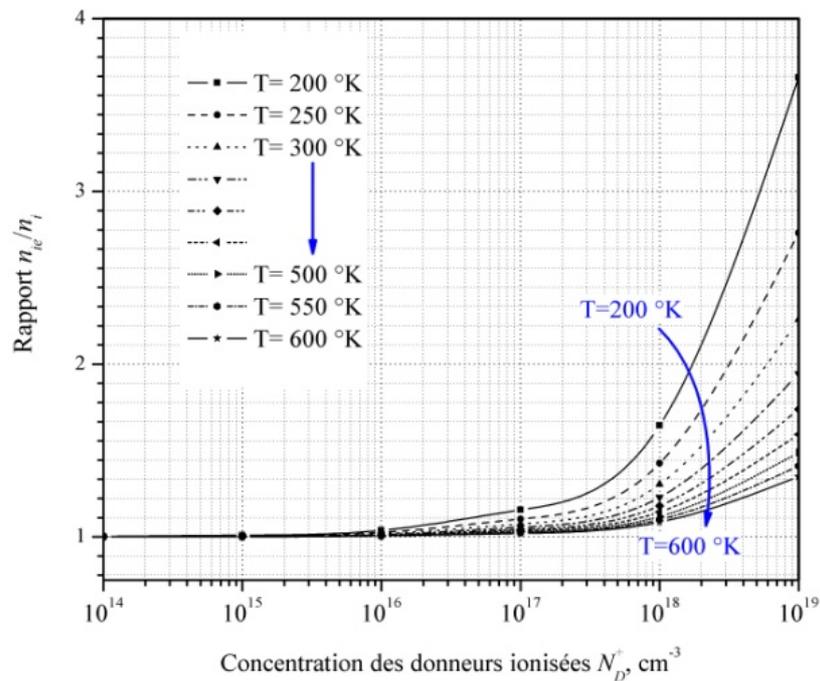


Fig I.21 Rapport n_{ie}/n_i en fonction des donneurs ionisés.

I.4.3. La concentration intrinsèque effective

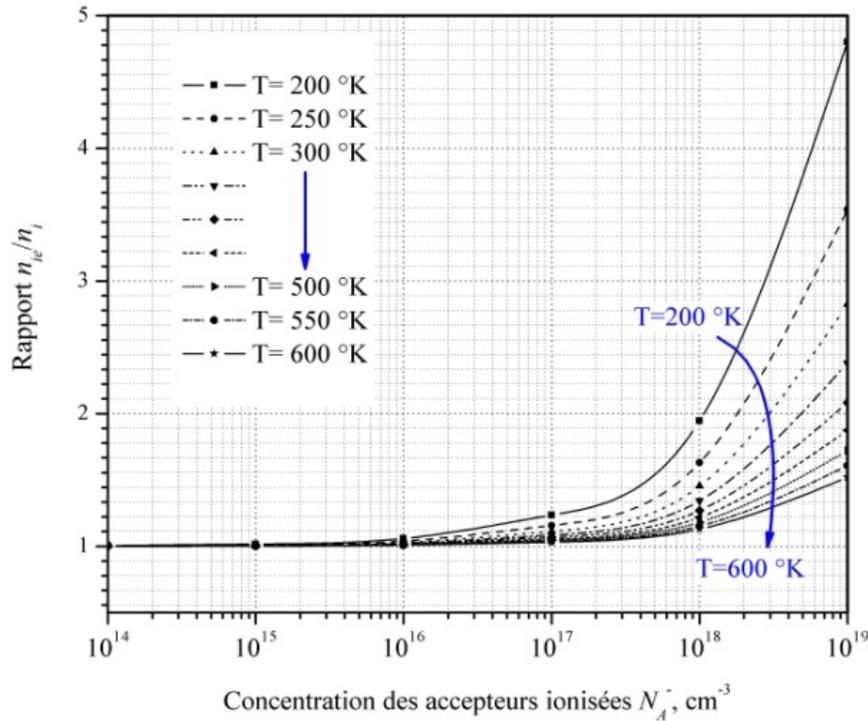


Fig I.22 Rapport n_{ie}/n_i en fonction des accepteurs ionisés.

Dans le cas de régions à fort dopage (supérieur à 10^{17} cm^{-3}), on observe le phénomène de rétrécissement de la largeur de la bande interdite. Les effets liés aux fortes concentrations d'impuretés peuvent être pris en compte par l'intermédiaire d'un paramètre n_{ie} , concentration intrinsèque effective, qui dépend de la concentration locale d'impuretés. La concentration intrinsèque effective n_{ie} est alors liée à la concentration intrinsèque n_i par ΔE_G [19]:

$$n_{ie}^2 = n_i^2 \exp\left(\frac{\Delta E_g}{KT}\right) \quad (\text{I.29})$$

Où ΔE_G représente le rétrécissement apparent de la largeur de la bande interdite. Indépendamment de l'effet du dopage, la largeur de la bande interdite des matériaux diminue lorsque la température croît.

La loi de la variation de la largeur de la bande interdite est donnée par [20,21] :

$$E_g(T) = 1,205 - 2,8 \cdot 10^{-4} T \quad (\text{I.30})$$

Une formulation plus directe de la concentration intrinsèque « effective » n_{ie} est donnée par la relation suivante :

$$\begin{array}{cc}
N^- \text{ Doping Crystal} & P^- \text{ Doping Crystal} \\
\frac{n_{ie}}{n_i} = 1 + \left(\frac{N}{6,9 \cdot 10^{18} \left(\frac{T}{300} \right)^3} \right)^{0,616} & \frac{n_{ie}}{n_i} = 1 + \left(\frac{|N|}{3,7 \cdot 10^{18} \left(\frac{T}{300} \right)^3} \right)^{0,604}
\end{array} \quad (I.31)$$

En utilisant ces expressions, nous obtenons les évolutions relatives de n_{ie}/n_i en fonction de la température données par la figure I.22.

I.4.4. La résistance à l'état passante « R_{DSOn} »

Comme on a montré dans le paragraphe I.2.5 la résistance à l'état passant est la somme de plusieurs résistances qui correspondent à des régions de natures différentes.

Nous avons montré plus haut, que l'élévation de la température fait baisser la mobilité des porteurs, les résistances R_d et R_{FET} augmentent donc avec celle-ci.

De manière simplifiée, la résistance à l'état passant peut être donnée sous l'expression suivante [2] :

$$R_{DSOn}(T) = R_{DSOn}(T_0) \left(\frac{T}{T_0} \right)^{2,3} \quad (I.32)$$

I.4.5. Tension de claquage

La tension de claquage augmente lorsque la température augmente. L'explication est qu'à basse température la probabilité de collision des porteurs avec le réseau diminue, l'énergie qu'ils acquièrent à fort champ électrique est plus grande qu'à température élevée.

Le phénomène d'avalanche, pour une température élevée, survient pour un champ électrique plus élevé qu'à faible température.

L'évaluation de l'effet de la température sur la tension de claquage se fait au travers de l'intégrale d'ionisation [2,22]. Le coefficient d'ionisation α dépend de la température [23] de la manière suivante :

$$\alpha = a(1 + c(T - T_0))E^\gamma \exp\left[-\frac{b(1 + d(T - T_0))}{E}\right]^\delta \quad (I.33)$$

E est donné en V/cm. Les autres paramètres sont récapitulés dans le Tableau I-3.

Paramètres	Electrons	Trous	Unités
A	0,426	0,243	V ⁻¹
b	4,81.10 ⁵	6,53.10 ⁵	V/cm
c	3,05.10 ⁻⁴	5,35.10 ⁻⁴	K ⁻¹
d	6,86.10 ⁻⁴	5,67.10 ⁻⁴	K ⁻¹
γ	1	1	
δ	2	2	

Tableau I-1 Les paramètres de l'équation (I.44)

I.4.6. Tension de seuil et transconductance

La tension de seuil s'écrit [16, 22, 24] :

$$V_{Th} = V_{FB} + 2\Phi_F + \frac{\sqrt{4q\epsilon_{Si}N_A\Phi_F}}{C_{ox}} \quad (I.34)$$

Dans cette expression, plusieurs paramètres évoluent avec la température. Par exemple :

Le potentiel interne

$$\Phi_F = \frac{KT}{q} \ln\left(\frac{N}{n_i}\right) \quad (I.35)$$

La tension de bande plate

$$V_{FB} = -\frac{KT}{q} \ln\left(\frac{N_{poly}}{n_i^2}\right) - \frac{Q_{ox}}{C_{ox}} \quad (I.36)$$

En introduisant une des formules $n_i^2(T)$ donnée plus haut, on peut calculer l'évolution de V_{Th} avec la température. Une bonne approximation de cette évolution est donnée par la formule suivante :

$$V_{th}(T) = V_{th}(T_0) [1 - 2,0 \cdot 10^{-3} (T - T_0)] \quad (I.37)$$

Nous trouvons aussi une loi donnant la diminution de la transconductance K_p en fonction de la température

$$K_p(T) = K_p(T_0) \left(\frac{T}{T_0} \right)^{0,8} \quad (I.38)$$

I.5. Modélisation électrothermique

Les paramètres électriques d'un composant dépendent sensiblement de sa température de fonctionnement. Dans cette partie nous verrons les principales approches utilisées pour améliorer la prise en compte des aspects thermiques dans la conception de composants et circuits électroniques. La température de fonctionnement conditionne fondamentalement le comportement électrique des composants électroniques actifs, et le cyclage thermique engendre des phénomènes de fatigue des structures menant à des défaillances. Les modèles thermiques ont été sans cesse améliorés ces dernières années, cependant tous ne sont pas adaptés à toutes les étapes de la conception. Ainsi, pour répondre aux différents besoins des ingénieurs, plusieurs types de modèles sont développés (numériques maillés, analytiques, comportementaux, compacts ...).

Les phénomènes physiques qui conditionnent le comportement électrique des dispositifs à semi-conducteurs sont intimement liés à la température de jonction. Et réciproquement, la température de jonction est fortement liée à la dissipation de puissance qui est donnée par les formes d'ondes électriques. Il existe donc un véritable couplage entre le comportement électrique des composants électroniques et l'impact thermique de toute la structure. Il existe actuellement plusieurs tentatives de développements de modèles électrothermiques, cependant, en ce qui concerne la méthodologie, beaucoup reste à faire à cause notamment de la grande différence des constantes de temps électriques et thermiques.

Une bonne estimation du comportement électrothermique des circuits et des composants électronique nous aide à augmenter la fiabilité des systèmes électroniques et de bien optimiser leur conception thermique (boîtiers, conditions de fonctionnement, emplacement des composant sur les circuits imprimés...).

Il existe trois approches principales pour le développement de la modélisation :

- L'approche purement électrique
- L'approche purement thermique
- L'approche électrothermique (couplage de deux logiciels)

I.5.1.L'approche purement électrique

La modélisation électrothermique fait appel à deux disciplines, ces deux disciplines sont la modélisation électrique et la modélisation thermique. Le but de la modélisation thermique consiste essentiellement au calcul de la distribution de la température en des points stratégiques de la structure.

Le principe de tout modèle thermique tourné vers les phénomènes de conduction, est basé sur la résolution de l'équation de diffusion de la chaleur

$$k\nabla^2 T = \rho.C_p.\frac{\partial T}{\partial t} + Q \quad (I.39)$$

Où :

Q la puissance dissipée ($W.m^{-2}$)

k correspond à la conductivité thermique ($W.m^{-1}.K^{-1}$).

ρ est la masse volumique du matériau ($Kg.m^{-3}$)

C_p est la chaleur spécifique du matériau ($J.Kg^{-1}.K^{-1}$)

L'approche purement électrique est basée sur l'utilisation de l'analogie électrique-thermique comme indiqué sur le tableau 1-4. Un réseau RC représente dans ce cas un comportement thermique entre des points prédéfinis et ne peut modéliser le comportement thermique du reste des volumes qui constitue la structure du circuit.

Généralement, avec ce type des modèles on ne peut représenter que des structures mettant en jeu une seule source de chaleur et une seule surface de refroidissement.

Plusieurs techniques existent pour calculer les résistances et les capacités de ces modèles, elles sont basées sur des algorithmes d'optimisation, ou sur des calculs de constantes de temps [25-27].

Quantités Thermique			Quantités Electrique		
Paramètre		Unité	Paramètre		Unité
ΔT	Echauffement	K°	V	Tension	V
Q	Flux thermique	W	I	Courant	A
R_{th}	Résistance Thermique	K/W	R	Résistance	Ω
C_{th}	Capacité Thermique	J/K	C	Capacité	F
τ_{th}	Constante de temps	s	T	Constante de temps	s

Tableau I-2 Analogie entre les grandeurs électriques et thermiques [28].

Il y a plusieurs applications de cette approche comme le modèle nodal [29,30] et modèles compacts [31].

Toute simulation avec cette approche se fait entièrement avec un seul logiciel électrique [32-34]. Pour cela, il faut extraire un modèle thermique qui peut être sous forme de réseaux RC [35], de modèle comportemental ou analytique écrit en langage de programmation comme le C++, ou en langage de modélisation comme le VHDL-AMS [36-38].

I.5.2.L'approche purement thermique

L'approche purement thermique se base sur le modèle thermique détaillé. Ce dernier se compose de plusieurs milliers de mailles où l'équation de conduction thermique (I.45) est appliquée à chaque maille. Grâce au développement de systèmes informatiques dans le sens d'une capacité mémoire et d'une vitesse de calcul de plus en plus grande, les méthodes purement numériques qui sont capables de considérer des géométries complexes et des particularités physiques (non-linéarité du processus de diffusion de la chaleur) parviennent à faire des simulations de plusieurs phénomènes physiques en même temps.

Pour résoudre l'équation de la chaleur, les logiciels de simulation thermique utilisent une méthode mathématique numérique (éléments finis FEM, différences finies FDM ou éléments de frontière BEM) ce qui permet d'avoir la distribution de la température dans les structures.

Certains logiciels de simulation thermique utilisent aussi les calculs CFD (Calcul de la mécanique des fluides) pour modéliser la convection autour du composant. Le déplacement de la matière est calculé avec plusieurs équations non linéaires, de second ordre, non homogènes et de type dérivés partielles [39].

En général, l'erreur engendrée par les modèles détaillés peut se limiter à 1%, c'est la raison qui met ces logiciels en situation d'être utilisés comme des références pour générer des modèles simples ou compacts.

La résolution des problèmes électrothermiques avec ces logiciels (Comsol, Ansys, Epsilon-R3D,...) consiste à définir précisément la géométrie de la structure thermique à traiter en affectant une résistivité électrique à chaque couche. On impose alors soit le courant soit la tension aux bornes du dispositif, la résolution du problème électrothermique consistant à trouver la distribution volumique de la puissance électrique dissipée sous forme de chaleur.

Cette démarche ne permet de traiter que des problèmes quasi-statiques limitées à l'effet joule, ce qui constitue une restriction sévère pour l'étude du comportement dynamique et transitoire électrothermique réel d'un circuit de puissance.

I.5.3.L'approche électrothermique (couplage de deux logiciels)

Le comportement thermique et le fonctionnement électrique d'un composant ou d'un système électronique sont liés, cela est dû d'une part aux propriétés électriques des semi-conducteurs qui sont affectées par la variation de la température et d'autre part à la température de la jonction qui varie en fonction de la puissance dissipée et de l'environnement de refroidissement. Ainsi, afin d'augmenter la fiabilité des systèmes électroniques et de bien optimiser leur conception thermique (boîtiers, conditions de fonctionnement, emplacement des composant sur les circuits imprimés...), il faut avoir une bonne estimation du comportement électrothermique des circuits et des composants.

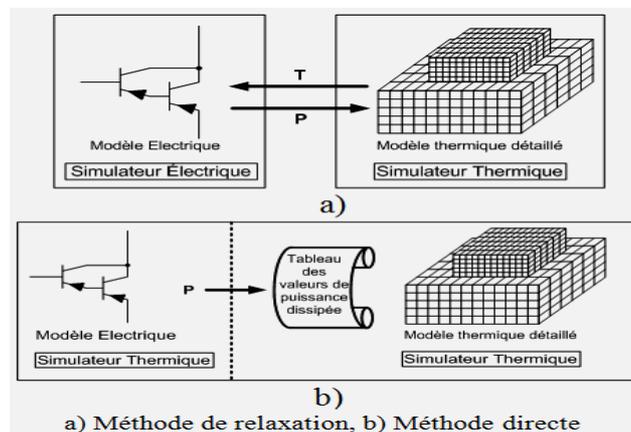


Fig I.23 Schématisation des méthodes prise en compte du couplage électrothermique

Les étapes nécessaires à la réalisation du couplage électrothermique des composants électroniques sont exposées dans [40] : La première étape consiste à créer un modèle électrique du composant électronique (MOSFET, IGBT, Diode...). La deuxième étape consiste à définir tous les paramètres du modèle électrique qui sont affectés par la température (Mobilité, con-

centration des porteurs...). La dernière étape consiste à développer le modèle thermique de toute la structure que constitue le composant, son boîtier est son refroidissement puis à établir une communication entre ces deux modèles.

Plusieurs méthodes ont été explorées pour réaliser cette dernière étape, elles peuvent être classées en deux principaux types :

Méthode de relaxation où les phénomènes thermique et électrique sont traités séparément « en utilisant un simulateur thermique et un simulateur électrique séparés ».

Méthode directe, où les phénomènes électrique et thermique sont traités dans le même simulateur électrique [33].

I.5.3.1.Méthode de Relaxation:

Cette méthode est basée sur le couplage temporel entre le simulateur électrique et le simulateur thermique [33,41]. Ce couplage est réalisé à l'aide d'un logiciel interface (API : Application Programming interface) qui joue le rôle de superviseur et contrôle le flux d'informations entre les deux simulateurs et leur activation en fonction du temps. Ce logiciel marque une pause pour le solveur électrique après chaque pas de temps et transmet la puissance dissipée vers le solveur thermique qui calcule la température qui sera renvoyée à nouveau vers le simulateur électrique.

Dans [42], nous trouvons un exemple d'application de cette méthode en utilisant « SABER » pour résoudre le problème électrique et « ANSYS » pour résoudre le problème thermique. Ce papier montre quelques améliorations au niveau de la convergence et de la rapidité de la simulation électrothermique, ces améliorations ont été accomplies en utilisant pour le calcul un pas de temps variable. Ce pas est automatiquement lié aux changements de l'écart de la température calculée entre deux simulations thermiques successives.

La méthode de relaxation peut être aussi précise que souhaitée et fournit des cartes de températures aux interfaces entre les couches donnant les gradients qui peuvent induire des contraintes thermomécaniques. Cependant, l'augmentation de la précision rend le temps de calcul très long [33].

I.5.3.2.Méthode directe :

Dans [43], la modélisation électrothermique est réalisée en donnant au simulateur thermique un tableau contenant les valeurs de puissances pré-calculées avec des simulations électriques pour plusieurs combinaisons de températures, de rapport cyclique, de courants et de tout autre

paramètre. Le simulateur thermique, qui prend en compte les paramètres thermiques de toute la structure, aura toutes les informations pour faire le calcul du comportement électrothermique.

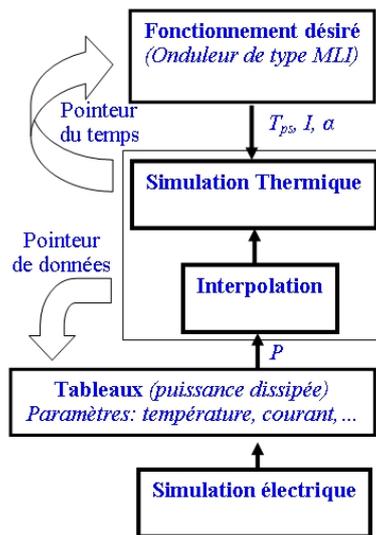


Fig I.24 Principe de la méthode des tableaux utilisée pour la modélisation Electrothermique [28].

La figure I.24 donne un exemple d'application basé sur un élément de convertisseur de type bras d'onduleur. Les simulations électriques des formes d'ondes lors des commutations sont faites à l'aide de modèles physiques de diode et d'IGBT implantés dans SABER[®]. Pour toutes les combinaisons de niveaux de courant, de rapports cycliques, de températures de jonction, la puissance dissipée est calculée, et toutes ces valeurs sont stockées dans deux tableaux, l'un pour la diode et l'autre pour l'IGBT.

Ces tableaux sous forme de fichiers sont transférés au logiciel de simulation thermique Epsilon-R3D[®] qui calcule à chaque pas de temps la puissance dissipée dans la diode et dans l'IGBT à partir des valeurs de températures simulées, des paramètres électriques et du profil de mission par interpolation ou extrapolation des valeurs du tableau.

Les avantages de la méthode directe résident dans la réduction du temps de calcul par le fait qu'il n'est pas nécessaire de traiter le problème de la grande différence des constantes de temps électriques et thermiques. De plus, selon le but recherché par la simulation, l'un des deux modèles peut être détaillé de façon à augmenter la précision de la description de l'un des phénomènes (électrique ou thermique). Par ailleurs, la prise en compte d'autres phénomènes physiques tel que l'électromagnétisme devient aisée avec cette méthode [38].

L'inconvénient de la modélisation directe réalisée par le simulateur de circuit est lié à la grande tentation d'une simplification du modèle thermique qui consiste à identifier la source de chaleur par un point unique, ce qui empêche toute analyse de la distribution de la température sur la puce.

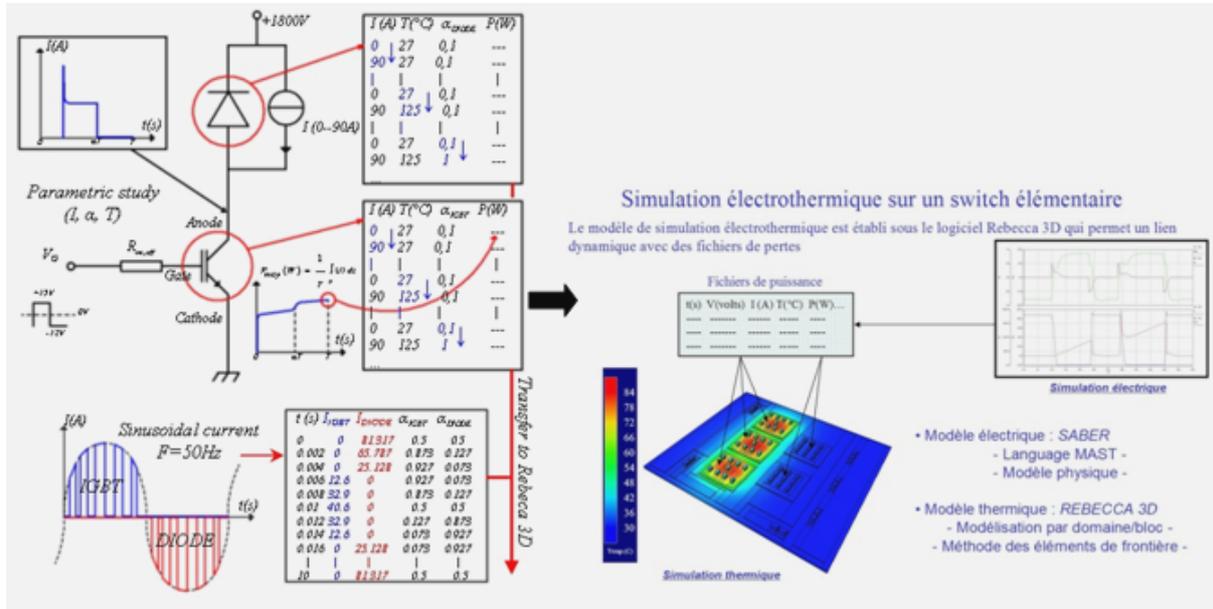


Fig I.25 Méthode directe utilisant Saber et Epsilon-R3D [44]

Plusieurs recherches sont en cours afin de trouver une méthodologie pour générer des modèles thermiques avec une erreur minimale tout en gardant la simplicité du modèle et la prise en compte de son environnement thermique (boîtier, support, milieu et extérieure). Et enfin, la présence de plusieurs sources de chaleur qui partagent le même environnement, et la participation des connexions à la dissipation de la puissance dans les circuits modernes rend ce type de méthode très délicate.

**II. Chapitre 2 : Modélisation électrique thermosensible
du composant MOSFET de puissance en régimes normale
et extrême**

Pour étudier le comportement électrique des composants et circuits intégrés, on utilise généralement des simulateurs de type « circuits électriques ». En effet, ceux-ci permettent d'étudier le comportement électrique d'un composant à travers un schéma électrique équivalent établi pour un domaine de validité bien déterminé. L'intérêt principal du recours à la simulation consiste à s'affranchir de nombreuses manipulations qui peuvent être fastidieuses, ou qui pourraient aggraver les composants. Pour les fabricants des composants ainsi que pour leurs clients, la simulation permet de réduire le temps de développement « *time to market* ». En effet, la simulation permet de nombreuses analyses en agissant sur différents paramètres (température, tension d'alimentation, processus de fabrication...) des modèles dignes de confiance.

De nombreux travaux de recherche ont été menés sur les transistors verticaux de puissance MOSFET basse tension. Dans ce chapitre nous allons présenter notre contribution à la modélisation thermosensible de ces composants, basée sur une analyse physique et de mesures de caractérisations et de validations

Dans la littérature, on peut trouver plusieurs modèles électriques de transistor MOSFET de puissance [45-48]. L'approche utilisée pour établir ces modèles consiste, en général, à représenter la zone du canal du transistor MOSFET de puissance par un transistor MOSFET idéal auquel on ajoute en externe des éléments (résistances, capacités, inductances, générateur de courant, etc.) afin d'obtenir un modèle décrivant le comportement statique et dynamique du composant.

Notre contribution consiste à développer un modèle électrique thermosensible complet du MOSFET de puissance, prenant en compte tous les modes de fonctionnement. Le fonctionnement normal est bien entendu modélisé pour rendre compte du comportement statique ou dynamique, mais en vue de la compréhension des phénomènes liés aux défaillances, le fonctionnement dit « limite » est aussi pris en compte par le modèle développé.

Le principal objectif du développement du modèle thermosensible étant de réaliser des simulations électrothermiques dans le cadre d'une collaboration avec des industriels, le solveur OpenModelica [49] a été choisi de façon à établir des communications aisées avec le solveur thermique 3D (Epsilon R-3D) cependant, le modèle a aussi été décrit en langage VHDL-AMS i tend à s'imposer dans les simulateurs multi-physiques.

II.1. Modèle électrique thermosensible du MOSFET basse tension

L'électronique de puissance et plus particulièrement celle qui est embarquée (automobile, aéronautique, ferroviaire...) est soumise à des contraintes environnementales très sévères et la

température en est la principale. L'échauffement des composants de puissance (ceci est aussi valable pour les composants de traitement du signal) est dû à l'auto-échauffement résultant de l'inévitable dissipation de puissance et à la chaleur amenée par l'environnement (température ambiante). Cette dernière peut être particulièrement élevée si le composant est fixé sur un moteur thermique ou un réacteur par exemple. Les propriétés des semi-conducteurs étant très sensibles à la température, il est primordial de comprendre les phénomènes qu'elle entraîne. Cependant, comme le paramètre température intervient dans de nombreuses équations de transport des charges dans le semi-conducteur, la prise en compte de la température ne peut se faire sérieusement qu'au travers de modèles électriques thermosensibles.

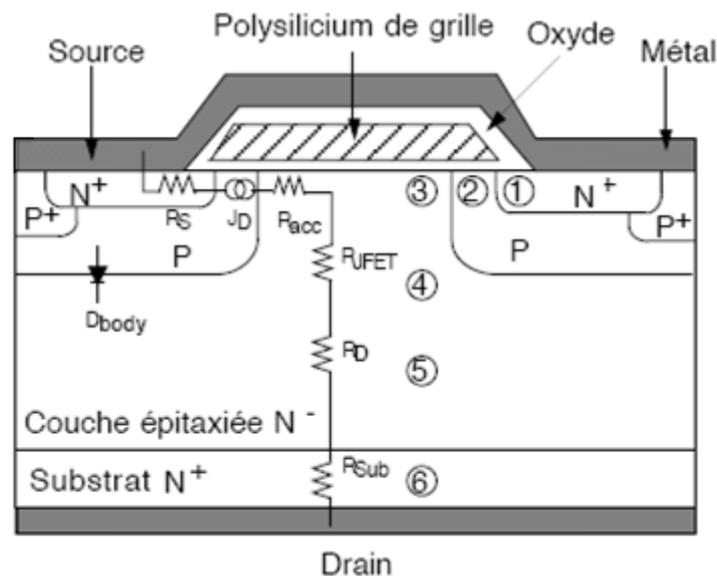


Fig II.1 Localisation schématique des diverses zones traitées en régime de conduction statique [50]

Comme nous nous intéressons à la modélisation du MOSFET de puissance (voir figure II.1), celle-ci est basée sur une étude physique et une simplification des équations selon les modes de fonctionnement.

Comme le montre dans la Fig II.1, chaque zone physique [la source (1), le canal (2), la couche d'accumulation sous la grille (3), la région JFET (4), la zone de drift (5) et le substrat (6)] de la structure MOSFET est décrite en tenant compte des principales caractéristiques du dispositif de puissance : comportement linéaire ou saturé de la caractéristique $I_D(V_{DS})$.

La modélisation thermosensible du MOSFET se fait après identification des paramètres électriques (voir chapitre 1) qui dépendent de la température et leurs variations en se basant à la fois sur la théorie et sur des tests expérimentaux.

II.1.1.Zone du canal

C'est la zone active du transistor MOSFET de puissance. En effet, si la tension V_{GS} est supérieure à la tension de seuil V_{Th} , un canal d'inversion est formé en surface de cette zone assurant le passage du courant à l'état passant du composant.

Pour les tensions V_{GS} inférieures à la tension de seuil V_{Th} , le transistor est bloqué et le courant entre le drain et la source est pratiquement nul. La tension de seuil V_{Th} dépend de l'épaisseur de l'oxyde et de la présence de charges à l'interface Si-SiO₂. En première approximation, pour calculer la tension V_{Th} , on peut considérer que le dopage dans la zone P de la source est uniforme et sa valeur correspond à la valeur la plus élevée du dopage dans cette zone N_{Amax} .

Dans ces conditions, la valeur de V_{Th} déjà donnée dans le chapitre 1 est la suivante:

$$V_{Th} = V_{FB} + 2\Phi_F + \frac{\sqrt{4q\epsilon_{Si}N_A\Phi_F}}{C_{ox}} \quad (II.1)$$

Dans cette expression, plusieurs paramètres évoluent avec la température. Par exemple :

Le potentiel interne

$$\Phi_F = \frac{KT}{q} \ln\left(\frac{N}{n_i}\right) \quad (II.2)$$

La tension de bande plate

$$V_{FB} = -\frac{KT}{q} \ln\left(\frac{N_{poly}}{n_i^2}\right) - \frac{Q_{ox}}{C_{ox}} \quad (II.3)$$

Nous représentons la zone du canal par un générateur de courant commandé par une tension, les équations utilisées décrivent le fonctionnement dans la zone linéaire ou ohmique et la zone de saturation

La zone ohmique intervient quand $V_{DS} \leq V_{GS} - V_{Th}$ et $V_{GS} > V_{Th}$

$$I_D = K_P \cdot \left[(V_{GS} - V_{Th}) - \frac{1}{2} \cdot V_{DS} \right] \cdot V_{DS} \quad (II.4)$$

La zone de saturation, c'est quand $V_{DS} > V_{GS} - V_{Th}$ et $V_{GS} > V_{Th}$

$$I_D = \frac{K_p}{2} \cdot (V_{GS} - V_{Th})^2 \quad (II.5)$$

Quand la tension V_{GS} est en dessous de la tension de seuil V_{Th} , le courant est quasiment nul dans le canal.

Ces équations du canal décrivent le comportement électrique le plus basique du MOSFET de puissance (régime ohmiques et saturé). Ces équations simples réduisent à deux (K_p et V_{Th}) le nombre des paramètres électriques à extraire, par contre le modèle développé au LAAS [51] nécessite six paramètres.

Il faut noter aussi que ces deux paramètres varient avec la température.

II.1.2.Zone d'accès

C'est la zone intercellulaire entre les diffusions P de substrat, (voir Fig II.1 zone 3). Elle est modélisée par un transistor JFET [52,53] pour tenir compte du phénomène de quasi-saturation dans les transistors MOSFET haute tension.

Dans notre cas, nous n'avons pas constaté de phénomène de quasi-saturation sur les courbes expérimentales $I_D=f(V_{DS})$; nous avons donc modélisé la zone d'accès seulement par une résistance qui dépend de la température. La loi de la variation de cette résistance en fonction de la température est présentée par l'équation suivante :

$$R_a = R_{a_ref} \left[1 + \alpha_{1R_a} (T - T_{ref}) + \alpha_{2R_a} (T - T_{ref})^2 \right] \quad (II.6)$$

Où

R_a : est la résistance d'accès.

R_{a_ref} : est la résistance d'accès à la température de référence.

α_{1R_a} et α_{2R_a} : les coefficient de la température.

T : est la température.

T_{ref} : est la température de référence.

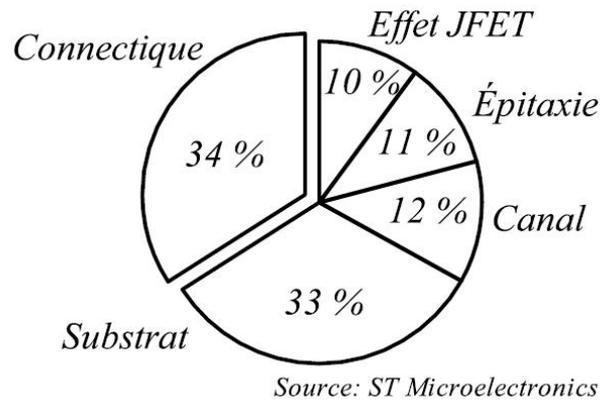


Fig II. 2 Contribution de la connectique au $R_{DS(on)}$ pour un MOSFET bloquant environ 40 V.

II.1.3.Zone de drift

C'est la zone volumique qui permet au transistor de tenir la tension à l'état bloqué (zone 4 de la Fig II.1). Cette zone est la plus résistive dans le MOSFET car elle est la moins dopée. La modélisation de cette zone se fait encore par une résistance linéaire dépendante de la température. R_d suit la même loi que celle de la résistance R_a à la différence près que les coefficients α ne sont pas les mêmes.

La déduction de la résistance de drift de la résistance totale $R_{DS(on)}$ se fait en revenant à des analyses basées sur la physique des semi-conducteurs qui montrent le poids de la résistivité électrique de chaque zone pour une tension de claquage donnée (voir Fig II.3).

La résistance à l'état passant $R_{DS(on)}$ du MOSFET est constituée de plusieurs résistances en série.

$$R_{DS(on)} = R_{sub} + R_a + R_d + R_{ch} + R_s \quad (II.7)$$

Où

R_{sub} : La résistance du substrat.

R_a : La résistance de l'épitaxie qui contient la zone d'accès, et la zone JFET.

R_d : la résistance de la zone de drift.

R_{ch} : la résistance du canal.

R_s : la résistance de métallisation et du packaging.

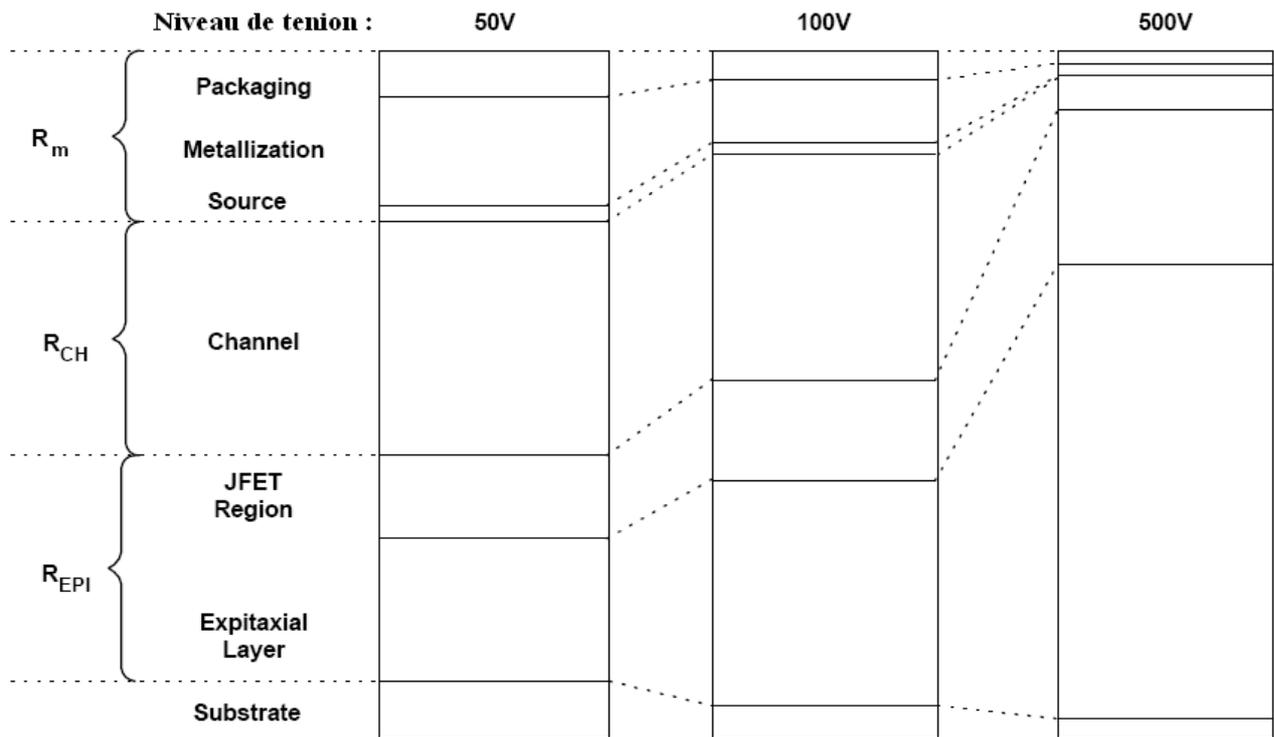


Fig II. 3 l'impact relatif des résistances qui contribuent à la valeur de R_{DSOn} selon les différents niveaux de tension de blocage [54]

Dans le domaine de l'automobile le niveau de tension ne dépasse pas les 50 volts. Donc, en considérant que R_{sub} comme l'unité de la résistance à l'état passant R_{DSOn} , nous pourrions déduire de la Fig II.3 les approximations suivantes :

$$R_{ch} = 4 \times R_{sub}$$

$$R_a = R_{sub}$$

$$R_d = 3 \times R_{sub}$$

$$R_s = 3 \times R_{sub}$$

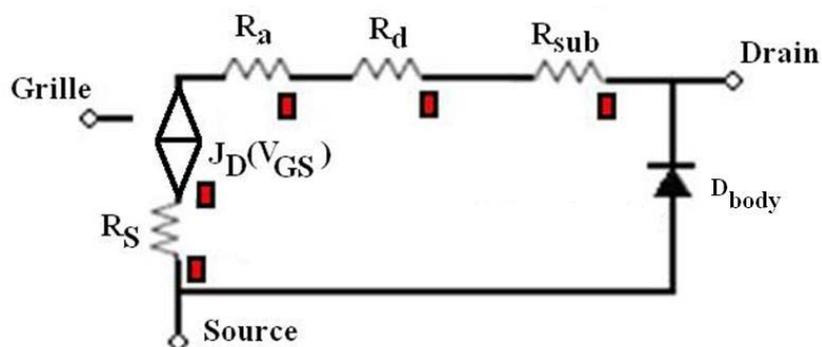


Fig II. 4 Modèle électrique thermosensible du transistor MOSFET de puissance.

Donc $R_{DSOn} = 12 \times R_{sub}$, avec cette équation simple nous avons la possibilité de déduire la valeur de chaque résistance qui donne la résistance à l'état passant, sans avoir recours aux données technologiques qui sont souvent confidentielles.

La méthode de la modélisation présentée ici, suppose que les composants sont des boîtes noires avec comme seule information leurs spécifications données par le fabricant.

Finalement, la figure II.4 montre un premier schéma du modèle électrique thermosensible du MOSFET de puissance. Ce schéma équivalent représente uniquement la résistance à l'état passant R_{DSOn} et le canal qui est modélisé par la source de courant J_D contrôlée par la tension V_{GS} et à l'état passant. Les équations du courant implémentées dans cette source de courant donnent implicitement la résistance du canal non pincé.

Chaque résistance comporte un nœud thermique symbolisé par un petit rectangle rouge dans la figure II.4, chaque nœud thermique fait le lien avec la température de la zone correspondante qui sera calculée par un simulateur thermique 3D.

II.1.4. Les capacités du MOSFET

Les capacités du MOSFET sont des éléments déterminants pour le modèle dynamique du comportement électrique du MOSFET de puissance.

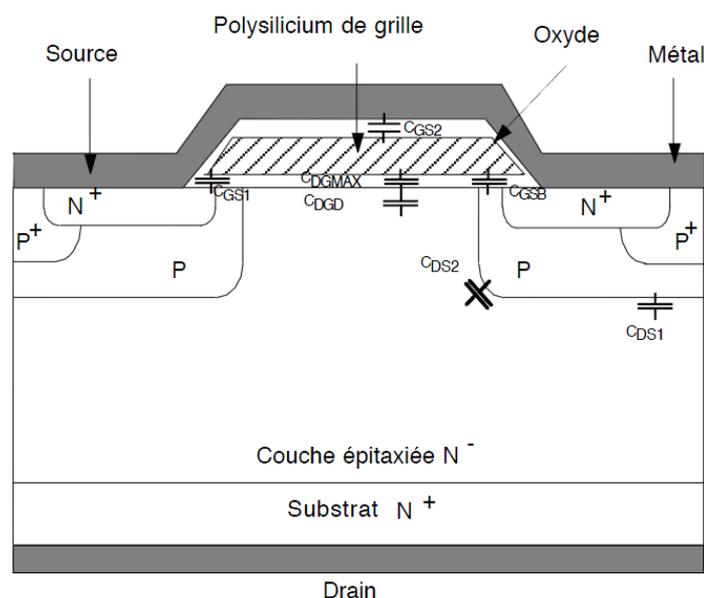


Fig II. 5 Localisation des capacités de la structure MOSFET verticale.

Les capacités inter-électrode du MOSFET sont indépendantes de la température [55].

Celles-ci sont représentées sur la Fig II.5, et sont :

- capacités d'oxyde grille-source (C_{GS1} , C_{GS2} , C_{GSB})
- capacité grille-drain ($C_{GD\text{MAX}}$)
- capacité de déplétion de la zone intercellulaire (C_{DGD})
- capacités de transition (C_{DS1} , C_{DS2}) de la jonction PN

Dans ce qui suit, nous allons décrire la modélisation de ces différentes capacités.

Une analyse analytique complète en simulation bidimensionnel des ces capacités est faite dans [51]. Pour les besoins de notre travail nous allons montrer dans ce qui suit les expressions simples qui permettent de modéliser ces capacités.

II.1.4.1. Capacité grille-drain

La capacité grille-drain est un paramètre très important pour le fonctionnement dynamique du MOSFET. C'est elle qui détermine la rapidité de commutation.

Cette capacité est constituée de deux capacités en série.

Le principe de fonctionnement de la capacité grille-drain du transistor MOSFET vertical de puissance est comparable à celui d'une capacité MOS classique.

En régime d'accumulation, c'est-à-dire lorsque $V_{DG} < 0$, la capacité C_{GD} est égale à la capacité d'oxyde que nous noterons $C_{GD\text{max}}$.

En régime de déplétion ou de faible inversion, lorsque la tension de drain V_{DS} est supérieure à la tension de grille V_{GS} , ou autrement dit lorsque $V_{DG} > 0$, la capacité grille-drain obéit à la relation suivantes :

$$\frac{1}{C_{GD}} = \frac{1}{C_{GD\text{max}}} + \frac{1}{C_{GDdep}} \quad (\text{II.8})$$

Donc la modélisation de la capacité grille-drain est présentée par les équations suivantes :

Pour $V_{DG} < 0$,

$$C_{GD} = C_{GD\text{max}} \quad (\text{II.9})$$

Pour $V_{DG} > 0$,

$$C_{GD} = \frac{C_{GD\text{max}} \cdot C_{GDdep}}{C_{GD\text{max}} + C_{GDdep}} \quad (\text{II.10})$$

C_{GDmax} , correspond à la capacité d'oxyde de grille, elle est constante. Le comportement non linéaire de la capacité C_{GDdep} de déplétion est décrit par l'expression suivante qui est analogue à la capacité de transition du modèle de diode SPICE.

L'expression de la capacité de transition de diode s'écrit :

$$C_D = \frac{C_{J_0}}{\left(1 - \frac{V_a}{V_j}\right)^m} \quad (II.11)$$

Où

C_{J_0} : représente la capacité de polarisation zéro de tension

V_a : est la tension appliquée aux bornes de la capacité

V_j : est la tension de diffusion

m : est le facteur d'idéalité

Donc, la capacité C_{GD} s'écrit :

$$C_{GD} = \frac{C_{GDmax}}{\sqrt{1 + \frac{V_{DG}}{V_j}}} \quad (II.12)$$

Tel que $C_{J_0} = C_{GDmax}$, $V_a = V_{DG}$ et $m = 0,5$.

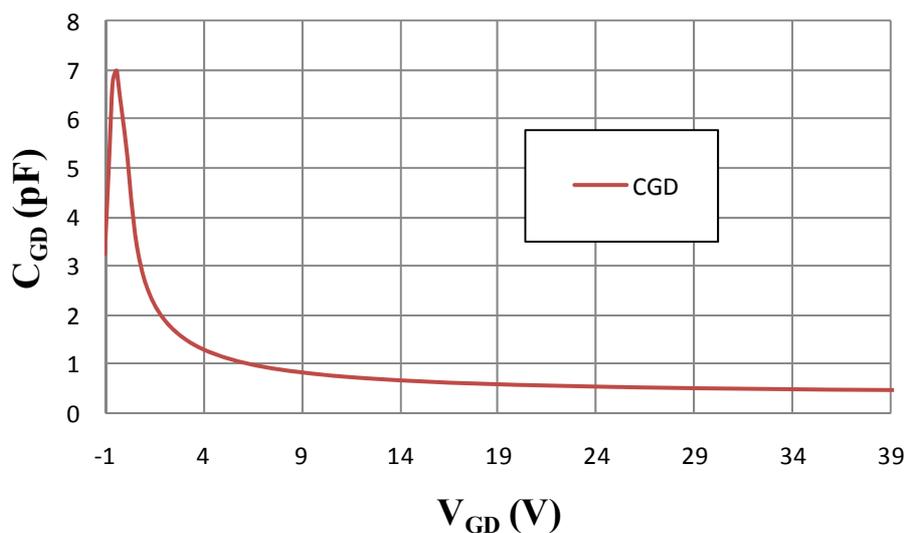


Fig II. 6 Allure (mesure) de la capacité grille-drain

II.1.4.2. Capacité drain-source

La capacité drain-source C_{DS} , comme la capacité grille-drain C_{GD} est fortement non linéaire. Celle-ci est liée à la charge d'espace de la jonction PN . La variation de cette capacité en fonction de la tension est modélisée dans SPICE par une capacité de transition d'une diode, c'est la même expression (II.11).

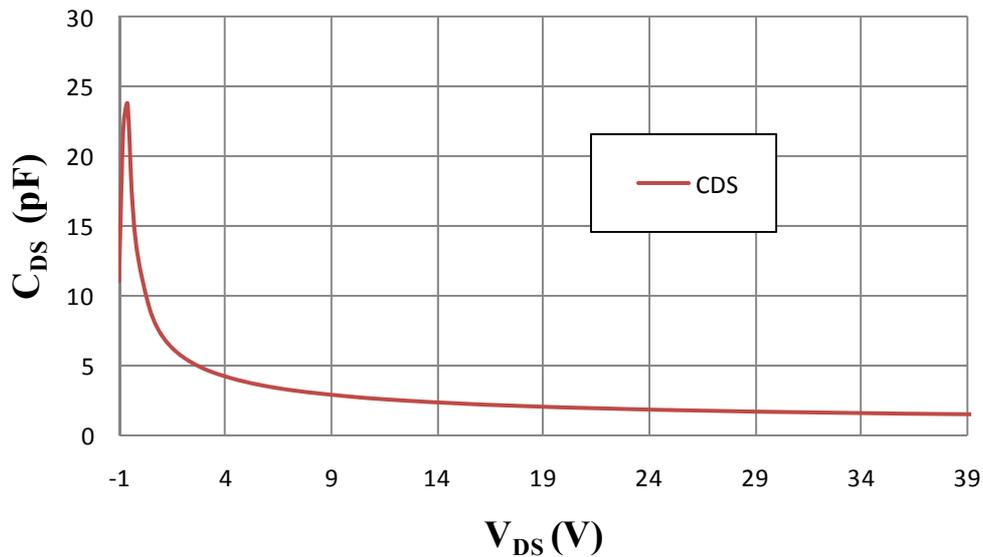


Fig II. 7 Allure (mesure) de la capacité drain-source

II.1.4.3. Capacité grille-source

C'est une capacité équivalente à deux capacités en parallèle : La première est une capacité d'oxyde d'isolation et la deuxième est la capacité de débordement de la grille sur la source.

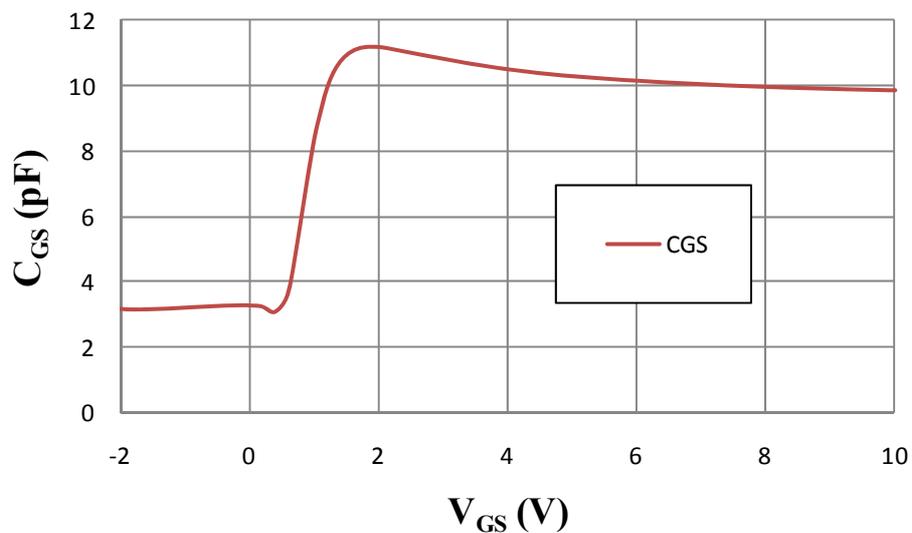


Fig II. 8 Allure (mesure) de la capacité C_{GS}

La variation de cette capacité est négligeable devant les autres capacités décrites plus haut et parce qu'elle se stabilise relativement pour les tensions supérieures de la tension de seuil. La Fig II.8 montre la mesure de celle-ci.

Ce qui fait que la capacité C_{GS} est modélisée par une capacité linéaire de valeur constante.

II.1.4.4. Formulation mathématique de la capacité non linéaire

L'équation du courant d'une capacité variable est la suivante :

$$i = \frac{dQ}{dt} \quad (\text{II.13})$$

i est le courant et Q représente les charges électriques emmagasinées dans la capacité. L'expression de Q est la suivante :

$$Q = C.V \quad (\text{II.14})$$

Où

C : est la capacité en farad

V : est la tension en volts

Alors l'expression (II.13) s'écrit :

$$i = \frac{d(C.V)}{dt} = C \frac{dV}{dt} + V \frac{dC}{dt} \quad (\text{II.15})$$

Dans les modèles publiés dans la littérature [51] il n'a pas été tenu compte du deuxième terme de l'équation (II.15) malgré le fait que la capacité C dépend de la tension dans son expression (II.11) et par conséquent dépend donc du temps. Pour bien éclairer ce point le deuxième terme de l'équation (II.15) s'écrit :

$$V \frac{dC}{dt} = V \frac{dC}{dV} \cdot \frac{dV}{dt} \quad (\text{II.16})$$

En remplaçant (II.16) dans (II.15), celle-ci peut s'écrire :

$$i = \left(C + V \frac{dC}{dV} \right) \cdot \frac{dV}{dt} \quad (\text{II.17})$$

Pour illustrer la différence apportée par les deux expressions mathématiques du courant de la capacité non linéaire, nous considérons un simple circuit RC pour montrer les effets sur la modélisation de la capacité en utilisant les deux différentes expressions vues plus haut.

V_{in} : Une impulsion de tension de durée 50 μ s et varie de -40V à 40V.

R : Une résistance linéaire constante de 100 Ω .

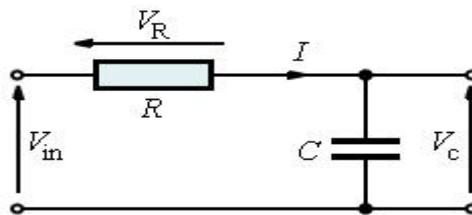


Fig II. 9 Circuit RC montrant l'impact de la modélisation de la capacité non-linéaire

On considère que la capacité C suit successivement trois comportements différents. Le premier est donné par l'expression d'une capacité linéaire (C_0), le deuxième est donné par l'expression d'une capacité non linéaire conventionnelle (II.11) [9], (C_1) et finalement le dernier est donné par l'équation proposée dans ce paragraphe (II.17) et que nous utiliserons par la suite, (C_2). Pour les valeurs des paramètres de ces capacités, nous utilisons les mêmes paramètres que ceux de la capacité C_{DS} d'un MOSFET de puissance.

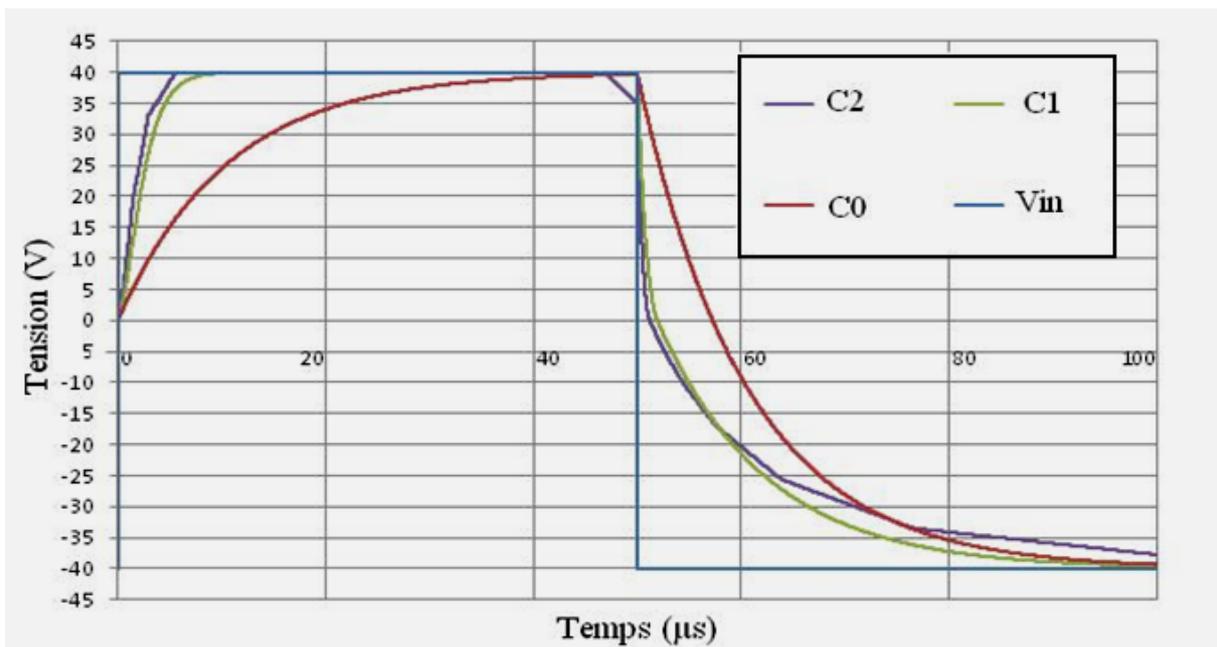


Fig II. 10 Comparaison entre les différentes formulations de la capacité non linéaire

La figure II.10 montre le résultat de cette simulation avec les trois formulations des capacités. Les deux formulations de capacité non-linéaire donnent une réaction plus rapide que celle utilisant la formulation d'une capacité linéaire.

II.2. Diode structurelle

La modélisation du comportement électrique thermosensible de la diode structurelle est prise en compte en considérant quatre modes de fonctionnement principaux ; l'état passant, l'état bloqué, la commutation et l'avalanche.

Dans ce paragraphe nous allons traiter les trois premiers modes, l'avalanche sera détaillée dans un paragraphe ultérieur.

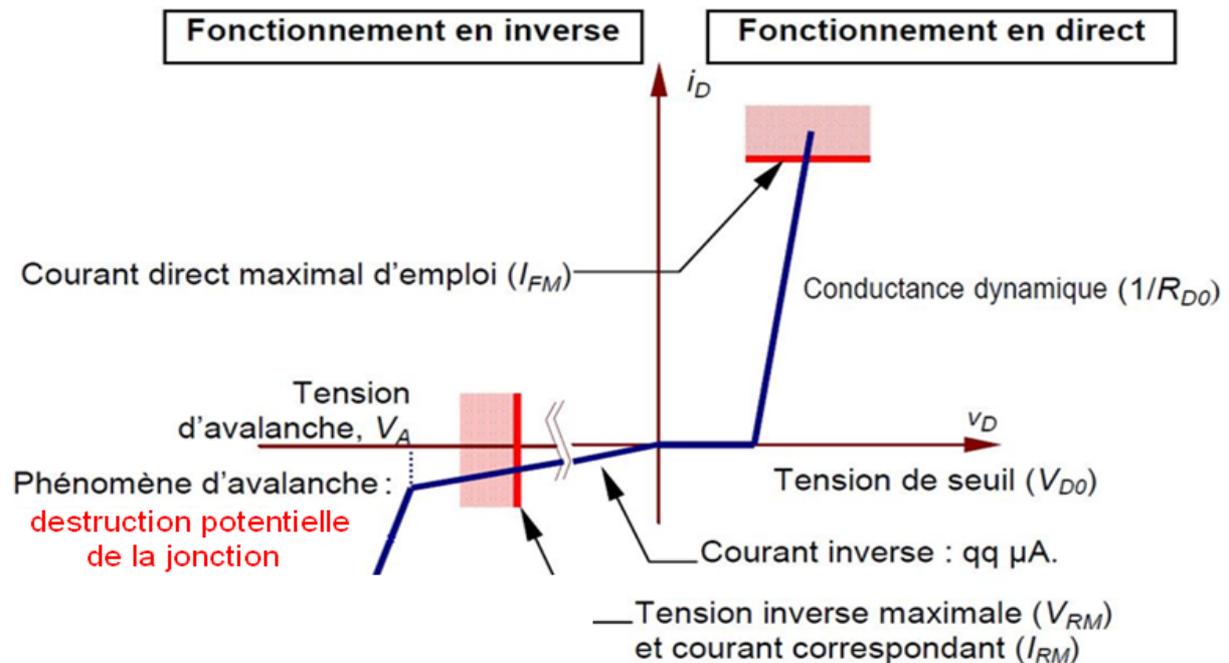


Fig II. 11 Caractéristiques courant-tension de la diode structurelle

La figure II.11 donne les grandes lignes suivies pour la modélisation électrique thermosensible de la diode de puissance en statique.

II.2.1. Etat passant

L'état passant de la diode structurelle est modélisé par une résistance linéaire qui dépend de la température. Celle-ci représente la résistance dynamique R_{D0} de la diode à l'état passant.

Un point déterminant consiste à faire la distinction entre l'état passant et l'état bloqué. Cette distinction se fait par la tension de seuil V_{D0} . La modélisation de la tension de seuil est faite par une source de tension qui n'est présente qu'à l'état passant.

La résistance de l'état passant et la tension de seuil de la diode sont des paramètres thermosensibles.

II.2.2. Etat bloqué

La modélisation de l'état bloqué consiste à reproduire la tenue en tension et le courant de fuite du composant de puissance. Il faut noter qu'avec l'accroissement de la température la modélisation du courant de fuite prend plus d'importance devant celle de la tension de claquage. En effet, comme on a montré dans le premier chapitre la tension de claquage qui est la tension maximale que le composant peut tenir, augmente avec la température (ce qui est avantageux), de même le courant de fuite augmente (ce qui peut devenir désastreux).

La méthode la plus simple pour prendre en compte ces phénomènes, est d'utiliser une conductance de faible valeur G_{OFF} qui varie avec la température.

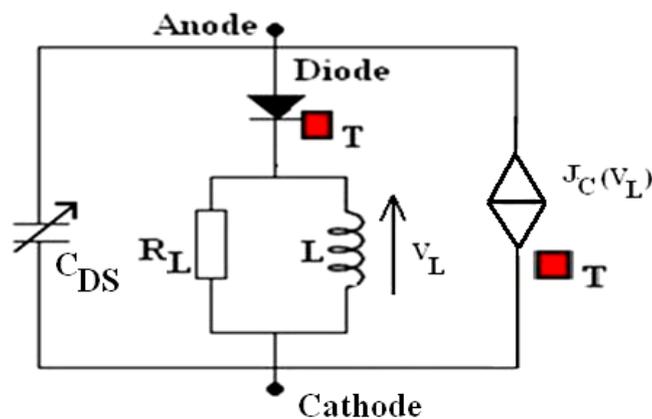


Fig II. 12 Modèle de la diode structurelle

II.2.3. Commutation (régime de commutation, IRRM, progressivité du courant)

En se basant sur le modèle de la diode développé par [56] et plus particulièrement sur la partie traitant de la modélisation du recouvrement inverse, nous avons développé un modèle électrique thermosensible de la diode structurelle.

Ce modèle comporte les éléments suivants :

- Une résistance de faible valeur R_L
- Une inductance de faible valeur L
- Un générateur de courant commandé en tension J_C qui traduit l'effet de la capacité de diffusion en régime transitoire uniquement
- Une capacité C_{DS} qui représente la capacité de transition
- Une diode quasi-idéale avec des caractéristiques linéarisées par morceaux apportant une tension de seuil V_{D0} et une résistance dynamique R_{D0} .

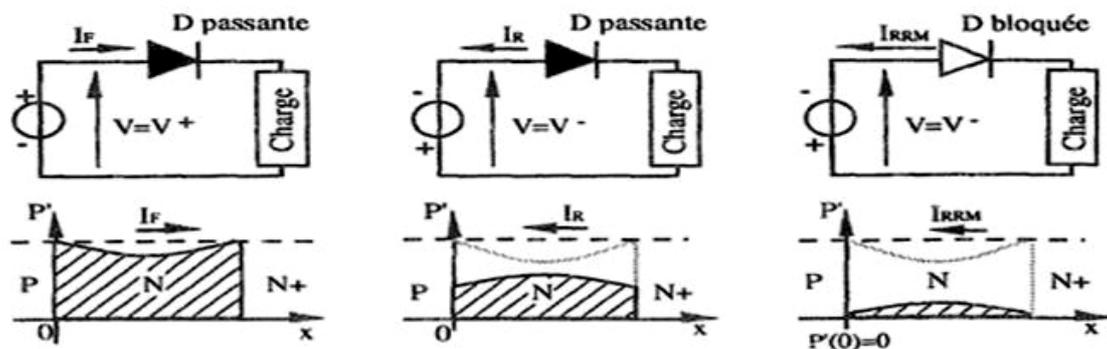


Fig II. 13 Changement de polarité du générateur et concentration des porteurs excédentaires (P') lors du blocage d'une diode PIN.

Un petit rappel sur le courant de recouvrement inverse maximal I_{RRM} et sur la progressivité du recouvrement est important pour bien justifier la méthode de modélisation choisie. Le courant I_{RRM} résulte des charges stockées dans la zone intrinsèque de la diode (Fig II.13). Un facteur très important qui influe sur l'intensité du I_{RRM} est la vitesse de blocage de la diode, autrement dit la pente di/dt du courant d'anode au blocage.

On trouve le terme, di/dt dans l'équation électrique d'une inductance :

$$V_L = L \cdot \frac{di}{dt} \tag{II.18}$$

La spécificité de ce modèle de diode consiste à utiliser une inductance L , une résistance R_L et une source de courant J_C commandée par la tension V_L développée aux bornes de l'inductance L lorsque l'on impose un régime transitoire au courant d'anode. S'agissant d'un modèle comportemental, L est choisie arbitrairement faible de manière à ne pas développer une tension V_L significativement perturbatrice même pour les valeurs maximales de di/dt qui sont à

prendre en compte. La résistance R_L doit être fixée de manière à introduire une constante de temps L/R_L , cette dernière conditionnera la décroissance exponentielle de $V_L(t)$ au blocage de la diode quasi-idéale et permettra à l'aide de la source de courant contrôlée $J_C(V_L)$ de simuler la progressivité du courant lors du recouvrement inverse du composant réel.

En vue de fixer les paramètres principaux du modèle, nous partons de la figure II.14 qui représente le schéma équivalent de la diode en régime dynamique passant faisant apparaître la capacité de diffusion C_{JC} et la résistance R_{D0} . Pour les besoins de notre développement, nous avons rajouté l'inductance L dont la valeur peut être choisie arbitrairement faible, les valeurs de L et de R_{D0} sont choisies en respectant l'inégalité II.19.

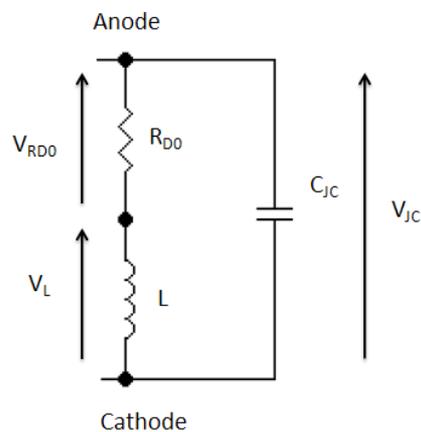


Fig II. 14 Circuit équivalent du modèle de la diode à l'état passant

$$V_L \ll V_{R_{D0}} \quad (II.19)$$

La chute de tension aux bornes de la capacité s'écrit :

$$V_{C_{JC}} = V_{R_{D0}} + V_L \approx V_{R_{D0}} \quad (II.20)$$

Le courant à travers la capacité C_{JC} s'écrit :

$$I_{C_{JC}} = C_{JC} \frac{dV_{JC}}{dt} \approx C_{JC} \frac{dV_{R_{D0}}}{dt} = R_{D0} \cdot C_{JC} \frac{dI_{R_{D0}}}{dt} \quad (II.21)$$

Le courant qui traverse la résistance R_{D0} est le même que celui qui traverse l'inductance L car elles sont en série, donc :

$$I_{C_{JC}} \approx R_{D0} \cdot C_{JC} \frac{dI_L}{dt} = \frac{R_{D0} \cdot C_{JC}}{L} \cdot V_L \quad (\text{II.22})$$

Si l'on revient au modèle de la figure II.12 où la capacité de diffusion est remplacée par une source de courant J_C contrôlée par la tension V_L telle que :

$$I_{JC} = K \cdot V_L \quad (\text{II.23})$$

En égalisant les expressions II.22 et II.23 on voit que le coefficient K s'écrit :

$$K = \frac{R_{D0} \cdot C_{JC}}{L} \quad (\text{II.24})$$

Finalement, en adoptant pour K la valeur donnée dans l'expression II.24, on note que J_C imite le comportement du courant de la capacité de diffusion d'une diode PIN.

La résistance R_L sera choisie de manière à rendre compte, à travers la constante de temps L/R_L , de manière réaliste de la progressivité du courant inverse de la diode réelle lors de son recouvrement inverse.

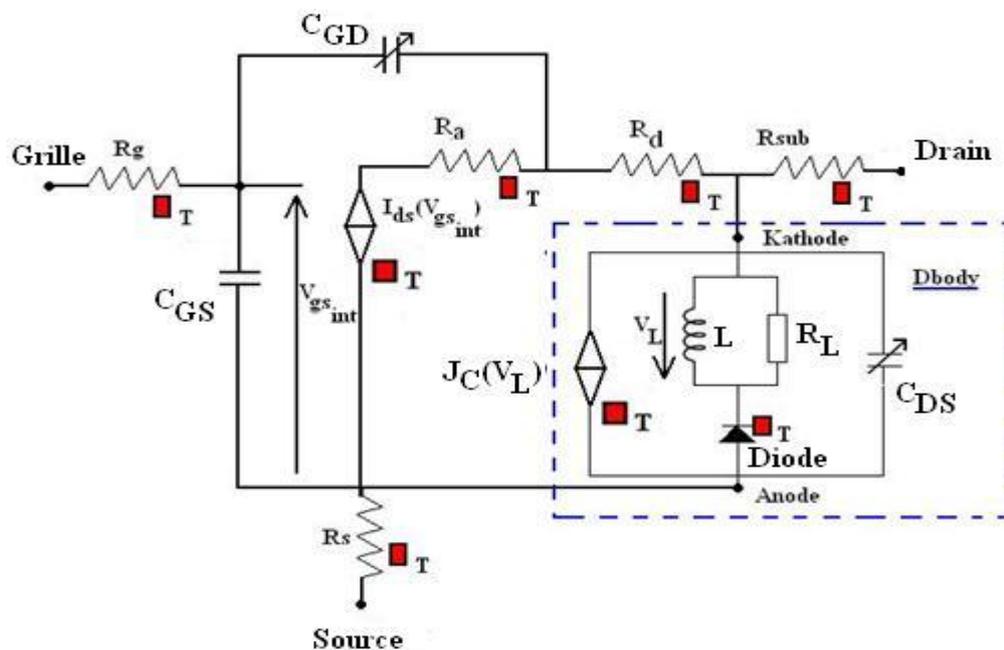


Fig II.15 Le modèle du MOSFET complet avec la diode structurale

Le modèle de la figure II.12 est adopté pour la diode structurelle du transistor MOSFET et ajouté au modèle déjà défini de la figure II.4 afin de former le modèle de la figure II.15 qui définit le modèle complet du MOSFET avec la diode structurelle pour un fonctionnement normale, statique et dynamique (incluant la progressivité de la commutation).

II.3. Méthodes d'extraction des principaux paramètres

Des bancs spécifiques ont été élaborés pour l'extraction de chaque paramètre électrique thermosensible en faisant varier la température de 25°C à 300°C avec un pas de 25°C.

Un testeur paramétrique (HP4142) a été utilisé pour la caractérisation électrique. L'extraction des paramètres statiques et dynamiques du MOSFET a été programmée à l'aide du logiciel IC-CAP [57].

Pour assurer un environnement de température uniforme et stable du composant, nous avons utilisé une étuve.

II.3.1. Tension de seuil et transconductance

La détermination de K_p et de V_{Th} se fait à partir de la caractéristique $I_D = f(V_{GS})$. La configuration de test est la suivante:

- $V_{DS} = 10mV$ (on peut diminuer la tension s'il y a un problème de saturation)
- V_{GS} : Positive et variable (on fait varier la tension de grille entre 0 et 10V)
- $V_S = 0V$ (La source est connectée à la masse)

Il est important d'utiliser la méthode «force-sense» des quatre points, principalement pour le drain et la source afin de ne pas inclure les résistances parasites (des fils, des soudures et des contacts) à la mesure.

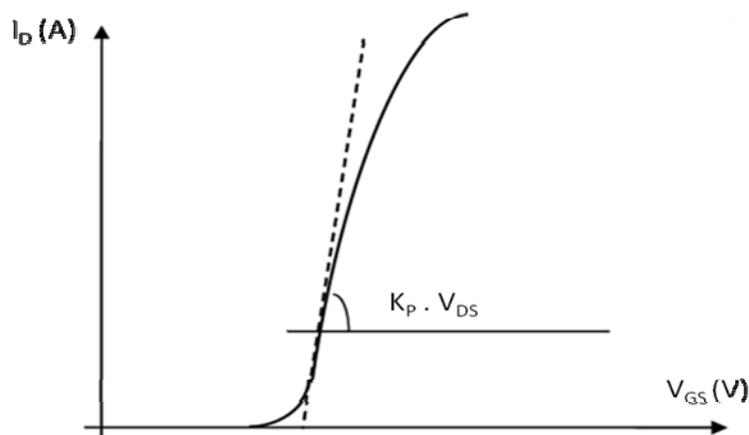


Fig II. 16 Caractéristique de transfert et méthode de détermination des paramètres K_p et V_{Th} .

L'extraction de K_p ce fait à l'aide de la pente (Fig II.16) puisque :

$$K_p = \frac{Pente}{V_{DS}} \quad (II.25)$$

De plus, l'intersection de la tangente (la pente) avec l'axe de la tension V_{GS} nous donne la valeur de la tension de seuil.

II.3.2. Détermination de R_{DSOn}

L'extraction de la résistance à l'état passant R_{DSOn} se fait à partir de la courbe $I_D = f(V_{GS})$ pour $V_{GS} \geq 10V$, il suffit que V_{GS} soit nettement plus grande que la tension de seuil V_{Th} pour assurer que le composant est dans sa zone ohmique, par exemple dans les applications automobile $V_{GS} = 12V$. La valeur de R_{DSOn} est donnée par le programme IC-CAP. Elle est calculée par :

$$R_{DSOn} = \left. \frac{V_{DS}}{I_D} \right|_{V_{GS}=cte} \quad (II.26)$$

II.3.3. Méthodes d'extraction des paramètres dynamiques

L'extraction des valeurs internes des capacités inter-électrodes : C_{GS} , C_{DS} , C_{GD} peut se faire en utilisant un capacimètre. Nous avons utilisés le modèle HP8284.

Pour mémoire, rappelons que les capacités C_{ISS} , C_{OSS} et C_{RSS} représentent respectivement :

C_{ISS} : Capacité d'entrée avec sortie en court-circuit

C_{OSS} : Capacité de sortie avec entrée en court-circuit

C_{RSS} : Capacité de transfert grille-drain

Avec ces définitions, ces grandeurs représentent les combinaisons suivantes :

$$C_{ISS} = C_{GS} + C_{GS} \quad (II.27)$$

$$C_{OSS} = C_{GD} + C_{DS} \quad (II.28)$$

$$C_{RSS} = C_{GD} \quad (II.29)$$

La détermination des paramètres C_{j0} , V_j et m est présentée dans la suite, Le paramètre C_{j0} des capacités C_{GD} et C_{DS} est déduit directement :

$$C_{j_0} = C_{RSS}(0) \quad (\text{II.30})$$

$$C_{j_0} = C_{OSS}(0) - C_{RSS}(0) \quad (\text{II.31})$$

Le report des quantités $1/C_{DS}$ pour la capacité C_{DS} et $1/C_{GD}$ pour la capacité C_{GD} respectivement en fonction de V_{DS} et V_{DG} en échelle logarithmique, nous permet de déterminer théoriquement le coefficient de gradualité d'une diode.

$$m \cdot \ln \left(1 + \frac{V_{DG}}{V_j} \right) = \ln \left(\frac{C_{j_0}}{C_{GD}} \right)$$

(II.32)

$$m \cdot \ln \left(1 + \frac{V_{DS}}{V_j} \right) = \ln \left(\frac{C_{j_0}}{C_{DS}} \right) \quad (\text{II.33})$$

Connaissant m et C_{j0} , on peut en déduire la valeur de la tension de diffusion V_j pour des tensions V_{DG} et V_{DS} arbitraires, par application des relations suivantes :

$$V_j = \frac{V_{DG}}{\left(\frac{C_{j_0}}{C_{GD}} \right)^{\frac{1}{m}} - 1} \quad (\text{II.34})$$

$$V_j = \frac{V_{DS}}{\left(\frac{C_{j_0}}{C_{DS}} \right)^{\frac{1}{m}} - 1} \quad (\text{II.35})$$

II.3.4. Méthodes d'extraction des paramètres de la diode

II.3.4.1. Résistance à l'état passant R_{D0} et tension de seuil V_{D0}

En traçant la caractéristique de la diode à l'état passant, on peut facilement extraire la résistance à l'état passant et la tension de seuil. Il suffit juste de tracer la tangente de la courbe pour un niveau de courant donné. L'intersection de la tangente avec l'axe de la tension nous donne la tension de seuil et par la pente on extrait R_{D0} , tel que :

$$pente = \frac{1}{R_{D0}} \quad (II.36)$$

II.3.4.2. Les paramètres du recouvrement inverse (K, L, R_L)

En régime dynamique, on a besoin de déterminer trois paramètres (K, L, et R_L). C'est l'extraction du paramètre K pour le recouvrement inverse qui nécessite la mise en œuvre de mesures, alors que les paramètres R_L et L peuvent être choisis en respectant la condition donnée par l'expression (II.19). L'extraction de K se fait en observant le pic du courant I_{RRM} en utilisant l'équation.

$$K = \frac{I_{RRM}}{V_L} \quad (II.37)$$

Où, I_{RRM} : Paramètre physique mesuré expérimentalement.

V_L : Tension calculée en utilisant II.18.

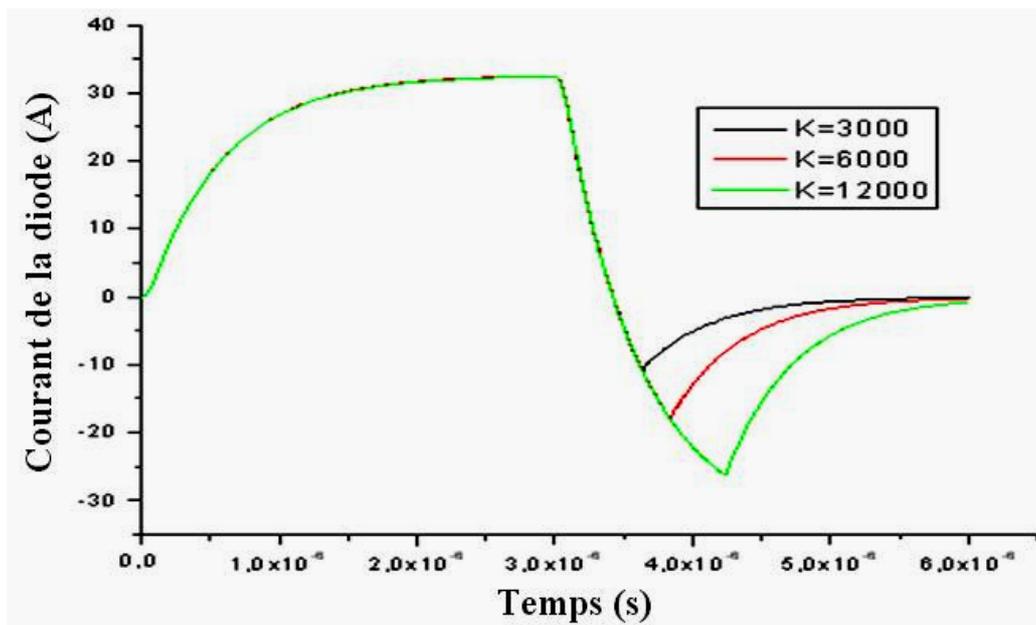


Fig II. 17 Influence du paramètre K sur le courant de recouvrement inverse.

Les figures II.17 et II.18 donnent des exemples de l'influence du paramètre K en utilisant le modèle de la figure II.12.

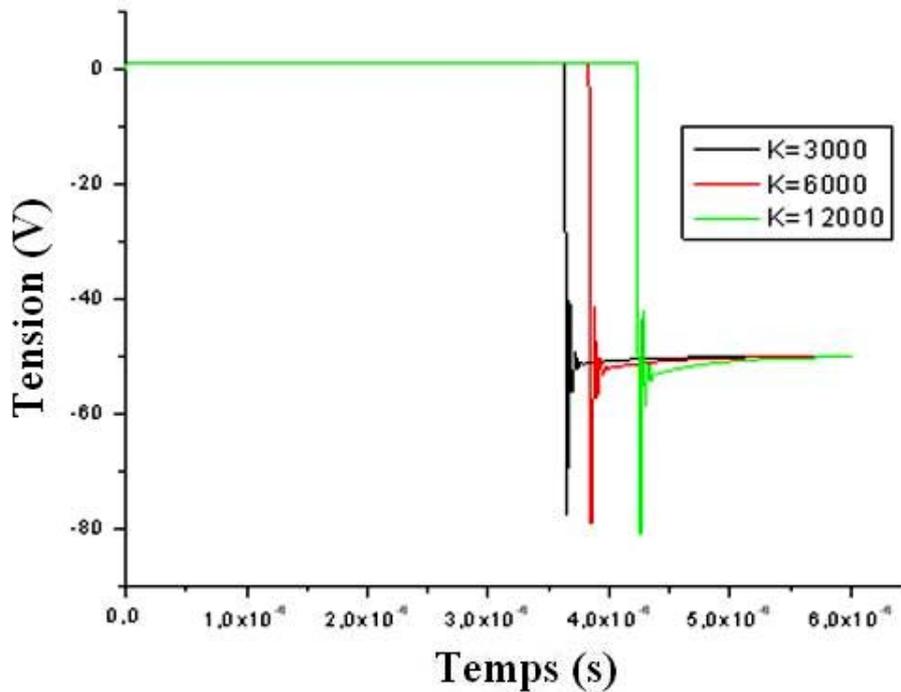


Fig II. 18 Influence du paramètre K sur la tension lors du recouvrement inverse.

En toute rigueur le paramètre K dépend de la température, et comme le modèle est un modèle comportemental nous n'avons pas de critère physique pour déterminer cette dépendance. La variation de ce paramètre en fonction de la température peut toutefois être déterminée expérimentalement. A titre d'exemple, la figure II.17 montre comment une variation de K en fonction de la température permettrait de traduire l'effet de la température sur le transitoire de recouvrement inverse de la diode.

II.4. Modélisation des mécanismes limitatifs

La modélisation du comportement électrothermique de l'effet MOSFET seul n'est pas suffisante pour rendre compte de l'ensemble des mécanismes limitatifs auxquels un transistor MOSFET de puissance peut être soumis lorsque sa température de fonctionnement est élevée. Dans ce qui suit, nous allons considérer ces principaux mécanismes limitatifs en nous référant aux limites imposées par l'aire de sécurité statique du composant.

L'aire de sécurité statique délimite le domaine des points de fonctionnement électrique du plan (I_D , V_{DS}) qui peuvent être imposés au composant en régime permanent dans des conditions de refroidissement spécifiées. La figure II.19 donne l'allure générale (en échelles logarithmiques) de l'aire de sécurité statique que présente un transistor MOSFET à canal N standard. On peut y reconnaître les limites suivantes :

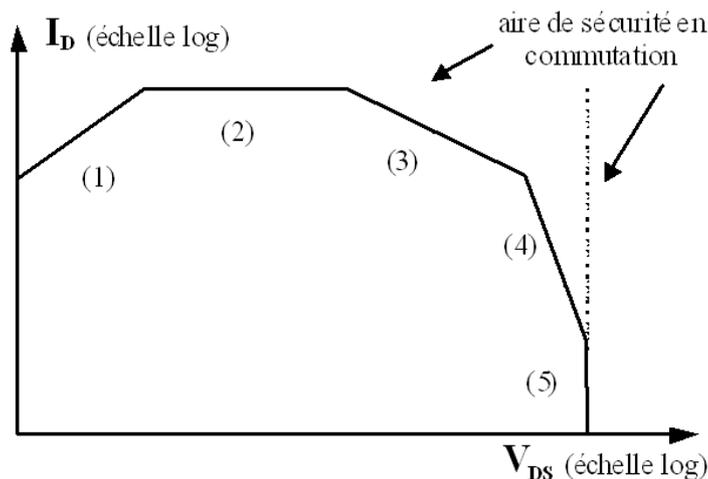


Fig II. 19 Aires de sécurité statique et en commutation pour un transistor MOSFET

Zone (1) : limite imposée au courant de drain par la résistance R_{DSOn} sous faible valeur de la tension drain-source, dans cette région le courant de drain ne peut dépasser la valeur maximale $I_{Dmax} = V_{DS}/R_{DSOn}$.

Zone (2) : limite maximale du courant admissible dans le fil de connexion de la source, en effet le fil de connexion est souvent bien plus chaud que la puce elle-même. En dépassant la limite imposée, ce fil de connexion risque de fondre.

Zone (3) : limite maximale imposée par l'hyperbole de dissipation de puissance maximale compatible avec le respect de la température maximale de jonction T_{Jmax} pour une température

de boîtier T_C définie. En zone (3) le courant de drain I_D et la tension V_{DS} sont liés par la relation : $I_D V_{DS} = (T_{Jmax} - T_C) / R_{thJC}$.

Zone (4) : le lieu de basculement en second claquage qui aux fortes valeurs du courant de drain est principalement caractérisé par le retournement localisé du transistor bipolaire NPN compris dans la structure du transistor MOSFET.

Zone (5) : la tension de claquage de la jonction drain-substrat qui correspond à la valeur ultime de la tension qui peut être appliquée au dispositif.

Du point de vue de la stabilité électrothermique, c'est la zone (4) qui est la plus critique. Les mécanismes de défaillance, qui y prennent naissance, sont initiés par des points chauds et conduisent habituellement au second claquage thermique qui est un mécanisme destructif. En plus, ces phénomènes localisés peuvent être engendrés avec le vieillissement des composants car la répartition de la température n'est plus uniforme. Cela dit, on peut avoir un déclenchement du bipolaire parasite sur quelques cellules.

Pour certaines conditions de fonctionnement ou lorsque le composant montre des signes de vieillissement, l'aire de sécurité SOA peut ne plus suffire comme garantie de bon fonctionnement. En effet, l'aire de sécurité SOA porte sur les formes d'ondes globales, mais ignore les phénomènes locaux qui peuvent se développer dans certaines conditions. Une répartition fortement non uniforme (apparition de points chauds) ou une densité du courant mal répartie peuvent conduire le fonctionnement de certaines cellules en dehors de l'aire de sécurité SOA et entraîner des dysfonctionnements graves. Il est donc impératif, s'il l'on souhaite développer un modèle pour l'analyse de la fiabilité que celui-ci tienne compte des phénomènes limitatifs locaux.

Une modélisation électrothermique fine incluant la prise en compte des phénomènes parasites devrait nous aider à comprendre le déroulement des défaillances des MOSFETs de puissance et à identifier les paramètres qui influencent les phénomènes liés directement à la fiabilité des MOSFETs de puissance.

Dans ce paragraphe nous allons montrer comment nous avons modélisé les phénomènes de l'avalanche et du second claquage des transistors MOSFET basse tension et comment nous avons pris en compte leur dépendance de la température.

II.4.1. Fonctionnement en avalanche

Un composant MOSFET de puissance se met en avalanche quand la tension V_{DS} dépasse la tension claquage de sa diode de structure. Le modèle qui prend en compte ce fonctionnement limite doit considérer le courant d'avalanche et le facteur de multiplication par avalanche M . Il faut noter que ces deux paramètres dépendent de la température.

La formulation empirique de Miller [58] permet de calculer le facteur de multiplication par avalanche M à l'aide de l'expression suivante :

$$M = \frac{1}{1 - \left(\frac{V}{V_{BR}}\right)^m} \quad (\text{II.38})$$

Le courant d'avalanche est fortement lié à ce paramètre M . En effet, quand le MOSFET est à l'état bloqué la diode supporte la tension et un courant de fuite s'établit. Par contre quand la tension V_{DS} est supérieure à la tension de claquage les porteurs mis à vitesse limite par un champ électrique très fort créent des paires électrons-trous par impact sur les atomes du réseau. Ces derniers sont eux aussi portés rapidement à vitesse limite et créent des paires électrons-trous supplémentaires, c'est ainsi que prend naissance le phénomène d'avalanche qui pour un électron qui pénètre dans la zone de transition génère M paires électrons-trous dans cette dernière.

Dans ce cas, le courant d'avalanche I_A s'écrit :

$$I_A = (M - 1)I_D \quad (\text{II.39})$$

Pour une structure MOSFET ordinaire (non protégée) le terme I_D représente le courant total du MOSFET. C'est-à-dire le courant du canal I_{Ch} et le courant de fuite de la diode de structure I_{fuite} .

$$I_D = I_{Ch} + I_{fuite} \quad (\text{II.40})$$

Dans le cas du transistor MOSFET, nous adoptons l'expression du facteur de multiplication par avalanche proposée par Miller qui s'écrit :

$$M = \frac{1}{1 - \left(\frac{V_{DS} - V_{Dsat}}{V_{DBR}} \right)^m} \quad (\text{II.41})$$

Où

V_{DS} : est la tension drain-source du composant MOSFET

V_{Dsat} : est la tension de saturation du composant MOSFET

V_{DBR} : est la tension de claquage du composant MOSFET

La modélisation de ce phénomène se fait par une source de courant non linéaire I_A d'avalanche telle que :

$$I_A = (M - 1)I_{fuite} \quad (\text{II.42})$$

Nous avons négligé l'influence du courant du canal sur le courant d'avalanche car pour les composants MOSFET durcis vis-à-vis de l'avalanche, le courant de canal n'est soumis que faiblement à l'avalanche et a donc une moindre importance dans le courant d'avalanche total qui ne concerne que la diode de structure. C'est donc le courant de fuite de cette diode qui pilotera essentiellement le courant d'avalanche.

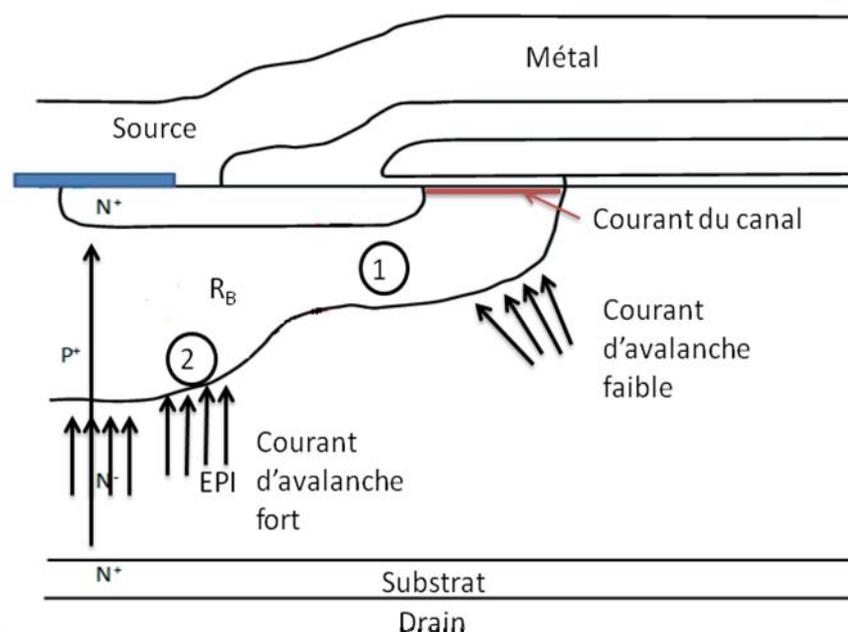


Fig II. 20 Distinction et localisation du courant d'avalanche fort et courant d'avalanche faible.

La figure II.20 montre la localisation où le phénomène d'avalanche risque à se reproduire. Deux zones ont ce risque, la zone 2 qui possède une diode à avalanche contrôlé, c'est à elle d'encaissé le courant d'avalanche fort, par contre la zone 1 claqué avec un courant d'avalanche faible, ce qui justifie notre approximation pour l'équation de courant d'avalanche.

Un point intéressant sur la modélisation est l'expression de M.

Supposant que :

$$\Psi = \left(\frac{V_{DS} - V_{Dsat}}{V_{DBR}} \right)^m \quad (\text{II.43})$$

Le principal inconvénient de la formulation de M découle de la singularité de l'expression lorsque la tension de claquage est atteinte.

Dans ces conditions, la valeur de Ψ tend vers 1 et le dénominateur de l'expression tend vers 0. La variation de M est donc extrêmement rapide pour les tensions proches de la tension de claquage, ce qui peut conduire à des problèmes de convergence du calcul numérique.

L'aspect le plus pénalisant pour la stabilité des calculs provient cependant du changement de signe de l'expression de M, lorsque Ψ devient supérieur à 1. La solution que nous proposons permet de résoudre ces problèmes sans augmenter le temps de calcul et sans dégrader la précision.

Afin, d'éliminer le changement de signe pour $\Psi > 1$, nous pouvons approximer l'équation de M au moyen de son développement limité qui est déjà publié dans [59]:

$$M \approx \sum_{j=0}^{Nb} (\Psi)^j \quad (\text{II.44})$$

Avec Nb le nombre de termes.

On remarque que ce développement correspond à la somme des Nb termes d'une suite géométrique dont la raison est Ψ , ce qui conduit à:

$$M \approx \frac{1 - \Psi^{Nb+1}}{1 - \Psi} \quad (\text{II.45})$$

Cette dernière expression présente d'excellentes propriétés pour assurer la convergence et la précision du calcul. Sa valeur est strictement positive quel que soit Ψ , elle est en fait supérieure à 1. Elle n'est pas définie pour $\Psi = 1$, mais les limites à gauche et à droite de ce point sont identiques et ont pour valeur $(Nb+1)$. Ainsi, la fonction est presque continue autour du point singulier, ce qui assure l'absence de tout problème de convergence au voisinage de ce point. La probabilité de tomber sur le point singulier lors des calculs numériques (arithmétique à virgule flottante) est infiniment faible. Toutefois, nous pouvons prévenir cette éventualité par un test conditionnel attribuant la valeur $(Nb+1)$ à M si Ψ est exactement égal à 1,0. La figure II.21 donne les représentations de $(M-1)$ obtenues à partir des fonctions (II.41) et (II.46) pour $Nb = 100$, en fonction de la tension appliquée normalisée par rapport à la tension de claquage. L'accord entre les deux expressions est parfait pour les valeurs de $(M-1)$ inférieures à 10.

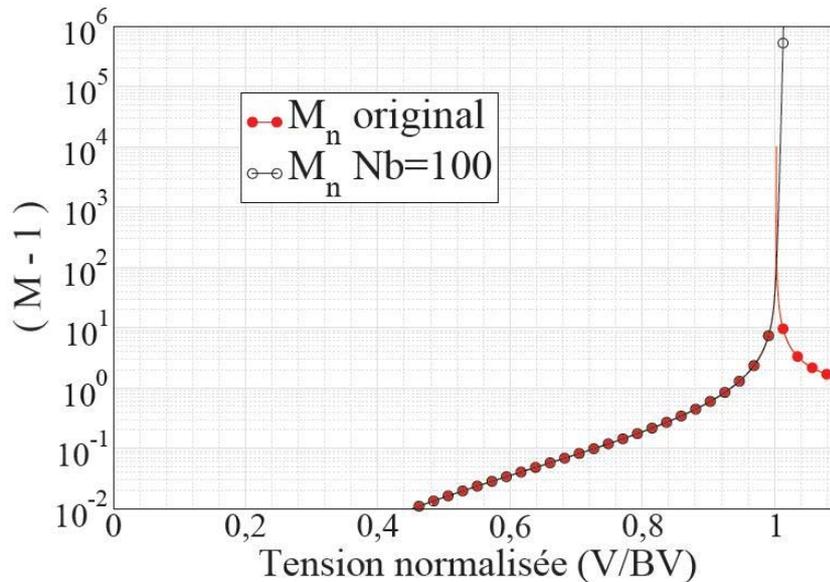


Fig II. 21 Variation de $(M-1)$ en fonction de la tension appliquée normalisée par rapport à la tension de claquage [59].

Le choix du nombre de termes (Nb) repose sur un compromis entre la précision et la bonne convergence des calculs du claquage par avalanche. Plus Nb est élevé, plus la précision est grande mais aussi plus la pente de la courbe au voisinage de la tension de claquage est importante ce qui pénalise la convergence. Une valeur de 100 pour Nb assure un bon compromis.

II.4.2. Retournement du transistor bipolaire parasite (Snapback)

Le transistor MOSFET de puissance est caractérisé par une valeur maximale de la tension drain-source V_{DBR} qui peut lui être appliquée.

En effet, considérons la cellule de base d'une structure MOSFET vertical à canal N classique représenté dans la figure II.22.

Dans ce type de structure, la source N^+ et le substrat P sont maintenus en court-circuit par l'intermédiaire de la métallisation de source et la tension drain-substrat est bloquée par la zone de charge d'espace qui se développe autour de la jonction métallurgique drain-substrat.

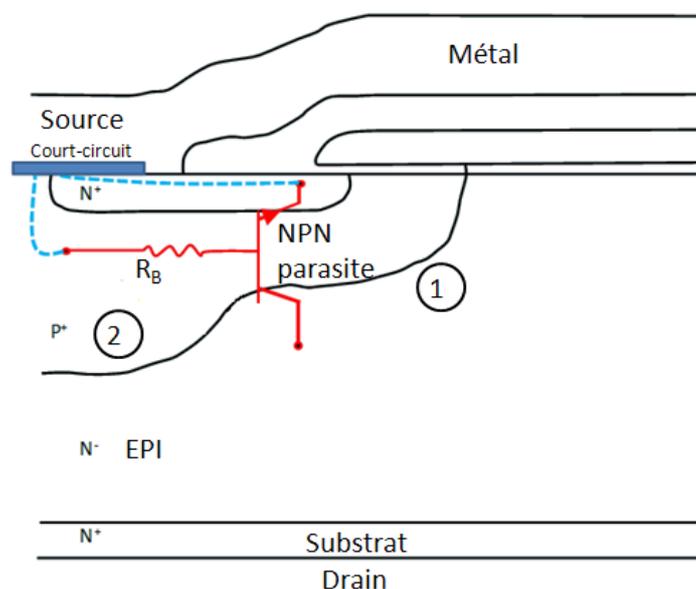


Fig II. 22 Localisation du transistor bipolaire parasite d'un MOSFET de puissance

La structure technologique du transistor MOSFET dissimule une structure de transistor bipolaire parasite NPN dont la base et l'émetteur sont court-circuités par la résistance répartie R_B de la région P du substrat située sous le caisson N^+ qui fait office de source, d'où le schéma électrique complet du transistor MOSFET de la figure II.23.

Lorsque la tension drain-source appliquée au MOSFET devient voisine de la tension de claquage de la jonction drain-substrat, l'existence de ce transistor bipolaire structurel parasite induit des phénomènes qui sont de nature à affecter la robustesse de la structure MOSFET.

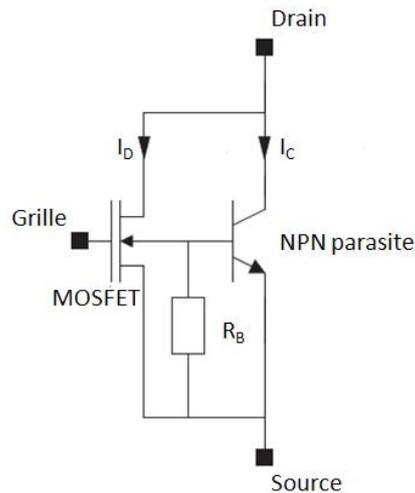


Fig II. 23 Schéma électrique interne d'un transistor de puissance MOSFET

II.4.2.1. Le transistor bipolaire NPN auto-polarisé

Pour en faire l'inventaire, il n'est pas inutile de faire en suivant quelques rappels sur le comportement d'un transistor bipolaire NPN fonctionnant en régime d'avalanche.

La figure II .24 représente un transistor bipolaire NPN en configuration émetteur commun avec une jonction émetteur-base désactivée par la résistance R_B qui la lie à l'émetteur.

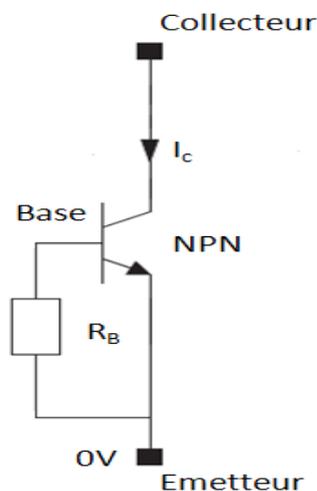


Fig II. 24 Transistor bipolaire NPN auto-polarisé en configuration émetteur commun.

La figure II.25 donne l'allure de la caractéristique courant-tension pour un transistor bipolaire NPN dont la jonction base-émetteur est soit en circuit ouvert soit court-circuitée par une résistance externe R_B . Lorsque le circuit de base est ouvert, la tension V_{CE0} maximal que le transistor peut supporter (encore appelée tension de maintien) est en général bien inférieur à la tension de claquage $V_{(BR)CB}$ de la jonction collecteur-base.

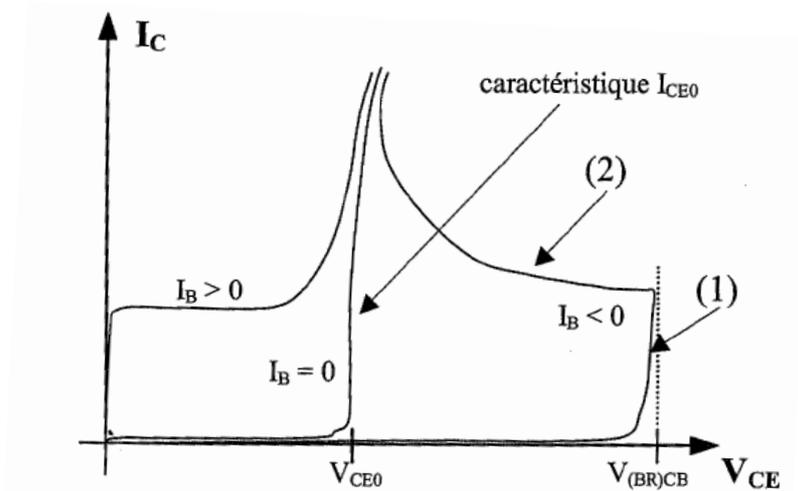


Fig II. 25 Allure des caractéristiques $I_C(V_{CE})$ en régime d'avalanche

Ceci peut s'expliquer aisément en considérant les équations de fonctionnement suivantes :

$$I_C = M(\alpha I_E + I_{C_0}) \quad (\text{II.46})$$

$$I_E = I_C + I_B \quad (\text{II.47})$$

(II.47) et (II.48) nous donne :

$$I_C = \frac{M}{1 - M\alpha} (\alpha I_B + I_{C_0}) \quad (\text{II.48})$$

Où I_C , I_B et I_E désignent les courants de collecteur, de base et d'émetteur respectivement, M est le facteur de multiplication par avalanche dans la zone de charge d'espace collecteur-base, I_{C_0} est le courant de fuite naturel (hors avalanche pour $M=1$) de la jonction collecteur-base polarisée en inverse. α est le gain en courant (en montage base commune, $\alpha = I_C/I_E$) du transistor.

Cette relation montre à l'évidence qu'en l'absence de courant de base ($I_B = 0$) le courant de fuite naturel de la jonction collecteur-base du transistor subit une amplification égale à $M/(1 - M\alpha)$.

Comme le gain α est en général proche de l'unité pour un transistor dont l'émetteur est fortement dopé par rapport à la base ($\alpha \geq 0,9$), la relation (II.49) montre qu'un facteur de multiplication M très modeste ($1 < M \leq 1,1$) suffit pour annuler le dénominateur. Ceci explique l'allure de la caractéristique I_{CE0} reportée sur la figure II.25, le claquage du transistor monté « base ouverte » intervient généralement pour des tensions V_{CE0} qui sont de 2 à 3 fois plus faibles que la tension $V_{(BR)CB}$ qui caractérise le claquage de la jonction collecteur-base.

Lorsqu'une résistance R_{BE} court-circuite la jonction base-émetteur, le courant de trous généré par l'avalanche dans la base du transistor est dans un premier temps dérivé par cette résistance R_{BE} est constituée pratiquement à lui seul le courant de base I_B négatif. Ce courant de base négatif qui traverse la résistance R_{BE} développe une chute de tension V_{BE} égale au produit $R_{BE}I_B$.

En régime de courant de base négatif, la valeur absolue de ce dernier étant en général très grande vis-à-vis de I_{C0} , on peut réécrire la relation (II.49)

Sous la forme :

$$M\alpha \approx \frac{I_C}{I_C + |I_B|} = \frac{I_C}{I_C - I_B} \quad (\text{II.49})$$

II.4.2.2. Mécanisme de retournement

Le bipolaire parasite s'active à la température ambiante si l'une des deux situations suivantes se produit :

- Un courant capacitif est engendré lors d'une variation de la tension drain-source dV/dt .
- Un courant d'avalanche traverse les zones P et P^+ du composant.

(a) Retournement par courant capacitif

Si une rampe de tension est appliquée sur le drain, la chute de potentiel aux bornes de la capacité de déplétion C_{DB} (Fig II.26) varie et un courant capacitif I_2 circule dans la structure. L'équation courant-tension dans une telle capacité s'écrit :

$$I_2 = C_{DB} \cdot \frac{dv}{dt} \quad (\text{II.50})$$

Comme la capacité C_{DB} est en série avec la résistance R_B alors :

$$V_{BE} = I_2 \cdot R_B \quad (\text{II.51})$$

Le bipolaire parasite est inactif tant que la chute de tension de V_{BE} est inférieure à tension de seuil de la jonction Emetteur-base V_{BE0} (proche de 0.7 Volt).

$$\frac{dV}{dt} = \frac{V_{BE0}}{R_B \cdot C_{DB}} \quad (\text{II.52})$$

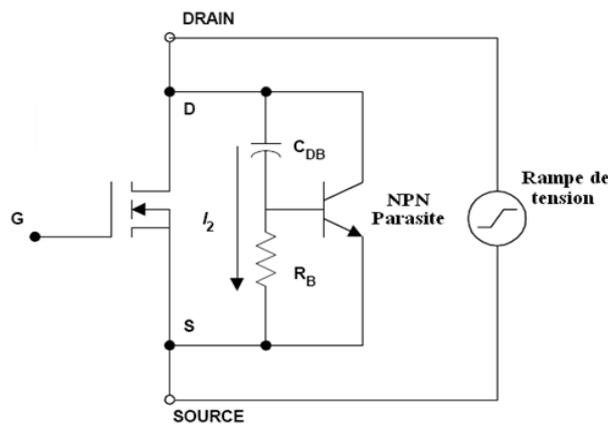


Fig II. 26 Circuit équivalent du MOSFET de puissance avec le bipolaire parasite en montrant le courant capacitif.

Dans notre cas d'étude, où l'on considère des MOSFETs basse tension, il est très difficile d'avoir un retournement provoqué par un courant capacitif, surtout si on travaille à des tensions inférieures à 100V.

Par conséquent, ce phénomène n'a pas été pris en compte dans le modèle développé.

(b) Retournement par un courant d'avalanche

Si le MOSFET fonctionne avec une tension V_{DS} très proche de la tension de claquage V_{DBR} , dans la zone de charge d'espace « substrat P - drain N⁻ » des paires électrons-trous sont créés, et un courant de trous traverse la zone P et P⁺ (zone symbolisée par la résistance R_B). La chute de potentiel dans cette résistance va augmenter au fur et à mesure que le courant d'avalanche augmente, jusqu'au moment où la chute de tension V_{BE} atteint la tension de seuil de la jonction base-émetteur du bipolaire parasite. Dans ce cas, le transistor bipolaire parasite se met à conduire.

(c) Le rôle aggravant de la température

Le retournement (snapback) est le mécanisme bipolaire le plus dangereux pour les composants de puissance (MOS et IGBT...) L'augmentation de la température agit sur tous les éléments de ce phénomène.

- Elle augmente le courant de fuite
- Elle abaisse la tension de seuil de la jonction base-émetteur du NPN parasite.
- Elle augmente la résistance R_B .
- Le gain en courant du bipolaire parasite augmente.

Dans ce cas, l'augmentation de la température, même si elle est locale, favorise le déclenchement de la structure bipolaire parasite.

II.4.2.3. Dispositif de protection classique : Diode à avalanche contrôlée

Les fabricants utilisent une solution technologique pour protéger le composant de puissance MOSFET contre le retournement du bipolaire parasite. Elle consiste à épaissir la zone P (voir zone 2 de la figure II.20) et à augmenter le dopage. Ceci fait que la zone 2 de la figure II.20 crée ce qu'on appelle une diode à avalanche contrôlée. Cette diode est conçue de manière à partir en avalanche en volume en suivant un chemin vertical qui évite que ce courant ne passe à travers la résistance R_B et ne déclenche le bipolaire parasite.

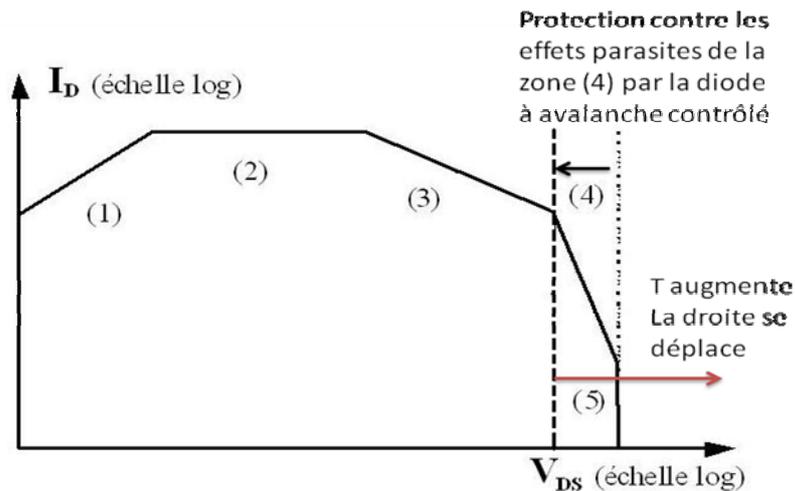


Fig II. 27 La zone de sécurité SOA et la protection par une diode à avalanche contrôlée.

Par conséquent, la limite d'avalanche (5) (voir figure II.19) se place avant la limite (4) qui correspond à l'apparition des phénomènes de « snapback ».

Malheureusement, cette technique perd de son efficacité à haute température. En effet, l'augmentation de la température fait croître la tension de claquage de la diode, et elle augmente la résistance R_B tout en diminuant la tension de seuil de la jonction base-émetteur du bipolaire parasite. La figure II.27 montre la limite de protection contre les effets parasites de la zone 4 à la température ambiante par contre cette limite a tendance de se déplacer vers les tensions plus fortes quand la température augmente, car tout simplement le coefficient de la température de la tension d'avalanche est positif. Donc la zone 4 va réapparaître sur le schéma de la zone de sécurité SOA à haute température et les risques d'un retournement bipolaire se retrouvent de nouveau.

Comme à basse température la diode structurelle à avalanche contrôlée masque le risque de retournement ("snapback") du transistor bipolaire parasite contenu dans le MOSFET, un modèle de retournement "snapback" en basse température n'a pas d'intérêt. Par contre à haute température cette diode à avalanche contrôlée ne protège plus le MOSFET et le retournement du transistor bipolaire parasite présente un vrai danger.

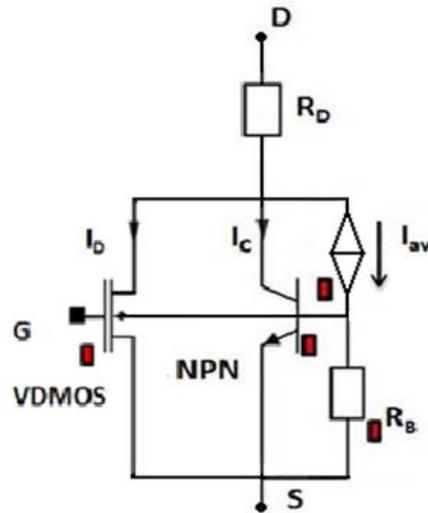


Fig II. 28 Le modèle du MOSFET avec le modèle du snapback

II.4.2.4. Le modèle de retournement du MOSFET (Snapback)

Le modèle de retournement est composé de trois éléments principaux.

- Une source de courant qui représente la multiplication par avalanche.
- Un transistor NPN.
- Une résistance R_B

La source de courant d'avalanche utilisée pour le modèle de retournement est similaire à celle déjà décrite dans le paragraphe II.2.1 avec comme différence l'ajout du courant de collecteur du transistor NPN parasite dans l'équation principale du courant de la source.

$$I_A = (M - 1)(I_D + I_C) \quad (\text{II.53})$$

Pour le transistor bipolaire on utilise les équations d'Ebers-Moll [60].

Il est très important de mentionner que tous les éléments du modèle de retournement dépendent de la température, comme nous l'avons expliqué dans le paragraphe précédent. Le modèle de la figure II.28 doit rendre compte à la fois du comportement en avalanche de la diode structurelle dans la gamme des températures où cette dernière protège efficacement le transistor MOS contre le retournement bipolaire, ainsi que pour les températures plus élevées où ceci n'est plus le cas. Pour obtenir ce résultat sans alourdir le modèle, compte tenu du fait que la

diode structurelle présente une zone d'avalanche préférentielle dans la région P⁺ du substrat aux températures normales de fonctionnement (< 150°C), nous considérerons que la résistance R_B est négligeable aux basses températures (< 150°C) et qu'elle n'est présente qu'aux températures plus élevées pour lesquelles l'avalanche de la région P (région du canal) est également présente. Les variations des principaux paramètres du modèle sont données en suivant.

La tension de claquage est donnée par :

$$V_{DBR} = V_{DBR_0} [1 + \alpha_{BR} (T - T_0)] \quad (\text{II.54})$$

La variation de la résistance R_B, dans la gamme des températures où elle devra être prise en compte, sera donnée par :

$$R_B = R_{B_0} [1 + \alpha_{RB1} (T - T_0) + \alpha_{RB2} (T - T_0)^2] \quad (\text{II.55})$$

Comme nous avons opté pour une simplification du modèle combiné de l'avalanche de la diode structurelle et du phénomène de retournement, le gain β du transistor NPN ne garde pas sa signification physique habituelle et nous ne serons en mesure de proposer une variation de ce dernier en fonction de la température que sur la base de l'expérimentation qui sera développée au chapitre III.

II.4.2.5. Extension du modèle pour les régimes extrêmes

Dans ce paragraphe nous allons montrer les schémas électriques des modèles électriques thermosensibles de la diode et du transistor MOSFET complet.

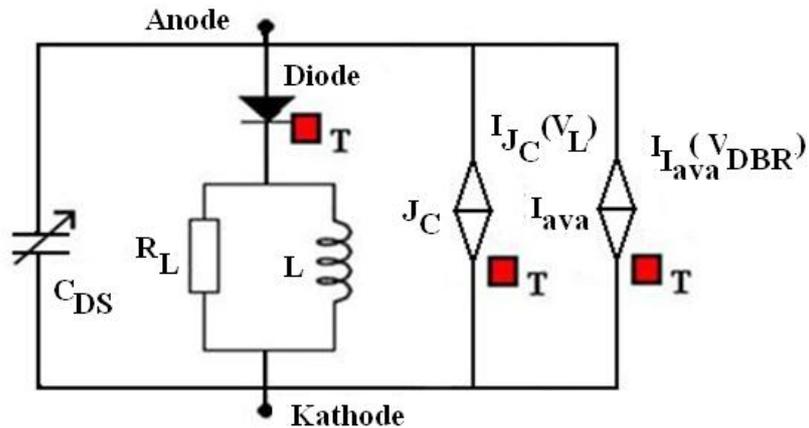


Fig II. 27 le modèle de la diode en régime extrême

La figure II.29 montre le modèle de la diode complet qui englobe les phénomènes suivants :

- L'état passant
- L'état bloqué
- Le courant de recouvrement inverse
- L'avalanche

Le modèle complet du transistor MOSFET est présenté par la figure II.30, ce modèle contient le modèle de la diode structurale sachant que la diode est présentée sans la source d'avalanche. En effet, la source d'avalanche est présentée par le modèle de retournement snapback.

Dans la diode on n'a pas le phénomène du bipolaire parasite par contre dans le MOSFET il y est. Donc le modèle du retournement ajouté englobe les deux phénomènes ensemble, l'avalanche et le retournement qui sont fortement liés de toute façons.

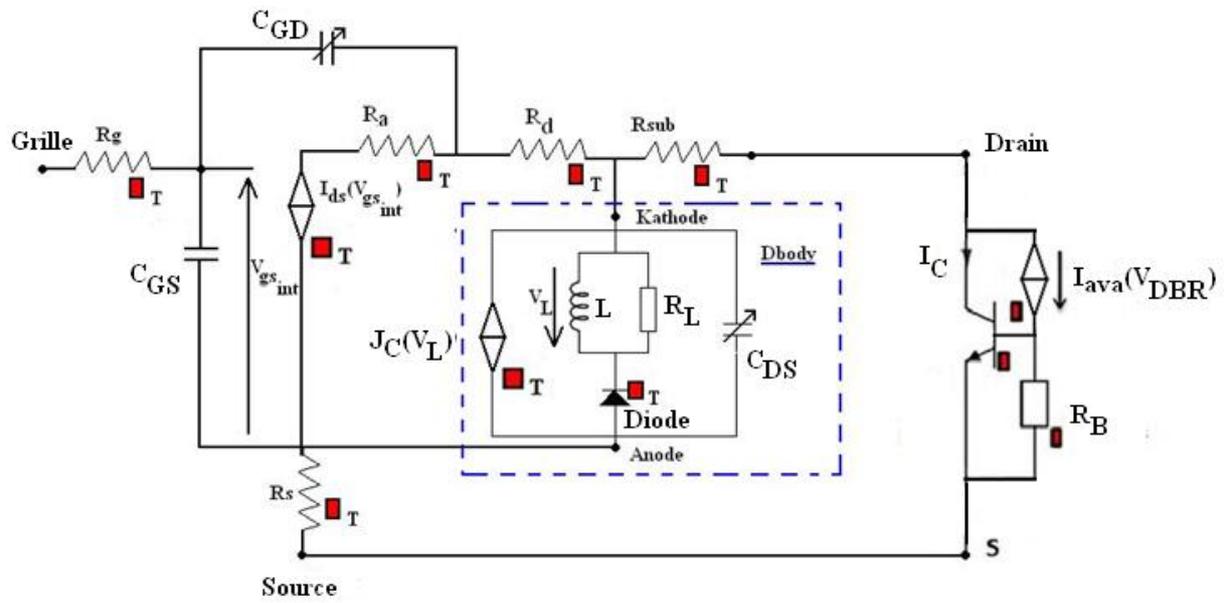


Fig II. 28 Le modèle de MOSFET complet incluant le régime extrême

II.5. Conclusion

Dans ce chapitre nous avons défini des modèles électriques thermosensibles simplifiés pour le transistor MOSFET et sa diode structurelle. Le nombre de paramètres a été réduit par rapport ce qui existe dans la littérature, et un modèle comportemental permettant de traduire la progressivité du recouvrement inverse a été adopté pour la diode. Ce modèle a été choisi pour réaliser un compromis acceptable entre la simplicité et la précision requises.

Les méthodes d'extraction des paramètres et de leur variation en fonction de la température ont été détaillées.

La prise en compte des phénomènes extrêmes (fonctionnement en avalanche et déclenchement du bipolaire parasite) a été prise en compte en ajoutant au modèle de fonctionnement normal du MOSFET un nouveau modèle spécifique permettant de traduire ces phénomènes sans pour autant rendre rédhibitoire la complexité du modèle complet.

Des méthodes de mesures originales (comme celle faisant appel au banc TLP) ont été introduites pour l'extraction des paramètres du fonctionnement en régime extrême. La mise en œuvre pratique de ces méthodes de caractérisation et de validation sera détaillée au chapitre III.

III. Chapitre 3 : Techniques et méthodes de validation expérimentale

Dans ce chapitre nous détaillerons les techniques de mesure qui nous ont permis d'extraire les paramètres pour le modèle du MOSFET de puissance. Nous donnerons les méthodes de mesure et les résultats obtenus. Par ailleurs, lorsqu'il s'agit de mesures pour la validation du modèle développé, nous ferons des comparaisons entre les résultats expérimentaux et ceux donnés par l'utilisation du modèle dans des simulations.

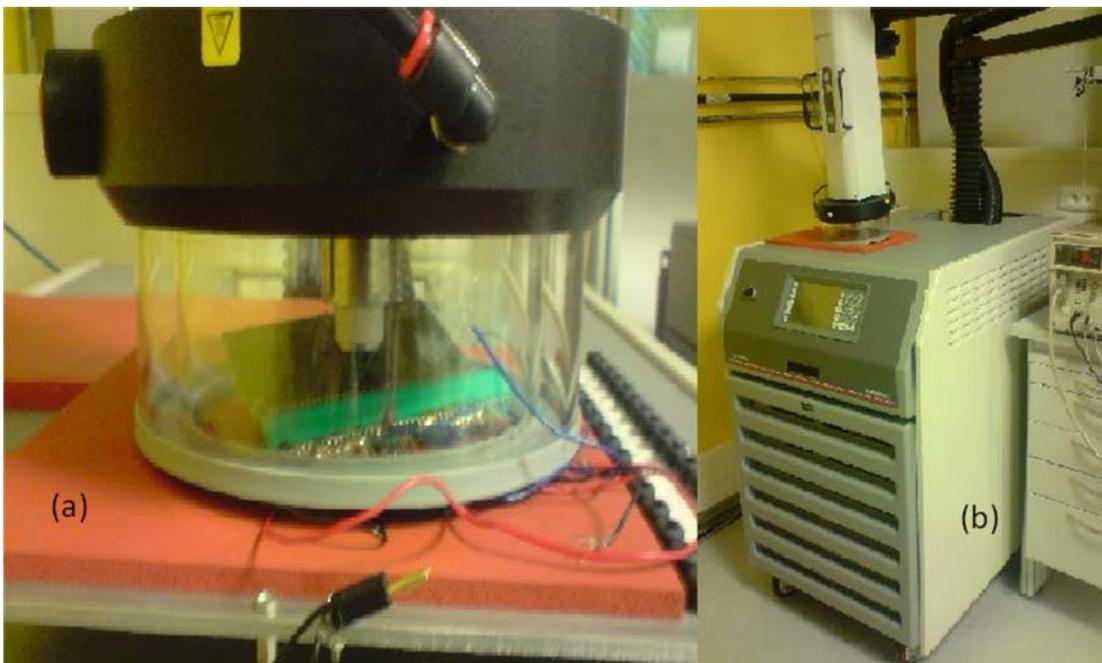
Comme le modèle électrique du MOSFET de puissance a été développé en vue de simulations électrothermiques, celui-ci doit prendre en compte la température comme paramètre extérieur. Les paramètres correspondants ont donc été extraits en contrôlant la température par le biais de diverses techniques.

III.1. Techniques d'extraction des paramètres

Dans ce paragraphe nous allons présenter les différentes techniques utilisées pour l'extraction des paramètres du modèle développé.

III.1.1. Contrôle de l'environnement thermique

Les lois de dépendance des paramètres électriques en fonction de la température devant être extraites expérimentalement, une tâche importante a consisté à mesurer et à réguler la température de jonction des composants testés.



**Fig III.1 (a) Le composant sur un PCB sous le flux d'air chaud
(b) Le socle de l'appareil (Thermostream) utilisé**

Durant le déroulement du travail, les problèmes de maîtrise de l'environnement thermique notamment pour les hautes températures ont été une préoccupation constante.

III.1.1.1. Régulation thermique par flux d'air

Un dispositif à air pulsé « Thermostream » dont la température est régulée a été utilisé (voir figure III.1). Cet appareil permet d'imposer des températures comprises entre -50°C et 250°C , soit pour une consigne donnée soit sous forme de cyclage thermique pour un profil de température prédéfini.

Ce dernier mode est particulièrement intéressant si l'on vise le cyclage pour l'étude du vieillissement thermomécanique. Nous avons donc utilisé le mode normal qui nous permet après un certain temps de thermalisation de nous assurer que la température de jonction est bien définie. Cependant, comme nous devons calibrer le modèle pour des températures allant jusqu'à 300°C , le dispositif à air pulsé mis à notre disposition n'était pas adapté ($T_{\text{max}}=250^{\circ}\text{C}$). Par ailleurs, même pour des températures rentrant dans la plage du dispositif « Thermostream » nous avons rencontré des problèmes liés à la température de fusion des différentes soudures dès 200°C .

Finalement, le dispositif « Thermostream » a été très utile pour caractériser le comportement électrique des composants électroniques de puissance pour des températures entre 25°C et 175°C .

III.1.1.2. Circuit pour l'auto-échauffement

Afin de remédier au problème de fusion des soudures dès 200°C , nous avons imaginé une solution qui, tout en épargnant les soudures et les connectiques, arrive à imposer une température très haute (jusqu'à 300°C) au niveau de la zone active.

Le principe est basé sur l'auto-échauffement (ou self-heating) sur une durée assez courte pour que seule la zone active et son environnement immédiat s'échauffent pour atteindre localement des températures assez hautes (pour se mettre dans la configuration d'un point chaud). Ainsi les soudures et le boîtier ne seront pas stressés en haute température.

Une carte spécifique a été conçue et réalisée, elle permet d'imposer une impulsion de courant très élevée (jusqu'à 600A) et de courte durée (entre 1ms et 10ms).

Le MOSFET doit à la fois subir cette forte impulsion de courant et rester en mode résistif. Ce qui ne peut être obtenu que si la tension de commande V_{GS} qui lui est appliquée pendant la durée de l'impulsion est beaucoup plus grande que sa tension de seuil.

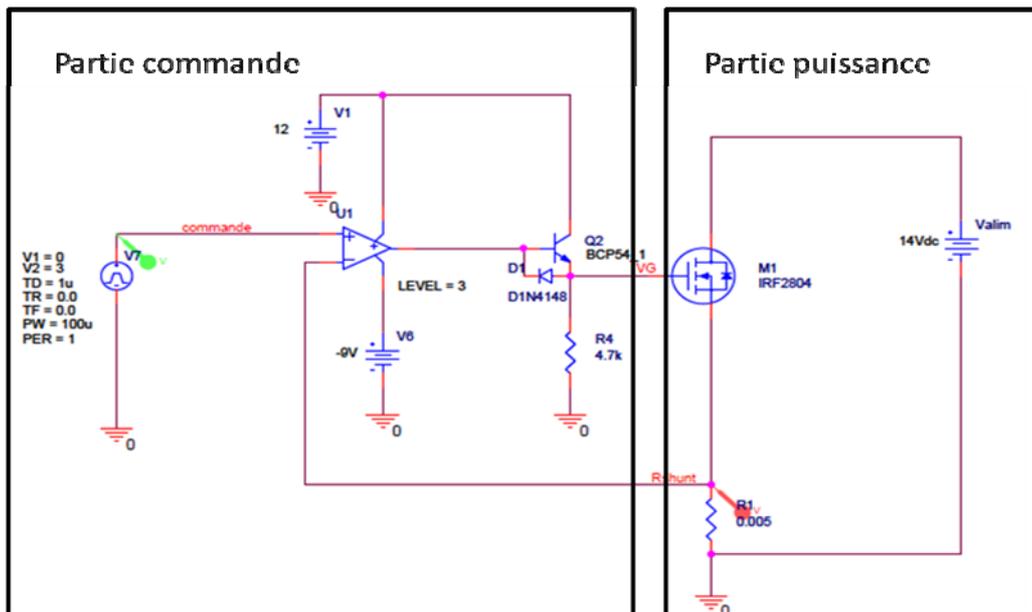


Fig III.2 Le schéma du circuit principal « auto-échauffement » saisi dans Spice

Il est évident que pour échauffer la zone active d'un MOSFET on pourrait aussi bien pu faire fonctionner le MOSFET dans la zone de saturation. Dans cette zone le MOSFET se comporte comme un générateur de courant piloté par la tension V_{GS} . La tension aux bornes du composant peut alors être importante, ce qui permettrait de réduire le courant pour une dissipation de puissance imposée. Cette configuration n'a cependant pas été retenue car l'on souhaite que l'échauffement, bien que limité à la puce, soit le plus uniforme possible. Or, en régime de saturation, des instabilités électrothermiques peuvent survenir.

En effet, Les cellules les plus chaudes verraient la tension de seuil locale diminuer, ce qui a tendance à faire augmenter le courant local. Ceci conduirait donc à une distribution non uniforme de la température de la puce rendant très difficile l'interprétation des résultats de mesures.

(a) Simulation du circuit

La première étape dans la réalisation de la carte « auto-échauffement » a consisté à simuler le circuit qui permet d'imposer les impulsions de courant pour l'auto-échauffement du MOSFET. La figure III.2 montre le schéma de principe du générateur de courant tel qu'il a été simulé à l'aide de SPICE. Le MOSFET de puissance M1 est commandé au travers d'un buffer pour charger rapidement sa capacité d'entrée. Une résistance shunt de valeur $5\text{m}\Omega$ en série

avec M1 est utilisée pour avoir un retour sur l'amplitude de l'impulsion du courant, la chute de tension à ses bornes est donc une image du courant qui sera imposé au composant à tester. Un amplificateur opérationnel (AO) rapide est utilisé pour réguler le courant dans le MOSFET. La régulation du courant de drain se fait en ajustant constamment la tension appliquée à la grille afin de respecter la consigne qui est appliquée à l'entrée non-inverseuse de l'AO.

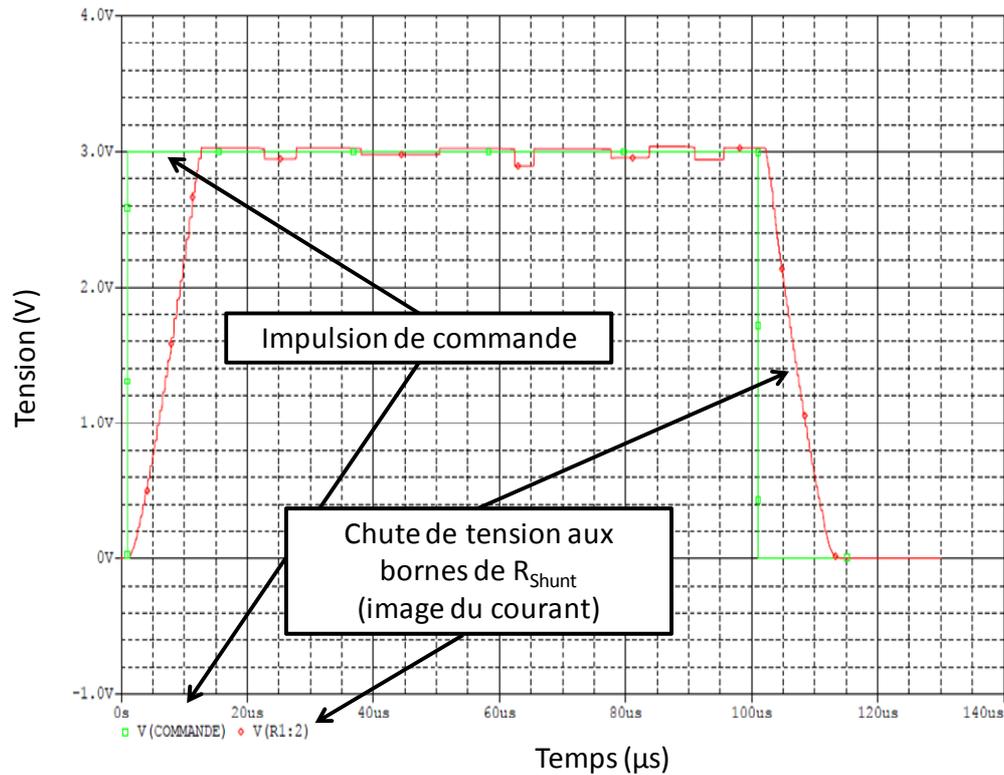


Fig III.3 Exemple de formes d'ondes simulée pour valider le principe du circuit « auto-échauffement ».

A l'état initial le MOSFET M1 est ouvert, une impulsion de 3V par exemple est appliquée l'entrée non-inverseuse de l'AO, vu que la chute de tension de la résistance shunt est nulle l'AO fournit une impulsion de 10 volts à sa sortie qui est appliquée à la grille de M1 à travers le circuit buffer. M1 se ferme, le courant de drain circule dans la partie puissance (voir Fig III.2), et produit une chute de tension aux bornes de la résistance shunt. Lorsque cette tension atteint la valeur de 3V le courant de drain correspondra à une valeur de 600 A. La durée de l'impulsion est directement déterminée par la durée de l'impulsion de commande.

Le résultat de simulation du circuit de la figure III.2 est montré par la figure III.3. L'impulsion de commande d'une amplitude de 3V et de durée de 100µs est en vert. En rouge la chute de tension aux bornes de la résistance shunt qui donne l'image d'un courant de 600A.

(b) Fonctionnement de la carte de « auto-échauffement »

La caractérisation des composants à haute température à l'aide de la carte de « auto-échauffement » se fait en trois phases :

- 1- Injection de l'impulsion de courant pour provoquer l'auto-échauffement du composant à caractériser.
- 2- Détermination de la température de jonction par le biais d'un capteur s'il est prévu par le fabricant, ou par l'intermédiaire de tout autre dispositif de mesure.
- 3- Relevé des caractéristiques statiques point par point (un point de mesure après l'impulsion d'auto-échauffement).

Il est important de noter que ces trois phases doivent se succéder très rapidement afin de garantir la précision de l'extraction des paramètres thermosensibles.

(c) Première phase : Génération de l'onde de courant

Après la validation du principe du circuit à l'aide de la simulation, le branchement du dispositif sous test (DUT) sur la carte a posé quelques problèmes pratiques. Le DUT est mis en série avec la résistance shunt, et il faut que sa source soit directement reliée à la masse du circuit qui permet l'extraction de ses caractéristiques $I_D(V_{DS})$ (voir figure III.5). Par ailleurs, la mesure du courant par le biais de la chute de tension aux bornes de la résistance de shunt doit aussi être référencée par rapport à sa propre masse de mesure (voir figure III.4). Il faut donc absolument distinguer la masse de mesure (source du DUT) de la masse du générateur d'impulsion de courant. Par ailleurs, le même générateur d'impulsion doit à la fois générer la consigne de courant et commander le DUT imposant une masse unique ce qui aurait court-circuité le DUT. Pour résoudre ce problème nous avons eu recours à un opto-coupleur comme cela est montré par la figure III.4.

Comme la masse du générateur de courant doit être complètement flottante par rapport à la masse de mesure, nous avons eu recours à des alimentations de ce montage par des piles de 9V et 12V.

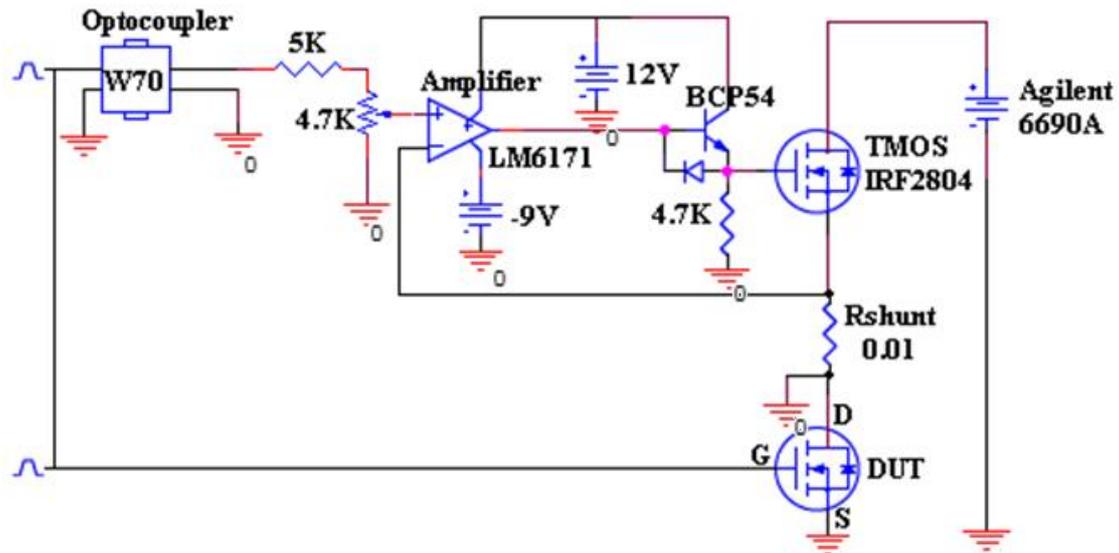


Fig III.4 Schéma simplifié du circuit « auto-échauffement » avec le DUT

(d) Deuxième phase : Mesure de la température de jonction

La détermination de la température de jonction consécutive à l'impulsion de courant peut se faire aisément si une diode polysilicium a été prévue par le fabricant pour servir de capteur de température. Cette diode polarisée par un courant constant déploie une chute de tension à ses bornes qui donne une image de la température de jonction. Pour la lecture de la température, cette diode est préalablement étalonnée jusqu'aux températures maximales accessibles par le biais du dispositif « Thermostream ». Pour des températures plus élevées on procède par extrapolation de la courbe obtenue. Lorsque les composants ne sont pas équipés d'un capteur de température spécifique on peut envisager de se servir de la diode structurale en procédant de la même manière.

(e) Troisième phase : Relevé des caractéristiques statiques

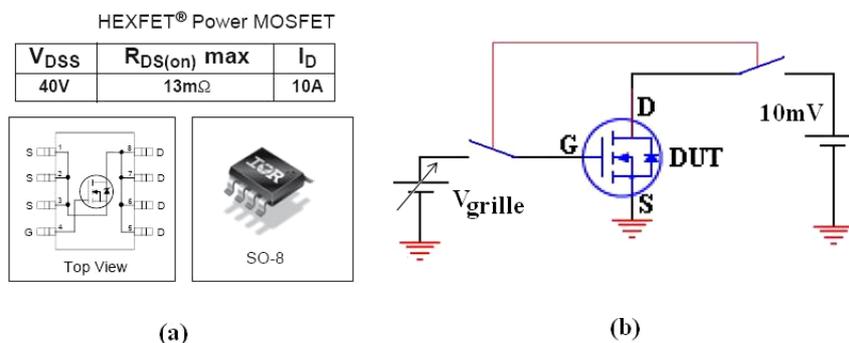


Fig III.5 (a) le composant de faible calibre utilisé comme interrupteur pour déclencher la mesure. (b) le circuit proposé pour tracer la caractéristique $I_D(V_{GS})$.

La troisième phase est la plus importante et la plus critique. C'est en effet durant cette phase qu'est réalisée l'extraction des paramètres électriques à hautes température.

Pour une bonne précision, il est indispensable d'effectuer la mesure des caractéristiques électriques (pour le MOSFET il s'agit de $I_D(V_{GS}, V_{DS})$) immédiatement après la mesure de la température. Car la chaleur diffuse rapidement dans la puce et la température de jonction chute rapidement. De plus, il est impossible de prendre un ensemble de points qui forment les courbes $I(V)$ à la suite d'une seule impulsion de courant. Il est donc nécessaire de prélever un seul et unique point de mesure pour chaque impulsion d'auto-échauffement. La procédure de mesure est décrite ci-dessous :

- 1- Une impulsion de courant se déclenche sur un front montant du générateur d'impulsion utilisé comme générateur de commande.
- 2- Directement après et sur le front descendant de la même impulsion de commande, les interrupteurs de la figure III.5 (b) seront fermés pour prendre un seul point de mesure.
- 3- La même procédure est répétée en changeant un seul variable qui est dans notre cas la tension du générateur V_{GS} entre 0V et 10V.

(f) Réalisation de la carte « auto-échauffement »

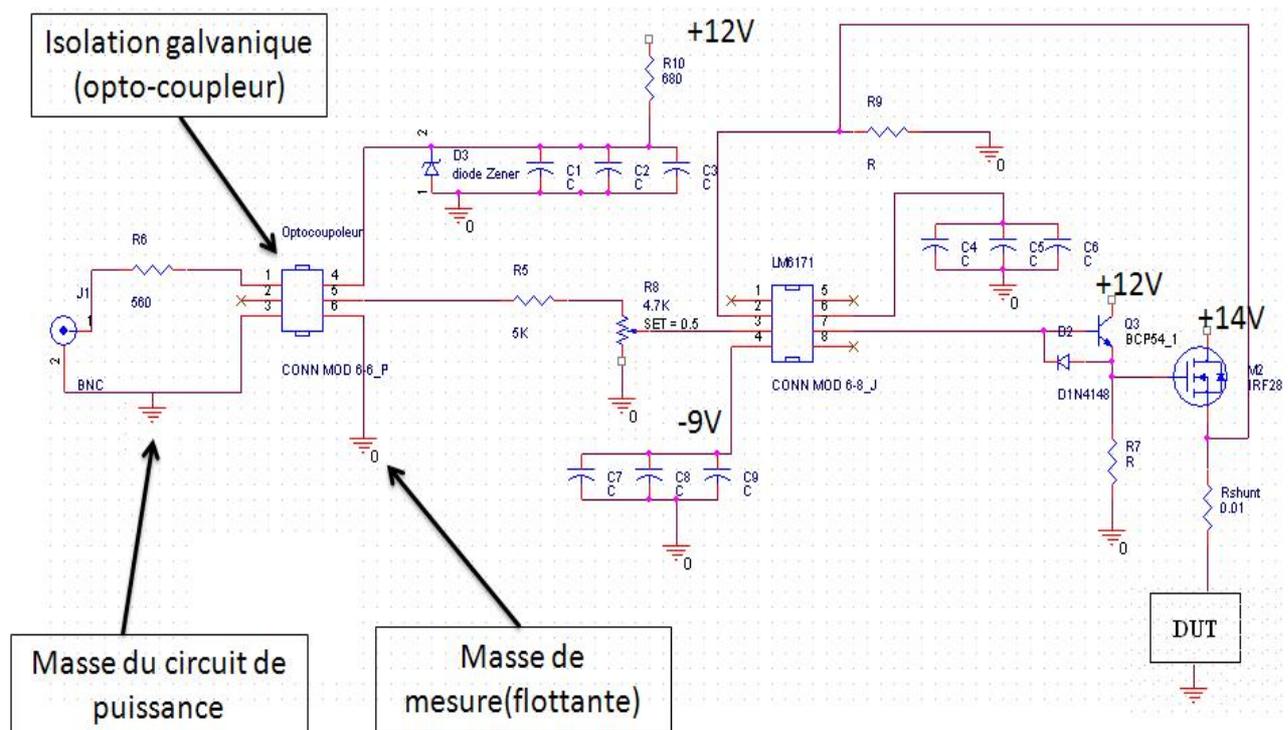


Fig III.6 le schéma complet du circuit « auto-échauffement » sous Orcad-Spice

La réalisation de la carte de « auto-échauffement » a été faite à partir d'un « layout » en utilisant le logiciel Orcad. La figure III.6 montre le schéma complet du circuit sous Orcad, avec les capacités de découplages pour la partie commande et tous les détails du circuit. Pour filtrer tous les parasites et pour garantir les potentiels sur les entrées de polarisation, des capacités de découplages ont été utilisées.



Fig III.7 Photo de la carte « auto-échauffement » réalisée

Pour la partie de puissance, une forte capacité de découplage de $3000\mu\text{F}$ a été utilisée pour éviter que la tension aux bornes de l'alimentation ne s'effondre aux trop fortes intensités du courant.

Afin de pouvoir faire passer des intensités de courant conséquentes dans le circuit de puissance (DUT), nous avons choisi une carte (PCB) dont les pistes en cuivre font $100\mu\text{m}$ d'épaisseur compatible avec les intensités visées et en vue d'en abaisser la résistance. La figure III.7 montre le circuit d'auto-échauffement après sa réalisation.

(g) Validation de la carte « auto-échauffement »

La validation de la carte « auto-échauffement » consiste à vérifier le fonctionnement du circuit conforme aux trois phases décrites dans le paragraphe III.2.2.2. Nous avons pu valider les deux premières phases. Par contre vu la logique de commande complexe à mettre en place pour la troisième phase, et par manque de temps, celle-ci n'a pu être validée. Cependant, nous avons travaillé en parallèle sur une autre solution qui nous permet d'extraire des para-

mètres à très haute température ($\leq 300^{\circ}\text{C}$), et une solution est proposée dans le prochain paragraphe.

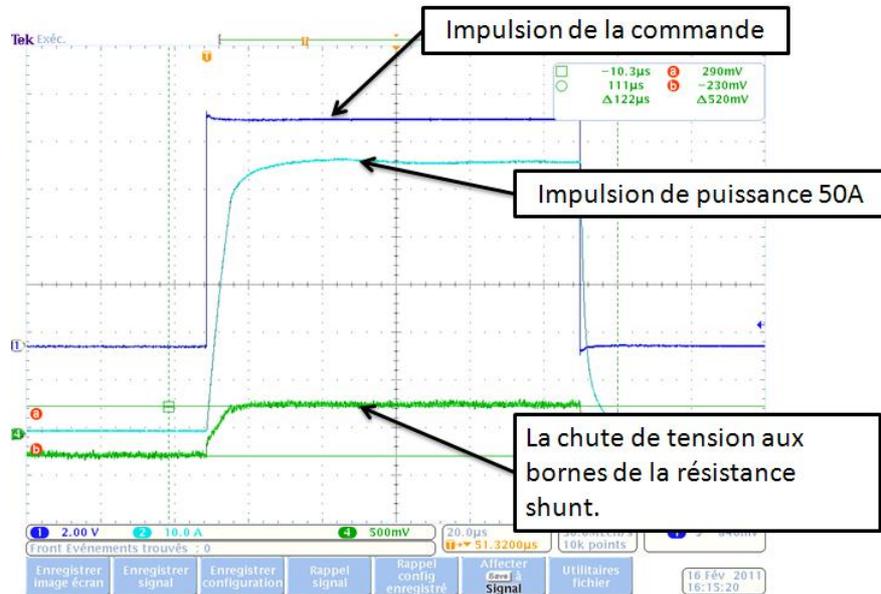


Fig III.8 Validation expérimentale pour une impulsion de courant de 50A

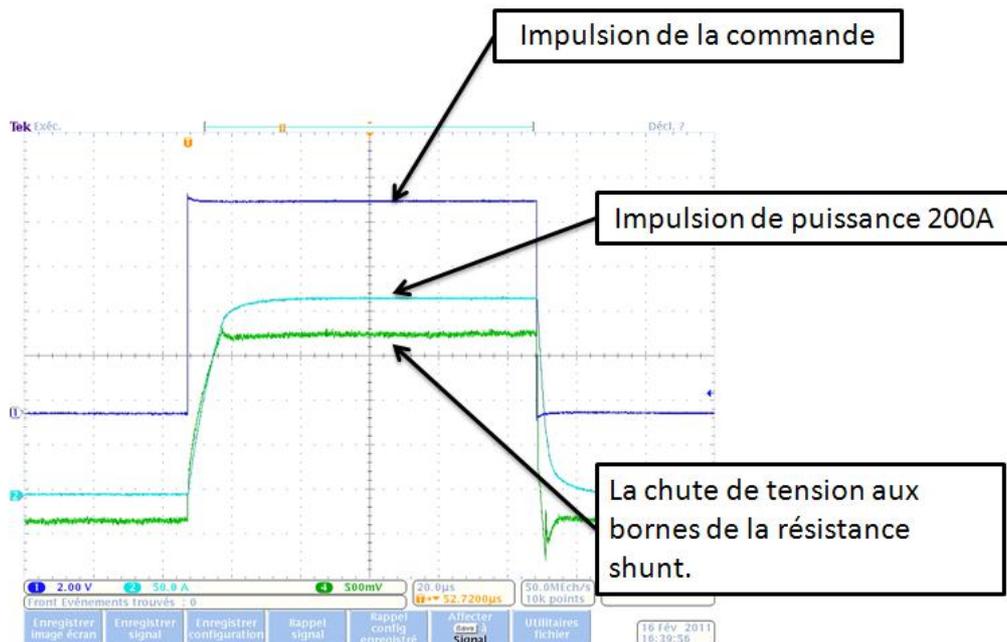


Fig III.9 Validation expérimentale pour une impulsion de courant de 200A

La figure III.8 montre la validation expérimentale pour une impulsion de courant de 50A d'amplitude. Avec 500mV appliquée sur l'entrée (+) de l'AO, et une résistance shunt de 0.01Ω. Pour ces données, une impulsion de 50A est imposée au circuit sous test. Les trois courbes sur la figure représentent l'impulsion de commande de 10V et de durée 100µs,

l'impulsion d'échauffement de 50A et son image par la chute de tension aux bornes de la résistance shunt. Des conditions similaires sont appliquées pour la validation d'une impulsion de 200A en changeant simplement la consigne (entrée (+) de l'AO) de 500mV à 2V (cf. figure III.9).

III.1.1.3.Utilisation d'une étuve à haute température

Pour contourner les difficultés pratiques du fonctionnement de la carte « auto-échauffement », nous avons envisagé l'utilisation d'une étuve qui monte plus haut en température (jusqu'à 300°C) que le système « Thermostream » (limité à 250°C).



Fig III.10 Photo de l'étuve utilisée

Il est vrai que le problème posé par le boîtier et les soudures demeure. Mais nous avons réussi à le contourner en utilisant uniquement des composants dans des boîtiers en céramique et en évitant les soudures en réalisant des contacts « sec » sertis comme cela est montré par la figure III.11.

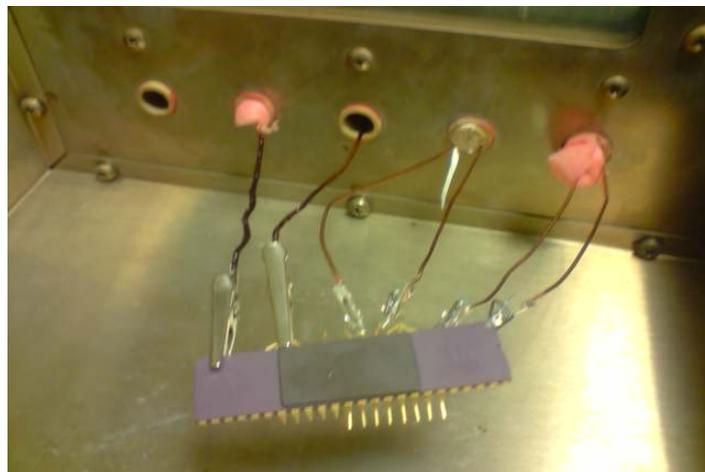


Fig III.11 le composant de puissance suspendu dans l'étuve avec des connections serties.

III.1.2. Moyens de caractérisation électrique

L'appareil HP4142 montré dans la figure III.12, est utilisé pour toutes caractérisations statiques. Il est utilisé pour tracer les caractéristiques, $I_D(V_{GS})$ et $I_D(V_{DS})$, ainsi que la mesure du courant de fuite, de la tension de claquage, etc.

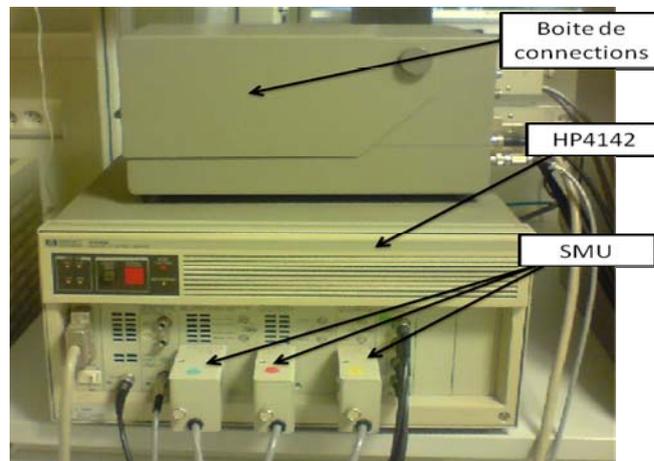


Fig III.12 Photo du traceur I(V) HP4142

Il contient des générateurs de tension et des SMU. Un SMU, en anglais « Source Monitor unit » est un appareil qui joue le rôle d'une source de courant ou de tension et un voltmètre ou un ampèremètre simultanément. Simplement avec un SMU on peut forcer un courant et mesurer la tension en même temps et réciproquement. La figure III.13 montre les liaisons entre la boîte de connections du HP4142 et le composant dans l'étuve.



Fig III.13 Les connexions entre le composant dans l'étuve à gauche et la boîte de connexion du HP4142.

L'appareil de mesure de la figure III.14 a été utilisé comme capacimètre pour les caractérisations en dynamique.

Les deux appareils HP8284 et HP4142 sont automatisés et reliés à des ordinateurs par des ports GPIB et sont pilotés avec le logiciel IC-CAP.

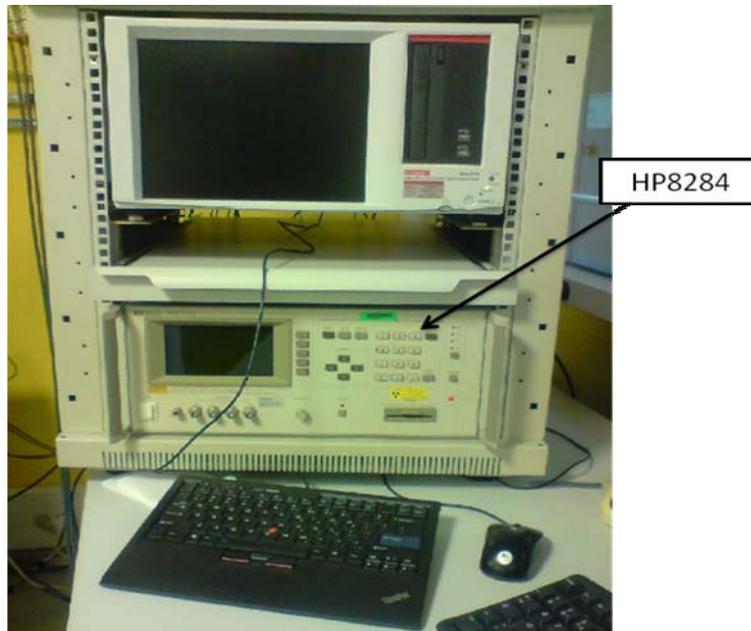


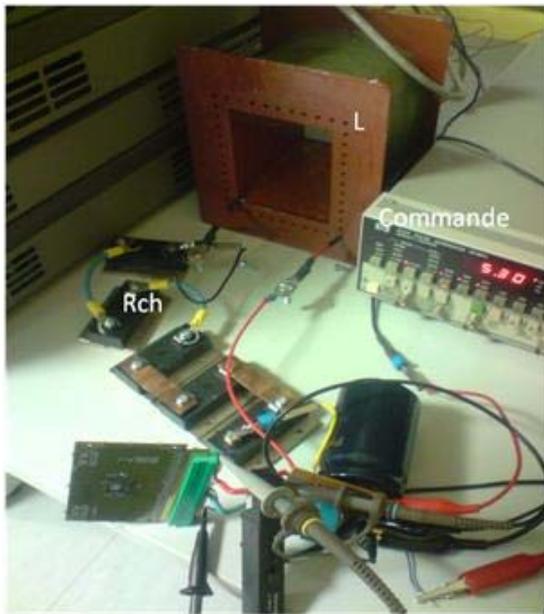
Fig III.14 Appareil de mesure en régime dynamique HP8284

III.2. Techniques de validation expérimentale

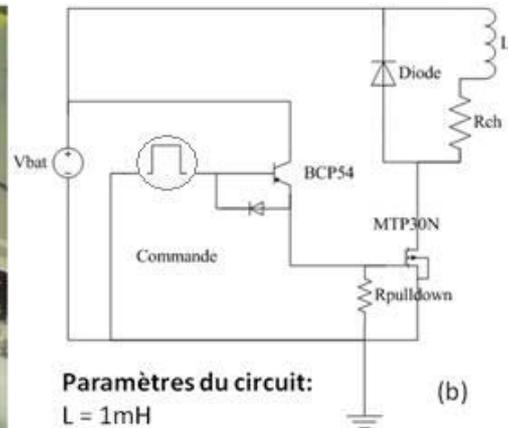
Dans cette partie, on montre toutes les manipulations expérimentales utilisées pour valider le modèle développé pour plusieurs modes de fonctionnement. Des données expérimentales de chaque expérience et les comparaisons avec les résultats des simulations seront également décrits

III.2.1. Cas de la diode structurelle

Dans le but de valider le modèle de la diode structurelle du MOSFET (DUT) en régime dynamique, un circuit hacheur a été mis en place. La diode structurelle du DUT sert de diode de roue libre (voir figure III.15 (b)). Une particularité de ce circuit est l'utilisation d'un transistor NPN rapide pour charger rapidement la grille du transistor MOSFET interrupteur dans le but d'avoir une variation rapide du courant de polarisation de la diode de roue libre di/dt de l'ordre de $100A/\mu s$.



(a)



Paramètres du circuit:

$L = 1\text{mH}$

$R_{ch} = 0.5\ \Omega$

$R_{pulldown} = 4.7\text{K}\ \Omega$

$V_{bat} = 28\text{V}$

Commande : Double impulsion
(période = 10.3ms , largeur = 10ms)

MTP30N : MOSFET canal N 30A

BCP54 : Bipolaire rapide 140Mhz

(b)

Fig III.15 (a) le circuit hacheur réalisé pour une caractérisation en régime dynamique de la diode structurée (b) le schéma correspondant du circuit avec ses différents éléments.

Pour observer le courant de recouvrement inverse I_{RRM} de la diode structurée, on commande le circuit en double impulsion. La figure III.16 illustre ces doubles impulsions et le moment de l'observation de I_{RRM} .

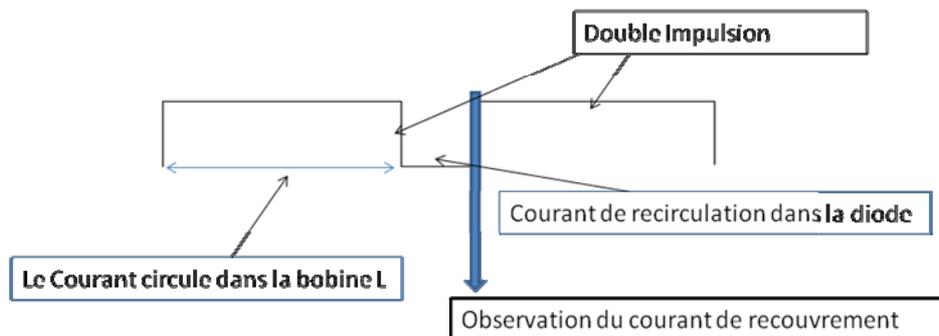


Fig III.16 principe de fonctionnement du circuit hacheur pour observer un courant de recouvrement inverse.

Durant la première impulsion, le MOSFET interrupteur est fermé et le courant circule dans l'inductance L et la résistance R_{ch} chargeant l'inductance L . Après blocage du MOSFET interrupteur et avant que la deuxième impulsion n'ait lieu, le courant circule dans la diode de roue libre (diode structurée du DUT). C'est au moment du front montant de la deuxième impulsion, que l'on observe le courant de recouvrement inverse de cette diode.

On a travaillé sur des composants MOSFET « basse tension » dédiés aux applications automobiles, et durant la caractérisation en température du courant de recouvrement inverse on a observé qu' I_{RRM} est faible et pratiquement indépendant de la température.

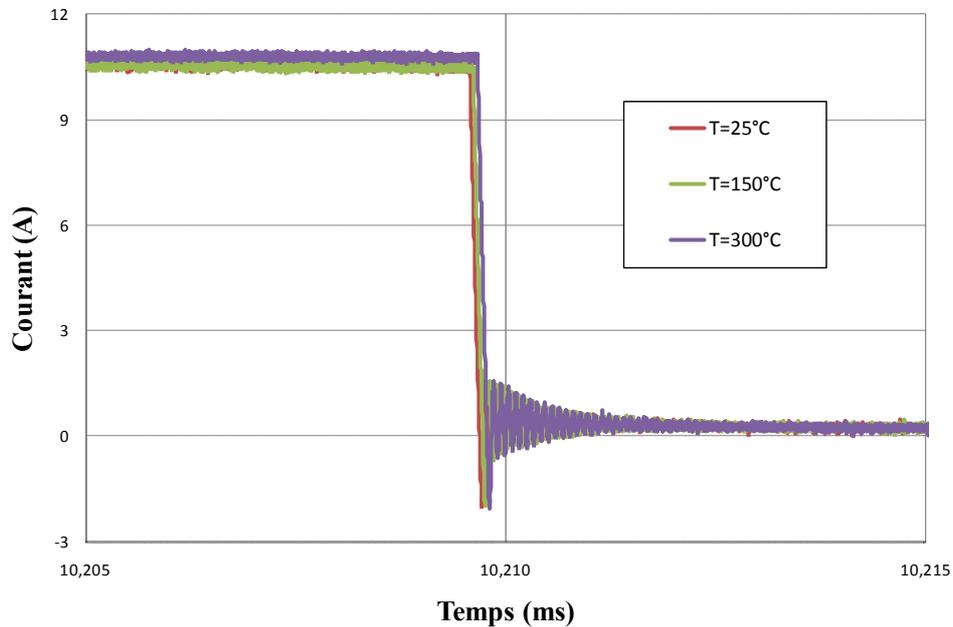


Fig III.17 Courant de recouvrement inverse I_{RRM} de la diode structurale

La figure III.17 montre le courant de recouvrement inverse I_{RRM} en rouge de la diode structurale à 300°C, on observe bien que le pic maximum I_{RRM} est de 2A. Il est intéressant de noter que le courant I_{RRM} n'augmente pas avec la température. Ce phénomène peut être expliqué par le simple fait que les composants pour basse tension dédiés aux applications automobiles ont une zone N^- relativement dopée ($N_D > 10^{15} \text{cm}^{-3}$) et de faible extension. Une telle conformation conduit à un stockage de charges très limité dans cette région, ce qui explique la valeur faible de I_{RRM} et sa faible dépendance de la température (La durée de vie des porteurs dans la zone N^- a en effet moins d'importance).

III.2.2.Cas du MOSFET en commutation

Deux types d'expérience ont été mis en œuvre, la première consiste en un circuit de commutation sur charge résistive pour une commutation en fonctionnement normal, et la deuxième est un circuit de commutation sur charge inductive pour un fonctionnement en régime d'avalanche.

III.2.2.1.Commutation sur charge résistive

Un circuit de commutation MOSFET sur charge résistive est un circuit simple. Il est constitué d'un générateur d'impulsions de tension pour commander la fermeture et l'ouverture du composant, une alimentation en tension V_{bat} et une résistance de charge R_{ch} . Par ailleurs, on ne peut pas ignorer totalement l'inductance parasite ($L_{parasite}$) inévitablement présente dans le circuit.

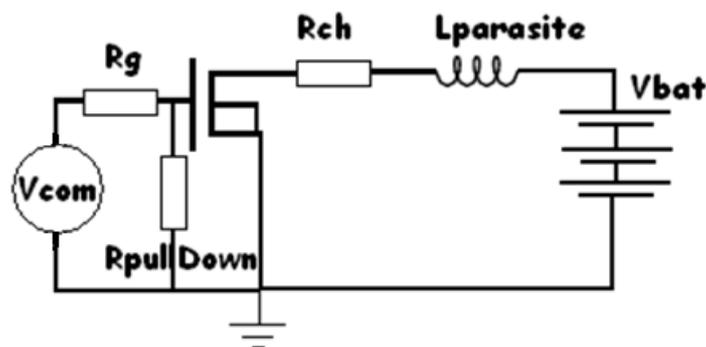


Fig III.18 Schéma du circuit de commutation du MOSFET sur charge résistive

La figure III.18 montre le schéma du circuit de commutation, avec les paramètres suivants : V_{com} est un générateur d'impulsion de 15V d'amplitude pour piloter le MOSFET entre la zone ohmique (R_{DSOn}) et la zone de blocage. R_g (100Ω) résistance du circuit d'attaque de la grille, $R_{pulldown}$ ($10\text{ k}\Omega$) est une résistance de protection de la grille pour lui éviter des potentiels flottants quand V_{com} est désactivé. V_{bat} , tension de batterie de 10V, R_{ch} est de valeur 0.3Ω et finalement $L_{parasite}$ est estimée à 10nH.

Dans la suite, les relevés expérimentaux lors d'une commutation à la fermeture (figure III.19) et à l'ouverture (figure III.20) du MOSFET pour la tension de grille V_{GS} , tension du drain V_{DS} et le courant du MOSFET I_D sont montrés.

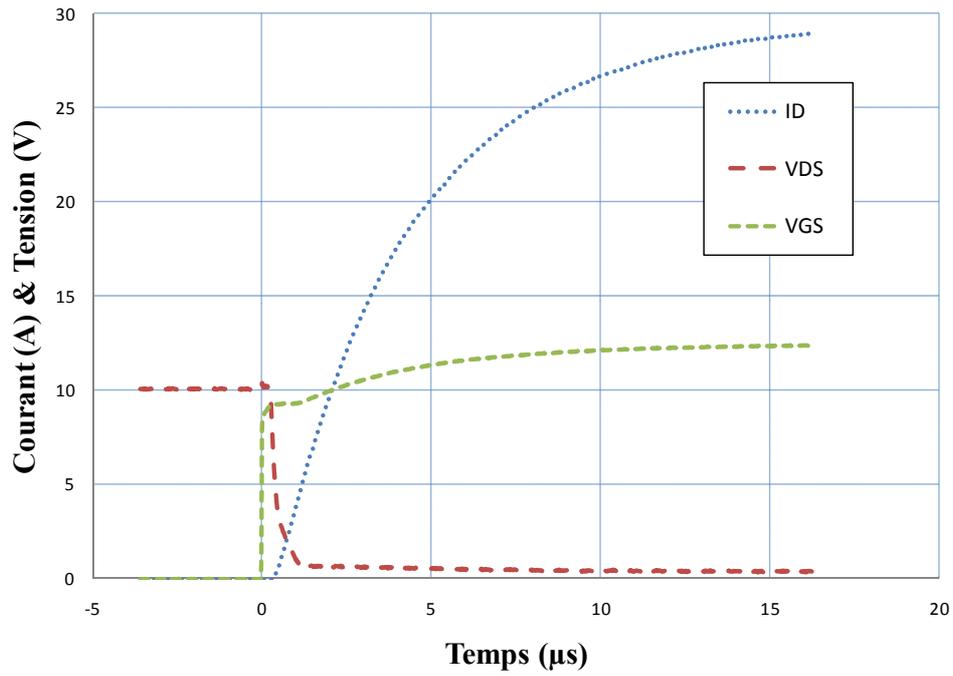


Fig III.19 Les relevés expérimentaux de I_D , V_{DS} et V_{GS} lors de la mise en conduction du MOSFET.

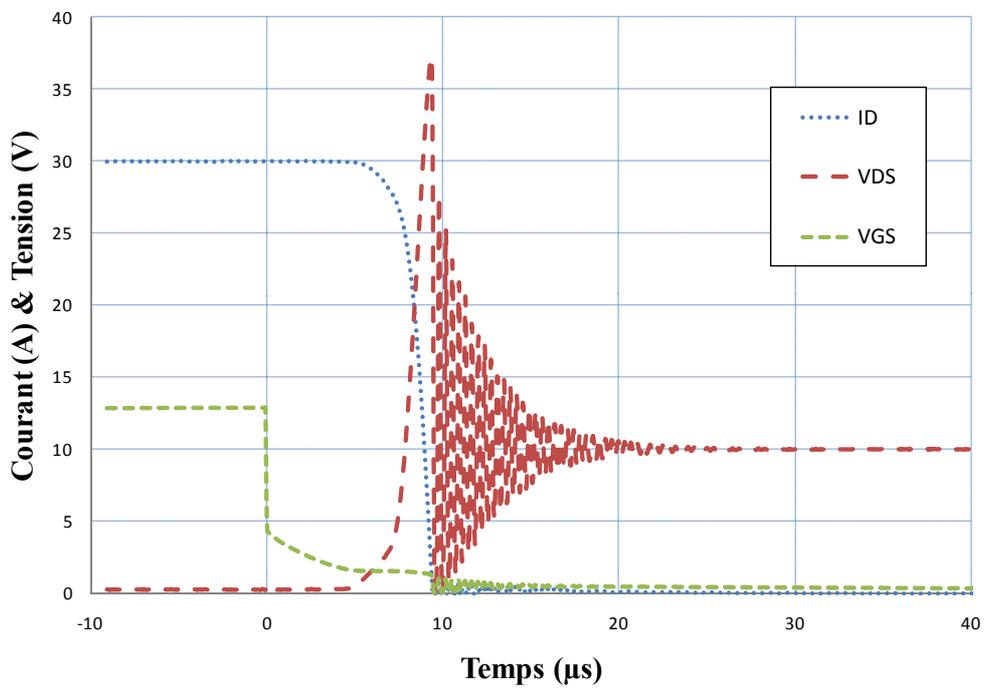


Fig III.20 Les relevés expérimentales des I_D , V_{DS} et V_{GS} lors du blocage du MOSFET.

III.2.2.2. Commutation sur charge inductive

Dans la majorité des applications des circuits intégrés de puissance, les étages de sortie servent d'interrupteurs pour commander des charges inductives (moteurs électriques, électrovalves,...). Cependant, pour certaines applications, notamment dans l'électronique automobile, la réduction drastique des coûts conduit les concepteurs à supprimer les diodes de roues libres ou de récupération et à faire fonctionner les interrupteurs de puissance en mode d'avalanche. Il a été indispensable de modéliser ce type de fonctionnement très contraignant pour l'électronique de puissance, et de le valider. Pour cela, on remplace dans le circuit précédent (figure III.18) la résistance R_{ch} par une inductance représentative des applications visées ($L=100\mu\text{H}$), ce qui forcera le MOSFET à commuter en mode d'avalanche lors de son blocage (cf. figure III.21).

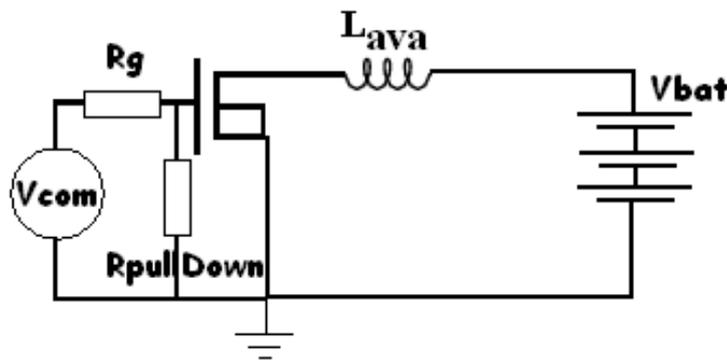


Fig III.21 Schéma du circuit de commutation du MOSFET sur charge inductive

Lorsque le transistor MOSFET est passant, la tension d'alimentation V_{bat} se retrouve pratiquement en totalité aux bornes de la charge inductive L_{ava} , car la chute de tension ohmique aux bornes du MOSFET reste négligeable devant la tension de batterie. Le courant augmente presque linéairement dans L_{ava} qui accumule de l'énergie électromagnétique.

L'évolution du courant I dans la charge peut être calculée à partir de l'équation suivante :

$$V_L \approx L_{ava} \frac{dI}{dt} \quad (\text{III.1})$$

$$I(t) \approx \frac{V_{bat}}{L_{ava}} t \quad (\text{III.2})$$

Au temps t_{on} qui est la durée de l'impulsion de commande, le courant atteint la valeur $I(t_{on}) = V_{bat}t_{on}/L_{ava}$, l'énergie électromagnétique emmagasinée par l'inductance est alors obtenue en intégrant la puissance électrique instantanée aux bornes de L sur l'intervalle de temps $[0, t_{on}]$:

$$E_m = \int_0^{t_{on}} V_{ava} Idt \quad (III.3)$$

Ce qui donne: $E_m = \frac{1}{2} L_{ava} I^2(t_{on})$ d'où $E_m = \frac{V_{bat}^2}{2L_{ava}} t_{on}^2$ (III.4)

Cette énergie E_m devant être dissipée par le MOSFET, elle doit rester inférieure à la valeur maximale supportable par le MOSFET (précisée dans les spécifications). Cette donnée nous guide pour le choix de L_{ava} .

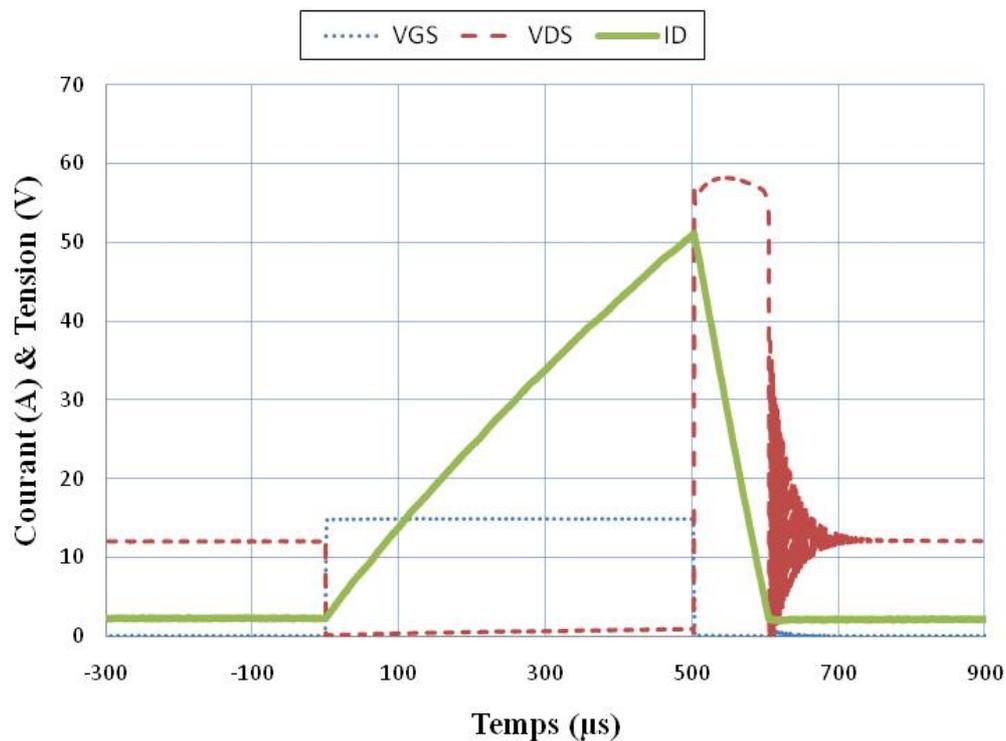


Fig III.22 Commutation sur charge inductive, le MOSFET est en avalanche

La figure III.22 montre les courbes V_{GS} , V_{DS} et I_D du MOSFET durant une commutation sur charge inductive, lors de l'ouverture du composant toute l'énergie électromagnétique emmagasinée dans l'inductance se décharge à travers le MOSFET qui se met en avalanche. On peut remarquer que la tension d'avalanche ne demeure pas constante ceci est dû au couplage électrothermique. En effet, la tension d'avalanche augmente dans un premier temps avec la température jusqu'au maximum de la valeur atteinte, puis redressant du fait que celle-ci diminue aussi. Il faut noter que sur la figure le courant semble ne pas totalement nul pendant la période d'ouverture de l'interrupteur, ceci est un artefact introduit par une tension de décalage de zéro (offset) non réglable qui est propre à la sonde de courant.

III.2.3.Cas du MOSFET en avalanche

Le modèle développé ayant pris en compte les phénomènes liés au déclenchement du transistor bipolaire parasite, cette partie du modèle doit être validée de façon spécifique. Un banc pour relever les ondes lors du retournement du MOSFET après déclenchement du NPN parasite doit être utilisé. Cependant, cette manipulation présente un danger de destruction du composant, si l'énergie n'est pas suffisamment limitée. Donc cette caractérisation ne peut se faire qu'en maîtrisant l'énergie mise en jeu lors de l'avalanche provoquée. Ce type de problème se rencontre dans l'étude des décharges électrostatiques (ESD). Par ailleurs, dans le domaine de la recherche sur les ESD, un transistor bipolaire est couramment utilisé comme dispositif de protection contre les décharges électrostatiques. L'outil principal de caractérisation fine dans ce domaine est le TLP (en anglais « Transmission Line Pulsing ») que nous avons par conséquent adopté pour le déclenchement du transistor bipolaire parasite sans détruire le composant.

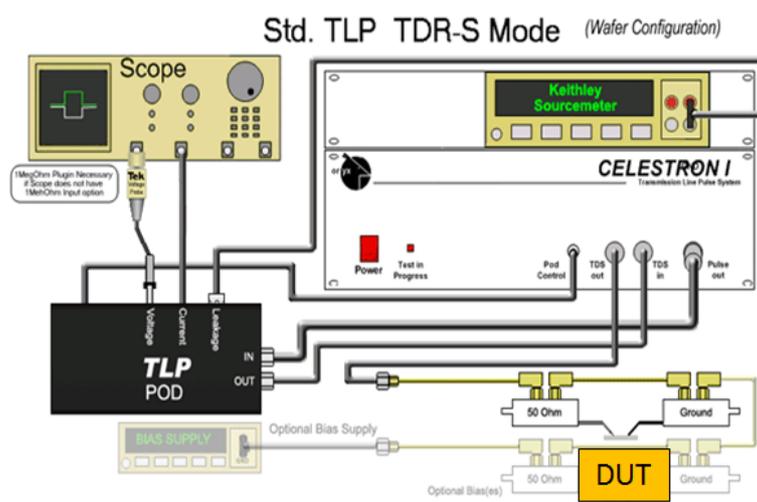


Fig III.23 Schéma de principe du banc de test TLP « Celestron »

III.2.3.1.Principe du banc TLP

Le principe du banc TLP, consiste en la charge d'une ligne de transmission à haute tension (autour de 2kV), et sa décharge dans le composant à tester. Une impulsion TLP a une durée très courte (de l'ordre de 4ns) ce qui limite l'énergie mise en jeu lors des tests de déclenchement du transistor NPN parasite.

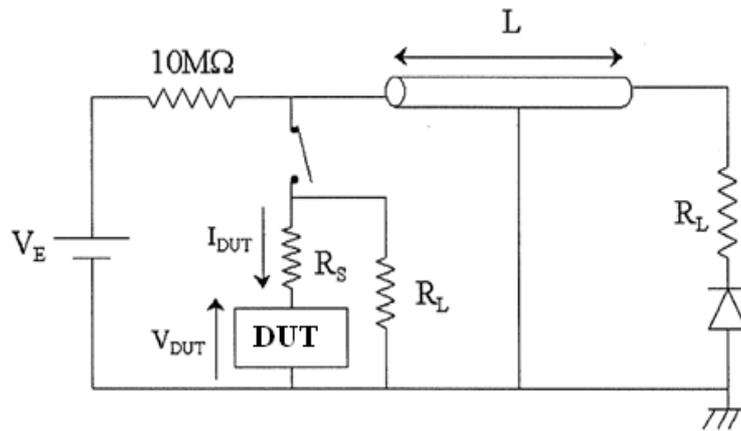
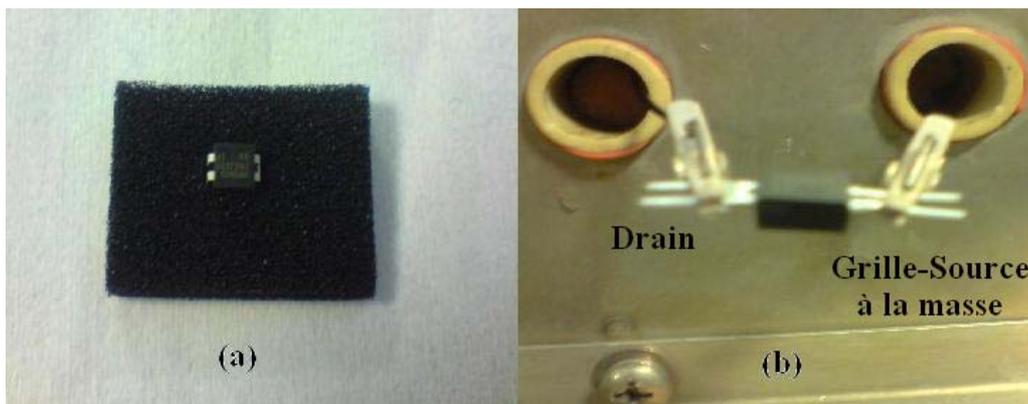


Fig III.24 Circuit équivalent du dispositif TLP

La figure III.24 montre le circuit équivalent d'un banc de test TLP. Chaque impulsion du TLP nous permet l'obtention d'un point de la caractéristique de retournement du MOSFET. Le passage d'un point au suivant se fait par incrémentation automatique de la tension de charge de la ligne (de 10V à 2000V)



**Fig III.25 (a) Le composant de faible calibre utilisé
(b) Les connexions de ce composant dans l'étuve pour caractérisation en régime extrême en fonction de la température.**

Cependant, le banc mis à notre disposition ne peut monter au-delà de 20A, ce qui nous contraint à ne caractériser que les MOSFETs dont la valeur maximale du courant est notablement inférieure à 20A. Le composant choisi pour cette caractérisation a pour valeur de courant maximum 2A (voir figure III.25).

Il faut noter aussi que ce composant, dispose une diode à avalanche contrôlé dont le rôle est d'éviter le déclenchement du transistor bipolaire parasite.

III.2.3.2. Application au MOSFET en avalanche

Les tests utilisant le banc TLP ont été effectués en plaçant le composant dans une étuve afin de contrôler la température initiale de jonction du MOSFET (entre 25°C et 300°C) lors de son retournement. Le retournement du MOSFET survient à des valeurs de courant plus faibles lorsque celui-ci ne passe pas par le canal ($V_{GS} < V_{Th}$). Pour exploiter au mieux la gamme des courants réalisable par le banc TLP, la grille a été court-circuitée avec la source (voir figure III.25 (b)). Cependant, vu la rapidité du phénomène un soin particulier a été accordé à cette connexion afin de minimiser l'inductance parasite du court-circuit.

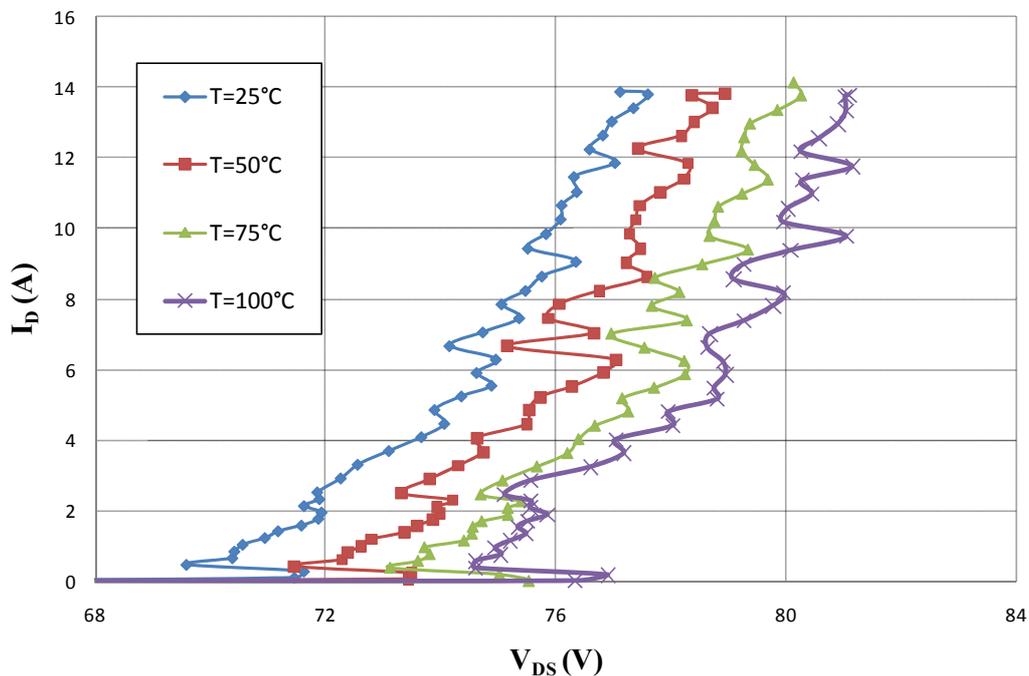


Fig III.26 Mesures TLP pour des températures inférieures à 150°C, le composant est en avalanche.

La figure III.26 montre les résultats des mesures TLP pour des températures inférieures à 150°C, compte tenu des incertitudes de mesure de la caractéristique $I(V)$, on ne peut pas affirmer avec certitude que le composant soit soumis à retournement. Comme prévu, on remarque l'accroissement des tensions d'avalanche avec l'augmentation de la température.

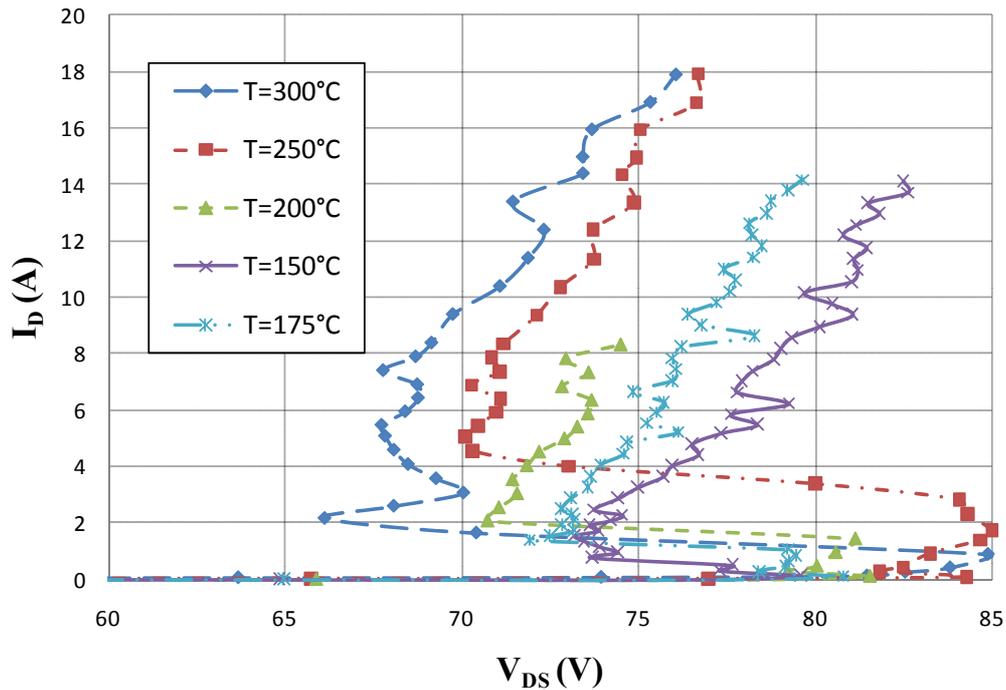


Fig III.27 Mesures TLP pour des températures supérieures 150°C, un retournement de type bipolaire est présent sur toutes les caractéristiques.

En revanche pour le même composant et pour des températures entre 150°C et 300°C, on observe sur toutes les courbes un retournement (snapback) évident de type bipolaire parasite (voir figure III.27).

Comme pour les températures plus basses, la tension de claquage continue d'augmenter avec la température. De plus, on observe que l'augmentation de la température fait diminuer la tension de maintien. Par exemple le retournement à la température 150°C a une tension de maintien de l'ordre de 74V, par contre à la température 300°C la tension de maintien n'est plus que de 66V.

Il faut noter que ces résultats peuvent être extrapolés à des puces plus grandes (MOSFETs de plus grand calibre en courant) si un nombre limité de cellules atteint les températures prises en compte dans les mesures TLP. En effet, dans le cas de l'apparition d'un point chaud (non uniformité de la température et de la densité de courant), dans les cellules concernées, le retournement peut se faire pour un courant beaucoup plus faible que sa valeur maximale spécifiée pour un fonctionnement normal du MOSFET. Il est important de noter du point de vue de l'étude de la fiabilité, le phénomène de retournement localisé d'un nombre limité de cellules s'accompagne d'une focalisation des lignes de courant dont le comportement électrother-

mique est instable et abouti de ce fait au second claquage thermique qui est un phénomène destructif.

III.2.4. Analyse à la caméra IR

La camera IR peut être utilisée comme outil de caractérisation thermique afin d'observer les répartitions de la température à la surface visible du composant. Dans le cadre de ce travail, l'usage de la caméra IR a été envisagé pour la validation du modèle électrothermique, cependant des problèmes rédhibitoires devaient être surmontés notamment pour la mesure des températures en régime dynamique. Dans ce paragraphe, nous présentons la camera IR utilisée et discuterons des problèmes rencontrés.

III.2.4.1. Présentation de la caméra IR



Fig III.28 Bancs de mesure IR

La caméra dont nous disposons présente les caractéristiques suivantes :

- Réponse spectrale **3.7 μ m to 4.9 μ m.**
- Possibilité de mesure (suivant étalonnage retenu): **-40°C à 200°C** sans filtre. (jusqu'à **1500°C** avec filtre).
- Fréquence d'analyse d'image :
 - o 1Hz to 170Hz en format 320*240
 - o 500Hz en format ½ image
 - o 1400Hz en format ¼ image

- Etalonnage de base (5°C - 250°C).

III.2.4.2.Limitations de la caméra IR

L'observation de composants sous boîtier ne présente qu'un intérêt très limité en régime statique et nul en régime dynamique. Il est donc essentiel d'opérer avec des composants désencapsulés. Malheureusement les puces à observer présentent des surfaces inhomogènes avec d'importantes surfaces métallisées. Ces dernières présentant des émissivités très faibles (inférieure à 0,2), elles se comportent comme des miroirs vis-à-vis du rayonnement IR. Le capteur de la caméra IR étant refroidi à 90K, la surface métallisée du composant renvoie une composition de sa propre température et de celle très basse du capteur, ce qui fausse considérablement les mesures de température. Pour contourner ce problème, il est classique de recouvrir la surface à observer d'une peinture afin de relever fortement et d'uniformiser son émissivité (supérieure à 0,9). Néanmoins cette couche supplémentaire qui a sa propre diffusivité thermique diminue souvent sensiblement la dynamique observée du processus thermique par rapport à la réalité. Pour ces raisons, nous avons choisi de ne pas recourir à la peinture et de faire le relevé d'une carte des émissivités de surface et d'effectuer une correction des températures relevées en fonction de ces données. A cette occasion nous avons constaté que l'algorithme de correction automatique livré avec la caméra IR présente des incohérences notamment liées au fait qu'il ne considère pas la réflexion du détecteur sur les surfaces métalliques.

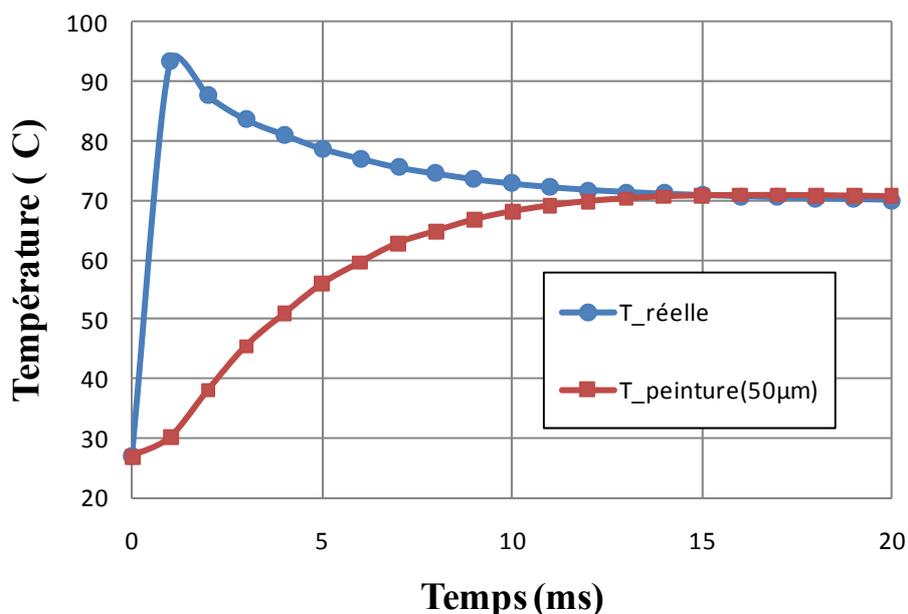


Fig III.29 La variation de la température réelle en fonction de l'épaisseur de la peinture

La figure III.29 montre une simulation de l'effet de la peinture sur la température vu par la caméra IR. C'est une comparaison entre les évolutions de la température réelle de la surface du composant et de la température de surface telle qu'elle est perçue par la caméra IR du fait de la présence d'une couche de peinture.

On voit bien que la dynamique de la température perçue par la caméra IR ne correspond pas à la réalité de l'échauffement de la surface du composant.

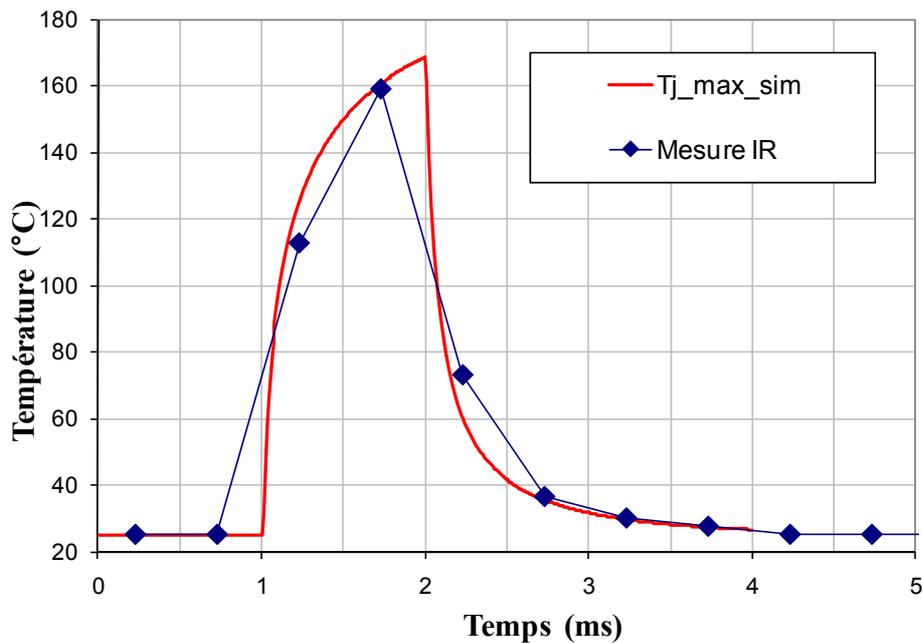


Fig III.30 Comparaison entre la mesure IR et la simulation de l'échauffement

Un autre problème, lié spécifiquement aux réponses thermiques à faible constante de temps (de l'ordre de quelques dizaines de μ s), n'a pu être surmonté. En effet le temps d'intégration du capteur IR aux températures de fonctionnement des composants à tester (inférieures à 200°C) est trop important ($275 \mu\text{s}$). Dans ces conditions la température restituée par la caméra IR est une moyenne qui sous-estime largement la dynamique et donc la valeur réelle.

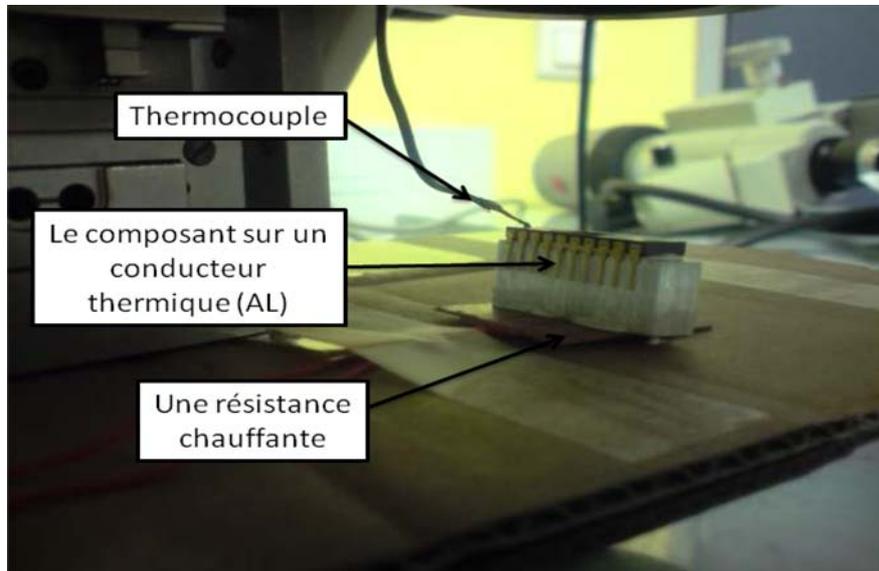
La figure III.30 donne une comparaison entre la température de surface interprétée par la caméra IR et la celle donnée par une simulation 3D (éléments finis). Le composant pris comme exemple est donné par la figure III.31.

Pour la mesure comme pour la simulation nous avons considéré le cas d'une impulsion rectangulaire d'une puissance de 14W (1A , 14V) et d'une durée de 2ms .

On peut constater que la caméra IR ne nous permet d'accéder qu'à un nombre très limité de points, ceci est dû au temps d'intégration et à la fréquence d'échantillonnage qui ne permet-

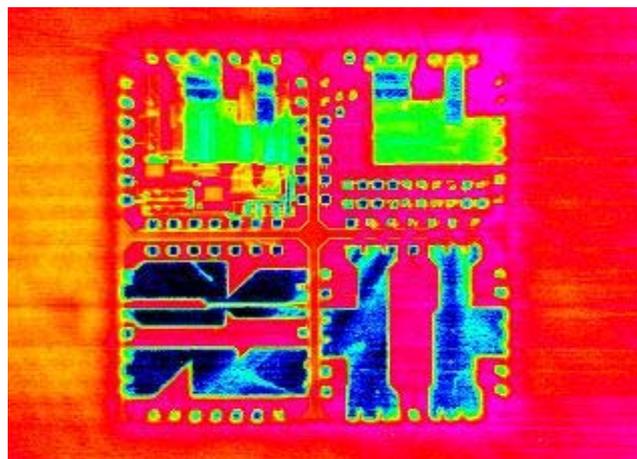
tent d'accéder qu'à un point toutes les 500 μ s. Ceci est une limitation absolue de la caméra IR dont nous disposons.

III.2.4.3. Traitement des données avec MATLAB



III.31 Banc de validation statique

Dans le but de respecter au mieux la dynamique des températures observées, les composants n'ont pas été recouverts de peinture et nous avons relevé des cartes d'émissivité de surface. Pour relever une carte d'émissivités nous avons soumis le composant à une température constante mesurée à l'aide d'un thermocouple (voir Figure III.31)



III.32 La non homogénéité de l'émissivité thermique donne des températures apparentes différentes pour une température pourtant homogène

Et nous avons extrait l'émissivité locale en réalisant à cet effet un programme MATLAB qui permet d'accorder la température locale observée par la caméra IR à la température réelle affichée par le thermocouple. Nous avons validé la procédure en vérifiant que les données de la caméra IR interprétées à l'aide de la carte des émissivités relevées conduisaient bien à la température relevée par le thermocouple en chauffant le composant à l'aide d'une résistance chauffante comme le montre la figure III.31.

III.3. Paramétrage du modèle et validation pour un fonctionnement normal

Dans ce paragraphe, on montre tous les paramètres électriques extraits expérimentalement pour calibrer le modèle thermosensible pour un fonctionnement en commutation. Ensuite les résultats de simulations à l'aide de ces modèles sont confrontés à des mesures faites sur les circuits de validation détaillés dans le paragraphe précédent.

Comme le modèle développé est en fait composé d'un modèle de la diode structurelle et d'un modèle du MOSFET pour prendre en compte le canal, les mesures mises en œuvre sont adaptées pour ces deux structures.

Le véhicule de test utilisé est un MOSFET de 40V et de $2\text{m}\Omega$ comme R_{DSon} .

III.3.1. Diode structurelle

Pour calibrer le modèle de la diode structurelle, Il faut d'abord extraire les paramètres suivants :

Extraction de la tension de seuil V_{D0} et de la résistance dynamique R_{D0}

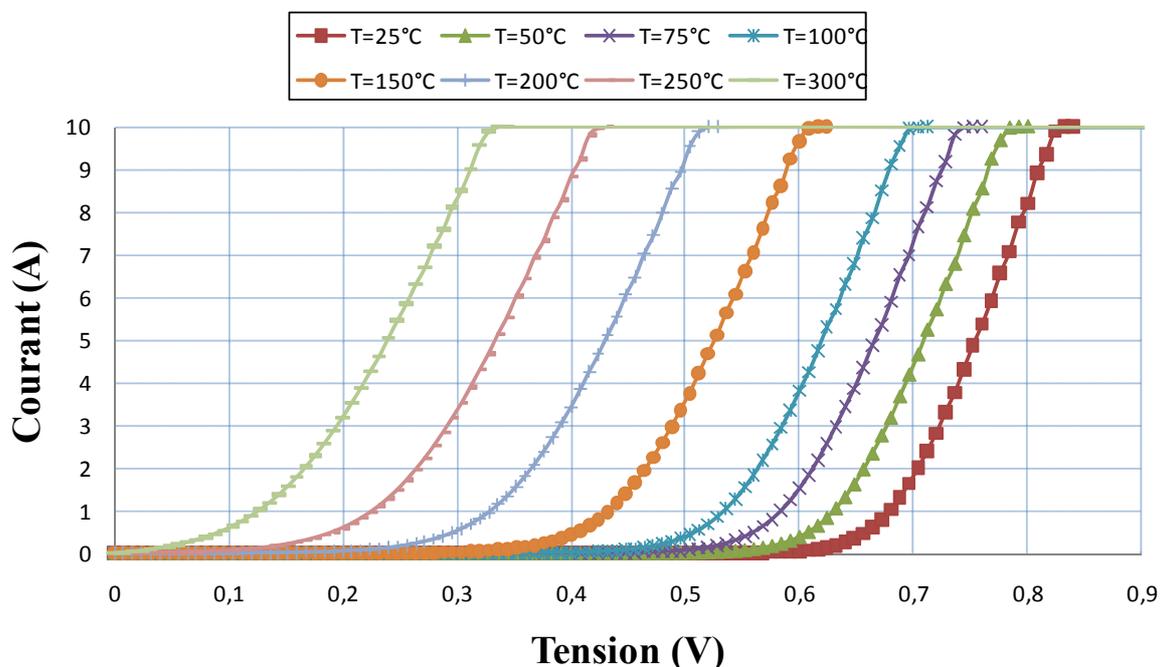


Fig III.33 Caractéristiques directes de la diode structurelle paramétrées en température.

Les paramètres de la diode à l'état passant sont directement extraits des caractéristiques I(V) à plusieurs températures en utilisant le banc expérimental montré dans les paragraphes III.1.2 et III.1.3. La figure III.33 montre l'évolution de la caractéristique statique directe de la diode avec la température.

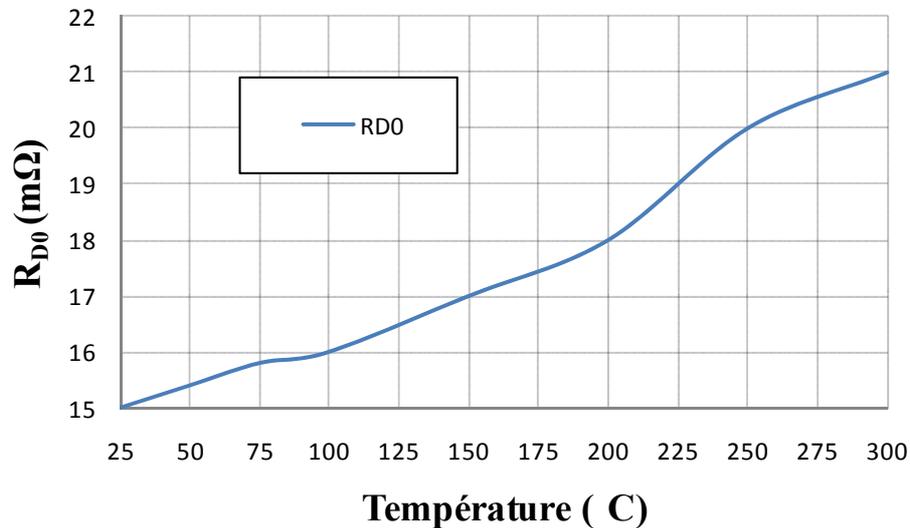


Fig III.34 Variation de la résistance R_{D0} à l'état passant de la diode structurale

$$R_{D_0} = 15 \cdot 10^{-3} \cdot (1 + 10^{-4} \cdot (T - T_{ref})) \quad (III.5)$$

Les figures III.34 et III.35 donnent les résultats de l'extraction de l'évolution de la résistance dynamique et de la tension de seuil en fonction de la température en suivant la méthode détaillée dans II.4.4.

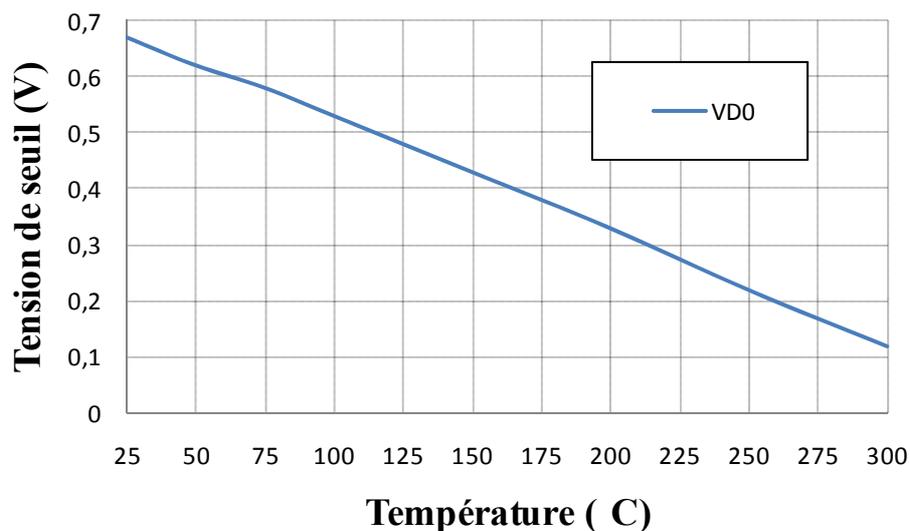


Fig III.35 Variation de la tension de seuil V_{D0} de la diode structurale en fonction de la température

$$V_{D_0} = 0,777 \cdot (1 - 2,6 \cdot 10^{-3} \cdot (T - T_{ref})) \quad (III.6)$$

Extraction du courant de fuite

Le même banc expérimental montré dans les paragraphes III.1.2 et III.1.3 est utilisé pour la mesure de l'évolution du courant de fuite en fonction de la température. Cette mesure nous permet de déduire la conductance inverse G_{OFF} (voir figure II.12).

L'évolution du courant de fuite en fonction de la tension appliquée, pour des températures allant jusqu'à 300°C est montrée par la figure III.36 en échelle linéaire. La figure III.37 est en échelle logarithmique pour montrer l'évolution des faibles courants de fuite en fonction de la température.

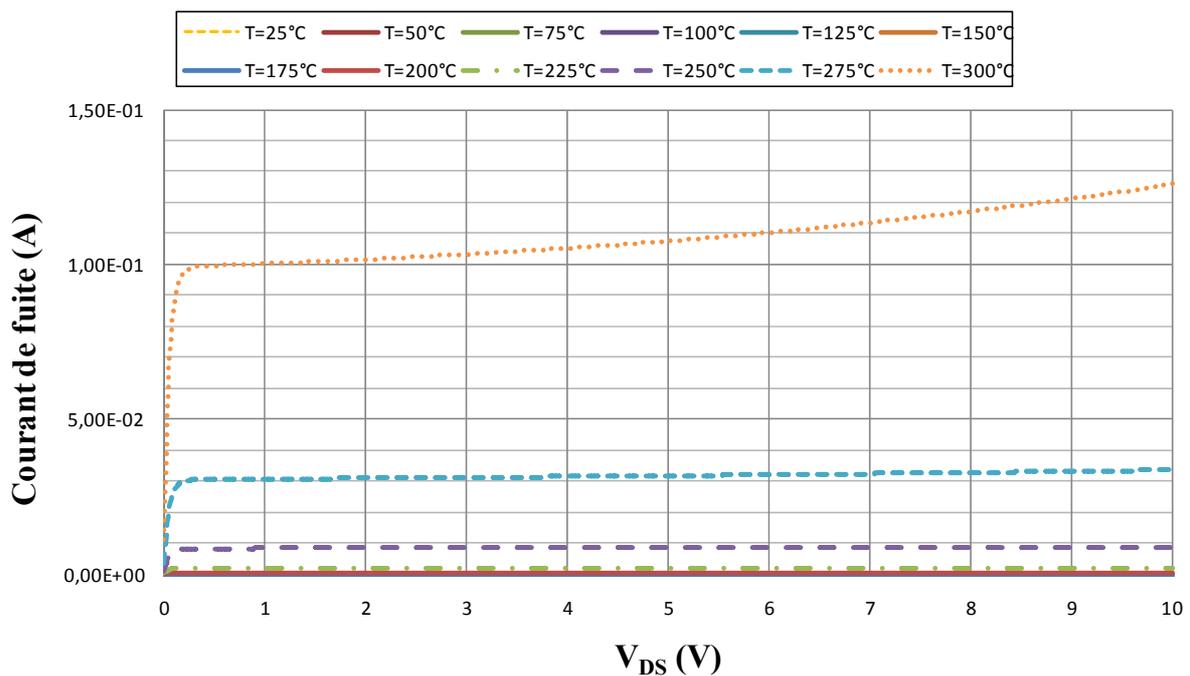


Fig III.36 Courant de fuite en fonction de la température (échelle linéaire).

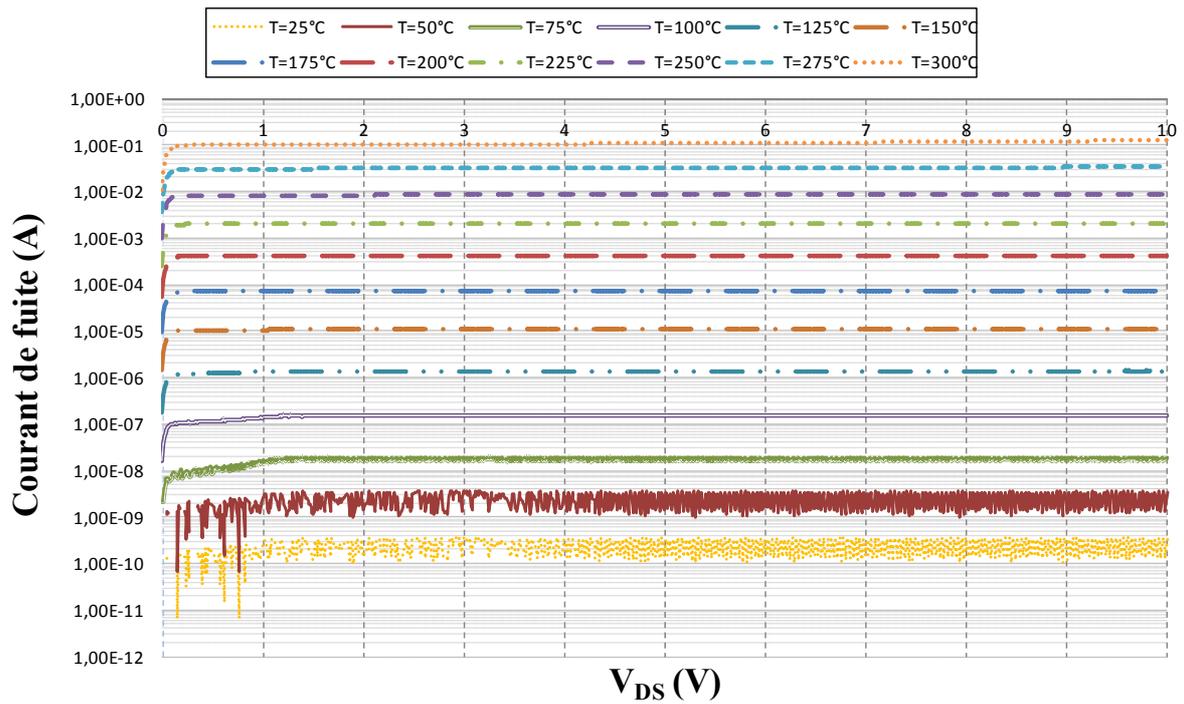


Fig III.37 Courant de fuite en fonction de la température (échelle logarithmique).

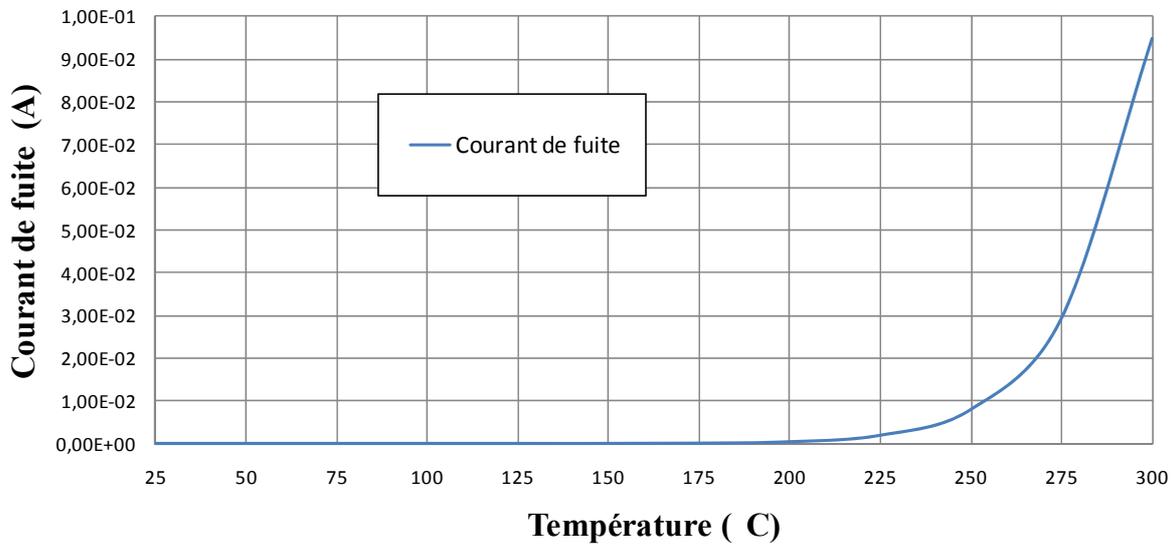


Fig III.38 Variation du courant de fuite en fonction de la température.

La figure III.38 donne l'évolution directe du courant de fuite pour une tension V_{DS} de 1V. Il faut noter que l'évolution de G_{OFF} aura donc la même allure.

$$G_{OFF} = 5.10^{-11} \cdot \text{Exp}(0,075(T - T_{ref})) \quad (\text{III.7})$$

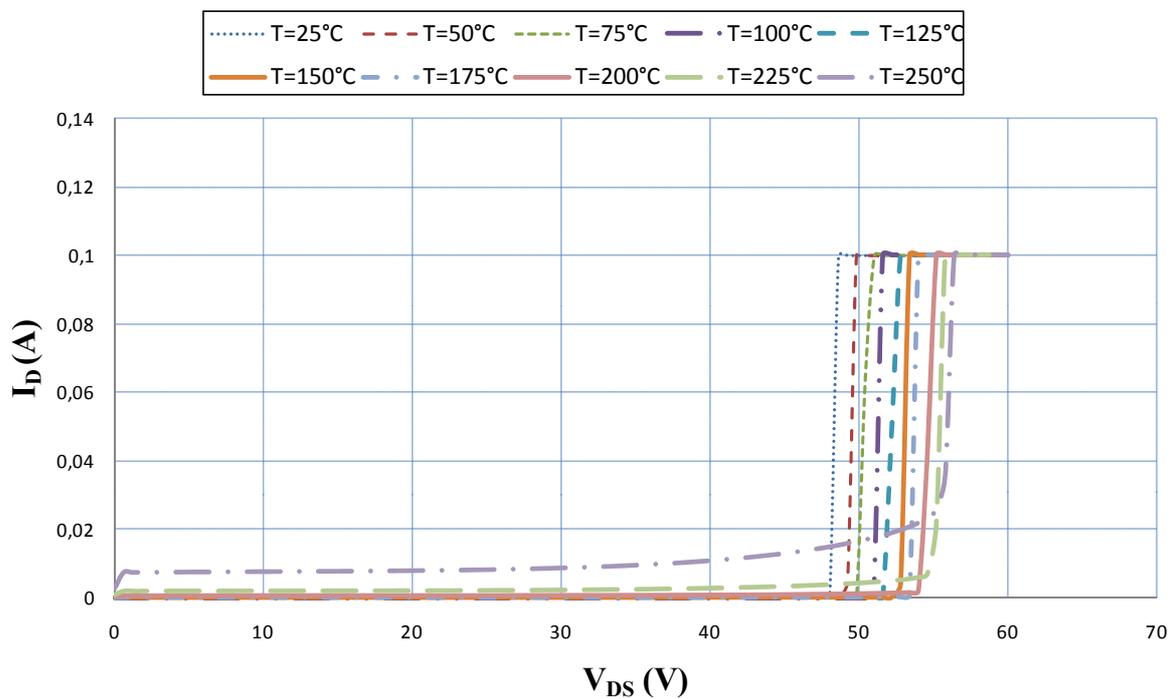


Fig III.39 Tension de claquage en fonction de la température (pleine échelle).

Extraction de la tension de claquage

Toujours en utilisant le banc expérimental montré dans les paragraphes III.1.2 et III.1.3, le claquage de la jonction est mis en évidence pour plusieurs valeurs de la température. Le courant a été limité à une valeur de 0,1A afin d'éviter un auto-échauffement et pour protéger le composant.

La figure III.39 donne l'apparition de la tension de claquage en augmentant la tension V_{DS} pour des températures de plus en plus élevés. La figure III.40 fait un zoom sur la partie exploitable qui montre bien l'augmentation de la tension de claquage avec la température.

Il faut noter que nous avons limité la température à 250°C, au delà de cette température le courant de fuite devient très important, et ne permet plus de mettre le dispositif en avalanche à l'aide du testeur paramétrique HP4142.

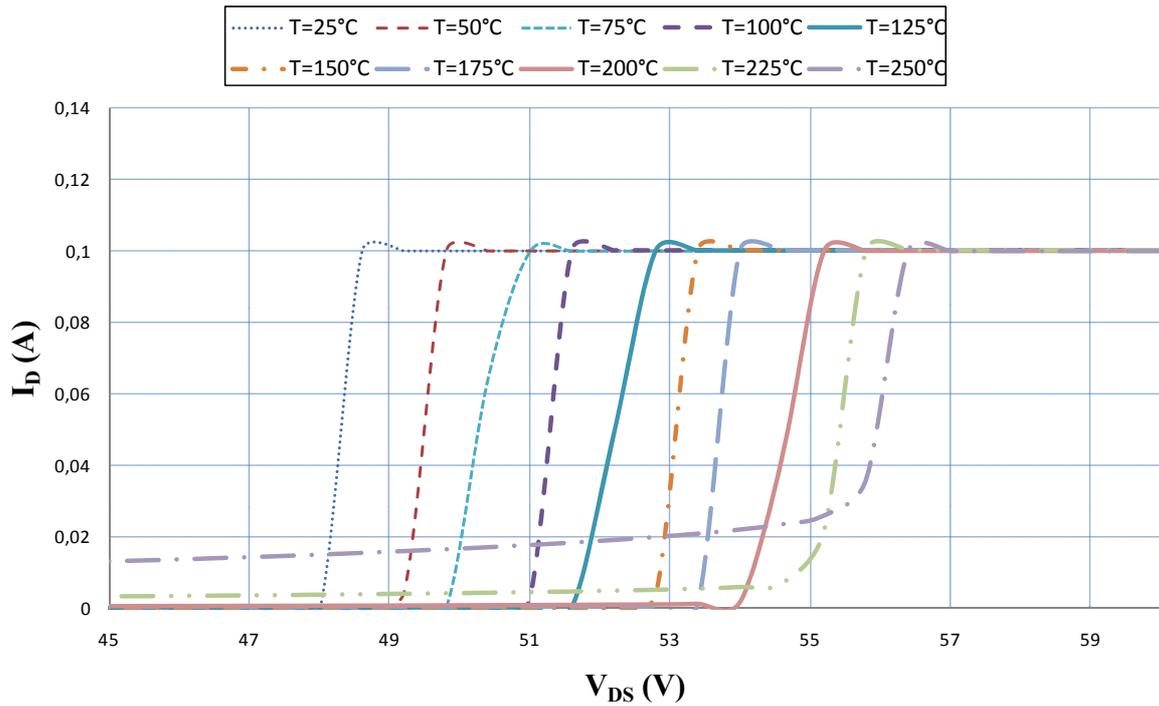


Fig III.40 Tension de claquage en fonction de la température (zoom).

A partir de la figure III.40, la tension de claquage est extraite par projection de la courbe pour un courant nul. Nous obtenons une évolution quasiment linéaire de la tension de claquage en fonction de la température (voir figure III.41)

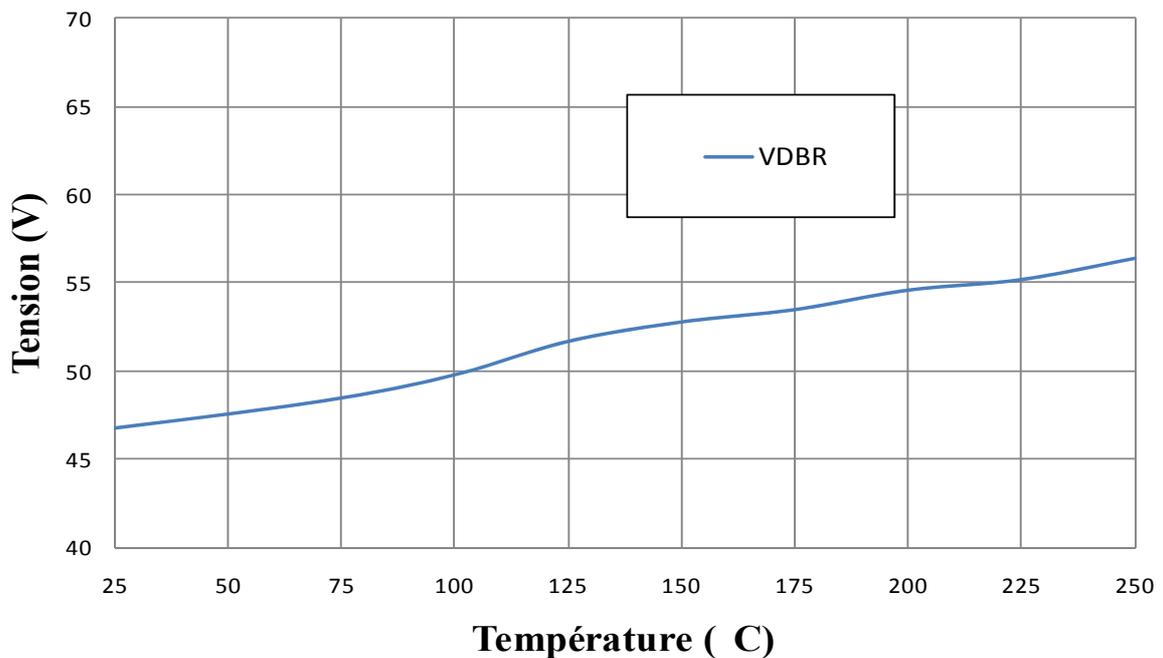


Fig III.41 Variation de la tension de claquage V_{DBR} en fonction de la température.

$$V_{DBR} = 47(1 + 9,4 \cdot 10^{-4}(T - T_{ref})) \quad (\text{III.8})$$

Concernant la capacité liée à la diode, celle-ci sera prise en compte par l'intermédiaire de C_{DS} qui sera décrite par la suite.

Validation du modèle de la diode

Le MOSFET en configuration diode est mis dans le circuit montré par la figure III.15 et l'on procède au relevé du courant lors de l'ouverture de la diode structurelle. Il faut remarquer que le dispositif choisi n'emmagasine pas beaucoup de charges, ce qui lui confère un recouvrement inverse rapide. Au vu de la figure III.42, on peut dire que le modèle développé dont les valeurs numériques des paramètres du recouvrement inverse sont ($R_L = 0,2\text{m}\Omega$, $L = 0,1\text{nH}$, $K = 800$), reproduit de manière satisfaisante les formes d'ondes mesurées. Cependant, les oscillations mesurées ne sont pas reproduites fidèlement par le modèle. Nous pensons que ceci est dû au fait que le modèle du circuit n'intègre pas tous les éléments parasites de la structure réel. Par ailleurs, on observe un décalage du courant mesuré par rapport à la valeur nulle. Il s'agit d'un offset apporté par la sonde de courant.

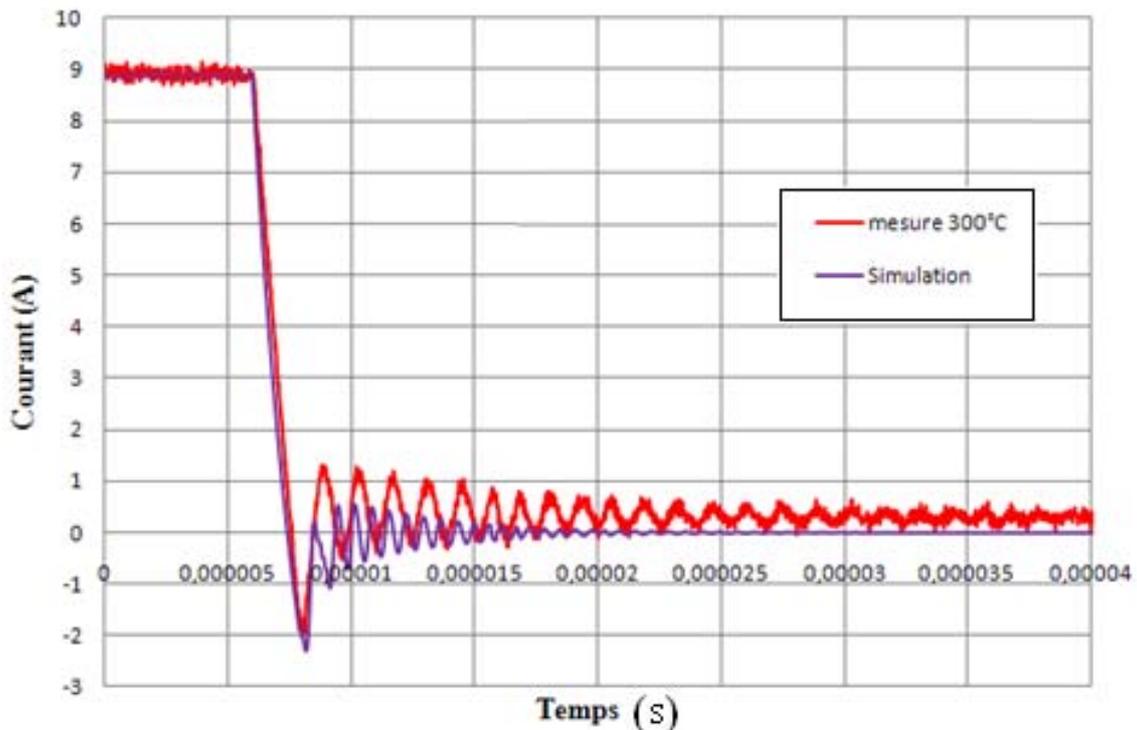


Fig III.42 Simulation du courant de recouvrement après calibrage des paramètres et comparaison avec la mesure.

III.3.2. MOSFET

Pour calibrer le modèle du MOSFET, Il faut d'abord extraire les paramètres suivants :

Transconductance K_p , tension de seuil V_{Th} et résistance à l'état passant

R_{DSON}

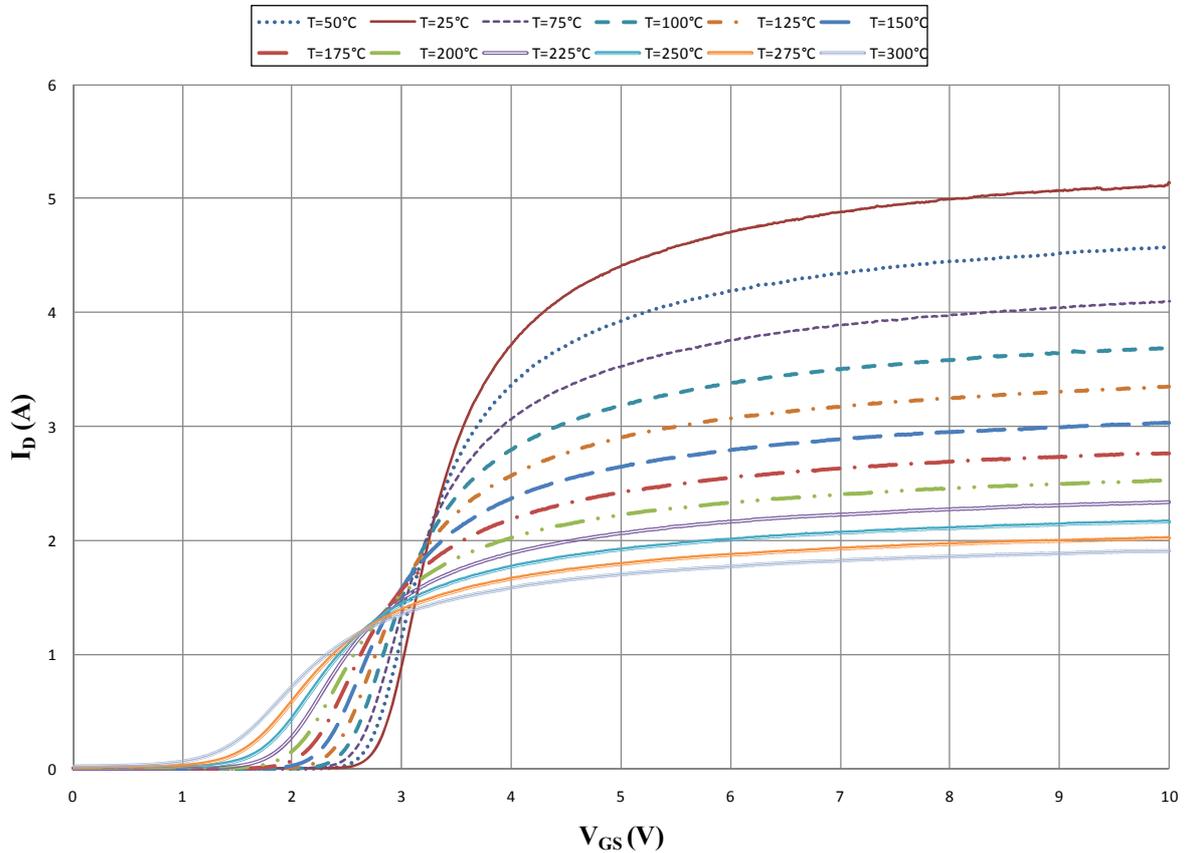


Fig III.43 Caractéristiques $I_D(V_{GS})$ du MOSFET en fonction de la température.

Les paramètres du MOSFET à l'état passant sont directement extraits des caractéristiques $I(V)$ à plusieurs températures en utilisant le banc expérimental montré dans les paragraphes III.1.2 et III.1.3. La figure III.43 montre l'évolution de la caractéristique statique directe $I_D(V_{GS})$ pour $V_{DS} = 10mV$ du MOSFET de puissance paramétrée par la température.

A partir de la figure III.43 on extrait la valeur de la résistance à l'état passant R_{DSON} en suivant la méthode décrite au paragraphe II.4.

La figure III.44 donne l'évolution de R_{DSON} en fonction de la température. Celle-ci est quasiment linéaire, nous l'avons considérée comme telle en prenant comme équation :

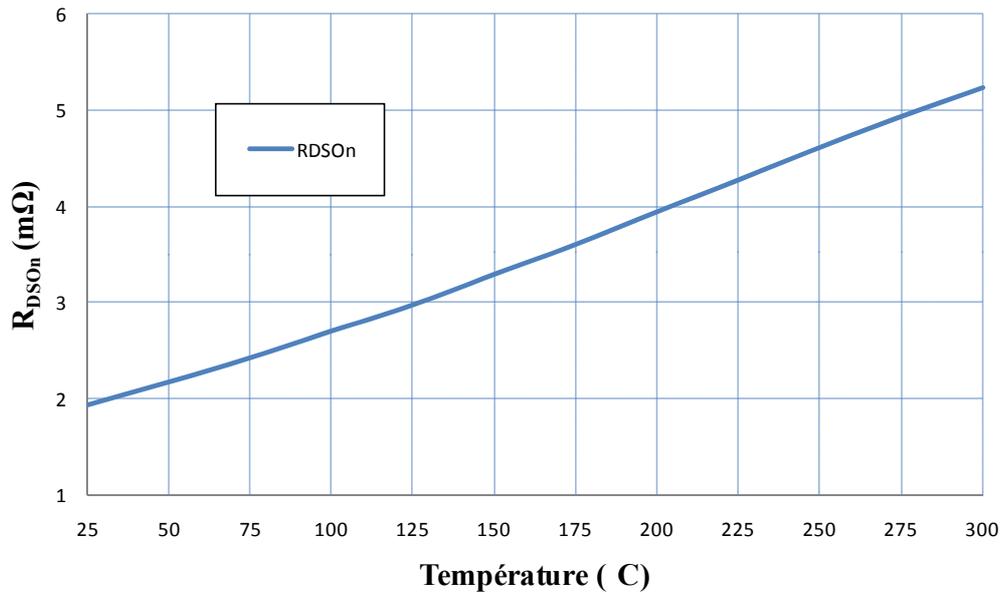


Fig III.44 Variation de R_{DSOn} en fonction de la température.

$$R_{DSOn} = 1,8 \cdot 10^{-3} (1 + 0,0067(T - T_{ref})) \quad (III.9)$$

De même, on extrait la transconductance K_p en se basant sur la méthode décrit en II.4. La figure III.45 donne l'évolution de K_p en fonction de la température. Celle-ci est quasiment linéaire, nous l'avons considérée comme telle en prenant comme équation :

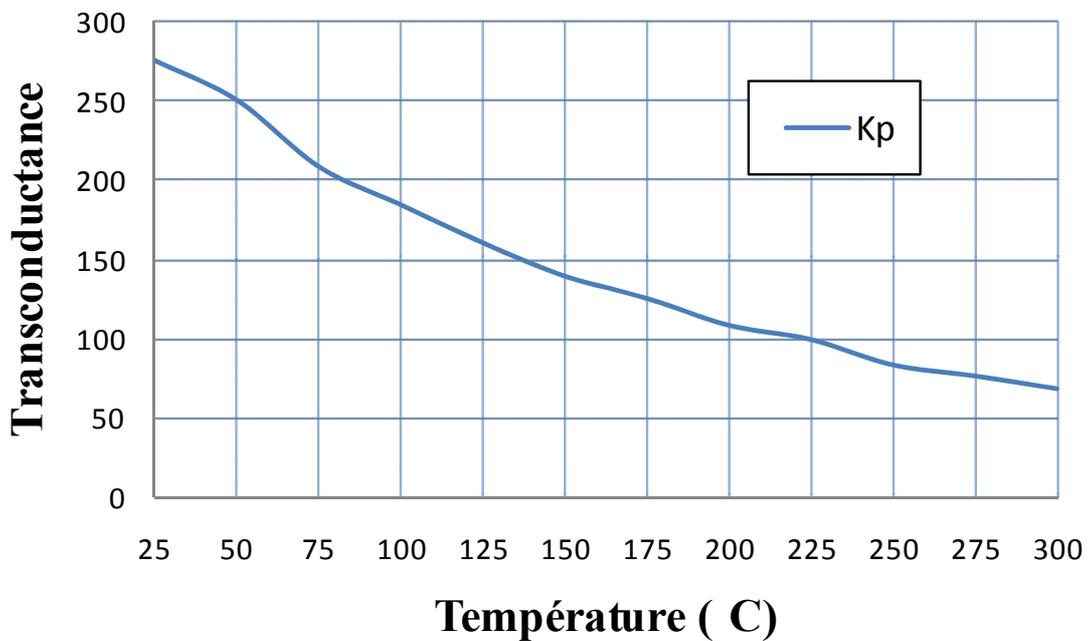


Fig III.45 Variation du k_p en fonction de la température.

$$K_p = 282(1 - 2,8310^{-3}(T - T_{ref})) \quad (III.10)$$

Toujours en se basant sur la méthode décrit en II.4, la figure III.46 donne l'évolution de la tension de seuil en fonction de la température. Celle-ci n'étant pas linéaire, nous avons considéré l'équation suivante dans le modèle :

$$V_{Th} = 2,57(1 - 1,210^{-3}(T - T_{ref}) - 3,8910^{-6}(T - T_{ref})^2) \quad (III.11)$$

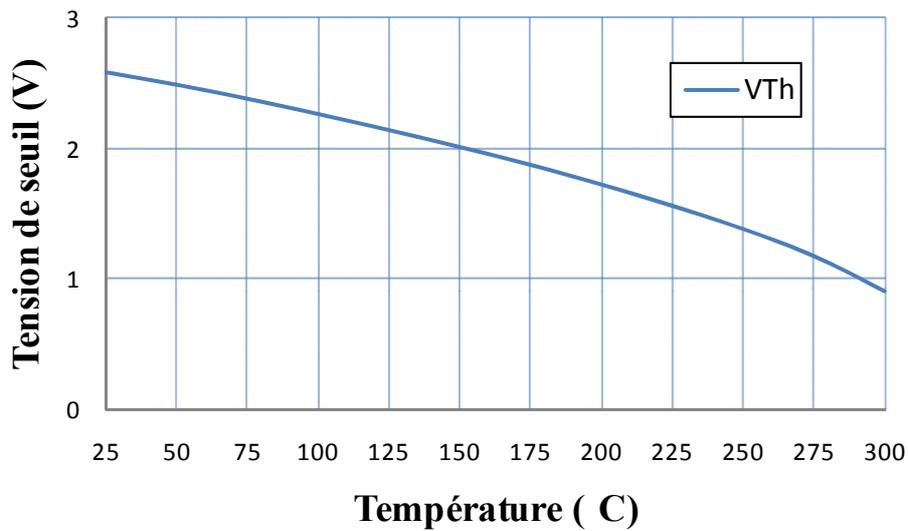


Fig III.46 Variation de V_{Th} en fonction de la température.

Concernant la prise en compte des valeurs des différentes capacités, à partir des mesures montrées au paragraphe II.2.4 nous avons utilisé les équations suivantes pour le modèle :

$$C_{DS} = \frac{10,51 \cdot 10^{-9}}{\left(1 + \frac{V_{DS}}{5,4 \cdot 10^{-5}}\right)} \quad (III.12)$$

$$C_{GD} = \frac{10,462 \cdot 10^{-9}}{\left(1 + \frac{V_{DG}}{8,8 \cdot 10^{-5}}\right)} \quad (III.13)$$

$$C_{GS} = 1,061 \cdot 10^{-9} \quad (III.14)$$

Validation du modèle du MOSFET

En utilisant le circuit montré par la figure III.18 et avec les valeurs suivantes affectées aux éléments du circuit :

- $R_{ch} = 0.3\Omega$
- $L_{parasite} = 10nH$

On obtient lors des commutations les formes d'ondes données par les figures III.47 (à 25°C) et III.48 (à 175°C). Pour chacune de ces figures, nous avons comparé la forme d'onde donnée par la mesure à celle donnée par l'utilisation du modèle développé dans des simulations.

On remarque que le modèle donne des résultats satisfaisants puisque les formes d'ondes issues de la mesure et de la simulation sont quasiment superposées. Cependant, l'amortissement des oscillations est plus important dans la réalité par rapport à ce qui est donné par la simulation. Nous pensons que cela est dû au fait que le modèle ne tient pas compte de l'effet de peau dans les différents fils qui se manifeste à la fréquence d'oscillation qui est de l'ordre de 20Mhz.

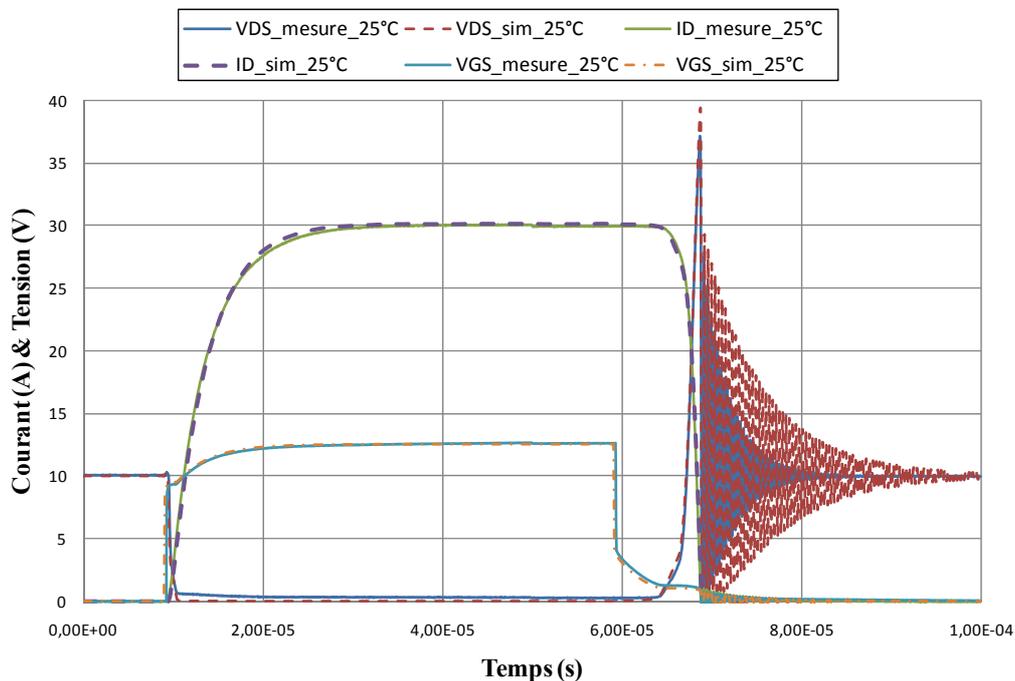


Fig III.47 Formes d'ondes en commutation à 25°C: simulées (traits discontinus) et mesurées (trait plein)

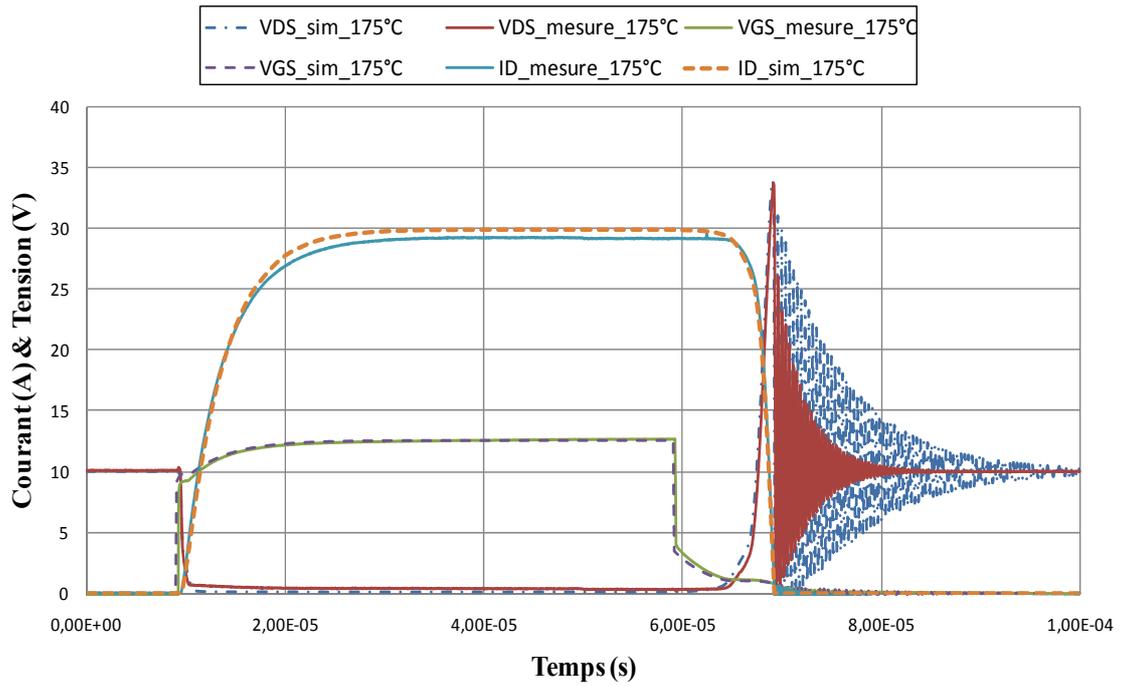
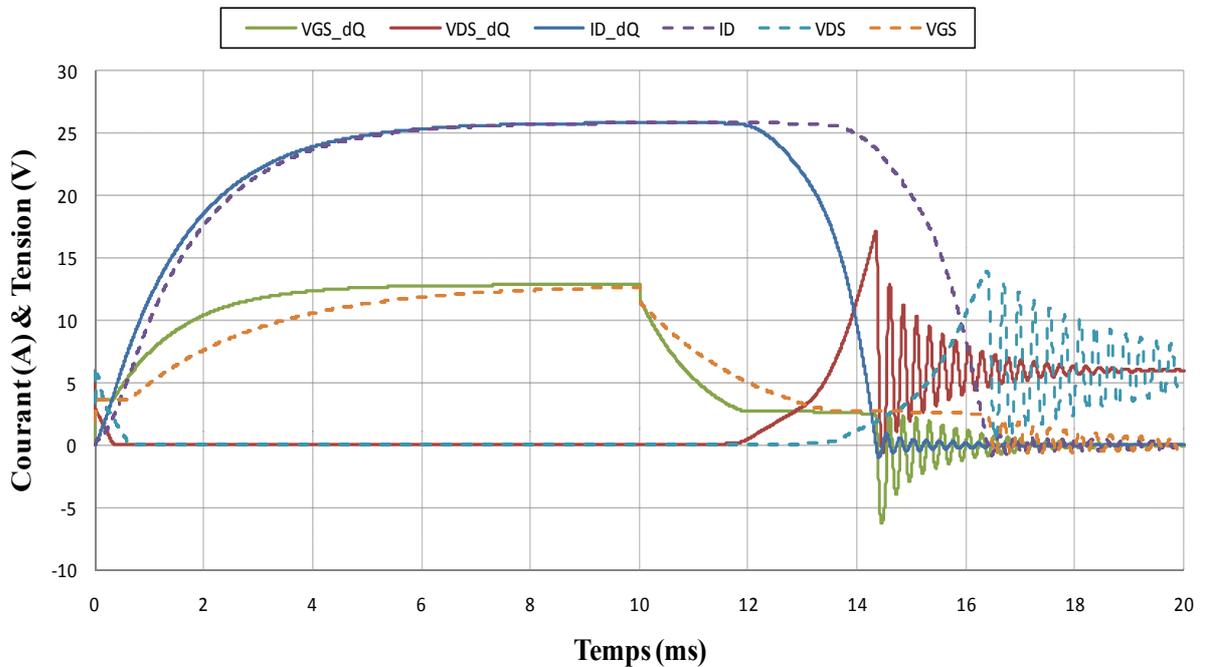


Fig III.48 Formes d’ondes en commutation à 175°C: simulées (traits discontinus) et mesurées (trait plein)

Finalement, pour bien montrer l’intérêt de la nouvelle expression mathématique de la capacité non linéaire du MOSFET, nous faisons une comparaison en simulant une commutation du MOSFET et en ne changeant que l’expression de la capacité non linéaire (cf. Fig.III.49).



III.49 Comparaison entre deux simulations de commutation MOSFET

On voit bien apparaître une différence entre les formes d'onde, les courbes discontinues correspondent à la simulation réalisée en utilisant la formulation conventionnelle de la capacité non-linéaire (II.11), alors que les courbes en trait continu correspondent à la simulation réalisée en utilisant la formulation de la charge de la capacité non-linéaire (II.17). On peut constater que ce dernier résultat est plus conforme à la réalité expérimentale.

III.4. Paramétrage du modèle et validation pour un fonctionnement extrême

Contrairement au composant utilisé pour le fonctionnement normal qui a un calibre en courant de 30A, pour le régime extrême on utilise un MOSFET de puissance de faible calibre (1A max) pour les raisons expliquées dans le paragraphe III.2.3.2.

Comme le banc TLP ne se comporte pas comme une source de tension/courant parfaite, nous avons besoin de connaître la valeur de la résistance série en faisant une mesure en court-circuit. La figure III.50 montre que cette résistance parasite du banc TLP est de l'ordre de 0.5Ω .

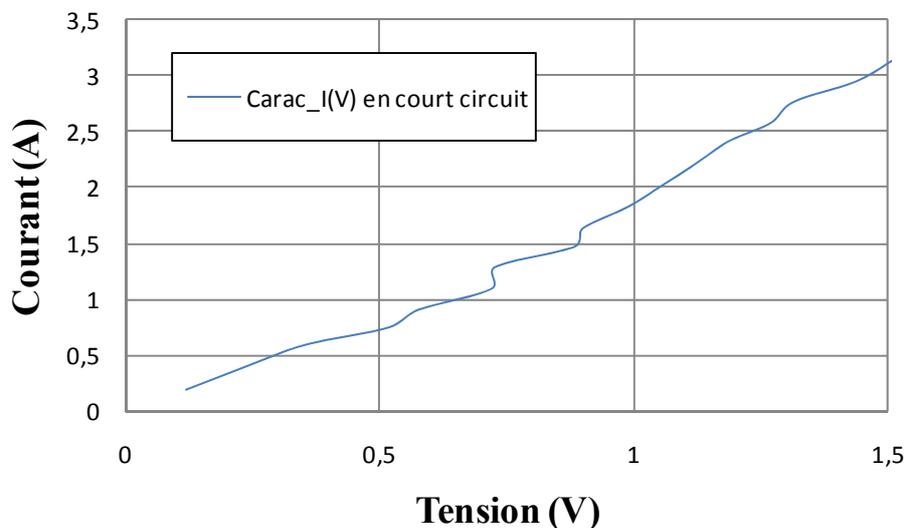


Fig III.50 Mise en évidence de la résistance parasite rajoutée par le banc TLP

Le composant choisi a subi des décharges du banc TLP comme cela est décrit dans le paragraphe III.2.3.1. La figure III.51 montre le comportement du composant en avalanche à 25°C . Il est à noter que la simulation reproduit bien le phénomène d'avalanche, la seule différence est due à la résistance parasite ajoutée par le banc TLP. On remarque qu'à cette température il n'y a pas de phénomène de retournement du MOSFET.

Par contre, pour des températures au-delà de 150°C, on observe bien le phénomène du retournement du MOSFET, (voir figures III.52, 53 et 54). On note que le modèle continue à bien restituer le phénomène du retournement pour les températures plus élevées.

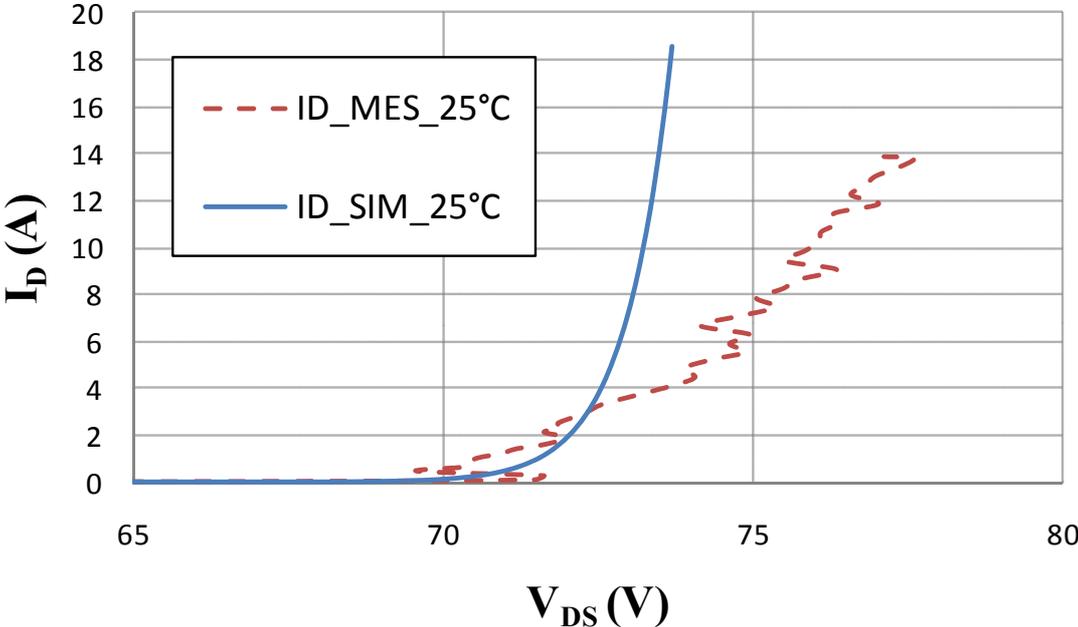


Fig III.51 Comparaison simulation-mesure de l’avalanche à 25°C

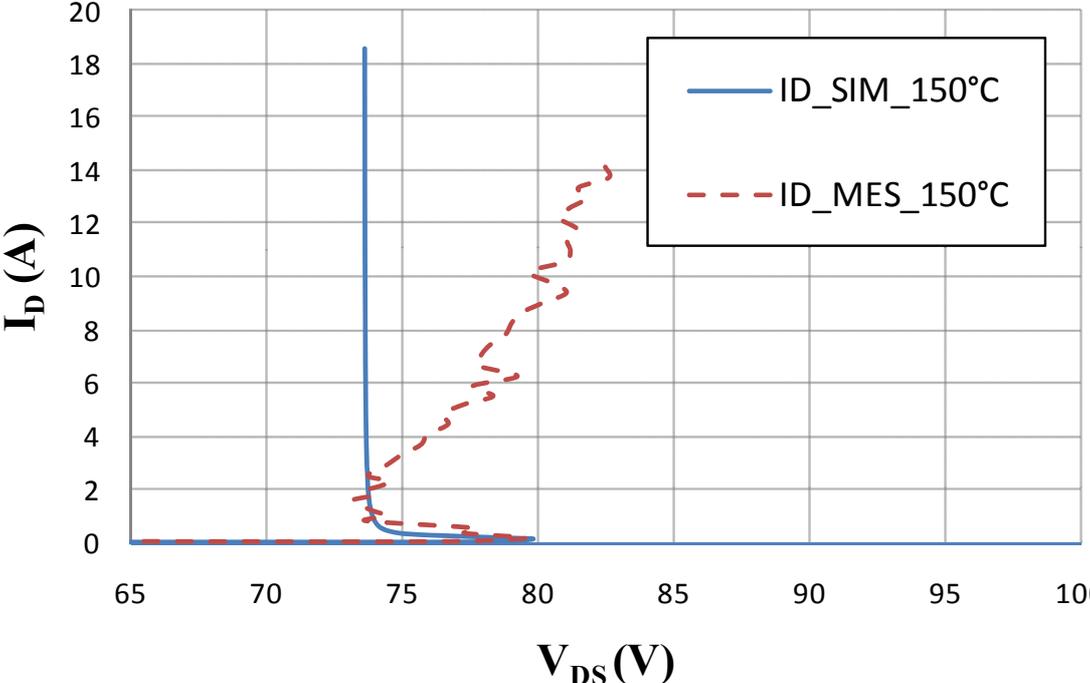


Fig III.52 Comparaison simulation-mesure lors du retournement à 150°C

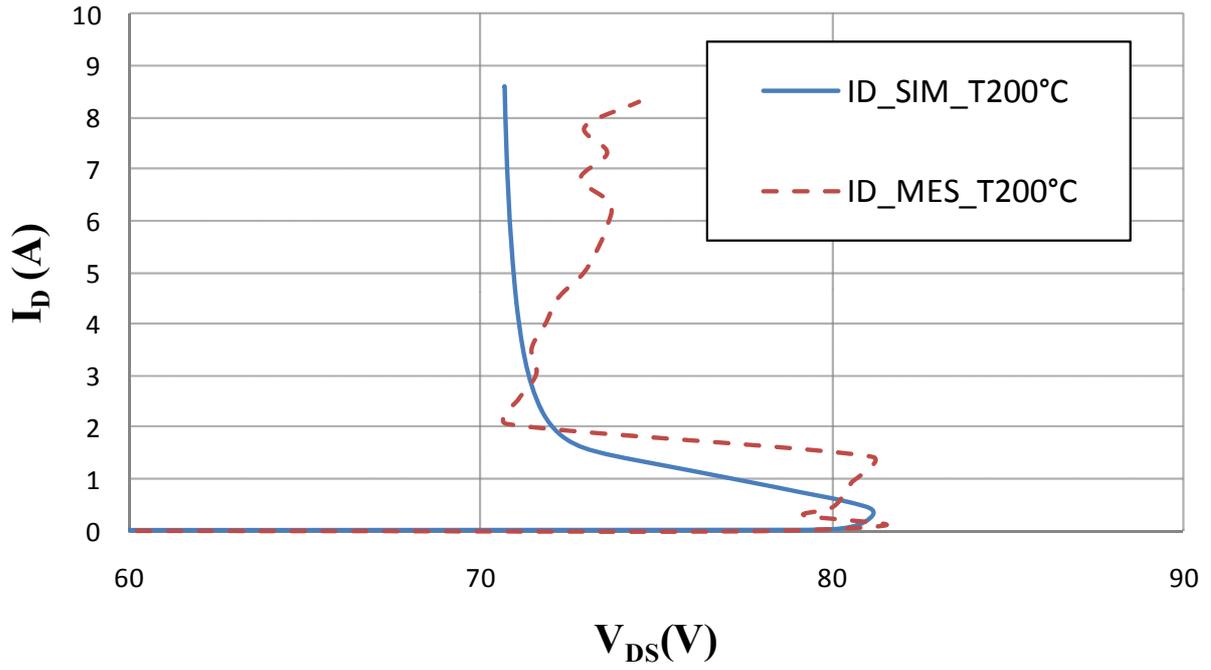


Fig III.53 Comparaison simulation-mesure lors du retournement à 200°C

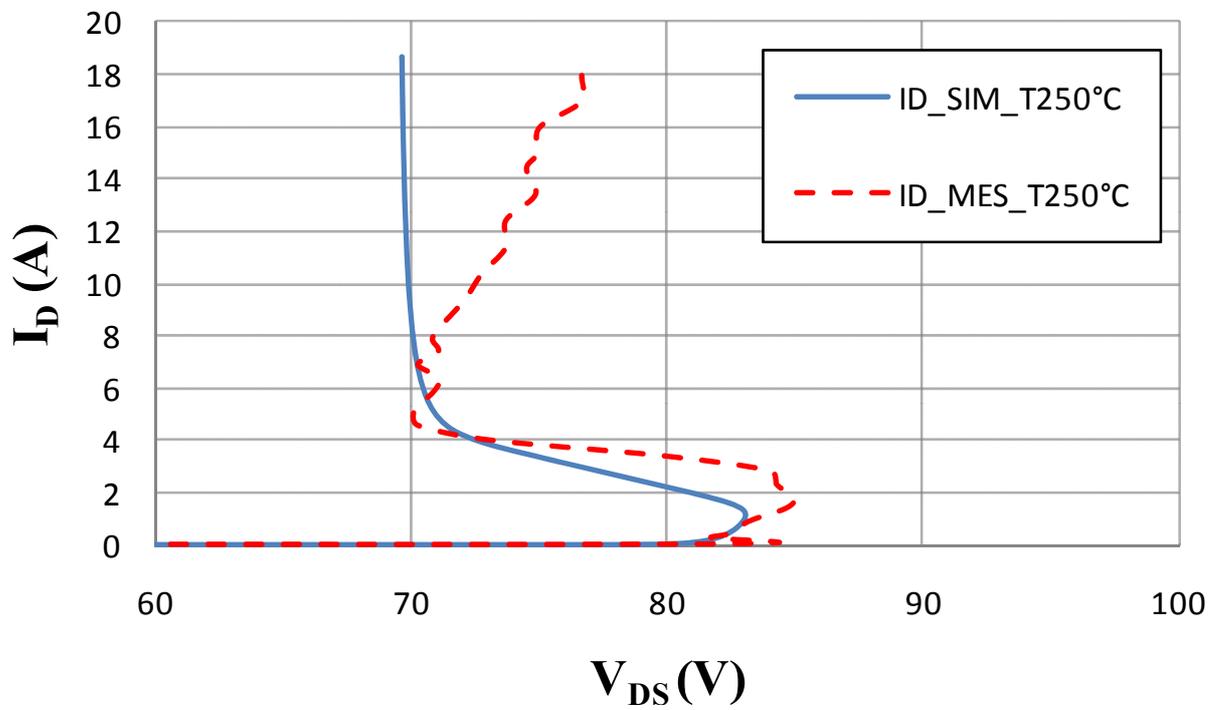


Fig III.54 Comparaison simulation-mesure lors du retournement à 250°C

III.5. Exploitation du modèle dans une simulation électrothermique 3D

Il faut rappeler que le but du développement du modèle électrique thermosensible est de réaliser des simulations précises du couplage électrothermique. Pour cela le modèle électrique doit communiquer au simulateur thermique 3D les dissipations de la puissance précises pour chaque zone de la structure. Et ce dernier doit calculer la distribution de la température sur toute la structure qui sera prise en compte dans les paramètres du modèle électrique.

Ce travail est le fruit d'une collaboration avec Epsilon ingénierie qui a développé un simulateur thermique appelé Epsilon-R3D [61]. Dans ce cadre, ce dernier a été adapté pour une communication avec des modèles électriques décrits en langage Modelica [62]. La méthode de simulation a fait l'objet d'une publication [63].

Le modèle du MOSFET a été utilisé pour simuler le comportement électrothermique de l'interrupteur de puissance dans le cadre d'une commande d'un moteur à courant continu à l'aide d'un hacheur (voir figure III.55).

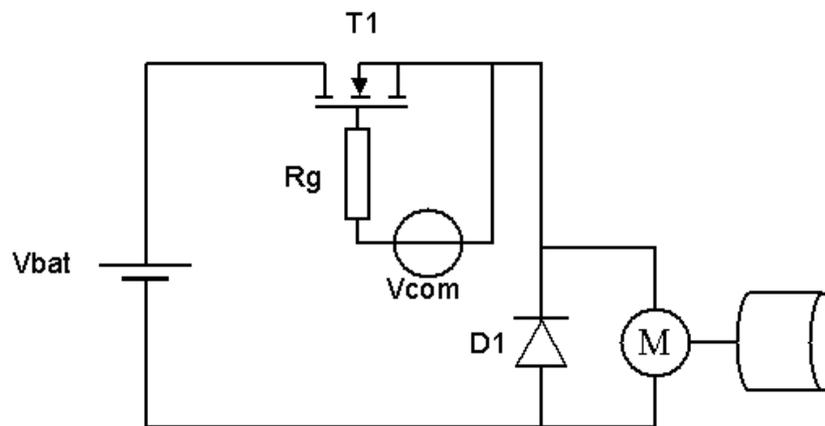
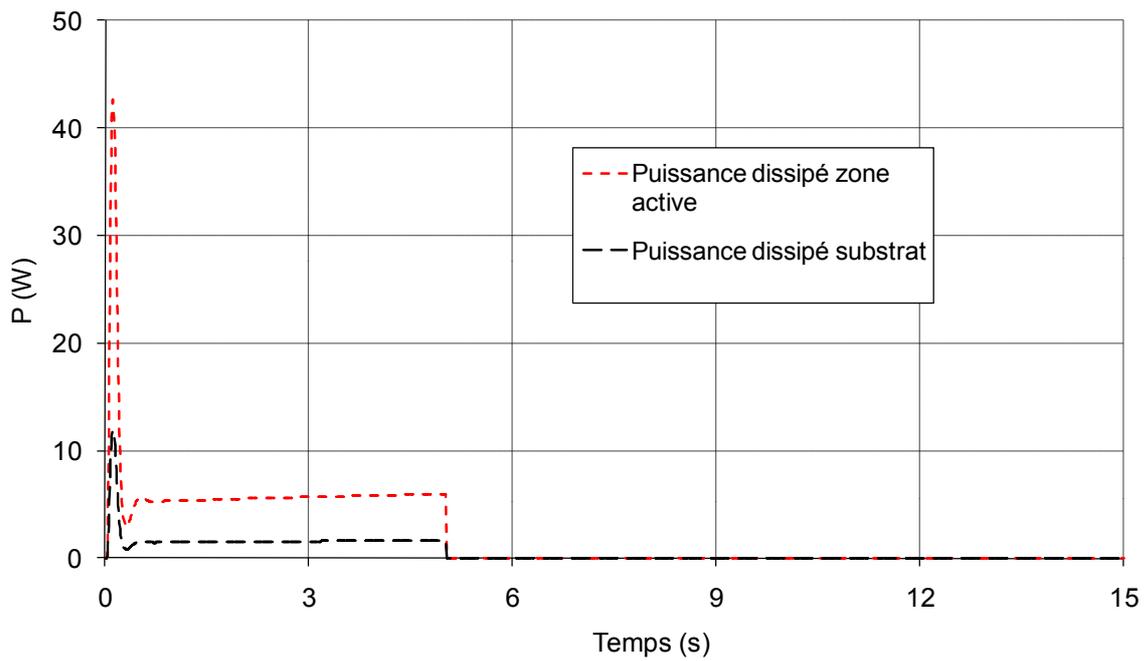
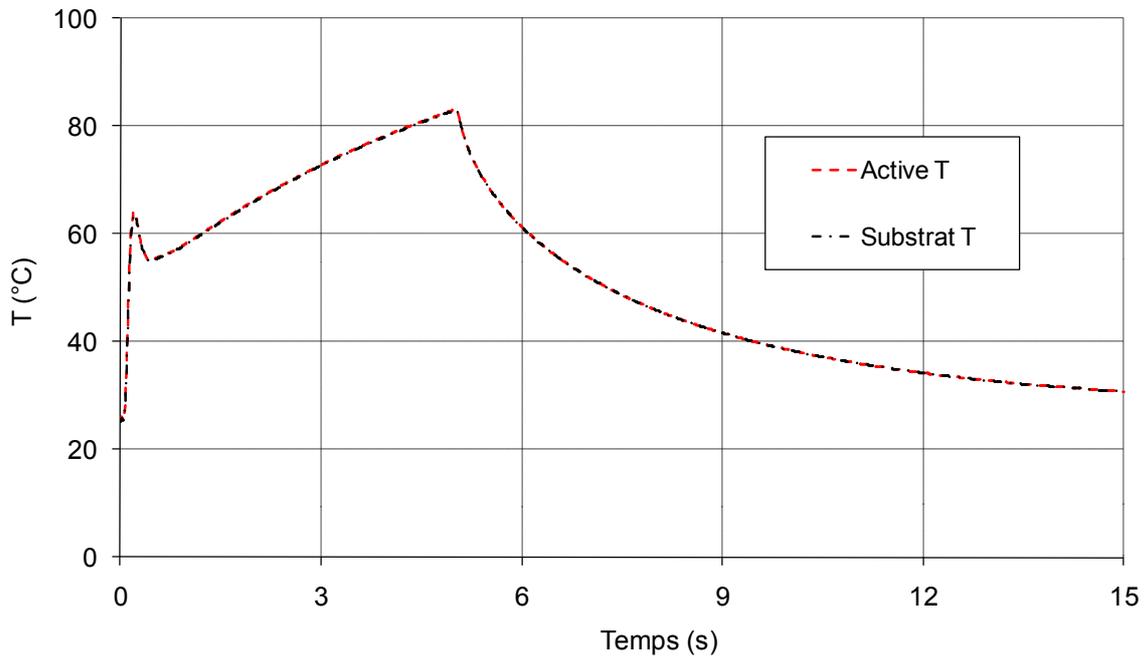


Fig III.55 circuit hacheur simulé

La figure III.56 donne les puissances dissipées pendant une durée de 5s dans les différentes zones de la puce. On remarque un pic de puissance dû à un appel du courant au démarrage du moteur.



III.56 Puissance dissipée dans les deux régions principales de la puce



III.57 Echauffement du composant durant une commutation

Le simulateur thermique donne l'évolution de la température des zones visées résultant d'une simulation électrothermique couplée. La figure III.57 montre l'échauffement de la zone du

canal (active) et la zone du substrat. On remarque que le retour à la température initiale nécessite 15s.

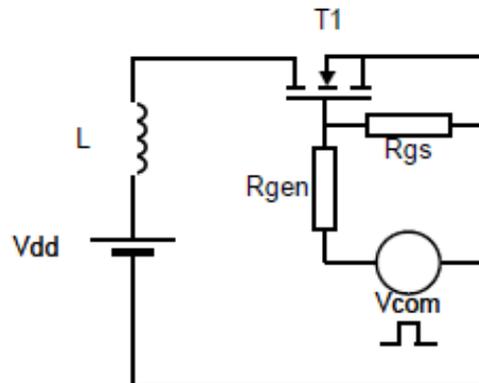


Fig III.58 Circuit avec charge inductive sans diode de roue libre

Un deuxième exemple concerne la mise en avalanche du MOSFET dans le circuit donné par la figure III.57.

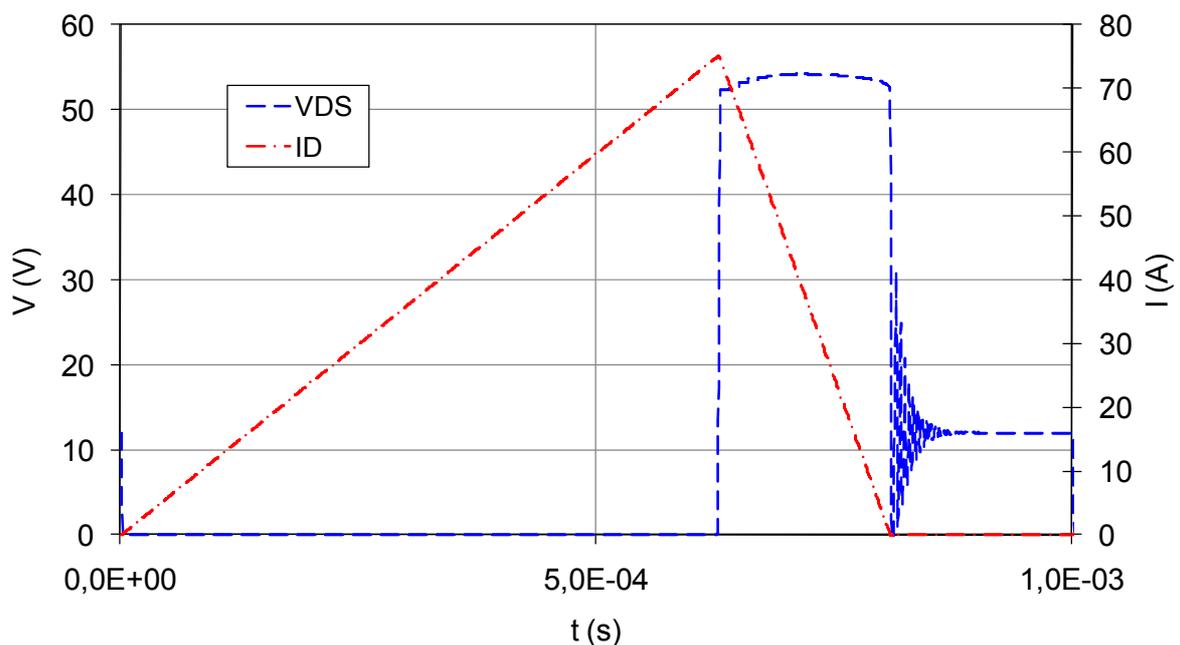


Fig III.59 Formes d'ondes simulées lors d'une commutation sur charge inductive.

La figure III.59 donne les formes d'ondes courant tension simulées avant et pendant l'avalanche. On remarque que la tension d'avalanche a la même forme que celle de la figure III.22 correspondant à une mesure, ce qui prouve que le couplage électrothermique est bien restitué par la simulation.

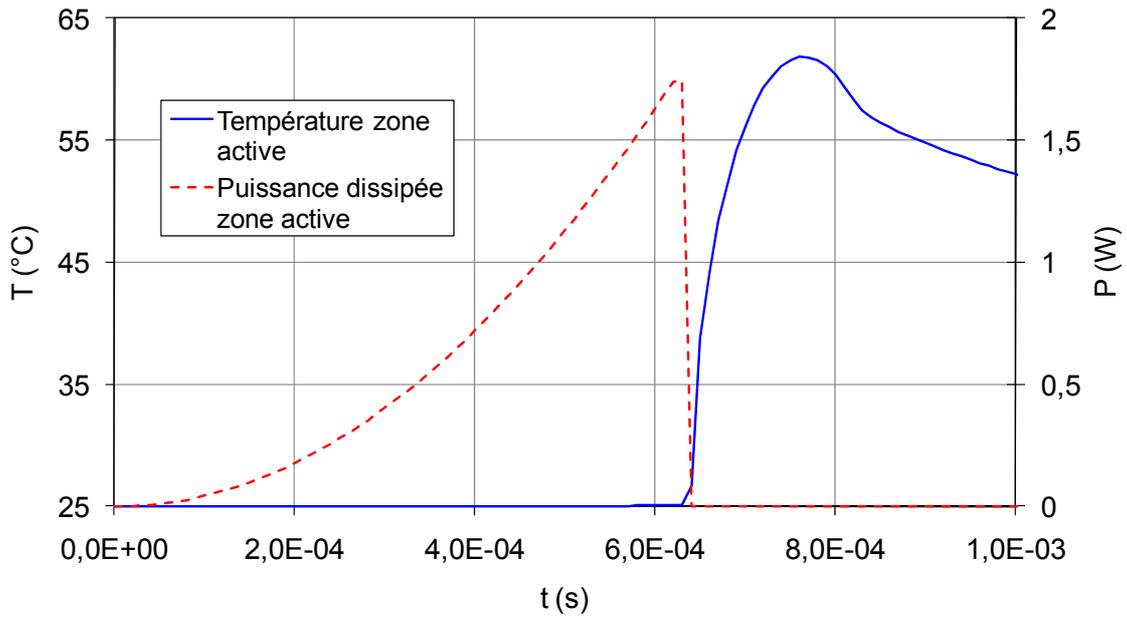


Fig III.60 Puissance globale dissipée et échauffement de la zone active

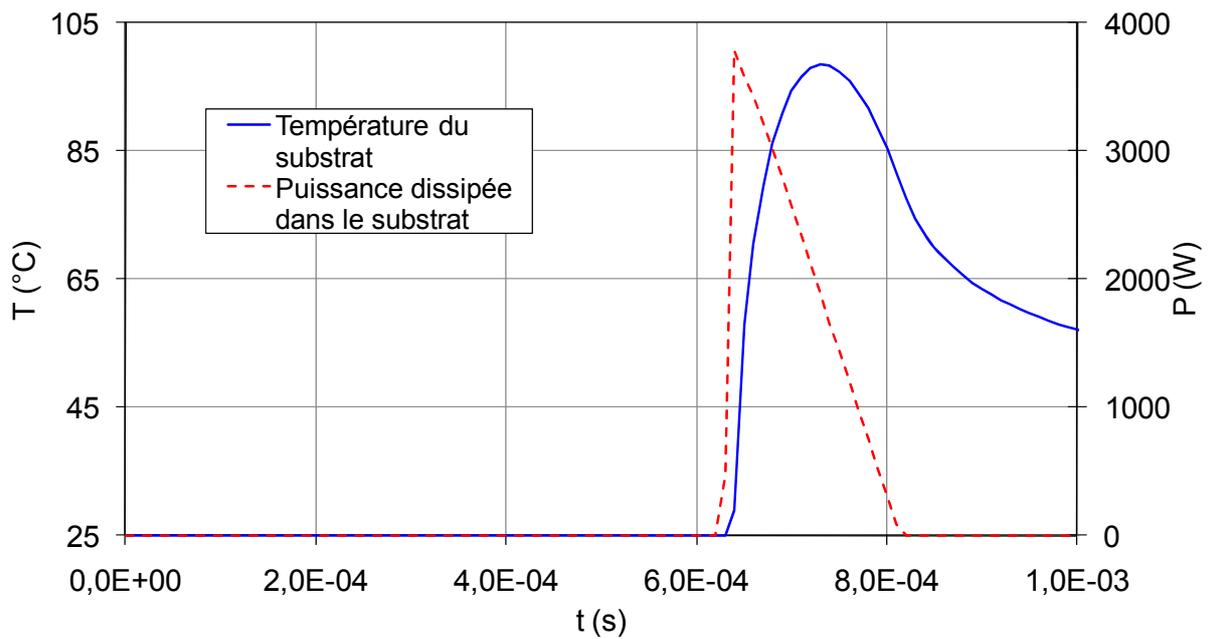


Fig III.61 Puissance globale dissipée et échauffement du substrat

La figure III.60 donne la puissance dissipée dans la zone active ainsi que son échauffement qui reste relativement modestes en comparaison à ce que subit la jonction (diode) qui se met en avalanche (voir figure III.61). En effet, il faut remarquer que les échelles de puissance de ces deux figures sont très différentes.

III.6. Conclusion

Nous avons exposé dans ce chapitre les différentes techniques et méthodes qui nous ont servies à extraire les paramètres pour alimenter le modèle électrothermique développé d'une part, et d'autre part pour confronter les résultats de simulations aux mesures expérimentales. Il faut remarquer que tous les bancs de mesure utilisés ainsi que les circuits conçus spécialement ont tous pour mission de mettre en évidence l'influence de la température. Par ailleurs, comme le modèle a été développé pour aider à comprendre les modes de défaillance des MOSFETS de puissance, on se devait de reproduire les conditions qui auraient lieu localement (point chaud) dans certaines conditions de fonctionnement. Nous avons pour cela imaginé, conçu et réalisé un circuit spécifique qui permet d'échauffer la puce par injection d'une impulsion de courant. Cependant, nous n'avons pas pu résoudre le problème de la gestion de la mesure $I(V)$ qui doit intervenir immédiatement après l'impulsion de courant. Nous avons alors eu recours à l'utilisation d'une étuve en faisant attention à ne pas utiliser de soudure pour les connexions. Par ailleurs, nous avons utilisé un dispositif prévu pour les tests de décharges électrostatiques (ESD) afin de déclencher le transistor bipolaire parasite pour valider le modèle qui prend en compte ce phénomène.

Conclusion générale

L'objectif principal du travail de thèse exposé dans ce mémoire est de proposer un modèle électrique thermosensible pour les MOSFETs et les diodes de puissance lorsqu'ils sont en mode de fonctionnement normal ou lorsqu'ils sont soumis à des régimes extrêmes. Les modèles développés sont destinés à être utilisés pour des simulations électrothermiques détaillées dans le cadre de la maîtrise de la fiabilité et de la robustesse des puces électroniques de puissance.

Les simulations électrothermiques qui utilisent les modèles développés dans le cadre de ce travail doivent pouvoir aider à expliquer les défaillances constatées dans les composants visés. En effet, les ingénieurs constatent la destruction des puces sans pouvoir réellement comprendre le déroulement des défaillances, et sans vraiment savoir avec précision sur quels paramètres technologiques il faut agir pour éviter ou pour retarder ces défaillances. Pour cette raison, les modèles que nous avons développés acceptent des points de températures (nœuds thermiques) en plusieurs zones identifiées de la puce. De plus, comme il y a une forte présomption de l'apparition de points chauds lors de la survenue des défaillances, nous avons aussi exploré le fonctionnement à haute température et modélisé les conséquences de ce mode de fonctionnement extrême. Ainsi, nous avons développé des modèles électriques thermosensibles pour les MOSFETs et pour les diodes structurelles capables de prendre en compte les différents modes de fonctionnement allant des commutations normales au déclenchement du transistor parasite et retournement du transistor.

Un soin particulier a été accordé à la restitution des formes d'ondes en mode de commutation, ce qui s'est traduit par une modélisation précise des capacités non-linéaires. Par ailleurs, un travail conséquent a consisté à rendre le modèle robuste et stable lors de son utilisation dans un solveur.

Sur le plan expérimental, plusieurs bancs d'extraction des paramètres ou de validation des modèles ont été utilisés. De plus, des circuits spécifiques ont été conçus et réalisés afin de permettre le contrôle précis de la température de jonction.

Pour la validation des modèles développés nous avons utilisé des composants issus de différents fabricants et l'on a pris des précautions particulières pour faire monter la température de jonction au-delà des limites spécifiées.

L'utilisation de la thermographie infrarouge nous a amené à identifier les limitations du dispositif et de remédier à certains artefacts en rédigeant des post-traitements à l'aide de Matlab. Ce travail s'est déroulé dans le cadre d'un projet européen et en étroite collaboration avec la société Epsilon Ingénierie qui en parallèle restructurait son logiciel de simulation thermique Epsilon-R3D afin de pouvoir intégrer les modèles électriques thermosensibles que nous avons

développés à l'aide du langage OpenModelica. Des premiers résultats de simulations électro-thermiques 3D détaillées sont donnés dans ce mémoire.

Ce travail constitue une étape importante dans l'investigation du déroulement des défaillances dans les composants de puissance basse tension. Les prochaines étapes consisteront à réellement distribuer le modèle électrique au niveau de la puce de façon à suivre les inhomogénéités des densités de courant et des températures susceptibles de mener à la défaillance. Nous aurons ainsi une bonne évaluation de l'impact de la technologie choisie et du vieillissement sur les phénomènes localisés menant à la destruction souvent inopinée des composants de puissance.

Du point de vue expérimental, il reste à affiner les procédures d'extractions de paramètres pour le fonctionnement en régime extrême (transistor bipolaire parasite).

Cette perspective est déjà inscrite dans le cadre d'une thèse en cours qui va largement se nourrir du travail présenté dans ce mémoire.

Références bibliographiques

- [1] H.FOCH. et al, "Electronique de puissance - Principes fondamentaux - Éléments constitutifs et synthèse des convertisseurs statiques", Techniques de l'ingénieur, traité de génie électrique, vol.D3152, pp.1-17, 1989.
- [2] B.J. BALIGA, Fundamentals of power semiconductor devices, Springer, 2008.
- [3] P.MERLE, J.ARNOULD, "Dispositifs de l'électronique de puissance, tome 1" Traité des nouvelles technologies, électronique, Hermes Sciences Publication, avril 1992.
- [4] D. Ueda, H. Takagi, and G. Kano, "A new vertical power MOSFET structure with extremely reduced on-resistance," IEEE Transactions on Electron Devices, vol. 32, Jan. 1985, pp. 2-6.
- [5] F. MORANCHO, H. Tranduc, and P. Rossel, "The on-resistance limits of high cell density power MOSFET's", Proc. 21st international conference on microelectronics (mle1'97), vol.1, Yugoslavia, 1997.
- [6] F. MORANCHO, "Le transistor MOS de puissance à tranchées : modélisation et limites de performances," Thèse, UPS Toulouse, décembre 1996.
- [7] P.ALOISI et al, "Interrupteurs électroniques de puissance," Lavoisier, 2003.
- [8] H. EL OMARI, "Extraction des paramètres des modèles du VDMOS à partir des caractéristiques en commutation – comparaison avec les approches classiques," Thèse, IN-SA LYON, septembre 2003.
- [9] A. CHYNOWETH, "Ionization Rates for Electrons and Holes in Silicon", Physical Review, vol. 109, March 1958, pp. 1537-1540.
- [10] R.J. Van OVERSTRAETEN et al., 'Transport equations in heavy doped silicon', IEEE Trans. Electron Devices, ED-20, pp 290-298, March 1973.
- [11] I. Takayanagi, K. Matsumoto, and J.-ichi Nakamura, "Measurement of electron impact ionization coefficient in bulk silicon under a low-electric field," Journal of Applied Physics, vol. 72, 1992, p. 1989.
- [12] W. WONDRAK, "Physical limits and lifetime limitations of semiconductor devices at high temperatures," Microelectronics Reliability, vol. 39, June 1999, pp. 1113-1120.
- [13] P.L. Dreike, D.M. Fleetwood, D.B. King, D.C. Sprauer, and T.E. Zipperian, "An overview of high-temperature electronic device technologies and potential applications," IEEE Transactions on Components, Packaging, and Manufacturing Technology: Part A, vol. 17, 1994, pp. 594-609.

- [14] K.YAMAGUCHI, "Field-Dependent Mobility Model for Two-Dimensional Numerical Analysis of MOSFET's," IEEE Trans. Electron Devices, Vol. 26, pp. 1068-1074, 1979.
- [15] P. LETURCQ, "Composants semi-conducteurs de puissance bipolaires. Partie 1" Techniques de l'ingénieur. Génie électrique, vol.D3106, pp. 1-19, 2001.
- [16] R.SINGH and J.BALIGA, "Cryogenic operation of silicon power devices", Kluwer Academic, 1998.
- [17] F.MORANCHO, "Physique et modélisation des composants et des circuits intégrés de puissance," EGEM, Hermes Science, Lavoisier, 2007.
- [18] E.H. MITCHELL, W.H. PUTLEY, Proc.Phy.Soc. Lond.A72, 193, 1958.
- [19] J-M. DORKEL, "Physique des redresseurs de puissance aux très forts niveaux de courant aspects électroniques et thermiques" Thèse N°1038, UPS Toulouse, 1982.
- [20] J.W. SLOTBOOM et H.C. DE GRAAFF, Solid State Electronics, vol 19, p.857, 1976.
- [21] G.E. POSSIN et al., IEEE trans. on Electron Devices, vol.ED-31, p.1-17, 1984.
- [22] S.M. ZSE, "Physics of Semiconductor Devices", Wiley-Interscience; 2nd edition, 1981.
- [23] Y.OKUTO et al, "Threshold energy effect on avalanche breakdown voltage in semiconductor junctions" Solide-State Electronics, vol. 18, 1975, pp. 161-168.
- [24] P. GRANADEL, "Evolution des structures des transistors M.O.S. de puissance vers le domaine des petites dimensions = Evolution of the power MOS transistor structures towards the small dimensions area," Thèse, UPS Toulouse, 1987.
- [25] V. SZEKELY, "Identification of RC networks by deconvolution: chances and limits" IEEE Transactions on Circuits and Systems, vol. 45, March 1998, pp. 244-258.
- [26] A. AMMOUS, "Developing an equivalent thermal model for discrete semiconductor packages," International Journal of Thermal Sciences, Elsevier, Kidlington, ROYAUME-UNI , vol. 42, May. 2003, pp. 533-539.
- [27] P. REGLI, J. WALDMEYER, and W. FICHTNER, "Static and dynamic thermal characteristics of IGBT power modules", 11th International Symposium on Power Semiconductor Devices and ICs, ISPSD99, Vol.3, Pages: 37-40, 1999.
- [28] W. HABRA, "Développement de modèles thermiques compacts en vue de la modélisation électrothermique des composants de puissance," Thèse, UPS Toulouse, 2007.
- [29] M. CASU, "Coupled electro-thermal modeling and optimization of clock networks," Microelectronics Journal, vol. 34, Dec. 2003, pp. 1175-1185.
- [30] P. TOUNSI, "Méthodologie de la conception thermique des circuits électroniques hybrides et problèmes connexes" Thèse, INSA Toulouse, 1992.

- [31] H.I. ROSTEN, C.J.M. LASANCE, and J.D. PARRY, "The world of thermal characterization according to DELPHI-Part I: Background to DELPHI", IEEE Transactions on Components, Packaging, and Manufacturing Technology: Part A, vol. 20, 1997, pp. 384-391.
- [32] Z. JAKOPOVIC, V. SUNDE, and Z. BENCIC, "Electro-thermal modelling and simulation of a power-MOSFET" *Automatika*, vol. 42, pp. 71-77, 2001.
- [33] H.M. GUTIERREZ, et al., "An integrated environment for the simulation of electrical, thermal and electromagnetic interactions in high-performance integrated circuits" *Electrical Performance of Electronic Packaging*, 1999, pp. 217 - 220.
- [34] W.K. J. TEICHMANN et al, "Thermal and Electrical Simulation of Smart Power Circuits by Network Analysis" IEEE, Proceedings of The 17th International Symposium on power semiconductor devices ISPSD '05, pp. 131 - 134, 2005.
- [35] T. LEINTER, "Electro-thermal simulation using a circuit simulator and modified Spice3 semiconductor model library," *Proc. MIXDES'98*, 1998, pp. 189-193.
- [36] C. LALLEMENT, F. PECHEUX, and Y. HERVE, "VHDL-AMS design of a MOST model including deep submicron and thermal-electronic effects", *Proceedings of the Fifth IEEE International Workshop on Behavioral Modeling and Simulation, BMAS2001, Santa Rosa, CA , USA*, pp. 91 - 96, 2001
- [37] J. ALALI, "Self heating effects in MOSFET circuits: Spice simulation using VHDL-AMS modeling" *5th inter. Conf. MIXDES'98*, 1998.
- [38] W.BATTY , C.CHRISTOFFERSEN , S.DAVID , R.JOHNSON, C.SNOWDEN, "Fully Analytical Compact Thermal Model of Complex Electronic Power Devices and Packages in Coupled Electrothermal CA," *13th workshop on physical simulation of semiconductor devices*, 2002.
- [39] Y. JANNOT, *Cours Transferts thermiques, Ecole de mine Nancy* , 2009
<http://www.thermique55.com/principal/thermique.pdf>
- [40] P. TÜRKES, "Electro-thermal simulation of power electronic systems," *Microelectronics Journal*, vol. 29, Nov. 1998, pp. 785-790.
- [41] W. van PETEGEM, B. GEERAERTS, W. SANSEN, and B. GRAINDOURZE, "Electrothermal simulation and design of integrated circuits" *IEEE Journal of Solid-State Circuits*, vol. 29, 1994, pp. 143-146.
- [42] S.WÜNSCHE et al, "Electro-Thermal Circuit Simulation Using Simulator Coupling" *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, VOL. 5, NO. 3, pp.277 - 282, 1997.
- [43] P.TOUNSI et al, "New Method for Electrothermal Simulations: HDTMOS in Automotive Applications," *20th IEEE SEMI-THERM Symposium*, pp. 111 - 116, 2004.

- [44] L. MUSSARD, P. TOUNSI, P. AUSTIN, J.-M. DORKEL, and E. ANTONINI, “New electro-thermal modeling method for IGBT power module” BCTM proceedings, Piscataway NJ, USA, pp. 301-304, 2004.
- [45] A. Galadi, F. Morancho, K. Benhida, and M.M. Hassani, “An accurate SPICE-compatible circuit model for power FLYMOSFETs,” The European Physical Journal of Applied Physics, vol. 39, Sep. 2007, pp. 219-226.
- [46] M. NAPIERASLSKA, “Modélisation du transistor VDMOS pour simulation de circuits en électronique de puissance,” Thèse, INSA Toulouse, 1991.
- [47] J.L. SCOTT et al, “An accurate model for power DMOSFETs including interelectrode capacitances”, IEEE Transactions on Power Electronics, vol.6, April 1991.
- [48] P.O. YEE, H.P. LAURITZEN, “SPICE models for power MOSFETs: an update” APEC '88 Applied Power Electronics Conference, New Orleans, LA , USA, pp. 281 - 289, 1988.
- [49] P. FRITZSON et al., "OpenModelica - A free open-source environment for system modeling, simulation, and teaching", Proc. Computer Aided Control System Design, IEEE International Symposium on Intelligent Control, pp. 1588 – 1595, Munich, Germany, 2006.
- [50] F. MORANCHO, “De nouvelles limites pour le compromis ‘résistance passante spécifique/tenue en tension’ des composants unipolaires de puissance” HDR, UPS Toulouse 2004.
- [51] N. CEZAC, “Transistor MOS de puissance à faible résistance à l'état passant,” Thèse, UPS Toulouse, 2000.
- [52] G.M. DOLNY, H.R.J. RONAN, and C.F.J. WHEATLEY, “A SPICE II subcircuit representation for power MOSFETs using empirical methods”, RCA review, vol. 46, pp. 308-320, oct. 1999.
- [53] R.S. SCOTT and G.A. FRANZ, "An accurate model for power DMOSFETs including interelectrode capacitances", 21st Annual IEEE, Power Electronics Specialists Conference, 1990. PESC '90 Record, pp. 113 - 119.
- [54] V. BARKHORDARIAN, "Power MOSFET Basics".
<http://www.irf.com/technical-info/appnotes/mosfet.pdf>
- [55] D. DIVIN, “Using Simulation to Estimate MOSFET Junction Temperature in a Circuit Application” Technical Papers - International Rectifier, 2007.
http://www.ansoft.fr/firstpass/pdf/Using_Simulation_to_Estimate_MOSFET_Junction_Temperature.pdf
- [56] C. BATARD, “Interactions composants-Circuits dans les onduleurs de tension, Caractérisation - Modélisation - Simulation,” Thèse, INP Toulouse, 1992.
- [57] “IC-CAP Device Modeling Software | Agilent.” <http://www.home.agilent.com>.

- [58] S. MILLER, "Ionization Rates for Holes and Electrons in Silicon," *Physical Review*, vol. 105, Feb. 1957, pp. 1246-1249.
- [59] D. TREMOUILLES, "Optimisation et modélisation de protection intégrées contre les décharges électrostatique, par l'analyse de la physique mise en jeu" Thèse, INSA Toulouse, 2004.
- [60] A.S.SEDRA. and K.C.SMITH, "Microelectronic Circuits", New York: Oxford, 2004.
- [61] "Epsilon r3d (rebeca-3d) - electro thermal design and simulation software for electronic industry", <http://en.rebeca3d.com>.
- [62] "Modelica® - A Unified Object-Oriented Language for Physical Systems Modeling." <http://www.openmodelica.org>.
- [63] H.FERAL et al., "Electro-thermo-mechanical simulation of automotive MOSFET transistor" 11th International Conference on Thermal, Mechanical & Multi-Physics Simulation, and Experiments in Microelectronics and Microsystems (EuroSimE), Prague, Szech Republic, sept.2010.

Annexe

Annexe A

Programme de traitement des données thermiques sous Matlab et la Validation expérimentale.

```
%
%
%                               GETPTWFRAME_video
%
% SYNATX:      [data, fileinfo] = GetPTWFrame (filename, frameindex)
%
% loads frame number "frameindex" from a PTW file "filename"
%
% result:
%
% data        contains imagedata on succes, 0 otherwise
% fileinfo    is a structure with information about the ptw file
%
% documentation: see manuelrf.doc by CEDIP
%
% Copyright (c) Alexander Dillenz 2001

function [data, fileinfo,datapixel,mdata] = GetPTWFrame_video_all (file-
name, FirstFI, LastFI ,x,y,conv,cor,choi)
data = 0;
s.m_filename = filename;
s = sIdent (s);
fileinfo = s;
if(s.m_format~='cedip')
    disp('Error: file format is not supported');
    result = -1;
else
    datapixel=zeros(-LastFI+FirstFI+1,3,3);
```

```

mdata=zeros(-LastFI+FirstFI+1);
s = sCedipFileInfo (s);
if(FirstFI <= LastFI && FirstFI>0) % ok
    for(FI = FirstFI:LastFI)
        s.m_framepointer = FI;
        s = sLoadCedip_video(s,conv,cor,choi);
        data(FI) = s.m_data(FI);
        trsf=s.m_data(x-1:x+1,y-1:y+1); mtrsf=max(trsf(:));
        datapixel(FI,,:)= trsf;
        mdata(FI)=mtrsf;% finding the data of one pixel
        %data = s.m_data;
        %max(data(:)),mean(data(:)),min(data(:))
        %clear s;
    end
    %s = sLoadCedip_video(s,conv,cor,choi);
else % frameindex exceeds no of frames
    if frameindex==0
        data = sLoadCedipfilm(s);
    else
        disp('Error: cannot load frame. Frameindex exceeds sequence
length. ');
    end
end;
end;

```

```

function [Aa,Dlf]=ISensTn_Tc(data)
Tn=data(:,1);
Tc=data(:,2);
Dl=data(:,3);
ddz=prod(size(Tn));
my=mean(Tc);mx=mean(Tn);
mz=mean(Dl);sgz=std(Dl);sgx=std(Tn);sgy=std(Tc);
X=(Tn-mx)/sgx;Y=(Tc-my)/sgy;Z=(Dl-mz)/sgz;
mm=zeros(ddz,8);
mm(:,8)=X.^3.*Y;mm(:,7)=X.^3;
mm(:,6)=Y.*X.^2;mm(:,5)=X.^2;
mm(:,4)=Y.*X;mm(:,3)=X;mm(:,2)=Y;mm(:,1)=1;

```

```

Aa=mm\Z;Dpol=(mm*Aa)*sgz+mz;
% Aa(1:8) sont les coefficients du polynome de fit calculé par la méthode
%des moindres carrés. Dpol est la surface de fit
%figure(2);plot(Tn,Dl,'.r',Tn,Dpol,'.g');
bil =100*abs(Dpol-Dl)./Dl;bil=bil';
%calcul des Dpol à T camera fixe de 25°C
Tn=[-55,20,300.];Tc=ones(length(Tn),1)*23.58;Tn=Tn';
%Tnf=linspace(min(Tn),max(Tn),41);
X=Tn;Y=Tc;
    X=(X-mx)/sgx;Y=(Y-my)/sgy;
    mm=zeros(3,8);
    mm(:,8)=X.^3.*Y;mm(:,7)=X.^3;
    mm(:,6)=Y.*X.^2;mm(:,5)=X.^2;
    mm(:,4)=Y.*X;mm(:,3)=X;mm(:,2)=Y;mm(:,1)=1;
    Dlf=(mm*Aa)*sgz+mz;bck=Dlf(1);
    %xx=Tn.^3;i=find(Tn<80);xx(i)=[ ];Dlf(i)=[ ];
    %pp=pchip(xx,Dlf);
    %plot(xx,Dlf,'.')
    %dr=[100;250.];dr=dr.^3;
    %DpolFix=ppval(pp,dr);
    %DpolFix=[bck;DpolFix];

return

function Cemi=CartEmi(filename)
%utilisation d'une mesure avec une température homogène connue pour
%cartographie d'émissivité
% ouverture du fichier de mesure et lecture des données
s.m_filename = filename;
s = sIdent (s);
fileinfo = s;

if(s.m_format~='cedip')
    disp('Error: file format is not supported');
    result = -1;
else
    s = sCedipFileInfo (s);
    fid=fopen(s.m_filename,'r');

```

```

if fid==-1
    error('file open');
end; %if

% skip main header
fseek (fid, s.m_MainHeaderSize,'bof');

if(s.m_cedip_lockin) % lockin -> skip first line
    fseek (fid, (s.m_framepointer-1) * (s.m_FrameSize + 2*s.m_cols),
'cof');
else
    fseek (fid, (s.m_framepointer-1) * (s.m_FrameSize), 'cof');
end; %if

fseek(fid,s.m_FrameHeaderSize,'cof'); %skip frame header
s.m_data = fread(fid, [s.m_cols, s.m_rows],'uint16'); %read one frame

if(s.m_cedip_lockin) % lockin -> skip first line
    s.m_cliprect = [0 1 s.m_cols-1 s.m_rows];
end; %if
s.m_minval = min(min(s.m_data(1:s.m_cols,2:s.m_rows)));
s.m_maxval = max(max(s.m_data(1:s.m_cols,2:s.m_rows)));
s.m_data=s.m_data';
% il faut déterminer le temps d'intégration utilisé
% si un fichier de calibration n'a pas été spécifié au moment de la me-
sure
% demande à l'utilisateur
jj=char(s.m_calibration);

jj=jj';
ll=findstr(jj,'\');
if isempty (ll)
    disp('quel était le temps d intégration et y avait il un filtre
?');

    disp('375µs sans filtre ---> 1 (défaut)');
    disp('80µs sans filtre ---> 2');
    disp('25µs sans filtre ---> 3');
    disp('125µs avec filtre ---> 4');
    disp('40µs avec filtre ---> 5');
    disp('20µs avec filtre ---> 6');
    choi=input('votre choix ');

```

```

        if isempty(choi) | choi<2 | choi>6
            nmc='324_005_095_Open_0375.txt';end
        if choi==2
            nmc='324_080_175_Open_0080.txt';end
        if choi==3
            nmc='324_125_250_Open_0025.txt';end
        if choi==4
            nmc='324_100_300_F1_0125.txt';end
        if choi==5
            nmc='324_250_450_F1_0040.txt';end
        if choi==6
            nmc='324_400_600_F1_0020.txt';end

        else
            poi=length(ll)+1;poj=findstr(jj, '.');
            nmc=[jj(poi:poj), 'txt'];
        end
    end
if s.m_cols*s.m_rows<240*320
    nmc=['Fen', nmc];
end

% ouverture du fichier de calibration correspondant
%   nmc=['D:\scheid\FichMat\fichmat\damien', nmc];

fid=fopen(nmc, 'r');nl=0;
for i=1:19;
    cc=fgetl(fid);
end

while feof(fid)==0;
    z=fgetl(fid);nl=nl+1;
    zr(nl, :)=str2num(z);
end;

fclose(fid); %close file
% détermination du niveau (DL) correspond à la température de référence
% et du niveau de bruit de fond
% par méthode d'interpolation à partir de la calibration
Tn=zr(:,1);
Tc=zr(:,2);
Dl=zr(:,3);
ddz=numel(Tn);

```

```

my=mean(Tc);mx=mean(Tn);
mz=mean(Dl);sgz=std(Dl);sgx=std(Tn);sgy=std(Tc);
X=(Tn-mx)/sgx;Y=(Tc-my)/sgy;Z=(Dl-mz)/sgz;
mm=zeros(ddz,8);
mm(:,8)=X.^3.*Y;mm(:,7)=X.^3;
mm(:,6)=Y.*X.^2;mm(:,5)=X.^2;
mm(:,4)=Y.*X;mm(:,3)=X;mm(:,2)=Y;mm(:,1)=1;
Aa=mm\Z;
% Aa(1:8) sont les coefficients du polynome de fit calculé par la méthode
%des moindres carrés.

```

```

Tcam=s.m_HousingT-273.15;
Tref=input('température de référence en °C');
% ---> calcul des niveaux
X=[-55;Tref];Y=ones(2,1)*Tcam;
    X=(X-mx)/sgx;Y=(Y-my)/sgy;
    mm=zeros(2,8);
    mm(:,8)=X.^3.*Y;mm(:,7)=X.^3;
    mm(:,6)=Y.*X.^2;mm(:,5)=X.^2;
    mm(:,4)=Y.*X;mm(:,3)=X;mm(:,2)=Y;mm(:,1)=1;
    Dlf=(mm*Aa)*sgz+mz; Dlf,%Dlf(1)=min(Dlf(1),s.m_minval);
    Cemi=(s.m_data-Dlf(1))/(Dlf(2)-Dlf(1));
end
return

```

```

function s = sCedipFileInfo(s)
% SEQUENCE :: SCEDIPFILEINFO
% Copyright (c) Alexander Dillenz 2000-2001
%
% for documentation see manuelrf.doc

fid=fopen(s.m_filename,'r');
if fid==-1
    error('fileopen');
end; %if

fseek(fid, 11, 'bof');
s.m_MainHeaderSize=fread(fid,1,'int32');
s.m_FrameHeaderSize=fread(fid,1,'int32');
fseek(fid, 27, 'bof');

```

```

s.m_nframes=fread(fid,1,'int32');
fseek(fid,141,'bof');
s.m_emissivity=fread(fid,1,'float');
s.m_Tbackground=fread(fid,1,'float');

fseek(fid,212,'bof');
s.m_HousingT=fread(fid,1,'float');
fseek(fid, 245, 'bof');
s.m_minlut=fread(fid,1,'int16');
s.m_maxlut=fread(fid,1,'int16');
if(s.m_maxlut==--1)
    s.m_maxlut=2^16-1;
end; %if
fseek(fid, 277, 'bof');
s.m_specialscale=fread(fid,1,'uint16'); % Special scale (Echelle Speciale)
scaleunit='';
scaleunit=fread(fid,10,'char');
s.m_scalevalue=fread(fid,17,'float');
if(s.m_specialscale==0)
    s.m_unit='dl'; % [dl T rad]
else
    s.m_unit=scaleunit; % [dl T rad]
end; %if

fseek(fid, 377, 'bof');
%s.m_ccc=fread(fid,1,'uint16');
s.m_cols=fread(fid,1,'uint16'); % Columns
s.m_rows=fread(fid,1,'uint16'); % Rows
if s.m_rows==0
    s.m_rows=128;
end;%if
if s.m_cols==0
    s.m_cols=128;
end;%if
s.m_bitres=fread(fid,1,'uint16'); % bit resolution
fseek(fid, 403, 'bof');
s.m_frameperiode = fread(fid,1,'float'); % frame rate
s.m_integration = fread(fid,1,'float'); % integration time

fseek(fid, 563, 'bof');
s.m_comment=fread(fid,1000,'uchar');

```

```

fseek(fid, 1563, 'bof');
s.m_calibration=fread(fid,100,'uchar'); % calibration file name

fseek(fid,s.m_MainHeaderSize,'bof'); %skip main header
fseek(fid,s.m_FrameHeaderSize,'cof'); %skip frame header
firstline = fread(fid, [s.m_cols, 1], 'uint16'); %read one line
% look if first line contains lockin information
if(firstline(1:4)==[1220,3907,1204,2382]')
    s.m_cedip_lockin=1;
    s.m_rows=s.m_rows-1;
else
    s.m_cedip_lockin=0;
end; %if
s.m_framepointer=1;
s.m_firstframe=1;
s.m_cliprect=[0 0 s.m_cols-1 s.m_rows-1];
s.m_lastframe=s.m_nframes;
s.m_FrameSize = s.m_FrameHeaderSize + s.m_cols * s.m_rows * 2;

fclose(fid); %close file
clear fid firstline scaleunit;
return;

```

```

function p=ReajustFenetr
nmp=input('nom du fichier pleine fenetre de référence ', 's');
nmf=input('nom du fichier fenêtré à réajuster ', 's');
nmp =[nmp, '.ptw'];
nmf =[nmf, '.ptw'];

[Mref,sref]=GetPTWFrame(nmp,1);
[Mfen,sfen]=GetPTWFrame(nmf,1);
fcol=input('donnez x du point haut gauche de la fenetre ');
frow=input('donnez y du point haut gauche de la fenetre ');
Mz=Mref(frow+1:frow+sfen.m_rows,fcol+1:fcol+sfen.m_cols);
nb=sfen.m_rows*sfen.m_cols;
Mz1=reshape(Mz,nb,1);
Mf1=reshape(Mfen,nb,1);
i=find(Mz1>2200);Mz1(i)=[];Mf1(i)=[];
p=polyfit(Mz1,Mf1,1);

```

```

figure(4);plot(Mz1,Mf1,'.',Mz1,polyval(p,Mz1),'-');

jj=char(sref.m_calibration);
jj=jj';
ll=findstr(jj,'\');poi=ll(length(ll))+1;poj=findstr(jj,'.');
nmc=['E:\Hussein\CamerIR\',jj(poi:poj),'txt'];

%lecture du fichier de calibration
cc=cell(21,1);
fid=fopen(nmc,'r');nl=0;
for i=1:19;
cc{i,1}=fgetl(fid);
end

while feof(fid)==0;
    z=fgetl(fid);nl=nl+1;
    zr(nl,:)=str2num(z);
end;
sss=fclose(fid);
%création d'une nouvelle calibration suite à ce réajustement, écriture d'un
%nouveau fichier txt

zr(:,3)=round(zr(:,3)*p(1)+p(2));
    Tn=zr(:,1);
    Tc=zr(:,2);
    Dl=zr(:,3);
    ddz=prod(size(Tn));
    DTn=Tn(ddz)-Tn(ddz-3);
    X=Tn;Y=Tc;
    mm=zeros(ddz,8);
    mm(:,1)=X.^3.*Y;mm(:,2)=X.^3;
    mm(:,3)=Y.*X.^2;mm(:,4)=X.^2;
    mm(:,5)=Y.*X;mm(:,6)=X;mm(:,7)=Y;mm(:,8)=1;
    Aa=mm\Dl;
    Tex=Tn(ddz)+DTn:DTn:3*Tn(ddz);nex=prod(size(Tex));Tex=Tex';uns=[1 1
1];Tex=Tex*uns;
    Tex=Tex';Tex=reshape(Tex,3*nex,1);
    Tcc=[20;24;28];Tcx=[];
    for l=1:nex;Tcx=[Tcx;Tcc];end
    X=Tex;Y=Tcx;
    mm=zeros(3*nex,8);

```

```

mm(:,1)=X.^3.*Y;mm(:,2)=X.^3;
mm(:,3)=Y.*X.^2;mm(:,4)=X.^2;
mm(:,5)=Y.*X;mm(:,6)=X;mm(:,7)=Y;mm(:,8)=1;
Dx=mm*Aa;Dx=round(Dx);
i=find(Dx>16800); Dx(i)=[];Tex(i)=[];Tcx(i)=[];
zx(:,1)=[Tn;Tex];zx(:,2)=[Tc;Tcx];zx(:,3)=[Dl;Dx];nl=size(zx);

nmt = ['E:\Hussein\CamerIR\Fen',jj(poi:poj),'txt']; fid=fopen(nmt,'w');
cc{3,1}='File created artificially by Hussein';
for i=1:19;
hea=char(cc(i,1));hea=[hea,'\n'];
c=fopen(fid,hea);
end
for l=1:nl;
zs=num2str(zx(l,:));zs=[zs,'\n'];
c=fopen(fid,zs);
end;
st=fopen(fid);
return

function ssax = sLoadCedipfilm(s)
% SEQUENCE :: SLOADCEDIP
% loadcedip reads a Cedip-PTW file into matrix result
% Copyright (c) Alexander Dillenz 2000-2001
% for documentation see manuelrf.doc

% check filename
if (isempty(s.m_filename))
error('file not assigned');
end; %if

% open file
fid=fopen(s.m_filename,'r');
if fid== -1
error('file open');
end; %if

% skip main header
fseek (fid, s.m_MainHeaderSize,'bof');

ssax=zeros(1,s.m_nframes);ssin=100000;

```

```

for imagIR=1:s.m_nframes

    fseek(fid,s.m_FrameHeaderSize,'cof'); %skip frame header
    s.m_data = fread(fid, [s.m_cols, s.m_rows],'uint16'); %read one frame
    ssax(imagIR)=max(s.m_data(:));
    datapixel(imagIR)= s.m_data(19,11);
    s.m_minval = min(min(s.m_data(1:s.m_cols,1:s.m_rows)));
    ssin=min(s.m_minval,ssin);
end

conv=input('voulez-vous une conversion en température ? ','s');
if conv=='o';

    jj=char(s.m_calibration);
    jj=jj';
    ll=findstr(jj,'\');poi=ll(length(ll))+1;poj=findstr(jj,'.');

    zzoo=input('est ce un zoom x3 ? ','s');
    if zzoo=='o'
        nmc=['Zoo',jj(poi:poj),'txt'];
    else
        nmc=[jj(poi:poj),'txt'];
    end

    if s.m_cols*s.m_rows<240*320
        nmc=['Fen',nmc];
    end
    nmc=['D:\scheid\fichmat\damien\ ',nmc];
    fid=fopen(nmc,'r');nl=0;
    for i=1:19;
        cc=fgetl(fid);
    end

    while feof(fid)==0;
        z=fgetl(fid);nl=nl+1;
        zr(nl,:)=str2num(z);
    end;
    fclose(fid); %close file
    Tn=zr(:,1);

```

```

Tc=zc(:,2);
Dl=zc(:,3);
ddz=prod(size(Tn));

X=Tn;Y=Tc;
mm=zeros(ddz,8);
mm(:,1)=X.^3.*Y;mm(:,2)=X.^3;
mm(:,3)=Y.*X.^2;mm(:,4)=X.^2;
mm(:,5)=Y.*X;mm(:,6)=X;mm(:,7)=Y;mm(:,8)=1;
Aa=mm\Dl;

txt=['emissivité = ',num2str(s.m_emissivity)];disp(txt)
cor=input('correct ? ','s');
if cor=='o'
    emi=s.m_emissivity;
else
    emi=input('nvle valeur pour emissivité ? ');

end

Tcam=s.m_HousingT-273.15;
Tnf=linspace(min(Tn),max(Tn),41);X=Tnf';
Y=ones(41,1)*Tcam;
mm=zeros(41,8);
mm(:,1)=X.^3.*Y;mm(:,2)=X.^3;
mm(:,3)=Y.*X.^2;mm(:,4)=X.^2;
mm(:,5)=Y.*X;mm(:,6)=X;mm(:,7)=Y;mm(:,8)=1;
Dlf=mm*Aa;
Dlf(1)=min(Dlf(1),ssin);dbkg=Dlf(1);xx=X.^3;

pp=pchip(Dlf,xx);

dr=(ssax-(1-emi)*dbkg)/emi;

exx=ppval(pp,dr);
ssax=exx.^(1/3);

end

return;

```

```

function s = sLoadCedip(s)
% SEQUENCE :: SLOADCEDIP
% loadcedip reads a Cedip-PTW file into matrix result
% Copyright (c) Alexander Dillenz 2000-2001
% for documentation see manuelrf.doc

% check filename
if (isempty(s.m_filename))
    error('file not assigned');
end; %if

% open file
fid=fopen(s.m_filename,'r');
if fid== -1
    error('file open');
end; %if

% skip main header
fseek (fid, s.m_MainHeaderSize,'bof');

if(s.m_cedip_lockin) % lockin -> skip first line
    fseek (fid, (s.m_framepointer-1) * (s.m_FrameSize + 2*s.m_cols), 'cof');
else
    fseek (fid, (s.m_framepointer-1) * (s.m_FrameSize), 'cof');
end; %if

fseek(fid,s.m_FrameHeaderSize,'cof'); %skip frame header
s.m_data = fread(fid, [s.m_cols, s.m_rows],'uint16'); %read one frame
% if a special scale is given then transform the data
if(s.m_specialscale)
    low = min(s.m_scalevalue);
    high = max(s.m_scalevalue);
    s.m_data = s.m_data .* (high-low)./ 2^16 + low;
    clear low high;
end; %if

if(s.m_cedip_lockin) % lockin -> skip first line
    s.m_cliprect = [0 1 s.m_cols-1 s.m_rows];
end; %if
s.m_minval = min(min(s.m_data(1:s.m_cols,2:s.m_rows)));

```

```

s.m_maxval = max(max(s.m_data(1:s.m_cols,2:s.m_rows)));
s.m_data=s.m_data';
conv=input('Do you want a tempreture conversion ? ','s');
if conv=='y';

    jj=char(s.m_calibration);

    jj=jj';
    ll=findstr(jj,'\');

    if isempty (ll)
        disp('choose your caliration file');
        disp('fichier 324_005_095_Open_0375.txt ----> 1 (défaut)');
        disp('fichier 324_080_175_Open_0080.txt ----> 2');
        disp('fichier 324_125_250_Open_0025.txt ----> 3');
        disp('fichier 324_100_300_F1_0125.txt ----> 4');
        disp('fichier 324_250_450_F1_0040.txt ----> 5');
        disp('fichier 324_400_600_F1_0020.txt ----> 6');
        %disp('Fen_correction.txt ----> 7');
        choi=input('votre choix ');
        if isempty(choi) | choi<2 | choi>7
            nmc='324_005_095_Open_0375.txt';end
        if choi==2
            nmc='324_080_175_Open_0080.txt';end
        if choi==3
            nmc='324_125_250_Open_0025.txt';end
        if choi==4
            nmc='324_100_300_F1_0125.txt';end
        if choi==5
            nmc='324_250_450_F1_0040.txt';end
        if choi==6
            nmc='324_400_600_F1_0020.txt';end
        %if choi==7
            % nmc='Fen324_005_095_Open_0375.txt';end

    else
        poi=ll(length(ll))+1;poj=findstr(jj,'.');

        zzoo=input('est ce un zoom x3 ? ','s');
        if zzoo=='o'
            nmc=['Zoo',jj(poi:poj),'txt'];

```

```

                else
                    nmc=[jj(poi:poj),'txt'];
                end
            end
            if s.m_cols*s.m_rows<240*320

                nmc=['Fen',nmc];

            end

nmc=['E:\Hussein\Bosch_correction_bis\' ,nmc];
fid=fopen(nmc,'r');nl=0;
for i=1:19;
    cc=fgetl(fid);
end

while feof(fid)==0;
    z=fgetl(fid);nl=nl+1;
    zr(nl,:)=str2num(z);
end;

fclose(fid); %close file
Tn=zr(:,1);
Tc=zr(:,2);
Dl=zr(:,3);
ddz=prod(size(Tn));

X=Tn;Y=Tc;
mm=zeros(ddz,8);
mm(:,1)=X.^3.*Y;mm(:,2)=X.^3;
mm(:,3)=Y.*X.^2;mm(:,4)=X.^2;
mm(:,5)=Y.*X;mm(:,6)=X;mm(:,7)=Y;mm(:,8)=1;
Aa=mm\Dl;

txt=['emissivité = ',num2str(s.m_emissivity)];disp(txt)
cor=input('correct ? ','s');
if cor=='o'
    emi2=s.m_emissivity;
else

    load ('Cemi'); emi2=Cemi;

```

```

end
%s.m_data=s.m_data(118:131,100:116);
Tcam=s.m_HousingT-273.15;
Tnf=linspace(min(Tn),max(Tn),41);X=Tnf';
Y=ones(41,1)*Tcam;
mm=zeros(41,8);
mm(:,1)=X.^3.*Y;mm(:,2)=X.^3;
mm(:,3)=Y.*X.^2;mm(:,4)=X.^2;
mm(:,5)=Y.*X;mm(:,6)=X;mm(:,7)=Y;mm(:,8)=1;
Dlf=mm*Aa;
Dlf(1)=min(Dlf(1),s.m_minval);dbkg=Dlf(1)
xx=X.^3;

pp=pchip(Dlf,xx);

dr=(s.m_data-(1-emi2)*dbkg)./emi2;

exx=ppval(pp,dr);
s.m_data=exx.^(1/3);
ii=find(imag(s.m_data)~=0);s.m_data(ii)=-2*real(s.m_data(ii));

end

return;

```

Validation des mesures infrarouge en utilisant Matlab.

Les données brutes de la camera IR étaient transformés dans Matlab dans des matrices, puis les algorithmes de calculs étaient programmés pour avoir une cartographie thermique de la surface mesurée.

Premièrement, nous montons une partie de la carte d'émissivité thermique de la surface à mesurer.

ans <240x320 double>										
	113	114	115	116	117	118	119	120	121	122
93	0.4821	0.4208	0.4182	0.4032	0.3913	0.4283	0.4480	0.4498	0.5100	0
94	0.5687	0.5216	0.5507	0.5642	0.5344	0.5717	0.5657	0.5500	0.6265	0
95	1.0471	1.0216	1.0903	1.1110	1.0707	1.0996	1.1159	1.1079	1.1145	1
96	1.6742	1.6740	1.7067	1.7325	1.7337	1.7475	1.7390	1.6936	1.6934	1
97	1.4912	1.5373	1.6771	1.7494	1.7686	1.7788	1.7555	1.6778	1.6270	1
98	0.6336	0.7487	1.3179	1.7128	1.7645	1.7754	1.7301	1.6410	1.3310	0
99	0.3787	0.4219	0.6920	1.4058	1.6004	1.4973	1.4281	1.3116	0.7208	0
100	0.3624	0.3920	0.5857	1.3924	1.1938	0.6787	0.6233	0.6240	0.5199	0
101	0.3900	0.4367	0.6554	1.3205	0.8846	0.4551	0.4556	0.4833	0.5901	0
102	0.5874	0.6970	1.1315	1.0423	0.5777	0.4704	0.4978	0.5959	0.7490	0
103	1.0573	1.1143	0.9683	0.5186	0.4363	0.4741	0.5789	0.7211	0.7740	0
104	0.6217	0.5802	0.5524	0.4959	0.4921	0.5674	0.7012	0.7879	0.6727	0
105	0.6697	0.6310	0.6240	0.6384	0.6510	0.6874	0.7691	0.6785	0.7203	0
106	0.6408	0.5944	0.5895	0.6260	0.6580	0.6794	0.7239	0.6453	0.7314	0
107	0.6177	0.5891	0.5915	0.6325	0.6476	0.7364	0.5953	0.6973	0.6371	0
108	0.6425	0.6370	0.6220	0.6180	0.6879	0.6813	0.6386	0.6680	0.6299	0
109	0.6300	0.6317	0.6056	0.6534	0.7097	0.6176	0.6731	0.5942	0.6039	0
110	0.6511	0.6512	0.6311	0.7505	0.6340	0.6913	0.6405	0.6126	0.6260	0
111	0.6425	0.6453	0.6772	0.7121	0.6763	0.6797	0.6038	0.5890	0.5932	0
112	0.7055	0.7177	0.7743	0.6274	0.7944	0.6954	0.5885	0.5853	0.5895	0
113	1.0671	0.8676	0.6584	0.6966	0.7090	0.6362	0.5680	0.5722	0.5839	0
114	0.9973	0.8757	0.6659	0.7063	0.6452	0.6323	0.6097	0.6139	0.6403	0
115	0.8167	0.6825	0.7903	0.7636	0.6833	0.6990	0.7040	0.7194	0.7437	0
116	0.7236	0.6660	0.6044	0.6169	0.5425	0.5187	0.5410	0.5852	0.7011	1
117	0.6141	0.6117	0.5273	0.5426	0.5075	0.4869	0.5723	0.8226	1.2922	1
118	0.5332	0.4250	0.4867	0.5527	0.5236	0.5902	0.8853	1.4271	1.2701	0
119	0.3993	0.3517	0.4122	0.5774	0.6424	0.8916	1.4678	1.5405	0.8879	0
120	0.3864	0.4186	0.5248	0.7833	1.0119	1.5235	1.6817	1.6281	0.8893	0

Une partie de la carte d'émissivité de la surface du composant

Il est clair que l'émissivité thermique varie vu la complexité de la surface observée.

Finalement, nous montrons la carte thermique de la même surface pour les mêmes pixels de la carte d'émissivité. Il est à noter que la température de la surface était fixée à 57°C et la carte thermique montre des températures proches de celle-ci.

data <240x320 double>										
	113	114	115	116	117	118	119	120	121	122
93	57.3208	57.3575	57.9577	57.8613	57.5342	57.7888	57.7041	57.0632	58.2994	57.78
94	58.9687	59.4187	59.3838	59.8581	58.6088	58.4841	58.6739	59.6274	59.6967	59.52
95	59.9040	59.7775	60.1046	60.2016	58.3233	58.2875	59.0040	58.5673	58.9099	59.20
96	59.8466	59.8926	59.8926	60.3098	60.4801	60.4461	60.2643	59.4826	59.7141	59.72
97	57.9035	57.6132	58.5376	58.7271	58.6739	59.0098	58.2397	56.7790	58.7685	58.80
98	48.8939	49.7839	50.8841	51.4867	52.1708	53.7909	54.5461	54.9640	56.2546	56.55
99	52.2475	51.3441	50.2498	47.8708	48.4170	49.7839	49.7839	47.3799	46.9953	46.00
100	58.6443	58.6858	58.4544	58.2158	58.4663	58.1439	57.8432	57.2780	57.5282	56.35
101	58.2098	58.2994	57.7344	58.2875	57.6435	56.3926	57.8191	57.4185	56.9954	57.25
102	57.4002	58.6206	58.8687	58.9922	58.8393	58.4722	57.9336	58.0299	57.4124	56.65
103	55.3196	58.4008	57.9698	58.4127	57.2352	57.9156	57.4551	54.7556	51.9956	50.41
104	53.6368	57.9698	58.3770	58.7567	58.5020	57.5038	56.8657	52.0237	35.6967	34.42
105	53.8177	56.4302	57.5889	57.3575	56.9214	56.8286	55.3903	49.3945	32.1643	28.45
106	54.6051	56.4489	56.9646	56.9028	56.7852	55.8375	54.7164	50.0804	37.6605	33.50
107	48.6947	50.7537	51.0860	51.2439	51.2296	49.6795	48.4480	44.9723	38.9002	37.56
108	45.7162	48.1215	48.3550	48.3317	47.6183	47.7447	46.2713	42.1576	34.3381	34.26
109	55.1971	57.2168	56.5987	56.0529	56.2797	56.3174	54.6117	45.5066	29.8798	29.73
110	56.4302	58.6088	57.9517	58.0539	57.6435	57.3880	54.1438	43.7270	27.4070	27.25
111	56.2168	58.2994	57.2474	57.4368	57.6920	57.4856	53.6569	39.7432	25.9004	29.03
112	56.6361	57.8070	58.2756	57.4185	57.2106	57.1493	53.1296	38.1291	25.3472	28.67
113	56.5676	57.5586	58.5554	58.0779	57.5768	56.5676	52.0377	36.7111	25.3302	28.45
114	57.6132	59.1856	59.2206	58.8982	58.2696	56.9769	52.4562	35.6508	26.1313	29.73
115	57.6132	58.5613	58.4722	58.8039	57.5464	56.7914	51.5436	35.6394	30.0209	30.46
116	58.5020	59.4071	58.2277	58.6384	58.3889	57.3086	52.3729	39.4814	33.3222	32.13
117	57.7344	58.5257	58.5495	57.3086	58.0479	55.7166	53.1228	35.2701	31.2823	30.67
118	59.0685	59.2965	58.7508	58.8098	58.7980	57.5160	53.6234	35.7768	41.0217	44.74
119	58.1918	58.3710	56.3926	58.7508	58.3114	56.4802	52.7738	35.3628	45.9162	45.65
120	58.1080	59.4536	58.7803	59.0333	58.6088	56.3613	53.0751	35.6967	47.3720	44.47

Validation thermique statique de la même matrice montré la haut

Annexe B

Le modèle du MOSFET sous Modelica

```

package lib_elec
  import SI = Modelica.SIunits;
  import Modelica.Electrical.Analog;
  import Modelica.SIunits.Conversions.*;

  model HeatingResistor1 "Temperature dependent electrical resistor"
    extends Modelica.Electrical.Analog.Interfaces.OnePort;
    Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a heatPort;
    parameter SI.Resistance R_ref=1.0 "Resistance at temperature T_ref";
    parameter SI.Temperature T_ref=from_degC(25.0) "Reference temperature";
    parameter SI.LinearTemperatureCoefficient alpha=0.0;
    parameter SI.QuadraticTemperatureCoefficient alpha0=0.0;
    SI.Resistance R;
  equation
    assert(cardinality(heatPort) > 0, "Connector HeatingResistor.heatPort
must be connected");
    R = R_ref*(1.0+ alpha*(heatPort.T-T_ref) + alpha0*(heatPort.T-T_ref)^2
);
    v = R*i;
    heatPort.Q_flow = -1.0*v*i;
  end HeatingResistor1;

  model NonlinearCapacitor
    extends Modelica.Electrical.Analog.Interfaces.OnePort;
    parameter SI.Capacitance Cj=1.0;
    parameter SI.PowerFactor m=0.5;
    parameter SI.Voltage Vj=1.0;
    SI.Capacitance C;
  equation
    if v < 0.0 then C = Cj; else C = Cj*(1.0+(v/Vj))^(1.0*m); end if;
    i = C*der(v);
  end NonlinearCapacitor;

  model NonlinearCapacitor1 "non-linear electrical capacitor with
dq/dt"

```

```

extends Modelica.Electrical.Analog.Interfaces.OnePort;
parameter SI.Capacitance Cj=1.0 "Capacité de polarisation nul";
parameter SI.PowerFactor m=0.5 "Coefficient de gradualité ";
parameter SI.Voltage Vj=1.0 "Tension de diffusion";
SI.Capacitance C;
SI.ElectricCharge Q;
equation
  C = if v < 0.0 then Cj else Cj*(1.0 + (v/Vj))(-1.0*m);
  Q = C*v;
  i = der(Q);
end NonlinearCapacitor1;

model IDS
  Modelica.Electrical.Analog.Interfaces.Pin d;
  Modelica.Electrical.Analog.Interfaces.Pin g;
  Modelica.Electrical.Analog.Interfaces.Pin s;
  Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a heatPort;

  parameter SI.Transconductance Kp_Ref=244.13;
  parameter SI.Voltage Vt_Ref=2.6;
  parameter SI.Temperature T_ref=from_degC(25.0);
  parameter SI.LinearTemperatureCoefficient Gamma=1.26e-3;
  parameter SI.LinearTemperatureCoefficient Beta=2.83e-3;

  protected
    SI.Current Id;
    SI.Voltage Vt;
    type SlopeFactor = Real(final quantity="SlopeFactor", final
unit ="A/V2");
    SlopeFactor Kp;

  equation
    assert(cardinality(heatPort) > 0, "Connector IDS.heatPort must be
connected");
    Vt = Vt_Ref*(1.0-Gamma*(heatPort.T-T_ref));
    Kp = Kp_Ref*(1.0-Beta*(heatPort.T-T_ref));
    Id = if (g.v-s.v) <= Vt then 0.0 else if (d.v-s.v) <= (g.v-s.v)
- Vt then Kp*((g.v-s.v) - Vt - 0.5*(d.v-s.v))*(d.v-s.v) else Kp/2.0*((g.v-
s.v)-Vt)2;
    g.i = 0.0;
    d.i = if d.v < s.v then 0.0 else Id;
    s.i = -1.0*d.i;
    heatPort.Q_flow = -1.0*d.i*(d.v-s.v);

```

```

end IDS;

model IdealHeatingDiode
  extends Modelica.Electrical.Analog.Interfaces.OnePort;
  Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a heatPort;
  parameter SI.Resistance Ron_ref(final min=0.0)=1.0e-5;
  parameter SI.Conductance Goff_ref(final min=0.0)=4.0e-11;
  parameter SI.Voltage Vknee_ref(final min=0.0, start=0.0);
  parameter SI.Temperature T_ref=from_degC(25.0);
  parameter SI.LinearTemperatureCoefficient alpha_Ron=1.0e-4;
  parameter SI.LinearTemperatureCoefficient alpha_Vknee=0.002;
  SI.Resistance Ron;
  SI.Conductance Goff;
  SI.Voltage Vknee;
  Boolean off(start=true);
protected
  Real s(final unit="1");
  constant Modelica.SIunits.Voltage unitVoltage= 1 annotation(HideResult=true);
  constant Modelica.SIunits.Current unitCurrent= 1 annotation(HideResult=true);
  equation
    assert(cardinality(heatPort) > 0, "Connector IdealHeatingDiode.heatPort must be connected");
    Ron = Ron_ref*(1.0+alpha_Ron*(heatPort.T-T_ref));
    Goff = Goff_ref*exp(0.077*(heatPort.T-T_ref));
    Vknee = Vknee_ref*(1.0+alpha_Vknee*(heatPort.T-T_ref));
    off = s < 0;
    v = (s*unitCurrent)*(if off then 1.0 else Ron) + Vknee;
    i = (s*unitVoltage)*(if off then Goff else 1.0) + Goff*Vknee;
end IdealHeatingDiode;

model HeatingPowerDiode
  Modelica.Electrical.Analog.Interfaces.Pin a;
  Modelica.Electrical.Analog.Interfaces.Pin k;
  Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a heatPort-
Die;
  Modelica.Electrical.Analog.Sources.SignalCurrent Jc;
  Modelica.Electrical.Analog.Basic.Inductor L(L=0.1e-9);
  Modelica.Electrical.Analog.Basic.Resistor R1(R=0.2e-3);
  SI.Conductance K;

```

```

/*Gain*/
parameter SI.Conductance K_ref=6100.0;
parameter SI.LinearTemperatureCoefficient alpha_k=0.02;
parameter SI.Temperature T_ref_k=from_degC(25.0);
/*Cd*/
NonlinearCapacitor Cd(Cj=C_Cd, m=m_Cd, Vj=Vj_Cd);
parameter SI.Capacitance C_Cd=10.51e-9;
parameter Real m_Cd=0.45;
parameter SI.Voltage Vj_Cd=541.0e-3;
/*diode ideale*/
IdealHeatingDiode                                 Idi-
ode(Vknee_ref=Id_Vknee_ref,Ron_ref=Id_Ron_ref,      Goff_ref=Id_Goff_ref,
T_ref=Id_T_ref, alpha_Ron=Id_alpha_Ron, alpha_Vknee=Id_alpha_Vknee);
parameter SI.Resistance Id_Ron_ref=1.0e-3;
parameter SI.LinearTemperatureCoefficient Id_alpha_Ron=1.0e-4;
parameter SI.Conductance Id_Goff_ref=1.0e-8;
parameter SI.Voltage Id_Vknee_ref=0.65;
parameter SI.LinearTemperatureCoefficient Id_alpha_Vknee=2.0e-3;
parameter SI.Temperature Id_T_ref = from_degC(25.0);

equation
assert(cardinality(heatPortDie) > 0, "Connector HeatingPowerDi-
ode.heatPort must be connected");
K = K_ref*(1.0+alpha_k*(heatPortDie.T-T_ref_k));
Jc.i = K * L.v;
heatPortDie.Q_flow = -1.0*((a.v-k.v)*a.i);
connect(Idiode.n, L.p);
connect(L.p, Rl.p);
connect(L.n, Rl.n);
connect(Jc.n, L.n);
/*avec Cr */
connect(a, Cd.n);
connect(Idiode.p, a);
connect(Jc.p, a);
connect(L.n, k);
connect(Cd.p, k);
/*Thermique*/
connect(heatPortDie, Idiode.heatPort);
end HeatingPowerDiode;

model HeatingPowerDiode1

```

```

Modelica.Electrical.Analog.Interfaces.Pin a;
Modelica.Electrical.Analog.Interfaces.Pin k;
Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a      heatPort-
Die;

Modelica.Electrical.Analog.Sources.SignalCurrent Jc;
Modelica.Electrical.Analog.Basic.Inductor L(L=0.1e-9);
Modelica.Electrical.Analog.Basic.Resistor Rl(R=0.2e-3);
SI.Conductance K;
/*Gain*/
parameter SI.Conductance K_ref=6100.0;
parameter SI.LinearTemperatureCoefficient alpha_k=0.02;
parameter SI.Temperature T_ref_k=from_degC(25.0);
/*Cd*/
NonlinearCapacitor1 Cd(Cj=C_Cd, m=m_Cd, Vj=Vj_Cd);
parameter SI.Capacitance C_Cd=10.51e-9;
parameter Real m_Cd=0.45;
parameter SI.Voltage Vj_Cd=541.0e-3;
/*diode ideale*/
IdealHeatingDiode                                Idi-
ode(Vknee_ref=Id_Vknee_ref,Ron_ref=Id_Ron_ref,      Goff_ref=Id_Goff_ref,
T_ref=Id_T_ref, alpha_Ron=Id_alpha_Ron, alpha_Vknee=Id_alpha_Vknee);
parameter SI.Resistance Id_Ron_ref=1.0e-3;
parameter SI.LinearTemperatureCoefficient Id_alpha_Ron=1.0e-4;
parameter SI.Conductance Id_Goff_ref=1.0e-8;
parameter SI.Voltage Id_Vknee_ref=0.65;
parameter SI.LinearTemperatureCoefficient Id_alpha_Vknee=2.0e-3;
parameter SI.Temperature Id_T_ref = from_degC(25.0);

equation
  assert(cardinality(heatPortDie) > 0, "Connector HeatingPowerDi-
odel.heatPort must be connected");
  K = K_ref*(1.0+alpha_k*(heatPortDie.T-T_ref_k));
  Jc.i = K * L.v;
  heatPortDie.Q_flow = -1.0*(a.v-k.v)*a.i;
  connect(Idiode.n, L.p);
  connect(L.p, Rl.p);
  connect(L.n, Rl.n);
  connect(Jc.n, L.n);
/*avec Cr */
  connect(a, Cd.n);
  connect(Idiode.p, a);

```

```

        connect(Jc.p, a);
    connect(L.n, k);
    connect(Cd.p, k);
        /*Thermique*/
    connect(heatPortDie, Idiode.heatPort);
    end HeatingPowerDiode1;

model HeatingPowerDiodeBonding
    Modelica.Electrical.Analog.Interfaces.Pin a;
    Modelica.Electrical.Analog.Interfaces.Pin k;
    Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a    heatPort-
Die;
    Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a    heatPortA-
node;
    Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a    heatPortKa-
thode;

    Modelica.Electrical.Analog.Basic.Inductor L(L=0.1e-9);
    Modelica.Electrical.Analog.Basic.Resistor Rl(R=0.2e-3);
    SI.Conductance K;
        /*Gain*/
    parameter SI.Conductance K_ref=6100.0;
    parameter SI.LinearTemperatureCoefficient alpha_k=0.02;
    parameter SI.Temperature T_ref_k=from_degC(25.0);
        /*Cd*/
    NonlinearCapacitor Cd(Cj=C_Cd, m=m_Cd, Vj=Vj_Cd);
    parameter SI.Capacitance C_Cd=10.51e-9;
    parameter SI.LinearTemperatureCoefficient m_Cd=0.45;
    parameter SI.Voltage Vj_Cd=541.0e-3;
        /*Diode ideale*/
    IdealHeatingDiode                                Idi-
ode(Vknee_ref=Id_Vknee_ref,Ron_ref=Id_Ron_ref,        Goff_ref=Id_Goff_ref,
T_ref=Id_T_ref, alpha_Ron=Id_alpha_Ron, alpha_Vknee=Id_alpha_Vknee);
    parameter SI.Resistance Id_Ron_ref=1.0e-3;
    parameter SI.LinearTemperatureCoefficient Id_alpha_Ron=1.0e-4;
    parameter SI.Conductance Id_Goff_ref=4.0e-11;
    parameter SI.Voltage Id_Vknee_ref=0.65;
    parameter SI.LinearTemperatureCoefficient Id_alpha_Vknee=2.0e-3;
    parameter SI.Temperature Id_T_ref=from_degC(25.0);

        /*resistances bonding*/
        /*anode*/

```

```

Modelica.Electrical.Analog.Basic.HeatingResistor Rba(R_ref=R_Rba,
T_ref=Tref_Rba, alpha=alpha_Rba);
  parameter SI.Resistance R_Rba=0.2e-3;
  parameter SI.Temperature Tref_Rba=from_degC(25.0);
  parameter SI.LinearTemperatureCoefficient alpha_Rba=7.7e-3;
  /*cathode*/
Modelica.Electrical.Analog.Basic.HeatingResistor Rbk(R_ref=R_Rb,
T_ref=Tref_Rbk, alpha=alpha_Rbk);
  parameter SI.Resistance R_Rb=0.2e-3;
  parameter SI.Temperature Tref_Rbk=from_degC(25.0);
  parameter SI.LinearTemperatureCoefficient alpha_Rbk=7.7e-3;

equation
  assert(cardinality(heatPortDie) > 0, "Connector HeatingPowerDiode-
Bonding.heatPortDie must be connected");
  assert(cardinality(heatPortAnode) > 0, "Connector HeatingPowerDi-
odeBonding.heatPortAnode must be connected");
  assert(cardinality(heatPortKathode) > 0, "Connector HeatingPowerDi-
odeBonding.heatPortKathode must be connected");
  K = K_ref*(1.0+alpha_k*(heatPortDie.T-T_ref));
  Jc.i = K * L.v;
  heatPortDie.Q_flow = -1.0*(a.v-k.v)*a.i;
  connect(Idiode.n, L.p);
  connect(L.p, Rl.p);
  connect(L.n, Rl.n);
  connect(Jc.n, L.n);
  /*avec Cr */
  connect(a, Cds.n);
  /*bonding anode*/
  connect(Idiode.p, Rba.n);
  connect(Jc.p, Rba.n);
  connect(Rba.p, a);
  /*bonding cathode*/
  connect(L.n, Rbk.p);
  connect(Cds.p, Rbk.p);
  connect(Rbk.n, k);
  /*Thermique*/
  connect(heatPortDie, Idiode.heatPort);
  connect(heatPortAnode, Rba.heatPort);
  connect(heatPortKathode, Rbk.heatPort);
end HeatingPowerDiodeBonding;

```

```

model HeatingPowerDiodeBonding1
    Modelica.Electrical.Analog.Interfaces.Pin a;
    Modelica.Electrical.Analog.Interfaces.Pin k;
    Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a    heatPort-
Die;
    Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a    heatPortA-
node;
    Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a    heatPortKa-
thode;

    Modelica.Electrical.Analog.Basic.Inductor L(L=0.1e-9);
    Modelica.Electrical.Analog.Basic.Resistor R1(R=0.2e-3);
    SI.Conductance K;
    /*Gain*/
    parameter SI.Conductance K_ref=6100.0;
    parameter SI.LinearTemperatureCoefficient alpha_k=0.02;
    parameter SI.Temperature T_ref_k=from_degC(25.0);
    /*Cd*/
    NonlinearCapacitor1 Cd(Cj=C_Cd, m=m_Cd, Vj=Vj_Cd);
    parameter SI.Capacitance C_Cd=10.51e-9;
    parameter SI.LinearTemperatureCoefficient m_Cd=0.45;
    parameter SI.Voltage Vj_Cd=541.0e-3;
    /*Diode ideale*/
    IdealHeatingDiode                                Idi-
ode(Vknee_ref=Id_Vknee_ref,Ron_ref=Id_Ron_ref,        Goff_ref=Id_Goff_ref,
T_ref=Id_T_ref, alpha_Ron=Id_alpha_Ron, alpha_Vknee=Id_alpha_Vknee);
    parameter SI.Resistance Id_Ron_ref=1.0e-3;
    parameter SI.LinearTemperatureCoefficient Id_alpha_Ron=1.0e-4;
    parameter SI.Conductance Id_Goff_ref=4.0e-11;
    parameter SI.Voltage Id_Vknee_ref=0.65;
    parameter SI.LinearTemperatureCoefficient Id_alpha_Vknee=2.0e-3;
    parameter SI.Temperature Id_T_ref=from_degC(25.0);

    /*resistances bonding*/
    /*anode*/
    Modelica.Electrical.Analog.Basic.HeatingResistor    Rba(R_ref=R_Rba,
T_ref=Tref_Rba, alpha=alpha_Rba);
    parameter SI.Resistance R_Rba=0.2e-3;
    parameter SI.Temperature Tref_Rba=from_degC(25.0);
    parameter SI.LinearTemperatureCoefficient alpha_Rba=7.7e-3;
    /*cathode*/

```

```

Modelica.Electrical.Analog.Basic.HeatingResistor      Rbk(R_ref=R_Rb,
T_ref=Tref_Rbk, alpha=alpha_Rbk);
  parameter SI.Resistance R_Rb=0.2e-3;
  parameter SI.Temperature Tref_Rbk=from_degC(25.0);
  parameter SI.LinearTemperatureCoefficient alpha_Rbk=7.7e-3;

equation
  assert(cardinality(heatPortDie) > 0, "Connector HeatingPowerDiode-
Bonding1.heatPortDie must be connected");
  assert(cardinality(heatPortAnode) > 0, "Connector HeatingPowerDi-
odeBonding1.heatPortAnode must be connected");
  assert(cardinality(heatPortKathode) > 0, "Connector HeatingPowerDi-
odeBonding1.heatPortKathode must be connected");
  K = K_ref*(1.0+alpha_k*(heatPortDie.T-T_ref));
  Jc.i = K * L.v;
  heatPortDie.Q_flow = -1.0*(a.v-k.v)*a.i;
  connect(Idiode.n, L.p);
  connect(L.p, Rl.p);
  connect(L.n, Rl.n);
  connect(Jc.n, L.n);

/*avec Cr */
  connect(a, Cds.n);
  /*bonding anode*/
  connect(Idiode.p, Rba.n);
  connect(Jc.p, Rba.n);
  connect(Rba.p, a);
  /*bonding cathode*/
  connect(L.n, Rbk.p);
  connect(Cds.p, Rbk.p);
  connect(Rbk.n, k);
  /*Thermique*/
connect(heatPortDie, Idiode.heatPort);
connect(heatPortAnode, Rba.heatPort);
connect(heatPortKathode, Rbk.heatPort);
end HeatingPowerDiodeBonding1;

model HeatingVDMOS
  Modelica.Electrical.Analog.Interfaces.Pin g;
  Modelica.Electrical.Analog.Interfaces.Pin d;
  Modelica.Electrical.Analog.Interfaces.Pin s;

```

```

Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a  heatPortAc-
tive;

Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a  heatPort-
Bulk;

Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a  heatPort-
Source;

Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a  heatPort-
Gate;

/**Cgs**/
Modelica.Electrical.Analog.Basic.Capacitor Cgs(C=C_Cgs);
Modelica.Electrical.Analog.Basic.Resistor RSCgs(R=1.0e-8);
parameter SI.Capacitance C_Cgs=1.061e-9;

/**Cgd**/
NonlinearCapacitor Cgd (Cj=C_Cgd, m=m_Cgd, Vj=Vj_Cgd);
parameter SI.Capacitance C_Cgd=10.462e-9;
parameter Real m_Cgd=0.5;
parameter SI.Voltage Vj_Cgd=881.0e-3;

/**Rcov**/
Modelica.Electrical.Analog.Basic.Resistor Rcov(R=R_Rcov);
parameter SI.Resistance R_Rcov=1.0e-6;

/**Rsub**/
HeatingResistor1 Rsub(R_ref=R_Rsub, T_ref=Tref_Rsub, al-
pha0=alpha0_Rsub, alpha=alpha_Rsub);
parameter SI.Resistance R_Rsub=0.32e-3;
parameter SI.Temperature Tref_Rsub=from_degC(25.0);
parameter SI.LinearTemperatureCoefficient alpha_Rsub=4.97e-3;
parameter SI.QuadraticTemperatureCoefficient alpha0_Rsub=-
6.84e-6;

/**RS**/
Modelica.Electrical.Analog.Basic.HeatingResistor Rs(R_ref=R_Rs,
T_ref=Tref_Rs, alpha=alpha_Rs);
parameter SI.Resistance R_Rs=0.1e-3;
parameter SI.Temperature Tref_Rs=from_degC(25.0);
parameter SI.LinearTemperatureCoefficient alpha_Rs=4.0e-3;

/**Rg**/

```

```

Modelica.Electrical.Analog.Basic.HeatingResistor Rg(R_ref=R_Rg,
T_ref=Tref_Rg, alpha=alpha_Rg);
parameter SI.Resistance R_Rg=10.0;
parameter SI.Temperature Tref_Rg=from_degC(25.0);
parameter SI.LinearTemperatureCoefficient alpha_Rg=15.0e-3;

/**source de courant**/
IDS Ids(Kp_Ref=Ids_Kp_Ref, Vt_Ref=Ids_Vt_Ref, T_ref=Ids_T_ref,
Gamma=Ids_Gamma, Beta=Ids_Beta);
parameter SI.Temperature Ids_T_ref=from_degC(25.0);
/*Kp*/
parameter SI.Transconductance Ids_Kp_Ref=325.0;
parameter SI.LinearTemperatureCoefficient Ids_Gamma=2.83e-5;

/*Vt*/
parameter SI.Voltage Ids_Vt_Ref=2.6;
parameter SI.LinearTemperatureCoefficient Ids_Beta=5.4e-3;

/**diode**/
HeatingPowerDiode Dbody(K_ref=D_K_ref, alpha_k=D_alpha_k,
T_ref_k=D_T_ref_k, C_Cd=C_Cds, m_Cd=m_Cds, Vj_Cd=Vj_Cds,
Id_Ron_ref=D_Id_Ron_ref, Id_alpha_Ron=D_Id_alpha_Ron,
Id_Goff_ref=D_Id_Goff_ref, Id_Vknee_ref=D_Id_Vknee_ref,
Id_alpha_Vknee=D_Id_alpha_Vknee, Id_T_ref=D_Id_T_ref);
parameter SI.Temperature D_Id_T_ref=from_degC(25.0);
/*Cds*/
parameter SI.Capacitance C_Cds=10.51e-9;
parameter Real m_Cds=0.45;
parameter SI.Voltage Vj_Cds=541.0e-3;
/*gain*/
parameter SI.Conductance D_K_ref=6100.0;
parameter SI.LinearTemperatureCoefficient D_alpha_k=0.02;
parameter SI.Temperature D_T_ref_k=from_degC(25.0);
/*Ron*/
parameter SI.Resistance D_Id_Ron_ref=1.0e-5;
parameter SI.LinearTemperatureCoefficient D_Id_alpha_Ron=1.0e-4;
/*Goff*/
parameter SI.Conductance D_Id_Goff_ref=4.0e-11;
/*Seuil*/
parameter SI.Voltage D_Id_Vknee_ref=0.65;
parameter SI.LinearTemperatureCoefficient D_Id_alpha_Vknee=2.0e-3;

```

```

equation
  assert(cardinality(heatPortActive) > 0, "Connector HeatingVDMOS.heatPortActive must be connected");
  assert(cardinality(heatPortSource) > 0, "Connector HeatingVDMOS.heatPortSource must be connected");
  assert(cardinality(heatPortBulk) > 0, "Connector HeatingVDMOS.heatPortBulk must be connected");
  assert(cardinality(heatPortGate) > 0, "Connector HeatingVDMOS.heatPortGate must be connected");

  connect(Rsub.n, d);
  connect(Rcov.n, Rsub.p);
  connect(Ids.d, Rcov.p);
  connect(Cgd.p, Rcov.p);
  connect(Rg.p, g);
  connect(Rg.n, Ids.g);
  connect(RSCgs.p, Cgs.n);
  connect(RSCgs.n, Rs.p);
  connect(Ids.g, Cgd.n);
  connect(Cgs.p, Ids.g);
  connect(Ids.s, Rs.p);
  connect(Rs.n,s);
  /*Diode body */
  connect(Rsub.p, Dbody.k);
  connect(Rs.p, Dbody.a);
  /*thermique*/
  connect(Ids.heatPort, heatPortActive);
  connect(Rg.heatPort, heatPortGate);
  connect(Rsub.heatPort, heatPortBulk);
  connect(Rs.heatPort, heatPortSource);
  connect(Dbody.heatPortDie, heatPortActive);
end HeatingVDMOS;

model HeatingVDMOS1
  Modelica.Electrical.Analog.Interfaces.Pin g;
  Modelica.Electrical.Analog.Interfaces.Pin d;
  Modelica.Electrical.Analog.Interfaces.Pin s;
  Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a heatPortActive;
  Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a heatPortBulk;

```

```

Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a heatPortDi-
ode;

Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a heatPort-
Source;

Modelica.Thermal.HeatTransfer.Interfaces.HeatPort_a heatPort-
Gate;

/**Cgs**/
Modelica.Electrical.Analog.Basic.Capacitor Cgs(C=C_Cgs);
Modelica.Electrical.Analog.Basic.Resistor RSCgs(R=1.0e-8);
parameter SI.Capacitance C_Cgs=1.061e-9;

/**Cgd**/
NonlinearCapacitor1 Cgd (Cj=C_Cgd, m=m_Cgd, Vj=Vj_Cgd);
parameter SI.Capacitance C_Cgd=10.462e-9;
parameter Real m_Cgd=0.5;
parameter SI.Voltage Vj_Cgd=881.0e-3;

/**Rcov**/
Modelica.Electrical.Analog.Basic.Resistor Rcov(R=R_Rcov);
parameter SI.Resistance R_Rcov=1.0e-6;

/**Rsub**/
HeatingResistor1 Rsub(R_ref=R_Rsub, T_ref=Tref_Rsub, al-
pha0=alpha0_Rsub, alpha=alpha_Rsub);
parameter SI.Resistance R_Rsub=0.32e-3;
parameter SI.Temperature Tref_Rsub=from_degC(25.0);
parameter SI.LinearTemperatureCoefficient alpha_Rsub=4.97e-3;
parameter SI.QuadraticTemperatureCoefficient alpha0_Rsub=-
6.84e-6;

/**Rs**/
Modelica.Electrical.Analog.Basic.HeatingResistor Rs(R_ref=R_Rs,
T_ref=Tref_Rs, alpha=alpha_Rs);
parameter SI.Resistance R_Rs=0.1e-3;
parameter SI.Temperature Tref_Rs=from_degC(25.0);
parameter SI.LinearTemperatureCoefficient alpha_Rs=4.0e-3;

/**Rg**/
Modelica.Electrical.Analog.Basic.HeatingResistor Rg(R_ref=R_Rg,
T_ref=Tref_Rg, alpha=alpha_Rg);

```

```

parameter SI.Resistance R_Rg=10.0;
parameter SI.Temperature Tref_Rg=from_degC(25.0);
parameter SI.LinearTemperatureCoefficient alpha_Rg=15.0e-3;

  /**source de courant***/
  IDS Ids(Kp_Ref=Ids_Kp_Ref, Vt_Ref=Ids_Vt_Ref, T_ref=Ids_T_ref,
Gamma=Ids_Gamma, Beta=Ids_Beta);
parameter SI.Temperature Ids_T_ref=from_degC(25.0);
/*Kp*/
parameter SI.Transconductance Ids_Kp_Ref=325.0;
parameter SI.LinearTemperatureCoefficient Ids_Gamma=2.83e-5;

/*Vt*/
parameter SI.Voltage Ids_Vt_Ref=2.6;
parameter SI.LinearTemperatureCoefficient Ids_Beta=5.4e-3;

  /**diode***/
  HeatingPowerDiode Dbody(K_ref=D_K_ref, alpha_k=D_alpha_k,
T_ref_k=D_T_ref_k, C_Cd=C_Cds, m_Cd=m_Cds, Vj_Cd=Vj_Cds,
Id_Ron_ref=D_Id_Ron_ref, Id_alpha_Ron=D_Id_alpha_Ron,
Id_Goff_ref=D_Id_Goff_ref, Id_Vknee_ref=D_Id_Vknee_ref,
Id_alpha_Vknee=D_Id_alpha_Vknee, Id_T_ref=D_Id_T_ref);
parameter SI.Temperature D_Id_T_ref=from_degC(25.0);
/*Cds*/
parameter SI.Capacitance C_Cds=10.51e-9;
parameter Real m_Cds=0.45;
parameter SI.Voltage Vj_Cds=541.0e-3;
/*gain*/
parameter SI.Conductance D_K_ref=6100.0;
parameter SI.LinearTemperatureCoefficient D_alpha_k=0.02;
parameter SI.Temperature D_T_ref_k=from_degC(25.0);
/*Ron*/
parameter SI.Resistance D_Id_Ron_ref=1.0e-5;
parameter SI.LinearTemperatureCoefficient D_Id_alpha_Ron=1.0e-4;
/*Goff*/
parameter SI.Conductance D_Id_Goff_ref=4.0e-11;
/*Seuil*/
parameter SI.Voltage D_Id_Vknee_ref=0.65;
parameter SI.LinearTemperatureCoefficient D_Id_alpha_Vknee=2.0e-3;

```

equation

```

        assert(cardinality(heatPortActive) > 0, "Connector HeatingVDMOS1.heatPortActive must be connected");
        assert(cardinality(heatPortSource) > 0, "Connector HeatingVDMOS1.heatPortSource must be connected");
        assert(cardinality(heatPortBulk) > 0, "Connector HeatingVDMOS1.heatPortBulk must be connected");
        assert(cardinality(heatPortGate) > 0, "Connector HeatingVDMOS1.heatPortGate must be connected");
        assert(cardinality(heatPortDiode) > 0, "Connector HeatingVDMOS1.heatPortDiode must be connected");
        connect(Rsub.n, d);
        connect(Rcov.n, Rsub.p);
        connect(Ids.d, Rcov.p);
        connect(Cgd.p, Rcov.p);
        connect(Rg.p, g);
        connect(Rg.n, Ids.g);
        connect(RSCgs.p, Cgs.n);
        connect(RSCgs.n, Rs.p);
        connect(Ids.g, Cgd.n);
        connect(Cgs.p, Ids.g);
        connect(Ids.s, Rs.p);
        connect(Rs.n,s);
        /*Diode body */
        connect(Rsub.p, Dbody.k);
        connect(Rs.p, Dbody.a);
        /*thermique*/
        connect(Ids.heatPort, heatPortActive);
        connect(Rg.heatPort, heatPortGate);
        connect(Rsub.heatPort, heatPortBulk);
        connect(Rs.heatPort, heatPortSource);
        connect(Dbody.heatPortDie, heatPortDiode);
    end HeatingVDMOS1;

end lib_elec;

```


Publications

- [1] A Temperature-Dependent POWER MOSFET Model for Switching Application, H. DIA, J.B. Sauveplane, P. Tounsi, J-M. Dorkel, Therminic 2009.
- [2] Modélisation thermosensible d'un composant vertical de puissance, H. DIA, P. Tounsi, J-M. Dorkel, EPF 2010.
- [3] Thermo-sensitive snapback behavioral model intended for electro-thermal simulation of power MOSFETs.
H. DIA, P. Tounsi, J-M. Dorkel, Therminic 2010.

Résumé

Une forte exigence de robustesse s'est imposée dans tous les domaines d'application des composants de puissance. Dans ce cadre très contraint, seule une analyse fine des phénomènes liés directement ou indirectement aux défaillances peut garantir une maîtrise de la fiabilité des fonctions assurées par les nouveaux composants de puissance. Cependant, ces phénomènes impliquent des couplages entre des effets électriques, thermiques et mécaniques, rendant leur étude très complexe. Le recours à la modélisation multi-physique bien adaptée s'avère alors déterminant.

Dans ce mémoire de thèse, nous proposons une méthodologie de modélisation électrique prenant en compte les effets de la température sur les phénomènes localisés qui initient une défaillance souvent fatale. En prévision de la simulation électrothermique couplée impliquant des transistors MOS de puissance, un modèle électrique thermosensible de ce composant et de sa diode structurelle a été développé. Corrélativement un ensemble de bancs expérimentaux a été mis en œuvre pour l'extraction des paramètres et pour la validation du modèle. Une attention particulière a été accordée à l'étude des phénomènes parasites qui pourraient survenir de manière très localisée suite à une répartition inhomogène de la température et à l'apparition de points chauds. Ainsi les fonctionnements limites en avalanche, avec le déclenchement du transistor bipolaire parasite et de son retournement ont été modélisés. Des bancs spécifiques pour la validation du modèle pour les régimes extrêmes ont été utilisés en prenant des précautions liées à la haute température.

Enfin, Le modèle électrique thermosensible complet développé a été utilisé par la société Epsilon ingénierie pour faire des simulations électrothermiques du MOS de puissance en mode d'avalanche en adaptant le logiciel Epsilon-R3D.

Mots Clés : Transistor MOS, simulation électrothermique, modélisation, thermosensible, bipolaire parasite, avalanche.

Abstract

Strong demand for robustness has emerged in all areas of application of power components. Only a detailed analysis of phenomena related directly or indirectly to failures can ensure the reliability of the functions of the new power components. However, these phenomena involve the coupling between electrical effects, thermal and mechanical, making their study very complex. The use of multi-physics modeling is well suited when determining. In this thesis, we propose a methodology for electrical modeling taking into account the effects of temperature on the localized phenomena that initiate failure is often fatal. In preparation for the coupled electro-thermal simulation involving MOS power transistors, an electric thermo-sensitive model of the MOS and its body diode has been developed. Correspondingly a set of experimental studies was implemented to extract the parameters and model validation. Particular attention was paid to the study of interference phenomena that could occur in a localized response to an inhomogeneous distribution of temperature and hot spots. Thus the workings limits avalanche, with the outbreak of parasitic bipolar transistor (snapback) and its reversal were modeled. Benches specific validations of the model for harsh switching conditions were used by taking precautions related to high temperature. Finally, the complete thermal electric model developed was used by the company “EPSILON Ingénierie” for electro-thermal simulation of power MOS mode Avalanche Software adapting Epsilon-R3D.

Keywords: Transistor MOS, electro-thermal simulation, modeling, thermo-sensitive, snapback, avalanche.