



HAL
open science

Analyse de signaux analogiques/radiofréquences à l'aide de ressources digitales en vue du test

Nicolas Pous

► **To cite this version:**

Nicolas Pous. Analyse de signaux analogiques/radiofréquences à l'aide de ressources digitales en vue du test. Traitement du signal et de l'image [eess.SP]. Université Montpellier II - Sciences et Techniques du Languedoc, 2011. Français. NNT: . tel-00667202

HAL Id: tel-00667202

<https://theses.hal.science/tel-00667202>

Submitted on 7 Feb 2012

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UNIVERSITE MONTPELLIER II

SCIENCES ET TECHNIQUES DU LANGUEDOC

T H E S E

pour obtenir le grade de

DOCTEUR DE L'UNIVERSITE MONTPELLIER II

Discipline : Microélectronique

Formation Doctorale : Systèmes Automatiques et Micro-électronique (SYAM)

Ecole Doctorale : Information, Structures, Systèmes (I2S)

Soutenue le :

le 15 novembre 2011

par

Nicolas Pous

Analyse de signaux analogiques/radiofréquences à l'aide de ressources digitales en vue du test

Jury :

***Dominique DALLET
Salvador MIR
Jochen RIVOIR
Pascal NOUET
Florence AZAIS
Laurent LATORRE***

***Professeur, Université Bordeaux 1
Directeur de Recherche CNRS, INPG
Ingénieur, Verigy Boeblingen
Professeur, Université Montpellier 2
Chargé de Recherche CNRS, Université Montpellier 2
Maître de Conférences, Université Montpellier 2***

***Rapporteur
Rapporteur
Encadrant industriel
président du jury
Co-directrice
Directeur de thèse***

Remerciements

Je tiens à remercier dans un premier temps ma famille, pour son soutien tout au long de cette thèse, ainsi que mes amis et collègues de bureau.

Ensuite je souhaite remercier Jochen Rivoir, mon encadrant industriel, pour ces conseils techniques, ainsi que Béatrice Pradarelli, pour son aide concernant l'utilisation d'une machine de test.

Enfin, je souhaite dire merci à mes encadrants au sein du laboratoire, Laurent Latorre et Florence Azaïs, pour leur grande patience et leur aide.

Sommaire

Introduction générale.....	5
Chapitre 1 : Etat de l'art.....	8
1.1 Introduction.....	8
1.2 Le test industriel.....	8
1.2.1 Généralités	8
1.2.2 Spécificités des circuits analogiques et radiofréquences.....	10
1.3 Test de circuits radiofréquences	11
1.3.1 Solutions de test intégré (BIST pour « Built-In Self-Test »)	11
1.3.2 Techniques de rebouclage (« loopback »).....	17
1.3.3 Techniques de test indirect par apprentissage	18
1.3.4 Equipement de test	21
1.4 Contexte et objectif de l'étude.....	24
1.5 Conclusion	29
Chapitre 2 : Reconstruction à base de Time-Stamps	31
2.1 Introduction.....	31
2.2 Principes élémentaires de démodulation	31
2.3 Capture du signal.....	34
2.4 Détermination des Time-Stamps.....	36
2.4.1 Approches de filtrage du bruit	38
2.4.1.1 Algorithme A.....	38
2.4.1.2 Algorithme B.....	38
2.4.1.3 Algorithme C.....	39
2.4.2 Etude comparative	41
2.5 Application au calcul de fréquence, phase et amplitude	44

2.5.1	Injection de bruit	44
2.5.2	Reconstruction en fréquence	45
2.5.3	Reconstruction en phase	51
2.5.4	Reconstruction en amplitude	51
2.6	Environnement expérimental	56
2.6.1.1	Ressources disponibles.....	56
2.6.1.2	Sous-échantillonnage Cohérent	57
2.6.1.3	Aspects logiciels.....	59
2.7	Conclusion	60
Chapitre 3 : Modulations élémentaires		61
3.1	Introduction.....	61
3.2	Modulation de fréquence.....	61
3.2.1	Etude en simulation.....	63
3.2.1.1	Flot de simulation	63
3.2.1.2	Effet de la fréquence d'échantillonnage	65
3.2.1.3	Effet de la profondeur de modulation	68
3.2.1.4	Effet du bruit appliqué sur le signal d'entrée.....	69
3.2.2	Validations expérimentales	71
3.2.2.1	Résultats avec une capture directe	72
3.2.2.2	Mise en œuvre du sous-échantillonnage cohérent.....	74
3.3	Modulation d'amplitude	78
3.3.1	Etude en simulation.....	78
3.3.2	Validations expérimentales	83
3.4	Conclusion	87
Chapitre 4 : Etude de cas		89
4.1	Introduction.....	89
4.2	Modulation type « GSM »	89
4.2.1	Etude préliminaire	90

4.2.2	Evaluation de la reconstruction GSM en simulation	93
4.2.3	Validation expérimentale	96
4.3	Modulation type « QAM ».....	98
4.3.1	Etude en simulation.....	101
4.3.2	Validations expérimentales	104
4.3.2.1	Protocole expérimental	104
4.3.2.2	Résultats	106
4.4	Conclusion	109
Chapitre 5 : Prise en compte des non-idéalités de la chaîne d'acquisition		111
5.1	Modélisation des non-idéalités	112
5.1.1	Offset sur le comparateur.	113
5.1.2	Délai sur le comparateur	115
5.2	Prise en compte des non-idéalités dans la reconstruction	120
5.3	Conclusion	121
Conclusion générale		123
Références bibliographiques		127
Publications		135

Introduction générale

Avec le développement des communications et des applications sans fil, les fonctions analogiques et radiofréquences (RF) sont devenues une partie essentielle des systèmes électroniques. Grâce aux efforts consentis au cours de ces dernières décennies, on dispose aujourd'hui de solutions qui permettent de concevoir et fabriquer ces fonctions analogiques et RF avec des performances intéressantes en termes de taille, consommation et fréquence de fonctionnement. Afin de répondre au marché de masse, l'enjeu majeur auquel sont maintenant confrontés les fabricants de semi-conducteur est le coût de production de ces circuits. Ce coût comprend non seulement le coût de conception et de fabrication du circuit, mais également le coût du test qui est une étape indispensable pour garantir le bon fonctionnement des circuits mis sur le marché. C'est dans ce contexte que se sont déroulés ces travaux de thèse, qui visent à proposer des solutions innovantes pour réduire le coût du test des fonctions analogiques et RF.

Dans le cadre de cette thèse, issue de la collaboration entre le LIRMM (Laboratoire d'Informatique, de Robotique et de Microélectronique de Montpellier) et l'entreprise Verigy, un des leaders mondiaux dans le domaine du test industriel, nous avons choisi d'explorer une voie originale, à savoir l'utilisation de ressources de test digitales, beaucoup moins chères que les cartes dédiées au test de circuits RF, pour caractériser des signaux analogiques et/ou RF. L'idée principale consiste à réaliser la capture du signal analogique et/ou RF avec un canal numérique standard et à analyser les propriétés de la séquence binaire résultante pour en déduire les caractéristiques du signal analogique et/ou RF.

Le premier chapitre décrit tout d'abord les contraintes associées au test industriel en grand volume et introduit les différentes orientations possibles pour réduire le coût du test de production. Puis, un état de l'art des solutions proposées dans la littérature pour le test des circuits RF est présenté. A partir de cet état de l'art, l'approche envisagée dans cette thèse est alors explicitée.

Le deuxième chapitre présente les principes de base utilisés pour la reconstruction en fréquence, phase et amplitude d'un signal sinusoïdal à partir des données capturées par un canal testeur numérique, ainsi qu'une analyse théorique des performances atteintes en fonction des paramètres d'acquisition. L'environnement pratique utilisé pour les validations expérimentales est également présenté.

La démodulation de signaux analogiques est abordée dans le troisième chapitre, à travers l'étude de deux schémas de modulations élémentaires : la modulation de fréquence (FM) et la modulation

d'amplitude (AM). Les performances des algorithmes de reconstruction sont évaluées pour différentes conditions d'acquisitions, à la fois en simulation et par des mesures expérimentales sur le testeur Verigy 93K.

Le quatrième chapitre est consacré à l'étude de deux cas particuliers de schéma de modulation, représentatifs des modulations utilisées dans les technologies actuelles. Le premier concerne la modulation de fréquence en bande étroite, qui est utilisée par exemple dans le standard GSM. Le deuxième concerne une modulation simultanée d'amplitude et de phase de type QAM (Quadrature Amplitude Modulation), qui est largement répandue dans les applications de transfert de données haut-débit.

Finalement, le cinquième et dernier chapitre s'intéresse à la carte d'acquisition digitale elle-même. L'objectif est d'appréhender les non-idéalités susceptibles d'affecter la chaîne d'acquisition et d'étudier leur impact sur les algorithmes de reconstruction afin d'apporter éventuellement des solutions de calibration.

Chapitre 1 : Etat de l'art

1.1 Introduction

Portés par le domaine de télécommunications et des applications mobiles, le marché des circuits radiofréquences (RF) est un marché en plein essor. Les avancées technologiques réalisées ces dernières années permettent aujourd'hui de fabriquer des circuits RF performants en grand volume. De plus, avec l'avènement des technologies Systèmes-en-Boitiers (SiP pour « System-in-Package ») et Systèmes-sur-Puce (SoC pour « System-on-Chip ») qui permettent l'intégration de fonctions numériques, analogiques, mixtes et RF au sein d'un même système, on dispose aujourd'hui de systèmes avec des fonctionnalités accrues tout en présentant des performances intéressantes en terme de taille, consommation, fréquence de fonctionnement. Un des enjeux majeurs auquel sont confrontés les fabricants de circuits microélectroniques concerne le coût du test. En effet, bien que d'importants efforts aient été consentis dans ce domaine, 30% des fabricants considèrent que le coût du test fait partie de leurs préoccupations principales et 85% estiment qu'il s'agira d'un problème critique à l'avenir [1]. Ceci est particulièrement vrai pour les circuits analogiques et RF qui nécessitent l'utilisation d'un équipement de test spécifique associé à de longs temps de test.

Dans ce chapitre, nous nous intéressons dans un premier temps au test industriel et nous mettons notamment en avant les contraintes posées par le test en grand volume. Dans un deuxième temps, nous présentons un état de l'art des solutions proposées dans la littérature pour réduire le coût du test des circuits RF. Finalement dans une dernière partie, nous présentons l'approche que nous avons choisi d'étudier.

1.2 Le test industriel

1.2.1 Généralités

Le test des circuits et systèmes microélectroniques est une étape essentielle dans le processus de fabrication et mise sur le marché de nouveaux produits qui vise à s'assurer du bon fonctionnement du circuit ou système. Le test concerne principalement deux phases différentes au cours du cycle de fabrication d'un circuit intégré : lors de la caractérisation et lors de la production. Les objectifs de ces deux types de test sont radicalement différents.

Le test de caractérisation intervient sur les premiers exemplaires fabriqués par le fondeur. Il s'agit essentiellement de valider la conception du circuit ou système en termes de fonctionnalité et de cahier des charges. Pour cela, toute une batterie de tests impliquant différentes conditions est appliquée au circuit ou système afin d'identifier les conditions les plus critiques et évaluer les limites de validité des spécifications. Lors de cette étape, il peut être nécessaire d'avoir recours à des équipements sophistiqués et le temps de test n'est pas une contrainte primordiale.

Une fois la phase de caractérisation terminée, la production des circuits est lancée en grand volume. Chaque circuit fabriqué doit alors être testé pour s'assurer de son bon fonctionnement. Compte tenu du grand nombre de circuits fabriqués, typiquement plusieurs millions par an, la contrainte primordiale est le coût du test. Ce coût résulte d'une part, du temps de test nécessaire et d'autre part, de l'équipement de test nécessaire [2] comme indiqué par l'équation 1.1 :

$$\frac{\text{coût de test}}{\text{circuit}} = \frac{\text{temps de test}}{\text{circuit}} * \frac{\text{coût de l'équipement}}{\text{temps de test}} \quad 1.1$$

Les contraintes du test de production sont donc différentes des contraintes du test de caractérisation, à savoir qu'il s'agit d'identifier le plus rapidement possible et avec un équipement de test le moins coûteux possible les circuits défectueux.

Par ailleurs, le test intervient à deux niveaux différents dans le flot de production : le test du circuit au niveau des tranches de silicium (« wafer-level test ») et le test du circuit après encapsulation (« package-level test » ou « final test »). En effet, il est important de rejeter aussi tôt que possible les circuits défectueux dans le flot de production pour limiter l'impact sur le coût global. A titre d'illustration, le tableau 1.1 présente le coût de remplacement en fonction du niveau de détection dans le processus d'intégration [3]. Ce tableau traduit la fameuse « règle de 10 », établie en 1980, qui montre que le coût de remplacement est multiplié par 10 à chaque fois que l'on monte d'un degré dans le processus d'intégration vers le système final en opération.

Niveau de détection	Coût de remplacement (€)
Puce sur wafer	0,1
Circuit encapsulé	1
Carte (PCB)	10
Système en usine	100
Système en fonctionnement	1000

Tableau 1.1. Coût de remplacement en fonction du niveau de détection dans le processus d'intégration [3].

Au final, le coût du test représente une part importante du coût du produit final (incluant le coût du silicium et du package) qui peut atteindre plus de 50% pour des systèmes hautement intégrés [2]. Il est donc particulièrement important de développer des solutions pour limiter le coût du test. Les mesures généralement considérées pour réduire le coût du test de production s'orientent selon trois axes :

- réduire le temps de test par circuit,
- appliquer le test de production sur des testeurs faible coût,
- augmenter le nombre de circuits testés en parallèle.

Un grand nombre de travaux ont été réalisés en ce sens pour les circuits numériques et on dispose aujourd'hui de solutions performantes. Ce n'est pas encore le cas pour les circuits analogiques et RF.

1.2.2 Spécificités des circuits analogiques et radiofréquences

Traditionnellement le test des circuits analogiques et radiofréquences est un test orienté performances qui consiste à vérifier que chacune des spécifications est conforme au cahier des charges. Bien entendu, cette approche garantit la qualité des produits mis sur le marché mais engendre un coût de test très élevé. Plusieurs facteurs contribuent à ce coût.

Le temps de test des circuits analogiques et RF est un des points critiques. En effet selon l'approche traditionnelle, il y a un grand nombre de spécifications à vérifier qui demandent chacune une configuration de test particulière. Les mesures sont habituellement réalisées séquentiellement, résultant en un temps de test global extrêmement long. A titre d'exemple dans [2], le temps de test des fonctions analogiques, mixtes et RF représente 57% du temps de test total alors que temps de test de la mémoire et des blocs numériques ne représentent que 2% et 11% respectivement.

Par ailleurs, la mesure des spécifications nécessite généralement l'utilisation de ressources de test spécifiques avec des performances très élevées en termes de précision, linéarité, fréquence de fonctionnement ..., à la fois pour la génération du signal de test ainsi que pour la capture des réponses de test. Ces ressources dédiées sont extrêmement onéreuses, contribuant au coût total du test. A titre d'exemple dans [4], le test des fonctions RF représente 40% du coût du test du SOC, principalement lié au coût des ressources de test nécessaires. De plus, ces ressources sont habituellement disponibles en nombre réduit sur un équipement de test, limitant ainsi les possibilités de test multi-site (test en parallèle de plusieurs circuits).

Finalement, une problématique très importante pour les circuits RF concerne le test de production au niveau « wafer ». En effet, l'application et la capture de signaux RF doivent dans ce cas être

réalisées par des équipements de test-sous-pointes (« probers »). Ceci s'avère extrêmement délicat compte tenu de la présence d'éléments parasites dans la liaison équipement-circuit qui dégradent la qualité des signaux appliqués et capturés, en particulier pour des problèmes d'adaptation d'impédance. Dans ce contexte, le test industriel des circuits RF au niveau « wafer » est rarement mis en pratique et seul le test final après encapsulation est appliqué. Cela pose un problème majeur vis à vis des technologies SiP, qui sont des technologies en pleine émergence dans le milieu de télécommunications et applications mobiles. En effet le concept de « Known-Good-Dies » (KGD) est primordial pour ces technologies afin d'éviter l'encapsulation de puces défectueuses, sachant que le coût du package peut représenter 30% du coût d'un produit RF [5]. Il y a donc une forte demande pour des solutions de test applicables au niveau « wafer ».

1.3 Test de circuits radiofréquences

Cette partie présente un état de l'art des solutions proposées dans la littérature pour faire face à aux différentes problématiques du test des circuits analogiques et radiofréquences, en se focalisant sur les circuits RF.

1.3.1 Solutions de test intégré (BIST pour « Built-In Self-Test »)

Une approche classique pour limiter le coût de l'équipement de test nécessaire consiste à reporter dans le circuit tout ou partie des ressources de test. Cette approche, connue sous le terme de test intégré ou BIST pour « Built-In Self-Test », a connu un vif succès pour les circuits numériques et les mémoires et est aujourd'hui largement utilisée. De nombreux travaux ont été réalisés ces dernières années pour proposer des solutions similaires pour les circuits analogiques et RF.

De façon classique, il s'agit d'intégrer dans le circuit un module de génération de signaux de test et un module d'analyse de réponses, comme illustré sur le schéma de principe de la figure 1.1. L'objectif principal est de gérer les signaux RF au sein même du circuit et de ne manipuler que des signaux basses-fréquences ou des signaux numériques entre l'équipement de test et le circuit sous test. Les contraintes sur l'équipement de test nécessaire sont ainsi relâchées, résultant en une réduction significative des coûts de test. On notera en outre que ce type de solution est parfaitement compatible avec une application du test au niveau wafer, répondant ainsi à la forte demande imposée par le concept de Known-Good-Dies (KGD).

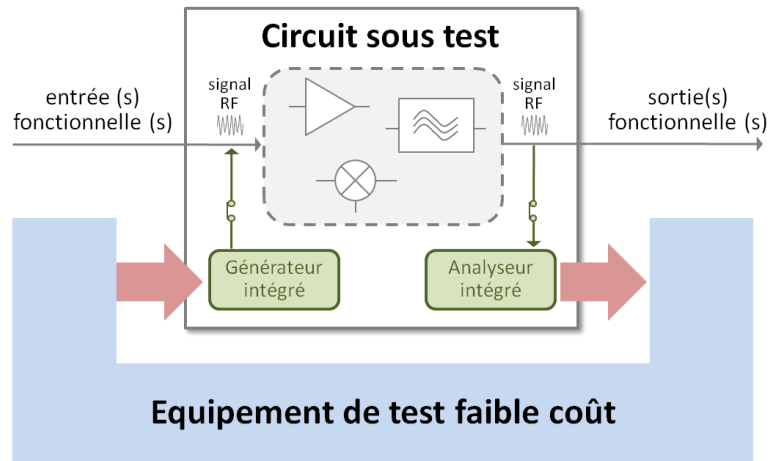


Figure 1.1 : Schéma de principe du test intégré.

Côté génération de signaux de test, la littérature fait état d'un grand nombre de propositions pour les circuits analogiques. On trouve à la fois des solutions reposant sur une conception analogique classique mais aussi une tendance intéressante pour générer des signaux analogiques à partir de signaux numériques. Les principaux avantages de cette stratégie sont une surface de silicium limitée, une sensibilité réduite vis-à-vis des procédés de fabrication et une facilité de programmation. Cette stratégie a donc aussi été envisagée pour la génération intégrée de stimuli de test RF.

Le concept de génération numérique de signaux analogiques basé sur une modulation sigma-delta [6], comme illustré sur la figure 1.2, a ainsi été étendu au cas des circuits RF en remplaçant le modulateur passe-bas par un modulateur passe-bande [7] ou passe-haut [8], ce qui permet de générer un stimulus de test avec une fréquence proche de la fréquence de Nyquist. L'utilisation d'un convertisseur numérique-analogique 1-bit a aussi été considérée pour augmenter encore la fréquence du stimulus de test généré [9, 10].

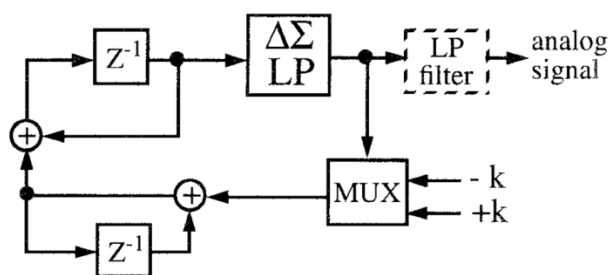


Figure 1.2 : Génération numérique de signaux analogiques basée sur un modulateur sigma-delta [6].

Une autre solution, toujours basée sur une approche de génération numérique repose sur l'utilisation d'un registre à décalage à rétroaction linéaire (LFSR pour « Linear-Feedback Shift-Register ») associé à quelques portes logiques ; la séquence d'impulsions générée est alors filtrée

pour être convertie en un stimulus de test RF (cf. figure 1.3). L'originalité de cette solution est que la séquence d'impulsions peut être optimisée vis-à-vis des performances du bloc RF à tester [11].

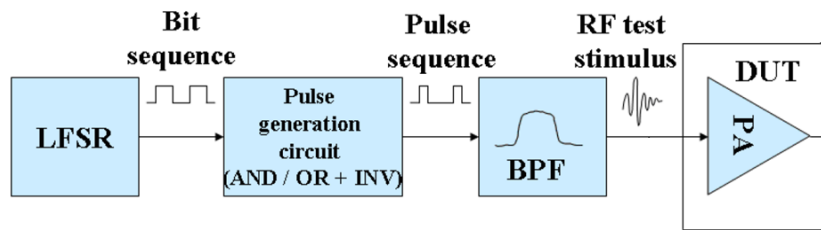


Figure 1.3 : Génération numérique de signaux RF basée sur un LFSR et des portes logiques [11].

Finalement on trouve aussi des solutions basées sur une conception analogique plus classique, comme par exemple le générateur intégré proposé dans [12] qui est capable de générer des signaux « single-tone » et « dual-tone » dans une gamme de fréquence de 0,9GHz à 5,6GHz avec un niveau de puissance ajustable (cf. figure 1.4).

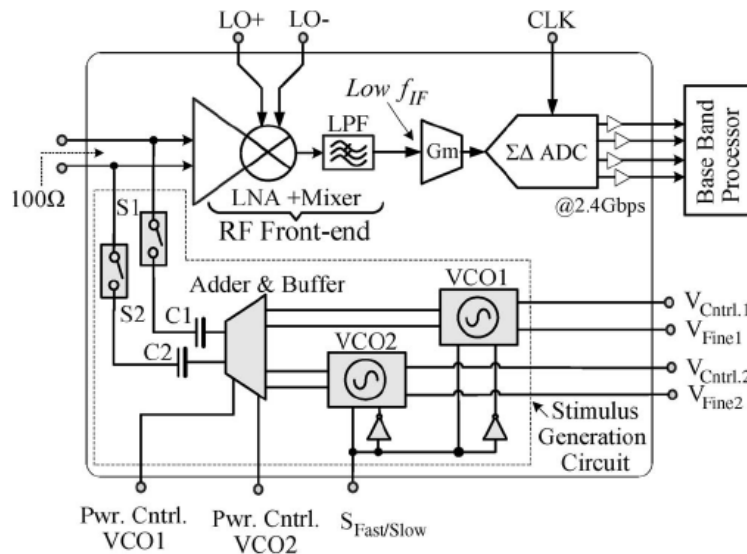
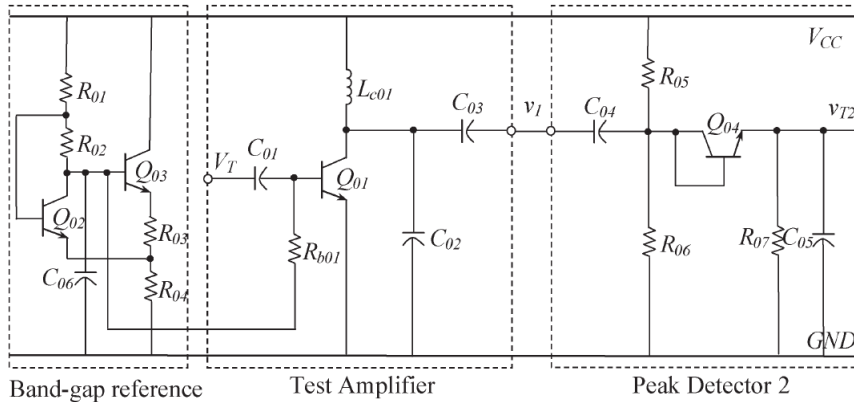


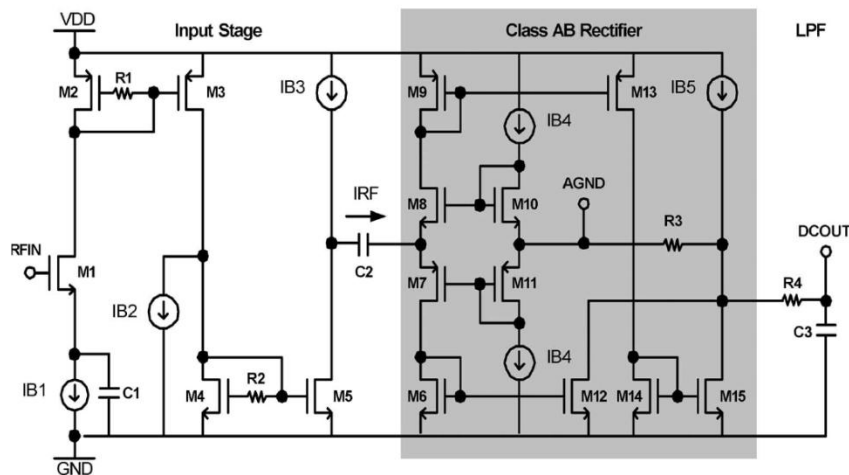
Figure 1.4 : Récepteur RF avec générateur intégré de stimuli pour la mesure de gain et de non-linéarité [12].

Côté analyse de réponses, on trouve là aussi dans la littérature un grand nombre de travaux pour les circuits analogiques et mixtes, mettant en œuvre des stratégies variées. Pour les circuits RF, une des problématiques principales est l'acquisition de signaux dans des gammes de fréquences très élevées. Dans ce contexte, la majorité des travaux se concentre sur l'utilisation de détecteurs intégrés permettant de transformer les caractéristiques du signal RF à analyser en une signature DC ou basse-fréquence. L'acquisition de cette signature peut alors être réalisée avec un équipement de test faible coût. Cette signature est ensuite être analysée pour en déduire les performances RF du bloc sous

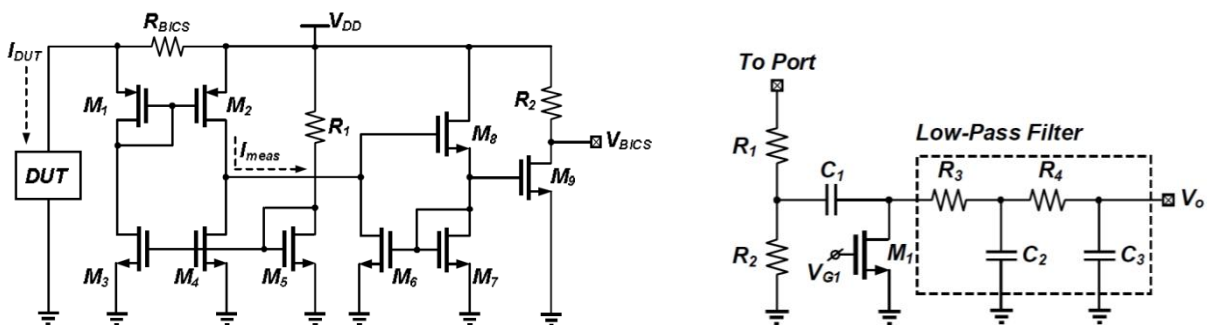
test. Différents détecteurs ont été proposés, qu'il s'agisse de détecteurs en tension (valeur crête, valeur moyenne, enveloppe) [13-20], de détecteurs en courant [21] ou de détecteurs en puissance [21,22]. Quelques exemples de détecteurs intégrés sont illustrés sur la figure 1.5.



(a) Description schématique du détecteur intégré d'amplitude crête [15]



(b) Description schématique du détecteur CMOS intégré d'amplitude [16]



(c) Description schématique des détecteurs intégrés de courant et puissance [21]

Figure 1.5 : Exemples de détecteurs intégrés pour la mesure de performances de blocs RF

Ces détecteurs sont généralement destinés à évaluer les performances de blocs RF élémentaires tels que des amplificateurs faible bruit, des mélangeurs, des amplificateurs de puissance... Au niveau

système, l'utilisation de multiples détecteurs insérés en différents points du circuit sous test a été envisagée, comme illustré sur la figure 1.6 [14, 23].

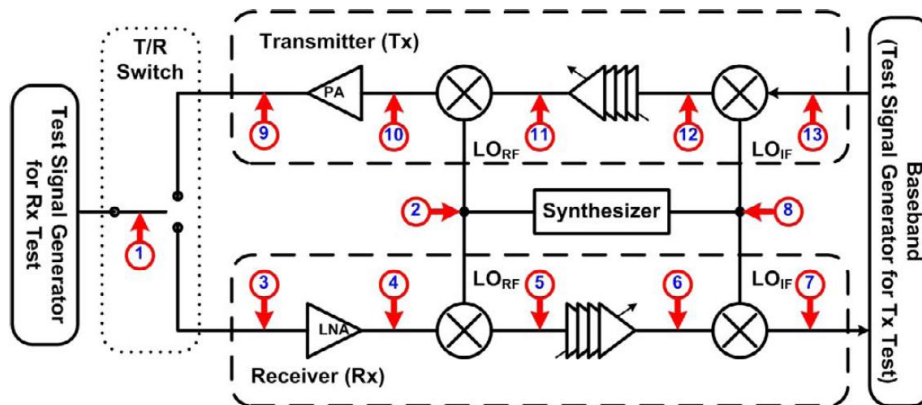


Figure 1.6 : Configuration de test pour un émetteur-récepteur RF [23]
(les cercles rouges indiquent les points d'insertion des détecteurs intégrés)

Une approche moins classique est basée sur l'utilisation d'un échantillonneur statistique introduit dans [24]. Cet échantillonneur est un comparateur dont l'une des entrées est connectée à une source de bruit. L'intérêt de cet échantillonneur est qu'il délivre en sortie un signal numérique dont les propriétés spectrales sont statistiquement similaires à celles du signal analogique échantillonné. Ce principe est utilisé dans [25], où différents échantillonneurs statistiques sont insérés au sein d'un émetteur-récepteur RF et les ressources numériques de traitement de données sont utilisées pour réaliser l'analyse spectrale des signaux ainsi capturés (cf. figure 1.7).

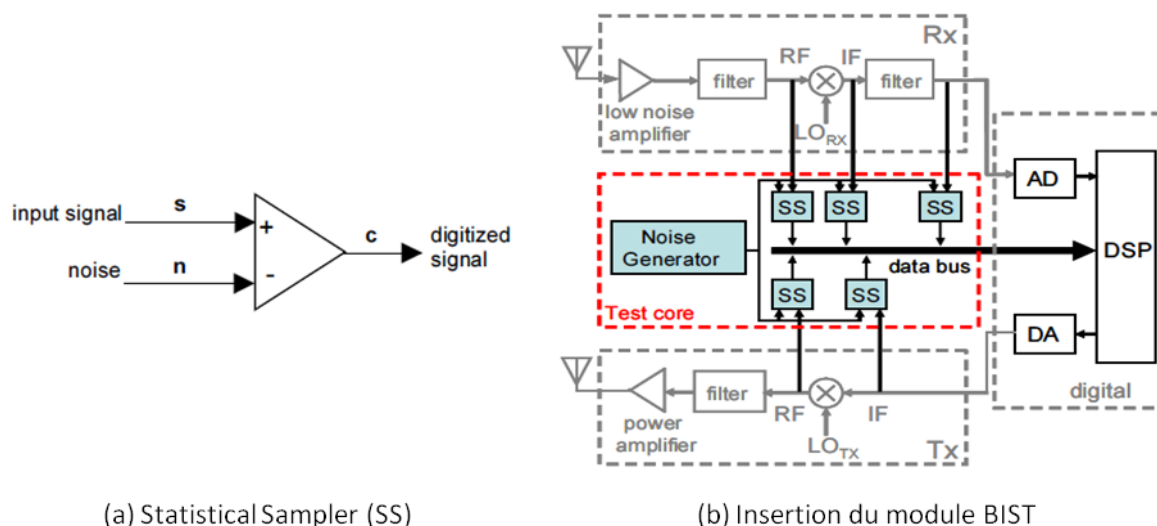
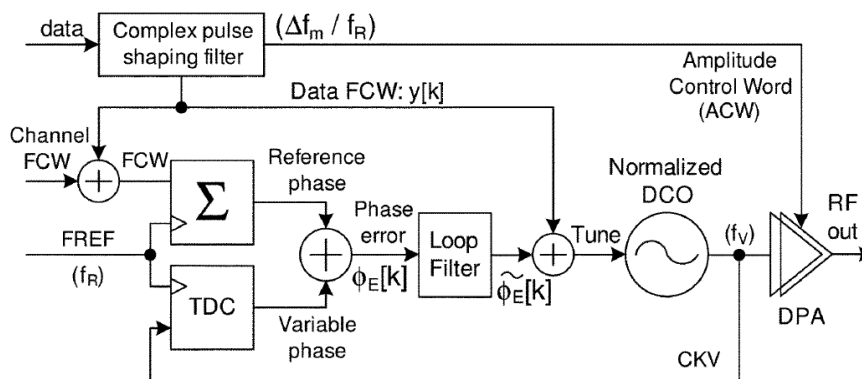
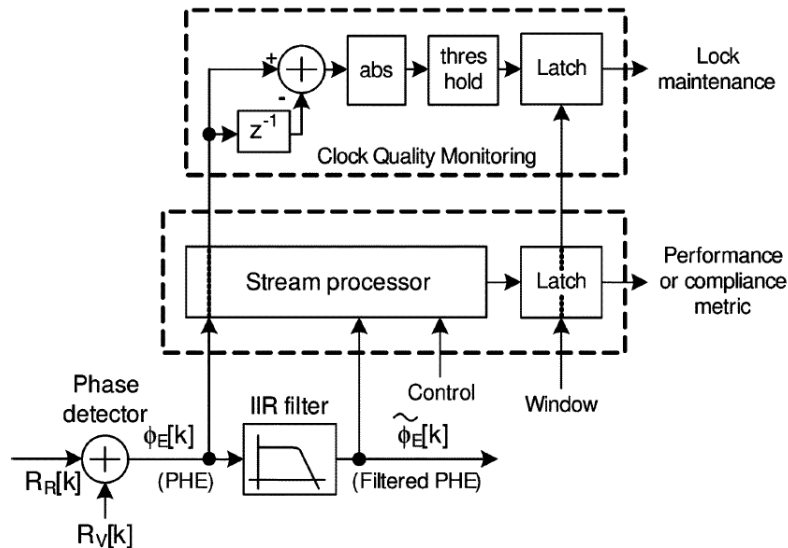


Figure 1.7 : Emetteur-récepteur RF équipé d'un module BIST basé sur l'analyse spectrale de signaux internes capturés par échantillonnage statistique [25]

Les approches précédentes sont des approches plutôt génériques dans la mesure où elles s'intéressent à l'analyse signaux RF, indépendamment de la fonction du circuit ou de son architecture. On trouve aussi dans la littérature des solutions BIST pour certaines architectures particulières, par exemple pour un émetteur GSM polaire basé sur une boucle à verrouillage de phase numérique (ADPLL) [26,27]. Dans ce cas, la structure BIST développée repose sur le fait que le signal interne d'erreur de phase Φ_E , qui est un signal à fréquence bien plus faible que le signal RF, est fortement corrélé à diverses performances RF du système telles que l'erreur en fréquence ou le bruit de phase. La structure BIST proposée repose donc sur l'observation et l'analyse de ce signal (ainsi que de sa version filtrée) en utilisant les ressources de traitement de données disponibles dans le circuit, comme illustré sur la figure 1.8.



(a) Architecture de l'émetteur



(b) Analyse du signal interne d'erreur de phase PHE

Figure 1.8 : BIST pour un émetteur GSM polaire basé sur une boucle à verrouillage de phase numérique [26]

1.3.2 Techniques de rebouclage (« loopback »)

Une autre approche pour limiter le coût du test des circuits RF est apparue au début des années 1990 et consiste à effectuer une boucle de retour (« loopback ») de la sortie TX sur l'entrée RX d'un émetteur-récepteur, comme illustré sur la figure 1.9 [28]. Il s'agit clairement d'une approche orientée système dans la mesure où on s'intéresse à l'évaluation des performances du système complet et non à l'évaluation des performances de chaque bloc RF élémentaire.

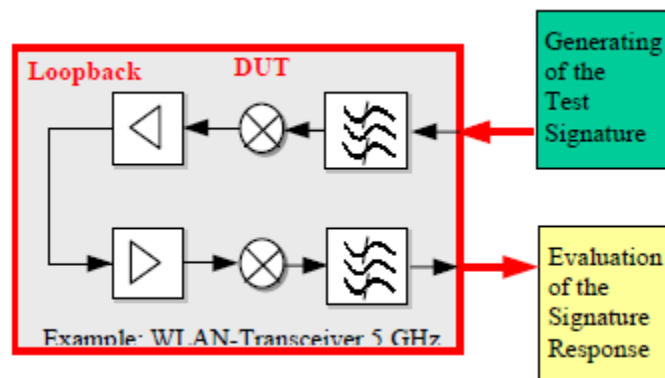
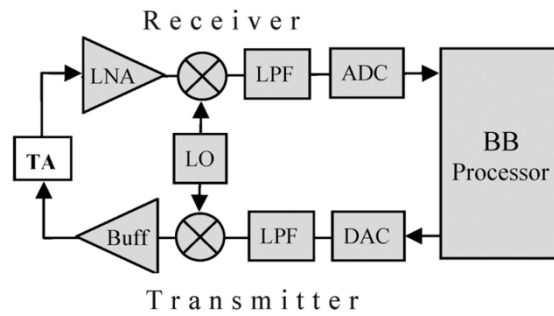


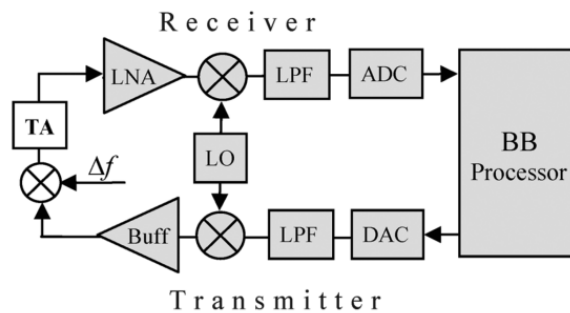
Figure 1.9 : Principe du « loopback » pour le test d'un émetteur-récepteur [28]

Les principaux avantages de cette approche sont d'une part, des contraintes relâchées sur l'équipement de test nécessaire puisque l'application et l'analyse des signaux de test sont réalisées non pas dans la bande de fréquence RF mais dans la bande de fréquence de base et d'autre part, un temps de test réduit puisque le système est testé en une seule fois dans son ensemble. A noter que l'utilisation conjointe de la technique de rebouclage et l'échantillonnage statistique présenté dans le paragraphe précédent a été envisagée avec pour réduire encore le temps de test [29].

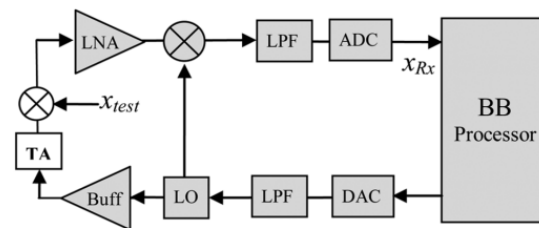
Cette approche souffre néanmoins d'une couverture de test limitée [30] et nécessite une conception soignée des éléments insérés dans le système pour réaliser le rebouclage [31,32]. Des adaptations de la technique de rebouclage ont par ailleurs été proposées pour permettre le test de systèmes dont la chaîne d'émission et la chaîne de réception ne fonctionnent pas à la même fréquence, ou de systèmes utilisant une modulation directe de l'oscillateur local, comme illustré sur la figure 1.10 [33].



(a) Direct loopback setup for IC transceiver



(b) Loopback setup using offset mixer



(c) Offset loopback setup for direct RF modulation

Figure 1.10 : Exemple d'adaptations de la technique de rebouclage [33]

1.3.3 Techniques de test indirect par apprentissage

Une approche intéressante pour réduire le temps de test des circuits analogiques est apparue à la fin des années 1990 et consiste à mettre en œuvre des techniques de test indirect [34,35]. En effet l'approche de test classique des circuits analogiques repose sur la mesure des différentes spécifications du circuit. Chaque spécification nécessitant une configuration de test adaptée, les mesures sont réalisées séquentiellement résultant en un temps de test global extrêmement long. Une alternative à cette approche consiste à ne pas mesurer directement les spécifications, mais à mesurer des paramètres indirects et prédire les spécifications à partir de ces paramètres indirects.

En particulier, l'idée consiste à appliquer au circuit un stimulus de test soigneusement optimisé et à échantillonner la réponse transitoire du circuit, comme illustré sur la figure 1.11. Ces échantillons constituent les mesures indirectes à partir desquelles les spécifications seront prédites en utilisant un modèle de régression non-linéaire. Le principal avantage de cette approche est que l'ensemble des spécifications est prédit à partir d'une seule acquisition dans le domaine temporel, résultant donc en une réduction très importante du temps de test par rapport à l'approche classique.

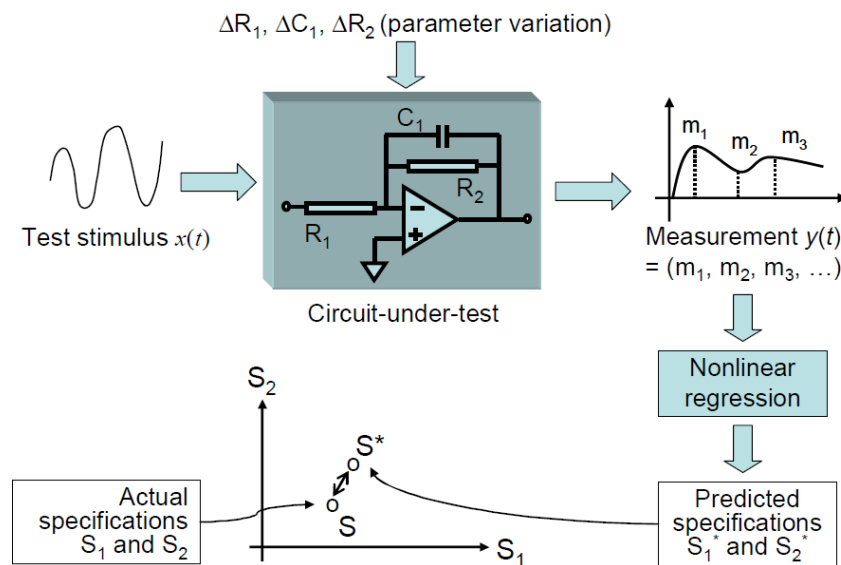


Figure 1.11 : Principe du test indirect pour circuits analogiques [34]

La difficulté de cette approche réside dans l'établissement du modèle permettant de prédire les spécifications à partir des mesures indirectes. En effet, les relations entre ces deux ensembles de paramètres sont généralement complexes et ne se prêtent pas à une formulation analytique. La solution consiste à introduire dans la stratégie une phase d'apprentissage pendant laquelle à la fois les mesures classiques de spécifications et les mesures indirectes sont réalisées ; ces données sont alors utilisées pour construire un modèle statistique de régression, en utilisant par exemple l'algorithme MARS (« Multi Adaptive Regression Splines ») ou des réseaux de neurones. Une fois le modèle construit, seules les mesures indirectes sont réalisées et la classification « bon/mauvais » des circuits s'effectue uniquement sur la base des spécifications prédites par le modèle. On est alors dans la phase test de production. L'ensemble de cette stratégie est illustrée sur la figure 1.12.

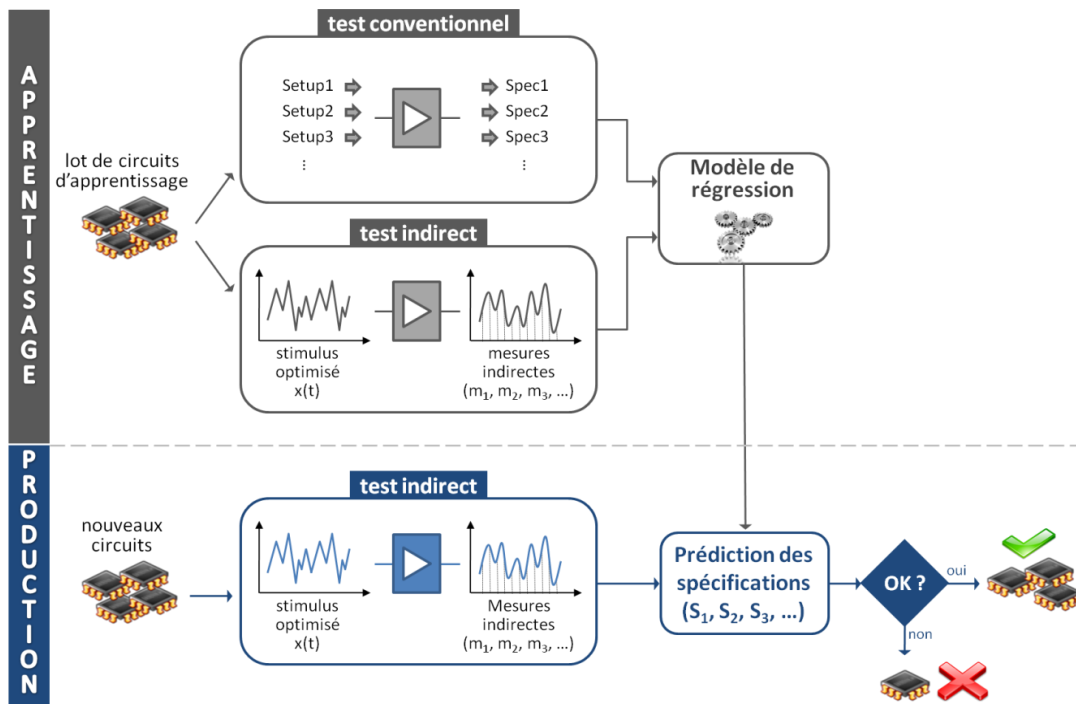


Figure 1.12 : Mise en œuvre de la stratégie de test indirect par apprentissage

La technique de test indirect basée sur un échantillonnage de la réponse transitoire du circuit n'est bien évidemment pas directement applicable pour les circuits RF compte tenu de la gamme de fréquence des signaux. Le principe général de prédiction des spécifications à partir de mesures indirectes reste toutefois applicable et de nombreux travaux ont été réalisés en ce sens. La plupart des solutions proposées [36-42] s'appuie sur l'insertion de détecteurs au sein du circuit qui transforment les signaux RF en des signatures DC ou basse fréquence, comme illustré sur la figure 1.13. C'est à partir de ces signatures qu'est alors construit le modèle de régression permettant de prédire les spécifications des différents blocs RF élémentaires.

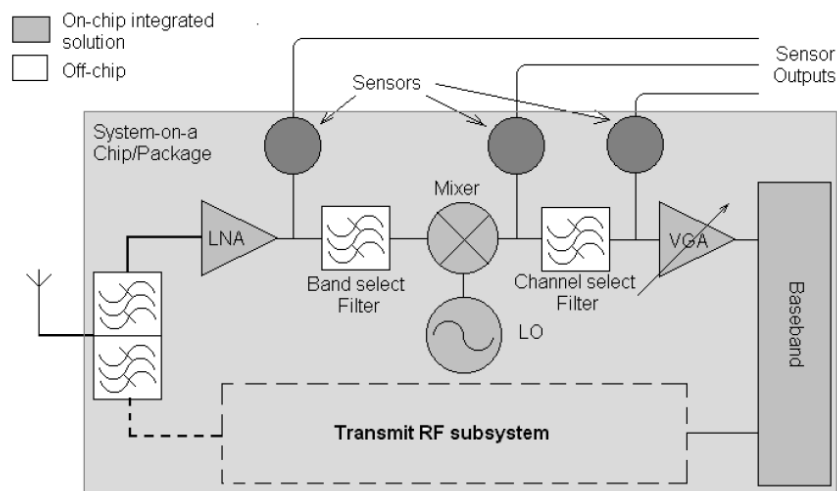


Figure 1.13 : Insertion de détecteur dans un circuit RF pour la mise en œuvre d'une technique de test indirect [42]

La technique de test indirect par apprentissage a aussi été envisagée avec une approche plus système pour prédire les spécifications d'une chaîne complète de réception ou d'émission. Dans les deux cas, un stimulus unique « multi-tone » est appliqué au circuit et le spectre du signal de sortie est utilisé pour construire le modèle de régression. Dans le cas de la chaîne de réception [43], cette technique permet de relâcher les contraintes sur la source RF utilisée et de prédire l'EVM (« Error Vector Magnitude ») du système avec un temps de test réduit. Dans le cas de la chaîne d'émission [44], la technique permet réduire considérablement le temps de test dans la mesure où l'ACPR (« Adjacent-Channel-Power Ratio ») et l'EVM du système sont déduits à partir d'une seule configuration de test.

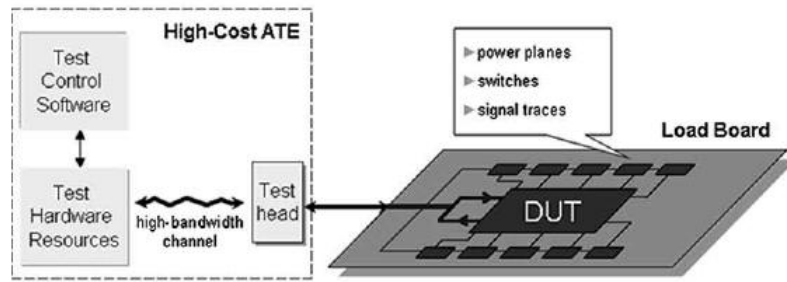
D'autres travaux se sont aussi intéressés à la réduction du temps de test grâce à l'utilisation de séquence binaires périodiques comme stimuli de test [45] ou la sélection d'un sous-ensemble de mesures indirectes pour prédire les spécifications [46]. On peut également mentionner des travaux portant sur des adaptations de la technique de test par apprentissage, où des éléments de surveillance sont introduits dans le flot de test afin de rediriger les circuits pour lesquels la confiance en la qualité de la prédiction est faible vers une procédure de test conventionnelle [47,48].

1.3.4 Equipement de test

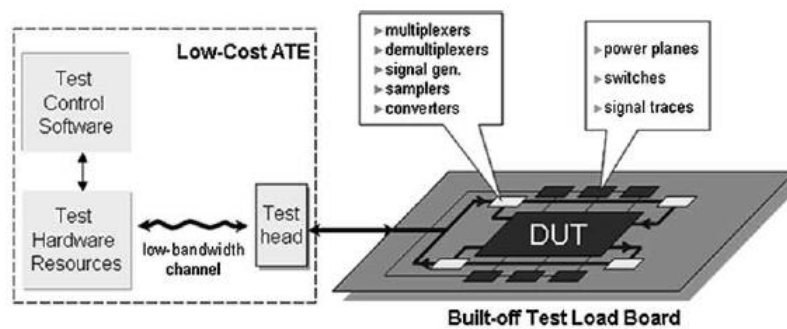
De façon générale, les approches précédentes s'appuient sur l'insertion de structures de test au sein du circuit et/ou sur l'optimisation des stimuli de test et des techniques d'analyse de signature afin de relâcher les contraintes sur l'équipement de test et réduire le temps de test. Une approche différente consiste à s'intéresser directement aux ressources matérielles nécessaires à l'application du test et à travailler sur l'optimisation du coût de ces ressources. En effet classiquement pour un test de production, l'application des stimuli de test et l'analyse des réponses est réalisé par d'un testeur industriel équipé de ressources RF. Dans la mesure où ces ressources sont destinées au test d'une grande variété de circuits RF, elles doivent présenter d'excellentes performances sur une large gamme de fréquence et d'amplitude et sont donc extrêmement onéreuses.

Dans ce contexte, une stratégie possible pour diminuer les coûts liés à l'équipement de test consiste à déporter une partie des ressources, non pas au sein même du circuit à tester, mais sur la carte d'interface entre le testeur et le circuit sous test. En effet dans le cas des circuits analogiques et RF, la conception de cette carte d'interface est généralement spécifique à chaque circuit, notamment afin de gérer les contraintes d'adaptation du signal qui sont bien plus critiques que dans le domaine numérique. L'idée consiste donc à insérer sur cette carte non seulement des éléments d'adaptation, mais aussi des éléments servant à la génération et l'analyse de signaux RF afin de n'utiliser qu'un testeur industriel plus faible coût. Cette stratégie, illustrée sur la figure 1.14, est connue sous le

nom de « Built-Out Test » (BOT) ou « Built-Out Self-Test » (BOST) par opposition à la stratégie de « Built-In Self-Test » (BIT).



(a) Conventional strategy in ATE environment



(b) General BOT strategy

Figure 1.14 : Principe de la stratégie « Built-Out Test » [49]

Cette stratégie a été appliquée dans [50] en utilisant les concepts de modulation/démodulation pour transformer un stimulus de test généré en bande de base par le testeur faible coût en stimulus RF et pour transformer la réponse RF du circuit en une signature en bande de base facilement analysable par un testeur faible coût (cf. figure 1.15). Cette solution est particulièrement adaptée aux techniques de test indirect par apprentissage qui reposent souvent sur l'utilisation d'un stimulus de test optimisé.

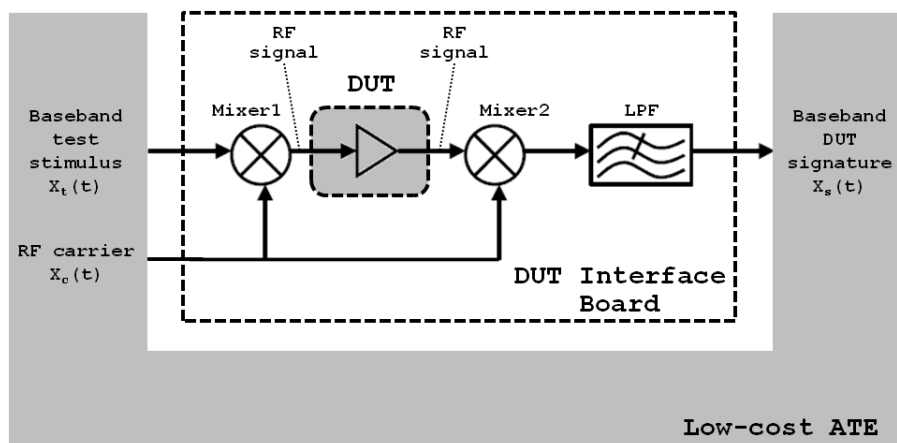
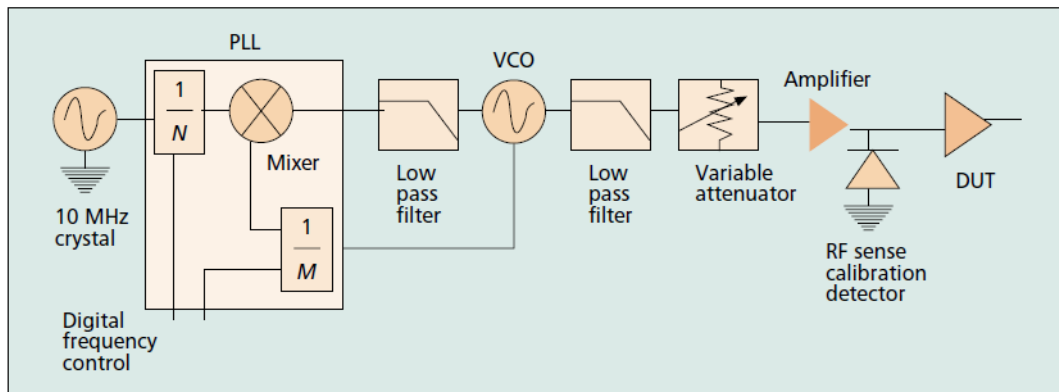
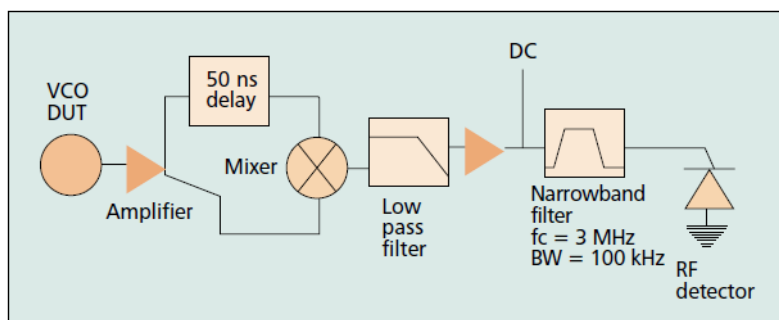


Figure 1.15 : Implantation de BOT pour mise en œuvre d'un test indirect [50]

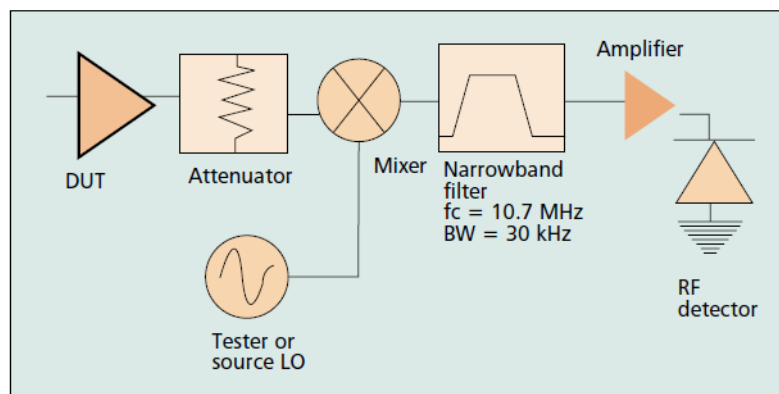
D'autres travaux reposent sur la même stratégie, en utilisant une approche plus traditionnelle de test [51,52]. Comme illustré sur la figure 1.16, une source RF classique est ainsi incorporée sur la carte d'interface, associée à des circuiteries de détection transformant la réponse RF du circuit sous test en une signature DC, par exemple pour la mesure de bruit ou de linéarité.



(a) On-board RF source circuitry



(b) On-board phase noise measurement circuitry



(c) On-board ACPR and IP3 measurement circuitry

Figure 1.16 : Exemples de circuiterie implantée sur la carte d'interface testeur-DUT dans une stratégie « BOT » [51]

Finalement, en poussant plus loin le concept de « Built-Out Test », l'ensemble des ressources nécessaires au test peuvent être insérées sur une carte ; seules les sources d'alimentation restent externes et un simple ordinateur est utilisé pour le contrôle des ressources, comme illustré sur la figure 1.17. On parle alors de « testeur sur carte ». Un exemple de testeur sur carte équipé de possibilités multi-site est présenté dans [5].

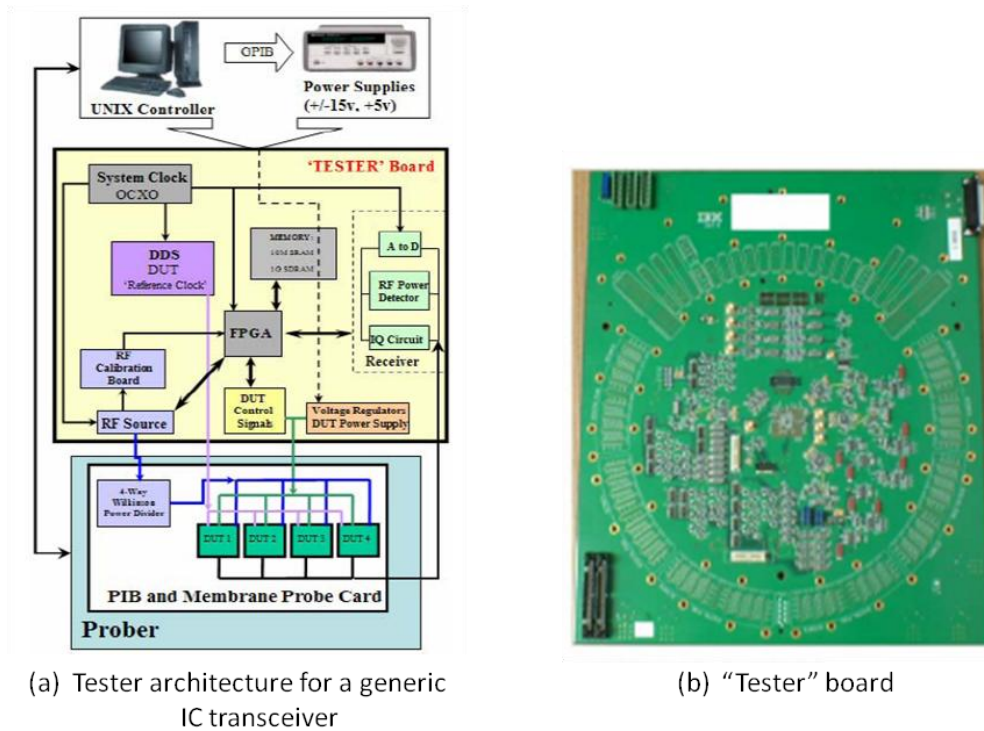


Figure 1.17 : Testeur sur carte équipé de possibilités multi-site [5]

1.4 Contexte et objectif de l'étude

Afin de réduire le coût du test des circuits RF, la stratégie que nous avons choisi d'étudier concerne l'utilisation d'un équipement de test numérique pour l'analyse de signaux RF. A noter qu'il s'agit d'une stratégie novatrice puisque nous n'avons trouvé qu'un seul article dans la littérature proposant d'utiliser un équipement de test numérique pour l'analyse de signaux analogiques [53], mais limité à l'analyse de signaux triangulaires. Notre objectif est d'étendre ce type de solutions à l'analyse d'autres signaux, et notamment des signaux RF.

L'idée de base est de réaliser la capture d'un signal RF directement avec un canal numérique standard et d'analyser, par des algorithmes de traitement du signal dédiés, les propriétés de la séquence binaire résultante pour en déduire les caractéristiques du signal RF. Par rapport aux 3 axes mentionnés au paragraphe 1.2.1, à savoir (i) réduire le temps de test par circuit, (ii) appliquer le test de production sur des testeurs faible coût et (iii) augmenter le nombre de circuits testés en parallèle,

cette stratégie vise clairement les deux derniers axes. En effet, d'une part le coût d'un canal de test numérique est extrêmement faible par rapport au coût d'un canal de test RF (typiquement un facteur 1/50), et d'autre part les canaux de test numériques sont habituellement disponibles en grand nombre sur un équipement standard offrant ainsi la possibilité de test multi-site.

A noter que les solutions proposées dans la littérature pour réduire les coûts de l'équipement de test nécessaire consistent à reporter tout ou partie des ressources de test nécessaire soit au sein même du circuit (approche BIST), soit sur la carte d'interface entre le circuit et le testeur (approche BOST). Notre approche diffère dans le sens où nous n'envisageons pas d'implanter des ressources matérielles ni au sein du circuit, ni sur la carte d'interface entre le circuit et le testeur, mais simplement de réaliser un post-traitement des données capturées par le testeur avec des algorithmes dédiés.

Dans ce contexte, un des éléments-clé de notre stratégie est la capture du signal par un canal numérique standard. Comme illustré sur la figure 1.18, le rôle d'un canal numérique est de convertir le signal électrique émis par le circuit en une séquence de données binaires stockées dans la mémoire testeur. Pour cela, l'amplitude du signal est comparée à un seuil de tension de référence et le résultat binaire de cette comparaison est stocké au rythme de l'horloge testeur. La séquence de données binaires correspond ainsi à une représentation du signal analogique après un échantillonnage 1-bit. La question à résoudre est alors : « est-t-il possible de reconstruire les caractéristiques du signal analogique original à partir des informations contenues dans cette séquence de données binaires ? ».

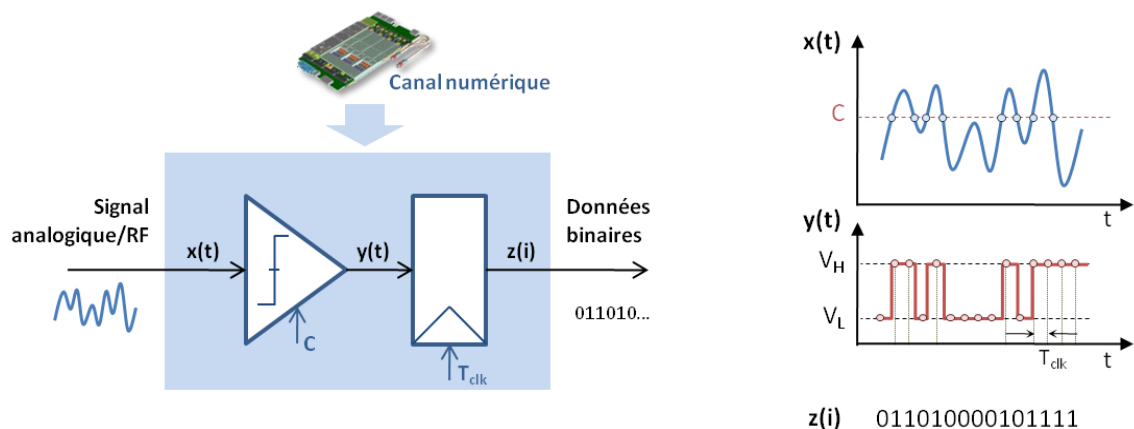


Figure 1.18 : Conversion d'un signal RF en une séquence de données binaires réalisée par un canal de test numérique standard

On trouve dans la littérature un certain nombre de travaux pouvant apporter des éléments de réponse, notamment vis-à-vis de l'utilisation du concept de « level-crossing ». C'est un concept qui

est utilisé de longue date dans le traitement du signal [54] pour des applications comme le traitement d'images [55], le traitement de la parole [56] ...

Concernant plus particulièrement les applications microélectroniques, ce concept est à l'origine d'architectures numériques de démodulateurs FM. Ainsi dès 1992, une architecture basée sur détecteur de « zero-crossing » associée avec un bloc de traitement du signal numérique (DSP pour « Digital signal Processing ») a été proposée [57]. Comme illustré sur la figure 1.19, il s'agit de stocker en mémoire les données numériques résultant de l'opération de « zero-crossing » sur le signal FM échantillonné et d'appliquer un filtrage passe-bas dans le domaine fréquentiel sur ces données ; le message est alors reconstruit en calculant la transformée de Fourier inverse du spectre filtré. Cette technique a été étudiée dans [58] pour la démodulation de signaux FM multi-tones.

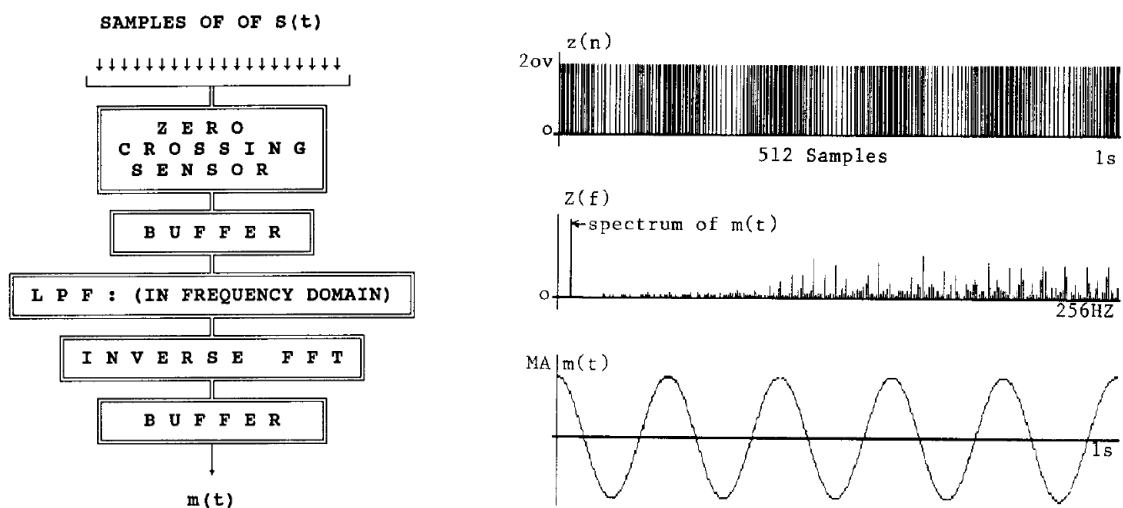


Figure 1.19 : Démoduleur FM basé sur un filtrage dans le domaine fréquentiel de la séquence numérique résultant d'une opération de « zero-crossing » [57]

Dans [59], le principe de filtrage de la séquence de données numériques résultant d'une opération de « zero-crossing » sur un signal FM est aussi utilisé, mais le filtrage est cette fois réalisé dans le domaine temporel comme illustré sur la figure 1.20.

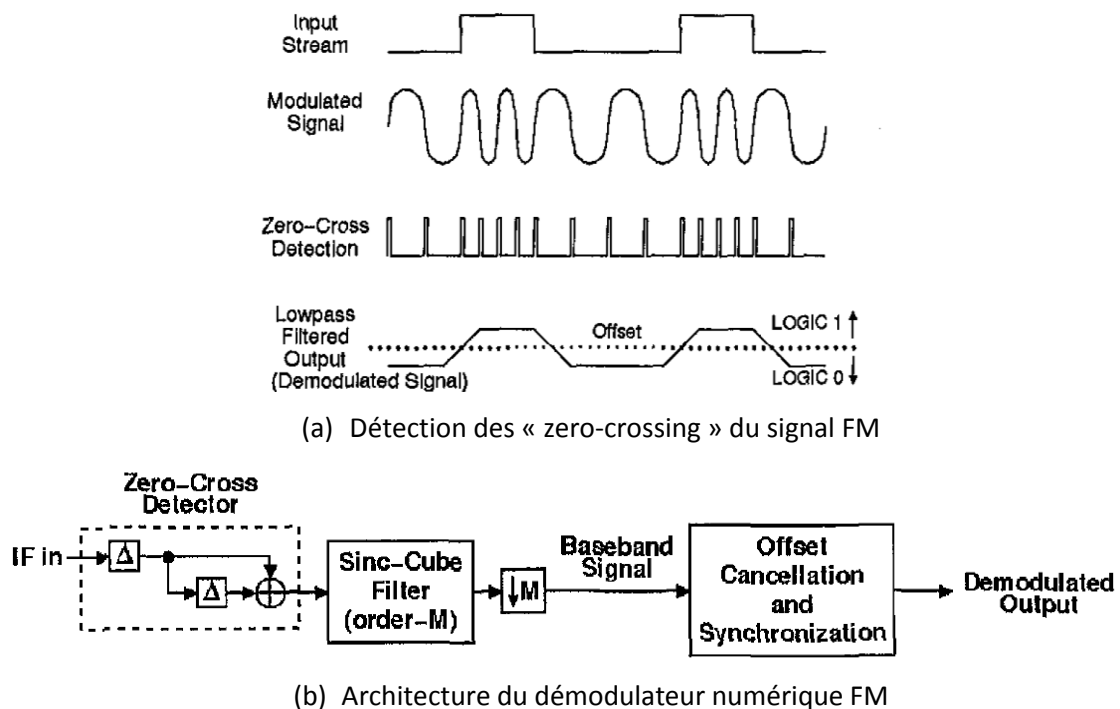


Figure 1.20 : Démodulateur FM basé sur un filtrage dans le domaine temporel de la séquence numérique résultant d'une opération de « zero-crossing » [59]

Une architecture différente de démodulateur numérique FM est introduite dans [60]. Comme illustré sur la figure 1.21, la démodulation est cette fois réalisée en bande de base et consiste à compter le nombre d'évènements de « zero-crossing » des signaux en quadrature de phase $i(t)$ et $q(t)$ pour chaque symbole transmis afin d'estimer l'angle de rotation de phase. Cette architecture a largement été étudiée pour différents types de modulations FM telles que des modulations MSK [61], CPFSK [62,63], GMSK [64,65], GFSK [66,67], et diverses améliorations ont été apportées telles qu'une technique de compensation d'offset [68] ou une technique de synchronisation des symboles [69].

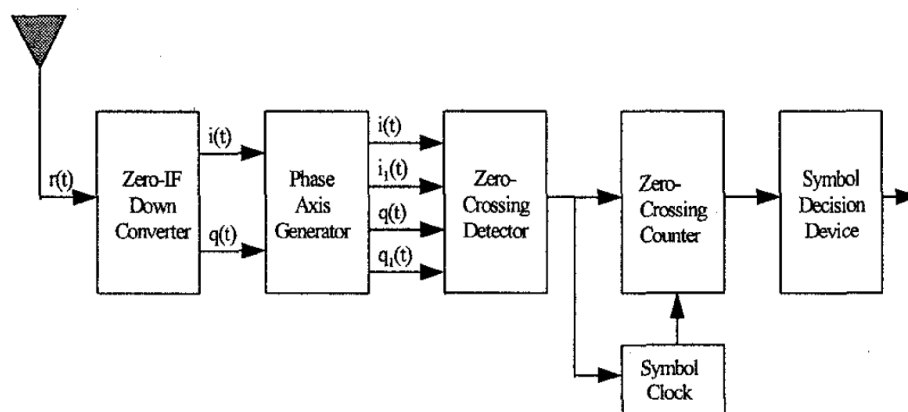


Figure 1.21 : Démodulateur FM en bande de base basé sur l'analyse des « zero-crossing » des signaux en quadrature de phase $i(t)$ et $q(t)$ [64]

Ces travaux montrent qu'il est possible de construire des démodulateurs basés sur le concept de « zero-crossing ». Les solutions proposées ne sont cependant applicables que pour des modulations FM ou PM, et seulement en bande de base ou fréquence intermédiaire.

Par ailleurs, le concept de « level-crossing » est aussi à l'origine d'une classe particulière de convertisseurs analogique-numérique (CAN), les convertisseurs asynchrones [70-72]. Comme illustré sur la figure 1.22, l'idée de cette classe de convertisseurs est de réaliser non pas un échantillonnage dans le domaine temporel suivi d'une quantification du niveau de tension, mais un échantillonnage dans le domaine des tensions suivi d'une quantification de l'intervalle de temps entre deux instants de franchissement successifs. Ce schéma d'échantillonnage connu sous le nom de « level-crossing sampling » résulte en une répartition non uniforme des échantillons dans le domaine temporel. Des techniques d'interpolation sont alors généralement utilisées pour obtenir des échantillons uniformément répartis sur lesquels des solutions classiques de traitement du signal peuvent être appliquées.

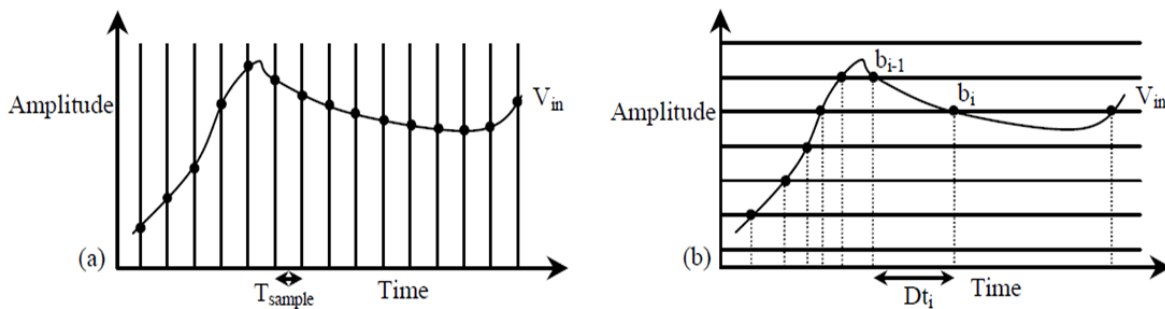


Figure 1.22 : Echantillonnage dans le domaine temporel (a) vs. échantillonnage dans le domaine des tensions (b) [71]

Il est intéressant de souligner que pour ces convertisseurs asynchrones, l'information à convertir n'est pas traitée directement dans le domaine des tensions mais est tout d'abord portée depuis le domaine des tensions vers le domaine temporel avant traitement. Basé sur ce principe d'encodage d'un signal analogique dans le domaine temporel, il existe d'ailleurs une variété d'architectures de convertisseurs analogique-numérique, qui se différencient selon le principe utilisé pour la transformation de l'information depuis le domaine des tensions vers le domaine temporel : convertisseur basé sur un intégrateur de rampe [73], convertisseur basé sur un modulateur de largeur d'impulsion (PWM) [74], convertisseur basé sur une ligne à retard contrôlée en tension [75], convertisseur basé sur un oscillateur contrôlé en tension (VCO) [76].

Ces convertisseurs utilisant un encodage de l'information dans le domaine temporel connaissent un intérêt croissant dans le contexte actuel où l'évolution des technologies permet de fabriquer des circuits opérant à des fréquences toujours plus élevées avec des tensions d'alimentation plus faibles.

Ainsi d'après Robert Staszewski de Texas Instruments, « dans les technologies 90nm et au-delà, la résolution temporelle sur les transitions d'un signal digital devient supérieure à la résolution en tension d'un signal analogique » [77]. Une perspective intéressante consiste donc à exploiter cette tendance pour la conception et le test de circuits analogiques et mixtes.

L'ensemble de ces travaux permet d'envisager avec confiance la stratégie que nous proposons, à savoir l'utilisation d'un équipement de test numérique pour l'analyse de signaux RF. En effet, l'opération de base réalisée par un canal de test numérique est une opération de « level-crossing », opération qui réalise l'encodage d'un signal analogique dans le domaine temporel. Il semble donc pertinent d'utiliser, pour le test de circuits intégrés, les instants de franchissement du signal avec un ou plusieurs seuils de référence. Cette idée fait l'objet d'un brevet déposé par la société Verigy, notre partenaire industriel [78]. En s'appuyant sur cette idée, nous nous proposons dans cette thèse de développer des algorithmes de traitement de données permettant de retrouver les caractéristiques de signaux analogiques et RF à partir des séquences de données binaires stockées dans la mémoire testeur. En particulier, il nous semble intéressant de s'appuyer sur une analyse fine des informations temporelles contenues dans ces séquences, et notamment l'intervalle de temps entre des instants de franchissement successifs comme cela est fait pour les convertisseurs analogique-numérique asynchrones, plutôt que sur des opérations de filtrage des données binaires comme cela est fait pour les démodulateurs FM. Ces algorithmes seront alors associés à un testeur numérique standard pour permettre la démodulation de signaux RF. L'objectif est de disposer de solutions pour différents types de modulation, qu'il s'agisse de modulations en fréquence ou phase, de modulations en amplitude, ou encore de schémas de modulation complexes combinant différents types. Ces solutions doivent en outre être applicables dans la bande de fréquence RF et pas seulement en bande intermédiaire ou bande de base.

1.5 Conclusion

Dans ce chapitre, un état de l'art des solutions de test proposées dans la littérature pour les circuits radiofréquences a été réalisé, en se focalisant plus précisément sur la problématique du test de production pour ce type de circuits. Nous avons vu que la plupart des solutions reposent sur l'insertion d'éléments de test au sein du circuit, qu'il s'agisse d'éléments de génération de signaux ou d'analyse de réponses dans le contexte d'une solution BIST classique, d'éléments de reconfiguration pour les techniques de rebouclage, ou encore de détecteurs transformant les signaux RF en signatures DC ou basse fréquence pour les techniques de test indirect par apprentissage. Il n'est toutefois pas toujours possible d'insérer des éléments supplémentaires au sein du circuit. Dans ce

cas, l'insertion de ressources de test sur la carte d'interface entre le circuit et le testeur est une option envisageable, mais qui pose de problème de la calibration et la maintenance de ces cartes.

A partir de cet état de l'art, nous avons dégagé une voie originale qui consiste à réaliser la capture d'un signal RF avec un équipement de test numérique standard et à effectuer un post-traitement des données pour reconstruire les caractéristiques du signal RF. Cette approche ne nécessite donc pas l'insertion d'éléments de test, que ce soit dans le circuit ou sur la carte d'interface circuit-testeur.

Cette approche s'appuie sur le constat que l'opération de base réalisée par un canal de test numérique est une opération de « level-crossing », qui est un concept largement utilisé dans différents domaines pour la reconstruction de signaux. Ce concept a été ainsi utilisé pour la conception de circuits microélectroniques, notamment des démodulateurs FM ou des convertisseurs analogique-numérique. On trouve par contre très peu de travaux portant sur le test de circuits microélectroniques utilisant ce concept : une structure BIST pour circuits analogiques est proposée dans [79] qui s'appuie sur la génération d'une signature de test résultant d'opérations de « level-crossing » sur une courbe de Lissajous, et comme mentionné précédemment, l'utilisation de canaux de test digitaux pour l'analyse de signaux analogiques est envisagée dans [53] mais limitée à l'analyse de signaux triangulaires. Notre objectif est d'étendre l'utilisation du concept de « level-crossing » dans un contexte de test, en particulier pour permettre l'analyse de signaux modulés dans la bande de fréquence RF.

Par ailleurs un deuxième constat est qu'avec l'évolution des technologies, on observe une dégradation de la résolution en tension des signaux alors leur résolution temporelle s'améliore. Nous avons vu que cette tendance est exploitée depuis quelques années dans le domaine de la conception de circuits analogiques et mixtes, avec de plus en plus de circuits basés sur un encodage de l'information dans le domaine temporel avant traitement. Nous entendons nous aussi exploiter cette tendance, en basant nos algorithmes de traitement de données sur l'analyse des données temporelles contenues dans la séquence binaire capturée par le testeur. Cette nouvelle stratégie de test qui consiste à s'appuyer sur des mesures temporelles plutôt que des mesures en tension a d'ailleurs été mise en avant très récemment pour les circuits analogiques et mixtes, dans un article de la société Mentor Graphics, présenté par S. Sunter à la conférence « IEEE European Test Symposium 2011 » [80].

Chapitre 2 : Reconstruction à base de Time-Stamps

2.1 Introduction

Ce chapitre introduit les principes de base utilisés pour la reconstruction d'un signal analogique à partir d'informations temporelles. Nous avons vu dans le chapitre précédent que notre approche repose sur l'utilisation des ressources numériques disponibles sur un équipement de test standard pour convertir l'information (fréquence, phase et/ou amplitude) portée par un signal analogique en une information temporelle. Un premier objectif est alors de développer des algorithmes de traitement de données pour retrouver les caractéristiques du signal analogique à partir du vecteur numérique capturé par le testeur.

Ce chapitre introduit dans un premier temps les concepts de bases permettant le calcul d'amplitude, de fréquence et phase d'un signal analogique à partir de la connaissance des instants (que nous appellerons Time-Stamps) de franchissement d'un seuil de tension prédéterminé (Level-Crossing). Disposant de ces outils mathématiques, des techniques d'acquisition des Time-Stamps seront alors proposées avec une attention particulière concernant le filtrage du bruit. Les performances des algorithmes de reconstruction en fonction de différents paramètres tels que la fréquence d'échantillonnage, le seuil de comparaison et le niveau de bruit seront alors évaluées. Finalement, ce chapitre se termine par une brève description de l'environnement pratique utilisé pour toutes les validations expérimentales présentées dans les chapitres suivants.

2.2 Principes élémentaires de démodulation

Considérons un signal sinusoïdal modulé en amplitude et/ou en fréquence (ou phase) comme présenté dans la figure 2.1. Supposons que l'on dispose des instants précis (Time-Stamps, notés TS) auxquels ce signal franchit un seuil de tension arbitrairement fixé à C en distinguant le mouvement « montant » (TS_R) du mouvement « descendant » (TS_F). Dans le cas général, l'opération de démodulation que l'on cherche à accomplir consiste à déterminer pour chaque période de porteuse : (i) l'amplitude de la porteuse (A_i), (ii) sa fréquence (f_i) et (iii) sa phase (φ_i).

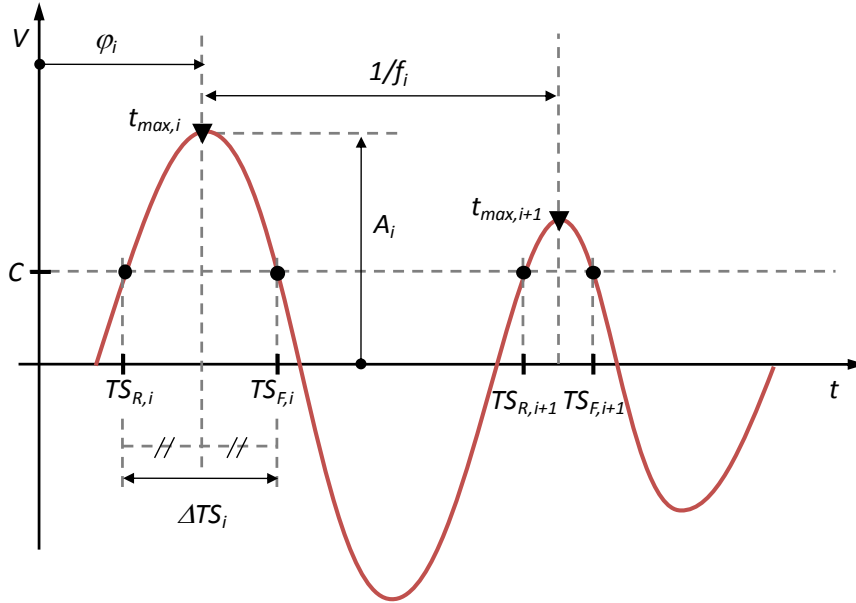


Figure 2.1. Principe de reconstruction des caractéristiques d'un signal analogique.

Dans un contexte de modulation de fréquence ou de phase seulement, l'amplitude étant constante, la fréquence peut se déduire simplement à partir de deux évènements TS_R (ou TS_F) consécutifs, quelle que soit la valeur du seuil de comparaison C :

$$f_i = \frac{1}{TS_{R,i+1} - TS_{R,i}} = \frac{1}{\Delta TS_{R,i}} \quad \text{ou} \quad f_i = \frac{1}{TS_{F,i+1} - TS_{F,i}} = \frac{1}{\Delta TS_{F,i}} \quad 2.1$$

Dans le cas où l'amplitude varie, il est nécessaire de procéder différemment. L'approche la plus directe consiste à configurer le seuil de comparaison à $C=0$. L'équation précédente permet alors de calculer la fréquence du signal à chaque période. Le délai entre deux évènements TS_R et TS_F consécutifs, correspondant à une demi-période du signal, peut aussi être utilisé :

$$f_i = \frac{1}{2(TS_{F,i} - TS_{R,i})} = \frac{1}{2\Delta TS_i} \quad 2.2$$

Une autre solution consiste à calculer la fréquence du signal à partir de deux instants consécutifs de passage par un maximum :

$$f_i = \frac{1}{t_{max,i+1} - t_{max,i}} = \frac{1}{\Delta t_{max,i}} \quad 2.3$$

avec :

$$t_{max,i} = \frac{TS_{R,i} + TS_{F,i}}{2} \quad 2.4$$

Dans ce cas, le calcul de fréquence fait intervenir 4 évènements ($TS_{R,i}$, $TS_{F,i}$, $TS_{R,i+1}$ et $TS_{F,i+1}$) mais est indépendant de la valeur du seuil de comparaison C .

Dans le cadre d'une modulation de phase sur une porteuse de fréquence f , la phase peut également se déduire de la connaissance des t_{max} :

$$\varphi_i = 2\pi f \left(t_{max,i} - \frac{(i-1)}{f} \right) - \frac{\pi}{2} \quad 2.5$$

Finalement, l'amplitude A_i peut être simplement retrouvée à l'aide d'un seul TS_i (montant ou descendant) :

$$A_i = \frac{C}{\sin(2\pi f \cdot TS_i + \varphi)} \quad 2.6$$

Dans ce cas, le calcul d'amplitude nécessite la connaissance de la fréquence du signal, ainsi que celle de la phase à l'origine φ . Le cercle trigonométrique représenté figure 2.2 montre que l'angle qui sépare deux franchissements consécutifs du seuil C a pour valeur $\alpha = \omega \Delta TS$. On peut alors écrire :

$$C = A \cos\left(\frac{\alpha}{2}\right) \quad 2.7$$

soit :

$$A_i = \frac{C}{\cos\left(\omega \frac{\Delta TS_i}{2}\right)} = \frac{C}{\cos(\pi f \Delta TS_i)} \quad 2.8$$

et ainsi éliminer la phase φ du calcul d'amplitude.

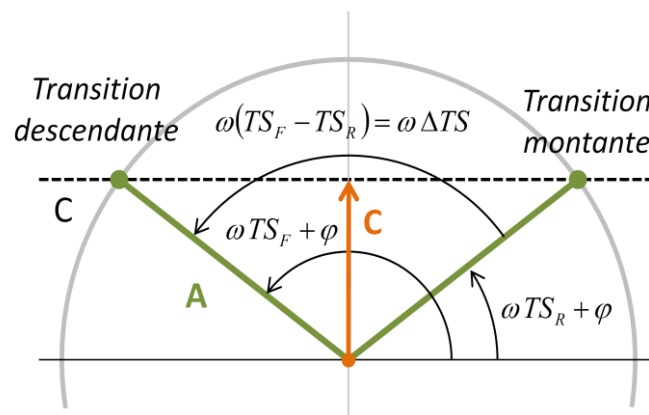


Figure 2.2. Principe de calcul de l'amplitude en éliminant la valeur de φ .

Dans le cadre du test d'un circuit intégré, et en fonction du type de modulation en jeu, il est probable que certaines caractéristiques du signal puissent être supposées connues. On pourra par exemple considérer que la fréquence du signal est connue dans le contexte d'une pure modulation d'amplitude (AM). Observons finalement qu'il est possible d'utiliser un seuil de comparaison nul ($C=0$) pour les calculs de fréquence et de phase, mais que le calcul d'amplitude requiert un seuil différent de zéro. L'influence du niveau de comparaison sur la qualité de la démodulation sera explorée plus loin.

Les expressions (2.1) à (2.8) montrent qu'il théoriquement est possible de retrouver toutes les informations utiles concernant le message transmis par le signal porteur à partir de la connaissance des Time-Stamp. La collecte de ces instants de franchissement de seuil est donc un élément crucial de l'approche que nous allons détailler dans les sections suivantes.

2.3 Capture du signal

Notre approche repose sur l'utilisation de ressources disponibles dans un testeur numérique pour la capture du signal et la détermination des instants de franchissement de seuil. La figure 2.3 représente l'architecture matérielle d'un canal digital tel qu'on le trouve sur un testeur industriel standard de circuits intégrés.

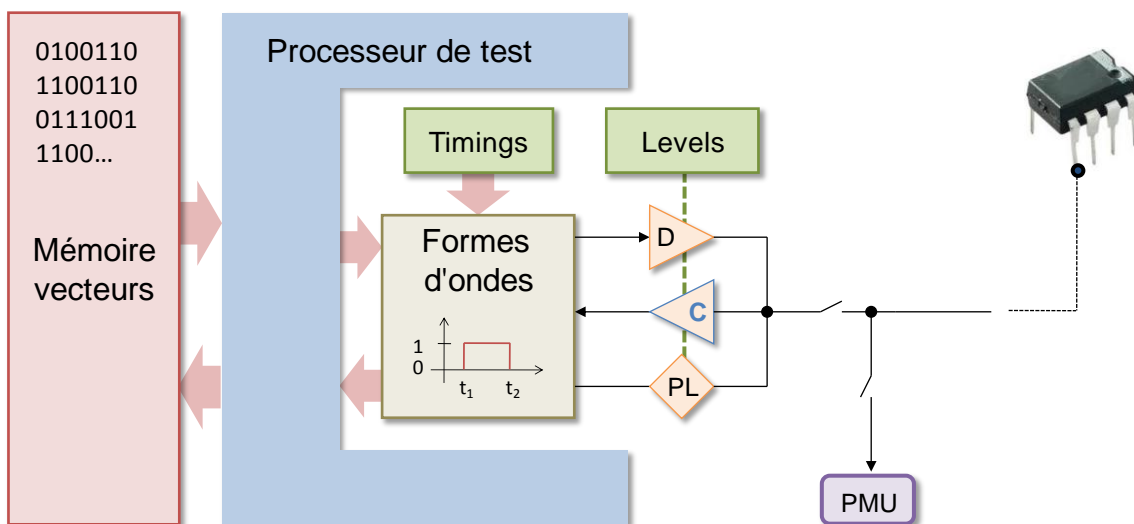


Figure 2.2.3. Schéma de principe des ressources d'une voie digitale.

Classiquement une voie digitale comprend un espace mémoire, un processeur de test et des ressources dédiées à la conversion entre les données numériques stockées dans la mémoire vecteurs et les signaux électriques émis vers le circuit (via le Driver D) ou reçus depuis le circuit (via le comparateur C). Ces ressources permettent de paramétrer le canal en termes de niveaux de tension et de timing, à la fois en émission et réception de données. On trouve généralement aussi une charge

programmable (Parametric Load, *PL*) pouvant être utilisée pour charger en courant les sorties du circuit et une unité de mesure paramétrique (Parametric Measurement Unit, *PMU*) qui est un instrument principalement destiné à la caractérisation des paramètres DC du circuit.

La figure 2.4 détaille la structure du comparateur et de la charge programmable associée. Le comparateur prend deux paramètres représentant des tensions de seuil : V_{OH} , le seuil au dessus duquel un signal venant du DUT sera interprété comme un '1' logique, et V_{OL} , le seuil en dessous duquel le signal sera interprété comme un '0'. Un signal entre V_{OL} et V_{OH} sera considéré comme 'intermédiaire'. Dans notre cas, nous avons choisi de fixer $V_{OL}=V_{OH}=C$ afin de focaliser l'investigation sur la notion d'échantillonnage 1-bit dans un premier temps. L'utilisation de plusieurs seuils de comparaison pourrait être envisagée dans un deuxième temps comme un raffinement de la méthode, en s'appuyant sur les principes de reconstruction développés pour un échantillonnage 1-bit. Finalement, la charge programmable ne sera utilisée que pour fixer les tensions de clamp et la tension de terminaison V_T . Les courants de charge I_{OL} et I_{OH} sont laissés à zéro.

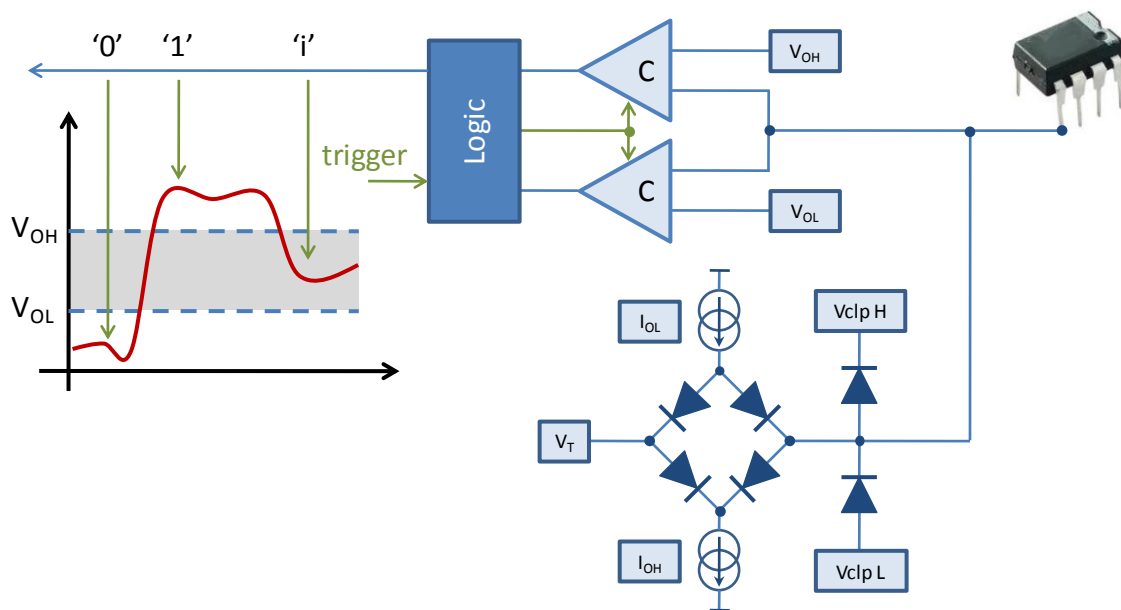


Figure 2.4. Schéma bloc de la chaîne d'acquisition d'une voie digitale.

La figure 2.5 représente la chaîne d'acquisition simplifiée, reposant sur l'utilisation d'un canal digital de testeur pour la capture et le stockage des données digitales. Les deux principaux paramètres pour l'acquisition sont (i) le seuil du comparateur, et (ii) la fréquence d'échantillonnage. Dans ce schéma, les données enregistrées représentent l'état binaire du signal d'entrée relativement au seuil de comparaison : '0' quand la tension est inférieure au seuil, '1' quand elle est supérieure. C'est à partir de ces données que nous proposons de déterminer les Time-Stamps et de développer des algorithmes de reconstruction.

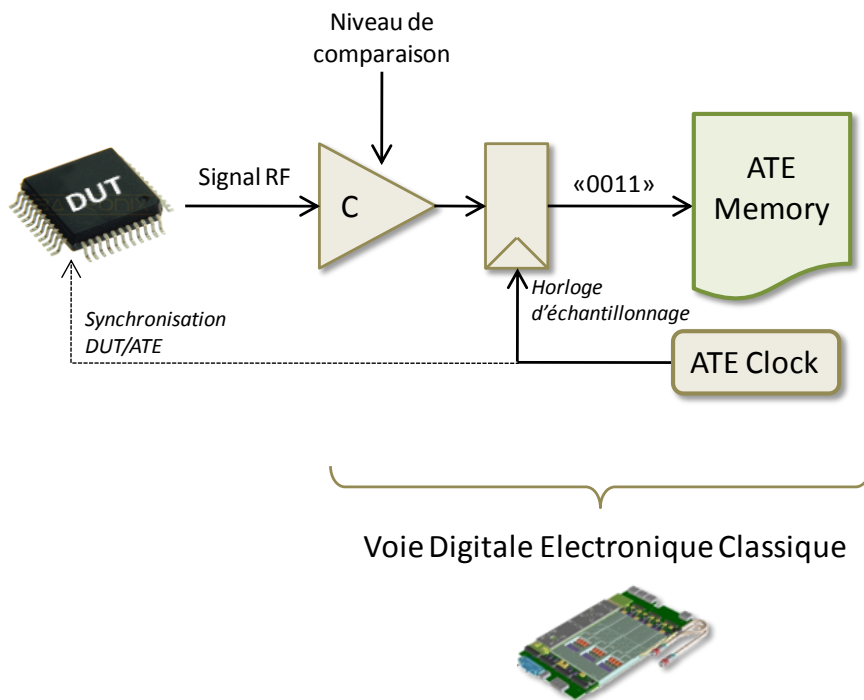


Figure 2.5. Capture du signal par une voie digitale.

Notons qu'il existe des instruments de test spécifiques, dédiés à l'analyse de timing des circuits digitaux, qui permettent de réaliser des mesures temporelles très précises sur des signaux électriques [81-84]. Ces instruments pourraient être utilisés pour la détermination des Time-Stamps. Ils ne sont toutefois pas disponibles aujourd'hui dans les ressources standards d'une voie digitale. Si leur développement dans les équipements de test se poursuit, leur utilisation pourrait être envisagée avec un bénéfice au niveau du temps d'acquisition. Les principes de démodulation et les résultats présentés dans ce manuscrit restent néanmoins valables quelle que soit la technique de détermination des Time-Stamps.

2.4 Détermination des Time-Stamps

Comme nous l'avons vu précédemment, le principe de reconstruction du signal analogique provenant du circuit à tester repose sur la connaissance des instants (*TS*) auxquels le signal franchit le seuil de comparaison *C* configuré sur la broche d'entrée de la carte digitale.

Dans le cas d'un signal idéal en entrée, la détermination des *TS* se révèle assez simple. Ces instants correspondent directement aux transitions entre les niveaux logiques "0" et "1" sur le vecteur résultant de la capture du signal. A titre d'illustration, la figure 2.6 présente le cas d'une sinusoïde parfaite appliquée sur une entrée digitale avec un seuil de comparaison configuré à 0. A chaque passage du signal analogique par 0, le vecteur résultant de la capture testeur présente une transition unique entre les niveaux logiques "0" et "1" ; un *TS* peut par conséquent être estimé au centre de

chacune de ces transitions (TS_R pour une transition montante, et TS_F pour une transition descendante) :

$$TS_R = \frac{t_{last \ /0\prime} + t_{first \ /1\prime}}{2} \quad \text{et} \quad TS_F = \frac{t_{last \ /1\prime} + t_{first \ /0\prime}}{2} \quad 2.9$$

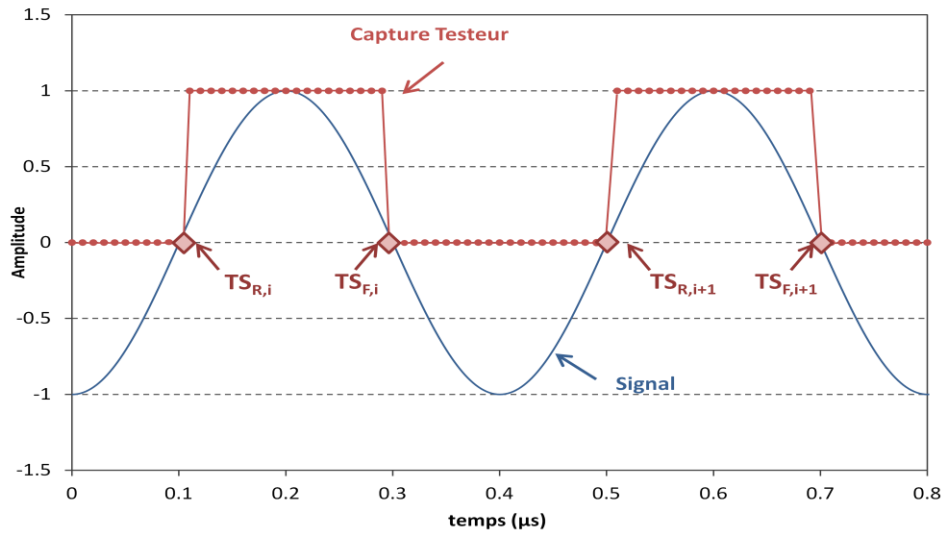


Figure 2.6. Détermination des Time-Stamped pour une sinusoïde idéale.

En pratique, les signaux sont inévitablement bruités. Dans ce cas, le vecteur résultant de la capture testeur peut présenter des transitions multiples au voisinage du passage par C du signal analogique, ainsi qu'illustré sur la figure 2.7. Dans ce cas, il est nécessaire de mettre en œuvre un algorithme afin de filtrer ces transitions multiples. Les sections suivantes décrivent brièvement 3 approches proposées pour réaliser ce filtrage avec une étude comparative de performances.

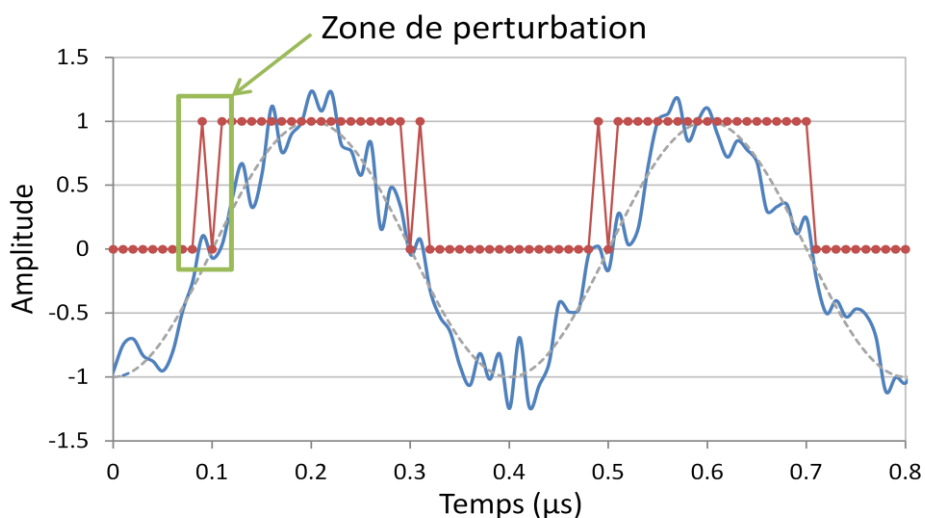


Figure 2.7. Cas d'un signal bruité.

2.4.1 Approches de filtrage du bruit

2.4.1.1 Algorithme A

La détermination des TS doit rester simple, de façon à ne pas entraîner de calculs lourds qui pourraient pénaliser le temps de test. Le premier algorithme proposé consiste à identifier la zone de perturbation correspondant à un franchissement de seuil, et de positionner le TS au centre de cette région. Dans ce cas, les TS sont donc calculés avec l'expression (2.9) vue précédemment, l'algorithme étant là pour assurer une identification correcte du dernier '0' et du premier '1' (dans le cas d'un TS_R) ou l'inverse (dans le cas d'un TS_F).

Cette approche est illustrée par simulation sur la figure 2.8 pour une sinusoïde bruitée d'amplitude 1V avec un seuil de comparaison à 0.7V. La zone de perturbation est identifiée entre le premier niveau logique "1" et le dernier niveau logique "0" apparaissant dans le vecteur capturé par le testeur. Sur cet exemple, on relève un écart assez important entre le TS estimé et celui associé au signal idéal.

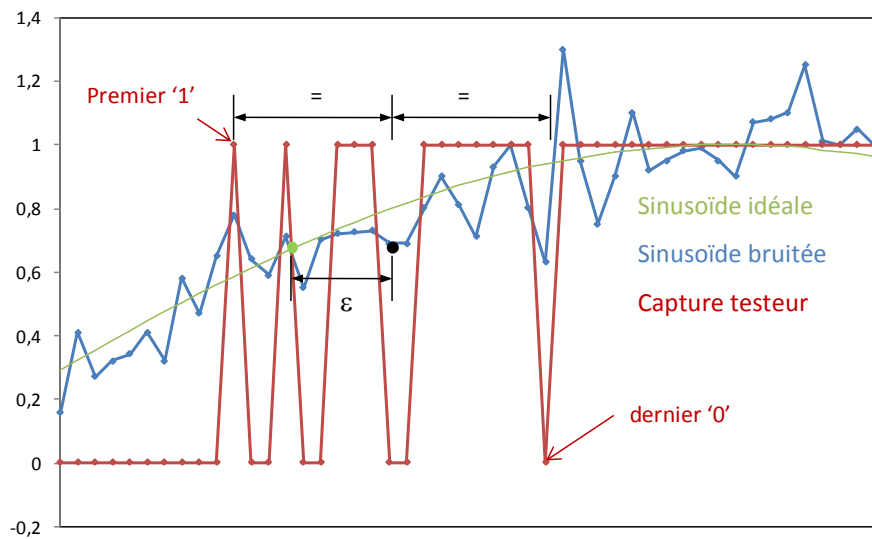


Figure 2.8. Détermination d'un Time Stamp - Algorithme A.

2.4.1.2 Algorithme B

La seconde approche s'appuie sur un raffinement du premier algorithme. Elle consiste à situer le TS non pas au milieu de la zone de perturbation, mais à pondérer sa position en fonction du nombre de niveaux logiques "0" (ou "1") contenus dans la zone de perturbation. La position du TS est ainsi équivalente à un barycentre de la zone de perturbation. Sur l'exemple de la figure 2.9, la zone de perturbation comprend 19 échantillons dont 7 échantillons à '0'. Le TS associé à cette transition

montante est par conséquent placé en 7^{ème} position après le début de la zone de perturbation. Sur exemple, on constate que l'erreur de positionnement du TS est fortement réduite par rapport au résultat que produirait l'algorithme A.

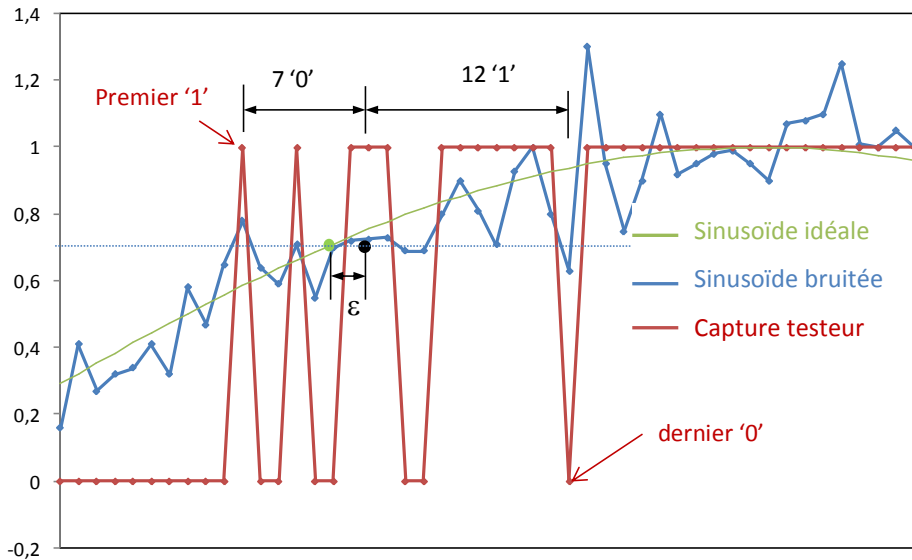


Figure 2.9. Détermination d'un Time Stamp - Algorithme B.

2.4.1.3 Algorithme C

Le troisième algorithme étudié utilise une approche différente basée sur un calcul de moyenne glissante. Ce calcul correspond à l'application d'un filtre numérique passe-bas à réponse impulsionnelle finie (FIR) avec tous les coefficients identiques. La moyenne glissante est calculée au centre de n valeurs consécutives, en choisissant n impair :

$$R_{avg}[i] = \frac{1}{n} \sum_n \left(x \left[i - \frac{n-1}{2} \right] + \dots + x[i-1] + x[i] + x[i+1] + \dots + x \left[i + \frac{n-1}{2} \right] \right) \quad 2.10$$

où $x[i] \in \{0,1\}$ est le $i^{\text{ème}}$ élément du vecteur capturé dans la mémoire testeur.

Le TS est alors associé au passage à 0.5 de R_{avg} .

L'approche est illustrée sur la figure 2.10 avec une moyenne glissante calculée sur 19 échantillons. On constate sur cet exemple que le TS estimé est très proche de l'instant de franchissement du seuil de la sinusoïde idéale.

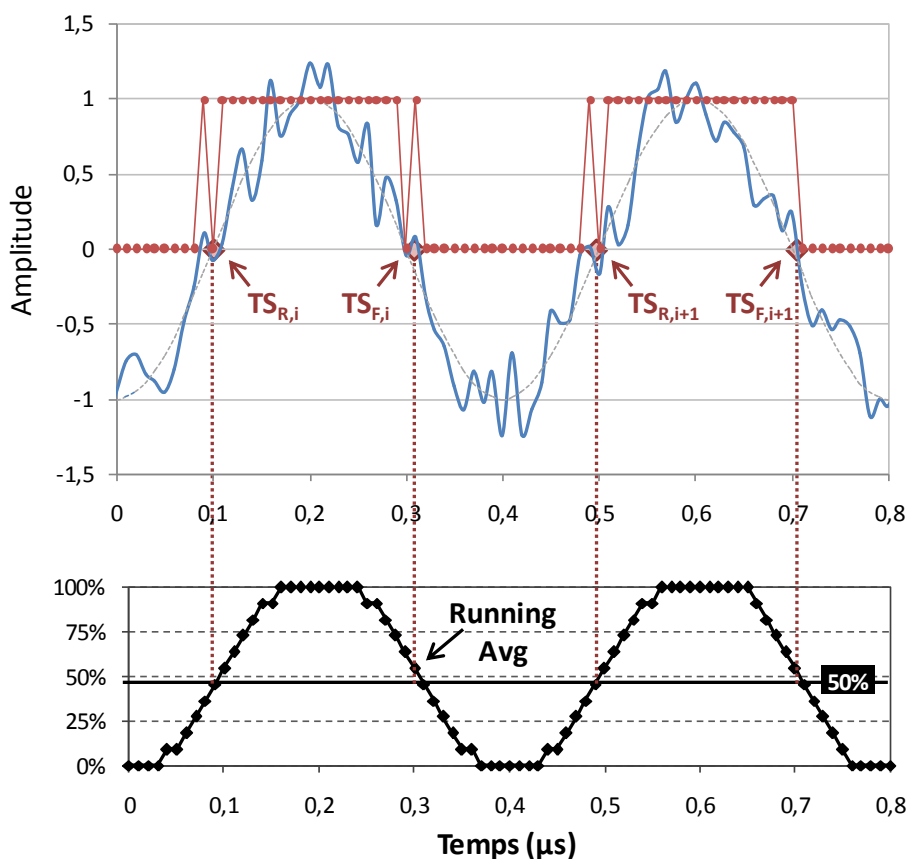


Figure 2.10. Détermination d'un Time-Stamp - Algorithme C.

Dans le principe, cet algorithme est très similaire au calcul de barycentre proposé avec l'algorithme B. Toutefois, il évite l'étape d'identification de la zone de transition qui est susceptible de produire des erreurs. En outre, il dispose d'un paramètre d'ajustement, le nombre d'échantillons pris en compte dans le calcul de la moyenne glissante.

Plus la valeur de ce paramètre n est élevée, plus le filtrage des transitions multiples sera efficace. En effet dans le cas où la moyenne glissante est calculée sur un faible nombre d'échantillons consécutifs, et notamment si le nombre d'échantillons pris en compte est plus faible que la taille de la zone de perturbation, la moyenne glissante sera sensible aux perturbations parasites et peut présenter elle aussi des transitions multiples autour de 50%. Afin d'éviter ce phénomène, il est donc préférable de choisir un nombre élevé d'échantillons pour le calcul de la moyenne glissante. Il faut toutefois s'assurer que ce nombre permet d'assurer le franchissement des 50%, en particulier lorsque le seuil de comparaison est élevé. A titre d'exemple, la figure 2.11 présente le cas d'une sinusoïde bruitée d'amplitude 1V échantillonnée avec un seuil de comparaison à 0.8V. Lorsque la moyenne glissante est calculée sur 99 échantillons (soit une demi-période de signal), les transitions parasites du vecteur capturé par le testeur sont effectivement filtrées, mais la moyenne glissante

n'atteint jamais les 50% et ne permet donc pas de déterminer les TS . A l'inverse lorsque la moyenne glissante est calculée sur 5 échantillons seulement, le filtrage des transitions parasites est moins efficace et la moyenne glissante présente elle-même des transitions multiples autour de 50%.

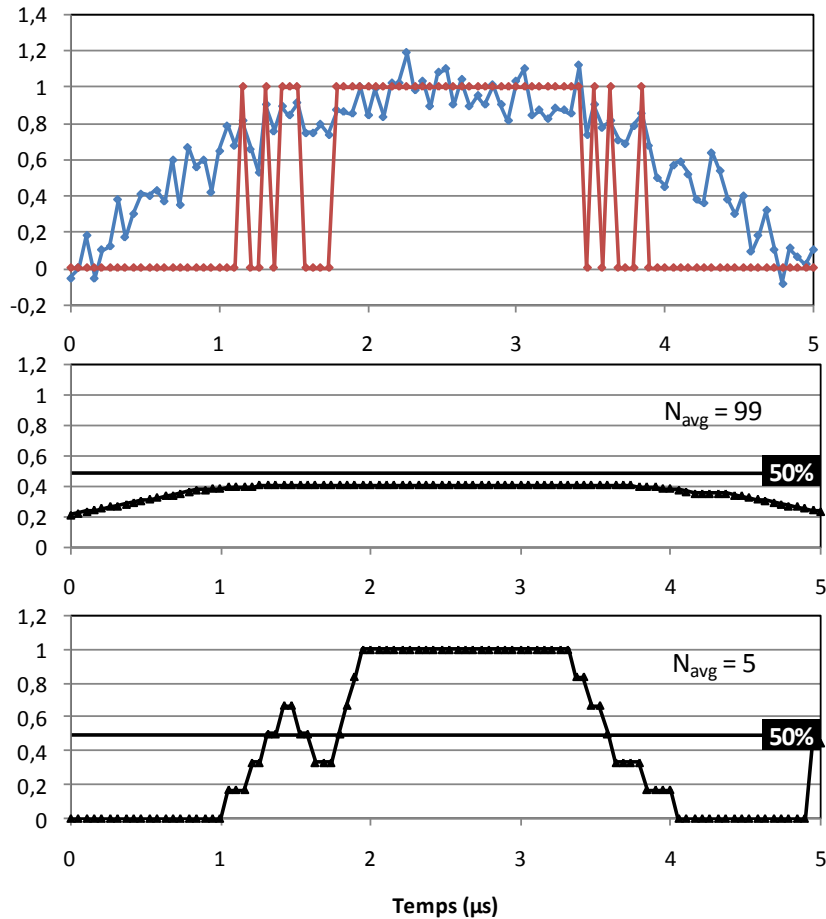


Figure 2.11. Impact de la valeur de N_{avg} sur la moyenne glissante.

Entre ces deux conditions limites, le paramètre n peut varier sans conséquences majeures sur la performance de l'algorithme. De façon générale, on préférera utiliser un nombre élevé d'échantillons consécutifs dans le calcul de la moyenne glissante afin de réaliser un filtrage efficace du bruit, en limitant toutefois ce nombre d'autant plus que le seuil de comparaison est élevé.

2.4.2 Etude comparative

Les trois algorithmes de détermination des TS ont été implantés et diverses simulations MATLAB ont été réalisées avec une simple sinusoïde d'amplitude 1V en faisant varier la résolution temporelle (ou fréquence d'échantillonnage), le seuil de comparaison C et le niveau de bruit. Dans chaque cas, l'écart type (exprimé en % de la période du signal) a été calculé sur la base de 10000 estimations des

TS. Les résultats sont synthétisés sur les figures 2.12 à 2.14 pour une évaluation des TS à la montée (des résultats symétriques sont obtenus pour les TS à la descente).

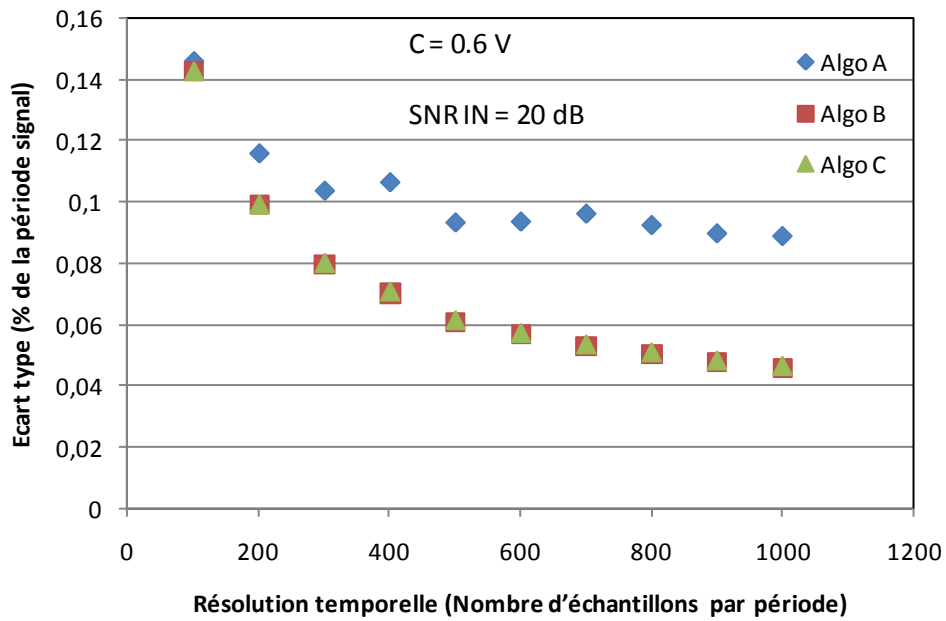


Figure 2.12. Ecart type sur la mesure d'un TS pour les trois algorithmes en fonction de la résolution temporelle (SNR IN et seuil de comparaison fixes).

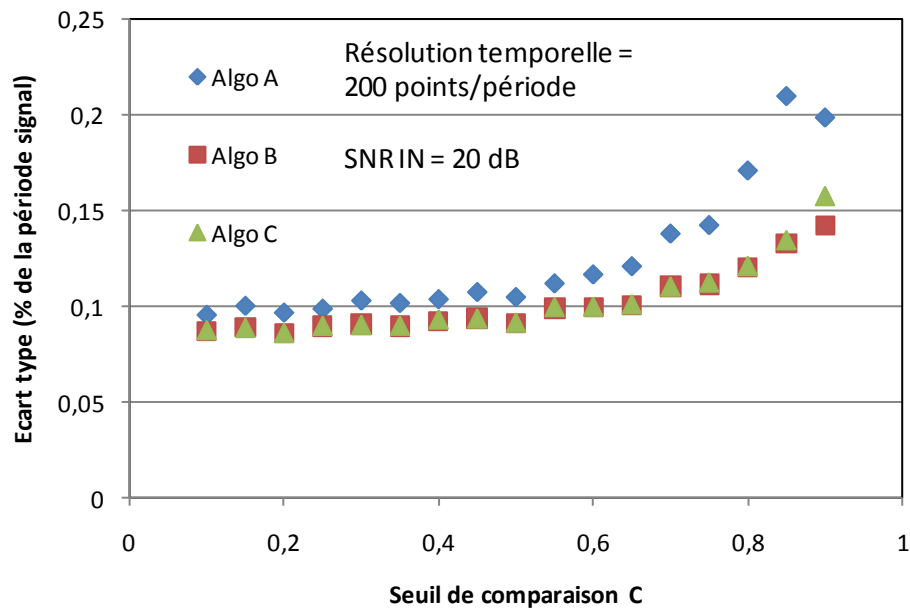


Figure 2.13. Ecart type sur la mesure d'un TS pour les trois algorithmes en fonction du seuil de comparaison (SNR IN et résolution temporelle fixe de 200 points/période).

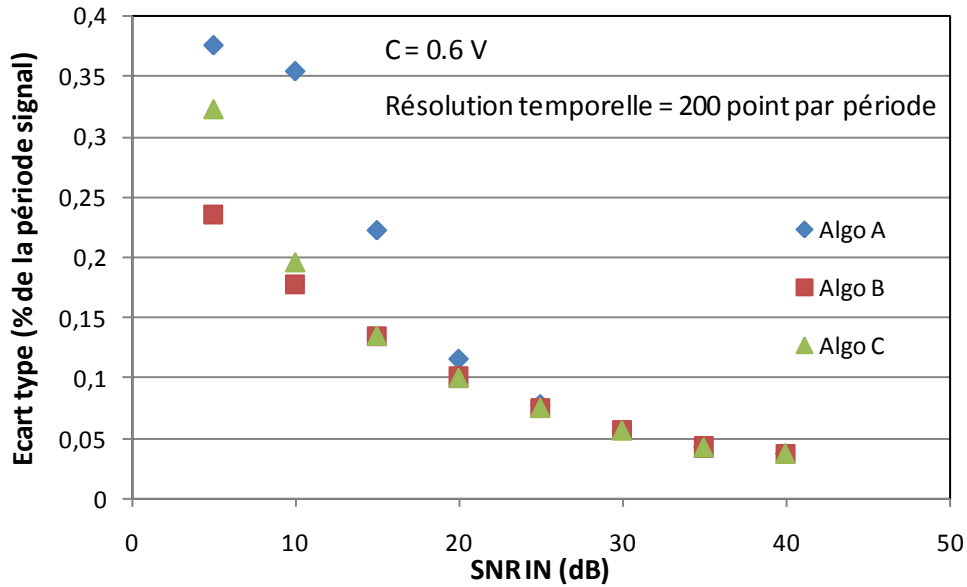


Figure 2.14. Ecart type sur la mesure d'un TS pour les trois algorithmes en fonction du rapport signal à bruit en entrée (seuil de comparaison et résolution temporelle fixes).

Au vu des résultats, il apparaît clairement que l'algorithme A présente de moins bonnes performances que les algorithmes B et C. Cet algorithme se révèle, dans de nombreuses conditions d'acquisition, sensible aux transitions parasites très éloignées de la zone de franchissement du signal avec le seuil de comparaison. Ces transitions parasites sont prises en compte dans l'identification de la zone de perturbation introduisant une erreur importante dans le cas de l'algorithme A, alors que la pondération utilisée dans l'algorithme B assure une plus grande robustesse vis-à-vis de ce type de phénomène. L'algorithme C présente lui aussi une grande robustesse puisque la détermination des Time-Stamped ne repose pas sur l'identification d'une zone de perturbation.

Dans la mesure où les algorithmes B et C présentent des performances équivalentes quelles que soient les conditions d'acquisition (résolution temporelle, seuil de comparaison, bruit), notre choix s'est porté sur l'algorithme C en raison de sa facilité d'implantation, sa rapidité d'exécution et sa flexibilité. En effet l'algorithme C ne nécessite pas d'identifier une zone de perturbation et dispose en outre d'un paramètre d'ajustement, à savoir le nombre d'échantillons pris en compte dans le calcul de la moyenne glissante, qui peut être modifié en fonction des conditions de capture pour s'adapter à différentes situations de bruits et de valeurs de seuil de comparaison.

2.5 Application au calcul de fréquence, phase et amplitude

Dans cette section, nous étudions les propriétés de reconstruction de l'ensemble de la chaîne de traitement proposée, qui inclut : (i) l'échantillonnage 1-bit du signal analogique, (ii) l'application de l'algorithme C pour la détermination des TS, et enfin (iii) l'utilisation des équations présentées en section 2.2 pour le calcul de fréquence, phase et amplitude. Les effets de différents paramètres sur la qualité de la reconstruction sont étudiés. En particulier, nous avons retenu trois paramètres : la fréquence d'échantillonnage, le seuil de comparaison et le niveau de bruit dans le signal à analyser.

L'étude est réalisée en simulation uniquement, dans l'environnement *Matlab*[®]. Dans un premier temps, nous allons préciser la façon de représenter le bruit dans les simulations.

2.5.1 Injection de bruit

Le bruit est généré en simulation sous la forme d'une tension aléatoire ajoutée au signal à l'aide de la fonction *randn* de *Matlab*[®]. La fonction *randn(1,m)* renvoie un tableau de *m* valeurs aléatoires qui présente une distribution normale de moyenne nulle et d'écart type $\sigma=1$. Nous assimilerons cette distribution à celle d'un bruit blanc.

Un bruit d'amplitude RMS A_{noise} est construit à l'aide de la fonction :

$$V_{noise} = A_{noise} \times \text{randn}(1, m) \quad 2.11$$

Le rapport signal à bruit (SNR) est défini par :

$$SNR_{dB} = 10 \log \frac{P_{signal}}{P_{noise}} = 10 \log \left(\frac{A_{signal}}{A_{noise}} \right)^2 = 20 \log \frac{A_{signal}}{A_{noise}} \quad 2.12$$

Dans le cas d'un signal sinusoïdal d'amplitude *A*, on obtient :

$$SNR_{dB} = 20 \log \frac{A/\sqrt{2}}{A_{noise}} \quad 2.13$$

Ainsi pour un SNR en entrée spécifié en dB, la tension aléatoire ajoutée au signal est donnée par :

$$V_{noise} = \frac{A/\sqrt{2}}{10^{\left(\frac{SNR_{dB}}{20}\right)}} \times \text{randn}(1, m) \quad 2.14$$

Notons que dans le chapitre suivant, nous aurons régulièrement recours à la FFT pour analyser les performances de l'approche de démodulation. Le SNR obtenu après passage dans le domaine fréquentiel est cohérent avec celui spécifié par l'expression (2.13) si le bruit est intégré sur l'ensemble de la bande-passante produite par la FFT, soit jusqu'à la moitié de la fréquence

d'échantillonnage. Si l'étude concerne une bande de fréquence réduite, le bruit injecté en entrée doit alors être normalisé pour pouvoir comparer le SNR après traitement avec le SNR en entrée :

$$V_{noise} = \sqrt{\frac{BP_{tot}}{BP}} \times \frac{A/\sqrt{2}}{10^{\left(\frac{SNR_{dB}}{20}\right)}} \times \text{randn}(1, \text{array_size}) \quad 2.15$$

2.5.2 Reconstruction en fréquence

Considérons dans un premier temps une sinusoïde parfaite d'amplitude A et de fréquence f échantillonnée à une fréquence f_{sample} . Comme établi en section 2.2, la fréquence du signal peut être directement calculée en utilisant :

- le délai $\Delta TS_{R,i}$ (ou $\Delta TS_{F,i}$) entre deux évènements TS_R (ou TS_F) de deux périodes consécutives (équation 2.1),
- le délai ΔTS_i entre deux évènements TS_R et TS_F de la même période (équation 2.2),
- le délai $\Delta t_{max,i}$ entre deux instants de passage par un maximum t_{max} de deux périodes consécutives (équation 2.3),

Pour chacune de ces trois expressions, on cherche à déterminer quelle est l'erreur maximale commise sur l'estimation de fréquence. Cette erreur est bien entendu liée à l'erreur d'estimation des TS introduite par l'échantillonnage du signal. Sachant que l'erreur maximale commise sur TS est égale à plus ou moins un demi-échantillon, soit $\pm T_{sample}/2$, on a :

$$|\varepsilon_{max}(\Delta TS_{R,i})| = |\varepsilon_{max}(TS_{R,i})| + |\varepsilon_{max}(TS_{R,i+1})| = T_{sample} \quad 2.16$$

$$|\varepsilon_{max}(\Delta TS_i)| = |\varepsilon_{max}(TS_{R,i})| + |\varepsilon_{max}(TS_{F,i})| = T_{sample} \quad 2.17$$

$$\begin{aligned} |\varepsilon_{max}(\Delta t_{max,i})| &= |\varepsilon_{max}(t_{max,i})| + |\varepsilon_{max}(t_{max,i+1})| \\ &= \frac{|\varepsilon_{max}(TS_{R,i})| + |\varepsilon_{max}(TS_{F,i})|}{2} + \frac{|\varepsilon_{max}(TS_{R,i+1})| + |\varepsilon_{max}(TS_{F,i+1})|}{2} \\ &= T_{sample} \end{aligned} \quad 2.18$$

On obtient alors l'erreur maximale commise sur l'estimation de fréquence pour chacune des expressions avec :

$$|\varepsilon_{max}(f_i)| = \left| \frac{\partial f_i}{\partial \Delta TS_{R,i}} \right| \times |\varepsilon_{max}(\Delta TS_{R,i})| = \left| \frac{-1}{(\Delta TS_{R,i})^2} \right| \times T_{sample} = \frac{f^2}{f_{sample}} \quad 2.19$$

$$|\varepsilon_{max}(f_i)| = \left| \frac{\partial f_i}{\partial \Delta TS_i} \right| \times |\varepsilon_{max}(\Delta TS_i)| = \left| \frac{-1}{2(\Delta TS_i)^2} \right| \times T_{sample} = \frac{2f^2}{f_{sample}} \quad 2.20$$

$$|\varepsilon_{max}(f_i)| = \left| \frac{\partial f_i}{\partial \Delta t_{max,i}} \right| \times |\varepsilon_{max}(\Delta t_{max,i})| = \left| \frac{-1}{(\Delta t_{max,i})^2} \right| \times T_{sample} = \frac{f^2}{f_{sample}} \quad 2.21$$

On constate que la méthode basée sur l'utilisation du délai ΔTS_i entre deux évènements TS_R et TS_F de la même période conduit à une erreur maximale deux fois plus importante que l'utilisation d'évènements de deux périodes consécutives. La même erreur maximale est obtenue que l'on utilise directement les Time-Stamped TS_R (ou TS_F) ou les instants de passage par un maximum t_{max} . Nous retiendrons toutefois la solution basée sur les instants de passage par un maximum car elle permet un calcul de la fréquence quelle que soit la valeur du seuil de comparaison alors que la solution basée sur deux TS_R (ou TS_F) consécutifs n'est valide que pour un seuil de comparaison $C=0$ ou un signal d'amplitude constante.

Plus généralement, l'équation (2.21) établit qu'il est possible de contrôler la précision sur le calcul de la fréquence en ajustant la fréquence d'échantillonnage. En effet cette équation montre que l'erreur maximum dépend du rapport entre la fréquence du signal à analyser et la fréquence d'échantillonnage. Ce résultat est illustré sur la figure 2.15. Une fréquence d'échantillonnage 100 fois supérieure à la fréquence du signal permet de garantir une erreur sur le calcul de la fréquence inférieure à 1%. Avec une fréquence d'échantillonnage 400 fois supérieure à la fréquence signal, l'erreur maximale est limitée à 0,25%.

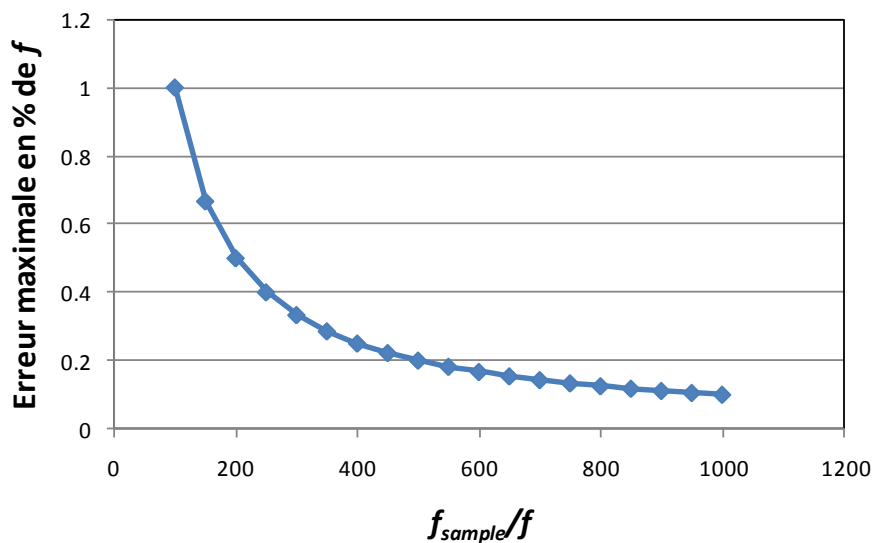


Figure 2.15. Erreur maximale théorique sur l'estimation de la fréquence en fonction du rapport f_{sample}/f_{signal} pour un signal non bruité.

Par ailleurs, l'échantillonnage du signal introduit aussi une discrétisation des valeurs de fréquence estimées. Le pas de quantification sur le calcul de fréquence Q_{fi} est par définition :

$$Q_{fi} = \frac{\partial f_i}{\partial \Delta t_{max,i}} \times Q_{\Delta t_{max,i}} = -f^2 \times Q_{\Delta t_{max,i}} \quad 2.22$$

Avec pour mémoire :

$$\Delta t_{max,i} = \frac{TS_{F,i+1} + TS_{R,i+1}}{2} - \frac{TS_{F,i} + TS_{R,i}}{2} \quad 2.23$$

Il vient :

$$Q_{\Delta t_{max,i}} = \frac{Q_{TS}}{2} = \frac{T_{sample}}{2} \quad 2.24$$

Soit finalement :

$$|Q_{fi}| = |-f^2| \times \frac{T_{sample}}{2} = \frac{f^2}{2f_{sample}} \quad 2.25$$

La figure 2.16 permet de visualiser simplement les résultats obtenus précédemment. En effet, on observe que pour une fréquence f et une période d'échantillonnage T_{sample} fixes, le simple fait de modifier la phase à l'origine du signal peut conduire à 3 valeurs de périodes calculées distinctes, séparées au minimum par un pas de quantification (soit $T_{sample}/2$), et au maximum par l'erreur maximale soit T_{sample} . A noter que dans le cas particulier d'une fréquence de signal parfaitement sous-multiple de la fréquence d'échantillonnage, le calcul de fréquence ne produit qu'une seule valeur correspondant à la valeur exacte, et ce quelle que soit la phase du signal.

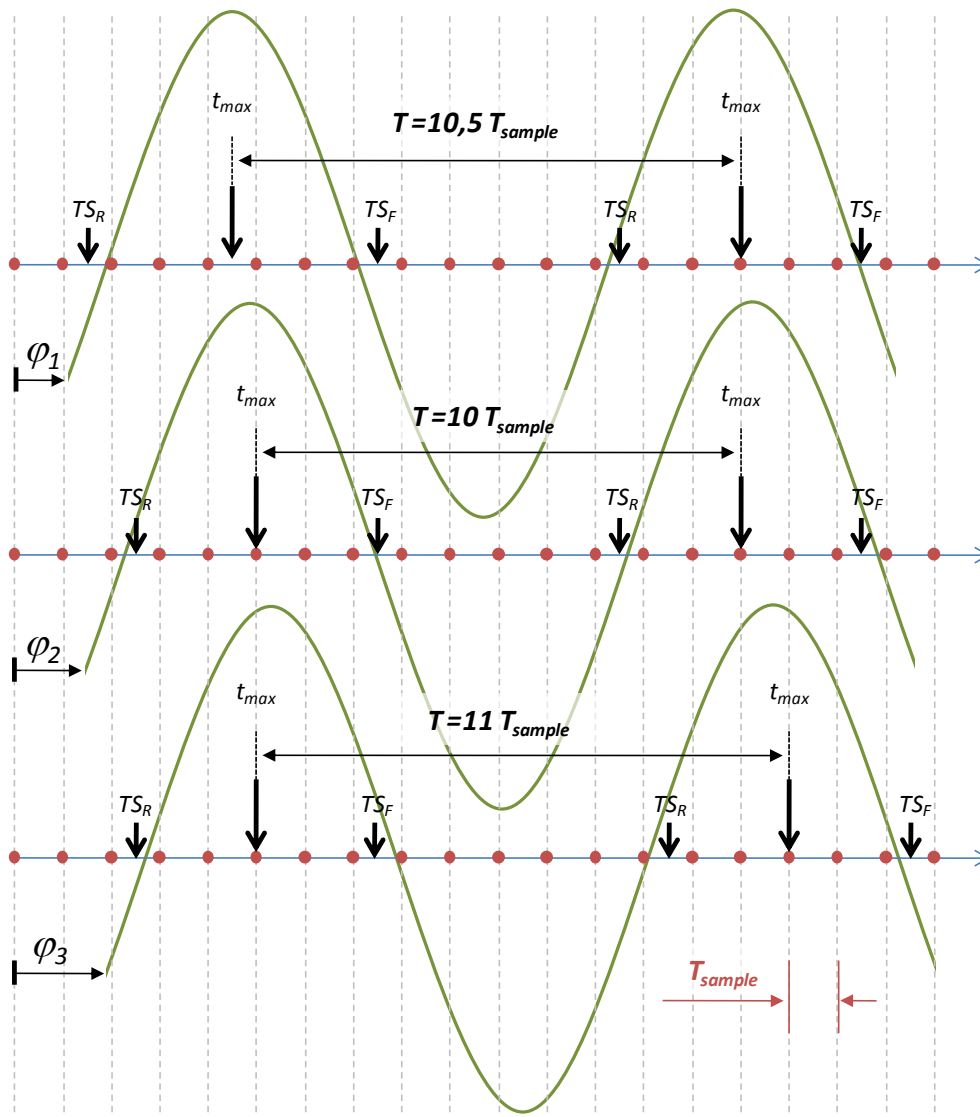


Figure 2.16. Estimation de fréquence à partir des instants de passage par un maximum.

Afin de valider ces résultats théoriques, nous avons réalisé des simulations dans l'environnement *Matlab*[®]. Toutefois pour obtenir une évaluation correcte de l'erreur maximale d'estimation de fréquence, nous ne pouvons pas nous placer dans le cas particulier où la fréquence du signal à analyser est un sous-multiple parfait de la fréquence d'échantillonnage. Nous avons donc développé un protocole de simulation dans lequel nous réalisons, au voisinage du rapport f/f_s à étudier, un grand nombre de calculs avec différentes phases de signal. Cette approche est illustrée sur la figure 2.17 pour un rapport f/f_s proche de $1/100$. La fréquence d'échantillonnage est fixée à 100kHz et la fréquence du signal varie autour de 1000Hz (de 980Hz à 1020Hz par pas de 5Hz). Pour chaque fréquence, le calcul est répété 1000 fois avec des phases aléatoires. Les résultats sont présentés sous forme d'histogrammes. On constate effectivement que les valeurs de fréquences calculées se répartissent sur une grille qui correspond à la quantification en fréquence (autour de 5Hz ici). On

observe l'effet précédemment décrit pour les différents cas possibles de rapport f/f_s (de 1 à 3 valeurs discrètes possibles). Une erreur maximale très proche de la valeur théorique de 1%, est observée uniquement dans le cas $f/f_s=99$, et ne concerne que 18 cas sur 1000.

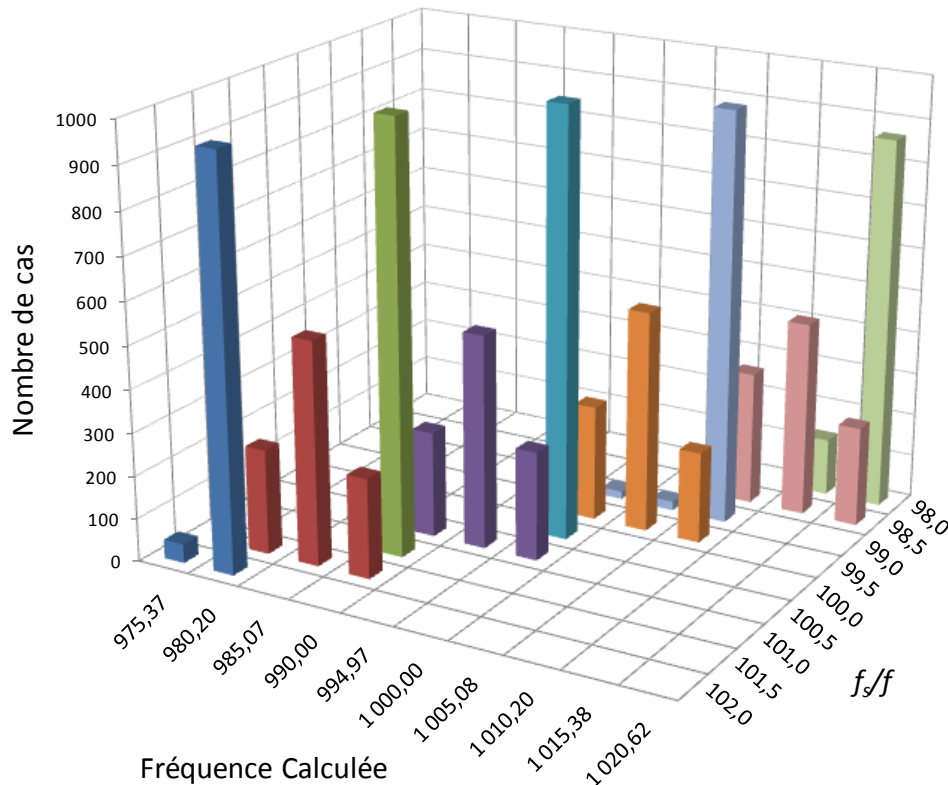


Figure 2.17. Discretisation des valeurs de la fréquence calculée en fonction du rapport

$$f_{\text{sample}}/f_{\text{signal}}$$

Le tableau 2.1 récapitule la fréquence moyenne et l'écart-type obtenus pour chaque fréquence d'entrée de la simulation précédente. Ces résultats montrent, d'une part, que l'approche de calcul de la fréquence à partir des TS ne produit pas d'erreur systématique. En effet les résultats moyens sont très proches des fréquences f_{in} appliquées en entrée. D'autre part, nous pouvons observer que l'écart-type est toujours maximum dans les cas précis où le calcul produit 3 fréquences distinctes ($f_{in}=985\text{Hz}$, 995Hz , 1005Hz , 1015Hz). Dans ces situations, les distributions obtenues en simulation montrent que la probabilité d'être sur une fréquence extrême est systématiquement de 50%. Ces fréquences extrêmes étant distantes d'un pas de quantification Q_f de part et d'autre de la fréquence centrale, nous pouvons établir un modèle pour l'écart-type, voisin de :

$$\sigma_f = \sqrt{0,5 (Q_f)^2} \tag{2.26}$$

Appliquée aux simulations précédentes, avec $Q_f=5$, ce modèle d'écart-type donne $\sigma_f=3,53\text{Hz}$, ce qui est très proche des valeurs extraites.

$f_{in}(\text{HZ})$	980	985	990	995	1000	1005	1010	1015	1020
f_s/f	102,0	101,5	101,0	100,5	100,0	99,5	99,0	98,5	98,0
$f_{\text{calc, moy}}$ (HZ)	979,99	985,03	990,00	995,02	1000,00	1004,80	1009,91	1014,99	1019,92
σ_f (HZ)	0,99	3,39	0,00	3,54	0,00	3,53	1,53	3,82	1,78

Tableau 2.1 Fréquence moyenne et écart type pour différentes valeurs de rapport $f_{\text{sample}}/f_{\text{signal}}$.

En pratique le signal capturé par la broche digitale n'est pas un signal parfait, mais un signal bruité. Afin d'évaluer les performances de l'estimation en fréquence dans le cas d'un signal bruité, nous avons réalisé différentes simulations en faisant varier à la fois le niveau de bruit du signal d'entrée et la fréquence d'échantillonnage du système de capture avec $C=0$. Afin d'obtenir une valeur approchant de l'erreur maximale, nous avons utilisé le protocole de simulation précédent (petites variations de fréquence et de phase autour du point d'intérêt). Les résultats obtenus sont résumés sur la figure 2.18.

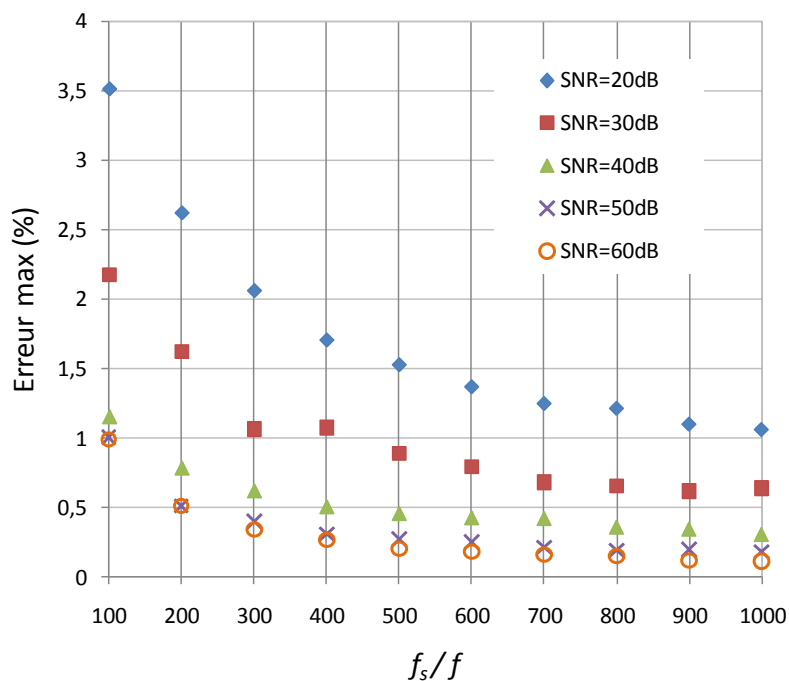


Figure 2.18. Erreur maximale observée sur l'estimation de la fréquence en fonction du rapport $f_{\text{sample}}/f_{\text{signal}}$ et du niveau de bruit en entrée.

En l'absence de bruit (ou pour des niveaux très faibles, SNR=50-60dB), les simulations confirment l'analyse théorique présentée auparavant. L'impact du bruit n'est significatif que pour un SNR de bruit en entrée inférieur à 40dB. L'algorithme proposé se montre efficace dans l'estimation de la

fréquence, même lorsque le signal est très bruité (3,5% d'erreur seulement avec un SNR de 20dB pour 100 échantillons par période de signal).

2.5.3 Reconstruction en phase

Le principe d'estimation de la phase donné par l'équation (2.5) est basé sur l'utilisation de l'instant de passage par un maximum $t_{max,i}$. Tout comme pour l'estimation de fréquence, l'échantillonnage du signal introduit une erreur sur l'estimation de phase et une discrétisation des valeurs de phase calculées. Une démarche similaire peut donc être adoptée pour déterminer l'expression théorique de l'erreur maximale sur l'estimation de phase et le pas de quantification.

Sachant que l'erreur maximale sur le calcul de t_{max} est $T_{sample}/2$, l'erreur maximale sur l'estimation de phase est donnée par :

$$|\varepsilon_{max}(\varphi)| = \left| \frac{\partial \varphi_i}{\partial t_{max,i}} \right| \times |\varepsilon_{max}(t_{max,i})| = 2\pi f \times \frac{T_{sample}}{2} = \frac{\pi f}{f_s} \quad 2.27$$

De la même manière, le pas de quantification sur la phase peut être déterminé en posant la quantification sur t_{max} comme étant égale à une demi-période d'échantillonnage. Nous obtenons ainsi :

$$Q_\varphi = \frac{\pi f}{f_s} \quad 2.28$$

Ces deux équations montrent que l'erreur maximale et la quantification sont inversement proportionnelles au taux d'échantillonnage.

Les bases théoriques de reconstruction en phase sont ici posées mais ne sont pas développées à ce niveau du manuscrit.

2.5.4 Reconstruction en amplitude

Considérons une sinusoïde d'amplitude A et de fréquence f , échantillonnée à une fréquence f_{sample} . Le calcul d'amplitude donné par l'équation (x) fait intervenir à la fois le délai ΔTS_i entre deux évènements TS_R et TS_F d'une même période, et la valeur du seuil de comparaison C .

Dans un premier temps, nous avons étudié en simulation l'influence du seuil de comparaison C et de la fréquence d'échantillonnage f_{sample} . Pour cela, nous avons considéré une sinusoïde d'amplitude 1V avec un $SNR=20dB$, et nous avons calculé à chaque période l'amplitude estimée pour différentes conditions de seuil de comparaison et de fréquence d'échantillonnage (donnée en nombre

d'échantillons par période, i.e. en fonction du rapport f_{sample}/f_{signal}). Les résultats sont présentés sur les figures 2.19 et 2.20 qui donnent l'évolution de la valeur moyenne et de l'écart-type de l'amplitude calculée en fonction de la valeur du seuil de comparaison pour différentes résolutions temporelles.

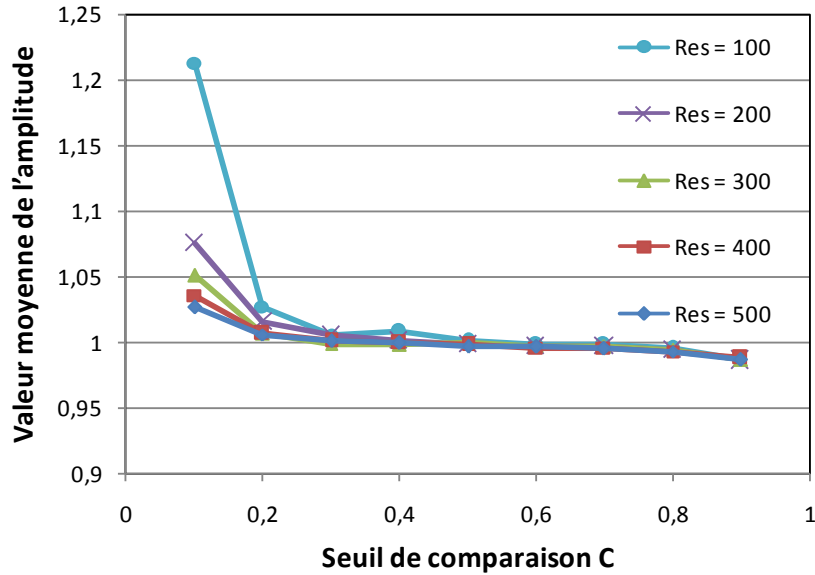


Figure 2.19. Valeur moyenne de l'amplitude calculée en fonction du seuil de comparaison pour différentes résolutions temporelles (exprimée en nombre de points/période).

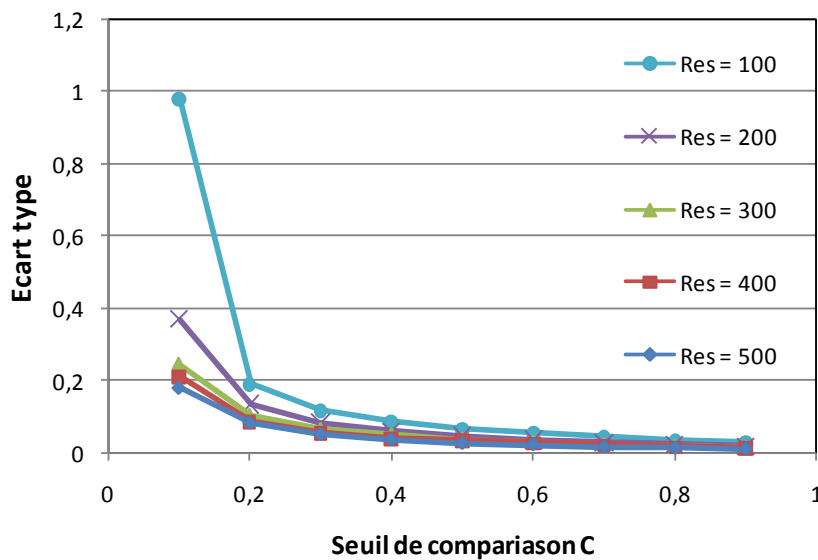


Figure 2.20. Ecart type sur la mesure de l'amplitude en fonction du seuil de comparaison pour différentes résolutions temporelles (exprimée en nombre de points/période).

La première observation concerne l'effet de la fréquence d'échantillonnage. Comme on pouvait s'y attendre, la valeur moyenne sur l'amplitude calculée ainsi que l'écart-type sont meilleurs lorsque l'on augmente le nombre d'échantillons collectés par période. Toutefois, le bénéfice reste modeste, et il

semble ici qu'il ne soit pas utile de recourir à des taux d'échantillonnage trop élevés pour obtenir un résultat satisfaisant.

L'effet du seuil de comparaison est plus net. On constate notamment que la valeur moyenne de l'amplitude recalculée est toujours surestimée pour les faibles niveaux de comparateur. A l'inverse, une légère sous-estimation apparaît pour les seuils de comparaison C élevés. Il existe toutefois une plage de tension confortable (de 0.2 à 0.8) qui permet d'obtenir une estimation proche de l'amplitude réelle. Les résultats sur l'écart-type montrent que le calcul est plus répétable en prenant des seuils de comparaison élevés.

La figure 2.21 permet d'expliquer le phénomène de surestimation. Il apparaît qu'une erreur ε négative sur TS_R produit une amplitude surestimée A_{ovr} , plus éloignée de l'amplitude réelle que l'amplitude sous-estimée A_{und} résultante d'une même erreur ε positive sur TS_R . Ce phénomène est d'autant plus important que le seuil de comparaison est bas, relativement à l'amplitude du signal.

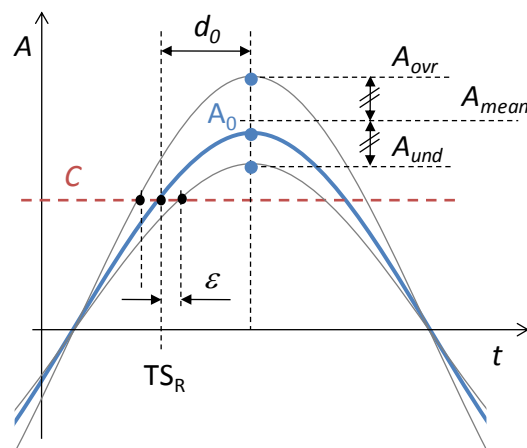


Figure 2.21. Illustration de la surestimation systématique de l'amplitude.

En supposant une distribution symétrique de l'erreur autour du temps de transition réel TS , l'erreur moyenne sur l'estimation de l'amplitude est donnée par :

$$A_{mean} = \frac{A_{ovr} + A_{und}}{2} \quad 2.29$$

En conséquence, on s'attend à ce que la valeur moyenne de l'amplitude calculée présente une surestimation d'autant plus importante que le seuil de comparaison est bas relativement à l'amplitude du signal.

Pour illustrer cette surestimation systématique, nous avons calculé l'amplitude moyenne en considérant l'erreur maximale $\varepsilon_{max}=T_{sample}/2$ sur la détermination de TS . A_{ovr} et A_{und} sont calculés à partir de l'équation (2.8) avec $d=\Delta TS/2$:

$$A = \frac{C}{\cos(\omega d)} \quad \text{et} \quad d = d_0 \pm \varepsilon \quad 2.30$$

La figure 2.22 montre l'évolution de la valeur moyenne théorique de l'amplitude recalculée A_{mean} pour d'une amplitude normalisée $A_0=1$, en fonction de la valeur du seuil de comparaison C , pour trois valeurs différentes du taux d'échantillonnage. Ces résultats théoriques confirment bien la tendance observée en simulation concernant la surestimation obtenue pour les faibles valeurs de C .

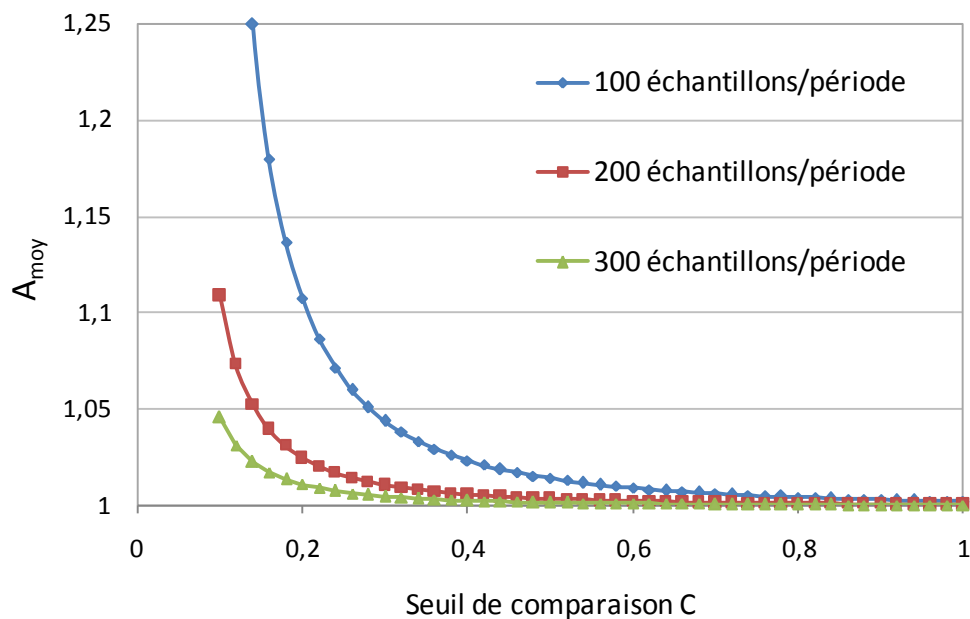


Figure 2.22. Amplitude moyenne théorique en fonction du seuil de comparaison pour différentes valeurs de résolution temporelle avec $\varepsilon_{max}=T_{sample}/2$.

La légère sous-estimation observée en simulation avec les seuils de comparaison élevés peut quant à elle s'expliquer en considérant que le bruit ajouté au signal idéal produit des transitions parasites dans la zone séparant TS_R de TS_F . Ces transitions ont pour effet de réduire la distance ΔTS , et donc de produire une amplitude légèrement inférieure à l'amplitude réelle.

Comme pour la reconstruction en fréquence, l'échantillonnage du signal en entrée produit une erreur d'estimation ainsi qu'une discrétisation de l'amplitude calculée. Pour calculer l'erreur maximale $\varepsilon_{max}(A)$ et le pas de quantification Q_A sur l'amplitude calculée, nous commençons par déterminer la sensibilité de A à la valeur des TS . Considérons pour simplifier l'écriture $d=\Delta TS/2$. En dérivant l'équation (2.30) nous avons :

$$\frac{\partial A}{\partial d} = \frac{A^2}{C} \omega \sin(\omega d) \quad 2.31$$

En posant au voisinage de d_0 :

$$\omega d = \arccos\left(\frac{C}{A}\right) \quad 2.32$$

L'équation (2.31) devient :

$$\frac{\partial A}{\partial d} = \frac{A^2}{C} \omega \sin\left[\arccos\left(\frac{C}{A}\right)\right] = \frac{A^2}{C} \omega \sqrt{1 - \left(\frac{C}{A}\right)^2} \quad 2.33$$

De cette équation, nous pouvons déduire l'erreur maximale sur l'estimation de l'amplitude en posant que l'erreur maximale sur d est d'une période d'échantillonnage T_{sample} ; ε_{max} est alors donné par :

$$|\varepsilon_{max}(A)| = \frac{\partial A}{\partial d} \times T_{sample} = \frac{A^2}{C} \omega \sqrt{1 - \left(\frac{C}{A}\right)^2} \times T_{sample} \quad 2.34$$

De la même manière, le pas de quantification sur d étant égal à la moitié de T_{sample} , Q_A est alors donné par :

$$Q_A = \frac{\partial A}{\partial d} \times \frac{T_{sample}}{2} = \frac{A^2}{C} \omega \sqrt{1 - \left(\frac{C}{A}\right)^2} \times \frac{T_{sample}}{2} \quad 2.35$$

Ces expressions montrent que l'erreur maximale et le pas de quantification théoriques sur l'estimation d'amplitude diminuent lorsqu'on augmente la fréquence d'échantillonnage et lorsqu'on utilise des seuils de comparaison élevés. A noter cependant que l'erreur maximale et le pas de quantification ne sont pas constants pour un rapport A/C donné, mais dépendent de la valeur absolue de l'amplitude A .

A titre d'illustration, la figure 2.23 montre l'évolution de ce pas de quantification dans le cas d'une amplitude normalisée à $A_0=1$, en fonction du seuil de comparaison C , pour trois valeurs différentes de taux d'échantillonnage. On constate effectivement que le pas de quantification diminue pour les valeurs élevées du seuil de comparaison, et atteint même 0 pour la plus haute valeur théoriquement configurable pour le seuil de comparaison, $C=A$. Bien évidemment, ceci n'est pas une option envisageable. Toutefois, ce résultat montre que pour obtenir une meilleure reconstruction, nous devons configurer la valeur de seuil de comparaison vers des valeurs plutôt élevées relativement à l'amplitude à estimer. Compte-tenu des observations faites auparavant, il semblerait qu'un seuil de

comparaison fixé à l'intérieur d'une fourchette allant de 60% à 80% de l'amplitude A soit un choix judicieux.

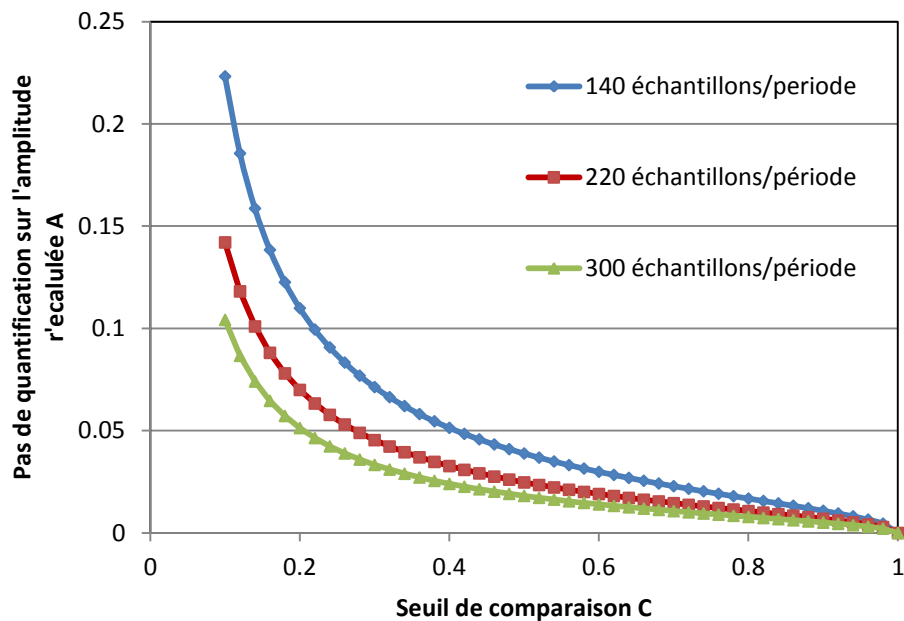


Figure 2.23. Pas de quantification théorique sur l'amplitude estimée en fonction du seuil de comparaison pour différentes valeurs de résolution temporelle.

2.6 Environnement expérimental

2.6.1.1 Ressources disponibles

Notre approche expérimentale repose sur l'utilisation d'un testeur industriel de circuits intégrés VERIGY V93K illustré sur la figure 2.24. Ce testeur est mis à disposition par le Pôle Montpellierain du Comité National pour la Formation en Microélectronique (CNFM) .

Le testeur est équipé de différentes ressources de test listées dans le tableau 2.2 avec leurs caractéristiques principales.

Type de Ressource	Ref.	Qté	# voies	Spécifications
E/S Digitales	PS3600	1	32	3.6GSps / 64Mvec
E/S Digitales	PS800	1	32	800MSps / 64Mvec
E/S Analogiques	AV8	1	8	24bits / 200kSps (Audio) 14bits / 65MSps (Vidéo)
Alimentation	MSDPS	2	8	-8V to 8V / 2A

Tableau 2.2. Ressources disponibles sur le testeur V93K du CNFM.



Figure 2.24. Testeur industriel Verigy V93K.

Nous avons ainsi à notre disposition deux types de cartes digitales, PS3600 et PS800, permettant d'atteindre des fréquences d'échantillonnage maximales de 3.6GHz et 800MHz respectivement. Le séquenceur du testeur s'appuie sur une période de fonctionnement programmable pouvant atteindre 2.5ns avec la PS3600 et 10ns avec la PS800. La fréquence d'échantillonnage maximale est donc atteinte en positionnant 8 évènements de capture à l'intérieur de cette période. Toutefois, la précision de positionnement des évènements de capture, les uns relativement aux autres à l'intérieur d'une période testeur, n'est pas optimale. C'est pourquoi nous avons limité notre étude à l'utilisation d'un seul évènement de capture par période testeur. Dans ce cas, l'espacement entre deux évènements est garanti avec une incertitude de l'ordre de 10^{-18} secondes. En pratique, la fréquence d'échantillonnage maximale que nous pouvons atteindre est donc 400MHz avec la PS3600.

Cette fréquence d'échantillonnage maximale constitue une limitation sur la gamme des signaux que nous pouvons analyser. En effet nous avons vu que la précision sur la reconstruction en fréquence, phase et amplitude est d'autant meilleure que la fréquence d'échantillonnage est élevée. En particulier d'après les études théoriques précédentes, l'acquisition de 100 échantillons par période de signal à analyser semble un minimum nécessaire. La gamme des signaux que nous pouvons analyser par une capture directe des échantillons est donc limitée à quelques MHz. Un moyen de s'affranchir de cette limitation est d'avoir recours à la technique de sous-échantillonnage cohérent.

2.6.1.2 Sous-échantillonnage cohérent

Cette approche, très répandue dans le domaine de la mesure, consiste à délibérément effectuer un sous-échantillonnage et donc relever uniquement quelques points pour chaque période du signal, puis de répéter plusieurs fois le signal et d'effectuer de nouvelles acquisitions en changeant la phase

afin d'obtenir plus d'informations. Il faut ensuite réorganiser les échantillons afin de les ramener sur une seule période et ainsi obtenir une meilleure résolution temporelle.

Le critère de cohérence permet de garantir qu'aucun échantillon n'est dupliqué après le tri. De plus, cette technique permet d'obtenir des échantillons répartis uniformément sur un nombre entier de périodes du signal. La condition de cohérence s'écrit :

$$\frac{N}{f_{sample}} = \frac{N_{rep}}{f} \quad 2.36$$

où, N correspond au nombre d'échantillons capturés, N_{rep} est le nombre de fois que le signal est répété, f_{sample} et f représentent respectivement la fréquence d'échantillonnage et la fréquence du signal à échantillonner. N et N_{rep} doivent être des nombres entiers positifs et premiers entre eux.

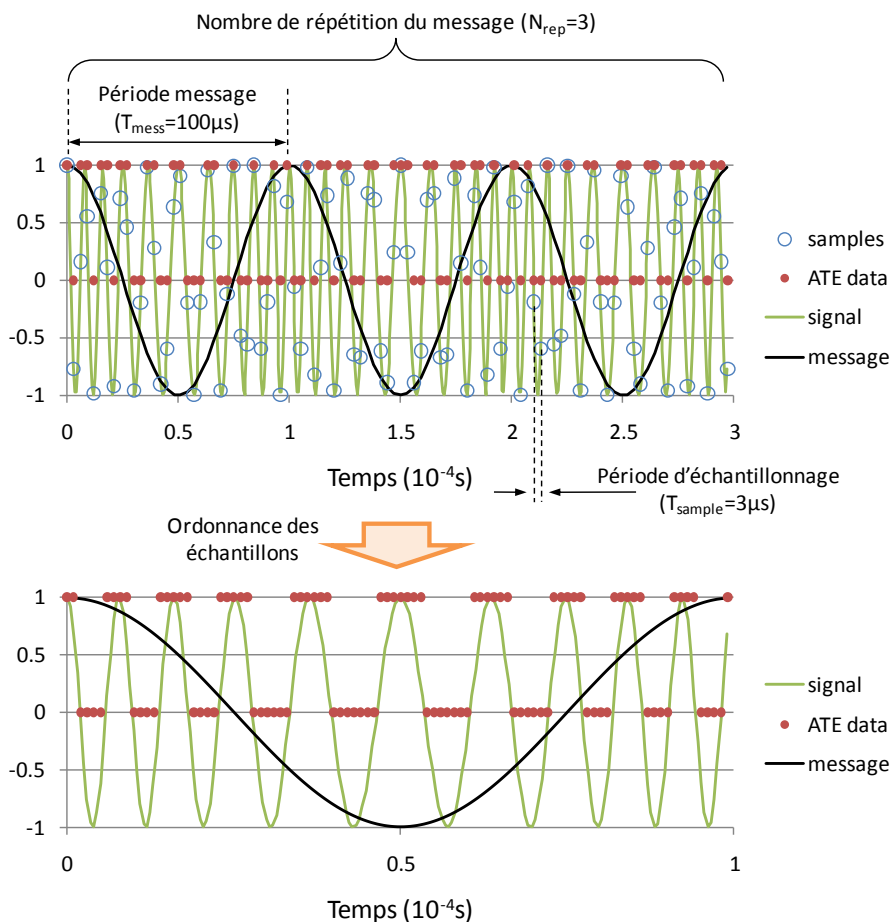


Figure 2.25. Principe du sous-échantillonnage cohérent.

La figure 2.25 illustre le bénéfice d'un sous-échantillonnage cohérent dans le cas d'une sinusoïde modulée en fréquence avec une fréquence porteuse $f_c=100$ kHz et une fréquence message $f_{mess}=10$ kHz. Le critère de cohérence est satisfait avec une période d'échantillonnage $T_{sample}=3$ μs et un nombre de répétitions N_{rep} fixé à 3. Après réordonnement des échantillons, nous obtenons

100 échantillons uniformément répartis sur une période du message alors qu'un échantillonnage direct n'aurait produit que 33 échantillons.

Dans le cadre de notre étude, nous utiliserons la technique de sous-échantillonnage cohérent chaque fois qu'il ne sera pas possible d'atteindre la résolution temporelle désirée avec une acquisition directe. Notons que cette technique permet d'atteindre virtuellement n'importe quelle résolution, quelle que soit la fréquence du signal à analyser. Il suffit en effet d'augmenter le nombre de répétitions du signal pour améliorer la résolution. Ceci a toutefois un impact direct sur le temps de test et par conséquent sur le coût.

2.6.1.3 Aspects logiciels

Dans le contexte général du test fonctionnel d'un circuit digital, le testeur applique des données (vecteurs) de test aux entrées du circuit et compare instantanément les sorties produites par le circuit aux valeurs attendues. Les vecteurs de test, ainsi que les réponses attendues sont stockés dans les espaces mémoire associées à chacune des broches, mais ce n'est pas le cas des données reçues du circuit sous test. Le testeur enregistre seulement à la volée les erreurs de comparaison qui peuvent se produire. La figure 2.26 illustre ce principe de fonctionnement.

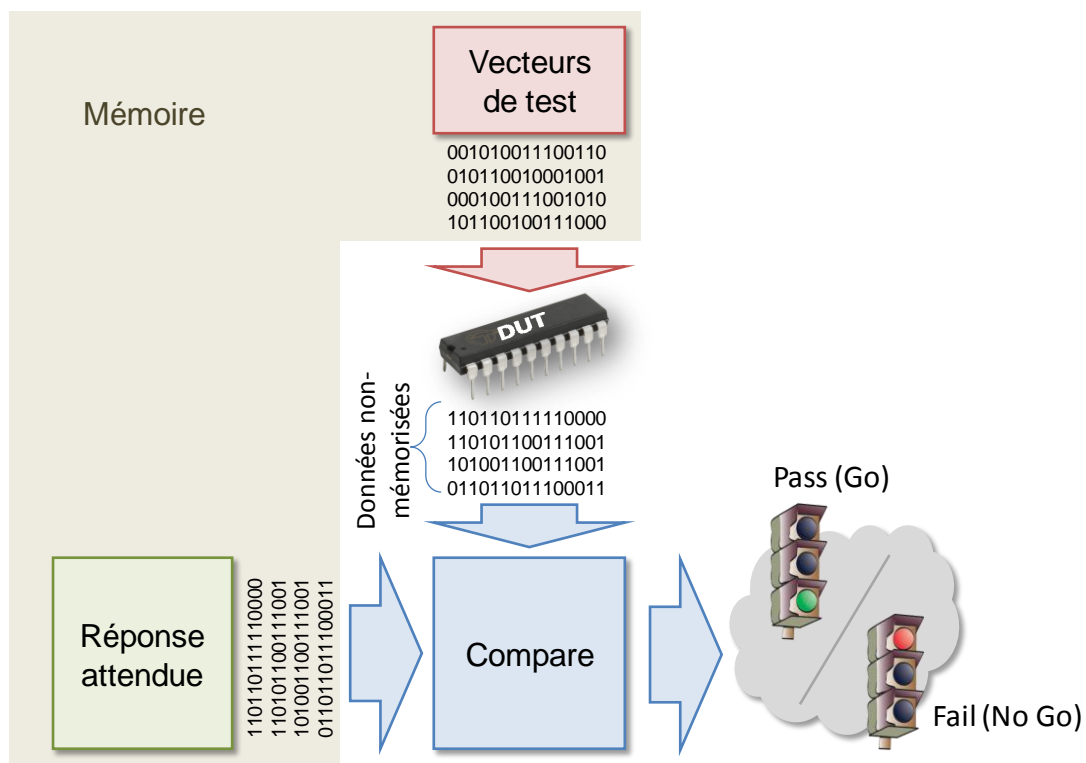


Figure 2.26. Schéma de principe du test fonctionnel de circuit digital.

Dans le cadre de notre étude, nous souhaitons stocker en mémoire, et à la volée, les données reçues du circuit sous test afin de pouvoir par la suite appliquer le traitement algorithmique. Cette opération est possible mais implique une programmation « bas niveau » du testeur.

La mémoire des cartes digitales disponibles peut sauvegarder jusqu'à 16 millions de points, ce qui est conséquent, mais peut toutefois constituer une limitation qui sera discutée plus tard.

2.7 Conclusion

Dans ce chapitre, nous avons établi les bases de la reconstruction en fréquence, phase et amplitude d'un signal sinusoïdal à partir d'un échantillonnage 1-bit. Après avoir présenté les outils mathématiques de base permettant la reconstruction du signal, nous avons étudié différentes approches permettant d'extraire les instants de franchissement du seuil de comparaison (TS) dans le cas d'un signal bruité. L'application d'une moyenne glissante sur le vecteur digital capturé apparaît ainsi une solution efficace pour filtrer les transitions multiples parasites et se présente sous la forme d'un algorithme robuste et facile à implanter.

La reconstruction en fréquence, en phase et en amplitude ont ensuite été présentées tour à tour. Nous avons notamment quantifié dans chacun des cas, les erreurs d'estimation et le pas de quantification en fonction des paramètres d'acquisition que sont : (i) le niveau de bruit du signal, (ii) la fréquence d'échantillonnage, et (iii) le seuil de comparaison du convertisseur 1-bit.

Finalement, l'environnement expérimental qui sera utilisé pour la mise en œuvre pratique des algorithmes de reconstruction a été exposé.

Chapitre 3 : Modulations élémentaires

3.1 Introduction

Le développement des circuits RF est majoritairement porté par les applications de communications, où les signaux transmis sont typiquement des signaux modulés. En effet, le signal transportant l'information est rarement adapté à une transmission directe ; des techniques de modulation sont généralement utilisées pour transformer le signal de sa forme originale en une forme adaptée au canal de transmission. Ce chapitre aborde l'analyse de signaux modulés en s'appuyant sur les principes de reconstruction présentés dans le chapitre précédent

De nombreux standards de communication existent (GSM, WLAN, GPRS, EDGE, CDMA, UMTS, LTE...) utilisant différents types de modulations numériques (ASK, FSK, PSK, GMSK, OFDM, QAM, ...). Dans ce chapitre, nous nous intéressons aux schémas de modulations analogiques élémentaires qui sont à la base des modulations numériques utilisées dans les technologies actuelles. Nous aborderons dans un premier temps l'analyse de signaux modulés en fréquence, puis l'analyse de signaux modulés en amplitude.

3.2 Modulation de fréquence

Considérons un signal sinusoïdal porteur $s_c(t)$ où A_c est l'amplitude et ω_c la pulsation :

$$s_c(t) = A_c \cos(\omega_c t) \quad 3.1$$

Le message $s_m(t)$ est également de forme sinusoïdale, d'amplitude A_m de pulsation ω_m :

$$s_m(t) = A_m \cos(\omega_m t) \quad 3.2$$

La modulation en fréquence de $s_c(t)$ par $s_m(t)$ s'écrit :

$$s_{FM}(t) = A_c \cos(\omega_c t + \beta \sin(\omega_m t)) \quad 3.3$$

où β représente la profondeur de modulation (en radians) définie par :

$$\beta = A_m \frac{f_d}{f_m} \quad 3.4$$

avec f_d la déviation maximum en fréquence.

Notons que dans ce cas de figure où la porteuse est modulée par un signal sinusoïdal, les modulations de phase et de fréquence sont similaires d'un point de vue mathématique.

L'opération de démodulation est basée sur l'évaluation de la fréquence instantanée du signal modulé, pour chaque période. Comme développé dans le chapitre précédent, cette fréquence instantanée f_i est déterminée à l'aide de 4 TS (expression 2.3) en s'appuyant sur le calcul intermédiaire des instants de passage par un maximum (t_{max}). Pour chaque période du signal modulé, le message est alors estimé comme la déviation de la fréquence instantanée par rapport à la fréquence de la porteuse, normalisé par la déviation maximum en fréquence :

$$\hat{m}(t_i) = \frac{f_i - f_c}{f_d} \quad 3.5$$

où t_i correspond au temps moyen entre les deux t_{max} pour lesquels nous calculons la fréquence instantanée :

$$t_i = \frac{t_{max,i} + t_{max,i+1}}{2} \quad 3.6$$

Le message reconstruit est ainsi un signal discret, à la fois dans le temps et en amplitude. On peut noter que la discrétisation temporelle dépend de la fréquence instantanée du signal, résultant en une répartition non-uniforme dans le temps pour les valeurs du message reconstruit. La discrétisation en amplitude dépend elle aussi de la fréquence instantanée du signal. Le pas de quantification autour de la fréquence centrale (i.e. autour d'une amplitude nulle du message reconstruit) se déduit directement du pas de quantification sur f_i donné par l'expression 2.25 :

$$|Q_{FM}| = \frac{|Q_{fi}|}{f_d} = \frac{f_c^2}{2f_s f_d} = \frac{f_c^2}{2f_s f_m \beta} \quad 3.7$$

Cette expression nous permet d'établir une valeur limite de SNR après démodulation, associée au seul bruit de quantification (Signal to Quantization Noise Ratio) :

$$SQNR_{dB} = (6.02 * b) + 1.76 \quad 3.8$$

Où b est donné par :

$$b = \frac{\ln \left[\left(\frac{FS}{Q_{FM}} \right) + 1 \right]}{\ln 2} \quad 3.9$$

avec FS la pleine échelle (en V), soit $FS=2$ dans le cas $A_m=1$.

3.2.1 Etude en simulation

Afin d'étudier les performances de l'approche de démodulation FM proposée, nous avons conduit un certain nombre de simulations sous *Matlab*[®] en considérant pour le signal porteur et le message, des signaux sinusoïdaux avec des fréquences inspirées des programmes de développement « *LTE* » (*Long Term Evolution*), caractéristiques des transmissions haut-débit à large-bande. Soit par exemple :

- fréquence de la porteuse, $f_c = 2,5$ GHz;
- fréquence du signal modulant, $f_m = 40$ MHz.

Dans un premier temps, le flot de simulation est présenté. L'effet de différents paramètres (fréquence d'échantillonnage, profondeur de modulation et niveau de bruit) sur la qualité du message reconstruit est ensuite étudié.

3.2.1.1 Flot de simulation

Les simulations sont conduites sous *Matlab*[®] selon le flot illustré figure 3.1. Dans un premier temps, le signal FM est construit à l'aide des paramètres f_c , f_m et β . Ensuite la capture normalement réalisée par le testeur (level-crossing) est simulée de façon à disposer d'un vecteur logique qui représente les résultats de conversion 1-bit espacés dans le temps par la période d'échantillonnage T_{sample} . Les principes de détermination des *TS*, puis le calcul des fréquences instantanées f_i , tels que présentés au chapitre 2 sont ensuite appliqués, et le message est finalement reconstruit.

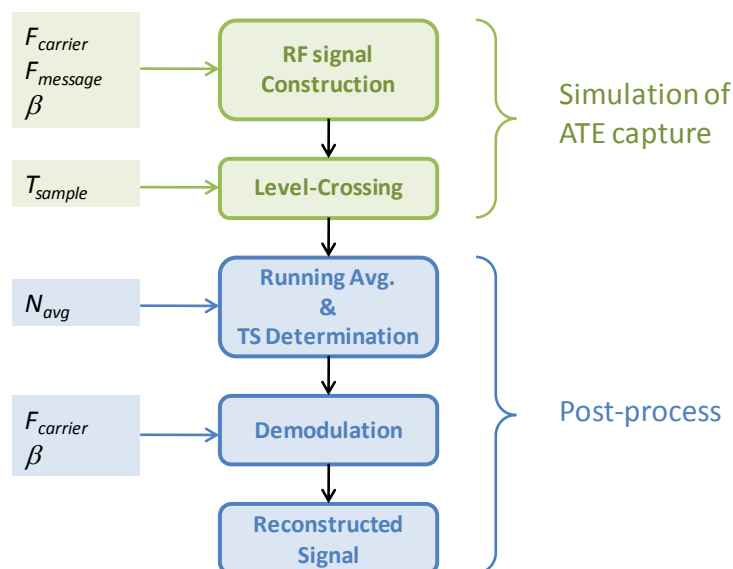


Figure 3.1. Flot de simulation de l'approche de démodulation.

Les performances de la démodulation seront évaluées en termes de pas de quantification en amplitude et/ou SNR du message reconstruit. Le pas de quantification en amplitude est directement mesuré à partir de la représentation temporelle du message reconstruit. L'évaluation du SNR demande quant à elle une représentation du signal dans le domaine fréquentiel. L'utilisation de la fonction FFT de Matlab® est possible à condition de disposer d'un signal temporel représenté par une répartition uniforme d'échantillons dans le temps. Ce n'est pas le cas du signal reconstruit à l'aide des TS, puisque la discrétisation temporelle dépend de la fréquence instantanée du signal.

Afin de bien visualiser cette non-uniformité dans la répartition temporelle des points, nous avons considéré un cas particulièrement défavorable avec un faible rapport f_c/f_m et une profondeur de modulation β importante. La montre les résultats de simulation pour :

$$\frac{f_c}{f_m} = 16; \quad \beta = 10 \quad 3.10$$

Sur la figure 3.2.a qui dispose d'un axe des abscisses gradué en unité de temps, on voit clairement apparaître une densité de points calculés plus importante sur les sommets. Le même signal est représenté sur la figure 3.2.b avec une distribution uniforme des points calculés sur l'axe des abscisses. Il n'est bien entendu pas envisageable d'appliquer directement une FFT sur ce signal pour évaluer ses caractéristiques.

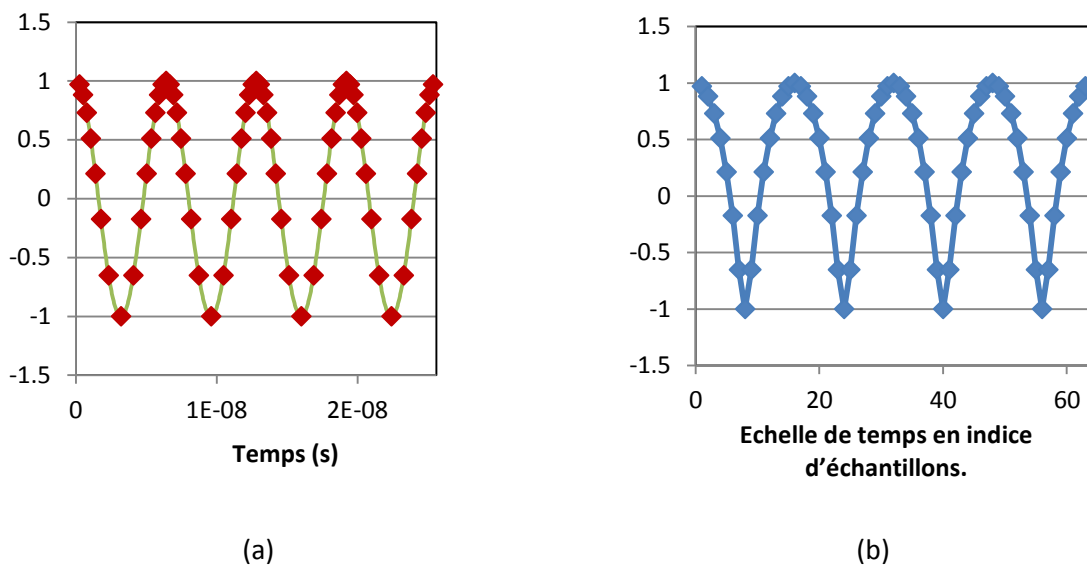


Figure 3.2. Mise en évidence de la non-uniformité.

Pour contourner ce problème, nous avons inséré dans le flot de simulation un algorithme d'interpolation permettant de ré-échantillonner le signal après démodulation de façon à disposer de

point uniformément répartis avant application de la FFT. Deux méthodes d'interpolation ont été envisagées : interpolation linéaire et interpolation de Lagrange [85]. La figure 3.3 montre le flot de simulation ainsi modifié.

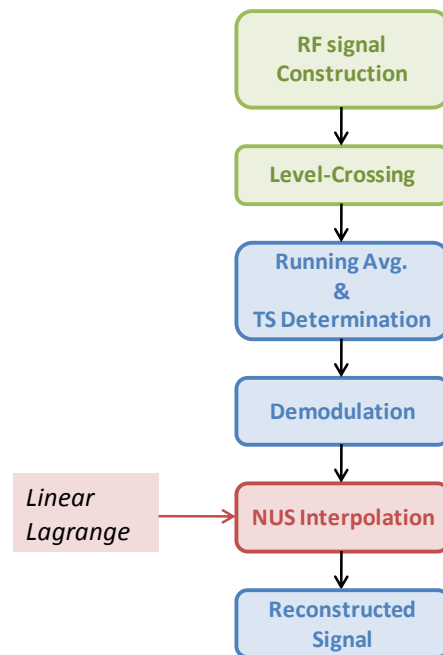


Figure 3.3. Ajout de la fonction d'interpolation dans le flot de simulation.

Finalement, nous souhaitons disposer pour appliquer la FFT d'un nombre entier de périodes de signal de façon à éliminer l'utilisation d'un fenêtrage quelconque et ses conséquences sur les résultats. La résolution de la FFT est par ailleurs améliorée par l'utilisation d'un nombre significatif de périodes message. Par la suite, nous prendrons arbitrairement 32 périodes du message en simulation ainsi que pour les validations expérimentales sur testeur.

3.2.1.2 Effet de la fréquence d'échantillonnage

Dans un premier temps, nous fixons la profondeur de modulation $\beta=3$ (avec $A_c=A_m=1V$, cela correspond à une fréquence de déviation f_d maximale de 120MHz) et nous étudions l'effet de la fréquence d'échantillonnage. A ce stade, les signaux ne sont pas bruités. La figure 3.4 montre les résultats obtenus dans le domaine temporel avec des résolutions T_{sample} de 2ps, 5ps et 10ps (soit un taux d'échantillonnage de 40, 100 et 200 points par période de porteuse en moyenne).

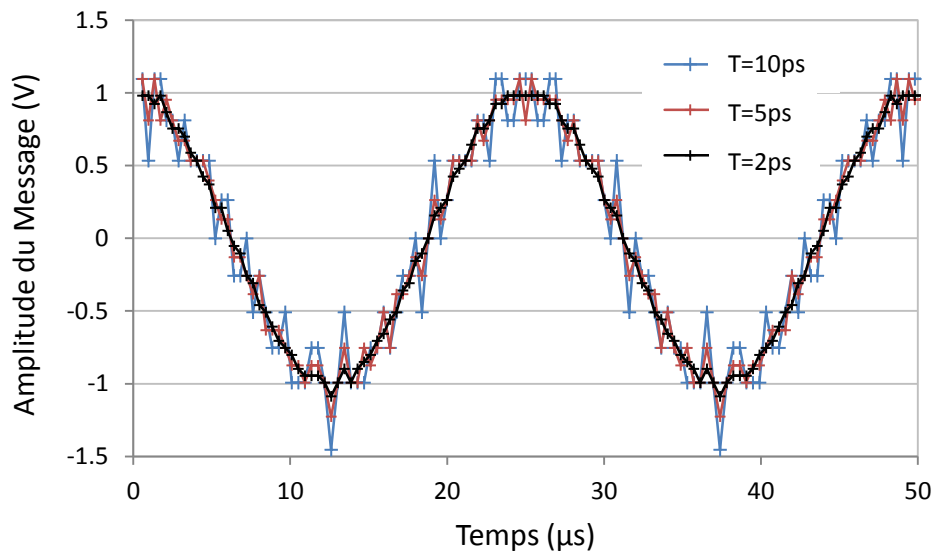


Figure 3.4. Représentation temporelle des deux premières périodes du signal reconstruit en simulation pour trois valeurs différentes de résolution.

Nous pouvons déjà noter qualitativement que la méthode de démodulation produit un résultat correct. En effet, nous retrouvons ici une allure de sinusoïde d’amplitude 1. Les pas de quantification théorique calculés autour de la fréquence centrale à l’aide de l’équation 3.7 sont présentés dans le tableau 3.1 pour les trois résolutions temporelles considérées. Les résultats obtenus en simulation confirment ces valeurs. Observons toutefois que le pas de quantification n’est pas strictement fixe pour une résolution donnée, puisqu’il dépend de la fréquence instantanée du signal d’entrée. Ainsi, nous pouvons relever sur les simulations avec une résolution de 10ps, un pas allant de 0,2572V pour les valeurs de fréquences les plus basses (amplitude minimum du message reconstruit) à 0,2848V pour les fréquences les plus hautes (amplitude maximum du message reconstruit), ce qui est cohérent avec le pas de quantification théorique calculé autour de la fréquence centrale.

Résolution de l’échantillonnage (ps)	10	5	2
Pas de quantification théorique (V)	0.2604	0.1302	0.0521

Tableau 3.1. Pas de quantification théorique autour de la fréquence centrale pour différentes résolutions.

La figure3.5 présente les spectres calculés en appliquant une FFT sur le signal temporel reconstruit avec $T_s=10ps$ (soit un taux d’échantillonnage moyen de 40 points par période de porteuse) et $\beta=3$, avec et sans interpolation. Le spectre est volontairement limité à une bande de fréquence correspondant à 4 fois la fréquence du message. En pratique, nous estimons que cet intervalle de

fréquence est suffisant pour caractériser le signal émis par le DUT dans le contexte du test. L'amplitude de la composante fondamentale (ici à 40MHz) est normalisée à 0 dB.

La présence de composantes harmoniques révèle l'introduction d'une distorsion du message au cours de la reconstruction. Cette distorsion est évidente dans le cas où aucune interpolation n'est pratiquée compte-tenu de la répartition non-uniforme des échantillons évoquée précédemment. L'interpolation linéaire permet de réduire l'amplitude du premier harmonique de 17dB, mais n'élimine pas totalement la distorsion. Notons qu'en théorie, la quantification du signal modifie la position du plancher de bruit mais n'introduit pas de distorsions harmoniques.

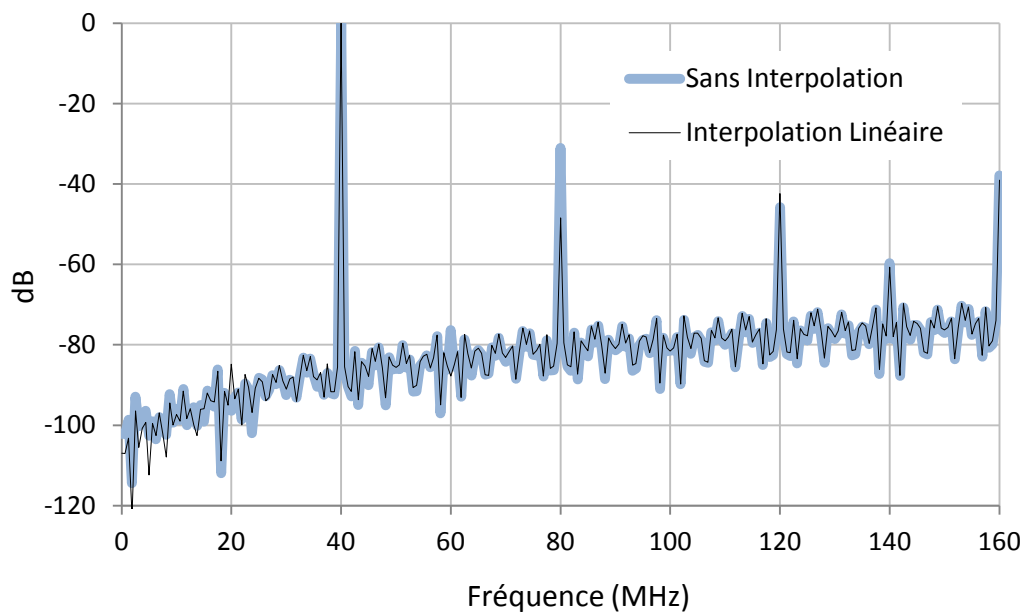


Figure 3.5. Spectre du message reconstruit avec $T_s=10ps$ sur une bande de fréquence $[0-4f_m]$, avec et sans interpolation.

Finalement nous avons évalué le SNR du message reconstruit, à la fois sur toute la bande passante $[0- f_s/2]$ de la FFT ou uniquement sur la bande $[0-4f_m]$, pour différentes valeurs de la fréquence d'échantillonnage. Les résultats sont synthétisés sur la figure 3.6. On constate que le SNR calculé sur toute la bande passante est assez proche de la limite théorique (SQNR) posée par le bruit de quantification. L'algorithme de reconstruction ne produit donc pas de dégradation notable du signal.

L'influence de la fréquence d'échantillonnage se traduit comme attendu par une baisse du SNR pour les faibles valeurs de fréquence d'échantillonnage. On observe notamment une dégradation sensible du SNR lorsque le taux d'échantillonnage moyen est inférieur à 100 points par période de porteuse. Au-delà de 100 échantillons par période, le SNR du message reconstruit s'améliore avec l'augmentation de la fréquence d'échantillonnage, mais l'amélioration reste limitée. Globalement

pour ces paramètres de modulation et pour un taux d'échantillonnage moyen supérieur à 100 points par période de porteuse, l'algorithme de démodulation permet de reconstruire le message avec un SNR supérieur à 45dB sur la bande $[0-4f_m]$ en l'absence de bruit en entrée, ce qui constitue une bonne performance dans notre contexte de test.

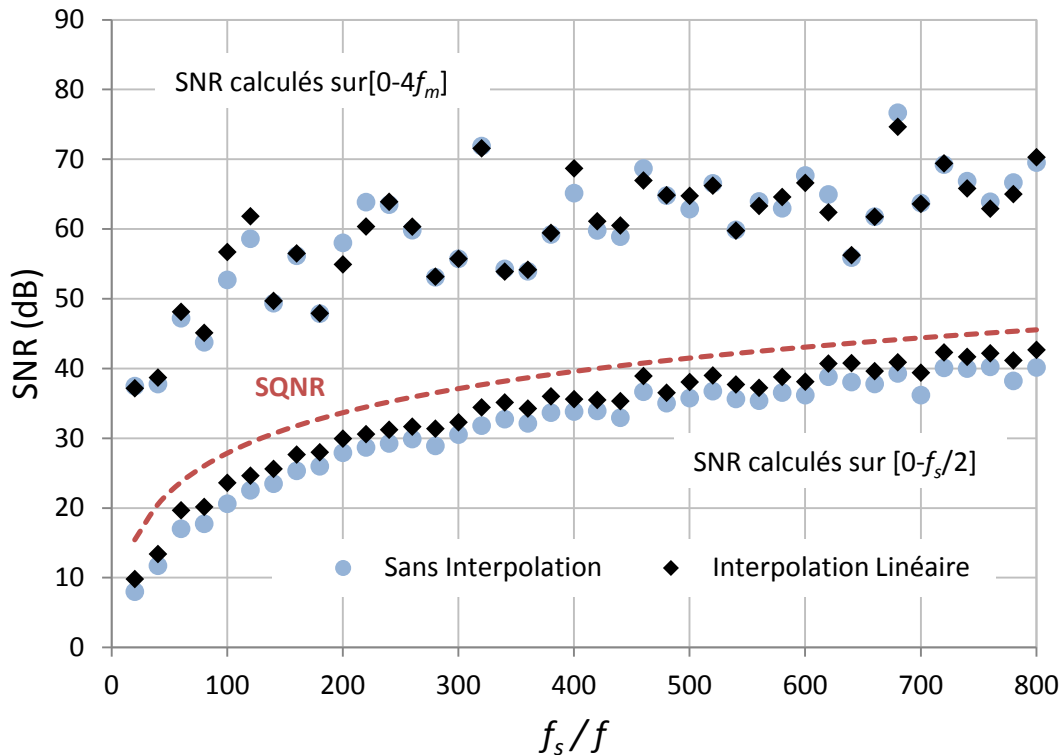


Figure 3.6. Evolution de la valeur du SNR du message reconstruit en fonction du rapport de la fréquence d'échantillonnage sur la fréquence du signal.

3.2.1.3 Effet de la profondeur de modulation

Dans un deuxième temps, nous nous sommes intéressés à l'influence de la profondeur de modulation sur les performances de la méthode de démodulation. La figure 3.7 montre la reconstruction du message dans le domaine temporel pour $T_s=10\text{ps}$ (soit un taux d'échantillonnage moyen de 40 points par période de porteuse) et trois valeurs de β différentes (1, 5 et 10 radians). Comme attendu, la qualité du message reconstruit est d'autant meilleure que la profondeur de modulation est forte. On constate à nouveau la cohérence entre les pas de quantification observés en simulation et les pas de quantification théoriques présentés dans le tableau 3.2.

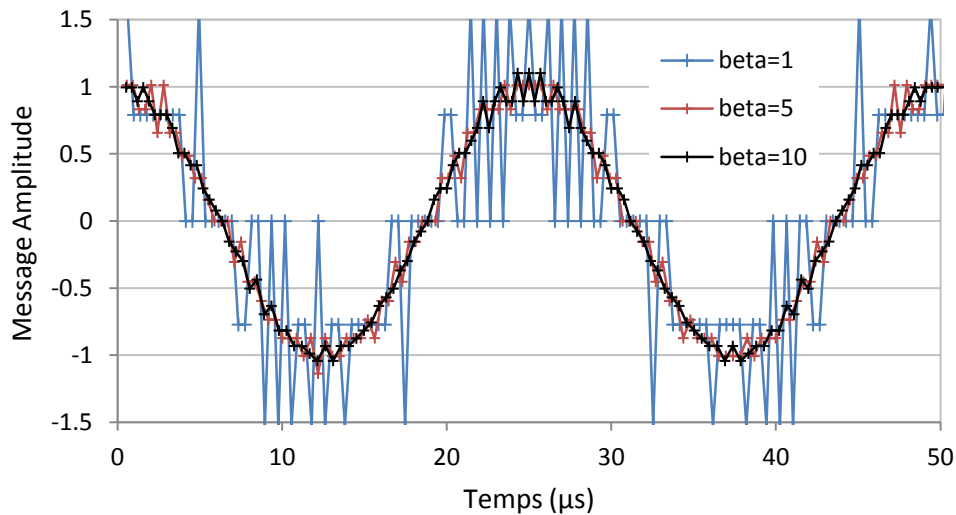


Figure 3.7. Représentation temporelle des deux premières périodes du signal reconstruit en simulation pour trois valeurs différentes de β .

β (radians)	1	5	10
Pas de quantification théorique (V)	0.845	0.169	0.0845

Tableau 3.2. Pas de quantification théorique autour de la fréquence centrale pour différentes profondeurs de modulation

L'effet de la profondeur de modulation est en fait similaire à l'effet de la fréquence d'échantillonnage, comme établi avec l'expression du pas de quantification (équation 3.7). Les résultats sur l'évolution du SNR avec la profondeur de modulation sont ainsi comparables à ceux obtenus précédemment, avec un SNR proche de la limite théorique (SQNR) lorsque la puissance de bruit est calculée sur toute la bande passante.

3.2.1.4 Effet du bruit appliqué sur le signal d'entrée

Finalement, nous nous sommes intéressés à l'influence du niveau de bruit présent sur le signal d'entrée, le bruit étant modélisé comme une tension aléatoire ajouté au signal d'entrée ainsi que défini précédemment (équation 2.15). Les résultats de simulation montrés sur la figure 3.8 donnent l'évolution du SNR calculé à partir du spectre du message reconstruit en fonction du niveau de bruit en entrée, pour une profondeur de modulation $\beta=3$ et une résolution temporelle $T_s=2\text{ps}$ (soit un taux d'échantillonnage moyen de 200 points par période de porteuse). Ici encore, les SNR sont calculés sur deux bandes de fréquences différentes, $[0-f_s/2]$ et $[0-4f_m]$ dans les mêmes conditions de bruit en entrée, ce qui explique que le SNR calculé sur la bande de fréquence réduite $[0-4f_m]$ soit plus élevé que le SNR imposé en entrée.

Le graphique laisse apparaître 3 zones distinctes. Pour les niveaux de bruit très élevés ($SNR_{in} < 10\text{dB}$), l'algorithme ne fonctionne pas, ou très mal. Pour des SNR_{in} compris entre 10dB et 40dB environ, l'algorithme permet de réaliser la démodulation et on observe une dépendance linéaire entre le SNR du signal reconstruit et le SNR en entrée. Dans ce cas, le bruit présent dans le signal d'entrée domine le bruit de quantification. Finalement au-delà de 40dB, nous observons une saturation du SNR du signal reconstruit, qui est naturellement limité par le bruit de quantification (SQNR). Dans ce cas, les performances optimales de l'algorithme de démodulation sont atteintes.

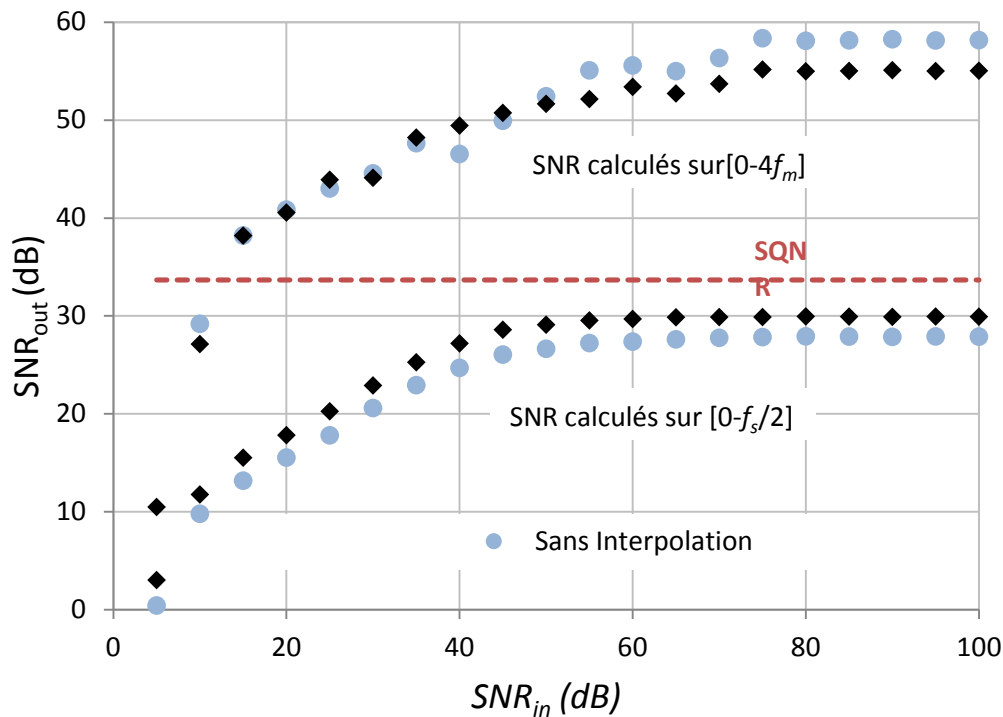


Figure 3.8. Evolution de la valeur du SNR du message reconstruit en fonction en fonction du niveau de bruit en entrée.

L'ensemble des résultats précédents a été présenté avec et sans l'utilisation de l'algorithme d'interpolation qui permet de ré-échantillonner le signal reconstruit dans le domaine temporel de façon à disposer de points uniformément répartis dans le temps. Bien que l'utilisation de la FFT sur un échantillonnage non-uniforme soit strictement incorrecte, nous pouvons observer que le bénéfice de l'interpolation n'est pas systématiquement évident. Dans la mesure où le temps de test est un critère important, nous pouvons imaginer court-circuiter l'étape d'interpolation, et donc économiser le temps de calcul associé, sans qu'une dégradation notable des résultats se produise. Cette approche est particulièrement envisageable dans le cas où la profondeur de modulation est faible.

3.2.2 Validations expérimentales

Le protocole expérimental repose sur l'utilisation d'un générateur de signaux modulés (Agilent N93110) connecté à une entrée digitale du testeur Verigy 93K. Le testeur est programmé pour réaliser la capture 1-bit avec un seuil de comparaison $C=0$ et une période d'échantillonnage T_s programmable. Le traitement du vecteur ainsi capturé est réalisé hors-ligne à l'aide des mêmes algorithmes que ceux utilisés en simulation. La figure 3.9 schématise cet environnement expérimental.

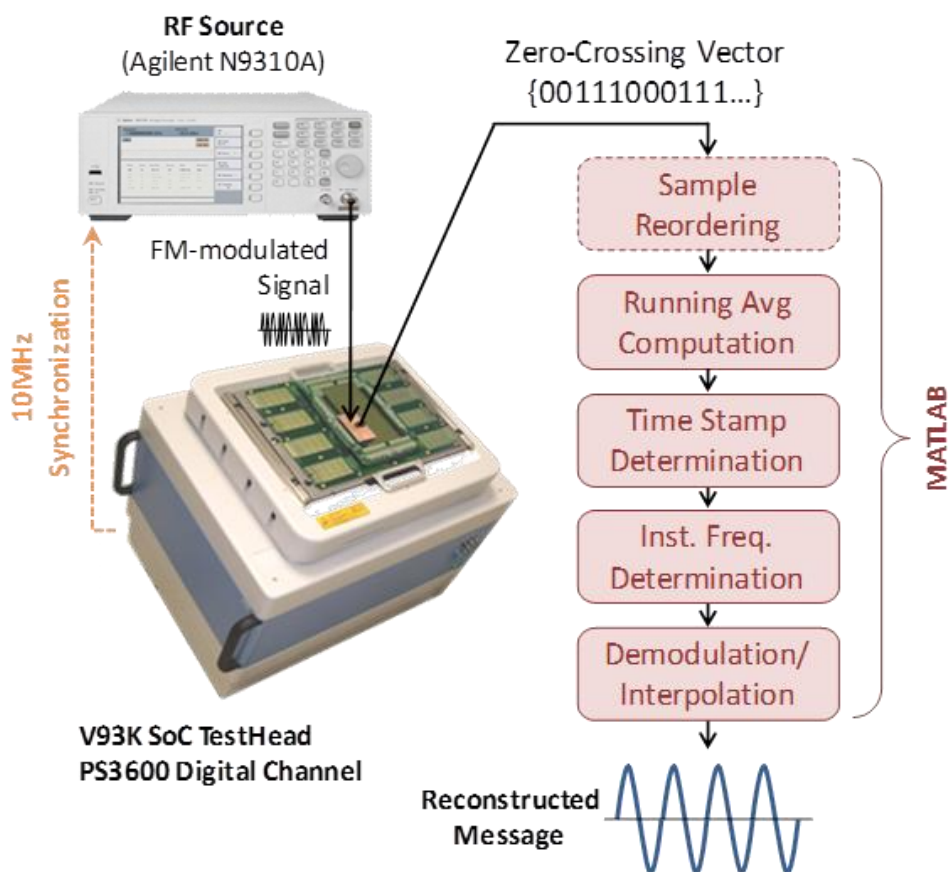


Figure 3.9. Schéma de principe d'une acquisition et démodulation FM.

La synchronisation du générateur de signaux et du testeur est possible via une horloge 10MHz disponible au niveau de la tête de test. Cette synchronisation est facultative dans le cas d'une capture directe des échantillons. Elle est par contre absolument nécessaire en cas de recours à la technique de sous-échantillonnage cohérent ; une étape préliminaire de ré-ordonnancement des échantillons doit alors être insérée dans l'algorithme de démodulation.

Le générateur Agilent étant limité à 50kHz pour la fréquence du signal modulant, nous ne pouvons pas directement implanter le cas étudié en simulation. Nous avons opté pour une réduction homothétique d'un facteur 1000 de toutes les fréquences utilisées dans les simulations précédentes

de façon à préserver le volume de données à traiter et les caractéristiques de modulation. Ainsi nous utiliserons une fréquence de porteuse $f_c=2.5\text{MHz}$, et une fréquence de message $f_m=40\text{kHz}$.

3.2.2.1 Résultats avec une capture directe

Dans un premier temps, nous avons validé l'algorithme de démodulation en utilisant une acquisition directe des échantillons. La source RF est configurée pour produire une modulation de fréquence avec une profondeur $\beta=3$, correspondant à une déviation maximum en fréquence $f_d=120\text{ kHz}$. La période de fonctionnement minimale de la carte digitale PS 3600 étant de 2,5ns, le taux d'échantillonnage maximum que nous pouvons atteindre est de 160 points par période de porteuse en moyenne. Nous avons comparé les résultats obtenus pour trois valeurs de résolution temporelle différentes de 2,5ns, 5ns et 10ns, correspondant à un taux d'échantillonnage moyen de 160, 100 et 40 points par période de porteuse. La figure 3.10 montre la reconstruction du message dans le domaine temporel pour ces trois résolutions.

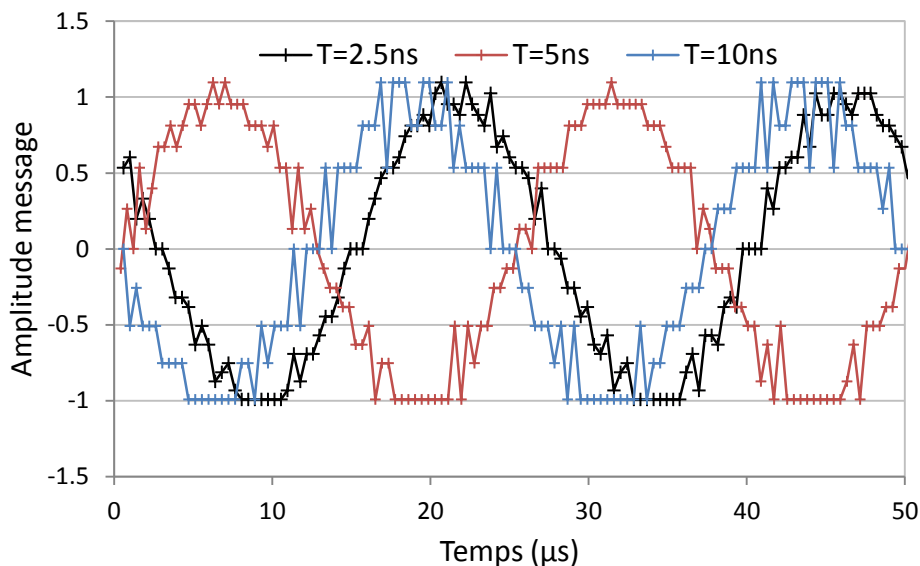


Figure 3.10. Représentation temporelle des deux premières périodes du signal reconstruit à partir d'une capture directe des échantillons, pour trois valeurs différentes de résolution.

Les trois messages reconstruits présentent des phases à l'origine différentes, lié au fait que nous n'avons pas utilisé de synchronisation entre la source RF et le testeur. On constate que l'algorithme de démodulation fonctionne pour les trois résolutions considérées, avec des performances d'autant meilleures que la résolution est fine. Comme attendu, le pas de quantification diminue lorsqu'on augmente la fréquence d'échantillonnage et les valeurs mesurées sur le signal reconstruit (autour de la fréquence centrale) sont en parfaite adéquation avec les valeurs théoriques calculées, comme présenté dans le tableau 3.3.

Résolution de l'échantillonnage (ns)	10	5	2,5
Pas de quantification théorique (V)	0.2604	0.1302	0.0651
Pas de quantification mesuré (V)	0,26	0,13	0,065

Tableau 3.3. Comparaison des valeurs théoriques et mesurées du pas de quantification pour trois valeurs différentes de résolution temporelle.

La figure 3.11 montre les spectres obtenus sur la bande de fréquence $[0-4f_m]$ après application de la FFT sur les signaux temporels ré-échantillonnés par interpolation linéaire. Le plancher de bruit se situe aux environs de -40dB, ce qui est nettement supérieur à celui relevé en simulation (relatif au seul bruit de quantification). De plus, ce plancher de bruit n'est pas sensible à la fréquence d'échantillonnage, ce qui signifie probablement que le bruit dominant dans la reconstruction est lié d'une part au bruit présent dans le signal d'entrée, et d'autre part aux phénomènes aléatoires associés à la capture du signal comme par exemple le jitter sur l'horloge de l'échantillonneur. En situant ces résultats par rapport aux résultats de simulation donnés dans la figure 3.8, nous pouvons estimer le niveau de SNR équivalent en entrée légèrement en dessous de 20dB. A noter que les conditions expérimentales ne sont pas particulièrement favorables à l'intégrité des signaux transmis (environnement bruité, longs câbles, etc...). Aussi, le phénomène de distorsion harmonique (présence de raies harmoniques) n'est pas visible sur ces résultats expérimentaux. Là encore, il est probable que cette distorsion soit noyée dans le bruit (la hauteur du second harmonique en simulation se situe autour de -50dB dans des conditions comparables).

Les SNR calculés la bande $[0-4f_m]$ avoisinent 30dB dans les 3 cas, ce qui demeure intéressant dans un contexte de test fonctionnel. Ce résultat permet de valider l'approche de reconstruction en fréquence pour les signaux de fréquences modestes, n'excédant pas la dizaine de MHz. Pour des signaux plus rapides, une acquisition directe des échantillons n'est pas envisageable avec les ressources disponibles et il est nécessaire d'avoir recours à la technique de sous-échantillonnage cohérent.

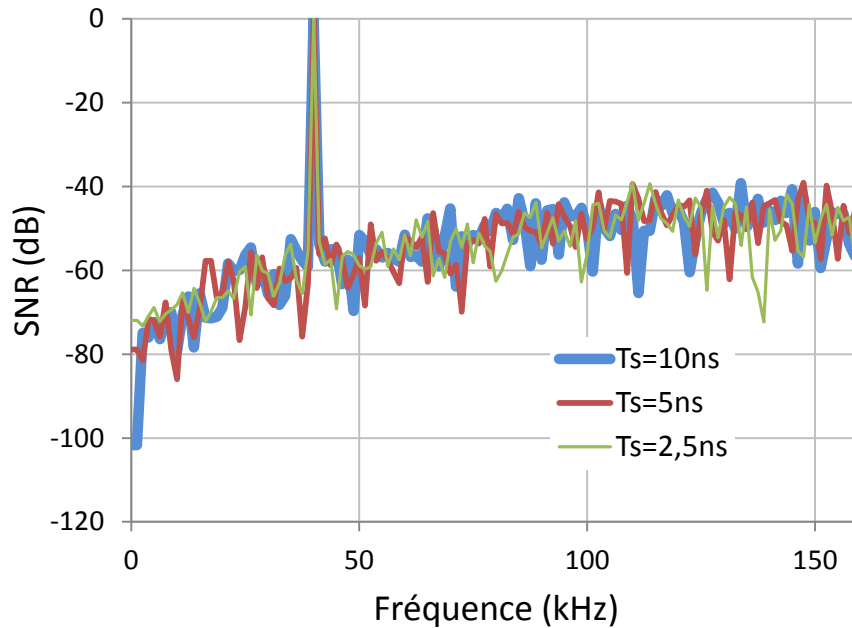


Figure 3.11. Spectre des signaux reconstruits à partir d'une capture directe des échantillons pour trois valeurs différentes de résolution temporelle.

3.2.2.2 Mise en œuvre du sous-échantillonnage cohérent

La technique de sous-échantillonnage cohérent permet d'augmenter artificiellement la résolution temporelle de l'acquisition et ainsi d'étendre l'application de notre approche aux signaux RF caractérisés par des fréquences de l'ordre du GHz. Rappelons toutefois que si la technique de sous-échantillonnage cohérent permet d'augmenter le nombre de points capturés de façon virtuellement infinie, nous restons limités par la capacité mémoire du testeur.

Afin de valider l'utilisation de la technique de sous-échantillonnage dans notre approche de démodulation, nous avons conservé le cas précédent avec une fréquence de porteuse $f_c=2.5\text{MHz}$, une fréquence de message $f_m=40\text{kHz}$, et une profondeur de modulation $\beta=3$ radians et nous avons étudié la reconstruction du message pour deux résolutions temporelles différentes de 10ns et 1ns, correspondant respectivement à un taux d'échantillonnage moyen de 40 et 400 points par période de porteuse. A noter que si l'utilisation du sous-échantillonnage cohérent est nécessaire pour atteindre la résolution de 1ns, elle n'est pas indispensable pour obtenir la résolution de 10ns. Nous pourrions donc dans ce cas comparer les résultats de reconstruction avec et sans recours à la technique de sous-échantillonnage.

Afin de respecter le critère de cohérence défini par l'équation 2.36, plusieurs jeux de paramètres $\{T_s, N_{rep}\}$ peuvent être envisagés. Le tableau 3.4 donne les paramètres cohérents utilisés pour les deux résolutions finales envisagées.

Résolution temporelle finale	Nombres de répétitions N_{rep}	Période d'échantillonnage T_s
10 ns	1 (pas de sous-éch.)	10 ns
	31	310 ns
	601	6 010 ns
1 ns	31	31 ns
	6 007	6 007 ns

Tableau 3.4. Paramètres d'acquisition utilisés pour le sous-échantillonnage cohérent

Les résultats de reconstruction du message pour la résolution temporelle de 10ns sont présentés sur la figure 3.12, en considérant le nombre de répétitions minimum ($N_{rep}=1$) et maximum ($N_{rep}=601$). Comme attendu, il n'y a aucune différence apparente, ce qui permet de valider en partie la mise en œuvre expérimentale du sous-échantillonnage cohérent, et notamment la bonne synchronisation des instruments (générateur de signaux et testeur).

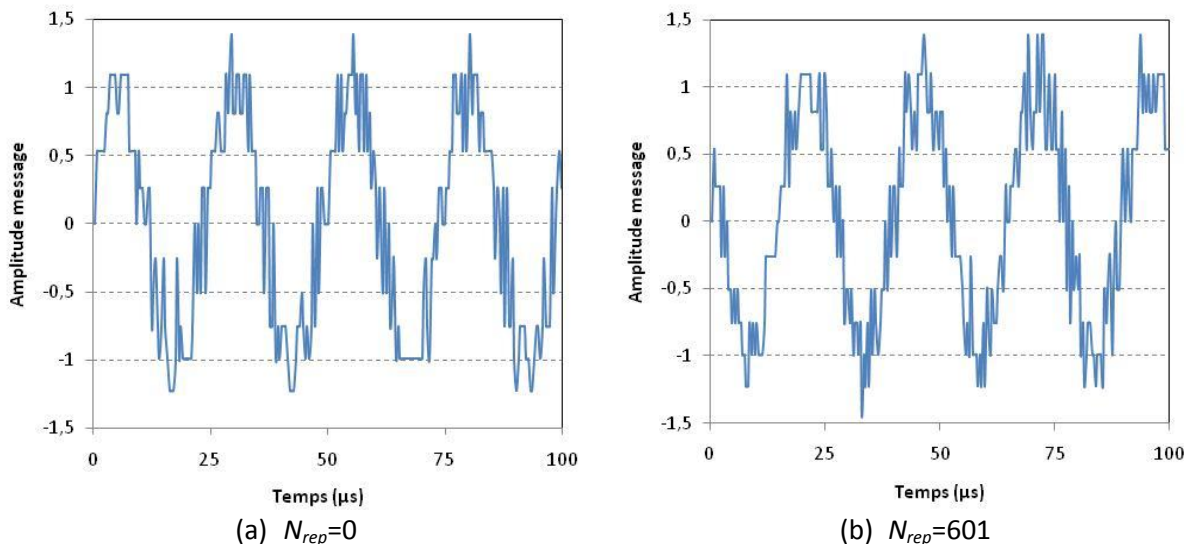


Figure 3.12. Reconstruction du message pour une résolution temporelle de 10ns, avec et sans sous-échantillonnage cohérent.

La figure 3.13 compare les spectres des messages reconstruits dans la bande $[0-4f_m]$, correspondant aux trois jeux de paramètres pour la résolution 10ns. Il apparaît ici, que le procédé de sous-échantillonnage produit des variations importantes du niveau du bruit à basse fréquence, qui est sensible au nombre de répétitions programmées. Ces variations ont un impact assez fort sur le calcul du SNR dans la bande passante réduite, qui fluctue entre 28dB et 35dB selon le nombre de répétitions. Sur l'ensemble du spectre $[0-f_s/2]$, cet impact est moindre avec un SNR qui reste compris entre 11dB et 12dB.

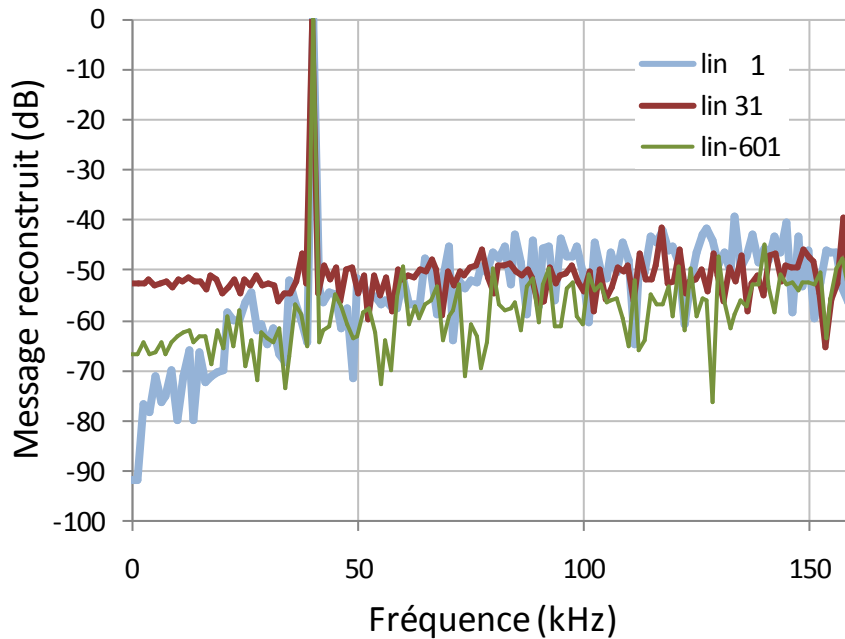


Figure 3.13. Comparaison des spectres des messages reconstruits avec une résolution de 10ns, pour différentes valeurs du nombre de répétitions.

Les résultats de reconstruction du message pour la résolution temporelle de 1ns sont présentés sur la figure 3.14, dans le cas d'un nombre de répétitions réduit ($N_{rep}=31$) et élevé ($N_{rep}=6007$). A nouveau, il n'apparaît pas de différence notable sur le message reconstruit dans le domaine temporel. On observe par contre une forte réduction du pas de quantification en comparaison des résultats précédents, lié à l'amélioration de la résolution temporelle de 10ns à 1ns.

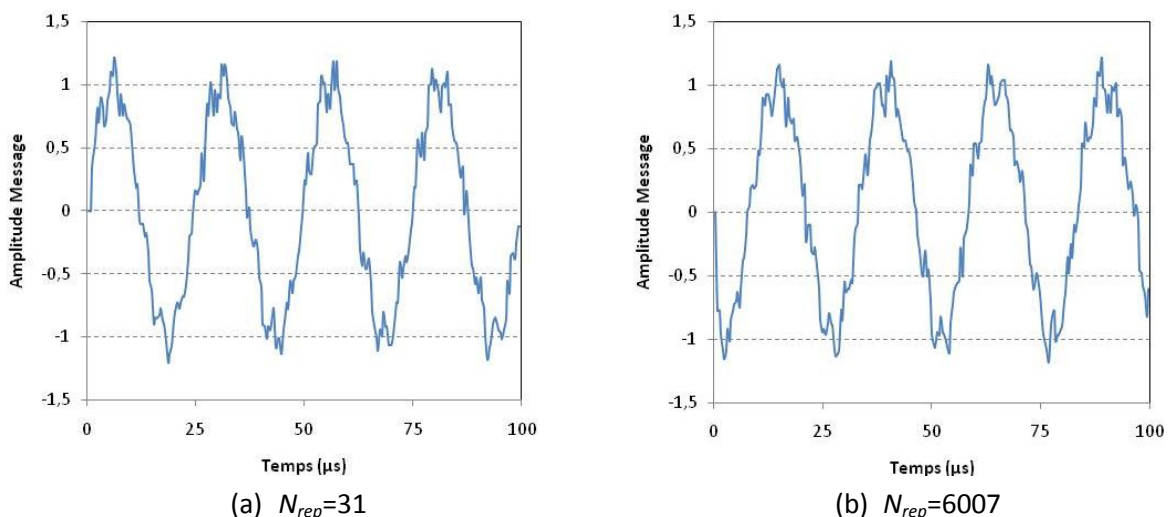


Figure 3.14. Reconstruction du message pour une résolution temporelle de 10ns, pour deux valeurs différentes du nombre de répétitions.

Le tableau 3.5 regroupe les SNR calculés sur le message reconstruit à partir de la représentation des résultats dans le domaine fréquentiel, avec et sans correction de la non-uniformité de l'échantillonnage (interpolation). Ces résultats nous permettent de faire quelques observations :

- L'effet de l'interpolation n'est pas significatif, quelles que soient la bande de fréquence et la résolution temporelle, pour le cas d'étude considéré.
- Sur l'ensemble du spectre $[0-f_s/2]$, la mise en œuvre de la technique de sous-échantillonnage n'a pas de conséquence notable sur le résultat en termes de SNR, comme attendu.
- Sur l'intervalle réduit $[0-4f_m]$, les paramètres de sous-échantillonnage ont un impact sur le calcul du SNR, que l'on associe à une mise en forme du bruit à basse fréquence qui change avec le nombre de répétitions.
- Le gain sur la qualité de reconstruction (en terme de SNR) entre les résolutions 10ns et 1ns n'est pas très important, ce qui est cohérent avec l'hypothèse énoncée auparavant, d'un bruit de quantification négligeable devant les autres sources de bruit.

Résolution	N_{rep}	$[0-f_s/2]$		$[0-4f_m]$	
		<i>Sans interpolation</i>	<i>Interpolation Linéaire</i>	<i>Sans interpolation</i>	<i>Interpolation Linéaire</i>
10ns	0	12	12	28	28
	31	9	12	33	30
	601	9	11	35	35
1ns	31	16	17	42	40
	6007	16	17	46	45

Tableau 3.5. SNR du message reconstruit pour différents jeux de paramètres d'acquisition.

Plus généralement au vu de ces résultats, il est possible d'envisager la reconstruction de signaux de fréquences de l'ordre du GHz. En effet, les résultats expérimentaux montrent que l'utilisation de la technique de sous-échantillonnage cohérent n'introduit pas de perturbation significative dans l'algorithme de démodulation. Ainsi si nous effectuons une capture avec une période testeur de l'ordre de 2,5 ns, en effectuant 6000 répétitions comme lors des exemples précédents, nous pouvons atteindre des résolutions de l'ordre de la picoseconde.

3.3 Modulation d'amplitude

La modulation en amplitude d'une porteuse sinusoïdale définie par l'équation 3.1 par un message également sinusoïdal défini par l'équation 3.2 s'écrit :

$$s_{AM}(t) = (A_c + M \cos(\omega_m t)) \times \sin(\omega_c t) \quad 3.15$$

où M représente l'index de modulation.

L'opération de démodulation du signal AM consiste simplement à calculer pour chaque période de porteuse, son amplitude instantanée A_i à partir des instants de franchissement du signal avec le seuil de comparaison, comme développé dans le chapitre précédent :

$$\hat{m}(t_i) = \frac{C}{\cos(\pi f \Delta TS_i)} \quad 3.5$$

où t_i correspond au temps de passage par un maximum :

$$t_i = \frac{TS_{R,i} + TS_{F,i}}{2} \quad 3.6$$

Comme pour la modulation de fréquence, le message reconstruit est un signal discret, à la fois dans le temps et en amplitude. Toutefois contrairement à la modulation de fréquence, la discrétisation temporelle ne dépend pas de l'amplitude instantanée du signal. Ainsi dans le cas d'une modulation d'amplitude, les échantillons du message reconstruit sont uniformément répartis dans le temps et il n'est pas nécessaire d'utiliser un algorithme d'interpolation avant d'appliquer une FFT. La discrétisation en amplitude dépend quant à elle de l'amplitude instantanée du signal, avec un pas de quantification donné par l'expression 2.35.

3.3.1 Etude en simulation

Pour cette étude, nous conservons les fréquences utilisés en FM, à savoir une fréquence porteuse $f_c=2,5\text{GHz}$ et une fréquence message $f_m=40\text{MHz}$. Nous fixons l'amplitude de la porteuse à 2V et nous considérons un index de modulation $M=1$. Le signal modulé est donc un signal dont l'amplitude varie entre 1V et 3V comme illustré sur la figure 3.15. Notons que ce cas figure est représentatif des modulations de type QAM qui seront étudiées dans le chapitre suivant. Le flot de simulation est identique à celui appliqué pour la FM (voir figure 3.1). Le seuil de comparaison C doit par contre impérativement être configuré à une valeur différente de zéro.

Diverses simulations ont été réalisées en variant à la fois le seuil de comparaison et la fréquence d'échantillonnage afin d'évaluer les performances de la démodulation. En effet, il a été établi dans le chapitre précédent que le résultat sur la reconstruction d'amplitude est sensible au choix du niveau de comparaison, à la fois sur le plan de l'erreur systématique et sur le plan de la quantification. Concernant le seuil de comparaison, il est évident que ce seuil doit être positionné en dessous de l'amplitude la plus petite du signal modulé. Dans cette étude, nous avons choisi de vérifier l'impact du niveau du seuil dans une plage de valeurs allant de 20% à 80% de l'amplitude minimale, soit de 0,2V à 0,8V pour le cas de figure de la figure 3.15. Concernant la fréquence d'échantillonnage, nous avons considéré deux résolutions temporelles de 2,5ps et 1ps, qui correspondent à 160 et 400 échantillons collectés par période de porteuse respectivement. Enfin, les simulations sont réalisées avec un niveau de bruit en entrée correspondant à un SNR de 30dB.

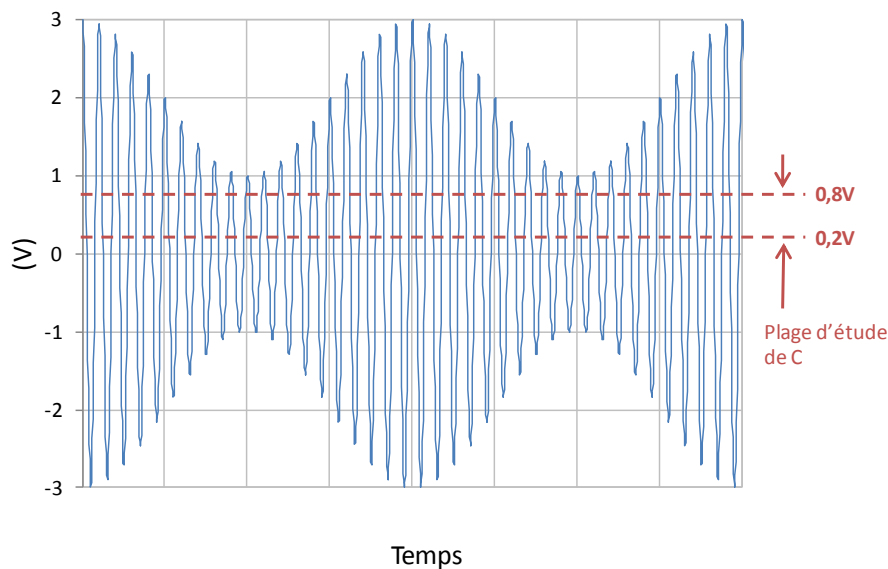


Figure 3.15. Allure de la modulation d'amplitude étudiée en simulation

Les figures 3.16 et 3.17 montrent les messages reconstruits dans le domaine temporel pour les deux seuils de comparaison 0,2V et 0,8V, et pour les deux résolutions ciblées. L'évolution du pas de quantification en fonction de l'amplitude mesurée est bien visible, avec une reconstruction plus précise aux faibles amplitudes du message. Le tableau 3.6 donne les valeurs de pas de quantification théoriques calculés à l'aide de l'expression 2.35, autour de l'amplitude minimale et maximale du signal ; ces valeurs sont exactement retrouvées en simulation.

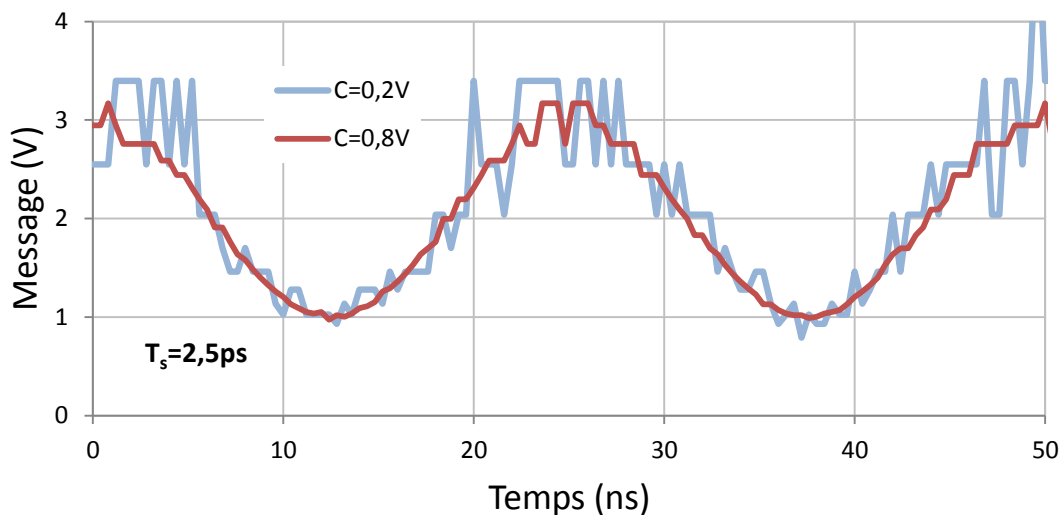


Figure 3.16. Représentation temporelle du message reconstruit avec 160 points par période porteuse, pour deux valeurs du seuil de comparaison.

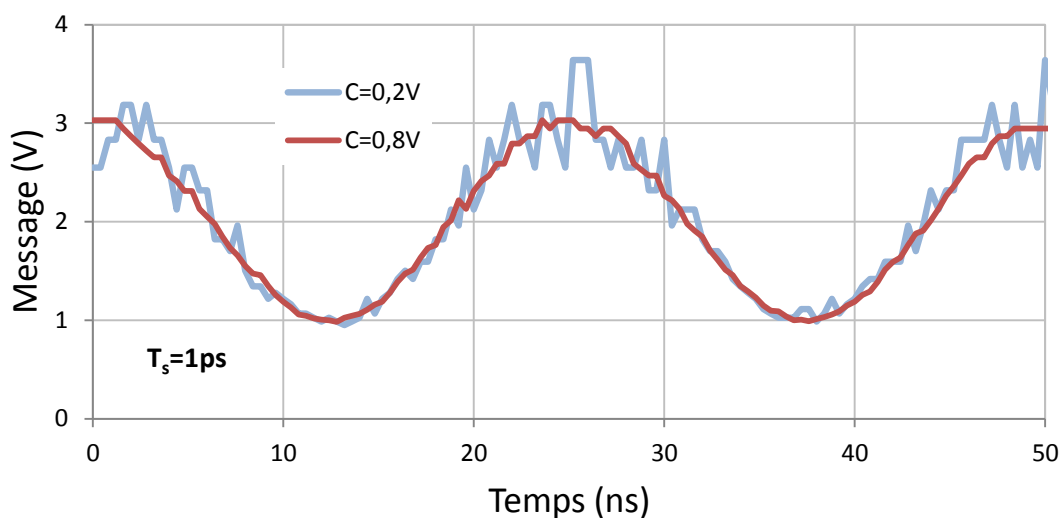


Figure 3.17. Représentation temporelle du message reconstruit avec 400 points par période porteuse pour deux valeurs du seuil de comparaison.

Résolution temporelle T_s	2,5ps		1ps	
Seuil de comparaison C	0,2V	0,8V	0,2V	0,8V
Pas de quantification autour de l'amplitude minimale A=1	0,096V	0,015V	0,038V	0,006V
Pas de quantification autour de l'amplitude maximale A=3	0,882V	0,213V	0,353V	0,085V

Tableau 3.6. Pas de quantification pour un signal AM.

Ces résultats nous permettent de faire quelques observations :

- Comme attendu, on constate que la qualité de la reconstruction est meilleure pour un seuil de comparaison plus élevé. Ainsi lorsque le seuil de comparaison passe de 0,2V à 0,8V (soit une augmentation d'un facteur 4 sur le rapport C/A), le pas de quantification autour de l'amplitude minimale est réduit d'un facteur 6,4 et celui autour de l'amplitude maximale d'un facteur 4,1. A noter que cette réduction du pas de quantification est indépendante de la valeur de la fréquence d'échantillonnage.
- On constate aussi que la qualité de la reconstruction s'améliore en augmentant la fréquence d'échantillonnage. La réduction du pas de quantification est dans ce cas directement proportionnelle à l'augmentation du taux d'échantillonnage, et indépendante de l'amplitude du signal et de la valeur du seuil de comparaison. Ainsi lorsque le taux d'échantillonnage passe de 160 à 400 points par période de porteuse (soit une augmentation d'un facteur 2,5), on observe bien une réduction du pas de quantification d'un facteur 2,5, quelles que soient les valeurs de l'amplitude et du seuil de comparaison.

Les figures 3.18 et 3.19 montrent les spectres des messages reconstruits pour les deux seuils de comparaison 0,2V et 0,8V, et pour les deux résolutions ciblées. Sur le spectre calculé avec $C=0,2V$ et $T_s=2,5ps$, on note la présence du second harmonique à -24dB, les harmoniques suivants étant également visibles. Cette distorsion peut s'expliquer par le pas de quantification non régulier selon l'amplitude, avec notamment un pas de quantification particulièrement important autour de l'amplitude maximale qui peut s'apparenter à une forme de saturation haute (voir figure 3.16). Cette distorsion disparaît lorsque l'on améliore la qualité de la reconstruction, soit par un seuil de comparaison plus élevé, soit par une période d'échantillonnage réduite.

Finalement, les SNR des messages reconstruits sont calculés à l'aide des représentations spectrales données sur les figures 3.18 et 3.19. Les résultats obtenus sur la bande de fréquence réduite $[0-4f_m]$ sont représentés sur la figure 3.20. Comme attendu, la valeur du SNR augmente pour des seuils de comparaison plus élevés et pour des résolutions temporelles plus fines. Les SNR relevés s'étendent de 18dB à 35dB. Les mêmes simulations réalisées avec un niveau de bruit en entrée deux fois plus important donnent des résultats de SNR allant de 9dB à 28dB. Cela montre que la technique de reconstruction est robuste à des niveaux de bruit importants. En pratique, nous considérons qu'un niveau de SNR sur le message reconstruit d'environ 30dB est suffisant pour achever avec succès un test fonctionnel.

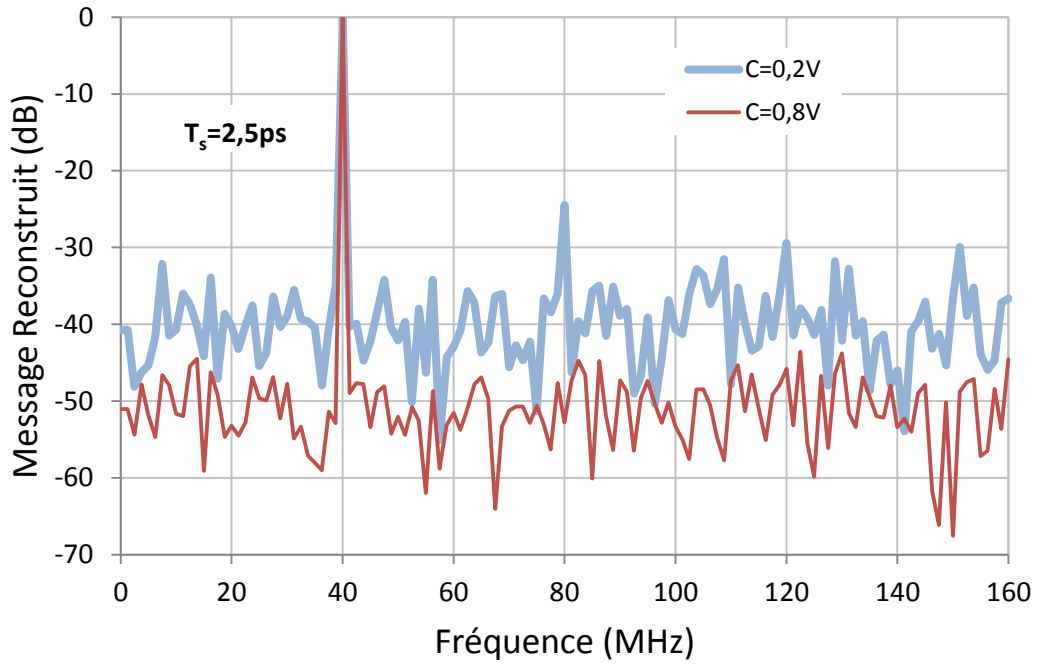


Figure 3.18. Spectres des messages reconstruits avec une résolution temporelle 2,5 ps, pour deux valeurs du seuil de comparaison.

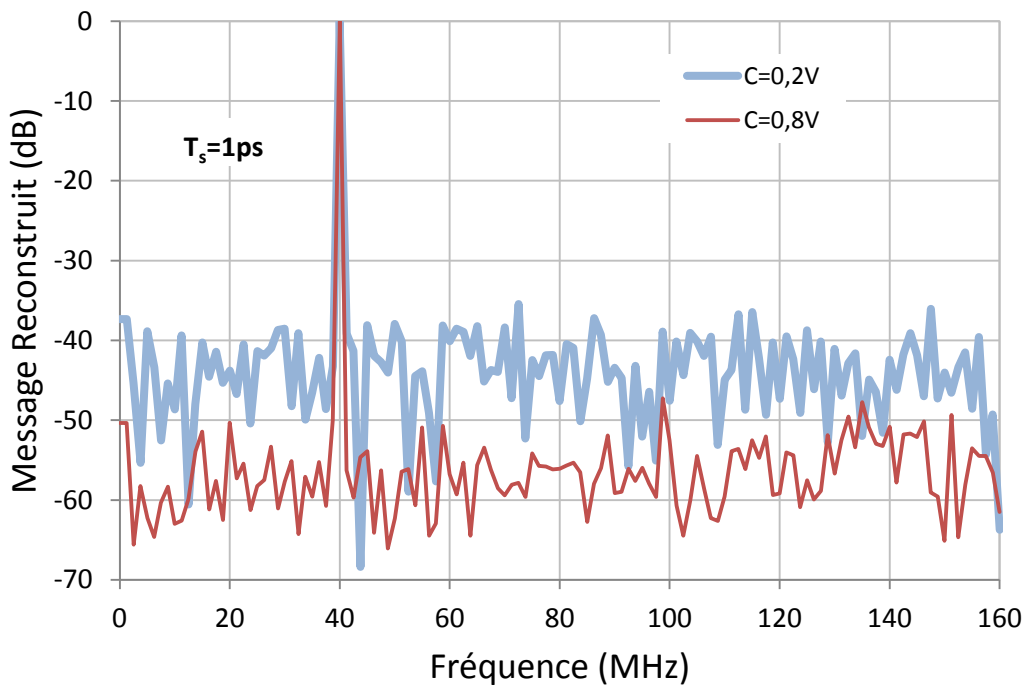


Figure 3.19. Spectres des messages reconstruits avec une résolution temporelle 1 ps, pour deux valeurs du seuil de comparaison.

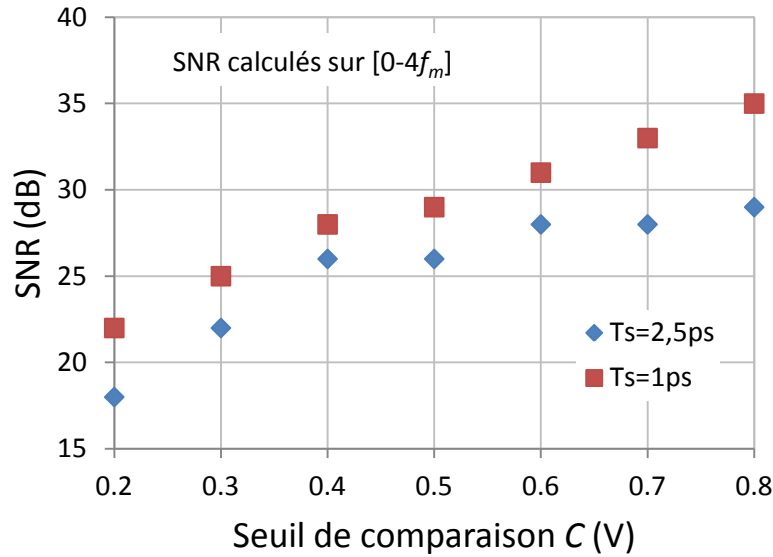


Figure 3.20. Evolution de la valeur du SNR en fonction du seuil de comparaison, pour deux résolutions temporelles différentes.

3.3.2 Validations expérimentales

Le protocole expérimental est identique à celui présenté sur la figure 3.9, avec le générateur de signaux programmé en modulation d'amplitude. Pour les raisons évoquées précédemment, les fréquences sont réduites d'un facteur 1000, soit $f_c = 2,5$ MHz et $f_m = 40$ kHz. Le rapport 3 entre l'amplitude supérieure et l'amplitude inférieure du signal modulé est conservé. Toutefois, ces valeurs sont réduites de façon à assurer une meilleure compatibilité avec les cartes d'acquisition du testeur. Ainsi le signal présenté en entrée du canal digital du testeur a une amplitude comprise entre 0,2V et 0,6V.

Les acquisitions sont réalisées pour deux résolutions temporelles de 2,5ns et 1ns, correspondant à la capture de 160 et 400 points par période de porteuse respectivement. A noter que l'utilisation du sous-échantillonnage cohérent est nécessaire pour atteindre la résolution de 1ns. Le seuil de comparaison est programmé dans une plage allant de 60mV à 160mV, soit de 30% à 80% de l'amplitude minimale du signal modulé. A noter que nous avons limité la gamme de variation du seuil de comparaison par rapport à l'étude faite en simulation. En effet, les acquisitions réalisées avec un seuil de l'incertitude sur le seuil de comparaison de comparaison fixé à 20% de l'amplitude minimale ($C=40$ mV) donnent de très mauvaises reconstructions. Ceci peut s'expliquer par le fait que l'incertitude sur le seuil de comparaison sur les cartes digitales dont nous disposons est de l'ordre de 10mV ; il est donc possible que le seuil réel soit en dessous de la valeur programmée, et que la reconstruction devienne alors difficile.

Les résultats sont synthétisés sur les figures 3.21 à 3.25 qui donnent la reconstruction du message dans le domaine temporel et fréquentiel pour deux valeurs du seuil de comparaison et les deux résolutions ciblées, ainsi que l'évolution du SNR mesuré sur le signal reconstruit en fonction du seuil de comparaison.

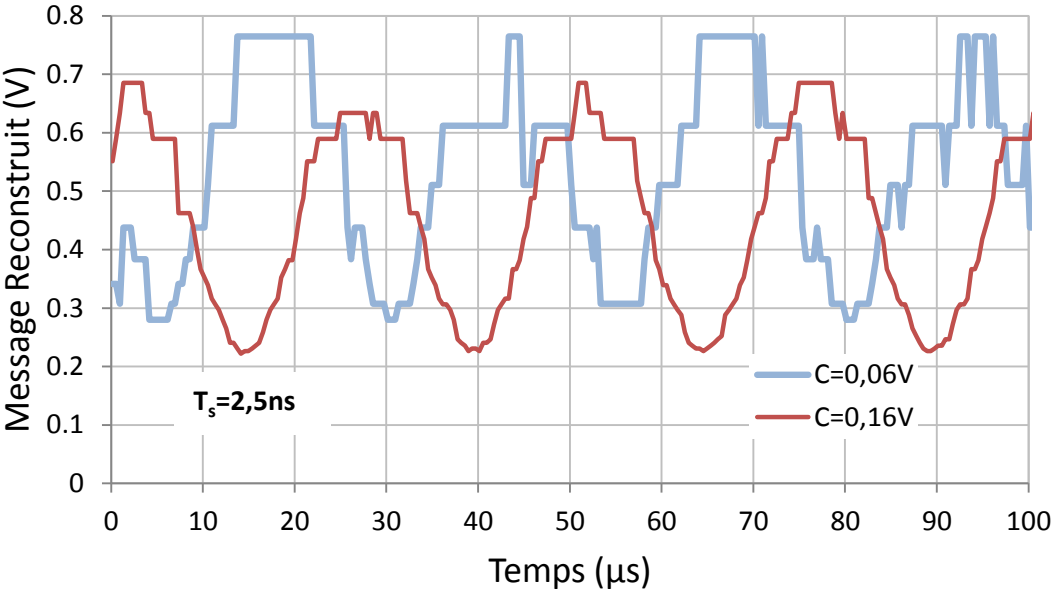


Figure 3.21. Démodulation du signal AM avec 160 points par période porteuse, pour deux valeurs du seuil de comparaison.

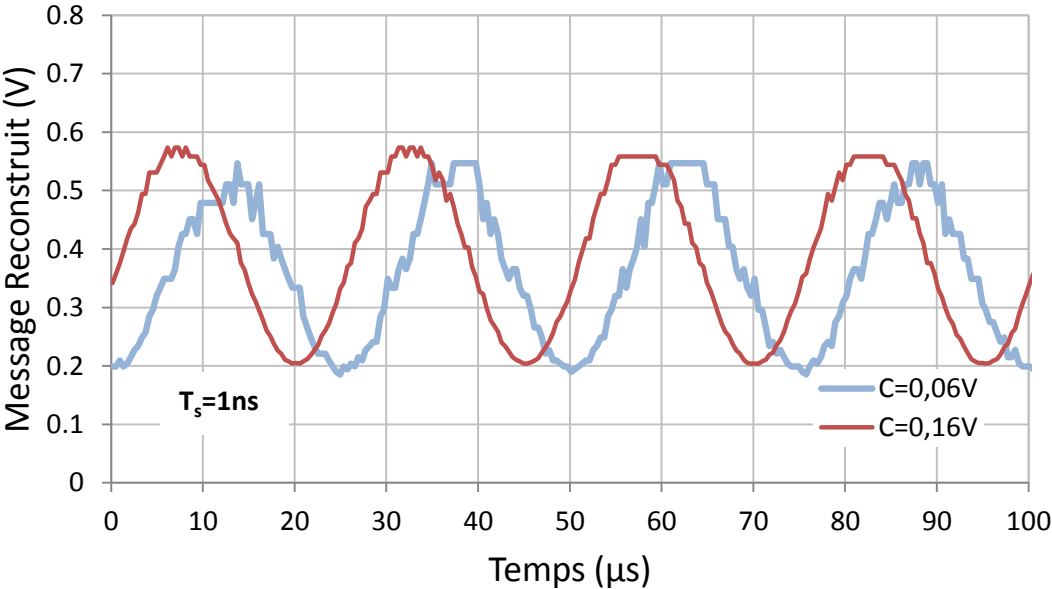


Figure 3.22. Démodulation du signal AM avec 400 points par période porteuse, pour deux valeurs du seuil de comparaison.

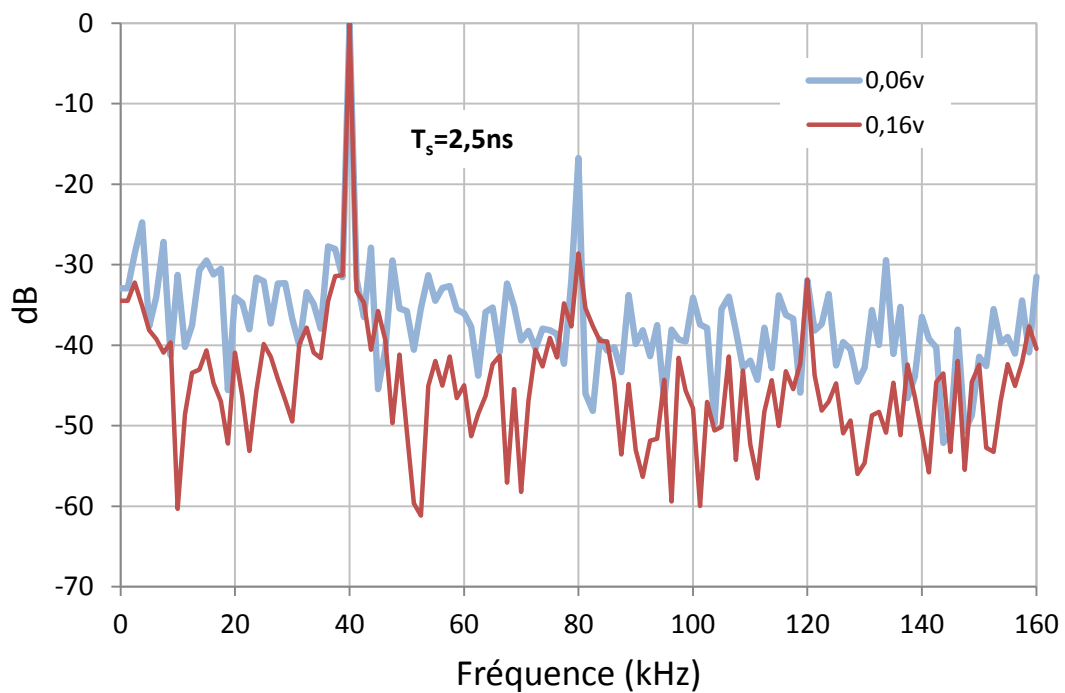


Figure 3.23. Spectres des signaux reconstruits pour une résolution 2,5 ns, pour deux valeurs du seuil de comparaison.

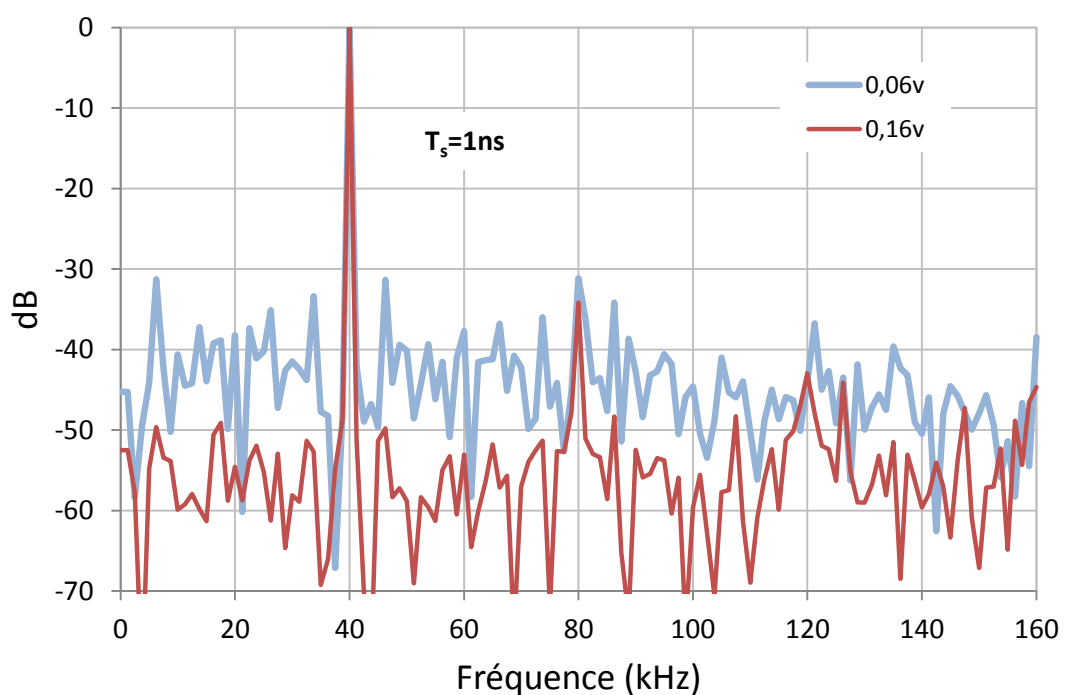


Figure 3.24. Spectres des signaux reconstruits pour une résolution 1 ns, pour deux valeurs du seuil de comparaison.

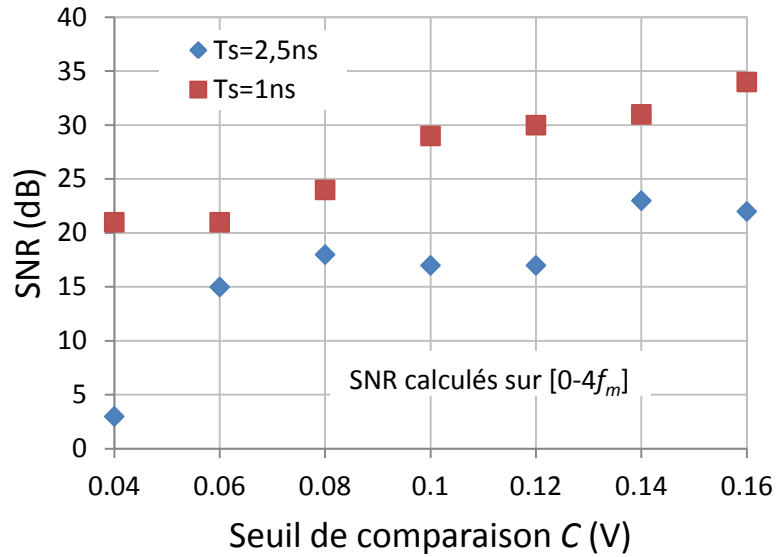


Figure 3.25. Evolution de la valeur du SNR mesuré en fonction du seuil de comparaison, pour deux résolutions temporelles différentes.

Ces résultats confirment les tendances établies en simulation, à savoir une amélioration de la qualité de la reconstruction pour des valeurs de seuil de comparaison et de fréquence d'échantillonnage plus élevées. Ainsi les pas de quantification relevés sur les signaux temporels sont parfaitement cohérents avec l'expression théorique 2.35. On observe toutefois la présence d'un offset dans le cas d'une reconstruction avec la résolution temporelle 2,5ns, offset d'autant plus important que le seuil de comparaison est faible. Dans le cas d'une reconstruction avec la résolution temporelle 1ns, on observe une parfaite reconstruction du message pour les faibles valeurs d'amplitude alors qu'une légère sous-estimation apparaît pour les fortes valeurs d'amplitude du message. Ces manifestations pourraient être liées à une erreur statique sur le seuil de comparaison (C réel différent du C programmé), ou à un comportement dynamique du comparateur. Ces effets seront étudiés plus en détail dans le chapitre 5.

Le phénomène de distorsion harmonique observé en simulation pour le cas le plus défavorable (faible valeur du seuil de comparaison et faible valeur de la fréquence d'échantillonnage) est ici visible sur tous les spectres, avec à nouveau une atténuation de la distorsion qui se confirme lorsque l'on améliore la qualité de la reconstruction, soit par un seuil de comparaison plus élevé ou une période d'échantillonnage réduite.

Finalement si l'on écarte le point à $C=40\text{mV}$, les SNR mesurés sur la bande de fréquence $[0-4f_m]$ s'étendent de 15 dB à 34 dB, soit très proches des SNR relevés en simulation.

3.4 Conclusion

Nous avons étudié dans ce chapitre la démodulation de signaux FM et AM en utilisant le principe de reconstruction basé sur la détermination des Time-Stamp vu précédemment. Dans un premier temps, nous avons validé l'approche de reconstruction en fréquence et nous avons mis en évidence des phénomènes de distorsion et de non-uniformité dont nous avons étudié les effets. Au cours de cette première étude nous avons aussi validé, sur le testeur, le principe de sous-échantillonnage présenté dans le chapitre 2. Ainsi, il a été possible d'obtenir des résolutions temporelles inférieures à la limite imposée par les cartes d'acquisition.

Cette technique de sous-échantillonnage a aussi été utilisée dans une seconde partie concernant la démodulation de signaux AM, au cours de laquelle nous avons vérifié les principes énoncés précédemment (quantification, effet du seuil de comparaison, de la fréquence d'échantillonnage...).

Cette étude a ainsi permis d'obtenir des premiers résultats sur la démodulation de signaux modulés, en utilisant uniquement les ressources disponibles sur un testeur numérique standard. Toutefois, il ne s'agit ici que de schémas de modulations simples, sur des bandes de fréquence larges. L'idée pour la suite consiste donc à utiliser ces bases afin de poursuivre nos recherches sur des cas d'étude plus complexes.

Chapitre 4 : Etude de cas

4.1 Introduction

Ce chapitre aborde l'étude de deux cas particuliers de schéma de modulation, choisis pour leur caractère représentatif d'un grand nombre de circuits de communication actuellement fabriqués. L'idée est de démontrer qu'il est possible à court-terme d'envisager la mise en place des techniques proposées pour réaliser des économies sur le test de ce type de circuit.

Le premier schéma de modulation étudié est emprunté à la norme GSM (Global System for Mobile Communications), qui concerne un nombre très important de circuits sur le marché. La communication de type GSM s'appuie sur une modulation de fréquence à bande étroite, ce qui nous permet de poursuivre l'étude présentée dans le chapitre précédent avec de nouvelles contraintes.

Le second schéma de modulation étudié est le QAM (Quadrature Amplitude Modulation) qui est également particulièrement répandu dans les applications de transfert de données haut-débit (normes 802.11x) associé à la technique de codage OFDM (Orthogonal Frequency Division Multiplexing). Le QAM est intéressant pour valider la technique proposée dans cette thèse car le codage utilise à la fois les modulations en amplitude et en phase.

4.2 Modulation type « GSM »

La modulation mise en œuvre dans les applications GSM est intéressante car elle présente des caractéristiques différentes de la modulation de fréquence étudiée précédemment (basée sur la norme LTE). Ici, le rapport entre la fréquence de la porteuse et la fréquence centrale du message est important, alors que le rapport entre la déviation maximale en fréquence et la fréquence de la porteuse est beaucoup plus réduit (β faible).

La norme GSM s'appuie sur une modulation de type GMSK (Gaussian Minimum Shift Keying). La modulation GMSK résulte d'un filtrage par un filtre gaussien d'une modulation MSK. Le filtrage gaussien permet d'obtenir des transitions de phase plus progressives que dans le cas d'une modulation MSK et réduit ainsi l'étalement spectral du canal de transmission. Dans notre étude, cette caractéristique peut toutefois être laissée de côté dans la mesure où l'objectif primaire d'un test fonctionnel est simplement de vérifier l'exactitude du message transmis. Nous nous arrêterons

donc à l'évaluation de l'aptitude des techniques proposées à identifier correctement les états "0" et "1" du message véhiculé dans le signal modulé.

4.2.1 Etude préliminaire

Le signal utilisé pour conduire l'étude est construit à partir d'une porteuse sinusoïdale d'amplitude $A_c=1$ V et de fréquence $f_c=914$ MHz subissant une déviation $f_d=\pm 67,7$ kHz qui définissent les symboles "0" (déviaton négative) et "1" (déviaton positive).

Si l'on se rapporte à l'étude présentée dans le chapitre précédent, on observe ici que la déviation en fréquence est très petite relativement à la fréquence de la porteuse. Rappelons que l'approche de test consiste à estimer la fréquence instantanée de la porteuse f_i à l'aide de TS estimés pour chaque franchissement de seuil ($C=0$ dans le cas d'une modulation de fréquence). La précision requise minimale sur l'estimation de la fréquence f_i qui permet de discriminer les symboles est dans ce cas :

$$\frac{2f_d}{f_c} = 0,015\% \quad 4.1$$

En d'autres termes, la résolution temporelle requise (après sous-échantillonnage et réordonnancement) doit être au minimum de 0,08 ps, ce qui correspond en moyenne à 13500 échantillons par période signal. La fréquence d'émission de symboles pour le GSM étant de l'ordre de 270,8 kHz, chaque symbole est émis durant 3,7 μ s, soit durant 3375 périodes pour le symbole "0" et 3375,5 périodes pour le symbole "1" dans le cas d'une fréquence porteuse à 914 MHz. Avec une résolution temporelle de 0,08 ps, la quantité de données à collecter atteint alors 46 Mbits par symbole, ce qui est très au-delà de la capacité mémoire du testeur.

Pour adresser le problème, deux approches sont possibles :

- Si l'on cherche à atteindre la résolution temporelle (après sous-échantillonnage) permettant de discriminer les symboles pour chaque fréquence instantanée f_i , il est alors inutile de réaliser la mesure sur toutes les périodes de signal qui véhiculent un même symbole, et on peut ainsi réduire la quantité de données capturées.
- Avec une résolution inférieure, l'erreur de détermination sur chaque f_i ne permet plus de discriminer les symboles pour chaque période de signal individuellement (pas de quantification trop important sur la reconstruction en fréquence), mais le fait de disposer d'un nombre important de périodes par symbole permet d'envisager un filtrage.

La seconde approche semble évidemment la plus pertinente sur le terrain. Nous avons toutefois étudié l'hypothèse d'une capture haute-résolution en simulation et expérimentalement. Pour cela, nous avons fixé à 16 Mbits la quantité totale d'échantillons mémorisables, ce qui correspond à la capacité mémoire maximale d'un canal testeur dans notre environnement expérimental. Dans ce cas, la fenêtre temporelle de capture des données est inférieure à la durée d'émission d'un symbole.

Les simulations sont réalisées pour différentes résolutions temporelles cibles : 0,1 ps, 0,05 ps, 0,01 ps, correspondant respectivement à 10 000, 20 000 et 100 000 échantillons par période de porteuse. Le tableau 4.1 récapitule les paramètres de sous-échantillonnage cohérent permettant d'atteindre ces résolutions.

Résolution cible	N_{rep}	T_s	#échantillons/ période signal	# périodes signal
0.1 ps	~ 22 800	~ 2.5 ns	10 000	1,600
0.05 ps	~ 45 700	~ 2.5 ns	20 000	800
0.01 ps	~ 228 500	~ 2.5 ns	100 000	160

Tableau 4.1. Paramètres de sous-échantillonnage

En simulation, les fréquences utilisées pour représenter les symboles "0" et "1" sont respectivement $f_{c0}=913.9323$ MHz et $f_{c1}=914.0677$ MHz. Un jitter gaussien avec $3\sigma=1$ ps (correspondant à la valeur typique que nous pouvons attendre sur notre environnement expérimental) est appliqué sur l'horloge de l'échantillonneur. L'algorithme de reconstruction en fréquence présenté au chapitre précédent est alors appliqué. La figure 4.1 montre les distributions obtenues sur l'estimation de la fréquence instantanée f_i pour les différentes résolutions temporelles et pour chaque symbole.

L'analyse de ces résultats nous conduit aux considérations suivantes :

- On observe effectivement pour chaque symbole une distribution sur la fréquence instantanée estimée, avec une dispersion relativement importante liée à la présence de jitter sur l'horloge de l'échantillonneur. Comme attendu, la dispersion se réduit lorsque la résolution temporelle augmente, avec notamment une réduction de l'écart-type d'environ un facteur 1,5 lorsque la résolution temporelle passe de 0,1 ps à 0,05 ps, et d'environ un facteur 3,5 lorsque la résolution temporelle passe de 0,1 ps à 0,01 ps. Cette réduction n'est cependant pas suffisante pour permettre systématiquement la discrimination des symboles "0" et "1" à partir de la fréquence instantanée estimée. En effet, même avec une résolution

temporelle de 0,01ps, les deux distributions présentent un recouvrement. Evidemment, poursuivre dans cette voie n'est pas pertinent.

- A l'inverse, on observe que les résultats sont distribués autour de valeurs moyennes qui correspondent précisément aux fréquences porteuses de chaque symbole, quelle que soit la résolution. La seconde approche qui consiste à envisager un filtrage sur plusieurs périodes du signal semble donc tout à fait appropriée.

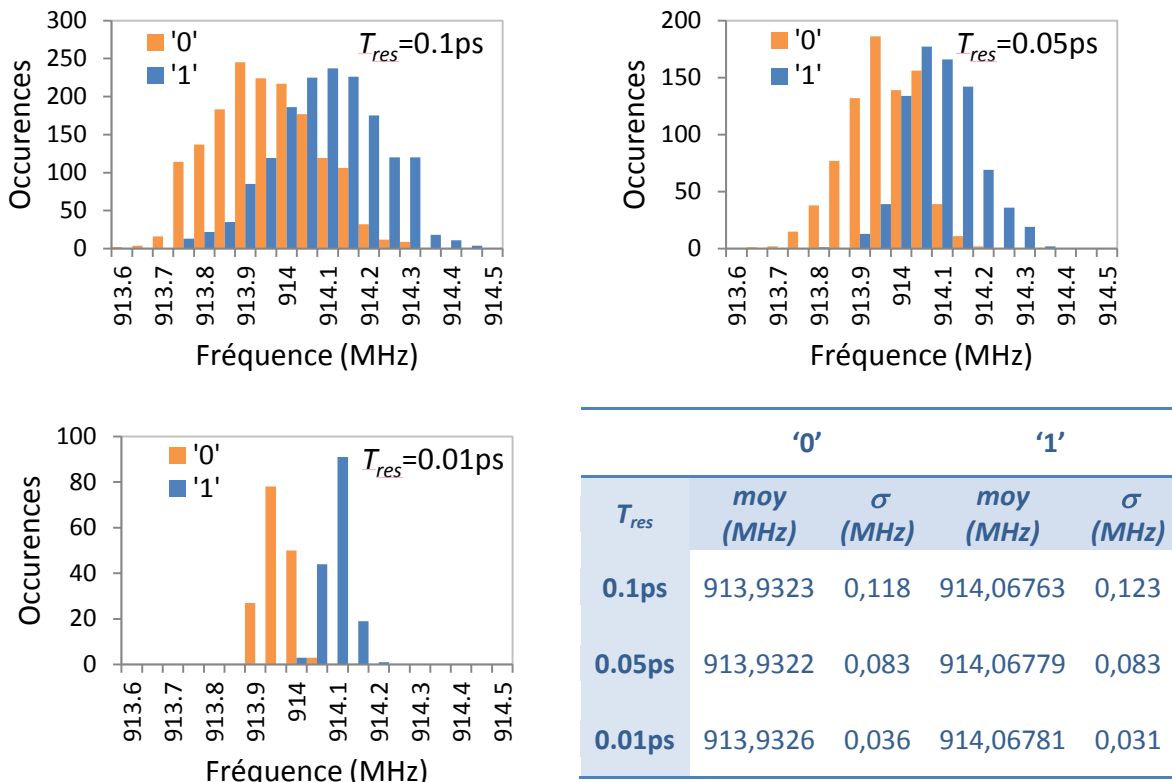


Figure 4.1. Distribution de la fréquence instantanée estimée pour chaque symbole en simulation, pour différentes résolutions temporelles

Afin de valider ces observations, une étude similaire a été conduite expérimentalement sur le testeur. Une simple sinusoïde à 1 GHz a été appliquée en parallèle à deux canaux digitaux d'une même carte d'instrumentation (PS3600). La figure 4.2 montre les distributions obtenues pour la reconstruction de la fréquence instantanée f_i sur le canal 1. A nouveau, nous obtenons des valeurs moyennes bien centrées autour de 1 GHz, avec un écart-type qui se réduit lorsque la résolution temporelle augmente. On peut toutefois observer que les dispersions mesurées sont supérieures à celles obtenues en simulation, ce qui pourrait s'expliquer par un niveau de bruit et un jitter d'horloge

supérieurs. Il est à noter aussi que les deux canaux digitaux n'offrent pas le même niveau de performance ($\sigma_1 < \sigma_2$).

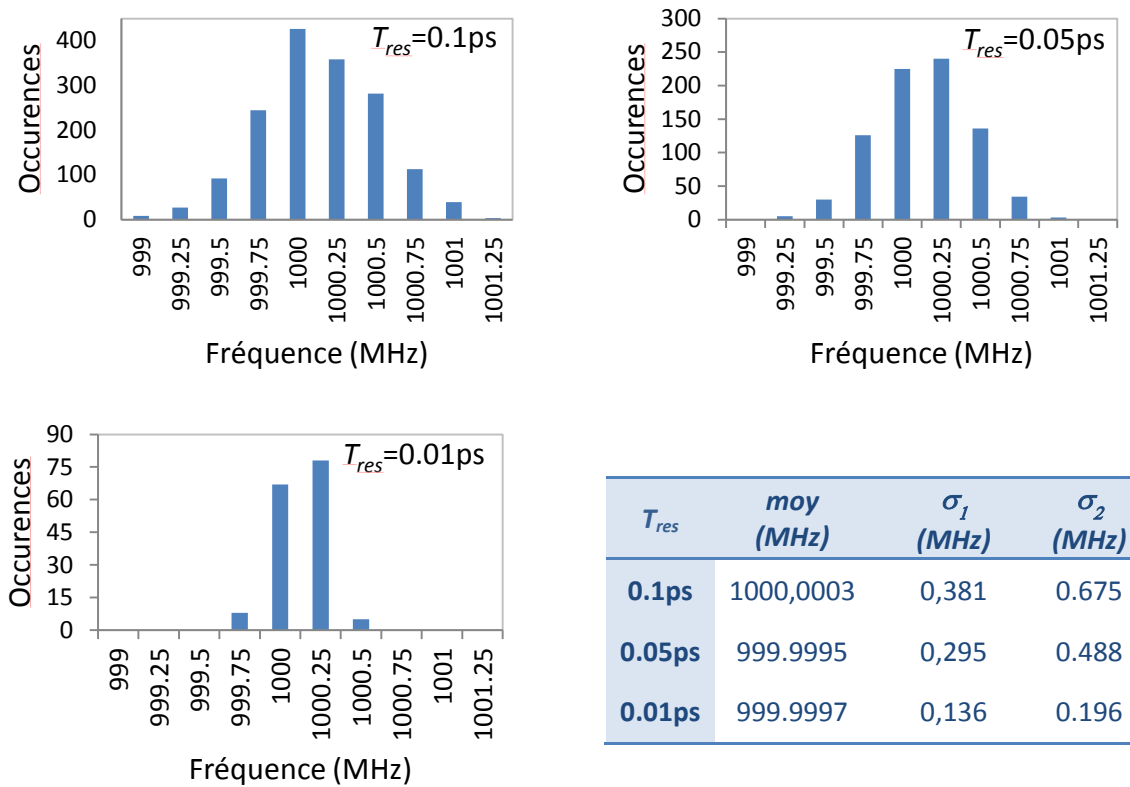


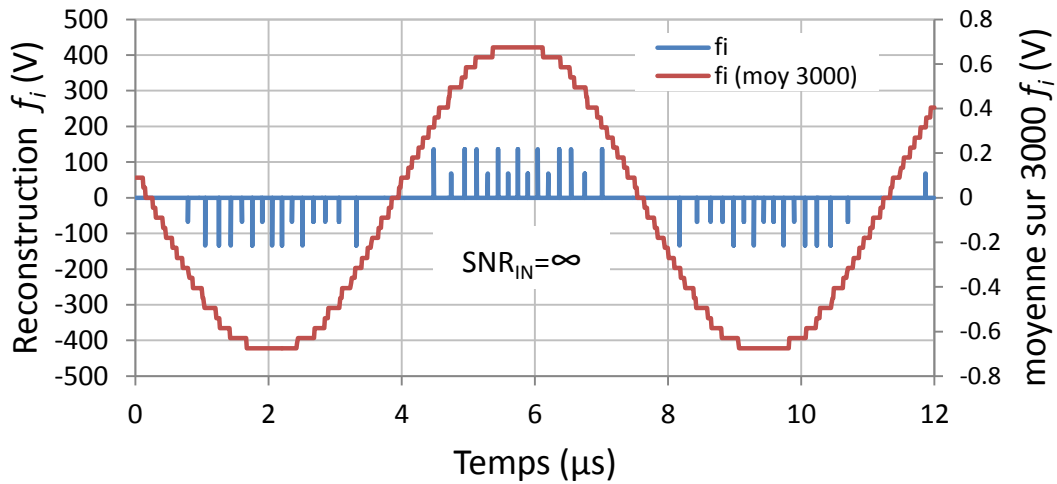
Figure 4.2. Distribution de la fréquence instantanée estimée en expérimentation sur le testeur, pour différentes résolutions temporelles

4.2.2 Evaluation de la reconstruction GSM en simulation

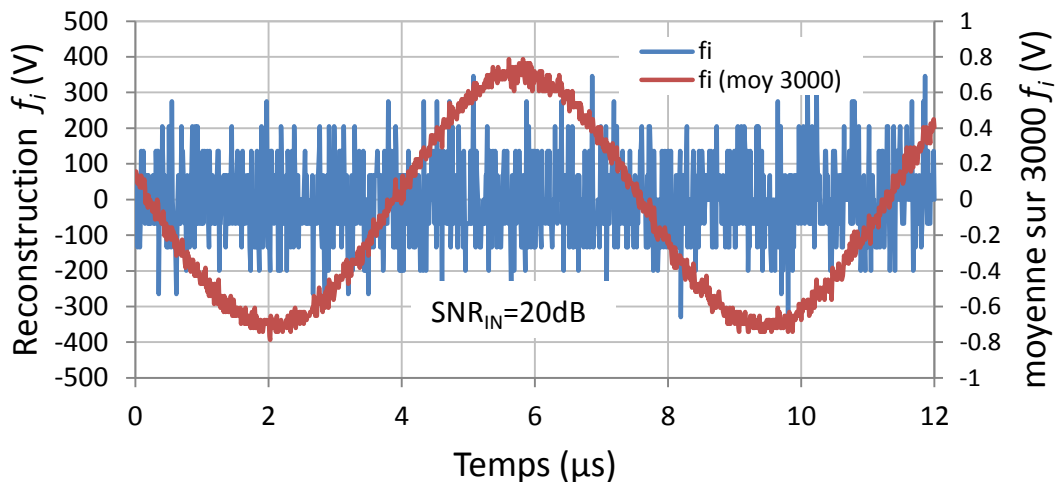
Afin d'évaluer les performances que nous pouvons envisager atteindre en utilisant notre technique pour une démodulation GSM, nous considérons maintenant un signal modulant de forme sinusoïdale. Le message est une sinusoïde d'amplitude $A_m=1$ V de fréquence $f_m=f_{bit}/2$ (soit $f_m=135,4$ kHz), produisant une déviation maximum de la fréquence porteuse $f_d=67,7$ kHz autour de $f_c=914$ MHz, soit une profondeur de modulation $\beta=0.5$ caractéristique d'une modulation en bande étroite.

L'algorithme de reconstruction du message comprend maintenant une première étape où la fréquence instantanée du signal f_i est estimée en utilisant une résolution temporelle « relâchée », suivie d'une deuxième étape où les résultats d'estimation de la fréquence instantanée sont filtrés par application d'une moyenne glissante sur un certain nombre de valeurs successives de f_i . Les résultats obtenus dans le domaine temporel avec une résolution « relâchée » de 100 échantillons par période de porteuse et une moyenne glissante sur 3000 valeurs de f_i sont présentés figure 4.3, en

considérant un signal idéal en entrée (a), puis un signal d'entrée bruité avec $SNR_{in}=20$ dB et un jitter gaussien avec $3\sigma=1$ ps sur l'horloge de l'échantillonneur (b). Dans chaque cas, à la fois les résultats bruts d'estimation de la fréquence instantanée f_i (normalisée entre ± 1) et les résultats après filtrage sont présentés.



(a) signal d'entrée idéal



(b) signal d'entrée bruité et jitter sur l'horloge de l'échantillonneur

Figure 4.3. Démodulation GSM - Reconstruction du message pour une résolution de 100 points/période porteuse

Compte tenu du faible taux d'échantillonnage, les résultats bruts d'estimation de la fréquence instantanée ne permettent bien évidemment pas d'obtenir une allure identifiable du message. Ceci est parfaitement cohérent avec la valeur du pas de quantification théorique calculé pour une résolution de 100 points par période :

$$Q_{fi} = \frac{f_c^2}{2 \times 100 \times f_c f_m \beta} = 67,5$$

4.2

Le message apparaît toutefois si l'on filtre les données à l'aide d'une moyenne glissante. Cela permet de réduire le pas de quantification d'un facteur correspondant au nombre d'échantillons pris en compte dans la moyenne glissante. Avec 3000 points, le pas de quantification devient $Q_{fi}=67,5/3000=0,0225$ et le message est alors clairement identifiable, à la fois dans le cas d'un signal idéal ou pour des conditions de capture plus réalistes avec du bruit sur le signal d'entrée et sur l'horloge de l'échantillonneur. On notera que l'amplitude du message filtré, qui vaut théoriquement 2V crête-à-crête, est naturellement affectée à la baisse par la taille de la fenêtre glissante.

Les résultats de FFT sur le message reconstruit de la figure 4.3(b) sont présentés figure 4.4. Dans la bande de fréquence réduite $[0-4f_m]$, le traitement par FFT des données brutes f_i et des données filtrées produit des spectres identiques. En effet, l'application de la moyenne glissante, qui correspond à un filtrage passe bas, permet effectivement d'éliminer le bruit haute fréquence mais n'affecte pas les caractéristiques du signal basse fréquence. Le SNR calculé sur cette bande de fréquence est voisin de 24dB. Notons que si l'on souhaite comparer le SNR après reconstruction avec le SNR du signal d'entrée (20 dB), nous devons considérer toute la bande passante. Dans ce cas, la valeur du SNR en sortie avoisine -2 dB, soit un signal complètement noyé dans le bruit de quantification.

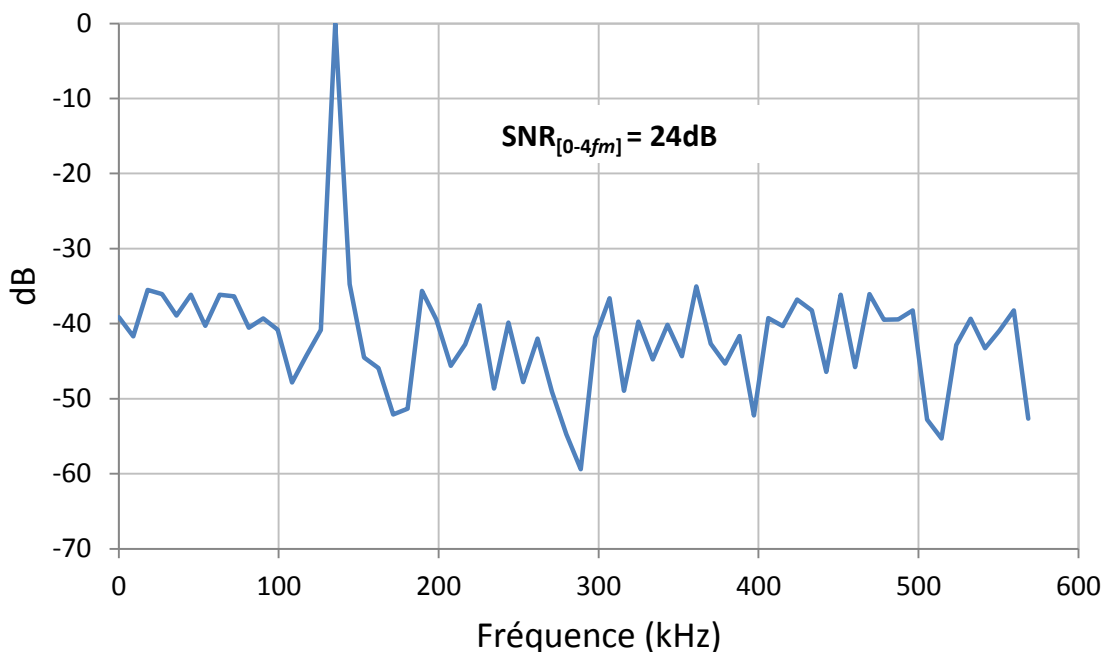


Figure 4.4. Spectre du signal reconstruit présenté figure 4.3 (b)

Finalement, les SNR obtenus avec différentes configurations de bruit et de résolution temporelle sont présentés figure 4.5. Pour des SNR en entrée supérieur à 50dB, la qualité de reconstruction ne dépend que de la résolution de l'échantillonnage, ce qui signifie que l'on atteint la limite imposée par le bruit de quantification. Avec des niveaux de bruit plus élevés sur le signal à démoduler, nous observons une dégradation rapide de la qualité de reconstruction.

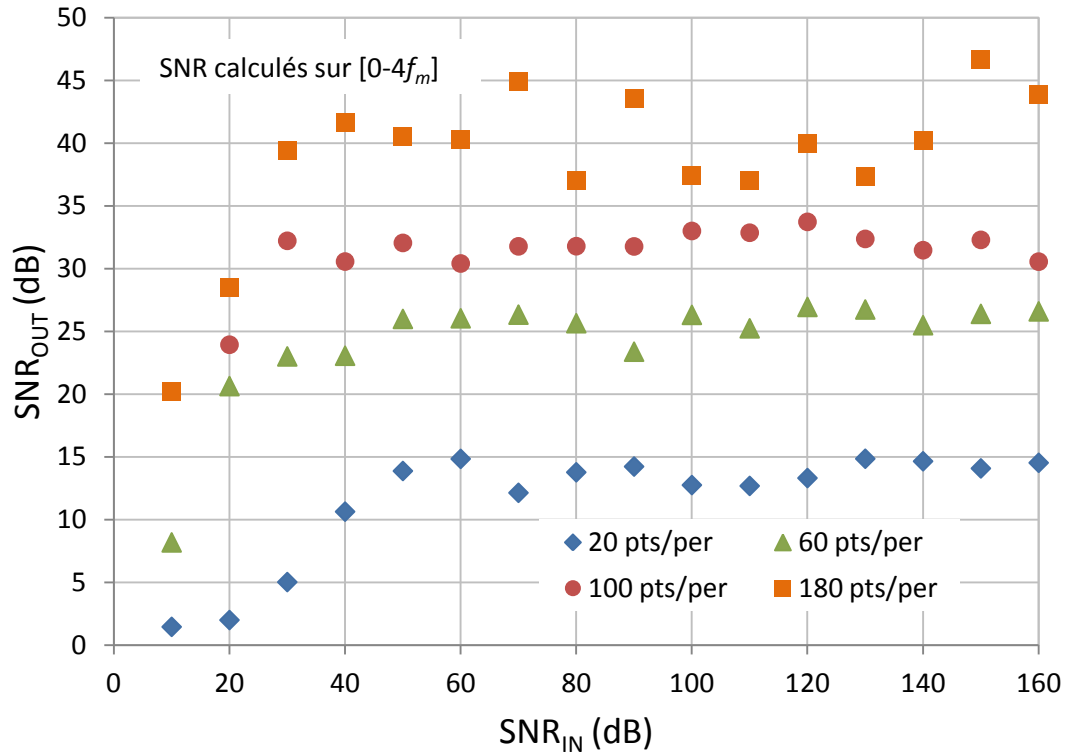


Figure 4.5. Valeurs de SNR pour des reconstructions GSM avec une résolution temporelle variant de 20 à 180 points/ période de porteuse, en fonction du SNR en entrée

4.2.3 Validation expérimentale

Comme pour les études expérimentales précédentes, nous devons nous accommoder de la limitation à 50 kHz concernant la fréquence de modulation de la source RF. Afin de préserver les rapports de fréquence, nous avons utilisé une porteuse à $f_c=340,025$ MHz et un signal modulant à $f_m=50$ kHz, soit un rapport d'homothétie de 1/2,7. La fréquence de déviation vaut ainsi $f_d=\pm 25$ kHz, ce qui maintient $\beta=0.5$.

Les acquisitions sont paramétrées pour obtenir une résolution temporelle $T_s=25$ ps après réordonnancement des échantillons, ce qui correspond à environ 100 points par période porteuse. Les résultats de reconstruction dans le domaine temporel sont présentés figure 4.6, à la fois les

données brutes d'estimation de la fréquence instantanée f_i et les données après filtrage par application d'une moyenne glissante sur 3000 échantillons. Ces résultats expérimentaux confirment les résultats de simulation, à savoir une quantification bien trop importante pour distinguer le signal dans le cas des données brutes, et un filtrage efficace par application d'une moyenne glissante sur 3000 échantillons.

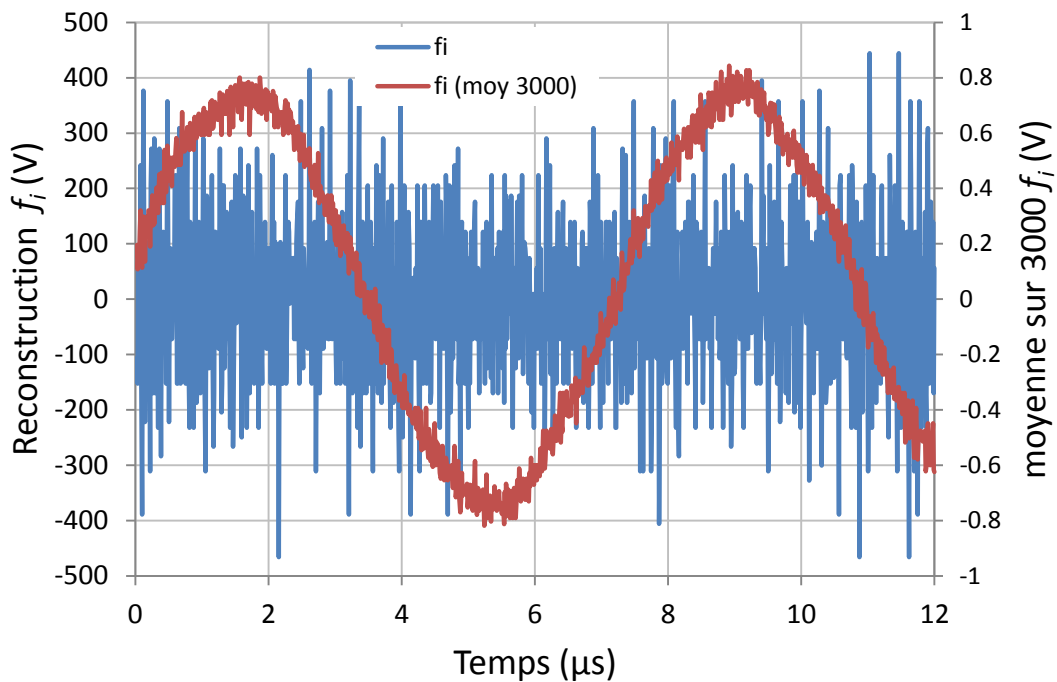


Figure 4.6. Résultats expérimentaux de la démodulation pour le cas d'étude GSM

Le spectre du message reconstruit est présenté figure 4.7, sur la bande de fréquence réduite $[0-4f_m]$. Là encore, le traitement par FFT des données brutes f_i et des données filtrées produit des résultats identiques. Le SNR calculé sur cette bande de fréquence est de 10dB, soit une dégradation significative par rapport au cas étudié en simulation. Cette dégradation est probablement liée à la présence d'un bruit dans le signal et/ou jitter sur l'horloge du testeur plus important que le bruit considéré dans les simulations. En effet, l'environnement expérimental n'est pas particulièrement propice à l'élimination des sources de bruit et de meilleurs résultats peuvent être attendus avec un circuit (DUT) proprement raccordé à l'instrumentation du testeur.

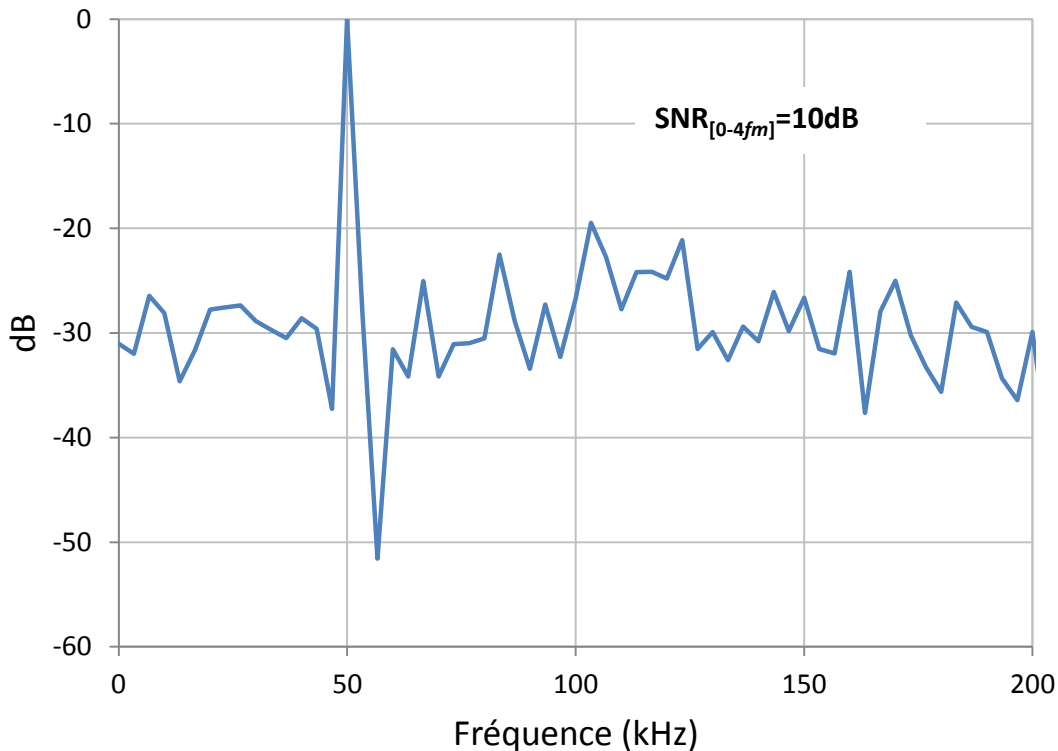


Figure 4.7. Spectre du message reconstruit à partir des données expérimentales

Plus généralement, ces résultats montrent que l'approche proposée permet l'analyse de signaux modulés en bande étroite, malgré les contraintes posées par ce type de modulation. En particulier, nous avons vu que le filtrage des données brutes d'estimation de la fréquence instantanée du signal permet une reconstruction correcte du message dans le domaine temporel, tout en relâchant les contraintes sur la fréquence d'échantillonnage requise. Cette approche semble donc particulièrement parfaitement appropriée à la démodulation de signaux GSM, où les symboles sont émis durant un nombre important de périodes ; la répétition des symboles sur plusieurs périodes peut alors être exploitée pour implanter des techniques de filtrage efficaces.

4.3 Modulation type « QAM »

La modulation d'amplitude en quadrature (en anglais, Quadrature Amplitude Modulation ou QAM) est largement utilisée dans la transmission de données et dans les systèmes audiovisuels (télévision TNT, PAL, NTSC). Elle consiste en une modulation d'amplitude de deux signaux porteurs en quadrature de phase (signaux déphasés 90°), selon l'information transportée par deux signaux d'entrée. Les signaux modulés sont additionnés, produisant une forme d'onde qui résulte à la fois d'une modulation d'amplitude et d'une modulation de phase. Un signal QAM est ainsi construit comme suivant :

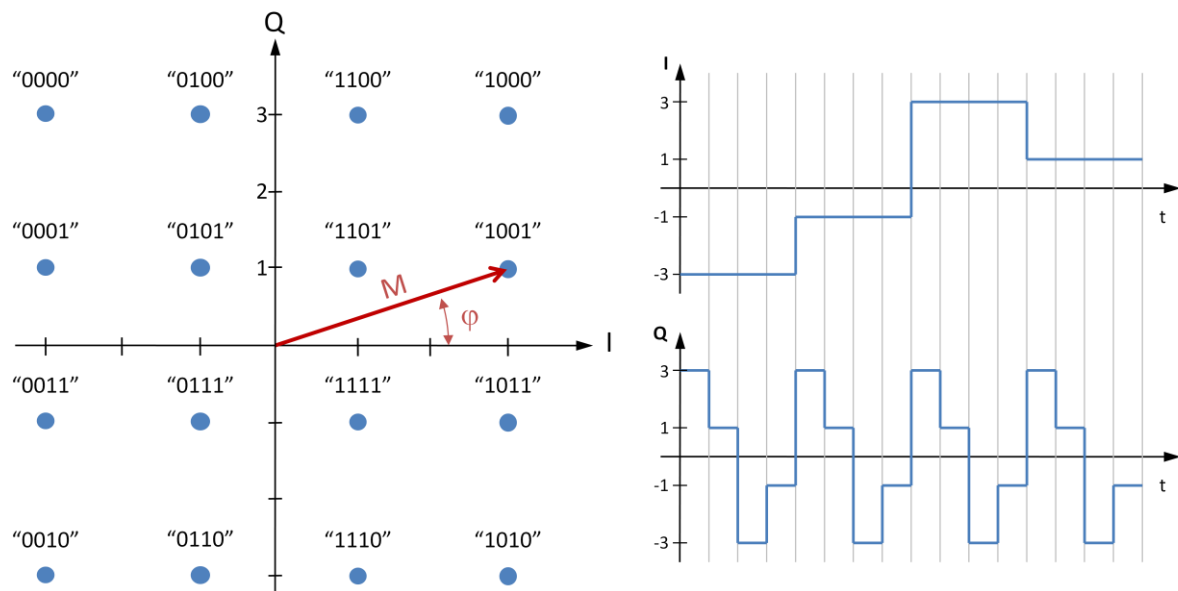
$$S_{QAM}(t) = I(t)\sin(\omega_c t) + Q(t)\cos(\omega_c t)$$

4.3

où $I(t)$ et $Q(t)$ sont les signaux d'entrée modulateurs et ω_c est la pulsation des signaux porteurs.

En pratique dans les applications numériques, les signaux modulateurs $I(t)$ et $Q(t)$ ne prennent qu'un nombre discret de valeurs d'amplitudes. L'ensemble des combinaisons d'amplitudes, vue sur un diagramme en (x, y) , est un ensemble de points appelé *constellation QAM*. Le nombre de points dans une constellation est généralement une puissance de 2, dans la mesure où les données transmises sont des données binaires. Ainsi, avec 2 valeurs d'amplitudes (1, -1) pour chaque signal modulateur, il est possible de représenter 4 symboles (4QAM, soit 2 bits par symbole). Dans ce cas, seule la phase varie et on est dans un cas particulier de la modulation d'amplitude en quadrature où seule la phase varie, aussi appelé appelé QPSK (Quadrature Phase Shift Keying).

Une constellation de 16 symboles (16QAM), obtenue à l'aide de 4 niveaux d'amplitude par signal modulateur (amplitudes normalisées {3, 1, -1, -3}), est illustrée figure 4.8 ainsi que les signaux $I(t)$ et $Q(t)$ correspondant au balayage de tous les symboles par ordre croissant. Notons que dans cet exemple, les symboles sont numérotés à l'aide d'un codage Gray, de façon à ce qu'une erreur dans la détermination d'un symbole minimise le nombre de bits d'erreur (un seul bit de différence entre symboles voisins).



L'augmentation du nombre de niveaux discrets d'amplitude sur les signaux modulateurs permet d'accroître le débit binaire de communication puisque chaque symbole représente d'avantage de bits d'information. A l'inverse, réduire ce débit permet d'assurer une plus grande robustesse dans la

transmission des données, dans la mesure où chaque point de la constellation reste relativement éloigné de son voisin et donc moins susceptible au bruit et autres sources de corruption.

Les simulations et validations expérimentales présentées par la suite s'appuient sur une modulation 16QAM. Dans ce cas, la combinaison des porteuses en quadrature produit un signal sinusoïdal de fréquence f_c , pouvant prendre une valeur d'amplitude M parmi 3, et une valeur de phase φ parmi 12 (c.f. figure 4.8). L'allure temporelle d'un signal 16QAM avec 5 périodes de porteuse par symbole est montrée figure 4.9.

L'amplitude du signal modulé est alors :

$$A(t) = \sqrt{Q(t)^2 + I(t)^2} \quad 4.4$$

soit trois valeurs possibles : $\sqrt{2}$, $\sqrt{10}$ et $3\sqrt{2}$.

La phase du signal est donnée par :

$$\varphi(t) = \arccos(Q(t)/I(t)) \quad 4.5$$

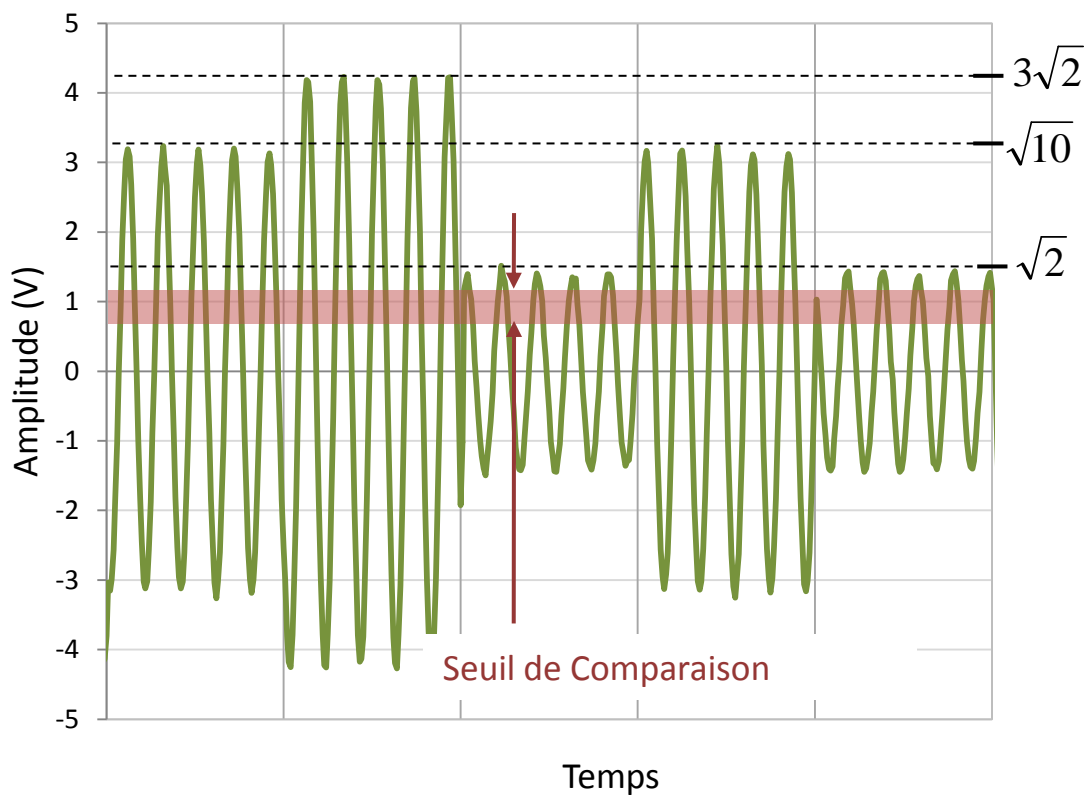


Figure 4.9. Allure d'un signal QAM16.

La structure classique de démodulation d'un signal QAM s'appuie sur l'utilisation de deux oscillateurs locaux en quadrature que l'on utilise pour séparer les composantes I et Q à l'aide de deux multiplieurs. Dans notre approche de test, nous évaluons la possibilité de reconstruire l'amplitude et la phase instantanées du signal modulé QAM à l'aide des Time-Stamp et des méthodes proposées dans les chapitres précédents.

4.3.1 Etude en simulation

Les simulations sont conduites sous Matlab®, avec un signal 16QAM ayant une fréquence de porteuse $f_c=10\text{MHz}$ et un débit de symboles de 200 kHz, ce qui correspond à 50 périodes de porteuse par symbole. Les signaux modulants utilisent les amplitudes $\{-3V, -1V, 1V, 3V\}$, comme illustré figure 4.8. Les simulations sont réalisées en ajoutant un bruit sur le signal modélisé par un bruit blanc avec une distribution gaussienne et un écart type correspondant à 5% de l'amplitude minimale (SNR= 26 dB), ainsi qu'un jitter sur l'horloge du comparateur correspondant à $\sigma=1\text{ps}$. La séquence de symboles générée passe par l'ensemble des 16 symboles, deux fois (soit 32 symboles).

Afin d'étudier l'impact des paramètres d'acquisition en simulation, nous avons choisi de faire varier le seuil de comparaison et la résolution temporelle. Concernant le seuil de comparaison, nous avons établi auparavant que la reconstruction en amplitude donne de meilleurs résultats quand le seuil C est élevé (en fait quand le rapport A/C est minimisé) ; les très faibles valeurs de C sont ainsi à éviter. Dans le cas de la modulation QAM considérée, la plage d'étude du seuil de comparaison est ainsi très réduite dans la mesure où le seuil C doit être fixé en dessous du niveau d'amplitude le plus faible (1,41V ici). Nous avons toutefois souhaité étudier son impact et nous avons considéré deux valeurs du seuil de comparaison à $C=0,6V$ et $C=1V$ (soit 42% et 71% de l'amplitude minimale du signal QAM, respectivement). Cette plage d'étude du comparateur est illustrée figure 4.9 par la zone surlignée en rouge. Concernant la résolution temporelle, nous avons considéré trois valeurs de fréquence d'échantillonnage à $f_s=1\text{GHz}$, $f_s=2\text{GHz}$ et $f_s=4\text{GHz}$ (soit 100, 200 et 400 points capturés par période de porteuse respectivement).

La figure 4.10 montre les résultats de reconstruction en amplitude et en phase pour une séquence de 16 symboles, avec $C=1V$ et $f_s=1\text{GHz}$. Les pas de quantification observés sont en parfait accord avec les résultats théoriques récapitulés dans le tableau 4.2. Il est notable que l'algorithme de démodulation fonctionne bien sur la reconstruction de phase, alors que la précision sur le calcul d'amplitude se dégrade pour les grandes amplitudes (zones B et C), qui souffrent d'un rapport A/C élevé et donc d'un pas de quantification plus important. A noter que nous travaillons ici avec une hypothèse de seuil de comparaison unique, qui doit par conséquent être adapté au niveau d'amplitude le plus bas

(zone A). Une option envisageable pour améliorer la qualité de la reconstruction consisterait à utiliser plusieurs seuils de comparaison, par exemple en utilisant plusieurs voies digitales du testeur en parallèle, de façon à adapter la résolution de la reconstruction aux différentes amplitudes.

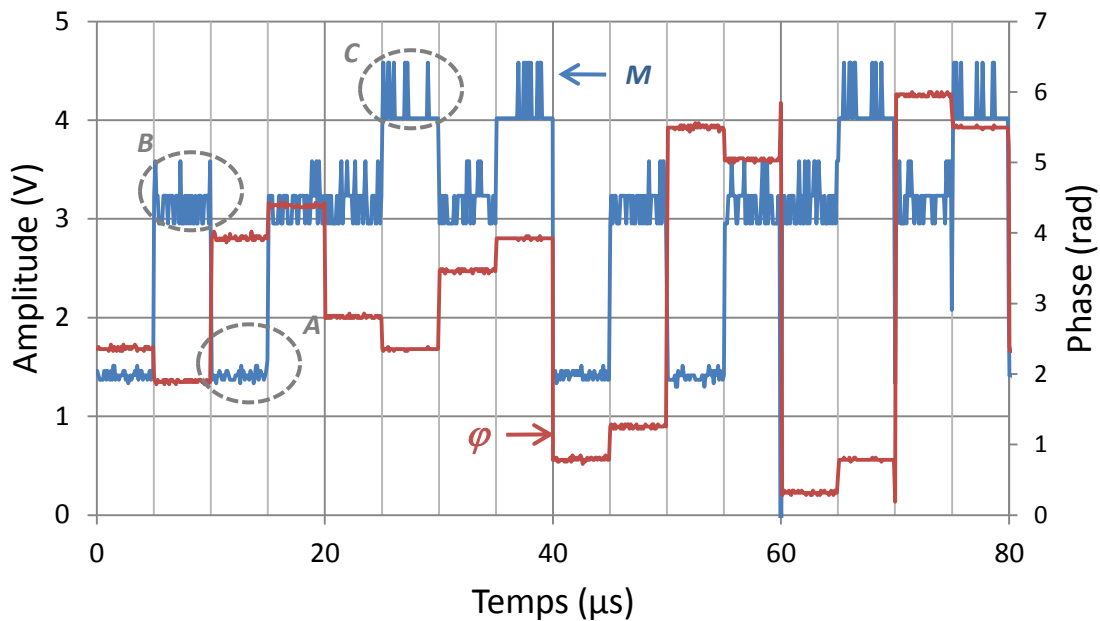


Figure 4.10. Reconstruction temporelle de la phase et de l'amplitude d'un signal 16QAM avec $C=1V$ et $f_s=1GHz$

	$M=\sqrt{2}$ (zone A)	$M=\sqrt{10}$ (zone B)	$M=3\sqrt{2}$ (zone C)
Q_ϕ		3.14×10^{-2} rad	
Q_A	0.044V	0.3V	0.56V

Tableau 4.2. Quantification en phase et en amplitude d'un signal 16QAM avec $C=1V$ et $f_s=1GHz$

Le diagramme de constellation du message 16QAM reconstruit avec ces paramètres pour la séquence complète des 32 symboles (soit 1600 points) est donné figure 4.11. Sur la figure 4.11.a, chaque point correspond à la localisation d'un symbole estimé à partir de chaque période de porteuse. On observe une certaine dispersion, et en particulier quelques points très éloignés de la localisation idéale. Ces points correspondent à des estimations réalisées à proximité du changement de phase du signal modulé. Comme dans le cas de la modulation GSM développé précédemment, nous pouvons utiliser la redondance d'information sur les 50 périodes de porteuse disponibles à chaque symbole pour opérer un filtrage. La figure 4.11.b montre ainsi la localisation des 32 symboles

reçus après application d'une moyenne sur les 50 périodes de porteuse. On observe une nette amélioration de la qualité de la reconstruction avec un recentrage des symboles reconstruits sur leur localisation idéale, malgré la faible valeur du taux d'échantillonnage.

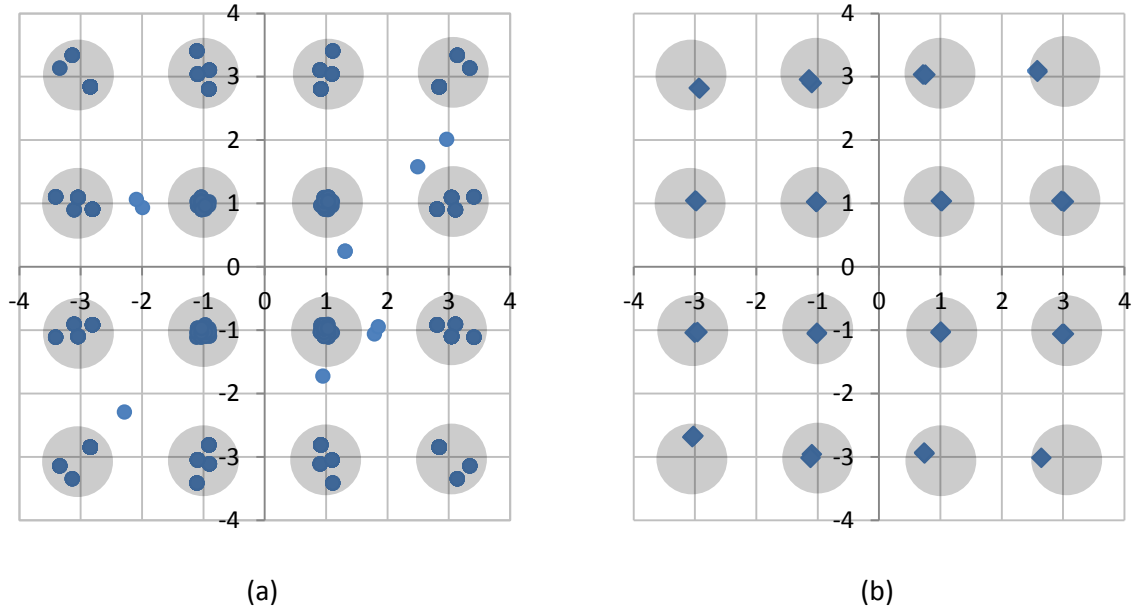


Figure 4.11. Diagramme de constellation du message 16QAM reconstruit avec $C=1V$ et $f_s=1GHz$ – (a) données brutes et (b) moyenne sur 50 périodes de porteuse

Afin d'analyser l'influence du niveau de seuil de comparaison et de la fréquence d'échantillonnage sur les performances de la technique de démodulation, nous avons calculé pour différentes conditions d'acquisition, l'*EVM* (Error Vector Magnitude) associé à chaque symbole S comme suit :

$$EVM_s = \frac{1}{N} \sum_0^N \left(\sqrt{(I_{mes,S} - I_{ideal,S})^2 + (Q_{mes,S} - Q_{ideal,S})^2} \right) \quad 4.6$$

L'*EVM* traduit ainsi une erreur moyenne de positionnement du symbole S dans la constellation par rapport à sa position idéale. Le tableau 4.3 donne les *EVM* obtenus, regroupés par symboles de même amplitude, pour différents seuils de comparaison, et différentes fréquences d'échantillonnage, ainsi que l'*EVM* global sur la séquence complète. Ces résultats sont calculés sur les données brutes estimées à partir de chaque période de porteuse, sans aucune application d'une moyenne sur plusieurs périodes de porteuse. Ils ne sont donc pas représentatifs de la qualité finale de la reconstruction qui pourrait être atteinte, mais permettent d'analyser l'influence du niveau de seuil de comparaison et de la fréquence d'échantillonnage.

Le tableau confirme les tendances avancées par l'étude théorique. D'une part, l'effet du seuil de comparaison est très visible, malgré la plage d'étude réduite. Il apparait clairement que les résultats

sont meilleurs en prenant un seuil aussi élevé que possible, avec notamment une amélioration de l'EVM global d'un facteur d'environ 1,5 lorsque le seuil de comparaison passe de 0,6V à 1V. D'autre part, on observe également que l'augmentation de la fréquence d'échantillonnage produit des erreurs d'estimation plus faibles, en particulier pour l'estimation des grandes amplitudes. L'EVM global est ainsi amélioré d'un facteur 2 lorsque le taux d'échantillonnage passe de 100 à 400 points par période de porteuse.

f_s	C	M=V2		M=V10		M=3V2		Global	
		V	%	V	%	V	%	V	%
1 GHz	0.6	0.08	5.7	0.3	9.8	0.55	13.4	0.31	10.5
	1	0.055	3.9	0.19	6.1	0.26	6.2	0.18	5.9
2 GHz	0.6	0.06	4.2	0.2	6.3	0.22	5.2	0.17	5.7
	1	0.04	2.8	0.14	4.4	0.15	3.5	0.12	4
4 GHz	0.6	0.046	3.3	0.17	5.4	0.21	5	0.15	5
	1	0.03	2.2	0.09	2.9	0.13	3	0.08	2.9

Tableau 4.3. EVM calculés sur les données brutes de reconstruction pour différentes valeurs du seuil de comparaison et de résolution temporelle.

Pour conclure, notons que des EVM calculés après application de la moyenne sur le nombre d'informations disponibles pour chaque symbole donneraient des résultats bien meilleurs, et certainement suffisants pour envisager un test faible-coût de modulateur QAM. Dans ce contexte, comme dans le cas de la modulation GSM, il semble judicieux de relâcher les contraintes d'échantillonnage, et de travailler avec un nombre plus réduit d'échantillons par période de porteuse.

4.3.2 Validations expérimentales

4.3.2.1 Protocole expérimental

La source RF *Agilent N9310A* dispose d'entrées I et Q extérieures permettant de générer un signal modulé de type QAM. Pour assurer une bonne synchronisation des entrées I et Q, nous avons opté pour une génération de signaux depuis un environnement Matlab® contrôlant une carte d'interface temps réel de type *dSpace DS1104*. Le signal QAM ainsi fabriqué est ensuite appliqué sur les entrées digitales du testeur qui réalise les acquisitions. Le vecteur stocké en mémoire testeur est finalement traité offline sous Matlab®. La figure 4.12 illustre ce protocole expérimental.

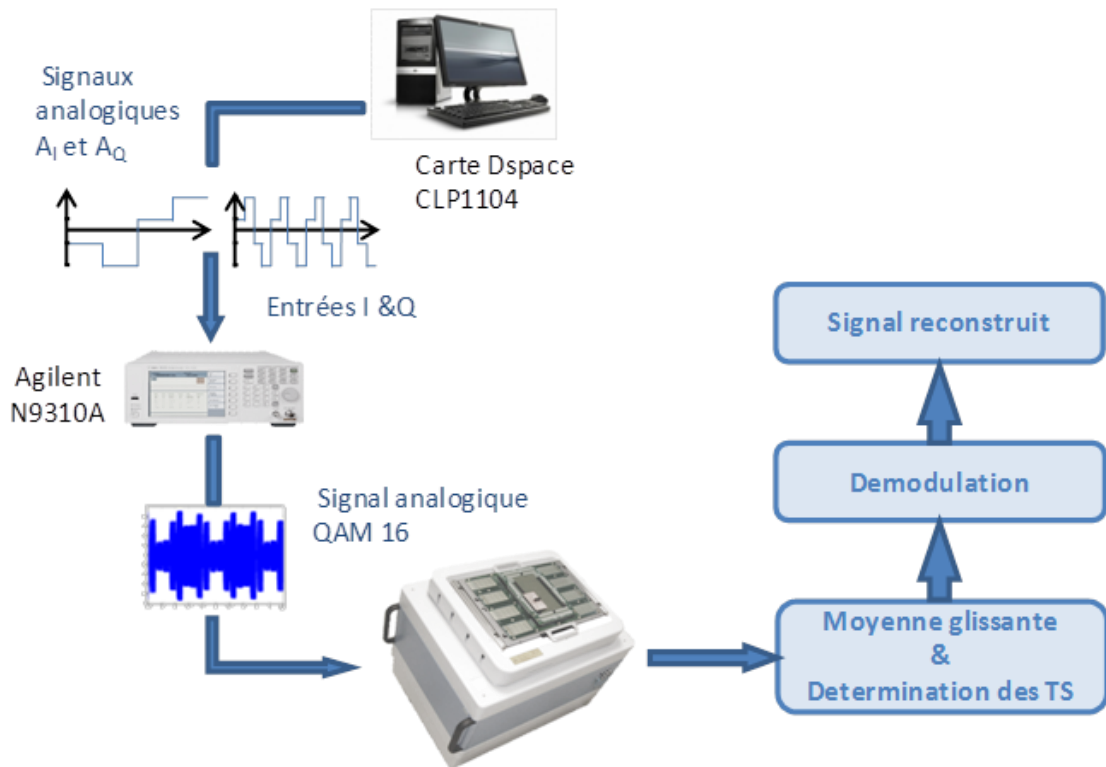


Figure 4.12. Schéma bloc de l'expérimentation pour la démodulation de signaux modulés 16QAM

Ce protocole est intéressant pour valider expérimentalement le principe de la démodulation QAM. Cependant, le module *dSpace* permettant la création des signaux *I* et *Q* est limité en fréquence à quelques dizaines de kHz. Afin de conserver le rapport f_c/f_m utilisé en simulation, nous avons donc réduit la fréquence de porteuse à $f_c=1\text{MHz}$ (pour $f_m=20\text{kHz}$). Dans ce contexte de basses fréquences, le recours à la technique de sous-échantillonnage cohérent n'est pas nécessaire. En effet, la résolution limite du testeur ($T_s=2,5\text{ns}$) est suffisante pour collecter 400 points par période de porteuse sans répétition du signal. De ce fait, nous pouvons aussi éliminer la synchronisation entre le testeur et la source analogique.

Par ailleurs pour respecter les contraintes en tension des canaux digitaux du testeur, et notamment vis-à-vis des tensions négatives appliquées sur les entrées digitales du testeur, les amplitudes des signaux modulateurs ont été réduites de façon à ce que l'amplitude du signal QAM n'excède pas 2V crête à crête. Un facteur 5 de réduction a été considéré sur les deux valeurs possibles d'amplitudes des signaux d'entrée *I* et *Q*. Ainsi la plus petite amplitude du signal QAM sera de 0.28V et la plus grande de 0.85V ; le rapport 3 est conservé entre ces 2 tensions.

La figure 4.13 montre le signal QAM ainsi généré, capturé à l'aide d'un oscilloscope. La limite en bande-passante de la carte *dSpace* se traduit par des transitions lentes (réponse en forme de filtre

passé-bas du premier ordre) autour des sauts de phase. Ce phénomène sera à prendre en compte lors de l'analyse des résultats.

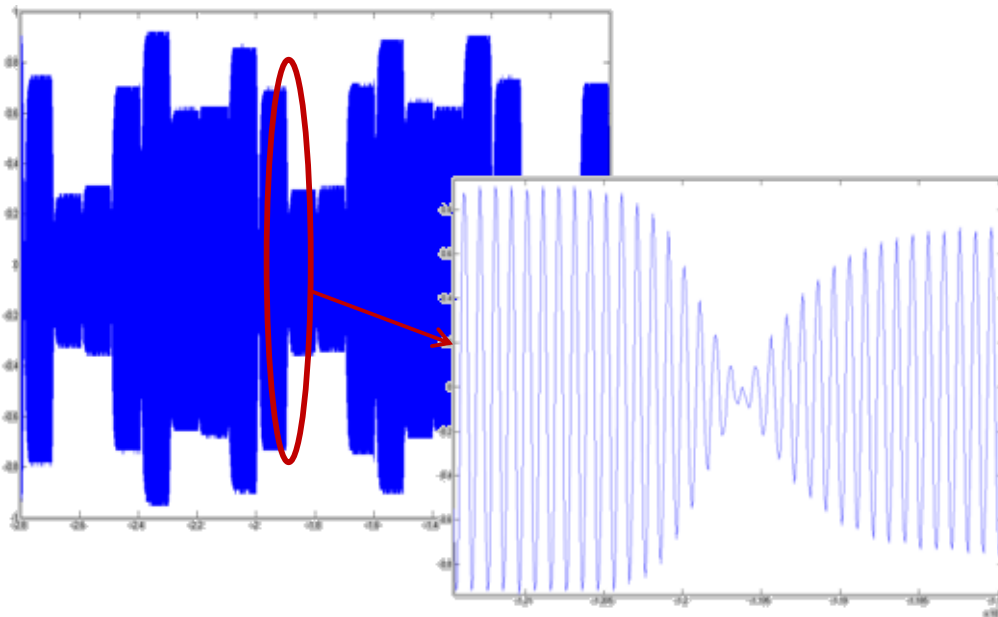


Figure 4.13. Capture à l'oscilloscope du signal modulé 16QAM

4.3.2.2 Résultats

La figure 4.14 présente les résultats obtenus pour la démodulation en amplitude et phase du signal 16QAM avec une résolution de 100 points par période de porteuse et un seuil de comparaison fixé à $C=0,17V$. Ces résultats semblent en bon accord avec les résultats de simulations. A noter que pour respecter le facteur de réduction 5, nous aurions dû considérer un seuil de comparaison $C=0,2V$, correspondant à 71% de l'amplitude minimale du signal QAM. Les résultats de démodulation montrent néanmoins que, dans ce cas, les plus faibles amplitudes ne sont pas correctement déterminées. Une explication probable est que l'amplitude minimale du signal QAM généré est inférieure à la valeur prévue, et que par conséquent, le signal ne croise pas le seuil de comparaison à faible amplitude. Pour cette raison, les résultats de validations expérimentales présentent uniquement les valeurs obtenues pour un seuil de comparaison à 0.17V, soit un seuil de comparaison à 60% de l'amplitude minimale du signal QAM théorique.

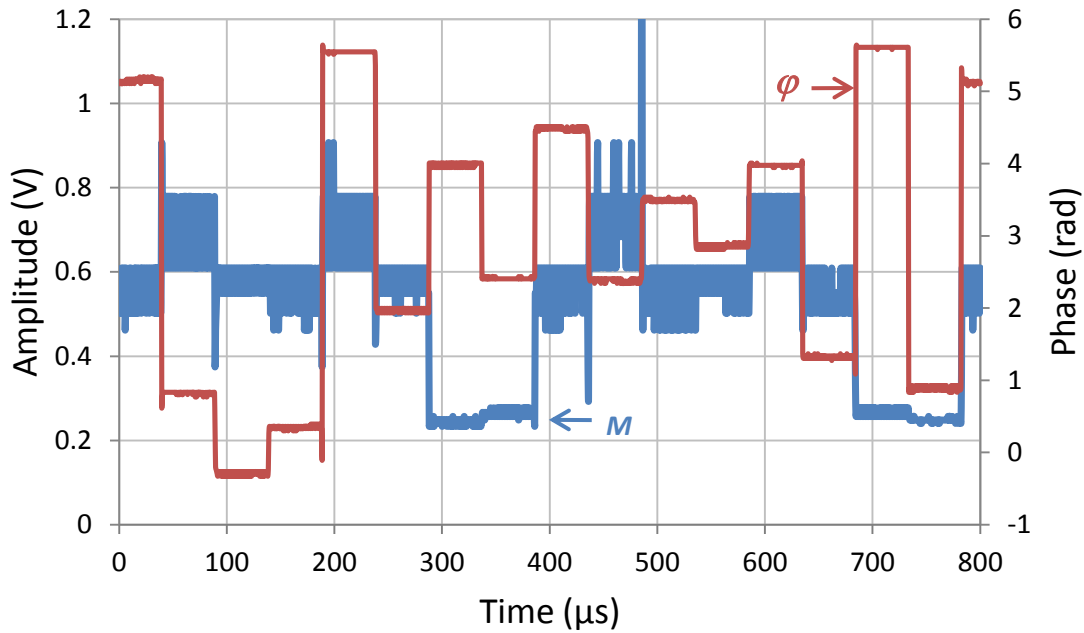


Figure 4.14. Reconstruction temporelle de la phase et de l'amplitude du signal 16QAM expérimental avec $C=0,17V$ et $f_s=100MHz$

Le diagramme de constellation du message 16QAM reconstruit avec ces paramètres pour la séquence complète des 32 symboles (soit 1600 points) est donné figure 4.15. La figure 4.15.a donne les résultats de reconstruction bruts, à savoir la localisation de chaque symbole à partir d'une estimation sur chaque période de porteuse. Comme en simulation, on observe une certaine dispersion, mais un plus grand nombre de points très éloignés de la localisation idéale. Ce phénomène est clairement relié à la limitation en bande passante de la carte *dSpace*, dans la mesure où le signal QAM généré présente des amplitudes très différentes des amplitudes idéales autour des sauts de phase. Ces points ne doivent par conséquent pas être pris en compte dans l'évaluation des performances de la technique de reconstruction. La figure 4.15.b donne les résultats de reconstruction après élimination de ces points à proximité du changement de phase et application d'une moyenne sur plusieurs périodes de porteuse. Comme en simulation, on observe une nette amélioration de la qualité de la reconstruction avec un recentrage des symboles reconstruits sur leur localisation idéale.

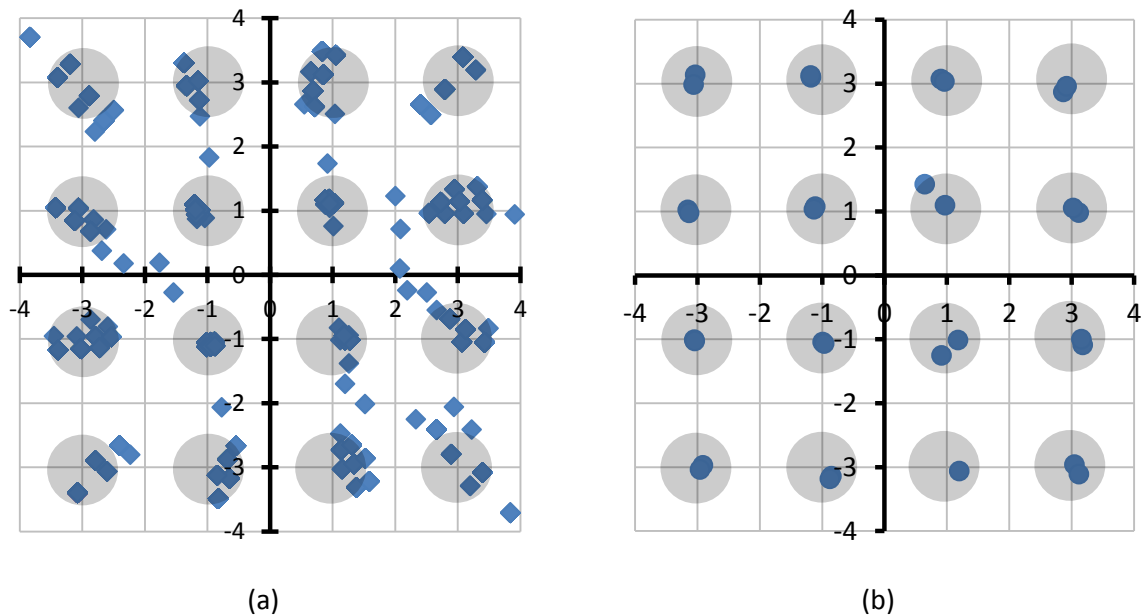


Figure 4.15. Reconstruction sous forme de constellations.

Le tableau 4.4 donne les résultats expérimentaux obtenus en termes d'*EVM* pour différentes valeurs de résolution temporelle avec $C=0,17V$. Ces résultats sont calculés sur les données brutes estimées à partir de chaque période de porteuse, c'est-à-dire sans élimination des points à proximité des changements de phase et sans application de la moyenne sur plusieurs périodes de porteuse. Afin de pouvoir se comparer aux résultats de simulation, les résultats sont donnés en pourcentage, regroupés par symbole de même amplitude d'une part, ainsi que globalement sur la séquence complète d'autre part. Ces résultats sont en accord avec les simulations, notamment avec une réduction de l'*EVM* global proche d'un facteur 2 lorsque le taux d'échantillonnage passe de 100 à 400 points par période de porteuse.

f_s	M=√2	M=√10	M=3√2	Global
100 MHz	8.82%	9.7%	11.2%	9.9%
200 MHz	7.8%	6.6%	9.3%	7.26%
400 MHz	7.1%	4.74%	6.5%	5.61%

Tableau 4.4. *EVM* calculés sur les reconstructions effectuées à partir de captures expérimentales pour différentes valeurs de résolution temporelle.

Ces résultats expérimentaux démontrent que la méthode proposée permet de reconstruire correctement une séquence de symboles d'un signal QAM et peut donc s'appliquer au test de signaux analogiques modulés simultanément en amplitude et phase. Les fréquences utilisées pour les validations demeurent à ce stade très inférieures aux fréquences susceptibles d'être rencontrées dans une application RF. Les limitations viennent essentiellement de l'équipement que nous avons à disposition pour la génération de signaux analogiques. Nous avons néanmoins montré par ailleurs (par exemple dans le cas d'étude de la modulation GSM) que nous pouvions faire une acquisition de signaux rapides avec une résolution satisfaisante en passant par un sous-échantillonnage cohérent. En outre, nous avons aussi montré qu'il était possible d'exploiter la redondance d'information généralement associée avec les modulations « hautes fréquences » pour implanter des techniques de filtrage permettant d'améliorer la qualité de la reconstruction. Dans ce contexte, il paraît donc raisonnable de considérer que la méthode proposée est applicable à un grand nombre de schémas de modulation utilisés dans les technologies actuelles.

4.4 Conclusion

Dans ce chapitre nous avons appliqué les idées développées dans les chapitres 2 et 3 à deux cas de modulation, concrets et représentatifs d'un grand nombre de circuits de communication fabriqués actuellement : la modulation en fréquence telle qu'on la trouve dans le standard GSM, et une modulation simultanée en amplitude et phase de type QAM, très répandue dans le domaine de la transmission de données.

Dans les deux cas, les études ont été conduites en simulation et validées par une démarche expérimentale sur le testeur Verigy V93K. La modulation de fréquence de type GSM pose le problème d'une profondeur de modulation très faible. Nous avons montré toutefois que le fait de disposer d'un grand nombre de périodes de porteuse par symbole permet de relâcher les contraintes en termes de fréquence d'échantillonnage. Cette observation s'applique également au cas de la modulation QAM.

Dans les deux cas, les résultats de démodulation sont assez encourageants, même si les fréquences utilisées pour les validations expérimentales restent modestes en raison de limitations liées à l'équipement (hors ATE) dont nous disposons. A souligner que la problématique du test des circuits actuels ne concernent pas seulement les circuits RF mais aussi les circuits analogiques ; l'approche proposée peut d'ores et déjà être appliquée à de nombreux cas de circuits analogiques en basses, moyennes et hautes fréquences. De plus, nous avons pu vérifier expérimentalement dans le cadre de

la modulation GSM, que l'acquisition et la mesure de fréquence d'un signal à 1GHz est réalisable avec l'instrumentation digitale actuellement présente dans le testeur. Ce résultat montre ainsi que l'acquisition et l'analyse de signaux RF est possible.

Pour aller plus loin sur le test de circuits RF, il paraît essentiel de considérer maintenant le comportement dynamique de la chaîne d'acquisition. En effet, nous avons jusqu'ici supposé un comparateur quasi-parfait, le seul paramètre de non-idéalité que nous avons introduit étant un jitter au niveau de l'horloge. Les résultats expérimentaux ont montré que cette hypothèse est valable à moyenne fréquence puisque dans l'ensemble, les validations sur testeur sont en bonne adéquation avec les résultats de simulation. Le chapitre suivant ouvre un certain nombre de pistes pour la prise en compte des non-idéalités au niveau de la chaîne d'acquisition permettant d'aborder le problème du test de circuits RF.

Chapitre 5 : Prise en compte des non-idéalités de la chaîne d'acquisition

Dans les chapitres précédents, nous avons considéré une chaîne d'acquisition (au sens matériel) quasiment parfaite, avec comme seul défaut modélisé, un jitter sur le signal d'horloge de l'échantillonneur. Dans ce chapitre, nous allons étudier l'impact d'autres non-idéalités. En effet, rappelons encore une fois que la qualité de reconstruction des signaux qui proviennent du DUT dépend essentiellement de la précision de positionnement des TS. Les propriétés des algorithmes de reconstruction ont été largement discutées dans les chapitres précédents. Examinons maintenant quelques caractéristiques de la chaîne d'acquisition.

Cette partie de l'étude ne constitue en rien un aboutissement. Il s'agit plutôt de mettre en évidence l'impact des non-idéalités présentes sur le matériel permettant la numérisation du signal analogique de façon à pouvoir proposer, plus tard, un ensemble de spécifications pour ce type de matériel (i.e. canal digital de testeur industriel) en termes de performances, si la stratégie de test envisagée s'appuie sur la technique proposée dans le cadre de cette thèse.

Pour mettre en évidence les imperfections d'un canal digital de testeur industriel, nous avons conduit une expérience préliminaire très simple. Sur une voie digitale classique, nous avons effectué l'acquisition d'un signal sinusoïdal sans offset dont nous avons fait varier la fréquence, avec un seuil de comparaison configuré à $C=0V$. Pour chaque pas en fréquence, nous réalisons une acquisition sur un nombre important de périodes et calculons la proportion moyenne de '1', qui est théoriquement de 50%.

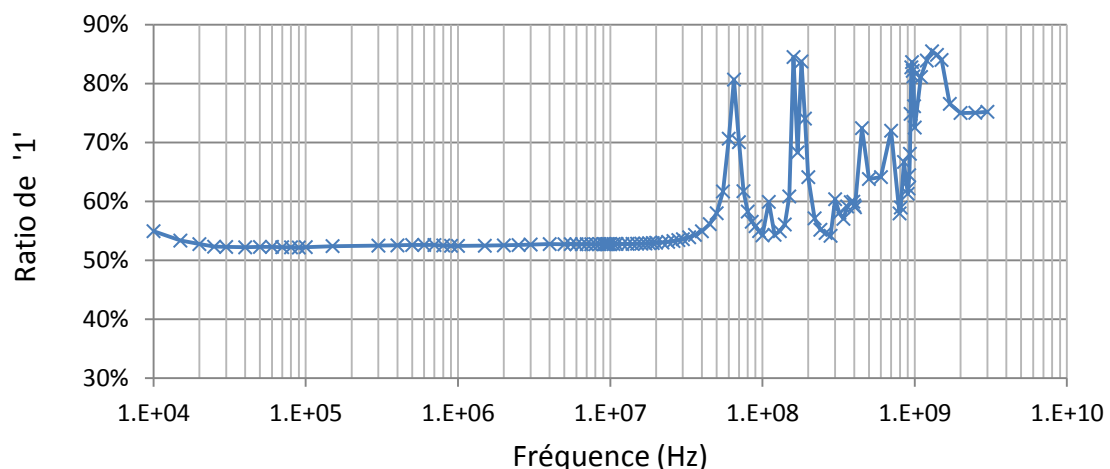


Figure 5.1. Ratio de '1' en fonction de la fréquence

Le résultat obtenu est montré figure 5.1. Sur une large plage de fréquences, le ratio est stable, proche de 50%. Au-delà de 50MHz, la mesure produit des résultats erratiques. Cette expérience a été réalisée plusieurs fois, avec un résultat répétable. Nous avons, pour cette manipulation, utilisé une entrée de la carte PS3600 fonctionnant à 3.6GHz.

Plusieurs défauts peuvent être à l'origine de ces résultats. Nous tenterons dans ce chapitre de les identifier et de les modéliser afin d'établir leur impact sur la reconstruction de signaux. Ainsi, il sera éventuellement possible d'apporter des corrections au niveau de l'algorithme de reconstruction.

5.1 Modélisation des non-idéalités

La figure 5.2 présente une première approche de modélisation des défauts de la chaîne d'acquisition. Ce schéma bloc permet de représenter 4 non-idéalités potentielles : un offset équivalent sur le comparateur (erreur statique sur le seuil de comparaison), un amplificateur de gain fini, un délai sur la réponse du comparateur, et enfin un jitter sur l'horloge contrôlant l'échantillonnage.

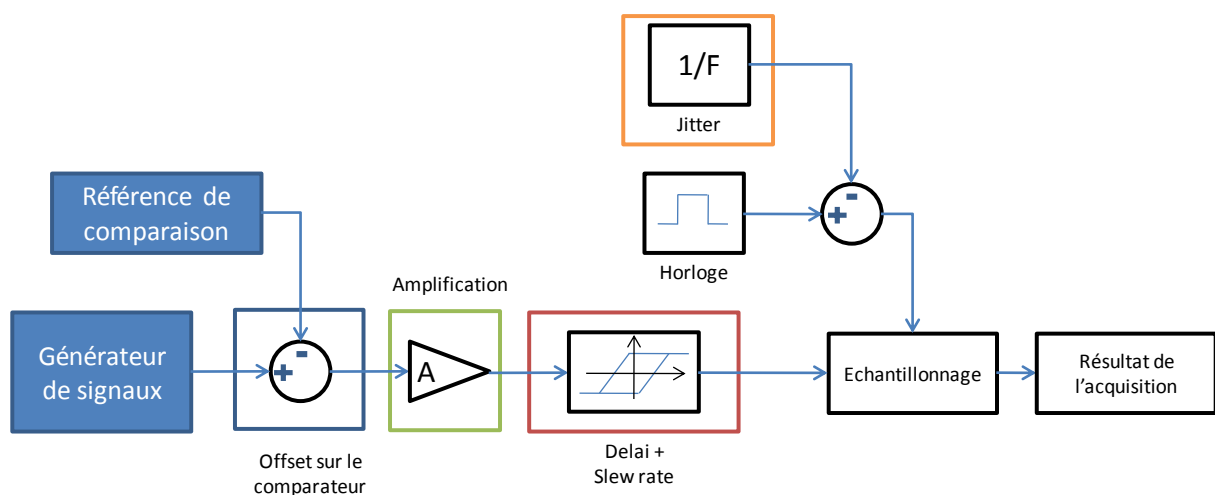


Figure 5.2. Schéma bloc d'une ligne d'acquisition avec ses défauts.

Chaque paramètre de non-idéalité ayant un impact différent sur la réponse de la broche digitale, il semble logique d'analyser séparément dans un premier temps, l'impact de chacun de ces paramètres sur les différents types de modulations étudiés. En particulier, nous avons concentré nos efforts sur 3 défauts en particulier : Le jitter, l'offset et le délai. Le jitter sur l'horloge de l'échantillonneur est assez bien caractérisé par le fabricant de testeur, et il a déjà été pris en compte sur les simulations précédemment réalisées. Ici, nous nous intéresserons plus particulièrement aux deux autres paramètres (offset et délai).

5.1.1 Offset sur le comparateur.

La présence d'un décalage sur la valeur du seuil de comparaison produit une erreur sur la localisation des TS . La figure 5.3 montre l'impact d'un décalage de seuil de comparaison sur la reconstruction en fréquence et en amplitude. L'erreur sur TS_R et TS_F étant symétrique, la détermination des t_{max} est insensible à la présence d'un offset au niveau du comparateur. Les reconstructions en fréquence et en phase ne sont donc pas affectées par ce défaut, ce qui donne un argument supplémentaire pour soutenir le choix d'un algorithme s'appuyant sur le calcul des t_{max} . Par contre, la démodulation en amplitude dépendant de la valeur de ΔTS_i , la présence d'offset produit une erreur sur la reconstruction (erreur = $A_{mes} - A$).

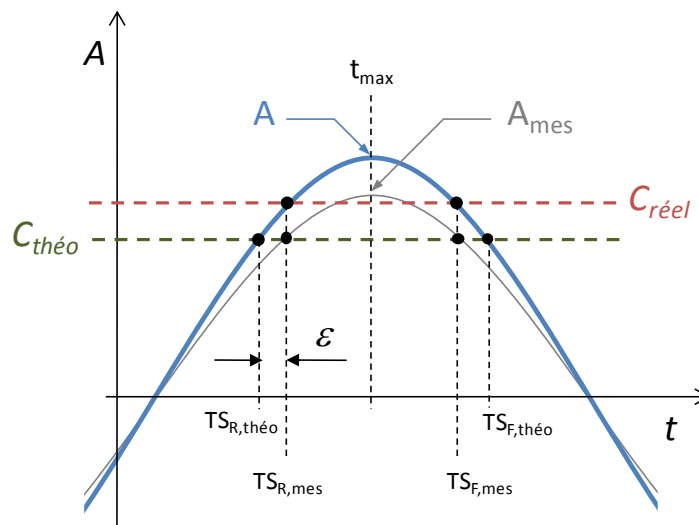


Figure 5.3. Impact d'un offset à l'entrée du comparateur sur la mesure des Time-Stamped.

Afin d'illustrer l'erreur commise en présence d'offset sur le calcul d'amplitude, une étude a été réalisée en simulation avec une simple sinusoïde d'amplitude 1V. Sur 1000 périodes, nous effectuons le calcul de l'amplitude pour différentes valeurs de seuil de comparaison $C_{théo}$, en ajoutant un offset sur celui-ci allant de -200mV à 200mV. La résolution temporelle est fixée à 400 points par période signal et le SNR en entrée à 20 dB. Les résultats sont présentés figure 5.4. Ces résultats montrent que pour une valeur d'offset fixe, l'impact est moins important pour les fortes valeurs de seuil de comparaison. De plus, un décalage positif du seuil de comparaison produit une sous-estimation de l'amplitude moins importante que la surestimation produite par un décalage négatif symétrique. Ce phénomène est lié au mécanisme qui produit une erreur systématique dans la reconstruction en amplitude développé dans la section 2.5.4. C'est donc un résultat attendu.

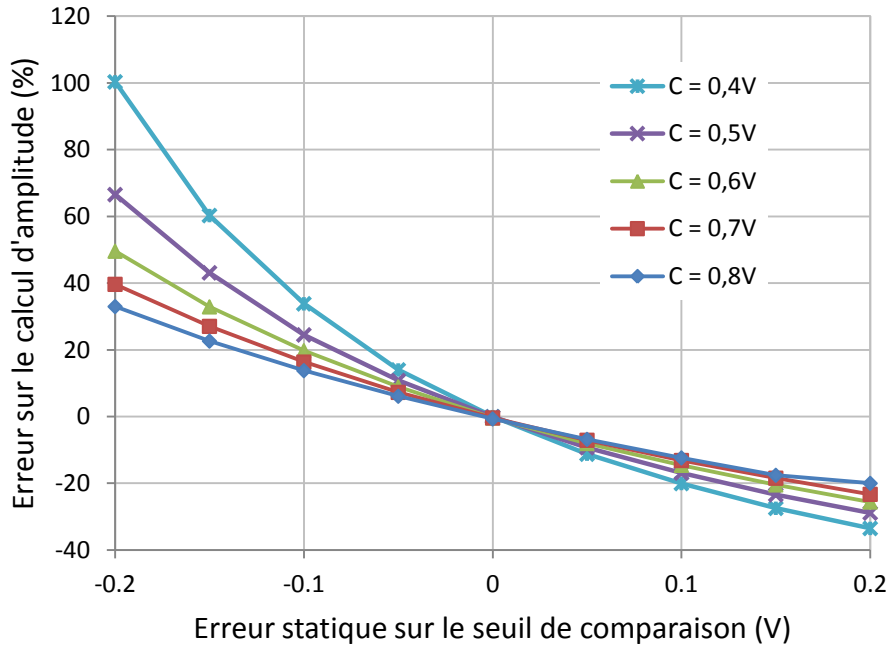


Figure 5.4. Evolution de l'erreur sur la reconstruction en amplitude, en fonction de la valeur de l'offset sur le comparateur pour différentes valeurs de seuil de comparaison.

Une autre façon d'illustrer l'impact d'un offset sur comparateur est de considérer le cas d'une démodulation en amplitude. La figure 5.5 montre l'effet d'un offset négatif de -100mV dans la reconstruction d'un message en amplitude, en reprenant le cas d'étude étudié au chapitre 4 (signal sinusoïdal modulant en amplitude de 1 à 3V, et résolution temporelle de 250 points par période). Il apparaît clairement que l'algorithme de démodulation en amplitude est d'autant plus sensible à la présence de cet offset que la valeur du seuil de comparaison est faible.

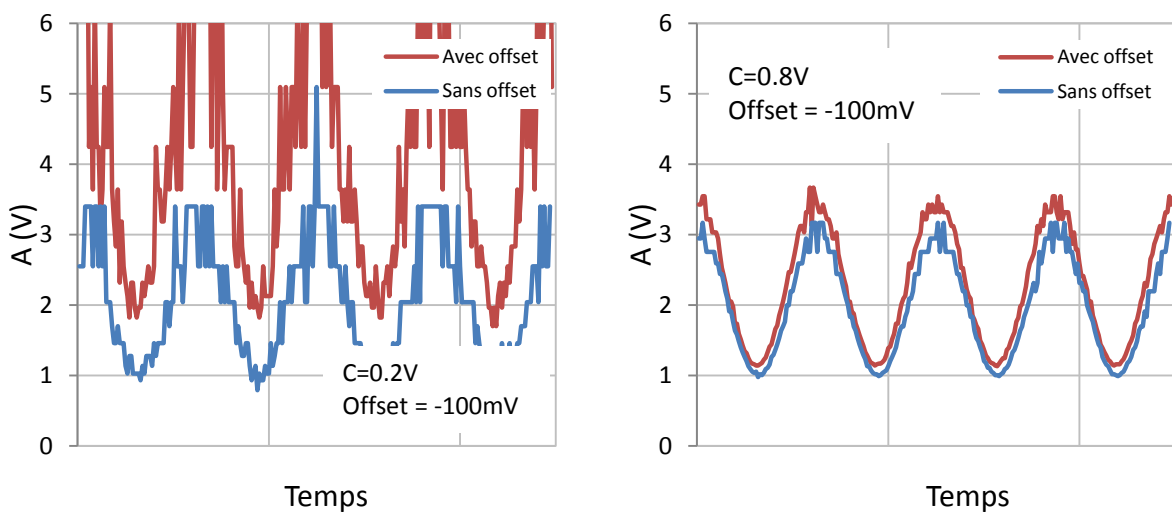


Figure 5.5. Démodulation d'un signal modulé en amplitude avec ajout d'un offset négatif sur le seuil de comparaison

En revanche comme illustré sur la figure 5.6, l'impact d'un offset positif sur la qualité de la reconstruction en amplitude est nettement plus faible et la sensibilité de l'algorithme de démodulation vis-à-vis la valeur du seuil de comparaison est limitée.

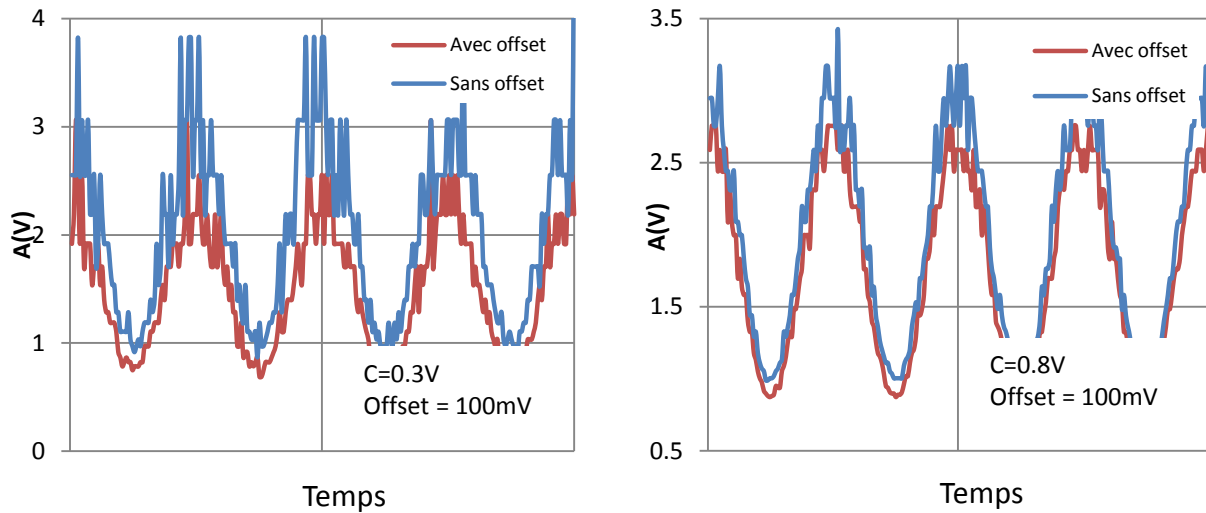


Figure 5.6. Démodulation d'un signal modulé en amplitude avec ajout d'un offset positif sur le seuil de comparaison

5.1.2 Délai sur le comparateur

Le comparateur est un étage amplificateur qui réagit avec un délai qui lui est propre. Nous pouvons modéliser ce comportement en ajoutant un délai τ entre l'instant réel de franchissement du seuil de tension C et l'instant où le comparateur bascule. Ce délai peut être identique à la montée et à la descente, ou bien nous pouvons considérer deux temps de propagation différents, ce qui est certainement plus représentatif du comportement réel d'une porte CMOS. La figure 5.7 illustre ces deux approches de modélisation.

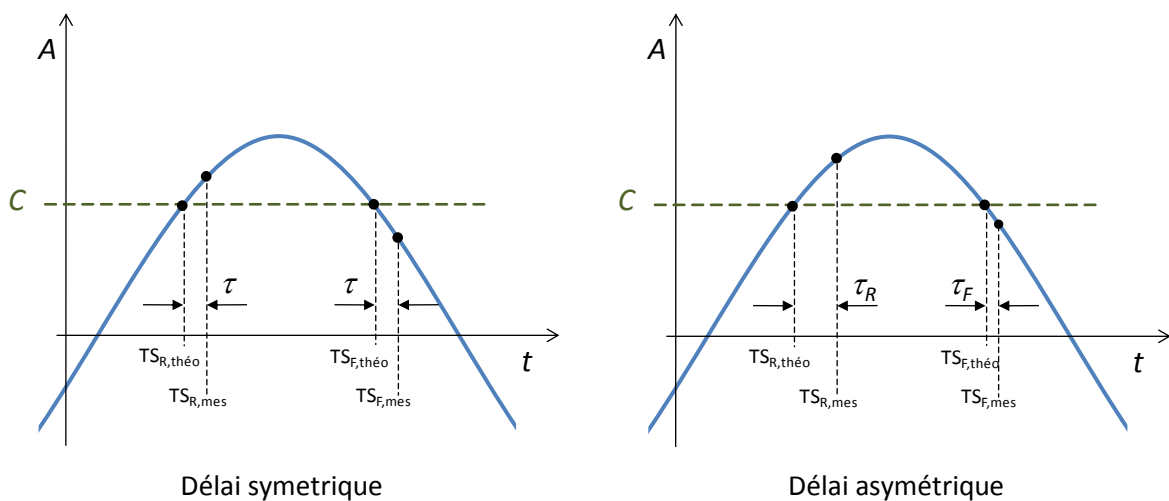


Figure 5.7. Représentation du délai (temps de propagation) au niveau du comparateur

Un délai symétrique τ produit théoriquement un décalage identique de tous les échantillons dans le temps, donc de tous les Time-Stamped, ce qui nous donne pour le calcul de t_{max} :

$$t_{max} = \frac{TS_{F,i} + \tau + TS_{R,i} + \tau}{2} = \frac{TS_{F,i} + TS_{R,i}}{2} + \tau \quad 5.1$$

Les valeurs Δt_{max} et ΔTS utilisés dans le calcul de l'amplitude et de la fréquence ne sont pas affectées par un délai symétrique, et l'erreur sur ces mesures se rapportent alors aux calculs d'erreur vus au cours du chapitre 2, où n'intervient aucun défaut.

La reconstruction directement affectée par une telle non-idéalité est évidemment la démodulation de phase, qui dépend directement de la valeur de τ . La figure 5.8 illustre l'erreur commise sur le calcul de la phase à l'origine en fonction de la valeur du délai injecté dans la simulation, pour différentes fréquences d'échantillonnage. L'erreur sur φ étant en théorie directement proportionnelle à τ , les résultats obtenus ne font que confirmer ce qui est attendu. On peut noter que pour de faibles valeurs de τ , et des fréquences d'échantillonnage faibles, l'erreur de phase est totalement noyée dans le pas de quantification.

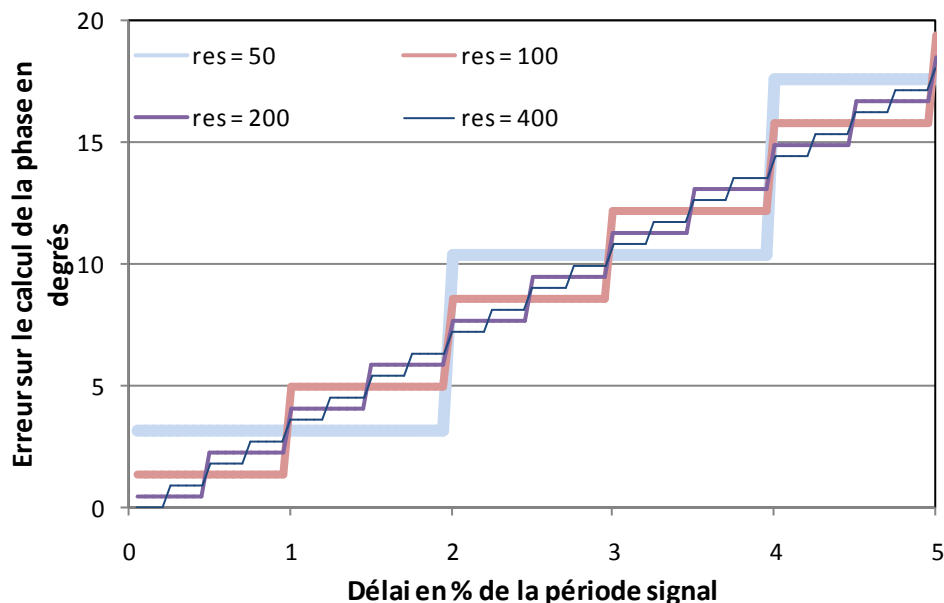


Figure 5.8. Evolution du calcul de la phase avec l'augmentation du délai sur le calcul des TS.

Tout comme pour l'offset du comparateur ce délai peut être caractérisé à l'aide d'un signal synchronisé avec le testeur. En l'absence de mécanisme de synchronisation, la phase à l'origine est de toute façon inconnue et l'origine de phase sera déterminée à l'aide des premières périodes de signal. Dans ce cas, l'existence d'un délai symétrique au niveau du comparateur n'a pas d'effet sur la reconstruction.

La présence d'un délai non-symétrique (τ différent à la montée et à la descente) introduit une erreur sur les calculs de phase et d'amplitude dans la mesure où la distance ΔTS s'écarte de la valeur théorique :

$$t_{max} = \frac{TS_{F,i} + TS_{R,i}}{2} + \frac{\tau_R + \tau_F}{2} = t_{max,th} + \tau + \Delta\tau \quad 5.2$$

$$\Delta TS = TS_F + \tau_F - TS_R - \tau_R = TS_R - TS_F + \Delta\tau = \Delta TS_{th} + \Delta\tau \quad 5.3$$

où $\Delta\tau$ correspond à la différence entre τ_R et τ_F et τ est la partie commune à ces deux valeurs. La reconstruction en fréquence n'est pas affectée par une telle non-idéalité dans la mesure où l'erreur sur t_{max} est constante d'une période à l'autre. Les expressions de phase et amplitude deviennent :

$$\varphi_i = 2\pi f \left((t_{max,th} + \tau + \Delta\tau - \frac{(i-1)}{f}) - \frac{\pi}{2} \right) = \varphi_{i,th} + 2\pi f(\tau + \Delta\tau) \quad 5.4$$

$$A_i = \frac{C}{\cos(\pi f(\Delta TS_i + \Delta\tau))} \quad 5.5$$

L'erreur commise sur la phase est donc directement liée aux retards τ_R et τ_F et le fait qu'ils soient symétriques ou pas ne change pas grand-chose. Les simulations permettent de retrouver des résultats comparables à ceux montrés figure 5.8, à ceci près que l'erreur de phase est maintenant liée au terme $\tau + \Delta\tau$.

Les figures 5.9 et 5.10 montrent l'erreur commise sur le calcul d'amplitude pour différents seuils de comparaison et différentes résolution d'échantillonnage. Afin d'introduire un délai asymétrique en simulation, seul TS_F est déplacé d'un délai τ_F (positif ou négatif).

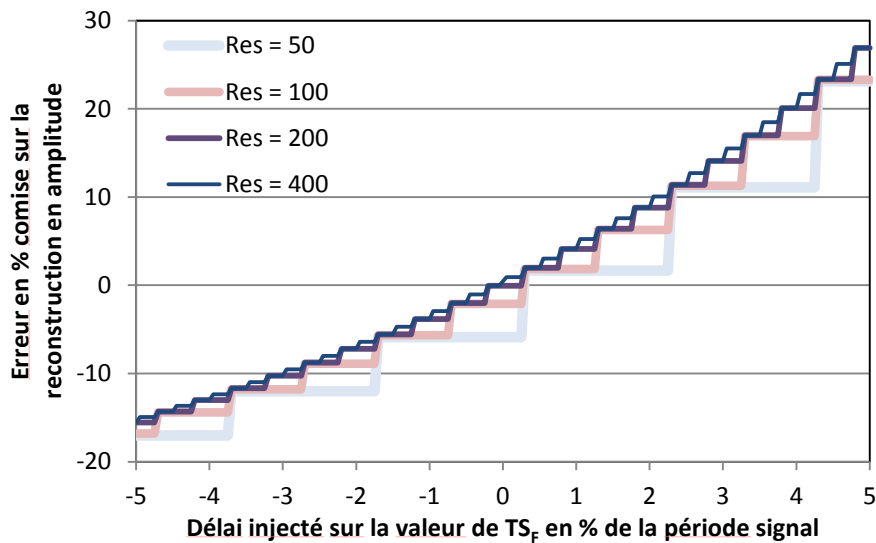


Figure 5.9. Erreur sur l'estimation d'amplitude avec un délai de comparateur asymétrique pour différentes résolutions temporelles (avec $C=0,6V$)

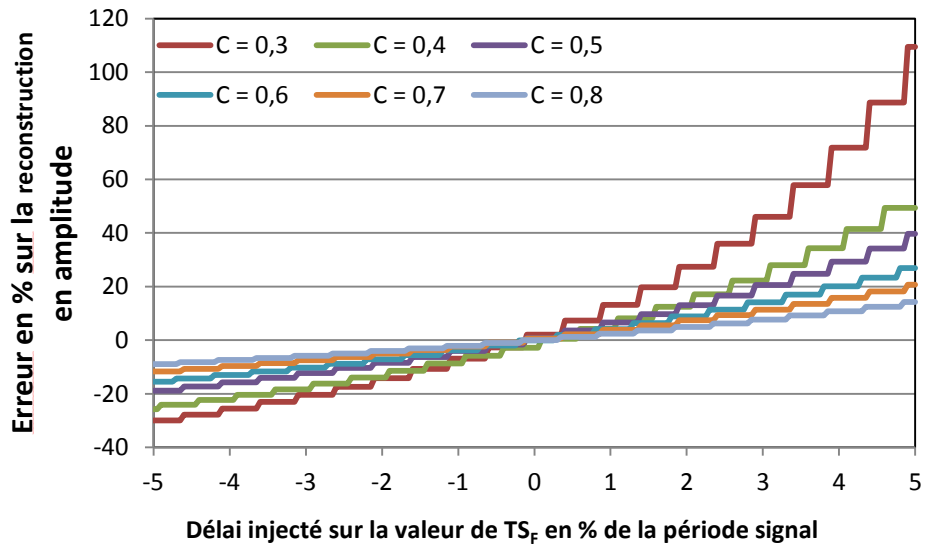


Figure 5.10. Erreur sur l'estimation d'amplitude avec un délai de comparateur asymétrique pour différents seuils de comparaison (avec 200 points par période)

Un délai asymétrique entraîne une erreur sur le terme ΔTS , tout comme la présence d'un offset sur le seuil de comparaison. Ces deux non-idéalités conduisent à une erreur d'estimation de l'amplitude. Afin de bien dissocier ces sources d'erreur, nous avons étudié l'origine des délais au niveau du comparateur un peu plus en détail de façon à les représenter en simulation de façon plus précise.

En toute rigueur, le temps de commutation d'un comparateur, ou d'une porte logique n'est pas une constante absolue mais dépend de la pente du signal d'entrée. En effet, le comparateur est une structure électronique à base de transistors dont le changement d'état peut être lié à une quantité de charges électriques transférée sur leur grille. Si l'on considère alors que la commutation est provoquée par le transfert d'une quantité de charges qui ne dépend que de la structure interne du comparateur Q_R (ou Q_F), nous pouvons associer le délai du comparateur à la caractéristique du signal d'entrée. La figure 5.11 montre illustre le délai du comparateur à la montée, pour deux signaux de caractéristique (fréquence, amplitude) différentes avec une hypothèse de charges nécessaires au changement d'état Q_R constante.

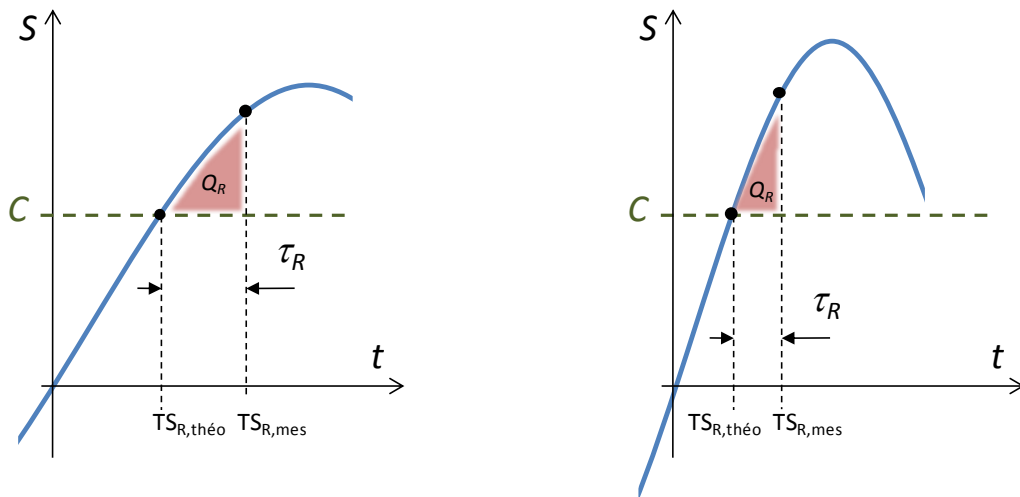


Figure 5.11. Relation entre le délai τ_R et la caractéristique du signal d'entrée.

Cette façon d'appréhender le délai est plus proche de la réalité du comparateur que l'injection d'un délai constant qui ne dépend pas du signal d'entrée. Ainsi, nous avons un délai qui peut varier en fonction de paramètres tels que la fréquence du signal d'entrée, son amplitude, et la valeur du seuil de comparaison. Les seuls paramètres technologiques qui doivent être caractérisés au niveau du testeur sont les quantités de charges Q_R et Q_F .

En simulation, ce modèle de délai est implémenté en calculant la quantité de charge Q après le passage par le seuil de comparaison en prenant une approximation numérique de l'aire entre le signal et le seuil C :

$$Q = \sum_{TS}^{TS+\tau} |S(t) - C| \quad 5.6$$

où S est le signal appliqué en entrée du comparateur.

Nous pouvons observer que pour un seuil de comparaison nul ($C=0$), le délai dû à une charge symétrique ($Q_R=Q_F$) sera lui aussi symétrique, ce qui ne sera pas le cas pour un seuil de comparaison supérieur à zéro, où le délai résultant d'une quantité de charge symétrique sera systématiquement plus important à la montée qu'à la descente. Ce premier constat nous permet de conclure que dans ce cas, les erreurs commises sur la reconstruction de la phase et de l'amplitude seront systématiquement négatives (phase et amplitude sous-estimés).

5.2 Prise en compte des non-idéalités dans la reconstruction

Les résultats précédents montrent qu'il est primordial de travailler avec un seuil de comparaison connu car l'erreur générée par une différence entre le seuil de comparaison réel et le seuil supposé peut être à l'origine d'une erreur importante sur la reconstruction en amplitude. Ainsi, la calibration de l'algorithme de reconstruction semble indispensable, s'appuyant sur une mesure du seuil de comparaison réel. Cette mesure peut être facilement réalisée en utilisant par exemple une sinusoïde calibrée (i.e. de caractéristiques connues) ou un signal triangulaire. Chaque canal de testeur utilisé devra faire l'objet d'une calibration spécifique

La caractérisation de l'offset doit se faire de préférence à basse fréquence afin d'éliminer toutes les non-idéalités dynamiques (délai) pouvant produire des erreurs d'estimation similaires. Il est nécessaire de vérifier si l'offset est indépendant de la valeur du seuil de comparaison ou bien varie avec lui auquel cas la correction à apporter au niveau de l'algorithme de reconstruction sera légèrement plus complexe.

Rappelons encore une fois que l'utilisation d'un seuil de comparaison aussi élevé que possible permet de minimiser l'erreur résiduelle (préconisation déjà formulée pour obtenir de bonnes performances de démodulation en amplitude).

Avec un signal triangulaire centré autour de 0V, l'offset à C=0 du comparateur se déduit simplement de l'expression :

$$Offset = \frac{2 * (0.5 - R)}{A} \quad 5.7$$

où R correspond à la proportion de "1" mesurée sur un grand nombre de périodes, et A la valeur de l'amplitude du signal triangulaire.

Nous avons appliqué cette procédure de caractérisation sur les deux voies digitales utilisées pour les validations expérimentales présentées dans les chapitres précédents. A titre d'illustration, la figure 5.12 montre un résultat de démodulation AM avant et après correction du seuil de comparaison. La compensation permet de réduire l'erreur, toutefois les amplitudes après correction sont sous-estimées. Rappelons que l'offset n'est pas la seule non-idéalité identifiée, et que cette sous-estimation résiduelle peut être l'effet d'un délai non-symétrique.

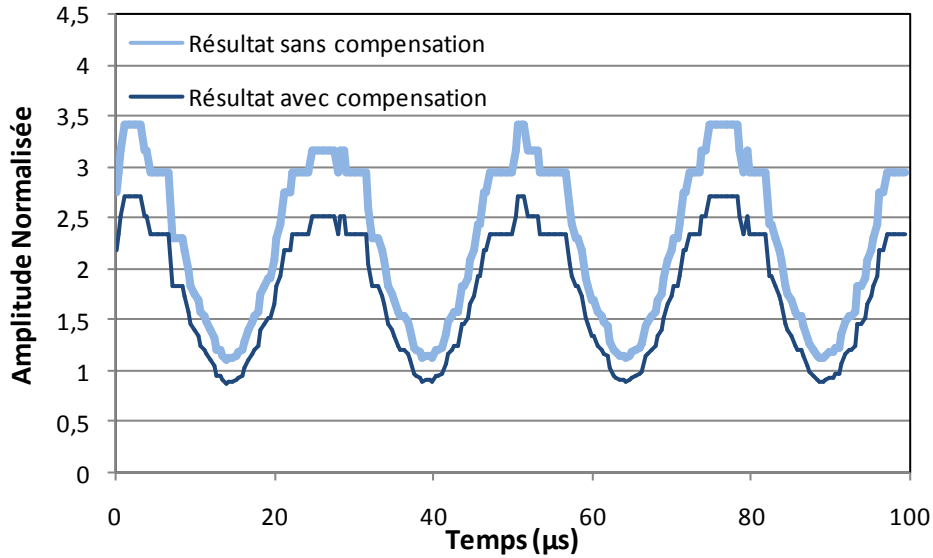


Figure 5.12. Résultat de démodulation d’amplitude avant et après correction du seuil de comparaison pour une acquisition avec une résolution temporelle de 160 points par période porteuse et un seuil de comparaison de 80%.

La caractérisation des délais du comparateur est plus complexe et n’a pas fait l’objet d’une validation expérimentale durant cette thèse. Plusieurs approches peuvent être envisagées en fonction des besoins en termes de démodulation. Par exemple, la reconstruction en amplitude est uniquement sensible à la différence $\Delta\tau = \tau_F - \tau_R$. Il paraît donc suffisant, après avoir caractérisé l’offset statique à basse fréquence, d’utiliser un signal calibré de fréquence plus élevée afin d’identifier la correction nécessaire à apporter sur les $\Delta\tau_S$ pendant le calcul d’amplitude. Pour affiner la correction, une routine itérative peut être imaginée, consistant en une détermination grossière de l’amplitude suivi d’une correction qui dépend de la position relative du seuil de comparaison par rapport à l’amplitude estimée.

5.3 Conclusion

Ce chapitre a abordé la prise en compte de quelques non-idéalités inhérentes à l’utilisation d’une chaîne d’acquisition matérielle (voie digitale de testeur industriel). Nous avons, dans un premier temps, identifié quelques origines possibles pour les erreurs d’estimation de fréquence, phase et amplitude dans le contexte de notre procédure de reconstruction basée sur la détermination de Time-Stamps.

Nous nous sommes intéressés plus particulièrement à deux non-idéalités évidentes au niveau du comparateur, à savoir l’offset sur le seuil de comparaison et le délai. Après avoir étudié

qualitativement et quantitativement l'effet de ces non-idéalités sur les différentes démodulations de base (FM, PM, AM), nous avons ébauché quelques pistes pour calibrer l'algorithme de reconstruction afin de limiter les erreurs de mesure.

Ce travail concernant la prise en compte des défauts de la chaîne d'acquisition n'est d'aucune façon terminé. D'autres effets indésirables, statiques et dynamiques, doivent être étudiés (erreur de gain, slew-rate, ...). L'enjeu de cette étude est d'être en mesure d'établir pour un équipement donné, la limite d'utilisation en fréquence, ou bien à l'inverse, pour une fréquence souhaitée au niveau du circuit à tester, de pouvoir spécifier le matériel coté testeur.

Conclusion générale

Les travaux présentés dans ce mémoire de thèse entrent dans le cadre général de la réduction des coûts de production des circuits radiofréquences. En effet, qui de nos jours ne possède pas de téléphone portable, ou bien de système d'ouverture de sa voiture à distance, ou bien encore, n'utilise pas le WIFI. La démocratisation de ces appareils pousse les industriels à chercher de nouvelles solutions afin de produire, à bas prix, ces circuits RF dans un souci de compétitivité. Un des facteurs importants qui entre dans le coût total de production est le coût du test. L'objectif de cette thèse a donc été de proposer une stratégie originale permettant d'effectuer l'analyse de signaux modulés à l'aide d'un équipement de test numérique faible coût.

Le premier chapitre dresse un tableau général de la problématique du test industriel et présente un éventail des solutions proposées dans la littérature pour réduire le coût du test des circuits RF. Fort de cet état de l'art, nous avons dégagé une approche originale pour l'analyse de signaux RF qui consiste à réaliser la capture du signal RF avec un équipement de test numérique faible coût et à développer des algorithmes de post-traitement pour retrouver les caractéristiques du signal RF à partir de la séquence binaire capturée par le testeur. Cette approche s'appuie sur le concept de « level-crossing » et nous avons donc étudié les utilisations de ce concept dans les applications microélectroniques, notamment pour des architectures de démodulateur FM ou de convertisseurs analogique-numérique. Toutes ces informations nous ont confortés dans notre choix d'envisager une solution d'analyse de signaux RF basée sur le traitement de l'information temporelle contenue dans une séquence binaire générée par une opération de « level-crossing ».

Le second chapitre introduit les principes de base utilisés pour la reconstruction de signaux analogiques à partir d'informations temporelles. L'élément clé des algorithmes de reconstruction est la détermination des instants de passage du signal par un seuil de tension prédéterminé. Nous avons donc étudié différentes approches pour la détermination de ces Time-Stamped, notamment en présence de bruit sur le signal, et nous avons retenu une solution basée sur l'application d'une moyenne glissante sur le vecteur digital capturé. Nous avons ensuite étudié les performances des algorithmes de reconstruction en fréquence, phase et amplitude sur une simple sinusoïde. Dans chaque cas, nous avons quantifié l'erreur d'estimation ainsi que le pas de quantification en fonction des paramètres d'acquisition. Nous avons également utilisé le principe du sous-échantillonnage cohérent afin de s'affranchir des limites en fréquence de l'équipement de test en vue de l'analyse de

signaux hautes-fréquences. Ce chapitre nous a permis de poser les bases nécessaires pour l'analyse de signaux plus complexes.

Le troisième chapitre traite de la démodulation de signaux analogiques, en se concentrant sur deux schémas de modulations élémentaires, à savoir la modulation de fréquence et la modulation d'amplitude. Pour chacun de ces schémas de modulation, nous avons étudié les performances de l'algorithme de reconstruction en fonction des paramètres d'acquisition, tels que la fréquence d'échantillonnage, le seuil de comparaison et le niveau de bruit. L'étude a été réalisée en simulation et validée par des mesures expérimentales sur testeur. Le principe du sous-échantillonnage cohérent qui permet d'obtenir des résolutions temporelles inférieures à la limite imposée par les cartes d'acquisition a notamment été validé. Plus généralement, ce chapitre a démontré la faisabilité de démodulation de signaux analogiques en n'utilisant que les ressources matérielles disponibles sur un équipement de test numérique standard.

Dans le quatrième chapitre, les connaissances acquises lors des chapitres précédents ont été appliqués à l'étude de cas plus concrets, représentatifs des modulations utilisées dans les applications modernes. Nous avons étudié d'une part une modulation de fréquence en bande étroite typique du protocole GSM, et d'autre part une modulation simultanée en phase et amplitude de type QAM qui est notamment utilisé dans le domaine de l'audiovisuel. Ces deux cas d'étude nous ont amené à proposer des adaptations de l'algorithme de démodulation, en particulier l'utilisation de techniques de filtrage qui exploitent la redondance d'information pour améliorer la qualité de la reconstruction. Dans les deux cas, le protocole de démodulation a été validé par une démarche expérimentale sur le testeur Verigy 93K, avec notamment des fréquences supérieures à 100MHz dans le cas de la modulation GSM.

Finalement dans le dernier chapitre, nous avons abordé le problème de la prise en compte des non-idéalités susceptibles d'affecter la chaîne d'acquisition. Nous avons plus particulièrement étudié l'impact d'un offset et d'un retard au niveau du comparateur qui réalise l'opération de « level-crossing » sur les différentes démodulations élémentaires et nous avons envisagé quelques pistes de calibration. Ce chapitre ne constitue clairement que le début de l'étude sur la prise en compte des imperfections liées au matériel et d'autres investigations doivent être menées pour identifier clairement ces défauts, les modéliser et éventuellement corriger leurs effets.

Pour résumer, durant cette thèse, une méthode permettant la reconstruction en fréquence, phase et amplitude de signaux analogiques à partir d'informations capturées par une voie digitale de testeur a été développée. Des algorithmes de démodulation ont été proposés, dans un premier temps pour les différents types de modulations élémentaires, puis appliqués à deux cas concrets de modulations

plus complexes. Ces travaux ouvrent des perspectives intéressantes en ce qui concerne des solutions de test faible coût pour les circuits analogiques et RF. La stratégie proposée est particulièrement attractive pour le test au niveau wafer des circuits RF. En effet il s'agit à ce niveau de réaliser un tri préliminaire des circuits, sachant que les performances du produit seront évaluées par des méthodes classiques lors du test final après encapsulation. La stratégie proposée permet de réaliser un test fonctionnel avec un équipement de test numérique, et donc permet de se passer de ressources RF onéreuses dans la phase de test au niveau wafer. En outre, cette stratégie offre la possibilité d'implanter un test multi-site dans la mesure où les ressources numériques sont généralement disponibles en grand nombre sur les testeurs industriels standard.

Références bibliographiques

- [1] International Technology Roadmap for Semiconductors: 2009, ITRS2009, <http://public.itrs.net>
- [2] Poehl, F.; Demmerle, F.; Alt, J.; Obermeir, H.; , "Production test challenges for highly integrated mobile phone SOCs — A case study," *IEEE European Test Symposium (ETS)*, pp.17-22, 24-28 May 2010
- [3] "Test de circuits et systèmes intégrés" (Traité EGEM – Série Electronique et Microélectronique), Hermès Science Publications, édité par C. Landrault, ISBN 2-7462-0864-4, Mai 2004.
- [4] Mittal, R.; Sontakke, A.; Parekhji, R.; , "Test time reduction using parallel RF test techniques," *IEEE VLSI Test Symposium (VTS)*, pp.40, 19-22 April 2010
- [5] Paganini, A.; Slamani, M.; Hanyi Ding; Ferrario, J.; Nanju Na; , "Cost-competitive RF wafer test methodology for high volume production of complex RF ICs," *Electronic Components and Technology Conference (ECTC)*, pp.1256-1264, 27-30 May 2008
- [6] Veillette, B.R.; Roberts, G.W.; , "High frequency sinusoidal generation using delta-sigma modulation techniques," *IEEE International Symposium on Circuits and Systems (ISCAS)*, vol.1, pp.637-640, 30 Apr-3 May 1995
- [7] Keyzer, J.; Hinrichs, J.; Metzger, A.; Iwamoto, M.; Galton, I.; Asbeck, P.; , "Digital generation of RF signals for wireless communications with band-pass delta-sigma modulation," *IEEE MTT-S International Microwave Symposium Digest*, vol.3, pp.2127-2130, 2001
- [8] Negreiros, M.; Carro, L.; Susin, A.A.; , "Digital Generation of Signals for Low Cost RF BIST," *IEEE European Test Symposium (ETS)*, pp.49-54, 20-24 May 2007
- [9] Negreiros, M.; Michels, A.M.; Carro, L.; Susin, A.A.; , "Low Cost RF Signal Generation for BIST," *IEEE International Midwest Symposium on Circuits and Systems (MWSCAS '06)*, vol.2, pp.648-652, 6-9 Aug. 2006
- [10] Negreiros, M.; Souza, A.; Carro, L.; Susin, A.A.; , "RF Digital Signal Generation Beyond Nyquist," *IEEE VLSI Test Symposium (VTS)*, pp.15-22, 6-10 May 2007
- [11] Banerjee, A.; Kumar Devarakond, S.; Natarajan, V.; Sen, S.; Chatterjee, A.; , "Optimized digital compatible pulse sequences for testing of RF front end modules," *IEEE International Mixed-Signals, Sensors and Systems Test Workshop (IMS3TW)*, pp.1-6, 7-9 June 2010

- [12] Ramzan, R.; Ahsan, N.; Dabrowski, J.; , "On-Chip Stimulus Generator for Gain, Linearity, and Blocking Profile Test of Wideband RF Front Ends," *IEEE Transactions on Instrumentation and Measurement*, vol.59, no.11, pp.2870-2876, Nov. 2010
- [13] Qizhang Yin; Eisenstadt, W.R.; Fox, R.M.; Tao Zhang; , "A translinear RMS detector for embedded test of RF ICs," *IEEE Transactions on Instrumentation and Measurement*, vol.54, no.5, pp.1708-1714, Oct. 2005
- [14] Valdes-Garcia, A.; Venkatasubramanian, R.; Srinivasan, R.; Silva-Martinez, J.; Sanchez-Sinencio, E.; , "A CMOS RF RMS detector for built-in testing of wireless transceivers," *IEEE VLSI Test Symposium (VTS)*, pp. 249- 254, 1-5 May 2005
- [15] Jee-Youl Ryu; Kim, B.C.; Sylla, I.; , "A new low-cost RF built-in self-test measurement for system-on-chip transceivers," *IEEE Transactions on Instrumentation and Measurement*, vol.55, no.2, pp.381- 388, April 2006
- [16] Valdes-Garcia, A.; Venkatasubramanian, R.; Silva-Martinez, J.; Sanchez-Sinencio, E.; , "A Broadband CMOS Amplitude Detector for On-Chip RF Measurements," *IEEE Transactions on Instrumentation and Measurement*, vol.57, no.7, pp.1470-1477, July 2008
- [17] Chaoming Zhang; Gharpurey, R.; Abraham, J.A.; , "Low Cost RF Receiver Parameter Measurement with On-Chip Amplitude Detectors," *IEEE VLSI Test Symposium (VTS)*, pp.203-208, April 27 - May 1 2008
- [18] Sleiman, S.B.; Ismail, M.; , "A CMOS amplitude detector for RF-BIST and calibration," *IEEE International Conference on Electronics, Circuits, and Systems (ICECS)*, pp.807-810, 13-16 December 2009
- [19] Barragan, M.J.; Fiorelli, R.; Vazquez, D.; Rueda, A.; Huertas, J.L.; , "A BIST Solution for the Functional Characterization of RF Systems Based on Envelope Response Analysis," *IEEE Asian Test Symposium (ATS)*, pp.255-260, 23-26 Nov. 2009
- [20] Barragán, M.J.; Fiorelli, R.; Vázquez, D.; Rueda, A.; Huertas, J.L.; , "Low-cost signature test of RF blocks based on envelope response analysis," *IEEE European Test Symposium (ETS)*, pp.55-60, 24-28 May 2010
- [21] Yen-Chih Huang; Hsieh-Hung Hsieh; Liang-Hung Lu; , "A Low-Noise Amplifier with Integrated Current and Power Sensors for RF BIST Applications," *IEEE VLSI Test Symposium (VTS)*, pp.401-408, 6-10 May 2007
- [22] Suhas Kulhalli; Sumantra Seth; Shih-Tsang Fu; , "An integrated linear RF power detector," *International Symposium on Circuits and Systems (ISCAS)*, vol.1, pp.I-625-8, 23-26 May 2004

- [23] Qi Wang; Soma, M.; , "RF front-end system gain and linearity built-in test," *IEEE VLSI Test Symposium (VTS)*, pp.6, pp.-233, April 30 - May 4 2006
- [24] Negreiros, M.; Carro, L.; Susin, A.A.; , "Ultra low cost analog BIST using spectral analysis," *IEEE VLSI Test Symposium (VTS)*, pp. 77- 82, 27 April-1 May 2003
- [25] Negreiros, M.; Carro, L.; Susin, A.A.; , "Low cost analogue testing of RF signal paths," *Design, Automation and Test in Europe Conference and Exhibition (DATE)*, pp. 292- 297, 16-20 Feb. 2004
- [26] Robert Bogdan Staszewski; Imran Bashir; Oren Eliezer; , "RF Built-in Self Test of a Wireless Transmitter," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol.54, no.2, pp.186-190, Feb. 2007
- [27] Webster, D.; Hudgens, R.; Phan, L.; Eliezer, O.; Lie, D.Y.C.; , "A novel RF phase error Built-in-Self-Test for GSM," *International Conference on Solid-State and Integrated-Circuit Technology (ICSICT)*, pp.2075-2078, 20-23 Oct. 2008
- [28] Lupea, D.; Pursche, U.; Jentschel, H.-J.; , "RF-BIST: loopback spectral signature analysis," *Design, Automation and Test in Europe Conference and Exhibition (DATE)*, pp. 478- 483, 2003
- [29] Negreiros, M.; Carro, L.; Susin, A.A.; , "An Improved RF Loopback for Test Time Reduction," *Design, Automation and Test in Europe Conference and Exhibition (DATE)*, pp.1-6, 6-10 March 2006
- [30] Dabrowski, J.; , "Lookback BiST for RF front-ends in digital transceivers," *International Symposium on System-on-Chip*, pp. 143- 146, 19-21 Nov. 2003
- [31] Yoon, J.-S.; Eisenstadt, W.R.; , "Embedded loopback test for RF ICs," *IEEE Transactions on Instrumentation and Measurement*, vol.54, no.5, pp. 1715- 1720, Oct. 2005
- [32] Onabajo, M.; Silva-Martinez, J.; Fernandez, F.; Sanchez-Sinencio, E.; , "An On-Chip Loopback Block for RF Transceiver Built-In Test," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol.56, no.6, pp.444-448, June 2009
- [33] Dabrowski, J.J.; Ramzan, R.M.; , "Built-in Loopback Test for IC RF Transceivers," *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol.18, no.6, pp.933-946, June 2010
- [34] Variyam, P.N.; Chatterjee, A.; , "Enhancing test effectiveness for analog circuits using synthesized measurements," *IEEE VLSI Test Symposium (VTS)*, pp.132-137, 26-30 Apr 1998

- [35] Variyam, P.N.; Cherubal, S.; Chatterjee, A.; , "Prediction of analog performance parameters using fast transient testing," *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol.21, no.3, pp.349-361, Mar 2002
- [36] Bhattacharya, S.; Chatterjee, A.; , "Use of embedded sensors for built-in-test RF circuits," *IEEE International Test Conference (ITC)*, pp. 801- 809, 26-28 Oct. 2004
- [37] Bhattacharya, S.; Chatterjee, A.; , "A built-in loopback test methodology for RF transceiver circuits using embedded sensor circuits," *IEEE Asian Test Symposium (ATS)*, pp. 68- 73, 15-17 Nov. 2004
- [38] Donghoon Han; Chatterjee, A.; , "Robust Built-In Test of RF ICs Using Envelope Detectors," *IEEE Asian Test Symposium (ATS)*, pp.2-7, 21-21 Dec. 2005
- [39] Akbay, S.S.; Chatterjee, A.; , "Fault-based alternate test of RF components," *International Conference on Computer Design (ICCD)*, pp.518-525, 7-10 Oct. 2007
- [40] Han, D.; Bhattacharya, S.; Chatterjee, A.; , "Low-cost parametric test and diagnosis of RF systems using multi-tone response envelope detection," *Computers & Digital Techniques, IET* , vol.1, no.3, pp.170-179, May 2007
- [41] Sofiane Ellouz; Patrice Gamand; Christophe Kelma; Bertrand Vandewiele; Bruno Allard; , "Combining Internal Probing with Artificial Neural Networks for Optimal RFIC Testing," *IEEE International Test Conference (ITC)*, pp.1-9, Oct. 2006
- [42] Abdallah, L.; Stratigopoulos, H.-G.; Kelma, C.; Mir, S.; , "Sensors for built-in alternate RF test," *IEEE European Test Symposium (ETS)*, pp.49-54, 24-28 May 2010
- [43] Halder, A.; Chatterjee, A.; , "Low-cost alternate EVM test for wireless receiver systems," *IEEE VLSI Test Symposium (VTS)*, pp. 255- 260, 1-5 May 2005
- [44] Halder, A.; Chatterjee, A.; , "Low-cost production testing of wireless transmitters," *International Conference on VLSI Design, held jointly with International Conference on Embedded Systems and Design.*, pp. 6 pp., 3-7 Jan. 2006
- [45] Bhattacharya, S.; Srinivasan, G.; Cherubal, S.; Chatterjee, A.; , "Test time reduction for ACPR measurement of wireless transceivers using periodic bit-stream sequences," *IEEE International Workshop on Electronic Design, Test and Applications (DELTA)*, pp. 372- 377, 28-30 Jan. 2004
- [46] Stratigopoulos, H.-G.D.; Drineas, P.; Slamani, M.; Makris, Y.; , "Non-RF to RF Test Correlation Using Learning Machines: A Case Study," *IEEE VLSI Test Symposium (VTS)*, pp.9-14, 6-10 May 2007

- [47] Stratigopoulos, H.-G.; Makris, Y.; , "Error Moderation in Low-Cost Machine-Learning-Based Analog/RF Testing," *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol.27, no.2, pp.339-351, Feb. 2008
- [48] Stratigopoulos, H.-G.; Mir, S.; Acar, E.; Ozev, S.; , "Defect filter for alternate RF test," *IEEE European Test Symposium (ETS)*, pp.265-270, 24-28 May 2010
- [49] Akbay, S.S.; Halder, A.; Chatterjee, A.; Keezer, D.; , "Low-cost test of embedded RF/analog/mixed-signal circuits in SOPs," *IEEE Transactions on Advanced Packaging*, vol.27, no.2, pp. 352- 363, May 2004
- [50] Voorakaranam, R.; Cherubal, S.; Chatterjee, A.; , "A signature test framework for rapid production testing of RF circuits," *Design, Automation and Test in Europe Conference and Exhibition (DATE)*, pp.186-191, 2002
- [51] Ferrario, J.; Wolf, R.; Moss, S.; Slamani, M.; , "A low-cost test solution for wireless phone RFICs," *IEEE Communications Magazine*, vol.41, no.9, pp. 82- 88, Sept. 2003
- [52] Brown, D.; Ferrario, J.; Wolf, R.; Li, J.; Bhagat, J.; , "RF testing on a mixed signal tester," *IEEE International Test Conference (ITC)*, pp. 793- 800, 26-28 Oct. 2004
- [53] Su, C.C.; Chang, C.S.; Huang, H.W.; Tu, D.S.; Lee, C.L.; Lin, J.C.H.; , "Dynamic analog testing via ATE digital test channels," *IEEE Asian Test Symposium*, pp. 308- 312, 15-17 Nov. 2004
- [54] Logan, B. F.; , "Information in the Zero Crossings of Bandpass Signals", *Bell System Technical Journal*, vol. 56, pp. 487-510, April 1977
- [55] Watanabe, S.; Akimoto, Y.; Komatsu, T.; Saito, T.; , "A new stabilized zero-crossing representation in the wavelet transform domain and signal reconstruction," *International Conference on Image Processing*, vol.1, pp.37-40, vol.1, 23-26 Oct 1995
- [56] Foster, J.; Wang, T.-K.; , "Speech coding using time code modulation," *IEEE Proceedings of Southeastcon '91*, pp.861-863, vol.2, 7-10 Apr 1991
- [57] Raz, G.H.; Siegel, M.; , "Modeling and simulation of FM detection by zero-crossing in the presence of noise and FH interference," *IEEE Transactions on Broadcasting*, vol.38, no.3, pp.192-196, Sep 1992
- [58] Raz, G.H.; , "Modeling and simulation of FM detection by zero-crossing in the presence of noise and DS interference," *IEEE Vehicular Technology Conference (VTC)*, pp.1409-1413, vol.2, 28 Apr-1 May 1996

- [59] Ismailoglu, N.; Yalcin, T.; , "Low-power design of a digital FM demodulator based on zero-cross detection at IF," *IEEE Vehicular Technology Conference (VTC)*, pp.810-813, vol.2, 1999
- [60] Lee, E.K.B.; , "Zero-crossing baseband demodulator", *Personal, Indoor and Mobile Radio Communications*, pp 466-470, 1995.
- [61] Kwon, H.M.; Huan Yue; Weiguang Hou; In-Ha Hyun; , "Improved zero-crossing demodulator for minimum shift keying under static environments," *IEEE Global Telecommunications Conference (GLOBECOM)*, vol.2, pp.1024-1028 vol.2, 14-16 Nov 1995
- [62] Lee, E.K.B.; Kwon, H.M.; , "New baseband zero-crossing demodulator for wireless communications. I. Performance under static channel," *IEEE Military Communications Conference (MILCOM)*, pp.543-547, vol.2, 7 Nov 1995
- [63] Kwon, H.M.; Lee, E.K.B.; Weiguang Hou; Yun Bai; , "New baseband zero-crossing demodulator for wireless communications. II. Performance under fading channel," *IEEE Military Communications Conference (MILCOM)*, pp.548-552, vol.2, 7 Nov 1995
- [64] Kwon, H.M.; Lee, E.K.B.; In-Ha Hyun; : "Improved Zero-IF Zero-Crossing Demodulator For Gaussian Minimum Shift Keying Signals in Land Mobile Channels", *IEEE Vehicular Technology Conference (VTC)*, pp 297-301, 1996.
- [65] Kwon, H.M.; Weiguang Hou; : "Performance Analysis of Narrowband Digital FM Demodulator With Zero-Crossing Post Processors", *IEEE Military Communications Conference (MILCOM)*, pp 275-279, 1996.
- [66] Samadian, S.; Hayashi, R.; Abidi, A.A.; : "Demodulators for a Zero-IF Bluetooth Receiver", *IEEE Journal of Solid-State Circuits*, 2003, pp 1393-1396.
- [67] Scholand, T.; Jung, P.; , "Novel receiver structure for Bluetooth based on modified zero-crossing demodulation," *IEEE Global Telecommunications Conference (GLOBECOM)*, pp. 729-733 Vol.2, 1-5 Dec. 2003
- [68] Kwon, H.M.; Poh Chun Lai; , "Frequency Offset Compensator for Land Mobile Zero-Crossing Digital FM Receiver", *IEEE Military Communications Conference (MILCOM)*, pp 745-749, 1996.
- [69] Mun, K.S.; Kwon, H.M.; , "Symbol Synchronization for Zero-Crossing Demodulator under Static and Mobile Fading Environments", *IEEE Military Communications Conference (MILCOM)*, pp 341-345, 1999.

- [70] Sayiner, N.; Sorensen, H.V.; Viswanathan, T.R.; , "A level-crossing sampling scheme for A/D conversion," *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, vol.43, no.4, pp.335-339, Apr 1996
- [71] Allier, E.; Sicard, G.; Fesquet, L.; Renaudin, M.; , "A new class of asynchronous A/D converters based on time quantization," *International Symposium on Asynchronous Circuits and Systems (ASYNC)*, pp. 196- 205, 12-15 May 2003
- [72] Akopyan, F.; Manohar, R.; Apsel, A.B.; , "A level-crossing flash asynchronous analog-to-digital converter," *International Symposium on Asynchronous Circuits and Systems (ASYNC)*, pp.11-22, 13-15 March 2006
- [73] Fusayasu, T.; , "A Fast Integrating ADC Using Precise Time-to-Digital Conversion," *IEEE Nuclear Science Symposium*, vol. 1, pp. 302-304, Oct. 2007
- [74] Marvasti, F.; , "Nonuniform Sampling Theory and Practice", *Kluwer Academic Publisher*, 1990.
- [75] Pekau, H.; Yousif, A.; Haslett, J. W.; , "A CMOS Integrated Linear Voltage-to-Pulse-Delay-Time Converter for Time-Based Analog-to-Digital Converters," *International Symposium on Circuits and Systems (ISCAS)*, pp. 2373-2376, 2006
- [76] Kim, J.; Cho, S.; , "A Time-Based Analog-to-Digital Converter Using a Multi-Phase Voltage-Controlled Oscillator," *International Symposium on Circuits and Systems (ISCAS)*, pp. 3934-3937, 2006.
- [77] Staszewski, R. B.; et al; , "All-digital TX frequency synthesizer and discrete-time receiver for Bluetooth radio in 130-nm CMOS," *IEEE Journal Solid-State Circuits*, vol. 39, no. 12, pp. 2278-2291, Dec. 2004.
- [78] Rivoir, J; (Agilent Tech.), "Analog to digital signal conversion method and apparatus", Patent No. US 6,462,693 B1, Oct. 2002
- [79] Brosa, A.M.; Figueras, J.; , "Digital signature proposal for mixed-signal circuits," *International Test Conference (ITC)*, pp.1041-1050, 2000
- [80] Sunter, S.; Roy, A.; , "A mixed-signal test bus and analog BIST with 'unlimited' time and voltage resolution", *European Test Symposium (ETS)*, pp. 81-86, May 2011
- [81] Gutnik, V.; Chandrakasan, A.; , "On-chip picosecond time measurement," *IEEE Symposium on VLSI Circuits*, pp.52-53, 2000
- [82] Tabatabaei, S.; Ivanov, A.; , "An embedded core for sub-picosecond timing measurements," *IEEE International Test Conference (ITC)*, pp. 129- 137, 2002

- [83] Levine, P.M.; Roberts, G.W.; , "A high-resolution flash time-to-digital converter and calibration scheme," *IEEE International Test Conference (ITC)*, pp. 1148- 1157, 26-28 Oct. 2004
- [84] Jochen Rivoir; , "Fully-Digital Time-To-Digital Converter for ATE with Autonomous Calibration," *IEEE International Test Conference (ITC)*, pp.1-10, Oct. 2006
- [85] Rivoir, J; (Veigy), "Converting non-equidistant signals into equidistant signals", Patent Application No. WO 2008/022653 A1, Feb. 28, 2008

Publications

- [1] Azais, F.; , Latorre, L.; , Nouet, P.; , Pous, N.; , Rivoir, J.; , "Exploiting zero-crossing for the analysis of FM modulated analog/RF signals using digital ATE" *IEEE Asian Test Symposium (ATS)*, pp. 261-266, Nov. 2009.
[doi : 10.1109/ATS.2009.56](https://doi.org/10.1109/ATS.2009.56)

- [2] Pous, N.; , Azais, F.; , Latorre, L.; , Nouet, P.; , Rivoir, J.; , "Experiments on the analysis of phase/frequency-modulated RF signals using digital tester channels", *IEEE Latin American Test Workshop (LATW)*, p. 7, May 2010.
[doi : 10.1109/LATW.2010.5550370](https://doi.org/10.1109/LATW.2010.5550370)

- [3] Pous, N.; , Azais, F.; , Latorre, L.; , Rivoir, J.; , "On the Use of Standard Digital ATE for the Analysis of RF Signals", *IEEE European Test Symposium (ETS)*, pp. 43-48, May 2010.
[doi : 10.1109/ETSYM.2010.5512782](https://doi.org/10.1109/ETSYM.2010.5512782)

- [4] Pous, N.; , Azais, F.; , Latorre, L.; , Rivoir, J.; , "AM-Demodulation of Analog/RF Signals Using Digital Tester Channels" *IEEE Int'l Mixed-Signals, Sensors & Systems Test Workshop (IMS3TW)*, p. 6, June 2010.
[doi : 10.1109/IMS3TW.2010.5503013](https://doi.org/10.1109/IMS3TW.2010.5503013)

- [5] Pous, N.; , Azais, F.; , Latorre, L.; , Confais, G.; , Rivoir, J.; , "Level-Crossing based QAM Demodulation for Low-Cost Analog/RF Testing", *IEEE International NEWCAS Conference*, pp. 309-312, June 2011.
[doi : 10.1109/NEWCAS.2011.5981317](https://doi.org/10.1109/NEWCAS.2011.5981317)

- [6] Pous, N.; , Azais, F.; , Latorre, L.; , Rivoir, J.; , "A Level-Crossing Approach for the Analysis of RF Modulated Signals using only Digital Test Resources", *Journal of Electronic Testing: Theory and Applications (JETTA)*, Vol 27, No. 3, pp 289-303, 2011.
[doi : 10.1007/s10836-011-5222-y](https://doi.org/10.1007/s10836-011-5222-y)

Résumé :

Les travaux présentés dans ce mémoire entrent dans le cadre de la réduction des coûts de production des circuits RF. En effet, la démocratisation de ces appareils pousse les industriels à chercher de nouvelles solutions afin de produire, à bas prix, ces circuits RF. Le test représentant une large partie du coût de ces produits, l'objectif de cette thèse a donc été de proposer une stratégie originale permettant d'effectuer l'analyse de signaux modulés à l'aide d'un équipement de test numérique faible coût.

Tout d'abord, le manuscrit dresse un tableau général du test industriel et présente un éventail des solutions proposées dans la littérature pour réduire le coût du test des circuits RF, ainsi que des exemples d'utilisation du concept de « level-crossing », méthode choisie pour effectuer la capture puis la reconstruction des signaux analogiques et RF. Les principes de base utilisés pour la reconstruction de signaux analogiques à partir d'informations temporelles sont ensuite abordés. L'élément clé des algorithmes de reconstruction est la détermination des instants de passage du signal par un seuil de tension prédéterminé. De cette information, il est ensuite possible de déterminer la phase, la fréquence et l'amplitude du signal observé.

La suite est consacrée à l'analyse de signaux modulés. Dans un premier temps sur des modulations élémentaires, puis sur des schémas de modulations plus complexes, basés sur des cas d'étude concrets.

Le travail se termine en abordant la prise en compte des non-idéalités de la chaîne d'acquisition. Il s'agit en particulier d'étudier l'impact de ces non-idéalités pour élaborer des algorithmes visant à compenser les erreurs résultantes.

Abstract :

The work presented in this thesis aim to reduce the production cost of RF circuits. Indeed, the sale raises of these devices give some reasons to industrials to find new solution to produce, with the lowest cost, these RF circuits, in order to be more competitive. The test representing a very large part of the products, the aim of this thesis is to propose a new modulated signals analysis strategy using low cost digital equipment.

In a first part, this manuscript gives a general vision of the industrial test and present a panel of solutions proposed in the state of the art to reduce the RF circuit test, and also few examples of the use of the "level-crossing" technique. This method was chosen to realize the acquisition and the reconstruction of analog and RF signals.

The analog signal reconstruction principles from timing information used are then presented. The important element in this method is the determination of the crossing times between the input signal and a voltage reference configured by the user. With this information, is now possible to determine phase, frequency and amplitude of the signal. The effect of the acquisition parameters on the reconstruction quality of a simple signal was studied.

The next parts are dedicated to the analysis of modulated signals. In a first time, this study was realized on elementary modulations, and in a second time on more complex modulation schemes, based on concrete case of study as the GSM standard.

This work is ending on a study of the non-idealities on the acquisition chain. More specifically is to identify and study the impact of each non-ideality in order to elaborate compensation algorithm.