



HAL
open science

Analyse des mécanismes de défaillance dans les transistors de puissance radiofréquences HEMT

AlGaN/GaN

Jean-Baptiste Fonder

► **To cite this version:**

Jean-Baptiste Fonder. Analyse des mécanismes de défaillance dans les transistors de puissance radiofréquences HEMT AlGaN/GaN. Autre. Université de Cergy Pontoise, 2012. Français. NNT : 2012CERG0576 . tel-00765251

HAL Id: tel-00765251

<https://theses.hal.science/tel-00765251>

Submitted on 27 Nov 2014

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UNIVERSITÉ DE CERGY-PONTOISE
ÉCOLE DOCTORALE SI
SCIENCES ET INGÉNIERIE

T H È S E

pour obtenir le titre de

Docteur de l'Université de Cergy-Pontoise

Spécialité : GÉNIE ÉLECTRIQUE ET ÉLECTRONIQUE

Présentée et soutenue publiquement le 22 Octobre 2012 par

Jean-Baptiste FONDER

Analyse des mécanismes de défaillance dans les transistors de puissance radiofréquences HEMT AlGaN/GaN

Thèse dirigée par Farid TEMCAMANI

et encadrée par Olivier LATRY et Cédric DUPERRIER

Membres du Jury :

Louis GIRAUDET	- Université de Reims, Président
Michel CAMPOVECCHIO	- Université de Limoges, Rapporteur
Christophe GAQUIÈRE	- Université de Lille 1, Rapporteur
Hichame MAANANE	- THALES Air Systems, Ymare
Christian MOREAU	- DGA M.I., Bruz
Angel MEDIAVILLA	- Université de Santander
Michel STANISLAWIAK	- THALES Air Systems, Ymare
Cédric DUPERRIER	- ENSEA, Cergy-Pontoise
Olivier LATRY	- Université de Rouen
Farid TEMCAMANI	- ENSEA, Cergy-Pontoise

Remerciements

Ce travail de thèse a été effectué en co-tutelle entre les laboratoires *Équipes Traitement de l'Information et Systèmes*, ETIS, et *Groupe de Physique des Matériaux*, GPM, de l'Université de Cergy-Pontoise et de l'Université de Rouen respectivement. A ce titre, je tiens à remercier Madame le Professeur Inbar FIJALKOW, directrice du laboratoire ETIS, pour m'avoir permis de réaliser mes travaux de recherche dans d'excellentes conditions. Je remercie également Messieurs les Professeurs Didier BLAVETTE et Philippe PAREIGE, directeurs du GPM. Je ne saurais que trop les remercier pour m'avoir permis l'accès à une instrumentation scientifique de haut vol.

J'exprime ma vive reconnaissance à Monsieur le Professeur Louis GIRAUDET, de l'Université de Reims Champagne-Ardenne pour l'honneur qu'il me fait en présidant ce jury.

Que Messieurs les Professeurs Michel CAMPOVECCHIO, de l'Université de Limoges et Christophe GAQUIERE, de l'Université de Lille 1 trouvent ici l'expression de ma considération, ainsi que mes remerciements sincères pour m'avoir fait l'honneur de juger ce travail, en qualité de rapporteurs.

Je remercie chaleureusement Monsieur le Professeur Angel MEDIAVILLA, de l'Université de Santander (Espagne) pour avoir examiné ce travail et participé au jury de cette thèse.

Mes profonds remerciements vont naturellement à Monsieur Farid TEMCAMANI, Professeur à l'ENSEA, pour la confiance qu'il m'a témoigné en me proposant de mener ce travail. Nos échanges, tant sur le plan scientifique que sur le plan musical, ont toujours été extrêmement enrichissants. Je remercie chaleureusement Monsieur Cédric DUPERRIER, Maître de conférences à l'ENSEA, pour l'intérêt qu'il a su porter à ce travail et pour son aide précieuse, sa disponibilité sans faille et ses critiques toujours constructives.

Ma reconnaissance va également à Monsieur Olivier LATRY, Maître de conférences HDR à l'Université de Rouen, dont la constante bonne humeur, la compétence et la considération portée à cette étude ont rendu nos nombreuses séances de travail au GPM très productives et instructives. Je ne le remercierai jamais assez.

Ce projet n'aurait pas été possible sans le concours d'un industriel de premier plan, THALES. A ce titre, je souhaite faire part de ma profonde gratitude à Monsieur Philippe EUDELIN, Directeur Technique à THALES Air Systems, Ymare. Je lui dois également mon intérêt pour les systèmes RADAR. Je tiens à remercier Monsieur Michel STANISLAWIAK, Ingénieur Développement Hyperfréquences à THALES Air Systems, pour ses conseils techniques et pour m'avoir permis de me former à la mesure *Load Pull*, ainsi que Monsieur Hichame MAANANE, Ingénieur Fiabilité à

THALES Air Systems, pour sa sollicitude. Je remercie également le Conseil Général du Val d'Oise ainsi que la Communauté d'Agglomération de Cergy Pontoise pour avoir financé ce projet.

Je remercie tout particulièrement Monsieur Christian MOREAU, Responsable Expertises technologie des composants électroniques et fiabilité à la DGA M.I., Bruz, non seulement pour avoir évalué ce travail et pris part au jury de cette thèse, mais aussi pour ses conseils avisés et la mise à disposition du microscope à rayons X. Je témoigne également ma profonde reconnaissance à Monsieur Dominique CARSETTI, Ingénieur Fiabilité à TRT, Palaiseau, pour ses conseils et pour la mise à disposition du microscope à infrarouge.

La fabrication des maquettes de test a été grandement facilitée par la disponibilité et la compétence des personnels techniques et ingénieurs d'étude de l'ENSEA. Leurs conseils et leur aide furent très précieux. Mes remerciements vont à Alain, Daniel, Éric, Emmanuel, Georges et Jean-Pierre.

Je ne saurais que trop remercier Cécile GENEVOIS, Annie HAUET, Martin BRAULT et Fabien CUVILLY, membres du service technique du GPM, pour leur géniale contribution aux analyses physiques. Je tiens à remercier tout particulièrement Laurence CHEVALIER pour sa grande disponibilité, son soutien précieux et surtout pour son extrême gentillesse.

Toute cette histoire n'aurait pas été possible sans Monsieur Bruno DELACRESSONNIERE. Je le remercie infiniment pour m'avoir transmis la passion de l'électronique analogique, lors de mon cursus à l'ENSEA.

J'exprime aussi ma profonde reconnaissance à Monsieur le professeur Daniel PASQUET pour m'avoir donné le goût de l'électronique RF, et pour son extrême disponibilité et sa grande connaissance de la Mesure qu'il est toujours prêt à faire partager.

Un clin d'œil amical à mes deux "compagnons d'infortune" avec qui j'ai partagé des moments inoubliables sur les deux sites.

Merci donc à Borislav, avec qui il m'était plus facile de m'entendre sur le fonctionnement du montage *cascode* que sur la lecture du dernier phénomène sociétal. Nos débats géopolitico-philosophiques à rallonge vont me manquer !

Merci à Patrick, pour avoir su me divertir lors des mauvaises campagnes de mesures (et aussi des bonnes!). Je me souviendrai longtemps de cette escapade mémorable à Cherbourg...

Je tiens également à saluer Waffae, Guy, Amel et Mathilde en leur souhaitant bon vent pour la suite. Mes encouragements vont enfin à Vianney et Victor pour leurs études et leur passion pour l'électronique. La relève est assurée !

Ce travail est dédié à mes parents, Alain et Thérèse, qui, par leur soutien et leur confiance sans borne, m'ont toujours poussé à étudier et persévérer vers la

réussite. Merci pour m'avoir rendu curieux des choses. Que les fruits de ce long parcours soient à la hauteur de vos espérances. Merci aussi à ma sœur Céline, pour m'avoir soutenu malgré la distance qui nous sépare, et à tous mes proches pour leurs encouragements.

Enfin, une pensée toute particulière pour Flore, qui m'a accompagné sans douter, durant cette aventure, et qui a toujours eu les bons mots lors des baisses de moral. Tu as su montrer ton intérêt pour mes élucubrations même si tes centres d'intérêt sont à des lieues des phénomènes de dégradations dans les HEMT AlGa_N/Ga_N. Merci.

Table des matières

Introduction générale	1
1 Généralités sur les amplificateurs de puissance radiofréquences et la fiabilité des transistors	5
1.1 Introduction et contexte	5
1.2 Caractérisation d'un amplificateur	6
1.2.1 <i>Watts</i> ou <i>dBm</i> ?	6
1.2.2 La puissance d'entrée	8
1.2.3 La puissance de sortie	8
1.2.4 Le gain en puissance	9
1.2.5 L' <i>Input Return Loss</i>	9
1.2.6 Le rendement électrique	10
1.2.7 La bande de fréquence	11
1.2.8 La linéarité	12
1.3 Les composants actifs pour l'amplification de puissance	14
1.3.1 Les tubes à vide	15
1.3.2 Les semi-conducteurs	17
1.4 Les technologies de transistors utilisées en amplification de puissance radiofréquence	20
1.4.1 Les transistors bipolaires	20
1.4.1.1 Les transistors bipolaires à homojonction	20
1.4.1.2 Les transistors bipolaires à hétérojonction	22
1.4.1.3 Les performances	22
1.4.2 Les transistors à effet de champ	23
1.4.3 Le Transistor à Haute Mobilité Électronique (HEMT)	27
1.4.3.1 La structure	28
1.4.3.2 Les propriétés du Nitrure de Gallium	29
1.4.3.3 Particularités de l'hétérojonction AlGa _n /Ga _n N	31
1.4.3.4 Les substrats utilisés	32
1.4.3.5 Les performances	34
1.5 Notion de fiabilité d'un système	35
1.5.1 Définitions	35
1.5.2 La courbe <i>en baignoire</i>	36
1.5.3 Les lois de vieillissement usuelles	38
1.6 Dégradations dans les transistors RF de puissance	40
1.6.1 Mécanismes d'origine thermique	41
1.6.2 Mécanismes induits par les fortes densités de courant	42
1.6.3 Mécanismes activés par le champ électrique	44
1.6.4 Spécificité des dégradations dans les HEMT AlGa _n /Ga _n N	45

1.6.5	Les améliorations possibles	50
1.7	Conclusion	53
2	Description du transistor et conception des amplificateurs de test	55
2.1	Introduction	55
2.2	Choix et description précise du transistor utilisé	55
2.2.1	Les candidats potentiels : critères et motivations du choix	55
2.2.2	Description physique	57
2.2.2.1	Description macroscopique	57
2.2.2.2	Description microscopique	57
2.2.3	Description thermique	62
2.2.4	Description électrique	69
2.2.5	Conclusion	74
2.3	Conception et mesure des amplificateurs de test	74
2.3.1	Les conditions de charge optimales	75
2.3.2	Les classes de fonctionnement	80
2.3.2.1	La classe A	81
2.3.2.2	La classe B	82
2.3.2.3	Le compromis rendement/linéarité : les classes AB et C	83
2.3.2.4	Les classes <i>haut rendement</i>	84
2.3.3	Conception et réalisation des amplificateurs	88
2.3.4	Mesures des amplificateurs	94
2.4	Conclusion	95
3	Évaluation de la fiabilité du NPTB00050 en régime de fonctionnement RF pulsé saturé	97
3.1	Introduction	97
3.2	Estimation pratique de la fiabilité : méthodes et description du banc utilisé	98
3.2.1	Les méthodes d'estimation de la fiabilité des transistors de puissance radiofréquences	98
3.2.1.1	Le contexte	98
3.2.1.2	Les tests "amonts"	98
3.2.1.3	Les tests en condition opérationnelle	99
3.2.2	Présentation du banc de vieillissement et qualification du NPTB00050 en fonctionnement RADAR	100
3.2.2.1	Description du banc de vieillissement RF pulsé	100
3.2.2.2	Environnement de mesures	102
3.2.2.3	Qualification du NPTB00050 en fonctionnement RADAR nominal	104
3.3	Caractérisation du NPTB00050 en vieillissement accéléré, sous tension de drain augmentée	109
3.3.1	Contexte et problématique	109

3.3.2	Protocole de test et performances de référence des amplificateurs	110
3.3.2.1	Protocole de test	110
3.3.2.2	Impact du régime RF pulsé sur le courant de repos I_{D0}	111
3.3.2.3	Performances de référence	114
3.3.3	Résultats des tests de vieillissement et caractérisations	116
3.3.3.1	Suivi des performances des amplificateurs	116
3.3.3.2	Caractérisations RF	118
3.3.3.3	Mesures statiques	119
3.3.3.4	Analyse des paramètres [S]	122
3.3.4	Discussion sur l'origine des dégradations	126
3.3.4.1	Dégradations d'origine thermique	127
3.3.4.2	Dégradations d'origine électrique	129
3.3.4.3	Mécanisme de dégradation global	130
3.3.5	Modélisation comportementale des performances et extraction du diagramme d'Arrhenius	131
3.3.6	Conclusion	135
3.4	Construction d'un modèle de transistor prenant en compte l'évolution des paramètres intrinsèques	135
3.4.1	Objectifs	135
3.4.2	Modélisation du transistor	136
3.4.2.1	Caractérisation du boîtier	136
3.4.2.2	Modélisation de la zone active	138
3.4.3	Évaluation du modèle	141
3.4.3.1	En paramètres [S]	141
3.4.3.2	En régime grand signal	142
3.4.4	Intégration des paramètres intrinsèques variables et résultats	144
3.4.5	Pour aller plus loin...	145
3.5	Conclusion	147
4	Analyse physique des transistors dégradés	149
4.1	Introduction	149
4.2	Inspection visuelle des composants	149
4.2.1	Technique d'ouverture des composants	150
4.2.2	Observation au microscope optique	150
4.2.3	Observation au microscope électronique à balayage	151
4.2.3.1	Principe	152
4.2.3.2	Observations et discussions	153
4.2.4	Conclusion	155
4.3	Localisation des défauts par des techniques non destructives	156
4.3.1	Analyse du NPTB00050 au microscope à émission de photons (MEP)	156
4.3.1.1	Principe du microscope à émission de photons	156
4.3.1.2	Protocole de mesure	157

4.3.1.3	Observations et discussions	158
4.3.1.4	Conclusion	159
4.3.2	Radiographie X des composants stressés	160
4.3.2.1	Généralités sur la radiographie en rayons X	160
4.3.2.2	Observations et discussions	161
4.3.2.3	Conclusion	164
4.4	Analyse micro-structurale des dégradations	164
4.4.1	Préparation des échantillons	164
4.4.1.1	Le <i>FIB</i>	165
4.4.1.2	Technique d'extraction de lame mince et de report sur grille d'analyse	166
4.4.2	Observations au Microscope Électronique en Transmission	168
4.4.2.1	Description générale du microscope électronique en transmission	168
4.4.2.2	Analyse des zones critiques et discussions	169
4.4.3	Résumé	179
4.5	Conclusion	182
	Conclusions générales et perspectives	183
	Publications relatives à ce travail	185
	Bibliographie	187

Table des figures

1.1	Synoptique d'une chaîne d'amplification de puissance.	6
1.2	Caractéristiques de l'amplificateur simulé, en fonction de la puissance d'entrée à 2.5GHz.	7
1.3	Caractéristiques de l'amplificateur simulé, en fonction de la fréquence à $P_E = 21dBm$	7
1.4	Influence des non linéarités d'un amplificateur sur le signal de sortie.	12
1.5	Spéctre du signal de sortie d'un amplificateur fonctionnant en régime non linéaire, pour un signal sinusoïdal en entrée. Le spéctre ne contient pas d'harmoniques de rang pair car la caractéristique de transfert (figure 1.4) est impaire (cas particulier de la structure <i>Push-Pull</i>).	13
1.6	Méthode pour la caractérisation de la linéarité d'un amplificateur multi-porteuse : mesure du point d'interception d'ordre 3. Caractéristique à f_1 en rouge, caractéristique à $2f_2 - f_1$ en bleu.	14
1.7	Diode à vide de Fleming.	15
1.8	<i>Audion</i> (triode) de DeForest.	16
1.9	Schéma de principe d'un klystron.	16
1.10	Schéma de principe d'un tube à onde progressive.	17
1.11	La jonction PN.	18
1.12	Le transistor bipolaire (type NPN).	18
1.13	La diode IMPATT.	19
1.14	Structure et fonctionnement du transistor bipolaire de type NPN.	20
1.15	Diagramme des bandes du transistor bipolaire NPN à homojonction selon une coupe longitudinale : à l'équilibre thermodynamique (gauche) et en régime actif (droite).	21
1.16	Diagramme des bandes du transistor bipolaire NPN à hétérojonction selon une coupe longitudinale : à l'équilibre thermodynamique (gauche) et en régime actif (droite).	22
1.17	Principe de fonctionnement du transistor J-FET.	24
1.18	Principe de fonctionnement du transistor MESFET.	24
1.19	Principe de fonctionnement des transistors MOSFET à déplétion (gauche) et enrichissement (droite).	25
1.20	Principe de fonctionnement du transistor LD-MOSFET.	26
1.21	Structure du transistor HEMT.	28
1.22	Détail de la coupe A : diagramme des bandes d'énergie du transistor HEMT à l'équilibre thermodynamique (haut) et sous polarisation négative de grille (bas).	29
1.23	Colonnes III et V du tableau périodique des éléments : principales espèces chimiques dédiées à la réalisation de transistors HEMT.	30

1.24	Influence de la polarisation piézoélectrique et spontanée après croissance d'une couche d'AlGaN sur GaN.	32
1.25	Performances à l'état de l'Art [62] en terme de puissance de sortie et de densité de puissance, en fonction de la fréquence.	34
1.26	Cycle de vie d'un système réparable. La description fiabiliste d'un transistor est limitée au MTTF.	36
1.27	Représentation du taux de défaillance λ en fonction du temps : la courbe en baignoire (bleue), résultante de la courbe de mortalité infantile (rouge), du taux de défaillance constant (vert) et du vieillissement (jaune).	37
1.28	Loi exponentielle pour différents paramètres a	38
1.29	Loi normale (Gaussienne) pour différents paramètres σ et μ	39
1.30	Loi de Weibull pour différents paramètres β et η	39
1.31	Paramètres caractéristiques des performances du composant et suivis au cours des tests de fiabilité.	40
1.32	Cartographie infrarouge de l'élévation de température induite par la puissance dissipée dans un transistor de puissance RF en fonctionnement (voir chapitre 2). Cliché réalisé à TRT, Palaiseau.	41
1.33	Diagramme d'Arrhénius et énergie d'activation correspondante pour une dégradation d'origine thermique [72].	43
1.34	Exemple de dégradation due au phénomène d'électromigration [74].	43
1.35	Simulation numérique du taux d'ionisation par impact dans une structure LD-MOSFET soumis à une forte tension drain-source [76].	45
1.36	Régions privilégiées pour les phénomènes de pièges dans le HEMT AlGaN/GaN.	46
1.37	Différents mécanismes relatifs aux phénomènes de pièges [81] : accumulation de charge dans les dislocations (gauche), piégeage dans des zones fortement contraintes (centre) et charges piégées dans des lacunes (droite).	47
1.38	Phénomène de <i>gate lag</i>	48
1.39	Phénomène de <i>drain lag</i>	49
1.40	Différents mécanismes relatifs aux courants de fuite de grille.	50
1.41	Impact du champ électrique (flèche rouge) en sortie de grille sur les contraintes mécaniques dans la structure (flèches bleues).	50
1.42	Couche de passivation permettant de limiter les courants de fuite de grille et l'influence des pièges de surface.	51
1.43	Différents profils de grille : $T - Gate$ à gauche et $\Gamma - Gate$ à droite.	51
1.44	Ajout d'une plaque de champ pour atténuer le pic de champ électrique en sortie de grille.	52
1.45	Influence de la longueur de la plaque de champ sur la répartition et l'amplitude du champ électrique en sortie de grille [62].	52
2.1	Performances typiques en mode CW pour $V_{DS}=28V$ et $I_{DQ}=450mA$ à 2GHz et 3GHz [101].	56

2.2	Le transistor NITRONEX NPTB00050.	57
2.3	Dimensions en <i>mm</i> du boîtier AC-360B.	58
2.4	Disposition de la puce et des fils de <i>bonding</i> dans la cavité.	58
2.5	Architecture de la puce du NPTB00050 : cliché optique à gauche, cliché électronique à droite.	59
2.6	Détail des doigts du transistor.	59
2.7	Coupe transversale d'un transistor élémentaire.	60
2.8	Cliché TEM de la structure du contact de grille et détail de sa composition.	60
2.9	Détail de la technique de report de la couche active sur le substrat : cliché au microscope électronique en transmission (gauche) et cliché en fausses couleurs représentant les concentrations de Ga, Si et Al (droite).	60
2.10	Cliché au microscope électronique en transmission des dislocations dans les couches profondes.	62
2.11	Radiographie rayons X : examen de l'état de la brasure sur un transistor neuf de référence. Cliché réalisé à la <i>DGA MI</i> , Bruz.	62
2.12	Cartographie et profil de température (le long de la ligne blanche) associé pour une puissance dissipée de 45W et une température de châssis de 45°C. Cliché réalisé à <i>TRT</i> , Palaiseau.	64
2.13	Évolution des températures en fonction de la puissance dissipée par le composant. Doigt central : mesures (points) et modèle (courbe). Doigt périphérique : mesures (triangles) et modèle (courbe). La température de boîtier est de 45°C.	64
2.14	Évolution des résistances thermiques canal-fond de boîtier en fonction de la température du doigt considéré. Doigt central : mesures (points) et modèle (courbe). Doigt périphérique : mesures (triangles) et modèle (courbe).	65
2.15	Impact local de la présence de vides de brasure sur le profil de température de canal (le long de la ligne blanche), pour une puissance dissipée de 40W.	66
2.16	Évolution du courant de saturation I_{DSS} en fonction de la température moyenne de canal.	67
2.17	Chute de I_{DSS} provoquée par auto échauffement : mesures (ligne épaisse) et modèle (ligne fine).	68
2.18	Transitoire de température provoqué par une impulsion de puissance dissipée de 25W : mesures (ligne épaisse) et modèle (ligne fine). La température de boîtier est de 34°C.	68
2.19	Réseau de caractéristiques I(V) pulsé du NPTB00050 pour V_{GS} allant de -1.8V à 0V, par pas de 0.1V et caractéristique de transfert à $V_{DS}=20V$. $V_{DS0}=28V$ et $V_{GS0}=-2.5V$	69
2.20	Réseau de caractéristiques I(V) pulsé du NPTB00050 pour V_{GS} allant de -1.8V à 0V, par pas de 0.1V : essai de tenue en tension jusque $V_{DS}=110V$. $V_{DS0}=28V$ et $V_{GS0}=-2.5V$	70

2.21	Caractéristique d'entrée du NPTB00050 (jonction grille-source) en échelles linéaire et logarithmique : caractéristique générale (gauche) et détail de la zone de conduction (droite).	71
2.22	Courant de fuite de grille (jonction grille-drain en inverse).	71
2.23	Influence de V_{GS0} sur les caractéristiques de sortie et de transfert pour $V_{DS0}=30V$. A gauche, caractéristique de transfert pour $V_{DS}=20V$. A droite, caractéristique de sortie pour V_{GS} allant de $-1.8V$ à $0V$ par pas de $0.2V$. En bleu, $V_{GS0}=-2V$ et en rouge $V_{GS0}=-8V$	72
2.24	Influence de V_{DS0} sur les caractéristiques de sortie et de transfert pour $V_{GS0}=-2.5V$. A gauche, caractéristique de transfert pour $V_{DS}=10V$. A droite, caractéristique de sortie pour V_{GS} allant de $-1.8V$ à $0V$ par pas de $0.2V$. En bleu, $V_{DS0}=0V$, en rouge $V_{DS0}=15V$ et en vert $V_{DS0}=35V$	73
2.25	Montures de test pour la caractérisation en paramètres [S] du composant : en situation sur l'analyseur de réseaux vectoriel (gauche) et en détail (droite).	74
2.26	Comparaison de la caractérisation en paramètres [S] avec les mesures fournies par le fabricant pour $V_{DS0}=22V$ et $I_{D0}=200mA$: paramètres [S] mesurés (en rouge), paramètres [S] fournis par le fabricant (en bleu).	75
2.27	Amplificateurs idéaux contrôlés en tension (résistance de charge $R_C = 2\Omega$).	76
2.28	Caractéristique de sortie de composants réels : à gauche, proche d'une source de courant (Bipolaire, MOS, HEMT, Tétrode, Pentode), à droite, assimilable à une source de tension (Triode, SIT).	77
2.29	Domaine de fonctionnement d'un transistor à effet de champs HEMT	77
2.30	Cycle de charge d'un transistor.	78
2.31	Schéma de base des amplificateurs fonctionnant en classe sinusoïdale.	80
2.32	Formes d'ondes relatives à la classe A.	81
2.33	Formes d'ondes relatives à la classe B.	82
2.34	Formes d'ondes relatives à la classe AB.	83
2.35	Formes d'ondes relatives à la classe C.	84
2.36	Impact de la réduction de l'empiètement courant-tension sur la puissance dissipée : classe A (rouge), classe AB (bleu), classe B (magenta), classe C légère (cyan), classe C profonde (violet).	85
2.37	Circuits de base de la classe D : en mode tension (à gauche) et en mode courant (à droite).	86
2.38	Schéma de base du fonctionnement en classe E.	86
2.39	Schéma de base du fonctionnement en classes F (à droite) et F^{-1} (à gauche).	87
2.40	Formes d'onde théoriques de la classe F (les formes d'onde courant-tension sont inversées pour la classe F^{-1}).	88
2.41	Formes d'onde typiques de la classe F limitée à la prise en compte des harmoniques 2 et 3.	88

2.42	Technique du <i>Load Pull</i> simulé en utilisant un modèle électrothermique non linéaire de transistor.	90
2.43	Performances simulées de l'amplificateur chargé par les impédance optimales déterminées en CAO (en bleu), et par les impédances fournies dans la notice (en rouge). $V_{DS0}=28V$ et $I_{D0}=450mA$	91
2.44	Masque des circuits d'adaptation.	92
2.45	Performances simulées de l'amplificateur complet pour $V_{DS0}=28V$ et $I_{D0}=450mA$: chargé par les impédances optimales (en bleu) et par les circuits d'adaptation (en rouge).	93
2.46	Amplificateur de test.	94
2.47	Performances mesurées de l'amplificateur optimisé ($V_{DS0}=28V$, $I_{D0}=450mA$, mode pulsé $500\mu s$ 15%).	95
3.1	La loi de Moore.	98
3.2	Schéma synoptique du banc de vieillissement RF pulsé [135].	101
3.3	Photographie et constitution d'une des huit voies de mesure du banc de vieillissement.	101
3.4	Banc de mesure I(V) pulsé.	103
3.5	Performances de l'amplificateur pour $V_{DS0}=28V$ et $I_{D0} \approx 0mA$	105
3.6	Estimation de la température de canal pendant l'impulsion RF. $P_S=P_{S1dB}=40W$, $V_{DS0}=28V$ et $I_{D0} \approx 0mA$	106
3.7	Caractéristiques de transfert des transistors tracées toutes les 48 heures, jusque t_{0+480h} , pour $V_{DS0}=28V$	106
3.8	Puissance injectée à l'entrée de chaque amplificateur, en fonction du temps.	107
3.9	Traces temporelles de chacun des deux amplificateurs fonctionnant à 28V, en classe B et à P_1dB	107
3.10	Performances d'un amplificateur ayant subi le test de vieillissement : en rouge, les performances initiales et en bleu, les performances finales.	108
3.11	Variation du courant de repos entre impulsions radiofréquences pour plusieurs puissances d'entrée : en bleu 27dBm, en rouge 30dBm, en vert 33dBm et en mauve 38dBm (ce dernier point correspond à P_{SAT}).	112
3.12	Variation du courant de repos entre impulsions radiofréquences pour plusieurs points de polarisation : en bleu 14V 200mA, en rouge 28V 200mA, en vert 28V 1A.	113
3.13	Performances de référence des amplificateurs testés sous V_{DS0} augmenté à $20^\circ C$ et en régime pulsé $450\mu s$ 15% à 3GHz : en bleu 40V 0mA, en rouge 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.	114
3.14	Évaluation de la température de canal pendant l'impulsion radiofréquence, pour $P_E=39.5dBm$: en bleu 40V 0mA, en rouge 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.	115

3.15	Variation de la puissance d'entrée pour chaque test : en bleu 40V 0mA, en rouge 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.	116
3.16	Variation des paramètres de chaque amplificateur : en bleu 40V 0mA, en rouge 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.	117
3.17	Réseau statique de sortie du cas 45V 200mA : avant vieillissement (en bleu) et après vieillissement (en rouge). $-1.8V < V_{GS} < 0V$ par pas de 0.1V.	120
3.18	Caractéristiques de transfert à $V_{DS}=3.5V$, imageant la baisse de g_m (graphe de gauche) et à $V_{DS}=30V$, montrant le décalage de V_P vers les valeurs négatives (graphe de droite). Courbes bleues : avant vieillissement ; courbes rouges : après vieillissement.	120
3.19	Caractéristiques d'entrée en directe $I_G = f(V_{GS})$ (graphe de gauche) et en inverse $I_G = f(V_{DG})$ (graphe de droite), pour le transistor fonctionnant sous 43V 0mA. Courbes bleues : avant vieillissement ; courbes rouges : après vieillissement.	122
3.20	Phénomène de double barrière apparu après le test de vieillissement pour le transistor fonctionnant sous 43V 0mA. Courbes bleues : avant vieillissement ; courbes rouges : après vieillissement.	123
3.21	Paramètres [S] pour une polarisation de $V_{DS0}=0V$ et $V_{GS0}=0V$. Courbes rouges : avant vieillissement ; courbes bleues : après vieillissement. Les coefficients de transmission direct et inverse sont confondus dans le cas d'un dispositif passif : $S_{21} = S_{12}$	124
3.22	Paramètres [S] pour une polarisation de $V_{DS0}=5V$ et $I_{D0}=400mA$. Courbes rouges : avant vieillissement ; courbes bleues : après vieillissement.	125
3.23	Facteur de Rollet pour une polarisation de $V_{DS0}=5V$ et $I_{D0}=400mA$ (courbes de gauche) et $V_{DS0}=22V$ et $I_{D0}=200mA$ (courbe de droite). Courbes bleues : avant vieillissement ; courbes rouges : après vieillissement.	126
3.24	Caractéristiques de transfert mesurées à $V_{DS}=4V$, consécutivement au stockage thermique : à 250°C (courbes de gauche) et 300°C (courbe de droite). Courbes bleues : avant vieillissement ; courbes rouges : après vieillissement.	127
3.25	Caractéristiques de transfert mesurée à $V_{DS}=30V$ du transistor vieilli à 45V 200mA : avant test (courbe bleue), après test (courbe rouge), après 4000 heures de repos (courbe verte) et après ouverture du boîtier et illumination de la puce (courbe violette).	129
3.26	Caractéristiques de grille du transistor vieilli à 40V 600mA : avant test (courbe bleue), après test (courbe rouge), après 4000 heures de repos (courbe verte) et après ouverture du boîtier et illumination de la puce (courbe violette).	130

3.27	Illustration du scénario global de dégradation à travers les variations de la tension de pincement : mise en lumière d'un double mécanisme faisant intervenir un phénomène irréversible liée à la température et un phénomène réversible liée au piégeage de charges. V_{P0} est la valeur initiale de V_P	132
3.28	Modélisation des variations de puissance de sortie : en bleu 40V 0mA, en rouge 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.	133
3.29	Estimation des durées avant défaillance pour chaque amplificateur testé : en rouge 40V 0mA et 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.	133
3.30	Diagramme d'Arrhenius : en bleu le modèle issu de cette étude (les points correspondent aux mesures) et en rouge les données du fabricant.	134
3.31	Modèle équivalent de transistor à effet de champ utilisé.	136
3.32	Schéma équivalent petit signal du transistor à $V_{DS}=0V$ et $V_{GS}=0V$	137
3.33	Comparaison modèle/simulation du transistor à $V_{DS}=0V$ et $V_{GS}=0V$: en bleu, la mesure et en rouge, le modèle.	138
3.34	Schéma fonctionnel de l'équation de commande du courant.	139
3.35	Réseau de sortie modélisé : mesures (points) et simulation (trait plein).	140
3.36	Variation des capacités non linéaires C_{GD} (à gauche) et C_{GS} (à droite) en fonction des tensions à leurs bornes.	142
3.37	Évaluation du modèle en paramètres [S] : mesures (courbes bleues) et modèle (courbes rouges).	142
3.38	Évaluation du modèle en régime grand signal.	143
3.39	Comparaison des réseaux statiques simulés avant et après vieillissement, pour le cas 45V 200mA.	145
3.40	Comparaison des variations de puissance de sortie : mesures (courbe bleue), modèle (courbe rouge).	145
3.41	Formes d'ondes de tension et de courant V_{DS} et I_D intrinsèques simulées avant et après vieillissement. Les flèches indiquent le sens de variation dans le temps.	146
3.42	Cycle de charge simulé avant et après vieillissement. La flèche indique le sens de variation dans le temps.	146
4.1	Cliché optique de référence d'un composant neuf.	150
4.2	Cliché optique du composant testé en RF pulsée saturée sous 45V 200mA.	151
4.3	Comparaison entre les distributions de température, pour une puissance dissipée de 45W, et les dégradations des métallisations de source et de drain. Cliché réalisé à TRT, Palaiseau.	151
4.4	Interactions possibles entre le faisceau d'électrons et la matière de l'échantillon.	153
4.5	Cliché MEB de référence des métallisations de source et de drain.	154

4.6	Cliché MEB des métallisations de source et de drain sur un composant dégradé (45V 200mA).	154
4.7	Cliché MEB des plots de source sur un composant dégradé (45V 200mA).	154
4.8	Cliché MEP d'un transistor neuf (gauche) et dégradé (droite). Le point de polarisation est de $V_{DS}=20V$ et $I_D=100mA$	158
4.9	Clichés RX (gauche) et MEP (droite) du transistor dégradé en RF pulsé sous $V_{DS}=45V$ et $I_{D0}=200mA$. Le point de polarisation pour le cliché MEP est de $V_{DS}=20V$ et $I_D=100mA$	162
4.10	Clichés RX (gauche) et MEP (droite) du transistor dégradé en RF pulsé sous $V_{DS}=45V$ et $I_{D0}=0mA$. Le point de polarisation pour le cliché MEP est de $V_{DS}=20V$ et $I_D=100mA$	162
4.11	Clichés RX (gauche) et MEP (droite) du transistor dégradé en RF pulsé sous $V_{DS}=40V$ et $I_{D0}=600mA$. Le point de polarisation pour le cliché MEP est de $V_{DS}=20V$ et $I_D=100mA$	163
4.12	Clichés RX du transistor en stockage à 300°C (gauche) et d'un transistor neuf (droite).	163
4.13	Sites de prélèvement d'échantillons : au centre sur composant neuf (à gauche), et en zone de forte et de faible émission de photons sur composant vieilli, au centre et en périphérie respectivement (à droite).	165
4.14	Zone d'intérêt typique et échantillon.	166
4.15	Détourage de l'échantillon à l'aide d'un faisceau d'ions intense.	166
4.16	Extraction de l'échantillon à l'aide d'une micro-pointe.	167
4.17	Report de l'échantillon sur une grille d'analyse.	167
4.18	Amincissement et finition de la lame mince : brute (à gauche) et amincie (à droite).	168
4.19	Le MET Haute Résolution JEOL ARM 200F.	169
4.20	Illustration sur <i>TEM</i> – 1 des régions critiques du transistor élémentaire, analysées au MET.	170
4.21	Clichés MET des contacts ohmiques de <i>TEM</i> – 1 : drain (à gauche) et source (à droite).	170
4.22	Analyse EDS du contact ohmique de source. Les points de la ligne cyan, sur le cliché MET, représentent les endroits de sondage.	171
4.23	Cliché MET du contact de drain de <i>TEM</i> – 3.	171
4.24	Cliché MET de la passivation de <i>TEM</i> – 1.	172
4.25	Cliché MET de la passivation de <i>TEM</i> – 3.	173
4.26	Gros plan de l'interface passivation-semiconducteur de <i>TEM</i> – 3.	173
4.27	Interface passivation-semiconducteur au niveau du bord de grille, côté drain : <i>TEM</i> – 1 (à gauche), <i>TEM</i> – 3 (à droite).	174
4.28	Structure des couches de report sur le substrat (<i>TEM</i> – 1) : procédé de gestion du désaccord de maille (les deux clichés de gauche) manifestation des contraintes mécaniques (à droite).	175
4.29	Structure des couches de report sur le substrat (<i>TEM</i> – 3).	175

4.30	Détail de l'interface Schottky de grille pour $TEM - 1$ (cliché de gauche), $TEM - 2$ (cliché du centre) et $TEM - 3$ (cliché de droite).	176
4.31	Profil EDS du contact Schottky dégradé de $TEM - 3$, au niveau du bord de grille, côté source.	177
4.32	Cartographie EDS du contact Schottky dégradé de $TEM - 3$, au niveau du bord de grille, côté source.	178
4.33	Dosage de l'oxygène sur $TEM - 1$, à l'interface métal/passivation-semiconducteur.	179
4.34	Synthèse des analyses structurales et lien avec les caractérisations électriques.	181

Liste des tableaux

1.1	Bandes typiques des applications radiofréquences.	11
1.2	Comparaison des propriétés intrinsèques des matériaux usuellement utilisés pour les applications de puissance radiofréquences.	30
2.1	Transistors susceptibles de convenir pour notre application.	56
2.2	Paramètres électriques du NPTB00050.	69
2.3	Paramètres électriques de la jonction grille source du NPTB00050.	70
2.4	Variation des paramètres électriques en fonction du point de repos V_{GS0} , pour $V_{DS}=20V$	72
2.5	Variation des paramètres électriques en fonction du point de repos V_{DS0}	73
2.6	Impédances optimales déterminées par simulation comparées à la notice du fabricant.	90
2.7	Impédances optimales et impédances synthétisées par les circuits d'adaptation, obtenues en simulation.	92
3.1	Durée de chaque test de vieillissement.	111
3.2	Résumé des performances des amplificateurs testés pour $P_E=39.5dBm$ ($I_{Gmoyen}>+300\mu A$).	114
3.3	Températures maximales de canal en fin d'impulsion radiofréquence pour $P_E=39.5dBm$	116
3.4	Évolution des performances électriques des amplificateurs en fin de test. Les performances du cas 45V 200mA sont extrapolées à 800 heures à titre indicatif.	117
3.5	Variation des gains en puissance des amplificateurs. G_{PS} est le gain petit signal et G_C est le gain compressé.	118
3.6	Variation du rendement électrique maximal et des courants de drain moyen en faible et fort signal.	119
3.7	Variation de R_{DSon} , de g_m à $V_{DS}=3.5V$ et de V_P à $V_{DS}=30V$	121
3.8	Variation de la tension de seuil V_{TH} de la jonction grille-source et du courant de fuite I_{Ginv}	122
3.9	Variation de la tension de seuil V_{TH} de la jonction grille-source et du courant de fuite I_{Ginv}	123
3.10	Variations de g_m et V_P à $V_{DS}=4V$	127
3.11	Variations de R_{DSon}	128
3.12	Variations de R_{DSon}	128
3.13	Valeur des coefficients A et n	131
3.14	Durées avant défaillance et température maximale de canal pour chaque amplificateur testé.	134

3.15	Durées avant défaillance et température maximale de canal pour chaque amplificateur testé.	134
3.16	Valeur des éléments réactifs du modèle du transistor à $V_{DS}=0V$ et $V_{GS}=0V$	137
3.17	Valeur des éléments résistifs du modèle du transistor à $V_{DS}=0V$ et $V_{GS}=0V$	138
3.18	Valeur des éléments de la source de courant.	139
3.19	Valeur des éléments des jonctions grille-source et grille-drain.	140
3.20	Valeur des éléments du modèle de C_{GD}	141
3.21	Valeur des éléments du modèle de C_{GS}	141
3.22	Impédances préconisées par la notice du composant.	143
3.23	Performances typiques du transistor à 3GHz et selon les impédances spécifiées par le fabricant.	143

Introduction générale

Les tendances dans le domaine des télécommunications montrent que les fréquences d'émissions n'ont eu de cesse d'augmenter depuis les premières liaisons sans fil. Alors que les premières générations de téléphones mobiles fonctionnaient à 400MHz, les dernières normes répartissent les fréquences autour de 900MHz et 1800MHz. Ceci a été favorisé, d'une part, par la volonté de miniaturiser les objets communicants pour améliorer leur portabilité, en réduisant notamment la taille de l'élément rayonnant et des accumulateurs. D'autre part, la transmission de contenus divers tels que la musique ou la vidéo, en haute qualité, nécessite des méthodes d'encodage et de compression numérique toujours plus puissantes, des formats de modulation complexes, et en dernière instance, une fréquence porteuse plus élevée.

Le domaine RADAR ne déroge pas à cette règle. Même si les fréquences basses (inférieures au GHz) restent très utilisées pour les systèmes longue portée et requérant une faible sensibilité aux reliefs accidentés, les bandes supérieures sont de plus en plus utilisées pour des applications où la résolution spatiale est la principale contrainte (RADAR 3D, télémétrie de précision, RADAR anti-collision). Cependant, l'absorption et la diffraction de l'atmosphère augmentant avec la fréquence, une puissance d'émission plus importante sera nécessaire pour garantir la même portée qu'à plus basse fréquence. Ceci explique l'effort constant fourni, de concert, par le monde universitaire et industriel, pour repousser les limites du couple puissance-fréquence.

Par ailleurs, le remplacement progressif des tubes à vide, technologie certes éprouvée et robuste mais difficile à mettre en œuvre, par les transistors est un fait. Cela a également contribué à se focaliser sur ces derniers et à en développer les performances, notamment en matière de puissance de sortie, pour effectuer l'amplification des signaux radiofréquences. Les transistors, depuis leur apparition dans les années 50, rivalisent maintenant avec les tubes dans certaines applications telles que la radiodiffusion et les RADARs. Ils se positionnent également comme une solution de modernisation des infrastructures anciennes utilisant, jadis, les tubes. L'émetteur *Grandes Ondes* d'Allouis en est l'exemple le plus emblématique.

Si le produit "*Fréquence · Puissance de sortie*" atteignable par un composant est généralement considéré comme la souveraine performance, la fiabilité entre de plus en plus en considération lors du choix d'une technologie de composant pour une application. Le cycle de vie des produits et des technologies se réduisant d'année en année, il n'est pas rare de devoir composer avec des éléments dont la durée de vie commerciale (avant obsolescence) est inférieure à la durée de service du système conçu. Il est donc indispensable d'avoir étudié, au préalable, la tenue des performances des composants de génération n , retenus pour l'application. En effet, le retour d'expérience en fonctionnement nominal n'est bien souvent pas encore capitalisé que les composants de génération $n + 1$ sont mis sur le marché...

Le défi est donc triple : les transistors pour l'amplification de signaux radiofré-

quences doivent permettre d'atteindre des fréquences de plus en plus élevées, tout en fournissant le maximum de puissance de sortie sans sacrifier la fiabilité, qui se doit d'être au moins égale sinon meilleure que celle des technologies existantes. Nous pourrions y ajouter une quatrième composante, ô combien déterminante à notre époque, le faible coût.

La technologie de transistors HEMT AlGa_N/Ga_N répond déjà au critère de performances brutes. En effet, ces transistors allient, à la fois, une architecture favorisant la mobilité des charges, et l'utilisation d'un matériau à grande largeur de bande interdite, les rendant particulièrement attractifs pour les applications de forte puissance, en haute fréquence et sous température élevée. Les records en tout genre se succèdent donc depuis le début des années 90, point de départ de cette filière en constante évolution. Les premiers composants de puissance ont été mis sur le marché il y a une petite dizaine d'année et malgré leurs impressionnantes prestations, des doutes subsistent quant à leur fiabilité à long terme. Les défauts de jeunesse de la technologie semblent en être la principale cause et de nombreux travaux contribuent à son amélioration et à en évaluer la fiabilité par le biais de tests caractéristiques, aussi proche que possible de l'application finale.

C'est dans cette optique que s'inscrit ce travail, où la tenue des performances d'une filière de HEMT AlGa_N/Ga_N a été étudiée dans des conditions de fonctionnement de type RADAR (fonctionnement radiofréquence pulsé saturé). Au delà de l'évaluation du composant en fonctionnement nominal durant plus de 1000 heures, c'est sur la contribution des phénomènes parasites (pièges et thermique), impactant la fiabilité, que se focalisera cette étude. Une des finalités de cette étude étant de discriminer le phénomène le plus influant sur sa fiabilité. Cette étude sera donc appuyée sur une méthodologie d'investigation, allant de la conception des amplificateurs de tests jusqu'à l'analyse micro-structurale des zones dégradées dans le transistor, en passant par la mise en place de tests de vieillissement originaux et de caractérisations *ad hoc* des composants.

Après avoir rappelé quelques notions sur les amplificateurs de puissance radiofréquence et sur les composants actifs qui sont au cœur, quelques rappels théoriques seront donnés sur les technologies de transistors utilisés pour les applications radiofréquences de puissance. Les spécificités physiques et électriques de la technologie HEMT AlGa_N/Ga_N seront détaillées.

Le composant choisi pour cette étude sera ensuite décrit de manière structurale, thermique et électrique aussi finement que possible afin de disposer de bases solides pour la conception, réalisation et mesure des amplificateurs de test.

Dans un troisième temps, le banc de vieillissement utilisé pour cette étude et la qualification du transistor du transistor en régime de fonctionnement nominal de type RADAR seront présentés. Les tests de vieillissement sous contraintes de champs électrique et de température accentuées seront détaillés ainsi que la démarche guidant ces tests. La conduite de ces tests ainsi que de nombreuses caractérisations permettront de conclure quant à la nature et au scénario des dégradations, et de

proposer une estimation de la durée de vie du composant, dans ces conditions de fonctionnement. Pour clore ce chapitre, la conception d'un modèle de transistor avec prise en compte de la fiabilité sera détaillée.

Enfin, le dernier volet de cette étude sera consacré à l'analyse physique des dégradations affectant la structure du composant. Ces moyens d'analyse permettront d'étayer et de conforter les hypothèses formulées à l'issue des caractérisations électriques des composants vieillissés. Ils mettront en œuvre des techniques d'analyse de défaillance allant de la simple inspection visuelle de la puce, jusqu'à l'analyse de lame mince par microscopie électronique en transmission, en passant par la radiographie X et la microscopie à émission de photons.

Généralités sur les amplificateurs de puissance radiofréquences et la fiabilité des transistors

1.1 Introduction et contexte

L'amplificateur de puissance doit assurer la concordance des niveaux de puissance entre une source de signal faible puissance mais contenant toute l'information, et un transducteur (un élément rayonnant par exemple) pour permettre à ce dernier d'émettre avec suffisamment de puissance le signal amplifié à travers un canal de propagation. Cette fonction est réalisée au sein des systèmes radiofréquences par un ou plusieurs composants actifs (transistors, tubes), lesquels effectuent la conversion d'énergie entre une alimentation électrique et la charge rayonnante, avec plus ou moins d'efficacité.

D'autre part, étant donné les fortes puissances qu'un amplificateur est susceptible de générer, les transistors sont le siège de phénomènes physiques intenses (températures, densités de courant et champs électriques) capable de dégrader la structure cristalline, donc les performances du système global.

Les espoirs investis dans la technologie HEMT AlGa_N/Ga_N reflètent ses excellentes performances, aussi bien en termes de densité de puissance, que de montée en fréquence ou de robustesse, par rapport aux filières jusqu'ici relativement éprouvées telles que le Silicium et l'Arséniure de Gallium. Celle n'est cependant pas exempt de défauts de jeunesse, même s'ils sont, pour certains, partiellement résolus. Ainsi, dans une logique de sûreté et de qualité des équipements toujours croissante, l'estimation de la fiabilité des amplificateurs de puissance radiofréquences occupe une place importante dès l'étape de conception, ce qui exige une bonne connaissance des mécanismes de défaillance des composants utilisés.

Dans ce premier chapitre, à visée introductive, nous rappellerons les enjeux et le vocabulaire spécifiques aux amplificateurs de puissance en évoquant également les grandes familles de composants électroniques dédiées à cette application. Nous aborderons les différents types de transistors de puissance radiofréquences pour nous focaliser sur la technologie HEMT AlGa_N/Ga_N, objet central de cette étude. Après être revenu sur la notion de fiabilité et de différents modes de dégradation, nous dresserons un panorama des différents phénomènes de dégradation occurants dans les HEMT AlGa_N/Ga_N. Nous terminerons en énumérant les techniques incontournables pour fiabiliser ces transistors.

1.2 Caractérisation d'un amplificateur

Le domaine des amplificateurs de puissance fait usage d'un vocabulaire spécifique. Afin de quantifier les performances d'un amplificateur, redéfinissons quelques notions indispensables. Un amplificateur de puissance se caractérise essentiellement, d'un point de vue fonctionnel, par 5 paramètres :

- Le gain nominal
- La puissance de sortie nominale
- Le rendement électrique
- La bande de fréquence
- La linéarité

Pour évaluer ces paramètres et illustrer notre propos, nous nous appuyerons sur un exemple d'amplificateur simulé. La figure 1.1 décrit une chaîne d'amplification de puissance comprenant une source de signal d'impédance interne $R_{Générateur}$, un amplificateur de puissance et une charge symbolisée par la résistance R_{Charge} . Les différents courants, tensions et puissances significatifs sont également reportés sur cette figure. La figure 1.2 illustre les performances de cet amplificateur en fonction de la puissance d'entrée à fréquence fixe tandis que la figure 1.3 donne ses performances en fréquence à puissance d'entrée fixe.

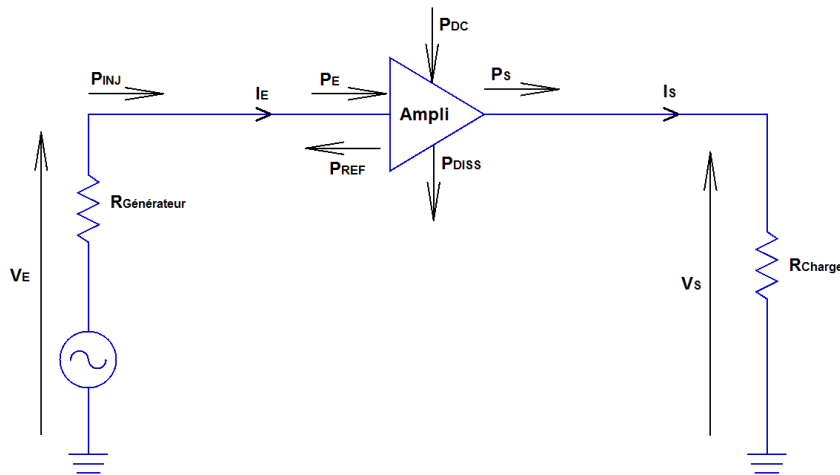


FIGURE 1.1 – Synoptique d'une chaîne d'amplification de puissance.

1.2.1 *Watts* ou *dBm* ?

Dans le but de pouvoir faire coexister sur un même graphique des puissances distantes de plusieurs ordres de grandeur sans pour autant perdre en précision de lecture, il est d'usage de représenter les différentes puissances avec des échelles logarithmiques. Les puissances sont ainsi exprimées en *dBm*. Le passage des *Watts* aux

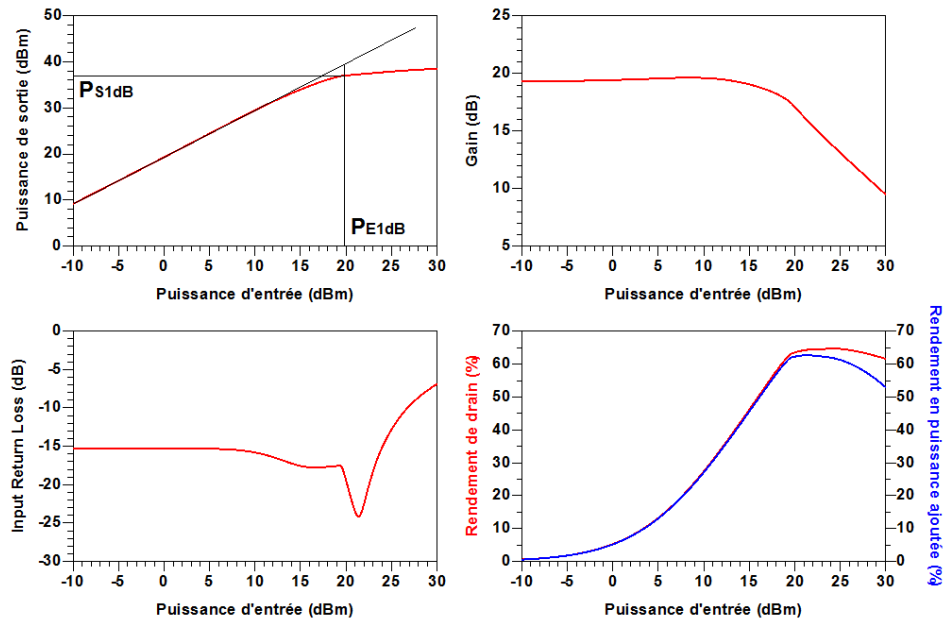


FIGURE 1.2 – Caractéristiques de l'amplificateur simulé, en fonction de la puissance d'entrée à 2.5GHz.

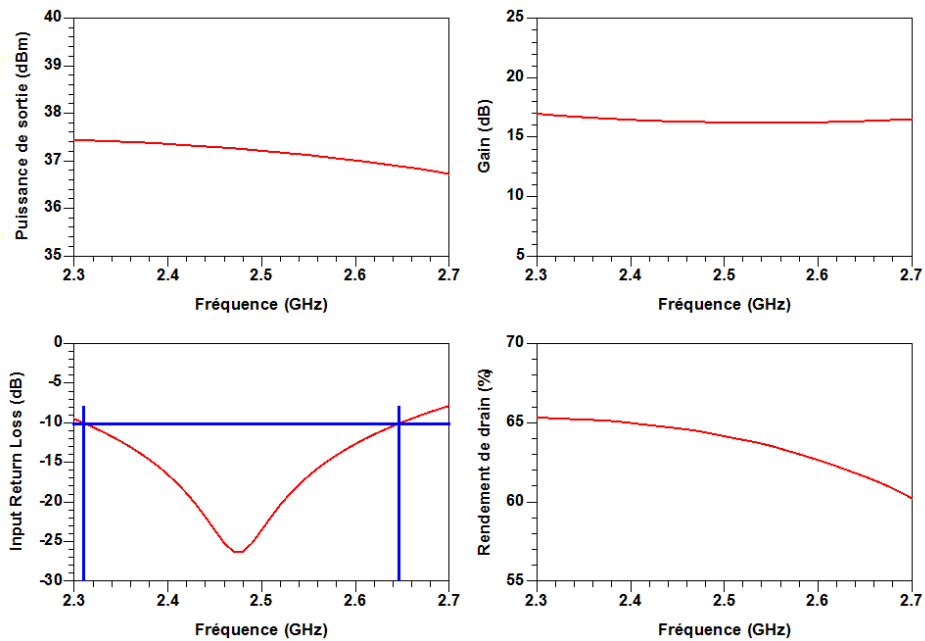


FIGURE 1.3 – Caractéristiques de l'amplificateur simulé, en fonction de la fréquence à $P_E = 21 dBm$.

dBm s'effectue comme suit :

$$P[dBm] = 10 \cdot \log_{10} \left(\frac{P[W]}{10^{-3}} \right) \quad (1.1)$$

La relation duale est la suivante :

$$P[W] = 10^{\left(\frac{P[dBm]-30}{10} \right)} \quad (1.2)$$

Dans le domaine radiofréquences, il est courant d'utiliser les dBm tant la dynamique des signaux est importante (voir figure 1.2).

1.2.2 La puissance d'entrée

La puissance d'entrée moyenne est définie comme suit, en notation complexe :

$$P_E = \frac{1}{2} \cdot \Re(V_E \cdot I_E^*) \quad (1.3)$$

où V_E et I_E^* sont respectivement la tension aux bornes de la source et le conjugué du courant entrant dans l'amplificateur. Dans l'exemple de la figure 1.2, cette puissance s'étend de -10 à +30 dBm.

1.2.3 La puissance de sortie

De manière analogue à la puissance d'entrée, la puissance de sortie s'exprime de la manière suivante, en notation complexe :

$$P_S = \frac{1}{2} \cdot \Re(V_S \cdot I_S^*) \quad (1.4)$$

où V_S et I_S^* sont respectivement la tension aux bornes de la charge et le conjugué du courant traversant la charge.

Si la puissance d'entrée ne dépend que du générateur, la puissance de sortie sera fortement dépendante de l'amplificateur. En effet, cette puissance de sortie ne peut croître indéfiniment, celle-ci tend asymptotiquement vers une valeur limite, la puissance de saturation P_{SAT} . Lorsque l'amplificateur sature, la relation entre les puissances d'entrée et de sortie n'est plus linéaire. Afin de définir une frontière entre ces deux régimes, on définit la puissance de sortie à 1 dB de compression P_{S1dB} , soit la puissance de sortie pour laquelle il existe une différence de 1 dB entre la puissance de sortie réelle et la puissance de sortie de l'amplificateur dans le cas où il serait toujours linéaire. A cette puissance de sortie correspond la puissance d'entrée à 1 dB de compression P_{E1dB} . Cette notion est généralisable à x dB de compression, mais on estime que la puissance de sortie à 1 dB de compression est un bon critère de séparation entre les régimes linéaire et non linéaire.

Sur la caractéristique $P_S = f(P_E)$ de la figure 1.2 nous avons :

- $P_{S1dB} = 36.8dBm$
- $P_{E1dB} = 19.8dBm$

- $P_{SAT} = 38.5dBm$

La puissance de sortie des amplificateurs radiofréquences peut s'étendre, selon les applications, de quelques centaines de mW [1] jusqu'au MW [2]. Les fortes puissances de sortie sont généralement obtenues en parallélisant de nombreux amplificateurs élémentaires [3].

1.2.4 Le gain en puissance

Le gain en puissance, est défini comme le rapport entre la puissance délivrée à la charge et la puissance effectivement absorbée par l'amplificateur :

$$Gain = \frac{P_S[W]}{P_E[W]} \quad (1.5)$$

Par commodité et pour garder une certaine cohérence dans les unités, il est possible de calculer le gain à partir des puissances en dBm . Ainsi, le gain en puissance s'exprime en dB et devient :

$$Gain[dB] = P_S[dBm] - P_E[dBm] \quad (1.6)$$

On rencontre également parfois la notion de gain transducique ou composite. Il s'agit dans ce cas du rapport entre la puissance délivrée à la charge et la puissance disponible de la source. Cette subtilité a son importance si une fraction de la puissance injectée à l'entrée est réfléchiée vers la source. Cependant, lorsque moins d'un dixième de la puissance injectée est réfléchiée vers la source, on considère que puissances injectée et absorbée sont égales.

Nous pouvons distinguer sur la caractéristique $Gain = f(P_E)$ de la figure 1.2, le régime linéaire de l'amplificateur où le gain demeure constant G_{LIN} , puis le régime saturé où le gain chute. Parallèlement à la puissance de sortie à 1 dB de compression, nous pouvons définir également le gain à 1 dB de compression, le gain linéaire moins 1 dB, G_{1dB} . Ainsi, nous avons :

- $G_{LIN} = 19.2dB$
- $G_{1dB} = 18.2dB$

A noter que même si certains amplificateurs élémentaires possèdent intrinsèquement de bonnes performances en gain [4], il est d'usage de cascader les étages pour obtenir un gain élevé [3].

1.2.5 L'Input Return Loss

L'Input Return Loss (*IRL*) est un indicateur permettant de définir la qualité de l'adaptation en entrée d'un amplificateur. Il s'agit du rapport entre la puissance réfléchiée vers la source P_{REF} et la puissance injectée dans l'amplificateur P_{INJ} . Si l'adaptation est parfaite, la totalité de la puissance injectée est absorbée par l'amplificateur, dans ce cas l'*IRL* est nul. En revanche, si l'amplificateur réfléchit toute ou partie de la puissance injectée, l'*IRL* sera compris entre 0 et 1. Étant donné, là encore, l'écart important qu'il peut exister entre puissance incidente et

puissance réfléchiée, on utilisera souvent l'échelle logarithmique. Son expression est la suivante :

$$\text{Input Return Loss}[dB] = 10 \cdot \log_{10} \left(\frac{P_{REF}}{P_{INJ}} \right) \quad (1.7)$$

A noter qu'en régime linéaire, l'*IRL* est équivalent au module du coefficient de réflexion en entrée du dispositif.

Nous observons sur la caractéristique $IRL = f(P_E)$ de la figure 1.2, trois zones significatives. La première, correspondant au fonctionnement linéaire de l'amplificateur, se caractérise par un *IRL* constant. Il existe ensuite une puissance d'entrée pour laquelle l'*IRL* atteint un minimum : il s'agit souvent du point de fonctionnement en puissance pour lequel l'amplificateur a été optimisé. Nous remarquons que ce point se situe au delà de P_{S1dB} ce qui signifie que cet amplificateur est optimisé pour fonctionner en régime saturé. Enfin, à mesure que l'on augmente la puissance d'entrée, l'*IRL* se dégrade fortement. En effet, pour un fonctionnement fortement non linéaire, le comportement dynamique de l'amplificateur varie fortement, induisant une désadaptation d'impédance importante. Notons enfin que même si, sur cet exemple, un point de fonctionnement offre des performances en *IRL* remarquables, on considère qu'une bonne adaptation d'entrée est atteinte pour un *IRL* inférieur ou égal à -10 dB. Ainsi, nous avons sur la caractéristique $IRL = f(P_E)$ de la figure 1.2 :

- $IRL_{LIN} = -15.5dB$
- $IRL_{MIN} = -24.2dB$

1.2.6 Le rendement électrique

Le rendement électrique d'un amplificateur de puissance est défini, en première instance, comme le rapport entre la puissance de sortie de l'amplificateur P_S et la puissance fournie par l'alimentation P_{DC} :

$$\eta[\%] = 100 \cdot \left(\frac{P_S}{P_{DC}} \right) \quad (1.8)$$

Néanmoins cette figure de mérite ne tient pas compte de la puissance d'entrée. Ainsi, il est possible qu'un amplificateur ait un excellent rendement électrique bien que sa puissance requise en entrée soit importante, conséquence d'un faible gain en puissance. Il est alors judicieux d'intégrer la contribution de la puissance d'entrée dans l'estimation du rendement électrique. On définit alors le rendement en puissance ajoutée, *PAE* (de l'anglais *Power Added Efficiency*) :

$$PAE[\%] = 100 \cdot \left(\frac{P_S - P_E}{P_{DC}} \right) \quad (1.9)$$

aussi définie en fonction du gain et du rendement classique :

$$PAE[\%] = \eta \cdot \left(\frac{G - 1}{G} \right) \quad (1.10)$$

Le calcul du bilan de puissance permet également d'estimer la puissance dissipée par l'amplificateur :

$$P_{DISS} = P_{DC} + P_E - P_S \quad (1.11)$$

en fonction de la PAE :

$$P_{DISS} = P_{DC}(1 - PAE) \quad (1.12)$$

Appliqué à l'exemple de la figure 1.2, nous avons :

- $\eta = 64.7\%$
- $PAE = 62.6\%$

Nous remarquons que la valeur maximale de PAE est atteinte en même temps que la valeur minimale d' IRL . Il s'agit en fait du point de fonctionnement optimal de l'amplificateur. Comme il fallait s'y attendre, la PAE chute alors que le rendement décrit un plateau, conséquence de la saturation de l'amplificateur et de sa perte de gain.

Le rendement d'un amplificateur peut être un critère déterminant dans les choix d'architecture et de conception d'un amplificateur de puissance, notamment dans le cas d'applications nomades fonctionnant sur batterie tels que les smartphones, les postes radio militaires ou les réseaux locaux sans fils [5] [6].

1.2.7 La bande de fréquence

Avant de définir la notion de bande de fréquence utile d'un amplificateur, rappelons la désignation des sous-bandes rencontrées dans le domaine des radiofréquences (voit tableau 1.1).

Désignation	Gamme de fréquence
Bande VHF	de 0.03 à 0.3 GHz
Bande UHF	de 0.3 à 1 GHz
Bande L	de 1 à 2 GHz
Bande S	de 2 à 4 GHz
Bande C	de 4 à 8 GHz
Bande X	de 8 à 12 GHz
Bande Ku	de 12 à 18 GHz
Bande K	de 18 à 26.5 GHz
Bande Ka	de 26.5 à 40 GHz
Bande Q	de 33 à 50 GHz
Bande U	de 40 à 60 GHz
Bande V	de 50 à 75 GHz
Bande E	de 50 à 90 GHz
Bande W	de 75 à 110 GHz
Bande D	de 110 à 170 GHz

TABLE 1.1 – Bandes typiques des applications radiofréquences.

La bande de fréquence utile de l'amplificateur peut généralement être définie selon plusieurs critères. Dans l'exemple de la figure 1.3, cette bande utile est définie par une valeur d'*IRL* inférieur à -10 dB. Selon ce critère, les performances en fréquence de l'amplificateur à $P_E = 21dBm$ ($\approx P_{E1dB}$) sont les suivantes :

- *Bande utile* = [2.31; 2.65]GHz
- $P_S = 37.1dBm \pm 0.4dB$
- $G = 16.6dBm \pm 0.4dB$
- $\eta = 62.8\% \pm 2.5 \text{ points}$

Là encore, l'application visée déterminera la bande de fréquence de l'amplificateur. Elle peut être mono-fréquence [7], ou couvrir plusieurs octaves [8].

1.2.8 La linéarité

Comme nous l'avons signalé plus haut, la puissance de sortie d'un amplificateur ne croît pas indéfiniment avec la puissance d'entrée. Ainsi, la relation $P_S = G_{LIN} \cdot P_E$ n'est plus vérifiée car le gain en puissance chute à mesure que la puissance d'entrée augmente. La saturation de l'amplificateur indique que le ou les composants actifs utilisés entrent en régime de fonctionnement non linéaire. Le signal de sortie est alors déformé puisque la caractéristique de transfert de l'amplificateur n'est plus linéaire, comme le montre la figure 1.4. On remarque que l'amplitude du signal

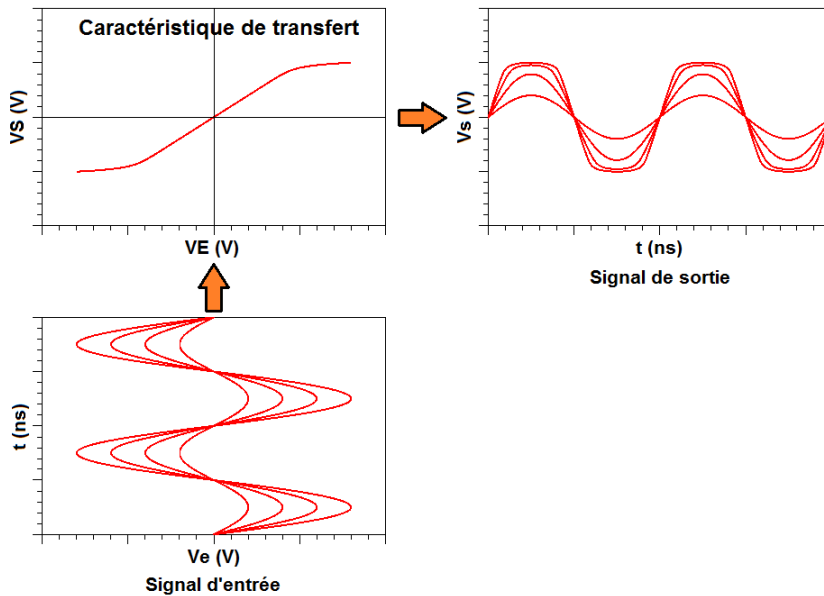


FIGURE 1.4 – Influence des non linéarités d'un amplificateur sur le signal de sortie.

tend vers une valeur limite (ayant pour conséquence la chute du gain) : c'est la distorsion AM/AM. Non visible sur cette figure, la phase du signal de sortie peut être également modifiée : il s'agit de la non linéarité AM/PM.

La caractéristique de transfert d'un amplificateur peut se décomposer en un polynôme de degrés n :

$$V_S(t) = a_0 + a_1 V_E(t) + a_2 V_E(t)^2 + a_3 V_E(t)^3 + \dots + a_n V_E(t)^n \quad (1.13)$$

Si $V_E(t)$ est de la forme :

$$V_E(t) = K \sin(\omega t) \quad (1.14)$$

alors :

$$V_S(t) = a_0 + a_1 K \sin(\omega t) + a_2 K^2 \sin^2(\omega t) + a_3 K^3 \sin^3(\omega t) + \dots + a_n K^n \sin^n(\omega t) \quad (1.15)$$

soit :

$$\begin{aligned} V_S(t) = & a_0 + a_1 K \sin(\omega t) + \frac{a_2 K^2}{2} (1 - \cos(2\omega t)) \\ & + \frac{a_3 K^3}{4} (3\sin(\omega t) - \sin(3\omega t)) + \dots + a_n K^n \sin^n(\omega t) \end{aligned} \quad (1.16)$$

Ce développement montre que la déformation du signal de sortie s'accompagne de la génération d'harmoniques (voir figure 1.5) dont il est possible de quantifier l'influence en calculant le taux de distorsion harmonique, *THD* de l'anglais *Total Harmonic Distorsion*. Selon la norme CEI-1000-2-2, il est défini comme suit :

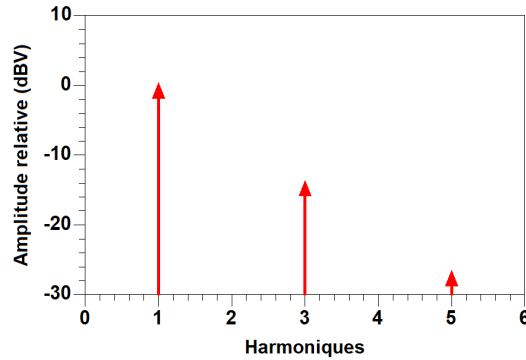


FIGURE 1.5 – Spectre du signal de sortie d'un amplificateur fonctionnant en régime non linéaire, pour un signal sinusoïdal en entrée. Le spectre ne contient pas d'harmoniques de rang pair car la caractéristique de transfert (figure 1.4) est impaire (cas particulier de la structure *Push-Pull*).

$$THD = \frac{\sqrt{\sum_{k=2}^n V_k^2}}{V_1} \quad (1.17)$$

où V_1 est la valeur efficace de la composante fondamentale et V_k , la k -ième valeur efficace de la composante harmonique du signal. Un filtrage énergétique sera nécessaire dans le cas d'un amplificateur de puissance mono-fréquence afin d'éliminer les harmoniques générées.

Le cas des amplificateurs de puissance multi-porteuses est plus délicat en raison de la distorsion d'intermodulation. Considérons le signal d'entrée V_E de la forme :

$$V_E(t) = K_1 \sin(\omega_1 t) + K_2 \sin(\omega_2 t) \quad (1.18)$$

Un développement similaire à celui qui précède fera apparaître des composantes fréquentielles à $n\omega_1 \pm m\omega_2$ avec m et n entiers positifs. Ces composantes sont les produits d'intermodulation ($n + m$). De cette manière, si l'amplificateur est amené à traiter deux porteuses de fréquences très proches, le produit d'intermodulation d'ordre 3 sera le plus néfaste et difficile à éliminer puisque dans la bande utile de l'amplificateur. Reprenons l'exemple de la figure 1.2. Le signal d'entrée est maintenant composé de deux composantes de même amplitude et espacées de 10 MHz ($f_1 = 2500$ MHz et $f_2 = 2510$ MHz respectivement). Ci-dessous (figure 1.6) est représentée la caractéristique $P_S = f(P_E)$ pour la composante fondamentale (rouge) et la composante à $2f_2 - f_1$ (bleue). On définit le point d'interception d'ordre 3 comme étant le croisement du prolongement des caractéristiques linéaires à f_1 et $2f_2 - f_1$. Nous pouvons noter que la pente de la caractéristique à $2f_2 - f_1$ est de 3dB/dB. En effet les composantes $2f_2 \pm f_1$ et $f_2 \pm 2f_1$ sont issues de la linéarisation du terme de degré 3 de la caractéristique de transfert.

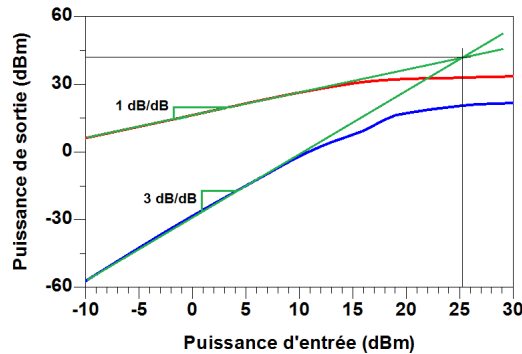


FIGURE 1.6 – Méthode pour la caractérisation de la linéarité d'un amplificateur multi-porteuse : mesure du point d'interception d'ordre 3. Caractéristique à f_1 en rouge, caractéristique à $2f_2 - f_1$ en bleu.

1.3 Les composants actifs pour l'amplification de puissance

Comme nous l'avons signalé dans l'introduction de ce chapitre, l'amplification de puissance s'opère par le biais de composants actifs effectuant une conversion d'énergie provenant d'une alimentation. On classe généralement ces composants actifs en deux catégories : les tubes à vide et les semi-conducteurs.

1.3.1 Les tubes à vide

Ce sont les premiers composants actifs permettant d'effectuer une amplification de signal. L'histoire des tubes à vide est intimement liée à celle des ampoules à incandescence [9].

Thomas Edison découvre en 1880 qu'en plaçant, dans une ampoule sous vide, une électrode polarisée positivement par rapport à un filament chauffé, un courant électrique s'établit. Si au contraire, l'électrode est polarisée négativement, aucun courant ne circule. Le filament, idéalement constitué d'un matériau possédant un faible travail de sortie, doit être chauffé afin d'apporter l'énergie nécessaire aux électrons pour pouvoir les extraire du réseau sous l'action d'un champ électrique.

John Ambrose Fleming reprendra ce principe, 24 ans plus tard, pour créer la première diode à vide (figure 2.21), permettant de transformer un courant alternatif en un courant continu.

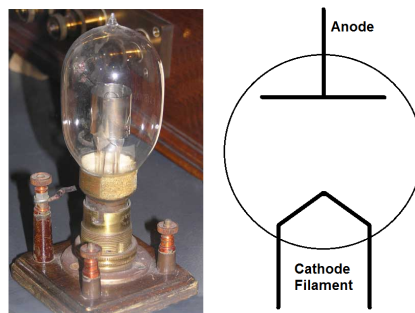


FIGURE 1.7 – Diode à vide de Fleming.

En 1906, Lee DeForest ajoute une troisième électrode disposée entre l'anode et la cathode, la grille. Il baptise ce tube l'*Audion*. De manière générique, ce tube possédant trois électrodes, on l'appelle *triode* (figure 1.8). La grille permet de contrôler la quantité d'électrons transitant de la cathode vers l'anode en agissant sur son potentiel électrique. Il est désormais possible de contrôler un courant électrique par une tension, donc d'amplifier un signal. Ce composant a permis le développement de la transmission sans fil et plus tard de l'informatique.

La triode fut rapidement perfectionnée, notamment par l'ajout d'une électrode supplémentaire entre grille et anode, la grille-écran [10]. En effet, un des inconvénients majeurs de la triode, limitant ses performances en fréquence, est son importante capacité anode-grille. Le gain du composant en hautes fréquences se trouve alors fortement réduit par effet Miller. La grille-écran remédie à ce problème et la triode ainsi munie devient la tétrode.

Les problèmes d'instabilité de la tétrode (conductance de sortie négative) sont résolus par l'ajout d'une grille d'arrêt (ou de plaques déflectrices) entre l'anode et la grille-écran. Celle-ci empêche les électrons secondaires réémis par l'anode de revenir vers la cathode. Il s'agit de la pentode [11], ou tétrode à faisceau dirigé si des plaques déflectrices sont utilisées à la place de la grille d'arrêt. Au déjà de l'utilisa-

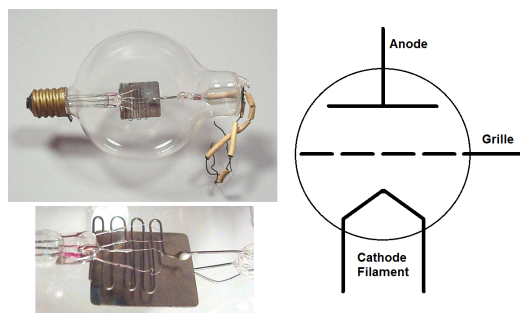


FIGURE 1.8 – *Audion* (triode) de DeForest.

tion marginale qu'en font encore quelques radioamateurs et mélomanes nostalgiques d'électroniques anciennes, ces composants sont toujours utilisés de nos jours pour l'amplification de très forte puissance [12], où ils font toujours l'objet de recherches et d'améliorations [13].

Cependant, si les triodes et tétrodes sont encore présentes jusque dans les bandes UHF-VHF, les bandes supérieures du spectre électromagnétique et surtout les puissances importantes sont l'apanage de composants plus spécifiques. Parmi ceux-ci, nous trouvons les klystrons qui permettent de réaliser des amplificateurs bandes étroites en hyperfréquences [14]. Le schéma de principe est représenté en figure 1.9.

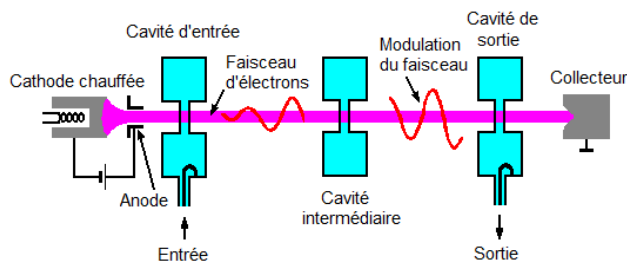


FIGURE 1.9 – Schéma de principe d'un klystron.

Un faisceau d'électron est généré par une cathode chauffée, puis accéléré par une anode. Ce faisceau traverse ensuite une première cavité résonnante, où le signal à amplifier est injecté. La répartition du champ à l'intérieur de cette cavité influe sur le faisceau d'électrons : il accélère et ralentit certains électrons au rythme du signal à amplifier. Il en résulte une modulation de la densité d'électrons, donc de courant. Le faisceau ainsi modulé traverse une ou plusieurs autres cavités accordées à la même fréquence que la première, amplifiant encore la modulation du faisceau. Dans la dernière cavité, une électrode couplée recueille le signal amplifié. L'énergie restante du faisceau est alors perdue sous forme de chaleur dans le collecteur.

Le comportement bande étroite des klystrons est intrinsèquement lié au fait que le champ interagissant avec le faisceau d'électrons est stationnaire, le milieu

d'interaction champ-électrons étant une cavité accordée. En dépit de leur caractère mono-fréquence, ces dispositifs sont capables de produire des puissances de sortie de plusieurs MW [15] à des fréquences dépassant allègrement le GHz [16].

Pour des applications plus large bande, une autre variété de tube remplace avantageusement les klystrons : le Tube à Onde Progressive, *TOP*, également appelé *TWT* de l'anglais *Travelling-Wave Tube* [17]. Dans ce cas, le milieu d'interaction champ-électrons est un guide d'onde, structure à même de propager le champ modulant sur une large bande de fréquences. Le principe est illustré par la figure 1.10. De la même manière que pour le klystron, le tube à onde progressive est doté d'un

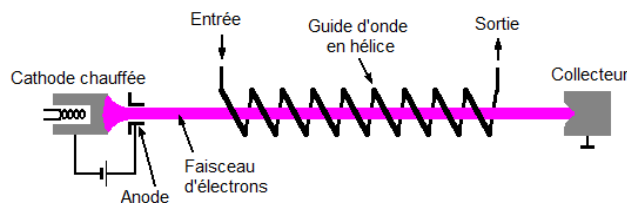


FIGURE 1.10 – Schéma de principe d'un tube à onde progressive.

canon à électrons composé d'une cathode chauffée et d'une anode accélératrice. Le faisceau est ensuite guidé à l'intérieur d'une hélice conductrice (en cuivre par exemple) le long de laquelle se propage le signal à amplifier. La particularité de cette structure est de ralentir l'onde RF (on parle aussi de ligne à retard), afin de freiner les électrons du faisceau et ainsi récupérer leur énergie cinétique (i.e. leur vitesse). L'énergie cinétique restante du faisceau est perdue dans le collecteur. Les performances de tubes à onde progressive s'étendent sur de larges gammes de puissance et de fréquence [18] [19]. De plus ce sont des amplificateurs rajoutant très peu de bruit au signal source [20]. Ils sont également, à l'inverse des semi-conducteurs, insensibles aux rayonnements ionisants ce qui en fait des composants adaptés pour les satellites de communication.

1.3.2 Les semi-conducteurs

L'autre grande famille de composants actifs utilisés en amplification est celle des semi-conducteurs. À la différence des tubes, les porteurs de charge ne se déplacent plus dans le vide mais dans un solide cristallin. Les amplificateurs utilisant ces composants sont dits à *état solide* (ou *Solid State* en anglais). Le cristal peut être rendu conducteur ou isolant selon qu'il soit dopé avec des atomes possédant un électron en excès ou en défaut sur leur couche extérieure. On dira qu'il sont respectivement dopés *N* ou dopés *P*. L'interface entre un barreau de matériau *N* et de matériau *P* est appelé *jonction*. Les espèces chimiques de la quatrième colonne de la classification périodique sont adaptées à la fabrication de composants à état solide. Historiquement le Germanium fut le premier semi-conducteur, puis vint ensuite le Silicium. L'édifice le plus simple, inventé par le physicien Russell Ohl en 1939, est la jonction

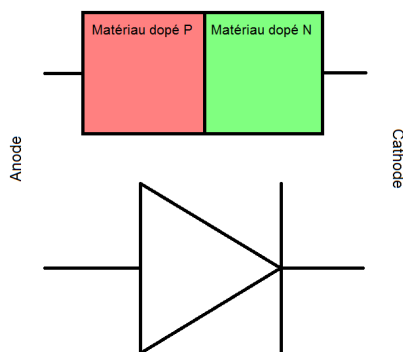


FIGURE 1.11 – La jonction PN.

PN [21] représentée en figure 1.11 où le matériau P est l’anode et le matériau N, la cathode. La fonction réalisée par cette structure est le redressement du courant alternatif, il s’agit d’une diode.

L’évolution logique fut d’y adjoindre une troisième électrode dopée N de manière à former une double jonction de type NPN (voir figure 1.12). D’un point de vue sémantique, ce nouveau composant aurait du porter le nom de triode. Néanmoins, afin de rompre avec l’héritage des tubes à vide, le nom de *transistor* fut retenu, acronyme de *TRANSfer reSISTOR*. Le transistor bipolaire fut découvert par deux chercheurs, John Bardeen et Walter Brattain en 1947. L’adjectif bipolaire signifie que deux types de porteurs de charge sont mis à contribution dans le fonctionnement de cette structure : les électrons et les trous.

L’intérêt de ce composant est de pouvoir contrôler un courant fort circulant dans l’électrode de collecteur par un courant faible de base. L’amplification d’un signal est

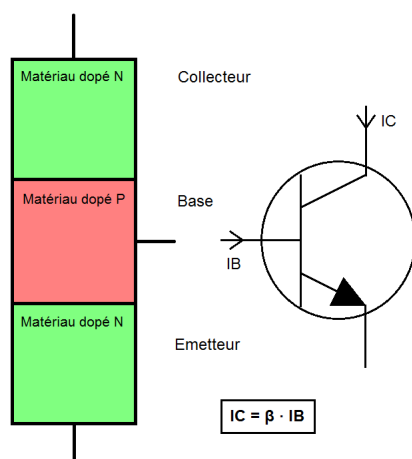


FIGURE 1.12 – Le transistor bipolaire (type NPN).

alors possible. Les transistors bipolaires ont par la suite bénéficié de raffinements qui seront évoqués plus loin. Une nouvelle topologie de transistor est également apparue quelques années plus tard, en 1952 : le transistor à effet de champ [22]. Le fonctionnement de ce dernier est à rapprocher de celui des tubes puisque le courant fort n'est plus contrôlé par un courant mais par un champ électrique (i.e. une tension). L'électrode de contrôle du transistor à effet de champs reprend d'ailleurs le nom de *grille* propre aux tubes.

Les performances de ces composants, dans les années 60 se positionnent déjà très bien par rapport aux tubes pour des fréquences de plusieurs centaines de *MHz*, avec déjà un avantage pour les transistors à effet de champs [23] [24]. Cependant, les applications nécessitant des fréquences de travail supérieures au GHz demeurent réservées aux tubes. Les semi-conducteurs ont pourtant été utilisés en amplification de puissance jusqu'en bande millimétrique. Les composants utilisés pour ces applications étaient les diodes IMPATT (de l'anglais *IMPact ionization Avalanche Transit-Time*). La structure du composant est représentée en figure 1.13. Le fonctionnement de la diode IMPATT repose sur le phénomène d'avalanche. Lorsqu'un fort champ électrique est appliqué en inverse à une jonction PN, un phénomène d'avalanche est initié. Celui-ci doit rester bref pour ne pas engendrer la destruction du composant. Le paquet d'électron ainsi créé traverse une zone non ou peu dopée, la zone de *drift*. Si la somme du temps de transit des électrons dans cette zone et du délai d'initiation du phénomène d'avalanche correspond à une demi période du signal à amplifier, la diode présente une résistance dynamique négative, donc un comportement amplificateur. Il est alors possible de mettre à profit cette propriété pour amplifier un signal radiofréquence. Les diodes IMPATT ont beaucoup été utilisées dans les années 70 pour la génération et l'amplification de puissance en raison de leurs performances remarquables [25] [26]. Cependant, leur fort bruit, inhérent au mécanisme d'avalanche, les ont peu à peu rendu obsolètes face aux transistors en constante amélioration.

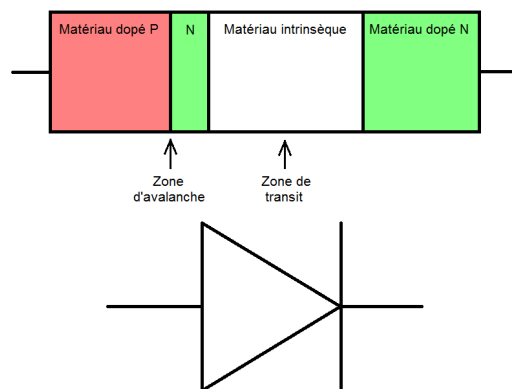


FIGURE 1.13 – La diode IMPATT.

Aujourd'hui, les transistors représentent une alternative crédible aux tubes en

terme de coût et de fiabilité. Ils sont maintenant utilisés dans les bandes décimétriques pour des puissances de plusieurs dizaines de watts. Au delà, pour des fréquences et des puissances plus importantes, les tubes à vides restent indépassables [27].

1.4 Les technologies de transistors utilisées en amplification de puissance radiofréquence

Après avoir détaillé de manière générique le mode d'utilisation des composants actifs dédiés à l'amplification de puissance, focalisons nous sur ces derniers, et plus particulièrement les transistors. Parmi les deux grandes familles de transistors, nous ne détaillerons ici que les types de transistors les plus fréquemment rencontrés en amplification de puissance radiofréquence.

1.4.1 Les transistors bipolaires

1.4.1.1 Les transistors bipolaires à homojonction

Il s'agit de la plus ancienne filière utilisée dans les dispositifs de puissance radiofréquence [28]. Le transistor bipolaire à homojonction consiste à réunir deux jonctions PN disposées tête-bêche de largeur de bande interdite identique (voir figure 1.14). A noter qu'il existe des transistors bipolaires de type NPN, dont le transport de charge est majoritairement assuré par les électrons, ainsi que des transistors bipolaires de type PNP, où les porteurs majoritaires sont les trous. Aussi, nous ne décrirons que le fonctionnement du bipolaire NPN, celui-ci étant le principal type utilisé en radiofréquence. En effet, les transistors bipolaires NPN offrent de

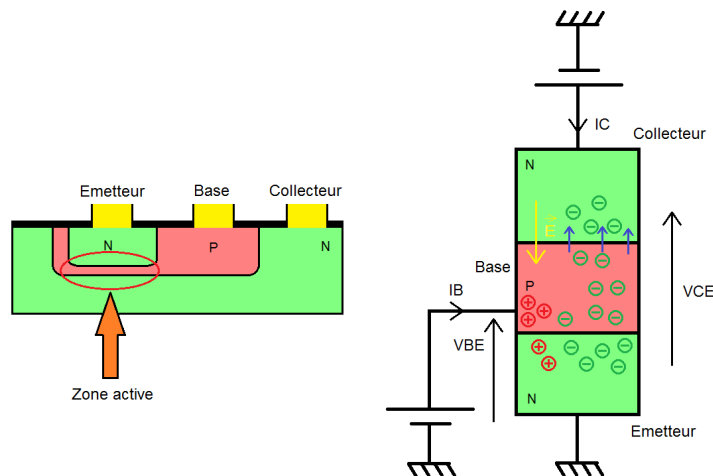


FIGURE 1.14 – Structure et fonctionnement du transistor bipolaire de type NPN.

bien meilleures performances en fréquence que leurs homologues PNP, les électrons étant plus mobiles que les trous. La structure d'un transistor bipolaire NPN est composée d'un *émetteur* fortement dopé N, d'une *base*, fine et dopée P, ainsi que d'un *collecteur* dopé N.

Le principe de fonctionnement est le suivant : la jonction base-émetteur est polarisée en direct, les électrons circulent donc de l'émetteur vers la base. Afin que ceux-ci ne se recombinent pas avec les trous injectés dans la base, cette dernière doit être fine et la jonction base-collecteur doit être polarisée en inverse. Le fort champ électrique entre la base et le collecteur favorise l'extraction des électrons venant de l'émetteur vers le collecteur. Ainsi, la majeure partie des électrons provenant de l'émetteur est transférée au collecteur. On peut donc écrire d'après la loi des nœuds :

$$I_C = \alpha \cdot I_E \quad (1.19)$$

avec $\alpha \leq 1$, ou encore :

$$I_C = \beta \cdot I_B = \frac{\alpha}{1 - \alpha} \cdot I_B \quad (1.20)$$

Ce facteur β est appelé gain en courant du transistor. Plus il est important, moins il y a de recombinaisons dans la base et plus le transistor est *idéal*. Le transistor bipolaire est donc un dispositif semi-conducteur capable de contrôler un courant fort à partir d'un courant faible. Le fonctionnement du transistor bipolaire peut être également schématisé à partir du diagramme des bandes d'énergie à l'équilibre et sous fonctionnement normal (voir figure 1.15).

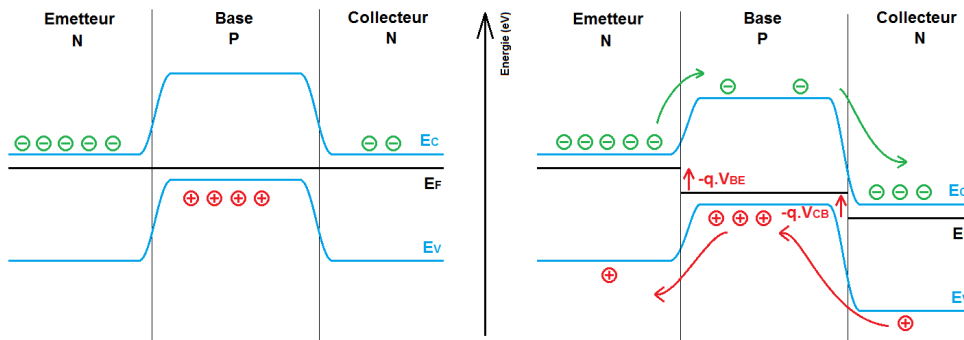


FIGURE 1.15 – Diagramme des bandes du transistor bipolaire NPN à homojonction selon une coupe longitudinale : à l'équilibre thermodynamique (gauche) et en régime actif (droite).

Les performances hyperfréquences des transistors bipolaires à homojonction sont limités par deux effets : le nombre de recombinaisons dans la base, qui doit être le plus faible possible pour que le dispositif ait un fort gain en courant, ainsi que le temps de transit des électrons, garant des performances en fréquences. Afin de réduire ces recombinaisons et d'augmenter le gain en courant, il est nécessaire de

doper fortement l'émetteur [29]. Cependant, cela a pour effet d'augmenter les capacités intrinsèques parasites. De plus, pour les applications de puissance il n'est pas possible de réduire indéfiniment l'épaisseur de base, pour ne pas abaisser la tension de claquage (phénomène de perçage de la base).

1.4.1.2 Les transistors bipolaires à hétérojonction

Afin de palier aux limitations évoquées ci-dessus, on juxtapose des matériaux de largeur de bande interdite différentes : on crée une hétérojonction. La discontinuité des bandes à l'hétérojonction permet d'améliorer grandement l'efficacité d'injection tout en diminuant le dopage de l'émetteur (diminution de C_{be}) et en augmentant celui de la base (diminution de la résistance de base). La figure 1.16 représente le diagramme des bandes d'énergie d'un transistor bipolaire NPN à hétérojonction dont la jonction base-émetteur est composée de deux semi-conducteurs de largeur de bande interdite différente.

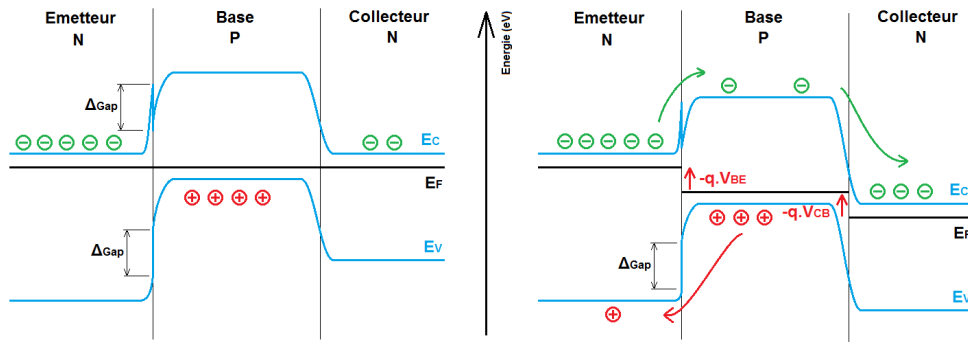


FIGURE 1.16 – Diagramme des bandes du transistor bipolaire NPN à hétérojonction selon une coupe longitudinale : à l'équilibre thermodynamique (gauche) et en régime actif (droite).

1.4.1.3 Les performances

Les transistors bipolaires à homojonction sont principalement issus de la filière Silicium tandis que leurs homologues à hétérojonction utilisent les composés Si-SiGe ainsi que les matériaux III-V (AsGa, InP, etc...). Les transistors bipolaires à homojonction ont été et continuent d'être abondamment utilisés pour les applications RF pulsées allant des bandes HF à UHF en classe C base commune [30]. Les puissances atteignables peuvent atteindre le *kilowatt* tout en proposant des gains en puissance d'environ $10dB$ et des rendements électriques avoisinant les 50%. Au delà du GHz , les puissances sont déjà plus modestes (quelques centaines de watts en bande L, quelques watts voir dizaines de watts en bande S) ainsi que les gains en puissance (7 à $8dB$).

Les filières III-V notamment AsGa, et SiGe sont également utilisées, en technologie hybride et MMIC, pour adresser des bandes et/ou puissance supérieures avec succès [31] [32]. Concernant les applications RADAR, il s'agit de la réponse technologique la plus ancienne mais aussi la plus éprouvée. Néanmoins, elle pâtit de limitations importantes : gains en puissance modestes ($\leq 10dB$), faibles tensions de claquage, mauvaise tenue au rapport d'onde stationnaire (ROS). Les matériaux à grande largeur de bande interdite (III-V de type GaN) semblent également présenter de bonnes potentialités mais restent encore à l'étude [33] [34] pour ces applications.

En résumé, les points forts des transistors bipolaires sont principalement une bonne immunité aux effets de pièges, car les jonctions sont isolées de la surface et des interfaces avec le substrat, et un faible bruit de phase (appréciable dans les oscillateurs). En revanche, la structure verticale de ces composants limite la dissipation thermique, l'usage de matériaux à forte conductivité thermique est alors justifié. D'autres structures de transistors semblent cependant plus adaptées à l'amplification de puissance radiofréquence. C'est le cas des transistors à effet de champ.

1.4.2 Les transistors à effet de champ

Contrairement aux transistors bipolaires, les transistors à effet de champ sont des composants unipolaires, c'est à dire qu'ils ne mettent en jeu qu'un type de porteurs de charges. Là encore, ces porteurs peuvent être soit des électrons, soit des trous, rendant possible la fabrication de transistors complémentaires. Les transistors de type P ne sont cependant pas utilisés aux radiofréquences pour les mêmes raisons que celles évoquées au paragraphe précédent. Ainsi, ne seront décrits que les composants de type N. A noter également que la grande variété possible d'implantation de l'électrode de contrôle, la grille, ainsi que de la structure (tantôt verticale, tantôt horizontale) se retrouve à travers une large déclinaison de transistors à effet de champ.

Le transistor J-FET

Le principe de fonctionnement, voisin de celui des tubes à grilles, est le suivant : un barreau de semi-conducteur possédant une électrode à chacune de ses extrémités, le *drain* et la *source*, est polarisé sous une tension V_{DS} . Sous l'action du champ électrique créé, les électrons transitent de la source vers le drain, dans le *canal*. Une *grille* est disposée à proximité de ce canal, sur laquelle est appliquée une tension par rapport à la source. Le champ électrostatique transverse de grille influe alors sur la concentration de porteur présent dans le canal, donc sur le courant [22] [35]. La figure 1.17 illustre ce principe. Cette figure schématise le fonctionnement d'un transistor à effet de champ de type *J-FET* (*Junction Field Effect Transistor*) de la famille des *SIT* (*Static Induction Transistor*), adaptés pour les applications hautes fréquences [36]. En effet, on remarque que l'empilement grille canal est formé par une jonction PN. Le fonctionnement nominal de ce type de transistor est obtenu pour

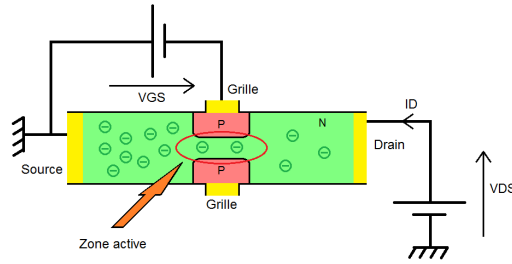


FIGURE 1.17 – Principe de fonctionnement du transistor J-FET.

un V_{DS} positif et un V_{GS} négatif. Comme le contact grille canal est une jonction PN, il existera un courant de grille pour les valeurs positives de V_{GS} .

Le transistor MESFET

Le descendant direct du *J-FET* est le *MESFET* (*MEtal Semiconductor Field Effect Transistor*), dont le contact de grille est de type Schottky (métal + semi-conducteur). Cette évolution permet, par le biais des propriétés intéressantes de la barrière Schottky (absence de stockage de porteur minoritaires), d'augmenter la rapidité des dispositifs [37]. Ce sont ces mêmes propriétés qui sont utilisées en électronique de puissance pour les dispositifs à commutation ultra-rapide. La structure classique est donnée en figure 1.18. Cette amélioration conjuguée à l'utilisation d'un substrat à forte mobilité électronique (AsGa par exemple), permet d'atteindre allègrement des fréquences de fonctionnement de plusieurs dizaines de GHz. On remarquera la position particulière de la grille : celle-ci est *enterrée*. Cela permet d'améliorer sensiblement la commande du courant de canal (*i.e.* augmenter la transconductance).

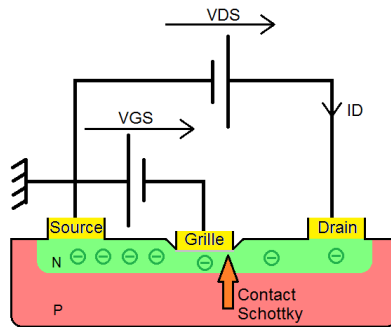


FIGURE 1.18 – Principe de fonctionnement du transistor MESFET.

Le transistor MOSFET

Le transistor *MOSFET* (*Metal Oxide Semiconductor Field Effect Transistor*) est encore une variante de transistor à effet de champ. Ici, l'électrode de commande, la grille, est isolée électriquement de la structure par une couche d'oxyde (de Silicium souvent). Ne s'agissant pas d'un contact redresseur comme dans le cas de la jonction classique PN ou Schottky, le courant de grille est nul quelque soit V_{GS} . Pour un même genre de MOSFET (N par exemple), il existe deux variétés différentes :

- Les MOSFET à déplétion, semblables aux J-FET et MESFET par leur commande en tension négative.
- Les MOSFET à enrichissement, ayant une tension de commande positive.

La principale différence entre ces deux variantes réside dans le type de semi-conducteur présent sous la grille (N ou P). Dans le cas du MOSFET à déplétion, il s'agit de *pincer* un canal dopé N où les électrons circulent librement en l'absence de tension de commande sur la grille : pour cette raison, ils sont désignés *Normally ON*. Concernant le MOSFET à enrichissement, le canal de conduction apparait lorsqu'une zone d'inversion est créée sous la grille par l'application d'un potentiel positif sur cette dernière : les électrons minoritaires dans le substrat P s'accumulent sous la grille et créent le canal entre source et drain. Il sont ainsi qualifiés *Normally OFF*. Les premiers tendent à disparaître en raison de leur caractère *Normally ON* : l'absence de tension de commande les rend passant, ce qui peut être source de panne grave en cas de perte de contrôle de la grille. Ainsi, les MOSFET à enrichissement sont très utilisés dans les systèmes de conversion d'énergie ainsi qu'en électronique numérique (filrière CMOS). La figure 1.19 décrit la structure de ces deux types de transistors.

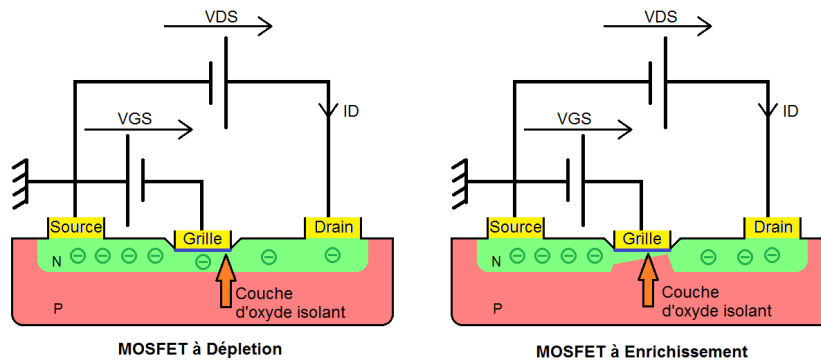


FIGURE 1.19 – Principe de fonctionnement des transistors MOSFET à déplétion (gauche) et enrichissement (droite).

Cette variante de transistors à effet de champ a également fait l'objet de raffinements dédiés à améliorer ses performances en radiofréquences en exploitant de manière optimale la filière Silicium. En effet, cette filière reste la moins couteuse

et est celle qui capitalise le plus de retour d'expérience. Il s'agit des *LD-MOSFET* (*Laterally Diffused Metal Oxide Semiconductor Field Effet Transistor*) [38] [39]. La structure de ce composant est représentée en figure 1.20. Par rapport à la structure du MOSFET classique, on notera les différences suivantes :

- Ajout d'un caisson P+ traversant la structure pour reporter la source au fond du boîtier.
- Élargissement de la zone grille drain avec zone de *drift* et ajout d'une plaque de champ en sortie de grille, côté drain.

Le caisson P+ évite l'emploi de fils supplémentaires pour connecter la source à la masse. En fait, les fils de *bonding* sont très préjudiciables pour le gain en puissance du composant. Ceux-ci sont assimilables à des inductances qui, placées entre source et masse, induisent une contre réaction en courant dans les montages "source communes". Le second point, concernant l'allongement de la zone grille-drain et l'ajout d'une plaque de champ rendent possible des fonctionnements sous V_{DS} importants. Cette plaque de champ peut être connectée aussi bien à la grille qu'à la source. L'optimisation de ces éléments résulte toujours d'un compromis puissance-fréquence. En effet, l'allongement excessif de la zone grille drain augmente le temps de transit des électrons dans la structure. Une plaque de champ surdimensionnée aura pour conséquence d'augmenter les capacités parasites, limitant la montée en fréquence.

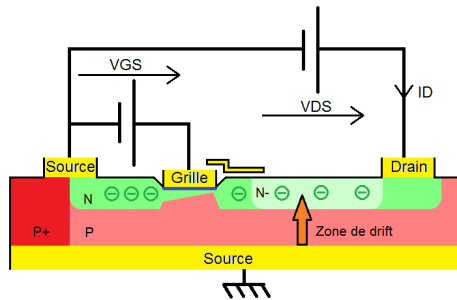


FIGURE 1.20 – Principe de fonctionnement du transistor LD-MOSFET.

Les performances

Comme nous l'avons mentionné plus haut, les transistors J-FET ont été utilisés en amplification de puissance radiofréquence sous leur forme SIT (structure verticale). Les performances atteintes sont de l'ordre de la centaine de watts à 1GHz sous un rendement d'environ 50% [40]. Cependant, le gain est très limité (moins de 4 dB) pour les bandes décimétriques. En revanche, cette technologie présente de bonnes performances pour des fréquences sub-bande L (110W de puissance de sortie sous 10dB de gain et 65% de rendement à 225MHz) [41].

Les bandes supérieures mettent à profit les bonnes propriétés de transport des transistors MESFET. Rappelons qu'il bénéficie, toutes choses étant égales par

ailleurs, d'un contrôle de canal plus performant que le J-FET grâce au contact de grille Schottky. Si la filière AsGa a surtout été utilisée en micro-électronique rapide, la filière Carbure de Silicium (SiC) est dédiée aux applications de puissance. Ainsi, des densités de puissance de plusieurs watts par millimètre de grille en bande L et S sont possibles [42].

Ces deux technologies ont été récemment supplantées par le retour sur le devant de la scène du Silicium. Comme nous l'avons dit plus haut, le faible coût et la bonne connaissance de cette filière ainsi que l'amélioration des techniques de gravure par lithographie ont permis la percée des transistors LD-MOSFETs. Ceux-ci occupent actuellement une position incontournable pour les applications de puissance atteignant le kilowatt depuis la bande HF jusqu'en bande S [43] [44]. Les derniers avancements en technologie 50V font état de rendement en puissance ajoutée de 70% en bande S (2.14GHz) associé à une densité de puissance avoisinant 2 W/mm pour une puissance de sortie de 150W. Les gains correspondant dépassent 15dB à 3GHz [45]. Les applications Telecoms profitent également de ces avancées car le LD-MOSFET possède aussi de bonnes performances en terme de linéarité lorsqu'il est utilisé conjointement avec des techniques de prédistorsion [46].

Pour conclure, les transistors à effet de champs représentent une alternative intéressante aux transistors bipolaires pour les applications de puissances en radiofréquences. Le domaine de prédilection de ces derniers reste plutôt l'électronique ultra-rapide avec l'utilisation des matériaux III-V à très haute mobilité électronique. Même si les transistors à effet de champ classiques ont été utilisés pour les très hautes fréquences (MESFET AsGa), leur domaine d'application principal reste l'amplification de puissance faible coût pour lequel les LD-MOSFETs proposent des prestations fort honorables. La robustesse de ces composants est également très bonne puisqu'ils sont capables de résister à de forts rapports d'onde stationnaire. En témoigne leurs tensions de claquage, de l'ordre d'une centaine de volts pour les dernières générations de LD-MOSFETs. Des concessions sont tout de même à faire puisque les fréquences ne vont pas au delà du décimétrique (bandes L et S) et les performances large bande sont limitées par des capacités parasites intrinsèques importantes. Enfin, il semblerait qu'ils soient sensibles aux phénomènes de pièges, notamment dans la couche d'oxyde séparant la grille du canal [47]. La solution MESFET SiC semblent, quant à elle, avoir été éludée probablement en raison de son coût par rapport au LD-MOSFET, de ses performances modestes en fréquence [48] et de ses problèmes de pièges [49]. Cette technologie a également été fortement concurrencée par une autre variété de transistor à effet de champ, le HEMT AlGaIn/GaN, objet central de ce travail, que nous avons choisi de mettre en avant par rapport aux FETs classiques en lui consacrant un paragraphe.

1.4.3 Le Transistor à Haute Mobilité Électronique (HEMT)

Le transistor à haute mobilité électronique *HEMT* (*High Electron Mobility Transistor*) encore appelé *TEGFET* (*Two-dimensional Electron Gas Field Effect Tran-*

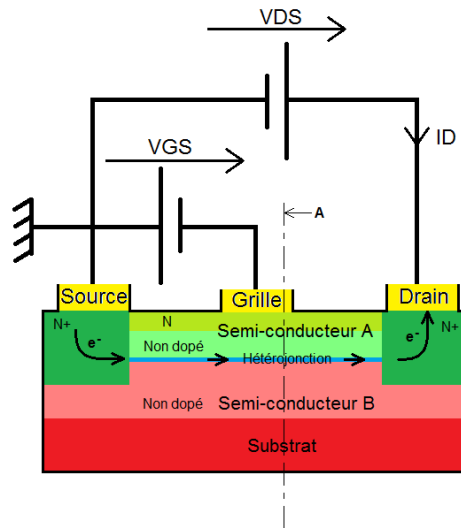


FIGURE 1.21 – Structure du transistor HEMT.

sistor) ou MODFET (*MOdulation Doped Field Effect Transistor*) a été conçu et réalisé conjointement par *Fujitsu* et *Thomson* au début des années 80 [50]. Il s'agit d'une variante du MESFET dans laquelle les propriétés d'une hétérojonction sont exploitées.

1.4.3.1 La structure

La structure du HEMT est présentée en figure 1.21. Dans ce type de transistor à effet de champ, les électrons ne circulent non plus dans un semi-conducteur dopé, mais dans un *gaz bi-dimensionnel* formé par la juxtaposition de deux semi-conducteurs de largeur de bande interdite différente. Le puits de potentiel ainsi créé à l'interface des deux semi-conducteurs confère aux électrons une bien meilleure mobilité que dans un matériau dopé puisque les électrons participant au courant sont spatialement séparés des atomes donneurs ionisés. Cela permet des performances en fréquence intéressantes. Le contrôle de la charge présente dans le canal s'effectue par modulation de la profondeur de ce puits de potentiel par le biais de la tension de grille. Le contact de grille est de type Schottky afin d'améliorer la rapidité de commande. La coupe A de la figure 1.21 permet d'illustrer davantage le mécanisme de commande du transistor HEMT (voir figure 1.22). Lorsque la tension de commande de grille devient très négative, le puits de potentiel disparaît empêchant ainsi le transport des charges. A l'inverse, la profondeur de ce dernier est maximale quand la tension de commande est au seuil de conduction de la jonction grille - semi-conducteur A. Dans ce cas, les électrons peuvent occuper tous les niveaux quantiques du puits, et leur concentration est alors maximale.

Terminons en évoquant les évolutions des architectures HEMT. Des améliorations ont rapidement été apportées pour conserver de bonnes performances de trans-

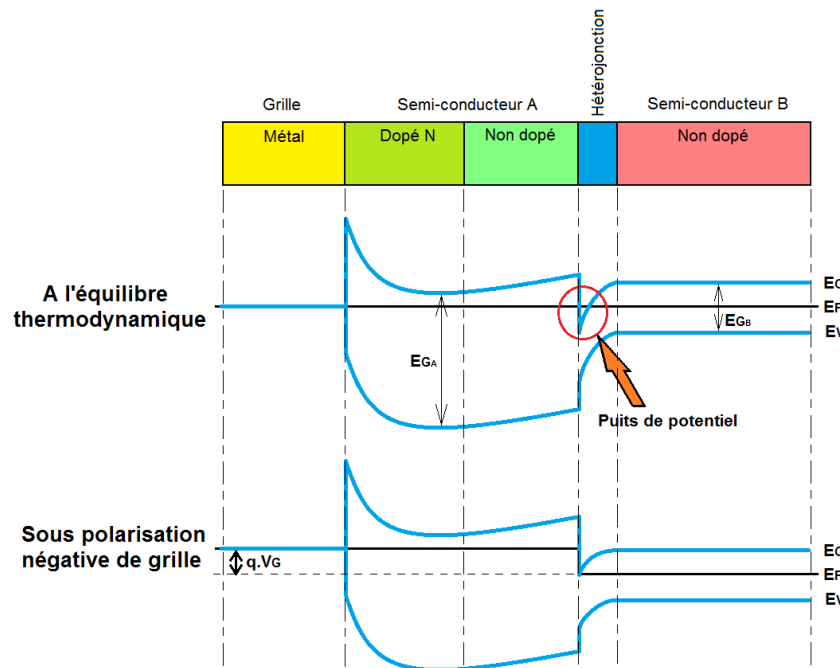


FIGURE 1.22 – Détail de la coupe A : diagramme des bandes d'énergie du transistor HEMT à l'équilibre thermodynamique (haut) et sous polarisation négative de grille (bas).

port de charge. Il s'agit des HEMT à n canaux : plusieurs hétérojonctions sont superposées afin d'augmenter la transconductance et de linéariser le composant (g_m rendu quasi fixe sur toute la plage de variation de la tension de grille) [51].

1.4.3.2 Les propriétés du Nitrure de Gallium

Il est possible de réaliser cette structure avec un nombre important de combinaisons d'éléments des colonnes III et V de la classification périodique. Nous rappelons, en figure 1.23, les espèces chimiques utilisées pour réaliser des hétérostructures.

Citons par exemple les hétérostructures suivantes :

- AlGaAs/GaAs
- InGaAs/GaAs
- AlN/GaN
- AlGaN/GaN
- InAlN/GaN

Parmi cette liste, les structures faisant appel à des composés nitrurés (III-N) possèdent des propriétés intéressantes pour des applications en milieu hostile, à savoir une bonne robustesse mécanique, une inertie chimique et une grande largeur de bande interdite, permettant un fonctionnement sous haute température. Une hétérostructure sort néanmoins du lot pour les applications de puissance, il s'agit

III	IV	V	
bore 5 B 10,811	carbone 6 C 12,0107	azote 7 N 14,00674	<div style="display: flex; flex-direction: column; align-items: center;"> <div style="width: 20px; height: 20px; background-color: #90EE90; margin-bottom: 5px;"></div> Non métaux <div style="width: 20px; height: 20px; background-color: #D2B48C; margin-bottom: 5px;"></div> Métalloïdes <div style="width: 20px; height: 20px; background-color: #A9A9A9; margin-bottom: 5px;"></div> Métaux pauvres </div>
aluminium 13 Al 26,9815386	silicium 14 Si 28,0855	phosphore 15 P 30,973762	
gallium 31 Ga 69,723	germanium 32 Ge 72,61	arsenic 33 As 74,92160	
indium 49 In 114,818	étain 50 Sn 118,710	antimoine 51 Sb 121,760	

FIGURE 1.23 – Colonnes III et V du tableau périodique des éléments : principales espèces chimiques dédiées à la réalisation de transistors HEMT.

de l'assemblage AlGaN/GaN. Ses caractéristiques intrinsèques sont comparées avec les semi-conducteurs utilisés pour la fabrication de transistors, dans le tableau 1.2 [52].

Matériau	Si	GaAs	6H-SiC	GaN	C (Diamant)
Gap (eV)	1.12	1.42	3.0	3.2	5.47
E_{BR} (kV · cm ⁻¹)	300	400	4000	5000	20000
V_{SAT} (cm · s ⁻¹)	$2.3 \cdot 10^7$	$4.4 \cdot 10^7$	$1.5 \cdot 10^7$	$2.6 \cdot 10^7$	$2.0 \cdot 10^7$
μ (cm ² · V ⁻¹ · s ⁻¹)	1400	8500	400	1000	4500
λ (W · K ⁻¹ · cm ⁻¹)	1.3	0.55	4.9	1.3	24

TABLE 1.2 – Comparaison des propriétés intrinsèques des matériaux usuellement utilisés pour les applications de puissance radiofréquences.

Le cas du diamant est donné à titre de référence, car il n'existe pas encore de filière commerciale. Cependant, il représente l'idéal à atteindre en terme de robustesse (Gap), de densité de puissance (E_{BR} et μ) et de performance thermique (λ). Par rapport au Si, concurrent direct, le GaN se positionne très bien en terme de robustesse avec une largeur de bande interdite presque trois fois supérieure. Une grande largeur de bande interdite permet de maintenir une faible densité de porteurs intrinsèques dans le semi-conducteur lorsque la température augmente. Ceci à pour conséquence de réduire les courants de fuite. Par exemple, à 200°C, cette densité intrinsèque de porteurs est de 10cm^{-3} pour le GaN alors qu'elle atteint environ 10^{14}cm^{-3} pour le Si [53]. Le fort champ de claquage du GaN ainsi que sa mobilité

électronique comparable à celle du Si permet une utilisation sous forte tension de polarisation et augmente la densité de puissance du composant. Par conséquent, si la tension de drain peut être augmentée, l'impédance de charge optimale le sera également. De plus, un composant de taille réduite présentera de plus faibles capacités parasites rendant la tâche du concepteur moins ardue quand à la fabrication des réseaux de transformation d'impédance sur des bandes importantes. Le seul inconvénient tient à sa modeste conductivité thermique, voisine du Si. En effet, toutes choses étant égales par ailleurs, la puissance dissipée par un composant GaN sera plus importante que pour un composant Si. Compte tenu de la difficulté de fabrication de substrat en GaN massif, il faudra veiller à choisir un substrat présentant une bonne conductivité thermique (SiC ou C par exemple).

1.4.3.3 Particularités de l'hétérojonction AlGaN/GaN

Les composés III-V présentent tous un comportement fortement polaire du fait de leur non centro-symétrie. Dans le cas des composés nitrurés, le phénomène est amplifié car l'azote est l'élément le plus électronégatif de la cinquième colonne : les électrons gravitent en majorité autour de lui. Il apparaît donc un vecteur polarisation dans la maille élémentaire. En raison de la contribution importante de ces phénomènes dans les performances des transistors mettant en jeu des matériaux III-N (influence sur la concentration de porteurs dans l'hétérojonction), leur prise en compte est nécessaire pour la compréhension et la conception des dispositifs. Cette polarisation spontanée peut être également modifiée selon la contrainte mécanique subie par le cristal, si par exemple, les deux matériaux mis en présence possèdent un paramètre de maille légèrement différent. En effet, la contrainte mécanique apparaissant lors de la croissance de la couche d'AlGaN sur le GaN induit une variation du vecteur polarisation. Selon les constantes piézoélectriques du matériau et le type de contrainte (compressive ou dépressive), la composante piézoélectrique s'ajoute ou se retranche au vecteur de polarisation spontanée (voir figure 1.24). Dans le cas de l'hétérostructure AlGaN/GaN, il s'agit d'une contrainte dépressive. Des charges positives apparaissent à l'interface. A l'inverse, la contrainte est compressive pour l'hétérostructure InGaN/GaN résultant en une accumulation de charge négative à l'interface. On le comprend, le choix de l'hétérostructure va grandement influencer sur la concentration de porteurs dans le canal par ce simple aspect de polarisation intrinsèque. La recherche de la structure idéale relative aux effets de polarisation est ainsi devenue une branche de l'ingénierie des composants III-N [54].

Un phénomène supplémentaire partiellement lié à celui des effets de polarisation est la création de sites de piégeage de charges dans la partie active du semi-conducteur. Il est important de préciser qu'à l'origine, ces phénomènes étaient également présents dans l'AsGa. Cependant, la maturité des procédés technologiques de fabrication aidant, ces effets ont fortement été diminués. Dans la structure AlGaN/GaN, ils sont la conséquence d'une densité de dislocations élevée due aux contraintes mécaniques (désaccord de maille), de la présence d'impuretés ou de liaisons pendantes aux surfaces libres du semi-conducteur. Les niveaux énergétiques

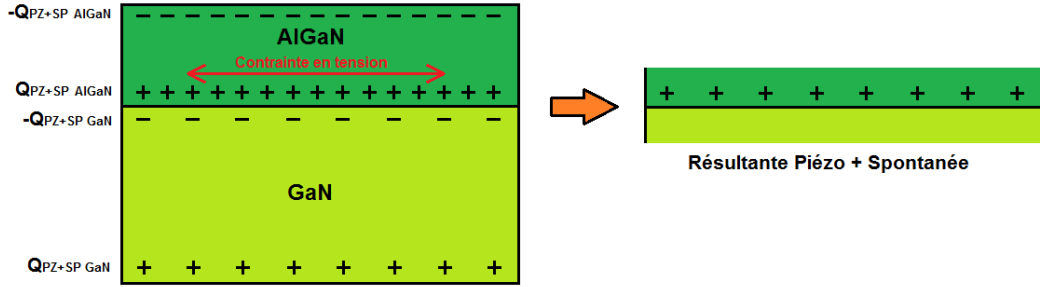


FIGURE 1.24 – Influence de la polarisation piézoélectrique et spontanée après croissance d’une couche d’AlGaN sur GaN.

occupés par ces charges piégées sont situés dans la bande interdite, on parlera de *profondeur* de piège selon son écart avec la bande de conduction. Ces charges sont alors retenues pour une durée plus ou moins longue, dépendant principalement de l’énergie d’activation du piège et de la température du semi-conducteur (loi d’Arrhénius). A noter qu’il existe des pièges de type accepteurs capturant de(s) charge(s) et de type donneurs libérant de(s) charge(s). La constante de temps d’activation du piège est donnée par :

$$\frac{1}{\tau} = \Gamma \sigma T^2 \cdot e^{-\frac{E_A}{kT}} \quad (1.21)$$

avec Γ une constante, σ la section de capture du piège en cm^2 , E_A son énergie d’activation en eV et T la température en K . Selon la profondeur du piège et son type, cette constante de temps peut couvrir plusieurs ordres de grandeurs. A titre d’exemple et pour les composants utilisés dans le cadre de cette étude, les constantes de temps s’étalent de la microseconde à plusieurs dizaines de secondes. Nous aurons l’occasion de revenir par la suite sur leurs effets sur le fonctionnement des transistors.

1.4.3.4 Les substrats utilisés

Le substrat n’est pas un simple bâti sur lequel sont déposées les couches actives. Celui-ci doit présenter certains critères, afin de ne pas altérer les performances du transistor. Il doit, entre autres :

- Présenter un faible désaccord de maille avec les couches actives, pour assurer l’adhérence et minimiser les contraintes mécaniques responsables des effets mentionnés ci-dessus.
- Avoir une bonne conductivité thermique et un coefficient de dilatation thermique en rapport avec celui des couches actives.
- Permettre une isolation électrique maximale.
- Être exempt de défauts (impuretés, dislocation).
- Et évidemment, être bon marché.

Bien que le GaN soit la réponse la plus évidente au choix du substrat, la réalisation de substrats massifs GaN demande des conditions atmosphériques et de températures extrêmes : près de 2000K sous une pression d'azote de 20kbars [53]. Des études [55] sont cependant toujours en cours pour proposer des substrats de taille intéressante ($>2''$). Pour ces raisons, trois substrats sont majoritairement utilisés pour les composants commerciaux.

GaN sur Saphir

Le saphir (Al_2O_3) est la réponse la plus ancienne à cette problématique. Il a été très tôt utilisé comme substrat pour les diodes électroluminescentes émettant dans le bleu, à base de GaN [56]. Il a tout naturellement été envisagé pour la fabrication de transistors de puissance. En dépit de son désaccord de maille relativement important avec le GaN (13%) et de sa faible conductivité thermique (50W/K/m), il présente l'avantage d'être disponible à coût modéré et en taille importante (*wafers* de 4 pouces). Les performances obtenues avec ce type de substrat sont loin d'être ridicules : une densité de puissance record de 12W associée à un rendement électrique de 58% à 4GHz a été obtenue [57].

GaN sur Carbure de Silicium

Comme nous l'avons vu plus haut, le SiC mono-cristallin présente une excellente conductivité thermique (490W/K/m). De plus, son désaccord de maille avec le GaN n'est que de 3.4% et il présente une excellente résistivité ($\geq 10^{11}\Omega\text{cm}$). Pour ces raisons, le SiC est considéré comme l'un des matériaux les plus attractifs pour les applications de puissance et plus particulièrement pour les HEMT GaN où les densités de puissance sont très élevées. Il reste cependant difficile à fabriquer en quantité et en taille de *wafer* importante à cause de son extrême dureté (utilisé également comme abrasif) et de ses défauts intrinsèques (*micropipes*). Ceci en fait le substrat le plus coûteux pour les transistors HEMT GaN. Des études ont cependant été menées afin de substituer au très onéreux SiC mono-cristallin, du SiC poly-cristallin présentant la même conductivité thermique tout en réduisant de manière significative le coût de fabrication. Il s'agit des méthodes de substrats reportés de type *SiCopSiC* (*Silicon Carbide on polycrystalline Silicon Carbide*) [58]. Néanmoins, en raison de ses excellentes propriétés, les meilleures performances sont obtenues sur ce type de substrat : à titre de référence, une densité de puissance de 41.4W/mm a été atteinte à 4GHz sous un gain de 16dB et un rendement en puissance ajoutée de 60%, sur un composant de périphérie de grille de 0.25mm [59].

GaN sur Silicium

La filière Silicium étant très largement répandue, il était normal de chercher à l'utiliser en tant que substrat pour les HEMT GaN. S'il possède une conductivité thermique très voisine de celle du GaN (150W/K/m contre 130W/K/m pour le GaN), son désaccord de maille de 17% est le plus important de tous les substrats

considérés jusqu'alors. En cela, l'usage du Si comme substrat est surtout justifié pour des raisons de coût. Ainsi, les fabricants de transistors ont développé des techniques de croissance de couche permettant la déposition de GaN sur Si. Nous aurons l'occasion d'y revenir lorsque nous décrirons le composant dédié à cette étude. Les performances obtenues sont du même ordre que celles des composant GaN sur saphir [60] avec tout de même une meilleure propension à la montée en puissance [61].

1.4.3.5 Les performances

A l'heure actuelle, les HEMT GaN sont capables d'adresser de la bande L jusqu'en bande W soit une couverture d'environ 2 décades. Les puissances atteintes dépassent allègrement plusieurs centaines de watts [61]. Ces bonnes performances en puissance et fréquence sont la conséquence de l'augmentation de la densité de puissance mais dans le même temps, de la diminution des capacités parasites intrinsèques. Un résumé des performances à l'état de l'Art est donné en figure 1.25.

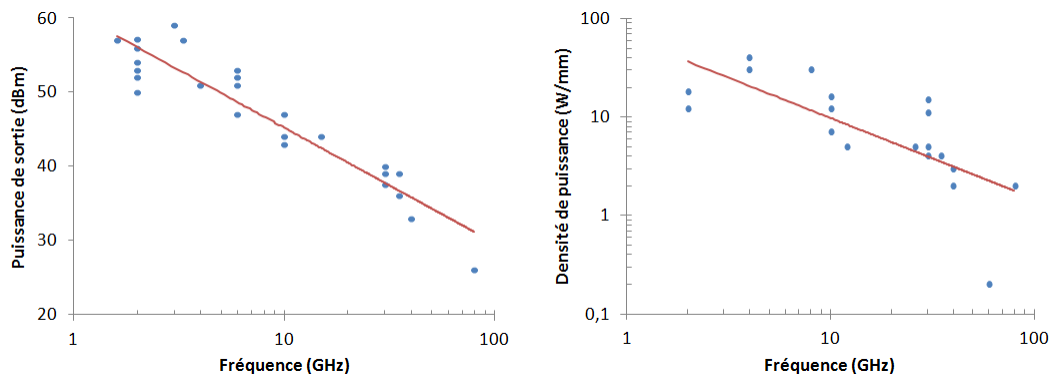


FIGURE 1.25 – Performances à l'état de l'Art [62] en terme de puissance de sortie et de densité de puissance, en fonction de la fréquence.

A noter également que les HEMT possèdent aussi d'excellentes propriétés de linéarité grâce à leur g_m quasi-constant. Ils sont donc très attractifs pour les applications Télécoms [63].

Pour résumer, le HEMT GaN représente à terme une sérieuse alternative face au LD-MOSFET. En effet, même si ce dernier l'emporte encore actuellement en raison de son faible coût et de sa grande maturité, les efforts investis sur le GaN, passant par la compréhension des phénomènes de pièges, l'amélioration de la qualité des substrats et des techniques report, permettent de valoriser cette filière en en diminuant les coûts. Les atouts intrinsèques de la structure HEMT (mobilité des porteurs) associés à un matériau à grande largeur de bande interdite et bon conducteur thermique rendent alors crédibles des puissances de plusieurs watts en bandes millimétriques.

1.5 Notion de fiabilité d'un système

1.5.1 Définitions

La fiabilité d'un système, selon l'Union Technique de l'Electricité, peut être énoncée comme suit :

« *La fiabilité est l'aptitude d'un dispositif à accomplir une fonction requise dans des conditions d'utilisation et pour une période de temps déterminée, sans défaillances.* »

Autrement dit, un système est considéré fiable si et seulement si pour une durée et dans des conditions spécifiés, ses performances n'ont pas été modifiées [64]. On parle de défaillance lorsqu'une fonction du système n'est plus remplie. Pour un transistor de puissance RF, la défaillance peut être une casse ou encore une altération de ses caractéristiques physiques entraînant une variation des performances électriques de l'amplificateur dans lequel il est utilisé. Cette dégradation peut provenir de multiples facteurs agissant sur le composant au cours de sa vie, comme par exemple :

- **Une faiblesse dans la conception** : distance grille-drain trop faible, canal trop court, dopages inadéquats pour les transistors ; tés de polarisation imparfaits, mauvais découplages, réseaux d'adaptation non optimaux pour les amplificateurs.
- **Un procédé de fabrication non mature** : substrat de mauvaise qualité (dislocations, *micropipes*, impuretés), contacts ohmiques/Schottky perfectibles pour les transistors ; précision approximative de gravure des pistes, soudures sèches, plan de masse imparfait pour les amplificateurs.
- **Des conditions de fonctionnement inadaptées** : fonctionnement très non linéaire, haute température, taux d'onde stationnaire élevé.

Conscient que les caractéristiques d'un amplificateur peuvent varier légèrement dans le temps, le concepteur doit fixer des limites au-delà desquelles l'amplificateur risque de devenir défaillant. Cela passe par le respect des *Maximum Ratings* spécifiés par le fabricant, qui ne doivent en aucun cas être dépassés, même dans les plus défavorables conditions d'utilisation. Considérons le cas d'un transistor RF de puissance. Les conditions d'utilisation limites sont souvent celles fixées par le fabricant à savoir :

- La tension de drain
- Le courant de drain
- La tension de grille
- La puissance dissipée
- La température
- L'humidité
- ...

Ces limites résultent, d'une part, des caractéristiques intrinsèques du composant (lar-

geur de bande interdite, conductivité thermique de substrat, etc...) mais peuvent également être issues de tests réalisés par le fabricant. Dans ce cas, les limites sont ajustées de manière à ce que le bon fonctionnement du composant soit garanti, par exemple, pour une durée d'un million d'heures. Cela fait appel à la notion de MTTF, de l'anglais *Mean Time To Failure*, désignant la durée moyenne d'utilisation avant panne. Pour le système non réparable que constitue un transistor, le critère de fiabilité recherché par l'industriel se limite au MTTF. Le critère de défaillance définissant ce MTTF est généralement fixé par le fabricant lui même. Il est souvent défini par une chute de $x\%$ du courant de drain ou de la puissance de sortie

Pour un produit plus complexe (système réparable), on peut définir un cycle de vie faisant intervenir d'autres critères de fiabilité :

- le MTBF (*Mean Time Between Failure*), temps moyen avant deux pannes consécutives.
- Le MDT (*Mean Down Time*), temps moyen d'immobilisation consécutif à une panne.
- Le MUT (*Mean Up Time*), temps moyen entre remise en service et panne.

Pour ces systèmes, la réparabilité sera également un critère de qualité, au même titre que leurs performances électriques. La figure 1.26, illustre ce type de cycle de vie.

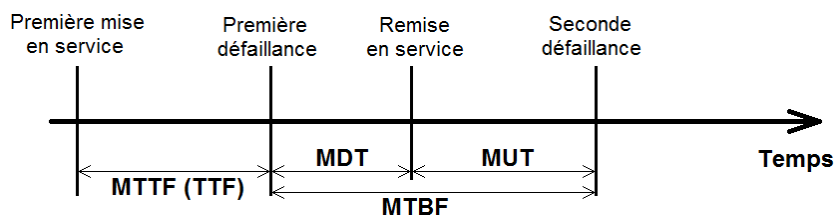


FIGURE 1.26 – Cycle de vie d'un système réparable. La description fiabiliste d'un transistor est limitée au MTTF.

A noter que la notion de fiabilité est à différencier de la notion de robustesse. En effet, cette dernière pourrait être définie comme la capacité d'un système à accomplir sa tâche en dehors des conditions d'utilisation spécifiées. On concède que la différence entre fiabilité et robustesse est parfois floue. En fait, l'aspect temporel permet de les discriminer : un composant ou système est considéré comme robuste s'il supporte d'importantes contraintes sans présenter de défaillance, indépendamment du temps. En d'autres termes, la notion de vieillissement est absente lorsque l'on parle de robustesse.

1.5.2 La courbe *en baignoire*

La fiabilité d'un système s'évalue de manière quantitative à travers son taux de défaillance. Ce dernier évolue avec le temps et est couramment noté $\lambda(t)$. Sa

représentation donne la bien-connue « courbe en baignoire » donnée en figure 1.27.

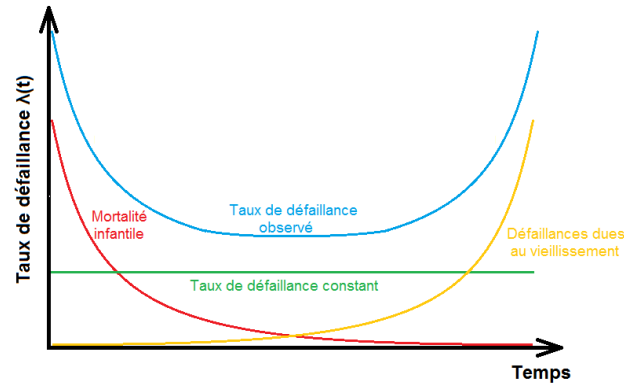


FIGURE 1.27 – Représentation du taux de défaillance λ en fonction du temps : la courbe en baignoire (bleue), résultante de la courbe de mortalité infantile (rouge), du taux de défaillance constant (vert) et du vieillissement (jaune).

Arrêtons nous quelques instants sur les différentes régions de la courbe en baignoire. Celle-ci fait apparaître trois zones. La première zone de la courbe est caractérisée par un taux de défaillance décroissant, il s'agit de la « mortalité infantile ». Ce taux de défaillance, à priori élevé, peut être imputable à une mauvaise conception ou à des défauts apparents sur le système. Pour faire baisser ce taux de défaillance, il peut être nécessaire d'améliorer la qualité du procédé de fabrication, de revoir la conception du système ou de mettre en place une batterie de tests dits de *burn-in* ou *screening* susceptibles d'évincer les pièces défectueuses. Cette première zone est suivie par ce que l'on qualifie de *vie utile* du système, caractérisée par un taux de panne constant. Ces pannes, apparaissant de manière erratique, sont difficilement corrélées avec la physique et nécessitent la mise en œuvre de moyens de suivi de défaillance lourds et coûteux. Enfin, la dernière zone présente un taux de défaillance croissant. Il s'agit là de défaillances dues au vieillissement du système imputables, par exemple à des évolutions physicochimiques, électriques ou à de l'usure mécanique. L'amélioration et/ou la modification du procédé de fabrication peut conduire à repousser cette limite. La dimension temporelle est très importante dans cette troisième zone. En effet, le choix de conditions de fonctionnement et environnementales pertinentes vont permettre d'évaluer l'impact de tel ou tel paramètre sur la fiabilité à long terme du système et d'identifier les causes et les mécanismes des dégradations. L'étude de la fiabilité des composants électroniques porte principalement sur cette troisième zone [65]. Nous aurons l'occasion de préciser plus loin les techniques employées pour appréhender, sous brève échéance, les phénomènes de vieillissement occurrence à très long terme.

1.5.3 Les lois de vieillissement usuelles

La mise en évidence d'une dépendance entre le taux de défaillance et les conditions de fonctionnement telles que la température, la tension ou le courant permet l'intégration de ces paramètres dans un modèle de fiabilité. C'est d'ailleurs dans cette optique que sont pratiqués les tests de fiabilité. Ces modèles sont bien souvent décrits par des équations issues de la statistique [66]. Il s'agira dans un premier temps d'identifier la loi statistique suivie par le taux de défaillance défini expérimentalement (dans la zone du cycle de vie correspondante). Les paramètres décrivant ces lois seront ensuite ajustés pour modéliser au mieux ces données expérimentales.

Parmi les lois les plus couramment rencontrées en fiabilité, on peut citer la loi exponentielle (figure 1.28) :

$$f(x) = a \cdot \exp(-ax) \tag{1.22}$$

définie pour $a > 0$ et $x \geq 0$. La loi exponentielle est adaptée pour modéliser les défaillances sans phénomène de mémoire (taux de défaillance constant) [67].

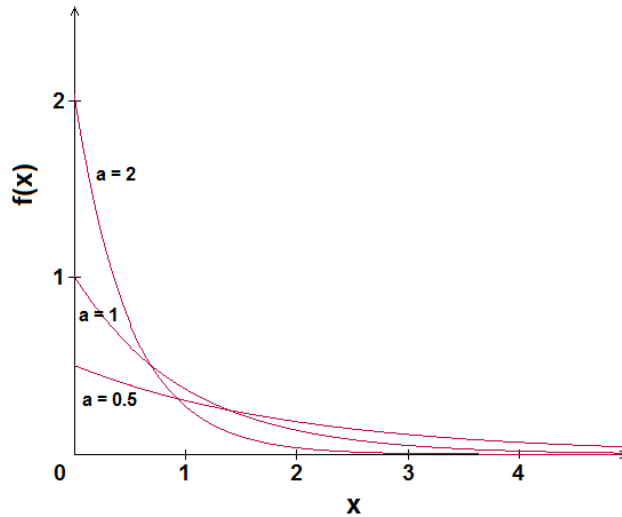


FIGURE 1.28 – Loi exponentielle pour différents paramètres a .

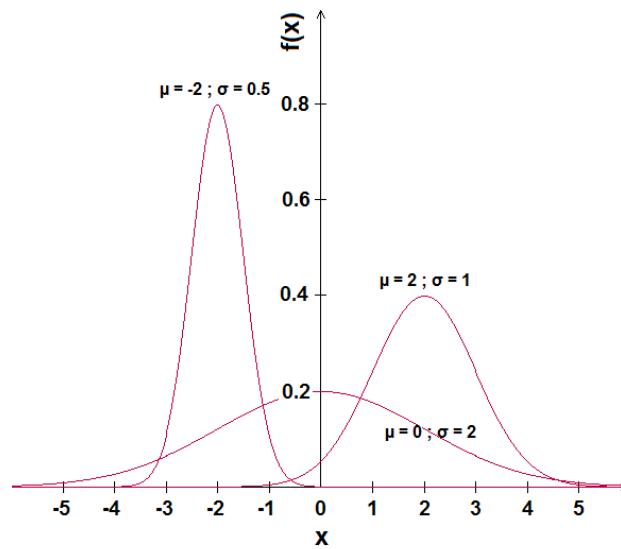
La loi de Gauss (figure 1.29) est également très utilisée pour modéliser la durée de vie d'un système présentant des défaillances relatives à l'usure. Son expression est :

$$f(x) = \frac{1}{\sigma\sqrt{2\pi}} \cdot e^{-\frac{(x-\mu)^2}{2\sigma^2}} \tag{1.23}$$

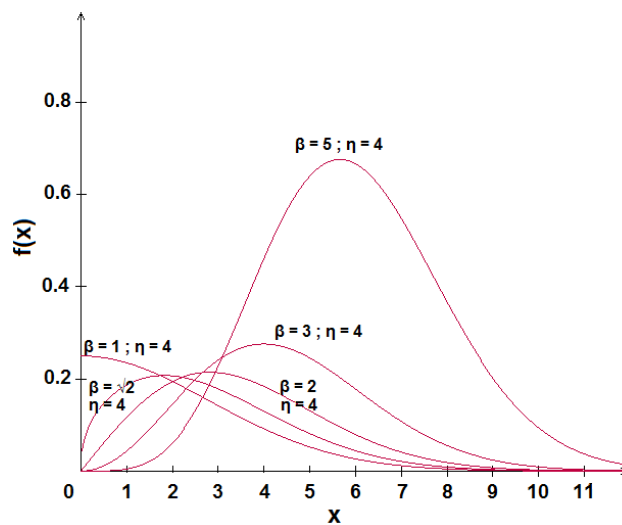
avec σ l'écart type et μ l'espérance.

On rencontre aussi la loi de Weibull (figure 1.30) qui présente l'avantage de bien correspondre à davantage de profils de vie de systèmes que la loi exponentielle [68]. Elle est définie pour $x > 0$ par :

$$f(x) = \frac{\beta}{\eta^\beta} \cdot x^{\beta-1} e^{-\left(\frac{x}{\eta}\right)^\beta} \tag{1.24}$$

FIGURE 1.29 – Loi normale (Gaussienne) pour différents paramètres σ et μ .

avec $\beta > 0$ le paramètre de forme et $\eta > 0$ le paramètre d'échelle.

FIGURE 1.30 – Loi de Weibull pour différents paramètres β et η .

L'intégration des conditions de fonctionnement, au sein de ces modèles, doit rendre compte aussi fidèlement que possible de leur impact sur la durée de vie du système. C'est l'objet des référentiels de fiabilité tels que MIL-HDBK-217F ou FIDES [69] qui regroupent des formules faisant intervenir les conditions de fonctionnement mais aussi les facteurs extérieurs d'un système (de sa production à son utilisation) afin de prédire sa durée de vie. Cependant, concernant la fiabilité des

transistors de puissance RF, ces expressions mathématiques ne permettent pas de prédire efficacement la fiabilité en raison de la non prise en compte de certains paramètres liés notamment aux spécificités des transistors HEMT GaN. Ainsi, des études expérimentales sont indispensables afin de quantifier et qualifier les phénomènes physiques influant sur leur durée de vie et dans un second temps seulement, d'actualiser ces référentiels de fiabilité en y intégrant les subtilités propres à la filière GaN.

1.6 Dégradations dans les transistors RF de puissance

Afin de s'adapter aux nouvelles filières de transistors et d'améliorer les modèles mathématiques utilisés dans les référentiels de fiabilité, des tests spécifiques aux transistors de puissance RF doivent être mis en place. Au cours de ces tests, une batterie de paramètres susceptibles d'évoluer et traduisant les performances du composant [70], est suivie, aidant ensuite à la construction d'un modèle de fiabilité. On peut citer tout d'abord les paramètres statiques du transistor (voir figure 1.31) :

- (A) R_{DSon} (Ω) : Résistance drain-douce à l'état passant, définie par la pente des caractéristiques $I_D(V_{DS})$ en zone ohmique.
- (B) I_{DSS} (A) : Courant de saturation, défini à canal ouvert pour $V_{GS}=0V$.
- (C) V_{DSBr} (V) : Tension de claquage drain-source du transistor : tension supérieure à la tension nominale d'utilisation pour laquelle le courant drain-source augmente fortement.
- (D) V_P (V) : Tension de pincement du transistor : tension V_{GS} en deçà de laquelle aucun courant de drain ne circule, quel que soit V_{DS} .
- (E) g_m (S ou A/V) : Transconductance (pente) du transistor : définit la « sensibilité » en tension de la source de courant du transistor.
- (F) V_{Coude} (V) : Tension de coude du transistor : correspond à la limite entre zone linéaire et zone saturée pour $V_{GS}=0V$.

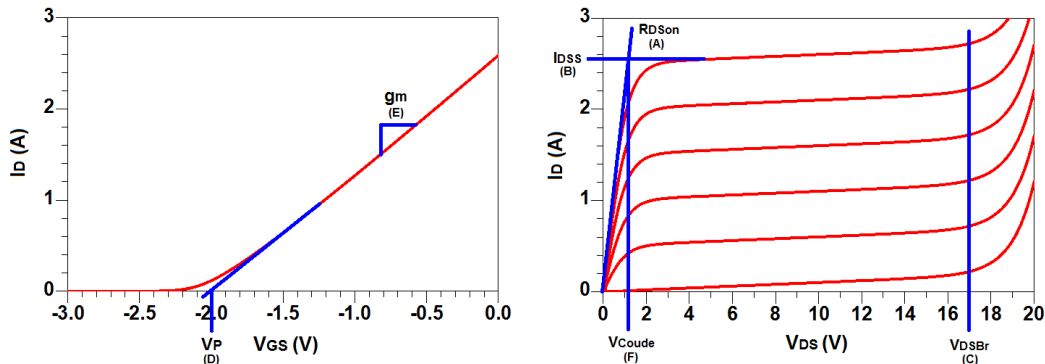


FIGURE 1.31 – Paramètres caractéristiques des performances du composant et suivis au cours des tests de fiabilité.

Cependant, même si les caractéristiques statiques donnent de précieuses informations sur la « santé » du transistor, elles peuvent être incomplètes pour décrire certaines dégradations impactant uniquement le régime dynamique du transistor. En effet, il existe des éléments parasites réactifs au sein du transistor que seule une analyse fréquentielle permettra de discriminer. Ce sont principalement les capacités parasites intrinsèques au transistor :

- C_{GS} (F) : capacité grille-source
- C_{DS} (F) : capacité drain-source
- C_{GD} (F) : capacité grille-drain, aussi appelée capacité *Miller*. Elle impacte fortement le comportement en fréquence.

A noter que les dégradations observées sur ces paramètres statiques et dynamiques peuvent être réversibles. Dans ce cas, elles sont généralement imputables, pour tout ou partie, aux phénomènes de pièges.

On distingue principalement trois origines possibles aux dégradations occurrentes dans les transistors de puissance radiofréquences, à savoir les évolutions relatives aux hautes températures, aux forts courants et aux champs électriques intenses.

1.6.1 Mécanismes d'origine thermique

Les transistors de puissance RF sont bien souvent soumis à des températures de fonctionnement élevées, comme nous le montrerons au cours du prochain chapitre. En raison du rendement électrique non unitaire de l'amplificateur, une quantité non négligeable de l'énergie fournie par l'alimentation est dissipée sous forme de chaleur au niveau de la zone active du composant (voir figure 1.32).

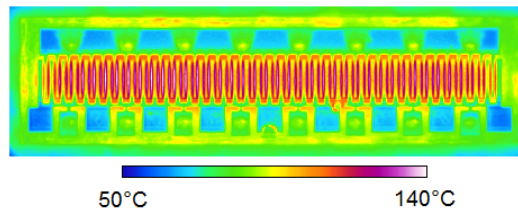


FIGURE 1.32 – Cartographie infrarouge de l'élévation de température induite par la puissance dissipée dans un transistor de puissance RF en fonctionnement (voir chapitre 2). Cliché réalisé à TRT, Palaiseau.

Les conséquences de ce stress en température peuvent être multiples :

- Changement de phase de certains constituants (brasures)
- Interdiffusion des couches déposées (contacts Schottky et ohmiques)
- Modification des propriétés mécaniques (boîtier)

avec bien souvent, à la clef, une modification des performances du composant [71].

Ces dégradations d'origine thermique sont généralement bien modélisées par la loi d'Arrhenius :

$$\tau = A \cdot e^{-\frac{E_a}{kT}} \quad (1.25)$$

où τ est la constante de temps caractéristique de la réaction, E_a l'énergie d'activation, k la constante de Boltzmann, T la température et A un facteur d'ajustement. Cette loi, bien connue des chimistes, modélise de façon satisfaisante la vitesse de réaction d'une grande partie des transformations physico-chimiques. Cette vitesse de réaction s'apparente ainsi au MTTF du système dans le cas où sa durée de vie dépend, en première instance, de sa température. En effet, sous couvert que l'énergie d'activation soit indépendante de la température, ce qui n'est pas rigoureusement le cas pour les températures extrêmes, on peut écrire :

$$MTTF = A' \cdot e^{-\frac{E_a}{kT}} \quad (1.26)$$

Dans les transistors de puissance RF, il s'agit du mode de dégradation le plus usuel. C'est aussi celui que les fabricants évaluent en premier puisque les tests relatifs à ces phénomènes sont relativement faciles à mettre en œuvre. Comme la constante de réaction diminue avec la température, il peut être judicieux d'augmenter ce paramètre afin d'obtenir, à court terme une estimation de la durée de vie du composant. En effet, si :

$$\tau_1 = A \cdot e^{-\frac{E_a}{kT_1}} \quad (1.27)$$

et

$$\tau_2 = A \cdot e^{-\frac{E_a}{kT_2}} \quad (1.28)$$

alors

$$A_F = \frac{\tau_2}{\tau_1} = e^{-\frac{E_a}{k} \cdot (\frac{1}{T_2} - \frac{1}{T_1})} \quad (1.29)$$

soit encore

$$MTTF(T_1) = A_F \cdot MTTF(T_2) \quad (1.30)$$

Il est ensuite possible de prédire la durée de vie d'un composant pour un profil de vie nominal (figure 1.33).

Des précautions doivent cependant être prises quand à l'interprétation des résultats, car il s'avère que certains phénomènes de dégradation ne sont activés que sous haute température. L'extrapolation du MTTF à température de fonctionnement nominale peut ainsi se trouver biaisée.

1.6.2 Mécanismes induits par les fortes densités de courant

Les transistors de puissance à fort développement de grille (*i.e.* constitués de nombreux transistors élémentaires en parallèle) sont amenés à drainer d'importants courants. Ces fortes densités de courant peuvent provoquer des effets dits d'électromigration [73]. Il s'agit d'un phénomène de mouvement d'atomes dans les structures conductrices, causé conjointement par la température et les fortes densité de courant électrique. Le grand nombre de porteurs de charges provoque, par transfert de

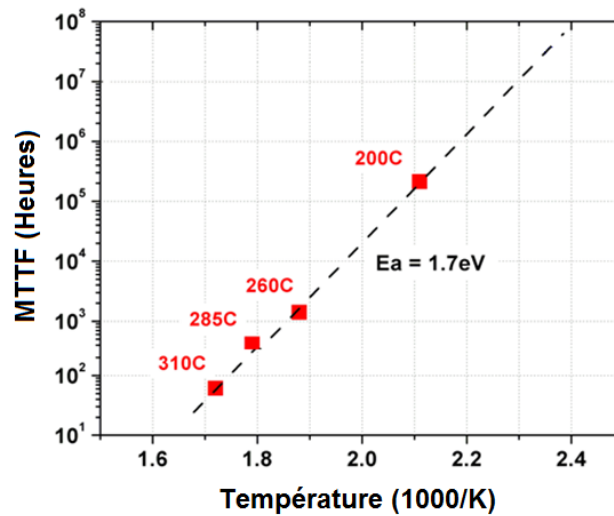


FIGURE 1.33 – Diagramme d'Arrhénius et énergie d'activation correspondante pour une dégradation d'origine thermique [72].

quantité de mouvement, le déplacement des atomes de la structure. Si ce mouvement d'atomes est uniforme dans tout le barreau conducteur, aucune zone déplétée d'atome n'apparaît. En revanche, il se peut que des lacunes apparaissent. La section du conducteur ainsi diminuée augmente localement la densité de courant, amplifiant dans le même temps le phénomène, pouvant conduire à l'ouverture du circuit (voir figure 1.34). A l'inverse, si plus d'atomes s'accumulent qu'ils ne s'en évacuent, des agrégats conducteurs peuvent se former et provoquer un court circuit avec les pistes adjacentes.

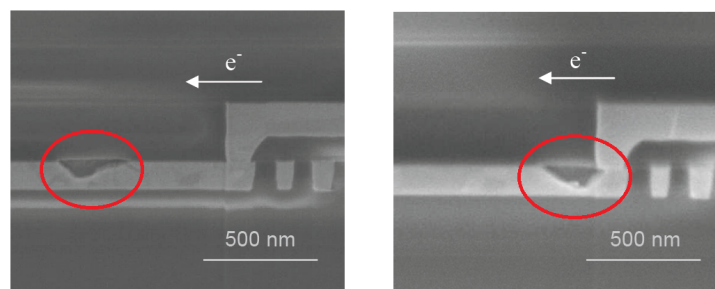


FIGURE 1.34 – Exemple de dégradation due au phénomène d'électromigration [74].

Le MTTF du composant sujet à une défaillance relative au phénomène d'électromigration peut être estimé par la loi de Black [75]. Cette relation empirique fait apparaître une contribution en température similaire à la loi d'Arrhenius, et une

contribution de la densité de courant dans le conducteur :

$$MTTF \propto \tau = AJ^{-n} \cdot e^{-\frac{E_a}{kT}} \quad (1.31)$$

où A et n sont des facteurs d'ajustement, J est la densité de courant, E_a est l'énergie d'activation, k est la constante de Boltzmann et T est la température du canal.

De la même manière que pour les dégradations d'origine thermique, on peut définir un facteur d'accélération relatif à la densité de courant dans le conducteur :

$$A_F = \left(\frac{J_1}{J_2}\right)^n \cdot e^{-\frac{E_a}{k} \cdot \left(\frac{1}{T_2} - \frac{1}{T_1}\right)} \quad (1.32)$$

Il devient alors possible de prédire la durée de vie du composant soumis à ce phénomène pour des courants nominaux, à partir de tests effectués à différents courants.

1.6.3 Mécanismes activés par le champ électrique

Les dégradations d'origine électrique peuvent être également provoquées par des champs électriques. C'est le cas des défaillances liées aux porteurs *chauds* (nous n'aborderons que le cas des transistors à effet de champ). A l'équilibre thermodynamique, les électrons libres d'un matériau semi-conducteur ont une énergie légèrement supérieure au bas de la bande de conduction E_C , soit $E \approx E_C + kT$. Lorsque ces électrons sont placés dans un champ électrique intense, ils subissent une force colinéaire au champ et accélèrent en acquérant une énergie cinétique importante. Ainsi, un parallèle peut être fait avec la température : les électrons accélérés possèdent une énergie cinétique $E \approx E_C + kT_e$ où T_e , appelée température effective de l'électron, est supérieure à la température ambiante. A des niveaux d'énergie cinétique élevés, ces électrons dits *chauds* peuvent causer des dommages irréversibles à la structure cristalline en lui communiquant tout ou partie de leur quantité de mouvement (ionisation par impact, avalanche). La figure 1.35 illustre ce phénomène via une simulation numérique d'une structure de transistor à effet de champ. Le phénomène est surtout présent en sortie de grille, côté drain là où la densité électronique ainsi que la vitesse des porteurs sont maximales. Par ailleurs, ces électrons peuvent aussi se trouver piégés dans différentes régions du transistor et modifier les performances de transport du canal (baisse de I_{DSS} , de g_m , variation de V_P) en créant des charges d'espace parasites. On les trouvera par exemple, dans le substrat ou dans la couche d'oxyde séparant la grille du semi-conducteur (cas du MOSFET).

On distingue, parmi ces phénomènes de pièges, l'injection de porteur chauds (HCI pour *Hot Carrier Injection*). Le MTTF peut être, là encore, estimé à partir d'une loi pseudo Arrhenius [77] :

$$MTTF \propto \tau = A \cdot i_{sub} - N e^{-\frac{E_a}{kT}} \quad (1.33)$$

où A et N sont des facteurs d'ajustement, i_{sub} est le courant de substrat, E_a est l'énergie d'activation, k est la constante de Boltzmann et T est la température du canal.

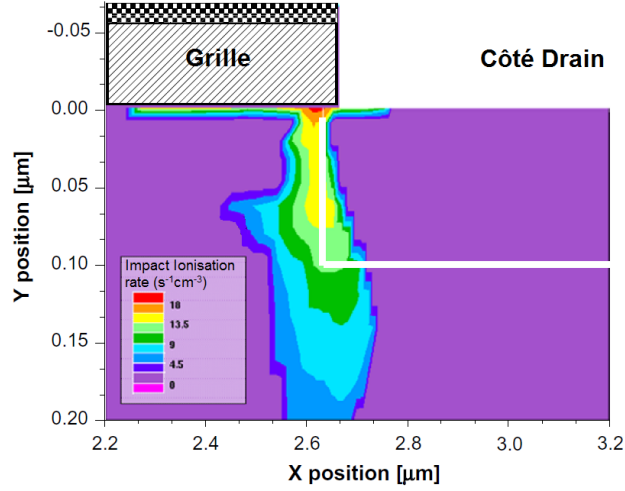


FIGURE 1.35 – Simulation numérique du taux d'ionisation par impact dans une structure LD-MOSFET soumis à une forte tension drain-source [76].

Le facteur d'accélération de ce phénomène est, quant à lui défini de la manière suivante :

$$A_F = e^{A \left(\frac{1}{V_{DS}} - \frac{1}{V_{DSmax}} \right)} \quad (1.34)$$

Il existe également le phénomène de NBTI (pour *Negative Bias Temperature Instability*) qui, en plus d'affecter le courant de drain du composant, influe aussi sur sa tension de pincement, V_P . Ce décalage peut être traduit sous une forme pseudo Arrhenius :

$$\Delta V_P = A \cdot f_1(t) \cdot f_2(V_G) \cdot e^{-\frac{E_a}{kT}} \quad (1.35)$$

où A est un facteur d'ajustement, $f_1(t)$ et $f_2(V_G)$ sont des fonctions tenant compte de la contribution du temps et de V_G dans la variation de V_P , E_a est l'énergie d'activation, k est la constante de Boltzmann et T est la température du canal.

Cette dépendance au temps de V_P peut prendre plusieurs formes [77]. On trouve ainsi :

$$\Delta V_P = A \cdot \log(t) \quad (1.36)$$

$$\Delta V_P = A \cdot e^{\left(\frac{t}{\tau}\right)} \quad (1.37)$$

$$\Delta V_P = A \cdot t^n \quad (1.38)$$

Nous aurons l'occasion de revenir sur cette progression en t^n dans le troisième chapitre.

1.6.4 Spécificité des dégradations dans les HEMT AlGaN/GaN

La compréhension des mécanismes de dégradation dans les HEMT AlGaN/GaN n'est pas chose aisée tant les phénomènes intervenant sont nombreux et couplés [78]. Il peuvent être aussi bien d'origine électrique que thermique ou mécanique. Le

caractère extrêmement localisé de certaines régions du transistor (contact Schottky, hétérojonction) par rapport au reste de la structure complique encore davantage les investigations.

L'un des premiers problèmes rencontré dès le développement des HEMT GaN était la forte disparité entre les caractéristiques statiques et RF [79]. Les phénomènes de pièges ont rapidement été identifiés comme en étant, pour une grande partie, la cause [80]. En effet, les fortes tensions de claquage propres au matériau autorisent des fonctionnements RF sous tension de polarisation élevée. De plus, lorsque la grille du transistor est excitée par un fort signal RF, la tension drain-source atteint environ le double de la tension de polarisation. Rapportées à la faible distance grille-drain, ces excursions produisent des champs électriques de plusieurs $MV.cm^{-1}$, favorisant le piégeage de charge dans différentes régions du transistor. La figure 1.36 liste ces différents lieux, propices au piégeage de charges.

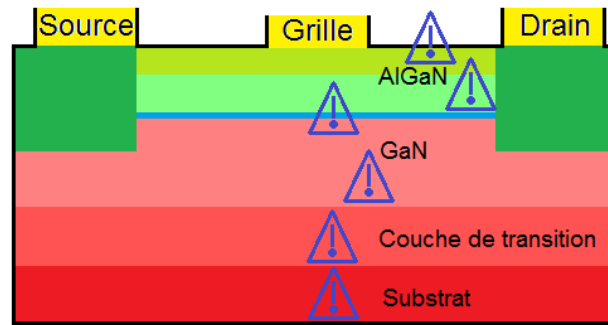


FIGURE 1.36 – Régions privilégiées pour les phénomènes de pièges dans le HEMT AlGaIn/GaN.

A noter que ces phénomènes de piège se produisent, dans la plupart des cas, à la périphérie de grille, côté drain, car c'est l'endroit dans la structure où règne le champ électrique le plus intense. De plus, ils sont d'autant plus susceptible d'apparaître que le matériau est imparfait. Nous distinguons ainsi, pour chacune de ces zones des défauts récurrents :

- La présence d'états d'interface (impuretés, liaisons pendantes) au niveau des couches supérieures du transistor.
- Des défauts cristallins dans les couches d'AlGaIn et de GaN causés par des contraintes mécaniques (effets piézoélectriques, désaccord de maille).
- Un report perfectible des couches actives sur le substrat avec une forte densité de dislocations dans la couche de transition, lié là aussi au désaccord de maille.

La figure 1.37 illustre ces défauts.

Des études ont montré qu'il était possible d'estimer la localisation des charges piégées par le biais de caractérisations électriques [82].

D'une part, les phénomènes d'effondrement de courant de drain consécutifs à l'application de fortes tension drain-source, seraient plutôt liés aux pièges situés

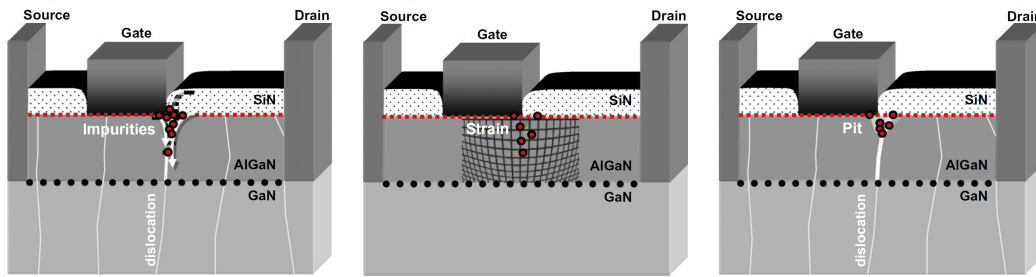


FIGURE 1.37 – Différents mécanismes relatifs aux phénomènes de pièges [81] : accumulation de charge dans les dislocations (gauche), piégeage dans des zones fortement contraintes (centre) et charges piégées dans des lacunes (droite).

dans les couches profondes du composant. L'amélioration de la qualité des couches profondes va dans ce sens. On parlera donc de pièges de substrat. Ces phénomènes sont réversibles à des échelles de temps assez importantes (plusieurs secondes à plusieurs centaines d'heures). D'autre part, les pièges de surface ont plutôt traités à la diminution du courant de drain lors d'une excitation RF du transistor. Les constantes de temps de ces phénomènes sont généralement courtes (de la microseconde à quelques dizaines de seconde). On note également une certaine réversibilité du phénomène. Les pièges de surface peuvent être mis en évidence par des techniques d'illumination de la puce (infrarouge, visible et ultraviolet).

Ces pièges ont tous pour conséquence de resserrer le canal de conduction, induisant une baisse du courant de drain (par diminution en valeur absolue de la tension de pincement V_P ou par baisse de la transconductance g_m). On parlera d'effet de *backgating* pour les pièges de substrat et de rallongement virtuel de la grille pour les pièges de surface.

Cela nous amène à évoquer deux indicateurs quantifiant la contribution de ces effets de piège dans le fonctionnement du transistor. Il s'agit du *Gate Lag* et du *Drain Lag* [83].

Le *Gate Lag*

Le *gate lag* est lié à l'apparition de charges piégées en surface du composant consécutivement à l'application d'une forte tension négative de grille, à V_{DS} constant. Il se crée alors une charge d'espace venant s'ajouter à la contribution de la grille elle-même, qui va resserrer localement le canal. Pour un état thermique figé, et quand on ramène la tension de grille à une valeur moins négative, on constate que la réponse en courant de drain s'effectue avec une certaine constante de temps. En effet, au cours de cette transition, les charges piégées mettent un certain temps à s'évacuer, diminuant peu à peu leur influence sur la concentration de porteurs présents dans le canal. Ainsi, le maximum de courant de drain n'est ainsi atteint que lorsque toutes les charges piégées ont été libérées. La figure 1.38 illustre le phénomène de *gate lag*. On remarque par expérience que la constante de temps de capture est beaucoup

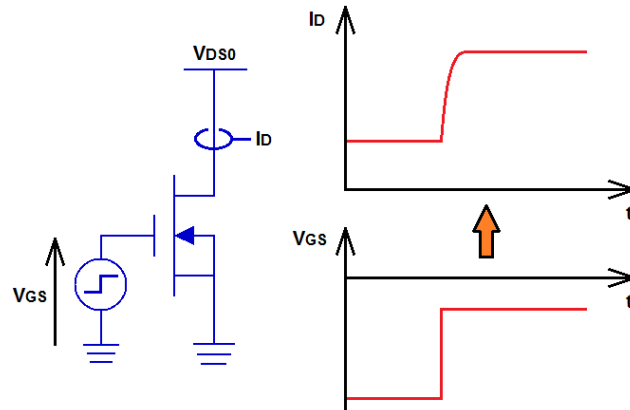


FIGURE 1.38 – Phénomène de *gate lag*.

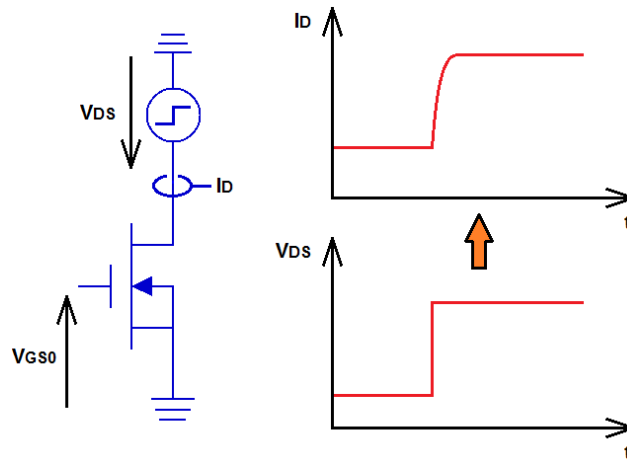
plus rapide que la constante de temps de relaxation. Ce phénomène, relatif aux sollicitations de grille est à relier aux pièges de surface.

Le *Drain Lag*

Le *Drain Lag* est un peu similaire au *Gate Lag*. A tension de grille fixe, des charges sont capturées par des pièges de substrat consécutivement lors de l'application d'une forte tension de drain, ceci avec une certaine constante de temps. L'allure du courant de drain présente donc un palier précédé d'un *overshoot*, correspondant au "remplissage" des différents pièges et à l'apparition progressive de la charge d'espace parasite dans le substrat resserrant le canal. Lorsque la contrainte en tension de drain est relâchée, le courant chute puis atteint peu à peu une valeur maximale à mesure que la charge d'espace disparaît. La figure 1.37 illustre le phénomène de *drain lag*. On remarque là aussi que la constante de temps de capture est beaucoup plus rapide que la constante de temps de relaxation. Ce phénomène, relatif aux sollicitations de drain est à relier aux pièges de substrat.

Ces phénomènes dynamiques sont préjudiciables en fonctionnement RF pulsé (et particulièrement pour les applications RADAR) car ils affectent les transitoires des signaux (amplitude et phase) suivant le point de repos choisi. Ils posent également des contraintes supplémentaires pour la caractérisation $I(V)$ des composants. Afin de garantir la cohérence des résultats, il est nécessaire de conserver pour chaque mesure du réseau $I(V)$, le même point de fonctionnement statique à partir duquel tous les points de la caractéristique sont mesurés. Il est également nécessaire que ces mesures soient faites en impulsions de manière à ce que l'état des pièges soient figé par le point de repos (la période de relaxation étant plus longue que celle de capture). Nous montrerons plus loin l'impact de ce point de repos.

Les forts champs électriques présents dans la structure rendent aussi possible l'activation de mécanismes de conduction parasites dans le composant, par effet tunnel et courants de surface notamment. L'augmentation du courant de fuite de

FIGURE 1.39 – Phénomène de *drain lag*.

grille peut être accompagnée d'une baisse du courant de drain et d'une diminution de la puissance de sortie de l'amplificateur. Des études [84] ont montré qu'une période d'inactivité du composant suffisamment longue permettait de retrouver les performances initiales. Cependant, il semblerait qu'une partie de ces dégradations soit irréversible puisque les performances se dégradent de nouveau et à un rythme plus rapide. Des défauts permanents peuvent également apparaître [85].

Les porteurs de charge impliqués dans ces mécanismes peuvent avoir différents destins. Ils peuvent :

- S'accumuler à la surface du semi conducteur en périphérie de grille (pièges de substrat).
- Se déplacer de la grille vers le drain créant un courant de fuite.
- Traverser la couche donneuse d'AlGa_N jusqu'au gaz 2D et contribuer au courant de drain.

Ces mécanismes sont illustrés par la figure 1.40.

Il semblerait que ces mécanismes de défaillance fassent intervenir des défauts structuraux produits, entre autres, par le comportement piézoélectrique du GaN et de ses alliages à base d'aluminium. Des études ont montré qu'il existait des tensions drain-source critiques au delà desquelles les dégradations (augmentation du courant de fuite de grille, baisse du courant de drain) devenaient irréversibles [86] [87]. Là encore, on peut re-préciser à quel point la qualité du substrat et surtout son accord de maille avec les couches actives doivent être élevés. La contrainte générée à l'interface entre substrat et semi-conducteur favorise l'amorce de dislocations et de défauts structuraux. A cette contrainte permanente s'ajoute celle créée par effet piézoélectrique lors du stress (voir figure 1.41) qui finit par fracturer le cristal lorsque celui-ci est soumis à un champ électrique supérieur à sa limite d'élasticité. Les défauts structuraux ainsi créés constituent des chemins privilégiés pour les courants de fuite

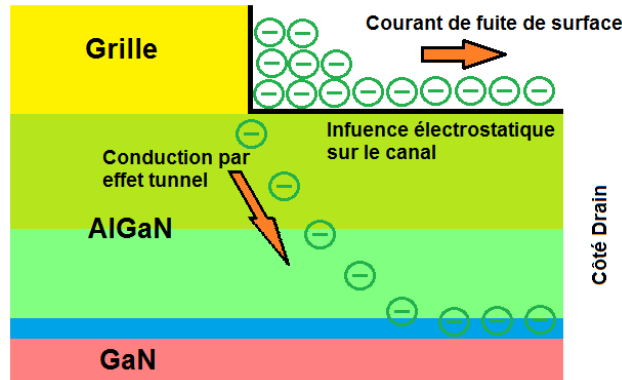


FIGURE 1.40 – Différents mécanismes relatifs aux courants de fuite de grille.

et charges piégées.

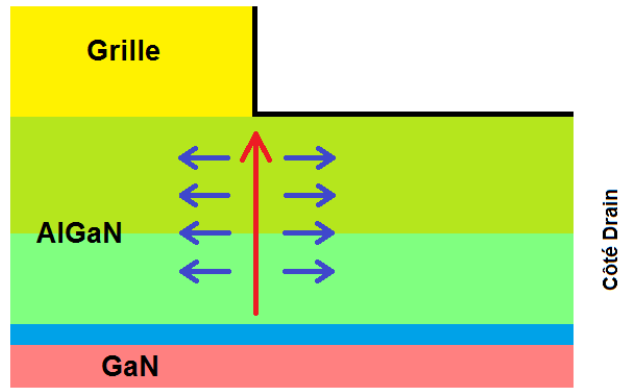


FIGURE 1.41 – Impact du champ électrique (flèche rouge) en sortie de grille sur les contraintes mécaniques dans la structure (flèches bleues).

Enfin, malgré la grande largeur de bande interdite du GaN, les HEMT Al-GaN/GaN sont sensibles aux contraintes thermiques. Les régions qui y sont particulièrement exposées sont le contact Schottky ainsi que les contacts ohmiques [62].

1.6.5 Les améliorations possibles

Des améliorations de la structure des HEMT GaN sont évidemment envisageables et permettent de limiter ces phénomènes en s'attaquant à leurs causes profondes : les forts champs électriques et les états de surface.

La passivation

Une technique utilisée pour réduire de manière significative les pièges de surface est la passivation [88]. Après réalisation de l'électrode de grille, on dépose sur la

surface du composant une fine couche de passivation destinée à protéger la surface du semi-conducteur et neutraliser les liaisons pendantes. Cette couche est souvent composée de SiO_2 , SiN ou Si_3N_4 (voir figure 1.42). Cette technique permet de stabiliser la densité de pièges de surface en évitant la création de nouveaux centres. Elle limite aussi fortement la conduction de surface, diminuant ainsi le courant de fuite de grille et l'influence de la charge d'espace parasite résultante des électrons piégés. Ainsi la dispersion en fréquence des performances résultante des pièges de surface est maîtrisée [83] [89].

De plus, des études [89] ont également montré une augmentation importante de la tension de claquage grâce à une couche de SiO_2 déposée en surface du composant. Le courant de fuite de grille reste négligeable jusqu'à des tensions drain-source de l'ordre de 1kV. Cependant, la couche de passivation réduit les performances en fréquence. En effet la permittivité du matériau utilisé est supérieur à celle de l'air, par conséquent, les capacités grille-drain et grille source voient leur valeur légèrement augmentée.



FIGURE 1.42 – Couche de passivation permettant de limiter les courants de fuite de grille et l'influence des pièges de surface.

L'optimisation de la forme de grille et l'ajout d'une plaque de champ

La technique de passivation donne une réponse adaptée aux problèmes de pièges de surface et de courant de fuite mais ne permet pas de réduire le champ électrique intense naissant en périphérie de grille, côté drain. La forme du profil de grille peut être optimisée dans cette voie [90]. On parlera de $T-Gate$ ou de $\Gamma-Gate$ suivant sa forme (voir figure 1.43). L'intérêt de cette technique est de ramener en vis-à-vis du

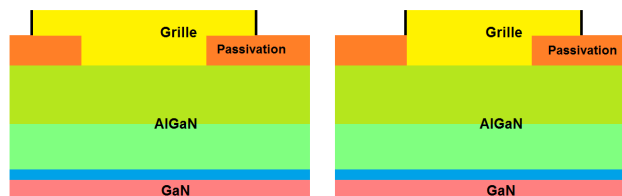


FIGURE 1.43 – Différents profils de grille : $T-Gate$ à gauche et $\Gamma-Gate$ à droite.

pic de champ électrique une partie de l'électrode de grille pour écraser et étaler de champ électrique. Cependant, cette protubérance tend à renforcer les effets capacitifs parasites. Il faudra donc veiller à limiter sa taille ou placer une plaque de champ [91], plus grande, à un niveau supérieur, comme le montre la figure 1.44. Cette électrode additionnelle sera électriquement reliée, soit au potentiel de source ou de grille.

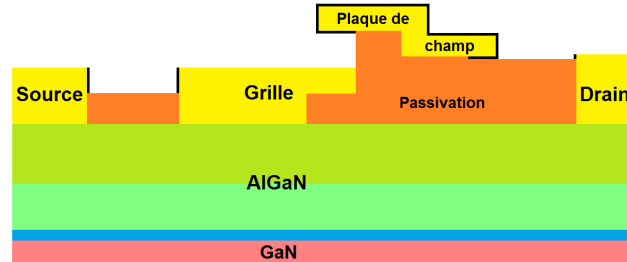


FIGURE 1.44 – Ajout d'une plaque de champ pour atténuer le pic de champ électrique en sortie de grille.

La longueur de cette plaque de champ doit être optimisée de manière à repousser le plus possible ce pic de champ tout en limitant les effets capacitifs parasites inhérents à sa présence (voir figure 1.45).

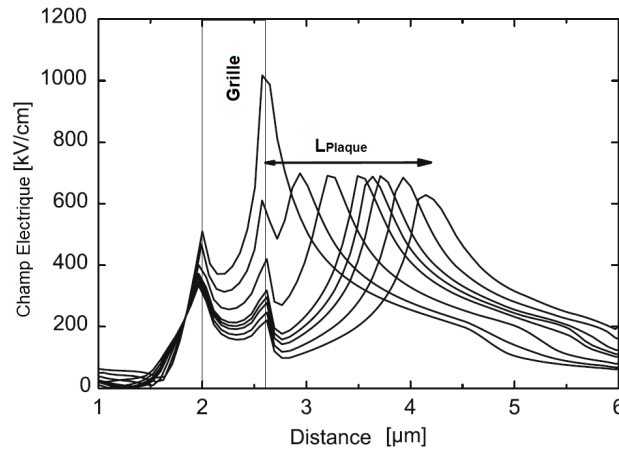


FIGURE 1.45 – Influence de la longueur de la plaque de champ sur la répartition et l'amplitude du champ électrique en sortie de grille [62].

En résumé, le bon compromis réside dans le choix du profil de grille, de la longueur de la plaque de champ, de l'épaisseur de passivation mais aussi de la longueur grille-drain, cette dernière ne devant pas être trop courte pour conserver une bonne tenue en tension, ni trop longue pour ne pas réduire la rapidité du composant.

L'optimisation thermique

La technologie GaN pousse à considérer avec soin les mécanismes de dégradation d'origine thermique tant les densités de puissance dissipée sont élevées. Ces mécanismes sont intimement liés à la qualité du substrat et à sa capacité à évacuer efficacement les calories produites. A défaut d'utiliser un substrat possédant d'excellentes performances thermiques, une optimisation de la disposition des transistors élémentaires sur la puce ainsi que leur architecture permettra de diminuer la température de canal, améliorant ainsi la durée de vie du composant . Pour cela, chaque doigt élémentaire est subdivisé en transistors élémentaires séparés. La génération de chaleur n'est donc plus uniforme le long d'un doigt, et chaque transistor dispose d'une plus grande surface d'échange [92].

La technique du recuit de grille est également employée afin de stabiliser le contact Schottky par rapport aux contraintes thermiques subies par le composant [93].

1.7 Conclusion

Même si la fonction d'un amplificateur n'a jamais changé, les réponses technologiques ont fortement varié selon l'époque et l'application : tubes vs semi-conducteurs, transistors bipolaires vs transistors à effet de champ... Actuellement, l'amplification de puissance en bande décimétrique (VHF à X) semble être l'apanage des filières LD-MOSFET Silicium et HEMT GaN. L'une est appréciée pour son coût modéré et sa filière éprouvée, l'autre pour ses performances et son excellente robustesse.

La fiabilité étant de plus en plus un facteur clé dans la conception et la pérennité d'un système radiofréquence, l'étude de celle-ci doit être adaptée à la filière considérée. Les modèles et mécanismes de défaillances connus pour le LD-MOSFET différant probablement de ceux propres au HEMT GaN, il conviendra, dans la suite de l'exposé, de mettre en place une méthodologie de conception, de mesure et d'investigation apte à mettre en lumière et à expliquer les mécanismes de dégradation occurrence dans un régime de fonctionnement bien particulier.

Description du transistor et conception des amplificateurs de test

2.1 Introduction

Le premier chapitre nous a permis de poser les bases et de resituer le contexte de l'étude, en montrant les spécificités des HEMT AlGaN/GaN par rapport aux autres filières, aussi bien en terme de structure et de principe de fonctionnement qu'en terme de physique des dégradations. Dans ce second chapitre, nous allons présenter et décrire finement le transistor retenu pour cette étude, à la lumière des spécificités des transistors HEMT AlGaN/GaN. Dans un second temps, un rappel théorique sera fait sur la mise en œuvre du transistor au sein des amplificateurs de puissance. Enfin, le cahier des charges et la méthodologie de conception des amplificateurs de test seront détaillés, puis nous terminerons ce chapitre par leurs mesures.

2.2 Choix et description précise du transistor utilisé

2.2.1 Les candidats potentiels : critères et motivations du choix

L'analyse des mécanismes de défaillance dans les amplificateurs de puissance radiofréquences à base de HEMT AlGaN/GaN passe *a priori* par le choix d'un composant. La puissance et la bande de fréquence de fonctionnement de l'amplificateur sont intimement liés au transistor utilisé. Une puissance de sortie d'environ 50W (47dBm) dans la bande S est souhaitée. Même si la technologie GaN est récente, des solutions commerciales sont déjà disponibles sur le marché. Parmi les fabricants, on peut citer :

- Cree [94], fondateur américain leader des substrats SiC
- Sumitomo [95], fondateur japonais, anciennement Eudyna Fujitsu
- Nitronex [96], fondateur américain
- RFMD [97], fondateur américain
- Triquint [98], fondateur américain
- Integra Tech. [99], fondateur américain
- UMS [100], fondateur européen

Les transistors de ces fabricants convenant à notre l'application sont proposés dans le tableau 2.1 ci-dessous :

Fabricant	Référence	P_{Sortie}	Bande	Technologie
Cree	CGH40045	45W	DC-4GHz	28V
Sumitomo	EGNB030MK	45W	2.6-2.8GHz	50V
Nitronex	NPTB00050	50W	DC-4GHz	28V $0.5\mu m$
RFMD	RF3932	60W	DC-3.5GHz	48V
Triquint	T1G4005528-FS	55W	DC-3.5GHz	28V $0.25\mu m$
Integra Tech	IGN50UM21A1	50W	DC-4GHz	28V $0.25\mu m$
UMS	CHK040A-SOA	40W	DC-3.5GHz	50V $0.5\mu m$

TABLE 2.1 – Transistors susceptibles de convenir pour notre application.

Les impératifs relatifs à la conception des amplificateurs nous ont orientés vers le transistor NITRONEX. En effet, en plus d'être disponible sur le marché et en boîtier, le fabricant met à disposition des concepteurs un modèle électrothermique non linéaire du composant, autorisant la conception des amplificateurs, comme nous le verrons plus loin, à l'aide de la CAO.

Les caractéristiques générales de ce composant sont les suivantes [101] :

- Procédé technologique GaN sur Silicium propriétaire SIGANTIC®
- V_{DS} nominal 28V (caractérisé jusque 32V)
- Optimisé pour un fonctionnement large bande DC-4GHz
- Puissance de sortie de 50W à 3dB de compression
- Pas de circuits de pré-adaptation

La figure 2.1 donne les performances typiques de ce transistor.

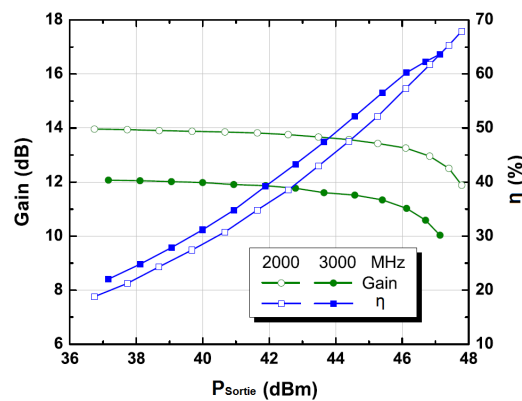


FIGURE 2.1 – Performances typiques en mode CW pour $V_{DS}=28V$ et $I_{DQ}=450mA$ à 2GHz et 3GHz [101].

2.2.2 Description physique

2.2.2.1 Description macroscopique

Le transistor NPTB00050 est un composant issu du procédé de fabrication NITRONEX NRF1 et se présente sous la forme d'un boîtier de type AC-360B, comportant un châssis stratifié Cuivre-Molybdène-Cuivre. Ce dernier accueille le transistor dans une cavité à air et est coiffé d'un couvercle céramique collé par un joint époxy non hermétique [102]. La vue générale, les dimensions du boîtier et la disposition des éléments dans la cavité sont représentés respectivement en figure 2.2, 2.3 et 2.4. Le châssis du boîtier est électriquement solidaire de l'électrode de source, tandis que la patte biseautée est celle de drain, l'autre étant celle de grille. Toutes les parties métalliques du boîtier font l'objet d'une déposition électrolytique d'or.



FIGURE 2.2 – Le transistor NITRONEX NPTB00050.

Des mesures effectuées sur le composant ont montré que les pattes d'accès au composant reposent sur un substrat alumine ($\epsilon_r=9.6$ et $h=430\mu m$). Les dimensions de ce tronçon de ligne de transmission ainsi formée sont de $1.3\text{mm} \times 6.2\text{mm} \times 0.13\text{mm}$. La puce est collée au fond du boîtier à l'aide d'une brasure composée d'un eutectique AuSi. Les dimensions de celle-ci sont de $0.7\text{mm} \times 2.65\text{mm} \times 0.15\text{mm}$. Les électrodes de grille et de drain sur la puce sont alimentées depuis les pattes du boîtier par 2×8 fils d'or d'un diamètre de $20\mu m$, espacés de $300\mu m$ et de 1.5mm de longueur individuelle.

2.2.2.2 Description microscopique

Dans cette partie, la structure profonde du transistor est détaillée. Ces données sont, pour la plupart, issues de mesures et de caractérisations structurales effectuées dans le cadre de cette étude, pour ce composant. Les méthodes d'analyse et d'imagerie feront l'objet d'une description détaillée dans le quatrième chapitre, le but étant ici, de se focaliser exclusivement sur le transistor.

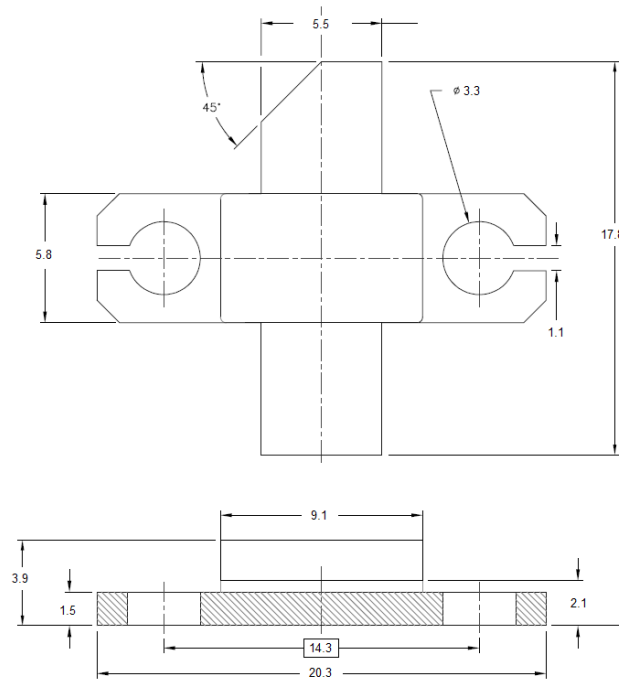


FIGURE 2.3 – Dimensions en *mm* du boîtier AC-360B.

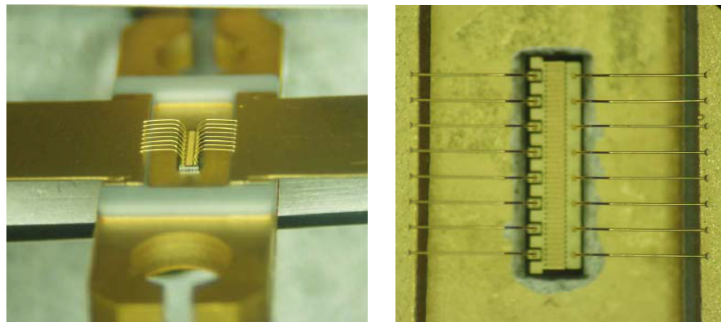


FIGURE 2.4 – Disposition de la puce et des fils de *bonding* dans la cavité.

Structure générale

La puce, représentée en figure 2.5, est composée de 80 doigts de grille, ainsi que de 40 doigts de drain et 40 doigts de source interdigités. Le détail de ces doigts est donné en figure 2.6. Chaque plot d'accès de grille est relié à un bus distribuant le signal à chacune des 80 grilles élémentaires. La distribution s'effectue de manière similaire pour les électrodes de drain ainsi que celles de source. Le bus de ces dernières comporte néanmoins des ponts à air au niveau des croisements grille-source (visible sur la figure 2.6). Les neuf plots d'accès de sources, en liaison avec le bus de source, sont ramenées en face arrière de la puce, au niveau du fond de boîtier. A noter que

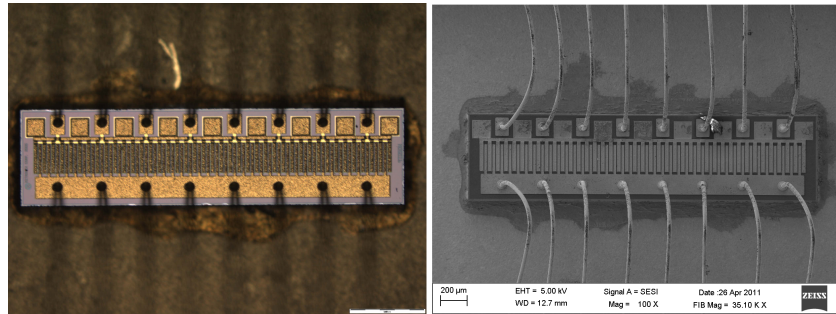


FIGURE 2.5 – Architecture de la puce du NPTB00050 : cliché optique à gauche, cliché électronique à droite.

l'on distingue la plaque de champ de part et d'autre du doigt de source, coiffant la grille.

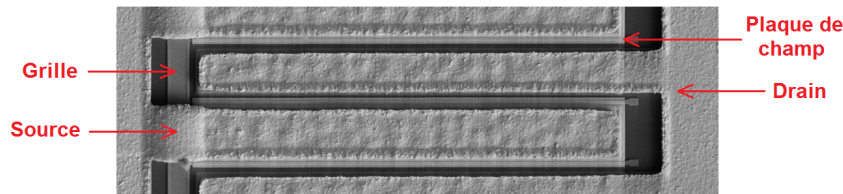


FIGURE 2.6 – Détail des doigts du transistor.

Le transistor élémentaire

Chaque doigt de grille a une largeur de $200\mu\text{m}$, ce qui porte le développement de grille total à 16mm . Une coupe transversale d'un transistor élémentaire est donnée en figure 2.7. De cette coupe, nous pouvons tirer des informations sur la structure. La longueur de grille, L_G est de $0.5\mu\text{m}$, la distance grille-source, L_{GS} de $0.7\mu\text{m}$, tandis que la longueur grille-drain, L_{GD} est de $3\mu\text{m}$. Les contacts ohmiques de source et de drain sont du type Ti/Al/Au, la couche de passivation est un composé SiN_x et le substrat silicium présente une résistivité supérieur à $10\text{k}\Omega\cdot\text{cm}$. Le profil de grille est du type T -Gate légèrement asymétrique. Le grand côté du T ne saurait être justifié par le contrôle du champ côté drain, car la grille est toujours orientée dans le même sens, quel que soit le positionnement de la source et du drain. On note également la présence d'une plaque de champ, connectée à la source. Nous retrouvons donc tous les éléments énoncés au premier chapitre, visant à améliorer la tenue en tension du composant et limiter l'impact des effets de pièges de surface (plaque de champ, passivation, et $L_{GD} > L_{GS}$).

Une analyse en profondeur du contact de grille et de la technique de report de la zone active sur le substrat est visible en figures 2.8 et 2.9. Le contact Schottky

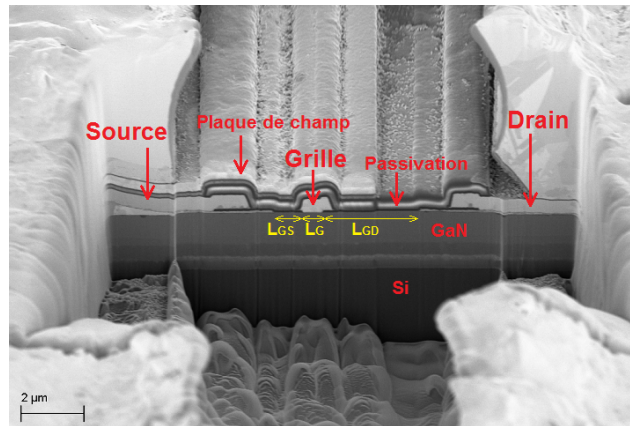


FIGURE 2.7 – Coupe transversale d'un transistor élémentaire.

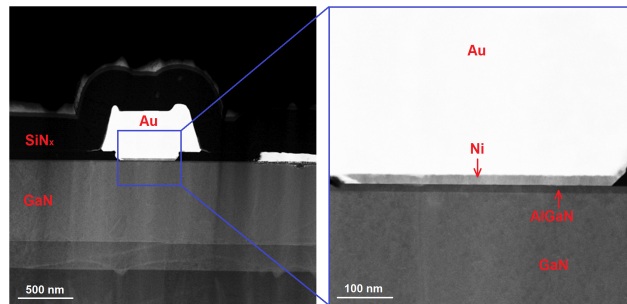


FIGURE 2.8 – Cliché TEM de la structure du contact de grille et détail de sa composition.

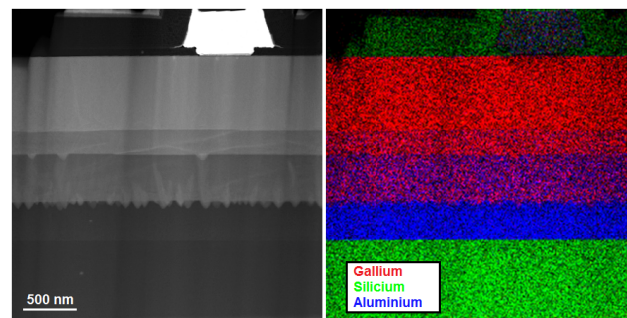


FIGURE 2.9 – Détail de la technique de report de la couche active sur le substrat : cliché au microscope électronique en transmission (gauche) et cliché en fausses couleurs représentant les concentrations de Ga, Si et Al (droite).

de grille (figures 2.8) est de type Au/Ni/AlGaIn. L'épaisseur de la couche de Nickel est de 20nm, tandis que celle d'AlGaIn est de 15nm. La fraction d'Aluminium par

rapport au Gallium est de 26% [103]. Non visible sur le cliché, on note la présence d'une couche de NiO d'environ 1nm séparant le Nickel de grille du semiconducteur AlGaN. Il est probable que ce soit un artefact du procédé de fabrication. Néanmoins, il existe des techniques de réduction du courant de fuite de grille par l'ajout d'une couche d'isolant extrêmement fine entre métal et semiconducteur [104]. Il ne s'agit pas pour autant d'un contact de grille de type MOS, puisqu'il reste de type redresseur, mais simplement d'un rehaussement très ponctuel de la barrière de grille.

La figure 2.9 nous renseigne sur la technique de report utilisée pour la déposition de la couche active en GaN sur le substrat Si. Le contraste du cliché au microscope électronique en transmission est de type chimique, relatif à la masse atomique : les éléments lourds sont clairs tandis que les éléments légers apparaissent sombres. Nous observons une succession de couches de plus en plus sombres. Cela signifie que le(s) élément(s) constitutifs de ces couches sont de plus en plus légers à mesure que l'on descend. Lors de cette progression vers le semiconducteur, la concentration en Gallium diminue au profit de la concentration en Aluminium. Ainsi, dans la dernière couche, l'Aluminium a complètement remplacé le Gallium et nous sommes en présence d'AlN. Comme nous l'avons signalé au premier chapitre, le désaccord de maille entre le GaN et le Si est important (environ 17%). Celui-ci provoque des contraintes mécaniques dans le GaN entraînant la création de défauts. En revanche, le désaccord de maille entre le GaN et l'AlN n'est que de 2.3%, ce qui limite fortement le niveau de contraintes sur la couche de GaN. Cette contrainte est donc reportée sur la couche d'AlN, celle-ci ayant pour seul rôle celle de tampon, et ne participant pas au fonctionnement électrique du composant.

La répartition des contraintes n'est cependant pas parfaitement idéale et des défauts sont inévitables. La figure 2.10 montre la manifestation de ces tensions au sein des couches $Al_xGa_{1-x}N$. Sur ce cliché, il ne s'agit plus d'un contraste chimique mais d'un contraste de diffraction renseignant sur l'agencement des colonnes atomiques dans l'échantillon. Nous remarquons une importante concentration de dislocations, remontant pour certaines jusque sous le métal de grille. Ces dislocations sont autant de défauts et de centres de piégeage possibles comme nous le verrons plus loin. Les couches tampon semblent pourtant efficaces dans le sens où elles limitent le nombre de dislocations dans la couche de GaN. Il est intéressant de noter que l'aspect cristallographique du Silicium reste extrêmement uniforme.

Détail de la brasure

Comme nous l'avons dit plus haut, le maintien de la puce au fond du boîtier est assuré par un eutectique Au/Si. Des radiographies ont été effectuées sur plusieurs transistors neufs afin de connaître, en moyenne, l'état de la brasure après fabrication du composant. La figure 2.11 est l'un de ces clichés.

Nous pouvons observer, sur ce composant, un nombre relativement important de vides de brasure sous la puce avec une répartition assez uniforme. La résistance thermique de cette couche sera d'autant plus importante que la concentration de vides sera élevée. Il est également possible qu'ils favorisent la création de points

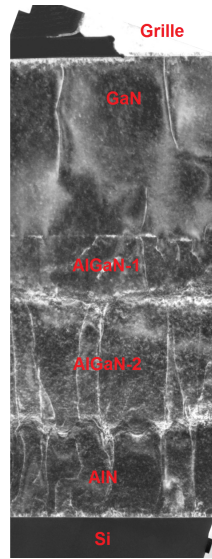


FIGURE 2.10 – Cliché au microscope électronique en transmission des dislocations dans les couches profondes.

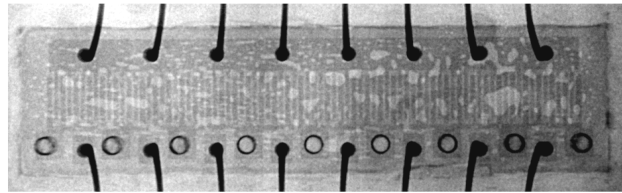


FIGURE 2.11 – Radiographie rayons X : examen de l'état de la brasure sur un transistor neuf de référence. Cliché réalisé à la *DGA MI*, Bruz.

chauds dans la structure. Ce point est capital et sera réévalué plus loin.

2.2.3 Description thermique

Un transistor est amené à dissiper une partie de l'énergie qu'il prélève à l'alimentation. Celle-ci est dissipée sous forme de chaleur au niveau de la zone active du composant. La température sera d'autant plus importante que les couches sont résistives, d'un point de vue thermique. Une "Loi d'Ohm thermique" est ainsi définie, en régime établi, par :

$$T_{Canal} - T_{Boitier} = R_{TH} \cdot P_{DISS} \quad (2.1)$$

où R_{TH} est la résistance thermique du matériau, T_{Canal} est la température de canal et P_{DISS} , la puissance dissipée au niveau de la zone active. En réalité, R_{TH} étant relié intrinsèquement aux caractéristiques physiques du matériau, celui-ci varie en

fonction de la température, ce qui rend cette loi d'Ohm thermique non linéaire (à la manière de la résistance du filament d'une lampe qui varie avec sa température).

Afin de décrire plus finement le comportement thermique du composant qu'au travers du R_{TH} fourni par la notice du fabricant, et pour donner de la consistance à nos hypothèses, des caractérisations ont été réalisées. Celles-ci ont deux objectifs principaux :

- L'évaluation de la constante de temps thermique de la puce : cela nous permettra, à la lumière des conditions de tests de vieillissement, d'estimer le cycle de vie thermique du composant (T_{MAX} , T_{MIN} , allure temporelle de la montée en température pendant une impulsion RF).
- La détermination de la carte des températures en surface de la puce, afin de connaître les écarts de température selon la position des doigts et de la présence ou non de vides de brasure.

Deux techniques ont été utilisées et croisées pour vérifier la validité des résultats obtenus. La thermographie infrarouge a été envisagée dans un premier temps pour obtenir la répartition de la température en surface de la puce et en régime établi. La mesure de la constante de temps thermique a été réalisée dans un second temps, en utilisant la méthode de variation du courant de saturation du transistor I_{DSS} en fonction de la température moyenne de canal.

Thermographie infrarouge

Ces mesures ont été effectuées sur un microscope à thermographie infrarouge de type QFI InfraScopeTM équipé d'une caméra thermique de 1024x1024 pixels. La température de châssis du composant est fixée par une plaque régulée en température et le transistor est polarisé en régime passant DC de manière à lui faire dissiper une certaine puissance statique : de 5W à 50W par pas de 5W. Les cartographies sont relevées pour chacune de ces puissances dissipées et un profil de températures est extrait. La figure 2.12 montre un de ces profils pour une puissance dissipée de 45W et une température de châssis de 45°C. Nous pouvons remarquer que hormis les dix premiers et dix derniers doigts périphériques, la température est répartie de manière relativement homogène. Un curieux phénomène est également visible : il existe une différence de température significative entre deux doigts consécutifs. Le fait que la grille, légèrement asymétrique, soit toujours orientée dans le même sens, quelles que soient les positions de source et drain (voir paragraphe précédent), peut modifier légèrement la distribution du champ dans le canal côté drain, donc la température. De ces profils, nous dégageons certaines informations :

- La température d'un doigt central (le plus chaud).
- La température d'un doigt périphérique (le plus froid).
- La température moyenne.

La totalité des profils et des informations extraites nous permet de déterminer l'évolution des températures maximale et minimale des doigts en fonction de la puissance

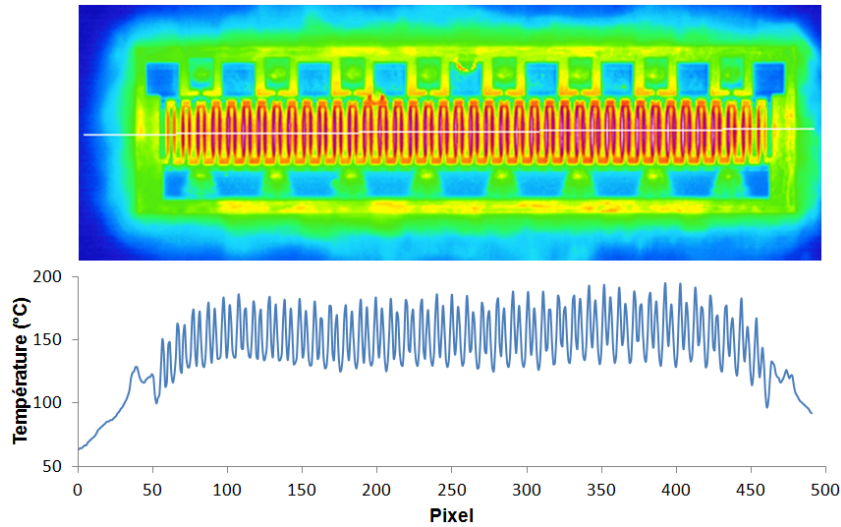


FIGURE 2.12 – Cartographie et profil de température (le long de la ligne blanche) associé pour une puissance dissipée de 45W et une température de châssis de 45°C. Cliché réalisé à TRT, Palaiseau.

dissipée par le composant mais également d'en faire un modèle empirique (voir figure 2.13).

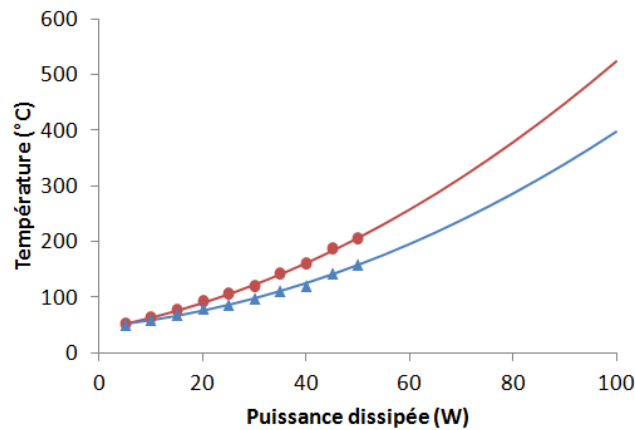


FIGURE 2.13 – Évolution des températures en fonction de la puissance dissipée par le composant. Doigt central : mesures (points) et modèle (courbe). Doigt périphérique : mesures (triangles) et modèle (courbe). La température de boîtier est de 45°C.

La variation de la résistance thermique canal-fond de boîtier en fonction de la température peut aussi être estimée et modélisée empiriquement (voir figure 2.14). Quelques commentaires sur cette courbe s'imposent. Cette résistance thermique est non linéaire et dépend fortement de la température de la puce (*i.e.* des matériaux

qui la composent). C'est ce qui explique l'allure quadratique des courbes sur la figure 2.13, mais aussi l'écart croissant de température entre doigt central et doigt périphérique, à mesure que la puissance dissipée augmente. Nous remarquons également que la pente de R_{TH} en fonction de la température est similaire dans les deux cas. Cela est rassurant puisque les matériaux sont identiques en tout point de la puce et leurs propriétés thermiques ont toutes les raisons de l'être également. Le très faible écart pourrait venir du fait que le voisinage thermique d'un doigt périphérique est différent de celui d'un doigt central : les effets de bord se manifestent.

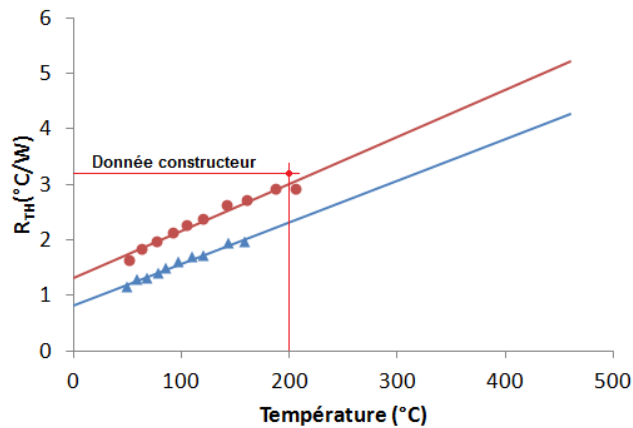


FIGURE 2.14 – Évolution des résistances thermiques canal-fond de boîtier en fonction de la température du doigt considéré. Doigt central : mesures (points) et modèle (courbe). Doigt périphérique : mesures (triangles) et modèle (courbe).

A titre de comparaison, le constructeur a évalué la résistance thermique de ce composant à $3.2^{\circ}\text{C}/\text{W}$ à une température de canal de 200°C . Si l'on considère qu'il s'agit de la température d'un doigt central, notre méthode donne un R_{TH} de $3.0^{\circ}\text{C}/\text{W}$ dans les mêmes conditions ($3.2^{\circ}\text{C}/\text{W}$ étant atteint pour un peu plus de 220°C). Cela signifie deux choses. Premièrement, que cette méthode de mesure est valide et que nous avons maintenant une connaissance beaucoup plus précise du comportement thermique, en régime statique, du composant. En effet, l'information supplémentaire réside dans la quantification de la variation de R_{TH} en fonction de la température de canal.

Nous avons remarqué, par ailleurs, lors de la caractérisation de la brasure en rayons X, la présence significative de vides sous la puce. Dès lors, il est intéressant d'étudier leur impact local sur la température de canal. La figure 2.15 fait la correspondance entre un cliché rayons X est un profil de température. Nous pouvons observer, sur le onzième doigt, une hausse de quelques degrés par rapport aux doigts situés plus à l'intérieur de la puce. Même si la contribution de ces vides sur la température de canal semble minime, ce point aura son importance ultérieurement.

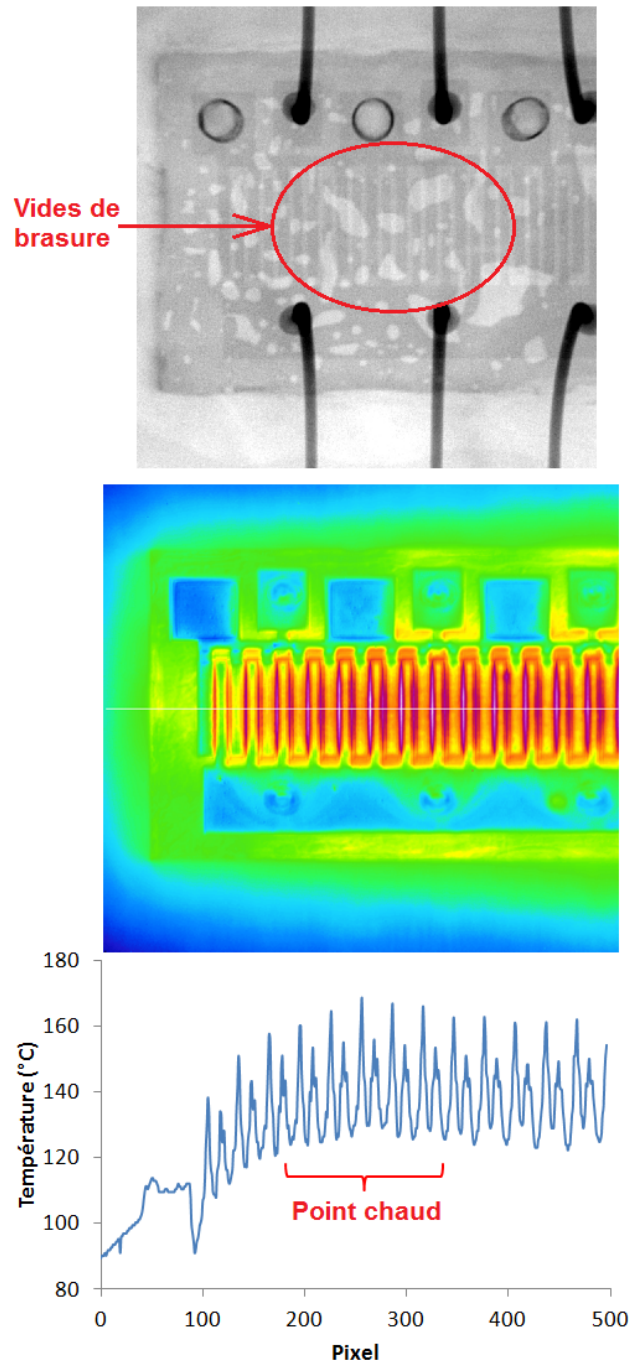


FIGURE 2.15 – Impact local de la présence de vides de brasure sur le profil de température de canal (le long de la ligne blanche), pour une puissance dissipée de 40W.

Mesure de la température moyenne de canal par voie électrique

Ce type de mesure est inspiré de la méthode de Joh [105] semblant donner de bons résultats pour des transistors à faible développement de grille ($4 \times 100 \mu m$). L'idée est

de l'appliquer à notre composant qui, rappelons-le, a une largeur totale de grille de $80 \times 200 \mu\text{m}$ (16 mm). Le principe de cette technique de mesure de température est de mesurer la variation du courant de saturation I_{DSS} en fonction de la température (il est également possible de suivre la résistance à l'état passant R_{DSon}). A ce titre, une étape de calibration est nécessaire. Celle-ci consiste en une mesure de I_{DSS} pour une série de températures imposées par une plaque chauffante (de 30°C à 140°C par pas de 10°C). Cette mesure s'effectue à V_{DS} fixe et V_{GS} pulsé entre V_P et 0V , afin d'éviter au maximum les effets d'auto-échauffement. Des impulsions de $2\mu\text{s}$ pour une période de répétition des impulsions de 1ms sont utilisées. Lorsque cette calibration est terminée, un abaque (figure 2.16) faisant correspondre I_{DSS} et la température de boîtier (égale à la température de puce en régime thermique établi) est tracée. On remarque que la sensibilité à la température est relativement importante. Celle-ci s'élève à $-8.4\text{mA}/^\circ\text{C}$ et semble être constante sur toute la plage de calibration.

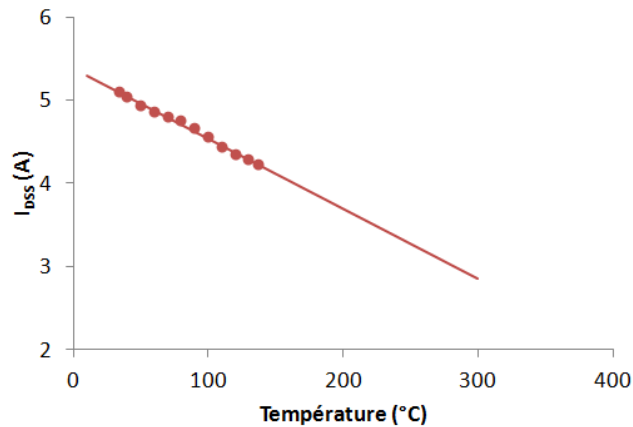


FIGURE 2.16 – Évolution du courant de saturation I_{DSS} en fonction de la température moyenne de canal.

On applique ensuite, pour une température de boîtier de 34°C , des impulsions de $200\mu\text{s}$ sur la grille afin de provoquer un auto-échauffement du composant et ainsi faire chuter I_{DSS} (figure 2.17). Afin d'avoir la meilleure immunité aux effets de pièges, il est indispensable de choisir et de conserver le même le point de repos V_{DS} et les mêmes niveaux sur V_{GS} que lors de la phase de calibration.

Il est alors possible de modéliser, avec un résultat tout à fait convenable, la variation de courant par une fonction exponentielle décroissante et d'obtenir ainsi la température moyenne de canal par l'image de I_{DSS} en effectuant l'opération réciproque. La figure 2.18 montre ainsi le régime thermique transitoire pour une impulsion provoquant une dissipation de 25W . La constante de temps thermique τ ainsi déterminée est de $100\mu\text{s}$. La température atteinte au bout de 5τ est de 84.8°C . En comparaison, la température moyenne mesurée sur la partie active du profil de thermographie infrarouge à 25W de dissipation donne une température de 85.9°C ce qui est en excellente concordance.

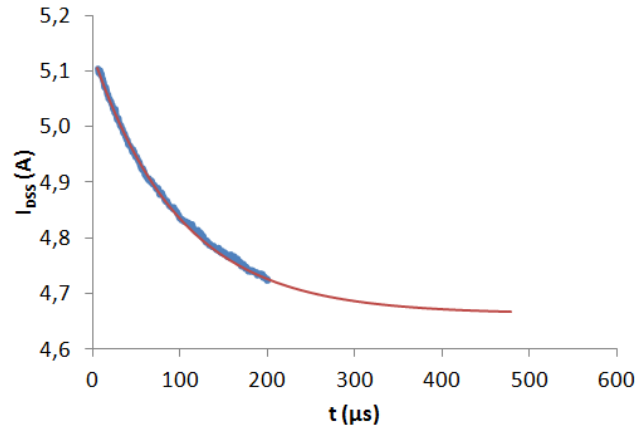


FIGURE 2.17 – Chute de I_{DSS} provoquée par auto échauffement : mesures (ligne épaisse) et modèle (ligne fine).

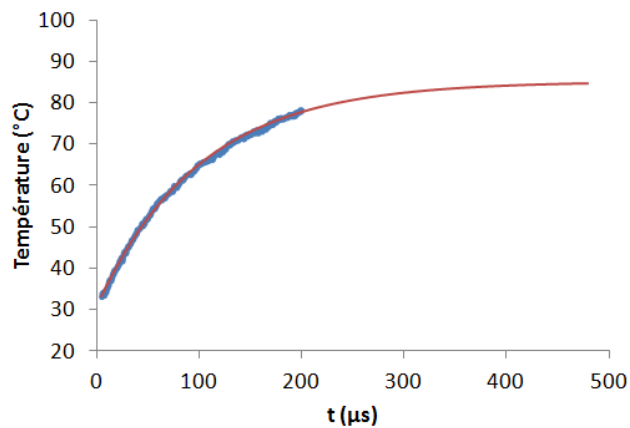


FIGURE 2.18 – Transitoire de température provoqué par une impulsion de puissance dissipée de 25W : mesures (ligne épaisse) et modèle (ligne fine). La température de boîtier est de 34 $^{\circ}C$.

La méthode proposée par Joh semble donc tout à fait applicable à des transistors de plus grande taille et propose, couplée à la thermographie infrarouge, une excellente alternative à la simulation thermique.

Ces informations supplémentaires sur la répartition spatiale et temporelle de la température permettront d'étoffer les hypothèses concernant les mécanismes de dégradations qui seraient observés.

2.2.4 Description électrique

Caractéristiques de sortie

Terminons la présentation de ce composant par sa description du point de vue électrique. Le réseau de caractéristique $I_D = f(V_{DS})$ est donné en figure 2.19. Les

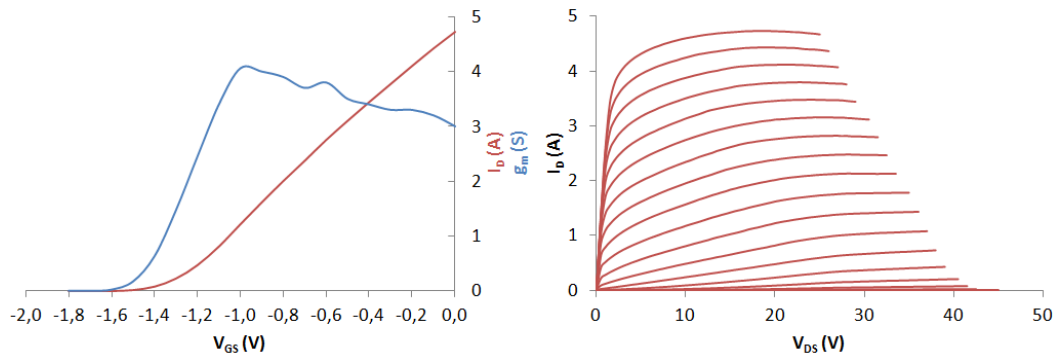


FIGURE 2.19 – Réseau de caractéristiques I(V) pulsé du NPTB00050 pour V_{GS} allant de -1.8V à 0V, par pas de 0.1V et caractéristique de transfert à $V_{DS}=20$ V. $V_{DS0}=28$ V et $V_{GS0}=-2.5$ V.

paramètres électriques sont résumés dans le tableau 2.2. Quelques commentaires sur

Transconductance typique g_m	3.5S (soit 219mS/mm)
Résistance à l'état passant R_{DSon}	0.38 Ω (soit 6.1 Ω /mm)
Tension de pincement V_P	-1.4V

TABLE 2.2 – Paramètres électriques du NPTB00050.

ces courbes. On peut remarquer la très bonne linéarité du composant, g_m ne varie que d'environ 25% en régime de saturation. On note aussi une zone ohmique très étroite, conséquence d'une faible résistance à l'état passant R_{DSon} et d'un courant de saturation I_{DSS} important. Enfin, on remarque une très sensible diminution du courant à fort V_{DS} , signe d'un léger auto-échauffement malgré les mesures en impulsion.

Afin de s'assurer de la tension de claquage stipulée dans la notice du fabricant, un réseau similaire a été tracé jusqu'à une tension de drain de 110V (voir figure 2.20). Jusqu'à 110V, aucune augmentation brusque du courant de drain, synonyme d'avalanche, n'est visible. Cela laissera donc une bonne marge de sécurité vis-a-vis de la tension de polarisation de drain, V_{DS0} , en fonctionnement RF. D'autre part, l'auto-échauffement est bien visible. En effet, même si le rapport cyclique adopté pour les mesures pulsées est de 0.1% (avec une durée d'impulsion de $2\mu s$), les points extrêmes de la caractéristique conduisent à des dissipations crêtes de plus de 400W.

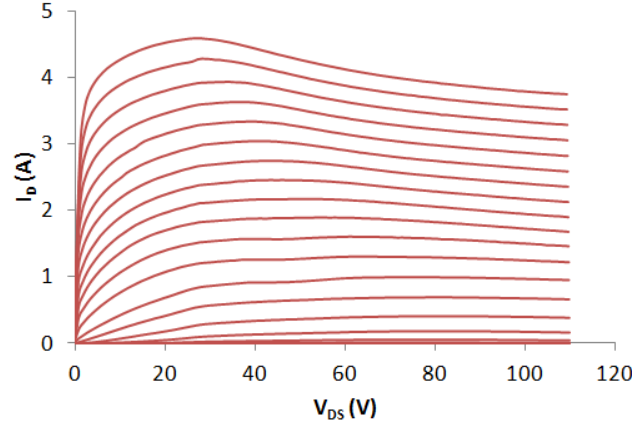


FIGURE 2.20 – Réseau de caractéristiques I(V) pulsé du NPTB00050 pour V_{GS} allant de $-1.8V$ à $0V$, par pas de $0.1V$: essai de tenue en tension jusque $V_{DS}=110V$. $V_{DS0}=28V$ et $V_{GS0}=-2.5V$.

Caractéristiques d'entrée

Un paramètre important, et souvent révélateur de la santé du composant est sa caractéristique de grille. Étant donné que cette partie du transistor conditionne sa commande, une attention toute particulière y a été portée tout au long de cette étude. La figure 2.21 décrit la caractéristique d'entrée du transistor. Les paramètres de cette jonction ont été extraits en utilisant un modèle de diode (émission thermoïonique) en série avec une résistance [106]. L'équation du courant dans cette diode est donc :

$$I = AA^*T^2 \cdot e^{\frac{-q\phi_b}{kT}} e^{q\frac{V-R_G \cdot I}{\eta kT}} \quad (2.2)$$

où A est la section totale de la jonction, A^* est la constante de Richardson pondérée dans le cas d'une jonction Ni/AlGaIn [107], T est la température, ϕ_b est la hauteur de barrière, η est le coefficient de non-idéalité de la jonction, R_G est la partie résistive et V est la tension aux bornes du dipôle "diode + résistance".

Ces paramètres, issus d'une optimisation de type moindres carrés, sont résumés dans le tableau 2.3 suivant : On remarque, d'après la représentation logarithmique

Hauteur de barrière, ϕ_b	1.26eV
Coefficient de non-idéalité, η	1.18
Résistance, R_G	0.51Ω

TABLE 2.3 – Paramètres électriques de la jonction grille source du NPTB00050.

de la caractéristique directe (figure 2.21 courbe inférieure droite), que cette jonction ne présente qu'une seule hauteur de barrière et un unique coefficient de non-idéalité.

Nous avons également quantifié le courant de fuite de grille (voir figure 2.22). Celui-ci est mesuré en mode bloqué à V_{GS} fixe, en fonction de V_{DS} (positif). On me-

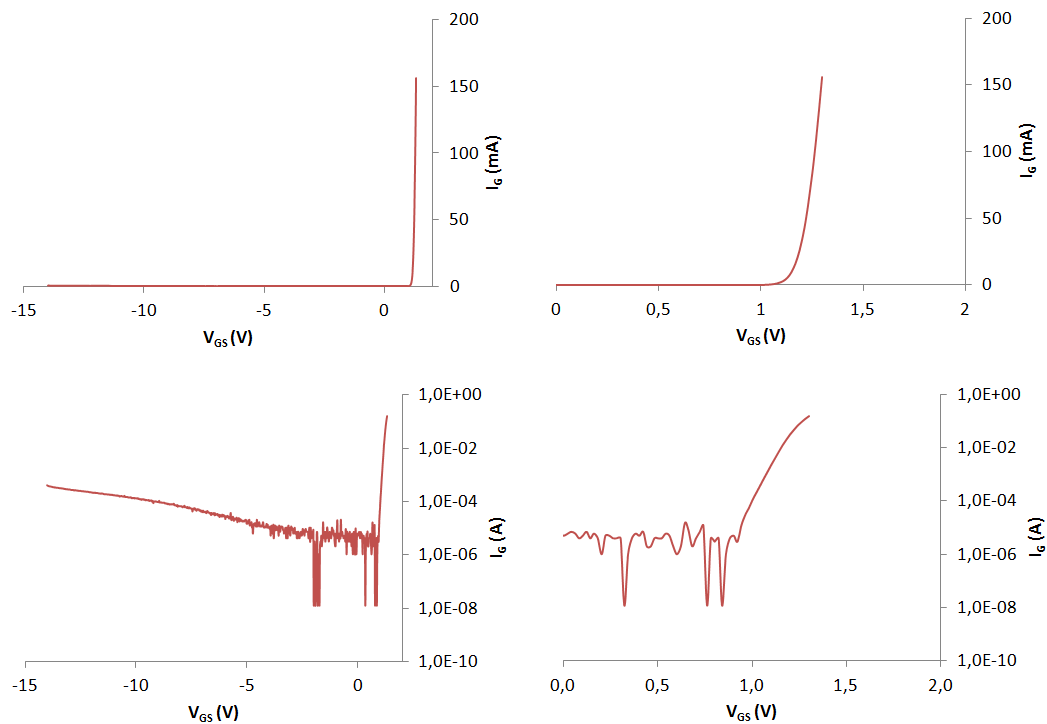


FIGURE 2.21 – Caractéristique d'entrée du NPTB00050 (jonction grille-source) en échelles linéaire et logarithmique : caractéristique générale (gauche) et détail de la zone de conduction (droite).

sure alors le courant de la jonction grille-drain en inverse. Celui-ci est assez variable d'un composant à l'autre mais reste de l'ordre de quelque dizaine de microampères.

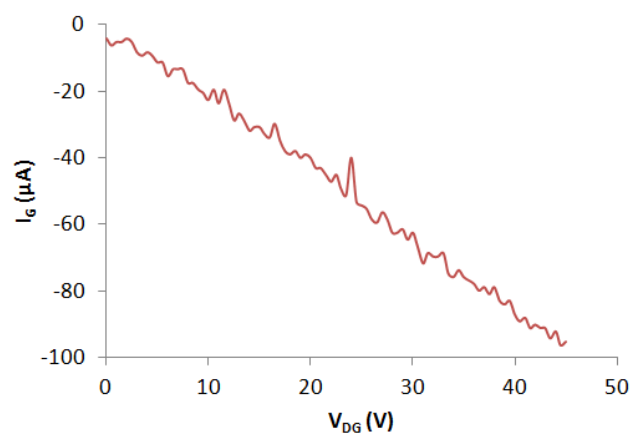


FIGURE 2.22 – Courant de fuite de grille (jonction grille-drain en inverse).

Influence des phénomènes de pièges

Nous avons vu, lors du premier chapitre, que les HEMT AlGaIn/GaN sont sujets aux phénomènes de pièges. Ceci se manifeste par une dépendance de la caractéristique de sortie aux conditions de polarisation à partir desquelles la mesure est effectuée. En considérant que la durée des impulsions de mesure est suffisamment courte pour ne pas modifier l'état de piégeage (souvent vérifié pour la relaxation), nous montrons en figure 2.23 l'influence de la tension de grille de repos V_{GS0} sur le réseau I(V) (à V_{DS0} constant).

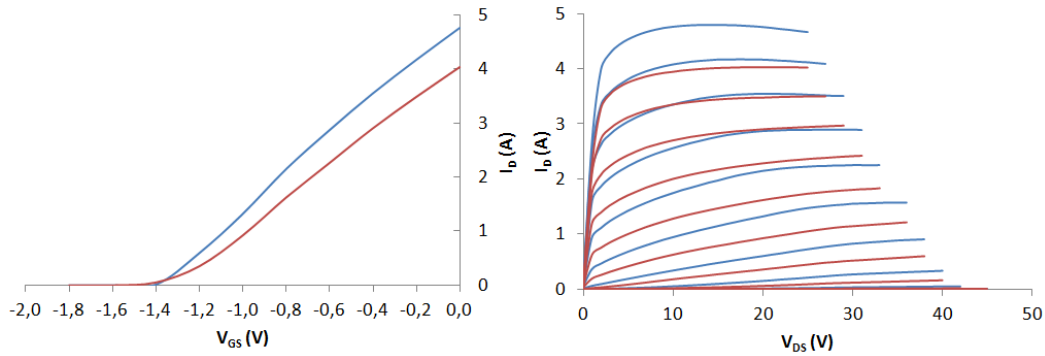


FIGURE 2.23 – Influence de V_{GS0} sur les caractéristiques de sortie et de transfert pour $V_{DS0}=30V$. A gauche, caractéristique de transfert pour $V_{DS}=20V$. A droite, caractéristique de sortie pour V_{GS} allant de $-1.8V$ à $0V$ par pas de $0.2V$. En bleu, $V_{GS0}=-2V$ et en rouge $V_{GS0}=-8V$.

Nous remarquons que le fait de choisir un point de repos plus négatif pour V_{GS0} induit une baisse du courant de drain maximal I_{DSS} , via une diminution de la transconductance g_m . On note également une légère diminution de la valeur absolue de la tension de pincement V_P . L'évolution de ces paramètres est détaillée dans le tableau 2.4. Nous pouvons donc dire que les pièges relatifs au potentiel de grille

Paramètre	$V_{GS0}=-2V$	$V_{GS0}=-8V$	Variation
I_{DSS}	4.76A	4.03A	-15.3%
g_m	3.44S	3.11S	-9.6%
V_P	-1.4V	-1.35V	+3.6%

TABLE 2.4 – Variation des paramètres électriques en fonction du point de repos V_{GS0} , pour $V_{DS}=20V$.

(pièges de surface) influent plutôt sur g_m et, dans une moindre mesure, sur V_P .

Une mesure similaire peut être faite pour estimer l'influence de V_{DS0} avec, cette fois-ci V_{GS0} constant. Il s'agit de la figure 2.24. Dans ce cas, le choix d'un V_{DS0} plus élevé induit des variations positives de V_P et de g_m . Ces variations sont résumés dans

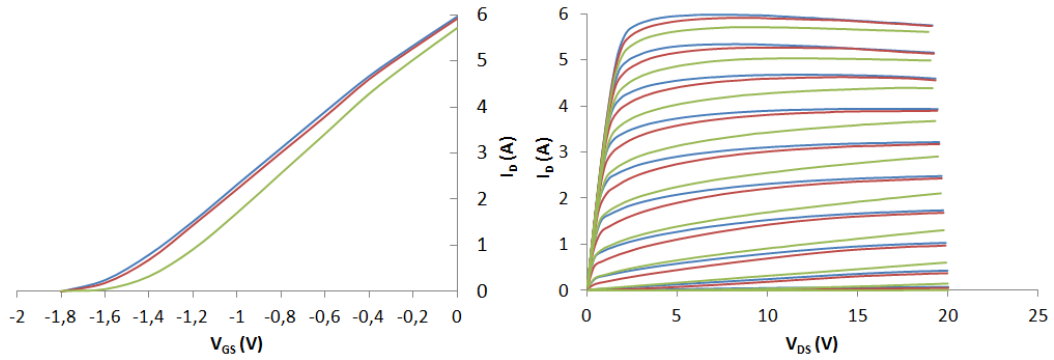


FIGURE 2.24 – Influence de V_{DS0} sur les caractéristiques de sortie et de transfert pour $V_{GS0} = -2.5V$. A gauche, caractéristique de transfert pour $V_{DS} = 10V$. A droite, caractéristique de sortie pour V_{GS} allant de $-1.8V$ à $0V$ par pas de $0.2V$. En bleu, $V_{DS0} = 0V$, en rouge $V_{DS0} = 15V$ et en vert $V_{DS0} = 35V$.

Paramètre	$V_{DS0} = 0V$	$V_{DS0} = 15V$	$V_{DS0} = 35V$
I_{DSS}	5.96A	5.91A (-0.8%)	5.72A (-4%)
g_m	3.64S	3.69S (+1.4%)	4.02S (+10.4%)
V_P	-1.62V	-1.58V (+2.4%)	-1.45V (+10.4%)

TABLE 2.5 – Variation des paramètres électriques en fonction du point de repos V_{DS0} .

le tableau 2.5 De façon plus marginale, on remarque également une influence sur la conductance de sortie du transistor g_d : un V_{DS0} important a pour conséquence d'augmenter légèrement g_d . Un œil averti aura aussi noté que ceci n'est valable que pour $V_{DS} < V_{DS0}$. Au delà de cette limite, une rupture de pente sur la caractéristique apparaît et g_d diminue. Ceci est la signature d'une évolution de l'état de pièges de drain durant la mesure en impulsion lorsque le V_{DS} mesuré dépasse V_{DS0} (ce point a déjà été traité dans [108]).

On peut donc dire que les pièges relatifs à la tension de drain (pièges de substrat) influent V_P et sur g_m .

Caractérisation petit signal

La caractérisation I(V) nous permet d'évaluer les paramètres statiques du composant. En revanche aucune information n'est fournie sur les éléments réactifs (capacités et inductances parasites). Nous avons donc réalisé des montures de test spécifiques afin de caractériser le transistor en paramètres [S]. Elle sont illustrées en figure 2.25. Ce kit comporte deux circuits effectuant la transition entre des connecteurs de type SMA vers les lignes 50Ω . Ceci permet de s'adapter à la monture accueillant le transistor et de réaliser la calibration de l'analyseur de réseaux vecto-

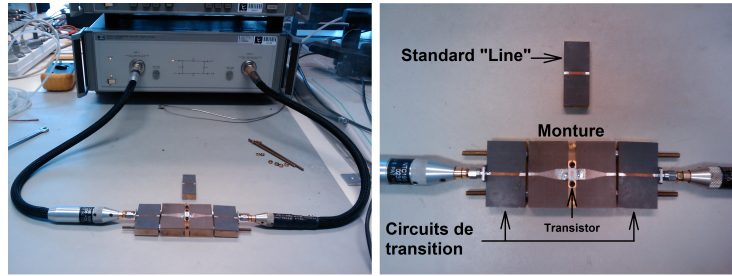


FIGURE 2.25 – Montures de test pour la caractérisation en paramètres [S] du composant : en situation sur l’analyseur de réseaux vectoriel (gauche) et en détail (droite).

riel dans un plan parfaitement défini. Le type de calibration utilisé est la méthode TRL (*Thru, Reflect, Line*). Elle nécessite un standard *Line*, lequel est un tronçon de ligne 50Ω dont le déphasage introduit dans la bande de mesure doit être compris entre 20° et 160° pour ne pas générer d’incertitude à 0° ou 180° lors de la phase de calibration [109]. La monture accueillant le transistor permet simplement la cohérence physique entre les lignes 50Ω et les pattes d’accès du composant. Un changement de plan de référence est effectué ensuite afin de se ramener dans le plan des pattes du transistor.

Cette méthode a donné de bons résultats et a fait preuve d’une excellente reproductibilité. Les résultats de caractérisation sont confrontés, en figure 2.26, aux mesures réalisées et publiées par le fabricant.

Ces mesures seront utilisées afin de renforcer les observations faites au travers de la caractérisation $I(V)$ pulsée. Elles permettront également de comparer l’évolution du comportement réactif entre transistors neuf et vieilli.

2.2.5 Conclusion

Le transistor retenu pour l’étude a été présenté, ici, sous ses différentes facettes. Même si certaines de ses caractéristiques sont mesurées avant et après les tests de vieillissement (les paramètres électriques notamment), tout ce qui vient d’être présenté constitue une base sur laquelle pourra s’appuyer nos hypothèses.

Dans la suite de ce chapitre nous allons aborder la mise en œuvre de ce transistor, dans un contexte d’utilisation concrète, au travers de la conception des amplificateurs de test.

2.3 Conception et mesure des amplificateurs de test

Avant d’aborder la conception des amplificateurs, rappelons quelques notions propres à la mise en œuvre des transistors dans les amplificateurs de puissance.

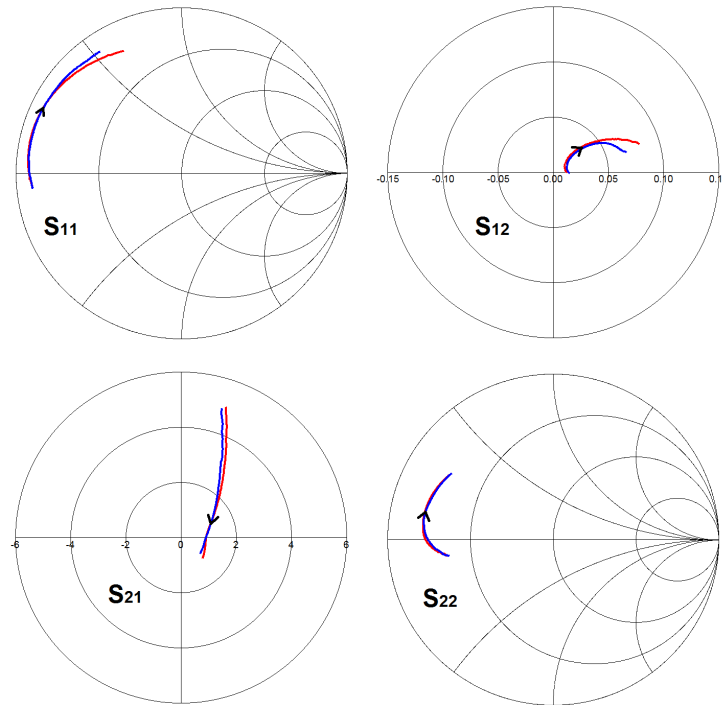


FIGURE 2.26 – Comparaison de la caractérisation en paramètres $[S]$ avec les mesures fournies par le fabricant pour $V_{DS0}=22V$ et $I_{D0}=200mA$: paramètres $[S]$ mesurés (en rouge), paramètres $[S]$ fournis par le fabricant (en bleu).

2.3.1 Les conditions de charge optimales

Le domaine de fonctionnement

Un amplificateur idéal est une source de tension (ou de courant), possédant une impédance de sortie nulle (respectivement infinie), et contrôlée en tension ou en courant. La puissance injectée dans le dispositif est nulle, donc le gain infini. La figure 2.27 représente deux amplificateurs idéaux contrôlés en tension. L'un amplifie en courant (figure de gauche), l'autre en tension (figure de droite). Quelque soit la grandeur de sortie (tension ou courant), une puissance est générée dans la charge (ici $R_C = 2\Omega$).

Les éléments actifs (fictifs) de ces deux amplificateurs sont capables de fonctionner dans les quatre quadrants du plan (I_S, V_S) . En réalité, il n'en existe aucun capable de travailler dans les quatre quadrants. Par contre, un agencement particulier de plusieurs composants actifs élémentaires permettra d'atteindre cet objectif (deux quadrants pour le montage *Push-Pull*, quatre pour le pont en H, etc. . .).

Contrairement aux tubes à grilles, les semi-conducteurs ont l'avantage de proposer des composants réciproques, capables de travailler pour l'un dans le quadrant courant-tension positif et pour son complémentaire, dans le quadrant courant-tension négatif. Ceci tient au fait qu'il est possible d'utiliser, comme porteurs de

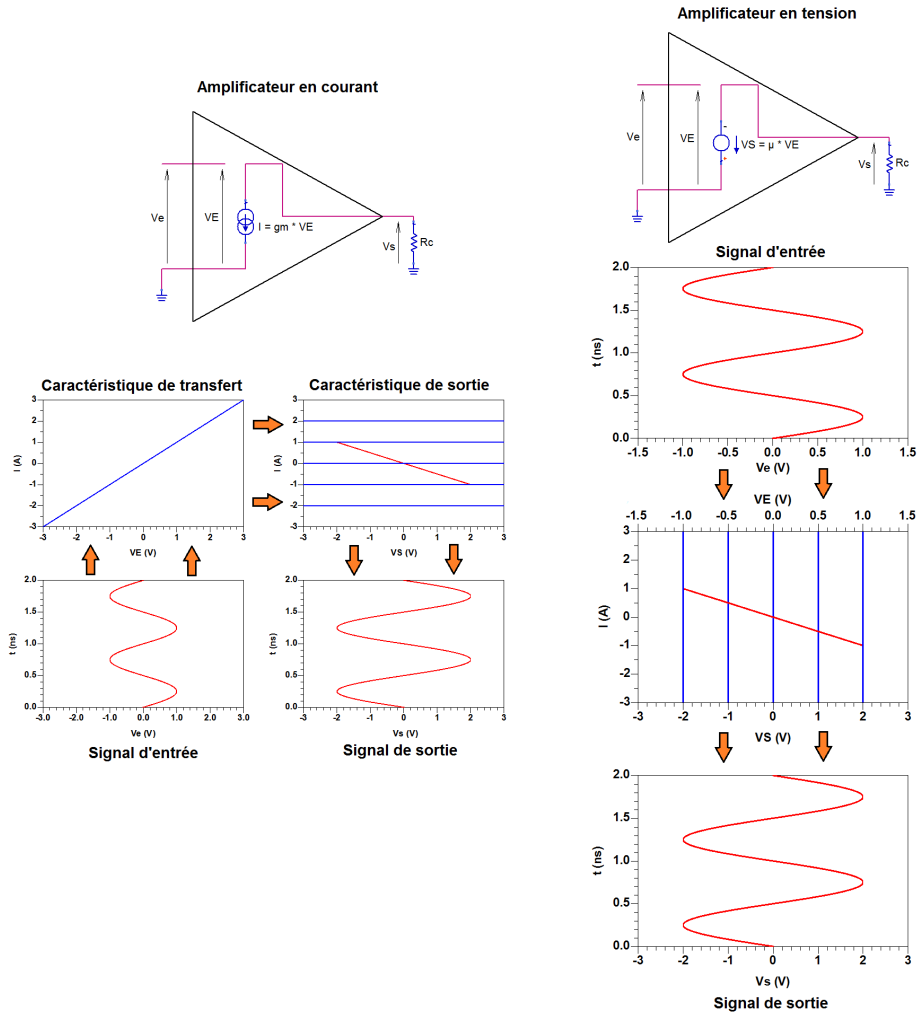


FIGURE 2.27 – Amplificateurs idéaux contrôlés en tension (résistance de charge $R_C = 2\Omega$)

charge, soit des électrons, soit des trous. Il en résulte quelques simplifications au niveau des schémas (plus besoin de symétriseur pour piloter les montages *Push-Pull*). Les circuits numériques en profitent également, l'exemple le plus emblématique étant certainement la célèbre logique CMOS.

La figure 2.28 représente les caractéristiques de sortie de composants actifs réels. Certains sont assimilables à des sources de tension commandées : c'est le cas des triodes et des *SIT* (*Static Induction Transistor*) [41]. Ces composants sont néanmoins assez marginaux. D'autres composants s'approchent d'une source de courant idéale : citons le transistor bipolaire, le transistor MOS, le transistor HEMT (pour des fortes densités de courants), la tétrode et la pentode.

Le domaine d'utilisation des composants actifs réels est donc borné à un quart de plan de la caractéristique $I(V)$ pour des raisons qui reposent sur des critères

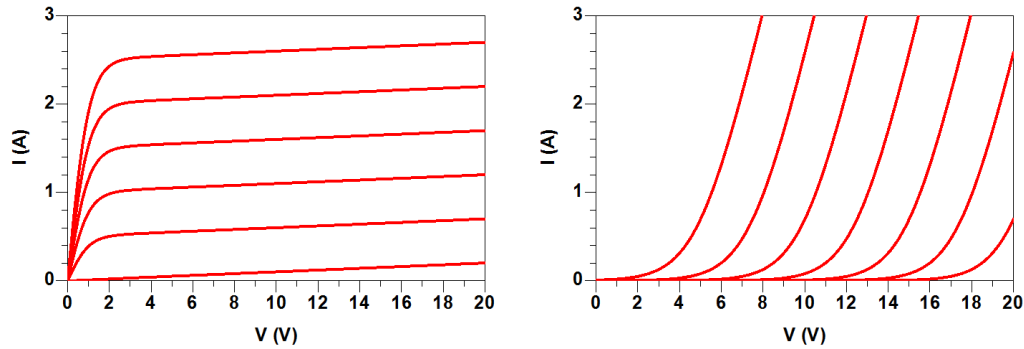


FIGURE 2.28 – Caractéristique de sortie de composants réels : à gauche, proche d'une source de courant (Bipolaire, MOS, HEMT, Tétrode, Pentode), à droite, assimilable à une source de tension (Triode, SIT).

qualitatifs (architecture des composants, dopages P ou N...). Pourtant, ce domaine est encore réduit, cette fois pour des raisons quantitatives liées au type de matériau utilisé (champ de claquage, vitesse maximale des porteurs...). Comme nous l'avons signalé au premier chapitre, cette limite indique la performance brute du composant. Pour un transistor HEMT, la tension drain-source, V_{DSBr} , est limitée par la tension de claquage du cristal semi-conducteur. D'autre part, le courant de drain maximal, I_{DSS} est obtenu au seuil de conduction de la jonction grille-source. Enfin, la puissance moyenne dissipée par le composant, P_{DMoy} doit être maintenue sous une certaine valeur critique pour ne pas occasionner un échauffement de la partie active qui lui serait fatal. Il en résulte le domaine d'utilisation du transistor, en vert sur la figure 2.29.

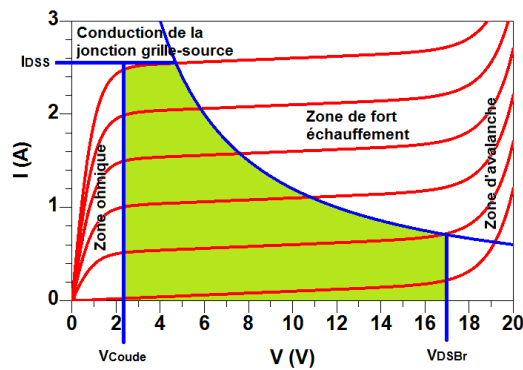


FIGURE 2.29 – Domaine de fonctionnement d'un transistor à effet de champs HEMT

Estimation de la puissance maximale d'un composant

A partir de ce domaine de fonctionnement, il est possible d'estimer la puissance maximale atteignable par le composant. Pour atteindre cet objectif, il est nécessaire d'avoir des excursions en tension et en courant de sortie les plus grandes possibles. L'amplitude maximale en tension est de :

$$V_{Smax} = \frac{V_{DSBr} - V_{Coude}}{2} \quad (2.3)$$

où V_{DSBr} est la tension de claquage du composant et V_{Coude} , la tension de coude, marquant la limite de la zone de déchet. L'amplitude maximale du courant est pour sa part de :

$$I_{Smax} = \frac{I_{DSS}}{2} \quad (2.4)$$

d'où une puissance maximale de sortie de :

$$P_{Smax} = \frac{1}{8} \cdot (V_{DSBr} - V_{Coude}) \cdot I_{DSS} \quad (2.5)$$

Critères de charge en sortie du composant

En régime sinusoïdal et de manière générale, les signaux $V_{DS}(t)$ et $I_D(t)$ sont positifs et s'expriment de la manière suivante :

$$V_{DS}(t) = V_{DS0} + V_{DS} \cdot \sin(\omega t + \phi) \quad (2.6)$$

$$I_D(t) = I_{D0} + I_D \cdot \sin(\omega t + \psi) \quad (2.7)$$

où le couple $(V_{DS0}; I_{D0})$ est le point de polarisation. On obtient alors une courbe paramétrée dans le plan I(V) centrée sur $(V_{DS0}; I_{D0})$: il s'agit du cycle de charge (encore appelé ellipse de charge). Sa représentation est donnée en figure 3.42. Si l'on

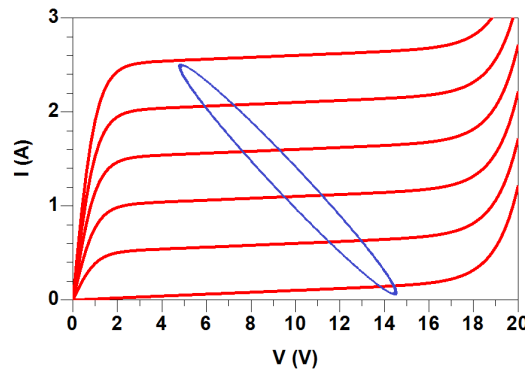


FIGURE 2.30 – Cycle de charge d'un transistor.

pose : $\theta = \psi - \phi$, la puissance de sortie du composant s'exprime par :

$$P_{Smax} = \frac{1}{2} \cdot V_{DS} \cdot I_D \cdot \cos(\theta) \quad (2.8)$$

où V_{DS} et I_D sont les amplitudes des composantes alternatives des signaux. Trois cas de figure extrêmes se présentent :

- $\theta=0^\circ$: les composantes $V_{DS}(t)$ et $I_D(t)$ sont en phase, la surface du cycle de charge est nulle et la pente positive ce qui correspond à une puissance absorbée par le transistor. Cette solution n'est pas valable car elle correspond à une impédance de charge à partie réelle négative.
- $\theta = \pm 180^\circ$: la surface du cycle est maximale, le facteur de puissance $\cos(\theta)$ est nul donc la puissance est purement réactive (V_{DS} et I_D en quadrature).
- $\theta=360^\circ$: la surface du cycle est nulle et la pente négative ce qui correspond au maximum de puissance fournie pour une couple ($V_{DS}; I_D$) donné. C'est ce troisième cas que l'on cherchera à réaliser en pratique.

L'impédance de charge Z_{Charge} peut prendre plusieurs valeurs selon le critère que l'on se fixe. Par exemple, pour obtenir un bon rendement électrique et un maximum de puissance de sortie, on cherchera Z_{Charge} qui conduit à un cycle de charge à surface nulle et dont la pente maximise l'excursion en V_{DS} et I_D simultanément. Ceci est réalisable en chargeant la sortie du transistor par une impédance ayant une partie résistive de valeur :

$$R_{Charge\ Pmax} = \frac{V_{DSBr} - V_{Coude}}{I_{DSS}} \quad (2.9)$$

et une partie réactive compensant la réactance de sortie du composant. On pourra aussi viser le gain en puissance maximum. Dans ce cas la partie résistive vaudra :

$$R_{Charge\ Gmax} = \frac{1}{g_d} \quad (2.10)$$

Le choix d'un faible taux de distorsion (i.e. intermodulation) conduit généralement à optimiser conjointement le point de polarisation et l'impédance de charge pour choisir une région de la caractéristique où g_m varie peu avec le signal (en classe A comme nous le verrons ensuite).

On comprend ainsi que toutes les performances optimales ne peuvent pas être atteintes simultanément, ce sera affaire de compromis. Les expressions de ces résistances de charge ne sont valables qu'aux bornes du transistor intrinsèque. Il va sans dire que tout élément parasite présent entre la charge et l'accès considéré du transistor rend caduque ces expressions. Elles permettent cependant de se faire une idée rapidement des valeurs d'impédance de charge à présenter au composant.

Critère de charge en entrée du composant

Les choix sont plus restreints quant à la manière de charger l'entrée du composant. Comme nous l'avons signalé au début du premier chapitre, un des critères de performance d'un amplificateur de puissance est sa capacité à absorber la plus grande partie de la puissance qui lui est injectée. Pour satisfaire ce critère, l'impédance de source, présentée par le générateur au transistor, doit être égale au

complexe conjugué de l'impédance d'entrée du composant, soit :

$$Z_{Source} = Z_{E\ Transistor}^* \quad (2.11)$$

En régime fortement non linéaire, $Z_{E\ Transistor}$ varie au rythme du signal radiofréquence. On doit alors choisir Z_{Source} de manière à minimiser l'*Input Return Loss* au point de fonctionnement en puissance retenu.

2.3.2 Les classes de fonctionnement

Le schéma de principe d'un amplificateur fonctionnant en régime sinusoïdal est donné en figure 2.31. Les couples C_{LE} , L_E et C_{LS} , L_S constituent les tés de pola-

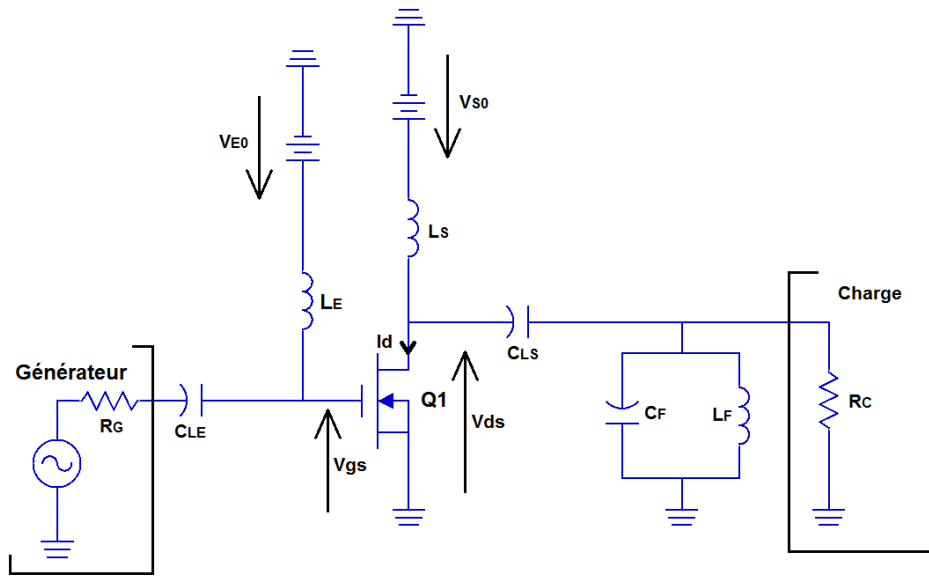


FIGURE 2.31 – Schéma de base des amplificateurs fonctionnant en classe sinusoïdale.

risation permettant d'acheminer les tensions (et/ou courant) d'alimentation V_{E0} et V_{S0} , tout en les isolant du signal alternatif utile. Le couple C_F , L_F est un filtre passe bande permettant d'éliminer les composantes harmoniques éventuellement générées par les non linéarité du composant actif. La charge, ici représentée par une résistance R_C , est dans la plupart des cas complexe et sera plutôt de la forme $R_C + j \cdot X_C$. Le composant actif présente des éléments réactifs parasites dont il faut neutraliser l'effet pour obtenir un meilleur rendement électrique.

La façon dont est polarisé et chargé le ou les composants actifs renseigne sur la classe de fonctionnement d'un amplificateur. On distingue les classes de fonctionnement sinusoïdales (A , B , AB et C) déterminées par l'angle de conduction du signal sinusoïdal injecté à l'entrée du composant, et les classes dites *haut rendement* (D , E , F , F^{-1}) faisant travailler les composants en commutation ou en adaptation d'impédance multi-harmoniques.

2.3.2.1 La classe A

Il s'agit de la classe de fonctionnement la plus répandue en petite puissance (jusqu'à quelques watts). Dans ce mode de fonctionnement, où le composant actif est généralement polarisé à $I_{DSS}/2$ et $\frac{V_{DSBr} + V_{Coudé}}{2}$, la droite de charge peut couvrir tout le domaine de la caractéristique $I(V)$ de sortie. On définit l'angle de conduction comme étant la portion d'une période du signal durant laquelle le courant n'est pas nul dans le composant. Ainsi, comme le blocage n'est jamais atteint en classe A, l'angle de conduction vaut 360 degrés. Les formes d'ondes typiques sont représentées en figure 2.32.

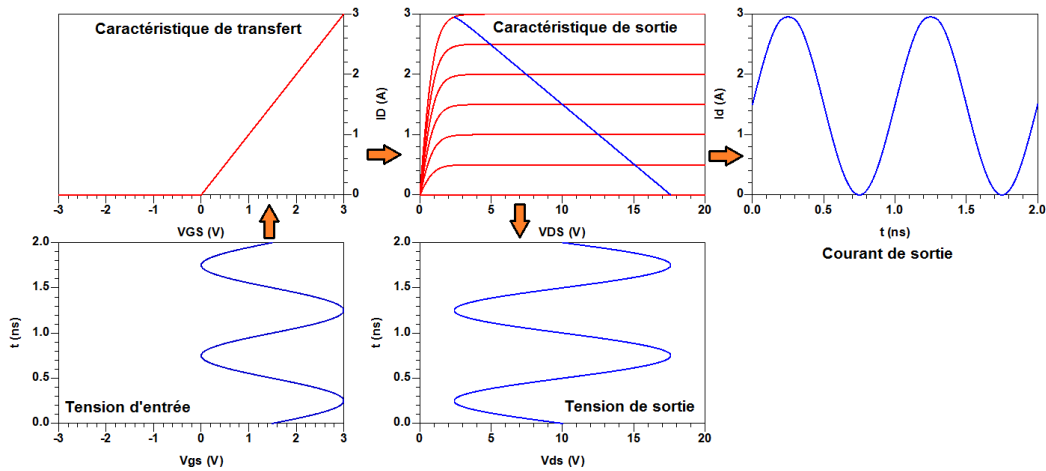


FIGURE 2.32 – Formes d'ondes relatives à la classe A.

L'atout majeur de ce type de fonctionnement est d'offrir une grande linéarité puisque le composant travaille dans une zone à transconductance (g_m) quasi-constante. Le gain est également important car g_m est élevé au point de repos. C'est aussi la conséquence d'une impédance de charge plus grande qu'en classe B (pour obtenir la même puissance de sortie). La consommation moyenne d'un étage d'amplification polarisé en classe A reste constante quelque soit l'amplitude du signal, ce qui garantit une bonne réponse aux transitoires. Nous pouvons remarquer enfin que le signal d'entrée n'atteint jamais des valeurs en deçà de la tension de pincement du composant, ce qui, nous le verrons plus loin, limite les effets de pièges dans les transistors sujets à ces phénomènes.

Le principal inconvénient de cette classe de fonctionnement est son rendement électrique faible :

$$\eta = \frac{1}{2} \cdot \frac{V_S}{V_{DC}} \quad (2.12)$$

Celui-ci est au maximum de 50%, mais en pratique, compte tenu de la tension de déchet et des non-linéarités induites à l'approche du blocage ou de la saturation, ce rendement est rarement supérieur à 40% [110].

2.3.2.2 La classe B

En fonctionnement classe B, le point de polarisation est choisi de sorte que la consommation au repos soit nulle (courant de repos nul). Le composant étant placé juste au blocage, l'angle de conduction est donc de 180 degrés et le courant de sortie a l'allure d'un signal redressé mono-alternance. Un filtrage énergétique en sortie permet d'éliminer les harmoniques du courant de manière à ne conserver que la composante fondamentale. Les formes d'ondes typiques de la classe B sont représentées en figure 2.32. A noter que même si le transistor ne conduit que sur une demi-période de signal, la même puissance de sortie qu'en classe A est atteignable en classe B (à même tension de polarisation de drain/collecteur évidemment).

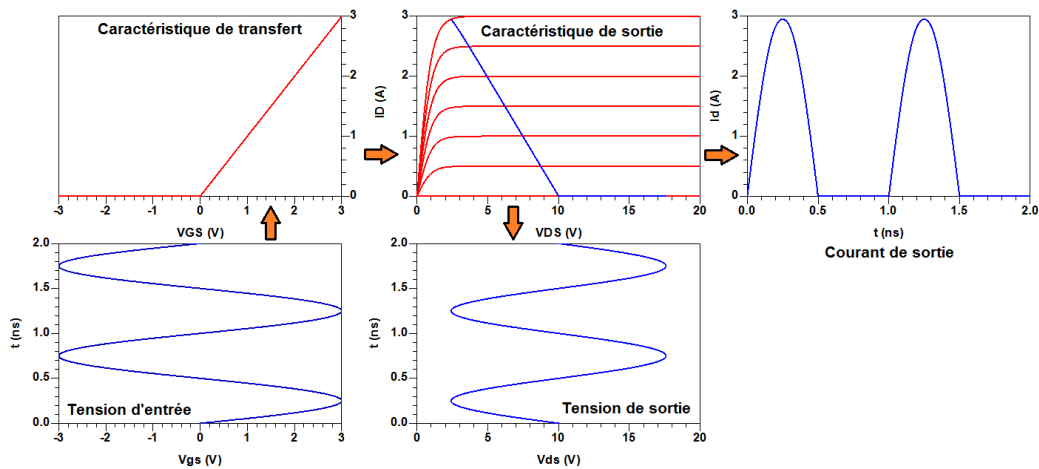


FIGURE 2.33 – Formes d'ondes relatives à la classe B.

L'avantage de la classe B est son rendement important, inhérent à sa consommation nulle au repos (i.e. puissance dissipée moindre). Cela peut être également interprété par le fait que le point de fonctionnement dynamique évolue dans une zone courant-tension propice à une faible dissipation (comparée à la classe A). L'expression du rendement électrique est :

$$\eta = \frac{\pi}{4} \cdot \frac{V_S}{V_{DC}} \quad (2.13)$$

Son maximum théorique est de 78.5% mais pour les mêmes raisons que la classe A, le rendement pratique se situe plutôt entre 50 et 70% [111].

Le principal inconvénient de ce mode de fonctionnement est sa mauvaise linéarité. En effet, g_m varie de manière importante sur toute la dynamique de l'amplificateur : le gain, quasi nul pour les faibles signaux, augmente pour atteindre une valeur maximale, puis chute de nouveau en raison de la saturation de l'amplificateur. Pour cette raison, les amplificateurs en classe B (en règle générale polarisés à faible g_m) sont relativement stables au repos. Afin d'améliorer la linéarité, on peut avoir recours au montage *Push-Pull* : deux composants sont utilisés, chacun pour amplifier une

demi alternance de signal. Ce type de montage permet d'éliminer les harmoniques pairs générés par chaque composant. Cependant, en raison du g_m quasi nul au point de repos, une distorsion importante est générée à la jonction des deux demi alternances, la distorsion de croisement. Il est également important de noter que l'excursion en tension d'entrée nécessaire à l'excitation maximale du composant est le double de celle requise en classe A. Le gain sera donc inférieur à la classe A, toutes choses étant égales par ailleurs. De plus, cette excursion d'entrée va bien en deçà de la tension de pincement, favorisant le piégeage de charges.

2.3.2.3 Le compromis rendement/linéarité : les classes AB et C

Il peut être judicieux de choisir un point de repos induisant une faible consommation au repos : il s'agit de la classe AB. Polarisé de cette manière, l'amplificateur présente des caractéristiques en basse puissance proches de celles de la classe A (bonne linéarité), tandis que le rendement électrique approche celui de la classe B pour un fonctionnement saturé. Cette fois-ci l'angle de conduction est compris entre 180 et 360 degrés. On parlera de classe AB *légère* lorsque le courant de repos est proche de $I_{DSS}/2$ (typiquement jusqu'à $I_{DSS}/5$), alors qu'on la qualifiera de *profonde* pour des courants de repos inférieurs à $I_{DSS}/5$. Les formes d'onde typiques de la classe AB sont représentées en figure 2.34. Là encore, la structure *Push-Pull*

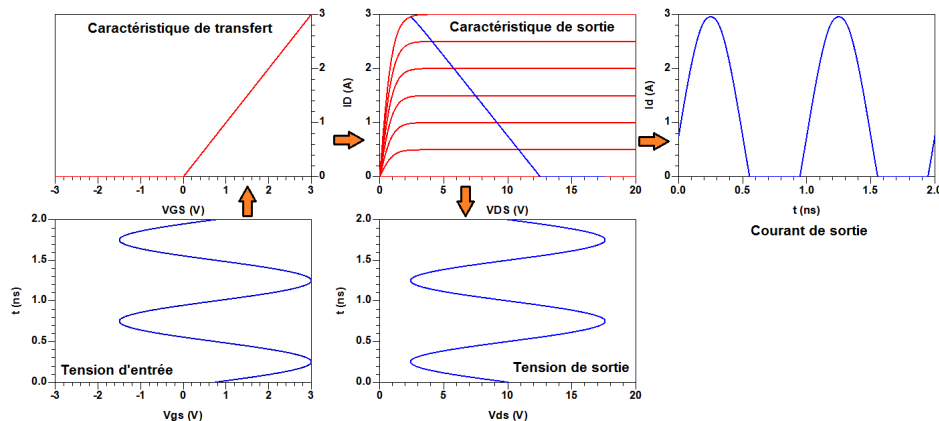


FIGURE 2.34 – Formes d'ondes relatives à la classe AB.

peut être avantageusement utilisée afin d'éliminer les composantes paires générées par chaque branche. A noter également que puisque le g_m de chaque composant n'est pas nul au point de polarisation, la distorsion de croisement est absente. Certains transistors de puissance renferment d'ailleurs deux puces dans le même boîtier prévus pour un fonctionnement *Push-Pull* pour des application telecom [112].

Si le rendement électrique est un critère de conception déterminant, la classe C permet de dépasser la limite théorique des 78.5% de rendement propre à la classe B. Dans ce mode de fonctionnement, le point de repos se situe sous le blocage du transistor. L'angle de conduction est alors compris en 0 et 180 degrés, le maximum

de rendement étant atteint pour un angle de conduction nul. Les formes d'onde typiques de la classe C sont représentées en figure 2.35.

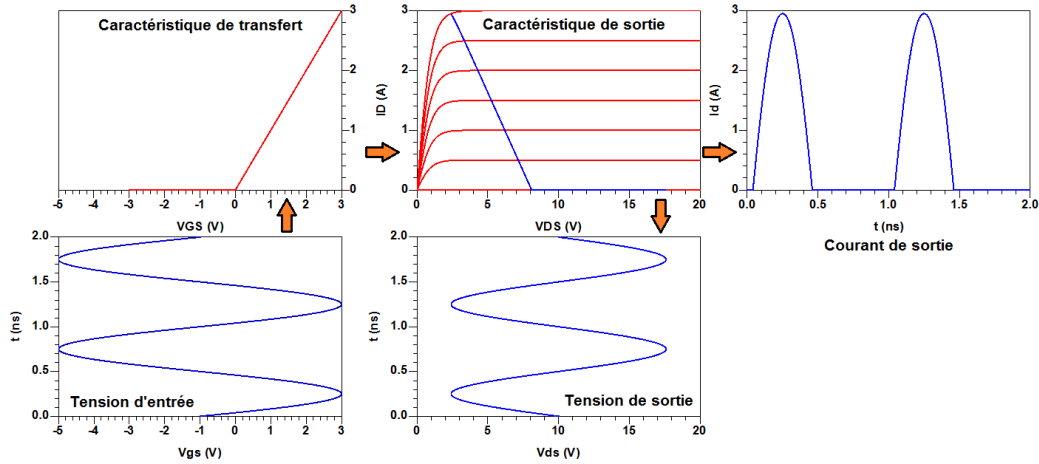


FIGURE 2.35 – Formes d'ondes relatives à la classe C.

S'il est possible d'obtenir un rendement électrique de 100% quand l'angle de conduction tend vers 0, le fonctionnement d'un tel étage est très non linéaire. En effet, comme le composant est polarisé sous le blocage, le gain est nul tant que l'excitation d'entrée reste sous un certain seuil. De plus, pour exciter complètement le composant, un signal de forte amplitude est requis en entrée. L'amplitude de ce signal est d'autant plus forte que le recul de polarisation est important ce qui induit des tensions inverses importantes en entrée et également des pics de tension de sortie. L'effet qui en découle directement est le faible gain : plus l'angle de conduction est faible, plus le signal d'excitation doit être important, et plus l'impédance de charge doit être faible (idéalement un court circuit).

Étant donnée la mauvaise linéarité du montage, il est principalement utilisé pour des applications de puissance à enveloppe constante ou à impulsion tels que les RADARS [113].

2.3.2.4 Les classes *haut rendement*

D'après ce qui précède, nous pouvons dire que l'augmentation du rendement électrique (i.e. réduction de la puissance dissipée) est concomitante, d'une part, avec la diminution du courant de repos de l'amplificateur, et d'autre part, avec la réduction du temps de conduction du composant actif. Ce dernier point revient à dire, pour les classes sinusoïdales, qu'il faut diminuer la zone d'empiètement courant-tension du composant actif. Cette démarche est illustrée par la figure 2.36. De ce point de vue, la classe C profonde est la plus performante. Son principale écueil est sa forte excursion requise en entrée dont découle son gain relativement faible. Ce fort signal d'entrée peut être préjudiciable pour la fiabilité du composant.

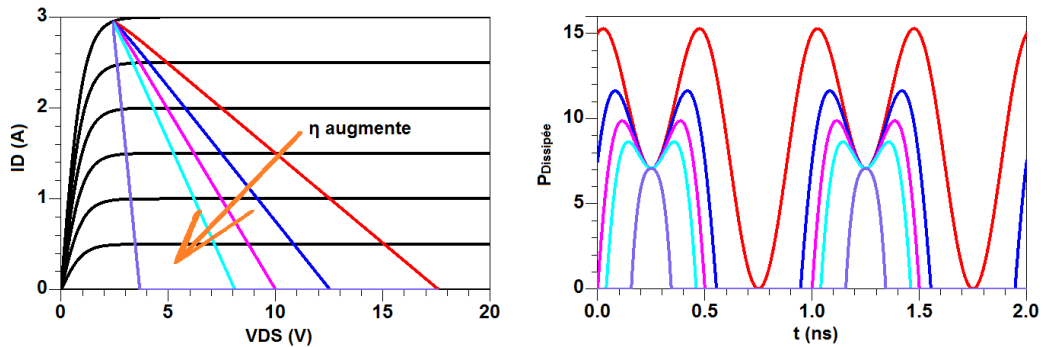


FIGURE 2.36 – Impact de la réduction de l’empiètement courant-tension sur la puissance dissipée : classe A (rouge), classe AB (bleu), classe B (magenta), classe C légère (cyan), classe C profonde (violet).

Les classes à haut rendement regroupent les modes de fonctionnement des composants actifs, permettant de réduire l’empiètement courant-tension autrement qu’en agissant sur le point de polarisation et/ou sur la charge à la fréquence fondamentale. Elles adoptent généralement des points de polarisation de type classe AB à B mais font fonctionner les composants en régime de commutation ou mettent à profit les non linéarités générées pour s’approcher du cycle de charge idéal. Compte tenu de ces modes de commande, ces classes sont généralement incompatibles avec des applications linéaires ayant à traiter des signaux à enveloppe variable. Elles sont cependant toutes indiquées pour les télécommunications à enveloppe constante (FM, FSK, GMSK, etc. . .), pour les systèmes à impulsion (RADAR, IRM) ainsi que pour des applications industrielles CW (*Continuous Wave*).

Les classes *D* et *E* font partie de ces modes de fonctionnement en commutation. La classe *D* a été initialement développée pour l’amplification basse fréquence en modulation de largeur d’impulsion (*MLI* ou *PWM* en anglais). Elle est d’ailleurs très utilisée en audiofréquences pour des applications nomades fortement intégrées (baladeurs, téléphones portables), ainsi qu’en haute fidélité [114] [115]. Les deux architectures utilisées pour les applications RF sont illustrées en figure 2.37, le mode tension et le mode courant. Deux transistors sont nécessaires pour chaque structure : identiques pour le mode courant, complémentaires pour le mode tension. Le signal de sortie, carré, est rendu sinusoïdal grâce à un filtre passe bas constitué par L_0 et C_0 . Le mode tension est peu utilisé car il nécessite l’utilisation d’un composant de type P, qui limite fortement la rapidité de commutation. Le mode courant, quant à lui, nécessite l’utilisation d’un transformateur symétriseur, principal écueil pour la montée en fréquence. Pour ces raisons cette classe de fonctionnement ne représente que peu d’intérêt en radiofréquence. Elle montre cependant de bonnes performances pour les très fortes puissances en bande HF (89% de rendement à 13.56MHz pour une puissance de sortie de 3kW) [116] et a également fait l’objet d’études jusqu’au

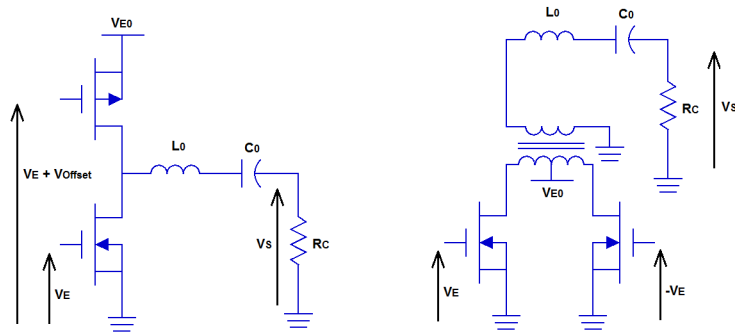


FIGURE 2.37 – Circuits de base de la classe D : en mode tension (à gauche) et en mode courant (à droite).

GHz montrant des potentialités intéressantes en terme de rendement ($\approx 80\%$) et de linéarité [117] [118].

La classe E a été développée en 1975 par N.O. Sokal [119]. Ce mode de fonctionnement a permis d'obtenir un rendement de 96% à 3.9MHz pour une puissance de sortie de 26W. Le schéma de principe est illustré en figure 2.38. Elle est une évo-

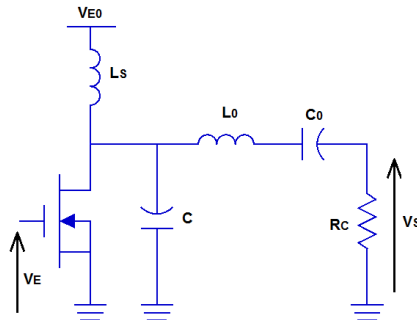


FIGURE 2.38 – Schéma de base du fonctionnement en classe E .

lution de la classe D dans le sens où un seul composant actif est nécessaire. Ainsi, le transformateur symétriseur devient inutile. Le composant actif fonctionne toujours en commutation de manière à ne pas y faire coexister simultanément tension et courant. La capacité C est ajustée conjointement au filtre L_0C_0 de manière à assurer une commutation de type ZVS (*Zero Voltage Switching*) tout en permettant la bonne transformation d'impédance. On la rencontre principalement en bande HF jusqu'en UHF [120], car le temps de commutation est fortement impacté par les capacités parasites des composants.

Les classes à haut rendement de type F et F^{-1} sont obtenues en mettant à profit les non linéarités des composants. Il s'agit toujours d'éviter l'empiètement courant-tension dans le composant mais en utilisant cette fois-ci des charges multi-

harmoniques pour sculpter les formes d'ondes de tensions et de courants. Il n'y a plus de commutation à proprement parler. Ces classes de fonctionnement adoptent un point de polarisation souvent proche de la classe B. Le schéma de principe est donné en figure 2.39.

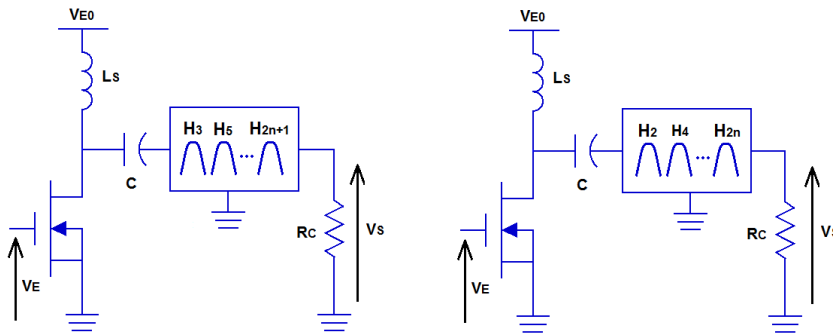


FIGURE 2.39 – Schéma de base du fonctionnement en classes F (à droite) et F^{-1} (à gauche).

La classe F est obtenue en court-circuitant les harmoniques pairs de la tension de sortie de manière à la rendre quasi-carré (voir figure 2.40). La forme du courant de sortie est alors semblable à des demi arches de sinusoïde (harmonique pairs). La classe F^{-1} est la duale : les harmoniques impairs de la tension de sortie sont court-circuités, ainsi que les harmoniques pairs du courant de sortie. Ceci peut être réalisé grâce à un banc de filtres passe-bandes en éléments localisés pour les basses fréquences (HF, VHF, UHF) ou avec des tronçons de lignes quart d'onde pour les applications plus hautes fréquences. Le rendement électrique maximal de ces classes de fonctionnement est théoriquement de 100% si tous les harmoniques sont traités. Cela dit, les circuits d'adaptation d'impédance sont de plus en plus difficiles à réaliser à mesure que les harmoniques de rang élevé sont pris en compte. On montre ainsi que l'amélioration du rendement est négligeable au delà de la prise en compte de l'harmonique 3 [121]. Dans ce cas, les signaux d'une classe F ressemblent à ceux de la figure 2.41). On rencontre également des variantes de ces classes de fonctionnement, mettant en jeu des circuits annexes pour façonner les formes d'ondes [122] [123] [124].

Ces classes de fonctionnement permettent d'obtenir de bonnes performances au delà de la bande UHF (L, S, C) [125] [126] et également sur des bandes de fréquences significatives [127]. D'un point de vue pratique, la classe F^{-1} est souvent préférée à la classe F en haute fréquence. Il est plus commode de court-circuiter l'harmonique 3 étant donné que la fréquence de travail ne se trouve parfois qu'à quelques fraction de la fréquence de transition du composant, le filtrage de l'harmonique 3 s'effectue alors "de lui même".

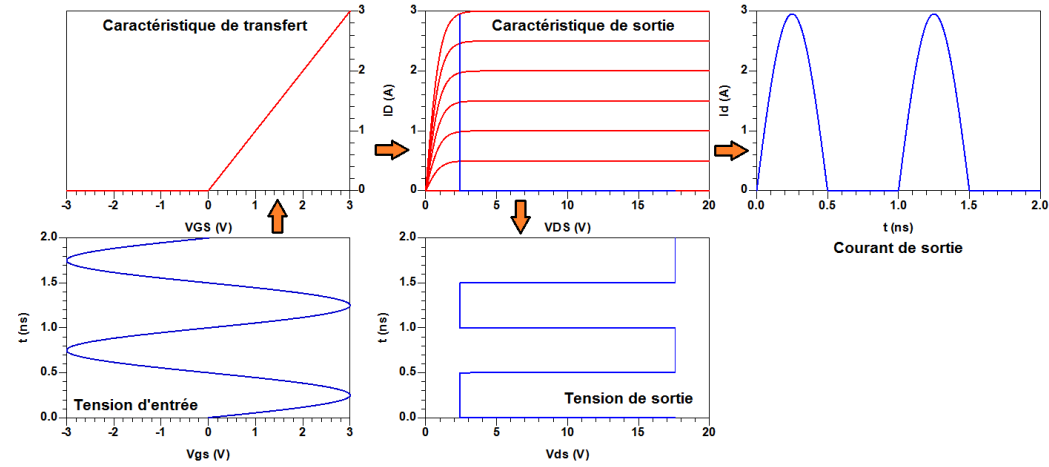


FIGURE 2.40 – Formes d’onde théoriques de la classe F (les formes d’onde courant-tension sont inversées pour la classe F^{-1}).

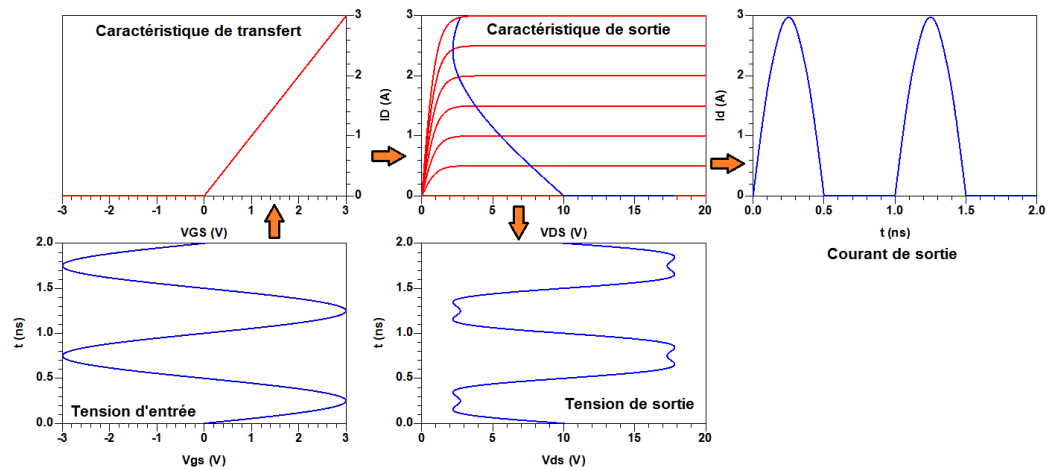


FIGURE 2.41 – Formes d’onde typiques de la classe F limitée à la prise en compte des harmoniques 2 et 3.

2.3.3 Conception et réalisation des amplificateurs

Méthodologie de conception

La conception d’un amplificateur de puissance radiofréquence peut s’opérer de deux manières. Elle peut être menée par la mesure, en utilisant un banc *Load Pull*, ou par la simulation informatique si l’on dispose d’un modèle (physique, phénoménologique ou tabulaire) du transistor.

Le banc *Load Pull* agit comme un générateur d’impédances aux accès du transistor. On détermine ainsi l’impédance de source à présenter, qui permet au tran-

transistor d'absorber le maximum de puissance incidente, de concert avec l'impédance de charge qui maximise le gain ou la puissance de sortie ou le rendement électrique etc... Comme le choix de l'impédance de charge résulte souvent d'un compromis, les contours *Load Pull* sont alors d'une grande utilité puisqu'ils permettent de visualiser les lieux d'impédance optimaux. Afin d'obtenir une meilleure précision dans la détermination expérimentale de ces impédances, le transistor peut être placé sur un circuit de pré-adaptation. Un tel circuit « concentre » les impédances présentées par les *tuners Load Pull* dans des lieux d'impédances judicieusement choisis, susceptibles de contenir les impédances optimales recherchées. Il permet également de réduire la sensibilité aux impédances présentées par les *tuners*. Ce type de circuit joue, en fait, le rôle de transformateur. Cette technique a son importance pour les transistors à fort développement de grille : les fortes capacités parasites d'entrée décalent l'impédance de source optimale vers le court-circuit tandis que les fortes excursions en courant de drain entraînent un décalage des impédances de charge vers le court-circuit également. L'utilisation d'un matériau à grande largeur de bande interdite tel que le GaN facilite la recherche des impédances de charge puisque celles-ci augmentent du fait du fonctionnement sous haute tension.

La conception d'un amplificateur pourra aussi être menée par le biais de la CAO, le transistor devant être préalablement modélisé. Cette tâche conditionne en grande partie la qualité du résultat final. Le résultat sera d'autant meilleur que le transistor aura été modélisé de manière précise, et en tenant compte d'un maximum de phénomènes physiques parasites. Cela suppose également d'utiliser des composants présentant une faible dispersion technologique. Étant donné que le fonctionnement des transistors s'effectue souvent en régime non linéaire et sous haute température, ces effets devront être pris en compte. De plus, nous avons vu plus haut l'importance des effets de pièges dans les HEMT AlGaIn/GaN. La conception se résume ensuite à la simulation d'un banc *Load Pull*. La recherche des impédances optimales s'effectue de manière analogue au *Load Pull* réel. Nous avons opté pour cette méthode de conception, en gardant à l'esprit ses points faibles, car le fabricant du NPTB00050 met à disposition un modèle électrothermique non linéaire de transistor. Nous n'avons donc pas utilisé les impédances fournies par le fabricant. Cependant, celles-ci feront office de référence pour évaluer la qualité du modèle. Ce modèle est de type « boîte noire » : les formes d'ondes au niveau de la partie active ne sont pas visibles et sont filtrées par les éléments du boîtier. La classe de fonctionnement n'est alors pas précisément connue. La figure 2.42 illustre le principe du *Load Pull* simulé. Elle reprend l'architecture de la figure 2.31. Les capacités C sont des composants idéaux de valeur infinie faisant office de circuit ouvert à la composante continue et de court circuit à la composante alternative. Le même principe s'applique aux inductances L avec la règle duale. Les grandeurs caractéristiques de l'amplificateur sont calculées à partir des différents courants et tensions. Le problème de recherche du fonctionnement optimal se résume alors à la détermination des impédances de source $R_S + j \cdot X_S$ et de charge $R_C + j \cdot X_C$ répondant au mieux aux objectifs fixés par le cahier des charges. Les impédances présentées aux harmoniques sont, quant à

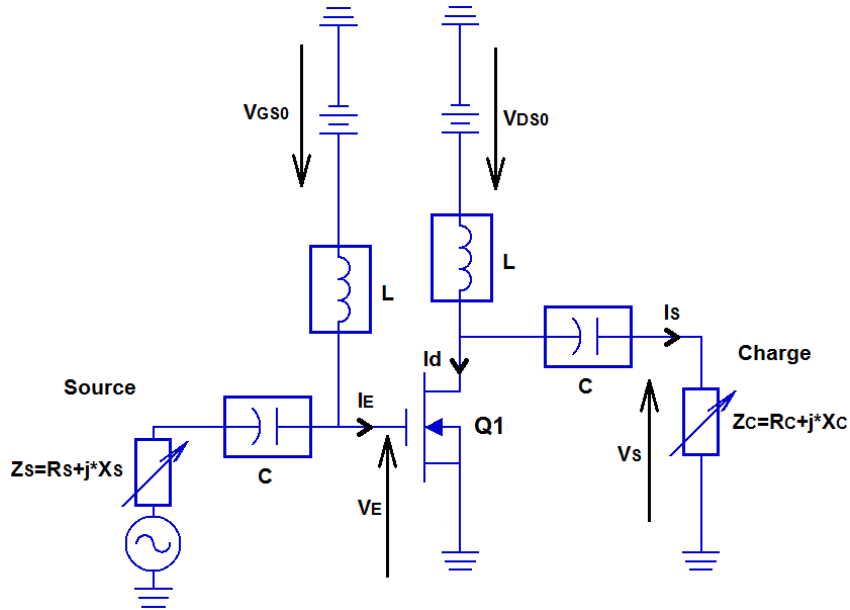


FIGURE 2.42 – Technique du *Load Pull* simulé en utilisant un modèle électrothermique non linéaire de transistor.

elles, fixées arbitrairement à 50Ω . Celui-ci est basé sur les caractéristiques indiquées dans la notice du fabricant. Il est détaillé ci-dessous :

- 50W de puissance de sortie en régime saturé sous tension nominale (28V) en classes AB/B.
- Rendement en puissance ajoutée supérieur à 50%.
- Fréquence de travail de 3GHz.
- Fonctionnement pulsé-saturé type RADAR.
- *Input Return Loss* inférieur à -10dB.

Les impédances permettant de remplir ces critères sont résumées dans le tableau 2.6. Celle-ci sont comparées aux impédances fournies par la notice du fabricant.

Impédances (Ω)	Simulation	Notice
Source	$3.4 - j \cdot 9$	$4.4 - j \cdot 13$
Charge	$4.9 - j \cdot 5.9$	$5.2 - j \cdot 5.3$

TABLE 2.6 – Impédances optimales déterminées par simulation comparées à la notice du fabricant.

Les performances de l'amplificateur chargé par ces couples d'impédance sont données ci-dessous en figure 2.43. Celles-ci sont assez proches avec cependant une différence importante sur la qualité d'adaptation en entrée du composant. En effet,

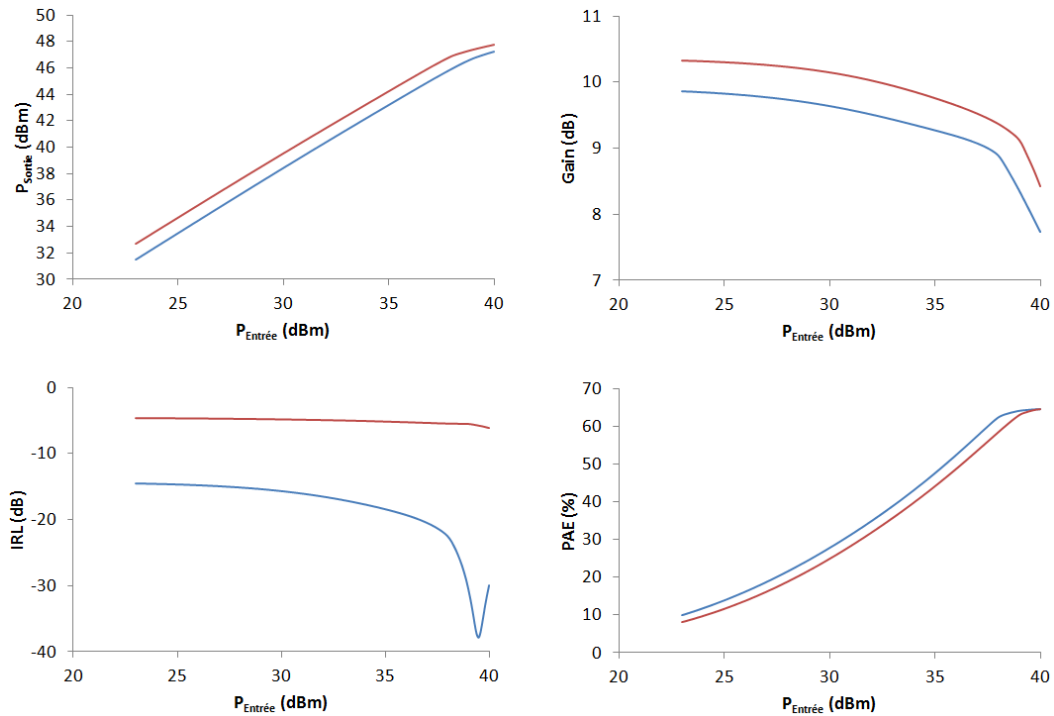


FIGURE 2.43 – Performances simulées de l’amplificateur chargé par les impédance optimales déterminées en CAO (en bleu), et par les impédances fournies dans la notice (en rouge). $V_{DS0}=28\text{V}$ et $I_{D0}=450\text{mA}$.

avec les impédances de la notice, l’*Input Return Loss* est bien supérieur au critère fixé. Une imprécision sur l’impédance d’entrée du modèle est donc à prévoir.

Afin de permettre l’adaptation des impédances entre le générateur et la charge, lesquels ayant des impédances d’accès de $50\ \Omega$, l’étape suivante est la conception de circuits de transformation d’impédance. Ils assurent également la polarisation du transistor via deux lignes *quart d’onde* découplées, pour de ne pas perturber le circuit de transformation d’impédance. Une topologie faisant intervenir un maximum d’éléments répartis a été choisie. En effet, en radiofréquence, les éléments parasites des composants discrets influent de manière importante sur leurs performances. Ils présentent également des pertes liées au diélectrique utilisé. A titre d’exemple, les capacités de liaison RF utilisées (multi-couches céramiques) possèdent une fréquence de résonance propre voisine de la fréquence de fonctionnement de l’amplificateur. A cette fréquence, l’impédance, réelle, n’est pas complètement nulle : la capacité se comporte comme une résistance qui engendre des pertes. On ne les utilisera donc que lorsqu’ils sont indispensables (en capacité de liaison ou de découplage d’alimentation par exemple). La largeur des lignes d’accès au transistor, au moins égale à la largeur des pattes du composant, est déterminée de manière à obtenir une impédance caractéristique proche de l’impédance à présenter au composant.

L'ajustement fin de cette impédance est réalisée en jouant sur la longueur de ces tronçons de lignes et en ajoutant des *stubs* en parallèle sur les lignes RF d'accès. Vu le fonctionnement mono-fréquence et mono-harmonique, le circuit ne comporte pas d'originalité particulière.

Une analyse de stabilité en régime linéaire a montré quelques velléités d'oscillations aux basses fréquences ($\approx 100\text{MHz}$). Cette tendance à l'auto-oscillation est courante sur les transistors à fort développement de grille (fort g_m), les conditions de Barkhausen étant souvent remplies. L'insertion d'une résistance de 100Ω en série dans le circuit de polarisation de grille a permis de résoudre efficacement ce problème.

Enfin, une simulation statistique (Monte Carlo) de dispersion sur les dimensions des tronçons de ligne des circuits d'adaptation a été effectuée, afin de vérifier la compatibilité de la conception avec les tolérances possibles de la gravure chimique des circuits ($\pm 50\mu\text{m}$).

Ci-dessous, la figure 2.44 représente le masque de ces circuits d'adaptation. Le tableau 2.7 donne la valeur des impédances synthétisées par ces circuits. Enfin,

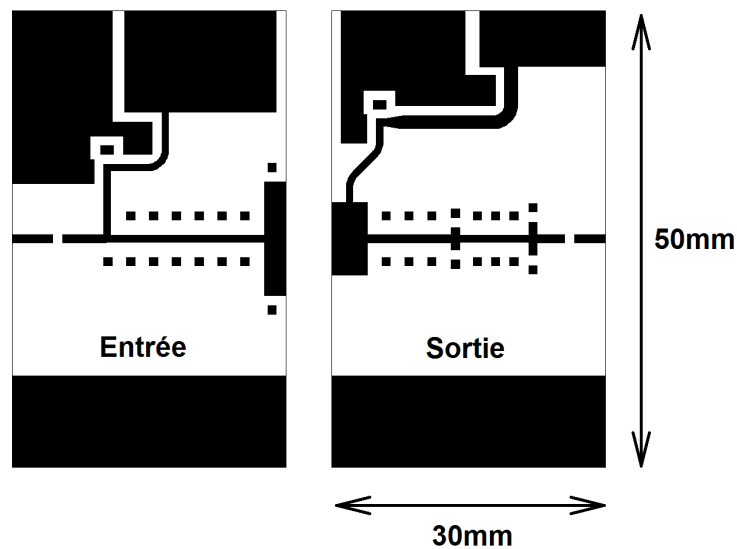


FIGURE 2.44 – Masque des circuits d'adaptation.

Impédances (Ω)	Optimales	Synthétisées
Source	$3.4 - j \cdot 9$	$5 - j \cdot 8.6$
Charge	$4.9 - j \cdot 5.9$	$4.8 - j \cdot 5.5$

TABLE 2.7 – Impédances optimales et impédances synthétisées par les circuits d'adaptation, obtenues en simulation.

les performances simulées complètes sont données en figure 2.45. On remarque que

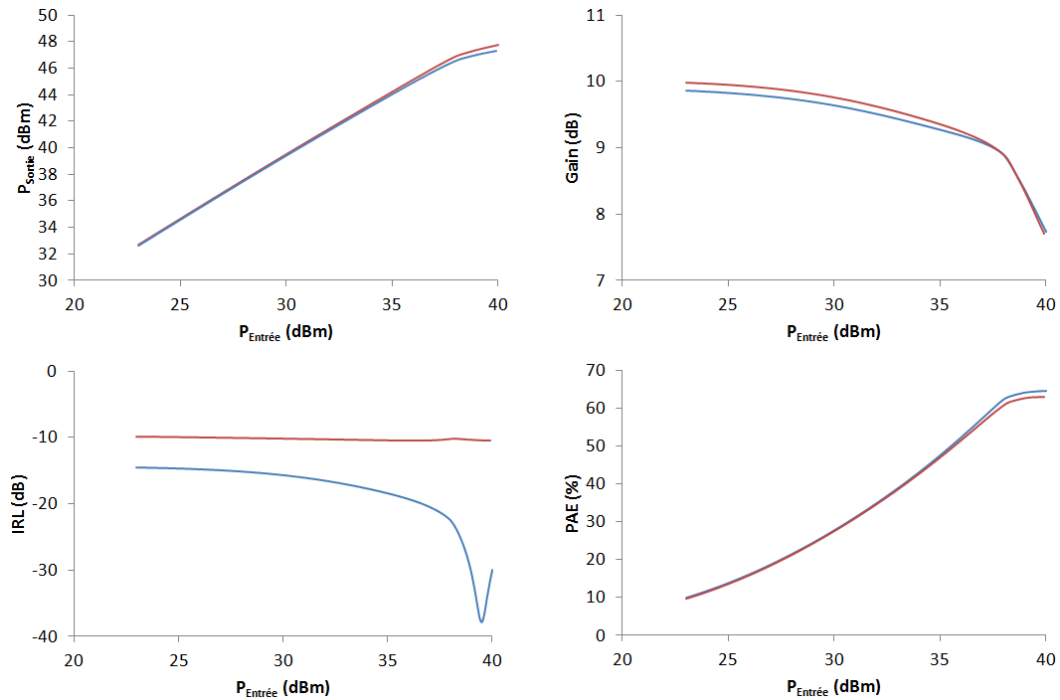


FIGURE 2.45 – Performances simulées de l’amplificateur complet pour $V_{DS0}=28\text{V}$ et $I_{D0}=450\text{mA}$: chargé par les impédances optimales (en bleu) et par les circuits d’adaptation (en rouge).

le niveau d’adaptation en entrée s’est quelque peu dégradé. C’est probablement la conséquence d’une impédance de source, synthétisée par le circuit d’adaptation d’entrée, légèrement différente. Néanmoins, l’IRL reste sous les -10dB. Une simulation électromagnétique du circuit à finalement été réalisée attestant de la validité des modèles de lignes utilisés.

Réalisation des amplificateurs

Les circuits d’adaptation ont été réalisés sur du substrat ROGERS[®] 6010.2 [128]. Il s’agit d’un substrat Teflon mou et chargé en céramique, présentant une épaisseur de $635\mu\text{m}$ et possédant permittivité relative de 10.2. La métallisation cuivre a une épaisseur de $18\mu\text{m}$ tandis que le coefficient de perte $\tan \delta$ vaut 0.0023 à 10GHz. La gravure s’effectue par voie chimique après dépôt, séchage, insolation aux UV et révélation d’une résine photosensible. Les trous métallisés, volontairement peu nombreux, sont réalisés à l’aide d’un ruban de cuivre de quelque micromètres d’épaisseur, faisant la liaison entre les deux faces cuivrées du substrat. Les capacités RF proviennent d’*American Technical Ceramics*[®], de la série 600S.

Les circuits sont reportés, par brasure étain-plomb, sur des bases en laiton accueillant une connectique RF N femelle, tandis que le transistor prend place sur une

pièce centrale. Le tout est maintenu par deux tiges filetées traversant la structure. La figure 2.46 illustre ces détails de réalisations.



FIGURE 2.46 – Amplificateur de test.

2.3.4 Mesures des amplificateurs

Les premières mesures ont montré des performances médiocres en terme d'adaptation d'entrée. En effet, l'IRL mesuré était de -6dB environ ce qui n'est pas acceptable (un quart de la puissance renvoyée vers la source). Nous avons donc légèrement retouché le circuit d'entrée en y apposant un *stub de cuivre* de manière à minimiser ces réflexions de puissance d'entrée.

Des mesures *Load Pull* ont montré que les circuits d'adaptation de sortie ne sont pas en cause car l'optimum de puissance est bien atteint. Ceci atteste de la justesse du modèle concernant la sortie du composant. En revanche les résultats perfectibles obtenus sur l'IRL corroborent les observations déjà faites en simulation, en utilisant les impédances fournies par le fabricant : la modélisation de l'entrée du transistor semble donc imparfaite. Cette hypothèse a été validée par une conception (non détaillée ici) se basant uniquement sur les impédances fournies par le constructeur, dans la notice. L'excellente concordance entre les mesures et les performances annoncées par le constructeur a prouvé la validité de la méthode de conception et de réalisation. Il y a donc bien des imprécisions sur le modèle du transistor, concernant l'entrée.

Les mesures de l'amplificateur ainsi optimisé sont données en figure 2.47. Nous pouvons remarquer que le gain est plus important que celui prédit par le modèle. La PAE quant à elle perd 10 points par rapport à la simulation mais reste supérieur à 50% (critère fixé), tandis que la puissance de sortie saturée atteint bien les 50W. L'IRL est maintenant excellent.

Pour plus de commodité, plusieurs amplificateurs ont été fabriqués. En effet, le soudage-dessoudage des transistors finit par endommager les pistes des circuits. L'inconvénient vient du fait que, d'un circuit à l'autre, la dispersion sur les compo-

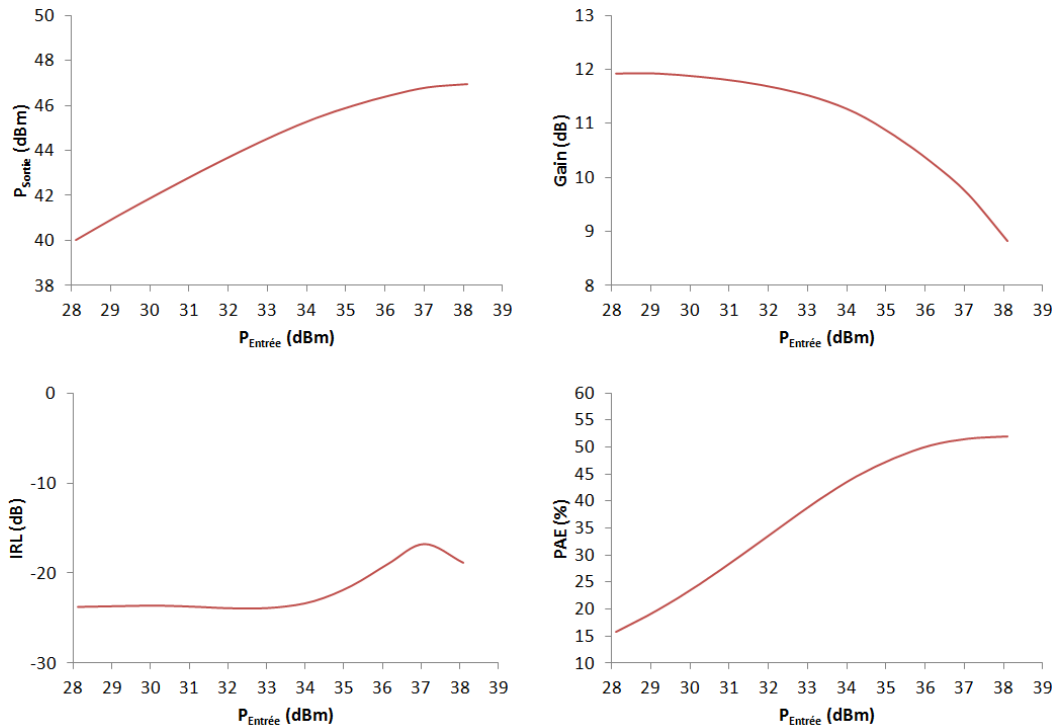


FIGURE 2.47 – Performances mesurées de l'amplificateur optimisé ($V_{DS0}=28V$, $I_{D0}=450mA$, mode pulsé $500\mu s$ 15%).

sants et sur la "qualité" de réalisation induit une légère variation des performances. Comme ces amplificateurs sont caractérisés avant d'être mis sous vieillissement accéléré, cela ne pose pas de problème majeur car l'état de référence est connu.

2.4 Conclusion

Au cours de ce second chapitre, charnière entre la théorie et la pratique de l'analyse des défaillances, nous avons présenté en détail le composant retenu pour cette étude. Nous avons ainsi montré que ce composant, dans sa conception et structure, est la mise en application des éléments de fiabilisation évoqués au premier chapitre (plaques de champ, couches de passivation, grille profilée). De plus, des caractérisations thermiques et électriques précises ont été effectuées dans le but de fournir une base solide à l'interprétation des résultats du prochain chapitre.

Après avoir rappelé quelques points théoriques sur la mise en œuvre des transistors dans les amplificateurs, nous avons détaillé la conception des amplificateurs de test, supports des campagnes de vieillissement détaillées au prochain chapitre. Conformément au cahier des charges fixé, ces amplificateurs développent une puissance de 50W à 2dB de compression, en régime pulsé à 3GHz et dans des conditions de polarisation nominales. Le rendement en puissance ajoutée dépasse 50% en ce

point de fonctionnement RF. L'*Input Return Loss* est, quant à lui, bien en deçà des -10dB visés, pour toute puissance d'entrée.

Évaluation de la fiabilité du NPTB00050 en régime de fonctionnement RF pulsé saturé

3.1 Introduction

Après avoir décrit précisément le NPTB00050 ainsi que les amplificateurs supports de son étude, nous allons maintenant présenter les tests de vieillissement réalisés dans le cadre de ce travail. Comme nous l'avons vu au premier chapitre, les HEMT AlGa_N/Ga_N sont singuliers à la fois par leur architecture et par les propriétés des matériaux qui les composent. Les types de dégradations observés sont ainsi spécifiques à cette technologie. Il est donc nécessaire de repenser, pour chaque nouvelle technologie de transistors, la manière d'appréhender leur fiabilité à travers des méthodes judicieusement construites. Ce sera le propos de la première partie de ce chapitre. Ceci nous amènera, dans un second temps, à présenter le banc de vieillissement utilisé dans le cadre de cette étude. Les caractéristiques innovantes de ce banc seront détaillées au travers d'un premier test visant à qualifier le NPTB00050 dans des conditions de fonctionnement standards de type RADAR (fonctionnement pulsé saturé). Nous aborderons ensuite les tests de vieillissement accélérés en conditions RADAR également. Ces tests, sous contrainte de tension de polarisation de drain, permettront de dégager une tendance et de déterminer le mécanisme de dégradation prépondérant, dans un régime de fonctionnement de type opérationnel. Enfin, la valorisation de ces tests passera par la description et la construction d'un modèle de transistor non linéaire dans lequel sera intégré les paramètres intrinsèques variables, identifiés au cours de ces vieillissements accélérés. Ce type de modèle pourrait, à terme, fournir des indices aux concepteurs quant aux baisses de performances induites par des conditions de fonctionnement spécifiques.

3.2 Estimation pratique de la fiabilité : méthodes et description du banc utilisé

3.2.1 Les méthodes d'estimation de la fiabilité des transistors de puissance radiofréquences

3.2.1.1 Le contexte

L'industrie des semi-conducteurs, depuis ses débuts, subit une croissance impressionnante. Ceci est vérifié par les densités d'intégration toujours plus grandes. La preuve la plus flagrante de ce point est la fameuse *loi de Moore* (voir figure 3.1). En effet, Gordon E. Moore, l'un des fondateur d'Intel conjecture dès 1975 que le

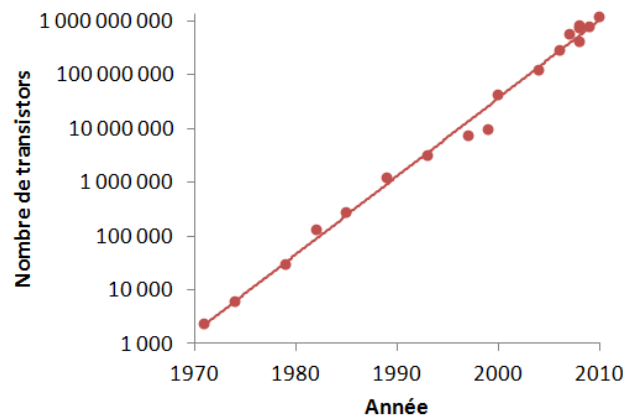


FIGURE 3.1 – La loi de Moore.

nombre de transistors d'un microprocesseur double tous les deux ans. Bien que cette intuition ait pu se transformer, peu à peu, en une règle à suivre, le temps a montré que cette prédiction était exacte.

Cette forte croissance se vérifie également par la multitude des technologies de transistors existantes. Cette fuite en avant effrénée contraste avec la durée de vie imposée dans certains équipements critiques pour la sécurité, tels que les RADAR, ou critiques par leur non maintenabilité (les satellites). De plus, ces technologies sont bien souvent très différentes les unes des autres, par leur fonctionnement et leur mode de défaillance. Cela oblige à envisager, dès la phase de conception, l'estimation de la fiabilité en mettant en place des tests répondant au contexte (industriel ou recherche pure) et aux objectifs fixés (déterminer un MTTF ou valider l'utilisation d'un matériau spécifique pour le contact de grille). Ainsi, deux philosophies sont possibles : les tests "amonts" et les tests en condition opérationnelle.

3.2.1.2 Les tests "amonts"

On trouve dans un premier temps, les tests destinés à évaluer les différents modes de dégradation possibles pour une nouvelle technologie de transistors. Ces tests, très

spécifiques, ne cherchent à discriminer qu'un mode de dégradation à la fois. On peut par exemple citer :

- Stockage thermique [129]
- Décharge électrostatique [130]
- Évaluation de la tension de rupture du cristal semi-conducteur [86]
- Résistance à l'humidité et corrosion [131]
- Exposition aux rayonnements ionisants X et/ou γ [132]
- Stress mécanique [133]

Dans ce sens, ces tests sont utiles pour le concepteur du transistor, afin de valider ou rejeter une conception. Ils permettent aussi de focaliser les contraintes sur des zones précises du composant (contact de grille, interfaces, etc. . .). Cette batterie de tests spécifique permet de déterminer l'éventail des dégradations pouvant se produire dans le transistor.

3.2.1.3 Les tests en condition opérationnelle

Une fois cet éventail connu, d'autres tests complémentaires visent à placer le transistor dans un environnement aussi proche que possible de l'application réelle. Connaissant *a priori* les différents types de dégradation occurrence dans une technologie de transistor particulière, ce type de test permet de déterminer le mode de dégradation prédominant pour une application donnée. C'est de ce type de test dont il sera question dans la suite de ce travail. En effet, notre choix s'étant porté sur une technologie commerciale, celle-ci a déjà fait l'objet d'études spécifiques menées par le fabricant lui-même [93] [102]. Il convient maintenant de l'évaluer dans un contexte précis, le fonctionnement RADAR.

Les tests DC

Les tests de type DC sont les parents pauvres de cette catégorie. Ils permettent néanmoins d'approcher des conditions d'utilisation classiques en plaçant le composant au point de repos.

La variante DC-HTOL (*Direct Current - High Temperature Operating Life*) inclue l'aspect température [134]. Celle-ci est très utilisée par les fabricants pour fournir au client une estimation du MTTF en fonction de la température de canal. En effet, ces tests permettent de suivre facilement les évolutions du courant de drain I_D , de la transconductance g_m , du courant de fuite de grille I_G etc.. Il faut cependant garder à l'esprit qu'ils ne tiennent pas compte des excursions courant-tension se produisant dans le composant pendant son fonctionnement RF ni de la dépendance temporelle des phénomènes de pièges qui en découle [79]. Cet aspect est incontournable étant donné la sensibilité des HEMT AlGaN/GaN aux champs électriques.

Les tests RF

Afin de remédier aux inconvénients des tests DC-HTOL, on peut, en plus du fonctionnement DC, y superposer un fonctionnement RF. Il s'agit des tests de type RF-HTOL (Radio Frequency-High Temperature Operating Life). Cette fois-ci le composant peut fonctionner dans des conditions de fonctionnement identiques à celles de l'application à laquelle il est destiné. Les excitations radiofréquences peuvent se faire selon différents mode :

- en sinus continu (*Continuous Wave, CW*), pour les applications de chauffage par induction
- en sinus pulsé, pour le fonctionnement RADAR
- en sinus modulé, pour des applications de communications numériques

Les tests en CW sont les plus répandus car ils constituent une bonne base d'informations pour les cas particuliers que sont les applications pulsées et modulées. Néanmoins, le comportement thermique du transistor est tout à fait différent d'un mode d'excitation à l'autre. Sur de longues périodes de test, cela peut conduire à des comportement en vieillissement divergents.

Afin d'être le plus fidèle à l'application RADAR, nous avons effectué des tests RF-HTOL en excitation sinus pulsée. On parlera alors de *Pulsed-RF-HTOL*.

3.2.2 Présentation du banc de vieillissement et qualification du NPTB00050 en fonctionnement RADAR

3.2.2.1 Description du banc de vieillissement RF pulsé

Architecture générale

Afin de mener des tests de fiabilité tels que ceux que nous venons de décrire, un banc de vieillissement a été spécialement développé lors de précédents travaux traitant de la fiabilité des transistors LD-MOSFET [135]. Ce banc de vieillissement permet d'adresser des composants fonctionnant dans la bande [2 ; 4] GHz (bande S). Le schéma synoptique de ce banc est donné en figure 3.2.

Tel que l'on peut le voir sur la figure 3.2, ce banc est composé de trois sous-ensembles indépendants à savoir :

- Une partie hyperfréquence de puissance.
- Des modules thermiques pour fixer la température de châssis de chaque amplificateur à tester.
- Une partie contrôle/mesure du banc gérée par ordinateur, permettant le pilotage et l'enregistrement des données issues des instruments de mesure.

La génération de signal est confiée à un synthétiseur modulé en impulsion via son entrée de déclenchement. Le déclenchement est provoqué par les impulsions de synchronisation issues du châssis de pilotage du banc. Le signal RF pulsé est ensuite injecté dans un amplificateur de puissance délivrant 80W de puissance saturée.

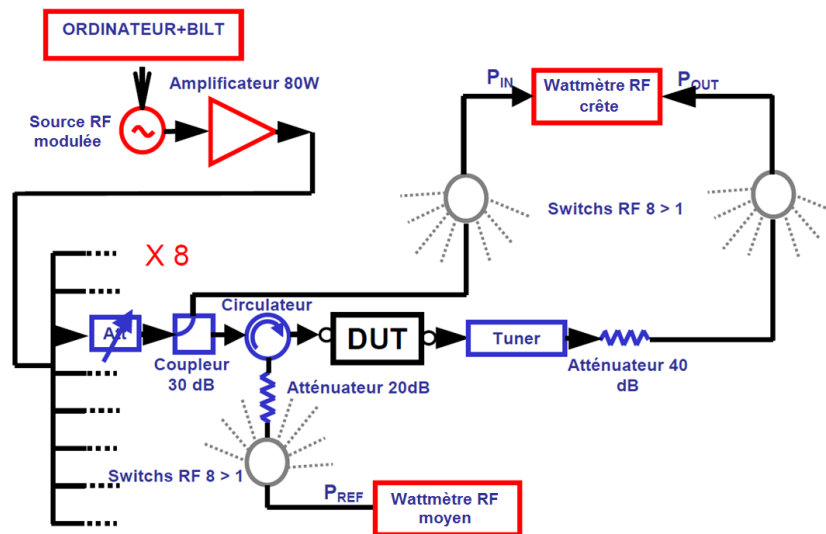


FIGURE 3.2 – Schéma synoptique du banc de vieillissement RF pulsé [135].

Ce signal amplifié est enfin divisé en huit afin d’attaquer chacune des voies de mesure. Huit voies identiques de test sont disponibles afin d’effectuer, si besoin est, des tests sur un grand nombre de maquettes de test. La figure 3.3 illustre une de ces voies. Chacune des voies comprend un atténuateur suivi d’un coupleur 30dB et

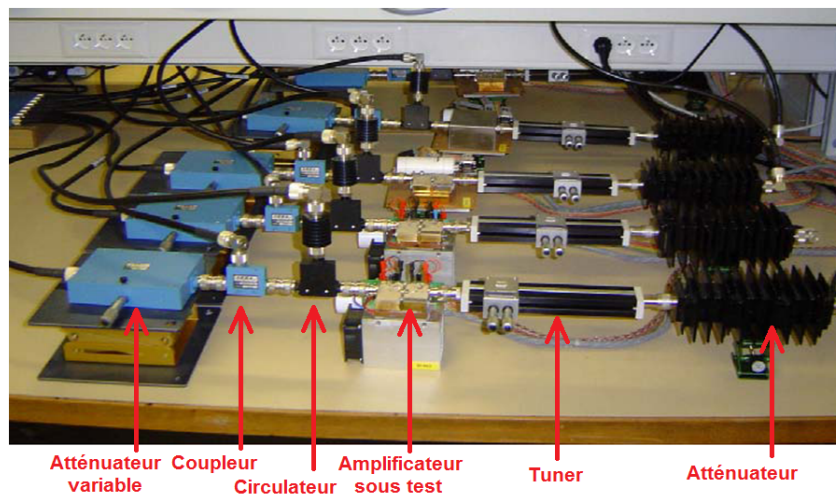


FIGURE 3.3 – Photographie et constitution d’une des huit voies de mesure du banc de vieillissement.

d’un circulateur. Ces dispositifs permettent d’ajuster (équilibrer) finement le niveau de puissance d’entrée entre chaque voie et de mesurer les puissances incidente et réfléchie par deux wattmètres distincts, l’un étant un wattmètre crête et l’autre un

wattmètre moyen. Chaque amplificateur est placé sur une base individuelle permettant, à la fois, d'acheminer les tensions de polarisation et de figer l'état thermique du châssis de l'amplificateur grâce à un élément Peltier asservi en température. La sortie de l'amplificateur est ensuite connectée à un tuner Load Pull manuel permettant de modifier les impédances de charges en vue de le désadapter. En bout de chaîne, nous trouvons un atténuateur de puissance 40dB permettant l'accord des niveaux de puissance avec la sonde de mesure de puissance de sortie. Le contrôle du générateur RF et des wattmètres, ainsi que la gestion des alimentations et le stockage des données est assurée par une plateforme *BILT* pilotée par PC. Les données sont enregistrées en dur de manière à se prémunir contre les coupures électriques. Afin de limiter davantage ce risque, les appareils de pilotage et de mesure sont sur onduleurs. Tous les paramètres de mesures ainsi que la commande des instruments du banc sont accessibles à partir de l'interface logicielle de pilotage de la plateforme.

Calibration

Avant le lancement d'une campagne de vieillissement, une étape de calibration du banc est nécessaire. Elle consiste à faire correspondre les niveaux de puissance lus dans le logiciel de pilotage avec les niveaux mesurés par un wattmètre externe, de référence. La méthode générale est la suivante :

Celle-ci débute par la calibration des deux wattmètres du banc. Un wattmètre étalonné à la fréquence de travail couplé à une sonde de 2W est utilisé pour mesurer une puissance de référence à l'entrée de l'amplificateur sous test. Cette puissance doit être du même ordre de grandeur que la puissance de travail du banc durant le test de fiabilité, afin d'éviter toute erreur liée à d'éventuelles non linéarités dans les éléments de la chaîne. Étant donné que la puissance d'attaque des amplificateurs de test sera d'environ 8W, nous avons choisi 1W pour cette puissance de référence. Lorsque cette puissance est atteinte, la puissance d'entrée lue sur l'interface de pilotage est corrigée de manière à la faire correspondre avec la puissance de référence (1W). Dans un second temps, l'étage de sortie est connecté directement à l'étage d'entrée sans modifier la puissance de référence. De cette manière, la puissance de sortie lue sur l'interface de pilotage est corrigée à son tour. Enfin, l'opération est répétée pour la puissance réfléchie : l'étage d'entrée est en circuit ouvert de telle sorte que l'intégralité de la puissance incidente soit réfléchie dans le circulateur. La puissance réfléchie lue sur l'interface de pilotage est ainsi corrigée. Pour chaque mesure, on vérifie que le facteur de correction (*offset*) ajusté dans le logiciel de pilotage correspond environ aux pertes des atténuateurs, câbles, commutateurs etc. . .

3.2.2.2 Environnement de mesures

Les paramètres relevés au cours des campagnes de vieillissement sont les suivants :

- La puissance injectée dans l'amplificateur P_E .
- La puissance réfléchie par l'entrée de l'amplificateur P_{REF} .

- La puissance de sortie de l'amplificateur P_S .
- La tension de drain V_{DS} (fixée).
- Le courant de drain I_D .
- La tension de grille V_{GS} (fixée).
- Le courant de grille I_G .
- La température de châssis $T_{Chassis}$ (fixée).
- La puissance dissipée par le module Peltier $P_{Peltier}$.

L'évolution de ces paramètres est ainsi visible tout au long du test. Ce sont cependant des paramètres "externes" résultants de la variation des paramètres intrinsèques du transistor (g_m , V_P , R_{DSon} , I_G , V_{TH}). Il est donc indispensable d'effectuer des mesures électriques *a priori* et *a posteriori* du test de vieillissement pour caractériser l'état du transistor.

Analyse statique

Un banc de mesure I(V) pulsé a été utilisé pour effectuer toutes les caractérisations électriques statiques. Il s'agit du banc de mesure I(V) pulsé développé par la société *AMCAD Engineering* (voir figure 3.4). Comme nous l'avons signalé au



FIGURE 3.4 – Banc de mesure I(V) pulsé.

cours du second chapitre, cette méthode permet de se prémunir efficacement contre les effets d'auto-échauffement, ceux-ci modifiant les caractéristiques électriques du composant. D'autre part, la mesure pulsée permet de conserver un état de pièges à peu près constant tout au long de la mesure, étant donné la rapidité des impulsions de mesure. Ceci garantit une bonne reproductibilité et comparabilité des mesures. Ainsi, nous avons choisi un unique point de repos pour le relevé des réseaux I(V) de chaque transistor testé : $V_{DS0}=28V$ et $V_{GS0}=-2.5V$.

Analyse dynamique linéaire

Afin de compléter les mesures statiques, certains transistors ayant subi les tests de vieillissement ont été caractérisés en paramètres [S]. Ceci permet de corroborer des hypothèses issues de l'analyse des résultats de vieillissement bruts et des mesures $I(V)$ pulsées. En outre, cela nous renseigne également sur l'état des éléments parasites réactifs du transistors. Nous avons déjà détaillé ce point au cours du second chapitre.

Analyse physique

Certains transistors ayant passé les tests de vieillissement ont été analysés par voie physique (microscopie optique, à émission de photons, électronique à balayage, électronique en transmission). Cela nous permet, en dernière instance de pointer du doigt la zone sensible du composant, à l'origine de la dégradation. Nous aurons l'occasion d'y revenir en détail, le dernier chapitre de ce manuscrit y étant entièrement consacré.

3.2.2.3 Qualification du NPTB00050 en fonctionnement RADAR nominal

Nous allons illustrer cette description du banc par un test de vieillissement visant à évaluer la tenue des performances du NPTB00050 en conditions de fonctionnement standards, préconisées par le constructeur.

Protocole et mesures de référence

Le fonctionnement retenu pour ce test est le suivant :

- $V_{DS0}=28V$ et $I_{D0} \approx 0mA$ (classe B).
- Fréquence de travail : 3GHz.
- Température de châssis : 80°C.
- Fonctionnement RF pulsé : rapport cyclique 15%, durée des impulsions 500 μs .
- Régime saturé : 1dB de compression ($P_S \approx 40W$).
- Durée totale du test : 1280 heures.

Nous avons choisi de fixer la température de châssis à 80°C afin de simuler un régime de fonctionnement légèrement contraint et évaluer la tenue en température du composant, tout en restant dans un fonctionnement nominal. Deux amplificateurs identiques ont été éprouvés dans des conditions de fonctionnement similaires. Voici, en figure 3.5, les performances de référence.

On remarque que le gain petit signal n'est que de 10dB environ par rapport aux 12dB de la figure 2.45, au second chapitre. Ceci est normal puisque dans le cas de ce test, le composant est polarisé en classe B : la transconductance du transistor est très faible à basse puissance ce qui explique cette chute de gain.

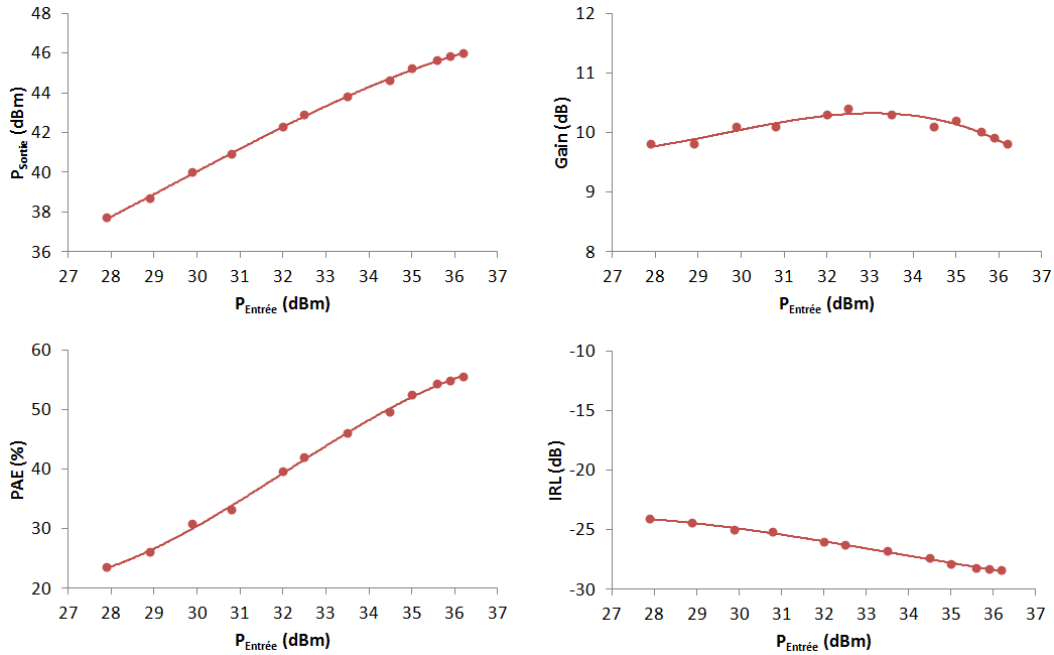


FIGURE 3.5 – Performances de l’amplificateur pour $V_{DS0}=28\text{V}$ et $I_{D0} \approx 0\text{mA}$.

Le rendement en puissance ajoutée s’élève à 55.5% ce qui, compte tenu des performances de l’amplificateur, induit une puissance dissipée dans l’impulsion RF de 28.5W. D’après le travail de caractérisation thermique effectué au second chapitre (voir figure 2.13, cette puissance dissipée occasionne, en régime thermique établi, un échauffement du canal de 74°C, lequel s’ajoute à la température de boîtier. La température de canal atteint donc, à 1dB de compression et dans ces conditions de fonctionnement, une valeur d’environ 154°C, ce qui reste bien en deçà des limites fixées par le fabricant (voir [101]). La constante de temps thermique estimée au second chapitre permet de visualiser le transitoire de température pendant le signal radiofréquence. Celui-ci est représenté en figure 3.6.

Concernant la contrainte en tension de drain, nous sommes, là aussi dans les limites définies par le constructeur (fonctionnement nominal prévu pour 28V, pouvant être étendu à 32V). Pour les classes de fonctionnement sinusoïdales, on considère avec une bonne approximation, que la tension V_{DS} crête, au niveau du transistor intrinsèque, atteint la valeur :

$$V_{DSmax} = V_{DS0} + V_{DS0} - V_{Coude} \approx 2V_{DS0} \quad (3.1)$$

Dans notre cas, la tension drain-source culmine donc à environ 56V, valeur bien inférieure aux mesures de claquage présentées au chapitre précédent.

Résultats des tests de vieillissement et discussion

Cette campagne de vieillissement se décompose en deux temps :

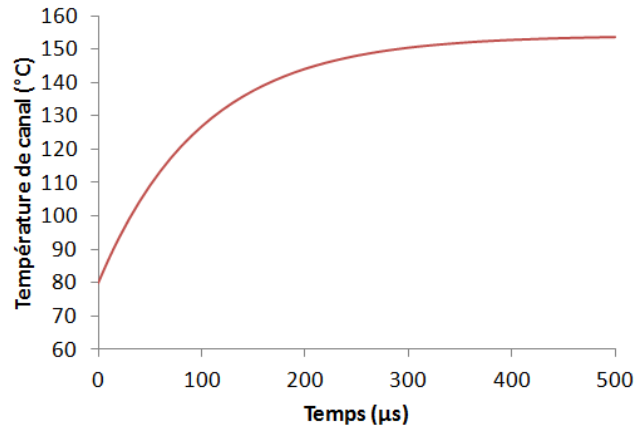


FIGURE 3.6 – Estimation de la température de canal pendant l’impulsion RF. $P_S=P_{S1dB}=40\text{W}$, $V_{DS0}=28\text{V}$ et $I_{D0}\approx 0\text{mA}$.

- De t_0 à $t_0+480\text{h}$, le relevé de la caractéristique de transfert du transistor de chaque amplificateur est effectuée toutes les 48 heures, ceci pour suivre une éventuelle dégradation rapide des performances du transistor.
- De $t_0+480\text{h}$ à $t_0+1280\text{h}$, les amplificateurs sont laissés en fonctionnement sans interruption et les paramètres de chaque amplificateur sont enregistrés (P_S , Gain, PAE, IRL), afin de suivre les performances à plus long terme.

La figure 3.7 montre les caractéristiques de transfert des transistors, toutes les 48 heures jusque $t_0+480\text{h}$ et pour $V_{DS0}=28\text{V}$. Aucune modification de la transconductance g_m , ni de la tension de pincement V_P n’est visible sur ces relevés.

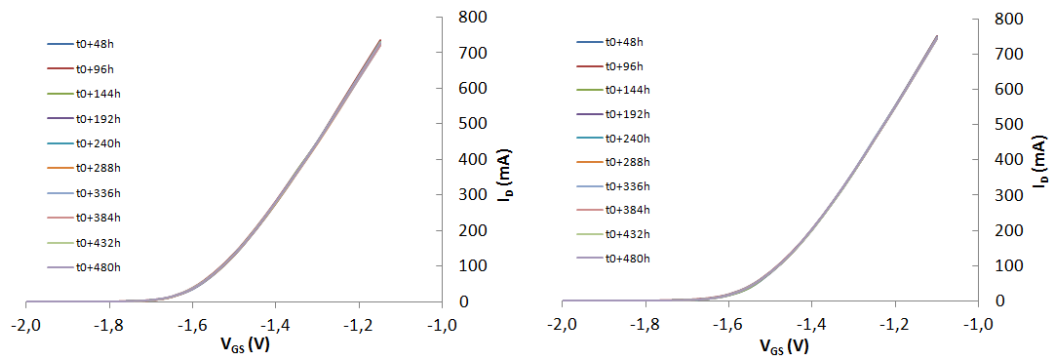


FIGURE 3.7 – Caractéristiques de transfert des transistors tracées toutes les 48 heures, jusque $t_0+480\text{h}$, pour $V_{DS0}=28\text{V}$.

La puissance injectée dans chaque amplificateur, au cours de la seconde phase du test, est donnée en figure 3.8. Celle-ci varie de $\pm 0.1\text{dB}$ ($\pm 2.3\%$). Cette variation, ainsi que le bruit visible sur ces courbes correspond en partie aux variations de

températures jour/nuit influant sur les appareils de mesure. Les variations de tension de secteur sont filtrées grâce à une batterie d'onduleurs alimentant le système.

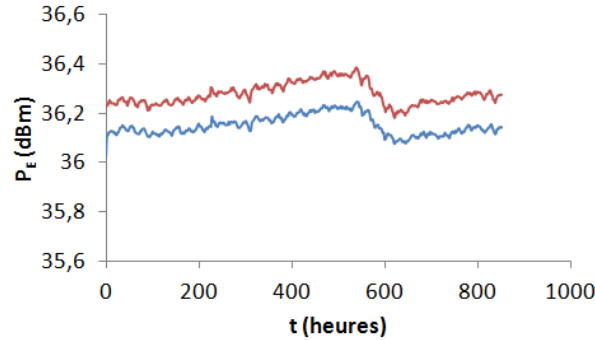


FIGURE 3.8 – Puissance injectée à l'entrée de chaque amplificateur, en fonction du temps.

L'évolution temporelle des caractéristiques des amplificateurs (de la seconde partie du test) sont visibles en figure 3.9. Le léger écart de performances entre les deux

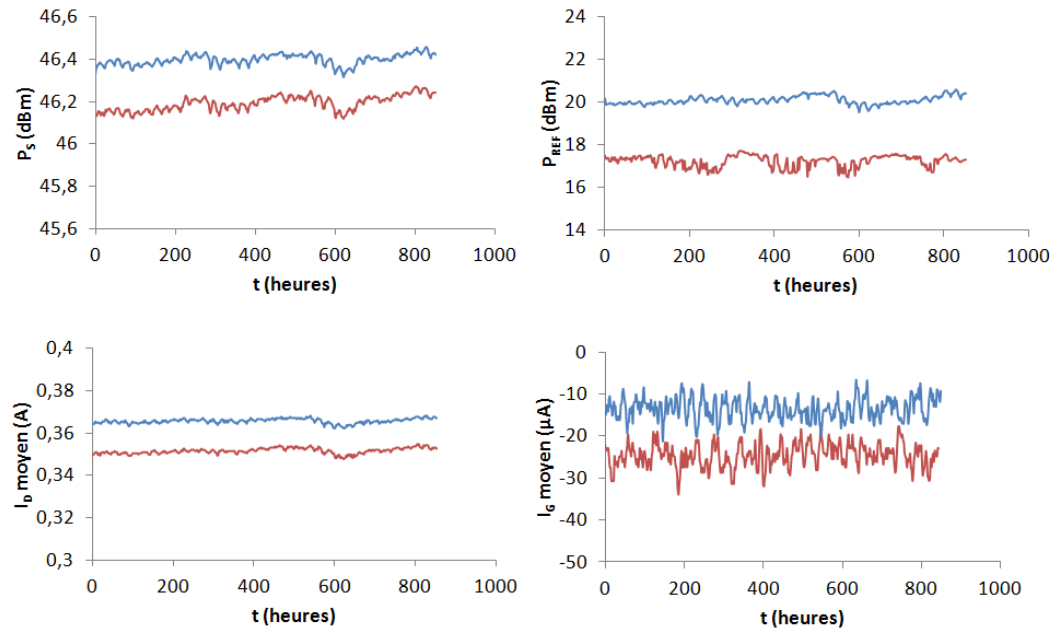


FIGURE 3.9 – Traces temporelles de chacun des deux amplificateurs fonctionnant à 28V, en classe B et à P_1dB .

amplificateurs est du à la dispersion entre les composants mais également à la réalisation des amplificateurs elle-même. Le courant de grille observé (négatif) est un courant de fuite. En effet, la puissance injectée n'est pas suffisamment élevée pour

Chapitre 3. Évaluation de la fiabilité du NPTB00050 en régime de 108 fonctionnement RF pulsé saturé

rendre passante les jonctions grille-source et grille drain. Enfin, les variations de puissance de sortie sont inférieures à 0.1dB étant donné le régime légèrement compressé. La constance de g_m et de V_P se retrouve dans la puissance de sortie, la puissance réfléchie, les courants de drain et de grille moyens : il n'y a pas de baisse des performances. On pouvait s'y attendre puisque g_m et V_P interviennent directement dans la puissance de sortie et le courant de drain. Une dernière caractérisation des transistors en fin de test a confirmé cette invariabilité (voir figure 3.10).

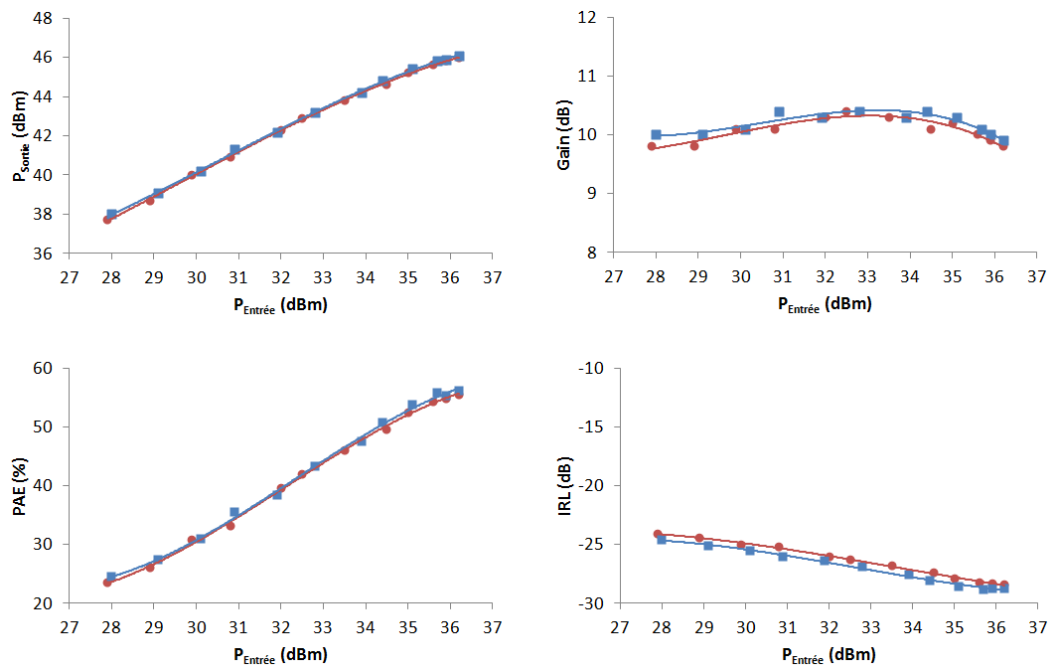


FIGURE 3.10 – Performances d’un amplificateur ayant subi le test de vieillissement : en rouge, les performances initiales et en bleu, les performances finales.

Ainsi, aucune baisse des performances n’est à noter au bout de quasiment deux mois de fonctionnement.

Conclusion

Nous avons montré au cours de cette première campagne de vieillissement de deux amplificateurs identiques, en fonctionnement nominal type RADAR, que les performances électriques du NPTB00050 ne sont pas affectées. Conscients du fait qu’un test de 1280 heures ne peut pas statuer clairement sur la stabilité à très long terme de la technologie, cette étape était pourtant nécessaire afin de s’appuyer sur une référence pour les prochains tests à venir.

3.3 Caractérisation du NPTB00050 en vieillissement accéléré, sous tension de drain augmentée

3.3.1 Contexte et problématique

Au cours du premier chapitre, nous avons mis en lumière les forces et faiblesses de la technologie HEMT AlGa_N/Ga_N. La réalité n'est hélas pas aussi binaire. En effet, les fortes densités de puissance, conséquences de la grande largeur de bande interdite du matériau, nécessitent une maîtrise toute particulière de la composante thermique. Car même si l'exceptionnelle tenue en température du Ga_N est souvent vantée, il faut davantage penser le transistor de puissance, non pas en terme de matériau, mais en terme d'édifice et d'assemblage complexes résultant de l'empilement de couches de divers matériaux. Les interfaces formées sont généralement plus sensibles à la température que le matériau massif, en raison de leur fragilité intrinsèque. Le contact Schottky en est le parfait exemple. Ainsi, la dérive des performances observée à la suite d'un fonctionnement contraint en température ne sera pas exclusivement relié au semiconducteur utilisé, mais plutôt à la tenue de ces zones critiques.

Nous avons également montré, au cours du second chapitre et grâce à des caractérisations de pièges relatifs à V_{GS0} et V_{DS0} , à quel point ces phénomènes de pièges sont présents et significatifs. Ceux-ci sont d'autant plus importants que les contraintes en tension, sur grille et/ou drain sont élevées (ionisation par impact et création de nouveaux sites de pièges). En parallèle, d'autres études pointent également la contribution de ces champs électriques élevés sur les dégradations physiques ayant trait au caractère piézoélectrique du semiconducteur.

En régime de fonctionnement opérationnel de type RADAR, ces conditions de forts champs et de hautes températures de canal sont souvent réunies puisque :

- Le drain voit son potentiel varier entre quasiment 0V et la tension de claquage.
- Le rendement électrique de l'amplificateur n'est jamais unitaire, mais généralement compris entre 50% et 70%.

Si ce second point est généralement vérifié, il n'en est pas de même pour le premier. Bien que les transistors LD-MOSFET ou encore MESFET AsGa possèdent des tensions d'utilisation nominale V_{DS0} d'environ $V_{DSbr}/2$, ce n'est pas le cas des HEMT AlGa_N/Ga_N qui sont généralement bridés à $V_{DSbr}/3$ voire $V_{DSbr}/4$. Cette limitation se justifierait à cause de la baisse des performances induite par les phénomènes de pièges puisque l'ionisation par impact et l'activation des pièges interviennent d'autant plus que le champ électrique est élevé [108].

Cette restriction de V_{DS0} , en plus de limiter les champs électriques intenses, affecte dans le même temps la densité de puissance du composant, donc la puissance dissipée, et par conséquent, la température de canal. En réalité, il n'est pas acquis que pour des transistors à très fort développement de grille, et en fonctionnement opérationnel sous fort champ, les effets de pièges soient les plus significatifs. La question qui se pose est alors :

Qui de ces deux phénomènes, thermique et électrique, contribue le plus aux dégradations des performances, en fonctionnement opérationnel de type RADAR, sous V_{DS0} augmentée ?

Si le problème de la fiabilité ne se pose pas exactement en ces termes sur les LD-MOSFET, puisque la principale butée des performances reste la tension de claquage V_{DSbr} , tandis que les densités de puissance sont plus modestes et les problèmes de pièges plus marginaux que dans le GaN, on voit que dans notre cas, ce problème se pose à l'envers. D'où, une fois de plus, la grande spécificité des HEMT AlGaIn/GaN.

Le NPTB00050 sera donc soumis à un fonctionnement de type RADAR sous tension V_{DS0} accentuée de manière à discriminer l'impact de ces deux voies de dégradation possibles.

3.3.2 Protocole de test et performances de référence des amplificateurs

Au cours de cette campagne de vieillissement, cinq composants ont été testés. Cela peut sembler peu au regard des voies disponibles sur le banc. Il faut néanmoins garder à l'esprit que la mise en place de ce type de test nécessite de longues étapes de caractérisation des composants et des amplificateurs de test. La durée des tests, qui s'élève à plus de 3600 heures cumulées pour ces cinq composants, ainsi que les aléas techniques - et ils ont été nombreux - limitent aussi le nombre d'échantillons vieilliss.

Cependant, nous verrons au cours de ce qui va suivre que même si les conditions de fonctionnement électriques et thermiques sont un peu différentes d'un test à l'autre, des tendances identiques ont été observées sur les composants vieilliss.

3.3.2.1 Protocole de test

L'objectif est de déterminer le phénomène physique (électrique ou thermique) prépondérant dans la dégradation des performances des amplificateurs. Pour cela, les mêmes amplificateurs de test (mêmes circuits d'adaptation) ont été utilisés, seule la polarisation V_{DS0} et I_{D0} des transistors a changé.

En effet, le rendement électrique des amplificateurs variant relativement peu avec V_{DS0} , cette façon d'opérer permet d'augmenter simultanément l'excursion en tension de drain, et la puissance dissipée par le composant (*i.e. la température de canal*). Vu les températures de canal induites par ces tests (dépassant parfois les 350°C), il a été choisi de ramener la température de châssis à une valeur plus modeste.

Par ailleurs, les impédances de source et de charge demeurant identiques, le cycle de charge du transistor ne subira normalement qu'une translation en V_{DS} par rapport à $V_{DS0}=28V$. Cela signifie également qu'en fort signal, la jonction grille-source sera rendue passante bien avant que l'amplificateur n'entre en saturation dure dans la zone ohmique (les caractéristiques $V_{GS}>0$ étant atteintes avant le coude de saturation du réseau $I_D(V_{DS})$). Nous l'avons effectivement constaté lors des mesures.

Ainsi, le critère retenu pour fixer la puissance d'entrée de l'amplificateur sera basé sur ce courant moyen direct de grille.

Le protocole des présents tests s'inspire donc fortement de celui utilisé pour évaluer le composant en fonctionnement nominal. Il est le suivant :

- Fréquence de travail : 3GHz.
- Température de châssis : 20°C.
- Fonctionnement RF pulsé : rapport cyclique 15%, durée des impulsions 450μs.
- Puissance d'entrée, $P_E=39.5\text{dBm}$, ajustée de telle sorte que $I_{G\text{moyen}} > +300\mu\text{A}$. Ceci correspond à un régime légèrement saturé (environ 1dB de compression).

Les polarisations retenues pour les différents tests sont les suivantes :

- $V_{DS0}=40\text{V}$ et $I_{D0} \approx 0\text{mA}$ (classe B)
- $V_{DS0}=40\text{V}$ et $I_{D0}=600\text{mA}$ (classe AB profonde, $I_{DSS} \approx 6\text{A}$)
- $V_{DS0}=43\text{V}$ et $I_{D0} \approx 0\text{mA}$ (classe B)
- $V_{DS0}=45\text{V}$ et $I_{D0} \approx 0\text{mA}$ (classe B)
- $V_{DS0}=45\text{V}$ et $I_{D0}=200\text{mA}$ (classe AB profonde)

Les cas relatifs à la *classe AB* ont été testés pour estimer l'influence du courant de repos sur la dégradation des performances.

D'après la mesure de la tenue en tension du transistor (voir second chapitre) et de l'estimation du V_{DSmax} , la tension de claquage n'est pas atteinte dans ces tests. Dans le pire cas ($V_{DS0}=45\text{V}$), elle devrait être légèrement inférieure à 90V, ce qui laisse encore une marge suffisante (pour rappel $V_{DSbr} > 110\text{V}$ mesuré).

La caractéristique $P_S = f(P_E)$ de chaque amplificateur est relevée avant et après chaque test tandis qu'une analyse statique (I(V) pulsé) ainsi qu'un relevé de paramètres [S] en régime CW sont effectués sur les transistors.

Enfin, afin de garantir la stabilité des appareils de mesures, ces tests se sont déroulés sans interruption. Chaque amplificateur a été testé durant plusieurs centaines d'heures. Le tableau 3.1 donne chacune de ces durées.

Polarisation	Durée du test (heures)
40V 0mA	837
40V 600mA	752
43V 0mA	819
45V 0mA	791
45V 200mA	432

TABLE 3.1 – Durée de chaque test de vieillissement.

3.3.2.2 Impact du régime RF pulsé sur le courant de repos I_{D0}

L'utilisation de la classe AB nous pousse à faire un aparté. Avant de donner les performances des amplificateurs aux points de polarisation cités ci-dessus, arrêtons-

nous un instant sur un phénomène caractéristique de la technologie HEMT Al-GaN/GaN. Nous avons remarqué une importante dépendance entre I_{D0} , courant de repos entre les impulsions radiofréquences, et la puissance injectée dans le composant : I_{D0} diminue à mesure que la puissance d'excitation augmente. Un phénomène similaire de *compression* de courant a déjà été signalé [136] et semblerait être dû aux pièges de surface.

Pour bien illustrer ce phénomène, la mesure de ce courant de repos **entre impulsions radiofréquences** a été effectuée sur une des maquettes, à différentes puissances d'entrée en régime pulsé et pour une polarisation de 28V et 200mA de courant de repos. La température de châssis est de 20°C. Un signal RF pulsé de gabarit 100μs 15% est injecté pendant environ 5 secondes, puis il est stoppé durant 20 secondes. I_{D0} est mesuré durant toute cette période. Ce dernier est visible en figure 3.11. On

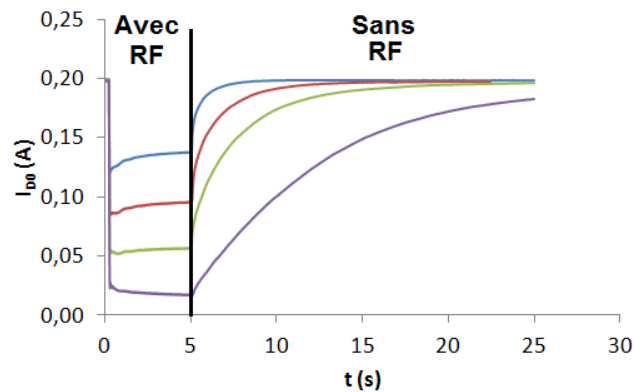


FIGURE 3.11 – Variation du courant de repos entre impulsions radiofréquences pour plusieurs puissances d'entrée : en bleu 27dBm, en rouge 30dBm, en vert 33dBm et en mauve 38dBm (ce dernier point correspond à P_{SAT}).

distingue trois choses :

- L'application de signaux RF pulsés provoque la baisse immédiate de I_{D0} .
- Plus la puissance d'entrée est élevée, plus la baisse de courant est importante.
- A l'extinction du signal RF, I_{D0} est d'autant plus long à se rétablir que la puissance d'entrée est élevée.

La dissymétrie des constantes de temps de chute et de rétablissement plaide en faveur des phénomènes de pièges plutôt que de la thermique. Sachant que les pièges de substrat dépendent plutôt de V_{DS} alors que les pièges de surface sont liés à V_{GS} , des mesures similaires pour différents V_{DS0} et V_{GS0} (*i.e.* I_{D0}) ont été effectuées. Ainsi, il est possible de connaître plus précisément leur origine. La figure 3.12 représente le pourcentage de baisse de I_{D0} et l'allure de la relaxation.

L'état thermique des composants est certes différent pour chaque cas, mais des mesures visant à estimer l'influence de la température sur les constantes de temps des pièges (non détaillées ici) ont montré une contribution beaucoup moins marquée

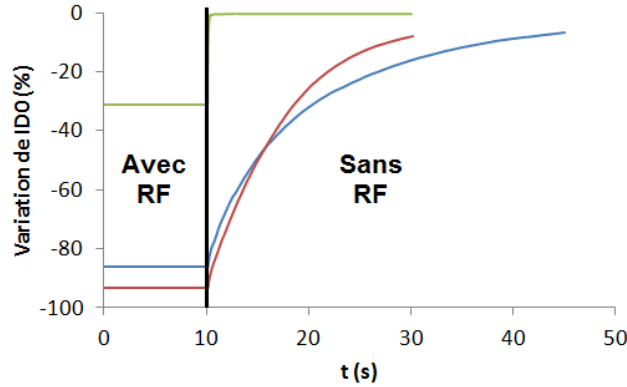


FIGURE 3.12 – Variation du courant de repos entre impulsions radiofréquences pour plusieurs points de polarisation : en bleu 14V 200mA, en rouge 28V 200mA, en vert 28V 1A.

que dans le cas présent.

Malgré la différence importante d'excursion de tension drain-source entre 14V et 28V, il semblerait que ce phénomène soit surtout sensible à la tension de grille. En effet, un faible décalage de V_{GS0} vers les positifs entraîne une réduction drastique du phénomène. Pour une puissance d'entrée donnée, lorsque V_{GS0} est diminué (en valeur absolue), la tension maximale de grille (en valeur absolue) est également diminuée. Ainsi, l'effet néfaste, sur les pièges de surface, d'un V_{GS} crête très négatif s'estompe et moins de charges sont piégées. I_{D0} subit donc une baisse moins importante et relaxe beaucoup plus rapidement lors de l'arrêt du signal RF. Selon nos observations, l'hypothèse des pièges de surface évoquée dans [136] est donc tout à fait crédible.

Ce phénomène est particulièrement gênant pour calculer le rendement électrique de l'amplificateur dans l'impulsions radiofréquence. D'ordinaire, le rendement en puissance ajoutée dans l'impulsion radiofréquence se calcule comme suit :

$$PAE = \frac{P_S - P_E}{V_{DS0} \cdot (I_D - (1 - \alpha) \cdot I_{D0})} \quad (3.2)$$

où I_D est le courant moyen consommé par l'amplificateur, I_{D0} le courant de repos et α est le rapport cyclique des impulsions radiofréquences.

Or dans notre cas, I_{D0} dépend de la puissance d'entrée. En pratique, nous avons vu que le courant de repos effectif entre impulsions radiofréquences est inférieur au courant de repos sans signal RF. On retranche alors au courant de drain consommé, une valeur de courant de repos erronée ce qui conduit à surestimer le rendement. Lorsque le phénomène est très important, le rendement peut même dépasser 100%. Afin de contourner cet effet, il faut, soit fonctionner en classe B, auquel cas le courant de repos est nul, soit mesurer le courant de repos entre les impulsions radiofréquences.

3.3.2.3 Performances de référence

La figure 3.13 présente les performances électriques des amplificateurs testés sous les différents points de polarisation, à 20°C et en régime pulsé 450µs 15% à 3GHz. Elles sont résumées dans le tableau 3.2.

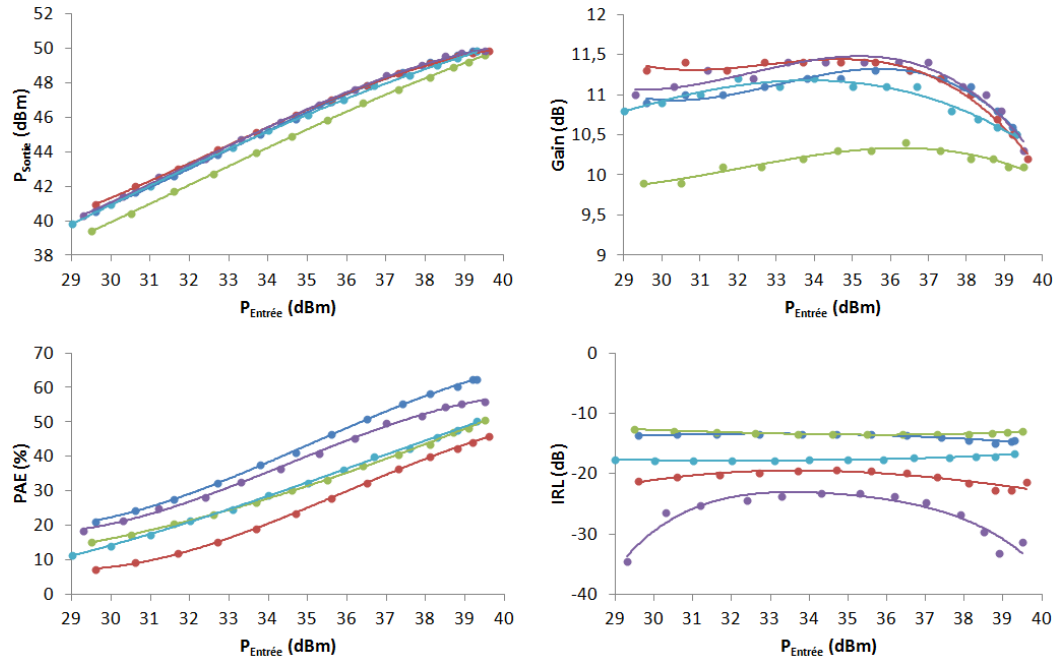


FIGURE 3.13 – Performances de référence des amplificateurs testés sous V_{D50} augmenté à 20°C et en régime pulsé 450µs 15% à 3GHz : en bleu 40V 0mA, en rouge 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.

Polarisation	P_S (dBm)	Gain (dB)	PAE (%)	IRL (dB)	P_{Diss} (W)
40V 0mA	50	10.5	63	-14.4	52.5
40V 600mA	49.8	10.3	45.5	-21.3	NC
43V 0mA	49.6	10.1	50.5	-12.9	80.8
45V 0mA	49.9	10.4	56.5	-31.3	68.5
45V 200mA	49.9	10.4	51	-16.6	86.4

TABLE 3.2 – Résumé des performances des amplificateurs testés pour $P_E=39.5$ dBm ($I_{Gmoyen}>+300\mu A$).

Quelques commentaires sur ces chiffres. En moyenne, la puissance maximale atteint quasiment deux fois la puissance nominale sous 28V, conséquence directe de la plus grande excursion en tension drain-source.

De plus, les dispersions visibles sur le rendement en puissance ajoutée et l'*Input*

Return Loss sont probablement dues aux légères différences de réalisation des maquettes de test. L'exemple le plus frappant est le cas 43V 0mA présentant des performances moindres que les cas 40V 0mA et 45V 0mA.

Enfin, d'après la discussion qui précède concernant l'influence de la puissance d'entrée sur le courant de repos entre les impulsions radiofréquences, nous pouvons signaler deux choses :

- Pour l'amplificateur fonctionnant sous 45V 200mA, on considère un fonctionnement classe B car $I_{D0\text{effectif}} \approx 0\text{mA}$ sous fort signal. Le rendement électrique est donc calculé sans tenir compte du courant de repos. Ainsi, le léger écart de PAE par rapport au cas 45V 0mA est davantage imputable aux dispersions de fabrication des maquettes qu'au courant de repos.
- Ceci n'est pas vrai pour le cas 40V 600mA où $I_{D0\text{effectif}}$ reste significatif compte tenu du rendement électrique inférieur aux autres amplificateurs. Ne disposant pas d'une valeur précise de $I_{D0\text{effectif}}$ à $P_E=39.5\text{dBm}$, la puissance dissipée dans l'impulsion radiofréquence n'est pas communiquée. Néanmoins, si l'on considère une réduction de I_{D0} de 40% (crédible par rapport à la figure 3.12), cette puissance dissipée s'élèverait à environ 61W, ce qui est tout à fait plausible.

Fort de ces données, la température de canal tout au long des impulsions radiofréquences peut être évaluée, grâce aux caractérisations thermiques présentées dans le second chapitre. La figure 3.14 présente ces estimations. La courbe de température du cas 40V 600mA est calculée pour une puissance dissipée de 61W (voir ci-dessus). Les températures maximales de canal en fin d'impulsion sont résumées

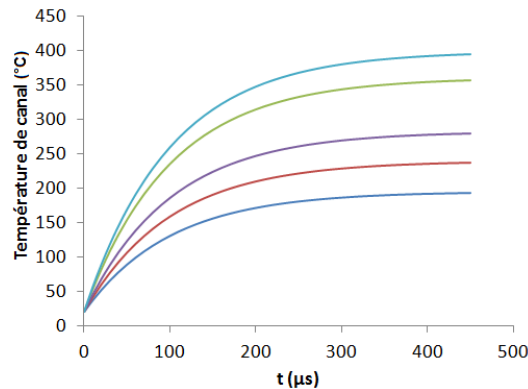


FIGURE 3.14 – Évaluation de la température de canal pendant l'impulsion radiofréquence, pour $P_E=39.5\text{dBm}$: en bleu 40V 0mA, en rouge 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.

dans le tableau 3.3.

Les mesures et caractérisations préliminaires étant effectuées, les résultats de ces tests de vieillissement peuvent maintenant être détaillés et discutés.

Polarisation	Température de canal (°C)
40V 0mA	194
40V 600mA	237
43V 0mA	356
45V 0mA	280
45V 200mA	394

TABLE 3.3 – Températures maximales de canal en fin d’impulsion radiofréquence pour $P_E=39.5\text{dBm}$.

3.3.3 Résultats des tests de vieillissement et caractérisations

Toutes les grandeurs des amplificateurs seront exprimées en échelle relative afin de faciliter les comparaisons.

3.3.3.1 Suivi des performances des amplificateurs

A l’inverse de la température de châssis, la puissance injectée dans les amplificateurs n’est pas régulée. Il faut donc s’assurer que celle-ci reste aussi constante que possible durant toute la durée des tests. Les variations de P_E sont visibles sur la figure 3.15. Les variations sont, dans le pire des cas, de $\pm 5\%$. En moyenne, elles

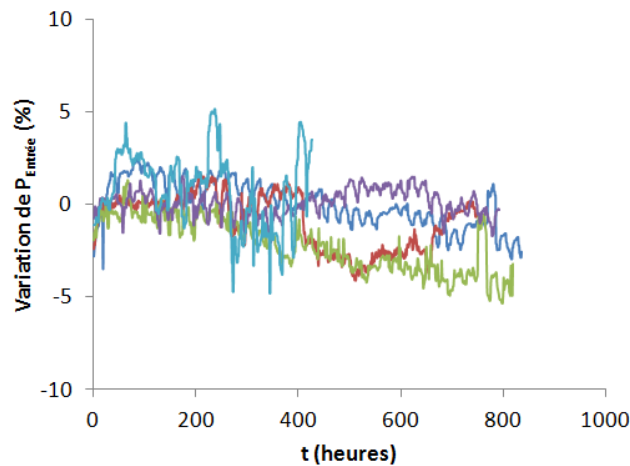


FIGURE 3.15 – Variation de la puissance d’entrée pour chaque test : en bleu 40V 0mA, en rouge 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.

sont plutôt de $\pm 2\%$.

La variation des caractéristiques des amplificateurs (puissance de sortie P_S , courant moyen de drain I_D et courant moyen de grille I_G) affectant chaque maquette est représentée en figure 3.16 La baisse des performances est résumée dans le tableau 3.4.

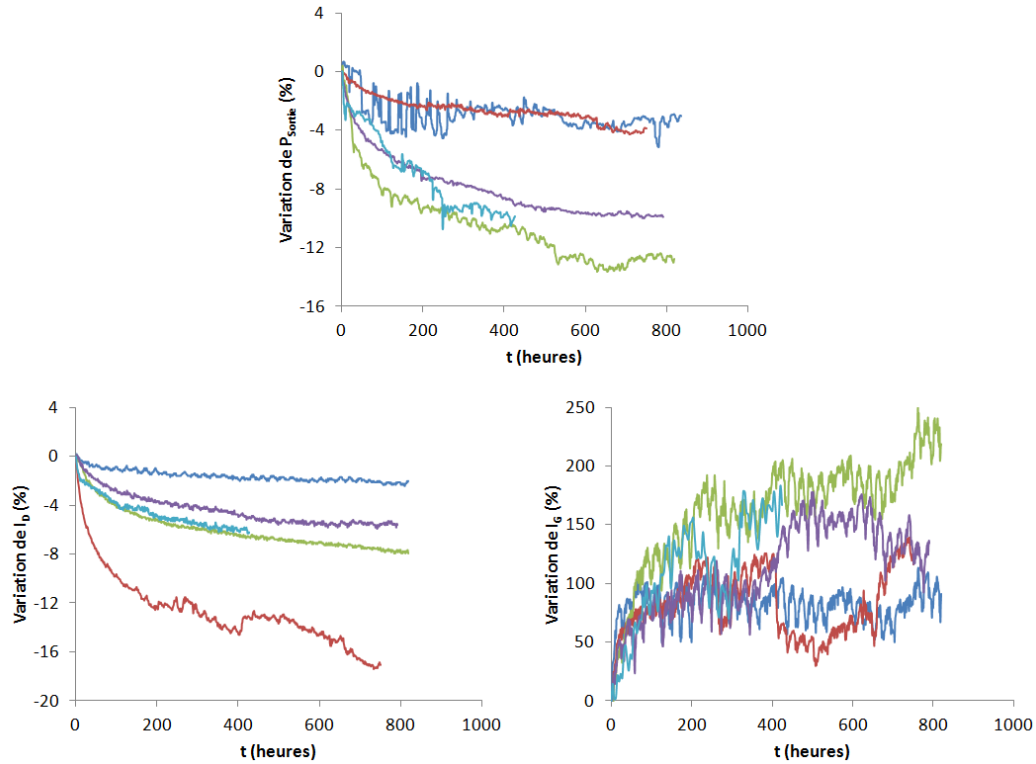


FIGURE 3.16 – Variation des paramètres de chaque amplificateur : en bleu 40V 0mA, en rouge 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.

Polarisation	ΔP_S (%)	ΔI_D (%)	ΔI_G (%)
40V 0mA	-3.0	-2.4	$\approx +90$
40V 600mA	-3.9	-16	$\approx +100$
43V 0mA	-13	-7.8	$\approx +220$
45V 0mA	-10	-5.5	$\approx +150$
45V 200mA	-12	-5.2	$\approx +200$

TABLE 3.4 – Évolution des performances électriques des amplificateurs en fin de test. Les performances du cas 45V 200mA sont extrapolées à 800 heures à titre indicatif.

Première observation : les plus fortes baisses de puissance de sortie affectent préférentiellement les amplificateurs fonctionnant à puissance dissipée élevée (45V 200mA, 45V 0mA et 43V 0mA). Si l'on fait d'ailleurs abstraction du caractère chaotique de la puissance d'entrée pour le cas 45V 200mA (courbe cyan), on retrouve une dégradation de la puissance de sortie très similaire à celle de 43V 0mA, ces deux cas ayant des puissances dissipées très voisines. On remarque également que les cas

40V 0mA et 40V 600mA subissent une dégradation de puissance de sortie similaire, signe d'une contribution minimale du courant de repos I_{D0} sur la dégradation.

Deuxièmement, un élément ressort particulièrement de ces données : il s'agit de la forte baisse du courant de drain dans le cas 40V 600mA. Celle-ci n'est pas corrélée avec une baisse concomitante de la puissance de sortie. Elle est même comparable au cas 40V 0mA, dont le courant de drain moyen ne varie quasiment pas. Cela signifie que cette diminution de I_D provient exclusivement d'une baisse du courant de repos I_{D0} durant le test. Si tel est le cas, le rendement électrique de l'amplificateur doit avoir augmenté au cours du test. Nous verrons que ça l'est effectivement.

Enfin, on remarque une très forte augmentation du courant de grille moyen. Celui-ci, d'environ $300\mu\text{A}$ au début des tests, double voire triple au cours du vieillissement. Rappelons que ce courant n'est pas un courant de fuite, mais qu'il est la conséquence du régime de fonctionnement légèrement saturé (la jonction grille-source du transistor devient passante). Comme la puissance d'entrée reste constante au cours du test, la tension de seuil, V_{TH} , de cette jonction a certainement diminué. Ce point sera confirmé par la suite.

3.3.3.2 Caractérisations RF

Les caractéristiques $P_S = f(P_E)$ et $I_D = f(P_E)$ des amplificateurs ont été mesurées avant et après chaque test. Le gain et le rendement électrique sont calculés d'après ces mesures.

Le tableau 3.5 regroupe les variations, à l'issue des tests, des gains en puissance des amplificateurs mesurés à faible (30dBm) et forte (39dBm) puissance d'entrée, respectivement ΔG_{PS} et ΔG_C .

Polarisation	ΔG_{PS} (dB)	ΔG_C (dB)
40V 0mA	+0.4	-0.1
40V 600mA	0	-0.2
43V 0mA	+0.4	-0.2
45V 0mA	-0.2	-0.4
45V 200mA	-0.4	-0.4

TABLE 3.5 – Variation des gains en puissance des amplificateurs. G_{PS} est le gain petit signal et G_C est le gain compressé.

Le gain en fort signal diminue pour tous les amplificateurs testés. Ceci est en accord avec les baisses de puissance observées précédemment. D'autre part, certaines maquettes ont augmenté leur gain en petit signal. Enfin la compression de gain entre petit et fort signal a augmenté, ce qui signifie probablement que la baisse des performances des composants se fait surtout sentir sur les fortes excursions V_{DS}/I_D . Il sera donc pertinent d'examiner la transconductance g_m , proche de la zone ohmique, ainsi que la résistance à l'état passant R_{DSon} , ces deux éléments conditionnant le gain à fort signal.

Le tableau 3.6 regroupe les variation du rendement électrique maximal à $P_E=39\text{dBm}$ ainsi que des courants de drain moyen en faible ($P_E=30\text{dBm}$) et fort ($P_E=39\text{dBm}$) signal, ΔI_{DPS} et ΔI_{DComp} respectivement.

Polarisation	ΔPAE (points)	ΔI_{DPS} (%)	ΔI_{DComp} (%)
40V 0mA	-2.4	+5.2	-1.3
40V 600mA	+1.8	-6.3	-9.4
43V 0mA	-4.2	+7.9	-1.9
45V 0mA	-3.3	+14.8	-4.4
45V 200mA	-0.6	-2.3	-1.9

TABLE 3.6 – Variation du rendement électrique maximal et des courants de drain moyen en faible et fort signal.

Toutes les maquettes voient leur courant de drain en fort signal I_{DComp} chuter. Ceci abonde toujours dans le sens d’une dégradation de g_m , proche de la zone ohmique, ainsi que de R_{DSon} .

Par ailleurs, on remarque pour quasiment tous les autres cas, que le courant de drain en petit signal I_{DPS} a augmenté. Ceci peut expliquer la hausse du gain petit signal des cas 40V 0mA et 43V 0mA, car le courant de repos a également augmenté. Étant donné que les amplificateurs fonctionnent en classe B, la transconductance au pincement varie grandement avec I_{D0} , lui-même conditionné par la tension de pincement V_P . Il conviendra d’examiner ce paramètre. La baisse de gain petit signal dans les cas 45V 0mA et 45V 200mA trouve cependant sa cause ailleurs. On peut indiquer, à ce titre que les deux composants fonctionnant sous 45V ne viennent pas du même lot de fabrication que les trois autres.

On note, pour le seul cas 40V 600mA, une légère augmentation du rendement électrique. Cela confirme l’hypothèse formulée dans le paragraphe précédent, selon laquelle la forte diminution du courant de drain I_D observée au cours du test provient exclusivement d’une baisse du courant de repos I_{D0} . Ceci est corroboré avec les diminutions conjointes de I_{DPS} et de I_{DComp} . La contribution de I_{D0} dans le rendement est donc moindre et celui-ci s’en trouve amélioré.

3.3.3.3 Mesures statiques

Des mesures de réseau statiques de sortie $I_D = f(V_{DS})$, d’entrée $I_G = f(V_{GS})$ et de courant de fuite $I_G = f(V_{DG})$ ont été effectuées afin de relier les variations de performances des amplificateurs aux grandeurs intrinsèques du transistor. Par esprit de synthèse, seuls les paramètres pertinents extraits des réseaux seront présentés.

La figure 3.17 montre néanmoins le réseau du transistors ayant subi le test à 45V 200mA. Celui-ci comporte les dégradations typiquement observées sur les autres. De manière générale, les réseaux de sortie des transistors vieillissent montrent une augmentation de la résistance à l’état passant R_{DSon} et une diminution de la transconductance g_m sous faible V_{DS} , comme il était pressenti. Il est donc fort probable que

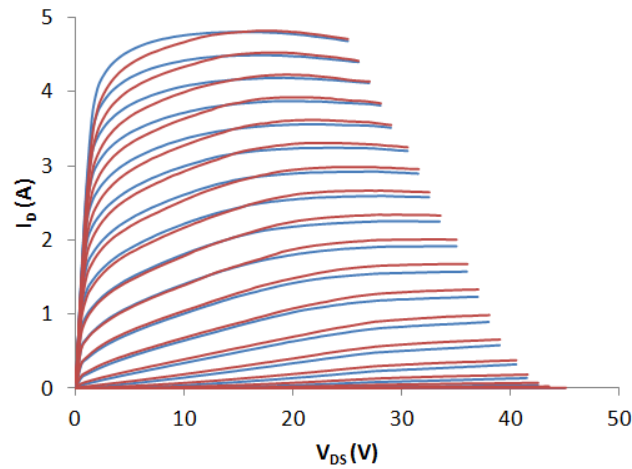


FIGURE 3.17 – Réseau statique de sortie du cas 45V 200mA : avant vieillissement (en bleu) et après vieillissement (en rouge). $-1.8V < V_{GS} < 0V$ par pas de 0.1V.

les baisses de puissance de sortie observées résultent de ces altérations. En effet, la conjonction de ces deux éléments induit une rentrée du coude de saturation dans le réseau diminuant dans le même temps l'excursion V_{DS}/I_D maximale possible, donc la puissance de sortie. Sous fort V_{DS} cependant (supérieur à 15V), la diminution de la tension de pincement V_P (vers les valeurs négatives) prend le pas sur la baisse de g_m . La figure 3.18 illustre ces deux points.

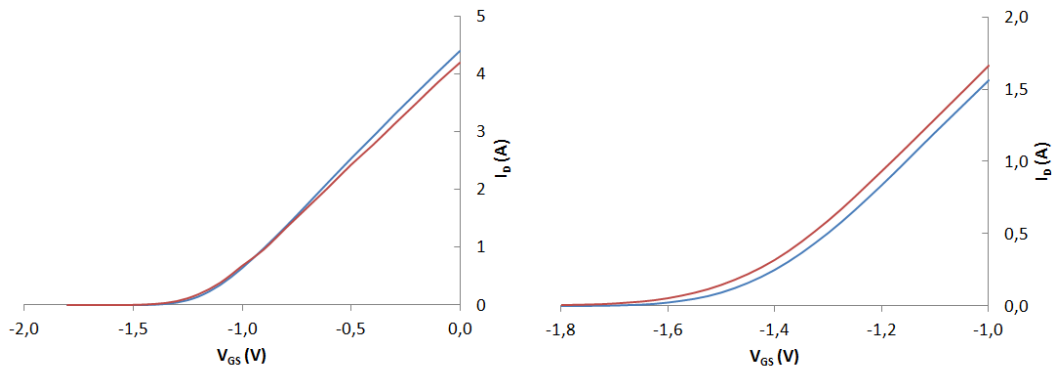


FIGURE 3.18 – Caractéristiques de transfert à $V_{DS}=3.5V$, imageant la baisse de g_m (graphe de gauche) et à $V_{DS}=30V$, montrant le décalage de V_P vers les valeurs négatives (graphe de droite). Courbes bleues : avant vieillissement ; courbes rouges : après vieillissement.

Le tableau 3.7 recense donc les variations de R_{DSon} , de g_m à $V_{DS}=3.5V$ et de V_P à $V_{DS}=30V$.

Les chiffres attestent de tendances très claires : tous les transistors voient leur

Polarisation	ΔR_{DSon} (%)	Δg_m (%)	ΔV_P (%)
40V 0mA	+9.4	+0.5	-1.8
40V 600mA	+5.1	-0.5	-1.8
43V 0mA	+12.4	-4.3	-2.9
45V 0mA	+9.2	-5.5	-2.1
45V 200mA	+12.6	-4.2	-1.6

TABLE 3.7 – Variation de R_{DSon} , de g_m à $V_{DS}=3.5V$ et de V_P à $V_{DS}=30V$.

tension de pincement diminuer ainsi que presque tous, leur transconductance. La résistance à l'état passant de chaque composant croît également.

Les hypothèses formulées à la vue des résultats RF sont maintenant confirmées :

- Les baisses de puissance à fort signal sont bien dues à l'augmentation de R_{DSon} et la diminution de g_m à faible V_{DS} .
- Les hausses de gain petit signal proviennent de la diminution de V_P , ce qui a pour conséquence d'augmenter le courant de repos, donc g_m , pour un même V_{GS0} fixé. Pour les cas 45V 0mA et 45V 200mA, la baisse plus importante de g_m masque probablement ce phénomène.

Finissons ce tour des paramètres statiques par l'analyse des caractéristiques d'entrée des transistors. Nous avons remarqué lors des tests de vieillissement une importante hausse du courant de grille, due à la mise en conduction de la jonction grille-source. A noter que la jonction grille-drain pourrait également entrer en conduction mais il faudrait pour cela que le cycle de charge soit suffisamment plat pour atteindre une tension V_{DS} suffisamment basse, V_G devant être supérieure à V_D pour que la conduction s'amorce.

La variation de la tension de seuil V_{TH} a été mesurée pour chaque composant ainsi que le courant de fuite de grille I_{Ginv} . Ce dernier vaut en moyenne $-40\mu A$ sur les composants neufs. Il s'agit donc d'effectuer un relevé des caractéristiques $I_G = f(V_{GS})$ pour la partie directe et $I_G = f(V_{DG})$, en régime bloqué et inverse, pour la mesure du courant de fuite. Ce dernier est mesuré pour $V_{GS}=-1.8V$ et $V_{DG}=45V$. Les caractéristiques du transistor fonctionnant sous 43V 0mA sont données en figure 3.19. Elles présentent les dégradations typiquement observées.

Les résultats sont résumés dans le tableau 3.8.

On remarque que le pourcentage de baisse de V_{TH} suit l'augmentation du courant de grille évoqué plus haut. L'origine de celui-ci est donc maintenant clairement établie. Concernant les courants de fuite, le constat n'est pas aussi tranché. Les transistors fonctionnant sous haute température de canal (43V 0mA, 45V 0mA et 45V 200mA) ne présentent pas les mêmes comportements. Rappelons simplement que les transistors fonctionnant sous 45V ne proviennent pas du même lot de fabrication que les autres.

Une attention toute particulière a été portée à la caractéristique d'entrée du transistor ayant fonctionné sous 43V 0mA. En effet, en plus de présenter une très

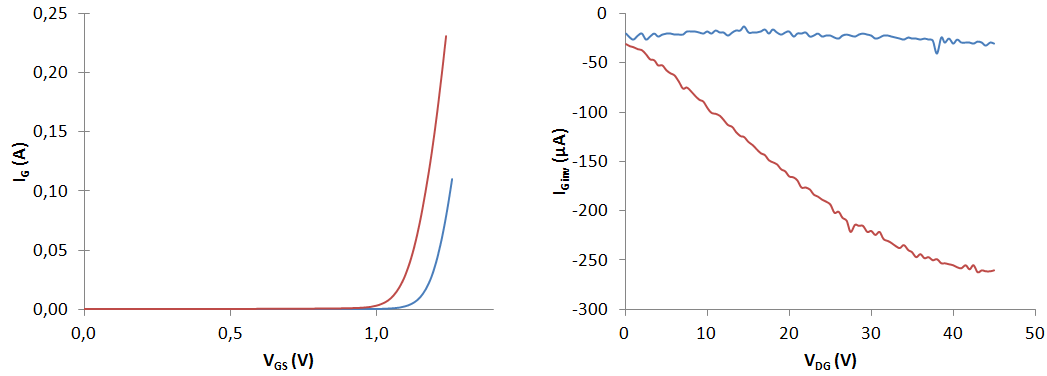


FIGURE 3.19 – Caractéristiques d’entrée en directe $I_G = f(V_{GS})$ (graphe de gauche) et en inverse $I_G = f(V_{DG})$ (graphe de droite), pour le transistor fonctionnant sous 43V 0mA. Courbes bleues : avant vieillissement ; courbes rouges : après vieillissement.

Polarisation	ΔV_{TH} (%)	ΔI_{Ginv} (%)
40V 0mA	-2.6	+104
40V 600mA	-1.6	+128
43V 0mA	-5.9	+770
45V 0mA	-6.3	-88
45V 200mA	-5.5	-76

TABLE 3.8 – Variation de la tension de seuil V_{TH} de la jonction grille-source et du courant de fuite I_{Ginv} .

forte augmentation du courant de fuite et une chute de la tension de seuil, celle-ci a évolué de manière qualitative et semble maintenant présenter deux hauteurs de barrières à la suite des tests de vieillissement. L’effet est également visible sur le cas 45V 0mA mais de manière plus ténue. La caractéristique en régime direct et en échelle logarithmique est visible en figure 3.20.

Les caractéristiques physiques de ces barrières sont données dans le tableau 3.9.

On remarquera le mauvais coefficient d’idéauté de la seconde barrière, apparue au cours du test de vieillissement. Selon [106], ce phénomène de double barrière a déjà été rencontré dans des diodes Schottky de type Ti/4H-SiC, pour le redressement de puissance. Il est attribué à la création d’état d’interface au niveau du contact Schottky, durant le test de vieillissement.

3.3.3.4 Analyse des paramètres [S]

Parmi les transistors testés, ceux présentant la plus grande variation de performances à l’issue des tests ont été mesurés en régime dynamique petit signal. Des

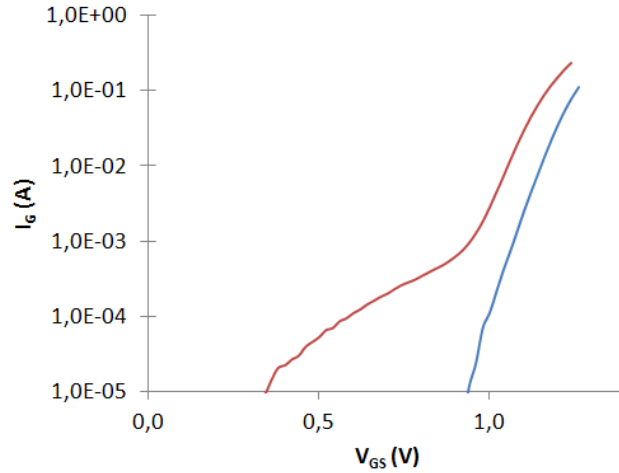


FIGURE 3.20 – Phénomène de double barrière apparu après le test de vieillissement pour le transistor fonctionnant sous 43V 0mA. Courbes bleues : avant vieillissement ; courbes rouges : après vieillissement.

	Avant vieillissement	Après vieillissement
ϕ_1 (eV)	1.76	0.98
η_1	1.31	1.54
R_1 (Ω)	0.29	0.28
ϕ_2 (eV)	-	0.54
η_2	-	4.39
R_2 (Ω)	-	0.3

TABLE 3.9 – Variation de la tension de seuil V_{TH} de la jonction grille-source et du courant de fuite I_{Ginv} .

montures de test ont été spécialement fabriquées pour ces mesures (voir second chapitre). Ces mesures, ont été effectuées sur un analyseur de réseau vectoriel de type HP 8510C dans la bande [0.5 ; 4]GHz. Les paramètres S ont été relevés pour les points de polarisation suivants :

- $V_{DS0}=0V$ et $V_{GS0}=0V$
- $V_{DS0}=5V$ et $I_{D0}=400mA$
- $V_{DS0}=22V$ et $I_{D0}=200mA$

Le point de polarisation $V_{DS0}=0V$ et $V_{GS0}=0V$ permet de caractériser les éventuelles variations des caractéristiques du boîtier, tandis que les autres permettent d'estimer les évolutions des performances "petit signal" du transistor, en différents points de la caractéristique. A noter que ces mesures ont été réalisées en régime de polarisation continue.

Ces mesures ayant donné des résultats extrêmement proches, seules celles montrant une déviation significative seront présentées : il s'agit du cas 45V 200mA. Les paramètres [S] à $V_{DS0}=0V$ et $V_{GS0}=0V$ sont présentés en figure 3.21. Les impé-

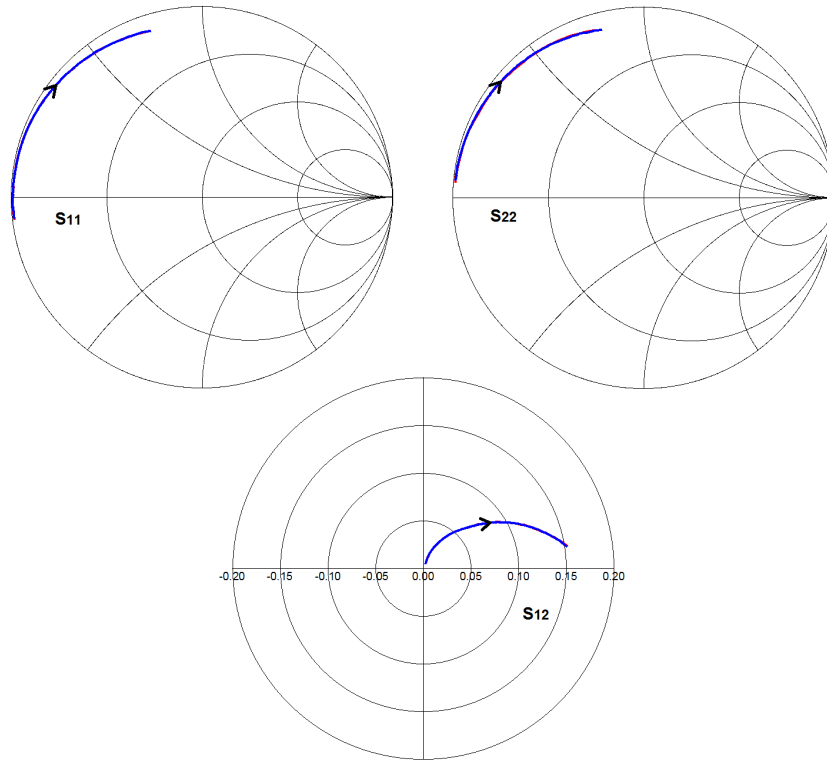


FIGURE 3.21 – Paramètres [S] pour une polarisation de $V_{DS0}=0V$ et $V_{GS0}=0V$. Courbes rouges : avant vieillissement ; courbes bleues : après vieillissement. Les coefficients de transmission direct et inverse sont confondus dans le cas d'un dispositif passif : $S_{21} = S_{12}$.

dances d'entrée et de sortie sont parfaitement superposées. Il n'y a donc pas eu de modification des éléments du boîtier (fils de *bondings*, capacités de plot).

On retrouve, sur la figure 3.22, représentant les paramètres [S] sous une polarisation de $V_{DS0}=5V$ et $I_{D0}=400mA$, la chute de gain conséquence de la diminution de g_m à faible V_{DS} évoquée plus haut. En fait, $I_{D0}=440mA$ car, la même tension V_{GS0} est appliquée pour les caractérisations pré et post vieillissement. Là encore, les impédances d'entrée et de sortie reste extrêmement proches ce qui indique que les capacités parasites intrinsèques du transistor n'ont pas évolué de manière significative.

La mesure à $V_{DS0}=22V$ et $I_{D0}=200mA$ (non présentée) a montré le resserrement de l'écart de gain S_{21} . Ceci confirme que la dégradation de g_m se manifeste préférentiellement à faible V_{DS} .

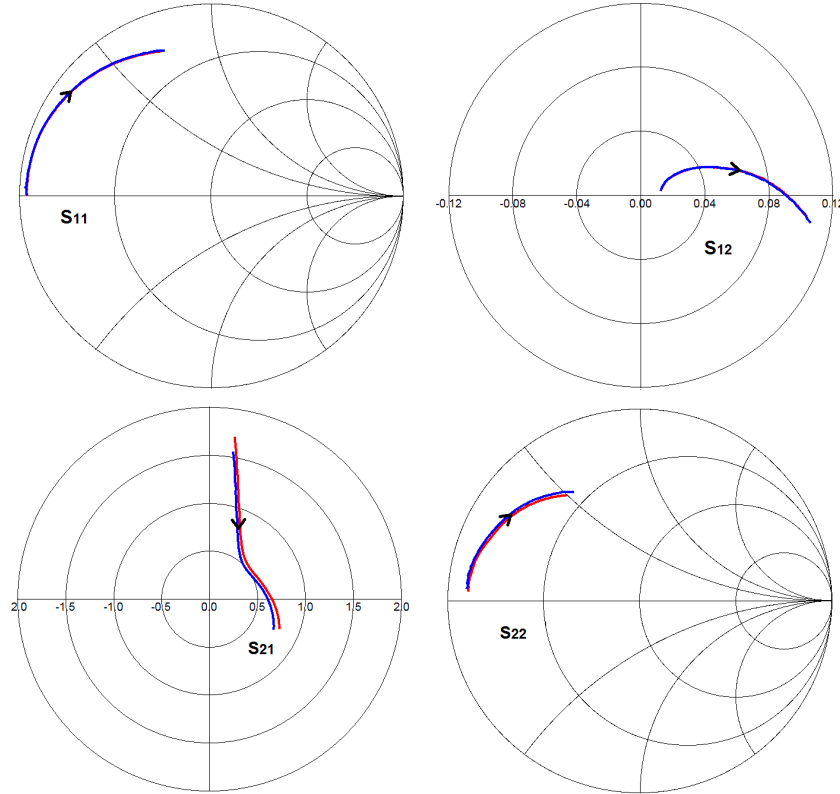


FIGURE 3.22 – Paramètres [S] pour une polarisation de $V_{DS0}=5V$ et $I_{D0}=400mA$. Courbes rouges : avant vieillissement ; courbes bleues : après vieillissement.

Disposant des paramètres [S], la stabilité linéaire du transistor a été comparée entre les états neuf et vieilli, en étudiant le facteur de Rollet. Cet indicateur s'exprime de la manière suivante :

$$K = \frac{1 - |S_{11}S_{22} - S_{21}S_{12}|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{21}||S_{12}|} \quad (3.3)$$

La stabilité linéaire du transistor est conditionnée par la valeur de K qui doit être supérieure à 1. Un examen rapide de cette formule permet dire que le transistor sera d'autant plus instable qu'il aura beaucoup de gain et sera peu unilatéral (on retrouve quelque peu les conditions de Barkhausen [137]).

La figure 3.23 montre le facteur de Rollet du transistor pour $V_{DS0}=5V$ et $I_{D0}=400mA$ et pour $V_{DS0}=22V$ et $I_{D0}=200mA$.

Comme on pouvait s'y attendre, la légère chute observée de S_{21} tend à stabiliser le transistor à mesure qu'il se dégrade. Le vieillissement agit telle une loi de modération.

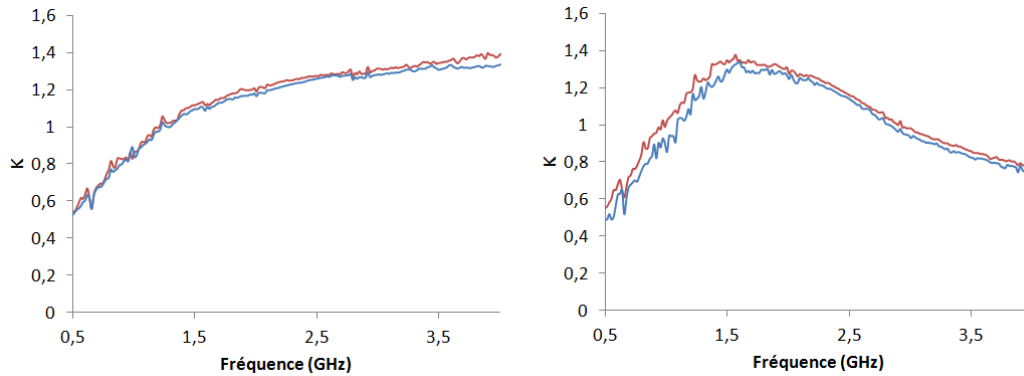


FIGURE 3.23 – Facteur de Rollet pour une polarisation de $V_{DS0}=5V$ et $I_{D0}=400mA$ (courbes de gauche) et $V_{DS0}=22V$ et $I_{D0}=200mA$ (courbe de droite). Courbes bleues : avant vieillissement ; courbes rouges : après vieillissement.

3.3.4 Discussion sur l'origine des dégradations

Les investigations menées dans les paragraphes précédents montrent une filiation claire entre le niveau de dégradation des composants et la température de canal. Par ailleurs, il se dégage plusieurs tendances :

- La baisse de la transconductance g_m à faible V_{DS} et l'augmentation conjointe de la résistance à l'état passant R_{DSon} semble expliquer la compression de puissance plus importante, et donc la perte de puissance de sortie.
- Les tensions de pincement V_P ont toutes dévié vers des valeurs négatives, à fort V_{DS} , entraînant une augmentation du courant de repos (donc de g_m petit signal) et une augmentation du gain petit signal pour certains composants.
- Le recul de la tension de seuil de la jonction grille-source est effective pour tous les composants testés. Ceci explique l'augmentation importante du courant direct de grille pendant les tests de vieillissement.

Toutes ces dégradations électriques affectent en partie la commande du transistor. Il est donc probable que la région la plus impactée dans le composant soit la zone de grille. Ceci semble être confirmé par le fait que la barrière Schottky soit affectée au cours des tests ayant les contraintes thermiques les plus sévères.

Une étude de la relaxation électrique des composants a été également entreprise afin d'estimer la place des phénomènes de pièges dans ces tests de vieillissement. Enfin, pour apporter des éléments supplémentaires en faveur d'une dégradation d'origine purement thermique, la mise en étuve de deux transistors a été réalisée. Ces deux points sont détaillés dans les paragraphes suivants.

3.3.4.1 Dégradations d'origine thermique

Deux transistors neufs et n'ayant subi aucun test de vieillissement ont été stockés en étuve à 250°C pendant 200 heures puis à 300°C, de nouveau 200 heures. Des mesures du réseau statique de ces composants ont été effectuées afin de suivre une éventuelle modification de leurs caractéristiques. Ils sont comparés aux mesures de références. Les paramètres suivants ont été extraits de ces mesures :

- R_{DSon}
- g_m à $V_{DS}=4V$
- V_P à $V_{DS}=4V$
- V_{TH}

Étant donné la similitude des comportements, seuls les résultats d'un des deux transistors sont présentés. La figure 3.24 montre la caractéristique de transfert pour chaque température de stockage. La variation des paramètres relevés sont répertoriés

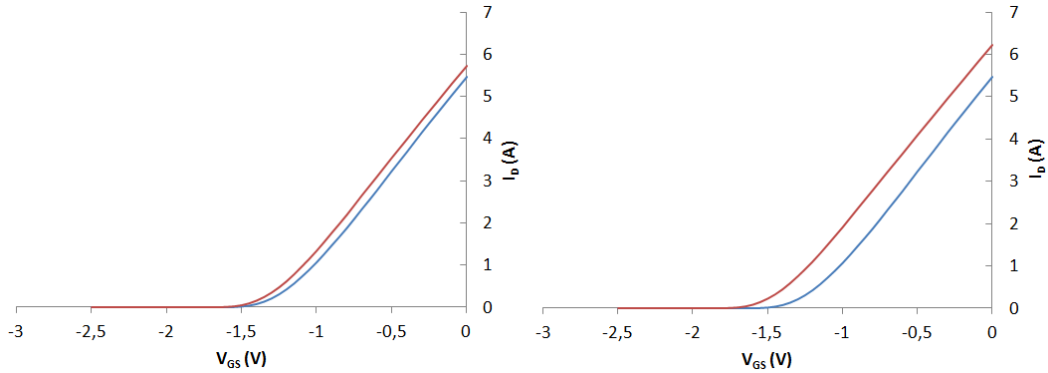


FIGURE 3.24 – Caractéristiques de transfert mesurées à $V_{DS}=4V$, consécutivement au stockage thermique : à 250°C (courbes de gauche) et 300°C (courbe de droite). Courbes bleues : avant vieillissement ; courbes rouges : après vieillissement.

dans le tableau 3.10.

Température	Δg_m (%)	ΔV_P (%)
250°C	-2.2	-8.3
300°C	-5.1	-20.8

TABLE 3.10 – Variations de g_m et V_P à $V_{DS}=4V$.

On remarque que la température influe de manière importante sur la tension de pincement V_P et assez peu sur g_m . Comme cette tension de pincement diminue, et que la pente du transistor varie peu, les performances en courant à $V_{GS}=0V$ augmentent ! Et cela d'autant plus que la température de stockage est élevée. Ceci a pour conséquence de diminuer "virtuellement" R_{DSon} . Les variations de ce para-

mètre sont indiqués dans le tableau 3.11. Nous avons vu précédemment, que lors des tests de vieillissement RF, R_{DSon} diminuait. En effet, dans les cas étudiés, V_P ne varie pas autant et la baisse de g_m à faible V_{DS} suffit à diminuer les performances en courant, donc augmenter R_{DSon} .

Température	ΔR_{DSon} (%)
250°C	-3.3
300°C	-4.6

TABLE 3.11 – Variations de R_{DSon} .

Enfin, les caractéristiques de grille ont été mesurées afin de déterminer les variations de tension de seuil V_{TH} . Les résultats sont donnés dans le tableau 3.12. Nous

Température	ΔV_{TH} (%)
250°C	-1.6
300°C	-8.0

TABLE 3.12 – Variations de R_{DSon} .

constatons une baisse de la tension de seuil (*i.e.* de la hauteur de barrière Schottky) d'autant plus importante que la température de stockage est élevée. Notons également que le courant de fuite de la jonction grille-source (pour $V_{GS}=-4V$) a été multiplié par 10 à l'issue du stockage à 300°C alors qu'il est resté identique après le stockage à 250°C.

Dans l'ensemble, le sens de variation des paramètres étudié confirme bien l'impact de la température sur les dégradations observées au cours des tests de vieillissement RF. D'un point de vue quantitatif, les variations sur V_P dépassent celles mesurées pendant les tests de vieillissement RF. Plusieurs causes sont possibles :

- Rappelons que même si la température de canal crête atteinte pendant les tests RF dépasse parfois allègrement les 300°C, ceci ne s'effectue pas en régime établi comme pour le stockage thermique.
- Pendant les tests RF, il se peut qu'il y ait un autre phénomène entrant en concurrence avec celui propre à la thermique, induisant une variation de V_P vers les valeurs positives.
- Il est également possible que la répartition des dégradations d'origine thermique sur la puce soit non uniforme dans le cas des tests de vieillissement RF (se souvenir de la répartition de la température en polarisation DC), alors que la distribution de température est uniforme pendant un stockage thermique.

Notons enfin que le caractère irréversible de ces dégradations a été constaté.

3.3.4.2 Dégradations d'origine électrique

Dans le but de déceler une éventuelle contribution des phénomènes de pièges dans les vieillissements RF, quelques composants ayant subi ces tests et laissés au repos (à température ambiante, sans polarisation et à l'obscurité) ont été de nouveau caractérisés en régime statique. Ils ont ensuite été ouverts afin d'illuminer la puce, avant une ultime caractérisation statique.

Ces mesures montrent que le comportement électrique du transistor évolue même après le stress. Trois composants sont concernés par ces mesures (45V 200mA, 45V 0mA et 40V 600mA) et tous montrent des variations similaires. L'exemple le plus flagrant est la caractéristique de transfert du cas 45V 200mA, représentée en figure 3.25. On remarque que la tension de pincement V_P ne cesse de décroître même

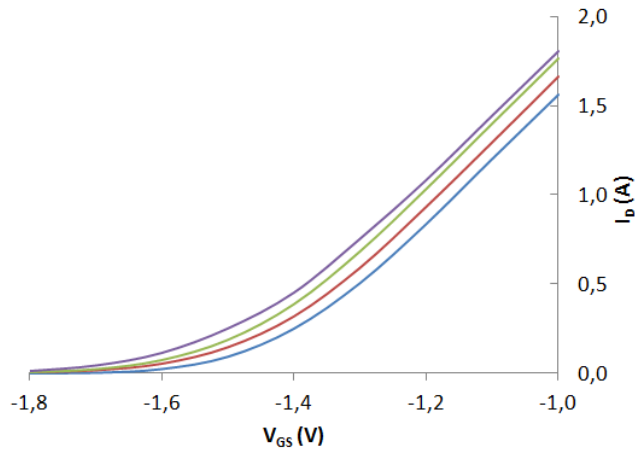


FIGURE 3.25 – Caractéristiques de transfert mesurée à $V_{DS}=30V$ du transistor vieilli à 45V 200mA : avant test (courbe bleue), après test (courbe rouge), après 4000 heures de repos (courbe verte) et après ouverture du boîtier et illumination de la puce (courbe violette).

pendant la période de repos, alors que la transconductance du composant demeure quasi inchangée. Ce type de relaxation sans contrainte électrique ou thermique indique que l'on est en présence de phénomènes de pièges. Ceci est d'ailleurs confirmé par la réaction du composant à l'éclairage, qui abaisse encore V_P . Ces phénomènes de pièges sont probablement relatifs à des charges piégées dans le substrat. En effet, il a été montré dans le second chapitre que les pièges de substrat influent davantage sur la tension de pincement que sur la transconductance. Ce décalage vers les négatifs de V_P (*i.e.* augmentation du courant de drain à même V_{GS}) est donc compatible avec une libération *a posteriori* de charges piégées durant les tests de vieillissement RF.

Il a également été noté une évolution de la caractéristique de grille. La figure 3.26 décrit la caractéristique d'entrée du cas 40V 600mA.

On constate, là aussi, une diminution de la hauteur de barrière consécutive à cette

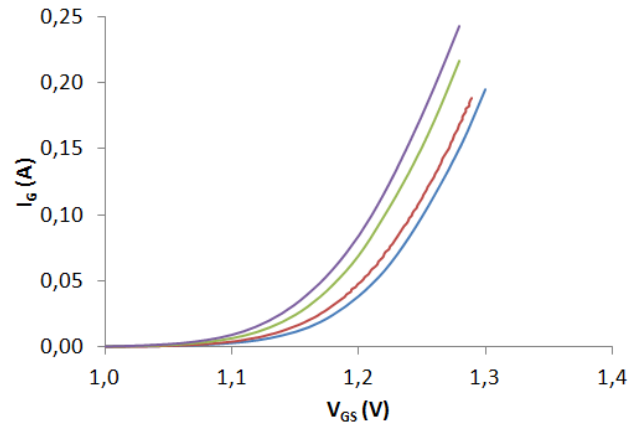


FIGURE 3.26 – Caractéristiques de grille du transistor vieilli à 40V 600mA : avant test (courbe bleue), après test (courbe rouge), après 4000 heures de repos (courbe verte) et après ouverture du boîtier et illumination de la puce (courbe violette).

période de relaxation et éclairage de la puce. Les charges piégées sont certainement en cause, mais dans ce cas, elle seraient localisées dans la région de grille, en surface. Ce point reste sujet à caution étant donné que la transconductance du composant n'a que très peu varié. Nous avons en effet montré au cours du précédent chapitre que les pièges de surface affectaient plutôt la transconductance alors que les pièges de substrat, la tension de pincement.

Ajoutons que ces phénomènes de relaxation affectent aussi bien les composants ayant fonctionné sous 40V que sous 45V. La notion même de relaxation nous indique que ces phénomènes présentent un caractère réversible, à l'inverse de celui activé par la température, évoqué au précédent paragraphe. Nous avons donc affaire à un double mécanisme de dégradation que nous allons maintenant détailler.

3.3.4.3 Mécanisme de dégradation global

D'après ce qui vient d'être discuté, l'hypothèse d'un double mécanisme de dégradation peut être posée. Nous avons en effet vu que :

- Un lien peut être établi entre l'amplitude des dégradations et la température de canal estimée.
- La température affecte la tension de pincement, la transconductance, la résistance à l'état passant et la tension de seuil de jonction grille-source du composant.
- Prise seule, la température provoque des dégradations plus importantes que lors des tests de vieillissement RF, et ce, sur des durées plus courtes.
- Les caractéristiques des composants continuent d'évoluer après les tests de vieillissement RF, notamment la tension de pincement.

Il a, en effet, été remarqué que la tension de pincement poursuivait sa déviation vers les valeurs négatives durant ces périodes de relaxation. Un examen de la littérature sur ce point montre que généralement, les phénomènes de pièges (de substrat notamment) induisent une variation de tension de pincement vers les valeurs positives [138] [139] [140] [79]. Ces phénomènes sont souvent réversibles : la tension de pincement tend à revenir à sa valeur initiale après un certain temps. Ceci est accéléré si le composant est chauffé et/ou éclairé. Ces observations sont tout à fait compatibles avec les nôtres. En fait, pendant le vieillissement, deux phénomènes entrent en concurrence : la contrainte thermique, induisant une forte variation, irréversible, de V_P vers les négatifs et le piégeage de charges, réversible, ramenant au contraire V_P vers les valeurs positives mais avec une amplitude plus faible. La résultante de ces deux actions est donc un décalage vers les négatifs de V_P , qui se poursuit après l'arrêt du vieillissement, puisque les charges piégées sont libérées. Ainsi, V_P devient davantage négatif puis finit par se stabiliser. Un raisonnement similaire peut être fait en considérant V_{TH} . La figure 3.27 illustre ce scénario.

3.3.5 Modélisation comportementale des performances et extraction du diagramme d'Arrhenius

Dans le but d'affiner encore notre investigation sur cette série de tests, intéressons-nous maintenant à l'extraction du diagramme d'Arrhenius. Celui-ci nous permet de connaître, à critère de défaillance et température de canal donnés, le temps moyen avant panne du composant (MTTF). Pour cela, reprenons les enregistrements des variations de puissance de sortie pour chaque amplificateur testé et traçons-les en fonction de $\log(t)$ (voir figure 3.28). On remarque clairement un comportement linéaire en fonction de $\log(t)$. Autrement dit, la variation de puissance de sortie sera de la forme :

$$\Delta P_S(\%) = (A \cdot t^n - 1) \cdot 100 \quad (3.4)$$

avec A et n les paramètres d'ajustement. Ainsi, chaque courbe de mesures est approchée à l'aide de cette expression. Les valeurs de A et n sont données dans la tableau 3.13.

Polarisation	A	n
40V 0mA	1.02	$-8.5 \cdot 10^{-3}$
40V 600mA	1.02	$-8.5 \cdot 10^{-3}$
43V 0mA	1.04	$-2.6 \cdot 10^{-2}$
45V 0mA	1.04	$-2.13 \cdot 10^{-2}$
45V 200mA	1.05	$-2.4 \cdot 10^{-2}$

TABLE 3.13 – Valeur des coefficients A et n .

D'autre part, nous avons démontré, au cours des paragraphes précédents, l'importante contribution de la température de canal dans l'amplitude des dégradations observées. La loi d'Arrhenius, décrite au premier chapitre, peut ainsi être utilisée

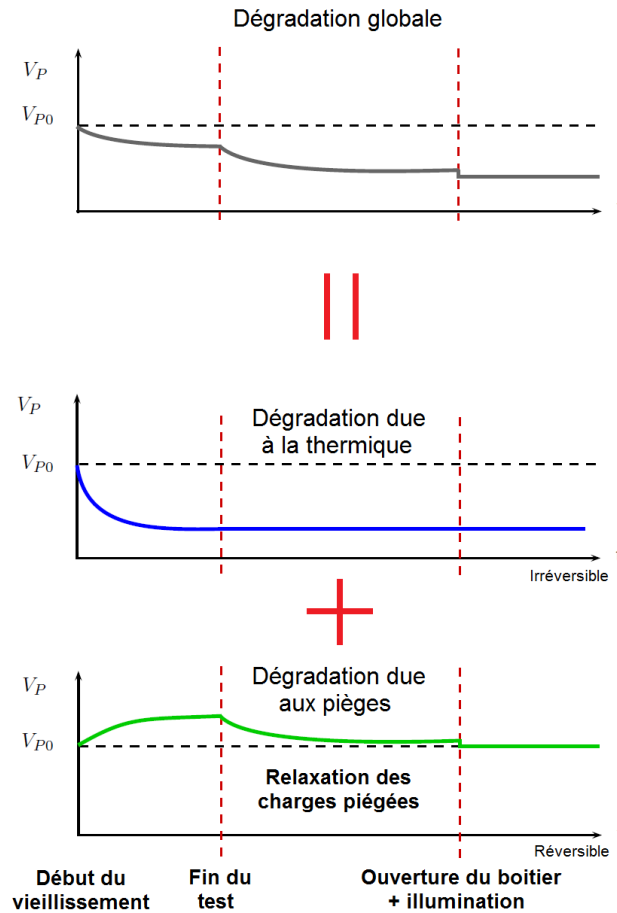


FIGURE 3.27 – Illustration du scénario global de dégradation à travers les variations de la tension de pincement : mise en lumière d’un double mécanisme faisant intervenir un phénomène irréversible liée à la température et un phénomène réversible liée au piégeage de charges. V_{P0} est la valeur initiale de V_P .

pour modéliser la durée avant défaillance en fonction de la température. Rappelons que son expression est :

$$MTTF = A' \cdot e^{-\frac{E_a}{kT}} \quad (3.5)$$

avec A' un coefficient d’ajustement, E_a l’énergie d’activation, k la constante de Boltzmann et T la température de canal.

Enfin, la connaissance de la cinétique de dégradation permet ainsi d’estimer la durée pour laquelle la puissance de sortie de chaque amplificateur aura baissé de x %. Généralement le critère le plus fréquemment rencontré est une chute de 10%. La figure 3.29 et le tableau 3.14 donnent ces durées avec les températures maximales de canal correspondantes, estimées plus haut.

Le diagramme d’Arrhenius peut finalement être tracé et une expression peut être déterminée (voir figure 3.30). Ces résultats ont été comparés aux données fournies

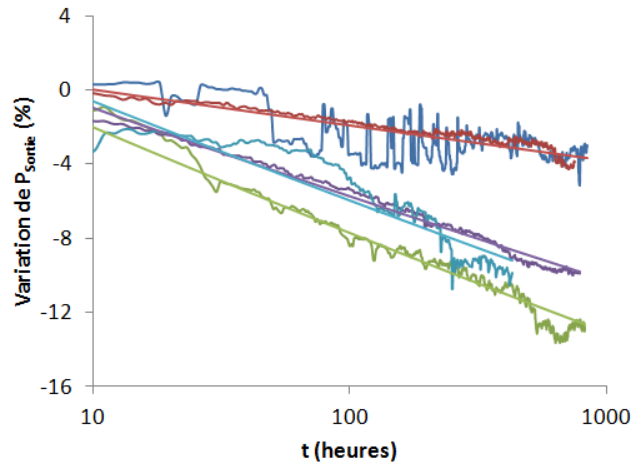


FIGURE 3.28 – Modélisation des variations de puissance de sortie : en bleu 40V 0mA, en rouge 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.

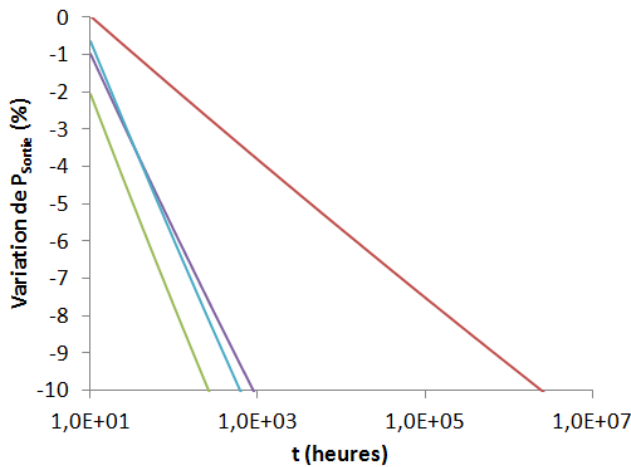


FIGURE 3.29 – Estimation des durées avant défaillance pour chaque amplificateur testé : en rouge 40V 0mA et 40V 600mA, en vert 43V 0mA, en violet 45V 0mA, en cyan 45V 200mA.

par le fabricant [101]. Les valeurs de A' et E_a sont répertoriées dans le tableau 3.15.

On peut remarquer une certaine similitude des énergies d'activation (pentes) entre les résultats de cette étude et les données du fabricant basées sur des tests en température. Ceci confirme, encore une fois, la place prépondérante de celle-ci dans les dégradations rencontrées lors de ces tests de vieillissement. On note également un écart significatif entre les A' prévus par Nitronex et par nos résultats. Ceci vient probablement du type de stress effectué. En effet, lors des vieillissement de type

Polarisation	Durée avant défaillance (heures)	T _{Canal} (°C)
40V 0mA	3·10 ⁶	194
40V 600mA	3·10 ⁶	237
43V 0mA	250	356
45V 0mA	900	280
45V 200mA	600	394

TABLE 3.14 – Durées avant défaillance et température maximale de canal pour chaque amplificateur testé.

	A' (heures)	E _a (eV)
Résultats	4.0·10 ⁻⁹	1.39
Données Nitronex	4.0·10 ⁻¹⁷	1.99

TABLE 3.15 – Durées avant défaillance et température maximale de canal pour chaque amplificateur testé.

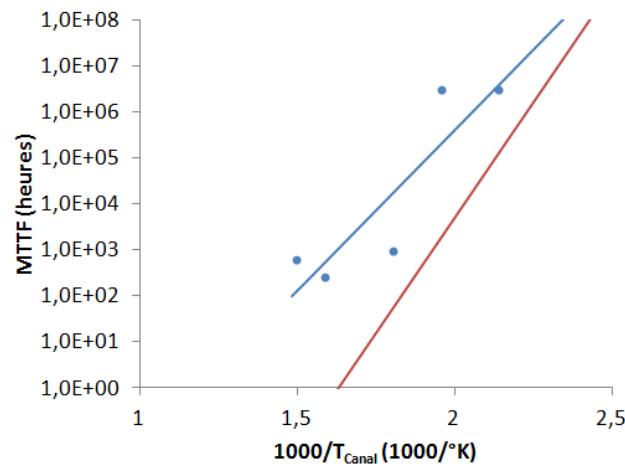


FIGURE 3.30 – Diagramme d'Arrhenius : en bleu le modèle issu de cette étude (les points correspondent aux mesures) et en rouge les données du fabricant.

RF pulsé, la température de canal n'est pas constante, elle varie au rythme des impulsions RF. Les transformations physico-chimiques relatives à la température, ayant lieu à l'intérieur de la structure, ne s'effectuent donc que par *à-coups* selon le rapport cyclique des signaux d'excitations. Ceci est sûrement d'autant plus vrai que la durée des impulsions est grande devant la constante de temps thermique de la puce. Il n'est donc pas surprenant d'obtenir une durée de vie de composant supérieure dans le cas pulsé que dans le cas CW. Ainsi, il serait intéressant et instructif de reprendre ce type d'étude pour différents rapports cycliques afin de

déterminer la loi de variation de A' en fonction de la constante de temps thermique de la puce, de la durée des impulsions RF et du facteur de forme.

Ces résultats doivent cependant être considérés avec prudence. En effet, pour améliorer leur consistance, davantage de points auraient été nécessaires, particulièrement à des température d'environ 250°C, là où les données manquent. De plus, cette modification ne tient pas compte d'une éventuelle variation de l'énergie d'activation avec la température qui, en toute rigueur, existe. Dans le cadre de l'étude d'un édifice aussi complexe qu'un transistor, cet aspect doit inciter à la réflexion sur ces résultats.

3.3.6 Conclusion

Une batterie importante de tests électriques a été mise en place afin de déterminer, aussi finement que possible, l'origine des dégradations. L'examen de ces signatures électriques a permis de cerner peu à peu le problème, la région de grille, et la cause des dégradations observées, la température de canal en premier lieu et les phénomènes de pièges. Ceci a permis de proposer un scénario de défaillance global, faisant intervenir deux sous-mécanismes couplés et d'estimer la durée de vie du composant dans ces conditions de fonctionnement.

Afin de valider nos hypothèses quant au rôle de l'intégrité physique de la grille (et du contact Schottky) dans ces dégradations électriques, le dernier chapitre de ce manuscrit sera consacré à l'analyse physique d'un composant vieilli.

3.4 Construction d'un modèle de transistor prenant en compte l'évolution des paramètres intrinsèques

3.4.1 Objectifs

La modélisation des transistors est un sujet très en vogue depuis les années 80. En effet, c'est à cette période que les progrès importants en informatique (voir la loi de Moore au début de ce chapitre) ont permis la percée des simulations numériques : étude de la propagation des ondes par la discrétisation des équations de Maxwell, analyse statistique, simulations thermiques, modélisation de composants actifs etc...

Depuis, la complexité et la fidélité des modèles n'a cessé de croître au point qu'ils sont désormais devenus multi-physiques [78]. Les modèles de transistors fournis aux concepteurs ne dérogent pas à cette règle, si bien que les modèles électro-thermiques sont devenus monnaie courante [83] [108]. Il peuvent être de différente nature :

- **Physiques** : des principes et équations physiques régissent le fonctionnement du modèle de transistor. Cela nécessite une connaissance très fine des caractéristiques du composant et de son procédé de fabrication [141].
- **Phénoménologiques** : le comportement du transistor est approché par une série d'équations purement mathématiques sans lien avec la physique du composant. La précision du modèle dépendra beaucoup de la structure de ces

équations et de leur capacité à retranscrire, le plus fidèlement possible, le fonctionnement du transistor [142] [143] [144].

- **Tabulaires** : Dans ce troisième cas, le modèle est directement issu de mesures faites sur le composant. Le nombre important de points de mesure permet de synthétiser tout autre point par le biais de fonctions d'interpolation [145].

Cette dernière partie traite donc de la création d'un modèle phénoménologique de transistor capable de prendre en compte les variations de ses paramètres intrinsèques en fonction de ses conditions de fonctionnement. Il ne s'agira pas de fabriquer un modèle extrêmement précis pouvant être utilisé en conception, mais plutôt d'amorcer une démarche novatrice visant à considérer la fiabilité d'un amplificateur très tôt dans sa fabrication, idéalement dès la phase de conception. Il a été volontairement choisi de restreindre le nombre de variables afin de simplifier l'implantation des paramètres intrinsèques variant selon les conditions de fonctionnement, l'objectif étant $g_m=1$ paramètre, $V_P=1$ paramètre etc...

3.4.2 Modélisation du transistor

Le modèle complet utilisé pour cette étude est donné en figure 3.31.

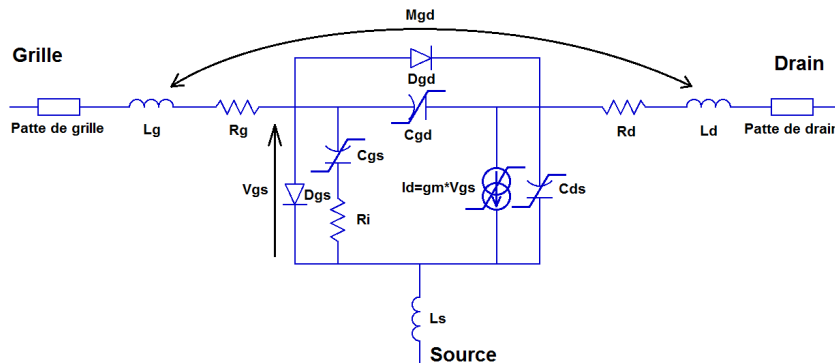


FIGURE 3.31 – Modèle équivalent de transistor à effet de champ utilisé.

Il s'agit du modèle classique de transistor à effet de champ. La modélisation du transistor passe par la description des différentes parties du transistor, détaillées ci-dessous.

3.4.2.1 Caractérisation du boîtier

La modélisation du transistor débute par une caractérisation petit signal en FET froid ($V_{DS}=0V$) à canal ouvert ($V_{GS}=0V$) afin de modéliser les éléments passifs linéaires du boîtier et du transistor (et accessoirement les éléments passifs non linéaire du transistor, pour ce point de repos). Les montures de tests décrites au second chapitre sont utilisées pour ces caractérisations. Elles ont lieu dans la bande $[0.5 ; 4]GHz$.

Dans ce régime, la source de courant et la capacité de sortie sont court-circuitées par la très faible résistance à l'état passant R_{DSon} . Celle-ci est, en réalité, la somme de la partie intrinsèque de R_{ds} et d'une résistance d'accès liée aux pattes et fils de *bonding*.

Rappelons que les pattes d'accès du boîtier sont des tronçons de ligne mesurant 1.3mm x 6.2mm x 0.13mm, déposées sur un substrat d'alumine de 430 μ m. Les 2x8 fils de *bonding* desservant les électrodes de grille et de drain ont été décrits avec le modèle *Philips/TU Delft* disponible sous *ADS*. Ils sont équivalents à deux inductances de 250pH. Celles-ci sont en série avec les inductances parasites propres à la puce (longueur/largeur des doigts, ponts à air). Une inductance mutuelle de 10.5pH a été placée entre grille et drain de manière à améliorer les caractéristiques en réflexion/transmission, à ce point de fonctionnement. Enfin, les neuf *via holes* ramenant les contacts de source au fond du boîtier sont modélisés par une inductance de 26pH.

Le schéma équivalent petit signal de la structure ainsi que les valeurs des composants sont donnés respectivement en figure 3.32 et dans les tableaux 3.16 et 3.17.

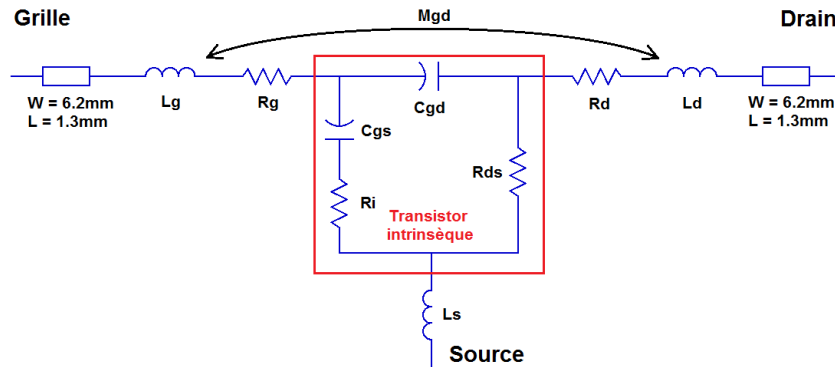


FIGURE 3.32 – Schéma équivalent petit signal du transistor à $V_{DS}=0V$ et $V_{GS}=0V$.

L_g (pH)	L_d (pH)	L_s (pH)	M_{gd} (pH)	C_{gs} (pF)	C_{gd} (pF)
480	510	26	10.5	66	6

TABLE 3.16 – Valeur des éléments réactifs du modèle du transistor à $V_{DS}=0V$ et $V_{GS}=0V$.

Les valeurs de C_{gs} , C_{gd} , R_i et R_{ds} ont été optimisés avec les éléments du boîtier. Le résultat de simulation est donné en figure 3.33.

$R_i(\Omega)$	$R_{ds}(\Omega)$	$R_g(\Omega)$	$R_d(\Omega)$
0.3	0.3	0.18	0.15

TABLE 3.17 – Valeur des éléments résistifs du modèle du transistor à $V_{DS}=0V$ et $V_{GS}=0V$.

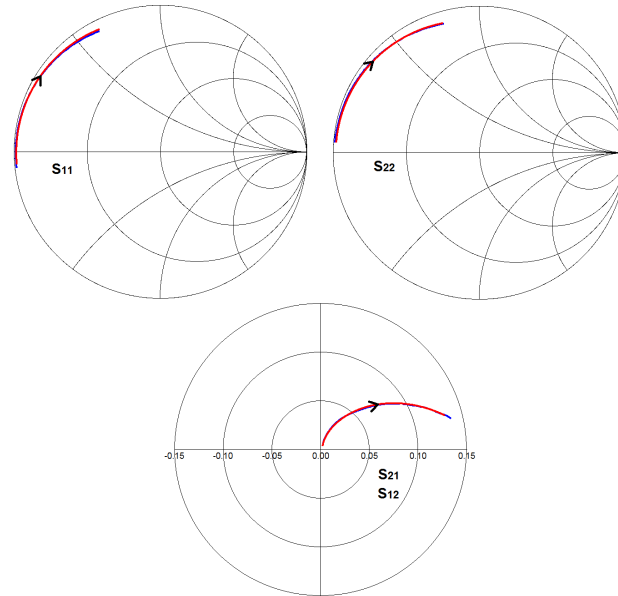


FIGURE 3.33 – Comparaison modèle/simulation du transistor à $V_{DS}=0V$ et $V_{GS}=0V$: en bleu, la mesure et en rouge, le modèle.

3.4.2.2 Modélisation de la zone active

Il a été volontairement choisi de restreindre le nombre de variables afin de simplifier l'implantation des paramètres intrinsèques variant selon les conditions de fonctionnement, l'objectif étant $g_m=1$ paramètre, $V_P=1$ paramètre etc...

La source de courant

La modélisation de la dépendance en V_{DS} du courant de drain I_D repose sur l'utilisation de la fonction tangente hyperbolique. Ce principe est emprunté au modèle de Curtice [143]. Quelques subtilités ont été ajoutées afin de décrire au mieux les spécificités du NPTB00050, avec toujours comme objectif de limiter le nombre de paramètres du modèle. L'équation de contrôle du courant de drain est la suivante :

$$I_D = f(V_{GS}, V_{DS}) \cdot \tanh(k_{RDSon} \cdot V_{DS} \cdot f(V_{GS}, V_{DS})) \quad (3.6)$$

où k_{RDSon} est un facteur permettant d'ajuster R_{DSon} , et $f(V_{GS}, V_{DS})$ est la fonction de commande du courant de drain I_D .

La réalisation de cette fonction de commande part d'un constat simple : il y a une grande similitude entre l'allure de la caractéristique de transfert du NPTB00050 et la caractéristique courant-tension d'un contact redresseur résistif. En effet, la très bonne linéarité de ce transistor (g_m relativement constant) permet de modéliser son transfert avec un circuit *diode + résistance* en série, en ayant une bonne précision. La partie diode modélisera la région autour de la tension de pincement, tandis que la résistance fixera la pente du transistor. La contribution de V_{DS} y est également ajoutée afin de tenir compte de la conductance de sortie non nulle du composant. Comme l'information de commande est portée par le courant circulant dans le circuit, un étage amplificateur trans-résistance de gain 1Ω effectue la conversion courant/tension pour obtenir la fonction de commande $f(V_{GS}, V_{DS})$. La figure 3.34 donne le schéma fonctionnel.

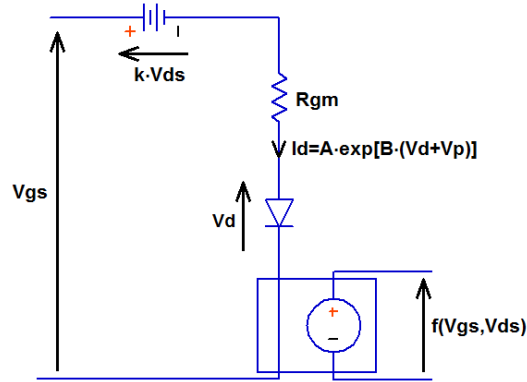


FIGURE 3.34 – Schéma fonctionnel de l'équation de commande du courant.

La loi des mailles appliquée au circuit donne :

$$V_{GS} = k \cdot V_{DS} + R_{gm} \cdot I_d + \frac{1}{B} \cdot \ln\left(\frac{I_d}{A}\right) - V_p \quad (3.7)$$

où k permet d'ajuster la conductance de sortie du composant, A et B modulent la forme de la caractéristique de transfert dans la région du pincement, R_{gm} fixe la transconductance et V_p la tension de pincement.

Comme on peut le voir, le nombre de paramètres est relativement limité, mais surtout l'accès aux grandeurs caractéristiques du transistor (g_m , V_P etc...) est direct. Ils apparaissent clairement et ne sont pas combinaisons de plusieurs paramètres. Les valeurs des paramètres de la source de courant sont donnés dans le tableau 3.18.

k_{RDSon} ($V^{-1} \cdot A^{-1}$)	k	R_{gm} (Ω)	A (A)	B (V^{-1})	V_p (V)
0.2	$7 \cdot 10^{-3}$	0.263	2.8	25	1.31

TABLE 3.18 – Valeur des éléments de la source de courant.

L'ajustement de ces paramètres est basé sur un relevé de la caractéristique $I(V)$ pulsé. Le résultat est illustré par la figure 3.35. Quelques différences sont à noter dans la région faible V_{DS} et faible I_D . En effet, il est difficile de modéliser parfaitement le réseau en tout point avec un modèle de source de courant à peu de paramètres.

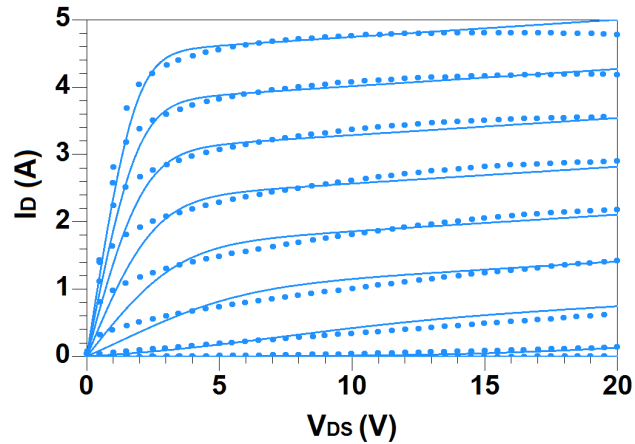


FIGURE 3.35 – Réseau de sortie modélisé : mesures (points) et simulation (trait plein).

Les jonctions grille-source et grille-drain

Les jonctions grille-source et grille drain sont modélisées par la mise en série d'une diode parfaite et de résistances R_{gs} et R_{gd} . Le courant circulant dans ces jonctions est modélisé par une équation inspirée du modèle thermo-ionique du type :

$$I = I_0 \cdot [\exp(g_1 \cdot (V + g_2)) - 1] \quad (3.8)$$

où I et V sont respectivement le courant traversant la jonction et la tension à ses bornes. g_1 et g_2 sont des facteurs d'ajustement et I_0 le courant de fuite. La détermination des valeurs de R_{gs} et R_{gd} tient compte des résistances de boîtier R_g et R_d définies plus haut. Les valeurs des éléments sont regroupées dans le tableau 3.19

R_{gs} (Ω)	R_{gd} (Ω)	I_0 (A)	g_1 (V^{-1})	g_2 (V)
0.05	0.25	$1 \cdot 10^{-4}$	26.8	-0.86

TABLE 3.19 – Valeur des éléments des jonctions grille-source et grille-drain.

Les capacités parasites intrinsèques

Les capacités intrinsèques non linéaires du transistor (C_{GS}, C_{GD} et C_{DS}) ont été extraites à partir d'un modèle éclaté qui nous a été fourni par l'entreprise MC^2 .

Celles-ci sont normalement 2-dimensions (fonction de V_{DS} et de V_{GS}), mais elles ont été ramenées à une dimension afin de simplifier leurs expressions. Il a été montré [108] que la simplification apportée par un modèle à une dimensions n'occasionne pas d'erreur importante dans la plupart des cas. Ce choix est également justifié par le fait qu'une précision importante n'est pas requise.

La capacité C_{GD} a été modélisée par une fonction exponentielle décroissante avec V_{DG} . En effet, cette capacité décroît à mesure que la tension à ses bornes augmente. Son équation est donnée ci-dessous :

$$C_{GD} = C_{GD0} + C_{GD1} \cdot \exp\left(\frac{-V_{GD}}{C_{GD2}}\right) \quad (3.9)$$

Les valeurs des paramètres sont reportées dans le tableau 3.20.

C_{GD0} (pF)	C_{GD1} (pF)	C_{GD2} (V)
$9.5 \cdot 10^{-13}$	$5 \cdot 10^{-12}$	8.5

TABLE 3.20 – Valeur des éléments du modèle de C_{GD} .

La capacité C_{GS} est, quant à elle, modélisée par une fonction tangente hyperbolique. Celle-ci possède une valeur stable à V_{GS} négatif, augmente entre V_P et 0V puis se stabilise pour les valeurs positives de V_{GS} . L'équation utilisée est celle-ci :

$$C_{GS} = C_{GS0} + C_{GS1} \cdot \tanh(C_{GS2} \cdot (C_{GS3} + V_{GS})) \quad (3.10)$$

Les valeurs des paramètres sont reportées dans le tableau 3.21. La figure 3.36 donne l'allure de ces capacités en fonction des tensions à leurs bornes.

C_{GS0} (pF)	C_{GS1} (pF)	C_{GS2} (V^{-1})	C_{GS3} (V)
$3.5 \cdot 10^{-11}$	$2.5 \cdot 10^{-11}$	2.5	1.4

TABLE 3.21 – Valeur des éléments du modèle de C_{GS} .

Enfin, il a été constaté que la capacité C_{DS} variait très peu avec V_{DS} . Elle a donc été fixée à 6pF.

3.4.3 Évaluation du modèle

Le modèle du transistor étant construit, il reste à l'évaluer en régimes petit et grand signaux.

3.4.3.1 En paramètres [S]

Le modèle a tout d'abord été évalué en régime dynamique petit signal. La comparaison est faite pour une polarisation de $V_{DS0}=22V$ et $I_{D0}=200mA$, et dans la bande [0.5 ;4]GHz. La figure 3.37 donne les résultats de cette comparaison.

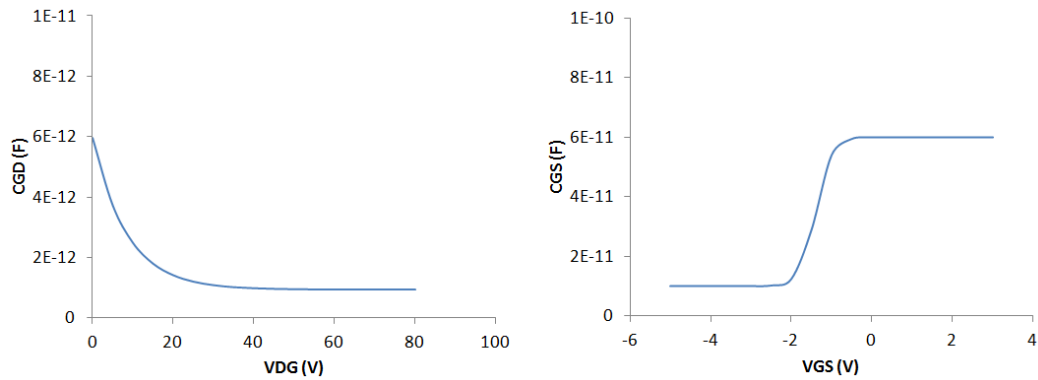


FIGURE 3.36 – Variation des capacités non linéaires C_{GD} (à gauche) et C_{GS} (à droite) en fonction des tensions à leurs bornes.

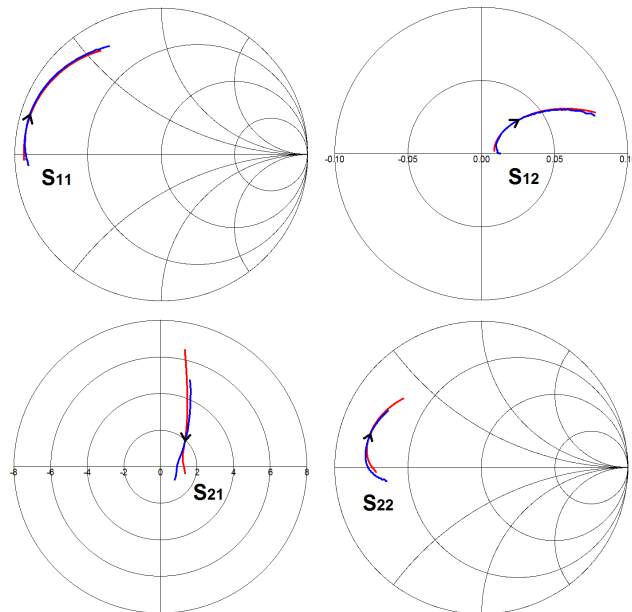


FIGURE 3.37 – Évaluation du modèle en paramètres $[S]$: mesures (courbes bleues) et modèle (courbes rouges).

On note une bonne similitude des paramètres S_{11} et S_{12} . Quelques différences sont à noter sur S_{21} . Ceci est probablement dû aux écarts observés sur la modélisation de la source de courant. Ceci se retrouve quelque peu sur S_{22} .

3.4.3.2 En régime grand signal

Le modèle a été testé en régime grand signal, en se basant sur les impédances préconisées par la notice du transistor, celles-ci faisant office de référence (voir ta-

bleau 3.22).

Fréquence (GHz)	Z_{Source} (Ω)	Z_{Charge} (Ω)
3.0	$4.4-j\cdot 13$	$5.2-j\cdot 5.3$

TABLE 3.22 – Impédances préconisées par la notice du composant.

Les résultats attendus sont résumés dans le tableau 3.23.

P_{SAT} (dBm)	Gain petit signal (dB)	Rendement de drain (%)
47	13	60

TABLE 3.23 – Performances typiques du transistor à 3GHz et selon les impédances spécifiées par le fabricant.

Les résultats issus du modèle sont présentés en figure 3.38.

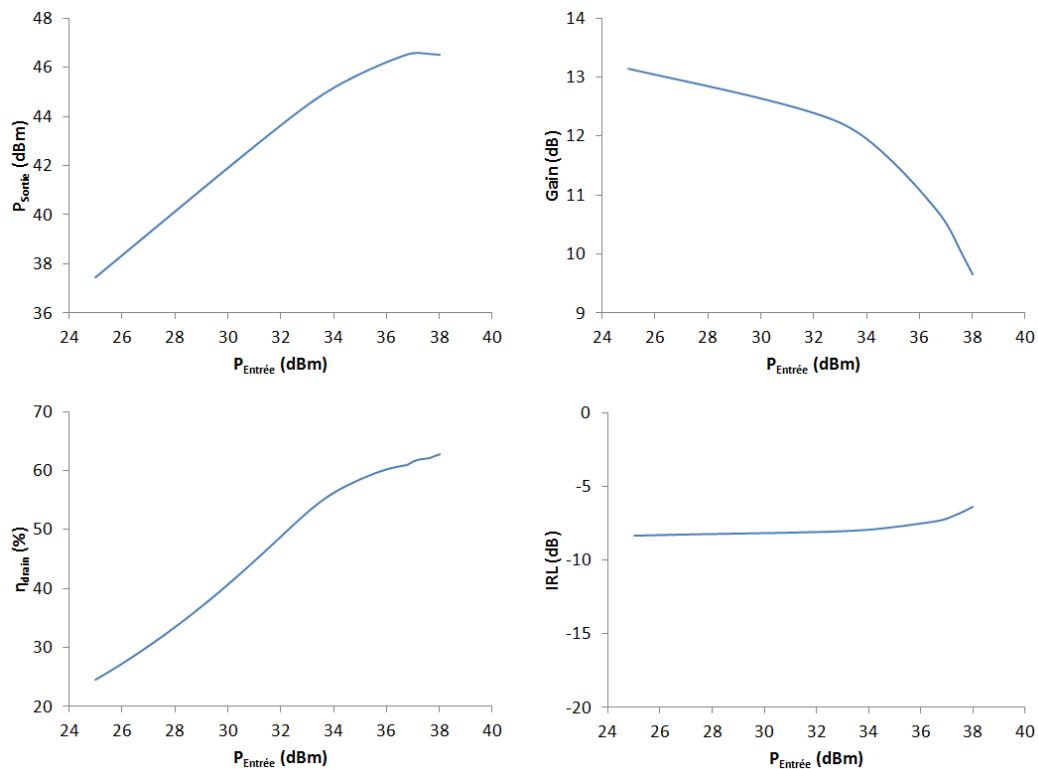


FIGURE 3.38 – Évaluation du modèle en régime grand signal.

On remarque que les performances annoncées par le fabricant sont relativement proches de celles obtenues en simulation. L'*Input Return Loss* n'est pas spécifié par le fabricant, mais il a été jugé utile de le donner. C'est en effet une caractéristique

importante d'un amplificateur. Celui-ci est supérieur au critère des -10dB. Il n'en est cependant pas très éloigné ($\approx -8\text{dB}$). Il a d'ailleurs été remarqué, tout au long de cette étude, la difficulté récurrente que pose l'adaptation en entrée des composants de puissance.

3.4.4 Intégration des paramètres intrinsèques variables et résultats

Au cours des caractérisations électriques des composants, nous avons déterminé les paramètres du transistor évoluant au cours des tests de vieillissement. Il s'agit de :

- La transconductance g_m
- La tension de pincement V_P
- La résistance à l'état passant R_{DSON}
- La tension de seuil des jonctions grille-source et grille-drain V_{TH}

Il a, par ailleurs, été constaté que la variation de la puissance de sortie suivait une loi du type :

$$\Delta P_S(\%) = (A \cdot t^n - 1) \cdot 100 \quad (3.11)$$

Les variables du modèle agissant respectivement sur les paramètres énoncés ci-dessus ont donc été remplacés par des fonction dépendantes du temps, soit :

$$R_{gm}(t) = R_{gm0} \cdot t^n \quad (3.12)$$

$$Vp(t) = Vp_0 \cdot t^m \quad (3.13)$$

$$k_{RDSon}(t) = k_{RDSon0} \cdot t^p \quad (3.14)$$

$$g_2(t) = g_{20} \cdot t^q \quad (3.15)$$

où R_{gm0} , Vp_0 , k_{RDSon0} et g_{20} sont les valeurs initiales des variables (pour $t=1$ heure), tandis que n , m , p et q sont déterminées à la fin du tests pour $t = t_{final}$, de manière à ce que chaque paramètre à t_{final} ait atteint sa valeur finale (déterminée d'après les caractérisations électriques).

Prenons par exemple le test de vieillissement 45V 0mA, afin d'illustrer cette méthode. Une fois ces coefficients déterminées, on peut tracer les réseaux de caractéristiques simulés initiaux et vieillis. Ils sont visibles en figure 3.39.

Enfin, en polarisant ce modèle de transistor sous 45V 200mA et en le chargeant par les impédances de source et de charge du circuit réalisé, on retrace l'évolution de la puissance de sortie à la puissance d'entrée de test (39dBm). La figure 3.40 montre la comparaison entre mesure et simulation. Bien que les courbes présentent une bonne similitude, on remarque un certain écart. Ceci peut être du à la modélisation perfectible des variations de paramètres intrinsèques.

Il est également possible, mais cela dépendra beaucoup de la précision du modèle, d'évaluer l'impact de la modification des paramètres sur les formes d'ondes intrinsèques et sur le cycle de charge, à 39dBm en entrée. A titre indicatif, les formes d'ondes de tension et de courant V_{DS} et I_D intrinsèques sont données en figure 3.41.

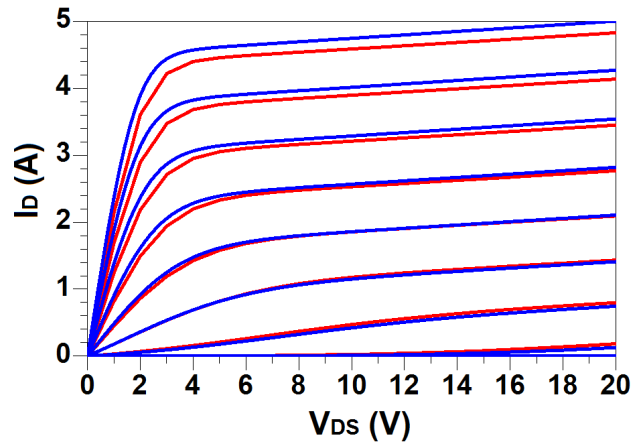


FIGURE 3.39 – Comparaison des réseaux statiques simulés avant et après vieillissement, pour le cas 45V 200mA.

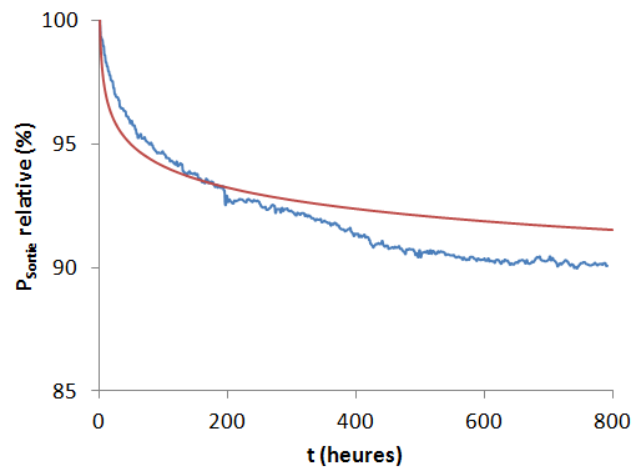


FIGURE 3.40 – Comparaison des variations de puissance de sortie : mesures (courbe bleue), modèle (courbe rouge).

Enfin, le cycle de charge est visible en figure 3.42. Celui-ci confirme l'hypothèse faite plus haut, selon laquelle la tension drain-source crête atteint environ deux fois la tension de polarisation.

3.4.5 Pour aller plus loin...

La construction de ce modèle n'est qu'un point de départ. Afin de le compléter et de l'affiner, il faudrait maintenant lier les équations décrivant les paramètres variables (g_m , V_P etc...) à(aux) la(les) grandeur(s) la(les) plus influente(s) sur les dégradations du composant, la température de canal en est l'exemple le plus flagrant

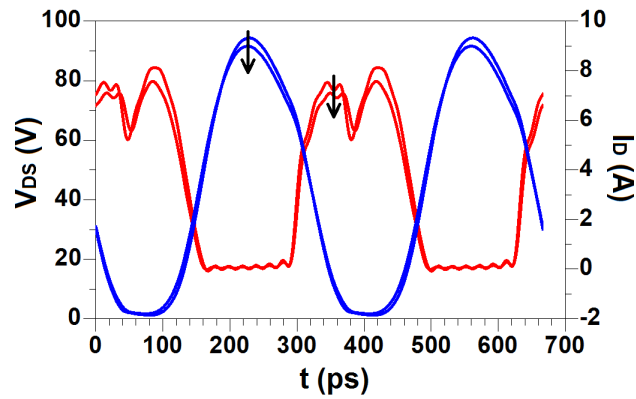


FIGURE 3.41 – Formes d’ondes de tension et de courant V_{DS} et I_D intrinsèques simulées avant et après vieillissement. Les flèches indiquent le sens de variation dans le temps.

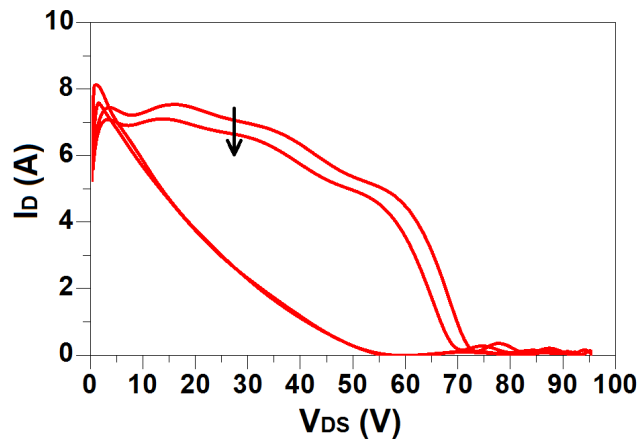


FIGURE 3.42 – Cycle de charge simulé avant et après vieillissement. La flèche indique le sens de variation dans le temps.

qui ressort de ce travail. Celle-ci pourrait être reliée à la température de boîtier et au rendement de l’amplificateur, donc aux conditions de fermetures de celui-ci. Le concepteur aurait donc une estimation de la fiabilité en fonction des impédances de source et de charge présentées aux accès du transistor.

Finalement, il ne s’agit que de reprendre les principes des modèles électrothermiques en y ajoutant des contributions à long terme, relatives aux phénomènes de vieillissement, ceux-ci étant préalablement étudiés lors de tests, en conditions proches de l’utilisation réelle, similaires à ceux que nous avons présentés.

3.5 Conclusion

Au cours de ce troisième chapitre, nous avons évalué le comportement du transistor NITRONEX NPTB00050 sous différentes contraintes.

Un état des lieux de la tenue des performances du composant, en régime nominal RF pulsé saturé et à température de boîtier significative, a tout d'abord été entrepris. Aucune variation des performances n'est à déplorer au bout de 1300 heures dans ces conditions de fonctionnement.

Afin d'étudier davantage les phénomènes de vieillissement de ce transistor, il a été choisi d'effectuer des tests de vieillissement sous tension de polarisation de drain accentuée. Cela repose sur la volonté d'augmenter, à la fois, la contrainte en champ électrique dans le composant et la contrainte thermique via l'augmentation de puissance de sortie. Ce type d'épreuve a permis discriminer le mécanisme de vieillissement prépondérant, lié à la thermique, et de proposer un scénario global de la dégradation faisant intervenir la contrainte électrique, via les pièges, et la contrainte thermique. Les dégradations occasionnées par ces deux aspects sont respectivement réversibles et permanentes.

Ces tests ont également permis d'extraire un diagramme d'Arrhenius basé sur un fonctionnement RF pulsé saturé, ceux-ci s'appuyant habituellement sur des tests DC voir RF CW au mieux. La méthodologie étant construite, il faudrait soumettre à ces tests, une population de composants plus importante afin de renforcer la pertinence quantitative de ce diagramme.

Enfin, les signatures électriques et les comportements similaires, obtenus sur les composants vieillis, ont rendu possible la construction d'un modèle non linéaire de transistor tenant compte de la dégradation du composant. Ce point peut être considéré comme une première étape vers la prise en compte de la fiabilité dès la conception des amplificateurs de puissance radiofréquences.

Le comportement des composants vieillis, à travers leurs signatures électriques, est un indice précieux quant à la localisation des défauts physiques ayant pu apparaître dans la structure du composant. Cependant, seule une analyse physique de cette structure permet d'affirmer ou d'infirmier les hypothèses formulées. C'est cet aspect qui sera développé dans le quatrième chapitre.

Analyse physique des transistors dégradés

4.1 Introduction

Les différentes caractérisations électriques menées sur les composants soumis aux tests de vieillissement sous V_{DS} augmenté ont permis de :

- Déterminer le mode de dégradation prépondérant : la température de canal.
- Proposer un scénario faisant intervenir les aspects thermiques et électriques dans les dégradations observées.

Afin d'apporter plus de consistance à ces hypothèses, nous allons détailler dans les paragraphes suivant les analyses physiques complémentaires effectuées sur les transistors les plus impactés par les tests de vieillissement. Ces analyses, allant de l'inspection à l'échelle macroscopique jusqu'à l'échelle nanoscopique, permettront de localiser et d'analyser les défauts physiques créés par les tests de vieillissement, et de confirmer le rôle important joué par la température de canal.

Nous effectuerons, dans un premier temps, une inspection visuelle des transistors vieillis, par microscopie optique et électronique à balayage afin de repérer un éventuel changement d'aspect extérieur de la puce. La microscopie à émission de photons sera ensuite utilisée pour rechercher les zones d'intérêt présentant une signature particulière. Enfin, une fois ces zones d'intérêt identifiées, un prélèvement de lame mince et une analyse en microscopie électronique en transmission seront conduits afin de déceler une modification de la structure du transistor élémentaire. Un parallèle avec les mesures électriques pourra ainsi être fait.

4.2 Inspection visuelle des composants

La première étape d'une caractérisation physique consiste à ouvrir le boîtier du composant afin d'accéder à la puce. Trois composants, correspondant à un type de vieillissement, ont été choisis pour ces caractérisations physiques. Ils sont les suivants :

- 45V 200mA
- 45V 0mA
- 40V 600mA

Les clichés réalisés ont été comparés avec un transistor neuf de référence.

4.2.1 Technique d'ouverture des composants

Rappelons que le couvercle céramique du composant est solidaire du boîtier grâce à un joint époxy non hermétique. La dureté de celui-ci est fortement dépendante de la température. Ainsi, une exposition de quelques dizaines de secondes à une température de 120°C (bien inférieure à la température de canal maximale recommandée) permet de le ramollir. Le couvercle peut ainsi être ôté sans effort grâce à une pince, sans détériorer le câblage interne ainsi que la puce.

La caractérisation des transistors avant et après ouverture a permis de confirmer cette intégrité, puisque les réseaux statiques sont semblables. Une légère diminution de la tension de pincement V_P , déjà évoquée pour les tests de relaxation au précédent chapitre, semble correspondre au dépiégeage de charges *a priori* dans la structure. Ceci est tout à fait en accord avec l'action de chauffer et d'illuminer la partie active du transistor. Par ailleurs, les performances RF sont sensiblement modifiées. Ceci s'explique probablement par la présence du capot céramique qui modifie quelque peu les propriétés des lignes de transmission formées par les pattes d'accès du composant, ainsi que le couplage à l'intérieur du boîtier. Les impédances de source et de charge varient donc légèrement.

4.2.2 Observation au microscope optique

Un cliché de référence a été réalisé sur un transistor neuf. Il est donné en figure 4.1.

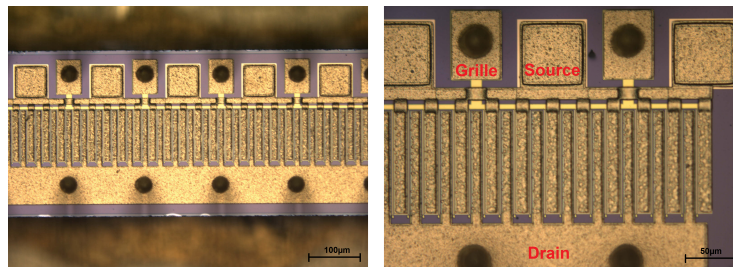


FIGURE 4.1 – Cliché optique de référence d'un composant neuf.

On peut remarquer la parfaite uniformité de la métallisation. La figure 4.2 représente la micrographie d'une puce vieillie (cas 45V 200mA). On remarque un changement d'aspect de la métallisation des doigts de source et de drain. Ces derniers apparaissent avec une texture plus granulaire. On note également la présence de défauts sur les plots de source (*vias*) : des empreintes similaires à des "impacts" ainsi que des craquelures. L'aspect granulaire des doigts de source et de drain semble se répartir de manière elliptique à la surface du composant. En effet, les extrémités de chaque doigt sont indemnes ainsi que les doigts périphériques. Les deux autres transistors examinés présentent également cette répartition.

Il est intéressant de confronter la répartition des dégradations des métallisa-

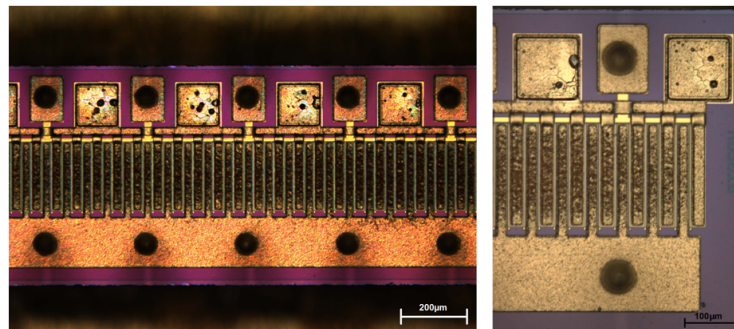


FIGURE 4.2 – Cliché optique du composant testé en RF pulsée saturée sous 45V 200mA.

tions, à la cartographie de température réalisée sur un composant de référence. La figure 4.3 permet cette comparaison. Les répartitions de dégradations et de tempé-

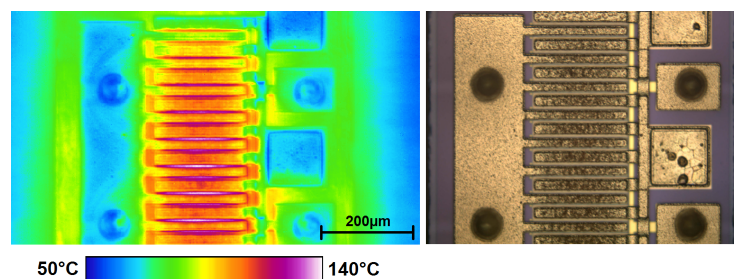


FIGURE 4.3 – Comparaison entre les distributions de température, pour une puissance dissipée de 45W, et les dégradations des métallisations de source et de drain. Cliché réalisé à *TRT*, Palaiseau.

rature présentent une grande similitude. Ceci prouve que la cause de ce changement de texture est bien liée à la température des doigts de source et de drain.

Il n'est pas possible d'obtenir davantage de détails avec la microscopie optique car la taille moyenne des défauts est de l'ordre du micromètre, soit l'ordre de grandeur de la longueur d'onde. Pour pouvoir observer ces défauts plus finement, il est nécessaire d'imager l'objet avec des particules offrant une meilleure résolution. Plutôt que de diminuer la longueur d'onde des photons (microscopie à rayons X), on utilisera les électrons.

4.2.3 Observation au microscope électronique à balayage

La microscopie électronique à balayage (MEB) a donc permis d'observer les défauts de métallisation avec une meilleure résolution qu'en microscopie optique. Avant de d'aborder les résultats, donnons le principe de cette technique d'imagerie.

4.2.3.1 Principe

Contrairement à la microscopie optique, où l'objet est imagé par les photons réfléchis par l'objet, la microscopie électronique à balayage met en œuvre les électrons. Le faisceau de lumière est remplacé par un faisceau d'électrons qui vient frapper l'objet. Au cours de l'interaction entre le faisceau d'électrons et la matière, différentes particules peuvent être émises par l'échantillon. Ces dernières sont recueillies par des détecteurs adéquats, permettant l'imagerie.

Les électrons secondaires

Parmi les particules détectées, signalons tout d'abord les électrons secondaires. Il s'agit d'électrons faiblement liés à la structure atomique (électrons sur les orbites périphériques). Ainsi, la collision d'un électron (primaire) du faisceau avec un de ces électrons périphériques (secondaire), va provoquer l'éjection de ce dernier, entraînant également une ionisation.

Étant donné la faible énergie de ces électrons, ils sont généralement émis par des atomes proches de la surface de l'échantillon, ce qui en fait une particule intéressante pour imager le relief et la géométrie de l'objet. Par contre, vu leur position éloignée du noyau, ils subissent peu son influence ce qui les rend peu efficace pour mesurer l'homogénéité chimique de l'échantillon.

Les électrons rétrodiffusés

Les électrons rétrodiffusés sont issus du faisceau primaire. Il s'agit d'électrons interagissant de manière quasi élastique avec les atomes de l'échantillon. Ils sont donc réémis dans une direction proche de celle d'origine avec peu de perte d'énergie.

Étant directement issus du faisceau primaire et peu freinés lors de l'interaction avec l'échantillon, ils possèdent une grande énergie. Ainsi, ils peuvent être émis par les couches profondes de l'objet. Il sera donc peu judicieux de l'utiliser ce mode d'imagerie pour les reliefs. En revanche, ils permettront d'obtenir un bon contraste chimique car la déviation et la réémission de ces électrons seront plus importantes pour les atomes lourds.

Les électrons *Auger*

Nous avons vu que le faisceau d'électrons primaire pouvait ioniser les atomes de l'échantillon en leur ôtant des électrons périphériques (émission d'électrons secondaires). En raison de leur haute énergie, les électrons primaires peuvent également éjecter un électron présent sur une couche profonde de l'atome. La lacune ainsi créée est comblée par un électron provenant d'une couche supérieure. La perte d'énergie subie par cet électron se manifeste soit par l'émission d'un photon X, soit le transfert d'énergie à un électron d'une orbite extérieure. Ce dernier est alors éjecté et récupéré par un détecteur.

Comme ces électrons sont de très faible énergie et qu'ils sont caractéristiques de l'atome qui les a émis, ils permettent d'obtenir des informations sur la composition chimique et sur la surface de l'échantillon. Ils nécessitent cependant un niveau de vide plus intense.

Les photons X

Il s'agit d'un scénario un peu similaire à l'émission d'électrons *Auger*. La lacune laissée par un électron d'une couche profonde, éjecté par un électron primaire, est comblée par un électron d'une couche périphérique. Lors de cette transition, cet électron peut émettre un photon X.

C'est ce photon X qui est détecté et qui permet l'imagerie. L'énergie de ces photons étant caractéristique de l'atome, il est possible de discriminer les espèces chimiques présentes dans l'échantillon. Ce type d'analyse porte le nom de spectroscopie dispersive en rayons X et est désignée par l'acronyme *EDS* (pour *X-Ray Energy Dispersive Spectroscopy*). Nous avons déjà présenté des clichés réalisés en *EDS* lors de la description physique du transistor, au second chapitre. Nous aurons l'occasion d'y revenir par la suite.

La figure 4.4 illustre ces quatre cas.

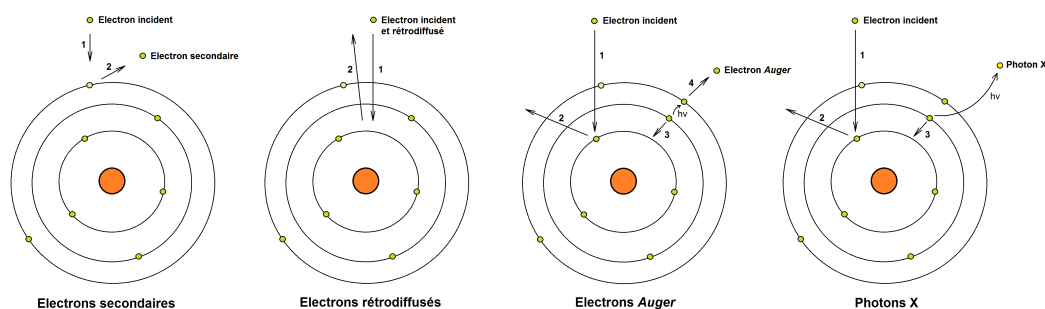


FIGURE 4.4 – Interactions possibles entre le faisceau d'électrons et la matière de l'échantillon.

4.2.3.2 Observations et discussions

De la même manière que pour les observations faites en microscopie optique, des clichés de référence de la texture de la métallisation sont réalisés. Ceux-ci sont visibles en figure 4.5. Malgré un relief bosselé, la métallisation apparaît comme relativement homogène.

La comparaison peut être ainsi faite avec un composant vieilli (cas 45V 200mA). Des micrographies similaires sont données en figure 4.6. La différence de texture est sans appel. L'aspect granulaire observé en microscopie optique se précise. La surface de métallisation est extrêmement accidentée et contient une forte densité

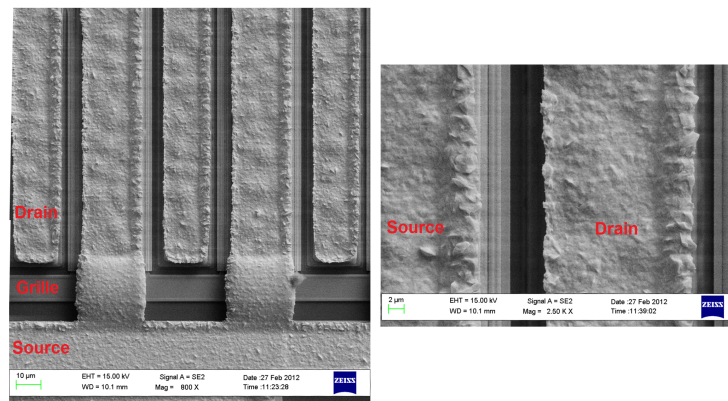


FIGURE 4.5 – Cliché MEB de référence des métallisations de source et de drain.

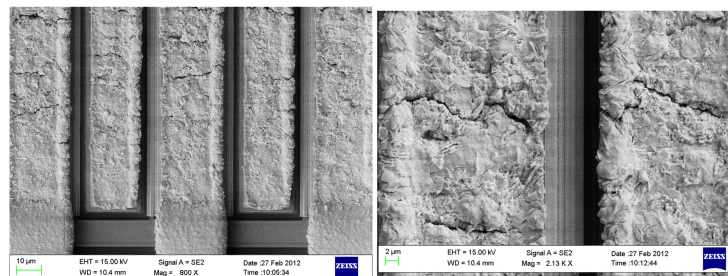


FIGURE 4.6 – Cliché MEB des métallisations de source et de drain sur un composant dégradé (45V 200mA).

de craquelures. Les "impacts" visibles sur les plots de sources peuvent également être observés avec une grande finesse (voir figure 4.7). Là encore, le même type de

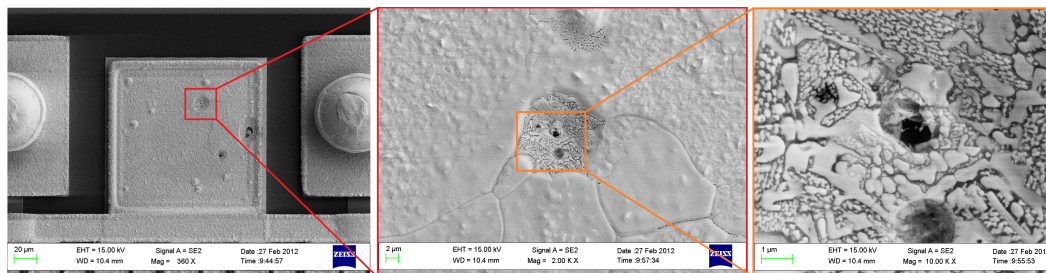


FIGURE 4.7 – Cliché MEB des plots de source sur un composant dégradé (45V 200mA).

structure accidentée que sur les doigts de source et de drain, est visible.

D'après la distribution de ces défauts, le rôle de la température est certain. Plusieurs hypothèses sont possibles pour expliquer ce phénomène et ces micro-ruptures

de métallisation. Le coefficient d'expansion thermique du GaN et du Si sont respectivement de $3.4 \cdot 10^{-6} K^{-1}$ [146] et de $2.5 \cdot 10^{-6} K^{-1}$ à 300°K [147]. Celui de l'Au est de $14.2 \cdot 10^{-6} K^{-1}$. Considérons une élévation de température de 350°C, ce qui est proche des conditions de température de canal estimées. La différence d'élongation entre l'Au et le GaN, pour un doigt de $200 \mu m$ de longueur, est d'environ $0.77 \mu m$. Cela semble modeste mais le phénomène est dynamique. En effet, la température n'est pas constante tout au long du test et le cyclage thermique se répète plusieurs centaines de fois par seconde, d'où des contraintes mécaniques oscillatoires. Il est donc probable qu'une fatigue mécanique des métallisations apparaisse. Dans cette estimation, nous avons fait l'hypothèse que les coefficients d'expansion thermiques étaient constants avec la température, ce qui n'est pas tout à fait exact, en réalité, il ont tendance à augmenter.

L'impact de la température sur la texture plaide également pour une seconde hypothèse, celle d'un changement de configuration cristallographique (phase) de l'Au. En effet, au cours des contraintes en températures, les grains d'or de la métallisation peuvent se réorganiser de manière différente et provoquer des craquelures dans la structure.

4.2.4 Conclusion

Cette première analyse permet de renforcer l'hypothèse selon laquelle la température est responsable des dégradations électriques et physiques. En effet, il y a une corrélation certaine entre la répartition du changement de texture de la métallisation de doigts et celle de la température. On pourra ajouter que même si les dégradations électriques semblent modestes, cette modification de la métallisation est assez significative. En effet, les craquelures observées pourraient à terme provoquer des ruptures de conducteurs, isolant peu à peu des zones du transistor. Couplé à un éventuel phénomène d'électromigration, ce scénario serait tout à fait plausible.

Cette analyse est une première étape dans l'investigation. Cependant, elle ne nous renseigne que sur son aspect extérieur et pas sur l'état interne de la structure du transistor. Pour aller plus loin, il est nécessaire de sonder cette structure. Étant donné la taille importante du transistor par rapport aux régions et échantillons analysables, une localisation du(des) défaut(s) doit être faite au préalable, afin de cibler une zone d'intérêt. Comme nous l'avons vu, les doigts périphériques semblent relativement épargnés par cette dégradation. Il sera donc intéressant de prélever un échantillon de transistor élémentaire au bord de la structure et de le comparer à un autre échantillon, pris à l'intérieur de cette structure. Reste à choisir judicieusement l'endroit...

4.3 Localisation des défauts par des techniques non destructives

Au cours de cette partie, nous allons détailler les deux moyens de localisation des défauts que nous avons utilisés pour conduire notre investigation : la microscopie à émission de photons et la radiographie X.

Nous rappelons que les composants examinés sont les cas :

- 45V 200mA
- 45V 0mA
- 40V 600mA

Tous ces composants ont présenté des signatures semblables en photo-émission et aux rayons X.

4.3.1 Analyse du NPTB00050 au microscope à émission de photons (MEP)

4.3.1.1 Principe du microscope à émission de photons

Abondamment utilisée en analyse de défaillances depuis une vingtaine d'année, la microscopie à émission de photons est une technique non destructive de localisation des défauts dans les semiconducteurs [148] [149]. Cette technique permet de détecter l'infime quantité de photons émise par la partie active du composant. La localisation des défauts s'effectue par comparaison des signatures obtenues sur un composant défaillant et un composant vierge. On comprend donc que ce type d'analyse ne peut qu'aider à la localisation mais en aucun cas fournir une explication sur le mécanisme de dégradation. La résolution spatiale de cette technique est, qui plus est, limitée par la longueur d'onde des photons émis. On ne pourra donc pas espérer descendre sous le micromètre. Cette technique ayant fait ses preuves pour les filières FET et HBT AsGa [149], elle est également utilisée pour les HEMT GaN [150] [151] [152].

Les photons mesurés sont issus des mécanismes de génération-recombinaison des paires électrons-trous générées lors du passage d'un courant dans les composants. Ce comportement peut être favorisé par la présence de certains défauts (jonctions en avalanche, rupture de cristal semiconducteur, etc...). Ainsi, ces paires générées seront d'autant plus facilement générées que le champ électrique sera grand. D'autre part, leur nombre sera plus important si le courant est élevé. On peut ajouter que dans le cas du HEMT AlGaIn/GaN, le phénomène de génération-recombinaison n'a pas uniquement lieu entre la bande de conduction et la bande de valence du semiconducteur. En raison des phénomènes de pièges, ces photons émis peuvent être issus de recombinaisons inter-bandes. Dans ce cas, le couplage de cette méthode à de l'analyse spectrale peut permettre de discriminer certains type de pièges via leur énergie [153].

Dans sa forme la plus générique, il s'agit d'un microscope avec optique classique doté d'un détecteur de photons. Étant donnée la faible quantité de photons recueillie

dans cette application, ce détecteur doit avoir le bruit intrinsèque le plus faible possible, d'où un refroidissement indispensable. Ainsi, le microscope à émission de photons utilisé, le *HAMAMATSU Phemos 1000*, possède quatre optiques (x5, x20, x50, x100) et un détecteur Si-CCD d'une définition allant jusqu'à 1024x1024 pixels. Ce dernier est refroidi à -70°C , et l'appareil est confiné en chambre noire.

4.3.1.2 Protocole de mesure

Points de polarisation

Chaque composant (réfèrent et vieillis) a été mesuré sous des conditions similaires pour garantir un bon niveau de comparaison. Les transistors sont uniquement polarisés en courant continu à plusieurs points de repos afin de déceler un éventuel lien entre signature MEP et conditions électriques. Un flot de mesures est effectué en régime transistor en mode passant juste au dessus de V_P :

- $V_{DS}=10\text{V}$ et $I_D=15\text{mA}$
- $V_{DS}=20\text{V}$ et $I_D=15\text{mA}$
- $V_{DS}=40\text{V}$ et $I_D=15\text{mA}$

Un second flot de mesures, dans des conditions de courant de drain plus élevé :

- $V_{DS}=10\text{V}$ et $I_D=100\text{mA}$
- $V_{DS}=20\text{V}$ et $I_D=100\text{mA}$
- $V_{DS}=40\text{V}$ et $I_D=100\text{mA}$

Une mesure fort champ sous le pincement et une mesure faible V_{DS} à fort courant sont également faites :

- $V_{DS}=40\text{V}$ et $V_{GS} \ll V_P$
- $V_{DS}=3\text{V}$ et $I_D=1\text{A}$

Pour compléter cette batterie de mesure, un dernier flot de mesures est effectué en mode diode. La jonction considérée est la jonction grille drain car la plaque de champ recouvrant l'espace grille-source masquerait une éventuelle émission de photons. La source est donc en circuit ouvert et $V_{GD} > 0\text{V}$:

- $I_G=10\text{mA}$
- $I_G=20\text{mA}$

Paramétrages du microscope

Afin d'obtenir des clichés MEP exploitables, il est possible d'ajuster différents paramètres :

- Le temps d'exposition de chaque cliché
- Le temps d'intégration total
- La sensibilité du détecteur Si-CCD
- Le grossissement

Vu le nombre important de cas à analyser, ces paramètres sont adaptés à chaque point de polarisation. En effet la différence de quantité de photons émis par le transistor en fonctionnement pincé ou passant dépasse très largement la dynamique brute du détecteur. Il faut donc veiller à ne pas le saturer tout en garantissant un bon rapport signal/bruit de la mesure.

Les défauts observés en photo-émission peuvent être ponctuels et apparaître sous forme de spots (de l'ordre du micromètre) ou au contraire être étendus sur toute une zone du composant. Généralement les défauts rencontrés sur les transistors sont de la première espèce. Ils nous sera difficile d'accorder de l'importance à ce genre de défaut puisqu'aucune mesure de photo-émission n'est faite sur les composants vierges, avant vieillissement (les tests de vieillissements s'effectuant "transistor intègre"). La mesure de photo-émission est donc envisagée, dans notre cas, comme un moyen de comparer le comportement global du composant entre un état "neuf" et "dégradé".

4.3.1.3 Observations et discussions

Malgré le grand nombre de points de polarisation choisis pour la mesure, aucune tendance n'a été remarquée. Les signatures sur un même composant sont très similaires quelque soient le point de repos. On notera tout de même que ces signatures apparaissent plus distinctement lorsque la V_{DS} est important et I_D faible. La figure 4.8 représente deux clichés en photo-émission d'un composant neuf, de référence, et d'un composant vieilli (cas 45V 200mA). Ces clichés sont réalisés en grossissement 5x et la sensibilité du capteur est réglée au maximum. Chaque cliché nécessite un temps d'exposition de 1 seconde, tandis que le temps d'intégration est de 5 secondes. L'image résultante est donc la superposition de 5 images. Enfin, le point de polarisation est identique dans les deux cas ($V_{DS}=20V$ et $I_D=100mA$).

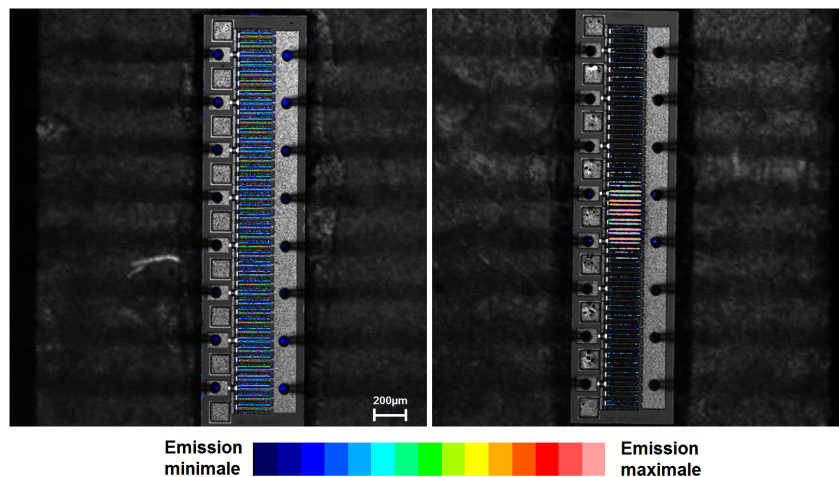


FIGURE 4.8 – Cliché MEP d'un transistor neuf (gauche) et dégradé (droite). Le point de polarisation est de $V_{DS}=20V$ et $I_D=100mA$.

Le composant de référence présente une répartition uniforme de l'émission de photons, sur toute la structure. A l'inverse, toute l'émission est concentrée au centre sur le transistor vieilli. Ce phénomène est le plus visible lorsque l'on se trouve proche de V_P . La quantité de photons émise dépend de la densité de courant et du champ électrique dans la structure, or tous les transistors élémentaires de la structure sont équipotentiels et le courant de repos est identique. Cela signifie que la densité de courant dans les doigts centraux est plus importante que dans les doigts périphériques. Il a, par ailleurs, été vérifié que les transistors élémentaires "éteints" fonctionnent bien. En effet, à courant plus élevé, la différence de densité de courant s'estompe et l'émission s'uniformise.

On peut donc dire que les transistors périphériques sont toujours bloqués alors que les transistors centraux sont déjà passants. Ceci plaide en faveur d'une tension de pincement plus négative pour ces derniers que pour les doigts périphériques. L'hypothèse de la contribution de la température sur la diminution de la tension de pincement est, encore une fois, corroborée.

Pourtant, nous avons vu lors de la caractérisation thermique du composant, qu'en dehors de quelques doigts périphériques, la différence de température entre les doigts à l'intérieur de la structure était relativement faible (de l'ordre de quelques °C). La thermique seule ne peut donc pas expliquer le fait que les dégradations aient eu lieu préférentiellement sur les dix doigts centraux plutôt qu'ailleurs. Nous pouvons également ajouter que sur les autres composants examinés, ces zones d'émission plus intenses (significatives mais d'intensité plus faible pour ces autres cas) ne sont pas forcément situées au centre du composant. Il est donc probable que ces zones soient devenues des points chauds durant le test de vieillissement, accélérant localement les dégradations.

Ceci présuppose donc une mauvaise évacuation de la chaleur due à une modification de l'impédance thermique dans ces régions. Il est donc nécessaire d'examiner l'état de la brasure de puce (contact puce - fond de boîtier). Une caractérisation radiographique des composants vieillis sera effectuée, ainsi qu'il l'a déjà été fait sur le composant de référence (voir second chapitre).

Notons enfin qu'aucune corrélation n'a été établie entre l'état des métallisations des doigts de source et de drain, et l'émission de photons. Il existe donc une différence qualitative de la répartition des dégradations affectant les "servitudes" (métallisations, plots d'accès) et la structure profonde du transistor (couches épitaxiées, canal, contacts divers).

4.3.1.4 Conclusion

La microscopie à émission de photons est un outil puissant pour la localisation des défauts dans les semi-conducteurs. Cette technique nous a permis de déterminer et de réduire de manière significative une seconde zone d'intérêt pour l'extraction d'un échantillon de transistor élémentaire, à analyser. Afin de statuer sur l'origine de ces zones d'émission de photons, une analyse radiographique de la brasure de puce sera entreprise sur les composants défectueux. En effet, nous avons remarqué, au se-

cond chapitre, lors de la caractérisation thermique du composant, la présence significative de vide de brasures sous la puce. Cette analyse pourrait corrélérer l'imagerie en MEP à d'éventuels défauts de brasures, apparus pendant les tests de vieillissement.

4.3.2 Radiographie X des composants stressés

4.3.2.1 Généralités sur la radiographie en rayons X

Principe général

Cette technique d'imagerie non destructive utilise les photons de haute énergie produits par une source dédiée. Un faisceau de photons éclaire l'échantillon à analyser, le traverse, interagit avec sa structure et est recueilli par un détecteur. Une image, dont le contraste dépend à la fois de l'épaisseur et du coefficient d'atténuation des structures traversées, est ainsi formée. Il s'agit donc d'une technique d'imagerie en transmission.

A noter que différentes longueurs d'ondes peuvent être utilisées suivant le type d'objet à caractériser. Le spectre s'étend ainsi des rayons X jusqu'aux rayons gamma. On parlera alors respectivement de radiographie X ou de gammagraphie. La radiographie X est très utilisée dans le domaine médical et industriel pour le contrôle et le diagnostique. Les énergies s'étendent de quelque keV jusqu'au MeV , au delà les installations deviennent très encombrantes. La gammagraphie est, quant à elle, majoritairement employée pour le contrôle de défauts de soudures dans des pièces métalliques de forte épaisseur pour installations critiques (centrales nucléaires, oléoducs). En effet, dans ce cas, des photons de très haute énergie (du MeV à plusieurs centaines de GeV) sont nécessaires.

Source de rayonnement

La production du rayonnement s'effectue grâce à un tube à rayons X. Il s'agit d'un tube de conception similaire à celle d'une diode à vide. En effet, il est composé d'une cathode chauffée et d'une anode, disposées dans une enceinte sous vide dans laquelle est pratiquée une fenêtre transparente aux rayons X, pour permettre leur passage. Lorsqu'une tension positive de quelques dizaines de kV est appliquée entre anode et cathode, les électrons de cathodes sont accélérés vers l'anode. Ces derniers finissent leur course dans l'anode, provoquant un important échauffement de celle-ci (transfert d'énergie électron-électron). Cependant, l'interaction électron-matière au niveau de l'anode induisant une forte variation de la vitesse des électrons du faisceau, un rayonnement de photons, dit de *freinage* ou *Bremsstrahlung* est produit sous forme de rayons X. Ce rayonnement est préférentiellement normal à la surface de l'anode, ce qui explique la configuration parfois oblique de l'anode. La puissance rayonnée dépend de la tension d'accélération U , du numéro atomique Z de l'anode au point d'impact du faisceau, d'un coefficient K dépendant de la géométrie du système et du flux d'électron F . Elle est donnée par la formule suivante :

$$P_X = \frac{1}{2} \cdot K \cdot F \cdot Z \cdot U^2 \quad (4.1)$$

La puissance fournie au tube est :

$$P_{DC} = U \cdot i = U \cdot F \cdot e \quad (4.2)$$

où e est la charge élémentaire. Le rendement du tube, $\frac{P_X}{P_{DC}}$, est donc proportionnel à Z et U . Typiquement, il est de l'ordre de 1%, ce qui impose des systèmes de refroidissement imposants pour les sources de forte puissance.

Détection et imagerie

L'objet à analyser est placé à une certaine distance de la source de manière à considérer le faisceau de rayons X comme homogène. Selon l'espèce chimique et l'épaisseur des matériaux composant l'échantillon, les rayons X sont plus ou moins atténués. Le faisceau global ainsi affecté frappe un détecteur, lequel est sensible à l'énergie des photons X incidents. Le contraste de l'image est donc directement dépendant de l'énergie de ces photons.

Jusque récemment, les films photographiques *AgBr* étaient utilisés comme support d'image. Ceux-ci nécessitaient des étapes intermédiaires (révélation, fixation) avant d'obtenir le cliché définitif. Ces films étant sensibles à la fois aux rayons X et à la lumière visible, ils étaient parfois couplés à des écrans phosphorescents disposés de part et d'autre. La sensibilité étaient donc accrue grâce à l'illumination du film par des photons visibles.

Même si ce mode d'imagerie est longtemps resté une référence pour sa bonne sensibilité et résolution spatiale, l'évolution de l'électronique a permis d'améliorer le procédé, surtout au niveau du temps requis pour la prise de cliché. Ainsi, le film photographique a laissé la place à un numériseur sensible aux photons visibles générés sur l'écran phosphorescent frappé par les photons X. Il s'agit de capteurs à conversion indirecte. Des dalles de phototransistors sont également utilisées pour convertir directement les rayons X en signaux électriques directement exploitables.

4.3.2.2 Observations et discussions

La caractérisation de la brasure est effectuée sur les trois composants cités plus haut (cas 45V 200mA, 45V 0mA et 40V 600mA). Comme la température semble être la principale cause des dégradations, le composant stocké à 300°C a également été examiné aux rayons X. Les clichés de radiographie X sont confrontés aux clichés réalisés en microscopie à émission de photons.

Les figures 4.9, 4.10, 4.11 effectuent la comparaison des clichées RX et MEP des cas 45V 200mA, 45V 0mA, 40V 600mA. La figure 4.12 présente l'état de la brasure du composant stocké à 300°C.

Nous remarquons que la brasure comportant les vides les plus nombreux et imposants est celle du cas 45V 200mA. Viennent ensuite, par ordre décroissant de dégradation, les cas 45V 0mA et 40V 600mA. Rappelons que les températures crêtes de canal estimées pendant les tests RF à 45V 200mA, 45V 0mA et 40V 600mA sont respectivement de 394°C, 280°C et 237°C. En revanche, l'état de celle-ci, sur le composant stocké à 300°C, reste assez comparable à celui d'une brasure d'origine.

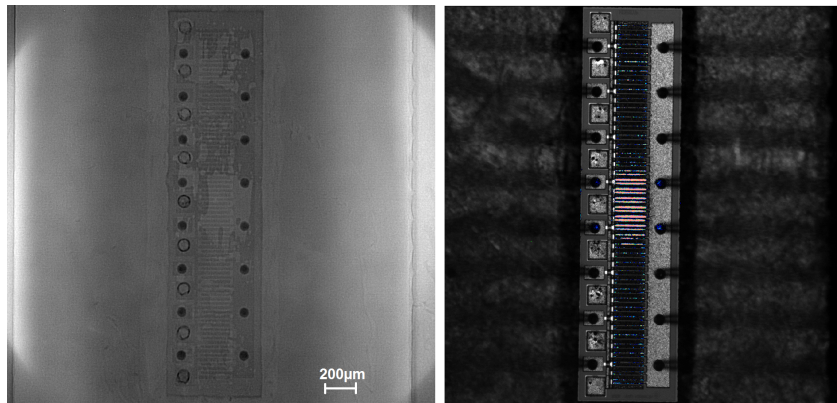


FIGURE 4.9 – Clichés RX (gauche) et MEP (droite) du transistor dégradé en RF pulsé sous $V_{DS}=45V$ et $I_{D0}=200mA$. Le point de polarisation pour le cliché MEP est de $V_{DS}=20V$ et $I_D=100mA$.

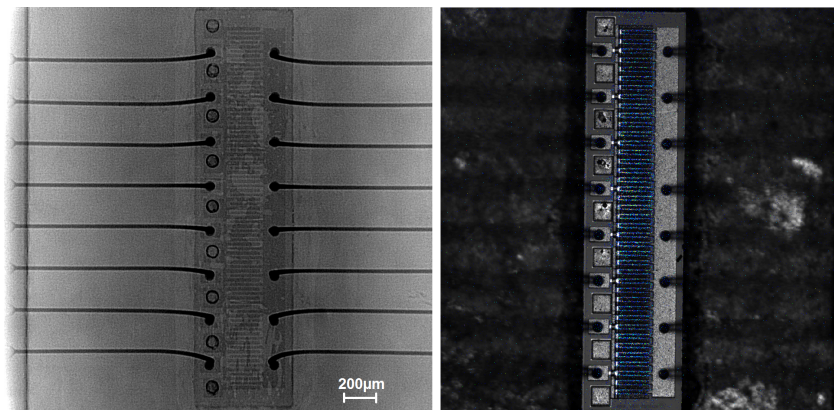


FIGURE 4.10 – Clichés RX (gauche) et MEP (droite) du transistor dégradé en RF pulsé sous $V_{DS}=45V$ et $I_{D0}=0mA$. Le point de polarisation pour le cliché MEP est de $V_{DS}=20V$ et $I_D=100mA$.

On notera également la remarquable similitude entre les clichés RX de la brasure et les zones fortement émissives des clichés MEP. Cela signifie que les points chauds créés par une dénaturation locale de la brasure a provoqué un recul de V_P vers les valeurs négatives, induisant davantage de courant de drain pour un V_{GS} donné, donc plus de photons émis. Ceci est cohérent avec les caractérisations électriques effectuées sur le composant stocké thermiquement. Le rôle de la température est donc clairement établi.

Comme il l'a été spécifié au second chapitre lors de la description du composant, la brasure entre la puce et le fond de boîtier est constituée d'un eutectique Au/Si. La particularité des eutectiques est aussi de présenter une température de fusion bien inférieure à celle des deux corps pris séparément. Cet alliage est couramment utilisé

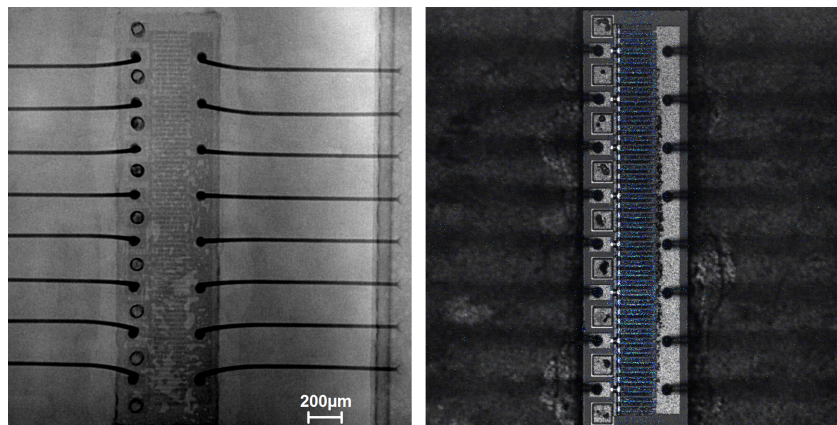


FIGURE 4.11 – Clichés RX (gauche) et MEP (droite) du transistor dégradé en RF pulsé sous $V_{DS}=40V$ et $I_{D0}=600mA$. Le point de polarisation pour le cliché MEP est de $V_{DS}=20V$ et $I_D=100mA$.

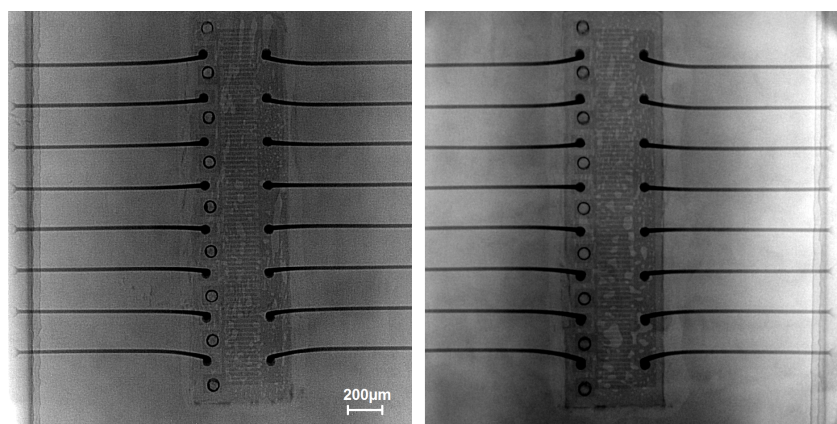


FIGURE 4.12 – Clichés RX du transistor en stockage à $300^{\circ}C$ (gauche) et d'un transistor neuf (droite).

en microélectronique pour réaliser des assemblages [154]. La température eutectique de cet alliage est de $370^{\circ}C$ [155] pour des proportions massiques de 97.15% de Au et de 2.85% de Si. Pour cette température et ces proportions, la transition liquide/solide s'effectue à température constante.

La brasure étant en contact directement avec le boîtier et isolée du canal par le substrat de Si, celle-ci devrait avoir une température inférieure à sa température de fusion lors des tests RF. Elle est également le siège d'un important gradient de température (spatial et temporel), gradient qui n'est pas présent en stockage thermique, puisque l'intégralité du composant est à la même température et en permanence. Il est donc possible que la température crête de la brasure soit plus basse pendant les tests RF que durant un stockage thermique. Cependant, l'apparition de points

chauds peut provoquer localement une modification de la brasure. La température augmentant dans le même temps à cause de la hausse de R_{TH} , le phénomène s'amplifie et la surface des zones dégradées augmente.

4.3.2.3 Conclusion

Grâce à l'analyse de la brasure en radiographie X, il est possible de préciser le phénomène sous-jacent à l'émission de photons localisée. Ceci montre que les faiblesses du composant ne semblent pas seulement dues à sa structure intrinsèque ni aux matériaux utilisés mais plutôt aux éléments annexes effectuant la liaison avec le monde extérieur (la brasure). À la lumière de cette caractérisation, mettant en évidence la zone la plus dégradée, un échantillon peut être prélevé, afin de corrélérer les mesures électriques à l'analyse physique du transistor.

4.4 Analyse micro-structurale des dégradations

4.4.1 Préparation des échantillons

Les techniques et observations présentées jusqu'alors ne nous ont permis que de localiser les dégradations et leurs effets sur des aspects particuliers (impact de la température sur les métallisations, signature MEP en lien avec la dégradation de la brasure puce-boîtier). En effet, ces moyens ne nous permettent pas d'observer directement la structure intime du transistor, à savoir les contacts (ohmique et redresseur), l'hétérojonction AlGaIn/GaN formant le canal et les couches de report sur le substrat Si, plus généralement ce qui influe directement sur le fonctionnement électrique du composant.

Afin de pouvoir mener cette ultime investigation, une étude du composant en profondeur est requise. Elle nécessite l'utilisation d'un matériel particulier, le microscope électronique en transmission. Étant donné l'extrême résolution et la technique d'imagerie de ce type de microscope, l'échantillon doit répondre à des critères de taille particuliers. Ceci oblige, comme nous l'avons dit plus haut à repérer des zones d'intérêt sur les composant vieillis, pour y prélever un échantillon.

À la lumière des analyses détaillées ci-dessus, ces zones d'intérêt ont été déterminées. Des échantillons ont ainsi été extraits de la puce, servant de support à l'analyse physique de la structure intrinsèque des transistors élémentaires. Les sites d'extraction sont visibles en figure 4.13. Afin d'avoir une base de référence quant à la structure des transistors élémentaires, un échantillon a été prélevé sur un composant vierge, au centre de la puce. Cet échantillon sera appelé *TEM* – 1. Deux lames minces ont été réalisées sur le transistor vieilli en RF pulsée sous 45V 200mA :

- une en périphérie de la puce, en zone de faible émission de photons (brasure peu modifiée et effets de la température moindres). Elle sera appelée *TEM* – 2.
- une au centre de la puce, en zone de forte émission de photons (brasure très impactée et effets de la température maximaux). Elle sera appelée *TEM* – 3.

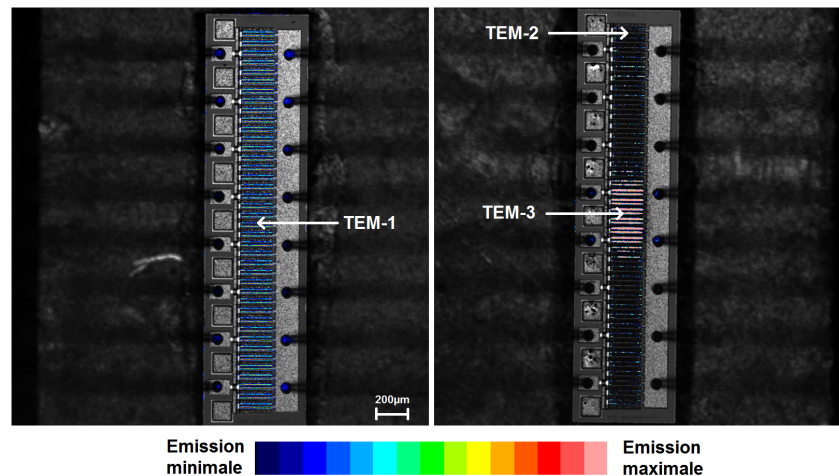


FIGURE 4.13 – Sites de prélèvement d'échantillons : au centre sur composant neuf (à gauche), et en zone de forte et de faible émission de photons sur composant vieilli, au centre et en périphérie respectivement (à droite).

Ces deux échantillons permettront d'évaluer le niveau de dégradation occasionné par une brasure endommagée.

4.4.1.1 Le *FIB*

L'extraction des échantillons utilise un instrument bien connu dans l'univers de l'analyse des matériaux. Il s'agit du *FIB* (pour *Focused Ion Beam*), que l'on pourrait traduire par *faisceau d'ions focalisé*, mais que l'on rencontre plutôt sous l'appellation *sonde ionique focalisée*.

En analyse des matériaux, cet instrument est couplé à un système d'imagerie de type MEB et est dédié au micro-usinage. Les colonnes MEB et FIB utilisent donc la même chambre sous vide. Bien qu'il soit surtout utilisé pour la découpe et l'extraction d'échantillons, il peut également être employé pour la soudure et la micro-fabrication, pour les *MEMS* (*MicroElectroMechanical Systems*) notamment.

Le faisceau d'ions est fabriqué à partir d'une source à métal liquide. Le métal en question est le Gallium, bien que des canons à ions employant l'Or ou l'Iridium existent aussi. La particularité du Gallium est d'avoir une température de fusion basse (environ 30°C). Il est donc tout indiqué dans la fabrication d'une source à métal liquide. La Gallium liquide mouille une pointe de Tungstène au rayon de courbure extrêmement petit, laquelle est le siège d'un champ électrique important. Les atomes de Gallium sont ainsi ionisés, accélérés à une énergie comprise entre 1 et 50KeV et focalisés par un jeu de lentilles électrostatiques. Selon l'énergie des ions et le courant de faisceau, il est possible, soit d'imager l'échantillon, soit de l'usiner.

En configuration usinage, le faisceau d'ions de haute énergie pulvérise ainsi les atomes de la surface de l'échantillon. Dans le même temps, les ions de Gallium sont

implantés dans celui-ci sur une épaisseur de quelques nanomètres. Cela modifie aussi localement la structure cristalline de l'échantillon à usiner. Ainsi, d'un point de vue pratique, il est souvent nécessaire de détourer grossièrement l'échantillon avec un faisceau très énergétique et sous fort courant puis d'effectuer la finition avec quelques passes à très faible courant sous faible énergie pour limiter l'implantation ionique et conserver l'intégrité du réseau.

4.4.1.2 Technique d'extraction de lame mince et de report sur grille d'analyse

Nous allons maintenant détailler la technique de prélèvement des échantillons à analyser en microscopie électronique en transmission. Les échantillons *TEM* – 1, *TEM* – 2 et *TEM* – 3 sont des coupes transversales de transistors élémentaires (voir figure 4.14).

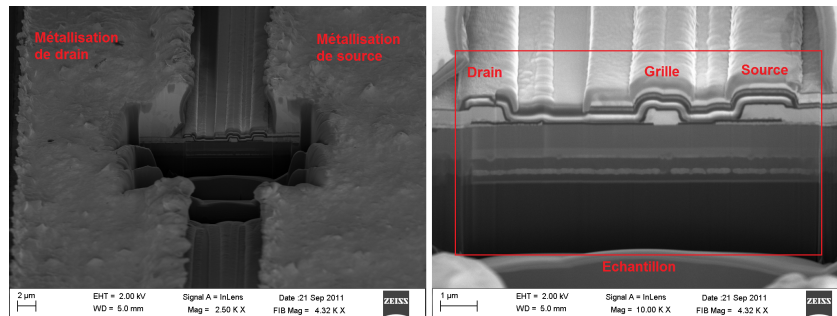


FIGURE 4.14 – Zone d'intérêt typique et échantillon.

L'extraction des échantillons utilise évidemment le FIB et s'effectue en plusieurs étapes. Tout d'abord, le pourtour de l'échantillon est dégagé grâce à un faisceau d'ion intense. Un certain angle de dépouille est nécessaire afin de faciliter l'extraction future de l'échantillon. La figure 4.15 illustre cette étape.

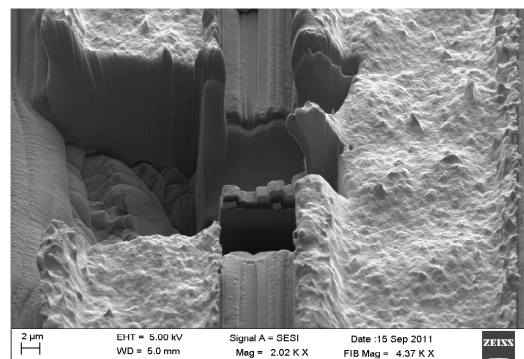


FIGURE 4.15 – Détourage de l'échantillon à l'aide d'un faisceau d'ions intense.

Une pointe d'extraction au rayon de courbure d'environ $2\mu\text{m}$ est ensuite approchée et soudée à l'échantillon grâce à la projection d'un mélange gazeux contenant du Platine ou du Tungstène. Ceci est visible en figure 4.16.

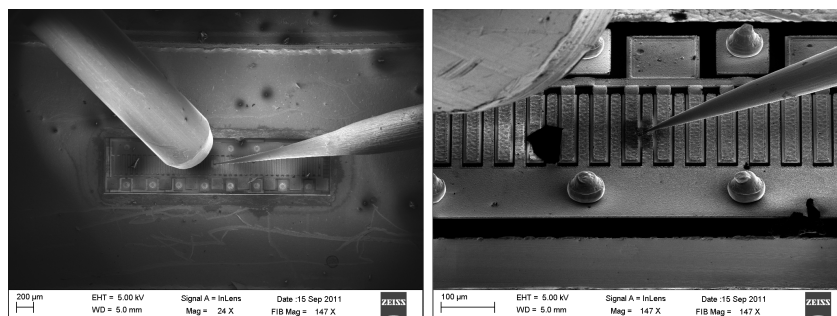


FIGURE 4.16 – Extraction de l'échantillon à l'aide d'une micro-pointe.

Le "pied" de l'échantillon est ensuite tronçonné et extrait de la structure générale pour être reporté sur une grille *ad hoc* pour l'analyse en microscopie électronique en transmission (voir figure 4.17). L'échantillon est soudé sur cette grille par le procédé évoqué juste avant.

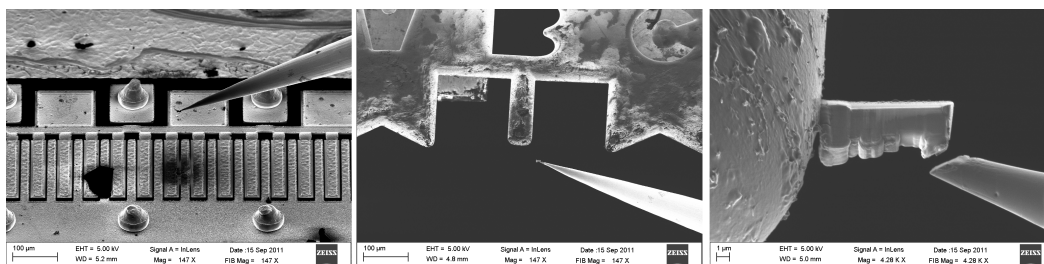


FIGURE 4.17 – Report de l'échantillon sur une grille d'analyse.

La dernière étape de la préparation consiste à réduire l'épaisseur de l'échantillon pour le transformer en une lame mince adaptée à l'analyse au microscope électronique en transmission. En effet, celui-ci doit être rendu quasi transparent aux électrons. Ainsi, l'épaisseur brute d'environ $2\mu\text{m}$ doit être ramenée à environ 40nm . Ceci est réalisé par des passes successives à faible courant. Afin de ne pas rogner les couches supérieures de l'échantillon (passivation, plaque de champ, etc...), une couche métallique (de Platine ou de Tungstène) est déposée sur celui-ci. Le résultat de ces étapes est illustré en figure 4.18.

A ce stade, la lame mince est enfin prête pour l'analyse en transmission. On remarque sur ces deux clichés, imagés à partir des électrons secondaires, l'impression de transparence sur la lame amincie. Les lignes verticales reflètent les variations d'épaisseur de la lame. Non visible sur ces clichés, la lame mince peut se cintrer légèrement sous l'effet des contraintes mécaniques internes. Cet effet peut être corrigé

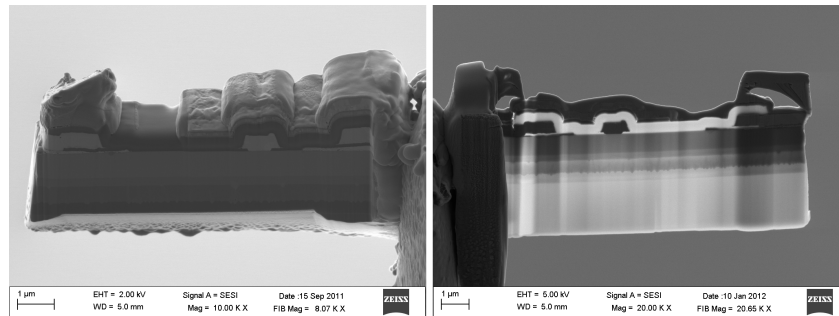


FIGURE 4.18 – Amincissement et finition de la lame mince : brute (à gauche) et aminée (à droite).

en rognant davantage certaines sur-épaisseurs.

4.4.2 Observations au Microscope Électronique en Transmission

4.4.2.1 Description générale du microscope électronique en transmission

Principe

Le principe du microscope électronique en transmission (MET) a été mis au point en 1931 par Max Knoll et Ernst Ruska. Contrairement au microscope électronique à balayage qui image l'objet à partir des électrons secondaires ou rétro-diffusés, le microscope électronique en transmission utilise un faisceau d'électrons transmis à travers un échantillon très mince. Les interactions électrons/matière donnent ainsi naissance à une image, dont la résolution peut avoisiner l'*Angström*. L'électron pouvant être considéré comme une onde, ce mode d'imagerie hautement résolutif permet également d'étudier l'échantillon dans l'espace de Fourier (en diffraction), ce qui apporte des informations supplémentaires quant à sa nature cristallographique. Il est aussi possible d'étudier la composition chimique de l'échantillon en mesurant le rayonnement X provoqué par le faisceau électronique. Enfin, contrairement aux microscopes optiques, la résolution n'est pas limitée par la longueur d'onde des électrons, mais par les aberrations dues aux lentilles magnétiques conditionnant le faisceau.

Après la traversée de l'échantillon, le faisceau frappe un écran phosphorescent qui transforme l'image électronique en image optique. Sur les microscope récents, des détecteurs Si-CCD remplacent avantageusement les écrans phosphorescents. Ils permettent, en outre, tous les post-traitements réalisables avec l'outil informatique.

Les applications de la microscopie électronique couvrent un très vaste domaine, de l'observation d'échantillons biologiques, comme le noyau des cellules à l'analyse d'échantillons industriels dans la métallurgie ou l'industrie des semi-conducteurs.

Le JEOL ARM 200F

Le microscope électronique en transmission utilisé est le modèle ARM 200F de JEOL. Il s'agit d'un microscope électronique en transmission ayant une résolution en mode STEM (*Scanning Transmission Electron Microscopy*) pouvant atteindre 0.08nm. La taille de sonde utilisée pour réaliser les clichés en mode STEM-HAADF (*Scanning Transmission Electron Microscopy - High Angle Annular Dark Field*), donnant une image en contraste chimique, est de 0.1nm. La tension d'accélération maximale du canon à électrons, de type FEG (*Field Emission Gun*), est de 200kV. Il dispose également d'une dalle CCD pour l'acquisition des clichés, en plus de l'écran phosphorescent traditionnel. En figure 4.19 est représenté le microscope.



FIGURE 4.19 – Le MET Haute Résolution JEOL ARM 200F.

Il est, en outre, doté de l'option d'analyse dispersive d'énergie en rayons X (EDS). Cette mesure permet d'identifier les espèces chimiques présentes dans l'échantillon par la caractérisation des photons X émis par celui-ci, à la traversée du faisceau électronique. La taille de sonde utilisée pour ce type d'analyse est de 0.2nm.

4.4.2.2 Analyse des zones critiques et discussions

Dans les échantillons *TEM - 1*, *TEM - 2* et *TEM - 3*, plusieurs régions ont été analysées. Il s'agit de zones critiques, reconnues pour influencer sur le comportement électrique du transistor. Il s'agit des zones suivantes :

- Les contacts ohmiques de source et de drain (1).
- L'interface passivation-semiconducteur (2).
- Les couches de report sur le substrat (3).
- L'interface Schottky de grille (4).

Ces zones sont illustrées par la figure 4.20.

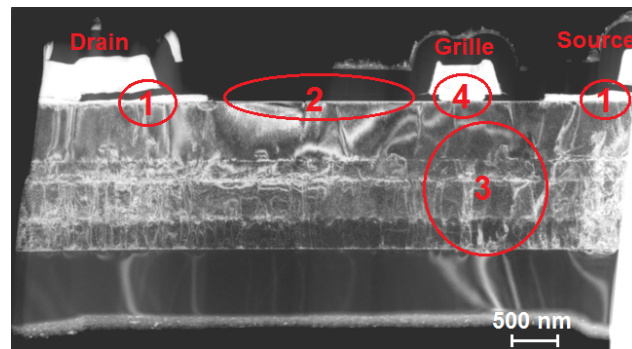


FIGURE 4.20 – Illustration sur *TEM* – 1 des régions critiques du transistor élémentaire, analysées au MET.

Les contacts ohmiques

Des contacts ohmiques dépendent la liaison du transistor intrinsèque avec le monde extérieur. Ces éléments doivent donc être aussi parfait que possible, c'est à dire avoir la résistance la plus faible et présenter une bonne tenue aux températures élevées ainsi qu'aux fortes densités de courant. Comme nous l'avons dit au second chapitre, les contacts ohmiques sont du type Ti/Al/Au. La figure 4.21 illustre les contacts ohmiques de source et de drain de *TEM* – 1.

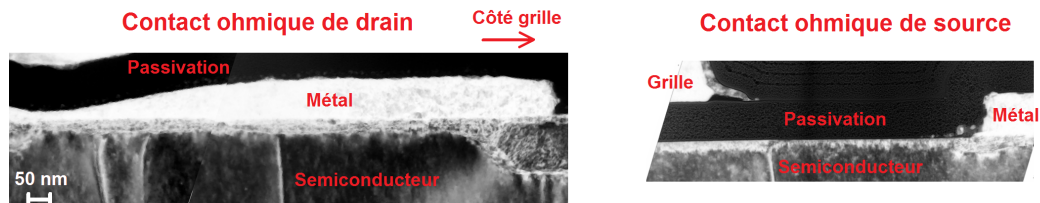


FIGURE 4.21 – Clichés MET des contacts ohmiques de *TEM* – 1 : drain (à gauche) et source (à droite).

Une analyse EDS a été menée sur le contact de source, afin de vérifier la présence des espèces chimiques mentionnée plus haut. La figure 4.22 donne la répartition de ces espèces chimiques le long de la ligne de mesure.

On peut remarquer que la zone de transition métal-semiconducteur est floue. Ceci est du au procédé de fabrication qui consiste à effectuer sur ces contacts, un recuit afin de neutraliser toute barrière de potentiel [156]. On notera également la présence d'une "inclusion" à l'extrémité du métal de drain, côté grille. Il s'agit d'un agglomérat de Nitrure de Titane. Ce même type d'inclusion a été trouvée sur un le contact de source de *TEM* – 3 mais est absent sur *TEM* – 2. Il semblerait que ces inhomogénéités soient relatives au procédé de fabrication du composant, plutôt qu'au stress électro-thermique subi pendant les tests de vieillissement. La figure 4.23

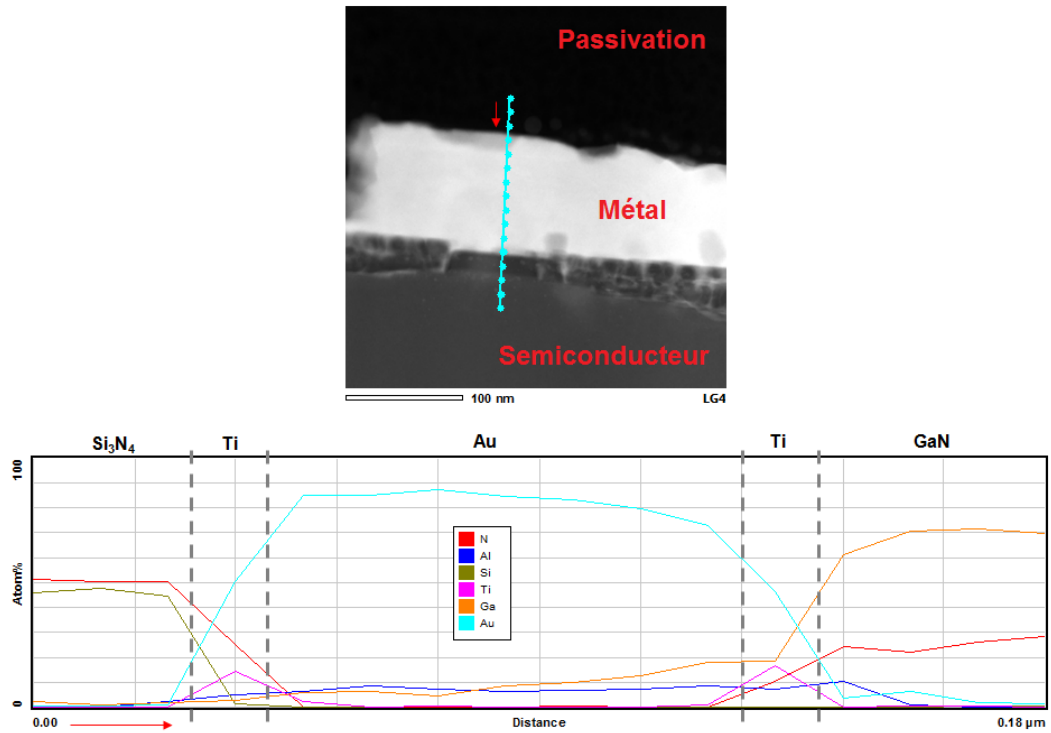


FIGURE 4.22 – Analyse EDS du contact ohmique de source. Les points de la ligne cyan, sur le cliché MET, représentent les endroits de sondage.

montre le contact ohmique de drain de *TEM* – 3. A noter que le cliché apparaît en négatif par rapport aux autres photographies car le contraste est, cette fois-ci, cristallographique.

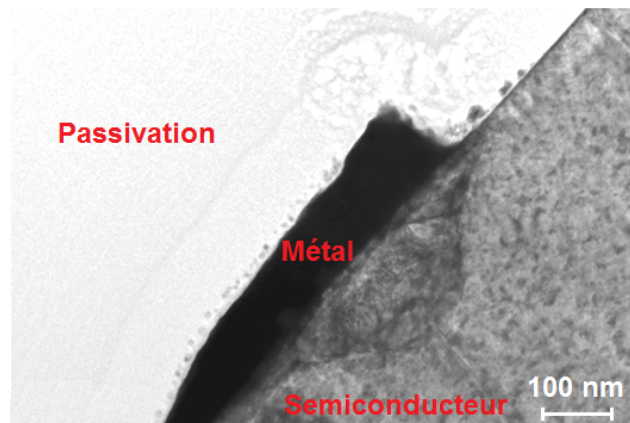


FIGURE 4.23 – Cliché MET du contact de drain de *TEM* – 3.

Les différentes comparaisons effectuées entre les contacts des transistors neufs et vieillis n'ont montré aucune différence de structure. De plus, aucun comportement résistif parasite n'a été remarqué lors des mesures électriques. L'augmentation de la résistance de drain aurait dû se manifester par une chute de courant de drain sur tout le réseau $I(V)$, or les tests RF et thermique ont montré que ce n'était pas vraiment le cas, voir l'inverse (augmentation de I_{DSS} pour les transistors en stockage thermique). Par ailleurs, l'augmentation de la résistance de source devrait se traduire par une baisse de la transconductance effective de manière homogène sur le réseau $I(V)$ (par contre réaction en courant dans la source), ce qui n'était sensiblement le cas qu'à faible V_{DS} .

Ceci conforte l'hypothèse d'une non évolution des contacts ohmiques, quel que soit l'état du transistor.

D'un point de vue thermique, la zone des contacts ohmiques est probablement exposée à des températures moindres qu'au niveau de la grille, puisque ces contacts bénéficient de larges métallisations qui aident à évacuer la chaleur.

L'interface passivation-semiconducteur

Les fabricants de HEMT AlGaIn/GaN de puissance utilisent préférentiellement la passivation des puces pour se prémunir des pièges de surface [88] [82]. En outre, il a été montré [80] que cette technique permettait de réduire le courant de fuite de grille, car il s'avère que celui-ci est assisté par ces mêmes pièges de surface.

La vue générale de la passivation sur *TEM* – 1 est donnée en figure 4.24. Celle-

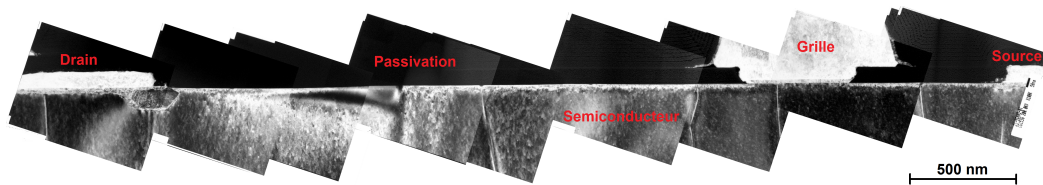
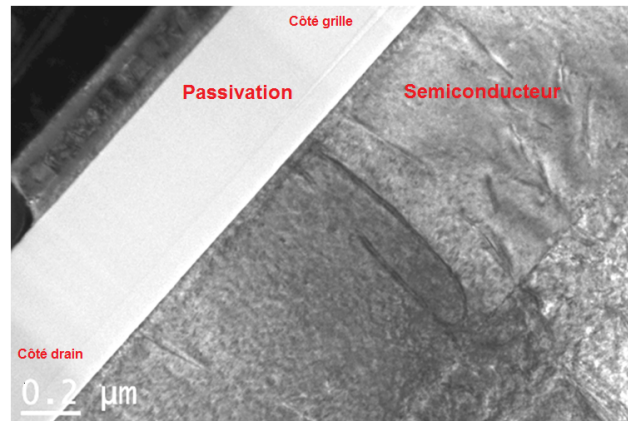


FIGURE 4.24 – Cliché MET de la passivation de *TEM* – 1.

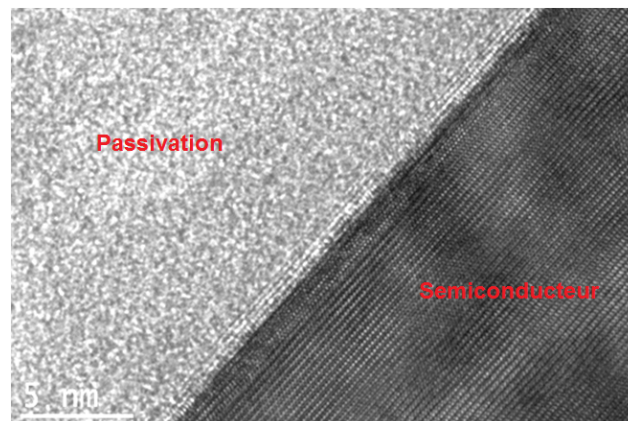
ci couvre entièrement le semiconducteur. On remarque une structure en couche, témoignant de la déposition en plusieurs étapes de cette passivation. Elle est composée en majorité de Si_3N_4 . On remarque une excellente cohérence entre le semiconducteur et cette couche de passivation. Aucun défaut (vide, délamination) n'a été remarqué. Le contraste cristallographique met cependant en évidence de nombreux défauts dans le semiconducteur. Nous y reviendrons dans le paragraphe suivant.

La figure 4.25 représente l'interface passivation-semiconducteur de *TEM* – 3 dans l'espace grille-drain.

A l'issu d'un des plus éprouvants tests RF (cas 45V 200mA), aucune dégradation de la passivation n'est remarquée. En effet, un phénomène récurrent sur la passivation est la délamination (décollement) de celle-ci [153]. Un cliché détaillé de

FIGURE 4.25 – Cliché MET de la passivation de *TEM* – 3.

cette interface est visible en figure 4.26. La cohérence des couches est excellente sur

FIGURE 4.26 – Gros plan de l'interface passivation-semiconducteur de *TEM* – 3.

l'échantillon vieilli. On note une zone d'interdiffusion passivation-semiconducteur d'environ 3nm de profondeur.

Une analyse similaire sur *TEM* – 2 n'a fait état d'aucune dégradation particulière. Ainsi, nous pouvons affirmer que la technique de passivation est relativement résistante aux hautes températures et ne montre pas de dégradation particulière jusqu'à des températures avoisinant les 400°C.

Rappelons à ce sujet que le transistor dont les lames *TEM* – 2 et *TEM* – 3 sont tirées (cas 45V 200mA), a vu son courant de fuite diminuer après le test de vieillissement. Ceci correspond à une amélioration de cet indicateur de performance. Le cas inverse s'est également produit, notamment pour le test à 43V 0mA. Il conviendrait d'analyser aussi ce transistor.

Un autre aspect qui a déjà été discuté dans la littérature est la pénétration

de la passivation en bord de grille, côté drain [87] [86]. Ce type de défaut, créé par des contraintes électriques en V_{DS} intenses, serait responsable d'une diminution de courant de saturation de drain, I_{DSS} . Ce point a été examiné sur $TEM - 1$ et sur $TEM - 3$. La figure 4.27 représente cette zone du transistor pour les deux échantillons. Nous pouvons remarquer que ce type de défaut est déjà présent sur

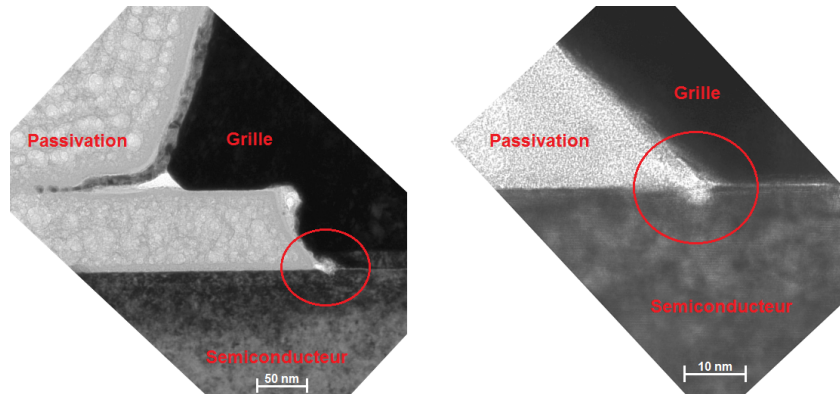


FIGURE 4.27 – Interface passivation-semiconducteur au niveau du bord de grille, côté drain : $TEM - 1$ (à gauche), $TEM - 3$ (à droite).

le composant neuf et qu'il ne semble pas plus proéminent sur l'échantillon vieilli. Ceci confirme que les dégradations irréversibles observées lors des caractérisations électriques ne sont pas relatives à ce type de modification structurale, et ne sont donc pas liées aux contraintes électriques subies pendant les tests de vieillissement RF.

Les couches de report sur le substrat

Le bâti sur lequel est gravée la zone active est également d'une grande importance pour les performances électriques et leur maintien dans le temps. Étant donné l'important désaccord de maille entre le GaN et le Si (voir premier chapitre), et les contraintes électromécaniques qui en découlent, il est nécessaire de mettre en place des techniques de report efficaces de la zone active sur le substrat. Nous avons détaillé, au second chapitre, la technique de report employée par NITRONEX. Celle-ci consiste à se faire succéder, du haut de la puce vers le bas, des couches d'AlGaN où la fraction molaire d'Al augmente au détriment de celle du Ga. Les contraintes et défauts sont donc, en principe, reportés sur la couche directement en contact avec le substrat Si, la couche d'AlN.

Pour rappel, cette structure est visible en figure 4.28. On remarque effectivement que les défauts (ruptures cristallines et dislocations) sont majoritairement situées au niveau des deux couches les plus proches du substrat. Les couches supérieures n'en sont cependant pas complètement exemptes.

L'analyse des couches de report de $TEM - 3$ a révélé une densité de défauts comparable à celle de $TEM - 1$ et une invariance de la structure (voir figure 4.29).

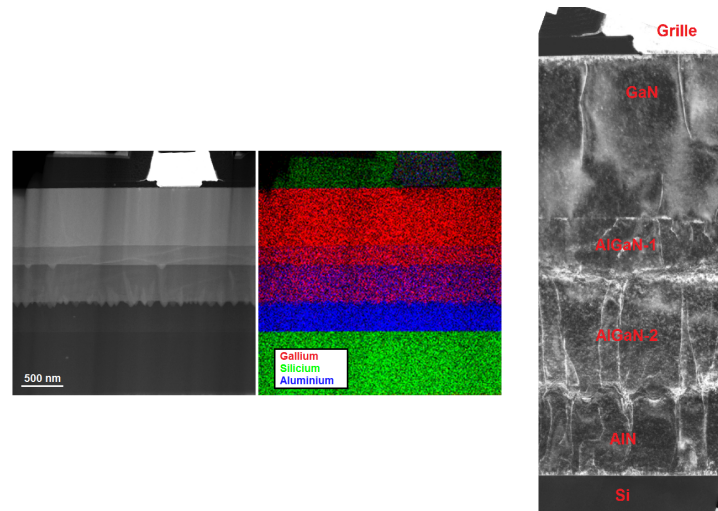


FIGURE 4.28 – Structure des couches de report sur le substrat ($TEM - 1$) : procédé de gestion du désaccord de maille (les deux clichés de gauche) manifestation des contraintes mécaniques (à droite).

La quantité de dislocations ne semble pas avoir évolué de manière significative entre le composant neuf et le composant vieilli.

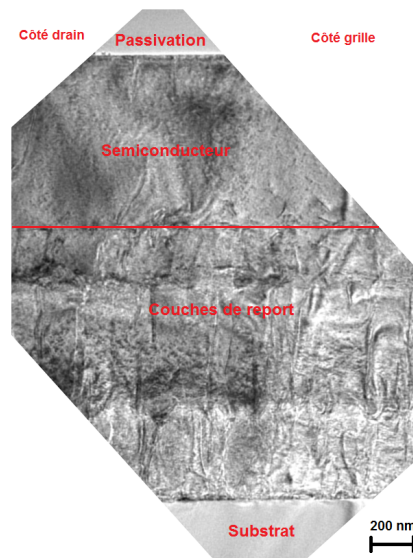


FIGURE 4.29 – Structure des couches de report sur le substrat ($TEM - 3$).

La présence de nombreuses dislocations est autant de sites potentiels pour les charges piégées. Il a été montré, au cours du second chapitre, que l'influence des pièges de substrats affecte préférentiellement la tension de pincement. En effet, celle-

ci se décale d'autant plus vers les valeurs positives que la tension de repos de drain, V_{DS0} , est importante (davantage de charges piégées). D'autre part, nous avons montré que des charges piégées étaient responsables du décalage de la tension de pincement, V_P , vers les valeurs positives pendant le test RF, d'après le phénomène de relaxation post-vieillessement identifié au troisième chapitre. Ces observations sont cohérentes avec la présence de pièges de substrat et l'analyse structurale montre que la structure riche en défauts et contraintes mécaniques des couches tampons, entre la zone active et le substrat, est tout à fait propice au piègeage de charges.

Ainsi, durant les tests de vieillissement, des charges peuvent se retrouver, peu à peu, piégées dans ces couches profondes sous l'action des intenses excursions RF en V_{DS} . Ceci provoque le décalage de V_P vers les positifs, puis après stress, ces charges sont libérées et V_P revient petit à petit vers les valeurs négatives.

L'interface Schottky de grille

La dernière zone examinée est l'interface Schottky de grille. Il s'agit du cœur du transistor car de cette région dépend la commande du courant de drain. C'est aussi la zone où les contraintes électrique et thermiques sont les plus importantes. En effet, les électrons ont acquis une grande vitesse et une densité élevée en sortie en sortie de grille, côté drain. A cet endroit, le champ électrique est maximal. Nous avons cependant vu que cette zone de la grille ne semble pas affectée par ces champs intenses. D'autre part, la température de canal est très importante. Elle l'est d'autant plus qu'il n'y a pas de structure, dans cette zone, à même de dissiper la chaleur produite, si ce n'est le doigt de grille lui même.

La figure 4.30) illustre l'interface Schottky des trois échantillons $TEM - 1$, $TEM - 2$ et $TEM - 3$. Rappelons que ce contact redresseur est du type Au/Ni/AlGaIn (voir second chapitre).

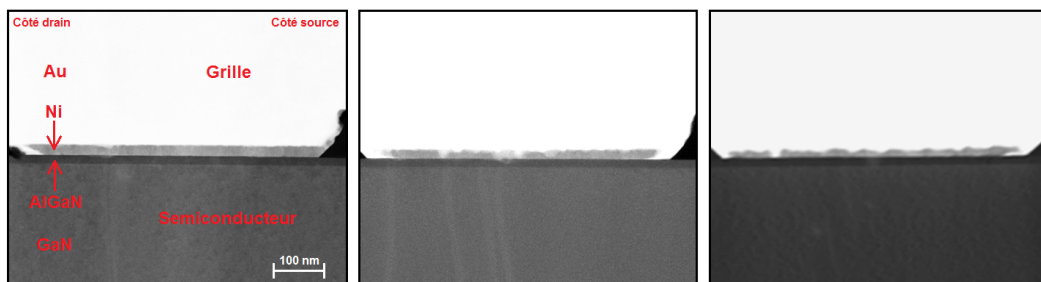


FIGURE 4.30 – Détail de l'interface Schottky de grille pour $TEM - 1$ (cliché de gauche), $TEM - 2$ (cliché du centre) et $TEM - 3$ (cliché de droite).

L'interface de l'échantillon $TEM - 1$ (neuf) fait apparaître les différentes couches de manière très nette. Chaque espèce chimique est bien délimitée. En revanche pour les échantillons $TEM - 2$ (périphérie du composant stressé) et $TEM - 3$ (centre du composant stressé, dans la zone de photoémission intense), l'Au semble avoir

diffusé dans le Ni, jusqu'à atteindre, par endroit, le semiconducteur, changeant ainsi la nature du contact redresseur. L'ampleur de la modification est également plus importante sur *TEM* – 3 que sur *TEM* – 2. La température de canal y est aussi plus importante. On peut noter que la dégradation du contact s'effectue de manière relativement homogène sur toute la longueur de la grille, excluant ainsi le champ électrique comme cause de la dégradation. On remarquera cependant que le contact Schottky en bord de grille, côté drain possède une inclusion d'Au qui se retrouve sur les trois échantillons. Ceci est certainement dû au procédé de fabrication.

Une analyse EDS (profil et cartographie chimiques) sur l'échantillon *TEM* – 3 a été entreprise afin de confirmer les espèces chimiques en présence. Celle-ci est visible en figures 4.31 et 4.32.

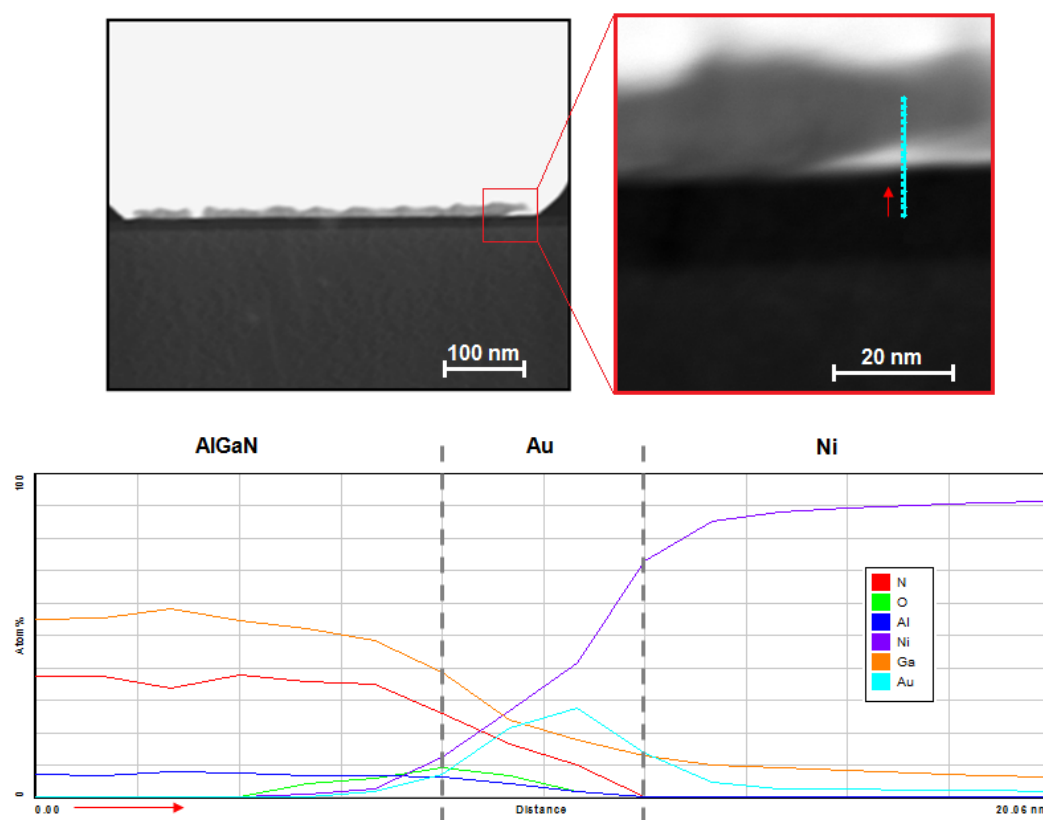


FIGURE 4.31 – Profil EDS du contact Schottky dégradé de *TEM* – 3, au niveau du bord de grille, côté source.

Ces observations expliquent la diminution de hauteur de barrière constatée en mesures électriques, et donc le courant direct de grille croissant pendant les tests RF. En effet, la hauteur de barrière dépend du travail de sortie du métal en contact avec le semiconducteur. Selon [157] le travail de sortie de l'Au est compris entre 5.1eV et 5.47eV, tandis que celui du Ni varie entre 5.04eV et 5.35eV, la valeur dépendant de la configuration cristallographique de l'élément. Il est alors possible que le travail de

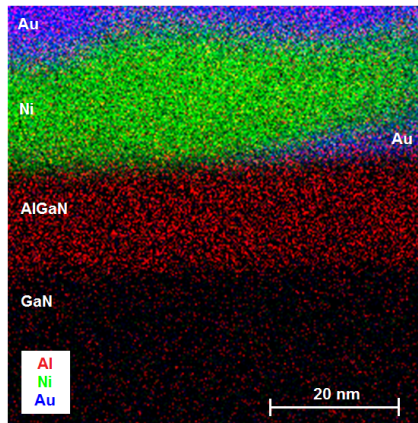


FIGURE 4.32 – Cartographie EDS du contact Schottky dégradé de *TEM* – 3, au niveau du bord de grille, côté source.

sortie de la couche métallique résultante (Au+Ni) ait diminué avec le vieillissement RF. Il est également probable que le décalage irréversible de la tension de pincement, V_P , trouve son origine dans le changement de nature de cette jonction.

Puisque ce défaut est reparti de manière uniforme sur toute la longueur de grille, la température en est certainement la cause. L'extrême proximité du métal de grille et du canal induit un transfert de chaleur important vers le doigt de grille. L'Au étant un excellent conducteur thermique, le flux thermique y est important. Le fait que l'interface apparaissent davantage dégradée sur *TEM* – 3 (point chaud) que sur *TEM* – 2 (périphérie de la puce), prouve que la cause de cette modification irréversible du contact Schottky est bien la température. Nous avons, à ce propos, remarqué que les variations de V_P sur les composant stockés à 300°C étaient plus importantes. Dans le cas du stockage thermique, les dégradations s'effectuent de manière uniforme sur tout le transistor, alors que dans le cas des vieillissements RF, cette répartition est beaucoup plus irrégulière : certains points chauds, dûs aux vides de brasures apparaissent plus dégradés que d'autres, où cette brasure est intacte.

Il a enfin été remarqué la présence d'oxygène exactement à l'interface métal-semiconducteur (voir le profil EDS ci-dessus) sur tous les échantillons. Quelques analyses EDS ont été effectuées le long du semiconducteur sur *TEM* – 1, à l'interface métal-semiconducteur et passivation-semiconducteur, afin de doser la proportion atomique de l'oxygène (voir figure 4.33). On remarque que cette concentration évolue de manière relativement importante et semble être centrée sur 10%. Le fait d'en trouver sur toute la surface du semiconducteur montre qu'il s'agit probablement d'un artefact du au procédé de fabrication. Ce n'est donc pas un artifice technique qui consisterait à insérer une très fine couche isolante entre le métal de grille et le semiconducteur, afin d'augmenter ponctuellement la hauteur de barrière et diminuer le courant de fuite de grille. Ce procédé avait pourtant été expérimenté avec succès dans [104].

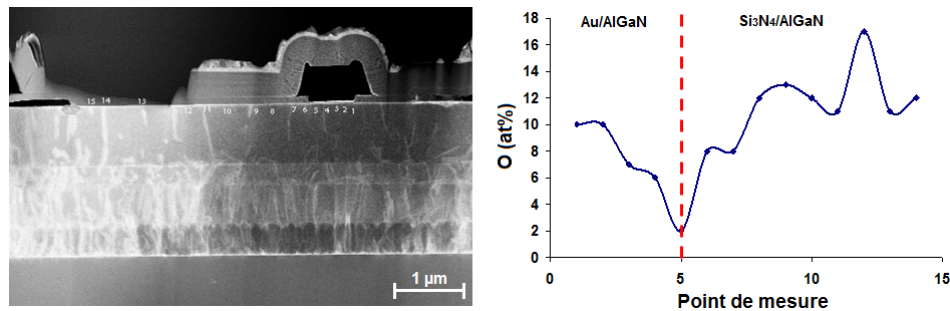


FIGURE 4.33 – Dosage de l'oxygène sur *TEM* – 1, à l'interface métal/passivation-semiconducteur.

4.4.3 Résumé

Les tendances qui se dégagent de cette analyse micro-structurale sont les suivantes :

- L'inspection des contacts ohmiques de source et de drain n'a révélé aucune modification de structure. La tenue au stress de ces éléments semble excellente. Ceci est en accord avec les mesures électriques détaillées au troisième chapitre (pas d'évolution des résistances d'accès).
- L'examen de l'interface passivation-semiconducteur a également montré le bon comportement de cette zone aux contraintes thermiques et électriques. Aucune dégradation de type "diffusion dans le canal" ou "délamination", favorisant la création de pièges de surface n'a été relevée. Ceci prouve l'efficacité de la couche de passivation, mais aussi de la plaque de champ. Ces observations sont cohérentes avec les mesures électriques.
- La caractérisation des couches de report sur le substrat ont montré une quantité non négligeable de défauts (dislocations). Leur concentration est cependant restée stable au cours des tests de vieillissement. Même si de nouveaux sites de piégeage n'ont probablement pas été créés, les mesures électriques semblent confirmer la contribution des pièges de substrat dans la partie réversible des dégradations électriques.
- L'inspection de l'interface Schottky de grille a révélé une dégradation importante du contact (diffusion inter-métallique Au/Ni), cohérente avec la température (dégradations uniformes sur la longueur de grille et plus fortes dans les régions "chaudes"). Cette modification structurale est à relier directement aux variations de V_P et V_{TH} vers les négatifs, en raison de l'évolution de la nature du contact semiconducteur (variation de la hauteur de barrière). Cet effet, qui a été mis en évidence par la microscopie à émission de photons, a été favorisé par les vides de brasures observés en radiographie X, les points chauds accélérant la diffusion Au/Ni. Ceci constitue la partie irréversible des dégradations électriques. Les champs électriques ne semblent pas contribuer à ce phénomène.

Afin d'offrir une vue d'ensemble et de faire le lien avec les mesures électriques, un schéma synthétique est proposé en figure 4.34.

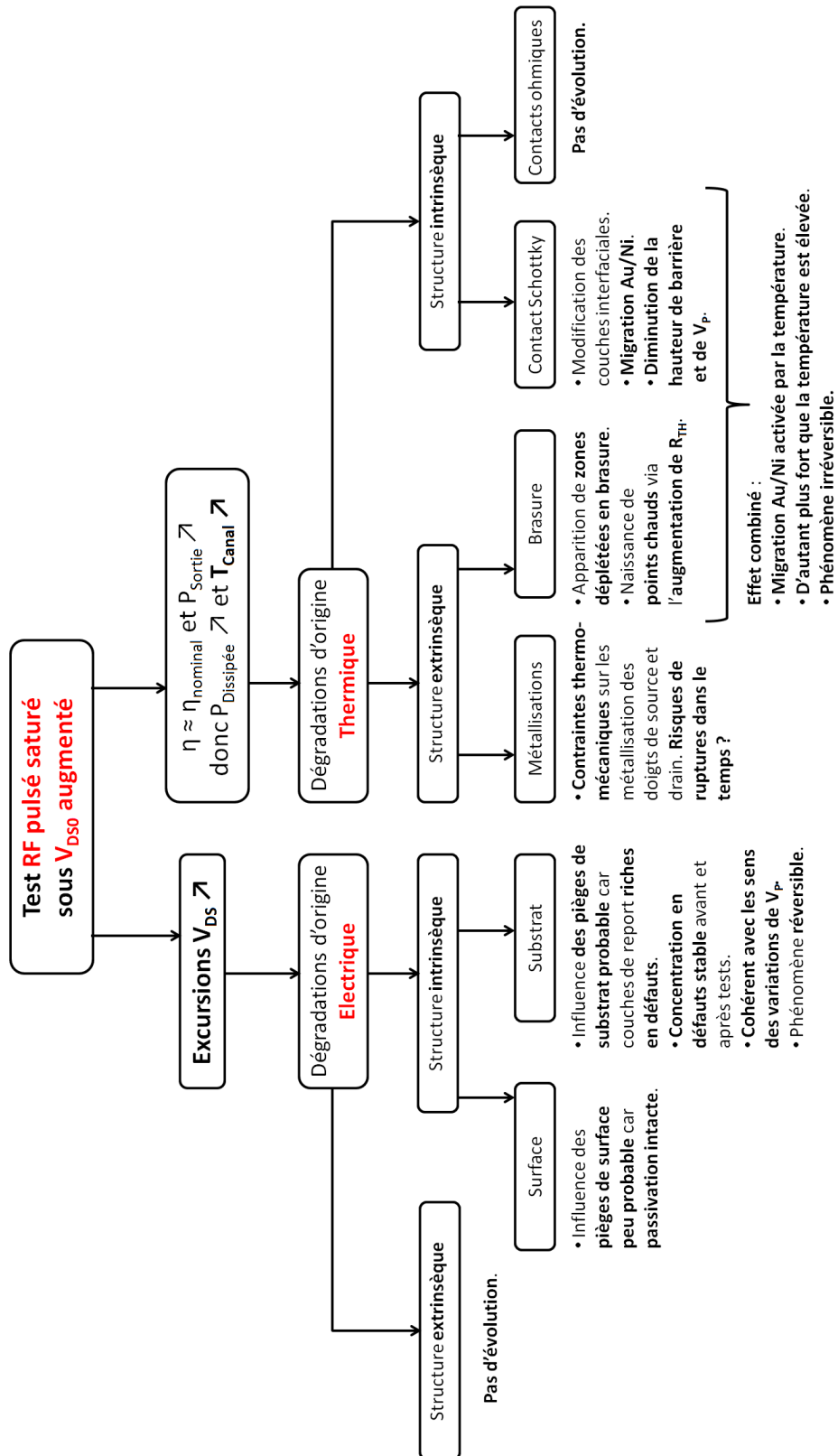


FIGURE 4.34 – Synthèse des analyses structurales et lien avec les caractérisations électriques.

4.5 Conclusion

Au cours de ce chapitre, les outils spécifiques de l'analyse de défaillance ont été décrits et utilisés dans le but d'effectuer des comparaisons entre les transistors dégradés et de référence. L'objectif était aussi d'unifier les observations physiques et les mesures électriques.

Nous avons ainsi caractérisé les transistors, dans leur globalité, grâce à une inspection visuelle en microscopie optique et électronique. Cette première analyse nous permis de relier la dégradation des métallisations avec la température induite par le canal, en fonctionnement.

Ces observations ont été affinées par la caractérisation des transistors au microscope à émission de photons, qui a mis en évidence une certaine inhomogénéité du comportement électrique des transistors élémentaires. Ceci a pu être mis en lien avec une dégradation d'origine thermique, puisque la radiographie X a révélé une modification importante de la brasure, créant localement des points chauds.

Cette étape a permis de cibler les zones d'intérêt, pour le prélèvement d'échantillons à analyser en microscopie électronique en transmission. Cette étape ultime a conforté, une fois encore, l'importance de la température et la contribution moindre des champs électriques dans les dégradations physiques observées, ces champs électriques intervenant plutôt dans les phénomènes de pièges.

En résumé, chacun de ces outils spécifiques permet d'apporter un éclairage différent mais ô combien utile pour la compréhension des phénomènes de dégradation. Ces différentes analyses sont complémentaires.

Conclusions générales et perspectives

Les mécanismes de défaillance occurrents dans un transistor RF de puissance de type HEMT AlGa_N/Ga_N, sur substrat Silicium, ont été étudiés en fonctionnement RADAR.

Compte tenu des spécificités de cette technologie de transistors, non seulement par sa structure intrinsèque (hétérojonction, gaz 2D d'électrons) mais surtout par les matériaux qu'elle met en œuvre, et les phénomènes physiques sous-jacents, il a tout d'abord été mené une description précise du composant choisi. Des amplificateurs de test ont été conçus et caractérisés afin de mener des tests de vieillissement dans des conditions de fonctionnement aussi proches que possible de l'utilisation réelle, grâce à un banc de vieillissement spécifique.

Le fil directeur de ce travail, au delà de la vérification de la tenue des performances en conditions nominales, a été d'évaluer le rôle joué conjointement par les effets de pièges et par la température de canal lors d'un fonctionnement pulsé sous fort champ électrique à haute température, c'est à dire un fonctionnement de type RADAR.

Par ailleurs, nous avons vu que la tenue du transistor aux hautes températures n'est pas seulement la conséquence des bonnes propriétés physiques du Ga_N, mais dépend surtout de la qualité des différentes interfaces dans le composant. Il s'avère en effet que le contact de grille est la région du transistor la plus sensible à la température. Les propriétés thermiques du substrat sont donc d'une extrême importance. Le transistor retenu pour l'étude étant basé sur un substrat Silicium de conductivité thermique modeste, ce point devait être considéré avec attention. L'autre aspect, propre à l'utilisation du Ga_N, sont les phénomènes de pièges. Nous avons montré que ce composant n'en était pas exempt, à travers diverses caractérisations. Comme ils se manifestent sous fort champ électrique, par des baisses de puissance et des variations de paramètres, il était également indispensable de les évaluer.

Les vieillissements sous tension de drain accentuée ont rendu possible l'étude de ces deux aspects simultanément. Les diverses caractérisations consécutives à ses tests ont permis de formuler des hypothèses quant à la nature des dégradations, pour partie réversibles et irréversibles. Il s'avère qu'elles sont causées majoritairement par les contraintes thermiques pour la partie irréversible, et par les phénomènes de pièges, pour la partie réversible. Ces hypothèses ont été confirmées par divers tests annexes et par des analyses physiques de la structure du transistor. Ces dernières ont révélé d'importantes modifications du contact Schottky, expliquant la variation de certains paramètres électriques (tension de pincement et tension de seuil des jonctions grille-source et grille-drain).

L'apport de la microscopie à émission de photons couplée à une analyse radiographique du composant a, de plus, permis d'établir une corrélation spatiale entre ces dégradations de grille et la dénaturation de la brasure entre la puce et le fond du boîtier (formation de vides de brasure). Ces défauts provoquant une augmentation locale de la résistance thermique et induisant des surchauffes dans la structure du composant, cela a accéléré la modification du contact Schottky, dans ces zones.

Les résultats de ces tests de vieillissement ont également été utilisés afin d'estimer la durée de vie du composant pour un fonctionnement de type RF pulsé sous un certain facteur de forme.

L'identification des paramètres responsables de la baisse des performances a aussi permis la construction d'un modèle non linéaire de transistor tenant compte de l'aspect fiabilité. À terme, ce type de modèle pourrait aider le concepteur dans ses choix technologiques afin d'optimiser la durée de vie de l'amplificateur.

Les perspectives offertes par ce travail exploratoire sont extrêmement vastes.

Cette étude a été menée pour une filière HEMT AlGa_N/Ga_N sur substrat Silicium et un seul facteur de forme. La place de la thermique étant primordiale, il serait judicieux d'effectuer une étude similaire pour d'autres facteurs de forme afin d'évaluer leur impact sur la durée de vie du composant.

La problématique du substrat et de la brasure de puce devrait également être approfondie. On pourrait ainsi envisager une étude de ce type pour une filière sur substrat Carbure de Silicium.

Les analyses micro-structurales entreprises ont permis d'éclairer certains points concernant les signatures obtenues lors des caractérisations électriques. La lourdeur de ces analyses (préparation des échantillons, disponibilité des microscopes) n'ont cependant permis l'étude que de trois lames minces. Il serait souhaitable de multiplier ces caractérisations sur les composants ayant montré des variations de performances significatives, ceci afin d'augmenter la taille de l'échantillon statistique.

Le modèle de transistor intégrant la dépendance des paramètres intrinsèques aux conditions de fonctionnement mériterait d'être approfondi, et notamment affiné en terme de précision. Il reste beaucoup à faire dans ce domaine et les demandes sont nombreuses.

Enfin, les classes de fonctionnement de type haut rendement devraient également retenir l'attention. Les formes d'ondes y sont différentes et les excitations en champ électriques parfois plus éprouvantes (classe F^{-1}) que pour les classes sinusoïdales, à puissance de sortie égale. L'amélioration de la fiabilité due à la plus faible température de canal ne serait-elle alors pas perdue par des excursions en tension plus fortes ?

Publications relatives à ce travail

Articles de revue

J.-B. Fonder, O. Latry, C. Duperrier, M. Stanislawiak, H. Maanane, P. Eudeline, F. Temcamani. Compared deep class-AB and class-B ageing on AlGa_N/Ga_N HEMT in S-Band Pulsed-RF Operating Life. *Microelectronics Reliability*, Volume 52, Numéro 11, pages 2561-2567, Novembre 2012.

J.-B. Fonder, L. Chevalier, C. Genevois, O. Latry, C. Duperrier, F. Temcamani, H. Maanane. Physical analysis of Schottky contact on power AlGa_N/Ga_N HEMT after pulsed-RF life test. *Microelectronics Reliability*, Volume 52, Numéros 9-10, pages 2205-2209, Septembre-Octobre 2012.

Conférences Internationales avec Actes et Comité de Lecture

J.-B. Fonder, O. Latry, C. Duperrier, M. Stanislawiak, H. Maanane, P. Eudeline, F. Temcamani. A Reliability-based AlGa_N/Ga_N HEMT model considering high drain bias voltage ageing. *7th European Microwave Integrated Circuits Conference (EuMIC)*, Amsterdam (Pays-Bas), Novembre 2012.

J.-B. Fonder, L. Chevalier, C. Genevois, O. Latry, C. Duperrier, F. Temcamani, H. Maanane. Physical analysis of Schottky contact on power AlGa_N/Ga_N HEMT after pulsed-RF life test. *European Symposium on Reliability of Electron Devices, Failure Physics and Analysis (ESREF)*, Cagliari (Italie), Octobre 2012.

Conférences Nationales avec Actes et Comité de Lecture

J.-B. Fonder, C. Duperrier, O. Latry, L. Lachèze, M. Stanislawiak, P. Eudeline, F. Temcamani. Étude de la fiabilité d'un amplificateur de puissance classe B à base de HEMT Ga_N en bande S. *17èmes Journées Nationales Microondes*, Brest (France), Mai 2011.

J.-B. Fonder, F. Temcamani, C. Duperrier, O. Latry, P. Dherbecourt, L. Lachèze, M. Stanislawiak, P. Eudeline. Conception et qualification d'un amplificateur de puissance radiofréquence à base de HEMT Ga_N. *13èmes Journées Nano Micro et Optoélectronique*, Les Issambres (France), Octobre 2010.

Bibliographie

- [1] K. Kawakami, S. Kusunoki, T. Kobayashi, M. Hashizume, M. Shimada, T. Hatsugai, T. Koimori, and O. Kozakai. A Switch-Type Power Amplifier and Its Application to a CDMA Cellphone. In *2006 European Microwave Conference*, pages 348–351. IEEE, September 2006.
- [2] D. Perring, G. Phillips, and J. P. Randall. A One Megawatt, Seven Per Cent Bandwidth, Pulsed Klystron Amplifier. In *7th European Microwave Conference, 1977*, pages 237–242. IEEE, October 1977.
- [3] R. L. Bailey, W. P. Bennett, L. F. Heckman, and I. E. Martin. An All-Transistor, 1-Kilowatt, High-Gain, UHF Power Amplifier. In *1969 G-MTT International Microwave Symposium*, pages 149–153. IEEE, 1969.
- [4] B. K. Soni, R. Ramasubramanian, and S. Sancheti. Design and development of SiGe HBT based high gain amplifier for GPS application. In *2008 International Conference on Recent Advances in Microwave Theory and Applications*, pages 543–545. IEEE, November 2008.
- [5] A. AlMuhaisen, J. Lees, S.C. Cripps, P.J. Tasker, and J. Benedikt. Wide band high-efficiency power amplifier design. *Microwave Integrated Circuits Conference (EuMiC)*, pages 184–187, 2011.
- [6] Joon H. Kim, Sung J. Lee, Jae H. Jung, and Chul S. Park. 60% high-efficiency 3G LTE power amplifier with three-level delta sigma modulation assisted by dual supply injection. In *2011 IEEE MTT-S International Microwave Symposium*, pages 1–4. IEEE, June 2011.
- [7] Y.-S. Lee, M.-W. Lee, and Y.-H. Jeong. High-Efficiency Class-E-Cells-Based GaN HEMT Doherty Amplifier for WCDMA Applications. In *2008 38th European Microwave Conference*, pages 428–431. IEEE, October 2008.
- [8] E. Reese, D. Allen, C. Lee, and T. Nguyen. Wideband power amplifier MMICs utilizing GaN on SiC. In *2010 IEEE MTT-S International Microwave Symposium*, page 1. IEEE, May 2010.
- [9] M. Guarnieri. The Age of Vacuum Tubes : Early Devices and the Rise of Radio Communications [Historical]. *IEEE Industrial Electronics Magazine*, 6(1) :41–43, March 2012.
- [10] O. H. Schade. Beam Power Tubes. *Proceedings of the IRE*, 26(2) :137–181, February 1938.
- [11] S. Ballantine and H. L. Cobb. Power Output Characteristics of the Pentode. *Proceedings of the IRE*, 18(3) :450–470, March 1930.
- [12] H. K. Pandey, K. P. Ray, and A. Chakrabarti. Analysis of a high power grounded grid triode amplifier. In *2008 International Conference on Recent Advances in Microwave Theory and Applications*, pages 119–121. IEEE, November 2008.

- [13] Y. Di, W. Lei, X. Zhang, Y. Cui, and Q. Wang. A New Triode Structure With a Carbon Nanotube Cathode. *IEEE Transactions on Electron Devices*, 54(11) :3079–3084, November 2007.
- [14] D. L. Webster. The Theory of Klystron Oscillations. *Journal of Applied Physics*, 10(12) :864–865, 1939.
- [15] T. A. Hargreaves, M. F. Kirshner, and R. B. True. An 805 MHz high-power klystron. In *IEEE Conference Record - Abstracts. 2002 IEEE International Conference on Plasma Science*, pages 129+. IEEE, 2002.
- [16] T. Habermann, R. Begum, B. Stockwell, and L. Zitelli. Development of a tunable, air-cooled, all-gun PM-focused Ku-band klystron. In *Third IEEE International Vacuum Electronics Conference (IEEE Cat. No.02EX524)*, pages 188–189. IEEE, 2002.
- [17] D.C. Rogers. The Travelling-Wave Tube as Output Amplifier in Centimetre-Wave Radio Links. *Proceedings of the IEE - Part III : Radio and Communication Engineering*, 100 :151–156, 1953.
- [18] E. Bosch, H.P. Rothacker, and A. Jager. High efficient, low power C- and Ku-band travelling wave tubes for satellite application. *IEEE International Vacuum Electronics Conference*, pages 186–187, 2002.
- [19] C.H. Dix and R.G. Robertshaw. Constructional and design difficulties of wide-band high-power pulsed travelling-wave tubes in the 10 Gc/s region. *Proceedings of the IEE - Part B : Radio and Electronic Engineering*, 105 :464–467, 1958.
- [20] J. G. Armstrong, B. Dunford, and J. Willard. Low-noise travelling-wave tubes. *Proceedings of the Institution of Electrical Engineers*, 117(2) :285–286, 1970.
- [21] M. Riordan and L. Hoddeson. The origins of the pn junction. *IEEE Spectrum*, 34(6) :46–51, June 1997.
- [22] W. Shockley. A Unipolar "Field-Effect" Transistor. *Proceedings of the IRE*, 40(11) :1365–1376, November 1952.
- [23] R. Q. Lane. The Comparative Performance of FET and Bipolar Transistors at VHF. *IEEE Journal of Solid-State Circuits*, 1(1) :35–39, September 1966.
- [24] R. Wallace, L. Schimpf, and E. Dickten. A Junction Transistor Tetrode for High-Frequency Use. *Proceedings of the IRE*, 40(11) :1395–1400, November 1952.
- [25] R. E. Lee, U. H. Gysel, and D. Parker. High-Power C-Band Multiple-IMPATT-Diode Amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 24(5) :249–253, May 1976.
- [26] V. Sokolov, M. R. Namordi, and F. H. Doerbeck. A 4-W 56-dB Gain Microstrip Amplifier at 15 GHz Utilizing GaAs FET's and IMPATT Diodes. *IEEE Transactions on Microwave Theory and Techniques*, 27(12) :1058–1065, December 1979.

- [27] R. K. Parker, R. H. Abrams, B. G. Danly, and B. Levush. Vacuum electronics. *IEEE Transactions on Microwave Theory and Techniques*, 50(3) :835–845, March 2002.
- [28] V. Saari. Transistor 70-Mc IF amplifier. In *1958 IEEE International Solid-State Circuits Conference. Digest of Technical Papers*, pages 40–42. Institute of Electrical and Electronics Engineers, 1958.
- [29] G. Dambrine and S. Bollaert. Composants à semiconducteurs pour hyperfréquences. *Techniques de l'Ingénieur*, E 2 810.
- [30] www.microsemi.com.
- [31] F. Corrado, R. P. Paganelli, and J. A. Lonac. 12-W X-Band MMIC HPA and Driver Amplifiers in InGaP-GaAs HBT Technology for Space SAR T/R Modules. *IEEE Transactions on Microwave Theory and Techniques*, 60(6) :1805–1816, June 2012.
- [32] A.P. de Hek, A. de Boer, and T. Svensson. C-band 10-watt HBT high power amplifier with 50% PAE. In *Gallium Arsenide Application Symposium*, 2001.
- [33] K. Kumakura and T. Makimoto. High performance pnp AlGaN/GaN heterojunction bipolar transistors on GaN substrates. *Applied Physics Letters*, 92(15) :153509–153509–3, 2008.
- [34] M. Feng, R. K. Price, R. Chan, T. Chung, R. D. Dupuis, D. M. Keogh, J. C. Li, A. M. Conway, D. Qiao, S. Raychaudhuri, and P. M. Asbeck. Current status of GaN heterojunction bipolar transistors. In *Bipolar/BiCMOS Circuits and Technology, 2004. Proceedings of the 2004 Meeting*, pages 26–31. IEEE, 2004.
- [35] G. Dacey and I. Ross. Unipolar "Field-Effect" Transistor. *Proceedings of the IRE*, 41(8) :970–979, August 1953.
- [36] Y. Kajiwara, T. Yukimoto, and K. Shirahata. High Power Microwave Static Induction Transistor. In *MTT-S International Microwave Symposium Digest*, pages 281–284. MTT005, 1977.
- [37] W. Jutzi. A MESFET distributed amplifier with 2 GHz bandwidth. *Proceedings of the IEEE*, 57(6) :1195–1196, 1969.
- [38] D. Ueda, A. Shimano, I. Kitamura, H. Takagi, and G. Kano. A new channel-doping technique for high-voltage depletion-mode power MOSFET's. *IEEE Electron Device Letters*, 7(5) :311–313, May 1986.
- [39] O. Ishikawa, H. Yamada, and H. Esaki. A 2.45 GHz power LD-MOSFET with reduced source inductance by V-groove connections. In *1985 International Electron Devices Meeting*, pages 166–169. IRE, 1985.
- [40] Y. Kajiwara, K. Horikiri, and Y. Yukimoto. A New Microwave High Power Transistor (Static Induction Transistor). In *MTT-S International Microwave Symposium Digest*, pages 380–382. MTT005, 1978.
- [41] I. Bencuya, A. I. Cogan, S. J. Butler, and R. J. Regan. Static induction transistors optimized for high-voltage operation and high microwave power output. *IEEE Transactions on Electron Devices*, 32(7) :1321–1327, July 1985.

- [42] H. G. Henry, G. Augustine, G. C. DeSalvo, R. C. Brooks, R. R. Barron, J. D. Oliver, A. W. Morse, B. W. Veasel, P. M. Esker, and R. C. Clarke. S-Band Operation of SiC Power MESFET With 20 W (4.4 W/mm) Output Power and 60% PAE. *IEEE Transactions on Electron Devices*, 51(6) :839–845, June 2004.
- [43] www.freescale.com.
- [44] www.nxp.com.
- [45] S. J. C. H. Theeuwens and J. H. Qureshi. LDMOS Technology for RF Power Amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 60 :1755–1763, 2012.
- [46] J. Gajadharsing. Recent advances in Doherty amplifiers for Wireless Infrastructure. In *IEEE MTT-S International Microwave Symposium, Workshop WSC-2*, 2009.
- [47] L. Lachéze, O. Latry, P. Dherbécourt, K. Mourgues, V. Purohit, H. Maanane, J. P. Sipma, F. Cornu, and P. Eudeline. Characterization and modeling of hot carrier injection in LDMOS for L-band radar application. *Microelectronics Reliability*, 51(8) :1289–1294, August 2011.
- [48] X. C. Deng, L. Li, B. Zhang, J. H. Mo, Y. Wang, Y. Wang, and Z. J. Li. High-power density SiC MESFETs with multi-recess gate. *Electronics Letters*, 47(8) :517–518, 2011.
- [49] D. Siriex, D. Barataud, R. Sommet, O. Noblanc, Z. Ouarch, Ch Brylinski, J. P. Teyssier, and R. Quere. Characterization and modeling of nonlinear trapping effects in power SiC MESFETs. In *2000 IEEE MTT-S International Microwave Symposium Digest*, volume 2, pages 765–768. IEEE, 2000.
- [50] D. Delagebeaudeuf, P. Delescluse, P. Etienne, M. Laviron, J. Chaplart, and Nuyen T. Linh. Two-dimensional electron gas m.e.s.f.e.t. structure. *Electronics Letters*, 16(17) :667–668, 1980.
- [51] F. Temcamani. *Optimisation théorique et expérimentale des transistors à effet de champ multicanaux, à gaz bidimensionnel d'électrons AlGaAs/GaAs pour l'amplification de puissance en hyperfréquences*. PhD thesis, Université de Lille I, 1990.
- [52] M. Levinstein, S. Rumyantsev, and M Shur. *Handbook Series on Semiconductor Parameters*. World Scientific, 1999.
- [53] H. Mathieu and H. Fanet. *Physique des semiconducteurs et des composants électroniques*. Dunod, 2009.
- [54] M. S. Shur, R. Gaska, J. W. Yang, G. Simin, and A. Khan. Strain energy band engineering approach to AlN/GaN/InN heterojunction devices. In *2001 International Semiconductor Device Research Symposium. Symposium Proceedings (Cat. No.01EX497)*, pages 436–441. IEEE, 2001.
- [55] K. K. Chu, P. C. Chao, and J. A. Windyka. Stable high power GaN-ON-GaN HEMT. In *Proceedings. IEEE Lester Eastman Conference on High Performance Devices, 2004.*, pages 114–120. IEEE, 2004.

- [56] T. Kawabata, T. Matsuda, and S. Koike. GaN blue light emitting diodes prepared by metalorganic chemical vapor deposition. *Journal of Applied Physics*, 56(8) :2367–2368, 1984.
- [57] A. Chini, D. Buttari, R. Coffie, S. Heikman, S. Keller, and U. K. Mishra. 12W/mm power density AlGaIn/GaN HEMTs on sapphire substrate. *Electronics Letters*, 40(1) :73–74, 2004.
- [58] N. Defrance. *Caractérisation et modélisation de dispositif de la filière Nitrure pour la conception de circuits intégrés de puissance hyperfréquences*. PhD thesis, Université de Lille I, 2007.
- [59] Y.-F. Wu, M. Moore, A. Saxler, T. Wisleder, and P. Parikh. 40-W/mm Double Field-plated GaN HEMTs. In *2006 64th Device Research Conference*, pages 151–152. IEEE, June 2006.
- [60] J. W. Johnson, E. L. Piner, A. Vescan, R. Therrien, P. Rajagopal, J. C. Roberts, J. D. Brown, S. Singhal, K. J. Linthicum, R. Therrien, P. Rajagopal, J. C. Roberts, J. D. Brown, S. Singhal, and K. J. Linthicum. 12 W/mm AlGaIn/GaN HFETs on Silicon Substrates. *IEEE Electron Device Letters*, 25(7) :459–461, July 2004.
- [61] R. Therrien, S. Singhal, J. W. Johnson, W. Nagy, R. Borges, A. Chaudhari, A. W. Hanson, A. Edwards, J. Marquart, P. Rajagopal, C. Park, I. C. Kizilyalli, and K. J. Linthicum. A 36mm GaN-on-Si HFET producing 368W at 60V with 70% drain efficiency. In *IEEE International Electron Devices Meeting, 2005. IEDM Technical Digest.*, pages 568–571. IEEE, December 2005.
- [62] R. Quay. *Gallium Nitride Electronics*. Springer, 2008.
- [63] K. Joshin, T. Kikkawa, H. Hayashi, T. Maniwa, S. Yokokawa, M. Yokoyama, N. Adachi, and M. Takikawa. A 174 W high-efficiency GaN HEMT power amplifier for W-CDMA base station applications. In *IEEE International Electron Devices Meeting 2003*, pages 12.6.1–12.6.3. IEEE, 2003.
- [64] Peyrache G. Schwob M. *Traité de Fiabilité*. Masson & Cie, 1969.
- [65] O. Latry, P. Dherbécourt, K. Mourgues, H. Maanane, J. P. Sipma, F. Cornu, P. Eudeline, and M. Masmoudi. A 5000h RF life test on 330 W RF-LDMOS transistors for radars applications. *Microelectronics Reliability*, 50(9-11) :1574–1576, September 2010.
- [66] P. D. T. O'Connor. *Practical Reliability Engineering, Fourth Edition*. Wiley, 2008.
- [67] C. L. Huynh, S. K. Sinha, and Z. X. Xiong. Large-sample estimation of reliability under the exponential distribution in life testing. *IEEE Transactions on Reliability*, 43(2) :270–274, June 1994.
- [68] W. Wessels. Use of the Weibull versus Exponential to Model Part Reliability. In *2007 Proceedings - Annual Reliability and Maintainability Symposium*, pages 131–135. IEEE, 2007.
- [69] Site Internet du référentiel de fiabilité FIDES (www.fides-reliability.org).

- [70] R. Pazirandeh, J. Würfl, and G. Tränkle. Determination of GaN HEMT reliability by monitoring IDSS. *Microelectronics Reliability*, 50(6) :763–766, June 2010.
- [71] G. A. Lang, B. J. Fehder, and W. D. Williams. Thermal fatigue in silicon power transistors. *IEEE Transactions on Electron Devices*, 17(9) :787–793, September 1970.
- [72] S. Singhal, J. C. Roberts, P. Rajagopal, T. Li, A. W. Hanson, R. Therrien, J. W. Johnson, I. C. Kizilyalli, and K. J. Linthicum. GaN-ON-Si Failure Mechanisms and Reliability Improvements. *Reliability Physics Symposium Proceedings, 2006. 44th Annual., IEEE International*, pages 95–98, March 2006.
- [73] S. Gottesfeld. A Life-Test Study of Electromigration in Microwave Power Transistors. In *12th International Reliability Physics Symposium*, pages 94–100. IEEE, April 1974.
- [74] L. Doyen. *Caractérisation électrique de l'endommagement par électromigration des interconnexions en cuivre pour les technologies avancées de la microélectronique*. PhD thesis, Université Joseph Fourier – Grenoble 1, 2009.
- [75] J. R. Black. Electromigration failure modes in aluminum metallization for semiconductor devices. *Proceedings of the IEEE*, 57(9) :1587–1594, 1969.
- [76] M. Gares, M. A. Belaïd, H. Maanane, M. Masmoudi, J. Marcon, K. Mourgues, and Ph Eudeline. Study of hot-carrier effects on power RF LDMOS device reliability. *Microelectronics Reliability*, 47(9-11) :1394–1399, 2007.
- [77] J. B. Bernstein, M. Gurfinkel, X. Li, J. Walters, Y. Shapira, and M. Talmor. Electronic circuit reliability modeling. *Microelectronics and Reliability*, 46(12), 2006.
- [78] M. G. Ancona, S. C. Binari, and D. J. Meyer. Fully coupled thermoelectromechanical analysis of GaN high electron mobility transistor degradation. *Journal of Applied Physics*, 111(7) :074504+, 2012.
- [79] D. Pavlidis, P. Valizadeh, and S. H. Hsu. AlGaIn/GaN high electron mobility transistor (HEMT) reliability. *European Gallium Arsenide and Other Semiconductor Application Symposium, EGAAS*, pages 265–268, October 2005.
- [80] R. Trew, D. Green, and J. Shealy. AlGaIn/GaN HFET reliability. *IEEE Microwave Magazine*, 10(4) :116–127, June 2009.
- [81] Martin Kuball, Milan Ľapajna, Richard J. T. Simms, Mustapha Faqir, and Umesh K. Mishra. AlGaIn/GaN HEMT device reliability and degradation evolution : Importance of diffusion processes. *Microelectronics Reliability*, 51(2) :195–200, February 2011.
- [82] S. C. Binari, P. B. Klein, and T. E. Kazior. Trapping effects in wide-bandgap microwave FETs. *International Microwave Symposium Digest, IEEE MTT-S*, 3 :1823–1826, 2002.
- [83] C. Charbonniaud. *Caractérisation et modélisation électrothermique non linéaire de transistors à effet de champ GaN pour l'amplification de puissance micro-onde*. PhD thesis, Université de Limoges, 2005.

- [84] R. J. Trew, Y. Liu, Kuang, and G. L. Bilbro. The Physics of Reliability for High Voltage AlGa_N/Ga_N HFET's. In *2006 IEEE Compound Semiconductor Integrated Circuit Symposium*, pages 103–106. IEEE, November 2006.
- [85] Y. Inoue, S. Masuda, M. Kanamura, T. Ohki, K. Makiyama, N. Okamoto, K. Imanishi, T. Kikkawa, N. Hara, H. Shigematsu, and K. Joshin. Degradation-Mode Analysis for Highly Reliable Ga_N-HEMT. In *2007 IEEE/MTT-S International Microwave Symposium*, pages 639–642. IEEE, June 2007.
- [86] J. Joh, J. A. Alamo, K. Langworthy, S. Xie, and T. Zheleva. Role of stress voltage on structural degradation of Ga_N high-electron-mobility transistors. *Microelectronics Reliability*, 51(2) :201–206, February 2011.
- [87] S. Y. Park, Carlo Floresca, Uttiya Chowdhury, Jose L. Jimenez, Cathy Lee, Edward Beam, Paul Saunier, Tony Balistreri, and Moon J. Kim. Physical degradation of Ga_N HEMT devices under high drain bias reliability testing. *Microelectronics Reliability*, 49(5) :478–483, May 2009.
- [88] V. Desmaris, J. Y. Shiu, N. Rorsman, H. Zirath, and E. Y. Chang. Influence of oxynitride (SiO_xN_y) passivation on the microwave performance of AlGa_N/Ga_N HEMTs. *Solid-State Electronics*, 52(5) :632–636, May 2008.
- [89] Min-Woo Ha, Young-Hwan Choi, Jiyong Lim, Joong-Hyun Park, Soo-Seong Kim, Chong-Man Yun, and Min-Koo Han. Hot-Carrier-Stress-Induced Degradation of 1 kV AlGa_N/Ga_N HEMTs by Employing SiO₂ Passivation. In *Proceedings of the 19th International Symposium on Power Semiconductor Devices and IC's*, pages 129–132. IEEE, May 2007.
- [90] M. Hosch, R. Behtash, J. R. Thorpe, S. Held, H. Blanck, K. Riepe, and H. Schumacher. The impact of layout and technology on the DC and RF performance of AlGa_N/Ga_N HFETs. In *2008 Asia-Pacific Microwave Conference*, pages 1–4. IEEE, December 2008.
- [91] S. Karmalkar and U. K. Mishra. Enhancement of breakdown voltage in AlGa_N/Ga_N high electron mobility transistors using a field plate. *IEEE Transactions on Electron Devices*, 48(8) :1515–1521, August 2001.
- [92] A. M. Darwish, H. A. Hung, and A. A. Ibrahim. AlGa_N/Ga_N HEMT With Distributed Gate for Channel Temperature Reduction. *IEEE Transactions on Microwave Theory and Techniques*, 60(4) :1038–1043, April 2012.
- [93] S. Singhal, A. Chaudhari, A. W. Hanson, J. W. Johnson, R. Therrien, P. Rajagopal, T. Li, C. Park, A. P. Edwards, E. L. Piner, I. C. Kizilyalli, and K. J. Linthicum. Ga_N-On-Si Reliability : A Comparative Study Between Process Platforms. In *Reliability of Compound Semiconductors ROCS Workshop 2006*, pages 21–24. IEEE, November 2006.
- [94] www.cree.com/rf.
- [95] www.sedi.co.jp.
- [96] www.nitronex.com.

- [97] www.rfmd.com.
- [98] www.triquint.com.
- [99] www.integratech.com.
- [100] www.ums-gaas.com.
- [101] Notice du NPTB00050 (<http://www.nitronex.com>), 2009.
- [102] Rapport de qualification du Nitronex NPTB00050 (<http://www.nitronex.com>), 2006.
- [103] Application Note 11 : Substrates for GaN RF Devices (<http://www.nitronex.com>), 2006.
- [104] M. Ha, S. Lee, S. Kim, C. Yun, and M. Han. Ni/Au Schottky gate oxidation and BCB passivation for high-breakdown-voltage AlGa_N/Ga_N HEMT. *Superlattices and Microstructures*, 40(4-6) :562–566, October 2006.
- [105] J. Joh, J. A. del Alamo, U. Chowdhury, T. Chou, H. Tserng, and J. L. Jimenez. Measurement of Channel Temperature in Ga_N High-Electron Mobility Transistors. *IEEE Transactions on Electron Devices*, 56(12) :2895–2901, December 2009.
- [106] D. Defives, O. Noblanc, C. Dua, C. Brylinski, M. Barthula, V. Aubry-Fortuna, and F. Meyer. Barrier inhomogeneities and electrical characteristics of Ti/4H-SiC Schottky rectifiers. *Electron Devices, IEEE Transactions on*, 46(3) :449–455, March 1999.
- [107] D. Qiao, L. S. Yu, S. S. Lau, J. M. Redwing, J. Y. Lin, and H. X. Jiang. Dependence of Ni/AlGa_N Schottky barrier height on Al mole fraction. *Journal of Applied Physics*, 87(2) :801–804, 2000.
- [108] O. Jardel. *Contribution à la modélisation des transistors pour l'amplification de puissance aux fréquences microondes. Développement d'un nouveau modèle électrothermique de HEMT AlGa_N/Ga_N incluant les effets de pièges*. PhD thesis, Université de Limoges, 2008.
- [109] G. F. Engen and C. A. Hoer. Thru-Reflect-Line : An Improved Technique for Calibrating the Dual Six-Port Automatic Network Analyzer. *IEEE Transactions on Microwave Theory and Techniques*, 27(12) :987–993, December 1979.
- [110] I. J. Bahl, R. Wang, A. E. Geissberger, E. L. Griffin, and C. Andricos. C-band 10 W MMIC class-A amplifier manufactured using the refractory SAG process. *IEEE Transactions on Microwave Theory and Techniques*, 37(12) :2154–2158, December 1989.
- [111] J.-B. Fonder, C. Duperrier, O. Latry, L. Lachèze, M. Stanislawiak, P. Eudeline, and F. Temcamani. Etude de la fiabilité d'un amplificateur de puissance classe B à base de HEMT Ga_N en bande S. In *17èmes Journées Nationales Microondes, Brest (France)*, 2011.

- [112] A. Mediavilla, A. Tobia, and P. Colantonio. 1 KW compact L-band pulsed power amplifier for Radar applications. In *2011 Microwave, Radar and Remote Sensing Symposium*, pages 43–46. IEEE, August 2011.
- [113] T. Shi, J. Chang, L. Leverich, and C. Leader. 500W Long-Pulse High Efficiency UHF BJT Transistor for Radar Applications. In *2007 Asia-Pacific Microwave Conference*, pages 1–4. IEEE, December 2007.
- [114] Y. Choi, W. Tak, Y. Yoon, J. Roh, S. Kwon, and J. Koh. A 0.018% THD+N, 88-dB PSRR PWM Class-D Amplifier for Direct Battery Hookup. *IEEE Journal of Solid-State Circuits*, 47(2) :454–463, February 2012.
- [115] K.-C. Lee, C.-S. Chae, K.-H. Lee, and G.-H. Cho. Fast switching charge dump assisted Class-D audio amplifier with high fidelity and high efficiency. In *2008 IEEE Power Electronics Specialists Conference*, pages 3506–3511. IEEE, June 2008.
- [116] 3kW and 5kW half-bridge class-D RF generators at 13.56MHz with 89and limited frequency agility (<http://ixysrf.com>), 2002.
- [117] M. Kamper, G. Ulbricht, R. Weigel, and G. Fischer. Comparison of class A and class D RF amplifier operation with focus on reverse intermodulation and efficiency performance. In *European Microwave Integrated Circuits Conference (EuMiC)*, pages 272–275, 2011.
- [118] H. Kobayashi, J. M. Hinrichs, and P. M. Asbeck. Current-mode class-D power amplifiers for high-efficiency RF applications. *IEEE Transactions on Microwave Theory and Techniques*, 49(12) :2480–2485, December 2001.
- [119] N. O. Sokal and A. D. Sokal. Class E-A new class of high-efficiency tuned single-ended switching power amplifiers. *IEEE Journal of Solid-State Circuits*, 10(3) :168–176, June 1975.
- [120] F. Raab. Broadband Class-E Power Amplifier for HF and VHF. In *2006 IEEE MTT-S International Microwave Symposium Digest*, pages 902–905. IEEE, 2006.
- [121] F. H. Raab. Maximum efficiency and output of class-F power amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 49(6) :1162–1166, June 2001.
- [122] B. Ingruber, W. Pritzl, D. Smely, M. Wachutka, and G. Magerl. High-efficiency harmonic-control amplifier. *IEEE Transactions on Microwave Theory and Techniques*, 46(6) :857–862, June 1998.
- [123] B. Ingruber, J. Baumgartner, D. Smely, M. Wachutka, G. Magerl, and F. A. Petz. Rectangularly driven class-A harmonic-control amplifier. *IEEE Transactions on Microwave Theory and Techniques*, 46(11) :1667–1672, November 1998.
- [124] A. Ramadan, T. Reveyrand, A. Martin, J.-M. Nebus, P. Bouysse, L. Lapierre, J.-F. Villemazet, and S. Forestier. Two-Stage GaN HEMT Amplifier With Gate-Source Voltage Shaping for Efficiency Versus Bandwidth Enhancements.

- IEEE Transactions on Microwave Theory and Techniques*, 59(3) :699–706, March 2011.
- [125] J. H. Kim, G. D. Jo, J. H. Oh, Y. H. Kim, K. C. Lee, and J. H. Jung. Modeling and Design Methodology of High-Efficiency Class-F and Class- F^{-1} Power Amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 59(1) :153–165, January 2011.
- [126] A. Ouyahia, C. Duperrier, C. Tolant, F. Temcamani, and Ph. Eudeline. A 71.9% power-added-efficiency inverse Class-F LDMOS. In *Microwave Symposium Digest, 2006. IEEE MTT-S International*, pages 1542–1545. IEEE, June 2006.
- [127] N. Tuffy, L. Guan, A. Zhu, and T. J. Brazil. A Simplified Broadband Design Methodology for Linearized High-Efficiency Continuous Class-F Power Amplifiers. *IEEE Transactions on Microwave Theory and Techniques*, 60(6) :1952–1963, June 2012.
- [128] www.rogerscorp.com.
- [129] D. Marcon, J. Das, J. Derluyn, K. Cheng, S. Degroote, N. Vellas, C. Gaquière, M. Germain, and S. Decoutere. GaN-on-Si HEMTs above 10 W/mm at 2 GHz together with high thermal stability at 325°C. In *European Microwave Integrated Circuits Conference (EuMIC)*, pages 37–40, September 2010.
- [130] A. Tazzoli, F. Danesin, E. Zanoni, and G. Meneghesso. ESD robustness of AlGaIn/GaN HEMT devices. In *2007 29th Electrical Overstress/Electrostatic Discharge Symposium (EOS/ESD)*, pages 4A.4–1–4A.4–9. IEEE, September 2007.
- [131] J. R. Schwank, M. R. Shaneyfelt, A. Dasgupta, S. A. Francis, X. J. Zhou, D. M. Fleetwood, R. D. Schrimpf, S. T. Pantelides, J. A. Felix, P. E. Dodd, V. Ferlet-Cavrois, P. Paillet, S. M. Dalton, S. E. Swanson, G. L. Hash, S. M. Thornberg, J. M. Hochrein, and G. K. Lum. Effects of Moisture and Hydrogen Exposure on Radiation-Induced MOS Device Degradation and Its Implications for Long-Term Aging. *Nuclear Science, IEEE Transactions on*, 55(6) :3206–3215, December 2008.
- [132] C. M. Dozier, D. M. Fleetwood, D. B. Brown, and P. S. Winokur. An Evaluation of Low-Energy X-Ray and Cobalt-60 Irradiations of MOS Transistors. *Nuclear Science, IEEE Transactions on*, 34(6) :1535–1539, December 1987.
- [133] S. Singhal, T. Li, A. Chaudhari, A. W. Hanson, R. Therrien, J. W. Johnson, W. Nagy, J. Marquart, P. Rajagopal, J. C. Roberts, E. L. Piner, I. C. Kizilyalli, and K. J. Linthicum. Reliability of large periphery GaN-on-Si HFETs. *Microelectronics and Reliability*, 46(8) :1247–1253, August 2006.
- [134] A. Mimouni. Etude et modélisation de la fiabilité des transistors HEMT de GaN. In *6èmes Journées Franco-Maghrebines des Micro-ondes et de leurs Applications*, 2009.

- [135] H. Maanane. *Étude de la fiabilité des transistors hyperfréquences de puissance dans une application RADAR en bande S*. PhD thesis, Université de Rouen, 2005.
- [136] C. Nguyen, N. X. Nguyen, and D. E. Grider. Drain current compression in GaN MODFETs under large-signal modulation at microwave frequencies. *Electronics Letters*, 35(16) :1380+, 1999.
- [137] H. E. Hollmann. On the Mechanism of Electron Oscillations in a Triode. *Proceedings of the Institute of Radio Engineers*, 17(2) :227–251, February 1929.
- [138] J. A. del Alamo and J. Joh. GaN HEMT reliability. *Microelectronics Reliability*, 49(9-11) :1200–1206, September 2009.
- [139] A. M. Conway, M. Chen, P. Hashimoto, P. J. Willadsen, and M. Micovic. Accelerated RF life Testing of Gan Hfets. *IEEE International Reliability Physics Symposium*, 45 :472–475, April 2007.
- [140] R. Coffie, Y. Chen, I. P. Smorchkova, B. Heying, V. Gambin, W. Sutton, Y. C. Chou, W. B. Luo, M. Wojtowicz, and A. Oki. Temperature and Voltage Dependent RF Degradation Study in Algan/gan HEMTs. *IEEE International Reliability Physics Symposium*, 45 :568–569, April 2007.
- [141] U. Schaper and D. Ahlers. Physical heterojunction bipolar transistor model for microwave large signal simulation. In *Microwave Conference, 1995. 25th European*, volume 2, pages 1028–1031. IEEE, 1995.
- [142] Y. Tajima, B. Wrona, and K. Mishima. GaAs FET large-signal model and its application to circuit designs. *IEEE Transactions on Electron Devices*, 28(2) :171–175, February 1981.
- [143] W. R. Curtice and M. Ettenberg. A Nonlinear GaAs FET Model for Use in the Design of Output Circuits for Power Amplifiers. In *MTT-S International Microwave Symposium Digest*, pages 405–408. MTT005, 1985.
- [144] I. Angelov, H. Zirath, and N. Rosman. A new empirical nonlinear model for HEMT and MESFET devices. *IEEE Transactions on Microwave Theory and Techniques*, 40(12) :2258–2266, December 1992.
- [145] David E. Root, Siqi Fan, and Jeff Meyer. Technology Independent Large Signal Non Quasi-Static FET Models by Direct Construction from Automatically Characterized Device Data. In *Microwave Conference, 1991. 21st European*, volume 2, pages 927–932. IEEE, 1991.
- [146] V. A. Savastenko and A. U. Sheleg. Study of the elastic properties of gallium nitride. *phys. stat. sol. (a)*, 48(2) :135–139, 1978.
- [147] Y. Okada and Y. Tokumaru. Precise determination of lattice parameter and thermal expansion coefficient of silicon between 300 and 1500 K. *Journal of Applied Physics*, 56(2) :314–320, 1984.
- [148] I. Dewolf and M. Rasras. Spectroscopic photon emission microscopy : a unique tool for failure analysis of microelectronics devices. *Microelectronics Reliability*, 41(8) :1161–1169, August 2001.

- [149] Neeraj Khurana. Pulsed Infra-Red Microscopy for Debugging Latch-Up on CMOS Products. In *Reliability Physics Symposium, 1984. 22nd Annual*, pages 122–127. IEEE, April 1984.
- [150] C. F. Shih, N. C. Chen, and C. Y. Tseng. Photoelectron spectroscopic investigation of InN and InN/GaN heterostructures. *Thin Solid Films*, 516(15) :5016–5019, June 2008.
- [151] A. Glowacki, P. Laskowski, C. Boit, P. Ivo, E. Bahat-Treidel, R. Pazirandeh, R. Lossy, J. Wuerfl, and G. Traenkle. Characterization of stress degradation effects and thermal properties of AlGaIn/GaN HEMTs with photon emission spectral signatures. *Microelectronics Reliability*, 49(9-11) :1211–1215, September 2009.
- [152] E. Zanoni, G. Meneghesso, G. Verzellesi, F. Danesin, M. Meneghini, F. Rampazzo, A. Tazzoli, and F. Zanoni. A review of failure modes and mechanisms of GaN-based HEMTs. In *Electron Devices Meeting, 2007. IEDM 2007. IEEE International*, pages 381–384. IEEE, December 2007.
- [153] M. Bouya. *Etude des mécanismes de défaillances et de transport dans les structures HEMTs AlGaIn/GaN*. PhD thesis, Université de Bordeaux I, 2012.
- [154] S. F. Yen, W. S. Lin, C. Y. Hsu, and J. Y. Lin. Metal-to-metal bonding technology for MEMS application. In *Microsystems Packaging Assembly and Circuits Technology Conference (IMPACT), 2010 5th International*, page 1. IEEE, October 2010.
- [155] Y. C. Lin, M. Baum, M. Haubold, J. Fromel, M. Wiemer, T. Gessner, and M. Esashi. Development and evaluation of AuSi eutectic wafer bonding. In *Solid-State Sensors, Actuators and Microsystems Conference, 2009. TRANSDUCERS 2009. International*, pages 244–247. IEEE, June 2009.
- [156] O. Menard. *Développement de briques technologiques pour la réalisation de diodes Schottky sur Nitrure de Gallium*. PhD thesis, Université François Rabelais de Tours, 2010.
- [157] *CRC Handbook of Chemistry and Physics, 92nd Edition*. CRC Press, 92 edition, June 2011.

Analyse des mécanismes de défaillance dans les transistors de puissance radiofréquences HEMT AlGaN/GaN.

Résumé

Les HEMT AlGaN/GaN sont en passe de devenir incontournables dans le monde de l'amplification de puissance radiofréquence, grâce à leurs performances exceptionnelles. Cependant, en raison de la relative jeunesse de cette technologie, des études de fiabilité dans plusieurs modes de fonctionnement sont toujours nécessaires pour comprendre les mécanismes de défaillance propres à ces composants et responsables de leur vieillissement. Cette étude porte sur l'analyse des défaillances dans les transistors HEMT AlGaN/GaN de puissance, en régime de fonctionnement de type RADAR (pulsé et saturé). Elle s'appuie sur la conception d'amplificateurs de test, leur caractérisation et leur éprouve sur bancs de vieillissement. La mise en place d'une méthodologie visant à discriminer les mécanismes de dégradation prépondérants, conjointement à une analyse micro-structurale des composants vieillis, permet d'établir le lien entre l'évolution des performances électriques et l'origine physique de ces défauts.

Mots clés

HEMT AlGaN/GaN, amplificateur de puissance RF, fonctionnement RADAR, fiabilité, tests de vieillissement RF pulsés, analyse de défaillance, caractérisations électriques, analyse micro-structurale.

Failure mechanisms analysis in AlGaN/GaN power HEMTs.

Abstract

AlGaN/GaN HEMTs are on the way to lead the radiofrequency power amplification field according to their outstanding performances. However, due to the relative youth of this technology, reliability studies in several types of operating conditions are still necessary to understand failure mechanisms peculiar to these devices and responsible for their wearing out. This study deals with the failure analysis of power AlGaN/GaN HEMTs in RADAR operating mode (pulsed and saturated). This is based on the design of test amplifiers, their characterization and their stress on ageing benches. The setting up of a methodology aiming at discriminating predominant degradation modes, jointly with a micro-structural analysis of aged devices, permits to link the evolution of electrical performances with the physical roots of these defects.

Keywords

AlGaN/GaN HEMT, RF power amplifier, RADAR operating mode, reliability, pulsed-RF ageing tests, failure analysis, electrical characterizations, micro-structural analysis.