



HAL
open science

Approche polymorphe de la modélisation électrothermique pour la fiabilisation des dispositifs microélectroniques de puissance

Toufik Azoui

► **To cite this version:**

Toufik Azoui. Approche polymorphe de la modélisation électrothermique pour la fiabilisation des dispositifs microélectroniques de puissance. Micro et nanotechnologies/Microélectronique. INSA de Toulouse, 2013. Français. NNT: . tel-00865827

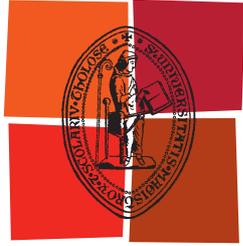
HAL Id: tel-00865827

<https://theses.hal.science/tel-00865827>

Submitted on 25 Sep 2013

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



Université
de Toulouse

THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par :

Institut National des Sciences Appliquées de Toulouse (INSA de Toulouse)

Présentée et soutenue par :

Toufik AZOUI

le jeudi 23 mai 2013

Titre :

Approche polymorphe de la modélisation électrothermique pour la
fiabilisation des dispositifs microélectroniques de puissance

École doctorale et discipline ou spécialité :

ED GEET : Micro et Nanosystèmes

Unité de recherche :

LAAS-CNRS

Directeur(s) de Thèse :

M. Jean-Marie DORKEL

M. Patrick TOUNSI

Jury :

M. Christian SCHAEFFER, Rapporteur

M. François FOREST, Rapporteur

M. Stéphane LEFEBVRE, Examineur

M. Philippe DUPUY, Examineur

Remerciements

Ce mémoire présente les travaux de recherche réalisés essentiellement dans le cadre d'un projet ANR-VTT, FIabilité et Diagnostic des composants Electroniques de puissance pour applications Automobiles «FIDEA» au sein du Laboratoire d'Analyse et d'Architecture des systèmes «LAAS» du Centre National de la Recherche Scientifique « CNRS » et en collaboration étroite avec FreeScale Semiconducteurs Toulouse.

En premier lieu, je souhaite remercier Messieurs Raja Chatila, Jean-Louis Sanchez et Jean Arlat directeurs successifs du LAAS-CNRS pour m'avoir accueilli au sein du Laboratoire.

Je souhaite également remercier Madame Marise Bafleur, directrice de recherche et responsable du groupe Intégration de Systèmes de Gestion de l'Energie (ISGE), ainsi que Monsieur Jean-Marie Dilhac, professeur des universités à l'Institut National des Sciences Appliquées (INSA) de Toulouse, de m'avoir accueilli au sein de leurs équipes.

Je remercie également Monsieur Alain Cazarré, Professeur à l'Université Paul Sabatier de Toulouse III, pour m'avoir permis d'intégrer le Master 2 Recherche Micro et Nano Systèmes (MNS) et de m'avoir ouvert la porte vers le monde de la recherche.

J'adresse mes plus sincères remerciements et toute ma reconnaissance à mes directeurs de thèse, Monsieur Jean-Marie Dorkel et Monsieur Patrick Tounsi, respectivement professeur émérite et Maître de conférence à l'Institut National des Sciences Appliquées (INSA) de Toulouse, qui ont guidé et encadré mes recherches. Leur disponibilité (bien que très pris par leurs activités) et leurs très larges compétences qui ont permis de mener à bien ces travaux. Leurs encouragements, tant professionnels que personnels. Merci beaucoup Jean-Marie et Patrick pour tout ce que vous avez fait pour moi.

Je suis très reconnaissant pour le temps et le travail accordés par l'ensemble des membres du jury de ma thèse :

- Monsieur Stéphane Lefebvre, Professeur des universités à l'école normale supérieure de Cachan pour m'avoir fait l'honneur de présider le jury de la thèse.
- Monsieur Christian Schaeffer, professeur des universités à Institut polytechnique de Grenoble et Monsieur François Forest, professeur des universités à l'université de Montpellier II, d'avoir bien voulu rapporter mes travaux de thèses
- Monsieur Philippe Dupuy, docteur-ingénieur à FreeScale Semiconducteurs Toulouse d'avoir accepté de juger le contenu de mes travaux.

J'exprime ici toute mon estime à Monsieur Jean-Luc Massol pour son soutien, ses encouragements, son aide et ces précieux conseils.

Je tiens à remercier aussi, Laurent Guillot, Jean-Michel Reynes et à nouveau Philippe Dupuy, tous docteur-ingénieur à FreeScale Semiconducteurs Toulouse, pour les discussions scientifiques enrichissantes.

Mes sincères remerciements s'adressent aussi à l'ensemble du personnel des services, Secrétariat, Edition-Documentation et Magasin du LAAS, je pense essentiellement à Madame Claude Laffore, Monsieur Christian Berty, Madame Daniel Daurat, Madame Emilie Marchand, et Madame Camille Cazeneuve.

Je ne saurais terminer sans remercier très profondément mes parents pour m'avoir continuellement soutenu, constamment encouragé dans mes démarches et indéfiniment témoigné affection et tendresse durant toutes ces années, bien plus encore chaque jour. Et si je suis arrivé là c'est grâce à eux.

Maintenant, c'est enfin fini.....là thèse !!!

*It's easy to give up in to the reality, but creativity is creating a new reality
unprecedented*

À mes parents

Table des matières

Introduction générale	- 5 -
Chapitre 1 : Etat de l'art sur la modélisation électrothermique pour l'étude de la fiabilité	- 9 -
1.1 Notions de robustesse et de fiabilité des composants	- 10 -
Aires de sécurité (SOA).....	- 10 -
1.2 Influence de la température de jonction	- 12 -
1.2.1 Influence sur la mobilité.....	- 13 -
1.2.2 Résistance à l'état passant R_{DSon}	- 15 -
1.2.3 Tension de seuil.....	- 15 -
1.2.4 Tension d'avalanche.....	- 15 -
1.3 Phénomènes électrothermiques en électronique de puissance	- 15 -
1.3.1 Influence réciproque.....	- 15 -
1.3.2 Conséquences des effets électrothermiques.....	- 16 -
1.3.3 Constantes de temps électriques et thermiques.....	- 17 -
1.4 Modélisation	- 18 -
1.4.1 Modèle électrique thermosensible du MOSFET.....	- 18 -
1.4.1.1 Eléments du modèle statique.....	- 20 -
1.4.1.1.1 Zone du canal.....	- 20 -
1.4.1.1.1.2. Autres régions du transistor MOS.....	- 21 -
1.4.1.1.2 Capacités du MOSFET.....	- 23 -
1.4.1.1.3 Capacité grille-drain.....	- 23 -
1.4.1.1.4 Capacité drain-source.....	- 24 -
1.4.1.1.5 Capacité grille-source.....	- 24 -
1.4.1.1.6 Formulation mathématique de la capacité non linéaire.....	- 24 -
1.4.1.1.3 La diode structurelle.....	- 25 -
1.4.1.1.7 Etat passant.....	- 25 -
1.4.1.1.8 Etat bloqué et avalanche.....	- 25 -
1.4.1.1.9 La commutation.....	- 26 -
1.4.2 Modèles thermiques.....	- 27 -
1.4.2.1 Modèle thermique 3D détaillé.....	- 27 -
1.4.2.2 Modèle thermique analytique.....	- 28 -
1.4.2.3 Modèle thermique approximé.....	- 28 -
1.4.2.4 Modèle thermique nodal.....	- 28 -
1.4.2.1.5 Modèle thermiques compacts.....	- 29 -
1.4.2.1.1 Modèle Delphi.....	- 29 -
1.4.2.1.2 Modèles développés au LAAS-CNRS.....	- 30 -
1.4.3 Modélisation électrothermique.....	- 32 -
1.4.3.1 Méthodes de simulation électrothermique.....	- 33 -
1.4.3.1.1 Méthode directe.....	- 33 -
1.4.3.1.2 Méthode de relaxation.....	- 37 -
1.5 Choix du modèle	- 41 -
1.6 Conclusion	- 41 -
Chapitre 2 : Modélisation thermique compacte	- 43 -
2.1 Méthodologie de développement de modèles thermiques compacts (CTMs) dynamiques pour des structures avec refroidissement multi-faces	- 44 -

2.1.1	Extraction de la réponse thermique indicielle par simulation en éléments finis.....	45 -
2.1.2	Extraction des réseaux RC thermiques.....	48 -
2.1.2.1	Réseaux de Foster	49 -
2.1.2.2	Transformation Foster-Cauer.....	51 -
2.1.3	Représentation du modèle thermique compact dynamique.....	52 -
2.1.4	Equations de contrôle des résistances et capacités thermiques.....	52 -
2.1.5	Mise en œuvre en VHDL-AMS	54 -
2.1.6	Résultats et discussion	54 -
2.2	Méthodologie de développement de modèles thermiques compacts (CTMs) dynamiques pour des structures avec plusieurs sources de chaleurs	55 -
2.2.1	Rappels sur la notion du point de couplage thermique (OTCP)	56 -
2.2.2	Modèle statique.....	56 -
2.2.2.1	Simulations thermiques	57 -
2.2.2.2	Auto-adaptation aux conditions aux limites et équations de contrôle.....	61 -
2.2.3	Extension au modèle dynamique.....	62 -
2.2.4	Validation.....	64 -
2.3	Conclusion.....	65-
Chapitre 3 : Modélisation électrothermique en régime passant.....		- 67 -
3.1	Méthodologie de modélisation électrothermique par éléments finis de type résistif d'un composant de type SPQ15.....	68 -
3.1.1	Le composant de puissance étudié (SPQ15)	68 -
3.1.2	Phénomènes microscopiques et simplification du modèle de MOS	69 -
3.1.3	Construction du modèle	71 -
3.1.3.1	Prise en compte de la focalisation des densités de courant et propriétés des matériaux.....	74 -
3.1.3.2	Conditions aux limites.....	76 -
3.1.4	Calibration basée sur la thermographie infrarouge du modèle EF.....	77 -
3.2	Etude qualitative de la fiabilité des composants de puissance	78 -
3.2.1	Effet de la topologie des fils de connexion	78 -
3.2.1.1	Simulation d'un composant dans son état initial.....	79 -
3.2.1.2	Simulation d'un composant avec fils de connexion dégradés	81 -
3.2.2	Impact de la dégradation de la métallisation source.....	82 -
3.2.2.1	Test de vieillissement accéléré des composant SPQ15	82 -
3.2.2.2	Caractérisation électrothermique de la métallisation vieillie.....	83 -
3.2.2.3	Simulation d'un composant avec une métallisation vieillie.....	85 -
3.2.3	Emballage thermique et apparition de points chauds	89 -
3.2.4	Décollage du fil de connexion.....	93 -
3.2.5	Délamination.....	94 -
3.3	Optimisation du design pour améliorer la fiabilité des composants de puissance -	99 -
3.3.1	Epaisseur de la métallisation source	99 -
3.3.2	Epaisseur du substrat de silicium	100 -
3.3.2.1	Impact de l'intensité de l'impulsion de courant	100 -
3.3.2.2	Impact de la température ambiante.....	101 -
3.3.3	Configuration des fils de connexion	102 -
3.3.4	Nature de la brasure	103 -
3.4	Conclusion.....	- 105 -
Chapitre 4 : Modélisation électrothermique du fonctionnement en avalanche..-		107 -

4.1	Fonctionnement en avalanche dans l'environnement automobile.....	108 -
4.2	Modèle électrique thermosensible du composant en avalanche.....	109 -
4.3	Procédure expérimentale.....	111 -
4.3.1	Détails	111 -
4.3.2	Principe du banc de mesures.....	111 -
4.3.3	Résultats expérimentaux.....	113 -
4.4	Modélisation thermique par éléments finis	116 -
4.4.1	Réduction du modèle aux temps courts	116 -
4.4.2	Mise en œuvre du modèle réduit.....	116 -
4.5	Evaluation de la température.....	118 -
4.5.1	Exploitation du BV_{dss} comme capteur de température.....	119 -
4.5.2	Température donnée par le modèle thermique EF.....	119 -
4.5.3	Température estimée par un modèle analytique 1D	119 -
4.5.4	Résultats et comparaisons.....	119 -
4.6	Modèle électrothermique complet en régime d'avalanche.....	120 -
4.6.1	Résultats expérimentaux.....	121 -
4.6.2	Modèle thermique.....	122 -
4.6.3	Exploitation de l'outil de simulation.....	123 -
4.7	Conclusion.....	124 -
<i>Chapitre 5</i> : Principes et perspectives de modélisation électrothermique 3D couplée et distribuée.....		
5.1	Objectifs de la modélisation électrothermique distribuée.....	126 -
5.2	Architecture du modèle électrique distribué	126 -
5.2.1	Développement du modèle électrique sous VHDL-AMS	127 -
5.2.1.1	Description VHDL-AMS des éléments de modélisation	128 -
5.2.1.2	Description du modèle du MOSFET	128 -
5.2.2	Exemples et validation.....	129 -
5.2.2.1	Circuit hacheur de test.....	129 -
5.2.2.2	Distribution du modèle électrique	131 -
5.3	Modèle thermique du MOSFET.....	133 -
5.4	Mise en œuvre de la simulation 3D distribuée	135 -
5.4.1	Environnement et logiciels nécessaires	135 -
5.4.2	Méthodologie de communication entre les deux logiciels.....	136 -
5.4.2.1	Le superviseur.....	136 -
5.4.2.2	Algorithme et organigramme de calcul.....	137 -
5.4.2.3	Adaptation du principe de couplage aux effets distribués.....	142 -
5.4.3	Point de blocage et verrous dans la mise en œuvre informatique.....	144 -
5.5	Conclusion.....	144 -
<i>Conclusion générale & perspectives</i>		
<i>Bibliographie</i>		

Annexe 1: Code Matlab pour l'identification des réseaux RC- 155 -
Annexe 2: Code VHDL-AMS du modèle du MOSFET- 161 -
Production scientifique- 175 -
Résumé- 177 -

Introduction générale

UN des grands défis actuels dans le domaine des systèmes de gestion d'énergie est d'assurer leur fiabilisation. La fiabilité pour les systèmes électroniques embarqués, tire son importance du fait que ces systèmes doivent assurer des fonctions de sécurité dans un environnement souvent hostile. De plus on exige une forte intégration, une réduction du poids et de l'encombrement ce qui induit une concentration de la densité de puissance dissipée et une difficulté d'assurer une bonne performance de refroidissement. Ceci tend à augmenter la température de jonction des composants concernés. Dans le domaine de l'automobile se rajoute le facteur coût avec de nouvelles contraintes sur le mode de fonctionnement des composants de puissance. A titre d'exemple, l'alternateur des voitures modernes impose à des MOSFET de puissance un fonctionnement nominal en avalanche à fort courant.

Lors d'un fonctionnement normal (commutations ou régime d'avalanche) ou d'un fonctionnement accidentel (type court-circuit), les répartitions de la température et de la densité du courant à l'intérieur du composant sont fortement liées entre elles d'une part, et d'autre part à la topologie et à la nature des différents matériaux. Par ailleurs, souvent on ne peut que constater des défaillances sans pouvoir expliquer le déroulement des événements qui y ont mené, nous privant ainsi d'une appréciation de l'impact des différents facteurs sur l'apparition précoce ou tardive de telle ou telle défaillance. Il est par contre certain que le couplage entre le comportement électrique et la distribution de la température au niveau des zones actives est la cause principale d'un grand nombre de défaillances. En effet, mises à part les contraintes thermomécaniques purement passives qui induisent un certain nombre de défaillances, les dégradations proches des zones actives sont toutes liées à la focalisation des lignes de courant qui entraînent l'apparition de points chauds. Eux-mêmes engendrent à leur tour des contraintes thermomécaniques localisées qui s'exercent sur les fils de connexion et sur les métallisations. Pour suivre et analyser le déroulement de ces processus, le développement de modèles multi-physiques suffisamment fins et précis est nécessaire. Ils doivent prendre en compte toute la complexité de l'environnement proche de la puce ainsi que ses constituants propres (différentes zones de dissipation de puissance, écoulement de la chaleur dans un boîtier complexe notamment par les fils de connexion,...). Ces modèles sont donc préférentiellement de type éléments finis avec prise en compte du comportement électrothermique transitoire. Cependant, cette modélisation se heurte à la grande différence des constantes de temps qui caractérisent d'un côté les phénomènes électriques et de l'autre les phénomènes thermiques.

Ce travail de thèse s'inscrit dans le cadre d'un projet ANR-VTT intitulé : FIabilité et Diagnostic des composants Electroniques de puissance pour applications Automobiles «FIDEA». Le travail présenté vise plus particulièrement le développement d'outils précis de modélisation électrothermique qui permettent d'appréhender l'impact de la technologie choisie (conception, connectiques, matériaux ...) sur l'apparition des défaillances suite au vieillissement des matériaux. Des règles de robustesse spécifiques à chaque technologie

pourront ainsi être édictées à l'aide de simulations 3D distribuées présentées dans ce mémoire.

Par ailleurs, vu la multitude des structures et des profils de mission, on montrera tout au long de ce manuscrit qu'il n'existe pas une réponse unique en termes de modélisation électrothermique, car l'application visée d'une part et l'investigation demandée d'autre part nécessitent une adaptation de l'approche de modélisation. En effet, chaque méthode est développée pour résoudre une classe spécifique de problèmes.

Au cours du premier chapitre, nous introduirons les notions de fiabilité et de robustesse, l'influence de la température de jonction sur les paramètres électriques des semi-conducteurs, puis l'influence réciproque des phénomènes électriques et thermiques et leurs conséquences seront mises en évidence. Un intérêt particulier sera accordé au modèle électrique thermosensible du MOSFET de puissance. Finalement, les différentes approches de modélisation électrothermique des composants de puissance seront détaillées.

Le deuxième chapitre quant à lui sera consacré aux derniers développements des travaux de recherche sur les modèles thermiques compacts (CTMs). Une nouvelle méthodologie d'extraction de modèles thermiques compacts auto-adaptatifs aux conditions aux limites pour les composants de puissance en régime dynamique sera proposée. Cette méthodologie s'applique aux structures possédant plusieurs sources de chaleur ainsi que plusieurs surfaces de refroidissement.

Dans le troisième chapitre, une autre classe de problèmes qui regroupe les applications à base de MOSFETs ne nécessitant pas de commutations sera traitée. La modélisation électrothermique qui considère les zones de résistivités électrique et thermique différentes sera mise à profit pour traiter cette classe de problèmes. Ainsi, nous avons élaboré un modèle de la structure du MOSFET qui tient compte à la fois du caractère distribué de la dissipation de puissance et du couplage électrothermique en régime transitoire. Cette méthodologie de modélisation électrothermique nous permet d'étudier la fiabilité d'un composant MOSFET de puissance développé par Freescale Semiconducteurs[®] afin de proposer des améliorations de la conception technologique dont le but est de garantir une durée de vie plus longue.

Le quatrième chapitre sera consacré au fonctionnement en régime d'avalanche de courte durée. Dans un premier temps nous ferons un rappel du modèle électrothermique simplifié publié dans la littérature, puis nous décrirons le dispositif expérimental que nous avons développé en vue d'extraire les paramètres nécessaires à son exploitation. Nous vérifierons, par comparaison avec des résultats de simulation, que l'exploitation du modèle électrothermique proposé conduit à une prévision raisonnable de l'échauffement du transistor.

Le cinquième chapitre sera entièrement dédié à la prise en compte par les modèles électrothermiques des fonctionnements avec commutations des MOSFETs de puissance. En effet, le modèle électrique ne peut plus se résumer à des zones de résistivités électriques

différentes de plus, avec l'augmentation de la fréquence de fonctionnement les pertes de commutation doivent elles aussi être prises en compte. Une méthodologie permettant la prise en compte du couplage électrothermique sera proposée, elle est basée sur la communication entre deux simulateurs, l'un électrique de type circuits et l'autre thermique à éléments finis 3D. Comme la puissance dissipée et la température ne sont pas forcément uniformes, la puce doit être discrétisée en plusieurs zones représentant chacune un transistor MOSFET élémentaire. Pour conclure nous exposerons les verrous et les points de blocage liés à la mise en œuvre informatique de cette méthodologie.

CHAPITRE 1.

Etat de l'art sur la modélisation électrothermique pour l'étude de la fiabilité des composants de puissance

Sommaire du chapitre

1.1	Notions de robustesse et de fiabilité des composants.....	- 10 -
1.2	Influence de la température de jonction.....	- 12 -
1.2.1	Influence sur la mobilité.....	- 13 -
1.2.2	Résistance à l'état passant R_{DSon}	- 15 -
1.2.3	Tension de seuil.....	- 15 -
1.2.4	Tension d'avalanche.....	- 15 -
1.3	Phénomènes électrothermiques en électronique de puissance.....	- 15 -
1.3.1	Influence réciproque.....	- 15 -
1.3.2	Conséquences des effets électrothermiques.....	- 16 -
1.3.3	Constantes de temps électriques et thermiques.....	- 17 -
1.4	Modélisation.....	- 18 -
1.4.1	Modèle électrique thermosensible du MOSFET.....	- 18 -
1.4.2	Modèles thermiques.....	- 27 -
1.4.3	Modélisation électrothermique.....	- 32 -
1.5	Choix du modèle.....	- 41 -
1.6	Conclusion.....	- 41 -

LES composants de puissance sont utilisés par des systèmes divers ayant des contraintes d'environnement notamment thermique et des profils de mission très variés. La fiabilité de ces composants est l'une des préoccupations majeures de l'industrie des semiconducteurs et l'un des défis de la microélectronique de puissance. En effet, la miniaturisation des composants entraîne une augmentation de la densité de puissance dissipée par le composant, lors de son fonctionnement, et donc de sa température. Dans ce contexte, la simulation et la modélisation numérique sont devenues les outils de recherche et de développement principaux pour l'analyse du comportement électrothermique des composants microélectroniques de puissance.

Dans ce chapitre, l'influence réciproque des phénomènes électriques et thermiques et leurs conséquences sont mise en évidence. Ensuite, les différentes approches de modélisation électrothermique des composants de puissance sont détaillées, avec un intérêt particulier accordé au MOSFET de puissance.

1.1 Notions de robustesse et de fiabilité des composants

La robustesse d'un composant s'estime par son aptitude à supporter de manière permanente ou transitoire des régimes de fonctionnement particuliers dont les limites se situent souvent bien au-delà de celles qui lui seront imposées dans le cadre du fonctionnement normal encore appelé nominal. La robustesse d'un composant de puissance s'estime principalement à travers ses aires de sécurité et la notion de tenue en énergie. Nous focalisons dans ce chapitre sur les transistors MOS à canal N qui sont de loin les plus répandus et qui présentent plus de problèmes de robustesse que leurs homologues à canal P.

La fiabilité est la probabilité pour qu'un dispositif fonctionne sans défaillances pendant une période de temps déterminée dans des conditions opérationnelles spécifiées. Dans le cas des circuits intégrés de puissance, notamment pour les applications automobiles où les composants de type Smart Power font une percée remarquable, les conditions de fonctionnement sont particulièrement sévères. Tout d'abord, elles sont d'ordre environnemental (humidité, produit chimiques divers, etc...), puis d'ordre thermique (cycles thermiques de grande amplitude entre -40°C et $+150^{\circ}\text{C}$, auto-échauffement du composant,...) et enfin d'ordre électrique (surtensions, décharges en énergie, perturbations électromagnétiques (EMC) et/ou électrostatiques (ESD)). Ensuite, il ne faut pas oublier que les durées de vie utiles demandées sont de plus en plus longues, 10, 15 voire 20 ans pour certaines applications spécifiques [1].

Aires de sécurité (SOA)

L'aire de sécurité statique délimite le domaine des points de fonctionnement électrique du plan (I_D, V_{DS}) qui peuvent être imposés au composant en régime permanent dans des conditions de refroidissement spécifiées (en règle générale à valeur imposée de la température de son boîtier). La figure 1.1 donne l'allure générale (en échelles logarithmiques) de l'aire de sécurité statique que présente un transistor MOS à canal N standard. On peut y reconnaître les limites suivantes :

- (1) Limite imposée au courant de drain par la résistance R_{DSon} sous faible valeur de la tension drain-source, dans cette région le courant de drain ne peut dépasser la valeur maximale $I_{Dmax} = V_{DS}/R_{DSon}$.
- (2) Limite maximale du courant admissible dans le fil de connexion de la source, en effet le fil de connexion est souvent bien plus chaud que la puce elle-même. En dépassant la limite imposée, ce fil de connexion risque de fondre.
- (3) Limite maximale imposée par l'hyperbole de dissipation de puissance maximale compatible avec le respect de la température maximale de jonction T_{Jmax} pour une température de boîtier T_C définie. En zone (3) le courant de drain I_D et la tension V_{DSS} sont liés par la relation : $I_D V_{DSS} = (T_{Jmax} - T_C)/R_{thJC}$.
- (4) Le lieu de basculement en second claquage qui aux fortes valeurs du courant de drain est principalement caractérisé par le retournement localisé du transistor bipolaire NPN compris dans la structure du transistor MOS.
- (5) La tension de claquage de la jonction drain-substrat qui correspond à la valeur ultime de la tension qui peut être appliquée au dispositif.

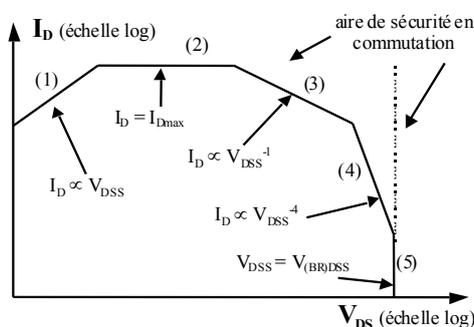


Figure 1.1 : Aires de sécurité statique et en commutation pour un transistor MOS [1].

Du point de vu de la stabilité électrothermique, c'est la zone (4) qui est la plus critique. Les mécanismes de défaillance, qui y prennent naissance, sont initiés par des points chauds et conduisent habituellement au second claquage thermique qui est un mécanisme destructif. En plus, ces phénomènes localisés peuvent être engendrés par le vieillissement des composants car la répartition de la température est alors plus inhomogène que pour un composant neuf. Cela dit, on peut avoir un déclenchement du transistor bipolaire parasite opérant seulement sur quelques cellules de la structure.

Pour certaines conditions de fonctionnement particulières (par exemple l'interruption de courant dans une charge inductive sans aide à la commutation UIS) ou lorsque le composant montre des signes de vieillissement, l'aire de sécurité SOA peut ne plus suffire comme garantie de bon fonctionnement. En effet, l'aire de sécurité SOA porte sur les formes d'ondes globales, mais ignore les phénomènes locaux qui peuvent de développer dans certaines conditions. Une répartition fortement non uniforme (apparition de points chauds) ou une densité du courant mal répartie peuvent conduire le fonctionnement de certaines cellules en dehors de l'aire de sécurité SOA et entraîner des dysfonctionnements graves. Il est donc impératif, s'il l'on souhaite développer un modèle pour l'analyse de la fiabilité que celui-ci tienne compte des phénomènes limitatifs locaux [2].

1.2 Influence de la température de jonction

Les semiconducteurs sont très sensibles à la température. Par exemple, dans le domaine de l'automobile, l'électronique sous un capot moteur entre une froide nuit d'hiver hors abri et le fonctionnement à plein régime par une chaude après-midi d'été peut être soumise à des variations de température supérieures à la centaine de degrés Celsius. Donc, il est primordial de comprendre l'influence que de telles variations de température ambiantes peuvent avoir sur le comportement de la température de jonction.

On peut considérer que la température de jonction a deux composantes : une part due à la température ambiante et une part due à l'auto-échauffement, ces deux part étant caractérisées par des constantes de temps différentes. La température ambiante est imposée par l'environnement tandis que l'auto-échauffement résulte de la dissipation de puissance interne au composant sujette à des phénomènes électrothermiques. Le concept de la température de jonction est illustré dans la figure 1.2 qui donne un exemple de variation de la température d'un système d'électronique de puissance embarqué.

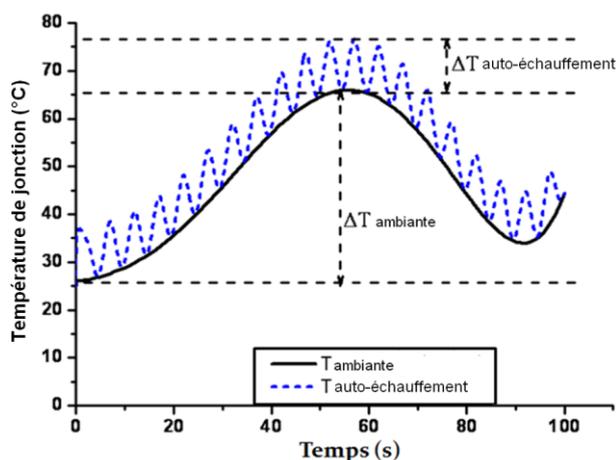


Figure 1.2 : Variation de la température de jonction d'un système d'électronique de puissance embarqué [3].

Un composant de puissance est un interrupteur qui bascule entre deux états, l'état « on » de conduction et l'état bloqué « off ». En général, la dissipation de puissance d'un composant opérant en mode interrupteur a trois composantes : les pertes à l'état passant, les pertes à l'état bloqué et les pertes de commutation (cf. figure 1.3). Toutes ces pertes d'énergie sont transformées en chaleur.

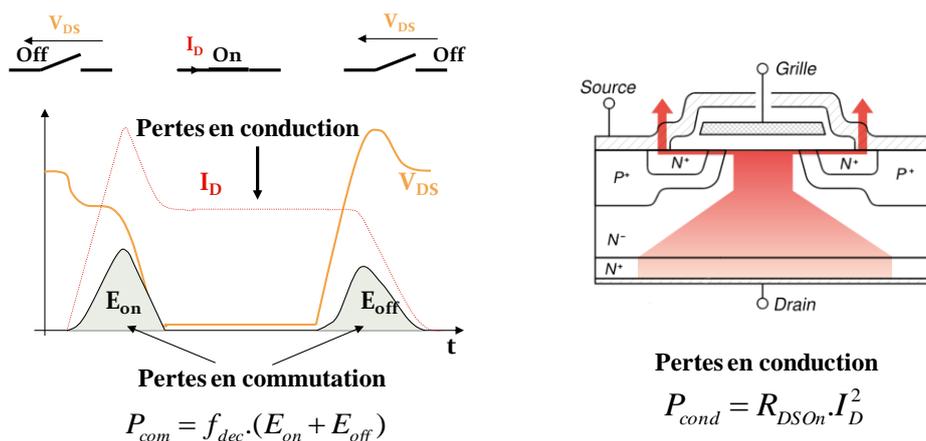


Figure 1.3 : Illustration des différents types de perte dans un composant de puissance.

La température influe directement sur des paramètres physiques, tels que les mobilités et la durée de vie des porteurs, la concentration des porteurs intrinsèques, etc.... La formulation de l'impact de la température sur les grandeurs physiques sous forme de lois peut être basée sur des caractérisations complexes, comme elle peut être issue de la physique du solide ou se présenter sous une forme semi-empirique.

1.2.1 Influence sur la mobilité

On trouve dans la littérature différentes formulations de la mobilité des porteurs. Souvent ces formulations ne sont données que dans le cas de faibles concentrations de dopant, dans le cas où le niveau de dopage est pris en compte, la dépendance à la température ne l'est pas. Dans ce qui suit, nous proposons une formulation qui donne l'évolution de la mobilité en fonction du champ électrique. Cette formulation de la mobilité en fonction du champ permettra de modéliser les couches d'inversion ou d'accumulation dans le cas d'un canal d'un MOSFET en particulier. Dans ces régions la mobilité est réduite à cause de la présence d'un champ ayant à la fois une composante transversale et longitudinale.

Les caractéristiques électriques des composants de puissance de type MOSFET, sont très liées à la mobilité dans la région du canal. Par ailleurs, la mobilité dans le canal est fortement affectée par le fort champ électrique qui y règne, de plus, la qualité mécanique et chimique de l'interface entre l'isolant et le semi-conducteur affecte la mobilité moyenne des porteurs. Le phénomène prédominant étant les collisions entre porteurs, ce qui nous amène à définir une mobilité effective spécifique au canal [1]:

$$\mu = \frac{\mu_0}{\sqrt{1 + E_T/E_C}} \quad (1.1)$$

où μ_0 correspond à la mobilité des porteurs sans champ électrique transversal intense ($>0,5$ V/ μm). E_C est le champ critique [4] :

D'autre part, pour de forts champs électriques longitudinaux E_{lom} , il faut considérer la vitesse limites des porteurs [1].

$$\mu = \frac{\mu_0}{\left[1 + \left(\frac{\mu_0 \cdot E_{lon}}{v_{sat}}\right)\right]^{\frac{1}{\beta}}} \quad (1.2)$$

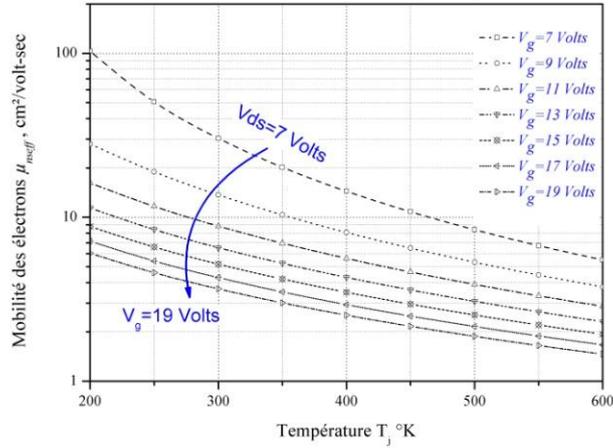


Figure 1.4 : Mobilité des électrons dans la couche d'inversion en fonction de la température [2].

Pour les électrons on prend $\beta=1$, et pour les trous $\beta=2$. La vitesse limite pour les deux types de porteurs est donnée par :

$$v_{sat} = \frac{2,4 \cdot 10^7}{1 + 0,8 \exp(T/600)} [cm/s] \quad (1.3)$$

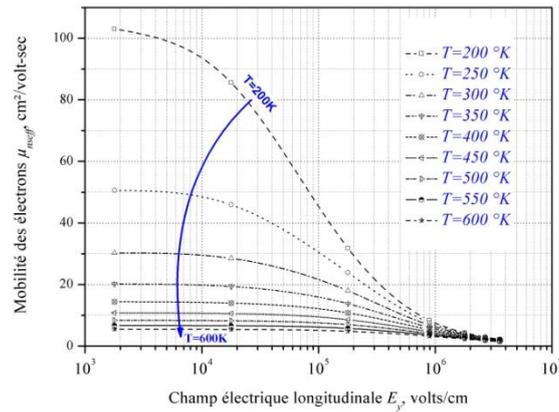


Figure 1.5 : Mobilité des électrons dans la couche d'inversion en fonction du champ électrique longitudinal [2].

1.2.2 Résistance à l'état passant R_{DSon}

La résistance à l'état passant R_{DSon} est un paramètre clef qui caractérise un transistor MOS de puissance. La valeur de la résistance à l'état passant augmente avec la température à cause des porteurs majoritaires qui voient leur mobilité décroître avec l'augmentation de la température. La résistance à l'état passant peut être donnée sous l'expression suivante [5] :

$$R_{DSon}(T) = R_{DSon}(T_0) \left(\frac{T}{T_0} \right)^{2,3} \quad (1.4)$$

Nous reviendrons ultérieurement en détail sur ce paramètre dans le paragraphe 1.4.1.1.3.

1.2.3 Tension de seuil

En première approximation et pour le domaine des températures de fonctionnement normal d'un transistor MOS, on peut admettre que la tension de seuil diminue linéairement en fonction de la température suivant l'équation :

$$V_{Th}(T) = V_{Th}(T_0)[1 - \gamma(T - T_0)] \quad (1.5)$$

Où T_0 désigne la température de référence et γ le coefficient de température de seuil. Typiquement, la valeur de V_{Th} diminue de quelques mV par degré Celsius [6], [7].

1.2.4 Tension d'avalanche

La tension d'avalanche augmente linéairement en fonction de la température, le coefficient de température pouvant être de quelques dizaines de mV par °C d'échauffement [8].

1.3 Phénomènes électrothermiques en électronique de puissance

1.3.1 Influence réciproque

Depuis ces dernières années, les contraintes de conception ont intégré une diminution d'encombrement et de poids en vue d'une plus grande compacité des circuits de l'électronique de puissance. Les fréquences de fonctionnement toujours plus élevées et les progrès technologiques ont permis une intégration sans cesse croissante dans la réalisation des composants : des centaines de milliers de cellules élémentaires sont associées au sein d'une même puce en vue de commuter des niveaux de courant de plus en plus élevés en particulier pour certaines applications de puissance.

Cependant, les quantités croissantes d'énergie dissipées sur des surfaces actives toujours plus réduites engendrent des densités surfaciques de puissance pouvant atteindre des centaines de Watts/cm². De telles densités de puissance dissipée provoquent un échauffement conséquent du composant sous l'effet de son propre fonctionnement (phénomène d'auto-échauffement).

L'avènement des circuits intégrés et des circuits hybrides de puissance, associant plusieurs zones actives indépendantes dans une même puce ou/et plusieurs puces dans un même boîtier, a induit des phénomènes d'échauffement supplémentaires, dus à la proximité des différentes sources de dissipation (couplage thermique).

Les températures atteintes par les composants sont telles qu'elles influencent significativement leur fonctionnement électrique au travers des propriétés physiques des matériaux semi-conducteurs les constituant (Silicium, Arséniure de Gallium, etc....). Par exemple, les résistivités électrique et thermique d'un cristal sont des fonctions croissantes de la température car lorsque celle-ci augmente, les vibrations du réseau atomique s'accroissent freinant de ce fait le passage des porteurs de charge électrique ainsi que la diffusion de la chaleur au sens de la loi de Fourier.

Les caractéristiques électriques et thermiques des composants dépendent des propriétés physiques des matériaux qui dépendent-elles mêmes de la température. Comme celle-ci dépend de la puissance dissipée, et donc des caractéristiques électriques, il en résulte que la relation entre les phénomènes électriques et thermiques est de nature couplée. Cette interactivité se retrouve dans le terme "électrothermique" qui, dans le contexte de l'étude des circuits de puissance désigne l'ensemble des interactions électriques et thermiques intervenant sur les composants ou le dispositif.

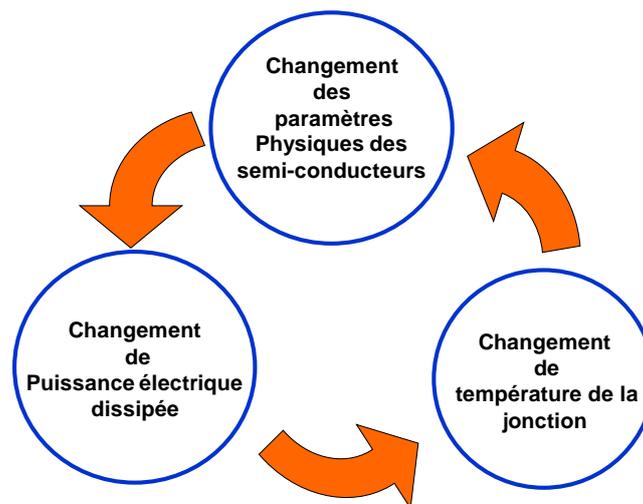


Figure 1.6 : Illustration du couplage électrothermique dans les semiconducteurs.

1.3.2 Conséquences des effets électrothermiques

La fiabilité et la longévité des dispositifs de l'électronique de puissance ne sont garanties que si certaines contraintes électrothermiques ne sont pas dépassées. Ainsi, pour un mauvais refroidissement, il est possible d'imaginer plusieurs cas de dysfonctionnement :

- Pour certains composants la thermalisation ne peut pas être atteinte car la puissance électrique dissipée dérive localement ou globalement, cela conduit à l'emballement thermique

du composant qui est généralement détruit par un mécanisme de second claquage thermique qui se caractérise par la fusion localisée du silicium :

- Pour d'autres composants, pour lesquels la situation serait moins critique que dans le cas précédent, un auto-échauffement trop important peut conduire à une dilatation thermomécanique répétitive trop importante conduisant à un vieillissement mécanique prématuré de la structure et allant jusqu'à la rupture des fils de connexion ou de la brasure puce-boîtier

- Pour les dispositifs mixtes qui associent dans le même environnement des composants de puissance avec des composants semi-conducteurs issus de la micro-électronique. C'est l'exemple du dispositif de puissance à commande rapprochée (SMART POWER), où la partie "puissance" est contrôlée par la partie analogique et numérique "bas niveau". Dans ce cas il est possible qu'une trop forte élévation de température induite par la partie puissance altère les signaux de la puce de commande. Par exemple, la simple apparition d'un gradient thermique important à la surface du circuit peut localement déséquilibrer le comportement de composants symétriques comme les miroirs de courant (intervenant notamment dans les amplificateurs différentiels) qui doivent par principe fonctionner à des températures identiques.

1.3.3 Constantes de temps électriques et thermiques

Les changements d'états des grandeurs électriques dans un dispositif électronique s'effectuent généralement très rapidement (figure 1.7). Liés aux signaux de commandes et à la dynamique des porteurs dans les semiconducteurs, ces phénomènes sont caractérisés par des constantes de temps comprises entre la nanoseconde et la microseconde.

Par rapport à ces variations rapides, l'inertie des phénomènes thermiques est dans la plupart des cas très grande. La zone active d'un composant peut ne trouver son équilibre thermique qu'au terme de quelques millisecondes, dizaines de secondes, voire des minutes selon la nature des structures de refroidissement qui lui sont associées.

Les ordres de grandeur des constantes de temps électrique et thermique sont par conséquent très différents. Or la plupart des circuits de puissance fonctionnent à des fréquences élevées, si bien que l'équilibre électrothermique n'intervient qu'après un très grand nombre de commutations. Cette particularité pose de sérieux problèmes lorsque l'on s'intéresse à la simulation électrothermique des circuits de puissance et conditionne le choix d'une stratégie de couplage pour la résolution conjuguée des équations électriques et thermiques.

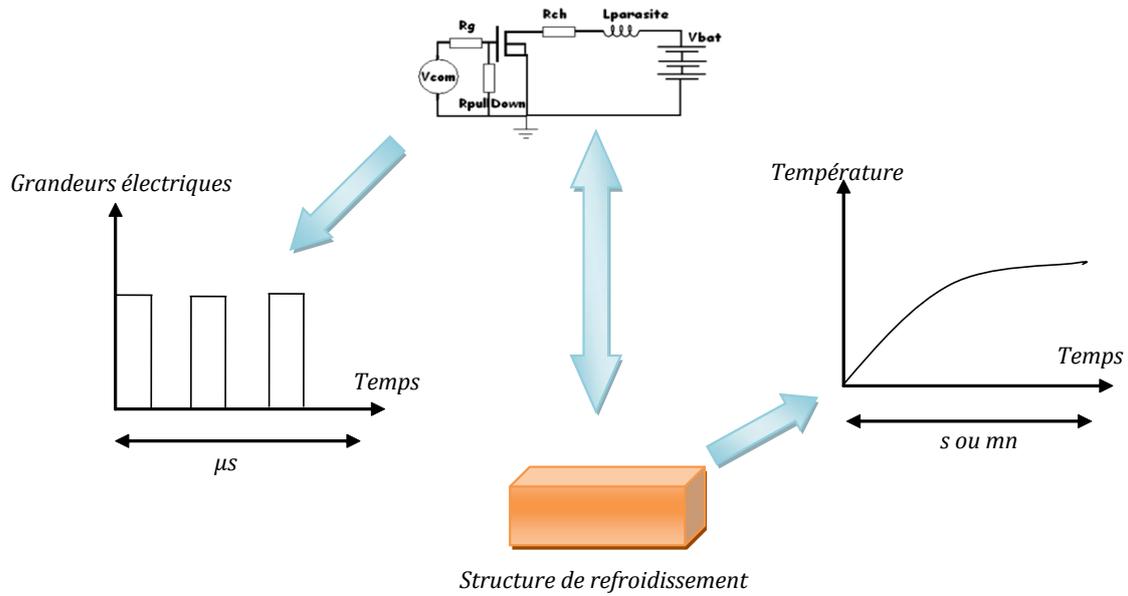


Figure 1.7 : Illustration de la différence d'échelle entre les constantes de temps électrique et thermique.

1.4 Modélisation

La modélisation et la simulation numérique sont des moyens qui permettent de réduire le temps et le coût du cycle de conception et de développement d'un produit industriel. C'est pour cette raison que la phase de modélisation et de simulation est introduite dès les premières étapes de la conception.

Les progrès accomplis en informatique ont abouti à l'élaboration de logiciels très performants, notamment dans le domaine de la simulation électrique et thermique. La puissance de calcul associée à une représentation précise des phénomènes physiques microscopiques à l'intérieur même des matériaux a permis de modéliser finement le comportement électrique des composants et le comportement thermique des structures de refroidissement. Dès lors, la résolution de la simulation électrothermique des circuits s'impose par la simulation, dans la mesure où le concepteur trouve une méthode efficace pour assurer le couplage entre les simulations électrique et thermique.

1.4.1 Modèle électrique thermosensible du MOSFET

Comme nous nous intéressons ici plus particulièrement à la modélisation du MOSFET de puissance, celle-ci est basée sur une étude physique et une simplification des équations selon les modes de fonctionnement.

Le MOSFET, par sa structure cellulaire et son fonctionnement unipolaire, se prête bien à une modélisation par circuit équivalent [9] (cf. figure 1.8). Le modèle¹ du MOSFET est basé sur les travaux antérieurs effectués au LAAS [2], [10], [11].

1. Nous invitons le lecteur intéressé par une explication plus précise à lire [2] (dont les paragraphes suivants sont inspirés) ainsi que les articles qui y sont cités en référence.

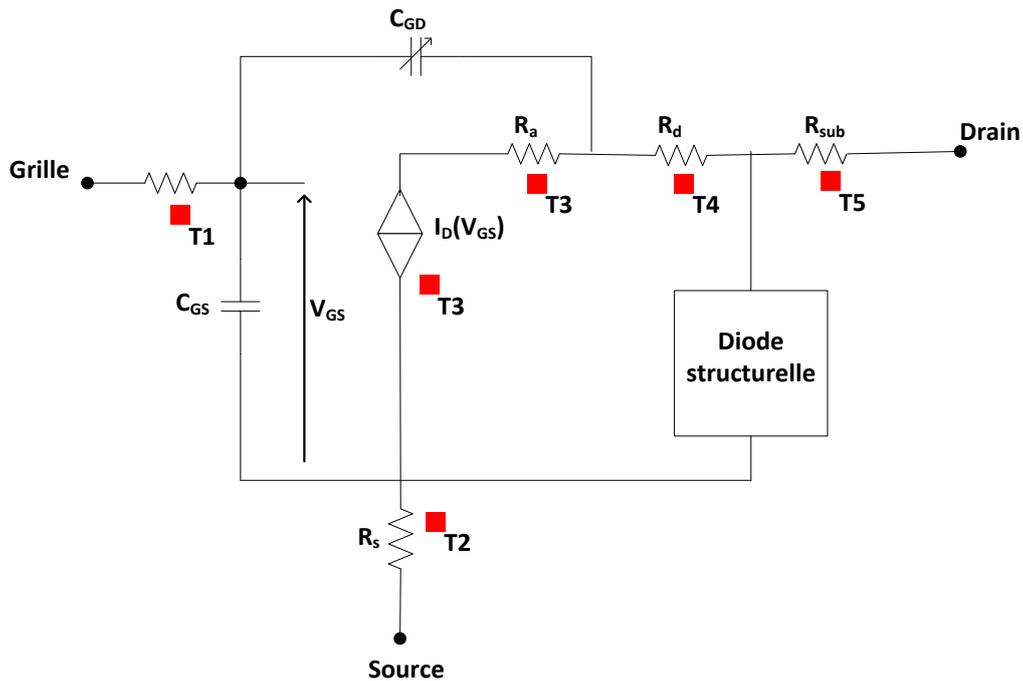


Figure 1.8 : Le modèle du MOSFET [2].

Si l'on considère la structure interne d'un transistor MOS, on peut distinguer plusieurs régions comme le montre la figure 1.8. En faisant le parallèle entre les régions définies dans la figure 1.8 et les éléments du schéma équivalent de la figure 1.7, nous pouvons définir les éléments suivants :

La région de source fortement dopée en atomes donneurs (1) prolongée par la métallisation de source et les fils de connexion qui est décrite par la résistance R_s ;

La région du canal d'inversion (2) localisée dans une région diffusée dopée en atomes accepteurs qui est représentée par une source de courant commandée par les tensions grille-source et drain-source $I_D(V_{DS}, V_{GS})$:

Le puits de drain faiblement dopé en donneurs (régions 3 et 4) qui est représentée par la résistance R_a :

La zone épitaxiée (5) de même dopage que le puits de drain et qui prolonge ce dernier, cette zone est représentée par la résistance R_d ;

Le substrat de silicium (6) fortement dopé en donneurs et qui prolonge le drain jusqu'au contact électrique de drain, cette zone est représentée par sa résistance R_{sub} .

La résistance R_G du schéma équivalent désigne la résistance répartie de la grille réalisée en polysilicium fortement dopée en donneurs. La diode structurelle sera développée au paragraphe 1.4.1.3.

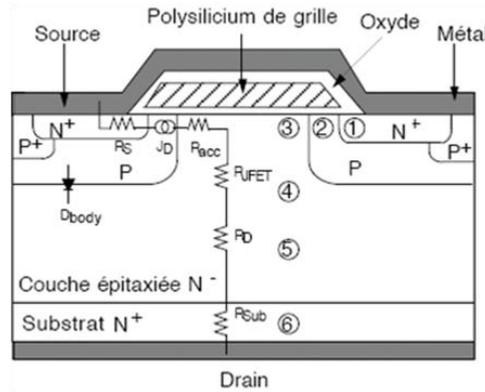


Figure 1.9 : Localisation schématique des diverses zones traitées en régime de conduction statique [2].

1.4.1.1 Eléments du modèle statique

Nous ferons ici une courte description du comportement des différents éléments qui composent le schéma équivalent en faisant référence au comportement électrique des différentes zones et de l'influence de la température sur ce comportement électrique. Il est à noter dès à présent que le poids relatif des résistances R_S , R_w , R_d et R_{sub} est généralement négligeable lorsque le transistor MOS opère en générateur de courant commandé par la tension de grille. Cependant le poids de ces résistances n'est plus du tout négligeable lorsque l'on s'intéresse au régime passant et il devient alors important d'avoir une idée du poids de chacune par rapport à R_{DSon} la résistance globale du transistor MOS à l'état passant.

1.4.1.1.1 Zone du canal

C'est la région la plus importante du transistor MOSFET de puissance. En effet, si la tension V_{GS} est supérieure à la tension de seuil V_{Th} , un canal d'inversion à l'interface oxyde-semiconducteur permettant le passage du courant entre la source et le drain du composant. Nous retenons de [2] que le courant de drain du transistor MOS est fonction à la fois de la tension grille-source et drain-source et peut se mettre sous les formes suivantes :

$$\left\{ \begin{array}{ll} I_D(V_{DS}, V_{GS}) = 0 & \text{pour } V_{GS} \leq V_{th} \quad \forall V_{DS} \\ I_D = K_p \left[(V_{GS} - V_{Th}) - \frac{1}{2} V_{DS} \right] V_{DS} & \text{pour } V_{GS} \geq V_{th} \text{ et } 0 \leq V_{DS} \leq V_{GS} \\ I_D = \frac{K_p}{2} (V_{GS} - V_{Th})^2 & \text{pour } V_{GS} \geq V_{th} \text{ et } V_{DS} \geq V_{GS} \end{array} \right. \quad (1.6)$$

La première des relations (1.6) correspond au fonctionnement sous le seuil, pour lequel on peut admettre que le courant de drain est négligeable ; la seconde correspond au régime de fonctionnement pour lequel le MOS se comporte comme une résistance variable dont la valeur est fonction de la tension de commande grille-source ; la troisième correspond au fonctionnement en régime saturé pour lequel le courant de drain reste commandé par la tension grille-source mais ne dépend plus de la tension drain-source.

Les relations (1.6) précédentes font intervenir :

Le facteur de pente K_P qui dépend essentiellement des dimensions géométriques du transistor MOS (longueur et largeur du canal) ainsi que de la mobilité des porteurs dans le canal. Il a donc vocation à diminuer lorsque la température augmente. Dans le domaine utile des températures de fonctionnement du dispositif (0 à 300 °C), on peut considérer que ce facteur de pente varie en fonction de la température suivant une simple loi polynomiale du second degré :

$$K_P = K_{P0} \left[1 - \alpha_{K1} \cdot (T - T_0) + \alpha_{K2} \cdot (T - T_0)^2 \right] \quad (1.7)$$

K_{P0} étant la valeur de K_P à la température de référence T_0 et α_{K1} et α_{K2} étant des coefficients de température correctement choisis ([2] page 130).

La tension de seuil V_{th} qui dépend elle aussi de la température à travers différents paramètres physiques comme l'unité thermodynamique (kT/q) et la concentration des porteurs intrinsèques. Le jeu combiné de ces paramètres fait que la tension de seuil a tendance à diminuer lorsque la température augmente suivant une loi polynomiale du second degré :

$$V_{th} = V_{th0} \left[1 - \alpha_{Vth1} \cdot (T - T_0) - \alpha_{Vth2} \cdot (T - T_0)^2 \right] \quad (1.8)$$

V_{th0} étant la valeur de V_{th} à la température de référence T_0 et α_{Vth1} et α_{Vth2} étant des coefficients de température correctement choisis ([2] page 131).

En régime passant, c'est-à-dire pour $V_{GS} \gg V_{th}$ et $V_{DS} \ll V_{GS}$ la relation $I_D(V_{DS}, V_{GS})$ définit une résistance de la zone de canal R_{ch} qui constitue une fraction de la résistance totale R_{DSon} du transistor MOS à l'état passant. Le ratio R_{ch}/R_{DSon} varie selon la conception technologique du transistor MOS (basse tension, moyenne tension ou haute tension)

1.4.1.1.2 *Autres régions du transistor MOS*

La source du transistor MOS est une région de faible extension très fortement dopée en atomes donneurs. Il est souvent admis que la contribution de la partie silicium de la source à la résistance globale R_{DSon} peut être considérée comme étant négligeable. La valeur qui doit donc être affectée à R_s dans le schéma de la figure 1.8 est donc principalement définie par la résistance de la métallisation de source et des fils de connexion qui sont en aluminium. En raison de quoi, on peut considérer qu'il est raisonnable de faire évoluer cette résistance en fonction de la température suivant le coefficient de température de la résistivité de l'aluminium :

$$R_s = R_{s0} \left[1 + 4,03 \cdot 10^{-3} \cdot (T - T_0) \right] \quad (1.9)$$

Où R_{s0} désigne la valeur de R_s à la température de référence T_0 .

Le puits de drain est localisé entre les diffusions P de la région du canal, (voir figure 1.9, zones 3 et 4). Son comportement électrique est couramment modélisé par une résistance d'accès qui caractérise la zone d'accumulation des porteurs sous l'oxyde de drain au débouché de la zone de canal. Dans le cas des transistors MOS « haute tension » cette résistance est complétée par une résistance R_{JFET} liée à un effet JFET dans le puits de drain [12]. Cet effet JFET permet d'expliquer le phénomène de quasi-saturation (I_D dépendant encore de V_{DS} alors que les conditions de pincement du canal sont déjà remplies) que l'on peut observer dans le cas des transistors MOSFET « haute tension ». Pour les composants « basse tension », le phénomène de quasi-saturation est inexistant ; nous avons donc modélisé le comportement électrique du puits de drain par la une résistance R_a qui inclut les deux effets et qui dépend de la température.

La zone épitaxiée (cf. figure 1.9 zone 5) est faiblement dopée en atomes donneurs, c'est elle qui fixe la limite de la tension de service du transistor MOS. Cette zone encore appelée zone de drift peut contribuer, par sa résistance R_d , pour une part non négligeable à la valeur de R_{DSon} . La dépendance de R_d en fonction de la température est en relation directe avec la chute de la mobilité des porteurs lorsque la température augmente.

Le substrat (cf. figure 1.9 zone 6) fortement dopé en atomes donneurs fait partie intégrante du drain et peut être plus ou moins épais en fonction du transistor MOS que l'on veut réaliser. Ainsi pour les transistors MOS « haute tension » le substrat sera en général assez fin combiné avec une zone épitaxiée très épaisse, tandis que pour un transistor MOS « basse tension » le substrat sera épais et combiné avec une zone épitaxiée très fine. Dans ce dernier cas le substrat épais est requis pour assurer une rigidité mécanique suffisante de la plaquette de silicium durant le processus d'élaboration technologique des composants. Le substrat sera donc caractérisé par une résistance R_{sub} dont la valeur en fonction de la température évoluera avec la réduction de la mobilité des porteurs comme pour R_d . Le dopage du substrat étant beaucoup plus élevé que celui de la zone épitaxiée les lois de variation de R_{sub} et R_d en fonction de la température ne seront pas rigoureusement identiques.

Les variations de R_a , R_d et R_{sub} en fonction de la température ne sont pas rigoureusement identiques bien qu'elles aient la même origine physique : la réduction de la mobilité des porteurs lorsque la température augmente. On peut toutefois considérer que ces résistances varient en fonction de la température suivant une loi générique :

$$R_X = R_{X0} \left[1 + \alpha_{1R_X} (T - T_0) + \alpha_{2R_X} (T - T_0)^2 \right]; \quad X = a, d, \text{sub} \quad (1.10)$$

Où R_{X0} désigne la résistance R_X à la température de référence T_0 , α_{1R_X} et α_{2R_X} sont des coefficients de température appropriés et spécifiquement définis pour la résistance R_X .

La résistance totale à l'état passant R_{DSon} du transistor MOSFET est donc constituée par une mise en série de l'ensemble des résistances qui ont été définies sur la figure 1.9 :

$$R_{DS_{on}} = R_{sub} + R_a + R_d + R_{ch} + R_S \quad (1.11)$$

Pour affecter aux diverses composantes de la résistance totale $R_{DS_{on}}$ les poids corrects qui doivent leur correspondre, on peut se référer à des analyses basées sur la physique des semi-conducteurs qui montrent les poids relatifs de la résistance électrique de chaque zone et leur évolution en fonction de la tension de claquage visée pour le transistor étudié (voir la figure 1.10 établie d'après [13]).

Composantes de $R_{ON.S}$	VDMOS 45 Volts	VDMOS 250 Volts	VDMOS 1000 Volts
$R_{ch}.S$	22.5 %	5.1 %	0.4 %
$R_a.S$	31.7 %	20.7 %	8.4 %
$R_d.S$	30.8 %	72.5 %	91.1 %
$R_{sub}.S$	15 %	1.7 %	0.1 %

Tableau 1.1 : l'impact relatif des résistances qui contribuent à la valeur de $R_{DS_{on}}$ selon les différents niveaux de la tension bloquée par le transistor MOS [13].

1.4.1.2 Capacités du MOSFET

Les capacités du MOSFET sont des éléments déterminants pour le modèle dynamique du comportement électrique du MOSFET de puissance. La permittivité relative du silicium ne variant que faiblement (de 11,65 pour 270K à 11,75 pour 370K) en fonction de la température [14], nous admettrons que, conformément à [2], les capacités inter-électrodes du MOSFET sont indépendantes de la température.

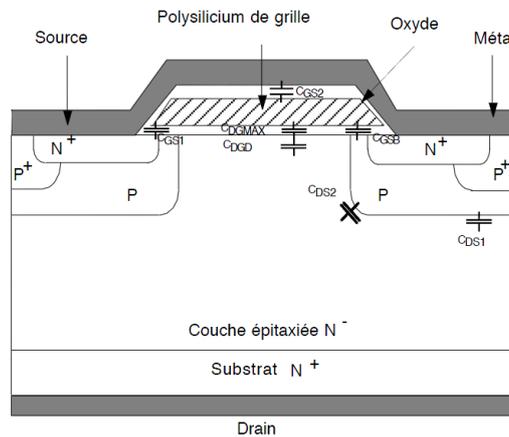


Figure 1.10 : Localisation des capacités de la structure MOSFET verticale [2].

1.4.1.1.3 Capacité grille-drain

La capacité grille-drain est un paramètre très important pour le fonctionnement dynamique du MOSFET. C'est elle qui détermine en grande partie la rapidité de commutation. Cette capacité est constituée de deux capacités montées en série.

Le principe de fonctionnement de la capacité grille-drain du transistor MOSFET vertical de puissance est comparable à celui d'une capacité MOS classique.

En régime d'accumulation, c'est-à-dire lorsque $V_{DG} < 0$, la capacité C_{GD} est égale à la capacité d'oxyde que nous noterons C_{GDmax} .

En régime de déplétion ou de faible inversion, lorsque la tension de drain V_{DS} est supérieure à la tension de grille V_{GS} , ou autrement dit lorsque $V_{DG} > 0$, la capacité grille-drain résulte de la mise en série de la capacité d'oxyde C_{GDmax} et de la capacité de déplétion C_{GDdep} , elle sera donc décrite par les équations :

$$C_{GD} = \begin{cases} C_{GDmax} & \text{pour } V_{DG} < 0 \\ \frac{C_{GDmax} C_{GDdep}}{C_{GDmax} + C_{GDdep}} & \text{pour } V_{DG} \geq 0 \end{cases} \quad (1.12)$$

Compte tenu du fait que le dopage est à peu près constant dans le puits de drain, on peut considérer que la capacité de déplétion C_{GDdep} varie en fonction de la tension appliquée entre grille et drain selon la relation :

$$C_{GDdep} = \frac{C_{J0}}{\sqrt{1 + \frac{V_{DG}}{\Phi_j}}} \quad (1.13)$$

Où C_{J0} est la valeur de la capacité de déplétion pour $V_{GD} = 0$ et Φ_j est un potentiel de diffusion interne relatif à la région du drain. En pratique, on aura intérêt à ajuster ces paramètres de manière à optimiser l'accord théorie-expérience pour un composant bien défini en utilisant la relation (1.12) pour exprimer C_{GD} .

1.4.1.1.4 *Capacité drain-source*

La capacité drain-source C_{DS} , comme la capacité grille-drain C_{GD} est fortement non linéaire en fonction de la tension appliquée entre le drain et la source. Celle-ci est liée à l'extension de la zone de charge d'espace dans la zone faiblement dopée du drain. La variation de cette capacité en fonction de la tension peut être décrite par une relation en tout point identique à l'équation (1.13). Les paramètres seront ajustés en vue d'optimiser l'accord théorie-expérience.

1.4.1.1.5 *Capacité grille-source*

C'est une capacité équivalente à deux capacités en parallèle. La première est une capacité d'oxyde d'isolation et la deuxième est la capacité de débordement de la grille sur la source. La variation de cette capacité est négligeable devant les autres capacités décrites plus haut et se stabilise relativement pour les tensions supérieures à la tension de seuil. Finalement, la capacité C_{GS} peut être modélisée par une capacité de valeur constante.

1.4.1.1.6 *Formulation mathématique de la capacité non linéaire*

Il a été établi par [2] que, dans le cas où les capacités sont dépendantes des tensions qui leur sont appliquées, la bonne formulation consistait à traiter l'équation courant-tension comme suit :

$$i = \frac{dQ}{dt} \Rightarrow i = \left(C + V \frac{dC}{dV} \right) \frac{dV}{dt} \quad (1.14)$$

Cette formulation ne pose pas de problème particulier dans la mesure où la simulation du circuit est confiée à un logiciel apte à résoudre des équations mathématiques posées (par exemple VHDL-AMS).

1.4.1.3 La diode structurelle

La modélisation du comportement électrique thermosensible de la diode structurelle est introduite en considérant quatre modes de fonctionnement principaux : l'état passant, l'état bloqué, l'avalanche et la commutation.

1.4.1.1.7 Etat passant

L'état passant de la diode structurelle est modélisé par une diode idéale montée en série avec une source de tension V_F et une résistance R_F , paramètres qui dépendent tous deux de la température. R_F représente la résistance dynamique de la diode à l'état passant, et la source de tension V_F permet de faire apparaître la tension de seuil de la diode. Les variations de ces deux éléments de circuit équivalent en fonction de la température sont données par [2] :

$$V_F = V_{F0} \cdot [1 - \alpha_{VF} \cdot (T - T_0)] \quad (1.15)$$

$$R_F = R_{F0} \cdot [1 + \alpha_{1RF} \cdot (T - T_0) + \alpha_{2RF} \cdot (T - T_0)^2] \quad (1.16)$$

Où V_{F0} et R_{F0} sont les valeurs de V_F et R_F à la température de référence T_0 respectivement et α_{VF} , α_{1RF} et α_{2RF} des coefficients de températures adéquats. Ces valeurs doivent être optimisées pour le composant étudié.

1.4.1.1.8 Etat bloqué et avalanche

La modélisation de l'état bloqué consiste à reproduire la tenue en tension définie par la tension d'avalanche V_{RBr} et le courant de fuite de la diode structurelle polarisée sous tension inverse. Il faut noter qu'avec un accroissement significatif de la température, la modélisation du courant de fuite prend une d'importance accrue. Le circuit équivalent qui est retenu pour représenter le comportement électrique de la diode structurelle à l'état bloqué (cf. figure 1.11) se compose donc d'une diode idéale montée en série avec une résistance de fuite R_R elle-même montée en parallèle avec le circuit qui permet de représenter le fonctionnement en avalanche. Ce dernier comporte une source de tension V_{RBr} montée en série avec la résistance dynamique d'avalanche R_{av} . A l'exception de la diode idéale, tous ces éléments de circuit ont des valeurs qui dépendent de la température :

$$R_R = R_{R0} \cdot \left(\frac{T_0}{T} \right)^{\frac{3}{2}} \cdot \exp\left(-3495 \frac{T - T_0}{T \cdot T_0} \right) \quad (1.17)$$

R_{R0} est la résistance de fuite à la température de référence T_0 , dans cette relation qui tient compte du fait que c'est l'augmentation de la concentration intrinsèque qui fait diminuer la résistance R_R , la température doit être exprimée sous sa forme absolue en K.

$$V_{RBr} = V_{RBr0} \cdot [1 + \alpha_{VRBr} \cdot (T - T_0)] \quad (1.18)$$

V_{RBr0} est la tension d'avalanche à la température de référence T_0 et α_{VRBr} est un coefficient de température adéquat que l'on peut facilement identifier par l'expérience.

$$R_{av} = R_{av0} \cdot [1 + \alpha_{1Rav} \cdot (T - T_0) + \alpha_{2Rav} \cdot (T - T_0)^2] \quad (1.19)$$

R_{av0} est la résistance dynamique d'avalanche à la température de référence T_0 et α_{1Rav} et α_{2Rav} sont des coefficients de température identifiables par l'expérience.

1.4.1.1.9 La commutation

La diode structurelle du transistor MOS sert de plus en plus souvent de diode de récupération dans les circuits de commutation où ces transistors sont montés en pont (onduleurs de tension). Il est de notoriété publique que les modèles standards de diode implémentés dans les simulateurs de circuit classiques ne sont pas aptes à rendre compte du recouvrement progressif des diodes de puissance. Cet inconvénient peut s'avérer gênant lorsque l'on veut simuler le comportement réel d'un composant en commutation particulièrement pour les applications de moyenne et de haute tension. Afin de contourner cette difficulté tout en gardant un modèle simple à utiliser, nous avons retenu l'idée développée initialement par [15] comme le montre la figure 1.13.

Pour rendre compte d'une certaine progressivité de la diode structurelle, ce modèle introduit deux éléments de circuit R_L et L dont les valeurs doivent être choisies de manière à ne pas perturber le fonctionnement en régime statique soit :

Une valeur de L suffisamment faible pour que la tension $L di_F/dt$ soit non-perturbatrice même pour les valeurs les plus élevées de di_F/dt que le circuit aura à traiter.

Une valeur de R_L suffisamment faible vis-à-vis de R_F de manière à ne pas perturber le régime passant imposé par le circuit.

Une constante de temps L/R_L qui soit représentative du temps de coupure de la diode lors de son recouvrement inverse.

La tension V_L développée aux bornes de l'inductance L pilote un générateur de courant J_C à travers une relation très simple :

$$J_C = K \cdot V_L \quad (1.20)$$

Le courant J_C doit être un courant inverse entrant par la cathode et sortant par l'anode, la transconductance K est choisie de manière à restituer le courant inverse maximum de la diode structurelle lors de son recouvrement inverse. Il est possible de le faire évoluer en

fonction de la température en vue de rendre compte de l'augmentation de la quantité de charges recouvrée lorsque la température augmente.

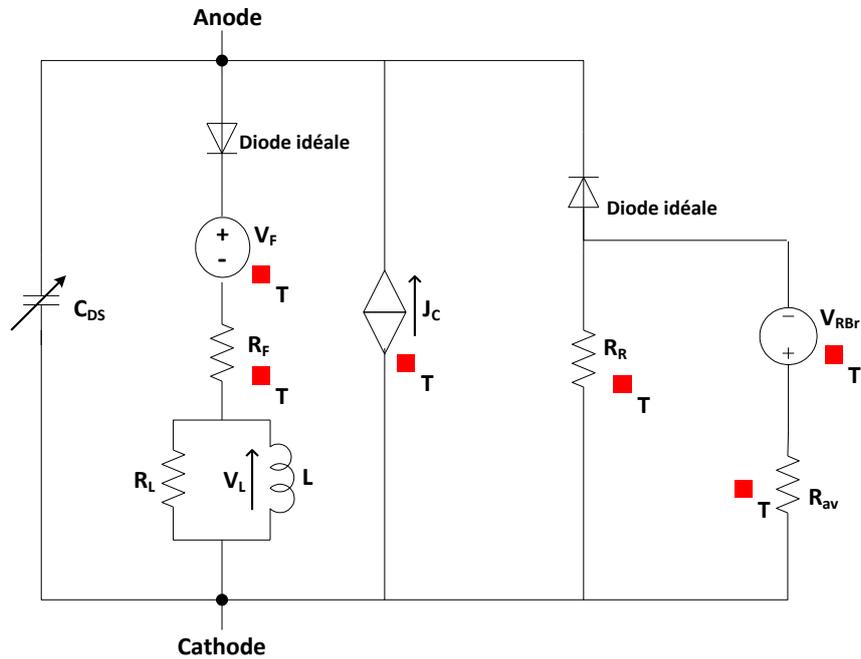


Figure 1.11 : Modèle complet de la diode structurale inspirée de [2], [15].

1.4.2 Modèles thermiques

Il existe plusieurs types de modèles thermiques suivant leurs principes de calcul. La figure 1.14 donne un aperçu général de ces méthodes [16].

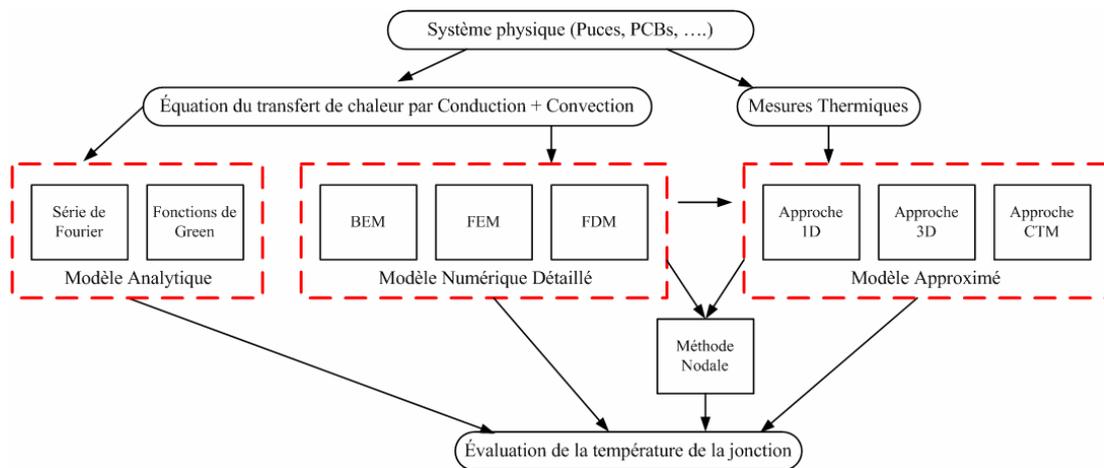


Figure 1.14 : Classification des différentes méthodes de modélisation thermique [16].

1.4.2.1 Modèle thermique 3D détaillé

Ce type de modèle est très précis mais à condition de faire un maillage adapté. Il peut donner la carte de la température interne et externe ce qui permet de faire une estimation des

contraintes thermomécaniques. Le défaut principal de ce modèle est le fait qu'il est exigeant sur la quantité de données à fournir et très gourmand en temps de calcul. La précision des résultats dépend également en partie du maillage, donc de l'habileté de l'utilisateur à réaliser un maillage optimal. Les fabricants de composants électroniques y ont souvent recours pour la mise au point de leurs dispositifs, mais ne souhaitent pas communiquer ce type de modèle parce qu'il contient beaucoup d'informations considérées comme des secrets industriels.

1.4.2.2 *Modèle thermique analytique*

Le deuxième type de modèle thermique est le modèle analytique. Ce modèle est basé sur des fonctions et transformations mathématiques (Fourier, Heinkel, Kirchhoff, Green...[17–19]) appliquées à l'équation de transfert de chaleur. Il est adapté pour certains cas particuliers où l'on peut faire des simplifications. Dans ses domaines d'application, il est très précis et rapide d'exécution mais reste malheureusement limité à des géométries plutôt simples.

1.4.2.3 *Modèle thermique approximé*

Le troisième type est le modèle thermique approximé qui est basé sur l'analogie électrique thermique (voir tableau 1.2). Ce modèle se présente sous forme de réseaux RC dont le but est de reproduire une réponse thermique bien définie. Ces réseaux RC sont faciles à extraire et à utiliser. Par contre, la précision est limitée et il ne donne que la température de jonction pour des conditions de refroidissement bien définies. Plusieurs techniques existent pour calculer les résistances et les capacités de ces modèles, elles sont basées sur des algorithmes d'optimisation, ou sur des calculs de constantes de temps [20], [21].

Quantités Thermiques			Quantités Electriques		
Paramètre		Unité	Paramètre		Unité
ΔT	Différence de température	K	ΔV	Différence de potentiel	V
Q	Flux thermique	W	I	Courant	A
R_{th}	Résistance Thermique	K/W	R	Résistance	Ω
C_{th}	Capacité Thermique	J/K	C	Capacité	F
τ_{th}	Constante de temps	s	τ	Constante de temps	s

Tableau 1.2 : Analogie entre les grandeurs électriques et thermiques.

1.4.2.4 *Modèle thermique nodal*

Le modèle thermique nodal est un modèle intermédiaire entre le modèle 3D détaillé et le modèle approximé. Il résulte directement de la discrétisation de l'équation de diffusion de la chaleur et se présente sous la forme de réseaux RC montés dans les trois directions de l'espace. Il est relativement précis mais si on souhaite augmenter la précision, le nombre d'éléments RC devient rapidement prohibitif.

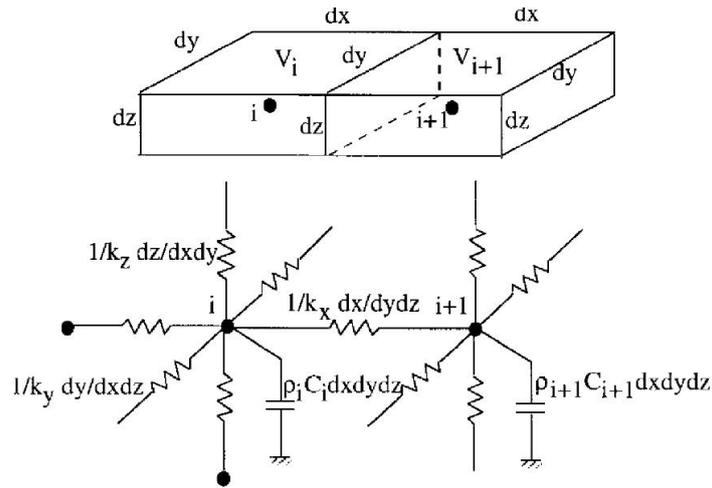


Figure 1.15 : Maillage du matériau et mise en place d'un réseau RC tridimensionnel dans les méthodes nodales [22].

1.4.2.1.5 *Modèle thermiques compacts*

D'après la définition de l'organisme de standardisation de l'industrie du semi-conducteur JEDEC, un modèle compact « CTM : Compact Thermal Model » est un réseau thermique de résistances ne contenant pas plus de dix ou vingt nœuds. Le modèle compact est utilisé pour prévoir les températures de dispositifs électroniques ou microélectroniques [23], [24].

1.4.2.1.1 *Modèle Delphi*

Dans les publications [23–25] un modèle qui s'appelle DELPHI ayant pour but la prédiction précise de la température de jonction est proposé. Les grandes lignes de la méthode DELPHI sont les suivantes :

- Création d'un modèle détaillé du dispositif électronique. Ce modèle peut être décrit avec n'importe quel logiciel de simulation thermique 3D (ex : FLOTHERM, ANSYS, COMSOL, REBECA-3D...).
- Simulations avec plusieurs combinaisons de conditions aux limites imposées sur les surfaces de refroidissement.
- Enregistrement de la température de la source et des flux thermiques à travers les surfaces de refroidissement pour chaque combinaison.
- Les résultats de simulations (températures et flux thermiques) avec les conditions de refroidissement correspondantes sont fournis à un optimisateur mathématique qui calcule les résistances thermiques d'un réseau déjà défini par l'utilisateur, ce réseau ainsi caractérisé représente de manière fiable le modèle compact DELPHI.

La figure 1.16 montre différentes configurations de réseaux de type DELPHI pour différentes technologies de boîtiers.

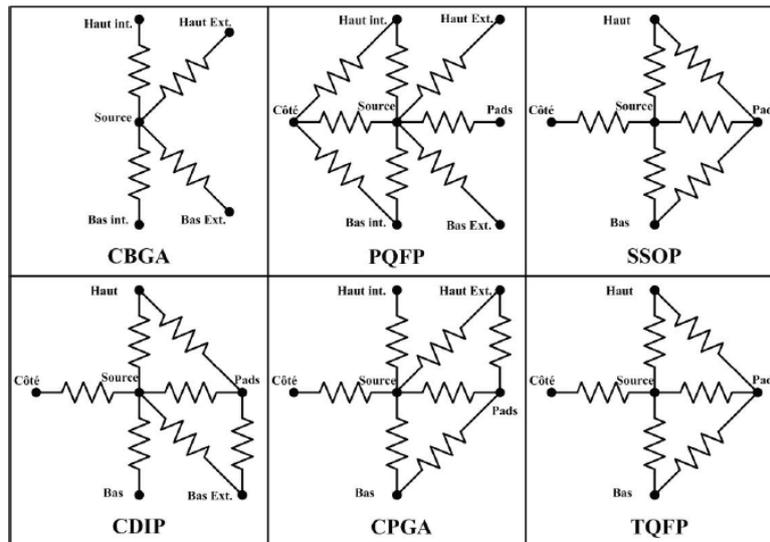


Figure 1.16 : Différentes configurations de réseaux DELPHI adaptées aux boîtiers [20].

L'inconvénient majeur de la méthode Delphi réside dans le très grand nombre de simulations paramétriques nécessaires (jusqu'à une centaine de conditions aux limites différentes) pour extraire un modèle compact. Par ailleurs, le modèle Delphi est très bien adapté aux composants mono-puce, mais la prise en compte de plusieurs sources de chaleur (cas de modules multi-puces) rend le modèle extrêmement complexe. Enfin, du fait de la complexité du réseau de résistances dont la structure varie en fonction du type de boîtier, l'extension au régime transitoire est très délicate et un grand programme de recherche est actuellement en cours pour le développement de modèles compacts transitoires.

1.4.2.1.2 Modèles développés au LAAS-CNRS³

Une nouvelle méthodologie d'extraction de modèles thermiques compacts (CTMs) pour les composants électroniques est proposée par le LAAS-CNRS (travaux de W. Habra⁴ [16]). L'originalité de cette méthodologie réside dans la prise en compte du comportement thermique des composants comportant plusieurs puces ou sources de chaleur, plusieurs surfaces de refroidissement et des matériaux à propriétés non-linéaires, tout en gardant une structure simple et générique des modèles obtenus. Cette méthodologie concerne aussi les modèles thermiques dynamiques, ceci est rendu possible par l'utilisation d'un réseau simple de type « étoile ». La prise en compte des modifications des conditions aux limites se fait en utilisant des résistances variables liées aux flux thermiques afin que le modèle compact puisse s'adapter à toutes les conditions aux limites possibles. De plus, la méthode choisie ne nécessite qu'un nombre limité de mesures ou de simulations thermiques 3D.

3. Il est à noter que les travaux de W. Habra se focalisent surtout sur le développement de modèles thermiques compacts en régime statique. Cependant, les modèles pour l'étude du régime dynamique sont peu traités, c'est la raison pour laquelle le deuxième chapitre de ce manuscrit a été dédié au développement des CTMs en régime dynamique.

4. Il est fortement conseillé au lecteur intéressé par ces modèles thermiques compacts de consulter [16] où la méthodologie de leur développement est détaillée.

Dans [26], une méthodologie pour générer des modèles compacts dynamique avec la prise en compte de la non-linéarité de la conductivité thermique a été proposée. Dans [27], une méthode simple est proposée pour l'extraction de modèles compacts statiques, où le nombre de simulation 3D nécessaire pour générer le modèle est considérablement réduit. Le langage VHDL-AMS a été proposé comme un langage puissant et adapté pour la modélisation et la simulation des CTMs générés.

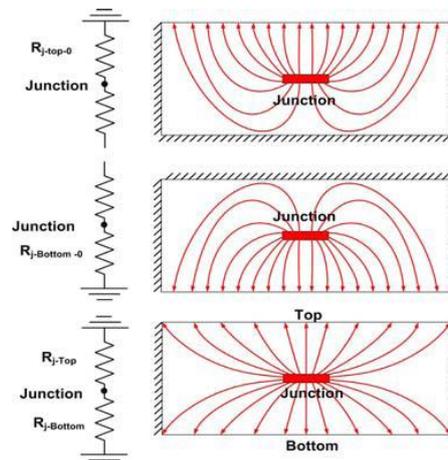


Figure 1.17 : Effets des conditions aux limites sur les résistances thermiques du CTM [27].

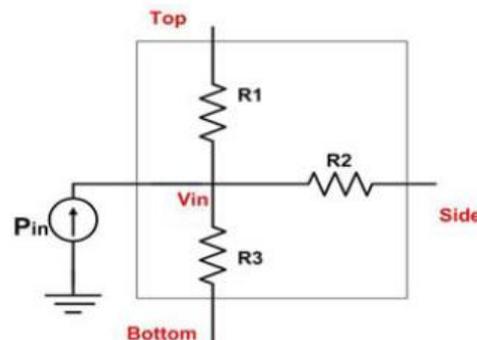


Figure 1.18 : Bloc VHDL-AMS représentant un CTM [27].

Dans [28], une nouvelle approche est proposée pour la prise en compte du couplage entre plusieurs sources de chaleurs. Le concept Optimum Thermal Coupling point (OTCP) a été défini.

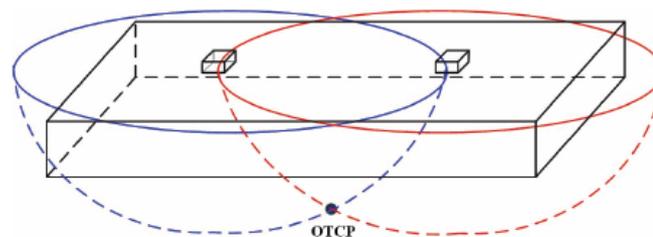


Figure 1.19 : Prise en compte du couplage thermique entre deux sources de chaleur [16].

Dans [29], l'approche « OTCP » est appliquée à l'extraction modèle compact dynamique⁵ d'un composant de puissance contenant plusieurs sources de chaleurs, et un bon accord entre les résultats de simulations et ceux de la mesure a été présenté.

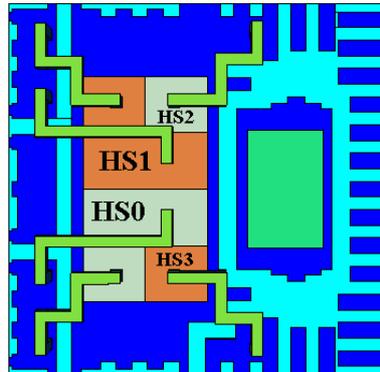


Figure 1.20 : Topologie du composant multi-puce avec quatre MOSFETs actifs HS0, HS1, HS2 et HS3 [29].

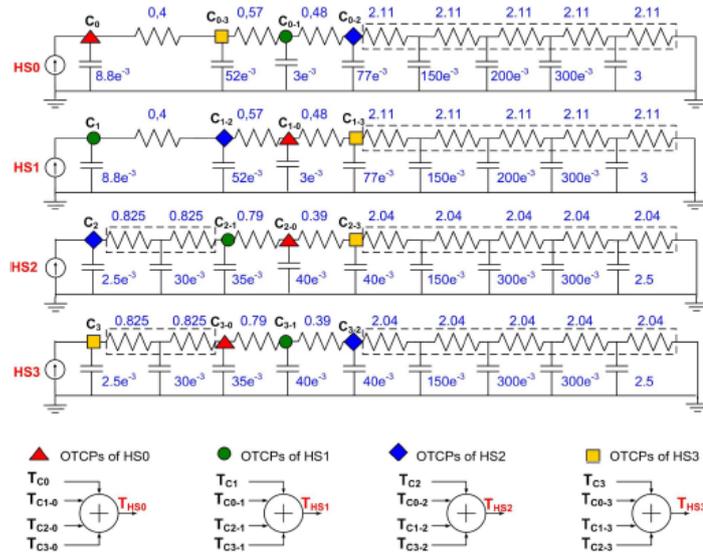


Figure 1.21 : CTM dynamique associé avec prise en compte du couplage thermique entre les sources de chaleur [29].

1.4.3 Modélisation électrothermique

La simulation électrothermique consiste à coupler les simulations électriques et thermiques. Le but de la simulation électrique est d'obtenir des informations sur la dissipation de puissance et les formes d'ondes électriques dans les dispositifs ou les circuits. D'autre part, la simulation thermique permet de connaître le profil de température et de mettre à jour tous les paramètres physiques dépendant de la température interne au modèle du composant ou du circuit. La figure 1.22 illustre le principe de la simulation électrothermique.

5. Ce modèle n'est pas auto-adaptatif aux conditions aux limites et ne considère qu'une seule surface de refroidissement.

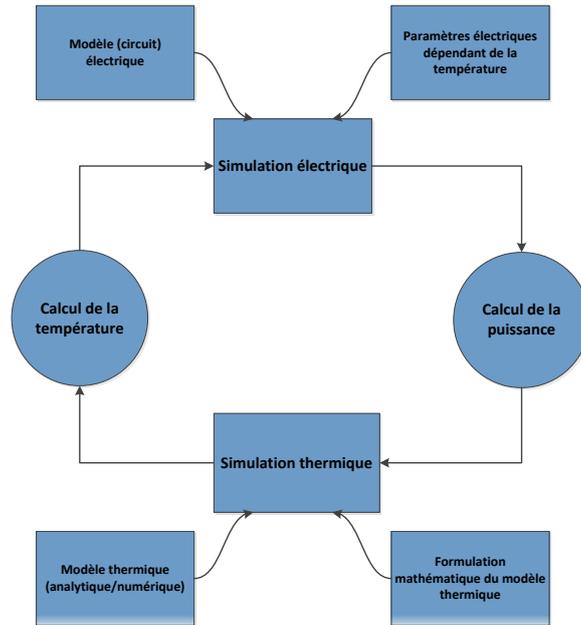


Figure 1.22 : Schéma de principe de la simulation électrothermique.

1.4.3.1 Méthodes de simulation électrothermique

Il existe principalement deux approches pour conduire une simulation électrothermique. Une approche directe où les phénomènes électriques et thermiques sont traités par le même simulateur.

Une approche par relaxation : dans ce cas les problèmes électriques et thermiques sont traités séparément par deux outils de simulation différents.

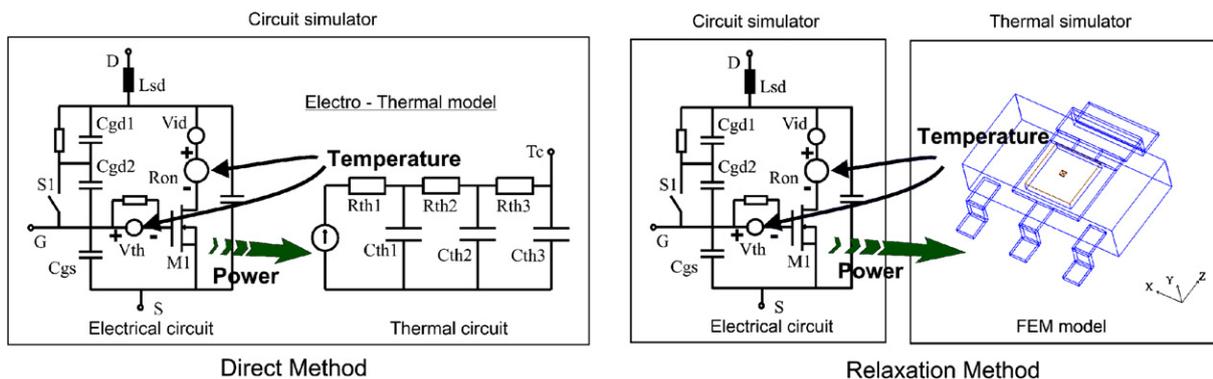


Figure 1.23 : Description des deux principales méthodes de couplage électrothermique utilisées pour la simulation des systèmes de puissance [30].

1.4.3.1.1 Méthode directe

Une façon d'intégrer les effets thermiques dans un simulateur électrique est de représenter le modèle thermique par un circuit électrique équivalent. Les problèmes thermiques et électriques sont ainsi résolus simultanément, il ne s'agit ici que de « rajouter » à un modèle

électrique classique des bornes thermiques. Cette stratégie est basée sur la transformation du problème thermique en un problème électrique équivalent [31]. Pour cela, le modèle électrothermique est implémenté sous forme de réseaux RC [32], de modèle comportemental ou analytique [33], [34].

L'avantage de cette méthode est son faible temps de calcul. Le calcul thermique et le calcul électrique étant réalisés simultanément à chaque itération du pas de temps commun. Son inconvénient réside souvent dans le nombre total des nœuds nécessaires pour la description d'un seul composant et parfois dans la trop grande simplification du modèle thermique. La diffusion latérale de la température est souvent négligée (modèles thermiques équivalent 1D) ce qui rend toute analyse de la distribution de la température sur la puce difficile, les modèles 3D à base de circuits RC pouvant être quant à eux extrêmement délicats à mettre en œuvre.

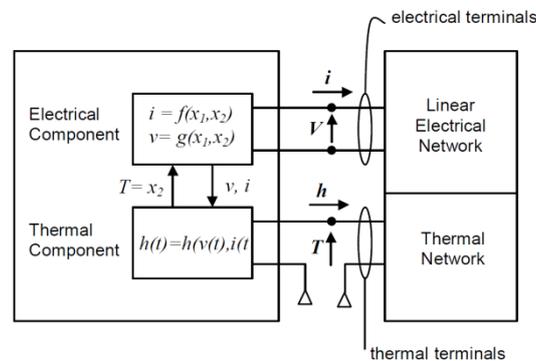


Figure 1.24 : Principe de la simulation électrothermique directe [31].

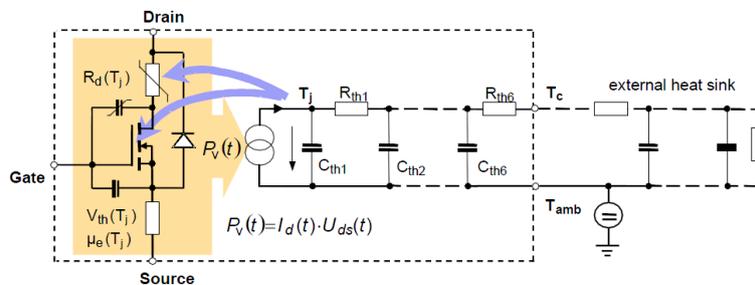


Figure 1.25 : Exemple de modélisation électrothermique d'un transistor MOSFET et de son refroidisseur [35].

A titre d'exemple, dans [36] est développé un modèle électrothermique dynamique d'un IGBT incluant son packaging. L'approche adoptée consiste à définir la température en plusieurs points du module : sur la puce, le packaging et le refroidisseur. Le modèle est implémenté sous le logiciel SABER en associant à chaque borne électrique une borne thermique. Comme conformément à la figure 1.25 où sont représentés les modèles électrique et thermique de l'IGBT. De cette façon, la réponse du réseau thermique équivalent est directement liée à la puissance dissipée et les caractéristiques du modèle électrique sont directement reliées à la température. Le modèle thermique du composant est basé sur une discrétisation de l'équation de diffusion de la chaleur dans les trois dimensions (3D) et prend en considération la non-

linéarité de la conductivité thermique du silicium ainsi que la non-linéarité du transfert de la chaleur par convection à travers le refroidisseur. Ce modèle thermique est bien détaillé dans [37].

Des travaux récents sont en cours pour étendre cette approche aux nouvelles technologies des composants de puissance. On retrouve une description détaillée du projet dans [38].

Dans [39], la méthode précédente a été améliorée pour modéliser un module IGBT multi-puces en rajoutant les couches constituant le substrat DBC et le refroidisseur. Les résultats obtenus dans cette étude présentent une bonne adéquation avec les résultats expérimentaux. Néanmoins, il faut souligner que dans cette étude, une seule puce IGBT est source de pertes.

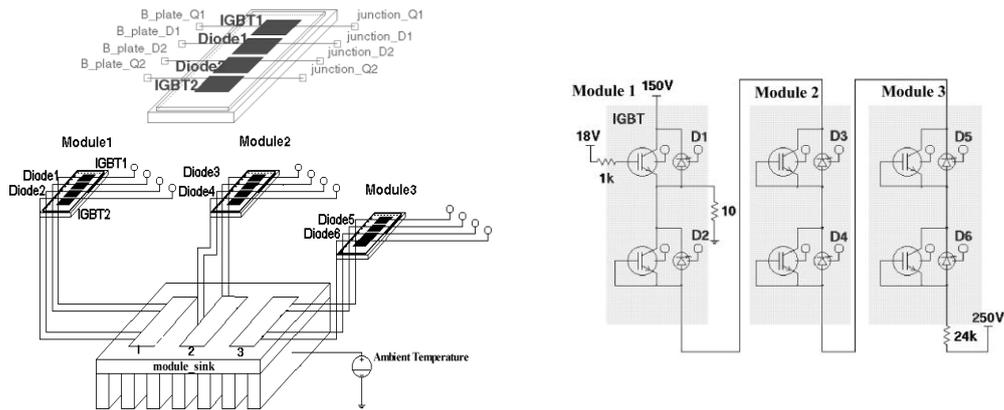


Figure 1.26 : Modèle thermique (à gauche) et électrique (à droite) d'un module IGBT sous SABER [39].

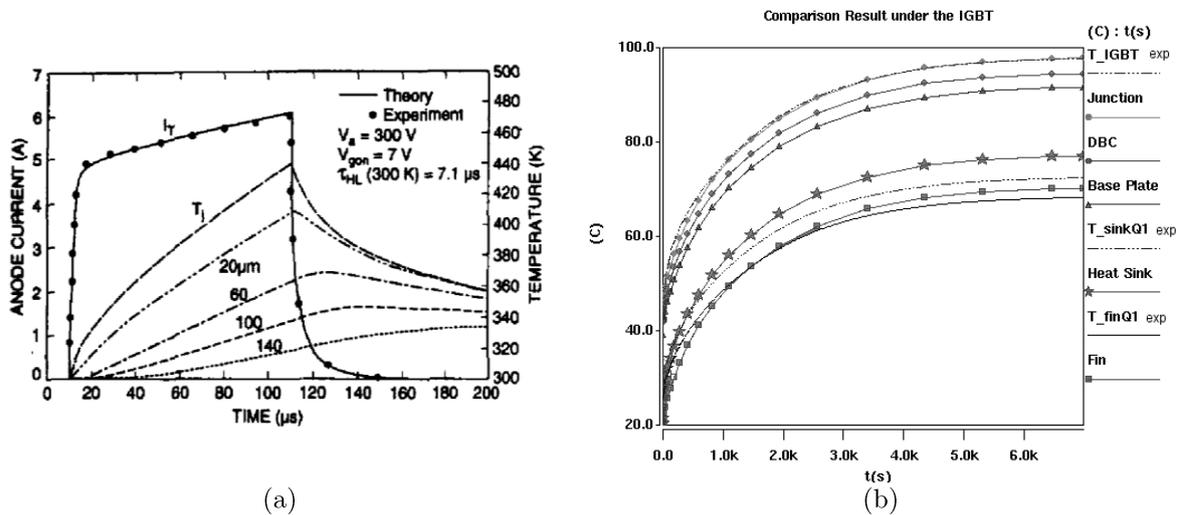


Figure 1.27 : Exemple de résultats de simulation électrothermique par méthode directe : a) Courant de court-circuit et température simulée [37] et b) Température simulée en différents points sous la puce IGBT [39].

Un autre logiciel souvent utilisé pour réaliser des simulations électrothermique par l'approche directe est le logiciel SIMPLORER. Dans [40] deux puces IGBT montées en parallèle sont simulées. La diffusion latérale de la température et le couplage entre les deux IGBT ont été

pris en compte en modélisant chaque domaine physique par une cellule RC. De plus, ici le modèle propose une configuration avec plusieurs puces montées en parallèle sur un même refroidisseur comme illustré sur la figure 1.28.a. Dans [41], la méthode précédente à été étendue pour simuler le comportement électrothermique d'un convertisseur utilisé dans les Véhicule Hybrides.

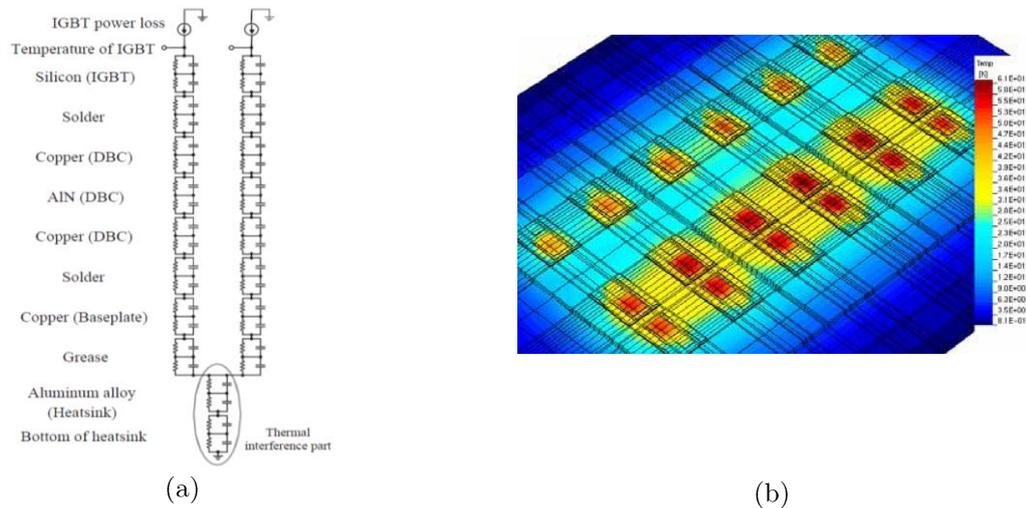


Figure 1.28 : Exemple de simulation par méthode directe en utilisant SIMPLORER : a) modèle thermique équivalent de deux puces IGBT, de leur assemblage et du refroidisseur [40], [41] et b) distribution de la température sur le module IGBT multi-puces [41].

Dans [42], nous trouvons un autre type de modélisation électrothermique par la méthode directe. La modélisation électrothermique est réalisée en donnant au simulateur thermique un tableau contenant les valeurs de puissances dissipées pré-calculées par des simulations électriques réalisées pour plusieurs combinaisons de températures, de rapports cycliques, de courants et de la tension de service. Le simulateur thermique, qui prend en compte les paramètres thermiques de toute la structure, aura toutes les informations pour faire le calcul du comportement électrothermique.

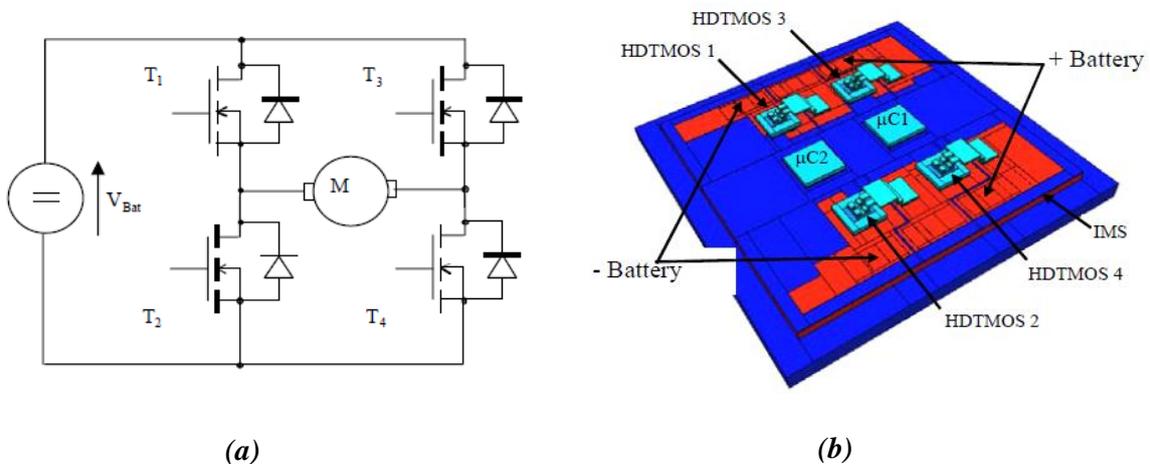


Figure 1.29 : Modèle électrothermique du composant de puissance : a) modèle électrique et b) modèle thermique [42].

La figure 1.30 donne le principe de simulation d'un exemple d'application basé sur un élément de convertisseur de type bras d'onduleur. Les simulations électriques des formes d'ondes lors des commutations sont faites à l'aide de modèles physiques de diode et d'IGBT implantés dans SABER[®]. Pour toutes les combinaisons de niveaux de courant, de rapports cycliques, de températures de jonction, la puissance dissipée est calculée, et toutes ces valeurs sont stockées dans deux tableaux, l'un pour la diode et l'autre pour l'IGBT. Ces tableaux sous forme de fichiers sont transférés au logiciel de simulation thermique REBECA-3D[®] qui calcule à chaque pas de temps la puissance dissipée dans la diode et dans l'IGBT à partir des valeurs de températures simulées, des paramètres électriques et du profil de mission par interpolation ou extrapolation des valeurs du tableau.

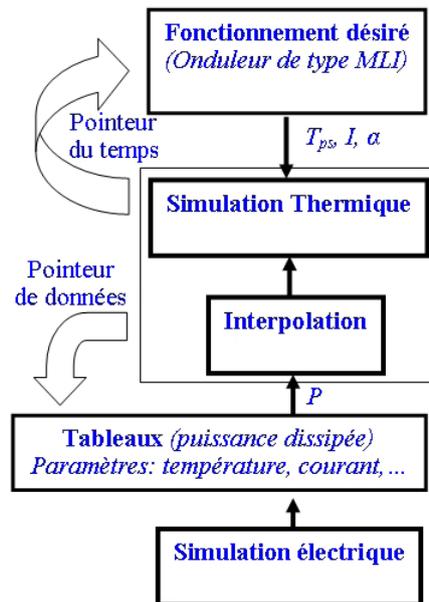


Figure 1.30 : Principe de la méthode des tableaux utilisée dans la modélisation électrothermique [43].

1.4.3.1.2 Méthode de relaxation

Cette méthode est basée sur le couplage temporel entre le simulateur électrique et le simulateur thermique [31], [44]. Les deux modèles sont résolus de manière séparée en utilisant des logiciels appropriés communiquant à travers une interface (API : Application Programming Interface). Cette interface contrôle le flux d'informations entre les deux simulateurs et leur synchronisation en fonction du temps. De plus, cette interface gère aussi la différence entre les constantes de temps thermique et électrique qui ne sont pas du même ordre de grandeur.

Ainsi, après chaque pas de calcul, un temps d'attente est marqué afin de permettre au solveur électrique de transmettre la puissance dissipée vers le solveur thermique qui calcule la température qui sera renvoyée à nouveau vers le simulateur électrique. Ce processus est itératif jusqu'à ce que le critère de convergence fixé soit satisfait.

Cette technique permet une meilleure représentation du comportement thermique mais présente l'inconvénient d'un temps de calcul supérieur à la précédente.

L'exemple étudié dans [44] utilise le logiciel « SABER[®] » pour résoudre le problème électrique et « ANSYS[®] » pour résoudre le problème thermique. Ce travail montre quelques améliorations au niveau de la convergence et de la rapidité de la simulation électrothermique, ces améliorations étant accomplies en utilisant un pas de temps variable. Ce pas est automatiquement lié aux variations de l'écart des températures calculées entre deux simulations thermiques successives. La méthode de relaxation peut être aussi précise que souhaitée et fournit des cartes de températures aux interfaces entre les couches décrivant ainsi les gradients susceptibles d'induire des contraintes thermomécaniques. Cependant, l'augmentation de la précision rend le temps de calcul très long [31].

Dans [30] une simulation électrothermique d'un convertisseur DC/DC est réalisée en couplant un simulateur thermique (FLOTHERM[®]) et un simulateur électrique basé sur le langage VHDL-AMS. Cette approche montre bien que la modélisation électrothermique par relaxation peut très bien être appliquée à l'analyse d'un système d'électronique de puissance relativement complexe.

L'utilisation d'un logiciel thermique basé sur la simulation par élément finis nécessite aussi un compromis entre une bonne représentation du modèle thermique (prise en compte de la géométrie, des propriétés des matériaux, affinage du maillage...) et l'augmentation de la taille du modèle et du temps de calcul. Ici le modèle thermique est constitué de deux millions de mailles ce qui rend le transfert de données avec le modèle électrique difficile (synchronisation, convergence). Les paramètres électriques dépendant de la température ont été extraits en amont par des caractérisations à différentes température.

Les résultats obtenus par simulation ont été comparés à des résultats de mesure réalisés par thermographie infrarouge. Les valeurs maximales, sur les transistors et les diodes, montrent une bonne adéquation entre la simulation et la mesure expérimentale mais la distribution de température ne correspond pas. Les auteurs justifient cet écart sur la distribution de température par le fait que les composants passifs (transformateurs, inductances, condensateurs, ...) n'ont été pris en compte que dans le modèle électrique et pas dans le modèle thermique.

Néanmoins, ils arrivent à prédire de manière satisfaisante les températures de jonction des composants actifs.

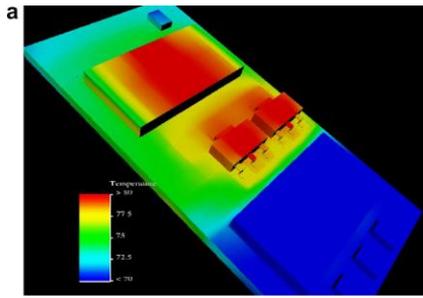


Table 3
Simulated surface temperatures of the active components of converter

	Ambient temperature 20 °C
MOSFET Q2	74.23 °C
MOSFET Q3	74.29 °C
Diode CR2	73.94 °C
Diode CR3	76.77 °C
Diode CR4	75.66 °C
Diode CR5	74.46 °C

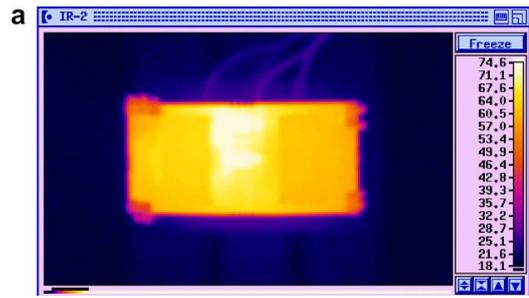


Table 5
Experimental surface temperatures of the active components of an output current of 3 A

Op @ 3A	Emissivity equalisation	Black paint
FACE A T _{Q2}	74.2 °C	75.4 °C
FACE A T _{Q3}	74 °C	74.4 °C
FACE B T _{CR2}	74.0	73.0
FACE B T _{CR3}	81.0	78.7 °C
FACE B T _{CR4}	80.8	78.0 °C
FACE B T _{CR5}	74.3	69.4 °C

Figure 1.31 : Exemple de résultats présentés dans [30].

Pour remédier aux problèmes posés par les modèles à éléments finis (complexité du modèle, temps de calcul,...), de nouvelles approches ont été proposées. Il s'agit de représenter les éléments sous forme d'un réseau 3D de cellules élémentaires. On retrouve sur les figures 1.32. a et b une illustration de cette approche ainsi que la forme du maillage pour le calcul thermique [45].

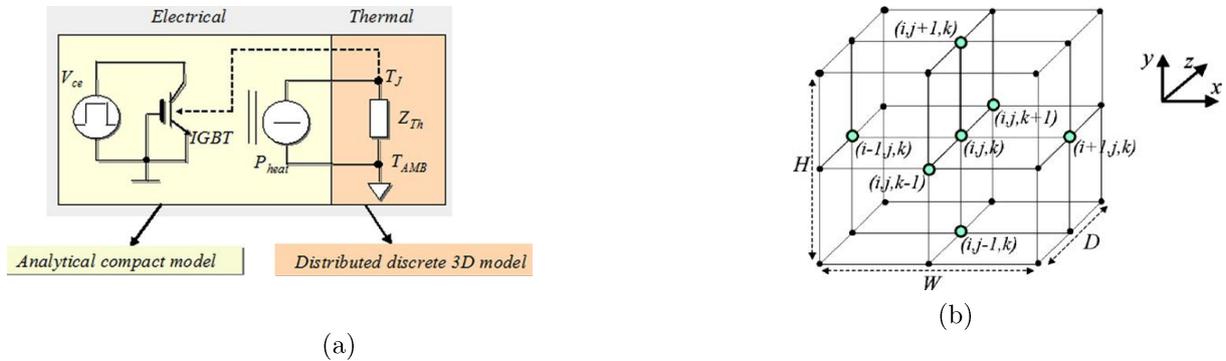


Figure 1.32 : Illustration de l'approche de modélisation par méthode de relaxation rapportée dans [45] : a) Modélisation par réseau distribué et b) Maillage volumique pour les effets thermiques.

Cette approche est présentée dans [46], [47]. Un outil pour la simulation électrothermique d'un module MOSFET y est décrit, entièrement développé sous Matlab®. Pour le modèle électrique, chaque cellule élémentaire est définie par la relation liant le courant de sortie à la température, $I_D = f(V_{GS}, V_{DS}, T_J)$. La puce active est ainsi discrétisée en position (x, y) et le problème est également résolu en temporel. La brasure et le refroidisseur sont modélisés par un simple réseau RC.

La puissance dissipée et la température sont ainsi calculées sur chaque nœud par la résolution alternée de deux équations. D'un côté l'équation électrique qui donne la puissance dissipée en fonction de la température et de l'autre l'équation de diffusion de la chaleur discrétisée.

La figure 1.33 représente la distribution de la température, mesurée et simulée, sur la surface de la puce du MOSFET pendant une phase de court circuit.

Dans [45], le réseau modélisant un IGBT et son packaging a été discrétisés dans les trois directions (x,y,z). Le modèle électrique est décrit en utilisant le langage VHDL-AMS et le modèle thermique par l'approche distribuée. Le modèle décrit le comportement électrothermique durant une phase de blocage avec un courant de fuite qui produit un auto-échauffement de la puce IGBT par effet joule. Cet auto-échauffement conduit à terme à la destruction de la puce par emballement thermique.

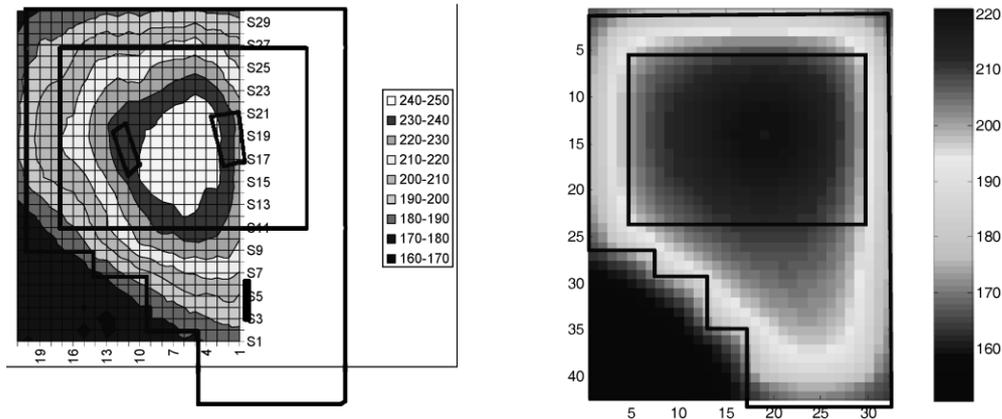


Figure 1.33 : Distribution de la température mesurée (à gauche) et simulée (à droite) [47].

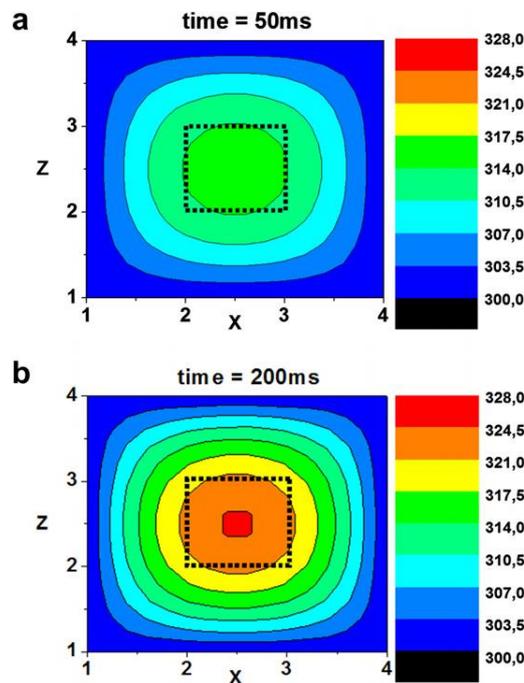


Figure 1.34 : Evolution de la température en fonction du temps [45].

On retrouve aussi une démarche de simulation électrothermique par réduction du modèle [48] thermique élément finis. Dans ce cas l'approche est très mathématique. A partir d'un modèle

thermique complet (avec un nombre de nœuds important) on génère de manière automatique un modèle réduit (en termes de nombre de nœuds) mais ayant le même comportement en certains nœuds que le précédent.

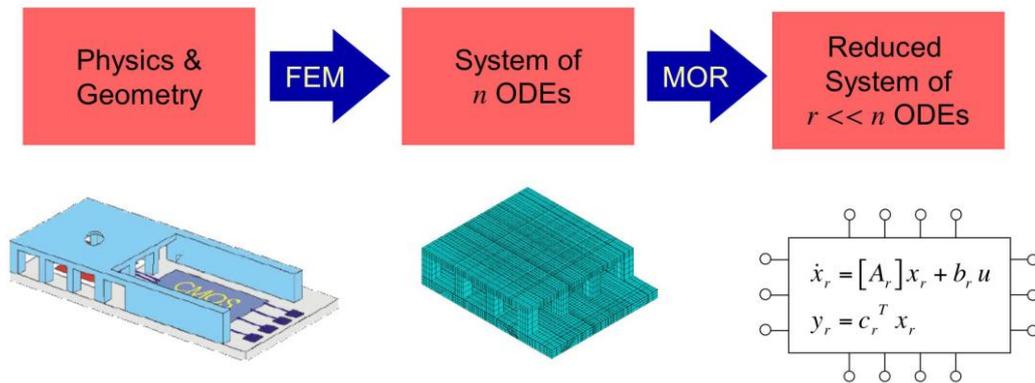


Figure 1.35 : Schémas de principe illustrant la réduction de modèle [48].

1.5 Choix du modèle

On trouve dans la littérature de nombreux modèles et méthodes pour traiter le comportement électrothermique des composants de puissance. Chaque auteur plaide en faveur de sa méthode. Il convient donc de fixer les limites de chaque méthode notamment pour traiter les cas les plus critiques. Dans ce mémoire nous montrons qu'il n'existe pas une réponse unique en termes de modélisation électrothermique, car l'application visée d'une part et l'investigation demandée d'autre part nécessitent une adaptation de l'approche de modélisation. Chaque méthode vise à résoudre une classe spécifique de problèmes.

1.6 Conclusion

L'évolution très rapide dans le domaine des composants semiconducteurs conduit à une augmentation des contraintes thermiques qui induisent à leur tour des contraintes mécaniques, principalement au niveau de l'assemblage, mais aussi de fortes contraintes électriques au niveau des puces actives. L'étude de la fiabilité est devenue par conséquent primordiale.

Après avoir présenté la définition des notions de la fiabilité et de la robustesse, dans la première partie de ce chapitre, nous avons présenté l'influence de la température de jonction sur les différents paramètres des composants semiconducteurs.

Ensuite, les phénomènes électrothermiques dans les composants semiconducteurs ont été mis en évidence. En effet, il existe un très fort couplage entre la température et tous les paramètres électriques responsables des performances des composants (résistance ON, tension de seuil ...). Ces effets conduisent généralement à une augmentation de la puissance dissipée. L'intérêt est donc d'avoir un modèle électrothermique qui soit capable de fournir une estimation de la température de jonction sous des conditions réelles de fonctionnement. C'est

pourquoi une grande partie de ce chapitre a été consacrée à la description des différents modèles et méthodes de simulation électrothermique.

Du fait qu'il existe plusieurs méthodes permettant de coupler les simulations électrique et thermique pour prendre en compte l'interaction électrothermique, il est donc nécessaire de savoir faire un choix pertinent pour l'application visée. Dans la suite de ce mémoire, nous montrerons que chaque méthode vise à résoudre une classe spécifique de problèmes.

CHAPITRE 2.

Modélisation thermique compacte

Sommaire du chapitre

2.1	Méthodologie de développement de modèles thermiques compacts (CTMs) dynamiques pour des structures avec refroidissement multi-faces.-	44 -
2.1.1	Extraction de la réponse thermique indicielle par simulation en éléments finis.....	45 -
2.1.2	Extraction des réseaux RC thermiques.....	48 -
2.1.2.1	Réseaux de Foster	49 -
2.1.2.2	Transformation Foster-Cauer.....	51 -
2.1.3	Représentation du modèle thermique compact dynamique.....	52 -
2.1.4	Equations de contrôle des résistances et capacités thermiques.....	52 -
2.1.5	Mise en œuvre en VHDL-AMS	54 -
2.1.6	Résultats et discussion	54 -
2.2	Méthodologie de développement de modèles thermiques compacts (CTMs) dynamiques pour des structures avec plusieurs sources de chaleurs- 55	55 -
-		
2.2.1	Rappels sur la notion du point de couplage thermique (OTCP).....	56 -
2.2.2	Modèle statique.....	56 -
2.2.2.1	Simulations thermiques	57 -
2.2.2.2	Auto-adaptation aux conditions aux limites et équations de contrôle.....	61 -
2.2.3	Extension au modèle dynamique.....	62 -
2.2.4	Validation	64 -
2.3	Conclusion.....	65 -

DANS le premier chapitre (cf. § 1.3.2.5) nous avons vu que les modèles thermiques compacts sont particulièrement appréciés par les concepteurs de composants électroniques car il n'est pas nécessaire de faire appel à des simulateurs thermiques 3D complexes, gourmands en temps de calcul et qui demandent la connaissance fine des technologies gardées confidentielles par les fabricants des composants.

Ce chapitre présente la continuité des travaux¹ de recherche sur les modèles thermiques compacts (CTMs) développés au LAAS-CNRS [16], dont le but est d'étendre la modélisation compacte statique au régime dynamique. Une nouvelle méthodologie d'extraction de modèles thermiques compacts auto-adaptatifs aux conditions aux limites pour les composants de puissance en régime dynamique est proposée. La première partie de ce chapitre décrit la méthodologie de développement des CTMs pour les structures avec refroidissement multi-faces. Ensuite, la méthodologie a été étendue pour les structures avec plusieurs sources de chaleur.

2.1 Méthodologie de développement de modèles thermiques compacts (CTMs) dynamiques pour des structures avec refroidissement multi-faces

Les composants électroniques modernes possèdent de multiples chemins pour évacuer la chaleur, par exemple, les fils de connexion peuvent contribuer de manière significative au refroidissement. Le défi dans l'utilisation d'un modèle thermique compact est de considérer les changements dans le flux de chaleur à l'intérieur du composant lorsque les conditions aux limites extérieures peuvent changer en fonction de l'application (type de PCB, connexions externes, niveau d'intégration...). Dans ce qui suit, nous présentons une méthode améliorée pour générer des modèles thermiques compacts transitoires indépendants des conditions aux limites pour les structures avec plusieurs surfaces de refroidissement.

Pour illustrer la méthodologie d'extraction de modèles thermiques compacts, un composant de puissance a été pris comme exemple. Il est constitué d'une puce de puissance qui dissipe de la chaleur lors de son fonctionnement et de deux radiateurs en cuivre (deux surfaces de refroidissement : « haut » et « bas ») qui servent à évacuer cette chaleur. Les figures 2.1.a et b représentent respectivement une vue 3D et une vue en coupe du composant de puissance étudié.

1. Il est fortement conseillé pour le lecteur intéressé par ces modèles thermiques compacts de consulter les travaux de W. Habra [16] consacrés au développement de CTMs en régime statique. Le but de ce chapitre est d'étendre ces modèles au régime dynamique.

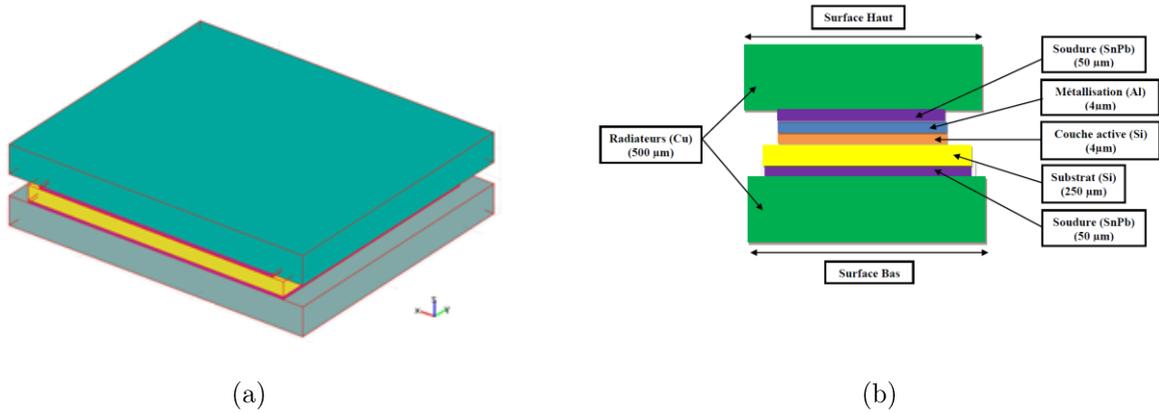


Figure 2.1 : Illustration du composant de puissance pris comme exemple : a) vue 3D et b) vue en coupe.

2.1.1 Extraction de la réponse thermique indicielle par simulation en éléments finis

Les modèles thermiques compacts sont développés à partir de simulations 3D transitoires de type éléments finis (EF) en utilisant COMSOL Multiphysics[®]. Le but de ces simulations est d'obtenir la réponse thermique indicielle² calculée pour un échelon de puissance P qui servira à identifier les réseaux RC qui représentent les CTMs. Comme il est de coutume dans la littérature technique relative aux composants, nous nous autoriserons à utiliser le terme d'impédance thermique transitoire $Z_{th}(t)$ lorsque nous raisonnerons sur le rapport de la réponse thermique indicielle à la puissance. Dans ces conditions, l'impédance thermique transitoire $Z_{th}(t)$ est définie par:

$$Z_{th}(t) = \frac{T_j(t) - T_{ref}}{P} \quad (2.1)$$

Où :

T_j : la température de jonction

T_{ref} : la température de référence

P : la valeur de l'échelon de puissance dissipée par la surface active.

A l'exception du silicium, toutes les propriétés thermiques des matériaux sont considérées comme constantes avec la température parce que leurs influences et leurs variations sont limitées sur la plage de température de fonctionnement ($T < 200$ °C). La dépendance en

2. Le terme d'impédance thermique est abusivement utilisé dans la littérature et particulièrement dans les notes d'applications techniques et les fiches de spécification des composants. En réalité, il s'agit de la réponse thermique indicielle à un échelon unité de puissance. On peut cependant accepter la notion d'impédance thermique si la grandeur est exprimée en K/W tout en gardant présent à l'esprit qu'il ne s'agit pas d'une impédance au sens mathématique du terme, grandeur qui n'est définie que dans le domaine des transformées de Laplace des grandeurs réelles. Certaines règles de composition telle la mise en parallèle des impédances thermiques définies dans le domaine symbolique ne s'appliquent donc pas aux $Z_{th}(t)$.

température de la conductivité thermique $K_{Si}(T)$ et la capacité calorifique $Cp_{Si}(T)$ du silicium sont donnés par les formules suivantes [49] :

$$K_{Si}(T) = \frac{1}{a + bT + cT^2} \text{ (W.m}^{-1}\text{.K}^{-1}\text{)} \quad (2.2)$$

Où :

$$a = 3 \times 10^{-4} \text{ m.K.W}^{-1}$$

$$b = 1.56 \times 10^{-5} \text{ m.W}^{-1}$$

$$c = 1.65 \times 10^{-8} \text{ m.K}^{-1}\text{.W}^{-1}$$

$$Cp_{Si}(T) = a + bT + \frac{c}{T^2} \text{ (J.Kg}^{-1}\text{.K}^{-1}\text{)} \quad (2.3)$$

Où :

$$a = 8.49 \times 10^2 \text{ J.kg}^{-1}\text{.K}^{-1}$$

$$b = 0.155 \text{ J.kg}^{-1}\text{.K}^{-2}$$

$$c = 1.6 \times 10^{-7} \text{ J.kg}^{-1}\text{.K}$$

La première étape pour générer les CTMs est de définir les surfaces de refroidissement. Dans l'exemple proposé dans cet article, deux surfaces de refroidissement sont définies : « Haut » et « Bas » (cf. figure 2.1.a). Les conditions aux limites appliquées sont de type échange convectif. Des coefficients de convection h_{Haut} et h_{Bas} sont définis pour les surfaces « Haut » et « Bas » respectivement. La puissance dissipée est de 5 W et la température de référence est de 20 °C. Pour assurer l'auto-adaptation aux conditions aux limites des CTMs générées, les conditions aux limites appliquées sur le modèle éléments finis ont été variées. Pour évaluer la réponse thermique Z_{Haut} de la surface « Haut » du composant de puissance, le coefficient de convection h_{Haut} est fixé et l'on fait varier h_{Bas} . Donc Z_{Haut} est évaluée pour différentes conditions de refroidissement ce qui permet d'obtenir sa loi de variation en fonction des conditions aux limites appliquées sur la surface « Bas » du composant de puissance. Le nombre de simulations nécessaires est considérablement réduit. Les différentes combinaisons des conditions aux limites appliquées sur le modèle éléments finis du composant de puissance sont représentées dans le tableau 2.1.

Extraction de Z_{Haut}		Extraction de Z_{Bas}	
h_{Haut} (W/m ² K)	h_{Bas} (W/m ² K)	h_{Haut} (W/m ² K)	h_{Bas} (W/m ² K)
2000	30	30	2000
	200	200	
	600	600	
	1000	1000	
	5000	5000	
	10000	10000	

Tableau 2.1 : Conditions aux limites appliquées sur le modèle EF pour extraire la ‘réponse thermique indicielle.

Des simulations transitoires ont été effectuées avec un vecteur de temps logarithmique de 20 points/décade. Pour chaque combinaison de conditions aux limites, la réponse thermique indicielle a été extraite.

A titre d’exemple, la distribution de la température finale sur le composant de puissance et la réponse de la température de jonction lorsque une puissance totale de 5 W est dissipée pour les suivantes conditions aux limites appliquées : $h_{Haut} = 30 \text{ W/m}^2\cdot\text{K}$ et $h_{Bottom} = 2000 \text{ W/m}^2\cdot\text{K}$, sont représentées respectivement dans les figures 2.2 et 2.3.

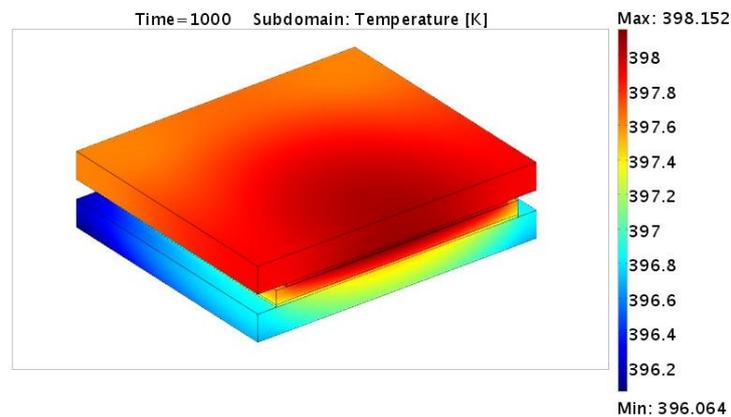


Figure 2.2 : Distribution de la température en K sur le composant de puissance pour $h_{Haut}=30 \text{ W/m}^2\cdot\text{K}$ et $h_{Bas}=2000 \text{ W/m}^2\cdot\text{K}$ à $t=1000 \text{ s}$.

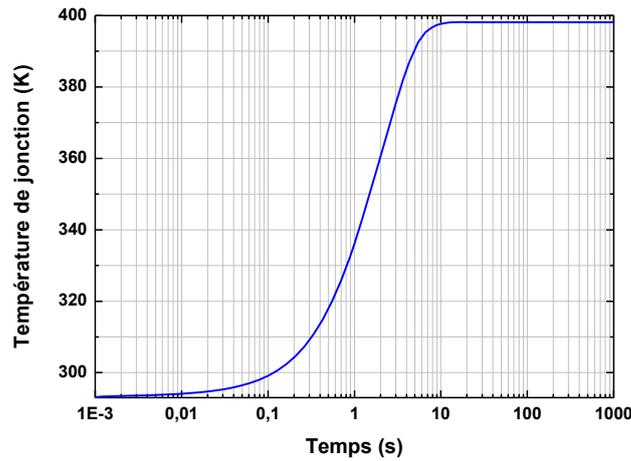


Figure 2.3 : Réponse de la température de jonction pour $h_{Haut}=30 \text{ W/m}^2\cdot\text{K}$ et $h_{Bas}=2000 \text{ W/m}^2\cdot\text{K}$.

2.1.2 Extraction des réseaux RC thermiques

Comme il existe une analogie entre les grandeurs thermiques et électriques, on approxime souvent l'impédance thermique par le biais de paires RC (résistances et capacités). De cette manière les phénomènes thermiques peuvent être décrits en utilisant l'environnement de simulation de circuit. Toutefois, pour des raisons de calcul, il n'est pas possible d'inclure un nombre infini de paires RC dans un simulateur de circuit. Il faut trouver un compromis entre le nombre de paires RC, le temps de calcul et la précision.

Deux configurations de réseaux RC existe dans la littérature : le réseau de Foster qui est simple à calculer et une autre représentation plus conforme à la réalité physique est souvent utilisée qui est le réseau de Cauer.

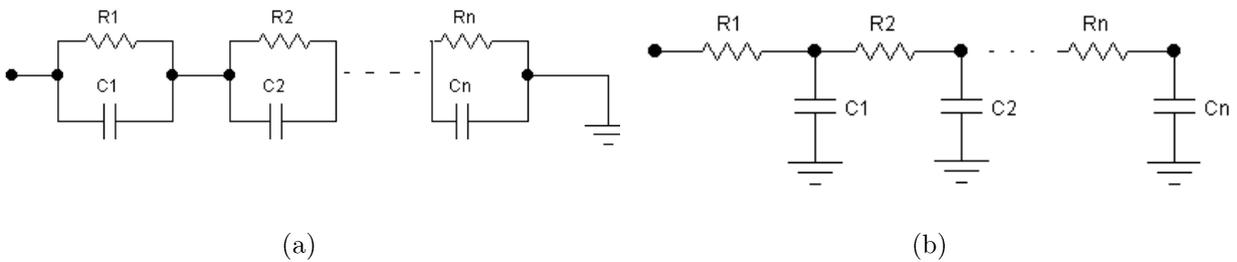


Figure 2.4 : Réseaux RC thermiques : a) réseau de Foster et b) réseau de Cauer.

La cellule basique du réseau de Foster est une connexion parallèle d'une résistance et une capacité (cf. figure 2.4.a). Dans le domaine de Laplace la l'impédance du réseau de Foster se calcule simplement et elle est donnée par :

$$Z_F(s) = \sum_{i=1}^N \frac{R_i}{1 + s\tau_i} \tag{2.4}$$

En appliquant à $Z_F(t)$ la transformée inverse de Laplace, on obtient facilement (avantage du réseau de Foster) :

$$Z_F(t) = \sum_{i=1}^N R_i (1 - e^{-\frac{t}{\tau_i}}) \quad (2.5)$$

Où : $\tau_i = R_i C_i$ sont des constantes de temps à identifier

Cette représentation a l'avantage d'une correspondance directe entre les paramètres de corrélation et les éléments du réseau RC [50]. En dépit de cet avantage, le réseau de Foster n'a pas de sens physique. L'analogie entre grandeurs électriques et thermiques n'est valable que si tous les condensateurs du réseau ont un côté relié à la masse. Au contraire, le réseau de Caueur peut être retenu comme la topologie adéquate pour l'équivalence thermique et électrique. La transformée de Laplace de la fonction d'impédance dans le réseau de Caueur est donnée par :

$$Z_C(s) = \frac{1}{sC_1 + \frac{1}{R_1 + \frac{1}{sC_2 + \frac{1}{R_2 + \dots}}}} \quad (2.6)$$

Comme on le voit, l'équation (2.6) a une forme assez complexe, lorsque le réseau contient un nombre important de paires RC. En pratique, il n'est pas possible d'effectuer la transformée de Laplace inverse pour passer dans le domaine temporel, lorsque le degré du polynôme est supérieur à 4. Une alternative pour obtenir le réseau de Caueur est d'identifier le réseau de Foster, puis faire la transformation dite transformation Foster-Cauer.

2.1.2.1 Réseaux de Foster

Pour identifier le réseau de Foster, nous avons opté à leur identification en utilisant un algorithme d'optimisation. Toutefois l'identification automatique des paires RC par un logiciel est une tâche complexe. L'algorithme d'identification est développé sous Matlab[®].

Le but de l'algorithme d'optimisation est de trouver les valeurs optimales des résistances et des capacités pour corrélérer la réponse thermique indicielle obtenue à partir de la simulation éléments finis. La fonction objectif⁴ qui est utilisé comme critère de minimisation est défini comme suit :

$$\text{Fonction_objectif} = \frac{|Z_{th_RC} - Z_{th_EF}|}{Z_{th_EF}} 100\% \quad (2.7)$$

4. La fonction objectif, dite aussi fonction de coût est utilisé en optimisation mathématique pour désigner une fonction qui sert de critère pour déterminer la meilleure solution à un problème d'optimisation. Concrètement, elle associe une valeur à une instance d'un problème d'optimisation. Le but du problème d'optimisation est alors de minimiser ou de maximiser cette fonction jusqu'à l'optimum.

Où :

Z_{th_EF} : la réponse thermique indicielle obtenue à partir de la simulation EF

Z_{th_RC} : la réponse thermique indicielle représentant le réseau de Foster donné par (2.5)

L'identification est effectuée en utilisant la méthode du simplexe [51]. La méthode d'optimisation Simplex réalise l'identification correcte et avec un petit effort de calcul. Pour le processus d'identification, les hypothèses suivantes ont été faites :

- Le nombre N de paires RC qui décrivent le comportement de la courbe est donnée comme une entrée;
- Les résistances R et les capacités C doivent avoir des valeurs positives, puisque les valeurs négatives n'ont pas de signification physique;
- la réponse thermique indicielle $Z_{th}(t)$ provient de la simulation 3D.

Le succès de l'identification est fortement lié aux conditions initiales qui permettent la convergence de l'identification. Les conditions initiales sont obtenues comme suit :

- **Resistances** : les valeurs initiales sont prises à partir de la réponse thermique indicielle. Dans le vecteur de la réponse thermique indicielle, la dernière valeur correspond à celle du régime permanent qui définit la résistance thermique globale du composant. La condition initiale est fixée en divisant cette grandeur statique par le nombre souhaité N de résistances.
- **Capacités** : les valeurs initiales sont prises du vecteur de temps. Le vecteur de temps de longueur L est divisé par N , qui est le nombre de réseau RC souhaité. Suite à cette division le vecteur de temps est divisé en N intervalle de temps. Le premier point de chaque intervalle est pris comme une constante de temps initiale τ_N . Finalement, les valeurs des capacités sont obtenues en divisant la constante de temps τ_N par la valeur de résistance appropriée R_N .

Après avoir déterminé les conditions initiales, le processus d'optimisation par la méthode de simplexe commence à partir de ces conditions initiales.

Nous avons constaté que le nombre minimum de paires RC qui assure une précision acceptable est égale à deux paires. Le modèle RC sera donc représenté par deux cellules élémentaires.

La figure 2.5 représente l'évolution transitoire de la réponse thermique indicielle du modèle RC (deux paires RC) comparée à celle du modèle éléments finis. La corrélation entre le modèle RC et le modèle éléments finis est bien établie.

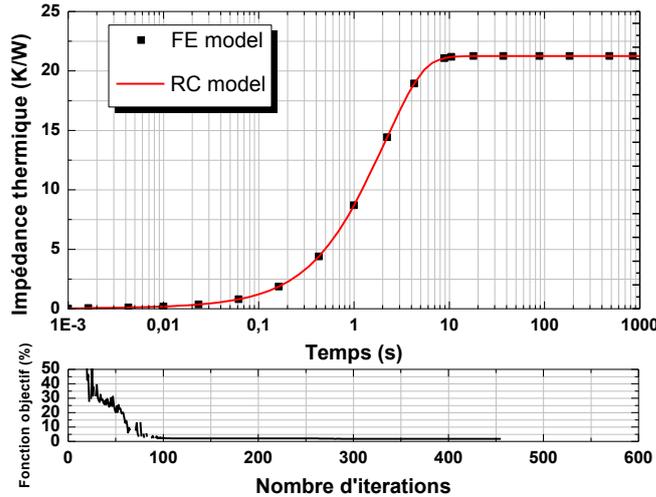


Figure 2.5 : Réponse thermique indicielle du modèle RC (à 2 paires) comparée à celle du modèle éléments finis pour $h_{Haut}=30 \text{ W/m}^2\text{K}$ et $h_{Bas}=2000 \text{ W/m}^2\text{K}$.

2.1.2.2 Transformation Foster-Cauer

Nous avons vu précédemment que le réseau de Cauer est la représentation la plus conforme à la physique. Le réseau de Cauer peut être facilement déduit à partir du réseau de Foster. La transformation entre le réseau de Foster et de Cauer est effectuée en utilisant l’algorithme décrit dans [52].

Il est à noter que Les impédances thermiques obtenues sont la contribution des résistances et des capacités de conduction avec la résistance de convection R_h qui modélise l’échange thermique par convection entre le composant et son environnement définies comme suit:

$$R_h = \frac{1}{hS} \tag{2.8}$$

Où :

h : le coefficient d’échange thermique par convection

S : l’aire de la surface de refroidissement

La transformation de Foster-Cauer doit être effectuée avec prise en compte de la résistance de convection dans les circuits comme le montre la figure 2.6.

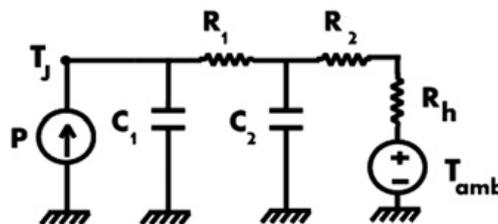


Figure 2.6 : Réseau de Cauer avec la résistance de convection.

Les valeurs des résistances et des capacités du réseau de Cauer pour chaque combinaison de conditions aux limites sont données par le tableau 2.2.

		Conditions aux limites (W/m ² K)		R ₁ (K/W)	C ₁ (J/K)	R ₂ (K/W)	C ₂ (J/K)
		h_{Haut}	h_{Bas}				
Surface Haut	2000		30	0.232	0.180	20.43	0.093
			200	0.273	0.167	20.49	0.086
			600	0.389	0.146	20.61	0.074
			1000	0.508	0.128	20.71	0.065
			5000	0.789	0.037	20.89	0.028
			10000	1.053	0.016	20.97	0.017
Surface Bas		30		0.233	0.182	20.45	0.093
		200		0.274	0.175	20.53	0.086
		600		0.391	0.148	20.67	0.074
		1000		0.511	0.127	20.75	0.065
		5000		0.838	0.036	21.02	0.028
		10000		1.045	0.015	21.09	0.015

Tableau 2.2 : Valeurs des résistances et capacités du réseau de Cauer pour les différentes combinaisons de conditions aux limites appliquées aux surfaces d'échange (haut et bas).

2.1.3 Représentation du modèle thermique compact dynamique

Pour notre exemple, nous avons vu que le réseau de Cauer est représenté par deux paires RC. Donc pour le composant de puissance qui a été pris comme exemple dans cette étude, chaque surface de refroidissement sera représentée par deux cellules de réseaux de Cauer connectées avec une résistance de convection R_h qui modélise l'échange thermique par convection entre le composant et son environnement. par et qui contient deux surfaces de refroidissement Le modèle compact simple utilisé pour cette étude se présente comme indiqué sur la figure 2.7.

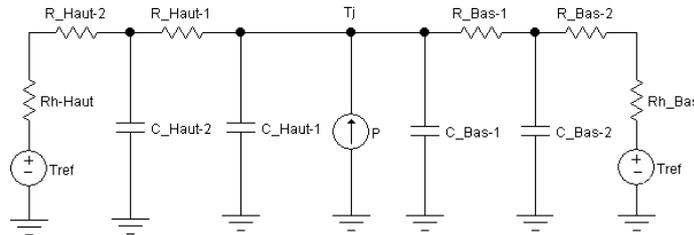


Figure 2.7 : Modèle thermique compact dynamique obtenu.

2.1.4 Equations de contrôle des résistances et capacités thermiques

Les valeurs des résistances et des capacités trouvées dépendent du refroidissement appliqué. Plus précisément, l'impédance Z_{Haut} dépend du refroidissement appliqué à la surface « Bas » et au contraire, l'impédance Z_{Bas} dépend du refroidissement appliqué à la surface « Haut ». De ce fait, les expressions de ces dépendances doivent être trouvées en

associant aux résistances et capacités thermiques une loi qui définit leurs valeurs pour les conditions aux limites appliquées, ce qui permet l'auto-adaptation du modèle aux conditions aux limites appliquées [53].

Pour garder la simplicité des CTMs, ce qui fait leur avantage, la variation des résistances et capacités en fonction du flux thermique est considérée comme linéaire. La figure 2.8 représente la variation des résistances et capacités issues du réseau de Cauer en fonction du flux qui traverse les surfaces de refroidissement et leurs interpolations respectives. Les graphes de cette figure sont des clefs pour obtenir les équations de variation des résistances et capacités.

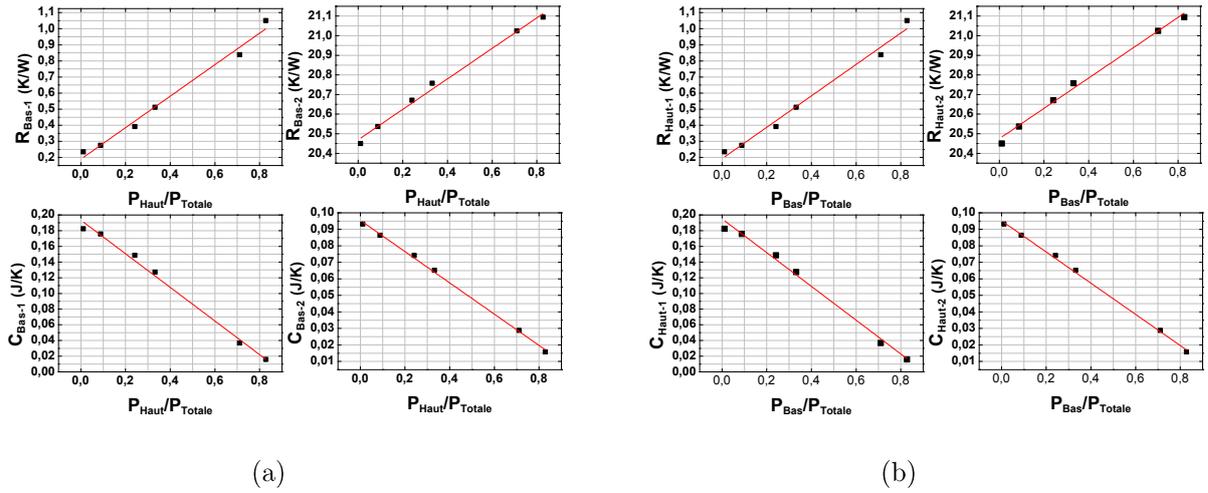


Figure 2.8 : Variation des résistances et des capacités thermiques du modèle thermique en fonction du flux thermique : a) résistances et capacités de la surface Haut et b) résistances et capacités de la surface Bas. Les carrés sont les valeurs des résistances et capacité thermique calculées et la ligne continue est la corrélation linéaire qui en est extraite.

A partir des graphes de la figure 2.8 les équations des résistances et capacités du réseau thermique sont définies comme suit :

$$R_{Haut_i} = \alpha_{Haut_i} \cdot \left(\frac{P_{Bas}}{P_{Totale}} \right) + \beta_{Haut_i} \quad (2.9)$$

$$C_{Haut_i} = \alpha_{Haut_i} \cdot \left(\frac{P_{Bas}}{P_{Totale}} \right) + \beta_{Haut_i} \quad (2.10)$$

$$R_{Bas_i} = \alpha_{Haut_i} \cdot \left(\frac{P_{Haut}}{P_{Totale}} \right) + \beta_{Bas_i} \quad (2.11)$$

$$C_{Bas_i} = \alpha_{Haut_i} \cdot \left(\frac{P_{Haut}}{P_{Totale}} \right) + \beta_{Bas_i} \quad (2.12)$$

Où :

$i=1,2$

α_{Haut} et α_{Bas} : les pentes des droites de la figure 2.8

β_{Haut} et β_{Bas} : les ordonnées à l'origine des droites de la figure 2.8

P_{Haut} : la puissance évacuée par la surface Haut

P_{Bas} : la puissance évacuée par la surface Bas

P_{Totale} : la puissance totale dissipée donnée par :

$$P_{Totale} = P_{Haut} + P_{Bas} \quad (2.13)$$

2.1.5 Mise en œuvre en VHDL-AMS

Le modèle thermique compact généré a été modélisé en utilisant le langage VHDL-AMS. Ce dernier est une extension du standard VHDL IEEE 1076. Ce langage a été choisi pour sa souplesse et sa simplicité en matière de modélisation des composants et des systèmes. Ce langage a tendance à devenir un standard adopté par plusieurs grandes sociétés [27].

La description du CTM dynamique (cf. figure 2.7) en langage VHDL-AMS se fait à l'aide de blocs dans lesquels on peut définir tout le comportement souhaité. Ainsi les résistances et capacités variables peuvent être écrites directement en utilisant les formules données ci-dessus (cf. § 2.1.4). Chaque fois que les conditions aux limites appliquées sur les surfaces de refroidissement sont modifiées, le solveur recherche les nouvelles valeurs des résistances et capacités pour prédire la température de jonction.

2.1.6 Résultats et discussion

Pour valider la méthodologie proposée, plusieurs combinaisons de conditions aux limites de type convection pour prédire la température de jonction ont été étudiées. La précision du modèle a été aussi vérifiée pour des conditions aux limites qui n'étaient pas utilisées pour générer le modèle. Pour chaque cas, l'erreur entre la température de jonction issue du modèle thermique compact et celle issue de la simulation éléments finis est calculée. L'erreur relative d'échelle logarithmique de temps qui s'étend de 1 ms à 1000 s a été calculée. Chaque décade contient 12 points. L'expression suivante est utilisée pour calculer l'erreur:

$$Erreur = \sum_{i=1}^N \left(\frac{T_{DCTM} - T_{EF}}{T_{EF}} \right) / N \quad (2.14)$$

Où :

T_{DCTM} : la température de jonction dérivée par le modèle thermique compact dynamique

T_{EF} : la température de jonction dérivée par le modèle éléments finis

N : le nombre total des pas de temps

Le tableau 2.3 fait apparaître l'erreur générée par le modèle développé pour différentes conditions aux limites. L'erreur générée par le modèle thermique compact est acceptable. L'origine principale de cette erreur vient de l'hypothèse que les résistances et capacités thermiques changent linéairement en fonction du flux thermique

Puissance totale (W)	Conditions aux limites (W/m ² K)		Erreur (%)
	h_{Haut}	h_{Bas}	
5	200	500	2.7
	30	5000	1.38
	1000	100	2.26
	10000	10000	3.6
	500	10	1.58
	1000	1000	1.96
	30	30	1.12

Tableau 2.3 : Erreur générée par le modèle thermique compact dynamique.

2.2 Méthodologie de développement de modèles thermiques compacts (CTMs) dynamiques pour des structures avec plusieurs sources de chaleurs

Plusieurs méthodes ont déjà été mises au point pour fournir des CTMs en régime transitoire pour les structures contenant plusieurs sources de chaleurs, l'un d'eux est la méthode Delphi [24], [25]. Cependant, les CTM avec des sources de chaleur de plus de deux aboutissent à un réseau RC très dense et trop complexe et le nombre de simulations 3D ou de mesures à faire peut devenir exorbitant. En se basant sur les anciens travaux de W. Habra, nous proposons une méthodologie pour améliorer les procédures existantes pour générer des modèles thermiques dynamiques pour les composants multi-puces.

La méthodologie de génération des CTMs dynamiques est illustrée avec un module de puissance, contenant plusieurs puces, développé par Freescale Semiconducteurs[®]. Le module est un composant de puissance dédié aux applications automobiles, comportant quatre transistors MOSFET (marqué de HS0 à HS3 dans la figure 2.9). Les transistors sont commandés par une unité logique, intégré dans le même boîtier.

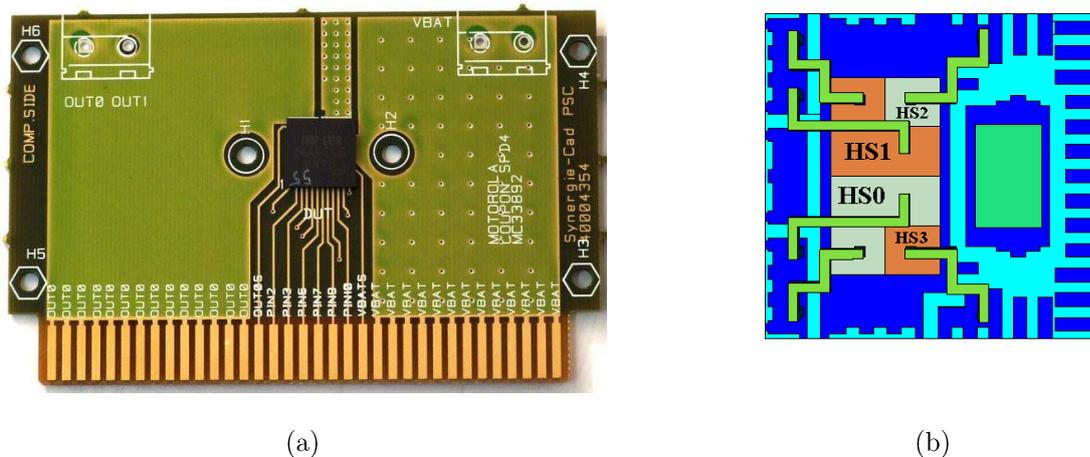


Figure 2.9 : Composant multi-puces : a) composant monté sur un PCB et b) illustration des MOSFETs actifs HS0, HS1, HS2 et HS3.

2.2.1 Rappels sur la notion du point de couplage thermique (OTCP)

Le couplage thermique entre les différentes sources de chaleur est modélisé en se basant sur la définition du point de couplage thermique (OTCP)⁶ [16], qui tient compte de l'effet mutuel entre les sources de chaleur. La figure 2.10 montre un exemple de couplage entre deux sources de chaleur. Lorsque la source 1 est dissipante, l'élévation de température de la source 2 correspond à la surface isotherme représentée en bleu dans la figure. 2.10.a. Symétriquement, la source 1 est échauffée à la température de l'isotherme rouge dans la figure. 2.10.a, lorsque seule la source 2 est dissipante. Le point de couplage dans l'analogie électrique de la conduction de la chaleur est l'intersection entre deux surfaces isothermes (qui est une courbe dans l'espace réel). La représentation triviale dans ce cas est de trois résistances thermiques configurées en "Y" comme superposée à la représentation de l'espace physique réel dans la figure 2.10.b.

Faisant usage du principe de superposition du flux de chaleur, les mêmes phénomènes peuvent être représentés en deux branches dans la figure 2.10.b. Il s'agit de la forme utilisée dans la procédure proposée, dans un modèle général avec plus de deux sources de chaleur, la Configuration en "Y" perd sa signification physique. Chaque branche représente le chemin de chaleur en particulier, de sa source de chaleur correspondante. Le Nœud C_{A-B} est la surface isotherme de la source de dissipation A, rencontrant la source B, et symétriquement la même chose pour le nœud C_{B-A} .

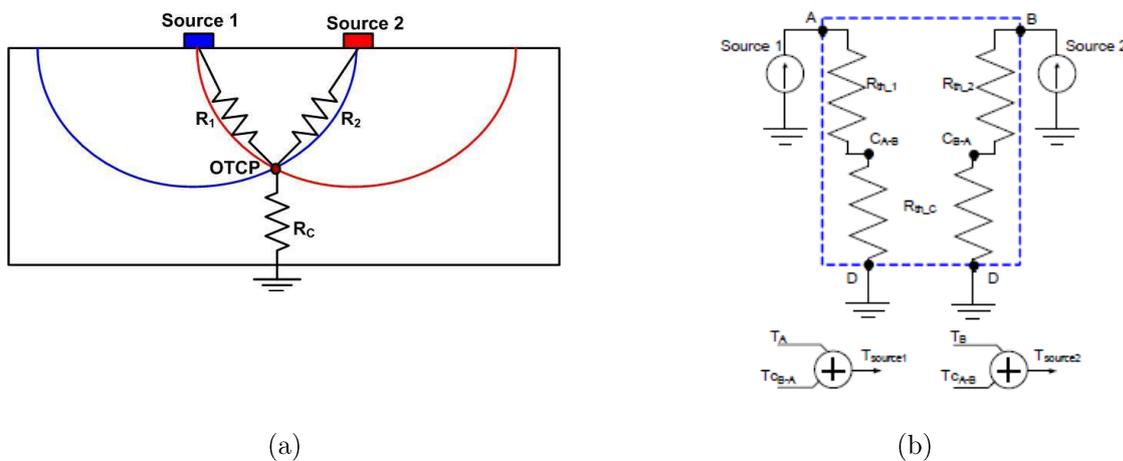


Figure 2.10 : Définition du point de couplage thermique pour deux sources de chaleur : a) localisation du point de couplage thermique et b) modèle thermique compact [16].

2.2.2 Modèle statique

Dans un premier temps, nous développons le modèle thermique compact du composant contenant plusieurs sources de chaleur en régime statique, nous l'étendrons ensuite au régime dynamique.

6. OTCP signifie Optimal Thermal Coupling Point.

2.2.2.1 Simulations thermiques

Pour développer le modèle thermique compact, plusieurs simulations thermiques de type éléments finis sont faites en utilisant le logiciel COMSOL Multiphysics[®] dont le but est d'extraire la réponse thermique indicielle transitoire.

Comme les quatre faces de côté du composant étudié sont équivalentes, elles sont regroupées en une seule condition aux limites appelé «Côté» et on a supposé qu'elles ont toujours la même condition aux limites. Trois surfaces de refroidissement sont définies comme suit : Haut, Bas, et Côté (cf. figure 2.11).

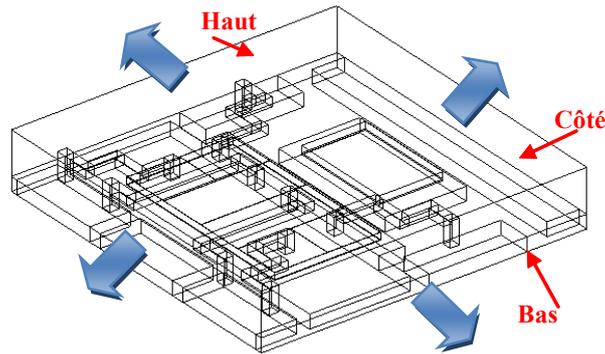


Figure 2.11 : Modèle EF du composant étudié avec illustration des surfaces de refroidissement et le chemin du flux de chaleur.

Les conditions aux limites pour le modèle élément finis sont appliquées sur les différentes surfaces du composant. Les conditions aux limites sont de type convectif en appliquant un coefficient de transfert de chaleur par convection h (h_{Haut} , h_{Bas} et $h_{Côté}$). Les combinaisons de conditions aux limites appliquées sont résumées dans le tableau 2.4.

Conditions aux limites Convection ($W/m^2.K$)			Impédance thermique extraite
Haut	Bas	Côté	
2000	30 200 600 1000 5000 10000	0	Z_{Haut} en fonction des conditions aux limites appliquées sur la surface Bas
2000	0	30 200 600 1000 5000 10000	Z_{Haut} en fonction des conditions aux limites appliquées sur la surface Côté
30 200 600 1000 5000 10000	2000	0	Z_{Bas} en fonction des conditions aux limites appliquées sur la surface Haut
0	2000	30 200 600 1000 5000 10000	Z_{Bas} en fonction des conditions aux limites appliquées sur la surface Côté
30 200 600 1000 5000 10000	0	2000	$Z_{Côté}$ en fonction des conditions aux limites appliquées sur la surface Haut
0	30 200 600 1000 5000 10000	2000	$Z_{Côté}$ en fonction des conditions aux limites appliquées sur la surface Bas

Tableau 2.4 : Conditions aux limites appliquées au modèle EF pour extraire la réponse thermique indicielle.

Les figures 2.12 et 2.13 montrent respectivement un exemple de la cartographie de température sur le composant et les impédances thermiques des MOSFETs après 100 s lorsque seul HS2 ou HS3 dissipe 2 W.

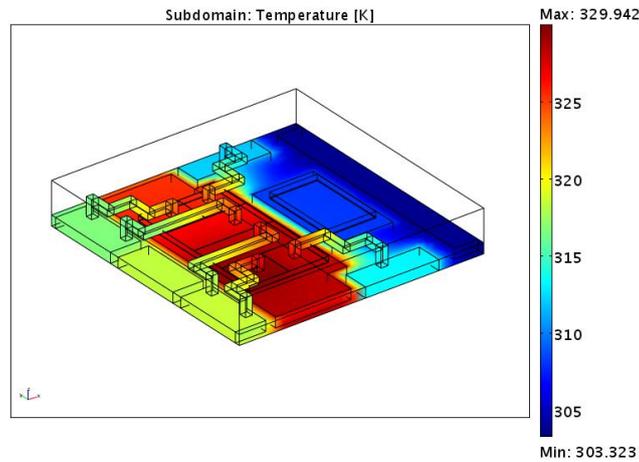


Figure 2.12 : Distribution de la température sur le composant après 100s, seul HS0 est actif et dissipe 2 W.

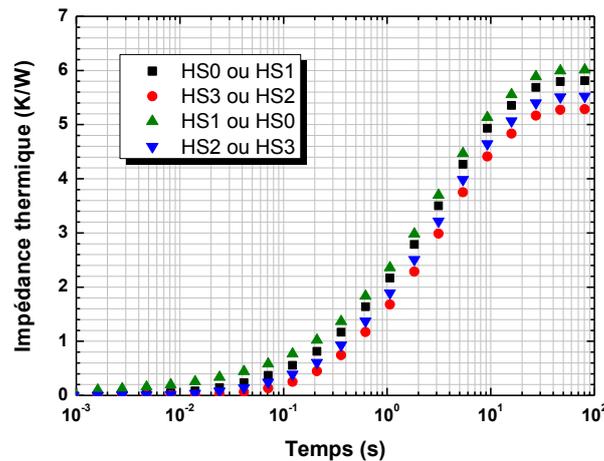


Figure 2.13 : Impédances thermiques des différents MOSFETs du composant, HS0 ou HS1 dissipe 2 W.

Comme on l’a indiqué dans le paragraphe 2.2.1, le couplage thermique entre les sources de chaleur est basé sur le principe du point de couplage thermique (OTCP). Ce point est extrait en faisant dissiper la puissance dans l’une des sources de chaleur et en prenant la température des sources de chaleur actives et inactives. Ensuite, ce processus est répété en échangeant les sources de chaleur. Connaissant la puissance dissipée dans tous les cas, le modèle thermique compact statique peut être extrait à partir de la valeur de l’impédance thermique transitoire quand l’équilibre thermique final est atteint.

Le CTM statique est constitué de quatre branches (une pour chaque source de chaleur) de résistances thermiques en série avec une source de courant, comme le représente la figure 2.14.a. Afin d’examiner l’effet interactif entre les sources de chaleur la procédure suivante est

appliquée: tout d'abord, pour le cas où seule le MOSFET HS0 est actif, le résultat de la figure 2.13 est considéré. La source de chaleur active HS0 est placée sur le nœud de source de sa branche correspondante, les autres sources inactives HS3, HS1 et HS2 sont représentés comme des nœuds. Chaque nœud est défini comme étant le point de couplage entre les MOSFETs.

La résistance thermique entre le nœud C_0 et point de couplage thermique $C_{0,3}$ est:

$$R_{0(0-3)} = \frac{T_{C_0} - T_{C_{0,3}}}{P} \quad (2.15)$$

Où :

T_{C_0} : la température du nœud C_0

$T_{C_{0,3}}$: la température du point de couplage $C_{0,3}$ entre les sources HS0 HS3

P : la puissance dissipée dans la source HS0

La résistance thermique entre les points de couplage $C_{0,3}$ et $C_{0,1}$ est :

$$R_{0(3-1)} = \frac{T_{C_{0,3}} - T_{C_{0,1}}}{P} \quad (2.16)$$

Et ainsi de suite pour les autres résistances situées dans la branche HS0:

$$R_{0(1-2)} = \frac{T_{C_{0,1}} - T_{C_{0,2}}}{P} \quad (2.17)$$

$$R_{0(2-a)} = \frac{T_{C_{0,2}} - T_{C_{0-a}}}{P} \quad (2.18)$$

L'indice « a » fait référence à la température ambiante.

La même procédure est effectuée en dissipant la puissance dans les composants HS1, HS2 et HS3. Les valeurs de résistances thermiques dans chaque branche sont extraites. Comme illustré dans la figure 2.14.b, le modèle prévoit que la température de chaque source de chaleur est la somme de la température résultante des points de couplage de chacune des branches. Par exemple, la température réelle du composant HS0 est due à son auto-échauffement et du flux de chaleur qui provient des autres sources de chaleur.

$$T_{HS0} = T_{C_0} + T_{C_{1-0}} + T_{C_{2-0}} + T_{C_{3-0}} \quad (2.19)$$

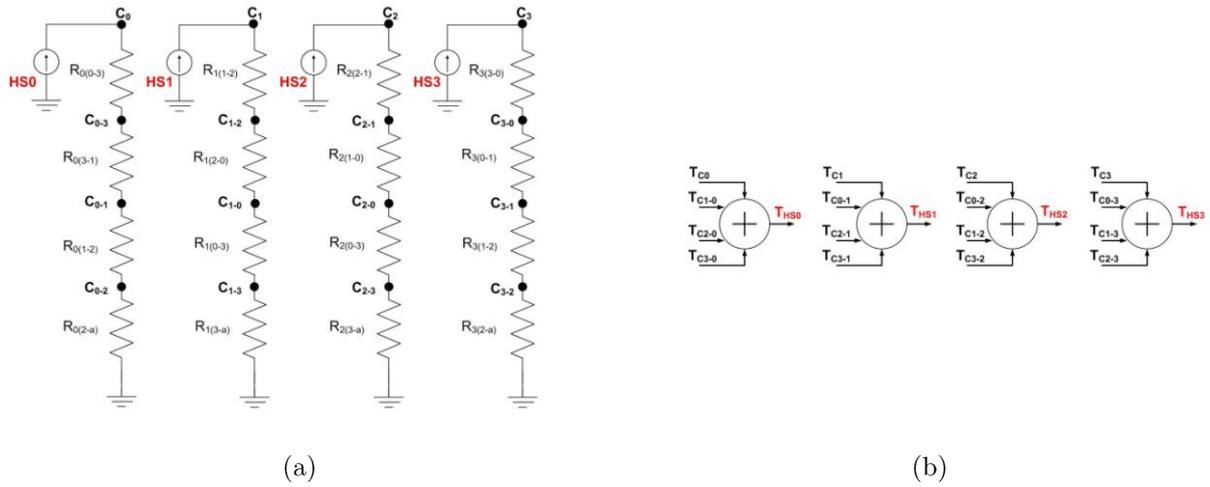


Figure 2.14 : a) Modèle thermique compacte statique montrant les points de couplage thermique et b) Température de la source de chaleur résultante de la superposition du flux de chaleur provenant de toutes les sources.

2.2.2.2 Auto-adaptation aux conditions aux limites et équations de contrôle

La méthodologie consiste à développer des CTM auto-adaptatifs aux conditions aux limites. En se basant sur le même principe abordé dans le paragraphe 2.1.4, nous obtenons des résistances (et des capacités dans le cas du mode dynamique) variables en fonction des conditions de refroidissement, leurs valeurs changent avec le changement des conditions aux limites appliquées.

Les valeurs des résistances et des capacités qui doivent être extraites à partir de l'analyse de la réponse thermique indicielle dépendent du refroidissement appliqué sur les surfaces Haut, Bas et Côté. L'impédance qui correspond à la surface Haut dépend du type de refroidissement appliquée au niveau des surfaces Bas et Côté. La même chose est applicable pour la réponse thermique indicielle des surfaces Bas et Côté. Le modèle peut être considéré comme indépendant des conditions aux limites en associant à chaque résistance ou capacité la loi qui lie sa valeur aux conditions aux limites appliquées, le modèle peut être considéré comme indépendant condition aux limites.

Pour chaque combinaison de conditions aux limites, les valeurs des résistances sont extraites. Ensuite, ces valeurs sont tracées en fonction du flux de chaleur qui traverse les surfaces de refroidissement pour extraire leur loi de variation.

La figure 2.15 montre comme un exemple, la variation de la résistance thermique R_{Bas-1} en fonction du flux thermique qui traverse la surface Haut. De cette figure, l'équation de contrôle de la résistance thermique R_{Bas-1} est définie comme suit :

$$R_{Bas-1} = \alpha \cdot \left(\frac{P_{Haut}}{P_{Totale}} \right) + \beta \quad (2.20)$$

Où :

a : les pentes de la courbe de la figure 2.15

β : les ordonnées à l'origine de la courbe de la figure 2.15

P_{Haut} : la puissance dissipée par la surface Haut

P_{Totale} : la puissance totale dissipée

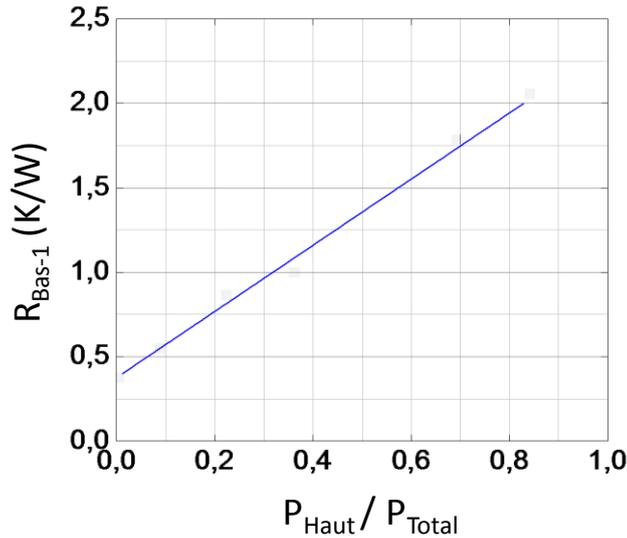


Figure 2.15 : Variation de la résistance thermique R_{Bas-1} en fonction du flux thermique qui traverse la surface Haut. Les carrés sont la valeur de R_{Bas-1} et la ligne continue est la corrélation linéaire qui en est déduite.

2.2.3 Extension au modèle dynamique

Pour étendre le modèle thermique statique au régime dynamique, les valeurs des résistances thermiques du modèle sont conservées et les points de couplage thermique sont les mêmes pour le modèle dynamique. Des capacités thermiques sont ajoutées à chaque nœud du modèle statique de la figure 2.14 afin de modéliser le comportement transitoire.

Les valeurs des capacités sont calculées en utilisant un code Matlab[®] basé sur l'algorithme d'optimisation qui correspond à des courbes de référence de la réponse thermique indicielle transitoire et maintient en compte la valeur constante de la somme des résistances thermiques. Le modèle dynamique de ce dispositif électronique est présenté dans la figure 2.16. A titre d'exemple, la figure 2.17 montre la variation de la capacité thermique C_{Bas-1} en fonction du flux thermique qui traverse la surface Haut, l'équation de contrôle de cette capacité thermique est définie comme suit :

$$C_{Bas-1} = \alpha \cdot \left(\frac{P_{Haut}}{P_{Totale}} \right) + \beta \quad (2.21)$$

Où :

a : les pentes de la courbe de la figure 2.17

β : les ordonnées à l'origine de la courbe de la figure 2.17

P_{Haut} : la puissance dissipée par la surface Haut

P_{Totale} : la puissance totale dissipée

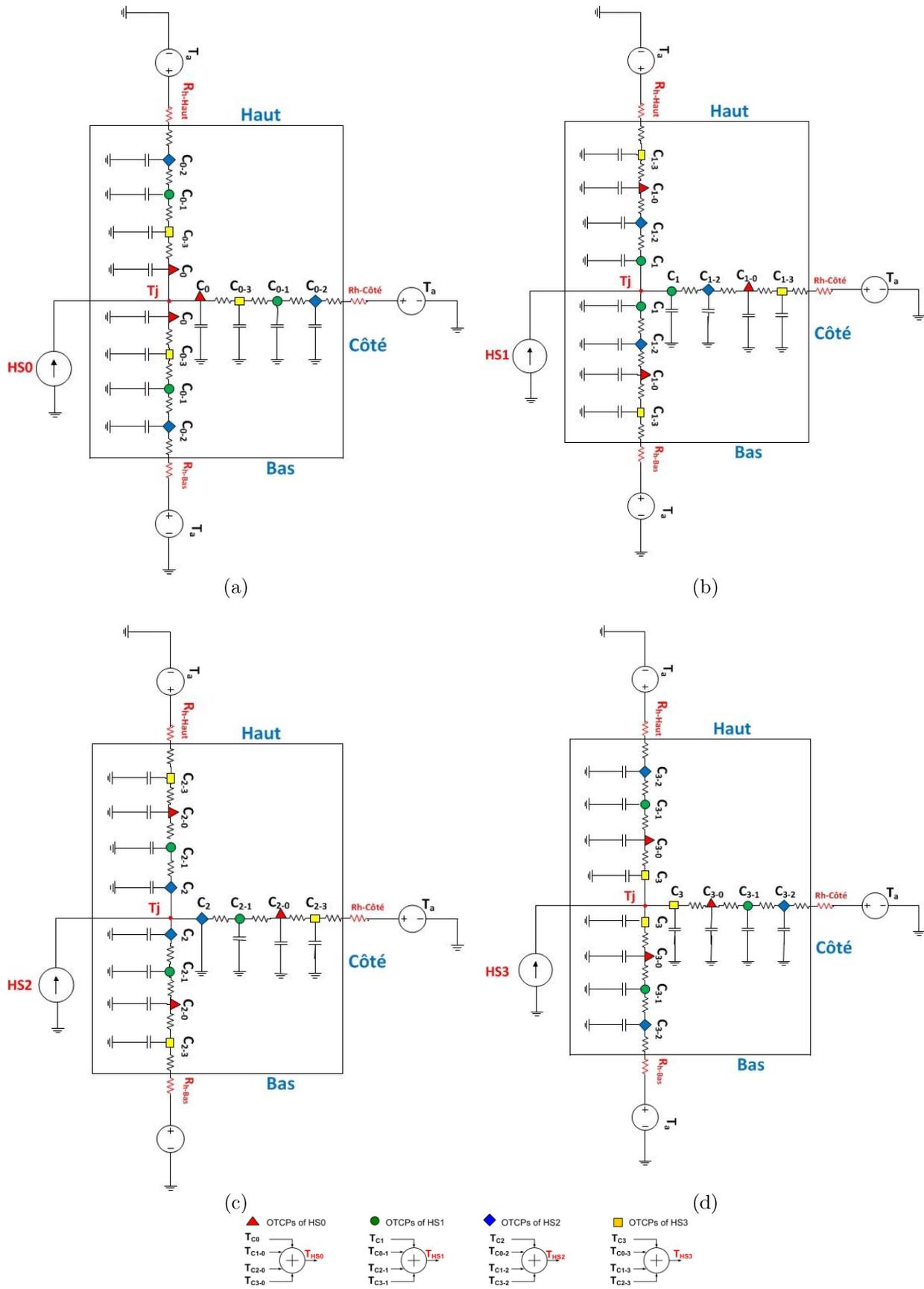


Figure 2.16 : Modèle thermique compact dynamique d'un composant contenant plusieurs sources de chaleur.

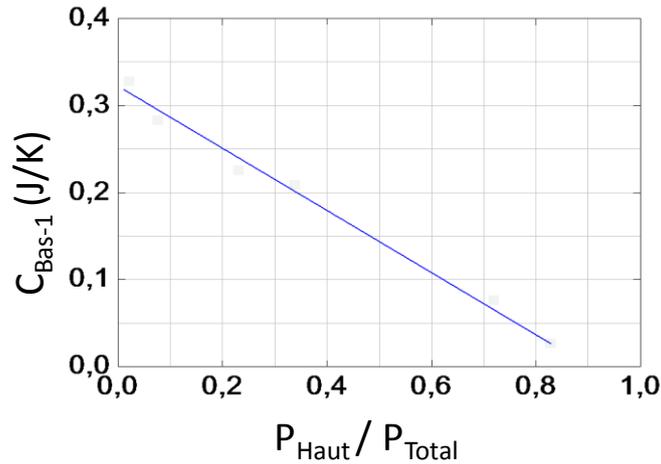


Figure 2.17 : Variation de la capacité thermique $C_{\text{Bas-1}}$ en fonction du flux thermique qui traverse la surface Haut. Les carrés sont la valeur de $C_{\text{Bas-1}}$ et la ligne complète est la corrélation linéaire.

2.2.4 Validation

Le langage VHDL-AMS a été utilisé pour modéliser le modèle thermique compact généré en utilisant les équations de contrôle des résistances et capacités qui assurent l'auto-adaptation aux conditions aux limites.

Pour valider la méthodologie proposée, de nombreuses combinaisons de conditions aux limites sont considérées pour prédire la température de jonction du composant de puissance étudié. A titre d'exemple, les résultats du modèle thermique compact dynamique et les résultats simulés par le modèle éléments finis sont comparés graphiquement dans la figure 2.18. On peut affirmer que les résultats du modèle sont très bien corrélés avec le comportement thermique simulé en EF du système réel.

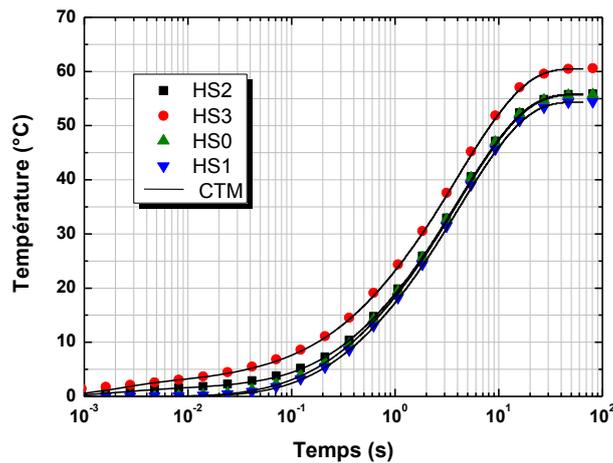


Figure 2.18 : Comparaison entre les simulations par éléments finis et les résultats du modèle thermique compact dynamique pour HS0, HS1, HS2 et HS3 dissiper 0W, 0.5W, 1W et 3W respectivement.

2.3 Conclusion

Dans ce chapitre, des méthodologies pour générer des modèles thermiques compacts (CTMs) en régime dynamique ont été proposées. L'originalité de ces méthodologies réside dans la prise en compte du comportement thermique des composants comportant plusieurs surfaces de refroidissement et plusieurs sources de chaleur tout en gardant une structure simple et récurrente des modèles générés.

Les (CTMs) sont représentés par des réseaux RC qui nous permettent de faire des simulations simples et rapides, les valeurs des résistances et capacités thermiques sont calculées en utilisant un code Matlab[®] qui optimise l'impédance thermique transitoire calculée à l'aide du modèle EF. Dans un premier temps, pour la simplicité du calcul, on identifie le réseau de Foster qui permet de reproduire cette réponse thermique, ensuite ce réseau de Foster est transformé en un réseau de Cauer qui respecte mieux la réalité physique par l'analogie formelle qui existe entre l'équation des télégraphistes restreinte à une ligne RC et l'équation de diffusion de la chaleur. Les résistances et les capacités de ce réseau de Cauer sont rendues variables en fonction des flux thermiques s'écoulant par les différentes faces du système de refroidissement afin que le modèle compact puisse s'adapter à toutes les conditions aux limites possibles. De plus, la méthode choisie permet d'obtenir ceci avec un nombre limité de mesures ou de simulations thermiques 3D.

Les CTMs dynamiques sont mis en œuvre en utilisant le langage de modélisation VHDL-AMS qui a été utilisé pour créer des résistances et capacités thermiques variables en fonction des conditions aux limites appliquées. Les modèles thermiques compacts dynamiques obtenus peuvent prédire la température de jonction avec une bonne précision.

CHAPITRE 3.

Modélisation électrothermique en régime passant

Sommaire du chapitre

3.1	Méthodologie de modélisation électrothermique par éléments finis de type résistif d'un composant de type SPQ15	68 -
3.1.1	Le composant de puissance étudié (SPQ15)	68 -
3.1.2	Phénomènes microscopiques et simplification du modèle de MOS	69 -
3.1.3	Construction du modèle	71 -
3.1.3.1	Prise en compte de la focalisation des densités de courant et propriétés des matériaux	74 -
3.1.3.2	Conditions aux limites	76 -
3.1.4	Calibration basée sur la thermographie infrarouge du modèle EF	77 -
3.2	Etude qualitative de la fiabilité des composants de puissance	78 -
3.2.1	Effet de la topologie des fils de connexion	78 -
3.2.1.1	Simulation d'un composant dans son état initial	79 -
3.2.1.2	Simulation d'un composant avec fils de connexion dégradés	81 -
3.2.2	Impact de la dégradation de la métallisation source	82 -
3.2.2.1	Test de vieillissement accéléré des composant SPQ15	82 -
3.2.2.2	Caractérisation électrothermique de la métallisation vieillie	83 -
3.2.2.3	Simulation d'un composant avec une métallisation vieillie	85 -
3.2.3	Emballement thermique et apparition de points chauds	89 -
3.2.4	Décollage du fil de connexion	93 -
3.2.5	Délamination	94 -
3.3	Optimisation du design pour améliorer la fiabilité des composants de puissance	99 -
3.3.1	Epaisseur de la métallisation source	99 -
3.3.2	Epaisseur du substrat de silicium	100 -
3.3.2.1	Impact de l'intensité de l'impulsion de courant	100 -
3.3.2.2	Impact de la température ambiante	101 -
3.3.3	Configuration des fils de connexion	102 -
3.3.4	Nature de la brasure	103 -
3.4	Conclusion	104 -

SI l'on considère les modules MOS de puissance, une première classe de problème caractérisée par l'absence de commutation peut être traitée à l'aide d'une modélisation électrothermique prenant en compte uniquement les conductivités électrique et thermique des différentes zones. Ainsi, nous pouvons élaborer un modèle de la structure du module MOSFET qui tient naturellement compte à la fois de la dissipation de puissance distribuée et du couplage électrothermique en réponse à un courant de drain imposé et qui peut être variable sous réserve que le composant n'opère pas en régime de commutation. Les propriétés non linéaires des matériaux peuvent, s'il y a lieu, être prises en compte aisément. Le courant et les puissances dissipées peuvent évoluer dans le temps et sont pris en compte dans les simulations. L'évolution des champs de température et des dissipations de puissance résultant de la conduction des MOSFET peut ainsi être calculée à chaque instant.

3.1 Méthodologie de modélisation électrothermique par éléments finis de type résistif d'un composant de type SPQ15

Les travaux de simulation présentés dans ce chapitre ont été réalisés au moyen du logiciel de modélisation éléments finis COMSOL Multiphysics[®] qui permet des études et des analyses dans plusieurs domaines de l'ingénierie parmi eux les domaines électrique, thermique et leurs couplages. La modélisation par éléments finis est basée sur la résolution numérique des équations aux dérivées partielles décrivant le comportement des systèmes physiques. Ces équations aux dérivées partielles décrivent une fonction, représentant un phénomène physique, à l'intérieur d'un domaine. La structure réelle que l'on veut étudier est approchée par un modèle discontinu formé d'un nombre fini d'éléments de dimensions limitées, reliés les uns aux autres par l'intermédiaire de nœuds situés sur leurs frontières. Le problème est ramené à la résolution d'un système d'équations linéaires dont l'ordre, généralement élevé, dépend du nombre d'éléments ainsi que du nombre de nœuds associés à chaque élément. Les inconnues du système d'équations sont les degrés de liberté des nœuds (le potentiel, la température...etc.) suivant le type d'éléments choisi pour le maillage du modèle. La résolution des équations du système peut être effectuée en régime statique ou dynamique.

La simulation par éléments finis permet d'évaluer le comportement d'une structure en fonction de la variation de ses paramètres géométriques et des propriétés des matériaux. Cela permet de prédire leurs influences sans avoir besoin d'effectuer de nombreux essais expérimentaux sur ces différentes structures [54].

3.1.1 Le composant de puissance étudié (SPQ15)

Le composant de puissance (SPQ15) auquel nous allons nous intéresser est un composant fabriqué par Freescale Semiconducteurs[®] utilisé dans l'industrie automobile et basé sur une technologie parmi les plus récentes [55]. Sa structure a été optimisée par une nouvelle conception du répartiteur de chaleur afin de minimiser le délaminage de la brasure. Ces composants dits «smart power switches» sont des commutateurs constitués d'un MOSFET de puissance associé à une puce de contrôle montés dans un boîtier commun. La puce de contrôle est capable de suivre les variations électriques de l'unité de puissance et de détecter

les dysfonctionnements potentiels (échauffement excessif, surintensité, etc...). Le composant est utilisé pour commander l'allumage des ampoules de l'automobile par modulation de largeur d'impulsion (commande PWM). La partie puissance comporte 4 puces MOSFET dont la résistance drain-source R_{DSon} à l'état passant et à froid (25°C) ne dépasse pas la valeur maximale de 15 mΩ. Ces MOSFETs de puissance peuvent être pilotés indépendamment par la puce de contrôle [56]. La structure du SPQ15 est illustrée par la photo ci-dessous.

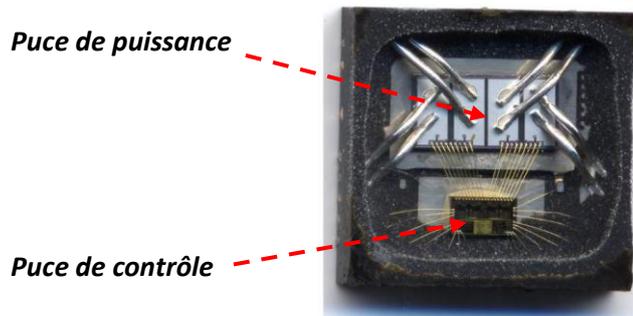


Figure 3.1 : Composant de puissance étudié : quatre puces MOS de puissance (en haut) montées dans un même boîtier et la puce de contrôle (en bas).

3.1.2 Phénomènes microscopiques et simplification du modèle de MOS

Comme l'approche de modélisation par éléments finis a été choisie, il doit être compris que, compte tenu des équations aux dérivées partielles résolues par le simulateur et les dimensions du dispositif de puissance, il est impossible de simuler tous les effets électriques microscopiques de chaque cellule élémentaire constitutive du transistor MOSFET vertical. En dépit de cette limitation, il est possible de simuler l'état passant du transistor où ce dernier fonctionne en régime ohmique. On peut alors supposer que le transistor se comporte comme une série de résistances. Chaque résistance correspond soit à un matériau soit à un effet électrique (canal, accumulation, JFET...) comme le montre la figure 3.2 [54], [57]. Le substrat du silicium présente les couches suivantes :

- **La métallisation de drain :** c'est la couche métallique déposée sur la face arrière du substrat de silicium. Cette couche est seulement de quelques micromètres d'épaisseur (environ 2 μm) et est utilisée pour assurer un bon contact électrique entre la soudure et le silicium. Cette couche est partiellement dissoute dans la soudure pendant le processus de refusion et peut être exclue du modèle éléments finis compte tenu de la forte épaisseur de la soudure.

- **Le substrat de silicium :** sa résistivité électrique est fonction de la concentration de son dopage et peut être déduites des courbes de mobilité des porteurs majoritaires établies pour les semiconducteurs fortement dopés. Cette couche est la plus épaisse et doit être considérée dans le modèle éléments finis pour ses influences électrique mais aussi thermique. La résistivité du substrat se calcule comme suit :

$$\rho = \frac{1}{q \times n \times \mu_n} \quad (3.1)$$

Où :

q : la charge de l'électron ($1,6 \cdot 10^{-19}$ C)

n : la concentration des électrons (exprimée en m^{-3})

μ_n : la mobilité des électrons (exprimée en $m^2.V^{-1}.s^{-1}$)

- Zone active : sa résistivité ne peut pas être calculée avec la même formule que le substrat de silicium, car cette région est électriquement non homogène et doit être divisée en quatre régions différenciées comme le montre la figure 3-2. On trouve ainsi, d'une part, la zone de drift, où la conductivité est uniquement entraînée par la concentration de dopant de la couche épitaxiée. On y trouve ensuite une zone qui se comporte comme un transistor à effet de champ à jonction (JFET²), où le chemin de courant est perturbé par la région de type P du MOSFET. Il existe aussi un phénomène d'accumulation des électrons dans la partie supérieure de la zone N de la couche épitaxiée sous l'oxyde de grille dans le puits de drain. Enfin, dans la région du canal (à l'intérieur du substrat P), la résistance est liée au nombre de porteurs accumulés à l'interface oxyde-semiconducteur par la polarisation de la grille par rapport à la source.

Toutes ces résistances qui caractérisent la zone active se trouvent confinées dans une couche de quelques micromètres d'épaisseur, ainsi elles peuvent être regroupées en une résistance globale. En conséquence, la zone active sera représentée dans le modèle EF par une seule couche dont la résistivité électrique équivalente sera définie à partir de la somme des résistances précédemment évoquées et de ses caractéristiques géométriques (longueur, largeur et épaisseur).

- **Métallisation de source** : elle conduit le courant du silicium aux fils de connexions en aluminium. Cette couche est essentielle pour simuler des phénomènes tels que la non-uniformité du courant à travers la puce. En outre, elle prend une importance particulière lorsque sa résistance répartie n'est pas négligeable par rapport à la résistance du silicium (surface active et substrat). Cette couche doit donc être nécessairement incluse dans le modèle éléments finis.

La mesure de la résistivité du métal est effectuée, après son dépôt sur une plaquette de test, par la méthode dite des « quatre pointes ». Cette mesure détermine la résistance par carré de la métallisation et permet ainsi de calculer la résistivité du métal connaissant son épaisseur en utilisant la formule suivante :

$$R_{\text{carré}} = \frac{\rho}{e} \quad (3.2)$$

² JFET : acronyme anglais de Junction Field Effect Transistor.

Où :

ρ : la résistivité de la métallisation (en $\Omega.m$)

e : est l'épaisseur de la métallisation (en m)

Pour conclure sur la simplification de la modélisation du MOSFET, la puce de silicium est modélisée par trois couches comme montré sur le schéma de droite dans la figure 3.2 :

- Le substrat ;
- La couche active du transistor ;
- La métallisation de source sur la face supérieure de la puce.

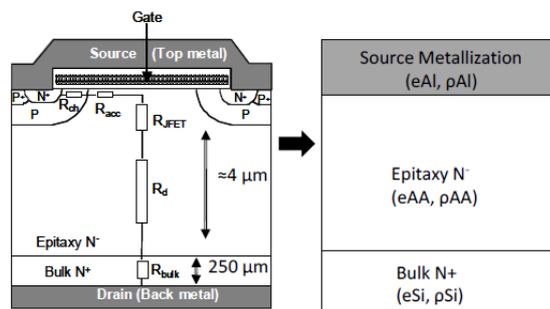


Figure 3.2 : Simplification du modèle du MOSFET.

3.1.3 Construction du modèle

L'objectif de ces simulations numériques est de prédire le comportement du composant de puissance dans diverses conditions de fonctionnement. Ces simulations vont aussi valider les résultats de travaux expérimentaux précédemment réalisés sur le même composant (SPQ15) par Freescale Semiconducteurs[®] [58–61].

Lors des tests de vieillissement électrothermique, seul un des quatre commutateurs (MOSFET) est activé. La modélisation s'est donc limitée à un seul commutateur comme l'illustre la figure 3.3. Ce choix permet de réduire le modèle EF, et donc de raccourcir considérablement les temps de calcul. Cependant, en appliquant des conditions de symétrie, il est possible de prendre en compte la présence des commutateurs voisins et donc d'inclure leurs contributions à l'échauffement dans nos simulations.

Le circuit imprimé (PCB)³ sur lequel le composant de puissance est placé est, en principe, un élément clé à considérer du point de vue thermique car le flux de chaleur dû à la puissance électrique dissipée dans le composant s'évacue par le PCB. Les dimensions géométriques du PCB sont largement supérieures à celles des couches minces de la puce et du boîtier. Toutefois, nous ne considérerons ici que des impulsions de courte durée n'excédant pas 10 ms. Dans ces conditions particulières, le flux de chaleur n'ayant pas le temps de sortir de la structure puce-boîtier, le PCB n'a pratiquement aucune influence sur le refroidissement. Il a

³ PCB : acronyme anglais de Printed Circuit Board.

donc été décidé de ne pas inclure le PCB dans le modèle éléments finis. Il a été aussi décidé de ne pas modéliser le milieu encapsulant du boîtier (mold). En effet, la prise en compte de ce milieu, caractérisé par une conductivité électrique quasi nulle et une conductivité thermique très faible, allongerait inutilement le temps de calcul sans apporter de modification significative à la répartition de température simulée. Ce choix sera pleinement justifié ultérieurement.

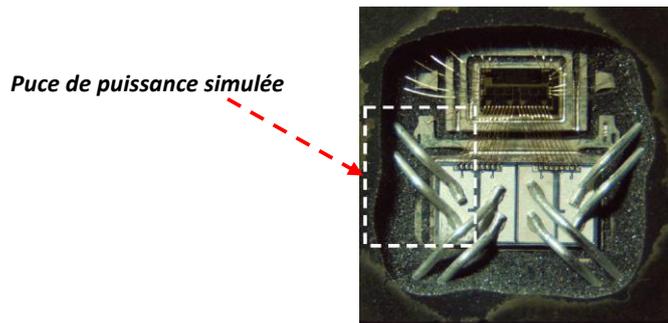


Figure 3.3 : Illustration de la partie du composant de puissance modélisée par éléments finis.

La géométrie du modèle éléments finis du composant de puissance a été décrite de façon à ce qu'elle soit la plus fidèle possible à la géométrie réelle du composant. Les zones composant la géométrie du modèle sont les suivantes :

- Le répartiteur de chaleur et le plot de connexion de la source, en cuivre, d'épaisseur 500 μm ;
- La brasure d'épaisseur 30 μm ;
- Le substrat de silicium, d'épaisseur 250 μm . Cette zone représente la couche du silicium dopée N^+ dans la structure du VDMOS ;
- La zone active, d'épaisseur 4 μm . Cette zone correspond à la région active des VDMOS (canal, région N-...) ;
- La métallisation d'épaisseur 10 μm ;
- Les fils de connexion d'une section égale à 250 mm^2 .

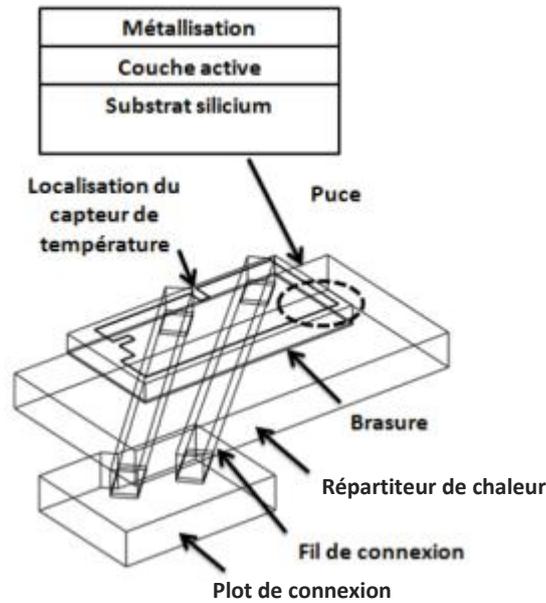


Figure 3.4 : Modèle EF du composant de puissance étudié [61].

La figure 3.5 montre la géométrie simulée de la zone active de la puce de silicium. On peut voir que la forme la zone active a été conçue pour être aussi proche que possible de celle du composant réel (cf. figure 3.1). Cette figure montre aussi l'emplacement du capteur thermique qui a comme rôle la surveillance de la température du dispositif. La surface de la zone active est d'environ 3.5 mm^2 .

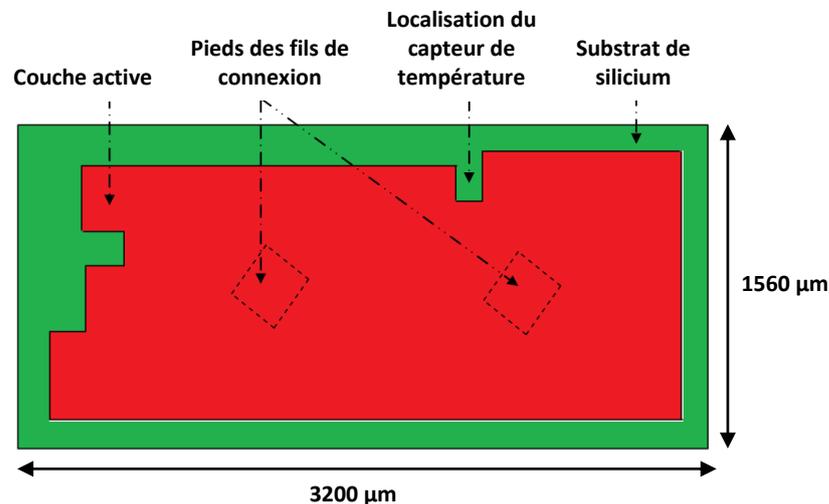


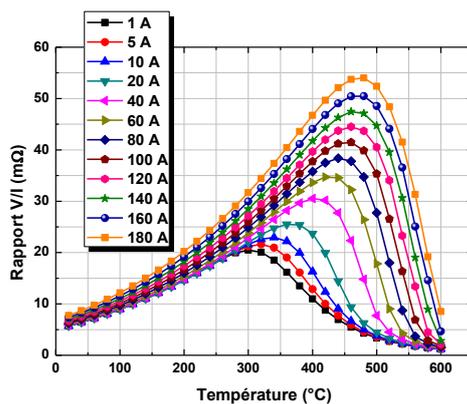
Figure 3.5 : Modèle EF du composant de puissance étudié.

La qualité du maillage est essentielle pour obtenir des résultats précis et raisonnables en temps de calcul. Le maillage de la structure a été fait d'une façon grossière pour le répartiteur de chaleur, la brasure et les fils de connexion. Par contre, pour le substrat de silicium, la couche active et la métallisation, le maillage a été raffiné pour être en mesure de

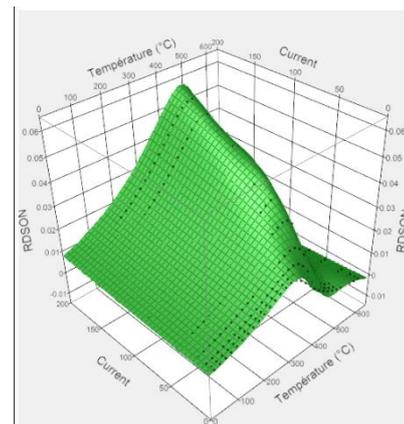
La figure 3.7 montre le rapport tension/courant (V/I) qui traduit la résistance apparente de la couche active du silicium pour une tension grille-source V_{GS} appliquée de 12 V. Pour interpréter l'allure de ces courbes, il faut comprendre que cette résistance apparente V/I comporte deux composantes mises en parallèle :

- La résistance de la zone active comportant le canal et le puits de drain, dont la valeur ne peut qu'augmenter avec la température du fait de la chute de la mobilité des électrons dans le canal et dans les autres parties résistives ;
- la résistance de fuite de la diode structurale, qui est polarisée en inverse, mais dont la valeur ne peut être que décroissante en fonction de la température du fait de la génération de porteurs intrinsèques dont la concentration évolue exponentiellement lorsque la température s'accroît [63], [64].

Il faut également noter qu'aux températures de fonctionnement habituelles des transistors MOS le courant de drain est entièrement confiné dans le canal et que le courant de fuite de la diode structurale (polarisée en inverse) est totalement négligeable. Ce n'est que lorsque la structure subit un échauffement notable que le courant de fuite de la diode structurale peut prendre de l'importance par rapport au courant total de drain imposé par le circuit extérieur. On peut ainsi voir sur la figure 3.7 (a) que pour un courant de drain faible de l'ordre de 1A la résistivité électrique apparente de la zone active (incluant la résistance de la zone active et le courant de fuite de la diode structurale) commence à diminuer avec la température dès que celle-ci excède 300°C. Lorsque le courant de drain imposé par le circuit extérieur augmente, la part du courant véhiculée par la diode structurale ne devient significative qu'à des températures croissantes d'où le déplacement des valeurs maximales de la résistance apparente R_{DSon} en fonction de la température mis en évidence par la figure 3.7.



(a)



(b)

Figure 3.7 : Variation de du rapport V/I dans la couche active simulé pour $V_{GS}= 12$ V : a) courbes en 2D et b) courbes en 3D (courtoisie de Freescale Semiconductor).

De la même manière, des simulations physiques avec Sentaurus TCAD ont été exploitées afin de tenir compte de la variation de la résistivité en fonction de la densité de courant et de la température dans le substrat fortement dopé du silicium. Cette variation est présentée sur la figure 3.8. Contrairement à la couche active, on remarque que pour le substrat le rapport tension/courant (V/I) varie bien en fonction de la température mais demeure inchangé en fonction de la densité de courant. Ceci peut s'expliquer par la forte valeur de la concentration des impuretés dopantes ($\geq 10^{19} \text{ cm}^{-3}$), en effet, même à ces concentrations élevées, la mobilité des porteurs majoritaires diminue en fonction de la température mais la génération des porteurs intrinsèques reste encore peu significative par rapport au nombre des porteurs extrinsèques créés par les impuretés dopantes ($n_i \approx 3 \cdot 10^{17} \text{ cm}^{-3}$ à 600°C).

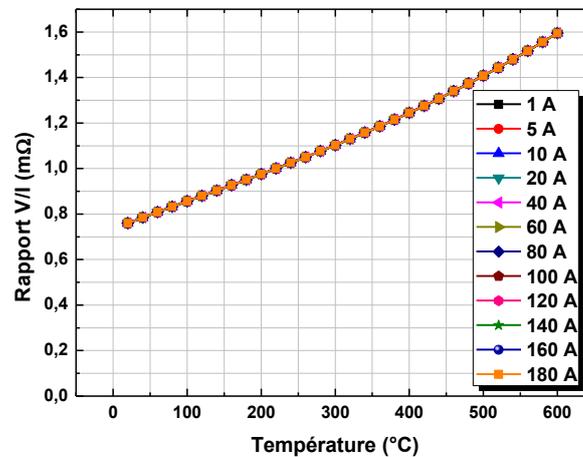


Figure 3.8 : Variation du rapport V/I simulé pour le substrat fortement dopé.

Concernant les autres parties constituant le composant, la variation de la résistivité électrique de l'aluminium avec la température est implémentée dans le modèle. Pour tous les autres matériaux, leur résistivité est considérée comme constante avec la température. En effet, leurs variations sont assez limitées sur la plage de température qui est d'intérêt pour les applications électroniques ($T < 175^\circ\text{C}$).

À l'exception du silicium, toutes les propriétés thermiques des matériaux sont considérées comme constantes et indépendantes de la température pour les mêmes raisons que celles mentionnées précédemment. Toutefois, la variation de la conductivité thermique et de la chaleur massique du silicium en fonction de la température sont des paramètres importants qui peuvent influencer sensiblement sur le refroidissement du dispositif de puissance [65]. Ces variations avec la température peuvent être trouvées dans [66].

3.1.3.2 Conditions aux limites

Le modèle du composant de puissance est implémenté en utilisant un module 3D de type électrothermique du logiciel COMSOL Multiphysics[®]. Ce module électrothermique gère deux grandeurs : la température et la tension. Les conditions aux limites pour la simulation du composant sont spécifiées comme suit :

- Pour l'aspect électrique : la face inférieure du répartiteur de chaleur (côté drain du MOSFET) permet d'injecter le courant dans le composant et le plot de connexion de la source du MOSFET connecté à la masse (potentiel 0V) permet d'extraire ce courant (cf. figure 3.9). La valeur du courant est paramétrable et dépend des conditions de fonctionnement électrique que l'on souhaite simuler. Toutes les autres surfaces externes du composant de puissance étudié ont été considérées comme électriquement isolantes.

- Pour l'aspect thermique : un coefficient de convection $h= 2000 \text{ W/m}^2\text{K}$ est appliqué aux deux surfaces inférieures du répartiteur de chaleur et du plot de connexion. Ce coefficient caractérise le flux de chaleur évacué par convection. Nous montrerons ultérieurement que pour des temps de simulation assez courts (quelques millisecondes), la valeur retenue pour le coefficient de convection n'a pas d'effet significatif sur le refroidissement du composant parce que la plus grande part du flux de chaleur générée par la dissipation de puissance électrique dans le composant n'a pas encore atteint les surfaces d'échange (plans en rouge sur la figure 3-9 (b)). Les autres surfaces quant à elles sont considérées comme adiabatiques (parfaitement isolées du point de vue thermique).

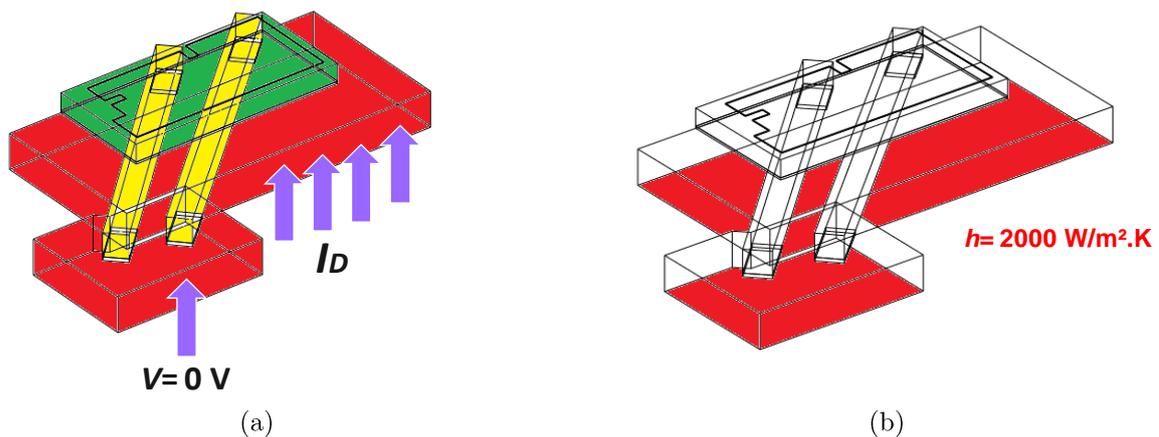


Figure 3.9 : Conditions aux limites appliquées sur le modèle EF : a) conditions aux limites électriques et b) conditions aux limites thermiques.

3.1.4 Calibration basée sur la thermographie infrarouge du modèle EF

Pour assurer la précision du modèle EF, ce dernier a été calibré avec des mesures basées sur la thermographie infrarouge (IR). Avant d'effectuer les mesures IR, le composant de puissance doit être préparé comme indiqué dans [67]. Le boîtier qui encapsule le composant a été ouvert par une attaque à l'acide et une mince couche de peinture noire, d'émissivité connue a été déposée sur la face supérieure de la puce. Un exemple de composant dans un boîtier ouvert avec et sans peinture noire est montré sur la figure 3.10.

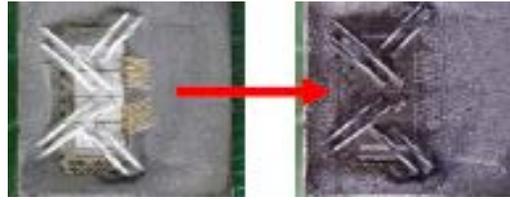


Figure 3.10 : Photographie du composant de puissance dans un boîtier ouvert avant (à gauche) et après (à droite) peinture noire de sa face supérieure.

La calibration est faite pour une impulsion de courant électrique de 60 A et de 10 ms de durée. La figure 3.11 montre une comparaison entre les mesures IR (à gauche) et les résultats du modèle EF (à droite) pour 60 A après 10 ms. On peut voir sur cette figure que les maxima et les distributions de la température mesurée et simulée sont très proches. La température maximale donnée par les mesures IR est de 91 °C, alors que la simulation donne 92 °C. La localisation de cette température maximale simulée est également en bon accord avec la localisation du maximum sur le relevé thermographique. Cette comparaison entre expérience et résultats de simulation du modèle EF pour une courte impulsion de courant de courte durée (moins de 10 ms) nous paraît donc suffisamment concordante pour estimer que notre modèle EF est calibré.

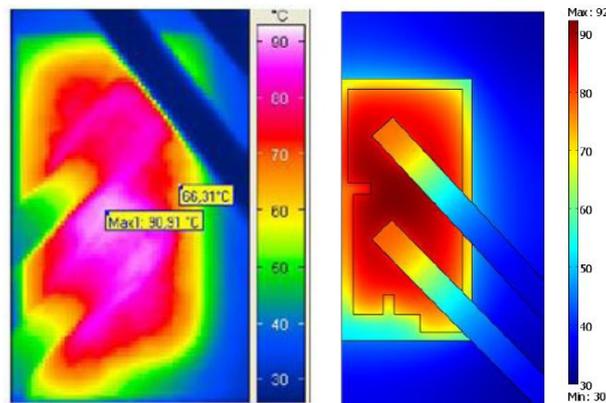


Figure 3.11 : Comparaison de la distribution de la température (°C) entre les mesures par thermographie IR (à gauche) et la simulation EF (à droite) pour un courant $I_D = 60$ A pendant 10 ms.

3.2 Etude qualitative de la fiabilité des composants de puissance

3.2.1 Effet de la topologie des fils de connexion

D. Martineau rapporte dans [60] que les observations par imagerie électronique ont montré l'apparition de fissures au niveau des fils de connexion du composant de puissance SPQ15. La modélisation peut être un outil intéressant pour déterminer si la présence de dégradations au niveau des fils de connexion peut expliquer une partie de la défaillance du composant.

3.2.1.1 Simulation d'un composant dans son état initial

Nous avons d'abord simulé un composant dans son état initial qui ne présente donc aucune défaillance ou dégradation. Les résultats de simulation électrothermique sur ce composant non-dégradé vont servir comme référence pour déterminer l'impact des différentes dégradations sur son comportement électrothermique.

Une impulsion de courant de 60 A durant 10 ms est appliquée au composant de puissance. La distribution de la température sur le composant à l'instant $t = 10$ ms est représentée sur la figure 3.12. Il est à noter que le temps de simulation est d'environ 10 minutes.

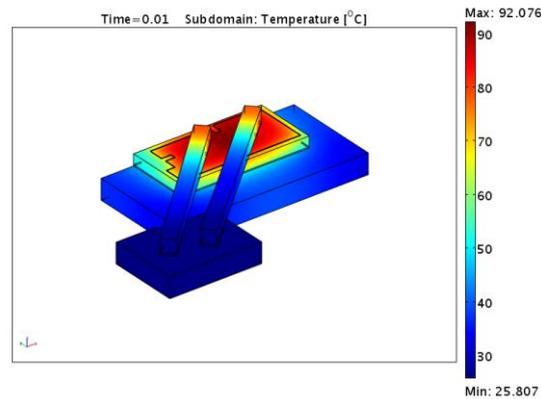


Figure 3.12 : Distribution de la température (°C) sur le composant pour un courant $I_D = 60$ A à l'instant $t = 10$ ms.

La figure 3.13 montre la distribution du potentiel sur le composant pour le même courant imposé (60A). La différence de potentiel maximale aux bornes du composant donnée par la simulation est de 0.98 V. Comme les surfaces d'entrée et de sortie du courant sont des équipotentielles, la résistance à l'état passant R_{DSon} peut être calculée en divisant cette différence de potentiel maximale par l'intensité du courant imposé. Le résultat est 16.45 mΩ.

$$R_{DSon} = \frac{\Delta V_{\max}}{I_D} \quad (3.3)$$

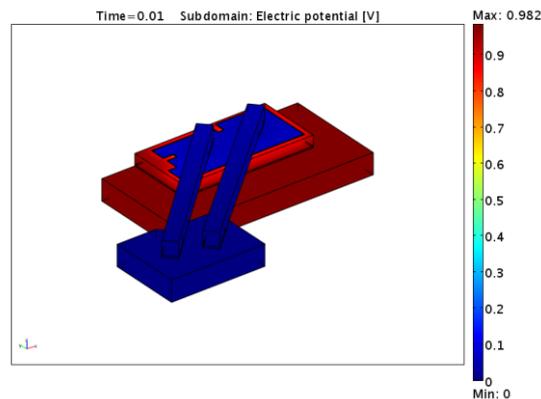


Figure 3.13 : Distribution du potentiel électrique sur le composant pour un courant $I_D = 60$ A à 10 ms.

Influence du milieu enveloppant du boîtier (mold) :

Le composant réel est en fait moulé dans une résine époxy qui prend appui sur le répartiteur de chaleur et le plot de connexion de la source. Ce moulage époxy a pour rôle principal d'isoler électriquement la puce du milieu extérieur et de la protéger mécaniquement contre toute action qui pourrait altérer son fonctionnement (corrosion chimique, dépôt de poussières, etc...). Cette résine époxy, qui enveloppe parfaitement les faces latérales et supérieure du composant ainsi que les fils de connexion, est caractérisée par une conductivité électrique pratiquement nulle et par une conductivité thermique très faible. Nous nous sommes cependant interrogés sur l'influence potentielle de la prise en compte de ce milieu sur les résultats de simulation en particulier en ce qui concerne les répartitions de la température. La figure 3.14 montre la répartition de la température sur le composant de puissance, pour une impulsion de courant de 60 A et de durée 10 ms dans le cas où l'on prend en compte ce moulage à la résine époxy. On peut voir que, dans ces conditions, la température maximale est réduite seulement de 4 °C par rapport à celle que donnait le modèle précédent (cf. figure 3.12) où ce moulage était ignoré. En outre, on peut voir à partir de la vue en coupe (cf. figure 3.14) que le flux de chaleur diffusant dans le moulage est très faible. Par ailleurs, il est à noter que le fait d'inclure le moulage dans le modèle EF conduit à un temps de calcul significativement plus élevé par rapport au modèle précédent qui ignore l'influence du moulage (le temps de calcul du modèle sans moulage est de moins de 10 minutes contre environ 2 heures pour le modèle incluant le moulage). Ainsi, ne pas inclure le moulage dans le modèle EF ne modifie pas sensiblement les résultats thermiques. Une condition aux limites de type adiabatique (isolation thermique parfaite) est utilisée à la place de la présence du moulage.

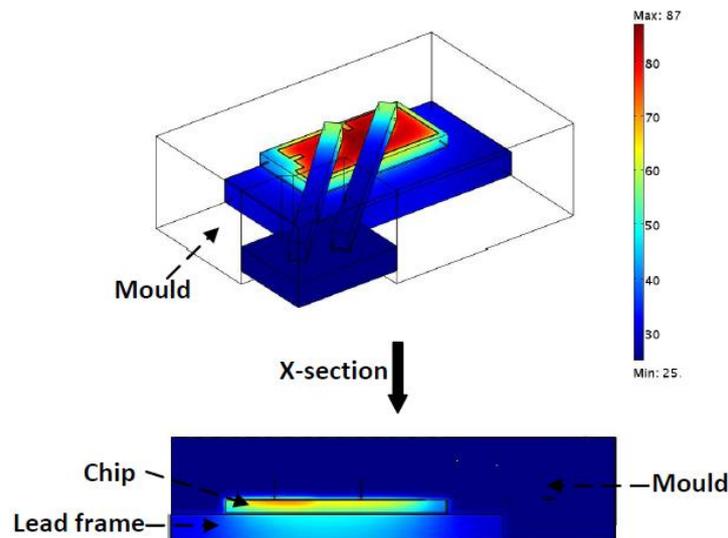


Figure 3.14 : Distribution de la température (°C) sur le composant avec son boîtier pour un courant $I_D = 60$ A à 10 ms.

Influence des conditions de refroidissement :

Pour simuler l'influence des conditions de refroidissement sur le comportement électrothermique du composant de puissance, différents coefficients de convection (h) variant d'un refroidissement par convection naturelle ($10 \text{ W/m}^2\cdot\text{K}$) à un refroidissement très efficace par jet d'eau ($10000 \text{ W/m}^2\cdot\text{K}$) ont été appliqués sur les faces inférieures du répartiteur de chaleur et du plot de connexion de la source. Il a également été observé que les conditions de refroidissement n'ont pas d'influence sensible sur les résultats dans le cas de simulations d'impulsions de courte durée.

3.2.1.2 Simulation d'un composant avec fils de connexion dégradés

L'impact du diamètre des fils de connexion et la dégradation de l'interface entre la surface du fil de connexion et la métallisation de source sur le comportement électrothermique du composant a été étudié. Des modifications mineures sont nécessaires sur le modèle EF pour simuler un composant avec un fil de connexion dégradé puisque la différence ne concerne que les dimensions latérales du fil de connexion. La simulation de la dégradation est faite en réduisant la surface du domaine géométrique qui assure la continuité entre le fil de connexion et la métallisation de source.

A) Impact du diamètre du fil de connexion :

Pour étudier cet impact nous avons considéré que le diamètre des fils de connexion du composant pouvait varier entre $332 \mu\text{m}$ et $132 \mu\text{m}$. Il est à noter que les fils de connexion sont en fait de section droite circulaire mais que pour la simplicité du modèle ils ont été remplacés en simulation par des parallélépipèdes rectangle présentant la même aire de section droite que les fils réels. Les figures 3.15.a et b montrent respectivement la variation de la température maximale et de la résistance à l'état passant R_{DSon} en fonction du diamètre des fils de connexion. On peut observer que les variations de la température maximale et de R_{DSon} sont faibles (de $92 \text{ }^\circ\text{C}$ à $94 \text{ }^\circ\text{C}$ pour la température maximale et de 16.45 à $16.55 \text{ m}\Omega$ pour la R_{DSon}).

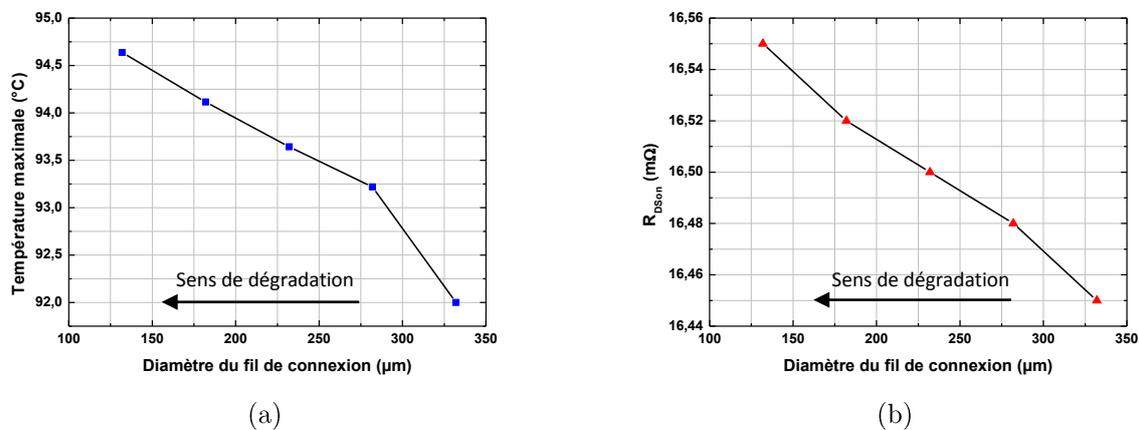


Figure 3.15 : Impact du diamètre des fils de connexion sur le comportement électrothermique du composant : a) variation de la température maximale b) variation de R_{DSon}

B) Impact de la dégradation de la surface de contact fil de connexion/métallisation:

Pour étudier l'effet de la dégradation de la surface de contact fil de connexion/métallisation sur le composant, des simulations sont effectuées pour un fil de connexion ayant un diamètre constant de $332 \mu\text{m}$ ($S = 0,0866 \text{ mm}^2$) et la surface de connexion du fil avec la métallisation de source a été modifiée progressivement (passant progressivement de $0,0688$ à mm^2 à $0,1688 \text{ mm}^2$).

La figure 3.16 montre que de la dégradation de la surface du contact entre le fil et la métallisation de source a un impact sensible sur la température maximale et sur la R_{DSon} du composant. La température maximale et R_{DSon} sont considérablement augmentés lorsque la surface de contact diminue. En effet, un décollement des fils de connexion engendrerait une dégradation du contact entre les fils et la métallisation et donc une augmentation de cette résistance de contact.

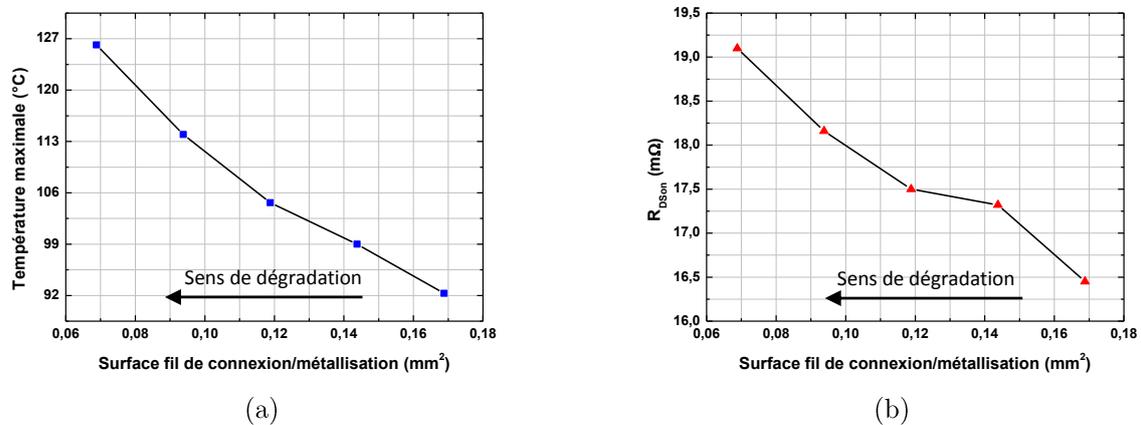


Figure 3.16 : Impact de la dégradation de la surface de contact entre le fil de connexion et la métallisation sur le comportement électrothermique du composant : a) variation de la température maximale et b) variation de R_{DSon}

3.2.2 Impact de la dégradation de la métallisation source

Dans cette section, nous allons étudier par simulation l'impact de la dégradation de la métallisation de source sur le fonctionnement du composant de puissance SPQ15. Ces simulations sont basées sur les précédents travaux expérimentaux de D. Martineau et E. Marcault [58–61].

3.2.2.1 Test de vieillissement accéléré des composant SPQ15

Un banc de test électrothermique de vieillissement accéléré sur les composants MOSFETs SPQ15 a été présenté dans [59], [60] afin d'identifier leurs mécanismes de défaillance. Les composants ont été testés électriquement sur un banc permettant de régler leur température initiale.

Le test consiste à appliquer aux SPQ15, dont la température ambiante est fixée à 70°C , des impulsions de commande de manière à obtenir des impulsions de courant d'une durée de 200 ms répétées toutes les 5 s. Cela permet ainsi de simuler l'appel de courant que les composants

subissent lors de leur passage à l'état ON en régime répétitif. La charge des MOSFETs de puissance est calibrée de manière à limiter le courant de drain maximum à 85 A. La protection en sur-courant interne au SPQ15 étant elle-même calibrée en fonction du courant et du temps, le circuit pilote du MOSFET de puissance se substitue à la commande externe et, pour une intensité de 85 A, force le blocage du MOSFET au bout de, 5.5 ms. La période de répétition de 5 s des impulsions de commande permet de garantir un refroidissement suffisant et non cumulatif du composant de puissance ainsi que de la carte électronique sur laquelle il est fixé. La figure 3.17 illustre cette expérience : la ligne en pointillés représente la forme d'onde du courant de drain que l'on devrait obtenir théoriquement compte tenu des impulsions de commande externes et de la charge du MOSFET, la ligne continue représente la forme d'onde réelle du courant de drain compte tenu de l'interférence du circuit pilote interne au SPQ15.

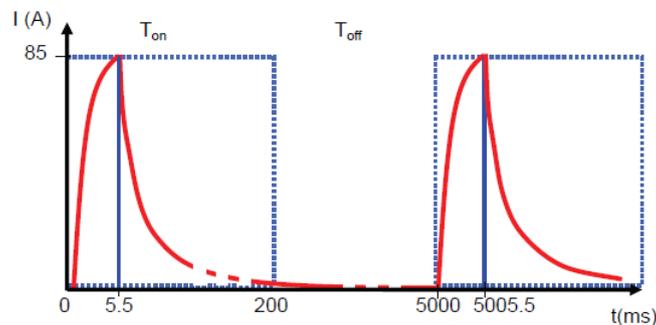


Figure 3.17 : Représentation schématique du courant appliqué lors d'un test de vieillissement cyclique [60].

3.2.2.2 Caractérisation électrothermique de la métallisation vieillie

Les observations d'une métallisation vieillie du composant SPQ15 par microscopie acoustique ont montré qu'il en résulte une dégradation de la métallisation de source en raison de son cyclage thermomécanique. En comparant les figure 3.18.a et b (état initial et après 250 000 cycles de fonctionnement, respectivement), on constate que pour la métallisation vieillie (cf. figure 3.18.b), le nombre de grains d'aluminium augmente et leur taille diminue.

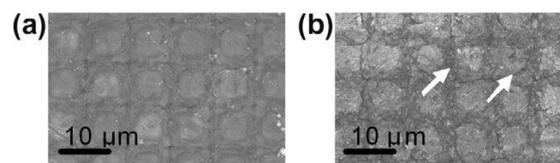


Figure 3.18 : Observation par microscopie acoustique (SAM⁵) de la métallisation source : a) métallisation dans son état initial (0 K-cycles) et b) métallisation vieillie (250 K-cycles) [59].

⁵ SAM : acronyme anglais de Scanning Acoustic Microscopy.

Pour pouvoir connaître les propriétés électrothermiques de la métallisation de source ainsi vieillie, cette dernière a été caractérisée en utilisant un banc électrique de mesure par la technique des 4-points (cf. figure 3.19) [60], [61].

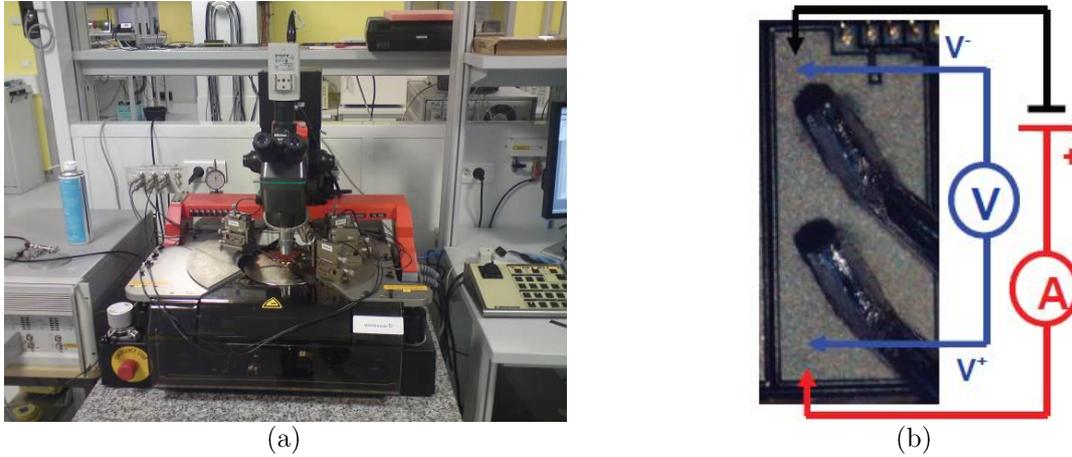


Figure 3.19 : Mesure de la résistance de la métallisation de source par la technique des 4-points : a) banc électrique de mesure du LAAS-CNRS et b) schéma électrique. La tension est mesurée par deux points (bleues) et le courant par deux autres (rouge et noir). En appliquant la Loi d'Ohm, on obtient la résistance [60], [61].

Les mesures par la technique des 4-points montrent que la reconstruction de la métallisation de source entraîne l'augmentation de sa résistivité électrique. La figure 3.20.a montre les mesures de la résistivité électrique d'une métallisation par la méthode des 4-points pour différentes phases de vieillissement (de 0 à 250 k-cycles). La résistivité thermique (λ) en a été déduite en appliquant la loi de Wiedemann-Franz [68] :

$$\lambda = \frac{1}{L_0 T \sigma} \quad (3.4)$$

Où :

L_0 : le nombre de Lorenz ($2,14 \times 10^{-8} \text{ V}^2\text{K}^{-2}$ pour l'aluminium à 273 K) ;

T : la température ;

σ : la conductivité électrique mesurée (en $\Omega^{-1}\cdot\text{m}^{-1}$).

L'évolution de la résistivité thermique en valeur relative est présentée dans la figure 3.20.b. On peut en déduire que la conductivité thermique diminue avec le nombre de cycles. Comme elle est déduite de la résistivité électrique mesurée par la technique des 4-points, elle reproduit donc la même tendance que cette dernière.

La valeur de la résistance de la métallisation de source non-vieillie (0 K-cycles) obtenue à partir de la mesure des 4-points est de 3 m Ω . La figure 3.20.c montre l'évolution relative en pourcents de la résistance de la métallisation source en fonction de la durée du vieillissement.

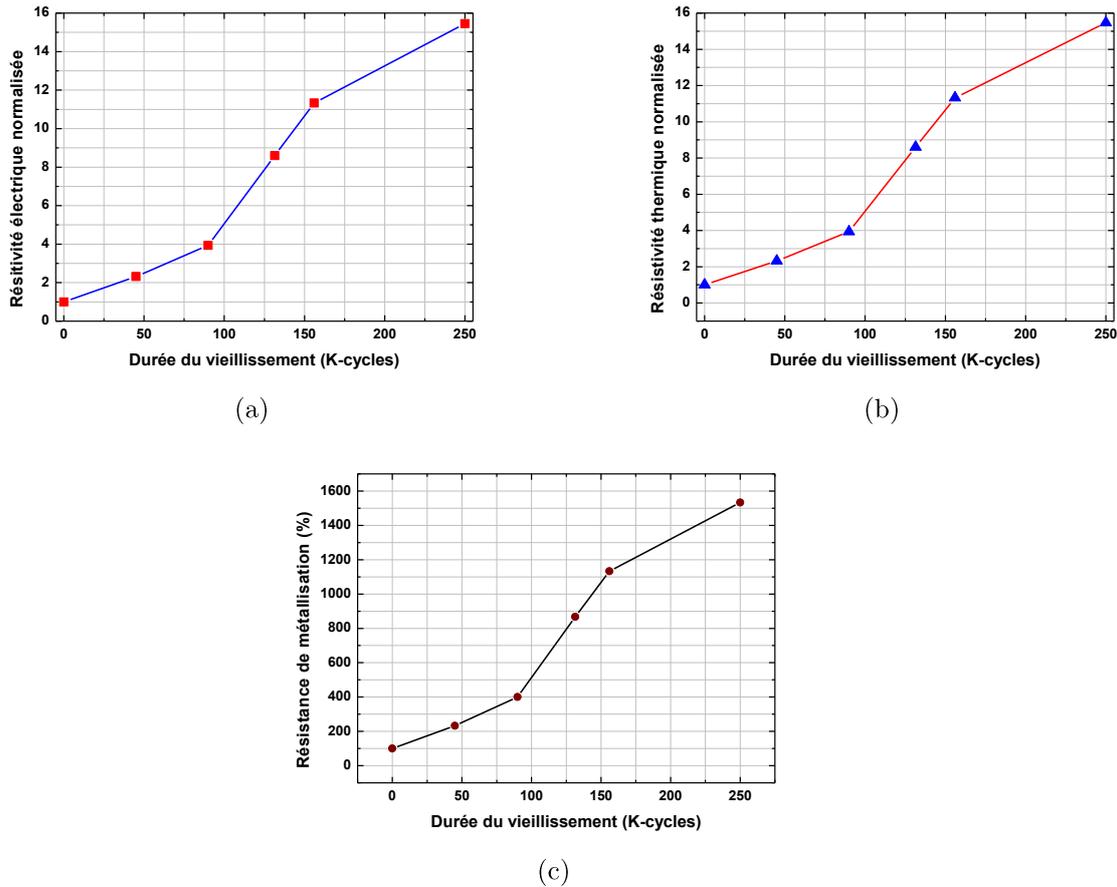


Figure 3.20 : Caractérisation électrothermique de la métallisation de source pour différentes durées de vieillissement : a) évolution de la résistivité électrique mesurée par la technique des 4-pointes, b) évolution de la résistivité thermique déduite par la loi de Wiedemann-Franz et c) augmentation de la résistance de métallisation de source [57], [60], [3].

3.2.2.3 Simulation d'un composant avec une métallisation vieillie

Grâce à l'intégration des lois de variation extraites des courbes de la figure 3.20 dans le modèle EF, l'impact du vieillissement de la métallisation sur le comportement électrothermique du composant peut être simulé [57], [3].

A) Etude de la R_{DSon} simulée au cours du vieillissement :

Par l'application d'un courant identique à celui utilisé pour la mesure de la R_{DSon} (2.8 A) pendant 5.5 ms à 25 °C et en utilisant la loi d'Ohm ($R = V/I$), on obtient les valeurs de la R_{DSon} simulées par EF du composant de puissance à 25 °C. La figure 3.21 représente les conditions aux limites appliquées sur le modèle EF pour simuler la R_{DSon} au cours du vieillissement.

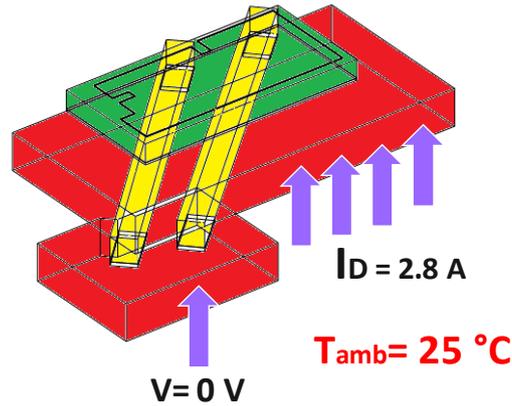


Figure 3.21 : Conditions aux limites appliquées sur le modèle EF pour simuler la R_{DSon} au cours du vieillissement.

Les valeurs de la R_{DSon} obtenues par simulations sont comparées à celles obtenues par les mesures dans le tableau 3.1 et la figure 3.22.

Durée de vieillissement (K-cycles)	0	45	90	131.5	156	250
Evolution de la résistance de la métallisation source (%)	100	233	400	867	1133	1533
R_{DSon} mesurée (mΩ)	13.78	13.91	14.31	15.59	16.56	16.72
R_{DSon} simulée (mΩ)	13.71	13.89	14.14	14.82	15.17	15.75

Tableau 3.1 : Comparaison de l'évolution de la R_{DSon} simulée avec celle obtenue par mesure en fonction de la durée du vieillissement à 25 °C.

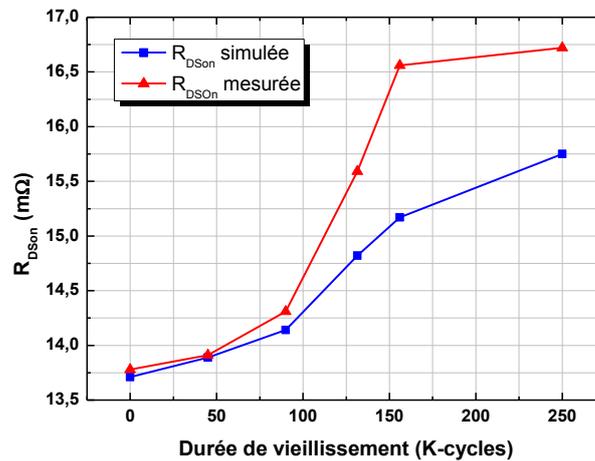


Figure 3.22 : Comparaison de l'évolution de la R_{DSon} simulée avec celle obtenue par mesure en fonction de la durée du vieillissement à 25 °C.

L'analyse de la figure 3.22 et du tableau 3.1 permet de constater les principaux points suivants vis à vis l'impact du vieillissement de la métallisation source sur la résistance à l'état passant :

- De 0 à 90 k-cycles: l'évolution de la R_{DSon} est très faible. Les simulations montrent un très bon accord avec les résultats expérimentaux.
- De 90 à 156.5 k-cycles: l'évolution de la R_{DSon} est nettement accélérée. La différence entre la R_{DSon} simulée et celle mesurée reste inférieure à 5 %.
- De 156.5 à 250 k-cycles: l'évolution de la R_{DSon} mesurée est très faible. Ce dernier phénomène est aussi qualitativement obtenu par simulation, mais la différence entre les résultats expérimentaux et simulés est légèrement plus élevée (8,4 %) qu'auparavant.

Dans le prochain paragraphe nous essaierons d'expliquer l'origine de la différence entre les résultats expérimentaux et de simulation sur R_{DSon} quand le vieillissement est accéléré.

B) Impact de la dégradation de la surface fil de connexion/métallisation sur R_{DSon} :

Il est bien connu que le cyclage thermique induit souvent des fissures dans la surface de contact entre la métallisation de source et le fil de connexion. Le but ici est de déterminer si ce type de dégradation ne pourrait pas être une hypothèse valable pour expliquer une partie des augmentations observées de R_{DSon} au cours des tests de vieillissement qui ne pouvaient pas être rendues par les simulations précédentes.

L'effet de la dégradation de la surface de contact entre la métallisation source et le fil de connexion est introduit dans les simulations en considérant qu'une partie du fil de connexion en contact avec la métallisation de source se transforme en un bloc isolant parfait (électrique et thermique). La surface de ce bloc qui reste en contact avec la métallisation de source augmente progressivement en fonction du vieillissement au détriment de la surface de contact initiale. Les résultats de comparaison entre les valeurs simulées et expérimentales de R_{DSon} , dans le cas où l'on prend en compte la dégradation de la surface de contact entre la métallisation et le fil de connexion, sont données dans le tableau 3.2.

Le tableau 3.2 montre que l'écart entre les valeurs de R_{DSon} simulées et mesurées est significativement réduit lorsque la simulation prend en compte la dégradation de la surface de contact du fil de connexion.

Durée de vieillissement (K-cycles)	0	45	90	131.5	156	250
Évolution de la résistance de la métallisation source (%)	100	233	400	867	1133	1533
Dégradation de la surface fil de connexion/métallisation (%)	0	0	0	15	25	50
R_{DSon} mesurée (mΩ)	13.78	13.91	14.31	15.59	16.56	16.72
R_{DSon} simulée (mΩ)	13.71	13.89	14.14	15.3	15.96	16.96

Tableau 3.2 : Evolution de R_{DSon} obtenues expérimentalement et par simulation en fonction du vieillissement (la dégradation de la surface de contact fil de connexion/métallisation est considérée) à 25 ° C.

C) Influence de la température ambiante :

Pour étudier l'influence de la température ambiante au cours du processus de vieillissement, des simulations sont effectuées pour deux températures ambiantes différentes (25 °C et 70 °C) et ce pour différentes valeurs de résistance de métallisation. Les conditions aux limites imposées sont les mêmes que celles mentionnées auparavant (2,8 A pendant 5,5 ms).

Sur la figure 3.23 il est visible que les résultats sont fortement influencés par la température ambiante. La R_{DSon} est nettement augmentée en fonction de la température. Ce dernier effet est bien connu par l'utilisateur de dispositifs MOSFET de puissance, c'est la diminution de la mobilité des porteurs de charge lorsque la température augmente. On doit cependant noter que l'accroissement de la température ambiante n'amplifie pratiquement pas la dégradation de la R_{DSon} due au vieillissement : en effet la courbe à $T=70\text{ °C}$ se déduit de la courbe à $T=25\text{ °C}$ par une simple translation.

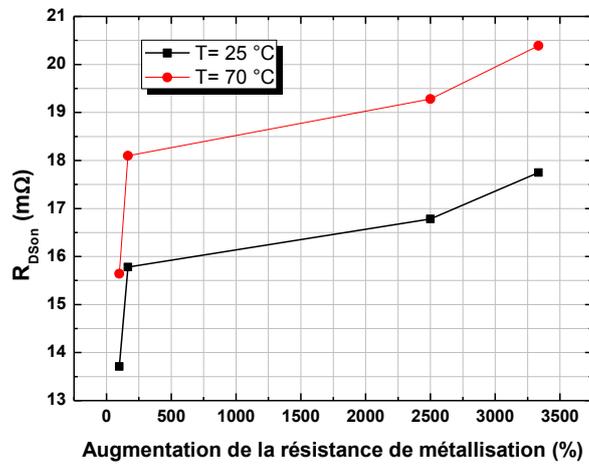


Figure 3.23 : Evolution de R_{DSon} en fonction de la résistance de métallisation pour deux valeurs de la température ambiante.

Constatations :

La modélisation électrothermique par éléments finis est un outil que nous avons utilisé pour comprendre le comportement d'un composant de puissance lors de cycles accélérés de vieillissement thermomécaniques qui induisent des dégradations de la métallisation de source. Le mode de vieillissement principal est lié à l'augmentation significative de la résistance à l'état passant du fait de la dégradation de la métallisation de source et du développement de fissures dans la zone de contact entre la métallisation et le fil de connexion. Ces simulations donnant accès aux différents gradients de température ainsi qu'aux valeurs de la résistance à l'état passant R_{DSon} , nous avons pu identifier trois phénomènes importants [69]:

- Un état avancé du vieillissement de la métallisation source se caractérise par une augmentation de la résistivité électrique de cette dernière, ce qui conduit à une augmentation importante de la résistance du composant R_{DSon} . Par conséquent, l'augmentation de la R_{DSon} peut être utilisée comme indicateur du vieillissement.

- La dégradation de la surface de contact entre la métallisation et le fil de connexion agit notablement sur la valeur de R_{DSon} . En prenant en compte ce phénomène dans les simulations, un bon accord entre les valeurs de R_{DSon} simulées et celles mesurées est obtenu.
- La température ambiante est un paramètre qui influe globalement sur la résistance R_{DSon} du fait que les mobilités des porteurs sont fonction de la température. Mais le décalage de R_{DSon} dû à la température ambiante semble être à peu près indépendant du vieillissement.

3.2.3 Emballement thermique et apparition de points chauds

La réponse électrothermique du composant SPQ15 soumis à des conditions de fonctionnement électriques extrêmes est discutée ici en détail. Une attention particulière est portée à la simulation en premier lieu du phénomène d'emballlement thermique, puis à la création de points chauds (hot spots) entraînant la défaillance du composant.

Le comportement électrothermique du composant de puissance est examiné pour un courant de 90 A qui est la limite de courant que peut supporter le composant selon les données des constructeurs (data sheet). Pour un courant si intense et en l'absence de protection, la température du composant augmente très rapidement allant jusqu'à l'emballlement thermique qui conduit à la destruction du composant due à la création de points chauds (hot spot) juste après quelques millisecondes de fonctionnement. Ce phénomène a déjà été décrit dans la littérature sur les composants MOSFET mais pour une polarisation grille-source (V_{GS}) proche de tension de seuil (V_{Th}) [70]. Nous nous proposons ici d'étudier ce comportement lorsque le MOSFET opère dans des conditions normales d'un fonctionnement du MOS à l'état passant pour lequel la tension grille-source est nettement supérieure à la tension de seuil ($V_{GS} \geq 12V$).

Comme il s'agit de simuler un phénomène très rapide, le pas de temps de la simulation à été réduit. Le temps total de calcul pour les conditions électriques citées ci-dessus pendant 8 ms est d'environ 20 minutes.

A) Analyse de l'emballlement thermique :

La figure 3.24 montre la distribution de la température sur la surface du silicium ainsi que sur le composant vu en coupe à l'instant $t = 8$ ms. De cette figure, on peut voir que la température maximale est de 417 °C à la surface de la couche active alors qu'au niveau du substrat du silicium elle est d'environ 250 °C. Les fils de connexion se comportent comme un puits de chaleur. La température maximale est relevée au centre de la couche active du composant.

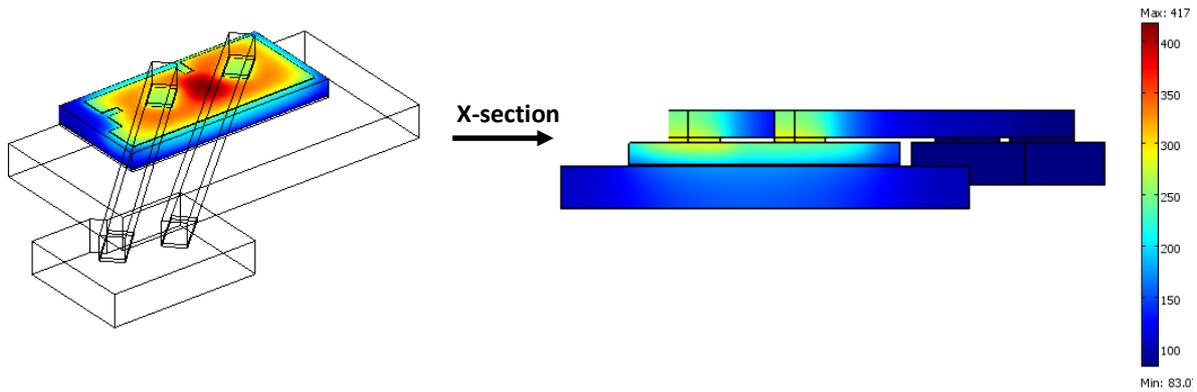


Figure 3.24 : Distribution de la température ($^{\circ}\text{C}$) sur le composant pour $I_D = 90\text{ A}$ à $t = 8\text{ ms}$.

La figure 3.25 (a) montre l'évolution de la température maximale du composant en fonction du temps, la figure 3.25 (b) montre l'évolution de la dérivée de cette température en fonction du temps. Nous pouvons voir que la séquence conduisant à la destruction du composant commence d'abord par l'emballement thermique (qui se traduit par une augmentation rapide de dT/dt) lorsque la température maximale atteint $180\text{ }^{\circ}\text{C}$, au-delà de $300\text{ }^{\circ}\text{C}$ il y a formation d'un point chaud puis défaillance du composant ce qui se traduit par un emballement de dT/dt .

Pendant l'emballement électrothermique dû à la température élevée dans la couche active du composant, la puissance dissipée est supérieure au flux de chaleur qui peut être évacué. Ainsi, ce phénomène implique que la variation de la température instantanée (dT/dt) devient une fonction croissante conduisant à une augmentation de la température extrêmement rapide.

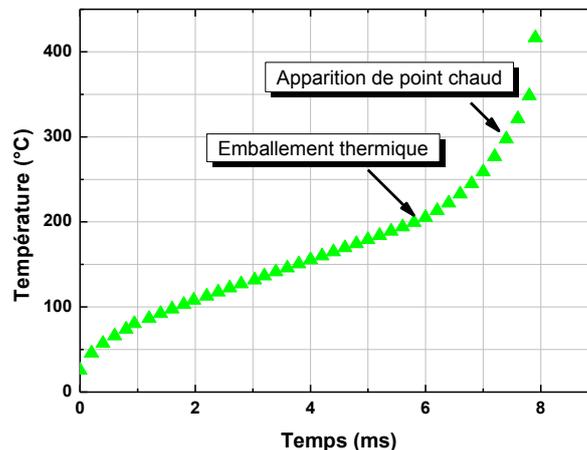


Figure 3.25 : Evolution de la température maximale du composant et de sa dérivée en fonction du temps pour un courant de drain de 90 A .

B) Apparition du point chaud (hot spot) :

La simulation montre que lorsque le point chaud se forme, une petite région au centre du composant a atteint les températures limites pour lesquelles le courant de fuite de la diode structurale devient plus important que le courant véhiculé par le canal comme le montre la figure 3.7.a (cf. § 3.1.3.1). Il en résulte que dans cette région très chaude la densité de courant

est en train de se focaliser car sa résistance électrique est plus faible que celle des autres régions plus froides de la structure. Ce phénomène est cumulatif car plus la structure s'échauffe, plus sa résistance électrique s'effondre et plus la focalisation de la densité de courant y devient importante. Il en résulte un accroissement très rapide de la température qui conduit à la destruction du composant par fusion localisée de la structure..

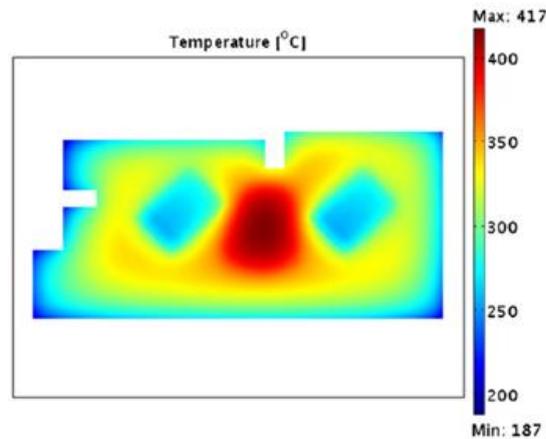


Figure 3.26 : Distribution de la température (°C) sur la couche active du composant à la formation du point chaud pour $I_D= 90$ A à $t= 8$ ms.

La figure 3.26 montre la distribution de température au cours de la formation du point chaud dans la couche active du composant. Le maximum de la température est situé dans le centre. Il existe un gradient de 200 °C entre le bord et le centre du composant. Une telle répartition de la température provient de la focalisation des densités de courant dans la région plus chaude du composant comme indiqué sur la figure 3.27.

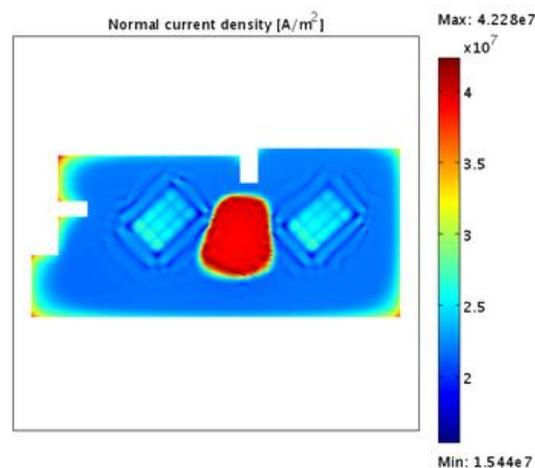


Figure 3.27 : Distribution de la densité de courant (A/m²) dans la couche active du composant à la formation du point chaud pour $I_D= 90$ A à $t= 8$ ms.

C) Impact de la position du capteur thermique :

Même pour un courant assez élevé, le composant est censé être protégé contre la destruction par un capteur thermique. La puce de commande du SPQ15 doit forcer le blocage du MOSFET vertical lorsque la température détectée par le capteur thermique atteint 170 °C. Le capteur thermique se situe au bord de la couche active comme le montre la figure 3.5 (cf. § 3.1.3).

La figure 3.28 montre la variation de la température maximale du composant et la variation de la température vue par le capteur thermique sur le bord de la zone active. Le composant de puissance doit être bloqué lorsque la température détectée atteint 170 °C, ce qui correspond en fait à une température maximale du composant voisine de 300 °C et que le phénomène d'emballement thermique est déjà enclenché.

Les résultats de ces simulations démontrent que lorsque le point chaud est formé, le blocage du composant de puissance par l'action de la puce de commande qui interprète les données du capteur thermique ne peut plus être fiable, car seule la température au centre du composant augmente alors de façon importante (cf. figure 3.26) tandis que la température relevée par le capteur reste très décalée par rapport à la température maximale. Donc, si on ne force pas le blocage du transistor de puissance avant la création du point chaud le composant va être très probablement détruit.

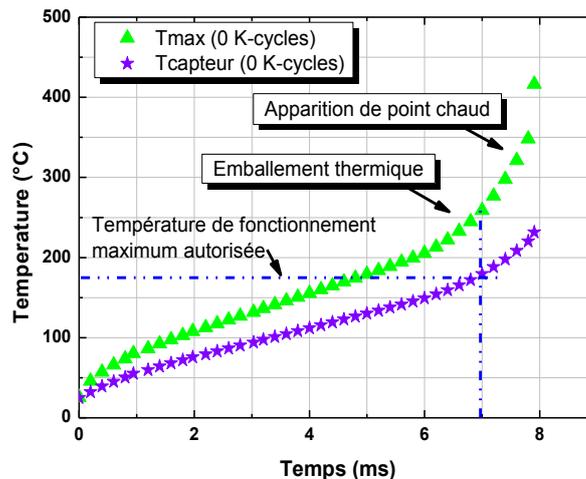


Figure 3.28 : Comparaison entre la température maximale et la température du capteur thermique $I_D = 90$ A.

D) Cas d'une métallisation vieillie :

Le même type de simulation sous fort courant de 90 A, a été réalisé pour le cas d'un composant avec une métallisation vieillie (250 K-cycles). Les figures 3.29.a et b montrent respectivement la distribution de la température sur une métallisation vieillie (250k-cycle) et une métallisation dans son état initial. On observe que la surface du point chaud est plus importante dans le cas d'un composant avec une métallisation vieillie, ainsi que la température maximale qui est augmenté de 67 °C par rapport au composant avec une métallisation non-vieillie.

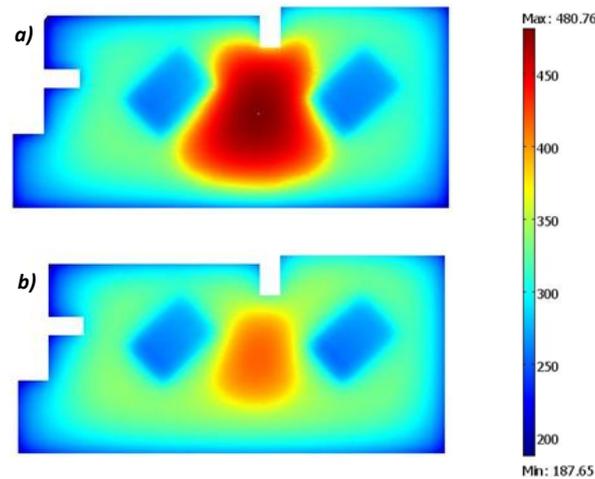


Figure 3.29 : Distribution de la température ($^{\circ}\text{C}$) sur la métallisation source du composant à la formation du point chaud pour $I_D = 90\text{ A}$ à $t = 8\text{ ms}$: a) métallisation vieillie (250 K-cycles) et b) métallisation dans son état initial (0 K-cycles).

La figure 3.30 montre la réponse transitoire de la température maximale ainsi que la température vue par le capteur thermique pour un composant avec une métallisation dans son état initial et un composant avec une métallisation vieillie (250 K-cycles). Cette réponse thermique démontre que l'emballement se produit d'une manière plus rapide dans le cas d'une métallisation vieillie. La différence entre la température vue par le capteur thermique et la température maximale réelle atteinte sur le composant est également très importante dans le cas d'une métallisation vieillie.

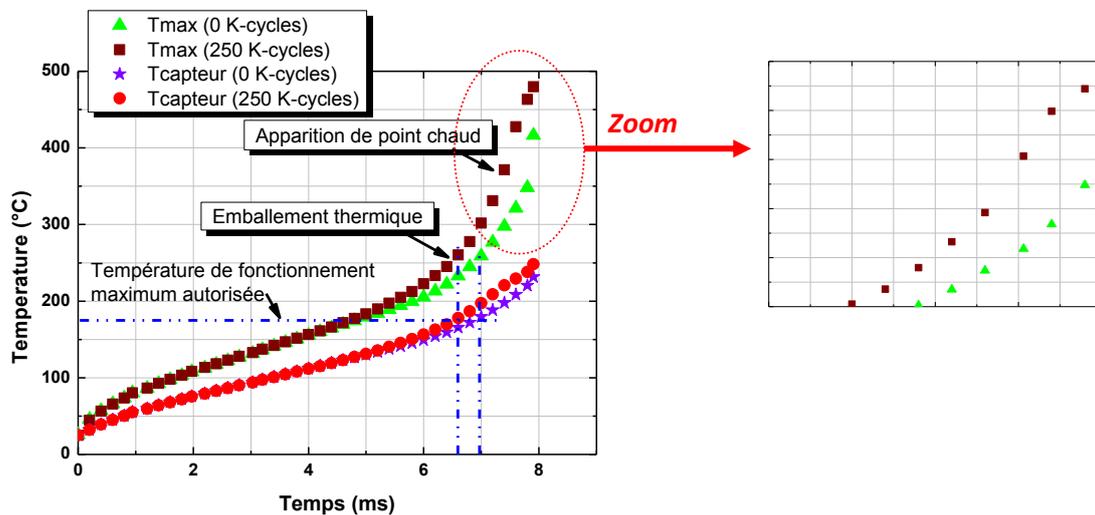


Figure 3.30 : Comparaison entre les évolutions de la température maximale et celle du capteur thermique $I_D = 90\text{ A}$ pour un composant avec une métallisation dans son état initial (0 K-cycles) et un composant avec une métallisation vieillie (250 k-cycles).

3.2.4 Décollage du fil de connexion

Une des défaillances les plus basiques du composant de puissance vient du décollage du fil de connexion (wire bonding lift off). La cause essentielle de cette défaillance est la différence de

coefficients de dilatation thermique entre le silicium et l'aluminium qui induit un niveau élevé de stress thermomécanique à chaque fois que la dissipation de puissance induit une variation de température. Un tel stress thermomécanique répété génère une déformation plastique entre le fil de connexion et la métallisation, ce qui conduit à la fin au décollage du fil de connexion. Ce mécanisme de défaillance a été simulé et les résultats de la température sont présentés sur la figure 3.31 pour les mêmes conditions aux limites électriques et thermiques décrites dans le paragraphe 3.2.1.1 (impulsion de courant de 60 A durant 10 ms). On peut observer à partir de la figure 3.31.b que la température maximale du composant avec un fil de connexion décollé a augmenté de 16 °C et qu'elle est située à côté de l'unique contact restant entre le fil de connexion et la métallisation de source. Cette augmentation significative de la température du composant est liée à un effet électrothermique dû à la focalisation de la densité de courant à proximité du seul contact entre fil de connexion et métallisation. Une façon de minimiser cet effet consiste à augmenter l'épaisseur de la métallisation [65].

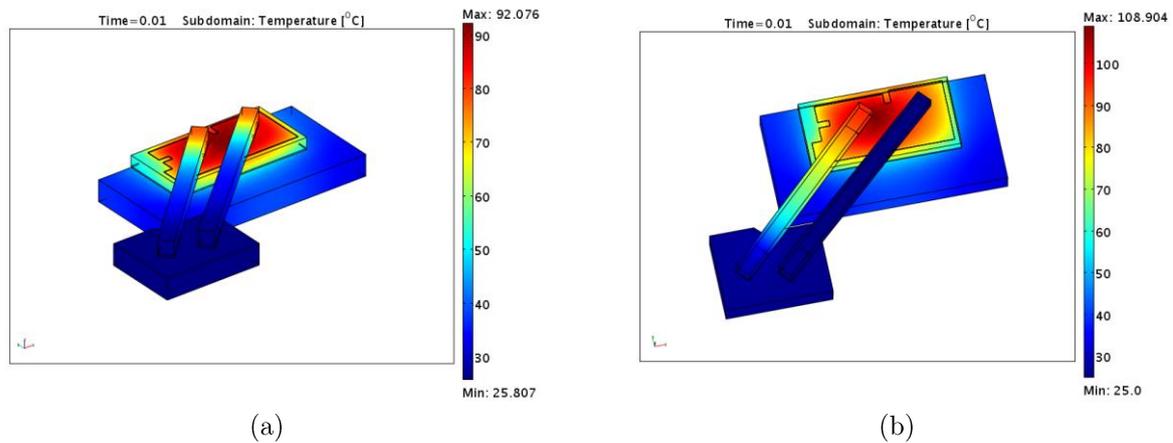


Figure 3.31 : Distribution de la température (°C) sur le composant pour $I_D = 60$ A à $t = 10$ ms : a) composant dans son état initial et b) un composant avec un fil de connexion décollé.

3.2.5 Délamination

L'un des modes de défaillance les plus répandus dans les composants de puissance est la délamination de la brasure entre le substrat de silicium et le dissipateur de chaleur en cuivre [71]. L'origine de la délamination réside dans la grande disparité entre les coefficients de dilatation thermique du cuivre et du silicium [72]. Nous nous focalisons ici sur l'étude des effets de la délamination sur le comportement électrothermique d'un composant lors d'un mode de fonctionnement sous fort courant en régime passant.

D. Martineau a montré dans [60] que le composant de Freescale Semiconducteurs[®] ne présente aucun cas de délamination à la brasure. Alors, pour pouvoir montrer les effets électrothermiques de la délamination nous avons pris comme exemple un ancien composant sur lequel la délamination a été observé [73]. Ce composant de puissance utilisé dans l'industrie automobile est présenté dans la figure 3.32.

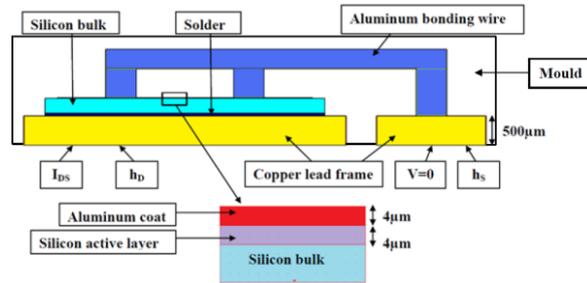


Figure 3.32 : Composant de puissance étudié.

La figure 3.33 représente une image obtenue par microscopie acoustique (SAM) de la zone de délamination dans le composant après un test de fiabilité [73]. De cette figure, on peut voir que la délamination est principalement située sur le bord de la brasure (SnPb) et correspond à près de 50 % de la surface de la brasure.

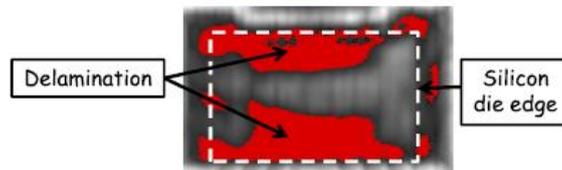


Figure 3.33 : Délamination de la brasure (SnPb) observée par microscopie acoustique (SAM) [73].

La simulation électrothermique d'une telle délamination a été réalisée en supprimant 50 % de la surface de la brasure pour être en conformité avec l'observation par microscopie acoustique de la figure 3.33. Les figures 3.34.a et b montrent respectivement les résultats de la cartographie de la température sur un composant neuf et sur un composant avec 50 % de délamination lorsqu'un courant $I_D = 150$ A est appliqué pendant 50 ms.

La température maximale est d'environ 262 °C lorsque 50% de la surface est délaminiée au lieu de 169 °C lorsqu'il n'y a pas de délamination. Cette augmentation considérable de la température vient là aussi de la focalisation de la densité de courant dans le silicium au-dessus des zones non délaminées de la brasure.

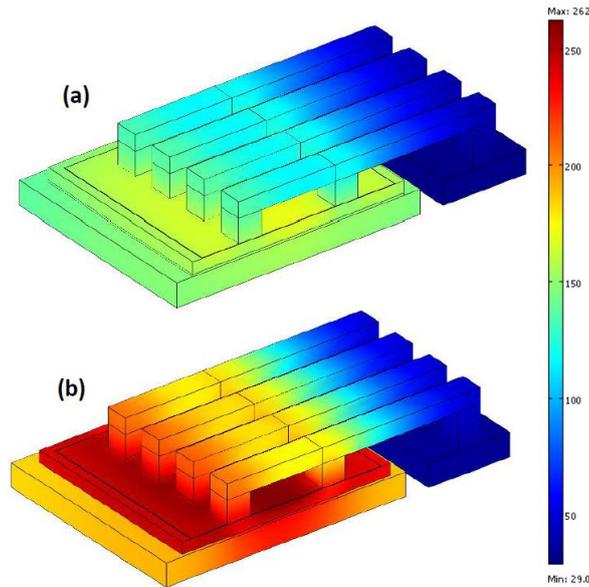


Figure 3.34 : Distribution de la température ($^{\circ}\text{C}$) sur le composant pour $I_D=150\text{ A}$ à $t=50\text{ ms}$: a) composant dans son état initial et b) composant avec 50 % de surface de délamination (brasure à base de SnPb).

Pour quantifier l'effet de la délamination sur la température maximale du composant, plusieurs simulations ont été effectuées. Les résultats sont présentés sur la figure 3.35. Il est intéressant de noter que pour une surface de délamination inférieure à 20 %, il n'y a pas d'impact significatif sur la température maximale. À l'inverse, pour une surface de délamination supérieure à 20 %, la température augmente très sensiblement et semble s'emballer parce que la capacité de refroidissement et le phénomène de focalisation de courant sont tous les deux affectés par la délamination.

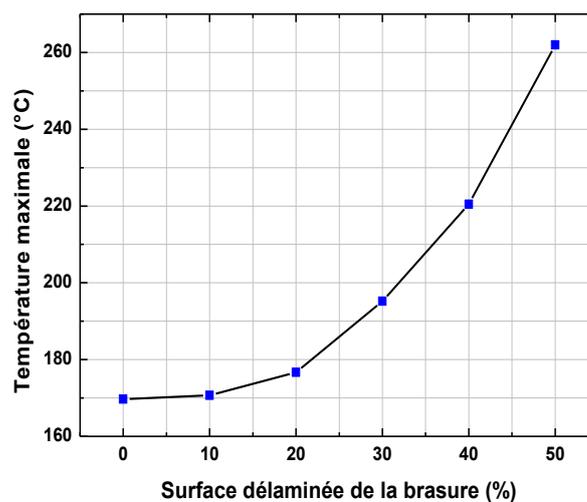


Figure 3.35 : Influence de la surface délaminée sur la température maximale du composant pour $I_D=150\text{ A}$ à $t=50\text{ ms}$.

En outre, les valeurs de la résistance à l'état passant $R_{D_{Son}}$ calculées à partir des simulations sont tracées en fonction du pourcentage de la surface de la délamination de la brasure dans la figure 3.36. On peut constater une augmentation très sensible de la résistance $R_{D_{Son}}$ en fonction de la surface de la délamination de la brasure.

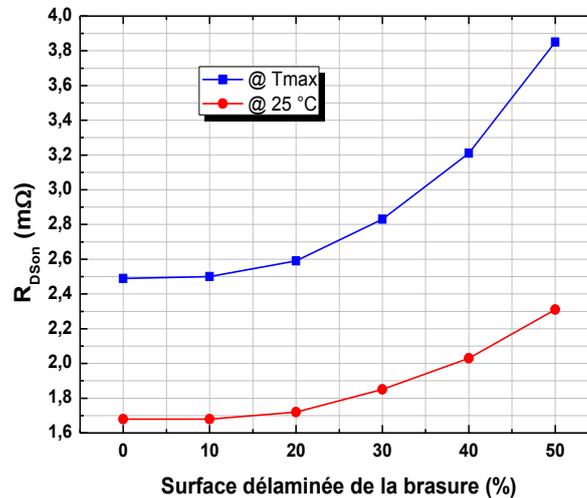


Figure 3.36 : Influence de la surface délaminée sur la résistance $R_{D_{Son}}$ du composant pour $I_D = 150$ A à $t = 50$ ms.

La figure 3.38 montre la répartition de la densité de courant le long d'une ligne située dans le substrat de silicium à 20 μm au-dessous de la couche active avant et après la délamination. La ligne de coupe est présentée dans la figure 3.37.

Les simulations montrent deux pics de densité de courant situés au niveau des bords de la zone délaminée. On peut également remarquer que les pics de densité de courant, de faible amplitude, qui en l'absence de délamination sont dus aux fils de connexion sont complètement masqués par les pics résultant de la délamination. Ceci s'explique par la densité de courant qui est très élevée sur les bords de la zone de délamination. En cas de délamination, les lignes de courant se resserrent sur les bords de la soudure, conduisant ainsi à densifier le courant comme le montre la figure 3.39.

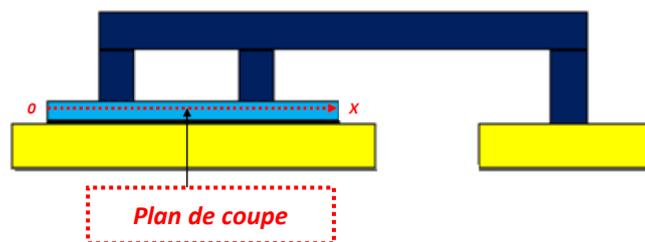


Figure 3.37 : Ligne de coupe dans le substrat du silicium du composant.

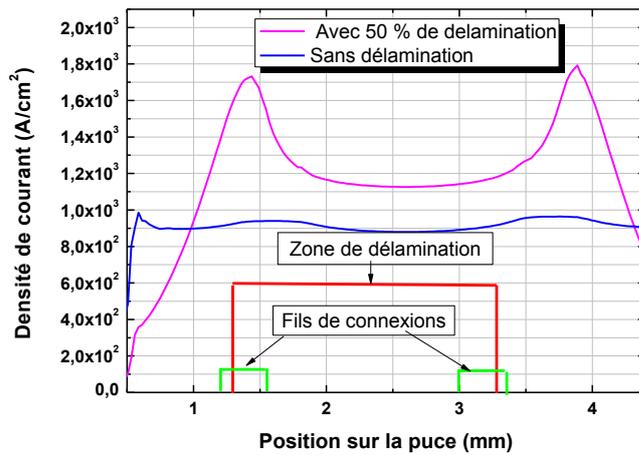


Figure 3.38 : Densité de courant dans le substrat de silicium le long d’une ligne de coupe.

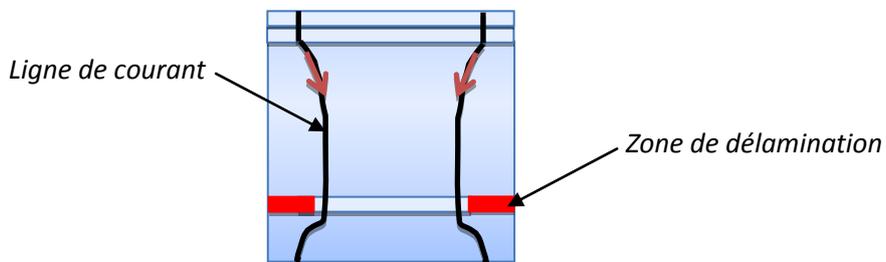


Figure 3.39 : Schéma en coupe illustrant le chemin des lignes de courant dans le cas de la délamination.

Dans les zones où la densité de courant est plus élevée, la densité de puissance dissipée en chaleur sera plus grande d’où une augmentation de la température. Chaque pic de densité de courant devrait donc conduire à un pic de température, toutefois, on peut voir que les fils de connexion permettent également d’évacuer de la chaleur, c’est pour cette raison que la température reste maximale au centre de la puce, comme le montre la figure 3.40.

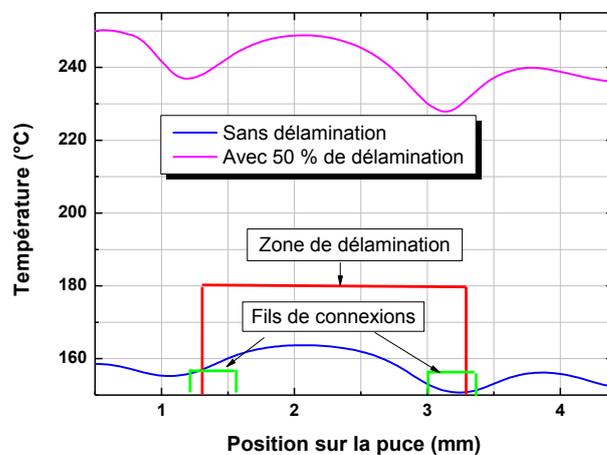


Figure 3.40 : Température du substrat de silicium le long d’une ligne de coupe.

3.3 Optimisation du design pour améliorer la fiabilité des composants de puissance

Pour améliorer la fiabilité des composants de puissance nous avons réalisé plusieurs simulations. Toutes les simulations sont réalisées sur le composant SPQ15 de Freescale Semiconducteurs® à l'exception des simulations qui investiguent l'impact de la nature de la brasure puisqu'aucun cas de délamination n'a été observé sur le composant SPQ15 lors des tests de fiabilité (cf. § 3.2.5).

3.3.1 Epaisseur de la métallisation source

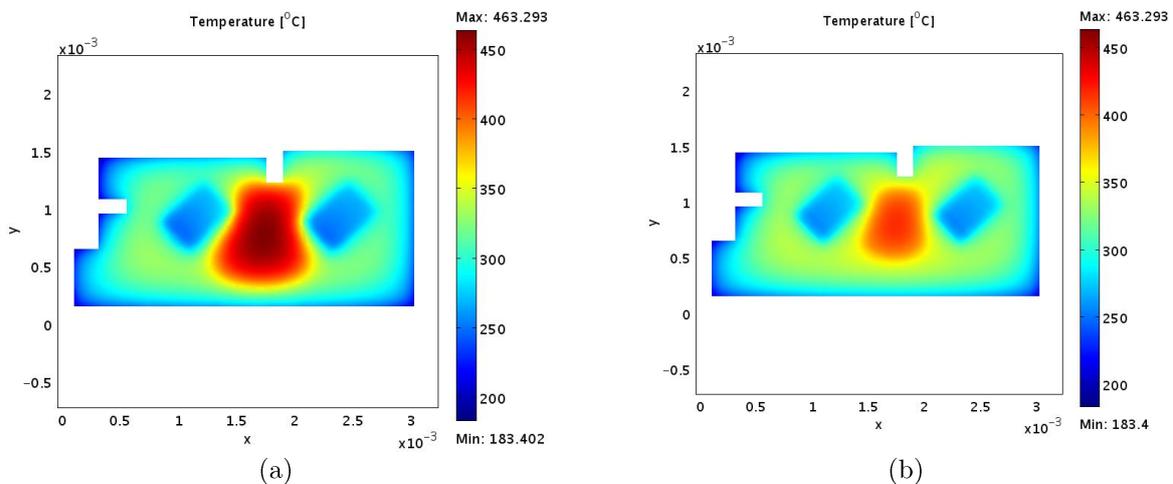
Une des solutions pour améliorer le comportement électrothermique des composants de puissance est d'augmenter l'épaisseur de la métallisation de source. Des simulations paramétriques ont été réalisées sur le composant SPQ15 en faisant varier l'épaisseur de la métallisation de source. Les conditions aux limites des simulations sont les mêmes que celles mentionnées au paragraphe 3.2.3.

La figure 3.41 montre la cartographie de la température sur la couche active du composant de puissance pour différentes épaisseurs de métallisation de source. Il est clair sur cette figure qu'une métallisation épaisse réduit significativement le gradient de température et tend même à uniformiser la distribution de la température sur la surface pour des dissipations de puissance de courte durée.

D'un point de vue purement électrothermique, on aurait donc intérêt à réaliser des métallisations épaisses ($\approx 20\mu\text{m}$), cependant d'un point de vue technologique les métallisations épaisses ont deux inconvénients de taille :

- leur coût économique est élevé car il faut procéder à des métallisations multiples par étapes ;

- Elles engendrent des contraintes thermomécaniques considérables qui sont susceptible de dégrader prématurément le fonctionnement du composant.



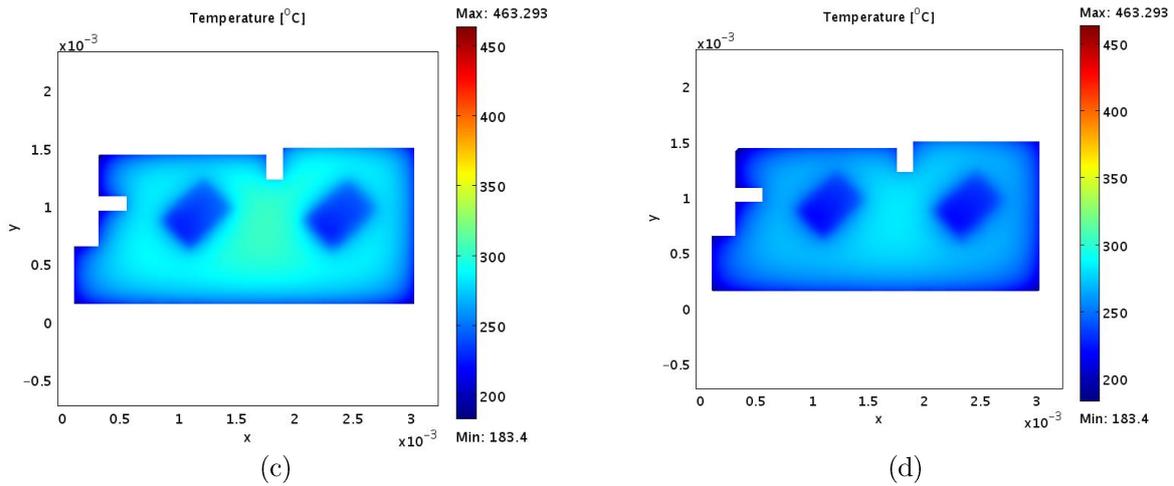


Figure 3.41 : Impact de l'épaisseur de la métallisation sur la distribution de la température ($^{\circ}\text{C}$) sur la couche active du composant pour $I_D = 90 \text{ A}$ à $t = 8 \text{ ms}$: a) métallisation d'épaisseur de $4 \mu\text{m}$, b) métallisation d'épaisseur de $10 \mu\text{m}$, c) métallisation d'épaisseur de $14 \mu\text{m}$ et d) métallisation d'épaisseur de $20 \mu\text{m}$.

3.3.2 Epaisseur du substrat de silicium

Afin de mettre en évidence l'impact de l'épaisseur du substrat de silicium sur le comportement électrothermique des composants de puissance, nous avons effectué des simulations sur un composant SPQ15 standard de $250 \mu\text{m}$ d'épaisseur de substrat de silicium, puis l'épaisseur a été réduite à $100 \mu\text{m}$. Une étude comparative des résultats de simulations des deux épaisseurs a été faite en prenant en considération plusieurs paramètres tels que l'intensité du courant et la température ambiante.

3.3.2.1 Impact de l'intensité de l'impulsion de courant

Plusieurs simulations ont été effectuées pour quantifier l'impact de l'intensité de l'impulsion de courant sur le comportement électrothermique de deux épaisseurs différentes de substrat de silicium. Toutes les impulsions de courant ont une durée de 8 ms . On peut voir sur la figure 3.42 que la température maximale est réduite dans le cas d'un substrat de silicium mince ($100 \mu\text{m}$). La réduction de la température maximale devient particulièrement sensible pour les fortes intensités de l'impulsion de courant montrant ainsi que l'on pourrait retarder l'emballement thermique en amincissant les puces des transistors de puissance.

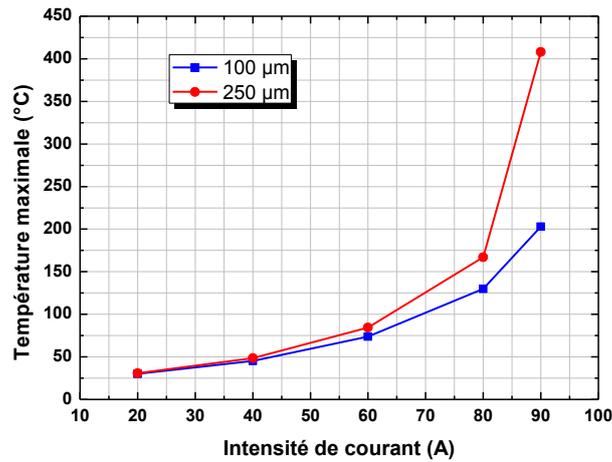


Figure 3.42 : Variation de la température maximale en fonction de l'intensité de l'impulsion de courant pour deux épaisseurs différentes du substrat de silicium.

La figure 3.43 présente les résultats de simulation de la résistance à l'état passant R_{DSon} pour différentes intensités de l'impulsion de courant au bout de 8 ms. Nous pouvons observer une réduction de la valeur de la résistance R_{DSon} dans le cas d'un substrat de silicium aminci.

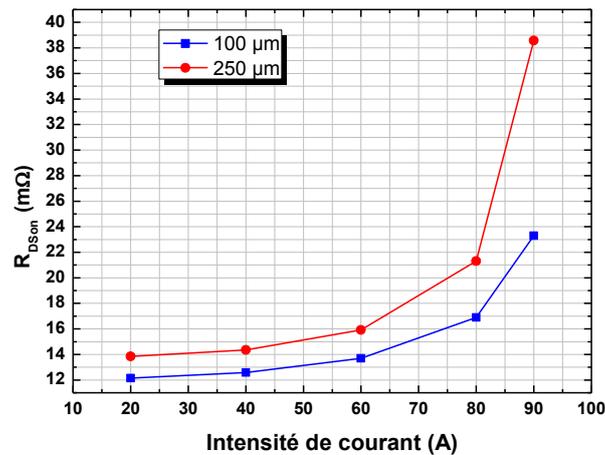


Figure 3.43 : Variation de la résistance R_{DSon} en fonction de l'intensité de l'impulsion de courant pour deux épaisseurs différentes du substrat de silicium.

3.3.2.2 Impact de la température ambiante

L'impact de la température ambiante est également étudié. Les résultats des simulations sont présentés sur la figure 3.44. Il faut noter que la résistance R_{DSon} résultante est toujours réduite pour le substrat de silicium aminci. Le courant appliqué est 2 A. Ce faible courant a été choisie afin d'éviter l'auto-échauffement du composant.

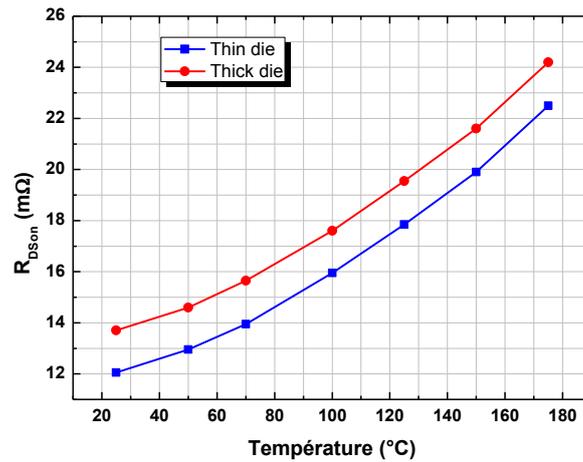


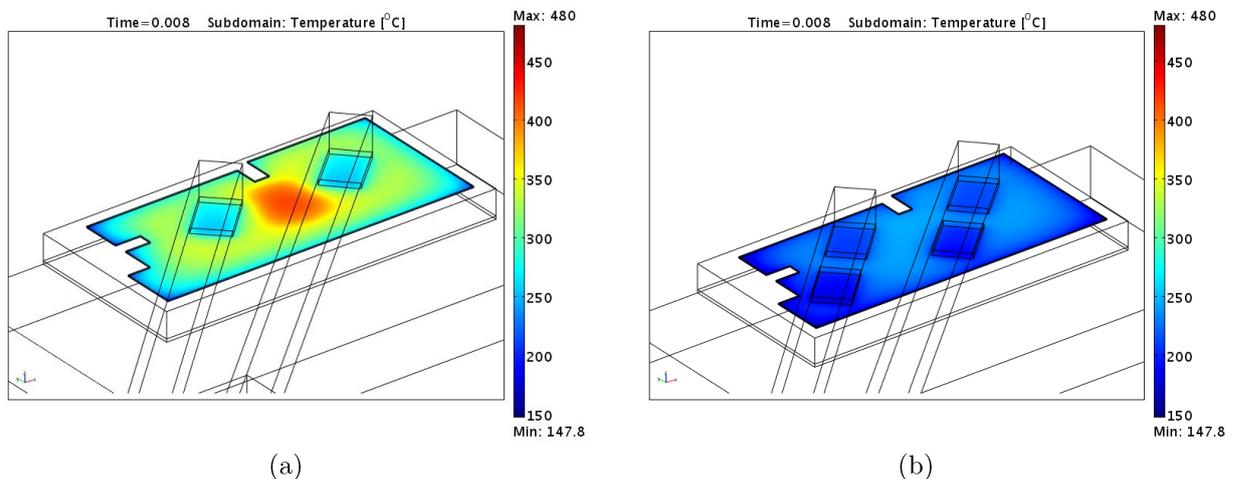
Figure 3.44 : Variation de la résistance $R_{DS(on)}$ en fonction de la température ambiante pour $I_D = 2$ A pour deux épaisseurs différentes du substrat de silicium.

3.3.3 Configuration des fils de connexion

Cette fois-ci la modélisation par éléments finis est utilisée pour simuler un autre type de fil de connexion, celui ayant un double contact. Des conditions de fonctionnement sévères telles qu'un fort courant de 90 A et une métallisation dégradée (250 K-cycle) ont été choisies pour être simulées.

Une comparaison entre la distribution de la température sur un composant avec des fils de connexion ayant un double contact et un composant avec des fils de connexion ayant un seul contact est donnée sur la figure 3.45. On y voit clairement que l'échauffement est considérablement réduit lorsque les fils de connexion sont montés avec un double contact par rapport au montage à contact unique. Ceci peut s'expliquer par une meilleure répartition des lignes de courant dans la métallisation de grille et partant de là dans la zone active.

Il faut noter aussi que la résistance à l'état on $R_{DS(on)}$ est réduite de 30 % pour un composant avec des fils de connexion ayant un double contact en comparaison avec ceux ayant un seul contact.



(a)

(b)

Figure 3.45 : Distribution de la température sur le composant de puissance pour $I_D= 90$ A à $t= 8$ ms, cas d'une métallisation vieillie 250 K-cycles : a) composant avec des fils de connexion ayant un seul contact et b) composant avec des fils de connexion ayant un double contact.

3.3.4 Nature de la brasure

Dans le paragraphe 3.2.5 nous avons vu que la présence de la délamination au niveau de la brasure engendre une augmentation dans le gradient de la température ainsi que sur la valeur de résistance R_{DSon} . Une façon de minimiser cet effet est d'utiliser un frittage d'argent au lieu de la soudure étain-plomb (SnPb). Dans [74], les auteurs indiquent que par rapport aux alliages de soudure existants, le frittage d'argent a de meilleures propriétés et constitue une excellente alternative pour l'interconnexion des composants de puissance. Par exemple, les conductivités thermiques de Au80Sn20 et 63Sn37Pb sont égales à 0,58 et 0,51 W/K.cm, respectivement, alors que celle du frittage d'argent est environ 2,38 W/K.cm. Cela signifie que le frittage d'argent aura de bien meilleures caractéristiques pour extraire la chaleur de la puce.

Plusieurs simulations ont été effectuées pour quantifier l'effet du le frittage d'argent utilisé comme brasure sur le comportement électrothermique en cas de délamination. Les conditions aux limites des simulations sont identiques à celles mentionnées dans le paragraphe 3.2.5.

La figure 3.46 montre la cartographie de la température sur un composant ayant comme nature de brasure le frittage d'argent, où 50 % de la délamination est simulée. La température maximale est réduite de 14 °C par rapport au composant dont la puce est soudée à l'étain-plomb.

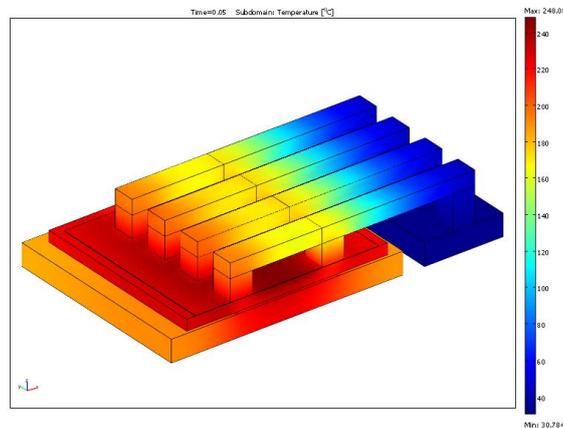


Figure 3.46 : Distribution de la température (°C) pour $I_D= 150$ A à $t= 50$ ms, sur le composant dont la puce est fixée par un frittage d'argent.

La variation de température maximale en fonction de la surface la délamination pour différentes natures de brasure (SnPb et frittage d'argent) est donnée sur la figure 3.47, on constate que la capacité de l'extraction de la chaleur est meilleure dans le cas d'une brasure à base de frittage d'argent

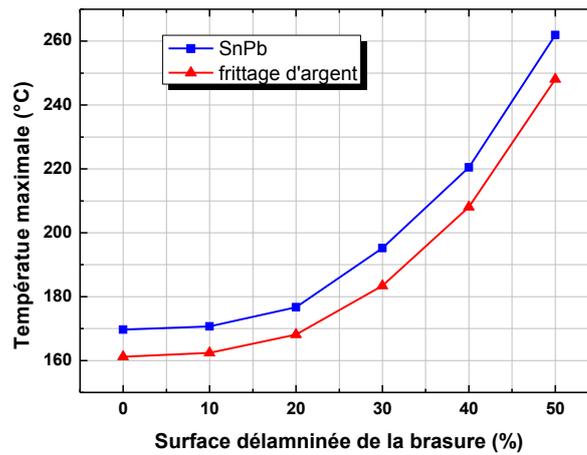


Figure 3.47 : Influence de la surface de délaminée de la brasure sur la température maximale du composant pour $I_D = 150$ A à $t = 50$ ms.

En revanche, l'influence du type de matériau de la brasure sur les résultats de la résistance à l'état passant R_{DSon} est quasiment négligeable comme le montre la figure 3.48. Cela peut s'expliquer par le fait que la valeur de R_{DSon} est très directement influencée par la température de jonction et que l'on remarque ici que l'abaissement de la température de jonction n'est finalement que faiblement influencée par la nature de la brasure puce-boîtier.

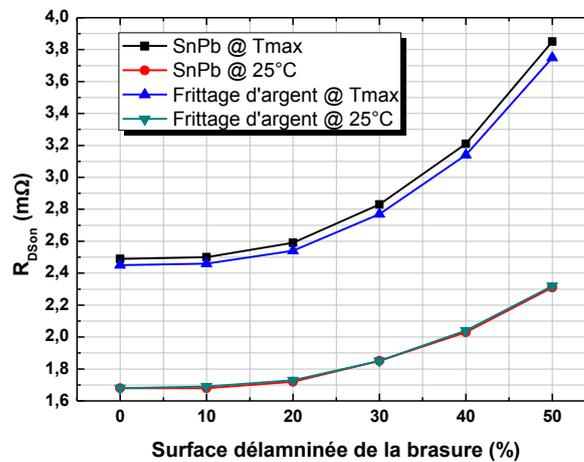


Figure 3.48 : Influence de la surface de délaminée de la brasure sur la résistance R_{DSon} du composant pour $I_D = 150$ A.

3.4 Conclusion

Dans ce chapitre, une méthodologie de modélisation du MOSFET de puissance fonctionnant en régime passant en l'absence de commutations a été développée basée sur la simulation par éléments finis.

D'abord la méthodologie de modélisation est décrite tout en simplifiant le modèle du MOSFET en analysant le rôle et les propriétés électriques de chaque couche de la puce de

puissance. Cette analyse permet de remarquer qu'il est possible de simuler l'état passant d'un composant de puissance à l'aide de couches résistives. Ensuite, cette méthode de modélisation, a dans un premier temps, été mise en œuvre pour analyser l'impact des différentes défaillances des composant de puissance telles que l'emballement thermique, la délamination, le vieillissement de la métallisation de source... etc. Finalement, nous nous sommes servi de cette méthodologie de simulation pour proposer des solutions pour améliorer la fiabilité des composants de puissance.

Ces simulations ont été validées en partie par les travaux expérimentaux et par notre partenaire industriel.

Cependant, lors de fonctionnements en commutation des MOS de puissance, le modèle électrique ne peut plus se résumer à des zones de résistivités différentes. Par ailleurs, avec l'augmentation de la fréquence de fonctionnement les pertes de commutation doivent aussi être prises en compte.

CHAPITRE 4.

Modélisation électrothermique du fonctionnement en avalanche

Sommaire du chapitre

4.1	Fonctionnement en avalanche dans l'environnement automobile....	108 -
4.2	Modèle électrique thermosensible du composant en avalanche.....	109 -
4.3	Procédure expérimentale.....	111 -
4.3.1	Détails.....	111 -
4.3.2	Principe du banc de mesures.....	111 -
4.3.3	Résultats expérimentaux.....	113 -
4.4	Modélisation thermique par éléments finis.....	116 -
4.4.1	Réduction du modèle aux temps courts.....	116 -
4.4.2	Mise en œuvre du modèle réduit.....	116 -
4.5	Evaluation de la température	118 -
4.5.1	Exploitation du BV_{dss} comme capteur de température.....	119 -
4.5.2	Température donnée par le modèle thermique EF.....	119 -
4.5.3	Température estimée par un modèle analytique 1D.....	119 -
4.5.4	Résultats et comparaisons.....	119 -
4.6	Modèle électrothermique complet en régime d'avalanche.....	120 -
4.6.1	Résultats expérimentaux.....	121 -
4.6.2	Modèle thermique.....	122 -
4.6.3	Exploitation de l'outil de simulation.....	123 -
4.7	Conclusion.....	124 -

DANS ce chapitre nous nous fixons pour objectif d'estimer la température de jonction d'un MOSFET de puissance lors d'un fonctionnement en régime d'avalanche de courte durée. Dans un premier temps nous ferons un rappel du modèle électrothermique simplifié qui avait été proposé par [76], puis nous décrirons le dispositif expérimental que nous avons développé en vue d'extraire les paramètres nécessaires à son exploitation. Nous vérifierons, par comparaison avec des résultats de simulation en éléments finis, que l'exploitation du modèle électrothermique proposé, conduit à une prévision tout à fait raisonnable de l'échauffement de la zone active du transistor.

4.1 *Fonctionnement en avalanche dans l'environnement automobile*

Tous les dispositifs semi-conducteurs sont caractérisés par leur tension de claquage (BV_{dss}). Elle est caractérisée par un champ électrique critique développé dans la zone dépeuplée de la jonction drain-région du canal polarisée en inverse. Lorsque l'avalanche se produit l'intensité du courant augmente d'une manière hyper exponentielle en fonction de la tension appliquée. Par conséquent, ce comportement conduit à une augmentation rapide de la température de jonction et, éventuellement, à l'endommagement du composant [75].

Les véhicules équipés de systèmes micro-hybrides (comme Start & Stop¹) utilisent des convertisseurs de puissance qui sont généralement constitués par des composants MOSFETs. Ces convertisseurs opèrent suivant deux modes :

Soit en redresseur synchrone lorsque la machine électrique fonctionne en alternateur entraîné par le moteur thermique en vue de recharger la batterie.

Soit en onduleur autonome lorsque la machine électrique fonctionne en moteur en vue de redémarrer le moteur thermique.

Du fait que la batterie est reliée au convertisseur par un câble assez long, pour respecter strictement les règles d'association des éléments dans un circuit de puissance, le convertisseur devrait être découplé par un condensateur de forte valeur. Dans ces conditions les transistors MOS n'auraient jamais à supporter le fonctionnement en avalanche. En l'absence de ce condensateur de découplage, c'est l'inductance parasite du fil qui relie la batterie au convertisseur qui génèrera systématiquement la mise en avalanche des transistors MOS dont on force le blocage. Malgré les contraintes induites par le fonctionnement en avalanche, les équipementiers préfèrent éviter l'utilisation d'un condensateur de découplage qui apparaît comme étant un maillon faible du fait de son volume, de son coût et d'une fiabilité douteuse dans l'environnement particulièrement difficile qui règne sous le capot moteur d'une voiture. On préférera donc recourir à des transistors MOS de nouvelle génération rendus particulièrement robustes au mode d'avalanche répétée.

Les diodes structurelles de ces nouveaux composants doivent alors pouvoir supporter un courant d'avalanche égal au courant maximum établi dans l'inductance du circuit de la batterie à la fin de l'état passant du transistor MOS. Ce nouveau mode d'exploitation

¹ Start & Stop : Une seule machine électrique assure les fonctions d'alternateur et de démarreur. Le couplage mécanique de cette dernière avec le groupe de propulsion par une courroie permet un démarrage du moteur thermique silencieux et rapide. Il devient ainsi possible d'effectuer des arrêts et redémarrage fréquents de ce dernier, en fait à chaque fois que le véhicule s'immobilise (feux rouges, bouchons . . .) [76].

nécessite des composants très robustes en mesure de supporter des millions d'impulsions en mode d'avalanche et ceci à des températures ambiantes élevées (150 °C). De plus, pendant le démarrage du moteur thermique, le courant appelé par l'alternateur (jusqu'à 800A) est tellement intense que le courant de drain maximum d'un composant unique est dépassé. Ce problème est résolu en procédant au montage parallèle de deux ou plusieurs transistors MOS de puissance. La mise en parallèle de transistors MOS qui seront soumis au régime d'avalanche répétée impose de les associer en veillant à bien apparier leurs tensions de claquage BV_{dss} .

Malheureusement, les fabricants de composants de puissance ne peuvent pas garantir une tolérance quasi-nulle sur les tensions de claquage, en raison des dispersions liées au déroulement du processus technologique de fabrication. Deux MOSFET provenant d'un même lot de fabrication peuvent être ainsi caractérisés par une différence de plusieurs volts au niveau de leurs tensions de claquage BV_{dss} . Dans un montage en parallèle, cela se traduirait par le fait que tout le courant d'avalanche circulerait dans le transistor qui présente la tension de claquage la plus faible [77].

Cependant, la tension de claquage en avalanche est un paramètre sensible à la température et augmente lorsque le transistor s'échauffe. A condition d'avoir une dispersion suffisamment faible entre les transistors MOS montés en parallèle, on peut donc considérer qu'un équilibre acceptable puisse être atteint quand les transistors ayant la tension de claquage la plus basse et conduisant une fraction du courant plus importante initialement s'échauffent suffisamment pour que leurs tensions de claquage se rééquilibrent avec celles des MOSFETs restants [78]. Le rééquilibrage des courants est également favorisé par le fait que la résistance dynamique d'avalanche des différents composants joue le rôle de résistance ballast. Pour un montage parallèle des transistors MOS de puissance, on a donc tout intérêt à ce que ces composants ne présentent pas une résistance dynamique d'avalanche trop faible.

Un recours au régime d'avalanche est imposé par le cahier des charges de l'onduleur : lorsque l'alternateur débite à plein régime pour recharger la batterie, et que l'on vient accidentellement débrancher cette dernière, la tension du réseau de bord va augmenter jusqu'à détruire les équipements qui y sont connectés. Pour éviter cela, il est nécessaire que les interrupteurs de l'onduleur écrêtent le réseau de bord à une valeur acceptable [76].

En raison de l'instabilité des transistors MOS lorsqu'ils sont en mode de saturation [79], il n'est pas possible de les utiliser pour la régulation linéaire. Par conséquent, la seule façon pour fixer la tension du réseau est d'utiliser les transistors en mode d'avalanche [77].

4.2 Modèle électrique thermosensible du composant en avalanche

Comme le phénomène de l'avalanche est lié à la jonction PN de la diode structurelle, un modèle équivalent du transistor MOS en avalanche peut être réalisé à l'aide d'une diode idéale (afin de bloquer tout courant inverse lorsque la tension appliqué est inférieure à la tension d'avalanche) en série avec une source de tension $BV_{dss}(T_j)$, qui représente la tension

d'avalanche à faible courant ($I_D \approx 0$) et ne dépend que de la température, et en série avec une résistance R_{av} (la résistance dynamique d'avalanche) dont la valeur ne dépend pas de la température en première approximation. La tension d'avalanche externe BV_{dss} en fonction de la température de jonction T_j et de l'intensité du courant de drain I_D peut donc s'écrire :

$$BV_{dss}(T_j, I_D) = BV_{dss0} + \beta \times T_j + R_{av} I_D \quad (4.1)$$

Avec :

BV_{dss0} : la tension drain-source d'avalanche à faible courant ($I_D \approx 0$) et à la température de référence ($T_{j0} = 0 \text{ °C}$) ;

β : le coefficient de température de la tension d'avalanche à faible courant ($\text{V}/\text{°C}$) ;

R_{av} : la résistance dynamique du composant en mode d'avalanche (Ω) ;

T_j : la température de jonction du composant (°C).

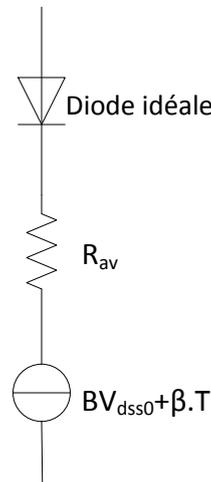


Figure 4.1 : Schéma du modèle de l'avalanche.

Dans [76], [77], [80], [81] une méthode expérimentale est présentée, qui permet de mesurer la température de jonction lors du fonctionnement en avalanche. Cette méthode expérimentale utilise une commutation très rapide à partir du mode d'avalanche vers un circuit où la diode est polarisée en inverse. La température de jonction instantanée est alors déduite à partir de la tension mesurée à l'aide de la courbe d'étalonnage de la diode interne polarisée en inverse pour un courant imposé. Malheureusement, cette procédure expérimentale ne peut pas être adaptée aux situations d'avalanche de courte durée qui nous intéressent (moins de 500 ms). Dans ce chapitre, le comportement thermique des dispositifs MOSFET de puissance, fonctionnant dans des conditions d'avalanche de courte durée (moins de 200 μs), sont étudiés. L'objectif principal de ce travail est la définition d'une méthode basée sur un modèle électrothermique simple, qui permet, avec l'aide de l'expérimentation, d'estimer la température de jonction du composant pendant une impulsion de courte durée en mode d'avalanche.

4.3 Procédure expérimentale

4.3.1 Détails

Dans cette étude, les expériences ont été réalisées sur des transistors MOS de puissance basse tension, développés par Freescale Semiconducteurs® Toulouse. La figure 4.2 présente une photographie du composant de puissance étudié. Pour reproduire à peu près les conditions des constructeurs d'équipements automobiles, les MOSFETs sont montés dans des boîtiers TO3 Jumbo (TO3J) ce qui peut affecter les valeurs des résistances R_{DSon} et R_{av} , car ces boîtiers ne présentent pas les mêmes caractéristiques que ceux des modules montés par les équipementiers automobiles.

L'extraction précise des paramètres du modèle d'avalanche dépend de la précision des mesures et plus précisément de l'enregistrement précis de la tension d'avalanche instantanée. Un banc de mesure spécifique (figures 4.3 et 4.4) a donc été développé pour mesurer la chute de tension au cours de l'avalanche pour plusieurs valeurs imposées de la température de jonction initiale T_j . La résistance d'avalanche R_{av} est déterminée par la pente de la caractéristique $I_D(V_{DS})$ à plusieurs températures de jonction initiales imposées.

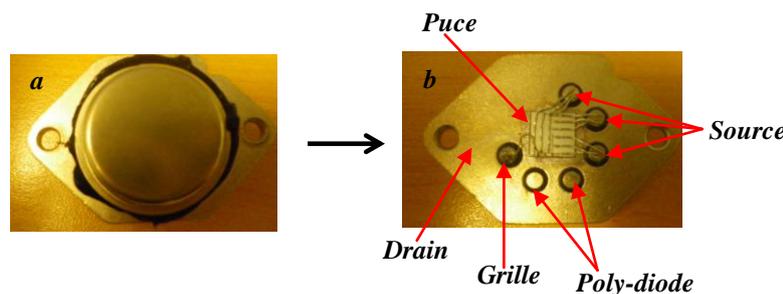


Figure 4.2 : Composant de puissance étudié : a) composant encapsulé dans un boîtier de type TO3 et b) composant dans un boîtier ouvert.

4.3.2 Principe du banc de mesures

La problématique de la mesure de $BV_{dss}(t)$ est celle de la mesure précise d'une faible variation de tension autour d'une valeur qui peut être assez élevée pendant la durée de l'avalanche. On se trouve donc dans la situation où avec une sonde de tension classique, le calibre de mesure doit être choisi de manière à ne pas saturer l'amplificateur vertical de l'oscilloscope, et l'on ne dispose plus d'une sensibilité suffisante pour observer finement la dérive de la tension d'avalanche (quelques volts au plus). L'idée est donc de recourir à une mesure différentielle entre la tension d'avalanche et une tension de référence proche de cette dernière de manière à pouvoir augmenter au maximum la sensibilité de la sonde différentielle et de focaliser la mesure sur la dérive de la tension d'avalanche. Des précautions doivent cependant être prises de manière à effectuer la mesure correctement :

- La sonde différentielle doit pouvoir supporter une tension de mode commun au moins égale à la tension d'avalanche que l'on va mesurer.

- Le circuit de mesure doit être conçu de manière à ce que la sonde différentielle ne voie qu'un faible écart de tension négative lorsque la tension drain-source du transistor à tester est faible par rapport à la tension d'avalanche.

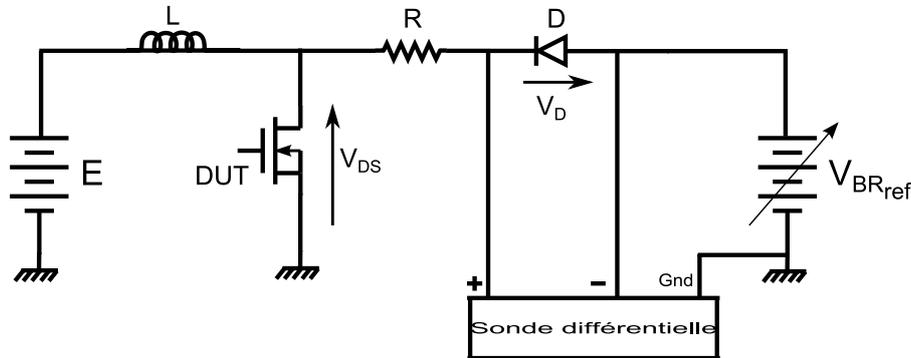


Figure 4.3 : Schéma électrique du circuit de test du MOSFET en régime d'avalanche.

Le circuit de la figure 4.3 permet de résoudre ce dernier problème. En effet lorsque la tension drain-source du transistor MOSFET à tester est voisine de 0 la diode auxiliaire D (qui est une diode de signal à recouvrement très rapide) est passante et la sonde différentielle mesure sa chute de tension directe (moins de 1 V). Lorsque le transistor MOS est bloqué et mis en avalanche par l'inductance de charge L, la tension de référence V_{BRref} étant choisie de manière à être légèrement inférieure à la tension d'avalanche minimale, la diode D se bloque et la sonde différentielle mesure la différence entre la tension d'avalanche instantanée et la tension de référence. On peut ainsi opérer sans problèmes à des tensions voisines de 100 V tout en révélant avec précision des écarts de l'ordre de quelques volts (de -1 V à +5 V) à condition que la sonde différentielle supporte des tensions de mode commun supérieures à 100V ce qui est le cas ici la tension maximale de mode commun supportée étant de 150V.

La résistance R doit être choisie de manière à limiter à une valeur raisonnable le courant direct imposé à la diode D (de 2,5 à 10 k Ω en fonction de la valeur de V_{BRref}). Enfin, la mesure de la tension différentielle $BV_{dss} - V_{BRref}$ étant perturbée en régime transitoire pendant la phase de recouvrement inverse de la diode D, on a intérêt à choisir une diode caractérisée par un temps de recouvrement minimum. Le choix d'une diode de signal rapide telle la 1N4148 garantit que la durée de la perturbation de la mesure n'excèdera pas quelques centaines de ns.

En vue de procéder à l'identification des paramètres du modèle de la figure 4.1, nous procédons à l'enregistrement des formes d'ondes du courant de drain I_D et de la tension Drain-Source différentielle $BV_{dss} - V_{BRref}$ pour différentes valeurs de la température ambiante et du maximum de courant I_{Dmax} . Pour garantir une valeur bien maîtrisée de la température ambiante, qui sera réglée entre 25 °C et 150 °C, nous utilisons un régulateur thermique par flux d'air (ThermoStream) (cf. figure 4.4). La valeur du courant I_{Dmax} sera déterminée par la largeur de l'impulsion de commande à l'amorçage du transistor MOS. Plus cette impulsion

est longue et plus l'intensité du courant dans l'inductance L sera importante au moment du blocage de ce transistor. Le relevé se fait en impulsion unique commandée manuellement de manière à laisser au transistor sous test le temps de revenir à l'équilibre thermique entre deux mesures successives.

L'exploitation des mesures se fait en deux temps :

Pour déterminer la valeur de la tension d'avalanche à faible courant BV_{dss0} , son coefficient de température β ainsi que la résistance dynamique d'avalanche R_{av} , nous exploitons les relevés de $I_D(t)$ et $BV_{dss} - V_{BRref}(t)$ aux instants proches de la commutation (typiquement lors des 2 premières μs qui suivent la commutation). En effet dans ces conditions l'auto-échauffement du transistor peut être négligé et les paramètres qui seront révélés ne dépendront que de la température ambiante fixée pour le relevé.

Dans un second temps les paramètres extraits serviront à faire une prédiction de l'échauffement du composant aux temps plus longs.

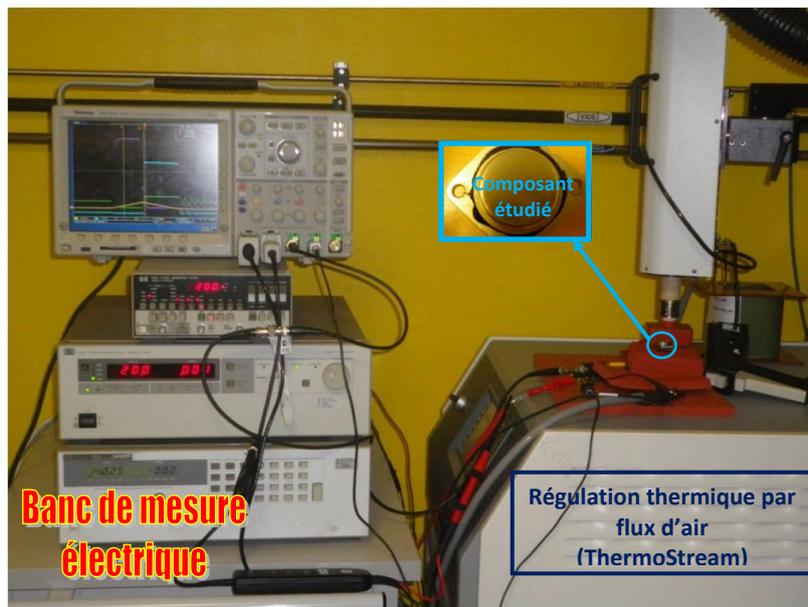


Figure 4.4 : Photographie du banc de mesure électrique en régime d'avalanche ainsi que son environnement de régulation de la température ambiante.

4.3.3 Résultats expérimentaux

A) Formes d'ondes lors de l'avalanche :

La figure 4.5 présente un exemple des formes d'ondes du courant et de la tension du MOSFET relevées lors d'un mode de fonctionnement en avalanche pour un courant d'avalanche maximal $I_{Dmax} = 100$ A et une température ambiante initiale T_j de 25 °C. La tension V_{BRref} est fixée à 90 V. Nous pouvons voir clairement l'effet de l'auto-échauffement qui donne la forme arrondie à la tension V_{DS} durant l'avalanche.

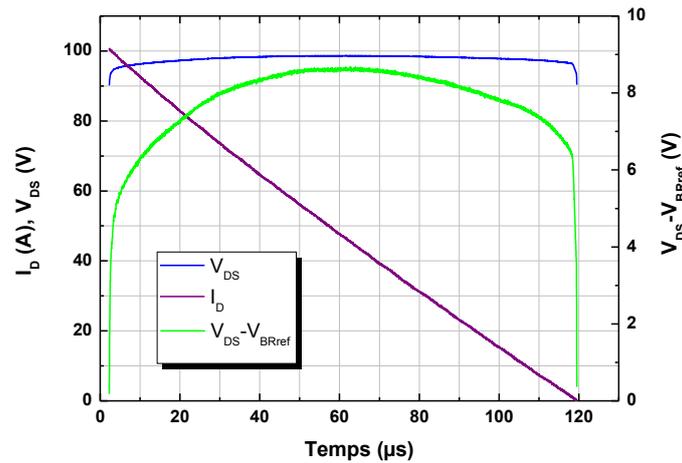


Figure 4.5 : Formes d'ondes électriques $BV_{dss}(t)$ et $I_D(t)$ enregistrées en régime d'avalanche pour une température initiale $T_j = 25\text{ °C}$ et $I_{Dmax} = 100\text{ A}$.

B) Mesure de BV_{dss0} et β :

La tension de claquage de référence BV_{dss0} (0 °C , $I_D = 0\text{ A}$), et β son coefficient de température sont extraits à partir des formes d'ondes de BV_{dss} qui correspondent à I_{Dmax} presque négligeable (de 1 à 2 A) et pour une série de températures ambiantes T_j , comme le montre la figure 4.6.

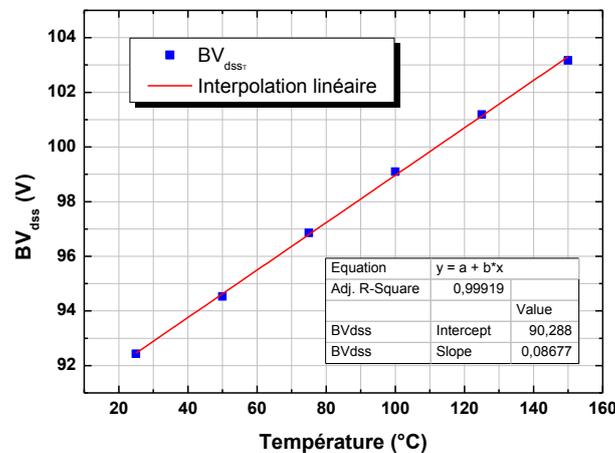


Figure 4.6 : Tension de claquage en fonction de la température pour un courant de drain quasi-nul, $BV_{dss0} = 90,288\text{ V}$ et $\beta = 86,8 \times 10^{-3}\text{ V/°C}$.

C) Mesure de R_{av} :

Les caractéristiques $I_{Dmax}(BV_{dss})$ relevées pour différentes valeurs de la température ambiante sont données à la figure 4.7. Les pentes des courbes permettent de déterminer la résistance d'avalanche du composant R_{av} ainsi que sa variation éventuelle en fonction de la température ambiante imposée. L'exploitation de ces courbes nous fournit une valeur de la résistance d'avalanche de près de $26\text{ m}\Omega$, pratiquement indépendante de la température. Le transistor MOS testé est caractérisé par une résistance R_{DSon} à l'état passant de $2,5\text{ m}\Omega$, force est donc

d'admettre, au vu des résultats expérimentaux, que sa résistance d'avalanche R_{av} est bien supérieure (pratiquement d'un ordre de grandeur) à sa résistance à l'état passant.

Nous nous sommes interrogés sur la raison d'être d'un tel écart entre R_{av} et $R_{D_{Son}}$. En premier lieu il faut comprendre que les chemins empruntés par le courant en mode passant et en mode d'avalanche ne sont pas les mêmes :

En régime passant, le courant n'est constitué que d'électrons et passe par les puits de drain et le canal de porteurs accumulés à l'interface oxyde-semiconducteur, Il s'épanouit sur toute la largeur du canal puis bénéficie de toute la surface de la source pour atteindre le métal du contact.

En régime d'avalanche, le courant qui est évacué par le contact de source est un courant de trous qui passe en volume par la région P où se forme le canal. Comparativement à la source et au substrat le dopage de cette région P est faible, de plus la surface de contact entre cette région P et la métallisation de source est plus petite que celle du contact de source.

Il n'y a donc a priori aucune raison pour que les résistances R_{av} et $R_{D_{Son}}$ soient égales et le fait que la première soit plus grande que la seconde s'explique aussi de manière logique. Quant à quantifier exactement l'écart qui devrait les caractériser, des travaux supplémentaires sont nécessaires et ne seront pas développés ici.

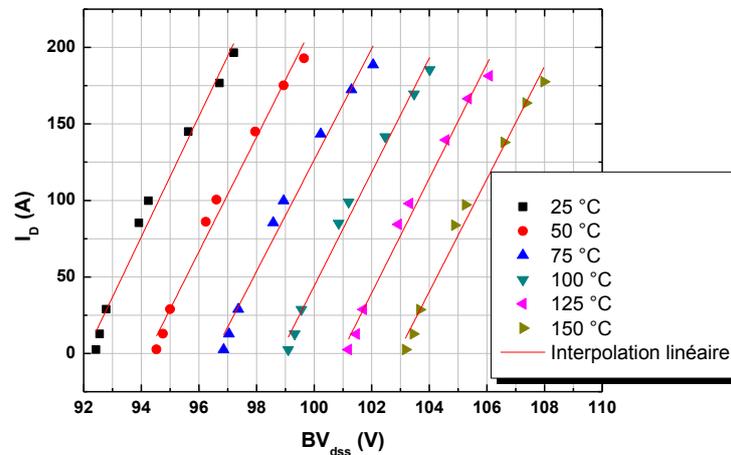


Figure 4.7 : Caractéristiques $I_{D_{max}}(BV_{dss})$ pour différentes températures ambiantes.

Les paramètres du modèle de l'avalanche du MOSFET vertical de type n étudié sont résumés dans le tableau 4.1.

Paramètre	valeur
BV_{dss0}	90.288 V
β	$86.8 \times 10^{-3} \text{ V}/^\circ\text{C}$
R_{av}	26 m Ω

Tableau 4.1 : Paramètres du modèle d'avalanche.

4.4 Modélisation thermique par éléments finis

Des simulations de type 3D éléments finis (EF) ont été effectuées afin d'évaluer l'élévation de la température au cours du fonctionnement du composant en régime d'avalanche. Les simulations sont réalisées en utilisant le logiciel COMSOL Multiphysics[®] qui permet une description précise de la géométrie du composant.

4.4.1 Réduction du modèle aux temps courts

Pour des impulsions de courte durée le flux de chaleur en général ne s'épanouit que peu par rapport à la surface active où la puissance est dissipée et reste confiné dans le silicium. Cette hypothèse permet de réduire le modèle du composant simulé. La distance de pénétration du flux de chaleur dans le silicium pour un échelon de dissipation de puissance au bout d'un temps t peut être approximée par la loi suivante :

$$z_{pSi} \approx \sqrt{\frac{4}{\pi} D_{Si} t} = \begin{cases} 1.101\sqrt{t} & \text{à } 300K \\ 0.910\sqrt{t} & \text{à } 400K \end{cases} \quad (4.2)$$

Donc pour notre cas, où la durée maximale de l'avalanche est de l'ordre de 120 μs , cette distance de pénétration du flux sera comprise entre 100 μm et 121 μm . Or, l'épaisseur du substrat du silicium est de l'ordre de 250 μm , ce pré-calcul nous confirme donc que le flux de chaleur restera confiné dans le silicium.

4.4.2 Mise en œuvre du modèle réduit

Compte tenu de ce qui précède, le modèle EF du composant de puissance étudié a donc été réduit à la seule puce de silicium sans le socle en cuivre. La figure 4.8 illustre les étapes de la réduction du modèle EF du composant de puissance. Pour des raisons de confidentialité les valeurs exactes des paramètres géométriques ne seront pas communiquées.

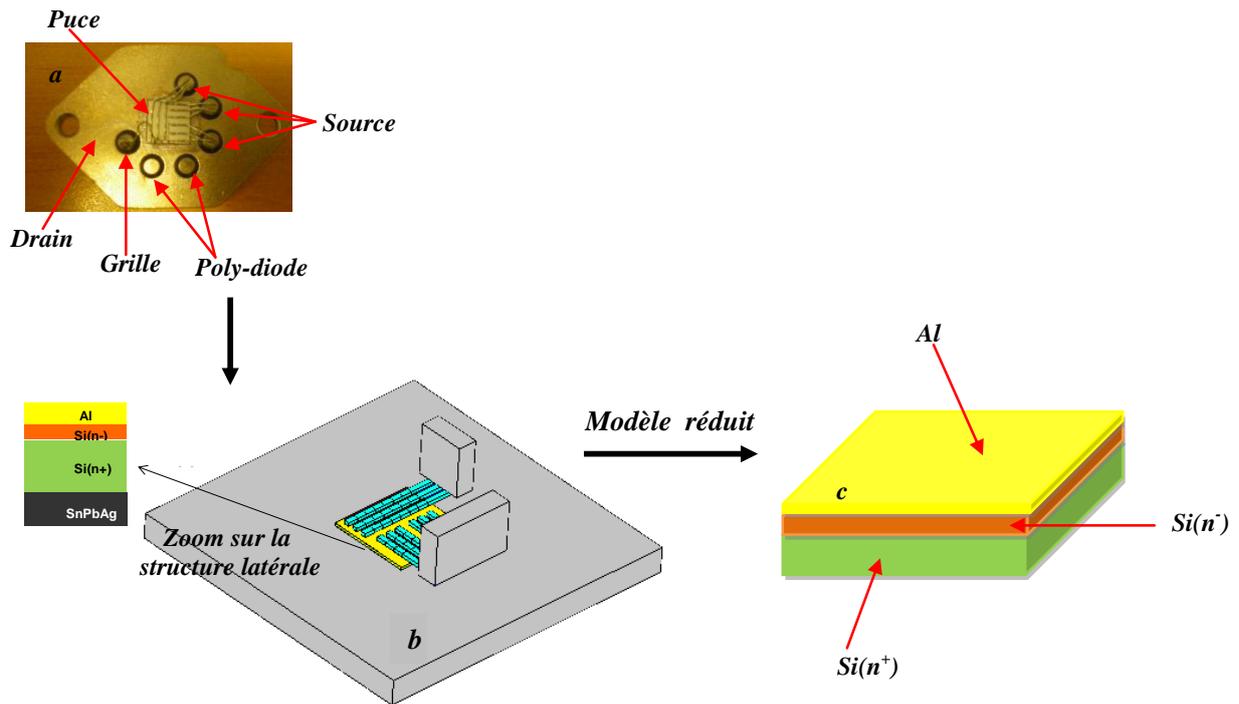


Figure 4.8 : Etape de construction du modèle EF du composant de puissance étudié : a) composant de puissance réel, b) modèle EF complet du composant et c) modèle réduit.

La simulation 3D EF réalisée ici est une simulation purement thermique, où l'entrée est la puissance dissipée et la sortie est l'échauffement de la zone active.

Dans [83], les auteurs ont montré que la dissipation thermique est localisée dans la couche épitaxiale dont l'épaisseur est limitée à quelques micromètres seulement pour nos composants «basse tension». Les conditions aux limites qui sont définies pour le comportement thermique du composant de puissance sont spécifiées par l'injection dans la couche épitaxiale du modèle FE de la puissance transitoire dissipée qui provient des valeurs de $I_D(t)$ et $BV_{DS}(t)$ mesurées au cours de l'avalanche, et par l'imposition à la face inférieure du silicium de la température ambiante qui correspond aux conditions de mesure. Toutes les surfaces latérales du modèle EF sont déclarées adiabatiques et pour la face supérieure un coefficient de convection (h) de $200 \text{ W}\cdot\text{m}^{-2}\cdot\text{K}^{-1}$ est appliqué. Cette dernière condition représente l'effet des fils de connexion qui agissent comme des drains de chaleur. De fait, la valeur exacte du coefficient de convection de chaleur est sans importance tant que le flux de chaleur reste dans le silicium en raison de la courte durée de l'impulsion. En revanche, les propriétés thermiques non linéaires du silicium sont prises en compte dans le modèle.

La figure 4.9 montre la dissipation de puissance instantanée injectée dans le modèle EF obtenue à partir du produit $BV_{dss}(t) \times I_D(t)$ extrait des résultats expérimentaux pour une impulsion caractérisée par $I_{Dmax} = 100 \text{ A}$ avec une température de jonction initiale fixée à $25 \text{ }^\circ\text{C}$.

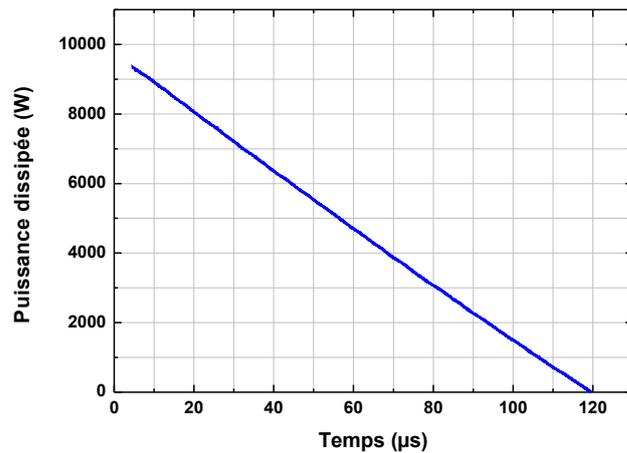


Figure 4.9 : Puissance dissipée injectée dans le modèle EF lors de l'avalanche. La température ambiante est de 25 °C.

En se basant sur la définition rigoureuse du concept de la température de jonction pour les composants de puissance ayant une large surface active donnée dans [85], la température de jonction du modèle éléments finis est définie comme la température moyenne dans la zone active.

La figure 4.10 montre la réponse thermique transitoire simulée en E.F. du composant MOSFET lors de son fonctionnement en régime d'avalanche pour la puissance instantanée injectée de la figure 4.9. La température ambiante est fixée à 25 °C.

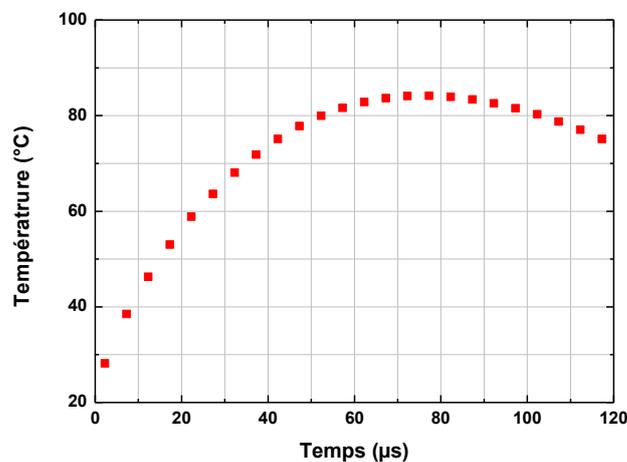


Figure 4.10 : Réponse thermique transitoire simulée du composant lors de son fonctionnement en avalanche. La température ambiante est de 25 °C.

4.5 Evaluation de la température

Pour valider notre méthodologie, la température de jonction lors du fonctionnement en mode d'avalanche a été évaluée en utilisant différentes approches comme suit:

4.5.1 Exploitation du BV_{dss} comme capteur de température

Dans cette approche nous exploitons directement les mesures I_D et BV_{dss} et nous considérons que BV_{dss} sert de capteur pour la température de jonction. L'estimation de cette dernière en régime d'avalanche est réalisée en utilisant les paramètres (résumés dans le tableau 4.1) du modèle simple donné par l'équation (4.1) et les mesures électriques de I_D et V_{DS} pendant le régime d'avalanche. Cette température estimée à l'aide de l'équation (4.1) est appelée "la température mesurée".

4.5.2 Température donnée par le modèle thermique EF

Pour valider notre modèle, la « température mesurée » est comparée à la température calculée par simulation EF (cf. § 4.4.2).

Etant donné la faible influence relative de la température sur la forme d'onde de la tension V_{DS} durant l'avalanche, la puissance dissipée n'est pas réactualisée pendant la simulation. Dans ce cas le modèle ne prend pas en compte le couplage électrothermique jugé trop faible.

4.5.3 Température estimée par un modèle analytique 1D

La température peut être également calculée en utilisant un modèle analytique simplifié. Pour une impulsion triangulaire de puissance maximale P_0 , la température instantanée dans la zone active du silicium dont l'extension est supposée être semi-infinie, est donnée par :

$$T_j(t) = T_{j0} + (P_0 \times Z_{0Si} / S_{av}) \times (t_{av}^{0.5}) \times ((t/t_{av})^{0.5}) \times (1 - 2 \times t / 3 \times t_{av}) \quad (4.5)$$

Où Z_{0Si} est une constante thermique liée au silicium donnée par:

$$Z_{0Si} = \sqrt{\frac{4}{\pi} \frac{1}{k_{Si} \rho_{Si} c_{vSi}}} \quad (4.6)$$

T_{j0} est la température ambiante, P_0 est la valeur maximale de l'impulsion de puissance triangulaire, S_{av} est la surface active de la puce, t_{av} est la durée totale de l'impulsion de puissance (durée d'avalanche), k_{Si} est la conductivité thermique du silicium, c_{vSi} est la chaleur volumique du silicium, ρ_{Si} est la masse volumique du silicium et Z_{0Si} est une constante appropriée du silicium qui dépend de sa conductivité thermique ainsi que de la température. (Z_{0Si} est égal à $0.697 \text{ K.cm}^2.\text{W}^{-1}.\text{s}^{-0.5}$ à 25 °C ou égale à $0.825 \text{ K.cm}^2.\text{W}^{-1}.\text{s}^{-0.5}$ à 110 °C). La température donnée par le modèle analytique de l'équation (4.5) est appelée "la température calculée".

4.5.4 Résultats et comparaisons

A titre d'exemple, la figure 4.11 présente, pour les mesures I_D . V_{DS} données dans la figure 4.9, une comparaison des températures de jonction du MOSFET en avalanche simulées avec les

différents modèles. . Nous pouvons remarquer la bonne correspondance entre les résultats obtenus par le modèle à éléments finis et l'exploitation directe des mesures de courant et de tension comme capteurs de température de jonction ce qui valide la méthodologie proposée qui consiste à se servir directement de l'équation 4.1 après identification des paramètres et des valeurs expérimentales de $I_d(t)$ et $BV_{dss}(t)$ en vue de prévoir l'échauffement de la zone active pendant une avalanche de courte durée.

La température calculée avec le modèle analytique de l'équation (4.5) dépend de la valeur choisie de la constante Z_{0Si} . On peut voir que pour Z_{0Si} (à 25 °C), la température calculée est en bon accord avec la température mesurée au début du régime d'avalanche, mais pour des durées plus longues, la température semble être sous-estimée. Pour Z_{0Si} (à 110 °C), la température calculée est initialement surestimée et l'accord devient meilleur à la fin de l'avalanche. Nous pouvons donc conclure que l'écart entre les calculs analytiques et numériques est principalement dû au fait que le calcul analytique est basé sur un modèle de flux de chaleur unidimensionnel et une conductibilité thermique du silicium constante. Il ne peut donc pas prendre en compte la dépendance des propriétés thermiques des matériaux avec la température, ce que la simulation numérique fait entièrement.

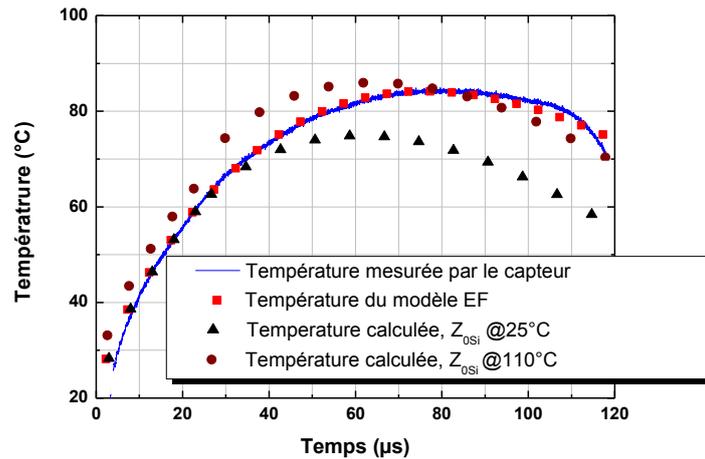


Figure 4.11 : Température du composant MOSFET lors du fonctionnement en mode d'avalanche obtenue par les différents modèles, la température ambiante est 25 °C.

4.6 Modèle électrothermique complet en régime d'avalanche

Dans cette section nous proposons un modèle électrothermique qui permet de prédire la tension BV_{dss} ainsi que l'échauffement de la zone active lors du fonctionnement en régime d'avalanche. Ce type de modèle électrothermique a déjà été proposé dans [76], [77], il est présenté à la figure 4.12. Il consiste en une source de courant représentant l'inductance L présentée sur la figure 4.3, Il consiste en une source de tension de valeur $BV_{dss0} + \beta \cdot T$ en série avec une résistance R_{av} et une diode idéale (sans tension de seuil) qui modélisent le comportement électrique du MOSFET durant l'avalanche, associées à un réseau thermique formé d'une source de puissance P , alimentant un ensemble de cellules thermiques R_{th} , C_{th} en cascade et en série avec une source de température $T_{ambiante}$. Le courant $I(t)$ est de forme

triangulaire suite à la décharge de l'inductance L (voir figure 4.13). La source P génère un flux de puissance dissipée correspondant au produit instantané $I \times V$.

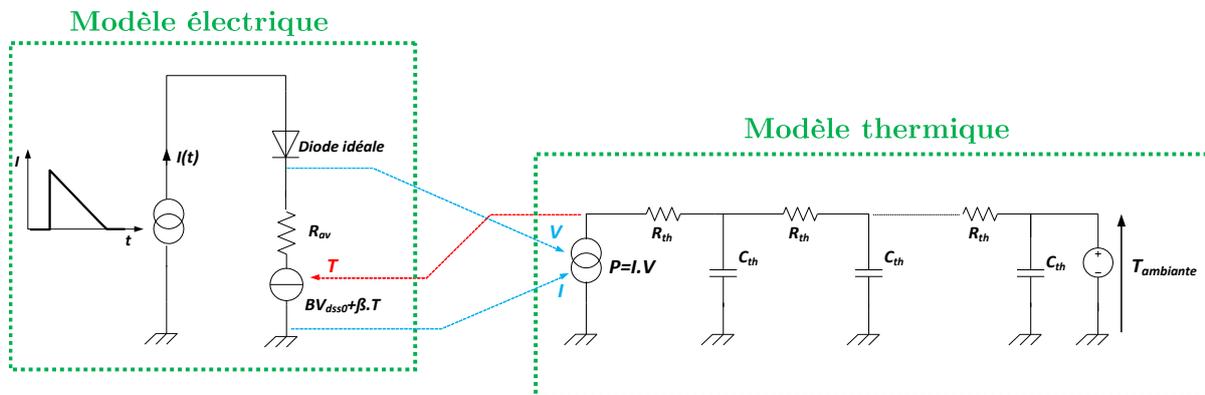


Figure 4.12 : Modèle électrothermique de l'avalanche.

4.6.1 Résultats expérimentaux²

Afin de pouvoir mesurer la température lors de l'avalanche nous avons exploité la mesure de la tension aux bornes d'une diode poly-silicium intégrée au composant MOSFET, l'étalonnage de la chute de tension directe de cette diode en fonction de sa température avait été réalisée au préalable pour un courant imposé. Il faut noter que lorsque le transistor opère en mode d'avalanche, la chute de tension directe relevée aux bornes de cette diode poly-silicium est très bruitée particulièrement au début et à la fin de l'avalanche. De ce fait l'évolution de la température de la zone active ne peut pas être réalisée pour des modes d'avalanche de très courte durée ($\leq 100 \mu\text{s}$), on peut par contre obtenir une information exploitable pour des durées d'avalanche plus longues ($\approx 500 \mu\text{s}$). C'est sur un relevé de ce type que nous opérerons ici.

Les figures 4.13 et 4.14 présentent respectivement les formes d'ondes $I_D(t)$ et $BV_{dss}(t)$ du composant MOSFET étudié lors d'un fonctionnement en mode d'avalanche et l'échauffement du transistor durant l'avalanche et puis son refroidissement.

² Les mesures présentées dans cette section ont été faites par G. Pasquet.

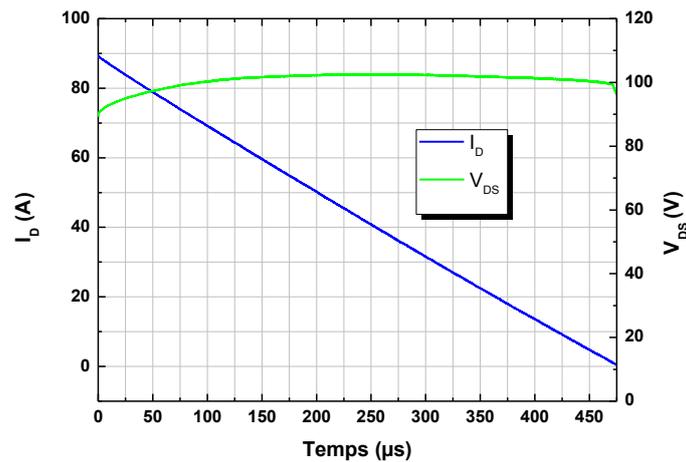


Figure 4.13 : Formes d'ondes électriques $BV_{dss}(t)$ et $I_D(t)$ enregistrées en régime d'avalanche pour une température initiale $T_j = 25\text{ °C}$ et $I_{Dmax} = 90\text{ A}$.

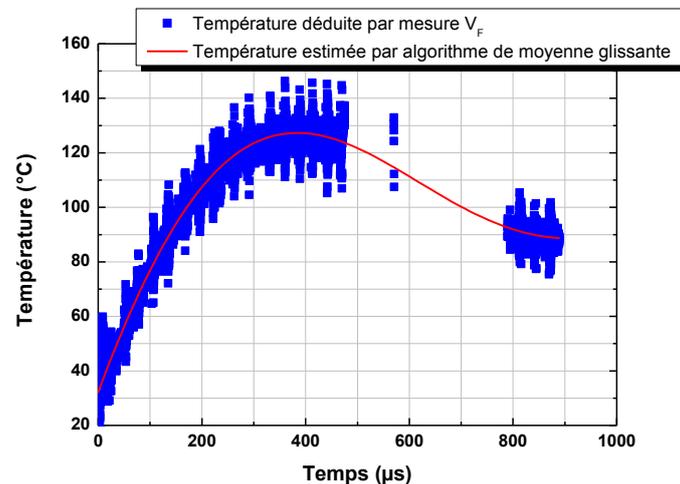


Figure 4.14 : Evolution de la température du transistor MOS durant l'avalanche puis lors du refroidissement.

La figure 4.14 montre à la fois la forme d'onde de la chute de tension instantanée relevée aux bornes de la diode poly-silicium après conversion en température (signal bruité) et la température estimée après application d'un algorithme de moyenne glissante.

4.6.2 Modèle thermique

Afin de réaliser des simulations électrothermiques en utilisant le modèle de la figure 4.12, il est nécessaire d'extraire les valeurs des paramètres du modèle thermique RC. Ce modèle thermique permet de calculer la température à partir de la forme d'onde de la puissance dissipée.

L'extraction du modèle thermique par réseau $R_{th}C_{th}$ est faite pour le modèle réduit du composant constitué du substrat du silicium, la couche active et la métallisation présenté précédemment dans la figure 4.8.c. La méthode utilisée ici pour l'extraction du réseau $R_{th}C_{th}$

thermique, s'applique bien à une puce de silicium, dans laquelle on peut faire l'hypothèse d'une propagation quasi-unidimensionnelle de la chaleur. Si l'on discrétise la puce suivant la direction préférentielle de l'écoulement du flux de chaleur avec un pas h , les résistances R_{th} et capacités thermiques C_{th} s'écrivent comme suit [86]:

$$R_{th} = \frac{h}{k_{thSi} \cdot A_{MOS}} \quad (4.7)$$

$$C_{th} = h \cdot A_{MOS} \cdot \rho_{Si} \cdot c_{vSi} \quad (4.8)$$

Où k_{thSi} , ρ_{Si} et c_{vSi} sont respectivement la conductivité thermique, la densité et la chaleur volumique du silicium et A_{MOS} la surface active du MOS.

Dans le cas d'une impulsion de courte durée un grand nombre de cellules $R_{th}C_{th}$ est nécessaire pour représenter fidèlement l'effet distribué correspondant à la discrétisation de l'équation de la chaleur. En vue d'obtenir une évolution réaliste de la température de la zone active du transistor, le modèle thermique a été discrétisé en 80 cellules élémentaires $R_{th}C_{th}$.

4.6.3 Exploitation de l'outil de simulation³

La figure 4.15 montre une comparaison entre les températures relevées expérimentalement à l'aide de la diode poly-silicium d'une part et la température calculée en utilisant le modèle électrothermique complet de la figure 4.12 d'autre part. La figure 4.15 montre également les formes d'onde de la tension drain-source du composant MOSFET pour le fonctionnement en régime d'avalanche de la figure 4.13 obtenues d'une part par la mesure à l'oscilloscope et d'autre part par la simulation en utilisant le modèle électrothermique représenté dans la figure 4.12. Les paramètres du modèle électrique thermosensible sont ceux présentés dans le tableau 4.1. On peut constater que les résultats de la simulation et expérimentaux sont en accord de manière tout à fait satisfaisante tant en ce qui concerne l'évolution de la température que pour ce qui est de la forme d'onde de la tension drain-source du transistor MOS. Ce qui de notre point de vue contribue à valider le modèle électrothermique retenu pour le fonctionnement en avalanche du transistor MOS.

³ Le modèle électrothermique de la simulation PSpice nous a été fourni par C. Buttay de l'INSA de Lyon, nous l'avons juste adapté à nos propres paramètres.

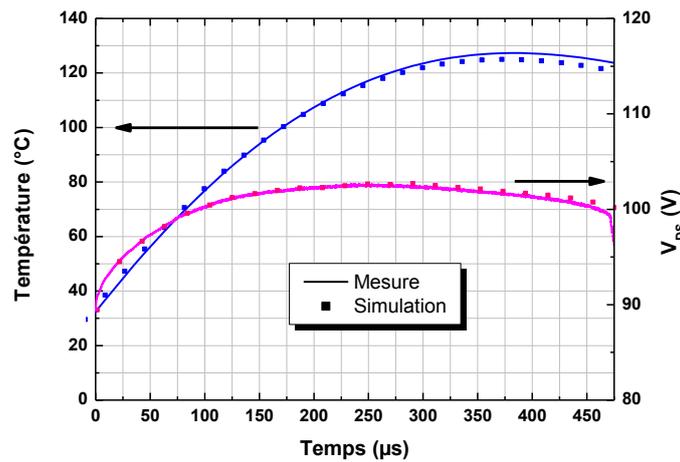


Figure 4.15 : Comparaison entre le profil de la température et la tension drain-source mesurés et simulés par le modèle électrothermique complet du composant MOSFET étudié.

4.7 Conclusion

Une méthodologie facile à exploiter pour estimer la température de jonction d'un MOSFET en mode d'avalanche de courte durée a été détaillée dans ce chapitre. Elle est basée sur l'exploitation d'un modèle analytique simple tenant compte du comportement électrothermique à l'aide de trois paramètres. Une fois les problèmes d'instrumentation résolus (Augmentation de la résolution grâce à une mesure différentielle de BV_{dss}), les valeurs des paramètres peuvent être extraites facilement à partir de relevés expérimentaux des formes d'ondes du MOS en régime d'avalanche. L'échauffement de la zone active, estimé selon cette méthodologie, a été comparé avec celui obtenu par éléments finis en supposant que la forme de la dissipation de puissance était celle relevée expérimentalement. Le bon accord entre ces deux approches nous conforte dans l'idée que la méthodologie développée peut nous renseigner de manière fiable sur l'échauffement du composant lors d'un fonctionnement en avalanche de courte durée.

La méthodologie présentée conduit à estimer la résistance d'avalanche du transistor MOS. A ce propos il faut remarquer que pour tous les composants testés sa valeur semble être nettement supérieure à celle à l'état passant (entre 5 et 10 fois). D'un point de vue purement qualitatif, ce phénomène peut s'expliquer par les différences (nature du courant et chemins empruntés) qui peuvent exister entre le courant d'avalanche et celui à l'état passant. Nous avons cependant rencontré quelques difficultés pour des transistors MOS très basse tension ($BV_{dss} \approx 25$ V) pour lesquels la résistance d'avalanche n'a pas pu être extraite de manière fiable et qui nécessiteront donc une réflexion plus approfondie.

CHAPITRE 5.

Principes et perspectives de modélisation électrothermique 3D couplée et distribuée

Sommaire du chapitre

5.1	Objectifs de la modélisation électrothermique distribuée.....	126 -
5.2	Architecture du modèle électrique distribué.....	126 -
5.2.1	Développement du modèle électrique sous VHDL-AMS.....	127 -
5.2.1.1	Description VHDL-AMS des éléments de modélisation	128 -
5.2.1.2	Description du modèle du MOSFET.....	128 -
5.2.2	Exemples et validation.....	129 -
5.2.2.1	Circuit hacheur de test.....	129 -
5.2.2.2	Distribution du modèle électrique	131 -
5.3	Modèle thermique du MOSFET	133 -
5.4	Mise en œuvre de la simulation 3D distribuée	135 -
5.4.1	Environnement et logiciels nécessaires.....	135 -
5.4.2	Méthodologie de communication entre les deux logiciels.....	136 -
5.4.2.1	Le superviseur	136 -
5.4.2.2	Algorithme et organigramme de calcul.....	137 -
5.4.2.3	Adaptation du principe de couplage aux effets distribués.....	142 -
5.4.3	Point de blocage et verrous dans la mise en œuvre informatique.....	144 -
5.5	Conclusion.....	144 -

NOUS avons vu dans le troisième chapitre que l'on peut modéliser le MOSFET de puissance en régime passant en décrivant simplement avec précision les résistivités électriques et thermiques à l'aide de modèles physiques au niveau de la cellule. Cependant, lors du fonctionnement en commutation, le modèle électrique ne peut plus se résumer à un simple assemblage de zones de résistivités différentes. Par ailleurs, avec l'augmentation de la fréquence de fonctionnement les pertes de commutation doivent aussi être prises en compte. Dans ce chapitre nous décrivons une méthodologie permettant la prise en compte du couplage électrothermique. Cette méthodologie est basée sur la communication entre deux simulateurs, l'un électrique de type « circuits » et l'autre thermique à éléments finis 3D. Comme la puissance dissipée et la température ne sont pas forcément uniformes, la puce doit de plus être discrétisée en plusieurs zones représentant chacune un MOS. Nous exposons à la fin de ce chapitre les difficultés qui à l'heure actuelle retardent la mise en œuvre pratique de cette méthodologie.

5.1 Objectifs de la modélisation électrothermique distribuée

La modélisation électrothermique présentée dans le chapitre 3 permet de simuler les effets de la technologie (géométrie, effets de bord, disposition des fils, etc...) et du vieillissement (métallisation, rupture de fils...) de la structure sur la distribution de la température et de la densité du courant au niveau de la puce. Cependant, le modèle électrothermique étant adapté au seul régime ohmique, les effets des commutations par exemple ne sont pas pris en compte. Par ailleurs, à la suite de la focalisation des lignes de courant ou de l'apparition de points chauds, certaines cellules peuvent entrer dans un régime de fonctionnement non souhaité qui se traduit par le déclenchement du transistor parasite par exemple. On peut résumer les objectifs principaux de cette approche de modélisation comme suit :

- L'analyse fine de l'inhomogénéité de la densité de courant et de la température.
- L'étude des conséquences du vieillissement (dégradations) sur le comportement du composant en régime de commutation.
- L'interprétation des dérives électriques et thermiques menant à la défaillance.

5.2 Architecture du modèle électrique distribué

Le modèle électrothermique doit en premier lieu inclure des modèles électriques prenant en compte le régime de commutation ainsi que l'impact la température, il doit aussi être réparti sur la zone active comme le montre la figure 5.1 afin de tenir compte des déséquilibres pouvant apparaître entre les différentes zones de la puce.

Le modèle doit inclure les caractéristiques suivantes :

- Distribution de la résistance de grille ;
- Distribution de la résistance de la métallisation de source ;
- Calcul de la fraction de puissance dissipée à l'intérieur de chaque zone élémentaire des MOSFETs discrétisés ;
- Détermination des températures locales des MOSFETs élémentaires ;

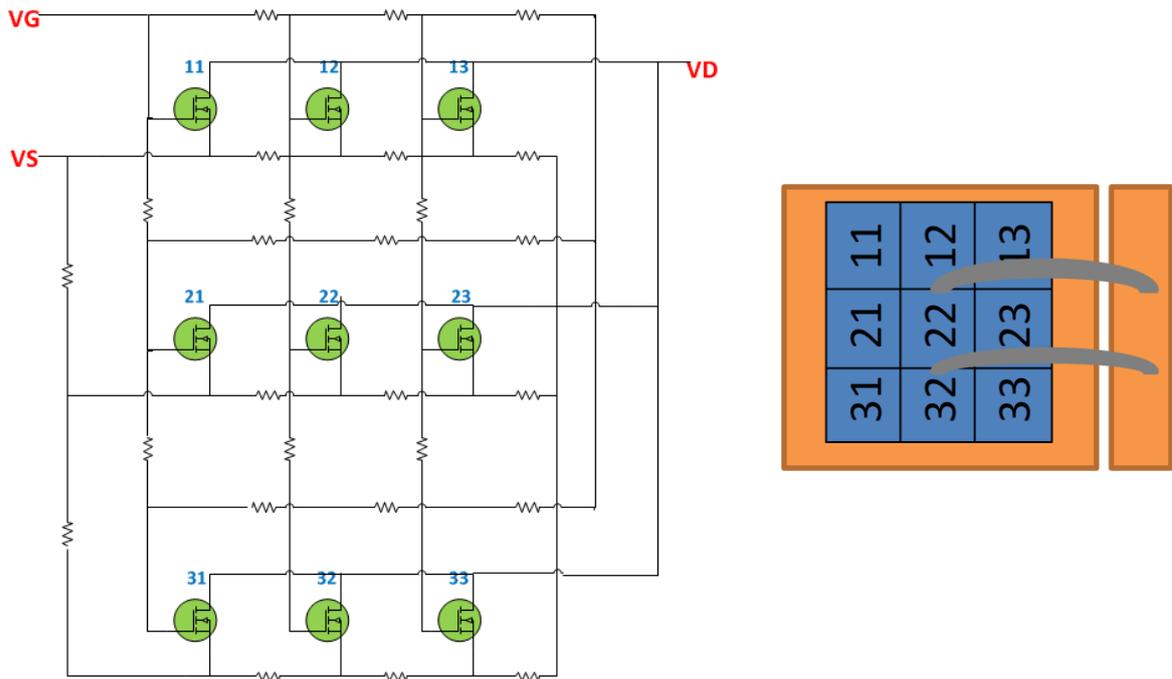


Figure 5.1 : Principe de la distribution d'un modèle électrique d'une puce MOSFET

5.2.1 Développement du modèle électrique sous VHDL-AMS

Pour cette démarche de modélisation, nous avons choisi d'utiliser le modèle électrique thermosensible du MOSFET présenté dans le chapitre 1 qui est rappelé dans la figure 5.2. Nous avons choisi le langage VHDL-AMS, et nous avons travaillé avec SystemVision de Mentor Graphics, sachant que la portabilité est a priori assurée sur d'autres outils basés sur ce langage.

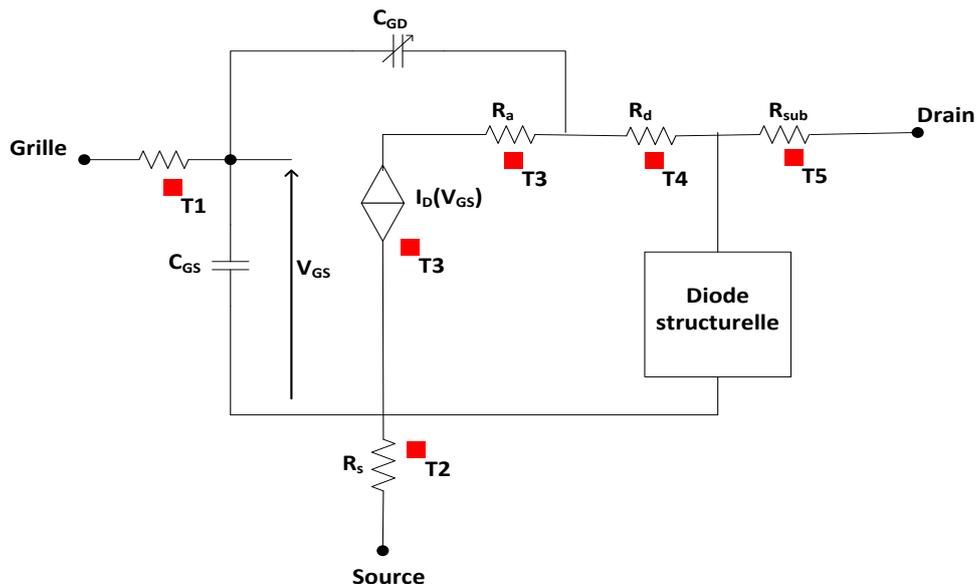


Figure 5.2 : Topologie du modèle électrique thermosensible du MOSFET.

Le modèle développé prend en compte les différents régimes de fonctionnement d'un MOSFET ainsi que l'énergie dissipée dans le composant à l'état passant et lors des commutations. La partie suivante décrit la modélisation VHDL-AMS des différents éléments constitutifs du modèle ainsi que les équations traduisant la sensibilité de ses différents paramètres à la température.

5.2.1.1 Description VHDL-AMS des éléments de modélisation

Chaque élément de circuit du modèle électrique d'un MOSFET tel celui de la figure 5.2 est décrit par un sous modèle en langage VHDL-AMS. Ces sous modèles sont ensuite connectés ensemble afin de construire le modèle complet du MOS. A titre d'exemple, la figure 5.3 montre le sous modèle de la résistance d'accès R_a en VHDL-AMS.

```

library IEEE;
use IEEE.electrical_systems.all;
use IEEE.std_logic_1164.ALL;
use IEEE.MATH_REAL.all;
use IEEE.THERMAL_SYSTEMS.all;

entity acces_resistor is
  generic (Ra:real:= 2.0E-3; Ka:real:= 0.0; T0:real:=20.0 );      } Paramètres de la résistances
  port (terminal Ra1,Ra2 : electrical; terminal Ta, ref : thermal); } Connexions
end entity acces_resistor;

architecture default of acces_resistor is
  constant T0K:real:=T0+273.0;
  quantity Ra_T: resistance;
  quantity temp across Pa through Ta to ref;
  quantity v across i through Ra1 to Ra2;
begin
  Ra_T==Ra*(((temp+273.0)/T0K)**Ka);      } Thermo sensibilité de la résistance
  v == i*Ra_T;                          } Equation de la résistance
  Pa == v*i;                             } Calcul de la puissance dissipé
end architecture default;

```

Figure 5.3 : Exemple d'élément de modèle en VHDL-AMS pour la résistance d'accès R_a .

5.2.1.2 Description du modèle du MOSFET

Le modèle VHDL-AMS complet du MOSFET est construit en connectant ensemble les différents sous modèles VHDL-AMS décrits précédemment afin d'obtenir le circuit de la figure 5.2.

Afin d'appliquer la température aux différents sous-modèles, celle-ci est introduite à l'aide d'un fichier externe. Le fichier source de température doit se situer dans un répertoire spécial pour être pris en compte lors de la simulation (Nom_du_projet\sim-adms\Nom_du_schéma\Nom_du_fichier). Ce fichier peut se présenter sous plusieurs

formats (.txt, .cvs, ...) cependant les données sont toujours agencées en deux colonnes, le temps puis la température.

Ce modèle se trouve en annexe de ce mémoire.

5.2.2 Exemples et validation

Afin de valider le bon fonctionnement du modèle développé en VHDL-AMS nous avons étudié les circuits électriques suivants :

5.2.2.1 Circuit hacheur de test

Le circuit hacheur de la figure 5.4 a été simulé en utilisant le modèle du MOSFET développé en VHDL-AMS. Les paramètres de ce circuit électrique sont présentés dans le tableau 5.1.

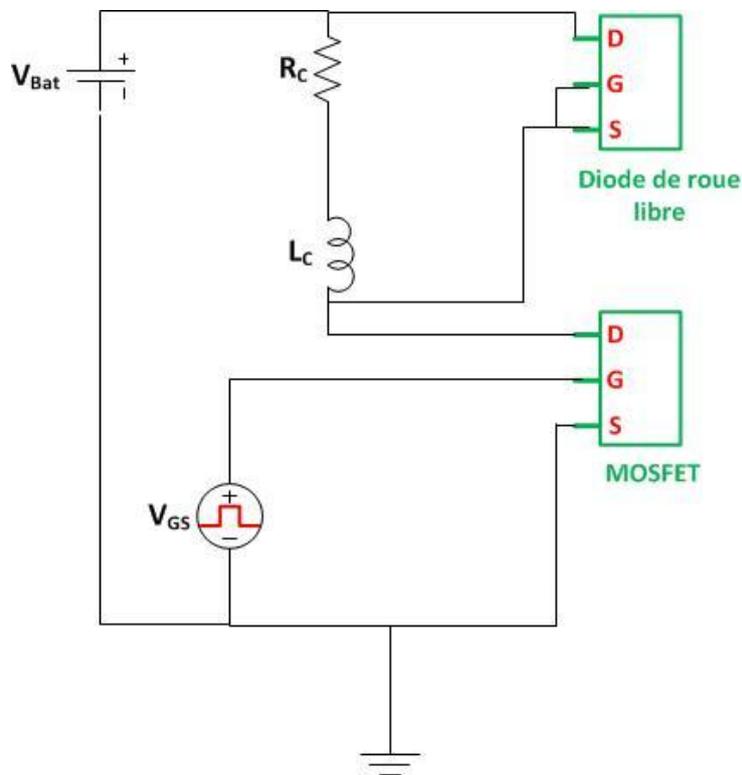


Figure 5.4 : Schéma du circuit électrique t hacheur dévolteur.

Paramètre	Valeur
V_{GS}	12 V
V_{Bat}	12 V
R_c	0.33 Ω
L_c	330 μ H
T	50 μ s
f	20 KHZ
Rapport cyclique	50%

Tableau 5.1 : Paramètres de simulation du circuit électrique de la figure 5.4.

Les résultats de simulation de ce circuit hacheur sont présentés dans les figures suivantes.

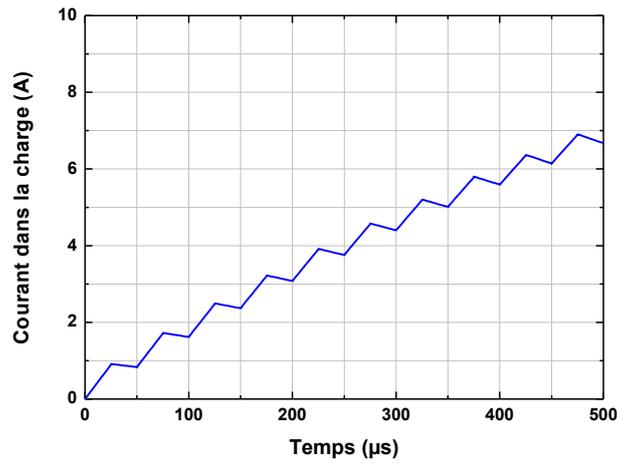


Figure 5.5 : Forme d'onde du courant dans la résistance R_C .

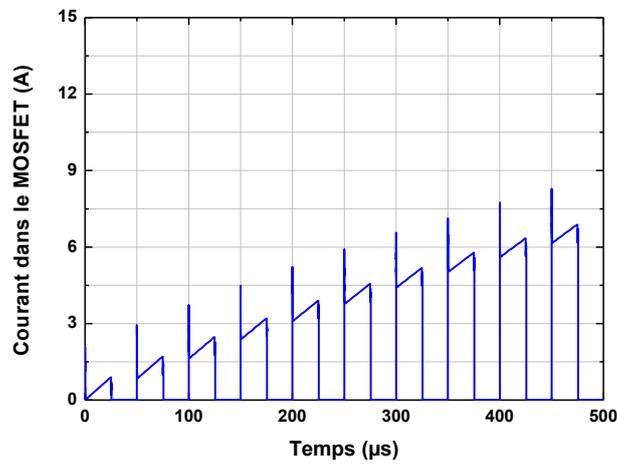


Figure 5.6 : Forme d'onde du courant dans le MOSFET.

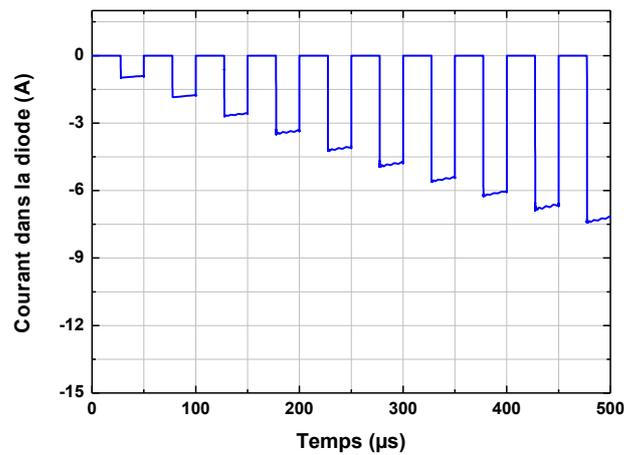


Figure 5.7 : Forme d'onde du courant dans la diode de roue libre.

5.2.2.2 Distribution du modèle électrique

Afin de pouvoir étudier l'effet de la distribution du modèle, nous avons pris comme exemple le modèle simple de la figure 5.8 discrétisé pour commencer en deux cellules (deux MOSFETs et deux diodes de roue libre). Les paramètres de simulation sont les mêmes que ceux présentés précédemment dans le tableau 5.1.

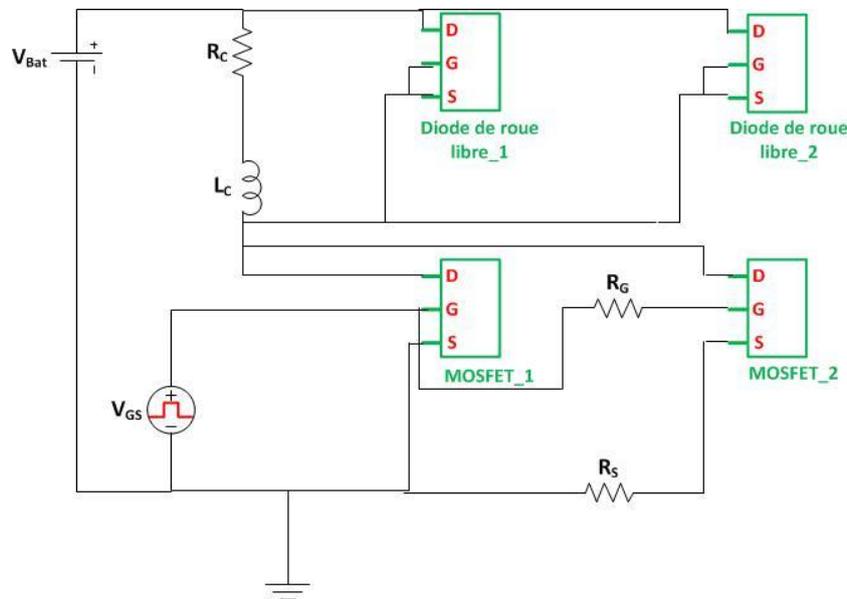


Figure 5.8 : Modèle distribué du circuit hacheur.

Les résultats de simulation de circuit hacheur sont présentés dans les figures suivantes. Nous avons utilisé une résistance source de valeur élevée de l'ordre de $50 \text{ m}\Omega$ afin de pouvoir observer la différence des formes d'ondes entre les deux composants élémentaires. Pour des valeurs inférieures à $50 \text{ m}\Omega$ les formes d'ondes sont presque identiques, cela nous amène à considérer que la distribution de la résistance de source n'est utile que dans le cas d'une métallisation vieillie dont la résistance pourrait atteindre des valeurs très élevées comme nous l'avons vu dans le chapitre 3.

Concernant la résistance de grille distribuée, nous avons aussi, pour les besoins de démonstration, mis une valeur R_G de $10 \text{ }\Omega$ qui pourrait selon les technologies s'avérer exagérée.

Dans [87], on trouve une méthodologie permettant d'estimer l'impact d'une certaine géométrie de la grille distribuée sur les retards éventuels de certaines cellules par rapport à d'autres au moment de la commutation. Pour la technologie étudiée, les retards dus à la répartition de la commande sont inférieurs à 10 ns , ce qui n'est pas significatif pour une fréquence de commutation de l'ordre de 20 kHz par exemple. Cependant, cette méthode nous permet d'évaluer ces retards pour d'autres technologies d'une part, et d'autre part pour une technologie donnée pour différentes conséquences du vieillissement.

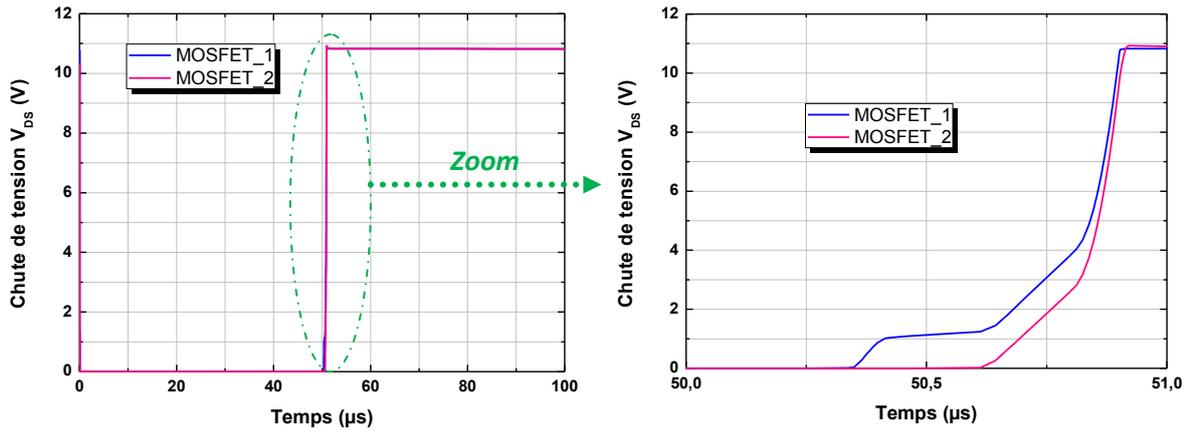


Figure 5.9 : Forme d'onde de la chute de tension V_{DS} .

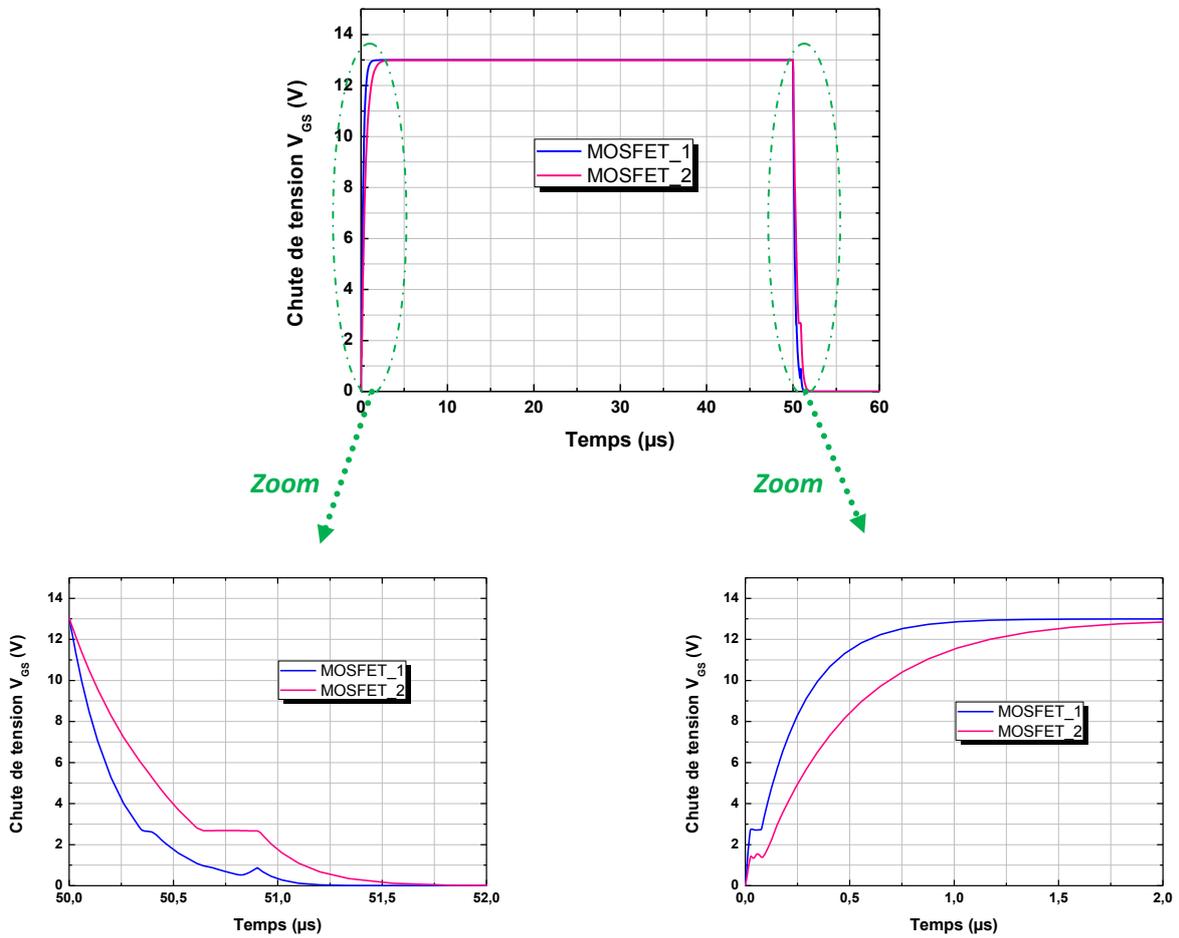


Figure 5.10 : Forme d'onde de la chute de tension V_{GS} .

5.3 Modèle thermique du MOSFET

Le modèle thermique à éléments finis doit permettre de faire les calculs d'échauffement d'une structure, de type composant électronique, à partir de la puissance dissipée en fonction du temps pour certaines zones du composant. Le simulateur à éléments finis utilisé est COMSOL Multiphysics[®] car c'est un logiciel performant qui possède les fonctionnalités requises et dont l'utilisation est bien maîtrisée au laboratoire.

Le modèle à éléments finis doit être léger, c'est-à-dire qu'il doit avoir un nombre d'éléments relativement faible afin d'effectuer des simulations rapides. En fonction des objectifs du projet, il s'est avéré que la modélisation complète d'un composant et de son environnement n'est pas nécessaire. En effet, la simulation de comportement électrothermique répartie s'intéresse à la défaillance électrothermique localisée des composants de puissance. Il n'est donc pas nécessaire de simuler dans le détail le refroidissement imposé par l'environnement thermique lointain (comme par exemple la carte électronique sur laquelle il est monté). Le modèle à élément finis ne représentera donc qu'une partie de l'environnement thermique à savoir la puce électronique, le dissipateur thermique et les fils de connexion comme illustré sur la figure 5.11.

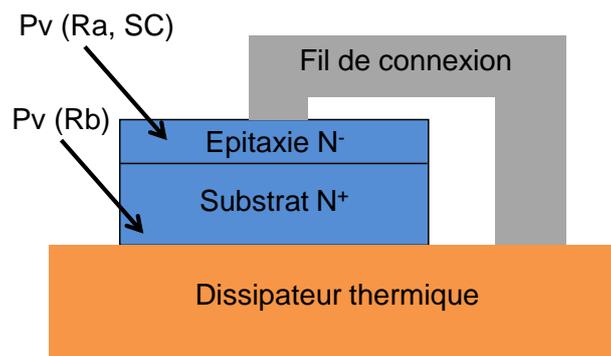


Figure 5.11 : Représentation schématique de l'étendue de la modélisation à éléments finis.

Les puissances électriques qui auront été calculées par le logiciel de calcul électrique serviront donc de données d'entrée pour le calcul thermique. Comme exemple nous avons choisi de modéliser le composant de puissance SPD10 de Freescale Semiconducteurs[®] qui se compose d'un transistor MOSFET et une diode de roue libre. Ce composant est présenté dans la figure 5.12.

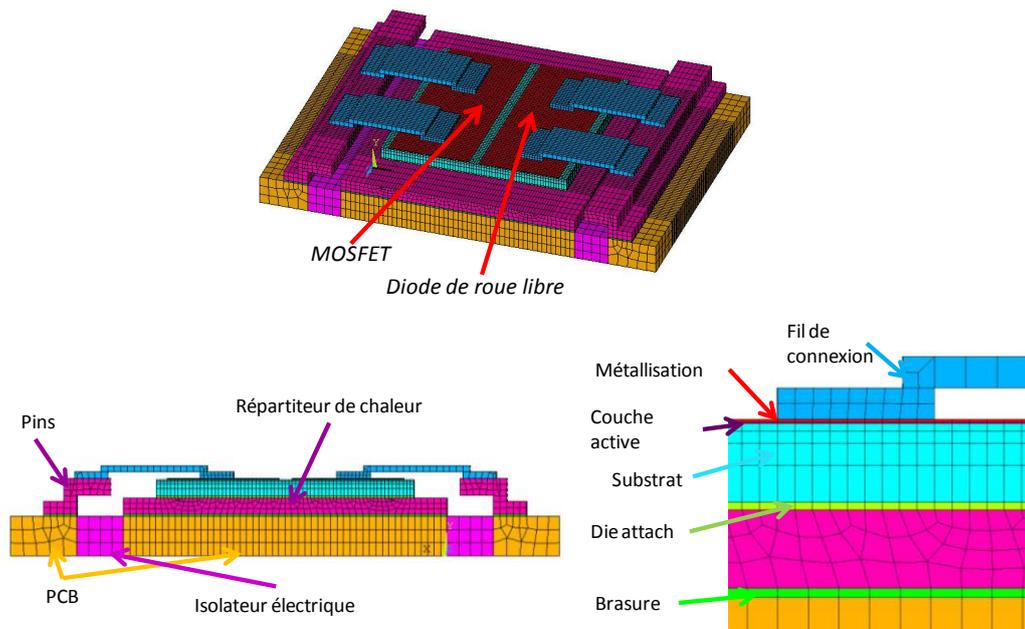


Figure 5.12 : Modèle EF du composant de puissance pris comme exemple.

A titre d'exemple la figure 5.13 montre la distribution de la température sur le composant étudié pour une puissance appliquée de 1 W.

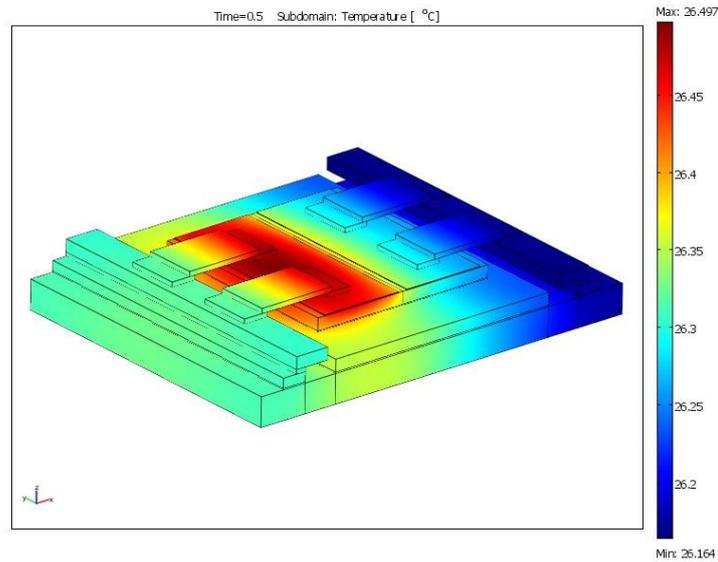


Figure 5.13 : Distribution de la température sur le composant étudié.

5.4 Mise en œuvre de la simulation 3D distribuée

Dans ce qui suit, nous présentons les éléments de la prise en compte de ces phénomènes de défaillance dans une simulation électrothermique distribuée. La prise en compte du couplage électrothermique est dans ce cas beaucoup plus difficile pour plusieurs raisons. Il faut :

- Définir localement la dissipation de puissance du fait que celle-ci est distribuée entre plusieurs zones.
- Gérer la grande disparité entre les grandeurs électriques et thermiques.
- Définir les critères de « rendez-vous » d'échange de données entre les deux solveurs.
- Gérer de façon optimale en termes de précision et de temps de calcul l'échange de données entre les deux solveurs.
- Réaliser une discrétisation spatiale du modèle électrique selon les besoins d'investigation.

Toute la problématique réside dans l'efficacité de l'échange des informations entre le simulateur électrique et le simulateur thermique

5.4.1 Environnement et logiciels nécessaires

Il existe une large palette de choix de logiciels de simulation aussi bien électriques que thermiques. Les critères qui nous ont amenés à faire notre choix sont les suivants :

Pour le simulateur électrique :

- Prise en compte aisée de la température comme paramètre externe.
- Possibilité de lancer les calculs à partir d'un fichier « batch »
- Prise en compte aisée des non-linéarités (capacités non-linéaires...)
- Robustesse du solveur (stabilité de l'algorithme, convergence rapide...)
- Bonne implantation dans le monde industriel et modernité
- Portabilité et normalisation

Nous avons d'abord choisi le langage VHDL-AMS qui satisfait les conditions requises, et nous avons travaillé avec SystemVision[®] de Mentor Graphics, sachant que la portabilité est assurée sur d'autres outils basés sur ce langage.

Pour le simulateur thermique :

- Prise en compte des effets 3D
- Prise en compte des non-linéarités
- Possibilité d'affecter des dissipations de puissance à partir d'un fichier
- Bonne implantation dans le monde industriel.
- Bon traitement du régime transitoire
- Possibilité de couplages multi physiques

Nous avons choisi COMSOL Multiphysique[®] qui nous paraît complet et qui peut aussi servir pour les simulations thermomécaniques à partir des champs de température obtenus.

5.4.2 Méthodologie de communication entre les deux logiciels

La prise en compte du couplage électrothermique est basée sur la communication judicieuse entre deux simulateurs, l'un électrique de type circuits et l'autre thermique à éléments finis 3D. Les constantes de temps électriques et thermiques pouvant être très différentes, il est indispensable, pour plus d'efficacité, de n'échanger les données qu'à bon escient. Un programme que nous appelons «superviseur» joue le rôle de chef d'orchestre afin d'optimiser cette procédure. Il intègre des critères physiques qui rationalisent la communication entre les deux logiciels. L'idée est que suivant la précision recherchée, le calcul des formes d'ondes électriques se déroule à une température fixe tant que le superviseur n'indique pas que les conséquences de la dissipation de puissance cumulée sur la température de jonction auraient entraîné une influence sensible sur les formes d'ondes. De plus, en cas de dérive importante, le calcul revient sur le ou les pas de temps antérieurs.

5.4.2.1 Le superviseur

Le développement de cette méthodologie de simulation électrothermique nécessite la conception d'un superviseur capable de réaliser plusieurs opérations : organisation des échanges d'information, appels aux simulateurs électrique et thermique, réalisation des calculs intermédiaires, création et redirection de fichiers de résultats, application des critères, destruction de fichiers intermédiaires, ...etc.

Afin de conserver l'aspect de convivialité du simulateur électrothermique et d'écartier au maximum l'intervention de l'utilisateur, le superviseur doit impérativement "reprendre la main" après l'exécution de chacun de ses ordres. En d'autres termes, lorsque par exemple une simulation électrique est lancée, le logiciel superviseur doit rester en attente et reprendre son activité dès que les calculs sont terminés.

Le langage informatique retenu pour l'écriture du programme est celui de Matlab, pour les raisons suivantes :

- Il constitue un outil efficace (syntaxe simple et rapidité) pour la mise au point de programmes de calcul scientifique,
- Il peut échanger en interne avec le simulateur thermique (COMSOL Multiphysics®). En effet ce dernier peut être connecté à Matlab® par un « toolbox » spécial.

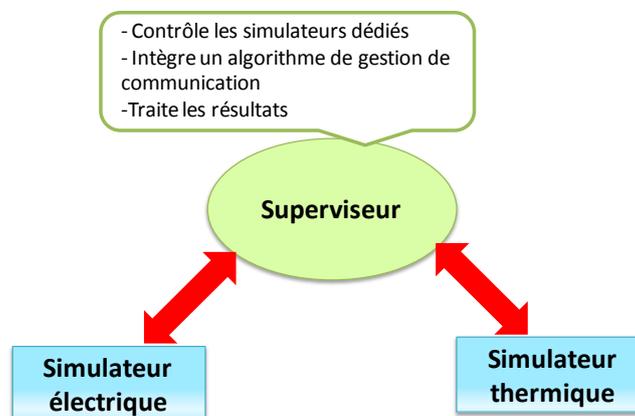


Figure 5.14 : Illustration du rôle du superviseur.

5.4.2.2 Algorithme et organigramme de calcul

La figure 5.15 présente schématiquement la méthode adoptée pour les échanges d'information entre un simulateur thermique (COMSOL Multiphysics[®]) et un simulateur de circuits électriques (SystemVision[®] en VHDL-AMS. Un algorithme (superviseur) utilisant un troisième outil (Matlab[®]) intègre les critères physiques qui conditionnent les échanges d'information entre les deux premiers logiciels.

Pour des conditions de fonctionnement spécifiées (fréquence de commutation, rapport cyclique...), une première estimation de la puissance dissipée est effectuée dans un simulateur électrique pour différentes températures et courants locaux (a). Ces résultats de simulations purement électriques servent ensuite de guide au superviseur pour déterminer un échauffement « limite » (ΔT) correspondant à une dérive de puissance (ΔP) supérieure au critère choisi (b). Une simulation 3D par éléments finis (c) permet ensuite d'évaluer, à une puissance injectée constante, le temps mis pour atteindre la température correspondant au critère défini en (b). Ces données permettent au superviseur de déterminer l'intervalle de temps qui sépare deux échanges d'informations entre les outils électrique et thermique pour ainsi réévaluer la solution électrique (d). La température correspondant est alors recalculée par simulation thermique 3D, prenant en compte l'impact de l'échauffement sur les formes d'ondes électriques (e) permettant ainsi au superviseur de réévaluer l'échauffement conduisant à une nouvelle dérive de la puissance dissipée au-delà du critère choisi (f).

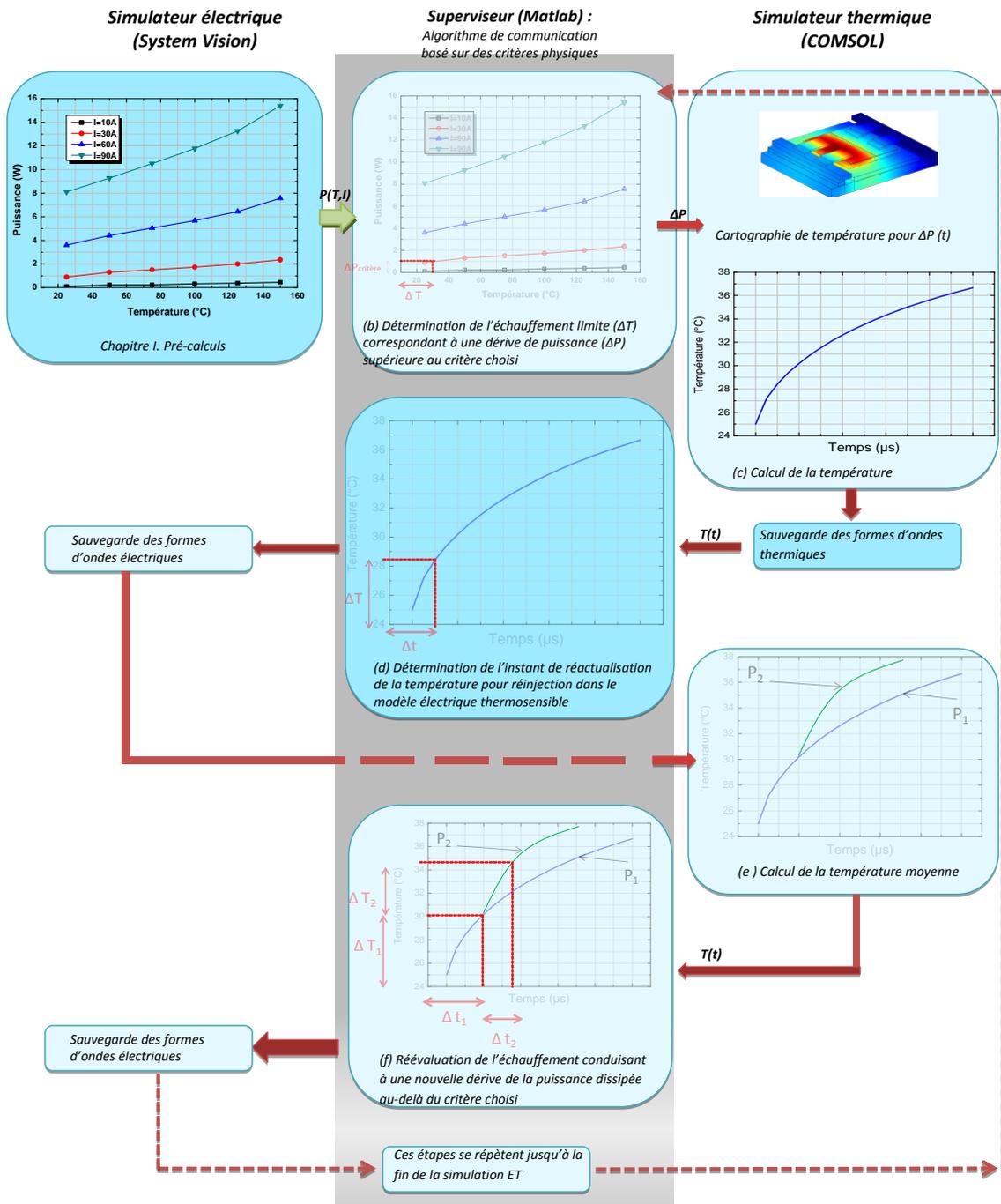


Figure 5.15 : Vue générale de la méthode de simulation électrothermique mettant en jeu deux logiciels multiphysiques.

Dans ce qui suit nous détaillons la démarche de simulation électrothermique couplée :

- 1) Evaluation de la sensibilité de la puissance dissipée dans le MOSFET à une température et à un courant donnés $P = f(T, I)$:
 - ✓ Simulations électriques thermosensibles paramétrées en courant.
 - ✓ Calcul de la puissance moyenne pour une commutation pour différentes valeurs du courant et de la température.

Prenons le cas du circuit de la figure 5.16, dont les paramètres de la simulation sont résumés dans le tableau 5.2. Ce circuit comporte une source de courant qui simule celui imposé par une charge. C'est en effet le cas de toute application de type hacheur fonctionnant en présence d'une charge très inductive.

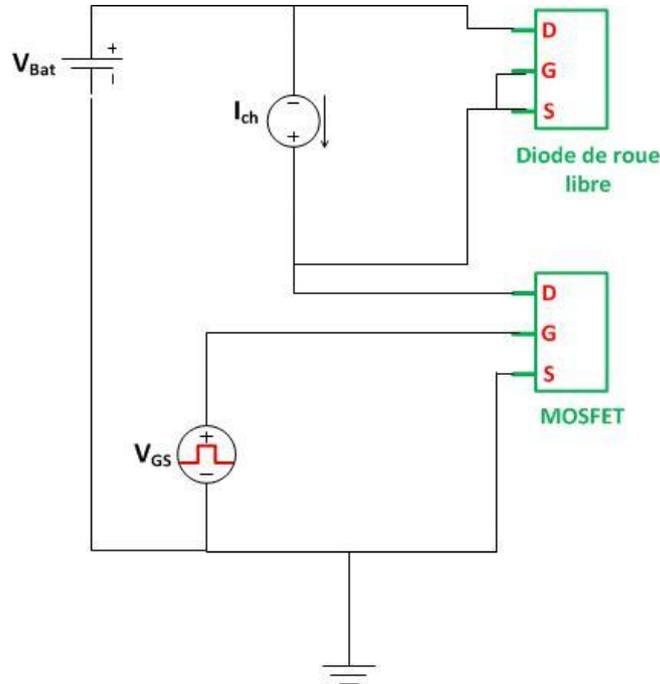


Figure 5.16 : Exemple de circuit de puissance étudié.

Paramètre	Valeur
V_{Bat}	12 V
V_{GS}	12 V
T	50 μ s
f	20 KHZ
Rapport cyclique	50%

Tableau 5.2 : Paramètres de simulation du circuit électrique de la figure 5.2.

La puissance moyenne dissipée sur un cycle de commutation est calculée à l'aide d'une simulation électrique. Pour simplifier, on considère une fréquence (20kHz) et un rapport cyclique (50%) constants. Suivant l'intensité du courant dans la charge et de la température des composants du circuit hacheur, on évalue la puissance moyenne dissipée. La figure 5.17 présente la variation de la puissance dissipée en fonction de la température pour différentes valeurs du courant dans le cas du circuit électrique de la figure 5.16.

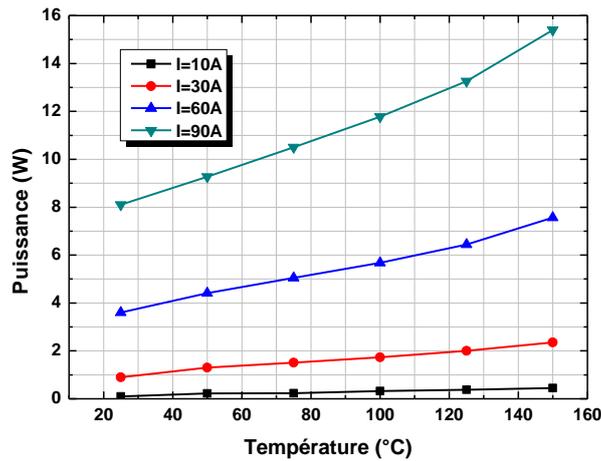


Figure 5.17 : variation de la puissance dissipée en fonction de la température pour différentes valeurs du courant dans le cas du circuit électrique de la figure 5.2.

- 2) Evaluation de l'échauffement qui conduit à une dérive de la puissance dissipée au-delà du critère choisi comme le montre la figure 5.18.

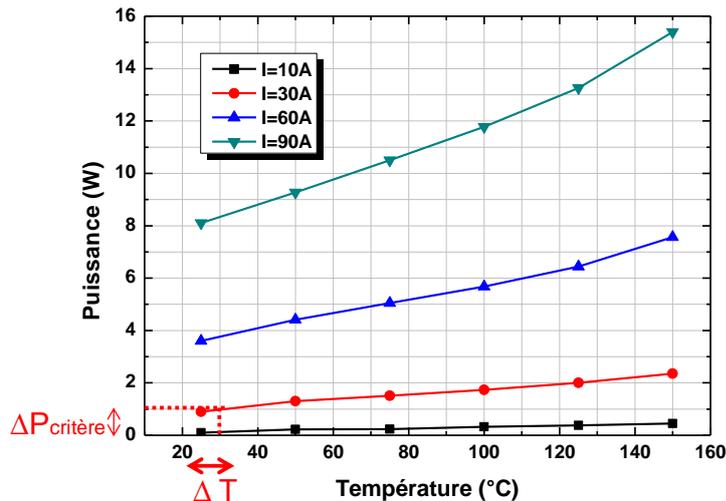


Figure 5.18 : Evaluation de l'échauffement conduisant à une dérive de la dissipation de puissance selon le critère choisi.

- 3) Détermination de l'instant du début de dépassement du critère sur la puissance dissipée. Cela se fait par le biais de la réponse thermique 3D à l'échelon. Autrement dit c'est la détermination de l'instant de réactualisation de la température pour réinjection dans le modèle électrique thermosensible comme présenté dans la figure 5.19. Ensuite la simulation continue en prenant en compte la puissance dissipée actualisée.

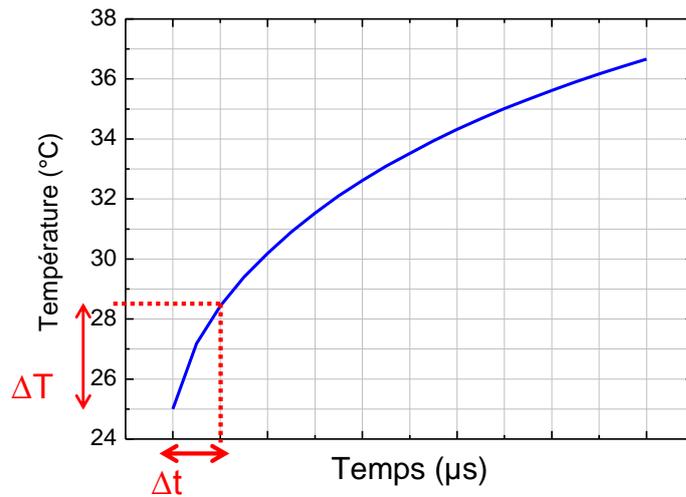


Figure 5.19 : Détermination de l'instant de réactualisation de la température pour réinjection dans le modèle électrique thermosensible.

- 4) Réévaluation de l'échauffement qui conduit à une nouvelle dérive de la puissance dissipée au-delà du critère choisi.

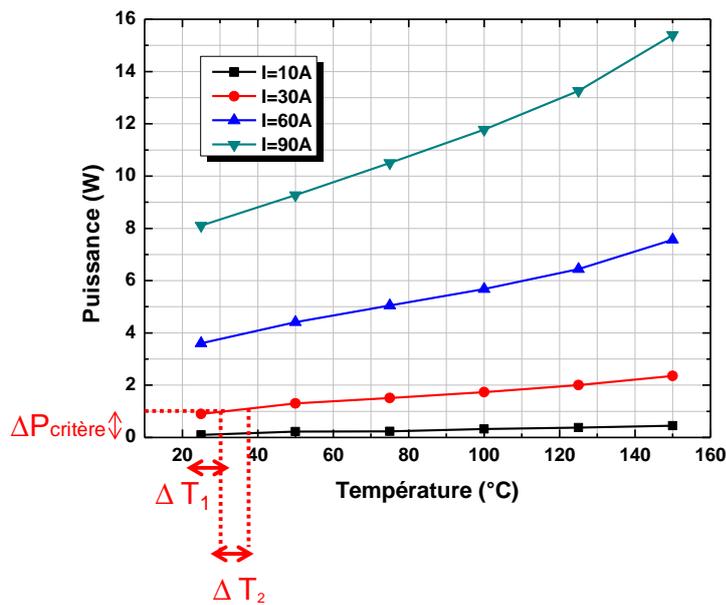


Figure 5.20 : Réévaluation de l'échauffement conduisant à une nouvelle dérive de la puissance dissipée.

- 5) Détermination de l'instant de réactualisation de la température pour réinjection dans le modèle électrique thermosensible.

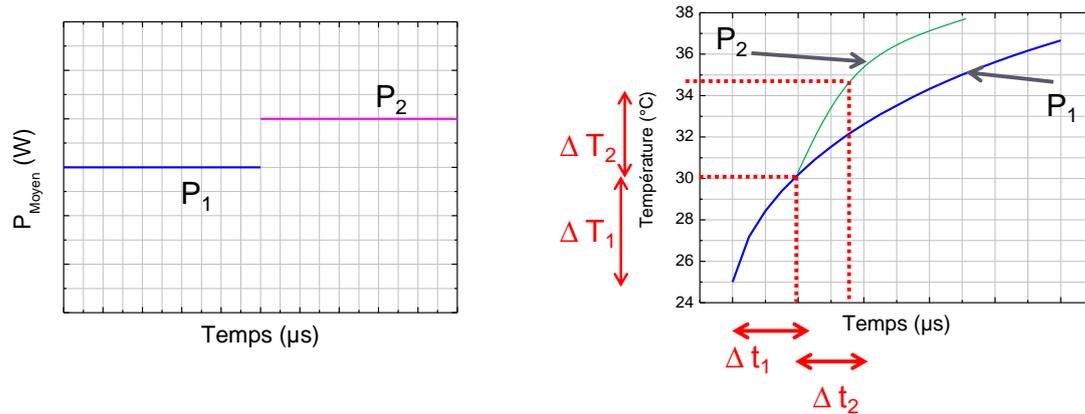


Figure 5.21 : Détermination de l'instant de réactualisation de la température.

5.4.2.3 Adaptation du principe de couplage aux effets distribués

Afin d'illustrer cette même démarche dans le cas d'un modèle distribué prenons le cas d'un composant MOSFETs que l'on discrétise en quatre mailles élémentaires. La démarche se résume en :

- a) Simulation électrique avec le modèle EF pour extraire les courants circulant dans chaque composant élémentaire. Le modèle EF permet de tenir compte de l'influence de la topologie comme l'illustre la figure 5.22.

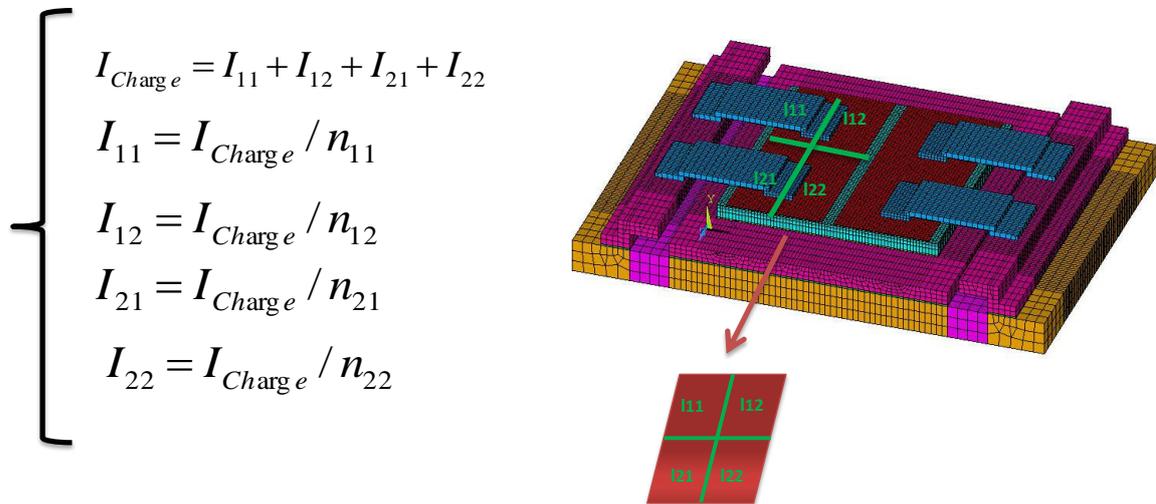


Figure 5.22 : Illustration de l'extraction des courants électriques circulant dans chaque composant élémentaire par modélisation EF.

- b) Suivant la valeur du courant et de la température pour chaque composant élémentaire, on évalue la puissance moyenne dissipée.

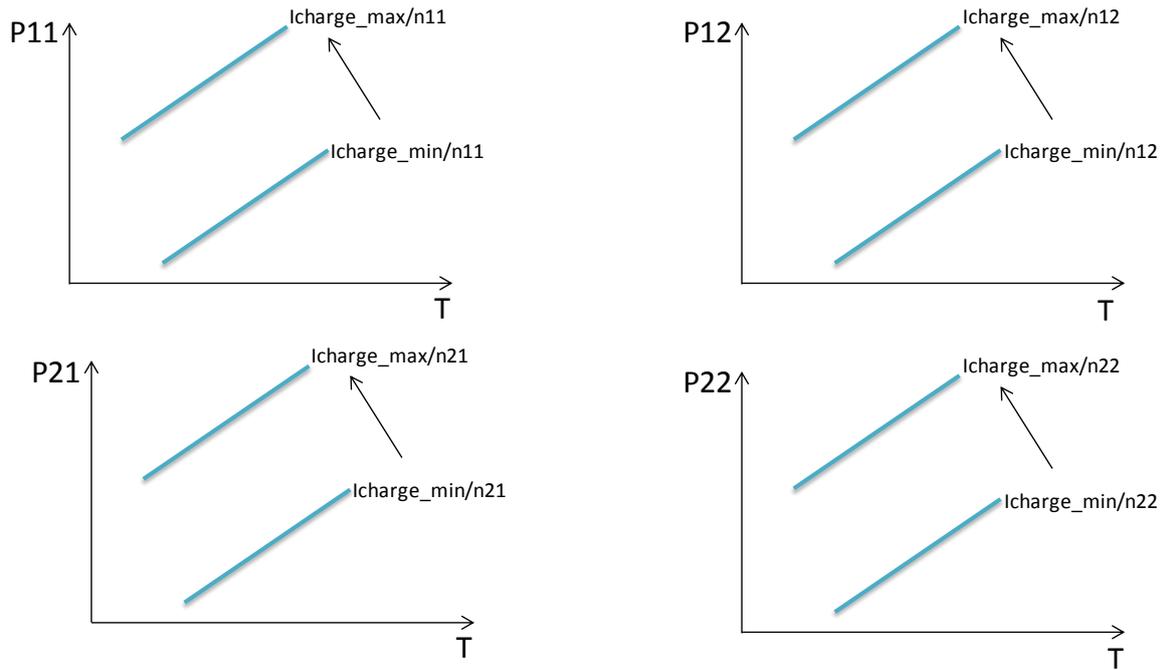


Figure 5.23 : Evaluation de la puissance moyenne dissipée dans chaque composant élémentaire en fonction de la température et de la valeur du courant.

- c) Détermination de l'instant de réactualisation de la température pour réinjection dans le modèle électrique thermosensible. Le premier composant élémentaire qui dissipe une puissance $P > P_{\text{critère}}$ déclenche la réactualisation du calcul des quatre puissances dissipées.

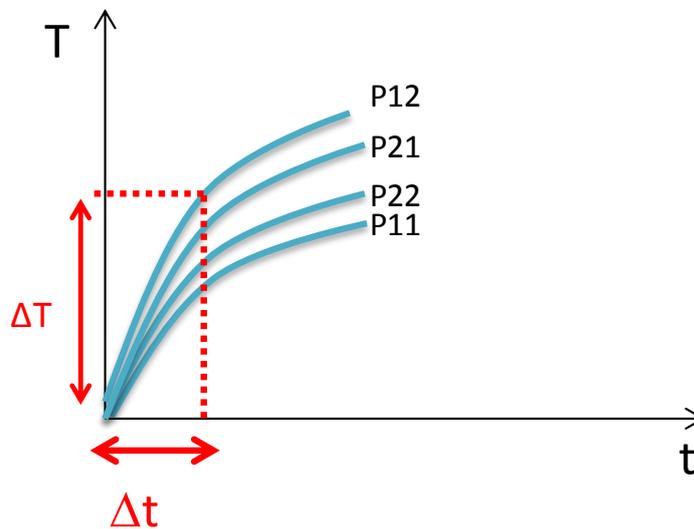


Figure 5.24 : Détermination de l'instant de réactualisation du calcul de la température.

Ensuite les mêmes étapes décrites précédemment dans le cas général sont appliquées jusqu'à la fin de la simulation électrothermique.

5.4.3 Point de blocage et verrous dans la mise en œuvre informatique

Pour mettre en œuvre la méthode décrite plus haut, nous avons été confronté à un certain nombre de problèmes liés au fait que les logiciels utilisés sont assez hermétiques. Il a fallu entre autre pouvoir accéder au cœur du simulateur thermique à l'aide de commandes directes sans passer par l'interface graphique d'une part, et d'autre part pouvoir sauvegarder à chaque étape les résultats des simulations qui sont ensuite utilisés comme conditions initiales pour l'étape suivante. Nous avons pu résoudre certains problèmes mais nous devons encore faire face à certain verrous et blocages pour la mise en œuvre informatique liée à la communication entre les deux logiciels électrique et thermique. Par exemple, pour pouvoir automatiser le calcul électrique nous avons utilisé un outil spécifique : AutoIt¹. Cependant, vu que ce travail a commencé, il reste encore des points de blocage à surmonter.

5.5 Conclusion

Dans ce chapitre nous avons abordé une nouvelle approche de la modélisation électrothermique dont nous avons donné les briques nécessaires pour la mettre en œuvre. La démarche qui se base sur la communication entre logiciels commerciaux souvent hermétiques s'est avérée plus complexe que les méthodes abordées dans les chapitres précédents. C'est en effet la méthode la plus complète, puisque nous devons garder la finesse de la description du modèle thermique 3D, de même que nous attendons du modèle électrique qu'il reproduise les formes d'ondes en commutation tout en prenant en compte les effets thermiques.

Connaissant les grands écarts entre les constantes de temps électriques et thermiques, il était inenvisageable de laisser les simulations électrothermiques se faire de manière continue et simultanée. Nous avons donc mis en œuvre un superviseur qui, en intégrant des critères physiques, permet de rationaliser les échanges d'information entre les deux solveurs.

Cette méthode qui a été développée tardivement est encore en développement et engendre un travail de fond conséquent qui doit se poursuivre.

¹ AutoIt est un langage de script freeware permettant une automatisation sous le système d'exploitation Microsoft.

Conclusion générale & perspectives

NOTRE équipe de recherche travaille depuis plus d'une vingtaine d'années sur l'analyse et la modélisation des phénomènes électrothermiques qui mènent à la défaillance des composants de puissance. La bonne compréhension de la physique des semi-conducteurs ainsi que l'influence de la température nous ont conduit à développer des modèles spécifiques. Nous travaillons à la fois sur la modélisation compacte et sur le couplage électrothermique par le biais de la communication entre deux logiciels commerciaux.

Le travail effectué pendant cette thèse nous a permis d'étudier plusieurs classes de problèmes concernant la modélisation électrothermique des composants de puissance dans le but d'améliorer leur fiabilité. Nous avons démontré qu'en fonction de l'application visée d'une part et de l'investigation demandée d'autre part, il est indispensable d'adapter l'approche de modélisation.

Par ailleurs, nous déplorons la non-adaptation récurrente des logiciels et des modèles génériques censés permettre des calculs sur un large spectre de modes de fonctionnement sans avoir à spécifier le type d'étude demandée à ces modèles. Cette attente est malheureusement souvent entretenue pour des besoins de promotion de certains logiciels. En effet certains éditeurs émettent des promesses de modèles qui permettent une multitude d'études différentes, allant de l'optimisation de la conception à la prise en compte de la fiabilité en passant par la prise en compte de l'intégration dans un système (interactions avec d'autres sous-systèmes). Malheureusement, un seul type de modèle ne peut à lui seul prendre en compte autant de niveaux et de modes de fonctionnement différents. En réalité, on doit toujours adapter la modélisation à l'objectif de l'étude visée et aux conditions de fonctionnement.

Lorsque l'on s'intéresse à l'optimisation de la conception de cartes électroniques sur lesquelles des composants dissipent de la chaleur, les aspects thermiques et leurs impacts sur le comportement électrique deviennent importants. L'objectif de cette optimisation est la limitation des températures de jonction pour tous les modes de fonctionnement en prenant en compte le système de refroidissement et les différents couplages thermiques entre les composants. Pour cela, des méthodologies pour générer des modèles thermiques compacts (CTMs) en régime dynamique ont été proposées dans ce mémoire. L'originalité de ces méthodologies réside dans la prise en compte du comportement thermique des composants comportant plusieurs surfaces de refroidissement et plusieurs sources de chaleur tout en gardant une structure simple et récurrente des modèles générés. Les résistances et les capacités sont variables et suivent les flux thermiques afin que le modèle compact puisse s'adapter à toutes les conditions aux limites. De plus, la méthode choisie permet d'obtenir ceci avec un nombre raisonnable de mesures ou de simulations thermiques 3D préalables.

Par ailleurs, une méthodologie de modélisation du MOSFET de puissance fonctionnant en régime passant en l'absence de commutations a été développée sur la base de la simulation

par éléments finis. Il est possible grâce à cette approche de simuler l'état passant d'un composant de puissance à l'aide de couches résistives. Cette méthode de modélisation a dans un premier temps été mise en œuvre pour analyser l'impact des différents endommagements dans les structures des composants de puissance tels que délamination, vieillissement de la métallisation de source, etc... Finalement, nous avons utilisé cette méthodologie de simulation pour proposer des solutions d'amélioration de la fiabilité des composants de puissance. Ces simulations ont été validées en partie par des travaux expérimentaux et par notre partenaire industriel.

En outre, une méthode pour estimer la température de jonction d'un MOSFET en mode d'avalanche de courte durée a été présentée. Elle est basée sur un simple modèle électrothermique en utilisant des paramètres extraits expérimentalement. Dans cette étude, une attention particulière est accordée à l'évaluation de la résistance d'avalanche. Plusieurs tests ont été effectués et l'évaluation de cette résistance, différente de la résistance à l'état passant, est désormais bien maîtrisée. Par ailleurs, la modélisation de la variation de la tension d'avalanche (BV_{DSS}) en fonction de la température a été réalisée en utilisant une méthode numérique par éléments finis d'une part et une méthode de calcul purement analytique d'autre part. Les résultats donnés par les simulations correspondantes ont été confrontés aux résultats expérimentaux et discutés.

La dernière phase du travail de thèse a été consacrée au développement d'une approche innovante qui consiste à exiger une grande précision et finesse d'une modélisation électrique (prise en compte des commutations, régimes extrêmes...) d'une part et thermique (3D, non-linéarités, complexité géométrique...) d'autre part afin de réaliser des simulations électrothermiques basées sur une communication judicieuse entre deux logiciels multiphysiques. Pour cela, un programme superviseur compilé sous Matlab[®] et basé sur des critères physiques a été développé. Par ailleurs, plusieurs obstacles inhérents au caractère fermé des logiciels commerciaux ont dû être contournés en faisant appel à des outils informatiques spécifiques. Ce travail ayant commencé tardivement, cette méthode très prometteuse est encore en développement et a engendré un travail de fond conséquent qui doit se poursuivre.

Bibliographie

- [1] F. Morancho, *Physique et modélisation des composants et des circuits intégrés de puissance*. Hermes Science Publications, 2007.
- [2] H. Dia, « Contribution à la modélisation électrothermique: Elaboration d'un modèle électrique thermosensible du transistor MOSFET de puissance », Thèse de doctorat, INSA de Toulouse, 2011.
- [3] E. Marcault, T. Azoui, P. Tounsi, M. Breil, A. Bourennane, et P. Dupuy, « Impact of VDMOS source metallization ageing in 3D FEM wire lift off modeling », in *2011 12th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE)*, 2011, p. 1/5 -5/5.
- [4] R. Singh et B. J. Baliga, *Cryogenic operation of silicon power devices*. Kluwer Academic Publishers, 1998.
- [5] B. J. Baliga, *Modern power devices*. Wiley, 1987.
- [6] P. Spirito, G. Breglio, et V. d' Alessandro, « Modeling the onset of thermal instability in low voltage power MOS: an experimental validation », in *The 17th International Symposium on Power Semiconductor Devices and ICs, 2005. Proceedings. ISPSD '05*, 2005, p. 183 - 186.
- [7] W. Wondrak, « Physical limits and lifetime limitations of semiconductor devices at high temperatures », *Microelectronics Reliability*, vol. 39, n° 6-7, p. 1113-1120, juin 1999.
- [8] C. Buttay, « Contribution à la conception par la simulation en électronique de puissance : application à l'onduleur basse tension », INSA de Lyon, 2004.
- [9] L. Aubard et J.-P. Ferrieux, « Modélisation des transistors MOS de puissance pour l'électronique de commutation = Modelling of power MOSFET transistor for switching applications ». Available online: <http://cat.inist.fr/?aModelle=afficheN&cpsidt=197017>. [Accessed: 24-sept-2012].
- [10] H. Dia, J. B. Sauveplane, P. Tounsi, et J.-M. Dorkel, « A temperature-dependent power MOSFET model for switching application », in *15th International Workshop on Thermal Investigations of ICs and Systems, 2009. THERMINIC 2009*, 2009, p. 87 -90.
- [11] H. Dia, P. Tounsi, et J.-M. Dorkel, « Thermo-sensitive snapback behavioral model intended for electro-thermal simulation of power MOSFETs », in *2010 16th International Workshop on Thermal Investigations of ICs and Systems (THERMINIC)*, 2010, p. 1 -4.
- [12] R. S. Scott et G. A. Franz, « An accurate model for power DMOSFETs including interelectrode capacitances », in *21st Annual IEEE Power Electronics Specialists Conference, 1990. PESC '90 Record*, 1990, p. 113 -119.
- [13] F. Morancho, « De nouvelles limites pour le compromis "résistance passante spécifique/tenue en tension" des composants unipolaires de puissance », Habilitation de diriger des recherches, Université Paul Sabatier - Toulouse III, 2004.
- [14] J. Krupka et al., Measurements of Permittivity, Dielectric Loss Tangent, and Resistivity of Float-Zone Silicon at Microwave Frequencies, *IEEE Transactions On Microwave Theory And Techniques*, VOL. 54, NO. 11, NOVEMBER 2006.

- [15] C. BATARD, Interactions composants-circuits dans les onduleurs de tension : caractérisation, modélisation, simulation, thèse de doctorat : Génie électrique, Toulouse, INPT, 1992.
- [16] W. Habra, « Développement de modèles thermiques compacts en vue de la modélisation électrothermique des composants de puissance », Université Paul Sabatier - Toulouse III, 2007.
- [17] M.-N. Sabry, « Static and dynamic thermal modeling of ICs », *Microelectronics Journal*, vol. 30, n° 11, p. 1085-1091, nov. 1999.
- [18] M. Pesare, A. Giorgio, et A. G. Perri, « An analytical method for the thermal layout optimisation of multilayer structure solid-state devices », *Solid-State Electronics*, vol. 45, n° 3, p. 511-517, mars 2001.
- [19] M. Janicki, G. De Mey, et A. Napieralski, « Application of Green's functions for analysis of transient thermal states in electronic circuits », *Microelectronics Journal*, vol. 33, n° 9, p. 733-738, sept. 2002.
- [20] A. Ammous, F. Sellami, K. Ammous, H. Morel, B. Allard, et J.-P. Chante, « Developing an equivalent thermal model for discrete semiconductor packages », *International Journal of Thermal Sciences*, vol. 42, n° 5, p. 533-539, mai 2003.
- [21] V. Szekely, « Identification of RC networks by deconvolution: chances and limits », *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, vol. 45, n° 3, p. 244 -258, mars 1998.
- [22] « P. Tounsi, « Methodologie de la conception thermique des circuits électroniques hybrides et problèmes connexes », Thèse de doctorat, INSA de Toulouse, 1992.
- [23] H. I. Rosten, J. D. Parry, C. J. M. Lasance, H. Vinke, W. Temmerman, W. Nelemans, Y. Assouad, T. Gautier, O. Slattery, C. Cahill, M. O'Flattery, C. Lacaze, et P. Zemlianoy, « Final report to SEMITHERM XIII on the European-funded project DELPHI-the development of libraries and physical models for an integrated design environment », in , *Thirteenth Annual IEEE Semiconductor Thermal Measurement and Management Symposium, 1997. SEMI-THERM XIII*, 1997, p. 73 -91.
- [24] H. I. Rosten, C. J. M. Lasance, et J. D. Parry, « The world of thermal characterization according to DELPHI-Part I: Background to DELPHI », *IEEE Transactions on Components, Packaging, and Manufacturing Technology, Part A*, vol. 20, n° 4, p. 384 -391, déc. 1997.
- [25] H. Vinke et C. J. M. Lasance, « Recent achievements in the thermal characterization of electronic devices by means of boundary condition independent compact models », in , *Thirteenth Annual IEEE Semiconductor Thermal Measurement and Management Symposium, 1997. SEMI-THERM XIII*, 1997, p. 32 -39.
- [26] W. Habra, P. Tounsi, et J.-M. Dorkel, « Improved 3D-nonlinear compact modelling for power components », in *Proceedings of the 6th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Micro-Electronics and Micro-Systems, 2005. EuroSimE 2005*, 2005, p. 390 - 393.
- [27] W. Habra, P. Tounsi, J.M. Dorkel. "Advanced compact thermal modelling using VHDL-AMS". THERMINIC'2006. Nice, Côte d'Azur, France, 27-29 September 2006.

- [28] W. Habra, P. Tounsi, J.M. Dorkel. "Transient compact modelling for multi chips components". THERMINIC'2005.
- [29] W. Habra, P. Tounsi, P. Dupuy, J.-M. Dorkel, et F. Madrid, « New electro-thermal modeling tools for automotive power circuits design optimization », in *IEEE Bipolar/BiCMOS Circuits and Technology Meeting, 2007. BCTM '07*, 2007, p. 86 -89.
- [30] M. Vellvehi, X. Jordà, P. Godignon, C. Ferrer, et J. Millán, « Coupled electro-thermal simulation of a DC/DC converter », *Microelectronics Reliability*, vol. 47, n° 12, p. 2114-2121, déc. 2007.
- [31] C. E. C. Hector M. Gutierrez, Michael B. Steer, "An Integrated Environment for the Simulation of Electrical, Thermal and Electromagnetic Interactions in High-Performance Integrated Circuits," in *IEEE 6th Topical Meeting on Electrical Performance of Electronic Packaging*, 1999, pp. 217-220 ».
- [32] T. Leinter, "Electro-thermal simulation using a circuit simulator and modified Spice3 semiconductor model library", in 5th inter. conf. MIXEDS'98, 1998, pp. 189-193.
- [33] A. J. P. W. Batty , C.E. Christoffersen , S. David , R.G.Johnson , C.M . Snowden, M.B.Steer, "Fully Analytical Compact Thermal Model of Complex Electronic Power Devices and Packages in Coupled Electrothermal CAD", in 13th workshop on physical simulation of semiconductor devices, 2002.
- [34] S. M'Rad, B. Allard, H. Morel, A. Ammous, et N. Masmoudi, « Analytic thermal modelling of power electronic components: The Diffusive Representation », *2006 4th International Conference on Integrated Power Systems (CIPS)*, p. 1 -6, juin 2006.
- [35] M. März, P. Nance, "Thermal Modeling of Power-electronic Systems", [INFINEON], Juillet 2000 ».
- [36] A. R. Hefner et D. L. Blackburn, « Simulating the dynamic electrothermal behavior of power electronic circuits and systems », *IEEE Transactions on Power Electronics*, vol. 8, n° 4, p. 376 -385, oct. 1993.
- [37] A. R. Hefner et D. L. Blackburn, « Thermal component models for electrothermal network simulation », *IEEE Transactions on Components, Packaging, and Manufacturing Technology, Part A*, vol. 17, n° 3, p. 413 -424, sept. 1994.
- [38] A. Hefner, P. McCluskey, "Electro-thermal-mechanical Simulation and Reliability for Plug-in Vehicle Converters and Inverters", Project ID # APE 026, 2010 Annual Merit Review, Vehicle Technologies Program.
- [39] J. J. Rodriguez, Z. Parrilla, M. Velez-Reyes, A. Hefner, D. Berning, J. Reichl, et J. Lai, « Thermal component models for electro thermal analysis of multichip power modules », in *Industry Applications Conference, 2002. 37th IAS Annual Meeting. Conference Record of the*, 2002, vol. 1, p. 234 -241 vol.1.
- [40] T. Kojima, Y. Yamada, M. Ciappa, M. Chiavarini, et W. Fichtner, « A novel electro-thermal simulation approach of power IGBT modules for automotive traction applications », in *The 16th International Symposium on Power Semiconductor Devices and ICs, 2004. Proceedings. ISPSD '04*, 2004, p. 289 - 292.
- [41] T. Kojima, Y. Nishibe, Y. Yamada, T. Ueta, K. Torii, S. Sasaki, et K. Hamada, « Novel Electro-Thermal Coupling Simulation Technique for Dynamic Analysis of HV (Hybrid

- Vehicle) Inverter », in *37th IEEE Power Electronics Specialists Conference, 2006. PESC '06*, 2006, p. 1 -5.
- [42] P. Tounsi, J. M. Dorkel, P. Dupuy, X. Chauffleur, J. P. Fradin, A. Feybesse, et F. Chaunut, « New method for electrothermal simulations: HDTMOS in automotive applications », in *Twentieth Annual IEEE Semiconductor Thermal Measurement and Management Symposium, 2004*, 2004, p. 111 - 116.
- [43] L. Mussard, P. Tounsi, P. Austin, J.-M. Dorkel, et E. Antonini, « New electro-thermal modeling method for IGBT power module », in *Bipolar/BiCMOS Circuits and Technology, 2004. Proceedings of the 2004 Meeting*, 2004, p. 301 - 304.
- [44] S. Wunsche, “ Simulator Coupling for Electro-Thermal Simulation of Integrated Circuits”, Intel Technology Journal Q3, 2000.
- [45] A. Castellazzi et M. Ciappa, « Novel simulation approach for transient analysis and reliable thermal management of power devices », *Microelectronics Reliability*, vol. 48, n° 8-9, p. 1500-1504, août 2008.
- [46] G. Breglio, N. Rinaldi, et P. Spirito, « Thermal mapping and 3D numerical simulation of new cellular power MOS affected by electro-thermal instability », *Microelectronics Journal*, vol. 31, n° 9-10, p. 741-746, oct. 2000.
- [47] A. Irace, G. Breglio, et P. Spirito, « New developments of THERMOS3, a tool for 3D electro-thermal simulation of smart power MOSFETs », *Microelectronics Reliability*, vol. 47, n° 9-11, p. 1696-1700, sept. 2007.
- [48] A. Dehbi, W. Wondrak, E. B. Rudnyi, U. Killat, et P. van Duijzen, « Efficient electrothermal simulation of power electronics for hybrid electric vehicle », in *International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Micro-Systems, 2008. EuroSimE 2008*, 2008, p. 1 -7.
- [49] S. Lefebvre, Z. Khatir, et F. Saint-Eve, Experimental behavior of single-chip IGBT and COOLMOS devices under repetitive short-circuit conditions, *IEEE Transactions on Electron Devices*, vol. 52, no. 2, p. 276 - 283, févr. 2005.
- [50] J. Palacin, M. Salleras, J. Samitier, et S. Marco, Dynamic compact thermal models with multiple power sources: application to an ultrathin chip stacking technology, *IEEE Transactions on Advanced Packaging*, vol. 28, n° 4, p. 694 - 703, nov. 2005.
- [51] J. A. Nelder et R. Mead, A Simplex Method for Function Minimization, *The Computer Journal*, vol. 7, n° 4, p. 308-313, janv. 1965.
- [52] M. Salleras, J. Palacin, G. Carles, et S. Marco, Difficulties on the estimation of the thermal structure function from noisy thermal impedance transients, in *7th International Conference on Thermal, Mechanical and Multiphysics Simulation and Experiments in Micro-Electronics and Micro-Systems, 2006. EuroSime 2006*, 2006, p. 1 -7.
- [53] T. Azoui, P. Tounsi, et J.-M. Dorkel, Innovative methodology to extract dynamic compact thermal models: Application to power devices, *Microelectronics Journal*, vol. 43, n° 9, p. 642-648, sept. 2012.
- [54] J.-B. Sauveplane, « Caractérisation thermomécanique de films métalliques déposés en couche mince pour la simulation de la fiabilité de composants microélectroniques de puissance », INSA de Toulouse, 2007.

- [55] B. Khong, P. Tounsi, P. Dupuy, X. Chauffleur, M. Legros, A. Deram, C. Levade, G. Vanderschaeve, J.-M. Dorkel, et J.-P. Fradin, « Innovative Methodology for Predictive Reliability of Intelligent Power Devices Using Extreme Electro-thermal Fatigue », *Microelectronics Reliability*, vol. 45, n° 9-11, p. 1717-1722, sept. 2005.
- [56] « Freescale data sheet MC15XS3400. <http://www.freescale.com/webapp/sps/site/prod_summary.jsp?code=MC15XS3400&fsrch=1>. » .
- [57] T. Azoui, P. Tounsi, P. Dupuy, L. Guillot, et J. M. Dorkel, « 3D Electro-thermal modelling of bonding and metallization ageing effects for reliability improvement of power MOSFETs », *Microelectronics Reliability*, vol. 51, n° 9-11, p. 1943-1947, sept. 2011.
- [58] D. Martineau, T. Mazeaud, M. Legros, P. Dupuy, C. Levade, et G. Vanderschaeve, « Characterization of ageing failures on power MOSFET devices by electron and ion microscopies », *Microelectronics Reliability*, vol. 49, n° 9-11, p. 1330-1333, sept. 2009.
- [59] D. Martineau, T. Mazeaud, M. Legros, P. Dupuy, et C. Levade, « Characterization of alterations on power MOSFET devices under extreme electro-thermal fatigue », *Microelectronics Reliability*, vol. 50, n° 9-11, p. 1768-1772, sept. 2010.
- [60] D. Martineau, « Caractérisation de l'endommagement de composants électroniques de puissance soumis à des tests de vieillissement accéléré », Thèse de doctorat, INSA de Toulouse, 2011.
- [61] E. Marcault, « Contribution à l'intégration d'un indicateur de vieillissement lié à l'état mécanique de composants électroniques de puissance », Thèse de doctorat, INSA de Toulouse, 2012.
- [62] E. Marcault et T. Azoui et al, « Design optimization using FE modeling to improve the reliability of power MOSFET », Submitted to *Semiconductor Science and Technology*.
- [63] P. L. Dreike, D. M. Fleetwood, D. B. King, D. C. Sprauer, et T. E. Zipperian, « An overview of high-temperature electronic device technologies and potential applications », *IEEE Transactions on Components, Packaging, and Manufacturing Technology, Part A*, vol. 17, n° 4, p. 594 -609, déc. 1994.
- [64] W. Wondrak, « Physical limits and lifetime limitations of semiconductor devices at high temperatures », *Microelectronics Reliability*, vol. 39, n° 6-7, p. 1113-1120, juin 1999.
- [65] J. B. Sauveplane, P. Tounsi, E. Scheid, et A. Deram, « 3D electro-thermal investigations for reliability of ultra low ON state resistance power MOSFET », *Microelectronics Reliability*, vol. 48, n° 8-9, p. 1464-1467, août 2008.
- [66] S. Lefebvre, Z. Khatir, et F. Saint-Eve, « Experimental behavior of single-chip IGBT and COOLMOS devices under repetitive short-circuit conditions », *IEEE Transactions on Electron Devices*, vol. 52, n° 2, p. 276 - 283, févr. 2005.
- [67] D. L. Blackburn, « A review of thermal characterization of power transistors », in , *Fourth Annual IEEE Semiconductor Thermal and Temperature Measurement Symposium, 1988. SEMI-THERM IV*, 1988, p. 1 -7.
- [68] V. Recoules et J.-P. Crocombette, « Ab initio determination of electrical and thermal conductivity of liquid aluminum », *Phys. Rev. B*, vol. 72, n° 10, p. 104202, sept. 2005.
- [69] T. Azoui, P. Tounsi, P. Dupuy, J. M. Dorkel, et D. Martineau, « Numerical and experimental results correlation during power MOSFET ageing », in *2012 13th*

- International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE)*, 2012, p. 1/4 -4/4.
- [70] A. Castellazzi, V. Kartal, R. Kraus, N. Seliger, M. Honsberg-Riedl, et D. Schmitt-Landsiedel, « Hot-Spot Measurements and Analysis of Electro-Thermal Effects in Low-Voltage Power-MOSFET's », *Microelectronics Reliability*, vol. 43, n° 9-11, p. 1877-1882, sept. 2003.
- [71] B. Khong, M. Legros, P. Dupuy, C. Levade, et G. Vanderschaeve, « Alterations induced in the structure of intelligent power devices by extreme electro-thermal fatigue », *physica status solidi (c)*, vol. 4, n° 8, p. 2997-3001, 2007.
- [72] M. Ciappa, « Selected failure mechanisms of modern power modules », *Microelectronics Reliability*, vol. 42, n° 4-5, p. 653-667, avr. 2002.
- [73] B. Khong, « Fiabilité prédictive de composants de puissance soumis à des tests de fatigue accélérée, Thèse de doctorat, INSA de Toulouse ».
- [74] J. G. Bai, Z. Z. Zhang, J. N. Calata, et G.-Q. Lu, « Characterization of Low-Temperature Sintered Nanoscale Silver Paste for Attaching Semiconductor Devices », in *2005 Conference on High Density Microsystem Design and Packaging and Component Failure Analysis*, 2005, p. 1 -5.
- [75] T. J. Maloney et al., « Transmission Line Pulsing techniques for circuit modeling of ESD phenomena » EOS/ESD Symposium, pp. 49-54, 1985.
- [76] C. Buttay, « Contribution à la conception par la simulation en électronique de puissance : application à l'onduleur basse tension », Thèse de doctorat, INSA de Lyon, 2004.
- [77] C. Buttay, O. Brevet, B. Allard, D. Bergogne, et H. Morel, « Paralleling of low-voltage MOSFETs operating in avalanche conditions », in *2005 European Conference on Power Electronics and Applications*, 2005, p. 9 pp. -P.9.
- [78] J. Chen, S. Downer, A. Murray, and D. Divins, « Analysis of avalanche behaviour for paralleled mosfets », in *Proceedings of the 2004 SAE conference*, Detroit, Michigan, 8-11 Mar. 2004.
- [79] A. Consoli, F. Gennaro, A. Testa, G. Consentino, F. Frisina, R. Letor, et A. Magri, « Thermal instability of low voltage power-MOSFETs », in *30th Annual IEEE Power Electronics Specialists Conference, 1999. PESC 99*, 1999, vol. 1, p. 345 -350 vol.1.
- [80] C. Buttay, T. B. Salah, D. Bergogne, B. Allard, H. Morel, et J.-P. Chante, « Avalanche behavior of low-voltage power MOSFETs », *IEEE Power Electronics Letters*, vol. 2, n° 3, p. 104 - 107, sept. 2004.
- [81] C. Buttay, H. Morel, B. Allard, P. Lefranc, et O. Brevet, « Model requirements for simulation of low-voltage MOSFET in automotive applications », *IEEE Transactions on Power Electronics*, vol. 21, n° 3, p. 613 -624, mai 2006.
- [82] J. M. Dorkel et P. Leturcq, « Carrier mobilities in silicon semi-empirically related to temperature, doping and injection level », *Solid-State Electronics*, vol. 24, n° 9, p. 821-825, sept. 1981.
- [83] D. L. Blackburn, « Power MOSFET failure revisited », in *19th Annual IEEE Power Electronics Specialists Conference, 1988. PESC '88 Record*, 1988, p. 681 -688 vol.2.
- [84] A. Agnone, F. Chimento, S. Musumeci, A. Raciti, et G. Privitera, « A New Thermal Model for Power Mosfet Devices Accounting for the Behavior in Unclamped Inductive

- Switching », in *IEEE Power Electronics Specialists Conference, 2007. PESC 2007*, 2007, p. 1006 -1012.
- [85] H. Bellaj, J.-M. Dorkel, P. Tounsi, et P. Leturcq, « Validity and limits of the junction temperature concept for integrated power devices », presented at the THERMINIC: international workshop on thermal investigations of ICs and microstructures, p. 49-54.
- [86] A. Ammous, S. Ghedira, B. Allard, H. Morel, et D. Renault, « Choosing a thermal model for electrothermal simulation of power semiconductor devices », *IEEE Transactions on Power Electronics*, vol. 14, n° 2, p. 300 -307, mars 1999.
- [87] P. Tounsi, « Contribution aux études d'amélioration de la fiabilité et de la robustesse des composants de puissance : Modélisation électrique et thermique couplée », Habilitation de diriger des recherches, INSA de Toulouse, 2012.

A. Identification des réseaux de FOSTER

Programme principal :

```

clear all;
close all;
format long e;
clc;
N=input('Select order of exp series [4]: ');
if isempty(N)
    N = 4;
end
disp(' ');

gradient_boundary=[0.3]';

global x Plothandle t err R

fid = fopen('h30/h30_Z.txt','rt');
fpow= textread('h30/h30_P.txt','','commentstyle','matlab');
Data = textscan(fid, '%f %f %*[\n]');
fclose(fid);

% h=2000;
% A=4500e-6*5300e-6;
% Rh=1/(h*A);
t=Data{:,1};
x=Data{:,2};
% R2=max(imptot);
% x=imptot./(R2/(R2-Rh));

pow=fpow(:,2);

store=[];
for j=1:length(gradient_boundary)

% plot of the curve under identification
subplot(4,1,[1 2 3]);
semilogx(t,x);
xlabel('Logarithmic time [s]');
ylabel('Thermal impedance [K/W]');
legend('Reference', 'Location', 'SouthEast');

%settings for showing curves meanwhile identification proceeds
semilogx(t,x,'r','EraseMode','none')
hold on
Plothandle = semilogx(t,x,'EraseMode','xo');
xlabel('Logarithmic time [s]');
ylabel('Thermal impedance [K/W]');
legend('Reference','Identified', 'Location','SouthEast');

R=max(x); % Initial gain
grad = gradient(x);

```

```

new_time = t( find(grad >= gradient_boundary(j).*(max(grad)) ));
last_val=floor(length(new_time)/N);
step_R=floor(length(x)/N);
k=1;
for i=1:last_val:length(new_time)
    tau(k) = new_time(i);
    k=k+1;
end;
k=1;

P0=[];
for indx=1:N
    P0=[P0, R/N,tau(indx)/(R/N)]; % Initial guess point
end
P0=P0';

[P,fval]=fminsearch('obj',P0,...
    optimset('MaxFunEvals', 100000,...
    'MaxIter', 100000)...
); % finding the optimal solution

nn=1;
for indx=1:2:length(P)
    R(nn)=P(indx);
    nn=nn+1;
end
nn=1;
for indx=2:2:length(P)
    C(nn)=P(indx);
    nn=nn+1;
end

if length(R) == 1
    R(1)=max(x);
else
    R(1)=max(x) - sum( R(2:end) );
end

errperc=err/max(x)*100;
ERROR=errperc(length(errperc));
store=[store,ERROR,R,C];
legend('Reference','Identified','Location','SouthEast');
hold off;

% plot of cost function as function of iteration
subplot(4,1,4)
plot(err/max(x)*100)
xlabel('iteration')
ylabel('cost function [%]')
ylim([0 50]);
disp(' ');

pause(1);
%close all
end

```

```

RFoster=[];
CFoster=[];
errors=(store(1:(2*N+1):((2*N+1)*length(gradient_boundary))));
[minerr,ind]=min(errors);
disp('Minimum error: ');
disp(minerr);
disp('Gradient Boundary with minimum error: ');
disp(gradient_boundary(ind));
disp('THERMAL RESISTANCES: ');

for j=(2*N+1)*(ind-1)+2:(2*N+1)*(ind-1)+(N+1)
    disp(store(j));
    RFoster=[RFoster;store(j)];
end
disp('THERMAL CAPACITANCES: ');
for j=(2*N+1)*(ind-1)+(N+2):(2*N+1)*(ind)
    disp(store(j));
    CFoster=[CFoster;store(j)];
end
disp('MAX POWER THROUGH SURFACE: ')
disp(max(pow));
Foster=[RFoster,CFoster];
save h30/h30FosterData.txt Foster -ascii -double

```

Fonction Obj :

```

function obj=obj(P)

global x Plothandle t err

nn=1;
for indx=1:2:length(P)
    R(nn)=P(indx);
    nn=nn+1;
end;

nn=1;
for indx=2:2:length(P)
    C(nn)=P(indx);
    nn=nn+1;
end;

if length(R) == 1
    R(1)=max(x);
else
    R(1)=max(x) - sum( R(2:end) );
end

y=t.*0;
for indx=1:length(R)
    y = y + R(indx) .* (1-exp(-t./ ( R(indx) * C(indx) ) ) );
end;

obj=norm(y-x);

```

```
set(Plotohandle,'ydata',y)
drawnow
```

```
i=length(err)+1;
err(i)=obj;
```

B. Transformation FOSTER-CAUER

% Algorithm to convert Foster nets in Cauer nets

```
clear all;
close all;
format long e;
clc;
```

```
Data=textread('h30/h30FosterData.txt');
N=length(Data(:,1));
Cauer=[];
```

```
[m,n]=size(Data);
```

```
syms s;
```

```
for i=1:(n/2)
```

```
R=Data(:,2*i-1);
C=Data(:,2*i);
```

```
Num=0;
Den=1;
```

```
for j = 1:N
    [Num,Den]=numden((Num/Den)+(R(j)/(R(j)*C(j)*s + 1)));
end
```

```
for k = 1:N
```

```
    % INVERSION
    [Num,Den]=numden(Den/Num);
```

```
    % LIMIT
    CC(k) = limit(Num/(Den*s),s,inf);
```

```
    % SUBTRACTION
    [Num,Den]=numden((Num/Den)-s*CC(k));
```

```
    % INVERSION
    [Num,Den]=numden(Den/Num);
```

```
    % LIMIT
    RC(k) = limit(Num/(Den),s,inf);
```

```
% SUBTRACTION
[Num,Den]=numden((Num/Den)-RC(k));

end

Cauer=[Cauer,double(RC)',double(CC)'];

end

save h30/CauerData.txt Cauer -ascii -double
```



```
library ieee;
library std;
library edulib;
use ieee.electrical_systems.all;
use IEEE.std_logic_1164.ALL;
use IEEE.math_real.all;
use IEEE.THERMAL_SYSTEMS.all;
use std.standard.all;
use std.textio.all;
use work.all;
```

```
entity capa is
```

```
    generic (cap: capacitance);
```

```
    port (terminal p1, p2 : electrical);
```

```
end entity capa;
```

```
architecture default of capa is
```

```
    quantity v across i through p1 to p2;
```

```
begin
```

```
    i == cap * v'dot;
```

```
end architecture default;
```

```
-----
library std;
library ieee;
library edulib;
use ieee.electrical_systems.all;
use IEEE.std_logic_1164.ALL;
use IEEE.math_real.all;
use IEEE.THERMAL_SYSTEMS.all;
use std.standard.all;
use std.textio.all;
use work.all;
```

```
entity NL_Capa is
```

```
    generic (C: real; m: real; vb: real);
```

```
    port (terminal p,n: ELECTRICAL);
```

```
end entity NL_Capa;
```

```
architecture default of NL_Capa is
```

```
    quantity Q:real:=0.0;
```

```
    quantity v across i through p to n;
```

```
begin
```

```
if v < 0.0 use
```

```
Q==c*v;
```

```

i==Q'dot;
else
Q==(C/(1.0+v/vb)**m)*v;
i==Q'dot;

end use;

end architecture default;

-----

library ieee;
library std;
library edulib;
use ieee.electrical_systems.all;
use IEEE.std_logic_1164.ALL;
use IEEE.math_real.all;
use IEEE.THERMAL_SYSTEMS.all;
use std.standard.all;
use std.textio.all;
use work.all;

entity acces_resistor_T is

    generic (Rai:real; Kai1:real; Kai2:real; T0:real; time_step:real );

    port (terminal Ra1,Ra2 : electrical; quantity temp: in temperature:=300.0);

end entity acces_resistor_T;

architecture default of acces_resistor_T is

    quantity Ra_T: resistance:=Rai;
    quantity power:real:=0.0;
    quantity v across i through Ra1 to Ra2;

begin

    Ra_T==Rai*(1.0+Kai1*(temp-T0)**2.0+Kai2*(temp-T0));
    v == i*Ra_T;
    power == abs(v*i);

    write_RA_file : process is
        variable power_t: real:=0.0;
        variable power_rec: real:=0.0;
        variable actual_time: real:=0.0;
        variable line_rec: line;
        file Ra_power_data:text open write_mode is "pa_vs_time.txt";

    begin
        loop
            write (line_rec,actual_time);
            write (line_rec,string'(", "));
            write (line_rec,power_rec);
            writeline (Ra_power_data,line_rec);
            power_t:=power'integ;
            wait for time_step;
        end loop;
    end process;
end architecture default;

```

```

        actual_time:=now;
        power_rec:=abs(power'integ-power_t)/time_step;
    end loop;

    end process write_RA_file;

end architecture default;

-----
library ieee;
library std;
library edulib;
use ieee.electrical_systems.all;
use IEEE.std_logic_1164.ALL;
use IEEE.math_real.all;
use IEEE.THERMAL_SYSTEMS.all;
use std.standard.all;
use std.textio.all;
use work.all;

entity bulk_resistor_T is

    generic (Rbi:real; Kbi1:real; Kbi2:real; T0:real; time_step:real);

    port (terminal Rb1,Rb2 : electrical; quantity temp : in temperature:=300.0);

end entity bulk_resistor_T;

architecture default of bulk_resistor_T is

    quantity Rb_T: resistance:=Rbi;
    quantity power: real:=0.0;
    quantity v across i through Rb1 to Rb2;

begin

    Rb_T==Rbi*(1.0+Kbi1*(temp-T0)**2.0+Kbi2*(temp-T0));
    v == i*Rb_T;
    power == abs(v*i);

    write_Pb_file : process is
        variable power_t: real:=0.0;
        variable power_rec: real:=0.0;
        variable actual_time: real:=0.0;
        variable line_rec: line;
        file Rb_power_data:text open write_mode is "pb_vs_time.txt";

    begin

        loop
            write (line_rec,actual_time);
            write (line_rec,string'(", "));
            write (line_rec,power_rec);
            writeline (Rb_power_data,line_rec);
            power_t:=power'integ;
            wait for time_step;
            actual_time:=now;
            power_rec:=abs(power'integ-power_t)/time_step;
        end loop;
    end process;
end architecture default;

```

```

        end process write_Pb_file;

end architecture default;

-----
library ieee;
library std;
library edulib;
use ieee.electrical_systems.all;
use IEEE.std_logic_1164.ALL;
use IEEE.math_real.all;
use IEEE.THERMAL_SYSTEMS.all;
use std.standard.all;
use std.textio.all;
use work.all;

entity gate_resistor_T is

    generic (Rgi:real; Kgi:real; T0:real);

    port (terminal Rg1,Rg2 : electrical; quantity temp: in temperature:=300.0);

end entity gate_resistor_T;

architecture default of gate_resistor_T is

    quantity Rg_T: resistance:=Rgi;
    quantity v across i through Rg1 to Rg2;

begin

    Rg_T == Rgi*(1.0+Kgi*(temp-T0));
    v == i*Rg_T;

end architecture default;

-----
library ieee;
library std;
library edulib;
use ieee.electrical_systems.all;
use IEEE.std_logic_1164.ALL;
use IEEE.math_real.all;
use IEEE.THERMAL_SYSTEMS.all;
use std.standard.all;
use std.textio.all;
use work.all;

entity source_resistor_T is

    generic (Rsi: real; Ksi:real; T0:real; time_step:real);
    port (terminal Rs1,Rs2: ELECTRICAL; quantity temp: in temperature:=300.0);

end entity source_resistor_T;

architecture default of source_resistor_T is

```

```

quantity Rs_T: resistance:=Rsi;
quantity power:real:=0.0;
quantity v across i through Rs1 to Rs2;

begin

Rs_T == Rsi*(1.0+Ksi*(temp-T0));
v == i*Rs_T;
power == abs(v*i);

write_SC_file: process is
    variable power_t: real:=0.0;
    variable power_rec: real:=0.0;
    variable actual_time: real:=0.0;
    variable line_rec: line;
    file W_power_data:text open write_mode is "pw_vs_time.txt";

    begin

        loop
            write (line_rec,actual_time);
            write (line_rec,string'(", "));
            write (line_rec,power_rec);
            writeline (W_power_data,line_rec);
            power_t:=power'integ;
            wait for time_step;
            actual_time:=now;
            power_rec:=abs(power'integ-power_t)/time_step;
        end loop;

    end process write_SC_file;

end architecture default;
-----
library ieee;
library std;
use ieee.electrical_systems.all;
use IEEE.std_logic_1164.ALL;
use IEEE.math_real.all;
use IEEE.THERMAL_SYSTEMS.all;
use std.standard.all;
use std.textio.all;
use work.all;

entity Source_courant_T is
    generic (Vti: real; Kpi: real ; Alpha_Kpi: real ; Gamma1_Vti: real ; Gamma2_Vti: real ;T0:real;
time_step:real);
    port (terminal D_SC,G_SC,S_SC: ELECTRICAL; quantity temp: in temperature:=300.0);

end entity Source_courant_T;

architecture default of Source_courant_T is

    quantity Kp_T: real:=Kpi;
    quantity Vt_T: real:=Vti;
    quantity power:real:=0.0;

```

```

quantity Vgs across Ig through G_SC to S_SC;
quantity Vds across Ids through D_SC to S_SC;

begin

Kp_T == Kpi*(1.0-Alpha_Kpi*(temp-T0));
Vt_T == Vti*(1.0-Gamma1_Vti*(temp-T0)**2.0+Gamma2_Vti*(temp-T0));

if Vgs <= Vt_T use

    Ids == 0.0;

elsif Vds <= Vgs-Vt_T use

    Ids == Kp_T*(Vgs-Vt_T-Vds/2.0)*Vds;

else

    Ids == (Kp_T/2.0)*(Vgs-Vt_T)**2;

end use;

Ig == 0.0;
power == abs(vds*ids);

write_SC_file: process is
    variable power_t: real:=0.0;
    variable power_rec: real:=0.0;
    variable actual_time: real:=0.0;
    variable line_rec: line;
    file SC_power_data:text open write_mode is "psc_vs_time.txt";

    begin

        loop
            write (line_rec,actual_time);
            write (line_rec,string!("{}",));
            write (line_rec,power_rec);
            writeline (SC_power_data,line_rec);
            power_t:=power'integ;
            wait for time_step;
            actual_time:=now;
            power_rec:=abs(power'integ-power_t)/time_step;
        end loop;

    end process write_SC_file;

end architecture default;

-----

library IEEE;
use IEEE.electrical_systems.all;

entity Recovery_resistor is

    generic (res : resistance);

```

```

port (terminal Rr1, Rr2 : electrical);
end entity Recovery_resistor;

architecture ideal of Recovery_resistor is
    quantity v across i through Rr1 to Rr2;
begin
    v == i*res;
end architecture ideal;

```

```

library IEEE;
use IEEE.electrical_systems.all;

entity Inductor is
    generic (ind : inductance);
    port (terminal Lr1, Lr2 : electrical);
end entity Inductor;

architecture ideal of Inductor is
    quantity v across i through Lr1 to Lr2;
begin
    v == ind * i'dot;
end architecture ideal;

```

```

library IEEE;
use IEEE.math_real.all;
use IEEE.electrical_systems.all;
use IEEE.THERMAL_SYSTEMS.all;
use std.standard.all;
use std.textio.all;
use IEEE.STD_LOGIC_1164.all;
use work.all;

entity Power_Diode is
    generic (Ron:resistance; Ron_T:real; Isat:current; Isat_T:real; Vt:voltage; Vt_T:real;
T0:temperature ;time_step:real);
    port (terminal Rds1, Rds2: electrical; quantity temp : in real);
end entity Power_Diode;

architecture ideal of Power_Diode is

```

```

quantity R_T: resistance :=Ron;
quantity I_T: current:=Isat;
quantity V_T: voltage:=Vt;
quantity power: real:=0.0;
quantity v across i through Rds1 to Rds2;

begin

R_T == Ron*(1.0+Ron_T*(temp-T0));
I_T == Isat*(1.0+Isat_T*(temp-T0));
V_T == Vt*(1.0+Vt_T*(temp-T0));

if v<V_T use

i == I_T*v;

else i == I_T*V_T +(v-V_T)/R_T;

end use;

power == abs(v*i);

write_file : process is
    variable power_t: real:=0.0;
    variable power_rec: real:=0.0;
    variable actual_time: real:=0.0;
    variable line_rec: line;
    file power_pd_data: text open write_mode is "pd_vs_time.txt";

begin

loop
write (line_rec,actual_time);
write (line_rec,string!("{}",));
write (line_rec,power_rec);
writeline (power_pd_data,line_rec);
power_t:=power'integ;
wait for time_step;
actual_time:=now;
power_rec:=abs(power'integ-power_t)/time_step;
end loop;
end process write_file;

end architecture ideal;

-----

library ieee;
use ieee.electrical_systems.all;
use IEEE.THERMAL_SYSTEMS.all;
use IEEE.std_logic_1164.ALL;
use std.standard.all;
use std.textio.all;
use IEEE.STD_LOGIC_1164.all;
use IEEE.math_real.all;
use work.all;

```

entity Recovery is

```
generic (K: real ; K_T: real ; T0:temperature ;time_step:real);
port (terminal A_R,Gn,Gp,K_R: ELECTRICAL; quantity temp : in real);
```

end entity Recovery;

architecture default of Recovery is

```
quantity KT: real:=K;
quantity power: real:=0.0;
quantity Vgr :voltage:=0.0;
quantity Vgn across Gn;
quantity Vgp across Gp;
quantity Vr across Ir through A_R to K_R;
```

begin

```
Vgr == Vgp-Vgn;
KT == K*(1.0+K_T*(temp-T0));
```

```
if Vgr >= 0.0 use
```

```
    Ir == 0.0;
```

```
else
```

```
    Ir == KT*Vgr;
```

```
end use;
```

```
power == abs(vr*ir);
```

```
write_file : process is
```

```
    variable power_t: real:=0.0;
    variable power_rec: real:=0.0;
    variable actual_time: real:=0.0;
    variable line_rec: line;
    file power_pr_data: text open write_mode is "pr_vs_time.txt";
```

```
    begin
```

```
        loop
            write (line_rec,actual_time);
            write (line_rec,string!("{}",));
            write (line_rec,power_rec);
            writeline (power_pr_data,line_rec);
            power_t:=power'integ;
            wait for time_step;
            actual_time:=now;
            power_rec:=abs(power'integ-power_t)/time_step;
        end loop;
```

```
    end process write_file;
```

end architecture default;

```

library IEEE;
library MGC_AMS;
library STD;
use IEEE.math_real.all;
use MGC_AMS.pwl_functions.all;
use MGC_AMS.conversion.all;
use std.standard.all;
use std.textio.all;
use IEEE.STD_LOGIC_1164.all;

entity T_from_file is
  generic (
    in_csv_format      : boolean := False; -- True if data is in "csv" format (comma separated
values),
                                -- False (default) if space or tab delimited data format
    time_column_number : integer := 1;    -- Column number in file for time values
    temperature_column_number : integer := 2; -- Column number in file for output voltage
values
    start_row_number   : integer := 1;    -- Starting row number for data in file
    end_row_number     : integer := -1); -- value (-1) tells the model to use all of the data pairs

  port (quantity T: out real);
end entity T_from_file;

architecture ideal of T_from_file is

  constant text_file_name : string := "data_T.txt"; -- File data.txt must be located in sim_adms
directory. -- in the file, from start_row_number to the end of file.

  signal break_time : real := 0.0;

  impure function get_data_pair_count (start_row, end_row : in integer) return integer is

    file input_data : text open read_mode is text_file_name;
    variable new_line : line;
    variable line_count : integer := 0;
    variable line_skip : integer := 1;

  begin

    assert end_row < 1 or end_row >= start_row
      report "end_row_number must be greater than or equal to start_row_number, or
end_row_number must be < 1"
      severity error;

    while line_skip < start_row loop
      readline(input_data, new_line);
      line_skip := line_skip + 1;
    end loop;

    while not endfile(input_data) loop
      readline(input_data, new_line);
      line_count := line_count + 1;
    end loop;

    if end_row < 1 or end_row - start_row + 1 > line_count then

```

```

        return line_count;
    else
        return end_row - start_row + 1;
    end if;

end function get_data_pair_count;

constant data_pair_count : integer := get_data_pair_count(start_row_number,
end_row_number);

impure function load_data (csv : in boolean;
        column_number : in integer;
        start_row : in integer;
        data_count : in integer) return real_vector is

file    input_data : text open read_mode is text_file_name;
variable new_line   : line;
variable rtn_val    : real_vector(0 to data_count-1);
variable temp_val   : real;
variable next_comma : character;
variable row_index  : integer := 0;
variable column_index : integer;
variable line_skip  : integer := 1;

begin

    while line_skip < start_row loop
        readline(input_data, new_line);
        line_skip := line_skip + 1;
    end loop;

    while not endfile(input_data) and row_index <= data_count - 1 loop
        readline(input_data, new_line);
        column_index := 1;

        while column_index < column_number loop
            read(new_line, temp_val);
            if csv then
                loop
                    read(new_line, next_comma);
                    if next_comma = ',' then
                        exit;
                    end if;
                end loop;
            end if;
            column_index := column_index + 1;
        end loop;

        read(new_line, rtn_val(row_index));
        row_index := row_index + 1;
    end loop;
    return rtn_val;
end function load_data;

constant tdata : real_vector(0 to data_pair_count - 1) := load_data(in_csv_format,
time_column_number, start_row_number, data_pair_count);
constant tempdata : real_vector(0 to data_pair_count - 1) := load_data(in_csv_format,
temperature_column_number, start_row_number, data_pair_count);

```

```

begin

-- Process to extract exact time points, used in break to force sharp corners
time_sync : process is
  variable count          : integer := 0;
begin
  wait until domain = time_domain;
  if tdata(0) > 0.0 then
    wait for real2time(tdata(0));
    break_time <= tdata(0);
  end if;
  while count < (data_pair_count - 1) loop
    wait for real2time((tdata(count + 1) - tdata(count)));
    break_time <= tdata(count + 1);
    count := count + 1;
  end loop;
  wait; -- forever
end process time_sync;

break on break_time; -- force analog time step

T == pwl_dim1_flat(NOW, tdata, tempdata);
end architecture ideal;

-----

library ieee;
library std;
library edulib;
use ieee.electrical_systems.all;
use IEEE.std_logic_1164.ALL;
use IEEE.math_real.all;
use IEEE.THERMAL_SYSTEMS.all;
use std.standard.all;
use std.textio.all;
use work.all;

entity MOS_CELL_T is

generic (Integration_time:real:=10.0e-6; Tref:real:=300.0;
  Ra:real:=1.09e-3; Ka1:real:=-4.29e-6; Ka2:real:=3.12e-3;
  Rb:real:=0.32e-3; Kb1:real:=-6.84e-6; Kb2:real:=4.97e-3;
  C_DG:real:=13.0e-9; M_DG:real:=0.5; vb_DG:real:=0.281;
  C_GS:real:=9.15e-9;
  C_DS: real:=10.51e-9; m_DS: real:=0.45; vb_DS: real:=0.54;
  Vt:real:=2.6; Kp:real:=325.0; Alpha_Kp:real:=5.6e-3; Gamma1_Vt:real:=2.8e-5;
Gamma2_Vt:real:=0.4e-4;
  Rg:real:=10.0; Kg:real:=15.0e-3;
  RS:real:=0.1e-3; Ks:real:=4.0e-3;
  RL:real:=0.2e-3;
  L:real:=0.1e-9;
  RD:resistance :=1.3e-3; K_RD:real :=1.0; Iss:current := 1.0e-12; K_Iss:real :=1.0 ;
  Vk:voltage := 0.7; K_Vk:real :=1.0;
  Kr: real := 6100.0; K_Kr: real := 1.0);

```

```

port(terminal D,G,S:ELECTRICAL);

end entity MOS_CELL_T;

architecture default of MOS_CELL_T is

terminal DI: ELECTRICAL;
terminal D_RI: ELECTRICAL;
terminal GI: ELECTRICAL;
terminal SI: ELECTRICAL;
terminal I1: ELECTRICAL;
quantity T:temperature:=300.0;
quantity temp:temperature:=300.0;

begin

temp == T;

R_A : entity WORK.acces_resistor_T(DEFAULT)
generic map (Rai => Ra, Kai1 => Ka1, Kai2 => Ka2, T0 => Tref, time_step =>
Integration_time)
port map ( RA1 => DI, RA2 => D_RI, temp=>temp);

R_B : entity WORK.BULK_RESISTOR_T(DEFAULT)
generic map (Rbi => Rb, Kbi1 => Kb1, Kbi2 => Kb2, T0 => Tref, time_step =>
Integration_time )
port map ( RB1 => D, RB2 => DI, temp=>temp);

CGD : entity WORK.NL_CAPA(DEFAULT)
generic map ( C => C_DG, M => M_DG, vb => Vb_DG )
port map ( P => DI, N => GI );

SC : entity WORK.SOURCE_COURANT_T(DEFAULT)
generic map (Vti => vt, Kpi => Kp, Alpha_Kpi => Alpha_Kp, Gamma1_Vti =>
Gamma1_Vt, Gamma2_Vti => Gamma2_Vt, T0 => Tref, time_step => Integration_time )
port map ( D_SC => D_RI, G_SC => GI, S_SC => SI, temp=>temp);

CGS : entity work.CAPA(DEFAULT)
generic map ( CAP => C_GS )
port map ( P1 => GI, P2 => SI );

R_G : entity WORK.gate_resistor_T(DEFAULT)
generic map ( Rgi => Rg ,Kgi=>Kg, T0 => Tref )
port map ( rg1 => G, rg2 => GI, temp=>temp);

R_S : entity WORK.source_resistor_T(DEFAULT)
generic map ( Rsi => Rs, Ksi=>Ks, T0 => Tref, time_step => Integration_time)
port map ( rs1 => SI, rs2 => S, temp=>temp);

CDS : entity WORK.NL_Capa(default)
generic map (C => C_DS, m => m_DS, vb =>vb_DS)
port map ( p => DI, n => SI);

I_R : entity WORK.Recovery(DEFAULT)
generic map ( K => Kr, K_T => K_Kr, T0 => Tref, time_step => Integration_time)
port map (A_R => SI, Gn => DI, Gp => I1, K_R => DI, temp=>T );

R_R : entity WORK.Recovery_resistor(IDEAL)

```

```
generic map (res => RL)
port map ( Rr1 => I1, Rr2 => DI);

L_R : entity WORK.Inductor(IDEAL)
generic map (ind => L )
port map ( Lr1 => I1, Lr2 => DI);

R_D : entity WORK.Power_Diode(IDEAL)
generic map ( Ron => RD, Ron_T => K_RD, Isat => Iss, Isat_T => K_Iss, Vt => Vk,
Vt_T => K_Vk, T0 => Tref, time_step => Integration_time )
port map ( Rds1 => SI, Rds2 => I1, temp=>T);

READ : entity WORK.T_from_file(ideal)
port map ( T=>T);
end architecture default;
```

Production scientifique

Revues internationales:

- [1] **T. Azoui**, P. Tounsi, et J.-M. Dorkel, « Innovative methodology to extract dynamic compact thermal models: Application to power devices », *Microelectronics Journal*, vol. 43, no. 9, p. 642-648, sept. 2012.
- [2] **T. Azoui**, P. Tounsi, P. Dupuy, L. Guillot, J. M. Dorkel, « 3D Electro-thermal modelling of bonding and metallization ageing effects for reliability improvement of power MOSFETs », *Microelectronics Reliability*, vol. 51, no. 9-11, p. 1943-1947, sept. 2011.
- [3] **T. Azoui**, P. Tounsi, G. Pasquet, J.-M. Reynes, E. Pomes, J.M. Dorkel, « Temperature sensing for power MOSFETs in short duration avalanche mode », *IEEE transactions on device and materials reliability*.
- [4] T. Azoui, P. Tounsi, G. Pasquet, J.M. Reynes, J.M. Dorkel, J.L. Massol, E. Pomès, Estimation of power MOSFET junction temperature during avalanche mode : Experimental tests and modeling, *Microelectronics Reliability*, 2013.
- [5] **T. Azoui**, E. Marcault, P. Tounsi, Ph. Dupuy, J.L. Massol, J.M. Dorkel, « Design optimization using FE modeling to improve the reliability of power MOSFET », submitted to *Semiconductor Science and Technology*.

Conférences internationales:

- [6] **T. Azoui**, E. Marcault, P. Tounsi, J.M. Massol, J.M. Dorkel, P. Dupuy, Electro-thermal modelling to quantify the electro-thermal impact of the solder joint delamination on power device assemblies, to be published in *Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE)*, 2013 14th International Conference on, 2013.
- [7] **T. Azoui**, P. Tounsi, E. Marcault, J.M. Dorkel, J.L. Massol, « Auto-adaptive Multi-heat sources and Multi-cooling Surfaces Dynamic Compact Thermal Model », *International Seminar on Power Semiconductors (ISPS 2012)*, Prague (République Tchèque), pp.155-161, 29-31 Août 2012.
- [8] **T. Azoui**, P. Tounsi, Ph. Dupuy, J.M. Dorkel, E. Marcault, « Numerical and experimental results correlation concerning power MOSFETs ageing », in *Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE)*, 2012 13th International Conference on, 2012, p. 1/4 -4/4.
- [9] **T. Azoui**, P. Tounsi, Ph. Dupuy, L. Guillot, J.M. Dorkel, « 3D Electro-thermal modelling of bonding and metallization ageing effects for reliability improvement of power MOSFETs », *European Symposium Reliability of Electron Devices Failure Physics and Analysis (ESREF 2011)*, Bordeaux (France), 3-7 Octobre 2011.
- [10] **T. Azoui**, P. Tounsi, J.M. Dorkel, « Studies on the error generated by dynamic compact thermal model », *Microtechnology and Thermal Problems in Electronics (MICROTHERM 2011)*, Lodz (Pologne), 28 Juin - 1 Juillet 2011.

- [11] **T. Azoui**, P. Tounsi, J.M. Dorkel, « Boundary condition independent multiple cooling surfaces transient compact thermal model », in Electronic System-Integration Technology Conference (ESTC), 2010 3rd, 2010, p. 1 -4.
- [12] E. Marcault, **T. Azoui**, P. Tounsi, M. Breil, A. Bourennane, P. Dupuy, « Impact of VDMOS source metallization ageing in 3D FEM wire lift off modeling », in Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE), 2011 12th International Conference on, 2011, p. 1/5 -5/5.
- [13] **Azoui, T.**; Tounsi, P.; Pasquet, G.; Dupuy, P.; Dorkel, J.M, Dynamic Compact Thermal Model for electrothermal modeling and design optimization of automotive power devices, Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE), 2011 12th International Conference on.
- [14] **T. Azoui**, P. Tounsi, et J.M. Dorkel, « Boundary condition independent multiple cooling surfaces transient compact thermal model », in *Electronic System-Integration Technology Conference (ESTC), 2010 3rd*, 2010, p. 1 -4.
- [15] **T. Azoui**, P. Tounsi, J.M. Dorkel, « Innovative methodology to extract dynamic compact thermal models: Application to power devices », in Thermal Investigations of ICs and Systems (THERMINIC), 2010 16th International Workshop on, 2010, p. 1 -5.
- [16] T. AZOUI, P. Tounsi, J.M. Dorkel, « Electro-thermo-mechanical finite element modeling to investigate the reliability of automotive MOSFET transistor », COMSOL Conference 2010, Paris (France), 17-19 Novembre, 2010.
- [17] **T. Azoui**, S. Verde, J.B. Sauveplane, P. Tounsi, « 3D Electro-Thermal Study for Reliability of Automotive Power Vertical MOSFET Using COMSOL Multiphysics », COMSOL Conference 2009, Milan (Italie), 14-16 Octobre 2009.

Conférences nationales:

- [18] [**T. Azoui**, «Modélisation électrothermique pour la maitrise de la fiabilité des composants de puissance », Journées Nationales du Réseau Doctoral en Microélectronique (JNRDM 2012), Marseille (France).
- [19] **T. Azoui**, P. Tounsi, Ph. Dupuy, J.M. Dorkel, Journées Nationales du Réseau Doctoral en Microélectronique (JNRDM 2011), Paris (France).
- [20] **T. Azoui**, P. Tounsi, J.M. Dorkel, «Développement de modèles thermiques compacts dynamiques », Electronique de Puissance du Futur (EPF 2010), Saint Nazaire (France), 2010.

Journée école doctorale:

- [21] **T. Azoui**, « Modélisation électrothermique pour la maitrise de la fiabilité des composants de puissance », journée de l'école doctorale GEET, Avril 2012.

Rapport de contrat:

- [22] **T. Azoui**, P. Tounsi, « Etat de l'art sur la modélisation électrothermique pour l'analyse des défaillances des composants de puissance ». Livrable L10.2. Lot C, contrat ANR FIDEA, avril 2011.

AUTEUR : Toufik AZOUI

DIRECTEURS DE THESE : Jean-Marie DORKEL et Patrick TOUNSI

TITRE : Approche polymorphe de la modélisation électrothermique pour la fiabilisation des dispositifs microélectroniques de puissance

RESUME

Le fort développement actuel des systèmes électroniques embarqués nous conduit à relever le défi de leur fiabilisation, ceci d'autant plus que des organes de sécurité sont souvent concernés et que ces systèmes opèrent dans des conditions environnementales difficiles avec une exigence de réduction de coût drastique. Ce qui caractérise le mieux l'évolution récente de ces systèmes électroniques embarqués c'est une forte intégration qui conduit à réduire leur encombrement et leur poids tout en augmentant la puissance électrique convertie. Il en résulte automatiquement une augmentation de la densité de puissance dissipée et l'étude de leur comportement électrothermique prend, dans ces conditions, une importance fondamentale. Le présent travail concerne le développement d'outils précis de modélisation électrothermique qui permettent d'appréhender l'impact de la technologie choisie (conception, connectiques, matériaux ...) sur les phénomènes causés par les défauts qui apparaissent avec le vieillissement. Des règles de robustesse spécifiques à chaque technologie pourront être édictées à l'aide de simulations 3D distribuées présentées dans le mémoire. Dans un premier temps la modélisation électrothermique compacte a été abordée. Ensuite, en se limitant aux modules MOS de puissance, une première classe de problèmes caractérisée par l'absence de commutation peut être traitée en ayant recours à une modélisation électrothermique par éléments finis qui considère que le composant est constitué par un ensemble de zones de résistivités électriques et de conductivités thermiques différentes. Une tentative a été faite en vue d'étendre l'étude électrothermique aux classes de problèmes mettant en œuvre des MOS de puissance fonctionnant en régime de commutation. Le modèle électrique distribué doit alors être capable de calculer et de répartir les pertes totales (état passant, état bloqué et commutation) pour un régime de commutation rapide. Enfin, un soin particulier a été accordé à l'étude du fonctionnement en avalanche, une méthode basée sur l'expérimentation et l'utilisation d'un modèle électrothermique simple afin d'estimer la température de jonction d'un MOSFET de puissance lors de son fonctionnement en régime d'avalanche de courte durée a été développée. Pour conclure, on a démontré qu'il n'existe pas une réponse unique en termes de modélisation électrothermique et que chaque méthode vise à résoudre une classe spécifique de problèmes.

MOTS CLES :

Fiabilité, électrothermique, modélisation distribuée, MOSFET, régime d'avalanche.

TITLE : Polymorph approach of the electro-thermal modeling to improve the reliability of microelectronic power devices

ABSTRACT

The strong current development of embedded electronic systems leads us to the challenge of their reliability, all the more so as the security organs are often involved and that these systems operate in harsh environmental conditions with a requirement to reduce cost drastically. What best characterizes the recent evolution of the embedded electronic systems is a strong integration that leads to reduce their size and weight while increasing the electrical power converted. This automatically increases the power density dissipated and so the study of their electro-thermal behavior becomes of fundamental importance. The present work concerns the development of specific tools that allow electro-thermal modeling to understand the impact of the chosen technology (design, connections, materials ...) on the phenomena caused by defects that occur with ageing. Robustness rules specific to each technology may be adopted using 3D simulations presented in the report. At first, compact electro-thermal modeling was discussed. Second, considering power MOS modules which operate in a non-switching mode, a first class of problems can be treated by using a finite element electro-thermal modeling that assumes that the components act as a set of zones whose electrical and thermal conductivities are different. An attempt was made to extend the electro-thermal study to classes of problems where power MOSFETs are switching. Distributed electrical models must then be able to calculate and allocate total losses (on-state, off-state and switching) for a fast switching rate. Finally, particular attention has been given to the study of avalanche mode operation; a method based on experimentation and the use of a simple electro-thermal model to estimate the junction temperature of a power MOSFET when operating in short duration avalanche mode has been developed. To conclude, we have demonstrated that there is no single answer in terms of electro-thermal modeling and each method developed aims to solve a specific class of problems.

KEY WORDS

Reliability, electro-thermal, distributed modeling, MOSFET, avalanche mode.