



**HAL**  
open science

# Manipulation et adressage grande échelle de nanofils semiconducteurs pour la réalisation de nanosystèmes

**Innovants**

Maéva Collet

► **To cite this version:**

Maéva Collet. Manipulation et adressage grande échelle de nanofils semiconducteurs pour la réalisation de nanosystèmes Innovants. Micro et nanotechnologies/Microélectronique. Université Paul Sabatier - Toulouse III, 2013. Français. NNT: . tel-00956661

**HAL Id: tel-00956661**

**<https://theses.hal.science/tel-00956661v1>**

Submitted on 7 Mar 2014

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



Université  
de Toulouse

# THÈSE

En vue de l'obtention du

## DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par :

Université Toulouse 3 Paul Sabatier (UT3 Paul Sabatier)

---

**Présentée et soutenue par :**

**Maéva COLLET**

Le Jeudi 19 décembre 2013

**Titre :**

Manipulation et Adressage grande échelle de Nanofils Semiconducteurs pour  
la réalisation de Nanosystèmes Innovants

---

ED GEET : Micro et Nanosystèmes

**Unité de recherche :**

LAAS - CNRS

**Directeur(s) de Thèse :**

LARRIEU Guilhem  
CRISTIANO Filadelfo

**Rapporteurs :**

BARON Thierry  
HARMAND Jean-Christophe

**Autre(s) membre(s) du jury :**

CLEMENT Nicolas  
PAILLARD Vincent



*"An expert is a person who has made all the mistakes  
that can be made in a very narrow field"*

**Niels Bohr**





# Remerciements

---

Toi , lecteur anonyme, étudiant en thèse sûrement, tu cherches des réponses à tes questions et tu penses pouvoir les trouver dans ce manuscrit, mais tu commences par lire les remerciements... Tu lis ces remerciements même si tu sais très bien que tu as très peu de chance d'être remercié... Tu les lis sûrement parce que tu te demandes comment trois années de manips, de galères, de doutes peuvent finir par un manuscrit, une soutenance et un diplôme... Voilà comment cela se passe...

Prends un laboratoire d'accueil, une équipe de recherche, un directeur de thèse et un sujet de recherche. Après quelques temps, cela se transforme en :

- le LAAS et mon équipe Matériaux pour la nanoélectronique, dirigée par Fuccio Cristiano, merci pour votre accueil et tous les moyens mis à notre disposition pour mener à bien nos travaux,
- un vrai sujet, découvert pour ma part après 1 an de thèse, pluridisciplinaire et appliqué, tout ce qu'il me fallait !
- un directeur de thèse ultra impliqué, Guilhem Larrieu, sans lequel tout cela n'aurait jamais vu le jour. Guilhem, je te remercie pour la confiance que tu m'as témoignée, pour ta clairvoyance et ton expertise sur tous les sujets abordés dans ces travaux, et pour ton soutien infailible même après mon départ du laboratoire pour finir le manuscrit et la soutenance. 2 mois après la soutenance, je n'en reviens toujours pas... Je suis très fière de notre travail, merci pour tout.
- tous les membres de mon jury de thèse qui m'ont fait l'honneur de juger mes travaux, malgré leurs emplois du temps extrêmement chargés,
- une pensée toute particulière pour Sven Salomon et Florent Seichepine, qui m'ont adoptée et transmis leur passion de la recherche. Nous étions un beau trinôme je pense, le résultat est là, avec 3 thèses qui se complètent et qui montrent que la recherche, c'est avant tout du travail d'équipe, de la bonne humeur et un soupçon de persévérance,
- des chercheurs et enseignants-chercheurs croisés au cours de ces années et plus particulièrement Emmanuel Scheid, Liviu Nicu, Thierry Leichlé, Henri Camon, Alain Cazarré, Jérôme Launay... des personnels du laboratoire, Christian, Eric, Brigitte qui rendent les choses plus simples au quotidien,
- des ingénieurs et techniciens qui m'ont formée et encadrée en salle blanche. Merci à vous tous, pour votre gentillesse, votre ouverture d'esprit, vos compétences. Merci Laurent, Franck, Benjamin, Adrian, Boubou, David, Pierre-François, Jean-Baptiste, Ludo, Sébastien, Christina, Fabien, Hugues, Monique, Véronique, Monique et Christine, enfin bref, le service

---

TEAM au grand complet.

- mes amis : Mimosz, Jo, Steph, Jonjohn alias Superman, Sven, Florent ou plutôt Frisouille, Chouki, Lamine, Teddy, P'tit bébé, nous avons fait une sacrée équipe! Youness, Fares, Vladimir, Naiara ma padawane brésilienne qui a continué mon travail, Julie ma copine de formation (on se souviendra toujours du "méditez là-dessus" !), et pour les petits jeunes qui nous ont succédé : Aliko, Pattamon et Denis. Pour Céline, ma Cricri, merci pour tout et un coucou à mes amis de toujours qui se reconnaîtront,
- mes collègues de l'Université de Toulon qui m'ont supportée pendant la rédaction et la préparation de la soutenance!
- ma famille, qui a vécu une aventure elle aussi à travers ces années de thèse, merci de m'avoir soutenue surtout quand ça devenait compliqué. Et oui, promis, je transmets l'idée des nanopulls à base de nanofils!
- mon homme, David, qui a été plus fort que ma fatigue et mes doutes. We did it!
- enfin, à toi, lecteur anonyme, je te cite finalement! Un conseil : apprends, expérimente, discute autour de toi, et retire en le maximum pour pouvoir écrire toi aussi ta propre page de remerciements!

# Table des matières

---

<b>Table des matières</b>	<b>3</b>
<b>1 Intégration de nanofils dans les technologies CMOS</b>	<b>9</b>
1 Positionnement de l'étude	9
1.1 Contexte microélectronique	10
1.2 Convergence des technologies du futur	13
2 Les nanofils : briques de base de l'électronique du futur ?	15
2.1 Intérêt nanofils	15
2.2 Applications envisageables	17
2.3 Fabrication : top-down ou bottom-up	23
2.4 Intégration verticale ou horizontale	26
2.5 Intérêt de l'approche bottom-up	27
3 Nécessité de développer un procédé d'assemblage générique	35
3.1 Inconvénients lithographie électronique et adressage FIB	35
3.2 Auto-assemblage ou assemblage dirigé	37
3.3 Description des différentes techniques d'assemblage de nanofils	38
3.4 Comparaison de ces différentes techniques	46
4 Présentation des axes de recherche	49
4.1 La DEP au cœur de notre étude pour assembler les nanofils à grande échelle	49
4.2 Caractérisation et réalisation de nanosystèmes	49
4.3 Objectifs	49
<b>2 Assemblage dirigé de nanofils semiconducteurs</b>	<b>51</b>
1 Choix de l'actuation : la diélectrophorèse	52
1.1 Principe	52
1.2 DEP appliquée aux nanofils : existence d'axes préférentiels	54
2 Ce qui existe	56
2.1 Etat de l'art diélectrophorèse	56
2.2 Limitations	57
2.3 Vers un assemblage hybride par couplage de la DEP avec assemblage dirigé	58
3 Développement de la plateforme DEP	58
3.1 Prototypage des électrodes de DEP	59

3.2	Intérêt d'isoler les électrodes de DEP et les nanofils	61
3.3	Procédés technologiques	61
3.4	Vers un assemblage hybride	70
4	Assemblage capillaire	71
4.1	Principe	71
4.2	Techniques expérimentales	72
4.3	Résultats assemblage capillaire seul	73
5	Couplage diélectrophorèse et assemblage capillaire	74
5.1	Description de la technique proposée	74
5.2	Résultats obtenus	74
5.3	Paramètres expérimentaux	76
5.4	Alignement dépendant des propriétés des nanofils étudiés	79
5.5	Bilan	84
6	Pour aller plus loin	84
6.1	Formation de croix ou crossbar	84
6.2	Alignement nanotubes de carbone	85
6.3	Le report sur substrat hôte	87
7	Conclusion	88
7.1	Preuve de l'alignement à grande échelle de nanofils	88
7.2	Post-processing indépendant des électrodes de DEP sous-jacentes	88
7.3	Plateforme générique pour caractérisation et applications	89
<b>3</b>	<b>Réalisation et caractérisation de nanosystèmes à base de nanofils semiconducteurs</b>	<b>91</b>
1	Résistance d'accès sur nanofils	92
1.1	Problématique du contact électrique sur semiconducteur	92
1.2	Enjeu sur nanofil semiconducteur	97
1.3	Injection efficace de porteurs dans un nanofil	99
1.4	Cadre d'étude	101
1.5	Protocole d'adressage électrique sur nanofil semiconducteur	103
1.6	Qualité des contacts électriques	110
1.7	Conclusion	117
2	Dispositifs fonctionnels	117
2.1	Transistor	118
2.2	Capteurs	128
2.3	Conclusion	138
<b>4</b>	<b>Conclusion et Perspectives</b>	<b>141</b>
1	Conclusion	141
2	Perspectives	142
2.1	Intégration hétérogène ou sur substrat souple	142

2.2	Intégration complexe . . . . .	142
2.3	Plateforme de caractérisation versatile . . . . .	143



# Introduction

---

Le domaine de la microélectronique connaît aujourd'hui un tournant technologique majeur avec l'essor des nanotechnologies. Ce terme très à la mode depuis quelques années cache en réalité une mutation profonde dépassant la traditionnelle course à la miniaturisation des dispositifs qui nous entourent. Des nanoparticules intégrées dans les crèmes cosmétiques jusqu'aux nano-capteurs pour des diagnostics précoces, les nanotechnologies font d'ores et déjà partie de notre quotidien mais elles mettent la communauté scientifique au défi de les comprendre et les exploiter au mieux pour développer des applications toujours plus prometteuses et innovantes. Atteindre la dimension du nanomètre, soit  $10^{-9}$  mètre, permet d'entrevoir des problématiques interdisciplinaires faisant interagir électronique, biologie et chimie par exemple. Ainsi, des structures nanométriques, les nanofils semiconducteurs, suscitent l'intérêt de par leur réduction de taille et leur augmentation du rapport surface sur volume permettant d'envisager des modifications de comportement par rapport au matériau massif. Ceci pourrait être exploité bien évidemment en microélectronique dans la lignée de la loi de Moore; les nanofils offrent en effet des avantages en termes d'intégration et de compatibilité avec la nanoélectronique conventionnelle. Par ailleurs, ces nanostructures ouvrent des voies prometteuses vers des applications très diverses, aussi bien en optoélectronique que pour la fabrication de nano-capteurs biologiques. Ces nanofils peuvent être synthétisés "atome par atome" par une approche dite ascendante (ou Bottom-Up). L'intérêt de cette approche est qu'elle présente un fort potentiel industriel grâce notamment à sa simplicité (apparente?) de mise en oeuvre et au faible coût engendré si l'on compare à des procédés standards de structuration de la matière par voie descendante (ou Top-Down). Cependant, une croissance de nanofils permettant de localiser directement ces structures à grande échelle est un frein au développement de ces nouvelles architectures. Une approche grande échelle et faible coût consiste à réaliser la croissance puis à positionner exactement les nanostructures à des endroits définis et ce sur tout type de substrat (substrat souple ou transparent par exemple).

Dans cette optique, une question d'importance se pose : comment manipuler ces nanostructures et les arranger de façon à créer un dispositif fonctionnel?

Dans ce contexte, nous présentons dans un premier temps un tableau du domaine de la microélectronique à l'heure où la loi de Moore est remise en question avant de faire une synthèse des différentes techniques à l'étude pour manipuler des nanofils. Tout le challenge est donc de pouvoir les adresser de façon très précise.

Pour répondre à cette attente, nous exposons dans le chapitre 2 de ce manuscrit un procédé



inédit d'adressage à grande échelle couplant le phénomène d'attraction dû à la diélectrophorèse et l'assemblage capillaire. Les nanofils vont en effet pouvoir se polariser s'ils sont soumis à un champ électrique, être attirés dans les zones de champ fort que nous avons prédéfinies, et enfin l'assemblage capillaire nous assure un alignement supplémentaire ainsi qu'un contrôle précis du séchage du liquide dans lequel sont suspendus les nanofils. Ainsi, nous pouvons localiser les nanofils à des endroits très précis avec des rendements largement supérieurs à ceux présentés dans l'état de l'art. Nous pouvons ensuite les adresser électriquement par des procédés standards de microélectronique. Cette approche est d'autant plus intéressante qu'elle s'adapte à différents matériaux, comme le silicium ou l'arséniure d'indium, candidats prometteurs pour l'électronique de demain, mais on envisage également de prouver toutes les potentialités de cette technique en réalisant un dispositif sur substrat souple. Cette méthode générique est donc envisageable dans l'industrie et ouvre la voie vers des applications de type capteurs biologiques grâce à une fonctionnalisation spécifique des nanofils par des anticorps par exemple.

Enfin, nous mettrons à profit la méthode d'alignement développée pour intégrer des nanofils dans des dispositifs fonctionnels présentés dans le dernier chapitre. Cette intégration soulève le problème de l'adressage électrique des nanofils qui diffère de celui du matériau massif. Ainsi, un procédé de siliciuration au niveau des contacts électriques a été développé afin d'obtenir des contacts électriques sur nanofils de silicium et d'arséniure d'indium. Il est alors nécessaire de faire la distinction entre la résistance apparente directement extraite à température ambiante, la résistance effective du nanofil et la résistance des contacts pouvant intervenir également. Une fois cette question adressée, il est possible de fabriquer des dispositifs à base de nanofils. La première démonstration de dispositif fonctionnel est l'implémentation de transistors à nanofils. Les caractéristiques électriques de ces transistors à base de nanofils seront donc analysées, avec une implémentation d'une grille en face arrière ou semi-entourante. Ces études sont capitales pour permettre l'intégration à grande échelle des nanofils dans des dispositifs microélectroniques. La dernière application démontrée exploite le grand rapport surface sur volume des nanofils pour mettre en œuvre des capteurs, tout d'abord de luminosité, puis d'humidité, et enfin de gaz. Les nanofils semiconducteurs présentent en effet la potentialité d'une forte sensibilité en détection, car la déplétion ou l'accumulation des porteurs de charge causées par les changements d'états de surface peut affecter les propriétés électroniques de ces nanofils. Cela est dû au fait que les atomes de surface sont prédominants dans les nanofils. Des nanofils de silicium, d'arséniure d'indium et d'oxyde de zinc sont donc alignés par diélectrophorèse couplée à l'assemblage capillaire, puis adressés électriquement et leur réponse à des stimuli de l'environnement les entourant est examinée. Ces prototypes de capteurs font donc la synthèse des travaux menés au cours de ces travaux de thèse et illustrent toutes les possibilités offertes par cette méthode d'intégration de nanofils semiconducteurs.

## Intégration de nanofils dans les technologies CMOS

---

*Un grand défi technologique s'impose aujourd'hui aux industriels de la microélectronique pour la recherche de dispositifs aux performances toujours accrues. Ainsi, les transistors, véritables briques de base de toute l'électronique, tendent actuellement vers des dimensions critiques de l'ordre du nanomètre. Elaborer des dispositifs de cette dimension, les manipuler et les caractériser ne peut reposer uniquement sur les acquis actuels mais requiert l'avènement de nouvelles architectures. En effet, les développements et les équipements nécessaires à cette course à la miniaturisation dans la lignée de ce qui était fait jusqu'à aujourd'hui engendrent un coût sans cesse grandissant des procédés ainsi que des performances affectées par cette réduction de taille extrême. Dans ce contexte, nous mettrons en évidence l'intérêt que revêt l'étude de structures quasi-unidimensionnelles, les nanofils semiconducteurs. Nous verrons ensuite quelles sont les applications qui les rendent si attractifs. Enfin, nous dégagerons les enjeux spécifiques à ces nanostructures comme leur intégration et leur caractérisation, problématiques au cœur des travaux menés au cours de cette thèse.*

### 1 Positionnement de l'étude

Les dimensions caractéristiques visées exigent aujourd'hui une maîtrise accrue de l'ensemble des procédés technologiques mais aussi des matériaux impliqués dans la fabrication des circuits intégrés. Cette évolution des performances ainsi que les solutions technologiques mises en place pour chaque nouvelle génération de circuits marquent des nœuds technologiques fixés par une feuille de route publiée par l'ITRS (International Technology Roadmap for Semiconductors). Ces dernières années, la miniaturisation des composants élémentaires a constitué l'une des pierres angulaires des progrès qui a permis d'accroître considérablement la densité d'intégration des circuits fonctionnels ainsi que leurs performances en terme de rapidité et de complexité. Cependant, le coût associé à cet effort de miniaturisation et le comportement des transistors

qui s'en trouve affecté poussent les industriels à imaginer d'autres solutions pour arriver des dispositifs toujours plus performants.

## 1.1 Contexte microélectronique

Ainsi, ces dernières années, l'ITRS a inclus de nouvelles thématiques dans la carte de route d'évolution de la microélectronique pour aller au-delà de la loi de Moore. La microélectronique de demain ne sera pas seulement centrée sur des transistors CMOS plus miniaturisés dans la lignée de la loi de Moore, avec une thématique dénommée "More Moore", mais intégrera également un certain nombre de nouvelles fonctionnalités, regroupées dans les thèmes du "More than Moore" qui pourraient à leur tour être intégrées avec des fonctions CMOS basées sur des architectures innovantes ou "Beyond CMOS". Ces nouvelles perspectives sont schématisées sur la figure 1.1 autour de la ligne directrice "More Moore".

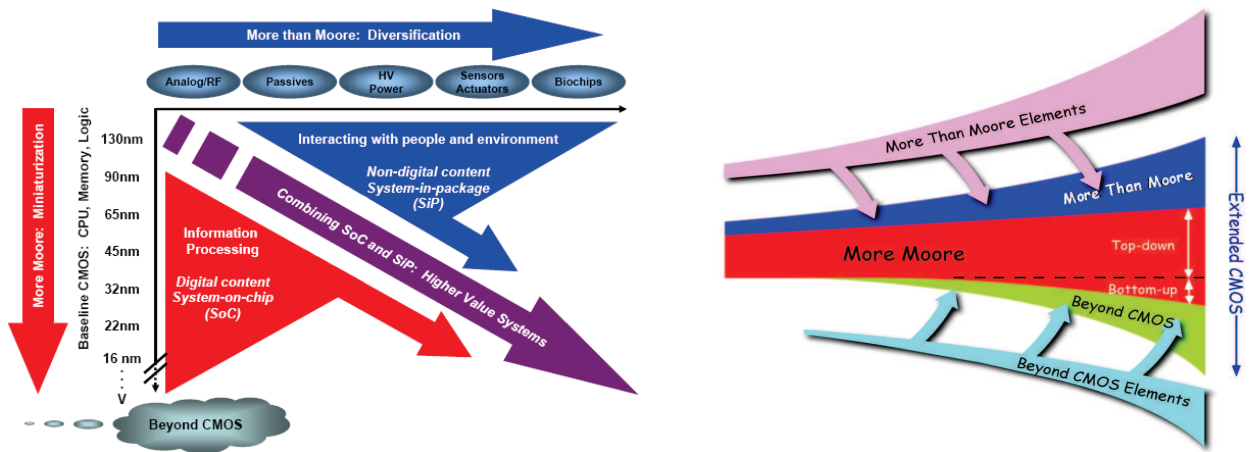


FIGURE 1.1 – Nouveau paradigme de la microélectronique [1] avec les nouvelles perspectives développées autour du "More Moore"

Nous précisons par la suite les contenus des différentes catégories qui composent le nouveau visage du domaine de l'électronique de demain.

### 1.1.1 "More Moore"

L'objectif principal du "More Moore" est d'améliorer les performances des composants électroniques en terme de vitesse d'opération et de maximiser leur densité d'intégration sur une puce tout en minimisant leur consommation électrique. Cette problématique repose donc sur l'amélioration de la brique de base de l'électronique, à savoir le transistor MOS dont le schéma est donné en figure 1.2.

Le principe de base d'un transistor est d'offrir une résistance variable entre source et drain séparés d'une longueur dite de grille  $L_g$  grâce à une modulation exercée par l'électrode de grille par un contrôle électrostatique au travers l'épaisseur d'oxyde de grille  $e_{ox}$ .

La loi de Moore [3] prévoit que le nombre de transistors par puce double tous les 2 ans. Cette évolution est rendue possible par les développements graduels faits par les industriels dans les

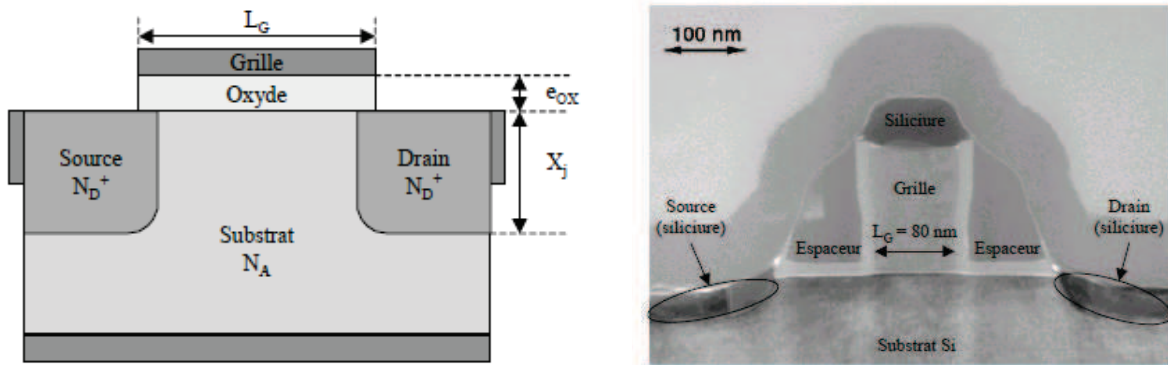


FIGURE 1.2 – Représentation schématique d’un transistor MOSFET “Normally Off” et vue en microscopie électronique à transmission (TEM) d’un transistor MOS de 80 nm de longueur de grille [2]

réductions d’échelle. Ainsi miniaturiser permet d’augmenter la densité d’intégration et donc de réduire les coûts de fabrication par puce tout en gagnant en vitesse de fonctionnement des circuits. La figure 1.3 montre l’évolution des générations de transistors d’Intel entre 2003 et 2011 avec une longueur de canal qui passe de 90 nanomètres à 22 nanomètres en l’espace de 8 ans.

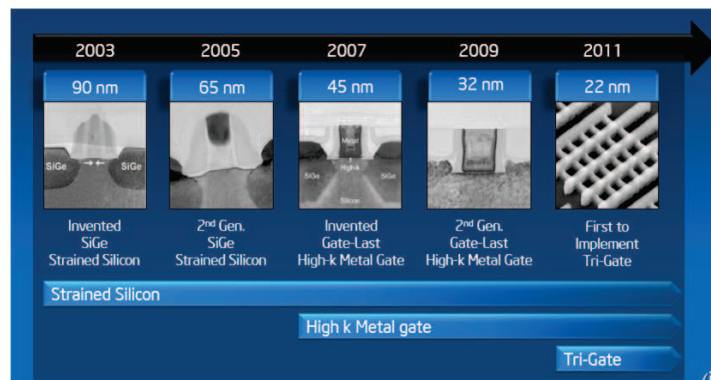


FIGURE 1.3 – Diminution continue des dimensions du canal des transistors MOS d’Intel au cours des 10 dernières années [4]

Un des critères qui permet simplement d’imager la course à la miniaturisation est le rapport  $I_{on}/I_{off}$ . On cherche à augmenter le courant de commande  $I_{on}$  pour augmenter la vitesse de commutation ( $\tau = \frac{CU}{I}$ ) tout en maîtrisant la consommation notamment en veille ( $I_{off}$ ).

Cette réduction de taille extrême engendre des challenges technologiques et physiques à adresser :

- Dimensions critiques : difficulté de définir les structures et apparition de dispersions de plus en plus grandes qui se répercutent sur une dispersion des caractéristiques électriques des composants
- Effets parasites dans le fonctionnement électrique : parmi les plus problématiques pour un transistor MOSFET, on retrouve l’effet de canal court (“Short Channel Effect” ou SCE). Avec la

diminution de la longueur de grille, la longueur du canal de conduction peut approcher des largeurs de déplétion de la source et du drain. Les porteurs ne circulent alors plus librement dans le canal. Ce phénomène de canal court se traduit par une diminution de la tension de seuil. Cet effet est amplifié lorsque la polarisation du drain augmente. On parle alors d'effet de drain ("Drain Induced Barrier Lowering" ou DIBL) qui se traduit par un abaissement supplémentaire de la tension de seuil. Ces effets conduisent à une augmentation du courant de fuite  $I_{off}$  ainsi qu'à des problèmes d'ajustement des tensions de fonctionnement.

- Puissance critique : c'est le principal frein à l'augmentation des performances car la tension d'alimentation n'est plus miniaturisable de concert avec l'augmentation du courant. La puissance dissipée est telle qu'elle atteint presque  $100W/cm^2$ , barrière au-dessus de laquelle l'intégrité des dispositifs est atteinte.

La miniaturisation à l'extrême engendre donc des effets parasites dont il va falloir minimiser l'influence.

Dans la lignée de la loi de Moore, les transistors CMOS les plus avancés seront au cœur des dispositifs multifonctionnels de demain. Des performances accrues des circuits et leur réduction énergétique peuvent être atteintes par des architectures innovantes en jouant sur différents leviers comme leur géométrie, la miniaturisation, leur agencement (design) en circuit complexe moins énergivore... Ils seront toujours acteurs des fonctions de calcul et de mémoire des dispositifs de demain mais seront associés à d'autres fonctionnalités présentées ci-après.

### 1.1.2 Nouvelles architectures au-delà du CMOS : "Beyond CMOS"

L'architecture-même du CMOS planaire sur Silicium est remise en question avec les dernières avancées technologiques. Ainsi, en mai 2011, Intel a annoncé l'avènement des transistors multi-grilles présentés en figure 1.4.

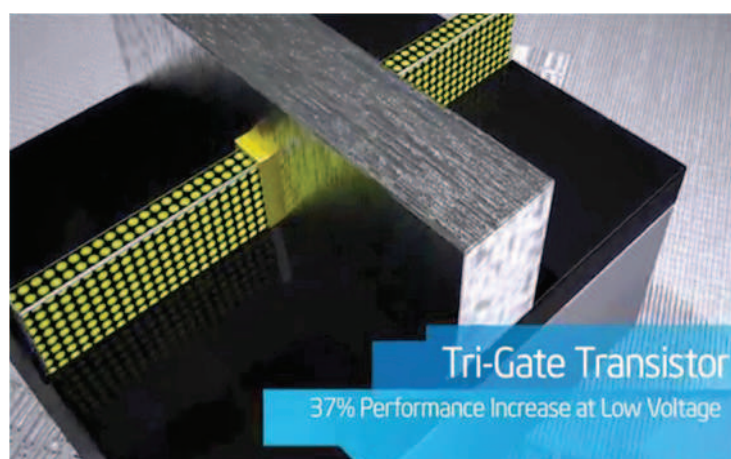


FIGURE 1.4 – Tri-gate d'Intel présenté en mai 2011 [4]

L'apport des nanotechnologies comme les nanofils, le graphène ou l'électronique de spin permet donc d'imaginer des architectures alternatives "Beyond CMOS" pour transporter les informations.

### 1.1.3 “More than Moore” ou l'intégration de plusieurs fonctions sur une même puce

Ce thème permet de faire le lien entre l'électronique et les autres disciplines nécessaires pour faire des dispositifs complets comme la mécanique, la fluide, l'acoustique, l'optique ou la biologie. En parallèle de la miniaturisation, l'idée est d'ajouter au CMOS conventionnel des fonctions additionnelles. Ainsi, bénéficiant de l'évolution des procédés technologiques en microélectronique, de nouvelles fonctionnalités non digitales sont réalisables comme :

- utilisation des radio-fréquences pour doter les dispositifs de moyens de communication qui leur sont propres,
- capteurs,
- conversion opto-électronique,
- alimentations intégrées pour des composants autonomes en énergie,
- composants haute tension,

Par exemple, en associant un microprocesseur traitant l'information à des dispositifs de type capteurs sensibles à leur environnement, on crée ce qu'on appelle un micro-système électromécanique ou MEMS (“Micro Electro Mechanical System”). Ce domaine des microsystèmes est en plein essor et se voit même rattrapé par le domaine des NEMS ou nano-systèmes électromécaniques résultant du paradigme de la miniaturisation.

Ainsi, l'industrie du semiconducteur se diversifie pour ajouter aux CMOS classiques des fonctionnalités de capteurs, de MEMS, de NEMS... De nouvelles filières vont être dictées par des applications très diversifiées et vont se juxtaposer à la filière silicium classique.

## 1.2 Convergence des technologies du futur

### 1.2.1 De l'intégration homogène à l'intégration hétérogène

Une des alternatives les plus semblables à la miniaturisation serait donc de combiner la technologie CMOS avec des technologies dérivées sur une seule et même puce. Ainsi, les composants de demain pourraient à la fois calculer, capter, mémoriser et transmettre des données. L'idée est de rester en composants miniaturisés et de favoriser une intégration hétérogène en combinant ces différentes technologies. Deux types d'approche, synthétisées sur la figure 1.5 [5], sont à l'étude :

- une approche monolithique dite “System on Chip” (SoC) dans laquelle toutes les technologies sont réalisées sur le même substrat via le même procédé,
- une approche hybride dénommée “System in Package” (SiP) jouant sur la flexibilité d'interconnexion entre différents substrats contenant différentes fonctionnalités.

L'intégration pourrait se faire en partageant spatialement en trois dimensions ces différentes fonctions par l'exploitation des différents espaces disponibles dans un circuit. Ainsi, les fonctions purement digitales relevant de la loi de Moore continueraient d'occuper la zone active appelée front-end représentée sur la figure 1.6. Toute la zone au-dessus du front-end est appelée le back-end et contient classiquement toutes les interconnexions métalliques. Ces interconnexions



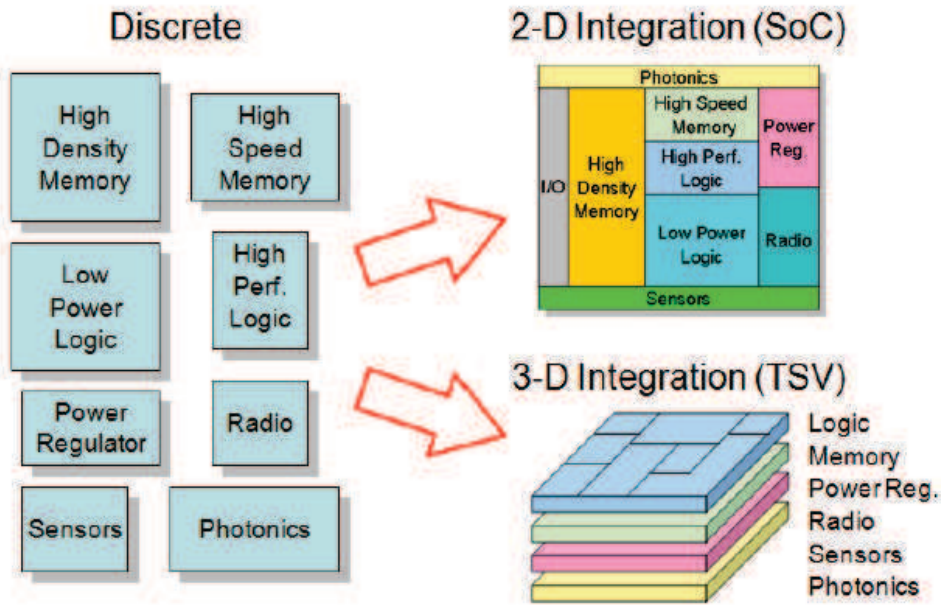


FIGURE 1.5 – Intégration homogène planaire et intégration hétérogène 3D de plusieurs fonctionnalités sur une même puce [5]

sont des lignes conductrices métalliques séparées par des matériaux isolants. Les processeurs de dernière génération sont constitués de sept niveaux d'interconnexions. Les règles de process dans cette zone, dite froide, sont dictées par le front-end : afin de ne pas en modifier les caractéristiques, des procédés basse température doivent être employés. La place disponible dans le back-end serait alors utilisée pour y intégrer des composants analogiques, des capteurs, des MEMS comme illustré sur la figure 1.6.

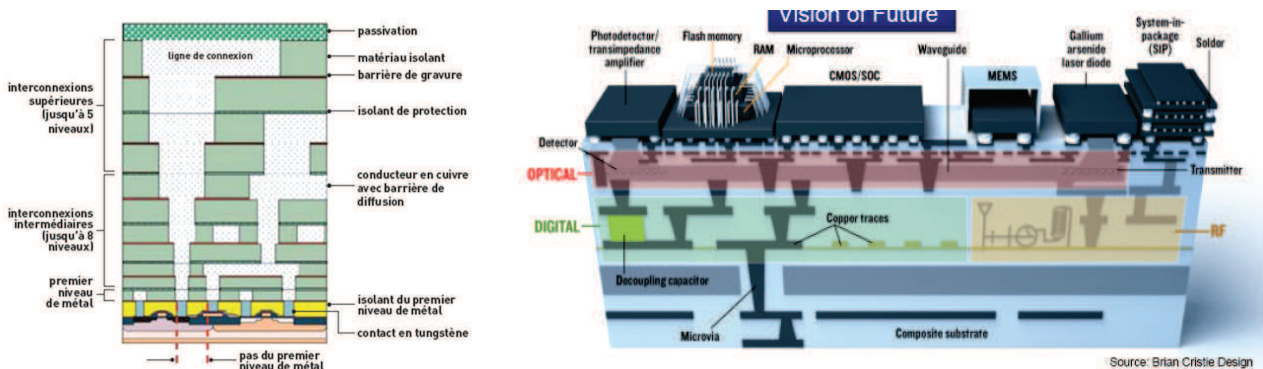


FIGURE 1.6 – Représentation schématique du back-end [6] et utilisation potentielle avec intégration de différentes fonctionnalités [7]

### 1.2.2 Perspectives

Pour mener à bien cette intégration, il faut imaginer pouvoir reporter des dispositifs avec une bonne qualité de matériau permettant d'atteindre les performances visées. Jusque-là, cela

était réalisé via un procédé “Thin-Film Transistor” (TFT) ou procédé pour transistor en couches minces. Cependant, les matériaux utilisés dans ce cas-là restaient des matériaux polycristallins aux performances dégradées. Afin de répondre au double enjeu d’allier performances et miniaturisation, les structures unidimensionnelles comme les nanofils peuvent apporter dans ce contexte des propriétés très intéressantes de par :

- leur structure mono-cristalline,
- l’utilisation de matériau haute mobilité,
- et de pouvoir tirer parti d’une structure unidimensionnelle par exemple avec une grille entourante permettant un excellent contrôle électrostatique du canal d’un transistor ou bien grâce à son grand rapport surface sur volume permettant la détection ultrasensible.

Nous allons dans la partie qui suit nous attacher à ces nanofils qui semblent pouvoir répondre aux attentes de l’électronique de demain.

## 2 Les nanofils : briques de base de l'électronique du futur ?

Dans ce contexte de la microélectronique qui est en pleine évolution, l’ITRS préconise dans la feuille de route d’introduire de nouvelles technologies avec notamment l’apparition des nanofils semiconducteurs dans les thématiques de recherche.

Voyons plus précisément ce que sont ces nano-objets sur lesquels reposent une attente extraordinaire pour l’électronique de demain.

### 2.1 Intérêt nanofils

Un nanofil est une nanoparticule dont le diamètre est bien plus petit que sa longueur. Typiquement, le terme de nanofil définit ainsi un objet cylindrique de diamètre compris entre quelques nanomètres jusqu’à 100 nanomètres pour une longueur de quelques centaines de nanomètres jusqu’à quelques microns.

#### 2.1.1 Contrôle électrostatique

Afin d’optimiser le contrôle électrostatique du canal, Intel a repensé le transistor planaire et créé un transistor à triple-grille en jouant sur une architecture en trois dimensions (figure 1.4). En poussant le concept encore plus loin, on peut imaginer une grille entourant complètement le canal comme illustré en figure 1.7. Ainsi émerge l’idée d’un nano-objet avec une grille enrobante (“Gate All Around” Nanowire FET).

Cette architecture permettrait en effet de pallier aux différents problèmes rencontrés en architecture planaire avec une nette diminution du courant de fuite  $I_{off}$  par une minimisation des effets de canal court grâce à un excellent contrôle électrostatique de la grille sur le canal [8].

#### 2.1.2 Rapport surface/volume

Du fait de leur faible dimension radiale, les nanofils possèdent une structure unidimensionnelle qui leur confère une large surface spécifique par rapport au volume de



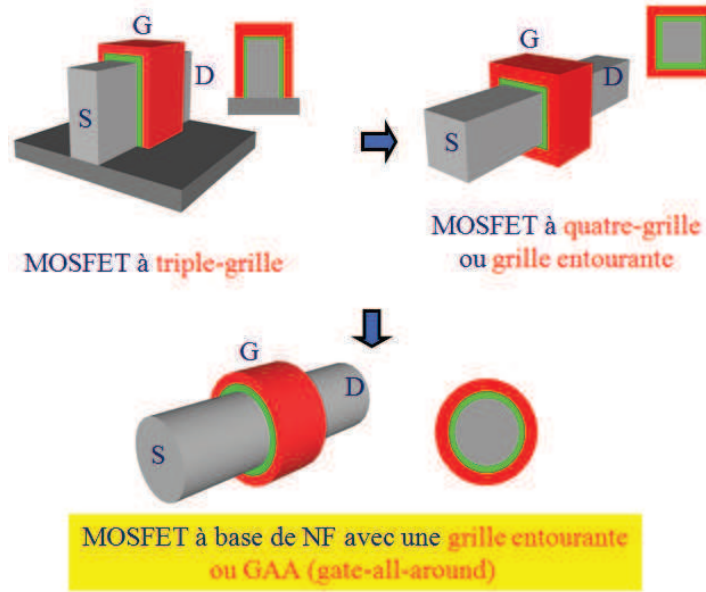


FIGURE 1.7 – Concept de multi-grilles poussé jusqu’au MOSFET à base de nanofil avec grille entourante

matériau qui le compose. Si l’on schématise les nanofils par un cylindre, de diamètre  $d$  et de longueur  $L$ , leur surface  $S$  est donnée par la relation :

$$S = \pi d L$$

tandis que leur volume  $V$  est :

$$V = \pi \frac{d^2}{4} L$$

Ainsi, le rapport  $R$  surface sur volume varie de façon inversement proportionnelle au diamètre du nanofil concerné :

$$R = \frac{S}{V} = \frac{4}{d}$$

Ainsi, par exemple, pour deux nanofils, de diamètres respectifs  $d_1 = 50$  nm et  $d_2 = 500$  nm,

$$d_1 = \frac{d_2}{10} \text{ d'où } R_1 = 10R_2$$

le rapport surface sur volume est donc très favorable pour le fil de plus petit diamètre : on a beaucoup de surface disponible pour faire réagir peu de matériau semiconducteur. Ces nanostructures sont donc plus sensibles aux effets de surface grâce à leur fort ratio surface sur volume si l’on compare à du matériau massif. Cette propriété offre donc des perspectives intéressantes notamment en terme de capteurs ultra-sensibles.

### 2.1.3 Autres propriétés

Les nanofils présentent d’autres caractéristiques susceptibles d’en faire des objets largement utilisés dans les dispositifs de demain. Ces propriétés sont d’ordre :

- mécaniques [9] [10] : diminuer le diamètre des nanofils influe sur les valeurs de leur module élastique de Young [11]. De plus, le phénomène de piézorésistivité semble être beaucoup plus important sur des nanofils de silicium que sur du silicium massif comme l'ont montré He et Yang [12] [13].
- électroniques : les nanofils possèdent des propriétés électroniques nouvelles liées au confinement quantique bidimensionnel qui modifie leur structure de bande. Leur anisotropie peut ainsi être un avantage en favorisant la propagation électrique dans une direction spécifique. Des transistors à un électron unique sont même à l'étude (Single Electron Transistor) [14] [15].

## 2.2 Applications envisageables

Ces dernières années, de nombreuses applications représentatives de l'intérêt d'utiliser des nanofils pour créer des dispositifs toujours plus innovants ont vu le jour dans des laboratoires du monde entier [16] [17].

Ces nanostructures offrent un panel très large d'applications utilisant leurs spécificités comme illustré en figure 1.8, du transistor ultime au capteur biologique [18].

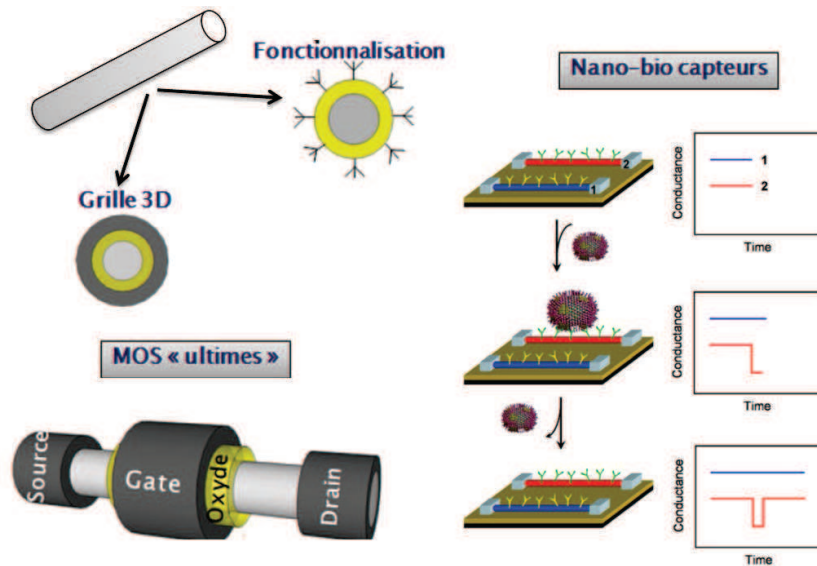


FIGURE 1.8 – Perspectives d'utilisation des nanofils : du transistor ultime aux capteurs biologiques à base de nanofils [18]

La représentation schématique du capteur biologique en figure 1.8 issue des travaux de Patolsky et al. [18] comporte deux dispositifs à base de nanofil de Si, de diamètre environ 20 nm et de longueur 2  $\mu\text{m}$ , modifié par des anticorps récepteurs de nature différente. L'accrochage spécifique d'un virus unique sur le nanofil 2 induit un changement de conductance. Lors du détachement, la conductance retourne à l'état initial.

Il est à noter que les problématiques adressées sont très diversifiées et vont bien au-delà du

seul domaine de la microélectronique. Les applications relèvent ainsi des domaines du More than Moore et du Beyond CMOS évoqués dans la section précédente.

### 2.2.1 Etudes physiques

Les nanofils sont des objets particulièrement intéressants pour étudier des phénomènes qui interviennent à ces dimensions réduites, comme des mécanismes de diffusion, de cohérence, et de relaxation concernant les électrons, les photons ou les phonons. Par exemple, le confinement quantique des électrons a déjà été observé sur des nanofils de diamètre inférieur à 40 nanomètres.

### 2.2.2 Dispositifs électroniques aux performances accrues [19]

Dans la lignée de l’optique “More Moore”, des transistors à plusieurs nanofils peuvent être envisagés en tirant bénéfice des nanostructures tout en les associant pour obtenir des niveaux de courant exploitables. Cette association peut se faire selon deux configurations différentes, soit en les intégrant verticalement [20] ou bien horizontalement [21] comme illustré sur la figure 1.9.

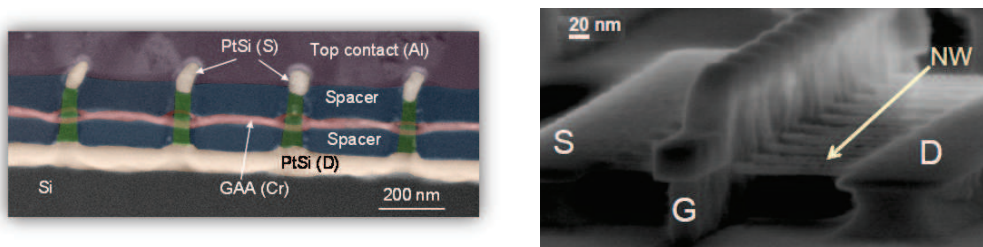


FIGURE 1.9 – Transistors à base de nanofils associés verticalement vus au TEM [20] et horizontalement observés au microscope électronique à balayage (MEB) [21]

La figure 1.10 permet d’apprécier la minimisation des effets parasites (DIBL et pente sous le seuil) en passant d’une architecture planaire à une architecture à base de nanofils [20] [21].

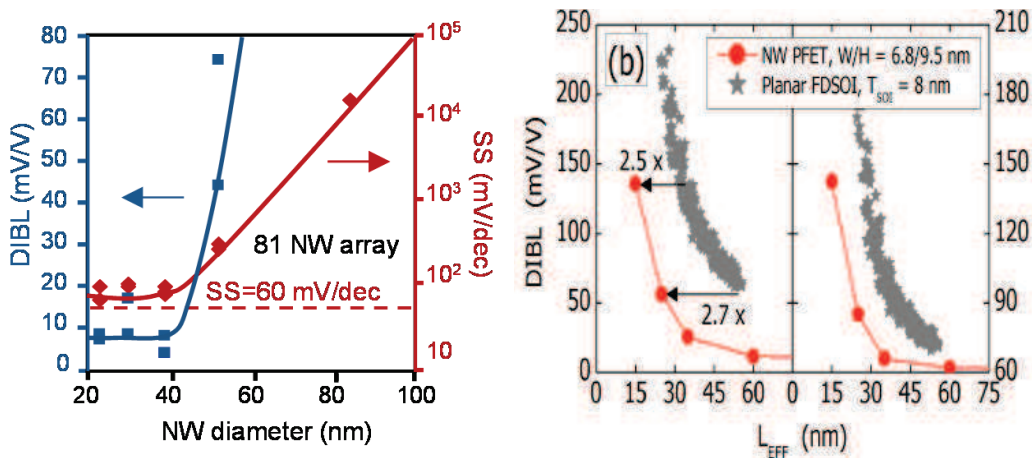


FIGURE 1.10 – Diminution des effets parasites, DIBL et pente sous le seuil, en passant d’une architecture planaire à une architecture à base de nanofils verticaux [20] ou horizontaux [21]

## 2.2.3 Capteurs ultrasensibles

### 2.2.3.1 Capteurs biologiques ultra-sensibles [22] [23]

La quantification et l'analyse de processus biologiques est l'un des challenges que peuvent relever les architectures à base de nanofils en exploitant leur grand rapport surface sur volume que leur confère leur architecture. Le transport électronique dans le nanofil devient alors dépendant des modifications ioniques à sa surface. Les différents types de détection reportées dans la littérature concernent :

- la détection d'un virus unique [18],
- l'ADN [24] [25],
- des protéines [26].

Des performances peuvent être atteintes sans fonctionnalisation de surface [27]. Cependant, afin d'améliorer la spécificité de la détection, il faut rendre l'interaction de surface spécifique de l'espèce cible. La sélectivité est introduite en fonctionnalisant la surface des nanofils par greffage de molécules capables de reconnaître spécifiquement les cibles visées. En effet, tous les effets de surface sont exacerbés rendant les nanostructures extrêmement sensibles aux champs électrostatiques de leur environnement proche. Les capteurs biologiques ainsi créés sont donc des capteurs d'affinité électronique, le récepteur étant une molécule greffée sur la paroi du nanofil et le transmetteur un transistor de type FET (Field-Effect Transistor) [28] ou SET (Single-Electron Transistor) [29]. Ainsi, ce couplage hétérogène permet de traduire une modification physico-chimique locale en information électrique.

### 2.2.3.2 Vers des laboratoires sur puce

Développer des laboratoires miniaturisés sur puce ("Lab-On-Chip" en anglais) présenterait de nombreux avantages, à savoir :

- l'utilisation d'une faible quantité de réactifs, et donc une diminution des coûts,
- l'utilisation de petites quantités d'analytes donc des volumes d'échantillons à prélever réduits,
- des analyses réalisées en parallèle permettant un gain de temps et une automatisation aisée,
- une sensibilité accrue,
- une portabilité en dehors des laboratoires d'analyses biochimiques,
- et enfin une intervention humaine limitée (en cas d'échantillons dangereux par exemple).

On pourrait ainsi imaginer le criblage de molécules cytotoxiques (anti-cancéreux), la détection de protéines synthétisées de novo par des cellules (biomarqueurs de cancers), la PCR (Polymerase Chain Reaction ou amplification d'ADN), la protéomique, la génomique...

### 2.2.3.3 Capteurs chimiques intégrés

Un aspect important concernant les nanofils est leur versatilité, c'est-à-dire qu'ils peuvent être utilisés dans des dispositifs aux fonctions très diverses. Jusque-là, sur des matériaux massifs, il fallait assembler différents objets pour pouvoir créer des fonctions logiques, de mémoire ou de capteurs. Les nanofils quant à eux peuvent servir à implémenter ces différentes fonctions pour

une intégration monolithique d'un capteur chimique tout intégré par exemple comme présenté sur la figure 1.11 [30].

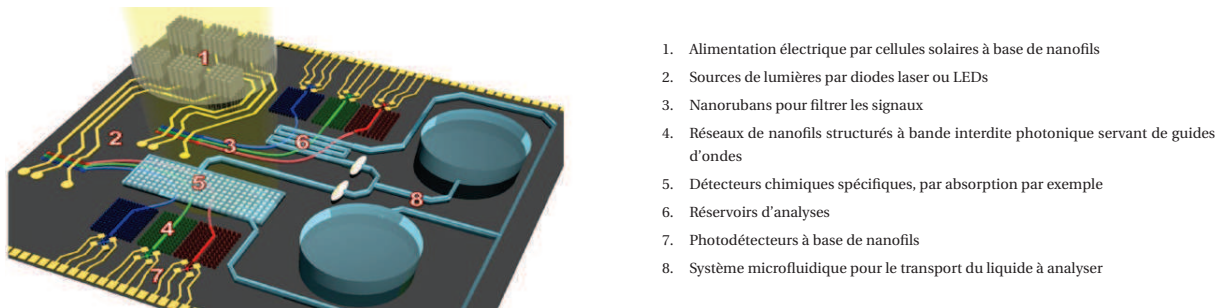


FIGURE 1.11 – Intégration de dispositifs à base de nanofils pour analyse chimique ultra-sensible [30]

### 2.2.4 Dispositifs optoélectroniques [30]

Les nanofils fabriqués en semiconducteurs à gap direct comme les matériaux III-V et II-VI ont été les briques de base de nanosystèmes photoniques [31]. De plus, leur anisotropie leur confère des propriétés particulières puisque la lumière est confinée dans la direction du nanofil qui joue alors le rôle d'une structure laser efficace. Ainsi, un nanofil en séléniure de cadmium CdS de type n sur des électrodes en silicium dopé p constitue une cavité optique Fabry-Pérot susceptible de laser [32]. L'hétérojonction nanofil en CdS de type n/ p-Si est similaire à une diode p-n utilisée pour l'injection. La section transversale de ce dispositif est schématisée en figure 1.12 a). L'une des extrémités du nanofil n'est pas recouverte pour permettre l'émission en sortie du nanofil. En polarisation directe et à température ambiante, une forte émission électroluminescente est visible en bout du nanofil repéré par la flèche sur la figure 1.12 b) avec des lignes lasers étroites. En polarisation inverse, la diode électroluminescente peut fonctionner en photodiode avec des seuils de détection ultrasensibles pour une résolution spatiale de 250 nm par 250 nm jusque-là jamais atteinte.

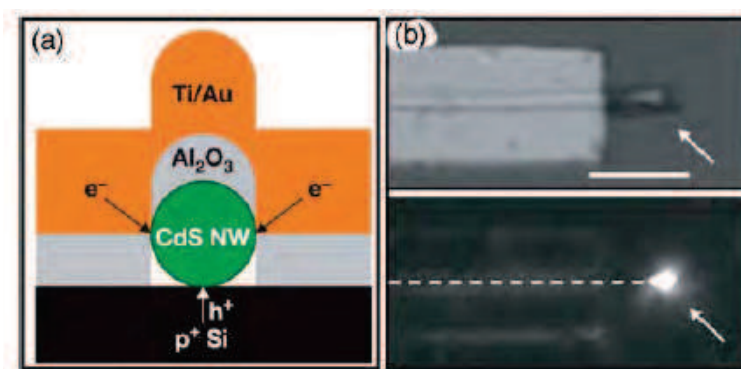


FIGURE 1.12 – a) Cavité Fabry-Pérot à base de nanofil CdS présentant en b) une forte émission électroluminescente [32]

Ainsi, les structures optiques à base de nanofils ont donc un bel avenir devant elles. Un



nanofil monocristallin peut en effet être un dispositif opto-électronique à part entière. En variant composition chimique et jonctions, il est donc possible de créer des sources lumineuses à l'échelle nanométrique ainsi que des détecteurs et cela à différentes longueurs d'ondes [33] dont un exemple est les LEDs multicolores présentées en figure 1.13 .

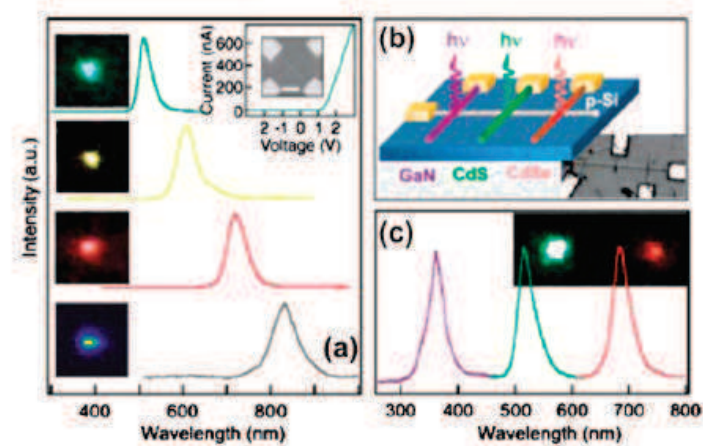


FIGURE 1.13 – LEDs multicolores [33] créées à partir de différentes jonctions avec un nanofil de silicium

## 2.2.5 Inspiration du vivant pour réaliser des fonctions logiques

De nombreuses équipes de recherche s'inspirent même du vivant, et notamment de l'ADN, pour imaginer un dispositif multiplexeur figure 1.14. Des nanofils codés présentent une réponse dépendant des nanofils de commande qui les croisent. Ces nanofils permettent donc, selon les signaux d'entrée, de faire transiter différentes informations comme illustré en figure 1.14 [34].

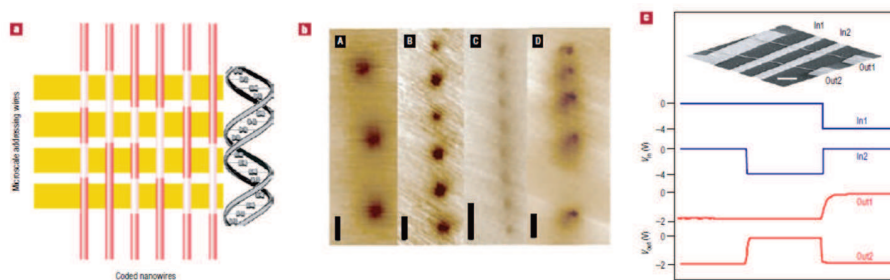


FIGURE 1.14 – Multiplexeur réalisé à partir de nanofils, prémice de dispositifs logiques à base de nanofils [34]

Une nouvelle façon de faire de la logique voit donc le jour, mais il faut être conscient des difficultés de la fabrication collective de tels dispositifs actuellement. Ces travaux tenteront d'apporter des pistes prometteuses pour intégrer les nanofils dans les futurs dispositifs logiques.

## 2.2.6 Interface avec des cellules vivantes

Les moyens de communication actuels reposent sur les champs électriques et des courants pour transmettre le flux d'informations [35]. Les systèmes biologiques quant à eux suivent un paradigme différent et combinent des gradients d'ions, des flux de molécules, des potentiels de membrane électrique et même de la lumière pour contrôler la transduction d'un signal. Les organismes vivants mettent ainsi en œuvre un arsenal de récepteurs membranaires, de canaux, de transducteurs de signaux bien plus sophistiqués que les dispositifs fabriqués par l'homme. Le constat est donc le suivant : si les circuits électroniques pouvaient intégrer des composants biologiques, leurs fonctionnalités s'en verraient décuplées et ouvriraient la voie vers des applications très prometteuses comme :

- la détection ultra-sensible pour des outils de diagnostic plus efficaces [26],
- des prothèses neuronales avancées [36],
- des ordinateurs plus puissants [37].

Cette approche nécessite donc une interface fonctionnelle entre éléments biologiques et microélectronique conventionnelle. Ces études s'appuient sur le contrôle précis de la chimie et de l'état de surface des nanofils en jeu. En effet, leurs propriétés fonctionnelles électroniques, thermiques ou optiques peuvent ainsi être décorréliées des propriétés physico-chimiques requises comme la biocompatibilité, la réactivité, la passivation, le mouillage pour les intégrer à un environnement actif. Le couplage de systèmes biologiques à la microélectronique a débuté avec les travaux pionniers de Fromherz et al. sur la stimulation capacitive de cellules [38] jusqu'à la surveillance de l'activité neuronale grâce à des transistors FETs [39].

Le groupe de Lieber a récemment intégré un réseau dense de transistors à nanofils autour d'un neurone afin d'en détecter le signal d'activité neuronal, de le stimuler et de suivre sa propagation [36].

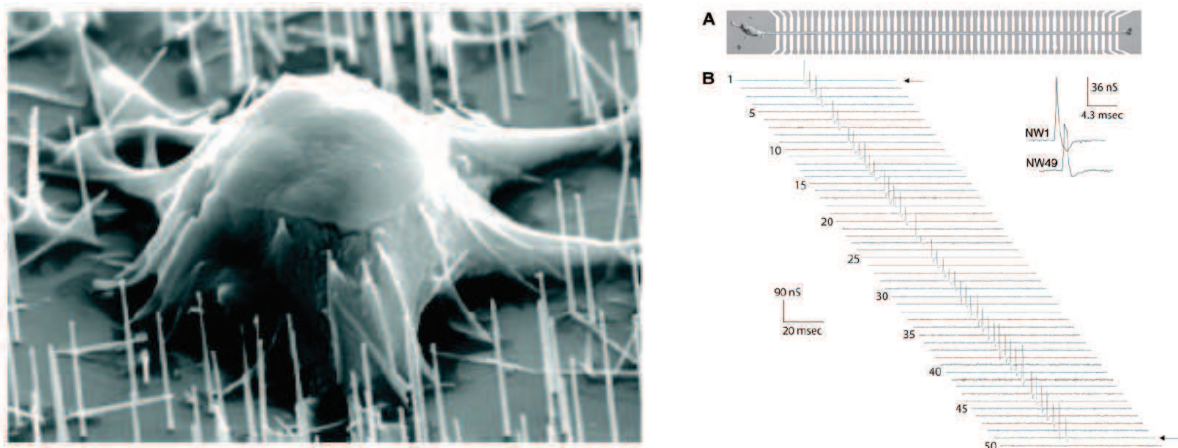


FIGURE 1.15 – Interface entre nanofils et cellules [40] et axones de neurone [36]

Un axe de recherche émergent est donc l'interfaçage de nanofils semiconducteurs avec des cellules vivantes [36] avec le développement d'outils adaptés comme une sonde optique [41] afin de ne pas détruire le milieu cellulaire d'investigation.

## 2.3 Fabrication : top-down ou bottom-up

Synthétiser des nanofils peut se faire selon deux approches :

- une approche dite top-down, approche classique de la microélectronique, où l'on exploite l'amélioration continue des résolutions en lithographie et en gravure pour structurer un substrat dit "massif" i.e. d'étendue macroscopique,
- une approche qualifiée de bottom-up où le nanofil est construit au fur et à mesure "atome par atome".

### 2.3.1 Approche descendante ou top-down

La première façon d'obtenir des nanofils est de faire appel à des techniques de nanofabrication héritées des progrès de la miniaturisation de la microélectronique. En effet, les techniques conventionnelles de lithographie ont évolué de pair avec les prévisions de la loi de Moore afin d'obtenir le transfert de structures de plus en plus fines, s'approchant du régime nanométrique. La principale technique utilisée aujourd'hui est la lithographie par faisceau d'électrons [42]. De par la faible longueur d'onde associée aux électrons, la lithographie électronique permet d'atteindre des résolutions de l'ordre du nanomètre. Ainsi, en combinant lithographie et gravure, il est possible d'obtenir des nanofils à partir de matériaux massifs, nanofils pouvant être organisés de manière verticale [43] ou horizontale [21] comme illustré en figure 1.16.

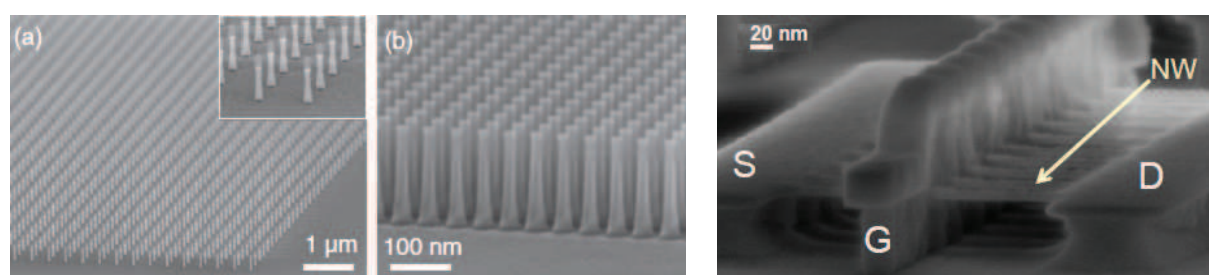


FIGURE 1.16 – Nanofils verticaux [43] et horizontaux [21] fabriqués par top-down

Cette intégration descendante est très complexe car elle fait appel à un procédé à très haute résolution réalisé par lithographie électronique extrêmement coûteux en termes d'argent et de temps. L'approche top-down n'est pas encore dans l'impasse même si les techniques de fabrication vont devoir encore évoluer et prendre en compte les effets quantiques qui apparaissent à ces dimensions ultimes.

Le principal inconvénient de cette approche est qu'elle fixe un matériau de départ unique à structurer [44]. Ainsi, à partir d'un substrat en silicium, on obtiendra un nanofil en silicium et un substrat en arséniure de gallium permettra de structurer un nanofil en arséniure de gallium.

### 2.3.2 Approche constructiviste ou bottom-up

L'approche constructiviste ou bottom-up constitue un concept-clé pour l'avenir de la microélectronique. Le mécanisme le plus usité pour la synthèse de nanofils est le dépôt chimique en phase vapeur ou procédé CVD (Chemical Vapor Deposition). Le procédé CVD désigne toute



une famille de techniques déjà bien établies dans le domaine de la microélectronique et plus particulièrement dans l'élaboration de couches minces. Le mécanisme mis en jeu pour la croissance de nanofils a été mis au point en 1964 par Wagner et Ellis [45]. Il est appelé mécanisme VLS pour Vapeur-Liquide-Solide, faisant référence aux trois états par lesquels passe le matériau à déposer. La croissance Vapeur-Liquide-Solide est explicitée en figure 1.17.

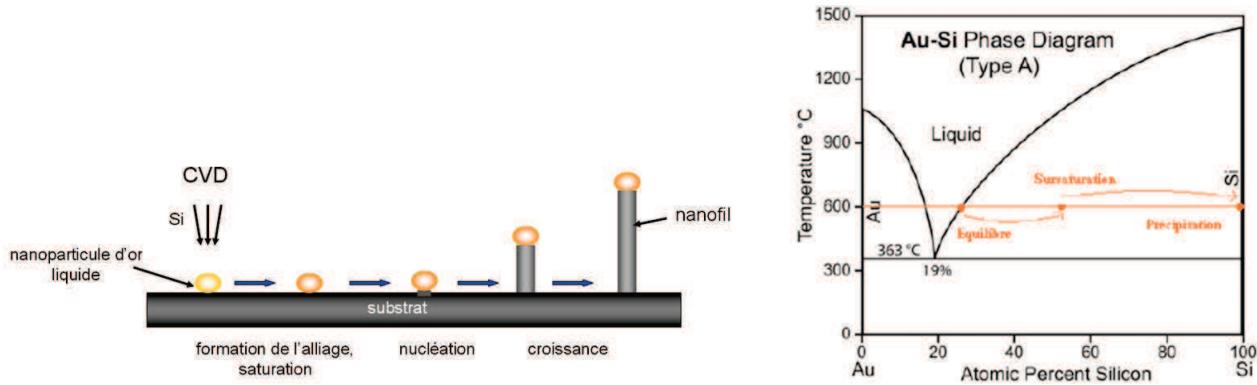


FIGURE 1.17 – Mécanisme de croissance Vapeur-Liquide-Solide et diagramme binaire Or-Silicium associé [46]

Elle met en œuvre une particule métallique formant un alliage liquide avec le matériau à faire croître. Cette particule agit comme catalyseur de la croissance en tant que site énergétiquement favorable à l'adsorption des réactifs en phase gazeuse (typiquement le silane  $SiH_4$  dans le cas du silicium) et à sa décomposition. Dans le cas du silicium, celui-ci passe alors en phase liquide en s'incorporant à la goutte. Il diffuse vers l'interface liquide-solide sous l'effet d'un gradient de concentration. La concentration du matériau dans la goutte augmente jusqu'à atteindre un seuil de solubilité imposé par le diagramme des phases du mélange binaire (figure 1.17). Par exemple, à 500 °C le mélange or - silicium liquide ne peut contenir qu'au plus 23 % de silicium. Une fois ce seuil atteint, l'espèce à déposer précipite à l'interface goutte / substrat, et se dépose à la base de la gouttelette, menant ainsi à la croissance par épitaxie d'un fil qui supporte la goutte liquide de catalyseur et dont la section est imposée par le rayon de la goutte.

Les catalyseurs peuvent être obtenus par différents moyens, dont les principaux sont :

- par l'utilisation de solutions colloïdales synthétisées chimiquement,
- par nanostructuration de type lift-off,
- ou bien par démouillage d'un fin film métallique.

Les solutions colloïdales, qui présentent certes une très faible dispersion en taille, nécessitent souvent d'avoir recours à des espèces chimiques afin d'éviter la coalescence des catalyseurs. Cette présence peut perturber la croissance des nanofils. Pour la nanostructuration par lift-off, le principal inconvénient est le coût et le temps requis pour cette étape. Nous avons donc opté pour la dernière approche par démouillage d'un fin film métallique pour nos premières expérimentations.

Un film très mince d'or est déposé par PVD (Physical Vapor Deposition ou dépôt physique

en phase vapeur) sur un substrat Si(100) préalablement désoxydé. Son épaisseur est de l'ordre du nanomètre (de 1 à 10 nanomètres).

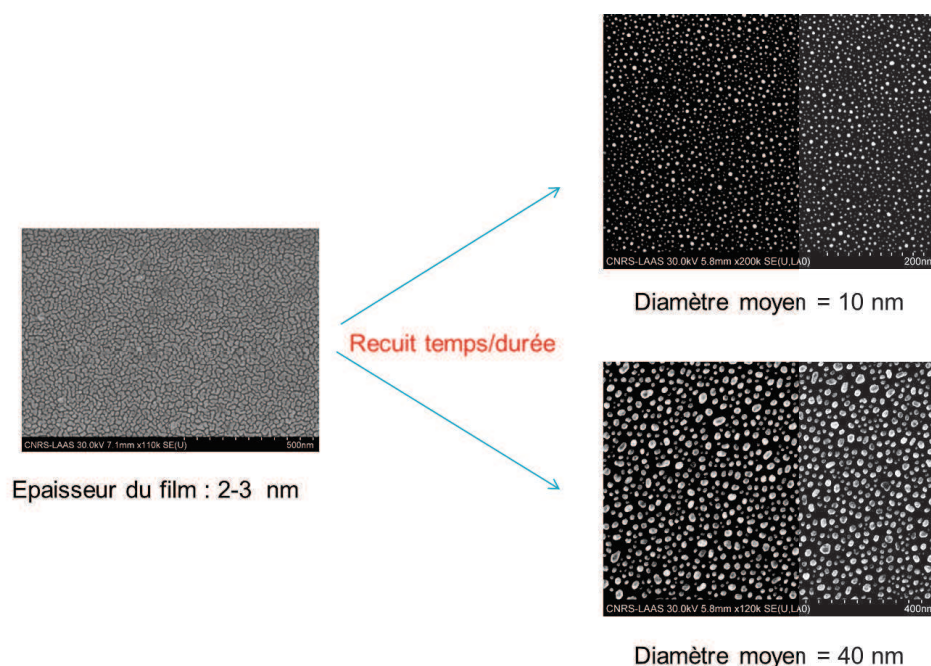
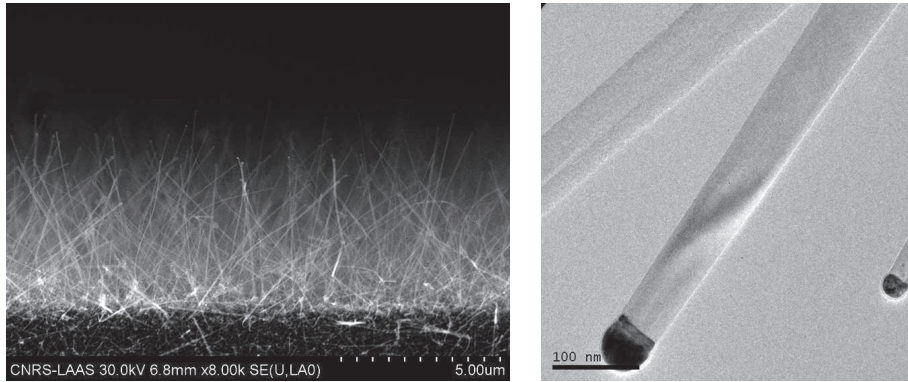


FIGURE 1.18 – Formation des catalyseurs d'or à partir d'un film très fin

Une observation au microscope électronique à balayage nous montre que le film ainsi obtenu à gauche de la figure 1.18 n'est pas continu étant donné sa faible épaisseur. Le démouillage s'obtient en faisant subir à ce film très mince un traitement thermique qui lui apporte l'énergie nécessaire pour se rétracter afin de former un ensemble de gouttelettes sur la surface selon le phénomène de mûrissement d'Ostwald. Nous avons choisi de réaliser ce recuit directement dans le bâti de croissance LPCVD afin de mettre au point un procédé de croissance dont le démouillage et la croissance ont lieu dans le même bâti afin de minimiser les risques de contamination. Il est possible d'obtenir des catalyseurs de diamètres très différents en jouant principalement sur l'épaisseur initiale du film métallique déposé ainsi que sur budget thermique imposé à l'échantillon [47]. A partir d'une couche de 2 nanomètre, le diamètre moyen obtenu après un recuit à 480 ° pendant 30 minutes est de 40 nanomètres tandis qu'après un recuit à 480 ° pendant 5 minutes, on obtient des catalyseurs de diamètre 10 nanomètres. Les diamètres des catalyseurs obtenus par cette méthode peuvent aller de 5 à 100 nanomètres.

Des nanofils intrinsèques en silicium ont été fabriqués au LAAS au début de ces travaux de thèse car nous voulions pouvoir fabriquer nos matériaux d'étude. Ainsi, en figure 1.19, nous pouvons voir le résultat de la croissance dont les paramètres sont récapitulés dans le tableau joint.

Une analyse au microscope électronique par transmission a par ailleurs été réalisée sur ces nanofils. Ces analyses attestent de la mono-cristallinité des nanofils fabriqués. Concernant leur orientation cristalline, les directions privilégiées que nous avons pu identifier sont [011] et [001].



Température	Pression SiH4	Pression totale	Temps
480 °C	200 sccm	mbar	5 min

FIGURE 1.19 – Nanofils de Silicium intrinsèques fabriqués au LAAS par croissance VLS à partir de catalyseurs d’or

Un exemple de nanofil de direction de croissance [011] est présenté en figure 1.20.

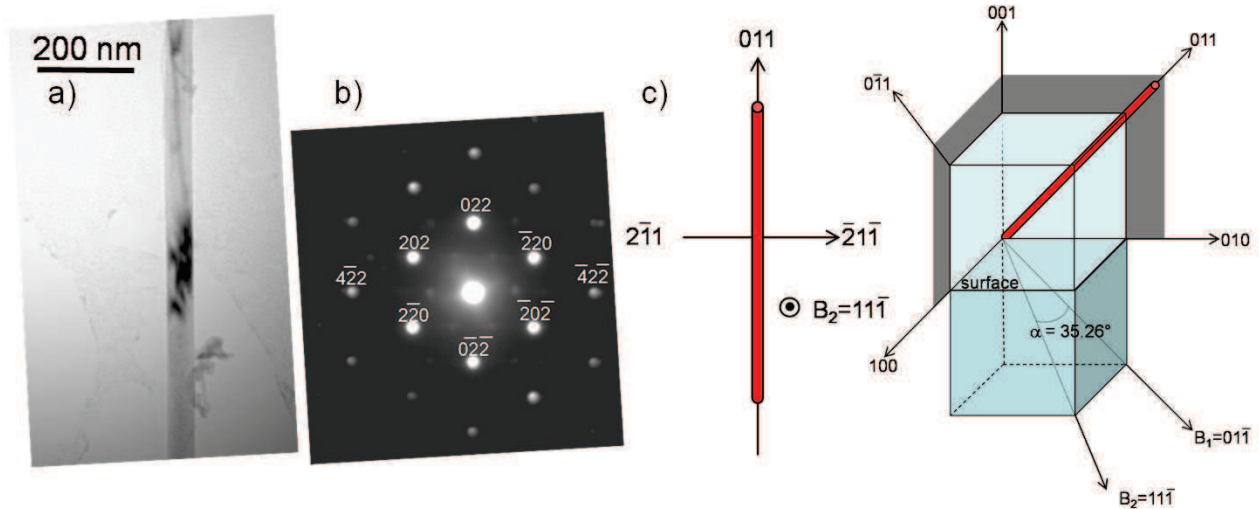


FIGURE 1.20 – Analyse TEM d’un nanofil : a) Image TEM d’un nanofil de silicium non intentionnellement dopé b) Cliché de diffraction typique d’un monocristal d’axe de zone [011] c) représentation schématique du nanofil selon son axe de croissance

## 2.4 Intégration verticale ou horizontale

Si un nanofil unique peut être envisagé en tant que composant électronique à part entière, il peut également faire partie d’un dispositif fonctionnel bien plus complexe s’il est intégré correctement et/ou assemblé avec d’autres nanofils. Contrairement aux autres nanoparticules à l’étude aujourd’hui, comme les nanoparticules sphériques ou les polyhédres, les nanofils ont

une longueur suffisante pour pouvoir les intégrer relativement facilement avec des architectures micro-structurées que l'on maîtrise. A partir des deux méthodes de fabrication précédemment présentées, il existe deux schémas d'intégration privilégiés : une intégration soit verticale soit horizontale. Cette dénomination fait référence à la manière dont sont agencés les nanofils après fabrication.

### 2.4.1 Intégration verticale

L'intégration verticale concerne donc les nanofils verticaux issus de l'ingénierie top-down ainsi que ceux fabriqués en croissance localisée après optimisation de la synthèse pour qu'ils soient verticaux. La structure présentée sur la figure 1.21 [48] est fabriquée couche par couche par des procédés classiques dits top-down avec ré-alignement sur des structures pré-existantes.

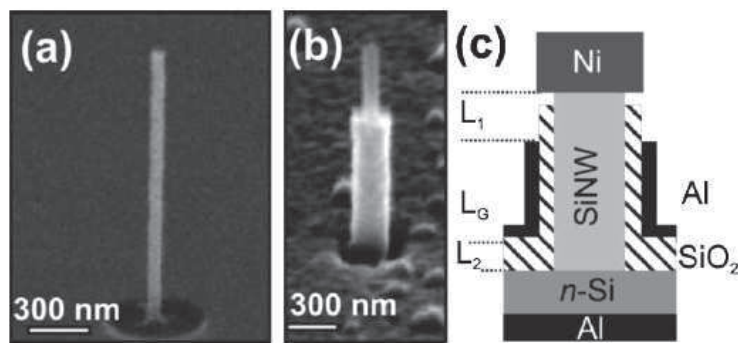


FIGURE 1.21 – Intégration verticale [48] d'un nanofil en silicium par procédé d'intégration top-down

### 2.4.2 Intégration horizontale

L'intégration horizontale est l'intégration conventionnelle employée en microélectronique pour les transistors planaires. Les nanofils Top-Down planaires se rapprochent très fortement de l'agencement d'un MOS conventionnel. Par contre, en ce qui concerne les nanofils Bottom-Up, une croissance horizontale est très difficile à mettre en œuvre, avec une croissance confinée dans des cavités par exemple. Une alternative consiste à faire croître en forêt des nanofils puis à les reporter sur un substrat hôte horizontalement.

## 2.5 Intérêt de l'approche bottom-up

Cette problématique d'intégration soulève donc une question : est-il intéressant de développer des techniques pour manipuler les nanofils synthétisés par voie ascendante si des structures similaires peuvent être produites directement à la position désirée grâce à une approche top-down ? Examinons quelques éléments de réponse qui rendent très attractive l'approche bottom-up.



### 2.5.1 Deux approches possibles

Deux types de croissance sont à l'étude dont les agencements sont présentés en figure 1.22 :

- en forêt (figure 1.22 a),
- par croissance localisée qui donne l'agencement obtenu en figure 1.22 b) [49] [50] [51] [52].

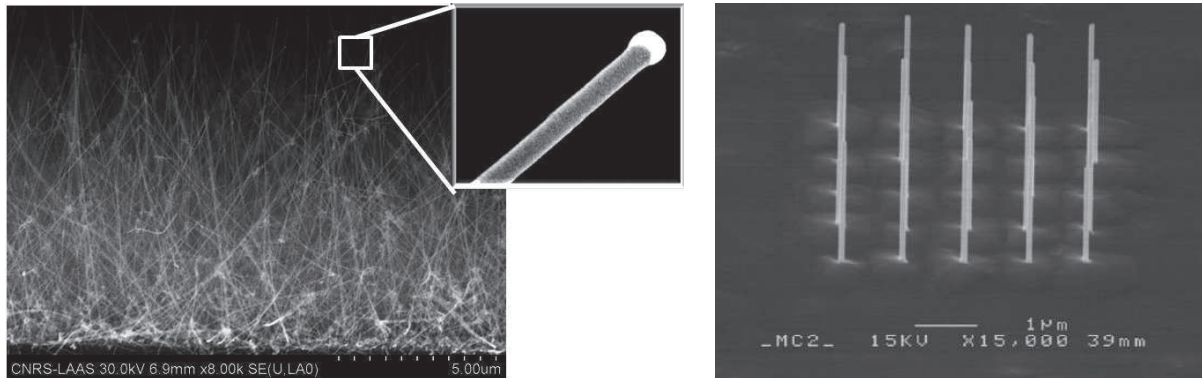


FIGURE 1.22 – a) Forêt de nanofils de silicium obtenue par mécanisme VLS et b) croissance localisée de nanofils d'InAs obtenus après structuration des catalyseurs [52]

La synthèse localisée reste toutefois limitante car elle nécessite une ingénierie poussée pour la localisation des catalyseurs par lithographie électronique par exemple. Fabriquer des nanofils de façon horizontale reste compliqué, et nécessite d'avoir recours à des procédés complexes comme des croissances dans des cavités [53], dont la présence engendre des contraintes thermiques ou d'optimisation de flux pour la croissance des nanofils. Si l'on imagine les faire croître verticalement, cela implique de suivre parfaitement l'orientation cristalline des nanofils et nécessite donc une ingénierie de croissance très poussée. La qualité des nanofils issus de ces croissances reste une limitation majeure pour leur utilisation dans des procédés industriels performants. De plus, l'intégration qui en résulte est contraignante s'ils ne sont pas tous horizontaux ou verticaux.

La synthèse brute sur substrat permet, quant à elle, de relaxer les contraintes sur la croissance : les nanofils peuvent être fabriqués en pleine plaque via un procédé d'élaboration simple, faible coût et grande densité. Nous avons donc opté pour ce mode de croissance sur substrat hôte pour la suite de ces travaux tout en gardant en tête que les nanofils en forêt issus d'une croissance brute sur substrat sont difficilement intégrables directement et doivent subir des procédés post-synthèse de manière à les adresser de façon horizontale.

### 2.5.2 Simplicité et coût du procédé de fabrication

L'un des facteurs très pertinents dans l'industrie est le coût de revient des composants et des techniques de fabrication qui leur sont associées. Les techniques de lithographie conventionnelles ont en effet vu leur coût sans cesse croître pour surmonter les défis de la réduction de taille imposée en microélectronique, en photonique ou pour des systèmes électromécaniques.

Ainsi, le développement de briques de base provenant de synthèse bottom-up est motivé par leur faible coût et leur possibilité de production en masse.

### 2.5.3 Matériaux

La force de l'approche Bottom-Up est le large panel de matériaux envisageables pour la réalisation de nanofils. Ainsi, des nanofils ont été fabriqués à partir de quasiment tous types de matériaux :

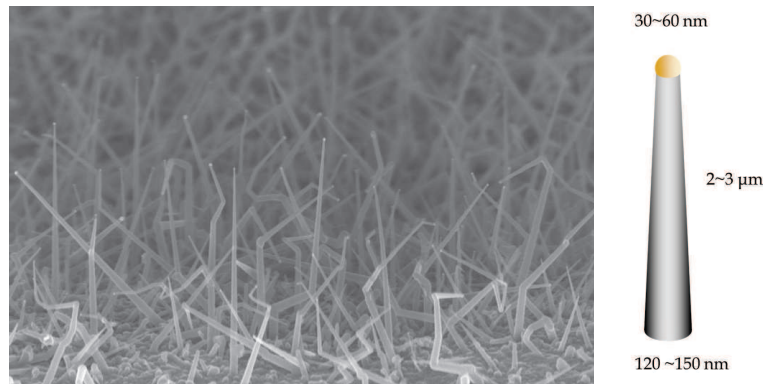
- Silicium intrinsèque, dopé p ou n,
- Germanium[54],
- GaN [55],
- ZnO,
- des composés III-V (InAs, GaAs...)...

à partir de gaz précurseurs tels que le silane, le germane, l'arsine, la phosphine, des organo-métalliques, etc...

Pour les nanofils de silicium, nous pouvons remonter à un dopage équivalent à  $10^{15} \text{ cm}^{-3}$ . Cela correspond au dopage résiduel intrinsèque du réacteur CVD utilisé pour la croissance des nanofils de silicium. Des mesures C(V) sur couche 2D ont été réalisées antérieurement à ces travaux et confirment ce dopage résiduel. Cependant, il est difficile de se fier à de telles mesures pour des nanostructures étant donné les phénomènes inhérents à ce type de structures. A savoir que des porteurs peuvent s'accumuler à l'interface nanofil Si et  $\text{SiO}_2$  natif sur l'extérieur du nanofil. Il n'est pas encore clair non plus si du métal issu du catalyseur de croissance a pu diffuser dans le nanofil. Un travail de caractérisation électrique en lien avec des études de composition chimique avec la sonde atomique tomographique serait une approche intéressante pour étudier ces questions. De plus, un dopage intentionnel peut être réalisé lors de la croissance des nanostructures. Ainsi, lors de la croissance, un gaz de type dopant est ajouté au mélange gazeux, permettant l'incorporation au cours de la croissance dans la structure cristalline du nanofil sur des sites électriquement activés. Les nanostructures sont donc dopées et électriquement actives directement après synthèse. On s'affranchit ainsi d'une étape d'implantation ionique suivie d'un recuit additionnel d'activation électrique, rendue très complexe par le caractère tri-dimensionnel des nanofils. Nous avons obtenu des nanofils de silicium dopés au Bore de la figure 1.23 en utilisant les conditions de croissance précisées dans le tableau attaché.

La conception et l'optimisation des matériaux modernes sont de plus en plus tributaires de notre capacité à comprendre et à appréhender les phénomènes depuis l'échelle macroscopique jusqu'à l'échelle atomique. Ainsi, des méthodes d'observation et d'investigation très pointues sont mises en œuvre dans de nombreux laboratoires pour avoir une vision de la structure et de la chimie des matériaux à très petite échelle. Des études structurales au microscope électronique par transmission et par sonde atomique tomographique complètent ainsi les travaux théoriques en cours afin de mieux comprendre tous les mécanismes de croissance [56] [57].

La sonde atomique tomographique est une technique d'analyse tridimensionnelle qui permet de reconstruire l'image d'une pointe, atome par atome avec une résolution atomique [58]. Elle fournit en effet une image topographique et chimique du volume analysé avec une résolution spatiale de quelques Angströms.



Température	Pression SiH4	Pression BCl3	Pression totale	Temps
470 °C	250 sccm	10 sccm	112 mbar	32 min

FIGURE 1.23 – Nanofils dopés au Bore obtenus au LAAS par mécanisme VLS

L'échantillon est placé dans une enceinte à vide et est soumis à un potentiel positif de plusieurs kilovolts. Le champ électrique ainsi créé est très intense (de l'ordre de quelques dizaines de volts par nanomètre sur un nanofil) et permet d'arracher les atomes de surface par évaporation par effet de champ. Les atomes sont évaporés de la surface d'une pointe de rayon de courbure faible (50-200 nm) par effet de champ et projetés sur un détecteur spatial résolu en temps comme illustré en figure 1.24 [59]. Leur nature chimique est identifiée par spectrométrie de masse à temps de vol.

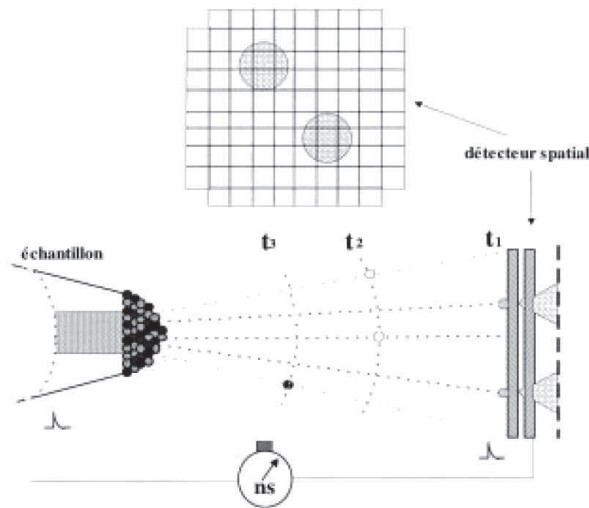


FIGURE 1.24 – Principe de l'analyse tomographique mettant en œuvre l'effet de champ sur un échantillon en pointe

En figure 1.25 sont présentés les résultats obtenus en sonde atomique tomographique sur les nanofils dopés présentés plus haut. Ce travail est le fruit d'une collaboration avec le Groupe de Physique des Matériaux de Rouen.

Le dopage obtenu en périphérie du nanofil est de  $4 \cdot 10^{20}$  atomes de Bore par  $cm^3$ . Ce niveau de dopage est très élevé et correspond à des niveaux dégénérés. Ainsi, il est possible d'incorporer

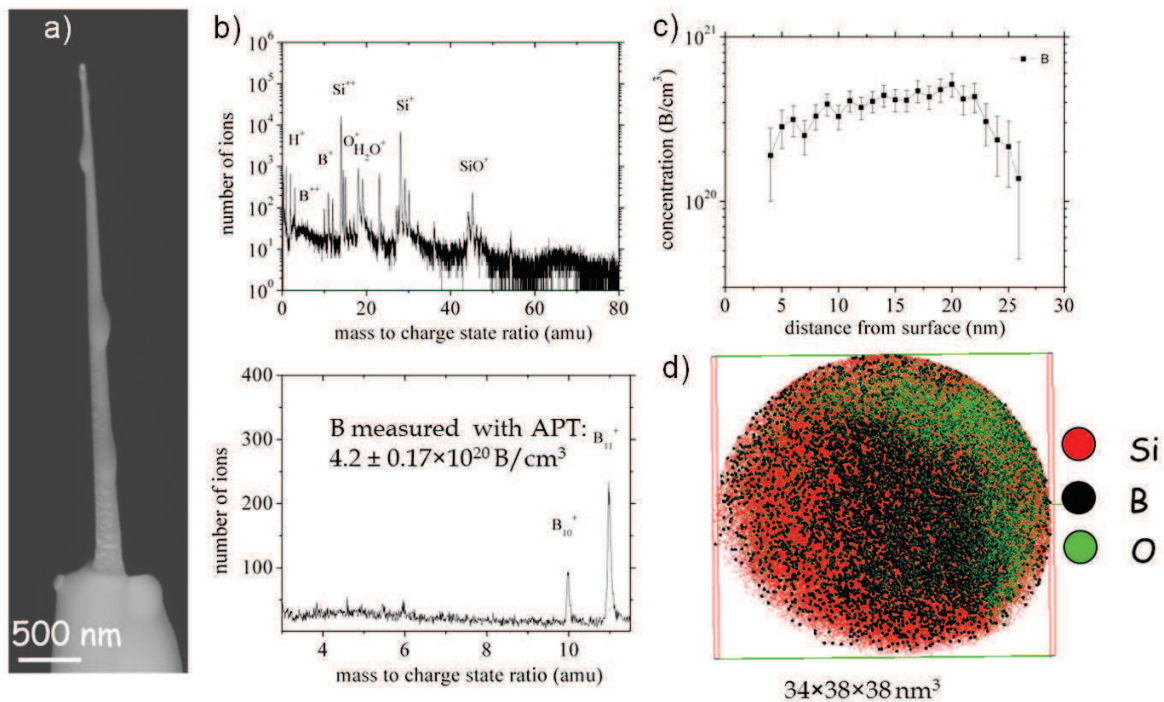


FIGURE 1.25 – a) Nanofil dopé au Bore monté sur une pointe pour analyse tomographique b) résultats de l'analyse brute c) détermination du profil de dopage en fonction de la profondeur d'analyse d) répartition des atomes présents en bord de nanofil de silicium

des atomes de bore dans le nanofil de silicium au cours de la croissance. Nous avons également mis en évidence une structure core-shell avec une diminution de la teneur en bore au centre du nanofil. Cette distribution non uniforme des dopants a également été détectée par Lauhon et al. [60] [61] par microscopie de photo-courant. Cette équipe a mis en œuvre des solutions lors de la croissance des nanofils pour réduire cet effet de dopage en surface des nanofils [62].

La forme conique des nanofils fabriqués est caractéristique d'une incorporation non catalytique des espèces sur les flancs du nanofil. De nombreuses études se sont penchées sur ce problème et il a été prouvé par l'équipe de Baron du CEA Grenoble [63] que l'ajout de gaz d'acide chlorhydrique passive les flancs des nanofils en formant des liaisons Si-Cl. Les espèces réactives vont alors se décomposer préférentiellement dans la goutte de catalyseur et contribuent à une croissance uniforme du nanofil.

Cependant, ces nanofils fabriqués à partir de catalyseurs d'or font face à un inconvénient majeur. En effet, l'or peut diffuser lors de la croissance au sein du semiconducteur et ainsi créer des défauts électriques de niveaux profonds [64] [65]. Leur énergie d'ionisation étant située à l'intérieur de la bande interdite du silicium, ils agissent comme des centres de recombinaison privilégiés, ce qui diminue la durée de vie des porteurs au sein du silicium. Ceci est très préjudiciable d'autant plus que l'or diffuse très facilement dans le silicium. De nombreux autres laboratoires cherchent des pistes pour faire croître des nanofils sans catalyseurs [66] [67] ou bien à partir de matériaux compatibles avec une utilisation ultérieure en microélectronique, avec



notamment des catalyseurs siliciurés.

Après ces essais préliminaires, nous n'avons pas continué plus loin les expériences de croissance car il s'agit là d'un sujet d'étude en soi, et nous avons plutôt opté pour des collaborations avec d'autres laboratoires pour avoir accès à des nanofils de différents matériaux (Si dopé de l'IEMN, nanofil d'InAs de l'IEMN et de Eindhoven...).

### 2.5.4 Procédé versatile

L'un des aspects rendant l'approche bottom-up vraiment attractive est la mise au point d'hétérostructures directement pendant la croissance en jouant sur les gaz précurseurs mis en jeu dans la chambre du réacteur. Cette flexibilité dans les conditions de croissance permet donc de réaliser des modulations de composition abruptes tout en conservant une épitaxie parfaite le long du nanofil, les contraintes étant relaxées par les surfaces libres du nanofil. Cette façon de procéder permet d'obtenir les différentes configurations illustrées en figure 1.26 [68].

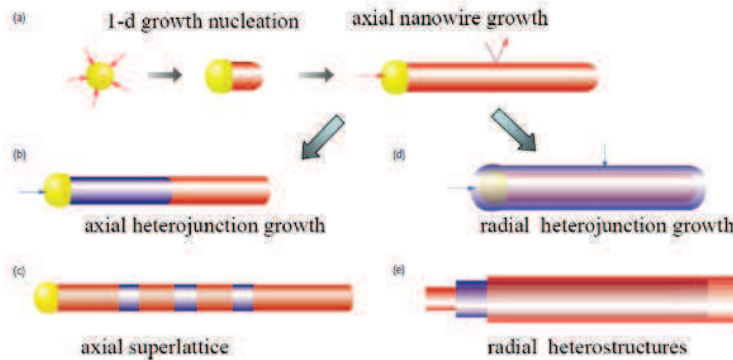


FIGURE 1.26 – Configurations possibles par approche Bottom-Up [68]

Ainsi, des structures à hétérojonction axiale peuvent être facilement obtenues (figure 1.27 a)) ou bien encore des configurations cœur-coquille (figure 1.27 b)) qui sont très intéressantes notamment dans le domaine de la nanophotonique [69] [70]. Les nanofils cœur-coquille Si/Ge permettent par exemple d'effectuer de l'ingénierie de bande interdite en modifiant les rapports de forme et des compositions respectives du coeur et de la coquille ainsi que les conditions de croissance pour favoriser, au détriment de la croissance catalytique longitudinale, la croissance cristalline directe sur les faces latérales du nanofil. Introduire des contraintes à l'intérieur des matériaux a déjà été exploité dans les systèmes planaires pour atteindre des mobilités plus importantes comme dans le SiGe. Dans l'exemple entre silicium et germanium agencés en structure planaire, la différence de paramètres de maille peut déformer le cristal et entraîner la création de dislocations. Dans le cas des nanofils, leur volume réduit ainsi que leur faible taille permettent de s'affranchir de ces dislocations qui peuvent intervenir entre deux matériaux à désaccord de maille relativement important [71].

Des formes très particulières peuvent être obtenues, avec pour exemple une configuration hélicoïdale illustrée en figure 1.28 [72].

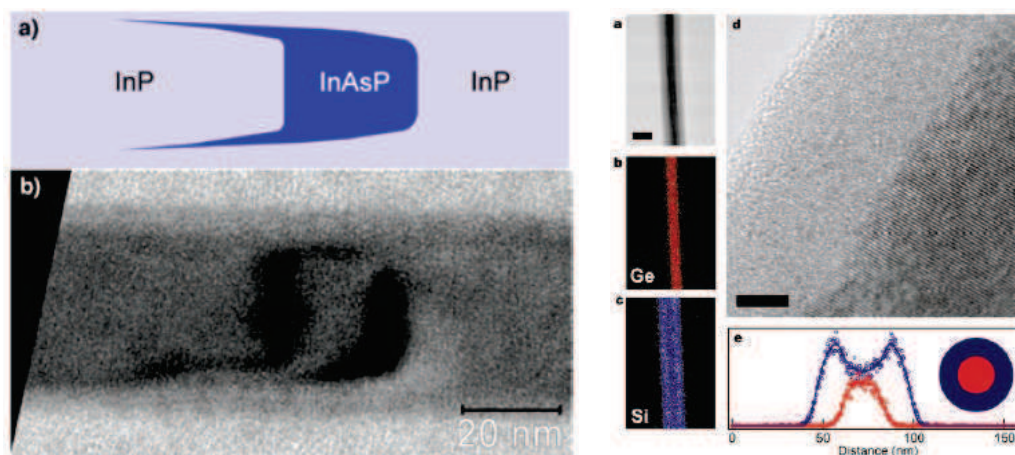


FIGURE 1.27 – Hétérostructure axiale InP avec insertions InAsP [70] et structure cœur coquille [69]

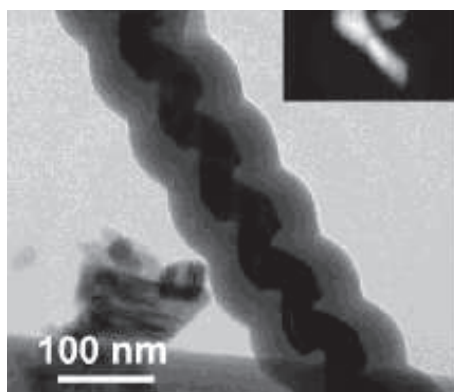


FIGURE 1.28 – Nanofils sous forme hélicoïdale [72]

### 2.5.5 Procédé de fabrication indépendant du post-processing

Découpler la synthèse des nanofils de leur assemblage final permet de préserver des conditions de croissance optimales décorrélées des processus menant au dispositif final. Les nanofils pourraient ainsi jouer le rôle de briques de base nanométriques à partir desquelles sont assemblées toutes les structures électroniques fonctionnelles. On peut donc imaginer tirer tous les bénéfices d'une croissance en forêt en adaptant les procédés pour des intégrations diverses :

- sur substrat flexible,
- dans la zone froide (ou back-end) des circuits intégrés,
- et en général sur tout substrat indépendant du substrat hôte (substrat transparent...).

L'électronique flexible haute performance est en demande d'innovation de la part de la communauté scientifique pour pouvoir répondre aux attentes grandissantes concernant des applications du type dispositifs d'affichage flexibles, la peau artificielle, ou bien l'identification par radio-fréquence [73](figure 1.29).

Les nanofils semiconducteurs sont considérés comme des matériaux très prometteurs pour développer des applications dans ce domaine de par leur excellente flexibilité mécanique, leur mobilité de porteurs relativement élevée, le contrôle sur leur géométrie et leur dopage ainsi que le

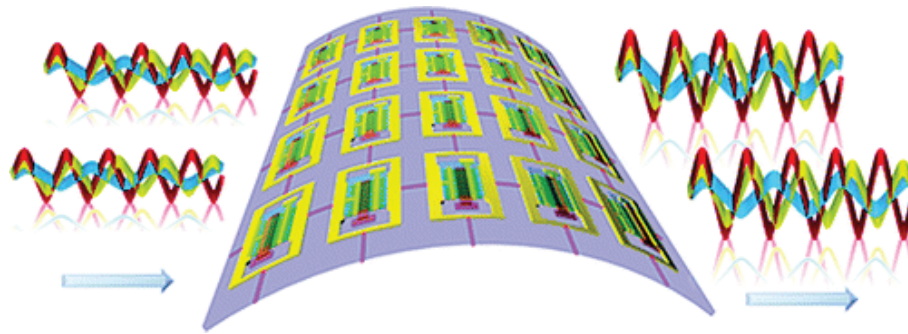


FIGURE 1.29 – Electronique flexible haute performance [73]

faible coût de leur méthode de synthèse. Par exemple, si l'on s'intéresse à la mobilité de porteurs reportée dans la littérature pour des nanofils d'InAs, elle dépasse  $2000 \text{ cm}^2/\text{V.s}$  [74]. Cette valeur dépasse largement ce qui est actuellement réalisé à base de silicium ou de matériaux organiques.

Dans la perspective du "More than Moore", intégrer des nouvelles fonctionnalités dans back-end des circuits intégrés est une approche qui requiert des procédés d'élaboration différents de ceux menés sur la zone active ou front end.

Ainsi, la principale contrainte imposée par le développement de technologies dans une zone froide en microélectronique, ou sur substrat souple, est la température à ne pas dépasser au cours du process pour préserver l'intégrité du substrat flexible. Alors que les températures peuvent aller jusqu'à  $900^\circ$  dans un process classique sur substrat massif, dans le cas d'implémentation sur substrat souple, la température ne doit pas dépasser  $450^\circ$ . Ce budget thermique réduit est donc très limitant. De nombreuses techniques ont vu le jour pour uniquement faire du report sur substrat souple une fois le dispositif créé par ailleurs en utilisant les procédés standards "haute température".

Ces différentes implémentations convergent donc sur deux aspects capitaux que doit présenter la méthode de manipulation des nanofils :

- leur développement faible coût pour intégrer de nouvelles fonctionnalités sur des substrats très différents,
- la nécessité de développer un process dit froid, avec une limite en température à  $450^\circ$ .

## 2.5.6 Bilan

Les nanofils sont des candidats très prometteurs pour révolutionner les dispositifs des années à venir grâce à leur faible taille et leur anisotropie qui leur confèrent des propriétés à exploiter au mieux. De plus, il est possible de fabriquer en grand nombre et à faible coût des nanofils homogènes mais aussi hétérogènes d'une très grande qualité en terme de pureté de matériau et de cristallinité. Durant ces travaux de thèse, nous avons choisi de focaliser notre étude sur des nanofils synthétisés par voie ascendante sur substrat brut. Ce choix repose sur le fait que l'approche bottom-up semble être la plus prometteuse pour des applications transférables dans le back-end dans l'optique de combiner des CMOS ultimes sur le front-end et des dispositifs complémentaires au CMOS (more-than-Moore) comme des capteurs, de l'optoélectronique...

Enfin, dans le cadre d'une approche bottom-up, la fabrication de nanofils par une croissance catalysée ouvre la voie à différentes configurations comme pour les nano-transistors à grille enrobante ou bien la réalisation d'hétérostructures cœur-coquille. Ainsi, l'intégration de nanofils synthétisés par croissance est une approche particulièrement séduisante de par la qualité et la diversité des nanofils fabriqués ainsi que par son faible coût. Ces structures offrent des avantages-clés pour leur développement dans les années futures en terme de compatibilité et d'intégration aisée avec la nanoélectronique conventionnelle.

## 3 Nécessité de développer un procédé d'assemblage générique

Les nanofils semiconducteurs possèdent donc de forts atouts pour s'imposer comme les briques de base de demain dans des dispositifs de nano-électronique mais également dans des domaines émergents porteurs comme la détection chimique et biologique, les applications photovoltaïques ou bien la photonique. Cependant, intégrer des nanofils synthétisés en forêt comme sur la figure 1.22 est un challenge à relever pour la communauté scientifique pour pouvoir espérer en tirer tous les avantages. En effet, une étape de localisation précise sur substrat est requise afin de permettre leur intégration dans des nanodispositifs. Idéalement, cette étape doit être à grande échelle (à l'échelle d'un substrat entier), à faible coût, et non perturbante pour les propriétés des nanofils. De plus, elle doit permettre la réalisation de nanosystèmes innovants sans imposer de limitations dans la fabrication de ces derniers.

Cette section propose une revue de la recherche actuelle sur les techniques de manipulation à grande échelle de nanofils semiconducteurs.

### 3.1 Inconvénients lithographie électronique et adressage FIB

Un adressage individuel est possible en utilisant la technique de lithographie électronique. Un procédé d'adressage électrique direct par FIB [75] peut même être envisagé. Cependant, ce procédé est très coûteux en termes d'argent, de compétences requises, et de temps. Par ailleurs, lors de l'utilisation du FIB, de nombreuses espèces utilisées viennent polluer les nanofils et perturber leur fonctionnement électrique.

#### 3.1.1 Procédé

Dans les premiers temps de la thèse, nous avons opté pour ce procédé afin d'avoir des avancées rapides sur les caractéristiques des nanofils étudiés. Pour ce faire, nous avons mis en place un procédé d'adressage par lithographie électronique suivi de dépôt métallique, dont le résultat final est illustré sur la figure 1.30 b). Les nanofils obtenus par croissance bottom-up sont dispersés aléatoirement sur un substrat de dioxyde de silicium. Les nanofils sont ensuite repérés précisément par imagerie au microscope optique. A partir de ces repérages, nous éditons un fichier à partir d'un logiciel de CAO, en l'occurrence Autocad, qui commandera le faisceau d'électrons. Ce

fichier constitue donc le masque d'insolation spécifique pour chaque nanofil (figure 1.30 a)). La PMMA (PolyMéthyl Méthacrylate) est la résine utilisée afin d'obtenir une très bonne résolution au niveau des électrodes contactant le nanofil comme on peut le voir sur le zoom réalisé en b).

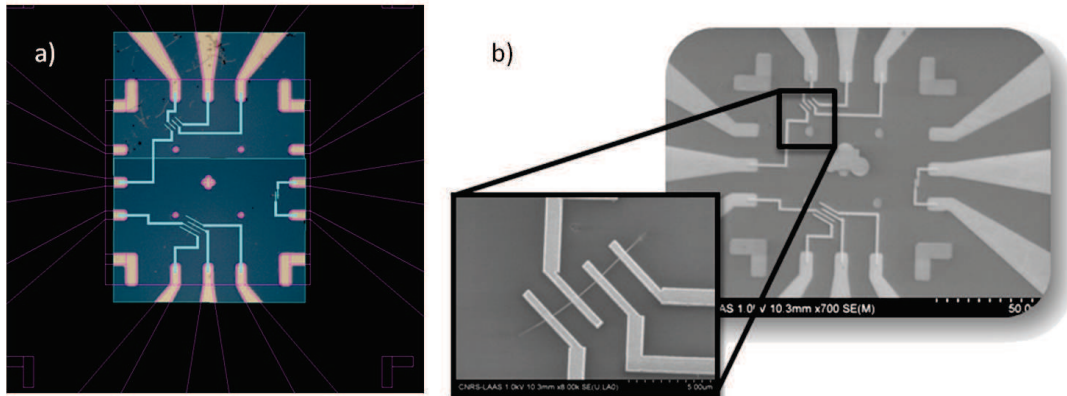


FIGURE 1.30 – a) Dessin du masque à partir d'un cliché au microscope optique b) images MEB résultant de la réalisation des contacts suivant ce masque par lithographie électronique et métallisation

### 3.1.2 Limitations

Cependant, ce procédé nous a permis d'identifier un certain nombre de limitations. Tout d'abord, il est à noter que les fichiers d'insolation sont spécifiques à chaque échantillon. Leur réalisation nécessite un repérage préalable, puis sont utilisés une seule fois. Cela demande un investissement en temps non négligeable et engendre un coût conséquent, qui ne fait qu'augmenter si l'on considère l'utilisation du masqueur électronique dans la suite du procédé. Ainsi, le nombre d'échantillons disponible est donc limité par tout le travail nécessaire en amont.

De plus, afin de faire un repérage plus rapide des nanofils d'intérêt, l'utilisation du microscope électronique à balayage prime par rapport au microscope par force atomique. Cependant, cette observation peut modifier la surface des nanofils qui joue un rôle clé dans leurs comportement physique et électrique. Lors d'une observation, des dépôts de carbone peuvent ainsi modifier les propriétés de la nanostructure que l'on souhaite caractériser. Pour cela, nous avons fait des masques à partir d'images au microscope optique. Les nanofils apparaissent sur ces clichés, mais la précision n'est pas vraiment au rendez-vous et on perd l'intérêt d'utiliser un procédé à haute résolution.

Enfin, il est difficile de générer des dispositifs entiers par ce procédé. Même des études plus restreintes, comme celles des résistances d'accès sur les nanostructures, sont difficilement envisageables car demandant de nombreux niveaux de masquage. La contrainte à un nombre d'échantillons limités ainsi que la complexité inhérente à ce procédé finissent de compromettre la possibilité de mener des études poussées sur des nanostructures. La figure 1.31 a) illustre les résultats de caractéristiques électriques que nous avons obtenu sur des nanofils en essayant



de mener un procédé très simple avec une seule étape de métallisation. Les résultats sont très aléatoires et démontrent qu'on peut obtenir des nanofils non connectés aussi bien que des nanofils correctement contactés électriquement. De plus, les contacts se détériorent très rapidement avec le temps comme illustré sur un court-circuit caractérisé sur la figure 1.31 b).

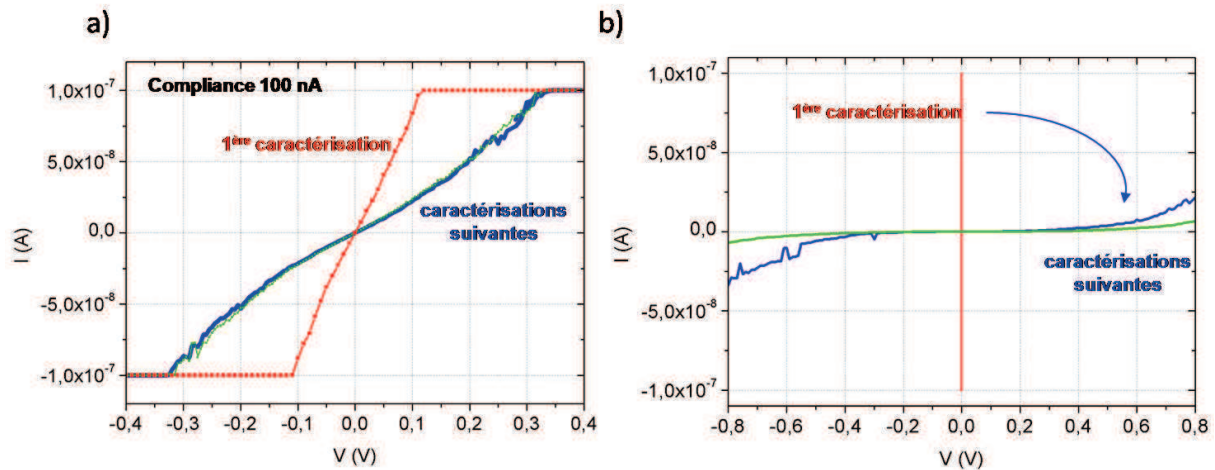


FIGURE 1.31 – a) Caractéristique électrique d'un nanofil intrinsèque connecté par lithographie électronique avec effet du vieillissement b) Vieillessement du métal observé sur un contact métal/métal (court-circuit)

La maîtrise de ce procédé est donc complexe et semble relativement aléatoire. Nous avons donc choisi d'écarter cette méthode d'adressage électrique pour les raisons exposées ci-dessus.

## 3.2 Auto-assemblage ou assemblage dirigé

Afin de surmonter les limitations des procédés top-down classiques appliqués directement sur les nanofils, les procédés d'auto-assemblage ou d'assemblage dirigé de nanostructures ont connu un essor très important au cours de ces dix dernières années [68] [76] [77].

Ces techniques d'assemblage ont pour but de former des nanostructures spécifiques sans manipuler les structures une à une. L'auto-assemblage peut être défini comme l'organisation spontanée de deux particules, c'est-à-dire que les particules interagissent et s'organisent sans avoir recours à une force externe ou des contraintes spatiales. L'assemblage dirigé quant à lui est défini comme l'organisation de particules sous l'effet d'une contrainte spatiale ou de l'application d'une force extérieure.

Ces deux approches sont à l'étude dans différents laboratoires pour des procédés de nanofabrication bottom-up [78].

### 3.2.1 Auto-assemblage

Assembler de façon spontanée des particules est une approche très séduisante de par sa simplicité et de son efficacité potentielle.

Cette organisation spontanée de la matière s'opère grâce aux instabilités structurales de la

surface du substrat, dues à sa porosité ou provoquées par des traitements de surface [79]. Cette approche peut également mettre à contribution des molécules biologiques comme des acides nucléiques, pour favoriser le dépôt des nanostructures ou réaliser les interconnexions. C'est ainsi que l'association d'ADN et de nanofils a permis de réaliser un dispositif se comportant comme un transistor à effet de champ [80].

Cependant, les configurations générées de façon spontanée sont limitées et ne permettent pas de créer tous les dispositifs souhaités. De plus, de nombreux défauts d'assemblage sont constatés et limitent l'assemblage à l'échelle du micromètre carré.

### 3.2.2 Assemblage dirigé

L'assemblage dirigé dérive de l'auto-assemblage que nous venons de présenter et cherche à augmenter le degré d'assemblage en introduisant un facteur extérieur qui va promouvoir l'assemblage. On parle alors d'assemblage dirigé. Les éléments pouvant favoriser l'assemblage sont par exemple :

- une contrainte spatiale en structurant la surface hôte,
- des champs électriques ou magnétiques [81],
- des forces de cisaillement [82].

Ces différentes techniques sont exposées dans la section suivante de ce manuscrit.

## 3.3 Description des différentes techniques d'assemblage de nanofils

L'assemblage de nanofils est une thématique de recherche à part entière au niveau international de par les enjeux liés à l'intégration réussie de nanofils dans de nombreux dispositifs de demain. Ainsi, comment manipuler ces nanostructures de façon fiable et les adresser précisément, quelque soit le matériau envisagé ?

Cette section dresse le tableau des différentes idées de manipulation qui ont vu le jour ces dix dernières années dans les laboratoires de recherche du monde entier [83] [84] [85]. De nombreuses façons d'aligner les nanofils à grande échelle ont été envisagées [77], reposant sur des phénomènes physiques différents :

- un assemblage par interactions chimiques ou électrostatiques,
- une manipulation individuelle par micro-manipulateurs ou pièges optiques,
- un assemblage par force de cisaillement ou contact-printing [82],
- l'alignement par soufflage,
- l'alignement assisté par des forces microfluidiques,
- l'assemblage par forces capillaires et plus particulièrement par la méthode de Langmuir - Blodgett [86],
- la mise en œuvre de la diélectrophorèse reposant sur une orientation assistée par champ électrique [81] [87].

Toutes ces techniques sont présentées par la suite avant de dresser un tableau comparatif afin de récapituler avantages et inconvénients de chaque procédé d'assemblage.



### 3.3.1 Assemblage par interactions chimiques ou électrostatiques

Des nanofils en solution dispersés sur un substrat vont s'organiser de manière aléatoire. Le site de localisation du nanofil dépend fortement des interactions établies entre le nanofil et la surface, que ce soit des liaisons hydrogène, des interactions de Van der Waals ou des interactions électrostatiques. La sélectivité est souvent obtenue en fonctionnalisant chimiquement ou biologiquement la surface hôte pour exacerber l'interaction résultante avec le nanofil : cela favorise un dépôt des nanostructures de façon spécifique sans avoir recours à des forces externes. Les ligands moléculaires ou biologiques sont tout d'abord greffés à la surface des nanofils en les mettant en contact, que ce soit en solution ou en vapeur. Ainsi, on peut jouer sur une orientation par adhésion spécifique hydrophile/hydrophobe par exemple. Pour forcer le degré de sélectivité de cette méthode, les travaux cherchent à exploiter la grande variété de molécules qui se lient spécifiquement entre elles. De nombreux groupes de recherche utilisent des bio-molécules comme des protéines, de l'ADN et même des virus pour ériger une architecture complexe avec des nanoparticules. Utiliser des molécules biologiques est un avantage si l'on recherche un procédé vraiment spécifique, liant reconnaissance, coopération et hiérarchie.

Par exemple, l'équipe de Myung [80] a utilisé le phénomène bien connu en biologie d'hybridation d'acides désoxyribonucléiques (ou ADN) complémentaires. Le protocole est présenté en figure 1.32.

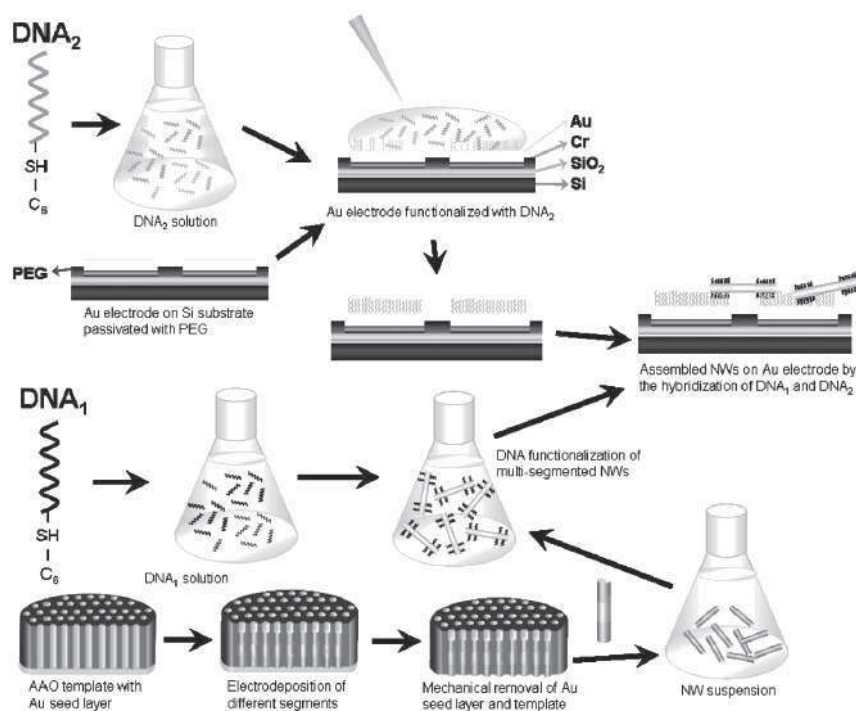


FIGURE 1.32 – Méthode d'assemblage par hybridation d'ADN [80]

Ainsi, si la surface des nanofils est fonctionnalisée par un simple brin d'ADN, le dépôt sur un substrat hôte est sélectif si celui-ci présente le brin d'ADN complémentaire et du polyéthylène glycol (PEG) [80]. Les principales limitations de cet assemblage par interactions chimiques ou

électrostatiques sont la nécessité de fonctionnaliser les nanofils ainsi que le substrat hôte et l'orientation difficilement maîtrisable des nanostructures.

### 3.3.2 Assemblage par micro-manipulateurs ou pièges optiques

Des micro-manipulateurs ou des pièges optiques sont des outils de manipulation très puissants de nano-objets comme les nanofils. Sur la figure 1.33 issue du travail de l'équipe d'Agarwal [88], les nanofils de Cadmium-Soufre sont assemblés sous forme de losange après manipulation par pièges optiques holographiques et découpe par un scalpel optique pulsé. Une autre étude de Pauzauskie [89] a démontré qu'il est possible de piéger individuellement des nanofils semiconducteurs, de les transférer mais aussi de les assembler. L'avantage de cette méthode de manipulation est qu'elle est envisageable en milieu physiologique et permettrait de stimuler de manière chimique, mécanique ou optique les cellules vivantes.

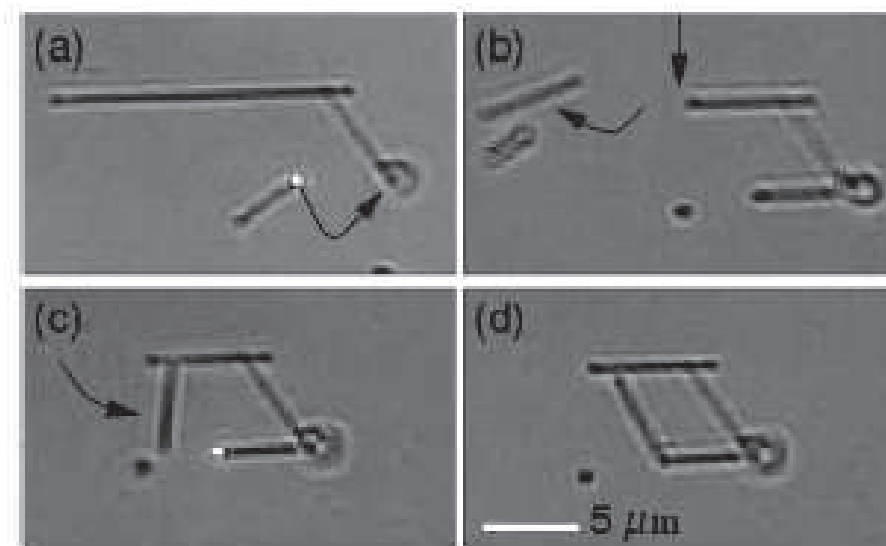


FIGURE 1.33 – Manipulation par piège optique [88]

Bien que cette technique de manipulation directe soit très intéressante et permette une localisation précise des nanofils, il semble difficile pour le moment de l'envisager pour un assemblage à grande échelle.

### 3.3.3 Assemblage par force de cisaillement

La technique dite de “contact printing” (ou par force de contact en français) est une méthode d'assemblage dense développée dans l'équipe d'Ali Javey [82] [90]. Le principe est très simple et consiste à exploiter directement les nanofils issus d'une croissance sur substrat brut, généralement sous la forme d'une forêt de nanofils comme présenté sur la figure 1.22. Pour cela, le substrat de croissance supportant une forêt de nanofils est frotté suivant une direction précise sur un substrat dit receveur comme schématisé sur la figure 1.34. Le substrat de croissance peut ainsi être planaire (on parle de contact printing) ou cylindrique (on parle alors de roll printing) tandis que le substrat receveur peut être structuré préalablement par photolithographie. Les deux substrats sont mis en

regard de façon à ce que les nanofils soient en contact avec le substrat receveur. Le frottement est obtenu en appliquant une pression entre les deux substrats tout en les déplaçant très lentement l'un par rapport à l'autre (la vitesse est de l'ordre de  $20 \text{ mm} \cdot \text{min}^{-1}$ ). Il y a ainsi alignement des nanofils selon la direction de frottement et transfert direct sur le substrat hôte par interactions de Van der Waals entre la surface et le nanofil.

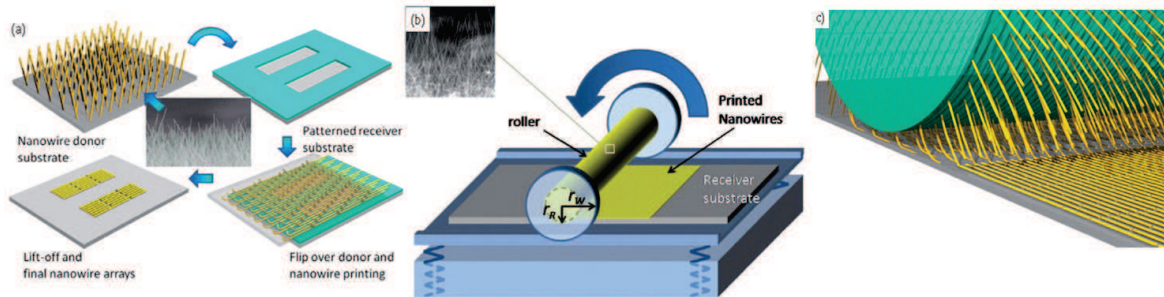


FIGURE 1.34 – Méthode d'assemblage par contact printing [82]

La pression maintenue entre les deux substrats doit être bien contrôlée car si elle est trop importante, les nanofils peuvent être abîmés lors du transfert tandis que dans le cas contraire, si la pression n'est pas suffisante, le transfert ne s'opère pas. Cela est la limitation principale de cette technique d'alignement. De plus, les nanofils doivent être assez longs, et souvent les réseaux créés sont denses afin de limiter l'effet du rendement du transfert. Le rendement obtenu par cette technique peut être radicalement amélioré en fonctionnalisant la surface du substrat receveur. Par ailleurs, un procédé à différentes étapes de contact printing peut être envisagé afin de construire des dispositifs 3D à base de nanofils semiconducteurs en alignant couche par couche des nanofils séparés par des couches d'isolant par exemple. Etant donné que le transfert s'effectue à température ambiante, ce procédé de transfert par force de cisaillement est compatible pour divers types de substrats receveurs, du substrat de silicium massif au verre, en passant par des substrats flexibles. De plus, cette méthode est complètement indépendante des matériaux pouvant composer les nanofils.

### 3.3.4 Extrusion par soufflage

L'extrusion d'un film plastique par soufflage est une technique utilisée dans l'industrie des films plastiques. Lieber et al. ont appliqué cette idée au domaine des nanotechnologies et l'ont adaptée pour aligner des nanofils à grande échelle [91]. Les nano-objets à aligner sont dispersés dans un liquide à base de polymère. Ce liquide peut être modelé en forme de bulle par injection d'azote à une pression contrôlée par un orifice circulaire, procédé qui peut faire penser à celui du soufflage du verre. Le film ainsi créé contient une distribution de nanofils très bien organisés et alignés. La bulle peut atteindre un diamètre de 35 cm pour une hauteur de 50 cm. L'épaisseur de la paroi est de quelques centaines de nanomètres. Lorsque ce film est placé en contact avec des wafers comme illustré sur la figure 1.35, le film se transfère sur cette surface. La densité des nanostructures dépend de la concentration initiale en nano-objets de la solution de polymère.

Cette méthode d'assemblage permet donc d'obtenir des structures organisées sur des surfaces étendues. La flexibilité vient des substrats d'accueil potentiels qui vont des substrats cristallins rigides, aux films plastiques ou même courbes.

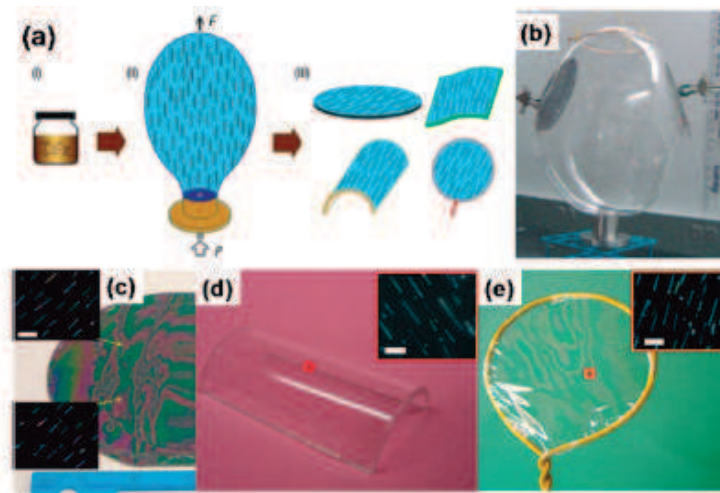


FIGURE 1.35 – Méthode d'assemblage par bubble-blown [91]

Le principal inconvénient de cette méthode vient du principe-même de celle-ci. En effet, après expansion du polymère, les nanofils sont naturellement encapsulés dans ce polymère, ce qui induit une contamination des nanofils ainsi qu'une potentielle dégradation de leurs performances. Seul un procédé de gravure ionique réactive permettrait de libérer les nanofils de leur matrice en polymère avant de passer à la fabrication de dispositifs fonctionnels.

### 3.3.5 Alignement assisté par force microfluidique

L'écoulement laminaire établi dans des canaux microfluidiques peut être exploité pour aligner des nanofils. Les nanofils sont mis en suspension dans un liquide qui circule dans un canal microfluidique. Afin de minimiser les forces de traînée, les nanofils vont s'aligner parallèlement à la direction du flux créé dans le canal [92]. Les canaux microfluidiques peuvent être structurés facilement entre un substrat plan et un moule en polydiméthylsiloxane (PDMS) par exemple comme illustré en figure 1.36 [85].

La surface sur laquelle les nanofils peuvent être alignés est définie par la taille du canal microfluidique. Elle peut s'étendre sur plusieurs centaines de micromètres. Cependant, plus le canal est large, plus il est difficile de créer une force uniforme, ce qui est un facteur limitant pour cette technique.

L'assemblage assisté par un fluide peut également être utilisé pour organiser les nanofils selon des motifs plus complexes en utilisant une approche de dépôt couche à couche en alternant les flux sur les zones d'intérêt [37]. Former des structures croisées ou de motifs plus complexes nécessite donc un très bon contrôle de l'interaction entre les nanofils et le substrat afin que les différentes étapes qui se succèdent ne soient pas en compétition. Cette maîtrise peut se faire en fonctionnalisant la surface du substrat de manière adéquate comme l'ont fait Huang

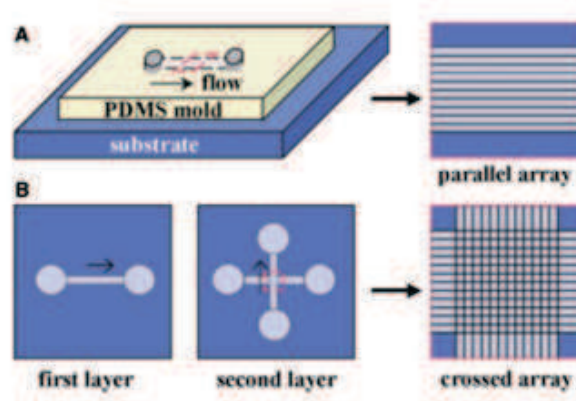


FIGURE 1.36 – Méthode d'assemblage en canal microfluidique [85]

et al. [85]. Dans ce cas, des réseaux périodiques de nanofils ont été créés en combinant une fonctionnalisation de surface et l'assemblage dirigé par flux. Des régions à terminaison  $NH_2$  ont été définies sur un substrat sous la forme de bandes parallèles séparées de quelques micromètres. Après avoir établi le flux de solution contenant les nanofils sur ces régions d'intérêt, les nano-objets sont préférentiellement adsorbés sur les régions à terminaison  $NH_2$ . La direction des nanofils est quant à elle définie par celle du flux appliqué dans les microcanaux. Ainsi, on peut observer sur la figure 1.36 que les nanofils sont à la fois orientés dans la même direction mais également localisés précisément. Cette méthode permet donc d'aligner des nanofils de façon parallèle ou bien des réseaux en croix, deux géométries à maîtriser en vue d'une intégration future dans des dispositifs. De plus, ce procédé est compatible avec de nombreux types de substrats, y compris les substrats flexibles.

### 3.3.6 Alignement assisté par forces capillaires

Si l'on veut éviter l'ingénierie requise par les canaux microfluidiques, une autre technique d'assemblage en solution combinant une première étape d'alignement par forces capillaires suivie d'une seconde étape de retrait des nanofils superflus. Ainsi la technique de Langmuir-Blodgett a été développée pour former des monocouches d'acides gras et de molécules amphiphiliques avant d'être étudiée pour l'assemblage de nanostructures à grande échelle. Cette technique est présentée en figure 1.37. Elle repose sur la compression uniaxiale contrôlée d'un fluide contenant les nanofils (étape 2), suivi par le transfert des nanofils sur un substrat solide à l'interface avec le liquide (étape 3). Les nanofils sont donc dans un premier temps dispersés dans un liquide. Le liquide est alors compressé d'une manière très contrôlée, les nanofils s'alignent et forment un réseau bien agencé à l'interface du liquide et de l'air. En jouant sur les tensions de surface en présence à l'interface entre le substrat, l'air et le liquide, les nanofils se déposent sur le substrat grâce aux forces capillaires mises en jeu lors du retrait contrôlé du substrat de la solution.

De la même façon que l'assemblage réalisé en canal microfluidique, cette technique est très flexible et permet de faire des alignements successifs afin de créer des réseaux parallèles, croisés ou bien même d'assembler différents types de nanofils selon les solutions utilisées [86]. De



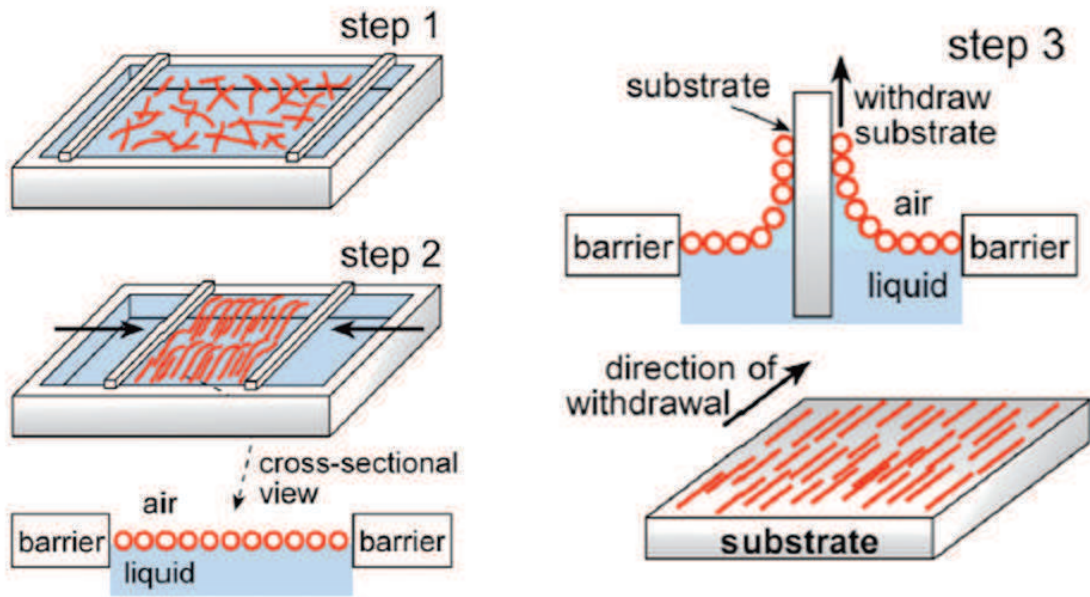


FIGURE 1.37 – Technique d’assemblage de Langmuir-Blodgett [93]

plus, un des grands avantages est que l’assemblage peut se faire à grande échelle et de façon assez simple. Les réseaux croisés de nanofils présentés en figure 1.38 [86] sont obtenus après alignement de nanofils selon deux directions par la technique de Langmuir-Blodgett, report sur substrat hôte et création du motif en réseaux par procédé de photolithographie. Cependant, ici

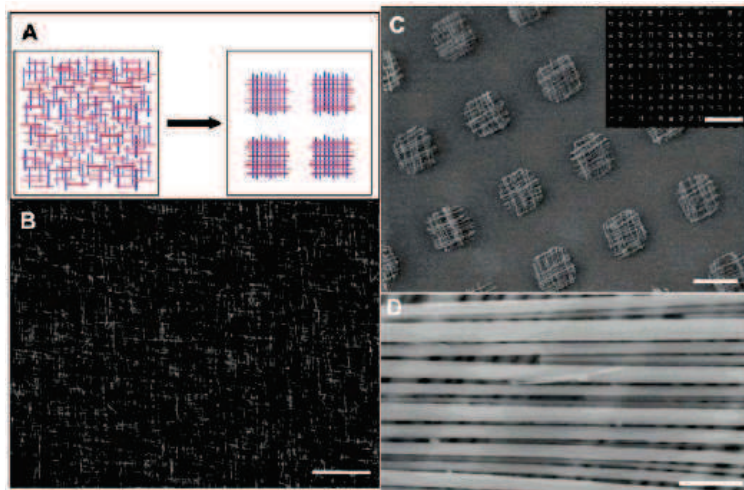


FIGURE 1.38 – Réseaux de nanofils croisés obtenus par technique de Langmuir-Blodgett [86]

encore, une fonctionnalisation de surface est très généralement requise afin de rendre la surface hydrophobique. Des réseaux denses sont créés, avec une réorganisation des nanofils au moment du séchage qui peut être problématique. Enfin, atteindre l’alignement de nanofils uniques semble difficile à réaliser par cette technique d’assemblage.

### 3.3.7 Orientation assistée par champ électrique : la diélectrophorèse

La diélectrophorèse ou DEP repose sur le fait que lorsqu'une particule polarisable est soumise à un champ électrique, des charges électriques sont induites et créent un dipôle qui va s'aligner avec les lignes de champ électrique. L'assemblage dirigé par champ électrique peut donc être utilisé pour positionner des nanofils individuels à une position spécifique tout en contrôlant leur orientation. Ainsi, Theresa Mayer [81] a démontré tout le potentiel de cette approche en assemblant des nanofils entre deux électrodes afin de former un réseau parallèle de nanostructures comme illustré en figure 1.39.

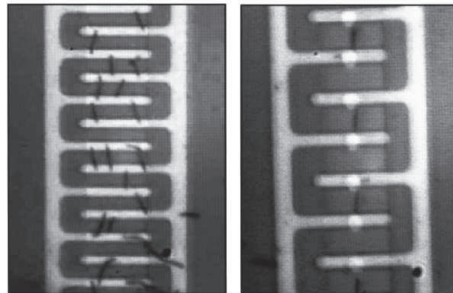


FIGURE 1.39 – Premiers résultats d'assemblage par DEP de Theresa Mayer [81] en 2000

Contrairement à l'électrophorèse, la diélectrophorèse ne dépend pas du rapport de la charge sur la taille des particules mais de leurs propriétés diélectriques par rapport à celle du liquide dans lequel elles sont plongées.

Les façons de dispenser le liquide contenant les particules d'intérêt permettent de distinguer deux classes de dispositifs à DEP. La première façon de procéder est tout simplement d'injecter une gouttelette de l'échantillon contenant les particules cibles à la surface de la plateforme où se réalise la DEP. Le second moyen d'acheminer le liquide dans la zone d'action du champ électrique est de mettre en œuvre une injection par canaux microfluidiques qui peuvent s'intégrer autour de la plateforme de DEP. C'est la solution retenue par Freer et al. [94] pour aboutir à l'alignement de nanofils avec un rendement s'approchant de 100 %. Le principe a été schématisé par Gates [76] en figure 2.1 (a) tandis que le résultat est présenté en (b).

Quel que soit le moyen retenu pour dispenser les particules sur le dispositif de DEP, les dispositifs sont conçus pour produire une force de diélectrophorèse plus importante que les autres forces mises en jeu comme la gravité, les forces d'adhésion entre les particules ou bien la force d'interaction entre les particules et la surface. De plus, il est possible d'envisager un alignement en plusieurs étapes, en changeant soit l'orientation du champ électrique soit en changeant le type de nanofils en solution afin de créer des assemblages complexes de nanofils.

La diélectrophorèse a donc un fort potentiel pour assembler, manipuler, piéger, trier et caractériser des nanostructures en suspension dans un liquide.



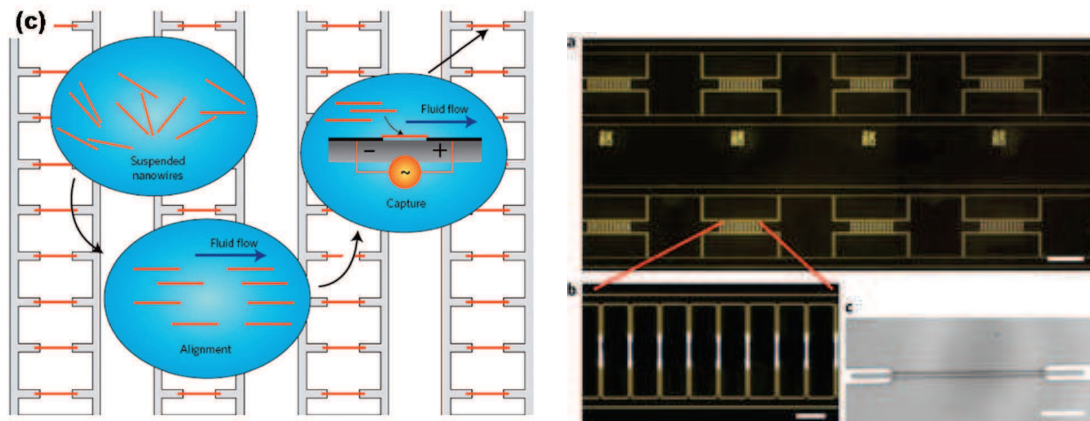


FIGURE 1.40 – Principe de la diélectrophorèse [76] et résultat obtenu sur des nanofils de  $18 \mu m$  de long [94]

### 3.4 Comparaison de ces différentes techniques

Fabriquer des systèmes à base de nanofils requiert de maîtriser leur localisation à grande échelle. Cette localisation nécessite de recourir à une technique d'alignement dédiée. Selon l'application envisagée, la technique d'alignement devra répondre à un cahier des charges dont les critères les plus pertinents peuvent se scinder en trois axes principaux : le fait que la technique soit grande échelle et faible coût, versatile et d'intégration aisée.

#### 3.4.1 Technique grande échelle et faible coût

Cet aspect peut s'appréhender par :

- la simplicité de mise en œuvre qui est capitale pour un procédé grande échelle facilement exploitable industriellement,
- l'efficacité et le rendement de la méthode envisagée.

#### 3.4.2 Versatilité

Les critères arguant de la versatilité des techniques d'alignement sont :

- la précision de l'alignement ainsi que la possibilité de créer tout type d'assemblage (unique, dense, toutes longueurs de nanofils),
- la possibilité de trier des particules, notamment pour un assemblage différencié suivant le matériau ou la taille des nanofils.

#### 3.4.3 Intégration

Enfin, l'intégration se juge par :

- la nécessité ou pas d'une fonctionnalisation de surface qui peut engendrer une contamination des nanofils,
- l'intégration du dispositif qui doit être réalisable, sur différents substrats dans l'idéal,
- un post-processing générique et indépendant de l'étape d'assemblage.

#### 3.4.4 Synthèse et conclusion

Les voies de recherche actuelles pour l'assemblage à grande échelle de nanofils semiconducteurs sont passées au crible dans le tableau suivant qui récapitule les critères sur lesquels s'appuieront nos choix. Dans le tableau qui suit, nous reprenons les trois axes principaux nous permettant de mettre en relief avantages et inconvénients des différentes techniques qui existent [73] [23] [83].

	Techniques Critères	Interactions chimiques biologiques ou électrostatiques	Force de cisaillement	Extrusion par soufflage	Force microfluidique	Langmuir Blodgett	Diélectrophorèse
Grande échelle	Simplicité de mise en œuvre	- interactions à définir	++ simple	-	-- canaux à structurer, flux à contrôler	-- maîtrise, du procédé	-- électrodes à structurer sur le substrat
	Efficacité, rendement	- spécificité	- difficile à maîtriser	-	-	-	++ spécificité, rapidité
Versatilité	Précision d'alignement	- peu précis	- peu précis	-	-	-	++ alignement précis
	Tout type d'assemblage possible	réseau dense uniquement	nanofils longs, réseau dense	unicité très difficile à atteindre	limité par la taille des microcanaux	réseau dense	++ nanofils uniques ou en réseaux
	Possibilité de tri des particules	-	-	-	++ taille	-	++ taille, propriétés diélectriques
Intégration	Intégration du dispositif	+	- substrat rigide			- substrat rigide	+
	Post-processing générique	- retirés	+	-- Nanofils dispersés dans un polymère	+ si canaux	+	+ si électrodes enterrées
	Nécessité d'une fonctionnalisation surface	-- oui	-	-	-	-	++ non

## 4 Présentation des axes de recherche

### 4.1 La DEP au cœur de notre étude pour assembler les nanofils à grande échelle

Après cet état des lieux des recherches concernant les nanofils, il est clair que leur manipulation à grande échelle reste l'un des enjeux majeurs pour le développement industriel des thématiques très diverses qui leur sont associées [95]. La synthèse présentée nous a permis de mettre en lumière les différents avantages que revêt la manipulation par diélectrophorèse. Nous avons privilégié le critère de facilité d'intégration dans le mode d'actuation choisi pour manipuler les nanofils :

- aucune fonctionnalisation de surface n'est requise,
- les effets d'échelle sont favorables vis-à-vis de ce phénomène,
- et enfin l'instrumentation est assez simple à mettre en œuvre.

### 4.2 Caractérisation et réalisation de nanosystèmes

Ce procédé d'alignement est très prometteur et permet d'envisager des dispositifs à base de nanofils comme :

- des structures de caractérisation électrique de nanofils,
- des nano-systèmes comme des capteurs de gaz ou des nano-dispositifs suspendus.

### 4.3 Objectifs

L'objectif de cette thèse est donc de réaliser un dispositif à base de nanofils alignés de manière générique à grande échelle.

Le chapitre qui suit présente donc un protocole inédit d'alignement de nanofils par diélectrophorèse couplé à l'assemblage capillaire afin de pallier aux difficultés rencontrées jusqu'à maintenant lors de l'adressage de ces nanostructures. Cette technique pourrait à terme permettre l'intégration à grande échelle de nanofils dans des dispositifs microélectroniques plus complexes.

Enfin, le dernier chapitre de ce manuscrit montre l'utilisation de nanofils alignés à grande échelle dans deux types d'applications. Mais avant de pouvoir fabriquer des dispositifs, il faut pouvoir adresser électriquement des nanofils positionnés à des endroits précis sur un substrat. La problématique du contact sur des nanostructures sera analysée avec la mise en place d'un protocole de siliciuration pour relever ce challenge. L'aspect nano-systèmes sera donc ensuite développé avec une étude consacrée à des transistors à nanofil puis à une application capteurs de gaz à base de nanofils de silicium, d'arséniure d'indium ou d'oxyde de zinc.



# Chapitre 2

## Assemblage dirigé de nanofils semiconducteurs

---

*Les nanofils semiconducteurs sont donc pressentis pour être des briques de base de l'électronique de demain ouvrant la voie vers des dispositifs aux performances accrues, des détecteurs ultrasensibles ou encore des dispositifs optoélectroniques. Les récents travaux dans ce domaine s'inscrivent dans la perspective d'atteindre un nouveau niveau d'intégration [96]. Ainsi, combiner un front-end classique contenant des transistors CMOS et des dispositifs complémentaires incorporés dans le back-end deviendrait envisageable et permettrait d'ajouter des fonctionnalités répertoriées comme relevant du More-than-Moore comme des capteurs. Dans cette optique, les nanofils semiconducteurs nécessaires sont synthétisés par croissance Bottom-Up afin d'obtenir des structures de très bonne qualité. Cependant, ce procédé requiert la plupart du temps le transfert des nanostructures du substrat de croissance sur le substrat supportant les dispositifs d'intérêt. Afin de développer un procédé technologique viable utilisant ces nanofils, il faut donc pouvoir tout d'abord les localiser précisément à grande échelle via un procédé reproductible à faible coût de revient. Ceci constitue l'un des enjeux fondamentaux qui conditionnera les futurs procédés à base de nanofils semiconducteurs. Le challenge est donc de développer une méthode d'alignement générique afin d'intégrer des nanofils semiconducteurs tout en préservant leurs fonctionnalités pour de plus amples caractérisations ou des applications toujours plus innovantes. Dans ce contexte, l'assemblage par diélectrophorèse semble être la technique la plus prometteuse pour répondre à ces attentes par rapport aux autres méthodes évoqués dans le chapitre précédent comme l'assemblage par forces microfluidiques ou par force de cisaillement. Nous présenterons donc dans un premier temps les techniques existantes exploitant le phénomène de diélectrophorèse ainsi que les facteurs limitant leur adoption pour l'intégration à grande échelle de nanofils. Nous exposerons ensuite un protocole d'alignement inédit couplant diélectrophorèse et assemblage capillaire développé afin de pallier aux inconvénients relevés. Nous étudierons enfin les performances de cette technique dans l'optique de répondre aux critères de manipulation précise, à grande échelle, adaptable à différents types de*

*matériels et à faible coût.*

# 1 Choix de l'actuation : la diélectrophorèse

Le chapitre précédent a permis de mettre en avant la technique de diélectrophorèse afin d'aligner efficacement des particules en particulier grâce au rapport d'échelle très favorable pour les forces issues d'un champ électrique. L'électrophorèse fait référence au phénomène mettant en mouvement des particules électriques chargées dans un champ électrique suivant la force de Coulomb. La diélectrophorèse fait, quant à elle, référence au mouvement de particules diélectriques non chargées, qui, une fois leur charge délocalisée par un champ électrique non uniforme, constituent des dipôles soumis aux forces de Coulomb.

## 1.1 Principe

La diélectrophorèse (DEP) est un phénomène qui met en mouvement une particule diélectrique dans un champ électrique non uniforme. Le mot combine le mot grec *-phoresis* (mouvement) et le préfixe *diélectro-* qui renvoie au principe de polarisation d'un diélectrique sous l'action d'un champ électrique.

### 1.1.1 Théorie générale

La diélectrophorèse consiste à soumettre une particule diélectrique à un champ électrique non uniforme. La présence du champ électrique va créer un moment dipolaire sur la particule qui va se comporter comme si elle était chargée en surface. Ces charges sont également réparties de part et d'autre de la particule et vont induire des forces de Coulomb dépendant de l'intensité du champ électrique, comme illustré sur la figure 2.1 A).

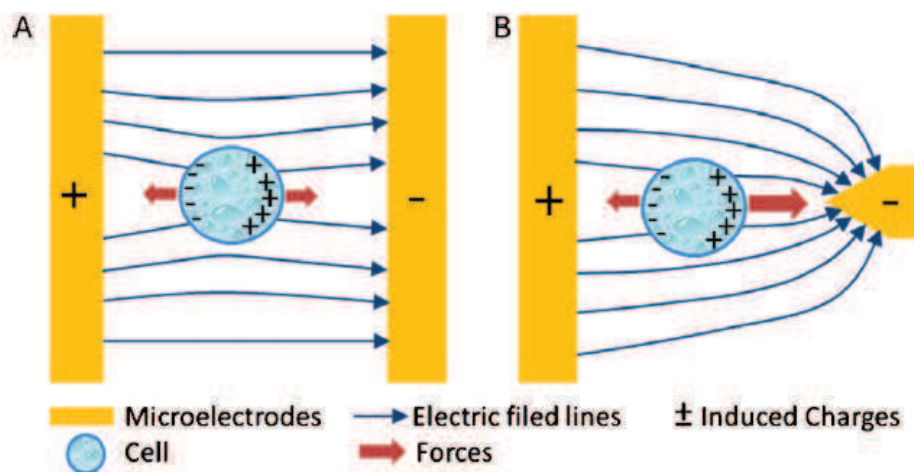


FIGURE 2.1 – Principe de la diélectrophorèse dans le cas A) d'un champ électrique uniforme et B) d'un champ électrique non uniforme [95]

La non uniformité du champ électrique est donc le facteur clé de la force induite. En effet, dans



un champ électrique uniforme, chaque moitié de particule est soumise à des forces de Coulomb de même norme qui se compensent en une force nulle s'appliquant sur cette particule (figure 2.1 A)). Dans un champ électrique non uniforme, les deux moitiés de particules sont soumises à des forces électrostatiques de Coulomb inégales. Il en résulte une force globale non nulle exercée sur le dipôle qui provoque le mouvement de la particule (figure 2.1 B)).

Cette interaction est donc due à l'interaction du moment dipolaire d'une particule avec le gradient spatial du champ électrique. La force de diélectrophorèse s'exerçant sur une particule sphérique de rayon  $R$  s'exprime alors sous la forme [97] :

$$\vec{F}_{\text{DEP}} = 2\pi\epsilon_m R^3 \Re[K(\omega)] \nabla E^2 \quad (2.1)$$

où  $\vec{E}$  est le champ électrique et  $\epsilon_m$  la permittivité absolue du milieu environnant. Tout d'abord, nous constatons que le champ électrique intervient au carré dans l'expression, donc l'orientation de la force de diélectrophorèse ne dépend pas de la polarisation des électrodes. Le facteur  $K(\omega)$ , appelé facteur de Clausius-Mossotti, est dépendant de la fréquence d'excitation : il constitue un élément clé de la force diélectrophorétique.

### 1.1.2 Facteur de Clausius-Mossotti

Le facteur  $K(\omega)$ , appelé facteur de Clausius-Mossotti, est défini par :

$$K(\omega) = \frac{\tilde{\epsilon}_p - \tilde{\epsilon}_m}{\tilde{\epsilon}_p + 2\tilde{\epsilon}_m} \quad (2.2)$$

où  $\tilde{\epsilon}_p$  et  $\tilde{\epsilon}_m$  sont respectivement les permittivités complexes de la particule et du milieu environnant qui peuvent s'exprimer directement par  $\tilde{\epsilon} = \epsilon - j\frac{\sigma}{\omega}$ .

Le facteur de Clausius-Mossotti est fonction de cinq paramètres d'influence :

- les propriétés diélectriques de la particule qui s'expriment par sa conductivité et sa permittivité,
- la forme extérieure de la particule, à savoir une géométrie sphérique ou cylindrique par exemple,
- la structure interne de la particule (homogène ou multi-couches),
- les propriétés diélectriques du liquide dans lequel les particules sont dispersées, défini par sa conductivité et sa permittivité,
- enfin, l'amplitude et la fréquence du signal électrique appliqué pour générer un champ électrique non uniforme.

### 1.1.3 Changement d'échelle favorable

En regardant de plus près l'équation 2.1, il apparaît que la réduction en taille des systèmes favorise le phénomène de diélectrophorèse. En effet, en prenant  $L$  une longueur caractéristique des variations du champ électrique et  $V$  la tension appliquée au système, pour une particule de taille donnée, la force de diélectrophorèse est d'ordre de grandeur :

$$\vec{F}_{\text{DEP}} \sim \frac{V^2}{L^3} \quad (2.3)$$

Ainsi, en passant d'une longueur  $L=1\text{cm}$  à  $100\mu\text{m}$ , cela implique que la même force de diélectrophorèse peut être développée, avec une tension 1000 fois inférieure. Ainsi, à faible tension, une force de DEP suffisante peut être créée. Ces faibles tensions requièrent une instrumentation assez simple à mettre en œuvre sur des circuits simples et robustes [98].

### 1.1.4 Particularités de la force de diélectrophorèse

Il faut noter que le phénomène de diélectrophorèse est généré par une dépendance non linéaire à la force du champ électrique quelque soit sa polarité (terme en  $E^2$ ). De plus, cette force de DEP n'existe que lorsque le champ électrique est non uniforme et elle dépend de la fréquence du champ appliqué. En examinant de plus près l'équation 2.1, relative à la force de diélectrophorèse, on peut remarquer que celle-ci est proportionnelle au volume de la particule ainsi qu'aux propriétés électriques des particules et du liquide dans lequel elles sont plongées. Nous utiliserons cette spécificité afin d'aligner des nanofils fabriqués dans des matériaux aux propriétés diélectriques différentes. Enfin, pour obtenir une force de diélectrophorèse, le champ électrique peut être créé à partir de l'application d'un signal continu entre 2 électrodes (DC DEP) ou bien en appliquant des signaux alternatifs (AC DEP). Pour faire un choix entre ces deux façons de procéder, nous nous sommes appuyés sur l'étude de Cetin [98]. Afin de diminuer l'accumulation d'ions au niveau des électrodes ainsi qu'un échauffement localisé au niveau des électrodes, nous avons choisi d'appliquer uniquement des signaux alternatifs.

## 1.2 DEP appliquée aux nanofils : existence d'axes préférentiels

Cette étude théorique a été démontrée à partir de modèles de particules sphériques donc isotropes. Cependant, les objets que l'on souhaite manipuler sont des nanofils caractérisés par leur forme cylindrique à grand rapport de forme qui les éloigne assez fortement du modèle sphérique. Leur forme leur confère donc une géométrie anisotrope et des propriétés qui en sont modifiées comme nous allons le démontrer par la suite avec l'existence d'axes préférentiels pour développer la force de diélectrophorèse.

Les nanofils peuvent être considérés comme des particules à une dimension étant donné leur haut rapport de forme diamètre sur longueur. Cela entraîne une variation de leur polarisation dépendant de leur orientation originelle dans le gradient du champ électrique. Il a été démontré par Jones [97] que le formalisme de la DEP pour des particules dites allongées (needle-like particles en anglais) se décline en deux composantes selon l'orientation de la particule par rapport aux lignes de champ électrique. Par conséquent, le facteur de Clausius-Mossotti explicité dans l'équation 2.2 pour des particules sphériques isotropiques peut s'exprimer le long de deux axes,

appelés l'axe long et l'axe court des nanofils, d'après les équations suivantes [99] :

$$K_{\text{long axis}}(\omega) = \frac{\tilde{\epsilon}_p - \tilde{\epsilon}_m}{\tilde{\epsilon}_m} \quad (2.4)$$

$$K_{\text{short axis}}(\omega) = 2 \frac{\tilde{\epsilon}_p - \tilde{\epsilon}_m}{\tilde{\epsilon}_p + \tilde{\epsilon}_m} \quad (2.5)$$

Cette situation est récapitulée sur la figure 2.2.

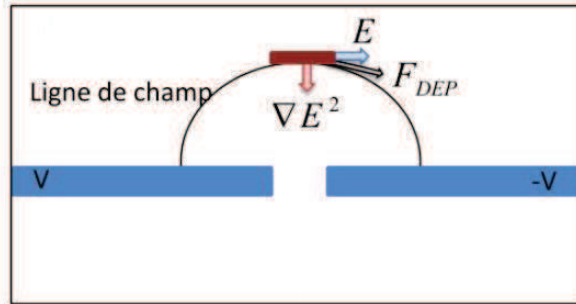


FIGURE 2.2 – Nanofil immergé dans un champ électrique non uniforme subissant une force de diélectrophorèse  $F_{DEP}$  impactée par l'anisotropie du nanofil [100]

Dans le cas où le gradient du champ électrique est parallèle au nanofil, la force de DEP sera uniquement composée d'une composante alignée selon le long axe du nanofil (long axis force). Dans le cas où le gradient du champ électrique est parfaitement perpendiculaire au nanofil, la force de diélectrophorèse résultante sera perpendiculaire au nanofil et donc dirigée selon le petit axe (short axis force). Dans les cas où le nanofil est positionné aléatoirement dans le gradient de champ électrique, il faut considérer les deux composantes selon le petit et le long axe afin de déterminer la force de diélectrophorèse résultante.

Afin de comparer les influences de ces deux composantes, le facteur de Clausius-Mossotti est tracé pour des nanofils de silicium intrinsèques ( $\sigma_p = 30S/m$ ) plongés dans un mélange (85 :15) d'isopropanol et d'eau déionisée en figure 2.3.

Raychaudhuri et al. [99] ont tracé l'évolution de la direction de la force de diélectrophorèse en fonction de la position du nanofil par rapport au gradient de champ électrique dans lequel il est immergé. On se rend compte sur ces graphiques, reproduits en figure 2.4, que les deux forces selon le grand axe et le petit axe se combinent pour donner une force de diélectrophorèse résultante dont la direction dépendra de la fréquence utilisée. Nous exploiterons cette information par la suite pour optimiser notre technique d'alignement.

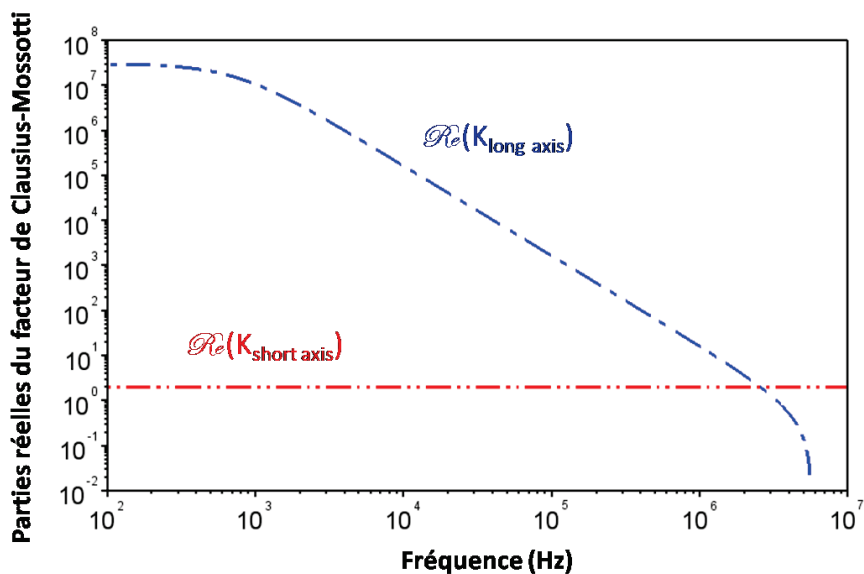


FIGURE 2.3 – Facteur de Clausius-Mossotti selon le grand et le petit axe en fonction de la fréquence pour un nanofil de silicium non intentionnellement dopé

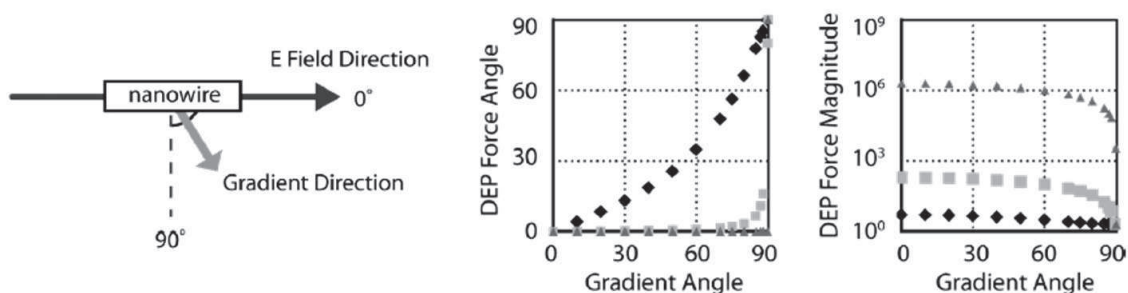


FIGURE 2.4 – Influence de l’orientation et la norme de la force de diélectrophorèse en fonction de la direction du gradient du champ électrique [99]

## 2 Ce qui existe

Le phénomène de diélectrophorèse a été utilisé par de nombreuses équipes de recherche afin d’assembler des nanofils. Cependant, ces développements ont mis à jour des limites repoussant leur intégration dans les procédés industriels actuels, notamment leur incompatibilité d’intégration dans des procédés classiques utilisés en microélectronique.

### 2.1 Etat de l’art diélectrophorèse

L’alignement par diélectrophorèse a suscité un intérêt tout particulier depuis une dizaine d’années. Smith et al. [81] ont été les premiers en 2000 à publier un prototype permettant d’aligner des nanofils à grande échelle. Ils ont prouvé qu’appliquer un champ électrique non uniforme sur des électrodes interdigitées induit une polarisation sur des particules diélectriques que sont des nanofils de rhodium. La force de diélectrophorèse résultante met en mouvement les nanofils

dans la solution jusqu'aux sites d'assemblage préférentiels en surmontant les forces de traînée, la gravité, les phénomènes électrothermiques ainsi que les forces d'adhésion à la surface. Des études plus récentes ont démontré le potentiel de cette approche avec de nombreux types de nanofils, variés tant en longueurs ou diamètres qu'en matériaux les constituant [84] :

- des nanofils de silicium [94] de longueur  $18 \mu m$ ,
- des nanofils d'arséniure d'indium (InAs) [99] de  $20 \mu m$  de longueur,
- des nanofils d'oxyde de zinc (ZnO) [101].

## 2.2 Limitations

Ces différentes études ont montré le potentiel de la diélectrophorèse pour un alignement collectif des nanofils. Cependant, si l'on pense à une intégration à grande échelle, nous pouvons identifier quelques limitations concernant les différents protocoles d'alignement envisagés. Le principal problème d'un alignement par diélectrophorèse provient de la façon de délivrer les nanofils et donc la gestion de la solution les contenant afin d'obtenir un rendement d'alignement optimum. De plus, les nanofils que nous alignons sont d'une longueur bien plus faible que ceux présentés dans les travaux cités jusque-là. Les nanofils que nous alignons vont de  $2 \mu m$  à  $5 \mu m$ , afin de pouvoir manipuler des objets d'intérêt d'un point de vue intégration.

### 2.2.1 Effet du séchage du solvant

La première solution envisagée est de dispenser la solution de façon rudimentaire directement sur les électrodes de diélectrophorèse. C'est la procédure adoptée par l'équipe de Raychaudhuri [99] pour aligner des nanofils d'InAs avec un bon rendement. Leur protocole consiste à dispenser directement la solution contenant les nanofils d'intérêt au-dessus de la zone de diélectrophorèse, d'appliquer le champ électrique pendant une durée jugée suffisante avant de sécher sous flux d'azote la zone de travail. Le séchage permet d'évacuer rapidement la solution une fois que la diélectrophorèse a pu aligner un certain nombre de nanofils. L'objectif principal est donc de conserver sur le substrat hôte les nanofils alignés par diélectrophorèse tout en évitant le dépôt de nanofils excédentaires contenus dans la solution. Cependant, ce protocole soulève quelques interrogations. En effet, des nanofils peuvent par exemple être déviés de leur position d'alignement lors de ce séchage, faussant donc les résultats d'alignement obtenus par DEP. Afin d'éviter ce phénomène, ils appliquent au moment du séchage un champ électrique plus important afin de fixer au mieux les nanofils alignés. Cette façon de procéder a certes l'avantage de fixer les nanofils lors du séchage, mais peut également créer des amas de nanofils ou bien encore endommager le substrat. Ainsi de très hauts rendements semblent difficilement atteignables en utilisant ce protocole d'alignement.

En partant de cette étude, d'autres équipes se sont penchées sur cette problématique et ont cherché à contrôler la dispense de la solution contenant des nanofils sur un substrat.

## 2.2.2 Améliorations apportées par cellule microfluidique

De très forts rendements d'alignement ont été démontré par Freer et al. [94]. Ils ont développé un protocole d'alignement s'inspirant de l'intégration des laboratoires sur puce (Lab on Chip). Ils utilisent ainsi la diélectrophorèse couplée à un système microfluidique d'ingénierie très complexe présenté en figure 2.5.

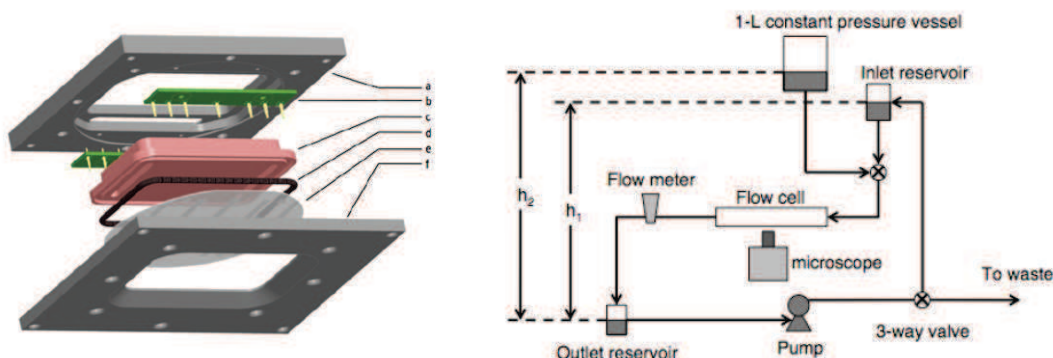


FIGURE 2.5 – Système microfluidique développé par Freer et al. [94] constitué d'une cellule encapsulée intégrant notamment deux réservoirs, une pompe, un circuit microfluidique et un débit-mètre

Ce procédé requiert l'élaboration d'un substrat supportant des électrodes de diélectrophorèse encapsulé dans une cellule microfluidique. Le flux microfluidique est obtenu par une différence de pression appliquée entre un réservoir d'entrée et un réservoir de sortie. Afin d'obtenir un rendement optimum, le flux microfluidique de solution contenant les nanofils doit être précisément contrôlé.

## 2.3 Vers un assemblage hybride par couplage de la DEP avec assemblage dirigé

Le matériel à implémenter est donc plus encombrant avec l'utilisation de pompes, réservoirs, capteurs... Cependant, obtenir un très bon rendement n'est possible qu'en contrôlant le séchage du liquide contenant les nanofils à aligner.

Nous présentons par la suite une technique d'assemblage de nanofils à grande échelle combinant la diélectrophorèse et l'assemblage capillaire pour pallier aux différentes limitations identifiées.

## 3 Développement de la plateforme DEP

Nous présentons dans cette partie le développement de la technologie DEP incluant le prototypage et le procédé de fabrication des

### 3.1 Prototypage des électrodes de DEP

Comme explicité dans la section précédente, générer une force de diélectrophorèse requiert la création préalable d'un champ électrique non uniforme. Le dessin de géométries d'électrodes planaires intégrées au dispositif permet de créer le champ électrique souhaité. Dans un premier temps, il faut donc valider la géométrie des électrodes par simulation avant de passer à la fabrication en salle blanche de ces électrodes.

#### 3.1.1 Géométrie envisagée

La structure la plus simple consiste à mettre en regard deux jeux d'électrodes portées à des potentiels différents comme illustré sur la figure 2.9. La distribution électrique se fait par ce que l'on appellera par la suite un bus, de taille macroscopique par rapport aux électrodes de diélectrophorèse. Les sites d'alignement sont donc localisés dans l'espace inter-électrodes.

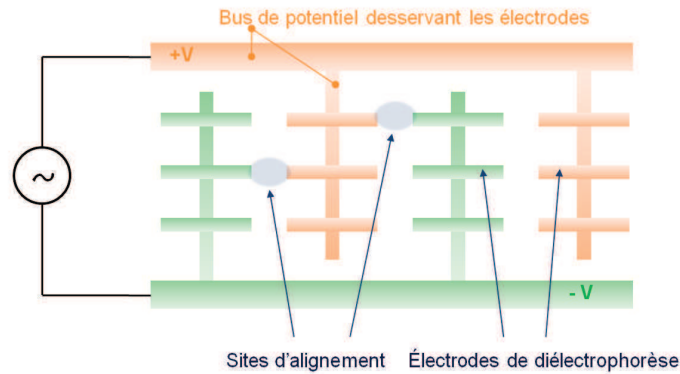


FIGURE 2.6 – Schéma de principe d'un système à électrodes interdigitées, desservies par un bus

#### 3.1.2 Simulation multiphysique

La simulation par éléments finis permet dans un premier temps de valider la géométrie des électrodes de diélectrophorèse avant de les implanter réellement dans un dispositif. Ces simulations ont été réalisées sous COMSOL en collaboration avec Sven Salomon, doctorant du groupe Nanobiosystèmes [100]. Pour un alignement de nanofils uniques, les électrodes doivent être assez fines tout en étant réalisables par des procédés de micro-fabrication. Pour arriver à un contrôle individuel de l'alignement des nanofils, il faut donc appréhender l'électrostatique associée à des électrodes très fines aux dimensions se rapprochant de celles des nanofils. Ainsi, en figure 2.7, sont tracées les lignes de champ électrique  $\vec{E}$ , ainsi que le gradient du champ électrique au carré  $\nabla E^2$ .

Les sites d'assemblage potentiels sont ainsi identifiés dans les zones de fort gradient ; ils sont localisés au bord des électrodes mais surtout dans l'espacement inter-électrodes, ce qui valide notre dessin d'électrodes.



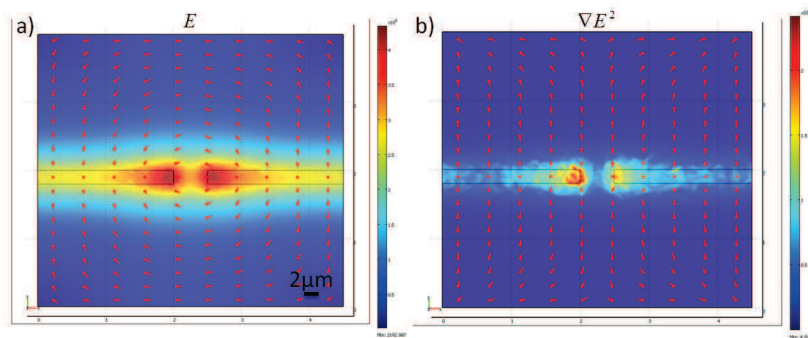


FIGURE 2.7 – a) La surface représente le champ électrique normé  $E$ , les flèches représentent les lignes de champ b) La surface représente la norme du gradient du champ  $E$  au carré, les flèches représentent la direction de ce vecteur [100]

### 3.1.3 Règles de dessin

L'étude bibliographique a mis en exergue des règles de dessin à suivre afin de limiter l'impact de l'implantation des électrodes sur le procédé d'alignement. La résistance du bus desservant les électrodes d'assemblage doit être négligeable devant celle entre les électrodes. De plus, ces bus doivent être espacés d'au moins 2 fois la longueur des nanofils à aligner. En effet, un champ non uniforme peut aussi s'établir entre les lignes de bus, mais en espaçant suffisamment ces lignes, ce champ est négligeable devant celui créé entre les électrodes d'alignement permettant ainsi de s'affranchir de leur influence. Enfin, les électrodes d'assemblage sont disposées de façon à ne pas influencer le champ électrique sur les électrodes adjacentes. Nous avons donc opté pour un design combinant toutes ces règles de dessin dont un exemple est donné en figure 2.8.

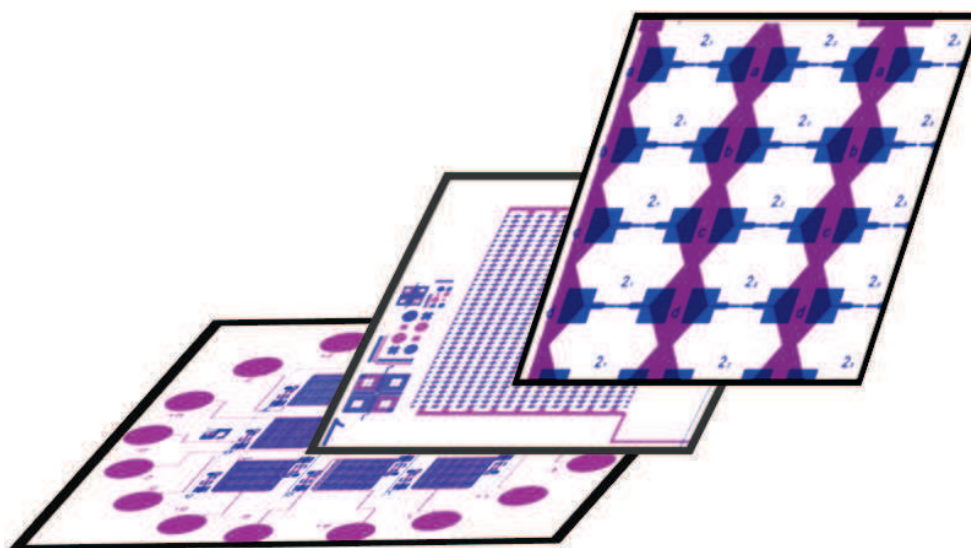


FIGURE 2.8 – Dessin des électrodes de DEP avec i) une faible résistance des bus desservant les électrodes ii) des bus espacés pour ne pas créer de zones de champ électrique parasite iii) des électrodes de diélectrophorèse assez espacées les unes des autres pour s'affranchir de leurs influences mutuelles

### 3.2 Intérêt d'isoler les électrodes de DEP et les nanofils

Dans la perspective d'une intégration générique, les électrodes de DEP doivent servir uniquement à la manipulation des nanofils, puis être décorellées du reste du procédé. Les nanofils alignés ne doivent donc pas être en contact électrique avec ces électrodes. Il apparaît donc qu'une couche d'isolation électrique doit être implémentée entre les électrodes de diélectrophorèse et les objets à aligner. Ainsi, les nanofils seraient alignés et indépendants les uns des autres, laissant donc toute flexibilité pour leur utilisation a posteriori. Cette isolation est donc un critère à prendre en compte dans notre cahier des charges pour créer un dispositif d'alignement de nanofils versatile.

### 3.3 Procédés technologiques

La plateforme de micro et nanotechnologies du LAAS offre une salle blanche équipée de nombreux équipements permettant d'élaborer des composants microélectroniques. La concentration particulaire y est maîtrisée (classe 10000 et classe 100), la température est régulée ainsi que l'humidité et la lumière dans la zone de photolithographie. L'intérêt est de pouvoir réaliser des dispositifs rapidement tout en adaptant les procédés de fabrication au plus près des nécessités du procédé d'alignement développé.

#### 3.3.1 Objectif

Il nous faut donc fabriquer deux jeux d'électrodes métalliques isolées électriquement par un isolant comme représenté en figure 2.9. Ces deux jeux d'électrodes doivent pouvoir être adressés électriquement depuis un générateur externe. Des accès électriques doivent donc être implémentés sur le wafer final.

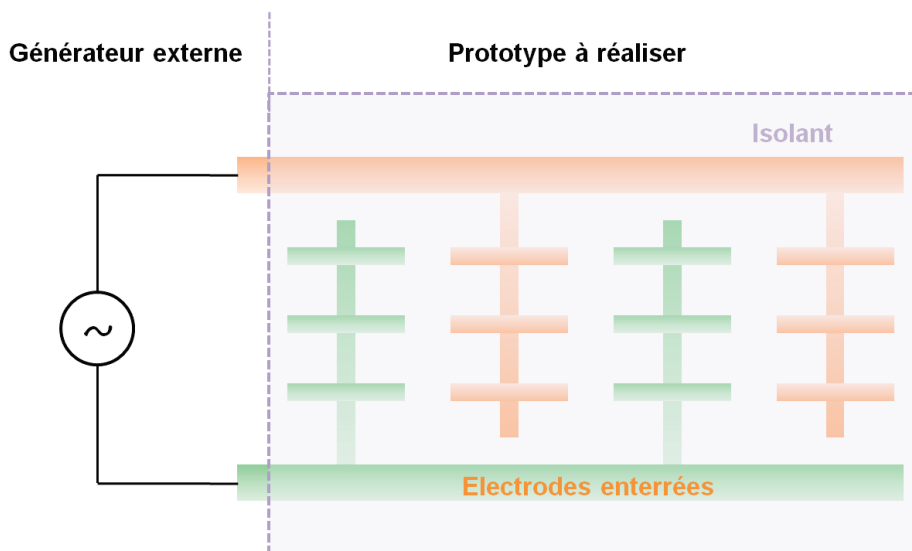


FIGURE 2.9 – Schéma du prototype à réaliser, avec deux jeux d'électrodes, enterrées sous un isolant, avec accès à un générateur externe

Les techniques de fabrication sont détaillées dans les paragraphes qui suivent.

### 3.3.2 Taille des substrats utilisés

La réalisation des prototypes supportant les électrodes de diélectrophorèse s'est faite en plusieurs étapes. Tout d'abord, nous avons réalisé des prototypes afin de démontrer les possibilités offertes par une nouvelle méthode d'alignement couplant diélectrophorèse et assemblage capillaire. Ce développement a été réalisé dans un premier temps sur des wafers 4 pouces en utilisant des machines d'insolation classiques, d'une précision de l'ordre du micromètre. Ces technologies disposent en effet de plus de flexibilité au sein de la salle blanche du LAAS. Puis, afin d'optimiser notre étude, nous avons développé des procédés encore plus précis afin de définir le plus précisément possible les électrodes de diélectrophorèse et les niveaux d'adressage électrique après alignement pour des dispositifs fonctionnels. Pour cela, nous sommes passés sur un équipement de lithographie optique par projection. Nous en avons également profité pour passer sur des wafers 6 pouces afin d'apporter une démonstration grande échelle de notre méthode d'alignement. Nous présenterons donc par la suite le procédé développé sur les wafers 6 pouces, procédé qui est aujourd'hui celui de référence pour fabriquer des dispositifs en vue de réaliser un alignement par diélectrophorèse. Les substrats utilisés sont de type P, non intentionnellement dopés, d'orientation cristalline (100).

### 3.3.3 Nettoyage préalable des substrats

Toutes les précautions de sécurité doivent être respectées pour manipuler des produits chimiques qui peuvent être dangereux et pour éviter les contaminations des différentes technologies qui coexistent en salle blanche. Ainsi, au préalable à toutes manipulations, les substrats neufs doivent subir un nettoyage spécifique appelé nettoyage piranha.

Ce nettoyage piranha est effectué sur des postes sécurisés spécifiques pour les substrats 6 pouces placés sous flux laminaire en classe 100. Ces postes sont dédiés aux technologies CMOS (et donc sans contamination métallique). Le principe est de plonger les wafers dans un bain d'eau oxygénée afin de créer en surface une couche très fine d'oxyde englobant les impuretés puis de décaper cette couche par immersion dans un bain acide sulfurique dilué à 10%. Un bac de rinçage à l'eau désionisée avec suivi de résistivité permet de s'assurer de la qualité du rinçage entre chaque bain. Les plaquettes sont ensuite disposées dans un équipement de rinçage et de séchage collectif sous azote. Les plaquettes ont ainsi subi un nettoyage poussé préalable à toute étape technologique. Ces procédés de nettoyage systématiques sont sensés éviter les contaminations des plaquettes ainsi que des équipements collectifs utilisés en salle blanche.

### 3.3.4 Oxydation thermique

L'oxydation du substrat permet de créer une surface plane isolante sur laquelle nous viendrons définir les lignes conductrices. Sans cette oxydation, les électrodes reposeraient directement sur du silicium, avec des pertes potentielles ou des conceptions non désirées vers le cœur du substrat. Nous avons donc décidé de réaliser une oxydation de 200 nanomètres en surface des substrats (figure 2.10).

L'oxydation thermique est réalisée dans des fours horizontaux. Le procédé retenu est une

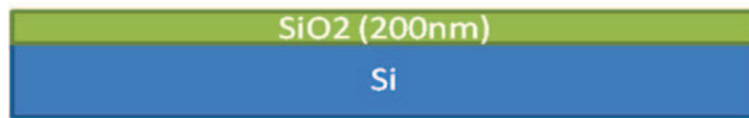


FIGURE 2.10 – Oxydation thermique de 200 nanomètres

oxydation sèche dans les fours Centrotherm disponibles en salle blanche. Dans ce type de procédé, la croissance de l'oxyde est lente, permettant à l'oxyde d'acquérir de très bonnes propriétés électroniques avec très peu de défauts actifs à l'interface  $\text{Si}/\text{SiO}_2$ . Le silicium placé à haute température en présence de vapeurs oxydantes (oxygène ou eau) s'oxyde en surface selon une cinétique de croissance déterminée par la théorie de Deal et Grove [102]. Ce modèle considère qu'en présence d'une couche de  $\text{SiO}_2$  à la surface d'un substrat de silicium, les molécules d' $\text{O}_2$ , agents oxydants provenant de la phase gazeuse, diffusent à travers la couche d'oxyde déjà présente en direction de l'interface  $\text{Si}/\text{SiO}_2$  pour que la réaction d'oxydation y ait lieu. L'épaisseur d'oxyde formé dépend des valeurs de la température, des débits et de la pression partielle des espèces oxydantes. Ce type de croissance suit une loi parabolique en fonction du temps et est contrôlé par la diffusion, dépendant donc de la température. Ce modèle permet donc de définir précisément les conditions expérimentales de l'oxydation. L'épaisseur d'oxyde ainsi formée est contrôlée par ellipsométrie, une technique optique d'analyse de surface. Elle repose sur la mesure du changement de l'état de polarisation de la lumière lors de sa réflexion sur la surface d'un matériau. Ainsi, on peut déterminer l'indice de réfraction et l'épaisseur d'un matériau transparent lorsqu'il est déposé en couche mince sur un substrat dont les indices sont quant à eux connus.

### 3.3.5 Définition des électrodes de diélectrophorèse par procédé lift-off

Le lift-off est un procédé permettant de structurer un motif métallique sur un substrat. Il combine une étape de lithographie optique par projection permettant de définir les structures par insolation d'une résine, le dépôt de métal sur tout le wafer, et enfin le retrait de la résine en surplus mettant à jour les structures métalliques structurées.

#### 3.3.5.1 Lithographie optique par projection

Une fois la couche d'oxyde créée sur les wafers, les électrodes de diélectrophorèse doivent être définies. Elles le sont tout d'abord en résine qui va être structurée de façon à servir de pochoir par la suite pour un dépôt de métal uniforme sur toute la plaquette. Etant donnée la résolution que nous souhaitons obtenir sur les électrodes, nous avons utilisé un aligneur par projection CANON FPA-3000i4 (Fine Pattern Aligner). La lithographie optique par projection consiste à exposer une résine photosensible via un système optique réducteur d'un facteur 5. La résine est soumise à un rayonnement UV issu d'une lampe à vapeur de mercure. La limite de résolution avec une longueur d'onde de 365 nanomètres est de  $0,35 \mu\text{m}$ . Cependant, pour arriver à ce résultat, les réactions des résines utilisées doivent être particulièrement bien maîtrisées.

En effet, en utilisant un procédé d'enduction simple, nous avons obtenu des profils très mal

définis, avec les flancs de métal qui restaient accrochés sur les électrodes (figure 2.11).

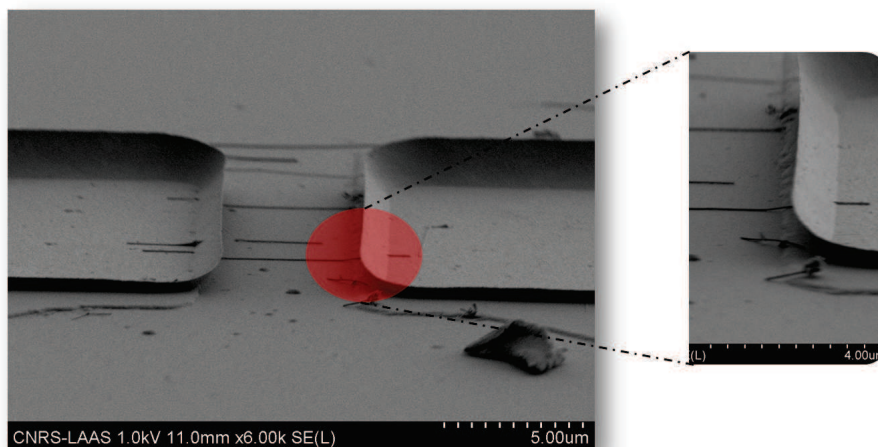


FIGURE 2.11 – Profil simple de résine mal calibré donnant après lift-off des électrodes de métal très mal définies

Nos structures n'étaient donc pas parfaitement définies. Nous avons donc dû développer un procédé d'enduction bi-couche avec une couche de résine LOR 3A surplombée par une couche d'ECI 600 nm où seule l'ECI est sensible à l'exposition aux UV de l'aligneur. Après spin-coating et recuits adéquats, la bi-couche est donc créée (figure 2.12 étape 1) :

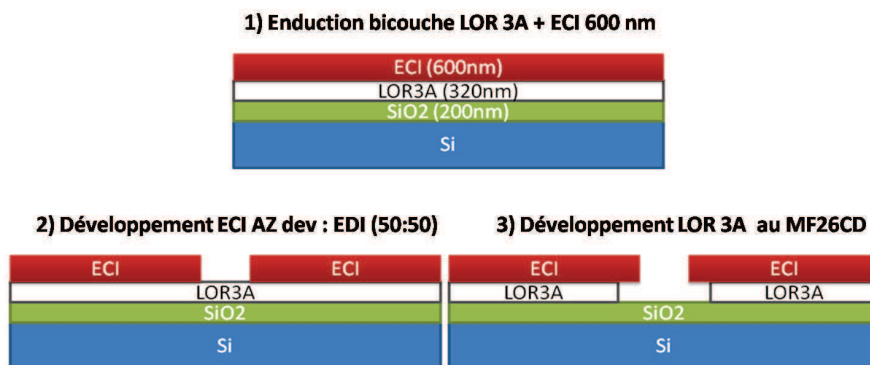


FIGURE 2.12 – Etapes 1) d'enduction puis, après insolation, de développement 2) de l'ECI puis 3) de la LOR 3A

Après exposition, la couche d'ECI est donc développée classiquement dans un mélange (50 :50) d'AZ Developer et d'eau déionisée. La LOR 3A est donc découverte aux endroits qui ont été exposés. Nous pouvons ensuite attaquer spécifiquement cette deuxième couche de résine par immersion dans du MF26CD. Ce développement en 2 étapes est illustré en étapes 2 et 3 sur la figure 2.12.

Ce procédé bi-couche présente l'avantage de façonner un profil dit en casquette des résines, en référence à la forme des résines après développement. Les profils présentés en figure 2.13 sont



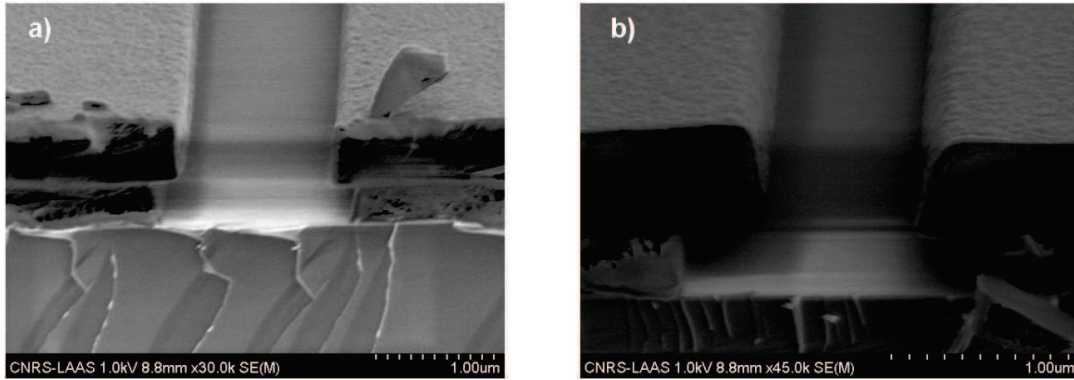


FIGURE 2.13 – Profil de résine en casquette pour a) 20s et b) 30s de développement au MF26CD

issus de différents temps de développement. L'avantage des profils en casquette s'illustre après le dépôt de métal que nous exposons par la suite.

### 3.3.5.2 Métallisation et libération des électrodes de diélectrophorèse

Lors des premiers dispositifs, des électrodes composées d'une couche d'accroche en titane puis d'une couche d'or ont été déposées. Mais le procédé développé s'ensuit d'une étape de planarisation et d'isolation des électrodes qui aura recours à des températures de process pouvant monter jusqu'à 800°C. Cette température exclut donc l'usage de l'or. Nous avons donc fabriqué des électrodes en chrome. Ce métal est déposé en évaporation thermique sous vide secondaire ( $1.10^{-7}$  Torr) dans un bâti Eva 600. Le chrome est chauffé par un canon à électrons et se vaporise uniformément sur le substrat qui est placé en regard du creuset. Après métallisation, le métal recouvre donc les parties où il y a encore de la résine ainsi que les parties où il n'y a plus de résine comme présenté sur la figure 2.14 a).

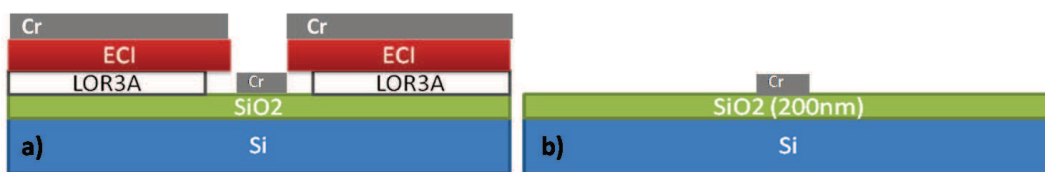


FIGURE 2.14 – Procédé Lift-Off : a) Dépôt de métal et b) Libération des électrodes

L'intérêt du profil bi-couche en résine s'illustre en figure 2.15 a), puisque l'on voit bien que cela permet de définir très précisément l'électrode métallique : il y a une discontinuité nette entre le métal du dessus à enlever et le métal déposé sur le substrat à conserver.

Afin d'enlever le métal en surplus, on procède donc au lift-off qui va permettre d'éliminer les couches de résine restantes comme illustré en figure 2.14 b).

Les wafers sont plongés dans du Remover PG porté à une température de 70°C. Afin de faciliter le lift-off, celui-ci est réalisé sous ultrasons à 130 kHz pendant 10 minutes environ. L'utilisation de Remover PG est coûteuse mais permet d'éliminer efficacement les résines ECI et LOR en une seule manipulation. Le lift-off permet donc la libération des électrodes de diélectrophorèse. Le résultat



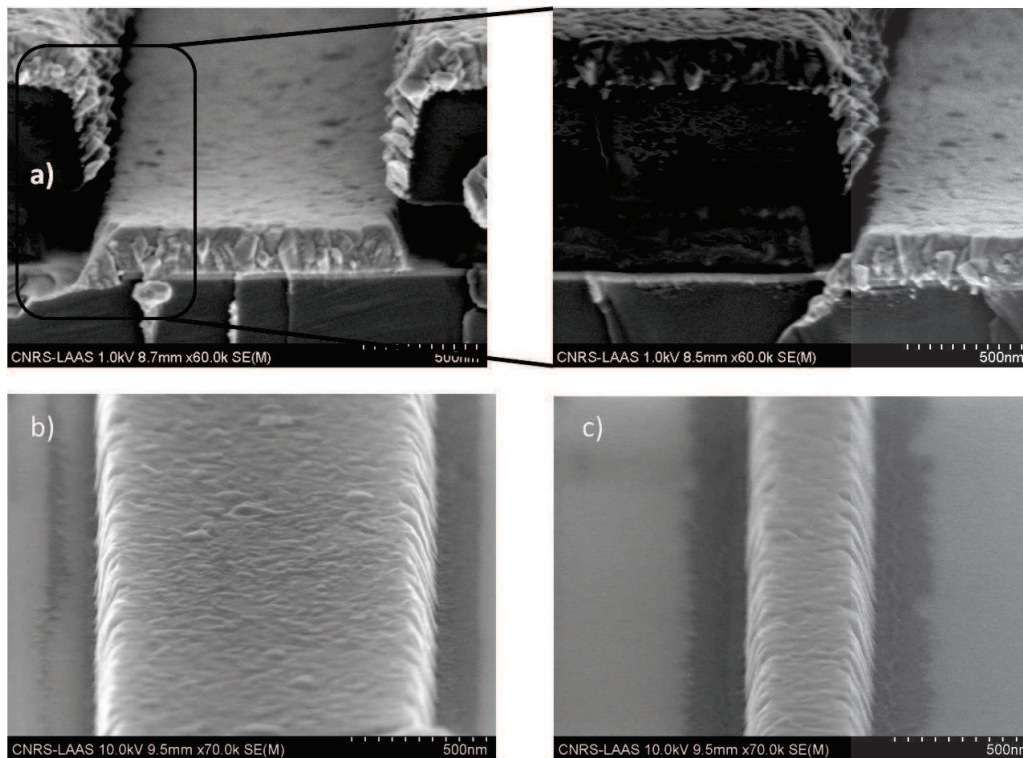


FIGURE 2.15 – a) Dépôt de métal sur profil de résine en casquette et b) et c) profil de métal obtenu après libération

obtenu est présenté en figure 2.15 b) et c).

Nous pouvons constater que les électrodes sont définies de façon très précise grâce à notre procédé de dépôt de résine bi-couche.

### 3.3.6 Nécessité d'isoler les électrodes de DEP

Comme défini dans le cahier des charges avant de débiter le projet, il est très important d'isoler les électrodes de diélectrophorèse des nanofils qui vont les surplomber.

Afin d'isoler électriquement les électrodes de DEP des particules à assembler, nous avons dans un premier temps opté pour un dépôt chimique en phase vapeur assisté par plasma (PECVD) de nitrure de silicium  $Si_3N_4$  réalisé à 300 °C. Le choix d'un procédé de dépôt à basse température était dicté par la volonté de limiter l'apport thermique sur les électrodes métalliques, structures sensibles à la température, et ainsi d'éviter toute diffusion métallique susceptible de provoquer des courts-circuits entre les électrodes en regard. Cependant, le dépôt par plasma ainsi réalisé est tout à fait conforme et suit donc parfaitement la topologie des électrodes sous-jacentes comme illustré en figure 2.16.

Ceci devient problématique lorsque des nanofils sont alignés dans l'espacement inter-électrodes puisqu'ils suivent eux-aussi la topologie sous-jacente comme illustré sur l'image MEB en figure 2.17 a).

Le microscope à force atomique ou AFM permet de décrire très précisément la topographie de la surface entre deux électrodes de diélectrophorèse (figure 2.17 b) et c)). Cette technique

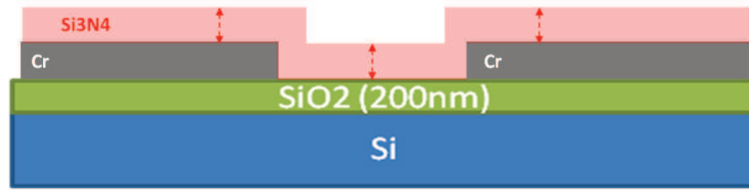


FIGURE 2.16 – Dépôt conforme de  $Si_3N_4$  sur les électrodes de diélectrophorèse résultant en une surface non plane

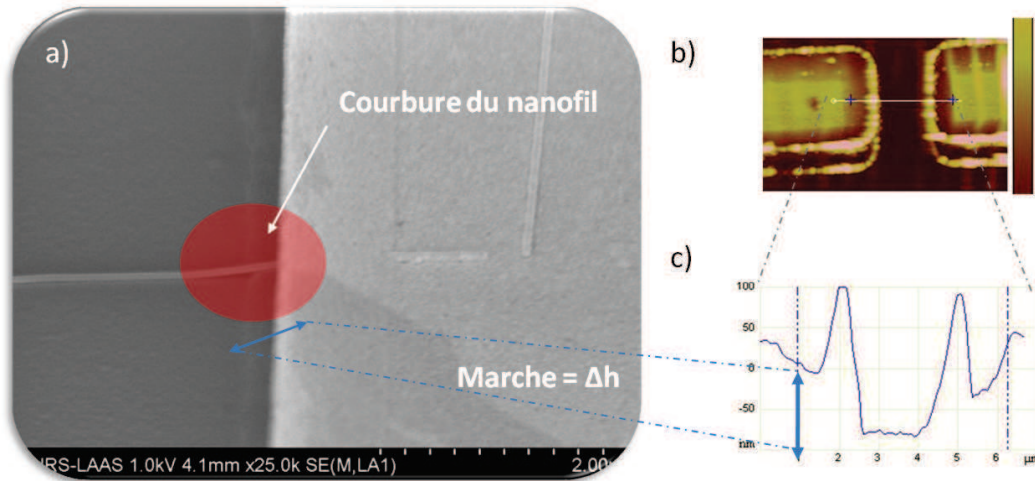


FIGURE 2.17 – a) Courbure d'un nanofil déposé au-dessus des électrodes de diélectrophorèse enterrées sous du  $Si_3N_4$ , b) Cliché AFM et c) profil topographique obtenu avec marche  $\delta h$  reportée à la surface du substrat

exploite l'interaction de Van der Waals entre les atomes de l'apex nanométrique d'une pointe et les atomes de la surface étudiée. L'AFM fait donc office de profilomètre offrant une résolution latérale de l'ordre du nanomètre, et une résolution verticale de l'ordre de l'angström. La déformation du nanofil peut induire des contraintes et perturber son comportement électrique. Nous avons donc cherché à nous affranchir de cette déformation en développant un procédé de planarisation, décrit ci-après, à partir d'un oxyde fluable, l'Hydrogène SilsesQuioxane (HSQ).

### 3.3.7 Développement du procédé de planarisation par HSQ

Nous avons développé un procédé de planarisation en utilisant un oxyde fluable (spin-on-glass). Cette approche a déjà démontré sa capacité à planariser des réseaux de nanofils verticaux dans la fabrication de transistors 3D nanométriques [20].

La résine Hydrogène SilsesQuioxane (HSQ) est déjà utilisée dans les procédés de circuits intégrés à multi-niveaux de métallisation grâce à ses performances uniques pour la formation d'inter-couches de diélectrique à faible permittivité (ILDs pour InterLayer Dielectrics). Elle est dispensée à la tournette et permet, après un recuit thermique adapté, d'obtenir des films diélectriques de très bonne qualité avec un haut degré de planarisation et de remplissage de gaps. Cette résine contient du silicium, de l'oxygène et de l'hydrogène sous forme de polymères.

La dissociation des liaisons  $Si - H$  et la formation d'oxyde de silicium  $Si - O$  sont dictées par une cinétique dépendant de la température de recuit et de la concentration en oxygène. La HSQ présente également l'avantage d'être inorganique contrairement aux autres oxydes fluables à base de siloxane existants (PDMS...).

Nous avons utilisé une solution de HSQ diluée dans du MIBK commercialisée par Dow Corning sous l'appellation FOx 15 (FOx pour Flowable Oxide ou oxyde fluable). L'épaisseur de la résine est directement fonction des paramètres de spin-coating (vitesse, accélération, temps, capot ouvert ou fermé) mais aussi de la dilution dans le MIBK. Cependant, ses propriétés d'isolation électrique nécessitent un recuit réalisé dans un four de recuit rapide ANNEALSYS (RTA pour Rapid Thermal Annealing) afin de densifier la résine. L'intérêt est de pouvoir réaliser un traitement thermique spécifique de la HSQ grâce à des rampes de montée en température très rapides jusqu'à 100°C par seconde. Ceci permet de limiter la durée du recuit et donc de limiter les mécanismes de diffusion thermique. Cette montée en température très rapide est obtenue par l'utilisation de lampes halogènes. Au cours de ce recuit de densification, la HSQ va avoir tendance à se "tasser". L'épaisseur finale de cette résine dépend donc de l'épaisseur initiale déposée par spin coating mais aussi du recuit qui s'ensuit.

Afin de planariser de manière effective les gaps inter-électrodes, nous avons opté pour le dépôt d'une couche de HSQ par spin coating de 150 nanomètres suivi d'un recuit à 800 °C pendant 120 secondes sous flux d'azote. L'épaisseur finale est contrôlée par ellipsométrie après définition d'un modèle pour la HSQ recuite. La topologie obtenue devrait donc être semblable au schéma en figure 2.18.

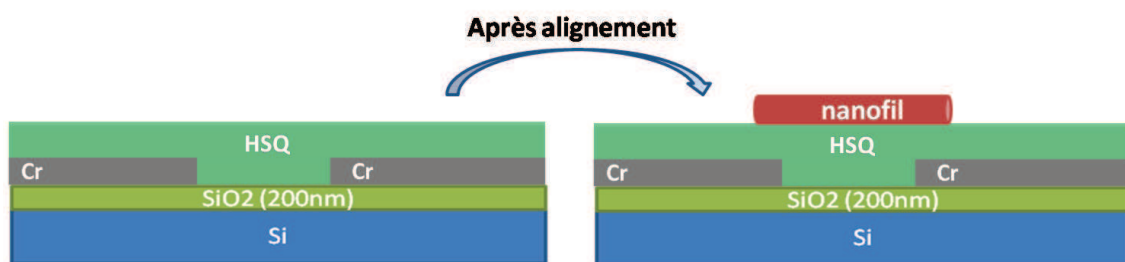


FIGURE 2.18 – Topologie obtenue après planarisation du gap inter-électrodes par enduction d'oxyde fluable HSQ

L'AFM reste ensuite le meilleur appareil de mesure pour caractériser la planarité de la zone inter-électrodes ainsi obtenue. En figure 2.19, on s'aperçoit que l'on a récupéré quasiment toute la topologie des électrodes maintenant enterrées. Le nanofil aligné au-dessus de ces électrodes ne présente pas de déformation comme observé précédemment.

Le tableau suivant récapitule les résultats obtenus par planarisation grâce à l'oxyde fluable.

Procédé mis en œuvre	Electrodes de DEP brutes	Après isolation $Si_3N_4$	Après isolation HSQ
Hauteur de marche $\Delta h$	100 nm	75 nm	15 nm

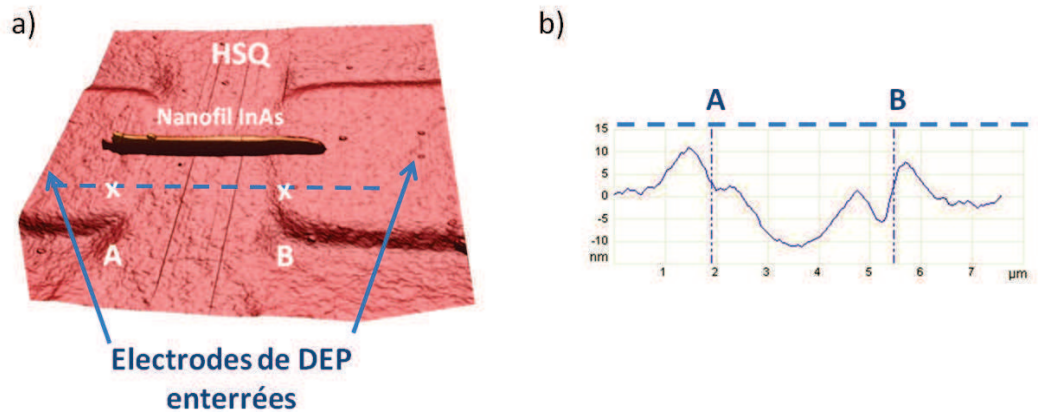


FIGURE 2.19 – a) Planarisation caractérisée par AFM après avoir enterré les électrodes de DEP sous la HSQ et b) profil topologique dans un gap inter-électrodes

### 3.3.8 Accès électrique

Afin d'accéder électriquement aux électrodes de diélectrophorèse maintenant enterrées sous la HSQ, nous devons enlever la HSQ sur la périphérie du wafer. Pour cela, nous enduisons le wafer d'une résine de protection puis nous procédons à son détournage avec de l'acétone. Les accès aux électrodes de diélectrophorèse sont ensuite libérés par une attaque de la HSQ à l'acide fluorhydrique dilué à 1% pendant 10 secondes. Après avoir enlevé la résine de protection, les électrodes de DEP sont maintenant accessibles sur le pourtour du wafer tandis qu'elles sont enterrées sous de la HSQ au niveau des zones de travail comme présenté en figure 2.20.

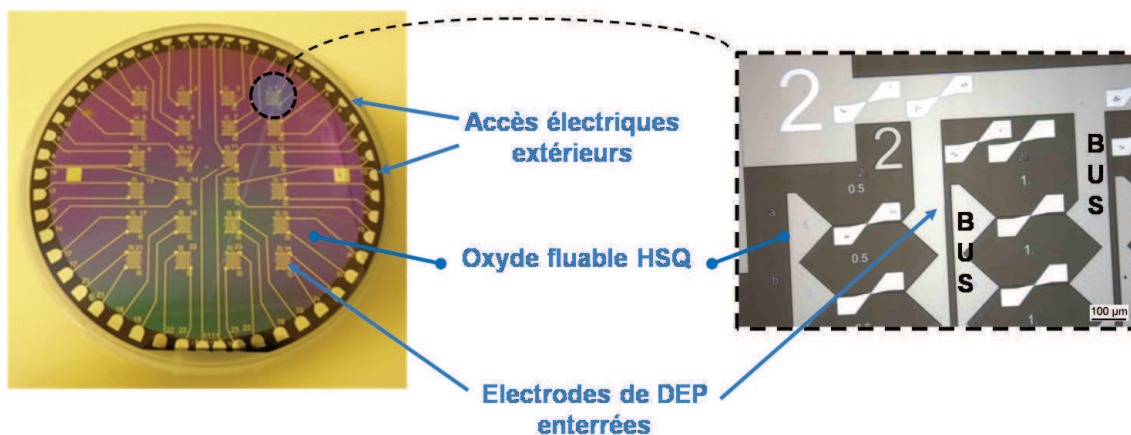


FIGURE 2.20 – Wafer 6 pouces avec électrodes de DEP enterrées sous HSQ

Nous pouvons également voir le découpage en différentes zones d'assemblage sur le substrat



six pouces. En effet, pour privilégier un grand nombre de tests d'assemblage différents, nous avons opté par un travail sur des cellules de 6mm par 7mm. Le substrat 6 pouces présenté comporte 24 zones de travail complètement décorrélées mais ayant subi les mêmes procédés technologiques.

### 3.3.9 Bilan procédés technologiques

La fabrication d'électrodes en adéquation avec les besoins en aval d'une technique d'alignement inédite a nécessité un grand nombre d'ajustements et de développements. Aujourd'hui, ce procédé est pérenne et permet à notre équipe d'aligner, de manière routinière, différents types de nanofils obtenus par des collaborations avec d'autres laboratoires.

## 3.4 Vers un assemblage hybride

Les électrodes de diélectrophorèse étant opérationnelles, nous avons dans un premier temps testé uniquement l'effet d'alignement par diélectrophorèse afin de valider si les attentes théoriques se concrétisaient.

### 3.4.1 Effet du séchage du solvant

Par observation sous microscope, nous avons pu observer que les nanofils réagissaient à certaines fréquences et venaient bien s'aligner dans l'espace inter-électrodes. Cependant, une fois l'alignement réalisé, le séchage du solvant ne permettait pas de tenir en place les nanofils : le nanofil en figure 2.21 était aligné lorsqu'il était encore en solution sous champ électrique, mais a été décalé lors du séchage.

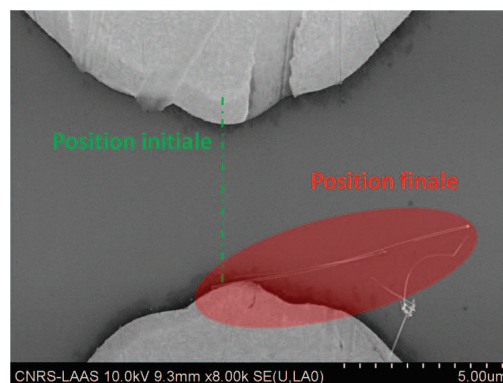


FIGURE 2.21 – Nanofil aligné en solution sur un prototype d'électrodes de diélectrophorèse, puis décalé lors du séchage du solvant

La solution envisagée était d'appliquer un signal électrique plus important au moment du séchage pour fixer les nanofils mais cela se faisait au détriment du rendement et d'un assemblage de nanofils uniques.

### 3.4.2 Couplage avec assemblage capillaire

Il est très vite apparu que le séchage du solvant est un paramètre capital à maîtriser pour aligner des nanofils par diélectrophorèse. Il est donc essentiel de coupler à la diélectrophorèse

une technique permettant de lever ce verrou. L'assemblage capillaire faisant partie des acquis du groupe Nanobiosystèmes du LAAS, nous allons voir comment nous l'avons exploité pour mener à bien l'alignement à grande échelle de nanofils uniques.

## 4 Assemblage capillaire

Si la diélectrophorèse permet d'aligner les nanofils quand ils sont en suspension dans un liquide, elle ne permet pas seule de vaincre les autres forces mises en jeu lors du séchage du solvant. L'évaporation confinée et contrôlée ainsi que le flux capillaire associé, peuvent être utilisés comme une stratégie simple, faible coût et robuste pour optimiser la technique de diélectrophorèse. Nous allons donc exposer dans cette partie l'assemblage capillaire et ses apports potentiels à l'alignement de nanofils à grande échelle.

### 4.1 Principe

Utilisé à l'origine pour auto-assembler des couches colloïdales, l'assemblage capillaire est une technique reposant sur les forces capillaires mises en jeu à l'interface, appelée ligne triple, entre une particule, le liquide dans lequel elle est immergée et l'air. A titre d'exemple, la technique de Langmuir-Blodgett est une façon de procéder à un assemblage capillaire d'objets sur un substrat hôte. Une autre façon de procéder est de confiner la goutte de solution colloïdale entre une surface mobile et un substrat hôte fixe (ou l'inverse). Ce déplacement relatif permet de forcer de manière contrôlée le retrait de la ligne triple.

#### 4.1.1 Mécanismes et forces mises en jeu

L'assemblage par forces capillaires est régi par deux forces principales : la force hydrodynamique d'entraînement qui assure l'apport en nanofils au niveau du ménisque et une force de capillarité qui les oriente au moment de l'évaporation. Enfin, une dernière force peut être citée, la force de Van der Waals qui assure l'ancrage des nanofils sur le substrat après séchage du liquide. Malaquin et al. ont récapitulé les différents mécanismes d'assemblage pouvant intervenir [103] en figure 2.22.

Dans le cas a), l'évaporation du solvant provoque un flux convectif qui amène les particules au niveau de la ligne triple. Dans le cas b), le mouillage du substrat n'est pas suffisant pour enclencher le dépôt de particules. Dans les deux derniers cas, le substrat est structuré afin de créer une irrégularité pour piéger les particules lors du passage de la ligne de contact.

#### 4.1.2 Avantages

Les différents avantages que revêt la technique d'assemblage dirigé sont listés ci-après.

- Le volume de solution requis est minimisé à la dizaine de microlitres.
- La taille du substrat n'est pas un facteur limitant.
- Le contrôle de la température du substrat est aisée par l'intermédiaire de la face arrière.



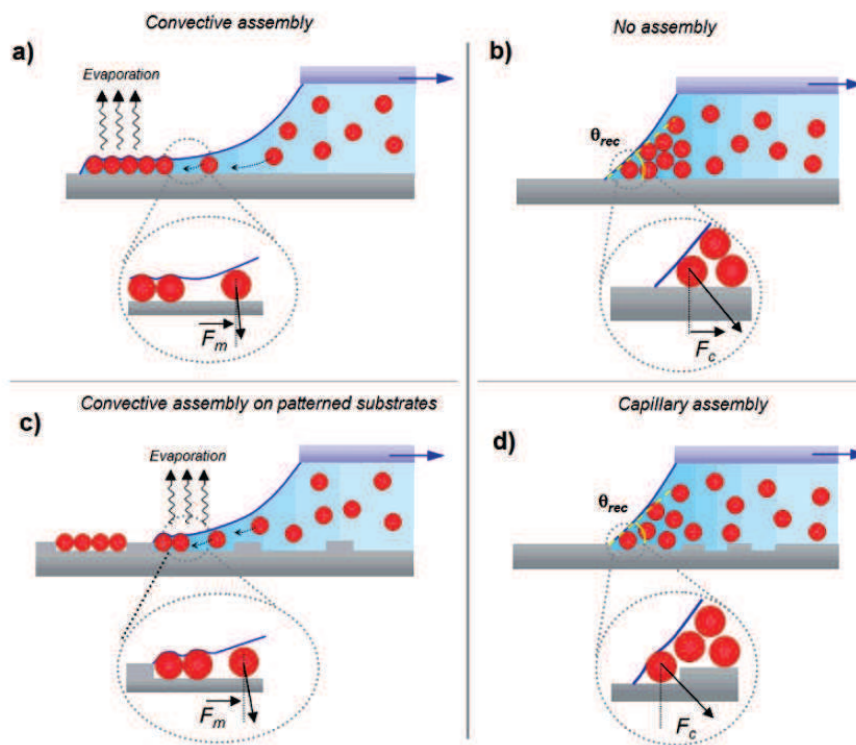


FIGURE 2.22 – Différents mécanismes mis en jeu lors de l'évaporation d'un liquide contenant des nanoparticules [103] en fonction des angles de contact avec le substrat et de sa structuration ou non

- La technique est proche des procédés standards démocratisés dans l'industrie comme le dip-coating.
- Elle est également versatile de par les nombreux paramètres mis en jeu (angle de contact par exemple).

C'est donc une méthode simple, rapide et efficace pour contrôler le séchage d'une solution contenant des nanofils.

## 4.2 Techniques expérimentales

Le banc expérimental d'assemblage capillaire a été développé au sein du groupe Nano Bio Systèmes au LAAS pour des travaux antérieurs sur l'ADN [104]. Elle s'inspire des travaux de dip-coating : il s'agit de contrôler parfaitement le déplacement d'un liquide sur un substrat.

### 4.2.1 Description du banc expérimental

Ce banc expérimental est présenté en figure 2.23 a) et b). Dans notre cas, le substrat est placé de manière horizontale sur un chuck mobile. La solution d'intérêt est confinée entre le substrat et une lame de verre qui la surplombe de quelques millimètres. Le déplacement du ménisque est obtenu en translatant le substrat grâce à un moteur pas-à-pas de précision comme schématisé en figure 2.23 c).

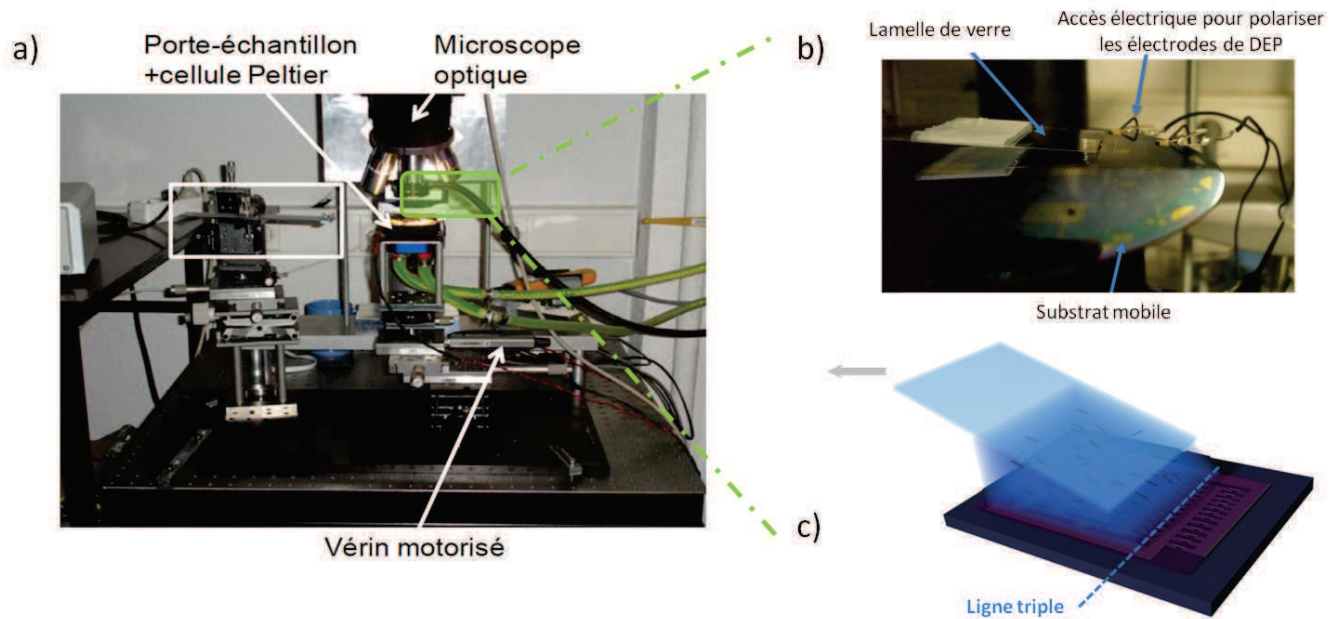


FIGURE 2.23 – a) Banc d’assemblage capillaire avec b) dimensionnement pour des zones de 6 par 7 mm et accès électrique extérieur afin de favoriser c) l’assemblage au niveau de la ligne triple lors de l’évaporation du solvant

La goutte de suspension est donc étirée jusqu’à forcer le retrait de la ligne de contact. La température du substrat est régulée tandis que l’humidité de la pièce est contrôlée afin de toujours travailler dans les mêmes conditions. La taille de la lame de verre est donc adaptée à la dimension de la zone à peigner, soit dans notre cas les cellules de 6 par 7 mm. Dans le cas d’une intégration grande échelle, le procédé peut facilement être transposé à l’échelle du wafer entier.

#### 4.2.2 Paramètres expérimentaux pour un dépôt optimum

La vitesse de retrait doit être de l’ordre de grandeur de la vitesse d’évaporation du liquide sinon la ligne triple pourrait décrocher. De plus, le choix du solvant utilisé pour mettre les nanofils en suspension est déterminant dans le succès de l’assemblage. En effet, si l’on regarde les ménisques respectifs obtenus pour de l’eau déionisée et de l’isopropanol sur la figure 2.24, on voit bien que le flux convectif sera favorisé dans le cas de l’isopropanol. On se retrouve dans le cas du flux convectif de la figure 2.22 a).

Si l’on disperse une solution de nanofils et que l’on procède à l’assemblage capillaire sur un substrat sans électrodes de diélectrophorèse, l’alignement n’est effectif que dans le cas du mélange EDI et isopropanol.

### 4.3 Résultats assemblage capillaire seul

L’assemblage capillaire seul permet d’aligner des nanofils à grande échelle. Cependant, le substrat dont nous disposons étant quasiment plan donc sans motifs typographiques pouvant servir de pièges, le dépôt se fait uniformément, sans localisation précise. Nous allons donc

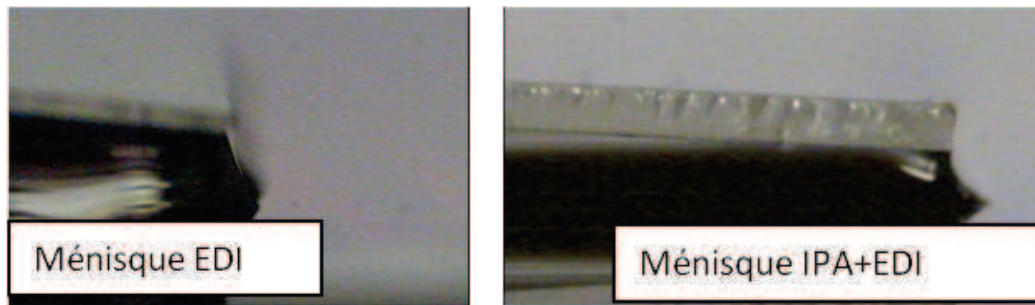


FIGURE 2.24 – Influence du solvant sur les angles de contact obtenus entre différents solvants sur de la HSQ

coupler cette technique, qui permet de contrôler l'évaporation d'une suspension, à la technique de diélectrophorèse afin de localiser précisément les nanofils.

## 5 Couplage diélectrophorèse et assemblage capillaire

Afin d'obtenir un alignement simple et rapide de nanofils à grande échelle, nous proposons de combiner les deux approches exposées, à savoir coupler diélectrophorèse et assemblage dirigé. Nous tirerons ainsi partie de leurs avantages respectifs et complémentaires :

- une force d'attraction permettant une localisation précise des nanofils grâce à la diélectrophorèse,
- un flux convectif provoqué par l'assemblage dirigé favorisant la présence de nanofils au-dessus des sites d'alignement,
- un séchage efficace de la solution rajoutant un degré d'alignement à la force de diélectrophorèse.

### 5.1 Description de la technique proposée

Le principe est donc de coupler diélectrophorèse et assemblage capillaire simultanément à l'échelle d'un wafer entier comme illustré en figure 2.25 a).

La diélectrophorèse est assurée via les électrodes enterrées sous l'oxyde pour créer des pièges à des endroits très précis tandis que l'assemblage capillaire permet d'apporter des nanofils dans le rayon de capture de ces pièges au moment de l'évaporation au niveau de la ligne triple (figure 2.25 b)). Le résultat final est d'obtenir un nanofil aligné entre deux électrodes enterrées (figure 2.25 c)).

### 5.2 Résultats obtenus

Les observations présentées en figure 2.26, prises au MEB, illustrent le résultat obtenu après alignement par diélectrophorèse assisté par assemblage capillaire.

On peut remarquer que le substrat est très propre, peu de nanofils se déposant hors des sites définis par la diélectrophorèse. Les nanofils sont très bien alignés au milieu des deux électrodes de DEP. Enfin, nous avons vérifié la planéité obtenue grâce à l'oxyde fluable par microscopie à force

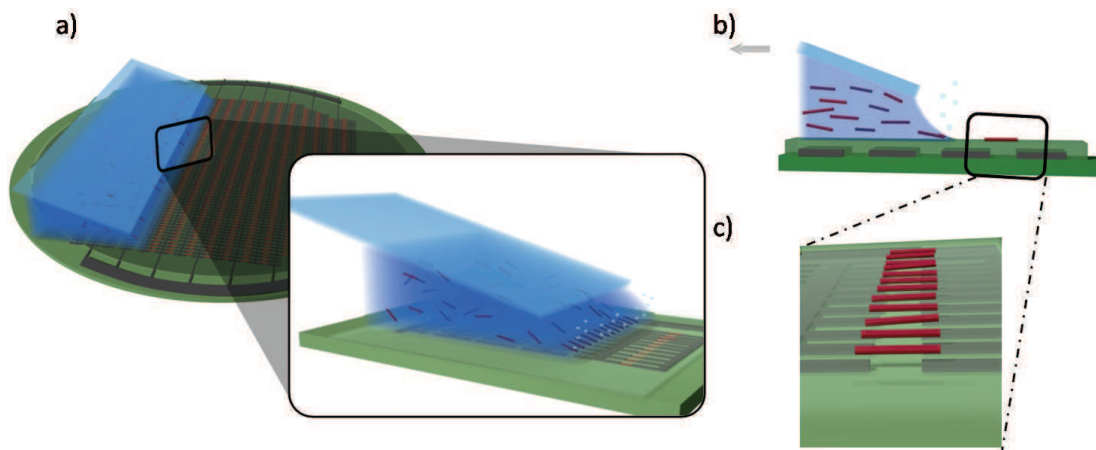


FIGURE 2.25 – a) Principe du couplage de la diélectrophorèse et de l’assemblage capillaire b) Coupe au niveau de la ligne triple c) Alignement de nanofils réalisé au niveau des gaps inter-électrodes planarisés

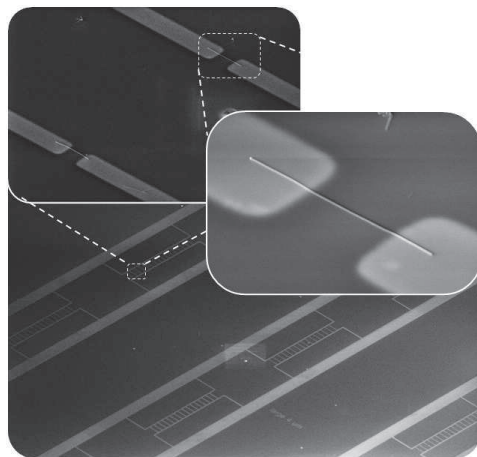


FIGURE 2.26 – Manipulation à grande échelle de nanofils par diélectrophorèse et assemblage capillaire

atomique. Il y a moins de 15 nanomètres de fluctuations au niveau du gap, à comparer à l’épaisseur de 100 nanomètres des électrodes recouvertes.

La comparaison des rendements d’alignement avec et sans assemblage capillaire en figure 2.27 est sans appel quant à la plus-value apportée par l’assemblage capillaire.

Avec la diélectrophorèse seule, on obtenait un rendement d’à peine 10% tandis qu’en rajoutant le contrôle du séchage, on atteint un rendement de 80%. Cette très grande différence illustre l’intérêt de l’assemblage capillaire pour assister l’alignement par diélectrophorèse. En ce qui concerne les nanofils d’arséniure d’indium, le rendement a même atteint 83 %.

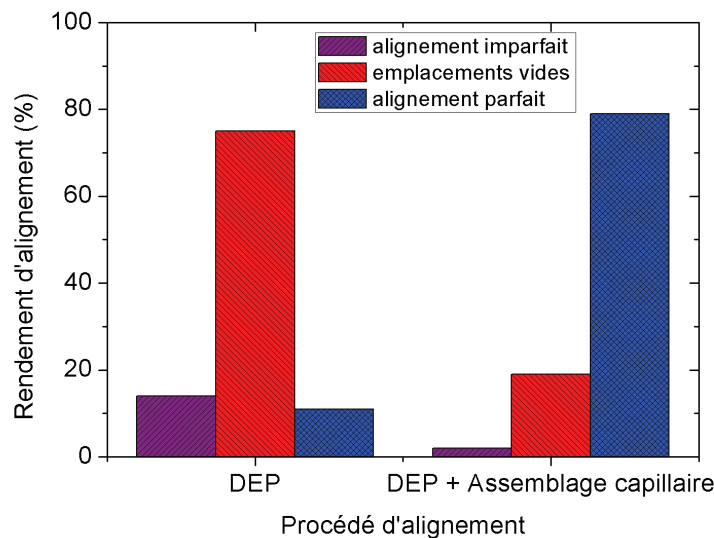


FIGURE 2.27 – Rendement d’alignement obtenu par DEP couplée ou non à l’assemblage capillaire

### 5.3 Paramètres expérimentaux

Examinons maintenant les paramètres expérimentaux choisis pour obtenir un alignement de nanofils avec un très bon rendement. La combinaison des deux techniques introduit de nombreux paramètres à ajuster, d’une part pour l’assemblage capillaire, d’autre part pour la diélectrophorèse.

#### 5.3.1 Optimisation de l’assemblage capillaire

Après optimisation, les paramètres que nous avons retenus pour l’assemblage capillaire sont des nanofils contenus dans un mélange (85 :15) d’isopropanol et d’eau déionisée afin d’avoir une suspension qui mouille suffisamment le substrat hôte sans pour autant sécher trop vite. La vitesse de déplacement de la lame de verre est de  $20\mu m/s$ . Nos cellules test sont donc balayées en moins de 5 minutes. La direction du déplacement de la lame est très importante puisqu’elle va assurer l’orientation finale des nanofils qui ont été piégés au niveau des électrodes de diélectrophorèse. Ainsi, nous avons effectué des essais de balayage à  $45^\circ$  et  $90^\circ C$  par rapport à l’axe du gap entre électrodes où sont sensés s’aligner les nanofils. Les résultats obtenus présentés en figure 2.28 sont très probants : la lame doit être déplacée de manière parallèle aux espacements prévus pour les nanofils.

#### 5.3.2 Existence double couche électrique

Nous avons observé, comme Freer et al. [94], que la tension requise pour aligner les nanofils augmente lorsque la fréquence du champ est inférieure au kHz. Ce phénomène est induit par la double couche électrique qui a le temps de se former à basse fréquence. Ainsi, la chute de potentiel a principalement lieu à travers la double couche électrique formée et le gradient de champ dans le fluide est minimisé. Pour assembler des nanofils à basse fréquence il est donc nécessaire d’augmenter l’amplitude de la tension afin d’initier un éventuel assemblage. Cependant, sous



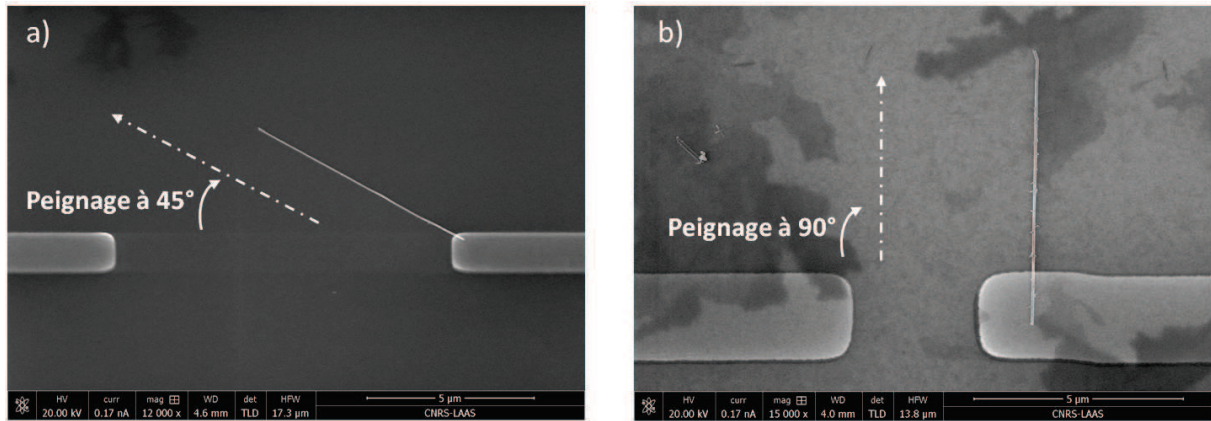


FIGURE 2.28 – Clichés MEB de nanofils obtenus par diélectrophorèse couplée à un assemblage capillaire effectué à a) 45° et b) 90° par rapport à l'axe des électrodes

des tensions trop importantes, l'oxyde peut claquer. Ainsi, nous ne travaillerons pas en basses fréquences afin de rester sur des gammes de tensions raisonnables.

### 5.3.3 Compromis en fréquence selon grand axe et petit axe

Déterminer la fréquence optimale pour aligner les nanofils a fait l'objet de nombreux tests afin de mieux comprendre le phénomène de diélectrophorèse sur des nanofils. Pour des nanofils de silicium intrinsèques (non intentionnellement dopés,  $\sigma_p = 30S/m$ ) d'environ  $5\mu m$  de long, le rendement de l'alignement dépend fortement de la fréquence du signal électrique appliqué pour créer le champ électrique. Les résultats sont synthétisés en figure 2.29 a). Ces tests sont bien évidemment réalisés dans des conditions identiques concernant la concentration de la suspension de nanofils ainsi que l'assemblage capillaire.

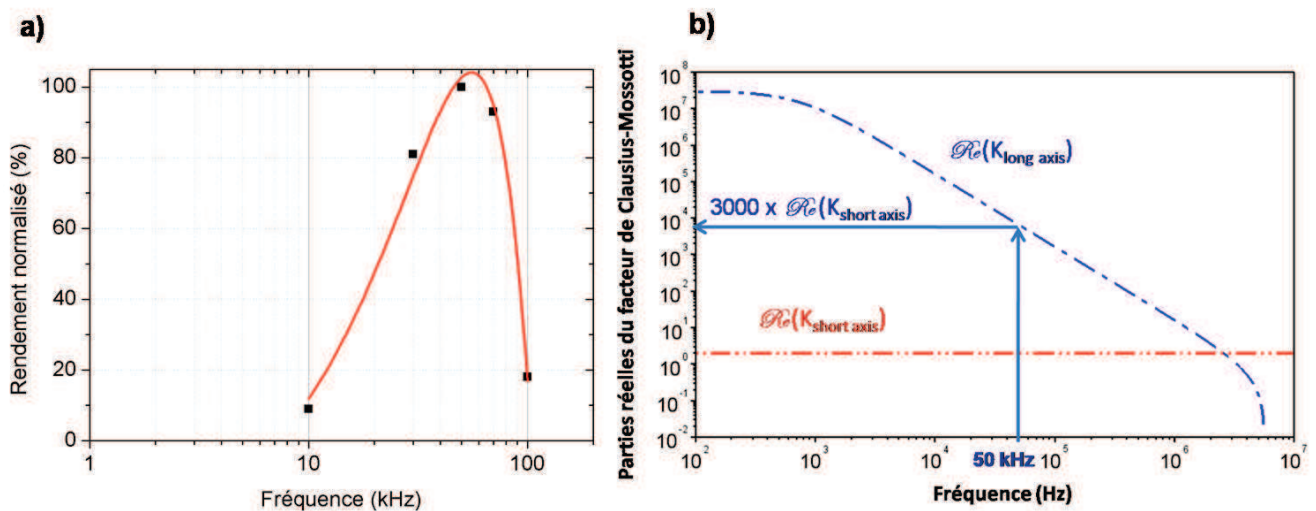


FIGURE 2.29 – Rendement de l'alignement en fonction de la fréquence utilisée et tracé du facteur de Clausius-Mossotti selon le grand et le petit axe en fonction de la fréquence



On observe que le rendement atteint un optimum en fonction de la fréquence, autour de 50 kHz. Ce résultat concorde bien avec la théorie présentée au début de ce chapitre en 1.2. Le compromis en fréquence doit être trouvé entre les forces de diélectrophorèse orientées selon l'axe long ou court des nanofils. Si l'on retrace ce graphe en faisant apparaître la fréquence expérimentale d'alignement optimal, on obtient le graphique 2.29 b).

Il apparaît un compromis empirique entre la force de diélectrophorèse selon le grand axe et la force de diélectrophorèse développée selon l'axe court du nanofil. Ainsi, dans le cas de nanofils de silicium non intentionnellement dopés, la relation liant ces deux forces pour la fréquence optimale est donnée par :

$$\Re[K_{\text{long axis}}(\omega)] \approx 3000 \times \Re[K_{\text{short axis}}(\omega)] \tag{2.6}$$

Pour mieux comprendre la situation et ainsi interpréter ce phénomène de compromis entre les 2 axes, des simulations multiphysiques sous COMSOL ont été effectuées autour de la fréquence optimale (figure 2.30). On peut afficher la direction de la force de diélectrophorèse développée qui est proportionnelle au gradient du carré du champ électrique  $\nabla E^2$  affiché en vert.

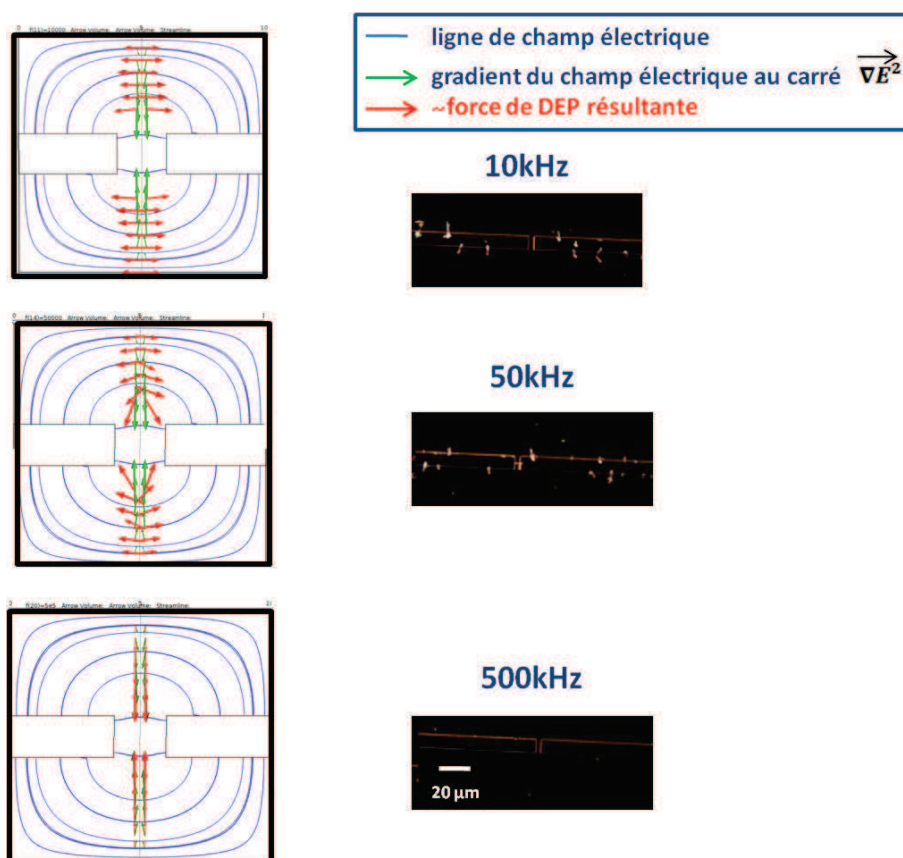


FIGURE 2.30 – Gradient et force de DEP résultante pour différentes fréquences

On peut observer que plus la fréquence augmente, plus la force de diélectrophorèse va diriger les nanofils dans l'espace inter-électrodes. Cependant, il faut également s'intéresser aux normes

des forces mises en jeu. Ainsi, pour compléter cette étude, il faut revenir sur les normes respectives des forces de diélectrophorèse selon les fréquences utilisées. Ces fréquences type sont reportées sur le graphique 2.31.

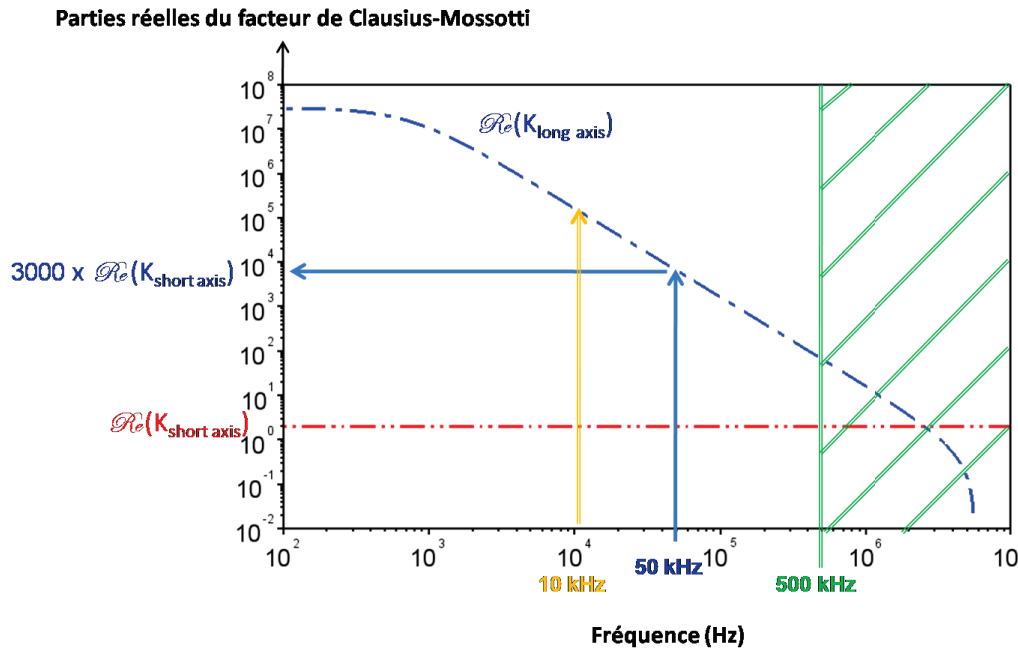


FIGURE 2.31 – Parties réelles du facteur de Clausius-Mossotti pour différentes fréquences

D'après ce graphique, à une fréquence de 10 kHz, la force selon l'axe long est prédominante. Si l'on se reporte à la simulation en figure 2.30, l'orientation de la force de diélectrophorèse à cette fréquence est parallèle au gap inter-électrodes et ne permet d'attirer correctement que des nanofils déjà situés dans l'axe du site d'alignement. Pour des fréquences plus importantes, autour de 500 kHz, on peut voir que l'orientation de la force de DEP résultante permet d'attirer dans l'espace inter-électrodes des nanofils situés aux alentours du site d'alignement et pas seulement dans l'axe des électrodes. Cependant, si l'on regarde la norme des forces mises en jeu (figure 2.31), on peut voir que pour 500 kHz la norme de la force de DEP devient très faible et ne sera pas suffisante pour attirer efficacement les nanofils dans les emplacements prévus à cet effet. Ainsi, le rendement chute pour des fréquences trop importantes puisque la force de DEP développée n'est pas suffisante. A 50 kHz, un bon compromis est trouvé entre orientation et norme de la force de DEP : les nanofils peuvent s'orienter correctement mais également venir se positionner parfaitement au centre des 2 électrodes de diélectrophorèse.

## 5.4 Alignement dépendant des propriétés des nanofils étudiés

Aligner à grande échelle des nanofils par diélectrophorèse nécessite de pouvoir adapter cette technique pour différents types de matériaux. En effet, il a été montré dans le paragraphe précédent qu'il faut trouver expérimentalement la fréquence optimale permettant de faire un compromis entre les forces de diélectrophorèse orientée selon l'axe long ou court.

### 5.4.1 Nanofils à l'étude

Notre méthode d'alignement par couplage de la diélectrophorèse et de l'assemblage capillaire a été testée sur différents types de nanofils, tant en termes de matériaux que de longueur et de dopage. Tout d'abord, les matériaux étudiés ont été dictés dans un premier temps par ce que nous savions fabriquer par synthèse bottom-up comme décrit dans le chapitre 1. Nous avons donc choisi de nous intéresser en priorité à des nanofils de silicium, intrinsèques puis dopés. De plus, le silicium est le matériau de référence de la microélectronique, permettant d'établir des comparaisons avec des études réalisées sur matériau massif. Grâce à des collaborations nationales, nous avons ensuite pu valider notre système d'alignement sur des nanofils en arséniure d'indium (InAs), en oxyde de zinc (ZnO), et en silicium-germanium (SiGe). Ces matériaux sont en effet des matériaux qu'il serait intéressant de savoir manipuler afin de les intégrer dans des dispositifs fonctionnels.

Pour ce qui est de la longueur, nous avons dessiné les jeux de masques de photolithographie pour manipuler des nanofils de longueur variant entre 3 et  $10\mu m$ .

Enfin, pour le dopage, nous avons effectué des tests sur des nanofils non intentionnellement dopés puis sur des nanofils dopés afin de valider notre protocole pour tout type de nanofil.

Intéressons nous maintenant aux changements que cela induit sur les paramètres à choisir pour obtenir un alignement optimal quelque soit le type de nanofils étudiés.

### 5.4.2 Variables

Pour une même solution à permittivité  $\epsilon_m$  et conductivité  $\sigma_m$  fixées, les parties réelles des facteurs de Clausius-Mossotti selon les axes court et long dépendent de la pulsation du champ électrique  $\omega$  et donc de la fréquence appliquée ainsi que de la permittivité  $\epsilon_p$  et de la conductivité  $\sigma_p$  du matériau des nanofils étudiés :

$$\Re[K_{\text{long axis}}(\omega)] = \frac{\omega^2 \epsilon_m (\epsilon_p - \epsilon_m) - \sigma_m (\sigma_m - \sigma_p)}{\omega^2 \epsilon_m^2 + \sigma_m^2} \quad (2.7)$$

$$\Re[K_{\text{short axis}}(\omega)] = 2 \times \frac{\omega^2 (\epsilon_p^2 - \epsilon_m^2) + \sigma_p^2 - \sigma_m^2}{\omega^2 (\epsilon_p + \epsilon_m)^2 + (\sigma_p + \sigma_m)^2} \quad (2.8)$$

En théorie, l'impact du changement de matériaux constituant les nanofils est donc prévisible. Voyons ce qu'il en est dans la pratique.

### 5.4.3 Décalage en fréquence

L'alignement de nanofils a été validé sur plusieurs matériaux. Pour chaque nouveau type de nanofils, nous avons cherché les conditions d'alignement optimal par balayage en fréquence. Ces résultats sont synthétisés sur le graphique 2.32.

Un décalage en fréquence selon les matériaux étudiés est donc clairement identifié. Expliquons ce phénomène qui nous permettra de cibler plus rapidement la fréquence optimale pour aligner ces objets. Pour cela, la partie réelle du facteur de Clausius-Mossotti a été tracée en figure 2.33 pour le silicium, l'arséniure d'indium et l'oxyde de zinc selon les axes court et long du nanofil.

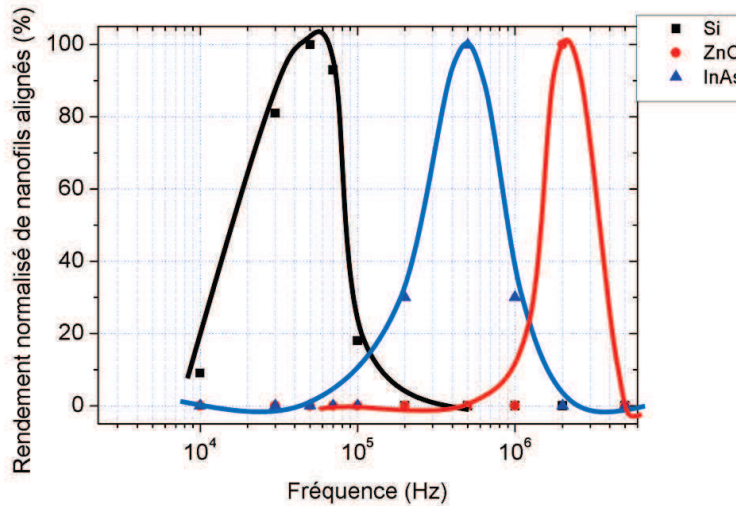


FIGURE 2.32 – Rendement de l’alignement en fonction du matériau dont est constitué le nanofil

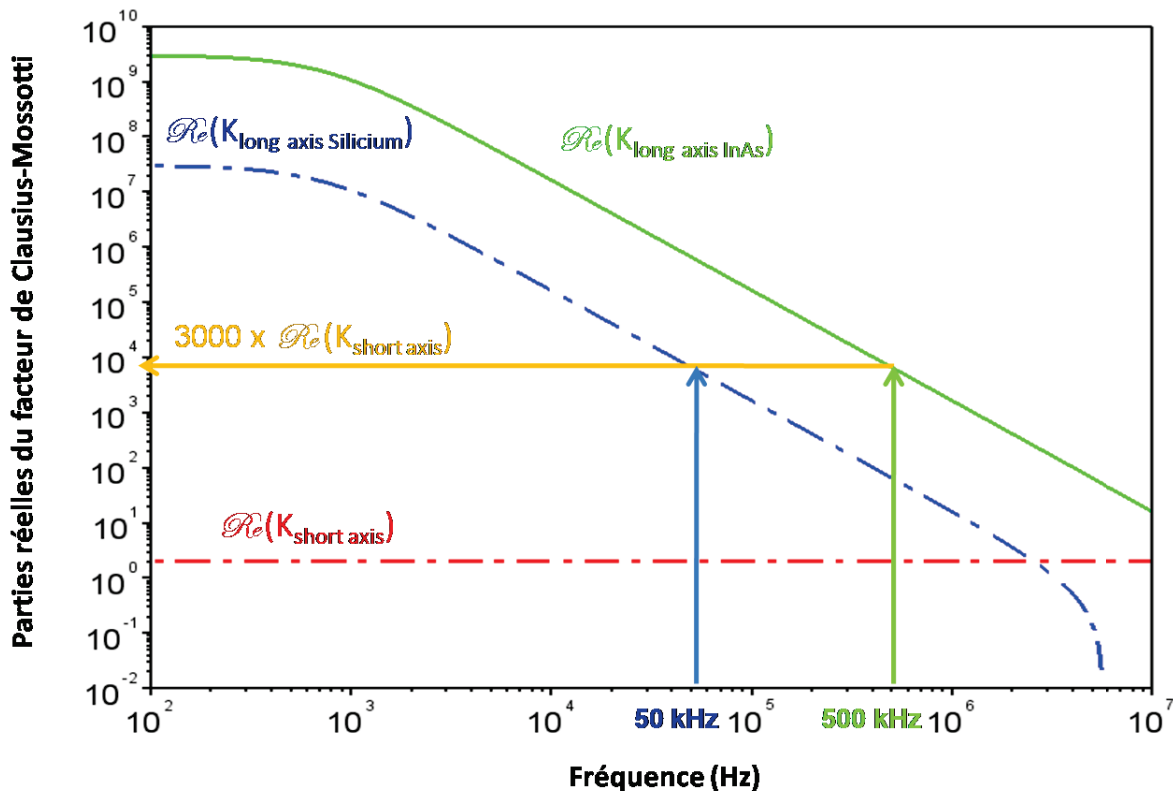


FIGURE 2.33 – Décalage en fréquence observé en fonction du matériau étudié

Il apparaît que la force de diélectrophorèse selon l’axe long pour l’InAs s’atténue pour des fréquences bien supérieures à celles du silicium. Ainsi, si on place sur le graphe les fréquences optimales d’alignement dans les 2 cas, on peut remarquer que le rapport de la force de DEP selon l’axe court sur la force de DEP selon l’axe long est sensiblement le même. Ce facteur est de l’ordre de 3000, ce qui constituerait une façon empirique de déterminer la fréquence optimale pour aligner les nanofils par diélectrophorèse.

### 5.4.4 Conductivité

Pour un même matériau, les parties réelles du facteur de Clausius-Mossotti dépendent de la conductivité des nanofils étudiés, dépendance illustrée sur le graphe figure 2.34 pour des nanofils de silicium non intentionnellement dopés ( $10^{15} \text{ at.cm}^{-3}$ - $10^{16} \text{ at.cm}^{-3}$ ) et dopés Bore ( $10^{19} \text{ at.cm}^{-3}$  soit  $\sigma_p = 10000 \text{ S/m}$ ).

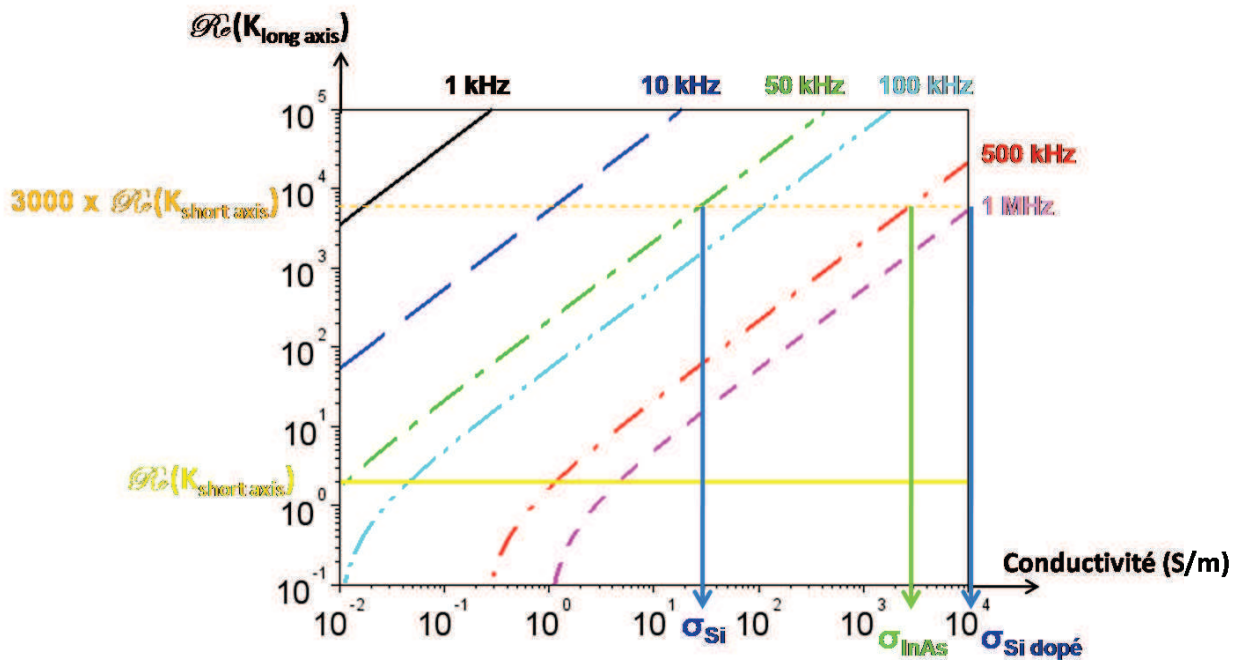


FIGURE 2.34 – Parties réelles du facteur de Clausius-Mossotti en fonction de la conductivité

Le facteur 3000 existant entre les deux contributions du facteur de Clausius-Mossotti est confirmé en pratique par les fréquences utilisées pour du silicium non intentionnellement dopé autour de 50 kHz et pour du silicium dopé Bore à 1 MHz.

Ainsi, si l'on revient sur la comparaison entre silicium et arséniure d'indium non intentionnellement dopés, leurs permittivités diélectriques relatives respectives sont très proches :

$$\epsilon_{Si} = 11,9$$

$$\epsilon_{InAs} = 12,3$$

Donc ce n'est pas ce très faible écart de permittivité électrique qui expliquerait le décalage en fréquence observé pour ces deux types de nanofils. La différence provient donc du deuxième paramètre influent qui est la concentration en porteurs de ces matériaux.

En portant sur la figure 2.34 ces deux valeurs très différentes de conductivité estimées pour les nanofils à l'étude ( $\sigma_{Si} = 30 \text{ S/m}$  et  $\sigma_{InAs} = 3000 \text{ S/m}$ ), on se rend compte que nous retrouvons un facteur d'environ 3000 entre la force de diélectrophorèse selon le grand et le petit axe du nanofil, ce qui confirme notre résultat empirique.

### 5.4.5 Alignement de nanofils d'InAs et de silicium non intentionnellement dopés

Nous avons procédé en deux temps pour réaliser l'alignement de nanofils de silicium et d'InAs sur le même set d'électrodes. Dans un premier temps, des nanofils de silicium sont alignés à une fréquence légèrement différente de la fréquence optimale afin de laisser des gaps vides après ce premier passage. Dans un second temps, une suspension contenant les nanofils d'InAs est dispensée sur le substrat hôte et le protocole d'alignement par diélectrophorèse couplé à l'assemblage capillaire est de nouveau réalisé. Les nanofils de silicium déjà positionnés correctement jouent alors le rôle d'écran pour le champ électrique. Les nanofils d'InAs vont uniquement être attirés vers les gaps laissés vides lors du premier passage. Ainsi, un nanofil de silicium peut se retrouver aligné à proximité immédiate d'un nanofil d'InAs comme le montrent le cliché MEB en figure 2.35. La reconstitution 3D des deux nanofils alignés est complétée par une analyse EDX afin de déterminer précisément la nature du matériau de chaque nanofil, ceux-ci étant vraiment semblables visuellement.

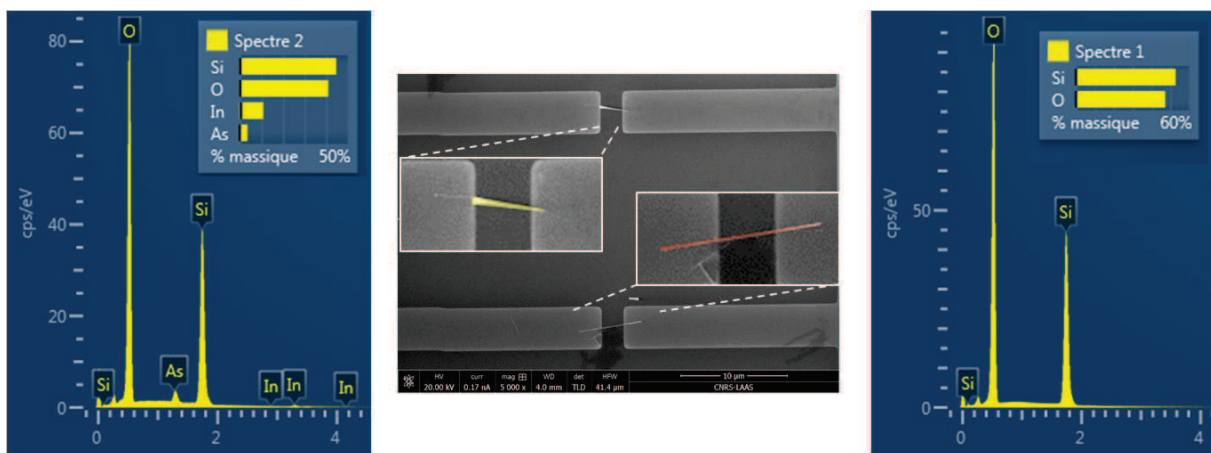


FIGURE 2.35 – Nanofils Si et InAs alignés après 2 passages à deux fréquences différentes

Il est possible d'exploiter ce phénomène pour trier une solution contenant différents types de nanofils. Nous sommes partis dans un deuxième temps d'une solution mixte contenant des nanofils constitués de deux types de matériaux : InAs et silicium. (figure 2.36). Deux fréquences correspondant aux fréquences d'alignement optimales pour le silicium et l'InAs sont alternativement appliquées sur le dispositif, alternant donc des rangées de nanofils de silicium et des rangées de nanofils d'InAs.

Le décalage en fréquence peut être mis à profit pour imaginer une structure plus complexe alternant au sein même d'une rangée des nanofils de silicium et d'InAs.

### 5.4.6 Rapport longueur nanofil sur taille du gap

L'utilisation d'une solution de nanofils de longueurs très différentes a mis en évidence que l'espacement inter-électrodes est directement lié à la longueur des nanofils attiré par diélectrophorèse. Ruoff et al. [105] ont démontré théoriquement que le rapport du gap



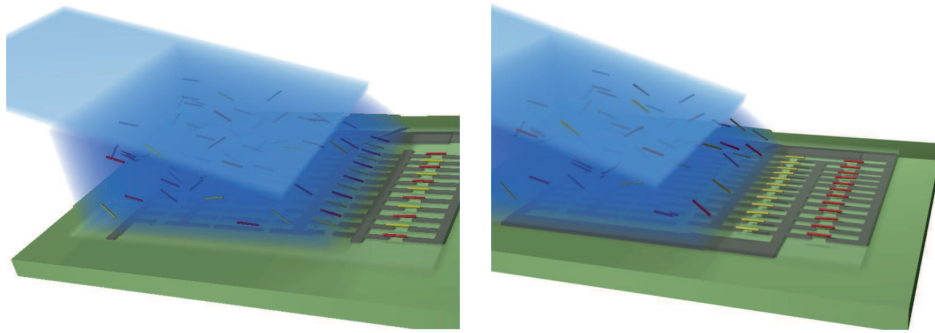


FIGURE 2.36 – Alignement alterné de nanofils de Silicium et d’InAs en fonction de la façon d’appliquer des signaux de fréquence différente : soit en intercalant au sein même d’une rangée 2 bus de fréquence différente soit en changeant la fréquence appliquée en fonction de la rangée sous la ligne triple

d’alignement sur la longueur du nanofil doit être de 0,85 afin d’avoir une force de diélectrophorèse exercée sur le nanofil maximale. Expérimentalement, nous avons mis en évidence que la longueur moyenne des nanofils alignés entre des électrodes séparées de  $3\mu m$  était de  $4\mu m$ . Le rapport de l’espacement inter-électrodes sur la longueur moyenne des nanofils alignés est donc de 0,75. Nous n’avons pas poussé l’étude plus loin pour valider cette règle issue de simulations multiphysiques mais il est certain que la longueur des nanofils à aligner est à prendre en compte dans le cahier des charges pour la conception des électrodes de diélectrophorèse. Il serait donc envisageable d’exploiter ce résultat lors d’une croissance non homogène en longueur par exemple, et de pouvoir cibler des nanofils de taille différente sur un même substrat.

## 5.5 Bilan

Ces architectures sont très intéressantes dans l’optique de fabriquer des dispositifs alliant différentes fonctionnalités, problématique présentée dans le premier chapitre.

## 6 Pour aller plus loin

Les nanofils témoignent de propriétés électroniques, optiques, mécaniques et chimiques remarquables pour envisager des structures plus complexes.

Cette section expose différents prolongements qui ont été envisagés afin de mettre en lumière tous les avantages présentés par notre méthode d’alignement couplant diélectrophorèse et assemblage capillaire.

### 6.1 Formation de croix ou crossbar

Aligner des nanofils est un pré-requis pour aller vers des dispositifs plus complexes. L’une des démonstrations souvent apportées par les équipes de recherche pour attester de la versatilité de

leur méthode d'assemblage est de former des matrices en forme de croix à base de nanofils (figure 2.37) comme l'ont fait Lieber et al. [85] [106].

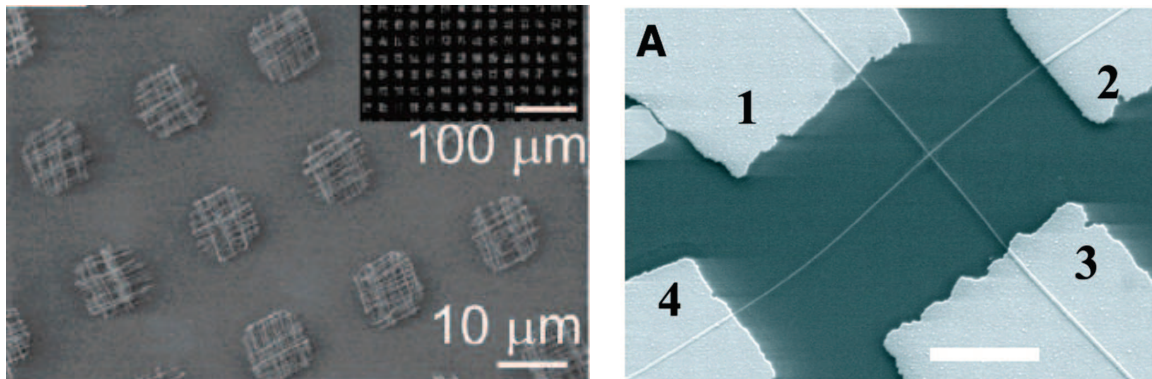


FIGURE 2.37 – Croix formées par technique de Langmuir-Blodgett [85] et croix [106]

Ce type de géométrie en forme de croix est requis dans de nombreuses applications, comme en nanoélectronique pour réaliser des commutateurs [107] ou bien des circuits logiques à base de nanofils [37]. Des dispositifs actifs sont créés aux points d'intersection de deux lots de nanofils croisés. Ce motif offre une haute densité d'intégration et des interconnexions efficaces entre des dispositifs individuels et des réseaux fonctionnels [108]. L'architecture crossbar à base de nanofils offre donc un paradigme universel pour les fonctions logiques et mémoires. Ainsi, par exemple, Lieber et al. ont montré dans la publication [109] [110] des décodeurs où l'un des nanofils croisés sert de canal actif de transistor tandis que l'autre nanofil sert de grille de commande via les couches d'oxyde entourant les deux nanofils en contact.

La méthode d'alignement proposée dans ce manuscrit possède l'avantage de pouvoir créer des dispositifs très variés. Pour cela, on va jouer sur le degré d'orientation supplémentaire qu'offre le recours à l'assemblage capillaire. La direction de peignage du substrat hôte avec la suspension a en effet un réel impact sur l'orientation finale des nanofils. Ce phénomène a été mis en évidence dans le paragraphe 5.3.1. Jusqu'à présent, les nanofils étaient peignés de manière parallèle à l'orientation désirée.

On peut donc mettre à profit cette propriété afin d'organiser des nanostructures en des motifs plus complexes. A titre d'exemple, nous avons exploité cette particularité afin de former des croix à l'aide de nanofils dont les clichés MEB sont présentés en figure 2.38. Pour arriver à ce résultat, un premier passage à 45° est effectué suivi d'un second passage à 135° afin de créer une structure en forme de croix.

Cette démonstration de la flexibilité de notre procédé d'alignement nous permet d'envisager tous types de géométries [85].

## 6.2 Alignement nanotubes de carbone

La problématique de localisation de nanofils s'inscrit dans le cadre plus large d'adressage de nano-objets. Au laboratoire, le groupe Nano-Bio-Systèmes s'intéresse plus particulièrement aux

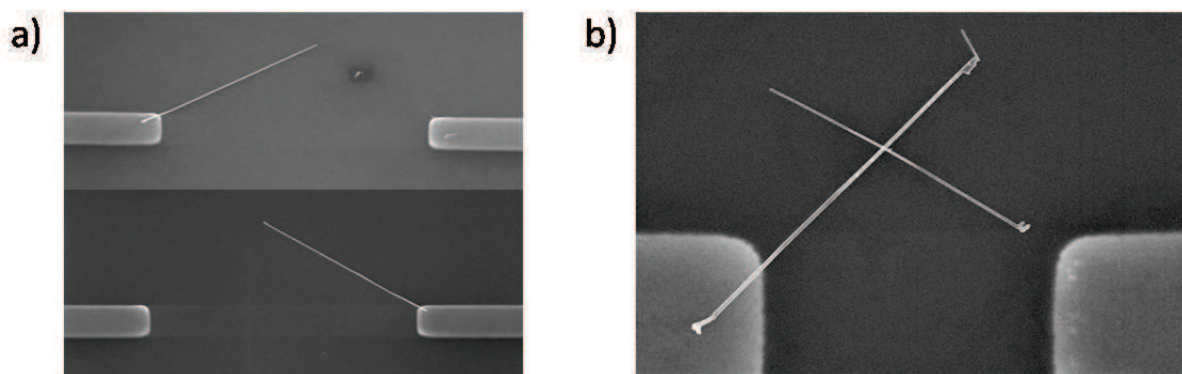


FIGURE 2.38 – a) Nanofils pour un assemblage capillaire effectué à 45°, et b) après deux passages pour former une croix

nanotubes de carbone comme de nombreux autres laboratoires de par l'intérêt soulevé par les larges densité de courant qu'ils peuvent supporter. L'enjeu serait de réaliser une intégration dense de nanotubes de carbone afin de remplacer les interconnexions métalliques actuelles dépassées par les densités de courant requises par la miniaturisation. Ces travaux ont été menés dans le cadre d'une collaboration avec Sven Salomon et Florent Seichepine, doctorants du groupe Nanobiosystèmes [111]. La technique d'alignement par diélectrophorèse couplée à l'assemblage que nous avons présentée peut ainsi être utilisée pour aligner à grande échelle des nanotubes de carbone. Certains ajustements ont dû être effectués, avec notamment un dépôt supplémentaire d'une couche de résine structurée afin de confiner les nanotubes de carbone au-dessus des espacements inter-électrodes. Les résultats présentés dans la thèse de Florent Seichepine [112] (figure 2.39) sont prometteurs pour une intégration dense des nanotubes dans les interconnexions des dispositifs de demain.

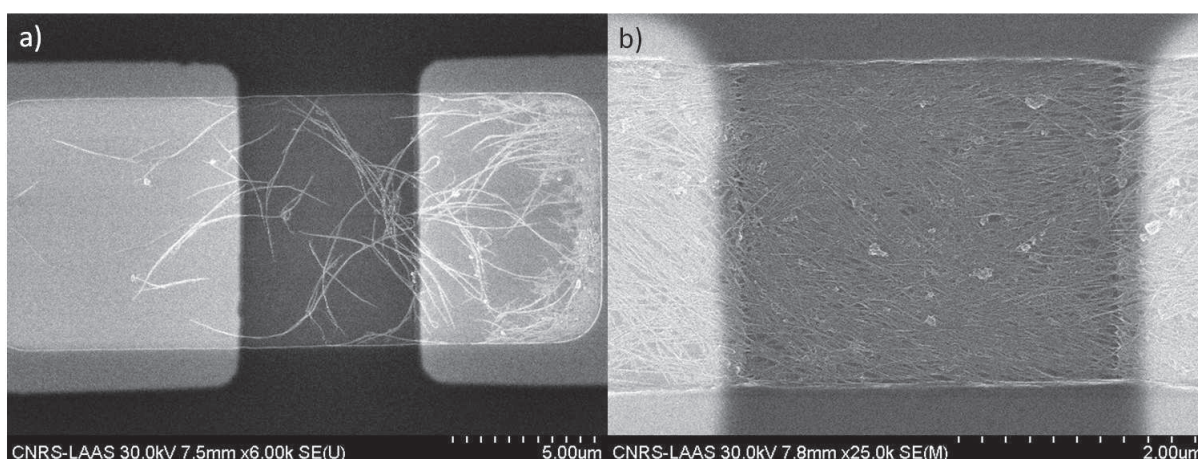


FIGURE 2.39 – Nanotubes alignés par diélectrophorèse, assemblage capillaire et définition des zones d'assemblage par masquage par résine

### 6.3 Le report sur substrat hôte

Pour aller plus loin dans la versatilité de la méthode d'alignement que nous avons développée, nous exposons ici un procédé permettant de s'affranchir complètement des électrodes de diélectrophorèse enterrées. En effet, dans certaines applications, notamment avec l'utilisation croissante de substrats transparents, les électrodes de diélectrophorèse peuvent constituer un écran à la lumière par exemple et sont donc un inconvénient majeur pour ce type de technologie [113]. Nous montrons qu'après alignement par diélectrophorèse, un report sur substrat hôte peut être réalisé par en utilisant la technique du "microcontact printing".

Tout d'abord, les nanofils doivent être alignés par diélectrophorèse entre des jeux d'électrodes. Les électrodes utilisées lors de ces tests préliminaires sont linéaires (figure 2.40 a)).

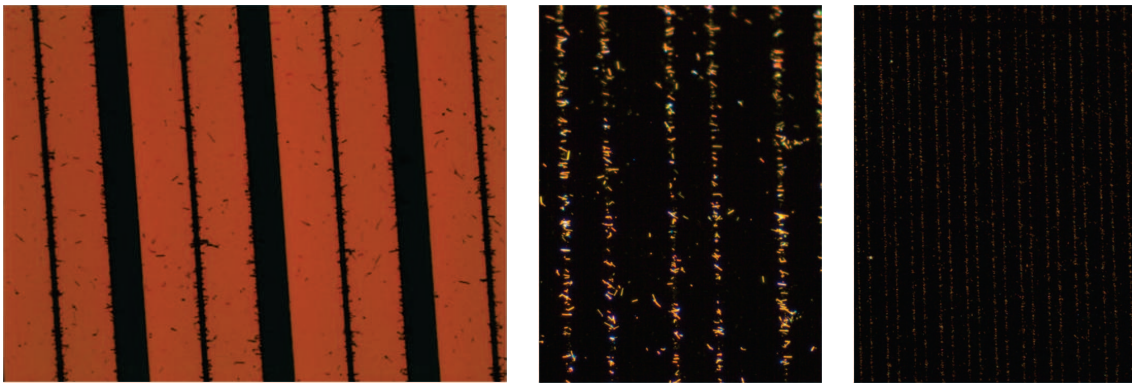


FIGURE 2.40 – a) Nanofils alignés par diélectrophorèse et b) c) Transfert grande échelle après plasma et éthanol + chauffage

Ensuite, pour s'affranchir des électrodes d'alignement, on applique un timbre en PolyDiMéthylSiloxane (PDMS) sur le substrat afin de venir récupérer les nanofils alignés. Ce timbre comporte des mires d'alignement afin de pouvoir ensuite se réaligner avec un substrat hôte. Après optimisation du transfert (traitement plasma du timbre, chauffage, éthanol), les nanofils se décollent effectivement du substrat hôte pour aller sur le timbre en PDMS. L'impression du timbre est donc effectuée comme schématisé dans l'étape 1 de la figure 2.41 a).

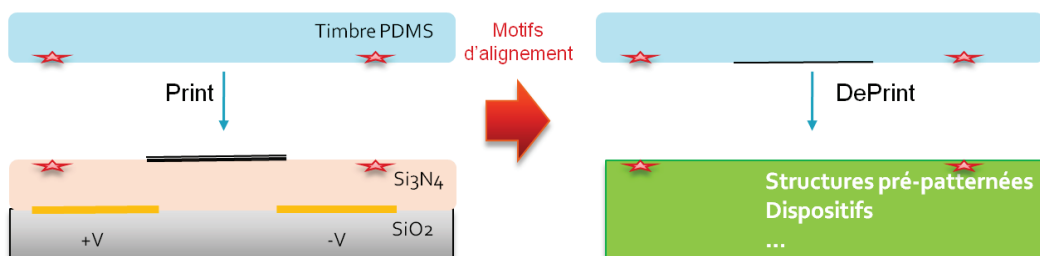


FIGURE 2.41 – Technique de report via un timbre en PDMS

Il s'agit ensuite de redéposer les nanofils sur un autre substrat, présentant des mires d'alignement complémentaires à celles présentes sur le timbre en PDMS, comme exposé dans l'étape de transfert de la figure 2.41 b).



Les premiers résultats ont été concluants puisque des nanofils préalablement alignés par diélectrophorèse ont pu être redéposés sur un substrat hôte vierge de tout procédé technologique. Ceci est illustré sur les clichés pris au microscope optique en lumière noire présentés en figure 2.40 b) c).

Déplacer des nanofils préalablement alignés est un des prolongements possibles des travaux de manipulation et d'alignement à grande échelle que nous avons menés au cours de cette thèse. Cependant, nous n'avons pas poussé plus loin les démonstrations, ce volet n'étant pas prioritaire.

## 7 Conclusion

Cette étude montre tout le potentiel que revêt la technique d'alignement combinant diélectrophorèse et assemblage capillaire. La manipulation et l'alignement de nanofils à grande échelle ont été démontrés grâce à un dispositif qui ouvre la voie vers de nombreuses applications.

### 7.1 Preuve de l'alignement à grande échelle de nanofils

Nous avons montré qu'il est possible d'aligner à grande échelle des nanofils de différents matériaux post-croissance. La technique inédite que nous avons développée combine :

- l'effet d'attraction des nanofils sur les sites prédéfinis grâce à la diélectrophorèse,
- le contrôle du séchage de la solution procuré par l'assemblage capillaire,
- ainsi qu'un degré d'alignement supplémentaire apporté par la direction de peignage de la solution,
- et enfin un flux convectif assurant un approvisionnement suffisant en nanofils sur les zones avoisinant les électrodes de diélectrophorèse.

Si l'on veut atteindre des rendements maximums, la principale limitation de notre technique provient de la qualité de la solution de nanofils initiale. En effet, la solution doit être exempte de poussières ou bien doit présenter une dispersion en longueur très resserrée afin d'obtenir de très bons rendements. Cependant, nous avons mis en évidence l'existence de conditions d'alignement optimum par une approche croisée entre simulations multiphysiques et expérimentations. Ainsi, la compréhension de l'attraction des nanofils selon leur axe long ou court nous a permis d'aligner des nanofils de constitutions variées : silicium, InAs ou ZnO.

### 7.2 Post-processing indépendant des électrodes de DEP sous-jacentes

Le procédé développé met en oeuvre des électrodes de diélectrophorèse enterrées sous une couche d'oxyde qui assure la planéité du substrat hôte ainsi qu'une isolation électrique avec les métaux sous-jacents. Une fois les nanofils correctement alignés, les étapes de post-processing sont complètement décorréélées du procédé d'alignement réalisé.

### **7.3 Plateforme générique pour caractérisation et applications**

Ce procédé d'intégration génère donc une plateforme générique à bas coût pour l'intégration des nanofils dans des dispositifs de caractérisation à grande échelle. Cet aspect caractérisation est très important pour mieux appréhender des nano-objets dont la physique n'est pas totalement connue. En effet, des tests statistiques peuvent facilement être envisagés en utilisant cet adressage de nanofils à grande échelle, contrairement à ce qui était fait jusque là avec l'utilisation de la lithographie électronique pour accéder à l'adressage de nanofil unique. De plus, savoir manipuler des nano-objets et en faire des dispositifs ouvre la voie vers des applications prometteuses mettant à profit les spécificités des nanofils évoquées dans le premier chapitre. Le chapitre qui suit présente le travail réalisé pour développer une plateforme de caractérisation électrique pour différents types de matériaux ainsi que des prototypes de capteurs.





# Chapitre

# 3

## Réalisation et caractérisation de nanosystèmes à base de nanofils semiconducteurs

---

*Un alignement à grande échelle de nanofils, comme démontré dans le chapitre 2, est la clé de voûte pour réaliser des nanosystèmes innovants à faible coût. Ainsi, les nanofils peuvent être localisés précisément à un endroit bien défini puis des niveaux de lithographie spécifiques au nanosystème désiré peuvent être réalisés. Reste à pouvoir avoir un accès électrique efficace et maîtrisé sur ces nanostructures. Après leur fabrication et leur localisation, l'accès électrique aux nanofils s'impose comme le challenge suivant à surmonter pour fabriquer des dispositifs fonctionnels. En effet, le contact électrique est lui aussi affecté par ce changement d'échelle et ce changement de géométrie par rapport aux matériaux massifs pour lesquels des solutions avaient été trouvées au cours de ces dernières années. Dans un premier temps, la problématique du contact électrique sur nanofil semiconducteur sera clairement exposée avant d'envisager des solutions pour aboutir à des contacts électriques satisfaisants. Ensuite, afin d'illustrer que ces travaux sont les prémices d'une utilisation à grande échelle des nanofils dans les dispositifs de demain, nous avons mis en œuvre deux types d'application en nano-électronique : la première est un transistor et la seconde un capteur de gaz. La première structure pertinente à réaliser est un transistor, brique de base de l'électronique, fabriqué à partir d'un nanofil. En effet, l'étude et la compréhension des propriétés électroniques des nanofils restent fondamentales pour la réalisation des applications auxquelles ils sont voués. Ainsi, une compréhension fine des phénomènes en jeu à l'échelle nanométrique permettrait aux nanostructures de passer des laboratoires au développement industriel. Nous exploiterons le fait que l'alignement à grande échelle nous libère de la restriction en terme de nombre d'échantillons disponibles qui existait lorsque l'adressage était fait par lithographie électronique. Pour finir, nous montrerons un capteur de gaz réalisé par alignement grande échelle grâce à notre méthode couplant diélectrophorèse et assemblage capillaire, et adressé électriquement par des contacts alliés. La discussion des résultats nous mènera à étudier l'influence de l'état de la surface des nanofils sur leurs propriétés électriques. Ainsi, les possibilités offertes par cette technologie sont très variées et ouvrent*

*la voie vers d'autres applications (NEMS, bio-capteurs...).*

## 1 Résistance d'accès sur nanofils

Fabriquer des structures à base de nanofils soulève de nombreuses difficultés inhérentes à la réalisation d'un dispositif électronique. Comme sur matériau massif, les briques de base de leur fabrication doivent être maîtrisées et optimisées afin de développer des systèmes performants. Ainsi, l'expérience acquise sur les matériaux semiconducteurs massifs justifie que l'accès électrique sur nanofil constitue l'un des verrous technologiques à lever pour aller vers des dispositifs fonctionnels. Ainsi, des contacts faiblement résistifs sur nanofils vont devoir être développés. En effet, la résistance d'accès aux nanostructures revêt d'autant plus d'importance que l'on est sur des structures unidimensionnelles. Par exemple, dans le cas d'un transistor, il faut maximiser le courant pouvant effectivement circuler dans la nanostructure et donc éviter qu'il ne soit absorbé par le contact. En ce qui concerne les applications de type capteurs, une résistance d'accès élevée implique une sensibilité moindre à l'environnement extérieur. La force de l'intégration grande échelle présentée dans le chapitre précédent est qu'elle permet de mener facilement à bien ce genre d'étude. En effet, après alignement, de nombreux nanofils sont à disposition pour tous types d'essais, par exemple avec différents métaux permettant de moduler le contact avec les nanofils.

Nous revenons dans un premier temps sur le modèle d'un contact entre un métal et un semiconducteur afin d'identifier les différents types de contact auxquels nous serons confrontés par la suite. Nous nous inspirerons des solutions actuellement mises en œuvre sur les matériaux massifs pour proposer des solutions aux enjeux soulevés par la nouvelle architecture des nanofils. L'un des concepts majeurs si l'on discute des contacts sur nanofil est l'interface métal - semiconducteur à l'étude. Dans un matériau massif, cette interface est plane. En ce qui concerne des contacts sur des nanofils, elle devient de géométrie le plus souvent circulaire et a des propriétés spécifiques.

### 1.1 Problématique du contact électrique sur semiconducteur

Les dispositifs à base de semiconducteurs doivent être adressés électriquement à partir du back-end ou pour toutes les interconnexions métalliques reliant chaque transistor pour en faire des fonctions logiques complexes. Dans le cas d'une architecture transistor sur matériau massif, la résistance série d'une extension de la source ou du drain se décompose en plusieurs contributions schématisées en figure 3.1 a), dont notamment la résistance à l'interface métal/semiconducteur.

En figure 3.1 b) est reporté le poids relatif des différentes résistances en fonction du degré de miniaturisation du dispositif (via la longueur de grille).  $R_{sh}$ ,  $R_{sp}$ ,  $R_{ac}$  et  $R_{co}$  sont respectivement la résistance de feuille, de diffusion, d'accumulation et de contact. Il apparaît clairement que la résistance de contact associée à l'interface métal-semiconducteur devient prédominante lorsque les dispositifs sont miniaturisés. Cet effet, démontré sur MOS plane, sera donc prépondérant

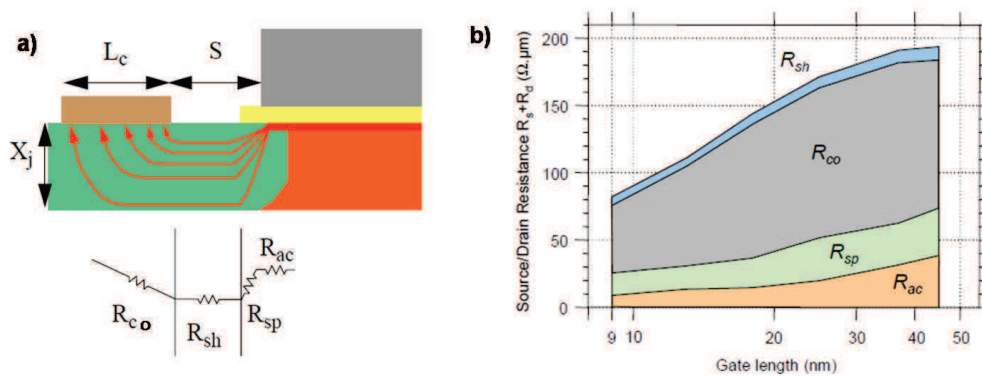


FIGURE 3.1 – a) Résistances existant dans une structure à semiconducteur et b) importance des différentes résistances en fonction du degré de miniaturisation [114]

dans des nanostructures. Une ingénierie de contact est donc primordiale afin d'envisager un adressage électrique de systèmes à base de nanofils.

Quels sont les paramètres permettant de qualifier le contact métal/semiconducteur qui s'établit entre l'accès électrique et la nanostructure ?

### 1.1.1 Barrière Schottky entre un métal et un semiconducteur

A l'état massif, la structure électronique d'un semiconducteur massif non dopé présente une bande de valence pleine et une bande de conduction vide, séparées par une bande interdite, le gap, de largeur  $E_g$ . Quand un semiconducteur est mis en contact avec un métal, le contact s'établit et l'équilibre thermodynamique du système se manifeste par l'alignement des niveaux de Fermi des matériaux [115]. Du fait de la différence des travaux de sortie (ou travaux d'extraction), une hauteur de barrière s'établit entre les deux matériaux, une barrière énergétique, appelée barrière Schottky, s'élève à l'interface entre les deux matériaux comme illustré sur la figure 3.2 pour un semiconducteur de type n (a) et de type p (b) [116] [117] [118] [119].

Walter Schottky a découvert que cette barrière est due à une zone de charge d'espace au niveau de l'interface. Ce fut le début des investigations sur les contacts redresseurs métal-semiconducteur, référencés comme des contacts Schottky. L'injection du courant dans un contact est fonction de la capacité des porteurs à franchir une barrière égale à la différence entre le travail de sortie du métal et du semiconducteur par différents mécanismes exposés dans le paragraphe suivant. Cette barrière de potentiel tend à empêcher le passage des porteurs électriques. Elle vaut dans le cas d'un semiconducteur de type n :

$$q\phi_{bn} = q(\phi_m - \chi) \quad (3.1)$$

et pour un semiconducteur de type p :

$$q\phi_{bp} = E_G - q(\phi_m - \chi) \quad (3.2)$$

Ceci est un modèle simplifié de contact Schottky .

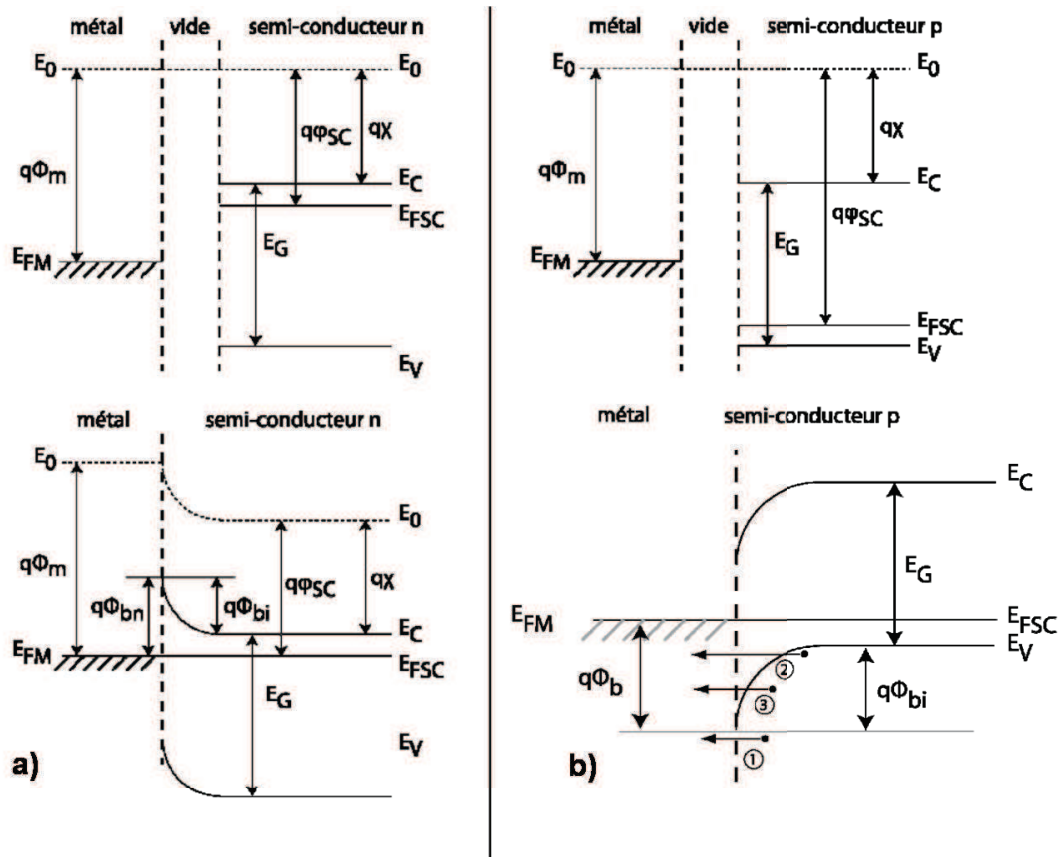


FIGURE 3.2 – Diagramme de bande d’énergie d’un contact métal/semiconducteur a) de type n b) de type p avec mécanismes de conduction à travers une barrière d’énergie à l’interface métal/semiconducteur [120]

L’obtention d’une barrière  $\phi_{bp}$  nulle ou négative signifie la création d’un contact dit froid, laissant passer les porteurs électriques sans apport d’énergie, ce qui définit un contact ohmique idéal.

Dans la plupart des cas, un contact Schottky s’établit entre métal sur semiconducteur. Voyons quels mécanismes permettent de franchir cette barrière d’énergie.

### 1.1.2 Mécanismes de conduction via un contact métal-semiconducteur

Différents mécanismes peuvent aboutir au passage des porteurs à travers une barrière d’énergie. Trois mécanismes principaux sont illustrés en figure 3.2 b), à savoir l’émission thermo-électronique, l’effet tunnel et enfin l’émission thermo-électronique assistée par champ électrique.

Le mécanisme numéroté 1, l’émission thermo-électronique, consiste en un passage des porteurs électriques par-dessus la barrière d’énergie grâce à la température ou bien une polarisation externe. La caractéristique courant-tension résultante est redressée.

Le mécanisme n°2 représente le passage des porteurs par effet tunnel. La probabilité qu’un tel évènement se produise est directement liée à l’épaisseur et à la hauteur de barrière à franchir, paramètres influant dans l’équation 3.3 donnant le courant transitant par effet tunnel dans un

contact métal/semiconducteur.

$$J \sim \exp \left( -A \cdot \frac{\phi_b}{\sqrt{N_D}} \right) \quad (3.3)$$

Ce mécanisme permet le franchissement de la barrière par les porteurs sans consommer d'énergie et induit ainsi une caractéristique courant-tension linéaire. C'est le mécanisme de conduction principal pour un contact ohmique.

Le troisième mécanisme combine les deux émissions thermo-électronique et par effet tunnel. Il s'agit de l'émission thermo-électronique assistée par champ électrique, que l'on essaiera de favoriser pour obtenir des résistances de contact les plus faibles possibles.

Dans le cadre de cette dernière hypothèse, la résistivité de contact peut être approchée par l'expression suivante [114] :

$$\rho_c \approx \exp \frac{4\pi \sqrt{\epsilon \cdot m^*}}{h} \cdot \frac{\phi_m b}{\sqrt{N_D}} \quad (3.4)$$

### 1.1.3 Diminuer la résistance de contact sur semiconducteur

Pour obtenir un contact faiblement résistif sur semiconducteur, la barrière de potentiel doit être la plus faible possible et/ou l'effet tunnel favorisé. Cette problématique a déjà été traitée dans le cas de matériaux semiconducteurs massifs pour lesquels des solutions ont été identifiées.

#### 1.1.3.1 Comment diminuer cette résistance ?

Si l'on veut diminuer la résistance de contact entre métal et semiconducteur, cela revient à favoriser le passage des porteurs par effet tunnel ou thermoélectronique. Ainsi, si l'on revient à l'équation 3.4, on peut identifier deux leviers pour jouer sur la résistance de contact :

- $N_D$ , le dopage : augmenter le dopage a été la première des solutions qui a été mise en place pour les matériaux massifs, en utilisant le dopage par implantation ionique par exemple.
- $\phi$ , la hauteur de barrière : diminuer la hauteur de barrière est le second levier sur lesquels les chercheurs et les industriels se sont penchés pour minimiser la résistance de contact entre métal et semiconducteur.

Le choix du métal faisant l'interface avec le semiconducteur est donc crucial. L'idéal étant de favoriser le passage de la bande interdite par les porteurs, le travail d'extraction du métal va jouer fortement dans ce choix. Pour mieux expliquer cette tendance, voyons ce qu'il en est pour le silicium, matériau pour lequel les expériences sur matériau massif ont apporté de nombreuses réponses.

#### 1.1.3.2 Intérêt de contact siliciuré sur silicium

Intéressons nous plus particulièrement au cas du silicium. Sa bande d'énergie interdite est  $E_G = 1,12 eV$  et son affinité électronique  $\chi = 4,05 eV$ . Si l'on référence les niveaux d'énergie des différents métaux disponibles en figure 3.4, on peut remarquer que de nombreux métaux se retrouvent au niveau du milieu de la bande interdite du silicium.



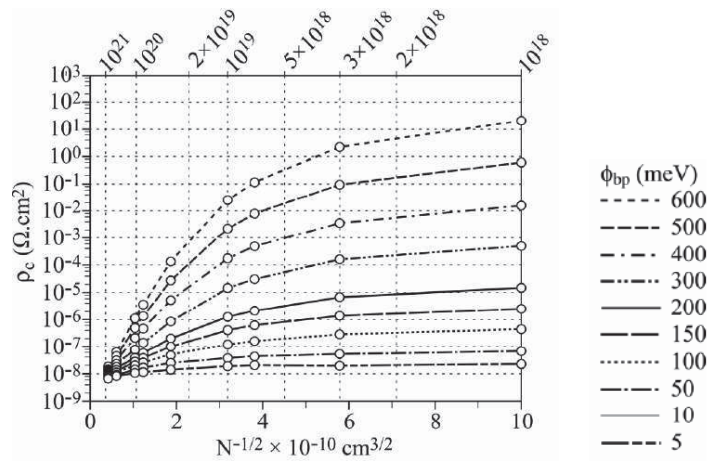


FIGURE 3.3 – Résistivité de contact en fonction du dopage et de la hauteur de barrière Schottky [114]

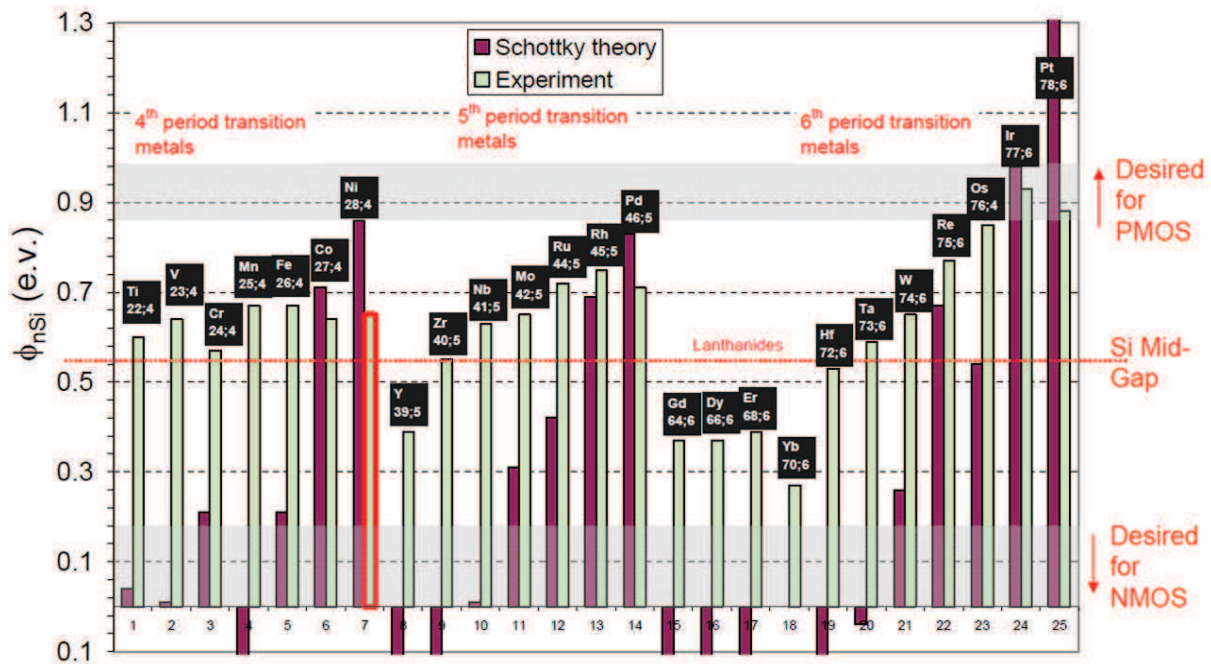


FIGURE 3.4 – Hauteurs de barrière de Schottky théoriques et expérimentales pour des métaux sur du silicium de type n [121]

Il est à noter un écart significatif entre la barrière théorique de Mott et la barrière expérimentale. Ceci est dû au verrouillage du niveau de Fermi au centre de la bande interdite (Fermi Level Pinning). En effet, le métal et son siliciure associé ont tendance à présenter une barrière Schottky pratiquement indépendante du travail d'extraction du métal. L'origine de ce phénomène reste encore en débat tandis que plusieurs pistes sont envisagées pour le déverrouiller, comme passer les liaisons pendantes à l'interface [122], ou bien intercaler un oxyde très fin à l'interface contact/semiconducteur. Ainsi, Tao et al. [122] ont montré qu'ils ont pu se rapprocher des hauteurs de barrière théoriques pour des contacts d'aluminium ou de chrome

sur du silicium de type n en passivant les liaisons à l'interface avec une monocouche de sélénium. Pour l'aluminium par exemple, ils sont passés d'une hauteur de barrière de 0,72 eV à 0,08 eV après passivation.

On remarque également la présence de nombreux alliages entre métal et silicium, appelés siliciures (silicide en anglais) :  $WSi_2$ ,  $TiSi_2$ ,  $CoSi_2$  et NiSi. Un siliciure est un composé métallique issu de la réaction d'un métal avec du silicium généralement activé par traitement thermique relativement faible. C'est en principe un composé stoechiométrique composé du silicium et du métal M sous la forme  $M_xSi_y$ . Le caractère mid-gap des siliciures successivement utilisés pour la fabrication des contacts dans les différentes générations de transistors jusqu'au nœud 32 nm a permis de réaliser des contacts de résistivité spécifique acceptable pour les transistors de type p ou n. Dans ces cas-là, le seul levier était d'augmenter le dopage. Aujourd'hui, tous ces travaux réalisés sur matériau massif sont des pré-requis précieux pour appréhender au mieux les spécificités lors du contact avec un nanofil.

## 1.2 Enjeu sur nanofil semiconducteur

Le matériau massif et les nanostructures diffèrent sur de nombreux plans notamment sur celui de l'adressage électrique. Pour une densité de courant uniforme, la résistivité spécifique de contact  $\rho_C$  peut être définie comme la résistance de contact par unité de surface du contact. Cependant, la situation se complique dès lors que l'on s'intéresse à des dispositifs réels où la distribution du courant au niveau du contact n'est pas uniforme : c'est le cas dans une nanostructure.

### 1.2.1 Géométrie des contacts : du planaire vers le nanofil

La prise de contact sur nanofil est de prime abord faite sur les extrémités du nanofil, tandis que la conduction est perpendiculaire à cette nouvelle interface comme schématisé en figure 3.5.

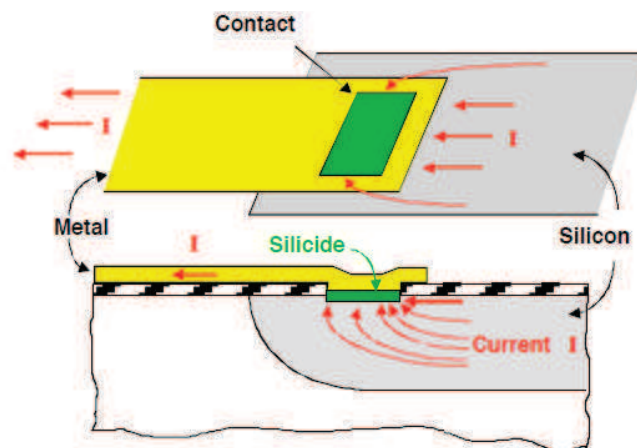


FIGURE 3.5 – Distribution de courant non uniforme dans un contact

### 1.2.1.1 Densité de courant au niveau d'un contact métal/semiconducteur

Dans le cas de contacts verticaux, en figure 3.6 a), les lignes de courant sont perpendiculaires à l'interface contact/semiconducteur. La résistance d'un contact est inversement proportionnelle à son aire. Dans le cas d'un contact horizontal, la densité de courant passant du semiconducteur au contact varie d'un point à l'autre de l'interface. Ceci est dû à une distribution non homogène des lignes de courant, notamment en début de contact, illustrée en figure 3.6 b).

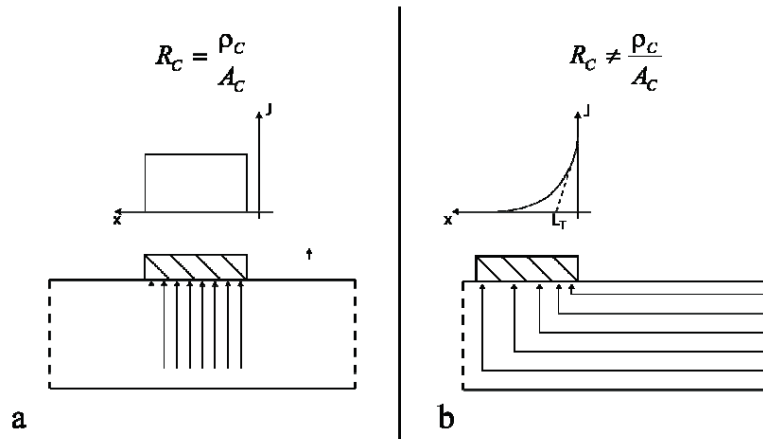


FIGURE 3.6 – Distributions a) homogène et b) non homogène dans le cas de contacts planaires

Le contact planaire en figure 3.5 illustre le phénomène de répartition des lignes de champ non homogène.

### 1.2.1.2 Géométrie des contacts métal sur nanofil

Hu et al. ont analysé différentes géométries de contact nanofil/métal et leurs hauteurs de barrière respectives [123]. La figure 3.7 a) montre les trois types de contact métal sur nanofil possibles.

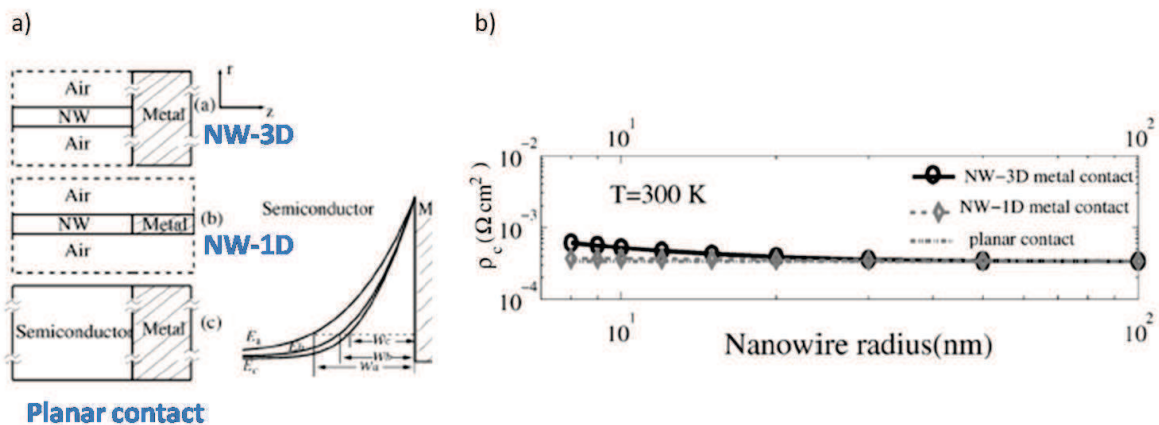


FIGURE 3.7 – a) Trois types de contacts Métal/Nanofil b) Résistivité de contact en fonction du diamètre du nanofil pour les trois types de contact [123]

- Contacts 3D : cela relève des contacts réalisés par dépôt de métal directement sur nanofil. En général, la distribution des lignes de champ au niveau du contact peut être décrite par les 3 équations du transport qui sont la loi de Poisson et les équations de continuité en 3 dimensions. Dans la plupart des cas, ces équations peuvent se simplifier, donnant lieu à un modèle 2D voire même un modèle 1D.
- Contacts planaires 2D : le passage du modèle 3D au modèle 2D impose quelques simplifications. Tout d'abord, l'interface de contact est planaire.
- Contacts unidimensionnels : une variable spatiale supplémentaire peut être éliminée du problème dès lors que le potentiel reste inchangé selon cet axe. Le contact est orienté de façon à ce qu'une variation selon cet axe est négligeable. Au niveau expérimental, ce type de contact correspond à celui obtenu après silicuration, procédé présenté dans ce manuscrit.

La figure 3.7 b) démontre que la résistivité spécifique de contact est fonction du diamètre du nanofil. L'encart met l'accent sur la largeur de barrière qui est donc dépendante du diamètre des nanofils. Le contact unidimensionnel présente une barrière plus fine qu'un contact tridimensionnel. La géométrie unidimensionnelle exhibe de plus une dépendance moins prononcée selon le diamètre des nanofils concernés. Ceci constitue un autre avantage aux contacts siliciurés, se situant à l'intérieur du nanofil.

Ainsi, les études menées sur le matériau massif ne peuvent être directement transposables aux nanostructures de par leurs géométries particulières et les propriétés électriques associées.

### 1.2.2 Influence sur les hauteurs de barrière

Ainsi, tous les processus développés pour les matériaux massifs doivent être repensés pour s'appliquer aux nanofils étant donnés leur faible volume, leur aire et leur grand ratio surface sur volume. Pour les nanofils, où les surfaces de contact sont réduites, la hauteur de barrière Schottky élevée (liée également au caractère mid-gap de la plupart des métaux) contribue à faire de la résistance de contact siliciure/silicium la composante principale des résistances parasites au niveau des contacts.

## 1.3 Injection efficace de porteurs dans un nanofil

Les performances atteintes en électronique d'aujourd'hui sont le résultat du contrôle très fin sur le flux de porteurs transitant dans les transistors. Cela passe tout d'abord par l'injection efficace de charges dans un matériau actif via un contact électrique. On a vu dans les paragraphes précédents que la réalisation d'un contact peu résistif reposait sur l'injection de porteurs par effet tunnel ou par effet thermoélectronique. Pour favoriser cela, deux voies ont été envisagées : augmenter le dopage ou diminuer la hauteur de barrière. Voyons ce qu'il est possible de faire au niveau des nanofils.

### 1.3.1 Dopage des extrémités des nanofils très difficile

Une des approches pour franchir les barrières Schottky à l'interface métal/semiconducteur est de doper très fortement le semiconducteur près du contact afin que des porteurs puissent franchir

la barrière par effet tunnel. Cette approche a été très utilisée dans l'industrie du semiconducteur. Cependant, en ce qui concerne l'adressage de nanofils, cette approche soulève des problèmes difficiles à adresser car doper les extrémités des nanofils requière soit une ingénierie très complexe de croissance ou bien un dopage localisé très performant [118] [119]. Zheng et al. [124] ont montré l'effet du dopage au phosphore sur des nanofils de silicium, en contradiction avec le dopage sur silicium massif. En effet, dans du bulk, un dopage plus important résulte en un scattering plus important et donc une mobilité réduite des porteurs. Sur nanofil, le dopage provoque le comportement inverse : en augmentant le dopage du nanofil, la transconductance est augmentée. Ce comportement est illustré par les caractéristiques  $I(V)$  présentées en figure 3.8. Cela implique que la résistance de contact est largement affectée par les niveaux de dopage.

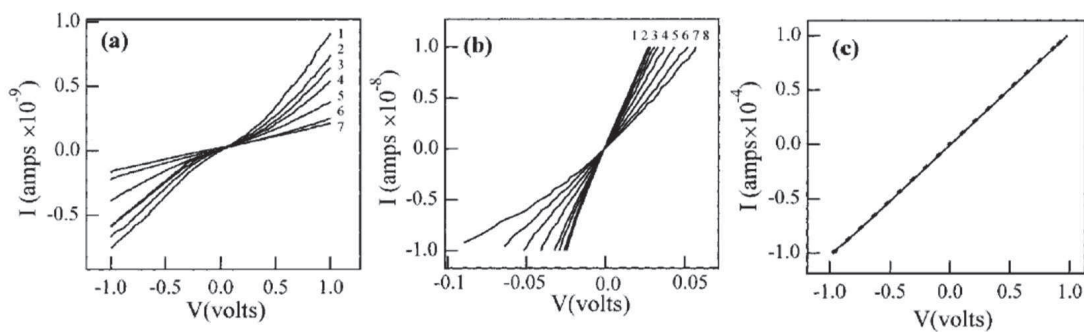


FIGURE 3.8 – Caractéristiques  $I(V)$  de nanofil a) intrinsèque, b) peu dopé, c) fortement dopé [124]

Il y a donc un compromis à faire entre de hauts niveaux de dopage pour obtenir des faibles résistances de contact et un matériau peu dopé aux porteurs à plus grande mobilité. [116] [117]

Les chercheurs se sont focalisés sur une autre approche mettant en jeu des contacts métal/semiconducteur permettant de réduire la hauteur de barrière à franchir par les porteurs de charge. Une des voies envisagées est, comme pour le massif, d'utiliser différents types d'alliages ou de siliciures selon le type n ou p du matériau étudié, l'un à faible hauteur de barrière pour les électrons, et l'autre à faible hauteur de barrière pour les trous comme référencé pour le massif en figure 3.9.

### 1.3.2 Elaboration de contact allié faiblement résistif

Réaliser des contacts avec des propriétés électriques reproductibles et stables requiert un contrôle très précis sur la structure et la composition de l'interface métal/semiconducteur. Le phénomène de siliciuration, sur du silicium, est très intéressant pour arriver à cet objectif [125]. En effet, la formation de siliciure pour adresser des nanofils a plusieurs avantages :

- elle résulte en une interface abrupte, pratiquement idéale,
- contrairement à une interface Métal/Si, l'interface Siliciure/Si se trouve dans le volume du nanofil et s'affranchit donc des défauts de surface pouvant affecter ses propriétés,
- le métal utilisé peut être sélectivement retiré par rapport à son siliciure,

- les surfaces oxydées empêchant la siliciuration, un procédé auto-aligné peut être envisagé. Le procédé d'auto-alignement des zones source-drain siliciurées par rapport à la grille, procédé appelé salicide (pour Self Aligned Silicide), est actuellement utilisé dans de nombreux procédés industriels avancés.

Cette approche semble être la plus prometteuse pour adresser électriquement des nanofils semiconducteurs sans détériorer la mobilité des porteurs de charge.

## 1.4 Cadre d'étude

La technique d'alignement collectif présentée au chapitre 2 est mise à profit pour évaluer l'impact des résistances de contact sur les caractéristiques courant-tension des nanofils semiconducteurs. A cet effet, nous allons réaliser différentes combinaisons de travail d'extraction de métal avec des matériaux de largeur de bande interdite différents. Nous appuierons notre travail sur des nanofils constitués de trois matériaux semiconducteurs différents : le silicium (Si), l'arséniure d'indium (InAs) et l'oxyde de zinc (ZnO). Ces trois matériaux sont bien évidemment intéressants dans le domaine de l'électronique pour des raisons détaillées par la suite. Leur particularité est de présenter des largeurs de bande interdite très différentes comme résumé dans le tableau suivant.

Matériau étudié	Si	InAs	ZnO
Energie de bande interdite à température ambiante	1,12 eV	0,354 eV	3,37 eV

### 1.4.1 Silicium

Le silicium est le matériau de référence de la microélectronique, ce qui justifie l'intérêt porté à développer des contacts efficaces sur nanofil de silicium. Les nanofils dont nous disposons sont supposés être non intentionnellement dopés de type p. Nous implémenterons deux types de métaux, le nickel Ni et le platine Pt. Ces deux métaux ont des travaux d'extraction différents. Les siliciures à base de nickel offrent des barrières au milieu du gap. Les siliciures à base de platine sont quant à eux qualifiés de siliciures de bord de bande. En effet, ils possèdent une hauteur de barrière proche de la bande de valence, présentant ainsi une faible barrière pour les trous [126] (figure 3.9).

### 1.4.2 InAs

L'arséniure d'indium est un matériau attirant l'intérêt des scientifiques pour plusieurs raisons. Tout d'abord, la masse effective de ses électrons est plutôt faible ( $0,023 \cdot m_0$  à comparer avec la masse effective des électrons dans le silicium  $0,89 \cdot m_0$ ) et engendre une très forte mobilité des électrons, qui serait un réel atout exploitable pour des canaux de transistors en InAs par exemple. Ensuite, une couche d'électrons se forme à la surface de l'InAs à cause du verrouillage du niveau de



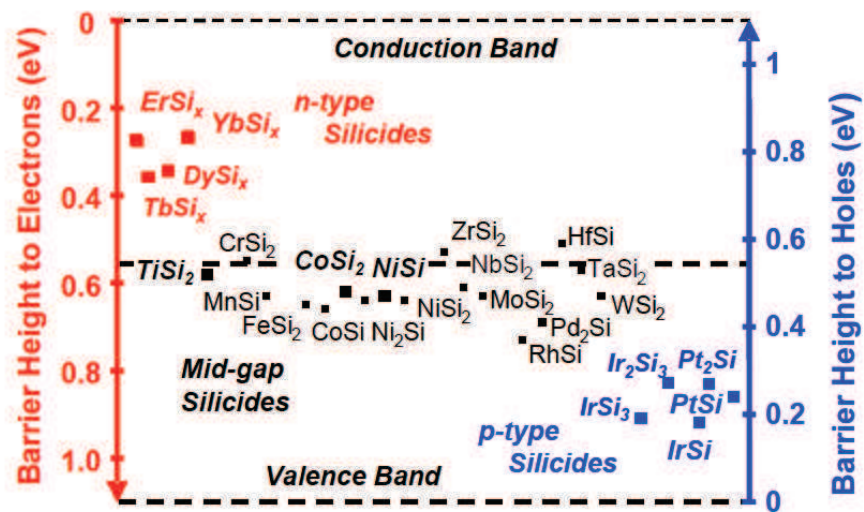


FIGURE 3.9 – Hauteurs de barrière de Schottky expérimentales pour des contacts siliciurés sur silicium [114]

Fermi dans la bande de conduction à l'interface avec la surface du matériau. Cet effet combiné à la faible largeur de bande interdite permet d'entrevoir la fabrication de contacts faiblement résistifs sur InAs [108] [127]. Ainsi, comme l'arséniure d'indium possède une faible largeur de bande interdite par rapport au silicium, quelque soit le métal choisi, la hauteur de barrière à l'interface métal/InAs sera plus faible que son équivalent en silicium. Nous étudierons des contacts à base de nickel afin de les comparer à ceux réalisés sur silicium.

### 1.4.3 ZnO

Le ZnO est un semiconducteur très attractif en raison de ses excellentes propriétés électriques et optiques (grande énergie de liaison des excitons, très large gap permettant l'émission et la détection de lumière dans l'UV, fonctionnalisation de surface pour la réalisation de capteurs biologiques, etc...) [128] [129]. Nous optons également pour le nickel afin d'avoir un métal de référence commun à tous les matériaux dont sont constitués les nanofils.

### 1.4.4 Hauteurs de barrière attendues

A partir des équations 3.1 et 3.2, il est possible d'avoir une idée de la barrière théorique pour un couple métal/semiconducteur donné selon le type de porteurs. Ainsi, les cas de deux couples métal/semiconducteur, le premier pour les trous, l'autre pour les électrons, sont exposés en figure 3.10.

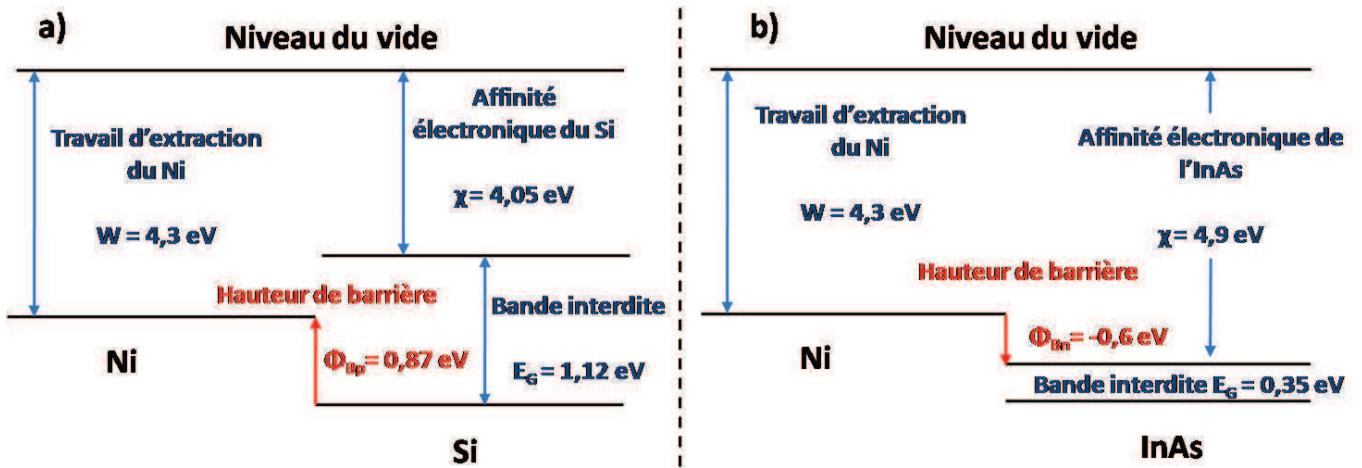


FIGURE 3.10 – Mise en évidence des barrières pour deux couples métal/semiconducteur : a) Ni/Si et b) Ni/InAs

Pour le silicium et l'InAs, les types de porteurs attendus sont respectivement les trous et les électrons pour des nanofils non intentionnellement dopés. Pour le ZnO, on ne sait pas de quel type de conduction il s'agit. Les hauteurs de barrière attendues pour les 3 matériaux que nous étudions sont récapitulées dans le tableau suivant.

Matériau étudié	$\Phi_{Bp}$ Si (type p)		$\Phi_{Bn}$ InAs (type n)	ZnO	
	théo.	exp.	théo.	trous	électrons
Ni	0,87 eV	0,5 eV	-0,6 eV	3,7 eV	-0,3 eV
Pt	-0,13 eV	0,2 eV	0,4 eV	2,7 eV	0,7 eV

Ainsi, pour le ZnO, soit la hauteur de barrière sera soit très élevée (3,7 eV) pour les trous, soit pratiquement inexistante pour les électrons (-0,3 eV en théorie).

## 1.5 Protocole d'adressage électrique sur nanofil semiconducteur

La force de la technique d'alignement présentée au chapitre 2 est de pouvoir mettre en œuvre, après alignement, un procédé d'adressage électrique multi-niveaux afin de développer facilement des contacts optimisés pour un matériau semiconducteur ciblé. En effet, les étapes technologiques pour réaliser ces contacts nécessitent plusieurs étapes de structuration du substrat par photolithographie où un ré-alignement très précis est requis.

La réalisation de contacts siliciurés sur nanofil de silicium sera prise comme exemple dans

cette partie afin de présenter les étapes technologiques.

### 1.5.1 Configuration à réaliser

Le nanofil est placé en configuration transistor comme schématisé en figure 3.11 a). Le nanofil fait office de canal de conduction tandis que des contacts métalliques à chaque extrémité jouent le rôle de source et drain.

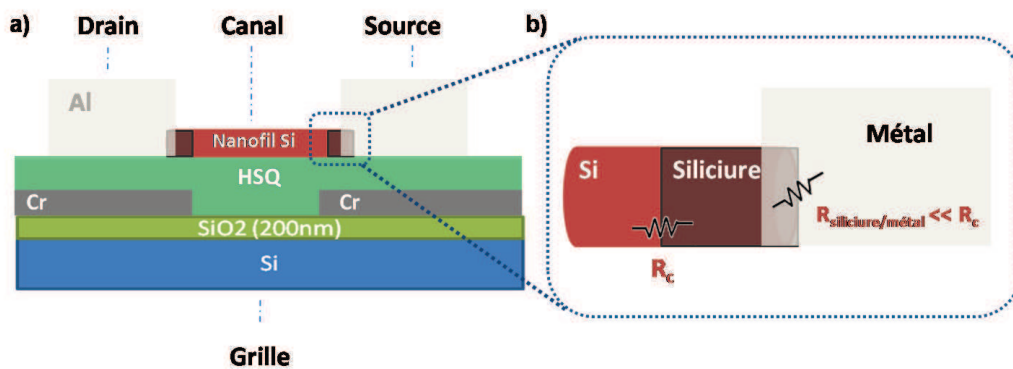


FIGURE 3.11 – Adressage électrique aux extrémités du nanofil par contacts siliciurés et zoom sur l'interface au niveau d'une extrémité du nanofil

Ainsi, un contact unidimensionnel est réalisé aux extrémités du nanofil tandis qu'un contact alliage/métal, de résistance négligeable devant celle de l'interface nanofil/alliage, se chargera de faire l'interface avec l'extérieur (figure 3.11 b)).

### 1.5.2 Procédé d'adressage électrique des nanofils de Si

Passons maintenant à l'application directe sur des nanofils de silicium préalablement alignés sur un substrat comme décrit dans le chapitre 2. Les étapes technologiques sont récapitulées en figure 3.12.

Le processus de formation du siliciure peut être divisé en 3 étapes distinctes : tout d'abord le nettoyage et la préparation du substrat, puis le dépôt du métal et enfin l'activation thermique de la réaction de siliciuration. Le métal déposé devant réagir avec le substrat en silicium, l'interface doit être la plus propre possible. Il faut de plus éliminer la couche d'oxyde natif présente sur le silicium afin d'éviter une barrière à la diffusion des espèces lors du recuit. Un nettoyage du substrat par bain piranha puis dans une solution d'acide fluorhydrique diluée à 1% permet de s'affranchir de ces problèmes. Le métal peut ainsi être déposé par évaporation thermique par canon à électrons (30 nanomètres Pt). Le traitement thermique pour provoquer la siliciuration est un recuit à 400 °C pendant 2 minutes sous ambiance  $N_2H_2$  dans un bâti RTA. L'atmosphère azotée hydrogénée permet de passiver des défauts présents à l'interface siliciure/semiconducteur. L'avantage de cette technique est d'utiliser les marques d'alignement présentes sur le substrat hôte. Ainsi, par masquage localisé grâce aux résines LOR 3A et ECI insolées au photorépéteur, seules les extrémités des nanofils sont couvertes du dépôt de platine. Cela permet de localiser la réaction de siliciuration sur des zones précises et permet d'aboutir à la configuration présentée

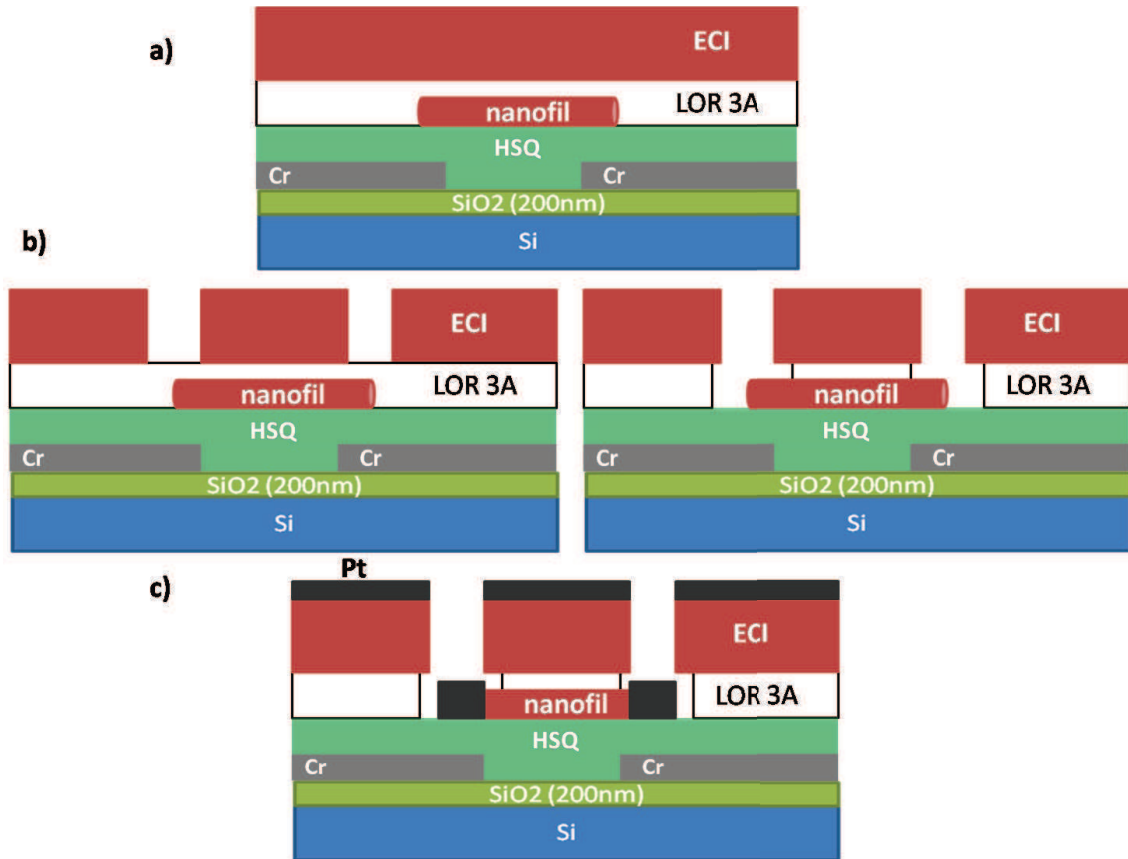


FIGURE 3.12 – a) Enduction résine bi-couche b) Ouverture contacts et obtention d'un profil de résine en casquette et c) dépôt de platine par évaporation

en figure 3.13. Le processus ainsi développé est donc cohérent depuis la création des électrodes de diélectrophorèse jusqu'à la définition d'électrodes pour créer des dispositifs à base de nanofils.

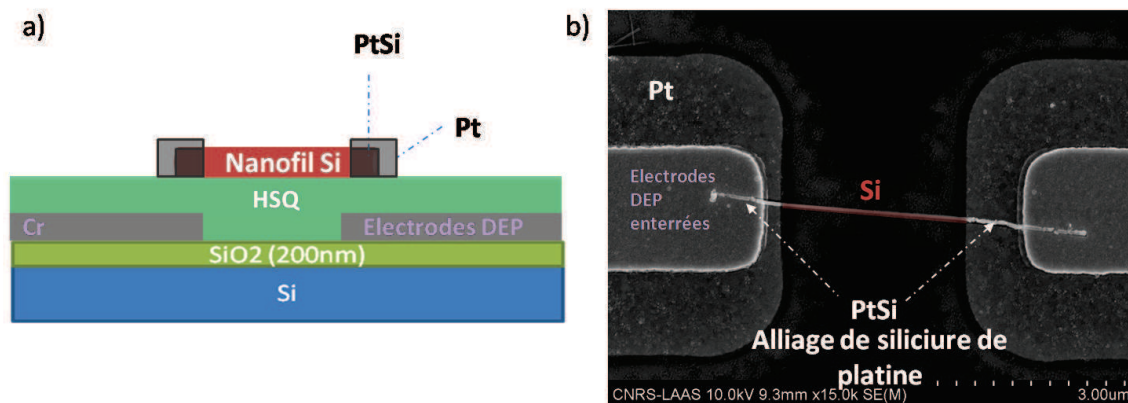


FIGURE 3.13 – a) Création de zones siliciurées aux extrémités du nanofil b) cliché MEB illustrant le changement de phase au niveau des extrémités du nanofil en siliciure de platine

Le platine excédentaire sur les zones d'oxyde n'a pas réagi et peut être retiré sélectivement. Cela est réalisé par immersion du wafer dans un bain d'eau régale : il enlèvera le platine excédentaire

tout en laissant en place le siliciure de platine formé sur nanofil. L'eau régale est préparée en mélangeant de l'eau déionisée, de l'acide chlorhydrique  $HCl(aq)$  et de l'acide nitrique  $HNO_3$  dans des proportions maîtrisées (60 : 40 : 20). Ce mélange est exothermique et atteint sous agitation la température de 34 °C. Cette solution est alors portée à 50 °C avant d'immerger nos échantillons pendant 45 secondes. S'ensuit une étape de rinçage à l'eau déionisée, éliminant toute trace d'eau régale.

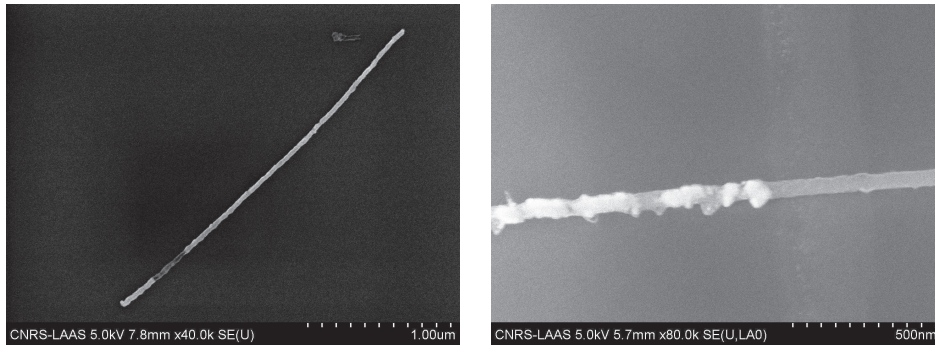


FIGURE 3.14 – Attaque à l'eau régale sur nanofil a) entièrement siliciuré et b) partiellement siliciuré

La figure 3.14 a) présente un nanofil entièrement siliciuré dont le platine qui l'entourait a été retiré. En figure 3.14 b), un nanofil possède une seule extrémité exposée au platine par masquage par résine. L'interface entre le siliciure de platine et le silicium est clairement identifiable et crée bien un contact unidimensionnel comme discuté auparavant. Le résultat obtenu est donc deux contacts siliciurés aux extrémités du nanofil comme schématisé en figure 3.15.

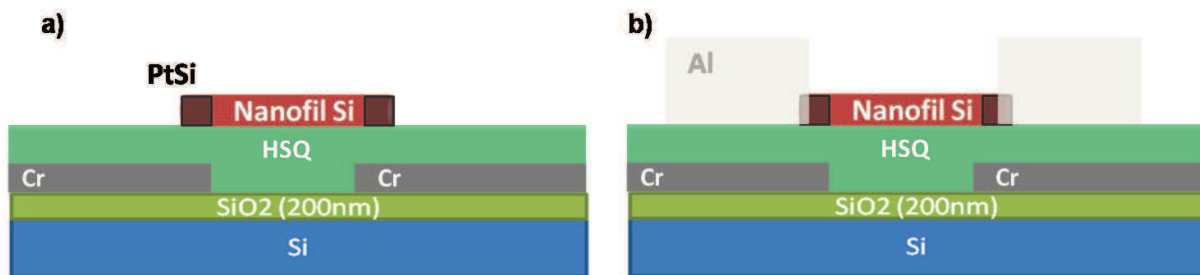


FIGURE 3.15 – a) Nanofil siliciuré aux extrémités après retrait sélectif du platine excédentaire b) Réalisation de contacts macroscopiques en aluminium avec retrait par rapport aux zones siliciurées

Les contacts siliciurés ainsi réalisés permettent d'avoir une interface avec le semiconducteur située à l'intérieur du nanofil et de s'affranchir des problématiques de surface avec le matériau semiconducteur. Afin de faire le lien avec les outils de mesure externes (pointes), des zones de contact plus larges doivent être définies. Pour cela, de larges contacts métalliques en aluminium sont superposés aux extrémités des nanofils. Il s'agit de la dernière étape d'adressage électrique de nanofils (figure 3.15 b)). Le retrait réalisé entre l'aluminium et le siliciure est intentionnel afin de s'assurer que l'injection des porteurs se fasse bien par l'interface siliciure/semiconducteur.



La figure 3.16 présente les vues à différents niveaux de cet adressage électrique d'un nanofil en silicium. On y voit le haut degré de précision obtenu pour l'alignement des différentes étapes grâce au photorépéteur (précision d'alignement à 30 nanomètres) et à l'optimisation des procédés de fabrication.

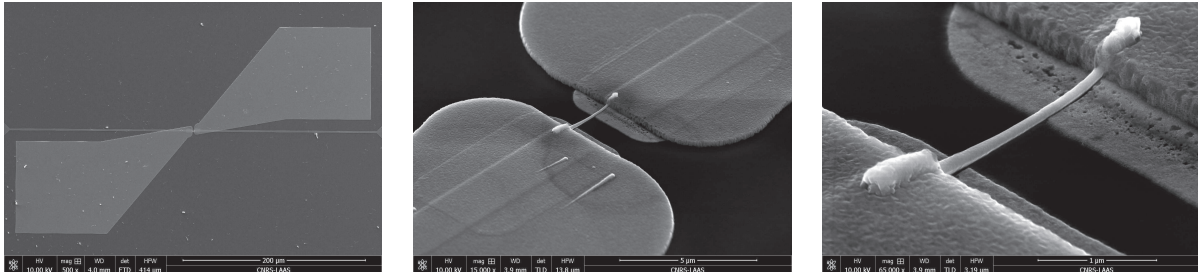


FIGURE 3.16 – Clichés MEB des contacts macroscopiques en aluminium avec zoom sur le nanofil aux extrémités siliciurées

Sur la vue d'ensemble présentée en figure 3.17, on peut visualiser les différentes couches d'électrodes : les électrodes de diélectrophorèse enterrées sous l'oxyde et les électrodes de contact adressant les nanofils. Sur un wafer, de très nombreux nanofils alignés préalablement peuvent ainsi être adressés électriquement.

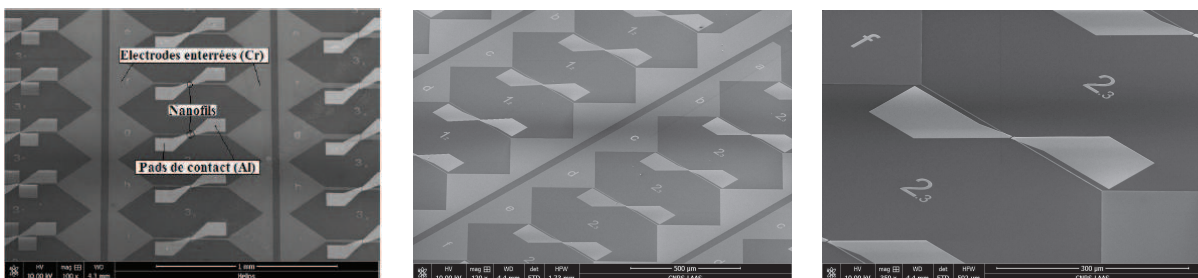


FIGURE 3.17 – Vue d'ensemble de la zone avec de très nombreux nanofils adressés électriquement

### 1.5.3 Elaboration d'un contact allié

Revenons sur l'étape de siliciuration, étape cruciale lors de l'adressage des nanostructures. Les travaux présentés ne prétendent pas être une étude exhaustive de la siliciuration ou des alliages métal/semiconducteur, l'esprit était d'obtenir rapidement des contacts diffusifs stables sur les différents matériaux à étudier.

Voyons l'optimisation de la réaction de l'alliage sur Si et InAs.

#### 1.5.3.1 Silicium

##### – Siliciure de Pt

Dans un premier temps, nous avons calibré le procédé de siliciuration par du platine sur du silicium massif afin de mieux appréhender le phénomène de siliciuration. En s'inspirant des travaux de Stark [130] et Larrieu [125], les températures et durées du budget thermique



ont été choisis afin d'illustrer le mécanisme de siliciuration. Celui-ci a lieu en 2 étapes : tout d'abord, le platine déposé (17 nanomètres sur la figure 3.18 a)) réagit avec le silicium présent pour former un alliage de  $Pt_2Si$ . On peut ainsi voir en figure 3.18 b) la coexistence de deux phases, le Pt et le  $Pt_2Si$ . Puis, si le budget thermique est suffisant, la seconde réaction peut débuter, transformant le  $Pt_2Si$  en PtSi comme sur la figure 3.18 c). Il apparaît alors une couche de siliciure homogène de 33 nanomètres.

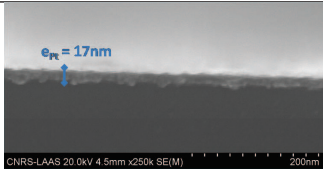
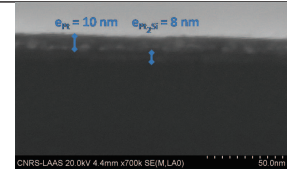
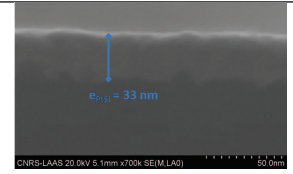
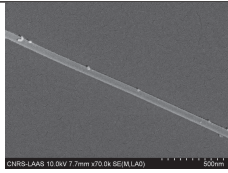
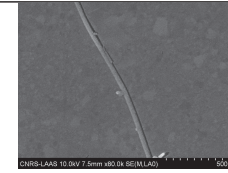
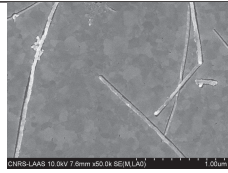
Process	a) Dépôt 20 nm Pt	b) + RTA 250 °1min	c) + RTA 400 °2min
Calibration			
Massif			
Nanofils Si			

FIGURE 3.18 – a) Dépôt de 20 nanomètres de platine b) après recuit RTA à 250 ° pendant 1 min c) après recuit RTA à 400 ° pendant 2 min

Le ratio des épaisseurs de platine sur celui de PtSi créé est de 0,51, facteur très proche de celui de 0,47 de Stark et al. [130]. Le procédé développé sur matériau massif [131] [126] a été transposé pour des nanofils de silicium déposés sur un substrat oxydé. Le résultat est donné en figure 3.18. On peut y remarquer des grains typiques de la création d'un siliciure.

– Siliciure de nickel

Le siliciure de nickel a été très largement étudié dans la littérature car il est utilisé depuis une dizaine d'années comme métal de contact source/drain des dispositifs MOS avancés. Comparé au platine, la formation d'un siliciure de nickel dont la phase est stable est plus difficile à mettre en œuvre. On trouve différentes approches, souvent assez complexes à mettre en application. Une voie utilisée dans l'industrie est une première activation thermique à basse température suivie d'une attaque chimique sélectrice afin de retirer le métal non réagi. Une deuxième activation thermique est alors réalisée à plus haute température pour former une phase stable de siliciure de nickel.

Le nickel diffuse très vite dans le silicium par rapport au platine et donc ce procédé d'alliage est très difficile à maîtriser. Nous sommes donc partis d'une température de 400 °C et nous avons observé une diffusion d'environ 400 nanomètres en figure 3.19 a) en partant de contacts espacés de 3,8  $\mu m$ .

Pour des inter-contacts plus faibles (1  $\mu m$  en figure 3.19 b)), les zones alliées peuvent se rejoindre et ainsi former un nanofil entièrement siliciuré en NiSi (figure 3.19 b)).

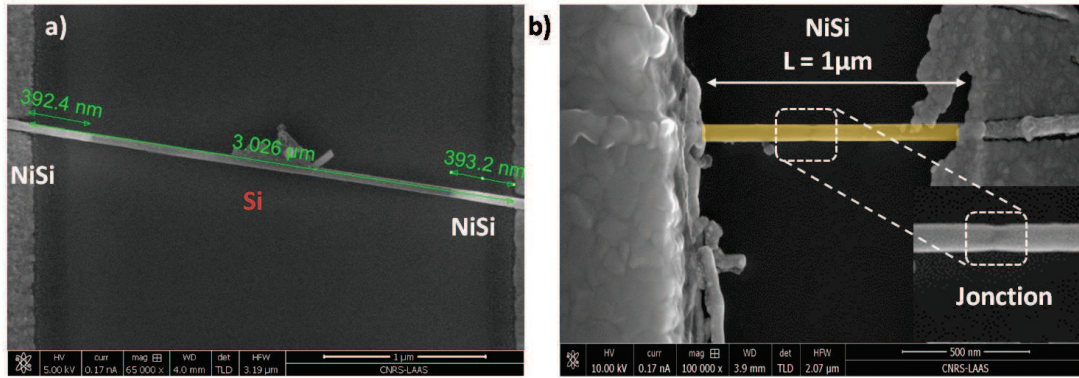


FIGURE 3.19 – a) Diffusion du nickel des deux côtés du nanofil lors de la siliciuration et b) siliciuration complète du nanofil

### 1.5.3.2 InAs

En prenant exemple sur les siliciures, nous avons choisi de tirer parti des avantages des contacts alliés sur un semiconducteur III-V où traditionnellement les contacts sont de type non diffusifs. Comme pour le silicium, nous avons d'abord réalisé nos tests sur de l'arséniure d'indium massif. Une couche de 20 nanomètres de nickel est déposée par évaporation thermique. Un recuit thermique rapide est ensuite réalisé afin de former le siliciure NiInAs comme illustré en figure 3.20. Le ratio nickel sur alliage créé est dans ce cas de 0,5.

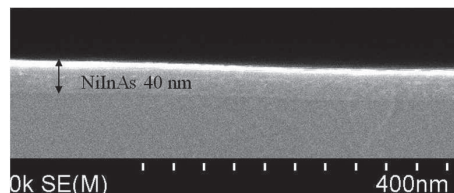


FIGURE 3.20 – Calibration de la formation de l'alliage de nickel sur du matériau massif d'InAs

Le procédé peut donc être transposé sur des nanofils d'InAs préalablement alignés par diélectrophorèse. Comme pour le silicium, les nanofils d'InAs sont adressés électriquement par formation d'un alliage avec du nickel tandis que l'accès électrique est lui assuré par des contacts en aluminium. On peut voir sur la figure 3.21 b) le retrait nécessaire entre l'aluminium et l'alliage permettant la bonne injection des porteurs par l'interface propre du siliciure et non pas par le métal.

Les nanofils d'InAs étant plus courts que ceux de silicium, le choix d'une température plus faible (250 °C) permet de limiter la diffusion du nickel dans les nanofils d'InAs, laissant ainsi le corps du nanofil en InAs. Ainsi, des nanofils d'InAs sont adressés électriquement par des contacts alliés selon la configuration définie.

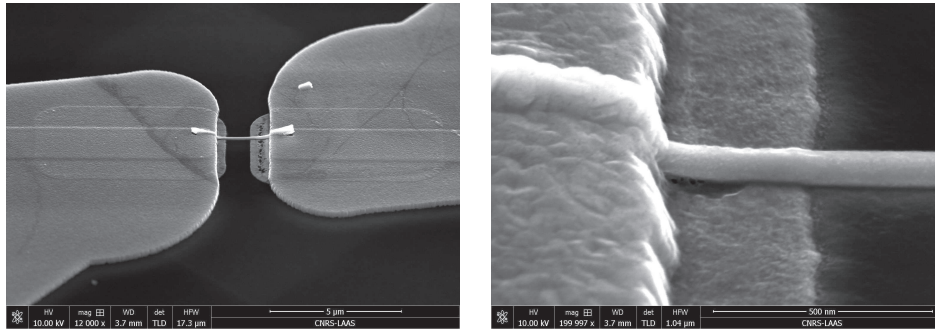


FIGURE 3.21 – Interface entre le nanofil d’InAs et l’alliage de nickel

## 1.6 Qualité des contacts électriques

### 1.6.1 Banc de caractérisation

Pour pouvoir caractériser les structures à base de nanofils, nous disposons de différentes stations de test sous pointes. La première est une station CASCADE qui possède un chuck chauffant pouvant accueillir des wafers 6 pouces et monter en température jusqu’à 300°C. Celui-ci est situé dans une enceinte fermée, dans laquelle il est possible d’injecter de l’azote ou de l’air sec. Quatre pointes montées sur des micropositionneurs sont reliées aux quatre SMUs d’un testeur Keithley, dont deux sont munis d’un préamplificateur permettant des mesures bas courant (en dessous du pico Ampère).

Une seconde station, récemment acquise, est un Cryoprober. Il s’agit d’une station sous pointes (DC et RF) permettant d’effectuer des mesures sous ambiance contrôlée (gaz et température), avec une gamme de température étendue.

### 1.6.2 Méthodologie de caractérisation des contacts

Nous présentons les caractéristiques courant-tension  $I_{ds} = f(V_{ds})$  obtenues sur des structures de type MOSFET sur silicium, InAs et ZnO. Elles ont été réalisées en 2 pointes [132]. Elles permettent dans un premier temps de travailler sur les contacts électriques et la résistivité des nanofils testés.

#### 1.6.2.1 Protocole de mesure et précautions à prendre

On fixe la tension de grille arrière  $V_{bg}$  et la tension à l’une des extrémités du nanofil à 0V. Un balayage en tension est alors effectué au niveau de l’électrode restante ( $V_{ds}$ ). Les courants d’entrée ( $I_{in}$ ), de sortie ( $I_{out}$ ), et de fuite au substrat ( $I_{bg}$ ) sont alors mesurés. Si le nanofil est bien contacté et que les isolants sont efficaces (couche de SiO<sub>2</sub> et couche de résine HSQ), le courant d’entrée et de sortie sont en valeur absolue les mêmes et le courant de fuite est quasi-nul. Il est à noter que le courant de fuite  $I_{bg}$  a un offset de 14 pA environ. Cela provient du fait que le SMU connecté au chuck ne possède pas de préamplificateur.

### 1.6.2.2 Performances de l'injection des porteurs au niveau d'un contact siliciuré

Le modèle électrique équivalent à un nanofil adressé électriquement à ses extrémités est celui d'une résistance (correspondant au nanofil traversé) connectée de part et d'autre par deux diodes tête-bêche (représentant les deux contacts Schottky) (figure 3.22 a)).

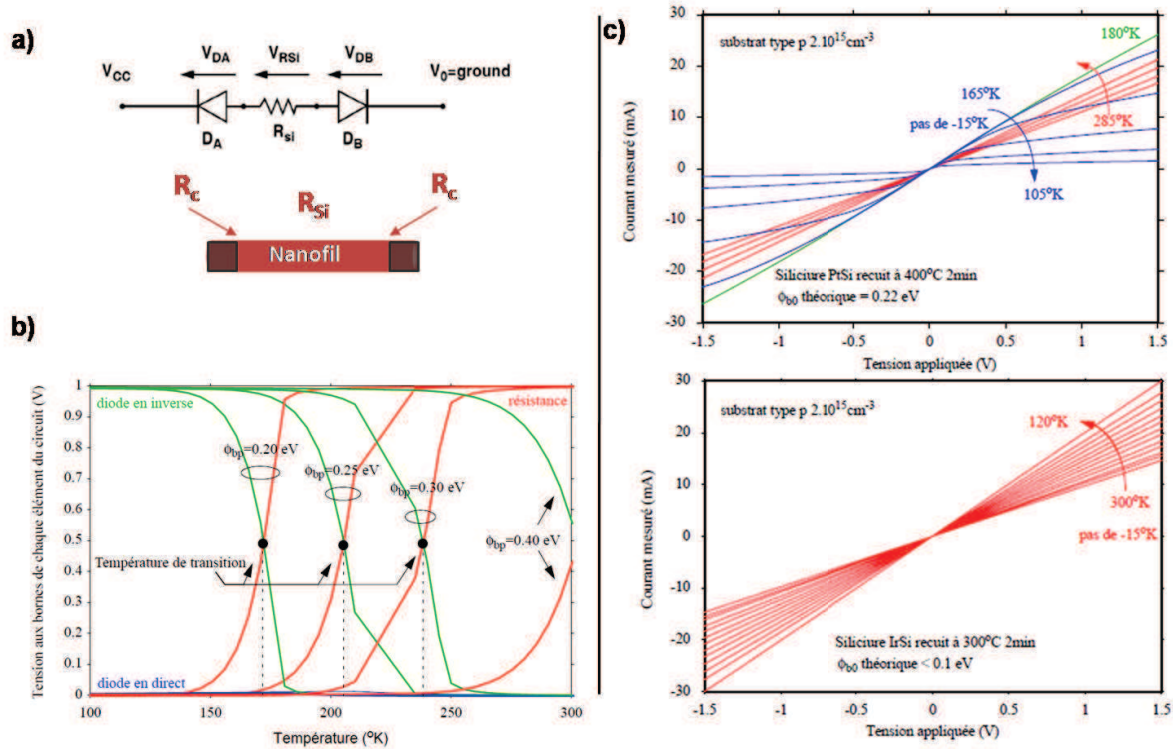


FIGURE 3.22 – a) Modélisation électrique d'un nanofil adressé électriquement à ses extrémités b) Simulation électrique de la variation de la tension aux bornes de la diode en direct, en inverse et de la résistance série du silicium pour différentes hauteurs de barrière c) Caractéristiques courant-tension obtenues pour différentes températures pour un siliciure de platine et un siliciure d'iridium [125]

Les figures 3.22 b) et c) sont extraites d'études sur matériau massif, mais le concept est directement applicable à notre configuration sur nanostructures. La figure 3.22 b) met en évidence le poids relatif des différentes composantes. La diode en direct n'a pratiquement pas d'influence quelle que soit la température. La valeur de la résistance va décroître de concert avec la température tandis que l'influence de la hauteur de barrière Schottky va augmenter exponentiellement. La température de transition marque le moment où la diode ( $R_C$ ) va être prépondérante sur la résistance du nanofil ( $R_{SC}$ ). Pour une hauteur de barrière de 0,40 eV dans cet exemple, la diode en inverse domine encore. Ainsi, il faut déterminer si la caractéristique à température ambiante est gouvernée par la résistance de contact ou bien par la résistance série du nanofil avant de remonter à des caractéristiques matériau. Voyons l'impact que cela peut avoir sur les caractéristiques électriques.

Ainsi, les caractéristiques courant-tension réalisées sous une rampe de température

permettent de faire clairement apparaître deux régions de fonctionnement :

- une région proche des températures ambiantes gouvernée par la résistance carrée du matériau semiconducteur,

$$R_{SC}(T) = R_{SC}(300) \cdot \left( \frac{T}{300} \right)^\alpha \quad (3.5)$$

avec  $\alpha$  une constante dépendant du matériau semiconducteur étudié,

- une région, pour des températures plus faibles, gouvernée par la diode en inverse. Le phénomène de conduction peut être complexe car mêlant émission thermo-électronique et émission de champ. En première approximation, cette résistance Schottky sous faible polarisation est donnée par :

$$R_{Schottky}(T) = \frac{k}{SqA^*T} \cdot \exp\left(\frac{q\phi_b}{kT}\right) \quad (3.6)$$

La figure 3.22 c) représente l'évolution de caractéristiques courant-tension en fonction de la température dans 2 cas : pour le PtSi, présentant une hauteur de barrière pour les trous relativement faible (0,2 eV) et pour l'IrSi dont la hauteur de barrière est très faible (< 0,1 eV). Pour le PtSi, la caractéristique est linéaire lorsque la résistance du matériau limite le courant de commande jusqu'à 180 K, puis l'effet rectificateur apparaît clairement, associé à une chute exponentielle du courant lors de la baisse de la température, ce qui est en accord avec la loi de variation du courant Schottky. Pour une très faible hauteur de barrière, on n'observe pas d'effet rectificateur mais une augmentation du courant liée à la diminution de la résistance série. Nous nous appuyerons sur ces résultats pour caractériser les contacts électriques réalisés sur silicium, InAs et ZnO. Ainsi, sans aller jusqu'à la détermination des hauteurs de barrière, des mesures en température seront menées afin d'identifier les couples métal/semiconducteur où la résistance de contact limite le courant.

Lorsque la résistance du nanofil semiconducteur sera effectivement identifiée comme dominant à température ambiante, une approche très simple permet de remonter rapidement à la résistivité des nanofils étudiés. Scheffler et al. [133] ont en effet prouvé que du fait du transport électronique diffusif pour des diamètres supérieurs à 40 nm, la résistivité suit la loi d'évolution classique pour matériau massif. Ainsi, la résistivité d'un nanofil est déterminée par 3.7 :

$$\rho = R \times \frac{S}{L} \quad (3.7)$$

où  $\rho$  est la résistivité du nanofil,  $R$  sa résistance,  $L$  sa longueur et  $S$  sa section. La résistance  $R$  est calculée à partir des caractéristiques  $I(V)$  linéaires. La longueur effective  $L$  utilisée pour le calcul correspond à la distance entre les électrodes. Le diamètre est estimé au MEB, et varie entre 40 et 100 nm selon le type de nanofil.

### 1.6.3 Couples matériau/métal

Nous présentons maintenant des caractéristiques significatives illustrant chaque couple matériau/métal étudié.



### 1.6.3.1 Sélection des caractéristiques significatives

Afin de réaliser une analyse équitable, la sélection des caractéristiques significatives s'est portée sur une moyenne des caractéristiques mesurées pour chaque couple métal/semiconducteur. En effet, la technique d'alignement développée au cours de ces travaux de thèse a permis d'adresser électriquement de nombreux nanofils. De plus, en jouant sur l'espacement inter-électrodes, les longueurs des nanofils sont modulables (entre 500 nanomètres et 3 micromètres pour les nanofils de silicium). Ainsi, à partir de nombreuses caractéristiques, la résistance apparente peut être directement extraite de la caractéristique courant-tension. Le graphique en figure 3.23 donne ces valeurs de résistance en fonction de la longueur disponible de nanofil.

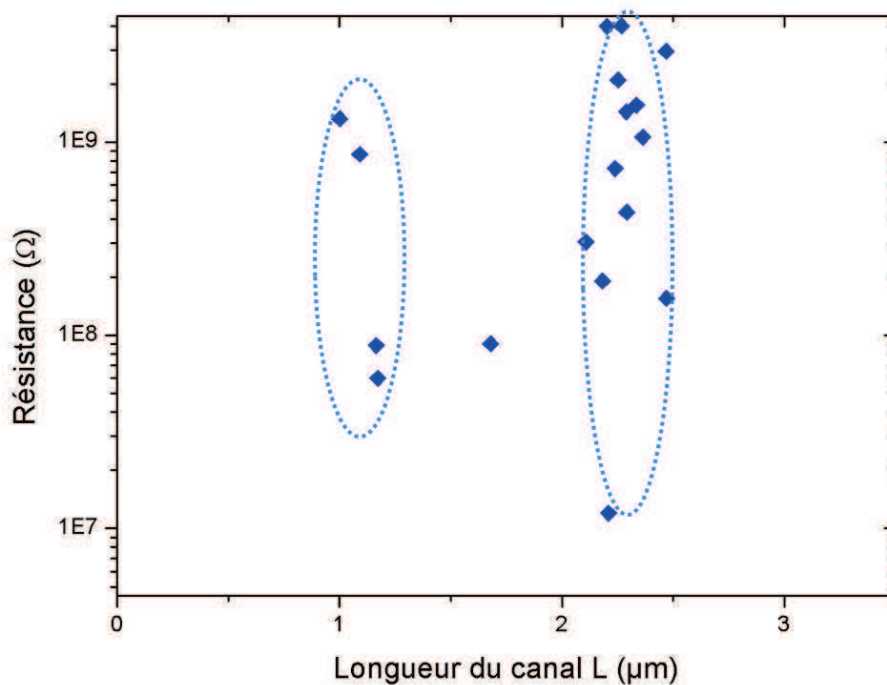


FIGURE 3.23 – Résistances apparentes en fonction de la longueur du canal à base de nanofil de silicium adressé par du siliciure de platine

On peut voir une dispersion sur 2 ordres de grandeur des valeurs de résistances pour des nanofils de longueur identique ( $2,5 \mu m$ ). De plus, cette résistance n'est pas dépendante de la longueur du nanofil, alors que cela devrait être le cas si la caractéristique était vraiment celle du matériau semiconducteur. Ainsi, cette étude nous laisse penser que ce n'est pas la résistance du semiconducteur que l'on extrait des caractéristiques, mais plutôt celles des contacts. Cela serait cohérent avec la dispersion observée, qui pourrait provenir d'une variation de la section d'injection pour des nanofils de diamètre variant entre 40 et 60 nanomètres. Il est donc capital de comprendre à quelle résistance correspond la résistance extraite des caractéristiques courant-tension. Pour cela, nous mettons en œuvre des mesures en température.



### 1.6.3.2 Nanofils Si avec Pt et Ni

Afin de mener une étude rigoureuse pour chaque couple métal/semiconducteur, nous procéderons de la façon suivante. Tout d'abord, la résistance apparente sera extraite de la caractéristique courant-tension à température ambiante. Puis, des mesures en température nous permettront de discriminer la contribution du semiconducteur et/ou celle des contacts. Ainsi, une caractéristique typique courant tension  $I_{ds} = f(V_{ds})$  obtenue pour une tension de grille nulle est présentée en figure 3.24 a) pour un nanofil de silicium adressé par un siliciure de platine. Elle présente une zone ohmique, puis au-delà de la tension de pincement  $V_p$ , un palier de saturation en courant. On peut constater que le courant d'entrée et de sortie sont bien symétriques, et que les fuites au substrat ( $I_{bg}$ ) sont négligeables. La résistance apparente dans ce cas est de  $140\text{M}\Omega$ .

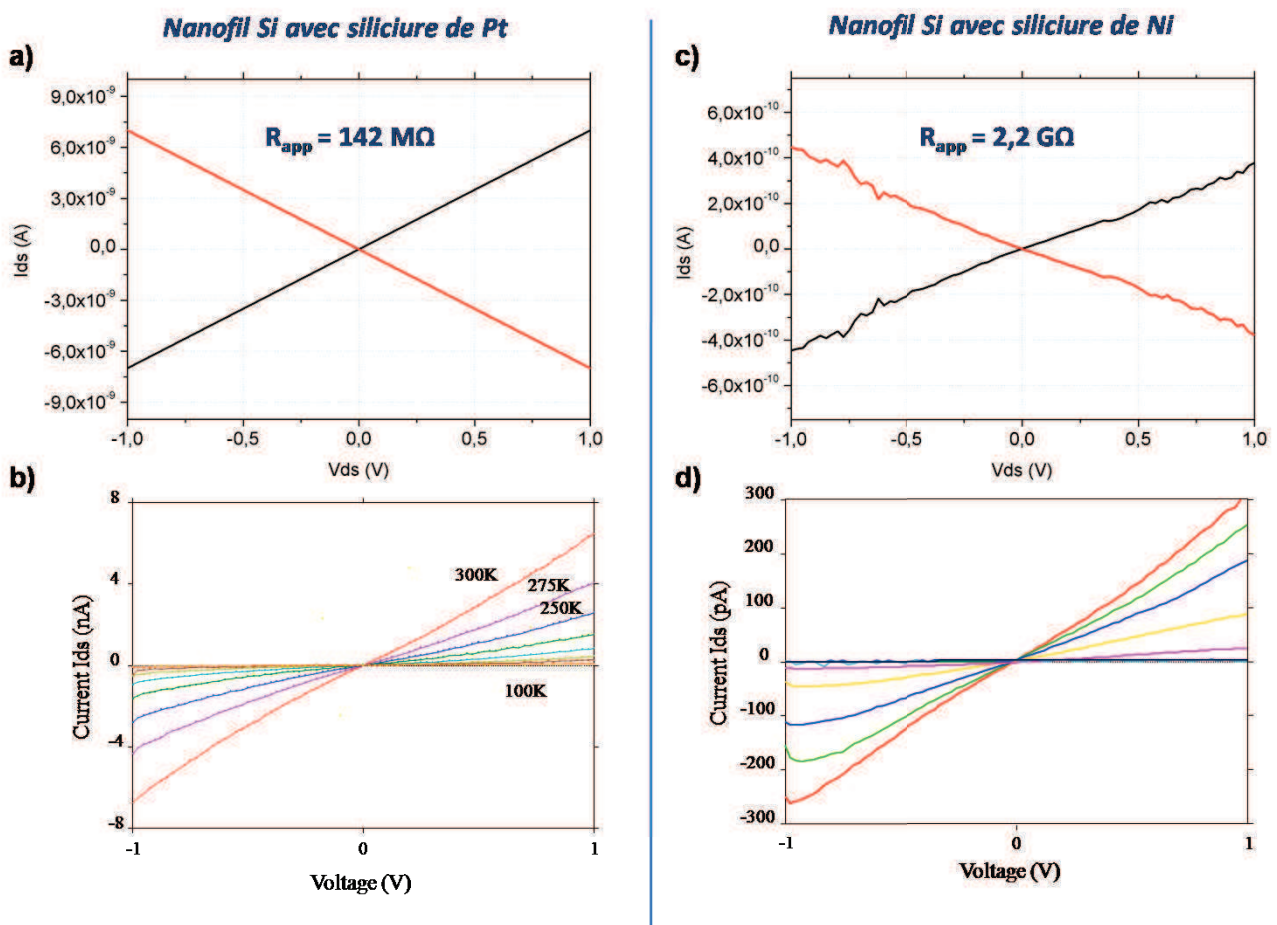


FIGURE 3.24 – Caractéristiques  $I_{ds}(V_{ds})$  d'un nanofil de silicium à température ambiante a) adressé par du siliciure de platine c) adressé par du siliciure de nickel, Caractéristiques  $I(V)$  en température pour un nanofil b) adressé par du siliciure de platine et d) par du siliciure de nickel

Une descente en température permet de mettre à jour (figure 3.24 b)) une diminution dès 275 K du courant circulant dans le nanofil. Donc, à 300 K, la diode en inverse joue déjà un rôle prépondérant sur le comportement global du nanofil. La résistance apparente est donc principalement composée de la résistance de contact  $R_c$ . En se référant à l'équation 3.6, pour une

barrière pour les trous de 0,2 eV pour le silicure de platine, le calcul théorique donne une valeur de résistance de contact de l'ordre de  $800k\Omega$ , valeur cohérente avec ce que l'on a déterminé sur la caractéristique.

Si l'on s'intéresse de la même façon à un nanofil de silicium adressé par du siliciure de nickel, on obtient le même type de résultat, que ce soit pour la caractéristique courant tension à température ambiante (figure 3.24c) ou bien la dépendance notable en température de cette caractéristique dès la température ambiante (figure 3.24 d)). La résistance apparente de  $2,2G\Omega$  est 10 fois plus importante que celle obtenue avec le siliciure de platine. On s'attendait en effet, d'après les hauteurs des barrières pour le nickel et le platine, à ce que le nickel forme un contact plus résistif que le platine sur du silicium de type p.

Alliage de	Résistances	
	$R_c$ théorique	Résistance apparente $R_{app}$ expérimentale
Ni	$100M\Omega$	$2,2G\Omega$
Pt	$800k\Omega$	$140M\Omega$

Ainsi, dans ces deux cas, les caractéristiques sont gouvernées par la résistance de contact au niveau de l'interface siliciure/silicium. La résistance du nanofil est donc écartée par celle des contacts et on ne peut donc pas remonter à des valeurs de résistivité du nanofil. Néanmoins, on peut voir que la résistance de contact dans le cas d'un siliciure de platine est plus faible que celle avec l'emploi du siliciure de nickel.

La figure 3.25 présente la variation en température d'un nanofil complètement siliciuré en NiSi. Dans ce cas, le niveau de courant est de 10 fois supérieur à celui circulant dans un nanofil à siliciure de platine et 100 fois supérieur à celui circulant dans un nanofil à alliage de nickel.

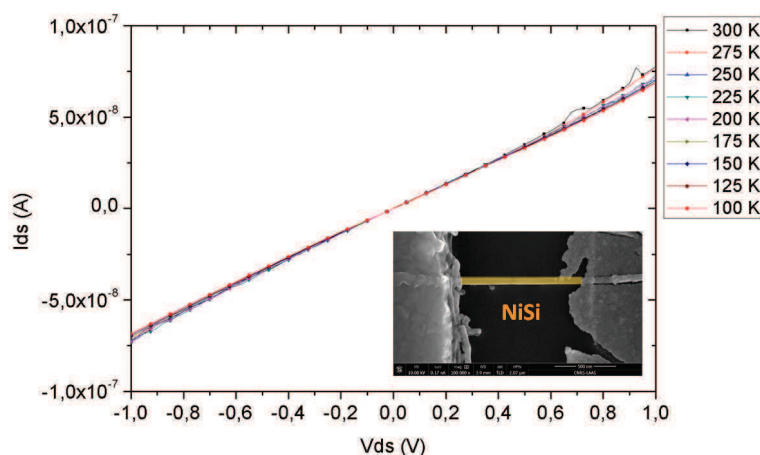


FIGURE 3.25 – Caractéristique courant tension pour un nanofil de silicium entièrement siliciuré par du nickel

Il n'y a pas de diminution du courant en fonction de la température ce qui confirme le comportement quasi-métallique du nanofil, sans contribution de la résistance de contact  $R_c$ . On ne caractérise donc que la résistance du nanofil de NiSi et pas celle de ses contacts.

### 1.6.3.3 Nanofils InAs

Nous pouvons donc procéder de la même manière pour caractériser les nanofils d'InAs. Pour ce nanofil d'InAs présenté en figure 3.26, la caractéristique  $I_{ds}(V_{ds})$  est également linéaire et présente une résistance apparente de  $85\text{k}\Omega$ , valeur nettement plus faible que pour le silicium. Les niveaux de courant atteignent pratiquement  $4\ \mu\text{A}$  pour une tension de  $0,4\ \text{V}$ .

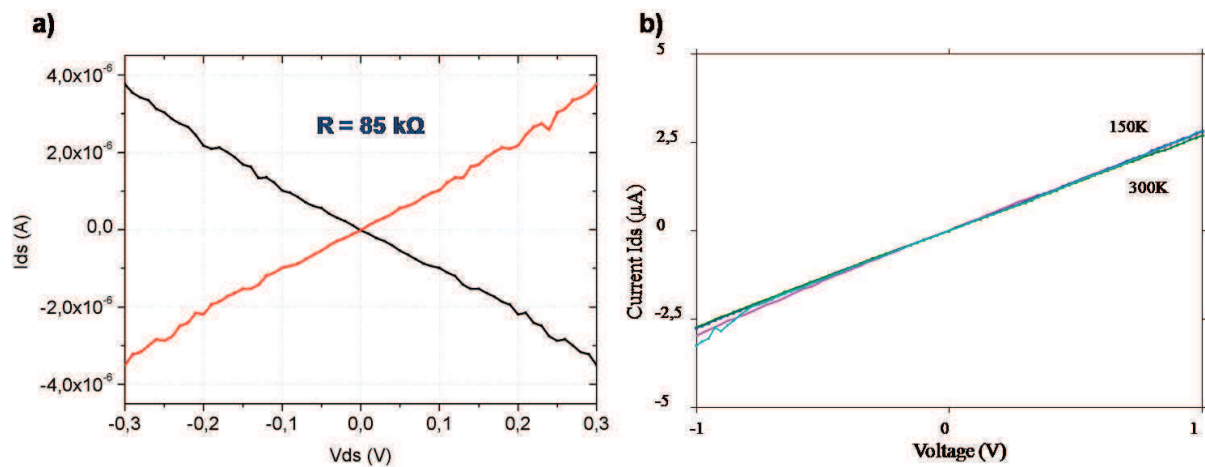


FIGURE 3.26 – a) Caractéristique  $I(V)$  d'un nanofil d'InAs et b) caractéristiques avec descente en température

Les caractéristiques en fonction de la température montrent une variation qui est celle du matériau dont est constitué le nanofil et pas aux contacts alliés. Ainsi, nous pouvons remonter aux caractéristiques matériau à partir de la résistance apparente déterminée sur la caractéristique courant-tension à température ambiante. Pour un nanofil de  $60\ \text{nm}$  de diamètre et des contacts espacés de  $1\ \mu\text{m}$ , la résistivité extraite est donc de  $0,024\ \Omega \cdot \text{cm}$ , ce qui est une valeur cohérente avec des nanofils d'InAs non intentionnellement dopés.

### 1.6.3.4 ZnO

Nous disposons de très peu d'échantillons de nanofils d'oxyde de zinc, et ils sont de plus très courts ( $2\ \mu\text{m}$  maximum). Nous avons réussi à aligner par diélectrophorèse quelques nanofils et nous les avons adressés électriquement en utilisant le même procédé de fabrication que pour les nanofils d'InAs.

Les dispositifs à base de nanofil en ZnO présentent des caractéristiques non linéaires à température ambiante, ce qui indique la présence d'une hauteur de barrière Schottky élevée au niveau des contacts. Si l'on se réfère aux hauteurs de barrière théoriques évoquées dans le paragraphe 1.4.4 pour les trous et les électrons, les nanofils dont nous disposons sont donc de type p, avec une conduction de trous.

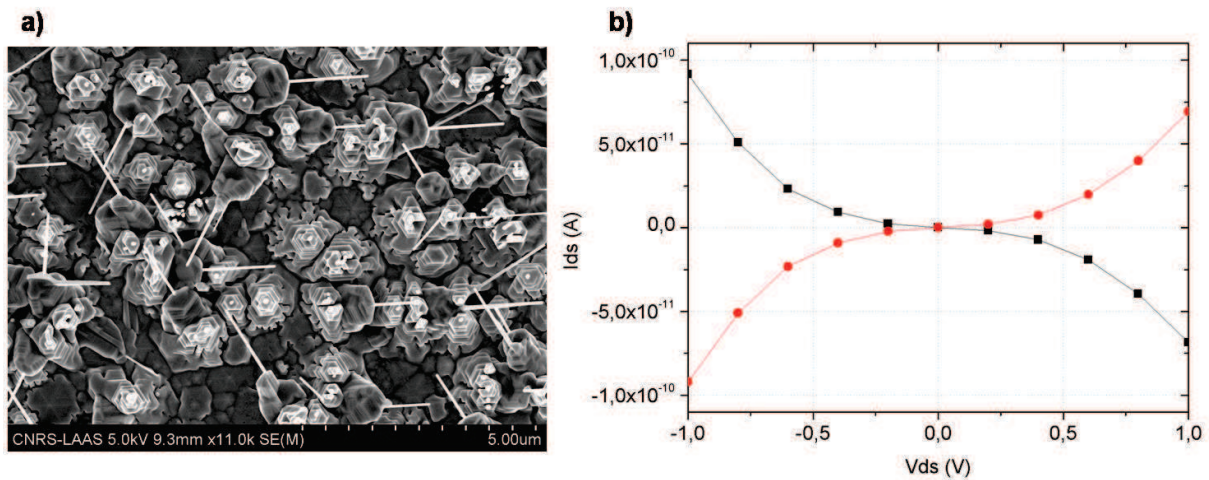


FIGURE 3.27 – a) Forêt de nanofils de ZnO après croissance et avant tout procédé d’alignement et d’adressage électrique et b) Caractéristique  $I(V)$  d’un nanofil de ZnO

## 1.7 Conclusion

A partir des nanofils préalablement alignés, nous avons pu développer une architecture à contact source/drain à barrière Schottky pour différents couples métal/semiconducteur. Cette étude comparative nous a permis de mettre en lumière que la résistance apparente extraite des caractéristiques courant-tension à température ambiante n’est pas toujours le reflet de la résistance du nanofil semiconducteur. Il faut en effet discriminer l’effet des résistances de contact de la résistance série du nanofil à température ambiante. A cet effet, nous avons donc mis en place un protocole de mesures en température. La variation du courant en fonction de la température nous donnera donc une indication précieuse sur le type de résistance que nous déterminons à température ambiante. De plus, la plateforme de caractérisation développée nous permet d’imaginer le test de nombreux autres métaux et alliages sur tout type de nanofil.

A partir d’un wafer macroscopique, nous pouvons maintenant accéder à chaque nanofil de manière individuelle. Ce changement d’échelle est illustré en figure 3.28.

Cette étude laisse libre cours au développement de dispositifs fonctionnels très divers. Nous nous intéressons à deux applications dans la suite de ces travaux, à savoir la réalisation d’un transistor à nanofil et celle d’un capteur de gaz.

## 2 Dispositifs fonctionnels

Grâce à la méthode d’alignement grande échelle présentée dans le chapitre 2 et au développement de contacts faiblement résistifs, les nanofils peuvent maintenant prétendre à une intégration plus aisée dans de nombreux dispositifs fonctionnels. La reproductibilité et la versatilité de cette méthode d’intégration sont des atouts pour son développement industriel. Ces applications peuvent viser à une étude spécifique des matériaux constituant les nanofils ou bien elles peuvent consister en des dispositifs avancés comme des capteurs. Nous nous focaliserons sur

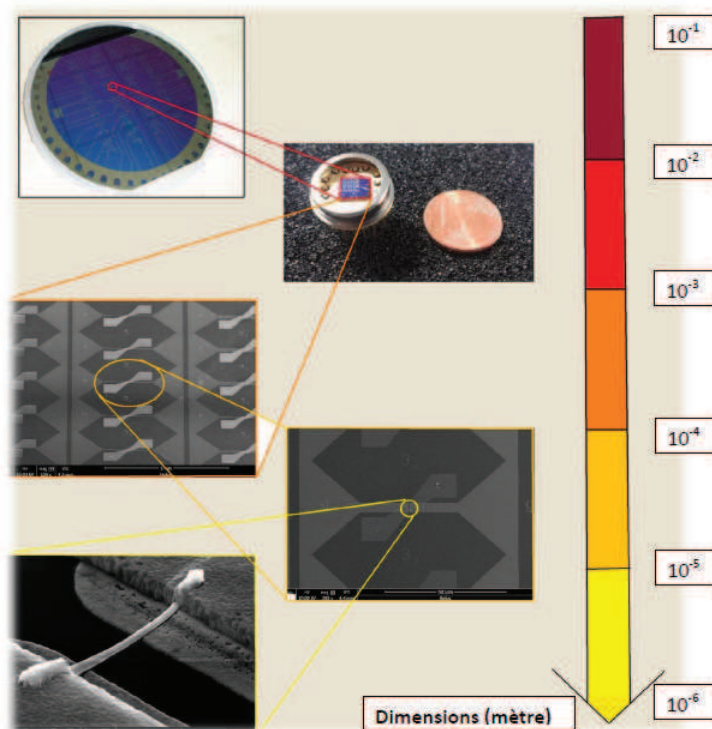


FIGURE 3.28 – Accès électrique sur nanostructures

deux types d'application :

- la réalisation d'un transistor à nanofil, afin de prouver qu'il est possible de fabriquer la brique de base de l'électronique à base de nanofil semiconducteur,
- la réalisation d'un capteur à nanofil, exploitant le ratio surface sur volume favorable de ces nanostructures.

Ces travaux ont été réalisés au sein du LAAS, avec la participation d'un stagiaire Yoan Veyrac, du groupe MICA, dirigé par Philippe Ménini, ainsi que le support de Naiaira Klein, étudiante en thèse sous la direction de Guilhem Larrieu. Le service Techniques et Equipements Appliqués à la Microélectronique a permis des développements rapides pour prouver l'intérêt de notre méthode d'alignement en créant des dispositifs fonctionnels. Le service Instrumentation Conception et Caractérisation du LAAS et plus particulièrement Nicolas Mauran ont été également d'une aide précieuse pour adapter les appareils à nos conditions de mesure.

## 2.1 Transistor

Le transistor est la brique de base de l'électronique d'aujourd'hui, sur matériau massif. Il est intéressant de voir si l'on est capable d'en fabriquer à partir des nanofils semiconducteurs, que ce soit en silicium, InAs ou ZnO.



### 2.1.1 Configuration transistor à nanofil

Nous avons montré dans la première partie de ce chapitre qu'il était possible de réaliser une architecture à contact source/drain à faible hauteur de barrière Schottky. Cette architecture permet de s'affranchir du dopage des zones source/drain tout en préservant une résistivité spécifique de contact très faible. [134] [135] [136]

Des dispositifs prometteurs à base de nanofils pourraient tenter de tirer profit de cette architecture afin de créer des transistors. Deux types de configuration ont été étudiés dans ces travaux :

- un transistor avec un contact de grille en face arrière : Back-Side Contact (BS)
- un transistor présentant une grille semi-entourante ou Top-Gate ( $\Omega G$ ).

Les architectures de ces deux configurations sont donc exposées par la suite.

#### 2.1.1.1 Configuration grille en face arrière

La configuration de mesure utilisée permet de polariser le substrat par l'intermédiaire du plateau et ainsi d'essayer d'obtenir un effet de grille. Le nanofil est alors équivalent à un canal de transistor MOS (figure 3.29).

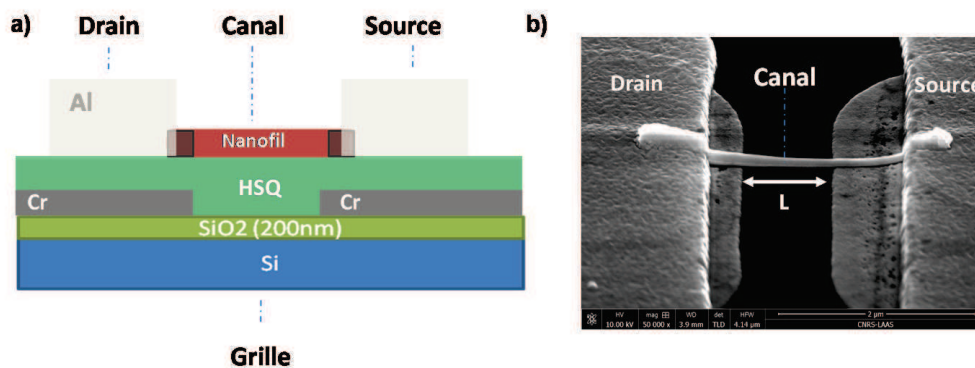


FIGURE 3.29 – a) Schéma équivalent transistor MOS de la structure à nanofil b) Cliché MEB sur nanofil d'InAs adressé par un alliage de nickel

La longueur de grille à retenir  $L$  est la longueur effective du nanofil entre les contacts à laquelle on soustrait l'avancée peu résistive de l'alliage dans le matériau. Cette détermination peut se faire aisément au microscope électronique à balayage en jouant sur les contrastes différents entre les semiconducteurs et leurs alliages. Les diamètres des nanofils sont quant à eux déterminés par microscopie à force atomique. Ces mesures sont réalisées a posteriori des caractérisations électriques, ceci afin d'éviter une éventuelle pollution.

La tension de grille maximale que l'on peut imposer dépend de la qualité de l'isolant et n'est pas la même pour les différents wafers. Cependant, on peut considérer de manière générale que les fuites par le substrat (traduites par une augmentation du courant circulant par la face arrière  $I_{bg}$ ) deviennent trop importantes au delà de la dizaine de Volts environ.



### 2.1.1.2 Configuration grille semi entourante ou top gate

Du simple fait de sa géométrie, un canal nanofilaire peut être entouré d'une grille annulaire ; on obtient alors naturellement la géométrie la plus favorable au "pincement" du canal conducteur. Ainsi une grille de type semi entourante, comme illustré en figure 3.30, permet d'améliorer encore plus le contrôle électrostatique sur le canal. Pour fabriquer ce type de dispositif, un dépôt d'oxyde à forte permittivité diélectrique dit high-k (10 nm d' $Al_2O_3$ ) localisé au milieu du nanofil a été réalisé, suivi d'une étape complémentaire de métallisation (200 nm d'aluminium).

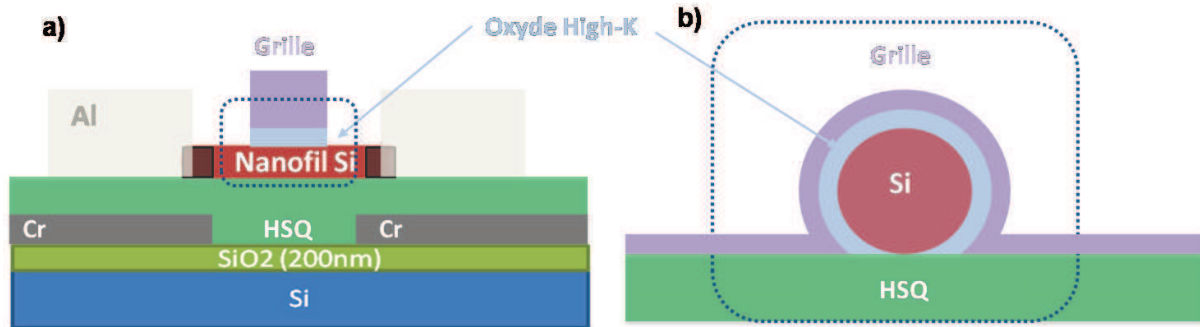


FIGURE 3.30 – a) Schéma de la structure du transistor à grille semi-entourante et b) zoom au niveau de la grille semi-entourante autour du nanofil

Cette fabrication est grandement simplifiée par l'alignement précis qui découle de la localisation des nanofils au début du procédé, illustrant une nouvelle fois toute la versatilité de cette technique.

### 2.1.2 Régime de fonctionnement

Dans un transistor MOSFET conventionnel, deux types de régimes sont identifiés :

- le régime d'accumulation,
- le régime d'appauvrissement.

Ces deux modes sont décrits très précisément par Bournel et al. [2]. Le comportement des transistors est modulé par le dopage ou non du canal de conduction.

Dans le cas des nanofils, on utilisera la même terminologie. Cependant, la différence fondamentale est que le nanofil constitue en lui-même le canal de conduction, dont le dopage dépend de la croissance réalisée [69]. Les contacts étant des contacts Schottky, une jonction fonctionne en mode direct tandis que la seconde est placée en mode inverse. Ainsi, selon les matériaux et les dopages, on parlera de transistor à accumulation ou à appauvrissement. Un nanofil de type p fonctionnera selon un régime d'accumulation de trous par exemple. Ce fonctionnement est résumé par les diagrammes de bande présentés en figure 3.31. La caractéristique de transfert typique  $I_{DS} = f(V_{GS})$  est donnée en figure 3.32 pour un transistor à canal n.

A partir des caractéristiques de transfert, nous pouvons extraire différents paramètres : la mobilité des porteurs de charge dans le domaine linéaire et dans le domaine de saturation,

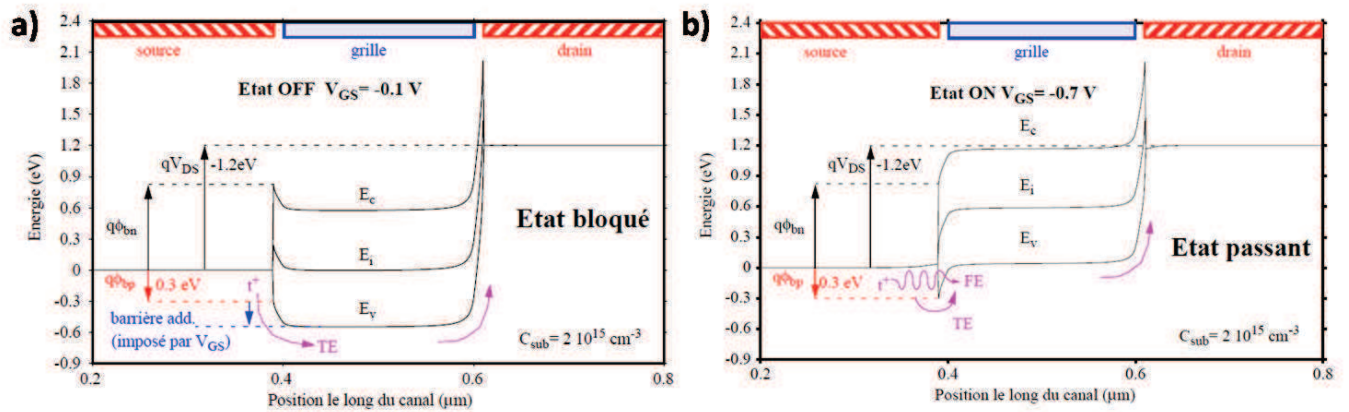


FIGURE 3.31 – Courbures de bande le long de l’interface dans un transistor à contacts Schottky de type p en a) Etat bloqué et b) Etat passant [137]

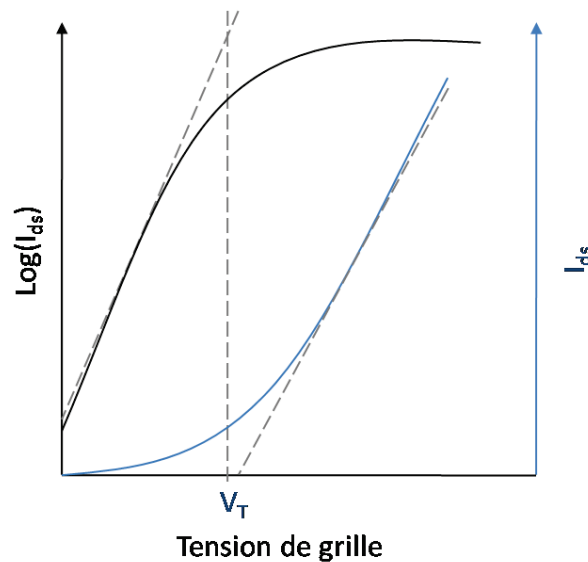


FIGURE 3.32 – Caractéristique de transfert typique  $I_{ds} = f(V_g)$  pour un nMOS [2]

la tension de seuil, le rapport des courants en mode On et Off et la pente sous le seuil. La méthodologie d’extraction de ces paramètres est explicitée dans le paragraphe suivant.

### 2.1.3 Méthodologie d’extraction des caractéristiques transistor

L’analyse des performances des dispositifs ainsi fabriqués requiert d’utiliser des caractérisations électriques en lien avec la géométrie précise du nanofil étudié. Les caractéristiques des nanofils pourront ainsi être analysées comme des transistors conventionnels afin d’évaluer les performances de ces dispositifs. Les indicateurs de performance classiquement retenus sont le rapport  $I_{on}/I_{off}$ , la tension de seuil  $V_T$ , le nombre de porteurs ou encore la mobilité des porteurs  $\mu$ .

### 2.1.3.1 Courants $I_{on}$ et $I_{off}$

Le courant  $I_{on}$  correspond à la zone d'accumulation tandis que  $I_{off}$  caractérise le blocage du canal. Dans la partie linéaire, la pente caractérise la capacité d'amplification du FET.

### 2.1.3.2 Tension de seuil $V_T$

La tension de seuil  $V_T$  est équivalente à celle d'un transistor MOS : c'est la tension marquant l'apparition d'une accumulation ou d'une inversion de charges selon le type de dopage du nanofil étudié. Lorsqu'est tracé le courant de drain en fonction de la tension de grille en échelle linéaire, cette tension se trouve à l'intersection entre l'axe des abscisses et la tangente à la courbe dans sa zone linéaire. Quand  $V_{GS}$  atteint la tension de seuil, la section conductrice du canal devient pratiquement nulle et donc le courant tend vers zéro.

### 2.1.3.3 Capacité de grille

La géométrie des deux structures étudiées donne une capacité de grille équivalente donnée par les équations :

<p>Grille arrière</p> $C_g = \frac{2\pi\epsilon\epsilon_0 L}{\cosh^{-1}\left(\frac{2e_{ox}}{r}\right)}$	<p><math>\Omega</math> Gate</p> $C_g = \frac{2\pi\epsilon\epsilon_0 L}{\ln\left(\frac{2e_{ox}}{r}\right)}$
---	--

où  $\epsilon_0$  est la permittivité électrique du vide,  $\epsilon$  la constante diélectrique de l'isolant,  $L$  la longueur effective de grille (différente selon la configuration : longueur du nanofil (entre les contacts) pour la grille arrière, et longueur de grille pour la configuration top gate),  $e_{ox}$  l'épaisseur de l'isolant et  $r$  le rayon du nanofil. Dans le cas de la grille arrière, la difficulté ici est que nous avons une grille composée d'une couche d'oxyde de silicium et de HSQ.

### 2.1.3.4 Pente sous le seuil

Le passage de l'état bloqué à l'état passant est caractérisé par l'inverse de la pente sous le seuil. Plus sa valeur est faible, meilleure est la commutation du transistor. L'inverse de la pente sous le seuil est donné par la relation suivante 3.8 :

$$S = \frac{\Delta V_g}{\text{décade } I_{ds}} = \frac{V_g}{\log(I_{ds})} = \frac{kT}{Q} \ln(10) \left(1 + \frac{C_d}{C_g}\right) \quad (3.8)$$

où  $C_d$  et  $C_g$  sont respectivement les capacités de déplétion et de l'oxyde.

### 2.1.3.5 Mobilité des porteurs

Enfin, on peut extraire la mobilité des porteurs à partir de la dérivée de la caractéristique  $I_{ds}(V_{bg})$  d'après l'équation 3.9 :

$$\mu = \frac{dI_{ds}}{dV_{bg}} \cdot \frac{L^2}{C_g} \cdot \frac{1}{V_{ds}} \quad (3.9)$$

en  $cm^2/(V.s)$  où  $L$  est la longueur de grille en cm,  $C_g$  la capacité de l'oxyde de grille en Farad, et  $V_{ds}$  la tension source-drain en Volt. La mobilité des porteurs traduit le transport au sein du matériau : elle décrit donc la facilité des porteurs de charges à se déplacer à l'intérieur du nanofil sous l'influence d'un champ électrique.

### 2.1.4 Effet de grille

Afin de prouver l'effet transistor, les nanofils sont polarisés à une tension  $V_{ds}$  située dans la zone linéaire et une tension de grille  $V_{gs}$  est appliquée en face arrière afin de provoquer une accumulation ou une déplétion du nanofil. La réponse des nanofils à cet effet de grille est caractéristique d'un fonctionnement de transistor. De plus, le type de dopage ainsi que la mobilité des porteurs peuvent être déterminés par ces tests. Voyons les résultats obtenus sur les différents matériaux étudiés, à savoir Si, InAs et ZnO.

#### 2.1.4.1 Nanofil Si

Tous les nanofils Si étudiés ont présenté une conductance qui diminuait lorsque la tension de grille  $V_g$ , positive, augmentait et à l'inverse, qui augmentait lorsque la tension de grille, négative, diminuait.

La polarisation du substrat conduit bien à un effet de grille sur les nanofils de silicium comme le montre la caractéristique  $I_{ds}(V_{gs})$  pour  $V_{ds} = 2V$  en figure 3.33 a).

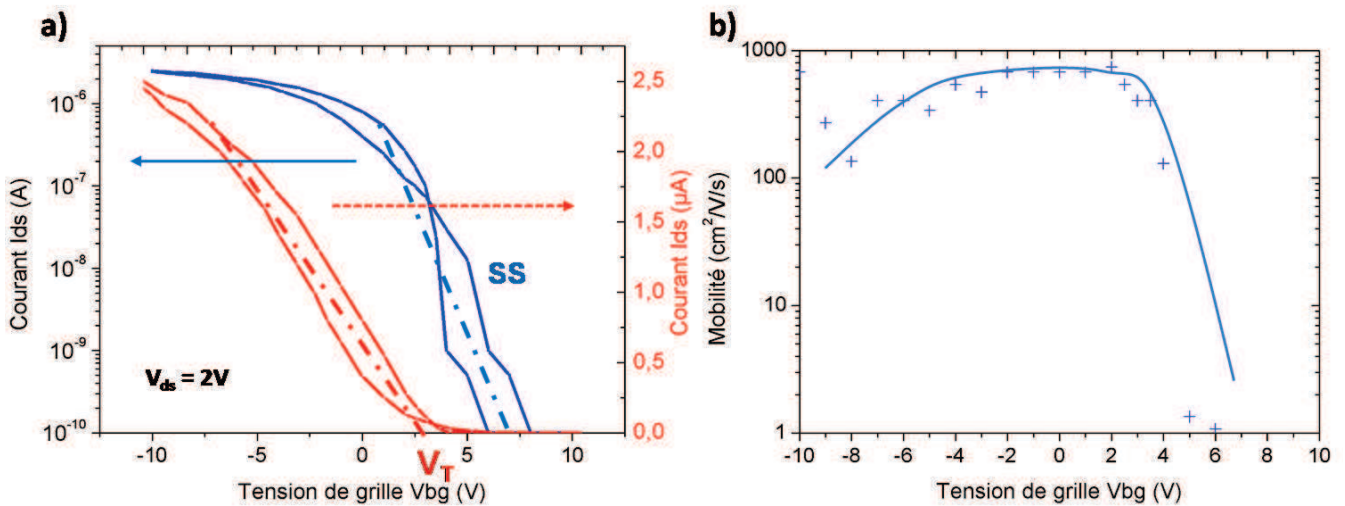


FIGURE 3.33 – a) Effet de grille sur nanofil de silicium pour  $V_{ds} = 2V$  et b) Mobilité obtenue sur nanofil de silicium

La modulation de courant est de 2 à 3 ordres de grandeur sur la gamme de tension de grille balayée. Les nanofils Si présentent une réponse à l'effet de champ typique d'un dopage de type p. En effet, le canal se bloque pour des tensions de grille positives et le régime d'accumulation correspond aux tensions de grille négatives. La tension de seuil est située aux environs de 3V. L'hystérésis observée est probablement due aux états de surface à l'interface entre le nanofil et

la résine HSQ. Les FETs obtenus présentent une plage dynamique de grille dans la région passante d'environ 2V par décade, ce qui dénote une modulation de conductance efficace en dépit de l'utilisation d'un substrat peu dopé comme grille arrière.

La mobilité résultante en figure 3.33 b) reste constante sur la zone linéaire de la caractéristique  $I_{ds}=f(V_{bg})$  avant de chuter pour des tensions de grille plus importantes. La mobilité est en effet liée au libre parcours sans choc des porteurs. Ainsi, lorsque le nombre de porteurs est très important, la mobilité s'en trouve affectée.

Des structures à grille entourante à base d'alumine/aluminium (top gate  $Al_2O_3/Al$ ) ont été également réalisées (figure 3.34 a)). La longueur de grille peut descendre jusqu'à 350 nanomètres grâce au photorépéteur. De plus, les structures bénéficient de la précision d'alignement du process complet, avec une grille parfaitement centrée sur le nanofil (même longueur de nanofil disponible de part et d'autre de la grille).

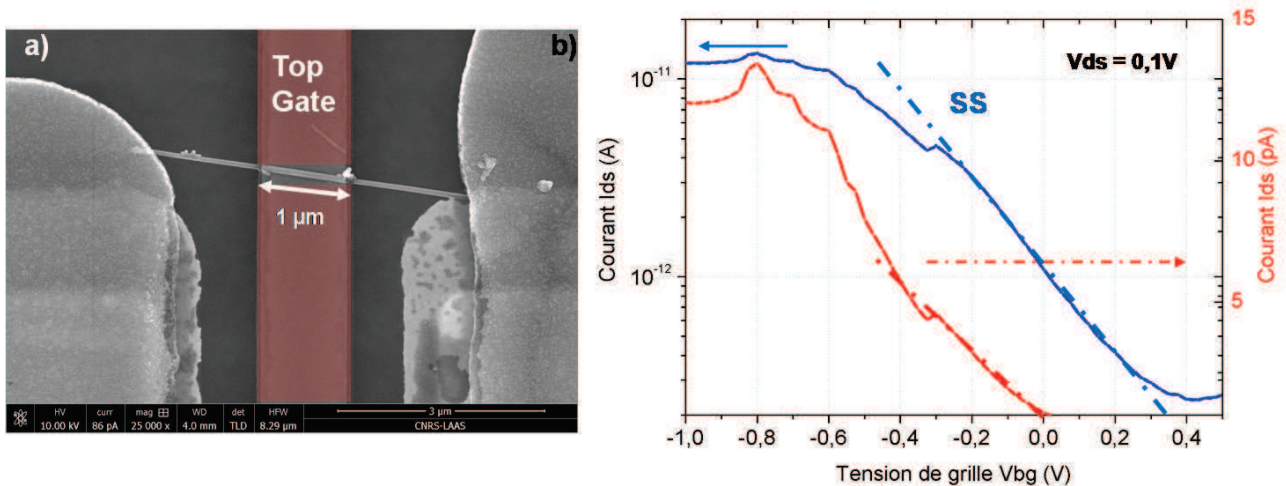


FIGURE 3.34 – Effet de grille sur nanofil de silicium pour  $V_{ds} = 0,1V$  avec top gate

L'effet de grille est également effectif sur ces structures à top gate (figure 3.34 b)), avec des tensions de grille moindres (variation entre -1V et 0,5V). Dans cette configuration aussi, le type de dopage est de type p. Cependant, les valeurs de mobilité extraites sont très faibles, de l'ordre de  $1\text{ cm}^2/(V.s)$ . Une chute de la mobilité lors du passage en configuration top gate a été observée par Tang et al. [138] et pourrait être due à un scattering supplémentaire des porteurs à l'interface oxyde/semiconducteur au niveau de la grille.

Ces dispositifs ont été réalisés avec le nouvel équipement ALD du laboratoire où les procédés de dépôt ne sont pas encore optimisés. De plus, aucun traitement de surface n'a été réalisé avant le dépôt. Nous devons donc travailler sur la qualité de l'oxyde déposé ainsi que sur les états de surface pouvant exister au niveau de la grille. D'autres essais sont à mener pour valider le fonctionnement transistor effectif dans cette configuration.

### 2.1.4.2 Résultats obtenus sur nanofils de silicium

Le tableau suivant récapitule les valeurs de ces différents paramètres à partir d'un nombre statistique de nanofils de Silicium à comparer avec les travaux de différentes équipes de recherche.

	Cette étude		Weber [126]	Cui [117]	Lin [139]	Byon [119]
Type de nanofils	i-Si	i-Si	i-Si	p-Si	p-Si	p-Si
Grille	face arrière	top gate	face arrière	face arrière	face arrière	face arrière
Diélectrique	$SiO_2$ +HSQ	$Al_2O_3$	$SiO_2$	$SiO_2$	$SiO_2$	$SiO_2$
EOT	350 nm	10 nm				
$\frac{I_{on}}{I_{off}}$	$2 \cdot 10^4$	100	$1 \cdot 10^7$	$2 \cdot 10^4$	$1 \cdot 10^7$	
SS (mV/dec)	500	400		174-609	110-220	
$\mu$ ( $cm^2/(V.s)$ )	700	1		230-1350	168	510

La valeur de mobilité trouvée dans le cas de la grille en face arrière reste cohérente avec les travaux rapportés dans la littérature. Il serait intéressant de pouvoir faire des dispositifs à top gate mieux contrôlés afin de pouvoir comparer ces deux configurations.

### 2.1.4.3 InAs

Sur InAs, on observe également un effet de grille sur la caractéristique tracée en figure 3.35 a).

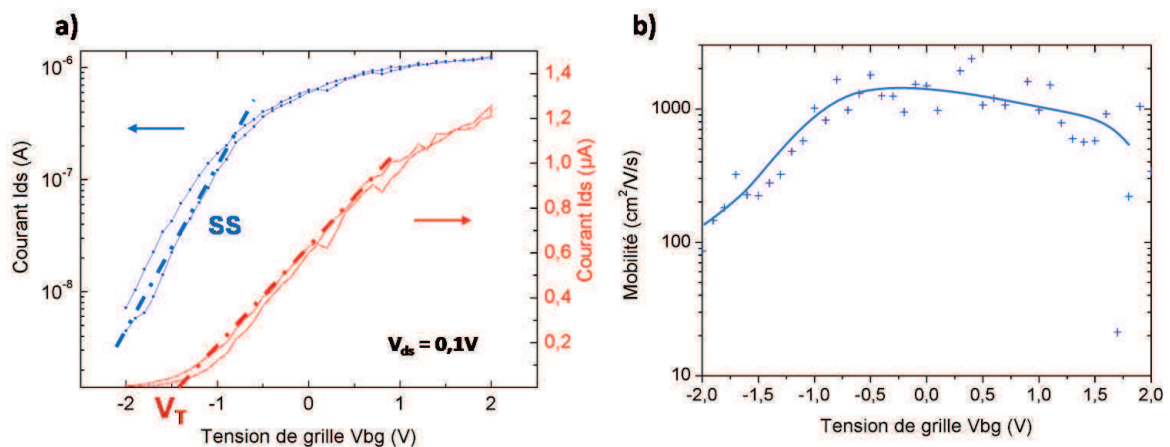


FIGURE 3.35 – a) Effet de grille observé sur un nanofil InAs et b) Mobilité résultante

Dans le cas de l'InAs, la résistance série du nanofil domine la conduction à température



ambiante et permet d’avoir des niveaux de courant de l’ordre du microampère. La plage de balayage en tension de grille est également plus faible que dans le cas du silicium. Cela pourrait être une conséquence de la résistance dominante à température ambiante. En effet, pour l’InAs, le nanofil dominant le transport, on peut penser que le contrôle électrostatique via l’oxyde grille aura plus d’effet que dans le cas du silicium où le courant est limité par la résistance des contacts.

Le matériau est cette fois-ci de type n : on bloque le canal avec une tension de grille négative et la zone d’accumulation se situe aux tensions positives. Des études sur l’InAs ont déjà prouvé le caractère de type n de ce matériau [108] [140]. La mobilité peut être extraite de cette caractéristique de transfert (figure 3.35 b)). Comme attendu, la valeur de mobilité est plus importante que dans le silicium. Par ailleurs, comme dans le cas du silicium, elle présente une forme caractéristique pour les semiconducteurs [141] schématisée en figure 3.36.

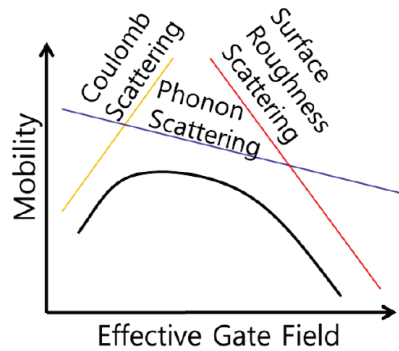


FIGURE 3.36 – Mobilité en fonction du champ de grille [141]

#### 2.1.4.4 Résultats obtenus sur nanofils d’InAs

Le tableau suivant récapitule les principaux résultats obtenus dans cette étude en comparaison avec des travaux issus de différentes équipes de recherche.

	Cette étude	Ford [140]	Dayeh [132]	Scheffler [133]
Type de nanofils	InAs	InAs	InAs	InAs
Grille	face arrière	face arrière	face arrière	face arrière
Diélectrique	$SiO_2$ +HSQ	$SiO_2$	$SiO_2$	$SiO_2$
EOT	350 nm			
$\frac{I_{on}}{I_{off}}$	$1.10^3$	$1.10^3$		
SS (mV/dec)	700-1000	2700	174-609	3000
$\mu$ ( $cm^2/(V.s)$ )	1200	1	230-1350	168

Cependant, dans notre cas, les nanofils sont bruts de croissance, et n'ont subi aucune passivation de surface post-process; ils n'ont pas non plus été encapsulés dans de l'oxyde parfaitement contrôlé. Ces nanofils sont donc extrêmement sensibles à leur environnement électrostatique immédiat.

Nous exploiterons cette propriété par la suite dans la section sur les capteurs à base de nanofils.

#### 2.1.4.5 Bilan

Nous avons pu réaliser des transistors à base de nanofils dont la modulation de la conductance par effet de champ est clairement observée lors de la polarisation de la grille arrière. L'hystérésis observé sur nos dispositifs a déjà été mis en évidence par de nombreuses équipes [142] [143] et peut provenir du remplissage des pièges en surface du nanofil à l'interface avec l'oxyde natif l'entourant. Une des solutions technologiques envisagées pour résoudre ce problème est d'encapsuler le nanofil dans un oxyde parfaitement contrôlé, de meilleure qualité que l'oxyde natif.

### 2.1.5 Perspectives

#### 2.1.5.1 Impact de l'interface avec le substrat et/ou oxyde natif

Les états d'interface ou états de surface peuvent interférer sur la conduction des nanofils [144]. Lorsque la surface du semiconducteur n'est pas parfaite, ce qui est facilement le cas des semiconducteurs covalents, elle présente des états à l'interface qui agissent comme des pièges en capturant des électrons ou des trous du semiconducteur. Ces pièges sont dénommés défauts de surface et sont de type :

- donneurs : ils sont neutres lorsqu'ils sont occupés par un électron, et chargés positivement s'ils sont occupés par un trou,
- accepteurs : de la même manière, neutres si inoccupés, et chargés négativement si occupé par un électron.

La limite d'occupation des états par les électrons est donnée par la position du niveau de Fermi à l'interface. Ces états de surface peuvent être limités en passivant la surface. Ces traitements produisent les surfaces chimiquement et électroniquement stables pendant des mois aux conditions ambiantes. Ceci peut être particulièrement important pour des applications où l'état de la surface affecte fortement les propriétés électriques d'un dispositif semiconducteur. Voyons ce qu'il en est dans l'état de l'art pour les nanofils que nous avons étudiés. Les défauts de surface dans le cas du silicium sont bien connus [145]. Ils induisent principalement deux niveaux d'énergie dans la bande interdite du silicium. Dans chaque type de dopage, les états de charge se compensent ce qui engendre une déplétion en surface du nanofil. Pour un nanofil de silicium de type p, cela revient à localiser des charges positives à l'interface silicium/oxyde natif. Le rayon électrique effectif du nanofil peut donc différer du rayon physique, obtenu par observation MEB ou AFM par exemple. Björk et al. [146] ont même envisagé un phénomène de désactivation des dopants dans les nanofils. Pour l'InAs, les travaux de Lieber et al. [147] ont conduit à des nanofils hétérostructurés cœur d'InAs-coquille d'InP afin de passiver la surface des nanofils d'InAs et ainsi

améliorer significativement la mobilité des électrons.

### 2.1.5.2 Pistes à étudier

Mettre en œuvre des stratégies spécifiques de passivation de surface pourrait être une piste d'études en utilisant la plateforme générique que nous avons développée par exemple afin de comparer différentes solutions de passivation.

Une autre piste pour conduire à des mesures fiables sur nanofil serait de passer à une configuration de mesure 4 pointes (figure 3.37) qui permet d'appliquer un courant via 2 électrodes placées aux extrémités du nanofil tandis que les deux électrodes centrales permettent de mesurer la tension entre ces deux points. Cette méthode de mesure permet de s'affranchir de la résistance de contact, ou du moins d'en minimiser l'influence.

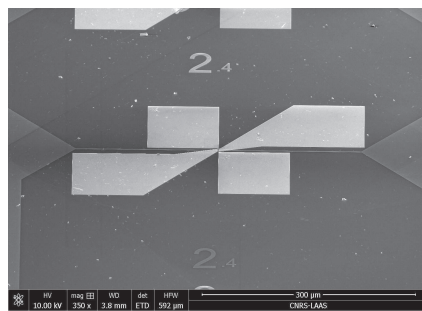


FIGURE 3.37 – Géométrie 4 pointes

Là encore, la localisation très précise du nanofil grâce à notre procédé d'alignement couplant diélectrophorèse et assemblage capillaire permet d'envisager un process nécessitant un alignement très fin.

## 2.2 Capteurs

Les préoccupations actuelles de protection de l'environnement se focalisent sur la qualité de l'air dans l'industrie, les villes et foyers domestiques. Cette forte tendance à vouloir contrôler la pureté de l'air conduit à la création, notamment en Europe, de réseaux d'observations et de mesures des gaz polluants et nocifs les plus abondants dans l'atmosphère tels que le monoxyde de carbone CO, les oxydes d'azotes  $NO_x$ , les hydrocarbures ou encore l'ozone. On conçoit dès lors que le marché de capteurs de gaz bas coût soit florissant et plein d'avenir. Les défauts des détecteurs de gaz actuels commercialisés tels que les systèmes basés sur la détection infrarouge, électrochimiques ou encore à photo-inisation, sont leur consommation en puissance de l'ordre du Watt, leur prix de revient mais aussi la complexité de leur électronique associée. Avec l'émergence des microsystèmes, nous assistons de plus en plus au développement de dispositifs miniatures, portables, « intelligents », intégrant le (ou les) capteurs, son alimentation, l'électronique de traitement et bien d'autres éléments ; on parle alors de nez électroniques intégrés. La fabrication de ces dispositifs associe les technologies standards de la microélectronique mais également des techniques d'élaboration et d'intégration de nouveaux matériaux ou encore de nouveaux procédés

de micro-usinage ou d'assemblage spécifiques aux microsystèmes. Tout ceci devrait permettre de répondre aux besoins du marché comme le faible coût de fabrication, une consommation énergétique la plus basse possible, une bonne reproductibilité du dispositif, et enfin une portabilité élevée.

Voici donc une illustration possible de conception d'un dispositif fonctionnel à base de nanofils alignés par diélectrophorèse et assemblage capillaire avant de les adresser électriquement selon les principes décrits précédemment.

### 2.2.1 Intérêt capteurs de gaz à base de semiconducteurs

La technologie reconnue comme la plus précise et la plus fiable pour la détection de gaz est la spectroscopie optique. En revanche, cette technique lourde et onéreuse ne permet pas d'obtenir un dispositif multigaz miniaturisé, ni même portable. En conséquence, parmi les capteurs développés à ce jour, les capteurs de gaz semi-conducteurs répondent le mieux, encore aujourd'hui, à ces besoins avec un coût de fabrication modéré (d'autant plus faible que le nombre fabriqué sera grand); ils sont en effet non seulement très bien adaptés aux techniques de la microélectronique mais intègrent également une grande diversité de matériaux tels que les oxydes métalliques, les polymères semi-conducteurs et autres composites. De nombreux travaux de recherches ont été réalisés et le sont encore à ce jour pour améliorer les performances des capteurs à semi-conducteurs, toujours perfectibles notamment en termes de sensibilité, de sélectivité, de stabilité, de reproductibilité, de réversibilité, de temps de réponse et de recouvrement.

Les principaux facteurs agissant sur ces performances sont de plusieurs niveaux.

- Au niveau technologique : Miniaturisation, matériau, structure et morphologie de la couche sensible agiront essentiellement sur la sensibilité, la stabilité, la reproductibilité et le temps de réponse. La combinaison de différents matériaux chimiquement sensibles pourra être utilisée pour la détection mais aussi pour du filtrage pour une meilleure sélectivité.
- Au niveau mode de fonctionnement : La température de fonctionnement est un facteur essentiel pour catalyser les réactions physico-chimiques entre le matériau sensible et le gaz. Une excitation par illumination par UV peut également servir de catalyseur de réaction. C'est la sensibilité du capteur qui sera alors modulée.

### 2.2.2 Généralités sur le principe d'un capteur à nanofil

Du point de vue des matériaux sensibles employés, on peut distinguer deux catégories principales. La plus employée regroupe les oxydes métalliques, qui dominent le marché des capteurs de gaz semi-conducteurs. L'autre grande famille est constituée des semi-conducteurs classiques (Si, Ge) et des matériaux III-V (InAs, GaAs). Le principe repose sur le même phénomène dans les deux cas : l'information chimique est traduite à travers la structure électronique du matériau et de sa surface en des caractéristiques électriques mesurables, comme un changement de conductivité. Dans le cas des oxydes métalliques ( $SnO_2$ , ZnO,  $WO_3$ ,  $TiO_2$ ), les gaz cibles vont ensuite réagir avec les ions oxygène en surface et modifier la topologie (par oxydation ou réduction) et donc la conductivité de l'oxyde métallique. Il est possible de réaliser des capteurs

de gaz à partir de matériaux semi-conducteurs comme le silicium ou des composés III-V (InAs, GaAs). Pour ces matériaux, il ne s'agit pas d'adsorption de l'oxygène, mais d'adsorption directe des molécules cibles en surface. Du point de vue du schéma de bande, l'adsorption d'une molécule gazeuse induit un changement de la courbure des bandes de conduction et de valence en surface, accompagné d'un transfert de porteurs comme illustré sur la figure 3.38.

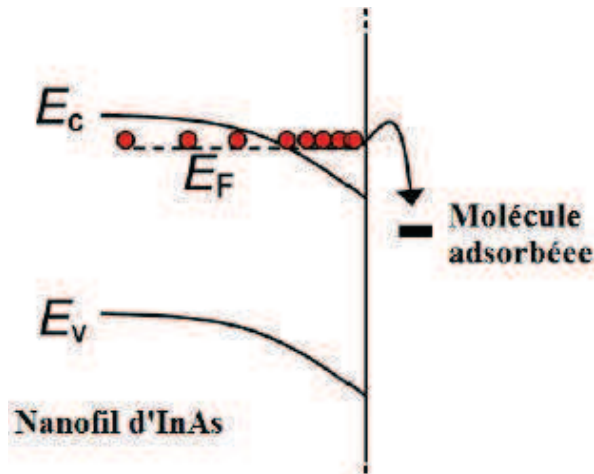


FIGURE 3.38 – Diagramme de bande avec adsorption d'une molécule de gaz

La présence de charges fixes à l'interface nanofil/molécule adsorbée occasionne une redistribution de la configuration des charges, potentiellement dans toute la structure si les dimensions sont suffisamment petites, ce qui résulte en un changement de résistivité. La détection gazeuse exploite donc ce phénomène, qui est plus ou moins prononcé suivant les matériaux et les structures.

Avec le silicium, il s'agit seulement de réactions directement avec des liaisons pendantes provenant des défauts de surface et des liaisons silicium/oxyde natif. Il en résulte une sensibilité naturellement faible mais il est possible de fonctionnaliser la surface des nanofils de silicium pour les rendre sensibles à certaines molécules [148]. Nos dispositifs n'ayant montré de réactivité ni à l'humidité ni au propane, nous nous sommes tournés vers les nanofils d'InAs. Ils possèdent en effet une couche d'accumulation d'électrons en surface qui est modulée par les molécules adsorbées [149]. En particulier, l'InAs est sensible aux gaz oxydants, qui sont accepteurs d'électrons. L'avantage majeur de ce matériau est qu'il est sensible au gaz à température ambiante, ce qui limite fortement la puissance de fonctionnement du capteur. Un dispositif détectant du  $NO_2$  à des concentrations avoisinant les 100 ppb constitue l'état de l'art [150]. Une plus large variété de gaz a été testée sur des nanofils d'InAs [149], avec des résultats qualitatifs pour l'éthanol notamment. L'utilisation de nanofils d'InAs reste marginale à l'heure actuelle, mais la volonté de développer des capteurs à très faible consommation et donc fonctionnant à température ambiante, rend ce matériau particulièrement attractif. Nous allons donc montrer une preuve de concept de capteur à base de nanofil d'InAs, dispositif fabriqué à partir d'un alignement grande échelle par diélectrophorèse et assemblage capillaire suivi d'adressage électrique par contact allié de nickel.

### 2.2.3 Capteur de luminosité à base de nanofil de ZnO

Pour ce qui est du ZnO, dont les propriétés de conduction dépendent de la lumière [151], l'effet de l'intensité de la lumière du microscope a été mis en évidence. L'apport de lumière ultraviolette, dans la gamme 165-185nm, correspondant au gap du ZnO permet à des électrons de franchir ce gap pour passer dans la bande de conduction. Sous illumination, la résistance du ZnO est donc censée diminuer. Un nanofil de ZnO est polarisé à  $V_{ds} = 2,5V$ , le courant qui le traverse est mesuré pendant que l'intensité lumineuse du microscope varie par paliers. On démarre dans l'obscurité et toutes les minutes on modifie l'intensité lumineuse. On remarque ainsi en figure 3.39 que le courant traversant le nanofil augmente par paliers lorsque l'on passe de l'obscurité à l'intensité maximale du microscope, puis qu'il diminue à nouveau lorsque l'intensité lumineuse redescend.

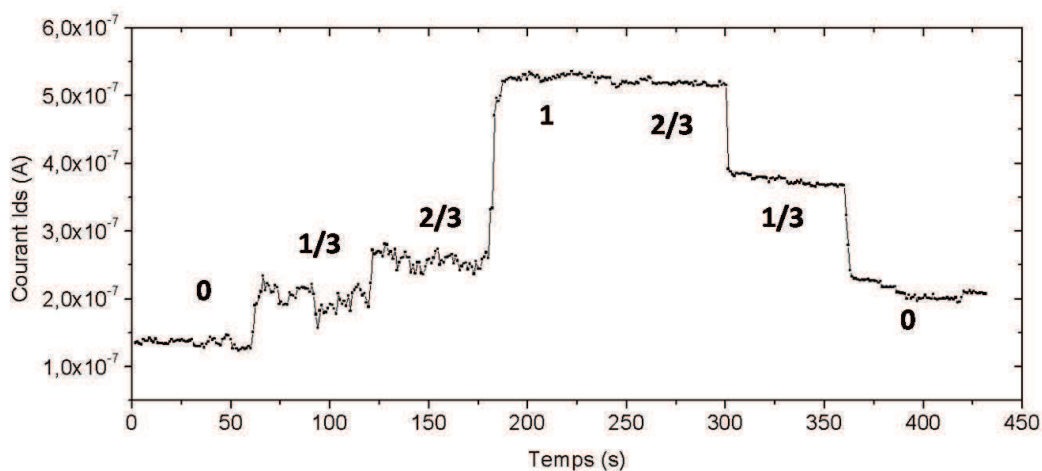


FIGURE 3.39 – Effet de la lumière sur un nanofil de ZnO

Cela correspond bien à l'effet escompté. Les essais effectués sous gaz (air sec et propane) n'ont quant à eux pas donné de réponse probante. Le faible nombre d'échantillons adressés couplé à la prédominance de la résistance de contact ne nous a pas permis de pousser plus loin les expériences sur ce matériau.

### 2.2.4 Capteur d'humidité

Les nanofils étant des structures ayant un ratio surface sur volume très important, les effets de surface devraient être amplifiés, avec notamment la conduction sous atmosphère humide qui devrait être affectée.

#### 2.2.4.1 Test préliminaire

Dans cette optique, nous avons fait un test préliminaire sur la station Cascade afin d'identifier nos besoins pour mettre en œuvre ces dispositifs. L'enceinte de la station Cascade n'est pas hermétique mais il est possible d'y injecter un flux d'air sec ou de diazote, qui remplace l'air ambiant. Les mesures effectuées sur ce banc sont purement qualitatives mais peuvent permettre de déceler la dépendance des nanofils à leur environnement gazeux. En outre, une bouteille



de propane (concentration de 0.1%) a également été installée, avec un micro-injecteur pour dispenser le gaz au plus près de l'échantillon.

Pour évaluer l'impact de l'humidité, nous avons placé un échantillon avec nanofil d'InAs sur la station Cascade, sous air ambiant (22 °C – 35% humidité). L'échantillon est polarisé à  $V_{ds}=0.1V$ , et le courant est mesuré au cours du temps. Après une stabilisation sous air ambiant, un flux de 2L/min d'air sec est injecté à l'instant  $t_0$  repéré en figure 3.40; l'atmosphère est donc asséchée. Cela a pour effet de diminuer le courant traversant le nanofil, de plus d'une décade.

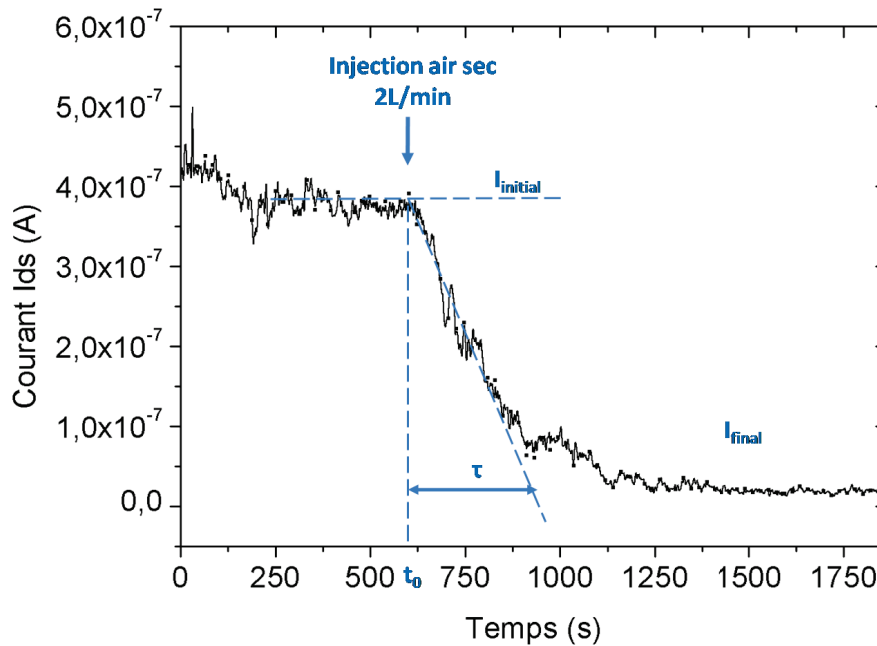


FIGURE 3.40 – Effet de grille sous air sec et air ambiant (HR 35%)

L'humidité a donc pour effet de réduire la résistance de l'InAs, ce qui correspond bien à la littérature [149]. Le système peut par ailleurs être modélisé par un système du premier ordre, avec une constante de temps  $\tau = 400s$  traduisant la rapidité du capteur.

Maintenant que nous avons obtenu une réponse à l'ambiance gazeuse, il semble opportun de coupler cela à l'effet de grille. Pour ce faire, l'échantillon est placé en configuration transistor, comme précédemment. L'échantillon est initialement placé dans l'enceinte, sous air ambiant. Une mesure classique  $I_{ds}(V_{bg})$  est alors effectuée. Ensuite, de l'air sec est injecté (flux de 2L/min), pendant une heure, afin d'atteindre le régime permanent. Une autre mesure  $I_{ds}(V_{bg})$  est alors effectuée sous air sec. Le résultat est donné en figure 3.41 en échelle linéaire à droite.

On note tout d'abord que sous air sec, le courant est plus faible que sous air ambiant, ce qui correspond aux observations précédentes. On remarque également que la tension de seuil n'est pas la même sous air ambiant et sous air sec. Il y a un décalage du seuil vers les tensions positives lorsque l'on passe de l'air ambiant à l'air sec.

En traçant les courbes avec une échelle logarithmique pour le courant (figure 3.41, échelle de gauche), on remarque que la différence relative entre les courbes est plus grande vers les tensions

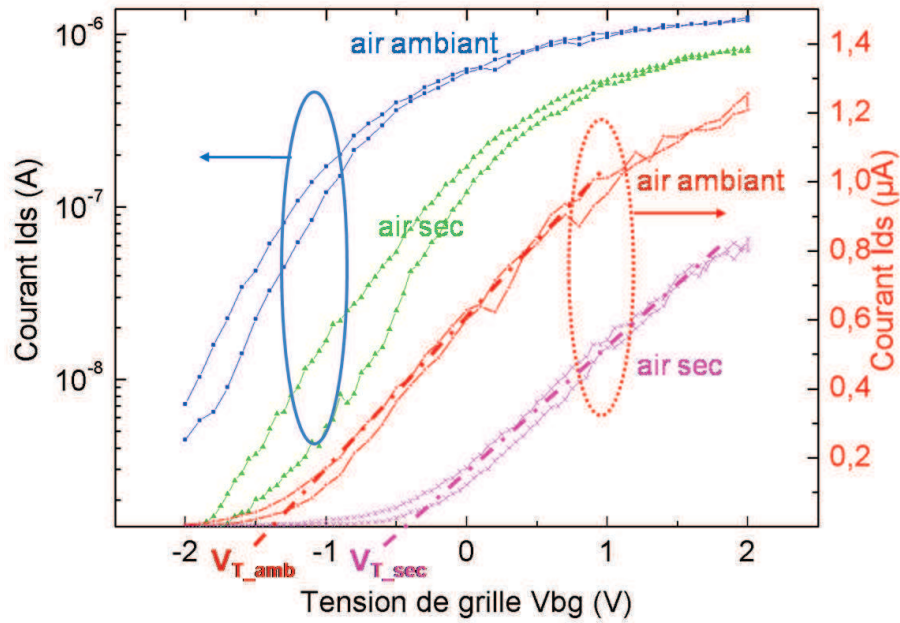


FIGURE 3.41 – Effet de grille sous air sec et air ambiant (HR 35%) pour une polarisation  $V_{ds} = 0,1 V$  de seuils (typiquement  $V_{gs} = -1V$ ).

On peut calculer la sensibilité pour chaque tension de grille grâce à l'équation 3.10 :

$$S(\%) = \frac{R_{\text{sec}} - R_{\text{ambiant}}}{R_{\text{ambiant}}} \quad (3.10)$$

Elle est tracée en figure 3.42.

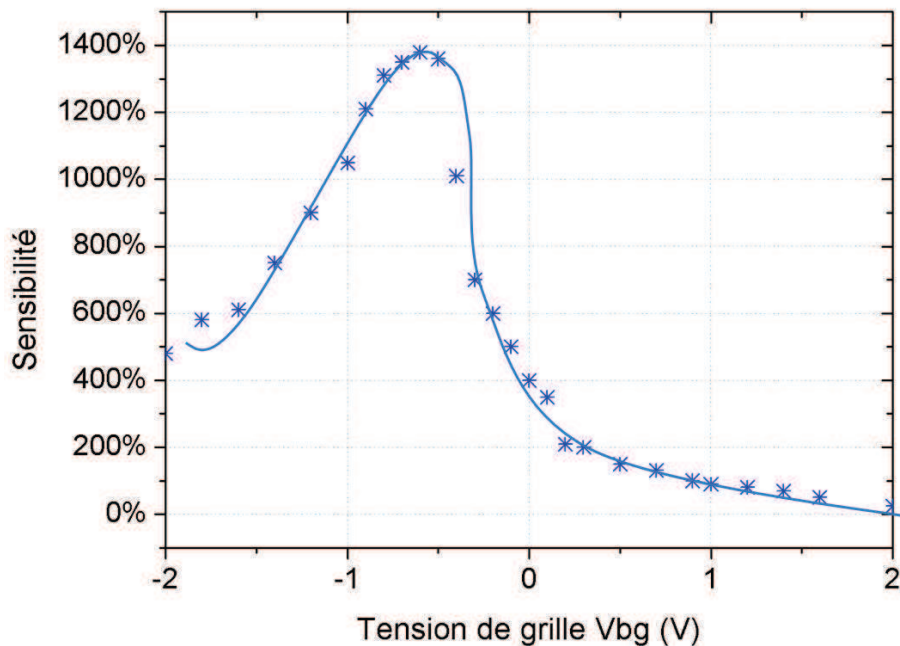


FIGURE 3.42 – Sensibilité à l'humidité en fonction de la tension de grille

La sensibilité maximale est effectivement située autour des tensions de seuil, avec plus de

1000% de réponse entre l'air sec et l'air ambiant. La sensibilité diminue fortement lorsque l'on est en régime de forte accumulation ou de blocage (valeurs extrêmes de  $V_{bg}$ ). On peut donc envisager de tirer parti de l'effet de grille pour optimiser la sensibilité de notre structure. Les caractéristiques électriques d'un nanofil d'InAs ont également été mesurées et calculées sous air sec et sous air ambiant. Ces données sont récapitulées dans le tableau suivant.

Ambiance environnante	Air ambiant	Air sec
Caractéristiques		
rapport $\frac{I_{on}}{I_{off}}$	$1 \cdot 10^3$	$1 \cdot 10^3$
Tension de seuil $V_t$	-1,5	-0,7
Pente sous le seuil (mV/décade)	700	900
Densité de porteurs à $V_g=0V$	$9,4 \cdot 10^{16}$	$4,7 \cdot 10^{16}$
Mobilité $\mu$ ( $cm^2 \cdot V^{-1} \cdot s^{-1}$ )	600	500

On remarque que sous air ambiant, la densité de porteurs et la mobilité augmentent de manière significative, ce qui engendre une diminution de la résistance.

#### 2.2.4.2 Perspectives

Nous avons pu obtenir des résultats rapidement sur la réponse à l'humidité des nanofils d'InAs en utilisant la station de caractérisation électrique. Nous avons voulu ensuite passer sur la détection de gaz, et pour cela, nous avons utilisé un banc de mesures développé par le groupe MICA du LAAS mené par Philippe Ménini [152].

#### 2.2.4.3 Nécessité d'avoir un banc de mesure spécifique pour capteurs de gaz

Ce banc de mesure dédié aux capteurs de gaz présente une interface automatisée et permet de tester des composants montés dans des boîtiers. Le capteur est placé dans une enceinte dont l'ambiance gazeuse, la température et l'humidité sont contrôlables. Le débit du flux gazeux traversant la tuyauterie est géré par des Mass Flow Controllers et contrôlé par un débitmètre. Il est possible de faire tous les mélanges gazeux envisageables avec les bouteilles disponibles (air sec,  $NO_2$ ,  $NH_3$ , CO,  $C_2H_4O$ ). Un logiciel permettant de programmer de manière automatique des séquences de flux gazeux est disponible sur le banc. Pour pouvoir bénéficier de ce banc, les capteurs doivent être montés en boîtier TO 8. Des SMUs Keithley 2400 sont utilisés pour alimenter les capteurs et mesurer leur réponse au gaz.

#### 2.2.4.4 Montage sous boîtier

Le choix du boîtier s'est porté vers le modèle TO8-16 broches, de par sa compatibilité avec le banc de test et son grand nombre de pattes, permettant de connecter plusieurs nanofils sur

le même boîtier. Nous avons opté pour du wedge-bonding, avec des fils d'aluminium, technique combinant force de pression et ultrasons pour réaliser la micro-soudure. Après un travail sur les recuits de l'aluminium et de la couche de HSQ sous-jacente aux pads, les bondings ont été réalisés afin de disposer d'un boîtier avec 8 nanofils d'InAs contactés (figure 3.43).

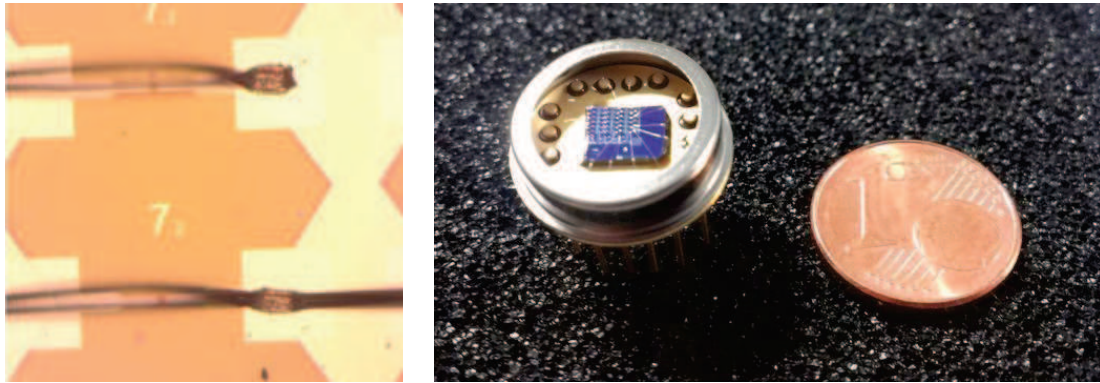


FIGURE 3.43 – a) Bondings réussis sur pads d'aluminium et b) Montage en boîtier d'une zone contenant des nanofils d'InAs

#### 2.2.4.5 Validation capteur d'humidité

Les tests obtenus dans la station Cascade sur le capteur d'humidité sont à vérifier dans cette station spécifique aux capteurs de gaz. L'effet de l'humidité y a également été confirmé. Après une phase de stabilisation sous air sec, on applique un flux d'air humide (50% HR). Une fois le capteur stabilisé sous air humide, on réinjecte de l'air sec pour observer le recouvrement en figure 3.44 a).

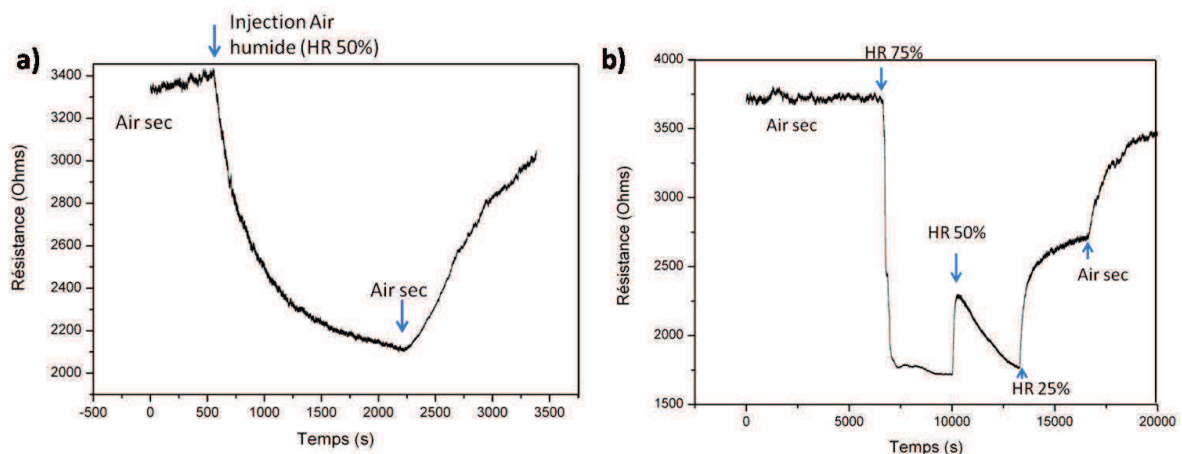


FIGURE 3.44 – a) Réponse temporelle après injection d'air humide dans le banc de caractérisation sous gaz et b) Réponse temporelle pour une succession de milieux à teneur en humidité différente

L'influence de l'humidité sur la résistance du capteur correspond bien aux observations précédentes, à savoir que la résistance du nanofil est plus basse sous air humide que sous air sec. On obtient dans ce cas une sensibilité de 40%.

On peut voir en figure 3.44 b) des changements de milieux successifs provoquant des variations de résistance.

### 2.2.5 Réponse à un gaz

Les capteurs de gaz ont souvent pour objectif de détecter des gaz dangereux pour la santé. C'est pourquoi la station sous gaz permet de dispenser des gaz comme le monoxyde de carbone (CO - 500ppm), l'ammoniac ( $NH_3$  - 10ppm), l'acétaldéhyde ( $C_2H_4O$  - 5ppm) et le dioxyde d'azote  $NO_2$ .

#### 2.2.5.1 Détection de gaz

La réponse des nanofils d'InAs aux différents gaz du banc a été évaluée. Le capteur fabriqué présente une sélectivité sur la nature du gaz détecté puisque seul le dioxyde d'azote ( $NO_2$ ) démontre une influence notable sur nos capteurs, du moins aux concentrations disponibles et à température ambiante.

L'influence de ce gaz a donc été observée sur plusieurs échantillons. La réponse à l'injection de 50 ppm de  $NO_2$  est donnée en figure 3.45 a).

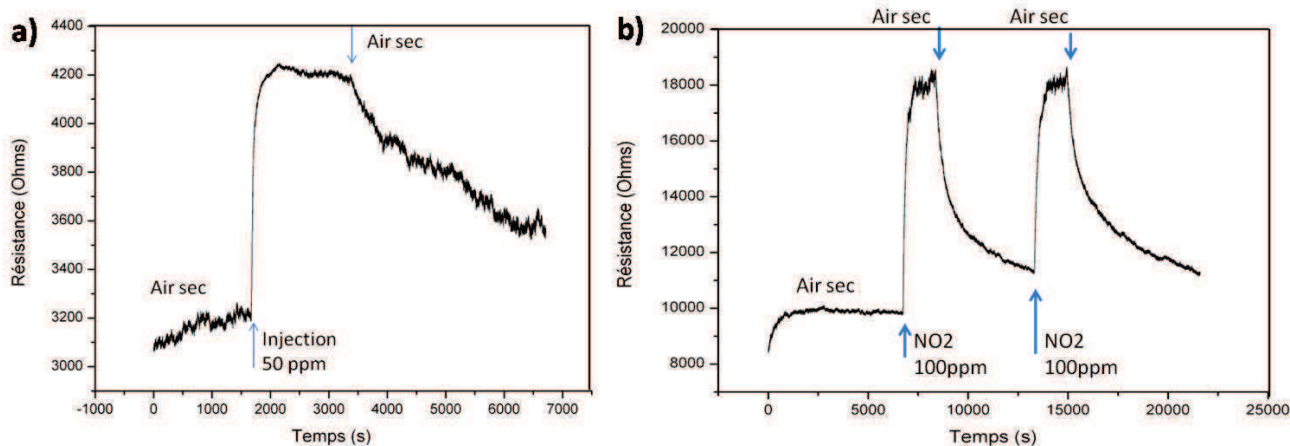


FIGURE 3.45 – a) Réponse temporelle à l'injection de 50 ppm de  $NO_2$  et b) Reproductibilité de la réponse pour 2 injections consécutives de 100ppm de  $NO_2$

#### 2.2.5.2 Effet reproductible

La reproductibilité de la réponse a été en particulier testée sur un échantillon, sur lequel deux injections successives de  $NO_2$  ont été réalisées en figure 3.45 b).

Après stabilisation sous air sec, une première injection de  $NO_2$  occasionne une augmentation de la résistance du nanofil, qui se stabilise autour de  $18k\Omega$ . L'injection de  $NO_2$  est ensuite stoppée pour laisser le capteur recouvrir. Avant que le capteur ne revienne à sa ligne de base, il subit une deuxième injection de  $NO_2$ , encore une fois à 100 ppm. La réponse est identique et le capteur se stabilise à nouveau vers  $18k\Omega$ . Enfin, le flux de  $NO_2$  est arrêté et la résistance du capteur diminue à nouveau. Nous avons une réponse significative (sensibilité de 80%), et reproductible, le tout à température ambiante. Nous avons donc là des caractéristiques intéressantes de capteur de gaz.

### 2.2.5.3 Effet de la concentration en $NO_2$

L'influence de la concentration en  $NO_2$  a également été étudiée. Pour ce faire, un autre échantillon a été stabilisé sous air sec, puis soumis à différents paliers de concentration en  $NO_2$  au cours du temps. Ces différents paliers se retrouvent sur le graphe présenté en figure 3.46.

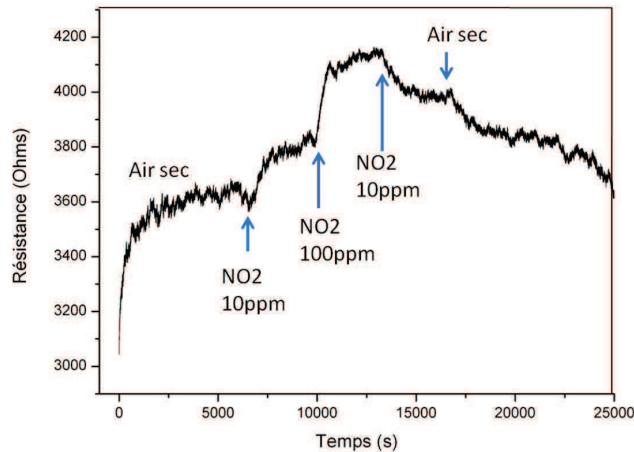


FIGURE 3.46 – Réponse d'un nanofil d'InAs au  $NO_2$  à 10 et 100 ppm

### 2.2.5.4 Effet de la dimension des nanofils

La détection de gaz étant liée à des réactions surfaciques, à géométrie équivalente, la sensibilité est donc censée augmenter lorsque l'on augmente le rapport surface sur volume. Nous avons vérifié cet effet sur deux nanofils d'InAs. Ces deux échantillons sont similaires du point de vue de la structure, il s'agit de nanofils uniques d'InAs issus d'une même zone d'un wafer, les deux ayant des caractéristiques courant/tension linéaires. Leur seule différence est leur diamètre. En prenant un modèle classique pour la résistance, on a la relation :

	Diamètre	Résistance sous air sec	Résistance sous $NO_2$ 100 ppm	Sensibilité
Nanofil 1	$d_1$	3,2 $k\Omega$	4,2 $k\Omega$	30%
Nanofil 2	$d_2 = 0,5 \cdot d_1$	10 $k\Omega$	18 $k\Omega$	80%

Le nanofil le plus petit est donc le plus sensible.

### 2.2.5.5 Perspectives capteurs plus performants

Dans le cadre de la détection de gaz, il peut être intéressant d'utiliser l'effet de grille pour augmenter la sensibilité des dispositifs. En effet, en polarisant la grille aux alentours de la tension de seuil, on obtient un dispositif plus sensible car de petites perturbations dans cette



zone entraînent de fortes variations en courant, que ce soit dans la partie blocage de canal ou d'accumulation. Cependant, le banc utilisé ne permet pas d'appliquer de contact électrique sur la grille de nos dispositifs. Enfin, il serait intéressant de pouvoir étudier la spécificité de la détection au  $NO_2$  par rapport aux autres gaz et à l'humidité. Une fonctionnalisation de surface spécifique pourrait également être envisagée.

### 2.2.6 Bilan

Les dispositifs à base de nanofils d'InAs sont les premiers prototypes développés. On peut envisager d'améliorer leurs performances de détection grâce à des évolutions de la structure testée. Au niveau technologique, on peut libérer complètement le nanofil en retirant l'isolant situé en-dessous, de manière à obtenir un nanofil suspendu. Nous illustrerons cela dans le paragraphe suivant. Cela permettrait d'offrir une plus grande surface disponible pour réagir avec les espèces gazeuses.

Une autre possibilité serait d'utiliser l'effet de grille mis en évidence lors des tests sous pointes. Il faudrait pour cela adapter l'interface du bac de test sous gaz pour gérer des capteurs avec trois contacts, en configuration transistor (drain, source et grille). En jouant sur la tension de grille, on pourrait améliorer significativement la sensibilité. Il y a donc de nombreuses pistes à explorer pour parvenir à développer des capteurs performants et reproductibles.

## 2.3 Conclusion

Ce chapitre expose les développements technologiques permettant la caractérisation générique de tout type de nanofils semiconducteurs. Après alignement sur des sites spécifiques, leur adressage électrique est réalisé en utilisant des procédés classiques auto-alignés sur les étapes précédentes. Des contacts alliés métal sur semiconducteur sont donc implémentés aux extrémités des nanofils afin de localiser la surface d'injection des porteurs au centre du matériau. On s'affranchit ainsi des états d'interface pouvant exister sur une nanostructure. Une étude consacrée aux résistances d'accès sur nanofils et la compréhension des phénomènes relatifs à la géométrie nouvelle de ces nano-contacts a mis en avant plusieurs points importants :

- la résistance apparente extraite d'une caractéristique courant-tension à température ambiante n'est pas suffisante pour remonter à la résistance du nanofil étudié,
- il est nécessaire de déterminer si cette résistance apparente est due aux contacts métal/semiconducteur ou bien au nanofil lui-même. Des mesures en température nous permettent de faire cette distinction pour chaque couple métal/semiconducteur.

Enfin, deux types de dispositifs à base de nanofils ont été développés à partir de ces configurations :

- des transistors à base de nanofils de silicium et d'InAs présentant un effet de grille cohérent avec leur type de porteurs majoritaires (respectivement trous pour silicium et électrons pour InAs), selon 2 types de configuration (grille arrière ou top gate),
- des capteurs de gaz réalisés à partir de nanofils d'InAs illustrant la dépendance de

conduction électrique d'un nanofil à son environnement.

Cette étude constitue un outil-clé pour la compréhension des mécanismes de transport dans ces structures unidimensionnelles et nous permettra d'explorer toutes les potentialités promises par ces nanostructures.



## Conclusion et Perspectives

---

### 1 Conclusion

L'objectif principal des travaux exposés dans cet ouvrage est de proposer une méthode d'intégration générique, faible coût et grande échelle de nanofils semiconducteurs compatible avec la fabrication de dispositifs fonctionnels touchant au domaine de la microélectronique jusqu'à celui de la biologie.

Le premier chapitre nous a permis d'identifier clairement les avantages offerts par ces nanostructures dans le contexte actuel de l'électronique. Ont été identifiés 3 verrous principaux à leur diffusion dans le domaine industriel : leur fabrication, leur manipulation et leur intégration finale. La fabrication des nanofils est un sujet d'étude très répandu dans de nombreux laboratoires et est en passe d'être contrôlée en ce qui concerne de nombreux matériaux d'intérêt comme le silicium ou bien l'InAs. Nous avons donc centré nos travaux sur les 2 verrous suivants, à savoir la manipulation post-croissance de ces nano-objets et la réalisation de dispositifs intégrables. On remarque le caractère souvent aléatoire de ces réalisations, faites du croisement, obtenu manuellement, de deux nanofils ou plus. Ces dispositifs tiennent davantage de la démonstration que de l'objet reproductible ou utilisable.

Le deuxième chapitre expose une technique de manipulation à grande échelle de nanofils semiconducteurs. Le phénomène de diélectrophorèse n'étant pas suffisant à lui seul pour maintenir les nanofils aux endroits spécifiés, nous l'avons combiné à l'assemblage capillaire afin d'en faire une technique d'alignement innovante à faible coût et à grande échelle. Le rendement d'alignement atteint 80 % pour des nanofils de silicium. Une analyse analytique couplée à une validation empirique des résultats obtenus sur silicium, arséniure d'indium et oxyde de zinc a permis de mettre en évidence l'existence d'une fréquence d'alignement optimum dépendant des propriétés du matériau étudié. Cette technique d'alignement permet donc de manipuler des nanofils à grande échelle.

Enfin, la localisation de nanofils étant possible, nous nous sommes penchés dans un dernier

chapitre sur les implications sur les contacts d'un changement d'échelle vers le nanomètre. En effet, la conception et l'optimisation des matériaux modernes sont de plus en plus tributaires de notre capacité à comprendre et à appréhender les phénomènes depuis l'échelle macroscopique jusqu'à l'échelle atomique. La définition de contacts est au centre de nos études pour accéder électriquement aux nanofils après alignement. La réalisation de contacts siliciurés à partir de nickel ou de platine est une approche séduisante pour maîtriser l'accès électrique sur nanofils semiconducteurs. Nous avons mis en place une méthode de mesures en température permettant de distinguer si la conduction électrique à température ambiante est limitée par la résistance de contact ou bien si elle est gouvernée par la résistance du nanofil semiconducteur lui-même. Cette étape est cruciale afin de remonter à des grandeurs de résistivité qui ont une réelle signification. Enfin, la manipulation et l'adressage électrique étant maîtrisée, nous avons apporté deux démonstrations parmi les nombreuses possibilités offertes par les nanofils semiconducteurs en terme d'intégration technologique : des transistors à nanofils et des capteurs de gaz mettant à profit un rapport surface/volume élevé, ce qui rend le transport électronique dans le nanofil dépendant des modifications ioniques en surface.

Ces travaux de thèse s'inscrivent dans un contexte de collaboration fortement marqué entre le groupe Matériaux Pour la Nanoélectronique et le groupe NanoBioSystèmes du LAAS. La volonté de doctorants de travailler ensemble sur des projets complémentaires a permis d'arriver très rapidement à des résultats probants, que ce soit pour la manipulation de nanofils ou de nanotubes de carbone.

## 2 Perspectives

Ce travail de thèse ouvre de nombreuses perspectives pour démontrer des intégrations diverses de nanofils semiconducteurs.

### 2.1 Intégration hétérogène ou sur substrat souple

Il serait intéressant de transposer le procédé d'alignement sur substrat souple ou bien en vue d'une intégration dans le back-end des dispositifs. On aurait ainsi accès à des matériaux d'excellente qualité, contrairement à ce qui est fait sur du polysilicium actuellement pour les TFT, et à faible coût puisque le matériau croît en grand nombre sur le substrat hôte. Il faudrait bien sûr limiter le budget thermique, mais cela est possible par un travail sur les contacts alliés et avec un dépôt d'oxyde high-k à une température inférieure à 250 °C comme démontré dans ce travail.

### 2.2 Intégration complexe

En tirant parti des propriétés d'alignement des nanofils démontrées dans le deuxième chapitre, nous pouvons envisager des intégrations complexes nécessitant le développement des architectures multi-matériaux, des cross-bar ou bien même des structures suspendues. Un nanofil suspendu peut ainsi être réalisé facilement à partir des nanofils alignés. Les masques

de photolithographie utilisés pour fabriquer des contacts peuvent aussi être mis à contribution pour protéger certaines parties des nanofils et en découvrir le centre. Ainsi, la couche d'oxyde sur laquelle repose le nanofil peut être sélectivement retirée par attaque à l'acide fluorhydrique. Après rinçage à l'éthanol et séchage supercritique, les structures obtenues sont des nanofils suspendus comme illustré en figure 4.1 a) et peuvent constituer le cœur de nanosystèmes ou NEMS. En figure 4.1 b), des structures à plusieurs nanofils peuvent également être envisagées afin d'augmenter le courant pouvant transiter entre les deux électrodes par exemple.

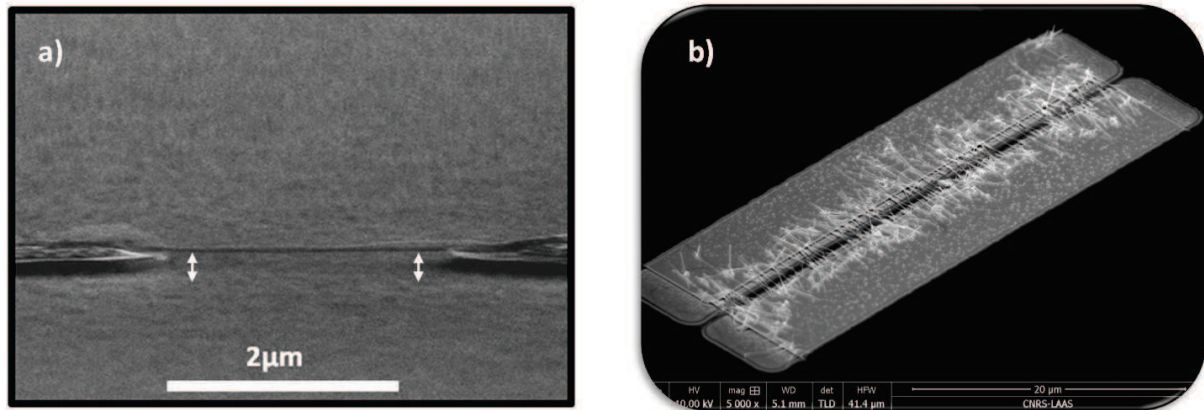


FIGURE 4.1 – a) Nanofil Suspendu et b) Tapis de nanofils

### 2.3 Plateforme de caractérisation versatile

Enfin, la plateforme de caractérisation développée dans ces travaux est maintenant utilisée routinièrement dans notre équipe pour caractériser des nanostructures. Elle est également à disposition des équipes de recherche du laboratoire mais aussi pour des collaborations avec d'autres laboratoires afin de mener rapidement et de manière statistique des études sur de nombreux dispositifs. Ces études sont capitales pour permettre l'intégration à grande échelle des nanofils dans des dispositifs microélectroniques.





## Bibliographie

---

- [1] A. Chen, V. Zhirnov, and J. Hutchby. Emerging research devices. *ITRS Public Conference*, 2012.
- [2] S. Galdin-Retailleau, A. Bournel, and P. Dollfus. Cours électronique ultime.
- [3] G. E. Moore. Cramming more components onto integrated circuits. *Electronics*, 38(8) :114–117, 1965.
- [4] Intel. *Intel Web Site*.
- [5] M. Bohr. The evolution of scaling from the homogeneous era to the heterogeneous era. *IEDM*, 2011.
- [6] Substrats et matériaux : course à la miniaturisation. (59), 2010.
- [7] <http://spectrum.ieee.org/computing/hardware/moores-law-meets-its-match>.
- [8] N. Singh, A. Agarwal, L. K. Bera, T. Y. Liow, R. Yang, S. C. Rustagi, C. H. Tung, R. Kumar, G. Q. Lo, N. Balasubramanian, and D. L. Kwong. High-performance fully depleted silicon nanowire gate-all-around cmos devices. *IEEE Device Letters*, 27 :383, 2006.
- [9] Yong Zhu, Feng Xu, Qingquan Qin, Wayne Y. Fung, and Wei Lu. Mechanical properties of vapor liquid solid synthesized silicon nanowires. *Nano Letters*, 9(11) :3934–3939, November 2009.
- [10] Byeongchan Lee and Robert Rudd. First principles study of the young's modulus of si 001 nanowires. *Physical Review B*, 75(4), January 2007.
- [11] R.E. Miller and V.B. Shenoy. Size-dependent elastic properties of nanosized structural elements. *Nano Letters*, 11(3) :139, 2000.
- [12] R. He and P. Yang. Giant piezoresistance effect in silicon nanowires. *Nature Nanotechnology*, 1(1), 2006.
- [13] X.L. Feng, R. He, P. Yang, and M.L. Roukes. Very high frequency silicon nanowire electromechanical resonators. *Nano Letters*, 7(7) :1953–1959, 2007.
- [14] W. Lu and C.M. Lieber. Semiconductor nanowires. *J. Phys. D : Applied Physics*, 39 :387–406, 2006.
- [15] L. Guo, E. Leobandung, and S. Y. Chou. A silicon single-electron transistor memory operating at room temperature. *Science*, 275 :649, 1997.

- [16] Kuiqing Peng, Jiansheng Jie, Wenjun Zhang, and Shuit-Tong Lee. Silicon nanowires for rechargeable lithium-ion battery anodes. *Applied Physics Letters*, 93(3) :033105–3, July 2008.
- [17] Yu Chen, Xihua Wang, Shyamsunder Erramilli, Pritiraj Mohanty, and Agnieszka Kalinowski. Silicon-based nanoelectronic field-effect pH sensor with local gate control. *Applied Physics Letters*, 89(22) :223512–3, November 2006.
- [18] F. Patolsky, G. Zheng, O. Hayden, M. Lakadamyali, X. Zhuang, and C. M. Lieber. Electrical detection of single viruses. *Proceedings of the National Academy of Science*, 101(39) :14017–14022, 2004.
- [19] H. Yan. *Nature*, 470 :240–244, 2011.
- [20] X.L. Han and G. Larrieu. Vertical nanowire array-based field effect transistors for ultimate scaling. *Nanoscale*, 5 :2437–2441, 2013.
- [21] S. Bangsaruntip, G. M. Cohen, A. Majumdar, Y. Zhang, S. U. Engelmann, N. Fuller, L. M. Gignac, S. Mittal, J. S. Newbury, M. Guillorn, T. Barwicz, L. Sekaric, M. Frank, and J. W. Sleight. High performance and highly uniform gate-all-around silicon nanowire mosfets with wire size dependent scaling. *IEDM*, 2009.
- [22] Y. Cui, Q. Q. Wei, H. Park, and C. M. Lieber. Nanowire nanosensors for highly sensitive and selective detection of biological and chemical species. *Science*, 293(5533) :1289–1292, 2001.
- [23] K.I. Chen, B. Li, and Y. Chen. Si nanowire field-effect transistor-based biosensors for biomedical diagnosis and cellular recording investigation. *Nature Today*, 6 :131–154, 2011.
- [24] J. Hahn and C.M. Lieber. Direct ultrasensitive electrical detection of dna and dna sequence variations using nanowire nanosensors. *Nano Letters*, 4(1) :51–55, 2004.
- [25] Z. Li. Sequence-specific label-free dna sensors based on silicon nanowires. *Nano Letters*, 4 :245–247, 2004.
- [26] G. Zheng, F. Patolsky, Y. Cui, W. U. Wang, and C.M. Lieber. Multiplexed electrical detection of cancer markers with nanowire sensor arrays. *Nature Biotechnology*, 23(10) :1294–1301, 2005.
- [27] E. Stern, J. F. Klemic, D. A. Routenberg, P. N. Wyrembak, D. B. Turner-Evans, A. D. Hamilton, D. A. LaVan, T. M. Fahmy, and M. A. Reed. Label-free immunodetection with cmos-compatible semiconducting nanowires. *Nature*, 445 :519–522, 2007.
- [28] J. A. Martinez, N. Misra, Y. Wang, P. Stroeve, C. P. Grigoropoulos, and A. Noy. Highly efficient biocompatible single silicon nanowire electrodes with functional biological pore channels. *Nano Letters*, 9(3) :1121–1126, 2009.
- [29] T. Kudo and A. Nakajima. Biomolecule detection based on si single-electron transistors for highly sensitive integrated sensors on a single chip. *Applied Physics Letters*, 100 :023704, 2012.
- [30] P. Yang, R. Yan, and M. Fardy. Semiconductor nanowire : What’s next ? *Nano Letters*, 10 :1529–1536, 2010.

- 
- [31] R. Agarwal and C. M. Lieber. Semiconductor nanowires : Optics and optoelectronics. *Applied Physics A*, 85 :209–215, 2006.
- [32] X. Duan, Y. Huang, R. Agarwal, and C. M. Lieber. Single-nanowire electrically driven lasers. *Nature*, 421 :241–246, 2003.
- [33] Y. Huang, X. Duan, and C. M. Lieber. Nanowires for integrated multicolor nanophotonics. *Small*, 1 :142–147, 2005.
- [34] W. Lu and C. M. Lieber. Nanoelectronics from the bottom-up. *Nature Materials*, 6 :841–850, 2007.
- [35] N. Misra, J. A. Martinez, S. C. Huang, Y. Wang, P. Stroeve, C. P. Grigoropoulos, and A. Noy. Bioelectronic silicon nanowire devices using functional membrane proteins. *PNAS*, 106(33) :13780–13784, 2009.
- [36] F. Patolsky. Detection, stimulation and inhibition of neuronal signals with high-density nanowire transistor arrays. *Science*, 313 :1100–1104, 2006.
- [37] Y. Huang, X. F. Duan, Y. Cui, L. J. Lauhon, K. Kim, and C. M. Lieber. Logic gates and computation from assembled nanowire building blocks. *Science*, 294 :1313–1317, 2001.
- [38] P. Fromherz and A. Stett. Silicon-neuron junction : Capacitive stimulation of an individual neuron on a silicon chip. *Physical Review Letters*, 75.
- [39] M. Jenkner and P. Fromherz. Bistability of membrane conductance in cell adhesion observed in a neuron transistor. *Physical Review Letters*, 79 :4705–4708, 1997.
- [40] W. Kim, J. K. Ng, M. E. Kunitake, B. R. Conklin, and P. Yang. Interfacing silicon nanowires with mammalian cells. *Journal of the American Chemical Society*, 129(23) :7228–7229, 2007.
- [41] Y. Nakayama, P. J. Pauzauskie, A. Radenovic, R. M. Onorato, R. J. Saykally, J. Liphardt, and P. Yang. Tunable nanowire nonlinear optical probe. *Nature*, 447 :1908, 2007.
- [42] K. Seo, M. Wober, P. Steinvurzel, E. Schonbrun, Y. Dan, T. Ellenbogen, and K. B. Crozier. Multicolored vertical silicon nanowires. *Nano Letters*, 11(4) :1851–1856, 2011.
- [43] X.L. Han, G. Larrieu, and E. Dubois. Realization of vertical silicon nanowire networks with an ultra high density using a top-down approach. *Journal of Nanoscience and Nanotechnology*, 10 :1–5, 2010.
- [44] J. Goldberger, A. I. Hochbaum, R. Fan, and P. Yang. Silicon vertically integrated nanowire field effect transistors. *Nano Letters*, 6(5) :973–977, May 2006.
- [45] R. S. Wagner and W. C. Ellis. Vapor-liquid-solid mechanism of single crystal growth. *Applied Physics Letters*, 4 :89, 1964.
- [46] F. Oehler. Croissance et caractérisation de nanofils de silicium. *Rapport de stage de M2*, 2007.
- [47] Yi Cui, Lincoln J. Lauhon, Mark S. Gudixsen, Jianfang Wang, and Charles M. Lieber. Diameter-controlled synthesis of single-crystal silicon nanowires. *Applied Physics Letters*, 78(15) :2214–2216, April 2001.
-

- [48] M. T. Björk, O. Hayden, H. Schmid, H. Riel, and W. Riess. Vertical surround-gated silicon nanowires impact ionization field-effect transistors. *Applied Physics Letters*, 90 :142110, 2007.
- [49] Allon I. Hochbaum, Rong Fan, Rongrui He, and Peidong Yang. Controlled growth of si nanowire arrays for device integration. *Nano Letters*, 5(3) :457–460, March 2005.
- [50] Hong Jin Fan, Peter Werner, and Margit Zacharias. Semiconductor nanowires : From Self-Organization to patterned growth. *Small*, 2(6) :700–717, June 2006.
- [51] Andrea Kramer, Martin Albrecht, Torsten Boeck, Thilo Remmele, Peter Schramm, and Roberto Fornari. Self-assembled and ordered growth of silicon and germanium nanowires. *Superlattices and Microstructures*, 46(1-2) :277–285, July.
- [52] T. Bryllert, L. E. Wernersson, T. Löwgren, and L. Samuelson. Vertical wrap-gated nanowire transistors. *Nanotechnology*, 17 :227–230, 2006.
- [53] Y. Shan, A. K. Kalkan, C. Y. Peng, and S. J. Fonash. From si source gas directly to positioned, electrically contacted si nanowires : The self-assembling grow-in-place approach. *Nano Letters*, 4(11) :2085–2089, 2004.
- [54] S. Kodambaka, J. Tersoff, M. C. Reuter, and F. M. Ross. Germanium nanowire growth below the eutectic temperature. *Science*, 316(5825) :729–732, May 2007.
- [55] J. R. Riley, R. A. Bernal, Q. Li, H. D. Espinosa, G. T. Wang, and L. J. Lauhon. Atom probe tomography of a a-axis gan nanowires : Analysis of nonstoichiometric evaporation behavior. *ACS Nano*, 6(5) :3898–3906, 2012.
- [56] Suneel Kodambaka, James B. Hannon, Rudolf M. Tromp, and Frances M. Ross. Control of si nanowire growth by oxygen. *Nano Letters*, 6(6) :1292–1296, June 2006.
- [57] K. W. Schwarz and J. Tersoff. Elementary processes in nanowire growth. *Nano Letters*, 11 :316–320, 2011.
- [58] D. Blavette, A. Bostel, J.M. Sarrau, B. Deconihout, and A. Menand. An atom probe for three-dimensional tomography. *Nature*, 363 :432–425, 1993.
- [59] D. Blavette, A. Bostel, and A. Menand. La sonde atomique tomographique. *Images de la Physique CNRS*, 97 :103–110, 2010.
- [60] E. Koren, Y. Rosenwaks, J. E. Allen, E. R. Hemesath, and L. J. Lauhon. Nonuniform doping distribution along silicon nanowires measured by kelvin probe force microscopy and scanning photocurrent microscopy. *Applied Physics Letters*, 95(9) :092105–3, 2009.
- [61] J.E. Allen, D.E. Perea, E. R. Hemesath, and L. J. Lauhon. Nonuniform nanowire doping profiles revealed by quantitative scanning photocurrent microscopy. *Advanced Materials*, 21(30) :3067–3072, 2009.
- [62] E. Koren, J.K. Hyun, U. Givan, E. R. Hemesath, L. J. Lauhon, and Y. Rosenwaks. Obtaining uniform dopant distributions in vls-grown si nanowires. *Nano Letters*, 11(1) :183–7, 2011.

- 
- [63] F. Oehler, P. Gentile, T. Baron, and P. Ferret. The effects of hcl on silicon nanowire growth : Surface chlorination and existence of a "diffusion-limited minimum diameter". *Nanotechnology*, 20 :475307, 2009.
- [64] M.I. Den Hertog, J.L. Rouviere, F. Dhalluin, P. J. Desre, P. Gentile, P. Ferret, F. Oehler, and T. Baron. Control of gold surface diffusion on si nanowires. *Nano Letters*, 8(5) :1544–1550, May 2008.
- [65] E. F. Pecora, A. Irrera, and F. Priolo. Influence of o contamination and au cluster properties on the structural features of si nanowires. *Thin Solid Films*, In Press, Corrected Proof.
- [66] B. S. Kim, T. W. Koo, J. H. Lee, D. S. Kim, Y. C. Jung, S. W. Hwang, B. L. Choi, E. K. Lee, J. M. Kim, and D. Whang. Catalyst-free growth of Single-Crystal silicon and germanium nanowires. *Nano Letters*, 9(2) :864–869, February 2009.
- [67] Jun-Jie Niu and Jian-Nong Wang. A study in the growth mechanism of silicon nanowires with or without metal catalyst. *Materials Letters*, 62(4-5) :767–771, February 2008.
- [68] Oliver Hayden, Ritesh Agarwal, and Wei Lu. Semiconductor nanowire devices. *Nano Today*, 3(5-6) :12–22, October.
- [69] L. J. Lauhon, M. S. Gudiksen, D. Wang, and C. M. Lieber. Epitaxial core-shell and core-multishell nanowire heterostructures. *Nature*, 420 :57–61, 2002.
- [70] M. Tchernycheva, G. E. Cirlin, G. Patriarche, L. Travers, V. Zwiller, U. Perinetti, and J.C. Harmand. Growth and characterization of inp nanowires with inasp insertions. *Nano Letters*, 7(6) :1500–1504, 2007.
- [71] Raychaudhuri S. and E. T. Yu. Critical dimensions in coherently strained coaxial nanowire heterostructures. *Journal of Applied Physics*, 99 :114308, 2006.
- [72] H. F. Zhang, C. M. Wang, and L. S. Wang. Helical crystalline sic/sio<sub>2</sub> core-shell nanowires. *Nano Letters*, 2(9) :941–944, 2002.
- [73] X. Liu, Y. Z. Long, L. Liao, X. Duan, and Z. Fan. Large-scale integration of semiconductor nanowires for high-performance flexible electronics. *ACS Nano*, 6(3) :1888–1900, 2012.
- [74] A. C. Ford, J. C. Ho, Y. L. Chueh, Y. C. Tseng, Z. Y. Fan, J. Guo, J. Bokor, and A. Javey. Diameter-dependent electron mobility of inas nanowires. *Nano Letters*, 9 :360–365, 2009.
- [75] B. Salem, F. Dhalluin, T. Baron, H. Jamgotchian, F. Bedu, H. Dallaporta, P. Gentile, N. Pauc, M.I. den Hertog, J.L. Rouviere, and P. Ferret. Chemical-vapour-deposition growth and electrical characterization of intrinsic silicon nanowires. *Materials Science and Engineering : B*, 159-160 :83–86, March 2009.
- [76] B.D. Gates. Self-assembly : Nanowires find their place. *Nature Nanotechnology*, 5 :484–485, 2010.
- [77] M. C. P. Wang and B. D. Gates. Directed assembly of nanowires. *Materials Today*, 12(5) :34–44, 2009.
-



- [78] B.D. Gates, Q. Xu, M. Stewart, D. Ryan, C. G. Willson, and G. M. Whitesides. New approaches to nanofabrication : Molding, printing and other techniques. *Chemical Reviews*, 105(4) :1171–1196, 2005.
- [79] M. Lee, J. Im, B. Y. Lee, S. Myung, J. Kang, L. Huang, Y. K. Kwon, and S. Hong. Linker-free directed assembly of high-performance integrated devices based on nanotubes and nanowires. *Nature Nanotechnology*, 1 :66–71, 2006.
- [80] J. Lee, A. A. Wang, Y. Rheem, B. Yoo, A. Mulchandani, W. Chen, and N. V. Myung. Dna assisted assembly of multisegmented nanowires. *Electroanalysis*, 19(22) :2287–2293, 2007.
- [81] P.A. Smith, C. D. Nordquist, T. N. Jackson, T. S. Mayer, B. R. Martin, J. Mbindyo, and T. E. Mallouk. Electric-field assisted assembly and alignment of metallic nanowires. *Applied Physics Letters*, 77(9) :1399–1401, 2000.
- [82] Z. Y. Fan, J. C. Ho, T. Takahashi, R. Yerushalmi, K. Takei, A. C. Ford, Y. L. Chueh, and A. Javey. Toward the development of printable nanowire electronics and sensors. *Advanced Materials*, 21(37) :3730–3743, 2009.
- [83] Y. Z. Long, M. Yu, B. sun, C. Z. Gu, and Z. Fan. Recent advances in large-scale assembly of semiconducting inorganic nanowires and nanofibers for electronics, sensors and photovoltaics. *Chemical Society Review*, 41 :4560–4580, 2012.
- [84] M. Li, R. B. Bhiladvala, T. J. Morrow, J. A. Sloss, K. K. Lew, Redwing J. M., C. D. Keating, and T. S. Mayer. Bottom-up assembly of large-area nanowire resonator arrays. *Nature Nanotechnology*, 3 :88–92, 2008.
- [85] Y. Huang, X. F. Duan, Q. Q. Wei, and C. M. Lieber. Directed assembly of one-dimensional nanostructures into functional networks. *Science*, 291 :630–633, 2001.
- [86] Dongmok Whang, Song Jin, Yue Wu, and Charles M. Lieber. Large-Scale hierarchical organization of nanowire arrays for integrated nanosystems. *Nano Letters*, 3(9) :1255–1259, 2003.
- [87] S. Evoy and al. Dielectrophoretic assembly and integration of nanowire devices with functional cmos operating circuitry. *Microelectronic engineering*, 75 :31–42, 2004.
- [88] R. Agarwal, K. Ladavac, Y. Roichman, G. H. Yu, and C. M. Lieber. Manipulation and assembly of nanowires with holographic optical traps. *Optics Express*, 13(22) :8906, 2005.
- [89] P. J. Pauzauskie, A. Radenovic, E. Trepagnier, H. Shroff, P. Yang, and J. Liphardt. Optical trapping and integration of semiconductor nanowire assemblies in water. *Nature Materials*, 5 :97–101, 2006.
- [90] Z. Y. Fan, J. C. Ho, Z. A. Jacobson, R. Yerushalmi, R. L. Alley, H. Razavi, and A. Javey. Wafer-scale assembly of highly-ordered semiconductor nanowire arrays by contact printing. *Nano Letters*, 8 :20–25, 2010.
- [91] G. H. Yu, A. Y. Cao, and C. M. Lieber. Large-area blown bubble films of aligned nanowires and carbon nanotubes. *Nature Nanotechnology*, 2(6) :372–377, 2007.

- 
- [92] M. McAlpine, R. Friedman, S. Jin, K. Lin, W. Wang, and C.M. Lieber. High-performance nanowire electronics and photonics on glass and plastic substrates. *Nano Letters*, 3 :1531–1535, 2003.
- [93] A. Tao, F. Kim, C. Hess, J. Goldberger, R. He, Y. Sun, Y. Xia, and P. Yang. Langmuir blodgett silver nanowire monolayers for molecular sensing using surface enhanced raman spectroscopy. *Nano Letters*, 3(9) :1229–1233, 2003.
- [94] E. M. Freer, O. Grachev, X. Duan, S. Martin, and D. P. Stumbo. High-yield self-limiting single-nanowire assembly with dielectrophoresis. *Nature Nanotechnology*, 5(3) :525–530, 2010.
- [95] K. Khoshmanesh, S. Nahavandi, S. Baratchi, A. Mitchelle, and K. Kalantar-Zadeh. Dielectrophoretic platforms for bio-microfluidic systems. *Biosensors and Bioelectronics*, 2010.
- [96] J. Yao, H. Yan, and C. M. Lieber. A nanoscale combing technique for the large-scale assembly of highly aligned nanowires. *Nature Nanotechnology*, page online, 2013.
- [97] T. B. Jones. Electromechanics of particles. *Cambridge University Press*, 1995.
- [98] B. Cetin and D.Q. Li. Dielectrophoresis in microfluidics technology. *Electrophoresis*, 32 :2410–2427, 2011.
- [99] S. Raychaudhuri, D. Dayeh, S. A. and Wang, and E. T. Yu. Precise semiconductor nanowire placement through dielectrophoresis. *Nano Letters*, 9(6) :2260–2266, 2009.
- [100] S. Salomon. Manipulation de microparticules exploitant la force de diélectrophorèse : applications dédiées au tri d'espèces biologiques et l'assemblage de nanoobjets. *Thèse*, 2011.
- [101] Dingqu Wang, Rong Zhu, Zhaoying Zhou, and Xiongying Ye. Controlled assembly of zinc oxide nanowires using dielectrophoresis. *Applied Physics Letters*, 90(10) :103110–3, March 2007.
- [102] B.E. Deal and A.S. Grove. General relationship for the thermal oxidation of silicon. *Journal of Applied Physics*, 36(12) :3770–3778, 1965.
- [103] L. Malaquin, T. Kraus, H. Schmid, E. Delamarche, and H. Wolf. Controlled particle placement through convective and capillary assembly. *Langmuir*, 23(23) :11513–11521, 2007.
- [104] A. Cerf, C. Thibault, M. Geneviève, and C. Vieu. Ordered arrays of single dna molecules by a combination of capillary assembly, molecular combing and soft lithography. *Microelectronic Engineering*, 86(4-6) :1419–1423, 2009.
- [105] Y. Liu, J.H. Chung, W.K. Liu, and R.S. Ruoff. Dielectrophoretic assembly of nanowires. *The Journal of Physical Chemistry*, 110(29) :14098–14106, 2006.
- [106] Y. Cui and C.M. Lieber. Functional nanoscale electronic devices assembled using silicon nanowire building blocks. *Science*, 291(5505) :851–853, 2001.
- [107] J. Heath, P. Kuekes, S. Snider, and R. S. Williams. A defect-tolerant computer architecture : Opportunities for nanotechnology. *Science*, 280(5370) :1716–1721, 1998.
-

- [108] W. Lu and C.M. Lieber. Nanowire transistor performance limits and applications. *IEEE Transactions On Electron Devices*, 55 :9383, 2008.
- [109] Z. Zhong, D. Wang, Y. Cui, and M.W. Bockrath. Nanowire crossbar arrays as adresse decoders for integrated nanosystems. *Science*, 302 :1377, 2003.
- [110] C. Yang, Z. Zhong, and C.M. Lieber. Encoding electronic properties by synthesis of axial modulation-doped silicon nanowires. *Science*, 310 :1304, 2003.
- [111] F. Seichepine, S. Salomon, M. Collet, S. Guillon, L. Nicu, G. Larrieu, E. Flahaut, and C. Vieu. A combination of capillary and dielectrophoresis driven assembly methods for wafer scale integration of carbon nanotubes-based nanocarpets. *Nanotechnology*, 23(9) :095303, 2012.
- [112] F. Seichepine. Réalisation d'interconnexions de faible résistivité à base de nanotubes de carbone biparois pour la microélectronique. *Thèse*, 2011.
- [113] C.H. Lee, D.R. Kim, and X. Zheng. Fabricating nanowire devices on diverse substrates by simple transfer-printing methods. *PNAS*, 107(22) :9950–9955, 2010.
- [114] F. Balestra. Nanoscale cmos : Innovative materials, modeling and characterization. *Wiley*, page Chap. 5, 2010.
- [115] F. Léonard and A. A. Talin. Electrical contacts to one- and two-dimensional nanomaterials. *Nature Nanotechnology*, 6 :773–783, 2011.
- [116] Y. Cui, X. Duan, J. Hu, and C.M. Lieber. Doping and electrical transport in silicon nanowires. *The Journal of Physical Chemistry*, B, 2000.
- [117] Y. Cui, Z. Zhong, D. Wang, W.U. Wang, and C.M. Liber. High performance silicon nanowire field effect transistor. *Nano Letters*, 3(2) :149–152, 2003.
- [118] K. Byon, D. Tham, J.E. Fischer, and A.T. Johnson. Synthesis and post-growth doping of silicon nanowires. *Applied Physics Letters*, 87(19) :193104, 2005.
- [119] K. Byon, D. Tham, J.E. Fischer, and A.T. Johnson. Systematic study of contact annealing : Ambipolar silicon nanowire transistor with improved performance. *Applied Physics Letters*, 90(14) :143513, 2007.
- [120] Civrac. Vers la réalisation de composants haute tension, forte puissance sur diamant cvd. *Thèse*, 2009.
- [121] K.J. Kuhn and Mukherjee. 22 nm device architecture and performance elements. *IEDM*, 2008.
- [122] M. Tao, S. Agarwal, D. Udeshi, N. Basit, E. Maldonado, and W. P. Kirk. Low schottky barriers on n-type silicon (001). *Applied Physics Letters*, 83(13) :2593–2595, 2003.
- [123] J. Hu, Y. Liu, C.Z. Ning, R. Dutton, and S.M. Kang. Fringing field effects on electrical resistivity of semiconductor nanowire-metal contacts. *Applied Physics Letters*, 92(8) :083503, 2008.
- [124] S. Jin, G. Zheng, W. Lu, and C.M. Lieber. Synthesis and fabrication of high-performance n-type silicon nanowire transistors. *Advanced Materials*, 2004.

- 
- [125] G. Larrieu, E. Dubois, X. Wallart, X. Baie, and J. Katcki. Formation of platinum-based silicide contacts : Kinetics, stoichiometry, and current drive capabilities. *Journal of Applied Physics*, 94(12) :7801, 2003.
- [126] Walter M. Weber, Lutz Geelhaar, Andrew P. Graham, Eugen Unger, Georg S. Duesberg, Maik Liebau, Werner Pamler, Caroline Cheze, Henning Riechert, Paolo Lugli, and Franz Kreupl. Silicon-Nanowire transistors with intruded Nickel-Silicide contacts. *Nano Letters*, 6(12) :2660–2666, December 2006.
- [127] Y. Chueh, A. Ford, J. C. Ho, Z.A. Jacobson, Z. Fan, C.Y. Chen, L.Y. Chou, and A. Javey. Formation and characterization of nixinas/inas nanowire heterostructures by solid source reaction. *Nano Letters*, 8(12) :4528–4533, 2007.
- [128] Yiyang Wu, Haoquan Yan, Michael Huang, Benjamin Messer, Jae Hee Song, and Peidong Yang. Inorganic semiconductor nanowires : Rational growth, assembly, and novel properties. *Chemistry - A European Journal*, 8(6) :1260–1268, 2002.
- [129] A. Pevzner. *Nano Letters*, 10 :1202–1208, 2010.
- [130] H. Stark, M. Grunleitner, L. Hundhausen, and L. Ley. Deriving the kinetic parameters for pt-silicide formation from temperature ramped in situ ellipsometric measurements. *Thin Solid Film*, 358 :73–79, 2000.
- [131] X. Tang, N. Reckinger, V. Bayot, D. Flandre, E. Dubois, D. A. Yarekha, G. Larrieu, A. Lecestre, J. Ratajczak, N. Breil, V. Passi, and J.-P. Raskin. An electrical evaluation method for the silicidation of silicon nanowires. *Applied Physics Letters*, 95(2) :023106, 2009.
- [132] S. A. Dayeh, D.P.R. Aplin, X. Zhou, P.K.L. Yu, E.T. Yu, and D. Wang. High electron mobility inas nanowire field-effect transistors. *Small*, 3(2) :326–332, 2007.
- [133] M. Scheffler, S. Nadj-Perge, L.P. Kouwenhoven, M.T. Borgström, and E. Bakkers. Diameter-dependent conductance of inas nanowires. *Applied Physics Letters*, 106 :124303, 2009.
- [134] H. Schmid, M. T. Björk, J. Knoch, S. Karg, H. Riel, and W. Riess. Doping limits of grown in situ doped silicon nanowires using phosphine. *Nano Letters*, 9(1) :173–177, 2009.
- [135] Mamadou Diarra, Yann-Michel Niquet, Christophe Delerue, and Guy Allan. Ionization energy of donor and acceptor impurities in semiconductor nanowires. *Physical Review B*, 75(4), January 2007.
- [136] J. W. Peng, S. J. Lee, G. C. Albert Liang, N. Singh, S. Y. Zhu, G. Q. Lo, and D. L. Kwong. Improved carrier injection in gate-all-around schottky barrier silicon nanowire field-effect transistors. *Applied Physics Letters*, 93(7) :073503–3, 2008.
- [137] G. Larrieu. Élaboration et caractérisation de transistors mos schottky en régime nanométrique. *Thèse*, 2004.
- [138] J. Tang, C.Y. Wang, F. Xiu, M. Lang, L.W. Chu, C.J. Tsai, Y.L. Chueh, L.J. Chen, and K.L. Wang. Oxide-confined formation of germanium nanowire heterostructures for high-performance transistors. *ACS Nano*, 5(7) :6008–6015, 2011.
-

- [139] Y.C. Lin, K.C. Lu, W.W. Wu, J. Bai, and Y. Huang. Single crystalline pti nanowires, pti/si/pti nanowire heterostructures and nanodevices. *Nano Letters*, 8(3) :913–918, 2008.
- [140] A. C. Ford, J. C. Ho, Z. Y. Fan, O. Ergen, V. Altoe, S. Aloni, H. Razavi, and A. Javey. Synthesis, contact printing, and device characterization of ni-catalyzed, crystalline inas nanowires. *IEEE Transactions On Electron Devices*, 1 :32–39, 2008.
- [141] J.W. Lee. Caractérisation électrique et modélisation des transistors à effet de champ de faible dimensionnalité. *Thèse*, 2011.
- [142] B. E. Deal. Standardized terminology for oxide charges associated with thermally oxidized silicon. *IEEE Trans. Electron Device*, ED-27 :606, 1980.
- [143] Z. Fahem, G. Csaba, C.M. Erlen, L. Geelhaar, and H. Riechert. Analysis of the hysteretic behavior of silicon nanowire transistors. *Physics State Solids C*, 5(1) :27–30, 2008.
- [144] Shixiong Zhang, Eric R. Hemesath, Daniel E. Perea, Edy Wijaya, Jessica L. Lensch-Falk, and Lincoln J. Lauhon. Relative influence of surface states and bulk impurities on the electrical properties of ge nanowires. *Nano Letters*, 9(9) :3268–3274, 2009.
- [145] H. Engermann, W. Henrion, A. Röseler, and M. Rebien. Wet-chemical passivation of si(111) and si(100) substrates. *Materials Science and Engineering : B*, 73 :178, 2000.
- [146] M. T. Björk, H. Schmid, J. Knoch, H. Riel, and W. Riess. Donor deactivation in silicon nanostructures. *Nature Nanotechnology*, 4(6) :372–377, 2009.
- [147] X. Jiang, Q. Xiong, S. Nam, F. Qian, Y. Li, and C.M. Lieber. Inas/inp radial nanowire heterostructures as high electron mobility devices. *Nano Letters*, 7 :3214–3218, 2007.
- [148] V. Passi, E. Dubois, C. Celle, Clavaguera. S., J. P. Simonato, and J. P. Raskin. Functionalization of silicon nanowires for specific sensing. *ECS Transactions*, 35 :313–318, 2011.
- [149] J. Du, D. Liang, H. Tang, and P. A. Gao. Inas nanowire transistors as gas sensor and the response mechanism. *Nano Letters*, 9 :4348–4351, 2009.
- [150] P. Offermans, M. Crego-Calama, and H. Brongersma. Gas detection with vertical inas nanowire arrays. *Nano Letters*, 2010.
- [151] H. Kind, H. Yan, B. Messer, M. Law, and P. Yang. Nanowire ultraviolet photodetectors and optical switches. *Advanced Materials*, 14, 2002.
- [152] P. Ménini. Du capteur de gaz à oxydes métalliques vers les nez électroniques sans fil. *Habilitation à Diriger des Recherches*, 2012.





## Résumés

Le domaine de la microélectronique connaît aujourd'hui un tournant technologique majeur avec l'essor de structures nanométriques, les nanofils semiconducteurs. Ces nanofils peuvent être synthétisés "atome par atome" par une approche dite ascendante (ou Bottom-Up) qui présente un fort potentiel industriel grâce notamment à sa simplicité de mise en œuvre et au faible coût engendré si l'on compare à des procédés standards de structuration de la matière par voie descendante (ou Top-Down). Dans cette optique, une question d'importance se pose : comment manipuler ces nanostructures et les arranger de façon à créer un dispositif fonctionnel? Nous avons développé dans ces travaux de thèse un procédé inédit d'adressage à grande échelle couplant le phénomène d'attraction dû à la diélectrophorèse et l'assemblage capillaire. Les nanofils vont en effet pouvoir se polariser s'ils sont soumis à un champ électrique, être attirés dans les zones de champ fort prédéfinies, et enfin l'assemblage capillaire nous assure un alignement supplémentaire ainsi qu'un contrôle précis du séchage du liquide dans lequel sont suspendus les nanofils. Cette approche est d'autant plus intéressante qu'elle s'adapte à différents matériaux, comme le silicium ou l'arséniure d'indium, candidats prometteurs pour l'électronique de demain. Enfin, nous mettrons à profit la méthode d'alignement développée pour intégrer des nanofils dans des dispositifs fonctionnels. Nous analysons dans un premier temps le problème de l'adressage électrique des nanofils qui diffère de celui du matériau massif. Nous présentons une méthode permettant de différencier l'influence de la résistance de contact de celle du nanofil lui-même. Ces études matériaux sont capitales pour permettre l'intégration à grande échelle des nanofils dans des dispositifs microélectroniques. S'ensuit la première démonstration de l'implémentation de transistors à nanofils. La dernière application démontrée exploite le grand rapport surface sur volume des nanofils pour mettre en œuvre des capteurs, tout d'abord de luminosité, puis d'humidité et enfin de gaz. Les nanofils semiconducteurs présentent en effet la potentialité d'une forte sensibilité en détection, car la déplétion ou l'accumulation des porteurs de charge causées par les changements d'états de surface peut affecter les propriétés électroniques de ces nanofils. Ces prototypes de dispositifs fonctionnels sont une synthèse des travaux menés au cours de ces travaux de thèse et illustrent toutes les possibilités offertes par cette méthode d'intégration de nanofils semiconducteurs.

---

Nanowires constitute the potential building blocks for the emergence of new architectures in nanoelectronics and sensors applications as they exhibit different material properties from their corresponding bulk structures. Manipulating nanowires to locate them at a desired position is therefore a crucial issue in view of developing large scale nanosystems. The technique reported in this thesis combines dielectrophoresis phenomenon and capillary assembly to successfully align hundreds of single nanowires at specific locations on a wafer in a more straightforward and affordable procedure than what's proposed at the state of the art. A non-uniform electric-field applied between interdigitated electrodes induces a polarization on dielectric particles such as nanowires. The resulting force (DEP force) makes the nanowires able to move in the solution while the capillary assembly ensures both a convective flux of nanowires towards the alignment sites and the final orientation of the nanowires in the axis of the electrodes as the solvent dries. This protocol has been designed on a 6-inches wafer and thus is scalable very easily. It is efficient for single-level alignment but also for creating dense parallel arrays of nanowires if required. High-level level integration can be achieved by combining two steps of alignment with two different materials as silicon and InAs. This assembly technique is versatile as DEP electrodes can be implemented on various substrates such as flexible substrates or directly integrated in the back-end of circuits. It also offers independent post-processing processes which are completely uncorrelated from the alignment step as the underneath DEP electrodes are isolated from the surface by a planarized dielectric layer. Once the nanostructures are aligned, specific contact studies and electrical characterization can be performed as the previous steps for innovative devices. The electrical contact on a nanowire is examined in order to distinguish the contact resistance from the nanowire resistance. Finally, as a proof of concept, we developed 2 applications based on semiconducting nanowires : transistors and gaz sensing devices. This work appears as a real step towards nanowires integration and opens new outlooks to promising applications.