



HAL
open science

Evaluation des solutions d'encapsulation quasi-hermétique pour les composants actifs hyperfréquences

Walim Ben Naceur

► **To cite this version:**

Walim Ben Naceur. Evaluation des solutions d'encapsulation quasi-hermétique pour les composants actifs hyperfréquences. Electronique. Université Sciences et Technologies - Bordeaux I, 2013. Français. NNT: . tel-00991023v1

HAL Id: tel-00991023

<https://theses.hal.science/tel-00991023v1>

Submitted on 14 May 2014 (v1), last revised 31 Oct 2013 (v2)

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

N° d'ordre : 4793



THESE

pour obtenir le grade de :

Docteur de l'Université Bordeaux 1

Ecole doctorale de Sciences Physiques de l'Ingénieur

Spécialité : Electronique

par :

Walim BEN NACEUR

<p>Evaluation des solutions d'encapsulation quasi-hermétique pour les composants actifs hyperfréquences</p>
--

Soutenue le 13 Juin 2013 devant le jury composé de :

M. Jean-Michel DUMAS	Professeur Université de Limoges	<u>Président et Rapporteur</u>
M. Kaspar M.B. JANSEN	Professeur associé Université de Delft	<u>Rapporteur</u>
Mme Nathalie MALBERT	Professeur Université Bordeaux 1	Directrice de thèse
Mme Nathalie LABAT	Professeur Université Bordeaux 1	Co-directrice de thèse
Mme Hélène FREMONT	Maître de Conférences Université Bordeaux 1	Encadrante de thèse
M. Jean-Luc MURARO	Ingénieur Thales Alenia Space Toulouse	Responsable industriel
Mme Barbara BONNET	Ingénieur Thales Alenia Space Toulouse	Invitée
M. Jean-Luc ROUX	Ingénieur CNES Toulouse	Invité
M. Dominique CARISSETTI	Ingénieur Thales R&T - LATPI Palaiseau	Invité

Résumé

Les composants hyperfréquences embarqués dans des satellites utilisent actuellement l'encapsulation hermétique dans des boîtiers métalliques ou céramiques. La très forte amélioration des matériaux organiques en termes de dégazage et d'impureté ionique notamment rend possible l'utilisation de solutions quasi-hermétiques pour l'environnement spatial. Les encapsulations plastiques ouvrent des perspectives avérées de gain de dimension et de coût.

La validation d'une technologie d'encapsulation repose sur la réalisation d'essais de fiabilité normatifs (1000 heures à 85°C et 85% d'humidité relative). Ces essais sont applicables quels que soient le profil de stockage de la mission, le type d'encapsulation et la technologie des composants utilisés. Les conditions de réalisation de ces essais ne sont pas clairement définies, par exemple l'application ou pas d'un fort champ électrique au niveau du composant. Or ce seul paramètre devient prépondérant lorsque les conditions sont réunies pour permettre la mise en place de phénomènes de corrosion.

Ces travaux de thèse se sont axés sur la compréhension des mécanismes de défaillance mis en jeu dans des tests de vieillissement accéléré en chaleur humide. Pour cela, une méthodologie a été mise en œuvre pour établir les signatures électriques en statique de composants défaillants de deux filières technologiques de MMICs GaAs. Ces tests ont été reproduits sur des composants avec et sans encapsulation par une résine époxyde chargée silice, déposée selon le procédé dam-and-fill. Ainsi, il a été possible de distinguer les défaillances liées à la dégradation intrinsèque des composants, de l'effet protecteur ou non de l'encapsulation plastique. En parallèle, le comportement d'échantillons de résines sous différentes ambiances de chaleur humide a été testé et une modélisation a été proposée pour prédire leur prise d'humidité.

Concernant l'effet de l'encapsulation par dam-and-fill, les résultats obtenus ont été contradictoires et dépendant des lots de composants. Ces résultats sont à pondérer par la taille restreinte de l'échantillonnage des files de test. En effet, pour la technologie représentative de cette étude, la présence d'une encapsulation plastique, pour un premier lot de composants, a eu tendance d'une part, à ne pas éviter ni même retarder l'apparition de fuites électriques, et d'autre part à aggraver ces dégradations, au point de mener à des défaillances dans la majorité des cas. De plus, des doutes subsistent sur la qualité de ce lot, notamment celle de la passivation. Pour un second lot de composants testés de technologie identique, il a été observé une amélioration de la résistance à l'humidité des composants encapsulés, vis-à-vis des puces nues.

L'analyse de défaillance des composants encapsulés est extrêmement difficile car il faut pouvoir accéder aux défauts à la surface, voire sous la surface, du composant protégé. Une solution alternative a donc été cherchée afin de contourner les problèmes posés par la présence du matériau d'encapsulation. La nouvelle approche proposée combine la thermographie infrarouge avec la méthode du point chaud, l'imagerie en optique et l'analyse aux rayons X. Le défaut est tout d'abord localisé par la face avant, malgré la présence de la résine d'encapsulation. Ensuite, la transparence du substrat GaAs aux infrarouges permet des observations par la face arrière du composant. Une méthodologie de préparation relativement simple et rapide a pu être proposée et sa faisabilité démontrée.

Abstract

Evaluation of Non-Hermetic Packaging Solutions for Active Microwave Devices and Space Applications

Microwave devices for satellite applications are encapsulated in hermetic packages as metal or ceramic housings. The strong improvement of organic materials, especially outgassing and ionic impurity characteristics, makes it possible to use them as non-hermetic packaging solutions for space environment. Plastic encapsulations open proven gain perspectives of miniaturization and cost.

The validation of an encapsulation technology is based on the achievement of standard reliability tests, typically 1000 hours at 85°C and 85% of relative humidity. Such tests are applicable regardless of the mission storage profile, devices and packaging technology. Moreover, the conditions of these tests are not clearly defined, e.g. the application or not of a strong electric field to the component. Yet this single parameter becomes dominant when the conditions are met to allow corrosion mechanisms, e.g. by the presence of condensed water and ionic contamination.

This thesis focused on understanding the failure mechanisms that can occur during accelerated aging tests in high temperature and high humidity environment. For this work, a methodology has been implemented to establish DC electrical signatures of two different AsGa MMIC technologies. These tests were replicated on components with and without encapsulation by a silica-filled epoxy resin, dispensed by the dam-and-fill process. Thus, it was possible to distinguish failures due to the intrinsic degradation of the components from the effective protection or not of the plastic encapsulation. In parallel, the behavior of resin samples under different moist and heat atmospheres has been tested and a modeling was proposed to predict their moisture uptake.

Concerning the effect of the dam-and-fill encapsulation technology, the results were contradictory and dependent of components batch. These results are to balance by the relatively limited size of the sampling for each test series, with and without encapsulation. Indeed, for the representative technology of this work, the presence of dam&fill encapsulation on a first batch of components has tended on one hand not to avoid nor even to delay the appearance of electric leakage, and on the other hand to aggravate these damages in the point to lead to failures in most of cases. Furthermore, doubts remain on the quality of this batch, especially regarding the passivation. For a second batch of devices with the same technology, an improvement of the humidity resistance was observed for encapsulated devices, compared to bare devices.

In the failure analysis process of encapsulated devices, it is not possible to access directly to the observation of a defect at its surface. We therefore sought an alternative to overcome the problems represented by the encapsulating materials. A new approach was proposed. It combined infrared thermography method in hot spot mode, X-ray imaging and optical observations. We first located the defect from the front side of the encapsulated device. Then, the transparency of the AsGa substrate allowed infrared observations by the back side of the component. A relatively rapid and simple methodology was proposed and its feasibility demonstrated.

Remerciements

Les travaux présentés dans ce mémoire ont été effectués au sein du Laboratoire de recherche de l'Intégration du Matériau au Système (IMS) de l'Université de Bordeaux. Cette thèse a été cofinancée par l'entreprise Thales Alenia Space (TAS) de Toulouse et le Centre National de la Recherche Scientifique (CNRS).

Mes premiers remerciements vont à mes trois directrices et encadrantes de thèse à l'IMS : Nathalie Malbert, Nathalie Labat, Hélène Frémont. Malgré toutes leurs activités, c'est grâce à leur énergie, leur réseau professionnel et leurs compétences complémentaires sur des problèmes divers et variés, que j'ai pu mener ces travaux à leur terme et les valoriser au travers des publications et des conférences nationales et internationales.

Je remercie aussi tout particulièrement mes responsables industriels, passés et présents : Jean-Luc Muraro, Philippe Monfraix, Barbara Bonnet. Je n'oublie pas l'ensemble des collègues, ingénieurs et techniciens de TAS, notamment au sein du groupe Packaging et Interconnexions, du LEMMIC, de la Métrologie et des Maquettes. Toutes ces personnes m'ont permis de disposer dans les temps impartis des structures de tests indispensables à ces travaux, malgré les contraintes du milieu industriel.

Je tenais aussi à rappeler toutes ces petites participations de la part des membres et personnels au Laboratoire IMS plus ou moins ponctuelles qui m'ont toujours aidé à avancer : les équipes III-V, Laser, PACE, EDMINA, l'ensemble du personnel administratif. J'adresse une attention particulière à Bruno Lévrier, Richard Moglia, Geneviève Duchamp, Jean-Yves Delétage, Alexandrine Guedon-Gracia, Simone Dang Van et Selda Demiral.

Pour avoir fourni un lieu pour mener à bien les tests, je remercie l'ensemble du personnel du Centre de Ressource en Ingénierie et Maintenance en Aéronautique (CR-IMA) de Mérignac, ses dirigeants Denis Michaud et Franck Cazaurang, et en particulier Abdel El Mejri pour son accueil toujours chaleureux.

Grâce à son aide précieuse, tant matérielle qu'intellectuelle, amenée par une étude métiers CNES, j'adresse mes plus sincères remerciements à Jean-Luc Roux du CNES de Toulouse.

Pour m'avoir ouvert de nouvelles perspectives dans l'analyse de défaillance, je remercie Dominique Carisetti de Thales R&T à Palaiseau. Son aide a été très importante et je ne peux qu'apprécier le temps et les compétences qu'il a su accorder à mes travaux.

J'adresse une affection particulière à mes parents, ma sœur et tous les membres de ma famille en France et en Tunisie pour leur soutien sans faille, tout au long de ma vie.

Afin de n'oublier personne, je remercie mon association SalsaDura pour tout le complément nécessaire à l'équilibre d'une vie saine pendant une thèse. Enfin, je souhaite remercier toutes les personnes qui ont traversé ma vie, tant personnelle que professionnelle, qui à leur manière m'ont aidé à me construire et à construire cette thèse.

Glossaire anglais/français – Electronique

Sigle	Signification/Traduction
ATG	Analyse Thermo-Gravimétrique
TGA	<i>Thermo-Gravimetric Analysis</i>
BCB ou DVS-BCB	<i>Divinyl Siloxane BenzoCycloButene</i> Résine organique photosensible de formule chimique C ₈ H ₈ déposée au niveau du wafer pour une passivation supplémentaire des MMICs
BGA	<i>Ball Grid Array</i> Packaging pour circuit intégré à monter en surface où les billes de soudure sur toute la surface inférieure permettent l'interconnexion du circuit
CAF	<i>Conductive Anodic Filaments</i> Filaments anodiques conducteurs
CC	<i>Court-circuit</i>
Short	<i>Défaillance par court-circuit</i>
Open	<i>Défaillance par circuit ouvert</i>
CFF	<i>Conductive Filament Formation</i> Phénomène de formation de filaments conducteurs
CME	<i>Coefficient of Moisture Expansion</i> Coefficient de dilation hygroscopique
CMS	<i>Chip Mounted on Surface</i> Composant monté en surface
CTE	<i>Coefficient of Thermal Expansion</i> Coefficient de dilatation thermique
DC/AC	<i>Direct Current/Alternative Current</i> Courant continu/Courant alternatif
DPA	<i>Destructive Physical Analysis</i> Analyse physique destructive
Drain (D)	Drain d'un transistor
DSC	<i>Differential Scanning Calorimetry</i> Analyse Calorimétrique Différentielle
DUT	<i>Device Under Test</i> Composant électronique testé
ECM	<i>Electro-Chemical Migration</i> Migration électrochimique
EDS ou EDX	<i>Energie-Dispersive Spectrometry</i> ou <i>Energie-Dispersive X-ray Spectrometry</i> Analyse spectrométrique en énergie à rayons X
EOS	<i>Electrical Over-Stress</i> Surcharge électrique
ESD	<i>Electro-Static Discharge</i> Décharge électrostatique
FET	<i>Field Effect Transistor</i> Transistor à effet de champ
FIB	<i>Focused Ion Beam</i> Gravure ionique focalisée
Gate (G)	Grille d'un transistor
Ground (GND ou M)	Masse d'un transistor
H3TRB aging test	<i>High Humidity High Temperature Reverse Bias Life Test</i> Test de vieillissement accéléré en chaleur humide avec polarisation inverse grille-source

HAST	<i>Highly Accelerated Stress Test</i> Test en conditions fortement accélérées en température et humidité
HEMT (Fujitsu)	<i>High Electron Mobility Transistor</i> Transistor à haute mobilité électronique
TEGFET (Thomson-CSF)	<i>Two Dimensional Electron Gas Field Effect Transistor</i> Transistor à effet de champ à gaz d'électrons 2D
MODFET	<i>Modulation Doped Field Effect Transistor</i> Transistor à effet de champ à dopage modulé
SDHT	<i>Selectively Doped Heterostructure Transistor</i> Transistor à hétérostructure sélectivement dopée (barrière dopée, canal non dopé)
HF	<i>Hyperfrequencies</i> Hyperfréquences
HFET	<i>Heterostructure Field Effect Transistor</i> Transistor à effet de champ à hétérostructure
DCFET	<i>Doped Channel Field Effect Transistor</i> Transistor à effet de champ à canal dopé
HR	Humidité Relative
RH	<i>Relative Humidity</i>
IR	InfraRed
LLA	<i>Low Linear Amplifier</i> Amplificateur linéaire de petits signaux
Maximum rating	Valeur nominale maximale d'un courant ou d'une tension
MCM	<i>Multi Chip Module</i> Solution d'encapsulation pour composants multiples par boîtier
MEB	Microscope Electronique à Balayage
SEM	<i>Scanning Electron Microscopy</i>
MEMS	<i>MicroElectroMechanical Systems</i> Microsystème électromécanique
MESFET	<i>Metal Semiconductor Field Effect Transistor</i> Transistor à effet de champ métal semi-conducteur
MIM capacitor	<i>Metal-Insulator-Metal capacitor</i> Condensateur métal-isolant-métal
MMIC	<i>Monolithic Microwave Integrated Circuit</i> Circuit Intégré Monolithique Micro-ondes
MR	Mesure de reprise intermédiaire au cours de tests de vieillissement
MTTF	<i>Mean Time To Failure</i> Temps moyen à défaillance
MWIR	<i>Mid-Wavelength InfraRed</i> Longueurs d'onde moyennes en infrarouge (3-8 μm)
N-ON transistor	<i>Normally On transistor</i> Transistor à appauvrissement en porteurs de charges du canal
N-OFF transistor	<i>Normally Off transistor</i> Transistor à enrichissement en porteurs de charges du canal
Overstress	Surcharge (en courant ou tension)
PCB	<i>Printed-Circuit Board</i> Circuit Imprimé (CI) ou Carte Electronique : couches Cu + isolant
PDIP	<i>Plastic Dual In line Package</i> Boîtier plastique pour circuit intégré pour report direct sur circuit imprimé
PECVD	<i>Plasma Etched Chemical Vapor Deposition</i> Dépôt chimique en phase vapeur par plasma

PEM	<i>Plastic Encapsulated Microcircuit</i> En général, fait référence à des circuits encapsulés par moulage
PHEMT	<i>Pseudomorphic High Electron Mobility Transistor</i> Transistor à effet de champ à canal pseudomorphique
QFN	<i>Quad Flat No Lead</i> Type de boîtier plastique pour circuit intégré plat et carré sans pattes
QFP	<i>Quad Flat Package</i> Boîtier pour circuit intégré plat et carré pour report direct sur circuit imprimé
RF	<i>Radio-frequencies</i> Radiofréquences
SHE	<i>Standard Hydrogen Electrode</i>
ESH	Electrode Standard à Hydrogène
SIR	<i>Surface Insulation Resistance</i> Résistance d'isolation de surface
Source (S)	Source d'un transistor
SWIR	<i>Short-Wavelength InfraRed</i> Longueurs d'onde courtes en infrarouge (1,4-3 µm)
TBD	<i>To Be Determined</i> A déterminer
TCV	<i>Technology Characterisation Vehicle</i> Véhicule de Caractérisation de la Technologie
THB aging test	<i>Temperature Humidity Bias life test</i> Test de vieillissement accéléré en Température-Humidité avec polarisation
Via-hole	<i>Vertical Interconnect Access hole</i> Trou d'accès pour interconnexion verticale
VT	Véhicule de Test
Wire bonding	Câblage filaire

Table des constantes physiques

Constante	Nom	Valeur
R	Constante des gaz parfaits	$8,314 \text{ J}\cdot\text{mol}^{-1}\cdot\text{K}^{-1}$
k_B	Constante de Boltzmann	$1,38 \times 10^{-23} \text{ J}\cdot\text{K}^{-1}$
F	Constante de Faraday	$96500 \text{ C}\cdot\text{mol}^{-1}$
q ou e	Charge de l'électron	$1,6 \times 10^{-19} \text{ C}$
R*	Constante de Richardson effective	pour GaAs : $8,7 \times 10^4 \text{ A}\cdot\text{m}^{-2}\cdot\text{K}^{-2}$

TABLE DES MATIERES

Résumé	1
Abstract	2
Remerciements	3
Glossaire anglais/français – Electronique	4
Table des constantes physiques	7
TABLE DES MATIERES	8
INTRODUCTION GENERALE	12
CHAPITRE I : Encapsulation pour l'électronique et problèmes liés à l'humidité dans l'industrie spatiale	14
I. Notion d'encapsulation quasi-hermétique pour l'électronique	15
1) Notion d'herméticité d'une encapsulation	15
2) Différences entre encapsulation hermétique et quasi-hermétique	16
II. L'essai accéléré en chaleur humide	18
1) La norme de référence JEDEC	18
2) Loi d'accélération des tests de vieillissement en chaleur humide	20
a. Modèle de Peck	20
b. Mécanismes physico-chimiques sous-jacents	22
c. Modifications de la loi de Peck	24
III. Dégradations des MMICs GaAs en milieu humide	25
1) Impact de la présence d'humidité sur les composants électroniques	25
a. L'humidité et la corrosion	25
b. La corrosion galvanique	26
c. La corrosion électrolytique	28
d. La migration électrochimique (ECM)	30
2) Impact sur des composants avec encapsulation plastique	34
3) Modes et mécanismes de défaillance connus des MMICs GaAs	36
a. Généralités sur les dégradations des MMICs GaAs hors humidité	36
b. Le mécanisme de « gate sinking »	38
c. Les électrons chauds	39
d. Dégradation par l'hydrogène	40
4) Synthèse	41
IV. Remise en cause des tests de fiabilité normatifs par une méthodologie et des techniques d'analyse de défaillance adaptées	41
1) Effets de la polarisation	42
2) Problèmes posés par l'encapsulation plastique	43
3) Conclusions et nécessité d'une méthodologie adaptée	46

CHAPITRE II : Technologies étudiées, Matériels et Méthodes de tests associées _____ 47

Partie A : Description des composants testés et de leur encapsulation _____ 48

I. Description des structures de tests pour MMICs GaAs _____ 48

- 1) Structure de test générale : module hybride _____ 48
 - a. Plaque alumine dorée _____ 48
 - b. Semelles de test _____ 48
 - c. Circuit imprimé RO4003C _____ 50
- 2) MMICs à MESFET du Fondeur A : TCV et LLA par procédé A _____ 50
 - a. Le MESFET _____ 50
 - b. Description du procédé A _____ 51
 - c. Observation et description des MMICs du Fondeur A _____ 52
- 3) MMICs à PHEMT du Fondeur B : TCV et LLA par procédé B _____ 55
 - a. Le HEMT pseudomorphique _____ 55
 - b. Description du procédé de fabrication du Fondeur B _____ 55
 - c. Observation et description des MMICs du Fondeur B _____ 56
- 4) Résumé des caractéristiques et des performances des MMICs étudiés _____ 60

II. Présentation des matériaux et des technologies d'encapsulation _____ 62

- 1) Passivation standard au nitrure de silicium SiN_x _____ 62
- 2) Encapsulation par des résines « dam » et « fill » _____ 62
 - a. Description et propriétés physico-chimiques _____ 63
 - b. Propriétés thermomécaniques et hygromécaniques _____ 65
 - c. Mise en œuvre selon le procédé dam-and-fill _____ 66
- 3) Synthèse _____ 67

Partie B : Matériels de tests et Méthodes associées _____ 68

I. Description des essais THB avec et sans polarisation _____ 68

- 1) Enceinte climatique et conditions de tests _____ 68
- 2) Test sous contrainte électrique et système BILT _____ 70
 - a. Spécifications des normes sur la contrainte électrique _____ 70
 - b. Banc de test pour contrainte électrique statique : système BILT _____ 70
 - c. Logiciel *EasyStress* _____ 72

II. Caractérisations électriques statiques des composants _____ 72

- 1) Mesures sous pointes et en boîtier de test _____ 72
 - a. Mesures sous pointes DC _____ 72
 - b. Mesures en boîtier de test _____ 74
 - c. Procédure de mesure et traitement des données _____ 74
- 2) Extraction des paramètres statiques _____ 75
 - a. Réseaux de sortie $I_D = f(V_{DS})$ en fonction de V_{GS} _____ 75
 - b. Courbes de transfert $I_D = f(V_{GS})$ et Transconductance $G_m = f(V_{GS})$, à V_{DS} donné _____ 75
 - c. Diode Schottky $I_G = f(V_{GS})$ à $V_{DS} = 0$ V des MMICs GaAs _____ 76
- 3) Caractérisations électriques statiques avant vieillissement _____ 77

III. Méthodologie d'évaluation d'une encapsulation dam-and-fill pour MMICs GaAs en ambiance chaleur humide _____ 78

- 1) Etape 1 : stockage à 85°C/85%HR de MMICs GaAs non encapsulés et d'échantillons de résine dam et fill _____ 78

a.	Diffusion fickienne et caractérisation du comportement en chaleur humide d'échantillons de résine dam et fill _____	79
b.	Stockage à 85°C/85%HR de MMICs GaAs non encapsulés _____	85
2)	Etape 2 : tests à 85°C/85%HR de MMICs GaAs passivés, non encapsulés et avec polarisation _____	88
a.	Caractérisation électrique statique des TCV-AX et TCV-BX _____	88
b.	Files de tests et contraintes de polarisation en cours de vieillissement _____	88
3)	Etape 3 : tests à 85°C/85%HR de MMICs GaAs passivés, encapsulés et polarisés _____	89
a.	Choix et description des véhicules de tests de l'étape 3 _____	90
b.	Conditions de tests des structures de l'étape 3 _____	91
4)	Résumé des trois étapes _____	92

CHAPITRE III : Résultats et discussion _____ 93

I. Effets combinés de la température et de l'humidité _____ 94

1)	Modélisation de la prise d'humidité des résines d'encapsulation _____	94
a.	Cycles température/humidité _____	94
b.	Influence de la température sur le coefficient de diffusion _____	98
c.	Influence du taux d'humidité relative sur le gain massique en humidité _____	101
d.	Simulation et conclusions sur la prise d'humidité des résines dam et fill _____	102
2)	Dégradation des MMICs GaAs sous l'effet de la chaleur humide _____	103
a.	Résultats des caractérisations électriques statiques _____	103
b.	Observations et analyses de surface des MMICs GaAs _____	108
c.	Conclusions sur le stockage de MMICs GaAs à 85°C/85%HR _____	110

II. Effets des contraintes électriques sur des MMICs GaAs passivés mais non encapsulés _____ 111

1)	Résultats sur les MMICs GaAs de la filière B _____	112
a.	Résumé des événements en phase de tests _____	112
b.	Processus d'analyse des défaillances : cas du TCV-BX2 _____	113
c.	Signatures électriques des défaillances du Fondeur B _____	118
d.	Observations et interprétations _____	119
2)	Résultats de la filière du Fondeur A _____	124
a.	Résumé des événements en phase de tests _____	124
b.	Signatures électriques des défaillances du Fondeur A _____	124
c.	Observations de surface et propositions de mécanismes _____	125

III. Etude de MMICs avec encapsulation dam-and-fill _____ 127

1)	Résultats des tests de l'étape n°3 sur les TCV-BY _____	129
a.	PHEMTs en polarisation inverse avec et sans encapsulation _____	130
b.	PHEMTs en polarisation nominale avec et sans encapsulation _____	133
c.	Condensateurs SiN et SiN/SiO ₂ avec et sans encapsulation _____	134
d.	Lignes Jumelles avec et sans encapsulation _____	137
2)	Conclusions et recommandations _____	140
a.	Conclusions sur les effets de la polarisation et de l'encapsulation dam-and-fill _____	140
b.	Recommandations pour une utilisation en ambiance humide _____	141
3)	Nouvelle approche dans l'analyse de défaillance de MMICs encapsulés _____	142
a.	Présentation de la Thermographie Infrarouge _____	142
b.	Observation en face avant d'une puce encapsulée dam-and-fill _____	145
c.	Approche en face arrière d'une puce encapsulée dam-and-fill _____	147
d.	Mise en œuvre de cette technique sur les TCV-BY et analyse des résultats _____	151
e.	Conclusions sur les analyses en infrarouge des TCV-BY _____	155

IV. Mise en application de la méthodologie et des recommandations sur un lot de composants LLA-BX avec et sans encapsulation	156
1) Résultats des tests de l'étape 3bis sur des LLA-BX	156
a. Résumé des événements en phase de tests des LLA-BX	156
b. Analyse de défaillance des LLA-BX en polarisation inverse avec et sans encapsulation	157
c. Interprétations et conclusions sur les tests THB des LLA-BX	160
2) Résumé des principaux résultats	161
Conclusions générales	163
Perspectives	167
Travaux cités	168

INTRODUCTION GENERALE

Les travaux présentés dans ce mémoire ont été effectués au sein du Laboratoire de recherche de l'Intégration du Matériau au Système (IMS – CNRS UMR 5218) de l'Université de Bordeaux. Cette thèse a été cofinancée par l'entreprise Thales Alenia Space (TAS) de Toulouse et le Centre National de la Recherche Scientifique (CNRS).

La miniaturisation des équipements électroniques et l'assurance d'une fiabilité élevée, pour des coûts compétitifs, sont des enjeux majeurs dans plusieurs domaines industriels : produits grand public (systèmes portables : téléphone, ordinateur, appareil photo), systèmes informatiques et de télécommunications, médecine, automobile, aéronautique, militaire et spatial. A l'origine des transistors et circuits intégrés, les composants étaient protégés dans des boîtiers métalliques ou céramiques, individuels ou multiples. Ces boîtiers sont toutefois encombrants, coûteux et les gammes de produits sont limitées. A partir des années 80, les encapsulations plastiques, moins chères et moins volumineuses, ont commencé à se généraliser à l'ensemble de l'électronique grand public. Cela a coïncidé avec l'arrivée de matériaux organiques dont les caractéristiques de dégazage et d'impureté ionique étaient suffisantes pour assurer la fiabilité des composants. Seuls quelques marchés pour lesquels le niveau de fiabilité exigé est des plus importants, comme le spatial et le militaire, ont résisté à cette uniformisation.

Pour les applications spatiales en particulier, les gains de coûts peuvent être significatifs puisque des équipements plus petits et plus légers coûtent moins chers à envoyer dans l'espace. Les technologies glob-top et dam-and-fill ou les boîtiers plastiques moulés mettent en œuvre des résines d'encapsulation qui assurent une protection mécanique localisée de la puce. Ainsi, la surface utilisée pour la connexion du composant au reste de la carte électronique s'en trouve réduite. De plus, la suppression de ce premier niveau de connexion au niveau des puces pourrait améliorer la fiabilité de ce type de système. Pour les besoins de l'espace, ces technologies permettent aussi la protection face aux radiations dans la mesure où les résines sont chargées en silice. L'impératif de réduction des coûts pour augmenter la compétitivité pousse l'entreprise Thales Alenia Space à prospecter du côté des solutions d'encapsulation plastiques, dites « non hermétiques » ou « quasi-hermétiques », afin de remplacer les boîtiers métalliques ou céramiques scellés hermétiquement. Ce sont surtout les satellites à bas coûts qui sont visés, tels que certaines constellations de satellites, et pour les clients qui sont moins réticents à prendre des risques.

L'encapsulation quasi-hermétique de puces hyperfréquences est une approche qui a déjà montré de nombreux avantages au cours d'études menées par Thales Alenia Space. Au niveau des équipements utilisés pour le spatial, cela se traduit par une amélioration des performances, une simplification des interfaces, une réduction des coûts, du poids et de l'encombrement. Dans certains cas (par exemple, combinaison spatiale de puissance, récepteurs submillimétriques), l'élimination du boîtier hermétique est même un prérequis à l'obtention des performances visées.

Toutefois, toute solution d'encapsulation doit répondre à un certain nombre de normes pour être qualifiée. Les normes les plus sévères sont souvent celles qui ont trait aux équipements militaires et spatiaux. Thales Alenia Space a lancé des démarches de qualification de solutions d'encapsulation quasi-hermétique (protection par résines déposées selon le procédé dam-and-fill, film de parylène ou simplement puce nue) pour des composants hyperfréquences à base d'arséniure de gallium, mais les études ont montré que la validation de la fiabilité de ce type d'encapsulation n'est pas aisée. En effet, les paramètres de tests ne sont pas toujours bien définis, par exemple la

contrainte électrique. Des doutes subsistent quant à la pertinence de ces tests vis-à-vis des contraintes d'une application spatiale, notamment les durées de stockage en phase de tests. De plus, la question de la bonne adaptation des lois d'accélération des tests en chaleur humide se pose vis-à-vis des technologies de composants hyperfréquences (métallisations en or, passivation au nitrure de silicium). Les travaux présentés dans ce mémoire cherchent à remettre en cause ces normes concernant l'herméticité des solutions d'encapsulation quasi-hermétiques, i.e. à évaluer la résistance effective à l'humidité des boîtiers plastiques.

Quelle que soit la solution envisagée pour s'affranchir des boîtiers hermétiques, le principal problème qui se pose encore dans une approche « non hermétique » est l'impact de l'humidité sur la fiabilité des composants. Des essais menés dans le cadre d'études R&T avec le Centre National d'Etudes Spatiales (CNES) et Thales Alenia Space sur des encapsulations organiques (protection BCB, résines dam-and-fill) ont en effet révélé des défaillances lors de tests en chaleur humide à 85°C et 85% d'humidité relative. Toutefois, les mécanismes de dégradation n'ont pas pu être identifiés car les analyses se sont heurtées à la difficulté de retirer ces résines sans endommager la puce.

Ces études ont fait naître le besoin d'une nouvelle méthodologie dans l'étude de l'herméticité et de la fiabilité effective de ces solutions d'encapsulation plastique. Le retour d'expériences sur différents lots et technologies de composants servira de base à l'élaboration de tests pertinents et de recommandations pour la qualification de composants électroniques quasi-hermétiques pour applications spatiales.

Ce mémoire de thèse est divisé en trois chapitres.

Le premier chapitre présente l'ensemble des notions et les différents termes employés au sujet de l'encapsulation pour l'électronique, ainsi que les normes auxquelles se réfèrent ces travaux. Les problèmes liés à l'humidité, notamment les phénomènes de corrosion, sont abordés de manière spécifique pour des puces avec ou sans encapsulation, dont les matériaux et les technologies de fabrication sont similaires à celles qui font l'objet de cette thèse. La problématique posée par la présence d'une encapsulation plastique au cours de l'analyse de défaillance de composants vieilliss est abordée à la fin de ce chapitre.

Le deuxième chapitre est scindé en deux sous-parties. La Partie A se concentre sur la description de l'ensemble des véhicules de tests, des deux technologies de composants et de la solution d'encapsulation plastique étudiés dans le cadre de ces travaux. La Partie B décrit l'ensemble du matériel nécessaire à des essais accélérés de vieillissement en chaleur humide. De plus, la méthodologie proposée pour l'évaluation d'une solution d'encapsulation est détaillée à ce niveau.

Le dernier chapitre présente les principaux résultats des tests en chaleur humide sur deux lots de composants d'une même technologie. Des corrélations et surtout des différences entre chaque série de tests seront établies. Le but final est d'étudier et comprendre les mécanismes de dégradation en jeu au cours des tests de deux technologies de composants hyperfréquences. Les effets de différentes contraintes électriques sur ces mécanismes, ainsi que la présence ou non d'une encapsulation par une résine déposée selon le procédé dam-and-fill, seront alors précisés. Enfin, une nouvelle approche dans l'analyse physique de défaillance des composants avec encapsulation plastique, faisant appel à de la thermographie infrarouge, est présentée.

CHAPITRE I : Encapsulation pour l'électronique et problèmes liés à l'humidité dans l'industrie spatiale

Le but de ce premier chapitre est de définir les termes et notions qui sont employés dans la mise en œuvre de tests accélérés de vieillissement en température et humidité de composants hyperfréquences à base d'arséniure de gallium.

Différents éléments bibliographiques seront fournis afin de permettre la compréhension des mécanismes de dégradation en milieu humide des composants testés dans le cadre de ces travaux. Les lois qui régissent ces mécanismes, ainsi que l'influence possible d'une encapsulation plastique seront abordées.

Une fois l'ensemble des idées fixées, il sera possible d'introduire la remise en cause des normes en vigueur sur l'herméticité des solutions d'encapsulation quasi-hermétiques. Les problèmes que pose la présence de résines d'encapsulation dans le processus d'analyse de défaillance de composants vieillis seront présentés.

Ce premier chapitre est divisé en quatre parties.

La première partie introduira les différentes notions d'herméticité d'une encapsulation pour l'électronique dans le cadre d'applications spatiales.

La deuxième partie décrira les tests accélérés de vieillissement en chaleur humide, ainsi que les principes, les lois et les mécanismes physico-chimiques sur lesquels ces tests reposent.

La troisième partie sera une revue de la littérature sur la dégradation des MMICs GaAs en ambiance chaleur humide.

La quatrième partie confirmera la remise en cause de ce type de tests permettant d'établir la fiabilité des solutions d'encapsulation quasi-hermétique dans les domaines du militaire et du spatial. De plus, la nécessité d'une méthodologie d'analyse de défaillance adaptée aux nouvelles technologies de composants électroniques encapsulés de façon quasi-hermétique sera démontrée. L'ensemble de la méthodologie de test et d'analyse physique sera mis en œuvre sur deux lots de composants encapsulés et en puce nue.

I. Notion d'encapsulation quasi-hermétique pour l'électronique

En électronique, le terme *packaging* est un anglicisme qui désigne l'art et la science d'établir les interconnexions et l'environnement permettant à un ou plusieurs circuits intégrés de traiter ou stocker l'information. En d'autres termes, le *packaging* traite de la construction d'ensembles fonctionnels électroniques et contribue d'une manière importante à l'optimisation et à la performance d'un produit. Il fait intervenir un certain nombre de compétences pluridisciplinaires scientifiques et techniques : électronique (performances en statique et en hyperfréquences), physique-chimie (matériaux, techniques d'assemblage, thermique et simulations), mécanique (machines d'assemblage et outils de fabrication) et statistique (procédure de fabrication et fiabilité).

Il existe plusieurs niveaux de *packaging*, partant de l'encapsulation du circuit intégré jusqu'au dispositif électronique complet que voit l'utilisateur final. Ces travaux se concentrent uniquement sur le premier niveau de packaging, celui de l'encapsulation d'une puce électronique dans un boîtier. Les composants sont produits en grand nombre par un fondeur sous forme de plaques de semi-conducteurs (*wafers*). Puis ces puces sont découpées et câblées sur un support d'interconnexion qui permettra d'accéder aux entrées et sorties nécessaires à leur fonctionnement. Ensuite, l'ensemble peut être soit encapsulé dans un boîtier en métal ou en céramique, soit moulé dans une matière plastique, pour assurer leur protection. L'encapsulation niveau composant est une étape clé pour la protection de la puce. C'est notamment à ce niveau que sont résolus les problèmes d'évacuation de la chaleur générée par les circuits intégrés en fonctionnement. On y prend aussi en compte les exigences de protection contre l'environnement, en particulier tout ce qui concerne l'herméticité.

1) Notion d'herméticité d'une encapsulation

L'encapsulation fait partie intégrante du processus de fabrication des circuits microélectroniques, et cela quelles que soient les applications. Son rôle fondamental est de protéger le circuit vis-à-vis des contraintes environnementales, tout en garantissant sa fonctionnalité et ses performances. L'étape d'encapsulation génère un impact important sur le coût et la fiabilité du composant. Les choix technologiques qui y sont faits déterminent aussi la manière dont sera assemblé le reste du système électronique. Notamment dans le cadre du spatial et du militaire, elle devient même critique. En effet, ces deux derniers domaines font appel à des produits fabriqués en petites séries. De plus, les procédures de qualification, de contrôle et de montage sont très strictes. Il existe à ce sujet plusieurs normes, détaillées dans cette partie, selon le type de technologie d'encapsulation, ainsi qu'en fonction du type d'application auquel sont destinés les composants encapsulés. Dans le domaine de la microélectronique, une encapsulation hermétique a pour fonction de ne pas laisser pénétrer d'humidité ou de gaz nocifs pour le composant protégé. Dans le domaine du militaire et du spatial, la méthode de test 1014.13 de la norme militaire américaine MIL-STD-883 (1) est utilisée comme référence pour déterminer le niveau d'herméticité d'une technologie d'encapsulation.

La notion d'herméticité d'une encapsulation est décrite dans la thèse de *F. Seigneur* (2). L'herméticité, à ne pas confondre avec l'étanchéité, désigne une méthode et des matériaux qui sont imperméables aux gaz ou qui en empêchent le libre écoulement. L'herméticité d'une solution d'encapsulation se définit en termes de taux de fuite, le test le plus couramment utilisé étant le test de fuite d'hélium. L'unité de mesure d'une fuite est le mbar.L/s. Un taux de fuite de 1 mbar.L/s correspond à un transfert de gaz ayant entraîné une différence de pression de 1 mbar dans un

volume de 1 litre en 1 seconde. Cela peut aussi s'exprimer comme un transfert de 1 cm^3 de gaz à pression atmosphérique en 1 seconde. Par exemple, un système (boîtier scellé à la molette, par exemple) qui présente un taux de fuite inférieur à 10^{-3} mbar.L/s peut être considéré comme étanche à la vapeur d'eau. A partir d'un taux de fuite de 10^{-7} mbar.L/s, le système peut être considéré comme hermétique aux gaz. La limite entre étanchéité et herméticité reste néanmoins difficile à définir. On peut toutefois associer l'étanchéité à l'absence d'écoulement d'un liquide ou d'un gaz. L'herméticité se définit plutôt comme la résistance à la diffusion, pour autant que l'étanchéité soit réalisée.

La nuance tient aussi dans la distinction entre écoulement et diffusion, qui sont deux phénomènes régis par des mécanismes et des lois différents.

2) Différences entre encapsulation hermétique et quasi-hermétique

En termes simples, une encapsulation quasi-hermétique offre une herméticité sur une période temporelle limitée. Le terme « quasi » est relativement bien choisi pour décrire cette approche, puisque ce mot fait référence à une technologie « qui possède les propriétés requises, mais pas tout à fait identiques à l'originale ». Une autre définition, plus physique cette fois, dit qu'une encapsulation est quasi ou non hermétique lorsqu'il y a création de liaisons chimiques entre la surface de la puce, et le matériau d'encapsulation, que ce soit une fine couche de passivation ou encore une résine à base de polymères.

Les technologies d'encapsulation plastique ont fait leur apparition dans le domaine de la microélectronique dans les années 1970. Elles ont vu des évolutions majeures (coût, miniaturisation, nombre de sorties) à chaque décennie, comme résumé dans le Tableau 1 et illustré par la Figure 1.

Tableau 1 : Evolution des boîtiers plastiques (3)

Décennie	Avancée technologique
1970	1 ^{er} boîtiers encapsulés plastique « à piquer » (PDIP : <i>Plastic Dual In line Package</i>)
1980	1 ^{er} CMS => <i>Quad Flat Package</i> (QFP)
1990	1 ^{er} boîtiers surfaciques à billes (BGA)
2000	1 ^{er} boîtiers plastique sans broche (QFN)
2010	Packaging 3D appliqué aux BGA et QFN

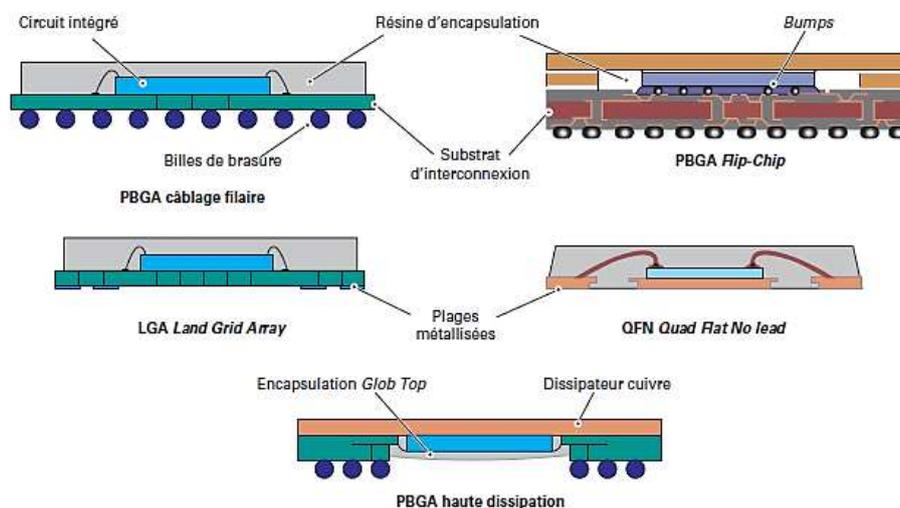


Figure 1 : Exemples d'encapsulations plastiques (3).

Il existe quatre grandes familles de polymères utilisées en packaging électronique. Les silicones (en nomenclature systématique, polysiloxanes) sont des composés inorganiques formés d'une chaîne silicium-oxygène « ...-Si-O-Si-O-Si-O-... ». Les époxydes (en nomenclature systématique, oxacycloalcanes, plus souvent abrégé en oxiranes) sont des composés organiques, comportant un atome d'oxygène ponté sur une liaison carbone-carbone. Il existe aussi des solutions d'encapsulation basées sur des résines polyuréthanes et des résines phénoliques.

Ces matériaux à base de polymères ne peuvent garantir de fermeture hermétique telle que décrite dans les normes régissant les taux de fuite, citées précédemment. Toutefois, dans l'industrie, les solutions d'encapsulation plastique sont appelées « quasi-hermétiques » ou « non hermétiques ». Comparées à une absence d'encapsulation, ces solutions permettent en effet d'améliorer la résistance à la pénétration et l'infiltration d'humidité jusqu'à la surface du composant. On parle alors de perméabilité, qui est la notion strictement inverse de l'herméticité. La perméabilité est définie comme le produit du coefficient de diffusion par le coefficient de solubilité de l'eau dans le matériau, et varie avec l'épaisseur de ce matériau. Il existe à ce sujet le diagramme en Figure 2 permettant de comparer la perméabilité à l'humidité des matériaux couramment employés pour de l'encapsulation.

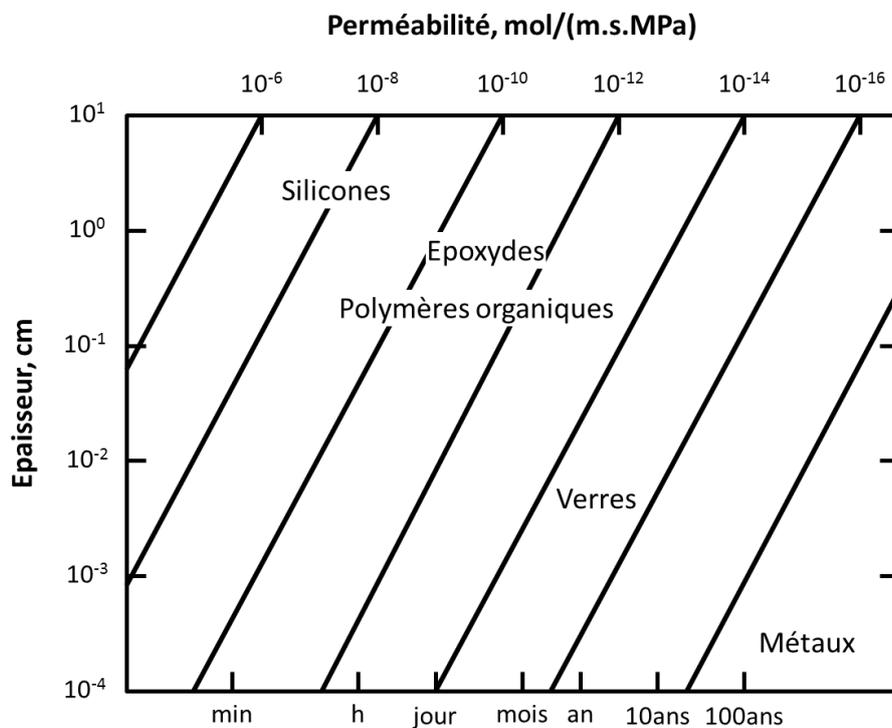


Figure 2 : Perméabilité à l'humidité de différents matériaux (axe horizontal supérieur). L'axe vertical indique l'épaisseur de la membrane d'encapsulation. L'axe horizontal inférieur indique le temps mis pour atteindre 50% du niveau d'humidité environnant le boîtier d'encapsulation. Adapté de Madou (4).

La dernière version de la norme militaire américaine, référence en la matière, MIL-PRF-38534 (5) définit dans l'annexe D la notion de non-herméticité ou quasi-herméticité pour les microcircuits hybrides : les composants non hermétiques sont ceux dont tout ou une partie des éléments ne sont pas scellés de manière hermétique. De plus, la norme distingue 3 catégories (a, b et c) :

- a. Les composants à cavité non hermétiques : la cavité est formée par une fermeture non hermétique du type polymère. C'est le cas par exemple de boîtiers en céramique scellés avec un cordon de colle polymère.

- b. Les composants sans cavité et non hermétiques : les composants sans cavité font appel à des composants moulés avant montage ou à d'autres techniques d'encapsulation plastique des composants reportés. C'est le type d'encapsulation par résine époxyde chargée silice qui fait l'objet de ces travaux.
- c. Les composants ouverts non hermétiques : la protection des éléments internes du composant est minimale ou inexistante. C'est par exemple le cas d'une puce simplement passivée avec une couche de nitrure de silicium.

La définition de ces nouvelles catégories est tout à fait récente et représente le fruit de nombreuses années de débats et d'études sur la question. En effet, la révision de cette norme introduisant ces nouvelles catégories, date de septembre 2010. Cela dénote bien qu'une remise en cause perpétuelle des notions d'herméticité et des limites fixées par ces normes est nécessaire et d'ores et déjà en cours. En particulier dans les domaines du militaire et du spatial, cette plus grande flexibilité de la norme permet d'envisager de plus en plus sérieusement l'utilisation de solutions quasi-hermétiques telles que les encapsulations plastiques, au moins pour certains types de composants, non critiques, ou un certain type de profils de mission.

L'herméticité n'est d'ores et déjà plus un terme absolu. Ce terme subit progressivement une mutation vers une notion plus relative et flexible, permettant de décrire différents degrés de protection contre certains types de contaminants, pour une période temporelle spécifique et dépendant du type d'application et de la fiabilité requise pour le système final.

Mais cette transition vers de nouveaux modes d'encapsulation nécessite des tests et une série d'étapes de validation, notamment pour étudier les problèmes liés à l'humidité en stockage au sol longue durée. L'apport de ces travaux est aussi d'obtenir des résultats basés sur du retour d'expériences.

Dans le cadre de la qualification d'une technologie d'encapsulation plastique pour le spatial, le test standard, et l'un des plus sévères, est l'essai accéléré en chaleur humide, décrit dans la partie suivante.

II. L'essai accéléré en chaleur humide

Cette partie présente l'essai accéléré en chaleur humide qui est à la base de ces travaux. Ce test est un élément clé des nombreuses étapes que nécessite la qualification d'une technologie d'encapsulation donnée.

1) La norme de référence JEDEC

Le test de vieillissement accéléré en conditions de chaleur humide (en anglais, THB : *Temperature Humidity Bias life test* pour essai accéléré en température et humidité avec polarisation) sur lequel se concentre cette étude est décrit dans la norme JEDEC *JESD22-A101* (6). Ce test est décrit comme permettant d'évaluer la fiabilité d'un packaging non hermétique de composants électroniques en stockage longue durée en environnement humide. A pression atmosphérique, les températures élevées (typiquement 85°C) et les forts taux d'humidité (typiquement 85% HR) sont employés afin d'accélérer la pénétration de l'humidité et tout autre contaminant intrinsèque ou extrinsèque au sein

des matériaux de protection ou le long des interfaces entre les couches protectrices externes et les conducteurs des véhicules de tests. Cet essai a pour but de simuler un stockage au sol à température ambiante sur une durée de 2 à 5 ans pour des applications spatiales. Cette durée nécessaire est élargie jusqu'à 15 à 20 ans pour des applications militaires. La norme est aussi censée tenir compte des pires cas d'humidité ambiante rencontrés, notamment lors d'un stockage en milieu tropical.

En 2000, le GEIA (*Government Electronics and Information Technology Association*, une association gouvernementale américaine de l'électronique et des technologies de l'information), une branche de l'EIA (*Electronic Industries Alliance*, un consortium d'industriels américains de l'électronique) a publié un guide (7) à l'intention des industries militaires et aérospatiales en particulier. Ce texte de référence a été commenté par l'un de ses auteurs. D'après *Livingston* (8), le test de chaleur humide est employé afin de mettre en évidence les défaillances induites par la présence d'humidité durant la phase de stockage au sol, notamment en long terme. Il est aussi fait référence à l'autre test accéléré de survie appelé HAST (*Highly Accelerated Stress Test*), réalisé en autoclave et qui sert de référence dans l'industrie électronique en général. L'essai HAST nécessite des niveaux plus sévères en température et humidité relative que ceux du test THB, mais sur des temps beaucoup plus courts (moins d'une centaine d'heures). De plus, les tests HAST sont réalisés sous pression, jusqu'à 4 atmosphères, afin de forcer la pénétration de l'humidité dans l'assemblage testé.

Dans les deux cas, ces tests consistent à maintenir le dispositif à une température constante (entre 85 et 130°C), une humidité relative élevée (entre 85 et 95% HR), et à lui appliquer une tension électrique à ses bornes qui dépend de la technologie, sur une durée totale allant de 24 à 2000 heures. De plus, les mécanismes de dégradation activés sont théoriquement identiques. Selon le type de composant et la puissance dissipée, cette polarisation peut être constante ou intermittente. Sur ce dernier point, il y a peu d'indications concernant les contraintes électriques à appliquer suivant le type de composant. Il est seulement conseillé de minimiser la dissipation thermique, de distribuer au mieux les différences de potentiel à travers le circuit, ou encore de travailler au maximum des contraintes électriques admissibles par le composant. Une fois que l'humidité atteint la surface de la puce et qu'une couche continue d'eau est formée entre deux électrodes, le champ électrique va permettre la transformation du dispositif en une cellule électrolytique. Cela a notamment pour effet d'activer des processus électrochimiques qui peuvent mener à la dégradation du dispositif électronique. Des tests électriques sont effectués après l'essai THB afin de détecter la dérive des paramètres de sortie, conséquence des mécanismes de corrosion des parties les plus sensibles. Dans la pratique, des mesures de reprise à des temps intermédiaires (250, 500 et 750 heures) sont effectuées afin de détecter le plus tôt possible les signes d'un début de dégradation (apparition de fuites, instabilité électrique, etc.). Les mécanismes de défaillance visés par le test THB sont la corrosion électrolytique et la corrosion galvanique, ainsi que les phénomènes de délamination et de propagation des fissures. Les sites de défaillance les plus communément rencontrés sont les interfaces entre les fils et la résine d'encapsulation, les plots d'interconnexion et la métallisation externe de la puce.

Ce dernier guide a par la suite fait l'objet d'une critique de la part d'*O'Connor, et al.* (9). Ces derniers affirment que les concepts véhiculés par ce guide sont bons, mais les conseils qui y sont donnés devraient porter une plus grande attention à la définition des conditions de fonctionnement, donner plus de détails sur l'architecture des composants visés par les différents essais, ainsi que sur

les mécanismes de défaillance liés aux différents modèles et lois d'accélération. Ce dernier point fera l'objet de la partie suivante.

2) Loi d'accélération des tests de vieillissement en chaleur humide

a. Modèle de Peck

Historiquement, *D.S. Peck* a publié un article en 1986 (10) dans lequel il passe en revue une soixantaine de publications depuis les années 70 traitant des tests accélérés en conditions de chaleur humide. Son objectif était de réduire les temps de tests en adoptant les conditions de tests adéquates. Il a proposé un modèle mathématique (Équation 1) corrélant la durée de vie d'un composant encapsulé t_f (*time-to-failure* ou temps à la défaillance) avec la température et le taux d'humidité relative :

$$t_f = (HR)^n \cdot \exp\left(\frac{E_A}{k_B \cdot T}\right)$$

Équation 1 : Loi de Peck pour les défaillances liées à la chaleur humide. Temps à défaillance.

avec **HR** : taux d'humidité relative (*entre 0 et 1*) ;

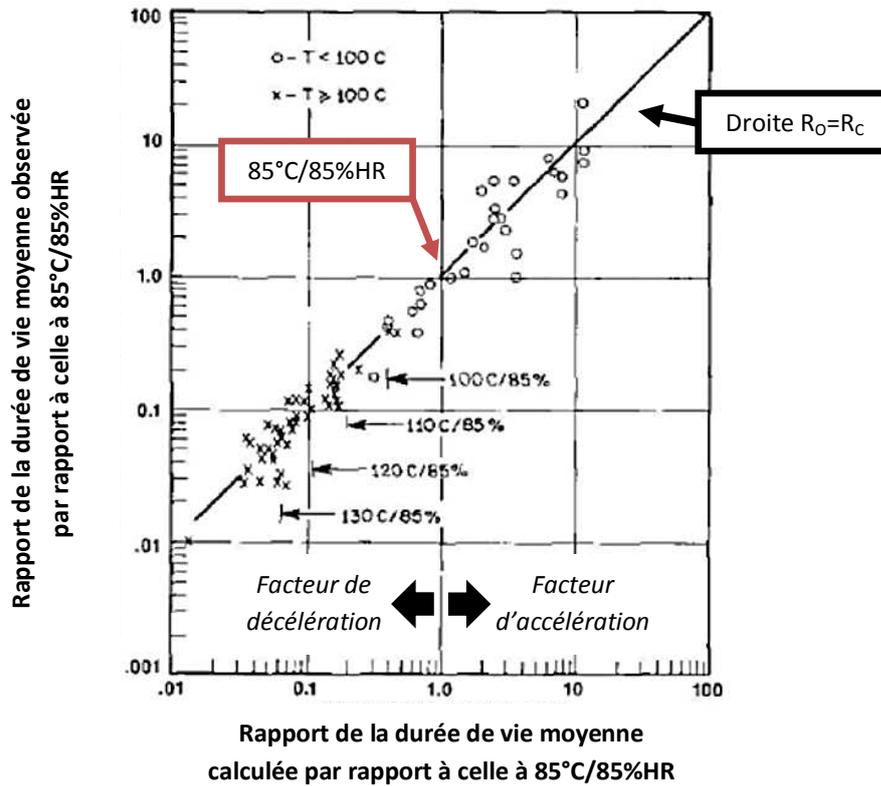
n : exposant lié au facteur humidité ($n < 0$) ;

E_A : énergie d'activation thermique du mécanisme de dégradation (en électron-volts, eV) ;

T : température (en Kelvins, K) ;

k_B : constante de Boltzmann ($8,6171 \times 10^{-5}$ eV/K).

L'ensemble des 61 résultats portaient sur des composants à base de silicium encapsulés dans des résines époxydes. L'auteur a précisé qu'il a tenu compte de la température de transition vitreuse des résines époxydes, ainsi que d'autres effets à haute température et à bas taux d'humidité. Il a comparé les résultats de durée de vie moyenne d'essais plus sévères ou moins sévères, par rapport à l'essai à 85°C/85% HR, comme le montre la Figure 3. Sur cette figure, Peck montre la bonne corrélation entre son modèle indiqué sur l'axe des abscisses sous la forme du rapport calculé R_c et le rapport des temps à défaillance observés R_o , la référence étant dans tous les cas le test à 85°C et 85% d'humidité relative. Par exemple, pour 140°C/100%HR, on obtient $R_c = 0,2 < 1$, ce qui est considéré comme un facteur de décélération d'après la convention adoptée par Peck. A l'opposé, pour 25°C/50%HR, on obtient $R_c = 700 > 1$ donc le test à 85°C/85%HR est bien un test de vieillissement accéléré.



$$\text{ordonnées : } R_0 = \frac{t_{f,test}}{t_{f,réf}} \quad \text{et} \quad \text{abscisses : } R_C = \left(\frac{HR_{test}}{HR_{réf}} \right)^n \cdot \exp \left[\left(\frac{E_A}{k_B} \right) \cdot \left(\frac{1}{T_{test}} - \frac{1}{T_{réf}} \right) \right]$$

Figure 3 : Rapport des temps médians de durée de vie sous différentes conditions de température et d'humidité relative par rapport au test de référence à 85°C/85%HR. Adapté de Peck(10).

Grâce à la corrélation mise en évidence par Peck, il est possible de calculer un rapport de durées de vie, ce qui définit le facteur d'accélération A_f (Équation 2), ou de décélération du vieillissement suivant l'effet recherché. Il est donc possible d'établir des équivalences entre deux essais de chaleur humide avec deux jeux différents de paramètres température-humidité :

$$A_f = \frac{t_{f,test}}{t_{f,réf}} = \left(\frac{HR_{test}}{HR_{réf}} \right)^n \cdot \exp \left[\left(\frac{E_A}{k_B} \right) \cdot \left(\frac{1}{T_{test}} - \frac{1}{T_{réf}} \right) \right]$$

Équation 2 : Calcul du facteur d'accélération selon le modèle de Peck pour les défaillances liées à la chaleur humide.

avec $HR_{réf}$ et HR_{test} : taux d'humidité relative de référence et de test (%HR) ;

n : exposant du facteur humidité : sur la Figure 3, meilleure corrélation pour $n = -2,7$;

$T_{réf}$ et T_{test} : température de référence et température de test (K) ;

E_A : l'énergie d'activation thermique : sur la Figure 3, meilleure corrélation pour $E_A = 0,79\text{eV}$.

Concernant le facteur n , selon les sources les valeurs varient entre -1,5 et -15 selon les données. Pour ce qui est de l'énergie d'activation E_A , les valeurs oscillent entre 0,75 et 1,5 eV selon les matériaux.

b. Mécanismes physico-chimiques sous-jacents

A l'époque de l'élaboration de la loi de Peck, l'aluminium était le matériau le plus largement utilisé pour la métallisation des composants. La corrosion de l'aluminium était donc la cause majeure de défaillance des composants microélectroniques à base de silicium, comme affirmé par *Ianuzzi* (11) et *Fantini, et al.* (12). Les dégradations concernées par les cas étudiés par Peck étaient des défaillances liées à la corrosion électrolytique des métallisations en aluminium, en présence de contaminants tels que les ions chlorure. En packaging microélectronique, il est généralement considéré que le produit de corrosion de l'aluminium est l'hydroxyde d'aluminium $\text{Al}(\text{OH})_3$. En effet, l'environnement humide rencontré est souvent neutre à légèrement acide. En réalité, cela dépend du pH de la solution électrolytique et de l'activité des ions aluminium dans cette solution. Les diagrammes de Pourbaix ou diagrammes potentiel-pH (E-pH) sont utilisés afin de prédire la possibilité ou non d'une réaction de corrosion vis-à-vis de l'eau, présente sous ses 3 formes (amphotère H_2O , oxydant O_2 et réducteur H_2). Ils permettent aussi d'estimer la composition des produits de corrosion. Les calculs permettant de tracer ces diagrammes sont détaillés par la suite, avec le cas de l'eau et du système aluminium-eau.

Les équations de Nernst de chaque couple d'oxydoréduction permettent de tracer les droites d'équilibre E-pH entre les différentes espèces en présence. Les potentiels sont donnés en volts par rapport à l'Electrode Standard Hydrogène (ESH ou SHE pour *Standard Hydrogen Electrode*). Pour rappel, le potentiel hydrogène **pH** est relié à la concentration en ions hydronium $[\text{H}^+]$ par la relation : **pH = $-\log[\text{H}^+]$** . Dans le cas de l'eau par exemple, les diagrammes de Pourbaix à 25°C et 85°C (Figure 4) sont tracés avec les couples $\text{O}_2/\text{H}_2\text{O}$ et H^+/H_2 (couple de l'ESH) dont le potentiel standard E° (H^+/H_2) est fixé par convention à zéro.

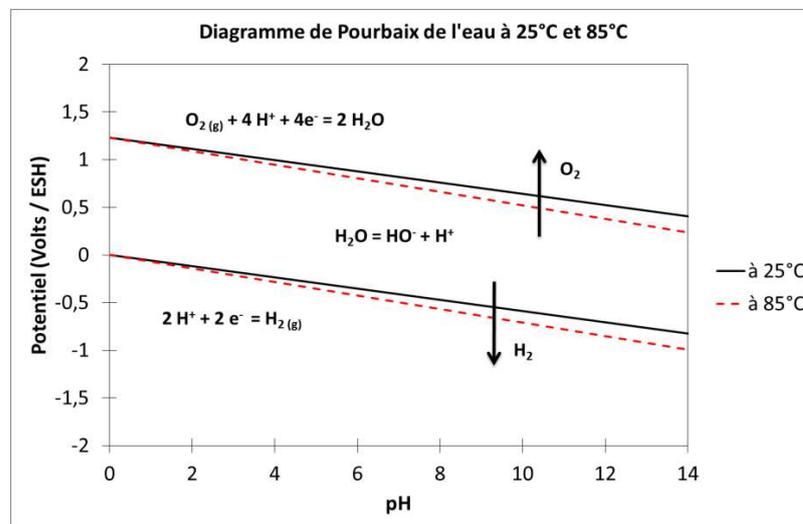
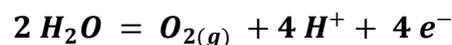


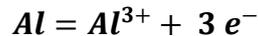
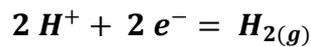
Figure 4 : Diagramme potentiel-pH de l'eau (H_2O) à 25°C (traits pleins) et 85°C (pointillés).

En milieu neutre à acide ($\text{pH} < 7$) et à température ambiante ($T=25^\circ\text{C}$), la réaction de corrosion de l'aluminium se fait en trois étapes principales (13) :

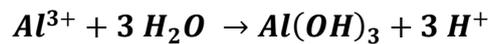
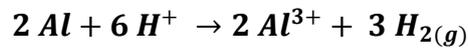
- L'électrolyse de l'eau, qui produit des ions hydronium et hydroxydes, est donnée par une réaction anodique, plus précisément l'oxydation de l'eau :



- Une réaction cathodique, qui est la réduction de l'hydrogène et l'oxydation de l'aluminium :

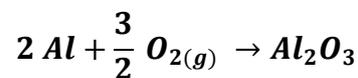


- La réaction totale avec l'aluminium est typiquement un produit de corrosion cathodique, l'hydroxyde d'aluminium $Al(OH)_3$:



Équation 3 : Réaction de corrosion de l'aluminium avec l'eau en milieu neutre à acide.

L'aluminium est naturellement recouvert d'une couche de protection, adhérente et compacte, appelée alors couche de passivation. Il s'agit d'une couche d'oxyde formée suivant la réaction :



La très forte réactivité de l'aluminium avec l'oxygène est due à une valeur élevée de l'énergie libre de Gibbs de cette réaction de formation de l'alumine (-1675kJ). La forme oxydée de l'aluminium Al_2O_3 , dite passivée, peut être plus ou moins hydratée (entourée d'un certain nombre x de molécules d'eau) selon les quantités relatives d'eau et d'aluminium. Elle apparaît le plus souvent sous la forme $Al_2O_3 \cdot xH_2O$ dans le diagramme de Pourbaix de l'aluminium (Figure 5).

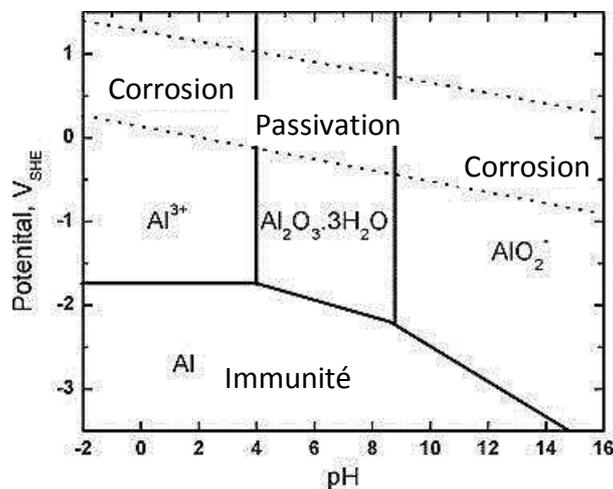
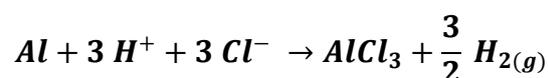


Figure 5 : Diagramme de Pourbaix de l'aluminium pour $C=10^{-6}$ M à 25°C. Adapté de Pourbaix (14).

En présence de contaminants tels que les ions chlorure (Cl^-) notamment, mais aussi de sodium (Na^+) ou encore de potassium (K^+), cette couche de passivation à base d'alumine (Al_2O_3) est détruite, mettant à nu l'aluminium sous-jacent. Cette réaction de corrosion devient :

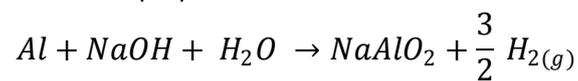


Équation 4 : Réaction de corrosion de l'aluminium en présence d'ions chlorure.

En réalité, il existe une multitude de mécanismes possibles, selon le pH, le taux et la nature des contaminants présents (15) :

- dissolution de l'hydroxyde : $4 Al(OH)_3 + 4 Cl^- \rightarrow Al(OH)_2Cl + 4 HO^-$
- dissolution du métal sous-jacent : $Al + 4 Cl^- \rightarrow AlCl_4^- + 3 e^-$
- hydrolyse des ions métalliques : $AlCl_4^- + 3 H_2O \rightarrow Al(OH)_3 + 3 H^+ + 4 Cl^-$

Ou encore, dans le cas d'ions sodium (Na) :



Quels que soient les mécanismes, les réactions finales libèrent des ions chlorure Cl^- , qui poursuivent leur travail de dégradation des métallisations alumine, tant que l'humidité, électrolyte de la réaction, est présente. C'est à ce niveau qu'il est possible de se rendre compte de l'importance capitale de la présence de la moindre trace de contaminants ioniques, en particulier les halogénures.

c. Modifications de la loi de Peck

Par la suite, *Hallberg et Peck* (16) ont ajusté en 1991 les paramètres du modèle initial de Peck et ont obtenu les valeurs $n = -2,7$ et $E_a = 0,79$ eV. Ces valeurs restent celles qui sont le plus souvent utilisées quels que soient le composant et la technologie. Dans tous les cas, ces lois sont des modèles purement empiriques, qui ne tiennent que peu ou pas du tout compte de la physico-chimie de la défaillance sous-jacente avec les matériaux et des procédés utilisés à un moment donné. Malgré l'évolution des technologies et l'accent mis sur le nettoyage des surfaces et des matériels à chaque étape de la fabrication et du montage, *Le Coz* (3) et *Livingston* (8) affirment que la loi d'accélération la plus utilisée jusqu'à nos jours pour évaluer le taux de défaillances des composants durant l'essai en chaleur humide est la loi de Hallberg-Peck, avec $E_a = 0,90$ eV et $n = -3,0$.

Ainsi, les lois d'accélération utilisées pour prédire ces effets sont basées sur des résultats empiriques obtenues pour des technologies silicium (métallisation aluminium, passivation par oxyde SiO_2). Elles ne sont donc pas adaptées aux composants hyperfréquences, qui font appel à des matériaux différents (GaAs, passivation SiN déposée, métallisation or), et qui sont amenés à être qualifiés pour une application dans le domaine du militaire ou du spatial. Pourtant, des tentatives de modification de cette loi ont été réalisées pour tenir compte de ces nouvelles technologies, mais aucune n'est utilisée de manière aussi répandue que la loi de Hallberg-Peck. Outre l'effet de la polarisation appliquée durant l'essai, il existe encore d'autres termes qui ne sont, ou qui ne peuvent pas être quantifiés de manière simple, tels que l'architecture des composants ou du dispositif (espacement des connecteurs, géométrie, etc.).

Dans le cadre de ces travaux, il a été choisi un certain nombre de composants électroniques représentatifs des technologies utilisées dans le domaine des hyperfréquences et pour des applications spatiales. Ces circuits intégrés micro-ondes monolithiques (MMICs) à base d'arséniure de gallium (GaAs) sont utilisés pour le spatial depuis une dizaine d'années. Bien que largement étudiés, la littérature fournit peu de retour d'expériences sur les composants qui nous intéressent, notamment pour ce qui est des problèmes combinés température-humidité-polarisation. La partie suivante fait un rappel des mécanismes de dégradation connus des MMICs GaAs en environnement sévère.

III. Dégradations des MMICs GaAs en milieu humide

Dès 1994, *Roesch, et al.* (17) ont affirmé que les circuits intégrés à base de GaAs sont plus fiables vis-à-vis de la résistance à l'humidité que les puces en silicium. Ils se sont basés pour cela sur des tests de vieillissement accélérés en température-humidité à 85°C/85%HR sous différentes contraintes électriques : sans polarisation, polarisation nominale, polarisation inverse de grille et en pincement. De plus, ces mêmes auteurs s'avancent sur le fait que les technologies GaAs, de par leur résistance intrinsèque aux effets de l'humidité notamment, seraient prêtes pour le passage à l'encapsulation quasi-hermétique.

Cette partie présente les grandes lignes des principaux mécanismes de dégradation des MMICs GaAs, issues de la littérature. Des liens seront établis avec les études propres à TAS et au CNES. La démarche a consisté à mettre de côté les travaux qui ont porté sur des mécanismes de défaillance générés par des procédés de fabrication non stabilisés et non robustes, qu'ils soient nouveaux ou émergents. Seuls les travaux portant sur les technologies choisies pour cette thèse ont été retenus et présentés ci-après.

1) Impact de la présence d'humidité sur les composants électroniques

a. L'humidité et la corrosion

L'humidité de l'air peut rendre conductrice la surface d'un composant électronique, bien qu'initialement isolante grâce à des dépôts de couches de passivation, pour peu que soient aussi présents des composés ionisés. Ces ions en solution dans l'électrolyte, dans la plupart des cas de l'eau condensée, peuvent provenir du composant lui-même (colle organique ou époxyde d'une carte électronique), être laissés par des nettoyages insuffisants (flux de brasage) ou résulter de la dégradation de certains éléments du packaging (colle argent ou résine d'encapsulation). Sous l'effet d'une différence de potentiel aux bornes du composant électronique, des phénomènes de corrosion peuvent apparaître : la corrosion galvanique, en l'absence de polarisation et de métaux suffisamment dissimilaires ; la corrosion électrolytique en présence d'un champ électrique. Le transport d'ions métalliques d'un conducteur à l'autre via la solution électrolytique ou électrolyte peut créer une liaison conductrice entre cathode et anode, définies par la présence ou non d'un champ électrique entre les électrodes. À partir d'une certaine diminution de la résistance électrique entre cathode et anode, définie par l'expérimentateur, le système électronique sera considéré comme défaillant.

Le terme corrosion est défini par l'IUPAC (*International Union of Pure and Applied Chemistry*) comme étant une réaction irréversible à l'interface entre un matériau (métal, céramique, polymère) et son environnement qui provoque la consommation ou la dissolution de ce matériau dans un élément de son environnement.

Plus spécifiquement, pour les métaux, la corrosion est définie dans la norme ISO 8044-1986 comme une interaction physico-chimique entre un métal et son environnement, qui mène à des changements des propriétés de ce métal et conduit souvent à la détérioration de la fonction du métal, de l'environnement, ou du système complexe dont il fait partie. Le terme « corrosion » désigne bien le mécanisme, et non pas le résultat, qui est plutôt appelé dommage, détérioration ou

effet causé par la corrosion. Mais il est aussi possible de considérer un taux de réaction de corrosion et de dommage inhérent à la corrosion ayant une nature et une étendue données.

Frankenthal et Sinclair (18) décrivent en 2001 l'ensemble des dégradations causées par les différents mécanismes de corrosion sur les matériaux et dispositifs pour l'électronique. Ces derniers distinguent les différentes zones susceptibles de subir ce type de dégradation par corrosion :

- Métallisations des circuits intégrés et interconnexions
- Circuits imprimés
- Contacts et connecteurs
- Assemblages de circuits imprimés
- Boîtier : non hermétique (plastique) ou hermétique (métallique ou céramique)

Plusieurs facteurs environnementaux peuvent déclencher des mécanismes de corrosion :

- Température et Humidité
- Champ électrique
- Taux de contamination ionique
- L'effet significatif de la moindre présence de corrosion et de produits de corrosion, compte tenu des dimensions de plus en plus réduites des circuits
- Contaminants : gaz (NO_x , SO_x , O_3 , H_2O_2 , NH_3 , H_2S), particules ioniques hygroscopiques en suspension (NH_4HSO_4 , NH_3NO_4 , $(\text{NH}_4)_2\text{SO}_4$), matériaux organiques, composés inorganiques (Fe, Al, Mg, Ca, K).

En résumé, les mécanismes de corrosion en électronique sont des problèmes multi-matériaux (organiques et inorganiques) et multi-échelles (dimensions submicroniques des circuits et centimétriques des véhicules de tests).

b. La corrosion galvanique

La corrosion galvanique se produit entre métaux dissimilaires, c'est-à-dire dont les potentiels électrochimiques sont suffisamment différents pour être activée thermodynamiquement. Sur la Figure 6, entre deux métaux dissemblables plongés dans un électrolyte (ici l'humidité adsorbée et absorbée formant un film continu et conducteur entre deux électrodes), il existe une différence de potentiel. Si ces métaux sont connectés électriquement, un courant électrique s'établit. Le métal le moins noble (celui qui a un potentiel de dissolution moins élevé) joue le rôle d'anode et se corrode.

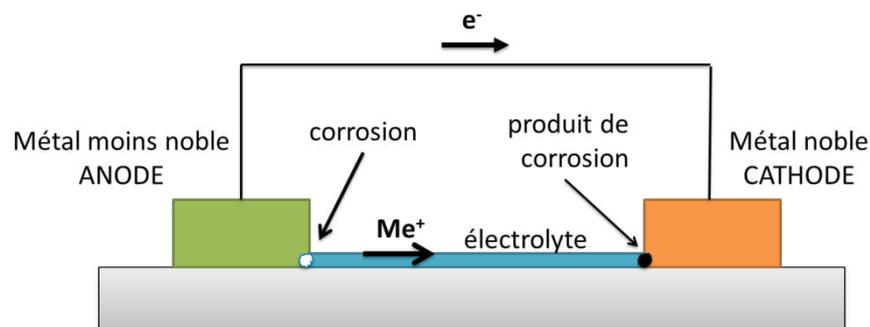


Figure 6 : Mécanisme simplifié de la corrosion galvanique.

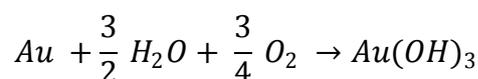
La série galvanique est une échelle qui classe les métaux selon leur réactivité vis-à-vis d'autres métaux, de l'eau, ou de l'oxygène. Le Tableau 2 présente les potentiels de dissolution, ou potentiels standards E° , par rapport à l'ESH des métaux fréquemment rencontrés en microélectronique, ainsi que certaines formes complexes en présence de contaminants (Au/Cl, par exemple). Les métaux les plus nobles ou cathodiques, l'or en premier lieu, sont ceux qui possèdent un E° vers les potentiels positifs. A l'inverse, les métaux les plus actifs ou anodiques, l'aluminium notamment, possèdent des E° fortement négatifs.

Tableau 2: Echelle des potentiels standards E° (volts) des métaux et espèces fréquemment rencontrés en microélectronique à 298 K par rapport à l'électrode standard hydrogène (ESH) (19).

Espèces	Demi-équation de réaction	E° (volts) à 298 K / ESH
Al	$\text{Al(OH)}_{3(s)} + 3 e^- \rightleftharpoons \text{Al}_{(s)} + 3\text{OH}^-$	-2,31
Al	$\text{Al}^{3+} + 3 e^- \rightleftharpoons \text{Al}_{(s)}$	-1,66
Ti	$\text{Ti}^{2+} + 2 e^- \rightleftharpoons \text{Ti}_{(s)}$	-1,63
Ti	$\text{TiO}_{(s)} + 2 \text{H}^+ + 2 e^- \rightleftharpoons \text{Ti}_{(s)} + \text{H}_2\text{O}$	-1,31
Ti	$\text{Ti}^{3+} + 3 e^- \rightleftharpoons \text{Ti}_{(s)}$	-1,21
Zn	$\text{Zn}^{2+} + 2 e^- \rightleftharpoons \text{Zn}_{(s)}$	-0,76
Fe	$\text{Fe}^{2+} + 2 e^- \rightleftharpoons \text{Fe}_{(s)}$	-0,45
Ni	$\text{Ni}^{2+} + 2 e^- \rightleftharpoons \text{Ni}_{(s)}$	-0,26
Sn	$\text{Sn}^{2+} + 2 e^- \rightleftharpoons \text{Sn}_{(s)}$	-0,14
Pb	$\text{Pb}^{2+} + 2 e^- \rightleftharpoons \text{Pb}_{(s)}$	-0,13
H₂ (ESH)	$2 \text{H}^+ + 2 e^- \rightleftharpoons \text{H}_{2(g)}$ ou $2 \text{H}_2\text{O}_{(l)} + 2 e^- \rightleftharpoons \text{H}_{2(g)} + 2 \text{HO}^-$	0
Cu	$\text{Cu}^{2+} + 2 e^- \rightleftharpoons \text{Cu}_{(s)}$	+0,34
Ag	$\text{Ag}^+ + e^- \rightleftharpoons \text{Ag}_{(s)}$	+0,80
Pd	$\text{Pd}^{2+} + 2 e^- \rightleftharpoons \text{Pd}_{(s)}$	+0,915
Au/Cl	$[\text{AuCl}_4]^- + 3 e^- \rightleftharpoons \text{Au}_{(s)} + 4 \text{Cl}^-$	+0,93
Au/Cl	$[\text{AuCl}_2]^- + e^- \rightleftharpoons \text{Au}_{(s)} + 2 \text{Cl}^-$	+1,15
Pt	$\text{Pt}^{2+} + 2 e^- \rightleftharpoons \text{Pt}_{(s)}$	+1,19
H₂O	$\text{O}_{2(g)} + 4 \text{H}^+ + 4 e^- \rightleftharpoons 2 \text{H}_2\text{O}_{(l)}$	+1,23
Au	$\text{Au}^{3+} + 3 e^- \rightleftharpoons \text{Au}_{(s)}$	+1,52
Au	$\text{Au}^+ + e^- \rightleftharpoons \text{Au}_{(s)}$	+1,83

La corrosion d'origine galvanique se situe toujours au voisinage de la jonction des deux métaux. De plus, elle ne peut se produire que si les produits de corrosion sont plus stables que le métal et le milieu environnant. Plus précisément les lois de la thermodynamique disent qu'une corrosion ne se développe que si le système formé par le métal et le milieu environnant possède une enthalpie libre positive par rapport aux produits de corrosion.

La thermodynamique permet de calculer cette enthalpie libre dans le cas de métaux purs placés dans des conditions bien définies et par suite de prévoir leur comportement. Par exemple, dans le cas de l'or placé en présence d'eau, normalement oxygénée, la réaction de corrosion s'écrit :



La variation d'enthalpie libre de la réaction ΔG de +16 kcal/mol est dans ce cas positive. L'or ne se corrode pas en présence d'eau pure, i.e. sans contamination ionique, et sans contrainte électrique. Ainsi, il est communément admis que les métaux comme l'or, le palladium ou le platine

(Figure 7), qui existent quelquefois à l'état pur dans la nature ont une excellente résistance à la corrosion dans un environnement naturel, et non contaminé. Ils sont dits dans le domaine d'immunité, i.e. qu'ils sont stables sous leur forme pure dans l'eau. Leur forte résistance à l'oxydation et à la corrosion font que ces métaux sont utilisés préférentiellement pour des applications dans les domaines du militaire et du spatial.

Par ailleurs, certains métaux considérés comme inoxydables sont en fait protégés par une couche d'oxyde compacte adhérente et surtout étanche à l'oxydant. Ils sont alors dans le domaine de passivité. L'aluminium (Figure 5 en page 23), ou encore le titane (Figure 7) ne sont pas des métaux nobles. Ils ne subissent pourtant pas ou peu de corrosion dans les conditions normales d'utilisation (température ambiante, milieu neutre et sans contaminant). En effet, les oxydes d'aluminium (Al_2O_3) et de titane (TiO_2), dont la cinétique de formation est extrêmement rapide, empêchent la diffusion de l'oxygène jusqu'à la surface du métal. Ils sont dits passivés. Il en va autrement en présence de contaminants ioniques ou d'un champ électrique imposé entre deux électrodes.

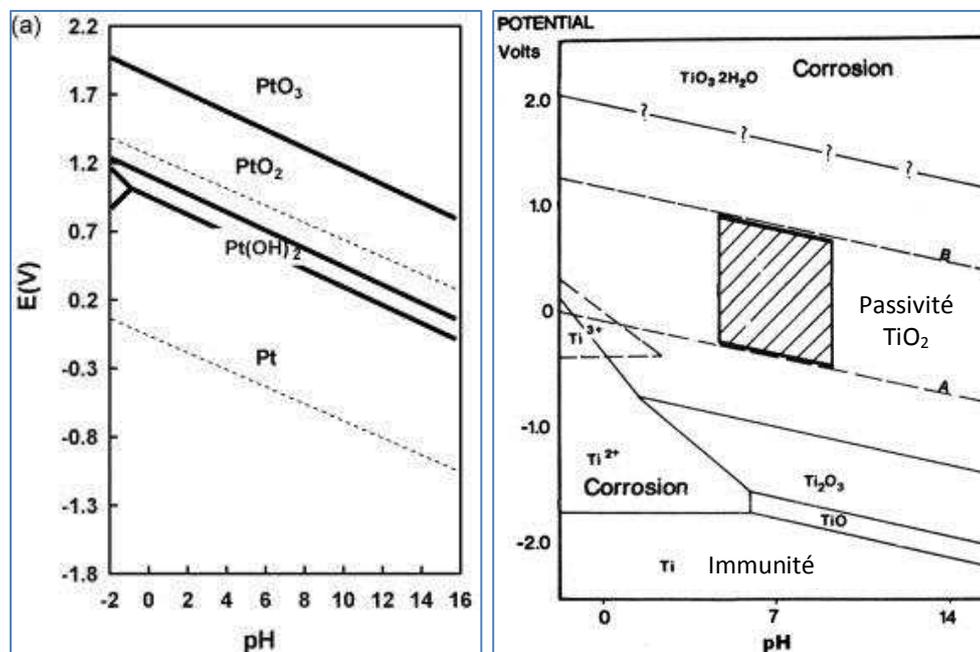


Figure 7 : Diagrammes de Pourbaix à 25°C pour les systèmes platine-eau (Pt-H₂O) (14) et titane-eau (Ti-H₂O) (20).
Le diagramme de Pourbaix de l'eau est indiqué en pointillés.

En pratique, il est communément admis que les effets de corrosion galvanique sont négligeables si la différence de potentiel standard reste inférieure à une valeur absolue de l'ordre de 0,25 à 0,3 V.

Dans certains cas, la cinétique de la réaction de corrosion, encore appelée réactivité, peut-être amplifiée si un effet de géométrie entre en jeu, c'est-à-dire en cas de grande différence de surface entre l'anode et la cathode.

c. La corrosion électrolytique

En présence d'humidité, d'un champ électrique imposé et de contaminants ioniques, de nouveaux phénomènes électrochimiques peuvent apparaître.

- Cela peut être de la corrosion anodique :
 - o Le champ électrique doit être tel que la force électromotrice (EMF, pour *Electromotive Force*), i.e. la différence de potentiel maximale entre les deux électrodes, soit supérieure au potentiel standard d'électrode du matériau le plus anodique.
 - o Dépassivation locale de la couche d'alumine (Al_2O_3) des métallisations aluminium (Al) en présence d'ions chlorure ;
 - o Corrosion des métallisations à base d'or (Au-Cu, etc.) en présence d'halogénures (AgF, AgCl, AgBr, AgI...) dans l'électrolyte.
- Il peut aussi y avoir de la corrosion cathodique :
 - o En polarisation négative, la réduction électrolytique de l'eau produit des ions hydroniums H^+ . Le pH augmente, i.e. que le milieu s'acidifie. Dans le cas de l'aluminium, cela mène à la dissolution de la couche de passivation alumine.

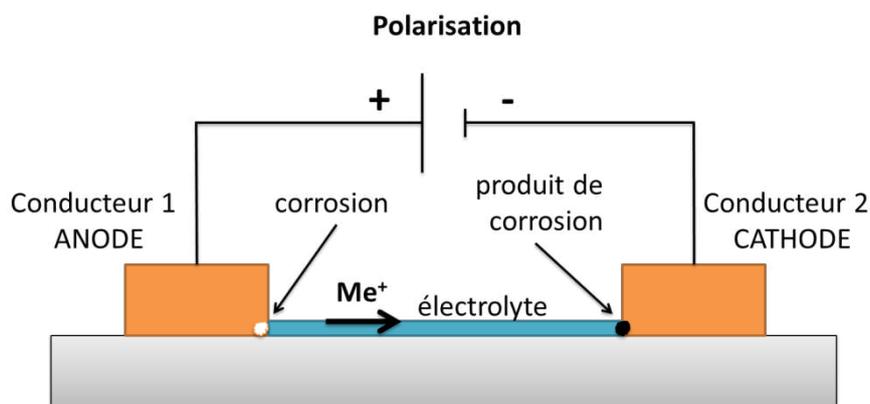
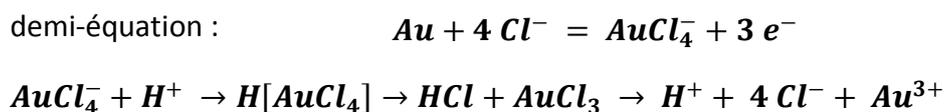


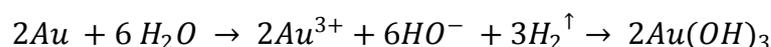
Figure 8 : Mécanisme simplifié de la corrosion électrolytique.

Même dans le cas des métaux nobles, comme l'or par exemple, des mécanismes de corrosion se mettent en place en présence de ligands (atomes, ions ou molécules portant des électrons libres susceptibles de se lier avec d'autres atomes ou ions) plus forts que l'eau, comme le chlore par exemple (21). Il y a alors passage en solution sous forme ionique selon les réactions suivantes :



Dans le cas de l'or, c'est tout le diagramme de Pourbaix qui est modifié, en fonction de la concentration en ions chlorure et de l'acidité du milieu. C'est ce qui est représenté dans la Figure 9. La zone hachurée dans le diagramme Au-Cl-H₂O montre clairement que l'espèce $AuCl_4^-$ est stable dans l'eau et peut donc initier des mécanismes de corrosion.

Dans d'autres cas, traités par *Frankenthal et Becker* (22) ou encore *Steppan, et al.* (23), en présence d'humidité et surtout d'un potentiel positif, la réaction suivante peut se mettre en place :



Cette réaction ne nécessite pas la présence de contamination ionique. En présence d'eau, une polarisation de quelques volts suffit à déclencher cette réaction d'électrolyse de l'or.

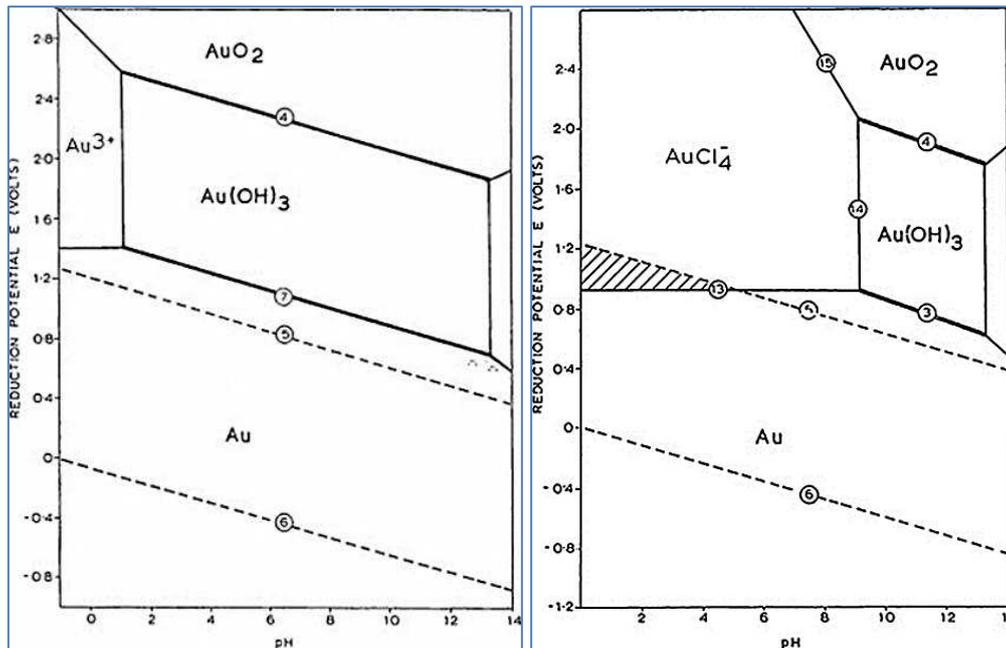
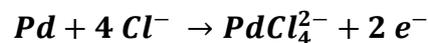
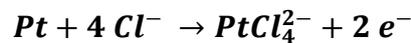


Figure 9 : Diagrammes de Pourbaix simplifiés à 25°C pour le système or-eau ($\text{Au-H}_2\text{O}$ à 10^{-4} M) et sa modification en présence d'ions chlorure $[\text{Cl}^-]=2\text{M}$ (avec $[\text{Au}^{3+}]=10^{-2}\text{M}$) (24). Le diagramme de Pourbaix de l'eau est indiqué en pointillés.

Il en va de même pour les autres métaux nobles couramment utilisés en microélectronique, comme le platine (Pt) ou le palladium (Pd) :



De la même manière que pour l'aluminium, la réaction finale libère les ions chlorure qui peuvent continuer à attaquer les métallisations en or ou réagir avec d'autres matériaux présents.

- Il peut aussi se produire des phénomènes de migration de métaux. Par exemple, on peut citer les cas de défaillances liés à la présence de charges d'argent (Ag) dans certaines colles conductrices.

Ce dernier mécanisme est décrit dans la partie suivante.

d. La migration électrochimique (ECM)

Le phénomène de migration d'un métal est appelé électromigration « métallique », « humide » et « électrolytique ». On retrouve le plus souvent le sigle ECM pour *Electro-Chemical Migration*, en anglais, ou Migration électrochimique. Mais ce phénomène est aussi connu sous le nom de « croissance dendritique », « formation de filaments conducteurs » (CFF pour *Conducting Filaments Formation*), ou encore croissance de filaments anodiques conducteurs (CAF pour *Conductive Anodic Filament*) (25).

C'est l'un des problèmes majeurs de l'industrie microélectronique car son comportement intermittent le classe souvent dans les défaillances non déterminées ou non reproductibles. En effet, ces dendrites sont extrêmement fragiles. Une fois que le pont entre deux conducteurs est créé, une chute soudaine de la résistance se produit, et cela mène souvent à une dégradation du signal électrique. Cependant, si la section de cette dendrite est suffisamment petite et la densité de

courant suffisamment grande, alors la dendrite peut être littéralement désintégrée par la dissipation thermique causée par effet Joule. Cela mène alors à une défaillance intermittente dont l'identification ne peut être effectuée.

Contrairement à l'électromigration à l'état solide, qui nécessite des températures élevées (> 150°C) et de fortes densités de courant (environ 10^4 A/cm²), notamment dans le cas de composants de puissance(26), la migration électrochimique peut avoir lieu à température et humidité ambiantes, avec ou sans condensation visible formant une solution électrolytique entre deux électrodes possédant une différence de potentiel, et pour une densité de courant inférieure à 10^{-3} A/cm². De plus, les porteurs de charges dans la corrosion électrolytique sont les espèces ioniques, tandis que ce sont des transferts d'électrons qui sont responsables de la corrosion à l'état solide.

Plusieurs facteurs ont un impact sur ce phénomène de migration électrochimique : la température, l'humidité relative, la différence de potentiel et l'espacement entre les électrodes, la nature des métaux conducteurs, l'espacement entre les conducteurs, le type et le taux de contamination ionique (généralement les halogènes). Comme schématisé sur la Figure 10, le mécanisme se décompose en quatre étapes principales : formation du chemin conducteur, électrodissolution, migration ionique et électrodéposition.

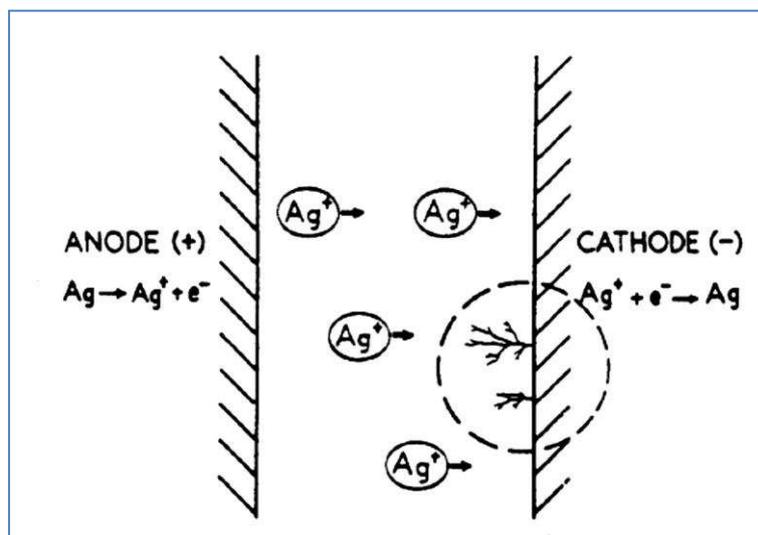


Figure 10 : Schéma du mécanisme de formation des dendrites d'argent (25).

En 2004, *Ersland, et al.* (27) ont testé la résistance à l'humidité (test HAST) de MMIC GaAs avec PHEMTs dont la grille était en Ti/Pt/Au et de largeur 0,5 µm. Ils ont alors observé des dégradations de type délamination de la passivation localisées sur les résistances situées sur la ligne de polarisation de la grille (Figure 11 - a). Dans certains cas, ils ont de plus observé la formation de dendrites entre la grille et les doigts de source (Figure 11 - b), ce qui a provoqué un court-circuit grille-source. La nature de ces dendrites n'a par ailleurs pas été précisée. Ce type de dégradation sera développé dans la Partie II-2 de ce chapitre.

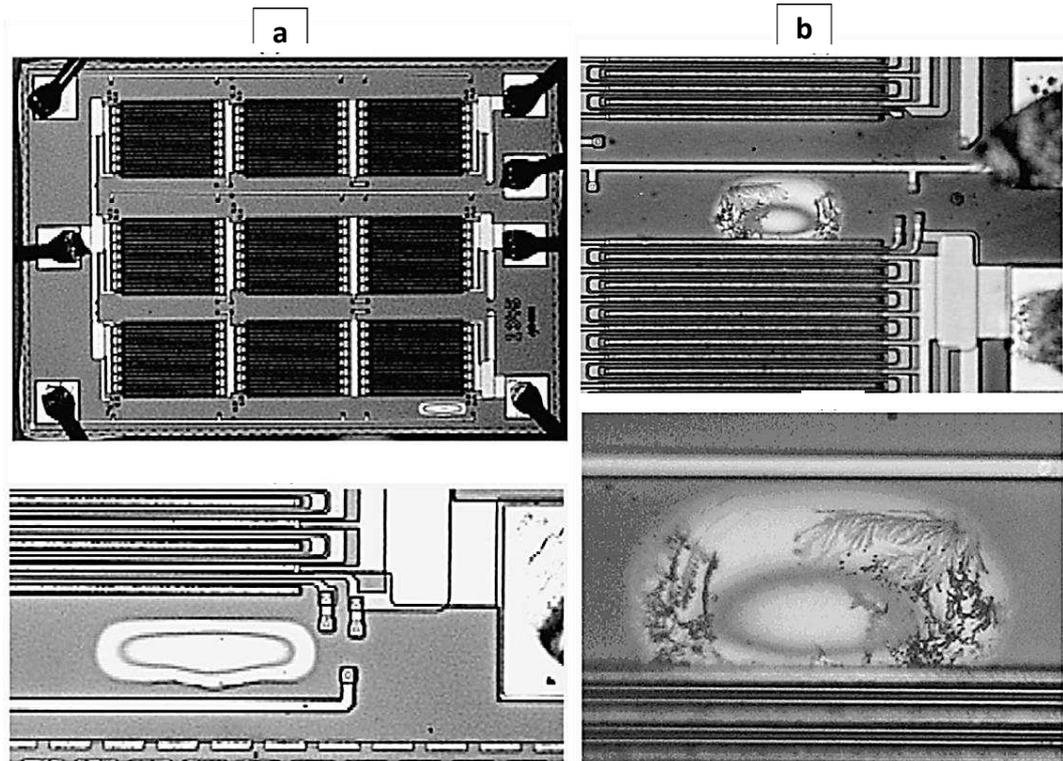


Figure 11 : a - Délaminations de la passivation SiN après 277h en HAST à 130°C sous 85% HR, mais pas de court-circuit observé (27).

b - Délaminations de la passivation SiN et présence de dendrites après 181h en HAST à 145°C sous 85% HR, avec court-circuit observé (27).

Nous pouvons noter la similarité du type de défaut en Figure 11 avec les observations en optique réalisées dans le cadre d'une étude de Thales Alenia Space en 2008 et portant sur l'évaluation d'une protection des puces MMIC d'un fondeur Z en Figure 12 (28).

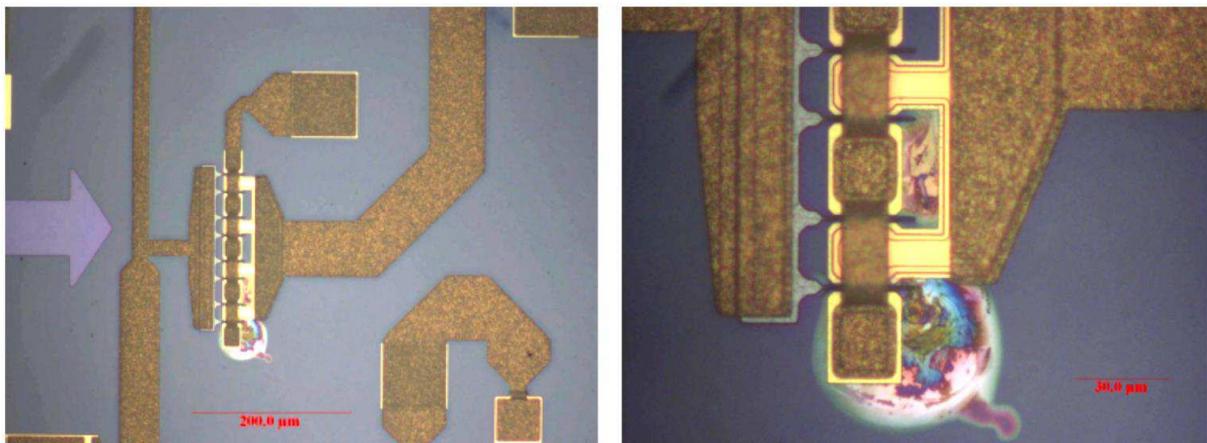


Figure 12 : Défaut sur un transistor d'un MMIC avec protection BCB en polarisation inverse de grille (28).

Un cas de défaillance souvent rencontré vient de la formation de dendrites d'argent filamenteuses qui se créent à la surface d'une structure de test GaAs sous des conditions sévères en température-humidité avec un fort champ électrique. Les atomes d'argent en question sont issus des colles conductrices utilisées pour le report des puces. C'est ce qui a d'ailleurs été observé une nouvelle fois dans cette même étude en Figure 13. En particulier, les phénomènes de perte de

commande de la grille du transistor, suivis d'une récupération de cette commande lors des mesures de reprise, pourraient être expliqués par la formation puis la destruction de ces dendrites.

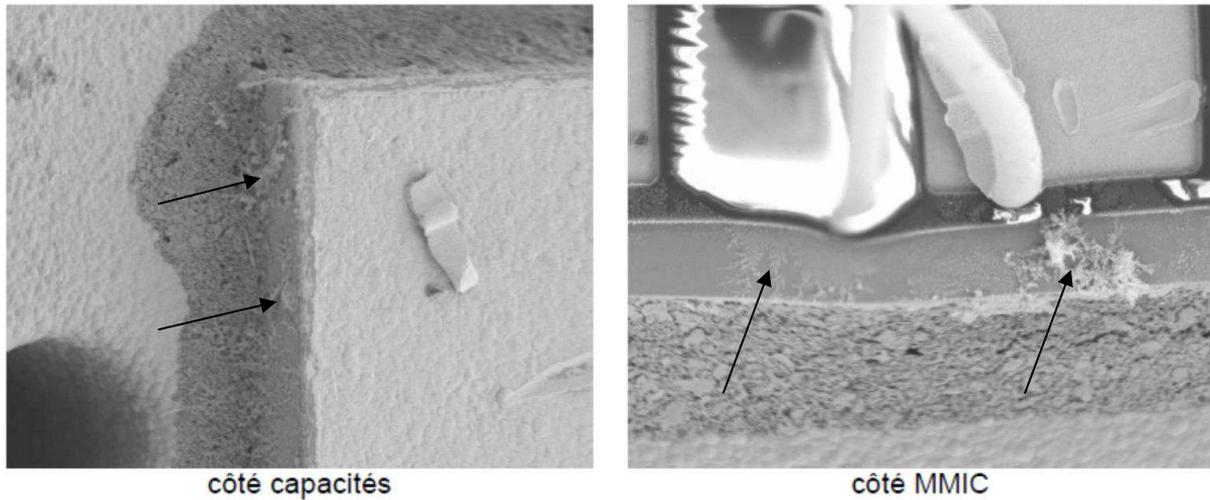


Figure 13 : Migration des charges argent de la colle au niveau des capacités et du MMIC sur un véhicule de test (28).

Ce type de défaut est décrit par *Roesch* (29) en 2006 qui explique les défaillances du type court-circuit sur des composants GaAs, soumis à des conditions extrêmes de température et d'humidité, par la formation de dendrites d'argent, issu des colles conductrices utilisées pour le report des puces (Figure 14).



Figure 14 : Dendrites d'argent sur la surface d'un circuit intégré GaAs après un test HAST (121°C/100% HR, 4V, 60 min) (29).

2) Impact sur des composants avec encapsulation plastique

Nous avons tendance à percevoir l'atmosphère ambiante comme étant simplement sèche ou humide, mais il y aura toujours assez d'humidité ambiante pour être absorbée par les matériaux plastiques. A titre d'exemple, à 23°C/50%HR la quantité d'eau dans l'air est de 10 g/m³ ; à 85°C/85%HR, elle passe à 300 g/m³, soit environ 30 fois plus. De plus, les molécules d'eau qui constituent cette humidité possèdent deux propriétés importantes : ce sont d'excellents solvants et ce sont en règle générale d'excellents catalyseurs des réactions de corrosion électrochimique.

L'humidité seule peut causer la défaillance d'un composant non encapsulé hermétiquement. Les boîtiers plastiques absorbent l'humidité de manière relativement rapide. La plupart des encapsulations plastiques sont saturées, c'est-à-dire en équilibre avec l'atmosphère environnante, en approximativement 24 heures. Si un boîtier plastique pour composant absorbe suffisamment d'humidité avant d'être reporté sur la surface d'un circuit imprimé, la chaleur générée durant l'opération de refusion peut vaporiser cette humidité. En effet, le composant encapsulé est soumis à des températures de 210 à 260°C pour des temps allant de 30 secondes à 5 minutes. Ces fortes températures et surtout la vitesse rapide de chauffage empêche l'humidité adsorbée de s'évacuer. Etant donné que l'eau voit son volume croître d'environ 1,7 fois en passant de l'état liquide à vapeur, la pression générée par cette vapeur provoque un bruit audible similaire à du « popcorn », caractéristique de la rupture du boîtier. Il existe aussi des cas inaudibles de « popcorning » qui mènent à des délaminations, des trous ou des cassures moins importantes, qui sont autant de défauts latents qui limitent la fiabilité du système à long terme. En effet, puisque le matériau d'encapsulation n'adhère plus au composant à protéger, l'humidité peut être piégée à la surface du circuit et ainsi accroître fortement la susceptibilité à la corrosion (30).

Les contaminants accompagnant les molécules d'eau sont de trois types principaux : les gaz réactifs comme les oxydes d'azote (NO_x), les gaz en suspension comme l'acide sulfurique (H₂SO₄), et les particules ioniques hygroscopiques en suspension comme les nitrates d'ammonium (NH₄NO₃). De plus, il ne faut pas négliger la présence de plusieurs composés inorganiques comme le chlorure de sodium (NaCl) et de métaux, tels que le fer (Fe) et l'aluminium (Al). Cette eau contenant différents contaminants apparaît dans un premier temps à la surface du boîtier plastique comme une condensation invisible. En effet, à 60% d'humidité relative, il se forme une couche d'humidité dont l'épaisseur varie de 2 à 4 molécules. Etant donnée la nature catalytique de l'eau, molécule fortement polaire, les réactions chimiques sont initiées, malgré l'extrême finesse de cette couche. A 80% d'humidité, l'épaisseur de cette couche peut atteindre jusqu'à l'équivalent de 25 molécules d'eau. Dans ce cas, les ions sont capables de diffuser au sein de cette couche.

L'humidité et les contaminants ont tendance à s'accumuler au niveau des interfaces des différents éléments d'un boîtier plastique. En particulier, les interfaces ayant subi des délaminations entre la résine d'encapsulation et la passivation sont des sites privilégiés d'adsorption et par la suite de condensation localisée. A ce niveau, des mécanismes de dégradation par corrosion peuvent se déclencher, comme schématisé dans la Figure 15. Les dégradations de ces interfaces qui mènent à ces délaminations peuvent être provoquées par la présence de contaminants ioniques, des zones de concentration de contraintes (bords de pistes métallisées et de composants, reliefs relativement prononcés, marches et coudes), et par l'exposition prolongée à des conditions sévères en

température, humidité et polarisation. La présence d'eau et d'un champ électrique suffit à initier des mécanismes de corrosion électrolytique.

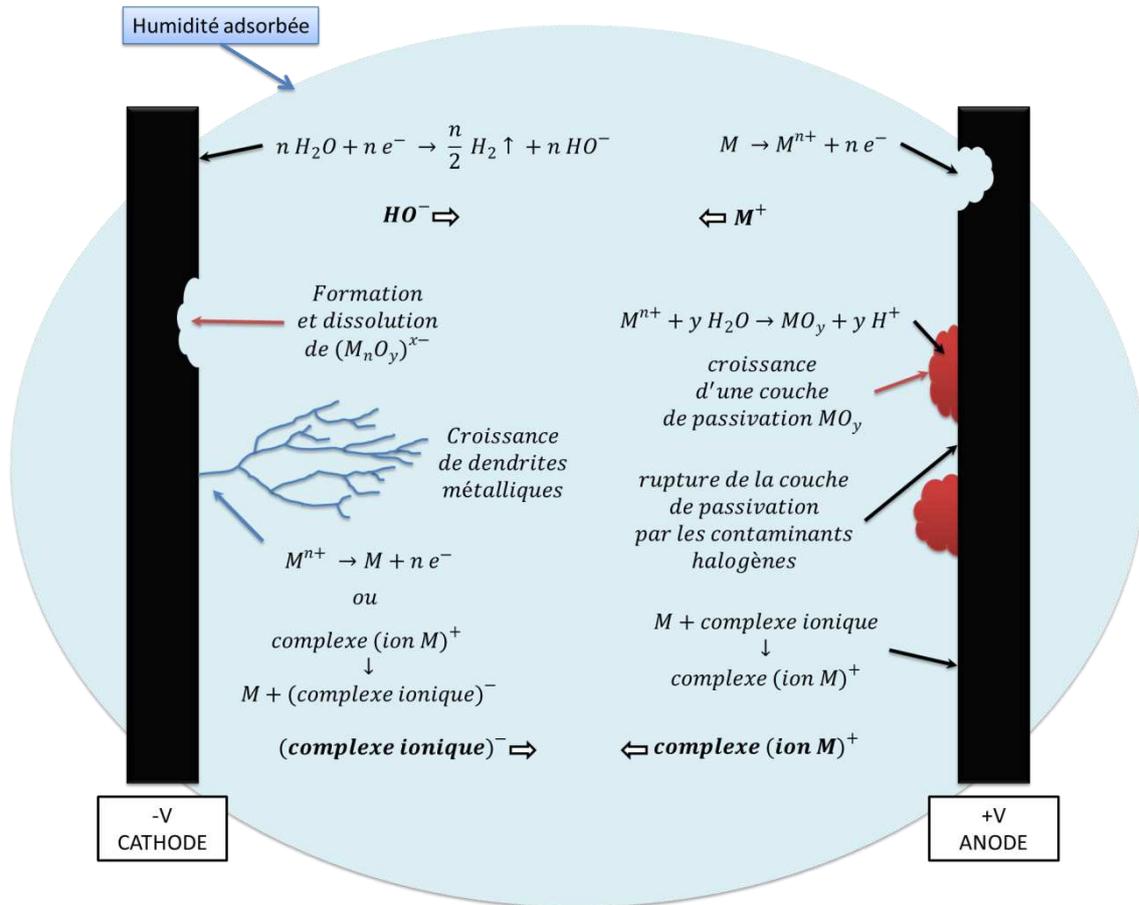


Figure 15 : Schéma représentant divers mécanismes de corrosion d'électrodes de métal M susceptibles de mener à des défaillances de composants en présence d'humidité, d'un champ électrique entre les électrodes et de contaminants (halogènes, par exemple). Les migrations d'espèces ioniques entre électrodes sont représentées en gras (\rightleftharpoons). Adapté de Osenbach (31).

En conclusion, les paramètres clés à la base de l'efficacité de la protection d'un composant électronique par une encapsulation plastique sont :

- la qualité à long terme de l'adhésion entre la résine d'encapsulation et la surface du composant, généralement passivée par une couche de matériau inorganique de nitrure de silicium (SiN ou SiN_x ou Si_3N_4), ou organique de BenzoCyloButène (BCB) ;
- le taux de contamination ionique, notamment en halogénures, qui doit être dès le début le plus faible possible, étant donné la nature auto-catalytique des réactions de corrosion en présence d'halogénures.

Après ces généralités sur les problèmes générés par l'humidité sur les dispositifs électroniques, la partie suivante va se concentrer sur les mécanismes de dégradation connus des MMICs GaAs sous différentes conditions opératoires.

3) Modes et mécanismes de défaillance connus des MMICs GaAs

Deux technologies de MMICs GaAs seront étudiées dans la suite de ces travaux. Par conséquent, cette partie se propose de faire l'état des connaissances concernant deux technologies spécifiques de composants : le MESFET ; le HEMT et le PHEMT, la plus récente.

Un MMIC GaAs comporte différents éléments actifs et passifs. Nous nous intéresserons dans cette partie aux mécanismes de dégradation des zones actives des composants, i.e. particulièrement aux transistors, car ce sont les plus étudiées du fait de leur complexité relative, de la diversité des matériaux et des procédés utilisés dans leur fabrication et des échelles de travail submicroniques. Toutefois, plusieurs éléments peuvent servir à l'étude et la compréhension de la dégradation de certains éléments passifs, notamment les condensateurs.

a. Généralités sur les dégradations des MMICs GaAs hors humidité

Ismail (32) passe en revue dans sa thèse en 2006 les mécanismes de dégradation connus des FETs GaAs :

- La dégradation de la grille ou « *gate sinking* » attribuée au déplacement des atomes métalliques dans le canal, ce qui induit l'amincissement du canal (33). Ce phénomène est accéléré par la température.
- La dégradation des contacts ohmiques, liée à des mécanismes de diffusion, en particulier de l'or dans GaAs, activés par la température.
- Le phénomène d'électromigration dans les métallisations activé par la combinaison de la température et de la densité de courant. Le flux d'électrons génère un déplacement des atomes métalliques jusqu'à l'apparition de lacunes et d'amas métalliques le long du conducteur. Mais ce cas se retrouve le plus souvent dans le cas de composants de puissance.
- L'effet de l'hydrogène piégé dans les matériaux utilisés pour la fabrication des boîtiers hermétiques. La défaillance suspectée est due à la métallisation de grille (Platine Pt ou Palladium Pd) qui agit comme un catalyseur et rompt la molécule en hydrogène monoatomique H^+ . Par la suite, cet hydrogène monoatomique diffuse dans le canal et peut changer les propriétés de l'interface Schottky formée par la grille du transistor. Ce mécanisme est activé par la température ambiante et la concentration en H_2 . L'hydrogène utilisé lors des procédés de fabrication peut être une autre source.
- Les dégradations induites par les électrons chauds générés par ionisation par impact. Ce mécanisme est accéléré par le champ électrique. Dans le cadre de cette étude, ce mécanisme est peu probable car les conditions de polarisation ne seront généralement pas assez sévères pour induire ces effets.

De même, en 1996, *Kayali* (34) décrit les signatures électriques et les mécanismes de défaillances associés rencontrés communément dans les MMICs GaAs, ainsi que les solutions possibles pour les éviter. Sa synthèse est reprise dans le Tableau 3. D'une part, ce tableau porte sur des technologies non encore stabilisées à l'époque de sa publication. D'autre part, les méthodes et les solutions proposées sont trop vagues pour être utilisées de manière simple. Toutefois, l'aspect important à retenir est le classement qui y est effectué, ainsi que le rapprochement entre les mécanismes de défaillances, les signatures électriques associées et les solutions proposées.

Tableau 3 : Signatures et mécanismes défaillances des transistors pour MMICs GaAs (34).

Mode de défaillance Signature électrique	Méthodes de détection	Mécanismes de défaillance	Solutions possibles
Dégradation du courant de drain de saturation I_{DSS}	Essai accéléré Utilisation réelle	« <i>Gate sinking</i> » Effets de surface Dégradations des métaux de grille (Pt, Pd) par l'hydrogène	Critères de déverminage Contrôle en température Contrôle de l'environnement
Dégradation du courant de fuite de la grille I_G	Essai accéléré Stockage haute température Haute température en polarisation inverse de grille	Interdiffusion	Contrôle en température Contrôle du courant de grille Amélioration de la qualité de la passivation
Dégradation de la tension de seuil V_{seuil}	Essai accéléré Utilisation réelle	« <i>Gate sinking</i> » Dégradations des métaux de grille (Pt, Pd) par l'hydrogène	Contrôle en température Choix de matériaux de barrière stables Contrôle de l'environnement
Augmentation de la résistance drain- source R_{DS}	Essai accéléré Utilisation réelle	« <i>Gate sinking</i> » Dégradation des contacts ohmiques	Contrôle en température Choix de matériaux de barrière stables
Diminution de la puissance de sortie P_{OUT}	Essai accéléré Utilisation réelle	Effets de surface Dégradations des métaux de grille (Pt, Pd) par l'hydrogène « <i>Gate sinking</i> »	Contrôle en température Choix de matériaux de barrière stables Contrôle de l'environnement

Dans les sous-parties suivantes, nous reviendrons plus en détail sur la plupart des mécanismes rapportés dans le tableau précédent.

De manière un peu plus ciblée, en 1998, *Meneghesso, et al.* (35) ont rapporté les différents modes et mécanismes de défaillance rencontrés sur différentes technologies de transistors à base de GaAs testés en vieillissement accéléré. L'ensemble des résultats a été résumé dans le Tableau 4.

Tableau 4 : Modes et mécanismes de défaillance causés par des interactions métallurgiques dans des HEMTs AlGaAs/GaAs et des PHEMTs AlGaAs/InGaAs. D'après *Meneghesso, et al. (35)*.

Hétérojonction du HEMT	Passivation	Contact de grille	Modes de défaillance	Mécanismes de défaillance	Conditions de tests de vieillissement
AlGaAs/GaAs	SiN/SiO	Al/Ti	Augmentation des résistances R_S et R_D	Dégradation du contact ohmique	Stockage 225, 250, 275°C ; Test accéléré 175°C, $V_{DS}=2V$, $I_D=10mA$
AlGaAs/GaAs	SiN	Al/Ni	Diminution de I_{DSS} Diminution de la barrière Schottky ϕ_B Diminution de $ V_{seuil} $	Interdiffusion Al/Ni $E_A = 1,8 eV$	Stockage 225, 250, 275°C ; Test accéléré 175°C, $V_{DS}=2V$, $I_D=10mA$
AlGaAs/InGaAs	SiN	Al/Ni	Augmentation de ϕ_B Diminution de I_{DSS}	Interdiffusion Al/Ni $E_A = 1,8 eV$; dégradation du contact ohmique	Stockage 250°C ; Test accéléré 175°C, $V_{DS}=3V$, $I_D=12mA$
AlGaAs/GaAs	SiN	Au/Pt/Ti/WSi	Diminution de $ V_{seuil} $ Augmentation de ϕ_B Augmentation de R_S et R_D	<i>Inconnu</i>	Stockage 225, 250, 275°C ; Test accéléré 175°C, $V_{DS}=2V$, $I_D=10mA$
AlGaAs/GaAs	Non passivé	Al/Ti	Diminution de I_{DSS}	Interdiffusion Al/Ti $E_A = 1,3 eV$; dégradation du contact ohmique $E_A = 1,6 eV$	Stockage 225, 250, 275°C ; Test accéléré 175°C, $V_{DS}=2V$, $I_D=10mA$
AlGaAs/GaAs	SiN	Au/Pt/Ti/WSi	Augmentation de $ V_{seuil} $ Diminution de ϕ_B Augmentation de R_S et R_D	Dégradation du contact ohmique $E_A = 1,5 eV$	Stockage 250°C ; Step-stress $\leq 350^\circ C$; Test accéléré 200, 225, 250°C, $V_{DS}=3V$, $I_D=12mA$
AlGaAs/InGaAs	SiN	Au/Pt/Ti/WSi	Très légère augmentation de R_S et R_D	Dégradation du contact ohmique (uniquement à 350°C)	Stockage 250°C ; Step-stress $\leq 350^\circ C$; Test accéléré 175, 200°C, $V_{DS}=7$ pour différents courants I_D

Roesch (36) a réalisé en 2006 une revue des principaux mécanismes de dégradation des semi-conducteurs, dont les points importants sont rapportés ci-après. Dans certains cas, l'effet de la présence combinée de température et d'humidité sera présenté au travers de quelques autres publications.

b. Le mécanisme de « gate sinking »

C'est l'un des phénomènes les plus anciens rapportés dans l'étude des semi-conducteurs à FETs. Ce mécanisme de diffusion de la matière est activé thermiquement et a été mis en évidence physiquement, tant pour les MESFETs (37), que pour les HEMTs et les PHEMTs (38). Etant donné la grande sensibilité de ce mécanisme à la température, le « gate sinking » est souvent identifié comme la cause de l'usure des FETs. Bien que l'étude de métaux réfractaires de grille (TiW, par exemple) ait

été réalisée et reportée, le titane est encore largement utilisé dans la grille des FETs, et la diffusion de Ti dans GaAs est caractérisé par une énergie d'activation élevée, à savoir 2,56 eV (à titre de comparaison, celle de Au dans GaAs est de 2,64 eV). De plus, la diffusion de Ti dans GaAs croit de manière exponentielle avec la température, ce qui rend ce mécanisme tout à fait particulier.

Plus récemment, *Hisaka, et al.*, en 2005 (39) et en 2009 (40), ont étudié les dégradations causées par la corrosion de HEMTs pseudomorphiques AlGaAs/InGaAs, à grille métallisée Ti/Al ($L_g=0,2 \mu\text{m}$), passivés SiN_x , polarisés de manière continue à 85°C et 85% d'humidité relative. Cette dégradation se traduit électriquement par une baisse du courant de drain en saturation pour $V_{DS}=1\text{V}$. D'après ces mêmes auteurs, le mécanisme incriminé est la dégradation de la surface du composant qu'ils attribueraient à la réaction de corrosion entre la surface du semi-conducteur GaAs et l'oxygène et/ou l'eau présente. De plus, ce phénomène serait amplifié par la présence du champ électrique entre la grille et la surface du semi-conducteur. En effet, l'application de la polarisation V_{DG} provoquerait la diminution de l'énergie d'activation de la réaction de corrosion, pour une température et une humidité relative données. Comme le montre la Figure 16, ils ont ainsi observé la diffusion du gallium, de l'arsenic et de l'aluminium au sein de la couche de passivation en SiN_x . Cette diffusion prendrait sa source au niveau de la grille, à l'interface avec la couche d'AlGaAs. De plus, ils ont observé la délamination de la couche de passivation SiN_x dans cette même région.

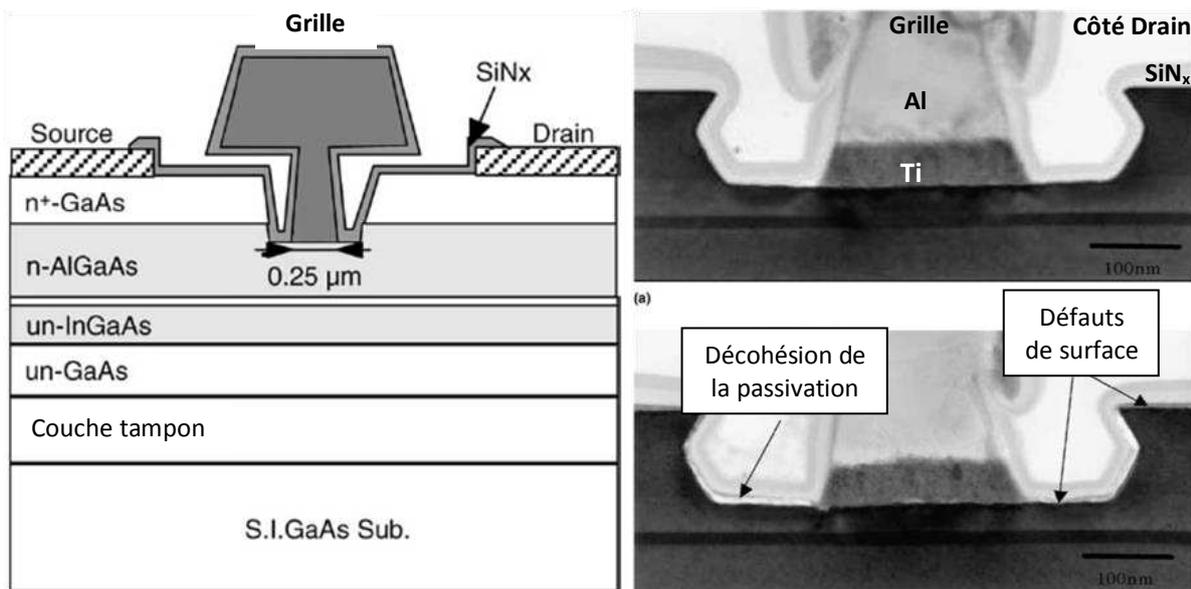


Figure 16 : Schéma et Images au MET d'une coupe transversale d'un PHEMT, avant et après test de chaleur humide(39).

c. Les électrons chauds

En 2007, *Tan, et al.* (41) ont étudié et comparé la dégradation induite par électrons chauds dans des PHEMTs double hétérojonction. La grille est en T et sa largeur est de 0,25 μm . Les contacts ohmiques sont en alliage AuGeNi. Les puces sont passivées soit par du benzocyclobutène, (BCB d'une épaisseur de 2,6 μm déposée par *spin-coating*), soit par du nitrure de silicium SiN_x (120 nm) par PECVD. La tension grille-source est nulle $V_{GS} = 0 \text{ V}$ et la tension drain-source est de $V_{DS} = 7 \text{ V}$ durant les 20 heures de test. Les auteurs ont montré que le mécanisme de dégradation dominant différerait selon la passivation utilisée. D'une part, dans le cas du BCB, l'augmentation de 10% de la tension de claquage proviendrait du piégeage d'électrons chauds au sein du film de BCB et/ou à l'interface entre

le semi-conducteur et la zone d'accès grille-drain. Dans le cas du SiN_x , l'augmentation de 20% de la tension grille-source V_{GS} correspondant au maximum de la transconductance et la diminution de 4% de la tension de seuil semblerait être causée par le piégeage de trous dans la couche d'AlGaAs sous la grille et la fine couche d'oxyde à l'interface entre le métal de grille et la surface du semi-conducteur AlGaAs, et aussi par la présence d'hydrogène durant la phase de dépôt plasma de la passivation SiN_x . Toutefois, cette étude ne porte pas sur l'influence de l'humidité ou de la température, mais il faut ici retenir la méthode de détection des dégradations avec des mesures statiques et l'évolution de paramètres statiques des transistors durant des tests de vieillissement sous contrainte électrique continue.

d. Dégradation par l'hydrogène

Les mécanismes de dégradation liés à l'hydrogène sont nombreux et prennent différentes formes. En 2006, *Blanchard et Del Alamo* (42) ont mis en évidence la dégradation de HEMTs InP et GaAs à grille Ti/Pt/Au de largeur $0,1 \mu\text{m}$ par la génération de contraintes compressives causée par la formation d'un composé d'hydrure de titane TiH_x en présence d'hydrogène gazeux H_2 . Par effet piézoélectrique, ces contraintes génèrent des charges dans le canal. La conséquence électrique est un décalage vers les tensions grille-source positives de la tension de seuil du HEMT. Un schéma illustratif du mécanisme est proposé en Figure 17.

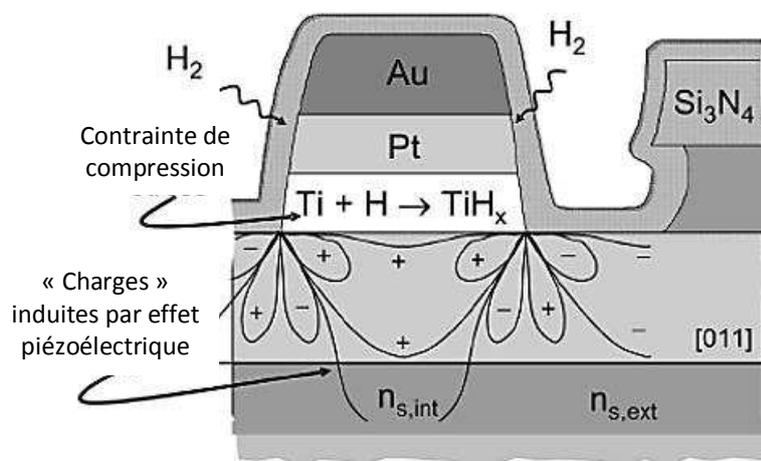


Figure 17 : Schéma illustrant le mécanisme proposé de dégradation de la grille Ti/Pt/Au par l'hydrogène (42).

Plus récemment, en 2011, *Nowodzinsky, et al.*(43) ont proposé un mécanisme de relaxation de charges dans la passivation SiN de MEMS. En effet, le matériau SiN est perméable à l'hydrogène et, dans le même temps, les électrons sont piégés dans la passivation SiN qui recouvre l'électrode. Ce type de mécanisme (Figure 18) peut expliquer la plus grande sensibilité des composants vis-à-vis des décharges électrostatiques ou ESD (en anglais, *Electro-Static Discharge*), notamment dans le cas d'une encapsulation plastique. En effet, une résine d'encapsulation constitue un vrai piège à eau et donc à hydrogène, dont l'évacuation est rendue beaucoup plus difficile.

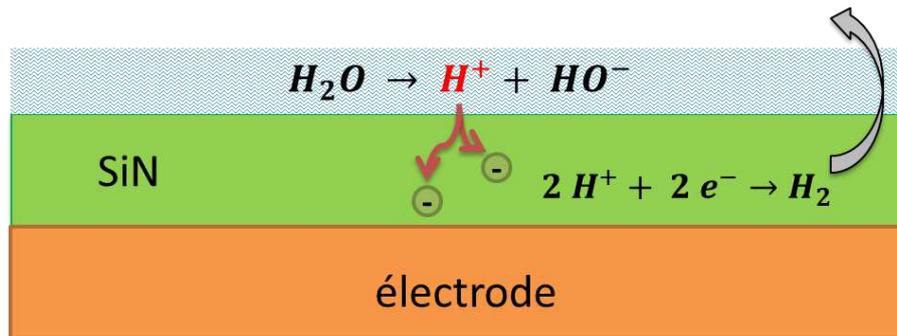


Figure 18 : Mécanisme proposé pour la relaxation de charges causée par l'humidité. Adapté de Nowodzinsky, et al. (43).

4) Synthèse

Il existe un certain nombre de phénomènes et de mécanismes connus pour les composants GaAs. Bien que cette étude fasse appel à des technologies matures et robustes, ils sont susceptibles de se produire lors de tests en conditions sévères, i.e. lorsque le vieillissement est fortement accéléré.

En présence d'humidité, il peut apparaître des phénomènes de corrosion, dont il faut retenir trois types de mécanismes :

- chimique (en absence de champ électrique),
- galvanique (en présence de métaux aux potentiels chimiques dissimilaires)
- électrochimique (en présence d'un champ électrique et d'un flux de courant continu)

L'enjeu et la difficulté de ces travaux consistera à faire le tri dans tous les mécanismes possibles, intrinsèques aux composants GaAs, ou causés par les effets combinés ou non de l'environnement (température et humidité), ainsi que par la contrainte électrique. A ce sujet, il faut aussi souligner le fait qu'il existe peu d'études approfondies sur les effets combinés de la température et de l'humidité, en présence d'une contrainte électrique.

IV. Remise en cause des tests de fiabilité normatifs par une méthodologie et des techniques d'analyse de défaillance adaptées

Roesch, et al. (17), affirment en 1994 que la température est le principal facteur de dégradation des circuits GaAs, tandis que les effets de la polarisation sont négligeables. En effet, le fait d'appliquer une polarisation provoque un échauffement du composant, ce qui limite la diffusion et la condensation d'humidité au sein de la résine d'encapsulation, et surtout à l'interface entre la puce et l'encapsulant.

De même, Hillman, et al. (44) affirment en 2003 que les composants stockés au sol ne dissipent pas d'énergie. Or, l'absence de cette dissipation thermique favorise la condensation de l'humidité présente dans l'atmosphère environnante, sur la surface du circuit. Par ailleurs, les mêmes auteurs rappellent que de précédentes études ont montré que l'observation des problèmes liés à la corrosion, en des durées de test raisonnables, nécessite la présence de contaminants ioniques, notamment des composés chlorés ou bromés. Or, les matériaux plastiques utilisés actuellement

contiennent de moins en moins de ces contaminants ioniques, quelques ppm tout au plus, et c'est ainsi que l'atmosphère de test devient la principale source d'apport. Enfin, la présence de charges en fortes proportions dans la résine peut mener à leur percolation et à la création de circuits de diffusion privilégiés des gaz dans la résine d'encapsulation.

Les deux références précédentes montrent les divergences qui existent encore aujourd'hui sur l'influence d'un paramètre aussi important que la polarisation. D'autres auteurs ont tenté de quantifier plus précisément l'influence de la polarisation sur les processus de dégradation.

1) Effets de la polarisation

En 2004, *Ersland, et al.* (27) ont voulu vérifier la validité du modèle d'accélération d'Hallberg-Peck pour les technologies GaAs. Leurs travaux ont porté sur des MMICs avec PHEMTs de largeur de grille 0,5 µm. Ils ont réalisé des essais accélérés en faisant varier la température et l'humidité. La grille a été soumise à une contrainte électrique de -3 volts. Ils en ont déduit une énergie d'activation $E_a = 0,81$ eV et un exposant lié à l'humidité relative $n = -10,7$. Pour cette étude, *Ersland, et al.* expliquent l'écart sur l'exposant n par le fait qu'ils ont juste assez d'expériences pour calculer les paramètres inconnus et que ce résultat reste incertain. Mais cette différence pourrait bien provenir du paramètre lié à la contrainte électrique, en particulier dans le cas de mécanismes de corrosion électrolytique.

Brizoux, et al. (45) de Thomson-CSF ont proposé en 1992 un modèle (Équation 5) qui dérive du modèle proposé par Peck (avec $n=2,66$ et $E_A=0,7$ eV). La température de référence est fixée arbitrairement à 55°C (328 K) et 50% d'humidité relative. En plus de la température et l'humidité relative, ils ont pris en compte l'effet de la polarisation appliquée durant l'essai sous la forme d'une loi exponentielle :

$$A_f = \left(\frac{HR_j}{50}\right)^{2,66} \cdot \exp\left[\left(\frac{0,7}{k_B}\right) \cdot \left(\frac{1}{T_j} - \frac{1}{328}\right)\right] \cdot \exp\left[\frac{V}{V - 1,1 V_n}\right]$$

Équation 5 : Modèle de Thomson-CSF.

avec T_j : la température de jonction en K,

et $T_j = T_a + \theta_{ja} \cdot P$ (T_a est la température ambiante en K, θ_{ja} est la résistance thermique entre la jonction et l'ambiante, P est la puissance dissipée)

HR_j : l'humidité relative à la surface du dispositif, qui est considérée comme différente de celle régnant dans l'enceinte de test, selon la loi psychrométrique (Équation 6) :

$$HR_j = HR_a \cdot \exp\left[\frac{0,43}{k_B} \cdot \left(\frac{1}{T_j} - \frac{1}{T_a}\right)\right]$$

Équation 6 : Loi psychrométrique utilisée comme terme correctif dans le modèle Thomson-CSF.

V : la polarisation appliquée durant l'essai

V_n : la polarisation nominale.

Plus récemment, *Schultz et Gottesfeld* (46) d'Intersil ont présenté en 1998 un autre modèle (Équation 7) dérivé de la loi de Peck, auquel l'influence de la tension de polarisation est ajoutée sous la forme d'une loi puissance :

$$A_f = \left(\frac{HR_{test}}{HR_{réf}} \right)^n \left(\frac{V_{test}}{V_{réf}} \right)^m \cdot \exp \left[\left(\frac{E_A}{k_B} \right) \cdot \left(\frac{1}{T_{réf}} - \frac{1}{T_{test}} \right) \right]$$

Équation 7 : Modèle d'Intersil.

avec V_{test} et $V_{réf}$: les tensions de polarisation appliquées dans les conditions de test et de référence (en Volts),

$E_A = 0,9 \text{ eV}$: l'énergie d'activation, d'après les données internes à l'entreprise Intersil,

$n = 2,66$: d'après les travaux d'*Hallberg et Peck* (16),

$m = 1,4$: d'après les données d'Intersil.

Il y a encore bien d'autres modèles qui tentent de décrire l'effet de la polarisation, combiné ou non à la température et l'humidité (47). Malgré tout, il n'existe pas de consensus sur un modèle adéquat pour décrire l'effet de la polarisation sur les vieillissements accélérés en chaleur humide. Souvent, les entreprises telles qu'Intersil ou anciennement Thomson-CSF (renommée Thales depuis 2000), développent leur propre modèle afin de correspondre aux technologies de composants qu'elles utilisent couramment.

De plus, la polarisation d'un circuit aussi complexe qu'un MMIC ne consiste pas seulement à polariser deux électrodes plongées dans un électrolyte. La distribution du champ électrique à la surface d'un circuit est très variable et des phénomènes très localisés peuvent apparaître, notamment dans les zones où les distances entre électrodes sont maximales. Ce ne sont pas seulement les zones actives (électrodes grille-drain ou drain-source) qui peuvent être dégradées, mais aussi les régions entre les deux électrodes d'un condensateur MIM, ou encore deux lignes d'accès adjacentes d'un PCB.

Par exemple, en ce qui concerne le choix du type de contrainte électrique que subissent des MMICs en test accéléré THB, il a été choisi d'observer les effets d'une polarisation nominale, encore appelée polarisation directe, et d'une polarisation inverse grille-source. Dans les deux cas, le drain et toutes ses lignes d'accès sont à l'anode tandis que la grille est à la cathode. Seule la valeur du champ électrique varie entre les deux conditions. De plus, en polarisation nominale, le transistor dissipe de la chaleur, ce qui limite théoriquement les possibilités de condensation à sa surface.

2) Problèmes posés par l'encapsulation plastique

Dans le cadre de l'analyse de défaillance d'un composant encapsulé, il est extrêmement difficile d'accéder directement à l'observation du défaut à la surface du composant protégé. Il faut donc recourir à des méthodes d'ouverture du matériau d'encapsulation. Mais, quelle que soit la méthode choisie, il y a le risque de détruire le défaut responsable de la défaillance électrique du circuit, voire même d'en créer de nouveaux.

La méthode la plus répandue est la décapsulation chimique. Elle consiste à dissoudre la résine d'encapsulation avec un mélange d'acides (acide nitrique et acide sulfurique) ou de solvants à chaud ou à froid. Un exemple de résultat après décapsulation est présenté Figure 19. Cette méthode pose de nombreux problèmes du fait de l'agressivité du mélange vis-à-vis des matériaux organiques en présence (résine dam-and-fill, PCB, etc.), mais aussi vis-à-vis de la passivation, des métallisations et du substrat GaAs.

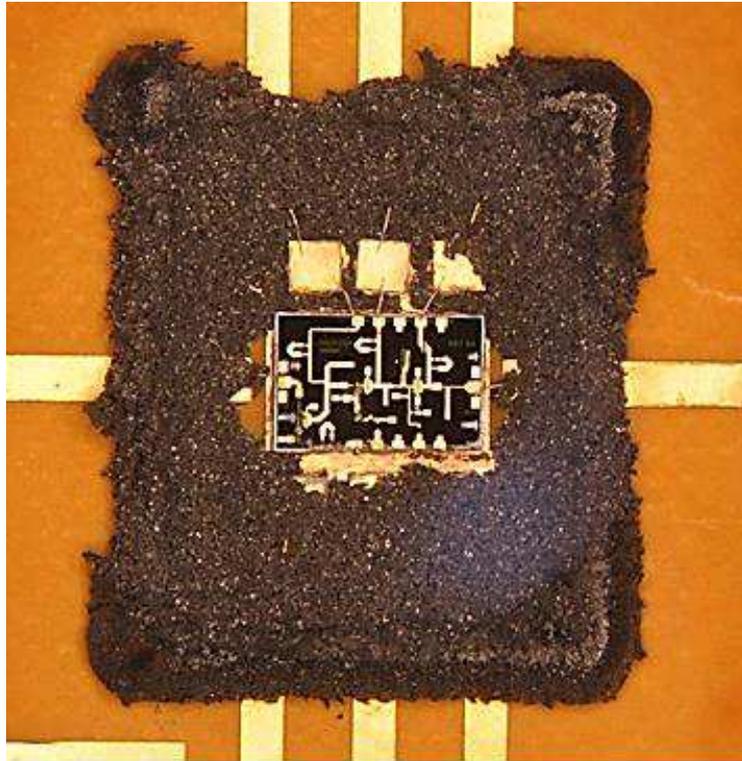


Figure 19 : Exemple de MMIC après décapsulation chimique par mélange d'acides.

Il existe aussi une méthode d'ablation par laser haute puissance, décrite par *Aubert, et al* (48). Cette méthode est encore en développement et constitue plutôt une pré-ouverture avant une attaque chimique finale.

Par ailleurs, il est possible de réaliser une décapsulation par voie thermomécanique, mécanique ou plasma.

Les avantages et inconvénients des méthodes connues de décapsulation de packaging plastique de composants électroniques sont synthétisés dans le Tableau 5.

Tableau 5 : Avantages et inconvénients des méthodes de décapsulation. D'après *Ardebili et Pecht (49)*.

Méthode de décapsulation	Avantages	Inconvénients
Chimique	<ul style="list-style-type: none"> - faible coût - méthode à haute fiabilité - les métallisations restent intactes - températures requises relativement faibles (70°C pour une attaque à l'acide nitrique) 	<ul style="list-style-type: none"> - des contaminants présents à la surface de la puce peuvent être retirés, empêchant des analyses chimiques de surface - l'eau relâchée par la décomposition de la résine époxyde, en cas d'excès, peut mener à des phénomènes de corrosion localisée - nécessité de mesures de sécurité pour la protection contre l'exposition aux produits chimiques des opérateurs
Thermo-mécanique	<ul style="list-style-type: none"> - la surface du composant peut être analysée - les défauts éventuels dans la passivation, les trous dans la résine époxyde et les zones non polymérisées de la résine peuvent être étudiés 	<ul style="list-style-type: none"> - plus de caractérisation électrique possible du fait de la destruction des fils de bonding - le montage est soumis à des températures extrêmes proches de 500°C - approprié uniquement pour les composants reportés par brasage à l'or-étain eutectique, mais pas pour des colles époxydes
Mécanique	<ul style="list-style-type: none"> - la résine est retirée lentement ce qui permet d'examiner en détail la zone d'intérêt - convient à l'analyse de courants de fuite provoqués par la présence d'un matériau étranger dans la résine entre deux fils de bonding 	<ul style="list-style-type: none"> - l'endommagement de la surface de la puce est possible, ce qui empêcherait des analyses de surface - en cas d'endommagement des fils de bonding, impossibilité de réaliser des mesures électriques - Procédé relativement long
Laser/Plasma	<ul style="list-style-type: none"> - méthode très efficace dans tous les cas - méthode douce, sûre et propre 	<ul style="list-style-type: none"> - le temps de décapsulation est trop long (plusieurs heures) - possibilité de création d'artefacts assimilés à de vrais mécanismes de défaillance

En réalité, la solution idéale serait de combiner tout ou du moins une partie des méthodes citées précédemment et cela est rendu possible par des machines développées dans ce sens.

Dans tous les cas, ces analyses sont longues et destructives. De plus, il y a toujours le risque de détruire les défauts potentiellement présents à la surface du composant. Par exemple, dans le cas

d'une défaillance par court-circuit générée par la formation de dendrites entre deux électrodes, la fragilité de ces dendrites rend impossible leur observation après une attaque à l'acide, très agressive.

Ces méthodes d'attaque destructives par la face avant sont difficilement applicables pour cette étude. Nous avons donc cherché une solution d'analyse alternative. Une méthodologie nouvelle qui permet d'observer le défaut par une approche en face arrière du MMIC, donc non destructive pour un défaut présent en surface du composant, est proposée.

3) Conclusions et nécessité d'une méthodologie adaptée

Ce premier chapitre, à travers une recherche bibliographique, a permis de faire le lien entre les études de cas déjà réalisées par TAS/CNES et les travaux réalisés sur les puces MMIC GaAs. Le test de vieillissement THB permet d'accélérer les mécanismes de défaillance liés à la température et au taux d'humidité relative. Les principaux mécanismes de défaillance observés sont les phénomènes de corrosion et la migration électrochimique d'ions métalliques. Toutefois, la loi d'accélération la plus communément utilisée, la loi de Hallberg-Peck, a été construite de manière empirique à partir d'un ensemble de travaux sur les technologies silicium encapsulées par des résines époxy. Bien qu'elle soit la plus utilisée, cette loi souffre de lacunes pour expliquer réellement la physique et/ou la chimie sous-jacentes des défaillances observées. D'autres modèles ont choisi d'inclure l'effet de la polarisation, sous la forme d'une loi puissance ou exponentielle. Mais rien ne nous indique lequel est la plus juste. De plus, il existe d'autres paramètres, tels que l'architecture du composant ou la nature la passivation qui semblent avoir une influence sur les défaillances observées dans des proportions qui restent à déterminer.

L'analyse de défaillance par décapsulation physico-chimique de composants encapsulés selon le procédé dam-and-fill a montré qu'elle pouvait poser de nombreux problèmes, une nouvelle méthodologie d'analyse sera proposée dans le dernier chapitre de ce mémoire.

CHAPITRE II : Technologies étudiées, Matériels et Méthodes de tests associées

Dans le cadre de cette étude, des composants fabriqués selon des procédés stabilisés et maîtrisés ont été utilisés. Les conditions nominales d'utilisation et les aires de sécurité de fonctionnement sont connues d'après les fiches de conception des fabricants des MMICs, ainsi que des études internes à Thales Alenia Space. Les caractéristiques et propriétés physico-chimiques des résines d'encapsulation sont conformes aux normes et spécifications du militaire et du spatial (MIL-STD, JEDEC et ASTM, notamment).

Le Chapitre II a été scindé en deux parties.

La Partie A du Chapitre II décrit les technologies étudiées et les méthodes de tests utilisées au cours de ces travaux.

La Partie B présente l'ensemble du matériel d'essais et des méthodes associées à l'étude des différents matériaux et structures de tests. Une méthodologie en 3 étapes a de plus été mise en œuvre afin de distinguer les effets de l'environnement (chaleur humide à 85°C/85%HR) de ceux liés à l'application ou non d'une contrainte électrique (stockage, polarisation nominale, polarisation inverse de grille). De plus, deux technologies de transistors pour un seul et même type d'encapsulation par résine époxyde chargée silice déposée selon le procédé « dam-and-fill » seront étudiées.

Partie A : Description des composants testés et de leur encapsulation

I. Description des structures de tests pour MMICs GaAs

L'intégration (ou assemblage) de composants électroniques pour les applications spatiales est souvent de type hybride. Les assemblages hybrides sont utilisés pour la fabrication de modules en petites séries et à forte valeur ajoutée. En général, ils sont constitués d'un ou de plusieurs composants actifs (MMIC GaAs) et passifs (condensateurs et résistances) qui sont assemblés sur un substrat (circuit imprimé) ou directement sur le fond d'un boîtier métallique ou céramique assemblé mécaniquement (vissage, soudage). La plupart des reports sont effectués semi-manuellement avec de la colle conductrice chargée à l'argent. L'ensemble est connecté électriquement par câblage filaire ou flip-chip par exemple.

1) Structure de test générale : module hybride

a. Plaque alumine dorée

Pour les tests de stockage en chaleur humide, donc sans contrainte électrique, les structures de tests sont de simples plaques d'alumine métallisées à l'or électrolytique (Figure 20). Les MMICs passifs sont reportés par collage conducteur avec une colle chargée à l'argent.

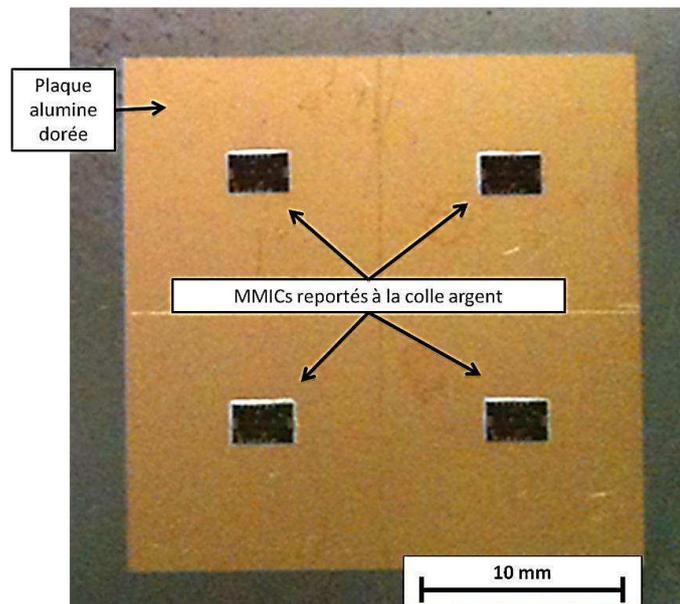


Figure 20 : Structure de test pour du stockage en chaleur humide sans contrainte électrique.

b. Semelles de test

Pour tous les tests sous contrainte électrique, les semelles de test sont en alumine recouvert d'une couche d'or électrolytique, utilisés pour des maquettes ou des modèles de vol (Figure 21). Selon la présence ou non d'une encapsulation plastique, deux cas de figure peuvent se présenter.

Dans un premier cas (Figure 21 - a), si le véhicule de test n'est pas destiné à de l'encapsulation plastique, le MMIC est d'abord reporté avec de la colle conductrice chargée argent sur le fond d'un micro-boîtier en Kovar (alliage FeNiCo) avec finition à l'or, lui-même placé dans une semelle de test. En théorie, ce micro-boîtier peut être scellé de manière hermétique. C'est le type de packaging hermétique standard utilisé par Thales Alenia Space. Mais dans le cadre de ces travaux, ces micro-boîtiers restent ouverts. Dans un second cas (Figure 21 - b), lorsque les puces sont destinées à être encapsulées selon le procédé dam-and-fill (détaillé par la suite en page 62), le MMIC est reporté au préalable sur un circuit imprimé ou PCB (*Printed Circuit Board*, décrit dans la partie suivante) qui est ensuite collé sur le fond de la semelle de test en aluminium doré.

Lors de tests sous contrainte électrique, trois niveaux de condensateurs de découplage (stabilisation électrique pour une utilisation en hyperfréquences) sont ajoutés entre le MMIC et les alimentations de grille et drain, par collage sur la semelle de test en aluminium doré, puis câblage :

- 1^{er} niveau : condensateurs de 100pF en barrette de trois, collés au plus près du MMIC ;
- 2^{ème} niveau : condensateurs droits, de 10nF entre le PCB et les broches internes du boîtier, collés à la verticale sur le fond du boîtier ;
- 3^{ème} niveau : condensateurs à pattes, de 1 μ F entre les broches externes grille-source et drain-source du boîtier, la source étant à la masse.

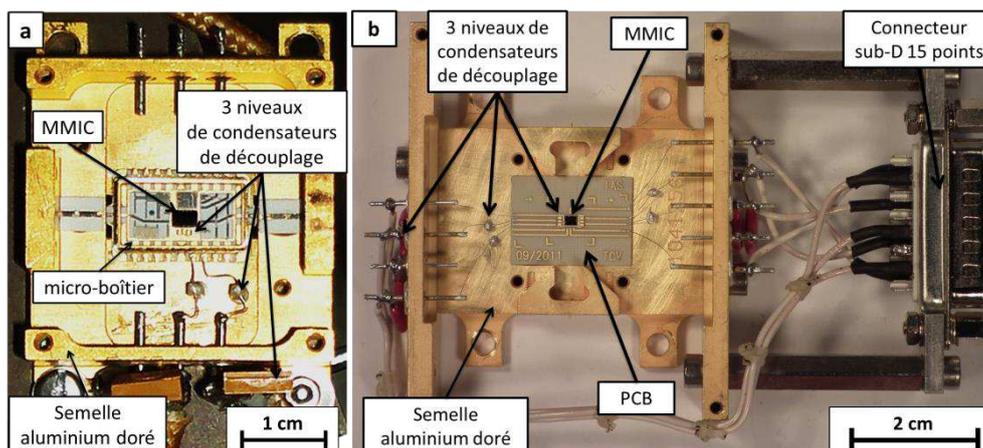


Figure 21 : Véhicules de test câblés sur lesquels est reporté un MMIC : (a) dans un micro-boîtier non encapsulé ; (b) sur un PCB pour une encapsulation par procédé dam-and-fill (b).

Les connexions internes entre le MMIC, le PCB ou le micro-boîtier, et les traversées du macro-boîtier sont réalisées par des rubans en or ou en argent de 200 μ m d'épaisseur, qui peuvent être soudés ou bien collés à la colle argent. Les fils de connexion entre les traversées et le connecteur sub-D 15 points sont protégés par des gaines en Téflon vis-à-vis de l'environnement sévère des tests. Il en va de même pour les câbles d'alimentation entre le connecteur et le système d'alimentation électrique en phase de mesure ou de test de vieillissement.

Un capot temporaire est vissé sur la structure lors de la fabrication des modules pour protéger les composants avant encapsulation et lors de toute manipulation. Ce capot est enlevé lors des tests en chaleur humide.

c. Circuit imprimé RO4003C

Le circuit imprimé est un PCB du type RO4003C double face de ROGERS de 0,3 mm d'épaisseur. C'est une plaque composite laminée céramique/polymère renforcée à la fibre de verre. Ces propriétés principales sont indiquées dans le Tableau 6. Le fabricant de PCB fournit la température de transition vitreuse (T_g), déterminée par calorimétrie différentielle (DSC), et la température de dégradation, déterminée par thermogravimétrie (ATG). Les pistes d'accès sont métallisées à l'or.

Cette carte possède des pistes en cuivre avec finition nickel-or qui servent d'accès de polarisation, ainsi que d'une plage de report du composant MMIC et des capacités de découplage de premier niveau.

Tableau 6 : Propriétés principales des cartes PCB RO4003 (50).

Propriété	Valeur typique
Résistivité volumique	$1,7 \times 10^{10} \text{ M}\Omega \cdot \text{cm}$
Résistivité surfacique	$4,2 \times 10^9 \text{ M}\Omega$
Coefficient d'expansion thermique	entre -55 et +288°C : axe X : 11 ppm/°C axe Y : 14 ppm/°C axe Z : 46 ppm/°C
Température de transition vitreuse (par DSC)	$T_g > 280^\circ\text{C}$
Température de dégradation (par ATG)	$T_d = 425^\circ\text{C}$
Conductivité thermique à 80°C	$0,71 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$
Taux d'absorption d'humidité	0,06% après 48h d'immersion à 50°C d'un échantillon de 1,524 mm

Deux types de technologies de transistors ont été évaluées dans le cadre de ces travaux et sont présentées séparément et de manière exhaustive.

2) MMICs à MESFET du Fondeur A : TCV et LLA par procédé A

a. Le MESFET

Le MESFET (*MEtal Semiconductor Field Effect Transistor*) est le plus ancien des transistors à effet de champ hyperfréquences de la filière GaAs et sa technologie est maintenant bien établie (Figure 22). La topologie du transistor est le plus souvent du type canal creusé (*recess*) afin de réduire la valeur de la résistance d'accès de source et sa tension de seuil. Plusieurs doigts de grille sont mis en parallèle afin de réduire la valeur de la résistance de grille ou pour augmenter le courant drain maximal et donc la puissance de sortie. La longueur totale de la grille varie d'une centaine de

micromètres pour les transistors à faible bruit jusqu'à plusieurs millimètres pour les transistors de puissance.

La principale limitation des MESFETs réside dans le fait que le transport électronique s'effectue dans une couche dopée. En effet, pour augmenter la fréquence de coupure, il faut diminuer la longueur de grille L_g et également l'épaisseur A de la couche active afin que la valeur du rapport L_g/A reste élevée. La réduction de l'épaisseur de la couche doit s'accompagner d'une augmentation du dopage N_d de la couche active afin que la tension de seuil V_{th} (*threshold*, en anglais), ou tension de seuil V_{seuil} , proportionnelle à $N_d \cdot A^2$, reste raisonnable. Les transistors à grille courte sont donc très dopés, ce qui dégrade le transport électronique, et donc la vitesse moyenne des électrons sous la grille. Cette limitation des MESFETs a été surmontée par l'introduction des hétérojonctions pour réaliser des transistors à effet de champ à haute mobilité électronique (HEMT).

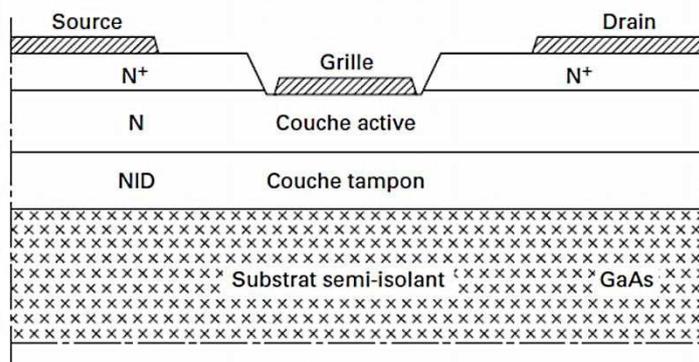


Figure 22 : Coupe de la zone active d'un MESFET (51).

b. Description du procédé A

Le procédé A du Fondeur A est employé pour la fabrication de MMICS comprenant un MESFET GaAs de forte puissance (de l'ordre de 0,3 W/mm) avec des interconnexions à base d'or épais, qui peut atteindre jusqu'à 6 μ m d'épaisseur (Figure 23) et des composants passifs (résistances, condensateurs et inductances).

Le procédé A pour les MESFET GaAs (avec une longueur de grille $L_g = 0,5\mu$ m) est proposé par le fondeur A depuis environ 25 ans. A ce titre, cette filière technologique est amenée à devenir obsolète d'ici peu du fait de l'évolution des besoins, notamment les fréquences de fonctionnement.

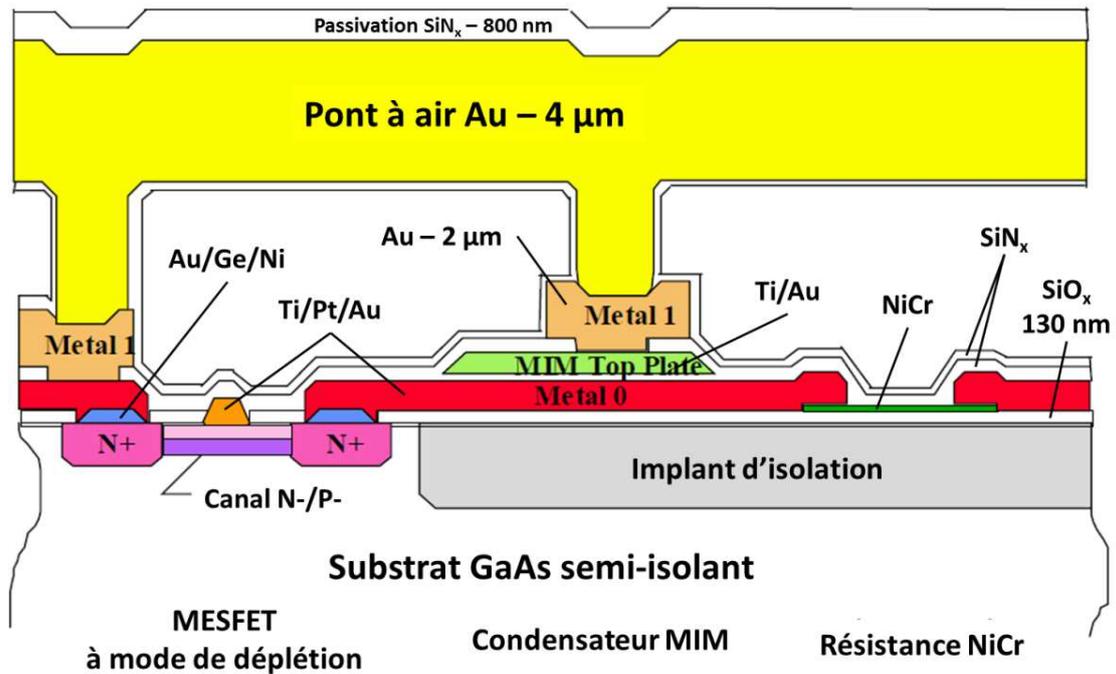


Figure 23 : Coupe détaillée du procédé de fabrication A des MESFETs de puissance du Fondeur A.

Les points importants de cette technologie sont l'épaisseur et le nombre des couches de passivation SiN_x (de l'ordre du micromètre en cumulé), ainsi que la nature des métallisations Ti/Pt/Au (Metal 0 et grille), Au (Metal 1 et Pont à air). Cette technologie du Fondeur A est mise en comparaison par la suite avec une seconde technologie, plus récente, d'un autre fondeur que l'on appellera pour la suite Fondeur et/ou Procédé B.

c. Observation et description des MMICs du Fondeur A

Deux types de MMICs à MESFET du Fondeur A ont été étudiés : des LLAs (*Low Level Amplifiers* ou Amplificateurs de Petits Signaux) ; des TCVs (*Technology Characterisation Vehicle* ou Véhicules de Caractérisation de Technologie).

Les LLA-AX (Figure 24) sont des MMICs à substrat GaAs fabriqués selon le procédé A'. Leurs dimensions sont de $3 \times 2 \text{ mm}^2$ pour une épaisseur de substrat GaAs de $100 \mu\text{m}$. La face arrière est métallisée à l'or. Le plan de masse est réalisé en face arrière et relié au circuit par des *via-holes* (*Vertical Interconnect Access holes* ou Trous d'accès métallisés pour interconnexion verticale). Ces LLAs sont constitués de 3 étages d'amplification composés d'une partie active (MESFET) et d'éléments passifs (condensateurs MIM, inductances et résistances implantées ou déposées en couche mince de NiCr).

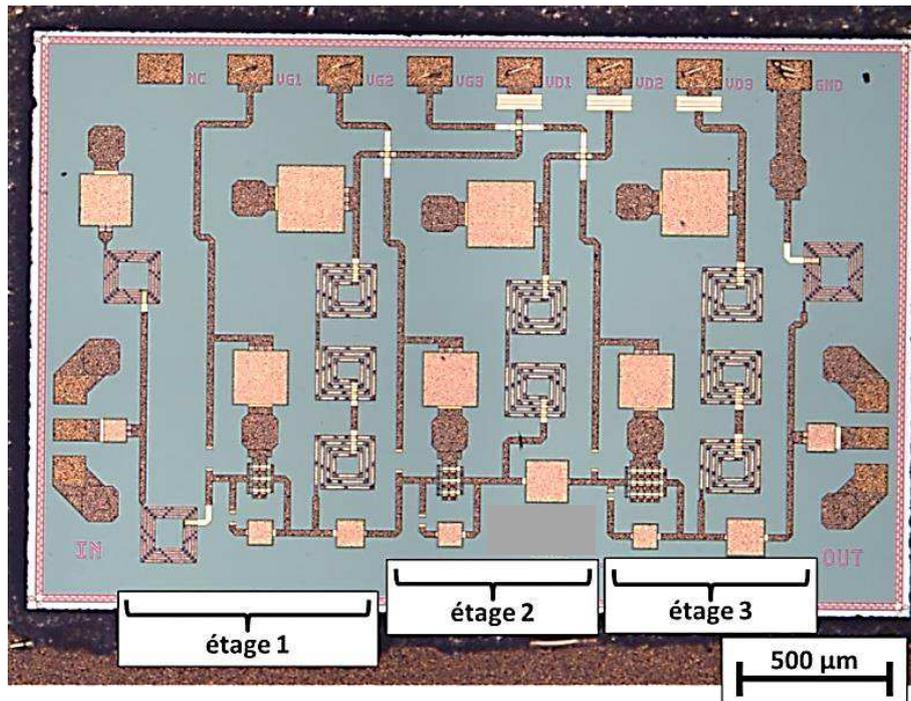


Figure 24 : Vue au microscope optique d'un MMIC GaAs LLA-AX du Fondeur A avant vieillissement.

La géométrie de grille à 6 doigts (L_g : longueur ; W_g : largeur) du transistor de chaque étage du LLA-AX est donnée dans le Tableau 7.

Tableau 7 : Caractéristiques du LLA-AX.

Etages du LLA-AX	Transistor x Nombre	Géométrie de la grille
Etages 1 et 2	MESFET x2	$L_g = 0,50 \mu\text{m}$, $W_g = 6 \times 50 \mu\text{m}$
Etage 3	MESFET x1	$L_g = 0,50 \mu\text{m}$, $W_g = 6 \times 100 \mu\text{m}$

Un TCV est constitué de différents éléments caractéristiques d'une technologie ou d'un procédé de fabrication donné. Les TCV-AX (Figure 25) sont des composants à substrat GaAs fabriqués selon le procédé A. Leurs dimensions sont de $2,5 \times 2,6 \text{ mm}^2$ pour une épaisseur de substrat GaAs de $100 \mu\text{m}$. La face arrière est métallisée à l'or. Le plan de masse est réalisé en face arrière et relié au circuit par des *via-holes*. Leur consommation en fonctionnement nominal est inférieure à 112 mW .

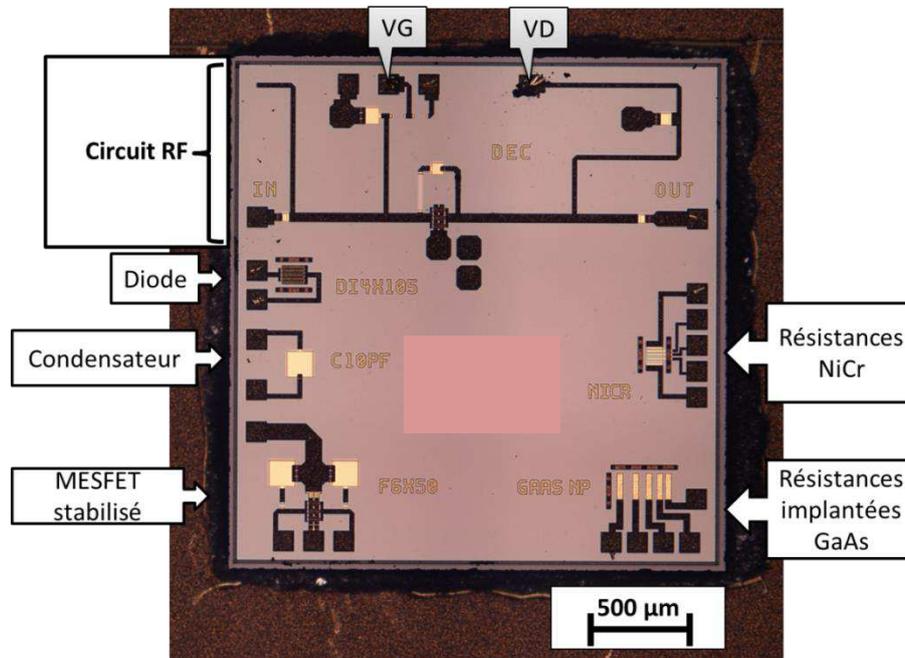


Figure 25 : Vue au microscope optique d'un MMIC GaAs TCV-AX du Fondeur A non vieilli.

La nature et les valeurs caractéristiques des différents éléments d'un TCV-AX sont données dans le Tableau 8 (MESFETs) et le Tableau 9 (éléments passifs).

Le circuit RF se distingue par ses accès DC et RF, qui sont stabilisés par des circuits RC. De plus, une boucle de rétroaction (circuit RC utile en fonctionnement RF) est aussi placée entre les pistes d'accès de grille et de drain. Le transistor stabilisé (F6X50 pour FET 6x50μm) ne possède que des circuits RC sur les accès de grille et de drain.

Tableau 8 : Caractéristiques des zones actives du TCV-AX.

Zones actives du TCV-AX	Transistor x Nombre	Géométrie de grille
Circuit RF	MESFET x1	$L_g = 0,5 \mu\text{m}$, $W_g = 6x50 \mu\text{m}$
MESFET stabilisé	MESFET x1	$L_g = 0,5 \mu\text{m}$, $W_g = 6x50 \mu\text{m}$

Les condensateurs sont de type MIM (*Metal-Insulator-Metal*) dont le matériau diélectrique est du nitrure de silicium. De plus, cette technologie possède deux types de résistances à base de GaAs implanté et en couche mince de NiCr.

Tableau 9 : Eléments passifs du TCV-AX.

Eléments passifs du TCV-AX	Nature	Valeurs caractéristiques
Diode	Diode BE (base-émetteur)	$L_g = 0,50 \mu\text{m}$, $W_g = 4x105 \mu\text{m}$
Condensateur	Métal-Isolant-Métal (MIM)	$C = 10 \text{ pF}$
Résistances GaAs (implantation N ⁺)	4 résistances en série obtenues par implantation ionique N ⁺	11,5 Ω ; 23 Ω ; 34,5 Ω ; 46 Ω
Résistances NiCr	4 résistances en NiCr en série	2,5 Ω ; 5 Ω ; 7,5 Ω ; 10 Ω

3) MMICs à PHEMT du Fondeur B : TCV et LLA par procédé B

a. Le HEMT pseudomorphique

Le transistor HEMT (*High Electron Mobility Transistor*) est encore appelé dans la littérature TEGFET (*Two Dimensional Electron Gas Field Effect transistor*) ou MODFET (*Modulation Doped Field Effect Transistor*) ou encore SDHT (*Selectively Doped Heterojunction Transistor*).

Comme le montre la Figure 26, dans une structure HEMT pseudomorphique (PHEMT), la couche active est constituée d'une hétérojonction AlGaAs (N+)/InGaAs (I). Comme le matériau InGaAs n'est pas adapté en maille sur GaAs, il est contraint ou pseudomorphique à condition d'en limiter l'épaisseur à 10 à 20 nm. Le transport des électrons s'effectue dans le matériau InGaAs non dopé.

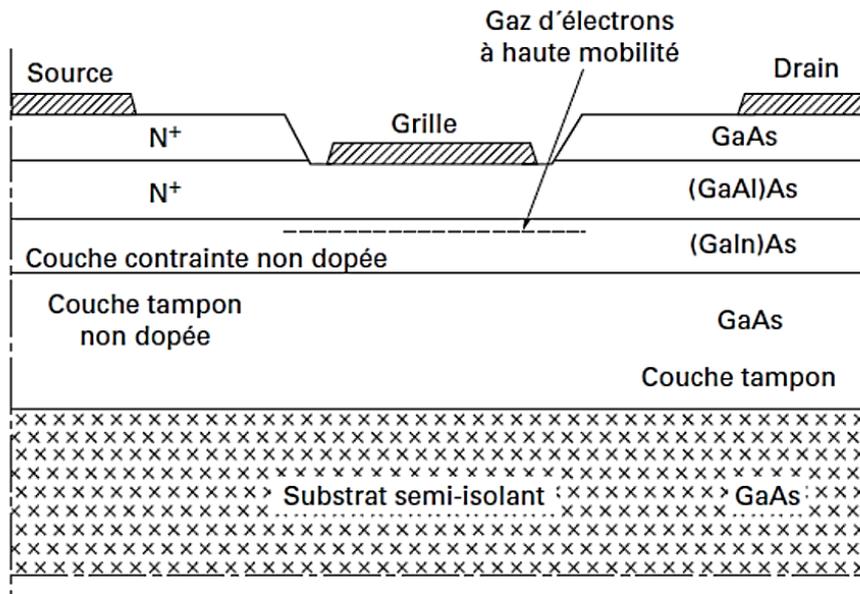


Figure 26 : Coupe de la zone active d'un PHEMT (51).

b. Description du procédé de fabrication du Fondeur B

La puissance consommée est d'environ 0,3 W/mm pour cette technologie. Il est possible de trouver dans la littérature des coupes schématiques des principaux éléments de cette technologie (Figure 27). Les différences notables avec la technologie A se situent dans la métallisation de grille, qui est ici en Ti/Al/Au, ainsi que dans les épaisseurs de passivation qui ne sont que de 150 nanomètres.

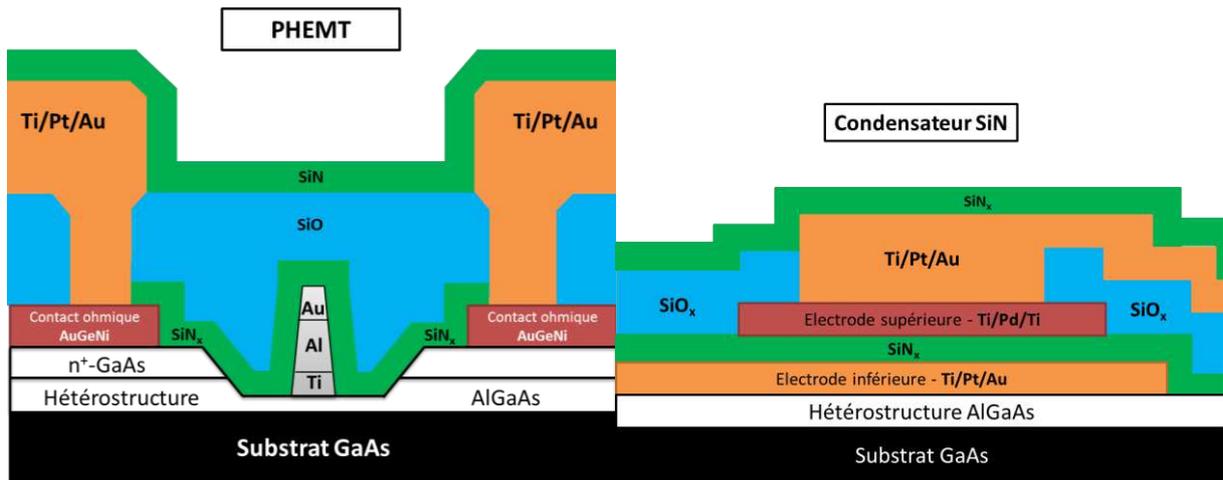


Figure 27 : Coupes d'un PHEMT et d'un condensateur MIM SiN fabriqués selon le procédé du Fondeur B.

c. Observation et description des MMICs du Fondeur B

Un LLA (*Low Linear Amplifier* ou Amplificateur Linéaire de Petits signaux) est un MMIC GaAs constitué de deux étages d'amplification indépendants, séparés par une capacité. Les 2 étages sont indiqués par *étage 1* et *étage 2* sur la Figure 28. Chaque étage possède ses propres accès DC (VG, VD et GND), mais il n'existe qu'un seul accès RF (IN et OUT) pour l'ensemble du circuit. Outre les éléments tels que les condensateurs et les résistances de chaque étage, ceux-ci diffèrent surtout par la géométrie de leur transistor.

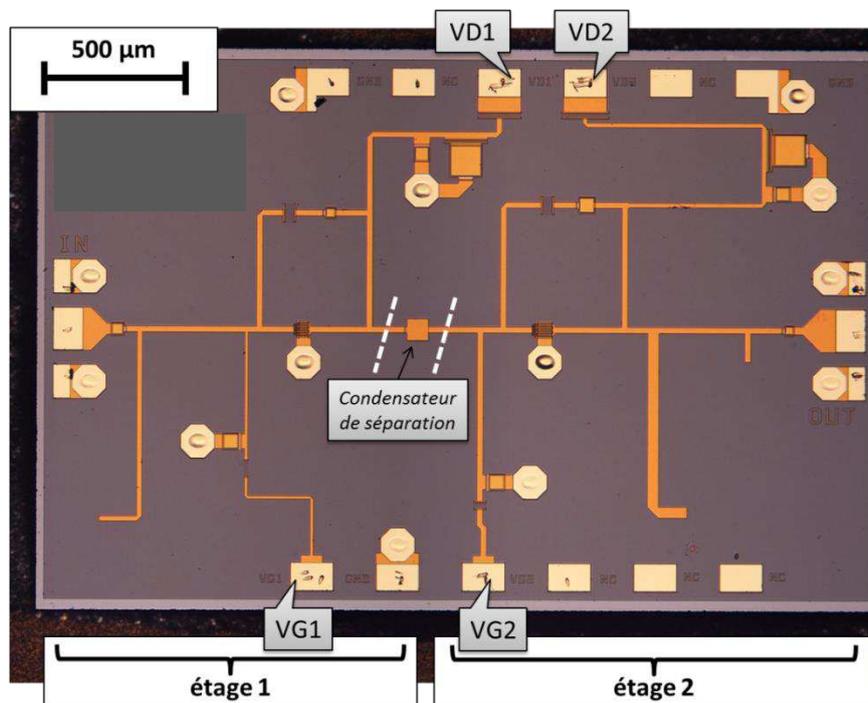


Figure 28 : Vue au microscope optique d'un MMIC GaAs LLA-BX du Fondeur B non vieilli.

La géométrie de la grille à 6 doigts du transistor de chaque étage du LLA-BX est donnée dans le Tableau 10.

Tableau 10 : Géométrie de grille des PHEMTs du LLA-BX (Figure 28).

Etages du LLA-BX	Transistor x Nombre	Géométrie de grille
Etage 1	PHEMT x1	$L_g = 0,18 \mu\text{m}$, $W_g = 6 \times 30 \mu\text{m}$
Etage 2	PHEMT x1	$L_g = 0,18 \mu\text{m}$, $W_g = 6 \times 50 \mu\text{m}$

Un TCV du Fondeur B est un composant qui comporte différents éléments, comme par exemple le cas du TCV-BX présenté en Figure 29.

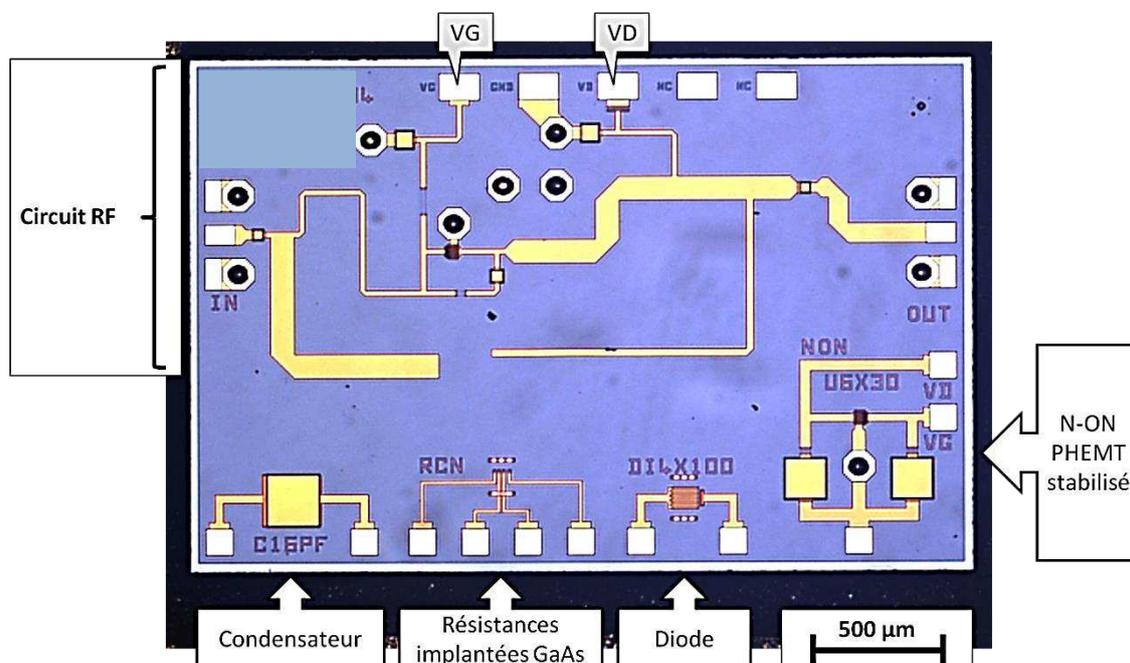


Figure 29 : Vue au microscope optique d'un TCV-BX GaAs avant vieillissement

La nature et les caractéristiques de chaque élément du TCV-BX sont reportées dans le Tableau 11 (zones actives). Le circuit RF fonctionnel possède des accès RF (IN/OUT) et DC (grille VG, drain VD et masse GND). Les accès DC et RF sont stabilisés par des circuits RC. Une boucle de rétroaction (circuit RC qui est utile en fonctionnement RF) est aussi placée entre les pistes d'accès de grille et de drain. Un PHEMT N-ON (*Normally-ON*) U6X30 a ses propres accès DC de drain VD et de grille VG. Ce PHEMT isolé est stabilisé par des circuits RC ($R=100 \Omega$ et $C=10 \text{ pF}$) et peut donc être caractérisé électriquement de manière indépendante. Le PHEMT du circuit RF et le PHEMT isolé ont la même géométrie de grille, à savoir six doigts de grille en U, de largeur totale $W_g = 6 \times 30 = 180 \mu\text{m}$ et de longueur $L_g = 0,18 \mu\text{m}$.

Tableau 11 : Géométrie de grille des PHEMTs du TCV-BX (Figure 29)

Zones actives du TCV-BX	Transistor x Nombre	Géométrie de grille
Circuit RF	PHEMT x1	$L_g = 0,18 \mu\text{m}$, $W_g = 6 \times 30 \mu\text{m}$
PHEMT N-ON stabilisé	PHEMT x1	$L_g = 0,18 \mu\text{m}$, $W_g = 6 \times 30 \mu\text{m}$

Le Tableau 12 présente les éléments passifs du TCV-BX. Les 3 résistances série RCN sont à base de GaAs implanté. Le condensateur de capacité 16 pF (C16PF) est de type MIM (*Metal-Insulator-Metal*) et l'isolant est une couche de nitrure de silicium (SiN_x) de 150 nm.

Tableau 12 : Eléments passifs du TCV-BX (Figure 29)

Eléments passifs du TCV-BX	Nature	Valeurs caractéristiques
Diode	Diode DI4X100	$L_g = 0,18 \mu\text{m}$, $W_g = 4 \times 100 \mu\text{m}$
Condensateur	MIM C16PF	$C = 16 \text{ pF}$
Résistances GaAs (implantation N+)	3 résistances en série obtenues par implantation ionique N ⁺	120Ω ; 163Ω ; 250Ω

Compte tenu de la disponibilité des composants et des projets en cours à Thales Alenia Space, un second TCV du fondeur B a été étudié. Ce type de TCV, appelé TCV-BY dans la suite du mémoire, est aussi fabriqué selon le procédé B et est présenté dans la Figure 30.

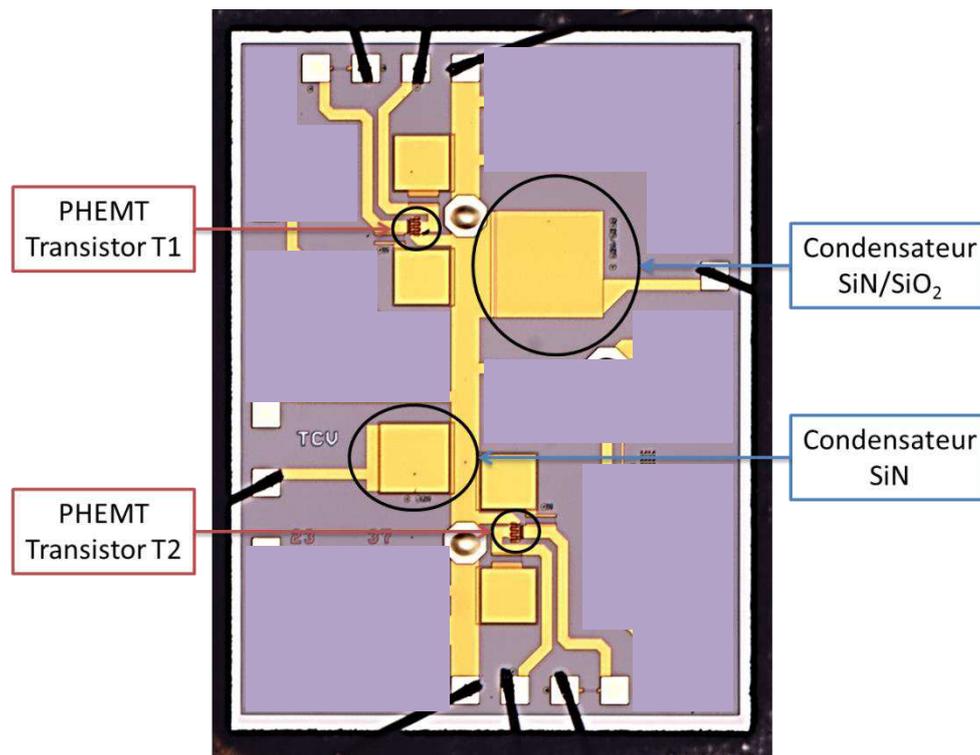


Figure 30 : Vue au microscope optique d'un TCV-BY du Fondeur B.

Le TCV-BY (Figure 30) comporte deux PHEMTs stabilisés (circuit $R=1\text{k}\Omega$ et $C=10\text{pF}$ sur chaque accès de grille et de drain) de géométrie de grille $6 \times 15 \mu\text{m}$, comme résumé dans le Tableau 13. De plus, une résistance NiCr de 100Ω est connectée en série sur l'accès de grille.

Tableau 13 : Géométrie de grille des PHEMTs du TCV-Y (Figure 30)

Zones actives du TCV-BY	Transistor x Nombre	Géométrie de grille
FET ON stabilisé	PHEMT x2	$L_g = 0,18 \mu\text{m}$, $W_g = 6 \times 15 \mu\text{m}$

Le Tableau 14 présente les éléments passifs étudiés du TCV-BY. Le nombre de pistes disponibles pour le câblage au niveau du circuit imprimé (PCB) ainsi que le nombre de voies qu'il est possible de connecter sur le banc de polarisation BILT sont limités. Par conséquent, le choix s'est porté sur la surveillance des condensateurs MIM SiN (de capacité théorique $C = 16\text{pF}$) et SiN/SiO₂ ($C = 4,5\text{pF}$). Ces condensateurs peuvent être polarisés et caractérisés indépendamment des transistors.

Tableau 14 : Eléments passifs du TCV-BY (Figure 30).

Eléments passifs du TCV-BY	Nature	Valeurs caractéristiques
Condensateur SiN	MIM C SiN	C = 16 pF
Condensateur SiN/SiO ₂	MIM C SiN/SiO ₂	C = 4,5 pF

De plus, ces travaux ont porté sur des structures beaucoup plus simples que des transistors, appelées lignes jumelles, et fabriquées selon le procédé B du Fondateur B (métallisation Ti/Pt/Au de 1,25 μm d'épaisseur). Une coupe schématique est donnée sur la Figure 31. Les lignes jumelles ont pour largeur 10 μm et un interligne de 3 μm . Elles sont passivées de manière standard avec une couche de diélectrique SiN d'épaisseur 150nm. La fabrication des montures de tests est identique à celle des TCVs présentés dans la partie précédente.

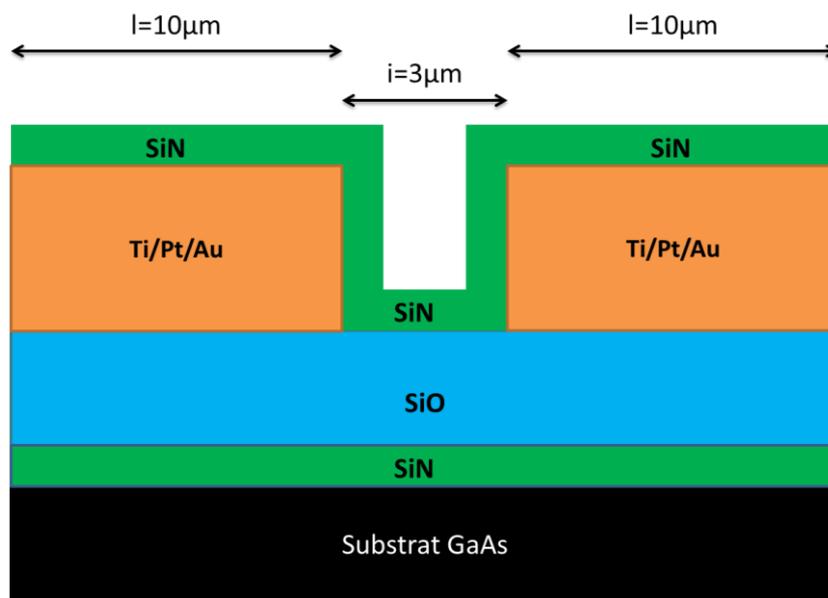


Figure 31 : Coupe d'un motif lignes jumelles.

L'intérêt de ce type de structure simple avec des lignes à méandres réside dans le fait de pouvoir mettre en évidence des réactions électrochimiques comme la corrosion galvanique (pas de polarisation appliquée) ou électrolytique (avec polarisation) à la surface ou sous la surface du véhicule de tests. Ces structures peuvent donc être assimilées à de véritables « jauges » ou « capteurs » de la corrosion pour des tests en environnement sans condensation, dont les effets peuvent être détectés par la mesure de la résistance d'isolation de surface, telle que définie dans la publication IPC-9201 (55), et dont la méthode d'essais est décrite dans la norme IPC Test 2.6.3.3 (56). Plus précisément, ce type d'approche a été élaboré afin de qualifier des combinaisons de matériaux et des procédés de fabrication propres à une technologie donnée.

Dans l'idéal, une véritable jauge de corrosion comporte 3 lignes à méandres, les lignes extérieures étant polarisées positivement (+5V, par exemple) et négativement (-5V, par exemple) par rapport à la ligne centrale. Cela permet en effet de mettre en évidence une corrosion anodique et une corrosion cathodique simultanément, mais sur deux sites distincts. Or dans notre cas, les composants fournis ne contenaient que deux lignes à méandres par motif. Il a donc été choisi de tester ces structures à lignes jumelles dans des conditions représentatives de celles employées pour

ces travaux, i.e. en tests THB à 85°C/85%HR et pour des différences de potentiel comprises entre 0 et 10 volts, maximum admissible par ces structures. Dans tous les cas, il est ainsi possible de quantifier les effets électriques de la dégradation physique de ces structures du fait des effets combinés de la température, de l'humidité et de la contamination ionique, par le suivi de la résistance de l'isolation entre les lignes (en particulier, la résistance du diélectrique SiO₂ et de la passivation SiN). En pratique, un suivi du courant de fuite entre électrodes est effectué. L'apparition de chemins de fuite (trichites ou dendrites) se traduit par des pics de courant et l'augmentation progressive de ce courant de fuite.

Comme le montre la Figure 32, chaque monture de tests comporte 2 motifs Lignes Jumelles. Un véhicule de tests « lignes jumelles » donné comporte un motif avec passivation, et un motif sans passivation. Dans le cadre de cette étude, toutes les structures étaient passivées, c'est donc logiquement que le choix a été fait de ne tester que les motifs passivés. De plus, la ligne extérieure de chaque motif a été câblée deux fois, afin de permettre une mesure en 4 points pour quantifier la résistance propre de cette ligne. Combiné à la mesure de la résistance de l'isolation entre les lignes, l'objectif est de déterminer en cas de défaillance si le court-circuit est du type ouvert (coupure d'une ligne suite à sa destruction éventuelle) ou fermé (fuite ou court-circuit entre les deux lignes d'un même motif).

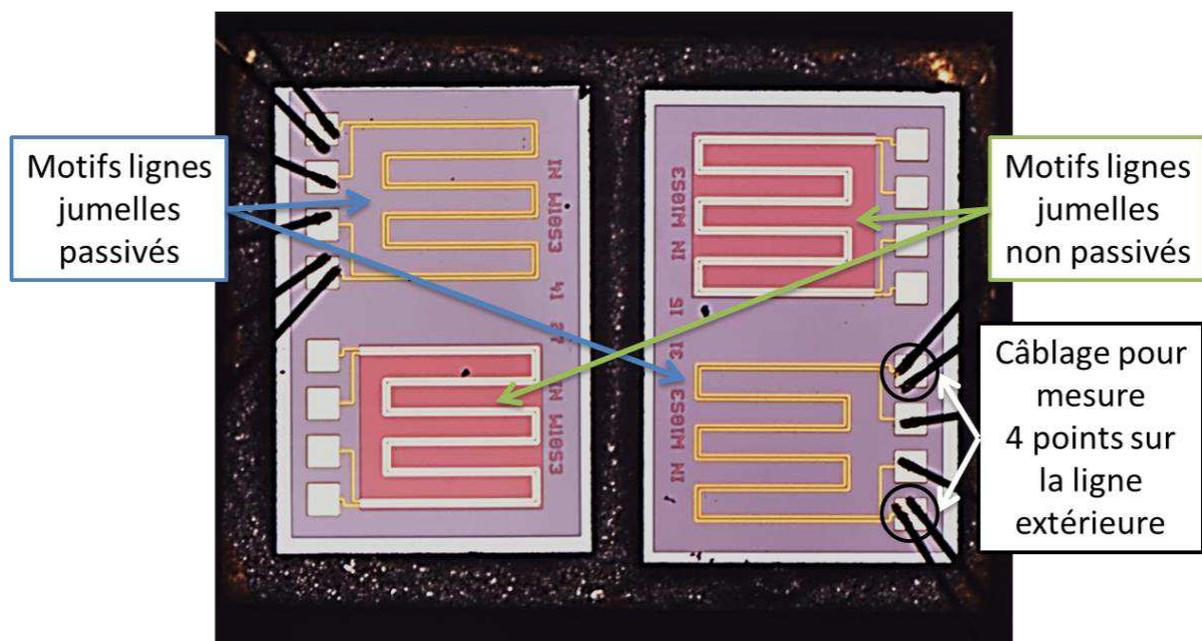


Figure 32 : Détail du câblage du circuit pour les Lignes Jumelles.

4) Résumé des caractéristiques et des performances des MMICs étudiés

Le Tableau 15 résume et permet de comparer les caractéristiques et performances hyperfréquences principales des technologies de MMICs GaAs étudiées. Le TCV-BY (procédé B avec PHEMT 0,18µm) n'apparaît pas puisqu'il n'est pas dédié à un fonctionnement hyperfréquence.

Tableau 15 : Caractéristiques et performances hyperfréquences des MMICs GaAs étudiés

Caractéristiques	LLA-AX (3 étages)	TCV-AX (circuit RF)	LLA-BX (2 étages)	TCV-BX (circuit RF)
Fondeur/Procédé	A	A	B	B
Zone active	MESFET 0,5 μ m	MESFET 0,5 μ m	PHEMT 0,18 μ m	PHEMT 0,18 μ m
Domaine de fréquence	2483,5-2500 MHz	11-13 GHz	17-21 GHz	11-13 GHz
Dimensions	3x2x0,1 mm ²	2,5x2,6x0,1 mm ²	3x2x0,1 mm ²	3x2x0,1 mm ²
Consommation DC	≈70 mW	< 112 mW	150 mW	66 mW
Gain linéaire (simulations à 25°C)	29 dB	> 6 dB	> 17 dB	> 9 dB
Température	-30°C à +70°C	-	-20°C à +70°C	-

Le Tableau 16 permet de comparer les différences entre les deux procédés de fabrication des MMICs des fondeurs A et B choisis pour ces travaux. Outre le composant actif, les différences majeures tiennent dans les épaisseurs de passivation et de métallisation, qui sont beaucoup plus importantes dans les technologies A, que pour B. De plus, l'étude bibliographique (Chapitre I : III-3) a montré que la nature du contact de grille (A : Ti/Pt/Au ; B : Ti/Al/Au) constituait l'un des paramètres critiques dans la fiabilité d'un transistor.

Tableau 16 : Comparaison des technologies de fabrication des MMICs des Fondeurs A et B étudiés

Fondeur/Procédé	B : PHEMT	A : MESFET
Diélectrique	SiO ₂ (800 nm)	SiO ₂ (130 nm)
Isolation	Implantation de Bore	Implantation ionique
Contact ohmique	Alliage AuGeNi	Alliage AuGeNi
Résistance	Couche active GaAs, non gravée	Couche active GaAs, non gravée Film mince NiCr
Electrodes condensateur MIM	Bottom : Ti/Pt/Au Top : Ti/Pd/Ti	Bottom : Ti/Pt/Au Top : Ti/Au
Grille	Ti/Al/Au (L _g =0,18 μ m x e=360 nm)	Ti/Pt/Au (L _g =0,5 μ m x e=400 nm)
Passivation SiN _x	<ul style="list-style-type: none"> • zones actives : 150 nm • MIM : 150 nm • finale : 150 nm 	<ul style="list-style-type: none"> • zones actives : ≈1 μm • MIM : 100 nm • finale : 800 nm
Pont à air	Au (1 μ m)	Au (4 μ m)
Métal interconnexion	1 ^{er} niveau : Ti/Pt/Au (1,25 μ m) 2 ^{ème} niveau : Ti/Pt/Au (1,25 μ m)	Au (2 μ m)

La comparaison du comportement de ces deux technologies est un point intéressant de ces travaux. Toutefois, la filière A pour MESFET est amenée à être supprimée. Les résultats des analyses de la filière B seront donc les plus importants car représentatifs des technologies amenées à être encapsulées de manière quasi-hermétique dans un futur proche.

II. Présentation des matériaux et des technologies d'encapsulation

1) Passivation standard au nitrure de silicium SiN_x

Le tout premier niveau de protection d'un MMIC est sa passivation. Dans le cadre de ces travaux, tous les MMICs sont protégés par une couche isolante et protectrice de nitrure de silicium (Si_3N_4 ou SiN_x), dite couche de passivation. Le nitrure de silicium est aussi employé en tant que diélectrique des condensateurs dans des composants hyperfréquences. Il est couramment utilisé en microélectronique du fait de sa forte résistivité électrique ($10^{16} \Omega \cdot \text{cm}$) et de sa grande constante diélectrique (10 MV/cm). De plus, cette couche constitue une très bonne barrière de diffusion contre les molécules d'eau et les ions sodium, deux sources majeures de corrosion et d'instabilités électriques. En effet, comme le montre le Tableau 17, une passivation SiN_x non endommagée garantit en théorie une résistance à l'humidité quasi-totale durant les tests.

Tableau 17 : Perméabilité à l'humidité de différents matériaux de passivation (57)

Matériau	Perméabilité à l'humidité ($\text{g} \cdot \text{m}^{-2} \cdot 24\text{h}^{-1}$)	CTE à 25°C ($10^{-6}/\text{K}$)
Nitrure de silicium (SiN_x)	< 0,00465	2,2
Oxyde de silicium (SiO_x)	-	0,5
Parylène C, D	3,26 – 3,88	-
Parylène N	23,25	-
Epoxydes	27,75 – 36,89	15-100
Uréthanes	37,20 – 134,85	-
Silicones	68,20 – 122,45	30-300

Or, nous verrons que cette très faible perméabilité à l'humidité peut être contrariée par l'apparition de fissures dans la passivation, sous l'effet de contraintes thermomécaniques et hygromécaniques. Dans le cas où cette fissure débouche sur la surface d'un composant non encapsulé, ce chemin préférentiel pour l'infiltration de l'humidité modifie totalement les cinétiques d'infiltration de l'humidité.

2) Encapsulation par des résines « dam » et « fill »

La technologie d'encapsulation qui a été choisie dans le cadre de ces travaux est basée sur une technologie d'encapsulation développée depuis les années 1960 pour des applications grand public, mettant en œuvre des résines à base de silicone ou d'époxyde directement déposées sur les composants actifs. Ces technologies simples de dépôt étaient désignées par le terme « glob-top », qui rappelle la forme de demi-globe que prend un dépôt de goutte de résine à la surface du circuit. Ces résines assurent une protection mécanique et vis-à-vis de l'environnement extérieur. Depuis de nombreuses années, les caractéristiques physiques et chimiques de ces produits progressent : passage des résines silicones aux résines à base époxyde, adaptation du coefficient de dilatation thermique (CTE) par l'ajout de charges, faibles taux d'impuretés ioniques et de dégazage, etc.

Pour ces travaux, l'encapsulation des composants est effectuée par des résines époxydes chargées silice qui sont déposées selon le procédé "dam-and-fill". Ces technologies sont adaptées à des volumes de petites à moyennes quantités, car elles présentent une grande flexibilité dans le

procédé. Cette technologie d'encapsulation a donc été choisie pour le marché de niche que représente l'industrie spatiale.

Une première résine ("dam") avec une forte thixotropie, i.e. très visqueuse à l'état de repos mais qui s'écoule facilement en présence d'une agitation mécanique, réalise un cordon autour de la zone à protéger et une deuxième résine ("fill") de faible viscosité remplit la zone définie préalablement, comme illustré dans la Figure 33. Puis, l'ensemble du support de test est mis au four thermique afin de polymériser la résine.

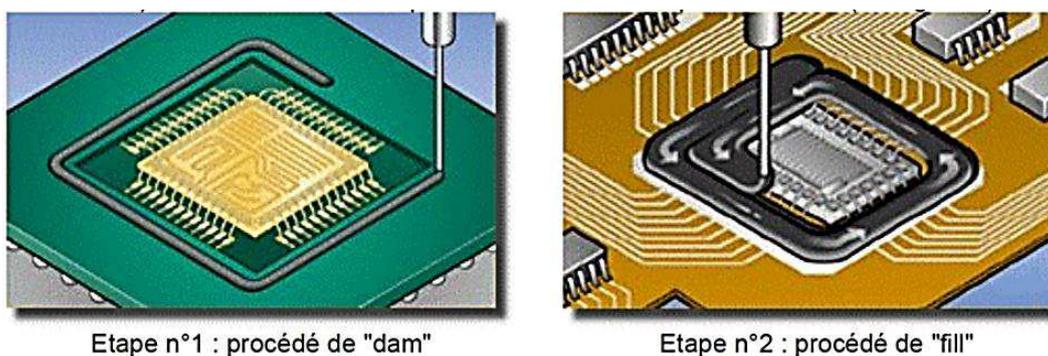


Figure 33 : Illustration du procédé dam-and-fill.

a. Description et propriétés physico-chimiques

Les matériaux d'encapsulation sont des matériaux composites :

- La matrice organique est un polymère à base époxyde. Encore appelé polyépoxydes ou époxydes (et même Epoxy par abus de langage ; c'est en fait une marque déposée), ils sont fabriqués par polymérisation de monomères époxydes avec un agent de réticulation (appelé parfois durcisseur) qui peut être un anhydride d'acide, un phénol, ou le plus souvent une amine : ce sont des polymères bi-composant.
- La charge est constituée de silice, sous différentes formes allant de cristaux de quartz à de la poudre amorphe, dispersée dans la matrice polymère.

Les principales propriétés de ces résines sont accessibles dans les fiches de données techniques (TDS pour *Technical Data Sheet*) disponibles en ligne et résumées dans le Tableau 18.

Tableau 18 : Description et propriétés principales des résines d'encapsulation.

Description/Propriétés	FILL	DAM
Apparence	noire	
Densité à 25°C	1,77	1,76
Taux de charges	73 %	72 %
Température d'utilisation	-65 à 150°C	
Viscosité, Brookfield RVT, 25°C	43 900 cps (Spindle 7 ; 20 rpm)	1 300 000 (Spindle 7 ; 2 rpm) 860 000 (Spindle 7 ; 4 rpm)
Température de transition vitreuse	$T_g = 162^\circ\text{C}$	$T_g = 155^\circ\text{C}$

La composition chimique de chaque résine (Tableau 19) est en grande partie accessible via les fiches de données de sécurité (en anglais, MSDS pour *Material Safety Data Sheet*), à quelques éléments près gardés secrets par le fabricant. Il est possible de se rendre compte de la complexité de la formulation de cette résine, avec une dizaine de composés présents à hauteur de quelques pourcents. Mais comme indiqué dans ce même tableau, chacun de ces composés a été choisi pour conférer une ou plusieurs propriétés recherchées au produit final après dépôt et polymérisation thermique.

Tableau 19 : Composition chimique des résines dam et fill d'après les Fiches de données de sécurité.

Composé	FILL	DAM	Nature/Propriétés
Amine quaternaire/Complexe minéral d'argile	0 %	1-5 %	Argile Piège pour contaminants ioniques
Silice vitreuse	60-100 %		Charge inorganique
Anhydride hexahydrométhylphtalique (MHHPA)	10-30 %		Thermodurcisseur
Ether diglycidique du Bisphénol A (BADGE)	1-5 %		Produit de réaction
Silice, amorphe (poudre)	1-5 %		Amélioration mouillabilité et tenue mécanique
Silice, quartz	1-5 %		Amélioration conductivité thermique
Produit de réaction: bisphénol-A-épichlorhydrine résines époxydiques : poids moléculaire moyen <= 700	1-5 %		Adjuvant
3,4-Epoxy cyclohexylmethyl 3,4-epoxycyclohexane carboxylate	1-5 %		Agent de cuisson Stabilisant servant de piège acide pour les résines contenant des halogènes
Anhydride tétrahydro-4-méthylphtalique	1-5 %		Amélioration sélectivité polymérisation
Résine confidentielle	1-5 %		<i>confidentiel</i>
Résine époxyde liquide confidentielle	1-5 %		<i>confidentiel</i>
Noir de carbone	0,1-1 %		Couleur noire

Le Tableau 20 montre que les taux d'impuretés ioniques (en µg d'ions par g d'échantillons), présentes dans chacune des deux résines, répondent aux contraintes imposées pour une utilisation dans le militaire et le spatial, selon la norme MIL-STD-883 Méthode 5011.5 (1). Les données fournisseurs ont été validées expérimentalement par Thales Alenia Space (TAS) en Février 2006.

Tableau 20 : Impuretés ioniques contenues dans les résines dam et fill.

Impuretés ioniques	Norme MIL-STD-883 (1)	Données fournisseur		Valeurs expérimentales (Février 2006)	
		FILL	DAM	FILL	DAM
Chlore [Cl ⁻]	≤ 200 ppm	5 ppm	25 ppm	< 0,5ppm	< 5ppm
Sodium [Na ⁺]	≤ 50 ppm	1 ppm	25 ppm	< 5ppm	7,86 ppm
Potassium [K ⁺]	≤ 50 ppm	2 ppm	15 ppm	< 0,5ppm	< 0,5ppm
Fluor [F ⁻]	≤ 50 ppm	-	-	<0,5 ppm	< 0,5ppm
autres	Indiquer si > 5 ppm	-	-	[Ca ²⁺]<5ppm	[Ca ²⁺]<5ppm [NO ₃ ⁻]<5ppm
Ions hydrogène H ⁺	4,0 < pH < 9,0	-	-	pH = 4,55	pH = 4,70
Conductance électrique spécifique	≤ 4,5 mS/m	-	-	0,2 mS/m	0,03 mS/m

Le Tableau 21 présente les caractéristiques de dégazage de chaque résine ainsi que des informations sur leur stabilité physico-chimique en conditions normales d'utilisation, et montre leur conformité vis-à-vis des normes de référence dans le domaine du spatial.

Tableau 21 : Caractéristiques de dégazage des résines dam et fill.

	Norme ASTM E595-93 (59)		Données fournisseur			Valeurs Expérimentales (étude interne TAS)		
	TML*	CVCM*	TML*	CVCM*	WVR*	TML*	CVCM*	WVR*
FILL	1,00 %	0,10 %	0,24 %	0,01 %	0,09 %	0,16 %	0,01 %	0,09 %
DAM			0,23 %	0,00 %	0,06 %	0,13 %	0,01 %	0,04 %

*TML : Total Mass Loss = Perte totale de masse après 24h à 125°C (doit être inférieure à 1,00 %)

*CVCM : Collected Volatile Condensable Materials = Matières Condensables Volatiles Collectées à 25°C (doit être inférieur à 0,10 %)

*WVR : Water Vapor Regained = Reprise d'humidité après 24h à 23°C et 50% HR

b. Propriétés thermomécaniques et hygromécaniques

Les spécifications des fournisseurs donnent la plupart des propriétés thermomécaniques. On y retrouve notamment le coefficient de dilatation thermique α (tenseur de dilatation thermique, pour les matériaux à dilatation anisotrope) ou CTE (*Coefficient of Thermal Expansion*, pour les matériaux isotropes à dilatation linéaire) pour une température T inférieure à la température de transition vitreuse T_g (cf. Tableau 18).

Les données hygromécaniques sont beaucoup plus méconnues. La littérature permet de palier à ce manque et ces données sont reportées dans le Tableau 22. En effet, *Teverovsky, et al.*(60) fournit le coefficient de dilatation hygroscopique β (tenseur de dilatation volumique hygroscopique) et le CME (*Coefficient of Moisture Expansion*) de la résine fill. Le tenseur d'expansion hygroscopique du volume de la résine dam et/ou fill β_{DF} représente en quelque sorte la facilité que possède l'humidité absorbée à faire gonfler la résine d'encapsulation. Il est défini comme le rapport du taux d'absorption massique d'eau par l'échantillon humide (M_{humide} , V_{humide}) et de la masse volumique de l'échantillon sec (M_{sec} , V_{sec}) :

$$\beta_{DF} = \frac{V_{humide} - V_{sec}}{M_{humide} - M_{sec}} \times \frac{M_{sec}}{V_{sec}}$$

Par analogie avec le coefficient de dilatation thermique, dans le cas d'une déformation linéaire pour un matériau isotrope, c'est le coefficient CME qui est utilisé. Dans les autres cas, c'est le tenseur β_{DF} qui est utilisé. Les échantillons utilisés étant semi-infinis, la déformation de la longueur mesurée est considérée comme linéaire. Le coefficient CME correspond au rapport de la déformation ϵ_H de la longueur de l'échantillon $\Delta l / l$ causée par l'humidité et du taux d'absorption d'humidité à saturation C_{sat} , et représente aussi le tiers du coefficient β_{DF} :

$$CME = \frac{\Delta l / l}{C_{sat}} = \frac{1}{3} \times \beta_{DF}$$

Tableau 22 : Propriétés thermomécaniques et hygromécaniques des résines dam et fill (60).

Paramètre et contrainte associée	FILL	DAM
Coefficient de dilatation thermique α (CTE pour $T < T_g$, entre 40 à 120°C)	18 ppm/°C	24 ppm/°C
Déformations et contraintes thermomécaniques	$\epsilon_T = \alpha \cdot \Delta T$ $\sigma_T = 0,18$ à $0,4\%$ pour $\Delta T = 100^\circ\text{C}$	
Coefficient de dilatation hygroscopique (CME)	0,25 %m/%v à 85°C/85%HR	
Déformations et contraintes hygromécaniques	$\epsilon_H = CME \cdot C_{sat} = 1/3 \cdot \beta \cdot C_{sat}$ $\sigma_H = 0,1\%$ pour 85% HR	

La connaissance de ces deux coefficients de dilatation α (CTE) et β (CME) permet d'estimer les contraintes mécaniques thermiques σ_T et hygroscopiques σ_H générées par un environnement sévère en température et humidité, et qui impactent directement sur la fiabilité à long terme de composants encapsulés par ces matériaux.

c. Mise en œuvre selon le procédé dam-and-fill

La résine d'encapsulation est déposée selon le procédé dam-and-fill. Ce procédé consiste en deux étapes principales : dépôt d'un cordon de résine dam sur le pourtour de la zone à encapsuler ; remplissage de la cavité créée par la résine fill. Le dépôt des résines est réalisé avec la machine de dépôt ou « *dispensing* » ASYMTEK C-720. Une fois ces deux étapes réalisées, la carte PCB comportant le MMIC encapsulé est mise en étuve sous air et un profil thermique de 8 heures est appliqué à l'ensemble afin de finaliser la polymérisation des résines avec deux paliers à 125 et 145°C (Figure 34).

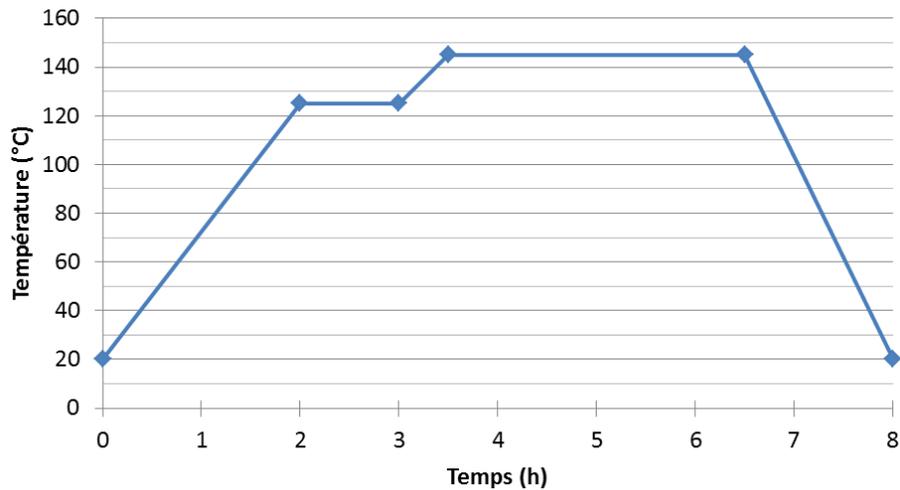


Figure 34 : Profil thermique de polymérisation des résines dam et fill.

3) Synthèse

La description détaillée des éléments constitutifs des structures de test permet de rendre compte du nombre important de paramètres susceptibles d'avoir un impact sur les résultats des tests de chaleur humide. Bien que l'ensemble des procédés de report et de montage des MMICs en boîtier soit maîtrisé par Thales Alenia Space et/ou ses sous-traitants, chaque étape est importante. En particulier, le choix des matériaux doit être clairement défini et de manière judicieuse, lorsque cela est possible. Par exemple, la colle conductrice pour le report des condensateurs de découplage ou des MMICs était initialement de la colle standard chargée argent. Or des problèmes de migration électrochimique des charges argent de ces colles au niveau des pistes de PCB ont provoqué des défaillances sur certains véhicules de test. C'est pour cela que pour certains tests de chaleur humide, il a été employé de la colle à charges or, beaucoup moins sensible à la migration.

Une fois tous ces éléments connus, maîtrisés et fixés, les véhicules de tests sont considérés comme représentatifs de la technologie globale à évaluer. Il est alors possible de se concentrer sur le choix des paramètres de vieillissement accéléré, en particulier la contrainte électrique et les effets de l'encapsulation plastique. Ces deux points feront l'objet de la partie B suivante.

Partie B : Matériels de tests et Méthodes associées

I. Description des essais THB avec et sans polarisation

Dans le cadre de cette étude, tous les tests de vieillissement de composants électroniques ont été réalisés en enceinte climatique sous l'environnement défini par la norme JESD22-A101C (6) :

- 1000 heures (avec une marge de -24h/+168h, ce qui représente -1jour/+7jours),
- 85 ± 2 °C en température,
- 85 ± 5 % d'humidité relative (HR).

La contrainte électrique est assurée par un système BILT, piloté par un PC et le Logiciel EasyStress. L'ensemble du montage de test accéléré de vieillissement est présenté sur la Figure 35.

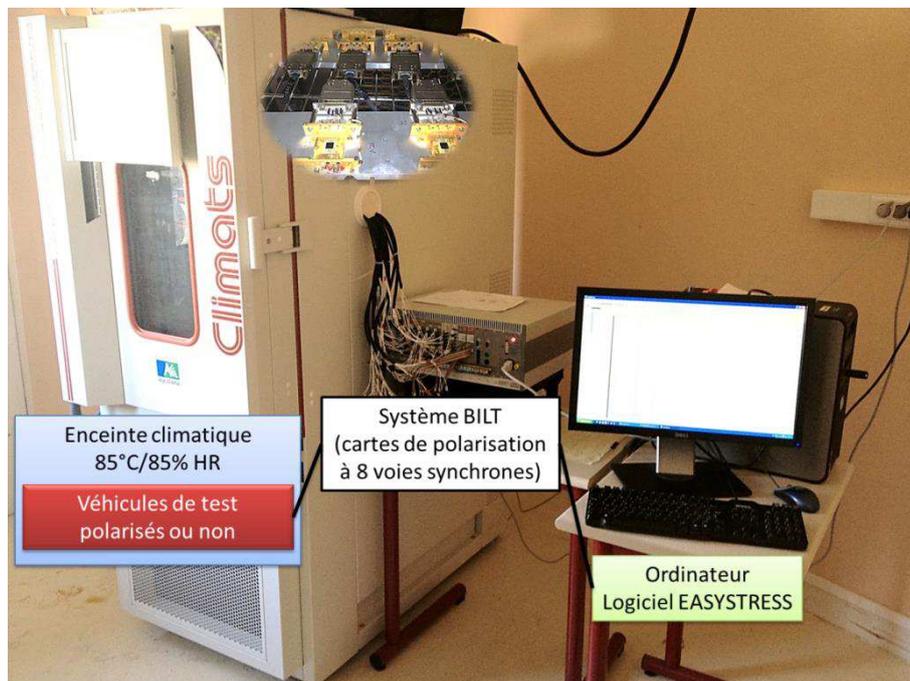


Figure 35 : Matériel de test complet pour essai THB.

1) Enceinte climatique et conditions de tests

Les essais de vieillissement accéléré en chaleur humide ont été réalisés dans une enceinte climatique CLIMATS Excal 2211-HA ou Excal 220 Compacte de 206 Litres. Cette enceinte autorise une plage d'humidité relative de 10% à 98% et une plage de température de +10°C à +90°C. Des essais à vide, indiqués par des petites croix rouges sur le climatogramme de la Figure 36, ont prouvé la faisabilité des conditions limites indiquées par le fabricant de l'enceinte.

La stabilité de régulation en température est de +/-0,1°C à +/-0,3°C. L'homogénéité dans l'espace de travail est de +/- 0,5°C à +/- 1,8°C. L'hygrométrie dans l'enceinte est assurée par un bain à point

de rosée, qui a l'avantage de ne nécessiter aucun entretien. La stabilité de régulation est de +/- 1% à +/- 3%. L'alimentation du circuit de refroidissement est effectuée en eau propre à +18°C avec un débit et pression (2,5 bars minimum).

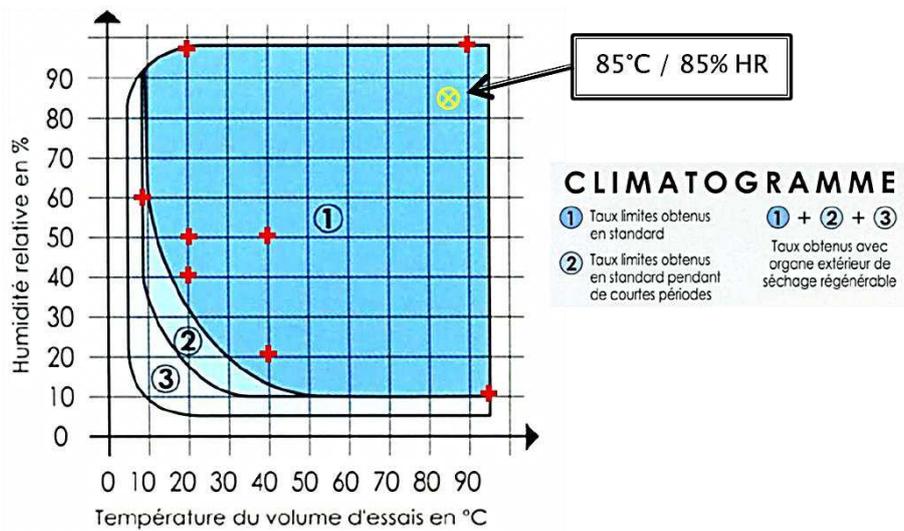


Figure 36 : Plage d'humidité relative et de température autorisée par l'enceinte climatique.

Une condition importante au cours des tests en chaleur humide est qu'il ne doit pas y avoir de condensation visible au sein de l'enceinte. En d'autres termes, l'air ne doit jamais être saturé en humidité, ce qui correspondrait à 100% d'humidité relative à une température et une pression données dans l'enceinte. Inversement, à pression atmosphérique ambiante, pour que le taux d'humidité n'atteigne pas 100%, la température de la chambre de test (température à bulbe sec) doit rester supérieure à 81°C (température à bulbe humide). Au sein des véhicules de test encapsulés, l'inertie de la monture et des matériaux d'encapsulation peut provoquer des phénomènes de condensation localisés, mais les dimensions relatives des structures de tests par rapport au volume de l'enceinte limitent grandement ces phénomènes éventuels.

La norme JESD22-A101 impose aussi d'utiliser une eau déionisée avec une résistivité minimale de 1 MΩ.cm à température ambiante (25°C). Pour cela, une colonne de déminéralisation AQUADEM E200 de VEOLIA WATER STI avec résistivimètre Puryty Light 5 R intégré est utilisée. La technologie des résines échangeuses d'ions à lits mélangés assurent la rétention des sels minéraux dissous dans l'eau d'alimentation, afin d'assurer une eau purifiée de qualité conforme à la norme (Figure 37).

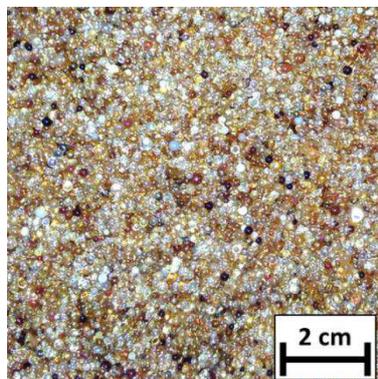


Figure 37 : Billes de résines échangeuses d'ions de la colonne de déminéralisation

Des mesures de conductance et résistance ont été effectuées avec une colonne neuve afin de vérifier la conformité vis-à-vis des normes (Tableau 23).

Tableau 23 : Conductance et résistance de l'eau utilisée pour les tests avant et après déionisation

Propriété	Eau brute à 25°C	Eau déminéralisée du bain à 85°C (2 ^{ème} cycle)
Conductance	330 μ S	4 μ S
Résistance	3 k Ω	0,25 M Ω

2) Test sous contrainte électrique et système BILT

a. Spécifications des normes sur la contrainte électrique

Dans le cas de tests sous contrainte électrique à 85°C et 85%HR, deux types de polarisation sont proposés dans la norme JESD22-A101 (6), selon le niveau de dissipation thermique du composant, tel que reporté dans le Tableau 24. ΔT_{ja} est la différence de température entre la surface du composant et l'atmosphère de l'enceinte climatique, et doit être pris en compte dans les interprétations dans les cas de fort gradient thermique ou de forte dissipation de puissance du transistor. Dans les deux cas, le but est de favoriser la saturation en humidité à la surface du composant, afin d'activer spécifiquement les mécanismes de défaillance liés à l'humidité.

Tableau 24 : Type de contrainte électrique conseillé pour les tests THB (6)

ΔT_{ja}	Polarisation	Noter ΔT_{ja} ?
$\Delta T_{ja} < 5^\circ\text{C}$ ou Puissance dissipée/composant $< 200\text{mW}$	Continue	Non
$\Delta T_{ja} \geq 5^\circ\text{C}$ ou Puissance dissipée/composant $\geq 200\text{mW}$ et $\Delta T_{ja} < 10^\circ\text{C}$	Continue	Oui
$\Delta T_{ja} \geq 10^\circ\text{C}$	Discontinue*	Oui

**L'alternance, 1h avec et 1h sans polarisation, est optimale pour la plupart des circuits utilisant une encapsulation plastique.*

Malgré cette table de sélection, le choix des tensions de polarisation et des niveaux de courant ne sont pas clairement définis, sachant que ce sont des éléments critiques dans les mécanismes de corrosion, que ce soit d'un point de vue thermodynamique, ou de la cinétique des réactions de dégradation en milieu humide. En effet, ces paramètres de polarisation doivent correspondre à des conditions de fonctionnement situées dans l'aire de sécurité de fonctionnement de la technologie ou être représentatifs des conditions de fonctionnement réelles.

b. Banc de test pour contrainte électrique statique : système BILT

Le dispositif expérimental utilisé pour les essais de vieillissement sous contraintes statiques est basé sur un système *BILT* fournissant des signaux électriques aux transistors placés sur le support de test. Ce banc de test est piloté par un P.C. via le logiciel « *Easystress* ».

BILT est un système de test modulaire dont la première vocation est la génération de signaux d'alimentation programmables de qualité pour les bancs de test. Les principales caractéristiques de ce système sont :

- La production et la séquence des contraintes électriques.

- L'observation en temps réel des paramètres électriques par le suivi des courants de grille et de drain, par exemple.
- La mémorisation du déroulement du test, avec l'enregistrement régulier des courants suivis.
- La précision des contraintes de polarisation appliquées. Le système de carte de polarisation BE580 possède 2 gammes de courant (2 mA ou 200 mA) et des gammes de tension allant de +15V à -15V.
- Les Sources DC BILT qui proposent une protection programmable permettant de détecter et de protéger à la fois le système alimenté et l'alimentation contre toute réinjection de tension au-delà des limites acceptables.
- L'arrêt automatique sur franchissement des seuils : il est possible de programmer des seuils minimum et/ou maximum sur les mesures de courants ou de tensions. La surveillance de ces seuils est logicielle et il a été choisi que leur franchissement déclencherait une alarme sans pour autant provoquer l'arrêt du module.
- Un système de « survie » en cas de coupure secteur permettant à la partie contrôle de toutes les cartes de disposer de suffisamment d'autonomie pour garantir un arrêt propre.

La gestion du banc est assurée par différentes entités matérielles et logicielles, dont la configuration est facilement adaptable à la plupart des véhicules de test (Figure 38) :

- Le module est une carte électronique qui réalise une fonction de traitement analogique ou numérique du signal (alimentation programmable courant/tension). Un module permet de polariser la grille et le drain des transistors, ainsi que tout autre élément muni d'un accès DC.
- Le groupe est constitué d'un ensemble de modules ou de différents éléments d'un même module. Il permet en général d'associer ces éléments ou ces modules utilisés pour produire ou traiter les signaux d'un seul et même composant (marche/arrêt, mémorisation, visualisation,...). Pour notre application, le groupe est constitué d'un véhicule de test dont chaque élément actif comme passif est polarisé (grille et drain des transistors d'un circuit RF, condensateurs, lignes jumelles). Par conséquent, chaque véhicule de test correspond à un groupe de modules.
- Le châssis est la plate-forme de base du système *BILT*. Il peut supporter jusqu'à 12 cartes de polarisation, ce qui fait un total de 96 voies d'alimentation. Ainsi le système *BILT* permet de polariser, au maximum, 48 transistors en même temps avec différentes conditions de polarisation. Seule la mise sous tension ou l'arrêt d'une carte se fait de manière synchrone pour tous les composants polarisés par cette carte.
- Le logiciel PC *EasyStress* permet de piloter le châssis *BILT* pour les tests de vieillissement.

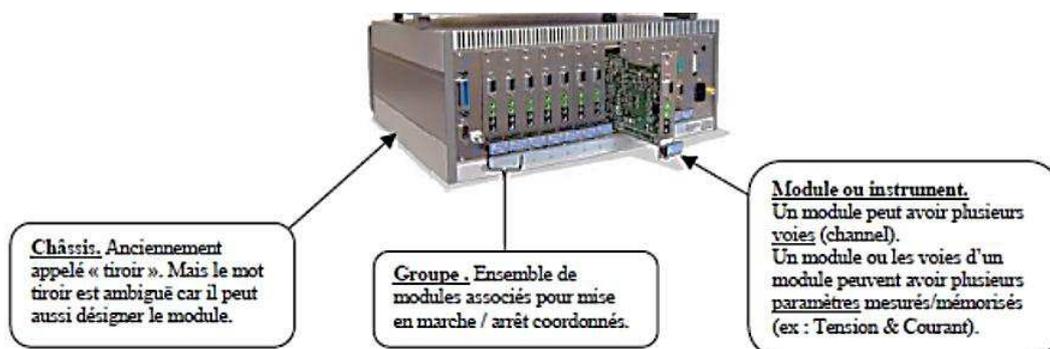


Figure 38 : Description du système *BILT*

c. Logiciel EasyStress

EasyStress est un logiciel permettant de piloter un réseau de châssis *BILT* pour réaliser des essais de vieillissement accéléré de composants électroniques en fonctionnement continu statique. Le logiciel permet de répartir pour un châssis donné des groupes polarisant plusieurs composants ou plusieurs éléments d'un MMIC. Une fois le test lancé, le châssis est autonome. Il gère pour chaque groupe un compteur de temps, les tracés des mesures, la surveillance des seuils sur les mesures, etc. L'interface utilisateur est illustrée par la Figure 39.

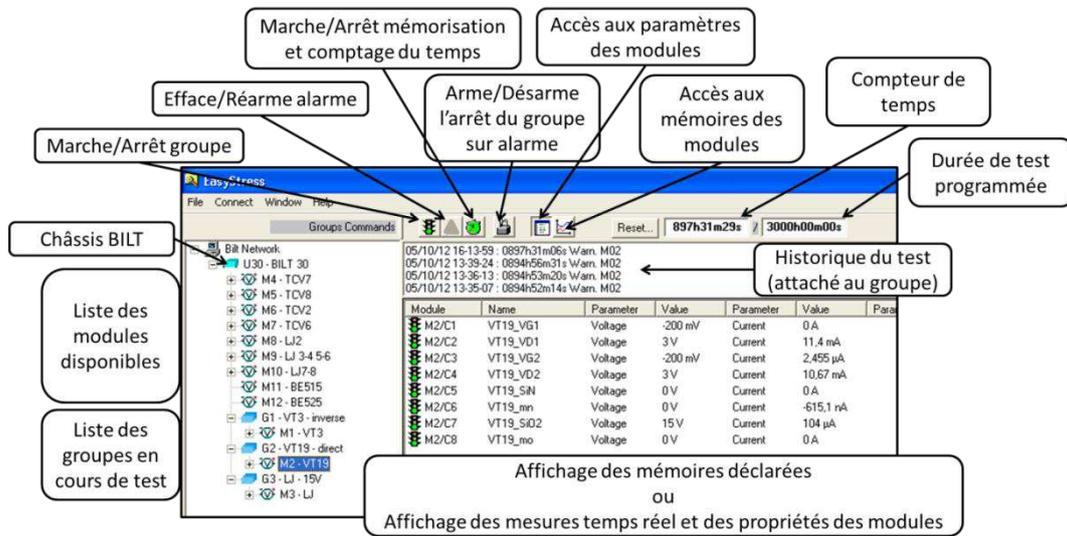


Figure 39 : Présentation de l'interface du logiciel EasyStress.

II. Caractérisations électriques statiques des composants

Les méthodes de tests de composants électroniques se divisent en trois classes : les tests statiques (ou DC pour *Direct Current*), les tests dynamiques et les tests par mesures fréquentielles. Dans le cadre de cette étude de MMICs GaAs (circuits micro-ondes), les tests électriques statiques ont été choisis préférentiellement aux mesures en hyperfréquences (HF ou RF pour *RadioFrequency*, en anglais) du fait d'une plus grande facilité pour un faible coût effectif de mise en œuvre. Ainsi, les contraintes de polarisation sont appliquées à un rythme suffisamment lent pour assurer que le circuit atteigne un état stable avant l'application de la contrainte suivante de polarisation.

Toutefois, les mesures HF par analyseur de réseau vectoriel permettent d'accéder directement à la dégradation de la performance d'un transistor en conditions d'utilisation réelles, mais pas au mécanisme de dégradation. Des corrélations entre les résultats des tests en statique et en hyperfréquences constituent un sujet à l'intérêt certain.

1) Mesures sous pointes et en boîtier de test

a. Mesures sous pointes DC

Une vue d'ensemble du banc de caractérisation électrique sous pointes est donné en Figure 40.

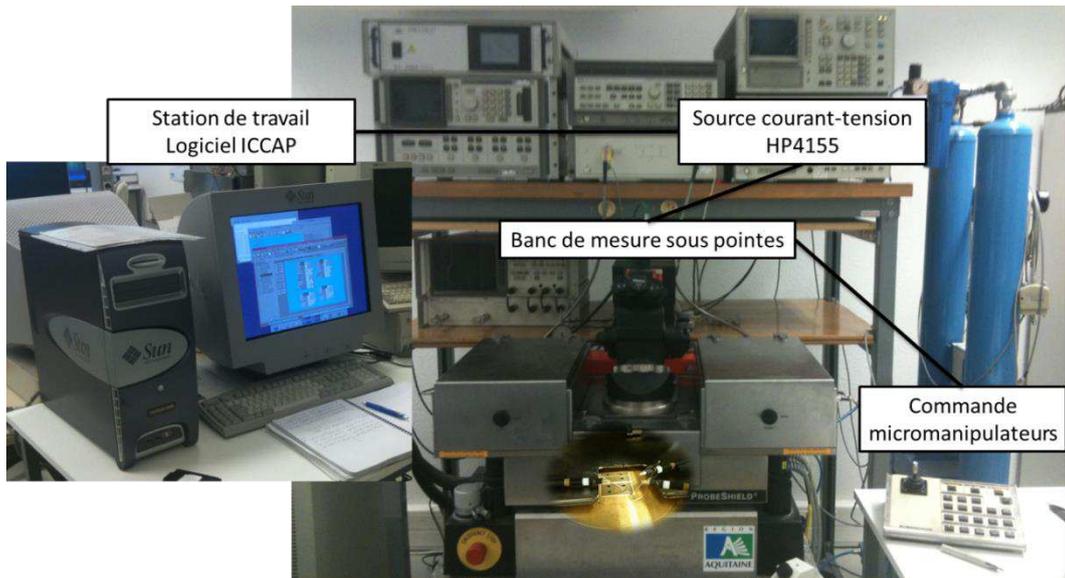


Figure 40 : Station de mesures sous pointes.

Le banc de mesures complet comprend un testeur sous pointe Karl Suss PA 200 qui permet de mesurer des plaquettes de 8 pouces. Des micro-pointes de tests ou sondes DC sont utilisées pour les mesures statiques. Les sondes sont déplacées sur la plaquette avec, notamment, des micromanipulateurs selon un repère d'axe cartésien. Le testeur est installé dans une cage de Faraday permettant une grande immunité au bruit électrique et à la lumière. Cet équipement permet de mesurer des courants de l'ordre du femto-ampère.

La photographie en Figure 41 présente l'environnement de test d'un MMIC à caractériser en statique.

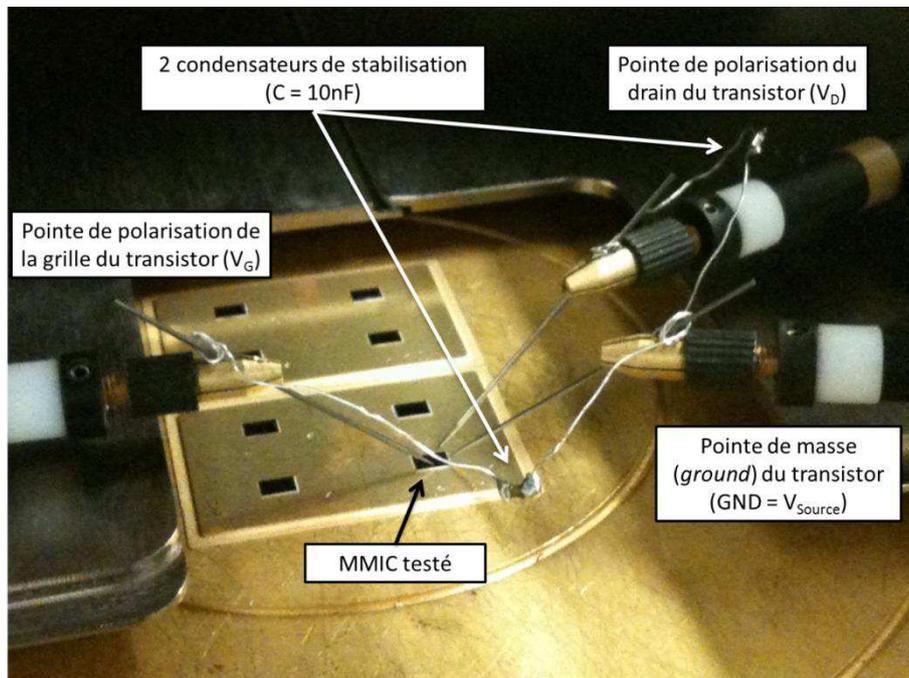


Figure 41 : Mesures sous pointes des MMICs GaAs

Dans cette configuration de mesures et afin d'éviter les oscillations, qui peuvent mener à la destruction du transistor par surcharge, deux condensateurs d'une capacité de 10nF sont placés au plus près du MMIC, donc directement sur les pointes DC entre grille et masse, et drain et masse.

Une source modulaire de tension et de courant HP 4155 peut être configurée en générateur de tension ou de courant. Dans les phases de mesure de reprise intermédiaire au cours des tests de vieillissement, l'analyseur HP 4155 sera utilisé en générateur de tension.

Une station de travail est configurée sous ICCAP. La station de travail pilote par bus GPIB l'appareil de mesures en statique, facilite la synchronisation des mesures et permet le stockage des informations.

b. Mesures en boîtier de test

Dans le cas des véhicules de test destinées à être polarisées en test de vieillissement, la procédure de mesures électriques statique est simplifiée. En effet, en remplacement du banc de mesures sous pointes, un boîtier de tests Agilent HP 16058A sert d'interface entre la monture de tests et l'analyseur HP4155. Une illustration du montage est donnée en Figure 42.

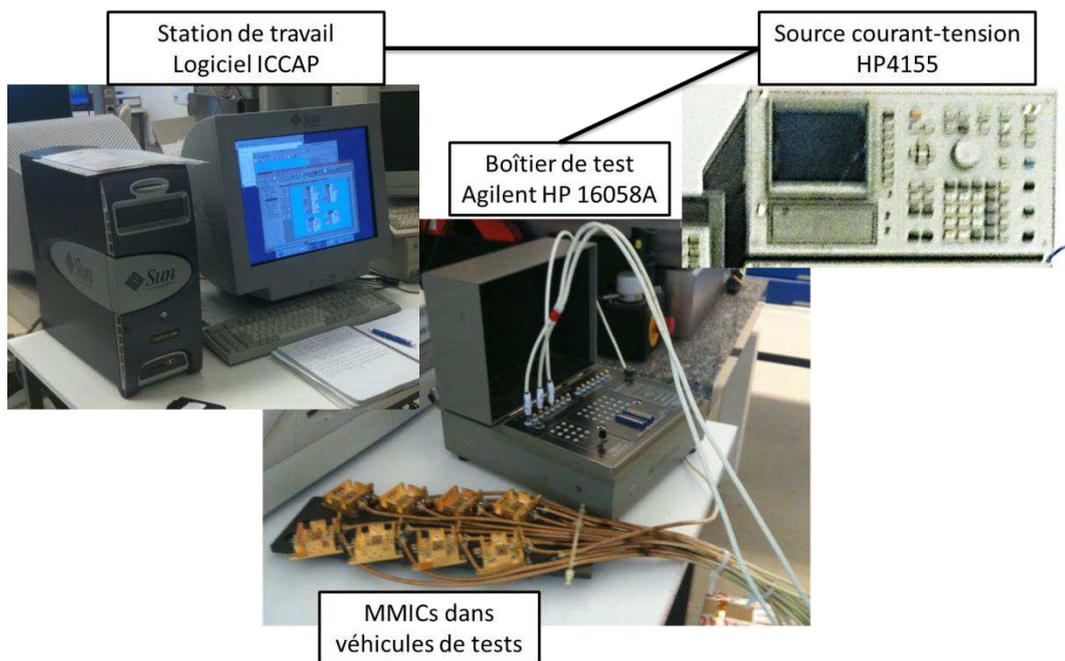


Figure 42 : Boîtier de test

c. Procédure de mesure et traitement des données

Dans la pratique, la caractéristique courant-tension de grille $I_G=f(V_{GS})$ est mesurée en premier afin de vérifier le bon positionnement des pointes et ainsi valider l'ensemble du montage électrique. Ensuite, la caractéristique de transfert du transistor $I_D=f(V_{GS})$ et enfin le réseau de sortie $I_D=f(V_{DS})$ peuvent être mesurés. L'acquisition des mesures est pilotée par une station de travail équipée du logiciel ICCAP, dont l'interface est illustrée par la Figure 43.

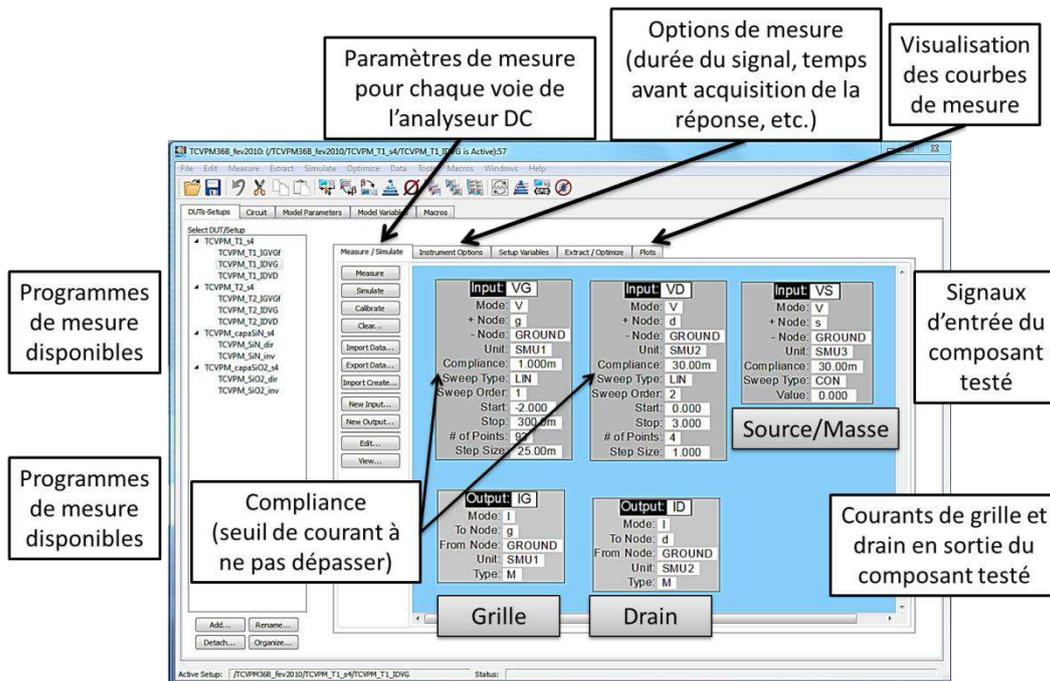


Figure 43 : Interface utilisateur du logiciel ICCAP.

Un ou plusieurs composants témoins, stockés sous air ou sous azote sont mesurés pour valider l'ensemble du montage ; ils servent d'indicateur de la bonne répétabilité des mesures entre chaque campagne de mesures de reprise.

Des macros Excel ont été développées sous l'environnement Visual Basic afin de tracer les courbes à partir des fichiers de données brutes et extraire les paramètres statiques qui nous intéressent pour chaque type de caractérisation. Enfin, elles permettent de quantifier l'évolution de l'ensemble des paramètres mesurés au cours des tests.

2) Extraction des paramètres statiques

a. Réseaux de sortie $I_D = f(V_{DS})$ en fonction de V_{GS}

Le premier paramètre extrait d'un réseau de sortie est le courant drain-source de saturation I_{DSS} , en milliampères. Il correspond à la valeur maximale du courant de drain (I_D) à canal ouvert ($V_{GS}=0$ V), pour une tension drain-source (V_{DS}) maximale, définie par l'expérimentateur dans la zone de saturation.

Le second paramètre est la valeur de la résistance drain-source R_{DS} en ohms. Cette dernière est obtenue en réalisant une régression affine en régime ohmique sur la caractéristique de sortie $I_D=f(V_{DS})$ à $V_{GS}=0$ V.

La plupart des transistors testés ont des géométries de grille différentes, mais il est possible de les comparer en normalisant les courants mesurés et certains paramètres statiques.

b. Courbes de transfert $I_D = f(V_{GS})$ et Transconductance $G_m = f(V_{GS})$, à V_{DS} donné

La mesure d'un réseau de transfert permet d'extraire la tension de seuil V_{seuil} du transistor. Pour ce faire, il existe deux méthodes :

- La première méthode consiste à choisir, pour V_{ds} nominale, une valeur de I_D pour laquelle nous pouvons considérer le transistor comme étant conducteur. En général, c'est la valeur de courant de drain $I_D = 1 \text{ mA/mm}$ qui sert le plus souvent de critère de détection du seuil.
- La seconde méthode est une régression linéaire sur la zone de linéarité, toujours à V_{DS} nominale. La valeur de V_{seuil} correspond à l'intersection entre l'axe des abscisses ($I_D=0$) et la droite de régression linéaire.

La courbe de transconductance G_m est le tracé de la dérivée du courant I_D par rapport à V_{GS} , en fonction de V_{GS} . L'allure de cette courbe donne une évolution indirecte de la mobilité des électrons dans le canal, et notamment la valeur de la tension grille-source correspondant au maximum de la transconductance.

c. Diode Schottky $I_G = f(V_{GS})$ à $V_{DS} = 0 \text{ V}$ des MMICs GaAs

La caractéristique statique en courant-tension I-V d'une jonction Schottky idéale est donnée par l'expression :

$$I = A^* T^2 S \exp\left(-\frac{q\phi_B}{k_B T}\right) \left[\exp\left(\frac{qV}{\eta k_B T}\right) - 1 \right] = I_s \left(\exp\left(\frac{qV}{\eta k_B T}\right) - 1 \right)$$

avec A^* : la constante de Richardson effective, qui vaut $8,7 \cdot 10^4 \text{ A}\cdot\text{m}^{-2}\cdot\text{K}^{-2}$ pour GaAs

k_B : la constante de Boltzmann qui vaut $1,38 \cdot 10^{-23} \text{ J}\cdot\text{K}^{-1}$

q : la charge de l'électron $e = 1,6 \cdot 10^{-19} \text{ C}$

T : la température absolue durant la mesure, considérée en moyenne constante à **298 K**

S : la surface de la jonction Schottky qui est le produit de la longueur L_g et de la largeur totale W_g de la grille, en m^2

ϕ_b : la barrière de potentiel en **Volts**

I_s : le courant de saturation en **Ampères** ; en inverse $I = -I_s$ avec : $I_s = A^* T^2 S \exp\left(-\frac{q\phi_B}{k_B T}\right)$

η : le coefficient d'idéalité. Dans le cas de l'émission thermo-ionique, le coefficient d'idéalité est normalement proche de 1.

En négligeant I_s devant I en polarisation directe on a :

$$\ln I \approx \ln I_s + \frac{qV}{\eta k_B T}$$

On en déduit I_s d'après l'ordonnée à l'origine pour $V=0$, puis la hauteur de barrière Schottky ϕ_B :

$$\phi_B = \frac{k_B T}{q} \cdot \ln\left(\frac{S A^* T^2}{I_s}\right)$$

La pente de la droite de régression passant par la partie linéaire en direct de la caractéristique $I_G=f(V_{GS})$ permet d'en déduire le coefficient d'idéalité η et de la diode :

$$\eta = \frac{q}{k_B \cdot T} \cdot \frac{1}{\text{pente}}$$

3) Caractérisations électriques statiques avant vieillissement

Le Tableau 25 permet de comparer les valeurs des paramètres statiques principaux qui seront surveillés au cours des tests de vieillissement. Ces valeurs ont été déterminées expérimentalement avant les tests de chaleur humide. Les dispersions données sont toutes inférieures à 10% pour tous les lots de composants testés.

De plus, les paramètres transconductance maximale G_m , I_{DSS} et R_{DS} ont été normés par la largeur de grille W_g afin de permettre la comparaison entre les différentes géométries de grille.

Tableau 25 : Paramètres statiques principaux des MMICs GaAs (déterminés expérimentalement avant vieillissement).

Paramètres statiques à t=0	LLA-AX (3 PHEMTs)	TCV-AX (1 MESFET)	LLA-BX (2 PHEMTs)	TCV-BX (1 PHEMT)	TCV-BY (2 PHEMTs)
Φ_B (eV)	$0,70 \pm 0,02$	$0,73 \pm 0,01$	$0,65 \pm 0,01$ $0,66 \pm 0,01$	$0,65 \pm 0,01$	$0,62 \pm 0,01$
η	$1,2 \pm 0,1$	$1,16 \pm 0,03$	$1,40 \pm 0,01$ $1,36 \pm 0,01$	$1,40 \pm 0,01$	$1,53 \pm 0,03$
V_{seuil} (en V) pour $I_D > 1$ mA/mm	$-1,9 \pm 0,1$	$-1,68 \pm 0,04$	$-0,74 \pm 0,04$ $-0,76 \pm 0,05$	$-0,90 \pm 0,05$	$-0,69 \pm 0,05$
V_{seuil} (en V) par régression linéaire	$-1,3 \pm 0,1$	$-1,31 \pm 0,03$	$-0,55 \pm 0,04$ $-0,56 \pm 0,03$	$-0,65 \pm 0,05$	$-0,52 \pm 0,04$
G_m maximale (G_m normée)	45 ± 1 mS (0,15 S/mm) 79 ± 3 mS (0,13 S/mm)	42 ± 1 mS (0,14 S/mm)	71 ± 6 mS (0,40 S/mm) 107 ± 7 mS (0,36 S/mm)	75 ± 3 mS (0,42 S/mm)	45 ± 1 mS (0,45 S/mm)
I_{DSS} (I_{DSS} normé)	52 ± 3 mA (0,17 A/mm) 98 ± 3 mA (0,16 A/mm)	52 ± 2 mA (0,17 A/mm)	35 ± 3 mA (0,20 A/mm) 55 ± 5 mA (0,18 A/mm)	50 ± 5 mA (0,28 A/mm)	19 ± 2 mA (0,21 A/mm)
R_{DS} (R_{DS} normée)	25 ± 1 Ω (7 Ω /mm) 19 ± 1 m Ω (11 Ω /mm)	14 ± 1 Ω (4 Ω /mm)	34 ± 1 Ω (6 Ω /mm) 29 ± 1 m Ω (9 Ω /mm)	34 ± 1 Ω (6 Ω /mm)	20 ± 1 (1,8 Ω /mm)
Nombre de MMICs	16	10	16	9	10

III. Méthodologie d'évaluation d'une encapsulation dam-and-fill pour MMICs GaAs en ambiance chaleur humide

Une méthodologie décrite dans la Figure 44 a été mise en place afin de distinguer les effets d'une encapsulation par une résine époxyde chargée silice, déposée selon le procédé dam-and-fill, des mécanismes de dégradation intrinsèques de MMICs GaAs, au cours de tests de vieillissement accéléré à 85°C/85%HR. Le principe général est de déterminer les effets propres des paramètres maîtrisables dans un test accéléré de chaleur humide : effets du couple température/humidité, effets de la contrainte électrique et effets de l'encapsulation plastique. Cette méthodologie consiste en plusieurs files de tests ou étapes, menées en parallèle sur différents composants issus de deux filières technologiques principales (fondeurs A et B).

Dans une première file de tests, des MMICs GaAs non encapsulés, ainsi que des échantillons de résines dam and fill sont étudiés séparément en stockage pur à 85°C/85%HR. Dans une deuxième file de tests, de nouveaux MMICs non encapsulés sont soumis à 85°C/85%HR et l'effet de différentes contraintes électriques est étudié. Dans une dernière file de tests, des composants encapsulés et non encapsulés sont étudiés à 85°C/85%HR et polarisés.

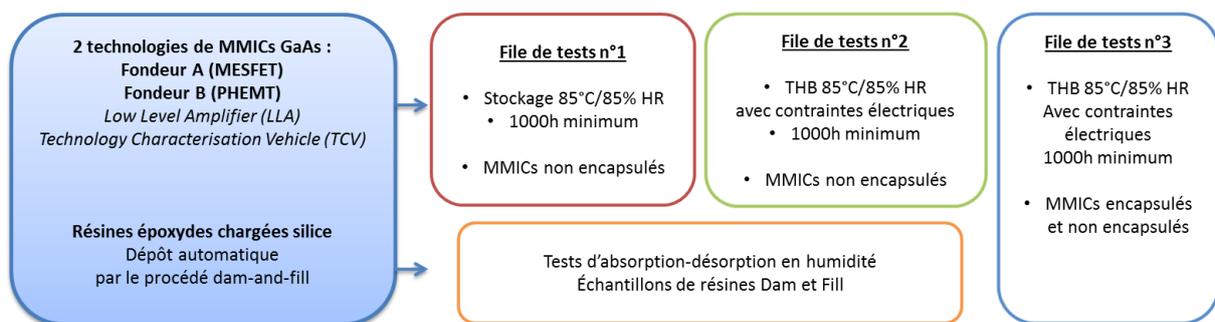


Figure 44 : Méthodologie globale d'évaluation d'une encapsulation plastique pour MMIC GaAs.

1) Etape 1 : stockage à 85°C/85%HR de MMICs GaAs non encapsulés et d'échantillons de résine dam and fill

Les objectifs de cette première étape sont de :

- déterminer et comprendre le comportement en humidité d'une résine à matrice organique pour encapsulation électronique, à base époxyde chargée silice du type dam-and-fill ;
- mieux appréhender l'impact de résines d'encapsulation dam-and-fill dans l'évaluation de la fiabilité d'un packaging quasi-hermétique en vieillissement accéléré de MMICs GaAs ;
- simuler une phase de stockage au sol, en particulier en environnement tropical (sans polarisation : paramètre qui sera étudié dans la deuxième étape ; sans encapsulation : paramètre qui sera étudié dans la troisième étape) ;
- détecter des problèmes liés à l'humidité et à la présence de contaminants (ions, poussières, etc.)
 - corrosion galvanique (cf. Chapitre 1 - III.1.b),
 - oxydation : sous l'effet de la température,
 - délaminations aux interfaces : suite aux contraintes thermiques et hygromécaniques,
 - qualité de la passivation, qui représente un niveau de protection minimal pour les MMICs GaAs.

a. Diffusion fickienne et caractérisation du comportement en chaleur humide d'échantillons de résine dam et fill

i. Théorie de la diffusion fickienne et détermination des paramètres de la diffusion

Dans le cadre de l'évaluation d'une solution de packaging quasi-hermétique, il est important de connaître en premier lieu la réponse des matériaux d'encapsulation aux conditions imposées en conditions réelles comme en conditions de vieillissement accéléré en température et humidité. Les paramètres les plus importants sont la diffusivité de l'humidité et la solubilité de l'eau, calculés pour des échantillons à la géométrie connue précisément. La détermination de l'ensemble de ces paramètres a été réalisée selon la norme JEDEC JESD22-A120A « *Test Method for the Measurement of Moisture Diffusivity and Water Solubility in Organic Materials Used in Electronic Devices* »(61).

La diffusion de l'eau dans les polymères a été largement étudiée et il est communément admis que la vitesse de diffusion est constante : la diffusion est dite Fickienne. En effet, il est admis pour cette étude que les molécules d'eau diffusent librement au sein de la résine, sans aucune interaction avec les chaînes polymères. On considère aussi que la vitesse de relaxation des segments de chaîne de polymères est très supérieure à la mobilité de l'espèce diffusante, ici l'eau. De plus, tous les tests sont effectués à des températures (au maximum, 85°C en chaleur humide et 125°C en séchage) inférieures à la température de transition vitreuse des résines ($T_g = 155-160^\circ\text{C}$). La résine est donc toujours dans le domaine de l'état vitreux (62).

La seconde loi de Fick (Équation 8) peut être appliquée pour décrire le processus de diffusion de l'humidité dans la plupart des matériaux à base de polymères :

$$\frac{\partial C}{\partial t} = \text{div} \cdot (D \overrightarrow{\text{grad}} C)$$

Équation 8 : Seconde loi de Fick (1855).

avec D : coefficient de diffusion (mm^2/s)

C : la concentration en humidité (en g/mm^3)

t : le temps (en s)

Dans le cas d'un matériau isotrope, la seconde loi de Fick s'écrit pour un repère cartésien x, y, z (Équation 9) :

$$\frac{\partial C}{\partial t} = D \left(\frac{\partial^2 C}{\partial x^2} + \frac{\partial^2 C}{\partial y^2} + \frac{\partial^2 C}{\partial z^2} \right)$$

Équation 9 : Seconde loi de Fick dans un repère cartésien.

Cette loi peut être simplifiée si un échantillon semi-infini est utilisé. Il doit alors présenter une épaisseur h très petite devant la longueur L et la largeur W (Figure 45). La contribution de la surface latérale de l'échantillon peut être négligée (composantes y et z) et la diffusion est alors considérée comme unidimensionnelle, selon l'axe x . D'après la norme JEDEC JESD22-A120A (61), il faut vérifier :

$$h < \frac{0,05 \times (W \times L)}{(W + L)}$$

La solution analytique générale à loi de Fick donne la concentration spatiale et temporelle en humidité, C , à un instant t et à une distance x du plan médian :

$$\frac{C(x, t) - C_0}{C_i - C_0} = 1 - \frac{4}{\pi} \sum_{n=0}^{\infty} \frac{(-1)^n}{(2n+1)} \exp\left[-\frac{(2n+1)^2 \pi^2 D}{h^2} t\right] \cdot \cos\left(\frac{(2n+1)\pi}{h} x\right)$$

Les conditions initiales et à la surface de l'échantillon, en équilibre avec l'atmosphère, donnent :

$$C = C_0 \text{ pour } 0 < x < h \text{ à } t = 0 ; C = C_i \text{ pour } x = 0 \text{ et } x = h \text{ à } t \geq 0$$

avec C_i : la concentration aux limites en humidité

C_0 : la concentration initiale en humidité.

L'échantillon est considéré comme initialement sec, puis placé en environnement humide, donc $C_0 = 0$ et $C_i = C_{sat}$ (la concentration en humidité à saturation). Cette solution devient alors :

$$C(x, t) = C_{sat} \left[1 - \frac{4}{\pi} \sum_{n=0}^{\infty} \frac{(-1)^n}{(2n+1)} \exp\left[-\frac{(2n+1)^2 \pi^2 D}{h^2} t\right] \cdot \cos\left(\frac{(2n+1)\pi}{h} x\right) \right]$$

Etant donné qu'il n'est pas possible de déterminer expérimentalement la concentration en humidité en chaque point de l'échantillon, cette dernière expression est intégrée sur l'épaisseur du matériau d'étude, c'est-à-dire :

$$M_t = \int_0^h (C - C_0) \cdot dx$$

En posant $C_{sat} = \frac{M_{\infty}}{V}$, on obtient le gain massique relatif de l'échantillon en fonction du temps :

$$\frac{M_t}{M_{\infty}} = 1 - \frac{8}{\pi^2} \sum_{n=0}^{\infty} \frac{1}{(2n+1)^2} \exp\left(-\frac{D(2n+1)^2 \pi^2}{4h^2} t\right)$$

avec M_t : la masse d'humidité absorbée après un temps t

M_{∞} : la masse de l'échantillon saturé, de volume $V = W \times L \times h$.

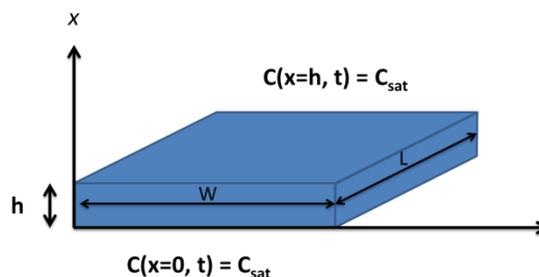


Figure 45 : Diffusion Fickienne unidimensionnelle dans un échantillon plan.

Il existe deux méthodes pour obtenir des solutions approchées du coefficient de diffusion. Suivant l'allure et la linéarité des courbes de prise de masse en humidité obtenues, notamment au

cours des premières heures de tests, ou encore si la courbe présente un comportement asymptotique, on utilisera l'une ou l'autre des deux méthodes.

- **Méthode de la pente initiale**

Pour des temps suffisamment faibles, c'est-à-dire pour $\frac{M_t}{M_\infty} < 0,5$ on a :

$$\frac{M_t}{M_\infty} = 4 \sqrt{\frac{Dt}{\pi h^2}}$$

Après détermination de la pente initiale p sur la courbe $\frac{M_t}{M_\infty} = f(\sqrt{t})$, le coefficient de diffusion peut alors être calculé par la relation :

$$D = \frac{\pi}{16} p^2 h^2$$

- **Méthode du demi-temps de sorption**

Dans l'hypothèse où la courbe de prise de masse en humidité présente un comportement asymptotique, c'est-à-dire atteint un palier de saturation, à l'instant t correspondant au temps de demi-sorption $t_{0,5}$, on a :

$$\frac{M_t}{M_\infty} = 0,5$$

Le coefficient de diffusion est alors déterminé par la relation :

$$D = \frac{\pi}{64} \frac{h^2}{t_{0,5}} \approx 0,049 \frac{h^2}{t_{0,5}}$$

D'après la norme JEDEC JESD22-A120A (61), il est possible de déterminer l'évolution des coefficients de diffusion en fonction de la température, ainsi que l'effet de la masse d'humidité à saturation en fonction du taux d'humidité relative.

Le coefficient de diffusion obéit à la loi d'Arrhenius :

$$D(T) = D_0 \cdot \exp\left(\frac{-E_A}{k_B T}\right)$$

avec D_0 : indice de perméabilité (en mm²/s)

E_A : énergie d'activation de la diffusion (en eV)

k_B : constante de Boltzmann (8,617.10⁻⁵ eV/K)

L'énergie d'activation thermique de la diffusion de l'humidité est obtenue par le calcul de la pente de la courbe $\ln D(T) = f(1/T)$, avec T en Kelvin.

De la même manière, la solubilité de l'eau dans la résine obéit à une loi d'Arrhenius et dépend de la température et de la pression partielle de la vapeur d'eau selon la relation :

$$C_{sat}(T, P) = P \cdot S_0 \cdot \exp\left(\frac{-E_S}{k_B T}\right)$$

avec S_0 : le facteur pré-exponentiel ou coefficient de solubilité (en $\text{mg}/\text{cm}^3 \cdot \text{Pa}$)

E_s : l'énergie d'activation de la solubilisation (en eV)

$P = \%HR/P_{\text{sat}} \times 100$: la pression partielle de vapeur d'eau (en Pa), où P_{sat} est la pression de vapeur saturante de l'eau à la température T et à pression atmosphérique

T : la température (en K).

Cette loi a été proposée en 2002 par *Pascault* (63), qui considère que la diffusion de l'eau se décompose en mécanismes de dissolution et de vaporisation. En considérant que chacun des deux mécanismes suit une loi d'Arrhenius, on obtient :

$$C_{\text{sat}}(T, P) = P \cdot S_0 \cdot \exp\left(-\frac{H_s + H_v}{k_B T}\right)$$

avec H_s et H_v : enthalpies de dissolution et de vaporisation.

La dépendance de la solubilité de l'eau vis-à-vis de la température est donc fonction du signe de $H_s + H_v$. Souvent proche de zéro, il peut être positif ou négatif en fonction de la différence de polarité entre le réseau et le solvant mais, de façon générale, la masse à saturation varie peu avec la température.

Pour cette étude, il a été choisi un modèle non linéaire, plus simple et dérivé de la loi de Henry. Cette loi a été mise en évidence en 1976 par *Shen et Springer* (64) et est souvent utilisée. En considérant les isothermes de sorption à plusieurs taux d'humidité relative, ils ont relié la concentration à saturation C_{sat} et la pression partielle en eau %HR par une loi en puissance :

$$C_{\text{sat}}(T, \%HR) = a(\%HR)^b$$

En se basant sur cette étude bibliographique, une méthodologie propre aux résines étudiées et présentée dans la Figure 46, a été établie pour déterminer l'ensemble des paramètres de la diffusion et de la saturation. Les résultats obtenus permettant ainsi de modéliser entièrement la prise d'humidité à toute température et humidité relative.

Pour la représentation graphique de l'évolution temporelle de la concentration en humidité dans un échantillon semi-infini d'épaisseur h , l'approximation de Shen-Springer (64) est couramment utilisée (Équation 10) :

$$C_t = C_{\text{sat}} \left(1 - \exp\left(-7,3 \left(\frac{Dt}{h^2}\right)^{3/4}\right) \right)$$

Équation 10 : Modèle de Shen-Springer pour estimer la concentration en humidité C_t dans un échantillon semi-infini d'épaisseur h à l'instant t .

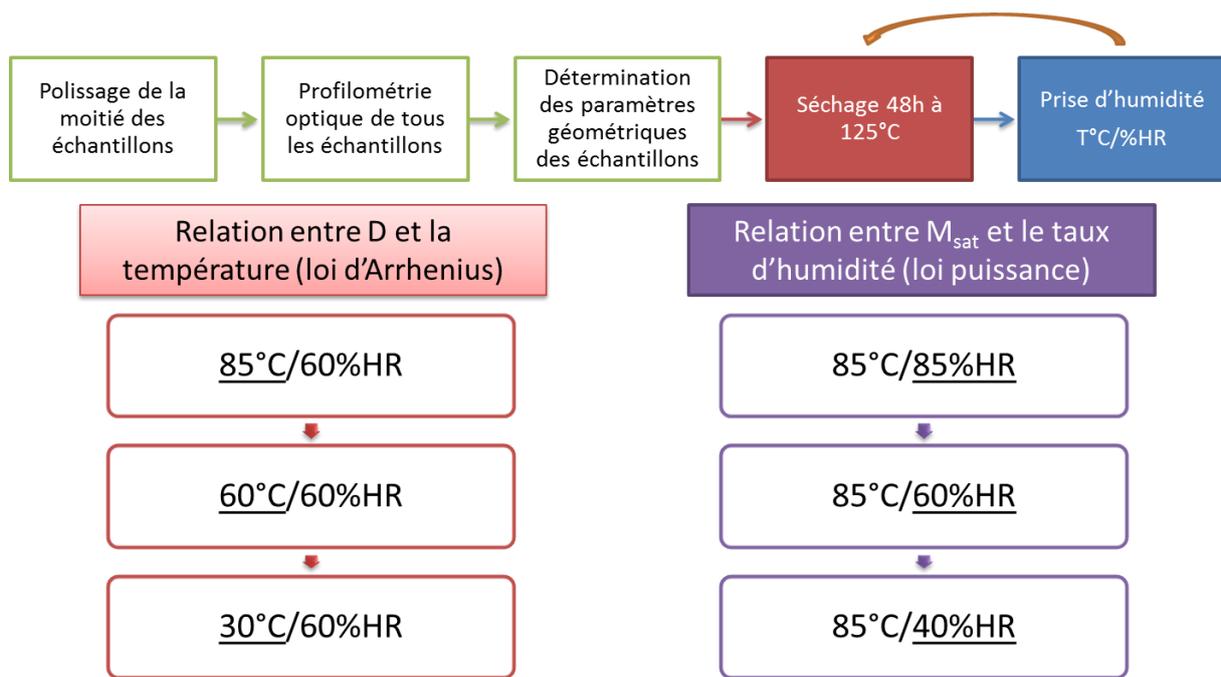


Figure 46 : Méthodologie pour déterminer les paramètres de diffusion de l'humidité dans les résines d'encapsulation en fonction de la température et du taux d'humidité relative.

La première étape consiste à vérifier la planéité des échantillons, et éventuellement les affiner le plus possible, afin de se placer dans les conditions d'une diffusion unidimensionnelle. Puis, les dimensions géométriques précises de chaque échantillon sont déterminées par profilométrie optique. Ensuite, les échantillons subissent des cycles d'absorption-désorption sous différents environnements en température-humidité, avec des pesées régulières réalisées avec une balance de précision. Il est fait l'hypothèse que les phénomènes d'absorption et de désorption sont réversibles et que les résines sont suffisamment stables durant tous les tests. Cette hypothèse est vérifiée par deux cycles d'absorption à 85°C/85%HR et désorption à 125°C.

ii. Détermination de la géométrie des échantillons par profilométrie optique

La géométrie des échantillons de résines est déterminée par une étude profilométrique en 2 dimensions (mesures des diagonales des échantillons) et par des mesures dimensionnelles selon l'axe z (hauteur). Un profilomètre ALTISURF 500 d'ALTIMET, équipé d'un capteur AltiProbe Optique, est disponible au Laboratoire IMS.

La fabrication des échantillons de résine dam et fill a été réalisée dans des moules en téflon, et le profil thermique de polymérisation est identique à celui utilisé dans le procédé d'encapsulation des MMICs. Les dimensions des échantillons ont été choisies de manière à être représentatives d'un cas réel : une longueur et une largeur d'environ $W = L = 10\text{mm}$ et une hauteur maximale $h = 2\text{mm}$. On a donc globalement :

$$\frac{0,05 \times (10 \times 10)}{(10 + 10)} = 0,25 \text{ mm} \ll 10 \text{ mm}$$

Les conditions de la diffusion fickienne unidimensionnelles sont donc bien réunies.

La norme JEDEC JESD22-A120A (61) préconise d'utiliser des échantillons plans. Or la méthode de fabrication a produit des échantillons à la géométrie non plane, tels qu'observés sur la Figure 47.

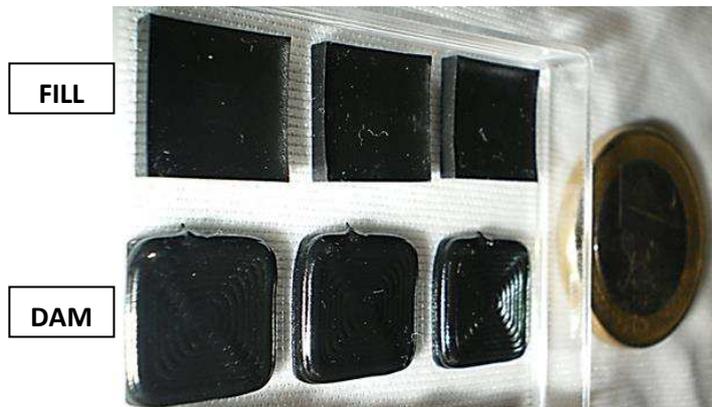


Figure 47 : Observation d'échantillons bruts (non polis) de résine dam et fill.

Les résultats obtenus par profilométrie optique selon la diagonale d'un échantillon représentatif sont donnés en Figure 48, après traitement des données avec le logiciel AltiMap Universal v3.2.0. Quelle que soit la méthode de connexion des points de mesure sur le profil (moyennage des points adjacents ou maximum local), les bords des échantillons sont mal définis du fait d'une mauvaise focalisation causée par une géométrie trop abrupte. La méthode du maximum local apparaît comme celle générant le moins d'erreurs, la zone manquante étant la plus faible.

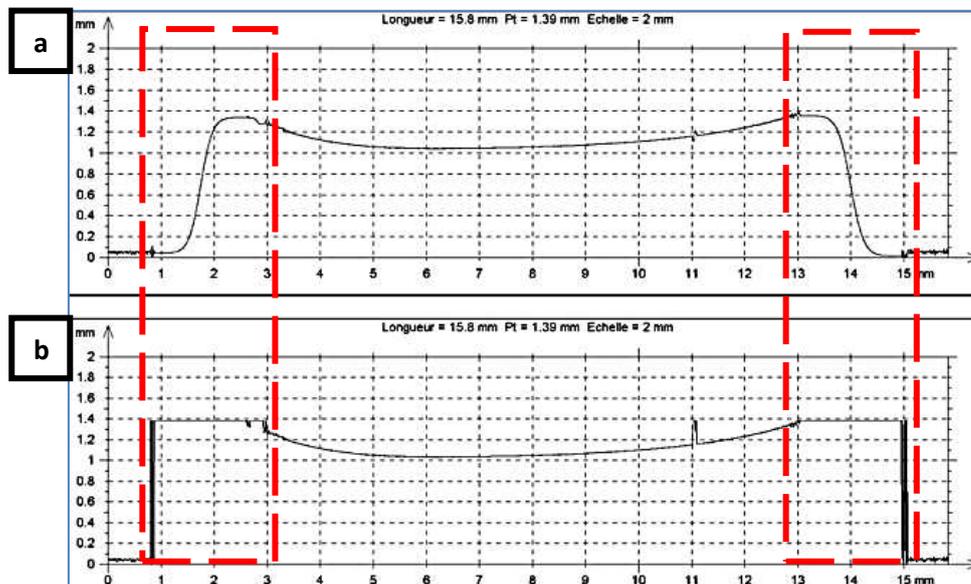


Figure 48 : Résultats de la profilométrie optique d'un échantillon sec de résine fill brut (non poli). Les cadres en pointillés rouge représentent les zones mal définies.

a - Profil après moyennage des points adjacents ; b - Profil traité en conservant le maximum local.

Afin de lever les doutes, il a été choisi d'étudier des échantillons polis. Plusieurs échantillons de chaque résine ont donc été polis mécaniquement sur tapis SiC (grain 1000), puis séchés 48 heures à 125°C. Un exemple représentatif est donné en Figure 49.

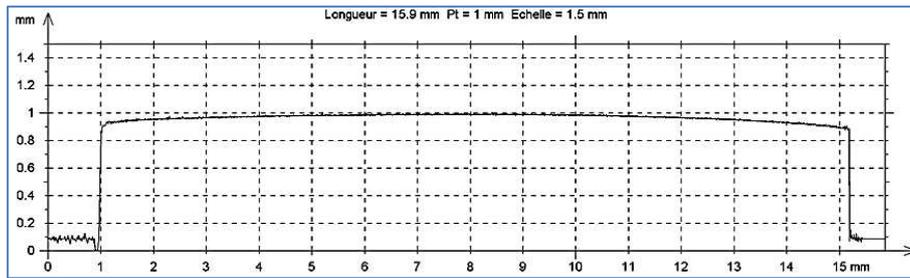


Figure 49 : Résultats de la profilométrie optique d'un échantillon sec de résine fill poli.

iii. Description des échantillons des résines dam et fill

Les pesées sont réalisées à température ambiante avec une balance DISCOVERY DV215CD d'OHAUS, disponible au Laboratoire IMS. Sa précision est de 10^{-5} gramme, ce qui est suffisant pour détecter les très faibles quantités d'eau absorbées, typiquement inférieures à 1% massique, pour des échantillons de résine d'environ 200 milligrammes. La nature et le nombre d'échantillons, ainsi que leur masse moyenne globale à sec sur les 6 échantillons soumis à des tests en chaleur humide, sont présentés dans le Tableau 26.

Tableau 26 : Nature et nombre d'échantillons soumis à des tests en chaleur humide.

Nature de la résine	Nombre d'échantillons bruts (non polis)	Nombre d'échantillons polis	Masse moyenne (g)
FILL	3	3	0,19 ± 0,03
DAM	3	3	0,22 ± 0,09

En parallèle à cette étude sur des échantillons isolés de résine d'encapsulation dam et fill, des MMICs GaAs passivés et non encapsulés ont été testés en stockage simple à 85°C/85%HR.

b. Stockage à 85°C/85%HR de MMICs GaAs non encapsulés

Les caractérisations électriques préliminaires sur l'ensemble des MMICs à disposition ont montré que les paramètres statiques avaient une dispersion inférieure à 10% pour un lot de composants de technologie donnée. En règle générale, le critère de non-conformité est aussi fixé à 10% pour ce qui concerne la variation de tout paramètre statique au cours d'un test de vieillissement.

Le Tableau 27 décrit le nombre et le type de véhicules de tests qui ont été employés dans cette première série de tests de stockage à 85°C/85%HR.

Deux témoins, l'un stocké à l'air ambiant et l'autre stocké sous azote en salle blanche, sont utilisés pour chaque campagne de mesures électriques, afin de valider la bonne reproductibilité des mesures sur l'ensemble des tests. Pour cette étape 1, 4 LLAs à PHEMT du fondeur B, à 2 étages séparés, ainsi que 4 LLAs et 2 TCVs à MESFET du Fondeur A ont été stockés pendant 3000 heures à 85°C/85%HR, sans contrainte électrique.

Tableau 27 : Description des MMICs de l'étape 1 en stockage à 85°C/85%HR. Nombre de circuits de tests, type de transistors et géométrie de leur grille.

Véhicules de test pour l'étape 1	Nombre de circuits	Type de transistor	Géométrie de la grille
Témoins LLA-BX (2 étages)	1 sous air 1 sous azote	PHEMT	$L_g=0,18\mu\text{m}$ $W_{g1}=6\times 30\mu\text{m}$ $W_{g2}=6\times 50\mu\text{m}$
LLA-BX étage 1	4	PHEMT	$L_g=0,18\mu\text{m}$ $W_{g1}=6\times 30\mu\text{m}$
LLA-BX étage 2	4	PHEMT	$L_g=0,18\mu\text{m}$ $W_{g2}=6\times 50\mu\text{m}$
LLA-AX étage 1	4	MESFET	$L_g=0,5\mu\text{m}$ $W_{g1}=6\times 50\mu\text{m}$
LLA-AX étage 2	4	MESFET	$L_g=0,5\mu\text{m}$ $W_{g2}=6\times 50\mu\text{m}$
LLA-AX étage 3	4	MESFET	$L_g=0,5\mu\text{m}$ $W_{g3}=6\times 100\mu\text{m}$
TCV-AX circuit RF	2	MESFET	$L_g=0,5\mu\text{m}$ $W_g=6\times 50\mu\text{m}$

i. Caractérisation électrique des LLA-BX du Fondateur B

D'après les fiches de conception fournies par le Fondateur B, les conditions de polarisation nominales de cette puce sont $V_{DS}=V_{DS}=3\text{V}$. Pour une polarisation typique de grille de $V_{GS1} = -0,295\text{ V}$, nous devrions mesurer un courant de drain $I_{D1} = 18\text{ mA}$ pour l'étage 1 ; pour l'étage 2, à $V_{GS2} = -0,285\text{ V}$, le courant de drain $I_{D2} = 29\text{ mA}$. Le Tableau 28 présente les valeurs limites de courant et de polarisation préconisées par le fondateur B.

Tableau 28 : Valeurs maximales absolues de la filière B.

Paramètres (unité)	Valeurs maximales pour les transistors
V_{GS} (DC V)	-5 à +0,9
V_{DS} (DC V)	+4
V_{GD} (DC V)	-5 à +0,9
I_G (DC mA/doigt)	1,5 (destruction pour 20 mA/doigt)

Connaissant ces limites, le Tableau 29 présente les valeurs choisies pour la caractérisation électrique statique des LLA-BX, qui sont identiques pour les étages 1 et 2. Une marge de sécurité relative a été ajoutée afin d'éviter tout claquage pendant les mesures électriques.

Tableau 29 : Plan de caractérisation électrique DC des LLA-BX de l'étape 1, à température ambiante.

LLA-BX	Caractéristiques à $t=0$ et $T=25^\circ\text{C}$		
	$I_D = f(V_{DS})$ à V_{GS} fixé	$I_D = f(V_{GS})$ à V_{DS} fixé	$I_G = f(V_{GS})$ à $V_{DS}=0\text{V}$
étages 1 et 2	$0 < V_{DS} < 3\text{V}$; pas 25mV $0 < V_{GS} < -1\text{V}$; pas 200mV	$-1,5 < V_{GS} < +0,2\text{V}$; pas 25mV $0 < V_{DS} < 3\text{V}$; pas 500mV	$V_{DS}=0\text{V}$ $-2 < V_{GS} < +0,7\text{V}$; pas 25mV

ii. Caractérisation électrique des LLA-AX du Fondeur A

D'après les fiches de conception fournies par le Fondeur A, les conditions de polarisation nominales de cette puce sont $V_{DS1} = V_{DS2} = 4V$ et $V_{DS3} = 4,5V$. Pour une polarisation typique de grille de $V_{GS1} = -1V$, nous devrions mesurer un courant de drain $I_{D1} = 10mA$ (soit $I_{DSS}/5$) pour l'étage 1 ; pour l'étage 2, à $V_{GS2} = -0,5V$ le courant de drain $I_{D2} = 25mA$ (soit $I_{DSS}/2$) ; pour l'étage 3, à $V_{GS3} = -0,9V$ le courant de drain $I_{D2} = 33mA$ (soit $I_{DSS}/3$). Le Tableau 30 présente les valeurs des courants et tensions maximales pour les MESFETs du fondeur A fabriqués selon le procédé HA2.

Tableau 30 : Valeurs maximales absolues pour la filière A.

Paramètres (unité)	Valeurs maximales pour les transistors
V_{GS} (DC V)	-15
V_{DS} (DC V)	+7,5
V_{GD} (DC V)	-15
I_G (DC mA/doigt)	0,5

Grâce à ces données, il est possible d'établir un plan de caractérisation électrique statique pour les LLA-AX. Ce plan est présenté dans le Tableau 31.

Tableau 31 : Plan de caractérisation électrique DC des LLA-AX de l'étape 1, à température ambiante.

LLA-AX	Caractéristiques à $t=0$ et $T=25^\circ C$		
	$I_D = f(V_{DS})$ à V_{GS} constant	$I_D = f(V_{GS})$ à V_{DS} constant	$I_G = f(V_{GS})$ à $V_{DS} = 0V$
étages 1,2 et 3	$0 < V_{DS} < 3 V$; pas de 25mV $0 < V_{GS} < -2 V$; pas de -1V	$-3 < V_{GS} < +0,2 V$; pas 25mV $0 < V_{DS} < 3 V$; pas 1,5V	$V_{DS} = 0V$ $-2 < V_{GS} < +0,7 V$; pas 20mV

iii. Caractérisation électrique des TCV-AX du Fondeur A

D'après les fiches de conception fournies par le Fondeur A, les conditions de polarisation nominales du MESFET sont $V_{DS} = 3V$. Nous devrions alors mesurer un courant de drain $I_D = 22mA$. Cette valeur est égale à la moitié de I_{DSS} , donc $I_{DSS} = 44mA$. Le TCV-AX et le LLA-AX étant issus de la même filière technologique A du Fondeur A, les valeurs limites en courant et tension sont donc identiques. Le plan de caractérisation électrique est donc quasiment identique comme reporté dans le Tableau 32. Toutefois, à transistor identique, il faut tenir compte de la largeur des lignes et des valeurs des résistances.

Tableau 32 : Plan de caractérisation électrique DC des puces TCV-AX de l'étape 1, à température ambiante.

TCV-AX	Caractéristiques à $t=0$ et $T=25^\circ C$		
	$I_D=f(V_{DS})$ à V_{GS} donné	$I_D=f(V_{GS})$ à V_{DS} donné	$I_G=f(V_{GS})$ à $V_{DS}=0 V$
Circuit RF	$0 < V_{DS} < 3 V$; pas 25mV $0 < V_{GS} < -2 V$; pas -1V	$-3 < V_{GS} < +0,2 V$; pas 25mV $0 < V_{DS} < 3 V$; pas 1,5V	$V_{DS} = 0V$ $-2 < V_{GS} < +0,7 V$; pas 20mV
BFET stabilisé	$0 < V_{DS} < 3 V$; pas 25mV $0 < V_{GS} < -2 V$; pas -1V	$-3 < V_{GS} < +0,2 V$; pas 25mV $0 < V_{DS} < 3 V$; pas 1,5V	$V_{DS} = 0V$ $-2 < V_{GS} < +0,7 V$; pas 20mV
Diode DI4X105	<i>Non applicable</i>	<i>Non applicable</i>	$-1 < U < 1 V$; pas 10mV
Résistances NiCr	<i>Non applicable</i>	<i>Non applicable</i>	$0 < U < 0,5 V$; pas 10mV

2) Etape 2 : tests à 85°C/85%HR de MMICs GaAs passivés, non encapsulés et avec polarisation

L'objectif de cette deuxième étape est d'observer l'effet du mode de polarisation des MMICs GaAs sur le vieillissement à 85°C/85%HR.

Le mode de polarisation dit « direct » ou « débit » correspond à des valeurs de tensions nominales grille-source et drain-source du transistor, c'est-à-dire choisis de manière à obtenir un courant de drain égal à la moitié de sa valeur en régime de saturation, i.e. $I_D = I_{DSS}/2$.

Le mode de polarisation dit « inverse » avec contrainte échelonnée correspond à la mise sous tension inverse de la grille, avec différents niveaux de contraintes, en soumettant pendant 500 heures un certain pourcentage du *max rating* (valeur nominale maximale) de la tension grille-source V_{GS} , puis à augmenter cette tension continue pendant les 500 heures suivantes, et ainsi de suite, en général jusqu'à la défaillance du composant.

a. Caractérisation électrique statique des TCV-AX et TCV-BX

D'après les fiches de conception fournies par le Fondeur B, les conditions nominales de polarisation de cette puce sont $V_{DS} = 3V$. Nous devrions alors mesurer un courant de drain $I_D = 22mA$. Cette valeur est égale à la moitié de I_{DSS} , donc $I_{DSS} = 44mA$.

Le TCV-BX et le LLA-BX étant issus de la même filière technologique du Fondeur B, les valeurs limites en courant et tension sont donc identiques. Le plan de caractérisation électrique est donc quasiment identique comme reporté dans le Tableau 33. Toutefois, à transistor identique, il a été tenu compte de la largeur des lignes et des valeurs des résistances pour ajuster ces valeurs.

Tableau 33 : Plan de caractérisation électrique DC des puces TCV-BX de l'étape 2, à température ambiante.

TCV-BX	Caractéristiques mesurées à t=0 et T=25°C		
	$I_D=f(V_{DS})$ à V_{GS} donné	$I_D=f(V_{GS})$ à V_{DS} donné	$I_G=f(V_{GS})$ à $V_{DS}=0V$
Circuit RF	$0 < V_{DS} < 4V$; pas 50mV $0 < V_{GS} < -1V$; pas 0,2V	$-1,5 < V_{GS} < +0,3V$; pas 25mV $0 < V_{DS} < 4V$; pas 1V	$V_{DS} = 0V$ $-3 < V_{GS} < +0,7V$; pas 25mV
PHEMT stabilisé	$0 < V_{DS} < 4V$; pas 50mV $0 < V_{GS} < -1V$; pas 0,2V	$-1,5 < V_{GS} < +0,3V$; pas 25 mV $0 < V_{DS} < 4V$; pas 1V	$V_{DS} = 0V$ $-2,5 < V_{GS} < +0,7V$; pas 25mV
Diode DI4X100	<i>Non applicable</i>	<i>Non applicable</i>	$-1 < U < 1V$; pas 10mV
Résistances RCN GaAs	<i>Non applicable</i>	<i>Non applicable</i>	$0 < U < 0,5V$

Pour ce qui est des TCV-AX étudiés dans l'étape 2, le plan de caractérisation est rigoureusement identique à celui proposé dans le Tableau 32 pour l'étape 1.

b. Files de tests et contraintes de polarisation en cours de vieillissement

Le Tableau 34 présente la répartition des véhicules de tests pour chacune des deux filières technologiques : 4 modules ont été polarisés en inverse, 2 en débit et 2 ont été stockés (tensions imposées à $V_{GS} = V_{DS} = 0V$) à 85°C/85%HR. De plus, deux composants témoins TCV-AX ont été stockés sous air et sous azote (N_2), et caractérisés avant chaque campagne de mesures de reprise.

Tableau 34 : Description des files de tests de TCV-AX et TCV-BX pour l'étape 2.

Témoins	File « inverse »	File « nominale »	File « stockage »
Air : 1xTCV-AX N ₂ : 1xTCV-AX	4x TCV-AX AX 1, 2, 3, 4	2x TCV-AX AX 5, 6	2x TCV-AX AX 7, 8
	4x TCV-BX BX 1, 2, 3, 4	2x TCV-BX BX 6, 7	2x TCV-BX AX 8, 9

La file « inverse » a été pourvue de 4 TCVs de chacune des deux filières A et B, comme indiqué dans le Tableau 35. Afin de ne pas masquer certains mécanismes, il a été choisi d'effectuer des tests par pas de polarisation sur la grille. Au cours des 500 premières heures de tests, la polarisation a été fixée à 50% de la valeur nominale maximale pour la tension grille-source pour les TCVs du Fondeur A et à 75% pour les TCVs du Fondeur B, puis ces niveaux de contrainte électrique sont augmentés pour atteindre 100% pour les TCVs du Fondeur A et 150% pour les TCVs du Fondeur B.

Tableau 35 : Contraintes électriques de la file de tests « inverse » de l'étape 2.

File « inverse »	Contrainte électrique à 85°C/85%HR
TCV-AX AX 1, 2, 3, 4	Avec contrainte échelonnée 500h à $V_{GS} = -7,5V$ (50% du max rating) 500h à $V_{GS} = -10V$ (66% du max rating) 500h à $V_{GS} = -15V$ (100% du max rating)
TCV-BX BX 1, 2, 3, 4	Avec contrainte échelonnée 500h à $V_{GS} = -3,75V$ (75% du max rating) 500h à $V_{GS} = -5V$ (100% du max rating) 500h à $V_{GS} = -7,5V$ (150% du max rating)

La File « nominale » comporte deux modules de chaque filière technologique, comme indiqué dans le Tableau 36. Les transistors ont été polarisés selon les conditions nominales de fonctionnement, conformément aux fiches de conception. Les tensions grille-source et drain-source sont telles que le courant de drain est fixé à la moitié du courant de drain de saturation : $I_D = I_{DSS}/2$.

Tableau 36 : Contraintes électriques de la file de tests « nominale » de l'étape 2.

File « nominale »	Contrainte électrique à 85°C/85%HR
TCV-AX AX 5, 6	$V_{DS} = 4V$ et $V_{GS} = -0,55V$ ($I_D = 28mA$)
TCV-BX BX 6, 7	$V_{DS} = 3V$ et $V_{GS} = -0,4V$ ($I_D = 22mA$)

3) Etape 3 : tests à 85°C/85%HR de MMICs GaAs passivés, encapsulés et polarisés

L'objectif de cette troisième étape est d'observer l'effet de l'encapsulation plastique sur des MMICs GaAs polarisés en vieillissement accéléré à 85°C et 85%HR. Comme pour l'étape 2, trois modes de polarisation ont été choisis : polarisation nulle (stockage) ou nominale sur la grille et le

drain ou inverse avec contrainte échelonnée sur la grille. Une partie des MMICs a été encapsulée par une résine époxyde chargée silice selon le procédé dam-and-fill, décrit dans le Chapitre 2 - II.2.

a. Choix et description des véhicules de tests de l'étape 3

Pour cette série de tests, de nouveaux TCVs du fondeur B, appelés TCV-BY, ont été utilisés. Le composant TCV-BY est différent de ceux employés dans les étapes précédentes, mais la comparaison avec les séries de tests précédentes reste valable puisque le procédé de fabrication est identique. De plus, il a été possible d'effectuer des tests sur des structures simples tels que des motifs à lignes jumelles, également fabriquées selon le procédé B. Dans les deux cas, des véhicules de test avec et sans encapsulation ont été étudiés, tel que présenté dans la Figure 50.

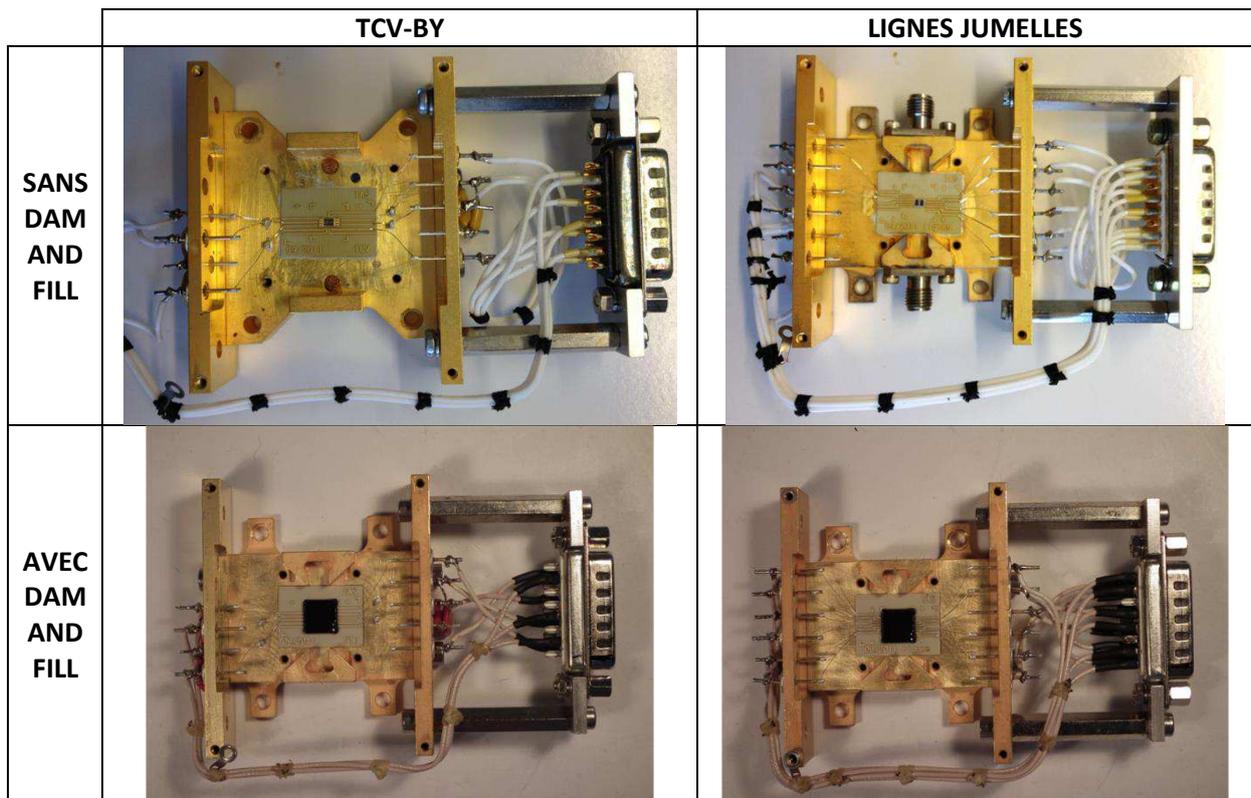


Figure 50 : Véhicules de test pour TCV-BY et Lignes jumelles, avec et sans encapsulation dam-and-fill.

Les lignes jumelles passivées et encapsulées dam-and-fill ont été testées en même temps que les TCVs avec encapsulation, et tous polarisés en environnement 85°C/85%HR. Les lignes jumelles non encapsulées ont été testées en même temps que les TCVs sans encapsulation dam-and-fill. Les conditions du vieillissement accéléré de ces structures sont présentées dans la partie suivante.

Pour rappel, la filière technologique à MESFET du fondeur A est amenée à être rendue obsolète. A ce titre, il a été choisi de ne pas tester des composants encapsulés de cette technologie en chaleur humide. Seuls les résultats des tests et analyses de la filière B seront donc les plus importants car représentatifs des technologies amenées à être encapsulées de manière quasi-hermétique dans un futur proche.

b. Conditions de tests des structures de l'étape 3

Le Tableau 37 présente l'ensemble des composants testés : 8 modules TCV-BY avec dam-and-fill, 2 TCV-BY sans dam-and-fill, ainsi que 16 motifs lignes jumelles avec dam-and-fill et 2 motifs sans dam-and-fill. Un TCV-BY et une structure Lignes Jumelles ont été stockés à l'air ambiant afin de servir de témoins.

Tableau 37 : Tableau récapitulatif des conditions de test pour les transistors des TCVs-BY et les Lignes Jumelles encapsulés et non encapsulés.

VTs (procédé B)	Nombre de VTs <u>sans dam-and-fill</u>	Nombre de VTs <u>avec dam-and-fill</u>	Environnement Température - Humidité Relative	Contrainte électrique (champ électrique)
Témoins AIR	0	1 TCV 2 PHEMTs 1+1 condensateurs 1 module LJ 2 motifs	Air ambiant	sans
File 1 « TCV en stockage »	0	2 TCVs 4 PHEMTs 2+2 condensateurs 1 module LJ 2 motifs	85°C/85%HR	1000 heures 0 V
File 2 « TCV en polarisation inverse »	1 TCV (2 PHEMTs)	3 TCVs (6 PHEMTs)	85°C/85%HR	500h à $V_{GS} = -3,75 V$ 500h à $V_{GS} = -5 V$ $V_{DS} = 0 V$ Avec contrainte échelonnée à 75% et 100% de la valeur nominale maximale
File 3 « TCV en polarisation directe » $I_{DSS}/2$ (env. 11 mA)	1 TCV (2 PHEMTs)	2 TCVs (4 PHEMTs)	85°C/85%HR	1000 heures $V_{DS} = +3 V$ $V_{GS} = -0,2 V$
File « Condensateurs » SiN et SiN/SiO ₂	2 TCVs (2+2 condensateurs)	5 TCVs (5+5 condensateurs)	85°C/85%HR	1000 heures 15 V (SiN : 1000 kV/cm SiN/SiO ₂ : 160 kV/cm)
File « Lignes Jumelles»	2 motifs à 15V	4 motifs à 1 V 4 motifs à 5 V 4 motifs à 15 V	85°C/85%HR	1000 heures 1 V (3 kV/cm) 5 V (17 kV/cm) 15 V (50 kV/cm)

Les transistors et condensateurs SiN et SiN/SiO₂, ainsi que le module lignes jumelles de la File « stockage » ont été polarisés à $V_{GS} = V_{DS} = V_C = V_U = 0V$ et ont servi de véhicules de test du vieillissement lié seulement à la température et l'humidité. Tous les autres condensateurs SiN et SiN/SiO₂ des autres files de tests ont été polarisés à 100% du max rating avec une tension de 15V.

Les conditions de polarisation inverse de grille étant les plus sévères, la File « TCV en polarisation inverse » a été pourvue de trois modules avec dam-and-fill et un module sans dam-and-fill. Afin de ne pas masquer certains mécanismes, il a été choisi d'effectuer des tests avec contrainte échelonnée sur la grille (*step-stress*). Au cours des 500 premières heures de tests, la polarisation a été fixée à 75%

du max rating, puis, pendant les 500 dernières heures, à 100% de la valeur nominale maximale de la tension V_{GS} .

La File « TCV en polarisation directe » comporte deux modules avec dam-and-fill et un module sans dam-and-fill qui ont été polarisés selon les conditions nominales de fonctionnement. Les tensions grille-source et drain-source sont telles que le courant de drain est fixé à la moitié du courant de drain de saturation : $I_D = I_{DSS}/2$.

Avec des structures de tests du type des lignes jumelles, il est proposé dans cette série de tests de mettre en évidence de manière quantitative l'influence des conditions de polarisation, et notamment l'influence du champ électrique. Plusieurs niveaux de polarisation ont donc été choisis :

- une polarisation à 1V afin de vérifier l'hypothèse de l'absence de corrosion étant donné que l'électrolyse de l'eau a lieu théoriquement pour une différence de potentiel supérieure à 1,23V minimum (celui-ci augmente avec le pH d'après l'équation de Nernst) ; toutefois, du fait des surtensions aux électrodes, il faudrait appliquer une tension supérieure à 1,70 V pour faire passer le courant en continu dans la cellule formée par les lignes jumelles ;
- une polarisation à 5V, soit un champ électrique de 17 kV/cm entre les lignes, est représentative des différences de potentiel présentes au niveau des circuits en fonctionnement nominal pour ce type de technologie ;
- une polarisation à 15V, soit un champ électrique de 51 kV/cm, choisie afin d'accélérer, au maximum admissible par ces structures, les éventuels mécanismes de migration électrochimique ou de corrosion. C'est avec ce niveau de contrainte électrique qu'il a été choisi de tester les effets de la présence ou non d'une encapsulation.

4) Résumé des trois étapes

En résumé, l'ensemble des structures de tests dans les trois étapes vont permettre de comparer le comportement en chaleur humide de deux filières technologiques distinctes, d'observer les effets de différents niveaux de contrainte électrique. L'objectif est de mieux distinguer les effets éventuels de la présence ou non d'une encapsulation sur la fiabilité des MMICs soumis à des tests accélérés à 85°C/85%HR. Un résumé des files de test et des composants engagés est mis à disposition dans l'Annexe n°2.

Dans la suite de ce mémoire, des travaux menés en parallèle avec les tests sur les MMICs ont permis d'étudier de manière isolée des échantillons de résine d'encapsulation. Cela apporte une meilleure compréhension des mécanismes en jeu durant les tests sur des composants encapsulés au cours de l'étape 3 en particulier, et notamment pour ce qui est des cinétiques de diffusion et de pénétration d'humidité au sein de la résine d'encapsulation.

CHAPITRE III : Résultats et discussion

Les trois étapes de la méthodologie décrite dans le chapitre suivant permettent de présenter les effets de chaque paramètre de manière relativement précise. Ces travaux se sont concentrés sur les trois paramètres suivants : température-humidité, contrainte électrique et présence ou non d'une encapsulation plastique. Chacune de ces étapes fait l'objet d'une partie dans ce chapitre. Les signatures électriques et les défauts visibles en surface du composant sont régulièrement mis en parallèle pour faire le lien entre chaque file de tests et valider la cohérence des résultats. Cette discussion est appuyée par le comportement des composants témoins (stockés sous azote ou à l'air ambiant) et des composants en stockage à 85°C/85%HR sans polarisation.

Dans un premier temps, les effets combinés de la température et de l'humidité sur des MMICs GaAs stockés à 85°C/85%HR sont décrits, et de manière indépendante sur des échantillons de résine dam et fill dans les mêmes conditions.

La deuxième partie de ce chapitre présente les effets des deux types de contrainte électrique (polarisation nominale et polarisation inverse de grille) sur le vieillissement de composants de même technologie. La signature électrique spécifique d'un mécanisme de dégradation induit par chaque type de polarisation a ainsi pu être mise en évidence.

Une fois identifiées les signatures électriques des dégradations des puces nues polarisées, la troisième et la quatrième partie présentent les effets liés à l'utilisation d'une encapsulation par dam-and-fill pour deux lots de composants d'une même technologie, dans une ambiance chaleur humide.

I. Effets combinés de la température et de l'humidité

La Figure 51 rappelle les différents composants et échantillons de résines étudiés afin de déterminer les effets d'un stockage en température-humidité sur des MMICs GaAs non encapsulés et sur des échantillons de résines dam et fill. Pour faciliter la lecture et la correspondance des composants par file de test, le système de référencement (témoins air, 3a, 1a, etc.) est indiqué dans cette figure. Dans un premier temps, les résultats des tests d'absorption/désorption en humidité sur des échantillons de résine d'encapsulation dam et fill seront présentés. Dans un second temps, les résultats des essais de vieillissement accéléré en chaleur humide de technologies de MMICs GaAs seront traités.

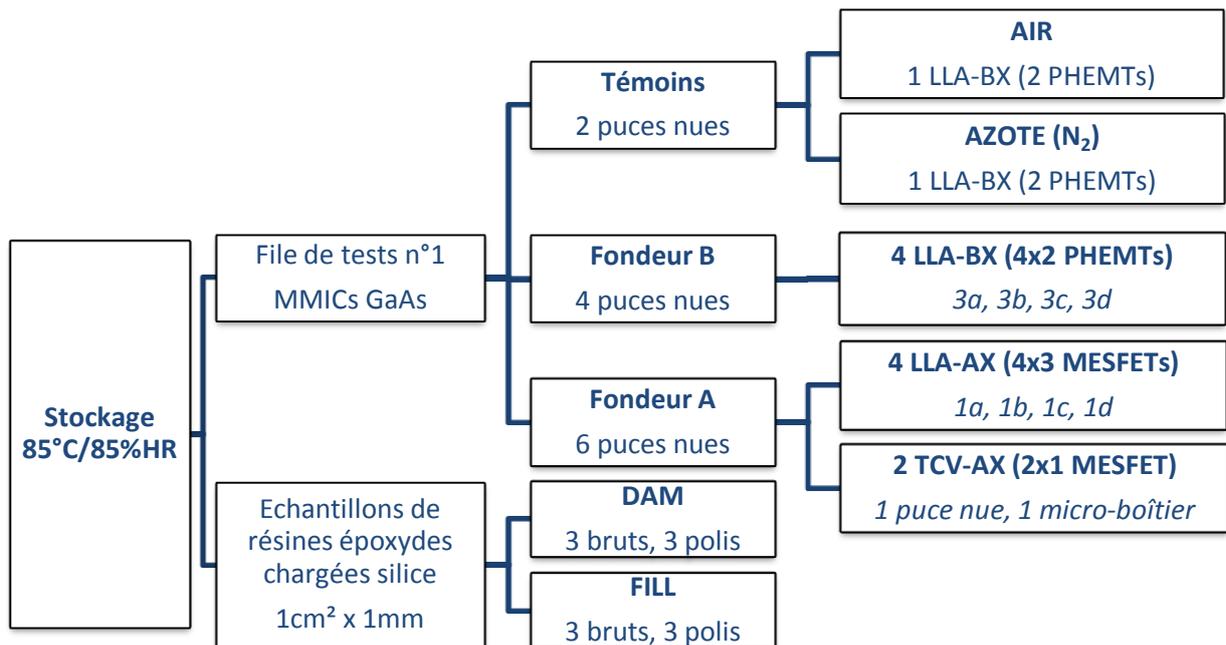


Figure 51 : Plan des tests de l'étape 1 pour déterminer les effets du stockage à 85°C/85%HR sur les MMICs GaAs de deux filières technologiques et sur des échantillons de résine d'encapsulation dam et fill.

1) Modélisation de la prise d'humidité des résines d'encapsulation

a. Cycles température/humidité

Afin de mieux appréhender le comportement en chaleur humide des résines d'encapsulation utilisées dans le cadre de ces travaux, des tests d'absorption/désorption ont été menés sur des échantillons représentatifs des conditions réelles d'utilisation selon la méthodologie suivante :

- des tests préliminaires de stockage longue durée à 85°C/85%HR ont été réalisés sur six échantillons de résine dam et fill afin d'évaluer la faisabilité de ces essais avec les échantillons à notre disposition. Grâce à ces essais en pire cas, un protocole de test pertinent a pu être proposé pour déterminer les constantes et lois de la diffusion d'humidité dans ce type de résine commerciale ;

- les résultats et analyses de la seconde série de tests sont ensuite présentés pour différentes conditions de température et d'humidité sur douze nouveaux échantillons, dont la moitié a été polie.

Dans tous les cas, deux masses témoins attestent de la bonne répétabilité et de la précision des mesures pour chaque pesée. Pour la suite, un cycle représente une phase d'absorption à température et humidité données, suivie d'un séchage de 48 heures à 125°C. Les échantillons non polis ont été nommés échantillons « bruts ».

Dans un premier temps, les courbes de gain massique en humidité en fonction de la racine carrée du temps pour la série de tests préliminaires de longue durée en stockage à 85°/85%HR sont présentées dans la Figure 52. Deux échantillons polis (fill 4' et dam A') ont subi deux cycles de test : 315 heures à 85°C/85%HR, 48 heures de séchage à 125°C, puis 285 heures à 85°C/85%HR et 145 heures de séchage à 125°C. Les quatre autres échantillons n'ont subi qu'un seul cycle de 648 heures à 85°C/85%HR et 145 heures de séchage à 125°C.

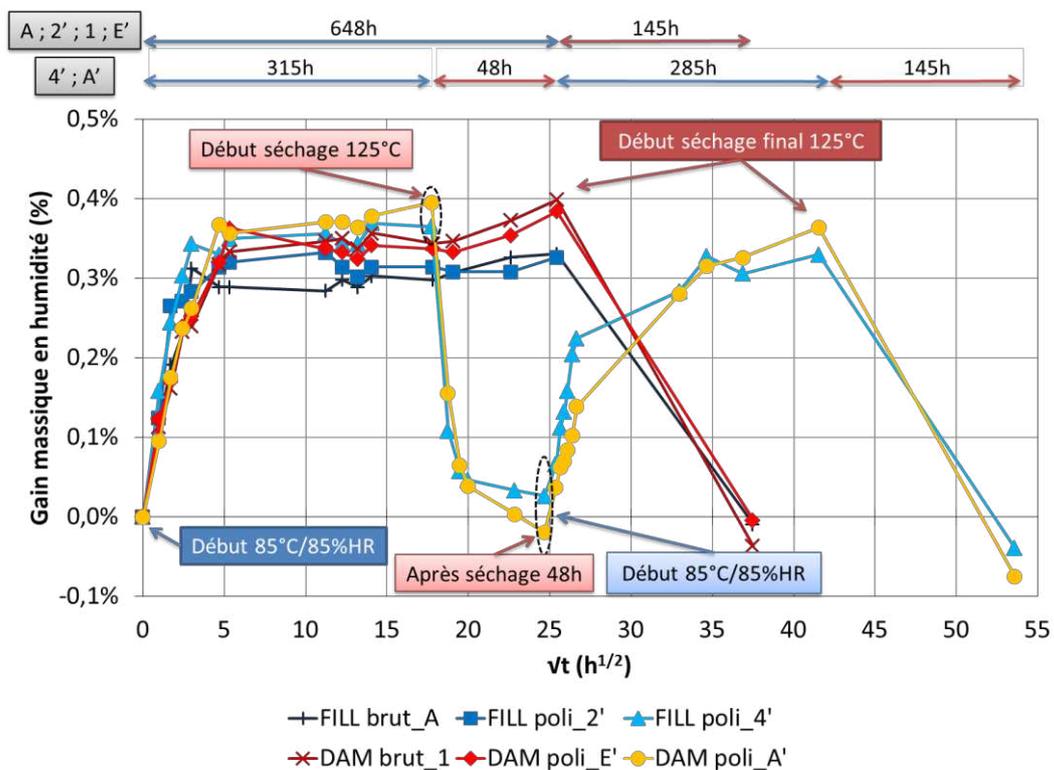


Figure 52 : Tests préliminaires de longue durée à 85°C/85%HR sur des échantillons de dam et fill.

Pour les deux étapes de séchage à 125°C, les masses finales de tous les échantillons sont systématiquement inférieures à la masse initiale avant chaque test d'absorption en humidité. Ces pertes de masse sont inférieures à 0,05% sur un cycle absorption/désorption et sont dans l'ordre de grandeur des caractéristiques de dégazage de ces résines présentées dans le Tableau 21 en page 65. Les éléments qui dégazent peuvent être des composés légers, utilisés comme additifs dans la composition de la résine, comme de la wax (cire) ou d'autres composés organiques à bas point de fusion et qui fluidifient la résine. Une autre explication à ce phénomène est que ces résines ne polymérisent pas à 100% après un cycle standard de polymérisation, tel que défini par le fabricant. Par exemple, les résines *Epoxy Novolacs* ne dépassent pas un taux de polymérisation de 80%. Mais,

cela ne signifie pas nécessairement qu'il reste beaucoup de monomères en fin de cycle. La plupart des monomères non réagis finissent soit par se lier au réseau polymérique, soit par participer à l'adhésion au niveau de l'interface de la résine et du composant. Ces phénomènes entrent notamment en jeu au cours des étapes qui suivent la polymérisation (séchage et stockage à température élevée).

Les essais préliminaires de longue durée en stockage à 85°C/85%HR ont montré l'absence de dégradation sensible des résines sur une durée d'au moins 650 heures (échantillons : fill A, 2' ; dam 1, E'). Cela se serait traduit par une chute plus ou moins prononcée de la masse globale de l'échantillon, signe de la dégradation physico-chimique du réseau polymérique par l'eau. Ce résultat est cohérent avec le fait que les températures des essais (85°C maximum en humidité et 125°C en séchage) sont très inférieures à la température de transition vitreuse T_g de ces résines, qui est d'environ 160°C. Les résultats ont permis de faire l'hypothèse d'une réversibilité des phénomènes d'absorption/désorption en humidité tout au long des tests menés. De plus, aucune différence dans la courbe de prise de masse en humidité n'a été décelée entre des échantillons bruts (non polis) et des échantillons polis mécaniquement sur tapis avant les tests. De même, les différences de prise en humidité entre résines dam et fill sont très faibles devant la dispersion des résultats.

Pour la seconde série de tests, différentes conditions de chaleur humide ont été choisies pour le protocole de tests présenté dans le Tableau 38. Conformément à la norme JESD22-A120A (61), il a été choisi trois températures espacées de 20 à 30°C, à des températures inférieures à T_g . De même les taux d'humidité relative sont choisis pour couvrir une large plage de valeurs, dans la limite fixée par le climatogramme de l'enceinte climatique. Les temps d'absorption et de séchage ont été adaptés en fonction des disponibilités matérielles, la même norme recommandant un temps minimum de 168 heures, voire plus jusqu'à saturation des échantillons en humidité.

Tableau 38 : Protocole expérimental pour les tests d'absorption/désorption en chaleur humide des résines dam et fill.

Test	Conditions température/humidité	Durée
Séchage initial	125°C	48h
Absorption 1	85°C/85%HR	117h
Séchage 1	125°C	48h
Absorption 2	85°C/60%HR	144h
Séchage 2	125°C	44h
Absorption 3	60°C/60%HR	140h
Séchage 3	125°C	48h
Absorption 4	30°C/60%HR	187h
Séchage 4	125°C	93h
Absorption 5	85°C/85%HR	167h
Séchage 5	125°C	48h
Absorption 6	85°C/40%HR	207h
Séchage final	125°C	48h

Les résultats des tests d'absorption/désorption aux différentes conditions de température et d'humidité relative sur les trois types de résines sont présentés dans la Figure 53.

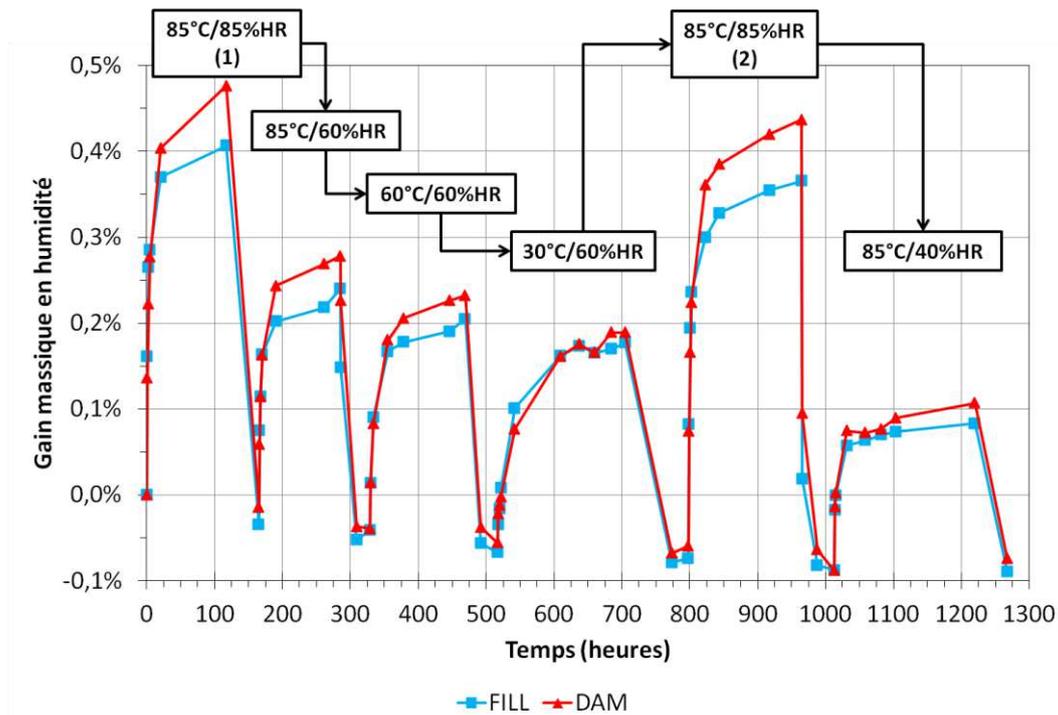


Figure 53 : Cycles d'absorption/désorption en chaleur humide d'échantillons de résines dam et fill. Courbes moyennes calculées en prenant comme référence la pesée initiale.

Les allures des courbes des deux résines dam et fill sont similaires. Il apparaît une différence de la masse à saturation de chaque résine, qui se distinguent l'une de l'autre pour la plupart des conditions de température et d'humidité. En effet, d'après ces tests, les concentrations massiques en humidité à saturation respectent dans tous les cas la relation :

$$C_{sat} (fill) < C_{sat} (dam)$$

On peut aussi noter l'augmentation de la perte de masse après chaque séchage à 125°C, en prenant comme référence la masse initiale avant les tests, au fur et à mesure du nombre de cycles. Toutefois, après le 5^{ème} cycle les masses paraissent se stabiliser, signe que la réticulation du réseau polymérique finit par se stabiliser.

Etant donnée la très forte similarité de composition physico-chimique de ces deux résines, cette légère différence pourrait être attribuée à la présence plus prononcée de macroporosités dans les échantillons de résine dam. En effet, cette dernière est initialement très visqueuse et au cours de sa mise en œuvre, des bulles d'air peuvent être piégées au sein des échantillons après polymérisation de la résine, comme le montre en condition réelle d'utilisation la Figure 54.

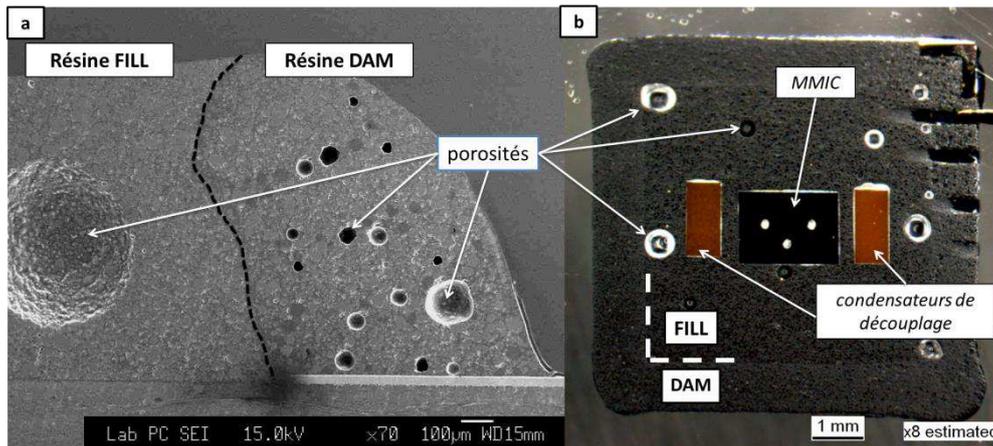


Figure 54 : Porosité présente dans de la résine dam-and-fill sur circuit PCB RO4003.
 a- Vue au MEB (étude interne TAS-ESA-CNES (65)) ; b- Vue en optique après polissage en face arrière.

La distinction entre la résine dam, plus claire sur le contour de l'encapsulation, et la résine fill, plus sombre au centre, est possible. On peut noter la relative forte porosité apparente près de l'interface avec le PCB (interface indiquée par la présence des pistes métalliques sur le bord de la photo) et le MMIC. Certains pores atteignent plusieurs micromètres de diamètre et peuvent constituer autant de pièges à humidité, où l'eau peut condenser.

b. Influence de la température sur le coefficient de diffusion

A partir des trois conditions de température (30°C, 60°C et 85°C) pour un même taux d'humidité (60%HR), il est possible de calculer les paramètres D_0 et E_A de la loi d'Arrhenius pour déterminer l'effet de la température sur le coefficient de diffusion de l'eau pour chaque type de résine. La Figure 55 présente les résultats expérimentaux obtenus avec la résine fill testée dans ces trois conditions.

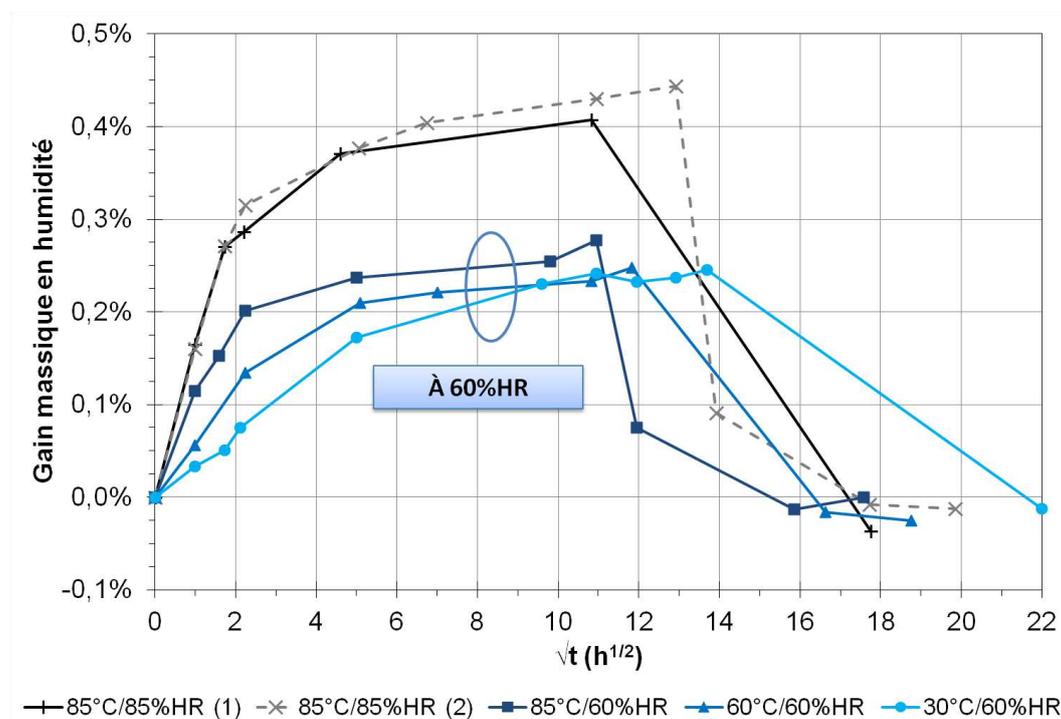


Figure 55 : Courbes moyennes d'absorption/désorption superposées pour les 6 échantillons de résine FILL.
 Courbes moyennes recalculées en prenant comme origine la pesée après chaque séchage.

On retrouve sur ces courbes moyennes les mêmes phénomènes que précédemment : une perte de masse de moins de 0,03% est mesurée à la fin de chaque cycle, ce qui est négligeable ; la stabilité de cette résine sur l'ensemble des tests est confirmée par les deux cycles à 85°C/85%HR (1) et (2) reportés sur cette même figure.

Les paramètres de la loi d'Arrhenius sont obtenus par régression linéaire des données expérimentales de $\ln D = f(1/T)$, représentées sur la Figure 56 pour les deux méthodes présentées dans la Partie B du Chapitre II.

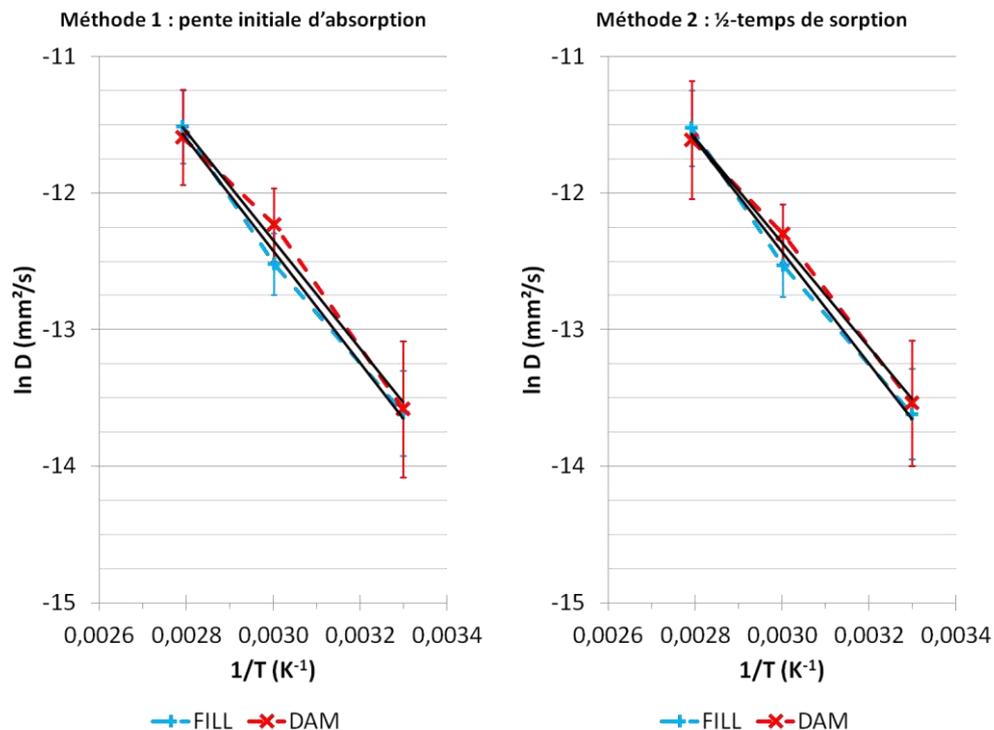


Figure 56 : Détermination des paramètres de la loi d'Arrhenius pour le coefficient de diffusion par deux méthodes.

Le Tableau 39 présente les valeurs et écarts-types des paramètres D_0 et E_A de la loi d'Arrhenius pour le coefficient de diffusion en fonction de la température.

Tableau 39 : Paramètres de la loi d'Arrhenius pour le coefficient de diffusion.

$D=D_0.\exp(-E_A/k_B T)$	Méthode de la pente initiale		Méthode du 1/2-temps de sorption	
	FILL	DAM	FILL	DAM
Nombre d'échantillons	6	6	6	6
R^2	0,994	0,98	0,994	0,996
D_0 (mm ² /s)	1	1	1	1
écart-type	±3	±3	±3	±2
E_A (eV)	0,35	0,34	0,35	0,33
écart-type	±0,03	±0,04	±0,03	±0,02

La différence entre les résines dam et fill est très faible en ce qui concerne le coefficient de diffusion. L'indice de perméabilité D_0 est identique pour les deux résines, quelle que soit la méthode. On peut noter le fort écart-type qui est le signe de la dispersion notable des résultats, en particulier à 85°C. Toutefois, ce paramètre n'a que peu d'impact sur le modèle proposé, dans la gamme de

température concernée. Le paramètre le plus significatif est l'énergie d'activation E_A dont les valeurs sont aussi très proches pour les résines dam et fill, et présentent des écarts inférieurs à 6% entre les deux méthodes.

Le choix de l'une ou l'autre méthode dépend de la qualité et de la quantité des mesures. La méthode de la pente initiale requiert beaucoup de points de mesures en début de test. On doit aussi être sûr que la pente est prise bien avant le début de la saturation de la résine (zone linéaire avant le coude sur la courbe de prise d'humidité). C'est ce qui explique le très grand écart-type sur D_0 reporté dans le Tableau 39. La méthode du demi-temps, même si elle ne nécessite qu'un seul point de repère sur la courbe de prise d'humidité, a l'avantage d'être plus facilement reproductible et surtout plus précise, d'après les résultats obtenus pour ces travaux.

La Figure 57 représente l'évolution du coefficient de diffusion calculé par les deux méthodes exposées précédemment (pente initiale en traits continus et demi-temps de sorption en pointillés), pour les deux types de résines (fill en bleu et dam en rouge), en fonction de la température. Les points de données expérimentales sont donnés avec leur barre d'écart-type. Le domaine de validité à pression atmosphérique de ce modèle est fixé par le climatogramme de l'enceinte (Figure 36), i.e. entre 15 et 95°C.

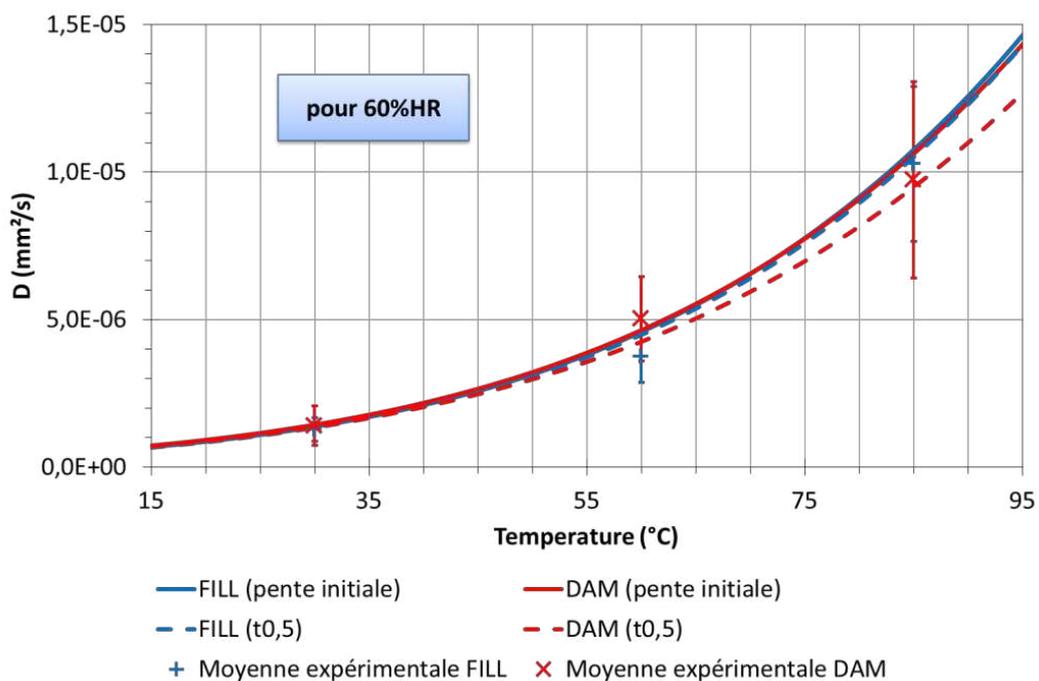


Figure 57 : Evolution du coefficient de diffusion en fonction de la température pour 60%HR

Malgré la forte dispersion du coefficient pré-exponentiel D_0 , la modélisation proposée est en accord avec les données expérimentales, quelle que soit la méthode de calcul. On peut noter la plus forte disparité sur les résultats expérimentaux (traits verticaux) à 85°C, étant donné la rapidité de la prise d'humidité et le peu de mesures en début d'absorption, afin de limiter le nombre d'entrée-sortie des échantillons.

c. Influence du taux d'humidité relative sur le gain massique en humidité

Les paramètres a et b de la loi de puissance (loi de Henry non linéaire) $C_{\text{sat}} = a(\%HR)^b$ permettent de calculer la concentration massique en humidité à saturation. Ils sont déterminés à partir des trois conditions en humidité relative (40, 60 et 85 %HR) pour une même température (85°C). Les courbes de prise d'humidité correspondantes sont représentées sur la Figure 58.

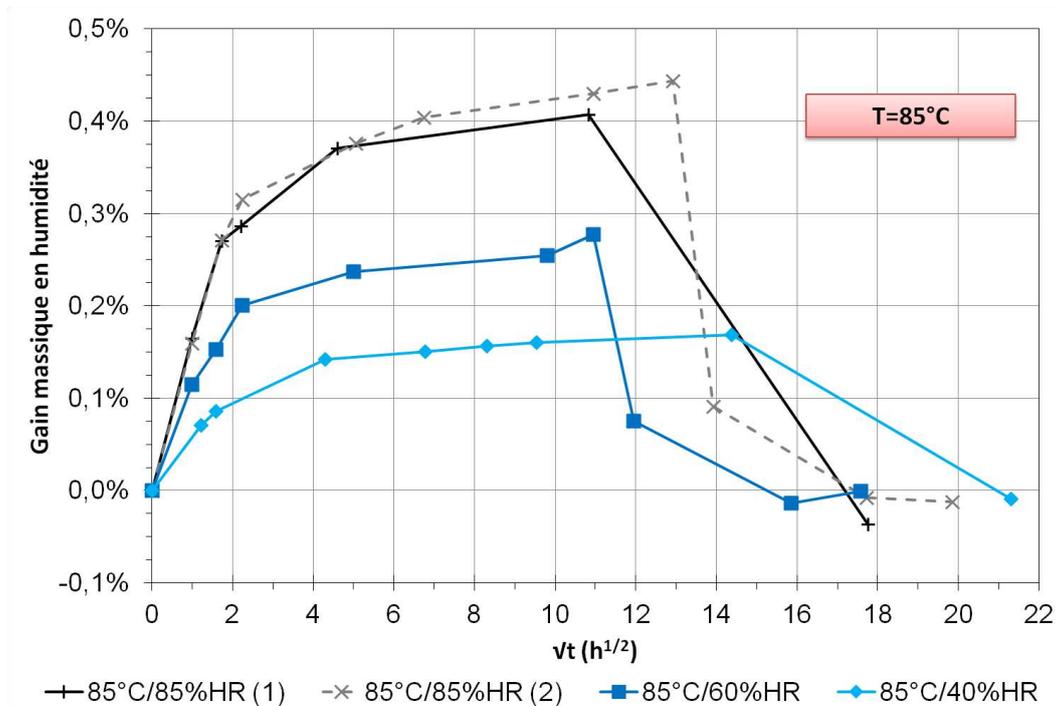


Figure 58 : Courbes moyennes d'absorption/désorption superposées pour les 6 échantillons de résine FILL à T=85°C. Courbes moyennes recalculées en prenant comme origine la pesée après chaque séchage.

Les résultats sont obtenus par régression linéaire des données de $\ln(C_{\text{sat}}) = f(\ln(\%HR))$, avec C_{sat} le pourcentage massique d'humidité à saturation de la résine, et sont présentés dans le Tableau 40.

Tableau 40 : Coefficients de la loi de détermination du pourcentage massique à saturation en fonction du taux d'humidité relative

$C_{\text{sat}} = a(\%HR)^b$	FILL	DAM
Nombre d'échantillons	6	6
R²	0,9995	0,98
a	$4,9 \times 10^{-3}$	$5,0 \times 10^{-3}$
<i>écart-type</i>	$\pm 0,1 \times 10^{-3}$	$\pm 0,6 \times 10^{-3}$
b	1,16	1,1
<i>écart-type</i>	$\pm 0,02$	$\pm 0,2$

L'exposant b étant très proche de 1 pour les deux résines dam et fill, on est presque dans le cas d'une loi de Henry classique $C_{\text{sat}} = S(\%HR)$, avec $S =$ constante, ce qui se traduit sur ces courbes par l'évolution quasi-linéaire de la concentration à saturation avec le taux d'humidité relative. La Figure 59 est la représentation graphique de l'évolution du pourcentage massique à saturation en fonction du taux d'humidité relative. On remarque aussi la plus forte disparité des résultats expérimentaux à 85%HR.

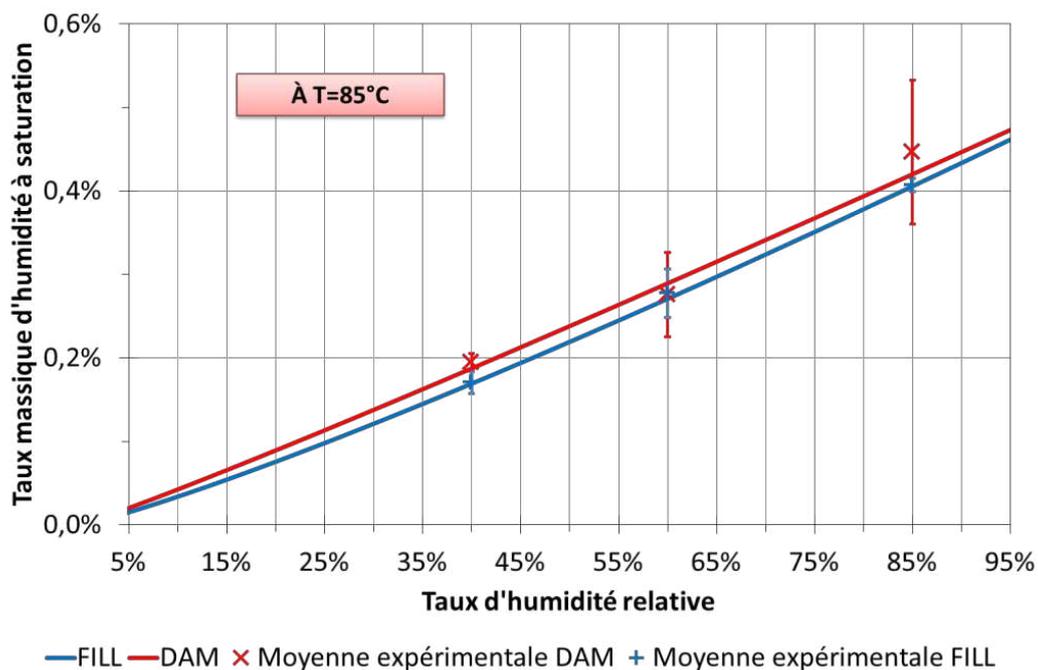


Figure 59 : Représentation des évolutions théorique et expérimentale de la concentration massique relative à saturation en fonction du taux d'humidité relative, pour les résines dam et fill à T=85°C.

Le comportement à la prise d'humidité est quasiment identique entre les résines dam et fill. Quel que soit le taux d'humidité relative, la masse à saturation de la résine dam est toutefois plus élevée que pour la résine fill. Au maximum à 95% d'humidité relative, ces résines absorbent environ 0,5% en masse d'eau.

d. Simulation et conclusions sur la prise d'humidité des résines dam et fill

La connaissance du coefficient de diffusion D à toute température (entre 15 et 95°C) et de la concentration massique en humidité dans la résine à saturation C_{sat} (entre 15 et 95%HR) permet de prévoir le comportement des résines sous n'importe quelle condition de température/humidité, reproductible en enceinte climatique à pression atmosphérique. C'est ce qui a été représenté sur la Figure 60 en traits continus noirs. Ce modèle est cohérent avec les données expérimentales obtenues dans les conditions extrêmes à 85°C/85%HR et 30°C/60%HR.

On peut noter une meilleure correspondance à faible niveau de contrainte de test à 30°C/60%HR que dans les conditions plus sévères à 85°C/85%HR. En effet, on remarque deux zones de divergence entre le modèle et les données expérimentales à 85°C/85%HR : dans la zone du coude et aux temps longs. Cela peut s'expliquer par des effets de relaxation de contrainte au sein du réseau polymérique constituant la résine sous l'effet combiné de la température et de l'humidité. Cela signifierait que les conditions de la diffusion fickienne ne sont pas parfaitement respectées dans ces conditions extrêmes. A des conditions moins sévères, la corrélation est bien meilleure et valide le comportement fickien de ce type de résine.

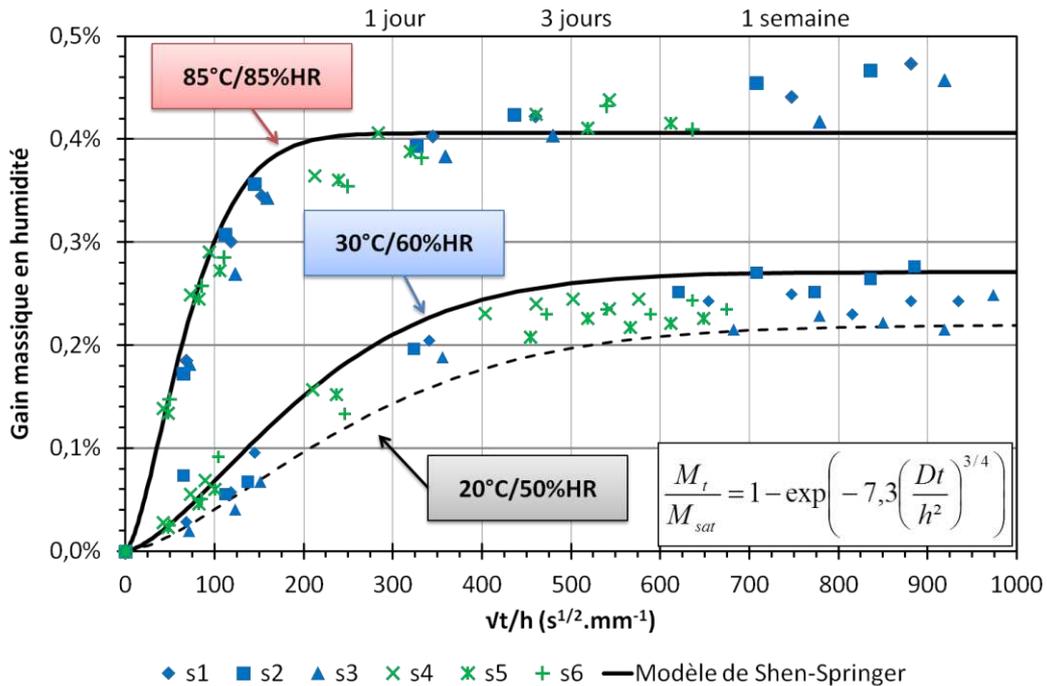


Figure 60 : Validation des résultats sur le coefficient de diffusion et le gain massique à saturation. Données expérimentales (échantillons s1 à s6), modélisation de Shen-Springer du gain massique relatif en humidité dans la résine FILL à 85°C/85% HR, 30°C/60% HR et simulation en atmosphère ambiante 20°C/50%HR.

En conclusion, ces résines d'encapsulation sont suffisamment performantes et stables pour permettre des cycles successifs de type prise d'humidité/séchage durant 1000 heures au moins (équivalent à 3-5 ans de stockage au sol en milieu tropical ou en salle blanche). De plus, les concentrations en humidité à saturation de ces résines restent relativement faibles.

A 85°C/85%HR, des échantillons de résine dam et fill de 1 millimètre d'épaisseur atteignent des taux de saturation en humidité de l'ordre de 0,41% en masse en moins de 24 heures. Dans une atmosphère ambiante de 20°C/50%HR (en pointillés noirs sur la Figure 60), cette concentration est diminuée de moitié, soit 0,22% massique, et la saturation est atteinte en moins d'une semaine. Autrement dit, la protection d'un composant encapsulé par ce type de résine est relativement limitée dans le temps à l'air ambiant. L'humidité ambiante atteint la surface du composant encapsulé en quelques jours selon les conditions et peut ainsi amorcer une action de dégradation. C'est à ce niveau qu'intervient la qualité de la passivation d'une puce, notamment l'absence de fissures et surtout la bonne adhérence avec la résine d'encapsulation.

Le protocole établi constitue un véritable test indicateur de la résistance à l'humidité de résines d'encapsulation. Ces résultats permettent de mieux appréhender les problèmes d'humidité en présence d'une encapsulation plastique sur des MMICs GaAs, qui seront testés au cours de ces travaux par la suite.

2) Dégradation des MMICs GaAs sous l'effet de la chaleur humide

a. Résultats des caractérisations électriques statiques

Des MMICs GaAs passivés de deux technologies (MESFET du Fondeur A et PHEMT du Fondeur B) ont été stockés 30000 heures à 85°C/85%HR. On considère qu'il y a dégradation du composant

lorsque l'un des paramètres varie de plus de 10% de sa valeur de référence. La référence ($t=0$) est la mesure effectuée après séchage à 125°C pendant 24 heures. Les caractéristiques et les paramètres sont donnés pour une température ambiante de 300 ± 5 K. Le séchage initial n'a aucun effet électrique.

En premier lieu, si on se réfère à la norme JEDEC JESD22-A101 (6) et au critère de dégradation fixé à 10%, aucun transistor n'a subi de dégradation significative après 1000 heures cumulées de vieillissement. En effet, aucune évolution supérieure à 10% du courant drain-source maximal I_{DSS} ou de la résistance drain-source R_{DS} n'a été observée. Toutefois, le courant drain-source I_{DS} de certains composants a augmenté de près de 10% entre 0 et 1000 heures de vieillissement. De plus, aucune évolution critique de la tension de seuil V_{seuil} ou de la transconductance maximale $G_{m,max}$ n'a été observée. Enfin, aucune dérive du coefficient d'idéalité η et de la hauteur de barrière de la diode Schottky Φ_B n'a été décelée au niveau des grilles des transistors. Il a néanmoins été choisi de poursuivre ces tests afin d'observer d'éventuelles dégradations à plus long terme. Après 3000 heures, certains de ces paramètres ont évolué. En effet, un décalage notable de V_{seuil} vers les tensions négatives a été décelé. Associé à cela, il apparaît une augmentation du courant de fuite de grille I_G . Malgré ces dégradations significatives, le réseau de sortie n'est pas sensiblement modifié. D'après des études internes TAS-CNES, un transistor présentant ces caractéristiques est considéré comme fonctionnel, notamment du point de vue du fonctionnement en hyperfréquences (65).

La Figure 61 présente un exemple de réseau de sortie $I_D=f(V_{DS})$ pour $V_{GS}=0V$ et $-0,5V$, ainsi que la caractéristique Schottky $I_G=f(V_{GS})$ à $V_{DS}=0V$ du premier étage d'un LLA-BX (3c), à différents instants du vieillissement.

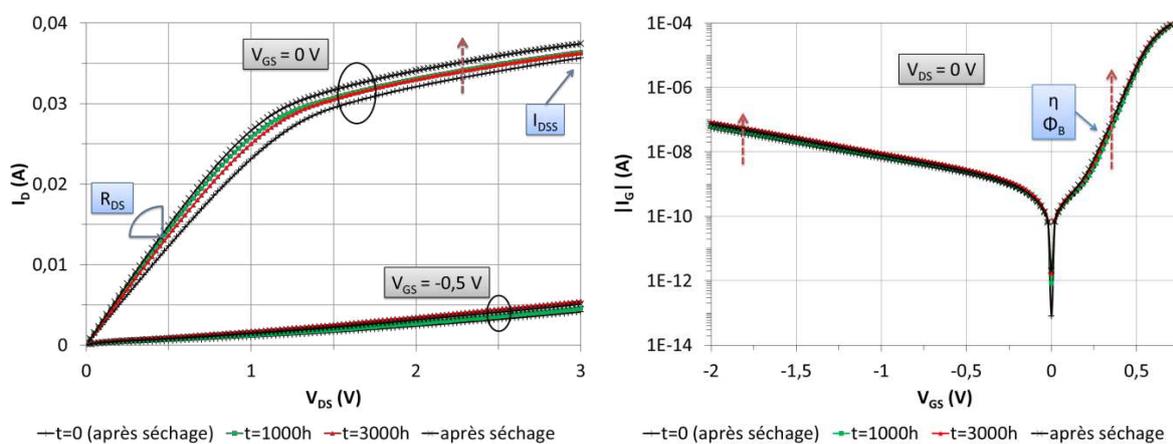


Figure 61 : Caractéristiques $I_D=f(V_{DS})$ à $V_{GS}=0$ et $-0,5V$ et $I_G=f(V_{GS})$ à $V_{DS}=0V$ du 1^{er} étage du LLA-BX 3c à différents temps du vieillissement. Mesures réalisées sous pointes.

La Figure 62 donne une vue globale des évolutions des paramètres I_{DSS} et R_{DS} au cours du vieillissement sur l'ensemble des circuits testés et pour toutes les mesures intermédiaires. La dispersion maximale des mêmes paramètres observée sur les témoins est représentée par les pointillés horizontaux en bleu. Les variations relatives après 3000 heures et séparées par des pointillés verticaux verts représentent les mesures effectuées après le séchage final.

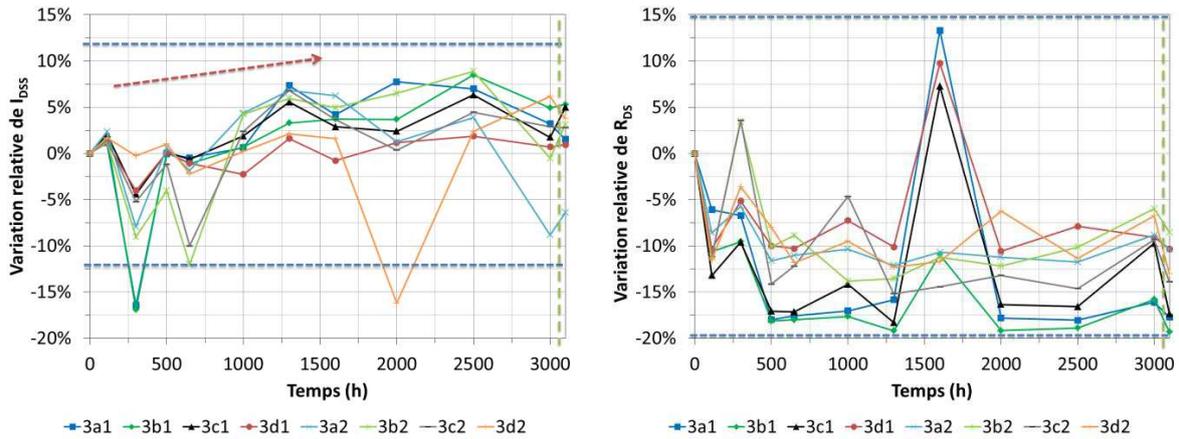


Figure 62 : Evolutions relatives du courant drain-source de saturation I_{DSS} et de la résistance drain-source R_{DS} entre 0 et 3000 heures de vieillissement pour les LLA-BX.

D'après la Figure 62, la dispersion du courant drain-source maximum I_{DSS} déterminée pour les composants témoins est de $\pm 12\%$. Certains écarts observés en mesures intermédiaires sont attribués à la difficulté de positionnement des pointes et à leur usure, ainsi qu'à celle des plots de contact. Sur l'ensemble des LLA-BX en stockage à $85^\circ\text{C}/85\%HR$, on observe néanmoins une tendance à l'augmentation du paramètre I_{DSS} , surtout à partir de 1000 heures, mais celle-ci reste inférieure à 10% . Après 3000 heures, son augmentation est comprise entre $\pm 5\%$. De même, la dispersion de la résistance drain-source R_{DS} déterminée sur les composants témoins sous air et sous azote est comprise entre $+15\%$ et -20% . Sur l'ensemble des LLA-BX en stockage à $85^\circ\text{C}/85\%HR$, on observe une tendance à la diminution de R_{DS} supérieure à 10% . Dans ce cas le critère de 10% n'est pas pertinent car nous avons au niveau des témoins une variation supérieure à 10% , donc non synonyme de dégradation.

D'après la Figure 63, les paramètres statiques du contact Schottky ont aussi évolué pour l'ensemble des transistors, en particulier la hauteur de barrière. En effet, Φ_B a évolué au maximum de -2% sur les témoins tandis que certains transistors ont vu une variation de -4% sur Φ_B , ce qui est suffisamment significatif pour être le signe d'une dégradation de la grille. Le coefficient d'idéalité η reste quant à lui relativement stable.

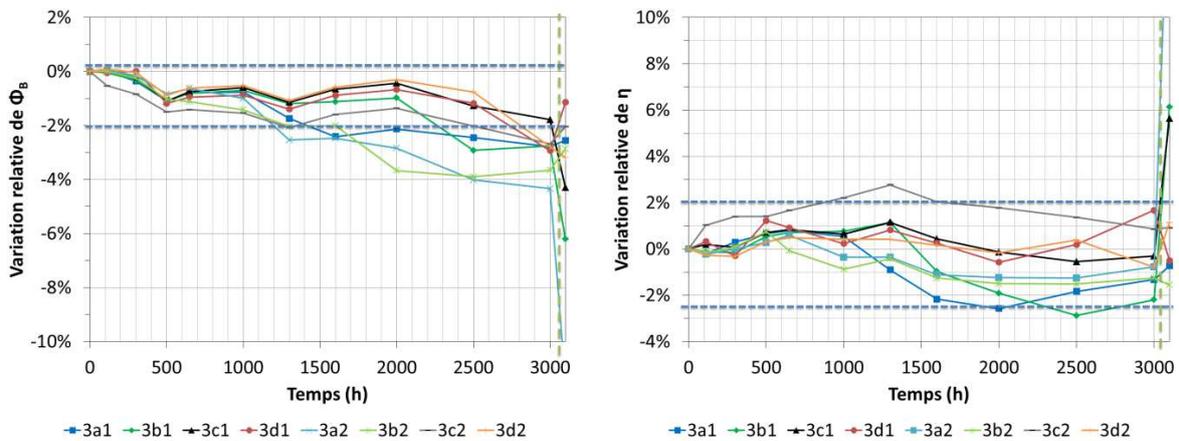


Figure 63 : Variation relative de la hauteur de barrière Φ_B et du coefficient d'idéalité η de la diode Schottky entre 0 et 3000 heures de vieillissement pour les LLA-BX.

La Figure 64 présente un exemple des caractéristiques électriques $I_D=f(V_{GS})$ et $G_m=f(V_{GS})$ à $V_{DS}=3V$ du premier étage d'un LLA-BX (3c), pour différents instants du vieillissement.

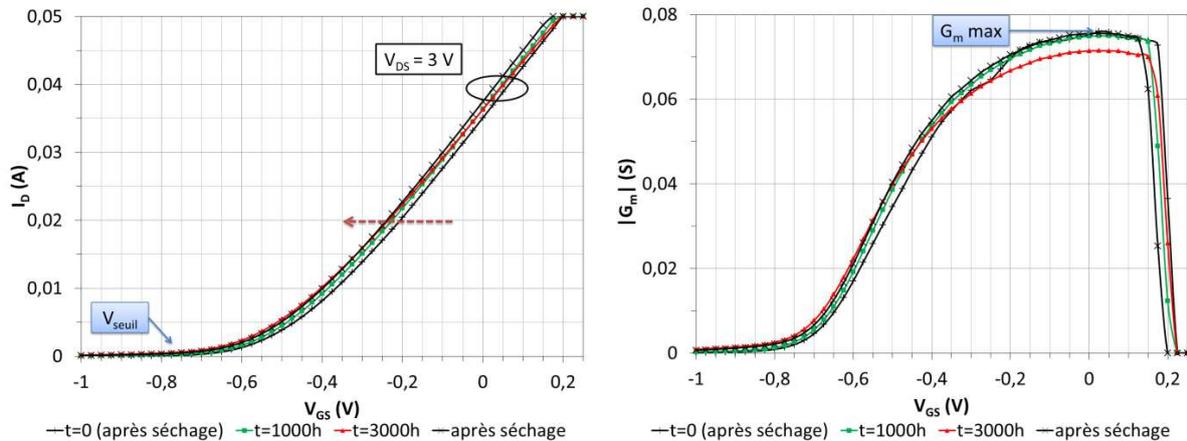


Figure 64 : Caractéristiques $I_D=f(V_{GS})$ et $G_m=f(V_{GS})$ à $V_{DS}=3V$ du 1^{er} étage du LLA-BX 3c à différents temps de vieillissement. Mesures réalisées sous pointes.

La Figure 65 présente un exemple de caractéristiques électriques I_D normalisé= $f(V_{GS})$ en échelle logarithmique à $V_{DS}=3V$ du premier étage d'un LLA-BX (MMIC référencé 3c1), pour différents instants du vieillissement. A partir de 650 heures, la tension de seuil a commencé à se décaler vers des valeurs de plus en plus négatives. Cette dégradation se poursuit jusqu'à la fin des 3000 heures de test où elle atteint 30%. De plus, sous le seuil, pour $V_{GS}=-1V$ les courants de fuite sur le drain passent de $I_D \approx 5 \cdot 10^{-5} A/mm$ à $I_D \approx 5 \cdot 10^{-4} A/mm$, soit une augmentation d'un ordre de grandeur environ. Après séchage à $125^\circ C$, un recouvrement partiel est observé mais la dégradation de la tension de seuil reste de l'ordre de 25% et les courants de fuite inchangés.

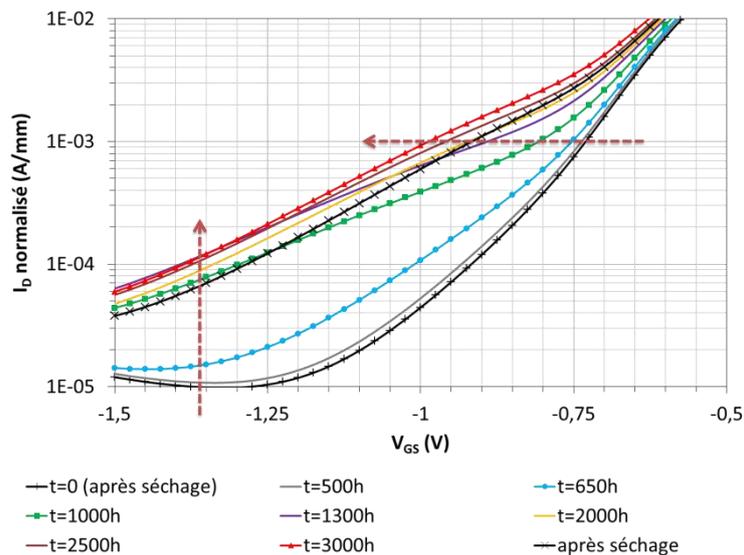


Figure 65 : Evolution des caractéristiques électriques sous pointes I_D normalisé= $f(V_{GS})$ en échelle logarithmique à $V_{DS}=3V$ du 1^{er} étage du LLA-BX 3c pour différents instants du vieillissement.

De la même manière, à 3000 heures, tous les LLA-BX du Fondateur B ont présenté des décalages progressifs de V_{seuil} vers les tensions négatives. C'est ce qui est représenté sur la Figure 66. Avec le critère $I_D > 1mA/mm$, les tensions de seuil se sont en moyenne décalées de -0,7 volts à -0,85 volts.

Cela représente jusqu'à 38% de variation de ce paramètre. Avec le calcul par régression linéaire, on observe un décalage de la tension de seuil de -0,5 volts à -0,6 volts. Le séchage final a eu un effet de recouvrement partiel de la tension de seuil nominale, mais les dégradations restent significatives, c'est-à-dire supérieures à la dispersion observée sur les témoins et supérieure au critère de 10%.

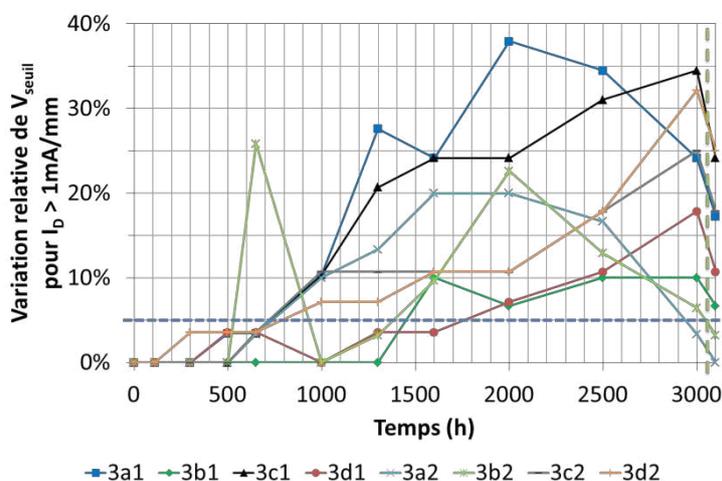


Figure 66 : Variation relative de la tension de seuil V_{seuil} entre 0 et 3000 heures de vieillissement pour les LLA-BX.

En résumé, le Tableau 41 reprend les valeurs moyennes des évolutions des paramètres statiques observées sur l'ensemble des composants stockés, ainsi que les témoins.

Tableau 41 : Moyennes des variations relatives des principaux paramètres électriques statiques des MMICs GaAs stockés 3000 heures à 85°C/85%HR

MMIC GaAs	Réseau de sortie $I_{DS}(V_{DS})$	Réseau de transfert $I_D(V_{GS})$	Transconductance $G_m(V_{GS})$	Diode Schottky $I_G(V_{GS})$
Témoins AIR et N₂ LLA-BX	$I_{DSS} \pm 12\%$ $R_{DS} \pm 18\%$	$ V_{seuil} + 4\%$	$G_m \text{ max } \pm 4\%$	$\Phi_B - 1\%$ $\eta + 2\%$
LLA-BX	$I_{DSS} \pm 5\%$ $R_{DS} \pm 15\%$	$V_{seuil} + 30\%$	$G_m \text{ max } \pm 4\%$	$\Phi_B - 4\%$ $\eta \pm 2\%$
LLA-AX	$I_{DSS} - 4\%$ $R_{DS} \pm 10\%$	$ V_{seuil} \pm 2\%$	$G_m \text{ max } \pm 5\%$	$\Phi_B \pm 2\%$ $\eta \pm 2\%$
TCV-AX	$I_{DSS} \pm 5\%$ $R_{DS} \pm 10\%$	$ V_{seuil} \pm 2\%$	$G_m \text{ max } \pm 5\%$	$\Phi_B \pm 1\%$ $\eta \pm 1\%$

Les composants témoins ont permis de mettre en évidence la difficulté des mesures sous pointes DC et surtout quantifier la variabilité des mesures aux différents instants du vieillissement. La méthodologie employée a permis de montrer que seuls les MMICs GaAs issus du Fondeur B ont subi des dégradations électriques irréversibles après 3000 heures de stockage à 85°C/85%HR. Les autres MMICs issus du Fondeur A n'ont pas subi de dégradation électrique significative.

b. Observations et analyses de surface des MMICs GaAs

Afin de faire d'éventuels liens entre dégradation électrique et dégradation physique du composant, l'ensemble des véhicules de test a été observé au microscope optique après 1000, 2000 et 3000 heures de stockage à 85°C/85%HR.

Des défauts typiques liés à l'humidité sont observables sur la Figure 67, à la surface du composant. En particulier sur la Figure 67-c, dans les zones de relief telles que les bords des pistes et des éléments passifs, des cloques dans la passivation sont décelables, mais dans des proportions surfaciques qui restent restreintes. Des défauts de passivation sont particulièrement visibles sur les surfaces non métallisées, répartis aléatoirement sur le substrat GaAs. Le nombre et la taille de défauts visibles en optique augmentent avec le temps de vieillissement. Ces défauts paraissent être de la délamination et du gonflement de la passivation, causés par l'humidité et la température. De plus, une décoloration des pistes en or est à noter sur des zones localisées et est attribuée soit à une dégradation physico-chimique, soit à un effet d'optique causée par la déformation de la passivation. Dans tous les cas, aucune signature électrique n'est associée à ces défauts.

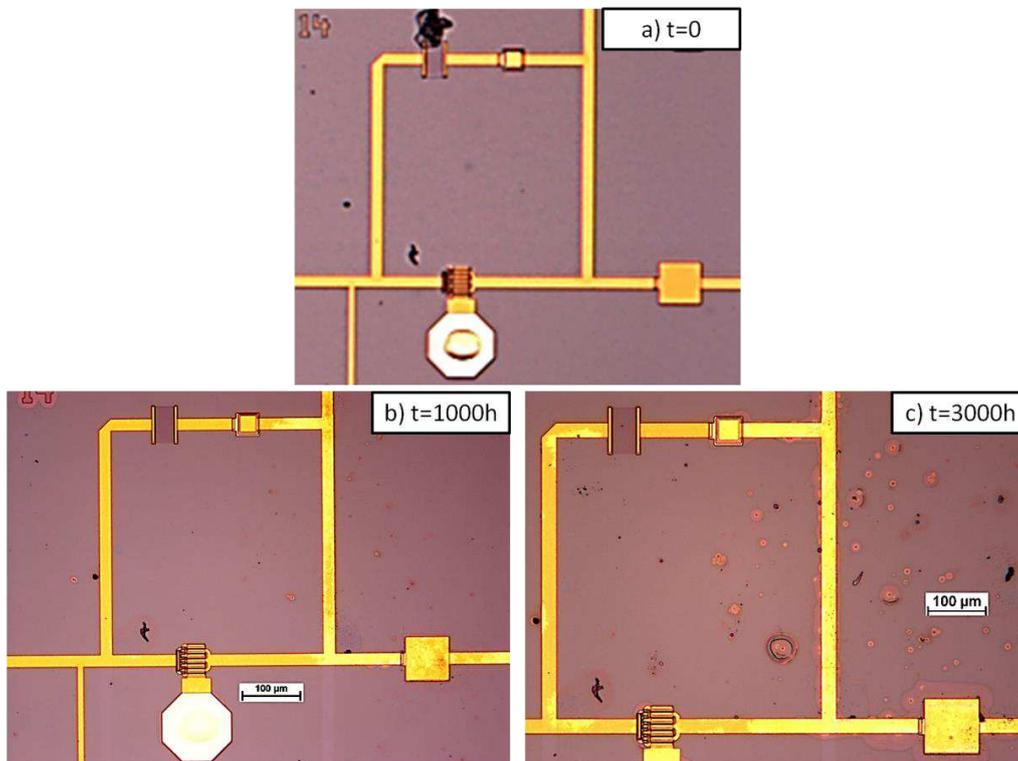


Figure 67 : Vues en optique d'un transistor et d'une capacité d'un LLA-BX
a) avant le début des tests (t=0) ; b) après 1000 heures à 85°C/85%HR ; c) après 3000 heures à 85°C/85%HR.

Après une métallisation au carbone de la surface des MMICs, plusieurs LLA-BX ayant subi des dégradations électriques ont été observés et analysés avec un Microscope Electronique à Balayage (MEB) JEOL, JSM-6100, équipé d'un outil d'analyse en énergie X (EDS ou EDX pour *Energy Dispersive X-Ray Spectrometry*) INCA X-act d'Oxford Instruments opérant à 20 kV.

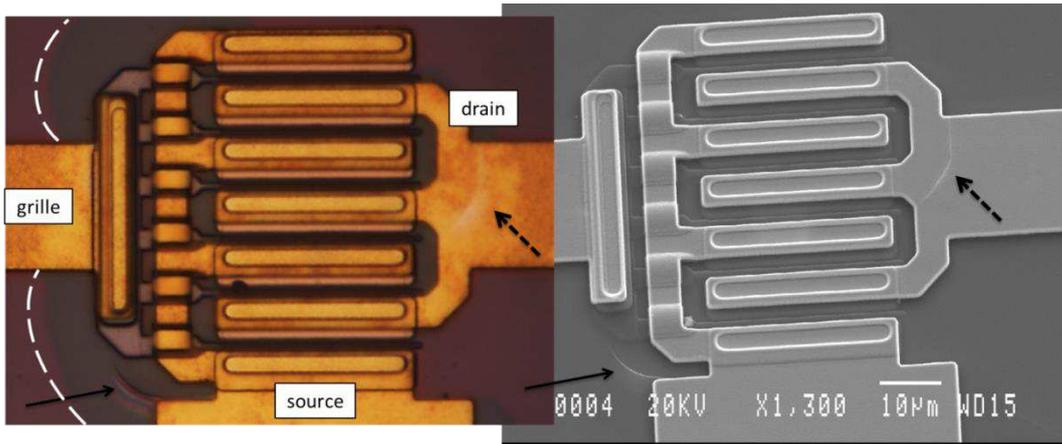


Figure 68 : Vues en optique et au MEB du PHEMT du LLA-BX 3c1 après 3000 heures de stockage à 85°C/85%HR. Les flèches indiquent les zones de rupture de la passivation. Les pointillés blancs indiquent une zone de topologie perturbée.

Sur les vues en optique et au MEB de la Figure 68, il est possible d’observer plusieurs zones de dégradation au niveau du transistor. Les flèches noires pleines indiquent un endroit où la passivation est particulièrement endommagée au niveau de la prise de connexion de la grille. Ce défaut s’étend de la source jusqu’à l’interconnexion de grille. Les flèches noires en pointillés indiquent le même type de défaut mais sur la piste d’accès du drain. Les pointillés blancs aux coins de l’image soulignent la présence d’auroles typiques de la pénétration d’humidité sous la passivation et qui correspondent à des zones où la topologie est perturbée (décohésion et gonflement).

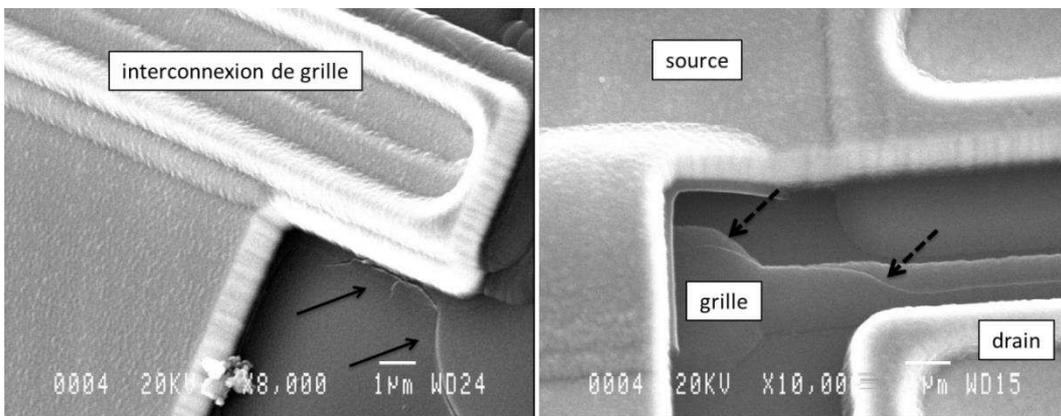


Figure 69: Vues au MEB des dégradations après 3000 heures de tests à 85°C/85%HR.
LLA 3c1 – Interconnexion de la grille du PHEMT.
LLA 3c1 – Doigts de grille, drain et source du PHEMT.

On retrouve le défaut situé près de l’interconnexion de grille sur la Figure 69 et on constate que le défaut observé correspond à une rupture de la passivation qui s’étend entre le métal de source et le métal de grille. De plus, à ces forts grossissements, il est possible d’observer des fissures de l’ordre de 50 nanomètres et qui courent tout le long des doigts de grille. On retrouve des fissures du même type au niveau des condensateurs, autre élément visiblement fragile du circuit car sujet à des fissurations de la passivation. C’est ce type de défaut qui est visible sur la Figure 70. On peut attribuer cela à la hauteur de marche de l’ordre de 2,5 microns entre le substrat et la partie supérieure de l’interconnexion. Celle-ci génère dès l’état initial des contraintes résiduelles qui s’accroissent avec le vieillissement en chaleur humide sous l’effet des contraintes thermo-hygro-mécaniques.

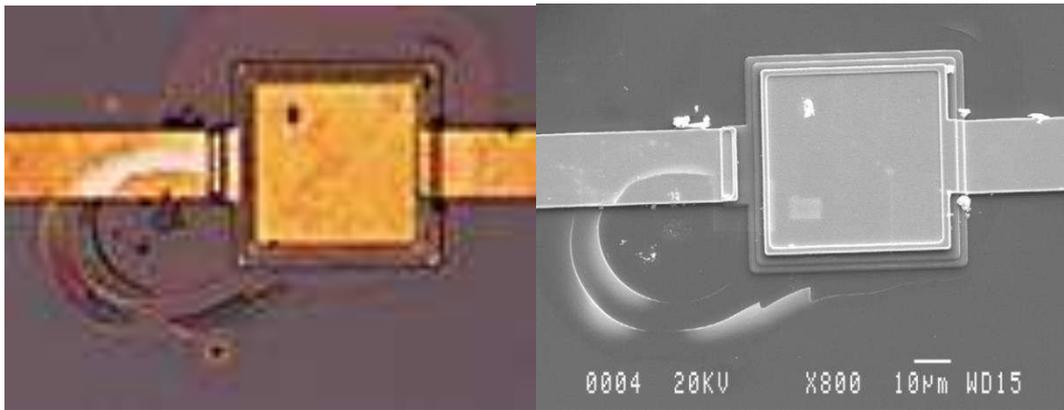


Figure 70 : Vue en optique et au MEB du condensateur du circuit RC de contre-réaction du 2^{ème} étage du LLA-BX de référence 3d après 3000 heures de stockage à 85°C/85%HR

En résumé, sur l'ensemble des LLA-BX du Fondeur B, un stockage 3000 heures à 85°C/85%HR a généré l'apparition de nombreuses fissures de la passivation SiN_x au niveau des zones de concentration de contraintes à la surface du composant (marches, coudes, etc.). Ainsi, ces fissures ont pu constituer un chemin d'infiltration de l'humidité et de contaminants jusqu'à la surface du composant. Des mécanismes de corrosion galvanique ont pu se mettre en place.

Des analyses semi-quantitatives au MEB-EDX ont montré une forte concentration en élément O dans les zones perturbées. Cela peut être attribué à de l'eau résiduelle adsorbée, ou encore des oxydes ou hydroxydes des éléments dégradés. De plus, la présence de traces d'éléments potassium K et sodium Na a pu être détectée. Malgré le système de purification d'eau mis en place pour ces tests, ces éléments font partie des sels minéraux issus de l'eau utilisée.

L'absence de défaillance électrique montre que les composants sont suffisamment robustes et la qualité des passivations standards suffisamment bonne pour assurer la fiabilité des MMIC GaAs soumis à une atmosphère de chaleur humide sans condensation, et sans polarisation. Les mécanismes de corrosion qui sont habituellement observés en atmosphère de chaleur humide nécessitent la présence combinée d'un milieu porteur, de préférence liquide, ainsi qu'une énergie d'activation minimale. En effet, sans polarisation, l'énergie motrice de la migration des ions en milieu aqueux est gouvernée par le potentiel électrochimique des électrodes en présence.

c. Conclusions sur le stockage de MMICs GaAs à 85°C/85%HR

Les résines époxy chargées silice présentent un faible pourcentage massique d'humidité absorbée après 1000 heures à 85°C/85% HR, de l'ordre de 0,4% maximum. La saturation est cependant très rapide, donc l'humidité atteint la surface du composant en quelques heures en phase de test accéléré à 85°C/85%HR et en une dizaine de jours en atmosphère ambiante 25°C/50%HR, d'après la modélisation proposée.

Les tests de vieillissement accéléré dans une atmosphère à 85°C et 85% HR n'ont pas mis en évidence de défaillance des MMIC GaAs après 1000 heures de temps cumulé. Ces tests ont été prolongés jusqu'à 3000 heures de vieillissement. Des dégradations électriques ont été observées uniquement pour les LLA-BX du Fondeur B. Les composants du Fondeur A n'ont présenté aucun signe de dégradation électrique, ni même physique. Les analyses par observation de la surface des LLA-BX dégradés ont mis en évidence de nombreuses fissures de la passivation, associées à la présence de

contaminants ioniques. L'existence de liens possibles entre les signatures électriques des défaillances et la dégradation physique du composant à l'échelle du micromètre n'a pu être établie.

Cette première étape a permis de comprendre l'effet combiné de la température et de l'humidité sur des composants passivés mais non encapsulés. Ainsi, ces résultats vont permettre de distinguer les défaillances liées à la dégradation seule du composant, de celles liées à l'effet de la polarisation, pour *in fine* en déduire les effets propres à la présence ou non d'une encapsulation plastique sur la fiabilité globale de ces structures hybrides.

II. Effets des contraintes électriques sur des MMICs GaAs passivés mais non encapsulés

La présence d'un champ électrique entre deux électrodes a pour effet de dépasser la barrière des potentiels électrochimiques des métaux constitutifs de ces électrodes. Cela a pour conséquence d'amorcer ou d'accélérer des phénomènes de migration électrochimique et/ou de corrosion. De plus, les contraintes de polarisation pour ce type de test génèrent des différences de potentiels permettant l'électrolyse de l'eau. La Figure 71 rappelle les différents MMICS GaAs étudiés pour cette deuxième file de tests afin de déterminer les effets combinés d'un stockage en température-humidité et de différentes contraintes électriques sur des MMICs GaAs non encapsulés.

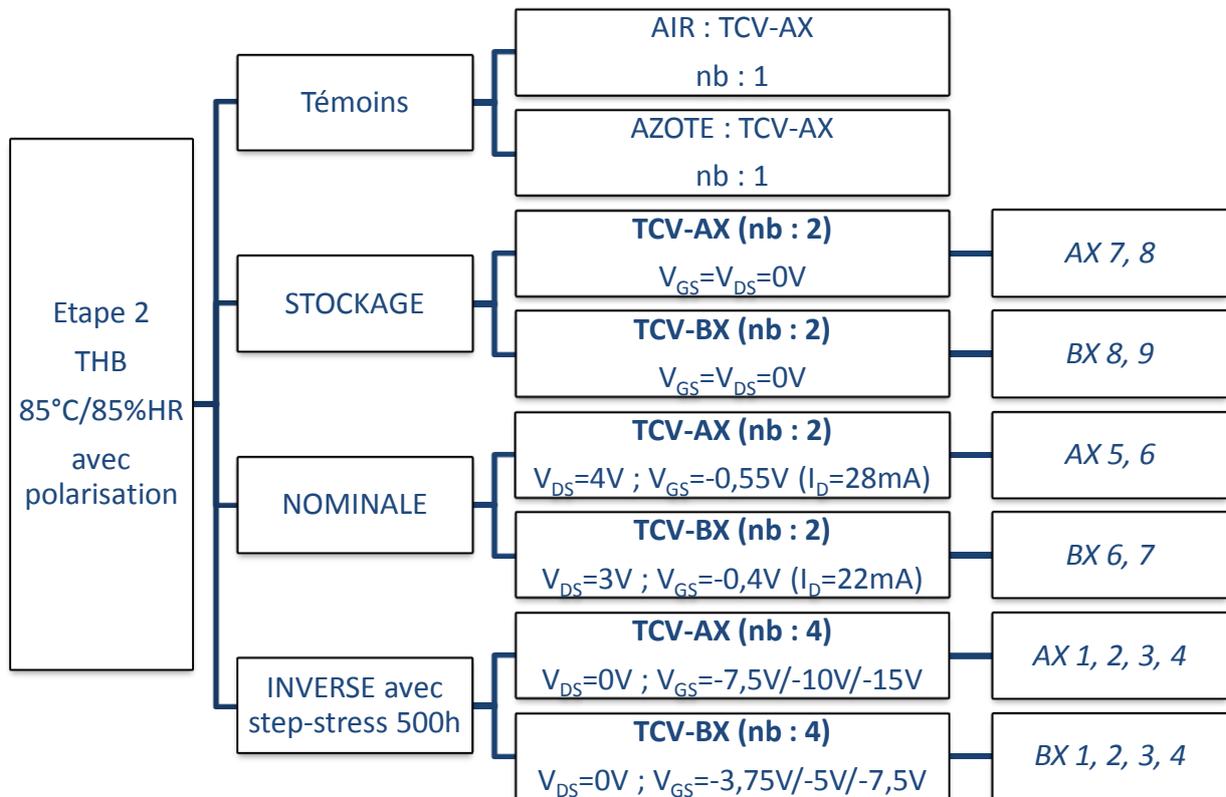


Figure 71 : Composants pour les tests de l'étape 2 : TCV-AX avec un MESFET ; TCV-BX avec un PHEMT.

Pour les résultats présentés par la suite, un code couleur a été adapté dans les représentations sur une ligne temporelle des événements survenus en cours de tests :

- en noir, les mesures intermédiaires (MR pour mesure de reprise) ;
- en bleu, les MMICs GaAs polarisés en direct ayant subi des dégradations et/ou des défaillances électriques ;
- en rouge, les MMICs GaAs polarisés en inverse avec contrainte échelonnée (*step-stress* de 500 heures) ayant subi des dégradations et/ou des défaillances électriques.

1) Résultats sur les MMICs GaAs de la filière B

a. Résumé des événements en phase de tests

La Figure 72 représente une ligne temporelle où sont reportés les principaux événements survenus au cours des tests de vieillissement accéléré à 85°C/85%HR avec polarisation des composants. La file de tests représentée comporte les TCV-BX (MMICs GaAs du Fondeur B), passivés SiN et non encapsulés dam-and-fill. Après 360 heures de test, l'ensemble des composants a été stocké sous azote pendant 42 jours. Des mesures ont été réalisées avant et après cette phase de stockage et ont montré que celui-ci n'avait eu aucun effet.

Un seul transistor polarisé en direct a subi une défaillance après 324 heures de test de vieillissement. Les quatre transistors polarisés en inverse ont subi des défaillances entre 523 heures et 1112 heures de test.

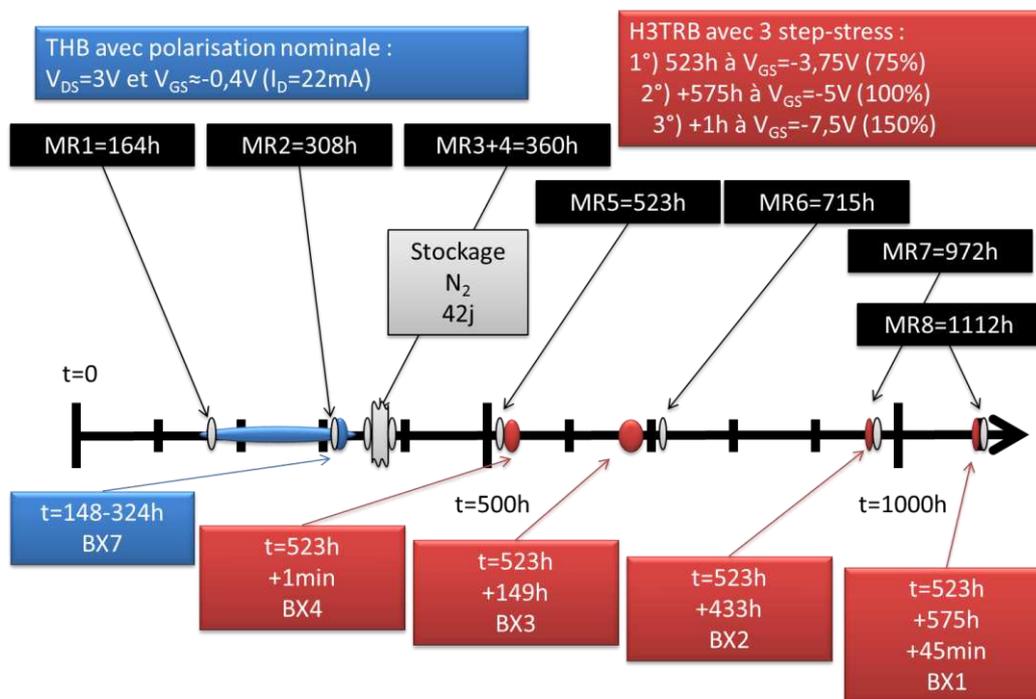


Figure 72 : Ligne temporelle représentant les principaux événements survenus au cours des tests THB 85°C/85%HR sur la file de tests de MMICs GaAs du Fondeur B. Dans la partie inférieure, sont représentées les défaillances.

Par la suite, un exemple exhaustif de processus d'analyse de défaillance est proposé : suivi et détection de la défaillance électrique en monitoring ; caractérisation électrique statique ; inspections au microscope optique des véhicules de test et éventuellement hypothèse et/ou isolation du défaut responsable ; simulation électrique sous ADS du défaut mis en évidence ; observations au MEB avec analyses EDX/électrons secondaires ; dans certains cas, coupes au FIB avec observations et analyses au MEB. Ce processus a été reproduit au moins partiellement pour tous les composants défaillants.

b. Processus d'analyse des défaillances : cas du TCV-BX2

i. Monitoring

La Figure 73 représente les courbes de suivi des courants de grille et de drain sur le TCV-BX de référence BX2, ayant subi une défaillance sans signe précurseur après 956 heures de test à 85°C/85%HR en polarisation inverse de grille. Avec une tension drain-source fixée à $V_{DS}=0V$, le TCV-BX2 a été polarisé 523 heures à $V_{GS}=-3,75V$ (soit 75% de la contrainte nominale maximale) puis 433 heures à $V_{GS}=-5V$ (soit 100% de la contrainte nominale maximale). Cette défaillance se traduit par un court-circuit franc et simultané sur les courants de grille et de drain.

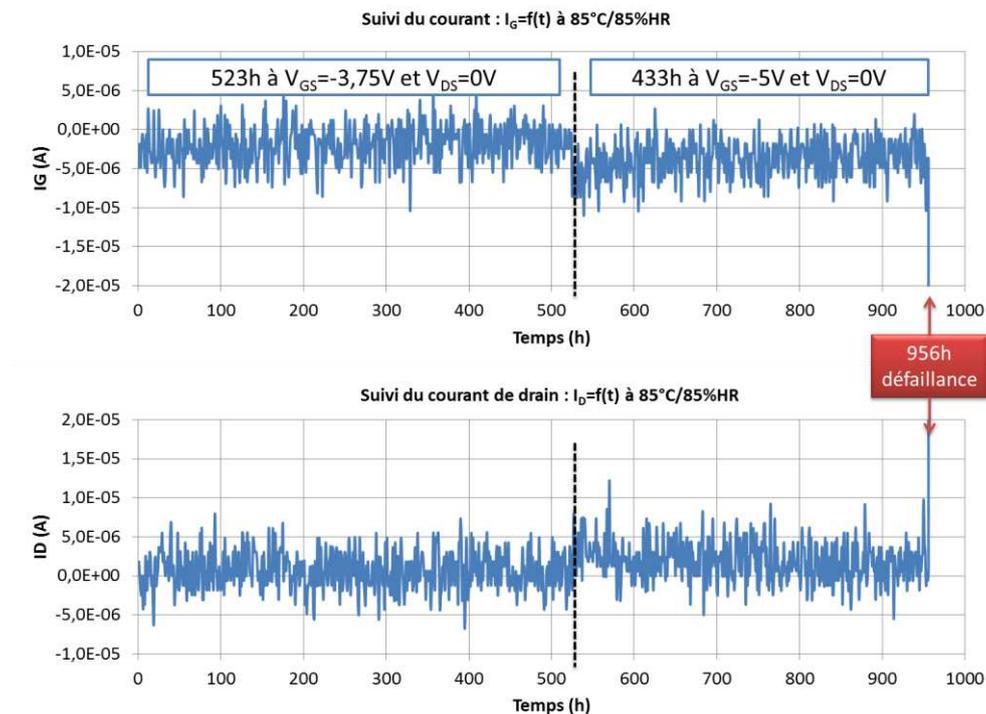


Figure 73 : Courbes de suivi des courants de grille et de drain sur le TCV-BX référencé BX2. Une défaillance par court-circuit grille et drain est apparue après 956 heures de test à 85°C/85%HR en polarisation inverse de grille.

ii. Caractérisations statiques, observations de surface et simulations électriques

Après détection de la dégradation électrique en monitoring sur les courants de grille et/ou de drain, la même méthodologie a été appliquée à tous les composants dégradés :

- caractérisation électrique statique et observations en optique de la surface du composant ;
- isolation du MMIC du reste du véhicule de test par coupure des fils de câblage, afin de d'éliminer des causes de défaillance externes au MMIC ;
- sous pointes, mesure du MMIC seul ; coupure de pistes si un défaut est visible en surface ;
- simulation des réseaux de sortie et de la caractéristique Schottky sous ADS des circuits défaillants ;

Par exemple, dans le cas du TCV-BX référencé BX2, on constate sur la Figure 74 un court-circuit franc (droites en rouge avec +) sur le réseau de sortie $I_D=f(V_{DS})$ avec une résistance d'environ 50 Ω quelle que soit V_{GS} . Un court-circuit franc apparait aussi sur la caractéristique de grille $I_G=f(V_{GS})$ à $V_{DS}=0V$ avec une résistance d'environ 1,3 k Ω .

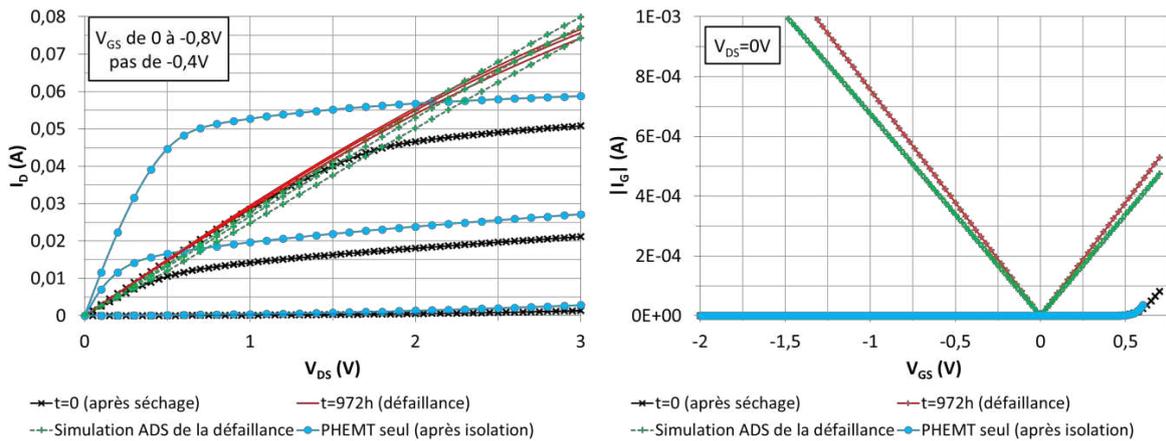


Figure 74 : Caractéristiques électriques $I_D=f(V_{DS})$ à différents et $I_G=f(V_{GS})$ à $V_{DS}=0V$ du TCV-BX de référence BX2.

D'après la Figure 75, une observation de surface au microscope optique a été effectuée et un défaut apparent a été mis en évidence sur le condensateur du circuit RC de contre-réaction entre la grille et le drain du PHEMT.

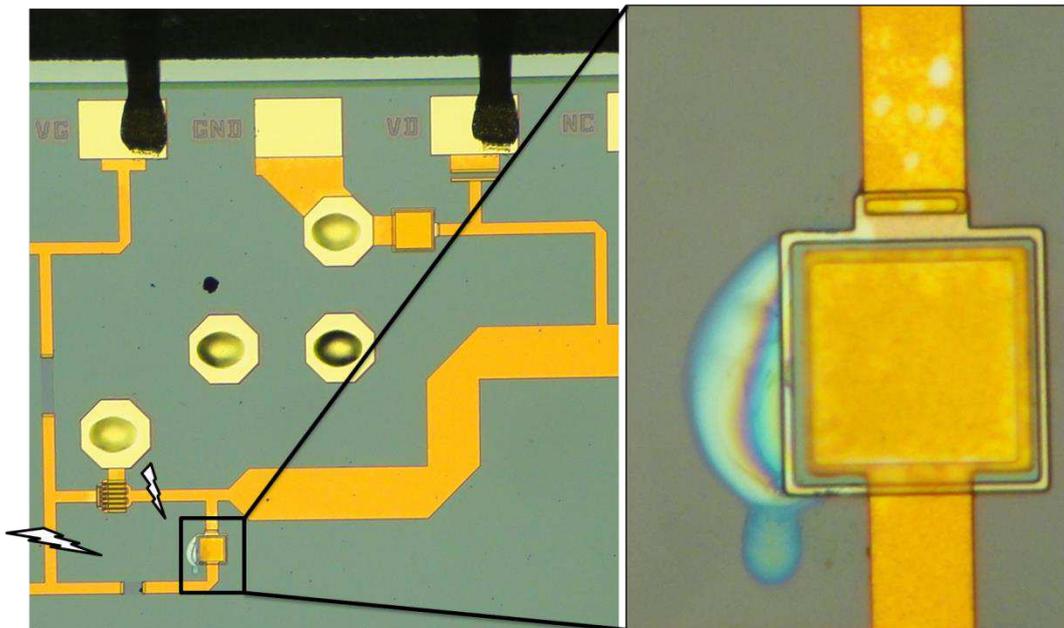


Figure 75 : Vue optique du TCV-BX de référence BX2 après 972 heures de test THB à 85°C/85%HR.

Deux coupes des pistes d'accès de grille et de drain du transistor ont été réalisées, comme indiqué sur la Figure 76 afin d'isoler le condensateur supposé être la cause de défaillance du reste du circuit. Une nouvelle caractérisation électrique complète sous pointes (courbes en bleu avec • sur la Figure 74) a été effectuée sur la partie du circuit sans défaut apparent et a montré qu'il était redevenu fonctionnel. En effet, l'allure des courbes redevient similaire à celles après séchage $t=0$ (courbes en noir avec x). De plus, un court-circuit d'une valeur d'environ 33Ω a été mesuré aux bornes du condensateur suspect. Une simulation sous ADS des caractéristiques électriques $I_D=f(V_{DS})$ et $I_G=f(V_{GS})$ du circuit complet a consisté à remplacer ce condensateur par une résistance de 33Ω et a permis d'obtenir les mêmes caractéristiques électriques (droites en pointillés verts) que celles mesurées après défaillance.

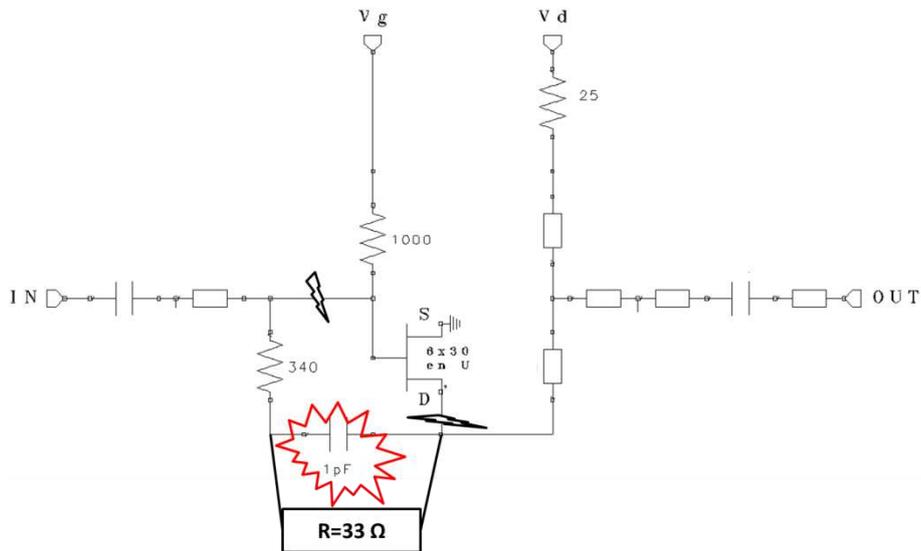


Figure 76 : Schéma électrique du circuit pour simulation de la défaillance sous ADS du TCV-BX de référence BX2.

Dans certains cas, des analyses physico-chimiques approfondies ont été réalisées au microscope électronique.

iii. Observations MEB, coupes FIB et interprétations

Des observations détaillées en optique et au MEB, combinant différentes techniques ont été effectuées par le CNES à Toulouse sur une partie des MMICs du Fondeur B défaillants. De plus, une coupe au FIB (*Focused Ion Beam*) ou Gravure ionique focalisée a été réalisée dans un cas particulier.

Dans le cas du TCV-BX2, les observations au MEB de la Figure 77 ont montré des fissures sur le contour du condensateur défaillant au niveau des marches entre électrodes.

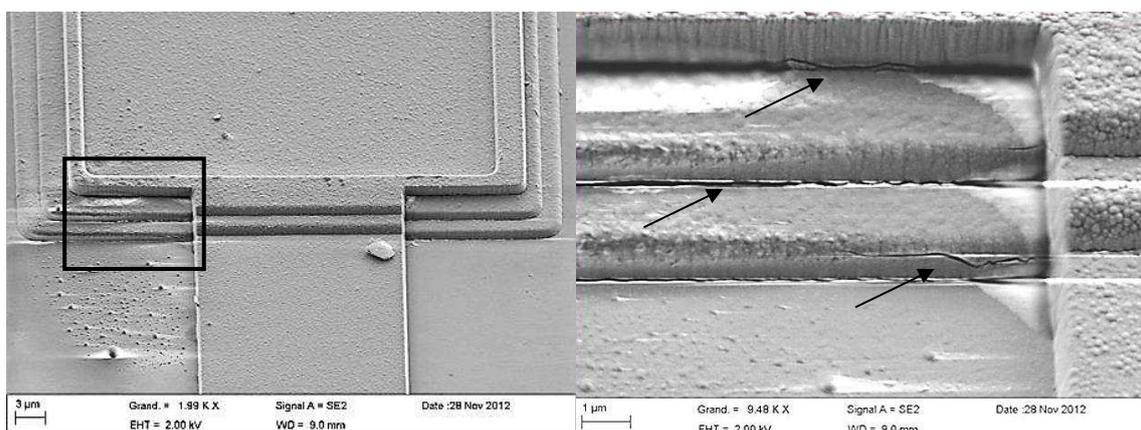


Figure 77 : Observations MEB de la surface du condensateur du circuit RC de rétro-action responsable de la défaillance du TCV-BX de référence BX2.

La Figure 78 est une vue en imagerie ionique de la tranchée réalisée au FIB au niveau du défaut mis en évidence au microscope optique avec contraste interférentiel. Un dépôt de platine conducteur a été au préalable déposé sur la zone à découper et analyser pour un maintien mécanique et pour limiter les effets d'accumulation de charges lors de la coupe FIB.

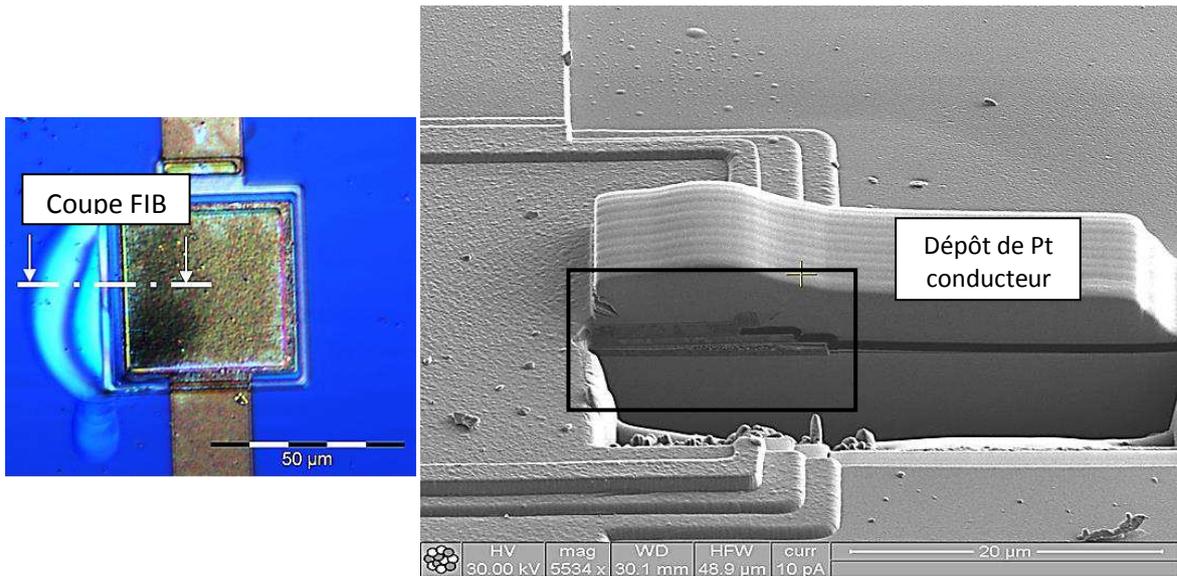


Figure 78 : Vue de la tranchée réalisée au FIB sur le condensateur en milieu d'électrode du côté des défauts visibles en optique avec contraste interférentiel pour le TCV-BX2

La Figure 79 montre la structure détaillée des empilements formant le condensateur MIM SiN responsable de la défaillance du TCV-BX2. On constate une zone relativement étendue de plusieurs micromètres, normalement occupée par une couche d'or et constituée d'un matériau très poreux et volumineux. Le gonflement du métal de l'électrode inférieure a généré le décollement de l'empilement des diélectriques depuis le substrat GaAs. Une analyse EDX a montré que ce matériau était principalement composé d'or (Au) et d'oxygène (O), ainsi que de traces de platine (Pt).

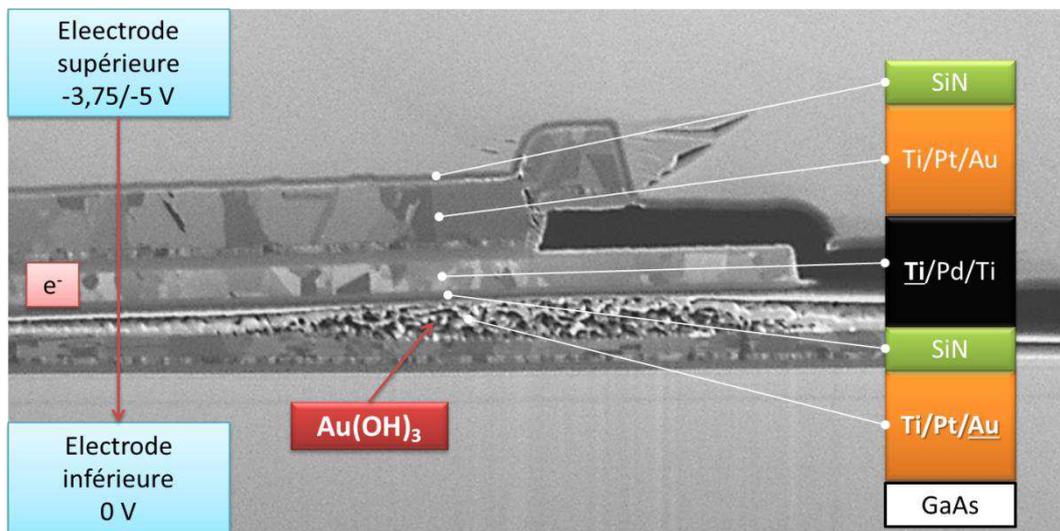
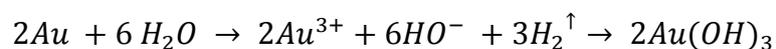


Figure 79 : Coupe détaillée de la zone dégradée du condensateur du TCV-BX2.

D'après Frankenthal(22) et Steppan(23), en présence d'humidité et d'un potentiel électrique suffisant (dans notre cas, -3,75 puis -5V), la corrosion électrolytique de l'or peut avoir lieu :



Le composé d'hydroxyde d'or $Au(OH)_3$ est décrit comme étant plus volumineux que l'or Au. Cet hydroxyde est conducteur, ce qui pourrait expliquer le court-circuit du TCV-BX2.

On retrouve ce type de défaut mis en évidence en optique avec contraste interférentiel sur un condensateur du TCV-BX référencé BX3. Une perturbation de la topologie est visible sur la Figure 80 au niveau d'un coin de condensateur. Toutefois, ce cas se distingue du précédent par le fait que la tension est nulle aux bornes du condensateur. En effet, dans le cas du TCV-BX3 en polarisation inverse de grille, ce condensateur se situe entre une ligne d'accès du drain du transistor (polarisation imposée à zéro volts) et un via (relié à la masse). Par ailleurs, il est montré dans la partie suivante que la défaillance du TCV-BX3 n'est causée que par le seul transistor. Donc, la dégradation de ce condensateur n'est pas critique pour être décelable en caractérisation électrique statique.

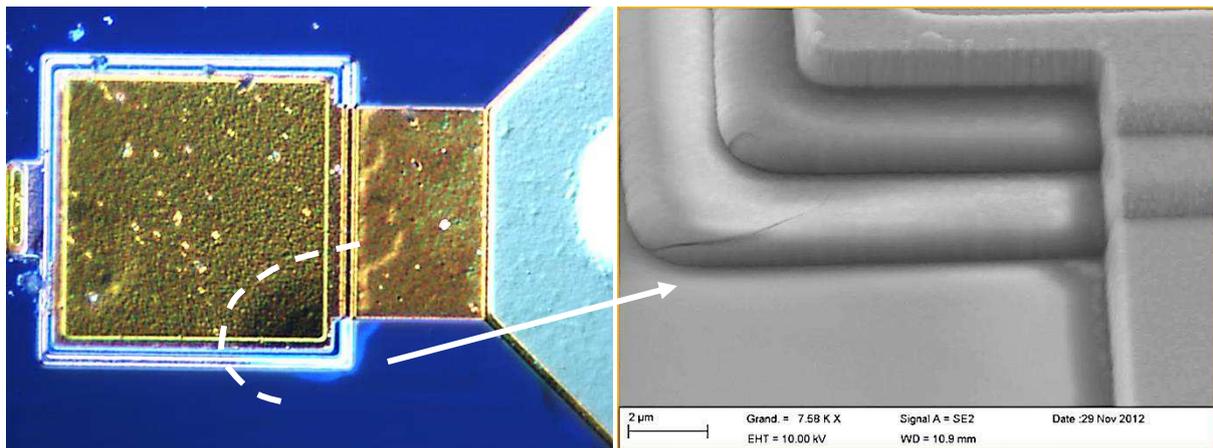


Figure 80 : Vue en optique avec contraste interférentiel et agrandissement de la zone perturbée au MEB d'un condensateur sur l'accès VD du TCV-BX de référence BX3, vieilli 672 heures à 85°C/85%HR. Mise en évidence de fissures dans la passivation au niveau de l'électrode inférieure.

En résumé, sur les deux cas précédents, des défauts dans la passivation ont été mis en évidence sur les marches des condensateurs, notamment au niveau des coins. Ce sont des zones de concentration de contraintes, où l'humidité pénètre préférentiellement. De plus, c'est l'électrode inférieure qui semble être en cause. Ensuite le défaut se propage sur le bord et entre les électrodes du condensateur. Après plusieurs centaines d'heures de tests, une défaillance par court-circuit franc du circuit survient. Le mécanisme simplifié proposé a été schématisé sur la Figure 81.

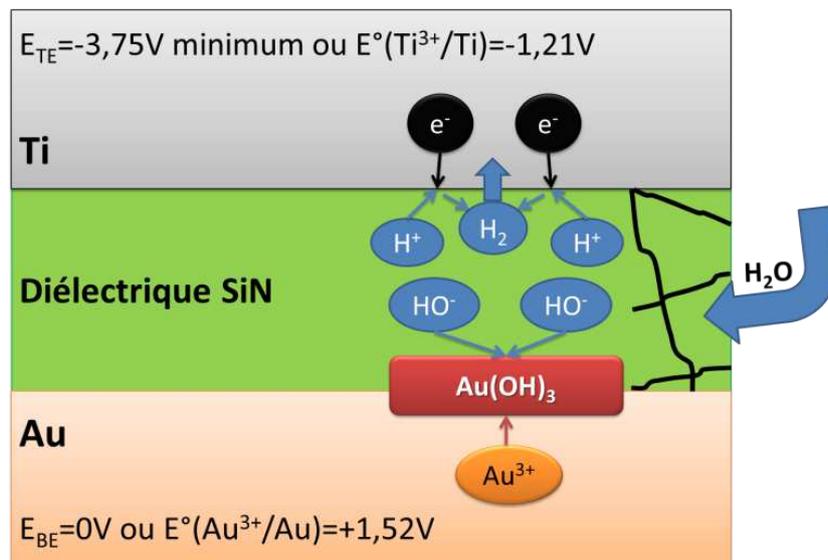


Figure 81 : Mécanisme simplifié proposé pour la dégradation des condensateurs MIM SiN du Fondeur B.

Grâce à ces résultats, un premier type de mécanisme de défaillance par corrosion a pu être proposé. Du fait de contraintes thermomécaniques initiales, puis du vieillissement dans des conditions sévères à 85°C/85%HR, des fissures apparaissent dans les zones de concentration de contraintes de la passivation. Les coins et marches des électrodes d'un condensateur MIM sont les plus fragiles. Dès lors, deux paramètres vont jouer défavorablement sur la dégradation initiée : la passivation qui est extrêmement fine entre les deux électrodes (150 nanomètres soit environ un empilement de 500 molécules d'eau) ; le diélectrique SiN qui est quasiment imperméable à l'eau, donc l'humidité a tendance à s'accumuler dans les fissures, ce qui favorise la condensation et la formation d'un film continu d'eau. Une fois que l'humidité a pénétré au sein du diélectrique et atteint la surface des métaux constitutifs des électrodes, deux mécanismes de corrosion peuvent avoir lieu :

- dans le cas d'une absence de polarisation, ce sont les potentiels propres des électrodes qui gouvernent les réactions. Des mécanismes de corrosion galvanique peuvent se mettre en place lorsque deux métaux sont fortement dissimilaires. Or, l'or est l'un des métaux les plus nobles qui soit et son potentiel libre est de $E^\circ(\text{Au}/\text{Au}^{3+}) = +1,52\text{V}$, tandis que le titane est fortement anodique avec un $E^\circ(\text{Ti}/\text{Ti}^{3+}) = -1,21\text{V}$. D'un point de vue thermodynamique, les conditions sont réunies pour observer des phénomènes de corrosion galvanique. Ensuite, la cinétique et les temps longs des tests permettent la mise en place des dégradations observées ;
- dans le cas d'une contrainte électrique appliquée, ici -3,75V puis -5V par exemple, des mécanismes de corrosion électrolytique se mettent en place. A la cathode de titane, la réaction prépondérante est l'électrolyse de l'eau. Les ions hydronium (H^+) produits s'associent pour former de l'hydrogène qui s'évacue par les fissures. Dans le même temps, les ions hydroxyde, produits par électrolyse de l'eau, migrent jusqu'à l'électrode en or, qui joue alors le rôle d'anode pour former de l'hydroxyde d'or. $\text{Au}(\text{OH})_3$ est conducteur et très volumineux : cela peut mener à la rupture locale du diélectrique et à la création d'un court-circuit entre les deux électrodes du condensateur.

Selon les conditions de test et lorsque la passivation présente des défauts (fissures), on a donc affaire à des cas de corrosion galvanique ou électrolytique de l'or.

c. Signatures électriques des défaillances du Fondeur B

La méthodologie appliquée a permis de démontrer sans équivoque la nature des courts-circuits responsables des dégradations de ces véhicules de test. Cette même méthodologie a été appliquée aux TCV-BX de référence BX7, BX4, BX2, BX3 et BX1, ainsi qu'aux TCV-AX de référence AX3, AX4 et AX1.

Le Tableau 42 indique les similitudes des signatures électriques entre certains TCVs du Fondeur B défaillants. Ces similitudes se retrouvent tant au niveau du monitoring, que des caractéristiques électriques statiques. En effet, les courts-circuits peuvent être plus ou moins francs et être présents entre la grille et la source ou entre la grille et le drain.

Tableau 42 : Signatures électriques en monitoring et caractéristiques électriques statiques associées aux dégradations des TCV-BX du Fondeur B en test accéléré à 85°C/85%HR avec polarisation

TCV BX	Contrainte électrique	Monitoring	Caractéristiques statiques après défaillance		
			$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$
BX9	Stockage ($V_{GS}=V_{DS}=0V$)	RAS	$I_D +3$ à $+6\%$	-20 à -50% V_{seuil}	RAS
BX7	Nominale	148h : instabilités sur I_D de $\pm 4mA$ 312-324h : chute I_G	- Avec effet transistor - Avec commande	- Pas de pincement	Résistance $R=1,5k\Omega$
BX4	Inverse avec contrainte échelonnée	523h : court-circuit I_G et I_D après 1min de relance avec 100% de la contrainte électrique maximale sur V_{GS}	- Avec effet transistor - Perte commande	- Pas de pincement - Perte commande	Résistance $R=1,1 k\Omega$
BX2	Inverse avec contrainte échelonnée	956h : court-circuit I_G et I_D	- Perte effet transistor - Perte commande	- Pas de pincement - Perte commande	Résistance $R=1,3 k\Omega$
BX3	Inverse avec contrainte échelonnée	672-715h : fuites progressives $I_G (+20\mu A)$ et $I_D (+5\mu A)$	- Avec effet transistor - Avec commande - Chute de 75% de I_{DSS}	- Avec pincement - Avec commande - Chute de 50% de V_{seuil}	- Augmentation I_G - Effet Schottky - Augmentation de 10% de η - Chute de 10% de ϕ_B
BX1	Inverse avec contrainte échelonnée	1098h : augmentation significative des courants $I_G (+200\mu A)$ et $I_D (+10\mu A)$	RAS	- Courant de fuite en inverse	- Augmentation courant de fuite en inverse

L'un des deux TCVs en stockage (BX9), i.e. dont les potentiels sont imposés à $V_{GS}=V_{DS}=0V$ en phase de vieillissement a montré la même signature électrique en caractérisation statique que les LLA-BX en stockage simple à 85°C/85%HR dans la première série de tests. En effet, un décalage significatif de la tension de seuil, compris entre -20 et -50% a été décelé. Cela permet de valider la cohérence des résultats et montre à quel point les conditions de polarisation influent sur le mode de défaillance. Le second TCV en stockage (BX8) n'a subi aucune dégradation.

En polarisation nominale, un seul des deux TCV-BX (BX7) a subi une défaillance sans signe précurseur vers 324h, avec des instabilités sur le courant de drain dès 148 heures de tests. Le réseau de sortie est considéré nominal mais il y a absence de pincement et un court-circuit franc sur la grille d'environ 1,5 kOhm. Le second TCV en polarisation directe (BX6) n'a subi aucune dégradation.

En polarisation inverse de grille des transistors, tous les TCVs ont subi des dégradations électriques significatives. De plus, les défaillances ont toujours eu lieu après 500 heures de vieillissement, c'est-à-dire après la cinquième mesure de reprise et surtout après l'augmentation du niveau de contrainte électrique sur la grille (de 75% à 100% de la contrainte électrique nominale maximale). Néanmoins, il y a très peu de points communs entre les signatures électriques et il faut donc procéder à des analyses approfondies au cas par cas.

d. Observations et interprétations

Des observations de surface en optique et au MEB ont été réalisées au Laboratoire IMS et au CNES à Toulouse sur les MMICs du Fondeur B défaillants. Les résultats complets des observations et

analyses sont présentés dans le Tableau 43. Dans chaque cas, les défauts supposés ont été isolés du reste du circuit et la fonctionnalité de ce circuit sans ces éléments dégradés a été vérifiée. Ainsi, des mécanismes de dégradation ont pu être proposés dans certains cas.

Tableau 43 : Observations optiques de surface, analyses au MEB et mécanismes de dégradation proposé

TCV BX	Contrainte électrique	Défaut électrique Observations en optique	Analyses MEB +EDX	Mécanisme proposé
BX9	Stockage ($V_{GS}=V_{DS}=0V$)	RAS	Non réalisé	Effet d'un stockage identique à la 1 ^{ère} file de tests
BX7 148-324h	Nominale	Court-circuit $\sim 100k\Omega$ sur le condensateur de découplage 100pF sur accès grille	Contamination C-O + traces Ni et P) sur condensateur et fil de câblage	Contamination initiale au cours de la fabrication
BX4 523h	Inverse avec contrainte échelonnée	Court-circuit grille-source environ 6Ω sur le PHEMT (pont à air)	- Larges défauts de la passivation - Fusion des métaux sous pont à air	Dégradation passivation -> contamination métallisation -> surcharge électrique et fusion
BX2 956h	Inverse avec contrainte échelonnée	Court-circuit environ 33Ω du condensateur 1pF de la boucle de contre-réaction du PHEMT	Coupe FIB - Fissures SiN et SiO ₂ - Composé poreux et très volumineux Au-O + traces Pt	Corrosion électrolytique de l'or en Au(OH) ₃
BX3 672h	Inverse avec contrainte échelonnée	- Défaut indéterminé sur PHEMT - Condensateur MIM dégradé sur accès V_D	Coupe FIB - Fissures grille Ti/Al/Au - Trou et fissures dans la passivation	Fissuration du métal de grille sous l'effet de contraintes mécaniques
BX1 1098h	Inverse avec contrainte échelonnée	Défaut sur pad V_G	Non analysé	Début de dégradation mais mécanisme non suffisamment avancé pour permettre analyse

En polarisation nominale, dans le cas du TCV **BX7**, une contamination par des composés organométalliques a été mise en évidence comme le montre la Figure 82. On retrouve du carbone, de l'oxygène, des traces de nickel et de phosphore à la fois sur le condensateur et la métallisation du fil de câblage. Le MMIC isolé a retrouvé sa fonctionnalité nominale après coupure des fils de câblage qui le reliaient à ses condensateurs de découplage. Il semble que cette contamination ait été présente depuis le début des tests, ce qui peut expliquer le temps à défaillance relativement court de quelques centaines d'heures. Sur la base de ces deux TCVs, on en déduit que les composants nus en polarisation nominale n'ont pas subi de défaillance liée à des mécanismes intrinsèques aux MMICs du Fondeur B.

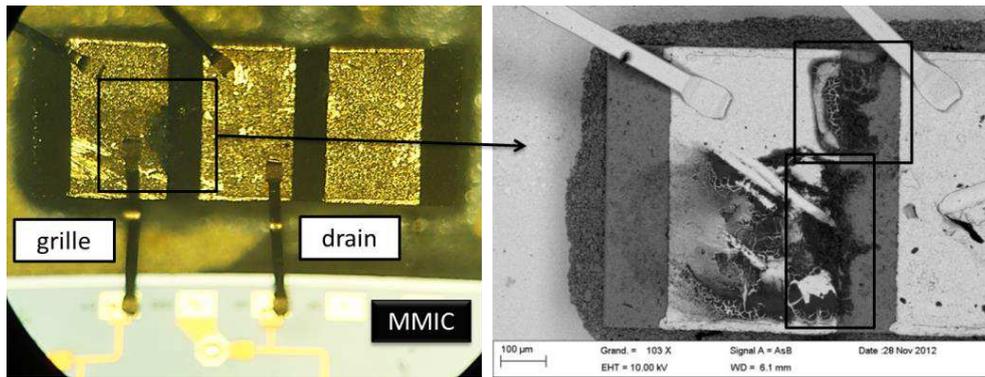


Figure 82 : Vue en optique des condensateurs de découplage en sortie du TCV-BX de référence BX7. Vue au MEB en analyse EDX du condensateur en court-circuit responsable de la défaillance du véhicule de test.

En ce qui concerne les TCVs en polarisation inverse de grille :

- **TCV BX4** : plusieurs défauts sont visibles sur la Figure 83. Le premier défaut touche la passivation SiN qui est fortement écaillée du côté de l'interconnexion de grille. On peut noter que la localisation de ce défaut est identique à celle observée sur les LLA-BX du Fondateur B en stockage pur à 85°C/85%HR. Le second défaut concerne un pont à air de la source dont le métal a subi une fusion, étant donné que les analyses EDX ont montré que c'était un amalgame Au-GaAs.

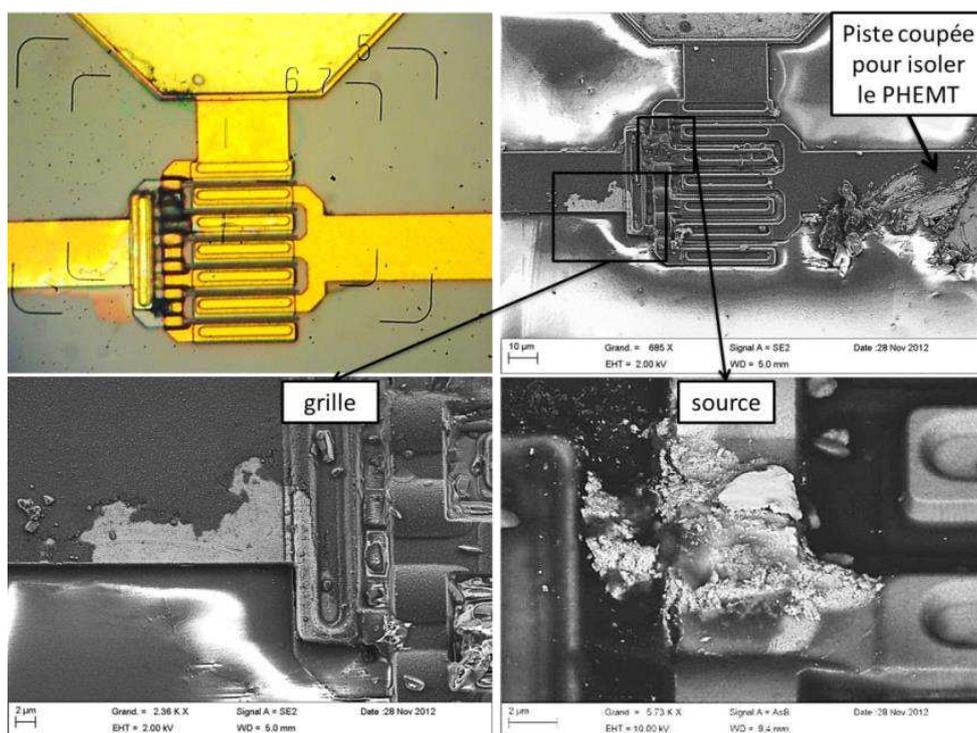


Figure 83 : Vues en optique et au MEB en basse tension (FESEM sans métallisation) du PHEMT du TCV-BX de référence BX4 ayant subi une défaillance après 523 heures à 85°C/85%HR en polarisation inverse de grille

- **TCV BX3** : la signature électrique de la défaillance de ce transistor est présentée sur la Figure 84. On observe un effondrement du réseau de sortie de l'ordre de 75% sur I_{DSS} et un décalage de -15% de la tension de seuil. De plus, la caractéristique Schottky n'est pas modifiée de manière significative : elle ne montre qu'une augmentation de la résistance globale tout en conservant son allure et sa fonctionnalité.

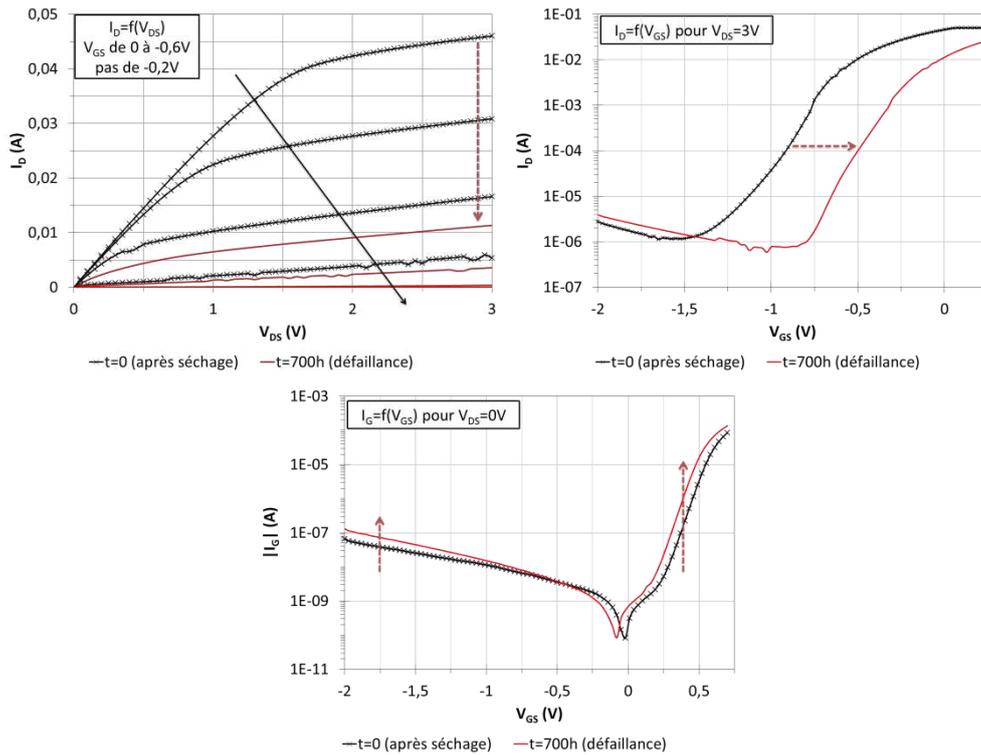


Figure 84 : Caractéristiques $I_D=f(V_{DS})$ pour différents V_{GS} , $I_D=f(V_{GS})$ à $V_{DS}=3V$ et $I_G=f(V_{GS})$ à $V_{DS}=0V$ du TCV-BX de référence BX3.

Le seul défaut visible en optique était le trou d'environ $1\mu m$ qui est situé dans une zone de forte concentration de contrainte entre des doigts de drain, de grille et au pied des ponts à air de source. Une observation plus détaillée au MEB (Figure 85) met en évidence de nombreuses fissures, notamment sur les doigts de grille, ainsi que des fissures plus petites à la base des doigts de drain et de source, c'est-à-dire au niveau des contacts ohmiques AuGeNi.

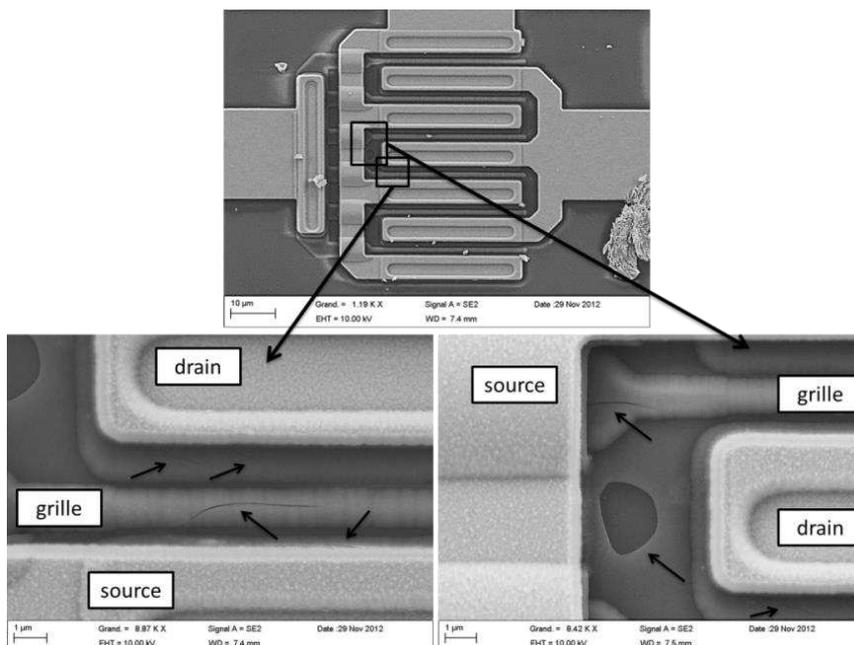


Figure 85 : Vues au MEB du PHEMT du TCV-BX de référence BX3 ayant subi une dégradation électrique significative à partir de 672h à $85^\circ C/85\%HR$ en polarisation inverse de grille. Les fissures et trous dans la passivation sont indiqués par des petites flèches noires.

Deux coupes FIB successives ont été réalisées par le CNES au niveau des ponts à air des doigts de source. Les observations réalisées sont présentées sur la Figure 86.

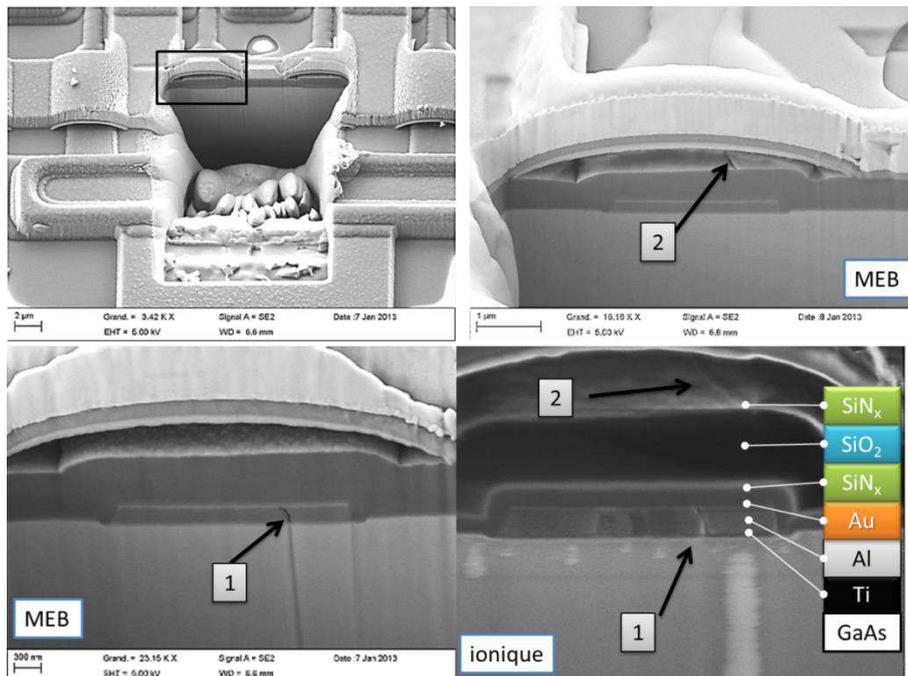


Figure 86 : Coupes FIB et vues au MEB en imagerie ionique de la grille du PHEMT du TCV-BX de référence BX3 ayant subi une dégradation électrique significative à partir de 672h à 85°C/85%HR en polarisation inverse de grille

D'une part, on peut observer sur la vue au MEB (flèches numéro 1) une fissure sur la majeure partie de l'épaisseur du métal de grille et en particulier la couche d'aluminium. D'autre part, l'imagerie ionique paraît révéler l'amorçage de la fissuration de la passivation externe visible à une échelle microscopique (flèches numéro 2). Cela signifie que le ou les phénomènes responsables de ces deux défauts pourraient être reliés, voire identiques. Ce type de déchaussement de grain sur la grille peut expliquer la signature électrique observée pour ce transistor. En effet, la grille reste fonctionnelle mais une ou plusieurs fissures du métal le long des doigts de grille empêchent une partie du passage du courant, ce qui se traduit par une diminution globale du courant de drain.

Plusieurs raisons peuvent expliquer cette fissuration de la grille : contraintes résiduelles de conception suite à une surépaisseur ou une dissymétrie locale (perceptible sur la Figure 86, à supposer que ce n'est pas un effet d'optique) ; effets aggravants des contraintes thermomécaniques et hygromécaniques ; présence d'une contrainte électrique suffisante pour activer des mécanismes de corrosion électrolytique en présence d'humidité et de fissures dans la passivation.

Pour résumer tous les cas de défaillance pour les TCV-BX du Fondeur B, les éléments et mécanismes de défaillance principaux ont été :

- la présence de défauts du type fissures dans la passivation (doigts de grille, coins des condensateurs) ;
- la corrosion galvanique ou électrolytique de l'or des électrodes inférieures des condensateurs MIM SiN ;
- la présence de fissures du métal de grille.

Cette file de tests a permis de dresser une référence sur les signatures électriques et les défauts physiques associés aux défaillances intrinsèques des MMICs du Fondeur B.

2) Résultats de la filière du Fondeur A

a. Résumé des événements en phase de tests

La Figure 87 représente une ligne temporelle où sont reportés les principaux événements survenus au cours des tests de vieillissement accéléré à 85°C/85%HR avec polarisation des composants. La file de tests représentée comporte les TCV-AX (MMICs GaAs du Fondeur A fabriqués selon le procédé A/A'), passivés SiN et non encapsulés dam-and-fill. Après 360 heures de test, l'ensemble des composants a été stocké sous azote pendant 42 jours. Des mesures ont été réalisées avant et après cette phase de stockage à 360 heures de tests.

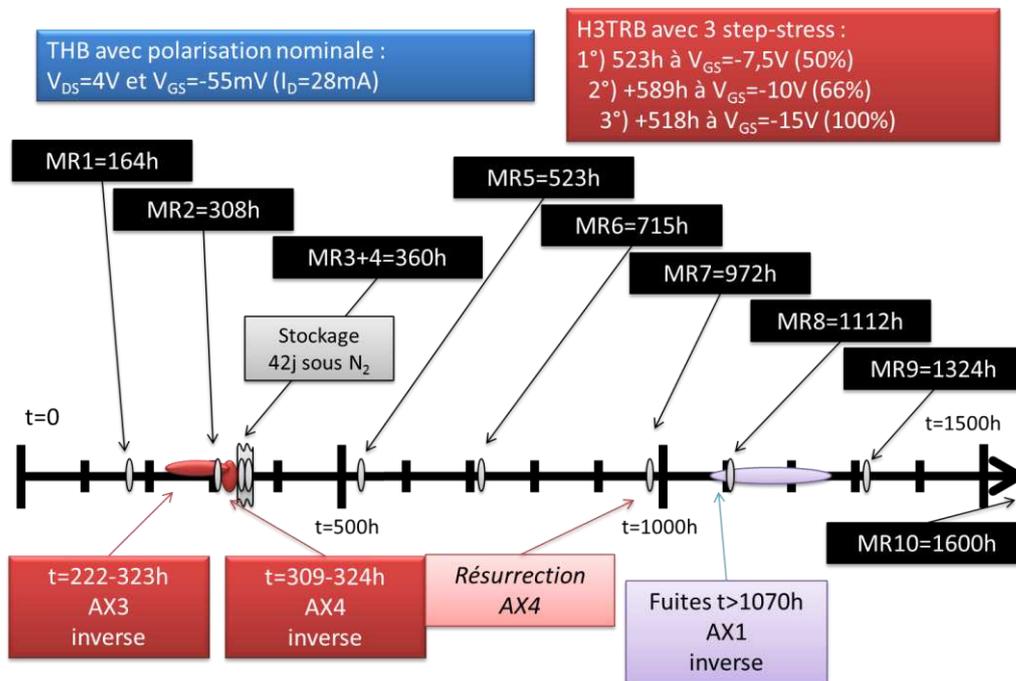


Figure 87 : Ligne temporelle représentant les principaux événements survenus au cours des tests THB 85°C/85%HR sur la file de tests de MMICs GaAs du Fondeur A.

Après 1000 heures de test de vieillissement accéléré en polarisation inverse de grille, trois transistors sur quatre ont subi des dégradations électriques qui ont mené pour un seul d'entre eux à une défaillance complète et irréversible. Aucun transistor polarisé en nominal (4 MESFETs) ou en stockage (2 MESFETs) n'a subi de dégradation électrique après 1600 heures de test à 85°C/85%HR. La méthodologie d'analyse est identique à celle présentée plus haut pour les composants du Fondeur B.

b. Signatures électriques des défaillances du Fondeur A

Le Tableau 44 présente l'ensemble des signatures électriques des TCVs du Fondeur A dégradés ou défaillants. Peu de similitudes ressortent de ces résultats électriques, tant au niveau du monitoring que des caractérisations statiques. Un traitement au cas par cas a donc été adopté.

Tableau 44 : Signatures électriques en monitoring et caractéristiques statiques associées des dégradations des TCV-AX du Fondeur A en test accéléré à 85°C/85%HR avec polarisation

TCV Fondeur A	Contrainte électrique	Monitoring	Caractéristiques statiques après défaillance		
			$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$
AX3	Inverse avec contrainte échelonnée	222h : début de fuite progressive courant I_G 323h : court-circuit franc grille et drain mais $I_D=20\mu A$	<u>Avant stockage</u> : Avec effet transistor Avec commande <u>Après stockage</u> : court-circuit franc	<u>Avant stockage</u> : Avec effet transistor Avec commande <u>Après stockage</u> : court-circuit franc	Avant et après stockage : résistance $R=1,7-2,7 k\Omega$
AX4	Inverse avec contrainte échelonnée	309h : pics I_G/I_D 324h : fuite constante $I_G=I_D=-15\mu A$	Avec effet transistor Perte commande grille	Pas de pincement	Résistance $R=2,6-3,9 k\Omega$
AX1	Inverse avec contrainte échelonnée	1070h : plusieurs pics I_G puis phases de dégradations de plus en plus sévères	RAS	RAS	RAS

c. Observations de surface et propositions de mécanismes

Des observations de surface en optique et au MEB ont été réalisées au Laboratoire IMS et au CNES à Toulouse sur les MMICs du Fondeur B défaillants. Les résultats complets des observations et analyses sont présentés dans le Tableau 45. Dans chaque cas, les défauts supposés ont été isolés du reste du circuit et la fonctionnalité de ce circuit sans ces éléments dégradés a été vérifiée. Ainsi, des mécanismes de dégradation ont pu être proposés dans certains cas.

Tableau 45 : Observations optiques de surface, analyses au MEB et mécanismes de dégradation proposé

TCV Fondeur A	Polarisation	Localisation du défaut Observations en optique	Analyses MEB
AX3 222-323h	Inverse avec contrainte échelonnée	- Défaut fil de câblage accès grille au niveau μ boîtier ($R=2,5 k\Omega$) - Défaut apparent sur un doigt de grille du MESFET	-Pont conducteur entre fil Ag et métallisation Au du boîtier par de l'Ag -> court-circuit a provoqué une fusion du métal de grille -Après retrait passivation, mise en évidence de fusion G/D/S
AX4 309-324h	Inverse avec contrainte échelonnée	Défaut sur pad VG <u>Fonctionnalité retrouvée après 2 mois stockage N_2</u>	Résidu d'Ag (migration) au voisinage du bonding (pas de chemin conducteur identifié cependant)
AX1 1070h	Inverse avec contrainte échelonnée	RAS	Instabilités électriques non expliquées. Dégradation ne permettant pas analyse.

- Dans le cas du TCV-AX de référence **AX3**, sur la Figure 88, une observation en microscope optique a mis en évidence un défaut de fabrication sur un fil de câblage, présent dès le début des tests.

Une mauvaise découpe de ce fil reliant le micro-boîtier contenant le MMIC et la monture de test a généré un contact latent entre l'accès de grille et la masse du véhicule de test. La source du MESFET du TCV-AX3 étant reliée à la masse, un court-circuit grille-source a pu être provoqué par ce défaut. Une analyse MEB-EDX a mis en évidence un pont conducteur or-argent au niveau de ce défaut dont la résistance a été estimée électriquement à 2,5 kOhms.

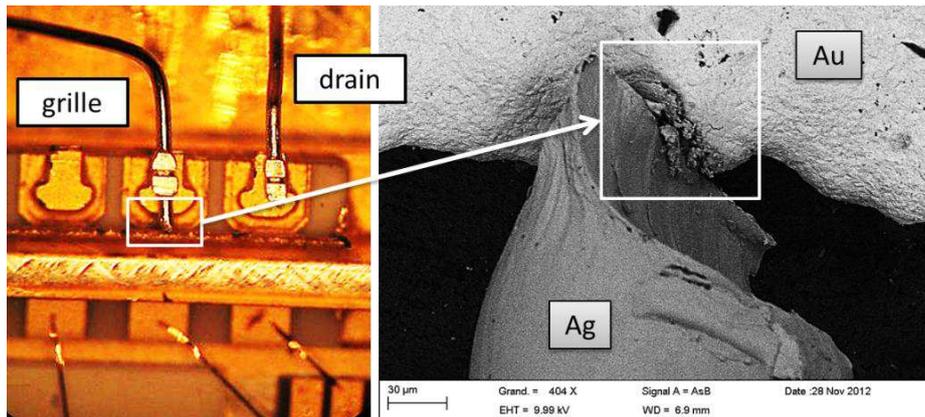


Figure 88 : Vue en optique du défaut du fil de câblage d'accès grille, présent depuis la fabrication du module de test du TCV-AX de référence AX3. Vue au MEB du pont conducteur entre le fil d'argent et la métallisation en or du micro-boîtier ayant provoqué une défaillance après 323 heures de test à 85°C/85%HR en polarisation inverse de grille.

Ce n'est pas le seul défaut mis en évidence sur ce véhicule de test. En effet, après une inspection en optique, un défaut est perceptible au niveau d'un doigt de grille sur le MESFET de la Figure 89. Une analyse de défaillance approfondie réalisée au CNES a consisté à retirer la passivation SiN de manière localisée par une attaque acide au NH_4F , associée à une finition par plasma. Une observation au MEB a mis en évidence une fusion du métal de grille.

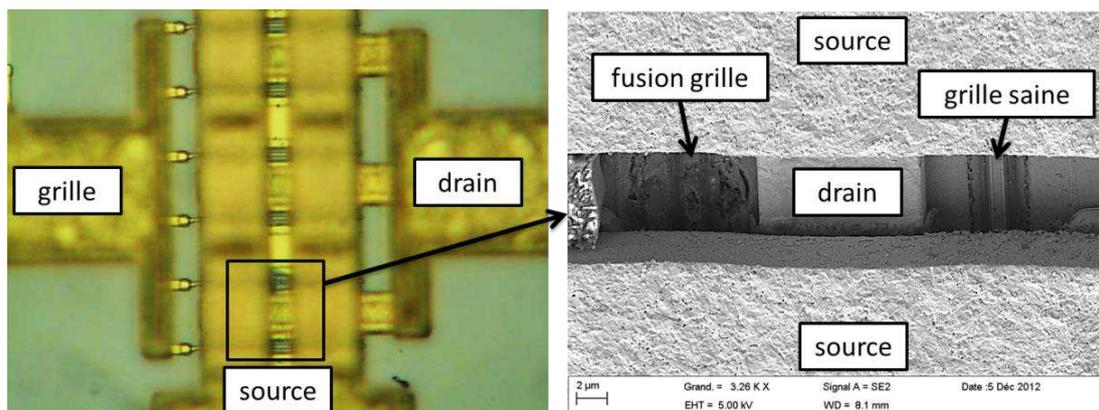


Figure 89 : Vue en optique d'un défaut sur le MESFET du TCV-AX de référence AX3. Mise en évidence au MEB de la fusion du métal de grille après retrait de la passivation par voie mixte plasma/humide au NH_4F .

Le mécanisme de défaillance proposé pour le TCV-AX3 est qu'un court-circuit entre la grille et la masse du boîtier (connectée à la source), a été généré par un pont de matière conducteur entre un fil de câblage en argent mal découpé durant la fabrication du véhicule de test et la métallisation en or

du micro-boîtier contenant le MMIC. La migration électrochimique de l'argent a été rendue possible par l'atmosphère humide et un champ électrique présent au niveau de cet accès de grille ($V_{GS} = -7,5V$). Ce court-circuit a pu générer une surcharge électrique et un échauffement qui pourrait avoir provoqué la défaillance de la zone la plus fragile du véhicule de test, au niveau d'un doigt de grille du MESFET dans le cas présent. Pour rappel, la destruction d'une grille de la technologie A/A' du Fondeur A peut avoir lieu pour un courant supérieur à environ 0,5 mA/doigt.

- Dans le cas du TCV-AX de référence **AX4**, le court-circuit temporaire constaté après 324 heures de test a pu être provoqué par la migration électrochimique de résidus d'argent, visibles sur la Figure 90, certainement présents depuis la fabrication du véhicule de test.

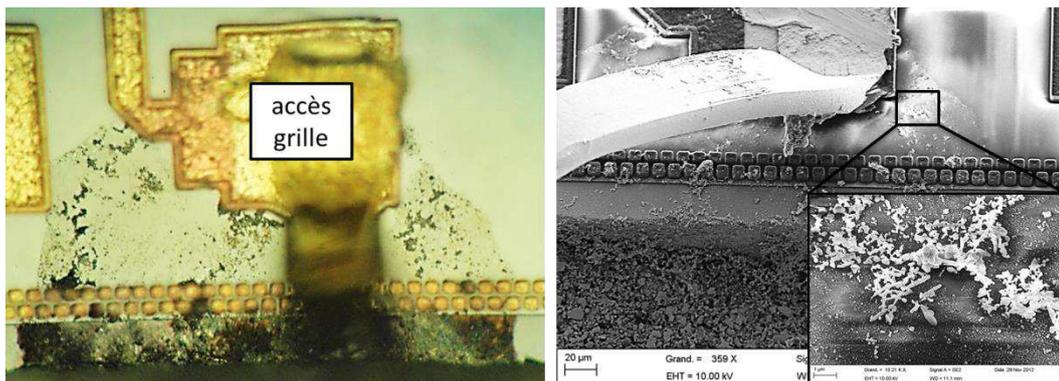


Figure 90 : Vue en optique et au MEB de résidus d'argent au niveau du plot d'accès de grille du TCV-AX de référence AX4 ayant subi une défaillance temporaire après 324 heures de test à 85°C/85%HR en polarisation inverse de grille.

Sur ces mêmes observations, la présence des deux rangées de petits « plots » sur le pourtour de ce composant peut être la solution technologique mise en œuvre par le Fondeur A pour bloquer, ou du moins ralentir, les phénomènes de migration électrochimique, notamment lorsque les remontées de colles argent sont importantes. Dans le cas présent, ces charges argent se sont retrouvées en quantité importante au niveau du plot de polarisation de la grille, ainsi que sur le fil de câblage, ce qui laisse penser à un problème survenu au cours du montage et du câblage de ce TCV. La forme circulaire de ce défaut fait penser à une goutte d'un liquide, voire un postillon humain.

- Dans le cas du TCV-AX de référence **AX1**, bien que des pics de courant de l'ordre de la dizaine de micro-ampères aient été observés en suivi de courant de grille, sans jamais mener à une défaillance totale, aucune dégradation de ce circuit n'a pu être mise en évidence en caractérisation électrique statique. De plus, aucun défaut n'est visible en optique.

En résumé, aucune cause intrinsèque aux MMICs du Fondeur A non encapsulés dam-and-fill n'a été mise en évidence au cours des 1600 heures de tests à 85°C/85%HR avec contrainte électrique. Les seuls défauts observés ont été attribués à des défauts de fabrication : fil de câblage en argent mal découpé, résidus de colle argent près d'un plot d'accès du MMIC.

III. Etude de MMICs avec encapsulation dam-and-fill

Cette partie présente les résultats des tests en vieillissement accéléré à 85°C/85%HR d'un premier lot de TCV-BY, du Fondeur B, avec et sans encapsulation dam-and-fill (D&F). Pour les composants encapsulés, une résine époxyde chargée silice a été déposée avant le début des tests

selon le procédé dam-and-fill. Ces tests en chaleur humide de 1000 heures à 85°C et 85% d'humidité relative (HR) ont été réalisés à la suite des étapes de tests n°1 et n°2 sur des MMICs de technologie identique du Fondeur B, mais avec des lots différents, avec et sans encapsulation plastique.

Comme résumé sur la Figure 91, il a été testé de manière simultanée 8 TCV-BY du Fondeur B (16 PHEMTs stabilisés, 8 condensateurs MIM SiN et 8 condensateurs MIM SiN/SiO₂), ainsi que 16 lignes jumelles (métallisation Ti/Pt/Au), tous encapsulés. De manière à rester cohérent dans les lots de composants testés, ces tests ont été reproduits sur 2 TCVs et 2 lignes jumelles supplémentaires, non encapsulés. Concernant le choix des condensateurs étudiés, Thales Alenia Space utilise essentiellement les condensateurs à diélectrique SiN, mais la surveillance d'un autre type de condensateur de cette même technologie (à diélectrique SiN/SiO₂) permet en outre de tester l'effet de la nature du diélectrique. Pour faciliter la lecture, la référence des composants est indiquée sur cette figure.

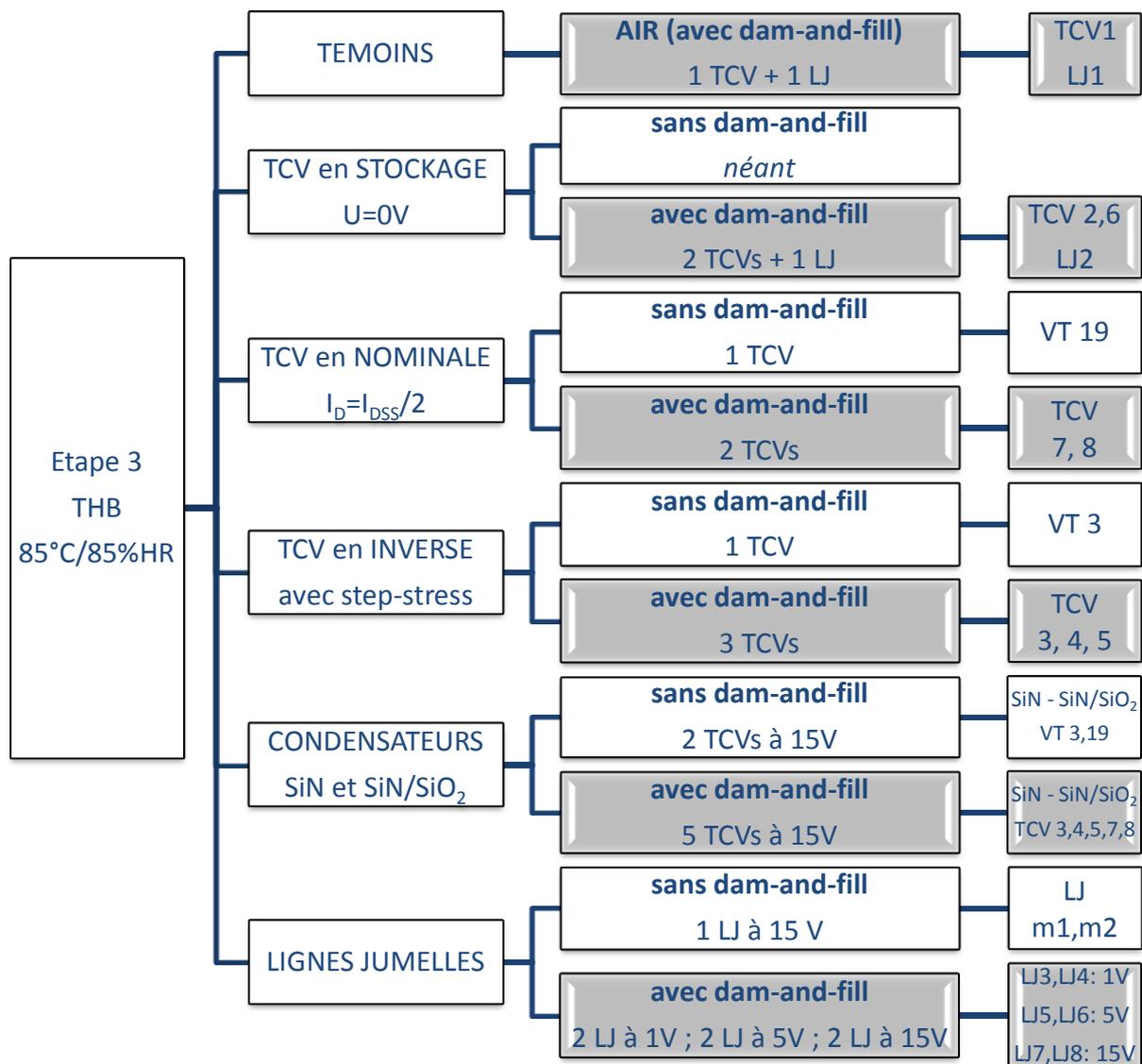


Figure 91 : Composants encapsulés et non encapsulés de la file de tests n°3 : TCV-BY du Fondeur B comportant 2 PHEMTs, 1 condensateur SiN et 1 condensateur SiN/SiO₂ ; Structures LJ comportant 2 motifs lignes jumelles.

1) Résultats des tests de l'étape n°3 sur les TCV-BY

L'ensemble des résultats est à pondérer par un échantillonnage restreint, ce qui oblige à une discussion au cas par cas. De plus, cette série de tests fait suite à des expériences précédentes sur des MMICs de technologie identique ; donc il est tout de même possible de proposer un certain nombre de tendances générales, sans parler de statistiques précises.

La Figure 92 est la représentation sur une échelle temporelle des principaux évènements survenus au cours des 1000 heures de tests. La partie supérieure, au-dessus de la ligne concerne les PHEMTs sans dam-and-fill et la partie inférieure, en-dessous de la ligne, les PHEMTs avec dam-and-fill. Les mesures de reprise (MR) sont aussi indiquées, en noir. Les PHEMTs en polarisation inverse apparaissent en rouge foncé dans les cas de défaillance. Les PHEMTs en polarisation nominale sont en bleu foncé en cas de défaillance et en bleu clair s'ils ont subi des dégradations électriques, généralement des fuites. Les deux séries de tests avec et sans dam-and-fill ayant été menées séparément, il apparaît des différences dans le nombre et les temps de mesures de reprise, qui sont considérées comme négligeables.

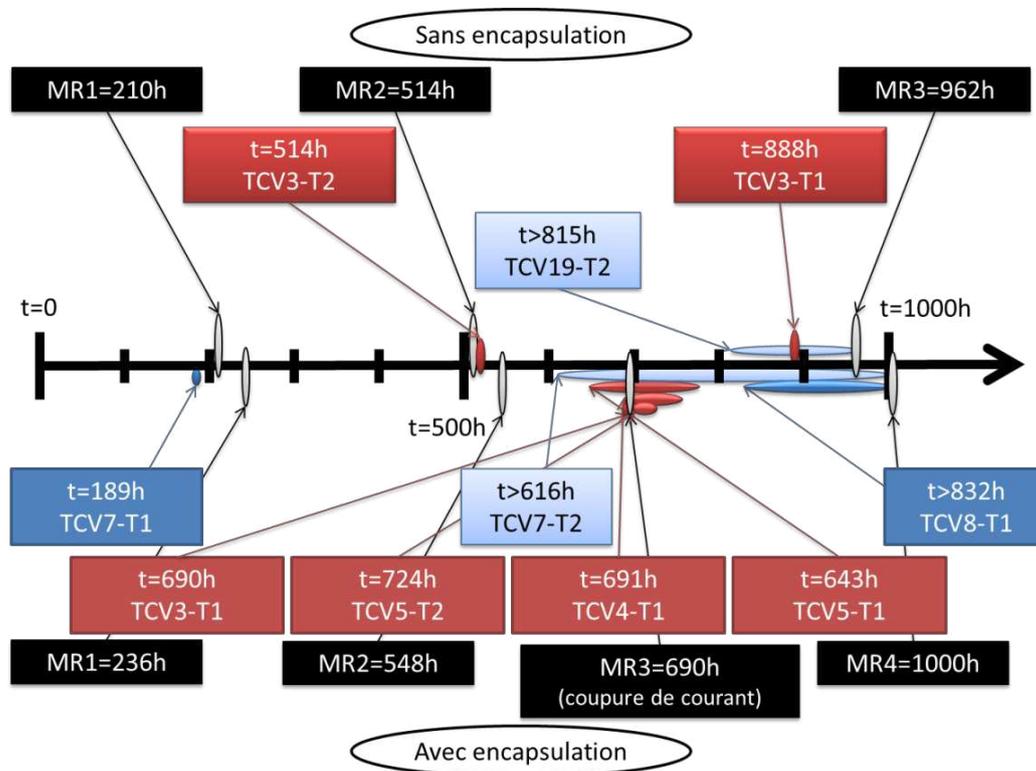


Figure 92 : Dégradations et défaillances au cours des tests à 85°C/85%HR des PHEMTs avec (partie inférieure) et sans dam-and-fill (partie supérieure), en polarisation nominale (bleu) ou inverse de grille (rouge).

Il faut préciser la survenue à 690 heures de tests d'une coupure électrique générale sur le lieu des expérimentations. Le banc de vieillissement ne possédant pas d'onduleur, et malgré la présence de sécurités internes via un système de survie dans le système BILT, cela a pu générer une surcharge électrique sur tous les éléments des TCV polarisés. Toutefois, les MMICs en stockage (pour rappel, les tensions de grille et de drain sont imposées à zéro) n'ont pas subi de dégradation ni de défaillance à la suite de cela. Cette surcharge a pu fortement accélérer la dégradation de composants déjà fragilisés par les centaines d'heures de tests précédentes.

a. PHEMTs en polarisation inverse avec et sans encapsulation

La Figure 93 indique les similitudes des signatures électriques entre les deux séries de tests avec et sans dam-and-fill (avec/sans DF). Ces similitudes se retrouvent tant au niveau du suivi des courants, que de la caractérisation statique. En effet, les courts-circuits (CC) peuvent être plus ou moins francs et être présents entre la grille et la source (CC G/S) ou entre la grille et le drain (CC G/D).

SANS DAM & FILL		Suivi des courants	$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$	
Cas i VT3 T1 888h		888h CC grille et drain	962h -Effet transistor -Perte commande	962h CC $I=I_{max}$	962h $R \approx 1,0k\Omega$	
		514h CC grille et drain	962h -Effet transistor -Perte commande	962h CC $I=I_{max}$	962h $R \approx 1,0k\Omega$	
AVEC DAM & FILL		Suivi des courants	$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$	Observations Remarques
Cas ii TCV3 T1 690h		690h CC grille et drain (coupure de courant)	690h -Effet transistor -Perte Commande	690h CC $I=I_{max}$	690h $R \approx 1,2 k\Omega$	CC G/S Guérison après séchage final ► Migration électrochimique argent entre pistes grille et drain du PCB
		● 690h : CC réversible ● 690h-752h : fuite ● 752h : CC grille et fuite drain	1000h -Effet transistor -Perte commande	1000h CC $I=I_{max}$	● 690h CC réversible grille 20 kΩ ● 1000h $R \approx 1,1 k\Omega$	CC G/S *cf. Partie II : signature identique TCV-PM4 (sans GT) ► Fusion métaux pont à air
		● 643h : fuite grille et drain ● 776h : CC grille et drain	● 690h -Chute réseau de sortie -Sans perte commande ● 1000h défaillance	● 690h -40% V_{seuil} ● 1000h fuite 2mA	● 690h $\eta +13\%$ $\phi_B -16\%$ ● 1000h $R \approx 1,0 k\Omega$	*cf. Partie II : signature identique TCV-PM3 (sans GT) ► Fissuration du métal de la grille Ti/Al/Au
	● 691h : fuite grille ● 724h : CC grille et fuite drain	1000h -Chute réseau de sortie -Perte commande	1000h CC $I=I_{max}/2$	1000h $R \approx 1,0 k\Omega$		
Cas iii TCV3 T2 1000h		RAS jusqu'à 1000h	1000h CC franc $R_{DS} \approx 5 \Omega$	1000h CC franc	1000h $R \approx 0,97 k\Omega$	
		● 752h-816h : fuite temporaire grille et drain 15-20μA	1000h CC franc $R_{DS} \approx 4 \Omega$	1000h CC franc	1000h $R \approx 0,95 k\Omega$	CC G/D ► Surcharge électrique ou Décharge électrostatique

Figure 93 : Résultats de la File 2 de tests des PHEMTs en polarisation inverse de grille, avec (rouge) et sans (bleu) dam-and-fill. Les remarques des colonnes $I_D(V_{DS})$, $I_D(V_{GS})$ et $I_G(V_{GS})$ sont les résultats de la caractérisation statique qui suit la détection d'une dégradation au monitoring.

En polarisation inverse de grille des transistors :

- les défaillances ont toujours lieu après 500 heures de vieillissement, c'est-à-dire après la deuxième mesure de reprise et l'augmentation du niveau de contrainte électrique sur la grille qui passe de 75 à 100% du max rating ;

- il existe plusieurs similitudes sur les signatures électriques : en premier lieu, au sein d'une même file de test et en second lieu entre différentes séries de test, avec et sans dam-and-fill.

Cas i : Un premier rapprochement peut être effectué entre les MMICs sans dam-and-fill VT3-T1 et VT3-T2 d'une part, et les MMICs avec dam-and-fill TCV3-T1 et TCV4-T1 d'autre part ; la signature électrique se caractérise par un court-circuit franc grille-source et une perte de commande du courant de drain, le courant I_{DSS} à $V_{GS}=0$ restant inchangé.

Le cas du VT3-T1 avec dam-and-fill se distingue des trois autres. Sa dégradation était réversible : le court-circuit a disparu après un séchage de 48 heures à 125°C et le transistor a retrouvé un fonctionnement nominal. Lors de l'observation optique, nous avons pu mettre en évidence une migration électrochimique (ECM, *ElectroChemical Migration*) des charges argent de la colle des fils de câblage à l'entrée du PCB entre les pistes d'alimentation de la grille et du drain. Comme observé sur la Figure 94-a, l'épanchement de colle conductrice entre les pistes a diminué par deux la distance entre les pistes d'accès de grille et de drain : 0,2mm au lieu de 0,4mm. Le champ électrique est donc multiplié par deux dans cette zone, passant de 125 V/cm à 250 V/cm, pour $V_{GS} = -5V$ et $V_{DS} = 0V$. Contre toute attente, la croissance de la dendrite observée s'est faite du drain vers la grille (polarisée négativement par rapport au drain).

On en déduit que la migration du composé argenté à la surface du PCB se fait de la grille (anode, siège de l'oxydation de l'argent) vers le drain (cathode, siège de la réduction). Les ions argent étant positifs, ils devraient migrer vers l'électrode de grille, tel que schématisé sur la Figure 94-b. Une explication possible est que l'argent migre sous une forme plus complexe qu'un cation simple Ag^+ , mais plutôt sous la forme d'un anion complexe, probablement un halogénure d'argent AgX_n^- . Cela peut être rendu possible par une contamination ionique (résidus de fabrication, pollution atmosphérique, etc.). Dans tous les cas, une fois le chemin conducteur établi, le court-circuit grille-drain créé peut fortement dégrader, voire détruire de manière irréversible, le transistor. Cette analyse n'a pas expliqué le court-circuit entre la grille et la source, mais a mis en évidence un défaut entre la grille et le drain.

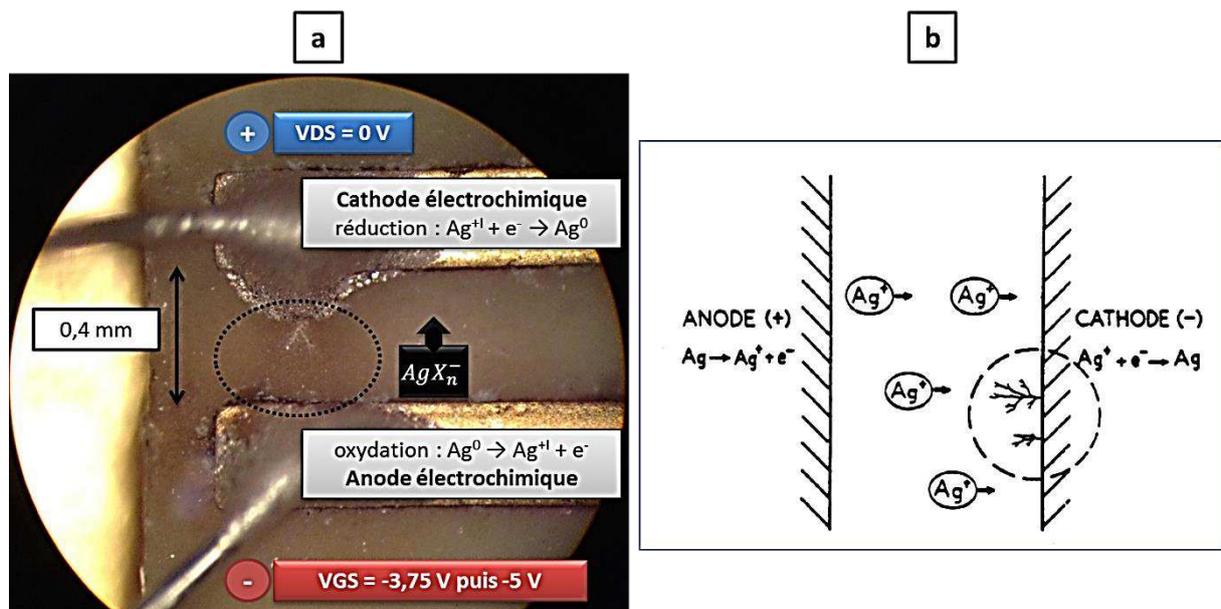


Figure 94 : a. Dendrites sur le PCB du VT3 entre les pistes d'accès grille et drain du transistor T1. b. Schéma du phénomène de migration électrochimique de l'argent, décrit par Krumbein (25).

Pour les trois autres composants (VT3-T1 et VT3-T2 sans dam-and-fill, et TCV4-T1 avec dam-and-fill), les défaillances électriques sont des courts-circuits grille-source irréversibles, leur cause et leur nature restent encore à déterminer. L'observation du VT3 sans dam-and-fill n'a montré aucun défaut visible en optique sur les transistors T1 et T2, et les soupçons se portent plutôt sur les condensateurs étant donnés les larges défauts de passivation visibles sur la Figure 95.

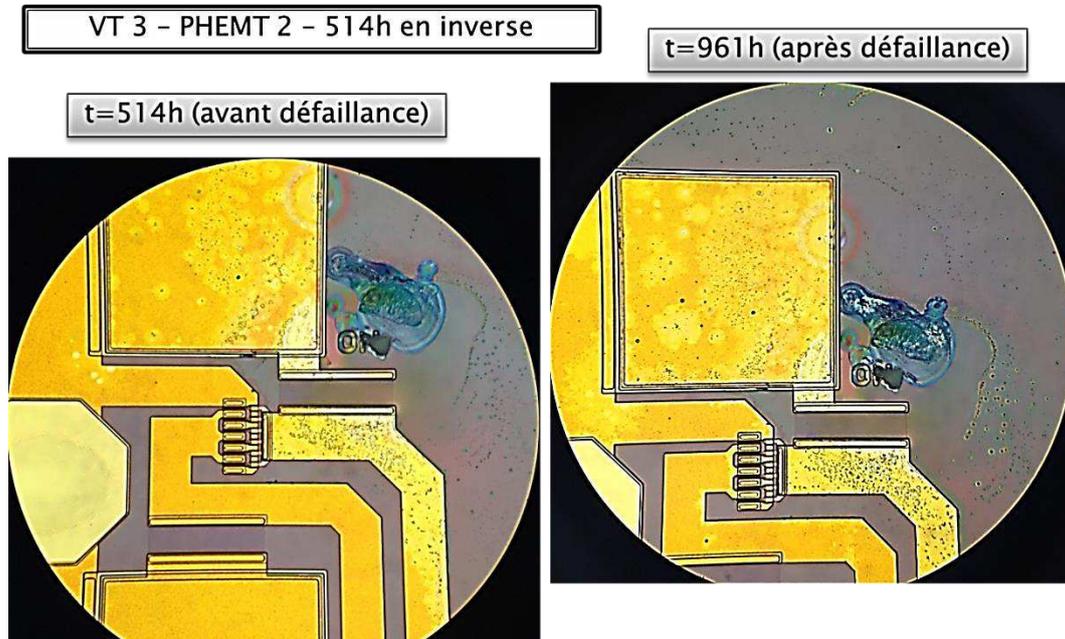


Figure 95 : Observations optiques du VT 3 - T2 sans dam-and-fill avant et après défaillance. La défaillance a eu lieu lors de la relance des tests après la mesure de reprise n°2 à t=514h.

Cas ii : Les TCV5-T1 et TCV5-T2 (avec dam-and-fill) ont une signature électrique similaire à celle de TCVs d'un lot différent, de technologie identique, non encapsulés ayant subi des conditions de vieillissement identiques jusqu'à défaillance à 680 heures (cas du TCV-BX3). Une analyse physique après isolation des éléments du circuit a montré que la défaillance électrique était uniquement provoquée par le PHEMT. La simulation sous ADS de modifications importantes de différents éléments du transistor (court-circuit, circuit ouvert, nombre de doigts de grille) n'a pas permis de retrouver la même signature électrique. Le ou les mécanismes de défaillance n'ont donc pas conduit à une modification aussi franche de la structure du transistor.

Les TCVs encapsulés (TCV5-T1 : fuite à partir de 643 heures puis défaillance à 776 heures ; TCV5-T2 : fuite à partir de 691 heures puis défaillance à 724 heures) et le TCV-BX3 non encapsulé (fuite à partir de 672 heures, puis défaillance à 686 heures au cours d'une série de tests précédente à cette étude) présente des temps à défaillance identiques ; ceci indique que l'encapsulation n'influe pas sur le mécanisme de défaillance incriminé dans les cas en question.

D'après ces deux résultats, signature électrique et temps à la défaillance, il est probable que ce type de défaillance soit provoqué par des mécanismes de dégradation intrinsèques au PHEMT de la technologie du Fondeur B.

Après 1000 heures de tests en polarisation inverse, on dénombre :

- 2 PHEMTs sans encapsulation sur 2 défailants, avec la même signature électrique,

- 4 PHEMTs avec encapsulation sur 6 défaillants à la fin des tests, et les 6 après la dernière mesure de reprise, suite à la défaillance non expliquée par court-circuit grille-drain des TCV3-T2 et TCV4-T2 (*Cas iii*).

b. PHEMTs en polarisation nominale avec et sans encapsulation

La Figure 96 présente les résultats de l'analyse comparative entre files de tests des TCVs avec et sans encapsulation dam-and-fill en polarisation nominale. Il existe là aussi des similitudes entre les signatures électriques.

	SANS DAM & FILL	Suivi des courants	$I_D=f(V_{DS})$	$I_D=f(V_{GS})$	$I_G=f(V_{GS})$	
Cas i	VT19 T2 815h	815h -pics de fuite drain 40mA -grille nominale	1000h -Perte effet transistor -« grille virtuelle »	1000h CC I=I _{max}	1000h Fuite en direct	
	VT19 T1 1000h	1000h RAS	RAS	RAS	RAS	
Cas ii	TCV8 T1 832h	832h fuite drain 58mA	1000h -Perte effet transistor -« grille virtuelle » ?	1000h CC I=I _{max}	1000h RAS	Observations Remarques Signature électrique similaire avec et sans encapsulation
	TCV7 T1 189h	189h CC franc grille et drain	236h CC franc $R_{DS} \approx 3\Omega$	236h CC franc	236h $R \approx 2,1k\Omega$	CC G/D *cf. Partie II : signature identique TCV-PM2 (sans encapsulation) ► Corrosion de l'or de l'électrode supérieure d'un condensateur
Cas iii	TCV7 T2 1000h	616-1000h diminution I_D de 1mA	1000h CC franc $R_{DS} \approx 4\Omega$	1000h CC franc	1000h $R \approx 0,98k\Omega$	CC G/D ► Surcharge électrique ou Décharge électrostatique
	TCV8 T2 1000h	RAS jusqu'à 1000h	1000h CC franc $R_{DS} \approx 4\Omega$	1000h CC franc	1000h $R \approx 0,98k\Omega$	CC G/D ► Surcharge électrique ou Décharge électrostatique

Figure 96 : Résultats de la File 3 de tests des PHEMTs en débit, avec (rouge) et sans (bleu) dam-and-fill.

Cas i : Le VT19-T2 (sans dam-and-fill) et le TCV8-T1 (avec dam-and-fill) présentent une signature électrique identique, détectée sur le réseau de sortie $I_D(V_{DS})$. Plus précisément, il apparaît une commande du courant de drain par une « grille virtuelle », alors que la caractéristique Schottky grille-source ne montre aucune anomalie significative. Un exemple de ce type de signature électrique est donné sur la Figure 97 pour le TCV8-T1.

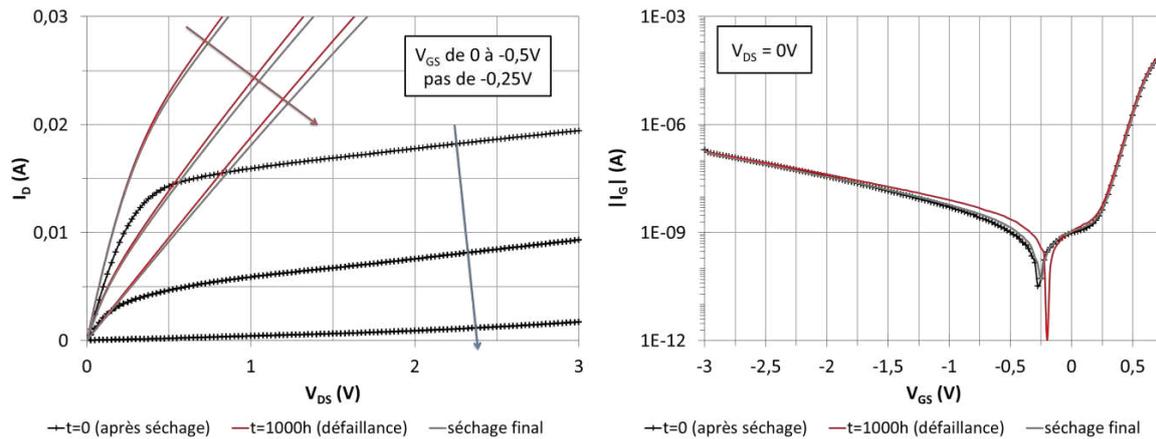


Figure 97 : Exemple de signature électrique nommée "grille virtuelle".
Caractéristiques électriques $I_D=f(V_{DS})$ à différents et $I_G=f(V_{GS})$ à $V_{DS}=0V$ du TCV8-T1.

Dans le cas du TCV8-T1, avant défaillance, les paramètres statiques du réseau de sortie nominaux étaient $R_{DS} \approx 20\Omega$ et $I_{DSS} \approx 19mA$. Après défaillance, ces paramètres sont devenus $R_{DS} \approx 15\Omega$ et $I_{DSS} \approx 70mA$.

Cette signature ne se retrouve jamais quand les transistors sont en vieillissement accéléré avec une polarisation inverse ou sans polarisation. C'est donc un mode de défaillance, et a fortiori un mécanisme associé, spécifique des conditions de polarisation nominale des transistors. De plus, la présence ou non d'une encapsulation n'a aucune influence sur le mécanisme en question puisque les temps à la défaillance des deux TCVs sont extrêmement proches.

Cas ii : Le TCV7-T1 a subi une défaillance relativement rapide (après 189 heures de test) mais aucun défaut n'a pu être mis en évidence. Seul un parallèle au niveau de la signature électrique a pu être effectué avec le TCV-BX2 sans dam-and-fill de la file de tests n°2 (voir Figure 74 à la page 114), mais les mécanismes ne semblent pas être identiques.

Après 1000 heures de tests, on dénombre :

- 1 PHEMT sans encapsulation défailant sur 2 transistors,
- 2 PHEMTs avec encapsulation défailants sur 4 transistors, et les 4 après la dernière mesure de reprise, suite à la défaillance par court-circuit grille-drain des TCV7-T2 et TCV8-T2 (**Cas iii**).

Dans tous les cas, la polarisation nominale est moins sévère que la polarisation inverse de grille, ce qui est conforme aux tests effectués précédemment sur les transistors de technologie identique.

c. Condensateurs SiN et SiN/SiO₂ avec et sans encapsulation

La Figure 98 est la représentation sur une échelle temporelle des principaux événements survenus au cours des tests des condensateurs SiN et SiN/SiO₂ sans dam-and-fill (en bleu dans la partie supérieure, au-dessus de la ligne) et avec dam-and-fill (partie inférieure, en-dessous de la ligne). Les mesures de reprise sont indiquées en noir. Les condensateurs sans dam-and-fill sont en bleu foncé dans les cas de défaillance par court-circuit et en bleu clair s'ils ont simplement présenté des fuites sans mener à la défaillance. Les condensateurs avec dam-and-fill apparaissent en rouge foncé dans les cas de défaillance et en rouge clair dans le cas de fuites sans court-circuit franc.

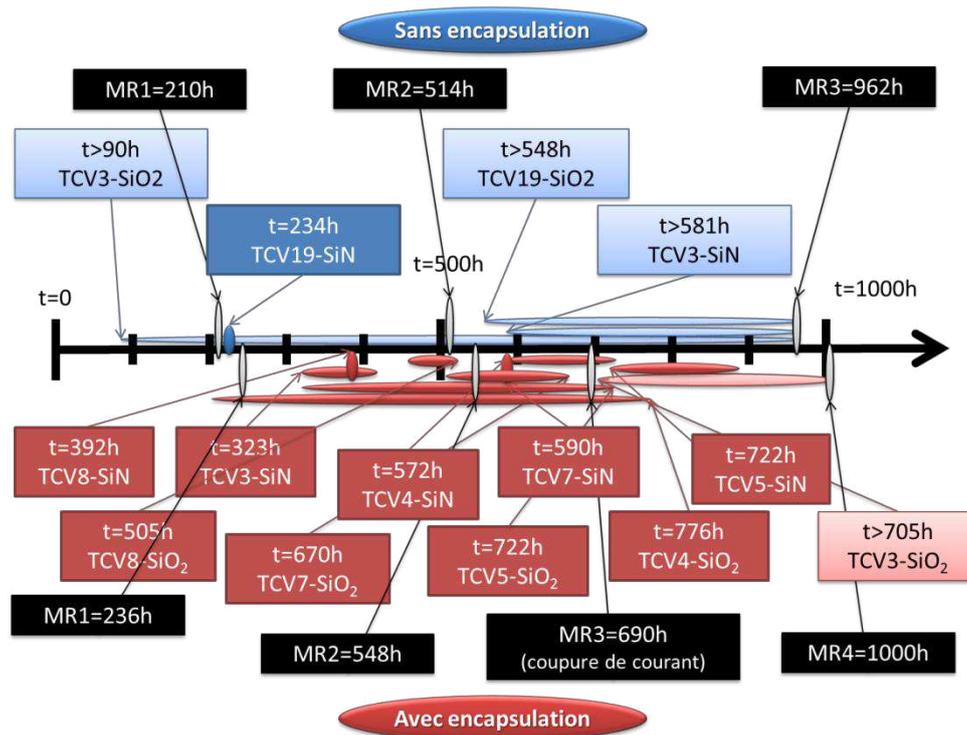


Figure 98 : Dégradations et défaillances au cours du vieillissement à 85°C/85%HR des condensateurs SiN et SiN/SiO₂ polarisés à 15V, avec (rouge) et sans encapsulation dam-and-fill (bleu).

La Figure 99 présente les résultats de l'analyse comparative des séries de tests pour les seuls condensateurs. Il apparaît des différences notables entre les files de tests avec et sans dam-and-fill.

Condensateurs SiN à 15V		Condensateurs SiN/SiO ₂ à 15V	
SANS DAM-AND-FILL	AVEC DAM-AND-FILL	SANS DAM-AND-FILL	AVEC DAM-AND-FILL
	TCV 3 – SiN	VT 3 – SiN/SiO ₂	TCV 3 – SiN/SiO ₂
	● 323h : pics fuite ● 334h : fuite permanente ● 410h : CC franc	● 67h : fuite temporaire ● 90h : fuite permanente maxi 1mA	● 410h : fuite réversible ● 705h : fuite permanente
	TCV 4 – SiN	VT 3 – SiN/SiO ₂	TCV 4 – SiN/SiO ₂
	● 572h : fuite ● 588h : CC franc	● 548h : fuite permanente maxi 0,5mA	● 173h : pics fuite ● 209h : fuite ● 776h : CC franc
TCV 5 – SiN	VT 19 – SiN/SiO ₂	TCV 5 – SiN/SiO ₂	
● 722h : fuite 7µA ● 818h : fuite ● 894h : CC franc	● 505h : fuite ● 670h : CC franc	● 319h : fuite ● 548–688h : CC réversible ● 722h : CC franc	
TCV 7 – SiN	TCV 7 – SiN/SiO ₂	TCV 7 – SiN/SiO ₂	
● 590h : fuite ● 728h : CC franc	● 505h : fuite ● 670h : CC franc	● 505h : fuite ● 670h : CC franc	
TCV 8 – SiN	TCV 8 – SiN/SiO ₂	TCV 8 – SiN/SiO ₂	
● 392h : CC franc	● 334h : pics fuite ● 460 puis 502h : fuite ● 505h : CC MR2	● 334h : pics fuite ● 460 puis 502h : fuite ● 505h : CC MR2	

Figure 99 : Résultats de la File de tests « Condensateurs » SiN et SiN/SiO₂ à 85°C/85%HR, polarisés à 15 V, avec (rouge) et sans (bleu) encapsulation dam-and-fill.

La tendance générale qui se dégage ici est que la quasi-totalité des condensateurs SiN et SiN/SiO₂ polarisés à 15V ont présenté des dégradations électriques plus ou moins importantes. Dans la majorité des cas, il s'agit de courts-circuits francs, parfois réversibles en phase de mesure de reprise ou après séchage final.

Les condensateurs non polarisés n'ont pas subi de dégradation électrique significative.

La Figure 100 permet de se rendre compte de l'étendue et de la vitesse de formation des défauts de surface de la passivation, d'une part entre 200 et 500 heures, sur le côté gauche du condensateur, et d'autre part entre 500 et 1000 heures pour le côté droit. Dans tous les cas, les défauts de passivation prennent naissance sur les bords du condensateur, puis se propagent de manière circulaire jusqu'à rupture complète de la passivation de la zone endommagée.

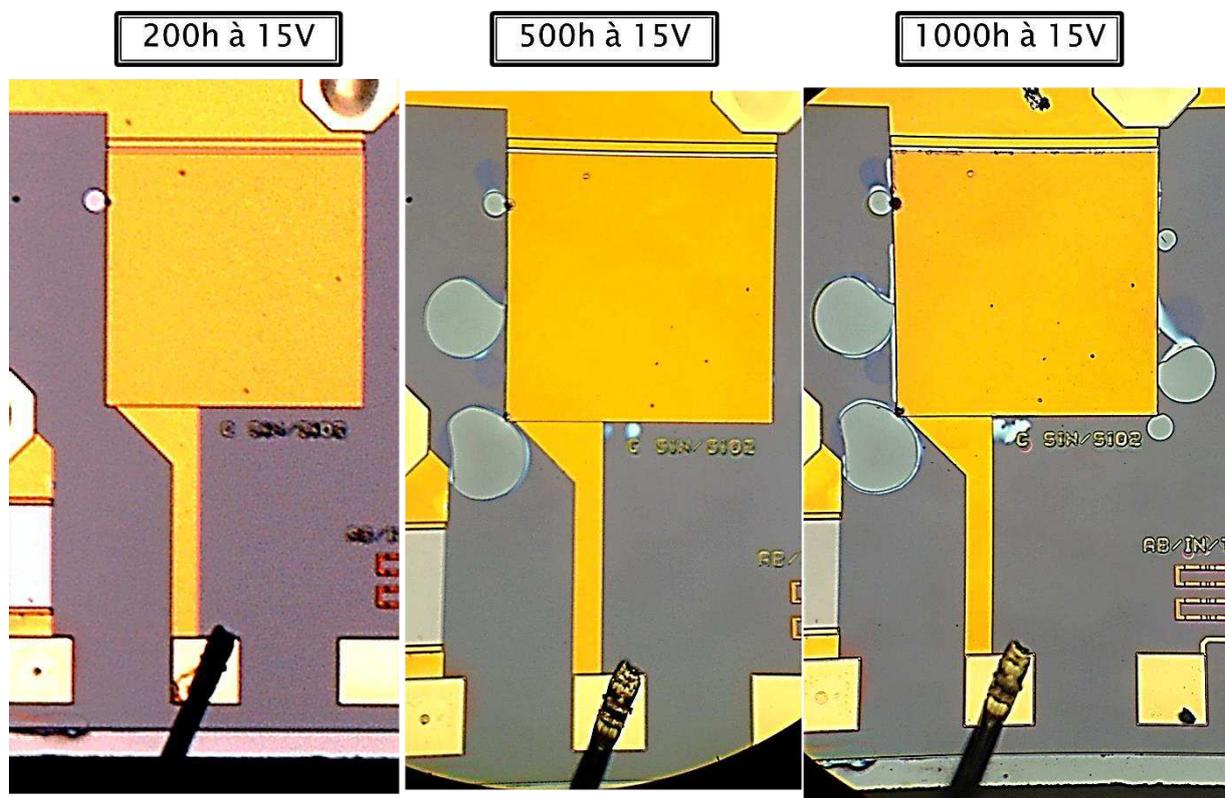


Figure 100 : VT 3 – condensateur SiN/SiO₂ polarisé à 15V, à différents instants du vieillissement à 85°C/85%HR.

Après 1000 heures de tests :

- avec encapsulation et une polarisation de 15V, 5 condensateurs SiN sur 5 et 4 condensateurs SiN/SiO₂ sur 5 ont subi des courts-circuits francs, avec dans certains cas des guérisons en phase de mesure de reprise ou après séchage final ;
- sans encapsulation et une polarisation de 15V, 1 condensateur SiN sur 2 a subi un court-circuit franc, alors qu'aucun condensateur SiN/SiO₂ sur 2 n'est défaillant malgré des fuites pour l'ensemble de ces éléments.

De ces résultats, il découle a priori un effet aggravant de la présence de la résine d'encapsulation dam-and-fill pour l'ensemble des condensateurs, tout comme c'est le cas pour les transistors, pour ce lot particulier de composants.

d. Lignes Jumelles avec et sans encapsulation

La Figure 101 est la représentation sur une échelle temporelle des principaux évènements survenus au niveau des lignes jumelles (LJ) pour les séries de tests sans encapsulation dam-and-fill (en bleu dans la partie supérieure, au-dessus de la ligne) et avec dam-and-fill (partie inférieure, en-dessous de la ligne). Les mesures de reprise sont aussi indiquées en noir. Les lignes jumelles sans dam-and-fill sont en bleu clair car ces motifs (m1 ou m2) ont simplement présenté des fuites sans mener à la défaillance. Les lignes jumelles avec dam-and-fill apparaissent en rouge foncé dans les cas de défaillance et en rouge clair dans le cas de fuites sans court-circuit franc.

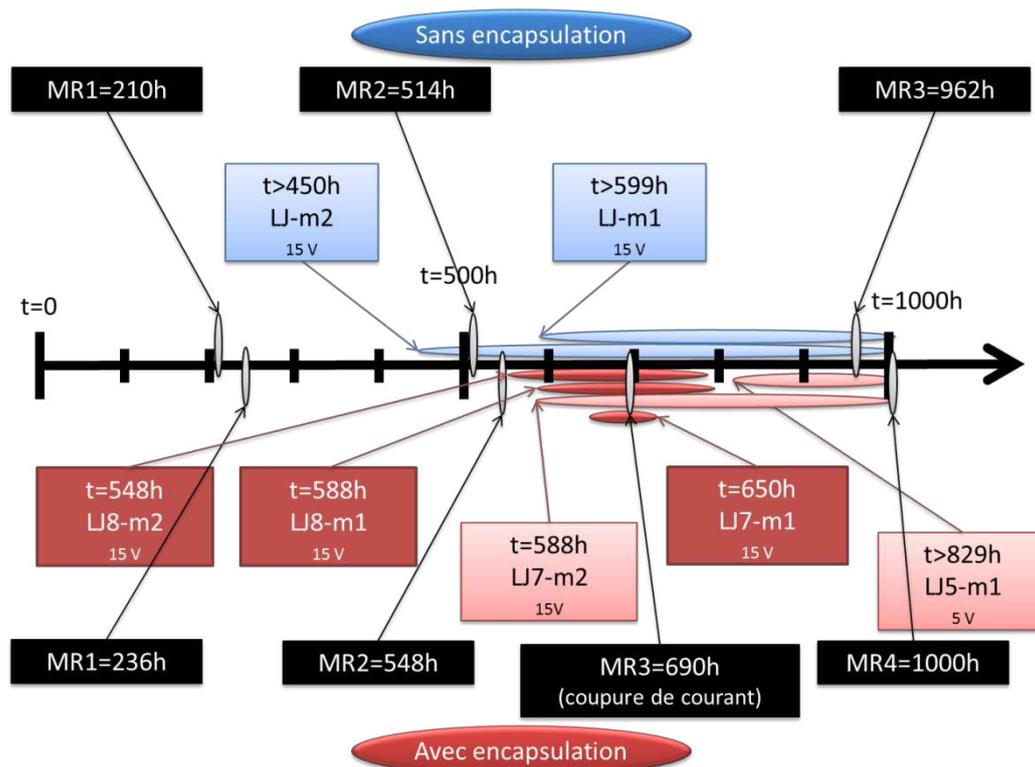


Figure 101 : Principaux événements durant les vieillissements à 85°C/85%HR des Lignes Jumelles avec (rouge) et sans encapsulation dam-and-fill (bleu), avec différentes contraintes électriques.

Après 1000 heures de tests :

- seul un motif encapsulé et polarisé à 5V (champ de 17kV/cm) a présenté des fuites significatives au niveau de l'isolation entre les lignes après 829 heures de tests. Les autres motifs non encapsulés (2 motifs à 0V, 4 motifs à 1V et 4 motifs à 5V) n'ont pas présenté de dégradation.
- pour une polarisation de 15V entre les lignes (champ de 50kV/cm), toutes les lignes jumelles, avec encapsulation (4 motifs sur 4) et sans encapsulation (2 motifs sur 2), ont subi des dégradations de l'isolation entre les lignes, avec des fuites apparaissant aux alentours de 500 heures.

Ces résultats montrent l'importance de la contrainte électrique durant ces tests de chaleur humide. Dès 5V, des mécanismes de dégradation peuvent se mettre en place en moins de 1000 heures à 85°C/85%HR, se traduisant par des fuites de plus en plus importantes au fur et à mesure du temps de vieillissement.

La Figure 102 représente les résultats de l'analyse comparative entre les séries de tests, marqués par des différences notables liées à la présence ou non d'une encapsulation dam-and-fill.

SANS DAM & FILL	DDP (champ électrique)	Suivi des courants	Caractéristique I=f(U)
LJ Motif 1 599h	15 V (50 kV/cm)	599h : début fuite 70µA max	Augmentation progressive résistance jusqu'à 250nA @ 15V
LJ Motif 2 450h	15 V (50 kV/cm)	450h : début fuite 1,5mA max	Augmentation progressive résistance jusqu'à 40nA @ 15V
AVEC DAM & FILL	DDP (champ électrique)	Suivi des courants	Caractéristique I=f(U)
LJ5 Motif 1 1000h	5 V (17 kV/cm)	829h : pics 110 µA 920h : fuite 200µA 971h : fuite 80µA	1000h R = 12kΩ
LJ5 Motif 2 1000h	5 V (17 kV/cm)	RAS	RAS
LJ6 Motif 1 1000h	5 V (17 kV/cm)	548-651h : pics +60µA et -50µA	RAS
LJ6 Motif 2 1000h	5 V (17 kV/cm)	RAS	Légère évolution résistance isolation
LJ7 Motif 1 724h	15 V (50 kV/cm)	650h : CC réversible 688h : fuite 724h : <u>CC franc</u>	690h : fuite 1000h : <u>CC franc</u>
LJ7 Motif 2 1000h	15 V (50 kV/cm)	588 -1000h : fuite 2mA max	>690h : fuites et <u>CC réversible</u>
LJ8 Motif 1 800h	15 V (50 kV/cm)	588 -734h : fuite 800h : <u>CC franc</u>	548 et 690h : CC pour U > 12V 1000h : <u>CC franc</u>
LJ8 Motif 2 798h	15 V (50 kV/cm)	548h : CC réversible 688/734h : fuites 798h : <u>CC franc</u>	1000h : <u>CC franc</u>

Figure 102 : Résultats de la File de tests « Lignes Jumelles » à 85°C/85%HR, polarisées à 5 ou 15 V, avec (rouge) et sans (bleu) encapsulation dam-and-fill.

Comme pour les condensateurs, la présence de résine dam-and-fill paraît, d'une part, ne pas avoir retardé l'apparition de fuites et, d'autre part, avoir aggravé les dégradations électriques puisque les courts-circuits francs détectés après 1000 heures de vieillissement sont beaucoup plus nombreux en présence de résine dam-and-fill.

Cette remarque est corroborée par le tracé de l'évolution de la résistance de l'isolation entre les lignes jumelles en cours de vieillissement en Figure 103. Les deux courbes en pointillés noirs (L1m1 et L1m2) sont les motifs lignes jumelles témoins, stockés à l'air ambiant, et qui ne montrent que des variations inférieures à 10% durant les tests. Les courbes en traits continus de couleur correspondent aux lignes jumelles avec encapsulation dam-and-fill (bleu : 0V ; vert : 1V ; orange : 5V ; rouge : 15V). Les deux courbes en traits continus noirs sont les lignes jumelles sans encapsulation polarisées à 15V.

Il n'apparaît pas d'influence significative du champ électrique. La diminution de la résistance peut être interprétée comme la manifestation de la pénétration d'humidité dans l'isolant (passivation SiN et diélectrique SiO₂). L'eau, et les contaminants ioniques qu'elle contient, forment un électrolyte qui augmente peu à peu sa conductivité et entraîne des réactions de corrosion. Cette hypothèse est confirmée par une guérison quasi complète après un séchage final de 48 heures à 125°C. On constate donc que la résine d'encapsulation joue un rôle protecteur globalement peu efficace : seuls 4 motifs sur 14 présentent une pente plus faible de la diminution de la résistance d'isolation. Mais cela pourrait tout aussi bien être attribué à une meilleure tenue de la passivation qu'à un effet retardateur de l'encapsulation dam-and-fill.

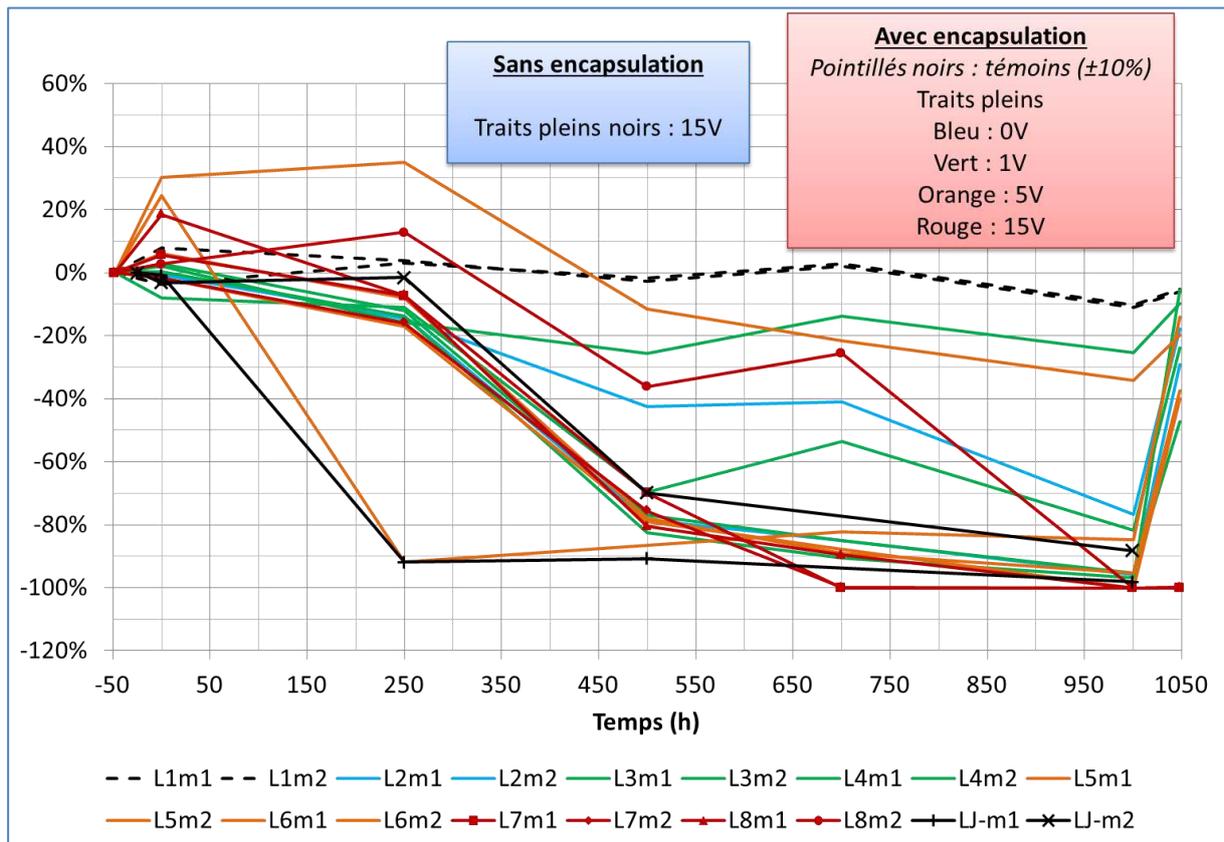


Figure 103 : Variation relative de la résistance de l'isolation (calculée par régression linéaire entre 4 et 8 V) entre lignes jumelles, avec encapsulation (traits pleins) et sans encapsulation dam-and-fill (pointillés).

Comme le montre la Figure 104, le motif passivé (à gauche sur l'observation optique) présente un défaut apparent du type rupture de la passivation, comme le prouve le morceau circulaire de passivation retourné et correspondant à une zone portant une gravure (zone indiquée par « rupture passivation » sur cette image). De plus, on peut s'intéresser au motif non passivé et non polarisé durant les tests à 85°C/85%HR qui présente des piqûres de corrosion, certainement à la surface du substrat GaAs sous le diélectrique SiO₂. On peut aussi noter la présence de larges défauts entre les lignes métallisées qui pourraient être attribués à de la corrosion galvanique de la métallisation Ti/Pt/Au des pistes ou du substrat GaAs lui-même entre les lignes jumelles.

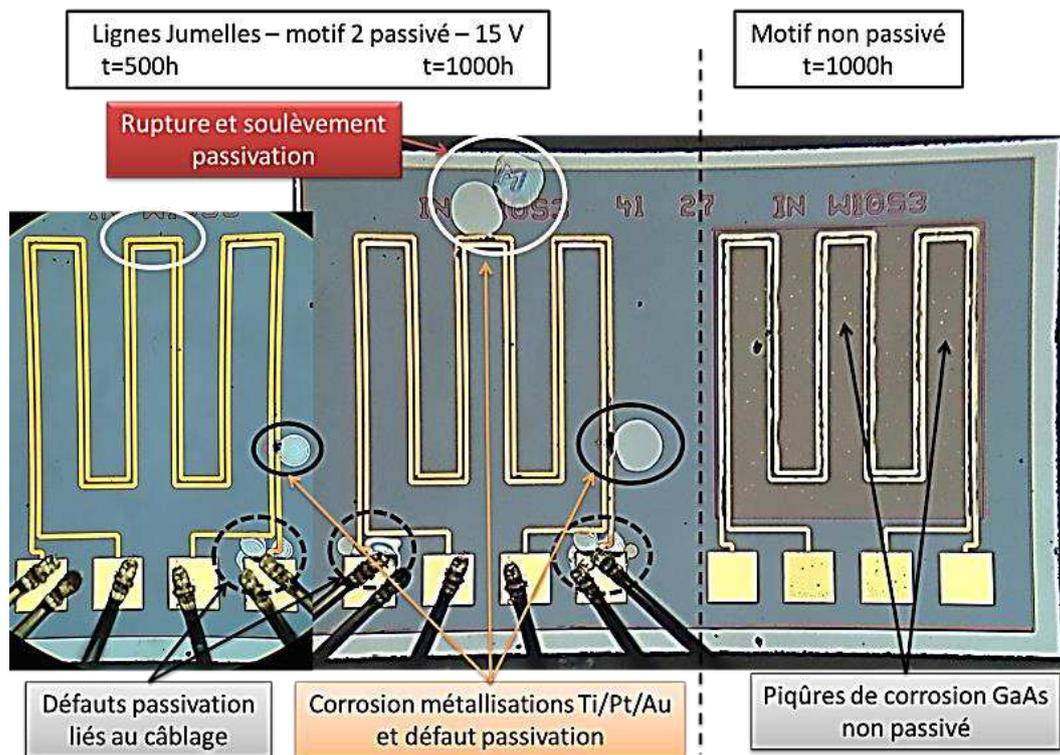


Figure 104 : Lignes Jumelles – motif 2 – VT sans encapsulation.
 A gauche, et au centre, le même motif passivé après 500 et 1000 heures de test à 85°C/85%HR sous 15V.
 A droite, le motif non passivé et non câblé sur le même VT, après 1000 heures de test.

Tous ces éléments montrent l'importance d'une bonne qualité de la passivation. La passivation est soumise à des contraintes thermomécaniques lors des étapes de fabrication des véhicules de test. Le report des fils de câblage a fragilisé la passivation du côté des doubles connexions (Figure 104). Cela montre l'impact des contraintes résiduelles dans la passivation.

2) Conclusions et recommandations

a. Conclusions sur les effets de la polarisation et de l'encapsulation dam-and-fill

Les résultats montrent sans équivoque que les conditions de polarisation et la présence d'une encapsulation dam-and-fill influent sur le mode de défaillance électrique des transistors sous contrainte électrique.

La polarisation inverse de grille est une contrainte électrique plus sévère que la polarisation nominale. En débit, les contraintes de polarisation génèrent des champs électriques entre drain et source, grille et source et grille et drain. De plus, le léger échauffement local peut éventuellement limiter la condensation locale au niveau du transistor. En polarisation inverse, le champ électrique est généré seulement entre grille et source et le transistor ne dissipe pas de chaleur.

Concernant l'effet de l'encapsulation par une résine époxyde chargée silice déposée selon le procédé dam-and-fill, les résultats paraissent être défavorables. En effet, pour tous les composants étudiés (transistors, condensateurs et lignes jumelles) la présence d'une encapsulation dam-and-fill a tendance d'une part, à ne pas éviter ni même retarder l'apparition de fuites électriques, et d'autre part à aggraver ces dégradations, au point de mener à des défaillances dans la majorité des cas. Ces

résultats sont à pondérer par la taille de l'échantillonnage de chaque file de test, notamment sans encapsulation.

On peut noter une certaine cohérence sur les signatures électriques des dégradations identifiées lors de ce test avec celles identifiées sur un autre lot de la même technologie et publiés dans *Ben Naceur, et al.* (66). Il faut aussi relever que les défauts physiques observés à la surface sont ici plus nombreux et de dimensions relativement plus importantes. Il en découle une interrogation sur un effet de lot de test qui serait relatif à la qualité de la passivation. On peut supposer que ce lot de TCV-BY possède une passivation de moindre qualité.

En conclusion, les éléments les plus critiques sont la qualité de la passivation, la relative fragilité des condensateurs SiN par rapport aux autres éléments du circuit, et l'aggravation des dégradations électriques en présence d'une encapsulation plastique. La technologie d'encapsulation par cette résine dam-and-fill n'est donc pas une solution de protection efficace pour ce lot. On peut supposer que cela est causé par un effet de confinement de l'humidité et de l'eau condensée aux interfaces, notamment au niveau de la passivation.

b. Recommandations pour une utilisation en ambiance humide

Grâce à l'ensemble de ces résultats, plusieurs recommandations peuvent être proposées.

- Lors des tests de vieillissement :
 - optimiser la conception des véhicules de test, notamment la répartition des champs électriques au niveau du PCB ;
 - optimiser tout autant le choix des contraintes de polarisation que celui du TCV ou MMIC, pour que l'ensemble soit représentatif d'une utilisation réelle ;
 - prendre beaucoup de précautions durant les phases d'arrêt et de relance de la contrainte électrique, afin d'éviter des surcharges électriques ;
 - concevoir et introduire dans le véhicule de test, des structures élémentaires dédiées à la détection des mécanismes induits par une ambiance humide afin d'en extraire des lois de dégradation.
- Lors de la vie opérationnelle :
 - optimiser, dès la conception des circuits, la répartition des champs électriques au niveau du MMIC et du PCB ;
 - limiter les sources de contamination ionique. Par exemple, la dégradation des métallisations Au par les ions chlorure est une réaction auto-catalytique, en présence d'eau et d'un champ électrique ;
 - bien nettoyer les surfaces, notamment au niveau des interfaces entre la résine d'encapsulation et la passivation du MMIC. Meilleure est l'adhérence, meilleure est la fiabilité de la protection ;
 - éviter si possible l'utilisation de la colle argent dans le procédé de report, car l'argent est facilement soluble et très mobile, donc très sensible à la migration électrochimique. Les colles à base d'or sont une solution de remplacement. Si l'utilisation de colle argent ne peut être évitée, vérifier l'absence de résidus, épanchements au niveau des zones où un champ électrique est présent. En particulier, les espaces entre lignes d'accès des PCBs et entre

plages de câblage, la remontée de colle sur les bords des MMICs, et tous les niveaux de condensateurs de découplage sont critiques ;

- tenir compte des contraintes générées lors des étapes de câblage (fils de câblage), qui sont susceptibles d'induire une fragilisation locale de la passivation.

3) Nouvelle approche dans l'analyse de défaillance de MMICs encapsulés

L'analyse de défaillances des composants électroniques est un domaine majeur de l'électronique, car elle permet à la fois de déterminer les causes de défaillances des systèmes mais aussi d'aider à l'amélioration de leur fiabilité. Elle nécessite l'utilisation de techniques avancées de localisation de défauts en privilégiant les techniques non destructives pour optimiser les chances de réussite de l'analyse. L'ensemble des méthodes de préparation d'échantillons, ainsi que les principales techniques de localisation et d'observation de défauts sont présentés dans la thèse d'A. Aubert (67).

Le travail d'analyse de défaillance proposé dans ces travaux reposait essentiellement sur des caractérisations électriques statiques. Ajouté à cela, des observations de surface en optique et au MEB, ainsi que des gravures ioniques focalisées au FIB ont été réalisées. Sans obstacle à des analyses de surface, toutes ces techniques ont permis de proposer un certain nombre de modes et mécanismes de défaillances. La présence d'une encapsulation, notamment plastique, empêche l'observation en surface et donc a priori une analyse approfondie. Les méthodes classiquement utilisées ont été présentées à la fin du Chapitre I de cette thèse.

La plupart des matériaux semi-conducteurs pour l'électronique, par exemple le silicium (Si), le carbure de silicium (SiC), l'arséniure de gallium (GaAs) et le nitrure de gallium (GaN) sont transparents aux longueurs d'onde de l'infrarouge proche (68), c'est-à-dire entre 3 et 5 micromètres (μm). C'est aussi le cas des couches de passivation ou diélectriques, comme le nitrure de silicium (SiN_x) et l'oxyde de silicium (SiO_x). En effet, dans ces zones de transparence, l'absorption est dominée par les impuretés et les imperfections du réseau cristallin. Grâce à cette propriété de transparence, des techniques innovantes de localisation optique de défaut peuvent être envisagées(69). Après une première étape de préparation par la face arrière, des observations et localisations de défauts ont pu être réalisées avec succès, de manière rapide, non destructrice et précise.

a. Présentation de la Thermographie Infrarouge

Une des techniques non destructives de localisation de défauts est la détection de points chauds par thermographie infrarouge (IR), telle que décrite par *Carisetti, et al.* (70). Lorsqu'un composant dissipe une certaine puissance, il en résulte une augmentation de la température par effet Joule, qui, lorsqu'elle est très localisée, est appelée point chaud. La puissance locale dissipée peut aussi être liée à des fuites de courants provoquées par des défauts et, dans ce cas, le point chaud correspond à la zone de défaut, dont la taille peut être de l'ordre du micromètre carré. Une diminution de la distance entre la caméra thermique et la surface du composant permet d'améliorer cette résolution. La zone de défaut est au contraire élargie lorsqu'un boîtier est présent, à cause de l'augmentation de la distance de travail et des effets de dissipation dans les matériaux intermédiaires.

La détection de points chauds a été initialement développée à l'aide de la technique à cristaux liquides, et optimisée par la technique de fluorescence FMI (*Fluorescent Microthermal Imaging*). La thermographie IR n'est apparue dans ce domaine que très récemment sur les circuits intégrés. Suite

au développement d'outils de la microscopie infrarouge, notamment par l'amélioration des détecteurs, les gains en résolution spatiale permettent actuellement une analyse suffisamment fine des défauts.

Une fois le point chaud localisé, d'autres techniques non destructives peuvent être utilisées selon le type de défaut suspecté. On peut citer la radiographie X pour l'observation de zone de fusion dans les boîtiers ou la tomographie acoustique pour la recherche de fissures ou vides. Dans le cas général, les techniques destructives comme l'effeuillage, les micro-sections par polissage ou coupes localisées par FIB sont nécessaires pour l'observation par microscopie optique et électronique. Lorsque cela est possible, l'identification des défauts est finalisée par une analyse de surface, comme par exemple par EDS (*Energy Dispersive Spectrometry*). Toutes ces étapes ont pour objectif d'identifier le mécanisme de défaillance et d'en déterminer l'origine physique.

L'approche proposée dans le cadre de l'analyse de défaillances des composants testés est présentée dans la Figure 105.

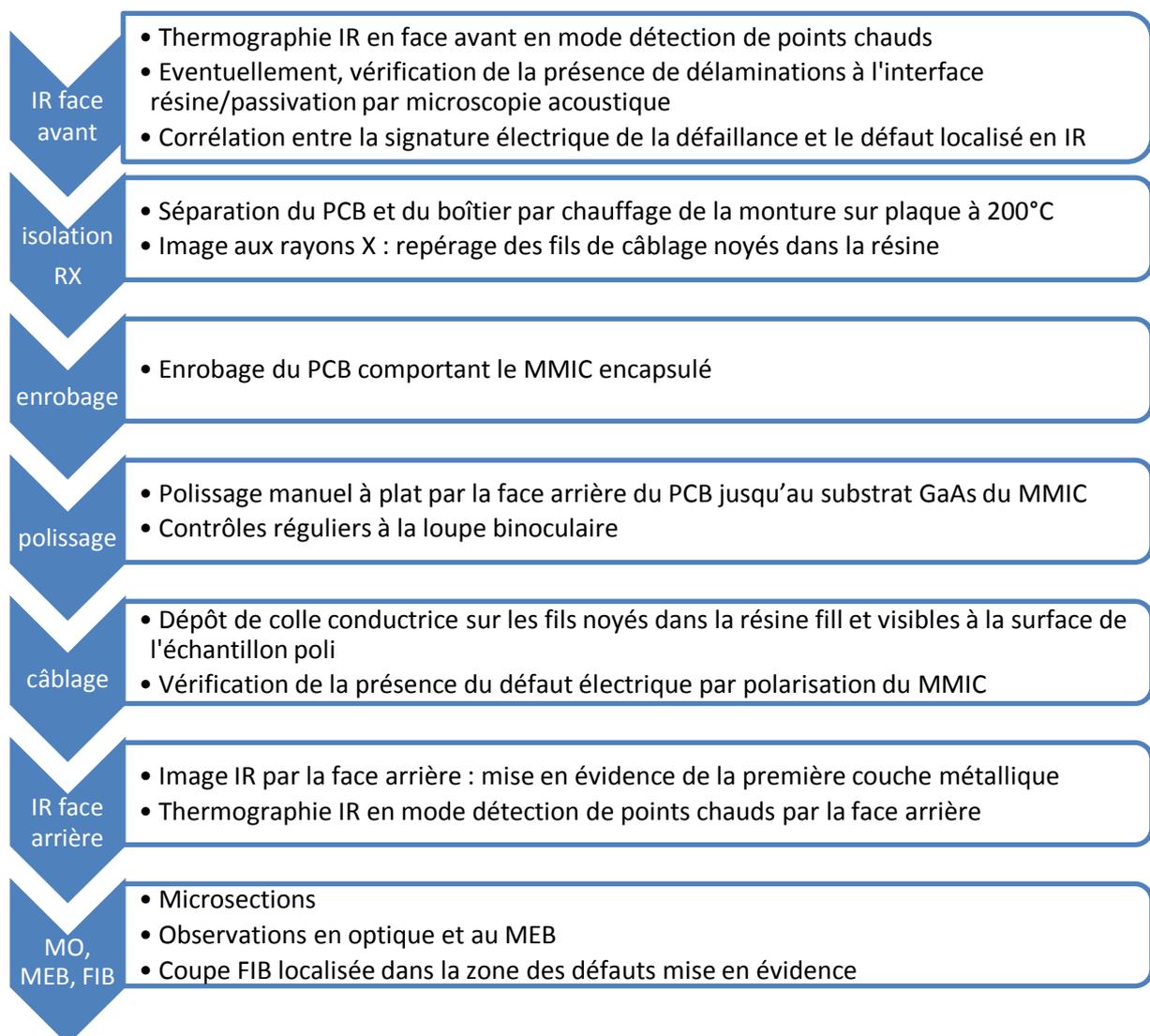


Figure 105 : Méthodologie proposée dans le cadre de l'analyse par la face arrière de la défaillance de MMICs encapsulés. Ces analyses ont été mises en œuvre au LATPI/Thales R&T à Palaiseau.

La méthode proposée combine thermographie infrarouge avec la méthode du point chaud et l'analyse aux rayons X pour localiser dans un premier temps le défaut par la face avant, malgré la présence du matériau d'encapsulation. Ensuite, une approche par la face arrière du boîtier et du composant est réalisée par polissage mécanique et finition à la pâte diamantée. Si l'épaisseur restante de substrat GaAs est assez fine, des micro-sections par FIB et des analyses par microscopie électronique (MEB) peuvent être envisagées au niveau de la zone responsable de la défaillance. L'avantage est qu'on ne touche pas à la surface du composant et qu'on ne détruit donc pas le défaut, par exemple dans le cas de dendrites très fragiles, ce qui permet d'observer des défauts présents aussi bien à l'interface puce-boîtier que sous la surface du composant. De plus, cette méthodologie est applicable à n'importe quel type d'encapsulation plastique et pour la plupart des substrats utilisés en micro-électronique.

Cette méthodologie est peu commune à l'heure actuelle du fait de l'appareillage spécifique utilisé et de la complexité de sa mise en œuvre. En effet, il faut être en mesure de séparer le PCB de son support métallique, le cas échéant un fraisage peut être nécessaire. Il faut aussi pouvoir récupérer les fils de câblage après le polissage en face arrière afin d'assurer l'alimentation électrique du composant. Si ces difficultés sont levées, cette méthode a pour avantages de ne pas détruire les défauts à la surface du MMIC et de visualiser des défauts normalement non visibles par une approche en face avant. Un autre point positif est que le temps global de la préparation en face arrière aux analyses IR est d'environ une heure pour un composant encapsulé. On ne considère pas le temps d'enrobage qui est de 24 heures. Enfin des analyses au MEB et FIB peuvent prendre jusqu'à une journée entière selon la difficulté de la mise en œuvre.

Des résultats d'essais préliminaires sont présentés par la suite. Un TCV-BY du Fondeur B, encapsulé et non vieilli, a servi de véhicule de test (témoin de la file de tests n°3). Cette étude de faisabilité a été effectuée à Thales R&T-LATPI à Palaiseau sur le banc de caractérisation infrarouge présenté sur la Figure 106.

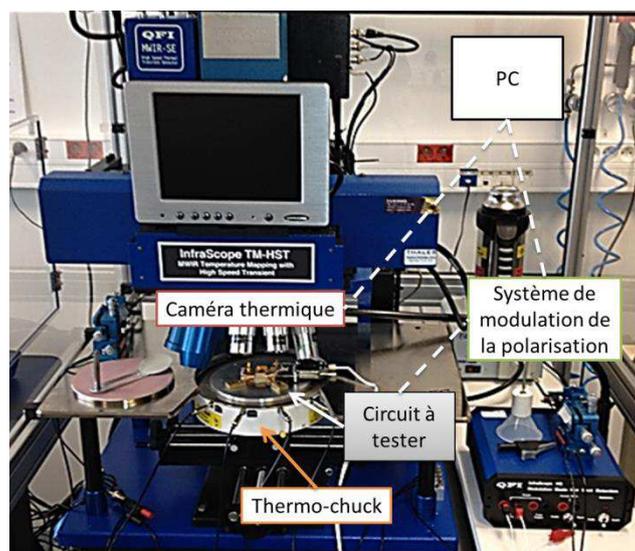


Figure 106 : Banc d'analyse infrarouge de l'InfraScope III de Quantum Focus Instruments Corporation (QFI).

Le détecteur est une matrice en Indium-Antimoine (InSb) de 512x512 pixels, et permet d'atteindre dans les meilleures conditions une résolution spatiale de 1,9 μm , avec un grossissement de 20. La

thermographie classique va de 2 à 14 μm . Pour l'Infrascopie III de QFI, on s'intéresse à la bande 2 de l'infrarouge (MWIR *Medium Wavelength Infrared*), entre 3 et 5 μm .

b. Observation en face avant d'une puce encapsulée dam-and-fill

L'une des utilisations possibles d'un banc d'analyse infrarouge est la détection de point chaud, dont le principe repose sur la modulation de la polarisation du circuit à tester. Cela a pour effet de faire ressortir une zone chaude, en fonctionnement nominal ou en cas de défaillance du composant. Un logiciel quantifie ces mesures sous forme d'émission thermique qui s'obtient par différence de température entre l'image chaude (image du composant polarisé) et l'image froide (composant non polarisé). C'est le mode de détection synchrone de point chaud. Le Tableau 46 donne l'émissivité de quelques matériaux utilisés en microélectronique : substrats, métallisations et matériaux d'encapsulation.

Tableau 46 : Emissivité entre 0 et 100°C de matériaux présents dans les TCVs analysés (67).

Matériau	Emissivité (ϵ)
<i>Corps noir idéal</i>	1
Résine époxyde	0,95
Silice	0,8 – 0,9
Silicium (Si)	0,6 – 0,7
GaAs	0,55 – 0,7
GaN	0,5
Titane (Ti)	0,12 – 0,19
Aluminium (Al)	0,04 – 0,06
Platine (Pt)	0,05 – 0,1
Or (Au)	0,02 – 0,03
<i>Miroir parfait</i>	0

On appelle corps noir, un corps idéal absorbant l'intégralité des rayonnements qui lui parviennent (absence de réflexion et de transmission). Les rayonnements émis par un corps noir sont fonction uniquement de sa température et de la longueur d'onde. L'émissivité est un facteur de comparaison du corps réel et du corps noir. Dans le domaine d'observation du détecteur, une partie du rayonnement seulement est analysée. En effet, dans les longueurs d'onde 3-5 μm , les métaux se caractérisent en règle générale par un degré d'émission faible, et qui dépend fortement de la structure de la surface : ils apparaissent plutôt sombres sur les vues en thermographie infrarouge. Les matériaux à base organique (PCB, glob-top, dam-and-fill) ont des émissivités relativement élevées : ils réfléchissent la quasi-totalité du rayonnement infrarouge et apparaissent relativement claires.

La Figure 107 présente l'image en thermographie infrarouge en mode point chaud de la surface du PCB comportant le TCV encapsulé et sous contrainte électrique nominale. La présence du matériau d'encapsulation provoque un étalement relatif du point chaud du fait de la dissipation thermique. Les réglages des temps de modulation de la polarisation doivent se faire de manière très fine afin de voir apparaître le point chaud de la manière la plus précise possible.

Grâce aux propriétés de transparence de la résine d'encapsulation aux Rayons X, il est possible d'obtenir une image du circuit noyé dans la résine dam-and-fill. La résolution en RX permet de visualiser les pistes métalliques du PCB, les condensateurs de découplage au bord du MMIC, ainsi

que les fils de câblage. Il a donc fallu superposer à ces observations une vue optique d'un TCV-BY nu pour révéler la position des différents éléments du TCV.

Sur la Figure 107, la combinaison de ces images en RX et de vues optiques du TCV-BY a ainsi permis de localiser la source du point chaud : une zone centrée sur le transistor T1, et qui recouvre partiellement les circuits RC de stabilisation adjacents.

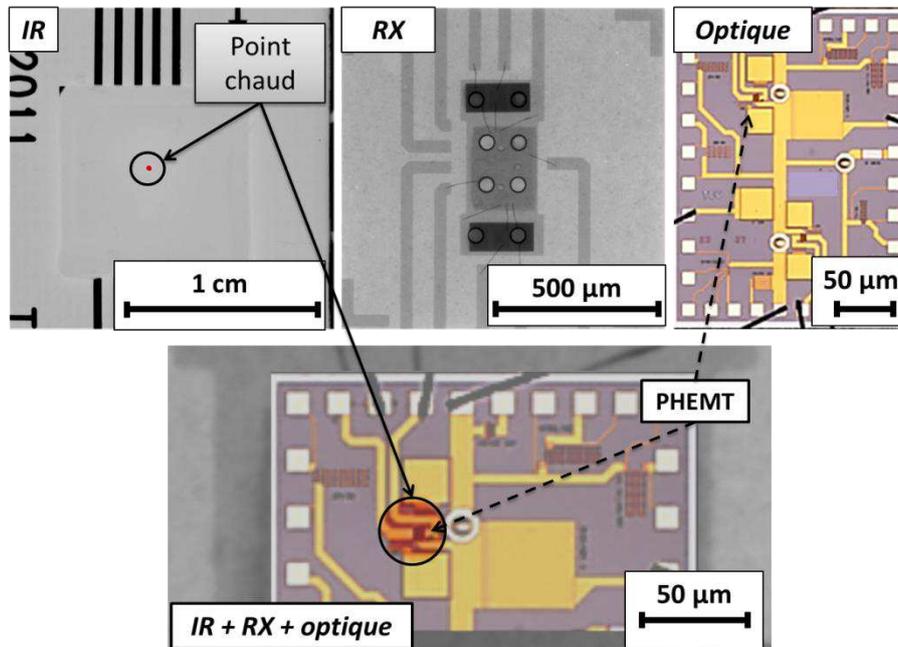


Figure 107 : Vues en face avant du TCV-BY encapsulé dam-adn-fill témoin de la file de tests n°3 En Thermographie infrarouge (IR) en mode point chaud, en Rayons X et en optique Superposition des trois vues en IR, optique et Rayons X (RX). Le transistor T1 est en fonctionnement nominal à $V_{DS}=3V$ et $V_{GS}=-0,25V$, avec $I_D=12mA$, i.e. une puissance totale dissipée de 36mW.

Par ailleurs, une autre donnée fournie par ce type d'analyse est qu'un PHEMT en fonctionnement nominal génère un point chaud dont la différence de température n'est que de $\Delta T=+1^\circ C$ au maximum entre la surface du composant et le reste de la structure. Autrement dit, la quasi-totalité de la dissipation thermique du transistor se fait par la face arrière du composant, grâce aux vias, au PCB, à la colle conductrice et à l'ensemble de la monture de test métallique sous-jacente.

Ainsi, le phénomène de dissipation de chaleur d'un transistor en polarisation nominale, qui aurait tendance à éviter la formation de condensation localisée d'humidité, a un effet très limité pour le type d'assemblage présenté dans cette étude.

La Figure 108 présente le cas d'un point chaud généré par le condensateur MIM SiN défailant. On remarque que l'étalement beaucoup plus prononcé du point chaud ne permet pas de localiser très précisément la position exacte du court-circuit. On peut toutefois s'avancer sur un court-circuit proche de la ligne d'accès de ce condensateur.

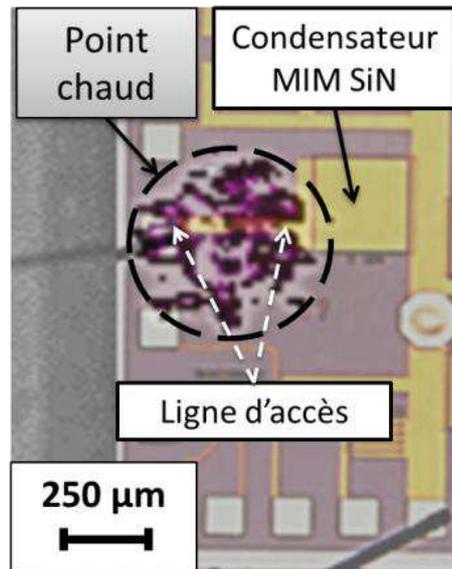


Figure 108 : Vue superposée en optique et en thermographie IR en mode lock-in qui permet de localiser la source du point chaud au niveau du condensateur MIM SiN défaillant.

c. Approche en face arrière d'une puce encapsulée dam-and-fill

D'après les analyses de la section précédente, l'approche par la face avant dans le cadre de l'analyse de défaillance de composants encapsulés par des résines organiques a montré ses limites. En effet, la résolution est de l'ordre de la taille du transistor complet. La localisation du défaut n'est donc pas suffisamment précise. Une approche par la face arrière du véhicule de test a donc été tentée. L'objectif principal est de se rapprocher le plus possible de la face arrière du composant, tout en limitant le temps de travail. Pour cela, il faut réussir à s'affranchir du boîtier d'abord, puis du PCB, car ce sont des éléments fortement dissipatifs de la chaleur et non transparents aux infrarouges.

Pour ce faire, le boîtier visible sur la Figure 109-a est partiellement démonté. Pour la fabrication des véhicules de tests, le PCB a été collé avec un adhésif dont la température de transition vitreuse est de l'ordre de 200°C. Le PCB a donc pu être désolidarisé du boîtier métallique à 200°C sur chauffelette. Une fois le PCB isolé, l'épaisseur restante est suffisamment fine et peu résistante pour être polie. L'ensemble a été enrobé dans une résine puis poli mécaniquement sur tapis, avec une finition à la pâte diamant par la face arrière du PCB jusqu'au niveau du MMIC GaAs, comme représenté sur la Figure 109-b. Par la suite, si l'on souhaite alimenter les éléments actifs ou passifs du TCV, une reconnaissance des fils de câblage noyés dans la résine est possible grâce aux images en RX.

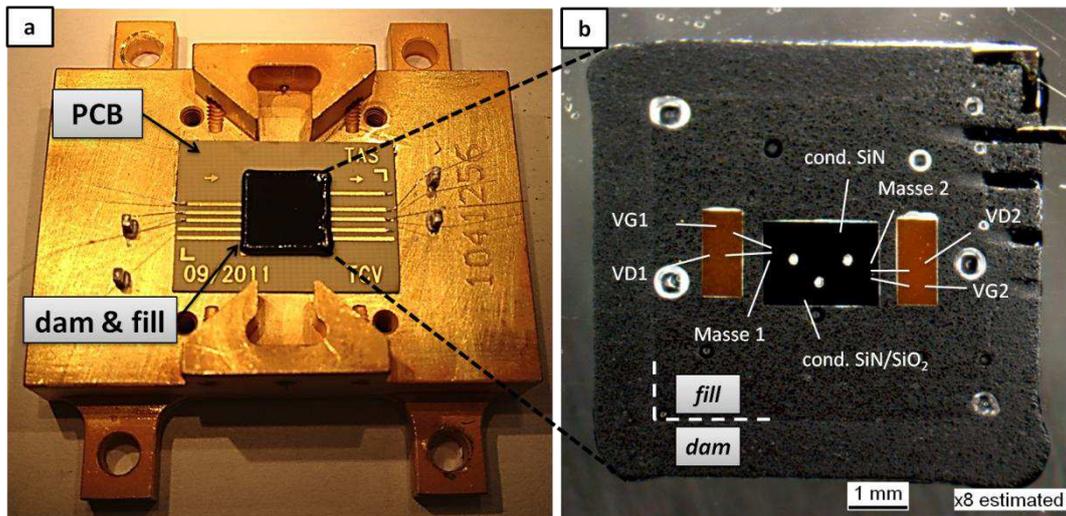


Figure 109 : a - Vue en optique d'une partie du véhicule de test avant décollement du PCB par chauffage à 200°C.
 b - Vue optique après polissage de la face arrière du TCV-BY encapsulé et correspondance des fils de câblage noyés dans la résine dam-and-fill.

L'arséniure de gallium (GaAs) étant transparent aux infrarouges, il est possible d'observer par réflexion infrarouge les premières couches métalliques du circuit rencontrées à la surface du substrat par la face arrière du TCV. Un faisceau infrarouge balaie la surface du composant et on récupère l'image réfléchiée par les premières couches métalliques rencontrées par le faisceau. Les images obtenues sont fournies sur la Figure 110 et ont été réalisées à température ambiante. La résolution obtenue est d'environ 1µm par cette technique.

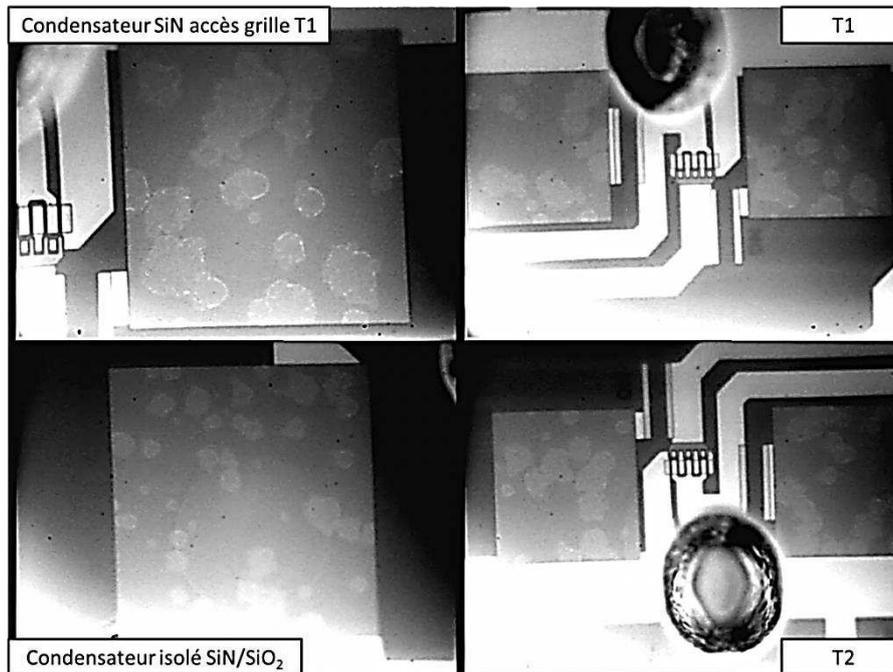


Figure 110 : Image en réflexion IR à travers le substrat GaAs des transistors (T1 et T2) et condensateurs (SiN et SiN/SiO₂) par la face arrière TCV-BY témoin de la file de tests n°3.

L'image en réflexion infrarouge par la face arrière du TCV témoin (non vieilli) a fourni des résultats inattendus. En effet, il apparaît de nombreuses « taches » de quelques dizaines de micromètres de diamètre environ, relativement circulaires et plus claires, au niveau de tous les

condensateurs SiN et SiN/SiO₂. Ces défauts se situent vraisemblablement à l'interface entre le substrat GaAs et la première couche métallique de titane (Ti) constituant l'électrode inférieure. Les moyens d'observation disponibles n'ont pas permis de mettre en évidence ce type de défaut au niveau des grilles des transistors (PHEMT) dont les dimensions sont beaucoup plus petites, et dont la première couche métallique est aussi du titane.

La première hypothèse est que cela pourrait être des artefacts créés lors de la préparation des composants avant analyse. Les étapes de chauffage à 200°C, d'enrobage ou encore de polissage génèrent des contraintes thermiques et mécaniques relativement importantes et peuvent créer des défauts (interdiffusion métallique ou fissures). La courte durée de ces contraintes, les similitudes de forme, de taille et de localisation de ces défauts à l'interface titane-GaAs, rendent peu probable cette première hypothèse. La deuxième hypothèse qui peut être faite est que ce matériau étranger est un résidu (matériau photorésistif mal nettoyé, rétention ou re-dépôt d'un métal) d'une étape précédente de fabrication du composant. La troisième hypothèse est que ces défauts sont le signe d'une dégradation physique et/ou chimique de l'interface, telle que l'oxydation du GaAs ou du titane. Seule une analyse approfondie permettrait d'apporter des éléments de réponse. On pourrait poursuivre l'amincissement du substrat, puis réaliser une coupe FIB au niveau de ce défaut. Des analyses EDX fourniraient alors la nature de ces défauts.

L'analyse de défaillance de ce transistor T1 du TCV-BY, témoin de la file de tests n°3, a ensuite été poursuivie. L'étape finale de cette analyse, consiste à alimenter un ou plusieurs éléments du circuit grâce à des pointes posées sur les fils de câblage noyés dans la résine, pour une observation de point chaud. La connexion électrique est réalisée par le dépôt d'une goutte de laque d'argent conductrice pour chaque fil.

La Figure 111 est un premier exemple d'observation de photoémission d'un PHEMT ($L_g=0,2\mu\text{m}$, $W_g=6\times 15\mu\text{m}$) en polarisation nominale. Avant le début de cette analyse, le transistor fonctionnel avait un courant drain-source nominal de 12mA à $V_{GS}=0\text{V}$ et $V_{DS}=3\text{V}$. Après la mise en œuvre du processus d'analyse décrit précédemment, ce courant a doublé et atteint 30mA dans les mêmes conditions de polarisation nominale. Cette dégradation électrique peut avoir été causée par le polissage de la face arrière ou plus vraisemblablement par une mauvaise prise de connexion électrique, après le dépôt de la laque d'argent qui a pu trop s'étaler à certains endroits. Néanmoins, on distingue clairement la photoémission localisée entre les doigts de source et de drain du transistor, générée par leur émission thermique en fonctionnement nominal ($V_{GS}=-0,25\text{V}$ et $V_{DS}=3\text{V}$).

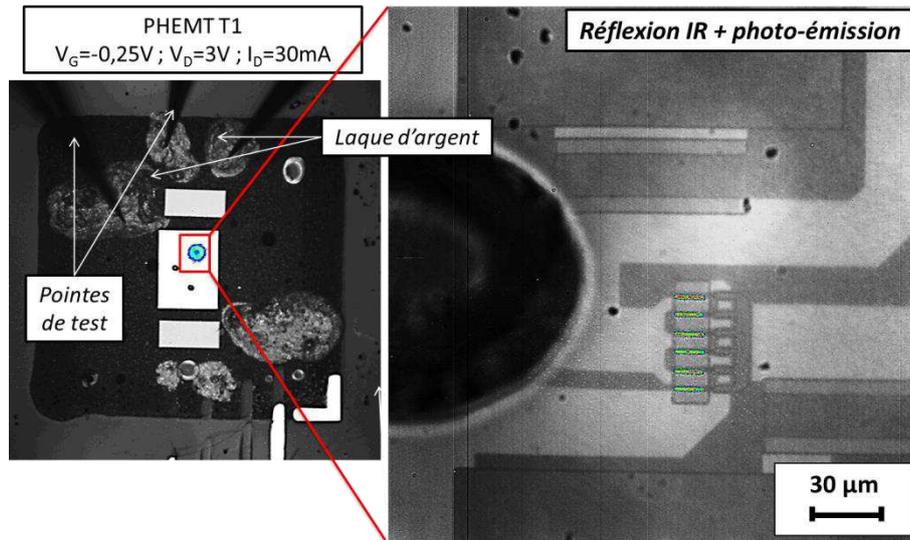


Figure 111 : Image de la photoémission, combinée à l'image en réflexion IR par la face arrière du TCV-BY témoin de la file de tests n°3. Le transistor T1 ($L_g=0,2\mu\text{m}$, $W_g=6\times 15\mu\text{m}$) est en fonctionnement nominal à $V_{DS}=3\text{V}$ et $V_{GS}=-0,25\text{V}$, avec $I_D=30\text{mA}$, i.e. une puissance totale dissipée de 90mW.

Sur ce même TCV-BY, le condensateur SiN isolé a subi une décharge électrostatique au cours d'un test électrique sur ce condensateur. La défaillance de ce condensateur se caractérise électriquement par un court-circuit franc de 15 ohms. Sur la Figure 112, le point chaud généré par ce court-circuit a pu être localisé de manière très précise en thermographie infrarouge en mode détection synchrone de point chaud, grâce à l'approche en face arrière. Le point chaud est localisé sur un bord du condensateur, du côté de la prise de connexion de l'électrode.

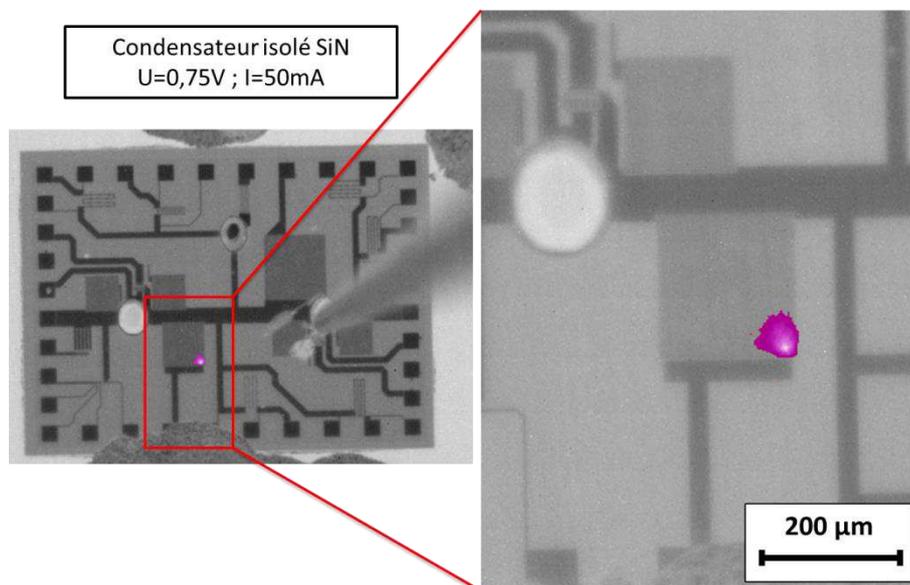


Figure 112 : Thermographie infrarouge en mode détection synchrone de point chaud, combinée à l'image infrarouge par la face arrière du TCV-BY témoin de la file de tests n°3. Mise en évidence d'un défaut (court-circuit provoqué par ESD) sur le condensateur SiN isolé.

Une nouvelle fois, le défaut mis en évidence par thermographie infrarouge a montré la récurrence des défauts au niveau des bords des condensateurs, quels que soient la méthode et les tests employés. Toutefois, il n'est pas possible de localiser le défaut dans la profondeur, d'où la

nécessité de poursuivre cette analyse de défaillance par des coupes métallographiques ou des coupes au FIB, suivies d'observations au MEB.

Les défauts présents à l'interface titane-substrat GaAs de l'électrode inférieure des condensateurs SiN et SiN/SiO₂ sont supposés être initialement présents sur tous les TCV-BY. Ils peuvent constituer des sites privilégiés d'amorce de dégradation et éventuellement de défaillance. Dans ce cas, cela pourrait expliquer la fragilité des condensateurs au cours des tests en humidité sous contrainte électrique, qui s'est traduite par un nombre important de défaillances avant la fin des 1000 heures de tests. Bien qu'aucune information n'ait été fournie par le fondeur, cela pourrait être propre à ce lot de composants du Fondeur B. Dans l'état actuel des analyses, cela ne peut pas constituer une remise en cause globale du procédé de fabrication B et ne peut pas être élargi à d'autres lots de composants.

d. Mise en œuvre de cette technique sur les TCV-BY et analyse des résultats

La méthode de préparation et d'analyses infrarouges présentée précédemment a été mise en œuvre sur l'ensemble des composants TCV-BY défaillants. Les résultats des observations en microscopie et thermographie infrarouge ont été résumés dans le Tableau 47.

Tableau 47 : Table de défaillances des TCV-BY

TCV-BY Avec dam&fill	Contrainte électrique	Défaut électrique	Microscopie IR Thermographie IR en face arrière	Mécanisme proposé
TCV3 T2	Inverse avec contrainte échelonnée	Court-circuit franc à la mesure de reprise 1000h	Larges défauts des PHEMTs, notamment les doigts de grille (taches noires)	Fissuration de la passivation et du métal de grille, puis électrodissolution du titane sous l'effet de la contrainte électrique.
TCV4 T2	Inverse avec contrainte échelonnée	Court-circuit franc à la mesure de reprise 1000h		
TCV5 T1	Inverse avec contrainte échelonnée	Fuite puis court-circuit franc 643-776h		
TCV7 T1	Nominale	Court-circuit franc 189h		
TCV7 T2	Nominale	Fuite courant de drain 616-1000h		
TCV8 T2	Nominale	Court-circuit franc à la mesure de reprise 1000h		
TVC 8 T1	Nominale	Fuite courant de drain Résistance parallèle drain-source 832h	Pont conducteur entre les plots de câblage drain et masse (similaire au cas du VT3-T1)	Electrodissolution de l'or du plot de câblage drain (non passivé). Migration électrochimique vers le plot de masse.
TCV 5 T2	Inverse avec contrainte échelonnée	Fuite puis court-circuit franc 691-724h	Absence d'échauffement du PHEMT. Point chaud sur résistance-série de la grille. Défaut sur un plot de câblage.	Défaut sur un condensateur ? Plot de câblage ?

Il est possible de distinguer trois cas de figure pour les défaillances des transistors stabilisés des TCV-BY :

- **Défauts des PHEMTs** : la Figure 113 représente les vues en microscopie infrarouge par la face arrière des 6 cas de transistors défaillants. Nous pouvons noter les similitudes importantes de ces défauts dans tous les cas, notamment leur emplacement par rapport au transistor, puisque ce sont les doigts côtés accès source, proche du via, qui semblent les plus dégradées. De plus, les taches noires sont vraisemblablement issues de la zone active et particulièrement des doigts de grille.

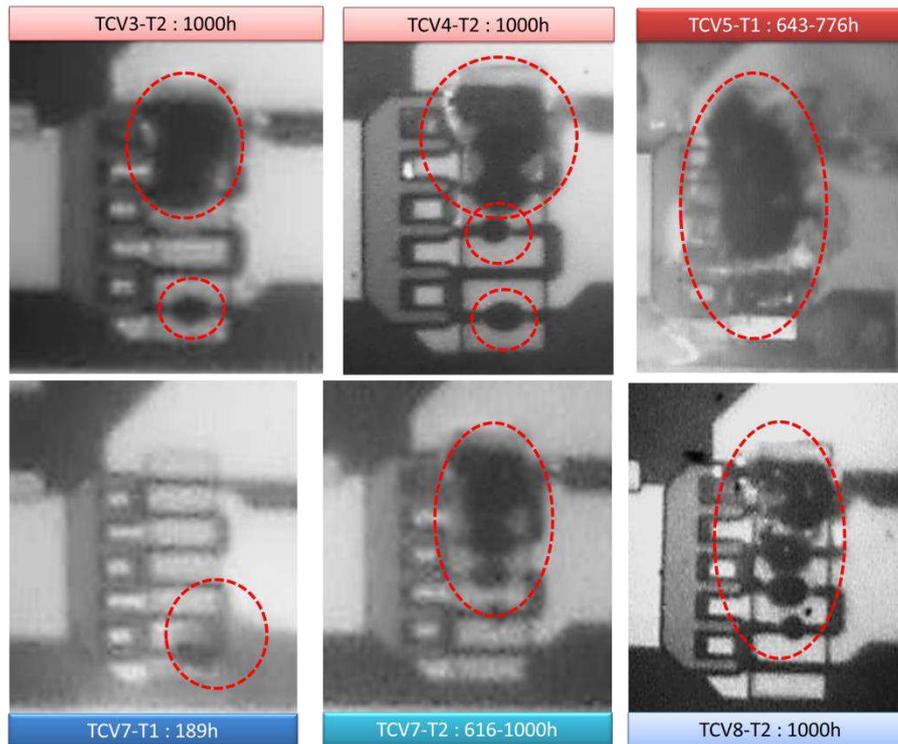


Figure 113 : Vue en réflexion IR des défauts des PHEMTs 6x15 μ m des TCV-BY.
 En haut (rouge) : PHEMTs en polarisation inverse grille-source.
 En bas (bleu) : PHEMTs en polarisation nominale.

- **Défaut des plots de câblage du MMIC** : la Figure 114 fait le parallèle entre le cas du VT3-T1 (non encapsulé, polarisation inverse grille-source) et le TCV8-T1 (encapsulé dam&fill, polarisation nominale). Bien que les signatures électriques des défaillances diffèrent, du fait de la différence de contrainte électrique appliquée au cours des tests à 85°C/85%HR, il est possible de mettre en évidence deux cas de migration électrochimique de la métallisation Ti/Pt/Au des plots de câblage. Dans les deux cas, le mécanisme est initié par l'infiltration d'humidité par le bord du TCV entre la passivation et le substrat GaAs. Une fois qu'un film continu d'eau s'est formé entre les plots, la contrainte électrique appliquée est suffisante pour engendrer l'électrodissolution de la couche inférieure de titane, métal le plus réactif, mais aussi éventuellement du platine et de l'or. La création d'un pont conducteur a provoqué un court-circuit grille-source pour le VT3-T1 et l'apparition d'une résistance en parallèle drain-source pour le TCV8-T1.

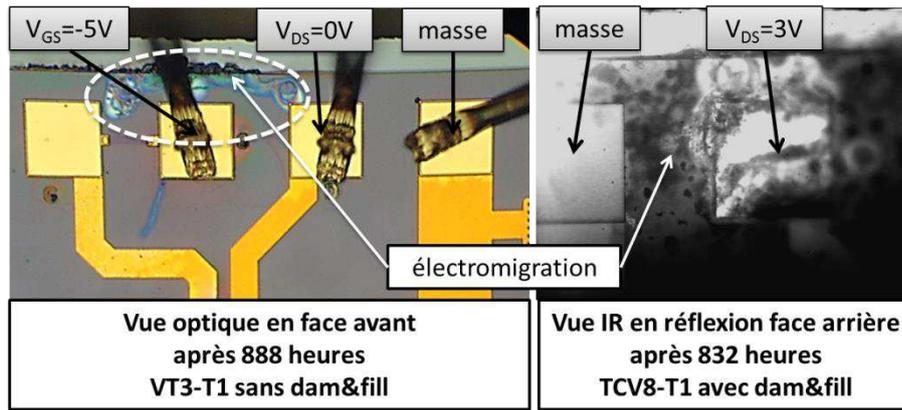


Figure 114 : Cas de migration électrochimique entre deux plots de câblage polarisés de TCV-BY vieillis à 85°C/85%HR.

- **Défaut indéterminé du TCV5-T2** : l'apparition d'une fuite puis l'occurrence d'un court-circuit franc de la grille fait penser à la dégradation progressive d'un des deux condensateurs en parallèle grille-source ou drain-source. La signature électrique est similaire au TCV5-T1 mais il n'apparaît pas de défaut physique au niveau du PHEMT, qui ne chauffe pratiquement pas en Thermographie IR (Figure 115). Nous pouvons donc aussi suspecter un défaut de type résistif au niveau des plots de câblage, notamment au niveau de l'accès drain.

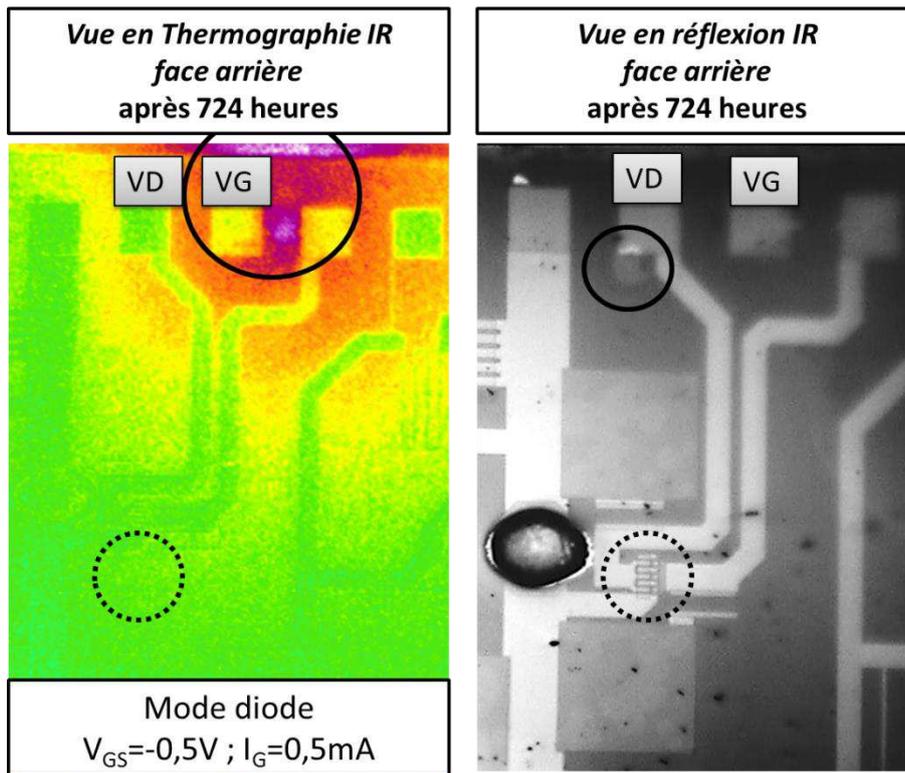


Figure 115 : Vue en Thermographie IR (mode diode) et en microscopie IR en face arrière du TCV-T2, défailant après 724 heures à 85°C/85%HR.

Dans le cas des condensateurs isolés SiN et SiN/SiO₂, des analyses infrarouges ont été réalisées par la face arrière sur tous les condensateurs défailants. Dans un premier temps, des observations en réflexion IR par la face arrière ont été effectuées sur tous les condensateurs et dans un second temps, des analyses en thermographie IR ont été réalisées.

- **Cas des condensateurs SiN/SiO₂** : les observations en réflexion IR ont montré que tous les condensateurs SiN/SiO₂ polarisés à 15V et encapsulés, dans une ambiance à 85°C/85%HR ont présenté des défauts similaires à ceux illustrés par la Figure 116. D'une part, les plots de câblage ont été entièrement consommés par la corrosion (noir sur la réflexion IR et blanc sur la thermographie IR). D'autre part, la couche de titane constitutive de l'électrode inférieure du condensateur s'est partiellement dissoute à partir du bord du condensateur. Dans le cas représentatif du TCV-BY n°4, le point chaud correspondant au court-circuit de ce condensateur SiN/SiO₂ est localisé dans une zone où le titane a été dissout.

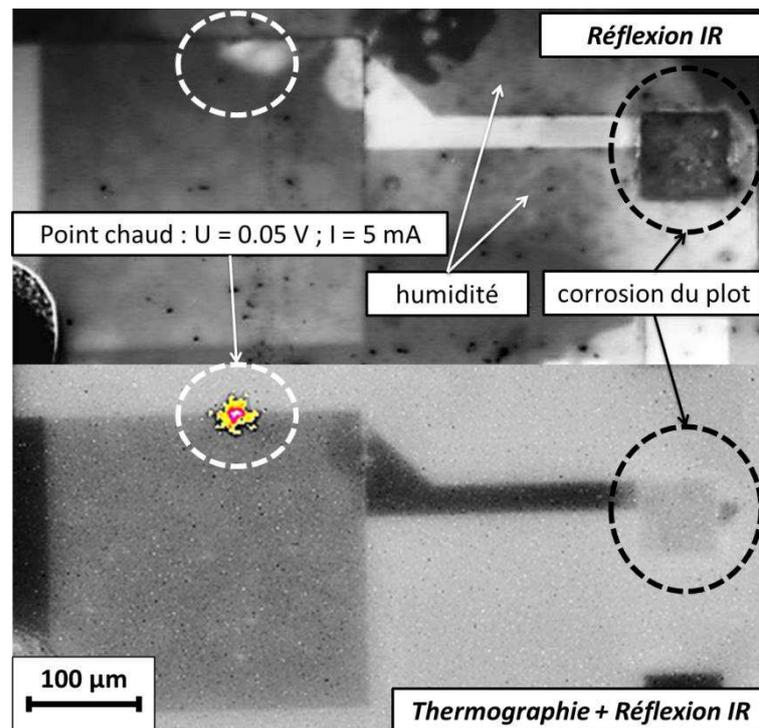


Figure 116 : Analyses en réflexion et thermographie IR du condensateur SiN/SiO₂ du TCV-BY n°4. Une fuite est apparue à partir de 173 heures et un court-circuit franc a eu lieu après 776 heures à 85°C/85%HR sous 15V.

- **Cas des condensateurs SiN** : les observations en réflexion IR ont montré que tous les condensateurs SiN polarisés à 15V et encapsulés, dans une ambiance à 85°C/85%HR ont présenté des défauts similaires à ceux illustrés par la Figure 117. Contrairement aux condensateurs SiN/SiO₂, les plots de câblage n'ont pas subi de corrosion et seulement quelques traces d'électrodissolution ont été mises en évidence. Dans le cas représentatif du TCV-BY n°4, le point chaud correspondant au court-circuit de ce condensateur SiN est localisé dans une zone où il y a une tache blanche. Les courts-circuits observés très rapidement après le début des fuites peuvent être expliqués par l'extrême finesse séparant les deux électrodes, i.e. 150 nanomètres, épaisseur de la couche de passivation. Le moindre résidu de corrosion peut court-circuiter les deux électrodes en très peu de temps, soit moins d'une centaine d'heures dans la plupart des cas entre l'apparition des fuites et l'occurrence du court-circuit.

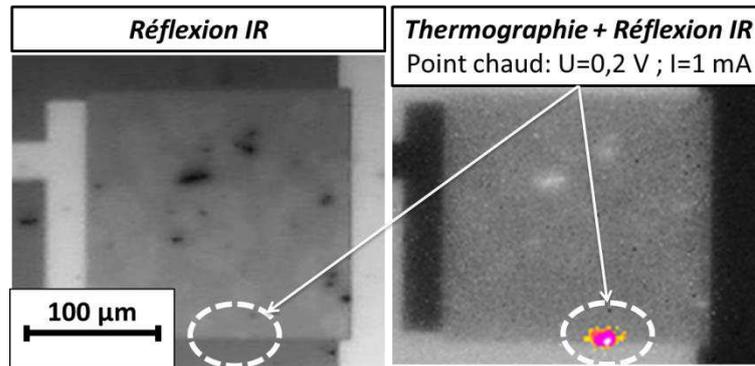


Figure 117 : Analyses en réflexion et thermographie IR du condensateur SiN du TCV-BY n°4. Une fuite est apparue à partir de 572 heures et un court-circuit franc a eu lieu après 588 heures à 85°C/85%HR sous 15V.

- **Cas des lignes jumelles** : de même que les condensateurs et certains PHEMTs, les lignes jumelles polarisées à 15V ont présenté en réflexion IR par la face arrière des défauts similaires (Figure 118). D'une part, les plots de câblage, où la contrainte électrique a été appliquée, ont été entièrement consommés. D'autre part, de nombreuses infiltrations d'humidité ont été mises en évidence aux interfaces passivation/résine et passivation/substrat ou métallisation.

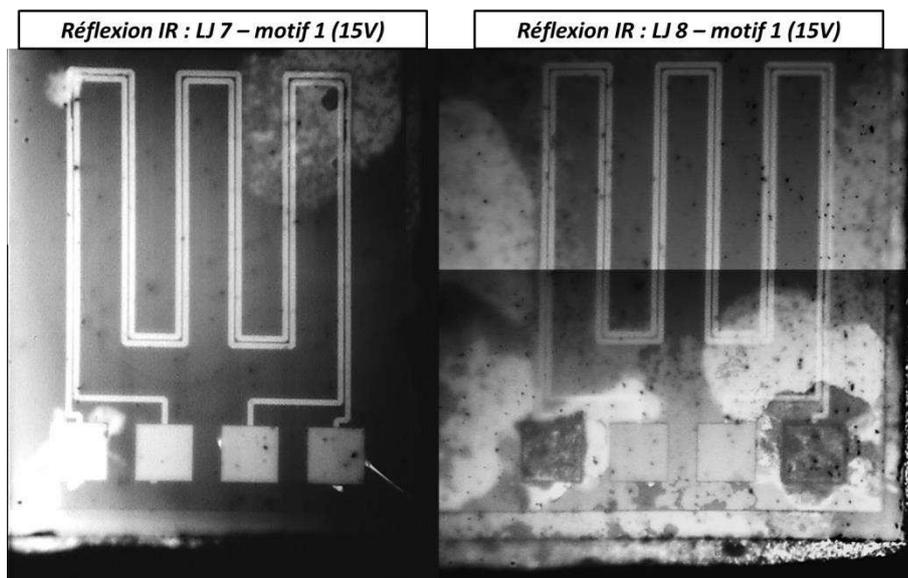


Figure 118 : Analyses en réflexion IR des lignes jumelles LJ7-m1 et LJ8-m1 encapsulées et vieilles avec une polarisation de 15V dans une ambiance à 85°C/85%HR.

e. Conclusions sur les analyses en infrarouge des TCV-BY

En conclusion, les cas d'études présentés ont permis de démontrer la faisabilité de cette méthode d'analyse par thermographie infrarouge. En particulier, l'approche par la face arrière a permis de palier aux problèmes d'analyse de défaillance de composants encapsulés. Cette technique a aussi permis de mettre à jour des problèmes non visibles par d'autres moyens d'analyse.

IV. Mise en application de la méthodologie et des recommandations sur un lot de composants LLA-BX avec et sans encapsulation

Pour cette quatrième série de tests, ou étape 3bis, les recommandations, ainsi que l'ensemble de la méthodologie de tests et d'analyses, ont été appliquées. Des tests THB ont été réalisés sur un nouveau lot de composants LLA-BX issus de la technologie B. Au lieu des colles à charges argent, les reports ont été réalisés avec des colles à charges or. De plus, le nombre de mesures de reprise a été restreint au strict minimum : après 1000 heures, durée standard des tests THB définis par la norme JEDEC JESD22-A101 (6) ; après 1672 heures, la mesure finale.

Comme résumé sur la Figure 119, il a été testé de manière simultanée 15 LLA-BX du Fondeur B, possédant deux étages à PHEMT ($W_{g1}=6 \times 30 \mu\text{m}$ et $W_{g2}=6 \times 50 \mu\text{m}$; $L_g=0,18 \mu\text{m}$). Huit composants ont été encapsulés dam&fill et sept composants ont été laissés nus. Pour faciliter la lecture, la référence des composants est indiquée sur cette figure. Un LLA nu et un LLA encapsulé ont servi de témoins à cette série de tests.

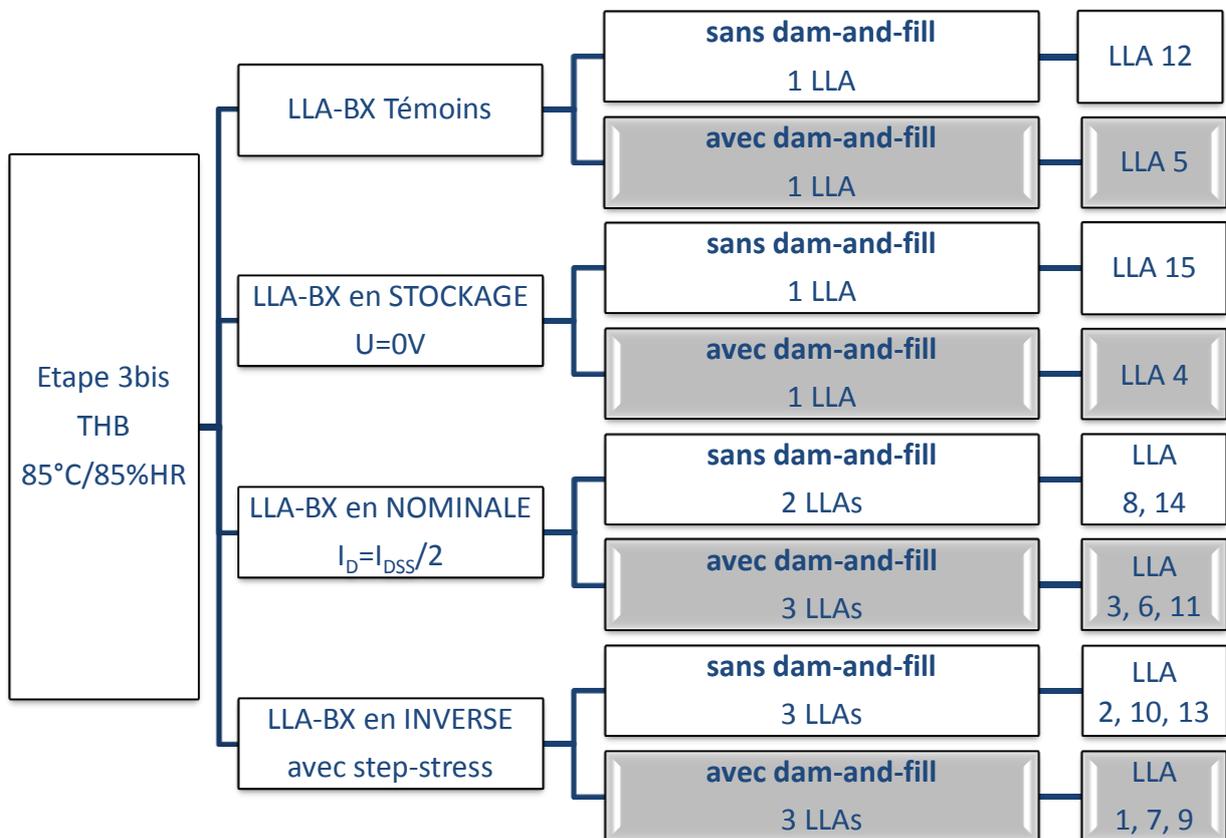


Figure 119 : Composants avec et sans encapsulation pour les tests de l'étape 3bis : LLA-BX avec deux PHEMTs.

1) Résultats des tests de l'étape 3bis sur des LLA-BX

a. Résumé des événements en phase de tests des LLA-BX

La Figure 120 représente une ligne temporelle où sont reportés les principaux événements survenus au cours des tests de vieillissement accéléré à 85°C/85%HR avec polarisation des composants LLA-BX.

En stockage et sous polarisation nominale, aucun LLA-BX n'a subi de dégradation après 1672 heures de test. En polarisation inverse grille-source, avec contrainte échelonnée, il y a eu cinq cas de défaillance en puce nue, contre deux cas en puce encapsulée dam&fill.

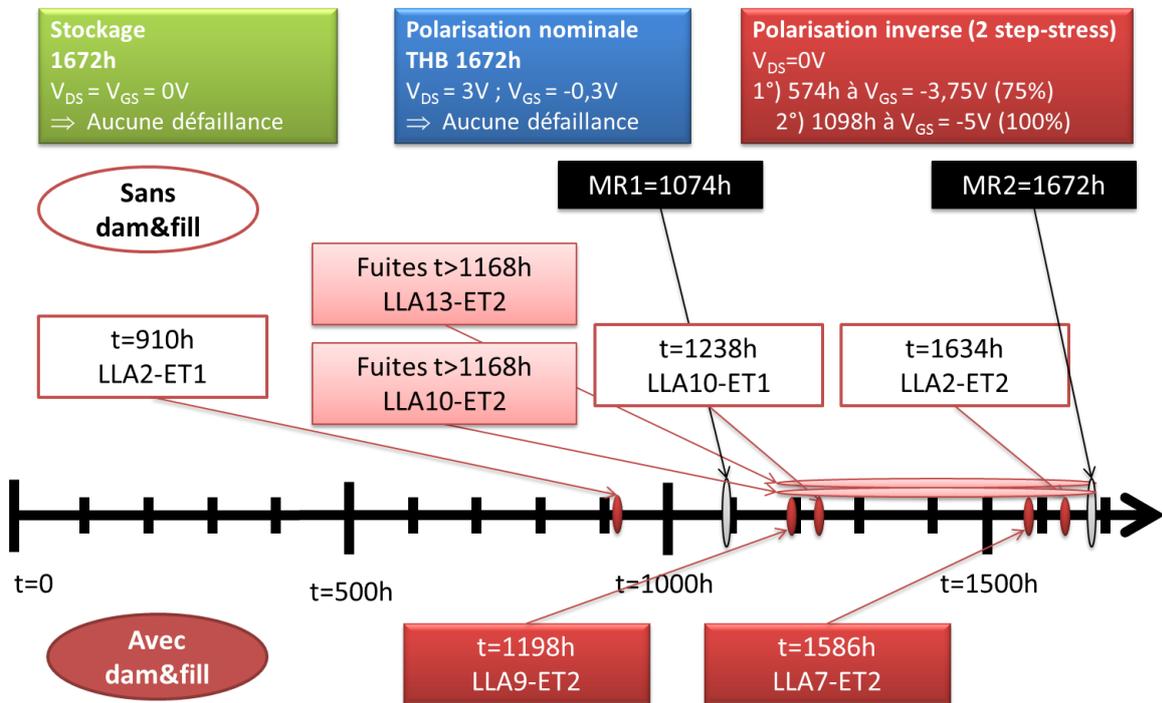


Figure 120 : Dégradations et défaillances au cours des tests à 85°C/85%HR des LLA-BX avec (partie inférieure) et sans dam-and-fill (partie supérieure), en polarisation inverse de grille.

b. Analyse de défaillance des LLA-BX en polarisation inverse avec et sans encapsulation

La Figure 121 indique les similitudes des signatures électriques entre les deux séries de tests avec et sans dam-and-fill. Ces similitudes se retrouvent tant au niveau du suivi des courants, que de la caractérisation statique. En effet, les courts-circuits (CC) peuvent être plus ou moins francs et être présents entre la grille et la source (CC G/S) ou entre la grille et le drain (CC G/D).

En polarisation inverse de grille des transistors :

- une défaillance a eu lieu à 910h pour un niveau de contrainte électrique sur la grille de 100% du max rating, avant la fin de la durée standard des 1000 heures ;
- il existe plusieurs similitudes sur les signatures électriques : en premier lieu, au sein d'une même file de test et en second lieu entre différentes séries de test, avec et sans dam-and-fill.

SANS DAM&FILL		Suivi des courants	$I_D(V_{DS})$	$I_D(V_{GS})$	$I_G(V_{GS})$	Observations Analyses
Cas i	LLA2 ét1	910h CC grille+drain	- Perte commande - Effet transistor	Court-circuit $I=IDSS$	$R=1,05k\Omega$	Défaut condensateur parallèle VG1
	LLA2 ét2	1634h CC grille+drain	CC franc $R=RDS=27\Omega$	CC franc $I=I_{max}$	$R=238\Omega$	Défaut condensateur contre-réaction
	LLA10 ét1	1238h CC grille+drain	- Perte commande - Effet transistor	Court-circuit $I=IDSS$	$R=1,04k\Omega$	Défaut condensateur parallèle VG1
Cas iii	LLA10 ét2	Fuites > 1168h grille+drain	- Chute réseau - Commande partielle	Ne pince plus	Fuite $R=23k\Omega$	Défaut du PHEMT
	LLA13 ét1	1074h non branché + 598h à 100% du max rating				RAS
	LLA13 ét2	Fuites > 1168h CC grille+drain	- Chute réseau - Commande partielle	Ne pince plus	Fuite en inverse	Défaut du PHEMT
AVEC DAM&FILL		Suivi des courants	$I_D(V_{DS})$	$I_D(V_{GS})$	$I_G(V_{GS})$	Observations Analyses
	LLA1 ét1					RAS
	LLA1 ét2					RAS
	LLA7 ét1	1074h non branché + 598h à 100% du max rating				RAS
	LLA7 ét2	1586h CC grille+drain	CC franc $R=RDS=27\Omega$	CC franc $I=I_{max}$	$R=227\Omega$	Défaut condensateur contre-réaction
	LLA9 ét1					RAS
	LLA9 ét2	1198h CC grille+drain	- Perte commande - Effet transistor	Court-circuit $I=IDSS$	$R=108\Omega$	Défaut condensateur parallèle VG2

Figure 121 : Résultats de la File 3bis de tests des LLA-BX en polarisation inverse de grille, avec (rouge) et sans (bleu) dam-and-fill. Les remarques des colonnes $I_D(V_{DS})$, $I_D(V_{GS})$ et $I_G(V_{GS})$ sont les résultats de la caractérisation statique qui suit la détection d'une dégradation au monitoring.

Cas i+i' : Un premier rapprochement peut être effectué entre les LLAs sans dam&fill LLA 2 – étage 1, et LLA 10 – étage 1 d'une part (*cas i*), et le LLA avec dam&fill LLA 9 – étage 2 d'autre part (*cas i'*) ; la signature électrique se caractérise par un court-circuit franc grille-source et une perte de commande du courant de drain, le courant I_{DSS} à $V_{GS}=0$ restant inchangé. Les analyses en optique et en infrarouge ont montré la présence de défauts de passivation sur les bords des condensateurs en parallèle de la ligne d'accès grille-source.

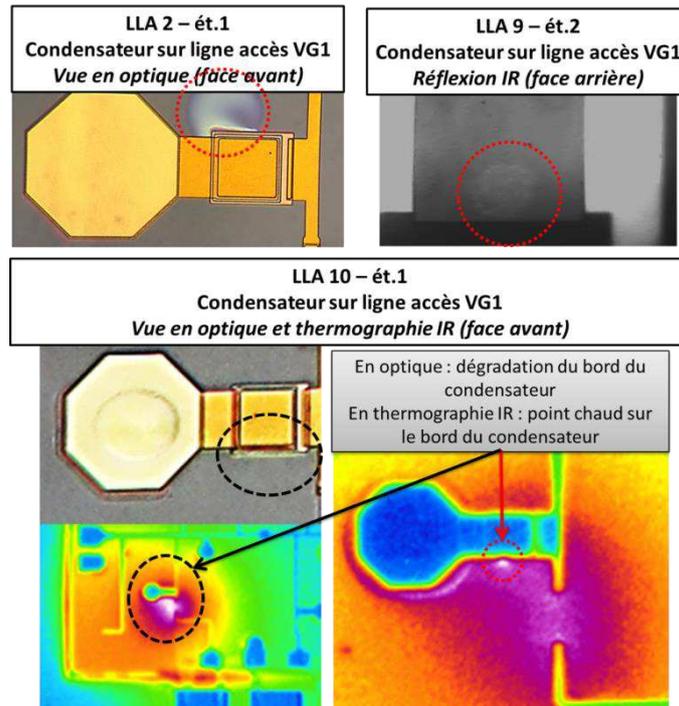


Figure 122 : Cas de défaillances de condensateurs mis en évidence sur puce nue en face avant et par microscopie/thermographie IR en face arrière, sur des LLA-BX vieillies en polarisation inverse grille-source à 85°C/85%HR.

Cas ii : Un deuxième rapprochement peut être effectué entre le LLA sans dam&fill LLA 2 – étage 2, et le LLA 7 – étage 2 avec dam&fill ; la signature électrique se caractérise par un court-circuit franc grille-source et une perte de commande du courant de drain, le courant I_{DSS} à $V_{GS}=0$ restant inchangé. Les analyses en optique et en infrarouge ont montré la présence de défauts de passivation sur les bords des condensateurs du circuit de contre-réaction du PHEMT. Ces cas sont similaires aux résultats du TCV-BX2 de l'étape 2.

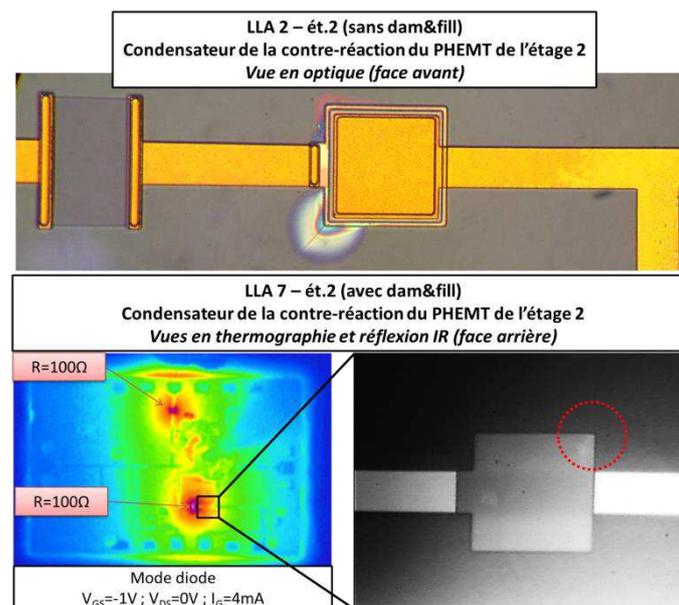


Figure 123 : Cas de défaillances de condensateurs de contre-réaction du PHEMT mis en évidence sur puce nue en face avant par thermographie, et microscopie IR en face arrière, sur des LLA-BX vieillies en polarisation inverse grille-source à 85°C/85%HR.

Cas iii : Un dernier rapprochement peut être effectué le LLA 10 – étage 2 et le LLA 13 – étage 2 sans dam&fill ; la signature électrique se caractérise par une chute du réseau de sortie (I_{DSS} -62%) et des fuites sur la diode Schottky en direct ou en inverse. Ce cas est similaire aux résultats du TCV-BX3 de l'étape 2. Des observations en optique en émission de lumière dans le proche infrarouge ont été réalisées sur ces deux PHEMTs. D'après la Figure 124, les analyses montrent de larges défauts des doigts des transistors et des cloques dans la passivation, voire des zones de rupture et soulèvement de la passivation (flèche sur la vue en optique du LLA 13 – étage 2). Pour un transistor non dégradé, l'émission de lumière est homogène le long des doigts du transistor. Dans le cas des transistors dégradés, en mode transistor et en mode diode, les émissions sont irrégulières et il apparaît des zones d'absence d'émission de lumière en proche infrarouge.

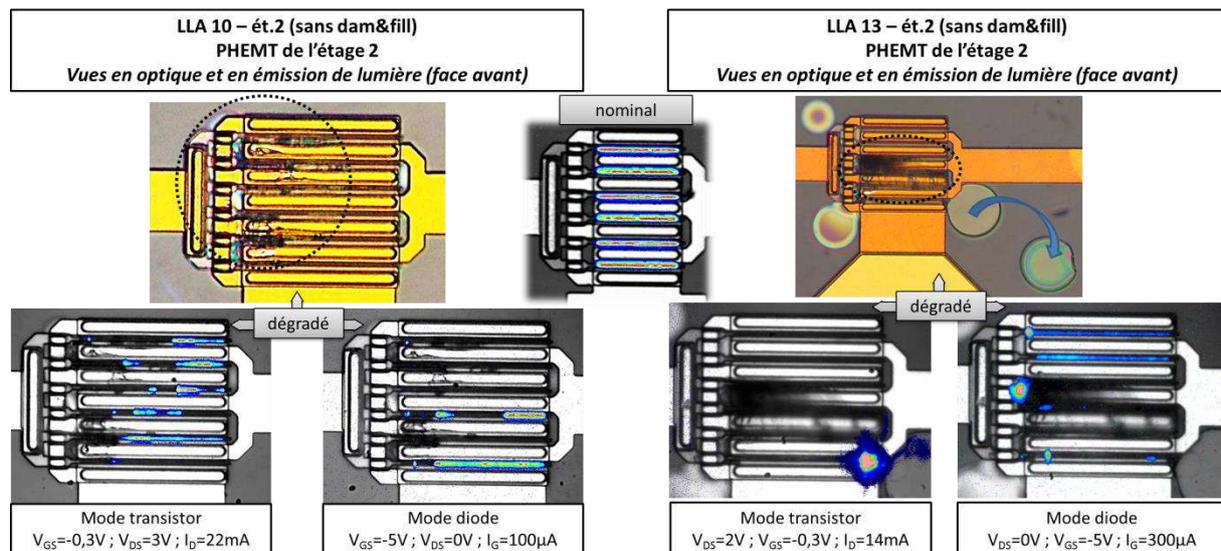


Figure 124 : Cas de dégradations des PHEMTs mis en évidence sur puce nue en face avant, par des vues en optique et en émission de lumière en proche infrarouge, sur des LLA-BX vieillis en polarisation inverse grille-source à 85°C/85%HR.

c. Interprétations et conclusions sur les tests THB des LLA-BX

Les résultats obtenus sur les LLA-BX sont mis en confrontation avec les résultats obtenus avec les TCV-BY, issus de la même filière technologique mais de lots différents. Si l'on compare le nombre de défaillances entre LLA-BX encapsulés et puce nue, les conclusions diffèrent par rapport aux tests sur les TCV-BY. Dans le cas des LLA-BX, il y a eu moins de cas de défaillance de puces encapsulées (2 cas avec un temps moyen à défaillance de 1392 heures) que de puces nues (5 cas avec un temps moyen à défaillance de 1224 heures).

Deux sites de défaillance ont été mis en évidence : les condensateurs (5 cas) et les PHEMTs (2 cas). En présence d'une contrainte électrique de 4 à 5 volts à 85°C/85%HR, les mécanismes de défaillance sont liés à de la corrosion électrolytique de :

- la couche d'accroche en or de l'électrode inférieure des condensateurs, dont le mécanisme a été détaillé dans la partie II de ce chapitre ;
- la métallisation de grille qui, soumise à des contraintes thermo- et hygro-mécaniques, a mené à une fissuration longitudinale de la grille et de la passivation (partie II de ce chapitre). Dans le cas des LLA-BX, ce mécanisme s'est poursuivi et a mené à des dégradations plus sévères. L'humidité

a pu alors pénétrer jusqu'au métal de grille et c'est le métal le plus anodique, le titane, qui a subi une électrodissolution.

Dans le cas des condensateurs de LLA-BX encapsulés dam&fill, le temps moyen à défaillance est de 1392 heures, tandis qu'il n'est que de 1261 heures pour des puces nues. Avec une différence de 170 heures, les résultats ne sont pas suffisamment significatifs pour tirer des conclusions sur l'effet protecteur ou non du dam&fill. Toutefois, le fait d'avoir deux défaillances sur la métallisation de grille des PHEMTs sur les LLA-BX en puce nue, tandis qu'il n'y en a pas eu sur les LLA-BX avec dam&fill est un résultat positif pour l'encapsulation dam&fill.

Nous pouvons aussi noter que les dérives de tension de seuil observées sur des LLA-BX en stockage à 85°C/85%HR (partie I-2 de ce chapitre) n'ont pu être reproduits au cours de cette dernière série de tests. Ces résultats mettent en évidence un « effet de lot » des composants. Deux lots de composants (TCV-BY et LLA-BX) issus de la même filière technologique présentent une tenue à l'humidité différente avec et sans encapsulation, avec des résultats contradictoires. Toutefois, les résultats obtenus sur les LLA-BX sont plus pertinents car ces composants sont issus d'un lot qualifié pour le spatial, tandis que les TCV-BY ne le sont pas.

2) Résumé des principaux résultats

Il a été montré expérimentalement que les résines époxydes chargées silice dam et fill présentent un très faible pourcentage massique d'humidité absorbée après 1000 heures à 85°C/85% HR, de l'ordre de 0,4% à saturation des échantillons. Dans ces conditions, la saturation est relativement rapide : l'humidité atteint la surface du composant en moins de 24 heures, lorsque la résine arrive à saturation. Aucune dégradation significative des résines dam et fill étudiées n'a été observée après plusieurs centaines d'heures de stockage, ni après plusieurs cycles absorption-désorption. En conditions ambiantes à 25°C/50%HR, la concentration massique en humidité à saturation est d'environ 0,2% et est atteinte en une dizaine de jours, d'après la modélisation proposée.

Les tests de vieillissement accéléré dans une atmosphère à 85°C et 85% HR n'ont pas mis en évidence de défaillance des MMIC GaAs en puce nue après 1000 heures de temps cumulé. Ces tests ont été prolongés jusqu'à 3000 heures de test. Des dégradations électriques ont été observées uniquement pour les LLA-BX du Fondeur B. Les composants du Fondeur A n'ont montré aucun signe de dégradation électrique ou physique. Les analyses par observation de la surface des LLA-BX dégradés ont mis en évidence de nombreuses fissures de la passivation, associées à la présence de contaminants ioniques. L'existence de liens possibles entre les signatures électriques des défaillances et la dégradation physique du composant à l'échelle du micromètre n'a pu être établie.

La présence d'une polarisation continue des composants a pour effet de dépasser les barrières de potentiels électrochimiques. En conséquence des phénomènes de migration électrochimique et de corrosion des métallisations peuvent être déclenchés ou accélérés. De plus, les différences de potentiels générées à travers le circuit permettent l'électrolyse de l'eau.

Pour résumer tous les cas de défaillance pour les TCV-BX du Fondeur B, les éléments et mécanismes de défaillance principaux ont été : la présence de fissures dans la passivation (doigts de grille, coins des condensateurs) ; la corrosion galvanique ou électrolytique de l'or des électrodes inférieures des condensateurs MIM SiN ; la présence de fissures du métal de grille.

Cette file de tests a permis de dresser une base de référence des signatures électriques et des défauts physiques associés aux défaillances intrinsèques des MMICs du Fondeur B.

Aucune cause intrinsèque aux MMICs du Fondeur A non encapsulés n'a été mise en évidence au cours des 1600 heures de tests à 85°C/85%HR avec contrainte électrique. Les défaillances mises en évidence ont été la conséquence de défauts de fabrication des véhicules de test : fil de câblage en argent mal découpé et contact avec le boîtier métallique, résidus de colle argent près d'un plot de câblage du MMIC.

Les résultats montrent sans équivoque que les conditions de polarisation influent sur le mode de défaillance électrique des transistors sous contraintes électriques.

La polarisation inverse de grille est une contrainte électrique plus sévère que la polarisation nominale. En débit, les contraintes de polarisation génèrent des champs électriques drain-source, grille-source et grille-drain. De plus, le léger échauffement local peut éventuellement limiter la condensation locale au niveau du transistor. En polarisation inverse, le champ électrique est généré seulement entre grille et source et le transistor ne dissipe pas de chaleur. Ces deux conditions réunies sont plus sévères car le champ électrique est beaucoup plus important du fait des faibles dimensions de la grille et du faible espacement entre doigts de grille et de source.

Concernant l'effet de l'encapsulation dam-and-fill, les résultats sont contradictoires et dépendent des lots de composants. En effet, dans le cas des éléments des TCV-BY (transistors, condensateurs et lignes jumelles) la présence d'une encapsulation plastique a eu tendance d'une part, à ne pas éviter ni même retarder l'apparition de fuites électriques, et d'autre part à aggraver ces dégradations, au point de mener à des défaillances dans la majorité des cas. Dans le cas des LLA-BX, il a été mis en évidence une amélioration de la résistance aux tests en chaleur humide en présence d'une encapsulation dam&fill. Tous ces résultats sont à pondérer par la taille de l'échantillonnage de chaque file de test.

On peut noter une cohérence sur les signatures électriques des dégradations identifiées lors de ce test avec celles identifiées sur les lots de composants de l'étape n°2, mais aussi relever que les défauts physiques observés à la surface sont plus nombreux et d'aspect différent pour les TCV-BY de l'étape n°3, qu'on retrouve dans une moindre mesure pour les LLA-BX de l'étape 3bis. Il a été mis en évidence un effet de lot de test qui serait relatif à la qualité de la passivation, qui serait moindre pour les TCV-BY, tandis que les LLA-BX sont plus représentatifs de composants qualifiés pour le spatial.

Dans le cadre de l'analyse de défaillance de ces composants, il a été proposé une nouvelle approche afin de contourner le problème de l'observation de défauts à la surface des composants lorsqu'une encapsulation plastique est présente. Pour cela, la propriété de transparence aux infrarouges du substrat GaAs a été utilisée pour des observations en face arrière d'un TCV-BY du Fondeur B, encapsulé dam-and-fill. Deux éléments d'études (transistor fonctionnel et condensateur MIM SiN défaillant) ont été présentés et ont permis de démontrer la faisabilité de différentes techniques électro-optiques d'observation. En particulier, grâce à la thermographie infrarouge, une approche par la face arrière a permis de localiser très précisément la source d'un point chaud associé à un court-circuit localisé sur le bord d'un condensateur MIM SiN. Des images en réflexion infrarouge ont aussi permis de mettre à jour des irrégularités sur l'ensemble des condensateurs MIM de cette technologie, et non visibles par d'autres moyens d'analyse.

Conclusions générales

L'étude bibliographique a montré que les normes du militaire et du spatial concernant l'herméticité d'une encapsulation étaient de plus en plus flexibles. La notion d'herméticité commence à englober des technologies qui autorisent l'emploi d'encapsulations plastiques, dites « quasi-hermétiques ». Mais cette transition vers de nouveaux modes d'encapsulation nécessite des tests et une série d'étapes de validation, notamment pour étudier les problèmes liés à l'humidité en stockage au sol de longue durée. Dans le cadre de la qualification d'une technologie d'encapsulation plastique pour le spatial, le test standard, et l'un des plus sévères, est l'essai accéléré en chaleur humide. Les lois d'accélération utilisées pour prédire les effets de la chaleur humide sont basées sur des résultats empiriques obtenus pour des technologies à base de silicium. Ces lois ne sont donc pas adaptées aux composants hyperfréquences, qui font appel à des matériaux différents (substrat GaAs, passivation SiN, métallisations en or). Pourtant, des tentatives de modification de cette loi ont été réalisées pour tenir compte de ces nouvelles technologies. Outre l'effet de la polarisation appliquée durant les tests, il existe encore d'autres termes qui ne sont, ou qui ne peuvent pas être quantifiés de manière simple, tels que l'architecture des composants ou du dispositif (espacement des connecteurs, géométrie des transistors).

Il existe un certain nombre de mécanismes de dégradation connus pour les composants GaAs. Bien que cette étude fasse appel à des technologies matures et robustes, ces phénomènes sont susceptibles de se produire lors de tests en conditions sévères. En présence d'humidité, il peut apparaître des phénomènes de corrosion.

Des véhicules de tests représentatifs des technologies pour application spatiale ont été utilisés. Une méthodologie a été mise en place afin de distinguer les effets d'une encapsulation plastique, mise en œuvre selon le procédé dam-and-fill, des mécanismes de dégradation intrinsèques de MMICs GaAs, au cours de tests de vieillissement accéléré à 85°C/85%HR pendant au moins 1000 heures. Cette méthodologie consiste en plusieurs files de tests ou étapes, menées en parallèle sur différents composants issus de deux filières technologiques principales (procédés A/A' du fondeur A et procédé B du Fondeur B). Dans une première file de tests, des MMICs GaAs non encapsulés, ainsi que des échantillons de résines époxydes chargées silice de type dam et fill ont été étudiés séparément en stockage à 85°C/85%HR. Dans une deuxième file de tests, de nouveaux MMICs non encapsulés ont été soumis à une ambiance à 85°C/85%HR et l'effet de trois différents types de contraintes électriques a été étudié. Dans une troisième puis une quatrième file de tests, des composants encapsulés et non encapsulés ont été testés à 85°C/85%HR et polarisés selon le même plan de test.

Il a été montré expérimentalement que la protection d'un composant encapsulé par une résine époxyde chargée silice, déposée selon le procédé dam-and-fill est très limitée dans le temps. Comme résumé dans le tableau suivant, l'humidité ambiante atteint la surface du composant encapsulé en un à plusieurs jours selon les conditions et peut ainsi amorcer une action de dégradation.

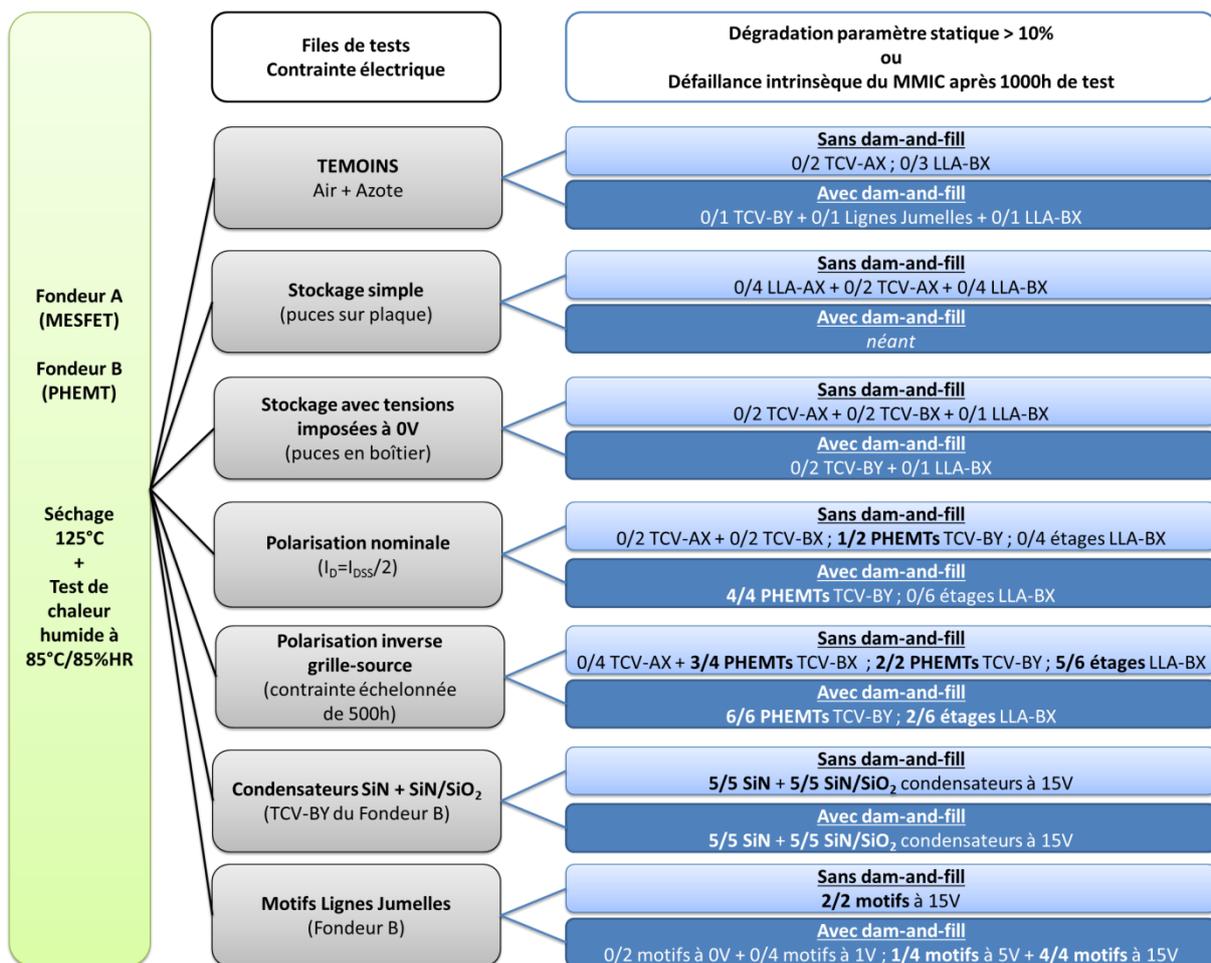
Prise d'humidité des résines dam et fill sous différentes conditions de température et d'humidité.

Échantillons de 1mm x 1cm ²	Conditions environnementales	Taux d'humidité à saturation	Temps à saturation
DAM et FILL	85°C/85%HR	0,4% en masse	Moins de 24h
DAM et FILL	20°C/50%HR	0,2% en masse	Moins d'une semaine

De plus, il a été mis en évidence des porosités dans les résines dam et fill, certaines atteignant plusieurs dizaines de micromètres de diamètre, notamment dans le dam. Dès lors, la qualité de la passivation d'une puce devient très importante, notamment l'absence de fissures ou de délaminations à l'interface entre la résine et la surface du composant. Toutefois, ces résines d'encapsulation ont été suffisamment performantes et stables pour permettre des cycles successifs de type prise d'humidité/séchage durant 1000 heures au moins (équivalent à 3-5 ans de stockage au sol en milieu tropical ou en salle blanche d'après la norme JEDEC de référence). De plus, les concentrations en humidité à saturation de ces résines restent relativement faibles.

L'ensemble des structures de tests dans les trois étapes a permis de comparer le comportement en chaleur humide de deux filières technologiques distinctes, d'observer les effets de différents niveaux de contrainte électrique. Ces résultats ont permis de mieux distinguer les effets de la présence ou non d'une encapsulation plastique sur la fiabilité des MMICs soumis à des tests accélérés à 85°C/85%HR. Les résultats des différentes files de test sont résumés dans la figure suivante. Seuls les composants ayant présenté une dégradation de leurs paramètres statiques supérieure à 10% ou ayant subi une défaillance irréversible et intrinsèque aux MMICs, avec et sans encapsulation, après 1000 heures de tests ont été comptabilisés.

Résumé de l'ensemble des files de test des MMICs GaAs avec/sans polarisation et avec/sans encapsulation dam-and-fill.



Les tests de vieillissement accéléré effectués ont permis d'établir une base de signatures électriques et de mécanismes associés à des défaillances intrinsèques de deux technologies de MMICs GaAs. Aucune cause intrinsèque aux MMICs non encapsulés du Fondeur A n'a été mise en

évidence au cours des tests à 85°C/85%HR avec contrainte électrique. Les seuls défauts observés ont été la conséquence de défauts de fabrication des véhicules de test. Seuls les MMICs du Fondeur B ont présenté des défaillances dont les causes sont intrinsèques à cette technologie de fabrication. Les cas typiques rencontrés ont été résumés dans le tableau suivant.

Signatures électriques et mécanismes de défaillance intrinsèque des MMICs des Fondeurs A et B.

Fondeur Puce	Contrainte électrique	Signature électrique de la défaillance	Site de défaillance	Mécanisme proposé	Effet de l'encapsulation dam&fill
A (MESFET) <i>LLA-AX</i> <i>TCV-AX</i>	Pas de cause intrinsèque de défaillance <i>Technologie amenée à devenir obsolète</i>				<i>Non évalué</i>
B (PHEMT) <i>LLA-BX</i> <i>TCV-BX</i>	Sans (stockage)	Augmentation du V_{seuil}	PHEMT ? Surface du MMIC ?	- Hydrogène ? - Dégradation de la grille ? - Augmentation conductivité de surface ?	Effet protecteur du dam&fill
	Nominale	Pas de cause intrinsèque de défaillance des composants			
	Inverse	Courts-circuits (grille-source ou grille-drain pour les transistors)	Condensateur MIM SiN PHEMT	- Corrosion électrolytique de l'or - Fusion des métaux d'un pont à air - Dégradation du métal de grille	
B (PHEMT) <i>TCV-BY</i>	Sans (stockage)	Pas de dégradation			Dégradations plus sévères en présence de dam&fill
	Nominale	Fuite courant de drain	Plots de câblage	Électrodissolution de l'or (non passivé) et migration électrochimique	
	Inverse	Courts-circuits (grille-source ou grille-drain pour les transistors)	PHEMT	Dégradation de la grille	

Aucune défaillance n'a eu lieu en stockage de puces nues ou encapsulées. Seule une augmentation de 30% en moyenne de la valeur absolue de la tension de seuil a été détectée après 3000 heures de stockage sur les LLA-BX. Lorsqu'une contrainte électrique est appliquée, de manière générale, l'augmentation du champ électrique favorise les mécanismes de corrosion. C'est la raison pour laquelle la polarisation inverse grille-source est une contrainte électrique plus sévère que la polarisation nominale, puisqu'elle génère des champs électriques beaucoup plus intenses. Il a été mis en évidence des dégradations électriques et des phénomènes de corrosion au cours des tests à 85°C/85%HR sur des lignes jumelles à partir de 17kV/cm par exemple.

Il est apparu que les éléments les plus critiques des lots de composants testés ont été :

- la qualité variable de la passivation ;
- la fragilité des éléments du circuit soumis aux plus forts champs électriques, les condensateurs SiN en premier lieu et, dans une moindre mesure, les PHEMTs ;
- dans le cas des TCV-BY, non qualifiés pour le spatial, l'aggravation relative des dégradations électriques en présence d'une encapsulation plastique, notamment en polarisation inverse grille-source ;
- dans le cas des LLA-BX, qualifiés pour le spatial, les résultats ont montré une tendance à l'amélioration de la tenue à l'humidité des composants encapsulés dam&fill, avec moins de modes et de mécanismes de défaillance, en comparaison avec des puces nues.

En ce qui concerne les TCV-BY, étant donnée la mauvaise tenue à la chaleur humide de la passivation, les dégradations observées ont pu être causées par un effet de confinement de l'humidité et de l'eau condensée aux interfaces. Ce mécanisme est favorisé par la porosité de la résine en contact avec la surface du TCV. De plus, ces résultats sont à pondérer par le fait que ces composants ne soient pas qualifiés pour le spatial.

Pour ce qui est des LLA-BX, les résultats sont les plus pertinents puisque ces composants sont issus de lots qualifiés pour le spatial. Les tests THB ont montré une tendance à l'amélioration de la fiabilité des puces encapsulées dam&fill.

Dans l'état actuel des choses, il est difficile de donner une réponse bien tranchée quant à l'efficacité de la protection plastique par dam&fill pour le stockage avec ou sans contrainte électrique en chaleur humide de MMICs GaAs. Tous les résultats présentés devront être confirmés sur un plus grand nombre de composants car les tests n'ont porté que sur des petits lots de composants, dont la qualité a été variable. De même, les analyses physiques devraient être réalisées sur plusieurs cas de défaillance similaires, afin de confirmer les mécanismes de défaillance proposés.

Grâce aux propriétés de transparence du substrat GaAs aux longueurs d'ondes de l'infrarouge proche, des techniques électro-optiques innovantes de localisation de défaut ont pu être mises en œuvre. Après une première étape de préparation par la face arrière, des observations et révélations de défauts ont pu être réalisées avec succès, de manière non destructrice et précise. L'approche proposée dans le cadre de l'analyse de défaillances des composants testés combine la thermographie infrarouge avec la méthode du point chaud, l'analyse aux rayons X et des observations optiques pour localiser dans un premier temps le défaut par la face avant, malgré la présence du matériau d'encapsulation. Ensuite, une approche par la face arrière du boîtier et du composant est réalisée par polissage mécanique et finition à la pâte diamantée. Si l'épaisseur restante de substrat GaAs est assez fine, des micro-sections par FIB et des analyses par microscopie électronique (MEB) peuvent

être envisagées au niveau de la zone responsable de la défaillance. L'avantage est qu'on ne touche pas à la surface du composant et qu'on réduit considérablement les risques de détruire le défaut, notamment dans le cas de dendritiques métalliques très fragiles par exemple. Cette technique permet aussi d'observer des défauts présents sous la surface, puisque la chaleur générée par un court-circuit se transmet aux couches métalliques intermédiaires. Cette méthodologie, peu commune à l'heure actuelle, du fait des appareils spécifiques nécessaires à sa mise en œuvre, a pour avantages de ne pas dégrader la surface du MMIC et de visualiser des défauts normalement non visibles par une approche en face avant, à cause de l'encapsulation plastique, ou du moins pas avec une résolution suffisante. Un autre point positif est que le temps global de la préparation aux analyses IR en face arrière est d'environ une heure pour un composant encapsulé.

Perspectives

Les perspectives amenées par ce travail viennent des recommandations qui ont été faites pour l'utilisation d'une encapsulation plastique en ambiance humide pour une application spatiale (p. 141). Malgré les faibles taux massiques d'humidité, ces résines à base époxyde absorbent suffisamment d'eau pour initier des mécanismes de dégradation et l'effet de « protection » ne dure qu'une dizaine de jours à l'ambiante. D'autres résines d'encapsulation, époxydes ou autres, pourraient être envisagées. La présence de larges porosités indique la nécessité d'améliorer le procédé de dépôt. Dans tous les cas, cette recherche de nouvelles technologies d'encapsulation plastique se heurte aux problèmes de la réglementation européenne REACH. Allié au fait que les volumes commandés par les industriels du militaire et du spatial sont négligeables, les difficultés s'accumulent.

Quoiqu'il en soit, il est important de toujours conserver une vue d'ensemble des assemblages électroniques, une maîtrise des procédés de fabrication et des matériaux en présence, ainsi que leurs interactions possibles suivant les environnements de stockage ou de test. Etant donnée la grande variété des matériaux en présence, dans le cadre de tests en chaleur humide, il serait préférable de travailler avec des structures dédiées et simples (types jauges de corrosion ou lignes jumelles) afin de mieux comprendre les phénomènes de corrosion mis en jeu. De plus, il faudrait considérer non plus les valeurs de polarisation mais plutôt considérer les champs électriques au niveau des différents éléments des circuits. Une fois ces mécanismes connus, la cinétique de corrosion permettrait de prédire la véritable résistance à la corrosion des technologies de composants testés, avec et sans encapsulation, et ainsi d'ajuster les temps et les contraintes de test de manière plus pertinente que les 1000 heures standards requises par les normes de qualification JEDEC. Enfin, l'analyse de défaillance de composants encapsulés par une approche en face arrière peut encore être améliorée en utilisant des appareils permettant une localisation en trois dimensions de points chauds et des défauts qui y sont associés.

Travaux cités

1. **US Department of Defense.** *Test Method Standard Microcircuits, MIL-STD-883H.* February 26, 2010.
2. **Seigneur, F.** Encapsulation hermétique pour systèmes hydro- et thermo-sensibles. s.l., Suisse : Ecole Polytechnique Fédérale de Lausanne, 2009. Thèse n°4348.
3. **Le Coz, C.** Packaging plastique. *Techniques de l'ingénieur (E3405).* 2009.
4. **Madou, M.** *Fundamentals of Microfabrication.* s.l. : CRC Press, 1997.
5. **US Department of Defense.** General specification for Hybrid Microcircuits, MIL-PRF-38534H. *Appendix D : Generic performance verifications for non-hermetic device technologies.* September 13, 2010. pp. 69-110.
6. **JEDEC, Solid State Technology Association.** *Steady State Temperature Humidity Bias Life Test, JESD22-A101.* 2009. JEDEC STANDARD.
7. **EIA.** SSB-1-C: Guidelines for using plastic encapsulated microcircuits and semiconductors in military, aerospace, and other rugged applications. *EIA Engineering Bulletin.* August 2000.
8. **Livingston, H.** SSB-1: Guidelines for using plastic encapsulated microcircuits and semiconductors in military, aerospace and other rugged applications. *EIA Tech. Paper.* August 2000.
9. **O'Connor, C., McCluskey, P. and Humphrey, D.** Critique of EIA SSB-1: Guidelines for using plastic encapsulated microcircuits and semiconductors in military, aerospace, and other rugged applications. *IEEE Transactions on Components and Packaging Technologies.* June 2002, Vol. 25, 2, pp. 324-327.
10. **Peck, D. S.** Comprehensive model for humidity testing correlation. *Proceedings IEEE International Reliability Physics Symposium (IRPS).* 1986, pp. 44-50.
11. **Ianuzzi, M.** Reliability and Failure Mechanisms of Nonhermetic Aluminum SiC's: Literature Review and Bias Humidity Performance. *IEEE Transactions on Components, Hybrids, and Manufacturing Technology.* 1983, Vol. 6, 2, pp. 181-190.
12. **Fantini, F. and Morandi, C.** Failure modes and mechanisms for VLSI ICs - a review. *IEEE Proceedings.* 1985, Vol. 132, 3, pp. 74-81.
13. **Pecht, M.** A Model for Moisture Induced Corrosion Failures in Microelectronic Packages. *IEEE Transactions on Components, Hybrids, and Manufacturing Technology.* 1990, Vol. 13, 2, pp. 383-389.
14. **Pourbaix, M.** *Atlas of Electrochemical Equilibrium in Aqueous Solutions.* Houston : NACE International, 1974.
15. **Kolesar, S.C.** Principles of corrosion. *Proceedings of the 12th Annual Reliability Physics Symposium.* 1974, pp. 155-167.

16. **Hallberg, Ö. and Peck, D. S.** Recent Humidity Accelerations, a Base for Testing Standards. *Quality and Reliability Engineering International*. 1991, Vol. 7, pp. 169-180.
17. **Roesch, W. J., et al., et al.** Humidity Resistance of GaAs ICs. *Technical Digest of the 16th annual GaAs IC Symposium*. 1994, pp. 251-254.
18. **Frankenthal, R. P. and Sinclair, J. D.** Corrosion of Electronic Materials and Devices. *Encyclopedia of Materials: Science and Technology*. 2001, pp. 2638-2644.
19. **Vimala, J. Starlet, Natesan, M. and Rajendran, Susai.** Corrosion and Protection of Electronic Components in Different Environmental Conditions - An Overview. *The Open Corrosion Journal*. 2009, Vol. 2, 1, pp. 105-113.
20. **Oliveira, N.T.C and Guastaldi, A.C.** Electrochemical behavior of Ti-Mo alloys applied as biomaterial. *Corrosion Science*. 2008, Vol. 50, 4, pp. 938-945.
21. **Harsanyi, G.** Irregular effect of chloride impurities on migration failure reliability: contradictions or understandable? *Microelectronics Reliability*. 1999, Vol. 39, pp. 1407-1411.
22. **Frankenthal, R.P. and Becker, W.H.** Corrosion Failure Mechanisms for Gold Metallizations in Electronic Circuits. *Journal of Electrochemical Society*. 1979, Vol. 126, 10, pp. 1718-1719.
23. **Steppan, J.J., et al., et al.** A Review of Corrosion failure Mechanisms during Accelerated Tests: Electrolytic Metal Migration. *Journal of Electrochemical Society*. 1987, Vol. 134, 1, pp. 175-190.
24. **Finkelstein, N.P. and Hancock, R.D.** A new approach to the chemistry of gold. *Gold Bulletin*. 1974, Vol. 7, 3, pp. 72-77.
25. **Krumbein, S.J.** Tutorial: Electrolytic Models for Metallic Electromigration Failure Mechanisms. *IEEE Transactions on Reliability*. 1995, Vol. 44, 4, pp. 539-549.
26. **Huang, Y., Li, S. and Hong, X.** The Gate Metal Degradation Mechanism and Electromigration Evaluation of PHEMT Devices. 2011, pp. 370-373.
27. **Ersland, P., Jen, H.-R. and Yang, X.** Lifetime acceleration model for HAST tests of a pHEMT process. *Microelectronics Reliability*. 2004, Vol. 44, pp. 1039-1045.
28. **Monfraix, P.** "Evaluation d'une protection des puces MMIC" - Lot n°2 - Rapport R4 - Rapport final. 2008. CNES-TAS-MO-55.
29. **Roesch, W. J.** Compound semiconductor activation energy in humidity. *Microelectronics Reliability*. 2006, Vol. 46, pp. 1238-1246.
30. **Gallo, A.A. and Munamarty, R.** Popcorning: A Failure Mechanism in Plastic-Encapsulated Microcircuits. *IEEE Transactions on Reliability*. 1995, Vol. 44, 3, pp. 362-367.
31. **J.W., Osenbach.** Corrosion-induced degradation of microelectronic devices. *Semiconductor Science and Technology*. 1996, Vol. 11, 2, pp. 155-162.
32. **Ismail, N.** Etude des limites de fonctionnement des transistors hyperfréquences. [Thèse de l'Université Bordeaux 1]. 2006. pp. 26-27.

33. **Canali, C., et al., et al.** Gate metallization "sinking" into the active channel in Ti/W/Au metallized power MESFET's. *IEEE Electron Device Letters*. 1986, Vol. 7, 3, pp. 185-187.
34. **Kayali S., et al.** Chapter 4. Basic Failure modes and Mechanisms. *JPL Publication 96-25 : GaAs MMIC Reliability Assurance Guideline for Space Applications*. 1996, pp. 89-108.
35. **Meneghesso, G., et al., et al.** Failure mechanisms due to metallurgical interactions in commercially available AlGaAs/GaAs and AlGaAs/InGaAs HEMTs. *Microelectronics Reliability*. 1998, Vol. 38, 4, pp. 497-506.
36. **Roesch, W. J.** Historical review of compound semiconductor reliability. *Microelectronics Reliability*. 2006, Vol. 46, pp. 1218-1227.
37. **Roesch, W., Rubalcava, T. and Hanson, C.** Lifetesting GaAs MMICs under RF stimulus. *IEEE Transactions on Microwave Theory and Techniques*. 1992, Vol. 40, 12, pp. 2452-2460.
38. **Chou, Y. C., et al.** On the investigation of gate metal interdiffusion in GaAs HEMTs. 2003, pp. 63-66.
39. **Hisaka, T., et al., et al.** Degradation mechanisms of GaAs PHEMTs in high humidity conditions. *Microelectronics Reliability*. 2005, Vol. 45, pp. 1894-1900.
40. **Hisaka, T., et al., et al.** Corrosion-induced degradation of GaAs PHEMTs under operation in high humidity conditions. *Microelectronics Reliability*. 2009, Vol. 49, pp. 1515-1519.
41. **Tan, C. H., Wang, H. and Radhakrishnan, K.** Hot-electron-induced degradation in BCB- and SiN-passivated Al_{0.25}Ga_{0.75}As/In_{0.2}Ga_{0.8}As PHEMTs. *IEEE Transactions on Device and Materials Reliability*. September 2007, Vol. 7, 3, pp. 488-493.
42. **Blanchard, R. R. and Del Alamo, J. A.** Stress-Related Hydrogen Degradation of 0,1- μ m InP HEMTs and GaAs PHEMTs. *IEEE Transactions on Electron Devices*. 2006, Vol. 53, 6, pp. 1289-1293.
43. **Nowodzinski, A., Toussaint, T. and Koszewski, A., Souchon, F.** EFM study of the influence of humidity on charge injection and charge relaxation in silicon nitride used in electrostatically actuated MEMS. 2011, pp. 2895-2898.
44. **Hillman, C., Castillo, B. and Pecht, M.** Diffusion and absorption of corrosive gases in electronic encapsulants. *Microelectronics Reliability*. 2003, Vol. 43, pp. 635-643.
45. **Brizoux, M., et al., et al.** Plastic Encapsulated ICs in Military Equipment Reliability Prediction Modeling. *Quality and Reliability Engineering International*. 1992, Vol. 8, pp. 195-211.
46. **Schultz, W.L. and Gottesfeld, S.** Frequently Asked Questions About PEM Reliability. rel.intersil.com/docs/rel/98_pem_consortium/. [Online] February 6-7, 1998.
47. **Marchut, L. and Whitman, C.S.** Comparison of acceleration models for THB induced degradation. 2009, pp. 111-123.

48. **Aubert, A., Dantas de Morais, L. and Rebrassé, J.-P.** Laser decapsulation of plastic packages for failure analysis: Process control and artefact investigations. *Microelectronics Reliability*. 2008, Vol. 48, pp. 1144-1148.
49. **Ardebili, H. and Pecht, M.G.** Defect and failure analysis techniques. *Encapsulation Technologies for Electronic Applications*. USA : Elsevier, 2009.
50. **Rogers Corporation.** <http://www.rogerscorp.com/documents/726/acm/RO4000-Laminates---Data-sheet.pdf>. <http://www.rogerscorp.com>. [Online] Novembre 2011.
51. **Dambrine, G. and Bollaert, S.** Composants à semiconducteurs pour hyperfréquences. *Techniques de l'Ingénieur (E2810)*. 2007.
52. **IPC.** *IPC-9201A*. [<http://www.ipc.org>] 1996. Surface Insulation Resistance Handbook.
53. **IPC.** *IPC-TM-650, Test Method 2.6.3.3B*. [<http://www.ipc.org>] 2004. Test Methods Manual : Surface Insulation Resistance, Fluxes.
54. **Binh Q. Le, et al.** Miniaturization of Space Electronics with Chip-on-Board. *Johns Hopkins APL Technical Digest*. 1999, Vol. 20, 1, pp. 50-61.
55. **ASTM, American Society for Testing and Materials.** *Standard Test Method for Total Mass Loss and Collected Volatile Condensable Materials from Outgassing in a Vacuum Environment, E595 - 93*. 1993.
56. **Teverovsky, A.** *Moisture Characteristics of Molding Compounds in PEMs*. QSS Group, Inc./Goddard Operations. 2002. NASA Technical Report.
57. **JEDEC, Solid State Technology Association.** *Test Method for the Measurement of Moisture Diffusivity and Water Solubility in Organic Materials Used in Electronic Devices, JESD22-A120A*. 2008. JEDEC STANDARD.
58. **Durier, A.-L.** Contribution à l'étude de l'interaction contraintes-diffusion dans les polymères. s.l. : Ecole Nationale Supérieure d'Arts et Métiers, 2008. Thèse n°2008-ENAM-0003.
59. **Pascualt, J.-P., et al., et al.** *Thermosetting polymers*. New-York, USA : Marcel Dekker, 2002.
60. **Shen, C.H. and Springer, G.S.** Moisture Absorption and Desorption of Composite Materials. *Journal of Composite Materials*. 1976, Vol. 10, pp. 2-20.
61. **Monfraix, P. and Garcia, L.** *Rapport sur l'évaluation/qualification de la technologie d'encapsulation glob top de puces hyperfréquences (Activité technologique LNA FAFR)*. Service "Etudes Amonts" au Département "Ligne de Produits Hyperfréquences", Thales Alenia Space. Toulouse : s.n., 2007.
62. **Ben Naceur, W., et al., et al.** Evaluation of quasi-hermetic packaging solutions for active microwave devices and space applications. *Proceedings of the 13th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE)*. 2012, pp. 1-7. DOI: 10.1109/ESimE.2012.6191705.

63. **Aubert, A.** Analyse de défaillance de nouvelles technologies microélectroniques : nouvelles approches dans la méthodologie de préparation d'échantillon. [Thèse]. s.l. : Université Bordeaux 1, 2012.

64. **Kuball, et al.** Integrated Raman-IR thermography on AlGaIn/GaN transistors. *IEEE MTT-S International - Microwave Symposium Digest*. June 2006, pp. 1339-1342.

65. **Oxley, C.H.** Effect of transparency within a semiconductor on emissivity mapping for thermal profile measurements of a semiconductor device. *Science, Measurement & Technology, IET*. March 2007, Vol. 1, 2, pp. 79-81.

66. **Carisetti, D., et al., et al.** Infrared Thermography Developments for III-V Transistors and MMICs. *Proceedings of the 37th International Symposium for Testing and Failure Analysis (ASM International)*. 2011, pp. 230-233.

67. **Fraden, J.** *The Measurement, Instrumentation and Sensors Handbook*. [ed.] J.G. Webster. s.l. : CRC Press, Springer and IEEE Press, 1999. pp. 32-91. Section VI - Partie 32.6.