La technologie CMOS-MEMS pour des applications acoustiques

J. Esteves

▶ **To cite this version:**

J. Esteves. La technologie CMOS-MEMS pour des applications acoustiques. Micro et nanotechnologies/Microélectronique. Université de Grenoble, 2013. Français. NNT : . tel-01068940

HAL Id: tel-01068940
https://theses.hal.science/tel-01068940

Submitted on 26 Sep 2014

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UNIVERSITÉ DE GRENOBLE

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DE GRENOBLE

Spécialité : **Nano-Electronique et Nano-Technologies**

Arrêté ministériel : 7 août 2006

Présentée par

Josué ESTEVES

Thèse dirigée par **Libor RUFER**

préparée au sein du **Laboratoire TIMA**
dans **l'École Doctorale EEATS de Grenoble**

La technologie CMOS-MEMS pour des applications acoustiques

Thèse soutenue publiquement le **24 octobre 2013**,
devant le jury composé de :

Monsieur Skandar BASROUR
Professeur au laboratoire TIMA, Président
Monsieur Stéphane DURAND
Maitre de conférences au laboratoire LAUM, Rapporteur
Monsieur Bertrand DUBUS
Directeur de recherche au laboratoire IEMN, Rapporteur
Monsieur Christophe MALHAIRE
Maitre de conférences au laboratoire INL, Examinateur
Monsieur Philippe HERZOG
Directeur de recherche au laboratoire LMA, Examinateur
Monsieur Libor RUFER
Chercheur au laboratoire TIMA, Directeur de thèse

REMERCIEMENTS

Je souhaite remercier premièrement Madame Dominique Borrionne, directrice du laboratoire TIMA pour m'avoir acueilli dans son laboratoire où j'ai pu effectuer mes travaux de recherche avec sérénité et bonne ambiance.

Je remercie vivement Libor Rufer, mon directeur de thèse, pour sa disponibilité, ses conseils avisés, son calme, son soutien et pour le suivi de cette thèse. Il m'a aussi fourni tous les moyens nécessaires au bon déroulement de ce projet. Merci encore.

Je tiens à remercier Salvador Mir pour m'avoir accueilli dans le groupe RMS au début de cette thèse.

Un très grand merci au Professeur Skandar Basrour pour m'avoir, ensuite, accueilli au sein du groupe MNS mais aussi pour ses sages conseils, son soutien et d'avoir accepté d'être le président du jury de cette thèse.

Je remercie Stéphane Durand, Maitre de conférences au LAUM au Mans, et Bertrand Dubus, Directeur de recherche à l'IEMN à Lille, d'avoir accepté d'être les rapporteurs de cette thèse et pour avoir consacré une partie de leur temps à lire et étudier ce manuscrit.

Je remercie Christophe Malhaire, Maitre de conférences à l'INL à Lyon, pour avoir accepté (une nouvelle fois) d'être examinateur de cette thèse. Je remercie également Philippe Herzog, Directeur de recherche au LMA à Marseille d'avoir accepté d'être aussi examinateur de cette thèse.

Je remercie tous les actuels et anciens membres du laboratoire TIMA : Gustavo, Asma, Zhijian, Webin, Mickael, Mathieu, Yoan, Maxime, Marie, Alexandra, Laurent, Brice, Rshdee, François et tous ceux que j'ai oublié....

Je remercie toute l'équipe administrative du laboratoire pour leur serviabilité et leur gentillesse notamment Youness, Sophie, Laurence et Anne-Laure mais aussi l'équipe du service informatique Nicolas, Ahmed et Frédéric.

Je remercie enfin toute l'équipe du CIME Nanotech en particulier Alexandre Chagoya, Irène Pheng (grand merci pour le *"wire-bonding"*), Stéphane Litaudon (merci pour le HF vapeur), Loïc Vincent et Delphine Constantin. Je tiens aussi à remercier les membres du laboratoire IMEP-LAHC : Florence Podevin, Maitre de conférences à Grenoble, merci pour sa disponibilité et pour m'avoir assisté dans les gravures au HF liquide et à Aude Bouchard, merci pour m'avoir permis d'utiliser le HF liquide. Merci aussi à Thierry Fournier, responsable de la plateforme Nanofab à l'institut Néel pour ses observations et sa découpe au FIB, merci à Laurent Robert, ingénieur de recherche à Femto-ST pour m'avoir accueilli afin de réaliser les premières gravures. Et merci à Gregory Di Pendina et Kholdoun Torki du CMP pour leurs conseils sur la techno et le layout.

TABLE DES MATIERES

REMERCIEMENTS ..... Erreur ! Signet non défini.
RESUME **8**
CHAPITRE 1 : Contexte **9**
I. MEMS : définition et applications 9
II. MEMS acoustiques 13
II.1. MEMS acoustiques basses fréquences 13
II.2. MEMS acoustiques hautes fréquences 15
III. Plan 17
REFERENCES CHAPITRE 1 18
CHAPITRE 2 : De la microélectronique à la technologie CMOS-MEMS **20**
I. Apport de la microélectronique 20
I.1. L'oxydation 20
I.2. Le dépôt 21
I.3. La lithographie 22
I.4. La gravure 23
II. Techniques de fabrication des microsystèmes 24
II.1. Le micro-usinage en volume 27
II.1.a. La gravure anisotrope 27
II.1.b. Le micro-usinage en volume face avant 28
II.1.c. Le micro-usinage en volume face arrière 28
II.1.d. Le micro-usinage en volume par arrêt électrochimique 29
II.2. Le micro-usinage en surface 29
II.2.a. Micro-usinage en surface non compatible avec les procédés microélectroniques 30
II.2.b. Micro-usinage en surface compatible avec les procédés microélectroniques 30
II.3. Autres techniques 31
II.3.a. Microsystèmes à partir de substrat SOI 31
II.3.b. La croissance électrolytique 32
II.3.c. Le procédé LIGA 32
II.4. Récapitulatif 33
III. La technologie CMOS-MEMS 35
III.1.Pre-CMOS process 36
III.1.a. La technologie M^3EMS 36
III.1.b. Le procédé « Modular-MEMS » 37
III.1.c. La technologie SOIMEMS et le « wafer bonding » 38

III.2. Intermediate-CMOS process 41
III.2.a. Procédé intra-CMOS d'Analog Devices 41
III.2.b. Procédé intra-CMOS d'Infineon Technologies 42
III.2.c. Autres procédés intra-CMOS 42
III.3. Post-CMOS process 46
III.3.a. Procédé post-CMOS avec couches additionnelles 46
III.3.b. Procédé post-CMOS sans couche additionnelle 52
III.3.c. Extensions du procédé post-CMOS 58
III.4. Autres aspects de la technologie CMOS-MEMS 62
III.4.a. Matériaux « CMOS » pour les microsystèmes 62
III.4.b. Modifications pour les microsystèmes compatibles CMOS 64
IV. Conclusion 65
REFERENCES CHAPITRE 2 66
CHAPITRE 3 : La technologie CMOS-MEMS à base du procédé AMS 75
I. La technologie CMOS 0.35 µm AMS 75
I.1. Description de la technologie CMOS 0.35 µm AMS 75
I.2. Contraintes liées à la technologie CMOS 0.35 µm AMS 77
I.2.a. Contraintes structurelles 77
I.2.b. Contraintes d'ordre technologique 78
II. Procédé CMOS-MEMS utilisé 78
II.1. Libération de microstructures métalliques à base de technologie CMOS 79
II.1.a. Gravure humide à partir d'acide fluorhydrique liquide 79
II.1.b. Gravure humide à partir de fluorure d'ammonium 79
II.1.c. Gravure humide à partir d'un mélange d'acide acétique et de fluorure d'ammonium 80
II.1.d. Gravure sèche par fluorure d'hydrogène 81
II.1.e. Choix de techniques de gravure 82
II.2. Gravure des microstructures de test 83
II.2.a. Les microstructures de test 83
II.2.b. Gravure sèche du dioxyde de silicium 84
II.2.c. Gravure humide du dioxyde de silicium 94
II.3. Conclusion 100
III. Estimation des propriétés mécaniques 101
III.1 Observations préliminaires 101
III.2. Techniques de caractérisation 104
III.2.a. Théorie des poutres 104
III.2.b. Simulations 107
III.3. Caractérisation des microstructures de test 113

III.3.a. Caractérisation des poutres 114
III.3.b. Caractérisation des ponts 120
IV. Conclusion 122
REFERENCES CHAPITRE 3 123
CHAPITRE 4 : Microphone MEMS capacitif 126
I. Les microphones MEMS capacitifs 126
I.1. Fonctionnement général d'un microphone 126
I.2. Fonctionnement d'un transducteur électrostatique 128
I.3. Les microphones MEMS capacitifs 132
I.3.a. Les microphones MEMS capacitifs - moyens de polarisation 132
I.3.b. Les microphones MEMS capacitifs - solutions typiques 134
I.3.c. Les microphones MEMS capacitifs - solutions spéciales 138
I.3.d. Les microphones capacitifs en technologie CMOS-MEMS 142
I.3.e. Les microphones MEMS capacitifs commercialisés 145
I.4. Récapitulatif et perspectives 147
II. Modélisation et conception de microphones MEMS capacitifs de type I 148
II.1. Cahier des charges 148
II.2. Structure du microphone MEMS capacitif de type I 149
II.3. Modélisation du microphone MEMS capacitif de type I 151
II.3.a. Analogies électro-mécano-acoustiques 153
II.3.b. Circuit équivalent du microphone MEMS capacitif 158
II.3.c. Modélisation mécanique du microphone 160
II.3.d. Modélisation du gap d'air 162
II.3.e. Modélisation des trous et des ouvertures 169
II.3.f. Modélisation de l'impédance de rayonnement 170
II.3.g. Modélisation électrique du microphone 170
II.4. Estimation des performances du microphone MEMS capacitif 171
II.4.a. Performances en régime quasi-statique 171
II.4.b. Performances en régime dynamique 173
II.5. Récapitulatif et autres microphones 176
II.5.a. Microphone M4-M2 176
II.5.b. Microphone M4-M1 176
II.5.c. Microphone M3-M1 177
III. Fabrication des microphones 179
III.1. Préliminaire : estimation des épaisseurs de dioxyde de silicium 179
III.2. Résultats de la gravure pour le microphone M4-M2 181
III.3. Résultats de la gravure pour le microphone M3-M1 183

III.4. Résultats de la gravure pour le microphone M4-M1 185
III.5. Conclusion sur la fabrication des microphones 187
IV. Caractérisation des microphones 188
IV.1. Caractérisations électriques 188
IV.1.a. Capacité du microphone M4-M2 189
IV.1.b. Capacité du microphone M4-M1 189
IV.1.c. Capacité du microphone M3-M1 190
IV.2. Caractérisations mécaniques 190
IV.2.a. Caractérisations mécaniques du microphone M4-M2 191
IV.2.b. Caractérisations mécaniques du microphone M4-M1 193
IV.2.c. Caractérisations mécaniques pour le microphone M3-M1 195
IV.3. Exploitation des résultats 196
IV.3.a. Microphone M4-M2 197
IV.3.b. Microphone M4-M1 200
IV.3.c. Microphone M3-M1 202
IV.4. Sensibilité des microphones 204
IV.4.a. Mesure de la sensibilité des microphones 204
IV.4.b. Explication de l'échec des mesures de sensibilité 207
IV.5. Conclusion 214
REFERENCES CHAPITRE 4 215
CHAPITRE 5 : Microphones CMOS-MEMS avec cavité arrière 221
I. Structure du microphone de type II 221
II. Modélisation des microphones MEMS capacitifs de type II 222
II.1. Circuit équivalent 223
II.2. Modélisation des différents paramètres du circuit équivalent 224
II.3. Estimation des performances 224
II.4. Paramètres du microphone M4-M3 de type II 228
III. Fabrication des microphones CMOS-MEMS de type II 230
III.1. Gravure humide au Silox Vapox III 231
III.1.a. Avant gravure 232
III.1.b. Gravure de la couche sacrificielle 235
III.2. Gravure sèche avec le HF vapeur 238
III.2.a. Gravure HF vapeur sans protection des bords 238
III.2.b. Conclusions 244
III.3. Gravure RIE et HF vapeur avec protection 244
III.3.a. Le problème des résidus 244
III.3.b. Gravure RIE préliminaire 246

III.3.c. Gravure au HF vapeur avec protection 250
IV. Conclusions 252
CONCLUSION GENERALE-PERSPECTIVES 253
LISTE DES FIGURES 255
LISTE DES TABLEAUX 264
PUBLICATIONS 266

RESUME

Récemment, des travaux montrant la faisabilité des MEMS à base de la technologie CMOS complétée par un micro-usinage en surface sans masque ont été publiés. A la différence de l'approche plus ancienne où la libération des composants MEMS a été faite par une gravure du silicium, la technologie proposée consiste en la gravure des couches d'oxyde afin de libérer les couches métalliques issues de la technologie CMOS. Ce sujet de thèse propose donc de fabriquer des microsystèmes à vocation acoustique à partir d'une technologie CMOS standard : AMS 0.35 µm. Il sera, pour cela, composé de deux parties.

Dans la première partie, il s'agit de développer un procédé technologique (déterminer le type de gravure, les temps de gravure, ainsi que les dimensions extrêmes réalisables pour les structures simples en technologie CMOS). En effet, après avoir étudié les différentes possibilités de la technologie CMOS-MEMS proposées dans la littérature, un procédé CMOS-MEMS a été mis au point. Ce procédé consiste à graver une couche sacrificielle d'oxyde afin de libérer des microstructures constituées des couches métalliques issues de la technologie CMOS 0.35 µm d'AMS. Le procédé est premièrement testé sur des échantillons contenant des microstructures telles que des ponts et des poutres.

La seconde partie du travail est consacrée à la validation du procédé CMOS-MEMS par un développement de structures MEMS acoustiques représentées par un microphone MEMS capacitif. Dans un premier temps, un microphone MEMS capacitif a été réalisé à partir de la technologie CMOS 0.35 µm d'AMS. Après avoir pris connaissance des différents aspects de la technologie CMOS 0.35 µm d'AMS (matériaux, dimensions, règles de dessin,…), une modélisation de microphone MEMS capacitifs est proposée grâce à la réalisation d'un schéma électrique équivalent basé sur les analogies entre les domaines électrique, mécanique et acoustique. Chaque paramètre de ce circuit est déterminé par l'intermédiaire de relations connues et par des logiciels de simulation utilisant la méthode des éléments finis (ANSYS, CoventorWare). Une fois les performances des microphones estimés à partir de ce circuit équivalent, un layout, représentant les différents microphones conçus, a été créé sous Cadence afin d'être envoyé au fondeur AMS. Dès la réception des échantillons, le procédé CMOS-MEMS mise en œuvre précédemment a été appliqué afin de libérer les structures des différents dispositifs. Ensuite, une série de caractérisations a pu être réalisée sur les premiers échantillons. Ces caractérisations visent à déterminer les performances des différents dispositifs fabriqués, mais aussi à estimer les propriétés mécaniques des différentes couches utilisées pour former la structure des microphones. De cette façon, le circuit équivalent pourra être validé ou être amélioré selon les résultats obtenus.

CHAPITRE 1 : Contexte

Etant donné que le sujet de thèse traite de la conception et de la fabrication de MEMS pour des applications acoustiques, ce premier chapitre introductif donnera, dans un premier temps, un aperçu général des MEMS, leurs différentes applications, leur impact économique ainsi que les principaux fabricants de MEMS, pour ensuite se concentrer sur les MEMS à vocation acoustique notamment les microphones MEMS capacitifs qui font l'objet d'une étude détaillée.

I. MEMS : définition et applications

MEMS est l'acronyme de « Micro Electro Mechanical Systems », appelés aussi « micromachines » au Japon ou « microsystèmes » en Europe. Comme son nom l'indique c'est un système possédant des parties mécaniques et électriques à une échelle micrométrique. Fabriqués pour la première fois au début des années 1970 grâce aux progrès des procédés de fabrication de la microélectronique, les microsystèmes connaissent aujourd'hui un développement important et sont un centre d'intérêt tant au niveau recherche qu'industriel.
Les MEMS sont utilisés en tant que capteurs ou actionneurs dans plusieurs domaines qui font appel à des principes physiques tels que la mécanique, la thermodynamique, l'optique, l'acoustique… ainsi que diverses techniques issues de l'électronique, de la biologie, de la chimie,…. En d'autres termes, les microsystèmes sont un domaine de recherche pluridisciplinaire. Face à ce développement dans plusieurs domaines, de nouveaux termes ont vu le jour : *MOEMS* (« Micro Opto Electro Mechanical System ») pour les MEMS optiques, *BioMEMS* désignant les MEMS dans le domaine de la biologie et de la médecine, ou encore *RFMEMS* (« Radio Frequency MEMS ») pour des MEMS spécialisés dans les radiofréquences.

Comme les microsystèmes jouent un rôle de capteur ou d'actionneur, leurs applications sont donc nombreuses et variées visant aussi bien des applications grand public que des applications industrielles ou de recherche. Parmi celle-ci on peut citer :

- l'automobile qui est sans doute l'un des domaines où les microsystèmes sont les mieux développés et mis à profit. On retrouve ainsi dans une voiture des accéléromètres, des capteurs de pression et des gyroscopes destinés le plus souvent à assurer le fonctionnement de systèmes de sécurité tels que les airbags, les freins (EPB, *Electronic Parking Brake*), le contrôle de la pression des pneus ou de stabilité du véhicule (ESC, *Electronic Stability Control*), les suspensions (ECS, *Electronically Controlled Suspension*) ainsi que des capteurs de gaz dans les échappements pour contrôler la pollution, des capteurs de température de flux pour la propulsion et de nombreux autres capteurs (Figure 1.1-a) ;
- les consoles de jeux vidéo, les téléphones portables (« *smartphones* ») et autres tablettes numériques intègrent des accéléromètres et des gyroscopes afin d'identifier les différents mouvements de l'utilisateur ;
- le domaine sportif avec les podomètres permettant de déterminer le nombre de pas, la vitesse, la distance parcourue et le pouls grâce à des accéléromètres et des capteurs de pression ;
- la biologie qui utilise des systèmes microfluidiques, comme les laboratoires sur puce (*« Lab-on-Chip »*) et les biopuces à ADN, à des fins d'analyse chimique ou génétique ;

- Le secteur médical fait l'objet lui aussi d'un intérêt particulier avec plusieurs capteurs et actionneurs MEMS pour le diagnostic et la thérapie médicale. Ainsi, on retrouve des micro-aiguilles permettant une administration contrôlée des médicaments, précise et indolore, des micro-pompes destinées à l'injection d'insuline d'une façon automatique et précise, des micro-manipulateurs utilisés pour saisir, maintenir, positionner et lâcher des objets 3D micrométriques, les capteurs ORL pour améliorer l'audition ou aider le chirurgien lors d'interventions sur les oreilles, mais aussi des systèmes d'imagerie optiques et ultrasonores et d'autres capteurs qui visent à améliorer les interventions chirurgicales, le diagnostic médical et la vie quotidienne des personnes (Figure 1.1-b) ;

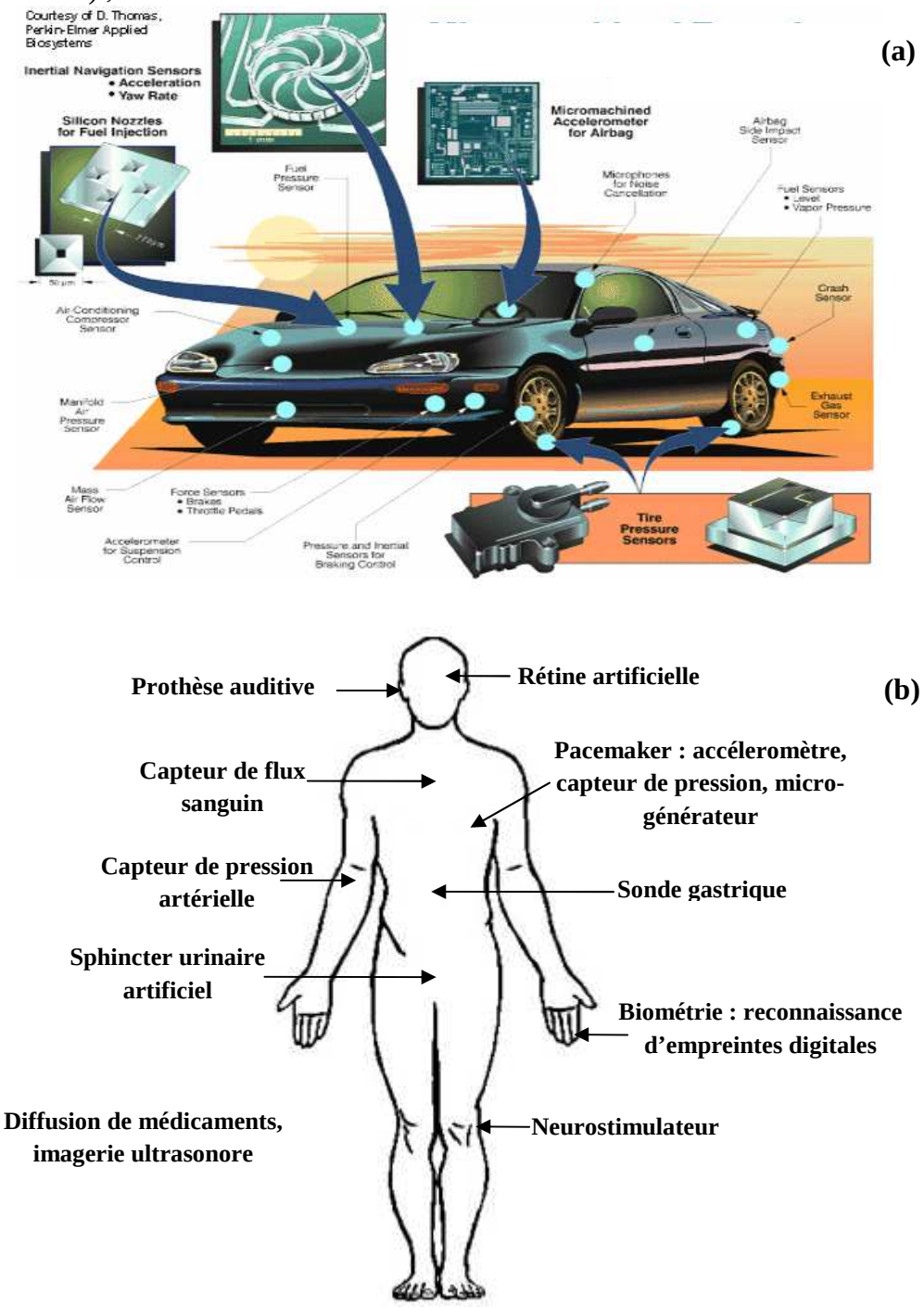


Figure 1.1. a) microsystèmes dans une voiture, b) microsystèmes dans le corps humain.

- l'énergie avec les micro-piles à combustible, la récupération d'énergie à base de vibrations ;
- l'optique avec les micro-miroirs ou les matrices de micro-miroirs implantés dans les vidéoprojecteurs numériques, mais aussi des réseaux de diffraction, des guides d'ondes et des filtres pour les systèmes de télécommunications optiques.

Bref, cette liste non exhaustive des applications liées aux microsystèmes pourraient encore s'allonger tant elles sont diverses et touchent de nombreux secteurs.
Les microsystèmes sont donc devenus très populaires et l'impact économique engendré est considérable. En effet, malgré un ralentissement en 2008 et 2009, causé certainement par la crise financière, l'industrie MEMS connaît une forte croissance en 2010 et voit ses revenus augmentés de 18.3 % par rapport en 2009 (source *iSuppli*). Depuis 2010, le marché global des microsystèmes ne cesse de grandir et cela devrait continuer dans les années à venir pour atteindre un marché de 21 milliards de dollars en 2017 (Figure 1.2), presque deux fois plus qu'en 2012 (11 milliards de dollars).

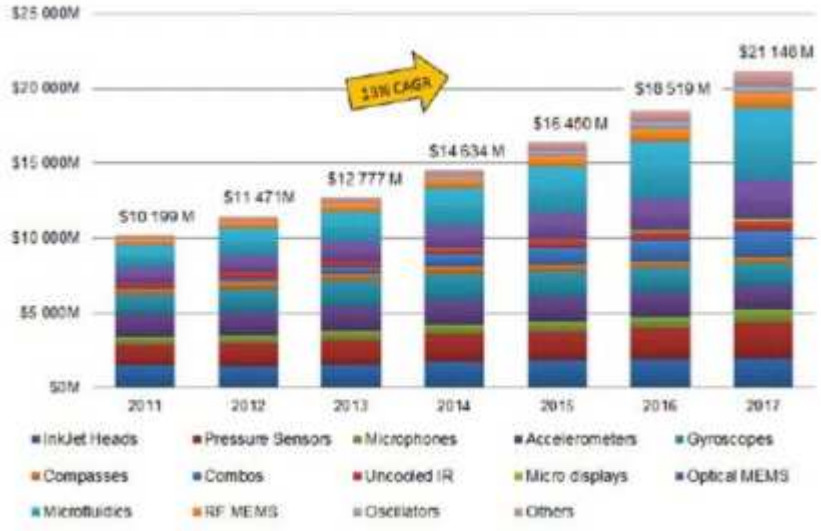


Figure 1.2. Marché global des MEMS (*source : Global Information Inc GII et Yole Developpement, "Status of the MEMS industry" 2012*).

Cette croissance fulgurante est due en partie au marché de la téléphonie mobile qui utilise aujourd'hui de plus en plus de composants microsystèmes (gyroscope, microphone, RFMEMS), ainsi que les tablettes numériques (accéléromètres, filtres à ondes acoustiques de volume (*BAW*), gyroscopes). Ensuite, Il y a aussi le marché à forte valeur ajouté comprenant des applications (à forte valeur ajoutée) dans le secteur industriel, médical, aérospatial, de l'énergie, des télécommunications optiques et la défense. Enfin, les MEMS connaissent une forte croissance dans les pays émergents tels que le Brésil, l'Inde, la Russie et la Chine où l'industrie automobile est fort demandeuse de capteurs MEMS ainsi que dans le secteur des télécommunications optiques avec les MOEMS.

Tout ceci réjouit les fabricants de microsystèmes qui sont principalement issus de l'industrie du semi-conducteur. Ainsi, on retrouve *Texas Instruments*, *STMicroelectronics* qui sont, respectivement, les principaux fabricants et fondeurs de l'industrie MEMS en 2012 (Figure 1.3), mais aussi *Analog Devices*, *Freescale*,…. On remarque aussi des entreprises bien connues du grand public comme *Hewlett-Packard (HP)*, *Canon*, *Bosch*, *Sony*.

Ce succès scientifique et économique des microsystèmes est dû en partie à leur miniaturisation, réalisée grâce aux progrès des microtechnologies. En effet, cette réduction importante de taille donne la possibilité d'intégrer sur une même puce ou un même boitier

capteur, actionneur et électronique associée (Figure 1.4) permettant ainsi d'améliorer leurs performances, leur fiabilité, de réduire leur consommation énergétique et leurs coûts grâce à une production massive.

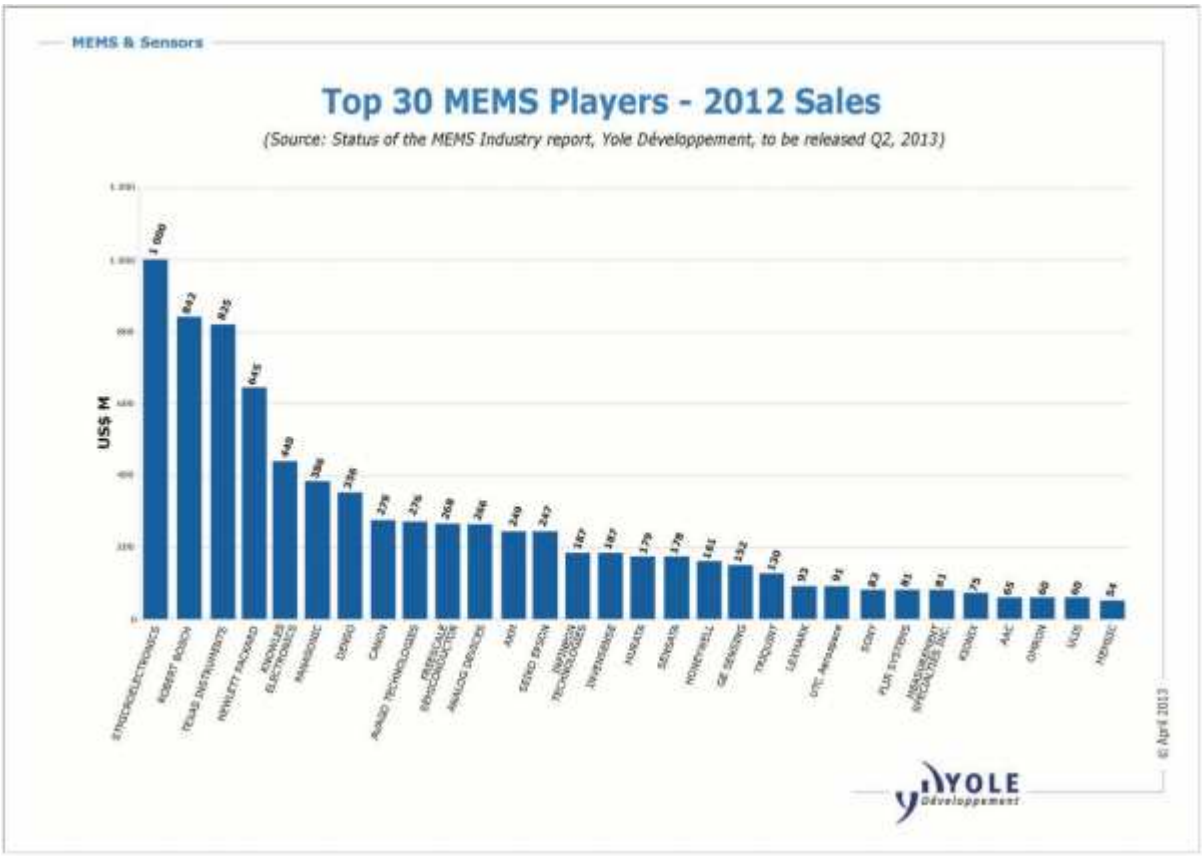


Figure 1.3. Principaux fabricants de l'industrie MEMS en 2012 (source Yole Developpement).

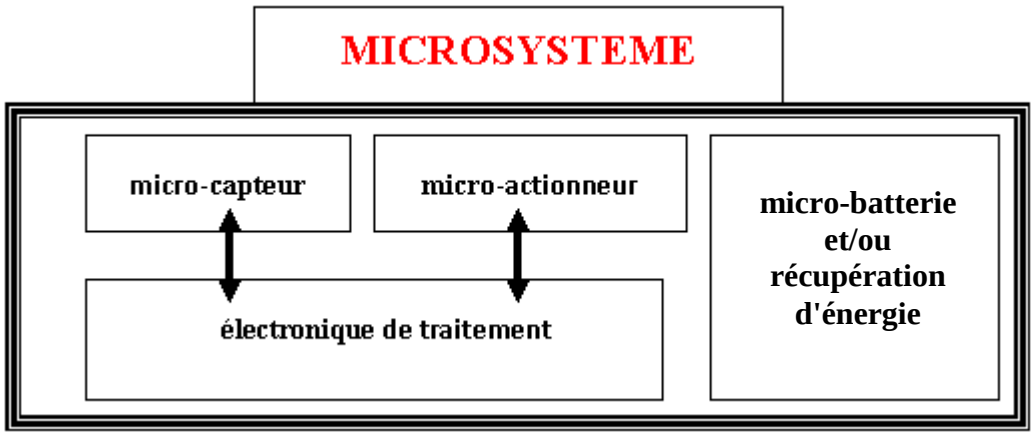


Figure 1.4. Composition d'un microsystème.

Les microsystèmes ont donc encore de beaux jours devant eux, surtout qu'ils pourraient avoir à jouer un rôle important dans les prochains défis de l'homme que sont l'énergie, l'environnement, la santé. Ainsi on pourrait voir apparaître de nouveaux microsystèmes pour la recherche de sources d'énergie, pour chauffer efficacement les résidences, pour lutter contre le vieillissement et l'obésité et aussi permettre un meilleur confort pour des personnes malades.

Les applications acoustiques ne sont pas en reste, elles non plus, et exploitent les performances améliorées qu'offrent les microsystèmes. C'est ce que nous proposons de découvrir dans le prochain paragraphe.

II. MEMS acoustiques

Depuis plusieurs années, le fulgurant développement des différentes méthodes de fabrication des microsystèmes a permis d'ouvrir un vaste champ d'évolution pour les dispositifs acoustiques. Ainsi les microsystèmes acoustiques sont devenus un centre d'intérêt particulier pour les équipes de recherche acousticiennes car ils permettent la réalisation d'instruments spécifiques capable d'interagir avec tous les domaines de l'acoustique.
Les principaux objectifs des MEMS acoustiques sont, premièrement, la miniaturisation des dispositifs acoustiques déjà existant à l'échelle macroscopique, puis deuxièmement, d'obtenir des fréquences plus élevées.
La miniaturisation apporte la réduction de la taille d'un système acoustique, bien entendu, mais aussi des réductions de coûts, une fiabilité et des performances améliorées comparées aux dispositifs acoustiques macroscopiques. Parmi ces dispositifs macroscopiques qui ont bénéficié de la miniaturisation et de ses avantages, on peut citer parmi d'autres systèmes : les microphones, les micromachines thermoacoustiques, certains microcapteurs à ondes acoustiques, les haut-parleurs.
L'obtention de fréquences très élevées (10 MHz à 10 GHz) permis par les microsystèmes acoustiques, et difficilement atteignable voire impossible avec des dispositifs macroscopiques, ont amélioré la sensibilité de certains capteurs à ondes acoustiques, la résolution d'images ultrasonores et donne la possibilité d'obtenir des résonances mécaniques en concordance avec les fréquences de l'électronique et des télécommunications.
Ainsi les microsystèmes acoustiques peuvent s'appliquer dans de nombreux domaines :

- l'électronique et les systèmes de télécommunication : oscillateurs programmables réalisés à partir de microrésonateurs électromécaniques, les filtres et duplexeurs à ondes acoustiques de volume (*« BAW »*, Bulk Acoustic Wave) utilisés dans le filtrage radiofréquence, les microphones MEMS dans les téléphones portables ou autres tablettes numériques. Ces MEMS acoustiques sont très développés et déjà commercialisés ;
- la micromanipulation ou la détection de fluide et d'objet mettent en jeu des phénomènes acoustiques réalisés par des microsystèmes ;
- l'imagerie et la thérapie par ultrasons avec les transducteurs micro-usinés (*« MUT »*, Micromachined Ultrasonic Transducer).

Comme on peut le voir, les microphones MEMS et les cMUTs parmi d'autres rentrent dans ces domaines d'application. Arbitrairement, on peut alors diviser les MEMS acoustiques en deux parties : les MEMS acoustiques basses fréquences tels que les microphones MEMS ou encore les haut-parleurs MEMS, et les MEMS acoustiques hautes fréquences comme les cMUTs ou les composants BAW, SAW, SHAPM, ...

II.1. MEMS acoustiques basses fréquences

Quand on parle de MEMS acoustiques basses fréquences, on considère en général les applications dans le domaine de l'audio dont la plage de fréquence s'étend de 20 Hz à 20 kHz. A l'échelle macroscopique, les dispositifs audio sont connus et très développés notamment les haut-parleurs et les microphones audio. Comme nous l'avons vu le premier objectif des microsystèmes acoustiques est de miniaturiser ce type de dispositifs macroscopiques (parmi d'autres) afin de permettre leur amélioration en terme de performances (sensibilité, bande passante,…), d'intégration et de coût. Hors, depuis l'avènement des microsystèmes, de nombreuses équipes de recherche et d'industriels se sont concentrées sur cet objectif.

En ce qui concerne les haut-parleurs, depuis l'émergence des microtechnologies, de nombreux efforts ont été faits pour miniaturiser les haut-parleurs macroscopiques afin de créer leurs homologues MEMS. En effet, la réduction de taille, de poids et de coûts apportés par des micro-haut-parleurs MEMS seraient fort utiles pour des applications telles que les téléphones portables ou les appareils auditifs. Plusieurs groupes ont alors étudié la faisabilité de fabriquer des micro-haut-parleurs en technologie MEMS afin d'en améliorer les performances [1]-[4]. Ainsi leur qualité acoustique a pu être améliorée, leur densité de puissance et leur rendement ont augmenté, mais malgré cela l'intégration n'est pas totale et le volume global demeure conséquent.

Pour les microphones, il en est tout autre chose. Force est de constater que l'objectif fixé a été atteint. Effectivement, tout commence déjà très tôt, puisque c'est en 1980, à l'université de Darmstadt, que débutent les travaux de G.M. Sessler sur le microphone intégré sur silicium, qui sera d'ailleurs le premier microsystème acoustique. Il sera suivi par Royer et son équipe qui fabriquent, en 1983, le premier microphone piézoélectrique en utilisant des techniques de micro-usinage du silicium [5] (figure 1.9). Puis, Hohm and Gerhard-Multhaupt présente en 1984 le premier microphone à électret fabriqué aussi à partir du silicium et des microtechnologies [6] (Figure 1.5).

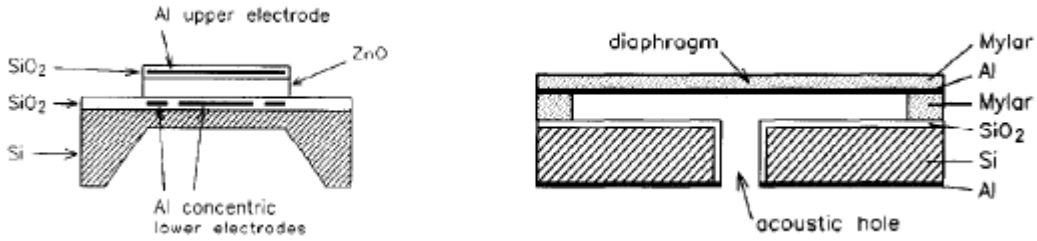


Figure 1.5. A gauche : vue en coupe du microphone piézoélectrique de Royer et al. [5]. A droite : vue en coupe du microphone à électret de Hohm et Gerhard-Multhaupt [6].

Puis la possibilité d'intégrer microphone et circuit électronique est démontrée par Royer dans [5], puis amélioré par Kim et son équipe en 1991 [7]. Durant la même année, Khünel présente un microphone à condensateur basé sur du silicium et intégré avec un transistor à effet de champ (« FET microphone ») [8] (Figure 1.6).

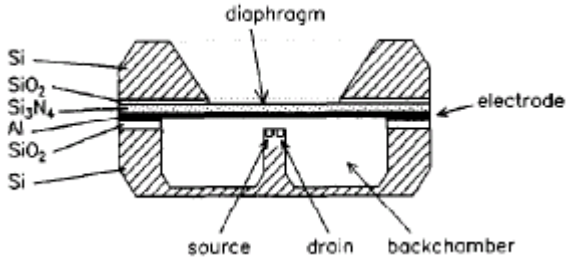


Figure 1.6. Vue en coupe du « FET microphone », microphone à condensateur avec intégration d'un transistor à effet de champ [8].

Ces différentes références démontrant la faisabilité de fabriquer des microphones miniatures basés sur les procédés de fabrication de la microélectronique et permettant, de plus, la possibilité d'intégrer microphone et circuit électronique ont suscité un vif intérêt particulièrement chez les industriels. Si bien qu'aujourd'hui les microphones MEMS représentent une part non négligeable du marché des MEMS. Selon *iSuppli*, les demandes de microphones MEMS ont atteint près de 1,3 milliards d'unités en 2011, soit une hausse de 82% par rapport à 2010, et devrait atteindre 2,9 milliards d'unités en 2015 (Figure 1.7). Toujours

d'après *iSuppli*, les revenus engendrés par les microphones MEMS vont passer de 227 millions de dollars en 2010 à 667 million de dollars en 2015. Ce succès, les microphones MEMS le doivent grâce à leur taille réduite, à une meilleure évolutivité (*scalability*), une meilleure tenue à la température et une qualité de son améliorée comparées aux microphones traditionnels. Ainsi les microphones MEMS sont, aujourd'hui, très utilisés dans les *smartphones* et les tablettes numériques afin de supprimer le bruit dans des applications de reconnaissance vocale par exemple, ils commencent aussi à être de mieux en mieux adopté dans les ordinateurs portables, les kits mains libres, les jeux et les caméras.

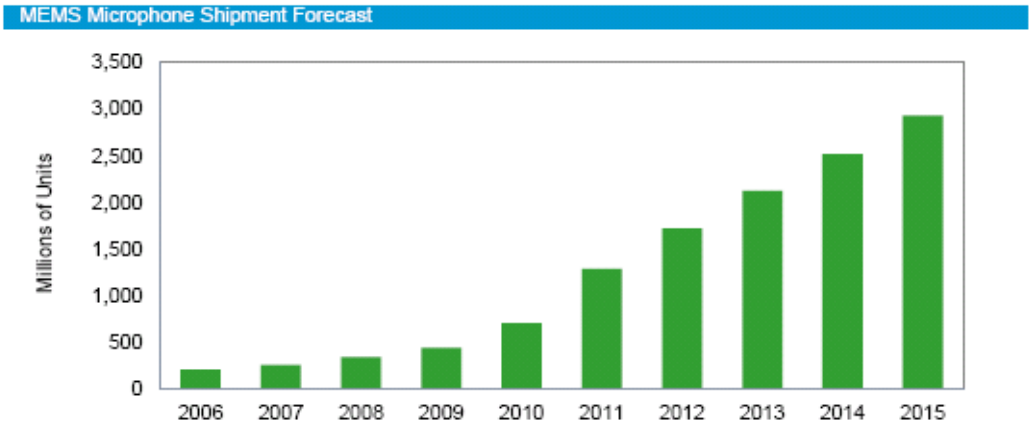


Figure 1.7. Évolution des demandes de microphones MEMS (source : iSuppli, 2011).

Tout ceci arrange les affaires des fabricants des microphones MEMS dont le leader est Knowles Acoustics concurrencé par Infineon, Akustica (Bosch), Analog Devices, Wolfson, STMicroelectronics, NXP, Freescale et d'autres fabricants de MEMS ainsi que des fabricants issus de l'industrie du microphone traditionnel. Tout ce petit monde contribue donc à l'amélioration des performances des microphones MEMS qui sont déjà bien développés et commercialisés.

La raison pour laquelle nous attachons une importance particulière aux microphones MEMS est que ce sujet de thèse traite de la conception et de la fabrication de microphone MEMS à partir d'une technologie bien précise : la technologie CMOS-MEMS, basée sur un procédé connu de la microélectronique. Nous détaillerons ultérieurement ce qu'est la technologie CMOS-MEMS ainsi que la fabrication d'un microphone MEMS à base de cette technologie.

Pour le moment, nous allons discuter d'un autre domaine des MEMS acoustiques et plus particulièrement des MEMS acoustiques associés à une autre plage de fréquence que celle de l'audio : les hautes fréquences.

II.2. MEMS acoustiques hautes fréquences

Le deuxième objectif des MEMS acoustiques est d'augmenter la fréquence des dispositifs acoustiques. La miniaturisation apportée par les microsystèmes permet la réalisation de cet objectif. En effet, il existe aujourd'hui divers MEMS acoustiques utilisés dans les domaines de l'électronique et des télécommunications radiofréquences tels que les composants à ondes acoustiques de volume et de surface (*BAW* pour *Bulk Acoustic Wave* et *SAW* pour *Surface Acoustic Wave*) qui assurent des fonctions de filtrage et d'oscillateurs ([9]-[12]). On retrouve ces microsystèmes principalement dans les tablettes numériques, certains téléphones portables, les systèmes de télécommunication militaires, le filtrage et en tant que base de temps pour les applications spatiales.

Il existe aussi les transducteurs ultrasonores fabriqués à partir des microtechnologies. On parle alors de transducteurs ultrasonores micro-usinés ou MUT, en anglais, pour

Micromachined Ultrasonic Transducers. Ces transducteurs permettent de transformer l'énergie électrique en énergie ultrasonore et inversement en mettant à profit des phénomènes physiques bien connus tels que la magnétostriction, la piézoélectricité et l'électrostatique.

Historiquement, les matériaux piézoélectriques, permettant la transduction électro-mécanique, ont été préférés par rapport aux autres modes de transduction pour générer et détecter des ultrasons. Ainsi ce sont les transducteurs ultrasonores piézoélectriques qui ont été le plus développés, ceci a continué avec l'arrivée des microtechnologies et des microsystèmes qui a permis la fabrication des PMUTs (*Piezoelectric MUT*) principalement utilisés dans les systèmes d'imagerie ultrasonore. Les transducteurs électrostatiques, quant à eux, étaient délaissés au profit de leurs homologues piézoélectriques car un fort champ électrique était indispensable pour que les transducteurs électrostatiques soient efficaces.

Cependant, les récentes avancées dans les technologies de microfabrication ont permis de fabriquer des MUTs électrostatiques capable de rivaliser avec les PMUTs. En effet, tout commence à la fin des années 1980 et au début des années 1990 où les premiers transducteurs électrostatiques micro-usinés sont apparus tout d'abord dans [13] en 1989 puis dans [14] en 1991. Malheureusement, ces transducteurs ne sont pas bien caractérisés et difficiles à fabriquer. Puis en 1993, un transducteur ultrasonore micro-usiné capacitif réalisé avec une technologie de fabrication plus simple et des performances améliorées est présenté par M. Haller et B.T. Khuri-Yakub [15]. Le terme de CMUT (*Capacitive Micromachined Ultrasonic Transducer*) est alors adopté par la communauté scientifique du domaine. Depuis cette démonstration qui montre la faisabilité des CMUTs à l'aide des microtechnologies, de nombreuses recherches ont été entreprises concernant la fabrication et la modélisation des CMUTs [16-20].

Les CMUTs deviennent alors une alternative prometteuse aux transducteurs piézoélectriques et aux PMUTs, ils offrent une plus grande large bande passante, des fréquences de résonance plus élevées (de 100 kHz à 70 MHz selon les applications) une meilleure simplicité de fabrication, une meilleure sensibilité et la possibilité d'être intégrés avec l'électronique associée. Ainsi les CMUTs, d'abord utilisés dans des applications de contrôle non destructif de matériaux, sont aujourd'hui des candidats parfaits pour l'imagerie ultrasonore haute résolution ainsi que pour la thérapie médicale. Les premiers dispositifs CMUTs pour l'imagerie ultrasonore ont d'or et déjà été commercialisés en 2009 par Hitachi (sonde Mappie, Figure 1.8) [21]. Toujours au niveau industriel, on peut aussi parler de la division médicale de Siemens qui travaille sur les CMUTs [22] ainsi que STMicroelectronics [23], mais rien n'a été encore commercialisé de la part de ces deux compagnies. Les CMUTs sont donc un sujet de recherche relativement récent surtout en ce qui concerne les applications médicales.

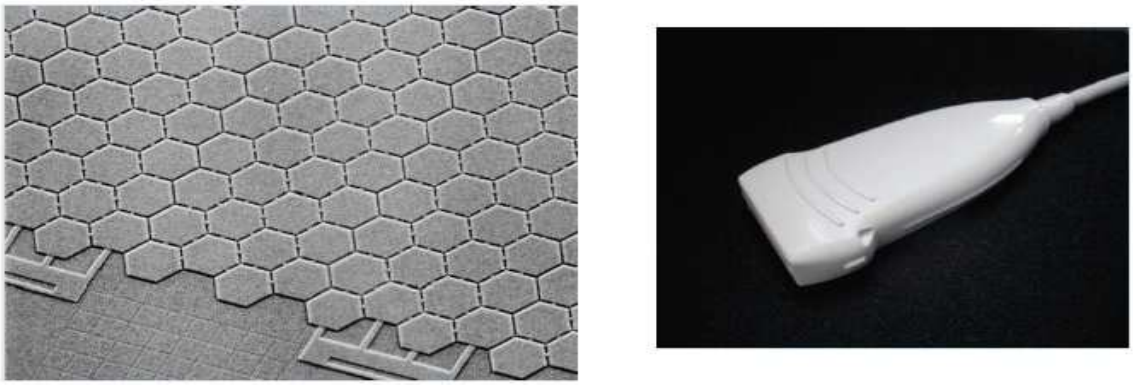


Figure 1.8. Sonde Mappie d'Hitachi à base de CMUT [22]. A gauche image MEB de la structure CMUT. A droite sonde Mappie destinée à l'imagerie ultrasonore.

III. Plan

Ce premier chapitre introductif nous a permis de nous familiariser avec les microsystèmes. Nous avons pu voir que les applications des MEMS sont nombreuses et variées et utilisées dans de multiples domaines, notamment en acoustique. Ils représentent aujourd'hui un marché en pleine expansion. Derrière ce succès scientifique et commercial se cachent les microtechnologies, terme qui désigne l'ensemble des procédés utilisés pour fabriquer un microsystème. Ces microtechnologies ont permis de miniaturiser les MEMS pour les rendre plus performants et plus fiables. Ces différents procédés de microfabrication sont principalement issus des techniques de fabrication des circuits intégrés utilisés en microélectronique.

Le deuxième chapitre de cette thèse discutera donc dans un premier temps de cet apport de la microélectronique pour la fabrication des microsystèmes et pour bien comprendre ensuite les différentes techniques de fabrication des MEMS. Puis, nous verrons qu'il existe des technologies dédiées pour fabriquer un microsystème mais aussi des techniques de fabrication qui permettent d'intégrer capteur/actionneur MEMS avec l'électronique associée. Nous nous intéressons, toujours dans ce même chapitre, particulièrement à l'une de ces techniques qui permet d'utiliser un procédé CMOS standard issus de l'industrie du semi-conducteur pour fabriquer un microsystème, on parle alors de la technologie CMOS-MEMS.

Le troisième chapitre décrira les différents paramètres et propriétés de la technologie d'AustriaMicroSystem (AMS) 0.35 µm, procédé CMOS standard utilisé dans cette thèse pour fabriquer les différents microsystèmes souhaités. Le procédé de gravure mis en œuvre pour obtenir les différentes structures MEMS sera exposé et étudié. Enfin, des microstructures de test seront exploitées pour estimer les propriétés mécaniques de la couche métallique utilisée pour fabriquer les structures mobiles des microsystèmes acoustiques présentés dans cette thèse.

Le quatrième chapitre consistera en la modélisation, la fabrication et la caractérisation d'un microphone MEMS capacitif fabriqué à partir de la technologie CMOS AMS 0.35 µm. Après une étude bibliographique sur les microphones MEMS capacitifs, nous proposerons la modélisation de microphones MEMS capacitifs utilisant les couches métalliques de la technologie CMOS AMS 0.35 µm. Ensuite, le procédé de gravure mis au point dans le chapitre précédent sera utilisé pour libérer les microstructures de ces microphones. Enfin, des mesures électriques et mécaniques seront utilisées afin de caractériser les microphones précédemment fabriqués.

Le cinquième et dernier chapitre proposera une nouvelle géométrie de microphones MEMS capacitifs afin de résoudre les problèmes rencontrés avec les microphones fabriqués dans le chapitre précédent. La modélisation et la fabrication de ce nouveau microphone seront décrites et étudiées.

Enfin, nous finirons ce manuscrit de thèse par une conclusion générale et les perspectives sur les différents travaux abordés dans cette thèse.

REFERENCES CHAPITRE 1

[1] J.J. Neumann Jr, K.J. Gabriel, *"CMOS-MEMS membrane for audio-frequency acoustic actuation"*, Sensors and Actuators A, Vol. 95, 2002, pp. 175-182.

[2] Ming-Cheng Cheng, Wen-Sheh Huang and Star Ruey-Shing Huang, *"A silicon microspeaker for hearing instruments"*, J. Micromechanics and Microengineering, Vol. 14, 2004, pp. 859–866.

[3] Sang-Soo Je, Fernando Rivas, Rodolfo E. Diaz, Jiuk Kwon, Jeonghwan Kim, Bertan Bakkaloglu, *"A Compact and Low-Cost MEMS Loudspeaker for Digital Hearing Aids"*, IEEE Transactions on Biomedical Circuits And Systems, vol. 3, n°5, October 2009.

[4] I. Shahosseini, E. Lefeuvre, E. Martincic, M. Woytasik, J. Moulin, S. Megherbi, R. Ravaud, G. Lemarquand, *"Design of the silicon membrane of high fidelity and high efficiency MEMS microspeaker"*, Symposium on Design, Test, Integration and Packaging of MEMS/MOEMS, 11-13 May 2011, Aix-en-Provence, France.

[5] M. Royer, J.O. Holmen, M.A. Wurm, OS. Aadland and M. Glenn, *"ZnO on Si integrated acoustic sensor"*, Sensors and Actuators A, Vol. 4, 1983, pp. 357-362.

[6] D. Hohm and R. Gerhard-Multhaupt, *"Silicon-dioxide electret transducer"*, J. Acoustical Society of America, Vol. 75, 1984, pp. 1297-1298.

[7] E.S Kim, J.R. Kim and R.S. Muller, *"Improved IC-compatible piezoelectric microphone and CMOS process"*, Proceedings 6th International Conference on Solid-State Sensors and Actuators (Transducers'91), San Francisco, CA, USA, June 24-28, 1991, pp. 270-213.

[8] W. Ktihnel, *"Silicon condenser microphone with integrated field-effect transistor"*, Sensors and Actuators A, Vol. 25-27**,** 1991, pp. 521-525.

[9] T. Mattila, J. Kiihamäki, T. Lamminmäki, O. Jaakkola, P. Rantakari, A. Oja, H. Seppä, H. Kattelus, I. Tittonen, *"A 12 MHz micromechanical bulk acoustic mode oscillator"*, Sensors and Actuators A, Vol. 101, 2002, pp. 1–9.

[10] S. Mahon and R. Aigner, *"Bulk Acoustic Wave Devices – Why, How, and Where They are Going"*, CS MANTECH Conference, Austin, Texas, USA, 14-17 Mai, 2007.

[11] Amal Zaki, Hamed Elsimary, Mona Zaghloul, *"Miniature SAW device using MEMS technology"*, Microelectronics Journal, Vol. 38, 2007, pp. 426–429.

[12] V. Georgel, F. Verjus, E.C.E. van Grunsven, P. Poulichet, G. Lissorgues, C. Pellet, S. Chamaly, T. Bourouina, *"A SAW filter integrated on a silicon passive substrate used for system in package"*, Sensors and Actuators A, Vol. 142, 2008, pp. 185–191.

[13] K. Suzuki, K. Higuchi, and H. Tanigawa, *"A silicon electrostatic ultrasonic transducer"*, IEEE Transaction on Ultrasonics, Ferroelectrics and Frequency Control, Vol. UFFC-36, 1989, pp. 620-627.

[14] M. Rafiq and C.Wykes, *"The performance of capacitive ultrasonic transducers using v-grooved backplates"*, Measurement Science and Technology, Vol. 2, No. 2, 1991, pp. 168-174.

[15] M. I. Haller and B. T. Khuri-Yakub, *"A surface micromachined electrostatic ultrasonic air transducer"*, in Proceedings on IEEE Ultrasonic International Symposium, 1994, pp. 1241-1244.

[16] Schindel DW and Hutchins DA, *"The design and characterization of Micromachined air-coupled capacitance transducers"*, IEEE Transactions on Ultrasonics, Ferroelectrics and Frequency Control, Vol. 42, 1995, pp. 42-50.

[17] Haller MI and Khuri-Yakub BT, *"A Surface Micromachined Electrostatic Ultrasonic Air Transducer"*, IEEE Transactions on Ultrasonics, Ferroelectrics and Frequency Control, Vol. 43, 1996, pp.1-6.

[18] Eccardt PC, Niederer K, Scheiter T, and Hierhold C, *"Surface micromachined ultrasound transducers in CMOS technology"*, Proceedings of the 1996 IEEE International Ultrasonics Symposium, 1996, pp. 959-962.

[19] Eccardt PC, Niederer K, and Fischer B, *"Micromachined transducers for ultrasound applications"*, Proceedings of the 1997 IEEE International Ultrasonics Symposium, 1997, pp. 1609-1618.

[20] Khuri-Yakub BT, Cheng CH, Degertekin FL, Ergun S, Hansen S, Jin XC, and Oralkan Ö, *"Silicon Micromachined Ultrasonic Transducers"*, Japanese Journal of Applied Physics, Vol. 39, 2000, pp. 2883-2887.

[21] www.hitachi-medical.co.jp/medix/pdf/vol51/P31-34.pdf

[22] http://www.diagnosticimaging.com/articles/siemens-medical-acquires-pioneer-silicon-based-ultrasound-transducers

[23] http://www.wirelessdesignmag.com/product-releases/2011/07/enabling-technology-tomorrow%E2%80%99s-ultrasound-imaging

CHAPITRE 2 : De la microélectronique à la technologie CMOS-MEMS

Ce deuxième chapitre s'intéresse à la fabrication des microsystèmes. Nous verrons dans un premier temps, l'apport des techniques de fabrication des circuits intégrés pour que l'on puisse comprendre ensuite les différentes méthodes de fabrication des MEMS. Ensuite, nous nous intéresserons à la technologie CMOS-MEMS permettant de fabriquer des structures MEMS à partir d'un procédé CMOS standard de la microélectronique.

Les microsystèmes sont à l'origine fabriqués par des procédés issus de l'industrie de la microélectronique. Puis, au début des années 1990, des technologies spécifiques aux microsystèmes se sont développées. Si bien qu'aujourd'hui, les technologies microsystèmes ne sont pas standardisées comme en microélectronique et dépendent de l'application envisagée. Néanmoins, ces microtechnologies exploitent souvent les différentes propriétés des matériaux utilisés pour les circuits intégrés comme le silicium, le polysilicium, l'aluminium par exemple. Il est donc devenu possible d'intégrer capteurs et/ou actionneurs MEMS et l'électronique associée sur une même puce ou un même boitier, on parle alors :

- d'intégration monolithique : les microsystèmes et leur électronique sont intégrés sur une même puce ;
- d'intégration hybride : les microsystèmes et l'électronique associée sont intégrés dans un même boitier contenant une puce « composants microsystèmes » et une autre dédiée aux circuits électroniques.

Nous détaillerons dans ce chapitre les méthodes de fabrication pour ces deux types d'intégration. Mais tout d'abord il est préférable de décrire quelques étapes de fabrication issues de la microélectronique qui seront utiles pour comprendre la fabrication des microsystèmes.

I. Apport de la microélectronique

A leur début, les microsystèmes ont été fabriqués grâce aux progrès des différentes méthodes de fabrication des circuits intégrés mais aussi grâce aux propriétés des matériaux utilisés en microélectronique. On retrouve donc encore aujourd'hui certaines étapes utilisées à la fois pour la fabrication des circuits intégrés et à la fois pour la fabrication des microsystèmes ainsi que les mêmes matériaux. Voici une brève description de ces principales étapes.

I.1. L'oxydation

L'oxydation thermique est un procédé permettant la croissance d'un oxyde de silicium, le dioxyde de silicium (SiO_2), grâce à une réaction d'oxydation du substrat en silicium (Si) à une température située entre 900 et 1100°C. Il existe principalement deux types d'oxydation :

- l'oxydation sèche qui utilise le dioxygène en mettant en œuvre la réaction chimique :

$$Si + O_2 \rightarrow SiO_2$$

- l'oxydation humide qui utilise de la vapeur d'eau :

$$Si + 2H_2O \rightarrow SiO_2 + 2H_2$$

En général, l'oxydation sèche est plus lente mais donne un oxyde de meilleure qualité tandis que l'oxydation humide plus rapide donne un oxyde avec plus de défauts électriques. La réaction d'oxydation s'effectue dans des fours prévus à cet effet.
En microélectronique, le dioxyde de silicium ainsi obtenu est utilisé par exemple en tant que masque d'implantation ou de diffusion de dopants, d'isolation électrique entre différentes couches conductrices, de couches actives dans les transistors MOS (oxyde de grille). Pour la fabrication des microsystèmes, le SiO_2 sert souvent de couches sacrificielles, terme que l'on définira ultérieurement.

I.2. Le dépôt

Dans le cas, par exemple, où l'on veut créer une couche de SiO_2 lorsque le matériau du substrat ou la couche sous-jacente n'est pas du silicium, l'oxydation thermique n'est plus possible et il faut alors réaliser un dépôt de cette couche de SiO_2. En général, ce dépôt se fait soit par réaction chimique en phase vapeur (*CVD, Chemical Vapor Deposition*) pour les oxydes, les nitrures de silicium (les isolants) et le polysilicium soit par pulvérisation cathodique et évaporation (*PVD*, *Physical Vapor Deposition*) pour les métaux.

CVD (« Chemical Vapor Deposition »)

Les techniques CVD ont pour but de former une couche à la surface d'une autre grâce à un précurseur dont la nature a été changée par plusieurs réactions chimiques. Il existe deux types de dépôt CVD :

- LPCVD (*Low Pressure CVD*) : un dépôt chimique est réalisé en phase vapeur et basse pression (~100 mtor) dans une enceinte à quartz élevée à des températures allant de 400 à 800°C. On injecte dans cette enceinte les gaz qui réagissent et synthétisent le matériau à déposer. La pression, la température et le type de gaz utilisé sont des paramètres importants pour ce type de dépôt car la morphologie du matériau déposé, liée à ses propriétés électriques, en dépend.
- PECVD (*Plasma Enhanced CVD*) : les réactions s'effectuent dans une enceinte métallique dans laquelle un des gaz réactifs est excité en plasma par l'apport d'énergie sous forme électromagnétique (générateur radiofréquence en général). Grâce à l'énergie liée à ce plasma, les réactions chimiques sont favorisées et peuvent être réalisées à basse température.

Le dépôt du SiO_2 se fait à partir du silane (SiH_4) ou le monochlorosilane (SiH_3Cl) en mettant en jeu les réactions suivantes :

$$SiH_4 + 2O_2 \rightarrow SiO_2 + H_2O \text{ entre 200 et 500°C}$$

$$SiH_4 + 4CO_2 \rightarrow SiO_2 + 4CO + 2H_2O \text{ entre 500 et 900°C}$$

$$SiH_3Cl + 3N_2O \rightarrow SiO_2 + 3N_2 + HCl + H_2O \text{ à 950°C, à basse pression}$$

$$SiH_4 + 2N_2O_2 \rightarrow SiO_2 + N_2 + 2H_2O_2 \text{ entre 200 et 400°C, à basse pression assisté par plasma}$$

Les nitrures de Silicium sont utilisés comme barrière contre l'oxydation, notamment dans la couche de passivation finale. Ils sont obtenus à partir des réactions :

$$3\,SiH_4 + 4NH_3 \rightarrow Si_3N_4 + 12H_2 \text{ entre 650 et 1100°C (pression atmosphérique)}$$

$$3SiH_3Cl + 7\,NH_3 \rightarrow Si_3N_4 + 3NH_4Cl + 9H_2 \text{ à basse pression}$$

Le dépôt de polysilicium se fait à partir du silane suivant la réaction de pyrolyse :

$$SiH_4 \rightarrow Si + 2H_2 \text{ à basse pression}$$

PVD (« Physical Vapor Deposition »)

Les techniques PVD sont utilisées, en général, pour le dépôt de métaux tels que l'aluminium. Les dépôts PVD peuvent se faire par :

- évaporation : cette technique consiste à chauffer un matériau (la source) soit par effet Joule, soit par induction ou par bombardement électronique afin de le vaporiser et de le déposer sur un substrat. En effet, lorsque le matériau à déposer est chauffé, l'énergie d'agitation thermique est plus importante que l'énergie de liaison entre atomes, qui sont alors arrachés et s'échappent dans toutes les directions. Si le vide est suffisant, le libre parcours moyen des espèces arrachées devient plus grand que la distance source-substrat et donc les atomes se déposent sur le substrat.
- pulvérisation cathodique : c'est un procédé à froid et à basse pression. Un potentiel important (de 500 à 5000 V) est appliqué à la source, matériau à déposer, placée dans une enceinte où une faible pression d'argon est maintenue. La différence de potentiel transforme alors les atomes d'argon en ions argon Ar^+, les électrons sont alors attirés vers l'anode et les ions Ar^+ vers la source. Les ions accélérés par la différence de potentiel vont heurter la source d'où des atomes et des électrons sont éjectés. Les atomes alors éjectés de la source se déposent sur le substrat.

La fabrication des microsystèmes utilisent aussi ces différentes techniques de dépôt ainsi que les matériaux déposés qui servent à la fabrication des circuits intégrés. Ainsi le SiO_2 est souvent utilisé en tant que couche sacrificielle tandis que le polysilicium, l'aluminium ou le nitrure de silicium, grâce à leurs propriétés mécaniques, peuvent être utilisés pour former les structures mécaniques des microsystèmes.

I.3. La lithographie

La lithographie, ou parfois appelée la photolithographie, permet de reproduire un motif sur une couche mince de résine photosensible par l'intermédiaire d'un masque. Pour cela, une fine couche de résine photosensible est déposée sur le substrat et est exposée à la lumière ultraviolette (UV) à travers un masque constitué d'une plaque de quartz sur laquelle sont dessinés les motifs en chrome à transférer. L'exposition à la lumière UV, appelée aussi insolation, permet de fragiliser ou de durcir les zones de résine insolées par la lumière. On parle alors de résine positive lorsque les zones exposées à la lumière sont fragilisées ou de résine négative lorsqu'elles sont durcies. Ainsi, il devient possible de retirer la couche de résine par voie chimique grâce à la solution du révélateur, qui va dissoudre les parties de la résine les plus fragiles, préalablement définies par le masque mais aussi par le type de résine utilisé. De cette façon, la zone définie par le masque sert de base à la réalisation de structures 3D.

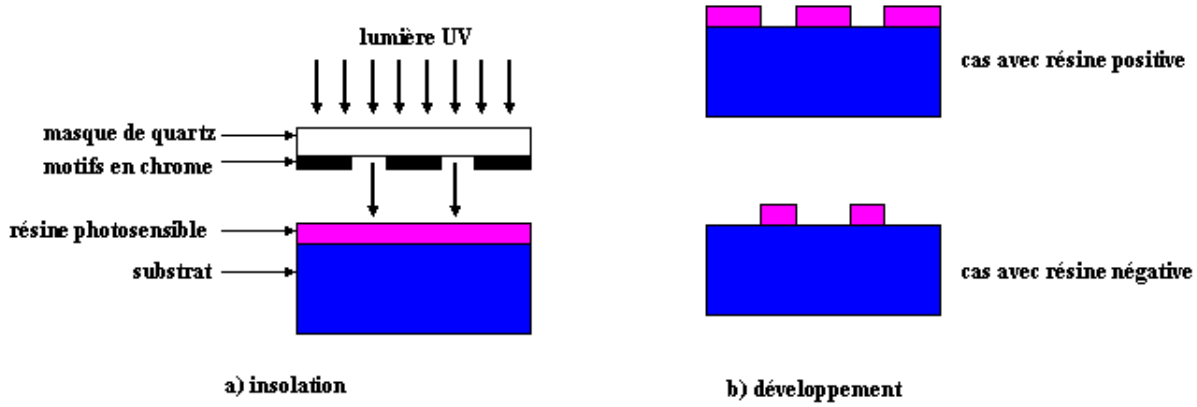


Figure 2.1. La lithographie : a) l'insolation consiste à exposer la résine à la lumière UV, b) le développement permet de dissoudre les zones de résines les plus fragiles grâce au révélateur selon le type de résine utilisé.

La lithographie peut-être utilisée plus d'une vingtaine de fois dans un procédé de fabrication de circuits intégrés. C'est donc une étape importante qui s'est développée et améliorée au fil du temps pour faire face aux problèmes de la miniaturisation. Si bien qu'aujourd'hui, la maîtrise de cette technique permet son utilisation dans différents procédés de fabrication des microsystèmes.

I.4. La gravure

La gravure a pour but d'enlever de la matière. Pour ce faire, il existe principalement deux techniques de gravure :

- la gravure humide : les couches sont gravées de manière chimique à l'aide de liquides ;
- la gravure sèche : la gravure des couches se fait au moyen de plasmas.

La gravure humide

La gravure humide consiste à graver une couche par des attaques chimiques en solution. En général, le matériau est attaqué avec une vitesse de gravure identique dans toutes les directions, on dit alors que la gravure est isotrope. Elle peut être aussi très sélective, c'est-à-dire que sur plusieurs matériaux plongés dans une solution de gravure, il est possible que la solution attaque un matériau particulier et beaucoup moins les autres voir pas du tout. La gravure humide est relativement simple à mettre en œuvre et est donc très utilisée. Toutefois, la fin de gravure est parfois difficile à contrôler, ce qui peut entraîner des phénomènes de surgravure latérale ou verticale dans le cas d'une faible sélectivité. A noter qu'il existe des gravures humides qui peuvent être anisotropes. Les solutions les plus couramment utilisées dans la fabrication des circuits intégrés sont :

- un mélange d'acide nitrique (HNO_3) et d'acide fluorhydrique (HF) pour la gravure du silicium polycristallin ;
- la gravure du silicium monocristallin se fait par un mélange d'hydrazine (N_2H_4) et d'eau (H_2O) ;
- La gravure du dioxyde de silicium (SiO_2) se fait généralement avec une solution d'acide fluorhydrique (HF) dilué dans de l'eau (H_2O) et tamponnée par du fluorure d'ammonium (NH_4F) ;
- Le nitrure de silicium (Si_3N_4) est gravé par une solution d'acide phosphorique (H_3PO_4) ;

- Un mélange d'eau (H_2O), d'acide nitrique (HNO_3), d'acide acétique (CH_3COOH) et d'acide phosphorique (H_3PO_4) peut graver l'aluminium.

La gravure sèche

La gravure sèche est une technique de gravure plasma qui consiste à attaquer chimiquement les matériaux par des ions ou des radicaux libres issus d'un mélange gazeux. Parmi ces techniques, on peut citer principalement la gravure ionique réactive ou *Reactive Ion Etching* (*RIE*) en anglais. Dans une chambre à vide sont introduits des gaz qui vont former un plasma par l'intermédiaire d'un champ électrique radiofréquence. Sous l'action de ce champ, les molécules sont cassées et transformées en ions, ces ions sont ensuite accélérés par le champ électrique et réagissent avec le matériau à graver. On distingue alors deux effets :

- un effet chimique : le matériau à graver réagit avec les ions ;
- un effet physique : le bombardement des atomes du matériau par les ions (caractère anisotrope).

Le caractère isotrope ou anisotrope de la réaction dépend de la prépondérance d'un effet sur l'autre. En effet, un réglage entre le flux d'ions chimiquement actifs et l'énergie des ions incidents venant du plasma donne la possibilité d'obtenir des gravures soit de nature isotrope soit anisotrope. La gravure est anisotrope lorsqu'on donne aux ions réactifs une orientation préférentielle dans la direction du matériau à graver grâce à la modification du champ électrique. Ainsi la RIE est capable de faire des tranchées de grande profondeur grâce à des flancs de gravure verticaux. Dans la fabrication des microsystèmes, on utilise souvent cette technique ou une variante de celle-ci : la gravure ionique réactive profonde ou *Deep Reactive Ion Etching* (*DRIE*) qui est fortement anisotrope permettant ainsi de créer des trous et des tranchées encore plus profonds.

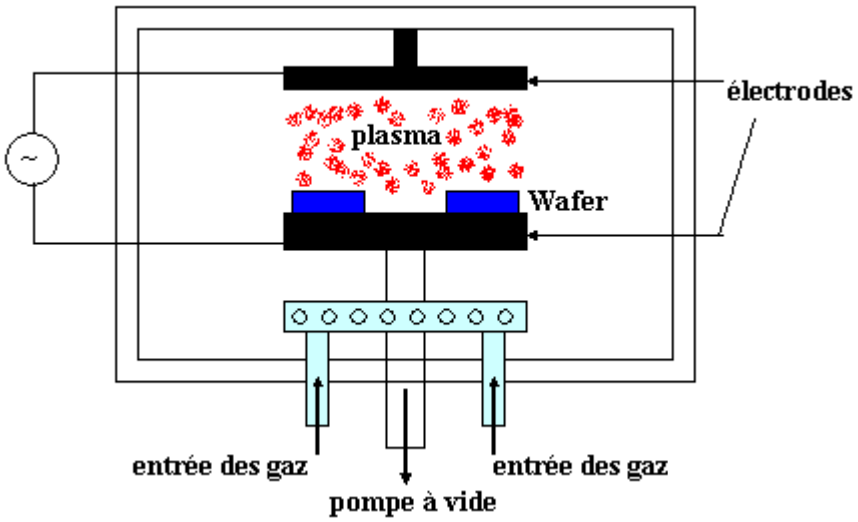


Figure 2.2. Schéma d'un réacteur pour gravure RIE

Nous avons décrit ici les étapes les plus utilisées dans les procédés de fabrication des circuits intégrés. Ces mêmes techniques peuvent s'appliquer aussi dans la fabrication de microsystèmes. En effet, nous verrons dans le prochain paragraphe que les principales techniques de fabrication des MEMS exploitent ces différentes étapes issues de la microélectronique.

II. Techniques de fabrication des microsystèmes

Comme nous l'avons vu dans la première partie, les microsystèmes englobent une énorme variété d'applications. Le point commun entre toutes ces différentes applications est

la capacité à fabriquer les microsystèmes et leur électronique associée. Nous verrons, ici, que la fabrication des MEMS utilise les mêmes étapes que la fabrication des circuits intégrés décrites précédemment comme la lithographie, la gravure humide et sèche, l'oxydation ou les techniques de dépôts. Mais parfois, ces différentes étapes ne suffisent pas pour concevoir un microsystème, il est alors nécessaire de mettre en œuvre des techniques propre à la fabrication des MEMS. On distingue alors deux catégories d'étapes technologiques : celles qui sont propres à la fabrication des microsystèmes et celles qui sont issues de la microélectronique comme l'explique le Tableau 2.1.

étapes « microélectroniques »	étapes « microsystèmes »
• **lithographie** • **oxydation** • **dépôt** : LPCVD pulvérisation évaporation épitaxie • **gravure** humide sèche (RIE, DRIE) • **dopage** : diffusion implantation • **planéarisation**	• **moulage** • **collage de substrat** (*« wafer bonding »*) • **lithographie double face** • **dépôt de matériaux actifs spécifiques** : matériaux piézoélectriques matériaux magnétiques

Tableau 2.1. Étapes technologiques utilisées dans la fabrication des microsystèmes.

Le choix d'un procédé de fabrication d'un microsystème dépend d'une part de l'application visée et d'autre part des matériaux utilisés pour fabriquer le microsystème afin de mettre en œuvre cette application. Effectivement, on peut classer les matériaux MEMS en cinq grandes catégories (Figure 2.3) :

- les matériaux de la structure MEMS et les matériaux du substrat doivent être capable de résister aux différentes étapes du procédé de fabrication. Le matériau composant la structure du microsystème est choisi en fonction de ses propriétés mécaniques, électriques et/ou thermiques comme par exemple le module de Young, la densité, la limite d'élasticité, la conductivité électrique et thermique, mais aussi la stabilité à long terme de ces différentes propriétés ;
- les matériaux « espaceurs » qui sont complètement ou partiellement gravés afin de libérer la microstructure, on les appelle le plus souvent matériaux ou couches sacrificiels. A noter aussi qu'ils peuvent servir de moules pour les microstructures ;
- les matériaux dits de surface sont utilisés soit pour protéger le substrat ou la structure de certaines étapes de gravure soit pour réaliser une isolation électrique ;
- les matériaux actifs sont incorporés sur la structure et exploitent leurs propriétés de transduction comme les piézorésistances, les matériaux piézoélectriques, les matériaux magnétiques.

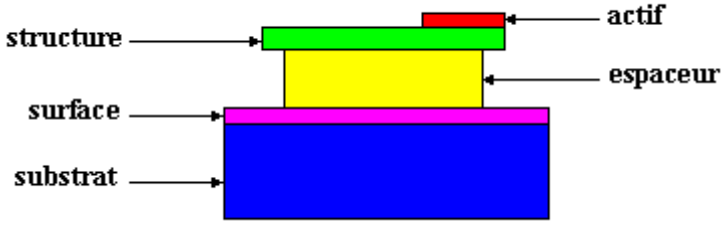


Figure 2.3. Cinq grandes catégories de matériaux MEMS

Bien sûr, il n'est pas toujours nécessaire d'utiliser ces cinq catégories de matériaux dans un même procédé pour concevoir un MEMS. Cependant, l'utilisation de tel ou tel matériau a un impact direct sur le procédé de fabrication du microsystème. Ainsi, les étapes technologiques peuvent être très différentes si on utilise du silicium ou un matériau polymère en tant que structure MEMS par exemple. De même que l'utilisation d'un matériau actif piézoélectrique comme le PZT (*Titano-Zirconate de Plomb*) ou l'oxyde de zinc (ZnO) nécessitera au moins une étape supplémentaire de dépôt.

Selon l'application visée et les matériaux utilisés pour fabriquer le microsystème, on pourra soit utiliser des étapes technologiques propres aux microsystèmes soit des étapes issues de la fabrication des circuits intégrés ou encore les deux combinées. Mais un microsystème est un capteur ou un actionneur, il a donc besoin d'un système électronique pour traiter les informations qu'il fournit ou pour envoyer les signaux dont il a besoin pour son fonctionnement. Donc, à la fabrication du microsystème, il faut ajouter la fabrication du circuit électronique qui lui est associé. On distingue alors deux cas de configurations possibles :

- une intégration monolithique : les composants microsystèmes et le circuit électronique associé sont intégrés sur la même puce. Ceci est souvent le cas quand les différentes étapes de fabrication des MEMS sont compatibles avec le procédé de fabrication microélectronique ou alors que les matériaux utilisés pour la structure des microsystèmes sont les mêmes que ceux nécessaires à la fabrication du circuit électronique comme par exemple le silicium, le polysilicium ou l'aluminium. Dans la plupart des cas, la fabrication des microsystèmes nécessite l'ajout d'étapes supplémentaires à un procédé standard de la microélectronique soit après (post-procédé), soit avant (pré-procédé), soit pendant (le procédé de base est alors modifié). On utilise le plus souvent la technologie CMOS pour des raisons de coût. L'intégration monolithique des microsystèmes et des circuits électroniques a des avantages en termes de performances (réduction du bruit) et de coûts puisque dans de nombreux cas, le coût de production d'un système monolithique sera moins élevé qu'un système hybride nécessitant plusieurs technologies. Toutefois, la solution monolithique n'est pas toujours applicable ou économique, on fait alors appel à la solution hybride ;
- une intégration hybride : les composants microsystèmes et le circuit électronique associé sont fabriqués sur des puces différentes et intégrés dans un même boitier. Effectivement, lorsque les étapes de fabrication des microsystèmes ne sont pas compatibles avec un procédé standard de la microélectronique ou qu'un système monolithique devient plus coûteux qu'une intégration hybride, les composants microsystèmes et le circuit électronique sont fabriqués séparément. Ainsi, on se retrouve avec deux puces : une pour les microsystèmes et une autre dédiée au circuit électronique pour ensuite les interconnecter par l'intermédiaire de techniques de soudage telles que le « *flip chip* » ou le « *wafer bonding* » et enfin les encapsuler dans un même boitier. Dans un tel cas, en plus d'utiliser des techniques de fabrication

issues de la microélectronique, la fabrication des microsystèmes requiert des techniques spécifiques et optimisées pour les MEMS. Cet aspect modulaire apporte l'avantage d'avoir des temps de développement plus réduits que la solution monolithique et de réaliser chaque puce par des fabricants spécialisés dans leur domaine. D'un autre côté, le système hybride est souvent plus coûteux et moins fiable qu'une solution monolithique puisque les parasites ou le bruit causés par les interconnexions sont plus importants.

Dans les prochains paragraphes, nous décrirons les principaux procédés de fabrication d'un microsystème que ce soit dans le cadre d'une intégration monolithique ou hybride. On peut classer ces différents procédés en trois grandes catégories : le micro-usinage en volume (« *bulk micromachining* »), le micro-usinage en surface (« *surface micromachining* ») et une troisième catégorie englobant les autres procédés.

II.1. Le micro-usinage en volume

Les procédés de micro-usinage en volume donnent la possibilité de construire des structures suspendues grâce à une étape de gravure. En effet, elle consiste à graver le substrat d'un circuit intégré en profondeur. De cette façon se crée alors une cavité dans le volume du substrat sous les matériaux déposés pendant le procédé dont certains formeront ensuite les structures MEMS. Le microusinage en volume est une technique souvent utilisée après la fabrication d'un circuit intégré. Il est donc compatible avec les procédés de la microélectronique, on parle alors de procédé CMOS postérieur (« *Post-CMOS Process* »).

Pour graver le substrat en silicium utilisé dans les procédés de la microélectronique, on fait appel en général à une gravure humide anisotrope du silicium. Il existe deux façons différentes de graver ce substrat et ainsi former une cavité dans celui-ci :

- une gravure par la face avant, on parle alors de micro-usinage en volume face avant ou « *Front Side Bulk Micromachining* » (FSBM) ;
- une gravure par la face arrière, on parle ici de micro-usinage en volume face arrière ou « *Back Side Bulk Micromachining* » (BSBM).

II.1.a. La gravure anisotrope

Grâce à sa structure cristallographique, le silicium peut être gravé de façon anisotrope en phase liquide au moyen de solutions prévues à cet effet. Effectivement, pour certaines solutions de gravure, la cinétique de la réaction dépend de l'orientation cristallographique du silicium, ainsi certains plans cristallographiques de configurations atomiques différentes auront une vitesse de gravure différente. De cette façon, une cavité est formée dans le volume du substrat permettant alors la libération de structures suspendues constituées par les autres couches du procédé. Ces mêmes couches peuvent servir de masque de gravure, la gravure anisotrope se fait alors grâce à une ouverture de ces couches dans certaines zones vers le silicium du substrat.

Les solutions de gravure anisotrope du silicium sont des hydroxydes. Tout d'abord, des silicates sont formés par une réaction d'oxydation entre le silicium et ces hydroxydes. Puis ces silicates réagissent avec les hydroxydes pour créer un complexe soluble dans l'eau

$$Si + 2OH^- + 4H^+ \rightarrow 2H_2 + Si(OH)_2^{++} \quad \text{(formation des silicates)}$$
$$Si(OH)_2^{++} + 4OH^- \rightarrow 2H_2O + SiO_2(OH)_2^{--} \quad \text{(formation d'un complexe soluble dans l'eau)}$$

Les solutions de gravure anisotrope du silicium les plus utilisés sont :

- hydroxyde de potassium (KOH) : grande anisotropie mais très peu sélectif envers l'aluminium et les ions potassium sont des polluants pour le procédé CMOS ;

- l'éthylène dyamine pyrocathécol (EDP) : meilleure sélectivité mais très toxique (interdit en salle blanche) ;
- l'hydroxyde de tétra-méthyle ammonium (TMAH) : meilleurs résultats pour la vitesse de gravure, d'anisotropie et de sélectivité (aluminium), compatible avec les procédés CMOS mais très peu stable ;

II.1.b. Le micro-usinage en volume face avant

Ce type de micro-usinage est compatible avec les procédés CMOS et permet à la solution de gravure d'accéder au substrat de silicium. Les différentes couches d'oxyde du procédé CMOS sont utilisées en tant que masque de gravure. Les masques de lithographie du procédé microélectronique sont alors définis de telle façon à laisser des ouvertures dans certaines zones des différentes couches d'oxyde. Cette technique est mise en œuvre après la fabrication du circuit intégré et nécessite seulement une étape de gravure supplémentaire au procédé CMOS sans aucun masque du fait de la sélectivité de la solution de gravure envers les oxydes. Ainsi, une fois le substrat de silicium gravé, des structures suspendues sont créées (Figure 2.4).

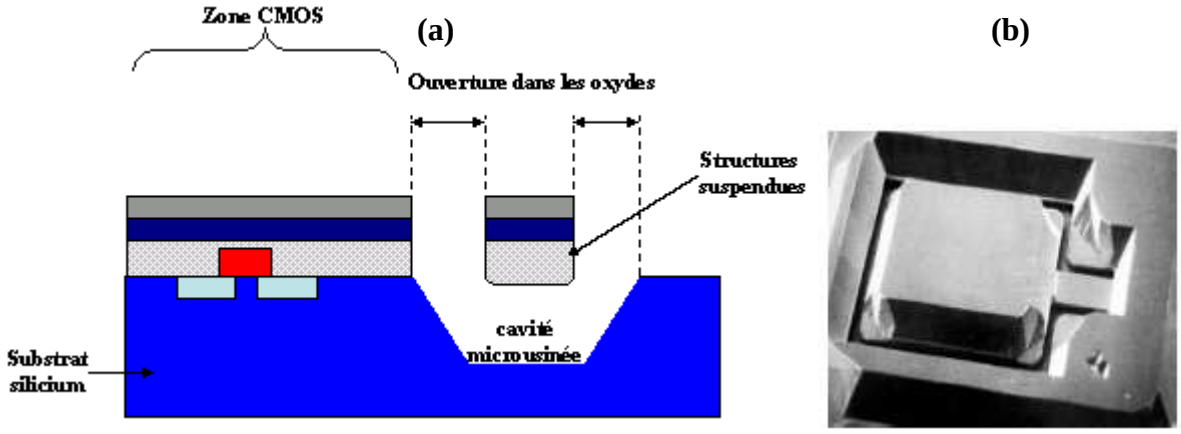


Figure 2.4. Vue en coupe schématique du micro-usinage en volume face avant (a). Exemple de structure fabriquée par micro-usinage en volume face avant (b).

Les avantages apportés par cette technique de micro-usinage sont les suivants :

- le coût de fabrication de la puce est faible. Aucun masque et alignement ne sont nécessaires en plus de ceux utilisés pour réaliser le circuit intégré ;
- utilise des procédés de fabrication issus de la microélectronique permettant ainsi l'intégration du circuit électronique et des composants microsystèmes (intégration monolithique) ;
- les structures créées sont fiables en ce qui concerne la fatigue et les chocs ;
- adapté à la fabrication de capteurs bas coût et en volume important.

Cependant, cette technique est limitée par les dimensions minimales et les espaces entre les structures qu'elle peut réaliser. Ainsi, le niveau de miniaturisation et d'intégration demandé par certaines applications est trop important pour ce type de micro-usinage. Certaines structures sont alors difficilement réalisables comme les peignes interdigités capacitifs par exemple.

II.1.c. Le micro-usinage en volume face arrière

De la même manière que la précédente technique, le micro-usinage en volume face arrière est réalisé après la fabrication du circuit intégré et est donc compatible avec les procédés CMOS. Comme son nom l'indique, la gravure anisotrope du silicium se fait par la face arrière du substrat. Il est donc nécessaire d'ajouter, au procédé CMOS, une étape

supplémentaire de lithographie et un masque pour que la solution de gravure attaque l'endroit souhaité et non l'ensemble du substrat. Une fois que cette solution atteint la première couche d'oxyde du procédé, la gravure anisotrope du silicium s'arrête grâce à sa sélectivité envers l'oxyde formant ainsi une cavité dans le volume du substrat mais aussi des structures suspendues composées des différentes couches du procédé CMOS (Figure 2.5-a).

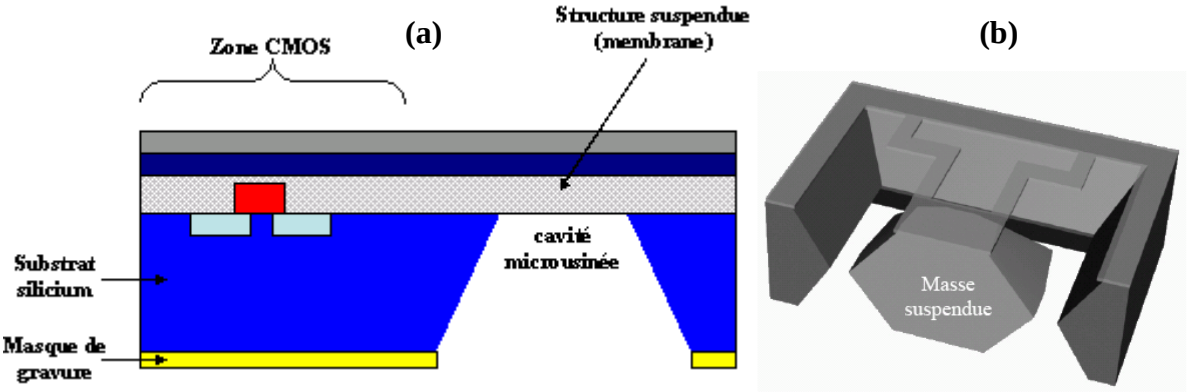


Figure 2.5. Vue en coupe schématique du micro-usinage en volume face arrière (a). Schéma d'une structure de masse suspendue fabriquée par micro-usinage en volume face avant et face arrière [120] (b).

Cette technique est souvent utilisée pour la fabrication de membranes formées par les couches actives du procédé CMOS (aluminium, polysilicium, oxyde et nitrure de silicium). Il est possible de cette façon de fabriquer alors des capteurs de pression. Le micro-usinage en volume face arrière peut-être combiné avec le micro-usinage en volume face avant pour réaliser des structures plus complexes comme par exemple une structure de masse suspendue (Figure 2.5-b)

Etant donné sa compatibilité avec les procédés CMOS, cette technique peut-être utilisée en vue d'intégrer sur une même puce composant microsystème et circuit électronique associé (intégration monolithique). Toutefois, l'ajout d'un masque de lithographie au procédé CMOS pour la gravure du substrat augmente les coûts de fabrication.

II.1.d. Le micro-usinage en volume par arrêt électrochimique

La gravure électrochimique permet de modifier les vitesses de gravure en exploitant l'effet de la polarisation électrique d'un matériau. En effet, la polarisation des caissons « n » (respectivement p) implantés dans le silicium modifie la vitesse de gravure et la rend pratiquement nulle jouant ainsi le rôle de couches d'arrêt. Cette technique donne la possibilité d'obtenir des structures de membranes épaisses formées par les différentes couches du procédé CMOS mais aussi par les zones dopées « n » (respectivement p) non gravées. Elle permet aussi de suspendre de l'électronique, uniquement des transistors PMOS, isolée du substrat.

II.2. Le micro-usinage en surface

D'une façon générale, le micro-usinage en surface est basé sur l'utilisation de couches sacrificielles. Comme leur nom l'indique, ces couches sont partiellement ou entièrement gravées par une étape de gravure sélective et isotrope. Ainsi, les couches non gravées sont suspendues formant les structures mécaniques. Contrairement au micro-usinage en volume, cette technique n'attaque pas le silicium du substrat.
Selon les matériaux utilisés, le micro-usinage en surface peut-être compatible ou non avec les procédés standards de la microélectronique.

II.2.a. Micro-usinage en surface non compatible avec les procédés microélectroniques

Dans ce type de micro-usinage en surface, les couches sacrificielles qui seront gravées sont en dioxyde de silicium (SiO_2) et les couches qui formeront les structures mécaniques sont en polysilicium. Ces couches structurelles subissent des étapes de lithographie et de gravure afin de définir les zones d'ancrage des structures en polysilicium (Figure 2.6). Les couches d'oxyde sacrificiel sont, quant à elles, gravées avec de l'acide fluorhydrique (HF).

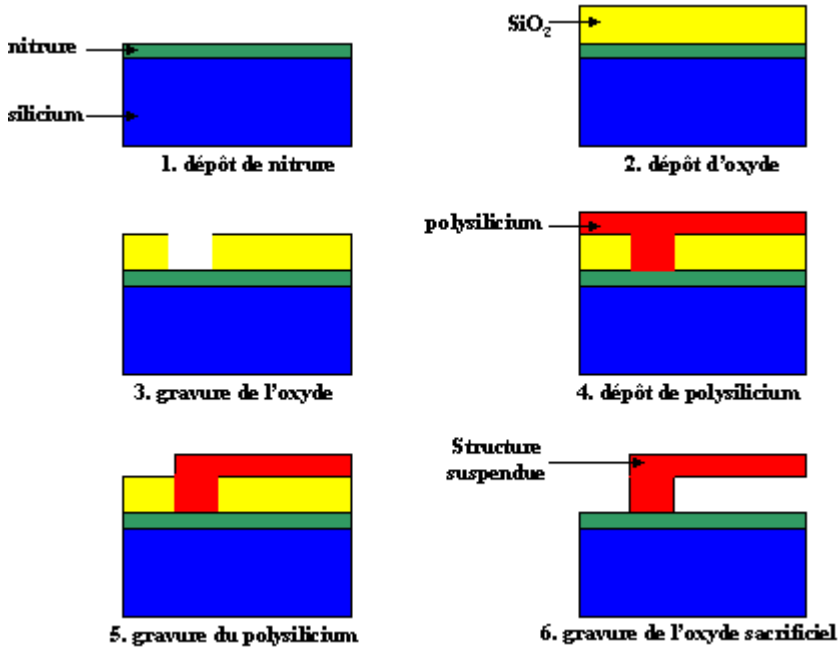


Figure 2.6. Schéma du procédé de micro-usinage en surface non compatible CMOS.

Ce type de micro-usinage en surface n'est pas compatible avec les procédés CMOS standards de la microélectronique pour des raisons purement thermiques. Effectivement, les couches de polysilicium sont déposées à haute température que ne supportent pas les différents niveaux métalliques présents dans le procédé CMOS (souvent en aluminium). De plus, le profil de dopage changerait si la température augmentait après le procédé microélectronique rendant ainsi l'électronique inopérante. Cette technique de micro-usinage en surface ne peut donc pas permettre d'intégrer composants microsystèmes et circuits électroniques sur la même puce.

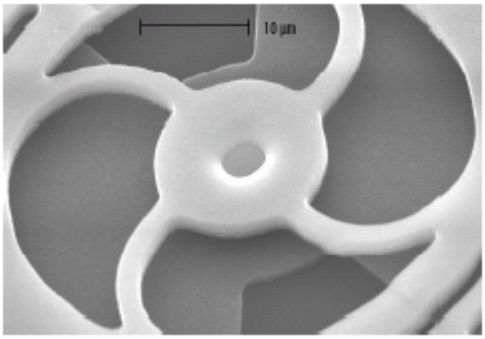


Figure 2.7. Photo MEB d'un ressort pivotant fabriqué par micro-usinage de surface [120].

II.2.b. Micro-usinage en surface compatible avec les procédés microélectroniques

Le micro-usinage en surface peut-être intégré aux procédés CMOS à condition que celui-ci soit modifié c'est-à-dire que le procédé contienne des étapes de lithographie supplémentaires non seulement pour inclure les zones microsystèmes, mais aussi pour que l'électronique ne soit pas endommagée par la gravure des couches sacrificielles.
Etant donné les contraintes de température imposées par le procédé CMOS en ce qui concerne les différentes couches métalliques, le dépôt du polysilicium doit généralement se faire avant

de déposer les couches métalliques. De cette façon, l'intégration des composants microsystèmes et du circuit électronique sur une même puce (intégration monolithique) sera possible. Pour accomplir cette intégration, on peut procéder au micro-usinage en surface principalement de deux manières différentes :

- *micro-usinage en surface postérieur au procédé CMOS* : le micro-usinage en surface est réalisé après le procédé CMOS qui a été modifié. En effet, les couches structurelles de polysilicium sont déposées à la finition du procédé CMOS. Pour ce faire, on remplace le métal des interconnexions habituellement utilisé dans le procédé CMOS par un autre métal, généralement par le tungstène, avec des barrières de diffusion afin de supporter les hautes températures imposées par le dépôt et le recuit du polysilicium constituant les microstructures. Ensuite, un dernier niveau métallique (Aluminium) est déposé et servira pour les plots de câblage. Cette technique offre la possibilité d'une intégration monolithique entre composants microsystèmes et l'électronique au prix d'une modification du procédé CMOS pour faire face aux contraintes imposées par le tungstène et les microstructures en polysilicium, et qui peut être très coûteuse.
- *micro-usinage en surface antérieur au procédé CMOS* : grâce à cette solution, les microstructures sont fabriquées en premier, avant le procédé CMOS, en utilisant des tranchées obtenues par gravure anisotrope du substrat. Les microstructures seront incluses dans les couches d'oxyde sacrificiel, ces couches seront ensuite gravées afin de libérer les microstructures. Quant au procédé CMOS, il est réalisé à côté des tranchées. De cette façon, les microstructures résistent aux températures du procédé CMOS et peuvent donc être fabriquées indépendamment du procédé microélectronique.

Si le procédé microélectronique a été adapté, le micro-usinage en surface permet donc une intégration monolithique des composants microsystèmes et des circuits électroniques en intervenant avant, après ou même parfois pendant ce procédé microélectronique. Cependant, cette modification du procédé peut s'avérer complexe et coûteuse.

II.3. Autres techniques

Bien que les micro-usinages en volume et en surface soient les plus utilisés dans la fabrication des microsystèmes, il existe aussi d'autres techniques pour réaliser des microstructures.

II.3.a. Microsystèmes à partir de substrat SOI

La technologie SOI, « *Silicon On Insulator* » (Silicium sur isolant), est une technologie microélectronique CMOS offrant de meilleures performances en terme de température, de hautes fréquences et de tenue aux radiations ainsi qu'une consommation réduite par rapport aux procédés CMOS traditionnels. Ce gain de performance est possible grâce à une structure composée d'une couche isolante, en général du dioxyde de silicium (SiO_2), enterrée sous le silicium. Des microstructures peuvent être fabriquées en utilisant la couche isolante du substrat SOI en tant que couche sacrificielle. En effet, après une gravure RIE du silicium puis une gravure isotrope de cette couche isolante, des microstructures suspendues en silicium monocristallin sont obtenues (Figure 2.8). Des microstructures peuvent aussi être obtenues en gravant le substrat de silicium, le SiO_2 est utilisé alors comme couche d'arrêt.

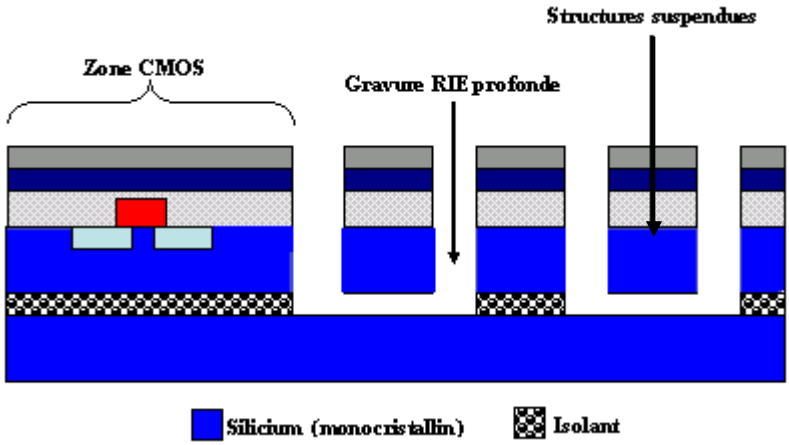


Figure 2.8. Schéma en coupe d'une technologie sur SOI.

II.3.b. La croissance électrolytique

Avec ce type de technique, des microstructures sont formées à la surface d'un wafer en utilisant la croissance électrolytique, ou électroformage, à travers les motifs d'une épaisse couche de résine (ou couche de précurseur) appelée « SEED » (germe). Cette couche de résine est déposée sur une autre couche de résine sacrificielle qui sera insolée aux UV puis gravée. La croissance des microstructures se fait alors à partir de la couche « SEED » dans les tranchées. Une fois cette croissance terminée, la couche « SEED » est gravée et le reste de la couche de résine sacrificielle est dissoute. Grâce aux basses températures employées dans cette technique, elle peut être compatible avec les procédés CMOS standards.

II.3.c. Le procédé LIGA

Le LIGA, « *Röntgen**li**thographie*, ***G**alvanoformung*, ***A**bformung* » (Lithographie, Galvanisation, Formage), est un procédé d'origine allemande initialement développé pour la séparation des isotopes de l'uranium vers la fin des années 1970. Il est aujourd'hui utilisé pour la fabrication des microsystèmes en utilisant la croissance électrolytique décrite précédemment. En effet, à partir d'une couche épaisse de résine photosensible déposée sur un substrat, une lithographie aux rayons X (ou UV) est réalisée. Après avoir gravé cette couche de résine, la croissance électrolytique du métal est employée et se fait dans la forme de la résine. Cette résine est ensuite dissoute. Ainsi, grâce à ce procédé, des microstructures métalliques ou des moules métalliques sont obtenus. Ces moules seront alors utilisés pour fabriquer des microstructures composés d'autres matériaux tels que des céramiques ou des polymères (Figure 2.9).

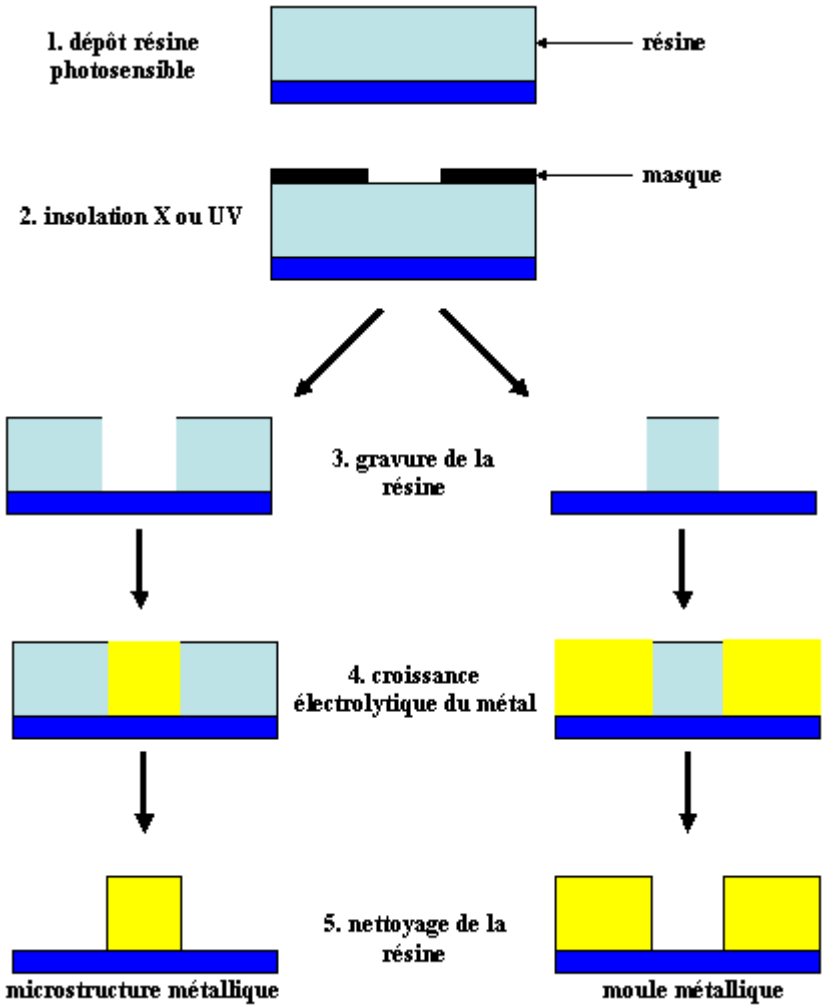


Figure 2.9. Schéma du procédé LIGA pour la fabrication de microstructures ou de moules métalliques.

II.4. Récapitulatif

Ainsi, il existe plusieurs techniques de fabrication des microsystèmes. Parmi les plus utilisées, on retrouve les micro-usinages en volume et en surface qui possèdent chacun leurs avantages et leurs inconvénients :

- le micro-usinage en volume est compatible avec les procédés standards de la microélectronique et utilise les matériaux issus de ces procédés pour former les microstructures. De ce fait, les microsystèmes fabriqués grâce à cette technique pourront être intégrés avec leurs circuits électroniques associés sur une même puce, réduisant ainsi le coût de fabrication. Cependant, les performances du microsystème sont limitées par les dimensions minimales des structures obtenues par le micro-usinage en volume. Cette méthode de fabrication est donc particulièrement appropriée pour des applications aux performances convenables et faibles coûts ;
- le micro-usinage en surface peut être compatible avec les procédés standards de la microélectronique si ceux-ci ont été modifiés et adaptés. En effet, plusieurs étapes de lithographie et de gravure sont nécessaires pour définir les zones microsystèmes puis pour les fabriquer. Le micro-usinage en surface sera donc plus complexe et plus coûteux que le micro-usinage en volume. Néanmoins, il permet d'obtenir des structures de plus petites tailles, avec la possibilité d'intégrer les circuits électroniques

associés, offrant ainsi une plus grande diversité de capteurs avec de meilleures performances.

Aux micro-usinages en volume et en surface s'ajoutent d'autres techniques, notamment le procédé LIGA permettant la fabrication de microsystèmes dont les structures peuvent être composées de matériaux moins classiques tels que des céramiques, des polymères ou des verres et élargissant ainsi le champ d'applications des microsystèmes. Mais toutes ces techniques ne sont pas compatibles avec les procédés standards de la microélectronique. Les capteurs microsystèmes et les circuits électroniques sont alors fabriqués sur des puces différentes et seront ensuite entreposés dans un même boitier mettant en œuvre les méthodes de « *flip-chip* », ou de collage de substrats tels que le « *wafer bonding* » afin de relier les puces entre elles et ainsi obtenir un microsystème complet et opérationnel. Le Tableau 2.2 résume les principales techniques de fabrication et leurs types d'intégration possible avec l'électronique (hybride ou monolithique).

Techniques de fabrication	**Intégration (hybride ou monolithique)**	**Avantages**	**Inconvénients**
micro-usinage en volume	monolithique	coût et simplicité	taille et performances
micro-usinage en surface	hybride/monolithique	taille et performances	coût et complexité
micro-usinage substrat SOI	monolithique	performances	coût
LIGA	hybride/monolithique	performances et diversité des matériaux	coût

Tableau 2.2. Récapitulatif des principales techniques de fabrication des microsystèmes.

Aujourd'hui, le développement des microsystèmes a permis aux fondeurs de créer de nouveaux procédés de fabrication dédiés aux microsystèmes, utilisant les méthodes décrites dans ce chapitre. De la même façon que les fondeurs de l'industrie du semi-conducteur, certains fondeurs de microsystèmes n'hésitent pas à mettre à la disposition d'autres organismes (laboratoires, entreprises, universitaires,…) leur savoir-faire, c'est le cas par exemple de « MEMSCAP » ou de « SANDIA national labs » :

- MEMSCAP propose les procédés MUMPS, « *Multi-User MEMS Process* » et offre trois procédés standards : le « PolyMUMPS » basé sur le micro-usinage en surface de trois couches de polysilicium (Figure 2.10), le « MetalMUMPS » basé sur la croissance électrolytique du nickel et le « SOIMUMPS » basé sur le micro-usinage d'un substrat SOI. Le procédé « PolyMUMPS » est à l'origine développé par BSAC, « *Berkeley Sensors and Actuators Center* », en 1993 puis commercialisé par CRONOS en 1998 et enfin acheté par MEMSCAP en 2001 ;
- Les laboratoires américains SANDIA propose les procédés SUMMIT et SUMMIT V, « *Sandia Ultra-planar Multi-level MEMS Technology V*, basé sur le micro-usinage en surface de cinq couches de polysilicium (Figure 2.11).

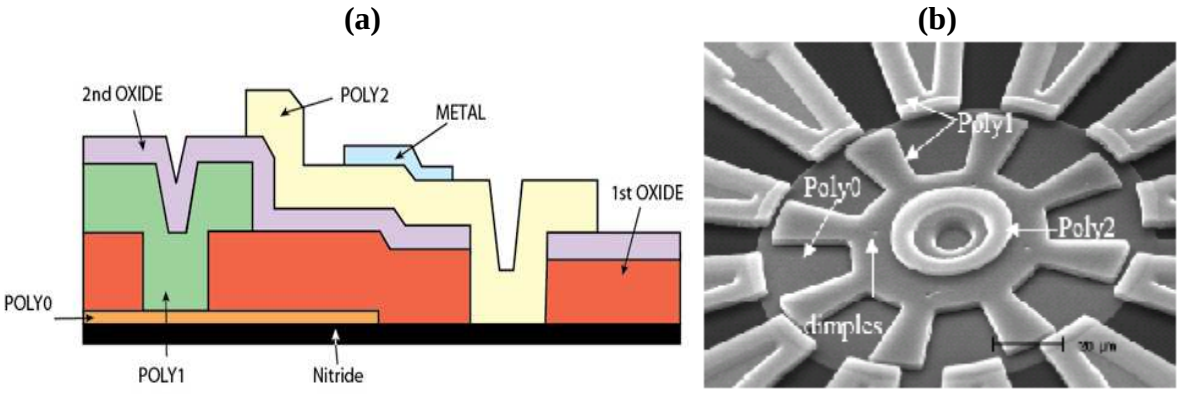


Figure 2.10. Couches présentes dans le procédé PolyMUMPS de MEMSCAP (a) [121]. Micromoteur électrostatique fabriqué par le procédé PolyMUMPS (b).

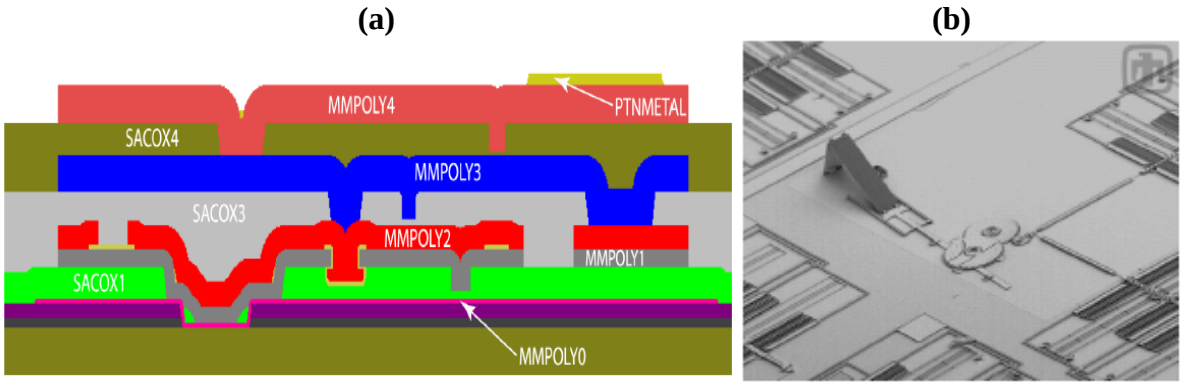


Figure 2.11. Couches présentes dans le procédé SUMMIT V du laboratoire SANDIA (a) [122]. Micro-miroir actionné par micromoteur fabriqué par un procédé SUMMIT V (b).

Le concepteur de microsystèmes a donc à sa disposition plusieurs techniques de fabrication de microsystèmes et devra choisir celle qui s'adapte le mieux aux besoins de son application. Parmi celles-ci, il existe la technologie CMOS-MEMS qui couple fabrication des circuits intégrés et fabrication des microsystèmes, permettant une intégration monolithique pour de meilleures performances et des productions massives à faible coût.

III. La technologie CMOS-MEMS

Ces dernières décennies, la technologie CMOS est devenue la plus utilisée pour la fabrication des circuits intégrés. D'énormes et incessants efforts ont été faits pour améliorer la fiabilité des procédés alors que simultanément la taille et les coûts de fabrication des circuits intégrés n'ont cessé de diminuer. L'ITRS (*« International Technology Roadmap for Semiconductors »*) montre l'état des performances actuelles et futures de la technologie CMOS ainsi que l'augmentation de la densité d'intégration et la diminution de la taille des transistors.

Aujourd'hui, la technologie CMOS n'est plus seulement utilisée pour la fabrication de circuits intégrés mais aussi pour fabriquer des microsystèmes bénéficiant ainsi des progrès accomplis dans les procédés de fabrication et de la capacité, comme on l'a vu précédemment, d'intégrer sur une seule puce microsystèmes et circuits électroniques.

Plusieurs types de microsystèmes, tels que des capteurs magnétiques, optiques ou de température, peuvent être fabriqués à partir des procédés CMOS, certains ont déjà même été commercialisés [1] depuis quelques années. Depuis, un grand nombre de microsystèmes ont été mis au point grâce à la combinaison de la technologie CMOS et de différentes étapes de

micro-usinage et/ou de dépôts de couches minces. Ces différentes étapes, nécessaires à la fabrication des MEMS, peuvent [1] :

- précéder le procédé CMOS traditionnel, on parle alors de « *pre-CMOS process* » ;
- suivre le procédé CMOS, on parlera cette fois de « *post-CMOS process* » ;
- être réalisées entre les étapes du procédé CMOS, on dira alors « *intermediate-CMOS process* » ou *« intra-CMOS process »*.

III.1.Pre-CMOS process

Dans cette approche, les structures microsystèmes ou une partie d'entre elles sont formées avant la mise en œuvre des différentes étapes du procédé CMOS. De cette façon, cette technique permet d'éviter les contraintes thermiques imposées par la fabrication de certains MEMS, comme par exemple les microstructures en polysilicium qui requièrent des recuits à des températures pouvant atteindre les 1100°C, et ainsi être intégrée avec les circuits CMOS. Généralement, les structures MEMS sont enterrées et scellées lors des premières étapes de fabrication dédiées aux microsystèmes. Ensuite, la surface du substrat contenant les microstructures est planéarisée, servant ainsi de matériaux de départ pour le procédé CMOS à venir. La planéarisation du substrat nécessaire pour le procédé CMOS ainsi que les interconnexions entre les structures MEMS et les circuits électroniques ont été des points cruciaux pour la réussite de cette approche technologique. Depuis plusieurs années, différents pre-procédés CMOS ont été développés pour la fabrication des microsystèmes, en voici quelques uns.

III.1.a. La technologie M^3EMS

La technologie M^3EMS (*« Modular, Monolithic MicroElectroMechanical Systems »*) développée par les laboratoires SANDIA [2,3] furent l'une des première démonstration de la faisabilité d'une intégration CMOS-MEMS pre-procédé CMOS. Dans ce procédé M^3EMS, des microstructures en polysilicium sont construites dans une tranchée, qui a été au préalable gravée dans le substrat de silicium grâce à une gravure humide anisotrope. Après la formation de ces microstructures, la tranchée est rebouchée par dépôt d'oxyde avec une technique de LPCVD puis ensuite le substrat est planéarisé grâce à une étape de CMP (*« Chemical Mechanical Polishing »*). Ainsi, le substrat avec les microstructures enterrées sera utilisé comme substrat de départ pour le procédé CMOS où les circuits électroniques seront fabriqués à côté de la surface dédiée aux microsystèmes. Les interconnexions du procédé CMOS permettront de connecter circuit électronique et microstructures. A la fin du procédé CMOS, des étapes supplémentaires de masquage et de gravure sont nécessaires, d'une part pour ouvrir la couche protectrice de nitrure de silicium au dessus de la zone MEMS, et d'autre part afin de libérer les microstructures en polysilicium en gravant la couche d'oxyde sacrificielle qui les avait enterrés au début du procédé. Normalement, une fois planéarisé, le substrat avec les microstructures enterrées peut servir de substrat de départ pour de nombreuses fonderies de la microélectronique, puisque le procédé CMOS ne requiert pas d'importante modification.

La technologie M^3EMS a été utilisée pour la fabrication de capteurs d'inertie [4] (Figure 2.12) et d'accéléromètres [5]. Des chercheurs de l'université du Michigan ont développé un procédé similaire capable d'intégrer des microstructures en polysilicium avec une technologie CMOS 3µm [6].

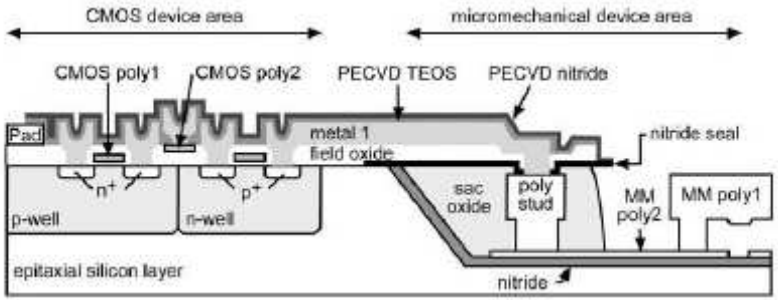


Figure 2.12. Vue en coupe du procédé pre-CMOS des laboratoires SANDIA pour la fabrication de microstructures en polysilicium intégrer monolithiquement avec la partie CMOS [4].

III.1.b. Le procédé « Modular-MEMS »

Alternativement, un autre pre-procédé CMOS-MEMS a été mis au point en 2003 : *« Mod MEMS »* ou *« Modular-MEMS »* [7]. Issue de la collaboration de l'université de Berkeley et d'Analog Devices, le *Mod MEMS* permet l'intégration de microstructures en polysilicium épais (5-10 µm) avec des circuits CMOS. Contrairement à la technologie des laboratoires SANDIA, les épaisses structures de polysilicium sont construites sur le dessus du substrat de silicium et non dans une tranchée gravée (Figure 2.13). Un recuit à 1100°C des couches de polysilicium assure très peu de contraintes ainsi qu'un faible gradient de contraintes dans le matériau, ce qui est très important pour des microstructures épaisses en polysilicium.

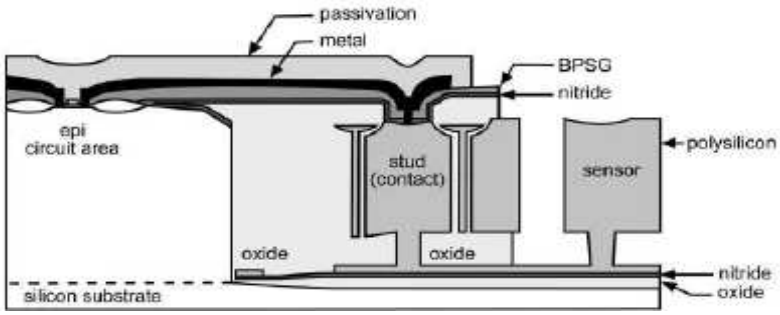


Figure 2.13. Vue en coupe du procédé pre-CMOS de l'université de Berkeley et d'Analog Devices permettant l'intégration monolithique d'épaisses structures de polysilicium avec les circuits CMOS [7].

Après avoir formé des tranchées isolant électriquement les zones MEMS de potentiels différents, des couches d'oxyde et de nitrure sont déposées sur le polysilicium. Les zones qui accueilleront les structures MEMS sont alors définies par une gravure du polysilicium et une oxydation thermique permet la passivation des parois latérales de ces zones MEMS. Ensuite, un procédé de croissance épitaxiale sélective est utilisé pour planéariser les zones MEMS. Ainsi, les microstructures étant encapsulées sous une couche d'oxyde de silicium, la couche épitaxiale de silicium croît seulement en dehors des zones MEMS. Enfin, le substrat est entièrement planéarisé par CMP. A ce stade, le substrat est alors préparé pour le procédé CMOS, les circuits CMOS seront formés seulement à 12 µm à côté des zones MEMS. Comme dans le procédé M^3EMS, les interconnexions du procédé CMOS connecteront les structures MEMS et les circuits électroniques. Une fois le procédé CMOS terminé, les zones MEMS sont ouvertes, les couches de polysilicium épais sont structurées grâce à une gravure sèche anisotrope et les microstructures sont libérées par gravure de l'oxyde sacrificiel. La faisabilité d'un tel pre-procédé CMOS MEMS a été démontrée par la fabrication d'accéléromètres et de gyroscopes intégrés avec leurs interfaces électroniques [7, 8]. De la même façon que le procédé M^3EMS, le procédé *Mod-MEMS* peut-être utilisé par différentes

fonderies de la microélectronique, du moment que le substrat contenant les structures MEMS reste compatible pour les procédés CMOS.

III.1.c. La technologie SOIMEMS et le « wafer bonding »

Il existe aussi d'autres possibilités pour fabriquer des microstructures en silicium monocristallin avec une approche pre-procédé CMOS notamment soit en utilisant des substrats SOI (*« Silicon-On-Insulator »*) [9-13] soit en incorporant des cavités scellées en utilisant le soudage de substrat (*« wafer bonding »*) [14, 15].

A l'origine développé par l'université de Berkeley [10], la technologie SOIMEMS a été développée plus en profondeur par Analog Devices comme une nouvelle génération de procédé pour l'intégration monolithique de capteurs inertiels. En effet, comparée au procédé *« iMEMS »* d'Analog Devices (discuté ultérieurement), la technologie SOIMEMS offre la possibilité de fabriquer des structures plus épaisses (10 µm au lieu de 4 µm), conduisant à des capteurs plus robustes, et d'utiliser une technologie BiCMOS plus avancée (0,6 µm au lieu de 3 µm). En réalité, ce procédé de fabrication comprend une première partie pre-procédé CMOS (tranchée d'isolation) et une autre partie post-procédé CMOS (définition et libération des microstructures).

Le procédé SOIMEMS commence par la gravure de tranchées dans le substrat SOI afin d'établir des zones isolées sur le substrat. La gravure de ces tranchées est réalisée par DRIE et est arrêtée par la couche d'oxyde enterré du substrat SOI. Après avoir rebouché ces tranchées et planéarisé la surface, le procédé BiCMOS 0,6 µm est mis en œuvre. Les interconnexions entre les circuits électroniques et les futures microstructures sont assurées par le procédé BiCMOS. A la fin du procédé microélectronique, les microstructures sont définies par gravure DRIE, puis libérées en gravant la couche d'oxyde enterré en dessous de ces microstructures grâce à une solution à base d'acide fluorhydrique. Une vue en coupe du de la technologie SOIMEMS est présenté Figure 2.14. Les premiers accéléromètres fabriqués grâce à la technologie SOIMEMS d'Analog Devices (ADXL40) furent commercialisés en 2004.

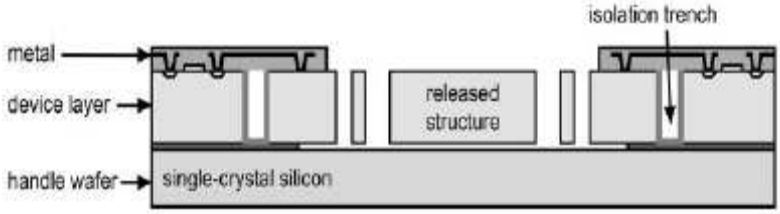


Figure 2.14. Vue en coupe de la technologie SOIMEMS pour la fabrication de capteurs d'inertie en silicium monocristallin [9].

La technologie SOIMEMS développé par Analog Devices a été étendue afin d'intégrer sur une même puce circuit électronique et des composants microsystèmes optiques (MOEMS) tels que des miroirs, des obturateurs ou des actionneurs pour l'alignement précis [11]. Nommée « *Optical iMEMS* », cette technologie utilise un empilement de trois couches de silicium monocristallin comme substrat (Figure 2.15). Cet empilement est constitué d'une épaisse couche (10 µm) pour le miroir, déposée sur une couche sacrificielle (10-80 µm), elle-même fixée à une dernière couche de soutien. Chacune de ces couches de silicium est séparée par une couche d'oxyde. Les électrodes utilisées pour l'actionnement du miroir sont formées par une couche de polysilicium dopé enterrée entre la couche sacrificielle et la couche de soutien. Des tranchées sont gravées par DRIE pour connecter la couche de polysilicium enterrée et obtenir l'isolation du composant.

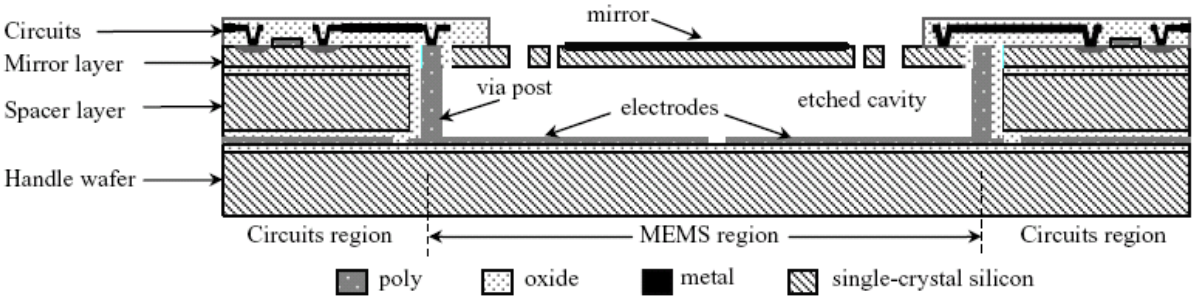


Figure 2.15. Vue en coupe du procédé « Optical iMEMS » utilisé pour la fabrication d'un miroir à des fins de commutation optique [11].

Après la planéarisation de la surface, le substrat « pre-usiné » est prêt pour supporter le procédé CMOS (technologie 3 µm) constitué de transistors haute tension (220 V) pour l'actionnement du miroir et de transistor CMOS classique pour un amplificateur. Le procédé CMOS terminé, la structure du miroir est alors définie par gravure DRIE de la couche de silicium dédiée pour le miroir. Enfin le miroir est libéré en gravant la couche de silicium sacrificielle située sous ce miroir avec du difluorure de xenon (XeF_2).

Une autre approche basée sur la technologie SOI en vue d'une intégration monolithique CMOS-MEMS est proposée par *VTT Information Technology* et *Micro Analog Systems* [12, 13]. Dans ce cas, avant le procédé CMOS, des cavités sont formées à vide dans différentes zones de l'oxyde enterré présent dans le substrat SOI, en utilisant le procédé nommé « *plug-up* ». Ce procédé comprend plusieurs étapes [13] (Figure 2.16) :

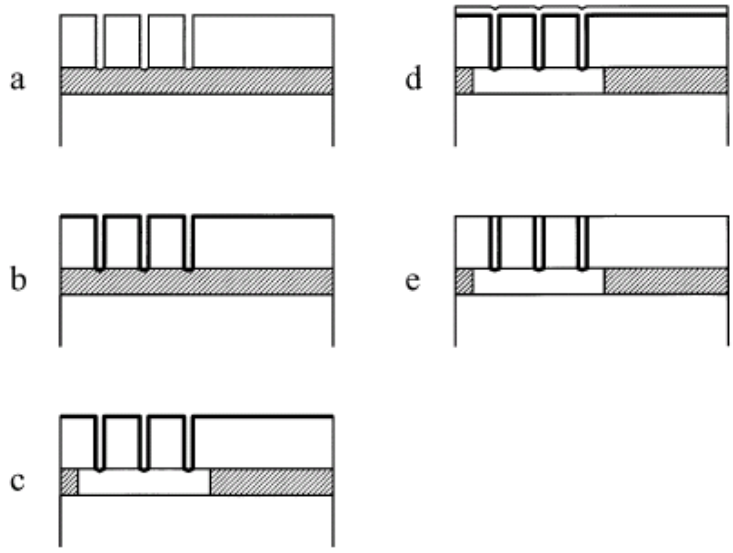


Figure 2.16. Schéma du procédé « plug-up » adapté de [13].

1. Des tranchées sont gravées par DRIE dans la couche supérieure du substrat SOI (Figure 2.16-a) ;
2. Une couche de polysilicium est déposée par LPCVD en contrôlant les paramètres du dépôt de façon à ce qu'elle contienne de petits trous nanométriques (Figure 2.16-b);
3. L'oxyde enterré du substrat SOI est gravé localement avec de l'acide fluorhydrique grâce aux trous formés précédemment (Figure 2.16-c) ;
4. Une nouvelle couche de polysilicium sans trou, cette fois, est déposée par LPCVD. De cette façon, les trous sont rebouchés et la pression à l'intérieur des cavités formées au début ne dépasse pas 100 Pa (Figure 2.16-d) ;
5. La surface du substrat est planéarisée, prête à supporter le procédé CMOS (Figure 2.16-e).

Des capteurs de pression absolue ont été fabriqués en utilisant le procédé « plug up » et intégrés monolithiquement avec leur interface électronique. Des transducteurs ultrasonores micro-usinés capacitifs ont aussi été fabriqués avec ce même procédé.

Le MIT a développé une autre approche pre-CMOS utilisant le « wafer bonding » pour incorporer des cavités scellées [14, 15]. En effet, des cavités sont gravées dans un substrat de base puis scellées en soudant un autre substrat dessus qui sera ensuite aminci pour obtenir l'épaisseur souhaitée (Figure 2.17). De cette façon, des cavités scellées liées à des membranes sont formées. Ensuite, les substrats pre-usinés sont prêts pour le procédé CMOS. Les cavités formées précédemment sont accessibles, une fois le procédé CMOS terminé, soit par une gravure sèche de la face avant du substrat soit par une gravure humide anisotrope de la face arrière du substrat. Cette technique a été utilisée pour la fabrication de capteurs de pression piézorésistifs [14] mais aussi des microstructures plus complexes en combinant le « wafer bonding » et une gravure DRIE [16].

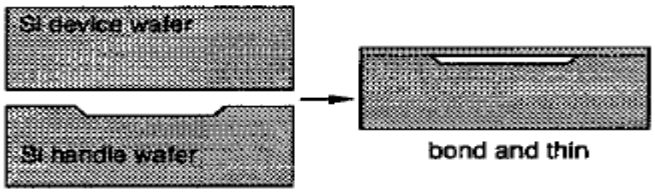


Figure 2.17. Utilisation du« wafer bonding » pour former des cavités scellées liées à des membranes. Adapté de [14].

D'autres microsystèmes ont été fabriqués de façon similaire [17-19]. Dans ces différents cas, les microstructures sont définies par la gravure anisotrope de cavités dans un substrat de silicium avant de passer au procédé CMOS. Puis le substrat de silicium, contenant alors les microstructures et le circuit électronique associé, est soudé sur un substrat de verre. Cette approche facilite la fabrication de capteurs capacitifs. Des composants à effet Hall ont aussi été fabriqués en utilisant la gravure de tranchées dans un substrat de silicium [20-21]. En effet, la gravure de tranchées permet de définir des plaques verticales utilisées pour engendrer un effet Hall. Ces tranchées sont ensuite isolées grâce à l'oxydation, puis remplies par du polysilicium (Figure 2.18). Après avoir été planéarisé, le substrat contenant les plaques subit un procédé CMOS permettant ainsi les interconnexions, les contacts et l'interface électronique associés à ce capteur. On obtient alors un capteur à effet Hall, sensible aux champs magnétiques à la surface de la puce.

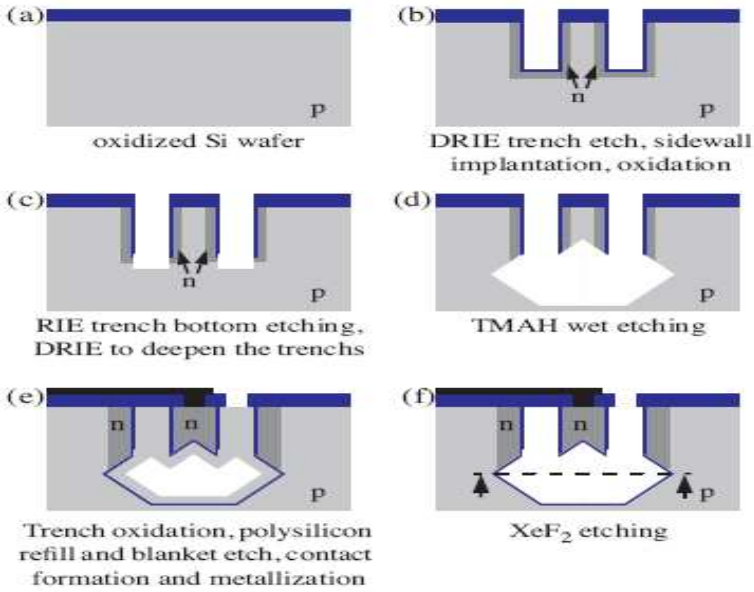


Figure 2.18. Schéma simplifié du procédé de fabrication d'un capteur à effet Hall [21].

Toutes ces différentes approches pre-procédé CMOS décrites précédemment rappellent l'aspect modulaire d'une intégration hybride tout en restant dans une configuration monolithique. Ainsi, les composants microsystèmes peuvent être fabriqués quasi indépendamment du circuit électronique CMOS. Cependant, il reste certains critères à respecter pour que le substrat contenant les microstructures puisse subir le procédé microélectronique CMOS, notamment des critères de contamination, de planéarité et de température.

III.2. Intermediate-CMOS process

L'approche *« intermediate-CMOS process »* consiste à interrompre le procédé CMOS pour ajouter des étapes de dépôts de couches minces ou de micro-usinages nécessaires à la fabrication des structures MEMS. En effet, le polysilicium des grilles de transistors présent dans le procédé CMOS ou encore l'ajout d'une couche de polysilicium à faibles contraintes permettent la fabrication des microstructures pendant le procédé CMOS. Pour cela, les étapes de micro-usinages et/ou de dépôts sont réalisées avant l'étape de métallisation, utilisée dans un procédé CMOS pour la fabrication des interconnexions, assurant ainsi la compatibilité du procédé avec le dépôt et le recuit du polysilicium. Afin de ne pas affecter le profil de dopage du procédé CMOS, la température de recuit du polysilicium est limité à 900°C.
Les capteurs de pression d'Infineon (séries KP100) et de Freescale (séries MPXY8000), ainsi que les accéléromètres (séries ADXL) et les gyroscopes (séries ADXRS) d'Analog Devices sont parmi les premiers capteurs à avoir été commercialisés utilisant un procédé intra-CMOS. Nous proposons ici de décrire les différents procédés intra-CMOS utilisés par ces fonderies.

III.2.a. Procédé intra-CMOS d'Analog Devices

Nommé aussi procédé *« iMEMS »*, pour *« integrated MEMS »*, le procédé intra-CMOS d'Analog Devices utilisait à l'origine une technologie BiCMOS 3µm pour intégrer accéléromètres ou gyroscopes avec leur interface électronique [22]. Des microstructures en polysilicium de 2 à 4 µm d'épaisseur étaient micro-usinés pendant le procédé BiCMOS juste avant l'étape de métallisation destinée à réaliser les interconnexions. Les premières versions du procédé iMEMS étaient composées de 24 masques dont 13 pour l'électronique et 11 dédiés à la fabrication des microstructures et des interconnexions [23, 24]. La fabrication d'un tel microsystème commence tout d'abord avec le procédé BiCMOS où la source, le drain, la grille et les caissons « n » des transistors MOS ainsi que la base et l'émetteur des transistors bipolaires sont créés. Après la fabrication des transistors, des couches de nitrure et de verre de borophosphosilicate sont déposées afin de protéger la zone BiCMOS. Une autre couche de nitrure est ensuite déposée, celle-ci jouera le rôle de couche d'arrêt lors de la gravure qui vise à libérer les microstructures. Puis, une couche d'oxyde sacrificiel de 1,6 µm et une couche de polysilicium de 2 µm, dédiée aux microstructures, sont successivement déposées. Cette couche de polysilicium est dopée par une implantation de phosphore puis recuite, afin d'introduire une légère contrainte en tension dans le but d'éviter les déformations ou le flambage des microstructures. Une fois ces microstructures définies, le procédé BiCMOS reprend avec la formation des interconnexions. Finalement, une couche de passivation, constituée d'une couche d'oxyde et d'une couche de nitrure, est déposée, puis les microstructures sont enfin libérées par gravure de l'oxyde sacrificiel (Figure 2.19). Le procédé iMEMS a été amélioré au fil des années, permettant la formation de couches d'oxyde sacrificiel et de couches de polysilicium (pour les microstructures) plus épaisses.

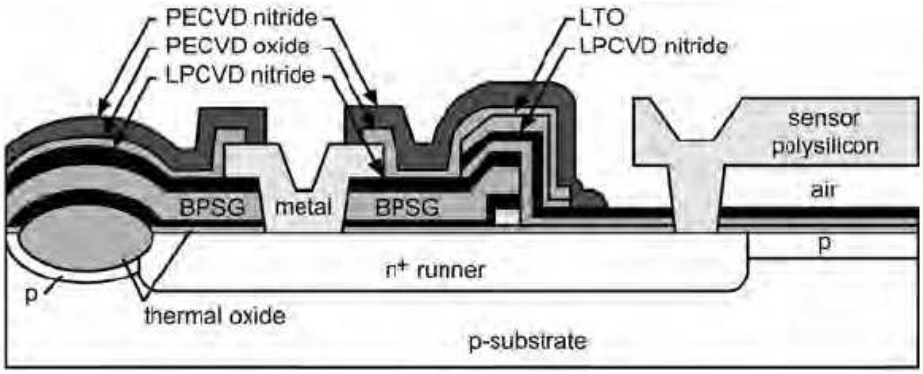


Figure 2.19. Vue en coupe du procédé iMEMS d'Analog Devices [1, 23].

III.2.b. Procédé intra-CMOS d'Infineon Technologies

Pour fabriquer ses capteurs de pression, Infineon utilise une couche de polysilicium standard d'un procédé BiCMOS 0,8 µm en tant que couche structurelle [25, 26]. Pour cela, le procédé BiCMOS est tout d'abord mis en œuvre puis arrêté juste avant la formation des interconnexions afin d'ajouter des étapes supplémentaires de micro-usinage destinées à la fabrication des microstructures. En effet, la structure du capteur de pression est formée dans le cadre du procédé BiCMOS puisque l'électrode fixe est faite par le caisson « n », l'oxyde de champ de 600 nm d'épaisseur sert d'oxyde sacrificiel et la couche de polysilicium de 400 nm d'épaisseur est utilisée en tant que membrane et électrode. Le micro-usinage consiste en une étape de photolithographie pour définir des trous sur la membrane, puis une gravure sèche permet alors de créer ces perforations dans la membrane, ensuite la couche d'oxyde sacrificiel est gravée par de l'acide fluorhydrique en phase vapeur à travers ces trous précédemment définis, évitant ainsi tout problème de collage entre la membrane et l'électrode fixe. Finalement, la cavité est scellée grâce à un procédé optimisé conduisant à une pression de 300 mbar à l'intérieur de cette cavité. Une fois le micro-usinage terminé, le procédé BiCMOS est repris pour réaliser les interconnexions et la passivation du microsystème (Figure 2.20).

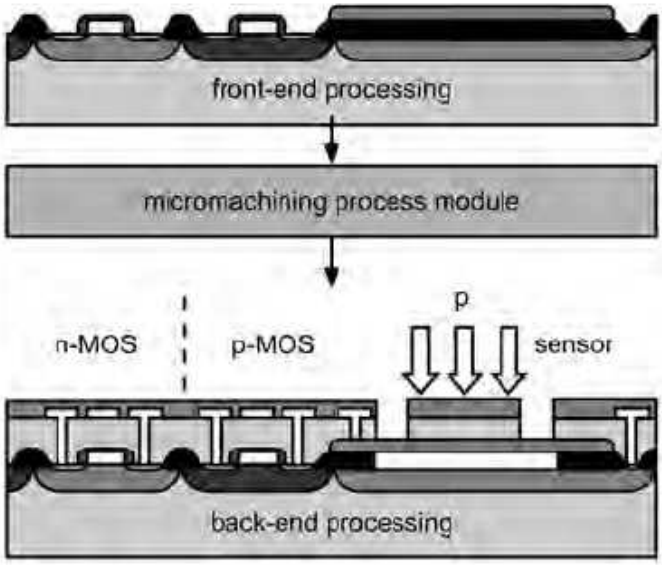


Figure 2.20. Vue en coupe du procédé intra-CMOS d'Infineon Technologies pour la fabrication d'un capteur de pression [26].

III.2.c. Autres procédés intra-CMOS

Il existe d'autres procédés proposés par différents instituts, universités ou entreprises. Parmi ceux-ci, on peut citer le procédé né d'une collaboration entre l'institut Fraunhofer et

l'université de Aachen en Allemagne. Ce procédé [27], destiné à des capteurs de pression capacitifs, commence par le procédé CMOS qui reste inchangé jusqu'à la formation du drain et de la source des transistors. L'implantation « n+ » est utilisée en tant qu'une des deux électrodes du capteur de pression (Figure 2.21). Une fois le drain et la source réalisés, une couche d'isolation en nitrure de silicium est déposée ainsi qu'une couche d'oxyde sacrificiel puis une couche de polysilicium qui formera l'électrode sensible du capteur de pression. Après la gravure de l'oxyde sacrificiel par de l'acide fluorhydrique libérant la membrane de polysilicium, la cavité est scellée en déposant une couche d'oxyde par LPCVD. Ce capteur de pression est constitué d'une matrice de membranes connectées en parallèle ainsi différentes gammes de pression sont couvertes par les différents diamètres des membranes fabriquées par ce procédé [28]. Ce procédé a été combiné avec la technologie CMOS sur substrat SIMOX (*"Separation by IMplantation OXygen")* pour des capteurs de pression destinés à des applications hautes températures [29]. Ce procédé a également été employé pour la fabrication de capteurs de flux [30], de capteurs de pression pour des implants intraoculaires [31] et de capteurs tactiles [32].

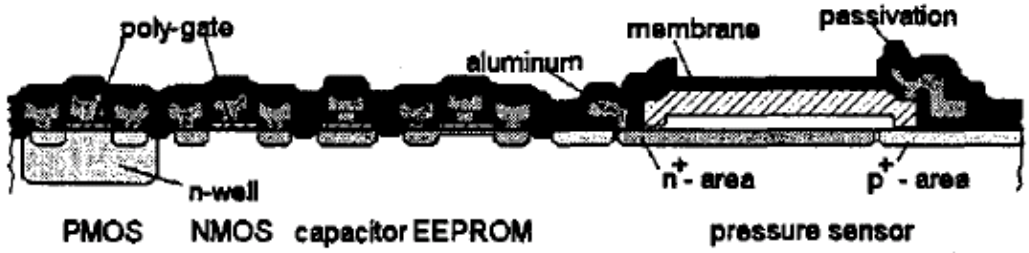


Figure 2.21. Vue en coupe du capteur de pression fabriqué grâce au procédé développé dans [27]. Image issue de [28].

Une autre approche afin d'intégrer des microstructures en polysilicium épais (10 µm) avec une technologie BiCMOS a été proposée par Bosch et l'institut Fraunhofer en vue de fabriquer un accéléromètre [33]. Une double couche sacrificielle, constituée d'oxyde et de polysilicium, est déposée, sur une couche enterrée dans le substrat, et modelée afin de définir la zone MEMS (Figure 2.22-a). Par la suite, le procédé BiCMOS continue avec le dépôt d'une couche de silicium par épitaxie dans la zone du circuit (Figure 2.22-b). Simultanément une couche épaisse de silicium polycristallin (épi-poly) croît dans la zone MEMS, la couche de polysilicium déposée précédemment par LPCVD sert de couche de nucléation (Figure 2.22-b). Du fait que cette couche d'épi-poly croît à haute température, elle possède des propriétés mécaniques favorables : faibles contraintes et gradient de contraintes négligeable [33]. Ensuite, le polysilicium de la grille des transistors est déposé puis enlevé d'une partie de la zone MEMS (Figure 2.22-c) et est ensuite dopé, les dopants se diffusent alors dans la couche d'épi-poly. Après le dopage de l'épi-poly, le procédé BiCMOS continue avec les étapes de métallisation (interconnexions) et de passivation du circuit électronique.

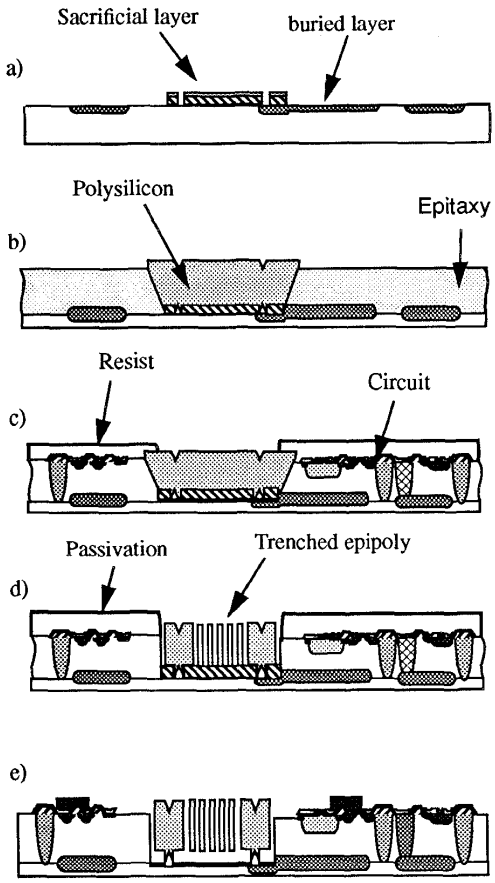


Figure 2.22. Procédé développé pour la fabrication d'accéléromètre [33].

Une gravure sèche anisotrope de la couche d'épi-poly crée des parois latérales et verticales définissant ainsi la structure de l'accéléromètre, qui sera ensuite libérée grâce à une gravure de l'oxyde sacrificiel par de l'acide fluorhydrique en phase vapeur (Figure 2.22-d et 2.22-e). La structure de l'accéléromètre est électriquement contactée à l'interface électronique grâce à la couche enterrée.

Tous les procédés intra-CMOS décrits jusqu'à maintenant utilisaient du polysilicium pour les microstructures et de l'oxyde en tant que couche sacrificielle. Mais les laboratoires Toyota ont proposé un autre procédé pour fabriquer un capteur de pression où le polysilicium est la couche sacrificielle [34, 35]. La fabrication des microstructures commence, après la création des sources et des drains des transistors, par le dépôt d'une couche de nitrure de silicium afin de protéger le substrat. Ensuite, une couche de polysilicium sacrificiel est déposée. Puis, une double couche de nitrure de silicium constitue la membrane, entre ces deux couches se trouvent du polysilicium utilisé en tant que piézorésistances. La couche de polysilicium sacrificiel est ensuite gravée avec de l'hydroxyde de potassium (KOH) grâce à des trous placés sur les côtés de la membrane. Le procédé CMOS est alors terminé (métallisation) et les cavités libérées précédemment sont scellées par le dépôt (PECVD) d'un film de nitrure de silicium (Figure 2.23). Une matrice de membranes est ainsi fabriquée constituant un capteur de pression destiné à de l'imagerie tactile haute résolution. D'autres procédés intra-CMOS ont été mis au point utilisant une couche de polysilicium sacrificiel notamment NEC qui a développé des détecteurs matriciels infrarouges à plan focal [36] basés sur une structure de bolomètre en titane.

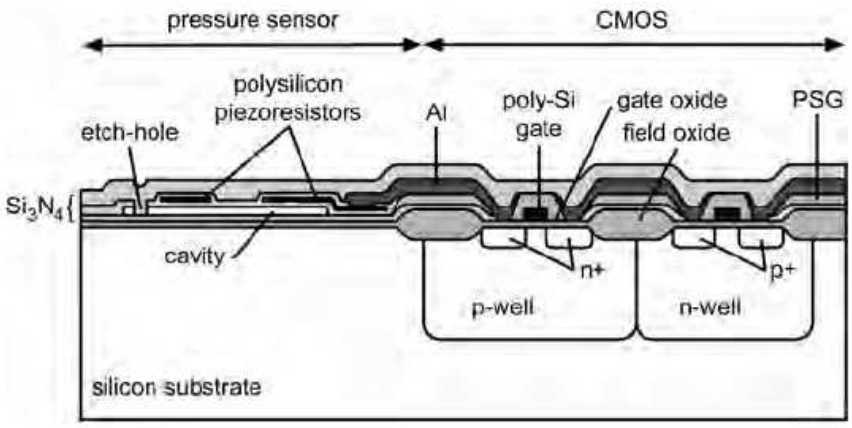


Figure 2.23. Vue en coupe du capteur de pression des laboratoires Toyota [34]. Les membranes sont en nitrure de silicium et libérées par la gravure d'une couche de polysilicium sacrificiel.

Quant aux chercheurs d'IBM, ils ont incorporé des *switchs* RF et des résonateurs dans une technologie CMOS utilisant du cuivre comme métal d'interconnexion [37,38]. Ainsi, les microstructures sont réalisées avec le cuivre du procédé CMOS. Cependant, quelques modifications du procédé doivent être faites : encapsuler le cuivre pour éviter son oxydation, introduire des matériaux pour les contacts des switch et prévoir une couche sacrificielle en vue de libérer les microstructures en cuivre par une gravure plasma à base d'oxygène. Les couches diélectriques sont déposées par PECVD à des températures inférieures ou égales à 400°C tandis que les couches métalliques sont déposées par pulvérisation ou une combinaison de pulvérisation et d'électrodéposition [37].

Wise et ses collègues de l'université du Michigan ont aussi développé un procédé à base CMOS pour la fabrication de capteurs de débit massique [39], de capteurs de pression [39,40], de convertisseurs thermiques [41], de matrices de microélectrodes d'enregistrement [42-44] et de capteurs infrarouges [45]. Les microsystèmes sont fabriqués grâce à un micro-usinage en volume par arrêt électrochimique en utilisant un procédé CMOS à caisson « p » modifié. En effet, La concentration des dopants « p » a été modifiée par rapport à celle du procédé CMOS traditionnel. Ainsi, les régions « p^{++} » obtenues définissent alors les dimensions latérales des membranes ainsi que l'épaisseur des microstructures en silicium grâce à la profondeur de diffusion. Selon le microsystème souhaité, des étapes sont incorporées au procédé CMOS de base, telles que le dépôt de couches de diélectriques [39] ou encore la métallisation [42]. A la fin du procédé CMOS, les microstructures sont libérées par une gravure humide anisotrope du silicium où les régions dopées « p^{++} » servent de couche d'arrêt. Ce procédé a beaucoup été utilisé au début des années 1990 pour la fabrication de microsystèmes intégrés avec leurs interfaces électroniques.

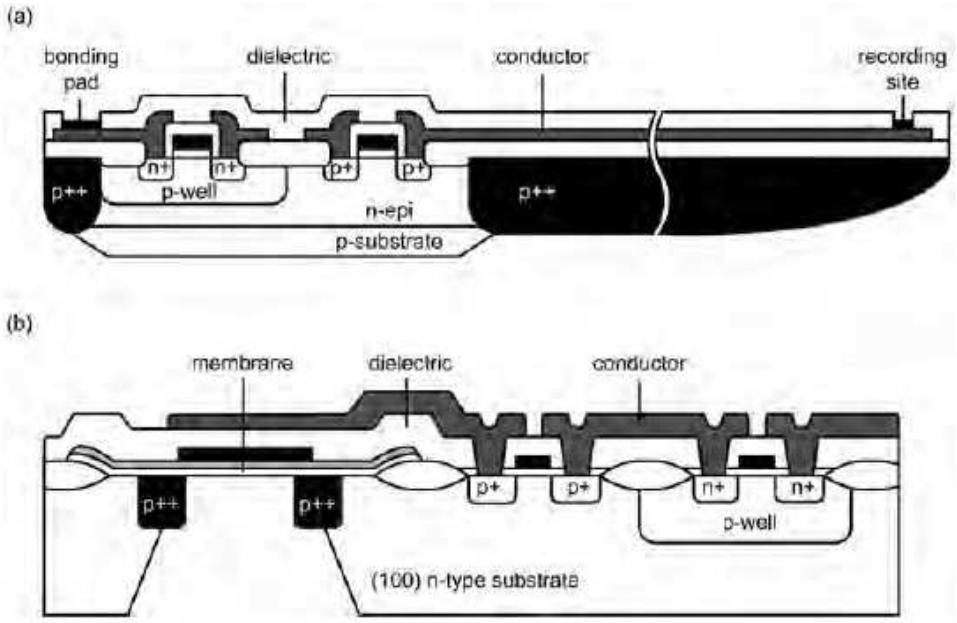


Figure 2.24. Vue en coupe : a) Sonde à aiguille, adapté de [42] et b) capteur de débit massique, adapté de [39].

III.3. Post-CMOS process

Avec les procédés post-CMOS, les microstructures sont fabriquées après la finalisation du procédé CMOS. Le principal avantage de cette approche est que la fabrication peut être complètement externalisée. En effet, une fois le procédé CMOS terminé, réalisé par n'importe quelle fonderie CMOS, la fabrication des microstructures peut être faite par une autre fonderie dédiée aux MEMS. Cependant, cette flexibilité de fabrication est limitée par la température, puisque toutes les étapes de fabrication après le procédé CMOS ne doivent pas dépasser une température maximale d'environ 450°C. Effectivement, les interconnexions en aluminium qui constituent la plupart des procédés CMOS ne pourraient supporter des températures supérieures à cette limite. Ceci exclu donc tout dépôt et recuit à hautes températures, comme le nécessite le dépôt de polysilicium dans un four LPCVD par exemple. Toutefois, les étapes de PECVD, de pulvérisation et la plupart des gravures, humides ou sèches, nécessaires aux micro-usinages en volume ou en surface peuvent être adaptées à cette approche « post-process ».

En choisissant une fabrication post-CMOS, on peut alors distinguer deux principales approches :

- les microstructures peuvent être formées et fabriquées par les différentes couches du procédé CMOS lui-même ;
- les microstructures peuvent être ajoutées sur la puce CMOS, c'est-à-dire qu'elles seront fabriquées en utilisant la puce CMOS comme substrat.

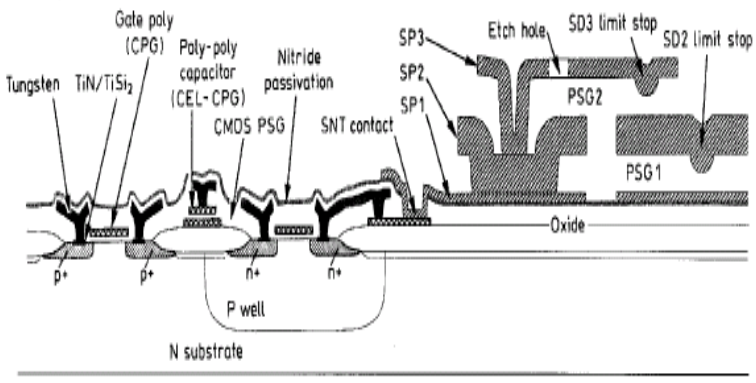
Dans le premier cas, les MEMS sont déjà formés pendant le procédé CMOS et ne nécessitent que quelques étapes supplémentaires, telles qu'un dépôt ou encore une gravure afin de libérer les microstructures. Dans le second cas, construire les MEMS complets au dessus de la puce CMOS requiert beaucoup plus d'étapes de fabrication, mais les microstructures seront placées directement au dessus du circuit électronique. Par la suite, nous verrons des exemples pour ces deux approches.

III.3.a. Procédé post-CMOS avec couches additionnelles

Pour construire des microsystèmes sur la puce CMOS, des techniques de micro-usinage en surface sont le plus souvent employées notamment la gravure de couches

sacrificielles pour libérer les microstructures. Pour respecter le budget thermique limité par le procédé CMOS (450°C), on fait aussi appel à des techniques de dépôt à basse température (100-150°C) comme le PVD ou l'électrodéposition de couches métalliques (galvanoplastie), et des dépôts à moyenne température (au dessus de 300°C) par CVD pour fabriquer les couches structurelles et sacrificielles. Un autre élément très important est la bonne planéité du substrat CMOS sur lequel les microstructures vont être construites afin d'assurer des contacts mécaniques et électriques de qualité.

Grâce à ces propriétés mécaniques, l'intégration de microstructures en polysilicium après le procédé CMOS a été attentivement étudiée au début des années 1990 [46]. Mais comme nous l'avons dit précédemment, le dépôt par LPCVD et le recuit de fines couches de polysilicium nécessite des températures entre 600 et 900°C, ce qui est incompatible avec les couches métalliques en aluminium ou en cuivre, présentes dans la plupart des procédés CMOS d'aujourd'hui. Pour s'adapter à cette contrainte thermique, des changements ont été apportés au procédé CMOS au niveau seulement de la métallisation et de la passivation [46]. Ainsi, les contacts entre silicium et métal sont en silicide de titane et en nitrure de titane, résistants de cette façon aux hautes températures, les interconnexions du circuit électronique sont, quant à elles, en tungstène. La passivation consiste en une couche de verre phosphosilicate (PSG) déposée par LPCVD et une seconde couche de nitrure de silicium faiblement contrainte déposée également par LPCVD. Cette passivation servira donc de protection au circuit CMOS, non seulement contre l'environnement extérieur, mais aussi contre la gravure à l'acide fluorhydrique utilisé ultérieurement pour libérer les microstructures. Toujours dans [46], une fois le circuit CMOS protégé, neuf étapes de lithographie supplémentaires sont nécessaires pour construire les microstructures constituées d'un plan de masse en polysilicium (SP1, Figure 2.25) et de deux couches de polysilicium pour les structures mécaniques (SP2 et SP3, Figure 2.25). Des contacts en polysilicium également sont utilisés pour connecter le circuit électronique et les microstructures. Afin de minimiser l'effet des hautes températures sur les caractéristiques du circuit électronique, la densification du PSG et le recuit du polysilicium sont réalisés par RTA (« *rapid thermal anneal* », recuit thermique rapide) à 900°C, tandis que les dépôts de nitrure et de polysilicium se font par LPCVD à 835°C et à 610°C respectivement. Cependant, malgré la protection par la couche de passivation du circuit CMOS, il est constaté un léger changement dans les caractéristiques des transistors, indiquant une redistribution du dopage causée par les étapes à hautes températures.



layer name	description	aligns to
SNT	passivation via cut	CPG
SP1	sensor ground-plane poly	CPG
SD2	first dimple	SP1
SG1	PSG1 anchor/via cut	SP1
SP2	first structural polysilicon	SP1
SD3	second dimple	SP2
SG2	PSG2 anchor/via cut	SP2
SP3	second structural polysilicon	SP2
SREL	protective release mask	SP2

Figure 2.25. Vue en coupe de microstructures en polysilicium fabriquées par micro-usinage post-procédé CMOS [46] (université de Californie à Berkeley).

Pour éviter cette redistribution du dopage ainsi que la nécessité d'interconnexions résistantes à des températures élevées, celles-ci doivent être réduites en dessous de 525°C pour les étapes du post-procédé CMOS [47]. Pour cela, plusieurs études ont été menées, il y a

une dizaine d'années, sur des structures en silicium-germanium polycristallin (poly-SiGe) en vue de remplacer le polysilicium [48-50]. En effet, selon la concentration du germanium et de la pression du dépôt, le poly-SiGe peut être déposé à des températures inférieures à 450°C, compatible donc avec l'aluminium présent dans les procédés CMOS. Les couches de poly-SiGe sont déposées soit par LPCVD [48,50] soit par PECVD [49]. Dans [48], deux approches post-procédé CMOS sont mises en œuvre afin d'intégrer des microstructures en poly-SiGe et circuit CMOS :

- la première utilise des structures en poly-Ge de type « n » et une couche sacrificielle de SiO_2 (Figure 2.26-a). Cela nécessite une couche de passivation pour protéger le circuit CMOS pendant la gravure du SiO_2 afin de libérer les microstructures ;
- La seconde utilise, quant à elle, des structures en poly-SiGe de type « p » et une couche sacrificielle de poly-Ge (Figure 2.26-b) qui sera gravée avec du peroxyde d'hydrogène, pas besoin donc de couche protectrice pour le circuit CMOS.

Les microstructures et le circuit CMOS sont connectés par des contacts en polysilicium (comme dans [46]). Le poly-SiGe est donc un candidat sérieux pour l'élaboration de MEMS intégrés avec le circuit électronique dans le cadre de post-procédés CMOS.

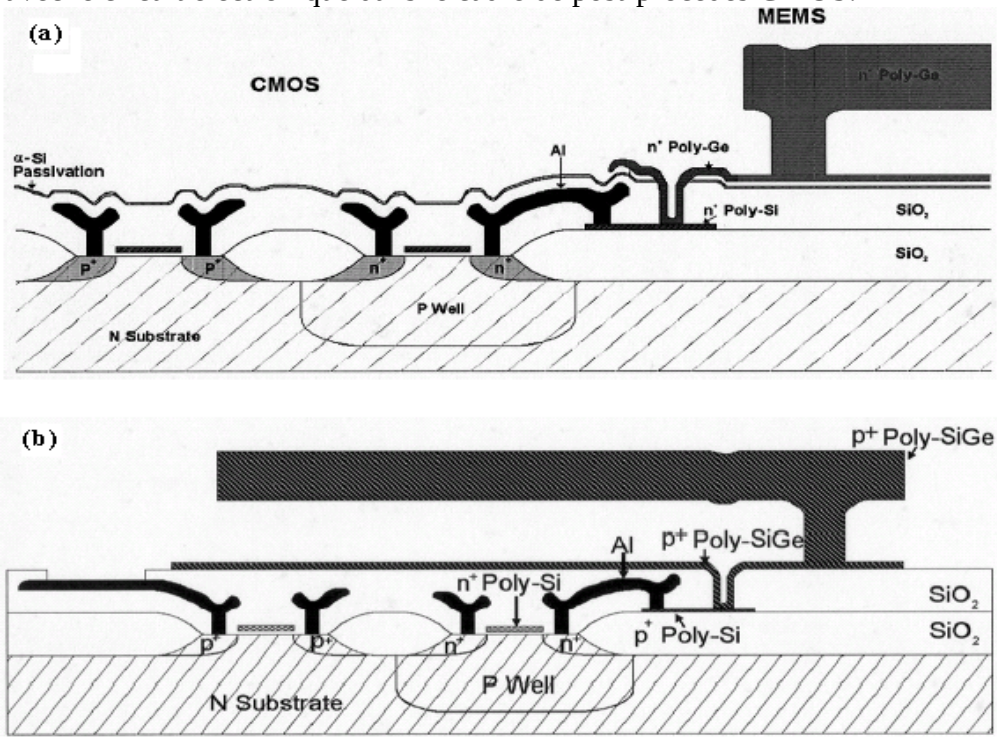


Figure 2.26. Vue en coupe de microstructures fabriqués grâce à un post-procédé CMOS [48]: (a) microstructures en poly-Ge de type « n », (b) microstructures en poly-SiGe de type « p ».

Une solution alternative à l'utilisation du poly-SiGe, sont les techniques de PVD permettant des dépôts à des températures compatibles avec les procédés CMOS standards. Par exemple dans [51], des couches de silicium, en vue d'être utilisées pour des applications MEMS, ont été déposées par pulvérisation à température ambiante sur différentes couches sacrificielles de polyimide ou de dioxyde de silicium. Après trois heures de recuit à 350°C, les couches de silicium de 2 et 5 µm possèdent des contraintes de l'ordre de 70 MPa. L'inconvénient majeur de couches de silicium déposées par pulvérisation est une résistance électrique très élevée : de l'ordre du MΩ/carré avant le recuit et du GΩ/carré après le recuit. Une couche de TiW, d'épaisseur 50 nm, est déposée sur le silicium structurel afin de diminuer cette résistance électrique jusqu'à 25 Ω/carré. La compatibilité avec un procédé CMOS d'une

telle approche, décrite dans la Figure 2.27, a été démontrée par la fabrication de capacités variables.

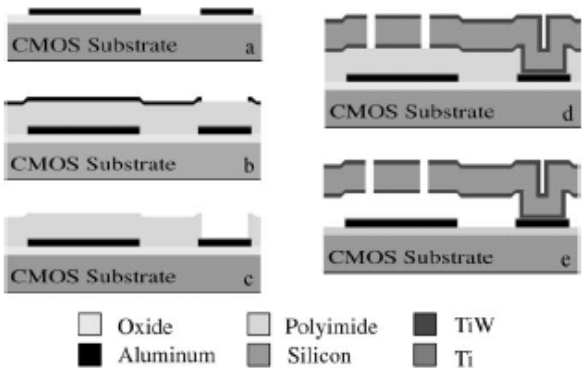


Figure 2.27. Procédé utilisé pour la fabrication de microstructures en silicium après un procédé CMOS [51]. a) électrode métallique issue du procédé CMOS; b) dépôt de polyimide (couche sacrificielle) et d'aluminium (masque) ; c) gravure du polyimide; d) dépôt de la couche utilisée comme microstructure (TiW, Si, TiW); e) libération de la structure par gravure du polyimide par plasma O_2.

Les DMD, *« Digital Micromirror Device »*, développé par Texas Instruments [52,53] sont un bon exemple commercial de MEMS fabriqués par un post-procédé CMOS, respectant les températures exigées par ce procédé. Les DMD, éléments principaux de la technologie DLP (*« Digital Light Processing »*) de Texas Instrument, sont une matrice de micromiroirs actionnés électrostatiquement, permettant la projection et l'affichage d'images. La structure mécanique d'un pixel DMD consiste en une alternation de couches d'aluminium et de gaps d'air construits sur une cellule de mémoire statique (SRAM) CMOS par des techniques de micro-usinage en surface réalisées à basse température. Après la finition du procédé CMOS, le substrat est planéarisé par CMP et des contacts sont fabriqués pour interconnecter le miroir et le circuit électronique. La structure des micromiroirs requiert six étapes de photolithographie afin de définir quatre couches d'aluminium, utilisées pour les différents éléments du miroir (Figure 2.28), et deux couches de résine photorésistante qui formeront les gaps d'air. Les couches d'aluminium sont déposées par pulvérisation et les micromiroirs sont libérés par gravure plasma de la couche sacrificielle (résine). La Figure 2.28 [52] décrit schématiquement les différents éléments des micromiroirs ainsi que les différentes étapes de leur fabrication.

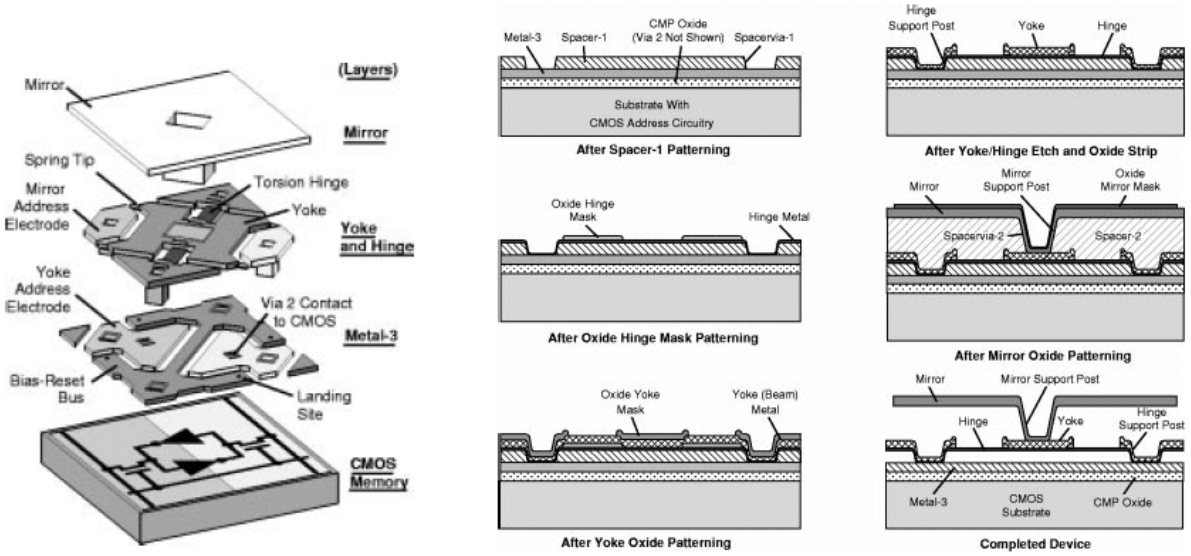


Figure 2.28. Schéma de la structure des DMD (à gauche) et des étapes de leur fabrication (à droite) [52].

Des structures métalliques plus épaisses peuvent être obtenues par électrodéposition. Il existe plusieurs microstructures électrodéposées sur un substrat CMOS contenant déjà le circuit électronique. C'est le cas, par exemple, de gyroscopes développés par Delphi-Delco Electronics, General Motors et l'université du Michigan [54-56]. Lorsque le procédé CMOS est terminé, une couche métallique est déposée (Figure 2.29-a) servant à la fois de couche d'adhésion et de barrière de diffusion afin d'éviter les interactions avec l'aluminium du procédé CMOS. Puis, une couche sacrificielle est déposée (Figure 2.29-b) qui, une fois gravée, permettra à la microstructure libérée de se déplacer. Une épaisse couche photorésistante est ensuite structurée (Figure 2.29-c) et sera utilisée comme moule. La microstructure est alors formée par électrodéposition (Figure 2.29-d) dans le moule défini à l'étape précédente. La couche photorésistante (moule) et sacrificielle sont alors gravées afin de libérer la structure (Figure 2.29-e).

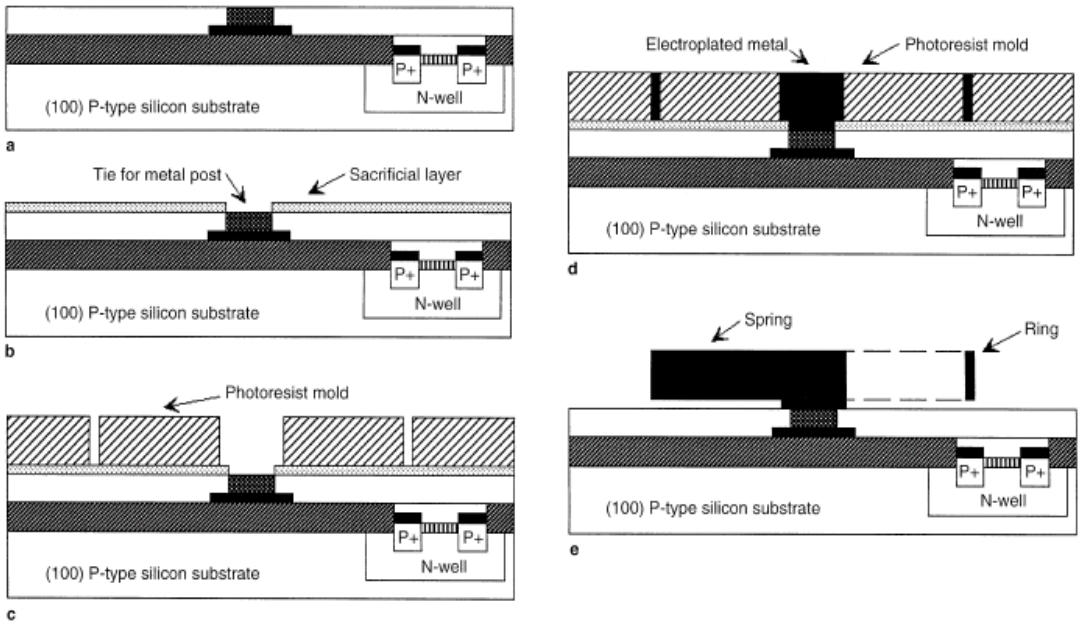


Figure 2.29. Procédé de fabrication d'un gyroscope formé par électrodéposition [56].

Cette méthode de micro-usinage a été aussi utilisée pour la fabrication d'accéléromètres capacitifs. Un procédé similaire a permis de fabriquer des commutateurs de valeur limite d'accélération développés par Infineon et l'université de Bremen [57,58]. La formation des microstructures par électrodéposition, dans les exemples précédents, se fait à température ambiante et n'affecte pas les performances du circuit CMOS. Par contre, il est plus difficile de contrôler les contraintes et le gradient de contraintes dans les fines couches.

Plus récemment, des procédés post-CMOS utilisant le collage de substrats ont permis d'intégrer verticalement sur le substrat CMOS des structures mécaniques en silicium [107,108] démontrant ainsi la faisabilité d'une plateforme multi-capteurs comportant un résonateur, un capteur de pression, un magnétomètre et un accéléromètre (Figure 2.30). On peut aussi citer les références [109,110] où les auteurs ont employé une technique de CVD pour déposer sur la puce CMOS des structures mécaniques en poly-SiGe (Figure 2.31) afin de fabriquer un gyroscope.

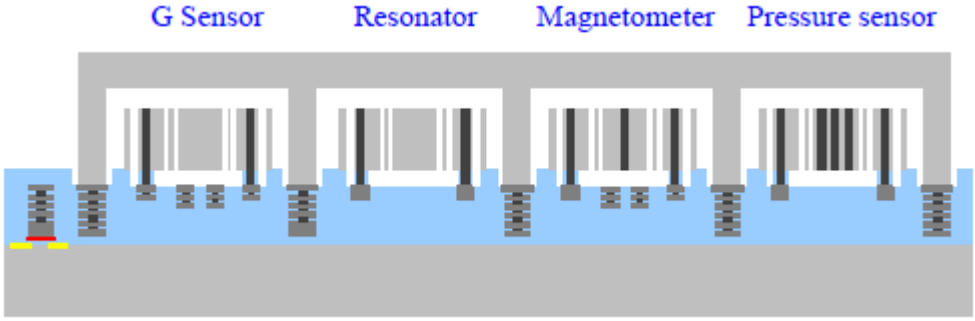


Figure 2.30. Plateforme CMOS MEMS multi-capteurs intégrant des structures mécaniques en silicium sur le substrat CMOS réalisés à partir de techniques de collage et amincissement de wafer (wafer bonding and thinning) [107].

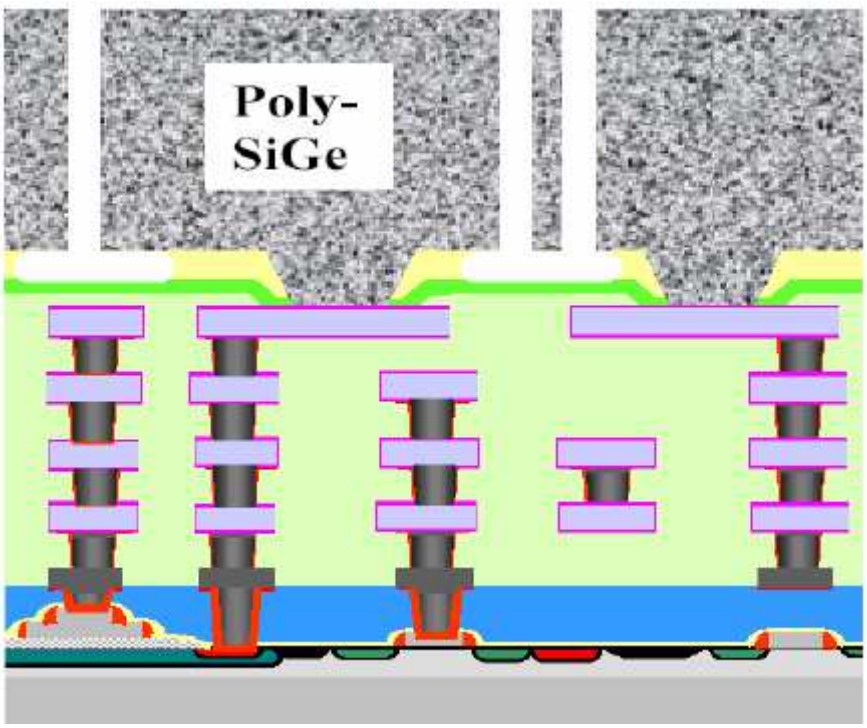


Figure 2.31. Vue schématique de MEMS en poly-SiGe déposé sur une puce CMOS (techno Philips 0.35 µm) [110].

L'approche post-CMOS avec la fabrication de MEMS au dessus du circuit électronique requiert des étapes supplémentaires (dépôt, gravure), ainsi qu'une protection

pour le circuit CMOS (passivation), et ne doit surtout pas dépasser une température critique afin d'éviter toute perte de performance, voir même la détérioration, du circuit CMOS.

III.3.b. Procédé post-CMOS sans couche additionnelle

Avec cette approche, les microstructures sont définies par les matériaux du procédé CMOS et sont libérées lorsque celui-ci est terminé, soit par micro-usinage en volume soit par micro-usinage en surface.

Micro-usinage en volume par la face arrière du substrat CMOS

Après le succès du capteur de pression fabriqué par micro-usinage du silicium et distribué par National Semiconductors en 1974, de nombreux efforts ont été réalisés pour intégrer circuit électronique et transducteurs en essayant d'utiliser les techniques de micro-usinage en volume du silicium. Ainsi en 1979, le premier capteur de pression intégré et à température compensée est fabriqué grâce à une technologie bipolaire [59,60]. Peu de temps après, le premier capteur de pression capacitif aussi intégré avec un circuit bipolaire est fabriqué [61]. Le premier capteur de pression piézorésistif en silicium intégré avec un circuit CMOS est développé par NEC au milieu des années 1980 [62]. Le capteur consiste en un fin diaphragme carré en silicium avec quatre piézorésistances placées sur les bords du diaphragme en configuration de pont de Wheatstone. Un substrat de type « p » et une couche épitaxiale de type « n » sont utilisés comme matériaux de départ pour le procédé CMOS à caisson « p ». Une étape d'implantation supplémentaire est ajoutée au procédé CMOS pour les piézorésistances. Lorsque ce procédé CMOS est terminé, le diaphragme est libéré par gravure anisotrope de la face arrière du substrat grâce à un mélange d'eau et d'hydrazine. La gravure est stoppée par arrêt électrochimique à la jonction « p-n » située entre le substrat « p » et la couche épitaxiale de type « n ». Le circuit électronique intégré avec le capteur permettait une polarisation stable du pont de Wheatstone, une compensation de température et l'amplification du signal.

Aujourd'hui, de nombreux capteurs de pression piézorésistifs intégrés avec le circuit CMOS sont commercialisés par plusieurs entreprises, comme Bosch, Freescale, Silicon Microstructures pour ne citer qu'eux. Bien que la structure de base du transducteur reste un diaphragme de silicium micro-usiné en volume avec des piézorésistances implantées, plus de composants électroniques ont pu être ajoutés dans ces microsystèmes plus modernes. C'est le cas par exemple de Freescale qui intègre le capteur de pression piézorésistif avec un DSP (*« Digital Signal Processor »*) et une mémoire non volatile pour la calibration du capteur [63]. Le procédé CMOS est légèrement modifié pour obtenir le profil de dopage optimal pour les piézorésistances et déposer le masque de gravure sur la face arrière du substrat afin de permettre la libération de la membrane grâce à une gravure humide [63].

Le micro-usinage en volume par la face arrière du substrat, utilisant la gravure anisotrope du silicium, est devenu un procédé post-CMOS standard pour la fabrication de MEMS, pouvant libérer ainsi non seulement des membranes mais aussi des microstructures suspendues en général (ponts, poutres,…). Parmi les travaux accomplis dans ce domaine, on peut citer ETH Zurich [64-70], l'université du Michigan [71] et l'institut Fraunhofer [72,73]. Ainsi des accéléromètres, des capteurs de flux, des capteurs ultrasonores de proximité, des convertisseurs thermiques, des capteurs infrarouges et des capteurs chimiques ont pu être réalisés en utilisant cette approche.

Généralement, l'hydroxyde de potassium (KOH) est la solution la plus employée pour graver le silicium à partir de la face arrière du substrat. Plusieurs méthodes permettent ensuite l'arrêt de la gravure afin de la contrôler. Parmi celles-ci, on retrouve l'arrêt électrochimique où les régions en silicium fortement dopé « p^{++} » et les jonctions « p-n » servent de couches d'arrêt. Dans certains cas, c'est l'oxyde de champ qui est utilisé comme couche d'arrêt de la

gravure afin de libérer des microstructures constituées des couches diélectriques du procédé CMOS. Les procédés SOI offrent aussi la possibilité d'utiliser la couche d'oxyde enterrée comme couche d'arrêt permettant la libération de structures en silicium monocristallin. Un traitement avant le procédé CMOS (*Pre-CMOS process*) peut être aussi réalisé pour former une couche d'arrêt d'oxyde enterré, en implantant de l'oxygène et en recuisant à haute température [74]. Bien que les microstructures soient libérées après le procédé CMOS, les techniques de gravure par arrêt électrochimique (*« Electrochemical etch-stop »*, ECE) nécessitent souvent des modifications du procédé CMOS avant ou pendant, notamment les couches d'arrêt « p^{++} » requiert un traitement intra-CMOS afin d'obtenir des régions fortement dopées « p » dans le substrat de silicium [39,42]. La figure 2.33 montre, de façon générale, deux techniques différentes de micro-usinage en volume du silicium nécessitant une couche d'arrêt pour contrôler la gravure.

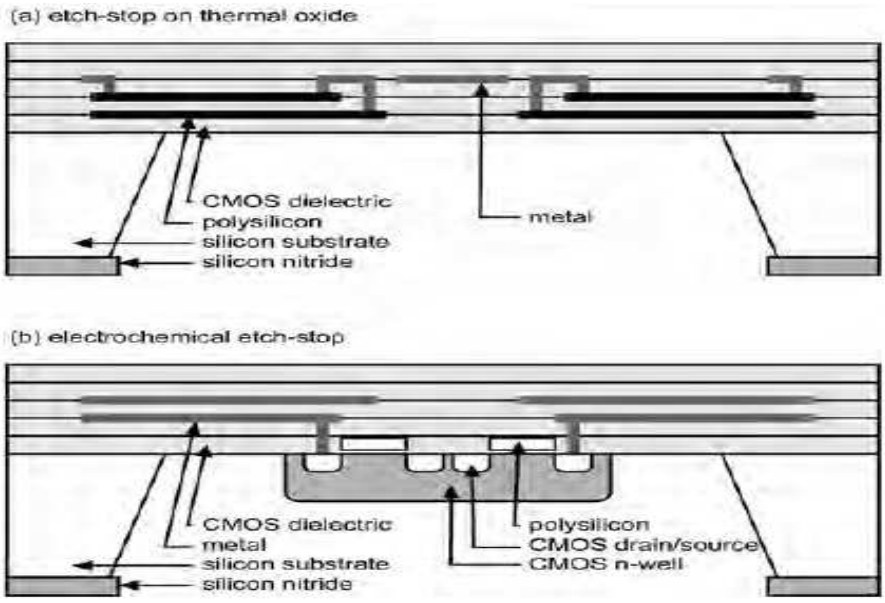


Figure 2.32. Micro-usinage en volume par la face arrière post-CMOS [1].

Le micro-usinage en volume appliqué à un procédé CMOS nécessite aussi la définition et le dépôt d'un masque de gravure sur la face arrière du substrat CMOS. Avant le dépôt de ce masque, il est impératif de corriger tous les défauts à la surface de la face arrière, engendrés par le procédé CMOS, pour éviter des problèmes de sous-gravure lors de la libération des microstructures. En général, le masque de gravure est constitué d'une couche de nitrure de silicium déposée par PECVD et défini grâce à un aligneur de masque double face, permettant ainsi de structurer le masque de la face arrière par rapport aux structures de la face avant du substrat CMOS. Ensuite, ce substrat CMOS est placé sur un porte substrat afin de protéger la face avant de la gravure humide. La nécessité de placer chaque wafer sur un porte substrat semble être lourde mais c'est la méthode la plus fiable pour protéger la face avant et les côtés du substrat. Toutefois, de nouvelles techniques de protection basées sur la dépôt d'une fine couche métallique [75] ou d'une couche de polymère [76] ont été étudiées.

Alternativement à la gravure humide, le micro-usinage en volume de la face arrière du substrat CMOS peut-être réalisé par gravure sèche grâce aux techniques de DRIE [123]. De cette façon, une gravure très verticale des parois latérales du silicium est obtenue, quelle que soit son orientation cristalline. On obtient ainsi des structures plus étroites qui ne peuvent être obtenues par la gravure du silicium (100) au KOH. Cependant les équipements utilisant les techniques DRIE restent couteux, de plus un seul wafer peut être usiné à la fois et les techniques ECE (gravure par arrêt électrochimique) ne peuvent être utilisées.

Micro-usinage en volume par la face avant du substrat CMOS

La libération, post-procédé CMOS, de microstructures à partir de la face avant du substrat CMOS grâce à une gravure anisotrope du silicium a été réalisée pour la première fois par Baltes et ses collaborateurs [77,78]. L'éthylenediamine pyrocatechol (EDP) ou le tetramethylammonium hydroxide (TMAH) sont utilisés pour la gravure humide anisotrope du silicium. La gravure sèche isotrope grâce au difluorure de Xénon ($XeFe_2$), par exemple, permet aussi de libérer des microstructures par la face avant du substrat CMOS [79]. Dans le cas de la gravure humide anisotrope du silicium, les couches diélectriques du procédé CMOS jouent le rôle de masque de gravure mais aussi forment les microstructures, ainsi, à titre d'exemple, des ponts, des poutres et des membranes constituées par ces couches diélectriques peuvent être réalisés [77,80]. Les couches métalliques et de polysilicium du procédé CMOS peuvent être combinées avec les microstructures diélectriques (Figure 2.33) pour fabriquer différents capteurs : capteur de flux [81], convertisseur électrothermique [82] et capteur infrarouge [83].

Dans certains cas, les contacts en aluminium du procédé CMOS doivent être protégés pendant la phase de gravure. Cependant, certaines solutions de TMAH ou EDP possède un taux de gravure de l'aluminium relativement faible, permettant ainsi une libération des microstructures sans masque de gravure particulier. Un autre point important est que les solutions à base de KOH ne peuvent pas être utilisées pour une gravure du silicium par la face avant car leur taux de gravure envers le dioxyde de silicium est trop important.

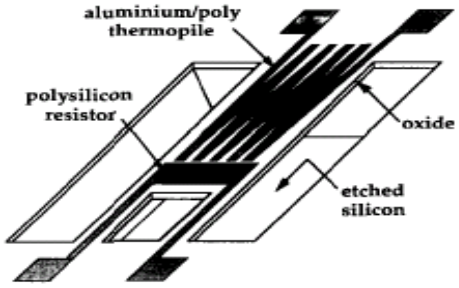


Figure 2.33. Schéma d'un convertisseur électrothermique combinant différents matériaux du procédé CMOS : couches métallique, polysilicium et diélectriques [82].

Afin de permettre de l'électronique attachée aux microstructures, le micro-usinage en volume par la face avant a été combiné avec les techniques de gravure par arrêt électrochimique (ECE) utilisant les caissons « n » du procédé CMOS comme couche d'arrêt (Figure 2.34). Des convertisseurs thermiques [85] et des capteurs infrarouges [83,84] ont été fabriqués de cette façon.

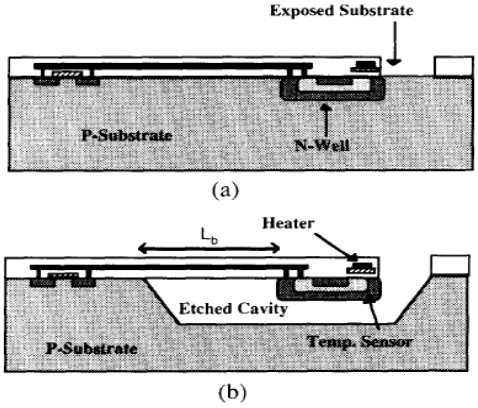


Figure 2.34. Microstructure avant (a) et après (b) le micro-usinage en volume par la face avant combiné à une technique ECE [85].

La gravure sèche est aussi utilisée dans le cadre d'un micro-usinage en volume de la face avant du substrat CMOS. Un premier exemple est montré dans [86,87] où un procédé CMOS à trois niveaux de métal est utilisé (Figure 2.35-a). La microstructure est ainsi constituée par les trois niveaux de métal pris en sandwich par les différentes couches d'oxyde du procédé CMOS (Figure 2.35-c). La couche métallique supérieure du procédé sert de masque de gravure pour définir la microstructure (des poutres). De cette façon, les dimensions minimales possibles, telles que le gap et la largeur des poutres, sont définies par la technologie CMOS utilisée, plus précisément par les règles de dessin (« *design rules* ») du procédé CMOS. Une première gravure sèche anisotrope par RIE, utilisant CHF_3/O_2 (trifluorométhane/dioxygène), permet de se débarrasser de l'oxyde, qui n'est pas protégé par le masque métallique, jusqu'au substrat de silicium (Figure 2.35-b). Puis une gravure plasma isotrope, utilisant SF_6/O_2 (héxafluorure de soufre/dioxygène), grave le silicium en profondeur et permet de libérer la structure (Figure 2.35-c). Des accéléromètres [88], des gyroscopes [89], des capteurs infrarouges [90] et des microphones MEMS [91,124] ont été fabriqués grâce à ce procédé CMOS-MEMS.

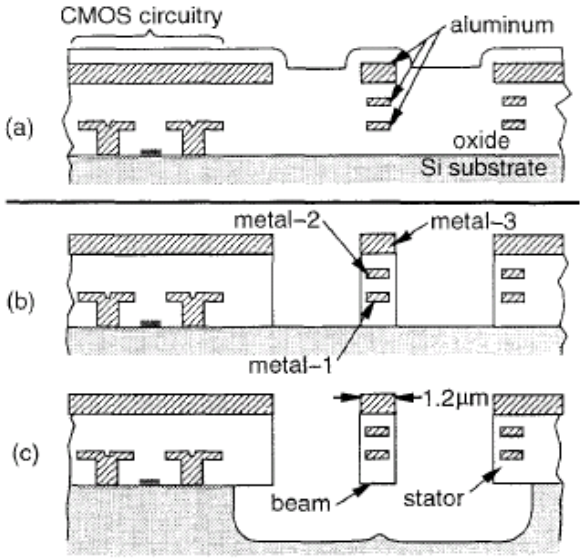


Figure 2.35. Schéma en coupe (adapté de [87]) du procédé utilisé dans [86]: a) puce après le procédé CMOS, b) gravure sèche anisotrope de l'oxyde, c) gravure sèche isotrope du silicium pour libérer la structure.

Cependant, de telles structures multicouches, composées des couches métalliques prises en sandwich par les couches diélectriques du procédé CMOS, peuvent causer des contraintes et des gradients de contraintes, plus ou moins importants selon le procédé CMOS utilisé, entraînant ainsi la courbure de ces microstructures. Un nouveau procédé post-CMOS sans masque de gravure, basé sur le précédent et combinant DRIE et gravure anisotrope de la face arrière, a alors été mis au point afin de fabriquer des microstructures constituées de silicium monocristallin placé en dessous de la structure multicouche de base, permettant ainsi d'éviter la courbure des microstructures [92]. Ce procédé démarre avec une gravure profonde anisotrope du silicium par la face arrière du substrat CMOS (Figure 2.36-a). Puis, une gravure sèche anisotrope par la face avant permet de supprimer l'oxyde qui n'est pas protégé par le masque défini comme la couche supérieure métallique du procédé CMOS (Figure 2.36-b). Enfin, une gravure anisotrope du silicium, au lieu d'une gravure isotrope comme décrit dans procédé précédent, libère les microstructures constituées maintenant d'une épaisse couche de silicium et d'une couche de diélectrique entourant les couches métalliques du procédé CMOS (Figure 2.36-c). Une dernière étape optionnelle consiste à graver le silicium en dessous des petites structures pour assurer une isolation électrique de certaines surfaces de silicium

(Figure 2.36-d). Des accéléromètres [92] et des gyroscopes [93] ont pu être fabriqués grâce à ce procédé CMOS-MEMS.

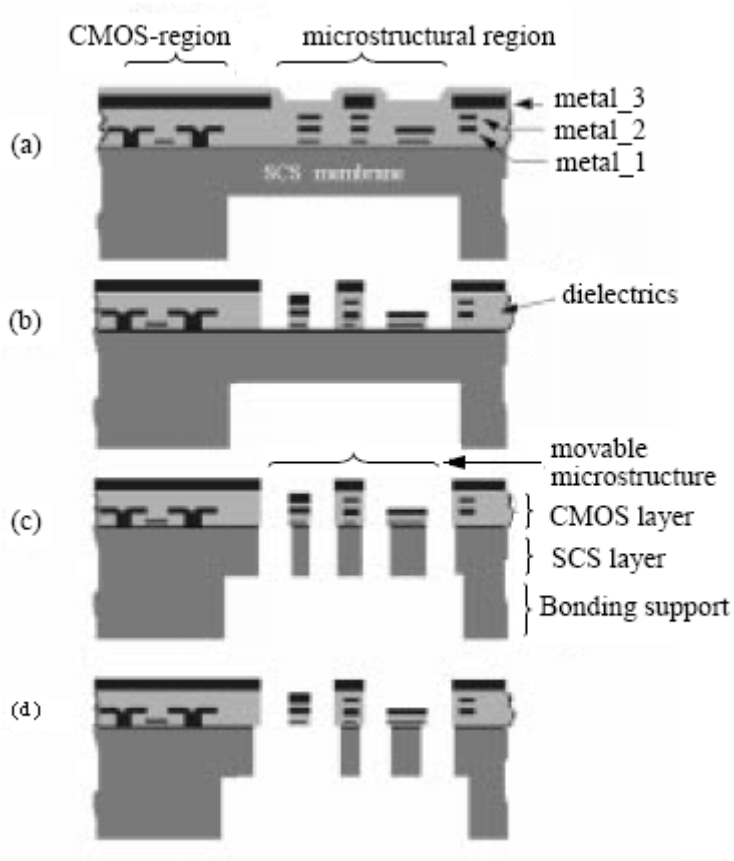


Figure 2.36. Schéma du procédé post-CMOS utilisé dans [92] : a) gravure profonde (DRIE) du silicium par la face arrière, b) gravure anisotrope de l'oxyde par la face avant, c) gravure anisotrope du silicium, d) courte gravure (optionnelle) isotrope du silicium.

Micro-usinage en surface du substrat CMOS

Aux techniques de micro-usinage en volume de la face arrière et avant, on peut ajouter le micro-usinage en surface du substrat CMOS afin de supprimer, de manière sélective, des fines couches du procédé CMOS permettant la libération des microstructures.

Un premier exemple est la gravure de l'aluminium sacrificiel (*« SALE »*) développée par l'ETH de Zurich [94]. Dans cette technique de micro-usinage en surface post-CMOS, la première couche métallique du procédé CMOS est sélectivement gravée pour libérer les microstructures constituées des couches diélectriques intermédiaires, de la couche métallique supérieure et de la couche de passivation (Figure 2.37). Pendant la gravure de l'aluminium, les contacts électriques doivent être protégés soit par une résine photorésistante soit par des bumps résistants à la gravure. Des capteurs de pression ont été fabriqués grâce à ce « procédé SALE » [95, 96] ou même plus récemment des capteurs ultrasonores [97,98] (Figure 2.38). Une solution contenant un mélange d'acide sulfurique (H_2SO_4) et de peroxyde d'hydrogène (H_2O_2) est utilisée pour graver les couches sacrificielles d'aluminium.

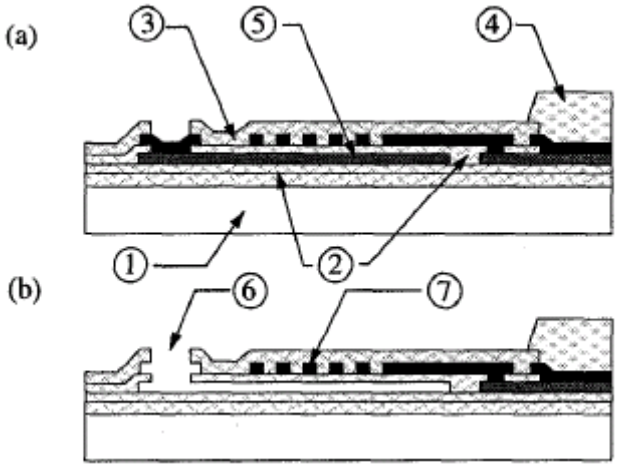


Figure 2.37. Procédé « SALE » appliqué à un capteur de pression [96] : avant (a) et après (b) gravure de l'aluminium sacrificiel. (1) silicium, (2) SiO_2, (3) passivation, (4) bump en or, (5) couche métallique (aluminium) sacrificielle, (6) accès pour la solution de gravure, (7) couche métallique (aluminium) structurelle.

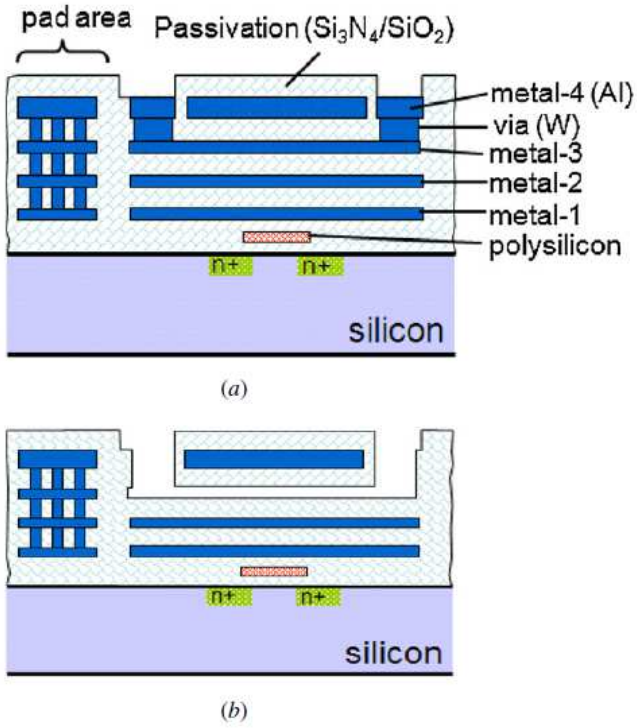


Figure 2.38. Début du procédé post CMOS dans [97] : a) finition du procédé CMOS, b) Gravure des couches sacrificielles d'aluminium libérant les microstructures.

Une deuxième technique de micro-usinage en surface post-CMOS a permis de fabriquer des nano-poutres [99]. Dans cette approche, un masque de gravure en aluminium est défini par lithographie laser. Ce masque d'aluminium est ensuite utilisé pour transférer les structures des nano-poutres à la couche de polysilicium du procédé CMOS. Les nano-poutres en polysilicium sont enfin libérées en gravant l'oxyde de champ situé sous les nanostructures en utilisant une solution de gravure tamponnée (*« Buffered oxide etch », BOE*). Toutes ces étapes de fabrication sont réalisées à la fin du procédé CMOS. Pour cela, il a fallu supprimer la couche de passivation dans la zone des structures. Puis, une fine couche d'aluminium, qui sera le masque de gravure, est déposée sur l'oxyde séparant les deux couches de polysilicium.

Plus récemment, Chi-Liang Dai propose un micro-usinage en surface post-CMOS qui consiste à graver le dioxyde de silicium entre les différentes couches métalliques du procédé CMOS [100] (Figure 2.39). En effet, une solution de gravure tamponnée permet d'éliminer les couches diélectriques afin de libérer les microstructures constituées des différentes couches métalliques en aluminium liées entre elles par des vias de connexion en tungstène. Le masque de gravure est défini par ces mêmes structures métalliques. L'ouverture de passivation dans les zones des structures permet à la solution de gravure d'accéder au SiO_2. Des commutateurs capacitifs RF [101,102], des résonateurs [103], des filtres électromécaniques [104] et des capacités variables électromécaniques [105] ont été fabriqués grâce à cette technique.

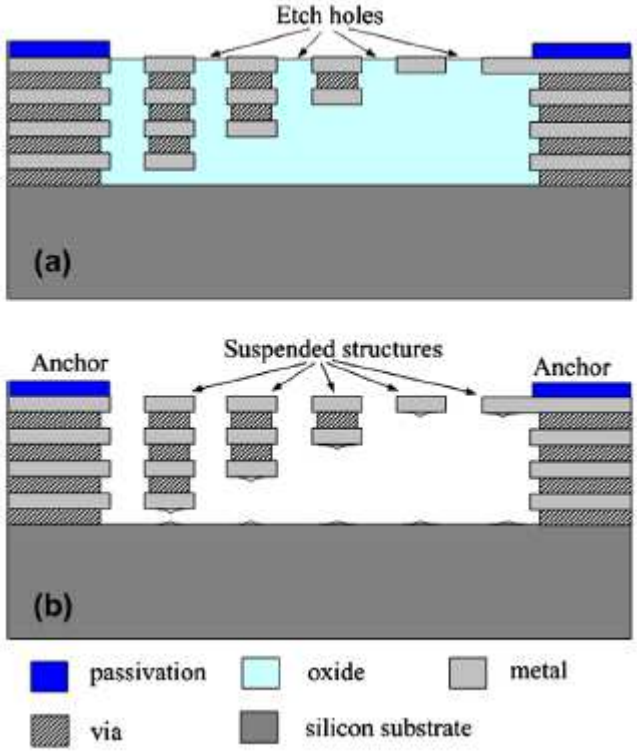


Figure 2.39. Procédé post-CMOS par micro-usinage en surface dans [100] : avant (a) et après gravure (b) des couches de dioxyde de silicium du procédé CMOS.

III.3.c. Extensions du procédé post-CMOS

Très récemment, le professeur W. Fang et son équipe de l'université Tsing Hua à Taiwan ont combiné différents procédés post-CMOS pour fabriquer et démontrer ainsi la faisabilité d'une plateforme multi-capteurs [107] (Figure 2.40). Le procédé CMOS standard utilisé est celui de TSMC 0.35 µm à deux niveaux de polysilicium et quatre niveaux de métal (Figure 2.40-a). Les Figure 2.40-b à f illustrent les différentes étapes du procédé post CMOS pour fabriquer les microstructures. Premièrement, une couche de platine de 150 nm d'épaisseur est déposée grâce à un canon à électrons (Figure 2.40-b), cette couche sera utilisée pour un capteur de température. Ensuite, la face arrière du substrat Si est gravée par DRIE afin d'exposer les couches sacrificielles métalliques et d'oxyde à la gravure humide (Figure 2.40-b). Les couches métalliques d'aluminium et les vias en tungstène sont gravés par une solution de H_2SO_4 et de H_2O_2 par la face avant et arrière du substrat (Figure 2.40-c) afin de libérer partiellement les microstructures. Une gravure anisotrope RIE est ensuite employée par la face avant du substrat pour éliminer la couche de passivation et les couches d'oxyde (Figure 2.40-d). La couche métallique supérieure sert de masque de gravure pour définir la forme des structures. La Figure 2.40-e montre la gravure par la face avant du substrat Si libérant ainsi complètement les microstructures mécaniques. Eventuellement, dans le but de fabriquer un capteur tactile, une couche de polymère peut être déposée pour remplir l'espace

d'air laissé par la formation des structures suspendues (Figure 2.40-f à droite). La face arrière du substrat peut aussi être collée à une plaque de verre (Pyrex 7740) en vue d'un capteur de pression (Figure 2.40-f au milieu). Ainsi s'achève le procédé post-CMOS pour une plateforme multi-capteurs, contenant finalement sur une même puce, un accéléromètre, un capteur de pression, un capteur magnétique, un capteur tactile et un capteur de température.

Figure 2.40. Plateforme multi-capteurs CMOS MEMS [1] : a) Procédé CMOS standard (TSMC 0.35 µm), b-f) différents procédés post-CMOS pour fabriquer plusieurs capteurs sur une même puce.

L'extension des procédés CMOS MEMS post-CMOS ne s'arrête pas là. Afin de résoudre le problème des déformations importantes dans les microstructures suspendues, Y.C. Liu et son équipe ont développé un accéléromètre fabriqué grâce à un empilement constitué exclusivement des couches d'oxyde du procédé CMOS [111] (Figure 2.41). Les couches métalliques sont seulement utilisées en guise d'électrodes ou d'interconnexions pour le circuit électronique associé. Après la finition du procédé CMOS (Figure 2.41-a), la gravure humide des couches métalliques d'aluminium et des vias définit la géométrie du capteur (Figure 2.41-b). Une gravure RIE élimine la couche de passivation et une gravure isotrope par XeF_2 de la face avant du substrat Si permet de libérer les microstructures d'oxyde (Figure 2.41-c). Cet empilement de couches réduit ainsi les contraintes résiduelles [111].

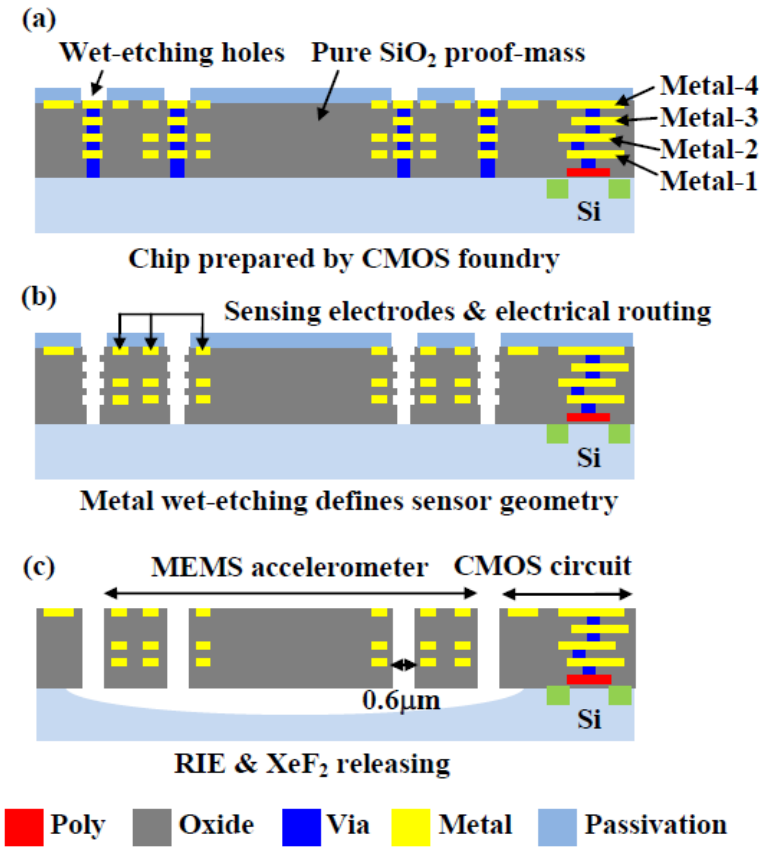


Figure 2.41. Accéléromètre fabriqué à partir d'un empilement de couches d'oxyde du procédé CMOS [111].

Dans [112], toujours Y.C. Liu et son équipe proposent d'augmenter la raideur des structures "CMOS MEMS" d'un accéléromètre en déposant des blocs de nickel (Ni) sur celles-ci par une technique de galvanoplastie. La Figure 2.42 décrit le procédé mis en œuvre. Une fois le procédé CMOS terminé, du titane et de l'or (Ti/Au) sont déposés à des endroits précis sur la puce CMOS (Figure 2.42-a). La puce CMOS est ensuite collée par *wire bonding* à un substrat de Si sur lequel ont été déposées préalablement des couches de titane et d'or (Figure 2.42-b), le tout est immergé dans la solution d'électrolyse. En appliquant un courant continu, les blocs de nickel se forment exactement au dessus des couches de titane et d'or précédemment déposées sur la puce CMOS (Figure 2.42-c). L'épaisseur et les contraintes résiduelles des blocs de nickel déposés, sont contrôlées par la densité de courant appliquée ainsi que par le temps de l'électrolyse. La dernière étape consiste en une gravure par RIE de l'oxyde et d'une gravure de la face avant du substrat Si par XeF_2 (Figure 2.42-d). Le dépôt des blocs de nickel augmente ainsi la raideur des structures et compense les contraintes résiduelles.

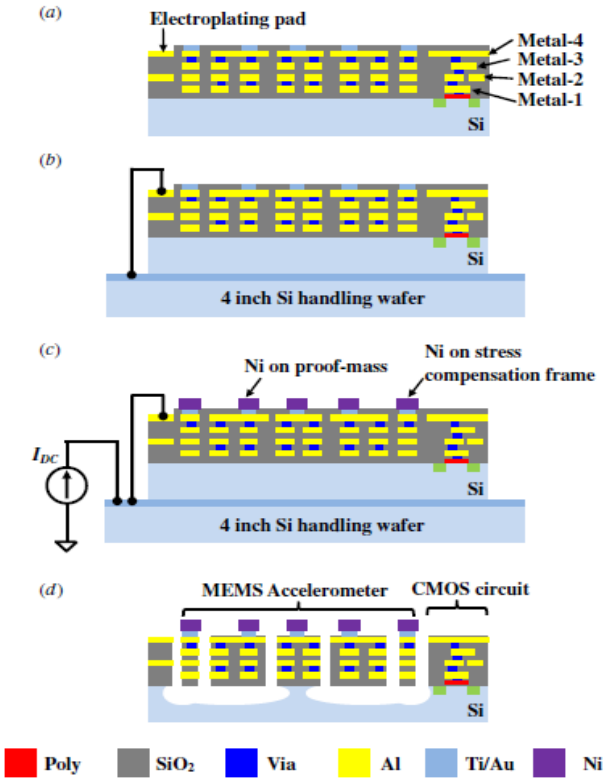


Figure 2.42. Accéléromètre dont les structures ont été rigidifiées grâce à un dépôt de nickel [112].

D'autres extensions de procédés post-CMOS on été mises au point. Parmi celles-ci, on peut citer [113], où les auteurs tirent partie de l'anodisation de l'aluminium en utilisant de l'acide oxalique pour faire croitre sélectivement de l'oxyde d'aluminium anodique nanoporeux (nanoporous anodic aluminum oxide, np-AAO) (Figure 2.43-a). La capacité initiale et la sensibilité du capteur sont améliorées grâce à ces couches de np-AAO. Dans [114], la technique dite de *pick&place*, habituellement utilisée dans le packaging et l'assemblage, est exploitée pour ajouter de la masse aux structures "CMOS MEMS" (Figure 2.43-b) améliorant ainsi la sensibilité et la résolution du capteur. La masse ajoutée est une bille de soudure placée sur les structures MEMS grâce à un micro-manipulateur et collée par une colle durcissante aux UV.

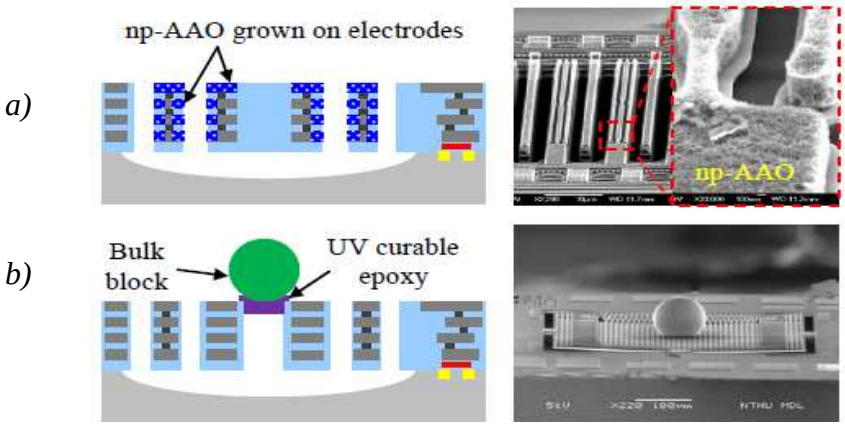


Figure 2.43. a) accéléromètre avec des électrodes contenant du np-AAO [107,113], b) capteur de position avec une bille de soudure déposée sur les structures MEMS [107,114].

D'un point de vue industriel, les importantes recherches réalisées sur les procédés post-CMOS ont permis à certaines entreprises innovantes de voir le jour. C'est le cas de *MEMSIC*

[115] et de *Sensirion* [116] qui utilisent les couches de métal et d'oxyde du procédé CMOS pour fabriquer les microstructures de leurs capteurs [107]. *MEMSIC* développe des capteurs de flux de gaz, des accéléromètres et des magnétomètres, quant à *Sensirion*, ils fabriquent, grâce à sa technologie *CMOSens*, des capteurs d'humidité, de flux de liquide et de gaz. D'autres entreprises, telles que les sociétés *Invensense* [117] et *IMEC* [118], préfèrent ajouter des microstructures mécaniques en silicium ou en poly-SiGe sur la puce CMOS [107]. *Invensense* a mis au point la plateforme de fabrication *"Nasiri"* (Figure 2.44) qui consiste à fabriquer les structures mécaniques en silicium du capteur MEMS à partir d'une technologie SOI et ensuite de coller le wafer MEMS sur le substrat CMOS (*wafer-bonding*). *Invensense* produit principalement des gyroscopes et des accéléromètres, mais d'après leur site internet, d'autres capteurs MEMS peuvent être réalisés grâce à cette plateforme *"Nasiri"* [117]. Toujours dans le monde industriel, une entreprise espagnole nommée *Baolab* [119] fabrique des microsystèmes grâce à sa technologie *NanoEMS*. Cette technologie n'est autre qu'un procédé post-CMOS sans ajout de couche supplémentaire, utilisant les couches du procédé CMOS standard pour fabriquer les microstructures du capteur MEMS (Figure 2.45). *Baolab* utilise la gravure des couches sacrificielles d'oxyde pour libérer les structures métalliques du MEMS. L'entreprise développe essentiellement des accéléromètres et des micro-boussoles.

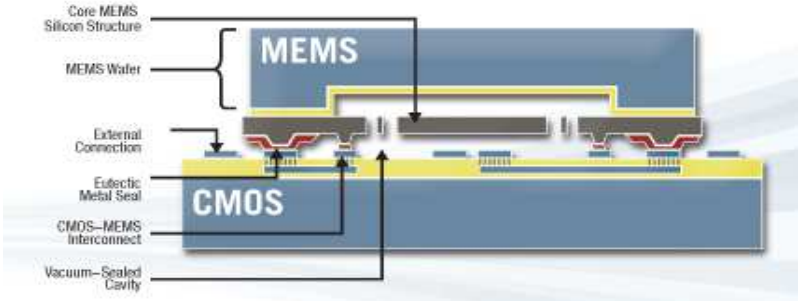


Figure 2.44. Plateforme de fabrication "Nasiri" d'Invensense [117].

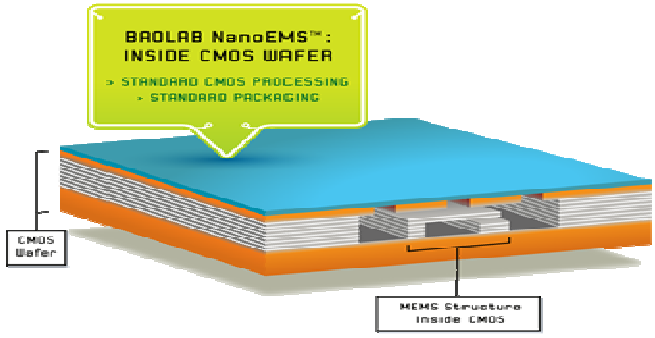


Figure 2.45. Technologie NanoEMS de Baolab [119].

III.4. Autres aspects de la technologie CMOS-MEMS

La technologie CMOS-MEMS permet, comme nous venons de le voir, de fabriquer des microsystèmes de différentes façons et de pouvoir les intégrer avec le circuit électronique sur une même puce. Cependant, il existe quelques contraintes à respecter et certaines limites imposées par la technologie CMOS. En effet, les dimensions et les matériaux, notamment, sont définis par la technologie CMOS utilisée et limite d'une certaine façon les champs d'application possibles. Nous proposons dans ce paragraphe de décrire rapidement ces autres aspects de la technologie CMOS-MEMS.

III.4.a. Matériaux « CMOS » pour les microsystèmes

La technologie CMOS choisie pour fabriquer un microsystème impose certaines contraintes : le profil de dopage et la profondeur des jonctions dans les zones de silicium

dopées, les propriétés mécaniques (Module de Young, contraintes, densité,…) et l'épaisseur des différentes couches du procédé CMOS. C'est pour cela que certaines couches du procédé CMOS seront préférées à d'autres pour fabriquer tel ou tel microsystème. Donc, selon l'application visée et le microsystème envisagé, les concepteurs devront, premièrement se demander si une technologie CMOS peut être utilisée ou non, et si tel est le cas, ils devront s'adapter aux épaisseurs et aux matériaux définis par le procédé CMOS choisi, et devront tenir compte impérativement dans leur conception des propriétés mécaniques de ces matériaux. Les performances du microsystème vont dépendre de ces différents aspects. Le Tableau 2.3 résume les différents matériaux d'un procédé CMOS standard (illustré par la Figure 2.46) et leur utilisation principale dans les microsystèmes.

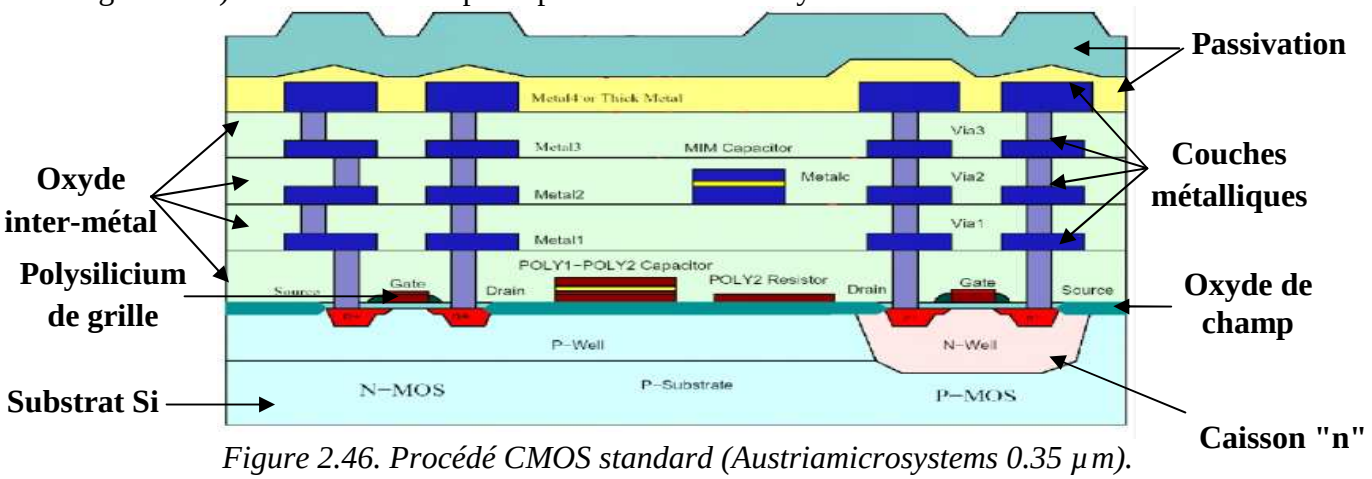


Figure 2.46. Procédé CMOS standard (Austriamicrosystems 0.35 µm).

Matériaux du procédé CMOS	Utilisation pour les MEMS
Silicium : caisson « n » ou caisson « p »	Matériau structurel, conducteur thermique
Silicium : implantation source et drain	Résistance, piézorésistance, thermopile, électrode
Oxyde de champ	Matériau structurel, isolant thermique, matériau sacrificiel
Polysilicium de grille	Résistance, piézorésistance, thermopile, électrode, matériau structurel, matériau sacrificiel
Oxyde inter-métal	Matériau structurel, matériau sacrificiel, isolant thermique et électrique
Couches métalliques	Conducteur électrique, conducteur thermique, miroir, électrode, matériau structurel, matériau sacrificiel, masque de gravure
Couche de passivation	Matériau structurel, isolant thermique et électrique, compensation de contraintes, absorption des rayonnements infrarouges, masque de gravure
Silicium du substrat	Matériau sacrificiel, matériau structurel

Tableau 2.3. Matériaux d'un procédé CMOS standard et leur utilisation pour les microsystèmes (adapté de [1]).

Comme le montre le Tableau 2.3, les concepteurs ont tout de même une panoplie de choix considérable pour arriver à leur fin. Toutefois, ils doivent toujours garder à l'esprit que certaines limites et contraintes sont imposées par ces matériaux « CMOS » (épaisseur, propriétés mécaniques,….) et le circuit électronique associé.

III.4.b. Modifications pour les microsystèmes compatibles CMOS

Il est parfois nécessaire de procéder à certaines modifications pour fabriquer un microsystème, notamment le procédé CMOS en lui-même ainsi que quelques règles de dessin liées à la technologie CMOS utilisée. Cependant, il faut considérer que quelles que soient ces modifications, elles ne doivent pas détériorer le circuit électronique ou ses performances. C'est pour cela que les changements apportés, particulièrement au procédé CMOS, doivent se faire proprement. Même si ces modifications n'affectent pas les caractéristiques du circuit, il sera difficile de les inclure dans un procédé fait dans une fonderie CMOS. En effet, il sera difficile de convaincre le fondeur d'utiliser un de vos wafer pré-processé en tant que substrat de départ ou encore d'interrompre le procédé standard pour ajouter vos étapes de fabrication pour ensuite reprendre le procédé conventionnel ! Pourtant, nous l'avons vu précédemment, la fabrication de microsystèmes compatibles CMOS requiert parfois des modifications, avant (pre-CMOS process) ou pendant (intra-CMOS process) le procédé CMOS. Mais dans ce cas, la plupart du temps, ces changements sont faits par des organismes qui disposent des moyens (financiers et technologiques) et des compétences nécessaires pour mener à bien un procédé CMOS et pouvoir le modifier (Analog Devices, Infineon, Laboratoire SANDIA, Texas Instruments,…). Par la suite, nous nous focaliserons plutôt sur les modifications tolérées par les fonderies CMOS.

Modifications tolérables du procédé

Premièrement, si des microstructures doivent être libérées par une gravure anisotrope du silicium, le substrat de départ pour le procédé CMOS devra être considéré avec attention. En effet, dans la plupart des procédés CMOS, le substrat de départ est formé par une couche épitaxiale faiblement dopé « p » sur un substrat fortement dopé « p ». Or, si ce substrat de type « p » dépasse une certaine concentration de dopant (10^{-19} cm^{-3}), le taux de gravure du silicium avec des solutions, telles que le KOH ou le TMAH, est drastiquement réduit [1]. Pour corriger ce problème, il faut réduire la concentration de dopant dans le substrat de départ.

Un autre point en prendre en considération, lorsque la gravure anisotrope du silicium est utilisée, est la concentration d'oxygène interstitiel, relativement forte, dans le substrat de départ. Ceci peut causer une gravure irrégulière des parois latérales du silicium et une sous-gravure du nitrure de silicium (masque de gravure), conduisant à des membranes avec des géométries désastreuses [76, 106]. La réduction de la concentration d'oxygène interstitiel permet d'améliorer la qualité des microstructures libérées mais rend plus fragile, mécaniquement parlant, la face arrière du substrat. A noter aussi, qu'une couche d'arrêt de gravure dopé « p^{++} » entourant la membrane [39] et définie comme les côtés de la membrane, permet aussi d'obtenir des membranes avec des dimensions latérales bien définies et ainsi contrer le problème exposé précédemment.

Deuxièmement, les étapes de fabrication additionnelles pendant ou après le procédé CMOS doivent tenir compte du budget thermique. En effet comme nous l'avons vu précédemment, la température peut influencer le profil de dopage et donc les caractéristiques du circuit électronique. Voici donc quelques points importants pour savoir quelle température maximale peut être utilisée et à quel moment du procédé :

- les étapes à hautes températures avec des maximums supérieurs ou égaux à 800°C peuvent seulement être réalisé avant l'implantation des sources et des drains des transistors MOS ;
- les étapes à moyennes températures, telles que le dépôt de polysilicium par LPCVD (environ à 600°C), peuvent être faites après l'implantation des sources et des drains des transistors MOS, mais avant les étapes de métallisation (dépôt des métaux pour les interconnexions) ;

- Après la « métallisation », les températures ne peuvent plus dépasser 450°C environ, ce qui limite les étapes de fabrication post-procédé CMOS.

A noter que les étapes de recuit à hautes températures pour les couches de polysilicium doivent être réalisées avec prudence, puisque la température peut modifier le profil des jonctions peu profondes. Bien entendu, le profil de dopage peut-être adapté selon la température qui sera utilisée dans les différentes étapes additionnelles au procédé, mais cela requiert certains changements du procédé CMOS.

Enfin, la définition et le dépôt de la couche de passivation sont les dernières étapes d'un procédé CMOS standard. Ainsi, cette couche de passivation peut être ajustée selon les besoins, ce qui peut s'avérer fort utile. En effet, si la passivation fait partie de la microstructure, ses contraintes résiduelles peuvent être utilisées pour contrôler les contraintes globales de la microstructure. Les contraintes résiduelles de la couche de passivation peuvent être raisonnablement contrôlées lorsqu'elle est déposée par PECVD, en choisissant judicieusement la fréquence et la pression de la chambre dans le système PECVD utilisé.

Modifications des règles de dessin

Chaque fonderie CMOS fournit, en général, des règles de dessin pour leur procédé CMOS. Ces règles de dessin sont imposées par les méthodes de fabrication et aident le concepteur de circuits électroniques à réaliser un masque (*« layout »*) respectif de la technologie utilisée. Le respect de ces règles de dessin assure ainsi le bon fonctionnement du circuit électronique. Cependant, ces règles peuvent être problématiques pour la fabrication des microsystèmes. En effet, des règles dédiées à la fabrication des composants électroniques ne sont pas nécessairement les mêmes que pour la fabrication d'un microsystème. Toutefois certaines de ces règles peuvent être transgressées pour la fabrication d'un MEMS. La violation de ces règles sera alors acceptée par le fondeur tant qu'elle ne compromet pas l'intégrité du procédé CMOS.

IV. Conclusion

Ce chapitre nous a montré qu'un bon nombre de procédés, permettant l'intégration de MEMS avec des circuits électroniques CMOS, ont été développés. Bien que le choix des procédés et des matériaux pour les microsystèmes reste limité pour assurer la compatibilité avec le procédé CMOS, ces contraintes de fabrication sont, pour beaucoup d'applications, compensées par la possibilité de pouvoir intégrer l'électronique sur la même puce et par la fiabilité reconnue des procédés CMOS, ouvrant ainsi la porte à la fabrication à grande échelle de capteurs intégrés à faible coût.

Tandis que beaucoup de microsystèmes à base de technologie CMOS requièrent des étapes de fabrication intermédiaires, réalisées entre deux étapes du procédé CMOS (intra-CMOS process), d'importants efforts ont été faits pour ne pas interrompre le procédé CMOS. Pour cela, soit la fabrication des microstructures est réalisée avant le procédé CMOS (pre-CMOS process) soit après le procédé CMOS (post-CMOS process). Mais d'un point de vue industriel, l'approche post-CMOS est séduisante car le procédé CMOS peut être réalisé dans une fonderie CMOS, suivi par le micro-usinage des microstructures dans une fonderie MEMS. De cette façon, des entreprises de petites et moyennes tailles, sans moyen interne de fabrication dédié à la technologie CMOS, ont la possibilité de concevoir et produire des microsystèmes à base de cette technologie CMOS.

REFERENCES CHAPITRE 2

[1] O. Brand and G. K. Fedder, H. Baltes, O. Brand, G. K. Fedder, C. Hierold, J. G. Korvink, and O. Tabata, *"CMOS-MEMS, Advanced Micro and Nanosystems"*, Editions Weinheim, Germany: Wiley-VCH, vol. 2, 2005.

[2] J.H. Smith, S. Montague, J.J. Sniegowski, J.R. Murray, P.J. McWhorter, *"Embedded micromechanical devices for monolithic integration of MEMS with CMOS"*, IEDM 95 Technical Digest, 1995, pp. 609-612.

[3] J.M. Bustillo, R.T. Howe, R.S. Muller, *"Surface micromachining for microelectromechanical systems"*, Proceeding IEEE, 86, 1998, pp. 1552-1574.

[4] J.J. Allen, R.D. Kinney, J. Sarsfield, M.R. Daily, J.R. Ellis, J.H. Smith, S. Montague, R.T. Howe, B.E. Bosser, R. Horowitz, A.P. Pisano, M.A. Lemkin, W.A. Clark, T. Juneau, *"Integrated micro-electro-mechanical sensor development for inertial applications"*, Position Location and Navigation Symposium IEEE, 1998, pp. 9-16.

[5] A.A. Seshia, M. Palaniapan, T.A. Roessig, R.T. Howe, R.W. Googh, T.R. Schimert, S. Montague, *"A vacuum packaged surface micromachined resonant accelerometer"*, Journal of Microelectromechanical Systems, Vol. 11, 2002, pp. 784-793.

[6] Y.B Gianchandani, H. Kim, M. Shinn, B. Ha, B. Lee, K. Najafi, C. Song, *"A fabrication process for integrated polysilicon microstructures with post-CMOS processed CMOS circuits"*, J. of Micromechanics and Microengineering, Vol. 10, No. 3, 2000, pp. 380-386.

[7] J. Yasaitis, M. Judy, T. Brosnihan, P. Garone, N. Pokrovskiy, D. Sniderman, S. Limb, R. Howe, B. Boser, M. Palaniapan, X. Jiang, S. Bhave, *"A modular process for integrating thick polysilicon MEMS devices with sub-micron CMOS"*, Proceeding SPIE 2003, 4979, 2003, pp. 145-154.

[8] S.A. Bhave, J.I. Seeger, X. Jiang, B.E. Boser, R.T. Howe, J. Yasaitis, *"An integrated, vertical-drive, in-plane-sense microgyroscope"*, Proceeding Transducers '03, 2003, pp. 171-174.

[9] M. W. Judy, *"Evolution of integrated inertial MEMS technology"*,Proceeding. Solid-State Sensor, Actuator and Microsystem Workshop, 2004, pp. 27–32.

[10] M. A. Lemkin, T. N. Juneau, W. A. Clark, T. A. Roessig, and T. J. Brosnihan, *"A low-noise digital accelerometer using integrated SOI-MEMS technology"*, International Conference on Solid-State Sensors and Actuators (Transducers '99), 1999, pp. 1294–1297.

[11] T. J. Brosnihan, S. A. Brown, A. Brogan, C. S. Gormley, D. J. Collins, S. J. Sherman, M. Lemkin, N. A. Polce, and M. S. Davis, *"Optical iMEMS - A fabrication process for MEMS optical switches with integrated on-chip electronics"*, International Conference on Solid-State Sensors and Actuators (Transducers '03), 2003, pp. 1638–1642.

[12] J. Kiihamaeki, H. Ronkainen, P. Pekko, H. Kattelus, and K. Theqvist, *"Modular integration of CMOS and SOI-MEMS using plug-up concept"*, International Conference on Solid-State Sensors and Actuators (Transducers '03), 2003, pp. 1647–1650.

[13] J. Kiihamaki, J. Dekker, P. Pekko, H. Kattelus, T. Sillanpaa, T. Mattila, *"'Plug-up''– a new concept for fabricating SOI MEMS devices"*, Microsystems Technologies, Vol. 10, n°5, 2004, pp. 346-350.

[14] L. Parameswaran, C. Hsu, and M. A. Schmidt, *"A merged MEMS-CMOS process using silicon wafer bonding"*, Proceeding IEEE IEDM '95, 1995, pp. 613–616.

[15] L. Parameswaran, C. Hsu, and M. A. Schmidt, *"IC process compatibility of sealed cavity sensors"*, International Conference on Solid-State Sensors and Actuators (Transducers '97), 1997, pp. 625-628.

[16] E.H. Klaassen, K. Petersen, J.M. Norworolski, J. Logan, N.I. Maluf, J. Brown, C. Stortment, W. McCulley, G.T.A. Kovacs, *"Silicon fusion bonding and deep reactive ion etching : a new technology for microstructures"*, Sensors and Actuators A, Vol. 52, 1996, pp. 132-139.

[17] A.V. Chavan, K.D. Wise, *"A monolithic fully-integrated vacuum-sealed CMOS pressure sensor."* IEEE Trans. Electron Devices, *49*, 2002, pp. 164–169.

[18] Y. Matsumoto, M. Esashi, *"Integrated silicon capacitive accelerometer with PLL servo technique."* Sensors and Actuators A, Vol. 39, 1993, pp. 209–217.

[19] T. Kudoh, S. Shoji, M. Esashi, *"An integrated miniature capacitive pressure sensor."* Sensors and Actuators A, Vol. 29, 1991, pp. 185–193.

[20] R. Steiner-Vanha, F. Kroener, T. Olbrich, R. Baresch, H. Baltes, *"Trench- Hall devices."* J. of Microelectromechanical. Systems, Vol. 9, 2000, pp. 82–87.

[21] R. Sunier, P. Monajemi, F. Ayazi, T. Vancura, H. Baltes, O. Brand, *"Precise release and insulation technology for vertical Hall sensors and trench-defined MEMS."*, Proceeding of IEEE Sensors Conference, Vol. 3, 2004, pp. 1442-1445.

[22] J. A. Geen, S. J. Sherman, J. F. Chang, S. R. Lewis, *"Single-chip surface Micromachined integrated gyroscope with 50 degrees/h Allan deviation."* IEEE J. Solid-State Circuits 2002, Vol. 37, 2002, pp. 1860–1866.

[23] T. A. Core, W. K. Tsang, S. J. Sherman, *"Fabrication technology for an integrated surface micromachined sensor."* Solid State Technology, Vol. 31, No. 10, 1993, pp. 39–47.

[24] S.D. Senturia, *Microsystem Design*, Kluwer: Dordrecht, 2001.

[25] C. Hierold, *"Intelligent CMOS sensors"*, Proc. IEEE MEMS 2000, 2000, pp. 1-6.

[26] T. Scheiter, H. Kapels, K.-G. Oppermann, M. Steger, C. Hierold, W.M. Werner, H.-J. Timme, *"Full integration of a pressure-sensor system into a standard BiCMOS process."* Sensors and Actuators A, Vol. 67, 1998, pp. 211–214.

[27] H. Dudaicevs, M. Kandler, Y. Manoli, W. Mokwa, E. Spiegel, *"Surface Micromachined pressure sensors with integrated CMOS read-out electronics."* Sensors and Actuators A, Vol. 43, 1994, pp. 157–163.

[28] H. K. Trieu, M. Knier, O. Koster, H. Kappert, M. Schmidt, W. Mokwa, *"Monolithic integrated surface Micromachined pressure sensors with analog onchip linearization and temperature compensation."* Proceeding IEEE International Conference on Micro Electro Mechanical Systems (MEMS 2000), 2000, pp. 547–550.

[29] K. Kasten, N. Kordas, H. Kappert, W. Mokwa, *"Capacitive pressure sensor with monolithically integrated CMOS readout circuit for high temperature applications."* Sensors and Actuators A, Vol. 97/98, 2002, pp. 83–87.

[30] R. Kersjes, F. Liebscher, E. Spiegel, Y. Manoli, W. Mokwa, *"An invasive catheter flow sensor with on-chip CMOS readout electronics for the on-line determination of blood flow."* Sensors and Actuators A, Vol. 54, 1996, pp. 563–567.

[31] K. Stangel, S. Kolnsberg, D. Hammerschmidt,B. J. Hosticka, H.K. Trieu, W. Mokwa, *"A programmable intraocular CMOS pressure sensor system implant." IEEE* J. Solid-State Circuits, Vol. 36, 2001**,** pp. 1094–1100.

[32] M. Leineweber, G. Pelz, M. Schmidt, H. Kappert, G. Zimmer, *"New tactile sensor chip with silicone rubber cover."* Sensors and Actuators A, Vol. 84, 2000, pp. 236–245.

[33] M. Offenberg, F. Lamer, B. Elsner, H. Munzel, W. Riethmuller, *"Novel process for a monolithic integrated accelerometer."* Proceeding Transducers '95, 1995, pp. 589–592.

[34] S. Sugiyama, K. Kawahata, H. Funabashi, M. Takigawa, I. Igarashi, *"A 32*32 (1k)-element silicon pressure-sensor array with CMOS processing circuits."* Electron. Commun. Jpn, Part 2 (Electronics), Vol. 75, 1992, pp. 64–76.

[35] S. Sugiyama, K. Kawahata, M. Yoneda, I. Igarashi, *"Tactile image detection using a 1k-element silicon pressure sensor array."* Sensors and Actuators A, Vol. 22, 1990, pp. 397–400.

[36] A. Tanaka, S. Matsumoto, N. Tsukamoto, S. Itoh, K. Chiba, T. Endoh, A. Nakazato, K.Okuyama, Y. Kumazawa, M. Hijikawa, H. Gotoh, T. Tanaka, N. Teranishi, *"Infrared focal plane array incorporating silicon IC process compatible bolometer."* IEEE Trans. Electron Devices, Vol. 43, 1996, pp. 1844–1850.

[37] C.V. Jahnes, J. Cotte, J. L. Lund, H. Deligianni, A. Chinthakindi, L. P. Buchwalter, P. Fryer, J.A. Tornello, N. Hoivik, J.H. Magerlein, D. Seeger, *"Simultaneous fabrication of RF MEMS switches and resonators using copper-based CMOS interconnect manufacturing methods."*, Proceeding IEEE Microelectromechanical Systems Conference (MEMS 2004), 2004, pp. 789–792.

[38] N. Hoivik, C.V. Jahnes, J. Cotte, J. L. Lund, D. Seeger, J.H. Magerlein, *"RF MEMS switches using copper-based CMOS interconnect manufacturing technology."* Proceeding Solid-State Sensor, Actuator and Microsystem Workshop, Hilton Head Island, 2004, pp. 93–94.

[39] E. Yoon, K. D. Wise, *"An integrated mass flow sensor with on-chip CMOS interface circuitry."* IEEE Trans. Electron Devices 1992, Vol. 39, 1992, pp. 1376–1386.

[40] A. DeHennis, K.D. Wise, *"A fully-integrated multi-site pressure sensor for wireless arterial flow characterization."* In: Proc. Solid-State Sensor, Actuator and Microsystems Workshop, Hilton Head Island, 2004, pp. 168–171.

[41] E. Yoon, K. D. Wise, *"A wideband monolithic RMS-DC converter using micromachined diaphragm structures."* IEEE Trans. Electron Devices, 1994, *41*, 1666–1668.

[42] J. Ji, K.D. Wise, *"An implantable CMOS circuit interface for multiplexed microelectrode recording arrays."* IEEE J. Solid-State Circuits, 1992, *27*, 433–443.

[43] Y. Yao, M.N. Gulari, J. F. Hetke, K. D. Wise, *"A self-testing multiplexed CMOS stimulating probe for a 1024-site neural prosthesis."* In: Proc. Transducers '03, 2003, pp. 1213–1216.

[44] M. D. Gingerich, J. F. Hetke, D. J. Anderson, and K. D. Wise, *"A 256-site 3-D CMOS microelectrode array for multipoint stimulation and recording in the central nervous system"*, in International Conference on Solid-State Sensors and Actuators (Transducers '01), 2001, pp. 416–419.

[45] A. D. Oliver, W.G. Baer, K.D. Wise, *"A bulk-micromachined 1024-element uncooled infrared imager."* In: Proc. Transducers'95, *2*, 1995, pp. 636–639.

[46] J.M. Bustillo, G. K. Fedder, C.T.-C. Nguyen, R.T. Howe, *"Process technology for the modular integration of CMOS and polysilicon microstructures."* Microsystem Technologies, Vol.1, 1994, pp. 130–141.

[47] S. Sedky, A. Witvrouw, H. Bender, K. Baert, *"Experimental determination of the maximum post-process annealing temperature for standard CMOS wafers."* IEEE Trans. Electron Devices, Vol. 48, 2001, pp. 377–385.

[48] A. E. Franke, J.M. Heck, T.-J. King, R.T. Howe, *"Polycrystalline silicon-germanium films for integrated microstructures*." J. Microelectromechanical System Vol. 12, No. 2, 2003, pp. 160–171.

[49] C. Rusu, S. Sedky, B. Parmentier, A. Verbist, O. Richard, B. Brijs, L. Geenen, A. Witvrouw, F. Laermer, S. Kronmueller, V. Lea, B. Otter, *"New low-stress PECVD poly-SiGe layers for MEMS."* J. Microelectromechanical System, Vol. 12, No. 6, 2003, pp. 816–825.

[50] T. J. King, R.T. Howe, S. Sedky, G. Liu, B. C.-Y. Lin, M. Wasilik, C. Duenn, *"Recent progress in modularly integrated MEMS technologies."* Proc. IEEE Int. Electron Decive Meeting (IEDM 2002), 2002, pp. 199–202.

[51] K. A. Honer, G. T. A. Kovacs, *"Integration of sputtered silicon microstructures with pre-fabricated CMOS circuitry."* Sensors and Actuators A, Vol. 91, 2001**,** pp. 386–397.

[52] P. F. van Kessel, L. J. Hornbeck, R. E. Meier, M.R. Douglass, *"A MEMS-based projection display."* Proc. IEEE 1998, Vol. 86, 1998, pp. 1687–1704.

[53] M.A. Mignardi, *"From IC's to DMD's."* Texas Instrum. Tech. J., 15(3), 1998, pp. 56–63.

[54] S. Chang, M. Chia, P. Castillo-Borelley, W. Higdon, Q. Jiang, J. Johnson, L. Obedier, M. Putty, Q. Shi, D. Sparks, S. Zarabadi, *"An electroformed CMOS integrated angular rate sensor."* Sensors and Actuators A, Vol. 66, 1998, pp. 138–143.

[55] D.R. Sparks, S. R. Zarabadi, J. D. Johnson, Q. Jiang, M. Chia, O. Larsen, W. Higdon, P. Castillo-Borelley, *"A CMOS integrated surface Micromachined angular rate sensor: its automotive applications."* In: Proc. Transducers '97, 1997, pp. 851–854.

[56] D.R. Sparks, X. Huang, W. Higdon, J. D. Johnson, *"Angular rate sensor and accelerometer combined on the same Micromachined CMOS chip."* Microsystem Technologies, Vol. 4, 1998, pp. 139–142.

[57] M. Wycisk, T. Tonnesen, J. Binder, S. Michaelis, H.-J. Timme, *"Low-cost post-CMOS integration of electroplated microstructures for inertial sensing."* Sensors and Actuators A, Vol. 83, 2000, pp. 93–100.

[58] S. Michaelis, H.-J. Timme, M. Wycisk, J. Binder, *"Additive electroplating technology as post-CMOS process for the production of MEMS acceleration-threshold switches for transportation applications."* J. Micromechanical Microengineering, Vol. 10, 2000, pp. 120–123.

[59] J.M. Borky, K.D. Wise, *"Integrated signal conditioning for silicon pressure sensors."* IEEE Trans. Electron Devices 1979, Vol. 26, 1979, pp. 1906–1910.

[60] W.H. Ko, J. Hynecek, S. F. Boettcher, *"Development of a miniature pressure transducer for biomedical applications."* IEEE Trans. Electron Devices 1979, 26, 1896–1905.

[61] C. S. Sander, J.W. Knutti, J.D. Meindl, *"Monolithic capacitive pressure sensor with pulse-period output."* IEEE Trans. Electron Devices 1980, Vol. 27, 1980, pp. 927–930.

[62] T. Ishihara, K. Suzuki, S. Suwazono, M. Hirata, H. Tanigawa, *"CMOS integrated silicon pressure sensor."* J. Solid-State Circuits, Vol. 22, 1987, pp. 151–155.

[63] X. Ding, W. Czarnocki, J. P. Schuster, B. Roeckner, *"DSP-based CMOS monolithic pressure sensor for high-volume manufacturing."* In: Proc. Transducers '99, 1999, pp. 362–365.

[64] D. Lange, C. Hagleitner, A. Hierlemann, O. Brand, H. Baltes, *"Complementary metal oxide semiconductor cantilever array on a single chip: mass-sensitive detection of volatile organic compounds."* Anal. Chem., Vol. 74, 2002, pp. 3084–3095.

[65] A. Schaufelbuhl, N. Schneeberger, U. Munch, M. Waelti, O. Paul, O. Brand, H. Baltes, C. Menolfi, Q. Huang, E. Doering, M. Loepfe, *"Uncooled low-cost thermal imager based on Micromachined CMOS integrated sensor array."* IEEE J. Microelectromechanical System, Vol. 10, 2001, pp. 503–510.

[66] C. Hagleitner, A. Hierlemann, D. Lange, A. Kummer, N. Kerness, O. Brand, H. Baltes, *"Smart single-chip gas sensor microsystem."* Nature 2001, Vol. 414, pp. 293–296.

[67] M. Graf, D. Barrettino, M. Zimmermann, A. Hierlemann, H. Baltes, S. Hahn, N. Barsan, U. Weimar, *"CMOS monolithic metal-oxide sensor system comprising a microhotplate and associated circuitry."* IEEE Sens. J. Vol. 4, 2004, pp. 9–16.

[68] F. Mayer, A. Haberli, H. Jacobs, G. Ofner, O. Paul, H. Baltes, *"Single-chip CMOS anemometer."* In: IEEE IEDM 1997, Technical Digest, 1997, pp. 895–898.

[69] D. Lange, M. Zimmermann, C. Hagleitner, O. Brand, H. Baltes, *"CMOS 10-cantilever array for constant-force parallel scanning AFM."* In: Proc. Transducers '01/Eurosensors XV; 2001, pp. 1074–1077.

[70] M. Graf, D. Barrettino, P. Kaeser, J. Cerda, A.Hierlemann, H. Baltes, *"Smart single-chip CMOS microhotplate array for metal-oxide-based gas sensors."* In: Proc. Transducers '03, 2003, pp. 123–126.

[71] A. D. Oliver, K.D. Wise, *"A 1024-element bulk-micromachined thermopile infrared imaging array."* Sensors and Actuators A, Vol. 73, 1999, pp. 222–231.

[72] J. Weber, S. Seitz, U. Steger, B. Folkmer, U. Schaber, A. Plettner, H.L. Offereins, H. Sandmeier, E. Lindner, *"A monolithically integrated sensor system using sensor-specific CMOS cells."* Sensors and Actuators A, Vol. 46, 1995, pp. 137–142.

[73] F.V. Schnatz, U. Schoneberg, W. Brockherde, P. Kopystynski, T. Mehlhorn, E. Obermeier, H. Benzel, *"Smart CMOS capacitive pressure transducer with on-chip calibration capability."* Sensors and Actuators A, Vol. 34, 1992, pp. 77–83.

[74] M. Muller, W. Budde, R. Gottfried-Gottfried, A. Hubel, R. Jahne, H. Kuck, *"A thermoelectric infrared radiation sensor with monolithically integrated amplifier stage and temperature sensor."* Sensors and Actuators A, Vol. 54, 1996, pp. 601–605.

[75] U. Munch, O. Brand, O. Paul, H. Baltes, M. Bossel, *"Metal film protection of CMOS wafers against KOH."* In: Proc. IEEE Int. Conf. on Micro Electro Mechanical Systems, 2000, pp. 608–613.

[76] T. Müller, *"An Industrial CMOS Process Family for Integrated Silicon Sensors,"* PhD Thesis, no. 13463; ETH Zurich, 1999.

[77] D. Moser, M. Parameswaran, H. Baltes, *"Field oxide microbridges, cantilever beams, coils and suspended membranes in SACMOS technology."* Sensors and Actuators A, Vol. 23, 1990, pp. 1019–1022.

[78] M. Parameswaran, H.P. Baltes, L. Ristic, A. C. Dhaded, A.M. Robinson, "A new approach for the fabrication of micromechanical structures." Sensors and Actuators, Vol. 19, 1989, pp. 289–307.

[79] N.H. Tea, V. Milanovic, C. A. Zincke, J. S. Suehle, M. Gaitan, M.E. Zaghloul, J. Geist, "Hybrid postprocessing etching for CMOS-compatible MEMS." IEEE J. Microelectromechanical System, Vol. 6, 1997, pp. 363–372.

[80] H. Baltes, O. Paul, O. Brand, *"Micromachined thermally based CMOS microsensors."* Proc. IEEE 1998, Vol. 86, 1998, pp. 1660–1678.

[81] D. Moser, R. Lenggenhager, H. Baltes, *"Silicon gas flow sensors using industrial CMOS and bipolar IC technology."* Sensors and Actuators A, Vol. 27, 1991, pp. 577–581.

[82] D. Jaeggi, H. Baltes, D. Moser, *"Thermoelectric AC power sensor by CMOS technology."* IEEE Electron Device Lett., Vol. 13, 1992, pp. 366–368.

[83] S. Eminoglu, M. Yusuf Tanrikulu, T. Akin, "A low-cost 64_64 uncooled infrared detector array in standard CMOS." In: Proc. Transducers '03, 2003, pp. 316–319.

[84] D. Sabuncuoglu, S. Eminoglu, T. Akin, *"A low-cost uncooled infrared microbolometer detector in standard CMOS technology."* IEEE Trans. Electron Devices 2003, Vol. 50, pp. 494–502.

[85] E.H. Klaassen, R. J. Reay, G.T.A. Kovacs, "Diode-based thermal RMS converter with on-chip circuitry fabricated using standard CMOS technology." Sensors and Actuators A, Vol. 52, 1996, pp. 33-40.

[86] G. K. Fedder, S. Santhanam, M.L. Reed, S. C. Eagle, D. F. Guilou, M.S.-C. Lu, L.R. Carley, *"Laminated high-aspectratio microstructures in a conventional CMOS process."* Sensors and Actuators A, Vol. 57, 1996, pp. 103–110.

[87] G. K. Fedder, S. Santhanam, M.L. Reed, S. C. Eagle, D. F. Guilou, M.S.-C. Lu, L.R. Carley, *"Laminated high-aspectratio microstructures in a conventional CMOS process."* Proceedings MEMS'96, 1996, pp. 13-18.

[88] H. Luo, G. Zhang, L. R. Carley, G.K. Fedder, *"A post-CMOS Micromachined lateral accelerometer."* IEEE J. Microelectromechanical System, Vol. 11, 2002, pp. 188–195.

[89] H. Luo, X. Zhu, H. Lakdawala, L. R. Carley, G.K. Fedder, *"A copper CMOSMEMS z-axis gyroscope."* In: Proc. IEEE Int. Conf. on Micro Electro Mechanical Systems (MEMS 2002), 2002, pp. 631–634.

[90] H. Lakdawala, G. K. Fedder, "*CMOS Micromachined infrared imager pixel."* In: Proc. Transducers 2001, 2001, pp. 556–559.

[91] J. J. Neumann, K. J. Gabriel, "*CMOS MEMS membrane for audio-frequency acoustic actuation."* Sensors and Actuators A , Vol. 95, 2002, pp. 175–182.

[92] H. Xie, L. Erdmann, X. Zhu, K. J. Gabriel, G. K. Fedder, *"Post-CMOS processing for high-aspect-ratio integrated silicon microstructures."* J. Microelectromechanical System, Vol. 11, 2002, pp. 93–101.

[93] H. Xie, G. K. Fedder, *"Fabrication, characterization, and analysis of a DRIE CMOS MEMS gyroscope."* IEEE Sens. J., Vol. 3, 2003, pp. 622–631.

[94] O. Paul, D. Westberg, M. Hornung, V. Ziebart, H. Baltes, *"Sacrificial aluminium etching for CMOS microstructures."* In: Proc. IEEE MEMS '97, 1997, pp. 523–528.

[95] O. Paul, H. Baltes, *"Novel fully CMOS compatible vacuum sensor."* Sensors and Actuators A, Vol. 46, 1995, pp. 143–146.

[96] A. Haberli, O. Paul, P. Malcovati, M. Faccio, F. Maloberti, H. Baltes, *"CMOS integration of a thermal pressure sensor system."* In: Proc. 1996 IEEE Int. Symp. on Circuits and Systems (ISCAS'96); 1996, pp. 377–380.

[97] P-K. Tang, P-H. Wang, M-L. Li and M.S-C. Lu, *"Design and characterization of the immersion type capacitive ultrasonic sensors fabricated in a CMOS process"*, J. Micromechanical Microengineering, Vol. 21, No. 2, 2011.

[98] M-L. Li and M.S-C. Lu *"Design and characterization of an air-coupled capacitive ultrasonic sensor fabricated in a CMOS process."* J. Micromech. Microeng. 2008, 18.

[99] Z. J. Davis, G. Abadal, B. Helbo, O. Hamsen, F. Campabadal, F. Perez-Murano, J. Esteve, E. Figueras, J. Verd, N. Barniol, A. Boisen, *"Monolithic integration of mass sensing nano-cantilevers with CMOS circuitry."* Sensors and Actuators A, Vol. 105, 2003, pp. 311–319.

[100] Ching-Liang Dai, *"A maskless wet etching silicon dioxide post-CMOS process and its application"*, Microelectronic Engineering, Vol. 83, 2006, pp. 2543-2550.

[101] Ming-Zhi Yang, Ching-Liang Dai, Po-Jen Shih, Zung-You Tsai, *"Capacitive RF switches manufactured by the CMOS–MEMS technique"*, Microelctronic Engineering, Vol. 88, 2011, pp. 2242-2246.

[102] Ching-Liang Dai, Hsuan-Jung Peng, Mao-Chen Liu, Chyan-Chyi Wu, Heng-Ming Hsu and Lung-Jieh Yang, *"A Micromachined Microwave Switch Fabricated by the Complementary Metal Oxide Semiconductor Post-Process of Etching Silicon Dioxide"*, Japanese Journal of Applied Physics, Vol. 44, n°9A, 2005, pp. 6804-6809.

[103] Ching-Liang Dai, Cheng-Hsiung Kuo, Ming-Chao Chiang, *"Microelectromechanical resonator manufactured using CMOS-MEMS technique"*, Microelectronics Journal, Vol. 38, 2007, pp. 672-677.

[104] Ching-Liang Dai, Ming-Chao Chiang, Ming Wei Chang, *"Simulation and fabrication of HF microelectromechanical bandpass filter"*, Microelectronics Journal, Vol. 38, 2007, pp. 828-833.

[105] Ching-Liang Dai, Shih-Chieh Lin, Ming-Wei Chang, *"Fabrication and characterization of a microelectromechanical tunable capacitor"*, Microeletronics Journal, Vol. 38, 2007, pp. 1257-1262.

[106] T. Müller, G. Kissinger, A.C. Benkitsch, O. Brand, H. Baltes, *"Assessment of silicon wafer material for the fabrication of integrated circuit sensors."* J. Electrochem. Soc., Vol. 147, 2000, pp. 1604–1611.

[107] W. Fang, et al., *"CMOS MEMS: a key technology towards the "more than moore" era"*, Transducers 2013, Barcelona, Spain, 2013, pp. 2513-2518.

[108] C.-W. Cheng, et al., *"Single chip process for sensors implementation, integration, and condition monitoring"*, Transducers 2013, Barcelona, Spain, 2013, pp. 730-733.

[109] A.E. Franke, et al., *"Polycrystalline Silicon-Germanium Films for integrated Microsystems"*, Journal of Microelectromechanical Systems, vol. 12, no. 2, April 2013, pp. 160-171.

[110] A. Scheurle, et al., *"A 10 µm thick poly-SiGe gyroscope processed above 0.35 µm CMOS"*, IEEE MEMS 2007, Kobe, Japan, 2007, pp. 39-42.

[111] Y.C. Liu, et al., *"Pure oxide structure for temperature stabilization and performance enhancement of CMOS MEMS accelerometer"*, IEEE MEMS 2012, Paris, France, 2012, pp. 591-594.

[112] Y.C. Liu, et al., *"Post-CMOS selective electroplating technique for the improvement CMOS-MEMS accelerometers"*, J. Micromechanics and Microengineering, vol. 21, No. 10, 2011.

[113] C.I. Chang, et al., *"Senssing electrodes with nanoporous anodic aluminum oxide for performance enhancement of CMOS-MEMS accelerometer"*, Transducers 2013, Barcelona, Spain, 2013, pp. 614-617.

[114] C.I. Chang, et al., *"Design and implementation of extremely large proof-mass CMOS-MEMS capacitive tilt sensor for sensitivity and resolution improvement"*, Transducer 2011, Beijing, China, 2011, pp. 1104-1107.

[115] MEMSIC, http://www.memsic.com/

[116] Sensirion, http://www.sensirion.com/

[117] Invensense, http://www.invensense.com/

[118] IMEC, http://www.imec.be/

[119] Baolab, http://baolab.com/

[120] Benoît CHARLOT, *« Modélisations de fautes et conception en vue du test structurel des microsystèmes »*, Thèse de doctorat, INP, Grenoble, 176 p., 2001

[121] http://www.memscap.com/__data/assets/pdf_file/0019/1729/PolyMUMPs-DR-13-0.pdf

[122] http://mems.sandia.gov/samples/doc/SUMMiT_V_Dmanual.pdf

[123] Rufer, L., Domingues, C., Mir, S., Petrini, V., Jeannot, J.-C., Delobelle, P., *"A CMOS compatible ultrasonic transducer fabricated with deep reactive ion etching"*, IEEE Journal of Microelectromechanical Systems, Vol. 15, No. 6, 2006, pp. 1766-1776.

[124] Tounsi, F., Mezghani, B., Rufer, L., Masmoudi, M., and Mir, S., *"Electromagnetic Investigation of a CMOS MEMS Inductive Microphone"*, Sensors & Transducers Journal (ISSN 1726-5479), Vol.108, No.9, Sep.2009, pp.40-53.

CHAPITRE 3 : La technologie CMOS-MEMS à base du procédé AMS

Après avoir décrit différentes techniques de fabrication de microsystèmes utilisant la technologie CMOS-MEMS, nous avons décidé d'utiliser cette technologie pour fabriquer nos microstructures. En effet, des microsystèmes acoustiques seront fabriqués en utilisant la technologie CMOS 0.35 µm d'AustriaMicroSystem (AMS). Ce chapitre s'efforcera donc, dans un premier temps de décrire la technologie CMOS 0.35 µm AMS en présentant les différentes couches et leurs dimensions composant cette technologie ainsi que les contraintes liées à celle-ci. Dans une deuxième partie, deux procédés CMOS-MEMS seront présentés et utilisés pour libérer des microstructures de tests. Finalement, la troisième partie de ce chapitre se consacrera à la détermination des propriétés mécaniques d'une couche métallique du procédé CMOS 0.35 µm AMS.

I. La technologie CMOS 0.35 µm AMS

La technologie CMOS 0.35 µm AMS est une technologie dédiée, comme son nom l'indique, à la fabrication de circuits intégrés à base de transistors MOS dont la longueur caractéristique (largeur de la grille du transistor MOS) ne peut être inférieure à 0.35 µm. Mais grâce aux différentes couches composant cette technologie, elle se prête très bien à la fabrication de microstructures. De plus, la technologie 0.35 µm AMS est disponible au CMP (Circuits Multi-Projects, Grenoble). Dans cette première partie, nous proposons donc de décrire la technologie CMOS 0.35 µm AMS.

I.1. Description de la technologie CMOS 0.35 µm AMS

La Figure 3.1 montre les différentes couches de matériaux qui constituent la technologie CMOS 0.35 µm AMS.

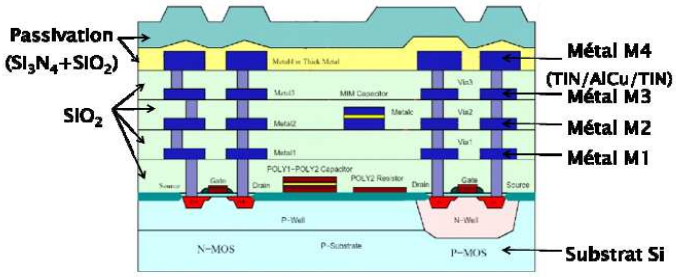


Figure 3.1. La technologie CMOS 0.35 µm AMS.

A partir du substrat de silicium, nous pouvons voir les différentes couches utilisées pour la fabrication des transistors MOS : oxyde, polysilicium, zones dopées,.... Ensuite, il existe quatre couches métalliques différentes (M1 à M4, de bas en haut). Ces couches métalliques peuvent être électriquement liées par des vias ou isolées par des couches d'oxyde. En haut, nous trouvons la couche de passivation. C'est donc une technologie à quatre niveaux de métal. Les matériaux constituant ces différentes couches sont les suivants :

- chaque couche métallique est composée en réalité de plusieurs couches : une couche d'un alliage d'aluminium cuivre (AlCu) prise en sandwich entre deux couches de nitrure de titane (TiN). Ces couches métalliques sont utilisées dans les circuits intégrés en tant qu'interconnexions entre les transistors MOS. Selon le niveau de la couche métallique les épaisseurs sont différentes (cf. Tableau 3.1). Selon [1,2], les différentes couches de TiN et d'AlCu sont déposées par des méthodes de pulvérisation;

- Entre ces différentes couches métalliques, les couches d'oxyde sont composées de dioxyde de silicium (SiO_2) utilisées comme couches isolantes pour les circuits intégrés. Ces couches d'oxyde intermétalliques ne sont pas des oxydes thermiques car ceux-ci croissent sur le substrat de silicium dans des fours à une température située entre 900°C et 1200°C (au-dessus de la température de fusion de l'aluminium). Ce dioxyde de silicium est déposé par une technique CVD basse température (PECVD) [2];
- Afin de lier les différents niveaux de métal entre eux, nous retrouvons les vias en tungstène déposé par CVD [3];
- La couche de passivation est composée de deux couches : une couche de dioxyde de silicium et une couche de nitrure de silicium (Si_3N_4). Ces couches servent en général de protection pour les circuits intégrés et sont déposées par PECVD [2].

Ces différentes couches, utilisées habituellement pour la conception de circuits intégrés, vont être utilisées pour la fabrication de microstructures. Pour concevoir des microsystèmes à partir des différentes couches de cette technologie CMOS, il est très important de connaître les matériaux qui les composent ainsi que leurs épaisseurs. Le tableau 3.1 résume donc les matériaux présents dans cette technologie CMOS, leurs épaisseurs ainsi que le rôle qu'ils jouent pour la fabrication des circuits intégrés et pour la fabrication des microstructures.

Matériaux	**Epaisseurs (valeurs typiques données par le fondeur)**	**Rôle dans les circuits intégrés**	**Rôle dans les microsystèmes**
Couche de passivation (SiO_2/Si_3N_4)	- SiO_2 : 1 µm - Si_3N_4 : 1 µm	Protection des circuits intégrés	- protection des microstructures - couches structurelles
Couche métallique **M4** (TiN/AlCu/TiN)	- TiN (supérieur) : 30 nm - AlCu : 795 nm - TiN : 100 nm *(Total : 925 nm)*	Interconnexions	- couche structurelle - couche sacrificielle
Couche d'oxyde entre M4 et M3 (SiO_2)	1 µm	Couche isolante	- couche structurelle - couche sacrificielle
Couche métallique **M3** (TiN/AlCu/TiN)	- TiN (supérieur) : 140 nm - AlCu : 400 nm - TiN : 100 nm *(Total : 640 nm)*	Interconnexions	- couche structurelle - couche sacrificielle
Couche d'oxyde entre M3 et M2 (SiO_2)	1 µm	Couche isolante	- couche structurelle - couche sacrificielle
Couche métallique **M2** (TiN/AlCu/TiN)	- TiN (supérieur) : 140 nm - AlCu : 400 nm - TiN : 100 nm *(Total : 640 nm)*	Interconnexions	- couche structurelle - couche sacrificielle
Couche d'oxyde entre M2 et M1 (SiO_2)	1 µm	Couche isolante	- couche structurelle - couche sacrificielle
Couche métallique **M1** (TiN/AlCu/TiN)	- TiN (supérieur) : 140 nm - AlCu : 425 nm - TiN : 100 nm *(Total : 665 nm)*	Interconnexions	- couche structurelle - couche sacrificielle

Tableau 3.1. Matériaux de la technologie CMOS 0.35 µm AMS, leurs épaisseurs et leurs utilisations dans les circuits intégrés et les microsystèmes.

Dans notre cas, nous voulons fabriquer des microsystèmes résonants, ayant une plaque mince déformable (microphones capacitifs). Pour cela, nous avons décidé d'utiliser les couches métalliques comme couches structurelles et les couches de SiO_2 comme couches sacrificielles. Mais avant de rentrer dans les détails de la conception de ces MEMS, il existe certaines contraintes liées à cette technologie CMOS, qu'il est important de prendre en compte, particulièrement dans le cas des microsystèmes capacitifs. C'est ce que nous proposons de voir dans le prochain paragraphe.

I.2. Contraintes liées à la technologie CMOS 0.35 µm AMS

De façon générale, nous l'avons vu précédemment (chapitre 2), la fabrication de microstructures à partir d'une technologie CMOS requiert la prise en compte de certaines contraintes liées à cette technologie. En effet, il existe des contraintes d'ordre technologique (règles de dessins, modifications éventuelles du procédé CMOS) et d'ordre plutôt structurel, c'est-à-dire, les contraintes liées aux matériaux de la technologie et leurs dimensions. Dans notre cas, pour la fabrication de microsystèmes capacitifs, il est très important de ne pas négliger ces différentes contraintes.

I.2.a. Contraintes structurelles

Afin de fabriquer nos différents microsystèmes, il va nous falloir prendre en compte certaines contraintes inhérentes à la technologie CMOS 0.35 µm AMS :

- les épaisseurs des différentes couches métalliques et d'oxyde. D'un côté, les couches métalliques seront utilisées comme matériaux structurels pour fabriquer les différentes microstructures. De ce fait, nous sommes limités par ces épaisseurs intrinsèques à la technologie CMOS 0.35 µm AMS. D'un autre côté, les épaisseurs des couches sacrificielles de SiO_2 entre les différentes couches métalliques sont prédéterminées par la technologie CMOS 0.35 µm AMS. Etant donné que nous voulons fabriquer des microsystèmes capacitifs, ces épaisseurs sont d'une importance capitale. Les valeurs typiques des épaisseurs des couches métalliques et de SiO_2 sont données par le fondeur (Tableau 3.2), ainsi que des valeurs minimum et maximum de ces épaisseurs qui peuvent parfois varier fortement;
- les propriétés mécaniques des différentes couches métalliques : le module de Young, la densité, le coefficient de Poisson et les contraintes résiduelles. Malheureusement, ces informations ne sont pas données par le fondeur. Il faudra donc déterminer celles-ci, puisqu'elles ont un impact direct sur les caractéristiques des microstructures (fréquence de résonance, rigidité,...).

Matériaux	**Epaisseur**
Couche de SiO_2 (entre M4-M3, M3-M2, M2-M1)	1000 ± 380 nm
Couche métallique M4	925 ± 150 nm
Couches métalliques M3 et M2	640 ± 100 nm
Couche métallique M1	665 ± 100 nm

Tableau 3.2. Variation d'épaisseurs pour les couches métalliques et d'oxyde de la technologie 0.35 µm AMS.

Ces différentes contraintes citées précédemment auront un impact direct sur les caractéristiques de nos microstructures. Il faudra donc fabriquer des microsystèmes qui correspondent à nos attentes tout en prenant en compte ces différentes contraintes.

I.2.b. Contraintes d'ordre technologique

Nous appellerons contraintes technologiques, toutes les contraintes liées aux règles de dessin de la technologie CMOS 0.35 µm AMS. En effet, comme nous l'avons vu dans le chapitre précédent, chaque technologie CMOS possède des règles de dessin qui doivent être respectées afin de prendre en compte les limites technologiques du procédé de fabrication CMOS. Mais ces règles de dessin ont été établies pour la fabrication de circuits intégrés et non pour la fabrication de microsystèmes. Par conséquent, pour la fabrication de nos microsystèmes, certaines de ces règles pourront être négligées tandis que d'autres devront absolument être respectées.

II. Procédé CMOS-MEMS utilisé

Nous allons décrire dans cette partie, le procédé CMOS-MEMS utilisé pour fabriquer nos microsystèmes. Sans entrer dans les détails, le procédé CMOS-MEMS utilisé consiste à un micro-usinage en surface post-CMOS. En effet, les différentes couches métalliques de ce procédé CMOS seront les couches structurelles et serviront donc à construire nos microstructures. Afin de libérer nos microstructures, les couches intermétalliques de dioxyde de silicium joueront le rôle de couches sacrificielles et devront être gravées, une fois le procédé CMOS terminé par le fondeur (Figure 3.2).

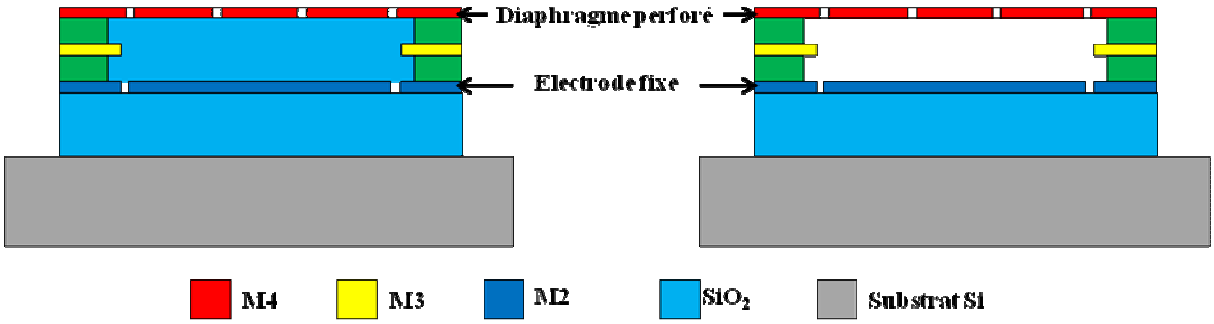


Figure 3.2. Procédé CMOS-MEMS post-CMOS utilisé. A gauche : puce obtenue après le procédé CMOS réalisé par le fondeur, à droite : gravure du dioxyde de silicium pour libérer la microstructure qui est ici une plaque perforée.

Les dimensions des microstructures seront définies à partir de modélisations, évaluant leurs performances. Grâce à ces modélisations, un layout, représentant nos différentes microstructures, sera réalisé à partir de Cadence, logiciel de CAO (Conception Assistée par Ordinateur) de microélectronique, en respectant au mieux les règles de dessin fixées par la technologie 0.35 µm d'AMS. Ce layout sera ensuite envoyé au fondeur AMS par l'intermédiaire du CMP de Grenoble. Le CMP est une organisation permettant aux universités, aux laboratoires de recherche et à de petites entreprises de fabriquer, en faible volume ou pour du prototypage, leurs propres circuits intégrés ou microsystèmes à un coût réduit. Une fois le procédé CMOS terminé par le fondeur, nous recevrons les puces, préalablement découpées, qu'il faudra alors graver pour libérer nos microstructures. Les microstructures en question sont dans un premiers temps des structures de tests telles que des poutres, des ponts, des peignes, des petites membranes.

Ce procédé CMOS-MEMS a l'avantage de ne posséder qu'une seule étape de gravure supplémentaire sans nécessiter de masque de gravure. Pour graver les couches de dioxyde de silicium intermétalliques, il existe plusieurs moyens. Nous vous proposons donc dans un

premier temps de décrire ces différentes solutions. Ensuite, deux méthodes de gravure seront appliquées à la fabrication de nos microstructures, puis seront étudiées et comparées.

II.1. Libération de microstructures métalliques à base de technologie CMOS

Comme nous venons de le voir, nous devons graver le dioxyde de silicium pour libérer nos futures microstructures. Pour cela, il existe plusieurs moyens de graver le dioxyde de silicium (SiO_2). Nous proposons donc ici de décrire quatre de ces techniques de gravure différentes basées sur les résultats obtenus dans [4]. Tout d'abord nous nous concentrerons sur trois types de gravure humide utilisant respectivement de l'acide fluorhydrique (HF) liquide, du fluorure d'ammonium (NH_4F) et d'un mélange d'acide acétique (CH_3COOH) et de fluorure d'ammonium. Puis nous décrirons une gravure sèche à partir de fluorure d'hydrogène qui n'est d'autre que l'acide fluorhydrique en phase gazeuse.

II.1.a. Gravure humide à partir d'acide fluorhydrique liquide

L'acide fluorhydrique liquide est l'une des solutions de gravure les plus utilisées pour graver le SiO_2. Il dissout le SiO_2, qui compose les couches diélectriques de la plupart des procédés CMOS standards, grâce aux réactions chimiques suivantes [4] :

$$SiO_2 + 4HF \rightarrow SiF_4 + 2H_2O$$

$$SiO_2 + 6HF \rightarrow H_2SiF_6 + 2H_2O$$

Lorsqu'il est utilisé dans une gravure humide, le HF liquide est dilué dans l'eau réduisant grandement sa sélectivité envers l'aluminium. Les microstructures en aluminium sont alors gravement endommagées [4] (Figure 3.3). Cependant, il a été proposé de diluer le HF liquide dans de l'isopropanol (IPA), au lieu de l'eau, afin d'améliorer la sélectivité envers l'aluminium [5].

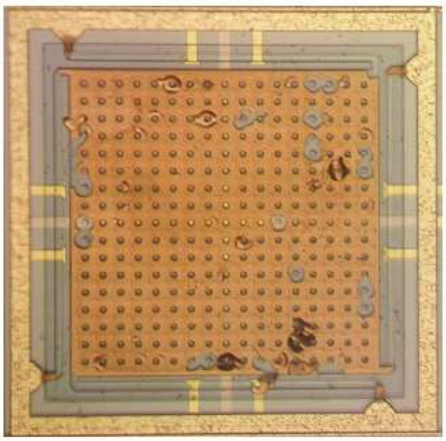


Figure 3.3. Image MEB d'une membrane libérée par du HF liquide. Le temps de gravure était de 6 minutes et 30 secondes, la concentration de HF était de 2.5%. Une partie des bras de la membrane a disparu et seule quelques nanomètres de SiO_2 ont été gravés (Image et commentaires de [4]).

II.1.b. Gravure humide à partir de fluorure d'ammonium

Le fluorure d'ammonium, plus connu sous le nom d'oxyde gravant tamponné (*BOE, « Buffered Oxyde Etch »*), est aussi une solution de gravure du SiO_2 très utilisée. La réaction chimique mise en jeu est décrite par :

$$SiO_2 + 4HF + 2NH_4F \rightarrow 2NH_4^+ + SiF_6^{2-} + 2H_2O$$

La sélectivité envers l'aluminium est beaucoup plus importante que celle obtenue à partir de l'acide fluorhydrique liquide [4] (Figure 3.4). Cependant, la couche de passivation est endommagée lors de la gravure du SiO_2.

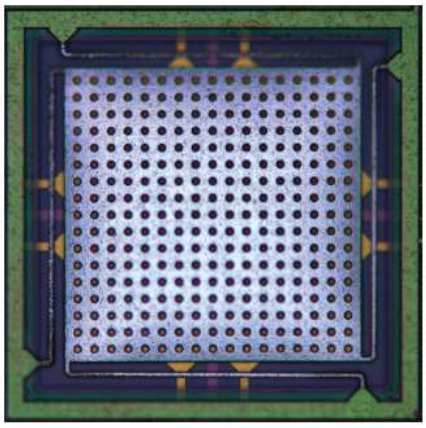


Figure 3.4. Image MEB d'une membrane libérée par du fluorure d'ammonium. Le temps de gravure était de 40 minutes. La gravure a atteint le substrat situé à 7.6 µm de profondeur, mais la couche de passivation a été endommagée (Image et commentaires de [4]).

II.1.c. Gravure humide à partir d'un mélange d'acide acétique et de fluorure d'ammonium

Le mélange d'acide acétique et de fluorure d'ammonium est connu en tant que solution de gravure de plots (*« pad-etchant »*), qui sont des contacts d'entrées/sorties d'un circuit intégré. Le mélange se dissocie suivant la réaction chimique :

$$CH_3COOH + NH_4F \rightarrow (NH_4)^+CH_3OO^- + HF + H_2O$$

produisant ainsi de l'eau et de l'acide fluorhydrique liquide. Le mélange CH_3COOH et NH_4F possède une très haute sélectivité envers l'aluminium puisque une couche de protection se forme durant les premières minutes de la gravure [4]. Il montre aussi une très bonne sélectivité envers la couche de passivation, même pendant des temps de gravure très long. La Figure 3.5 montre une microstructure libérée grâce à une gravure à partir d'un mélange de CH_3COOH et NH_4F. Malgré ces très bons résultats, il existe certains problèmes comme la contamination cristalline et la rugosité de l'aluminium [4] (Figure 3.6).

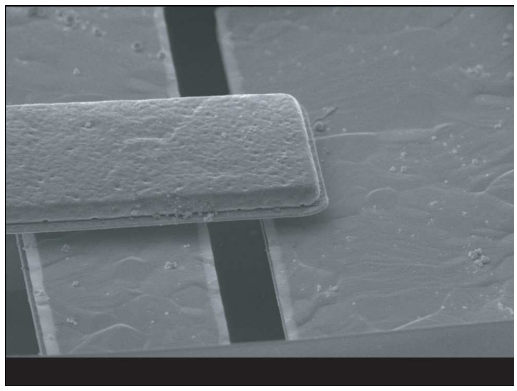


Figure 3.5. Image MEB d'une microstructure libérée par un mélange de CH_3COOH et NH_4F. Le temps de gravure était de 60 minutes [4].

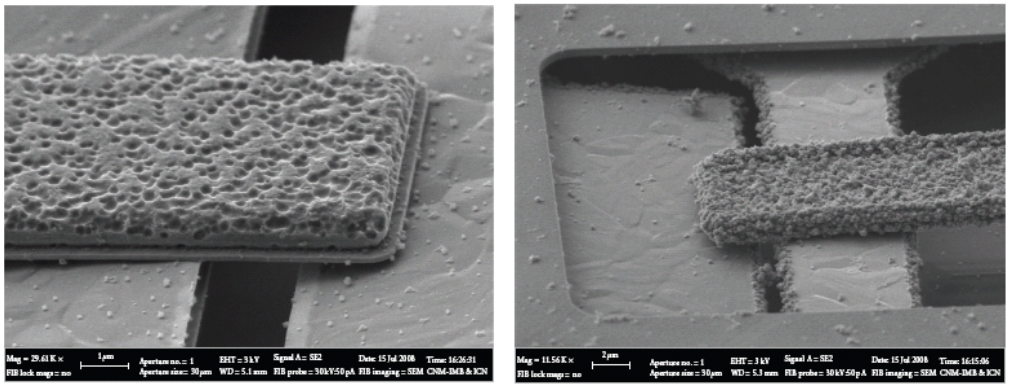


Figure 3.6. Image MEB de poutres [4]. A gauche, on note une surface d'aluminium très rugueuse après 45 minutes de gravure. A droite on observe la contamination cristalline de l'aluminium au bout de 75 minutes de gravure.

II.1.d. Gravure sèche par fluorure d'hydrogène

Le fluorure d'hydrogène est l'acide fluorhydrique en phase gazeuse. Il dissout le SiO_2 grâce aux réactions chimiques suivantes :

$$SiO_2 + 2H_2O \rightarrow Si(OH)_4$$

$$Si(OH)_4 + 4HF \rightarrow SiF_4 + 4H_2O$$

L'eau agit donc comme un initiateur pour la gravure mais aussi en tant que réactif. La gravure peut alors être contrôlée en température afin de maintenir l'équilibre entre la quantité d'eau nécessaire pour initier la gravure et la quantité d'eau réactive, déterminant ainsi la vitesse de gravure du SiO_2. La gravure avec le fluorure d'hydrogène est souvent réalisé par des appareils dédiés à cet effet et parfois coûteux.

Le fluorure d'hydrogène revendique une meilleure sélectivité envers l'aluminium [4]. La Figure 3.7 montre une microstructure libérée grâce à une gravure sèche à partir du fluorure d'hydrogène, il semble que la microstructure ne soit pas endommagée par la gravure.

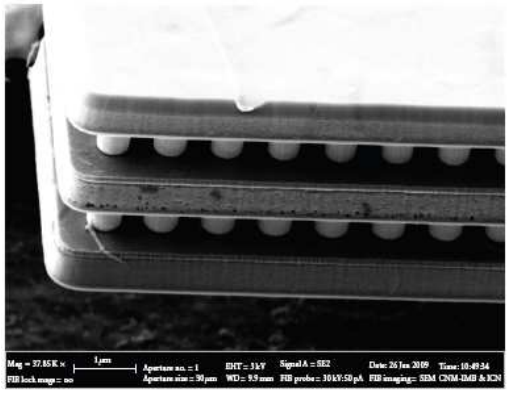


Figure 3.7. Image MEB d'une microstructure libérée avec du fluorure d'hydrogène [3].

Cependant, des observations montrent que le nitrure de silicium de la couche de passivation est sévèrement endommagé durant la gravure et acquiert une structure poreuse (Figure 3.8) [4]. Pour des temps de gravure longs, la couche de passivation est carrément brisée, laissant les microstructures et les éventuels circuits électroniques sans protection contre le fluorure d'hydrogène.

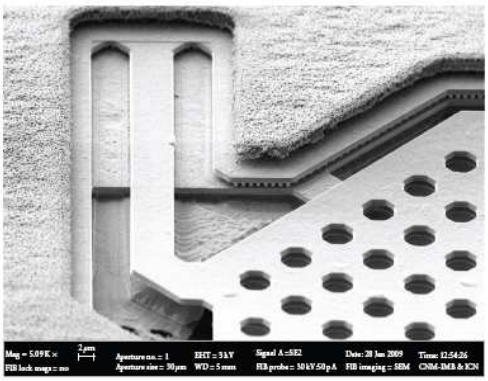


Figure 3.8. Image MEB d'une membrane libérée avec du fluorure d'hydrogène [4]. On peut observer la structure très poreuse de la couche de passivation.

II.1.e. Choix de techniques de gravure

Cette étude très intéressante menée dans [4] montre les avantages, les inconvénients et les limitations de chaque solution de gravure du SiO_2. Le Tableau 3.3 résume ces différentes caractéristiques. Au vue des résultats obtenus dans [4], puis des résultats obtenus dans [6] que nous présenterons ultérieurement, ainsi que des travaux et des moyens disponibles au laboratoire TIMA, nous avons décidé de libérer nos microstructures par deux gravures différentes :

- une gravure sèche avec du fluorure d'hydrogène, ou acide fluorhydrique en phase gazeuse;
- une gravure humide avec une solution de gravure contenant un mélange d'acide acétique et de fluorure, comme le Silox Vapox III par exemple [6].

Solution de gravure du SiO_2	**Avantages**	**Inconvénients**
Acide fluorhydrique liquide (HF)	Peu de moyens techniques	- mauvaise sélectivité envers l'aluminium (endommagé) - risque de collage des microstructures
Fluorure d'ammonium (BOE)	- sélectivité envers l'aluminium - peu de moyens techniques	- mauvaise sélectivité envers la couche de passivation (endommagée) - risque de collage des microstructures
Acide acétique + fluorure d'ammonium (Silox Vapox III)	- sélectivité importante envers l'aluminium - sélectivité importante envers la couche de passivation - peu de moyens techniques	- risque de contamination cristalline de l'aluminium - risque d'obtention d'une surface très rugueuse - risque de collage des microstructures
Fluorure d'hydrogène (acide fluorhydrique en phase gazeuse) (HF vapeur)	- sélectivité très importante envers l'aluminium - aucun risque de collage des microstructures	- mauvaise sélectivité envers la couche de passivation - moyens techniques parfois coûteux

Tableau 3.3. Avantages et inconvénients des différentes solutions de gravure du SiO_2 utilisé dans [4].

II.2. Gravure des microstructures de test

Nous décrirons ici les deux méthodes qui nous ont permis de libérer les microstructures. Ces microstructures ont été conçues par Gustavo Rehder, post-doctorant au laboratoire TIMA. Ces microstructures étaient destinées avant tout à des tests qui devaient permettre principalement de mettre au point un procédé CMOS-MEMS bien défini, c'est-à-dire de trouver le type de gravure adéquat pour graver l'oxyde sacrificiel afin de libérer les microstructures et de déterminer le temps de gravure. Puis, ces microstructures devaient éventuellement nous aider à déterminer les propriétés mécaniques (Module de Young, densité, contraintes résiduelles) des différentes couches métalliques de la technologie CMOS 0.35 µm AMS.

Dans un premier temps nous allons donc décrire les différentes microstructures de test. Ensuite nous graverons ces microstructures grâce à deux techniques de gravure différentes : premièrement, une gravure sèche avec du fluorure d'hydrogène et deuxièmement une gravure humide avec du Silox Vapox III (de la compagnie Transene), solution de gravure composée d'un mélange d'acide acétique et de fluorure d'ammonium ainsi que d'autres constituants. Chaque méthode de gravure sera décrite et étudiée afin de choisir celle qui correspond le mieux à nos attentes.

II.2.a. Les microstructures de test

Ces microstructures de test sont constituées principalement de ponts et de poutres, mais aussi de quelques petites plaques minces, des structures en peignes et des petits carrés servant de témoins pour suivre l'évolution de la gravure. Les poutres sont composées d'une seule couche métallique (M4, M3, M2 ou M1) ou plusieurs liées entre elles par des vias (M4/M3, M4/M3/M2 ou M4/M3/M2/M1), de largeur 20 µm ou 40 µm et de longueurs 300, 250, 200 et 150 µm. Les ponts sont constitués que d'une seule couche métallique (M4, M3, M2 ou M1), de largeur 20 µm et de longueurs 400, 350, 300 et 250 µm. Les Figure 3.9 et Figure 3.10 montrent respectivement le layout et sa composition. A noter que la couche de passivation a été ouverte par le fondeur dans les zones où se situent les microstructures afin de permettre la gravure du dioxyde de silicium.

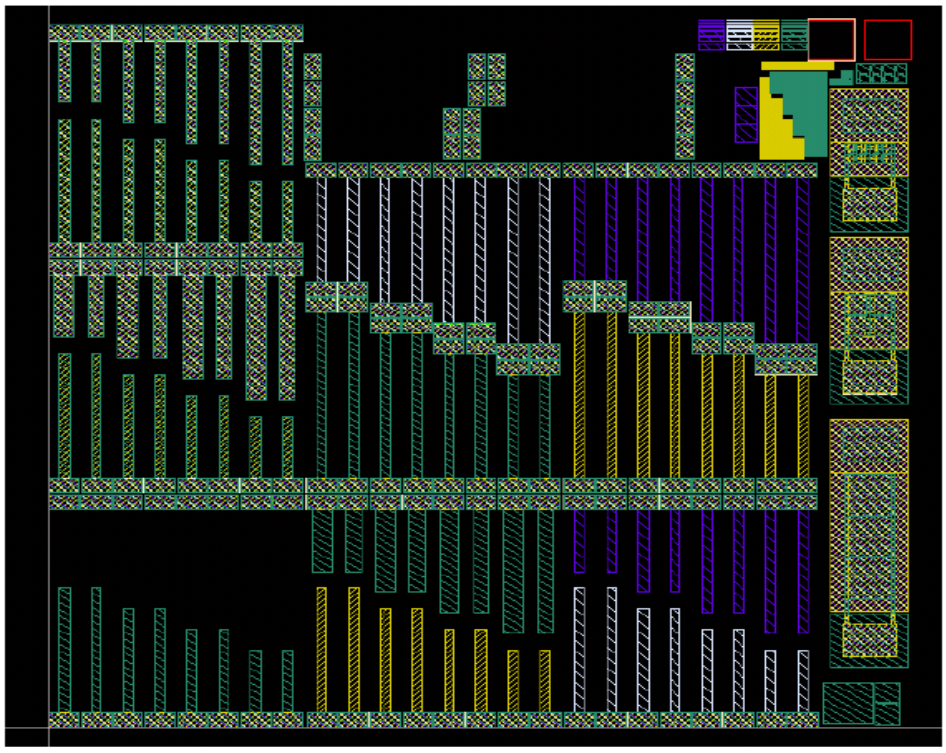


Figure 3.9. Layout des microstructures de test.

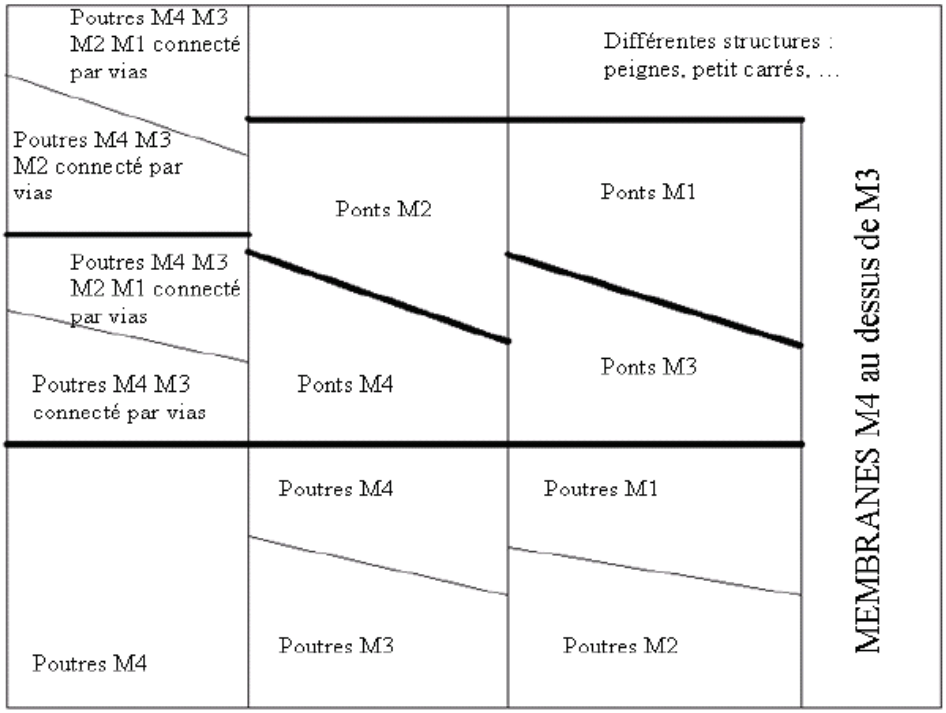


Figure 3.10. Composition du layout.

La Figure 3.11 montre une image au microscope optique une partie des microstructures avant gravure.

Figure 3.11. Image au microscope optique des microstructures avant gravure.

II.2.b. Gravure sèche du dioxyde de silicium

La gravure sèche consiste à graver le dioxyde de silicium avec du fluorure d'hydrogène (HF vapeur) afin de libérer les microstructures. Pour réaliser cette gravure nous avions à notre disposition au CIME de Minatech (Grenoble) un appareil spécialement conçu

pour la gravure HF vapeur. Cet appareil fabriqué par la société SPTS est le Monarch 3 Primaxx [7] (Figure 3.12).

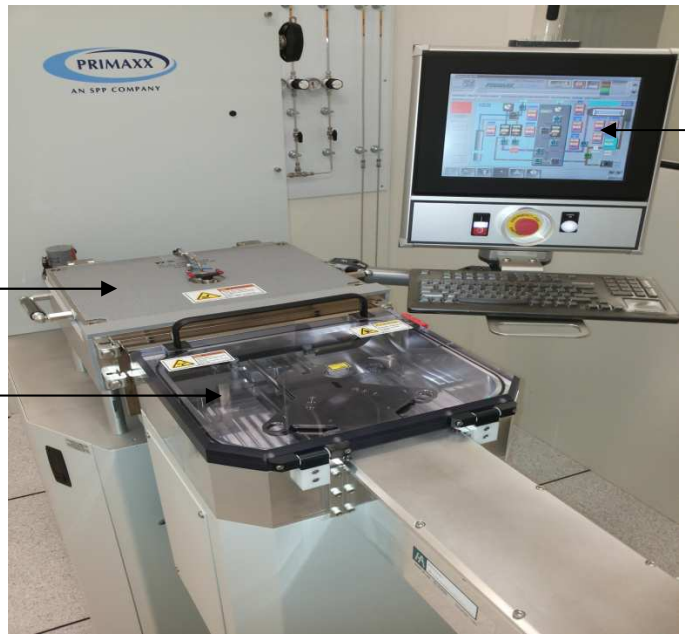


Figure 3.12. Monarch 3 Primaxx de la société STPS.

En combinant le HF vapeur et de l'alcool sous forme gazeuse, le Monarch 3 permet un procédé de gravure stable, capable d'éliminer le dioxyde de silicium tout en conservant une haute sélectivité envers l'aluminium. L'appareil laisse le choix à l'utilisateur entre trois recettes de gravure, chacune de ces recettes est définie par rapport à la vitesse de gravure de l'oxyde thermique par le HF vapeur, déterminée par le constructeur. Ainsi nous avons le choix entre les recettes suivantes :

- la recette "lente" permet de graver l'oxyde thermique à une vitesse de 10 nm/min;
- la recette "moyenne" permet de graver l'oxyde thermique à une vitesse de 58 nm/min;
- la recette "rapide" permet de graver l'oxyde thermique à une vitesse de 100 nm/min.

Selon le constructeur, les vitesses de gravure pour des oxydes non thermiques peuvent être jusqu'à douze fois supérieures à celles-ci. A chaque recette est associée une "sous-recette" classée selon le temps de gravure, pouvant aller de 10 à 50 minutes de gravure par tranches de 10 minutes. La recette de gravure se choisit sur l'écran de contrôle de l'appareil (Figure 3.12).
La puce, contenant nos microstructures, est déposée sur un wafer 4 pouces, des petites calles de silicium évitent à la puce de se déplacer pendant la gravure (Figure 3.13). Une fois le wafer déposé dans le module de transfert (Figure 3.12 et Figure 3.13), le procédé de gravure est entièrement automatisé par le Monarch 3. Tout d'abord, le wafer est emmené dans la chambre de réaction, cette chambre est à une température de 45.5°C. Le diazote (N_2) pénètre premièrement dans cette chambre pendant quelques secondes, puis de l'éthanol est ajouté au N_2 pendant 10 minutes. L'alcool permet, dans un premier temps de transporter la chaleur vers le wafer et préparer la surface à graver. Dans un second temps, l'alcool est utilisé, pendant la gravure, pour augmenter la vitesse de gravure et enlever les traces d'humidité, car l'eau est un produit de la réaction. Après, le HF vapeur entre dans la chambre de réaction pour graver l'oxyde pendant 10 minutes. Ces différentes étapes sont répétées plusieurs fois selon le temps de gravure défini par la "sous-recette" choisie par l'utilisateur. Ainsi, si un temps de gravure de 50 minutes a été choisi, le cycle de gravure précédemment décrit se répètera cinq fois.

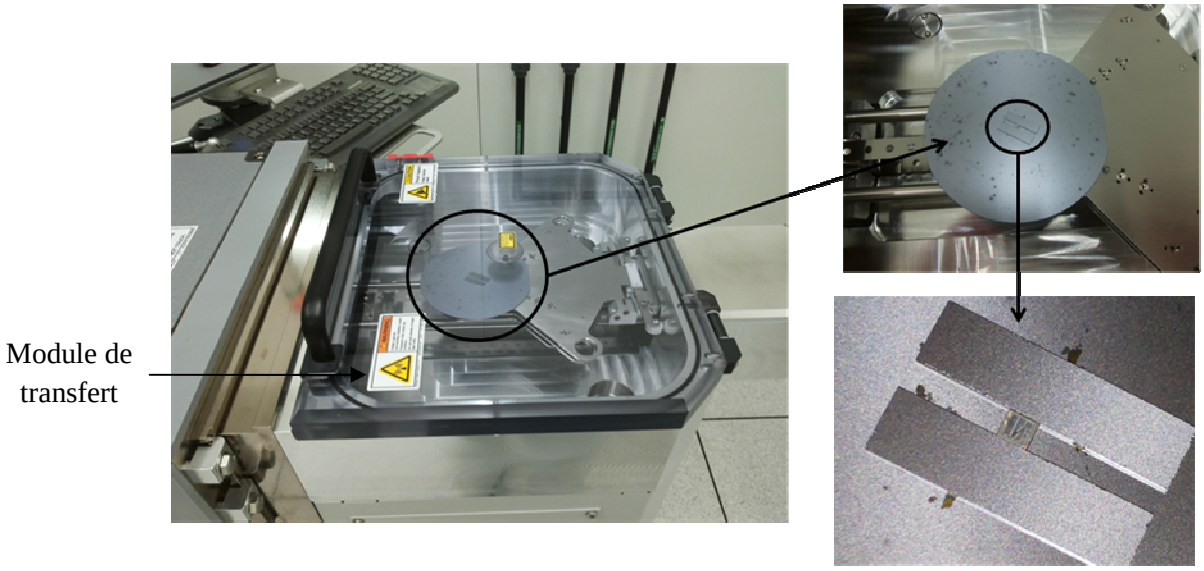


Figure 3.13. La puce est déposée sur un wafer 4 pouces et bloquée par des calles en silicium, pour ensuite être posée dans le module de transfert.

Réalisation de la gravure sèche

Le procédé utilisé (Figure 3.14) est relativement simple étant donné que les microstructures sont déjà fabriquées par le fondeur AMS. Une seule étape supplémentaire est nécessaire : la gravure du dioxyde de silicium pour libérer les microstructures. Aucune étape de nettoyage ou de séchage ne sera nécessaire puisque la gravure se déroule en phase vapeur.

Nous avons utilisé la recette à vitesse de gravure "moyenne" afin de libérer les microstructures de notre puce de test. La sous-recette utilisée ne comporte qu'un cycle de gravure soit 10 minutes de gravure au HF vapeur. De cette façon, nous pouvons observer l'évolution de la gravure toutes les 10 minutes de gravure. Le temps de gravure totale pour libérer les microstructures est de **60 minutes**, nous avons donc utilisé six fois la sous-recette choisie précédemment.

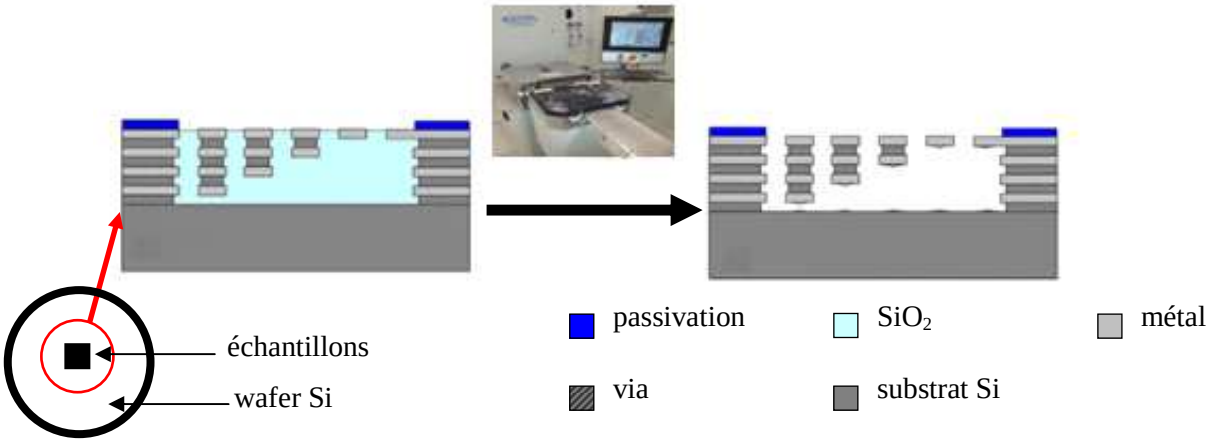


Figure 3.14. Gravure du SiO_2 au HF vapeur.

Résultats

La Figure 3.15 montre une image au microscope électronique à balayage (MEB) des structures de test avant la gravure.

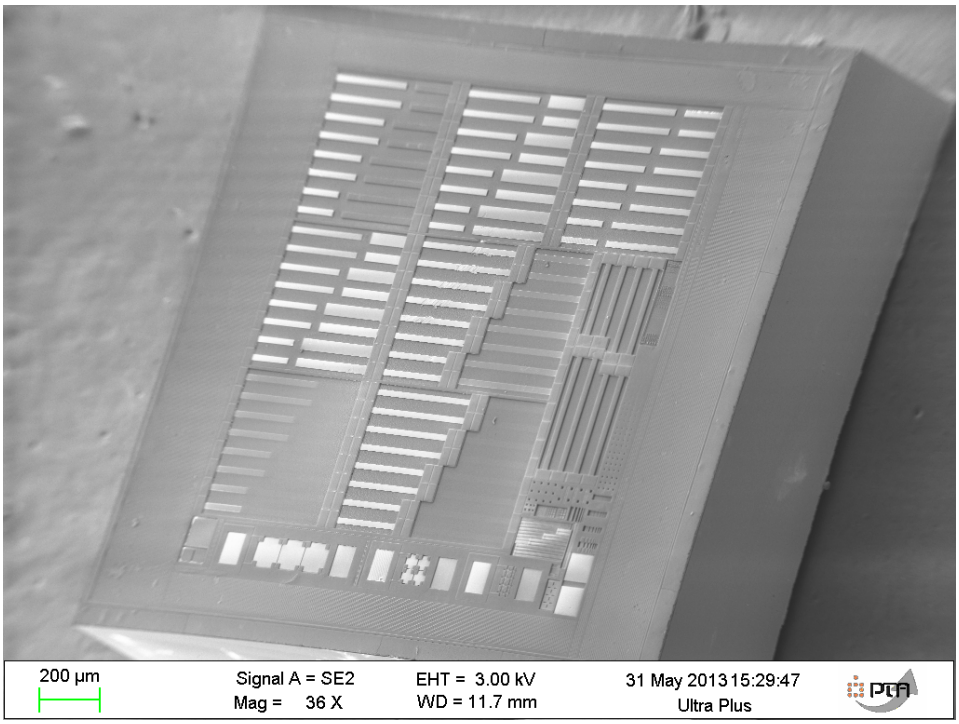


Figure 3.15. Image MEB des microstructures avant la gravure.

Au bout de 40 minutes de gravure au HF vapeur, l'oxyde entre les structures a été entièrement gravé jusqu'au substrat de silicium, comme en atteste les Figure 3.16 a et b. Ces figures représentent des ponts constitués par la couche métallique M2. On identifie clairement le substrat Si sur la Figure 3.16-b ainsi que les vias liant les différentes couches métalliques entre elles.

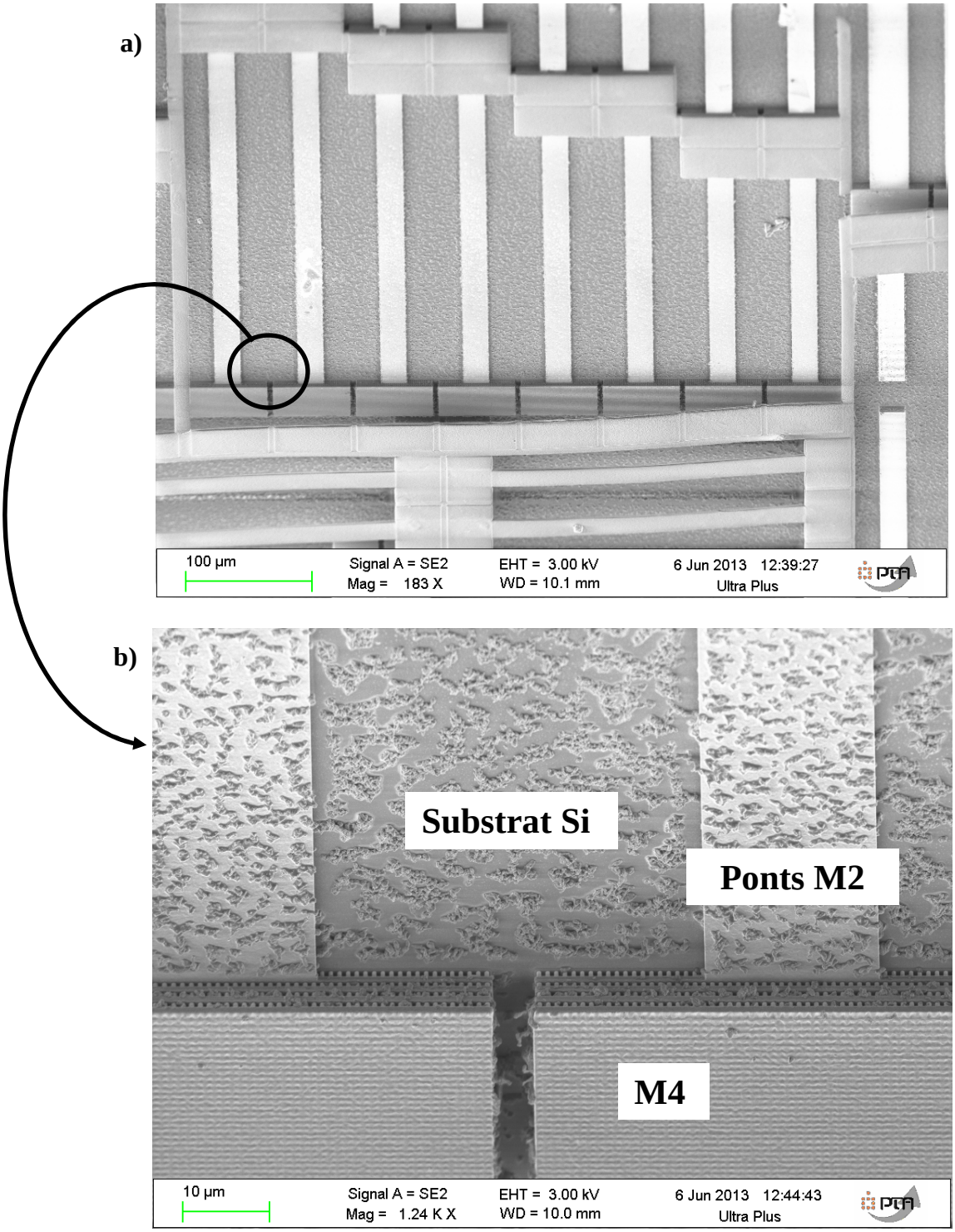


Figure 3.16. Image MEB des ponts M2 après 40 minutes de gravure (a), l'oxyde entre les structures a été entièrement gravé (b).

Bien que l'oxyde entre les microstructures soit éliminé, il reste de l'oxyde sous les structures comme le montrent les Figure 3.17 a et b. Les images montrent une poutre composée de la couche métallique M4, partiellement libérée, sous laquelle il reste encore de l'oxyde. Nous décidons donc de continuer la gravure avec le HF vapeur.

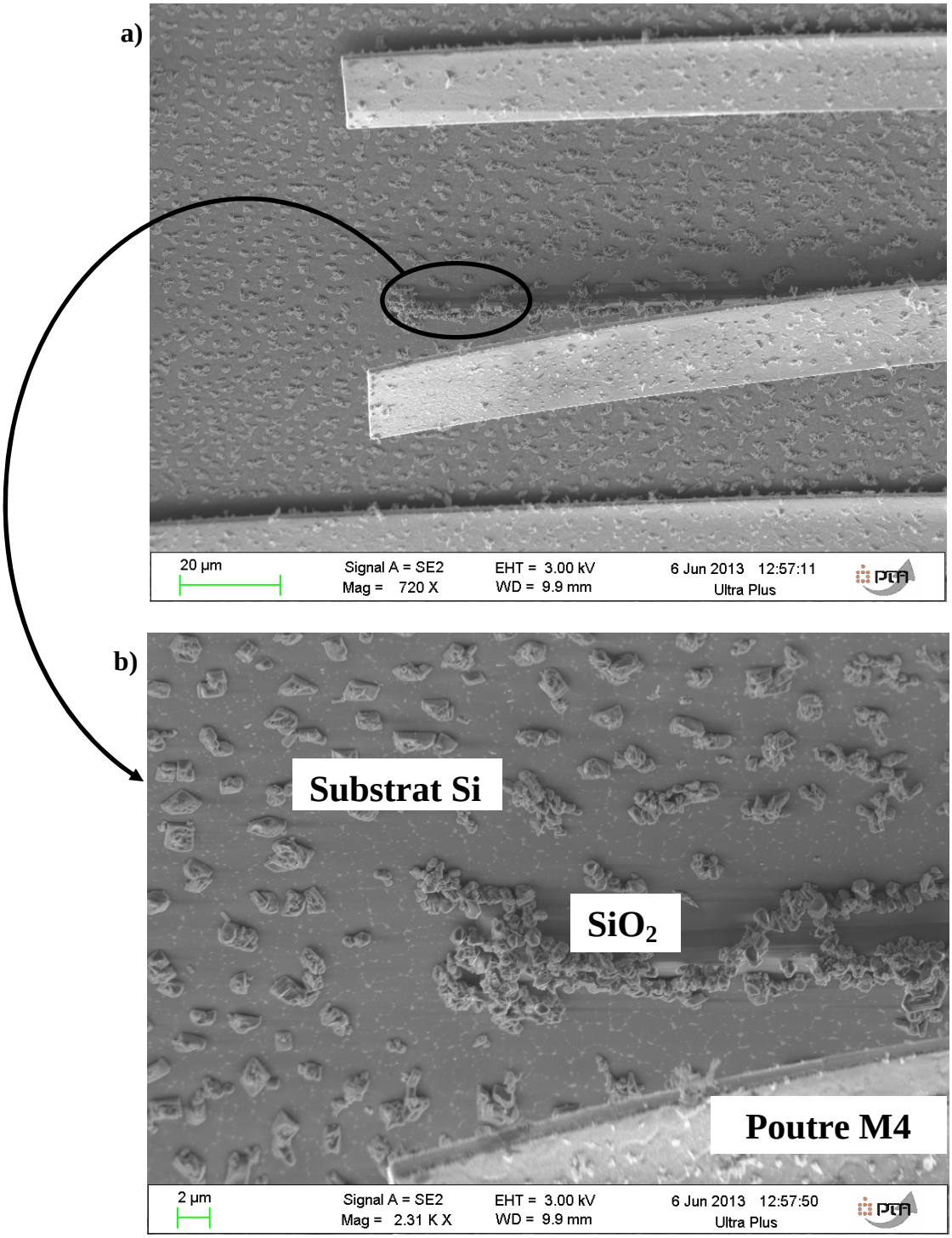


Figure 3.17. Images MEB d'une poutre M4 partiellement libérée (a) après 40 minutes de gravure sous laquelle de l'oxyde subsiste (b).

Après 60 minutes de gravure HF vapeur, l'oxyde sous les structures est entièrement gravé et les microstructures libérées. Toutefois, certaines poutres restent non libérées et collées au substrat. Les images MEB des Figure 3.18 a et b donnent un exemple des observations précédentes.

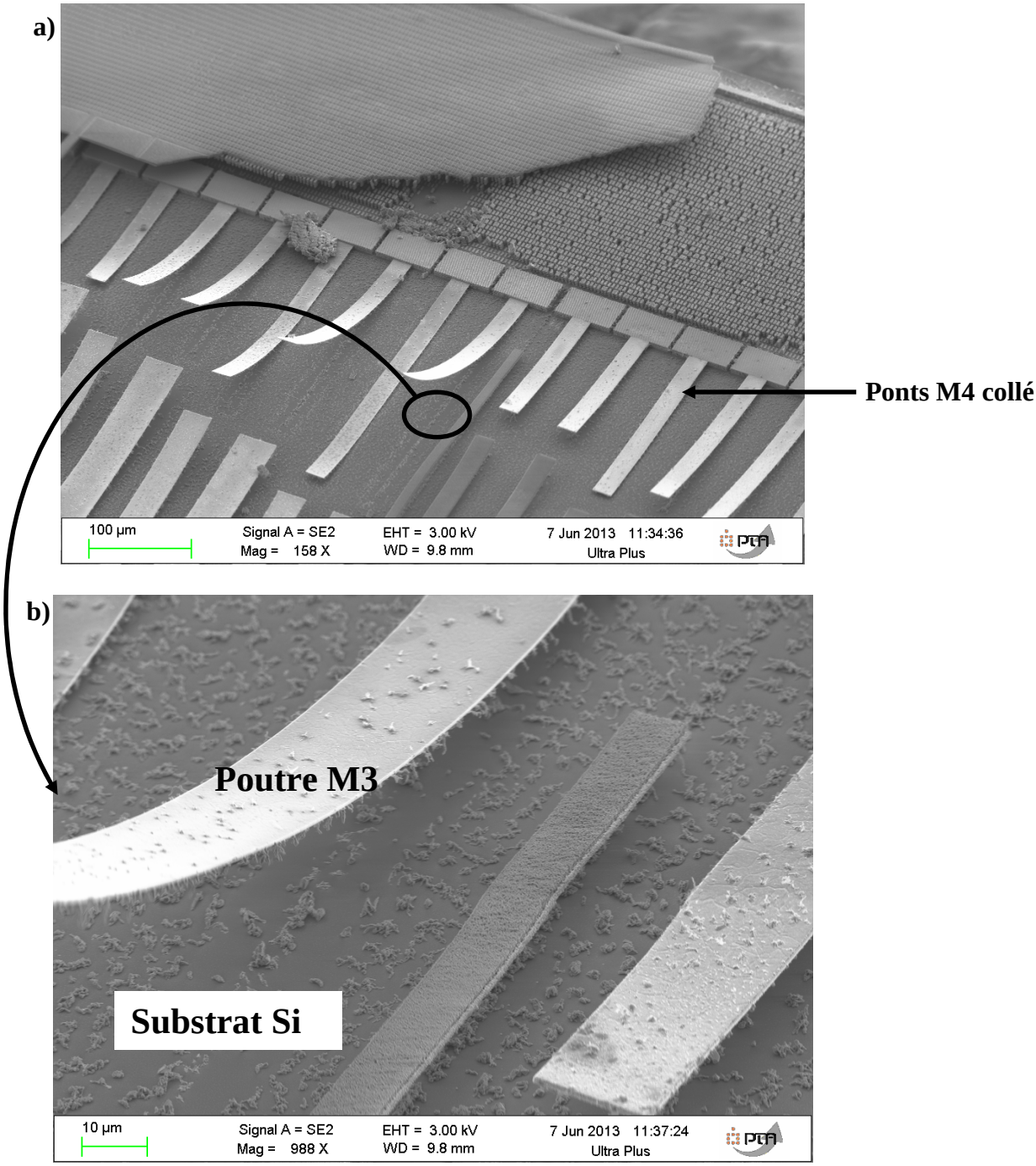


Figure 3.18. Images MEB de poutres M3 et M4 après 60 minutes de gravure (a), l'oxyde sous les structures semblent entièrement éliminé (b).

Finalement, après 60 minutes de gravure avec le HF vapeur, la plupart des structures de test semblent libérées, l'oxyde a été gravé et l'aluminium ne présente aucun signe d'attaque par le HF vapeur, ce qui montre une très bonne sélectivité. Cependant, la gravure n'est pas exempte de tout problème. En effet, nous avons pu observer sur les figures précédentes, que ce soit à 40 ou 60 minutes de gravure, tout un tas de résidus. Les Figure 3.19 a et b illustrent

parfaitement les résidus présents sur toute la puce après la gravure HF vapeur. Après une analyse EDX à la PTA (Plateforme Technologique Amont, CEA, Grenoble), il s'avère que ces résidus sont constitués d'aluminium et de titane. Malheureusement, nous n'avons pas trouvé quel procédé physique ou chimique provoque l'obtention de ces résidus.

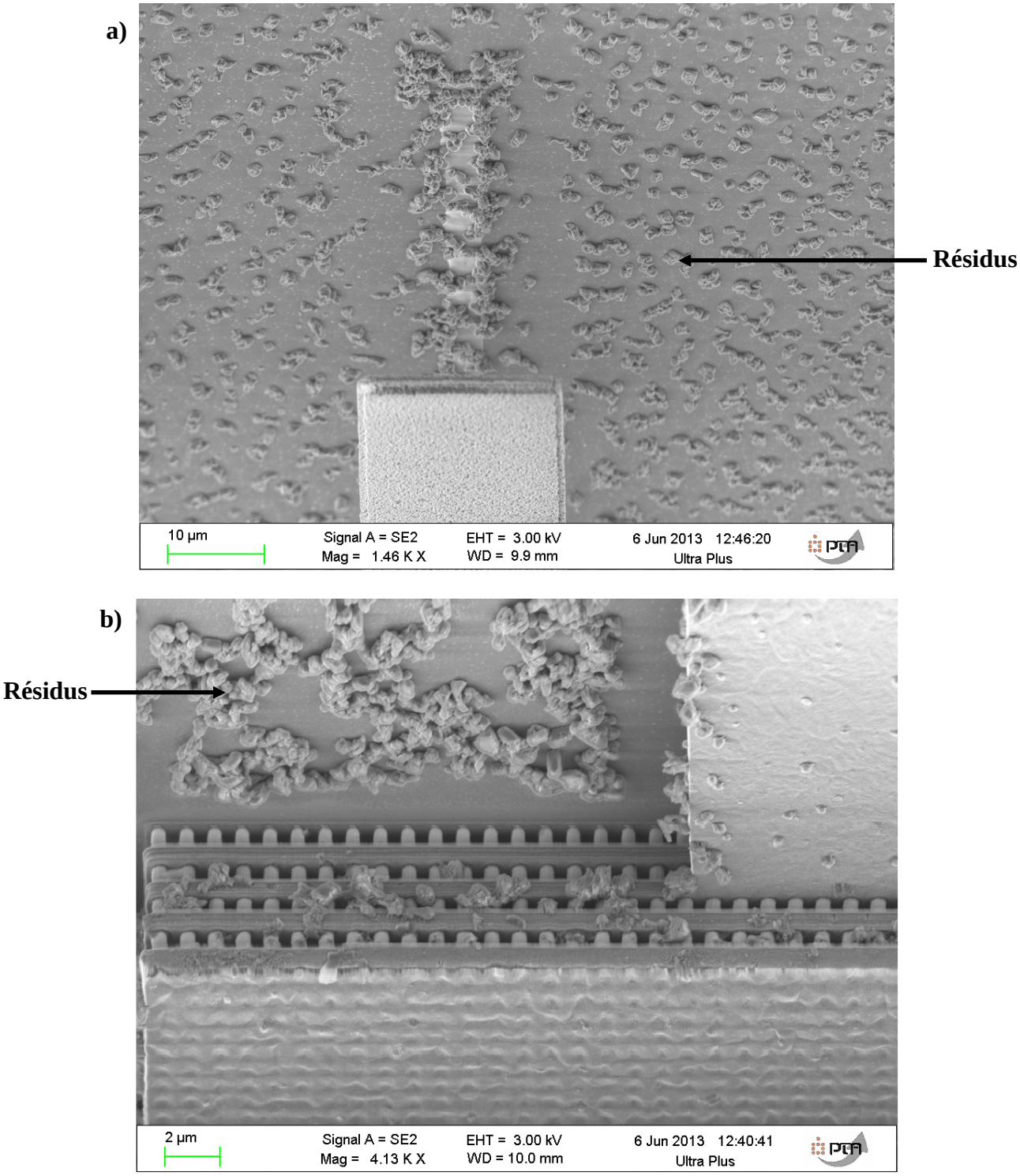
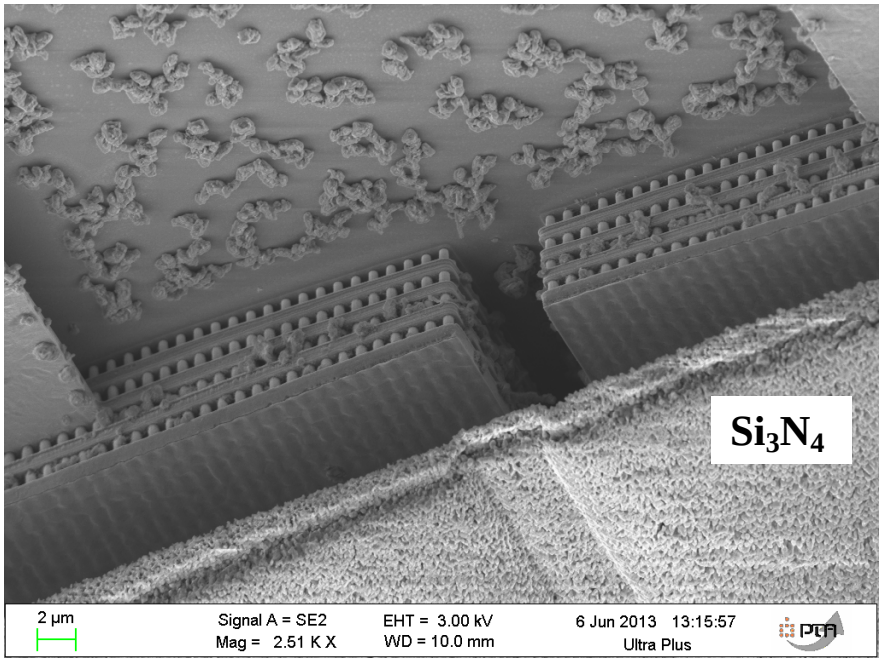


Figure 3.19. Image MEB montrant les résidus causés par la gravure HF Vapeur (a et b).

Un autre problème causé par la gravure est l'attaque de la couche de passivation, constituée de nitrure de silicium, par le HF vapeur. Les Figure 3.20 a et b décrivent bien le problème rencontré. On observe au MEB que le HF vapeur a donné à la couche de Si_3N_4 un aspect

"poreux", démontrant l'attaque du HF sur la couche de passivation. Ce phénomène est signalé par le constructeur de l'appareil. Dans notre cas, les effets visibles sur le nitrure du silicium commencent dès les dix premières minutes de la gravure.

a)



b)

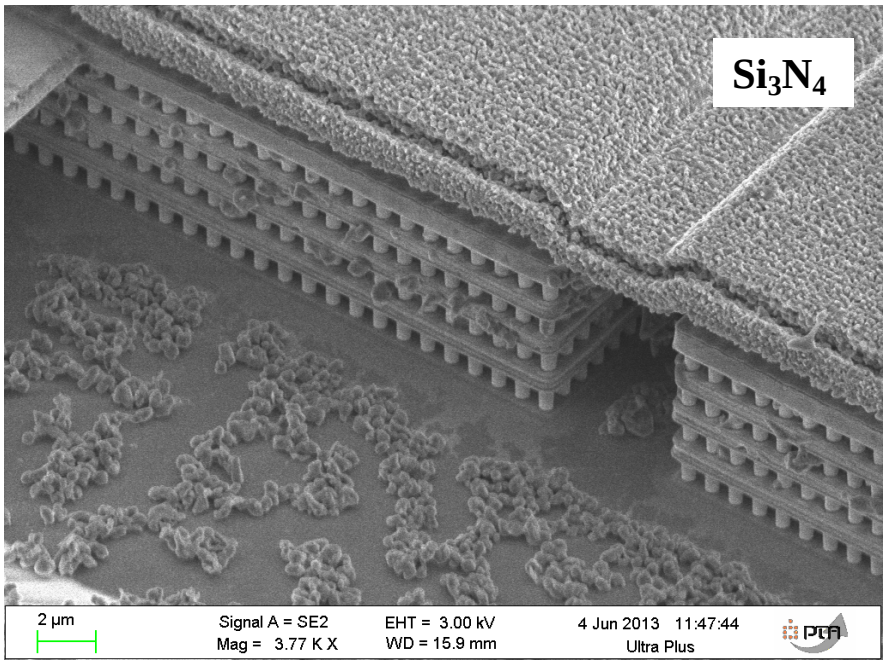


Figure 3.20. Image MEB montrant l'attaque du HF vapeur sur le nitrure de silicium (a et b).

Si le problème de l'attaque de la couche de passivation est acceptable, un autre problème pourrait être critique pour nos applications. En effet, dessous la couche de nitrure de silicium se trouve l'oxyde. Lors de la gravure cet oxyde est éliminé, ce qui expliquerait que la couche de Si_3N_4 ne se repose plus sur l'oxyde et soit donc libérée comme le montrent les Figure 3.21 a et b. Par conséquent, la couche de passivation se détache et les structures de la puce ne sont alors plus protégées. Ces phénomènes commencent à être visibles après vingt minutes de gravure.

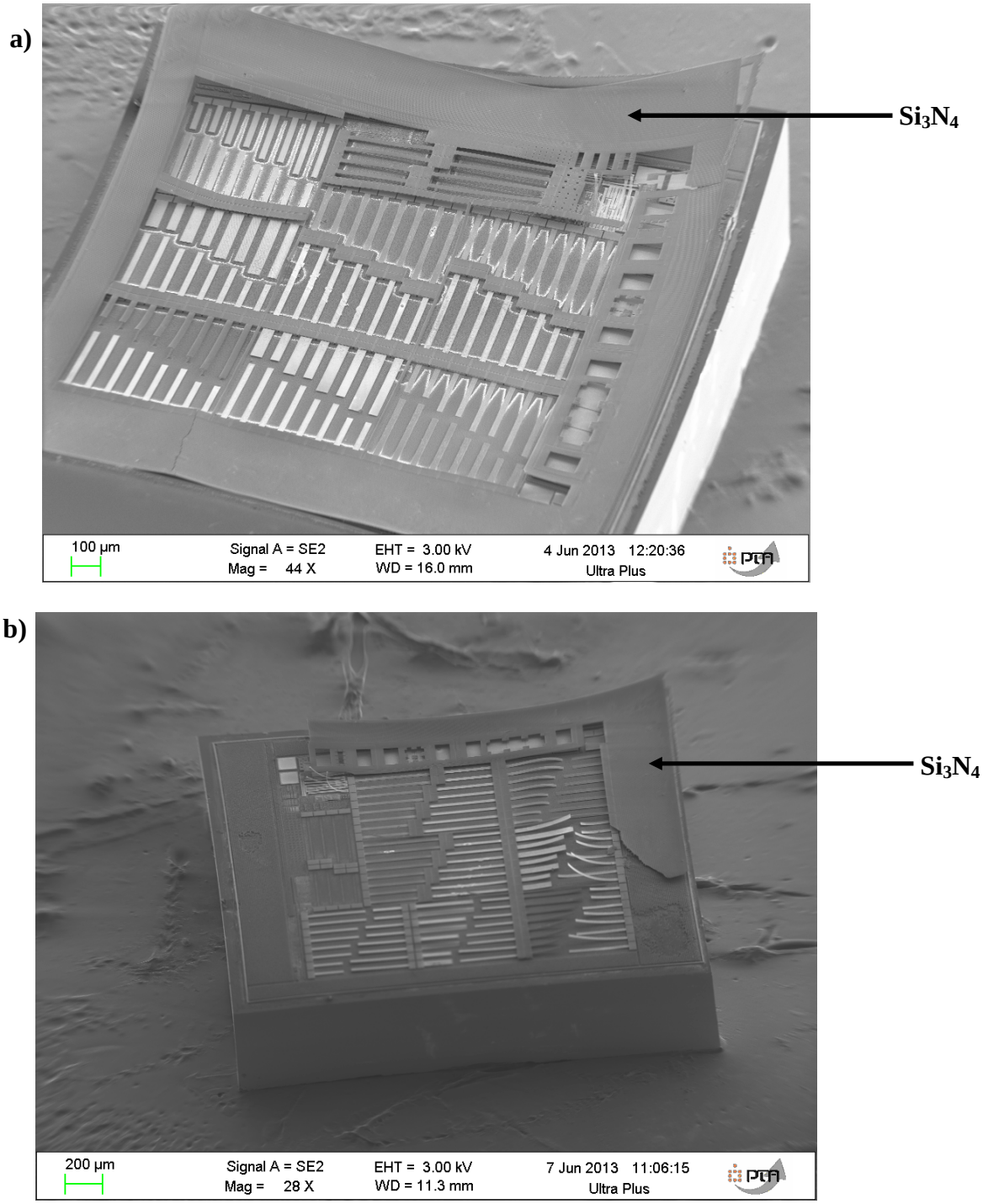


Figure 3.21. Image MEB montrant la couche de nitrure de silicium libérée à certains endroits (a) et endommagés (b).

Ces différents aspects du nitrure de silicium vérifient ainsi les observations faites dans [4].

Conclusion

La gravure du dioxyde de silicium par le HF vapeur à l'aide de l'appareil Monarch 3 Primaxx nous a permis de libérer les microstructures de test. Les différentes observations faites pendant et après la gravure nous permettent dans un premier temps d'estimer la vitesse de gravure par le HF vapeur. En effet, en se référant aux épaisseurs données par le fondeur AMS, la distance de la couche métallique M4 au substrat Si est d'environ **6112 nm**, or cette épaisseur d'oxyde se retrouve entre les microstructures M4 et le substrat et a été gravée en **40**

minutes, soit une vitesse de gravure estimée à **153 nm/min**. D'autre part, malgré la présence de résidus d'aluminium et de titane qui "polluent" la puce, les couches métalliques ne semblent pas être attaquées par le HF vapeur, ce qui montre donc une bonne sélectivité envers l'aluminium. Néanmoins, ces résidus peuvent s'avérer problématique pour des applications de capteurs capacitifs, car il y aurait alors un risque de court-circuit. Les problèmes liés à la couche de passivation (détachement, endommagement) peuvent aussi être critiques pour certaines applications, si les microstructures ont besoin d'être protégées.

Afin, de proposer une alternative à la gravure au HF vapeur, nous décidons de tester la gravure humide du dioxyde de silicium.

II.2.c. Gravure humide du dioxyde de silicium

La gravure du SiO_2 avec le Silox Vapox III est basée sur les travaux de Chi-Liang Dai [6,8-12]. Dans ces travaux, il propose d'utiliser les différentes couches métalliques d'une technologie CMOS (TSMC 0.35 µm à quatre niveaux de métal), très similaire à la technologie CMOS 0.35 µm d'AMS, pour construire des microstructures. Les couches d'oxyde intermétalliques (SiO_2) seront les couches sacrificielles qui, une fois gravées, permettront de libérer les microstructures (Figure 3.22).

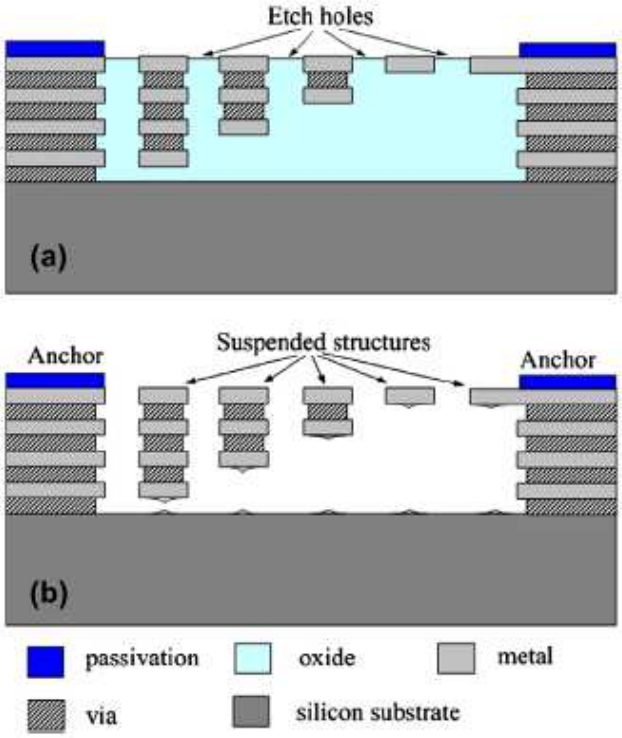


Figure 3.22. Procédé post-CMOS par micro-usinage en surface dans [6] : avant (a) et après gravure (b) des couches de dioxyde de silicium du procédé CMOS.

La Figure 3.22-a représente une vue en coupe schématique de la puce, contenant les microstructures métalliques, après que le procédé CMOS soit terminé. La couche de passivation, en haut de la puce, a été en partie ouverte dans les zones où sont présentes les microstructures. Cette étape est généralement effectuée par le fondeur à la fin du procédé CMOS. Des trous de gravure dans les microstructures permettront la gravure des couches de dioxyde de silicium. Afin de libérer les microstructures, une étape supplémentaire après le procédé CMOS (post-CMOS) est nécessaire. Cette étape consiste en une gravure humide du dioxyde de silicium et ne requiert aucun masque de gravure puisque ce sont les microstructures elles-mêmes qui servent de masque. La solution de gravure utilisée dans [6,8-12] est le Silox Vapox III, constitué de fluorure d'ammonium (NH_4F), d'acide acétique

(CH_3COOH), d'un inhibiteur de corrosion d'aluminium, d'un tensioactif et d'eau distillée. Comme le montre la Figure 3.22-b, la solution de Silox Vapox III grave, à température ambiante, le dioxyde de silicium et libère les microstructures. Finalement, la puce est immergée dans de l'isopropanol puis passée au four à 120°C pendant 40 minutes afin d'éviter les phénomènes de collage des microstructures. Ce procédé permet d'obtenir des microstructures composées d'une couche métallique ou de plusieurs couches métalliques liées par des vias (Figure 3.23).

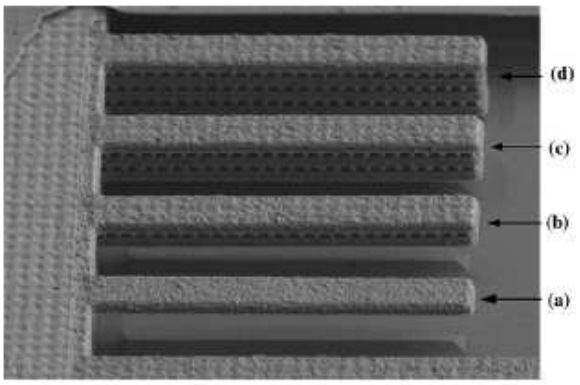


Figure 3.23. Image MEB de poutres constituées : (a) d'une couche métallique, (b) de deux couches métalliques et d'une couche de vias, (c) de trois couches métalliques et de deux couches de vias, (d) de quatre couches métalliques et de trois couches de vias [6].

Toujours dans [6], des poutres de différentes longueurs (25, 50, 75 et 100 µm) constituées d'un ou plusieurs niveaux de métal ont été réalisées (Figure 3.24). Les poutres de 100 µm montrent une déformation initiale causée par les contraintes résiduelles. Cette déformation est plus importante pour la poutre à une seule couche métallique. La technologie CMOS utilisée dans [6] étant similaire à la technologie 0.35 µm AMS, il est donc possible d'avoir des contraintes résiduelles dans nos microstructures.

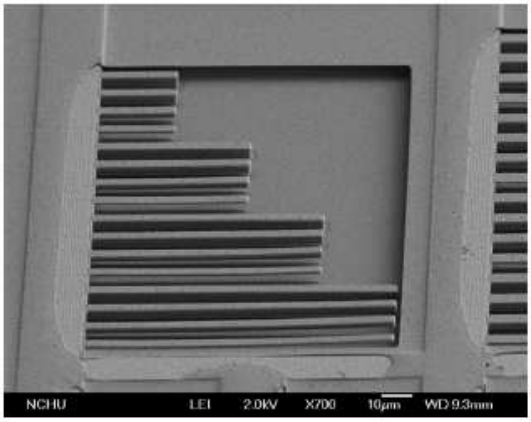


Figure 3.24. Poutres de différentes longueurs composées d'une ou plusieurs couches métalliques [6]. Les poutres les plus longues (100 µm) possèdent une déformation initiale causée par les contraintes résiduelles.

La vitesse de gravure du Silox Vapox III a également été étudiée dans [6]. Les auteurs déduisent une vitesse de gravure pour le dioxyde de silicium de 960 Å/min, de 29 Å/min pour l'aluminium et 10 Å/min pour le nitrure de silicium (passivation). Ces différentes vitesses de gravure conduisent à la sélectivité (rapport entre deux vitesses de gravure de deux matériaux différents) entre le dioxyde de silicium et l'aluminium, qui est de 36:1, et entre le dioxyde de silicium et le nitrure de silicium calculée à 96:1. De plus le Silox Vapox III est comparé à une solution de gravure d'oxyde gravant tamponné (*BOE, « Buffered Oxide Etchant »*) souvent utilisée pour la gravure de dioxyde de silicium et qui possède aussi une bonne sélectivité

contre l'aluminium. Cette comparaison consiste à graver des morceaux d'aluminium avec les deux solutions de gravure pendant 50 minutes. Ce petit test montre que la surface du morceau d'aluminium trempé dans le Silox Vapox III est plus lisse que celle dans le cas du BOE (Figure 3.25). Les auteurs concluent donc que le Silox Vapox III protège mieux les microstructures d'aluminium que le BOE, tout en possédant une vitesse de gravure raisonnable envers le dioxyde de silicium.

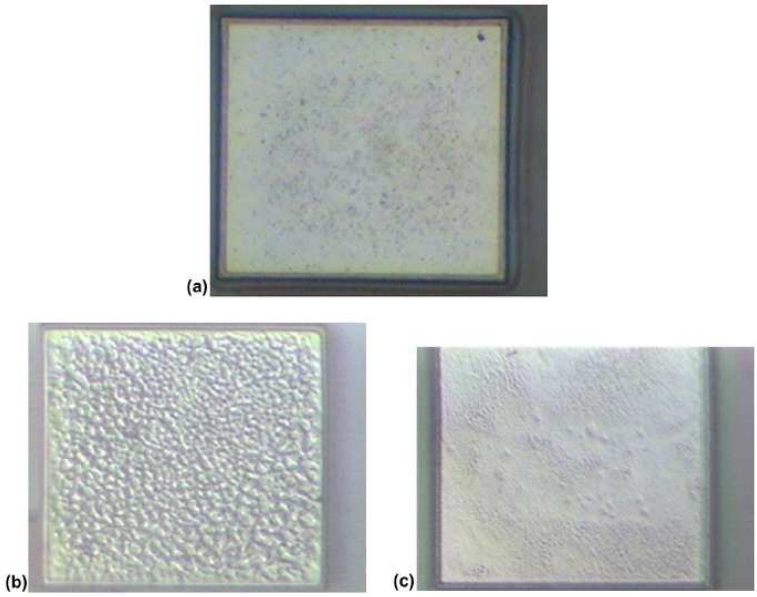


Figure 3.25. Comparaison entre Silox Vapox III et BOE pour la gravure d'aluminium [6]. Morceau d'aluminium : (a) avant le test, (b) trempé dans le BOE pendant 50 minutes, (c) trempé dans le Silox Vapox III pendant 50 minutes.

Enfin, plusieurs types de microstructures ont été fabriqués grâce à ce procédé CMOS-MEMS post-CMOS par plusieurs équipes : des commutateurs capacitifs RF [8,9], des résonateurs [10], des filtres électromécaniques [11] et des capacités variables électromécaniques [12] (Figure 3.26).

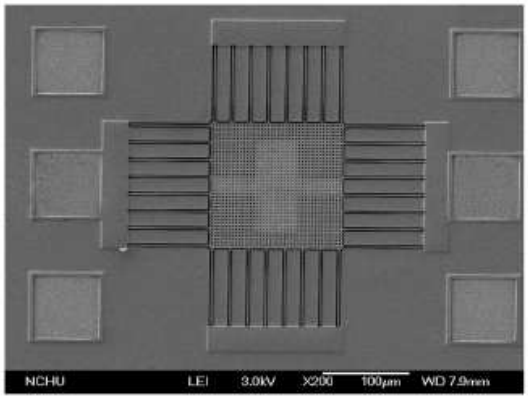


Figure 3.26. Capacité variable électromécanique fabriquée à partir du procédé CMOS-MEMS post-CMOS décrit précédemment [11].

Au vu de ces travaux, ce procédé CMOS-MEMS post-CMOS permettant de libérer des microstructures métalliques par la gravure humide du dioxyde de silicium est bien adapté à notre cas d'étude. En effet, les technologies CMOS utilisées dans ces travaux et dans notre cas sont très similaires : une couche de passivation, quatre couches métalliques, trois couches de vias constituées respectivement des mêmes matériaux ainsi que plusieurs couches de dioxyde de silicium. De plus, l'utilisation du Silox Vapox III semble appropriée pour libérer

nos microstructures puisqu'il grave le dioxyde de silicium à une vitesse raisonnable tout en possédant une bonne sélectivité envers l'aluminium. Nous avons donc décidé d'utiliser cette solution de gravure pour libérer nos microstructures.

Réalisation de la gravure humide

Des puces identiques à celles des paragraphes précédents sont utilisées pour réaliser cette gravure. La gravure se déroule en salle blanche du CIME Nanotech de Grenoble dans la partie appartenant au laboratoire IMEP (Grenoble).
Le déroulement de la gravure avec le Silox Vapox III est décrit par la Figure 3.27. Dans un premier temps, la puce fabriquée par le fondeur AMS, constituée des microstructures de test, est plongée dans un bécher contenant une quantité suffisante de Silox Vapox III pendant **une heure** (Figure 3.27-a). L'échantillon est ensuite nettoyé à l'eau pendant une dizaine de minutes afin d'éliminer toute trace de HF (Figure 3.27-b). Un second nettoyage consiste à immerger l'échantillon dans l'isopropanol (IPA) pendant vingt à trente minutes (Figure 3.27-c). Pour terminer, l'échantillon est placé dans un sécheur CO_2 supercritique (Figure 3.28) afin d'éviter tout phénomène de collage des microstructures (Figure 3.27-d).

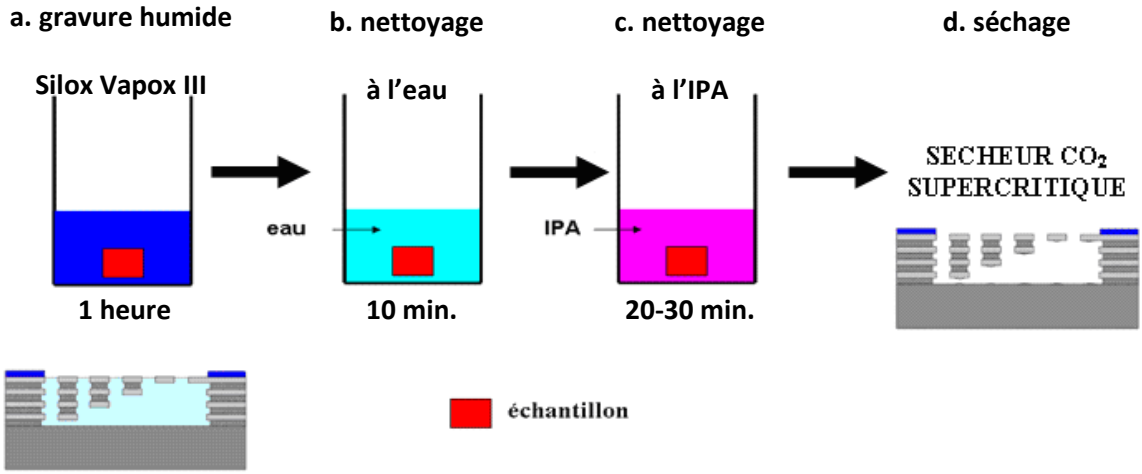


Figure 3.27. Gravure humide au Silox Vapox III.

Figure 3.28. Sécheur MEMS CO_2 super critique Automegasandri 815B de la société Tousimis.

Résultats

Au bout d'une heure de gravure, les microstructures sont observées au MEB. On constate alors que les poutres ne sont pas libérées (Figure 3.29). En effet, si nous observons les poutres de plus près, il reste de l'oxyde sous celles-ci (Figure 3.30), malgré que l'oxyde autour des poutres a bien été gravé. Cette observation est plutôt cohérente, puisque l'épaisseur d'oxyde entre la couche métallique et le substrat est estimée à environ 6 µm, tandis que la largeur de la poutre est de 20 µm, la gravure humide au Silox Vapox III étant isotrope, il est donc normal que nous observions encore de l'oxyde dessous les poutres.

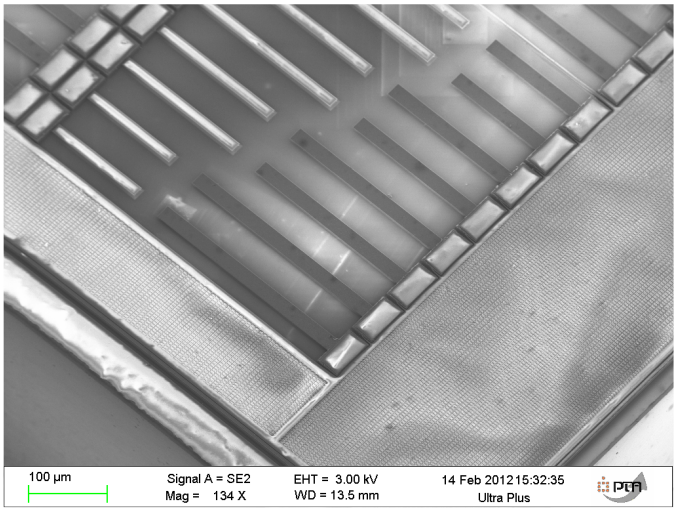


Figure 3.29. Image MEB des poutres M3 (en haut, claires) et M4 (en bas, foncées). Les poutres ne sont pas libérées.

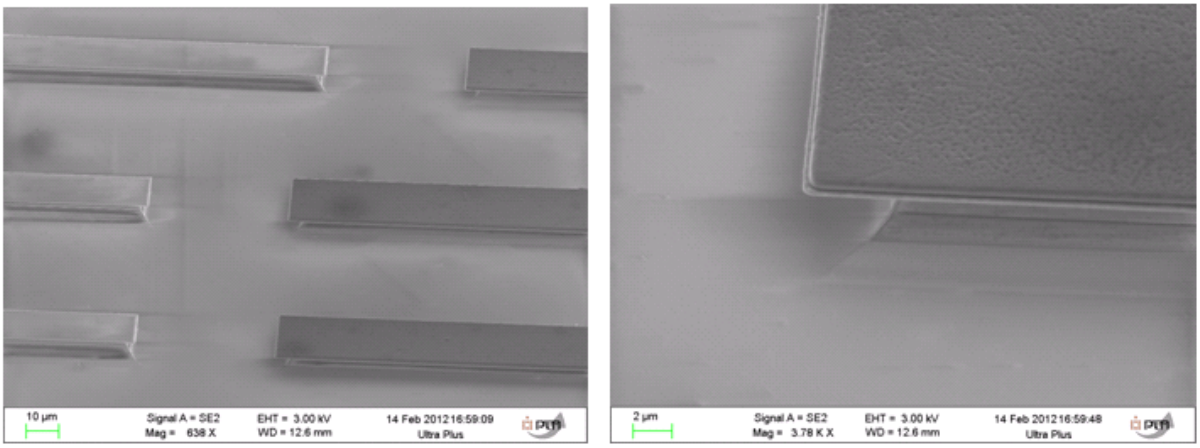


Figure 3.30. Image MEB des poutres M3 et M4 (à gauche) et poutre M4 (à droite). Nous voyons nettement de l'oxyde sous les poutres.

Pour les ponts (Figure 3.31), il est plus difficile d'apercevoir l'oxyde restant (Figure 3.32). Mais il reste sûrement de l'oxyde sous les ponts, puisque ceux-ci possèdent la même largeur que les poutres.

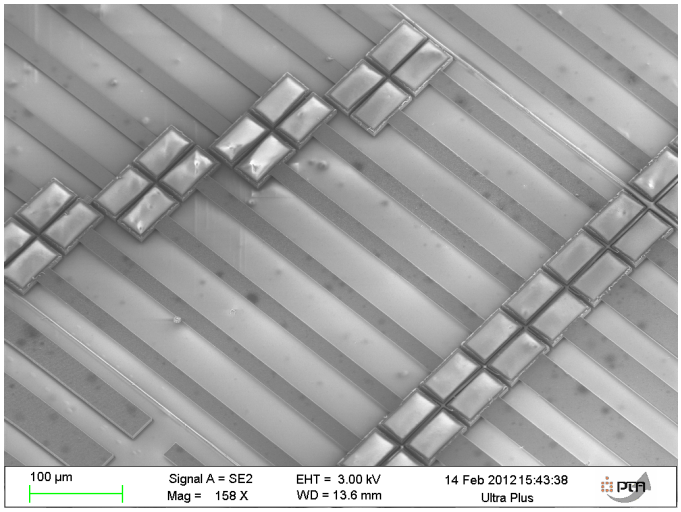


Figure 3.31. Image MEB de ponts M4.

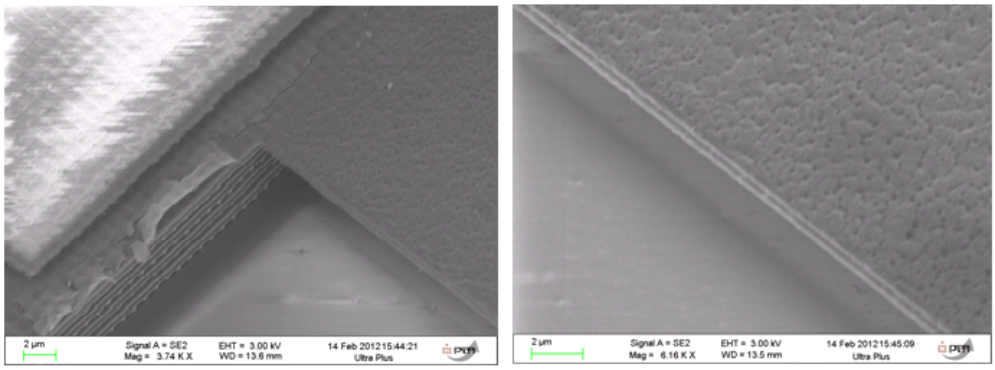


Figure 3.32. Image MEB d'un pont M4. Il est difficile d'apercevoir de l'oxyde sous les ponts.

Comme le montrent ces différentes images, les microstructures de test ne sont pas libérées au bout d'une heure, il faudrait donc continuer la gravure afin de les libérer.
Cependant, il existe sur ces échantillons de test, des petites structures métalliques, jouant le rôle de témoin. Grâce à eux, nous pouvons estimer la vitesse de gravure. En effet, ces petites structures (petits carrés ou rectangles) sont dispersées en trois zones. Dans chaque zone, les petites structures sont constituées de couches métalliques différentes : une de M4, une de M3 et une autre de M2, chacune liée à la couche métallique M1 par l'intermédiaire de vias. La Figure 3.33 montre ces témoins après une heure de gravure.

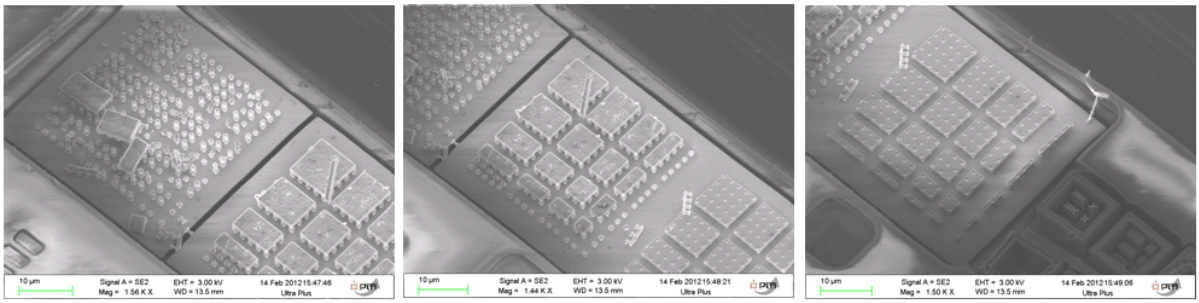


Figure 3.33. Image MEB des témoins au bout d'une heure de gravure. A gauche témoin M4-M1, au milieu témoin M3-M1, a droite témoins M2-M1.

Si on s'intéresse de plus près à la zone de témoins M4-M1, on s'aperçoit que l'oxyde entre les petites structures, composées de M4, et la couche métallique M1 a été complètement gravé au bout d'une heure. Mais pour être plus précis, une série de gravure sur un autre échantillon est

réalisée. En répétant la gravure, décrite par la Figure 3.27, toutes les 10 minutes (sauf la première gravure qui a duré 5 minutes et en éliminant aussi à chaque gravure l'étape de séchage), nous avons pu prendre des photos au microscope optique de ces témoins M4-M1, afin de suivre l'évolution de la gravure (Figure 3.34).

Figure 3.34. Image au microscope optique des témoins M4-M1. A gauche : 5 minutes de gravure, au milieu 25 minutes de gravure, à droite 45 minutes de gravure.

Les témoins M4-M1 montrent que la totalité de l'oxyde est gravé entre M4 et M1 au bout de 45 minutes. L'épaisseur entre les couches métalliques M4 et M1 étant estimée à 4280 nm, nous pouvons alors calculer la vitesse de gravure du dioxyde de silicium par le Silox Vapox III :

$$v_{SiloxVapox} = \frac{4280}{45} \approx 95 nm/\min$$

La vitesse de gravure est donc très proche de celle déterminée dans [6] (96 nm/min).

II.3. Conclusion

Après avoir étudié plusieurs techniques de gravure du dioxyde de silicium différentes, deux d'entre elles ont été expérimentées sur des microstructures de tests : gravure sèche par HF vapeur et gravure humide par le Silox Vapox III. Chacune de ces gravures humide ou sèche possède ses inconvénients et ses avantages. Bien que la gravure HF vapeur soit plus rapide que la gravure au Silox Vapox III, le HF vapeur laisse de nombreux résidus sur la puce tandis que le Silox Vapox III grave plus proprement. De plus, le Silox Vapox III semble beaucoup moins agressif que le HF vapeur envers le nitrure de silicium. Cependant, quand on observe la surface de l'aluminium dans les images précédentes pour les deux gravures, le HF vapeur semble moins attaquer l'aluminium que le Silox Vapox III. La gravure HF vapeur a aussi l'avantage de ne comporter aucune phase de nettoyage et de séchage.
Un autre point, non scientifique mais important, est que la gravure HF vapeur reste beaucoup plus accessible que la gravure avec le Silox Vapox III. En effet, la gravure humide utilisant du HF n'est pas autorisé au CIME pour les non-permanents, quant au laboratoire IMEP, il autorise les doctorants à manipuler le HF mais assistés d'une autre personne du laboratoire. Il a donc fallu trouver les créneaux horaires adéquats avec certains membres de l'IMEP pour réaliser les gravures au Silox Vapox III. Ce problème n'existe pas avec le HF vapeur, le procédé de gravure étant entièrement automatisé et très sécurisé, le doctorant peut réaliser ces gravures seul. Le Tableau 3.4 résume les différents avantages et inconvénients de chaque gravure.

Gravure	Vitesse de gravure	Avantages	Inconvénients
Gravure humide (Silox Vapox III)	95 nm/min	• plus propre; • plus sélective envers le nitrure de silicium;	• moins accessible; • moins rapide; • moins sélective envers l'aluminium.
Gravure sèche (HF vapeur)	153 nm/min	• plus rapide; • plus sélective envers l'aluminium; • aucun nettoyage, aucun séchage; • plus accessible.	• résidus; • agressif pour le nitrure de silicium.

Tableau 3.4. Avantages et inconvénients de la gravure avec le Silox Vapox III et avec le HF vapeur.

III. Estimation des propriétés mécaniques

Précédemment, les différentes couches de la technologie CMOS 0.35 µm AMS ont été décrites. Cependant, bien que nous connaissions les différents matériaux constituant cette technologie CMOS, nous ne savons rien sur leurs propriétés mécaniques (module de Young, masse volumique, contraintes,...). En effet, le fondeur AMS ne divulgue pas ce type d'informations pourtant capitales pour la conception des MEMS. Nous proposons donc ici d'estimer ces propriétés mécaniques, spécialement la couche métallique M4, qui sera utilisée comme un élément mobile dans nos applications futures. Nous nous concentrerons spécialement sur l'estimation du module de Young ainsi que des contraintes résiduelles. Pour cela, nous avons utilisé les microstructures de test (ponts et poutres) précédemment libérées grâce à la gravure du dioxyde de silicium.

III.1 Observations préliminaires

D'un point de vue général, avant d'entrer dans les détails, La Figure 3.35 montre les microstructures de test après leur libération. Cette image MEB montre clairement que les poutres, quelle que soit la couche métallique dont elles sont composées, se sont déformées. Les courbures des poutres démontrent que nous sommes en présence de contraintes résiduelles et particulièrement d'un gradient de contraintes dans l'épaisseur des couches métalliques.

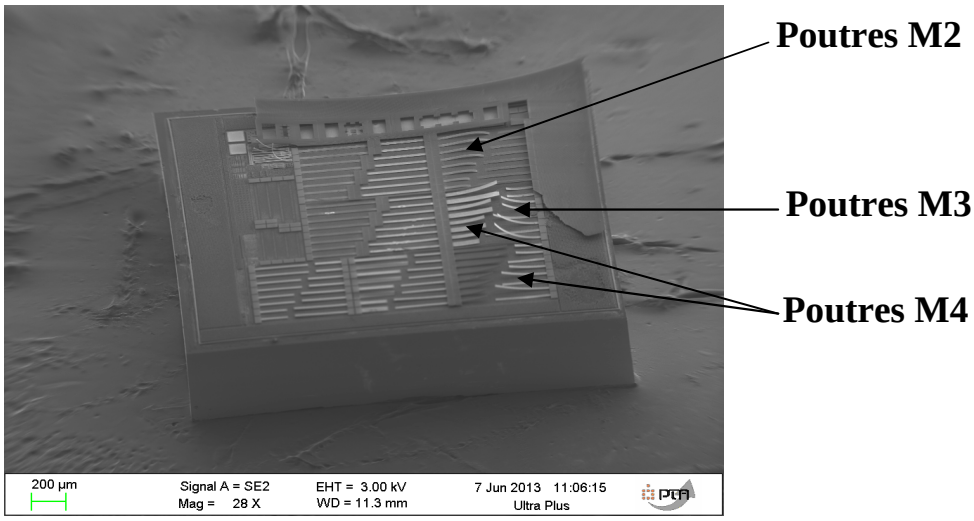


Figure 3.35. Microstructures libérées après la gravure du dioxyde de silicium

En effet, pour les poutres fabriquées par les couches métalliques M3 ou M4, les extrémités libres des poutres pointent vers le haut (Figure 3.36). En ce qui concerne les poutres M2, l'extrémité libre retombe vers le substrat (Figure 3.37). Ces différences entre les déformations des poutres s'expliquent par la couche supérieure de nitrure de titane (TiN) déposée sur la couche d'aluminium. Effectivement, nous rappelons que chaque couche métallique de la technologie CMOS 0.35 µm d'AMS est en faite un empilement de couches constituées d'une couche d'aluminium/cuivre pris en sandwich par deux couches de TiN. Cependant, lors de l'ouverture de passivation par le fondeur AMS, la couche supérieure de TiN de M4 est éliminée, mais la couche supérieure de TiN de M2 subsiste. Tandis que pour M3, les observations ont montré que dans certains cas la couche de TiN supérieure était éliminée lors de l'ouverture de passivation et dans d'autre cas non. Dans les cas où la couche de TiN supérieure de M3 subsiste malgré l'ouverture de passivation, il apparait que la déformation des poutres M3 est similaire à celle des poutres M2 (Figure 3.38).

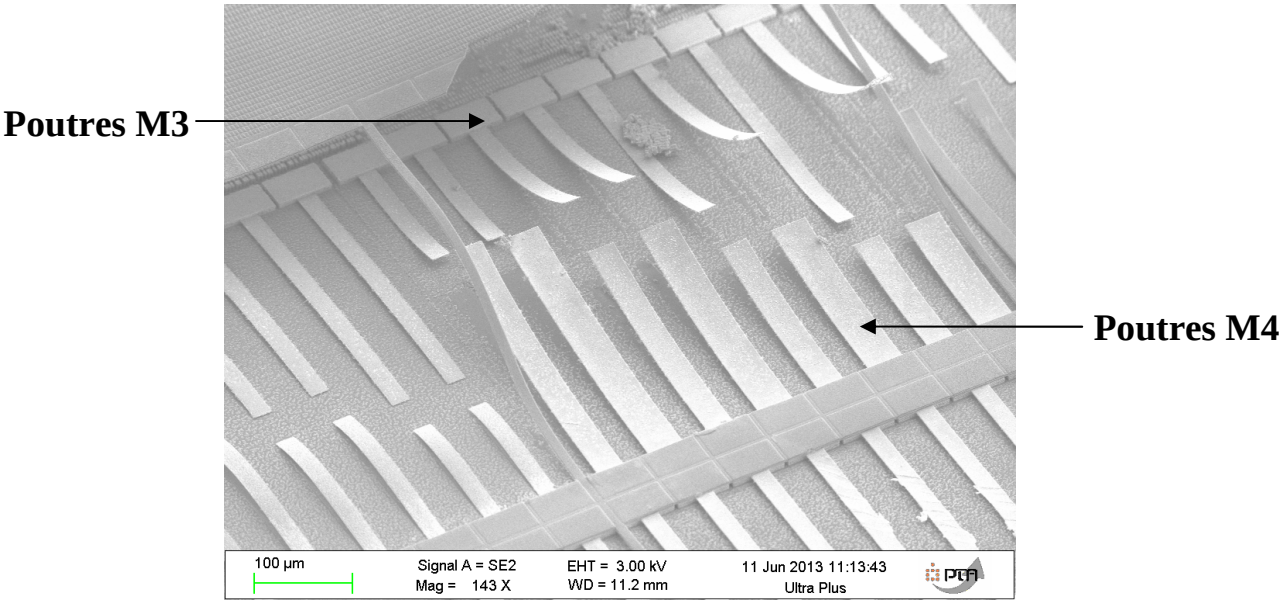


Figure 3.36. Observation de la déformation des poutres M3 et M4.

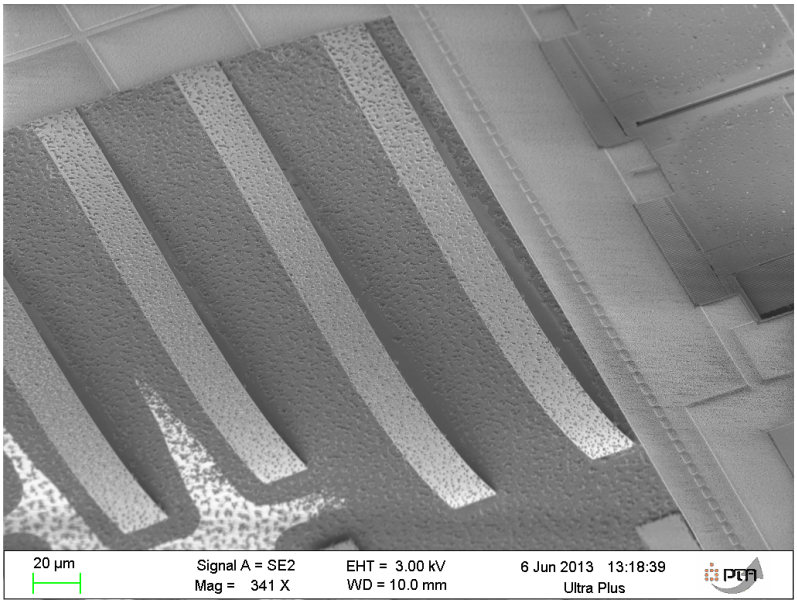


Figure 3.37. Observation de la déformation des poutres M2.

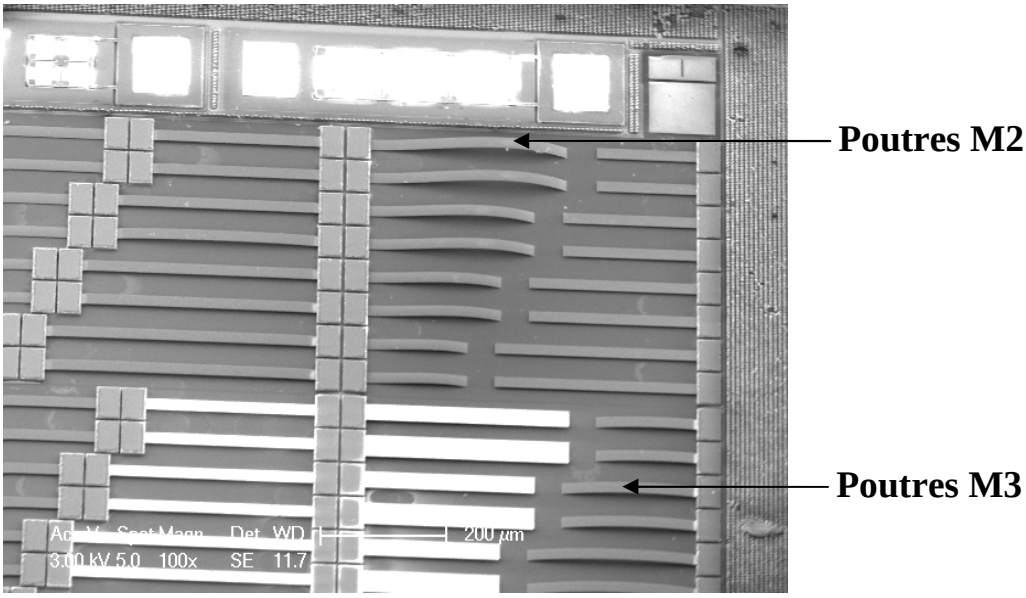
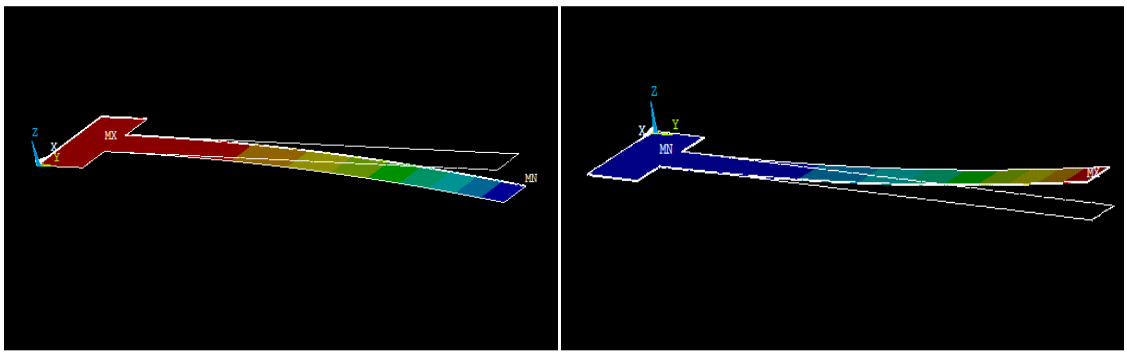


Figure 3.38. Observation de la déformation des poutres M2 et M3.

Pour expliquer ces déformations observées, on peut se baser sur les simulations réalisées à partir de la méthode des éléments finis (*Finite Element Method*, *FEM*). On modélise sur ANSYS les poutres M3 dans les deux cas : les poutres M3 sans la couche de TiN supérieure (poutres à deux couches TiN + AlCu) et les poutres M3 avec la couche TiN supérieure (poutres à trois couches TiN + AlCu +TiN). Par simplification, les propriétés mécaniques utilisées dans les simulations sont celles de l'aluminium pour AlCu et celles du titane pour TiN (cf. Tableau 3.7). L'élément *solid186* est utilisé pour modéliser les poutres M3. Les nœuds des éléments *solid186* sont fixés au niveau de l'ancrage et ont donc un déplacement nul dans les trois directions de l'espace. Plusieurs simulations sont réalisées pour modéliser les différents cas de figure selon que les contraintes soient en tension, en compression ou nulles dans les différentes couches constituant les poutres M3.

(a)



(b)

Figure 3.39. Déformations vers le bas (a) ou vers le haut (b) pour les poutres M3 selon les contraintes dans les couches de TiN et de AlCu.

La Figure 3.39 a et b montre les déformations obtenues dans le cas d'une poutre M3 à deux ou trois couches. Le Tableau 3.5 résume les résultats de simulation. Selon les observations réalisées au MEB et les simulations des poutres M3 à deux couches (déformations vers le haut), on peut dire que la couche de AlCu est en tension ($\sigma_{AlCu} > 0$) ou sans contrainte ($\sigma_{AlCu} = 0$) tandis que la couche de TiN peut être soit en tension ($\sigma_{TiN} > 0$) soit en compression ($\sigma_{TiN} < 0$) soit sans contrainte ($\sigma_{TiN} = 0$). Tenant compte de ces simulations, et à partir des observations faites au MEB et des simulations sur les poutres M3 à trois couches (déformations vers le bas), on peut dire que la couche de AlCu est en tension

($\sigma_{AlCu} > 0$) tandis que la couche de TiN est soit en tension ($\sigma_{TiN} > 0$) soit en compression ($\sigma_{TiN} < 0$). Cependant, étant donné les techniques utilisées pour déposer cette couche de TiN, il est fort possible que la couche de TiN soit en tension ($\sigma_{TiN} > 0$).

	Déformations vers le bas	**Déformations vers le haut**
Poutres M3 deux couches (TiN + AlCu)	• $\sigma_{AlCu} < 0$, $\sigma_{TiN} < 0$ • $\sigma_{AlCu} < 0$, $\sigma_{TiN} > 0$ • $\sigma_{AlCu} = 0$, $\sigma_{TiN} > 0$ • $\sigma_{AlCu} < 0$, $\sigma_{TiN} = 0$	• $\sigma_{AlCu} > 0$, $\sigma_{TiN} > 0$ • $\sigma_{AlCu} > 0$, $\sigma_{TiN} < 0$ • $\sigma_{AlCu} = 0$, $\sigma_{TiN} < 0$ • $\sigma_{AlCu} > 0$, $\sigma_{TiN} = 0$
Poutres M3 à trois couches (TiN + AlCu + TiN)	• $\sigma_{AlCu} > 0$, $\sigma_{TiN} > 0$ • $\sigma_{AlCu} > 0$, $\sigma_{TiN} < 0$	• $\sigma_{AlCu} = 0$, $\sigma_{TiN} < 0$

Tableau 3.5. *Résultats de simulations pour les poutres M3 à deux ou trois couches selon les contraintes dans les différentes couches de TiN (σ_{TiN}) et de AlCu (σ_{AlCu}).*

III.2. Techniques de caractérisation

La caractérisation mécanique des matériaux utilisés dans les micro-technologies est un travail important, puisque les propriétés mécaniques, telles que le module de Young et les contraintes résiduelles, sont des paramètres essentiels dans l'étude et la conception de microsystèmes. C'est dans ce contexte que de nombreuses techniques on été mises au point pour déterminer le module de Young et les contraintes résiduelles d'un matériau. Parmi ces techniques, on retrouve :

- la mesure des fréquences de résonance de poutres et de ponts [16-18],
- une technique de mesure directe des contraintes en tension [19],
- la mesure de la capacité en fonction de la tension de polarisation pour des ponts (plus communément appelée mesure C(V)) [20],
- la mesure de déformation et du déplacement de poutres lorsqu'une force connue est appliquée à la poutre [18,21],
- mesure de la déformation des membranes présentant des contraintes en tension lorsqu'une pression connue est appliquée à la membrane [19,22,23],
- les méthodes de mesures de la tension de collage (*pull-in voltage*) de certaines structures "électrostatiques", telle que des plaques, des ponts ou des poutres [24-28],
- la mesure des déplacements de microstructures rotatives [29],
- la mesure de la courbure du substrat [30],
- la mesure du flambage des ponts [31,32].

Dans notre cas, ayant en notre possession des ponts et des poutres, nous allons utiliser les techniques de mesure de la fréquence de résonance ainsi que la mesure de la déformation des poutres. Les mesures seront faites sur des ponts et des poutres constitués de la couche métallique M4 de la technologie CMOS 0.35 µm d'AMS. Mais avant de commencer les mesures, un petit rappel sur la théorie des poutres s'imposent.

III.2.a. Théorie des poutres

Afin de déterminer le module de Young et les contraintes de la couche métallique M4 à partir des microstructures en notre possession, il est préférable au préalable d'étudier l'approche analytique donnée par la théorie des poutres. Pour cela, nous allons considérer une

poutre dans le cadre de la théorie d'Euler-Bernoulli. Contrairement, à la théorie des poutres de Timoshenko, celle d'Euler-Bernoulli néglige l'influence des cisaillements et s'applique donc dans le cadre de petites déformations et pour des poutres dont la section (largeur x épaisseur) reste petite devant la longueur de la poutre.

Fréquences de résonance d'une poutre encastrée-libre

D'une façon générale, dans le cadre de la théorie d'Euler-Bernoulli, l'équation différentielle décrivant la déformation d'une poutre monocouche de longueur *L*, d'épaisseur *t* et de largeur *w* est la suivante :

$$EI\frac{\partial^4 y(x,t)}{\partial x^4} + \rho A\frac{\partial^2 y(x,t)}{\partial t^2} = 0 \qquad 3.1$$

Avec *E* le module de Young, $I = \frac{wt^3}{12}$ le moment d'inertie, ρ la masse volumique du matériau, *A* la section de la poutre, et *y(x,t)* le déplacement de la poutre en fonction du temps et en tout point *x* situé sur la longueur de la poutre (Figure 3.40).

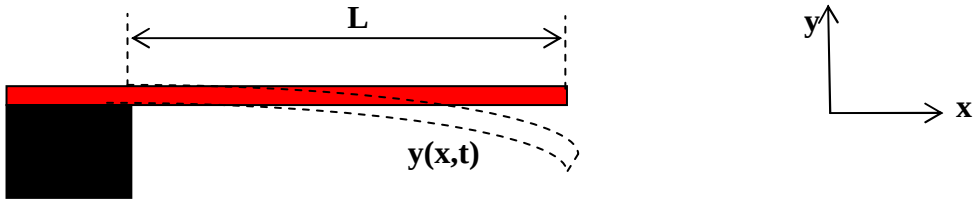


Figure 3.40. Poutre de longueur L.

L'équation 3.1 peut être résolue analytiquement pour déterminer et calculer respectivement les différents modes et les fréquences de résonances de la poutre. Ainsi, pour une poutre de longueur L, on a :

$$f_n = \frac{\alpha_n^2}{2\pi L^2}\sqrt{\frac{EI}{\rho A}} \qquad 3.2$$

Où f_n est la fréquence de résonance du mode n et α est la solution de l'équation :

$$1 + \cos(\alpha_n)\cosh(\alpha_n) = 0 \qquad 3.3$$

L'équation 3.3 peut être résolue numériquement pour α_n. Pour les quatre premiers modes, on a α_1 = 1.875, α_2 = 4.694, α_3 = 7.855 et α_4 = 10.996. Grâce à l'équation 3.2, il devient alors possible de déterminer le module de Young en mesurant la fréquence de résonance de la poutre et en connaissant sa géométrie (longueur, épaisseur) et la masse volumique du matériau.

Gradients de contrainte d'une poutre encastrée-libre

En prenant les hypothèses prises de [13,14], les contraintes résiduelles peuvent se décomposer en deux composantes, σ_0 représentent les contraintes moyennes et σ_1 représente le gradient de contraintes :

$$\sigma(z) = \sigma_0 + \sigma_1\left(\frac{z}{t/2}\right) \qquad 3.4$$

Après la libération de la poutre, il n'y a plus de contrainte dans la poutre, mais la poutre est déformée [14]. Nous pouvons calculer le rayon de courbure, r_c, causée par la déformation de la poutre grâce à la relation suivante [14] :

$$\frac{1}{r_c} = \frac{M}{EI} = \frac{\partial^2 y(x)}{\partial x^2} \quad 3.5$$

Avec M le moment interne défini tel que [14] :

$$M = \int_{-t/2}^{t/2} wz\sigma(z)dz = \frac{wt^2}{6}\sigma_1 \quad 3.6$$

En remplaçant 3.6 dans 3.5, on obtient :

$$\frac{1}{r_c} = \frac{2\sigma_1}{Et} = \frac{\partial^2 y(x)}{\partial x^2} \quad 3.7$$

Avec *y(x)*, le déplacement de la poutre en tout point *x* (le long de la poutre). En intégrant l'équation 3.7, on obtient :

$$y(x) = \frac{\sigma_1}{Et}x^2 \quad 3.8$$

En sachant que le déplacement maximal, y_{max}, est à l'extrémité libre de la poutre ($x=L$), on peut écrire

$$y(L) = y_{max} = \frac{\sigma_1}{Et}L^2 \; soit \; \sigma_1 = \frac{Et}{L^2}y_{max} \quad 3.9$$

De cette façon en mesurant le déplacement maximal à l'extrémité de la poutre après sa libération, on peut déterminer le gradient de contrainte dans la poutre.

Fréquences de résonance d'un pont

Dans le cas d'un pont, contrairement à une poutre, les contraintes résiduelles ne sont pas libérées. Les contraintes sont alors prises en compte dans l'équation 3.1 en ajoutant le terme correspondant aux contraintes :

$$EI\frac{\partial^4 y(x,t)}{\partial x^4} - \sigma A\frac{\partial^2 y(x,t)}{\partial x^2} + \rho A\frac{\partial^2 y(x,t)}{\partial t^2} = 0 \quad 3.10$$

En résolvant l'équation 3.10 dans le domaine fréquentiel, on obtient la relation donnant les fréquences de résonnances de différents modes pour un pont de longueur *L*, d'épaisseur *t* et de largeur *w* [13] :

$$f_n^2 = \frac{\beta_n^4 EI}{4\pi^2 \rho A L^4}\left(1 + \frac{\sigma A L^2}{\gamma_n EI}\right) \quad 3.11$$

Avec $\beta_1 = 3.768$, $\beta_2 = 8.912$ et $\gamma_1 = 38.56$, $\gamma_2 = 125.36$ pour les deux premiers modes. Ainsi en connaissant la géométrie du pont (longueur, épaisseur), la masse volumique et le module de Young du matériau, et en mesurant par exemple la fréquence de résonance du premier mode, on peut déterminer les contraintes résiduelles grâce à la relation 3.11 issue de 3.10 [13] :

$$\sigma = \frac{\gamma_1}{\beta_1^4}\rho L^2 4\pi^2 f_1^2 - \gamma_1\frac{EI}{AL^2} \quad 3.12$$

Une deuxième méthode, similaire à la précédente, permet de déterminer les contraintes résiduelles [33]. En effet, en mesurant deux fréquences de résonance de ponts de deux longueurs différentes, il est possible de calculer les contraintes résiduelles, ainsi que le module de Young. La relation 3.13 donne les contraintes en fonction des deux fréquences de résonance mesurée [33] :

$$\sigma = \frac{48\rho\pi^2}{\varepsilon_1\alpha_1^4}\left[\frac{f_B^2 L_B^4 - f_A^4 L_A^4}{L_B^2 - L_A^2}\right] \quad 3.13$$

Où f_A et f_B sont les fréquences de résonances du premier mode, respectivement, d'un pont A de longueur L_A et d'un pont B de longueur L_B. ε_1 et α_1 sont des constantes égales respectivement à 0,295 et 4,73 [33]. Cette méthode a pour avantage de ne pas nécessiter la connaissance du module de Young, et, par un même raisonnement, pourrait aussi conduire à une expression du module de Young en fonction des deux fréquences de résonance mesurées.

Enfin, une troisième méthode éventuelle pourrait consister à réaliser tout une série de simulations sur des ponts avec des valeurs de contraintes différentes. Les fréquences de résonances obtenues par FEM pourraient alors être comparées aux fréquences de résonance mesurées. Ainsi, la correspondance entre la fréquence de résonance mesurée et la fréquence de résonance obtenue par simulation donnerait les contraintes résiduelles du matériau constituant les ponts.

III.2.b. Simulations

Dans les paragraphes précédents, nous avons vu qu'il était possible de déterminer le module de Young d'un matériau en mesurant la fréquence de résonance d'une poutre et de déterminer les contraintes résiduelles par la mesure de la fréquence de résonance d'un pont. Afin de vérifier ces techniques, nous proposons de les étudier grâce à la simulation par éléments finis.

L'objectif principal étant de déterminer le module de Young et les contraintes résiduelles de la couche métallique M4, nous nous concentrerons sur les ponts et des poutres, constitués par la couche métallique M4, libérées dans le chapitre précédent. Le Tableau 3.6 donne les paramètres géométriques de ces différentes microstructures.

	Longueur (µm)	**Largeur (µm)**	**Epaisseur (nm)**
Poutres	300	20	895
	250		
	200		
	150		
	300	40	
	250		
	200		
	150		
Ponts	400	20	895
	350		
	300		
	250		

Tableau 3.6. Paramètres géométriques des ponts et des poutres M4 libérées dans le chapitre précédent.

Cependant le développement précédent basé sur la théorie des poutres d'Euler-Bernoulli a été réalisé dans le cadre de structures à une couche. Or, comme on l'a dit précédemment la couche métallique M4 est en réalité constituée de deux couches : TiN/AlCu. Il est certes plus rigoureux de déterminer les propriétés mécaniques de chaque couche constituant M4 pour observer le comportement mécanique de la couche M4. Cependant pour un concepteur de MEMS travaillant avec cette technologie CMOS, il concevra ses MEMS avec la couche métallique M4 (ou d'autres), mais il sera très rare qu'il décide de travailler qu'avec une seule couche de M4 (AlCu ou TiN). En effet, s'il veut concevoir ses MEMS avec une seule couche de M4, il devra, lors de la fabrication de ses microstructures, graver l'AlCu ou le TiN de M4

pour se retrouver avec l'unique couche souhaitée. C'est pour cela que nous avons décidé de déterminer les propriétés mécaniques équivalentes de la couche M4 dans son ensemble plutôt que les propriétés mécaniques de chaque couche de M4. De plus, bien qu'il existe des techniques similaires pour déterminer les propriétés mécaniques de chaque couche de ponts ou de poutres bicouches, le développement est plus complexe. Les premières simulations consisteront donc à montrer qu'une poutre bicouche peut être ramenée à une poutre monocouche avec des propriétés mécaniques équivalentes.
Pour les simulations, nous avons considéré, dans un premier temps, les propriétés mécaniques de l'aluminium et du titane trouvées dans la littérature et résumées dans le Tableau 3.7. Pour l'épaisseur de chaque couche, nous avons pris celles données par le fondeur AMS : t_{TiN} = 100 nm pour le TiN et t_{AlCu} = 795 nm pour l'AlCu.

	Module de Young	**Masse volumique**	**Coefficient de Poisson**
Aluminium (AlCu)	77 GPa	2700 kg/m^3	0,33
Titane (TiN)	436 GPa	5430 kg/m^3	0,34

Tableau 3.7. Principales propriétés mécaniques de l'aluminium et du titane.

Simulations des poutres : fréquence de résonance

Nous nous concentrons, dans un premier temps, sur les simulations de poutres bicouches. Le logiciel ANSYS est utilisé pour réaliser les simulations par la méthode des éléments finis (FEM). L'élément *solid186* modélise les deux couches de la poutre (Figure 3.41). Les propriétés mécaniques des matériaux sont décrites dans le Tableau 3.7. Les nœuds des différents éléments constituant l'ancrage de la poutre (Figure 3.41) sont fixés et ont un déplacement nul dans les trois directions de l'espace. Tout d'abord, une analyse modale est conduite pour déterminer la fréquence de résonance du premier mode sur des poutres de longueurs différentes. Les résultats sont exposés dans le Tableau 3.8 dans le cas d'une poutre de 20 µm de largeur.

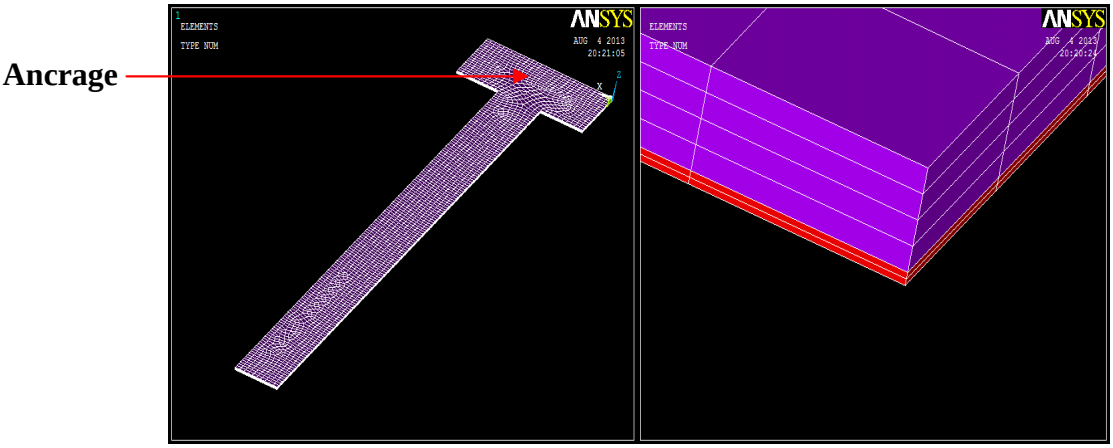


Figure 3.41. Modélisation d'une poutre à deux couches sous ANSYS avec l'élément solid186.

Ensuite, connaissant la fréquence de résonance, la relation 3.2 nous permet de déterminer un module de Young **équivalent** pour chaque longueur de poutre (Tableau 3.8). Pour ce faire, on considère les poutres bicouches simulées comme des poutres monocouches pour les calculs avec les propriétés suivantes :

$$I = \frac{w(t_{TiN} + t_{AlCu})}{12} \qquad 3.14$$

$$A = w(t_{TiN} + t_{AlCu}) \qquad 3.15$$

$$\rho = \frac{\rho_{TiN} t_{TiN} + \rho_{AlCu} t_{AlCu}}{t_{TiN} + t_{AlCu}} = 3005\ kg/m^3 \qquad 3.16$$

Ces propriétés équivalentes sont utilisées pour calculer le module de Young avec la relation 3.17 :

$$E = \frac{\rho A L^4}{I \alpha_1^4} (2\pi f_{1FEM})^2 \qquad 3.17$$

Où f_{1FEM} est la fréquence de résonance du premier mode de la poutre donnée par la simulation. Grâce aux simulations réalisées pour différentes longueurs de poutres, on en déduit un module de Young équivalent moyen : ***E=162 GPa***. Une nouvelle vague de simulation d'analyse modale est réalisée pour des poutres à une couche avec les propriétés 3.14 à 3.16 et le module de Young fraichement déterminé. Le Tableau 3.8 montre les fréquences de résonance du premier mode pour chaque poutre monocouche, et la comparaison entre les fréquences des poutres à deux et à une couche. L'erreur est inférieure à 3%, ce qui est tout à fait acceptable. Enfin, on calcule les fréquences de résonance du premier mode avec la relation 3.2 en utilisant les propriétés 3.14 à 3.16 et le module de Young équivalent déterminé par les simulations. Ces fréquences sont alors comparées aux fréquences obtenues par FEM dans le cas de poutres monocouches. L'erreur est inférieure à 7% (entre 6,22 et 1,08%), ce qui est aussi acceptable. Ces différentes simulations nous ont montrés que l'on peut considérer une poutre bicouche comme une poutre à une couche à condition d'utiliser des propriétés mécaniques équivalentes. Elles ont aussi montrées que l'erreur entre fréquences de résonance calculées et simulées pour une poutre à une couche est acceptable, la relation 3.17 peut donc être utilisée pour déterminer le module de Young équivalent à partir des fréquences de résonance mesurées dans le cas réel.

Longueur poutres (µm)	**Fréquence f_1 (Hz) par FEM (poutres 2 couches)**	**Module de Young (GPa) équivalent (relation 4.14)**	**Fréquence f_1 (Hz) par FEM (poutres 1 couches)**	**Erreurs (%) entre fréquences FEM (2 et 1 couches)**	**Fréquence f_1 (Hz) calculée (relation 4.2)**	**Erreur (%) entre fréquences FEM et calculée (1 couche)**
100	102362	150	99919	2,38	106142	-6,22
150	46504	157	45347	2,48	47174	-4,02
200	26433	160	25762	2,53	26535	-3
250	17030	162	16592	2,57	16982	-2,35
300	11879	164	11572	2,58	11793	-1,9
350	8754	165	8526	2,60	8664	-1,62
400	6717	166	6541	2,62	6633	-1,42
450	5315	166	5177	2,59	5241	-1,24
500	4314	167	4200	2,64	4245	-1,08
Moyenne		**162**				

Tableau 3.8. Résultats de simulation pour des poutres à une et deux couches.

Simulations des poutres : gradient de contraintes

Pour estimer le gradient de contraintes, nous avons utilisé le logiciel de simulation CoventorWare. Pour les simulations, nous avons utilisé une poutre monocouche de longueur 200 µm, de largeur 20 µm et d'épaisseur 895 nm (Figure 3.42). Les propriétés mécaniques ainsi que les conditions aux limites sont les mêmes que dans le paragraphe précédent. Le module de Young équivalent utilisé est celui déterminé précédemment dans le cas d'une poutre monocouche (162 GPa).

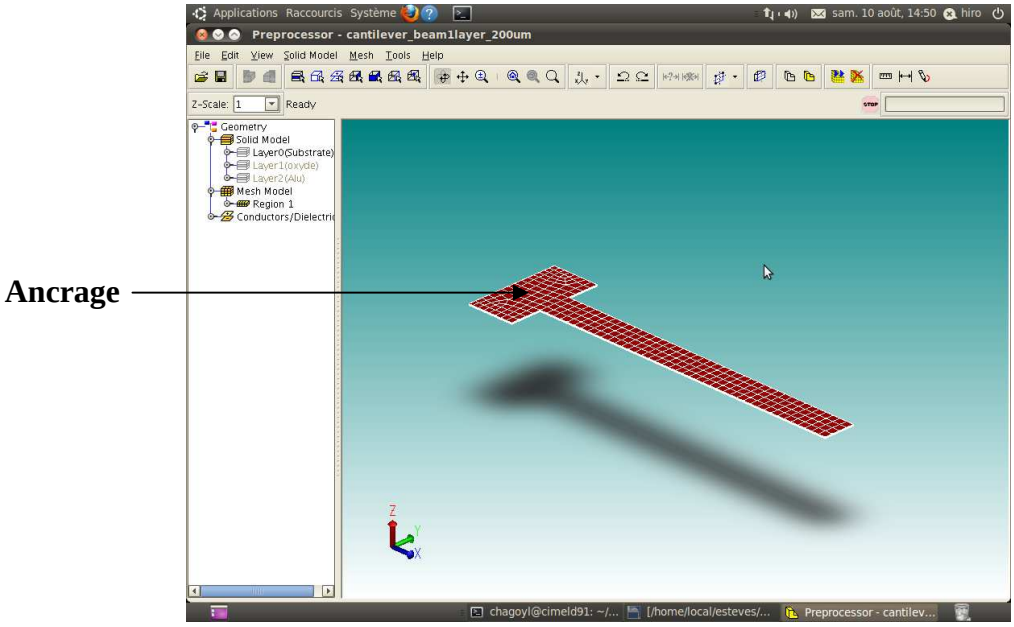


Figure 3.42. Poutre à une couche sur Coventorware.

Nous avons utilisé la relation 3.9 pour évaluer le gradient de contrainte en apportant quelques petites modifications. En effet la relation 3.9 peut-être réécrite :

$$y_{max} = \frac{\sigma_1 L^2}{\tilde{E} t} = \frac{\Gamma_1 L^2}{\tilde{E}} \qquad 3.18$$

Avec Γ_1 le gradient de contraintes en Pa/m et $\tilde{E} = E/(1-\nu)$, où ν est le coefficient de Poisson, est le module de Young modifié tenant compte des effets de Poisson transverse [14]. Dans un premier temps, le déplacement maximal à l'extrémité libre de la poutre est déterminé par CoventorWare pour plusieurs valeurs de gradient de contraintes. Puis la relation 3.18 est utilisée pour calculer le déplacement maximal afin de le comparer aux valeurs obtenues par simulation. Le Tableau 3.9 résume les résultats obtenus.

Γ_1 (MPa/µm)	y_{max} Coventor (µm)	y_{max} calculé (µm)	Erreur (%)
0.5	0.0613	0.0827	-34.91
1	0.1226	0.1654	-34.91
2	0.2452	0.3309	-34.95
4	0.4904	0.6617	-34.93
6	0.7356	0.9926	-34.94
8	0.9808	1.3235	-34.94
10	1.2261	1.6543	-34.92
15	1.8391	2.4815	-34.93

Tableau 3.9. Comparaison du déplacement maximal entre simulation et calcul.

L'erreur entre simulation et calcul est assez importante. La relation 3.9 (ou 3.18), telle quelle, ne peut être utilisée pour évaluer le gradient de contraintes dans la couche M4. Il nous faut donc trouver une nouvelle méthode. C'est ce que nous offrent Rong Hua et Yu Chang-Ling dans leur publication [34]. En effet en utilisant une méthode basée sur une correction de la relation 3.9 par des simulations, le gradient de contraintes peut être déterminé de façon plus précise. Cette méthode consiste à introduire un paramètre *B* telle que :

$$\frac{y_{max}}{t} = f(B)\ avec\ B = \frac{\Gamma_1 L^2}{\tilde{E}t} \quad 3.19$$

En déterminant y_{max} par simulation, on peut évaluer f(B), puis en calculant B, on va pouvoir tracer f(B). f(B) étant proportionnel à B, on pourra alors déterminer le gradient de contraintes Γ_1. Une série de simulation est donc menée sur la même poutre que dans le cas précédent. Grâce aux simulations permettant d'obtenir f(B) et en calculant B (Tableau 3.10), on a :

$$f(B) = 1.2696B \quad 3.20$$

$$D'où\ \frac{y_{max}}{t} = f(B) = 1.2696B = 1.2696\frac{\Gamma_1 L^2}{\tilde{E}t} \quad 3.21$$

D'après la relation 3.21, on peut alors écrire :

$$\Gamma_1 = \frac{y_{max}\tilde{E}}{1.2696L^2} \quad 3.22$$

La relation 3.22 permet de calculer le gradient de contrainte, celui-ci est alors comparé au gradient de contraintes utilisé dans les simulations (Tableau 3.10). On obtient alors une erreur quasi nulle. Cette méthode est donc très adaptée pour déterminer le gradient de contraintes dans la couche M4.

Γ_1 Coventor (MPa/µm)	**y_{max} Coventor (µm)**	**f(B) = y_{max}/t**	**B**	**Γ_1 calculée (MPa/µm) (relation 4.22)**	**Erreur (%)**
0	0	0	0	0	0
0.375	0.0459	0.0513	0.0405	0.3744	0.16
0.750	0.0919	0.1027	0.0809	0.7497	0.04
1.5	0.1839	0.2055	0.1618	1.5002	-0.013
3	0.3678	0.4109	0.3236	3.0004	-0.013
6	0.7356	0.8219	0.6473	6.0009	-0.015
12	1.4713	1.6439	1.2945	12.0026	-0.022
24	2.9423	3.2875	2.5891	24.0027	-0.011
48	5.8827	6.5728	5.1782	47.9899	0.021
56	6.8620	7.6670	6.0412	55.9789	0.038

Tableau 3.10. Résultats de simulation et comparaison de gradient de contraintes.

Simulations des ponts

Pour montrer que l'on peut utiliser les fréquences de résonance des ponts pour calculer les contraintes résiduelles grâce à la relation 3.10, une série de simulations a été réalisée pour un pont monocouche dont les paramètres géométriques et les propriétés mécaniques équivalentes sont exposées dans le Tableau 3.11. Les propriétés mécaniques équivalentes sont celles qui ont été déterminées dans le cas d'une poutre monocouche, notamment le module de Young équivalent. L'élément *solid186* est une nouvelle fois mis à contribution pour modéliser le matériau constituant le pont (Figure 3.43). Les nœuds des différents éléments constituant l'ancrage du pont sont fixés et ont un déplacement nul dans les trois directions de l'espace.

Longueur	**Largeur**	**Epaisseur**	**Module de Young**	**Masse volumique**
300 µm	20 µm	895 nm	162 GPa	3005 kg/m^3

Tableau 3.11. Paramètres géométriques et propriétés mécaniques du pont simulé.

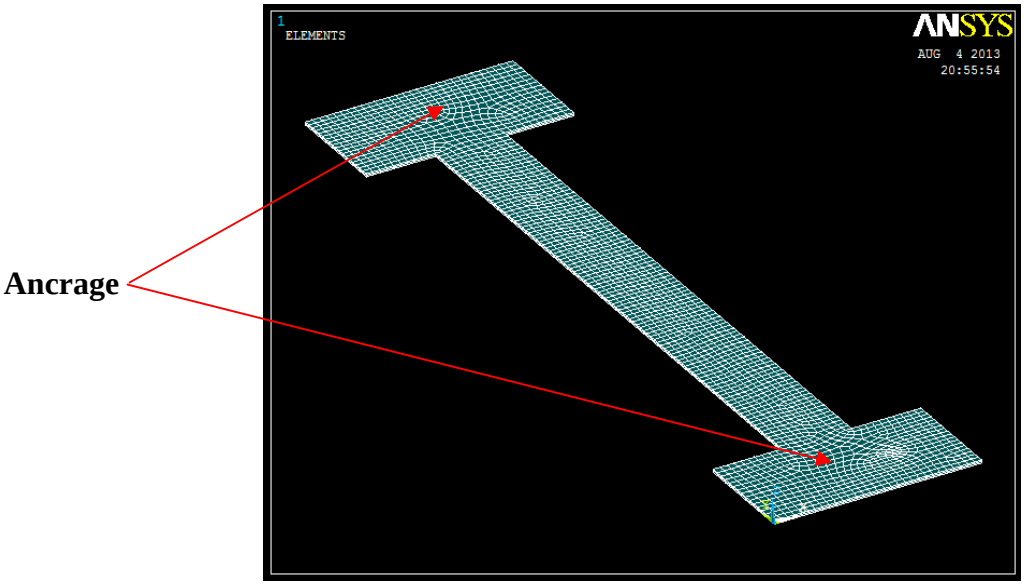


Figure 3.43. Modélisation d'un pont à une couche sous ANSYS avec l'élément solid186.

Le pont est simulé pour des valeurs différentes de contraintes en tension. A partir des fréquences de résonances du premier mode obtenue par FEM, la relation 3.10 est utilisée pour calculer les contraintes résiduelles. Les contraintes calculées sont alors comparées aux contraintes initiales utilisées dans les simulations (Tableau 3.12). L'erreur entre les contraintes calculées et initiales est relativement importante (22%).

Contraintes FEM (MPa)	**Fréquences de résonance (Hz)**	**Contraintes calculées (MPa) (relation 4.10)**	**Erreurs entre contraintes FEM et calculées (%)**
10	126177	8	20
20	161754	16	20
30	190214	24	20
40	214613	32	20
50	236303	39	22
60	256021	47	21,6
70	274221	55	21,4
80	291207	62	22,5
90	307193	70	22,2
100	322336	78	22

Tableau 3.12. Comparaison entre les contraintes utilisées pour les simulations et les contraintes calculées pour un pont de 300 µm de longueur.

L'erreur donnée par la précédente méthode est trop importante pour ne se fier qu'à celle-ci afin de déterminer les contraintes. La deuxième méthode exploitant la relation 3.13 est alors étudiée grâce à ANSYS. Le Tableau 3.13 présente les résultats de simulation. Les fréquences de résonance (1er mode) de ponts de deux longueurs différentes (300 et 200 µm) sont déterminées par simulations. La relation 3.13 est alors utilisée pour calculer les contraintes qui sont comparées aux contraintes initialement prises en compte dans les simulations. Avec cette méthode, l'erreur est moins importante que dans la méthode précédente mais elle reste relativement élevée pour des contraintes plus importantes (à 100 MPa, l'erreur est de 15%).

Longueur ponts (µm)	Contraintes FEM (MPa)	Fréquences FEM (Hz)	Contraintes calculées (MPa) (relation 4.11)	Erreurs (%)
200	10	222697	9,5	4,34
	20	270152	18,35	8,25
	30	309703	26,92	10,27
	40	344276	35,370	11,57
	50	375356	43,37	12,51
	60	403813	52,1	13,22
	70	430210	60,35	13,79
	80	454933	68,86	14,25
	90	478263	76,81	14,64
	100	500409	85,02	14,97
300	10	126177		
	20	161754		
	30	190214		
	40	214613		
	50	236303		
	60	256021		
	70	274221		
	80	291207		
	90	307193		
	100	322336		

Tableau 3.13. Données de simulation et comparaisons entre les contraintes utilisée par la simulation et celles calculées.

D'après les simulations, aucune des méthodes étudiées pour déterminer les contraintes n'est vraiment précise mais peuvent toutefois fournir une estimation des contraintes. Pour être plus précis, il faudra donc comparer les résultats obtenus avec les simulations par éléments finis (3ème méthode).

III.3. Caractérisation des microstructures de test

Afin de mesurer les fréquences de résonance et le profil des microstructures de test, nous avons utilisé un microscope optique interférométrique fabriqué par la compagnie Fogale Nanotech (Figure 3.44), plus communément appelé "Fogale". Le "Fogale" permet des mesures de profil sans contact (statique) et des mesures en vibration (dynamique).

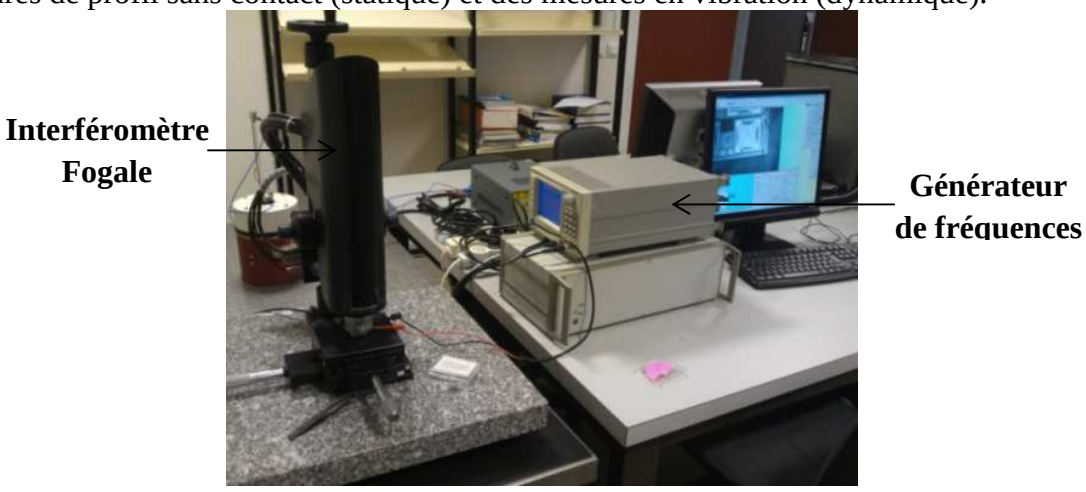


Figure 3.44. Fogale de Nanotech permettant les mesures dynamiques et statiques.

Pour les mesures en vibration, la puce de test est collée sur une pastille piézoélectrique, elle même collée à un PCB (figure 3.45). En appliquant une tension alternative à la pastille piézoélectrique, grâce au générateur de fréquences du Fogale, la pastille va se mettre à vibrer à la fréquence souhaitée. Ainsi, les microstructures de test vont vibrer aussi. Un balayage en fréquence permettra de repérer la ou les fréquences de résonance des structures.

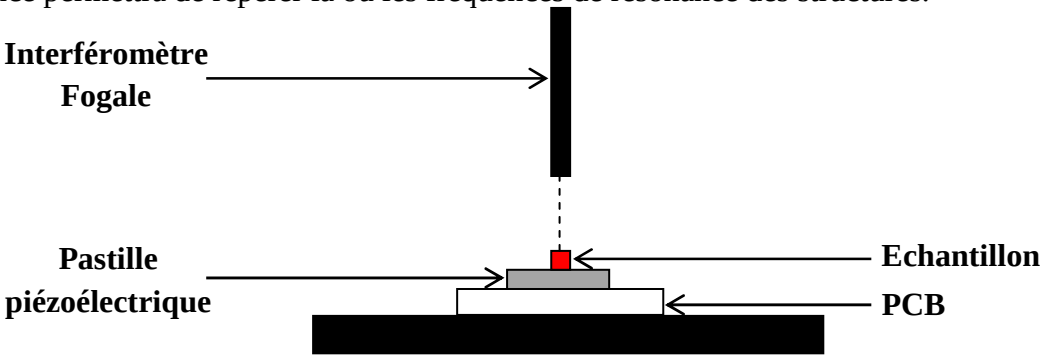


Figure 3.45. Schéma de principe des mesures en vibration

III.3.a. Caractérisation des poutres

Cette partie se concentre sur la caractérisation des poutres de la couche métallique M4. Dans un premier temps, les fréquences de résonance seront mesurées avec le Fogale afin d'estimer le module de Young équivalent de M4. Puis, la déformation des poutres sera mesurée pour en extraire le gradient de contrainte dans M4. Mais tout d'abord, il nous faut mesurer l'épaisseur de la couche métallique M4. Pour ce faire, on utilise deux moyens de mesure optique : le MEB puis le "Fogale".

Le "Fogale" nous permet de mesurer la distance entre le haut de la couche M4 et le haut de la couche M3. Une puce de test comportant des ponts constitués des différentes couches métalliques de la technologie d'AMS est utilisée pour les mesures de profil avec le "Fogale". La Figure 3.46 montre le profil de ces ponts et les Figure 3.47 a et b montrent la distance mesurée voulue. Cette distance est évaluée à 1.746 µm. Le fondeur AMS indique une distance de 1 µm entre le bas de la couche M4 et le haute de la couche M3 (épaisseur d'oxyde entre M4 et M3). On a donc l'épaisseur de la couche M4 évaluée à **746 µm**.

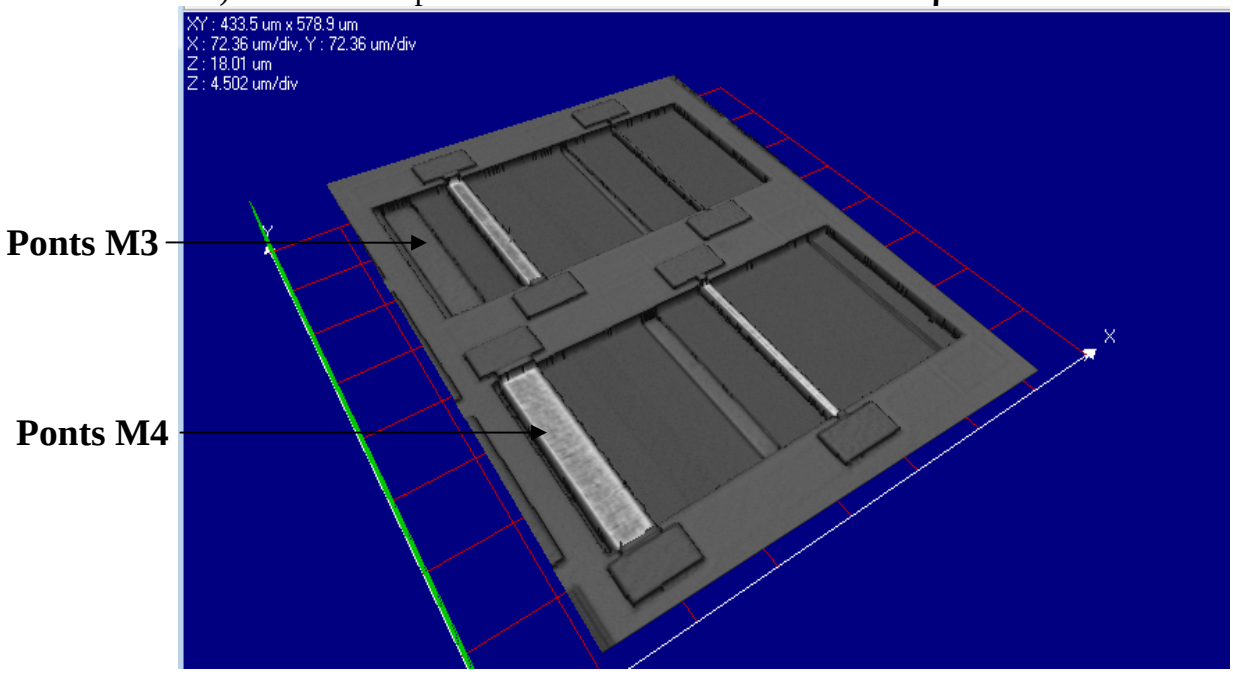
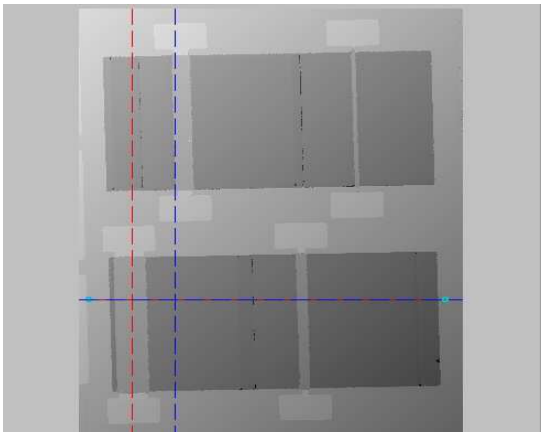
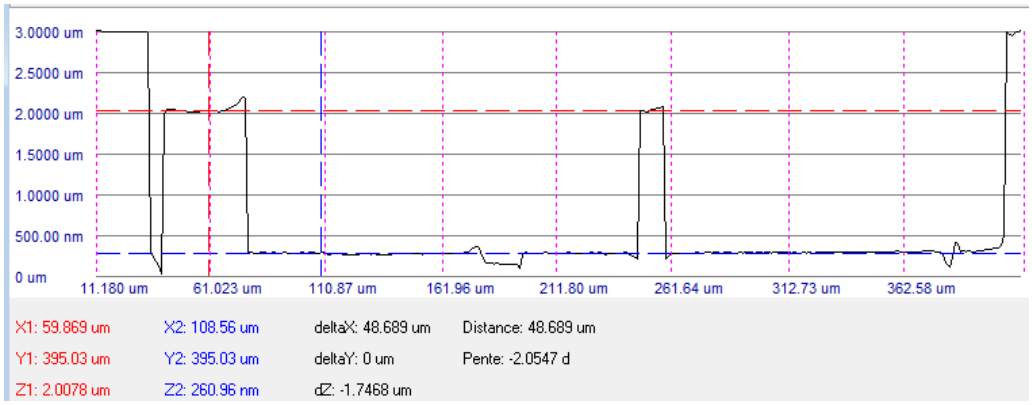


Figure 3.46. Profil des ponts sur la puce de test.



(a)



(b)

Figure 3.47. Mesure de la distance entre le haut de la couche métallique M4 et le niveau de la couche M3 (a et b).

Pour vérifier cette mesure, plusieurs observations de la couche métallique M4 ont été réalisées. Les images MEB Figure 3.48 à Figure 3.50 montrent la couche M4 ainsi que l'épaisseur (plus ou moins grossière) mesurée, qui reste proche de la valeur donnée par le "Fogale". Nous avons donc : $t_{M4} \approx 740\ nm$.

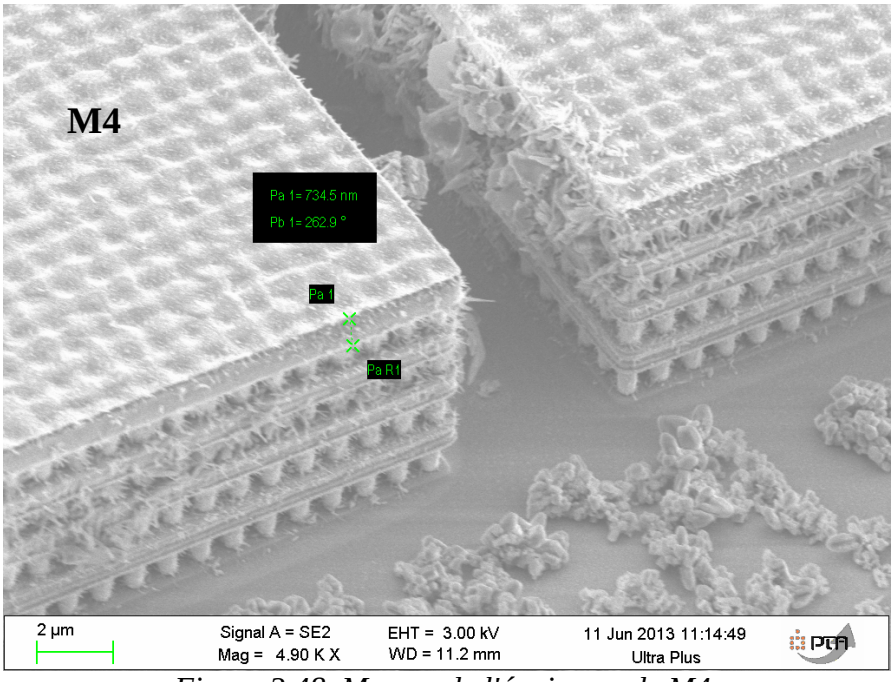


Figure 3.48. Mesure de l'épaisseur de M4.

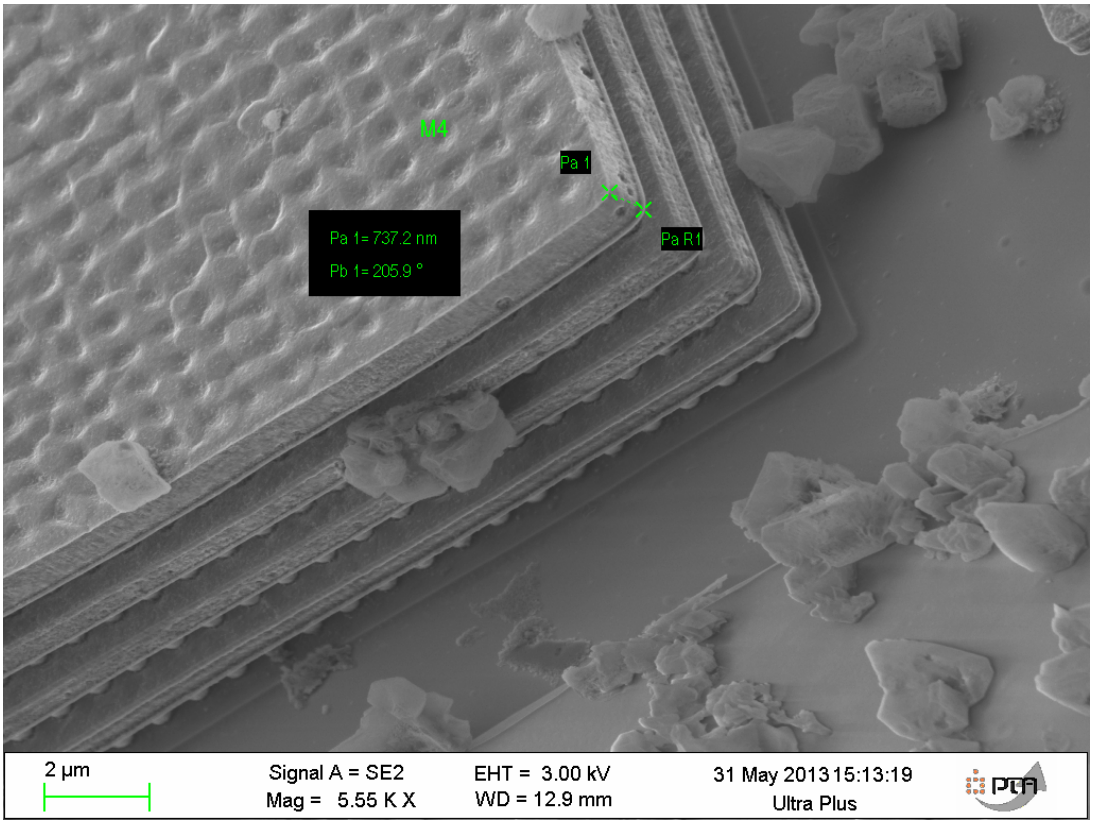


Figure 3.49. Mesure de l'épaisseur de la couche M4.

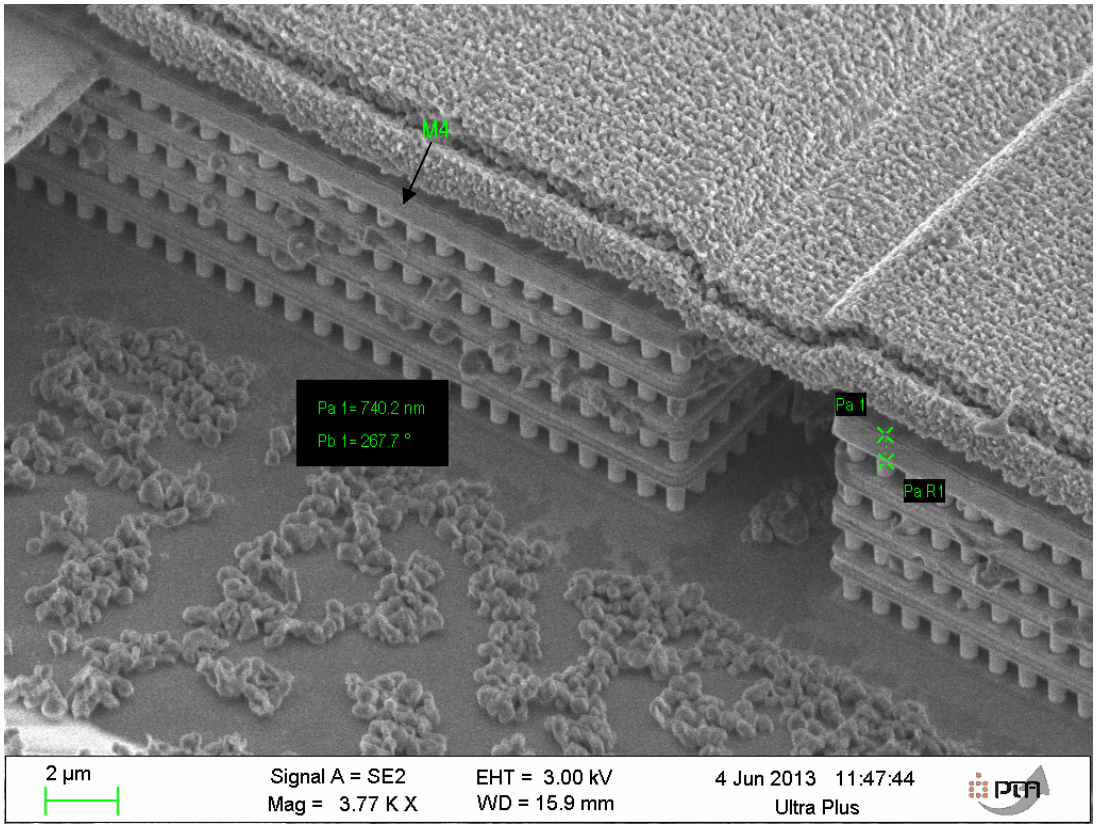


Figure 3.50. Mesure de l'épaisseur de la couche M4.

Mesure de la fréquence de résonance des poutres

Un balayage en fréquence est réalisé pour mesurer la fréquence de résonance des poutres M4. L'épaisseur des poutres, mesurée précédemment, est de **740 nm**, d'une largeur de 20 µm et les longueurs des poutres mesurées sont de 200, 250 et 300 µm. La masse volumique de M4 est la même que celle des simulations, soit ρ_{M4} = **3005 kg/m^3**. Les Figure 3.51 à Figure 3.53 montrent respectivement les déplacements des poutres en fonction de la fréquence.

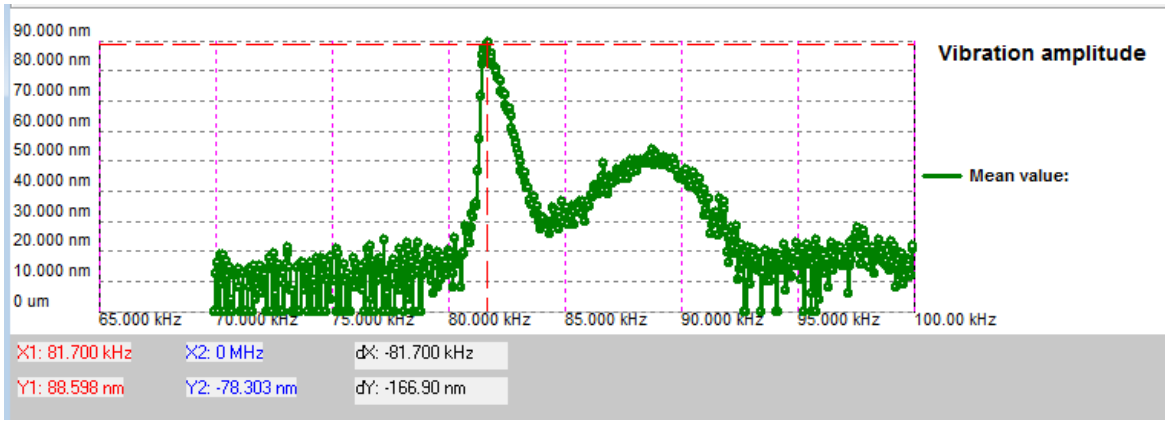


Figure 3.51. Déplacements en fonction de la fréquence de la poutre M4 de longueur 300 µm.

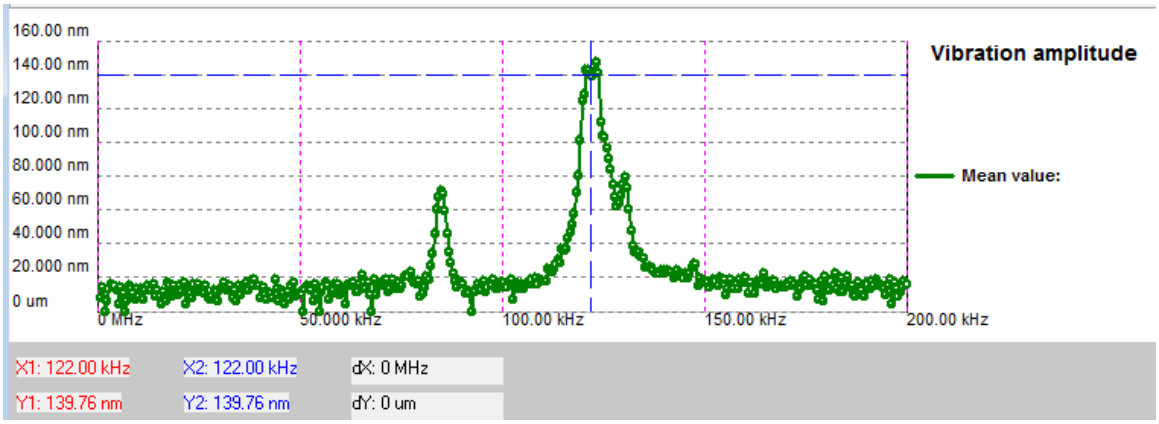


Figure 3.52. Déplacements en fonction de la fréquence de la poutre M4 de longueur 250 µm.

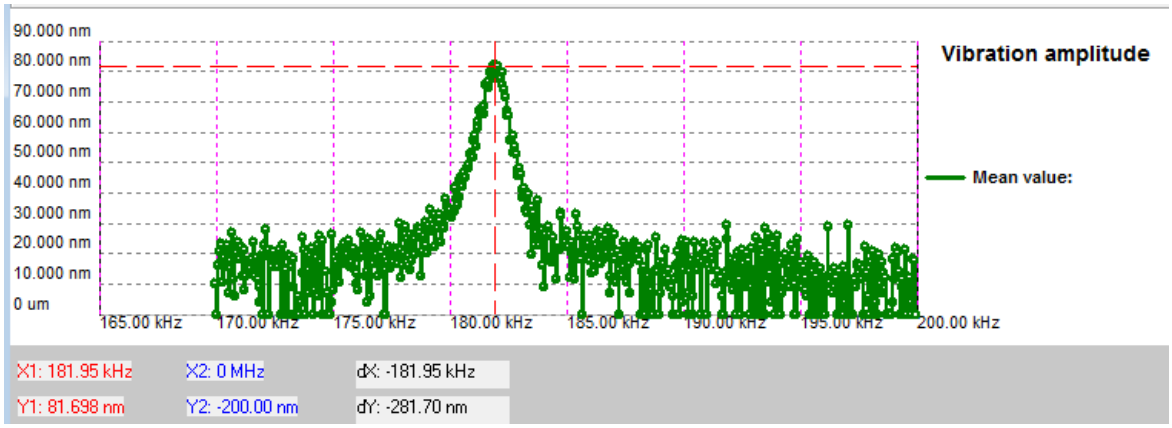


Figure 3.53. Déplacements en fonction de la fréquence de la poutre M4 de longueur 200 µm.

Le Tableau 3.14 montre les fréquences de résonances mesurées pour chaque poutre. Au vu des valeurs relativement élevées des fréquences de résonances, nous pensons que celles-ci sont les fréquences de résonance du mode 2. Grâce à la relation 3.2 (f_2, α_2), le module de

Young est calculé pour chaque longueur de poutres (Tableau 3.14). On en déduit alors un module de Young moyen : E_{M4} = **290 GPa**. Avec ANSYS, de nouvelles simulations sont réalisées, les poutres dont les fréquences sont mesurées sont modélisées en choisissant le module de Young précédemment calculé. Le Tableau 3.14 montre les fréquences obtenues par FEM et les erreurs comparées aux fréquences mesurées.

Longueur (µm)	**Fréquence de résonance mesurée (Hz)**	**Module de Young calculé (MPa) (relation 4.2)**	**Fréquences de résonance FEM (Hz)**	**Erreur fréquences (%)**
300	81700	285	82878	-1.44
250	122000	306	119462	2.08
200	181950	280	186921	-2,73
Moyenne		**290**		

Tableau 3.14. Estimation du module de Young de la couche métallique M4.

Les mesures et les simulations sont plutôt en bon accord (moins de 3% d'erreur). On peut donc estimer le module de Young de la couche métallique M4 ainsi que sa masse volumique :

$$E_{M4} = 290 \pm 10 \text{ GPa} \text{ et } \rho_{M4} = 3005 \text{ kg/m}^3$$

Mesure de la déformation des poutres

Le "Fogale" est une nouvelle fois mis à contribution pour mesurer le profil des poutres afin d'en extraire le gradient de contrainte dans la couche métallique M4. La Figure 3.54 montre une image 3D des poutres mesurées. La déformation de chaque poutre de longueur différente est mesurée. Un exemple est donné, pour une poutre de longueur 250 µm, de largeur 20 µm et d'épaisseur 740 nm, dans les Figure 3.55 a et b. Les données de mesure sont exploitées dans le logiciel Excel afin de déterminer une courbe de tendance décrivant la déformation de la poutre (Figure 3.56). Grâce à cette courbe, on peut alors extrapoler le déplacement à l'extrémité libre de la poutre (y_{max}). La valeur de y_{max} est utilisée pour estimer le gradient de contraintes dans la couche métallique M4. En effet, on applique la méthode du paragraphe II.2.b et on utilise dans les simulations le module de Young précédemment déterminé. Grâce à la courbe de tendance issue des mesures puis des simulations, on détermine alors le gradient de contrainte dans la poutre. Les résultats de simulation sont présentés dans le Tableau 3.15.

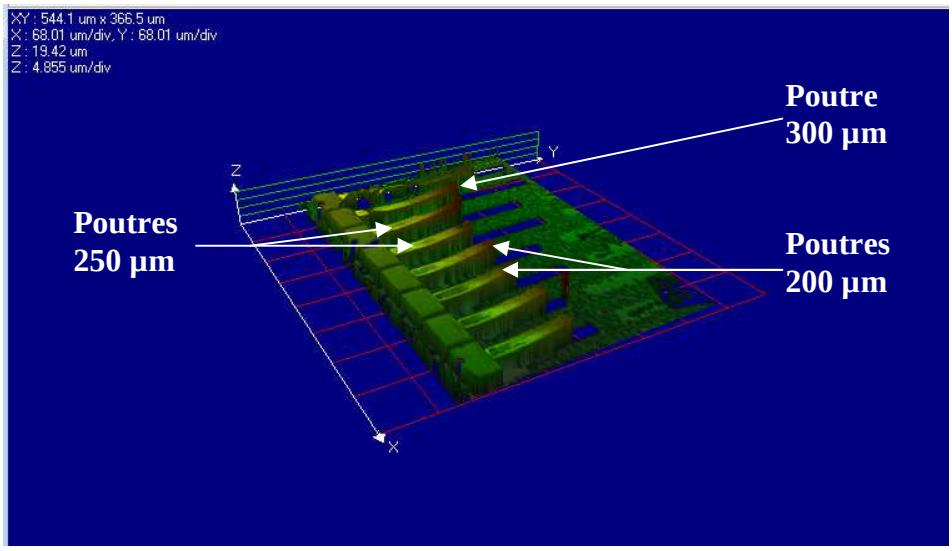


Figure 3.54. Image 3D des poutres mesurées.

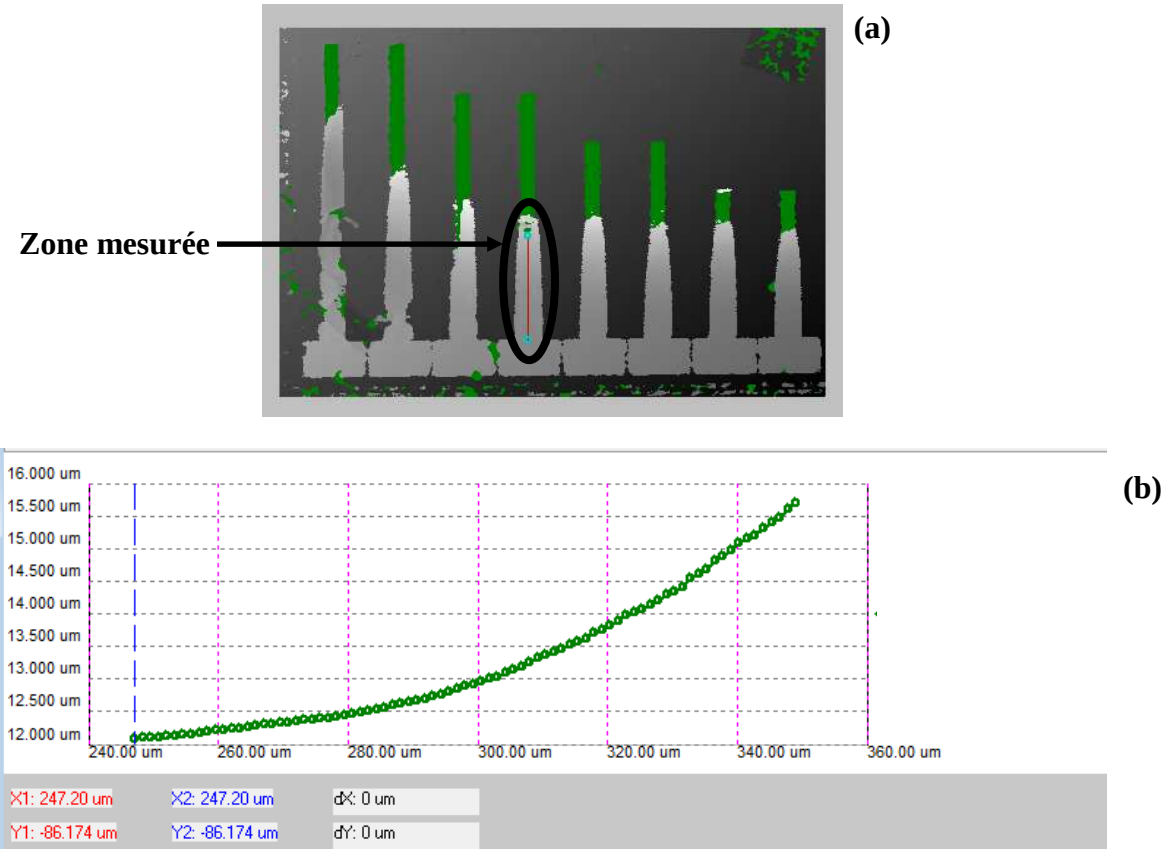


Figure 3.55. a) Zone mesurée, b) Profil mesuré d'une poutre de longueur 250 µm.

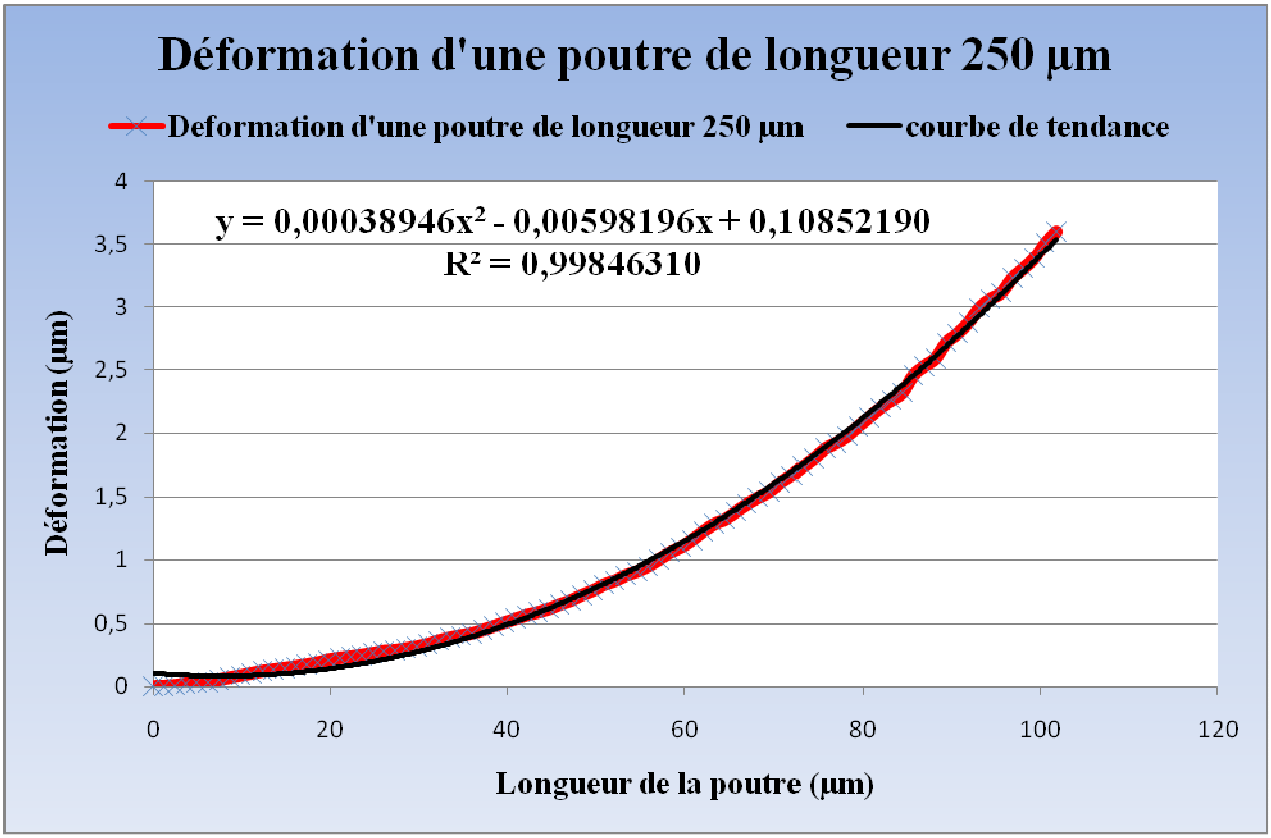


Figure 3.56. Déformation mesurée d'une poutre de 250 µm et sa courbe de tendance.

Γ_{FEM} (MPa/µm)	y_{max}	f(B) = y_{max}/t	B	constante	$\Gamma_{calculé}$ (MPa/µm)	Erreur (%)
0	0	0	0	**0.7424**	0	0
0.375	0.0402	0.0543	0.0732		0.3750	
0.750	0.0804	0.1086	0.1463		0.7500	
1.5	0.1608	0.2173	0.2927		1.5000	
3	0.3216	0.4346	0.5854		3.0000	
6	0.6432	0.8692	1.1708		6.0000	
12	1.2864	1.7384	2.3416		12.0000	
24	2.5727	3.4766	4.6831		23.9991	
48	5.1446	6.9522	9.3663		47.9907	
56	6.0015	8.1101	10.9273		55.9841	

Tableau 3.15. Résultats de simulations pour estimer le gradient de contraintes dans une poutre de longueur 250 µm.

Des simulations, d'une même poutre, avec CoventorWare sont réalisées en appliquant des gradients de contraintes différents. Ces simulations nous permettent de déterminer une nouvelle constante (Tableau 3.15) pour corriger la relation 3.22. Ainsi en calculant le déplacement maximal y_{max} grâce à l'équation de la courbe de tendance (Figure 3.56), on détermine le gradient de contrainte dans la poutre M4 :

$$\Gamma_{M4} = \frac{y_{max}\tilde{E}}{constante * L^2} = \frac{y_{max}\tilde{E}}{0.7424L^2} \approx \mathbf{214\ MPa/\mu m}$$

La méthode est alors répétée pour des poutres de longueurs 300 et 200 µm. Les gradients de contraintes obtenus pour chaque poutre mesurée sont résumés dans le Tableau 3.16.

Longueur poutres (µm)	Equation de la déformée (courbe de tendance	y_{max} (x=L) (µm)	constante	Γ_{M4} (MPa/µm)
200	$4{,}69.10^{-4}\mathbf{x^2}$ - $20{,}10152.10^{-3}\mathbf{x}$ + $3{,}44454.10^{-3}$	14.7431	0.7423	215
250	$3{,}8946.10^{-4}\mathbf{x^2}$ - $5{,}98196.10^{-3}\mathbf{x}$ + $108{,}52190.10^{-3}$	22.9543	0.7424	214
300	$4{,}4526.10^{-4}\mathbf{x^2}$ - $17{,}09469.10^{-3}\mathbf{x}$ + $60{,}67028.10^{-3}$	35.0057	0.7429	226
Moyenne				**218**

Tableau 3.16. Gradient de contraintes calculé pour des poutres de différentes longueurs.

Les mesures et les simulations montrent un gradient de contraintes moyen de **218 MPa/µm** pour la couche métallique M4.

III.3.b. Caractérisation des ponts

Une nouvelle fois le Fogale est utilisé pour mesurer la fréquence de résonance des ponts. Les Figure 3.57 à Figure 3.59 montrent les déplacements des ponts M4 de longueur 400, 350 et 300 µm en fonction de la fréquence d'excitation envoyée à la pastille piézoélectrique. Les fréquences de résonance de chaque pont sont alors repérées grâce à ces mesures. Nous pensons que ces fréquences de résonance sont celles du deuxième mode

(Tableau 3.17). D'après les simulations du paragraphe II.2.b, les relations 3.12 et 3.13 montrent une erreur relativement importante, nous avons donc choisi de déterminer les contraintes par la simulation FEM. Connaissant le module de Young équivalent de M4, déterminé précédemment, les ponts mesurés sont modélisés dans ANSYS. Une série de simulations est réalisée en variant les contraintes résiduelles de M4. Lorsque la fréquence de résonance mesurée correspond à la fréquence de résonance obtenue par FEM, on relève les contraintes correspondantes (méthode 3) (Tableau 3.17). On peut alors estimer les contraintes résiduelles dans la couche métallique :

$$\boldsymbol{2\ MPa < \sigma_0 < 3\ MPa}$$

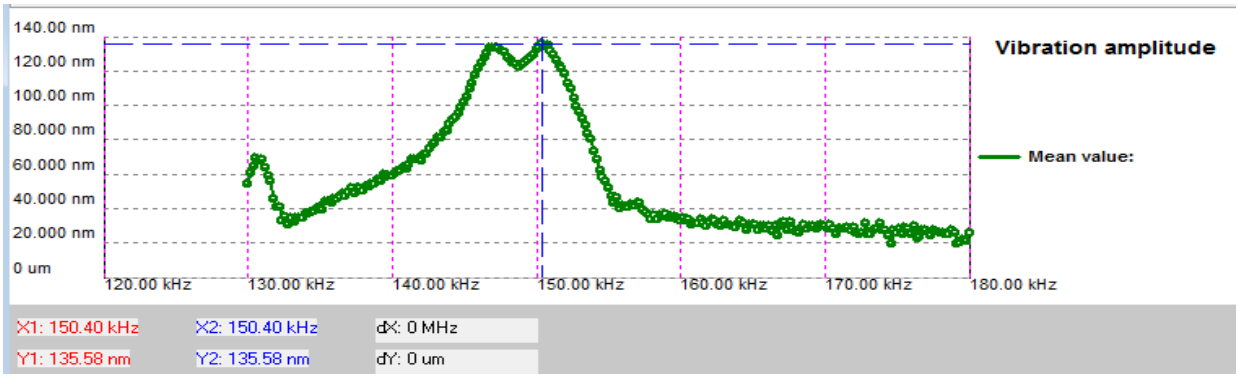


Figure 3.57. Déplacements en fonction de la fréquence du pont de longueur 400 µm.

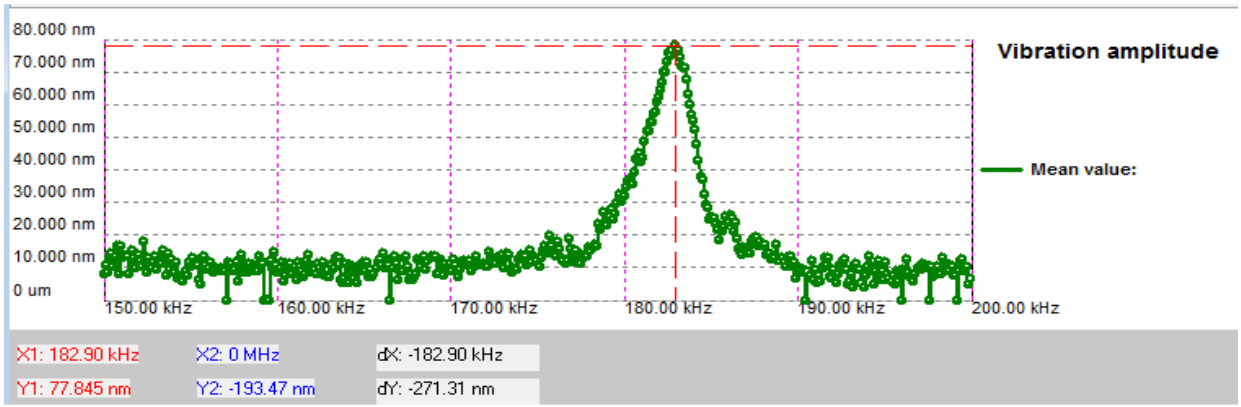


Figure 3.58. Déplacements en fonction de la fréquence du pont de longueur 350 µm.

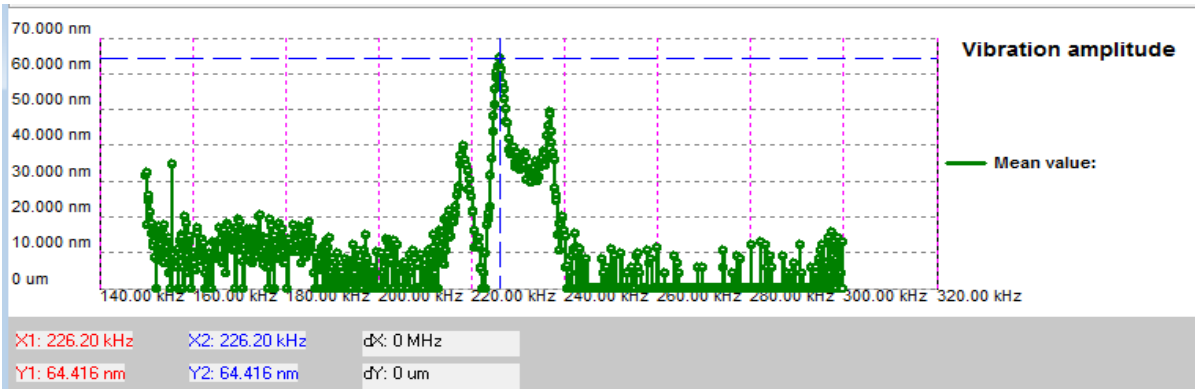


Figure 3.59. Déplacements en fonction de la fréquence du pont de longueur 300 µm.

Longueur (µm)	Fréquences de résonance mesurées $f_{2mesuré}$ (Hz)	Fréquences du 1er mode FEM f_1 (Hz)	Fréquences du 2ème mode FEM f_2 (Hz)	Contraintes internes FEM σ_0 (MPa)
400	150400	60406	147759	2.5
		62881	151655	3
350	182900	71921	182204	2
		74658	186618	2.5
300	226200	80650	222586	0
		84017	227213	0.5

Tableau 3.17. Résultats obtenues pour la détermination des contraintes internes de M4.

IV. Conclusion

Dans ce chapitre nous avons pu estimer les propriétés mécaniques de la couche métallique M4 résumées dans le Tableau 3.18. Les techniques de mesures utilisées se sont basées sur la mesure de fréquences de résonance de ponts et de poutres ainsi que sur la déformation de poutres. Grâce au Fogale, ces mesures ont pu se faire sans contact. Les mesures, les simulations FEM et les relations issues de la théorie des poutres nous ont permis d'estimer le module de Young, les contraintes résiduelles de la couche métallique M4 composées d'une contrainte constante (σ_0) et d'un gradient de contraintes (Γ_{M4}). Les résultats obtenus par les calculs et/ou les simulations FEM sont plutôt en bon accord avec les mesures réalisées. De plus, les valeurs obtenus pour les contraintes sont en accord avec les observations faites sur la couche métallique M4 dans le paragraphe III.1 ($\sigma_0 > 0$ et Γ_{M4} ou $\sigma_1 > 0$). Ceci nous donne donc une bonne base pour la modélisation de nos applications futures utilisant la couche M4 en tant que structures.

Cependant, Il aurait été plus rigoureux d'estimer les propriétés mécaniques de chaque couche de M4. En effet, cela nous aurait aidés à mieux comprendre les effets mécaniques (contraintes) qui sont la cause de la rigidité et de la déformation des microstructures. Une modélisation plus précise aurait pu aussi en découler. Mais, il est plus difficile de déterminer les propriétés mécaniques de structures à deux ou trois couches. Considérer les structures avec une seule couche représente un gain de temps considérable et permet une modélisation équivalente mais peut-être moins précise que le cas réel (structures à plusieurs couches).

Module de Young	Masse volumique	Coefficient de Poisson	Contraintes résiduelles (σ_0)	Gradient de contraintes ($\Gamma_{M4} = \sigma_1/t$)
290 GPa	3005 kg/m^3	0.33	2 à 3 MPa	218 MPa/µm

Tableau 3.18. Propriétés mécaniques de la couche métallique M4.

REFERENCES CHAPITRE 3

[1] Chue San YOO, *"Semiconductor Manufacturing Technology"*, book, Advanced Series in Electrical and Computer Engineering, Vol. 13, World Scientific, 2008.

[2] O. Brand and G. K. Fedder, *"CMOS-MEMS, Advanced Micro and Nanosystems"*, H. Baltes, O. Brand, G. K. Fedder, C. Hierold, J. G. Korvink, and O. Tabata, Eds. Weinheim, Germany: Wiley-VCH, Vol. 2, 2005.

[3] T. Skotnicki, *"Transistor MOS et sa technologie de fabrication"*, Techniques de l'ingénieur, référence E2430, 2000.

[4] D. Fernandez, J. Ricart, J. Madrenas, *« Experiments on the release of CMOS-Micromachined Metal Layers »*, Journal of Sensors 2010, 2010, 937301.

[5] P. Gennissen and P. French, *"Sacrificial oxide etching compatible with aluminum metallization"* in Proceedings of the International Conference on Solid State Sensors and Actuators (TRANSDUCERS '97), vol. 1, Chicago, Ill, USA, 1997, pp. 225–228.

[6] Ching-Liang Dai, *"A maskless wet etching silicon dioxide post-CMOS process and its application"*, Microelectronic Engineering, Vol. 83, 2006, pp. 2543-2550.

[7] https://www.spts.com/products/release-etch

[8] Ming-Zhi Yang, Ching-Liang Dai, Po-Jen Shih, Zung-You Tsai, *"Capacitive RF switches manufactured by the CMOS–MEMS technique"*, Microelctronic Engineering, Vol. 88, 2011, pp. 2242-2246.

[9] Ching-Liang Dai, Hsuan-Jung Peng, Mao-Chen Liu, Chyan-Chyi Wu, Heng-Ming Hsu and Lung-Jieh Yang, *"A Micromachined Microwave Switch Fabricated by the Complementary Metal Oxide Semiconductor Post-Process of Etching Silicon Dioxide"*, Japanese Journal of Applied Physics, Vol. 44, n°9A, 2005, pp. 6804-6809.

[10] Ching-Liang Dai, Cheng-Hsiung Kuo, Ming-Chao Chiang, *"Microelectromechanical resonator manufactured using CMOS-MEMS technique"*, Microelectronics Journal, Vol. 38, 2007, pp. 672-677.

[11] Ching-Liang Dai, Ming-Chao Chiang, Ming Wei Chang, *"Simulation and fabrication of HF microelectromechanical bandpass filter"*, Microelectronics Journal, Vol. 38, 2007, pp. 828-833.

[12] Ching-Liang Dai, Shih-Chieh Lin, Ming-Wei Chang, *"Fabrication and characterization of a microelectromechanical tunable capacitor"*, Microeletronics Journal, Vol. 38, 2007, pp. 1257-1262.

[13] A. Soma, A. Ballstra, *"Residual stress measurement method in MEMS microbeams using frequency shift data"*, J. Micromechanics and Microengineering, Vol. 19, No. 9, 2009.

[14] Senturia S.D., *"Microsystems Design"*, Boston, MA: Kluwer, 2001.

[15] W. Fang, J.A. Wickert, *"Determining mean and gradient residual stresses in thin films using micromachined cantilevers"*, J. Micromechanical and Microengineering, Vol. 6, No. 3, 1996, pp. 301-309.

[16] K.E. Petersen, *"Dynamic micromechanics on silicon: Techniques and decvices"*, IEEE Trans. Elecron Devices, Vol. ED-25, No. 10, 1978, pp 1241-1250.

[17] H.A.C. Tilmans, *"Micro-mechanical sensors using encapsulated built-in resonant strain gauges"*, PhD. dissertation, MESA Research Instit. Univ. Twente, Enschede, The Netherlands, 1993.

[18] Euan Boyd, et al., *"Direct comparison of stylus and resonant methods for determining Young's modulus of singleand multilayer MEMS cantilever"*, Sensors and Actuators A, Vol. 172, 2011, pp. 440-446.

[19] F. Maseeh, M. A. Schimdt, M. G. Allen, and S. D. Senturia, *"Calibrated measurements of elastic limit, modulus, and residual stress of thin films using micromachined suspended structures"*, in IEEE Solid State Sensors and Actuators Workshop, Hilton Head Island, SC, June 6-9, 1988, pp. 84-87.

[20] Wang, S., Crary, S., Najafi, K., *"Electronic determination of the modulus of elasticity and intrinsic stress of thin films using capacitive bridges"* Mat. Res. Soc. Symp. Proc., 1992, pp. 203-208.

[21] Schweitz, J.A., *"Mechanical characterization of thin films by micromechanical techniques"* , MRS Bull., July, 1992, pp. 34-45.

[22] Allen, M.G., Mehregany, M., Howe, R.T., Senturia, S.D., *"Microfabricated structures for the in-situ measurement of residual stress, Young's modulus, and ultimate strain of thin films"* Appl. Phys. Lett., Vol. 51, 1987, pp. 241-243.

[23] C. Malhaire, *"Comparison of two experimental methods for the mechanical characterization of thin or thick films from the study of micromachined circular diaphragms"*, Review of Scientific Instruments, No. 83, 055008, 2012, 10 p.

[24] Najafi, K., Suzuki, K., *"A novel technique and structure for the measurement of intrinsic stress and Young's modulus of thin films"* Proc. MEMS 89, Salt Lake City, UT,, 1989, pp. 96-97.

[25] P. M. Osterbeg and S. D. Senturia, *"M-TEST: A test chip forMEMS material property measurement using electrostatically actuated test Structures"*, J. Microelectromechanical systems , Vol. 6, No 2, June 1997.

[26] M. Nie, Q-A. Huang, W. Li, *"Pull-in characterization of doubly-clamped composite beams"*, Sensors and Actuators A, Vol. 151, 2009, pp. 118-126

[27] Ching-Liang Dai, *"In situ electrostatic microactuators for measuring the Young's modulus of CMOS thin films"*, J. Micromechanics and Microengineering., Vol. 13, No.5, 2003, pp. 563–567.

[28] G. Duan, K-T. Wan, *"'‘Pull-in’’ of a pre-stressed thin film by an electrostatic potential: A 1-D rectangular bridge and a 2-D circular diaphragm"*, International Journal of Mechanical Sciences, Vol. 52, 2010, pp. 1158–1166.

[29] X. Zhang, T-Y. Zhang, Y. Zohar, "*Measurements of residual stresses in thin films using micro-rotating-structures*", Thin Solid Films, Vol. 335, 1998, pp. 97-105.

[30] J. Laconte, et al. *"Thin films stress extraction using micromachined structures and wafer curvated measurements"*, Journal of Microelectronic Engineering - Proceedings of the European workshop on materials for advanced metallization, Vol. 76, 2004, pp. 219-226.

[31] A. Michael, C.Y. Kwok, *"Buckling shape of elastically constrained multi-layered micro-bridges"*, Sensors an Actuators A, Vol. 135, 2007, pp. 870-880.

[32] F. Fachin, S. A. Nikles, J. Dugundji and B. L. Wardle, *"Analytical extraction of residual stress and gradient in MEMS structures with application of CMOS-layered materials"*, J. Micromechanics and Microengineering, Vol. 21, No. 9), 2011, 095017 (12 pp.

[33] C. Sun, Z-F. Zhou, W-H. Li, Q-A Huang, *"Measurement of elastic modulus and residual stress of individual layers for composite films by resonant frequency of MEMS structures"*, IEEE Sensors, 2012.

[34] Rong Hua, Yu Chang-Ling, *"Accuracy Correction of the Measuring Method for Film Stress Gradient Based on Curvature Radius"*, Key Engineering Materials, Vol. 503, 2012, pp. 381-385.

CHAPITRE 4: Microphone MEMS capacitif

Ce chapitre vise à décrire la conception, la fabrication et la caractérisation d'un microphone MEMS capacitif réalisé à partir de la technologie CMOS 0.35 µm d'AMS. Dans un premier temps, le principe de fonctionnement d'un microphone ainsi que différents travaux sur les microphones MEMS capacitifs apparus dans la littérature seront présentés. Ensuite la conception et la modélisation d'un microphone MEMS capacitif en utilisant les différentes couches de la technologie CMOS 0.35 µm d'AMS sera étudiée. De cette étude un layout sera créé afin de faire fabriquer les structures du microphone MEMS capacitif par le fondeur, puis de graver les couches sacrificielles, par nos propres moyens, pour libérer la membrane du microphone MEMS capacitif. Finalement, une fois les microstructures libérées, le microphone pourra être caractérisé pour déterminer ses performances.

I. Les microphones MEMS capacitifs

Avant d'entrer dans les détails de la modélisation et de la conception des microphones MEMS capacitifs, il est bon de savoir quel est leur principe général de fonctionnement d'un microphon. Après cette description générale, nous nous intéresserons particulièrement aux microphones capacitifs. En effet nous décrirons les phénomènes physiques mis en jeu, puis nous verrons les différents travaux réalisés dans la littérature.

I.1. Fonctionnement général d'un microphone

D'une façon générale, un microphone est un transducteur capable de convertir un signal ou une énergie acoustique en un signal ou une énergie électrique (Figure 4.1). L'énergie acoustique existe sous forme d'onde de pression incidente et l'information du signal acoustique est contenue dans l'amplitude, la fréquence et la phase de cette onde de pression.

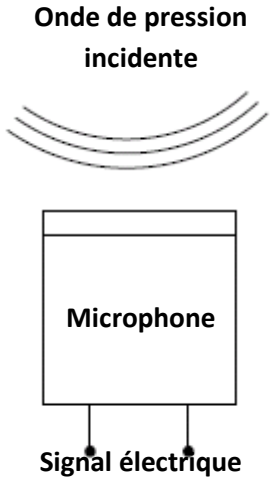


Figure 4.1. Schéma d'un microphone.

Les microphones sont en général constitués d'un diaphragme exposé à une onde de pression. Cette onde de pression percute le diaphragme qui est alors déformé (Figure 4.2). Cette déformation est alors convertie en un signal électrique grâce à un mécanisme de transduction. Les microphones possèdent aussi, en dessous du diaphragme, une cavité d'air quasi close et un orifice capillaire permettant l'évacuation de l'air et l'égalisation de pression statique. Cet orifice capillaire donne au microphone la possibilité d'être sensible seulement aux pressions variant dans le temps et le différencie donc d'un capteur de pression absolue.

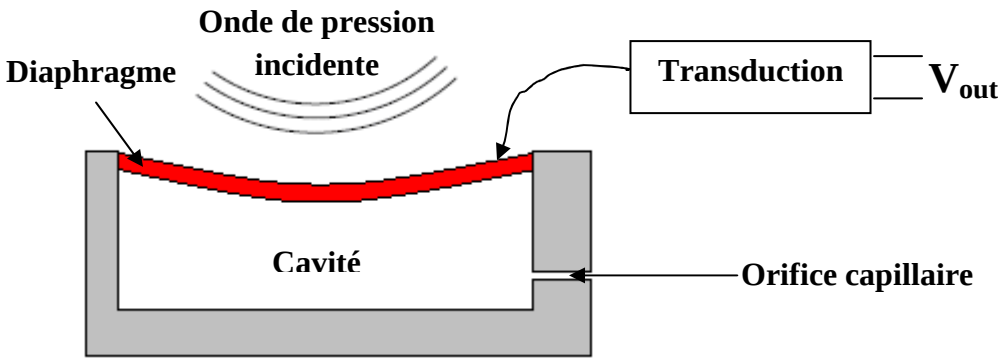


Figure 4.2. Schéma du principe de fonctionnement d'un microphone.

Lorsqu'une onde de pression sinusoïdale, décrite par la fonction $P_{in}(j\omega)$, de pulsation $\omega = 2\pi f$ (f, fréquence), frappe le diaphragme, il en résulte un signal électrique $V_{out}(j\omega)$ de la forme :

$$V_{out}(j\omega) = H_{mic}(j\omega)P_{in}(j\omega) \qquad 4.1$$

Où $H_{mic}(j\omega)$ est la fonction de transfert du microphone. Le module de $H_{mic}(j\omega)$, notée $\left|H_{mic}(j\omega)\right|$, est la sensibilité *S* du microphone. Elle est fonction de la fréquence et s'exprime en volt par Pascal (V/Pa). La réponse en fréquence typique d'un microphone capacitif (sensibilité en fonction de la fréquence) est donnée par la Figure 4.3. Cette réponse peut alors se diviser en trois zones. Une zone où la réponse en fréquence est plate (Figure 4.3, zone 2), cette zone définit la bande passante du microphone, l'idéal étant la plage de fréquence audible c'est-à-dire de 20 Hz à 20 kHz, tout du moins pour des applications audio. Lorsque l'on donne la sensibilité d'un microphone, on parle alors de la sensibilité dans cette zone plate. Une deuxième zone, située dans les basses fréquences (Figure 4.3, zone 1), est dominée par les effets causés par l'orifice d'égalisation de pression qui provoquent une chute de la sensibilité (court-circuit acoustique). La troisième zone est définie par la fréquence de résonance du microphone (Figure 4.3, zone 3). En effet, le diaphragme possède une résonance mécanique dépendant de sa rigidité (ou de sa souplesse) et de sa masse. Quant à la forme du pic de résonance, il est défini par l'amortissement de la structure du microphone : un système très peu amorti aura un pic de résonance similaire à celui de la Figure 4.3, tandis qu'un système très amorti n'aura pas de pic de résonance si prononcé voire pas du tout. Après la fréquence de résonance, la sensibilité chute très rapidement (-40 dB/décade), le microphone est alors inutilisable. D'une façon générale, un microphone est donc principalement caractérisé par sa **sensibilité** et la **bande de fréquences** où cette sensibilité est constante.

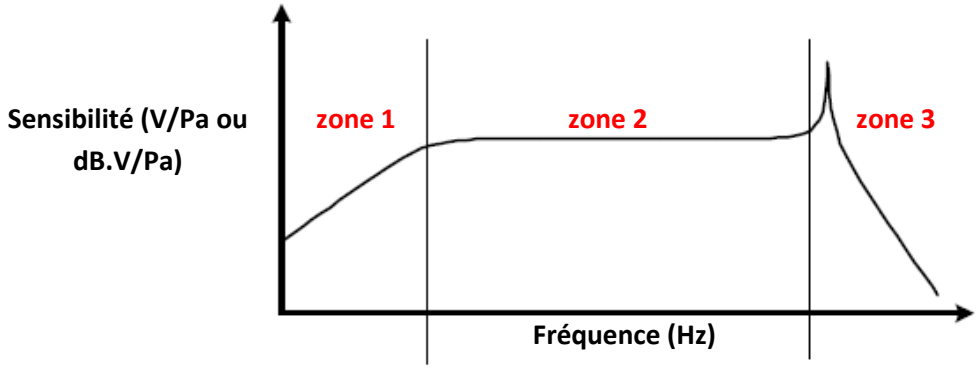


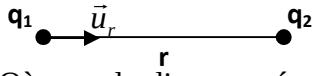
Figure 4.3. Réponse en fréquence typique d'un microphone capacitif.

Pour convertir un signal acoustique en un signal électrique, le microphone a besoin, nous l'avons vu, d'un mécanisme de transduction. Il existe plusieurs mécanismes de transduction utilisés dans les microphones :

- les microphones piézoélectriques utilisent l'effet piézoélectrique direct. En effet, certains matériaux produisent un signal électrique lorsqu'une contrainte mécanique leur est appliquée. Un microphone piézoélectrique est donc constitué d'un diaphragme de faible épaisseur lié mécaniquement à un matériau piézoélectrique, le mouvement du diaphragme sous l'action de l'onde de pression incidente génère alors une tension électrique. Cet effet a été utilisé pour fabriquer, grâce aux techniques de micro-fabrication, l'un des premiers microphones MEMS [1] (1983) et plus récemment dans [2-5]. Les matériaux piézoélectriques souvent utilisés pour les microphones MEMS sont l'oxyde de zinc (ZnO), le PZT (Titano-Zirconate de Plomb) et le nitrure d'aluminium (AlN, compatible CMOS) ;
- les microphones piézorésistifs utilisent l'effet piézorésistif. Certains matériaux ont la capacité de changer leur résistance électrique sous l'effet d'une contrainte mécanique, c'est ce qu'on appelle l'effet piézorésistif. Un microphone piézorésistif consiste en un diaphragme muni de quatre piézorésistances dans une configuration de pont de Wheatstone. La déformation du diaphragme a pour effet de provoquer un changement de résistance des piézorésistances, cette variation peut alors être détectée par un circuit électronique adapté. Le matériau le plus souvent utilisé en tant que piézorésistance dans le domaine des microsystèmes est le polysilicium. Dans [3], la conception, la fabrication et la caractérisation d'un microphone piézorésistif sont décrites, ce microphone est compatible avec un procédé CMOS modifié. Les publications [6,7] décrivent des exemples de microphones MEMS piézorésistifs plus récents ;
- les microphones optiques modulent un signal lumineux issu d'une onde acoustique et convertissent ce signal de lumière en un signal électrique. Il existe principalement trois types de modulation utilisé par un microphone optique : la modulation d'intensité, la modulation de phase et la modulation de polarisation. La modulation d'intensité est généralement choisie pour la réalisation d'un microphone MEMS optique. [8,9] sont des exemples de microphones MEMS optiques ;
- les microphones capacitifs utilisent les forces électrostatiques et exploitent une variation de capacité engendrée par la déformation du diaphragme. Ce moyen de transduction fera l'objet de la prochaine section.

I.2. Fonctionnement d'un transducteur électrostatique

Le phénomène fondamental utilisé dans un microphone capacitif est l'attraction électrostatique entre des charges électriques. Ce phénomène a été observé pour la première fois par les grecs de l'antiquité. Mais ce n'est qu'à partir de 1780 que Charles Auguste de Coulomb développe une loi mathématique décrivant la force électrostatique. Il met en évidence que la force électrostatique F_e exercée par une charge ponctuelle q_1 sur une autre charge ponctuelle q_2 est une force radiale (dirigée selon la droite qui joint les deux charges) proportionnelle aux produits des charges et inversement proportionnelle au carré de la distance qui les séparent. La force électrostatique suit donc la relation :



$$\vec{F}_{1/2} = \frac{1}{4\pi\varepsilon_0}\frac{q_1 q_2}{r^2}\overrightarrow{u_r} \qquad 4.2$$

Où r est la distance séparant les deux charges q_1 et q_2, et ε_0 est la permittivité diélectrique du vide. Ainsi, deux charges de même nature (positives ou négatives) s'opposent et deux charges de nature différente (une positive, l'autre négative) s'attirent. Ce phénomène fondamental qu'est la force électrostatique a permis la création d'un composant électrique : le condensateur. En effet, un condensateur est constitué de deux conducteurs A et B, aussi

appelés armatures ou électrodes, placés l'un en face de l'autre, séparés d'une certaine distance. En appliquant une tension de polarisation continue V_0, les deux armatures se chargent d'une charge totale Q. On définit alors la capacité du condensateur, exprimée en Farad (F) et notée C :

$$C = \frac{Q}{V_0} \tag{4.3}$$

Le condensateur est un composant électrique fort utile car il permet de stocker de l'énergie lorsqu'une tension V_0 lui est appliquée. Cette énergie potentielle électrostatique emmagasinée par le condensateur, de capacité C, est définie par la relation :

$$E = \frac{1}{2} C V_0^2 \tag{4.4}$$

Considérons maintenant un condensateur plan, c'est-à-dire un condensateur constitué de deux armatures planes, fixes et de surface S, placées l'une en face de l'autre et séparées d'une distance d par de l'air caractérisé par une permittivité diélectrique relative $\varepsilon_r = 1$. Une tension V_0 est appliquée au condensateur. Un tel condensateur possède alors une capacité C telle que :

$$C = \varepsilon_0 \varepsilon_r \frac{S}{d} = \varepsilon_0 \frac{S}{d} \tag{4.5}$$

Supposons maintenant que l'une des armatures de ce condensateur plan reste fixe et que l'autre armature soit mobile, soutenue par un ressort de rigidité constante k (pour simplifier). On applique alors une tension de polarisation V_0. Notons z, le déplacement, dans la direction Oz, de l'électrode mobile sous l'action de la force électrostatique. La force de rappel exercée par le ressort va alors empêcher ce déplacement, engendré par la force électrostatique, jusqu'à ce que l'électrode mobile ne puisse plus se déplacer, l'équilibre est alors atteint. A l'équilibre, la force électrostatique et la force de rappel seront donc de même intensité, ce qui se traduit par la relation :

$$\left\| \vec{F}_{électrostatique} \right\| = \left\| \vec{F}_{ressort} \right\| \tag{4.6}$$

Or l'énergie potentielle électrostatique emmagasinée par ce condensateur est de la forme :

$$E = \frac{1}{2} C V_0^2 = \frac{1}{2} V_0^2 \varepsilon_0 \frac{S}{(d - z)} \tag{4.7}$$

Le module de la force électrostatique se dérive alors de cette énergie :

$$\left\| \vec{F}_{électrostatique} \right\| = \frac{\partial E}{\partial z} = \varepsilon_0 \frac{V_0^2 S}{2(d - z)^2} \tag{4.8}$$

En sachant que la force de rappel est proportionnelle au déplacement de l'électrode mobile et à la constante de rigidité du ressort, on peut alors écrire :

$$\varepsilon_0 \frac{V_0^2 S}{2(d - z)^2} = kz \tag{4.9}$$

Maintenant, que se passerait-il si on décide d'augmenter la tension de polarisation V_0. Pour le savoir on trace sur un même graphique la force de rappel (Fr) et les forces électrostatiques pour différentes tension (Fe(V)) (Figure 4.4).

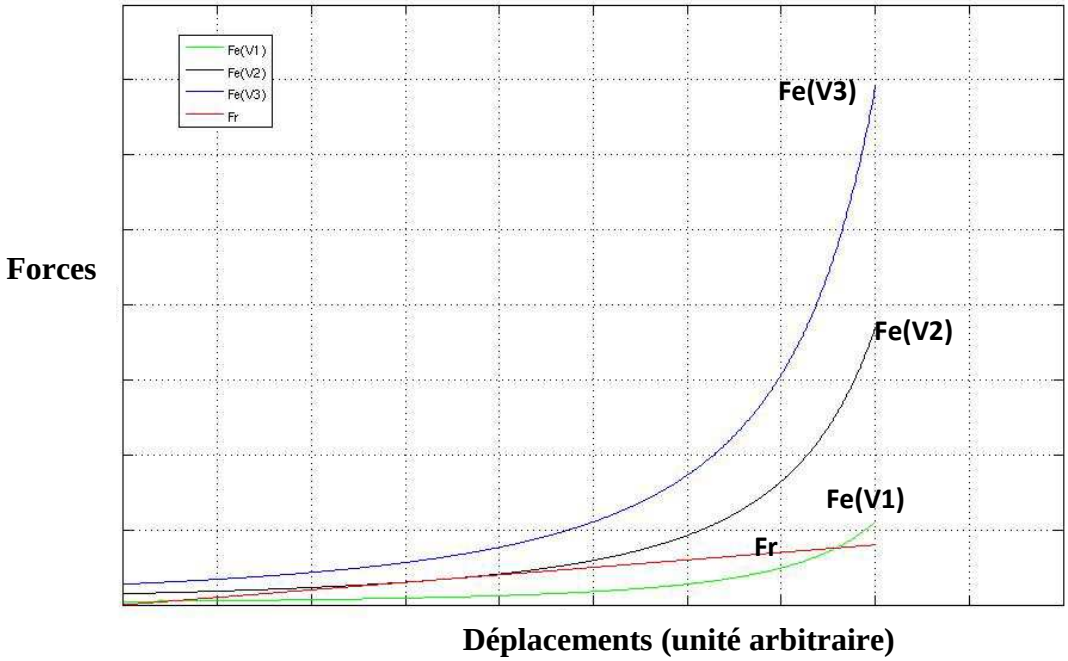


Figure 4.4. Forces électrostatiques et force de rappel en fonction du déplacement.

Ce graphique montre qu'au-delà d'une certaine tension (V2), il n'existe plus d'équilibre, c'est-à-dire que la force électrostatique ne peut plus être contrecarrée par la force de rappel. L'électrode mobile est alors irrémédiablement attirée par l'électrode fixe jusqu'à ce que celles-ci soient en contact, provoquant ainsi un court-circuit. Cette tension, au-delà de laquelle la force électrostatique prend le pas sur la force de rappel, et le système devient instable, est la **tension de collage** (*« pull-in voltage »*). Essayons d'expliquer ceci mathématiquement, pour cela on projette la résultante des forces, qui est la somme de la force de rappel et de la force électrostatique, sur l'axe Oz :

$$\sum F_z = F = kz - \frac{\varepsilon_0 S}{2(d-z)^2} V_0^2 \qquad 4.10$$

En dérivant cette expression, on obtient la rigidité du système :

$$\frac{\partial F}{\partial z} = k - \frac{\varepsilon_0 S}{(d-z)^3} V_0^2 \qquad 4.11$$

Or d'après la relation d'équilibre 4.9, on peut écrire :

$$\frac{\partial F}{\partial z} = k - \frac{2kz}{(d-z)} \qquad 4.12$$

Donc, en l'absence de tension, un déplacement infinitésimal δz provoque une force de rappel positive $\frac{\partial F}{\partial z}\ \delta z = k\,\delta z$. Si la tension de polarisation augmente, cette force de rappel devient de moins en moins importante, jusqu'à ce qu'elle soit nulle lorsque la tension de collage est appliquée. On peut alors écrire :

$$\left.\frac{\partial F}{\partial z}\right|_{z=z_{pullin}} = 0 \Rightarrow k = \frac{2kz_{pullin}}{(d - z_{pullin})} \Rightarrow z_{pullin} = \frac{1}{3}d \qquad 4.13$$

Au-delà de ce déplacement z_{pullin}, le système devient instable : un déplacement infinitésimal δz résulte en une force négative qui augmente le déplacement z vers l'électrode fixe. Ainsi en remplaçant, le déplacement z_{pullin} dans (5.9), on obtient la tension de collage :

$$V_{pullin} = \sqrt{\frac{8kd^3}{27\varepsilon_0 S}} \qquad 4.14$$

Afin d'éviter tout problème de court-circuit électrique provoqué par la tension de collage, il est possible de recouvrir l'électrode fixe d'une couche isolante ou tout simplement ne jamais appliquer une tension de polarisation supérieure à la tension de collage.

Après avoir expliqué ce phénomène de la tension de collage, revenons à notre condensateur plan avec une électrode mobile toujours soutenue par le même ressort et l'autre électrode fixe, auxquelles on applique une tension de polarisation V_0, inférieure à la tension de collage. Après que l'électrode mobile se soit déplacée de z_0, le système se retrouve à l'équilibre. Supposons maintenant que l'électrode mobile soit actionnée par une force extérieure de type sinusoïdale à une pulsation ω_0. L'électrode mobile va alors vibrer à la pulsation ω_0 (en l'absence de tout frottement) et se déplacer de $\pm\Delta z$ autour de la position d'équilibre z_0. La capacité du condensateur plan peut alors s'écrire :

$$C' = \frac{\varepsilon_0 S}{(d - z_0 \pm \Delta z)} \qquad 4.15$$

On a donc une variation de capacité $\Delta C = C_0 - C'$, où C_0 est la capacité du condensateur plan à la position d'équilibre z_0. Si cette variation de capacité peut être mesurée et exploitée par un circuit électronique adapté, on peut alors retrouver l'information sur la force extérieure appliquée à l'électrode mobile du condensateur plan.

Imaginons maintenant, que l'électrode mobile de ce condensateur plan soit en réalité un diaphragme caractérisé par un coefficient de rigidité k, que l'on garde l'électrode fixe telle quelle (appelée aussi « *backplate* ») et que l'on applique toujours une tension de polarisation V_0. Et imaginons, à nouveau, que la force extérieure, appliquée précédemment à l'électrode mobile du condensateur plan, est en réalité une onde de pression acoustique qui va venir solliciter le diaphragme. Le diaphragme va alors osciller autour de sa position d'équilibre créant ainsi une variation de capacité détectable et mesurable sous la forme d'un signal électrique. Cela rappelle un microphone, dont le fonctionnement général est décrit par la Figure 4.2 qui peut être maintenant modifiée au vue des informations exposées précédemment dans le cadre d'un microphone capacitif (Figure 4.5).

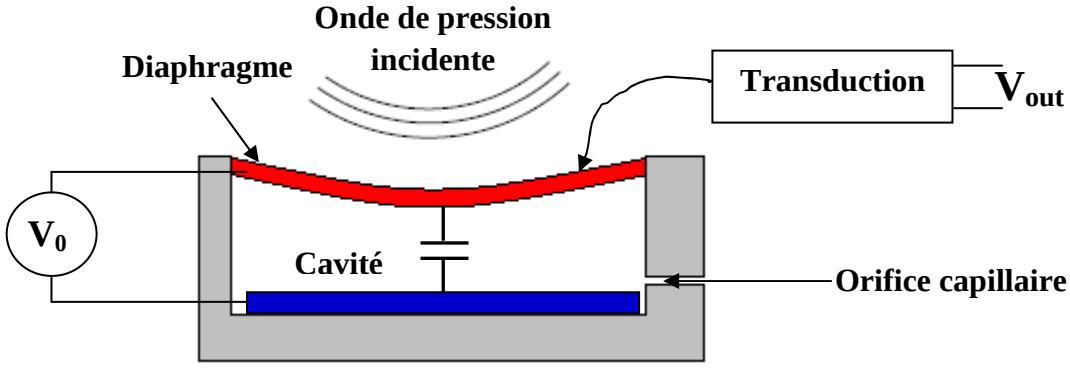


Figure 4.5. Schéma du fonctionnement d'un microphone capacitif.

Grâce à un condensateur plan, on vient de décrire le fonctionnement de base d'un microphone capacitif. Ce microphone capacitif exploite donc la variation de capacité résultant des déplacements du diaphragme, eux-mêmes engendrés par la pression acoustique. Cette variation de capacité sera en quelque sorte l'image de la pression acoustique, et déterminera donc la sensibilité du microphone capacitif. Nous avons aussi mis en évidence le phénomène de la tension de collage qui est un paramètre important pour la conception d'un microphone

capacitif. Donc, si on récapitule, les caractéristiques importantes d'un microphone capacitif, jusqu'à présent, sont :

- la **capacité initiale**, qui est la capacité à l'équilibre (en l'absence de toute force extérieure) pour une **tension de polarisation** donnée ;
- la **sensibilité** déterminée grâce à la **variation de capacité** ;
- la **bande passante**, plage de fréquence dans laquelle cette sensibilité reste constante ;
- la **tension de collage**, à prendre en compte pour éviter tout problème de court-circuit.

I.3. Les microphones MEMS capacitifs

Depuis le développement des microsystèmes, les microphones ont particulièrement bénéficié des progrès réalisés dans les techniques de microfabrication. Si bien qu'aujourd'hui les microphones MEMS, et spécialement les microphones MEMS capacitifs, sont des microsystèmes très évolués. En effet, de nos jours, les microphones MEMS capacitifs sont intégrés sur une même puce avec leur interface électronique, et sont déjà commercialisés. On retrouve des microphones MEMS capacitifs surtout dans les applications grand public telles que les smartphones, les tablettes numériques mais aussi les ordinateurs portables, les kits mains libres, les jeux et les caméras. Leur succès est en partie dû à leur taille, leur performance et leur coût. Pour arriver jusqu'à ce stade d'évolution : des années de développement dans les microtechnologies qui ont permis la fabrication de tels microphones.
Cette section a donc pour objectif de présenter différents microphones MEMS capacitifs et leur fabrication.

I.3.a. Les microphones MEMS capacitifs - moyens de polarisation

Il existe plusieurs moyens de polarisation du microphone. En effet, on peut appliquer une tension continue extérieure pour polariser le microphone (V_0) mais on peut aussi utiliser des matériaux préalablement chargés, on parle alors de microphone capacitif à électret. Plus récemment, la grille flottante d'un transistor est utilisée pour simuler un matériau électret et générer un champ électrique permanent qui servira à polariser le diaphragme d'un microphone [77]. Ce paragraphe se concentre sur les premiers microphones MEMS capacitifs à électret.

Les premiers microphones capacitifs utilisant des techniques de microfabrication sont des microphones à électret. Les microphones à électret utilisent aussi la variation de capacité pour convertir un signal acoustique sauf qu'une de leurs électrodes est constituée d'un matériau pré-chargé (par une forte tension) et qui permet de conserver cette charge électrostatique de façon permanente, ils n'ont donc besoin d'aucune tension de polarisation pour fonctionner.

Tout commence en 1984 avec les travaux de Hohm et al. [10], qui utilisent comme diaphragme une fine couche d'aluminium (100 nm) recouverte de PET (Poly téréphtalate d'éthylène, polymère plus connu sous les noms de mylar , melinex ou lumirror). Ce diaphragme est suspendu au dessus d'une électrode fixe avec un trou de 1 mm de diamètre en son centre (Figure 4.6). Cette électrode fixe est constituée d'une fine couche d'aluminium (100 nm) déposée sous vide, d'une couche de silicium de type « p » et d'une couche de dioxyde de silicium. C'est cette couche de SiO_2 qui est pré-chargée en appliquant une tension de -350 V. Ce microphone possédait une fréquence de résonance de 8.5 kHz et une sensibilité mesurée de 3 mV/Pa à 1 kHz.

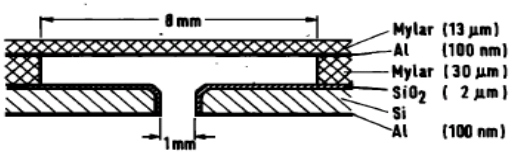


Figure 4.6. Premier microphone MEMS capacitif à électret utilisant des techniques de microfabrication [10].

Des travaux similaires ont ensuite suivi [11-13]. Dans [11 ,12], le diaphragme en mylar est en contact avec l'électrode fixe en plusieurs endroits (Figure 4.7), ainsi le microphone est en réalité composé de neuf petits microphones.

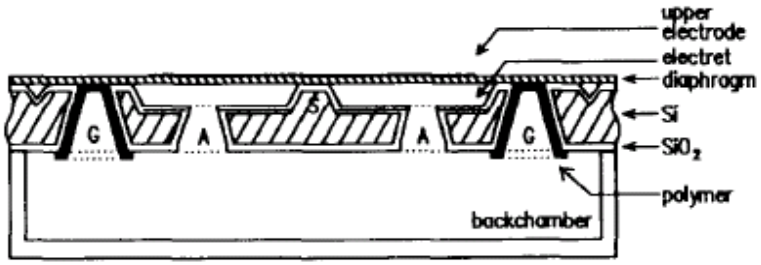


Figure 4.7. Microphone MEMS capacitif à électret [11,12].

Pour fabriquer un tel microphone, les concepteurs sont partis de l'électrode fixe constituée d'un substrat de silicium sur lequel une couche de dioxyde de silicium est déposée (Figure 4.8.a). Après avoir fait quelques ouvertures dans cette couche d'oxyde, le substrat est partiellement gravé avec une solution de KOH (Figure 4.8.b). Après une nouvelle oxydation (Figure 4.8.c), les deux côtés du substrat sont à nouveau gravés par une solution de KOH (Figure 4.8.d). Ainsi, sur la face arrière du substrat, deux types de trous sont définis : le type (A) permettant la connexion entre le gap d'air et la cavité arrière (« backchamber ») du microphone, le type (G) sera utilisé, plus tard, pour attacher le diaphragme du microphone. Simultanément, des rainures en formes de « V » sont gravées sur la face avant du substrat afin de faciliter la découpe ultérieure des différents microphones. Le SiO_2 restant est gravé, puis une nouvelle oxydation à 1150°C pendant trois heures permet de recouvrir entièrement le substrat d'une couche de dioxyde de silicium de 1.1 µm (Figure 4.8.e). Le SiO_2 est ensuite chargé à -325 V par la méthode de charge corona. A ce stade du procédé, le diaphragme, en mylar d'une épaisseur de 2.5 µm, est fixé sur le substrat, grâce à un polymère adhésif déposé par pulvérisation dans les trous de type (G) (Figure 4.8.f). Par cette méthode, le diaphragme est fortement lié au substrat. Ce microphone, ainsi fabriqué, possède une sensibilité de 19 mV/Pa et une bande de fréquence allant de 100 Hz à 15 kHz.

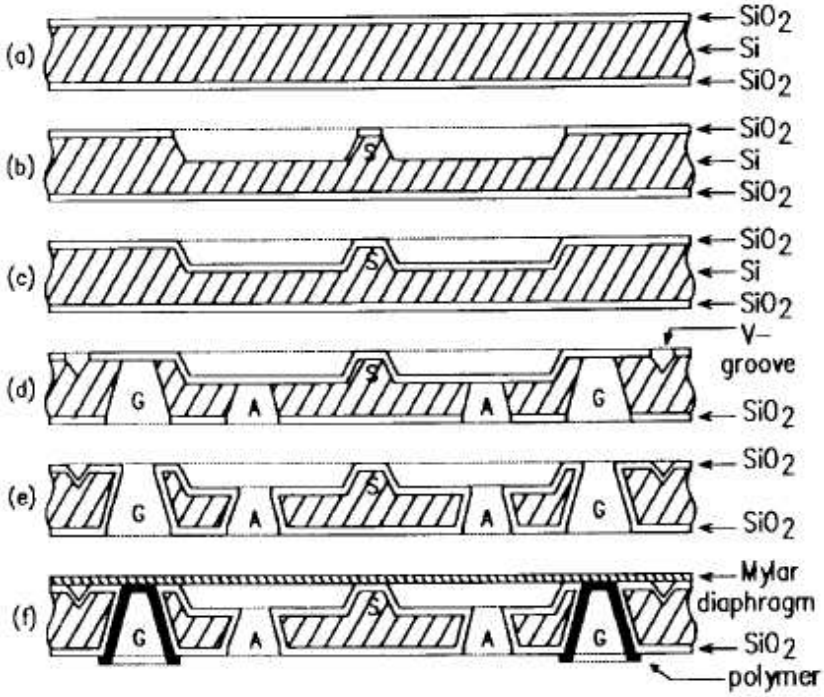


Figure 4.8. Procédé de fabrication d'un microphone MEMS capacitif à électret [11,12].

I.3.b. Les microphones MEMS capacitifs - solutions typiques

Après les microphones MEMS à électret, Holm fut l'un des pionniers des microphones MEMS capacitifs. Lui et son équipe réalisent, en 1989, le premier microphone MEMS capacitif (sans électret) [14]. Ce microphone est fabriqué à partir de deux substrats différents, un pour le diaphragme et un pour l'électrode fixe, qui sont ensuite collés pour former le dit microphone. Le diaphragme est constitué de nitrure de silicium déposé par CVD sur un substrat ayant subi une première oxydation (Figure 4.9.a à gauche). Ensuite la face arrière du substrat est partiellement gravée par une solution de KOH (Figure 4.9.b à gauche). Un diaphragme en nitrure de silicium est alors obtenu. Une dernière étape consiste à déposer une fine couche d'aluminium (100 nm) afin de métalliser le diaphragme (Figure 4.9.c à gauche). Concernant l'électrode fixe, le procédé de fabrication est très similaire. En effet, un second substrat, sur lequel de l'oxyde a été déposé (Figure 4.9.a à droite), est gravé par une solution d'éthylène diamine pyrocatéchol (EDP) (Figure 4.9.b à droite). Deux fentes rectangulaires sont alors créées dans l'électrode fixe permettant de lier le gap d'air et la cavité arrière du microphone. Deux nouveaux dépôts successifs d'oxyde permettent respectivement de définir la hauteur du gap d'air (Figure 4.9.c à droite), et de réduire les capacités parasites en isolant l'électrode fixe du substrat (Figure 4.9.d à droite). Finalement, une fine couche d'aluminium est déposée pour la métallisation de l'électrode fixe. Une fois usinés, le diaphragme et l'électrode fixe sont collés pour former le microphone (Figure 4.9 au milieu). De cette façon, des microphones de différentes tailles ont été fabriqués, les sensibilités varient de 0.2 mV/Pa à 4.3 mV/Pa pour une tension de polarisation de 28 V. Les bandes de fréquences vont de 200 Hz à 2 kHz pour les microphones les plus sensibles et jusqu'à 20 kHz pour les moins sensibles d'entre eux.

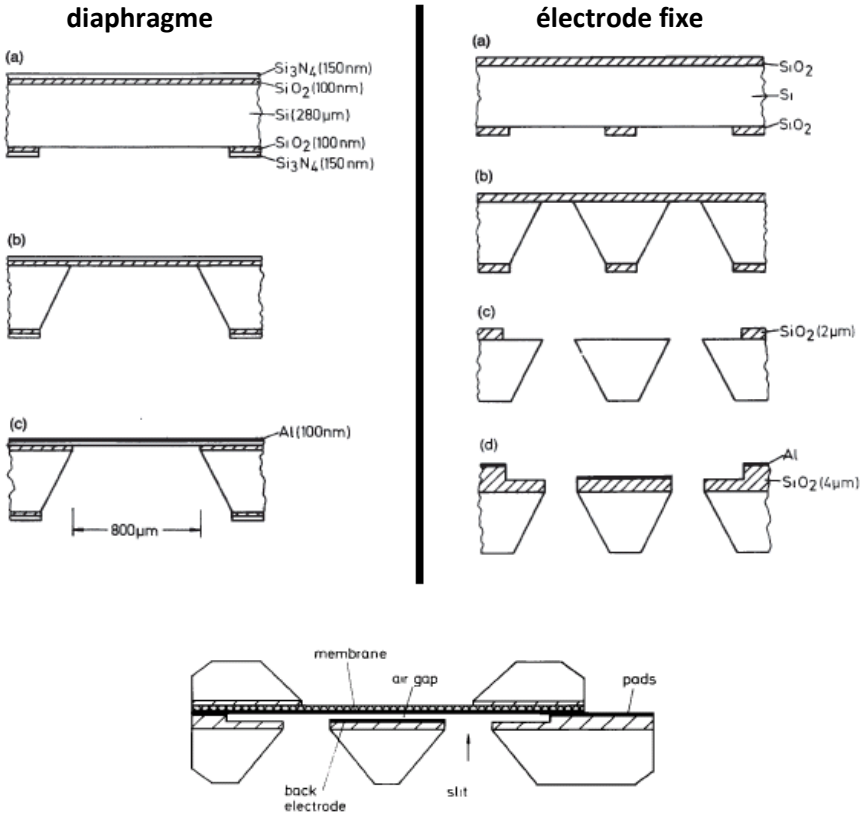


Figure 4.9. Premier microphone MEMS capacitif (sans électret). Le diaphragme et l'électrode fixe sont fabriqués à partir de deux substrats différents pour ensuite être assemblés afin de former le microphone [14].

La voix des microphones MEMS utilisant les techniques de microfabrication est alors ouverte. En 1990, Bergqvist et Rudolf proposent les premiers microphones MEMS capacitifs [15,16] conçus entièrement par des techniques de micro-usinage, sans assemblage « à la main ». En effet, bien que le diaphragme et l'électrode fixe soient fabriqués sur deux substrats différents, ils sont assemblés par « wafer bonding ». On peut noter que le microphone dans [16] est le premier avec une électrode fixe présentant des perforations importantes (Figure 4.10), réduisant ainsi les effets d'amortissement dans le gap d'air. Ce microphone présente alors une sensibilité de 1.6 mV/Pa à 1 kHz et pour une tension de polarisation de 5 V, sa bande de fréquence s'étend de 2 Hz à 20 kHz. On retrouve, plus récemment (2007), un procédé utilisant le « wafer bonding » pour la fabrication d'un microphone MEMS capacitif dans [17].

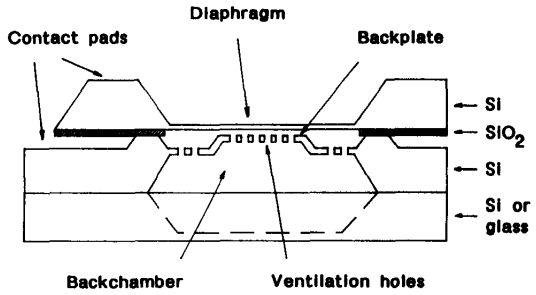


Figure 4.10. Microphone MEMS capacitif avec une électrode fixe possédant des perforations importantes [16].

En 1991, Scheeper et son équipe présentent le premier microphone MEMS capacitif utilisant une couche sacrificielle [18]. En effet, un substrat de silicium, sur lequel a été déposé successivement du dioxyde de silicium (face avant et arrière), de l'aluminium et du nitrure de silicium (Figure 4.11.1), est partiellement gravé par la face arrière grâce à une solution de KOH (Figure 4.11.2), définissant ainsi les trous acoustiques permettant l'évacuation de l'air. Puis, une gravure à l'acide fluorhydrique (HF) élimine une partie du SiO_2 afin de permettre la gravure de la couche sacrificielle d'aluminium par un mélange de H_3P0_4 / $HN0_3$ / CH_3COOH / H_20 (Figure 4.11.3). Une fine couche d'or est enfin déposée pour la métallisation du diaphragme. De cette façon, un microphone avec un diaphragme constitué de nitrure de silicium est obtenu. Malheureusement, ce microphone présente une bande de fréquence limitée (<40 Hz) et la sensibilité diminue quand la fréquence augmente.

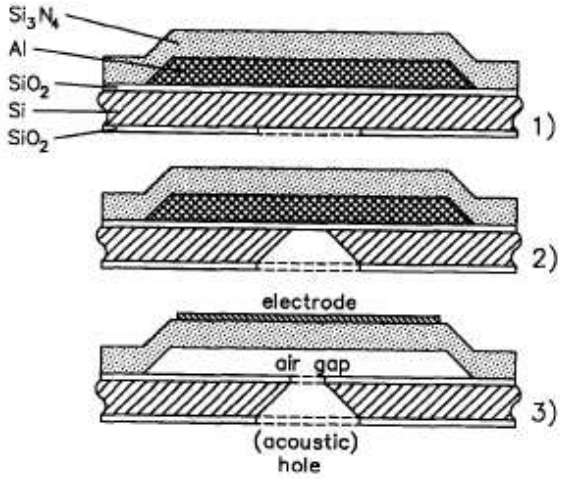


Figure 4.11. Microphone MEMS capacitif utilisant une couche sacrificielle d'aluminium [18].

Néanmoins, à partir d'un procédé similaire utilisant toujours une couche sacrificielle d'aluminium et un diaphragme en nitrure de silicium (Figure 4.12), Scheeper conçoit, en 1992, un nouveau microphone [19] et améliore ainsi les performances du précédent en augmentant l'épaisseur du gap d'air, mais aussi grâce à une électrode fixe possédant un plus grand nombre de trous. Les caractéristiques des différents microphones ainsi obtenus sont une sensibilité de 1 à 2 mV/Pa et une bande de fréquence pouvant aller jusqu'à 14 kHz. Cependant, l'avantage majeur de ce type de microphone n'est pas tellement ses performances, mais plutôt la possibilité de réaliser un microphone sur un seul substrat sans avoir recours aux techniques de collage ou de « wafer bonding ».

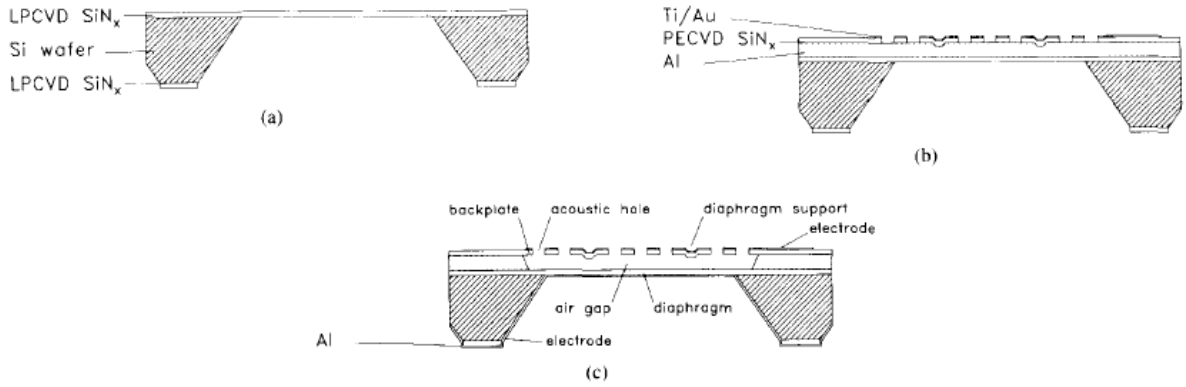


Figure 4.12. Microphone MEMS capacitif amélioré utilisant une couche sacrificielle d'aluminium [19].

A ce moment, on voit bien que l'amélioration des techniques de microfabrication commence donc à contribuer fortement à la miniaturisation des microphones. Cependant, afin de contrer les inconvénients causés par cette miniaturisation, plusieurs géométries de microphone et de nouveaux procédés sont développés. Ces nouvelles innovations visent surtout à réduire les effets d'amortissement du gap d'air et à augmenter la sensibilité des microphones.

Dans cette optique, Kühnel et Hess présentent, en 1992, un microphone MEMS capacitif avec une électrode fixe possédant des rainures [20]. Celles-ci permettent de réduire la résistance du gap d'air et offrent une alternative à la solution proposée dans [19], qui consistait à augmenter le nombre de trous dans l'électrode fixe. Cependant, ces rainures provoquent un gap d'air non uniforme, ce qui affecte le champ électrostatique du microphone.

En 1994, une nouvelle technique, dont l'objectif est de diminuer la rigidité du diaphragme et donc d'améliorer la sensibilité du microphone, est proposée par Scheeper et son équipe [21]. Elle consiste à fabriquer un diaphragme ondulée (*« corrugated diaphragm »*) (Figure 4.13) offrant ainsi la possibilité de contrôler la sensibilité mécanique du diaphragme grâce aux dimensions de ces ondulations [21].

Figure 4.13. Schéma d'un diaphragme ondulé [21].

Le procédé de la Figure 4.14 décrit la façon de fabriquer des diaphragmes ondulés dans [21]. Des ondulations de différentes épaisseurs sont gravées par RIE (plasma SF_6-O_2) sur un substrat de silicium, sur lequel a été déposé préalablement, par évaporation, un masque d'aluminium (Figure 4.14.a). Après avoir éliminé le masque d'aluminium, 1 µm de nitrure de

silicium est déposé par LPCVD sur les deux faces du substrat, cependant sur la face arrière de ce substrat, une fenêtre carrée de nitrure de silicium est gravée par RIE (plasma CHF_3/O_2) (Figure 4.14.b). Enfin, le substrat est gravé par la face arrière grâce à une solution de KOH, le diaphragme en nitrure de silicium est alors obtenu (Figure 4.14.c).

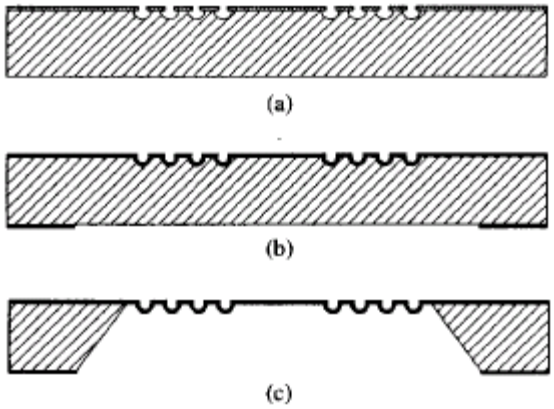


Figure 4.14. Procédé de fabrication d'un diaphragme ondulé [21].

En 1996, Zou et son équipe furent les premiers à utiliser un diaphragme ondulé **pour un microphone MEMS capacitif** [22,23] (Figure 4.15). Le procédé d'un tel microphone utilise sept masques différents et est détaillé dans [22]. Les ondulations du diaphragme sont réalisées par la gravure du substrat de silicium. Par la suite, on retrouve des microphones MEMS capacitifs avec des diaphragmes ondulés dans plusieurs travaux [24-27] et plus récemment dans [28] avec une mention spéciale pour celui-ci, puisqu'il a la particularité d'être fabriqué à partir d'une technologie CMOS (particularité qui fera l'objet du prochain paragraphe). Tous ces travaux montrent que la sensibilité du microphone est plus importante avec un diaphragme ondulé, cependant les procédés de fabrication de tels microphones sont plus complexes à mettre en œuvre.

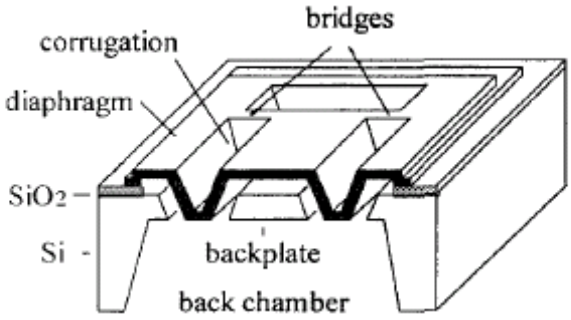


Figure 4.15. Microphone MEMS capacitif avec diaphragme ondulé [22].

Bergqvist et Gobet présentent, en 1994, un nouveau procédé de fabrication d'un microphone MEMS capacitif [29]. Ils utilisent les techniques de couche sacrificielle et de galvanoplastie (électrodéposition). En effet, à partir d'un substrat de silicium, une couche sacrificielle photorésistante est déposée sur la face avant de celui-ci. Puis l'électrode fixe en cuivre est fabriquée par galvanoplastie en utilisant comme moule une fine couche de titane/or, préalablement déposée sur la couche photorésistante. Dans un second temps, la face arrière du substrat est partiellement gravée par une solution KOH, cette gravure est arrêtée de façon à ce que le silicium restant forme le diaphragme. L'étape finale consiste à graver la couche sacrificielle photorésistante afin de libérer la microstructure et obtenir ainsi le microphone convoité (Figure 4.16). Ainsi une sensibilité de 1.6 mV/Pa pour une tension de polarisation de 28V a été obtenue, la bande de fréquence s'étend jusqu'à 10 kHz.

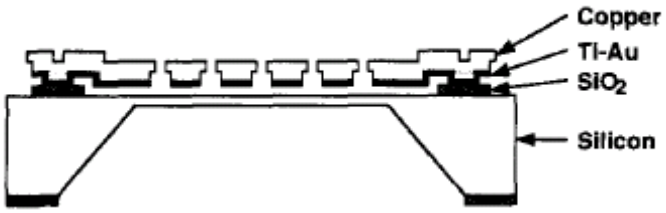


Figure 4.16. Microphone MEMS capacitif fabriqué à partir des techniques de couches sacrificielles et de galvanoplastie [29].

Plus récemment, on retrouve un procédé dans lequel l'électrode fixe est fabriquée par galvanoplastie dans [30], mais dans cet exemple, le diaphragme et l'électrode fixe sont fabriqués sur deux substrats différents puis assemblés.

I.3.c. Les microphones MEMS capacitifs - solutions spéciales

Comme on peut le voir, la majorité des microphones MEMS capacitifs précédemment décrits possèdent, de façon générale :

- un diaphragme de géométries différentes parfois circulaire, carré ou ondulé, et généralement ancré entièrement sur les côtés ;
- une électrode fixe, positionnée dessus ou dessous le diaphragme, avec plus ou moins de trous acoustiques permettant le passage de l'air dans la cavité arrière ;
- une cavité arrière permettant l'évacuation de l'air situé dans le gap d'air entre l'électrode fixe et le diaphragme.

Certains concepteurs n'ont pas hésité de sortir un peu de ces sentiers battus en proposant de nouvelles configurations originales. Parmi ceux-ci, on peut parler des microphones à double électrodes fixes, des microphones sans cavité arrière et dont les trous acoustiques sont situés sur le diaphragme, des microphones possédant des diaphragmes aux conditions d'ancrage différentes.

En 1996, Bay et son équipe proposent l'idée d'un microphone MEMS capacitif utilisant deux diaphragmes [31]. Ils étudient théoriquement les performances d'un tel microphone et proposent un procédé de fabrication (non mis en œuvre). D'après eux, l'avantage principal est l'augmentation de la sensibilité. Trois ans après, en 1999, Bay et son équipe publient une nouvelle étude sur un microphone MEMS capacitif possédant deux électrodes fixes [32]. Ils s'aperçoivent alors que la sensibilité peut-être relativement plus élevée que les microphones conventionnels. Malgré une proposition d'un procédé de fabrication, Bay reste au stade théorique. Il faut attendre l'année d'après pour que Rombach et son équipe conçoivent et fabriquent le premier microphone MEMS capacitifs à double électrodes fixes [33]. Ils mettent au point un procédé de fabrication, détaillé dans [33], qui consiste en une succession de dépôts puis de gravures de couches sacrificielles. En effet, le dépôt d'une couche de nitrure de silicium et d'une couche de polysilicium dopé bore formeront l'électrode fixe « basse ». Puis une couche de dioxyde de silicium est déposée et sera utilisée comme couche sacrificielle entre l'électrode fixe « basse » et le diaphragme. Ensuite, le dépôt d'un empilement de couches de nitrure de silicium, de polysilicium (dopé bore) et de nitrure de silicium définira le diaphragme. Une seconde couche de dioxyde de silicium est déposée et jouera aussi le rôle de couche sacrificielle entre le diaphragme et l'électrode fixe « haute ». Cette électrode fixe « haute » est constituée alors d'une nouvelle couche de polysilicium dopé bore. Une fois toutes les couches nécessaires déposées, le substrat est gravé avec une solution de KOH, l'électrode fixe « basse » est ainsi formée. Enfin, les deux couches sacrificielles de SiO_2 sont gravées par de l'acide fluorhydrique tamponné. La structure du microphone est alors libérée (Figure 4.17). La sensibilité obtenue

est de 13 mV/Pa pour une tension de polarisation de 1.5 V, et une bande de fréquence qui s'étend de 10 Hz à 20 kHz.

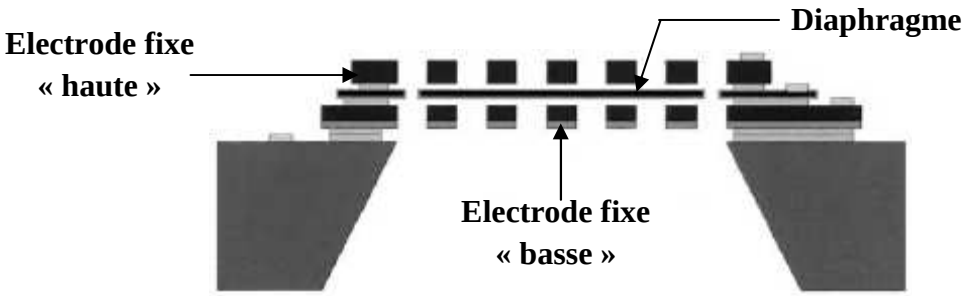


Figure 4.17. Microphone MEMS capacitif à double électrodes fixes [33].

Entre 2005 et 2008, on retrouve des travaux, publiés principalement par D.T. Martin et son équipe, sur un microphone MEMS capacitif à double électrode fixe pour des applications aéroacoustiques [34-37]. Ce microphone est fabriqué à partir du procédé SUMMIT V auquel sont ajoutées des étapes post-process. La Figure 4.18.b décrit l'évolution de ce procédé. La sensibilité obtenue est de 390 µV/Pa pour une bande de fréquence pouvant s'étendre de 300 Hz à 178 kHz. Les avantages apportés par une double électrode fixe sont une taille du microphone plus petite, une sensibilité plus élevée et une bande de fréquence plus large. Cependant, le procédé de fabrication d'un tel microphone peut être complexe.

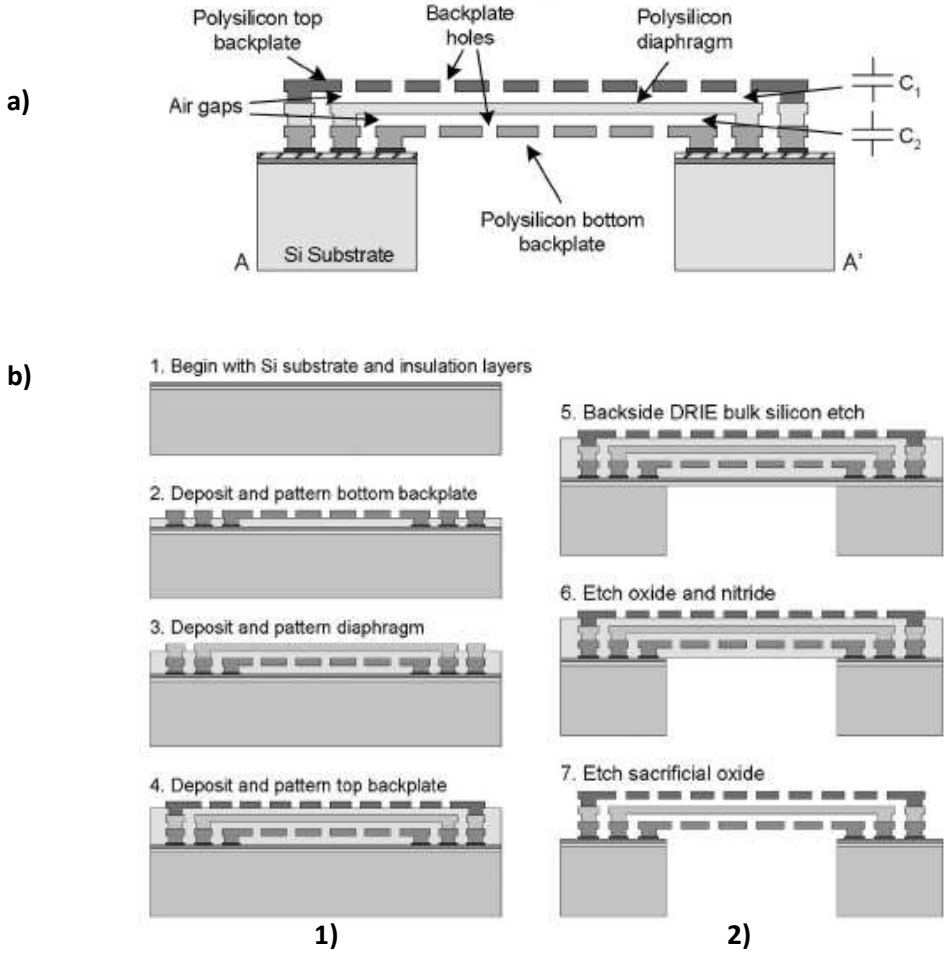


Figure 4.18. a) Structure du microphone MEMS capacitif à double électrode, b) procédé de fabrication du microphone : 1) procédé SUMMIT V, 2) étapes post-process [36].

D'autres types de microphones MEMS capacitifs ont vu le jour, notamment des microphones avec des diaphragmes aux conditions d'ancrage différentes. Notamment, dans [38] où le diaphragme est ancré en son centre sur un ressort formé par l'intersection, en leur milieu, de deux ponts fixés au substrat (Figure 4.19). Ce microphone est fabriqué à partir du procédé nommé MOSBE (*« MOlded Surface-micromachining and Bulk Etching release »*), détaillé dans [39]. La sensibilité de ce microphone atteint 12.63 mV/Pa et possède une bande de fréquence de 60 Hz à 20 kHz.

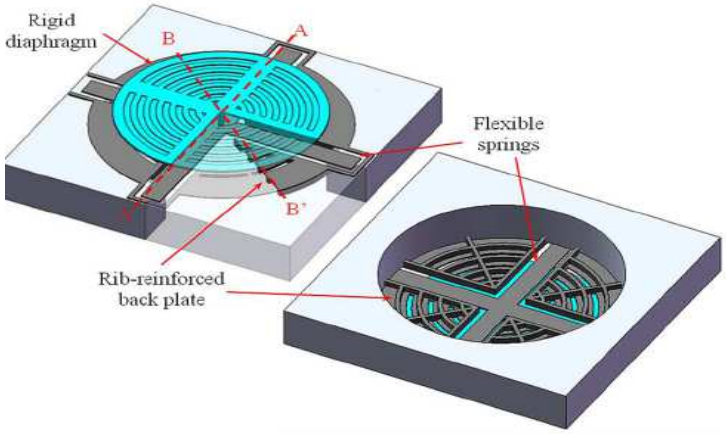


Figure 4.19. Vue du dessus et du dessous du microphone MEMS capacitif dans [38].

Certains microphones ont leur diaphragme supporté par des poutres. C'est le cas de [40] (Figure 4.20) ou encore de [41] et [42]. Ceci permet de diminuer la rigidité du diaphragme et donc d'augmenter la sensibilité du microphone. L'inconvénient majeur de ce type de microphone est sa réponse en basse fréquence qui peut-être très faible, jusqu'à plusieurs centaines de hertz, à cause du court-circuit acoustique engendré par les ouvertures incontournables liées au fait que le diaphragme soit supporté par des poutres.

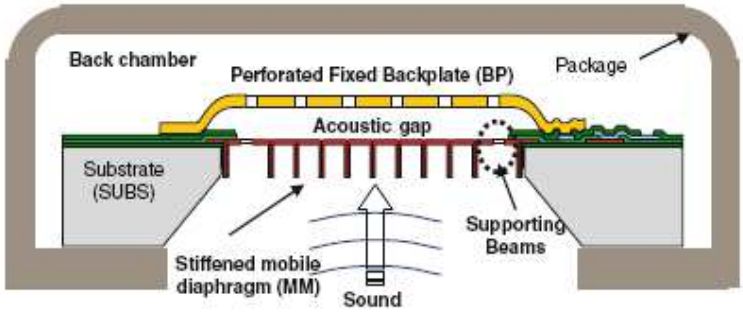


Figure 4.20. Microphone MEMS capacitif dont le diaphragme est supporté par des poutres [40].

On trouve aussi certains microphones MEMS capacitifs qui ne possèdent pas de cavité arrière et dont les trous acoustiques se situent sur le diaphragme afin de permettre à l'air du gap de s'échapper dans l'environnement ambiant. C'est le cas de [43-46]. Dans ce genre de microphone, les trous situés sur le diaphragme jouent un double rôle : évacuer l'air du gap, comme on l'a dit précédemment, afin de diminuer les effets d'amortissement dans ce gap d'air et d'égaliser la pression, mais ils servent aussi de trous de gravure, c'est-à-dire qu'ils permettent de graver la couche sacrificielle située entre l'électrode fixe et le diaphragme. Dans [43], une matrice de microphones est fabriquée à partir du procédé PolyMUMPS. Un microphone possède un diaphragme ondulé composé de deux couches de polysilicium (Poly1 et Poly2 du procédé PolyMUMPS) avec des perforations, 28 trous circulaires de 4 µm de diamètre, répartis équitablement sur la surface du diaphragme. Une couche de parylène-C (polymère) est déposée, à la fin du procédé, afin de contrôler la taille de ces trous et s'ajoute

donc dans la composition du diaphragme. La couche sacrificielle de verre phosphosilicate est gravée, par l'intermédiaire des trous, avec un mélange de HF et de HCl. Le diaphragme du microphone est alors libéré (Figure 4.21). Le capteur MEMS est constitué de 64 microphones capacitifs, la bande de fréquence testée s'étend de 100 Hz à 40 kHz mais peut être étendue jusqu'à 400 kHz avec une interface électronique adaptée. Ce capteur est utilisé dans la mesure de couches limites turbulentes (domaine de la mécanique des fluides).

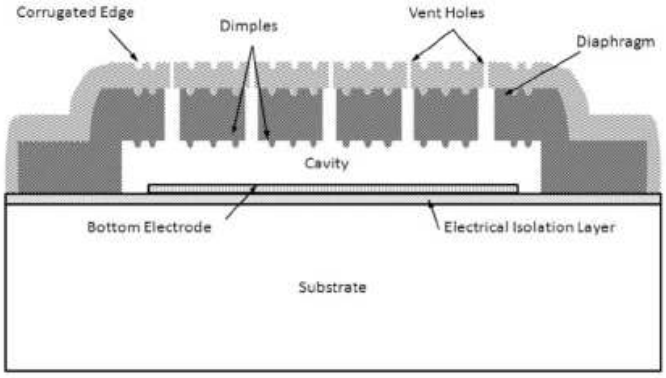
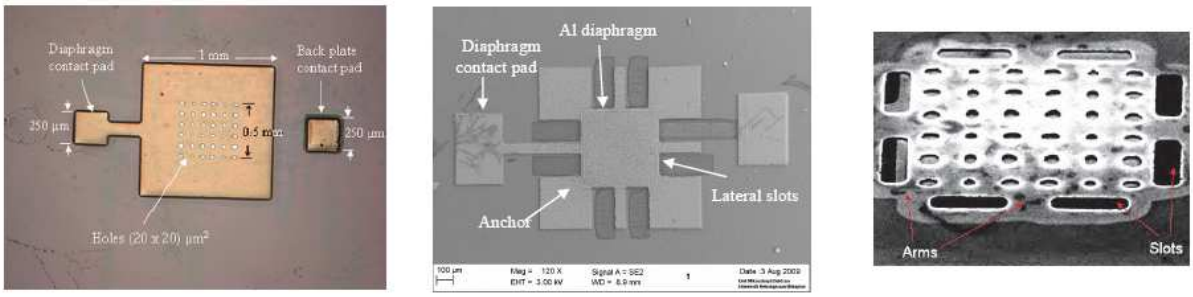


Figure 4.21. Microphone MEMS capacitif sans cavité arrière et avec des trous sur le diaphragme [43].

Une autre équipe a étudié plusieurs types de microphone qui n'ont pas de cavité arrière [44-46]. Certains diaphragmes possèdent seulement des trous [44], ou seulement des ouvertures sur les côtés [45], ou encore les deux à la fois [46] (Figure 4.22.a, b, c respectivement). Dans [45,46], les diaphragmes sont aussi portés par des poutres. Dans chaque cas, le procédé de fabrication repose sur des étapes de dépôts, de lithographie et de gravure et comporte trois à cinq masques. Dans [45,46], le diaphragme et l'électrode fixe sont en aluminium, qui est déposé par pulvérisation. Le diaphragme est libéré par la gravure d'une résine (AZ1500) qui joue le rôle de couche sacrificielle. Dans aucun des cas, la sensibilité en fonction de la fréquence n'a été présentée. Seule la sensibilité pour une pression et une fréquence inconnues a été mesurée dans [45,46], elle est de 1.125µV pour une tension de polarisation de 3V. La fréquence de résonance théorique du microphone devrait être aux alentours de 528 kHz [45]. De plus, comme précédemment, les trous et les ouvertures sur le diaphragme peuvent faire chuter la sensibilité en basse fréquence, mais aucune information n'est fournie à ce sujet par les auteurs.



a) **b)** **c)**

Figure 4.22. Microphone MEMS capacitif avec un diaphragme possédant : a) des trous, b) des ouvertures sur les côtés, c) des trous et des ouvertures [44-46].

L'avantage majeur de tels microphones est leur procédé de fabrication. En effet, les microphones ne possédant pas de cavité arrière, il suffit, après que tous les matériaux nécessaires ont été déposés, de graver la couche sacrificielle pour libérer le diaphragme. Le masque de gravure, pour cette étape, est défini par le diaphragme perforé lui-même.

I.3.d. Les microphones capacitifs en technologie CMOS-MEMS

Après avoir discuté des microphones MEMS capacitifs traditionnels et de quelques créations originales, nous allons maintenant parler des microphones MEMS capacitifs intégrés avec leur interface électronique, particulièrement ceux fabriqués à partir d'un procédé CMOS standard.

En 1991, Kühnel avait déjà proposé un microphone capacitif intégré avec transistor FET (cf. chapitre 1 p.13). Mais il faut attendre 1995-1996, pour voir apparaître les premiers microphones MEMS capacitifs intégrés avec leur interface électronique [47,48]. En effet, en 1996, Bernstein et Borenstein [48] fabriquent un microphone MEMS capacitif intégré avec un amplificateur JFET. La galvanoplastie est utilisée pour fabriquer l'électrode fixe de ce microphone de façon similaire à [29]. En 1998, Pedersen et son équipe proposent le premier microphone MEMS capacitif fabriqué à partir d'un procédé standard CMOS [49,50]. Dans un premier temps [49], il intègre avec le microphone un circuit de modulation de fréquence à sortie numérique. Puis, il améliore le microphone précédent en intégrant un préamplificateur et un convertisseur de tension continu/continu (*« DC-DC converter »*), qui génère la tension de polarisation pour le microphone [50]. La fabrication d'un tel microphone est décrite par la Figure 4.23. La puce initiale contenant le circuit électronique, fabriqué par un procédé CMOS, est utilisée comme substrat de départ pour la fabrication du microphone. Ensuite plusieurs couches seront déposées pour former le microphone : le diaphragme et l'électrode fixe sont en polyamide et polarisés par l'intermédiaire d'une couche de chrome/platine/chrome. La couche sacrificielle est en aluminium et une couche de résine protège le circuit électronique pendant la gravure. Un masque de chrome est utilisé pour la gravure RIE de la face arrière du substrat pour la création de la cavité arrière du microphone. On peut parler ici d'un procédé post-CMOS avec ajout de couches et donc de technologie CMOS-MEMS. La sensibilité de ce microphone atteint 10 mV/Pa pour une tension de polarisation de 1.9 V, et une fréquence de résonance de 8 kHz (à -3 dB).

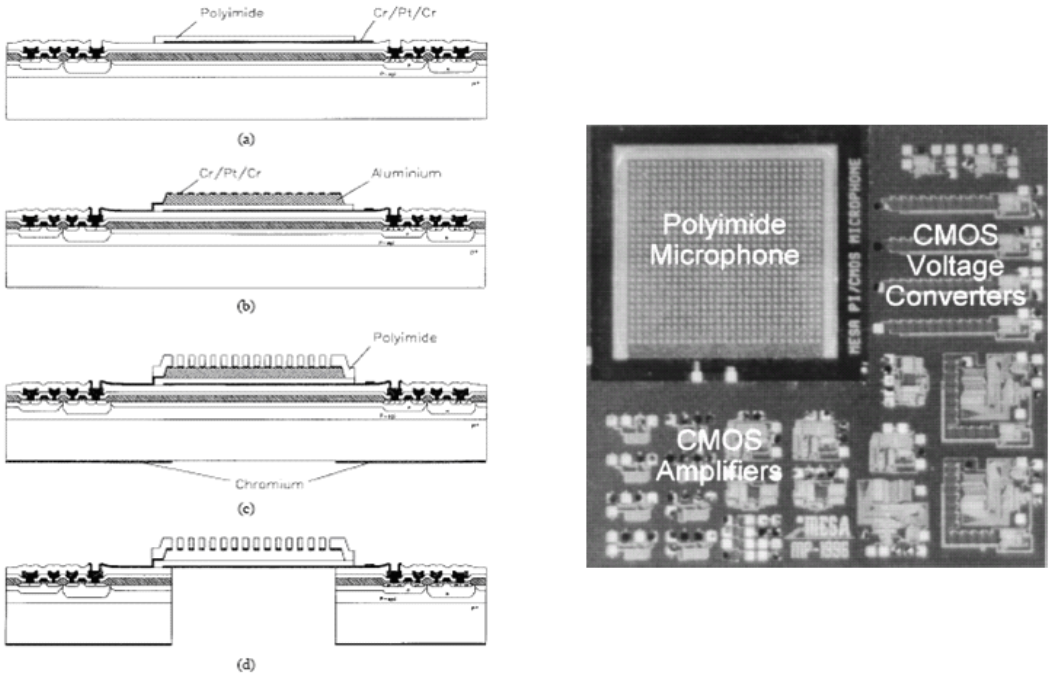


Figure 4.23. Microphone MEMS capacitif à partir d'un substrat CMOS [50] : a) dépôt de chrome/platine/chrome (pour la polarisation du diaphragme) et de polyamide (diaphragme), b) dépôt d'aluminium (couche sacrificielle) et de chrome/platine/chrome (polarisation pour l'électrode fixe), c) dépôt de polyamide (électrode fixe) et de chrome (masque pour la face arrière du substrat), d) gravure de la couche sacrificielle et de la face arrière du substrat.

En 2003, Neumann et son équipe développent un microphone MEMS capacitif à partir des couches existantes d'un procédé CMOS [51]. Pour cela, ils utilisent une variante des techniques de micro-usinage proposé dans [1 (chapitre 1)] (Figure 4.24) pour la fabrication d'un micro-haut-parleur. Ce microphone est composé de six diaphragmes carrés de 320 µm de côté. Chaque diaphragme est composé de métal et d'oxyde. Le substrat est utilisé comme électrode fixe. Une couche de polymère (téflon) recouvre le diaphragme créant ainsi un diaphragme hermétique et une cavité. Le microphone agit en tant que capacité variable dans un oscillateur intégré sur la même puce et utilisé dans une modulation de fréquence. Ainsi le signal est transmis par l'intermédiaire d'un signal FM et est retranscris par un récepteur FM. La sensibilité du microphone s'élève à 1.4 mV/Pa et possède une bande de fréquence de 10 Hz à 6 kHz.

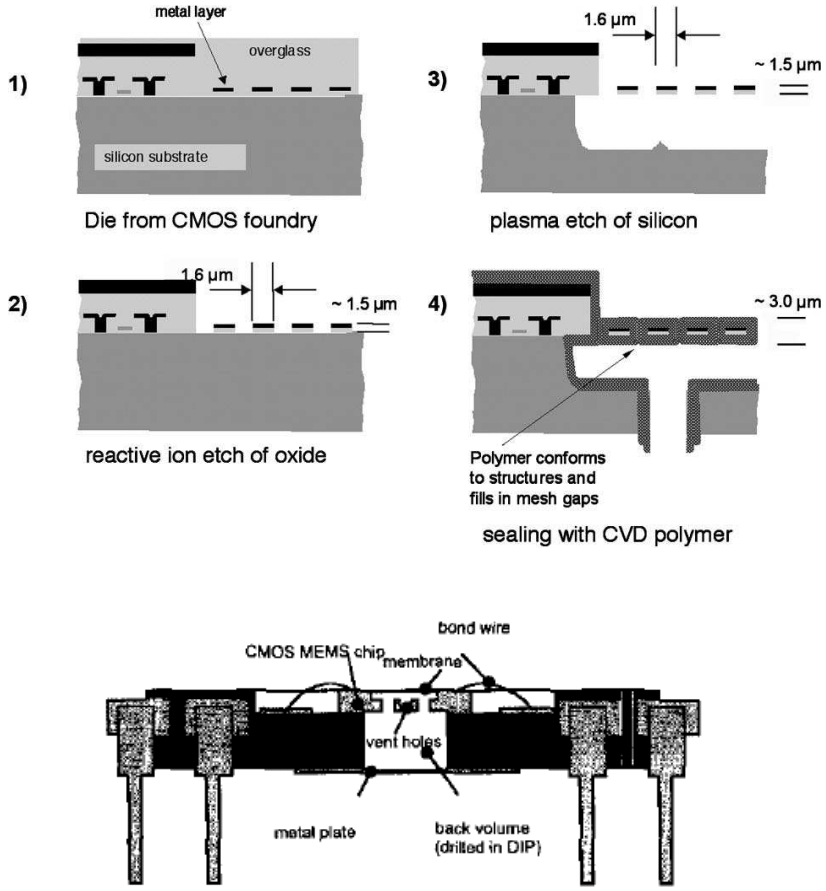


Figure 4.24. Procédé CMOS-MEMS utilisé dans la fabrication d'un micro-haut-parleur [1chap1] (en haut). Une variante de ce procédé est utilisée dans [51] pour la fabrication d'un microphone (en bas).

En 2009, Wu et son équipe proposent un microphone MEMS capacitif à partir de la technologie CMOS 0.5 µm de MXIC (Macronix) à deux niveaux de polysilicium et deux niveaux de métal (2P2M) [42,52]. Le diaphragme est formé par une couche métallique et l'électrode fixe perforée est formée par une couche de polysilicium (Figure 4.25). La face arrière du substrat est gravée par plasma à couplage inductif (*« inductively coupled plasma etching », ICP etching*). La couche sacrificielle d'oxyde est gravée par une solution de Silox Vapox et forme alors un gap d'air de 1.4 µm. On peut remarquer que ce microphone possède de petites ouvertures et plusieurs petites poutres supportant le diaphragme (cf. paragraphe précédent), réduisant ainsi les contraintes et améliorant la sensibilité. La sensibilité du microphone est de l'ordre de 5 mV/Pa à 1 kHz et pour une tension de polarisation de 2.7 V, la fréquence de résonance est estimée à 40 kHz.

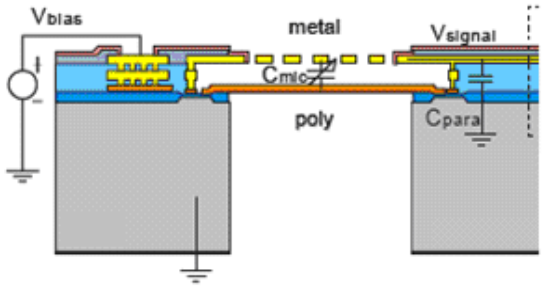


Figure 4.25. Microphone MEMS capacitif fabriqué à partir d'un procédé CMOS [42].

Un autre microphone MEMS capacitif basé sur la technologie CMOS 0.35 µm, d'UMC, à un niveau de polysilicium et quatre niveaux de métal, est proposé, en 2011, par Huang et son équipe [28] (Figure 4.26). Le diaphragme est ondulé afin de diminuer les contraintes et d'améliorer ainsi la sensibilité.

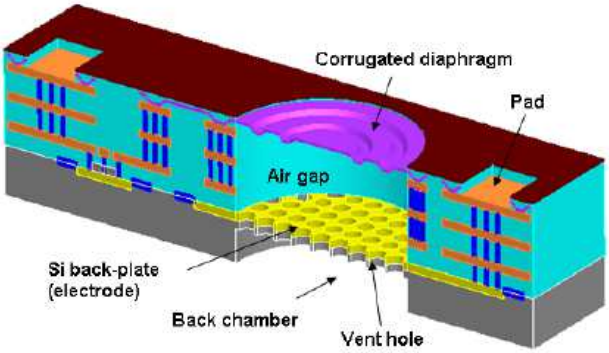


Figure 4.26. Structure du microphone MEMS capacitif développé dans [28].

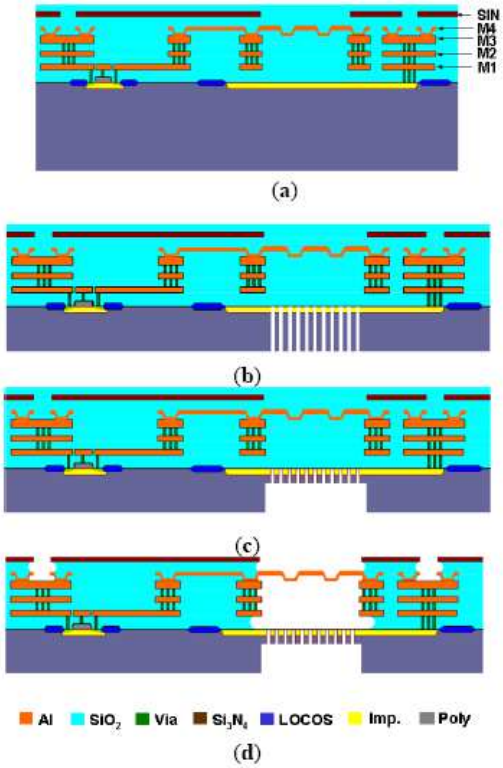


Figure 4.27. Procédé de fabrication du microphone MEMS capacitif développé dans [28] à partir d'un procédé CMOS.

Le procédé de fabrication est décrit par la Figure 4.27. A partir du procédé CMOS terminé, le diaphragme ondulé est formé (Figure 4.27.a) avec la couche métallique M4. La face arrière du substrat est partiellement coupée par un procédé *« grinding »* (coupe abrasive), puis est gravée par DRIE afin de définir les trous acoustiques (Figure 4.27.b). Une couche de silicium est ensuite déposée pour rendre l'électrode fixe plus rigide, et une seconde gravure DRIE du substrat forme alors la cavité arrière du microphone et définit aussi l'épaisseur de l'électrode fixe (Figure 4.27.c). Finalement, la couche sacrificielle d'oxyde, entre le diaphragme et l'électrode fixe, est éliminée par gravure humide (Figure 4.27.d). La couche de passivation de nitrure de silicium sert de protection durant cette gravure. Le microphone est intégré sur la même puce avec un amplificateur. La sensibilité du microphone s'élève à environ 8 mV/Pa à 1 kHz pour une tension de polarisation inconnue mais située entre 1.65 et 3.6 V, la bande de fréquence plate commence à partir de 100 Hz et s'étend jusqu'à 20 kHz.

I.3.e. Les microphones MEMS capacitifs commercialisés

Tous ces travaux ont inévitablement menés à la commercialisation de microphones MEMS capacitifs. Et grâce aux procédés développés pour la fabrication des microphones MEMS capacitifs, ils sont devenus très attractifs pour les industriels. En effet, ces nouveaux procédés de fabrication des microphones MEMS, permettant souvent l'intégration monolithique ou hybride avec l'électronique, offrent la possibilité d'une production massive et à faible coût. Si bien qu'aujourd'hui, les microphones MEMS capacitifs représentent une part non négligeable du marché des MEMS. On les retrouve souvent dans des applications grand public telles que les *smartphones*, les tablettes, les ordinateurs portables, les caméscopes, les kits main-libres,…. Tout ceci arrange les affaires des principales compagnies présentes dans le secteur des microphones MEMS (capacitifs) comme par exemple : Akustica, Knowles Acoustic, Analog Devices, Wolfson, Infineon, ST Microelectronics, Memstech.

Le premier microphone MEMS capacitif commercialisé est le SiSonic de Knowles Acoustic [53]. Le microphone consiste en un diaphragme circulaire en polysilicium d'épaisseur 1 µm et de diamètre de 560 µm, et d'une électrode fixe perforée en nitrure de silicium et en polysilicium, séparés par un gap d'air de 4µm (Figure 4.28). Le procédé de fabrication utilise dix masques, deux couches de polysilicium, et est produit par Sony Semiconductor au Japan pour Knowles Acoustic. Le microphone est fabriquée sur une puce tandis que son interface électronique est fabriquée sur une autre puce via un procédé CMOS, les deux sont connectées et placées dans un même package.

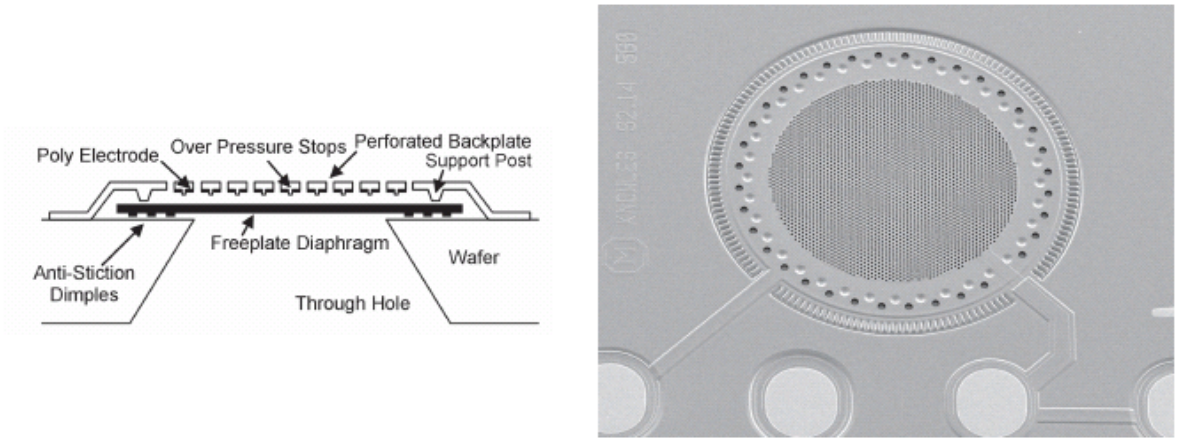


Figure 4.28. Microphone MEMS SiSonic : vue en coupe (à gauche), Image MEB (à droite) [53].

De son côté, Akustica (groupe Bosch) a été le premier a développé des microphones CMOS-MEMS. Pour fabriquer leur microphone CMOS-MEMS, Akustica utilise le procédé développé à l'université de Carnegie Mellon (Pittsburgh, USA) que l'on a déjà rencontré auparavant dans le paragraphe précédent et dans l'introduction [1 (chapitre 1),51]. Une des couches métalliques du procédé CMOS est utilisée pour former le diaphragme et est libérée grâce à la gravure des couches sacrificielles intermétalliques. La Figure 4.29-a montre une image MEB d'une partie du microphone de Akustica [54] (une ancienne série : AKU2000). Les derniers modèles de microphone CMOS-MEMS d'Akustica (AKU230 [55]), sortis en 2011, intègrent sur la même puce le microphone, un préamplificateur et un convertisseur analogique-numérique sigma-delta. Ainsi le signal de sortie du microphone est un signal numérique à un bit, plus précisément en PDM (« *Pulse Density Modulation* »), cela facilite le traitement du signal et offre ensuite un signal acoustique de meilleure qualité, une fois revenu dans le monde analogique. Ce microphone possède une bande de fréquence allant de 50 Hz à 22 kHz, et une sensibilité de -26 dBFS (unité de signal audio numérique, elle indique le rapport entre le niveau de ce signal et le niveau le plus élevé qui puisse exister avec son échelle de valeurs numériques).
Akustica développe aussi des microphones MEMS à sortie analogique mais le microphone MEMS et son interface électronique sont fabriqués sur deux puces distinctes [56] (Figure 4.29-b). La sensibilité de ce microphone atteint -38 dBV/Pa, soit 12 mV/Pa, sa bande de fréquence s'étend de 60 Hz à 12.5 kHz.

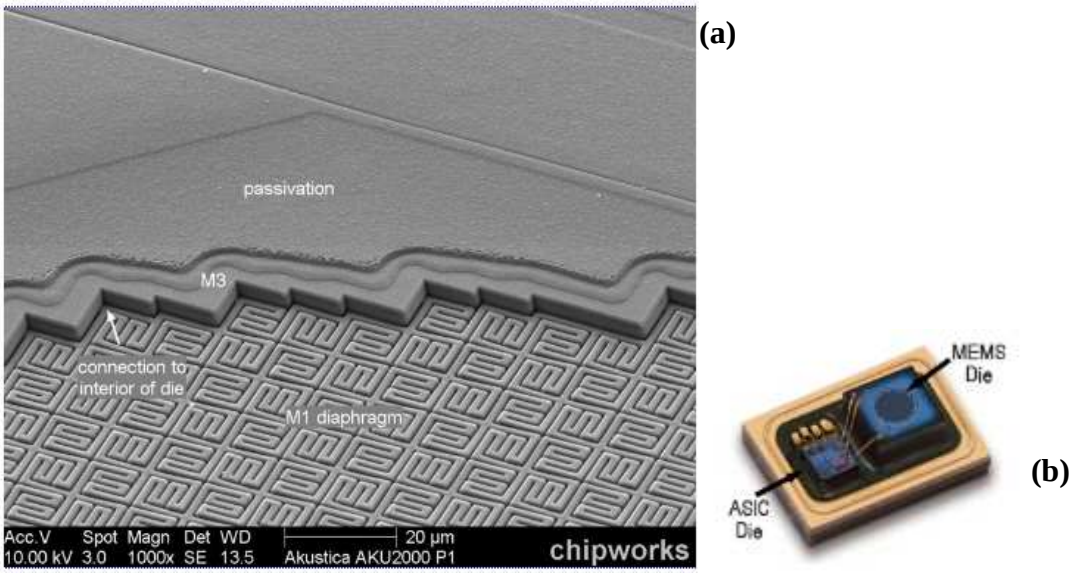


Figure 4.29. a) Image MEB du microphone CMOS-MEMS AKU2000 (ancienne série) [54], b) microphone MEMS à sortie analogique AKU340 (intégration hybride) [56].

Analog Devices propose aussi plusieurs microphones MEMS capacitifs à sortie numérique et analogique [57]. D'une façon similaire à Akustica, les systèmes de microphones MEMS à sortie numérique d'Analog Devices intègrent le microphone, un préamplificateur et un convertisseur analogique-numérique, quant au microphone analogique, un amplificateur est intégré. Apparemment, Analog Devices se base sur son fameux procédé iMEMS (cf chapitre 2) pour fabriquer ses microphones MEMS [54], ce procédé intra-CMOS laisse à penser que les microphones et leur interface électronique sont intégrés sur la même puce, mais il reste difficile de le confirmer. En ce qui concerne les performances des microphones, on peut noter une sensibilité de -26 dBFS pour ceux à sortie numérique et -38 dBV/Pa, soit 12 mV/Pa, pour les microphones à sortie analogique. La bande de fréquence s'étend, en moyenne, de 100 Hz à 15 kHz.
Infineon développe aussi des microphones MEMS dont le diaphragme et l'électrode fixe sont en polysilicium [54,58,59]. ST Microelectronics propose des microphones MEMS numériques [60]. Wolfson développe, quant à lui, des microphones MEMS à sortie numérique et analogique basée sur une technologie CMOS-MEMS [61].

Malheureusement, il existe très peu d'informations sur les détails des procédés de fabrication de ces différents microphones MEMS, sans doute parce que c'est un enjeu économique et de compétitivité majeur soumis à la dure loi des brevets.

I.4. Récapitulatif et perspectives

Au vu des informations rassemblées dans les paragraphes précédents, ces dernières décennies ont vu évoluer rapidement les microphones MEMS capacitifs du stade de recherche jusqu'à la commercialisation, ces dernières années, de systèmes (microphone + électronique) monolithiques d'une qualité impressionnante et à des prix imbattables. Il est sûr que les progrès des techniques de microfabrication ont rendu possible cette aventure « micro-acoustique ». De plus, chercheurs et industriels ont fait preuve d'idées originales pour mettre au point des microphones de plus en plus performants. Ainsi, nous avons pu rencontrer une variété de procédés de fabrication mais aussi des géométries différentes et innovantes permettant l'intégration et l'amélioration des performances des microphones MEMS capacitifs.

Pour la suite de la thèse qui consistera en la conception, la fabrication et la caractérisation d'un microphone MEMS capacitif, il est important de rappeler quelles sont les caractéristiques importantes d'un microphone MEMS capacitif :

- la **capacité initiale** du microphone pour une **tension de polarisation** donnée ;
- la **sensibilité** déterminée grâce à la **variation de capacité** engendrée par une force extérieure ;
- la **bande passante**, plage de fréquence dans laquelle cette sensibilité reste constante ;
- la **tension de collage**, à prendre en compte pour éviter tout problème de court-circuit et d'immobilisation du diaphragme.

A ces points nous pouvons ajouter, le taux de distorsion harmonique (THD) et le rapport signal sur bruit (SNR). Le THD, est une caractéristique qui ne sera pas prise en compte et qui n'a pas été développée dans ce sujet de thèse. Pour expliquer brièvement, le THD est en quelque sorte le niveau de pression à partir duquel le microphone n'a plus une réponse linéaire. Le SNR sera expliqué et étudié le moment voulu, dans la suite de la thèse, lors de la conception du microphone.

Pour résumer, nous avons :

- les caractéristiques principales d'un microphone MEMS capacitif ;
- les informations sur la technologie CMOS AMS 0.35 µm utilisée pour la fabrication du microphone ;
- défini une étape supplémentaire post-CMOS qui consiste en la gravure d'une couche sacrificielle pour libérer les microstructures du microphone ;
- des idées pour améliorer les performances du microphone grâce à une littérature abondante.

Nous possédons donc toutes les cartes en main pour commencer la conception et la fabrication d'un microphone MEMS capacitif.

II. Modélisation et conception de microphones MEMS capacitifs de type I

Dans ce paragraphe, nous discuterons de la modélisation et de la conception de microphones MEMS capacitifs en respectant les limites et les contraintes inhérentes à la technologie CMOS 0.35 µm AMS. Nous commencerons par mettre au point un bref cahier des charges. Puis, à partir de la technologie CMOS-MEMS définie précédemment, trois microphones MEMS capacitifs différents seront modélisés, leurs caractéristiques seront étudiées grâce aux outils de modélisation et de simulation. Finalement, un layout destiné à la technologie CMOS 0.35 µm AMS sera réalisé à partir de cette modélisation et envoyé au fondeur AMS.

II.1. Cahier des charges

Le but est de créer un microphone MEMS capacitif à partir de la technologie CMOS 0.35 µm AMS. Il faudra donc faire avec les différents matériaux et leurs caractéristiques (propriétés mécaniques, dimensions,…) proposés par la technologie CMOS AMS, définie précédemment (cf. chap.3). En ce qui concerne les performances du microphone, rien n'a été défini au début si ce n'est que le microphone devait fonctionner dans la bande de fréquence audio : 20 Hz-20kHz. Toutefois, il serait bienvenu que le microphone possède une sensibilité comparable aux microphones d'aujourd'hui, c'est-à-dire quelques mV/Pa. La capacité devra s'élever à quelques unités de picoFarads (pF) afin de permettre une mesure par une interface électronique extérieure. Quant à la tension de collage, elle devra être supérieure à 5V, nous permettant ainsi de polariser le microphone avec une tension de 1V minimum et de rester plus ou moins à l'écart de cette tension de collage pour éviter tous risques de court-circuit.

De plus, les microphones typiques possèdent, nous l'avons vu, un diaphragme sans trou et entièrement ancré à ses bords ainsi qu'une cavité arrière. L'approche que nous proposons ici est de réaliser un microphone sans cavité arrière avec un diaphragme supporté par des poutres afin d'améliorer la sensibilité et possédant des trous afin de favoriser la gravure de la couche sacrificielle mais aussi de contrôler les effets du gap d'air. Cette approche permettrait ainsi de fabriquer un microphone CMOS-MEMS avec une seule étape de gravure post-CMOS ce qui présenterait un avantage certain dans la fabrication des microphones MEMS capacitif.

II.2. Structure du microphone MEMS capacitif de type I

Comme nous l'avons vu précédemment, plusieurs groupes de recherche et d'industriels ont développé différentes structures de microphone MEMS capacitifs, utilisant souvent des technologies dédiées pour la fabrication du microphone mais aussi, parfois, des technologies CMOS. Néanmoins, la plupart de ces microphones possèdent un diaphragme mobile et une électrode fixe (*« backplate »*) perforée afin de réduire les effets d'amortissement du gap d'air qui les sépare. En-dessous de cette électrode fixe, il existe une cavité arrière (*« back-chamber »*) pour permettre l'évacuation de l'air issu de ce gap.

Les travaux menés dans cette thèse proposent une structure de microphone différente. En effet, la structure de notre microphone ne contient pas de cavité arrière et est composée d'un diaphragme perforé mobile et d'une électrode fixe pleine (sans trou) séparés par un gap d'air. Ce type de structure permet ainsi d'utiliser un procédé CMOS standard (ici 0.35 µm AMS) pour la fabrication du microphone, en ajoutant une seule étape post-process CMOS qui consiste en la gravure d'une couche sacrificielle d'oxyde. Nous avons rencontré dans [43,44,46] une structure de microphone similaire mais fabriquée par des technologies dédiés aux MEMS.

Les prochaines sections s'attacheront donc à décrire, dans un premier temps, la structure du microphone MEMS. Puis, un circuit équivalent à constantes localisées sera proposé pour modéliser le microphone, en prenant en compte les effets des trous sur le comportement de celui-ci. Chaque paramètre de ce circuit équivalent sera ensuite déterminé, à l'aide de logiciels de simulation utilisant la méthode des éléments finis (FEM) tels que CoventorWare ou ANSYS. De cette façon, les performances du microphone pourront être estimées avant de passer à sa fabrication.

Pour rappel, le microphone est fabriqué à partir de la technologie CMOS 0.35 µm AMS, composée, principalement, d'une couche de passivation (nitrure de silicium), quatre couches métalliques (TiN/AlCu/TiN), trois couches de vias (tungstène) et plusieurs couches d'oxyde (dioxyde de silicium) (Figure 4.30).

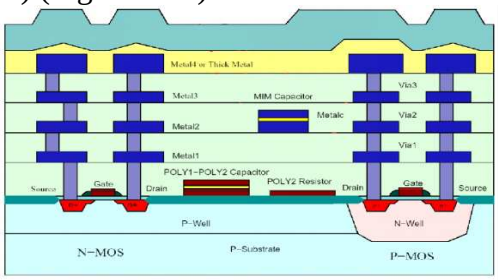


Figure 4.30. Rappel des différentes couches de la technologie CMOS 0.35 µm AMS.

Dans le cas de notre structure, le diaphragme et l'électrode fixe du microphone sont formés par les différentes couches métalliques, le gap d'air entre ces deux électrodes est obtenu par la gravure des couches sacrificielles d'oxyde par l'intermédiaire des trous sur le diaphragme du microphone. La technologie CMOS AMS impose les dimensions verticales de la structure telles que les épaisseurs du diaphragme et du gap d'air. La Figure 4.31 montre différentes

vues de la structure du microphone, et les dimensions correspondantes sont listées dans le Tableau 4.1.

D'une façon similaire à [40-42,45,46], nous avons choisi un diaphragme carré supporté, par quatre poutres (ou bras) ancrées dans la couche d'oxyde par l'intermédiaire des vias. Ceci permet, comme nous l'avons vu, de diminuer la rigidité du diaphragme et donc d'améliorer la sensibilité du microphone. Le diaphragme sera formé par la couche métallique supérieure, c'est-à-dire M4, tandis que l'électrode fixe sera créée à partir de la couche métallique M2. Ainsi le gap d'air résultant sera formé après la gravure de l'oxyde entre M4 et M2, soit une épaisseur de 2.64 µm (valeur typique donnée par le fondeur). Sur le diaphragme, sont disposées deux catégories de trous que nous appellerons « gros trous » et « petits trous ».

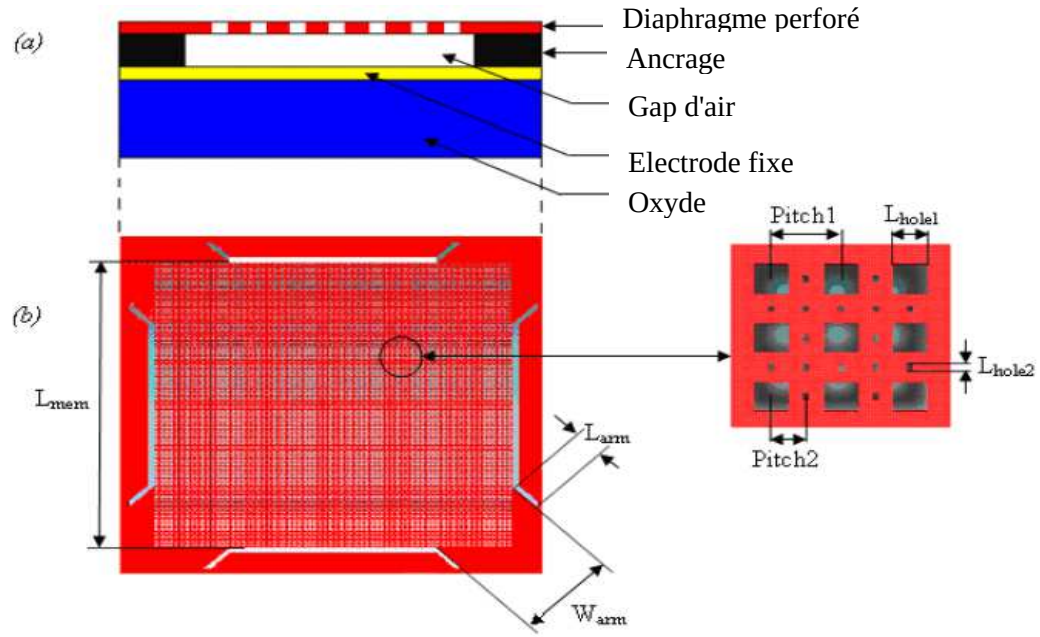


Figure 4.31. Vue en coupe (a) et vue du dessus (b) du microphone MEMS capacitif.

Eléments	Dimensions (µm) (ou valeur)
Longueur du diaphragme (L_{mem})	500
Epaisseur du diaphragme (t_{mem})	0.925
Longueur du bras (L_{arm})	71
Largeur du bras (W_{arm})	141
Longueur des gros trous (L_{hole1})	5
Ecart ou pitch entre deux gros trous (Pitch1)	10
Nombre de gros trous	2500
Longueur des petits trous (L_{hole2})	1
Ecart ou pitch entre deux petits trous (Pitch2)	5
Nombre de petits trous	7301
Epaisseur air gap (h_a)	2.64

Tableau 4.1. Dimensions des différents éléments de la structure du microphone M4-M2.

Les petits trous sont des carrés de 1 µm de côté, distribués régulièrement sur la surface du diaphragme dans le but de permettre la gravure de l'oxyde plus rapidement. Les gros trous sont des carrés de 5 µm de côté et ont pour objectif de contrôler les effets d'amortissement liés au gap d'air et par la même occasion permettre la gravure de l'oxyde sacrificiel. La

position et la dimension de ces gros trous ont été choisies afin d'obtenir une réponse plate près de la fréquence de résonance du microphone. La Figure 4.32 montre une vue en coupe plus détaillée de la structure du microphone.

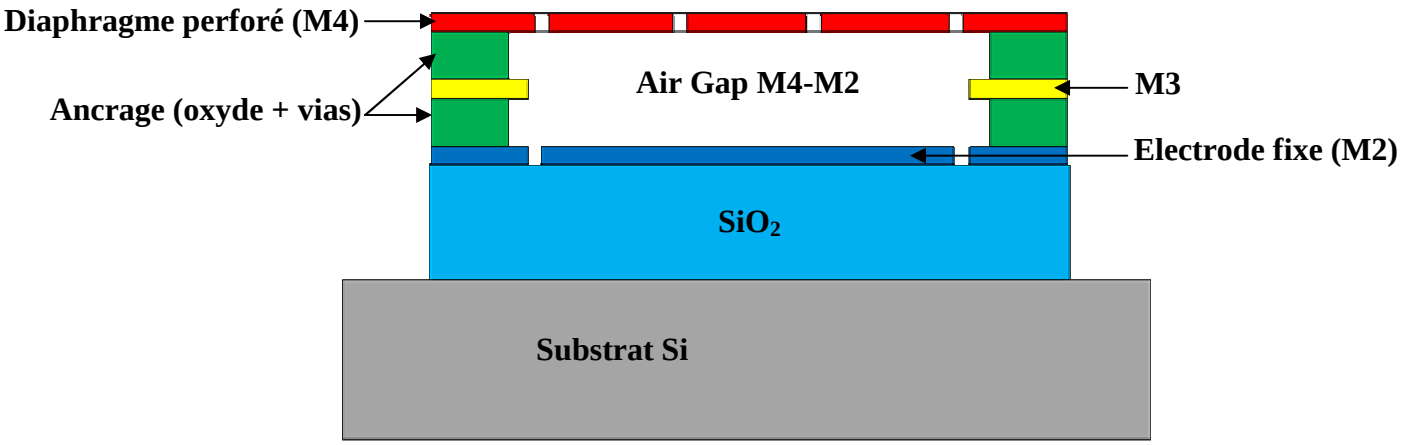


Figure 4.32. Vue en coupe plus détaillée de la structure du microphone M4-M2.

II.3. Modélisation du microphone MEMS capacitif de type I

Il existe plusieurs méthodes de modélisation pour les microsystèmes. Ces méthodes de modélisation peuvent se classer en trois grandes catégories :

- les méthodes analytiques et semi-analytiques : cette approche résout les équations du système directement par une solution analytique ou grâce à des schémas électriques équivalents basés sur des analogies entre différents domaines du système étudié (élecro-acoustique, électro-mécanique, acousto-mécanique,…). Les solutions analytiques des équations décrivant le système peuvent être parfois très complexes à obtenir voir impossible. Les schémas électriques équivalents permettent de faire face à ce problème en proposant une solution moins complexe, basée sur des simplifications plus ou moins précises. Cependant, le domaine de validité de ces schémas électriques reste restreint ;
- la méthode de simulation de circuits vise à combiner une description du système à un degré de liberté et un logiciel de simulation de circuits. Cette méthode fait aussi appel à des analogies entre le domaine électrique et différents autres domaines physiques du système. Le comportement physique des différents éléments du circuit sont décrits par un langage informatique comportemental tel que VHDL-AMS, SystemC,…. Une fois la description des éléments formant le circuit réalisée, un environnement de simulation de circuits est nécessaire pour analyser ce circuit. Les logiciels permettant la simulation de circuits sont par exemple Cadence ou même Matlab/Simulink. L'avantage principal de cette méthode est qu'elle permet de simuler le microsystème dans son ensemble, c'est-à-dire le microcapteur ou micro-actionneur et son interface électronique associée. On peut ainsi observer le comportement de l'ensemble du microsystème. L'inconvénient est que la description comportementale de certains éléments physiques, telles que les structures mécaniques ou les couplages fluide-structure, reste difficile et cantonnée à certains domaines de validité ;
- les méthodes numériques, telles que les éléments finis (FEM), les différences finies (FDM) ou encore les éléments aux limites (BEM), permettent de décrire et de simuler le système dans son intégralité (sans l'électronique) en résolvant les équations de façon numérique. Ces méthodes consistent, en général, à discrétiser la structure du microcapteur ou micro-actionneur en plusieurs petits éléments, on parle alors dans certains cas de maillage. Dans chaque petit élément, les équations sont alors résolues

par des algorithmes afin de former la solution globale du système étudié. La description du système et la résolution des équations sont souvent confiées à un logiciel de simulation dédié. La méthode des éléments finis (FEM) semble aujourd'hui la plus utilisée et est mise en œuvre par des logiciels tels que ANSYS, CoventorWare, COMSOL. L'avantage principal de telles méthodes est qu'elles permettent de décrire le système en 3D en prenant en compte toutes les interactions entre les différents domaines de la physique (interactions fluide-structure, thermo-élasticité, acoustique, électrostatique, électro-mécanique, …) et leurs domaines de validité sont très étendus (non-linéarité, plusieurs degrés de liberté, analyses temporelles, harmoniques, modales, statiques, transitoire, couplages complexes,…). L'inconvénient est que les simulations nécessitent parfois beaucoup de temps et un ordinateur très puissant étant donné que le système en 3D et son environnement sont entièrement simulés.

Pour modéliser le microphone MEMS capacitif, il a donc fallu choisir parmi ces méthodes en prenant en compte la complexité du problème. Pour expliquer le choix de telle méthode plutôt qu'une autre, essayons de décrire mathématiquement le comportement du microphone. Pour cela rappelons-nous son fonctionnement. Tout d'abord, considérons un diaphragme mobile pouvant se déplacer suivant la direction *z* définie dans un repère orthonormé (*Oxyz*). Ce diaphragme est dans notre cas carré et peut être assimilé finalement à une plaque carrée en mouvement en flexion. Une pression acoustique, P_{ac}, considérée comme uniforme et constante, est alors appliquée à la surface de ce diaphragme. Pour décrire le déplacement d'une plaque sous l'action d'une force extérieure, il existe une équation faisant appel à la théorie des plaques. Cette équation, indépendamment du temps (en statique), peut s'écrire pour une plaque mince monocouche :

$$D\left(\frac{\partial^4 w(x,y)}{\partial x^4}+2\frac{\partial^4 w(x,y)}{\partial x^2\partial y^2}+\frac{\partial^4 w(x,y)}{\partial y^4}\right)=P_{ac} \text{ où}$$

$$D=\frac{Et_{mem}^3}{12(1-\nu^2)} \qquad 4.16$$

D : constante de rigidité à la flexion (*flexural rigidity*) ;
E : module de Young du matériau de la plaque ;
t_{mem} : épaisseur de la plaque ;
ν : coefficient de Poisson de la plaque ;
$w(x,y)$: fonction décrivant le déplacement dans la direction *z* dépendant des coordonnées (x,y) de chaque point de la plaque.

Ensuite, l'électrode fixe du microphone, considérée aussi comme une plaque fixe, est placée exactement en face du diaphragme à une distance d_0. Ainsi l'électrode fixe et le diaphragme forment un condensateur plan auquel on applique une tension de polarisation V_0. Ceci crée une seconde force extérieure entrainant une nouvelle pression de nature électrostatique, P_{elec}, appliquée au diaphragme. L'équation devient alors :

$$D\left(\frac{\partial^4 w(x,y)}{\partial x^4}+2\frac{\partial^4 w(x,y)}{\partial x^2\partial y^2}+\frac{\partial^4 w(x,y)}{\partial y^4}\right)=P_{ac}+\frac{\varepsilon_0 V_0^2}{2(d_0-w(x,y))^2} \qquad 4.17$$

$$\text{avec } \frac{\varepsilon_0 V_0^2}{2(d_0-w(x,y))^2}=P_{elec}$$

Où ε_0 est la permittivité diélectrique du vide, la permittivité relative de l'air étant considérée ici comme égale à 1.

De plus il est possible que ce diaphragme possède des contraintes résiduelles causées par le procédé de fabrication du microphone. Pour des raisons de simplicité, considérons que ces contraintes résiduelles, notées σ_0, sont uniformément réparties sur la surface du diaphragme (direction x et y). On a alors l'équation suivante :

$$D\left(\frac{\partial^4 w(x,y)}{\partial x^4}+2\frac{\partial^4 w(x,y)}{\partial x^2\partial y^2}+\frac{\partial^4 w(x,y)}{\partial y^4}\right)+\sigma_0 t_{mem}\left(\frac{\partial^2 w(x,y)}{\partial x^2}+\frac{\partial^2 w(x,y)}{\partial y^2}\right)$$
$$=P_{ac}+\frac{\varepsilon_0 V_0^2}{2(d_0-w(x,y))^2} \qquad 4.18$$

Prenons maintenant en compte le temps, le système devient donc dynamique : les déplacements du diaphragme sont dépendants du temps, la pression acoustique est éventuellement dépendante du temps et il faut aussi prendre en compte les effets d'amortissements causés par le gap d'air entre les deux électrodes proportionnels à la vitesse du diaphragme. On a obtient alors l'équation finale :

$$D\left(\frac{\partial^4 w(x,y,t)}{\partial x^4}+2\frac{\partial^4 w(x,y,t)}{\partial x^2\partial y^2}+\frac{\partial^4 w(x,y,t)}{\partial y^4}\right)+\sigma_0 t_{mem}\left(\frac{\partial^2 w(x,y,t)}{\partial x^2}+\frac{\partial^2 w(x,y,t)}{\partial y^2}\right)$$
$$+C_{airgap}\frac{\partial w(x,y,t)}{\partial t}+\overline{m}\frac{\partial^2 w(x,y,t)}{\partial t}=P_{ac}(t)+\frac{\varepsilon_0 V_0^2}{2(d_0-w(x,y,t))^2} \qquad 4.19$$

C_{airgap} est le coefficient d'amortissement
$\overline{m}$ est la masse du diaphragme par unité de surface
Cette équation finale a négligé une partie des phénomènes acoustiques (rayonnement acoustique, compressibilité du gap d'air, effets des trous sur le diaphragme…) et n'est valable que pour une plaque **mince monocouche** et **pleine** (sans trou). La solution de cette équation dépend des conditions aux limites du diaphragme, c'est-à-dire sur les côtés du diaphragme carré. Si il est éventuellement possible de résoudre cette équation et proposer une solution analytique pour une plaque mince monocouche, pleine et dont ses bords sont ancrés de façon fixe ; il devient très difficile voir impossible de résoudre analytiquement une telle équation pour une plaque perforée supportée par des poutres car les conditions aux limites deviennent plus compliquées à exprimer et les déplacements d'une plaque perforée diffèrent d'une plaque sans trou. Or, le diaphragme de notre microphone est perforé et supporté par des poutres, il sera donc très difficile de trouver une solution analytique à cette équation dans notre cas pour déterminer les performances du microphone.

Cependant, il est possible de simplifier le problème par la création d'un schéma électrique équivalent à constantes localisées. Ce schéma sera basé sur les analogies électromécaniques et électroacoustiques ainsi que sur des équations simplifiées qui décrivent la structure du microphone capacitif. Chaque paramètre de ce circuit sera déterminé soit à partir de relations analytiques, soit à partir de simulations utilisant la méthode des éléments finis (ANSYS, CoventorWare) prenant en compte entièrement la structure 3D du microphone. On fait donc appel à une méthode semi-analytique combiné à une méthode numérique.

II.3.a. Analogies électro-mécano-acoustiques

Pour simplifier le problème rencontré précédemment, on fait appel à un puissant outil de modélisation : le schéma électrique équivalent à constantes localisées. Celui-ci se construit à partir d'analogies entre différents domaines de la physique (mécanique thermodynamique, électricité, hydraulique,…). Dans notre cas, le microphone étant un transducteur électro-acoustique qui transforme un signal acoustique en un signal électrique par l'intermédiaire d'une partie mécanique, nous utiliserons les analogies entre l'acoustique, la mécanique et

l'électricité. S'il existe de nombreux cours et ouvrages traitant des analogies électroacoustiques dans la littérature, il est tout de même préférable de rappeler brièvement ces analogies.

Le domaine électrique

Considérons un circuit RLC série alimenté par une tension V :

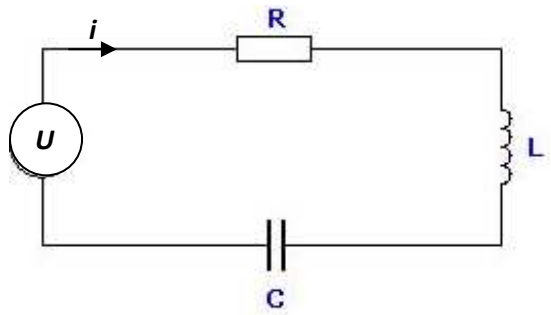


Figure 4.33. Circuit RLC série.

L'équation différentielle qui décrit ce circuit est la suivante :

$$U = L\frac{d^2Q}{dt^2} + R\frac{dQ}{dt} + \frac{Q}{C} \qquad 4.20$$

$$\text{ou} \qquad U = L\frac{di}{dt} + Ri + \frac{1}{C}\int idt$$

Avec : L inductance (H, Henry), C capacité (F, Farad), R résistance (Ω, Ohm), i, courant (A, Ampère), Q charge électrique (C, Coulombs), U tension (V, Volt).

Le domaine mécanique

Considérons un système masse-ressort amorti auquel on applique une force F:

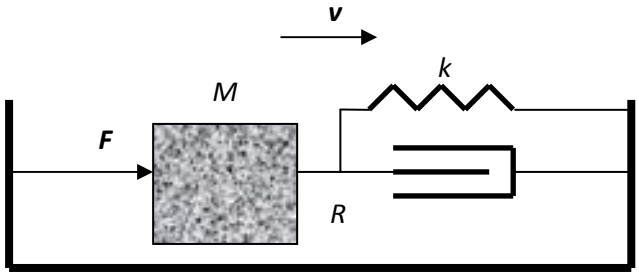


Figure 4.34. Schéma mécanique d'un système masse-ressort amorti

L'équation différentielle d'un tel système est obtenue à partir du principe fondamental de la dynamique :

$$F = M_m \frac{d^2x}{dt^2} + R_m \frac{dx}{dt} + k_m x$$
$$\text{ou} \qquad F = M_m \frac{dv}{dt} + R_m v + k_m \int v dt \qquad 4.21$$

Avec : M_m masse (kg), R_m coefficient d'amortissement (kg/s), k_m raideur du ressort (N/m), x déplacement (m), v vitesse (m/s), F force (N)

Le domaine acoustique

Considérons maintenant un résonateur de Helmholtz :

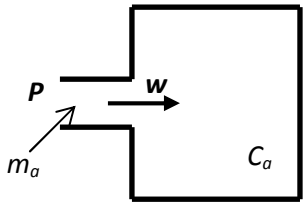


Figure 4.35. Schéma d'un résonateur de Helmholtz.

L'équation différentielle d'un résonateur de Helmholtz est la suivante :

$$P = m_a \frac{d^2\xi}{dt^2} + r_a \frac{d\xi}{dt} + \frac{\xi}{C_a}$$
$$\text{ou} \qquad P = m_a \frac{dw}{dt} + r_a w + \frac{1}{C_a} \int w dt \qquad 4.22$$

Avec : m_a masse acoustique (kg/m^4), r_a résistance acoustique (kg/(s.m^4)), C_a souplesse acoustique (m^5/N), ξ déplacement volumique (m^3), w débit ou vitesse volumique (m^3/s), P pression (Pa soit N/m^2)

Analogies

Bien que chaque domaine soit apparemment différent, nous remarquons qu'ils sont régis par un même système d'équations différentielles. En identifiant les constantes et les variables de chacune des équations, nous aboutissons aux analogies décrites dans le Tableau 4.2 :

Electrique	**Mécanique**	**Acoustique**
Tension U	Force F	Pression P
Intensité i	Vitesse v	Débit ou vitesse volumique w
Charge Q	Déplacement x	Déplacement volumique ξ
Inductance L	Masse M_m	Masse acoustique m_a
Résistance R	Amortissement R_m	Résistance acoustique r_a
Capacité C	Souplesse $C_m=1/k_m$	Souplesse acoustique C_a

Tableau 4.2. Analogies entre le domaine électrique, mécanique et acoustique.

De cette façon, des systèmes acoustiques ou mécaniques peuvent être représentés par un circuit électrique équivalent en utilisant les différents symboles correspondant à leur analogue électrique comme par exemple le symbole du générateur de tension pour la force et la pression, de l'inductance pour la masse mécanique ou acoustique,…. De plus, de la même

façon qu'on définit une impédance électrique par le rapport de la tension sur le courant, $Z_e = V/i$, on peut définir une impédance mécanique et acoustique telles que

$$Z_m = \frac{F}{v} \text{ (impédance mécanique) et } Z_a = \frac{P}{w} \text{ (impédance acoustique)}$$

Maintenant, il faut savoir comment passer d'un domaine à l'autre : dans notre cas du domaine acoustique au domaine mécanique, puis du domaine mécanique au domaine électrique. Pour cela, on fait l'usage de transformateurs idéals permettant, par l'intermédiaire de coefficients de couplage, de passer des quantités d'un domaine à un autre (exemple : acoustique -> mécanique). Reste donc à définir ces coefficients de couplage pour la transduction acousto-mécanique et la transduction électro-mécanique qui correspondent au microphone MEMS capacitif.

Le coefficient de couplage mécano-acoustique est relativement simple à déterminer. En effet, les domaines mécanique et acoustique sont liés par les relations suivantes :

$$\left.\begin{aligned} F &= PA \\ v &= \frac{w}{A} \end{aligned}\right\} \Rightarrow Z_m = \frac{F}{v} = \frac{PA}{w/A} = A^2 Z_a \qquad 4.23$$

où A est la surface sur laquelle la pression est appliquée, dans notre cas la surface du diaphragme. Ainsi, la surface A du diaphragme est le coefficient de couplage pour la transduction mécano-acoustique pouvant être représentée alors par le transformateur idéal suivant :

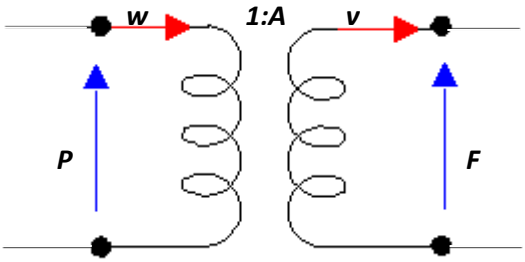


Figure 4.36. Schéma du transformateur idéal modélisant le couplage mécano-acoustique.

Le coefficient de couplage électromécanique nécessite, quant à lui, un peu plus de réflexion et de développement. Considérons la force électrostatique qui existe dans le cas d'un microphone MEMS capacitif :

$$F = \frac{\varepsilon_0 A}{2(d_0 - z)^2} U^2 \qquad 4.24$$

On voit donc que la force électrostatique est fonction de U, la tension de polarisation, et z, le déplacement. La différentielle de F est alors donnée par :

$$dF = \frac{\partial F}{\partial U} dU + \frac{\partial F}{\partial z} dz \Rightarrow dF = \frac{\varepsilon_0 A}{(d_0 - z)^2} U dU + \frac{\varepsilon_0 A}{(d_0 - z)^3} U^2 dz \qquad 4.25$$

Si on considère de petites fluctuations de la tension de polarisation autour d'une tension fixe (U_0), on peut écrire $U = U_0 + u$. La différentielle dF devient alors :

$$\begin{aligned} dF &= \frac{\varepsilon_0 A}{(d_0 - z)^2} (U_0 + u) du + \frac{\varepsilon_0 A}{(d_0 - z)^3} (U_0 + u)^2 dz \\ \text{Si } u << U_0 \text{ et } z << d_0 &\Rightarrow F = \frac{\varepsilon_0 A}{{d_0}^2} U_0 u + \frac{\varepsilon_0 A}{{d_0}^3} U_0^2 z \end{aligned} \qquad 4.26$$

Le second terme $\frac{\varepsilon_0 A}{d_0^{\,3}} U_0^2$ est un terme de stabilité que l'on a déjà rencontré lorsqu'on a expliqué la tension de collage. En effet, ce terme peut être assimilé à une constante de rigidité « électrostatique » (k^*) qui, si elle devient plus importante que la constante de rigidité du diaphragme, rend le système instable et entraîne irrémédiablement le diaphragme vers l'électrode fixe.

Le premier terme $\frac{\varepsilon_0 A}{d_0^{\,2}} U_0$ est le coefficient de couplage que nous recherchions. Ce coefficient que l'on notera Γ permet ainsi de passer du domaine électrique au domaine mécanique et vice-versa. On peut alors réécrire la force électrostatique de la manière suivante :

$$\left.\begin{aligned} \frac{\varepsilon_0 A}{d_0^{\,2}} U_0 &= \frac{C_0 U_0}{d_0} = \Gamma \\ \frac{\varepsilon_0 A}{d_0^{\,3}} U_0^2 &= \frac{\Gamma^2}{C_0} = k^* \end{aligned}\right\} \Rightarrow F = \Gamma u + k^* z \qquad 4.27$$

A nouveau, si on considère le déplacement du diaphragme comme sinusoïdal, l'expression de z pourra s'écrire comme : $z = z_0 e^{j\omega t}$ et la vitesse v du diaphragme sera alors :

$$v = \frac{dz}{dt} = j\omega z \Rightarrow F(u,v) = \Gamma u + \frac{k^*}{j\omega} v \qquad 4.28$$

Un raisonnement similaire peut s'appliquer sur la charge $q(u,z)$ du microphone et de sa dérivée $\frac{dq}{dt}$:

$$q(u,z) = UC = (U_0 + u)\frac{\varepsilon_0 A}{(d_0 - z)} \Rightarrow dq = \frac{\partial q}{\partial u} du + \frac{\partial q}{\partial z} dz$$

$$\Rightarrow dq = \frac{\varepsilon_0 A}{(d_0 - z)} du + (U_0 + u)\frac{\varepsilon_0 A}{(d_0 - z)^2} dz \qquad 4.29$$

$$\Rightarrow \frac{dq}{dt} = \frac{\varepsilon_0 A}{(d_0 - z)} \frac{du}{dt} + (U_0 + u)\frac{\varepsilon_0 A}{(d_0 - z)^2} \frac{dz}{dt}$$

Si $z << d_0$, $u << U_0$ et u tel que $u = u_0 e^{j\omega t}$, on peut écrire :

$$\frac{dq}{dt} = i = \frac{\varepsilon_0 A}{d_0} j\omega u + U_0 \frac{\varepsilon_0 A}{d_0^2} v \qquad 4.30$$

$$\Rightarrow i = j\omega C_0 u + \Gamma v$$

Nous avons maintenant tout le nécessaire pour modéliser la transduction electromécanique. Pour cela on utilise un transformateur idéal avec le coefficient de couplage Γ :

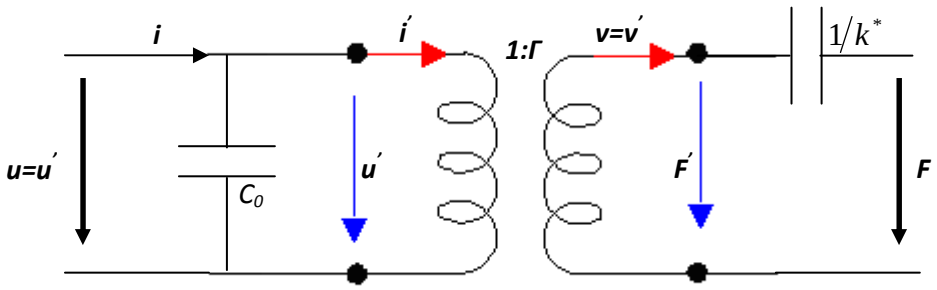


Figure 4.37. Schéma du transformateur idéal représentant le couplage électro-mécanique.

$$\begin{cases} i(u,v) = j\omega C_0 u + \Gamma v \\ F(u,v) = \Gamma u + \dfrac{k^*}{j\omega} v \end{cases} \Rightarrow \begin{cases} i' = \Gamma v' = \Gamma v \\ F' = \Gamma u' = \Gamma u \end{cases} \qquad 4.31$$

Ce rappel sur les analogies électro-mécano-acoustiques nous servira de base pour la conception du schéma électrique équivalent du microphone MEMS capacitif. Ce circuit équivalent sera un outil puissant pour comprendre et déterminer les performances du microphone. Toutefois, l'inconvénient de ce type d'outil de modélisation est qu'il traite un seul point du diaphragme du microphone, qui en général est situé en son centre et déterminé comme le point qui aura le maximum de déplacement.

II.3.b. Circuit équivalent du microphone MEMS capacitif

Afin de mieux comprendre l'élaboration du circuit équivalent du microphone, nous allons nous aider de la Figure 4.38 représentant un schéma du microphone étudié.

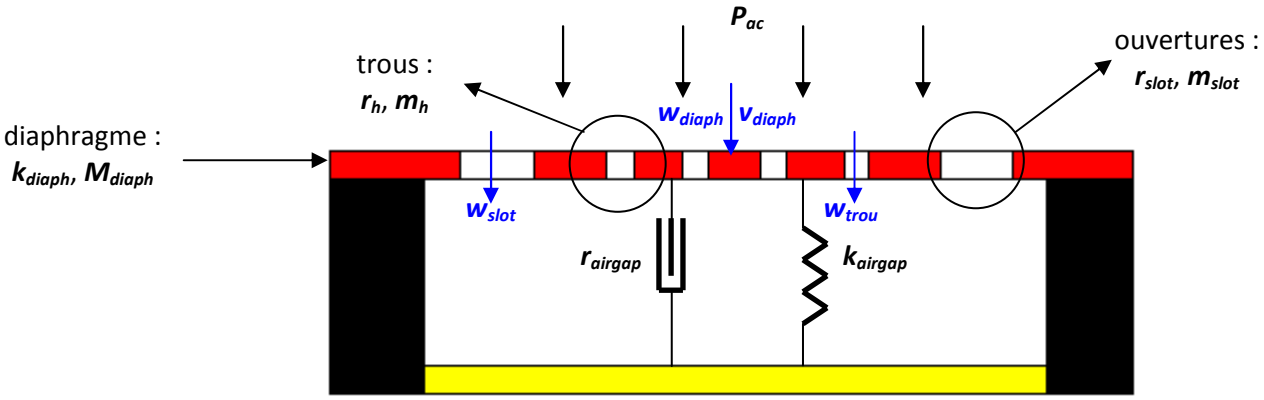


Figure 4.38. Schéma du microphone capacitif représenté avec les différentes constantes localisées.

D'après la Figure 4.38, on peut mettre au point le circuit équivalent du microphone suivant :

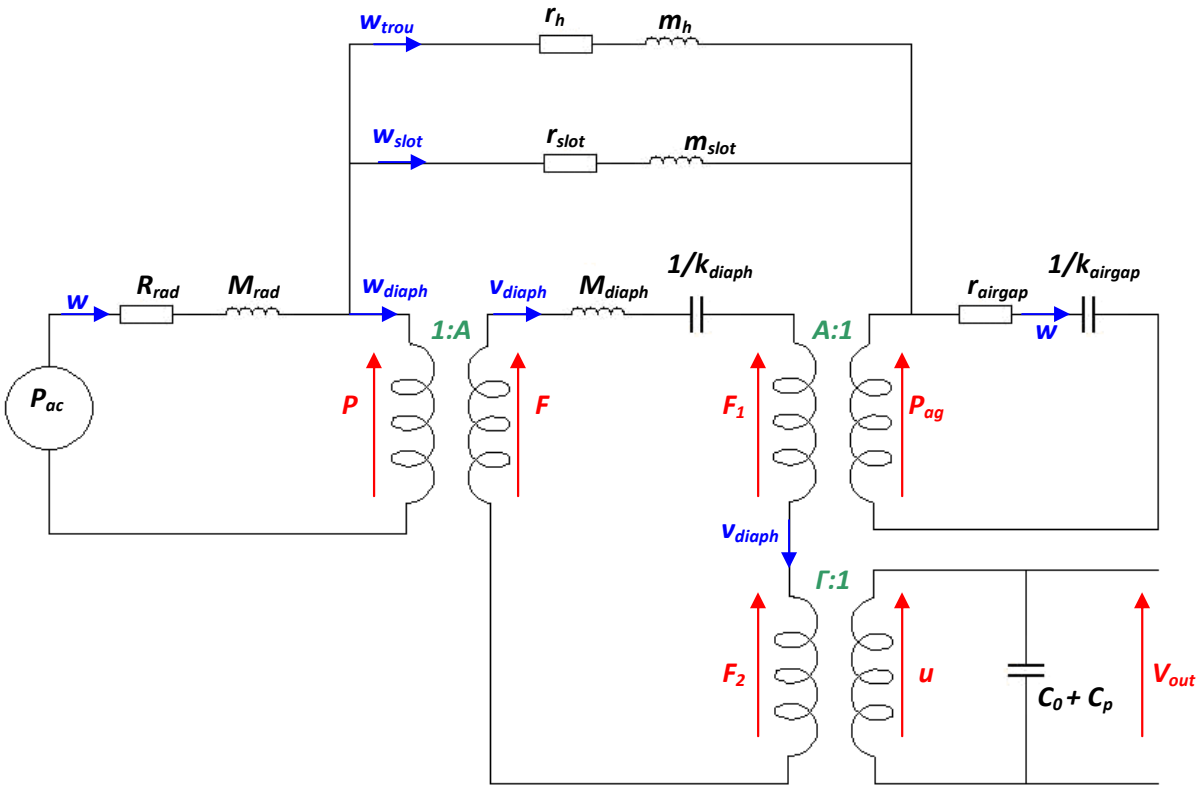


Figure 4.39. Circuit équivalent du microphone MEMS capacitif étudié.

Dans le domaine acoustique, une pression, P_{ac}, est appliquée au diaphragme à travers l'impédance de rayonnement représentée par une résistance, R_{rad}, et une masse M_{rad}. La résistance R_{rad} modélise les forces de friction et M_{rad} représente la masse d'air proche du diaphragme qui vibre en phase avec celui-ci. Le débit d'air créé par l'onde de pression va se diviser en trois parties : une partie du débit va passer à travers les ouvertures du diaphragme (w_{slot}), une autre à travers les trous (w_{trou}) et une troisième responsable du déplacement du diaphragme du microphone. Les quatre ouvertures (causées par le fait que le diaphragme est supporté par des poutres, cf. Figure 4.31) et les trous sur le diaphragme sont considérés comme des fentes capillaires, de longueurs nettement inférieures à la longueur d'onde ; de ce fait les trous et les ouvertures sont modélisés par des résistances acoustiques, respectivement r_h et r_{slot}, mais aussi par les masses acoustiques, respectivement m_h et m_{slot}.
Dans le domaine mécanique, le diaphragme peut être assimilé à un système masse-ressort représenté par la masse effective du diaphragme, M_{diaph}, et sa constante de rigidité k_{diaph}. De retour dans le domaine acoustique, les déplacements du diaphragme créent une pression P_{ag} à l'intérieur du gap d'air, ceci a pour effet de créer des forces d'amortissement, représentées par une résistance acoustique r_{airgap} et des forces de compressibilité représentées par k_{airgap}.
Dans le domaine électrique, la capacité initiale du microphone est C_0, auquel il faut ajouter les capacités parasites C_p. Les déplacements du diaphragme créent, toujours dans le domaine électrique, des variations de capacité, ce qui produit une tension de sortie V_{out}, image de la pression acoustique initialement appliquée au diaphragme.
Les couplages mecano-acoustiques et électro-mécaniques sont modélisés par des transformateurs idéals, dont les coefficients de couplage sont respectivement A (la superficie du diaphragme) et Γ, qui ont été déterminés dans la section précédente. On peut, toutefois remarquer, que la constante de rigidité « électrostatique » (k^*), dont on a parlé dans la section précédente ne figure pas dans ce circuit équivalent. En effet, étant donné les tensions de polarisation avec lesquelles on compte travailler, cette constante k^* sera toujours très inférieur

à la constante de rigidité du diaphragme k_{diaph}, et ceci afin de garder un système toujours stable.

Le circuit équivalent sera nécessaire pour estimer la sensibilité du microphone en fonction de la fréquence. Effectivement, en déterminant le rapport $\frac{V_{out}}{P_{ac}}$, on pourra avoir une idée de la réponse en fréquence du microphone, c'est-à-dire sa sensibilité et sa plage de fréquence. Pour cela, il faut d'abord déterminer chaque paramètre dans les différents domaines de ce circuit équivalent.

II.3.c. Modélisation mécanique du microphone

Comme nous l'avons vu précédemment, la description analytique du comportement mécanique du diaphragme est relativement complexe et difficile à résoudre, en partie à cause de sa géométrie et des conditions aux frontières (supporté par des poutres, trous sur le diaphragme). Pour cette raison, une approche utilisant ANSYS et CoventorWare, logiciels d'analyse par éléments finis, a été adopté afin de déterminer les paramètres mécaniques du diaphragmes k_{diaph} et M_{diaph} (ANSYS est un logiciel par élément fini très complet permettant à l'aide de script de voir rapidement l'influence de différents paramètres sur le système mais il est nécessaire de connaitre un minimum le langage de programmation permettant d'écrire ces scripts, tandis que CoventorWare est un logiciel plus intuitif et plus facile à utiliser mais il est cependant moins complet. Nous avons donc commencé les simulations avec CoventorWare (plus facile), puis après s'être familiarisé avec ANSYS, d'autres simulations ont été réalisées avec ANSYS. Par la suite, nous verrons donc certaines simulations réalisées avec CoventorWare et d'autres avec ANSYS). Les propriétés mécaniques utilisées sont celles déterminées dans le chapitre 3 pour la couche métallique M4 et sont résumées dans le Tableau 4.3 :

Caractéristiques	**Valeurs**
Epaisseur	740 nm
Module de Young	290 GPa
Densité	3005 kg/m^3
Coefficient de Poisson	0.33
Contraintes internes (σ_0)	3 MPa

Tableau 4.3. Caractéristiques considérées pour M4 dans les simulations.

Considérant le diaphragme comme un système masse-ressort, on peut écrire les relations suivantes :

$$F = PA = k_{diaph} z_{\max}$$
$$\omega_0 = 2\pi f_0 = \sqrt{\frac{k_{diaph}}{M_{diaph}}} \qquad 4.32$$

Avec : A surface du diaphragme, P pression appliquée au diaphragme, F force appliquée au diaphragme, z_{max} déplacement maximum du diaphragme (en son centre), ω_0 pulsation propre et f_0 fréquence de résonance fondamentale du diaphragme.

Les simulations faites par ANSYS permettent de déterminer f_0 et z_{max} lorsqu'une force uniforme, correspondante à une pression, est appliquée sur toute la surface du diaphragme. Cependant, la relation (5.32) prend en compte le déplacement d'un seul point du diaphragme alors que c'est chaque point de la surface du diaphragme qui se déplace. Donc, pour prendre en compte le déplacement global du diaphragme, afin d'être plus précis, on fait appel à l'énergie potentielle. En effet, l'énergie potentielle pour une surface élémentaire du diaphragme (carré), dA, peut s'écrire :

$$dE_{pot} = \frac{1}{2} k_{diaph} z_{diaph}^2 dA \text{ avec } dA=dxdy \text{ et } z_{diaph}=z_{diaph}(x,y)$$
$$\Rightarrow E_{pot} = \frac{1}{2} k_{diaph} \int z_{diaph}^2 dA \qquad 4.33$$

Le terme $\int z_{diaph}^2 dA$ n'est autre que la moyenne quadratique des déplacements du diaphragme et que l'on notera z_{quad}. Ainsi on peut écrire :

$$E_{pot} = \frac{1}{2} k_{diaph} z_{quad} \Rightarrow k_{diaph} = \frac{2E_{pot}}{z_{quad}} \qquad 4.34$$

Par l'intermédiaire d'une analyse statique, ANSYS détermine lui-même l'énergie potentielle et le déplacement de chaque point (nœud) de la surface du diaphragme, à partir de ceci, il est facile de déterminer la moyenne quadratique des déplacements et ainsi obtenir la constante de rigidité k_{diaph} du diaphragme.

Un autre point important à prendre en compte est que le diaphragme possède des perforations. En effet, les propriétés mécaniques, que sont le module de Young et les contraintes internes du matériau perforé, peuvent être influencées par ces perforations [62]. Différentes simulations ont été menées avec CoventorWare et nous avons pu vérifier les résultats obtenus dans [63], à savoir que les contraintes internes sont concentrées autour des trous (Figure 4.40). De plus, des simulations de plaque avec différentes configurations de trous ont été réalisées afin d'en déterminer la fréquence de résonance. Ces simulations ont montré une différence de fréquence selon les configurations des trous placés sur la plaque. Il est donc important de prendre en considération les trous sur le diaphragme lors des simulations afin de déterminer les paramètres mécaniques du circuit équivalent de façon plus précise.

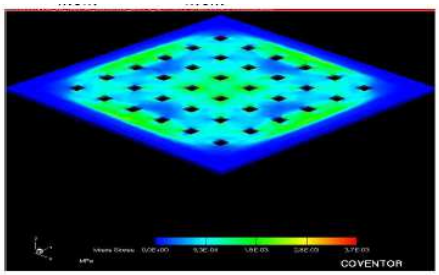


Figure 4.40. Simulation montrant les contraintes internes d'une plaque perforée.

Toutefois, étant donné le nombre important de trous sur le diaphragme les temps de simulation sont très couteux en termes de temps. Donc, seul un quart de la structure du diaphragme sera considéré dans les simulations.

Un quart de la structure est dessiné et maillé, en utilisant l'élément *solid186* et tout en respectant les conditions limites du diaphragme, par l'intermédiaire d'un programme ANSYS (Figure 4.41) en vue de réaliser deux types de simulation : une analyse statique pour déterminer k_{diaph} et une analyse modale pour déterminer f_0.

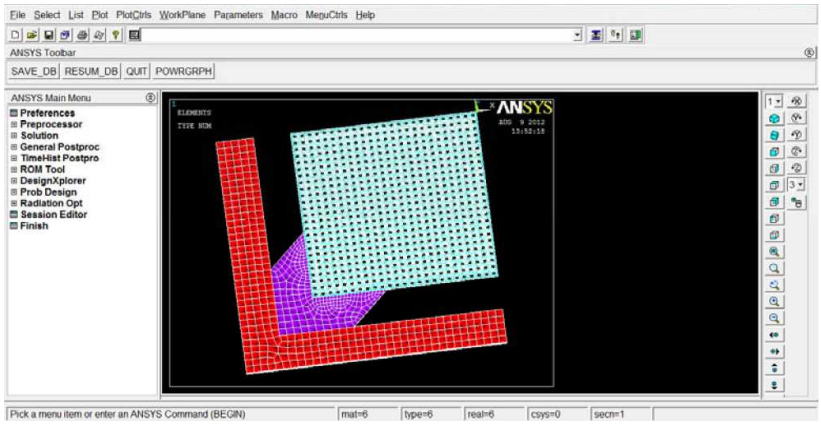


Figure 4.41. Structure simulée dans ANSYS. Le diaphragme contient les trous de 5x5 µm².

Dans un premier temps une analyse modale détermine f_0 sans tenir compte des contraintes, puis une analyse statique, toujours sans tenir compte des contraintes, détermine la constante de rigidité k_{diaph}. A partir de ces deux paramètres, on détermine la masse effective M_{diaph} grâce à la relation 4.32. Ensuite, une nouvelle analyse modale, cette fois en tenant compte des contraintes moyennes (σ_0), est entreprise pour déterminer une nouvelle fréquence de résonance f_0. Enfin, connaissant la nouvelle fréquence f_0 et la masse effective M_{diaph}, on calcule, grâce à la relation (4.32), la nouvelle constante de rigidité k_{diaph}. Les résultats sont résumés dans le Tableau 4.4.

Paramètres mécaniques	**Valeurs**
fréquence de résonance f_0 (avec contraintes)	30607 Hz
constante de rigidité k_{diaph}	7.348 N/m
masse effective M_{diaph}	1.987×10^{-10} kg

Tableau 4.4. Valeurs des paramètres mécaniques du diaphragme.

II.3.d. Modélisation du gap d'air

Lorsque le diaphragme se déplace, l'air entre le diaphragme et l'électrode fixe est pressé entraînant un mouvement latéral de l'air dans le gap. A cause du flux visqueux de l'air, la pression dans le gap d'air change et crée des forces contre le mouvement du diaphragme. Ce phénomène, plus communément appelé *« squeeze-film damping »*, est accompagné de trois types de forces : des forces d'amortissement, de compressibilité et d'inertie. La force d'amortissement est causée principalement par la viscosité de l'air, la force de compressibilité vient de la compression de l'air dans le gap et la force d'inertie est issue de la masse d'air dans le gap. Ces forces sont en partie dépendantes de l'épaisseur du gap d'air et de la fréquence de fonctionnement. Ainsi, aux basses fréquences les effets d'amortissements dominent tandis qu'aux hautes fréquences les effets inertiels et de compressibilité deviennent dominants. Ces différentes forces jouent donc un rôle majeur dans les caractéristiques dynamiques de la structure [64], et donc sur la réponse en fréquence du microphone. C'est pour cela qu'il est important de les modéliser correctement.

Les effets du gap d'air peuvent être décrits par l'équation de Navier-Stokes et dans certains cas par l'équation de Reynolds obtenue par simplification de l'équation de Navier-Stokes. La résolution de ces équations prend en compte des effets spécifiques causés par les couches d'air de petites dimensions :

- les effets de raréfaction de l'écoulement de l'air dans le gap et dans les trous pour une plaque perforée. Ces effets sont caractérisés par le nombre de Knudsen, noté généralement *Kn*, qui est le rapport entre le libre parcours moyen des molécules (ici d'air) sur la longueur caractéristique (ici : l'épaisseur du gap dans le cas du gap d'air et

le rayon du trou dans le cas d'un trou). Selon, la valeur de *Kn*, le régime d'écoulement (en terme de continuité du milieu et non en terme de turbulence) peut être continue, glissant, de transition ou moléculaire. Dans notre cas la valeur de *Kn* nous place dans un régime d'écoulement glissant, c'est-à-dire qu'il est nécessaire de prendre en compte la vitesse du fluide sur la paroi solide (interaction fluide-structure). Cet effet peut être modélisé en corrigeant le coefficient de viscosité dynamique de l'air (μ) et a donc un impact sur la force d'amortissement dans le gap d'air ;

- Les effets de compressibilité sont déterminés par la force de compressibilité dans le gap et sont caractérisés par le *"squeeze number"*, noté *σ*, si σ << 1 le fluide peut être considéré comme incompressible [67,76] sinon les effets de compressibilité doivent être pris en compte et peuvent mener à un effet de rigidité de l'air important qui peut être indésirable et affecter le comportement dynamique du microphone [76]. Dans notre cas, nous verrons que l'air dans le gap peut être considéré comme incompressible (σ << 1) ;
- Les effets d'inertie sont caractérisés par le nombre de Reynolds, noté *Re* [76]. De par les petites dimensions des MEMS, il existe une minuscule quantité d'air. Les effets d'inertie de cette masse d'air sont en général négligés (Re << 1). Cependant pour des gaps d'air plus épais ou pour les hautes fréquences ces effets d'inertie ne peuvent pas être négligés. Dans notre cas, dans la bande de fréquence du microphone, *Re* pour le gap d'air reste faible (0.04 à 100 kHz), les effets d'inertie peuvent donc être négligés.

La Figure 4.42 montre par des schémas mécaniques la modélisation du gap d'air dans les cas incompressible (A), compressible (B), compressible et inertiel (C) :

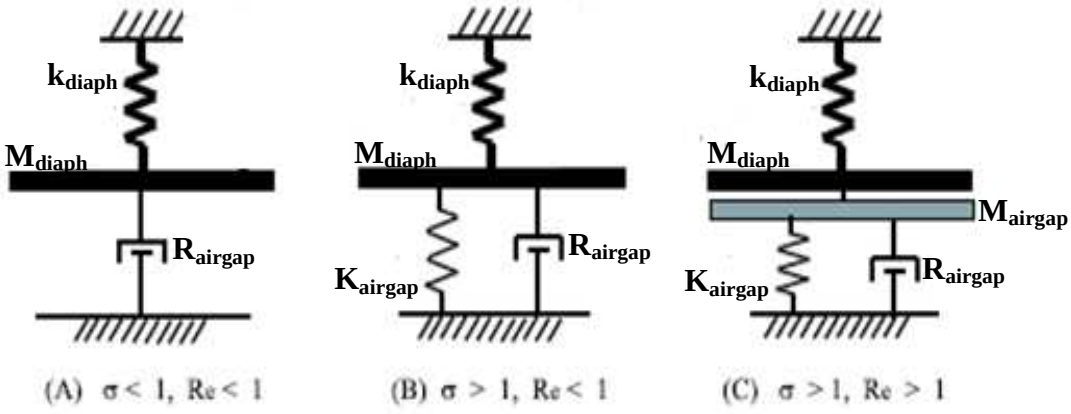


Figure 4.42. Modélisation mécanique du gap d'air dans le cas incompressible (A), compressible (B), compressible et inertiel (C). Adapté de [76].

Une autre particularité du "squeeze film" est la fréquence de coupure. Cette fréquence de coupure correspond à la fréquence pour laquelle la force d'amortissement est égale à la force de compressibilité. En dessous de cette fréquence de coupure, les effets d'amortissement sont dominants et les effets de compressibilité sont négligeables, tandis qu'au dessus de cette fréquence il se produit l'inverse [76]. La publication [64] nous aide à mieux comprendre cette notion de fréquence de coupure et les effets des forces du squeeze film sur la réponse dynamique d'un système, en donnant un aperçu des réponses en fréquences obtenues dans trois cas différents (figure 4.43) :

- la fréquence de coupure du "squeeze film", noté ω_c, est très supérieure à la fréquence de résonance mécanique de la structure, noté ω_0. Dans ce cas, l'intérêt se situe dans la bande de fréquence $\omega \leq \omega_0$. Le coefficient d'amortissement du gap reste constant sur

cette bande de fréquence et les forces de compressibilité sont négligeables (incompressible) [64]. Seules, les forces d'amortissement du gap d'air ont un impact sur la réponse en fréquence du système, notamment sur le pic de résonance (figure 4.43-a) ;

- la fréquence de coupure du "squeeze film" et la fréquence de résonance de la structure sont proches ($\omega_c \approx \omega_0$). Dans ces conditions les forces d'amortissement et de compressibilité sont prises en compte et jouent un rôle très important dans la réponse en fréquence du système. En effet, L'amplitude commence à diminuer à l'approche de ω_c (figure 4.43-b) ;
- la fréquence de coupure du "squeeze film" est très inférieure à la fréquence de résonance de la structure ($\omega_c \ll \omega_0$). Dans ce cas, les effets des forces d'amortissement et de compressibilité n'ont presque aucun impact sur la réponse en fréquence du système (figure 4.43-c).

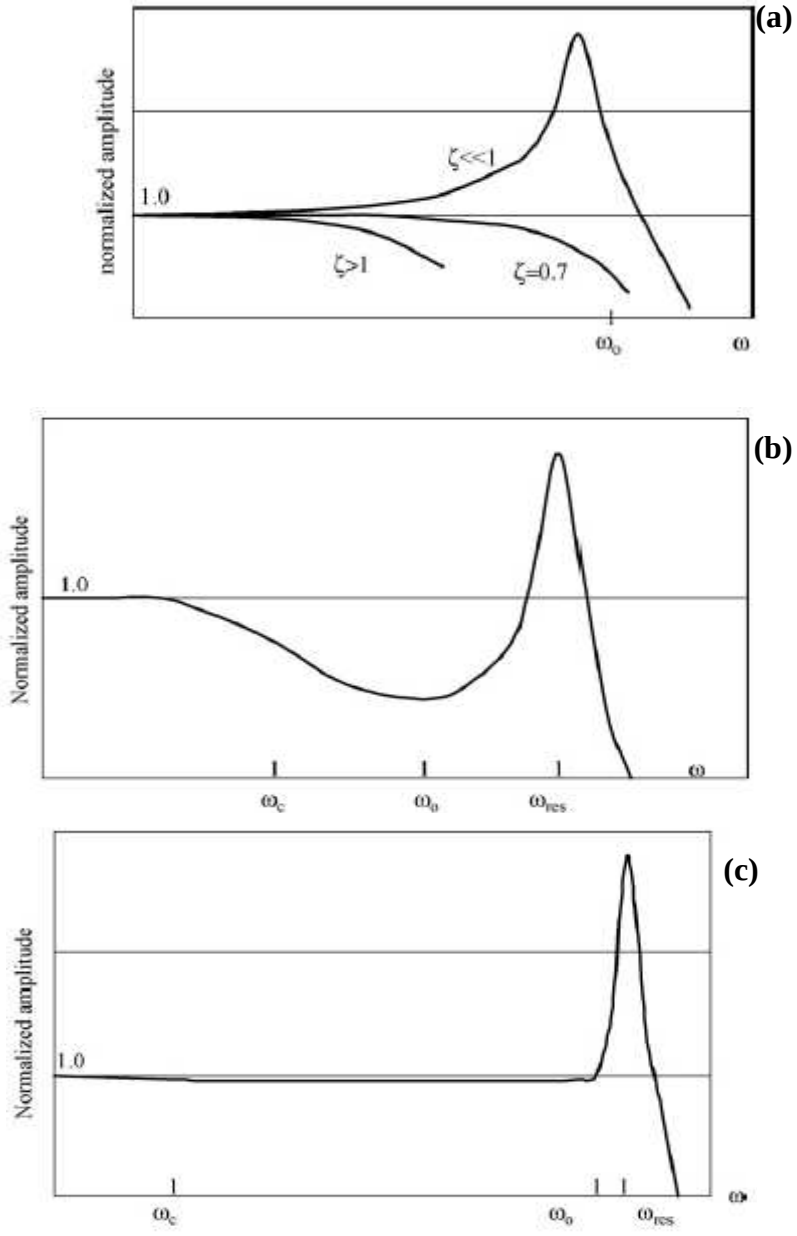


Figure 4.43. Effets des forces d'amortissement et de compressibilité du squeeze film sur la réponse en fréquence d'un système [64] : a) ω_c ω_0, b) ω_c ω_0 et c) ω_c ω_0 .

Pour le microphone, il faut que l'on soit dans le cas où $\omega_c \gg \omega_0$ afin que les forces de compressibilité n'aient aucun impact sur la réponse en fréquence du microphone. Or, cette fréquence de coupure ω_c peut être décalée dans les plus hautes fréquences grâce aux perforations sur le diaphragme [76]. L'objectif est donc de rechercher une configuration de trous sur le diaphragme de façon à ce que toute la bande de fréquence du microphone se situe bien en dessous de la fréquence de coupure du "squeeze film", c'est-à-dire que les effets de compressibilité du gap d'air soient négligeables sur toute la bande de fréquence du microphone.

Le coefficient d'amortissement (mécanique), noté R_{airgap} (pour le différencier de la résistance acoustique r_{airgap}) est proportionnel à la force d'amortissement créée dans le gap d'air. Tandis que la rigidité (mécanique) du gap d'air, noté K_{airgap}, est proportionnelle à la force de compressibilité. Notre diaphragme contenant un nombre important de perforations, les simulations avec les logiciels CoventorWare ou ANSYS sont coûteuses en temps et nécessitent des ressources informatiques gourmandes. Afin de résoudre ce problème, il existe de nombreux modèles analytiques permettant de calculer les forces d'amortissement et de compressibilité et ainsi obtenir les coefficients recherchés pour notre circuit équivalent [64-68,78] offrant ainsi la possibilité d'une solution alternative aux simulations par FEM.

Bien que ces modèles prennent tous en compte les effets de raréfaction, de compressibilité et d'inertie, nous avons décidé de choisir le modèle décrit dans [67] par Mohite et son équipe. Ce modèle calcule analytiquement les forces d'amortissement et de compressibilité en prenant en compte la raréfaction, les effets d'inertie et de compressibilité mais aussi le flux à travers les trous d'une plaque perforée. Pour calculer ces deux forces ils utilisent ce qu'on appelle une cellule de pression, définie par un trou et une partie du diaphragme autour de ce trou (Figure 4.44).

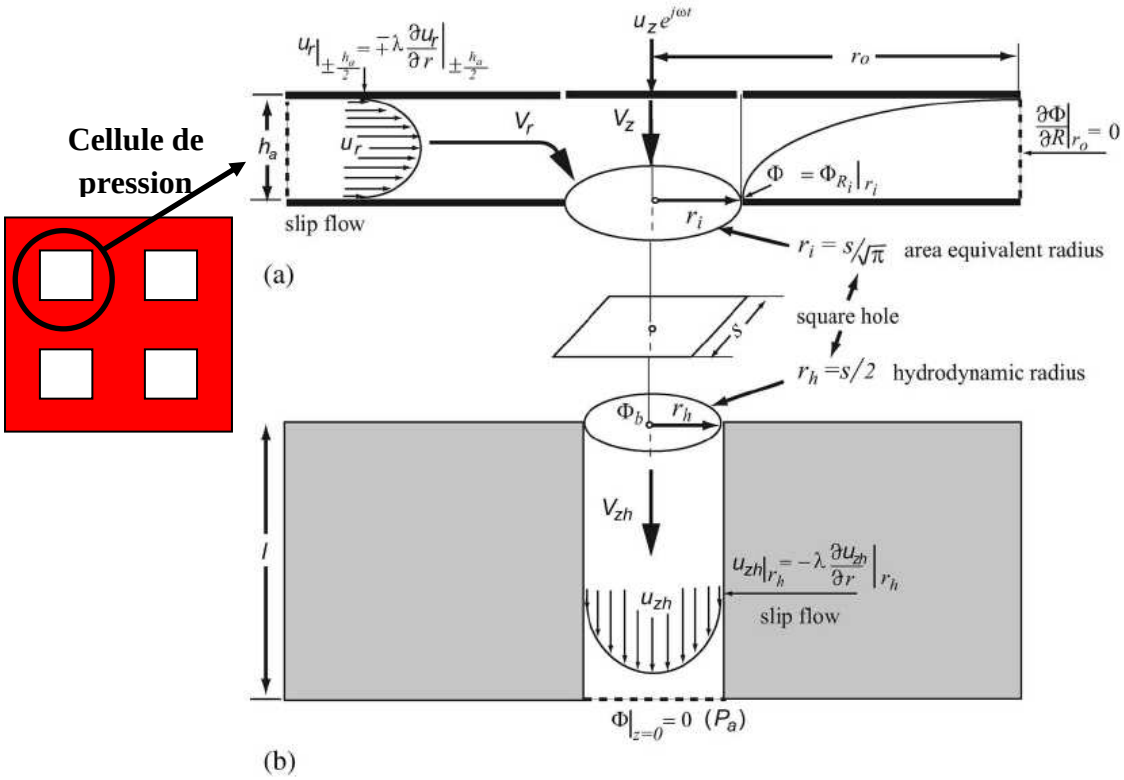


Figure 4.44. Modélisation d'une cellule de pression (adaptée de [67]). (a) flux dans le gap d'air, (b) flux dans un trou.

La résolution de l'équation de Reynolds modifiée pour le flux d'air dans le « squeeze-film » et de l'équation de Navier-Stokes pour le flux d'air dans le trou permet de déterminer les forces d'amortissement (F_{damp}) et les forces de compressibilité et d'inertie ($F_{stiff+iner}$) [67] :

$$F_{damp} = [\mathrm{Im}(F_{net})]P_a r_0^2$$
$$F_{stiff+iner} = [\mathrm{Re}(F_{net})]P_a r_0^2 \qquad 4.35$$

Avec : P_a pression atmosphérique, r_0 est le rayon équivalent extérieur d'une cellule de pression qui correspond environ à la moitié du pitch entre deux trous (distance entre deux trous par rapport à leur centre) (cf. Figure 4.44), F_{net} est la force complexe qui agit sur le diaphragme à cause du « squeeze-film » et est donnée par la relation :

$$F_{net} = F_{sq1} + F_{sq2} + F_h$$

$$F_{sq1} = \pi\xi_0\left[\frac{2R_i}{\sqrt{j\Gamma}}\frac{\left[I_1(\sqrt{j\Gamma})K_1(\sqrt{j\Gamma}R_i) - I_1(\sqrt{j\Gamma}R_i)K_1(\sqrt{j\Gamma})\right]}{\left[I_0(\sqrt{j\Gamma}R_i)K_1(\sqrt{j\Gamma}) + K_0(\sqrt{j\Gamma}R_i)I_1(\sqrt{j\Gamma})\right]} - (1-R_i^2)\right]e^{j\tau} \qquad 4.36$$

$$F_{sq2} = \pi\Phi_b\left[\frac{2R_i}{\sqrt{j\Gamma}}\frac{\left[I_1(\sqrt{j\Gamma})K_1(\sqrt{j\Gamma}R_i) - I_1(\sqrt{j\Gamma}R_i)K_1(\sqrt{j\Gamma})\right]}{\left[I_0(\sqrt{j\Gamma}R_i)K_1(\sqrt{j\Gamma}) + K_0(\sqrt{j\Gamma}R_i)I_1(\sqrt{j\Gamma})\right]}\right]e^{j\tau}$$

$$F_h = \left[(\pi R_i^2)\Phi_b\right]e^{j\tau}$$

Où

$F_{net}=F_{sq1} + F_{sq2} + F_h$ est la force complexe causée par le « squeeze-film » ;

F_h est la force qui agit à la surface du trou ;

Φ_b est une pression sans dimension à l'interface trou/air gap ;

Γ est un paramètre sans dimension incluant les effets de compressibilité, d'inertie et de raréfaction ;

R_i et R_0 sont respectivement les rayons équivalents sans dimensions interne (rayon trou) et externe (pitch/2) d'une cellule de pression ;

$I_n()$ est la fonction modifiée de Bessel d'ordre n ;

$K_n()$ est la fonction de MacDonald d'ordre n.

Connaissant les forces F_{damp} et $F_{stiff+iner}$, il est alors possible de déterminer les coefficients d'amortissement R_{airgap} et de compressibilité K_{airgap} du gap d'air. Dans le but de respecter le cahier des charges du microphone, nous devons obtenir un effet de compressibilité négligeable et un faible amortissement. De ce fait, la taille des trous et la distance entre deux trous (pitch) ont été choisies en tenant compte du temps de gravure de la couche sacrificielle, et de façon à obtenir un faible amortissement et un effet de compressibilité négligeable dans la bande de fréquence qui nous intéresse : 20Hz-20kHz. Des trous carrés de 5x5µm² séparés par une distance de 10 µm (par rapport à leur centre) ont donc été répartis sur toute la surface du diaphragme (au total 2500 trous). Pour des raisons de simplicité, les trous de 1 µm présentés dans la section « structure du microphone » n'ont pas été pris en compte dans le modèle analytique et dans les simulations qui vont venir, ils sont donc considérés essentiellement pour la gravure de la couche sacrificielle d'oxyde.

- *Coefficient d'amortissement*

Le coefficient d'amortissement R_{airgap} est déterminé à partir de la relation suivante :

$$R_{airgap} = \left|\frac{F_{damp}}{h_a\omega}\right| * N_{trou} \qquad 4.37$$

Avec h_a épaisseur du gap d'air (d_0), ω la pulsation contenant la fréquence de fonctionnement et N_{trou} le nombre de trous (de 5x5 µm²) sur le diaphragme.

Tout d'abord, nous avons comparé l'expression analytique du coefficient d'amortissement aux résultats obtenus par simulation FEM. Nous avons choisi CoventorWare qui permet de calculer les forces d'amortissements et de compressibilité dans le gap d'air ainsi que les coefficients correspondants grâce au simulateur *"DampingMM"*. Considérant, la bande de fréquence du microphone (20 Hz-20 kHz), les simulations ont été réalisées jusqu'à 100 kHz. Comme pour la partie mécanique, seul un quart de la structure a été simulé.

Après plusieurs comparaisons entre modèle analytique et simulations FEM, on s'aperçoit que le coefficient d'amortissement est constant sur toute la bande de fréquence étudiée. Le Tableau 4.5 montre l'erreur entre l'expression analytique et les résultats obtenus par CoventorWare pour le coefficient d'amortissement. Les simulations ont été faites avec des diaphragmes de tailles différentes et donc pour un nombre de trous différent. Nous avons choisi un gap d'air fixe de 2 µm, similaire au gap d'air du microphone (2.64 µm). La position des trous est comme dans le cas du microphone : des trous répartis de façon « matricielle » sur toute la surface du diaphragme et séparés de 10 µm (pitch).

Gap d'air	**Taille du diaphragme (µm²) (nombre de trous)**	**Coefficient d'amortissement (kg/s)**		**Erreur relative (%)**
		Simulations FEM	**Analytique**	
2 µm	100x100 (100)	$2.1x10^{-6}$	$2.6x10^{-6}$	22.2
	200x200 (400)	$9.4x10^{-6}$	$1.0x10^{-6}$	10.7
	300x300 (900)	$2.1x10^{-5}$	$2.3x10^{-5}$	7.2
	400x400 (1600)	$3.9x10^{-5}$	$4.1x10^{-5}$	5.6
	500x500 (2500)	$6.2x10^{-5}$	$6.5x10^{-5}$	4.6
	600x600 (3600)	$9.0x10^{-5}$	$9.3x10^{-5}$	3.9
	700x700 (4900)	$1.2x10^{-4}$	$1.2x10^{-4}$	3.5

Tableau 4.5. Comparaison du coefficient d'amortissement R_{airgap} entre simulation FEM et modèle analytique (jusqu'à 100 kHz).

Dans la bande de fréquence étudiée, le coefficient d'amortissement est constant et les erreurs entre modèle analytique et résultat par FEM varient de 22 % à 3.5 %. Nous avons trouvé des résultats similaires lorsqu'on utilise l'expression analytique pour calculer R_{airgap} pour le microphone, soit pour un gap d'air de 2.64 µm et 2500 trous carrés de 5x5 µm² espacés de 10 µm. La Figure 4.45 montre la comparaison entre simulation FEM et solution analytique pour la force d'amortissement dans le cas du microphone étudié.

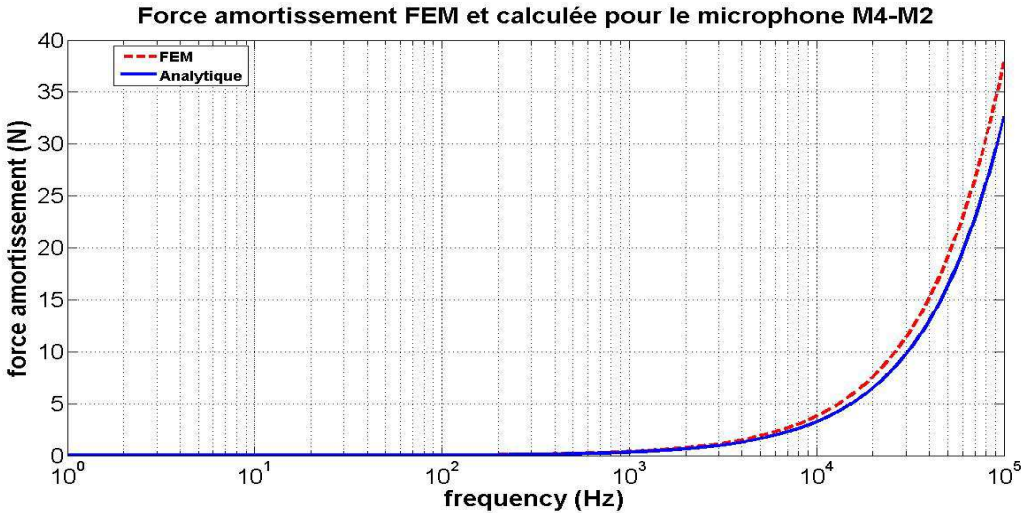


Figure 4.45. Force d'amortissement dans le cas du microphone (FEM et modèle).

Le coefficient d'amortissement déduit de la force correspondante calculée par le modèle est :

$$\boldsymbol{R_{airgap} = 5.2x10^{-5}\ kg/s}$$

La simulation donne la valeur de $6x10^{-5}$ kg/s soit une erreur relative de 13% ce qui est plutôt acceptable.

- *Coefficient de rigidité du gap d'air*

Le coefficient de rigidité mécanique du gap d'air, K_{airgap}, est donné par la relation suivante :

$$K_{airgap} = \left| \frac{F_{stiff+iner}}{h_a} \right| * N_{trou} \qquad 4.38$$

D'une façon similaire, nous avons comparé les résultats des simulations et le modèle analytique pour différentes configurations de trous. Malheureusement les erreurs sont très importantes, pouvant atteindre 80%. La figure 4.45 montre la différence entre le coefficient de rigidité du gap d'air calculé et celui obtenu par FEM (entre 1 et 10 kHz).

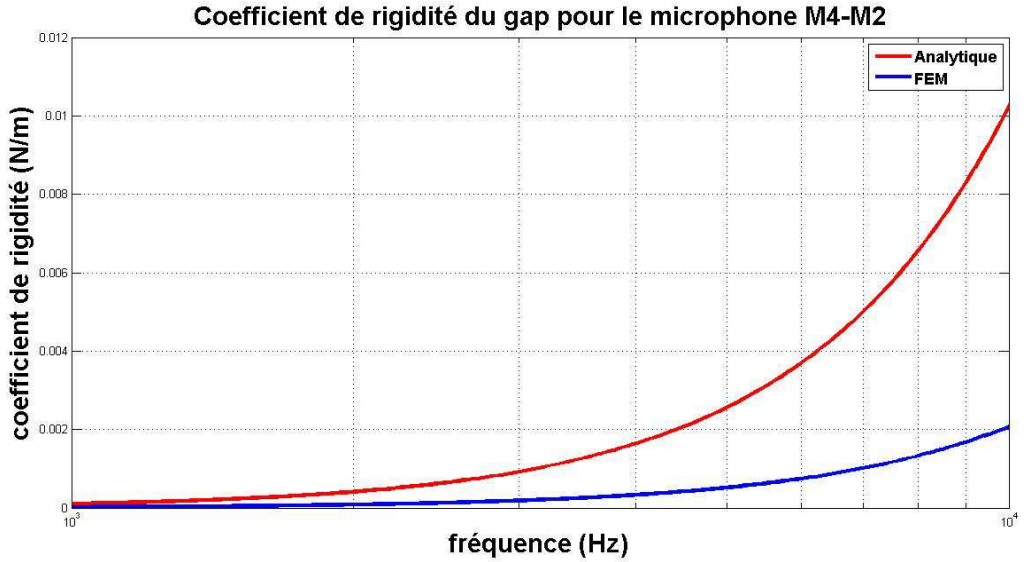


Figure 4.46. Coefficient de compressibilité du gap d'air calculé et obtenu par FEM.

Malgré que le modèle analytique pour le coefficient de rigidité du gap d'air ne soit pas assez précis, les simulations ont montré que, dans le cas du microphone, K_{airgap} = 0.008 N/m à 20 kHz. Le coefficient de rigidité du gap d'air est donc négligeable devant le coefficient de

rigidité du diaphragme k_{mem} (2.566 N/m). On peut donc considérer l'air à l'intérieur du gap comme un gaz incompressible. Pour confirmer cette hypothèse, nous calculons le « squeeze number ». En effet, nous avons vu que ce nombre (σ) caractérise l'effet de compressibilité dans le gap d'air. Son expression dans le cas d'une plaque perforée est la suivante [67,76] :

$$\sigma = \frac{12\mu\omega r_0^2}{P_a h_a^2} \qquad 4.39$$

Avec μ la viscosité du fluide (ici l'air) et r_0 (pour rappel) le rayon équivalent extérieur d'une cellule de pression (environ pitch/2).
Si σ<<1, la compressibilité peut être négligée et l'air à l'intérieur du gap est considéré comme un fluide incompressible. Dans notre cas du microphone, σ = **0.005** à 100 kHz, l'effet de compressibilité peut donc être négligé dans notre cas.

II.3.e. Modélisation des trous et des ouvertures

Les ouvertures et les trous sur le diaphragme peuvent être considérés respectivement comme des fentes rectangulaires (figure 4.47.a) et des tubes capillaires à base carrée (figure 4.47.b) car la longueur caractéristique de ces ouvertures et de ces trous, qui est en faite l'épaisseur du diaphragme, est nettement inférieure aux longueurs d'onde utilisées dans le cas du microphone. La résistance acoustique, r_{slot}, dans le cas d'une ouverture rectangulaire et sa masse acoustique, m_{slot}, sont données par les relations 4.40.a (cas fente rectangulaire), la résistance, r_h, et la masse acoustique, m_h, d'un trou sont données par les relations 4.40.b (cas tube capillaire à base carrée):

$$\left.\begin{aligned} r_{slot} &= \frac{12\mu_{air} l_{slot}}{b_{slot} h_{slot}^3} \\ m_{slot} &= \frac{6\rho_{air} l_{slot}}{5 b_{slot} h_{slot}} \end{aligned}\right\} \Rightarrow Z_{slot} = r_{slot} + j\omega m_{slot} \qquad 4.40.a$$

$$\left.\begin{aligned} r_h &= \frac{8\mu_{air} l_h}{\pi a_h^4} \\ m_h &= \frac{4\rho_{air} l_h}{3\pi a_h^2} \end{aligned}\right\} \Rightarrow Z_h = r_h + j\omega m_h \qquad 4.40.b$$

Avec

μ_{air} et ρ_{air} : la viscosité et la densité de l'air respectivement ;

Z_{slot} et Z_h : l'impédance (acoustique) d'une ouverture et d'un trou respectivement ;

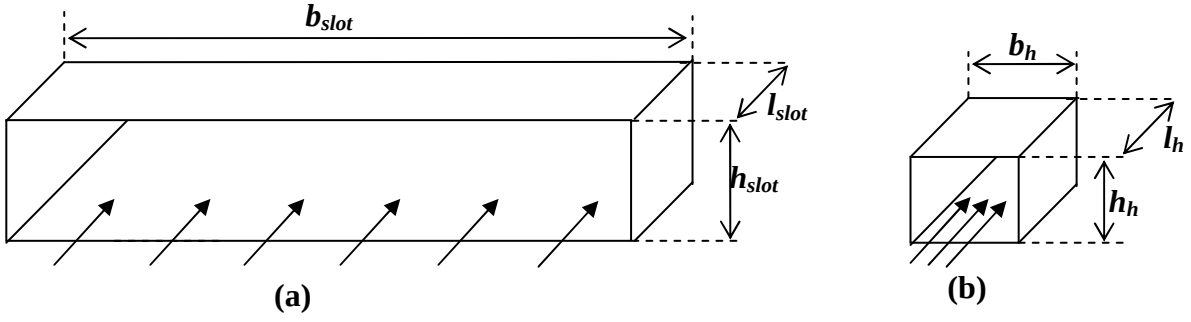
ω : la pulsation ;

l_{slot} et l_h : longueur de l'ouverture et du trou respectivement qui est dans les deux cas cas l'épaisseur du diaphragme.

b_{slot} et b_h : largeur de l'ouverture et du trou respectivement.

h_{slot} et h_h : hauteur de l'ouverture et du trou respectivement.

Dans le cas des trous carrés b_h=h_h, on défini le rayon équivalent $a_h = b_h/\sqrt{\pi}$.



(a) **(b)**

Figure 4.47. Schéma d'une ouverture rectangulaire (a) et d'un trou (b) sur le diaphragme.

Toutefois, étant donné que la modélisation du gap d'air prend en compte l'effet des trous dans le calcul du coefficient d'amortissement, nous avons considéré que la résistance du gap d'air R_{airgap} prenait en compte la résistance des trous r_h et que la masse acoustique des trous, m_h, n'a d'effet que dans les hautes fréquences et reste donc négligeable dans la bande de fréquence du microphone. De plus, différentes simulations réalisées avec CoventorWare ont montré que la résistance des ouvertures a une influence minime. Nous n'avons donc pas pris en compte la résistance acoustique r_{slot}. De même que pour les trous, la masse acoustique des ouvertures m_{slot} n'a d'effet qu'à hautes fréquences et n'est donc pas pris en compte.

Pour résumer, la résistance des trous est prise en compte dans la résistance du gap d'air, la résistance des ouvertures et les masses acoustiques des trous et des ouvertures ne sont pas prises en compte. Nous verrons ultérieurement que c'était une erreur.

II.3.f. Modélisation de l'impédance de rayonnement

Pour faire bref, l'impédance de rayonnement est une modélisation de la manière dont réagi l'environnement extérieur face aux mouvements du diaphragme du microphone [69]. En effet, une partie de l'énergie acoustique est rayonné dans l'air environnant du diaphragme. L'impédance de rayonnement peut être modélisée par une résistance (acoustique) de rayonnement R_{rad} représentant les forces de friction et par une masse acoustique de rayonnement M_{rad} représentant la masse d'air proche du diaphragme vibrant en phase avec celui-ci. Pour le circuit équivalent, nous avons utilisé les relations suivantes afin de déterminer l'impédance de rayonnement :

$$\left.\begin{aligned} R_{rad} &= \frac{\rho_{air}\omega^2}{c_{air}} \\ M_{rad} &= \frac{4\rho_{air}}{3\pi L_{mem}} \end{aligned}\right\} \Rightarrow Z_{rad} = R_{rad} + j\omega M_{rad} \qquad 4.41$$

Avec : ρ_{air} la densité de l'air, c_{air} la vitesse du son dans l'air, L_{mem} la longueur du diaphragme.

II.3.g. Modélisation électrique du microphone

Cette section vise à déterminer les paramètres électriques du microphone, à savoir la capacité initiale C_0, les capacités parasites C_p et la tension de collage V_{PI}.

- *Capacité initiale et parasite*

D'une façon générale, les trous sur le diaphragme de part leurs dimensions n'ont pas d'effet sur le comportement électrostatique du diaphragme perforé [62,70]. Ainsi nous pouvons exprimer la capacité initiale (statique) C_0 du microphone par la relation :

$$C_{0calc} = \frac{\varepsilon_0 A_{active}}{d_0} \qquad 4.42$$

Avec d_0 épaisseur initiale du gap d'air et A_{active} la surface du diaphragme à laquelle on a soustrait la surface totale des trous.

Nous avons obtenu une valeur de $\boldsymbol{C_{0calc}}$ **= 0.932 pF**.

Le simulateur électrique de CoventorWare a été utilisé pour estimer la capacité pour le même microphone et pour une tension continue de polarisation de **1 V**. La valeur indiquée par les simulations est de $\boldsymbol{C_{tot}}$ **= 2.768 pF**. Cette capacité représente la capacité totale, c'est-à-dire la somme des capacités initiale et parasite. Dans les simulations, la capacité parasite est causée par le champ électrique à travers l'oxyde de l'ancrage du microphone. Connaissant la surface exacte de l'oxyde et sa permittivité électrique relative, nous avons pu obtenir la valeur de C_0

estimée à $C_{0FEM} \approx$ **1 pF**. Par la suite, c'est la valeur donnée par CoventorWare qui sera utilisée dans le circuit équivalent car elle prend en compte la tension de polarisation du microphone. En effet, en polarisant le microphone le diaphragme se déplace légèrement de z_{elec} à cause de la force électrostatique, le gap d'air du microphone devient alors $(d_0 - z_{elec})$ et entraine donc une augmentation de la capacité initiale C_0.

- *La tension de collage*

Pour rappel la tension de collage est la tension de polarisation pour laquelle le diaphragme est irrémédiablement attiré par l'électrode fixe et fini par se coller à celle-ci. La tension de collage est déterminée grâce à CoventorWare par l'intermédiaire du simulator électromécanique CoSolve. Etant donné le nombre de trous rendant toutes simulations électromécanique du microphone très couteuses en temps, et gourmandes en ressources informatiques, même pour un quart de la structure, le microphone simulé possède un diaphragme sans trou. CoSolve donne pour la tension de collage : **8 V < V_{PI} < 8.2 V**.

II.4. Estimation des performances du microphone MEMS capacitif

Dans la section précédente, nous avons déterminé tous les paramètres du circuit nécessaire à sa mise en œuvre. Nous pouvons donc maintenant estimer les performances du microphone étudié.

II.4.a. Performances en régime quasi-statique

Afin de juger les performances du microphone, il est nécessaire d'estimer la variation de capacité, ΔC, pour une pression connue. Cela est possible lorsque l'on considère un fonctionnement en régime quasi-statique du microphone. Nous avons donc considéré trois approches différentes pour estimer ΔC, et pour chacune de ces approches nous avons déterminé la capacité du microphone lorsqu'aucune pression n'est appliquée mais aussi lorsqu'une pression de 1 Pa est appliquée au diaphragme du microphone. Dans chaque cas la tension de polarisation du microphone était de 1 V afin de rester à l'écart de la tension de collage déterminée précédemment.

Pour la première approche, nous avons utilisé la simulation par FEM avec CoventorWare. Comme dans le cas de la tension de collage, nous avons utilisé un diaphragme non perforé pour les simulations (Figure 4.48.a) pour les même raisons exposées précédemment : exigences importantes en termes de temps et de ressources informatiques. Les résultats obtenus dans ce cas de figure sont exposés dans le Tableau 4.6.

Nous avons voulu retrouver le résultat par une approche analytique simple. En effet, si on considère le déplacement maximum au centre du diaphragme, on peut écrire, d'après la relation fondamentale de la dynamique en régime statique (indépendamment du temps), l'équation suivante :

$$k_{diaph} z_{\max} = F_{pressure} + F_{electrostatique} = PA + \frac{\varepsilon_0 V_0^2 A}{2(d_0 - Bz_{\max})^2} \qquad 4.43$$

Avec P pression appliquée au diaphragme, A la surface du diaphragme (sans trou), V_0 la tension de polarisation et B est un coefficient de correction respectant la forme de déformation du diaphragme car ce n'est pas toute la surface du diaphragme qui se déplace de z_{max} (seulement le centre) (Figure 4.48.b).

Considérons maintenant une pression nulle : P = 0 Pa, on peut alors écrire :

$$z_{\max}(d_0 - Bz_{\max})^2 = \frac{\varepsilon_0 V_0^2 A}{2k_{diaph}} \qquad 4.44$$

L'effet de « pull-in » apparait lorsque le terme de gauche de l'équation (4.44) atteint un maximum :

$$\frac{\partial}{\partial z_{\max}}\left[z_{\max}(d_0 - Bz_{\max})^2\right] = 0 \Rightarrow z_{pullin} = \frac{d_0}{3B} \qquad 4.45$$

Et lorsque $z_{max} = z_{pullin}$, on a :

$$V_{PI} = \sqrt{\frac{8k_{diaph}d_0^3}{27\varepsilon_0 BA}} \qquad 4.46$$

Grâce à cette relation 4.46 et connaissant la tension de collage déterminée par FEM dans la section précédente, on peut calculer le facteur de correction ***B* = 0.711**. Une fois ce *B* obtenue l'équation 4.43 est résolue grâce à la méthode de Cardan permettant de résoudre des équations de degré 3. On peut alors déterminer la variation de capacité dans le cas d'un diaphragme non perforé et la comparer à l'approche FEM. Les résultats figurent dans le Tableau 4.6. Notons que k_{diaph} et *A* utilisés dans cette approche sont déterminés à partir d'un diaphragme non perforé afin d'avoir les mêmes conditions que pour l'approche par FEM.

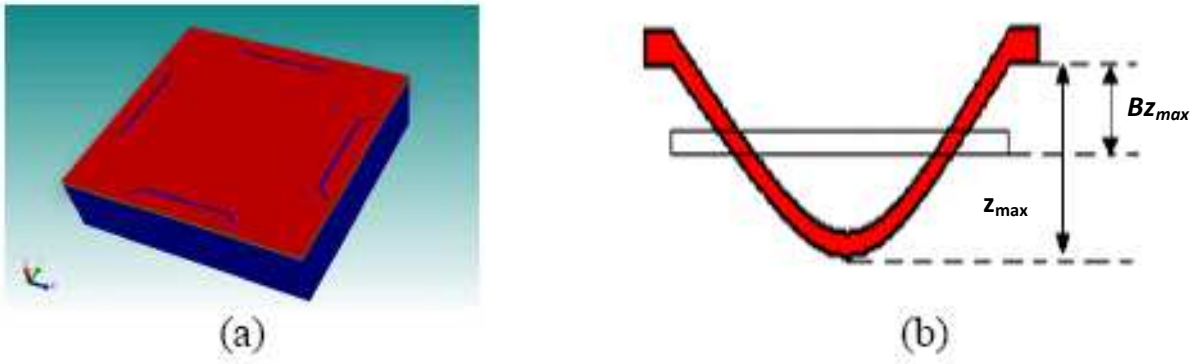


Figure 4.48. (a) Structure du microphone utilisée pour les simulations par FEM, (b) schéma du déplacement effectif du diaphragme.

Comme le montre le Tableau 4.6, les résultats déterminés par FEM et par l'approche analytique sont très proches. Sauf la valeur des capacités diffère étant donné que dans les simulations FEM, la capacité parasite est prise en compte.

Le même raisonnement que l'approche analytique est appliqué au cas du diaphragme avec des trous. La surface *A* du diaphragme et la constante de rigidité k_{diaph} correspondantes au diaphragme perforé sont utilisées, mais la valeur du coefficient de correction *B* est conservée telle quelle. Les résultats obtenus sont écrits dans le Tableau 4.6. et la tension de collage est à nouveau estimée pour le cas d'un diaphragme perforé en utilisant les paramètres précédents : ***V*$_{PI}$ = 9.5 V**.

Approche	Conditions	z_{max} (nm)	Capacité (pF)	ΔC (fF)
FEM (diaphragme non perforé)	P = 0 Pa	13	2.768	7
	P = 1 Pa	34	2.775	
Calcul (diaphragme non perforé)	P = 0 Pa	11	1.256	8
	P = 1 Pa	31	1.264	
Calcul (diaphragme perforé)	P = 0 Pa	18	1.104	8
	P = 1 Pa	44	1.112	

Tableau 4.6. Variation de capacité du microphone M4-M2 avec la pression statique (pour une tension d polarisation V_0 = 1 V).

D'après le modèle analytique, la variation de capacité est très similaire au cas du diaphragme non perforé. Ceci peut s'expliquer soit par le coefficient de correction *B* soit par une compensation d'une constante de rigidité diminuée et d'une surface du diaphragme perforé plus petite par rapport au diaphragme sans trou.

Maintenant que la variation de capacité a été déterminée, une première estimation de la sensibilité maximale du microphone peut être suggérée grâce à la relation [71] :

$$S_{\max} = \frac{V_0}{P}\frac{\Delta C}{C_0} \Rightarrow \boldsymbol{S_{max} \approx 8\ \mathbf{mV/Pa}} \qquad 4.47$$

II.4.b. Performances en régime dynamique

On applique au circuit équivalent de la Figure 4.39, les simplifications faites au cours de la modélisation du gap d'air (compressibilité négligeable) et de la modélisation des trous (résistance des trous prise en compte dans la résistance du gap d'air et masse négligée) et des ouvertures non prises en comptes (Figure 4.49) :

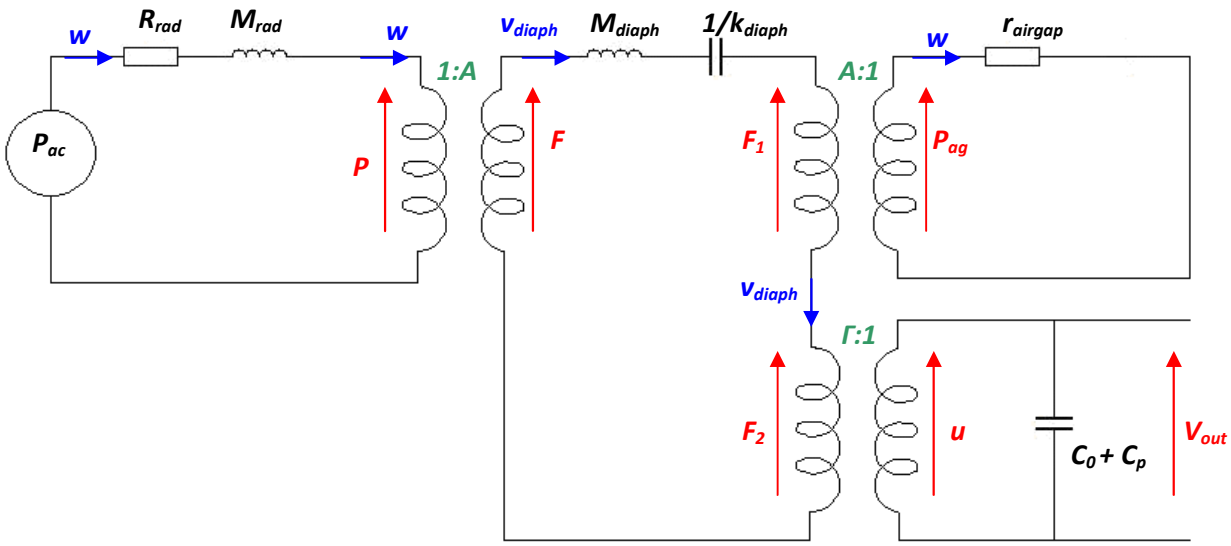


Figure 4.49. Circuit équivalent après simplifications faites au cours de la modélisation.

De plus, d'après le circuit équivalent de la Figure 4.49 et le couplage mécano-acoustique, on peut écrire :

$$F_1 = P_{ag}A = Awr_{airgap} = A^2 r_{airgap} v_{diaph} \Rightarrow F_1 = R_{airgap} v_{diaph} \qquad 4.48$$

Où R_{airgap} est le coefficient d'amortissement mécanique du gap d'air que l'on a déterminé grâce à la modélisation du gap d'air.

Ceci nous permet encore une fois de redessiner un schéma équivalent plus compact :

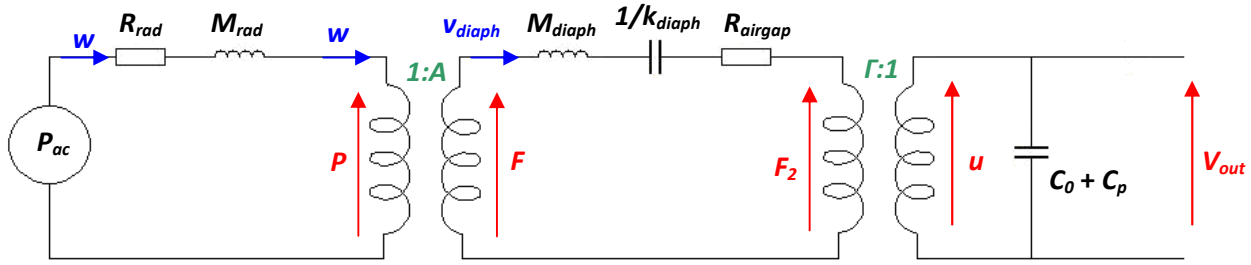


Figure 4.50. Nouveau circuit équivalent simplifié.

Nous sommes conscients que les trous et les ouvertures, malgré qu'ils n'aient pas été pris en compte, entraineront un court-circuit acoustique dans les basses fréquences. Mais nous avons pensé que ce court-circuit acoustique aurait un impact minime sur la réponse en fréquence du microphone et n'affectera pas ses performances. Toutefois, nous verrons plus tard que nous avons sous-estimé l'effet des ouvertures et des trous et qu'ils ont un effet très important sur la réponse en fréquence du microphone. En revenant sur le circuit équivalent de la Figure 4.50, on peut déterminer la réponse en fréquence du microphone en calculant la fonction de transfert de ce circuit. En appliquant la loi des nœuds et des mailles, on peut écrire :

$$G(p=j\omega)=\frac{V_{out}}{P_{ac}}=\frac{H}{\left(1+2\alpha\frac{p}{\omega_0}+\left(\frac{p}{\omega_0}\right)^2\right)} \qquad 4.49$$

Avec :

$$H=\frac{\Gamma A}{\left[\left(C_0+C_p\right)k_{diaph}+\Gamma^2\right]} \qquad 4.50$$

$$\omega_0=\sqrt{\frac{\left[k_{diap}+\frac{\Gamma^2}{\left(C_0+C_p\right)}\right]}{\left[A^2M_{rad}+M_{diaph}\right]}} \qquad 4.51$$

$$\alpha=\frac{1}{2}\frac{\left(A^2R_{rad}+R_{airgap}\right)}{\sqrt{\left[k_{diap}+\frac{\Gamma^2}{\left(C_0+C_p\right)}\right]\left[A^2M_{rad}+M_{diaph}\right]}} \qquad 4.52$$

H représente le gain de la fonction de transfert, ω_0 la pulsation propre du système et α le taux d'amortissement du système.

On trace alors le logarithme de la valeur absolue de la fonction de transfert qui n'est autre que la sensibilité du microphone en fonction de la fréquence :

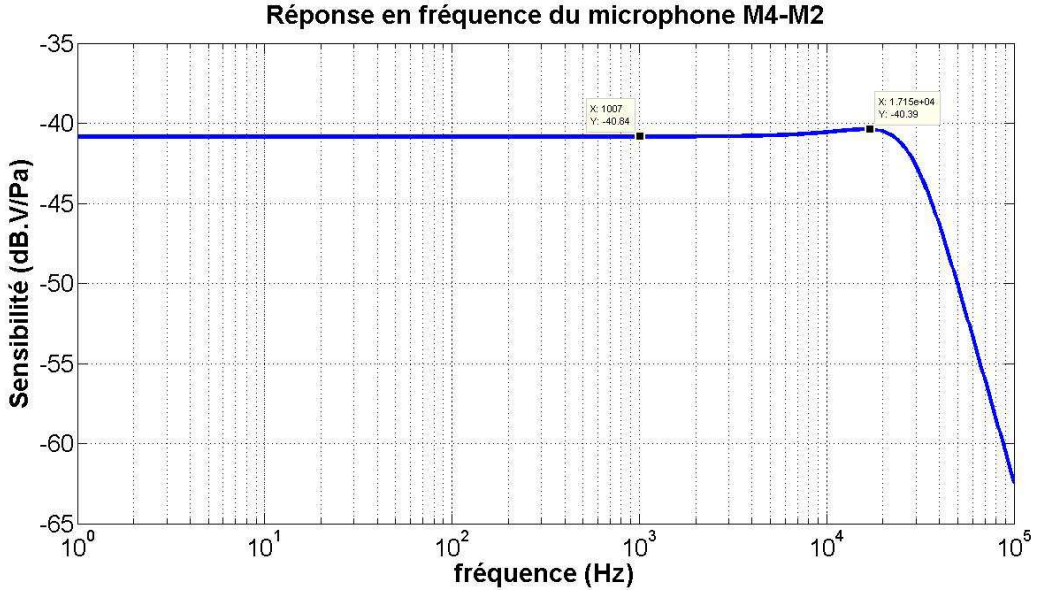


Figure 4.51. Sensibilité du microphone M4-M2 en fonction de la fréquence.

D'après la Figure 4.51, le microphone possède une bande passante qui s'étende de **0 Hz à 17 kHz** et une sensibilité (en circuit ouvert) de $S_{max} \approx$ **-41 dBV/Pa** soit **9 mV/Pa**. La sensibilité est relativement proche de la sensibilité calculée précédemment en régime quasi-statique.

Un autre point qui peut être important si l'on souhaite intégrer une interface électronique ultérieurement, est le rapport signal sur bruit (*SNR,"Signal Noise Ratio"*). Bien que le bruit dû aux différents composants de l'interface électronique soit le plus important, il existe un bruit mécanique intrinsèque aux structures MEMS. Ce bruit, appelé le bruit "thermique mécanique", est causé par le mouvement Brownien c'est-à-dire par les impacts aléatoires de molécules environnantes sur la microstructure [72,73]. En effet, dans notre cas, le microphone présente un effet d'amortissement issu du gap d'air, cet amortissement permet à l'énergie du système de se dissiper. Cette dissipation d'énergie dans le milieu extérieur entraîne une agitation thermique aléatoire des molécules environnantes, dont certaines vont venir s'écraser sur le diaphragme du microphone. Ces impacts vont créer d'infimes déplacements du diaphragme et donc aussi un signal électrique. Afin d'évaluer ce bruit thermique mécanique, il existe une expression, déterminée à partir du bruit de Johnson lié aux résistances électriques [72,73] :

$$F_{noise} = \sqrt{4k_bTR} \qquad [N/\sqrt{Hz}] \qquad 4.53$$

Cette relation donne la densité spectrale de bruit d'une force mécanique F_{noise} dépendant de k_b la constante de Boltzman, T la température absolue et R la résistance mécanique responsable des effets d'amortissement. Dans notre cas, $\boldsymbol{R = R_{airgap}}$.

Par analogie mécano-acoustique, on peut déterminer la relation donnée pour une pression de bruit, P_{noise}, qui agit dans le domaine acoustique [72] :

$$P_{noise} = \sqrt{4k_bTr_{airgap}} \qquad [Pa/\sqrt{Hz}] \qquad 4.54$$

Avec $r_{airgap} = \frac{R_{airgap}}{A^2}$, la résistance acoustique du gap d'air.

Pour calculer le signal sur bruit, la relation 4.54 est utilisée. En effet tout se passe comme si la pression de bruit P_{noise} devenait une source de pression et remplace, dans le circuit équivalent (fig. 5.50), la pression acoustique initialement appliquée P_{ac}. Cette pression de bruit va alors être responsable d'un déplacement infime du diaphragme et causé un signal électrique de sortie. Cela se traduit par le calcul de la densité spectrale de la tension de bruit du microphone, noté V_{DSP}, grâce à la fonction de transfert du circuit équivalent :

$$V_{DSP} = \left|G(f)^2 P_{noise}^2\right| = \left|G(f)^2 4k_bT\frac{R_{airgap}}{A^2}\right| \qquad (5.55)$$

V_{DSP} s'exprime en $\mathbf{V^2/Hz}$ et f est la fréquence ($p = j\omega$ *et* $\omega = 2\pi f$).

On obtient alors la courbe suivante lorsqu'on trace V_{DSP} en fonction de la fréquence :

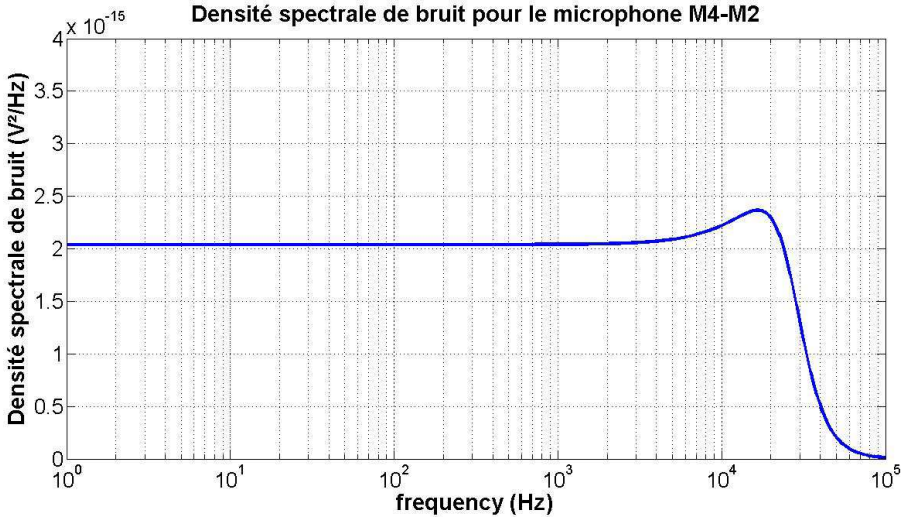


Figure 4.52. Densité spectrale de la tension de bruit du microphone.

Afin de déterminer la tension de bruit dans la bande de fréquence souhaitée (20 Hz-20 kHz), la densité spectrale est intégrée par rapport à la fréquence f :

$$V_{noise} = \sqrt{4k_bT \int_{20Hz}^{20kHz} \left| G(f)^2 \frac{R_{airgap}}{A^2} \right| df} \qquad 4.56$$

On trouve $\boldsymbol{V_{noise} \approx 6.57\ \mu V}$. Sachant que la sensibilité dans la bande de fréquence 20 Hz-20 kHz s'élève à 9 mV/Pa, le rapport signal sur bruit est :

$$SNR = 20log10\left(\frac{S_{max}}{V_{noise}}\right) = 20log10\left(\frac{9}{0.00657}\right) = 63\ dB \qquad 4.57$$

II.5. Récapitulatif et autres microphones

Nous avons présenté précédemment la modélisation d'un microphone MEMS capacitif et évalué ses performances. En plus de ce microphone, deux autres microphones ont été modélisés par la même méthode. Ces microphones sont structurés différemment, nous proposons donc dans cette section, tout d'abord, de résumer les caractéristiques et les performances du microphone modélisé précédemment, puis dans un second temps de présenter les caractéristiques et les performances des deux autres microphones.

II.5.a. Microphone M4-M2

Le microphone M4-M2 est le microphone modélisé précédemment. Ce microphone possède un diaphragme perforé formé par la couche métallique supérieure M4 supporté par quatre poutres et une électrode fixe créée à partir de M2 (figure 5.37), d'où le nom "microphone M4-M2". Le Tableau 4.1 présente les caractéristiques du microphone M4-M2 et le Tableau 4.3 les propriétés mécaniques du diaphragme utilisées lors de la modélisation. Le Tableau 4.7 rappelle les performances du microphone, évaluées à partir du circuit équivalent simplifié (Figure 4.50).

Performances	Valeur
Capacité initiale	1 pF
Tension de collage	8 V
Bande de fréquence	20 Hz - 17 kHz
Sensibilité (en boucle ouverte)	-41 dB.V/Pa soit 9 mV/Pa
SNR	63 dB

Tableau 4.7. Performances du microphone M4-M2 évaluées à partir du circuit équivalent simplifié.

II.5.b. Microphone M4-M1

Comme son nom l'indique, le microphone M4-M1 possède un diaphragme formé par la couche métallique M4 et une électrode fixe constituée par M1 (Figure 4.53). Le diaphragme est perforé d'une façon similaire à celui du microphone M4-M2 : des trous de 5x5 µm² espacé de 10 µm répartis de manière "matricielle" afin de contrôler les effets d'amortissement du gap d'air et des trous de 1x1 µm² espacé de 5 µm pour faciliter la gravure de la couche sacrificielle. Etant donné que le diaphragme est formé par M4, les propriétés mécaniques utilisées pour la modélisation sont identiques au microphone M4-M2. Les Tableau 4.8 à Tableau 4.10 exposent respectivement les dimensions du microphone, les caractéristiques mécaniques du microphone obtenues à partir de la modélisation et les performances du microphone.

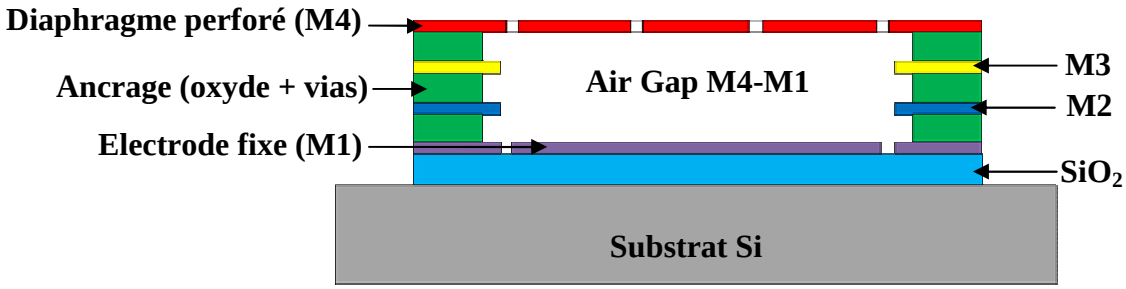


Figure 4.53. Schéma du microphone M4-M1.

Eléments	Dimensions (µm)
Longueur du diaphragme (L_{mem})	700
Epaisseur du diaphragme (t_{mem})	0.740
Longueur du bras (L_{arm})	71
Largeur du bras (W_{arm})	241
Longueur des gros trous (L_{hole1})	5
Ecart ou pitch entre deux gros trous (Pitch1)	10
Nombre de gros trous	4900 (sans unité)
Longueur des petits trous (L_{hole2})	1
Ecart ou pitch entre deux petits trous (Pitch2)	5
Nombre de petits trous	14421 (sans unité)
Epaisseur air gap (h_a)	4.28

Tableau 4.8. Dimensions des différents éléments du microphone M4-M1.

Caractéristiques mécaniques	Valeur
Fréquence de résonance	25166 Hz
Constante de rigidité	6.106 N/m
Masse relative	$2.442x10^{-10}$ kg

Tableau 4.9. Caractéristiques mécaniques du microphone M4-M1.

Performances	Valeur
Capacité initiale	1.248 pF
Tension de collage	15 V
Bande de fréquence	20 Hz - 10 kHz
Sensibilité (en boucle ouverte)	-43 dB.V/Pa soit 7 mV/Pa
SNR	68 dB

Tableau 4.10. Performances du microphone M4-M1 évaluées à partir du circuit équivalent simplifié.

II.5.c. Microphone M3-M1

Comme son nom l'indique, le microphone M3-M1 possède un diaphragme formé par la couche métallique M3 et une électrode fixe constituée par M1 (Figure 4.54). Le diaphragme est perforé d'une façon similaire à celui du microphone M4-M2 ou M4-M1 : des trous de 5x5 µm² espacé de 10 µm répartis de manière "matricielle" afin de contrôler les effets d'amortissement du gap d'air et des trous de 1x1 µm² espacé de 5 µm pour faciliter la gravure de la couche sacrificielle. La couche métallique M3 étant constituée des mêmes matériaux que M4 (juste l'épaisseur change), nous supposons les mêmes propriétés mécaniques utilisées pour la modélisation du microphone M4-M2 ou du microphone M4-M1. Les Tableau 4.11 à Tableau 4.13 exposent respectivement les dimensions du microphone, les caractéristiques mécaniques du microphone obtenues à partir de la modélisation et les performances du microphone.

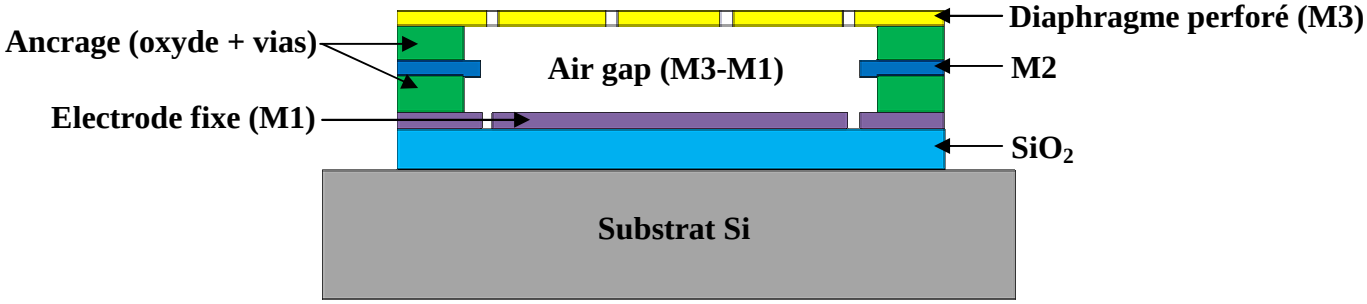


Figure 4.54. Schéma du microphone M3-M1.

Eléments	Dimensions (µm)
Longueur du diaphragme (L_{mem})	500
Epaisseur du diaphragme (t_{mem})	0.640
Longueur du bras (L_{arm})	71
Largeur du bras (W_{arm})	141
Longueur des gros trous (L_{hole1})	5
Ecart ou pitch entre deux gros trous (Pitch1)	10
Nombre de gros trous	2500 (sans unité)
Longueur des petits trous (L_{hole2})	1
Ecart ou pitch entre deux petits trous (Pitch2)	5
Nombre de petits trous	7301 (sans unité)
Epaisseur air gap (h_a)	2.64

Tableau 4.11. Dimensions des différents éléments du microphone M3-M1.

Caractéristiques mécaniques	Valeur
Fréquence de résonance (σ_0 = 3MPa)	30482 Hz
Constante de rigidité	4.031 N/m
Masse relative	1.099×10^{-10} kg

Tableau 4.12. Caractéristiques mécaniques du microphone M3-M1.

Performances	Valeur
Capacité initiale	1.068 pF
Tension de collage	7.4 V
Bande de fréquence	20 Hz - 13 kHz
Sensibilité (en boucle ouverte)	-36 dB.V/Pa soit 15 mV/Pa
SNR	63 dB

Tableau 4.13. Performances du microphone M3-M1 évaluées à partir du circuit équivalent simplifié.

A l'aide du logiciel de CAO Cadence, les trois microphones sont dessinés en utilisant les différentes couches correspondantes. Le layout (Figure 4.55) final est envoyé au fondeur AMS par l'intermédiaire du CMP. Sur le layout, nous avons les trois microphones décrits précédemment. Il y a aussi des microstructures de test : des ponts réalisés avec la couche métallique M4, M3 et M2, de longueurs identiques et de largeurs différentes ainsi que six diaphragmes carrés de 100 µm de coté, ancrés sur leurs bords comportant différentes configurations de trous (trous carrés de 1, 3 ou 5 µm de coté espacés de 5, 10 ou 20 µm).

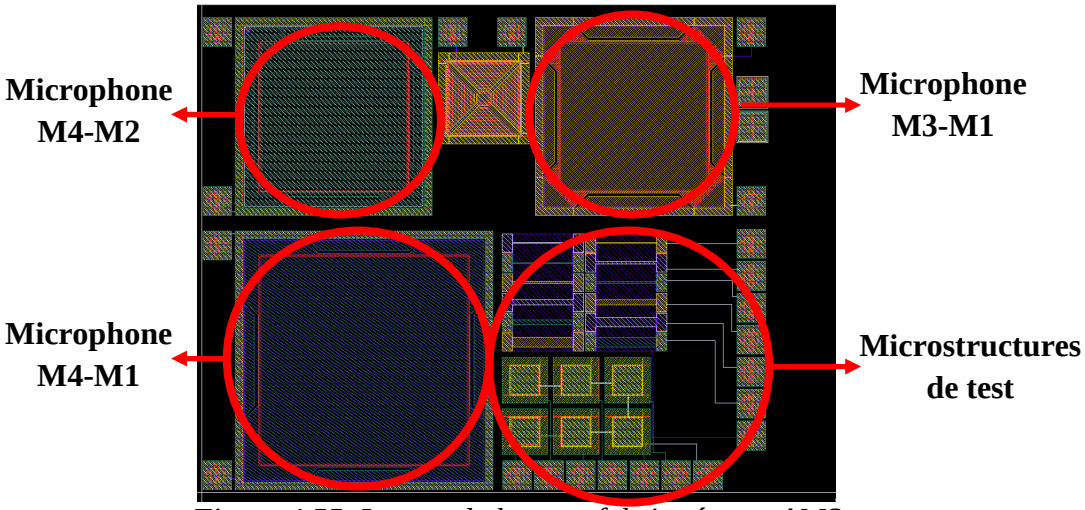


Figure 4.55. Layout de la puce fabriquée par AMS

Trois mois après, une fois le procédé CMOS terminé, les échantillons contenant les trois microphones de test sont reçus. La prochaine étape consistera donc à graver la couche sacrificielle d'oxyde afin de libérer les structures des microphones.

III. Fabrication des microphones

Les échantillons sont réceptionnés trois mois après l'envoi du layout au fondeur AMS. AMS a donc utilisé son procédé CMOS pour fabriquer les différentes structures des microphones et aussi procéder à l'ouverture de la couche de passivation définie au préalable par le layout. Pour nous, une seule étape de fabrication supplémentaire est nécessaire pour libérer les microstructures. Cette étape consiste en la gravure d'une couche d'oxyde sacrificielle de dioxyde de silicium grâce à une gravure humide isotrope. La solution utilisée pour réaliser cette gravure est le Silox Vapox III (cf. chapitre 3).

III.1. Préliminaire : estimation des épaisseurs de dioxyde de silicium

La puce fabriquée par le fondeur contient les trois microphones mais aussi des microstructures de tests (Figure 4.56). Les microstructures de test pourraient éventuellement servir à déterminer les propriétés mécaniques des couches de la technologie CMOS ou même vérifier la modélisation du gap d'air en utilisant les petits microphones.

Mais dans un premier temps, dès la réception des échantillons, les capacités des trois microphones sont mesurées avant la gravure de l'oxyde afin d'estimer les épaisseurs d'oxyde entre les différentes couches métalliques qui composent les microstructures des microphones, à savoir : M4-M1, M4-M2 et M3-M1. Une station sous pointe et un LRC mètre permettent de réaliser les mesures. Un signal sinusoïdal d'amplitude 500 mV et de fréquence de 1 kHz ainsi qu'une tension continue de 1 V est appliquée à chaque microphone par l'intermédiaire du LRC mètre.

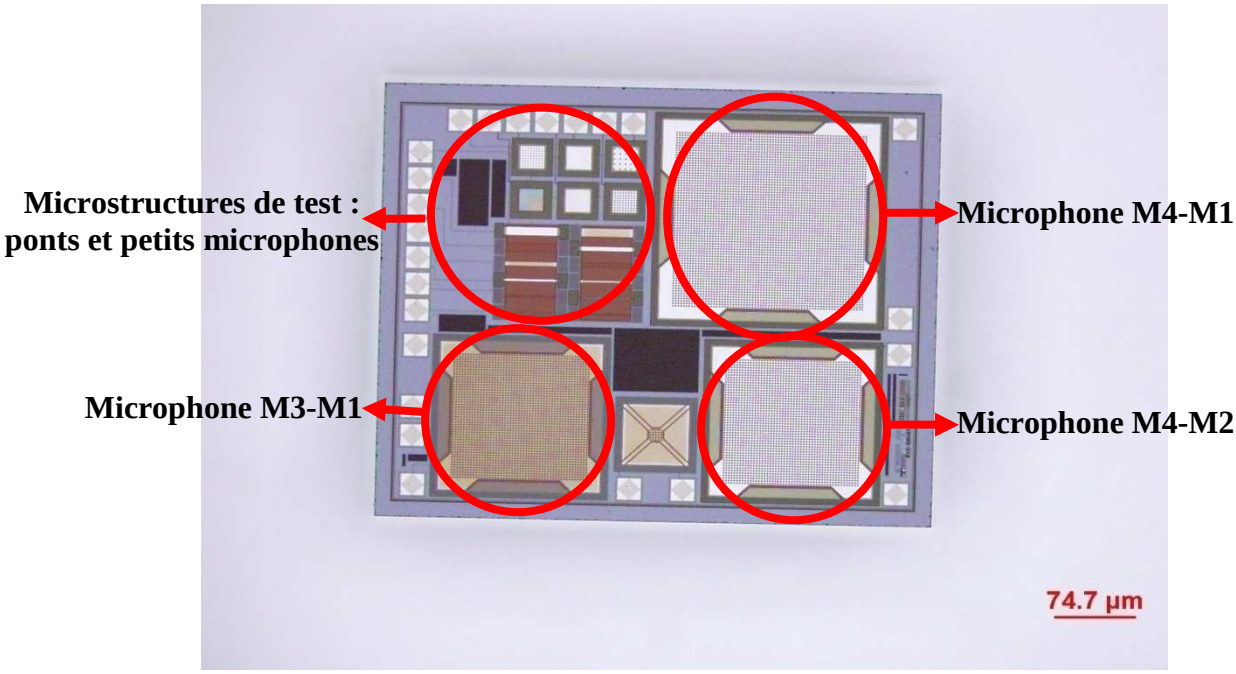


Figure 4.56. Image au microscope optique, avant gravure, de la puce contenant les trois microphones et différentes microstructures de test.

Le Tableau 4.14 montre les capacités mesurées pour chaque microphone et l'estimation de l'épaisseur d'oxyde entre le diaphragme et l'électrode fixe de chacun d'entre eux.

Microphones	**Capacité (pF)**		**Erreur**	**Estimation de l'épaisseur d'oxyde t_{ox} (nm)**	
	Mesurée C_{mes} (valeur moyenne)	**Calculée C_{cal}**		**Estimation (valeur moyenne)**	**Valeur typique**
Microphone M4-M1	4.9	3.8	22 %	3298	4280
Microphone M4-M2	3.5	3.4	3 %	2558	2640
Microphone M3-M1	3.1	3.4	-9%	2878	2640

Tableau 4.14. Capacité mesurée et estimation de l'épaisseur d'oxyde pour chaque microphone (1 V DC + 500 mV AC).

Pour estimer les différentes épaisseurs d'oxyde à graver, on utilise la relation suivante :

$$C_{mes} = \frac{\varepsilon_0 \varepsilon_{SiO_2} A_{active}}{t_{ox}} \Rightarrow t_{ox} = \frac{\varepsilon_0 \varepsilon_{SiO_2} A_{active}}{C_{mes}} \qquad 4.58$$

Avec A_{active} la surface active de la capacité du microphone et ε_{SiO2} = 3.9, la permittivité diélectrique relative du dioxyde de silicium.

Les capacités calculées à partir des épaisseurs d'oxyde données par les valeurs typiques de la technologie CMOS 0.35 µm d'AMS correspondent aux capacités mesurées pour les microphones M4-M2 et M3-M1 (3 à 9 % d'erreur). Pour le microphone M4-M1, l'erreur est plus importante (22 %). Ceci peut venir des capacités parasites et/ou des erreurs de mesures intrinsèques au LRC mètre. De ce fait, les épaisseurs d'oxyde estimées se rapprochent des valeurs typiques données par le fondeur pour les microphones M4-M2 et M3-M1.

Afin de graver la couche sacrificielle d'oxyde entre chaque microphone, on utilise le procédé décrit dans le chapitre 3 par la Figure 3.27. Les épaisseurs d'oxyde estimées précédemment et grâce à la vitesse de gravure du dioxyde de silicium par le Silox Vapox III déterminée dans le chapitre 3 (environ 95 nm/min) nous permettent de faire une première approximation du temps de gravure située entre **30 et 45 minutes**. Pour rappel, ce procédé est constitué de quatre étapes :
1) Gravure humide du SiO_2 par le Silox Vapox III, solution de gravure tamponnée prévue pour la gravure du dioxyde de silicium et possédant une bonne sélectivité envers l'aluminium (matériau du diaphragme) et le nitrure de silicium (couche de passivation). Le temps de gravure est estimé entre 30 et 45 minutes selon les microphones ;

2) Nettoyage à l'eau pendant une dizaine de minutes ;

3) Nettoyage à l'isopropanol (IPA) pendant 20-30 minutes ;

4) Passage au sécheur supercritique au CO_2 (MEMS Dryer) pour éviter les phénomènes de collage entre le diaphragme et l'électrode fixe.

Une fois la gravure terminée les échantillons sont observés au microscope électronique à balayage (MEB).

III.2. Résultats de la gravure pour le microphone M4-M2

Pour libérer M4-M2, nous avons gravé l'échantillon avec le Silox Vapox III pendant **40 minutes**. Les résultats de la gravure obtenus pour le microphone M4-M2 sont illustrés par les images MEB suivantes.

(a)

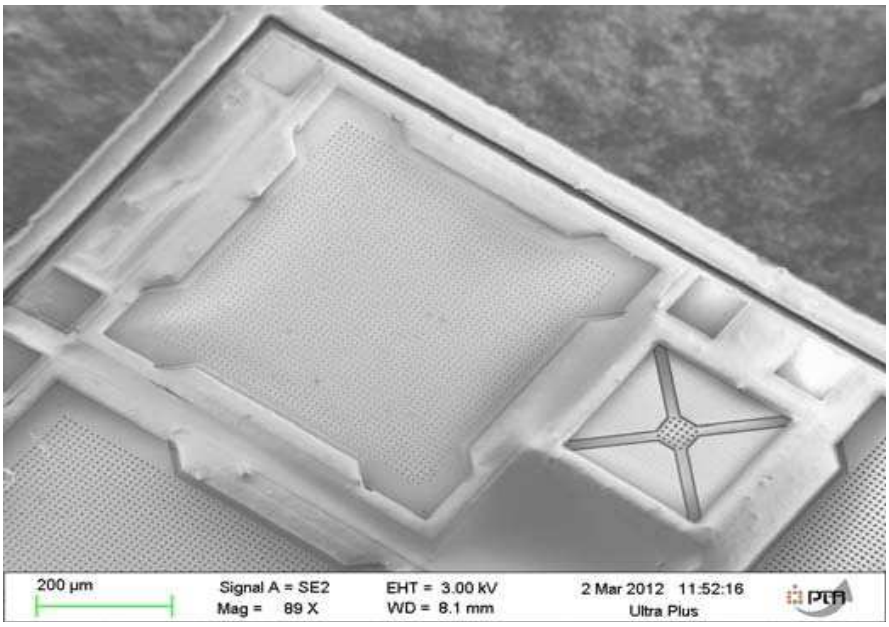
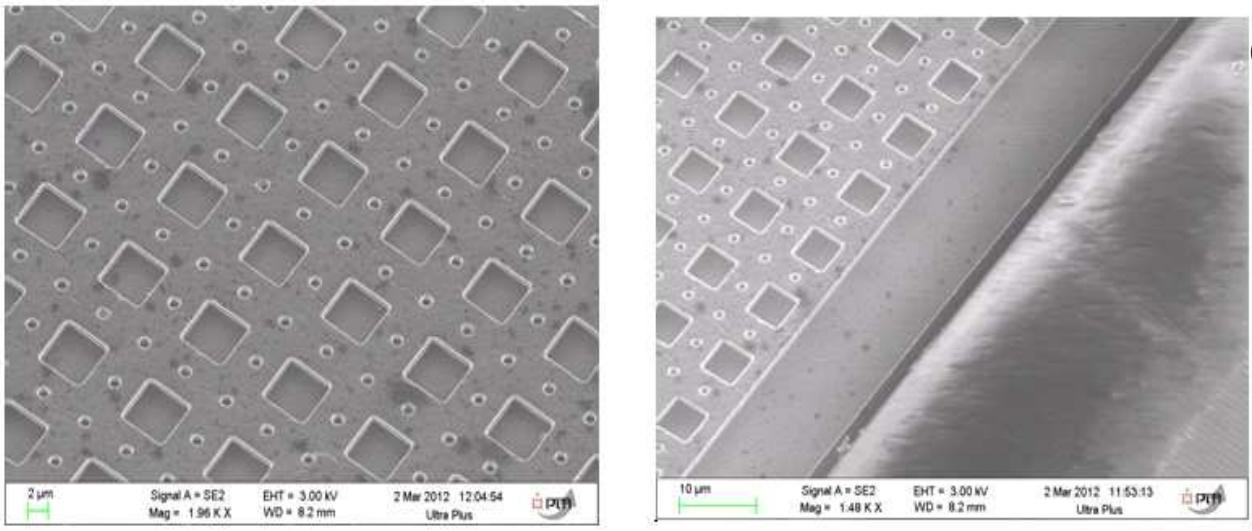


Figure 4.57. Vue d'ensemble du microphone M4-M2 après 40 minutes de gravure



(b)

Figure 4.58. Microphone M4-M2 : l'oxyde a bien été gravé au bout de 40 minutes : au centre (a) et au bord du diaphragme (b).

Les photos MEB montrent clairement que l'oxyde en dessous du diaphragme est complètement gravé. Par contre, l'observation au MEB a aussi montré qu'il reste de l'oxyde sous les bras supportant le diaphragme ce qui aura pour conséquence d'influencer les caractéristiques du microphone (fréquence de résonance et sensibilité notamment). A noter aussi que le diaphragme possède une déformation initiale que l'on peut observer au MEB. Cette déformation semble plus importante pour des temps de gravure plus longs. En effet, au bout d'une heure de gravure, le diaphragme est encore plus proche de l'électrode fixe et parfois même collé à cette électrode fixe (Figure 4.58).

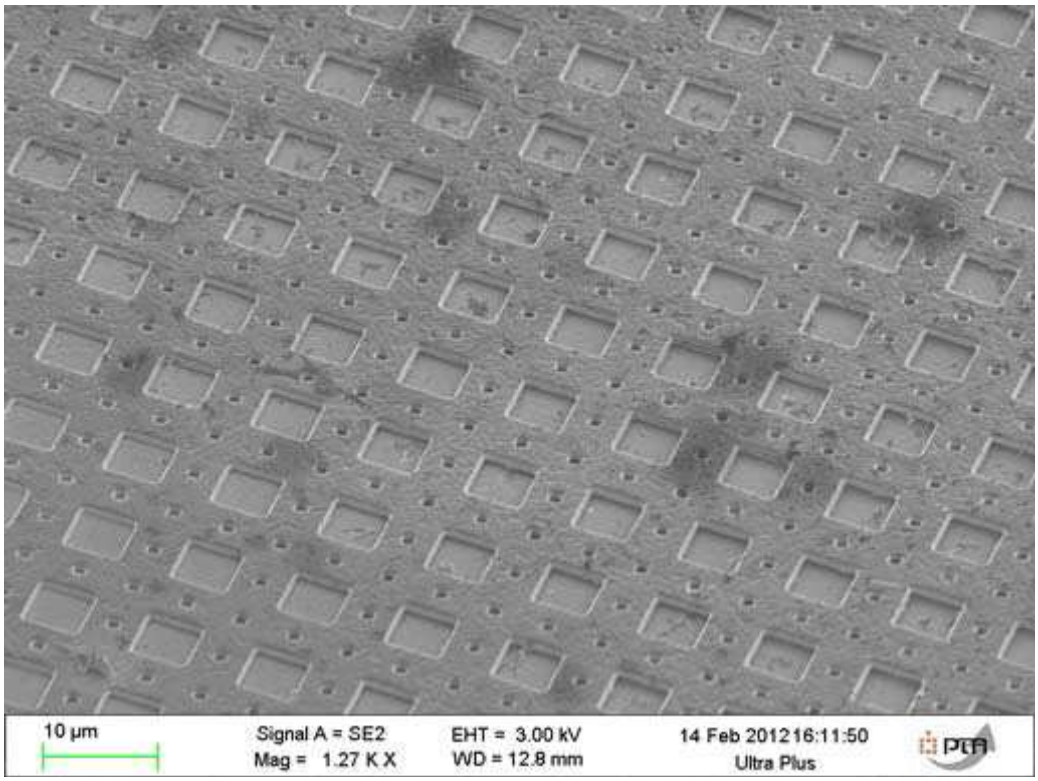


Figure 4.59. Microphone M4-M2 : Au bout d'une heure de gravure, le diaphragme est encore plus proche de l'électrode fixe.

Cette déformation initiale est sans doute causée par les contraintes résiduelles du matériau (AlCu) constituant le diaphragme. Mais le fait que cette déformation initiale soit plus ou moins importante selon le temps de gravure peut s'expliquer par l'oxyde présent sous les bras supportant le diaphragme. En effet, plus le temps de gravure est long, moins il y a d'oxyde sous les bras, la rigidité du système devient alors plus faible d'où une déformation initiale plus importante.

III.3. Résultats de la gravure pour le microphone M3-M1

Même procédé utilisé que pour le microphone M4-M2, le temps de gravure optimal pour le microphone M3-M1 est de **45 minutes**. En effet, au bout de 40 minutes de gravure, il reste encore de l'oxyde sous le diaphragme et au bout de 60 minutes de gravure le diaphragme est le plus souvent collé à l'électrode fixe.

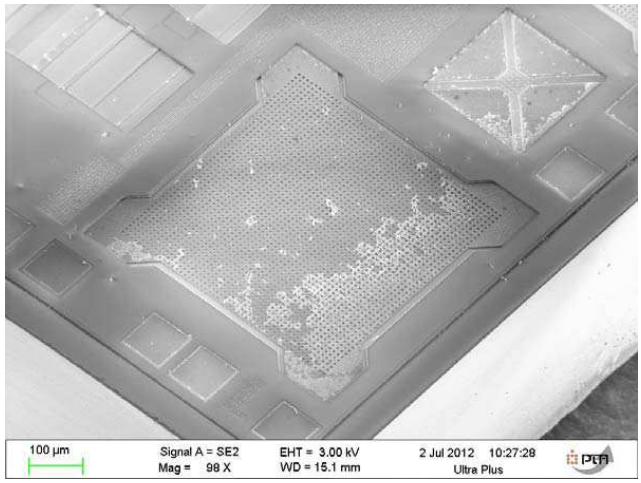


Figure 4.60. Microphone M3-M1 après gravure.

L'espace entre M3 et M1 est, selon les valeurs typiques données par le fondeur, identiques au gap de M4-M2. Pourtant, contrairement au microphone M4-M2, au bout de 40 minutes l'oxyde n'est pas entièrement gravé sous le diaphragme du microphone M3-M1 (Figure 4.61). Ce qui pourrait signifier que les épaisseurs des couches entre M3 et M1 (épaisseur oxyde M3-M2, épaisseur M2, épaisseur oxyde M2-M1) sont un peu plus élevées que les valeurs typiques indiquées par le fondeur, mais il est difficile de savoir quelle couche est plus épaisse ou si c'est alors une combinaison de deux ou trois couches chacune contribuant à augmenter le gap entre M3 et M1 (par rapport à la valeur typique).

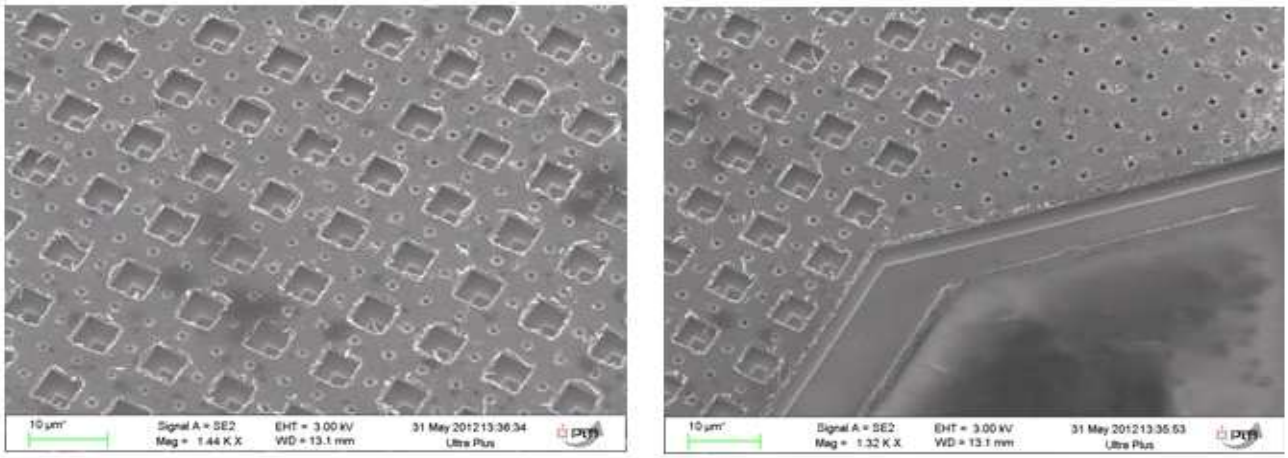


Figure 4.61. Microphone M3-M1 : au bout de 40 minutes de gravure, il reste encore de l'oxyde sous la couche métallique M3.

Comme on peut l'observer sur les photos (Figure 4.62), le diaphragme est collé à l'électrode fixe au bout d'une heure de gravure. Pour expliquer ceci, on peut mettre en évidence la déformation initiale du diaphragme causée par les contraintes résiduelles. De plus, étant donné les trous sur les bras supportant la membrane, une quantité plus importante d'oxyde est gravée sous ces bras, rendant le système plus souple et donc une déformation initiale du diaphragme plus importante allant jusqu'à toucher l'électrode fixe.

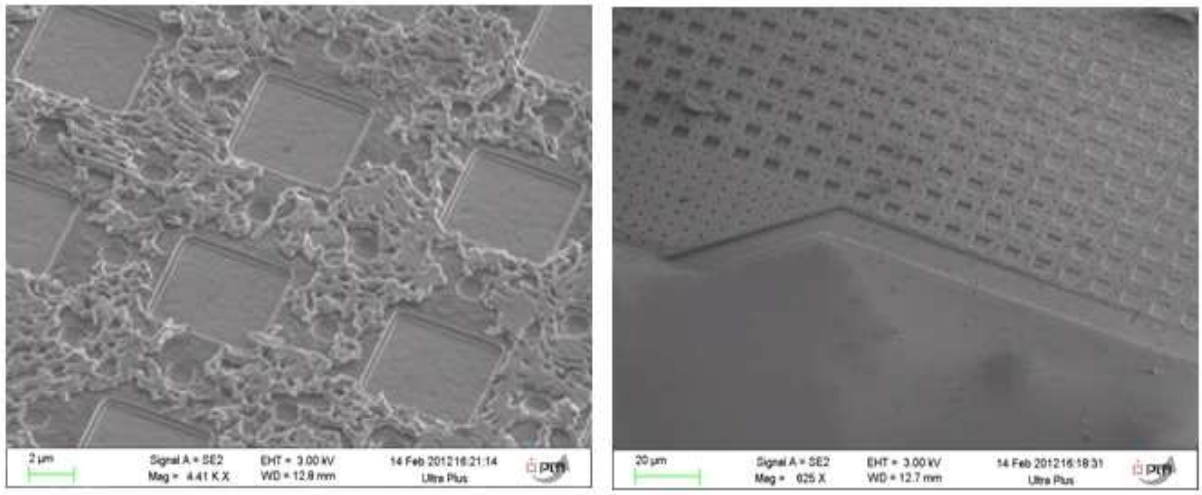


Figure 4.62. Microphone M3-M1 : au bout d'une heure de gravure, l'oxyde a été gravé mais le diaphragme est collé à l'électrode fixe.

Les photos MEB de la Figure 4.63 montre que le temps de gravure pour libérer le diaphragme du microphone M3-M1 est estimé à 45 minutes. On peut observer au MEB les mêmes phénomènes que pour le microphone M4-M2 (déformation initiale causée par les contraintes résiduelles). De plus, le diaphragme de M3-M1 a tendance à se coller à l'électrode fixe plus souvent que les autres, même pour des temps de gravure de 45 minutes, et ce malgré qu'il possède la même surface et le même gap d'air que le microphone M4-M2 (seul l'épaisseur de M3 est différente de l'épaisseur de M4). Une explication possible est que la quantité d'oxyde gravée sous les bras est plus importante, rendant la structure moins rigide et donc une déformation initiale, causée par les contraintes résiduelles, plus importante.

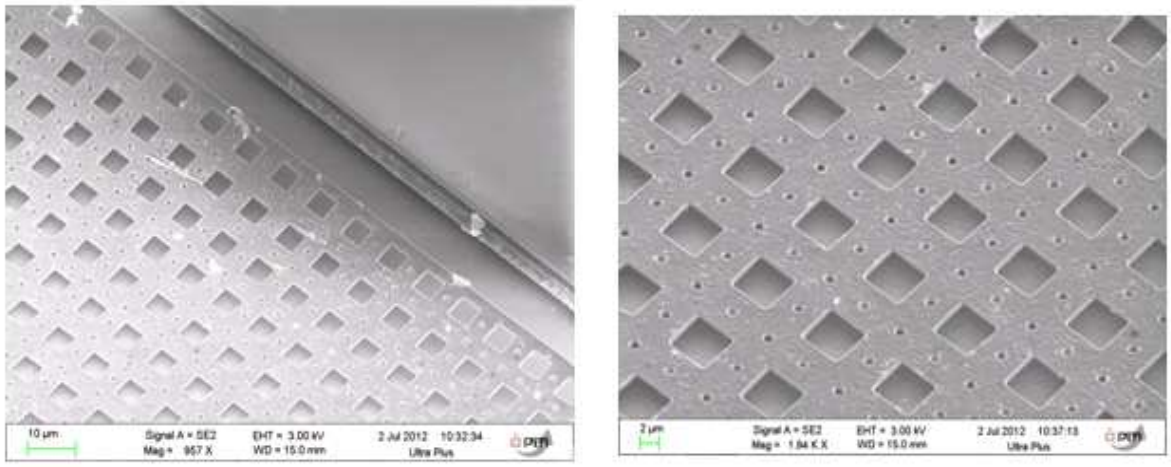


Figure 4.63. Microphone M3-M1 : l'oxyde a bien été gravé sous tout l'ensemble du diaphragme au bout de 45 minutes de gravure.

Notons aussi que lors de l'ouverture de passivation réalisée par le fondeur, la couche de TiN supérieure de la couche métallique M3 a été attaquée pour certains échantillons et pour d'autres non comme le montre les photos suivantes (Figure 4.64) :

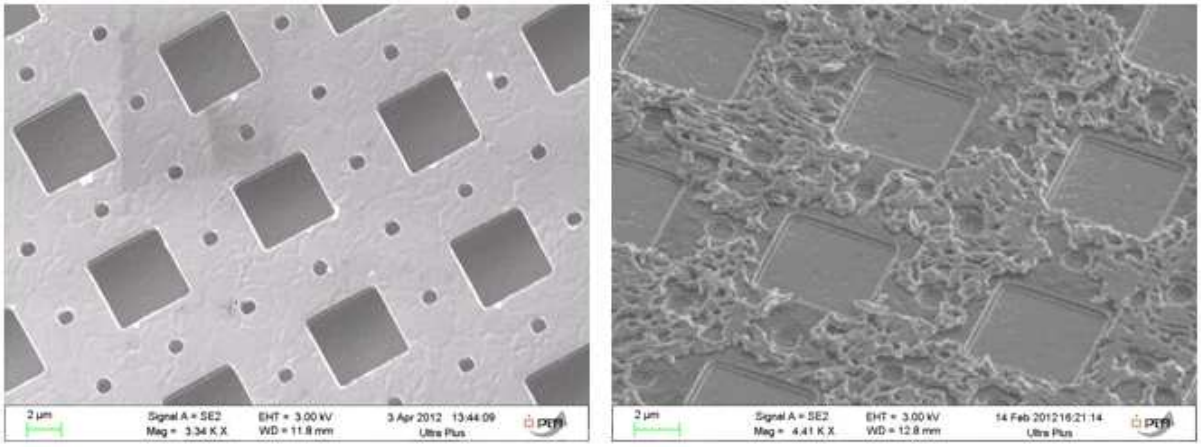


Figure 4.64. Microphone M3-M1 : couche de TiN de M3 non attaquée (à gauche) et attaquée (à droite) durant l'ouverture de passivation.

Nous pensons que cette attaque du TiN est causée par l'ouverture de passivation car si on observe les couches métalliques M3 avant la gravure, on peut voir que la couche de TiN est dans état similaire à celle avant gravure comme le montrent les photos de la Figure 4.65 :

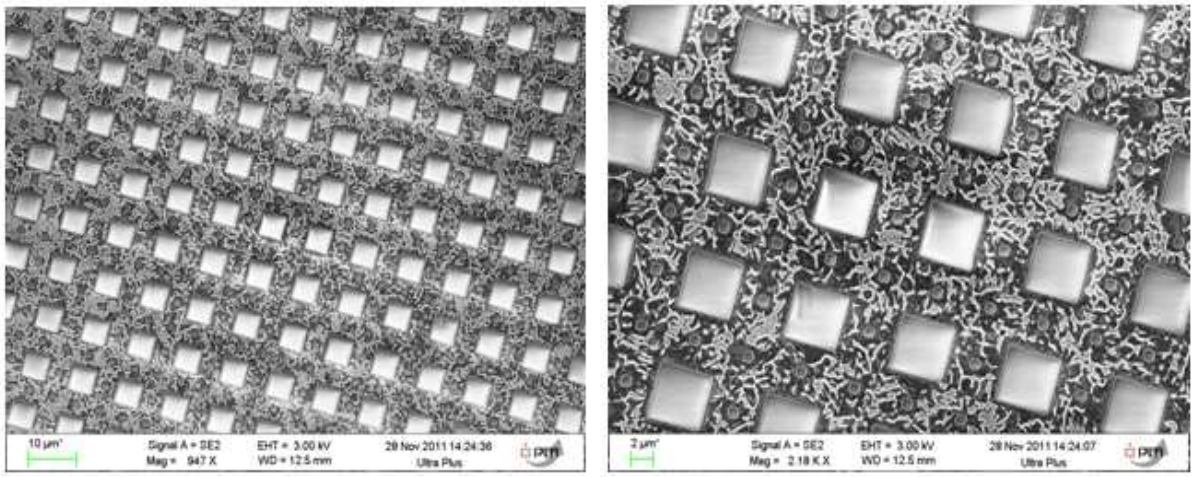


Figure 4.65. Microphone M3-M1 : état de la couche métallique M3 avant gravure : la couche de TiN a déjà été attaquée.

D'après ces dernières observations de M3 et les observations de M4 (section précédente III.2), il semble que la fine couche de TiN sur la couche métallique M4 a complètement disparu lors de l'ouverture de passivation.

III.4. Résultats de la gravure pour le microphone M4-M1

Pour graver le dioxyde de silicium entre M4 et M1, le même procédé est utilisé. Dans un premier temps, 45 minutes de gravure avec le Silox Vapox III sont réalisées. Les Figure 4.66 et Figure 4.67 montrent le résultat obtenu :

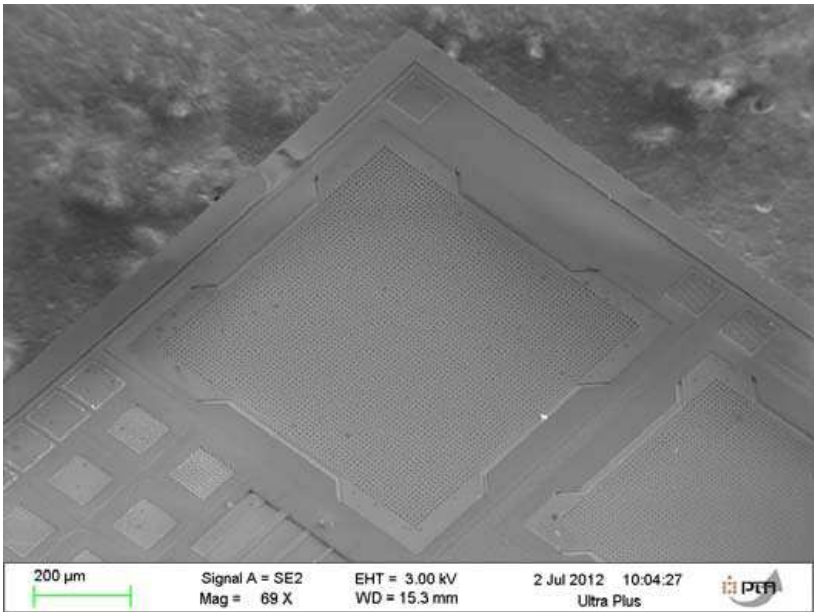


Figure 4.66. Microphone M4-M1 après gravure.

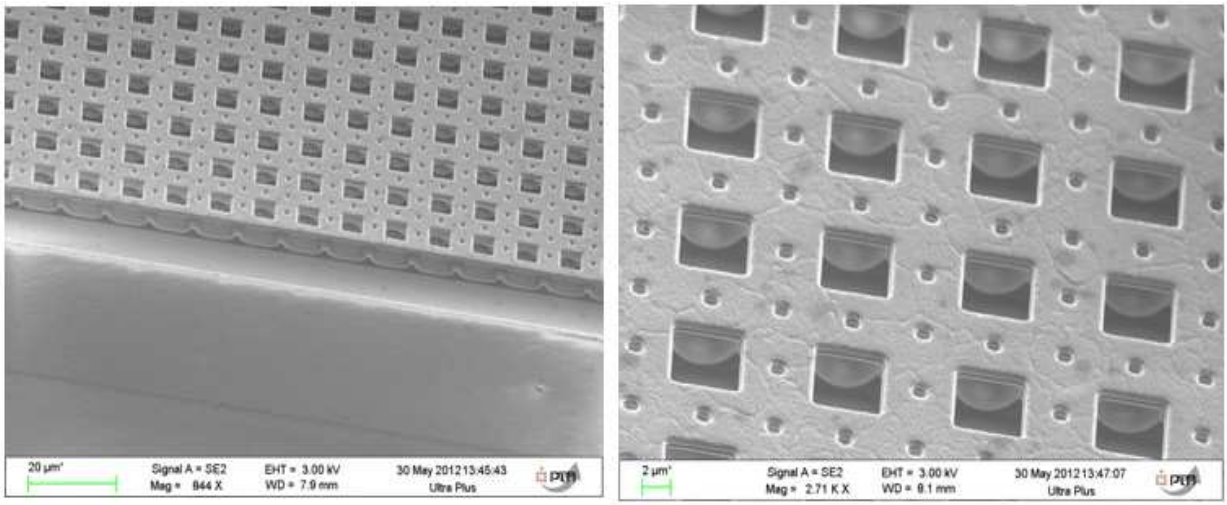


Figure 4.67. Résultat de la gravure au bout de 45 minutes de gravure, il reste encore de l'oxyde sous le diaphragme du microphone M4-M1.

Comme on peut l'observer sur les photos de la Figure 4.67, il reste de l'oxyde sous le diaphragme de M4-M1. Malgré que sous les trous du diaphragme on peut voir apparaître la couche M1, l'oxyde n'a pas été gravé complètement entre les trous. Ceci montre que la gravure du dioxyde de silicium est bien plus ou moins isotrope.
Afin de compléter la gravure, l'échantillon est gravé 15 minutes supplémentaires, il aura donc subi au total 60 minutes de gravure. Comme d'habitude, on observe au MEB le résultat de cette gravure où les photos de la Figure 4.68 montrent que le diaphragme est libre de se déplacer après une heure de gravure. Les mêmes remarques que pour le microphone M4-M2 et M3-M1 sont aussi valables, à savoir : une déformation initiale causée par les contraintes résiduelles et de l'oxyde est encore présent sous les bras supportant le diaphragme (Figure 4.69). Ces observations montrent donc que le temps de gravure optimale pour M4-M1 est de **60 minutes**.

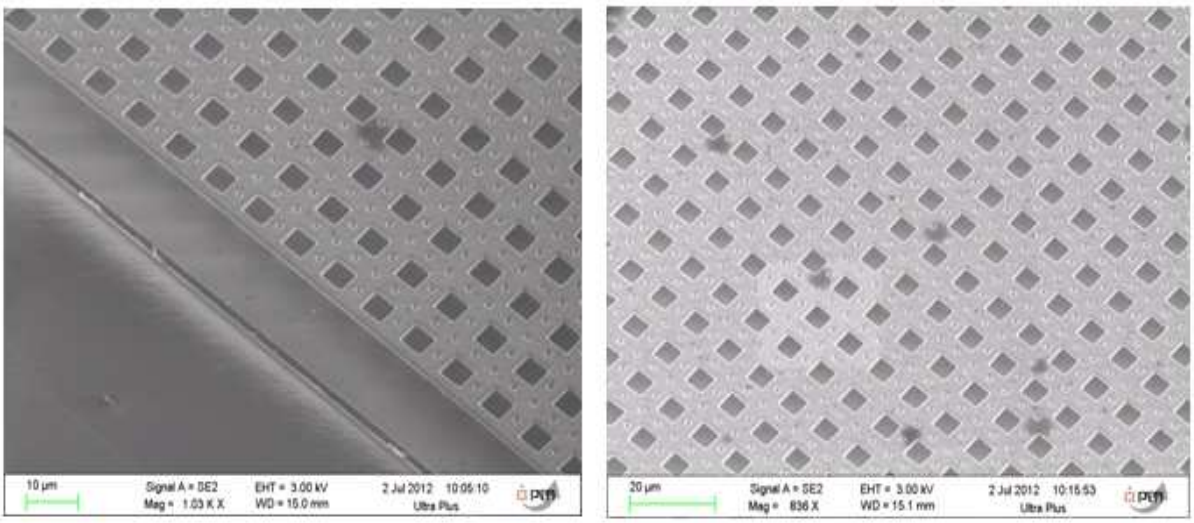


Figure 4.68. Microphone M4-M1 : l'oxyde a bien été gravé au bord (à gauche) et au centre (à droite) du diaphragme.

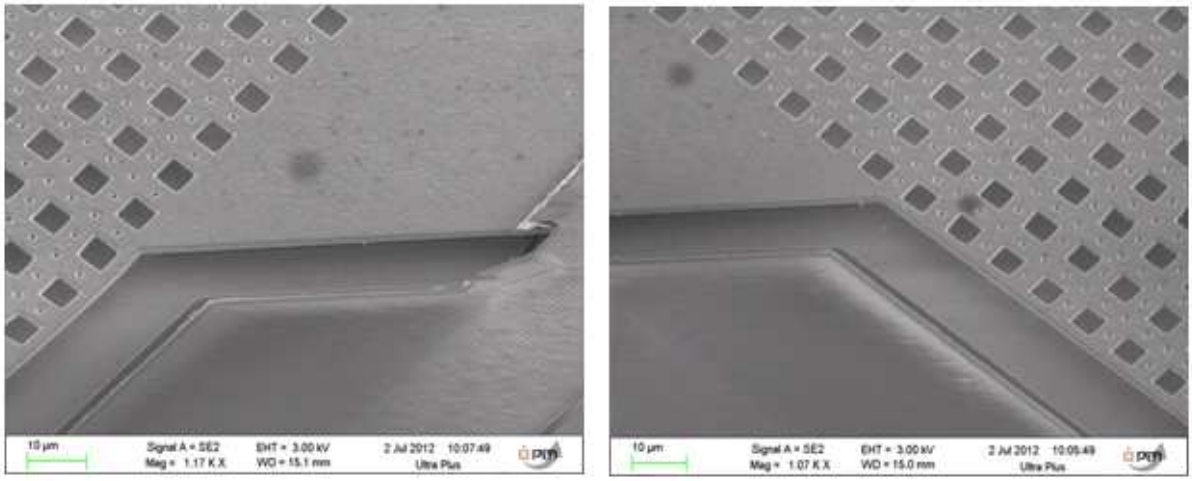


Figure 4.69. Microphone M4-M1 : sur ces photos, on peut voir que de l'oxyde est encore présent sous les bras supportant le diaphragme.

III.5. Conclusion sur la fabrication des microphones

Le Tableau 4.15 résume les temps de gravure nécessaires pour chaque microphone.

Microphones	Temps de gravure
M4-M2	40 minutes
M4-M1	60 minutes
M3-M1	45 minutes

Tableau 4.15. Temps de gravure pour libérer les structures de chaque microphone.

Au bout de 40 à 45 minutes l'oxyde entre les diaphragmes et les électrodes fixes des microphones M4-M2 et M3-M1 a complètement disparu tandis que pour le microphone M4-M1, il reste encore de l'oxyde. Toutefois, sous les trous du microphone M4-M1, l'oxyde a été gravé et on aperçoit la couche M1. On peut donc faire la supposition qu'une demi-sphère de rayon 4280 nm (valeur typique de la distance entre M4 et M1) a été gravée sous les trous du diaphragme en 45 minutes, soit une vitesse de gravure de **95 nm/min**, identique à celle déterminée dans le chapitre 3 lors de la gravure des microstructures de test.

IV. Caractérisation des microphones

Nous allons présenter ici les mesures réalisées après la libération des structures des différents microphones. Dans un premier temps, chaque microphone sera caractérisé électriquement, c'est-à-dire que la capacité du microphone sera mesurée en fonction de la tension de polarisation appliquée. Puis, suivra la caractérisation mécanique de chaque microphone grâce à un microscope optique interférométrique. Enfin nous tenterons de mesurer la courbe de sensibilité (en fonction de la fréquence) du microphone. Etant donné le nombre restreint de puces à notre disposition, aucune mesure de la tension de collage n'a été réalisée puisqu'après la mesure de cette tension, le diaphragme reste collé à l'électrode fixe et rend la puce inutilisable à cause du court-circuit électrique.

Pour réaliser ces différentes mesures, les échantillons contenant les trois microphones sont placés au centre d'une plaque d'alumine possédant plusieurs pistes électriques afin de faciliter les différents tests de caractérisation. La technique du *"wire-bonding"* est utilisée pour assurer la connexion entre les contacts des microphones sur la puce et les différentes pistes électriques de la plaque (Figure 4.70).

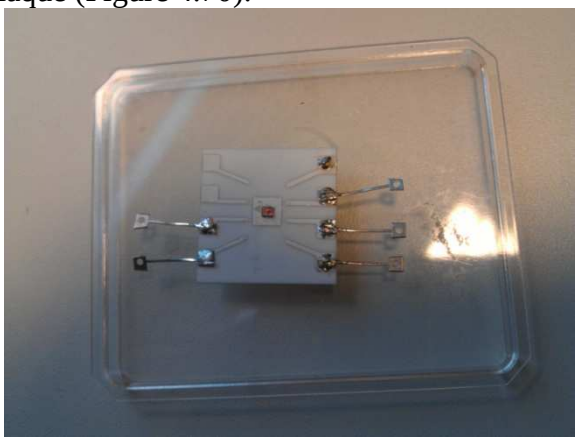


Figure 4.70. Plaque d'alumine avec pistes électriques pour les tests

IV.1. Caractérisations électriques

Les caractérisations électriques consistent en la mesure de la capacité de chaque microphone en fonction de la tension de polarisation appliquée. Un LRC mètre (HP4284A équipé d'un bornier 16047A) est utilisé pour réaliser ces mesures. Un signal sinusoïdal d'amplitude 500 mV et de fréquence 1 kHz ainsi qu'une tension de polarisation variable sont appliqués à chaque microphone par l'intermédiaire du LRC mètre. Pour chaque tension de polarisation appliquée, la valeur de la capacité des microphones fournie par le LRC mètre est relevée (Figure 4.71). A noter qu'avant les mesures, une calibration du LRC mètre en court-circuit et en circuit ouvert est effectuée.

Figure 4.71. Mesure de la capacité du microphone grâce au LRC mètre.

IV.1.a. Capacité du microphone M4-M2

La Figure 4.72 montre l'évolution de la capacité mesurée du microphone M4-M2 par le LRC mètre en fonction de la tension de polarisation appliquée.

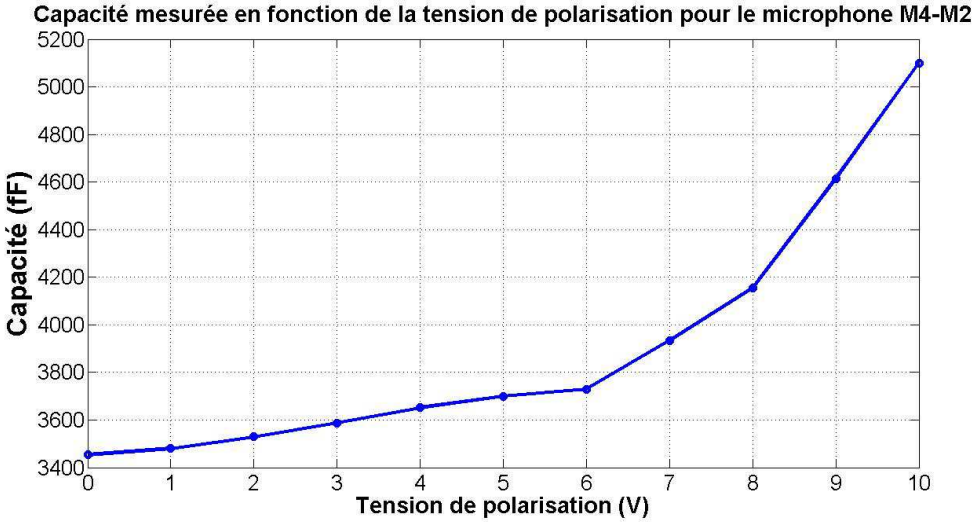


Figure 4.72. Capacité mesurée du microphone M4-M2 en fonction de la tension de polarisation.

La capacité augmente avec la tension de polarisation (effet attendu) ce qui prouve que le diaphragme est bien libéré et peut se déplacer. Cependant, selon les mesures du LRC-mètre, la capacité initiale mesurée à une tension de polarisation de 1V est de **3.48 pF**, valeur plus élevée que celle estimée par simulation (FEM), **1 pF**. Ceci peut s'expliquer premièrement par les capacités parasites (même si une calibration est effectuée avec le LRC-mètre avant les mesures) et deuxièmement par les capacités dues à l'oxyde restant (sous les bras par exemple) et aux effets de bords. On peut aussi noter que la simulation prévoyait, pour ce microphone, une tension de collage de **8V** environ. Mais comme on peut le remarquer, à **10 V** la tension de collage n'est pas atteinte. Une explication possible est que le reste d'oxyde sous les bras du diaphragme contribuent à rigidifier le système, d'où une tension de collage plus élevée.

IV.1.b. Capacité du microphone M4-M1

La Figure 4.73 montre l'évolution de la capacité mesurée du microphone M4-M1 par le LRC mètre en fonction de la tension de polarisation appliquée.

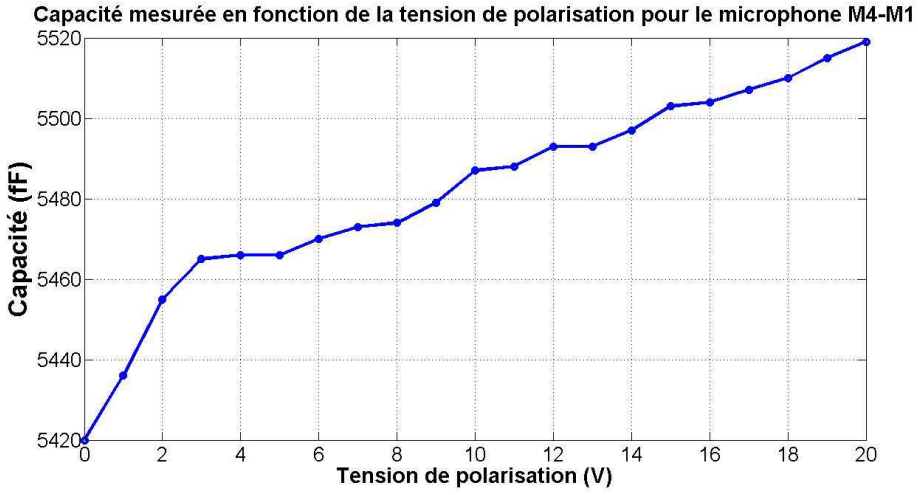


Figure 4.73. Capacité mesurée du microphone M4-M1 en fonction de la tension de polarisation.

La capacité augmente avec la tension de polarisation (effet attendu) ce qui prouve que le diaphragme est bien libéré et peut se déplacer. Toutefois, selon les mesures du LRC-mètre, la capacité initiale mesurée à une tension de polarisation de 1V est de **5.436 pF**, valeur plus élevée que celle estimée par simulation, **1.248 pF**. Ceci s'explique par les mêmes raisons que pour le microphone M4-M2 à savoir : les capacités parasites (même si une calibration est effectuée avec le LRC-mètre avant les mesures) et les capacités dues à l'oxyde restant ainsi que les effets de bords. De plus, la tension de collage pour ce microphone a été estimée par simulation aux alentours de **15 V**. Or, à 20V, la tension de collage n'est pas encore atteinte, ce qui montre que le système est plus rigide que prévu. Ceci peut s'expliquer, encore une fois, par l'effet de l'oxyde restant sous les bras, le rendant plus rigide.

IV.1.c. Capacité du microphone M3-M1

La Figure 4.74 montre l'évolution de la capacité mesurée du microphone M3-M1 par le LRC mètre en fonction de la tension de polarisation appliquée.
D'après la Figure 4.74, on peut constater le même effet attendu que pour les autres microphones, à savoir la capacité qui augmente avec la tension de polarisation. On note que la capacité pour 1V est de **2.370 pF**. Encore une fois, une valeur plus élevée que celle prévue par les simulations, **1.068 pF**. Pour cette différence, on évoque toujours les mêmes raisons : capacités parasites, capacités causées par l'oxyde restant et effets de bord.

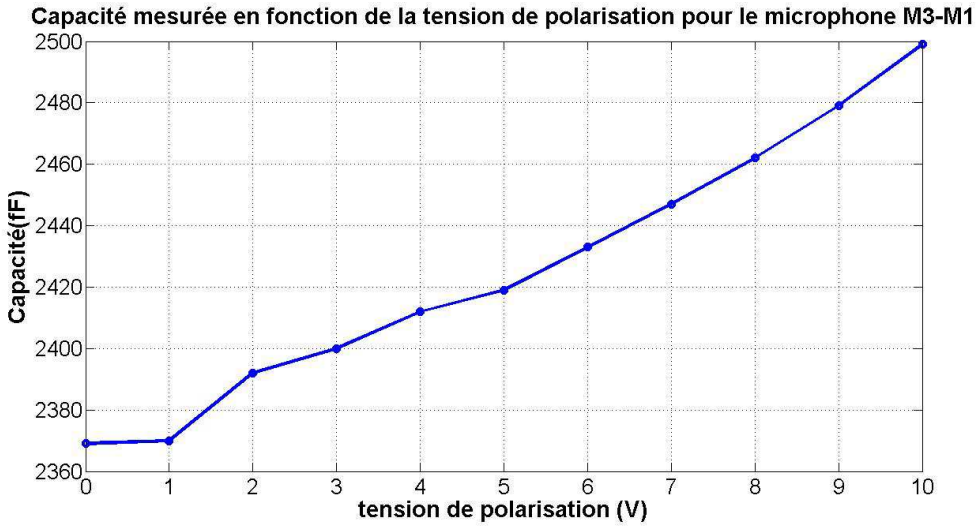


Figure 4.74. Capacité mesurée du microphone M3-M1 en fonction de la tension de polarisation.

IV.2. Caractérisations mécaniques

Ces caractérisations mécaniques consistent premièrement à mesurer la déformation initiale du diaphragme et deuxièmement à mesurer la fréquence de résonance (du premier mode) du microphone. Ces informations nous permettrait de déduire la constante de rigidité du microphone, le coefficient d'amortissement du microphone et, éventuellement, les propriétés mécaniques (Module de Young, contraintes résiduelles) du matériau constituant le diaphragme. Notons aussi que les observations faites au MEB des différents microphones montrent que de l'oxyde sous les bras était encore présent. Pour se rapprocher de cette réalité, de nouvelles simulations dans le domaine mécanique ont été reconduites avec ANSYS, les fréquences de résonance et les constantes de rigidité des microphones ont donc légèrement varié.

Les mesures sont réalisées grâce au microscope optique interférométrique Fogale, utilisé dans le chapitre précédent pour les structures de test. Pour rappel, "le Fogale" permet des mesures en statique (profilométrie sans contact) et des mesures en dynamiques (fréquences de résonance) (Figure 4.75).

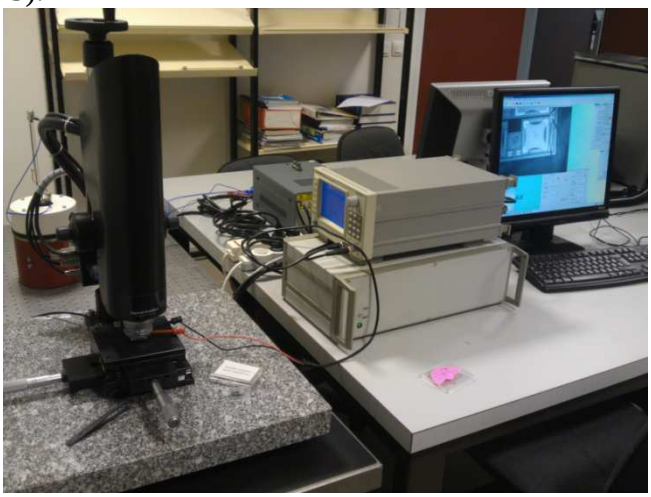


Figure 4.75. Mesures des caractéristiques mécaniques du microphone avec le Fogale.

IV.2.a. Caractérisations mécaniques du microphone M4-M2

Mesure du profil du diaphragme

La Figure 4.76 a et b montre la mesure du profil du diaphragme appartenant au microphone M4-M2 par le Fogale.

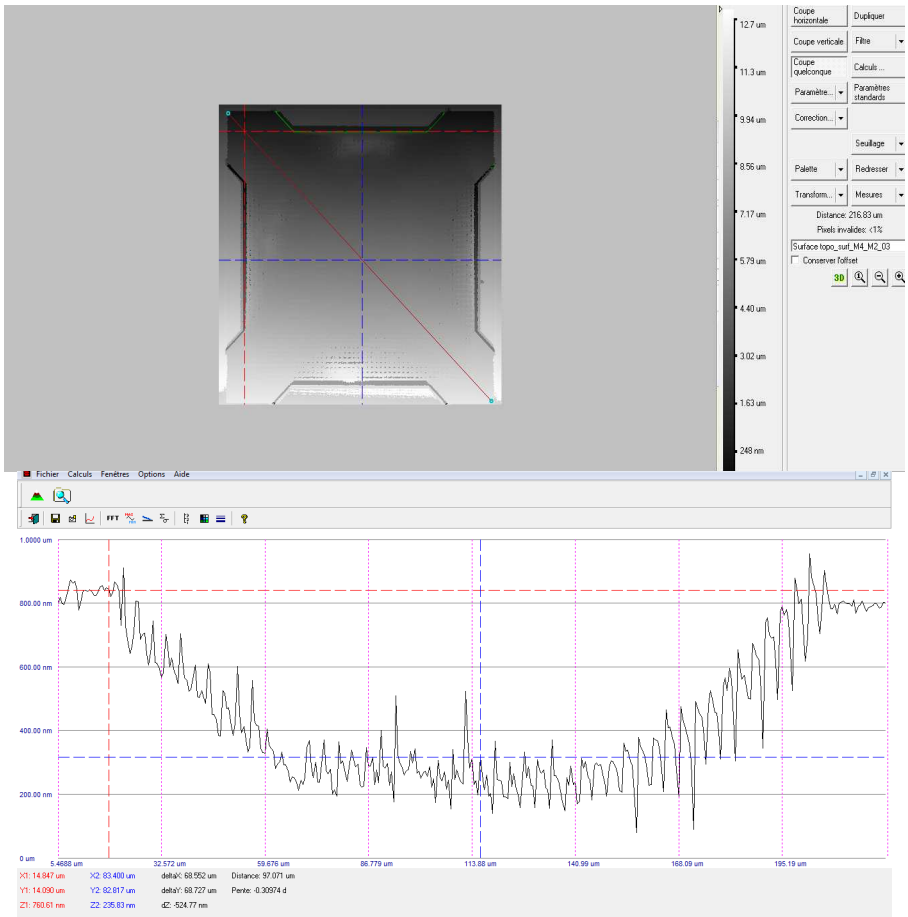


Figure 4.76. Profil du diaphragme du microphone M4-M2 (a et b).

Le profil du diaphragme du microphone M4-M2 montre sa déformation initiale avec une déformation maximale au centre du diaphragme de **524 nm**. Cette mesure vient vérifier l'observation faite au MEB et montre bien que le diaphragme possède une déformation initiale causée sans doute par les contraintes résiduelles du matériau constituant ce diaphragme (M4).

Mesures dynamiques

Le Fogale nous a permis de mesurer la fréquence de résonance du microphone M4-M2. Pour ce faire, le Fogale se sert d'un générateur de fréquence capable de balayer des fréquences de 1 Hz à 2 MHz et d'amplitude variable.
Dans notre cas, le microphone est alimenté par un signal sinusoïdal d'amplitude 10 V fournit par le GBF du Fogale et fonctionne donc comme un actionneur. La Figure 4.77 montre l'amplitude du déplacement du diaphragme en fonction de la fréquence.

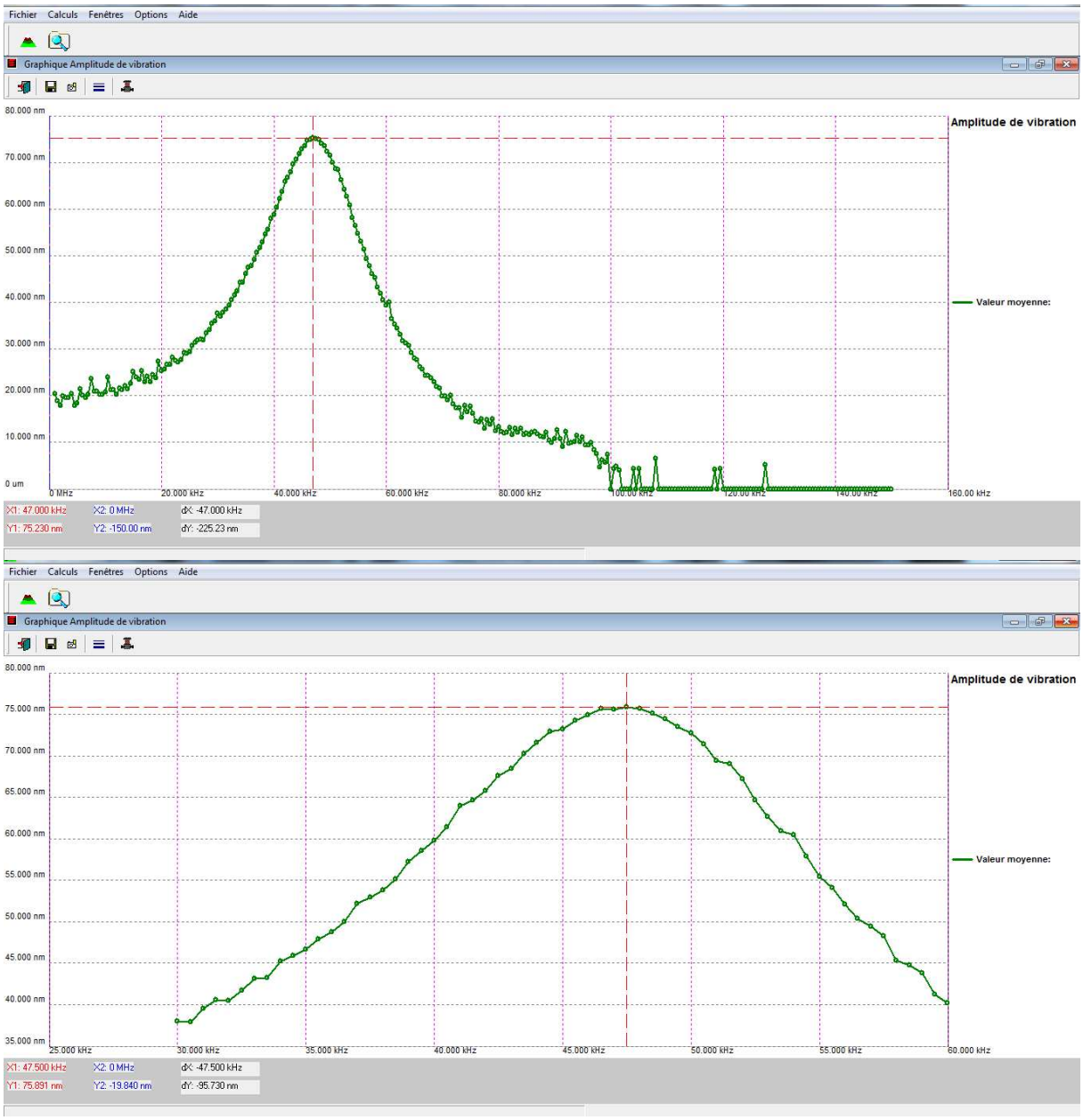


Figure 4.77. Amplitude de déplacement en fonction de la fréquence pour le microphone M4-M2 (a et b).

Les spectres en fréquence ci-dessus montrent clairement la première fréquence de résonance du microphone M4-M2 autour de $\mathbf{f_0 = 47000\ Hz}$. Cette fréquence est plus élevée que celle prévue par les simulations : **30607 Hz**, mais cette simulation ne prend pas en compte l'oxyde non gravé sous les bras. Une nouvelle simulation en prenant en compte l'oxyde resté sous les bras devrait donc être réalisée et comparée à nouveau à la fréquence mesurée (cf. IV.3.Exploitation des résultats).

IV.2.b. Caractérisations mécaniques du microphone M4-M1

Grâce au Fogale nous avons pu mesurer le profil du diaphragme du microphone M4-M1 ainsi que sa fréquence de résonance.

Mesure du profil du diaphragme

La Figure 4.78 montre la mesure du profil du diaphragme appartenant au microphone M4-M2 par le Fogale.

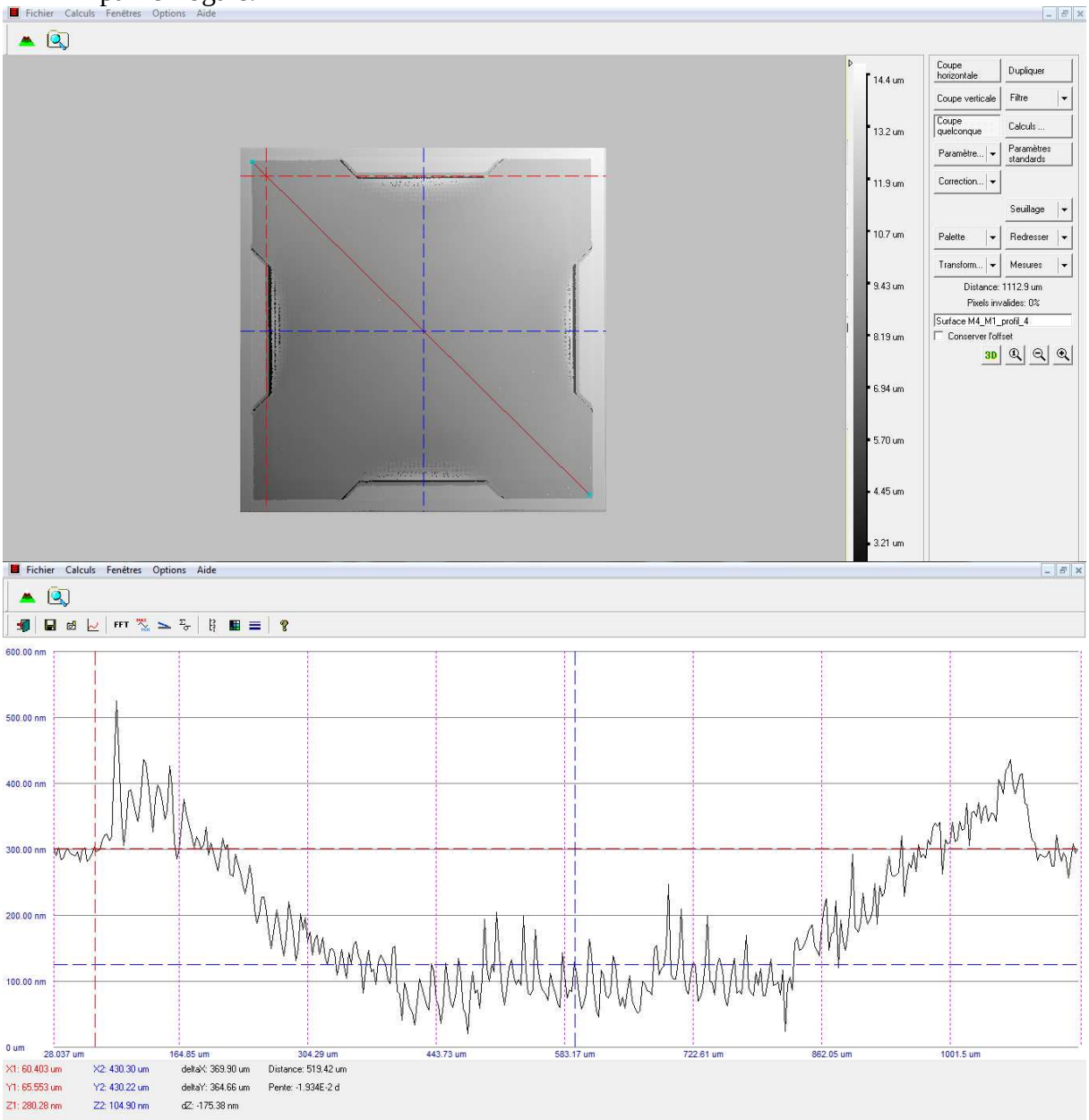


Figure 4.78. Profil du diaphragme du microphone M4-M1 mesuré par le Fogale (a et b).

Le Fogale montre qu'il y a bien une déformation initiale du diaphragme ce qui vient vérifier les observations au MEB. La déformation maximale au centre du diaphragme est de **175 nm**.

Mesures dynamiques

Nous avons pu aussi mesurer la fréquence de résonance de ce microphone (Figure 4.79).

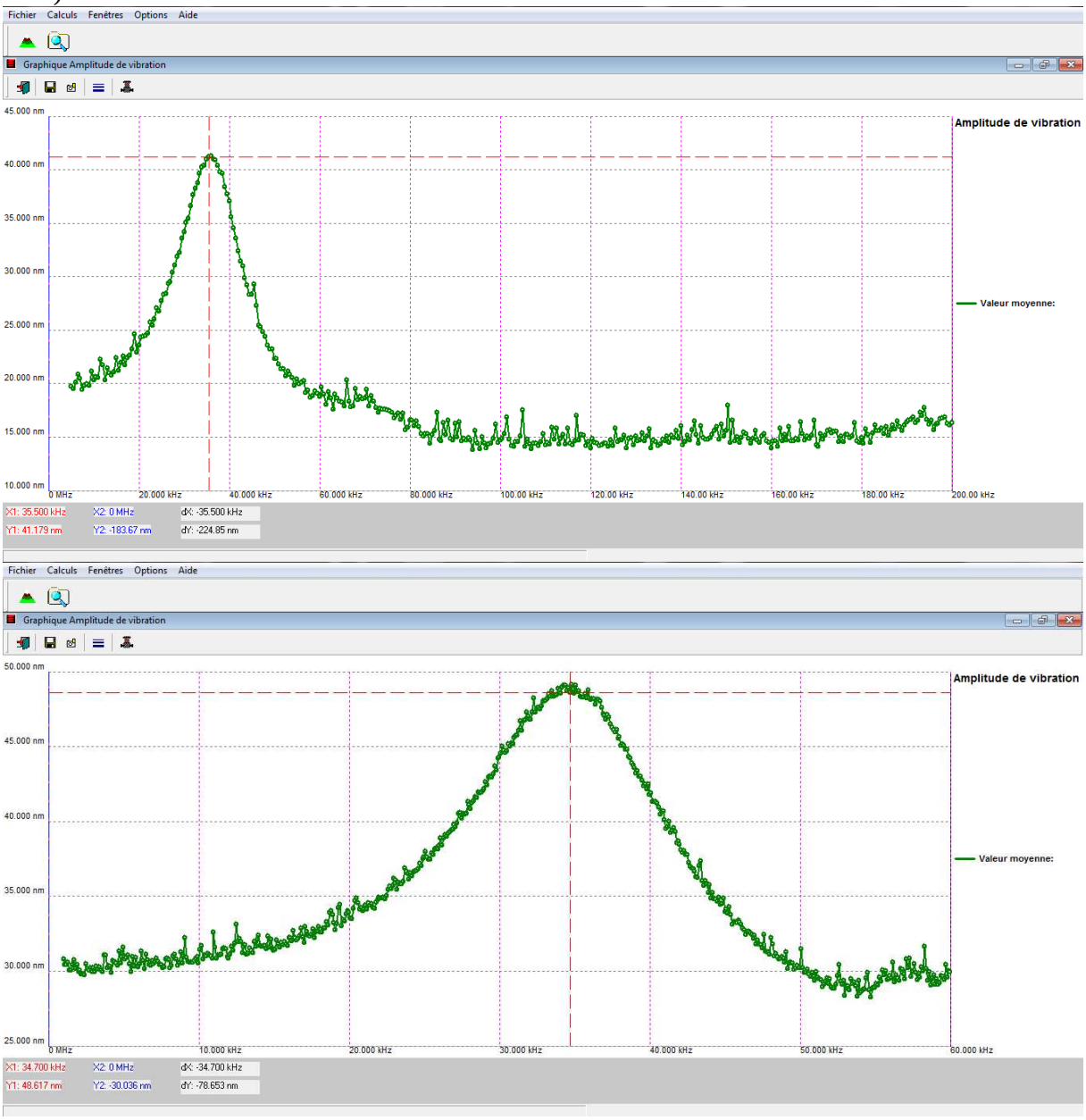


Figure 4.79. Amplitude de déplacement en fonction de la fréquence mesurée par le Fogale (a et b)

Cette courbe montre clairement la fréquence de résonance du microphone M4-M1 estimé à $\mathbf{f_0}$ **= 34700 Hz**. Encore une fois, cette fréquence est plus élevée que celle prévue par les simulations : **11531 Hz**, mais cette simulation ne prend pas en compte l'oxyde restant sous les bras du diaphragme. Dans la section exploitations des résultats une nouvelle simulation avec de l'oxyde sous les bras sera réalisée.

IV.2.c. Caractérisations mécaniques pour le microphone M3-M1

Comme pour les deux autres microphones, nous avons mesuré le profil du diaphragme et sa fréquence de résonance grâce au Fogale.

Mesure du profil du diaphragme

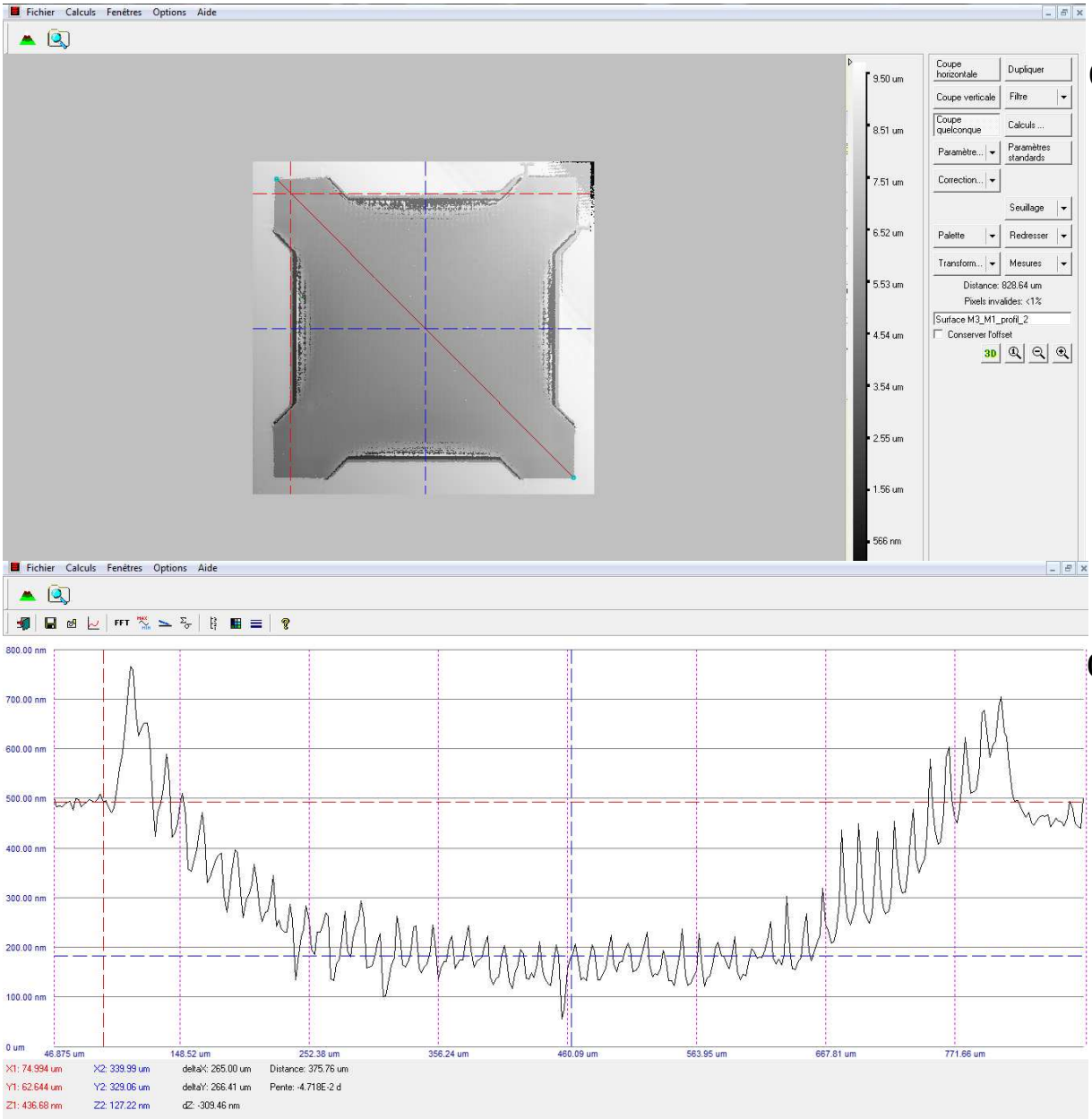


Figure 4.80. Profil du diaphragme du microphone M3-M1 (a et b).

Le mesure du profil avec le Fogale, Figure 4.80, indique une déformation initiale du diaphragme. La déformation maximale au centre du diaphragme est de **309 nm**. Les contraintes résiduelles de la couche métallique M3 déforment donc le diaphragme.

Mesures dynamiques

Nous avons pu mesurer la fréquence de résonance du microphone M3-M1 grâce au Fogale (Figure 4.81).

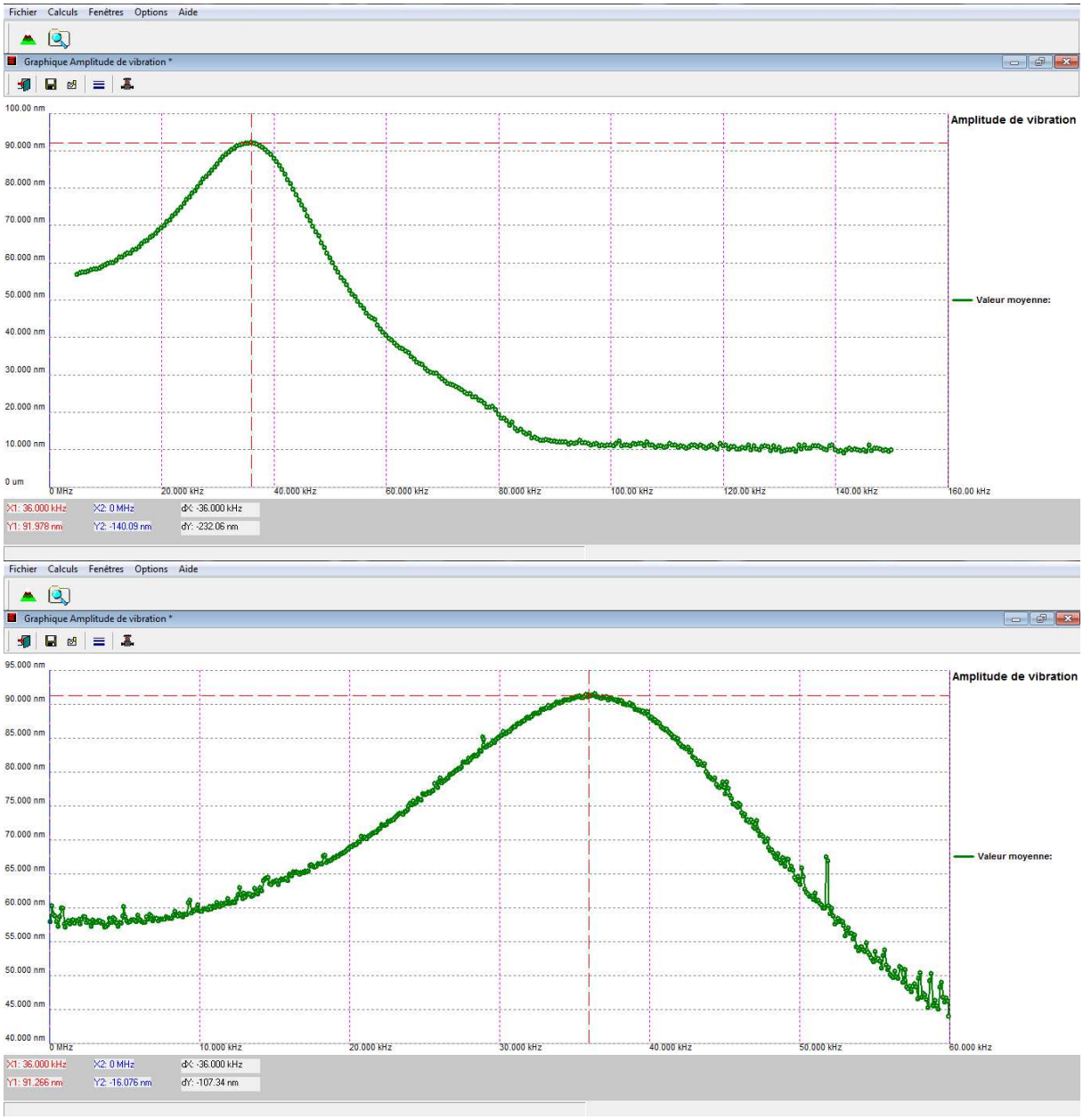


Figure 4.81. Amplitude de déplacement en fonction de la fréquence pour le microphone M3-M1.

Les courbes sur la Figure 4.81 indiquent clairement une fréquence de résonance à environ **f_0 = 36400 Hz**. Si on compare à la valeur donnée par les simulations, qui est de **30482 Hz** (σ_0 = 3 MPa), on constate que la fréquence de résonance mesurée est plus élevée, et encore une fois ceci s'explique par la présence d'oxyde sous les bras qui n'a pas été prises en compte dans les simulations.

IV.3. Exploitation des résultats

Les résultats obtenus aux caractérisations mécaniques de chaque microphone vont nous permettre de déterminer les caractéristiques mécaniques réelles de chaque microphone. En effet, la mesure de la fréquence de résonance du microphone et quelques simulations vont nous permettre de déterminer la constante de rigidité du diaphragme et son coefficient d'amortissement.

IV.3.a. Microphone M4-M2

Comparaison avec le modèle

La fréquence de résonance mesurée (47 kHz) diffère de la fréquence obtenue avec la modélisation (30607 Hz). Cependant, dans la modélisation, l'oxyde resté sous les bras après la gravure n'avait pas été prise en compte. Une nouvelle simulation est donc réalisée en changeant les conditions aux frontières de façon à prendre en compte l'oxyde sous les bras. Ainsi les nœuds des éléments (*solid186*) constituant les bras supportant le diaphragme sont fixés et ont un déplacement nul. Pour la simulation les propriétés mécaniques sont les mêmes que précédemment (Tableau 4.4). L'analyse modale indique alors une fréquence de résonance de **45660 Hz**, ce qui est finalement très proche de la valeur mesurée. Finalement, les propriétés mécaniques évaluées au chapitre précédent permettent de s'approcher du cas réel, étant donné que les fréquences de résonance mesurée et simulée sont quasi similaires. On déduit une nouvelle masse effective et une nouvelle constante de rigidité par un raisonnement analogue au paragraphe II.3.c. Les résultats sont résumés dans le Tableau 4.16 suivant :

Paramètres mécaniques	**valeurs**
Fréquence de résonance (contraintes de 3 MPa)	45660 Hz
Constante de rigidité	14.676 N/m
Masse effective	1.7831×10^{-10} kg

Tableau 4.16. Nouveaux paramètres mécaniques du circuit équivalent.

La fréquence de résonance obtenue par la simulation et la mesure montrent que le diaphragme possède une contrainte équivalente en tension de 3 MPa environ. Mais les mesures de profil indiquent que le diaphragme forme un creux, et jamais une membrane en tension ne peut présenter un profil en cuvette. Pourtant les simulations avec ANSYS prouvent le contraire. En effet, une analyse statique sans appliquer de force mais en tenant compte des 3 MPa de contrainte a été réalisée dans le but de voir la déformation initiale du diaphragme. La Figure 4.82 montre bien que le diaphragme forme un creux.

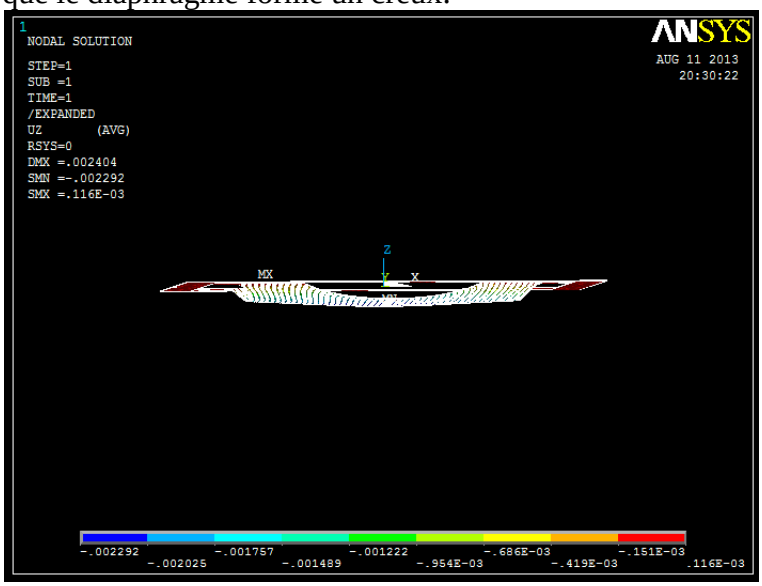


Figure 4.82. Le diaphragme forme un creux avec des contraintes en tension.

Détermination du coefficient d'amortissement

Une fois encore, grâce à la fréquence de résonance mesurée, il est possible de déterminer le facteur de qualité de la structure, permettant ainsi de calculer le coefficient d'amortissement comme indiqué dans [74].

La méthode consiste à déterminer, à partir de la réponse en fréquence mesurée par le Fogale, la différence de fréquence entre deux points définis à -3 dB de la valeur maximale de cette réponse en fréquence.

Soit *h(f)*, la réponse en fréquence fournit par le Fogale.

$$[h(f)]_{-3dB} = \frac{max\ ([h(f)])}{\sqrt{2}} \qquad 4.59$$

$[h(f)]_{-3dB}$: déplacement à -3dB

$max([h(f)])$: déplacement maximale (à la fréquence de résonance)

On a alors :

$$[h(f)]_{-3dB} = h(f^{I})$$
$$[h(f)]_{-3dB} = h(f^{II})$$
$$\Delta f = f^{II} - f^{I}$$

Or :

$$Q_0 = \frac{1}{2\zeta} = \frac{f_0}{\Delta f} \quad et \quad c_0 = 2M_{diaph}\zeta(2\pi f_0) \qquad 4.60$$

Q_0 : facteur de qualité

ζ : taux d'amortissement (damping ratio)

c_0 : coefficient d'amortissement

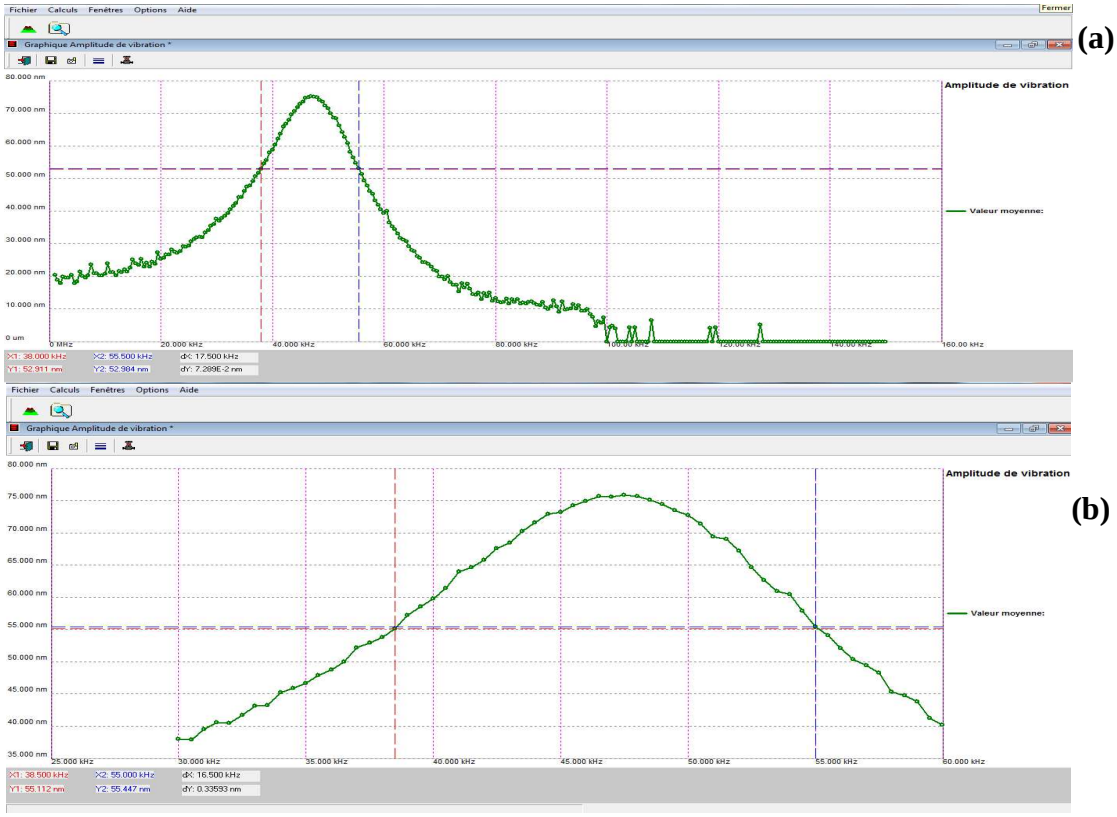


Figure 4.83. Réponse en fréquence du microphone M4-M2 avec les deux fréquences à $[h(f)]_{-3dB}$ (a et b).

D'après les figures ci dessus on a :

- max([h(f)]) = 75.203 nm pour f = f_0 (fréquence de résonance);
- $[h(f)]_{-3dB}$ = 53.195 nm;
- f^I = 38000 Hz et f^{II} = 55500 Hz soit Δf = 17500 Hz

D'où

- Q_0 = 2.686;
- c_0 = 2.015431x10^{-5} kg/s

Nouvelle courbe de sensibilité

Grâce à la nouvelle constante de rigidité et le nouveau coefficient d'amortissement déterminés à partir des mesures, une nouvelle courbe de sensibilité du microphone en fonction de la fréquence peut être tracée à partir du circuit équivalent. La Figure 4.84 montre cette nouvelle réponse.

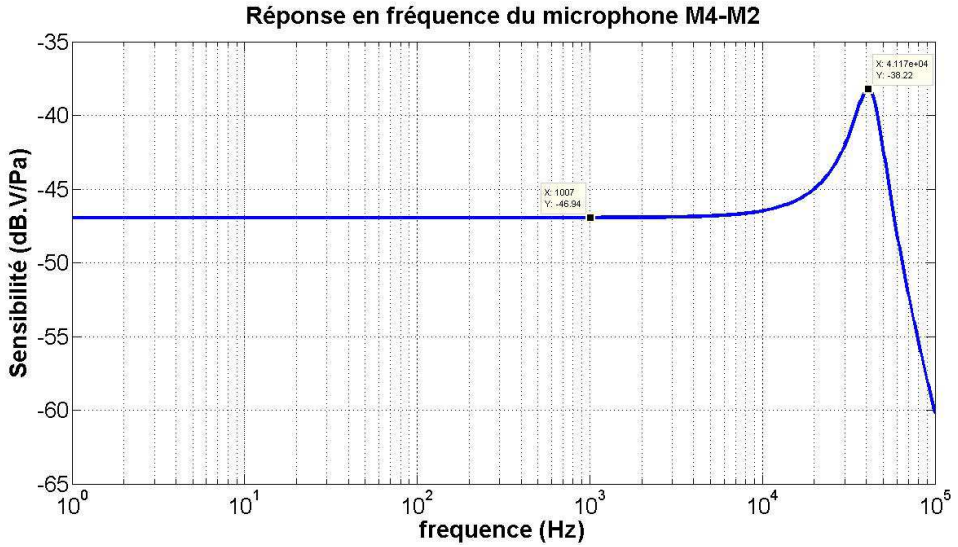


Figure 4.84. Nouvelle courbe de la sensibilité en fonction de la fréquence pour le microphone M4-M2.

On détermine ensuite à nouveau la densité spectrale de la tension de bruit de sortie du microphone afin d'obtenir le rapport signal sur bruit. Les nouvelles performances du microphone M4-M2 sont alors résumées dans le Tableau 4.17.

Caractéristiques	Valeurs
Sensibilité (à 1 kHz)	-46 dB.V/Pa soit 5 mV/Pa
Bande de fréquence (jusqu'à résonance)	20 Hz - 40 kHz
SNR (pour 20Hz - 20 kHz)	69 dB

Tableau 4.17. Nouvelles caractéristiques du microphone M4-M2.

Le microphone M4-M2 avec les paramètres réels mesurés possède donc une plus large bande de fréquence que prévu, ainsi qu'une sensibilité plus faible. Cette différence s'explique par le fait que l'oxyde sous les bras du diaphragme n'avait pas été pris en compte auparavant.

IV.3.b. Microphone M4-M1

D'une façon similaire au microphone M4-M2, nous avons à partir des mesures effectuées sur le microphone M4-M1 : déterminer la constante de rigidité et le coefficient d'amortissement du diaphragme.

Comparaison avec le modèle

De même que le microphone M4-M2, la fréquence de résonance mesurée du microphone M4-M1 (34700 Hz) est plus importante que la fréquence obtenue par simulation (25166 Hz). Une nouvelle simulation est alors réalisée en prenant en compte l'oxyde sous les bras. L'analyse modale d'ANSYS évalue alors la fréquence de résonance à **33704 Hz** (pour des contraintes en tension de 3 MPa). Cette fréquence est donc assez proche de la fréquence mesurée et montre que les propriétés mécaniques équivalentes déterminées dans le chapitre précédent peuvent être utilisée pour la modélisation du microphone. A partir des simulations (tenant compte de l'oxyde sous les bras), la nouvelle constante de rigidité et la masse effective sont déterminées. Le Tableau 4.18 résume les nouveaux paramètres mécaniques du circuit équivalent.

Paramètre mécaniquess	**Valeurs**
Fréquence de résonance (pour σ_0 = 3MPa)	33704 Hz
Constante de rigidité	11.077 N/m
Masse effective	2.470×10^{-10} kg

Tableau 4.18. Nouveaux paramètres mécaniques du microphone M4-M1.

Détermination du coefficient d'amortissement

D'une façon similaire au microphone M4-M2, on détermine le coefficient d'amortissement du diaphragme du microphone M4-M1. On a, d'après la Figure 4.85 :

- max([h(f)]) = 49.149 nm pour f = f_0 = 34700 Hz (fréquence de résonance);
- $[h(f)]_{-3dB}$ = 34.753 nm;
- f^I = 21900 Hz et f^{II} = 44300 Hz soit Δf = 22400 Hz

D'où

- Q_0 = 1.549;
- $c_0 = 4.474232 \times 10^{-5}$ kg/s

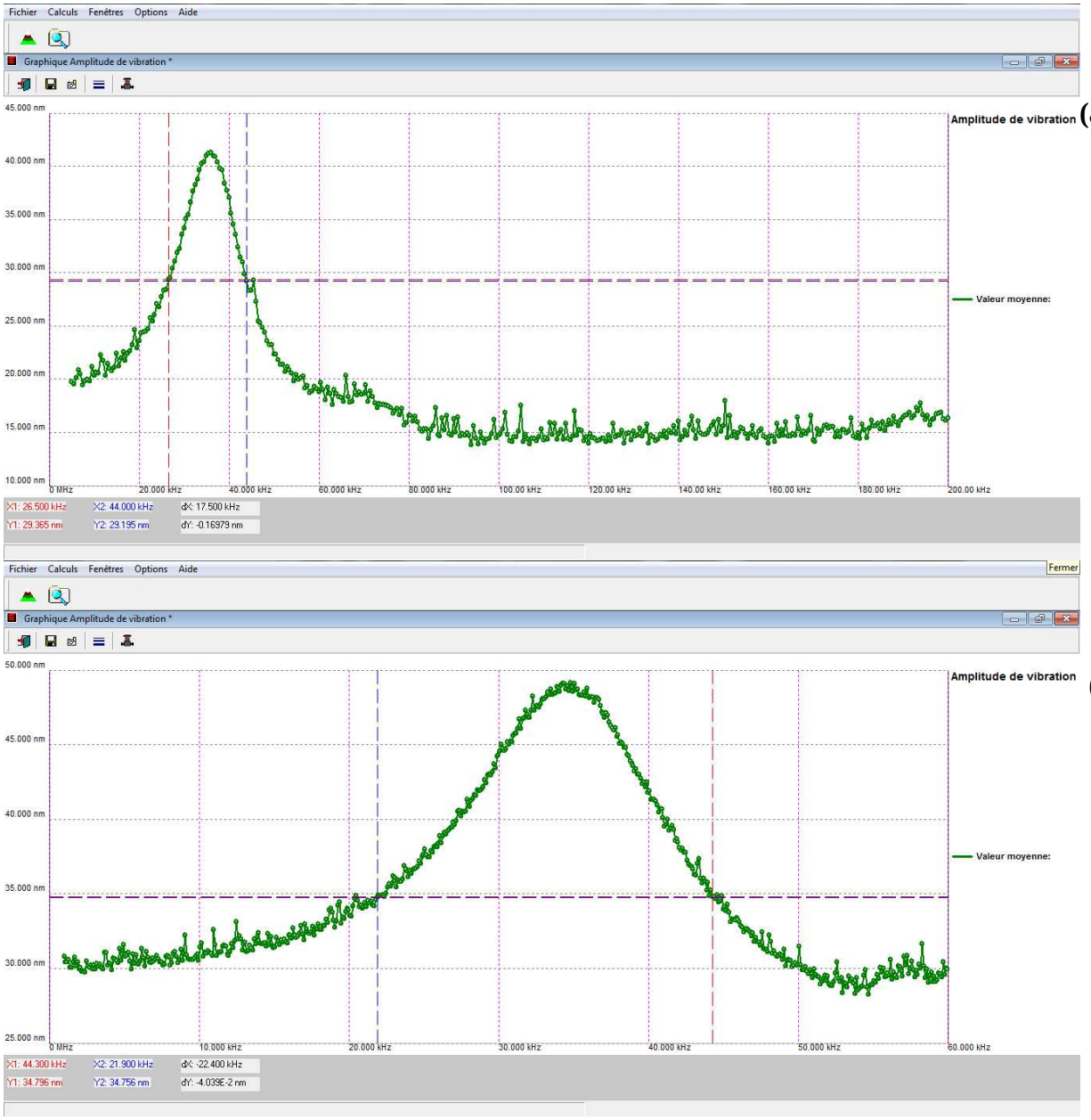


Figure 4.85. Réponse en fréquence du microphone M4-M1 avec les deux fréquences à $[h(f)]_{-3dB}$.

Nouvelle courbe de sensibilité

De la même façon que pour le microphone M4-M2, on détermine les nouvelles performances du microphone M4-M1 à partir des mesures nouvellement obtenues et du circuit équivalent. La Figure 4.86 donne la nouvelle courbe de sensibilité du microphone tandis que le Tableau 4.19 expose les nouvelles caractéristiques du microphone. Pour les mêmes raisons que pour le microphone M4-M2, ces nouvelles caractéristiques sont différentes par rapport à celle prévues auparavant.

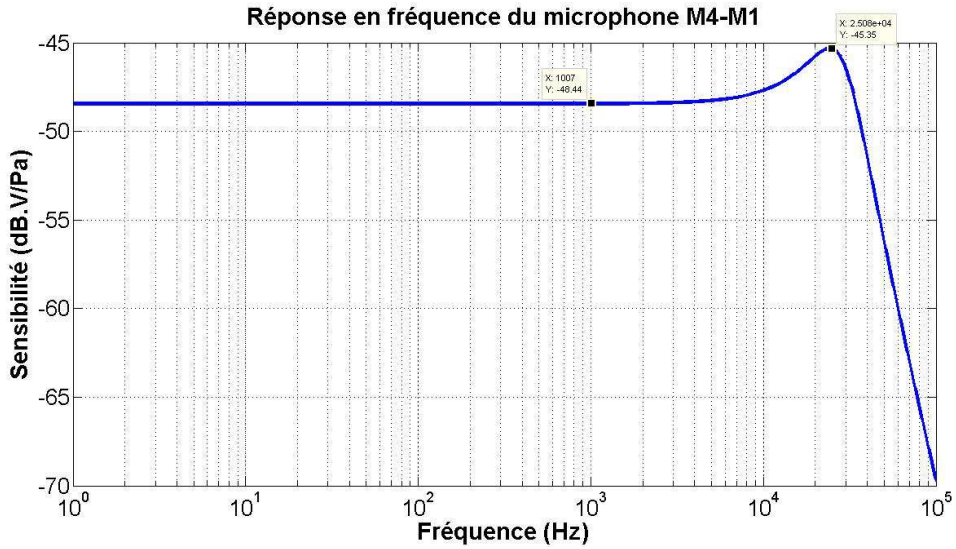


Figure 4.86. Nouvelle courbe de la sensibilité en fonction de la fréquence pour le microphone M4-M1.

Caractéristiques	Valeurs
Sensibilité (à 1 kHz)	-48 dB.V/Pa soit 4 mV/Pa
Bande de fréquence	20 Hz - 25 kHz
SNR (pour 20Hz - 20 kHz)	68 dB

Tableau 4.19. Nouvelles caractéristiques du microphone M4-M1.

IV.3.c. Microphone M3-M1

La constante de rigidité, le coefficient d'amortissement ont été évalués à partir des mesures réalisées par le Fogale.

Détermination de la constante de rigidité

De la même façon que les microphones précédents, de nouvelles simulations sont réalisées pour tenir compte de l'oxyde sous les bras. L'analyse modale faite par ANSYS donne pour les fréquences de résonance : **38339 Hz** pour σ_0 = 2 MPa et **43114 Hz** pour σ_0 = 3MPa. Ces fréquences restent proches de la fréquence mesurée (36400 Hz). Les propriétés mécaniques de la couche métallique M4 déterminées dans le chapitre précédent offrent un moyen de modéliser les structures de la couche M3. Toutefois, déterminer les propriétés mécaniques de la couche métallique M3 reste la meilleure voie pour modéliser les microstructures constituées de M3.

Détermination du coefficient d'amortissement

D'une façon similaire au microphone M4-M2 et M4-M1, on détermine le coefficient d'amortissement du diaphragme du microphone M3-M1. On a, d'après la Figure 4.87 :

- max([h(f)]) = 91.426 nm pour f = f_0 = 36400 Hz (fréquence de résonance);
- $[h(f)]_{-3dB}$ = 64.647 nm;
- f^I = 16200 Hz et f^{II} = 49700 Hz soit Δf = 33500 Hz

D'où

- Q_0 = 1.0866;
- c_0 = 2.789217 x 10^{-5} kg/s

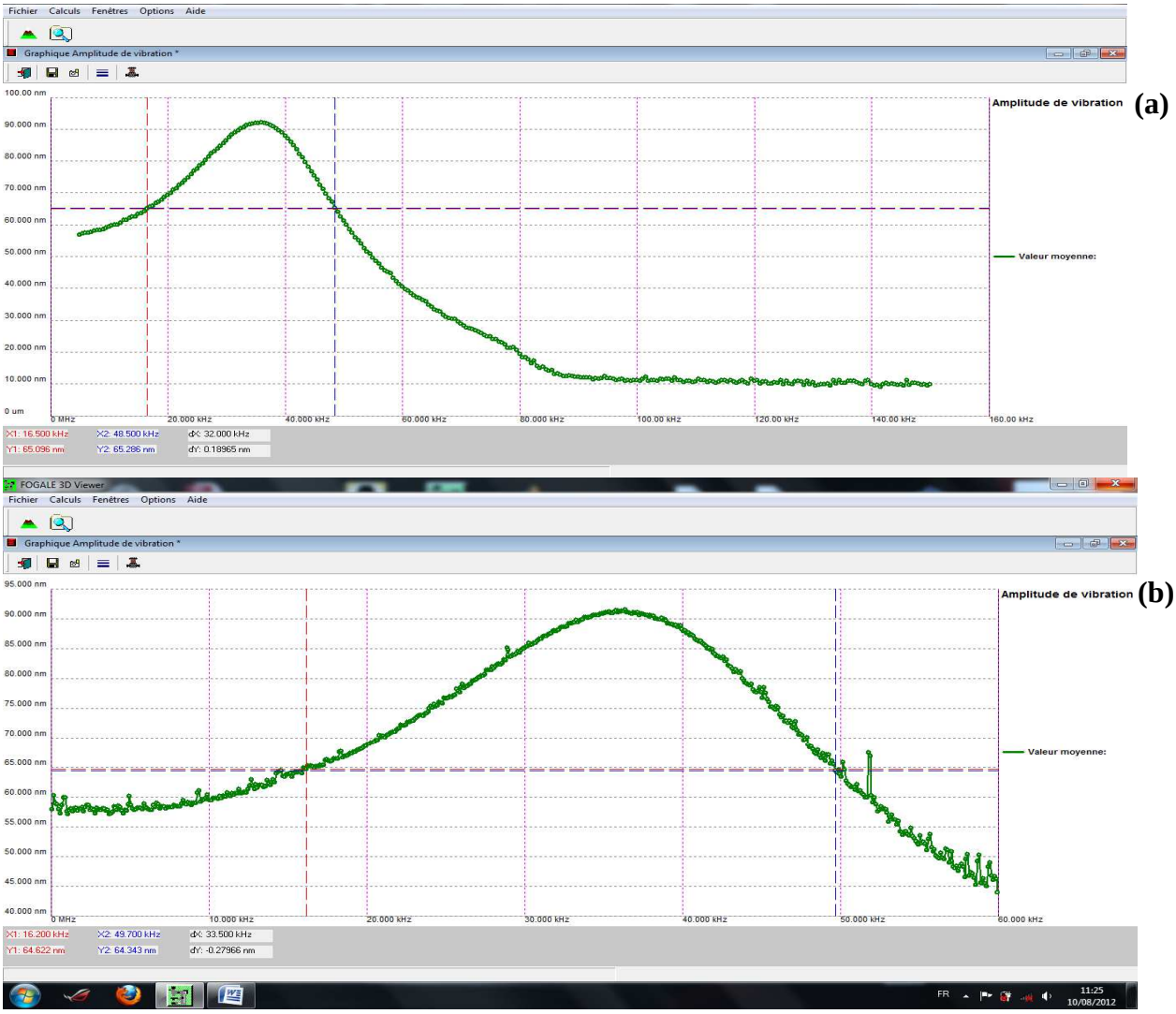


Figure 4.87. Réponse en fréquence du microphone M3-M1 avec les deux fréquences à $[h(f)]_{-3dB}$ *(a et b).*

Nouvelle courbe de sensibilité

De la même façon que pour les autres microphones, on détermine les nouvelles performances du microphone M3-M1 à partir des mesures nouvellement obtenues et du circuit équivalent. La Figure 4.88 donne la nouvelle courbe de sensibilité du microphone tandis que le Tableau 4.20 résume les nouvelles caractéristiques du microphone. Pour les mêmes raisons que pour les microphones M4-M2 et M4-M1, ces nouvelles caractéristiques sont différentes par rapport à celle prévues auparavant.

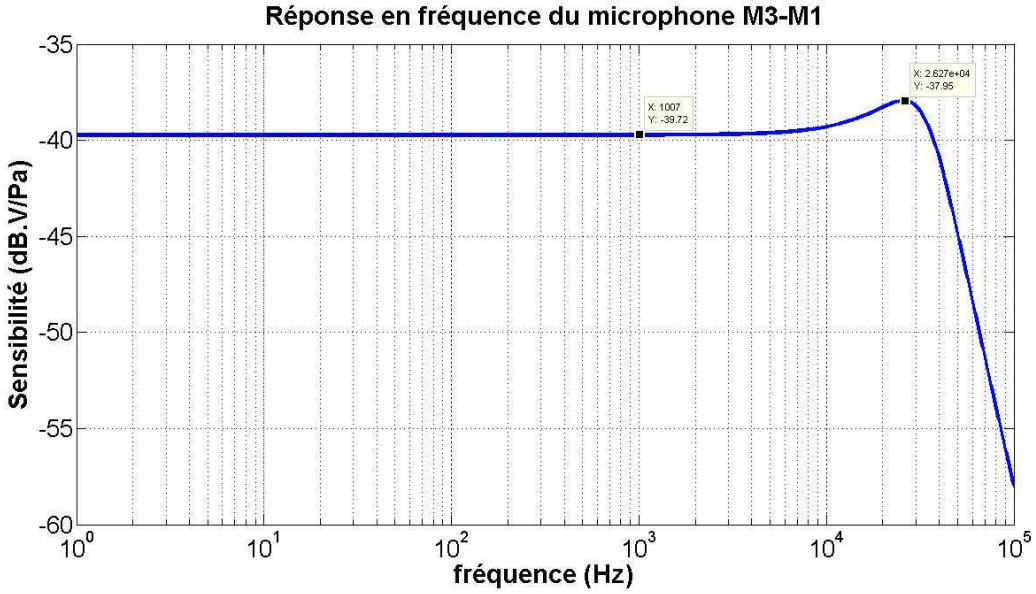


Figure 4.88. Nouvelle courbe de la sensibilité en fonction de la fréquence pour le microphone M3-M1.

Caractéristiques	Valeurs
Sensibilité (à 1 kHz)	-40 dB.V/Pa soit 10 mV/Pa
Bande de fréquence	20 Hz - 26 kHz
SNR (pour 20Hz - 20 kHz)	64 dB

Tableau 4.20. Nouvelles caractéristiques du microphone M3-M1.

IV.4. Sensibilité des microphones

IV.4.a. Mesure de la sensibilité des microphones

Afin de compléter cette partie caractérisation, nous avons voulu mesurer la courbe de sensibilité en fonction de la fréquence pour chaque microphone. Pour réaliser cette mesure, il nous faut les composants suivants :

- un préamplificateur permettant d'amplifier le signal de sortie du microphone. Ce préamplificateur doit avoir une impédance d'entrée élevée (correspondante à l'impédance de sortie du microphone), c'est-à-dire une forte résistance (de l'ordre du GΩ) et une faible capacité (de l'ordre du pF) pour que le signal du microphone ne soit pas noyé dans le bruit. Ce préamplificateur doit aussi être placé au plus près du microphone pour éviter le bruit dû aux interconnexions;
- un haut-parleur jouant le rôle de source sonore produisant les ondes de pressions acoustiques de fréquences et d'amplitudes variables;
- le microphone et son interface électronique devront être placés à l'intérieur d'une boîte métallique pour éviter les perturbations électromagnétiques.

Nous avons donc choisi comme préamplificateur le LMV1012 de Texas Intstrument [75]. Ce préamplificateur, dédié à la base pour les microphones à électret, possède une résistance d'entrée supérieur à 1000 GΩ et une capacité d'entrée de 2 pF, comparable donc à celle des microphones M4-M2, M4-M1 et M3-M1, et correspond donc à nos attentes. Le gain de ce préamplificateur est de 15

Pour mesurer la courbe de sensibilité le montage suivant est réalisé (Figure 4.89) :

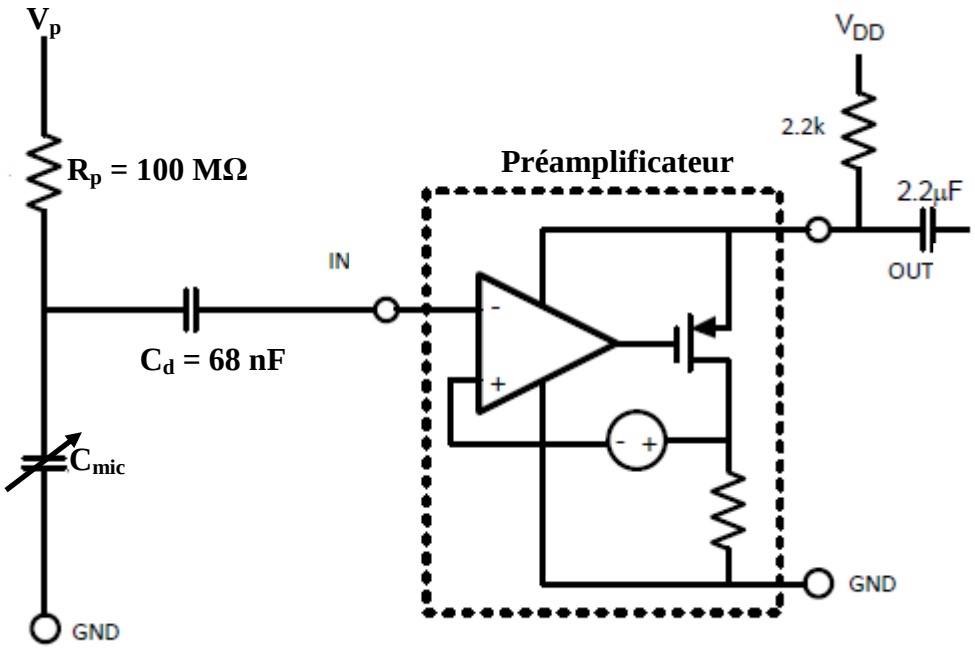


Figure 4.89. Montage réalisé pour la mesure de la sensibilité des différents microphones.

Le microphone est polarisé par la tension V_p (1 à 10 V) par l'intermédiaire d'une résistance élevée R_p pour obtenir un régime à charge constante. La capacité de découplage C_d est utilisée pour séparer la tension continue de polarisation du signal variable causé par la variation de capacité du microphone C_{mic}. La tension V_{DD} alimente le préamplificateur par l'intermédiaire d'une résistance de 2.2 kΩ. La capacité de 2.2 µF joue le même rôle que C_d en séparant la tension continue alimentant le préamplificateur du signal de sortie amplifié.
De part ses petites dimensions, le préamplificateur a été intégré avec la puce du microphone dans un boîtier céramique à huit broches (Figure 4.90). Une capacité CMS est utilisée pour la capacité de découplage C_d et est aussi placée dans le boîtier. Les interconnexions entre le préamplificateur et le microphone et les entrées/sorties et les contacts du boîtier ont été réalisées grâce à la technique du *"wire-bonding"*. Bien que les microphones soient sur la même puce, un seul microphone par puce est exploité et connecté avec le préamplificateur. Donc à chaque microphone correspond un boîtier différent.

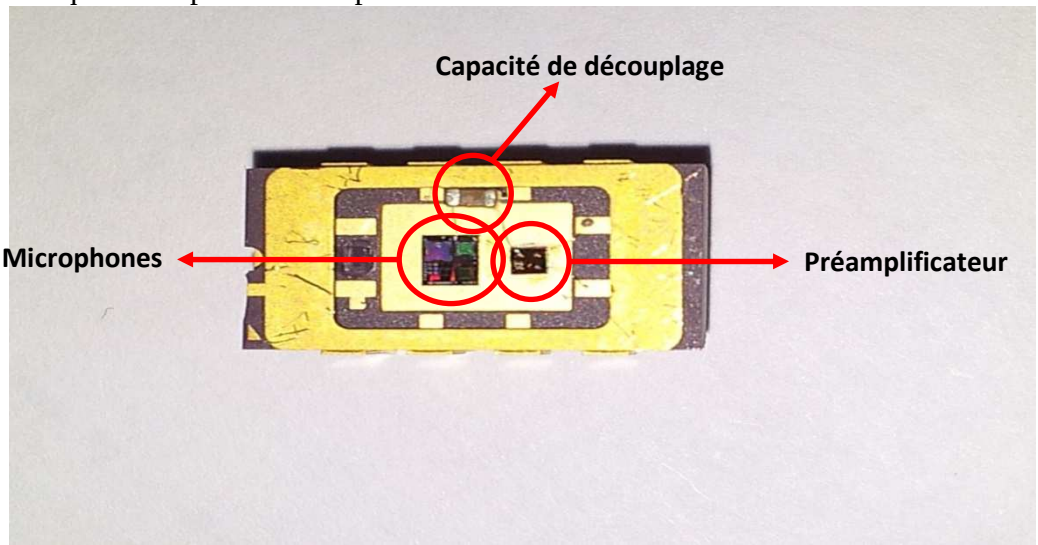


Figure 4.90. Boîtier céramique à huit broches contenant la "puce microphone", la capacité de découplage (CMS) et le préamplificateur.

La manipulation réalisée est illustrée par le schéma suivant (Figure 4.90).

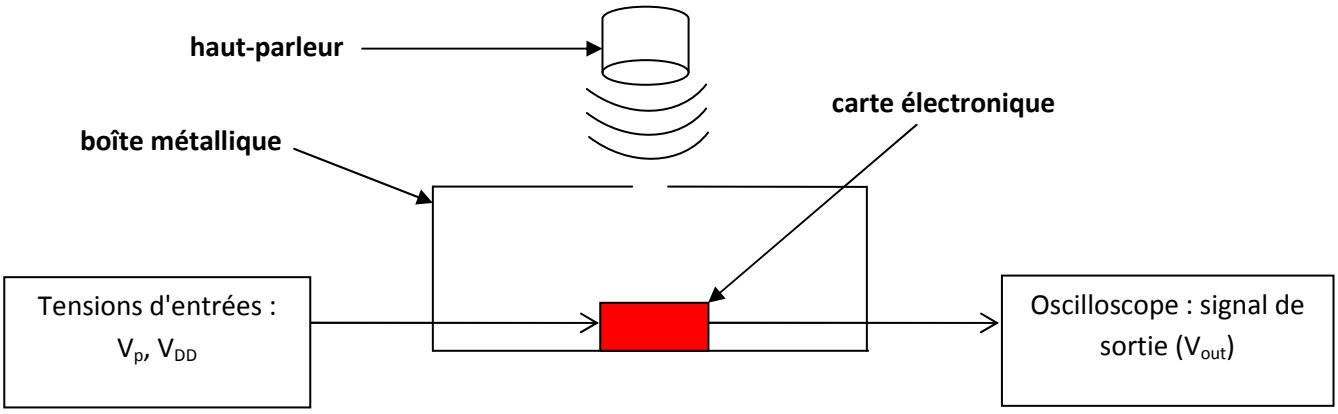


Figure 4.91. Schéma de la manipulation réalisée

Une petite carte électronique contenant le boîtier du microsystème (microphone + préamplificateur) et les autres composants est fabriquée à partir d'une plaque à essai. Cette carte est ensuite placée à l'intérieure d'une boîte métallique (Figure 4.92).

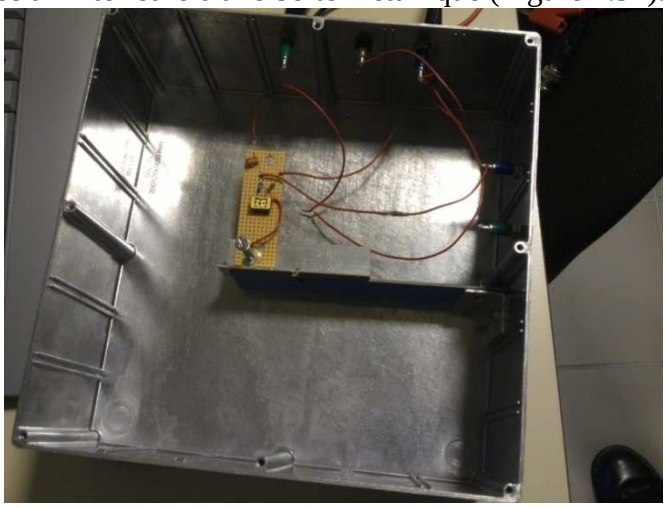


Figure 4.92. Boite métallique contenant le microsystème (microphone + préamplificateur).

Un haut-parleur est utilisé comme source de pression acoustique. Pour permettre la mesure de la sensibilité, une fréquence et une amplitude variable sont appliquées au haut-parleur, créant ainsi des ondes de pression acoustique de fréquences et d'amplitudes différentes. La plage de fréquence utilisée reste dans le domaine de l'audio (20 Hz - 20 kHz).
Dans un premier temps, un générateur de basse fréquence est utilisé pour appliquer le signal au haut-parleur, la sortie du préamplificateur est alors observée à l'oscilloscope. Mais malheureusement, aucun signal n'est détecté à part du bruit, même avec des amplitudes plus élevées. Nous décidons alors d'utiliser un amplificateur à verrouillage de phase (*lock-in amplifier*) pour augmenter nos chances de détecter un signal (Figure 4.93). En effet ce type d'amplificateur permet de réduire les bruits, de plus il permet d'appliquer un signal de fréquence et d'amplitude variable au haut-parleur, puis d'observer le signal de sortie du préamplificateur en fonction de la fréquence en traçant une courbe par l'intermédiaire d'un logiciel dédié.

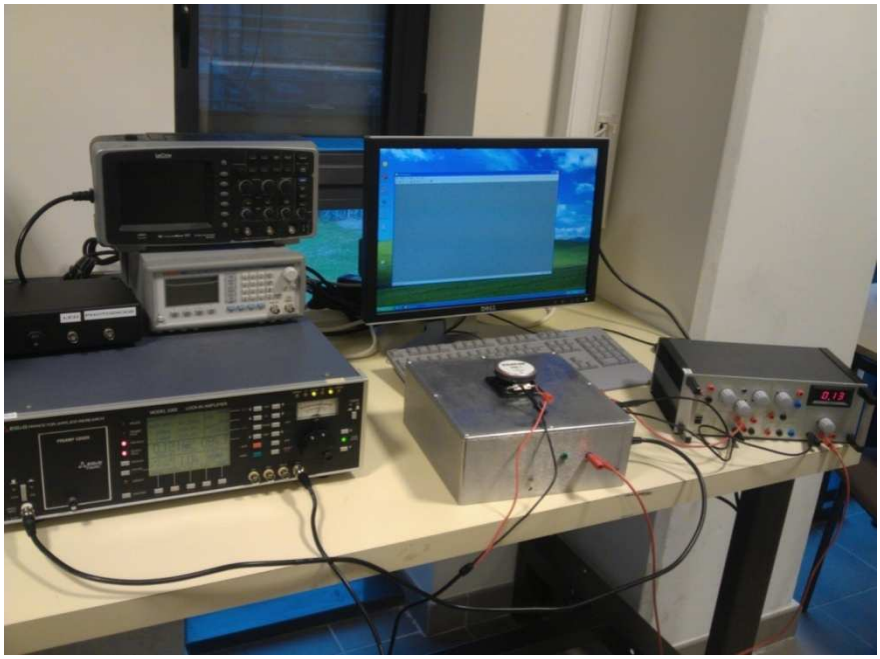


Figure 4.93. Manipulation réalisée pour mesurer la réponse en fréquence des microphones

Malheureusement, encore une fois, aucun signal provenant du microphone n'est détecté. Nous tentons de remplacer le haut-parleur par des bruits quelconques comme claquer des doigts ou des mains, mais rien ne se passe. On obtient peut-être un semblant de signal lorsqu'on souffle avec notre bouche sur le microphone mais rien de convaincant.
Après ces différentes manipulations une question s'impose : pourquoi le microphone ne réagit à aucun signal sonore?

IV.4.b. Explication de l'échec des mesures de sensibilité

Comme on vient de le voir, le fonctionnement des dispositifs en tant que capteur acoustique n'a pu être démontré. Pourtant :

- les sensibilités déterminées à partir des précédentes mesures et du circuit équivalent semblent raisonnables et un signal devrait être détectable. Mais, aucun signal n'est détecté à la sortie du capteur ;
- on a pu démontrer, par la mesure des fréquences de résonance, que les dispositifs fonctionnaient comme actionneurs.

L'absence de signal à la sortie des capteurs peuvent être causées par :

- l'électronique. Le préamplificateur n'est peut être pas adapté pour nos capteurs même si ses caractéristiques indiquent le contraire ;
- un court-circuit acoustique sur une gamme de fréquence large. Effectivement, nous avions supposé que cet effet serait limité dans les basses fréquences. Toutefois, il semblerait que le court-circuit acoustique soit plus important et que nous avons sous-estimé l'impact des trous et des ouvertures sur le diaphragme. Cette explication semble la plus plausible.

Le court-circuit acoustique peut s'expliquer par le fait que si la pression en dessous du diaphragme, c'est-à-dire dans le gap d'air, est identique à la pression au dessus du diaphragme, celui-ci ne se déplacera. Cette pression identique de part et d'autre du diaphragme est certainement liée au nombre important de trous et des ouvertures sur le diaphragme. En effet, si l'air présent dans le gap s'échappe facilement par les trous et les ouvertures du diaphragme, l'air n'est plus compressé et la pression dans le gap devient identique à la pression extérieure. On a déjà une idée de la compressibilité de l'air dans le gap grâce à la modélisation du "squeeze-film" : on a vu que cette compressibilité était négligeable. Cela veut dire

physiquement que l'air du gap s'échappe par les trous et les ouvertures et donc que la pression à l'intérieure du gap est presque identique à la pression extérieure.
Afin de vérifier cette hypothèse, reprenons le circuit équivalent initial (Figure 4.39) qui peut se mettre sous la forme de la Figure 4.94-a. Nous allons calculer la fonction de transfert de ce circuit équivalent, en considérant cette fois l'effet des trous et des ouvertures. Pour des raisons de simplicité, nous allons travailler seulement dans les domaines acoustiques et électriques, la masse et la rigidité mécanique sont exprimées dans le domaine acoustique grâce à la transformation mécano-acoustique (Figure 4.94-b). Pour réaliser cette simplification, on prend exemple sur les travaux dans [43], qui présente une structure de microphone similaire à la notre. On obtient alors le circuit équivalent de la Figure 4.94-b :

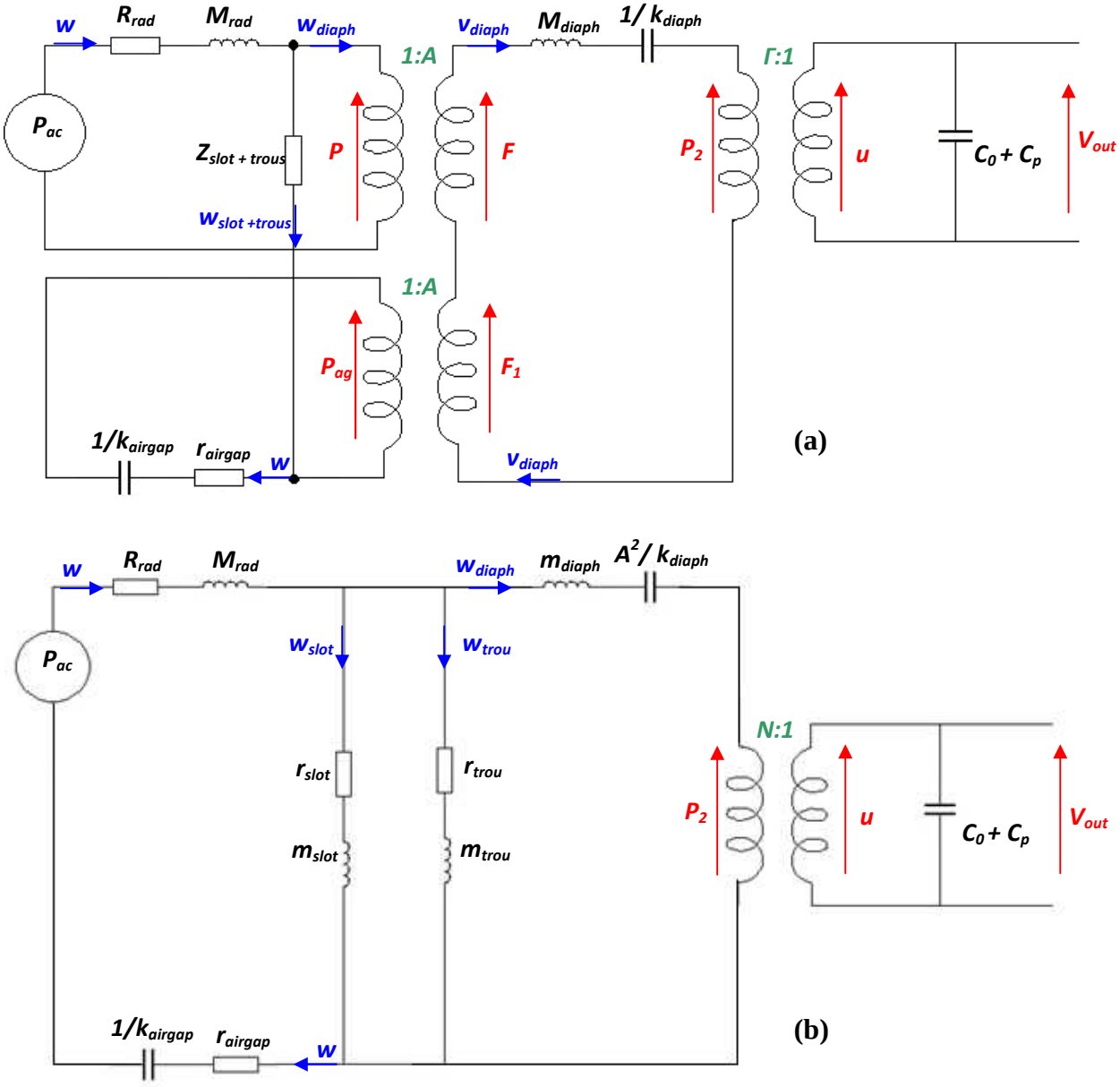


Figure 4.94. a) circuit équivalent initial, b) circuit équivalent simplifié.

Pour ce circuit équivalent, le coefficient de couplage électro-acoustique est *N* définit tel que :

$$N = \frac{\varepsilon_0 V_0}{d_0} = \frac{\Gamma}{A} \qquad 4.61$$

Pour simplifier le calcul de la fonction de transfert, on pose les impédances acoustiques suivantes :

$$Z_{rad} = R_{rad} + j\omega M_{rad} \quad 4.62$$

$$Z_{diaph} = \frac{k_{diaph}}{j\omega A^2} + j\omega m_{diaph} \text{ avec } m_{diaph} = \frac{M_{diaph}}{A^2} \quad 4.63$$

$$Z_{trou} = \frac{(r_{trou} + j\omega m_{trou})}{N_{trou}} \quad 4.64$$

$$Z_{slot} = \frac{r_{slot} + j\omega m_{slot}}{N_{slot}} \quad 4.65$$

$$Z_{t+s} = \frac{Z_{slot} Z_{trou}}{Z_{slot} + Z_{trou}} \text{ car } Z_{slot} \text{ // } Z_{trou} \quad 4.66$$

$$Z_{airgap} = r_{airgap} + \frac{k_{airgap}}{j\omega} \text{avec } k_{airgap} = \frac{K_{airgap}}{A^2} \text{ et } r_{airgap} = \frac{R_{airgap}}{A^2} \quad 4.67$$

- Pour les paramètres mécaniques k_{diaph} *et* M_{diaph}, on utilise les paramètres déterminés par les mesures précédentes;
- Pour le gap d'air, R_{airgap} est déterminer à partir du modèle utilisé précédemment, K_{airgap} est négligé puisque le "squeeze number" reste inchangé ($\sigma << 1$);
- Pour l'impédance de rayonnement, les mêmes relations que dans la modélisation sont modélisés;
- Pour les trous et les ouvertures, les relations 4.40 (II.3.e) sont utilisées. N_{trou} et N_{slot} sont les nombres de trous et d'ouvertures respectivement.

Finalement, en suivant les conditions expliquées précédemment, la fonction de transfert du circuit équivalent électro-acoustique s'écrit :

$$\frac{V_{out}}{P_{ac}}(\omega) = \frac{N}{j\omega(C_0+C_p)} \frac{1}{\left[\left[\frac{Z_{t+s}+Z_{diaph}+(N^2/(j\omega(C_0+C_p)))}{Z_{t+s}}\right](Z_{rad}+Z_{t+s}+Z_{airgap})-Z_{t+s}\right]} \quad 4.68$$

Le logarithme de la valeur absolue de la fonction de transfert pour **le microphone M4-M2** est alors tracé grâce à MATLAB (Figure 4.95). Par la suite, nous allons décrire le comportement du microphone M4-M2, mais le raisonnement sera le même pour les autres microphones :

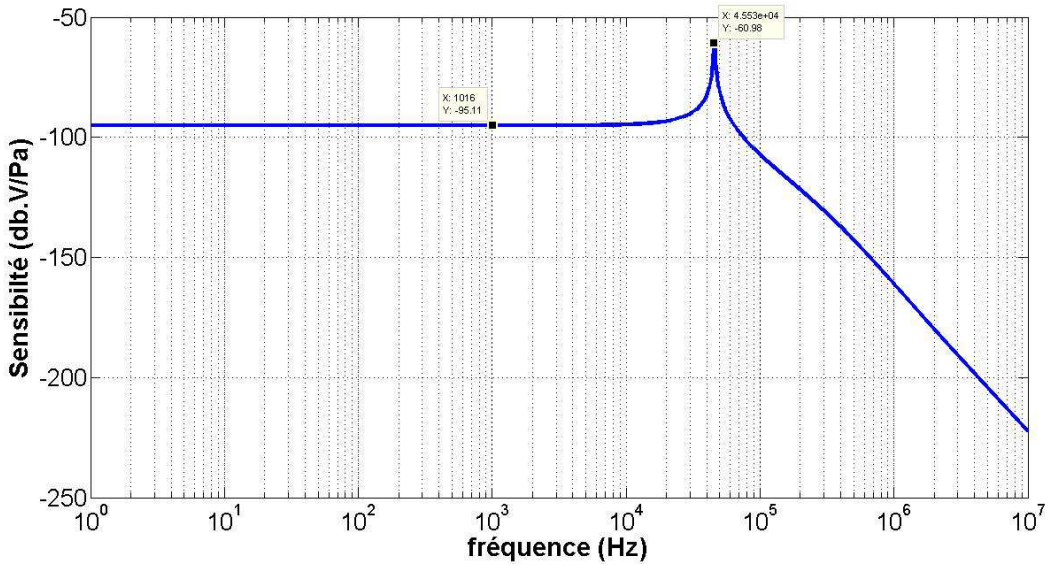


Figure 4.95. Courbe de sensibilité obtenue en tenant compte des trous et des ouvertures pour le microphone M4-M2.

D'après la Figure 4.95, la fréquence de résonance est de **45 kHz**, on s'aperçoit aussi que la sensibilité a nettement diminué : **-95 dB.V/Pa** soit **17 µV/Pa**. On voit donc bien ici que l'effet des trous joue un rôle important dans la sensibilité du microphone. Ceci est donc une première preuve du court-circuit acoustique. Pour confirmer, on trace (Figure 4.96), cette fois, les différents débits qui circulent dans le circuit équivalent à savoir le débit total *w*, le débit dans les trous et les ouvertures $w_{trou} + w_{slot}$ et le débit responsable du déplacement du diaphragme w_{diaph}, en sachant que $w = (w_{trou} + w_{slot}) + w_{diaph}$.

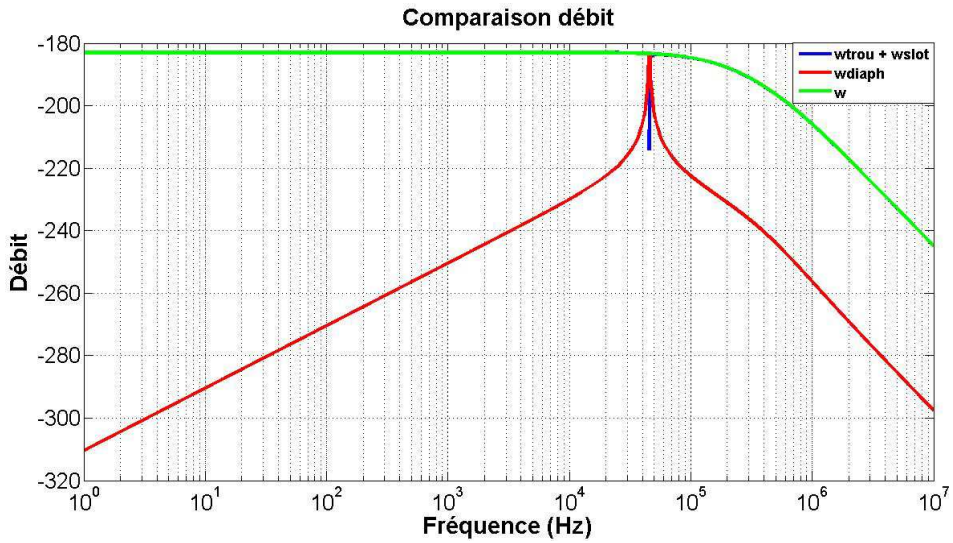


Figure 4.96. Débits dans le circuit équivalent.

Cette figure montre que la quasi-totalité du débit total engendré par la pression acoustique passe par les trous et les ouvertures tandis qu'une infime partie de ce débit total passe par le diaphragme (sauf à la résonance). Il y a donc bien court-circuit acoustique dans toute la gamme de fréquence d'utilisation des microphones fabriqués.

Seulement reste un problème : nous avons vu dans la partie du fonctionnement du microphone (I.1) qu'un court-circuit acoustique provoque une perte de sensibilité en basse

fréquence représentée par une pente (Figure 4.3) et causé par les trous d'égalisation de pression. Or la courbe de sensibilité fournie par le circuit équivalent ne montre pas cet effet. Cependant, si on considère que le gap d'air est une cavité "pseudo" fermée comme dans [43], la constante de rigidité du gap d'air, jusque là déterminée par les relations du "squeeze film" et négligée, devient :

$$C_{airgap} = \frac{V_{cavité}}{\rho_{air} c_{air}^2} \Rightarrow k_{airgap} = \frac{1}{C_{airgap}} \qquad 4.69$$

Avec $V_{cavité}$ le volume de la cavité, ρ_{air} la densité de la cavité et c_{air} la vitesse du son dans l'air. C_{airgap} correspond à la **souplesse acoustique** d'une cavité fermée.
Si on remplace donc la constante de rigidité du gap d'air calculée précédemment par la constante de rigidité définie par cette nouvelle relation, l'impédance acoustique du gap d'air devient :

$$Z_{airgap} = r_{airgap} + \frac{k_{airgap}}{j\omega}$$
$$avec \quad k_{airgap} = \frac{1}{C_{airgap}} \; et \; r_{airgap} = \frac{R_{airgap}}{A^2} \qquad 4.70$$

On trace la courbe de sensibilité du microphone M4-M2 avec cette nouvelle impédance du gap d'air (Figure 4.97) :

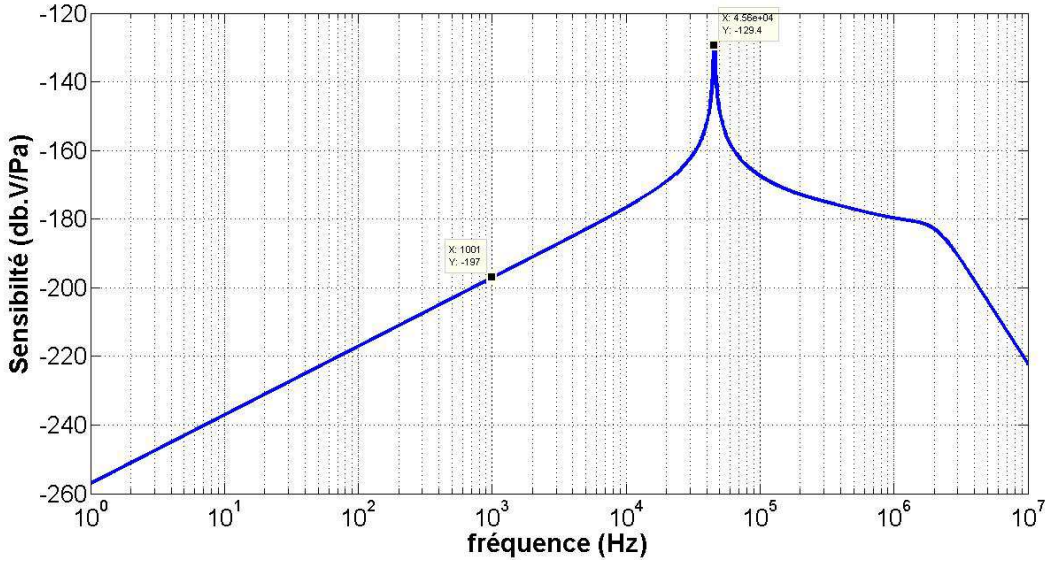


Figure 4.97. Courbe de la sensibilité du microphone M4-M2 modélisée avec une cavité fermée.

On retrouve bien l'effet de court-circuit sur toute la gamme de fréquence du microphone en modélisant le gap d'air comme une cavité fermée.
On décide maintenant de vérifier plus en détail l'influence des ouvertures et du nombre de trous répartis sur le diaphragme. Dans un premier temps, on choisit de modéliser la constante de rigidité du gap d'air à partir des relations du "squeeze-film". On trace alors les différentes courbes de sensibilité (Figure 4.98) pour 2500, 625, 100, 4 et 1 trous carrés de 5x5 µm² sur le diaphragme en gardant les ouvertures :

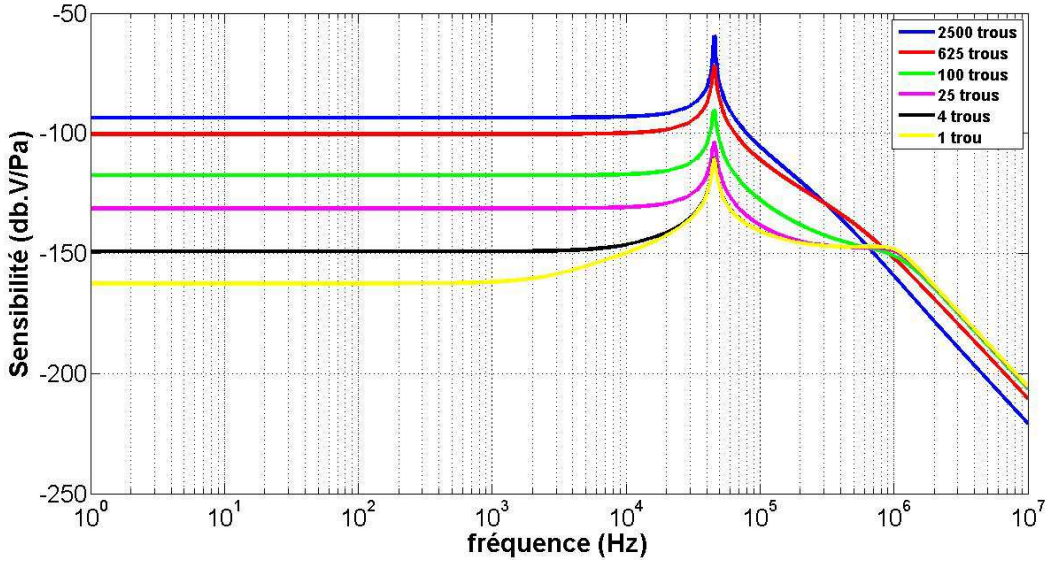


Figure 4.98. Courbes de sensibilité pour différents nombres de trous sur le diaphragme et avec les ouvertures.

On retrace les mêmes courbes mais, cette fois, sans tenir compte des ouvertures sur les bords du diaphragme (Figure 4.99) :

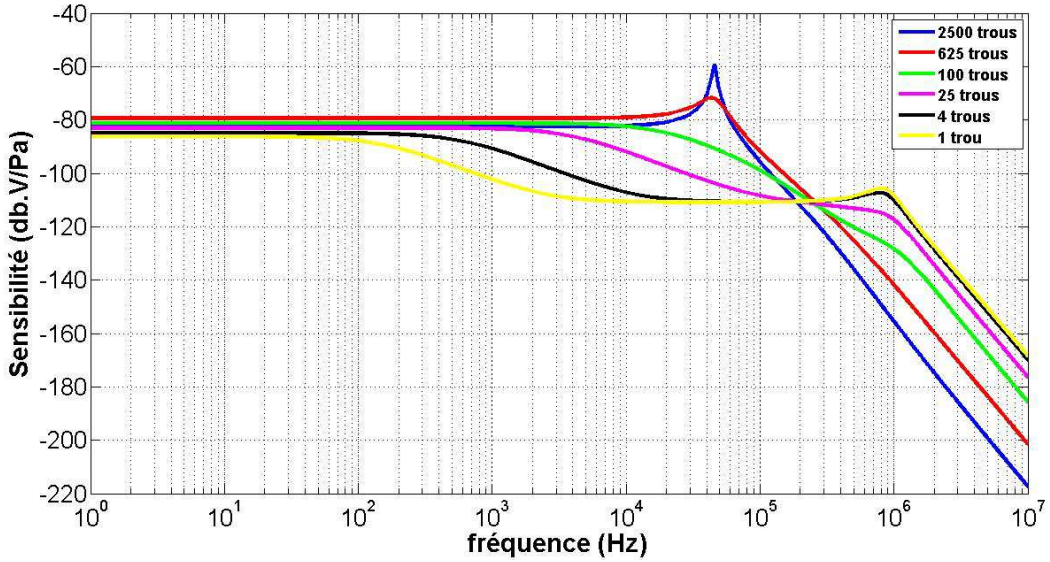


Figure 4.99. Courbes de sensibilité pour différents nombres de trous sur le diaphragme et sans les ouvertures.

Grâce à ces deux figures, on voit l'influence des ouvertures et du nombre de trous répartis sur le diaphragme. En effet, l'allure des courbes de la Figure 4.99 pour un nombre de trous relativement faible (1, 4 ou 25 trous), s'explique par le fait que la rigidité du gap d'air devient plus importante que la rigidité du diaphragme lorsque la fréquence augmente ce qui provoque une baisse de la sensibilité, on obtient alors le type de courbe prévu dans [64] pour un tel cas (figure 4.43-b, $\omega_c \approx \omega_0$). L'allure des courbes de la Figure 4.98 montre que la rigidité du gap d'air augmente lorsque le nombre de trous sur le diaphragme diminue ce qui provoque une perte de sensibilité. Toutefois, la constante de rigidité du gap d'air reste inférieure à celle du diaphragme puisqu'on observe la même fréquence de résonance dans chaque cas (qui est la fréquence de résonance du microphone M4-M2). Tout se passe donc comme si l'air du gap

s'évacuait par les ouvertures ce qui explique que l'allure des courbes soit différente de celles de la Figure 4.99 dans le cas ou il y a peu de trous sur le diaphragme.
On reprend les mêmes cas, mais en considérant cette fois la constante de rigidité du gap d'air donnée pour une cavité fermée. Premièrement avec les ouvertures :

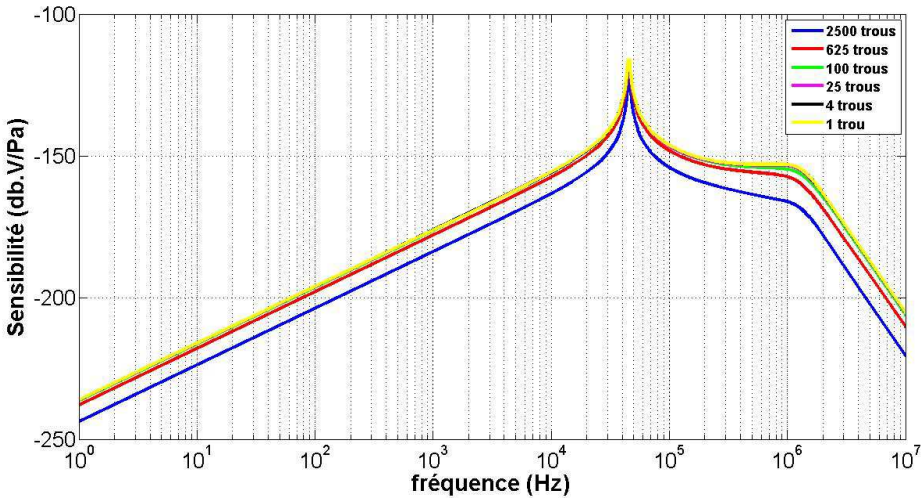


Figure 4.100. Courbes de sensibilité pour différents nombres de trous sur le diaphragme et avec les ouvertures dans le cas d'une cavité "fermée".

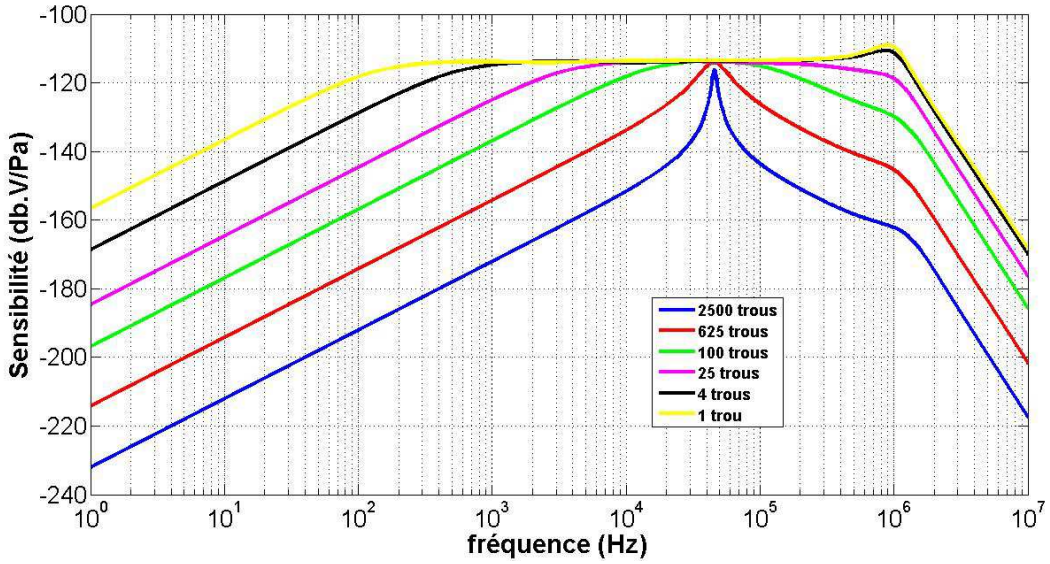


Figure 4.101. Courbes de sensibilité pour différents nombres de trous sur le diaphragme et sans les ouvertures dans le cas d'une cavité "fermée".

La Figure 4.100 confirme que les ouvertures ont une grande part de responsabilité dans le court-circuit acoustique. En effet, quelque soit le nombre de trous, l'allure des courbes montrent qu'il y a court-circuit acoustique sur toute la gamme de fréquence du microphone. On considère maintenant de garder que les trous sur le diaphragme nécessaire pour des raisons technologiques, notamment la libération du diaphragme. Dans ce cas, la Figure 4.101 montre que la bande de fréquence du court-circuit acoustique diminue avec le nombre de trous sur le diaphragme. L'air dans le gap se rigidifie de plus en plus tôt en fréquence quand le nombre de trous diminue, la réponse plate apparaît donc de plus en plus tôt en fréquence. Seulement, c'est la constante de rigidité du gap d'air qui est plus importante que celle du diaphragme et c'est donc le gap d'air qui dicte les performances du microphone (à la place du diaphragme) telle que la sensibilité (faible), la fréquence de résonance (élevée).

IV.5. Conclusion

Pour conclure, on a montré que les microphones fabriqués étaient en court-circuit acoustique sur toute la gamme de fréquences de fonctionnement. Les trous et surtout les ouvertures sont responsables de ce court-circuit acoustique.

On a utilisé deux modélisations différentes pour la rigidité du gap d'air. La première, basée sur des relations utilisée pour le "squeeze-film", est plus proche de la réalité physique puisque l'allure des courbes de sensibilité obtenues montre que lorsqu'on diminue le nombre de trous sur le diaphragme la rigidité du gap d'air prend le pas sur le "système" et on a alors une perte de la sensibilité mais on ne voit le court-circuit acoustique dans les basses fréquences.

D'un autre côté, on a modélisé la rigidité du gap d'air comme une cavité fermée, ce qui n'est pas vrai physiquement puisqu'il y a des trous sur le diaphragme. Cependant, l'allure des courbes de sensibilité correspond à ce que l'on pourrait typiquement voir dans le cas d'un microphone : le court-circuit acoustique existe sur toute la gamme de fréquence lorsque les ouvertures sont trop importantes et le court-circuit acoustique est repoussé dans les basses fréquences lorsqu'il n'y a plus d'ouverture et que le nombre de trous diminue.

Toutefois, ces deux approches de modélisation de la rigidité du gap d'air, bien que différentes, aboutissent à la même conclusion : le court-circuit acoustique sur toute la gamme de fréquences de fonctionnement du microphone est causé par les trous et les ouvertures. Et quand les ouvertures disparaissent, le court-circuit acoustique est repoussé plus bas en fréquence lorsque le nombre de trous diminue. A partir d'une certaine fréquence, l'effet de court-circuit acoustique disparait et le gap d'air est alors en partie responsable des performances du microphone, contrairement aux microphones conventionnels où ce sont les caractéristiques mécaniques du diaphragme qui dictent les performances du microphone.

Pour finir, on montre donc l'importance de la modélisation du gap d'air dans un microphone ainsi que l'influence des ouvertures et des trous répartis sur le diaphragme. Mais il reste une question en suspens, quelle modélisation utiliser pour la rigidité du gap d'air?

REFERENCES CHAPITRE 4

[1] M. Royer, J.O. Holmen, M.A. Wurm, OS. Aadland and M. Glenn, *"ZnO on Si integrated acoustic sensor"*, Sensors and Actuators A, Vol. 4, 1983, pp. 357-362.

[2] S. Horowitz, T. Nishida, L. Cattafesta, and M. Sheplak, *"Design and characterization of a micromachined piezoelectric microphone,"* in Proceedings of 11th AIAA/CEAS Aeroacoustics Conference, AIAA Paper, 2005, pp. 2005-2998.

[3] S. Horowitz, T. Nishida, L. Cattafesta, and M. Sheplak, *"Development of a micromachined piezoelectric microphone for aeroacoustics applications"*, J. Acoustical Society of America, Vol. 122, No. 6, 2007, pp. 3428-3436.

[4] Williams, M.D., Griffin, B.A., Reagan, T.N., Underbrink, J.R., Sheplak, M., *"An AlN MEMS piezoelectric microphone for aeroacoustic applications"*, Journal of Microelectromechanical Systems, Vol. 21, No. 2, 2012, pp. 270-283.

[5] R. Schellin and G. Hess, *"A silicon subminiature microphone based on piezoresistive polysilicium strain gauges"*, Sensors and Actuators A, Vol. 32, 1992, pp. 555-559.

[6] Grinde, C., Sanginario, A., Ohlckers, P.A., Jensen, G.U., Mielnik, M.M., *"Two clover-shaped piezoresistive silicon microphones for photo acoustic gas sensors"*, J. Microelectromechanical Systems, Vol. 20, No. 4, 2010.

[7] Zhou, Z.J., Rufer, L., Wong, M., *"Aero-acoustic microphone with layer-transferred single-crystal silicon piezoresistors"*, Transducers 2009, 2009, pp. 1916-1919.

[8] K. Kadirvel, R. Taylor, S. Horowitz, M. Sheplak, and T. Nishida, *"Design and characterization of MEMS optical microphone for aeroacoustic measurement"*, in Proceedings of 42nd Aerospace Sciences Meeting and Exhibit, AIAA, 2004, Paper 2004-1030.

[9] D. Garthe, J. Kobiela, and R. Kallweit, *"Development of an integrated optical microphone by means of waveguide structuring on pmma"* SPIE, 1985, pp. 618-629.

[10] D. Hohm and R. Gerhard-Multhaupt, *"Silicon-dioxide electret transducer"*, J. Acoustical Society of America, Vol. 75, 1984, pp. 1297-1298.

[11] A. J. Sprenkels, R. A. Groothengel, A. J. Verloop, and P. Bergveld, *"Development of an electret microphone in silicon"* Sensors and Actuators, Vol. 17, No. 3-4, 1989, pp. 509-512.

[12] J. A. Voorthuyzen, P. Bergveld, and A. J. Sprenkels, *"Semiconductor-based electret sensors for sound and pressure"* IEEE Transactions on Electrical Insulation, Vol. 24, No. 2, 1989, pp. 267-276.

[13] P. Murphy, K. HÄubschi, N. D. Rooij, and C. Racine, *"Subminiature silicon integrated electret capacitor microphone"* IEEE Transactions on Electrical Insulation, Vol. 24, No. 3, 1989, pp. 495-498.

[14] D. Hohm and G. Hess, *"A subminiature condenser microphone with silicon nitride membrane and silicon backplate"* Journal of the Acoustical Society of America, Vol. 85, No.1, 1989, pp. 476-479.

[15] J. Bergqvist and F. Rudolf, *"A new condenser microphone in silicon"* Sensors and Actuators A, Vol. 21, No. 1-3, 1990, pp. 123-125.

[16] J. Bergqvist, F. Rudolf, J. Maisano, F. Parodi, and M. Rossi, *"A silicon condenser microphone with a highly perforated backplate"* in Proceedings of International Conference on Solid-State Sensors and Actuators. Piscataway, NJ: IEEE, 1991, pp. 266-269.

[17] Hyu-sang Kwon, Kwang-Cheol Lee, *"Double-chip condenser microphone for rigid backplate using DRIE and wafer bonding technology"*, Sensors and Actuators, A, Vol. 138, No. 1, 2007, pp. 81-86

[18] P. R. Scheeper, W. Olthuis, and P. Bergveld, *"Fabrication of a subminiature silicon condenser microphone using the sacrificial layer technique"*, in Proceedings of International Conference on Solid-State Sensors and Actuators. Piscataway, NJ: IEEE, 1991, pp. 408-411.

[19] P. R. Scheeper, A. G. H. van der Donk, W. Olthuis, and P. Bergveld, *"Fabrication of silicon condenser microphones using single wafer technology"* Journal of Microelectromechanical Systems, Vol. 1, No. 3, 1992, pp. 147-154.

[20] W. Kühnel and G. Hess, *"A silicon condenser microphone with structured back plate and silicon nitride membrane"*, Sensors and Actuators A, Vol. 30, No. 3, 1992, pp. 251-258.

[21] P. R. Scheeper, W. Olthuis, and P. Bergveld, *"The design, fabrication, and testing of corrugated silicon nitride diaphragms"* J. Microelectromechanical Systems, Vol. 3, No. 1, 1994, pp. 36-42.

[22] Q. Zou, Z. Li, and L. Liu, *"Design and fabrication of silicon condenser microphone using corrugated diaphragm technique"* Journal of Microelec-tromechanical Systems, Vol. 5, No. 3, 1996, pp. 197-204.

[23] Q. Zou, Z. Li, and L. Liu, *"Theoretical and experimental studies of single-chip-processed miniature silicon condenser microphone with corrugated diaphragm"* Sensors and Actuators A, Vol. 63, No. 3, 1997, pp. 209-215.

[24] B. T. Cunningham and J. J. Bernstein, *"Wide bandwidth silicon nitride membrane microphones"*, in Proceedings of Conference on Micromachining and Microfabrication Process Technology III, SPIE. Austin, TX: SPIE, 1997, pp. 56-63.

[25] X. Li, R. Lin, H. Kek, J. Miao, and Q. Zou, *"Sensitivity-improved silicon condenser microphone with a novel single deeply corrugated diaphragm"*, Sensors and Actuators A, Vol. 92, No. 1-3, 2001, pp. 257-262.

[26] R. Kessmann, M. Klaiber, and G. Hess, *"Silicon condenser microphones with corrugated silicon oxide/nitride electret membranes"*, Sensors and Actuators A, Vol. 100, No. 2-3, 2002, pp. 301-309.

[27] Wang W.J., Li R.M., Ren Y. *"Design and fabrication of silicon condenser microphone using single deeply corrugated diaphragm technique"*, Microelectronics international, Vol. 20, No3, 2003, pp. 36-40.

[28] Chien-Hsin Huang and al., *"Implementation of the CMOS MEMS Condenser Microphone with Corrugated Metal Diaphragm and Silicon Back-Plate"*, Sensors 2011, Vol. 11, No. 6, 2011, pp. 6257-6269.

[29] J. Bergqvist and J. Gobet, *"Capacitive microphone with a surface Micromachined backplate using electroplating technology"*, J. Microelectromechanical Systems, Vol. 3, No. 2, 1994, pp. 69-75

[30] Zhen-Zhun Shu and al., *"Design And Fabrication of Condenser Microphone Using Wafer Transfer And Micro-electroplating Technique"*, Symposium on Design, Test, Integration and Packaging of MEMS/MOEMS - DTIP 2008, Nice, France, 2008.

[31] J. Bay, O. Hansen, and S. Bouwstra, *"Design of a silicon microphone with differential read-out of a sealed double parallel-plate capacitor"*, Sensors and Actuators A, Vol. 53, No. 1-3, 1996, pp. 232-236.

[32] J. Bay, O. Hansen, and S. Bouwstra, *"Micromachined double backplate differential capacitive microphone"*, J. Micromechanics and Microengineering, Vol. 9, No. 1, 1999, pp. 30-33.

[33] P. Rombach, M. MÄullenborn, U. Klein, and K. Rasmussen, *"The first low voltage, low noise differential silicon microphone, technology development and measurement results"*, Sensors and Actuators A, Vol. 95, No. 2-3, 2002, pp.196-201.

[34] Martin, D.T., Kadirvel, K., Liu, J., Fox, R.M., Sheplak, M., Nishida, T., *"Surface and bulk micromachined dual back-plate condenser microphone"*, Proceedings of the IEEE International Conference on Micro Electro Mechanical Systems (MEMS), art. no. TPa19, 2005, pp. 319-322.

[35] Martin, D.T., Liu, J., Kadirvel, K., Fox, R., Sheplak, M., Nishida, T., *"Development of a MEMS dual backplate capacitive microphone for aeroacoustic measurements"*, Collection of Technical Papers - 44th AIAA Aerospace Sciences Meeting 2006, 2006, pp. 15105-15118.

[36] Martin, D.T., Jian Liu, Kadirvel, K., Fox, R.M., Sheplak, M., Nishida, T., *"A Micromachined Dual-Backplate Capacitive Microphone for Aeroacoustic Measurements"*, J. Microelectromechanical Systems, Vol. 16, No. 6, 2007, pp. 1289-1302.

[37] Liu, J., Martin, D.T., Kadirvel, K., Nishida, T., Cattafesta, L., Sheplak, M., Mann, B.P., *"Nonlinear model and system identification of a capacitive dual-backplate MEMS microphone"*, Journal of Sound and Vibration, Vol. 309, No. 1-2, 2008, pp. 276-292.

[38] Chun-Kai Chan, Wei-Cheng Lai, Mingching Wu, Ming-Yung Wang, and Weileun Fang, *"Design and Implementation of a Capacitive-Type Microphone With Rigid Diaphragm and Flexible Spring Using the Two Poly Silicon Micromachining Processes"*, IEEE Sensors Journal, Vol. 11, No. 10, 2011.

[39] M. Wu and W. Fang, *"The molded surface-micromachining and bulk etching release (MOSBE) fabrication platform on (111) Si for MOEMS"* J. Micromechanics Microengineering, Vol. 16, No. 2, 2005, pp. 260–265.

[40] Syed Arsalan Jawed, Davide Cattin, Nicola Massari, Massimo Gottardi, Andrea Baschirotto, *"A 1.8 V 828 μW 80 dB digital MEMS microphone"*, Analog Integrated Circuits and Signal Processing, Vol. 67, No. 3, 2011, pp. 395-405

[41] Mohamad, N., Iovenitti, P., Vinay, T, *"High sensitivity capacitive MEMS microphone with spring supported diaphragm"*, Proceedings of SPIE - The International Society for Optical Engineering 6800, art. no. 68001T, 2008.

[42] Chia-Yu Wu, Jien-Ming Chen, Chin-Fu Kuo, *"Low Polarization Voltage and High Sensitivity CMOS Condenser Microphone Using Stress Relaxation Design"*, Proceedings of the Eurosensors XXIII conference, 2009, pp. 859-862.

[43] R D. White, J. Krause, R. De Jong, G. Holup, J. Gallman and M. Moeller, *"MEMS Microphone Array on a Chip for Turbulent Boundary Layer Measurements"*, American Institute of Aeronautics and Astronautics, 2012.

[44] Ganji, B.A., Majlis, B.Y., *"Design and fabrication of a new MEMS capacitive microphone using a perforated aluminum diaphragm"*, Sensors and Actuators A, Vol. 149, No. 1, 2009, pp. 29-37.

[45] Ganji, B.A., Nateri, M.S, *"Fabrication of a novel MEMS capacitive microphone using lateral slotted diaphragm"*, International Journal of Engineering, Transactions B: Applications, Vol. 23, No. 3-4, 2010, pp. 191-200.

[46] Bahram Azizollah Ganji, *"Design and Fabrication of a Novel MEMS Silicon Microphone"*, Crystalline Silicon - Properties and Uses, 2011, pp. 313-328.

[47] A. Kovacs and A. Stoffel, *"Integrated condenser microphone with polysilicon electrodes"* in Proc. 6th Workshop on Micromachining, Micromechanics and Microsystems (MME'95), Copenhagen, Denmark, Sept. 1995, pp. 132–135.

[48] J. J. Bernstein and J. T. Borenstein, *"A micromachined silicon condenser microphone with on-chip amplifier"*, in Proceedings of Solid-State Sensor and Actuator Workshop. Hilton Head Island, SC: IEEE, 1996, pp. 239-243.

[49] M. Pedersen, W. Olthuis, and P. Bergveld, *"An integrated silicon capacitive microphone with frequency-modulated digital output"*, Sensors and Actuators A, Vol. 69, No. 3, 1998, pp. 267-275.

[50] M. Pedersen, W. Olthuis, and P. Bergveld, *"High performance condenser microphone with fully integrated CMOS amplifier and DC-DC voltage converter"*, J. Microelectromechanical Systems, Vol. 7, No. 4, 1998, pp. 387-394.

[51] J. J. Neumann. Jr. and K. J. Gabriel, *"A fully-integrated CMOS-MEMS audio microphone"*, in Proceedings of International Conference on Solid-State Sensors and Actuators. Boston, MA: IEEE, 2003, pp. 230-233.

[52] Cheng-Ta Chiang, Chih-Hsien Wang, and Chia-Yu Wu, *"A CMOS MEMS Audio Transducer Implemented by Silicon Condenser Microphone With Analog Front-End Circuits of Audio Codec"*, IEEE Transactions on very large scale integration (VLSI) systems, Vol. 20, No. 9, 2012, pp. 1656-1667.

[53] P.V. Loeppert, S.B. Lee, *"SiSonic – The first commercialized microphone"*, Solid-State Sensors, Actuators, and Microsystems Workshop, Hilton Head Island, South Carolina, 2006.

[54] http://www.memsjournal.com/2011/03/overview-of-mems-microphone-technologies-for-consumer-applications.html

[55] http://www.akustica.com/AKU230%20Page.asp

[56] http://www.akustica.com/AKU340%20page.asp

[57]http://www.analog.com/en/audiovideo-products/memsmicrophones/products/index.html#MEMS_Microphones

[58] http://www.infineon.com/cms/en/corporate/press/news/releases/2006/211773.html

[59] *"SMM310 Silicon MEMS Microphone"*, datasheet, Infineon, 2010

[60] http://www.st.com/internet/analog/subclass/1564.jsp

[61] http://www.wolfsonmicro.com/products/true_mics/#analogue_silicon_microphone

[62] Rabinovich, V. L., Gupta, R. K. and Senturia, S. D., *"The effect of Release-Etch Holes on the Electromechanical Behavior of MEMS structures"*, International Conference on International Solid State Sensors and Actuators Conference, Vol. 2, June 1997, pp. 1125-1128.

[63] Sharpe, W. N. Jr., Vaidyanathan, R., Yuan, B., Bao, G.. and Edwards, R.L., *"Effect of etch holes on the mechanical properties of polysilicon"* Journalof Vacuum Science & Technology B (Microelectronics and Nanometer Structures), Vol. 15, Sep. 1997, pp. 1599-1603.

[64] Bao, M., Yang, H., *"Squeeze film air damping in MEMS"*, Sensors and Actuators, Vol. 136, 2007, pp. 3-27.

[65] Veijola, T., *"Compact model for a MEM perforation cell with viscous, spring and inertial forces"*, Microfluid Nanofluid, Vol.6, 2009, pp. 203-219.

[66] Mohite, S. S., Kesari, H., Sonti, V. R., and Pratap, R., *"Analytical solutions for the stiffness and damping coefficients of squeeze films in MEMS devices with perforated backplates"*, J. Micromechanics and Microengineering, Vol. 15, 2005, pp. 2083-2092.

[67] Mohite, S. S., Venkata, R., Sonti, V. R. and Pratap, R., *"A compact Squeeze-Film Model Including Inertia, Compressibility, and Rarefaction Effects for perforated 3-D MEMS Structures"*, Journal of Microelectromechanical systems, Vol. 17, No. 3, June 2008, pp. 709-723.

[68] T. Lavergne, S Durand, M. Bruneau, N. Joly, D Rodrigues, *"Dynamic Behavior of the circular membrane of an electrostatic microphone : Effect of holes in the backing electrode"*, J. Acoustical Society of America, Vol 128, No. 6, 2010, pp. 3459-3477.

[69] Leo L. Beranek, *"Acoustics"*, Ame. Inst. of Physics, Rev. Sub. Edition, 1986.

[70] Bendali, A., Labedan, R., Dominique, F., Nerguizian, V., *"Hole effects on RF MEMS Parallel Diaphragms Capacitors"*, Canadian Conference on Electrical and Computer Engineering 2006, May 2006, pp. 2140-2143.

[71] J. Bergqvist, *"Finite-element modeling and characterization of a silicon condenser microphone with a highly perforated backplate"*, Sensors and Actuators A, Vol. 39, 1993, pp. 191-200.

[72] T.B. Gabrielson, *"Mechanical thermal Noise in Micromachined Acoustic and Vibration Sensors"*, IEEE transactions on electron devices, Vol. 40, 1993, pp. 903-909.

[73] F. Mosh-Yasin, D.J. Nagel, C.E. Korman, *"Noise in MEMS"*, Measurement Science en Technology, Vol. 21, 2010.

[74] Giorgio Di pasquale, Timo Veijola and Aurelio Somà, *"Modelling and validation of air damping in perforated gold and silicon MEMS plates"*, J. Micromechanics and Microengineering, Vol. 20, No. 1, 2010, 12 pp.

[75] datasheet LMV1012, Texas Instrument

[76] R. Pratap, S. Mohite, and A.K. Pandey, *"Squeeze film Effects in MEMS Devices"*, J. of the Indian Institute of Science, Vol. 87, 2007, pp. 75-94.

[77] T. Ma, T.Y. Man, Y.C. Chan, Y. Zohar, and M. Wong, *"Design and fabrication of an integrated programmable floating-gate microphone"* in Proc. MEMS 2002, pp. 288-291.

[78] Homentcovschi, D. and Miles, R. N., *"Analitycal model for viscous damping and the spring force for perforated planar microstructures acting at both audible and ultrasonic frequencies"*, Journal of the Acoustical Society of America, Vol. 124, July 2008, pp. 175-181.

CHAPITRE 5 : Microphones CMOS-MEMS avec cavité arrière

Nous avons vu dans le chapitre précédent l'influence importante des trous et des ouvertures sur la réponse en fréquence du microphone. Nous avons aussi pu constater l'importance de la cavité dans un microphone, c'est pour cela que la plupart des microphones possède une cavité arrière. En effet quand on regarde la modélisation des microphones, le gap d'air est simplement modélisé par une résistance et l'air s'échappe dans la cavité arrière grâce aux trous sur l'électrode fixe. Cette cavité arrière possède un ou plusieurs petits trous d'égalisation de pression statique permettant à l'air de s'évacuer de cette cavité arrière. Ainsi la pression statique dans le gap d'air est ajustée et les caractéristiques mécaniques du diaphragme dictent les performances du microphone : sa sensibilité dans la bande de fréquence plate ainsi que la fréquence de résonance. La cavité arrière est représentée par sa souplesse acoustique liée à son volume. Il faut donc contrôler les dimensions de la cavité arrière pour obtenir une réponse en fréquence correcte car si la rigidité de la cavité arrière est trop importante, elle va contrôler le mouvement du diaphragme et le microphone ne sera pas assez sensible.Nous proposons donc ici la conception et la modélisation de microphones MEMS capacitifs modifiés en retenant les erreurs passées.

I. Structure du microphone de type II

La technologie CMOS 0.35 µm AMS sera à nouveau utilisée pour fabriquer la structure du microphone. La figure 5.1 illustre la structure du microphone envoyé au fondeur AMS tenant compte des observations faites dans le chapitre précédent.

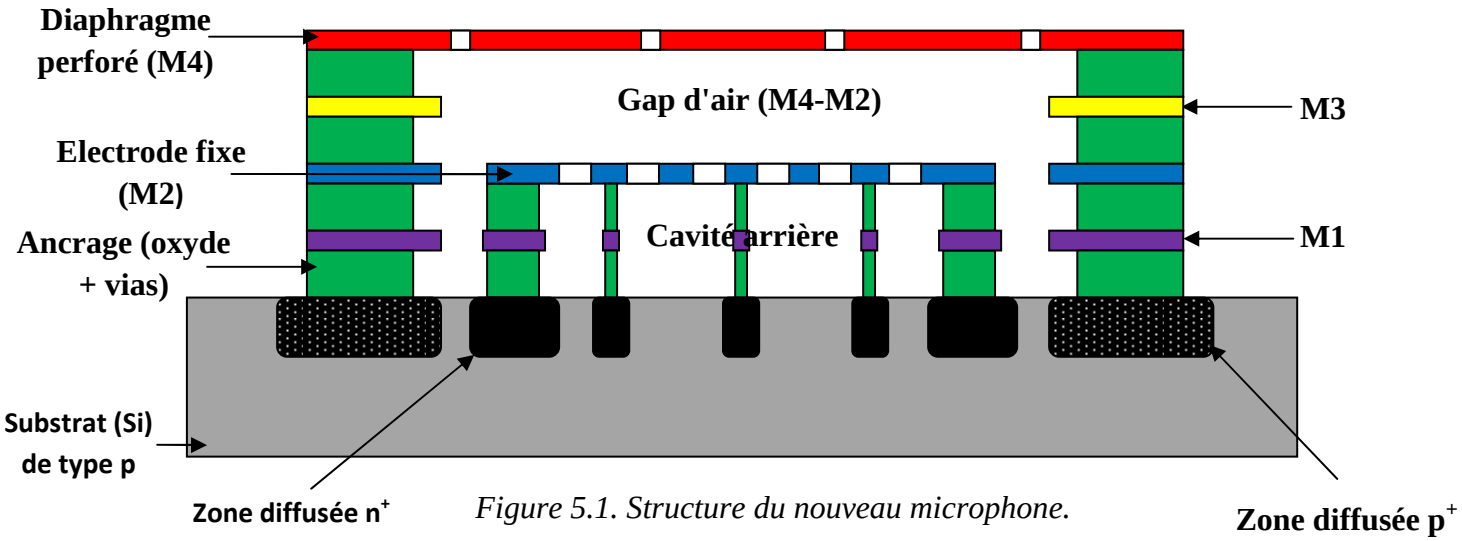


Figure 5.1. Structure du nouveau microphone.

Le microphone de type II comporte quelques modifications comparé aux microphones de type I (chapitre 4) : il possède un diaphragme carré, formé par la couche métallique M4, légèrement perforé de petits trous carrés de 1x1 µm² espacé de 50 µm répartis de façon "matricielle". Ces trous sont utilisés pour la gravure mais aussi en tant que trous d'égalisation de pression. Le diaphragme ne possède pas d'ouverture sur les cotés car il est complètement ancré sur ses bords. L'ancrage descend jusqu'au substrat de silicium, la zone d'ancrage est placée dans une zone diffusée p^+ pour isoler électriquement le diaphragme de l'électrode fixe, mais aussi afin de connecter le diaphragme au substrat de silicium de type p. Le diaphragme sera alors connecté à la masse pour les caractérisations électriques. Dans cette nouvelle

structure nous avons décidé de placer l'électrode fixe (carrée) au niveau de la couche métallique M2 pour garder une valeur acceptable du coefficient de transduction électro-mécanique. L'électrode fixe, formée par la couche métallique M2, est aussi perforée par des trous de 20 µm espacés de 30 µm (par rapport à leur centre). Ces perforations permettent l'évacuation de l'air à l'intérieur du gap, situé entre le diaphragme et l'électrode fixe, jusqu'à la cavité arrière. Pour s'assurer que l'électrode fixe devienne plus rigide que le diaphragme, elle possède des ancrages jusqu'au substrat de silicium équitablement répartis sur l'ensemble de l'électrode fixe afin de permettre une structure très rigide difficilement déplaçable. Toutes ces zones d'ancrage sont placées dans une zone de diffusion n^+ pour isoler électriquement l'électrode fixe du diaphragme. La cavité arrière de ce microphone est située entre l'électrode fixe (M2) et le substrat de silicium, l'épaisseur de cette cavité sera donc imposée par la technologie CMOS.

La position et la taille des trous sur le diaphragme ont été choisies en prenant en compte le temps de gravure mais aussi pour repousser le court-circuit acoustique le plus bas possible en fréquence. Quant à la position et la taille des trous sur l'électrode fixe, elles ont été choisies de façon à contrôler les effets d'amortissement dans le gap d'air et en prenant en compte aussi le temps de gravure. Comme on peut le voir, une cavité arrière a été prévue pour permettre l'évacuation de l'air à l'intérieur du gap.

Le Tableau 5.1 résume les dimensions de chaque élément du microphone :

Eléments du microphone	**Dimensions (µm)**
Longueur diaphragme (L_{diaph})	900
Epaisseur diaphragme (t_{diaph})	0.740
Longueur des trous sur le diaphragme (L_{holeD})	1
Nombre de trous sur le diaphragme	324 (18x18) (sans dimension)
Pitch entre les trous sur le diaphragme ($Pitch_{diaph}$)	51
Longueur électrode fixe (L_{ef})	884
Epaisseur électrode fixe (t_{ef})	0.640
Longueur des trous sur l'électrode fixe (L_{holeEF})	20
Nombre de trous sur l'électrode fixe	576 (sans dimension)
Pitch entre les trous sur l'électrode fixe ($Pitch_{ef}$)	30
Epaisseur gap d'air (d_0) (M4-M2)	2.64
Epaisseur cavité arrière (h_{cav}) (M2-Substrat)	2.832

Tableau 5.1. Dimensions des différents éléments du microphone M4-M2 de type II.

II. Modélisation des microphones MEMS capacitifs de type II

Dans cette section, la modélisation des microphones est réalisée. Un nouveau circuit équivalent, proche du précédent, est proposé. Chaque paramètre de ce circuit équivalent est déterminé par des relations et/ou par la méthode des éléments finis avec ANSYS ou CoventorWare.

II.1. Circuit équivalent

La Figure 5.2 montre le circuit équivalent correspondant au nouveau microphone

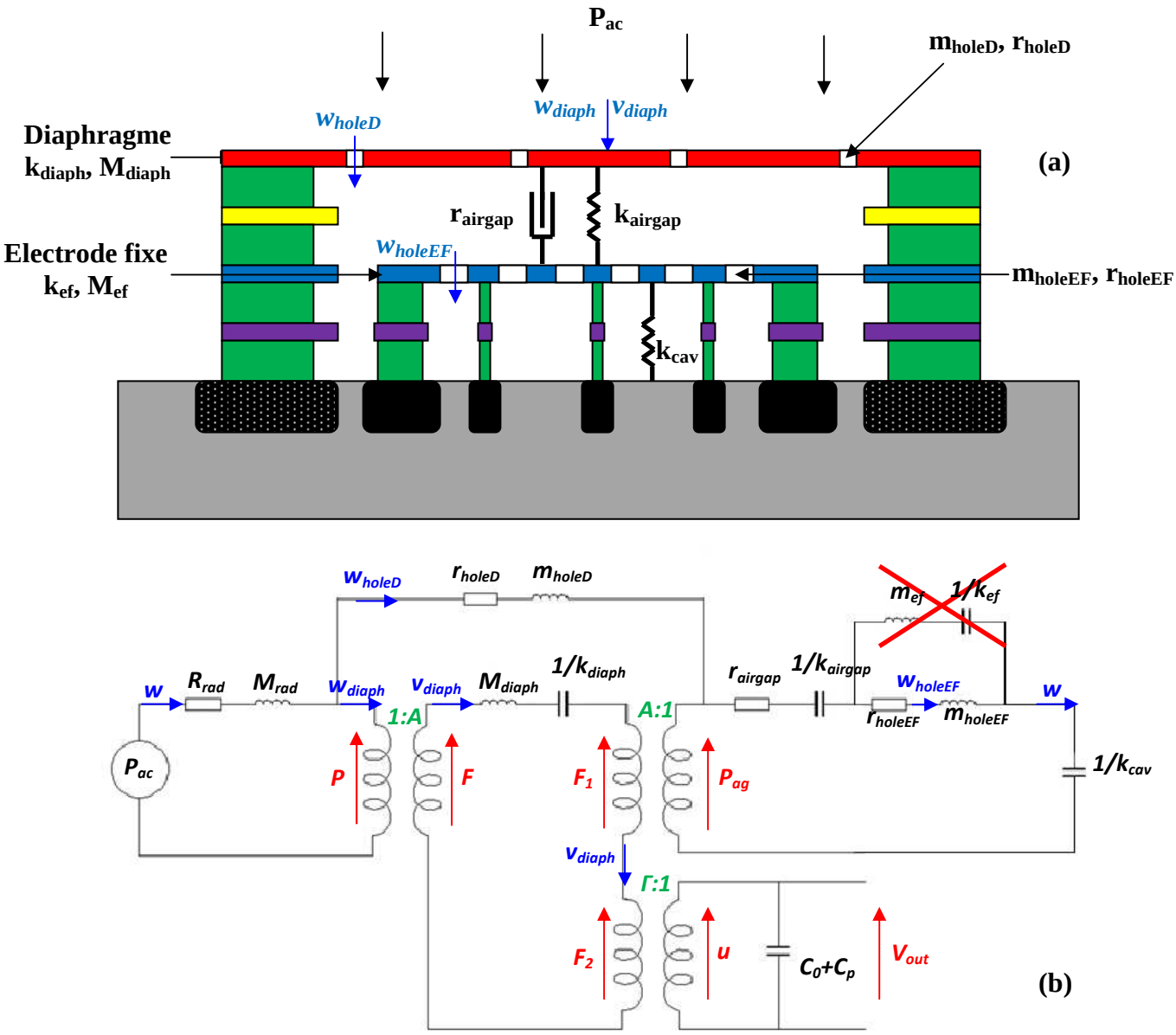


Figure 5.2. Circuit équivalent du microphone M4-M2 de type II (b) à partir de sa structure (a).

Dans le domaine acoustique, une pression, P_{ac}, est appliqué au diaphragme à travers l'impédance de radiation représentée par une résistance, R_{rad}, et une masse M_{rad}. La résistance R_{rad} modélise les forces de friction et M_{rad} représente la masse d'air proche du diaphragme qui vibre en phase avec celui-ci. Le débit d'air créé par l'onde de pression (w) va se diviser en deux parties : une partie du débit va passer à travers les trous du diaphragme (w_{holeD}), une autre est responsable du déplacement du diaphragme du microphone (w_{diaph}).

Dans le domaine mécanique, le diaphragme peut être assimilé à un système masse-ressort représenté par la masse effective du diaphragme, M_{diaph}, et sa constante de rigidité k_{diaph}. De retour dans le domaine acoustique, les déplacements du diaphragme créent une pression P_{ag} à l'intérieur du gap d'air, ceci a pour effet de créer des forces d'amortissement, représentées par une résistance acoustique r_{airgap} et des forces de compressibilité représentées par k_{airgap}.

Ensuite, le débit dans le gap d'air (*w*, débit total) va alors se diviser encore une fois en deux parties : la partie la plus importante va traverser les trous de l'électrode fixe (w_{holeEF}) et une partie infime correspond au mouvement de l'électrode fixe. L'impédance de l'électrode fixe étant très élevée, on peut considérer que le débit total dans le gap d'air passe par les trous de l'électrode fixe, on a alors $w_{holeEF} = w$. De ce fait, l'impédance de l'électrode fixe ne sera pas prise en compte dans les calculs futurs. L'air du gap se retrouve alors dans la cavité arrière modélisée par une cavité fermée de rigidité k_{cav}. Les trous sur le diaphragme et sur l'électrode fixe sont considérés comme des fentes capillaires, de longueurs nettement inférieures à la longueur d'onde ; ils sont donc modélisés par des résistances acoustiques, respectivement r_{holeD} et r_{holeEF}, mais aussi par des masses acoustiques, respectivement m_{holeD} et m_{holeEF}.
Dans le domaine électrique, la capacité initiale du microphone est C_0, auquel il faut ajouter les capacités parasites C_p. Les déplacements du diaphragme créent, toujours dans le domaine électrique, des variations de capacité, ce qui produit une tension de sortie V_{out}, image de la pression acoustique initialement appliquée au diaphragme.
Les couplages mecano-acoustiques et électro-mécaniques sont modélisés par des transformateurs idéals, dont les coefficients de couplage sont respectivement *A* (la surface du diaphragme) et *Γ*, qui ont été déterminés précédemment.

II.2. Modélisation des différents paramètres du circuit équivalent

Pour obtenir les différents paramètres du circuit équivalent, nous allons utiliser ce qui a été développé auparavant :

- Pour le domaine mécanique, k_{diaph} et M_{diaph} sont déterminés en suivant le même raisonnement que pour le microphone de type I;
- Pour le gap d'air, la position et la taille des trous on été choisie de façon à obtenir une faible résistance du gap d'air et une compressibilité négligeable. La résistance du gap d'air a été déterminée par simulations FEM;
- Les trous sur le diaphragme et les trous sur l'électrode fixe sont considérés comme des fentes capillaires carrées, par conséquent les relations 4.40 sont utilisées pour calculer les résistances et les masses acoustiques de ces trous;
- Comme nous l'avons dit précédemment, l'impédance de l'électrode fixe étant relativement élevée, elle n'est pas prise en compte dans le circuit équivalent;
- la rigidité de la cavité arrière est l'inverse de la souplesse acoustique d'une cavité fermée définie par la relation 4.69;
- L'impédance de rayonnement est définie par les mêmes relations que pour les microphones de type I (relation 4.41).
- la capacité initiale est déterminée par la simulation sous CoventorWare lorsqu'une tension de polarisation de 1V est appliquée au microphone. La tension de collage du microphone est aussi déterminée à partir des simulations réalisées dans CoventorWare.

Le Tableau 5.2 résume les différentes valeurs obtenues pour certains paramètres :

Paramètres du microphone	Valeurs
Capacité initiale C_0	2.671 pF
Tension de collage V_{PI}	7.5 V
Fréquence de résonance f_0	34 kHz
Constante de rigidité du diaphragme k_{diaph}	79.82 N/m
Masse effective du diaphragme M_{diaph}	1.715×10^{-9} kg

Tableau 5.2. Paramètres électriques et mécaniques du microphone M4-M2 de type II.

II.3. Estimation des performances

Dans un premier temps, on calcule la fonction de transfert du circuit équivalent de la Figure 5.2. Pour ce faire, on travaille dans le domaine acoustique et électrique seulement, les

paramètres mécaniques deviennent donc des grandeurs acoustiques déterminées à partir du coefficient de couplage mécano-acoustique, qui n'est autre que la surface du diaphragme. En prenant en compte les simplifications faites dans la modélisation (pas d'impédance de l'électrode fixe et compressibilité du gap d'air négligeable), on obtient le nouveau circuit équivalent suivant :

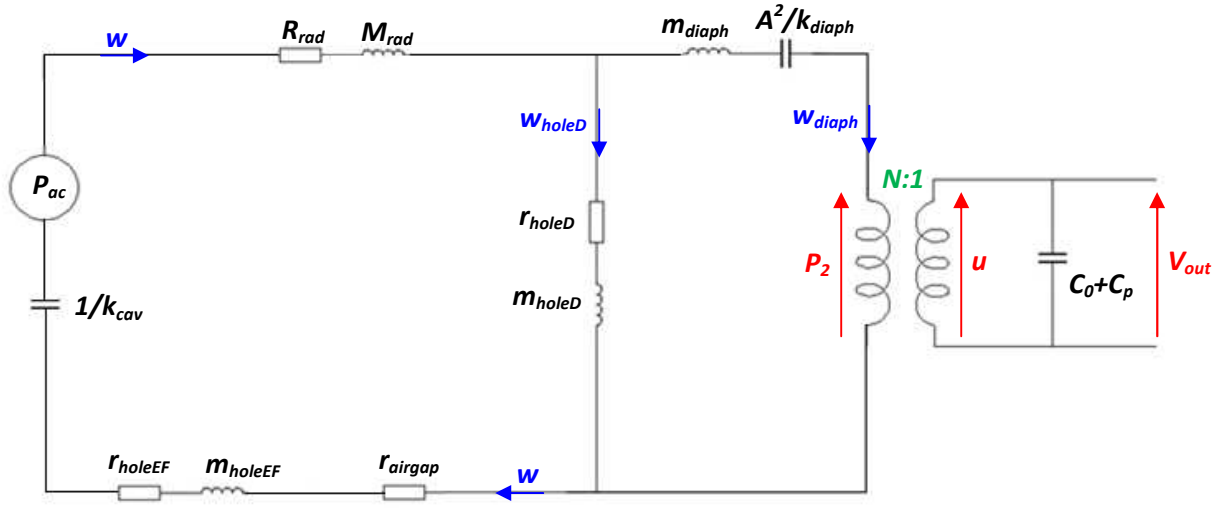


Figure 5.3. Circuit équivalent électro-acoustique simplifié du microphone M4-M2 de type II.

Pour ce circuit équivalent, le coefficient de couplage électro-acoustique est *N* tel que :

$$N = \frac{\varepsilon_0 V_0}{d_0} \qquad 5.1$$

Pour simplifier le calcul de la fonction de transfert, on pose (comme précédemment) :

$$Z_{rad} = R_{rad} + j\omega M_{rad} \qquad 5.2$$

$$Z_{diaph} = \frac{k_{diaph}}{j\omega A^2} + j\omega m_{diaph} \quad avec \quad m_{diaph} = \frac{M_{diaph}}{A^2} \qquad 5.3$$

$$Z_{holeD} = \frac{(r_{holeD} + j\omega m_{holeD})}{N_{holeD}} \qquad 5.4$$

$$avec\ N_{holeD}\ nombre\ de\ trous\ sur\ le\ diaphragme$$

$$Z_{holeEF} = \frac{r_{holeEF} + j\omega m_{holeEF}}{N_{holeEF}} \qquad 5.5$$

$$avec\ N_{holeEF}\ nombre\ de\ trous\ sur\ l'électrode\ fixe$$

$$Z_{airgap} = r_{airgap} + \frac{k_{airgap}}{j\omega} \qquad 5.6$$

$$\text{avec } k_{airgap} = \frac{K_{airgap}}{A^2} \text{ et } r_{airgap} = \frac{R_{airgap}}{A^2}$$

$$Z_{cav} = \frac{k_{cav}}{j\omega} \quad avec \quad k_{cav} = \frac{1}{C_{cav}} \qquad 5.7$$

$$Z_{cav+gap} = Z_{airgap} + Z_{holeEF} + Z_{cav} \qquad 5.8$$

On a alors pour la fonction de transfert du circuit équivalent l'expression suivante :

$$\frac{V_{out}}{P_{ac}}(\omega) = \frac{N}{j\omega(C_0+C_p)} \frac{1}{\left[\frac{\left[Z_{holeD}+Z_{diaph}+\left(N^2/\left(j\omega(C_0+C_p)\right)\right)\right]}{Z_{holeD}}\right](Z_{rad}+Z_{holeD}+Z_{cav+gap})-Z_{holeD}} \qquad 5.9$$

Le logarithme de la valeur absolue de la fonction de transfert est tracé dns MATLAB (Figure 5.4) :

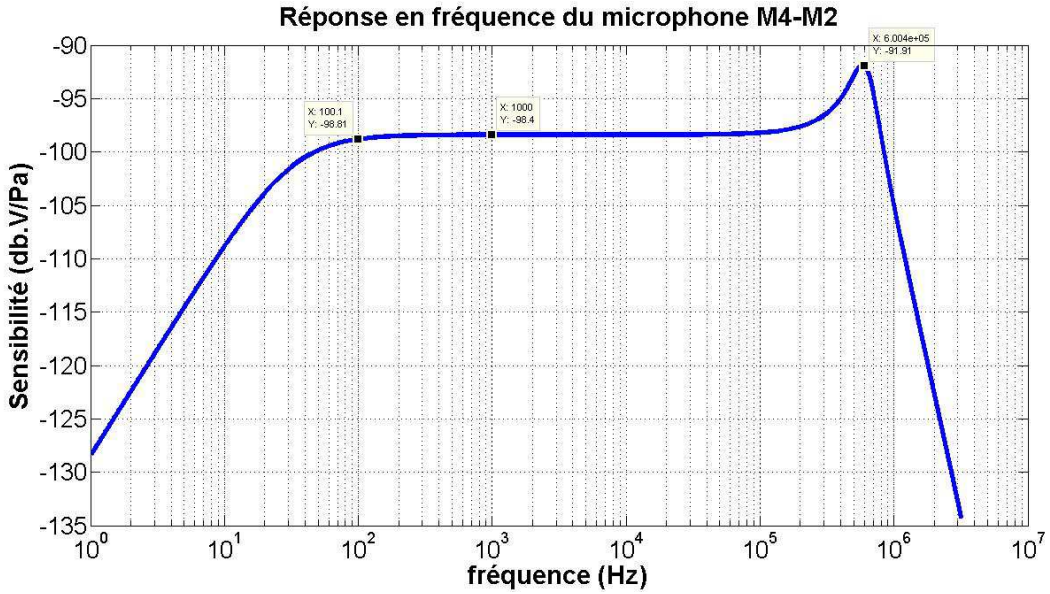


Figure 5.4. Courbe de sensibilité du nouveau microphone M4-M2 de type II avec cavité arrière.

Cette courbe nous donne de nombreuses informations. Tout d'abord, son allure ressemble à celle d'un microphone conventionnel, plutôt bon signe! Les trous sur le diaphragme provoquent un court-circuit acoustique jusqu'à 100 Hz environ, ce qui est plutôt raisonnable. Seulement, la sensibilité du microphone est relativement faible : **-99 dB.V/Pa** soit **11 µV/Pa**. La fréquence de résonance du microphone est de **600 kHz**, ce qui est très éloigné de la fréquence de résonance du diaphragme seul. Etant donné ces caractéristiques obtenues, nous pouvons constater que la rigidité de la cavité arrière soit impliquée dans ces résultats. En effet si l'on compare cette courbe de sensibilité fraîchement obtenue à une autre courbe obtenue à partir du même circuit équivalent mais sans trou sur le diaphragme, voilà ce que l'on peut observer (Figure 5.5) :

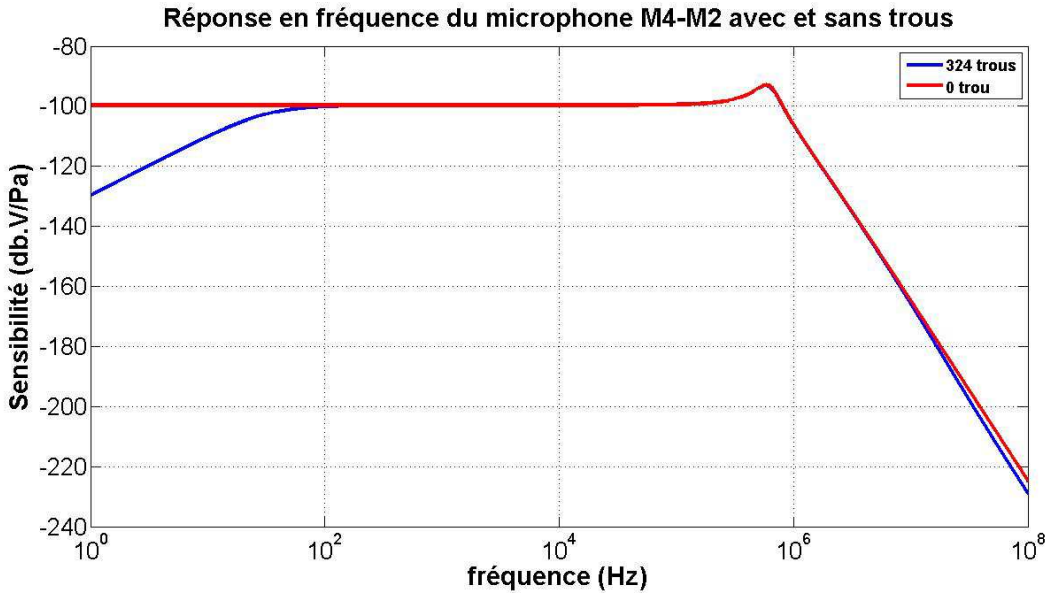


Figure 5.5. Courbe de sensibilité du nouveau microphone M4-M2 de type II avec des trous (en rouge) ou sans trou (en bleue) sur le diaphragme.

Sur la Figure 5.5, on voit bien l'influence des trous sur le diaphragme. Ces trous sont bien responsable du court-circuit acoustiques dans les basses fréquences, la courbe de sensibilité devient plate aux alentours de 100 Hz. Sans les trous sur le diaphragme la sensibilité est plate jusqu'à la fréquence de résonance du microphone.
On peut constater aussi que les deux courbes donnent les mêmes caractéristiques, à part en basses fréquences. En effet, qu'il y ait des trous ou pas, la sensibilité et la fréquence de résonance sont identiques. Cela va nous aider à mieux comprendre le fonctionnement de ce microphone. La courbe sans trou a été obtenue à partir de l'expression suivante :

$$G(p=j\omega)=\frac{V_{out}}{P_{ac}}(p)=\frac{H}{\left(1+2\alpha\frac{p}{\omega_0}+\left(\frac{p}{\omega_0}\right)^2\right)} \qquad 5.10$$

Avec :

$$H=\frac{N}{\left[(C_0+C_p)\left(\frac{k_{diaph}}{A^2}+\frac{N^2}{(C_0+C_p)}+k_{cav}\right)\right]} \qquad 5.11$$

$$\omega_0=\sqrt{\frac{\left(\frac{k_{diaph}}{A^2}+\frac{N^2}{(C_0+C_p)}+k_{cav}\right)}{\left(m_{holeEF}+M_{rad}+m_{diaph}\right)}} \qquad 5.12$$

$$\alpha=\frac{1}{2}\left[\frac{\left(R_{rad}+r_{airgap}+r_{holeEF}\right)}{\sqrt{\left(\frac{k_{diaph}}{A^2}+\frac{N^2}{(C_0+C_p)}+k_{cav}\right)\left(m_{holeEF}+M_{rad}+m_{diaph}\right)}}\right] \qquad 5.13$$

Si on étudie la limite de cette fonction G(p) quand ω tend vers 0, on a :

$$\left|\frac{V_{out}}{P_{ac}}\right| \xrightarrow[\omega \to 0]{} H \qquad 5.14$$

Or quand on regarde les valeurs des différents termes du dénominateur de *H*, on constate que k_{cav} est beaucoup plus élevée que les autres termes (100 à 100000 fois plus important). De plus, quand on regarde les courbes de la Figure 5.5, la valeur de la sensibilité quand ω tend vers 0 est identique jusqu'à la fréquence de résonance du microphone. On peut donc écrire :

$$\left|\frac{V_{out}}{P_{ac}}\right| \approx \frac{N}{k_{cav}(C_0 + C_p)} \qquad 5.15$$

C'est donc la rigidité de la cavité arrière qui détermine en partie la sensibilité du microphone.
Deuxièmement, si on calcule la fréquence de résonance du microphone, on s'aperçoit que :

$$\omega_0 = 2\pi f_0 = \sqrt{\frac{k_{cav}}{(m_{holeEF} + M_{rad} + m_{diaph})}} \qquad 5.16$$

Puisque les autres termes du numérateur de ω_0 sont négligeables devant k_{cav}. Si on procède à une rapide application numérique pour calculer la fréquence de résonance, on a :

$$f_0 = \left(\frac{1}{2\pi}\right)\sqrt{\frac{k_{cav}}{(m_{holeEF} + M_{rad} + m_{diaph})}} \approx 689\ kHz \qquad 5.17$$

On obtient donc une fréquence de résonance proche de celle donnée par la courbe de sensibilité (600 kHz). Ceci démontre donc que la rigidité de la cavité arrière est en grande partie responsable de la fréquence de résonance du microphone.
C'est donc la cavité arrière qui dicte les caractéristiques du microphone. Afin que ces caractéristiques soient déterminées par les caractéristiques mécaniques du diaphragme, il faudrait augmenter la profondeur de la cavité arrière. Cela serait possible en gravant la face arrière du substrat, ce qui entraînerait des coûts supplémentaires à cause de la fabrication d'un masque et une nouvelle étape de gravure à ajouter au procédé. Mais on perdrait l'originalité du procédé précédent qui réside de pouvoir fabriquer le microphone avec une seule étape technologique supplémentaire.
Nous avons donc décidé de garder la structure de ce microphone tel quel. L'avantage de ce type de microphone est que la bande de fréquence peut-être contrôlée par les dimensions de la cavité arrière et peut viser des applications utilisant de plus hautes fréquences que celle proposées par la plage audio. D'un autre côté, l'inconvénient de ce microphone est sa sensibilité, estimée à quelques dizaines de µV/Pa, celle-ci est très faible pour un microphone destiné à des applications audio.

II.4. Paramètres du microphone M4-M3 de type II

A partir du circuit équivalent défini précédemment, un autre microphone a été modélisé. Nous présentons ici ces différentes caractéristiques et performances sous forme de tableaux et de figures.

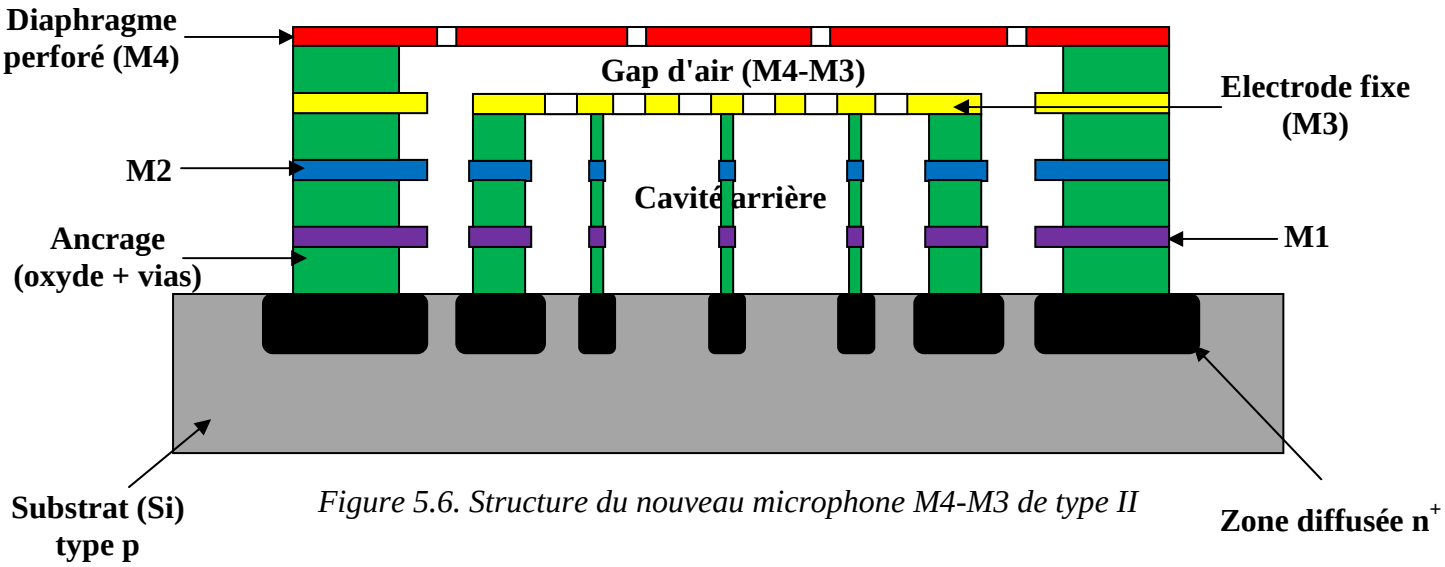


Figure 5.6. Structure du nouveau microphone M4-M3 de type II

Eléments du microphone	Dimensions (µm)
Longueur diaphragme (L_{diaph})	700
Epaisseur diaphragme (t_{diaph})	0.740
Longueur des trous sur le diaphragme (L_{holeD})	1
Nombre de trous sur le diaphragme	196 (14x14) (sans dimension)
Pitch entre les trous sur le diaphragme ($Pitch_{diaph}$)	51
Longueur électrode fixe (L_{ef})	684
Epaisseur électrode fixe (t_{ef})	0.640
Longueur des trous sur l'électrode fixe (L_{holeEF})	5
Nombre de trous sur l'électrode fixe	2401 (sans dimension)
Pitch entre les trous sur l'électrode fixe ($Pitch_{ef}$)	10
Epaisseur gap d'air (d_0) (M4-M3)	1
Epaisseur cavité arrière (h_{cav}) (M3-Substrat)	4.472

Tableau 5.3. Dimensions des différents éléments du microphone M4-M3 de type II.

Paramètres du microphone	Valeurs
Capacité initiale C_0	3.682 pF
Tension de collage V_{PI}	2.5 V
Fréquence de résonance f_0	45 kHz
Constante de rigidité du diaphragme k_{diaph}	86.52 N/m
Masse effective du diaphragme M_{diaph}	1.038×10^{-9} kg

Tableau 5.4. Caractéristiques mécaniques et électrique du microphone M4-M3 de type II.

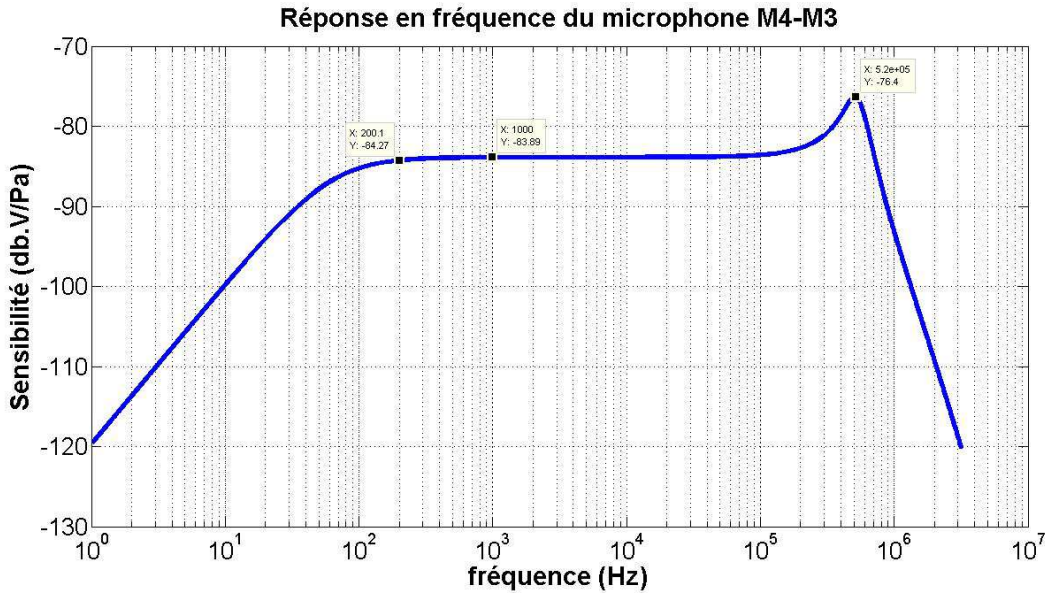


Figure 5.7. Courbe de sensibilité du microphone M4-M3.

La Figure 5.7 indique que le microphone possède une sensibilité de **-84 dB.V/Pa** soit **63µV/Pa**. Sa bande de fréquence s'étale de **200 Hz à 520 kHz**. Des résultats plutôt logiques comparés à ceux obtenus pour le microphone M4-M2. En effet, pour le microphone M4-M3, la profondeur de la cavité arrière est plus importante, donc elle est plus souple ce qui entraine une fréquence de résonance plus faible. La sensibilité a augmenté grâce à cette cavité arrière moins rigide mais aussi grâce à la diminution du gap entre le diaphragme et l'électrode fixe, puisque, si on néglige les capacités parasites, on peut écrire :

$$\left|\frac{V_{out}}{P_{ac}}\right| \approx \frac{N}{k_{cav}(C_0 + C_p)} \approx \frac{N}{k_{cav}C_0} = \frac{V_0}{k_{cav}Ad_0} \qquad 5.18$$

Cette expression montre bien que pour une même surface plus la rigidité de la cavité arrière et le gap d'air seront faibles, plus la sensibilité sera élevée.

III. Fabrication des microphones CMOS-MEMS de type II

Après avoir soumis le layout des nouveaux microphones au CMP, nous avons reçu les puces en janvier 2013. Les derniers mois de la thèse se concentrent donc particulièrement sur la gravure de la couche sacrificielle d'oxyde afin de libérer le diaphragme du microphone (Figure 5.8). Dans un premier temps, le procédé de gravure mise au point est le même que pour le précédent microphone, c'est-à-dire une gravure humide avec le Silox Vapox III. Ensuite, la gravure sèche avec le HF vapeur sera utilisée.

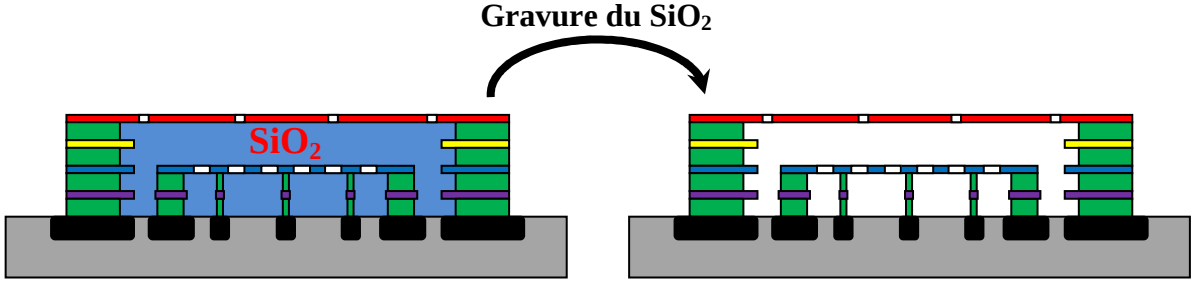


Figure 5.8. Gravure de l'oxyde sacrificiel pour libérer les microphones de type II.

III.1. Gravure humide au Silox Vapox III

On utilise le même procédé mise au point précédemment. Ce procédé consistera donc à graver la couche sacrificielle d'oxyde entre la couche métallique supérieure M4 et le substrat. Cette fois, le temps de gravure sera lié à la distance entre deux trous sur le diaphragme. Cette distance entre deux trous (bords à bords) est de 50 µm, il faudra donc graver 35 µm au maximum. D'après la vitesse de gravure du Silox Vapox III (95 nm/min), il faudra donc environ **6 heures** pour libérer entièrement la structure du microphone.

Bien que le Silox Vapox III possède une bonne sélectivité envers l'aluminium, nous avons vérifié avec les anciens échantillons l'état de l'aluminium au bout de 2, 4 et 6 heures de gravure au Silox Vapox III. Les figures suivantes montrent des photos MEB de l'aluminium au bout de 4 et 6 heures de gravure.

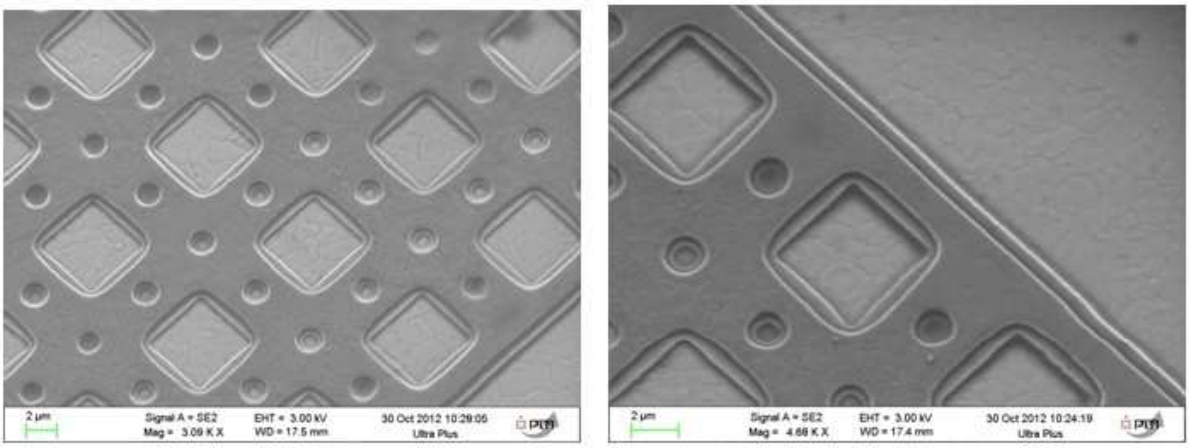


Figure 5.9. Couche d'aluminium de M4 après 4 heures de gravure.

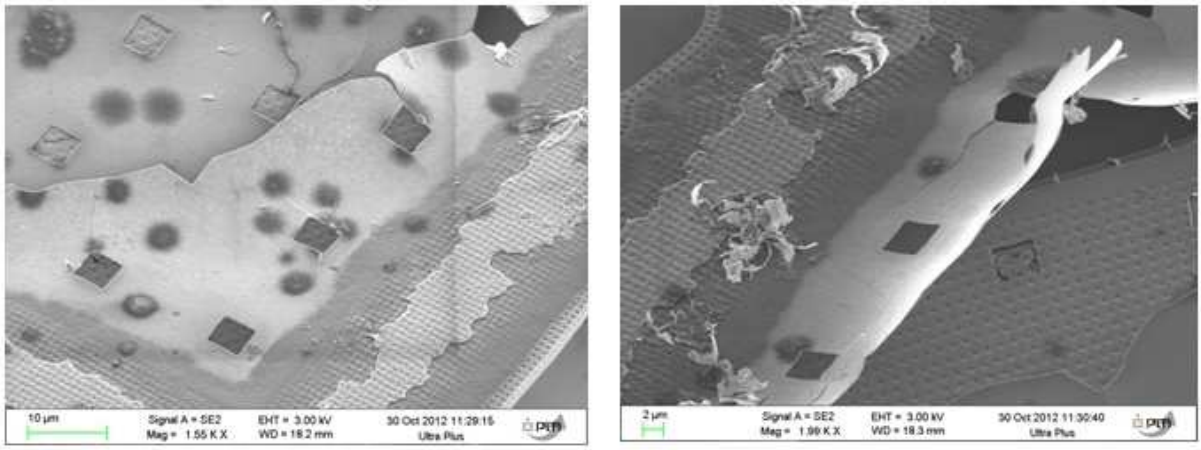


Figure 5.10. Couche d'aluminium de M4 après 6 heures de gravure.

Au bout de 4 heures de gravure, l'aluminium est encore présent mais partiellement gravé comme le montre les photos de la Figure 5.9. Malheureusement, les structures de l'ancien échantillon n'étaient pas gravées jusqu'au substrat, résultat : au bout de 6 heures de gravures tout ou presque a disparu (Figure 5.10). Il reste, cependant, une structure avec une couche M4 et on peut constater que l'aluminium semble avoir disparu au bout de 6 heures de gravure, seule la couche de TiN de M4 subsiste. Mais attention toutefois à cette observation, il se peut que sur les structures qui se sont détachées de la puce il reste de l'aluminium. Mais cela est impossible à savoir. On souligne donc ici ce qui pourrait être une première limite de la gravure avec le Silox Vapox III dans le cas de la libération du nouveau microphone.

III.1.a. Avant gravure

Avant toute gravure, des observations au MEB de la nouvelle puce ont été faites. La Figure 5.11 montre les microphones avant la gravure avec le Silox Vapox III. En plus des microphones modélisés, il y a quatre ponts de différentes longueurs à actionnement électrostatique, constitués de la couche métallique M4.

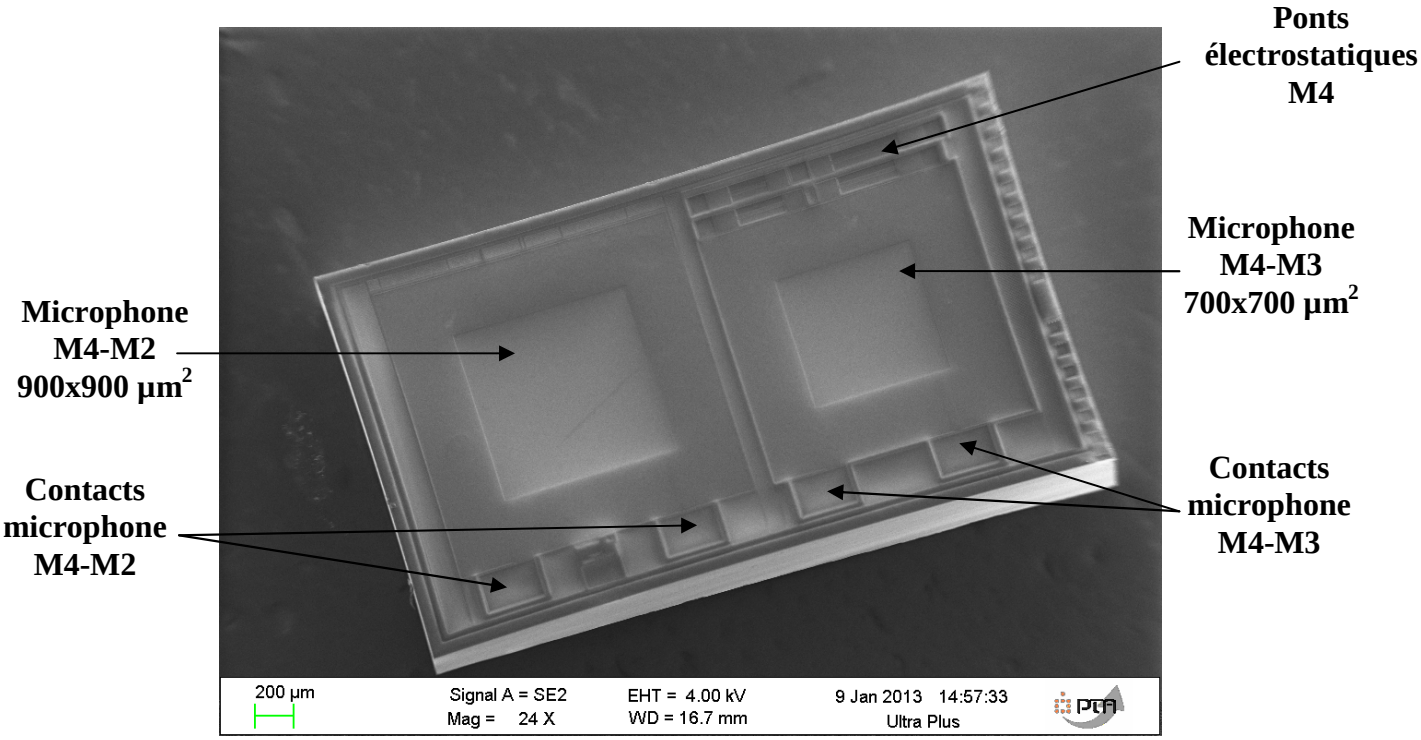


Figure 5.11. Puce contenant les deux microphones avant gravure.

Sur chaque diaphragme des deux microphones, on peut observer les trous de 1 µm qui ne sont finalement pas carrés comme défini dans le layout, mais plutôt circulaire (Figure 5.12). On mesure bien 50 µm entre deux trous (Figure 5.13).

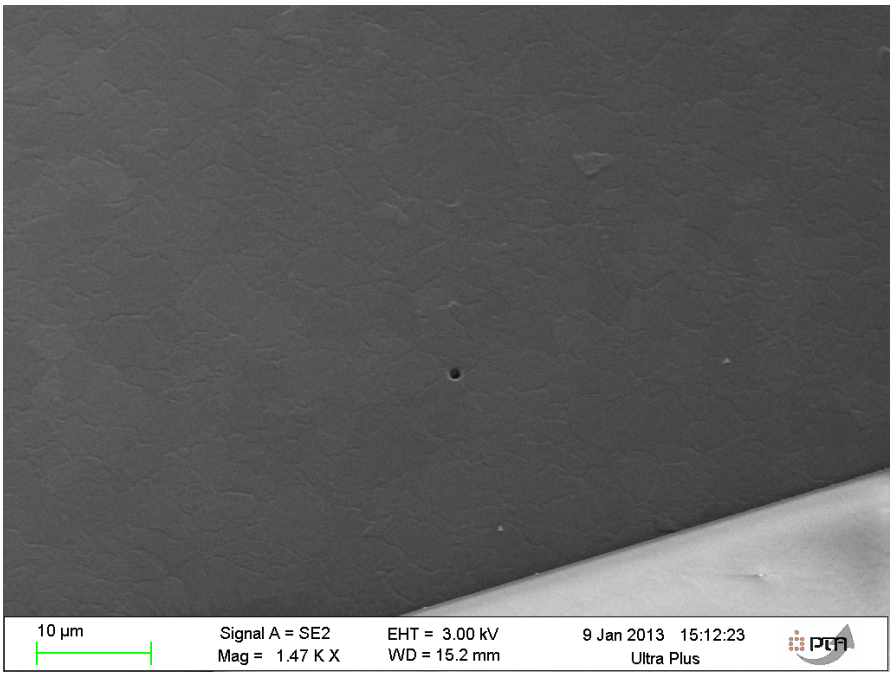


Figure 5.12. Trous circulaire de 1µm de diamètre sur le diaphragme M4.

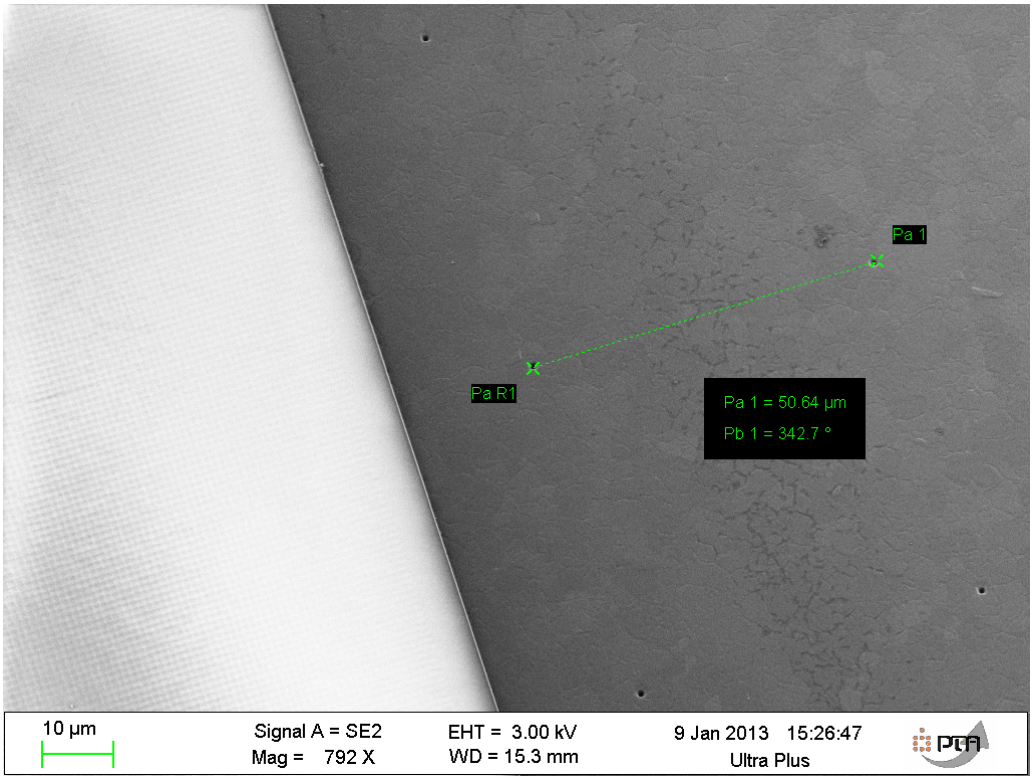
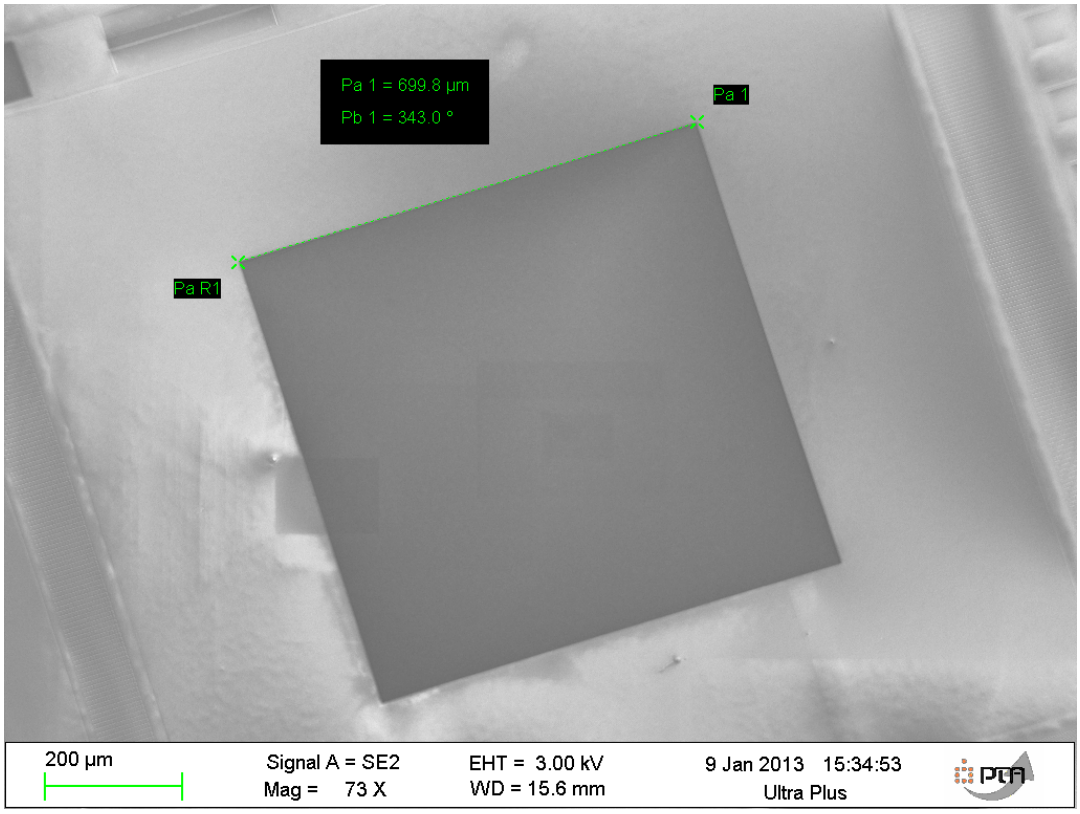
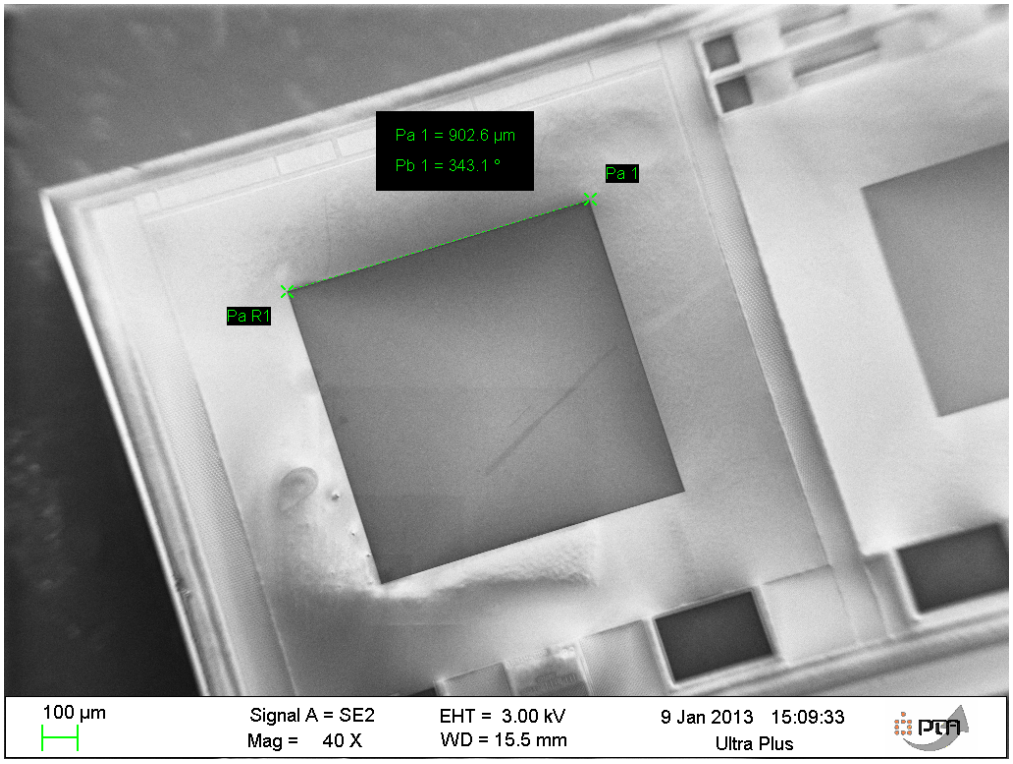


Figure 5.13. Distance entre deux trous sur le diaphragme M4 (50µm).

Les diaphragmes des microphones possèdent bien les dimensions souhaitées : 700x700 et 900x900 μm^2 (Figure 5.14).

(a)

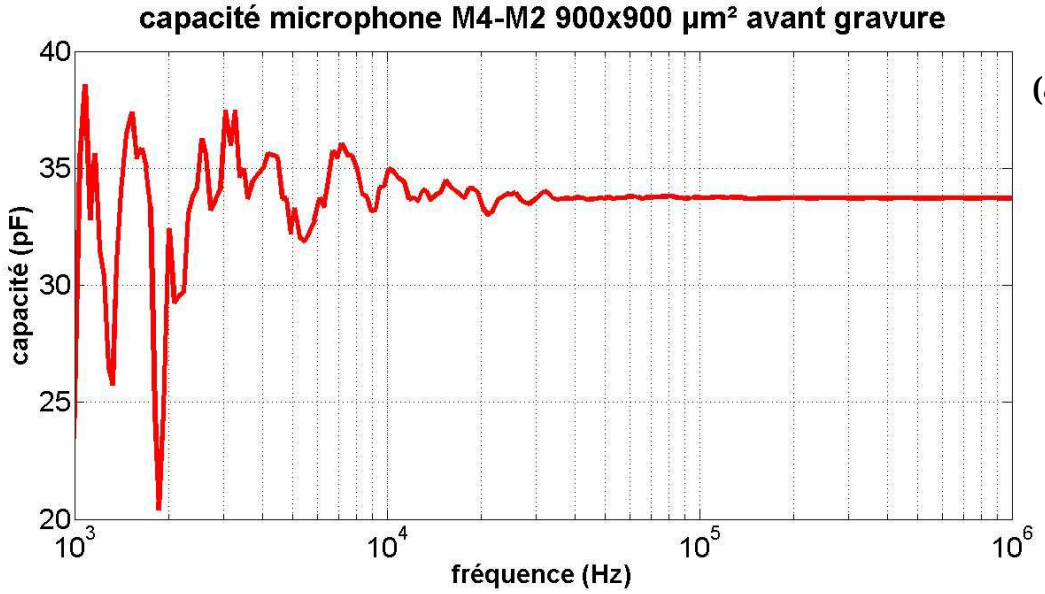




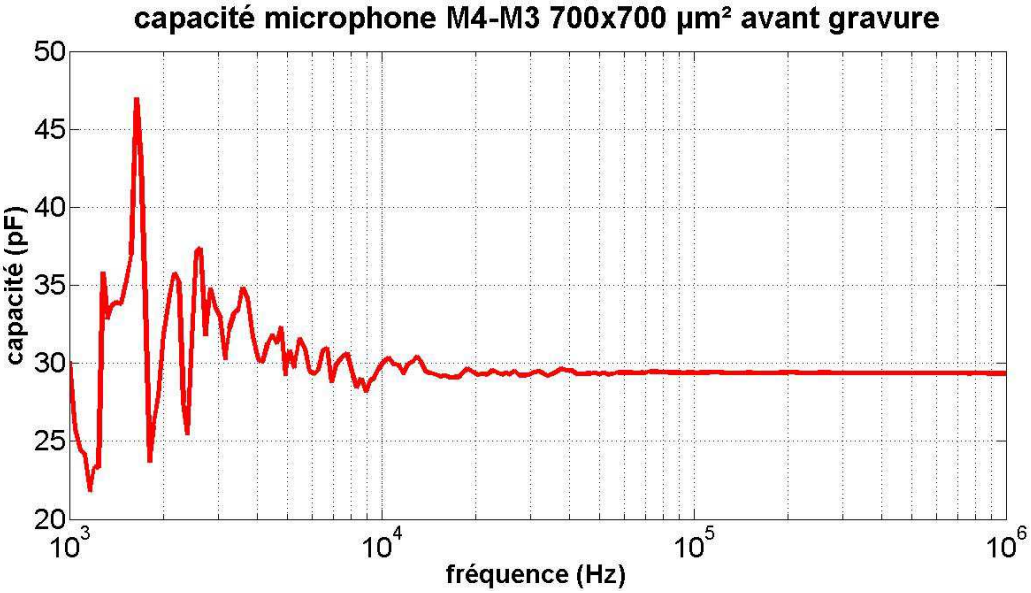
(b)

Figure 5.14. Dimensions du microphone M4_M3 700x700 µm² (a) et du microphone M4-M2 900x900 µm² (b).

Ensuite, la capacité initiale de chaque microphone est mesurée en fonction de la fréquence à l'aide d'un analyseur de réseau avec une fonction d'impédancemètre. Les Figure 5.15 a et b montrent respectivement la capacité initiale mesurée en fonction de la fréquence du microphone M4-M2 et du microphone M4-M3.



(a)



(b)

Figure 5.15. Capacité initiale du microphone M4-M2 (a) et du microphone M4-M3 (b).

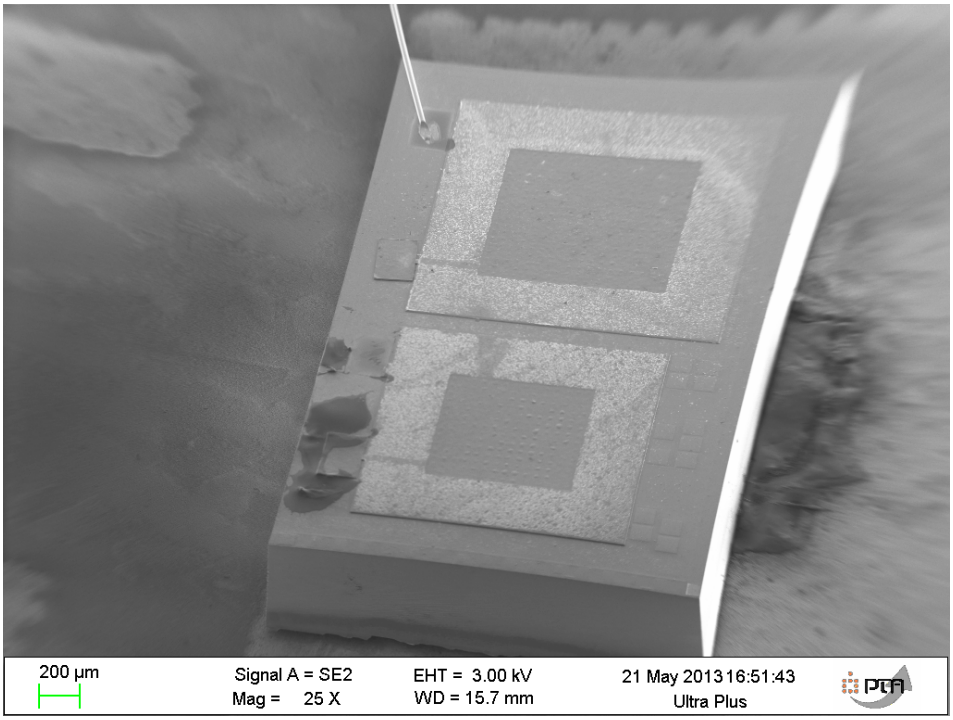
On remarque sur les figures beaucoup de bruit dans les basses fréquences surement causé par l'instrument de mesure malgré la calibration réalisée au préalable. Cependant dans les plus hautes fréquences, on peut noter la capacité mesurée pour chaque microphone :

$$\mathbf{C_{0M4M3} \approx 30\ pF} \text{ et } \mathbf{C_{0M4M2} \approx 33\ pF}$$

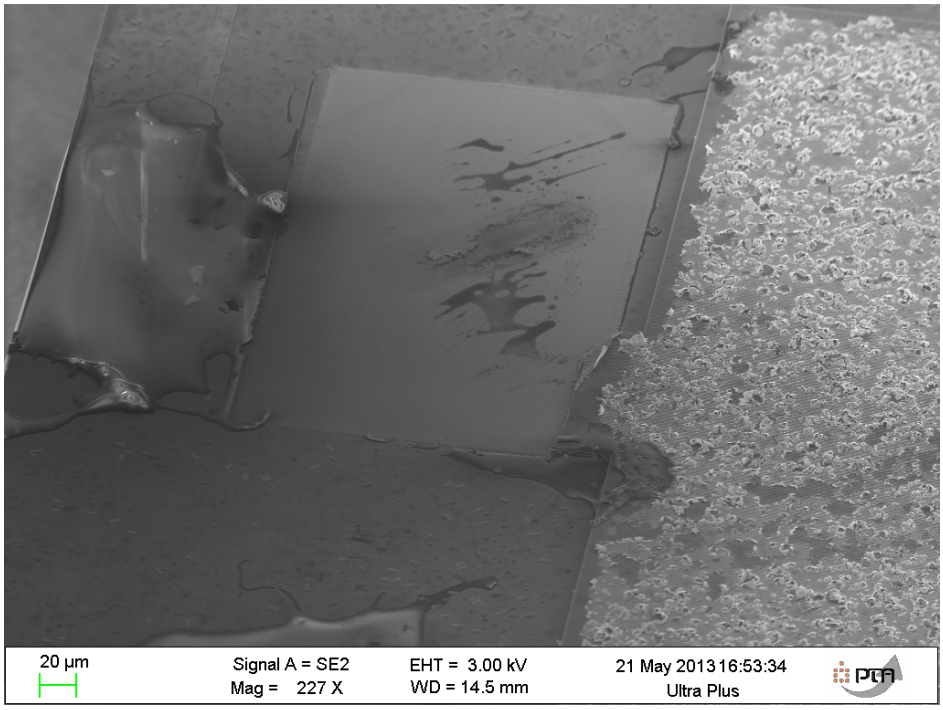
Les valeurs mesurées sont beaucoup plus importantes que les valeurs obtenues par calcul ou simulations. Bien que nous sommes conscient des effets de bords et des capacités parasites, cela n'explique que partiellement ces importantes différences. A ce jour, aucune explication plausible n'a été trouvée pour expliquer ce désaccord.

III.1.b. Gravure de la couche sacrificielle

Comme mentionné précédemment, le même procédé de gravure humide avec le Silox Vapox III est utilisé. La puce est immergée dans le Silox Vapox pendant **six heures**, puis nettoyé à l'eau et à l'isopropanol et enfin séchée avec le sécheur supercritique au CO_2. Les figures suivantes montrent le résultat après six heures de gravure. Ce résultat est catastrophique!!! La plupart des contacts des microphones se sont détachés et rend la puce inutilisable (Figure 5.16 a et b). De plus, même si l'aluminium n'a pas complètement été gravé comme le sous-entendait les observations précédentes sur les anciens microphones, il n'en est pas moins fortement attaqué par le Silox Vapox comme le montre les Figure 5.17 (a et b). En effet, l'aluminium forme des sortes de "montagnes" autour des trous. Ces dernières photos montrent aussi que la couche supérieure de TiN présente sur les ancrages des diaphragmes est elle aussi très agressée. Un autre effet de cette gravure, exposée par la Figure 5.18, est le détachement à certains endroits des vias liant le substrat et la couche métallique M1. On peut voir que les vias se sont détachés du substrat. Nous pensons qu'il est arrivé le même phénomène aux contacts disparus.

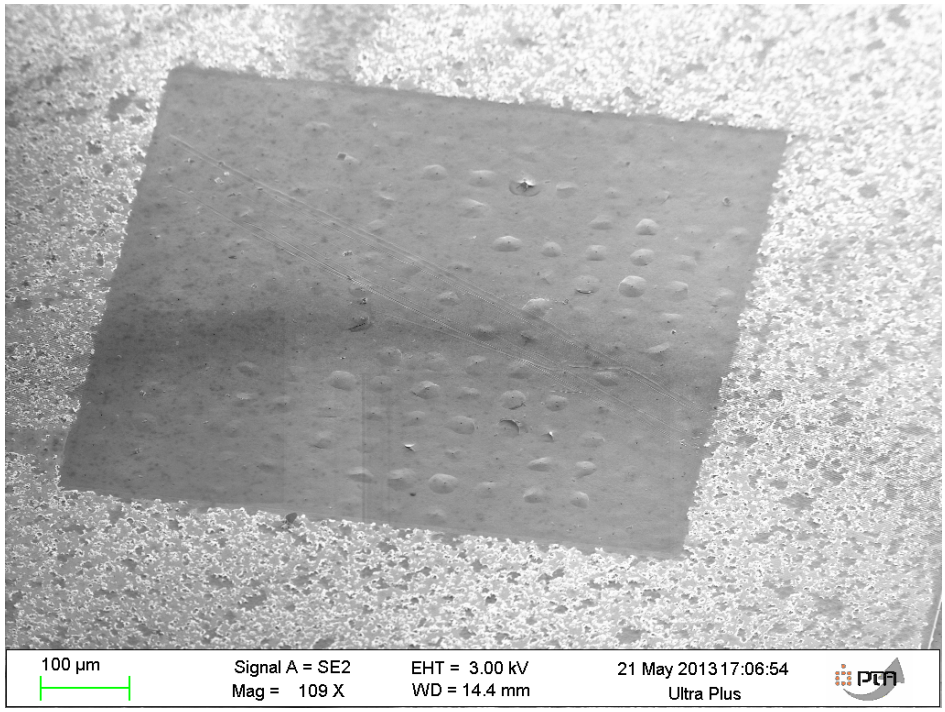


(a)

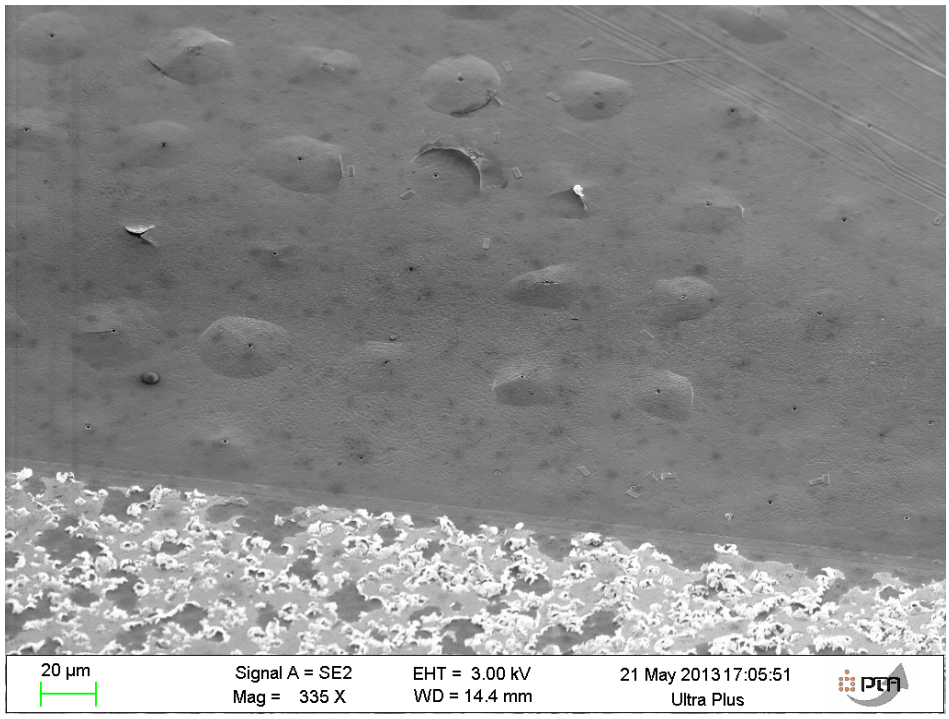


(b)

Figure 5.16. Résultat d la gravure après 6 heures : certains contacts ont disparus (a et b) rendant la puce inutilisable.



(a)



(b)

Figure 5.17.Résultat de la gravure après 6 heures : l'aluminium et la couche supérieure de TiN est fortement attaquée par le Silox Vapox.

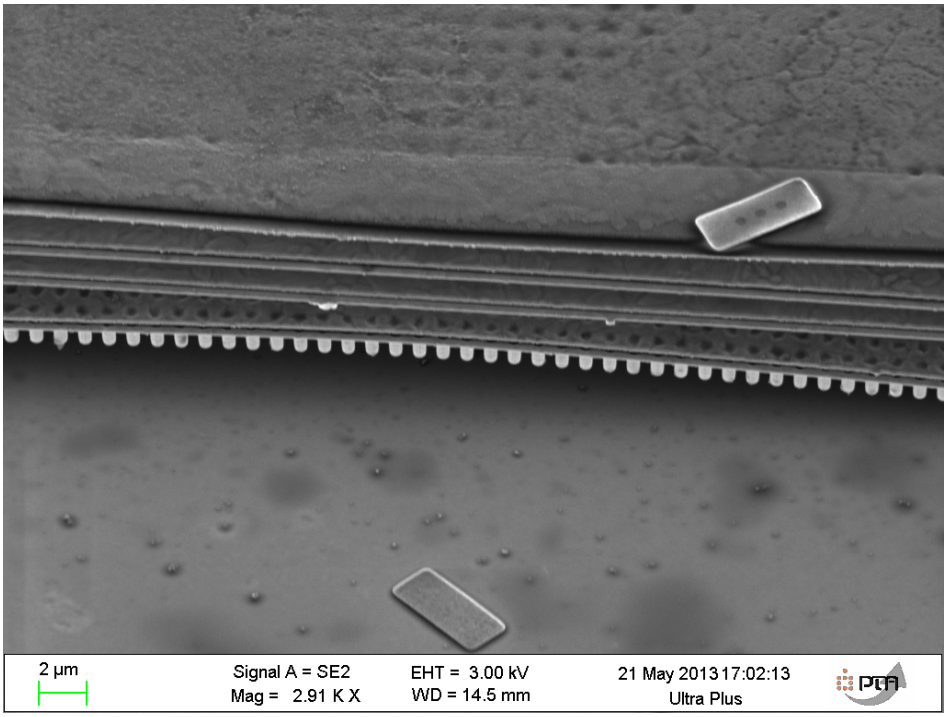


Figure 5.18. Résultats de la gravure après 6 heures : les vias liant M1 et le substrat se sont détachés de celui-ci.

La gravure humide avait été un succès pour libérer les anciens microphones, mais les temps de gravure étaient relativement faibles comparés aux temps estimés pour libérer les nouveaux microphones. Ces quelques observations après six heures de gravure montrent que la gravure humide au Silox Vapox III n'est pas trop adaptée à des temps de gravure importants. L'aluminium est attaqué et devient rugueux, les contacts se détachent ce qui rend toute mesure électrique impossible. De plus, étant donné les trous petits et espacés sur le diaphragme, il est impossible de voir la quantité d'oxyde gravée. La seule solution serait de sacrifier une puce après la gravure pour observer la quantité d'oxyde gravé, mais étant donné le nombre restreint de puce cela n'a pas été fait. Au vu des observations faites précédemment, nous décidons donc d'utiliser la gravure sèche avec le HF vapeur pour tenter de libérer les diaphragmes des deux microphones.

III.2. Gravure sèche avec le HF vapeur

La gravure HF vapeur étant plus rapide et plus sélective envers l'aluminium, nous espérons de meilleurs résultats avec celle-ci. De la même façon que pour les structures de test, l'appareil Monarch 3 Primaxx est utilisé pour la gravure HF vapeur. D'après, les tests de gravure réalisés dans le cas des microstructures, le temps de gravure pour libérer les microphones est estimé à **3 heures et 50 minutes** en utilisant la recette à vitesse de gravure moyenne. Nous verrons dans cette section les différentes tentatives pour libérer les microphones.

III.2.a. Gravure HF vapeur sans protection des bords

La puce contenant les microphones est placée dans le Monarch 3 Primaxx. La recette utilisée est celle à vitesse de gravure moyenne. Bien qu'il soit difficile de voir l'évolution de la gravure, la puce est observée au MEB toutes les cinquante minutes de gravure. Les photos suivantes montrent les problèmes que nous avons rencontrés au cours de la gravure.

50 minutes de gravure

Tout d'abord on retrouve les mêmes problèmes rencontrés dans le cas de la gravure au HF vapeur des microstructures. Effectivement, de nombreux résidus d'aluminium et de titane se retrouvent sur toute la puce à la fin des cinquante premières minutes de gravure (Figure 5.19 a et b).

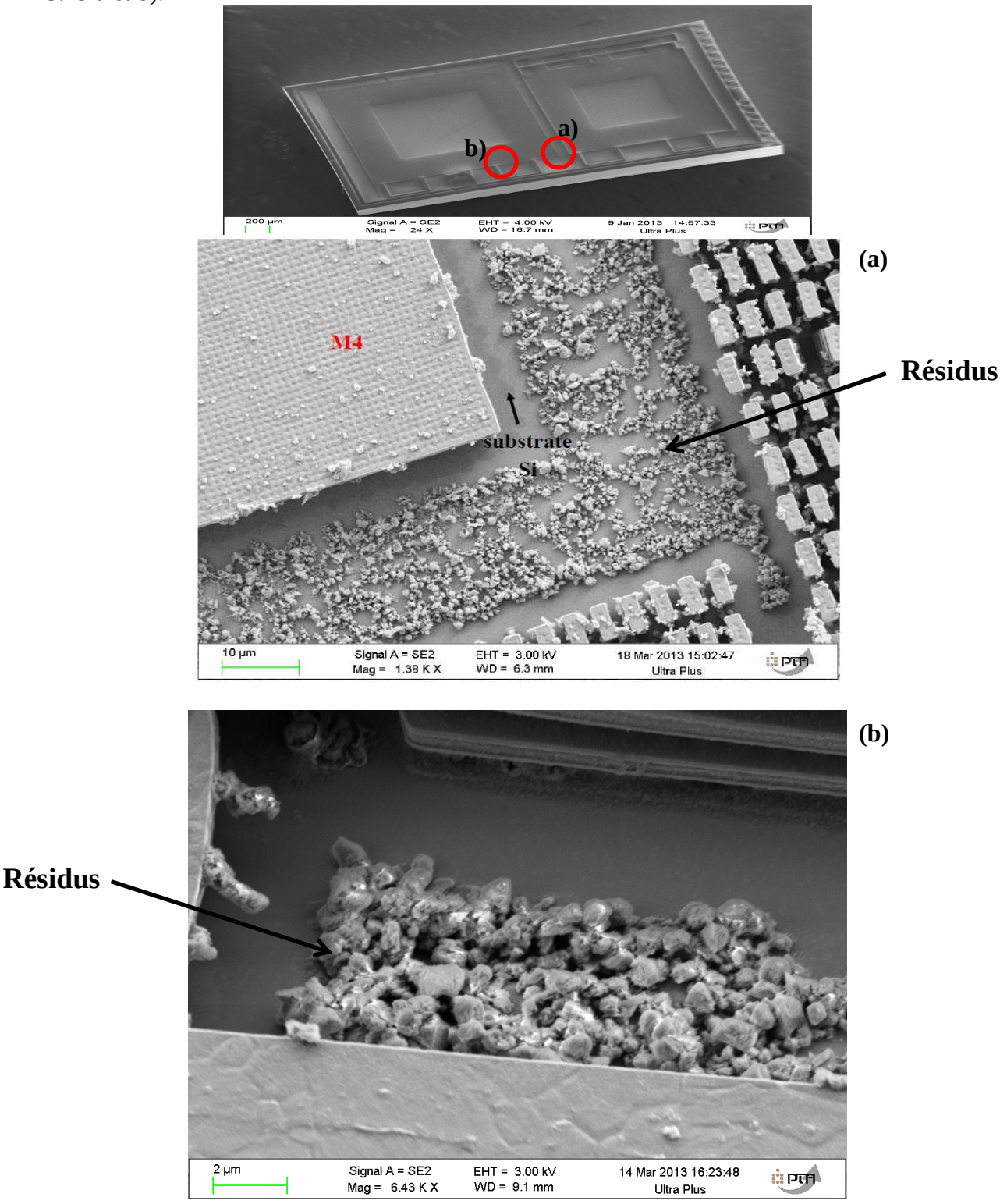


Figure 5.19. Résidus d'Al et de Ti présents sur toute la puce.

On peut aussi observer après cinquante minutes de gravure, l'effet agressif du HF vapeur sur la couche de passivation (Figure 5.20).

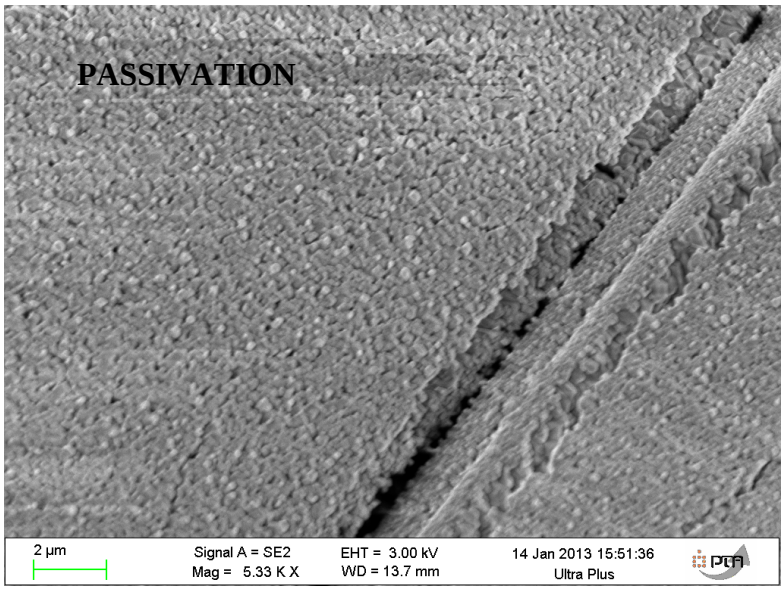


Figure 5.20. Couche de passivation (Si_3N_4) attaquée par le HF vapeur.

Des mesures de capacité ont été ensuite réalisées à la fin de ces cinquante premières minutes de gravure. Ces mesures ont montré que les structures des microphones n'étaient pas totalement libérées. La gravure a donc continué cinquante minutes de plus.

100 minutes de gravure

Au bout de cent minutes de gravure un autre problème important apparait. Ce problème, déjà observé dans la gravure avec le Silox Vapox, est le détachement du substrat des vias liant la couche métallique M1 au substrat. Les photos suivantes témoignent de ce problème.

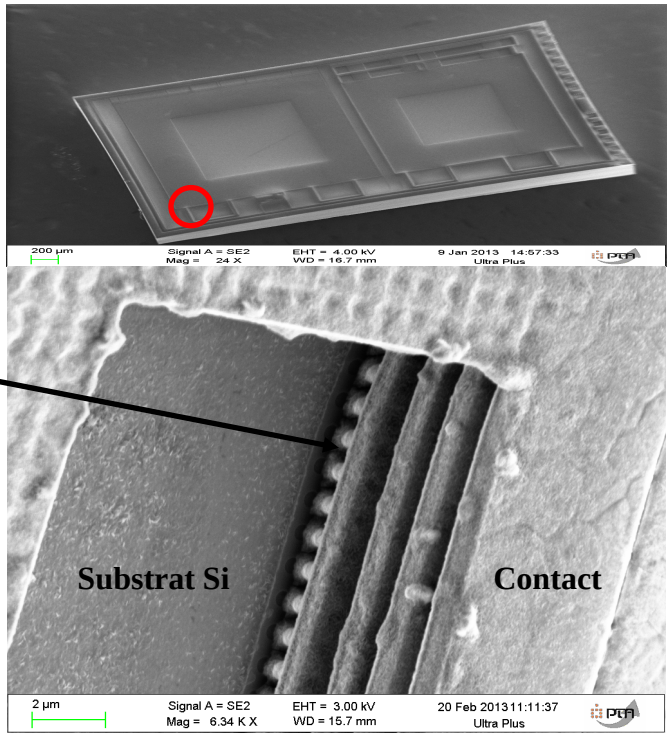


Figure 5.21. Détachement des vias liant la couche métallique M1 au substrat.

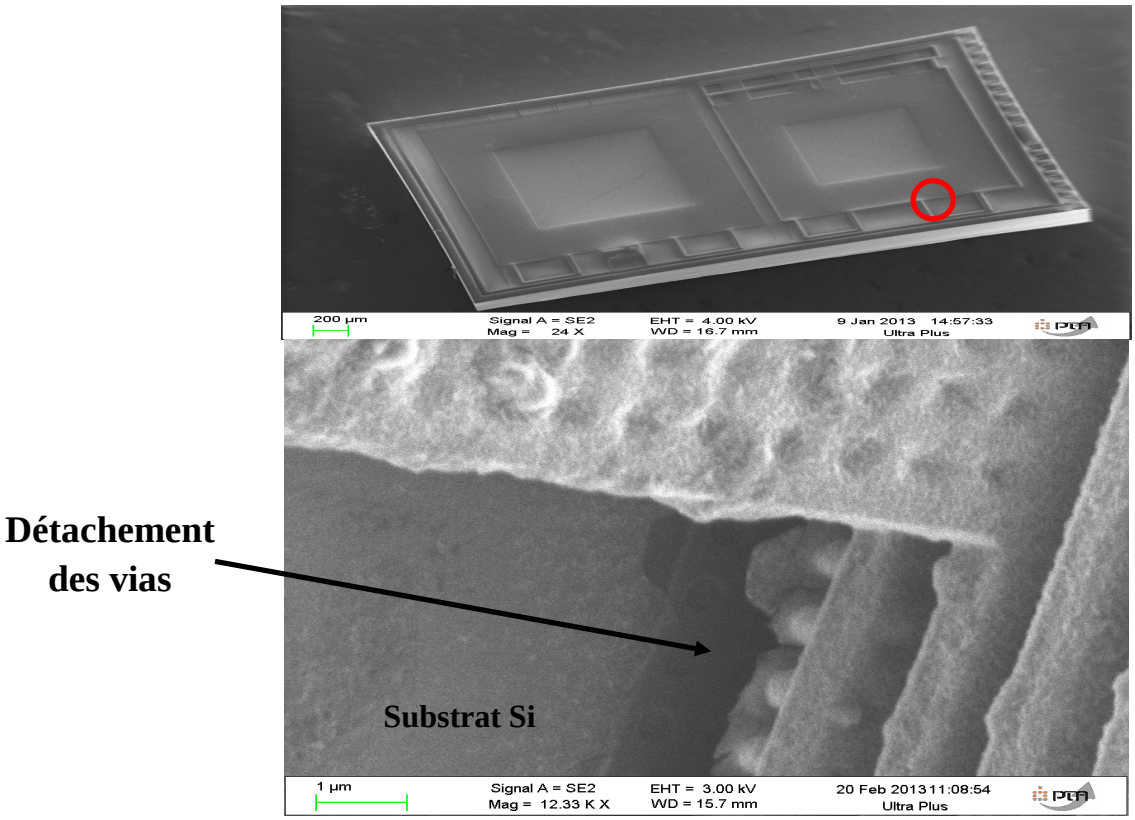


Figure 5.22. Détachement des vias entre M1 et le substrat.

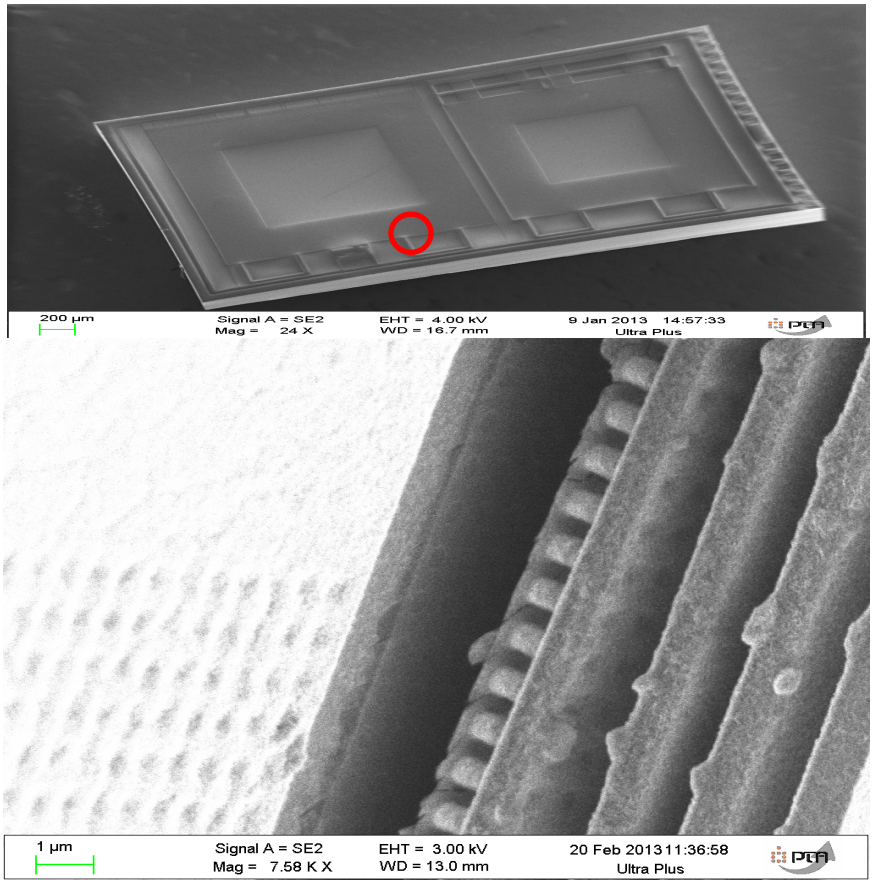


Figure 5.23. Détachement des vias entre M1 et le substrat.

Les Figure 5.21 à Figure 5.23 montrent donc le détachement du substrat des vias entre celui-ci et M1. Ce phénomène semble se concentrer sur les contacts des microphones. Lorsque le *wire- bonding* est réalisé, les contacts se détachent entièrement du substrat rendant toutes mesures électriques impossibles. Il nous est donc aussi impossible de vérifier l'évolution de la gravure après cent minutes. Toutefois, le temps de gravure estimé étant de 3 heures et 50 minutes (soit 230 minutes), nous décidons de prolonger la gravure cinquante minutes de plus.

150 minutes de gravure

Sur une puce gravée pendant 150 minutes de gravure, nous avons ouvert, à l'aide du FIB (Focussed Ion Beam) en différents endroits le diaphragme des microphones. De cette façon, il nous sera possible d'observer la quantité d'oxyde qui a été gravé et d'estimer la qualité de la gravure.

Les Figure 5.24 à Figure 5.27 montrent le microphone M4-M2 900x900 µm². Il semble que l'oxyde soit entièrement gravé, aussi bien entre les couches métalliques M4 et M2 qu'entre M2 et le substrat (Figure 5.24 et Figure 5.25). Ceci indique que le temps de gravure pour libérer les structures des microphones est inférieur au temps estimé. Malheureusement les détachements des contacts électriques du substrat n'ont permis aucune mesure de la capacité des microphones une fois libérés.

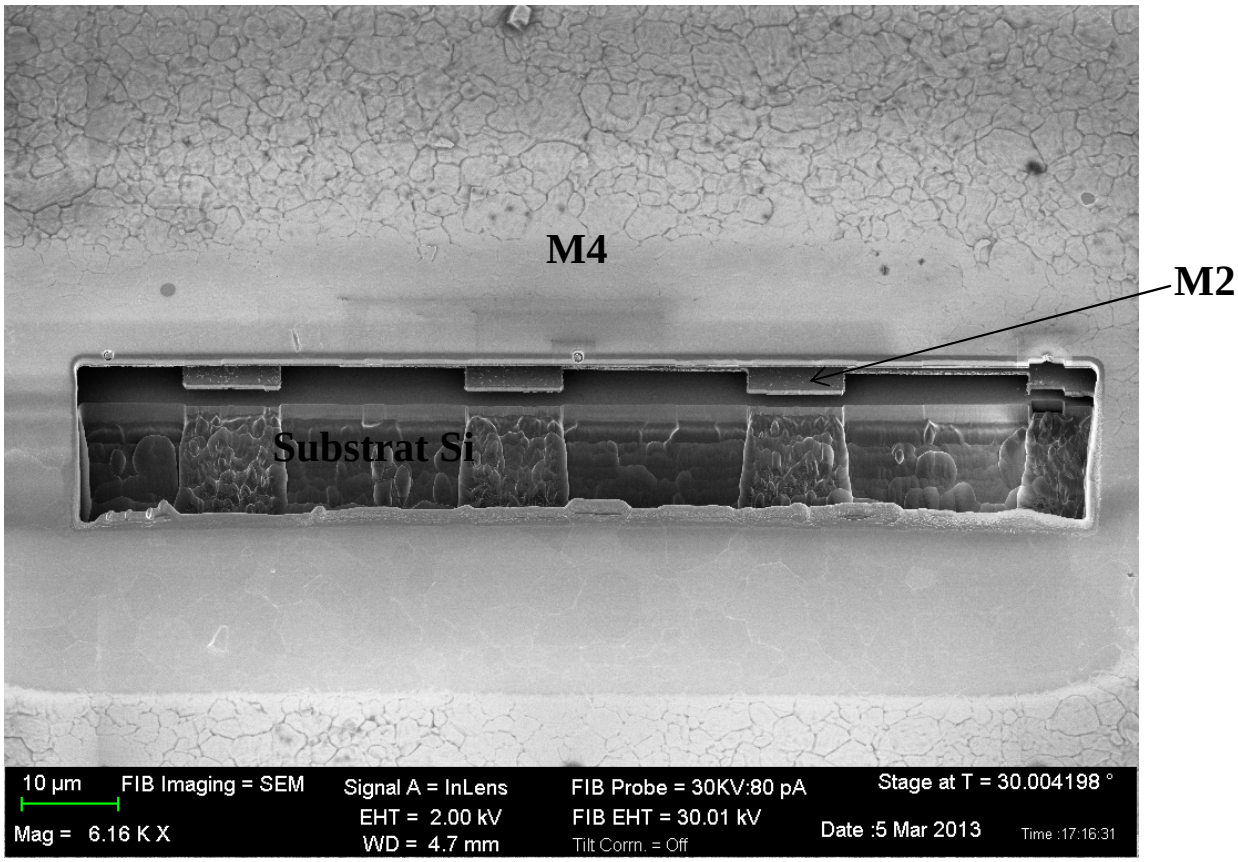


Figure 5.24. Ouverture dans le diaphragme du microphone M4-M2 réalisée par le FIB.

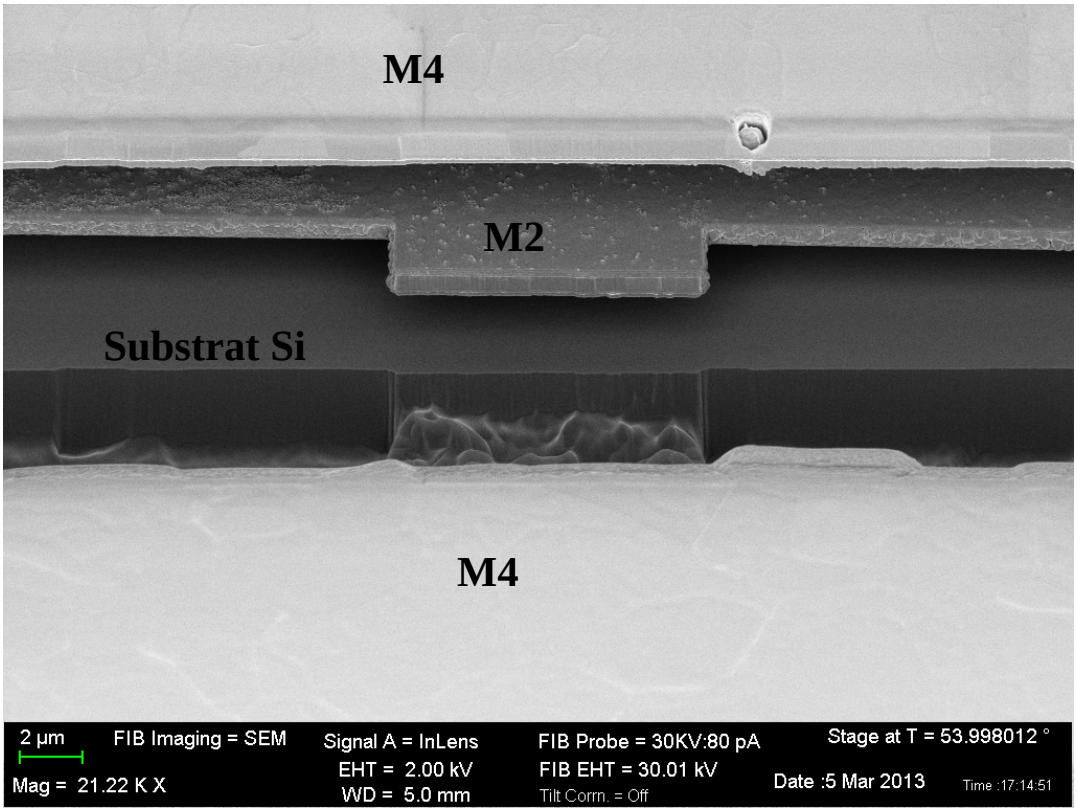


Figure 5.25. Ouverture dans le diaphragme du microphone M4-M2 réalisée par le FIB.

Malgré que les microphones semblent libérés après 150 minutes de gravure, il subsiste des problèmes. Notamment le problème des résidus, où la Figure 5.26 montre des résidus coincés entre M4 et M2. Si ces résidus sont conducteurs, il y alors un risque de court-circuit et rend donc le microphone inutilisable. Un autre problème est au niveau des trous de gravure sur le diaphragme, il semblerait que pendant la gravure, certains trous (environ 10% de la totalité des trous sur le diaphragme) soient bouchés par une espèce de fine membrane (Figure 5.27) d'un matériau inconnu qu'il nous a été impossible d'identifier. Si les trous se bouchent pendant la gravure, celle-ci n'en devient que plus longue et difficile.

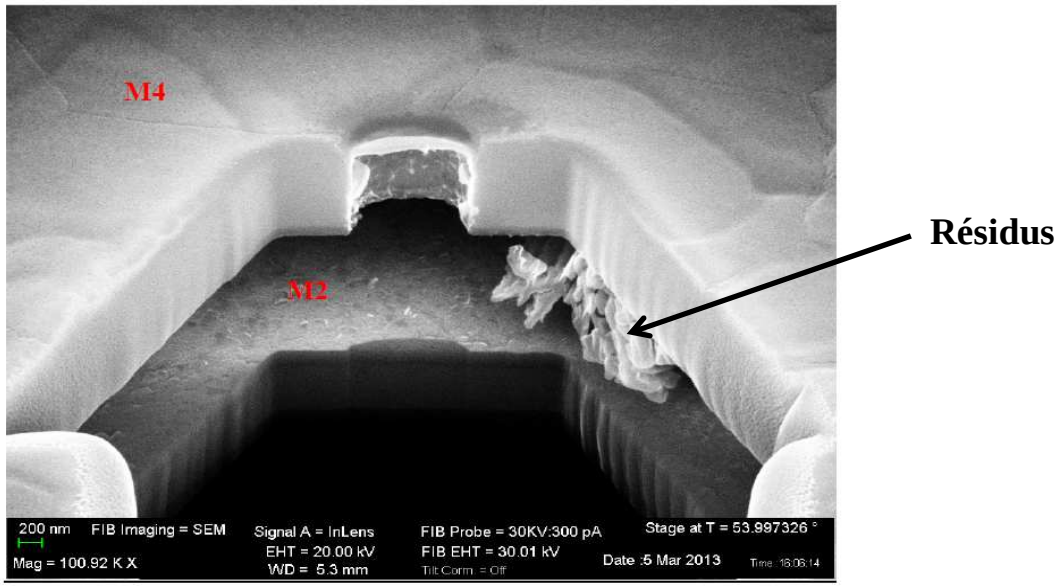


Figure 5.26. Résidus entre le diaphragme et l'électrode fixe du microphone M4-M2.

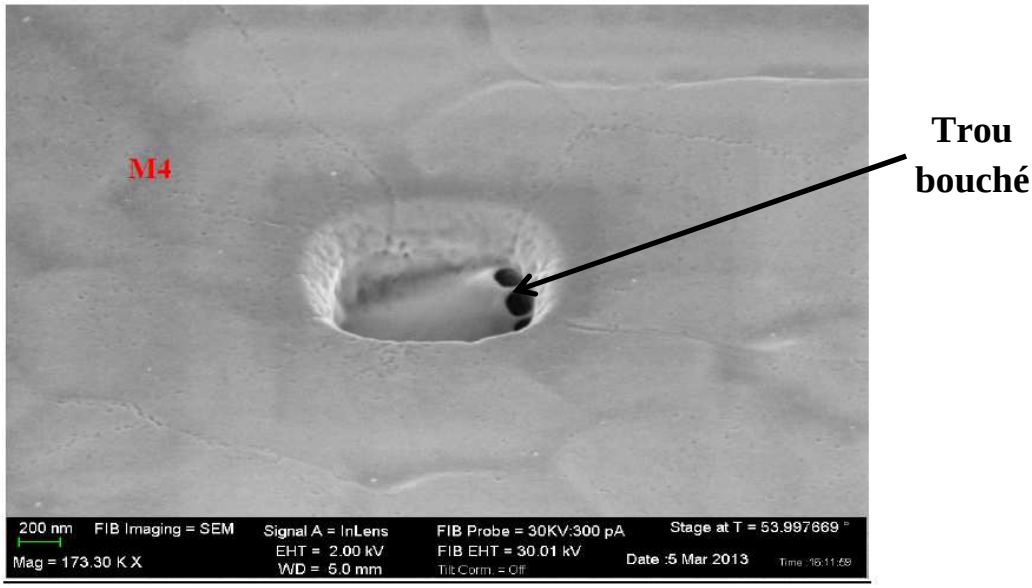


Figure 5.27. Trou bouché sur le diaphragme du microphone M4-M2.

III.2.b. Conclusions

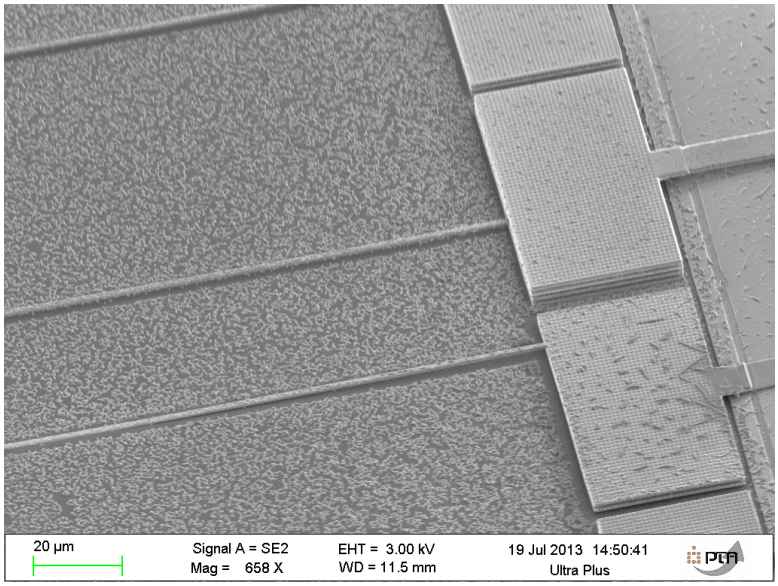
La gravure HF vapeur n'est guère mieux que la gravure au Silox Vapox. En effet, elle nous apporte plus de questions que de solutions. On rencontre les mêmes problèmes que dans le cas de la gravure des microstructures : résidus, attaque de la couche passivation. Ces problèmes sont amplifiés par le fait que le temps de gravure est plus important. De plus, les contacts ne résistent pas à plus de 100 minutes de gravure, ce qui est un véritable problème puisqu'aucune mesure électrique ne peut être faite pour voir si la gravure de l'oxyde avance ou pas, et pire, rend les microphones inutilisables. Certains trous sur le diaphragme se bouchent avec un matériau non identifié et empêchent éventuellement la gravure de se dérouler correctement. Pour résoudre certains de ces problèmes, nous avons tenté une autre approche, toujours en utilisant la gravure HF vapeur.

III.3. Gravure RIE et HF vapeur avec protection

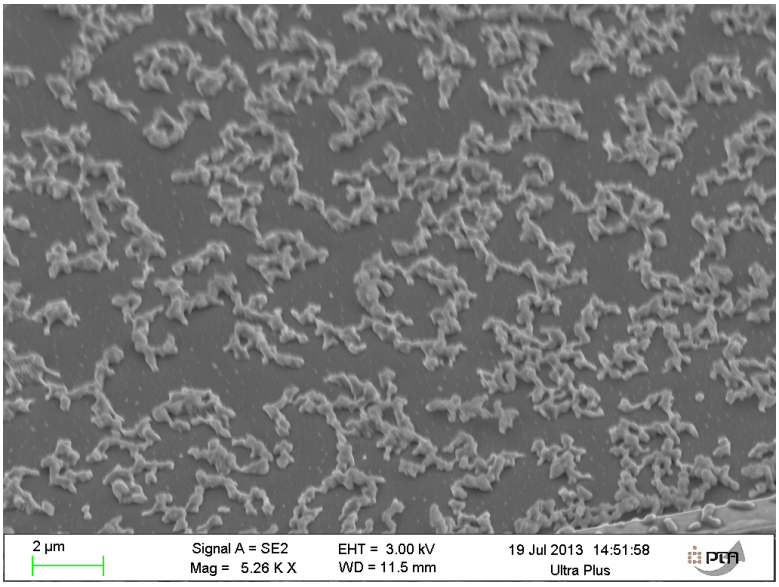
Pour résoudre un certain nombre de problèmes liés à la gravure HF vapeur, nous proposons une nouvelle approche pour libérer les structures du microphone.

III.3.a. Le problème des résidus

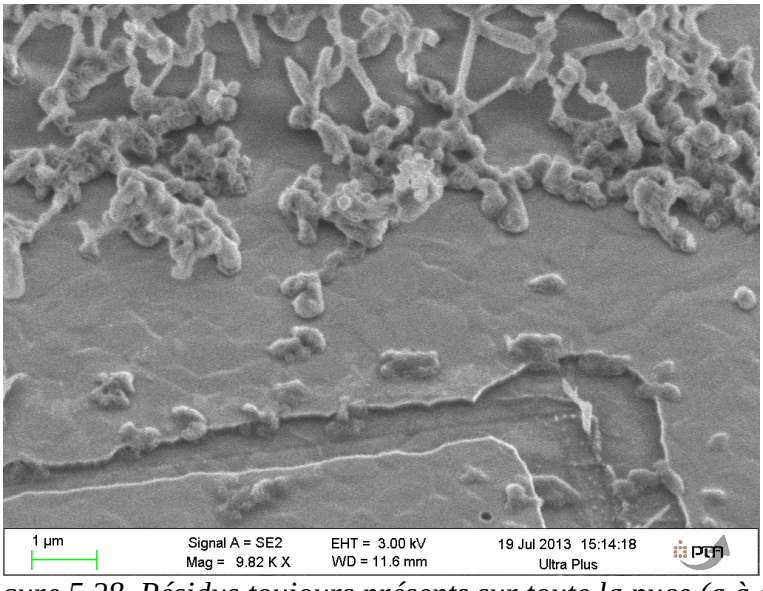
D'après l'avis d'un ancien post-doctorant du laboratoire, l'humidité serait responsable des résidus présents sur toute la puce. En effet, le procédé de gravure HF vapeur crée de l'eau qui serait la cause de la formation des résidus. Afin de vérifier cette hypothèse, nous décidons de choisir la recette à vitesse de gravure lente pour graver des échantillons de test. La gravure étant plus lente avec cette recette, nous espérons que moins d'eau sera créée et empêchera ainsi la formation des résidus. Les puces, contenant les anciens microphones étudiés dans le précédent chapitre, serviront de test. Les Figure 5.28 (a à c) montrent l'observation au MEB des anciennes puces après 100 minutes de gravure en utilisant la recette à vitesse lente. Malheureusement, cette recette de gravure n'arrange en rien le problème des résidus. A ce jour, aucune solution n'a été trouvée pour empêcher la formation de ces résidus ou même les supprimer après la gravure. Cependant, nous décidons de continuer les prochains tests de gravure avec cette recette, peut-être qu'elle sera moins agressive que la précédente et évitera le détachement des contacts.



a)



b)



c)

Figure 5.28. Résidus toujours présents sur toute la puce (a à c).

III.3.b. Gravure RIE préliminaire

Pour essayer de résoudre ce problème plus qu'embarrassant, du détachement des contacts, plusieurs approches sont proposées. Dans un premier temps la gravure RIE est utilisée pour aider ensuite le HF vapeur à accéder plus facilement au reste de l'oxyde et diminuer ainsi le temps de gravure. En effet, la gravure RIE étant anisotrope, l'oxyde sera gravé en profondeur exclusivement au niveau des trous. Des tests, sur les anciennes puces, ont été réalisés avec l'appareil de RIE disponible dans la salle blanche du CIME (Figure 5.29). Pour graver le dioxyde de silicium, du gaz d'hexafluorure de soufre (SF_6) est utilisé dans l'appareil RIE. Ces tests préliminaires nous permettrons de déterminer la vitesse de gravure par RIE, mais aussi d'observer la sélectivité par rapport à l'aluminium.

Figure 5.29. Appareil pour RIE.

Avant de débuter la gravure RIE, le profil des anciennes puces est analysé avec le "Fogale". Nous nous concentrons particulièrement dans la région des ponts qui nous semble plus adaptée pour observer la quantité d'oxyde gravé par RIE. La Figure 5.30 représente le profil des ponts avant la gravure.

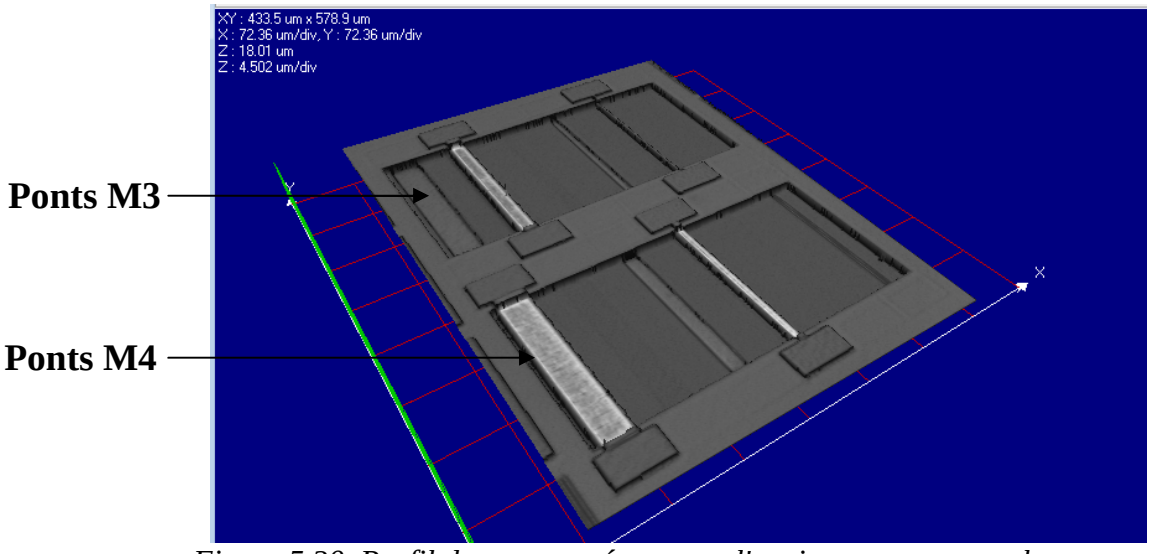
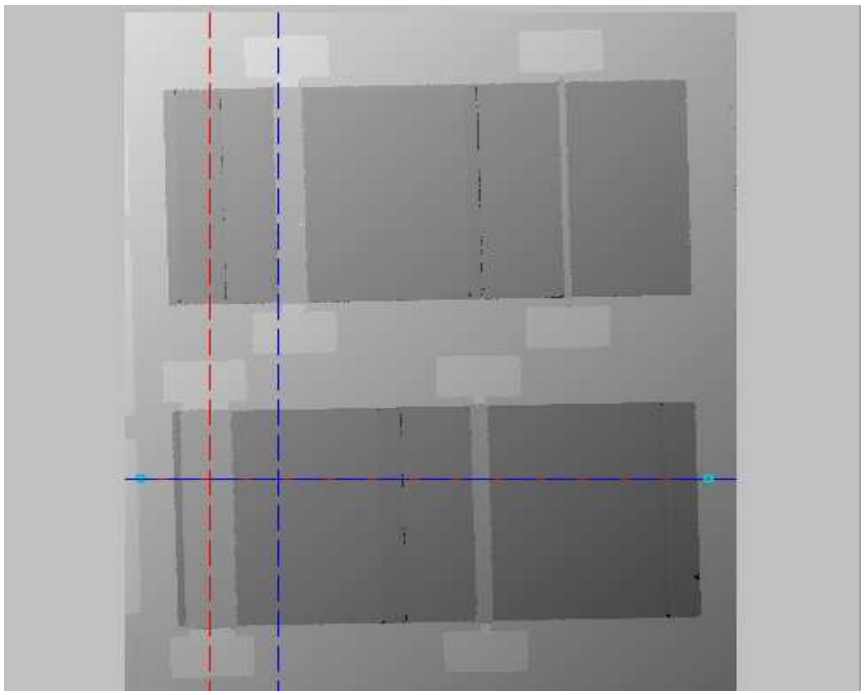


Figure 5.30. Profil des ponts présents sur l'ancienne puce avant la gravure.

Les Figure 5.31 a et b décrivent le profil initial des ponts. En prenant les ponts de la couche métallique M4 comme référence, on pourra mesurer l'épaisseur d'oxyde qui a été gravée. La distance initiale entre le haut des ponts M4 et l'oxyde est de **1.7468 µm**.

a)



b)

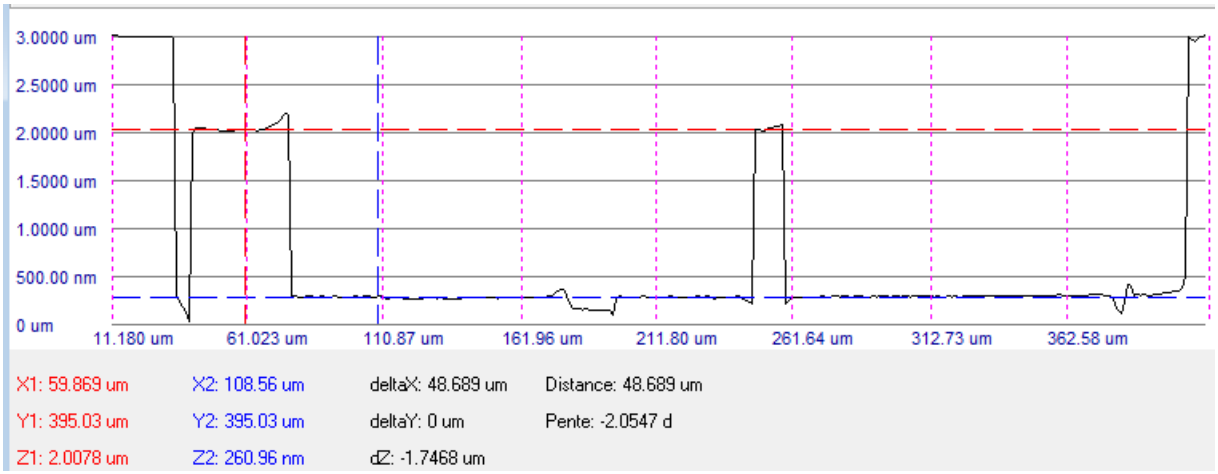


Figure 5.31. Mesure du profil des ponts avant gravure (a et b).

Après ces mesures de profil, la gravure RIE commence. La puce est entrée dans le sas de l'appareil RIE, l'évolution de la gravure est alors observée toutes les 10 minutes au MEB. Au total la gravure RIE aura duré 60 minutes pour graver l'oxyde jusqu'à la couche métallique M1. Les Figure 5.32 (a-c) suivantes montrent la quantité d'oxyde gravé au cours des 30 premières minutes. Ces photos MEB montrent bien le profil de la gravure RIE qui est anisotrope et forme des murs dans les trous de gravure. De plus, ces figures montrent aussi que l'aluminium résiste plutôt bien au bombardement pendant la gravure RIE.

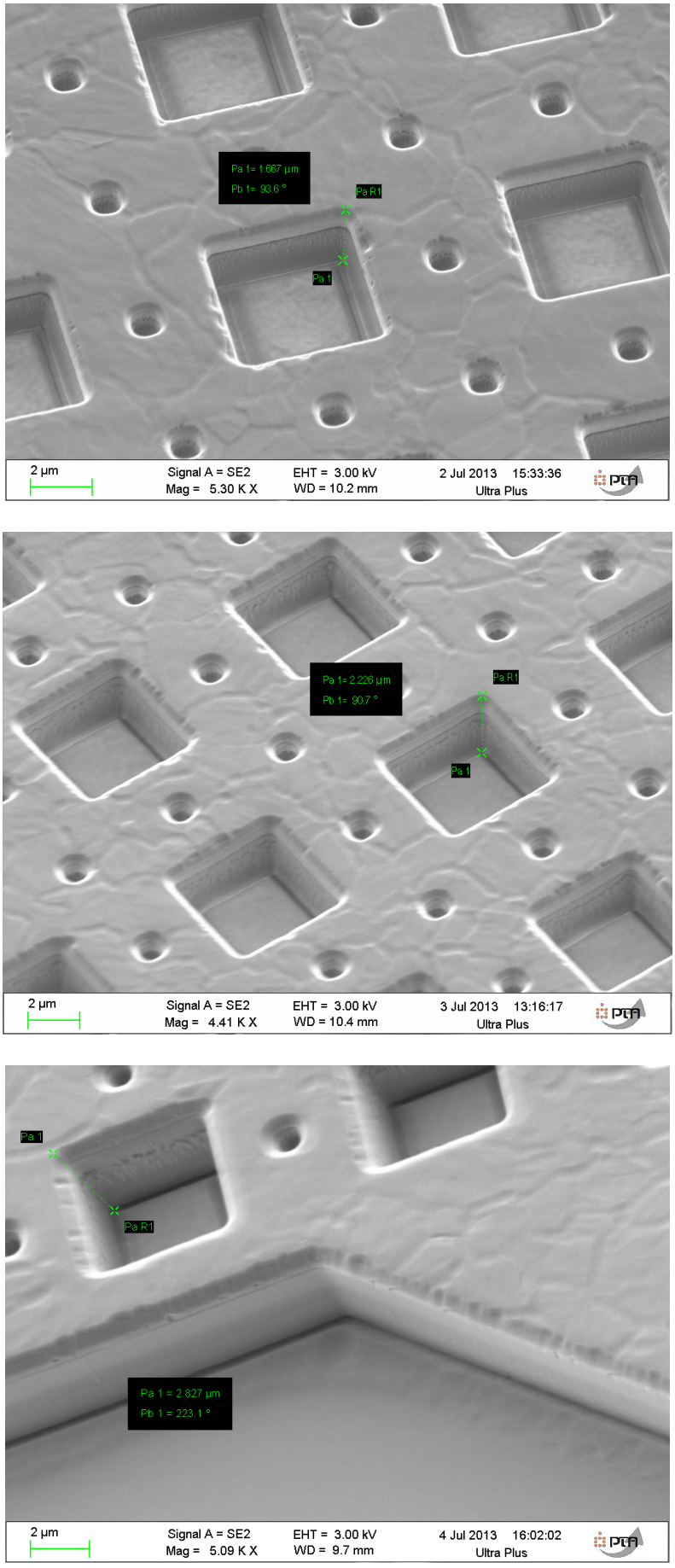


Figure 5.32. Gravure RIE après 10 (a) 20 (b) et 30 minutes (c).

Au bout de 60 minutes de gravure RIE, la couche métallique M1 est atteinte. Une nouvelle mesure de profil des ponts est réalisée à l'aide du "Fogale".

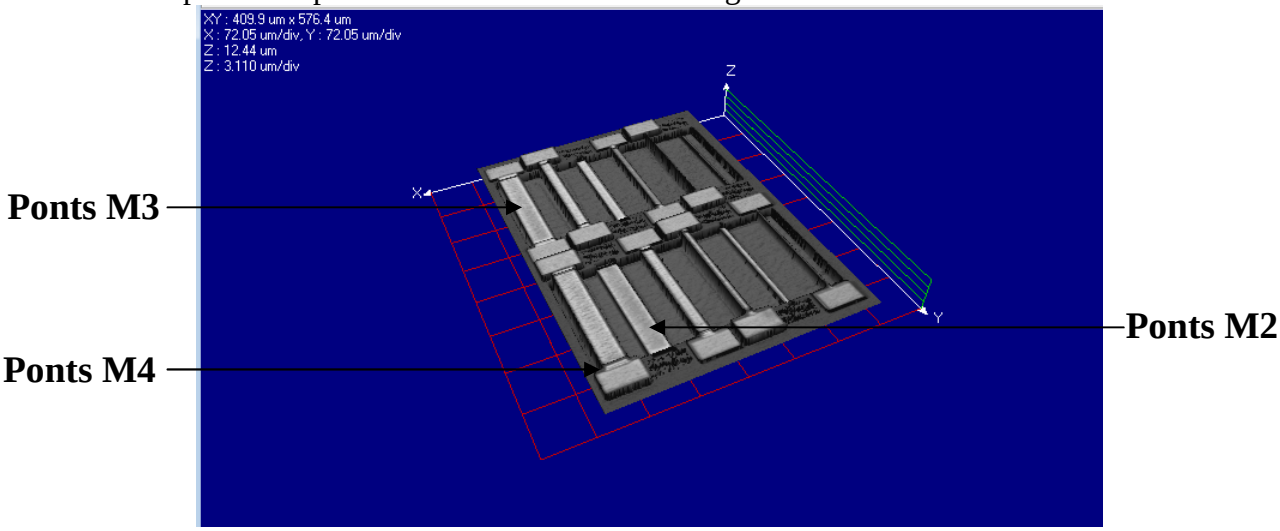
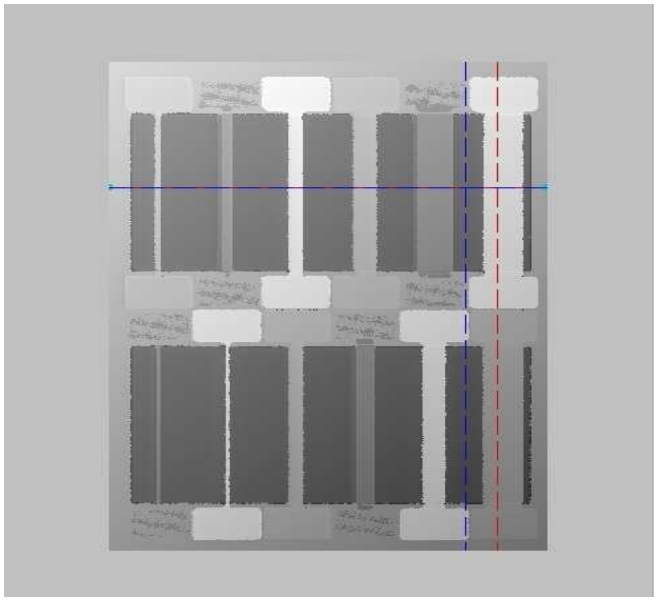


Figure 5.33. Profil des ponts après 60 minutes de gravure RIE.

a)



b)

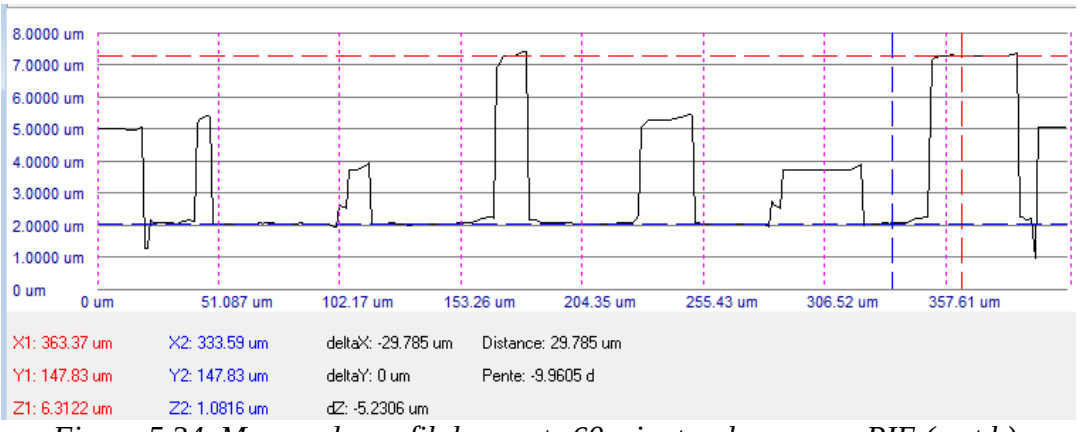


Figure 5.34. Mesure du profil des ponts 60 minutes de gravure RIE (a et b).

Les mesures au "Fogale" montrent que la distance entre le haut de la couche métallique M4 et M1 est estimée à **5.2306 µm** après 60 minutes de gravure RIE. L'épaisseur d'oxyde gravée en 60 minutes dans la profondeur est donc égale à **5.2306 - 1.7468 = 3.4838 µm** soit une vitesse de gravure de **58 nm/min**.

Aux vues des résultats de la gravure RIE obtenus sur l'ancienne puce plutôt concluants, nous décidons de l'appliquer à la nouvelle puce. Nous avons réalisé 50 minutes de gravure RIE sur les nouveaux microphones en espérant atteindre, à travers les trous de gravure, le niveau de la couche métallique M2 et ainsi diminuer le temps de gravure au HF vapeur.

III.3.c. Gravure au HF vapeur avec protection

La deuxième phase consiste à faire le *wire-bonding* après la gravure RIE mais avant la gravure HF vapeur. Puis de bien protéger toute la puce, surtout les contacts, pour limiter la gravure strictement à l'oxyde situé entre les structures des microphones.
Dans un premier temps, la puce est collée sur le PCB utilisé pour les anciens microphones puis le *wire-bonding* est réalisé. Ensuite, la puce est recouverte de colle durcissant aux ultraviolets pour la protéger. Seuls les diaphragmes de la puce ne sont pas protégés par la colle pour permettre la gravure (Figure 5.35 a et b). De cette façon, nous espérons protéger les contacts de se détacher du substrat.

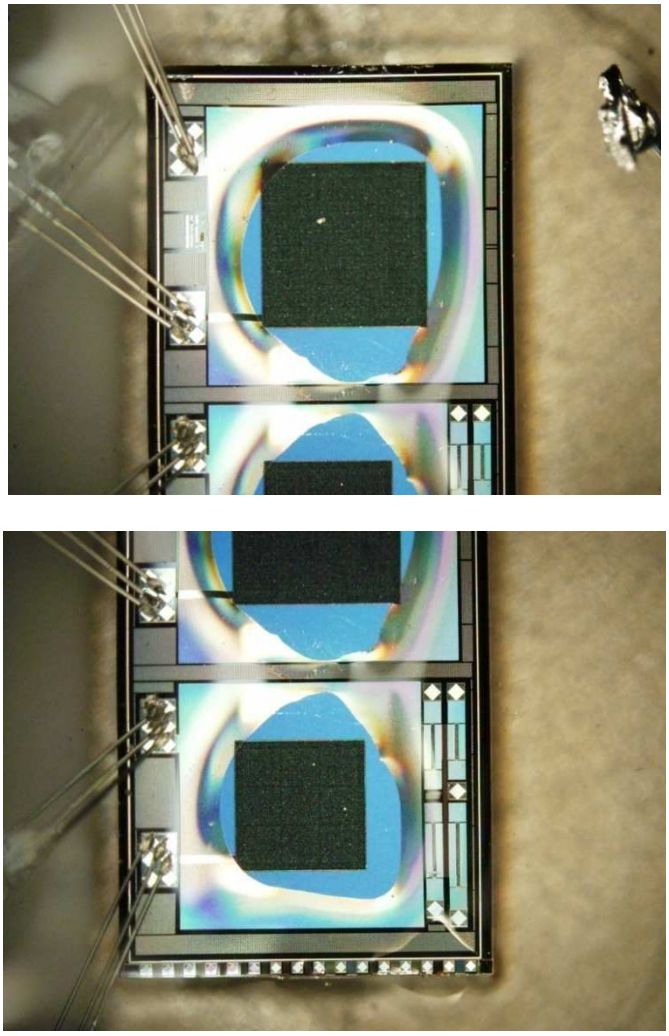


Figure 5.35. la puce est recouverte de colle pour sa protection contre la gravure HF vapeur seuls les diaphragmes des microphones M4-M2 (a) et M4-M3 (b) ne sont pas protégés.

Une fois le *wire-bonding* et la protection de la puce terminé, nous commençons la gravure HF vapeur. La recette à vitesse de gravure lente est utilisée. Etant donné les observations difficiles au MEB, nous contrôlons l'évolution de la gravure toutes les cent minutes en mesurant la capacité des microphones grâce à l'analyseur de réseau et sa fonction d'impédancemètre. Les Figure 5.36 a et b montrent les capacités mesurées au cours de la gravure pour chaque microphone et pour une tension de polarisation de 5V.

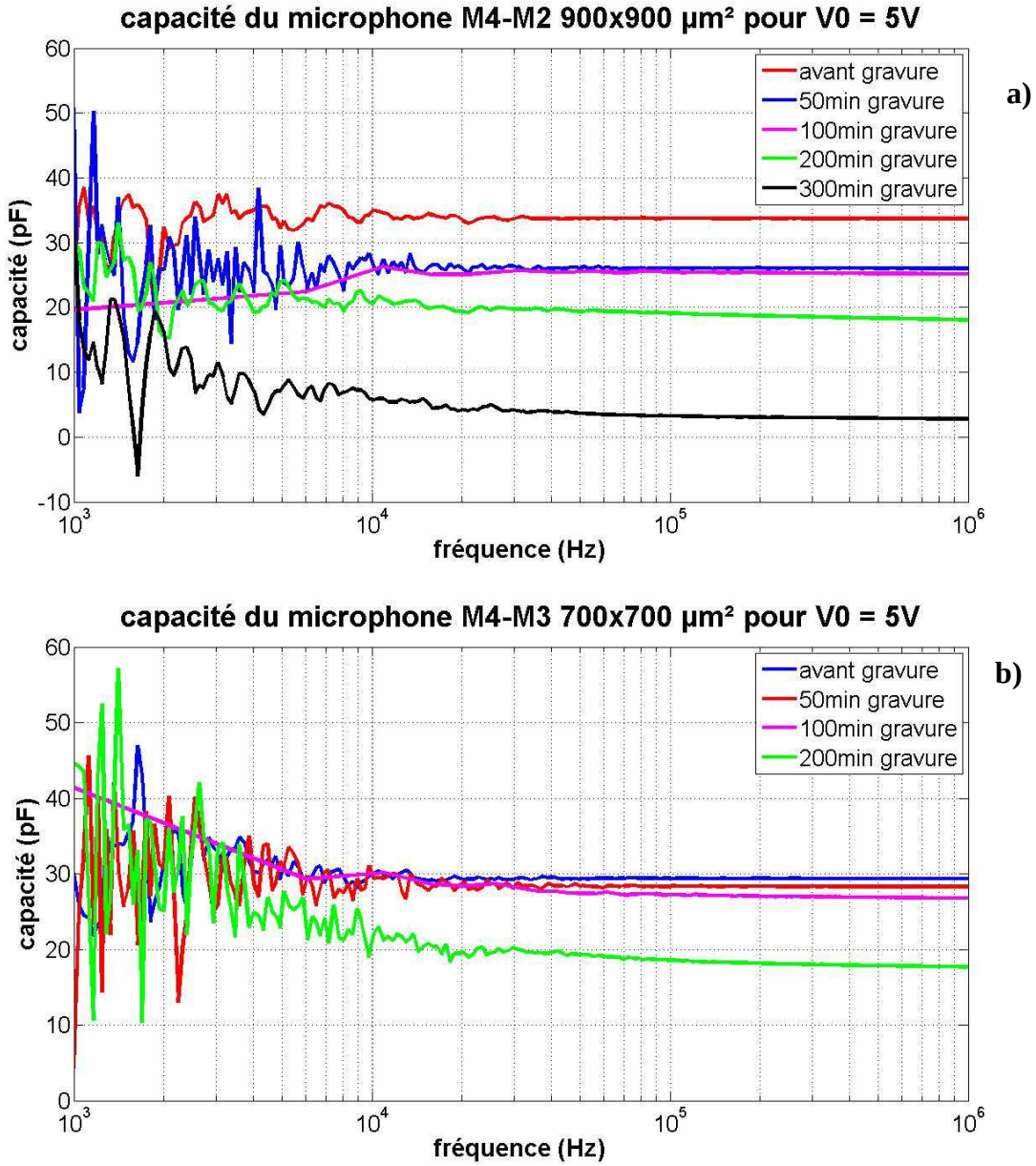


Figure 5.36. Capacité mesurée au cours de la gravure RIE pour chaque microphone : M4-M2 (a) et M4-M3 (b).

Au bout de 300 minutes de gravure, la capacité de M4-M2 chute aux alentours de 3 pF, ce qui pourrait indiquer éventuellement que les structures de ce microphone ont été libérées. Pour le microphone M4-M3, après 300 minutes de gravure, il y a un court-circuit, ce qui pourrait indiquer soit que les structures du microphone sont libérées et que le diaphragme et l'électrode fixe sont en contact, soit qu'il y a des résidus conducteurs, suite à la gravure, qui mettent en contact le diaphragme et l'électrode fixe. Il est difficile de vérifier ces hypothèses étant

donnée la géométrie des microphones. Toutefois, nous essayons de mesurer la fréquence de résonance du microphone M4-M2 à l'aide du "Fogale", malheureusement en vain...

IV. Conclusions

Nous avons vu dans ce chapitre la modélisation et la fabrication des microphones de type II. Malheureusement, la gravure de l'oxyde sacrificiel pour libérer les structures du microphone est un échec. En effet, les trous sur le diaphragme ont été choisis de façon à trouver un compromis entre la limite en basse fréquence du microphone causée par le court-circuit acoustique et le temps de gravure déterminé par l'espacement de ces trous. Nous pensions que le temps de gravure, relativement important, libéreraient les structures du microphone sans aucun souci. Toutefois, cette longue gravure cause quelques problèmes, et principalement le détachement des contacts du substrat, rendant les microphones inutilisables. On voit donc bien les limites de la gravure de l'oxyde sacrificiel sur la technologie CMOS 0.35 µm d'AMS.

CONCLUSION GENERALE-PERSPECTIVES

Au cours de ces travaux de thèse, nous avons étudié la possibilité de fabriquer un microphone MEMS capacitif à partir des couches de la technologie CMOS 0.35 µm AMS. L'originalité de ce projet était principalement la conception d'un microphone MEMS capacitif ne nécessitant qu'une seule étape de gravure, sans masque, "post-CMOS process". Dans un premier temps, plusieurs microstructures de test nous ont permis de développer deux procédés de gravure visant à graver la couche sacrificielle de SiO_2 et libérer ainsi les structures métalliques : gravure humide au Silox Vapox III et gravure sèche au HF vapeur, possédant chacun leur avantages et leur inconvénients. Après libération des microstructures, celles-ci ont été caractérisées mécaniquement afin d'estimer les propriétés mécaniques de la couche métallique M4, utilisée pour fabriquer le diaphragme des microphones. Ces propriétés, souvent non communiquées par le fondeur, ont permis d'améliorer et de rendre plus précise la modélisation des microphones.

Dans une seconde partie, deux types de microphones avec des géométries différentes ont été développés. Les microphones de type I, dont la géométrie était différente des microphones typiques, ont été fabriqués avec succès grâce à la gravure humide au Silox Vapox III, étudiée au préalable. Des mesures électriques et mécaniques ont mis en évidence que les microphones de type I fonctionnaient en tant qu'actionneur mais pas comme capteur. En effet, l'absence de signal à la sortie des microphones ainsi qu'une modélisation plus précise et rigoureuse, montre qu'il y a un court-circuit acoustique sur toute la bande de fréquence des microphones. Ce court-circuit acoustique est causé par les trous et les ouvertures sur le diaphragme qui avaient pourtant été conçus pour des raisons technologiques (gravure) et pour améliorer les performances du microphone.

En prenant en compte les observations vues dans le cas du microphone de type I, un deuxième type de microphones a été développé. Ces microphones de type II possèdent un diaphragme sans ouverture et ancré sur ses bords ainsi qu'une cavité arrière afin de faciliter l'évacuation de l'air du gap inter-électrode. Les trous sur le diaphragme étaient plus petits et beaucoup moins nombreux que pour le microphone de type I. Ces trous devaient permettre d'une part la gravure de la couche sacrificielle et d'autre part de contrôler le court-circuit acoustique dans les basses fréquences. Bien que la modélisation de ce type de microphones ait montré qu'ils pouvaient fonctionner, la gravure de la couche sacrificielle pour libérer les structures des microphones a été un échec. Effectivement, que ce soit avec la gravure humide au Silox Vapox III ou la gravure sèche au HF vapeur, le temps de gravure était beaucoup trop long, rendant les microphones inutilisables.

Finalement, nous nous retrouvons donc d'un côté avec des microphones dont la fabrication a été un succès et qui ont été caractérisés mécaniquement et électriquement, mais qui ne fonctionnent pas dans le domaine acoustique à cause des nombreux trous et des ouvertures sur le diaphragme occasionnant un court-circuit acoustique sur la bande de fréquence du microphone. D'un autre côté, nous avons des microphones qui, d'après la modélisation, devraient fonctionner mais dont la fabrication a été un échec à cause des temps de gravure trop importants.

Pour espérer avoir un microphone fonctionnel, il faudrait diminuer les temps de gravure pour libérer les structures du microphone. Pour diminuer le temps de gravure, il faudrait plus de trous sur le diaphragme du microphone ce qui entrainerait de repousser dans des fréquences plus élevées le court-circuit acoustique. Nous sommes donc devant un dilemme qui demande des recherches plus approfondies. Cependant, une solution pourrait consister à faire autant de trous sur le diaphragme que nécessaire pour graver la couche sacrificielle et libérer les structures du microphone sans souci. Puis ensuite déposer une

nouvelle couche sur le diaphragme afin de boucher les trous évitant ainsi le problème du court-circuit acoustique. Mais de cette façon, on ajoute une étape de fabrication supplémentaire et on perd donc l'originalité du procédé qui consistait justement à fabriquer un microphone à partir d'une technologie CMOS en ajoutant qu'une seule et unique étape de gravure sans masque. Toutefois, au vu des résultats obtenus dans les deux derniers chapitres de cette thèse, cette solution semble la mieux adaptée (dans notre cas) pour fabriquer un microphone à partir de la technologie CMOS 0.35 µm d'AMS. Pour réaliser cette solution, deux approches s'offrent à nous :

- soit nous utilisons les microphones de type II (chapitre 5) pour ajouter les trous sur le diaphragme nécessaire à une gravure sans problème (comme dans le cas des microphones de type I du chapitre 4). Ces trous seraient ajoutés, par exemple, par lithographie laser (disponible à l'institut Néel à Grenoble). Après la gravure de l'oxyde sacrificiel, les trous seraient bouchés, par exemple, grâce à un dépôt par évaporation d'une couche d'aluminium (disponible au CIME ou dans la salle blanche de l'institut Néel) ;
- soit nous réalisons un nouveau design de microphone avec les trous sur le diaphragme nécessaires pour libérer le microphone sans souci pour après déposer une couche supplémentaire pour boucher les trous de gravure.

La première approche peut servir de test pour la deuxième approche c'est-à-dire pour optimiser un nouveau design de microphone. Quoiqu'il en soit, cette solution demande une nouvelle modélisation du microphone pour prendre en compte la nouvelle couche qui sera déposée sur le diaphragme.

LISTE DES FIGURES

Figure 1.1. Microsystèmes dans le corps humain *10*
Figure 1.2. Marché global des MEMS (source : Global Information Inc GII et Yole Developpement, "Status of the MEMS industry" 2012). *11*
Figure 1.3. Principaux fabricants de l'industrie MEMS en 2012 (source Yole Developpement). *12*
Figure 1.4. Composition d'un microsystème. *12*
Figure 1.5. A gauche : vue en coupe du microphone piézoélectrique de Royer et al. [5]. A droite : vue en coupe du microphone à électret de Hohm et Gerhard-Multhaupt [6]. *14*
Figure 1.6. Vue en coupe du « FET microphone », microphone à condensateur avec intégration d'un transistor à effet de champ [8]. *14*
Figure 1.7. Évolution des demandes de microphones MEMS (source : iSuppli, 2011). *15*
Figure 1.8. Sonde Mappie d'Hitachi à base de CMUT [22]. A gauche image MEB de la structure CMUT. A droite sonde Mappie destinée à l'imagerie ultrasonore. *16*

Figure 2.1. La lithographie : a) l'insolation consiste à exposer la résine à la lumière UV, b) le développement permet de dissoudre les zones de résines les plus fragiles grâce au révélateur selon le type de résine utilisée. *23*
Figure 2.2. Schéma d'un réacteur pour gravure RIE *24*
Figure 2.3. Cinq grandes catégories de matériaux MEMS. *26*
Figure 2.4. Vue en coupe schématique du micro-usinage en volume face avant (a). Exemple de structure fabriquée par micro-usinage en volume face avant (b). *28*
Figure 2.5. Vue en coupe schématique du micro-usinage en volume face arrière (a). Schéma d'une structure de masse suspendue fabriquée par micro-usinage en volume face avant et face arrière [120] (b). *29*
Figure 2.6. Schéma du procédé de micro-usinage en surface non compatible CMOS. *30*
Figure 2.7. Photo MEB d'un ressort pivotant fabriqué par micro-usinage de surface [120]. *30*
Figure 2.8. Schéma en coupe d'une technologie sur SOI. *32*
Figure 2.9. Schéma du procédé LIGA pour la fabrication de microstructures ou de moules métalliques. *33*
Figure 2.10. Couches présentes dans le procédé PolyMUMPS de MEMSCAP (a) [121]. Micromoteur électrostatique fabriqué par le procédé PolyMUMPS (b). *35*
Figure 2.11. Couches présentes dans le procédé SUMMIT V du laboratoire SANDIA (a) [122]. Micro-miroir actionné par micromoteur fabriqué par un procédé SUMMIT V (b). *35*
Figure 2.12. Vue en coupe du procédé pre-CMOS des laboratoires SANDIA pour la fabrication de microstructures en polysilicium intégrer monolithiquement avec la partie CMOS [4]. *37*
Figure 2.13. Vue en coupe du procédé pre-CMOS de l'université de Berkeley et d'Analog Devices permettant l'intégration monolithique d'épaisses structures de polysilicium avec les circuits CMOS [7]. *37*
Figure 2.14. Vue en coupe de la technologie SOIMEMS pour la fabrication de capteurs d'inertie en silicium monocristallin [9]. *38*
Figure 2.15. Vue en coupe du procédé « Optical iMEMS » utilisé pour la fabrication d'un miroir à des fins de commutation optique [11]. *39*
Figure 2.16. Schéma du procédé « plug-up » adapté de [13]. *39*
Figure 2.17. Utilisation du« wafer bonding » pour former des cavités scellées liées à des membranes. Adapté de [14]. *40*

Figure 2.18. Schéma simplifié du procédé de fabrication d'un capteur à effet Hall [21]..... 40
Figure 2.19. Vue en coupe du procédé iMEMS d'Analog Devices [1, 23]..... 42
Figure 2.20. Vue en coupe du procédé intra-CMOS d'Infineon Technologies pour la fabrication d'un capteur de pression [26]. 42
Figure 2.21. Vue en coupe du capteur de pression fabriqué grâce au procédé développé dans [27]. Image issue de [28]..... 43
Figure 2.22. Procédé développé pour la fabrication d'accéléromètre [33]..... 44
Figure 2.23. Vue en coupe du capteur de pression des laboratoires Toyota [34]. Les membranes sont en nitrure de silicium et libérées par la gravure d'une couche de polysilicium sacrificiel. 45
Figure 2.24. Vue en coupe : a) Sonde à aiguille, adapté de [42] et b) capteur de débit massique, adapté de [39]. 46
Figure 2.25. Vue en coupe de microstructures en polysilicium fabriquées par micro-usinage post-procédé CMOS [46] (université de Californie à Berkeley). 47
Figure 2.26. Vue en coupe de microstructures fabriqués grâce à un post-procédé CMOS [48]: (a) microstructures en poly-Ge de type « n », (b) microstructures en poly-SiGe de type « p ». 48
Figure 2.27. Procédé utilisé pour la fabrication de microstructures en silicium après un procédé CMOS [51]. a) électrode métallique issue du procédé CMOS; b) dépôt de polyimide (couche sacrificielle) et d'aluminium (masque) ; c) gravure du polyimide; d) dépôt de la couche utilisée comme microstructure (TiW, Si, TiW); e) libération de la structure par gravure du polyimide par plasma O_2. 49
Figure 2.28. Schéma de la structure des DMD (à gauche) et des étapes de leur fabrication (à droite) [52]..... 50
Figure 2.29. Procédé de fabrication d'un gyroscope formé par électrodéposition [56]..... 50
Figure 2.30. Plateforme CMOS MEMS multi-capteurs intégrant des structures mécaniques en silicium sur le substrat CMOS réalisés à partir de techniques de collage et amincissement de wafer (wafer bonding and thinning) [107]. 51
Figure 2.31. Vue schématique de MEMS en poly-SiGe déposé sur une puce CMOS (techno Philips 0.35 µm) [110]..... 51
Figure 2.32. Micro-usinage en volume par la face arrière post-CMOS [1]. 53
Figure 2.33. Schéma d'un convertisseur électrothermique combinant différents matériaux du procédé CMOS : couches métallique, polysilicium et diélectriques [82]..... 54
Figure 2.34. Microstructure avant (a) et après (b) le micro-usinage en volume par la face avant combiné à une technique ECE [85]. 54
Figure 2.35. Schéma en coupe (adapté de [87]) du procédé utilisé dans [86]: a) puce après le procédé CMOS, b) gravure sèche anisotrope de l'oxyde, c) gravure sèche isotrope du silicium pour libérer la structure. 55
Figure 2.36. Schéma du procédé post-CMOS utilisé dans [92] : a) gravure profonde (DRIE) du silicium par la face arrière, b) gravure anisotrope de l'oxyde par la face avant, c) gravure anisotrope du silicium, d) courte gravure (optionnelle) isotrope du silicium. 56
Figure 2.37. Procédé « SALE » appliqué à un capteur de pression [96] : avant (a) et après (b) gravure de l'aluminium sacrificiel. (1) silicium, (2) SiO_2, (3) passivation, (4) bump en or, (5) couche métallique (aluminium) sacrificielle, (6) accès pour la solution de gravure, (7) couche métallique (aluminium) structurelle..... 57
Figure 2.38. Début du procédé post CMOS dans [97] : a) finition du procédé CMOS, b) Gravure des couches sacrificielles d'aluminium libérant les microstructures. 57
Figure 2.39. Procédé post-CMOS par micro-usinage en surface dans [100] : avant (a) et après gravure (b) des couches de dioxyde de silicium du procédé CMOS. 58

Figure 2.40. Plateforme multi-capteurs CMOS MEMS [1] : a) Procédé CMOS standard (TSMC 0.35 µm), b-f) différents procédés post-CMOS pour fabriquer plusieurs capteurs sur une même puce. 59
Figure 2.41. Accéléromètre fabriqué à partir d'un empilement de couches d'oxyde du procédé CMOS [111]. 60
Figure 2.42. Accéléromètre dont les structures ont été rigidifiées grâce à un dépôt de nickel [112]. 61
Figure 2.43. a) accéléromètre avec des électrodes contenant du np-AAO [107,113], b) capteur de position avec une bille de soudure déposée sur les structures MEMS [107,114]. . 61
Figure 2.44. Plateforme de fabrication "Nasiri" d'Invensense [117]. 62
Figure 2.45. Technologie NanoEMS de Baolab [119]. 62
Figure 2.46. Procédé CMOS standard (Austriamicrosystems 0.35 µm). 63

Figure 3.1. La technologie CMOS 0.35 µm AMS. 75
Figure 3.2. Procédé CMOS-MEMS post-CMOS utilisé. A gauche : puce obtenue après le procédé CMOS réalisé par le fondeur, à droite : gravure du dioxyde de silicium pour libérer la microstructure qui est ici une plaque perforée. 78
Figure 3.3. Image MEB d'une membrane libérée par du HF liquide. Le temps de gravure était de 6 minutes et 30 secondes, la concentration de HF était de 2.5%. Une partie des bras de la membrane ont disparu et seule quelques nanomètres de SiO_2 ont été gravés (Image et commentaires de [4]). 79
Figure 3.4. Image MEB d'une membrane libérée par du fluorure d'ammonium. Le temps de gravure était de 40 minutes. La gravure a atteint le substrat situé à 7.6 µm de profondeur, mais la couche de passivation a été endommagée (Image et commentaires de [4]). 80
Figure 3.5. Image MEB d'une microstructure libérée par un mélange de CH_3COOH et NH_4F. Le temps de gravure était de 60 minutes [4]. 80
Figure 3.6. Image MEB de poutres [4]. A gauche, on note une surface d'aluminium très rugueuse après 45 minutes de gravure. A droite on observe la contamination cristalline de l'aluminium au bout de 75 minutes de gravure. 81
Figure 3.7. Image MEB d'une microstructure libérée avec du fluorure d'hydrogène [3]. 81
Figure 3.8. Image MEB d'une membrane libérée avec du fluorure d'hydrogène [4]. On peut observer la structure très poreuse de la couche de passivation. 82
Figure 3.9. Layout des microstructures de test. 83
Figure 3.10. Composition du layout. 84
Figure 3.11. Image au microscope optique des microstructures avant gravure. 84
Figure 3.12. Monarch 3 Primaxx de la société STPS. 85
Figure 3.13. La puce est déposée sur un wafer 4 pouces et bloquée par des calles en silicium, pour ensuite être posée dans le module de transfert. 86
Figure 3.14. Gravure du SiO_2 au HF vapeur. 86
Figure 3.15. Image MEB des microstructures avant la gravure. 87
Figure 3.16. Image MEB des ponts M2 après 40 minutes de gravure (a), l'oxyde entre les structures a été entièrement gravé (b). 88
Figure 3.17. Images MEB d'une poutre M4 partiellement libérée (a) après 40 minutes de gravure sous laquelle de l'oxyde subsiste (b). 89
Figure 3.18. Images MEB de poutres M3 et M4 après 60 minutes de gravure (a), l'oxyde sous les structures semblent entièrement éliminé (b). 90
Figure 3.19. Image MEB montrant les résidus causés par la gravure HF Vapeur (a et b). ... 91
Figure 3.20. Image MEB montrant l'attaque du HF vapeur sur le nitrure de silicium (a et b). 92

Figure 3.21. Image MEB montrant la couche de nitrure de silicium libérée à certains endroits (a) et endommagés (b). *93*
Figure 3.22. Procédé post-CMOS par micro-usinage en surface dans [6] : avant (a) et après gravure (b) des couches de dioxyde de silicium du procédé CMOS. *94*
Figure 3.23. Image MEB de poutres constituées : (a) d'une couche métallique, (b) de deux couches métalliques et d'une couche de vias, (c) de trois couches métalliques et de deux couches de vias, (d) de quatre couches métalliques et de trois couches de vias [6]. *95*
Figure 3.24. Poutres de différentes longueurs composées d'une ou plusieurs couches métalliques [6]. Les poutres les plus longues (100 µm) possèdent une déformation initiale causée par les contraintes résiduelles. *95*
Figure 3.25. Comparaison entre Silox Vapox III et BOE pour la gravure d'aluminium [6]. Morceau d'aluminium : (a) avant le test, (b) trempé dans le BOE pendant 50 minutes, (c) trempé dans le Silox Vapox III pendant 50 minutes. *96*
Figure 3.26. Capacité variable électromécanique fabriquée à partir du procédé CMOS-MEMS post-CMOS décrit précédemment [11]. *96*
Figure 3.27. Gravure humide au Silox Vapox III. *97*
Figure 3.28. Sécheur MEMS CO_2 super critique Automegasandri 815B de la société Tousimis. *97*
Figure 3.29. Image MEB des poutres M3 (en haut, claires) et M4 (en bas, foncées). Les poutres ne sont pas libérées. *98*
Figure 3.30. Image MEB des poutres M3 et M4 (à gauche) et poutre M4 (à droite). Nous voyons nettement de l'oxyde sous les poutres. *98*
Figure 3.31. Image MEB de ponts M4. ..... *99*
Figure 3.32. Image MEB d'un pont M4. Il est difficile d'apercevoir de l'oxyde sous les ponts. *99*
Figure 3.33. Image MEB des témoins au bout d'une heure de gravure. A gauche témoin M4-M1, au milieu témoin M3-M1, a droite témoins M2-M1. ..... *99*
Figure 3.34. Image au microscope optique des témoins M4-M1. A gauche : 5 minutes de gravure, au milieu 25 minutes de gravure, à droite 45 minutes de gravure. *100*
Figure 3.35. Microstructures libérées après la gravure du dioxyde de silicium *101*
Figure 3.36. Observation de la déformation des poutres M3 et M4. ..... *102*
Figure 3.37. Observation de la déformation des poutres M2. ..... *102*
Figure 3.38. Observation de la déformation des poutres M2 et M3. ..... *103*
Figure 3.39. Quatre profils de poutres possibles selon les contraintes moyennes (σ_0) et le gradient de contraintes (σ_1). *103*
Figure 3.40. Poutre de longueur L. *105*
Figure 3.41. Modélisation d'une poutre à deux couches sous ANSYS avec l'élément solid186. ..... *108*
Figure 3.42. Poutre à une couche sur Coventorware. *110*
Figure 3.43. Modélisation d'un pont à une couche sous ANSYS avec l'élément solid186. ..... *112*
Figure 3.44. Fogale de Nanotech permettant les mesures dynamiques et statiques. *113*
Figure 3.46. Profil des ponts sur la puce de test. *114*
Figure 3.45. Schéma de principe des mesures en vibration. *114*
Figure 3.47. Mesure de la distance entre le haut de la couche métallique M4 et le niveau de la couche M3 (a et b). *115*
Figure 3.48. Mesure de l'épaisseur de M4. ..... *115*
Figure 3.49. Mesure de l'épaisseur de la couche M4. ..... *116*
Figure 3.50. Mesure de l'épaisseur de la couche M4. ..... *116*
Figure 3.51. Déplacements en fonction de la fréquence de la poutre M4 de longueur 300 µm. *117*

Figure 3.52. Déplacements en fonction de la fréquence de la poutre M4 de longueur 250 µm. 117
Figure 3.53. Déplacements en fonction de la fréquence de la poutre M4 de longueur 200 µm. 117
Figure 3.54. Image 3D des poutres mesurées. 118
Figure 3.55. a) Zone mesurée, b) Profil mesuré d'une poutre de longueur 250 µm. 119
Figure 3.56. Déformation mesurée d'une poutre de 250 µm et sa courbe de tendance. 119
Figure 3.57. Déplacements en fonction de la fréquence du pont de longueur 400 µm. 121
Figure 3.58. Déplacements en fonction de la fréquence du pont de longueur 350 µm. 121
Figure 3.59. Déplacements en fonction de la fréquence du pont de longueur 300 µm. 121

Figure 4.1. Schéma d'un microphone. 126
Figure 4.2. Schéma du principe de fonctionnement d'un microphone. 127
Figure 4.3. Réponse en fréquence typique d'un microphone capacitif. 127
Figure 4.4. Forces électrostatiques et force de rappel en fonction du déplacement. 130
Figure 4.5. Schéma du fonctionnement d'un microphone capacitif 131
Figure 4.6. Premier microphone MEMS capacitif à électret utilisant des techniques de microfabrication [10] 132
Figure 4.7. Microphone MEMS capacitif à électret [11,12]. 133
Figure 4.8. Procédé de fabrication d'un microphone MEMS capacitif à électret [11,12]. .. 133
Figure 4.9. Premier microphone MEMS capacitif (sans électret). Le diaphragme et l'électrode fixe sont fabriqués à partir de deux substrats différents pour ensuite être assemblés afin de former le microphone [14] 134
Figure 4.10. Microphone MEMS capacitif avec une électrode fixe possédant des perforations importantes [16] 135
Figure 4.11. Microphone MEMS capacitif utilisant une couche sacrificielle d'aluminium [18]. 135
Figure 4.12. Microphone MEMS capacitif amélioré utilisant une couche sacrificielle d'aluminium [19]. 136
Figure 4.13. Schéma d'un diaphragme ondulé [21]. 136
Figure 4.14. Procédé de fabrication d'un diaphragme ondulé [21]. 137
Figure 4.15. Microphone MEMS capacitif avec diaphragme ondulé [22] 137
Figure 4.16. Microphone MEMS capacitif fabriqué à partir des techniques de couches sacrificielles et de galvanoplastie [29]. 138
Figure 4.17. Microphone MEMS capacitif à double électrodes fixes [33] 139
Figure 4.18. a) Structure du microphone MEMS capacitif à double électrode, b) procédé de fabrication du microphone : 1) procédé SUMMIT V, 2) étapes post-process [36]. 139
Figure 4.19. Vue du dessus et du dessous du microphone MEMS capacitif dans [38]. 140
Figure 4.20. Microphone MEMS capacitif dont le diaphragme est supporté par des poutres [40] 140
Figure 4.21. Microphone MEMS capacitif sans cavité arrière et avec des trous sur le diaphragme [43]. 141
Figure 4.22. Microphone MEMS capacitif avec un diaphragme possédant : a) des trous, b) des ouvertures sur les côtés, c) des trous et des ouvertures [44-46]. 141
Figure 4.23. Microphone MEMS capacitif à partir d'un substrat CMOS [50] : a) dépôt de chrome/platine/chrome (pour la polarisation du diaphragme) et de polyamide (diaphragme), b) dépôt d'aluminium (couche sacrificielle) et de chrome/platine/chrome (polarisation pour l'électrode fixe), c) dépôt de polyamide (électrode fixe) et de chrome (masque pour la face arrière du substrat), d) gravure de la couche sacrificielle et de la face arrière du substrat. 142

Figure 4.24. Procédé CMOS-MEMS utilisé dans la fabrication d'un micro-haut-parleur [1chap1] (en haut). Une variante de ce procédé est utilisée dans [51] pour la fabrication d'un microphone (en bas). *143*
Figure 4.25. Microphone MEMS capacitif fabriqué à partir d'un procédé CMOS [42]. *144*
Figure 4.26. Structure du microphone MEMS capacitif développé dans [28]. *144*
Figure 4.27. Procédé de fabrication du microphone MEMS capacitif développé dans [28] à partir d'un procédé CMOS. *145*
Figure 4.28. Microphone MEMS SiSonic : vue en coupe (à gauche), Image MEB (à droite) [53]. *146*
Figure 4.29. a) Image MEB du microphone CMOS-MEMS AKU2000 (ancienne série) [54], b) microphone MEMS à sortie analogique AKU340 (intégration hybride) [56]. *147*
Figure 4.30. Rappel des différentes couches de la technologie CMOS 0.35 µm AMS. *149*
Figure 4.31. Vue en coupe (a) et vue du dessus (b) du microphone MEMS capacitif. *150*
Figure 4.32. Vue en coupe plus détaillée de la structure du microphone M4-M2. ..... *151*
Figure 4.33. Circuit RLC série. *154*
Figure 4.34. Schéma mécanique d'un système masse-ressort amorti. *154*
Figure 4.35. Schéma d'un résonateur de Helmholtz. *155*
Figure 4.36. Schéma du transformateur idéal modélisant le couplage mécano-acoustique. *156*
Figure 4.37. Schéma du transformateur idéal représentant le couplage électro-mécanique. *158*
Figure 4.38. Schéma du microphone capacitif représenté avec les différentes constantes localisées. *158*
Figure 4.39. Circuit équivalent du microphone MEMS capacitif étudié. *159*
Figure 4.40. Simulation montrant les contraintes internes d'une plaque perforée. *161*
Figure 4.41. Structure simulée dans ANSYS. Le diaphragme contient les trous de 5x5 µm². *162*
Figure 4.42. Modélisation mécanique du gap d'air dans le cas incompressible (A), compressible (B), compressible et inertiel (C). Adapté de [76]. *163*
Figure 4.43. Effets des forces d'amortissement et de compressibilité du squeeze film sur la réponse en fréquence d'un système [64] : a) $\omega_c \gg \omega_0$*, b)* $\omega_c \approx \omega_0$ *et c)* $\omega_c \ll \omega_0$ *164*
Figure 4.44. Modélisation d'une cellule de pression (adaptée de [67]). (a) flux dans le gap d'air, (b) flux dans un trou. *165*
Figure 4.45. Force d'amortissement dans le cas du microphone (FEM et modèle). *168*
Figure 4.46. Coefficient de compressibilité du gap d'air calculé et obtenu par FEM. *168*
Figure 4.47. Schéma d'une fente capillaire. *170*
Figure 4.48. (a) Structure du microphone utilisée pour les simulations par FEM, (b) schéma du déplacement effectif du diaphragme. *172*
Figure 4.49. Circuit équivalent après simplifications faites au cours de la modélisation. ... *173*
Figure 4.50. Nouveau circuit équivalent simplifié. *173*
Figure 4.51. Sensibilité du microphone M4-M2 en fonction de la fréquence. *174*
Figure 4.52. Densité spectrale de la tension de bruit du microphone. *175*
Figure 4.53. Schéma du microphone M4-M1. ..... *177*
Figure 4.54. Schéma du microphone M3-M1. ..... *178*
Figure 4.55. Layout de la puce fabriquée par AMS *179*
Figure 4.56. Image au microscope optique, avant gravure, de la puce contenant les trois microphones et différentes microstructures de test. *180*
Figure 4.57. Vue d'ensemble du microphone M4-M2 après 40 minutes de gravure *181*
Figure 4.58. Microphone M4-M2 : l'oxyde a bien été gravé au bout de 40 minutes : au centre (a) et au bord du diaphragme (b). *182*
Figure 4.59. Microphone M4-M2 : Au bout d'une heure de gravure, le diaphragme est encore plus proche de l'électrode fixe. *182*
Figure 4.60. Microphone M3-M1 après gravure. *183*

Figure 4.61. Microphone M3-M1 : au bout de 40 minutes de gravure, il reste encore de l'oxyde sous la couche métallique M3. 183
Figure 4.62. Microphone M3-M1 : au bout d'une heure de gravure, l'oxyde a été gravé mais le diaphragme est collé à l'électrode fixe. 184
Figure 4.63. Microphone M3-M1 : l'oxyde a bien été gravé sous tout l'ensemble du diaphragme au bout de 45 minutes de gravure. 184
Figure 4.64. Microphone M3-M1 : couche de TiN de M3 non attaquée (à gauche) et attaquée (à droite) durant l'ouverture de passivation. 185
Figure 4.65. Microphone M3-M1 : état de la couche métallique M3 avant gravure : la couche de TiN a déjà été attaquée. 185
Figure 4.66. Microphone M4-M1 après gravure. 186
Figure 4.67. Résultat de la gravure au bout de 45 minutes de gravure, il reste encore de l'oxyde sous le diaphragme du microphone M4-M1. 186
Figure 4.68. Microphone M4-M1 : l'oxyde a bien été gravé au bord (à gauche) et au centre (à droite) du diaphragme. 187
Figure 4.69. Microphone M4-M1 : sur ces photos, on peut voir que de l'oxyde est encore présent sous les bras supportant le diaphragme. 187
Figure 4.70. Plaque d'alumine avec pistes électriques pour les tests 188
Figure 4.71. Mesure de la capacité du microphone grâce au LRC mètre. 188
Figure 4.72. Capacité mesurée du microphone M4-M2 en fonction de la tension de polarisation. 189
Figure 4.73. Capacité mesurée du microphone M4-M1 en fonction de la tension de polarisation. 189
Figure 4.74. Capacité mesurée du microphone M3-M1 en fonction de la tension de polarisation. 190
Figure 4.75. Mesures des caractéristiques mécaniques du microphone avec le Fogale. 191
Figure 4.76. Profil du diaphragme du microphone M4-M2 (a et b). 191
Figure 4.77. Amplitude de déplacement en fonction de la fréquence pour le microphone M4-M2 (a et b). 192
Figure 4.78. Profil du diaphragme du microphone M4-M1 mesuré par le Fogale (a et b). . 193
Figure 4.79. Amplitude de déplacement en fonction de la fréquence mesurée par le Fogale (a et b) 194
Figure 4.80. Profil du diaphragme du microphone M3-M1 (a et b). 195
Figure 4.81. Amplitude de déplacement en fonction de la fréquence pour le microphone M3-M1. 196
Figure 4.82. Le diaphragme forme un creux avec des contraintes en tension. 197
Figure 4.83. Réponse en fréquence du microphone M4-M2 avec les deux fréquences à $[h(f)]_{-3dB}$ (a et b). 198
Figure 4.84. Nouvelle courbe de la sensibilité en fonction de la fréquence pour le microphone M4-M2. 199
Figure 4.85. Réponse en fréquence du microphone M4-M1 avec les deux fréquences à $[h(f)]_{-3dB}$. 201
Figure 4.86. Nouvelle courbe de la sensibilité en fonction de la fréquence pour le microphone M4-M1. 202
Figure 4.87. Réponse en fréquence du microphone M3-M1 avec les deux fréquences à $[h(f)]_{-3dB}$ (a et b). 203
Figure 4.88. Nouvelle courbe de la sensibilité en fonction de la fréquence pour le microphone M3-M1. 204
Figure 4.89. Montage réalisé pour la mesure de la sensibilité des différents microphones. 205

Figure 4.90. Boîtier céramique à huit broches contenant la "puce microphone", la capacité de découplage (CMS) et le préamplificateur. *205*
Figure 4.92. Boite métallique contenant le microsystème (microphone + préamplificateur). *206*
Figure 4.91. Schéma de la manipulation réalisée..... *206*
Figure 4.93. Manipulation réalisée pour mesurer la réponse en fréquence des microphones *207*
Figure 4.94. a) circuit équivalent initial, b) Circuit équivalent électro-acoustique...... *208*
Figure 4.95. Courbe de sensibilité obtenue en tenant compte des trous et des ouvertures pour le microphone M4-M2. ..... *210*
Figure 4.96. Débits dans le circuit équivalent. *210*
Figure 4.97. Courbe de la sensibilité du microphone M4-M2 modélisée avec une cavité fermée. *211*
Figure 4.98. Courbes de sensibilité pour différents nombres de trous sur le diaphragme et avec les ouvertures. *212*
Figure 4.99. Courbes de sensibilité pour différents nombres de trous sur le diaphragme et sans les ouvertures. *212*
Figure 4.100. Courbes de sensibilité pour différents nombres de trous sur le diaphragme et avec les ouvertures dans le cas d'une cavité "fermée". *213*
Figure 4.101. Courbes de sensibilité pour différents nombres de trous sur le diaphragme et sans les ouvertures dans le cas d'une cavité "fermée". *213*

Figure 5.1. Structure du nouveau microphone. *221*
Figure 5.2. Circuit équivalent du microphone M4-M2 de type II (b) à partir de sa structure (a). *223*
Figure 5.3. Circuit équivalent électro-acoustique simplifié du microphone M4-M2 de type II. *225*
Figure 5.4. Courbe de sensibilité du nouveau microphone M4-M2 de type II avec cavité arrière..... *226*
Figure 5.5. Courbe de sensibilité du nouveau microphone M4-M2 de type II avec des trous (en rouge) ou sans trou (en bleue) sur le diaphragme. *227*
Figure 5.6. Structure du nouveau microphone M4-M3 de type II *229*
Figure 5.7. Courbe de sensibilité du microphone M4-M3. ..... *230*
Figure 5.8. Gravure de l'oxyde sacrificiel pour libérer les microphones de type II...... *230*
Figure 5.9. Couche d'aluminium de M4 après 4 heures de gravure. *231*
Figure 5.10. Couche d'aluminium de M4 après 6 heures de gravure. *231*
Figure 5.11. Puce contenant les deux microphones avant gravure. *232*
Figure 5.12. Trous circulaire de 1µm de diamètre sur le diaphragme M4. ..... *232*
Figure 5.13. Distance entre deux trous sur le diaphragme M4 (50µm). *233*
Figure 5.14. Dimensions du microphone M4_M3 700x700 μm^2 (a) et du microphone M4-M2 900x900 μm^2 (b). *234*
Figure 5.15. Capacité initiale du microphone M4-M2 (a) et du microphone M4-M3 (b)...... *235*
Figure 5.16. Résultat d la gravure après 6 heures : certains contacts ont disparus (a et b) rendant la puce inutilisable. *236*
Figure 5.17.Résultat de la gravure après 6 heures : l'aluminium et la couche supérieure de TiN est fortement attaquée par le Silox Vapox. *237*
Figure 5.18. Résultats de la gravure après 6 heures : les vias liant M1 et le substrat se sont détachés de celui-ci. *238*
Figure 5.19. Résidus d'Al et de Ti présents sur toute la puce. *239*

Figure 5.20. Couche de passivation (Si_3N_4) attaquée par le HF vapeur. 240
Figure 5.21. Détachement des vias liant la couche métallique M1 au substrat. 240
Figure 5.22. Détachement des vias entre M1 et le substrat. 241
Figure 5.23. Détachement des vias entre M1 et le substrat. 241
Figure 5.24. Ouverture dans le diaphragme du microphone M4-M2 réalisée par le FIB. ... 242
Figure 5.25. Ouverture dans le diaphragme du microphone M4-M2 réalisée par le FIB. ... 243
Figure 5.26. Résidus entre le diaphragme et l'électrode fixe du microphone M4-M2..... 243
Figure 5.27. Trou bouché sur le diaphragme du microphone M4-M2. 244
Figure 5.28. Résidus toujours présents sur toute la puce (a à c). 245
Figure 5.29. Appareil pour RIE. 246
Figure 5.30. Profil des ponts présents sur l'ancienne puce avant la gravure..... 246
Figure 5.31. Mesure du profil des ponts avant gravure (a et b). 247
Figure 5.32. Gravure RIE après 10 (a) 20 (b) et 30 minutes (c). 248
Figure 5.33. Profil des ponts après 60 minutes de gravure RIE. 249
Figure 5.34. Mesure du profil des ponts 60 minutes de gravure RIE (a et b). 249
Figure 5.35. la puce est recouverte de colle pour sa protection contre la gravure HF vapeur seuls les diaphragmes des microphones M4-M2 (a) et M4-M3 (b) ne sont pas protégés..... 250
Figure 5.36. Capacité mesurée au cours de la gravure RIE pour chaque microphone : M4-M2 (a) et M4-M3 (b). 251

LISTE DES TABLEAUX

Tableau 2.1. Étapes technologiques utilisées dans la fabrication des microsystèmes. 25
Tableau 2.2. Récapitulatif des principales techniques de fabrication des microsystèmes..... 34
Tableau 2.3. Matériaux d'un procédé CMOS standard et leur utilisation pour les microsystèmes (adapté de [1]). 63

Tableau 3.1. Matériaux de la technologie CMOS 0.35 µm AMS, leurs épaisseurs et leurs utilisations dans les circuits intégrés et les microsystèmes..... 76
Tableau 3.2. Variation d'épaisseurs pour les couches métalliques et d'oxyde de la technologie 0.35 µm AMS. 77
Tableau 3.3. Avantages et inconvénients des différentes solutions de gravure du SiO_2 utilisé dans [4]. 82
Tableau 3.4. Avantages et inconvénients de la gravure avec le Silox Vapox III et avec le HF vapeur. 101
Tableau 3.5. Résultats de simulations pour les poutres M3 à deux ou trois couches selon les contraintes dans les différentes couches de TiN (σ_{TiN}) et de AlCu (σ_{AlCu}). 104
Tableau 3.6. Paramètres géométriques des ponts et des poutres M4 libérées dans le chapitre précédent. 107
Tableau 3.7. Principales propriétés mécaniques de l'aluminium et du titane. 108
Tableau 3.8. Résultats de simulation pour des poutres à une et deux couches. 109
Tableau 3.9. Comparaison du déplacement maximal entre simulation et calcul. 110
Tableau 3.10. Résultats de simulation et comparaison de gradient de contraintes..... 111
Tableau 3.11. Paramètres géométriques et propriétés mécaniques du pont simulé. 111
Tableau 3.12. Comparaison entre les contraintes utilisées pour les simulations et les contraintes calculées pour un pont de 300 µm de longueur. 112
Tableau 3.13. Données de simulation et comparaisons entre les contraintes utilisée par la simulation et celles calculées. 113
Tableau 3.14. Estimation du module de Young de la couche métallique M4. 118
Tableau 3.15. Résultats de simulations pour estimer le gradient de contraintes dans une poutre de longueur 250 µm. 120
Tableau 3.16. Gradient de contraintes calculé pour des poutres de différentes longueurs... 120
Tableau 3.17. Résultats obtenues pour la détermination des contraintes internes de M4. ... 122
Tableau 3.18. Propriétés mécaniques de la couche métallique M4..... 122

Tableau 4.1. Dimensions des différents éléments de la structure du microphone M4-M2. ... 150
Tableau 4.2. Analogies entre le domaine électrique, mécanique et acoustique. 155
Tableau 4.3. Caractéristiques considérées pour M4 dans les simulations. 160
Tableau 4.4. Valeurs des paramètres mécaniques du diaphragme..... 162
Tableau 4.5. Comparaison du coefficient d'amortissement R_{airgap} entre simulation FEM et modèle analytique (jusqu'à 100 kHz). 167
Tableau 4.6. Variation de capacité du microphone M4-M2 avec la pression statique (pour une tension d polarisation V_0 = 1 V)..... 172
Tableau 4.7. Performances du microphone M4-M2 évaluées à partir du circuit équivalent simplifié. 176
Tableau 4.8. Dimensions des différents éléments du microphone M4-M1. 177
Tableau 4.9. Caractéristiques mécaniques du microphone M4-M1. 177

Tableau 4.10. Performances du microphone M4-M1 évaluées à partir du circuit équivalent simplifié. 177
Tableau 4.11. Dimensions des différents éléments du microphone M3-M1. 178
Tableau 4.12. Caractéristiques mécaniques du microphone M3-M1. 178
Tableau 4.13. Performances du microphone M3-M1 évaluées à partir du circuit équivalent simplifié. 178
Tableau 4.14. Capacité mesurée et estimation de l'épaisseur d'oxyde pour chaque microphone (1 V DC + 500 mV AC). 180
Tableau 4.15. Temps de gravure pour libérer les structures de chaque microphone..... 187
Tableau 4.16. Nouveaux paramètres mécaniques du circuit équivalent..... 197
Tableau 4.17. Nouvelles caractéristiques du microphone M4-M2. 199
Tableau 4.18. Nouveaux paramètres mécaniques du microphone M4-M1..... 200
Tableau 4.19. Nouvelles caractéristiques du microphone M4-M1. 202
Tableau 4.20. Nouvelles caractéristiques du microphone M3-M1. 204

Tableau 5.1. Dimensions des différents éléments du microphone M4-M2 de type II. 222
Tableau 5.2. Paramètres électriques et mécaniques du microphone M4-M2 de type II..... 224
Tableau 5.3. Dimensions des différents éléments du microphone M4-M3 de type II. 229
Tableau 5.4. Caractéristiques mécaniques et électrique du microphone M4-M3 de type II. 229

PUBLICATIONS

J. Esteves, L. Rufer, G. Rheder, *"Capacitive microphone fabricated with CMOS-MEMS surface micromachining technology"*, IEEE Symposium DTIP 2011, Aix-en-Provence, France, pp. 309-314, May 11-13, 2011.

J. Esteves, L. Rufer, S. Basrour, D. Ekeom, *"CMOS-MEMS technology with front-end surface etching of sacrificial SiO_2 dedicated for acoustic devices"*, IEEE Workshop IWASI 2013, Bari, Italy, June 13-14, 2013.

RESUME

Récemment, des travaux montrant la faisabilité des MEMS à base de la technologie CMOS complétée par un micro-usinage en surface sans masque ont été publiés. A la différence de l'approche plus ancienne où la libération des composants MEMS a été faite par une gravure du silicium, la technologie proposée consiste en la gravure des couches d'oxyde afin de libérer les couches métalliques issues de la technologie CMOS. Ce sujet de thèse propose donc de fabriquer des microsystèmes à vocation acoustique à partir d'une technologie CMOS standard : AMS 0.35 µm. Il sera, pour cela, composé de deux parties.

Dans la première partie, il s'agit de développer un procédé technologique (déterminer le type de gravure, les temps de gravure, ainsi que les dimensions extrêmes réalisables pour les structures simples en technologie CMOS). En effet, après avoir étudié les différentes possibilités de la technologie CMOS-MEMS proposées dans la littérature, un procédé CMOS-MEMS a été mis au point. Ce procédé consiste à graver une couche sacrificielle d'oxyde afin de libérer des microstructures constituées des couches métalliques issues de la technologie CMOS 0.35 µm d'AMS. Le procédé est premièrement testé sur des échantillons contenant des microstructures telles que des ponts et des poutres.

La seconde partie du travail est consacrée à la validation du procédé CMOS-MEMS par un développement de structures MEMS acoustiques représentées par un microphone MEMS capacitif. Dans un premier temps, un microphone MEMS capacitif a été réalisé à partir de la technologie CMOS 0.35 µm d'AMS. Après avoir pris connaissance des différents aspects de la technologie CMOS 0.35 µm d'AMS (matériaux, dimensions, règles de dessin,…), une modélisation de microphone MEMS capacitifs est proposée grâce à la réalisation d'un schéma électrique équivalent basé sur les analogies entre les domaines électrique, mécanique et acoustique. Chaque paramètre de ce circuit est déterminé par l'intermédiaire de relations connues et par des logiciels de simulation utilisant la méthode des éléments finis (ANSYS, CoventorWare). Une fois les performances des microphones estimés à partir de ce circuit équivalent, un layout, représentant les différents microphones conçus, a été créé sous Cadence afin d'être envoyé au fondeur AMS. Dès la réception des échantillons, le procédé CMOS-MEMS mise en œuvre précédemment a été appliqué afin de libérer les structures des différents dispositifs. Ensuite, une série de caractérisations a pu être réalisée sur les premiers échantillons. Ces caractérisations visent à déterminer les performances des différents dispositifs fabriqués, mais aussi à estimer les propriétés mécaniques des différentes couches utilisées pour former la structure des microphones. De cette façon, le circuit équivalent pourra être validé ou être amélioré selon les résultats obtenus.

mots-clés : technologie CMOS-MEMS, MEMS acoustiques, gravure en surface par la face avant

ABSTRACT

Recently, some publications have demonstrated the fabrication of MEMS based on CMOS process with a surface micromachining without etching mask. Unlike the old approach, where the release of MEMS structures is made by the silicium etching, the proposed technology etches the oxide sacrificial layer to release the MEMS structures made by the metallic layers of the CMOS process. This PhD. project proposes to fabricate acoustic MEMS with the AMS 0.35 µm standard CMOS process. This work will be divided in two parts.

In the first part, we have to develop a complete etching process (etching type, etching time). After the different aspects of the CMOS-MEMS technology have been studied in the literature, a CMOS-MEMS process has been worked out. This process consists to etch the silicium dioxide sacrificial layer to release the MEMS structures made by the metallic layers of the AMS 0.35 µm CMOS process. Microstructures, like cantilever beams or fixed-fixed beams, will be used to develop this process.

The second part is focused on the validation of the CMOS-MEMS process by fabricating a capacitive MEMS microphone using the AMS 0.35 µm CMOS process. A lumped parameters equivalent circuit, based on the electro-acoustic and electro-mechanical analogies, has been realized, modeling the capacitive MEMS microphone and taking into account the various aspects of the AMS 0.35 µm CMOS process (materials, dimensions, design rules,...). Each parameter of the equivalent circuit is determined thanks to well-known relations and simulation software based on the finite element method (ANSYS, CoventorWare). After the modeling, the layout of several MEMS microphones has been done thanks to Cadence Virtuoso and sent to AMS foundry. After the completion of the CMOS process, the chips have been receipt and the etching process, studied previously, is applied in order to release the MEMS microphones structures and the test microstructures. Then, electrical and mechanical measurements have been performed, first, on the MEMS microphones to determine its characteristics (resonant frequency, sensibility,...) and secondly, on the test microstructures, to estimate the mechanical properties (Young modulus, residual stress) of the metallic layers used to form the microphones structures. Thanks to this, the equivalent circuit can be validated or improved according to the obtained results.

keywords : CMOS-MEMS technology, acoustic MEMS, Front-end surface etching

ISBN : 978-2-11-129183-6