



HAL
open science

Solution d'interconnexions pour la haute température

Raphaël Riva

► **To cite this version:**

Raphaël Riva. Solution d'interconnexions pour la haute température. Energie électrique. INSA de Lyon, 2014. Français. NNT : 2014ISAL0064 . tel-01127466

HAL Id: tel-01127466

<https://theses.hal.science/tel-01127466>

Submitted on 7 Mar 2015

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



Thèse

Solution d'Interconnexions pour la Haute Température

présentée devant

L'Institut National des Sciences Appliquées de Lyon

pour obtenir

Le Grade de Docteur

Formation Doctorale : Génie Électrique

École Doctorale : Électronique, Électrotechnique, Automatique de Lyon

par

Raphaël RIVA

Ingénieur Généraliste option Mécatronique

École Nationale d'Ingénieurs de Brest

Soutenue le 10 Juillet 2014 devant la Commission d'examen

Jury MM.

Rapporteur	Y. AVENAS	Maître de Conférences - HDR (G2ELAB, INP Grenoble)
Rapporteur	Z. KHATIR	Directeur de Recherche (IFSTTAR, Versailles)
Directeur	B. ALLARD	Professeur (Ampère, INSA de Lyon)
Co-Directeur	C. BUTTAY	Chargé de Recherche CNRS (Ampère, INSA de Lyon)
Examinatrice	M.-L. LOCATELLI	Chargée de Recherche CNRS (LAPLACE, Toulouse)
Examineur	E. WOIRGARD	Professeur (IMS, Université de Bordeaux 1)
Invité	R. MEURET	Responsable du département recherche (Labinal Power Systems)

INSA Direction de la Recherche - Ecoles Doctorales – Quinquennal 2011-2015

SIGLE	ECOLE DOCTORALE	NOM ET COORDONNEES DU RESPONSABLE
CHIMIE	CHIMIE DE LYON http://www.edchimie-lyon.fr Sec : Renée EL MELHEM Bat Blaise Pascal 3 ^e étage 04 72 43 80 46 Insa : R. GOURDON	M. Jean Marc LANCELIN Université de Lyon – Collège Doctoral Bât ESCPE 43 bd du 11 novembre 1918 69622 VILLEURBANNE Cedex Tél : 04.72.43 13 95 directeur@edchimie-lyon.fr
E.E.A.	ELECTRONIQUE, ELECTROTECHNIQUE, AUTOMATIQUE http://edeea.ec-lyon.fr Sec : M.C. HAVGOUDOUKIAN eea@ec-lyon.fr	M. Gérard SCORLETTI Ecole Centrale de Lyon 36 avenue Guy de Collongue 69134 ECULLY Tél : 04.72.18 60.97 Fax : 04 78 43 37 17 Gerard.scorletti@ec-lyon.fr
E2M2	EVOLUTION, ECOSYSTEME, MICROBIOLOGIE, MODELISATION http://e2m2.universite-lyon.fr Sec : Safia AIT CHALAL Bat Darwin - UCB Lyon 1 04.72.43.28.91 Insa : H. CHARLES	Mme Gudrun BORNETTE CNRS UMR 5023 LEHNA Université Claude Bernard Lyon 1 Bât Forel 43 bd du 11 novembre 1918 69622 VILLEURBANNE Cédex Tél : 06.07.53.89.13 e2m2@univ-lyon1.fr
EDISS	INTERDISCIPLINAIRE SCIENCES-SANTE http://www.ediss-lyon.fr Sec : Safia AIT CHALAL Hôpital Louis Pradel - Bron 04 72 68 49 09 Insa : M. LAGARDE Safia.ait-chalal@univ-lyon1.fr	Mme Emmanuelle CANET-SOULAS INSERM UI1060, CarMeN lab, Univ. Lyon 1 Bâtiment IMBL 11 avenue Jean Capelle INSA de Lyon 696621 Villeurbanne Tél : 04.72.68.49.09 Fax : 04 72 68 49 16 Emmanuelle.canet@univ-lyon1.fr
INFOMATHS	INFORMATIQUE ET MATHEMATIQUES http://infomaths.univ-lyon1.fr Sec : Renée EL MELHEM Bat Blaise Pascal 3 ^e étage infomaths@univ-lyon1.fr	Mme Sylvie CALABRETTO LIRIS – INSA de Lyon Bat Blaise Pascal 7 avenue Jean Capelle 69622 VILLEURBANNE Cedex Tél : 04.72. 43. 80. 46 Fax 04 72 43 16 87 Sylvie.calabretto@insa-lyon.fr
Matériaux	MATERIAUX DE LYON http://ed34.universite-lyon.fr Sec : M. LABOUNE PM : 71.70 –Fax : 87.12 Bat. Saint Exupéry Ed.materiaux@insa-lyon.fr	M. Jean-Yves BUFFIERE INSA de Lyon MATEIS Bâtiment Saint Exupéry 7 avenue Jean Capelle 69621 VILLEURBANNE Cedex Tél : 04.72.43 83 18 Fax 04 72 43 85 28 Jean-yves.buffiere@insa-lyon.fr
MEGA	MECANIQUE, ENERGETIQUE, GENIE CIVIL, ACOUSTIQUE http://mega.universite-lyon.fr Sec : M. LABOUNE PM : 71.70 –Fax : 87.12 Bat. Saint Exupéry mega@insa-lyon.fr	M. Philippe BOISSE INSA de Lyon Laboratoire LAMCOS Bâtiment Jacquard 25 bis avenue Jean Capelle 69621 VILLEURBANNE Cedex Tél : 04.72 .43.71.70 Fax : 04 72 43 72 37 Philippe.boisse@insa-lyon.fr
ScSo	ScSo* http://recherche.univ-lyon2.fr/scso/ Sec : Viviane POLSINELLI Brigitte DUBOIS Insa : J.Y. TOUSSAINT	Mme Isabelle VON BUELTZINGLOEWEN Université Lyon 2 86 rue Pasteur 69365 LYON Cedex 07 Tél : 04.78.77.23.86 Fax : 04.37.28.04.48 viviane.polsinelli@univ-lyon2.fr

*ScSo : Histoire, Géographie, Aménagement, Urbanisme, Archéologie, Science politique, Sociologie, Anthropologie

Résumé

Le silicium a atteint sa limite d'utilisation dans de nombreux domaines tels que l'aéronautique. Un verrou concerne la conception de composants de puissance pouvant fonctionner en haute température et/ou en haute tension. Le recours à des matériaux à large bande interdite tels que le carbure de Silicium (SiC) apporte en partie une solution pour répondre à ces besoins. Le *packaging* doit être adapté à ces nouveaux types de composants et nouveaux environnements de fonctionnement. Or, il s'avère que l'intégration planaire (2D), composé de fils de câblage et de report de composants par brasure, ne peut plus répondre à ces attentes. Cette thèse a pour objectif de développer un module de puissance tridimensionnel pour la haute température de type bras d'onduleur destiné à l'aéronautique.

Une nouvelle structure 3D originale constituée de deux puces en carbure de silicium, d'attaches par frittage d'argent et d'une encapsulation par du parylène HT a été mise au point. Ses différents éléments constitutifs, les raisons de leur choix, ainsi que la réalisation pratique de la structure sont présentés dans ce manuscrit. Nous nous intéressons ensuite à un mode de défaillance particulier aux attaches d'argent fritté : La migration d'argent. Une étude expérimentale permet de définir les conditions de déclenchement de cette défaillance. Elle est prolongée et analysée par des simulations numériques.

Mots Clés : Frittage d'argent - Haute température - Migration d'argent - Module de puissance - *Packaging* - Technologies d'interconnexion 3D

Abstract

Silicon has reached its usage limit in many areas such as aeronautics. One of the challenges is the design of power components operable in high temperature and/or high voltage. The use of wide bandgap materials such as silicon carbide (SiC) provides in part a solution to meet these requirements. The packaging must be adapted to these new types of components and new operating environment. However, it appears that the planar integration (2D), consisting of wire-bonding and soldered components-attach, can not meet these expectations. This thesis aims to develop a three dimensional power module for the high temperature aeronautics applications.

A new original 3D structure made of two silicon carbide dies, silver-sintered die-attaches and an encapsulation by parylene HT has been developed. Its various constituting elements, the reason for their choice, and the practical realization of the structure are presented in this manuscript. Then, we focus on a failure mode specific to silver-sintered attaches : The silver migration. An experimental study allows to define the triggering conditions of this failure. It is extended and analyzed by numerical simulations.

Keywords : High temperature - Interconnection technologies 3D - Silver migration - Silver sintering - *Packaging* - Power module

Table des matières

Table des matières	VIII
Table des figures	XI
Liste des tableaux	XIX
Introduction	1
1 État de l'art	5
1.1 Introduction	5
1.2 Généralités sur l'électronique de puissance	5
1.3 Le <i>packaging</i>	6
1.3.1 Rôle du <i>packaging</i>	6
1.3.2 Composition d'un module 2D	8
1.3.2.1 Les puces de puissance	8
1.3.2.2 La semelle	11
1.3.2.3 Le substrat	11
1.3.2.4 Techniques d'interconnexion	16
La Brasure	16
Solutions de report "haute température"	17
1.3.2.5 Fil de câblage	20
1.3.2.6 Terminal électrique	21
1.3.2.7 Encapsulation	21
1.3.3 Mécanismes de défaillance	23
1.4 Conclusion sur le module 2D	25
1.5 Module 3D	26
1.5.1 Définitions et généralités	26
1.5.2 Contact brasé	26
1.5.2.1 La technologie <i>Direct Solder Interconnection</i>	28
1.5.2.2 La technologie <i>Solder Bump Interconnection</i>	30
1.5.2.3 La technologie <i>Metal Post Interconnection</i>	31
1.5.2.4 La technologie <i>Dimple Array Interconnection</i>	31
1.5.3 Contact pressé et par ressort	32
1.5.3.1 La technologie <i>Press Pack</i>	32
1.5.3.2 La technologie de contact par ressorts	33
1.5.4 Contact par dépôt métallique	36
1.5.4.1 La technologie <i>Embedded Power</i>	36
1.5.4.2 La technologie <i>Power Overlay</i>	37
1.5.4.3 La technologie <i>Planar Package</i>	37

1.5.5	Contact collé	38
1.5.5.1	La technologie par interdiffusion métallique	38
1.5.5.2	La technologie par collage direct	39
1.6	Conclusion	39
2	Structure 3D	43
2.1	Définition et généralités	43
2.2	Composants	44
2.3	Substrat	45
2.4	Frittage	49
2.4.1	Définitions et généralités	49
2.4.2	Le frittage en phase solide	51
2.4.2.1	Le déliantage	51
2.4.2.2	Le frittage	51
2.4.2.3	La dilatation	54
2.4.3	Paramètres d'influence du frittage	54
2.4.3.1	La taille des particules	55
2.4.3.2	La température de frittage	56
2.4.4	Application du frittage à l'attache des puces	57
2.4.5	Processus de fabrication de pâte d'argent	59
2.4.6	Comportement de l'attache en haute température	60
2.4.7	Conclusion sur le frittage	62
2.5	Protection	63
2.5.1	Choix du parylène	63
2.5.2	Méthode de dépôt du parylène	65
2.6	Conclusion	67
3	Étude expérimentale	69
3.1	Définitions et généralités	69
3.2	Présentation de l'étude expérimentale	70
3.2.1	Véhicules de test	70
3.2.1.1	Véhicule de test "simple"	71
3.2.1.2	Véhicule de test "encapsulé par du parylène fluoré"	73
3.2.1.3	Véhicule de test "DBC"	74
3.2.1.4	Véhicule de test "câblé"	76
3.2.2	Banc de test	78
3.2.2.1	Descriptions et principe de fonctionnement	78
3.2.2.2	Réalisation pratique	80
3.2.3	Paramètres de test	85
3.3	Résultats et perspectives	85
3.3.1	Véhicules de test "simples"	86
3.3.2	Véhicules de test "encapsulés par du parylène fluoré"	92
3.3.3	Prototypes et derniers tests	97
3.4	Conclusion	101
4	Analyse électrostatique	103
4.1	Introduction - Objectifs	103
4.2	Présentation de l'analyse électrostatique	104
4.2.1	Définition de la géométrie	104
4.2.2	Définition des propriétés des matériaux	106

4.2.3	Choix et définition des équations à résoudre	107
4.2.4	Définition du maillage	108
4.3	Résultats	110
4.3.1	Véhicule de test "simple"	110
4.3.2	Véhicule de test "simple" contenant des irrégularités	115
4.3.3	Véhicule de test "encapsulé par du parylène"	117
4.3.4	Véhicule de test "DBC"	121
4.3.5	Véhicule de test "câblé"	124
4.3.6	Structure 3D haute température	129
4.4	Conclusion	132
5	Réalisation pratique	135
5.1	Définition et généralités	135
5.2	Préparation des substrats DBC	136
5.2.1	Nettoyage des substrats	138
5.2.2	Photolithographie	139
5.2.2.1	Film Riston <i>Plate Master</i> PM275	140
5.2.2.2	La résine Az nLof 2070	144
5.2.2.3	Le <i>spray Positiv 20</i>	146
5.2.2.4	La résine SN 1000	147
5.2.2.5	La résine MC <i>Dip Coating</i>	148
5.2.2.6	Substrats DBC finaux	152
5.3	Préparation des puces	153
5.4	Assemblage de la structure	155
5.5	Protection	164
5.6	Conclusion	167
	Conclusion générale et perspectives	169
	Publications scientifiques	173
	Bibliographie générale	175

Table des figures

1.1	Fonctions de base des deux différents champs d'applications [1].	6
1.2	Évolution de la température de jonction en fonction du calibre en tension, pour des puces en silicium et en carbure de silicium [2].	7
1.3	Domaine de fonctionnement pour des puces en silicium [2].	8
1.4	Vue en coupe d'un module de puissance [3].	8
1.5	Images de deux puces de puissances (transistors) reportés sur un substrat AlN métallisé pour former un bras d'onduleur (Doc. Université de Nottingham).	9
1.6	Coupe transversale schématique d'une puce de puissance (Diode).	9
1.7	Structure d'un substrat SMI (a) et d'un substrat céramique DBC (b) [2].	13
1.8	Représentations d'une grande variété de solutions d'attache de puces. Elles sont classées selon leur température de fonctionnement. Leur domaine d'application est également indiqué [4].	17
1.9	Image de connexions internes réalisées par fils de câblage (Semelab).	20
1.10	Principe du bilame : Déformation d'un assemblage de deux matériaux avec des coefficients de dilatation α différents lors des variations de température [2].	23
1.11	Fissuration de la brasure entre la puce et la métallisation supérieure du substrat [2].	24
1.12	Délamination de la couche métallique d'un substrat céramique métallisé (Université de Nottingham).	25
1.13	Photographie de " <i>Dimples</i> ", motifs gravés pour augmenter la tenue au cyclage thermique [5].	25
1.14	Vue en coupe d'un module de puissance classique et représentation schématique d'un module de puissance 3D.	27
1.15	Schéma de principe de l' <i>Under Bump Métallization</i>	27
1.16	Schéma de principe de la technologie DSI [3].	28
1.17	Image d'un assemblage par la technologie DSI [6].	28
1.18	Schéma de principe de la technologie DSI réalisée par l'Université de Nottingham [3].	29
1.19	Schéma de principe de la technologie SBI [3].	29
1.20	Module de puissance avec des interconnexions par des <i>bumps</i> cylindriques en cuivre [7].	30
1.21	Schéma de principe de la technologie MPIPPS [8].	31
1.22	Schéma de principe de la technologie <i>Dimple Array Interconnection</i> [9].	32
1.23	Photographie d'un boîtier <i>Press-pack</i> (Dynex Semiconductor).	33
1.24	Section d'un boîtier <i>Press Pack</i> [2].	33
1.25	Cellule de commutation utilisant la technologie <i>Press Pack</i> [10].	34

1.26	Module de puissance <i>MiniSKIip</i> avec des contacts à ressort [11].	34
1.27	Technologie " <i>Spring Pressure Contact</i> " [12].	35
1.28	Section d'un boîtier <i>StakPak</i> [11].	35
1.29	Module de puissance IPEM (<i>Integrated Power Electronics Module</i>) réalisé par la technologie <i>Embedded Power</i> [13].	36
1.30	Module de puissance réalisé par la technologie <i>Power Overlay</i> [14].	37
1.31	Schéma de principe de la technologie <i>Planar Package</i> [3].	38
1.32	Schéma de principe de la technologie des micro-poteaux proposée par Ludovic Ménager [3].	38
1.33	Schéma de principe de la technologie des micro-poteaux par Bassem Mouawad [3].	39
2.1	Schéma électrique d'un bras d'onduleur composé de deux puces JFET-SiC.	43
2.2	Représentation 3D (filaire) du bras d'onduleur réalisé par l'assemblage haute température.	44
2.3	Description des puces JFET-SiC montrant les motifs de la face supérieure.	45
2.4	Représentation schématique des substrats céramiques en alumine, nitrure d'aluminium et nitrure de silicium.	46
2.5	Motifs des substrats "Source" et "Drain" de la structure 3D proposée.	47
2.6	Représentation 3D de la face supérieure du substrat "Drain" gravée.	47
2.7	Représentation 3D de la face supérieure du substrat "Source" gravée. Zoom sur le "fer à cheval" et le "doigt" 1.	48
2.8	Vue schématique en coupe (agrandie à l'échelle) de l'interconnexion de la face avant d'une puce JFET au substrat "Source".	48
2.9	Coupe verticale d'une modélisation de la structure 3D assemblée.	49
2.10	Organigramme représentant les différents types de frittages [15].	50
2.11	Analyse dilatométrique réalisée durant le processus de frittage d'un échantillon d'après [15].	51
2.12	Évolution schématique de la porosité durant l'étape de frittage [15].	53
2.13	Représentation des différents types de déplacement de matière entre deux particules lors de l'étape de frittage [16] et conséquence sur la densité du matériau résultant.	54
2.14	Représentation de deux poudres de granulométries différentes dans le même état de frittage [15].	55
2.15	Influence de la taille des particules sur les cinétiques de frittage par diffusion superficielle (en noir) et diffusion en volume (en cyan) [15].	56
2.16	Influence de la température sur les cinétiques de frittage par diffusion superficielle (en noir) et diffusion en volume (en cyan) [15].	56
2.17	Influence de la température sur le type de déplacement de matière en fonction de l'avancement du frittage [16].	57
2.18	Presse chauffante développée au laboratoire pour le frittage de pâte d'argent.	59
2.19	Coupe métallographique d'un assemblage réalisée avec la nanopâte d'argent NanoTach [17].	60
2.20	Influence des additifs lors de la fabrication de pâte d'argent [18].	60
2.21	Photographies de l'espace entre les électrodes d'un échantillon : à gauche, aucune sollicitation (thermique et électrique) n'est appliquée ; à droite une différence de potentiel de 230 V et une température de 300°C sont appliquées ce qui provoque l'apparition de dendrites.	61

2.22	Procédé classique de migration d'argent [19].	62
2.23	Comparaison d'analyses thermogravimétriques (ATG) dynamiques de quatre encapsulants [20].	64
2.24	Comparaison d'analyses thermogravimétriques (ATG) isothermes du BDPA/PDA polyimide et du parylène fluoré [20].	65
2.25	Tenue diélectrique en fonction du vieillissement du parylène fluoré PA-F pour différentes températures de vieillissement dans l'air. [20].	66
2.26	Principe du processus de dépôt du parylène HT réalisé par la société SCS [21].	66
3.1	Images MEB d'une dendrite apparue lors du phénomène de migration d'argent.	69
3.2	Représentation des deux géométries utilisées dans la conception des véhicules de test.	71
3.3	Photographie d'un véhicule de test "simple" réalisé avec la géométrie initiale et la nanopâte d'argent.	71
3.4	Photographie d'un véhicule de test "simple" avec deux électrodes d'argent fritté espacées de 1,5 mm.	72
3.5	Images des deux étuves utilisées pour le processus de frittage des véhicules de test. A gauche, l'étuve Venticell 55 - Standard. A droite, l'étuve N30/45 HA.	72
3.6	Photographie d'un véhicule de test avec deux électrodes d'argent fritté espacées de 0.5 mm, encapsulé par du parylène F déposé par la société Comelec.	74
3.7	Photographie d'un véhicule de test avec deux électrodes d'argent fritté espacées de 1 mm, encapsulé par du parylène HT déposé par la société SCS.	74
3.8	Photographie d'un véhicule de test "DBC". Il est constitué de deux électrodes en cuivre avec une finition Nickel/Or espacées de 2 mm et un joint d'argent fritté.	75
3.9	Photographie d'un substrat céramique gravé contenant cinq géométries initiales et des électrodes avec une finition Nickel/Or.	76
3.10	Photographie d'un véhicule de test "câblé" avant la réalisation des fils de câblage. Il est constitué de deux électrodes en cuivre avec une finition Nickel/Or espacées de 2 mm et d'une diode attachée par un joint d'argent fritté.	77
3.11	Photographie des fils de câblage réalisés sur le véhicule de test.	78
3.12	Photographie des deux bancs de test automatisés utilisés pour l'étude expérimentale du phénomène de migration d'argent.	79
3.13	Schéma de principe illustrant le fonctionnement des deux bancs de test.	80
3.14	Courants de fuite mesurés sur cinq véhicules de test "simple" avec un espace de 1 mm, en fonction de la durée du test (1100 V, 275°C).	81
3.15	Représentation schématique de la composition du câble triaxial haute température.	81
3.16	Schéma de câblage de la SMU 2410. Configuration avec le câble triaxial haute température branché sur les sorties <i>Hi</i> et <i>Guard</i> [22].	82
3.17	Photographie de la carte à balayage haute tension Keithley 7154, reliée à la SMU 2410 et à 10 véhicules de test. Une des voies de sortie est débranchée pour présenter les deux types de câbles utilisés.	83

3.18	Photographie d'un échantillon monté dans le four et relié au système de mesure.	83
3.19	Photographie de l'arrière des équipements de mesure utilisés sur le premier banc.	84
3.20	Photographies de l'espace entre les électrodes de 24 échantillons. Deux échantillons par série ont été sélectionnées. Pour chaque échantillon, les clichés ont été pris avant (en haut) et après (en bas) l'apparition du mécanisme de défaillance.	88
3.21	Représentation logarithmique de l'inverse de la durée de vie des échantillons testés à 1100 V et 230 V et à une température de 300°C en fonction du champ électrique appliqué. ("sans e" signifie que l'effet de l'espace entre les électrodes n'a pas été pris en compte dans la modélisation). . .	90
3.22	Représentation semi-logarithmique de l'inverse de la durée de vie des échantillons testés sous un champ électrique de ≈ 1550 V/mm, en fonction de l'inverse de la température.	92
3.23	Photographie de l'espace entre les électrodes de 6 échantillons encapsulés. Deux échantillons par série testés à 300°C ont été représentés. Pour chaque échantillon, les clichés ont été pris avant (en haut) et après les essais (en bas).	93
3.24	Représentation logarithmique de l'inverse de la durée de vie des échantillons encapsulés, testés à 300°C, en fonction du champ électrique. Les échantillons qui atteignent 1000 heures (représentés avec une croix) n'ont pas montré de défaillances.	94
3.25	Photographie d'une brulure du parylène HT apparue dans l'espace entre les électrodes de 0,3 mm (série n° 13).	95
3.26	Photographie de l'espace entre les électrodes de 10 échantillons encapsulés. Deux échantillons par série testés à 275°C ont été représentés. Pour chaque échantillon, les clichés ont été pris avant (en haut) et après (en bas) les essais.	96
3.27	Représentation logarithmique de l'inverse de la durée de vie des échantillons encapsulés, testés à 275°C, en fonction du champ électrique. . .	96
3.28	Photographies de l'espace entre les électrodes de 4 échantillons. Le premier échantillon a un espace de 0,5 mm et les trois autres, un espace de 2 mm. Pour la série 21, le joint d'argent mesure 4 mm. Ils sont tous polarisés avec une tension de 500 V. Pour chaque échantillon, les clichés ont été pris avant et après les essais à 300°C.	98
3.29	Photographie du joint d'argent fritté d'un échantillon de la série 22. Le cliché de gauche a été pris avant les essais à 300°C. Le cliché de droite a été pris après les essais. Pendant les essais, l'argent s'est répandu dans toutes les directions sur les bords du joint.	98
3.30	Image MEB de l'espace entre les électrodes d'un échantillon (vue de dessus) de la série 21 et cartographie EDX individuelle de chacun des éléments chimiques présents sur l'échantillon.	100
3.31	Photographies de l'espace entre les électrodes des 4 échantillons testés. Ils ont tous un espace de 2 mm. Toutes les diodes sont polarisées en inverse avec une tension de 500 V. Pour chaque échantillon, les clichés ont été pris avant et après les essais à 300°C.	101

4.1	Photographie du véhicule de test "simple" modélisé et simulé. Il est constitué de deux électrodes en argent frittées sur un rectangle d'alumine de 35 mm x 15 mm.	103
4.2	Aperçu de l'interface du logiciel COMSOL Multiphysics (version 4.3b) avec une mise en évidence de la démarche à suivre pour la modélisation.	104
4.3	Représentation de la modélisation entière et de la zone simulée.	105
4.4	Représentation (en vue de dessus) des paramètres utilisés pour la modélisation numérique.	106
4.5	Représentation des conditions aux limites de la simulation. La donnée d'entrée et les limites aux frontières sont respectivement représentées en rouge et en bleu. Les dimensions, en noir, sont données à titre indicatif.	107
4.6	Représentation graphique des types d'élément de référence les plus utilisés [23]. Seuls les deux premiers ordres des types d'élément sont représentés.	109
4.7	Représentation des deux étapes pour mailler la géométrie « générique » : pavage d'une surface avec des éléments triangulaires puis extrusion dans le sens vertical pour former les éléments prismatiques.	109
4.8	Représentation de la ligne de coupe (en rouge) utilisée pour calculer la valeur moyenne du champ électrique dans le demi-espace inter-électrode (E). Elle est ajustée pour chacune des configurations.	110
4.9	Courbes du champ électrique en fonction du demi-espace inter-électrode pour chacune des quatre configurations et un maillage grossier (< 1150 éléments).	111
4.10	Valeurs maximales du champ électrique en fonction du nombre d'éléments de maillage pour les quatre configurations.	113
4.11	Courbes du champ électrique en fonction du demi-espace inter-électrode. Chaque courbe correspond à un nombre d'éléments de maillage.	114
4.12	Courbes du champ électrique en fonction du demi-espace inter-électrode obtenues pour chaque configuration avec un nombre d'éléments de 375600.	114
4.13	Représentation de la surface (en bleu) utilisée pour calculer la valeur moyenne du champ électrique au voisinage du quart d'électrode d'argent (E_n).	115
4.14	Représentation de la géométrie utilisée pour étudier l'impact d'une irrégularité de l'électrode d'argent sur le champ électrique.	116
4.15	Représentations du plan de coupe (en rouge) utilisée pour établir la répartition du champ électrique sur l'échantillon.	116
4.16	Représentation en vues de dessus de l'échantillon (configuration avec un demi-espace de 1 mm), selon le plan de coupe XY. La figure illustre une répartition obtenue avec une électrode déformée par une « bosse ».	117
4.17	Courbes du champ électrique en fonction du demi-espace inter-électrode. La courbe en cyan s'arrête au niveau de l'irrégularité (0,9 mm).	118
4.18	Représentation de la géométrie simulée pour le véhicule de test "encapsulé par du parylène". La couche simulée a une épaisseur de $20\mu\text{m}$	119
4.19	Représentation en perspective isométrique, du champ électrique présent dans la couche de parylène présente sur l'échantillon (configuration avec un demi-espace de 0,25 mm).	120
4.20	Courbes du champ électrique en fonction du demi-espace inter-électrode dans la couche de parylène pour chacune des configurations.	120
4.21	Représentation de la géométrie simulée pour le véhicule de test "DBC". Le demi-espace est de 1 mm et la position du joint d'argent de 0,2 mm.	121

4.22	Représentation de la ligne de coupe (en rouge) utilisée pour établir la répartition du champ électrique entre le joint d'argent fritté et le milieu de l'espace inter-électrode. Elle est ajustée pour chacun des cas analysés.	122
4.23	Courbes du champ électrique en fonction de l'espace entre le joint d'argent fritté et le milieu de l'espace inter-électrode pour les deux cas avec une position du joint de 0,2 mm.	122
4.24	Représentation logarithmique de l'inverse de la durée de vie en fonction des deux valeurs de champ électrique étudiés.	123
4.25	Représentation de la géométrie 2D simulée pour le véhicule de test "câblé".	125
4.26	Représentation de la ligne de coupe (en rouge) utilisée pour établir les répartitions du potentiel électrique et du champ électrique dans la diode.	126
4.27	En haut, répartition du potentiel électrique présent dans la géométrie. En bas, courbes du potentiel électrique et du champ électrique en fonction de la position verticale dans la diode.	127
4.28	Représentation du champ électrique présent aux alentours de la diode. Quatre zones de fortes concentrations de champ sont observées. Seulement deux sont situées à proximité du joint d'argent.	128
4.29	Représentation des deux lignes de coupe (en rouge) utilisée pour calculer les valeurs de \hat{E} . Elles sont placées dans les deux zones de fortes concentrations de champ observées à proximité du joint d'argent.	128
4.30	Représentation de la géométrie utilisée pour simuler la structure 3D haute température.	129
4.31	Représentation des trois données d'entrées de la simulation.	130
4.32	Représentation en perspective isométrique, du potentiel électrique présent dans la géométrie.	131
4.33	Répartition du champ électrique dans la structure 3D selon le plan de coupe YZ.	132
4.34	Représentation de la ligne de coupe (en rouge) utilisée pour calculer la valeur moyenne du champ électrique (\hat{E}) au niveau du contact de drain du JFET n° 1.	133
5.1	Représentation 3D (transparente) de la structure 3D haute température.	135
5.2	Vue schématique en coupe (agrandie à l'échelle) de l'interconnexion d'une puce JFET (4,08 x 4,08 mm ²) aux substrats "Source" et "Drain". Cette figure montre le facteur de forme élevé que doivent avoir les gravures pour assurer l'isolation entre grille et source tout en offrant des surfaces de contact suffisantes. Les dimensions pour une puce de taille 2,4 x 2,4 mm ² sont encore plus petites (cf. Paragraphe 2.2).	136
5.3	Processus de fabrication du substrat "Source" réalisé à partir des motifs du projet EPATH. Le substrat "Drain" est représenté à l'état final (Phases 6 et 7).	137
5.4	Photographie et principe de fonctionnement du laminateur M300 (Bernier Electronik).	140
5.5	Schéma de principe de l'insolation.	141
5.6	Photographie de l'aligneur de masques Q-2001CT utilisé au laboratoire (à gauche). Photographie d'un masque utilisé pour le film PM 275 dans le processus de fabrication (à droite).	141

5.7	Représentation schématique des deux méthodes de gravure : par ordre décroissant de taille de motifs (à gauche) et par demi-gravures successives (à droite).	143
5.8	Photographie de la machine à graver rotative PR 2030-S (Bernier Electronik) utilisée au laboratoire.	144
5.9	Photographie et principe de fonctionnement de la tournette KW-4A (Chemmat Technology Inc.).	145
5.10	Plaque chauffante Isotemp (Fisher scientific) utilisée pour le recuit des résines.	145
5.11	Photographies des dépôts réalisés avec la résine Az nLof 2070. Celle-ci n'a pas recouvert le haut des fers à cheval (a) et des doigts (b) (épaisseur de 150 μm). Elle a formé des sur-couches dans des endroits en partie recouverts (c).	146
5.12	Photographie et principe de fonctionnement du " <i>dip coater</i> " développé et conçu dans le cadre des travaux.	147
5.13	Etuve UNB 100 (Memmert) utilisée pour le recuit vertical des échantillons recevant des résines déposées par <i>dip Coating</i>	148
5.14	Photographie d'un dépôt réalisé avec la résine Mc <i>Dip Coating</i> et vue en coupe schématique (agrandie à l'échelle) selon l'axe A-A'. La majorité du motif d'une hauteur de 150 μm est correctement recouvert, excepté les bords du haut du fer à cheval et du doigt. Le couche de résine n'est pas à l'échelle.	150
5.15	Photographies d'un double dépôt réalisé avec la résine MC <i>Dip Coating</i> et le film PM 275. A gauche, le cliché présente le résultat de la photolithographie de la résine. Les bords du haut des motifs (qui apparaissent plus clairs) ne sont pas correctement recouverts. A droite, le cliché présente le résultat final du double dépôt, avec la photolithographie du film PM 275 terminée. La totalité du motif est protégé.	151
5.16	Photographie d'un masque utilisé pour la résine MC <i>Dip Coating</i> dans le processus de fabrication.	151
5.17	Photographies des substrats "Source" et "Drain" finaux. Le cliché du haut montre les faces supérieures des substrats avec les deux tailles de motifs. Le cliché du bas montre les faces arrières des substrats.	152
5.18	Mesure de l'épaisseur d'un fer à cheval et d'un doigt sur un substrat "Source", adapté à la taille de puce 2,4 x 2,4 mm ² , réalisée à l'aide du profilomètre Dektak 150 (Veeco). Deux niveaux de métallisation sont visibles. Ils ont chacun une épaisseur de $\approx 150 \mu\text{m}$. Les surgravures observées en L = 1 mm et L = 3 mm sont dues à une accumulation de perchlorure de fer dans les angles.	153
5.19	Photographie du support utilisé pour métalliser la face avant des puces dans le bâti d'évaporation sous vide. Le cliché représente la face inférieure du support (avec les logements des puces). Une puce 4,08 x 4,08 mm ² est placée dans son empreinte au centre. Le support mesure 10 x 10 cm ² et permet de traiter 9 puces 4,08 x 4,08 mm ² et 9 puces 2,4 x 2,4 mm ² à la fois.	154
5.20	Photographies d'une puce JFET de taille 4,08 x 4,08 mm ² . Le cliché de gauche représente la puce nettoyée avant le dépôt. Le cliché de droite représente le résultat du dépôt de la métallisation Ti/Ag à travers le masque de la figure 5.19.	155

5.21	Photographie des éléments nécessaires pour la fabrication des deux versions du module de puissance. La version de gauche qui utilise deux puces JFET de $2,4 \times 2,4 \text{ mm}^2$ est appelée « 2x2 » et celle de droite à base de deux puces JFET de $4,08 \times 4,08 \text{ mm}^2$ est baptisée « 4x4 ».	156
5.22	Photographie des supports utilisés pour l'assemblage des deux versions du module : 3 grands guides en céramique pour les substrats, 2 petits pour les puces, 2 croix en céramique (chutes de découpe des grands guides) et une cale métallique pour le pressage.	156
5.23	Processus d'assemblage du module de puissance.	157
5.24	Zoom sur les deux fers à cheval, les deux doigts et la bande d'un substrat "Source" lors de la phase 1. A gauche, la pâte est fraîchement sérigraphiée. A droite, elle a été séchée pendant 5 minutes à 85°C .	158
5.25	Photographie de la machine à sérigraphier manuelle Tecprint 400 (CIF) avec un pochoir en place.	158
5.26	Zoom sur la sérigraphie d'un fer à cheval. A gauche, la lame de verre est déposée sur de la pâte fraîchement sérigraphiée. A droite, elle est déposée sur de la pâte séchée pendant 5 minutes à 85°C .	159
5.27	Machine de "pick and place" utilisée pour placer avec précision les deux puces JFET sur le substrat "Source".	160
5.28	Photographie de la mise en place des supports pour fritter avec pression la première partie du module. Un grand guide en céramique mesure $5 \times 5 \text{ cm}^2$.	160
5.29	Photographie de l'assemblage de la première partie du module (un substrat "Source" et deux puces JFET).	161
5.30	Zoom sur les deux plots et la bande d'un substrat "Drain" lors de la phase 7. A gauche, la pâte est fraîchement sérigraphiée. A droite, elle a été séchée pendant 5 minutes à 85°C avec la barre de connexion positionnée sur la bande. De la pâte fraîche a ensuite été ajoutée sur la barre.	162
5.31	Photographie du module de puissance entier.	162
5.32	Transconductances avant et après les étapes d'assemblage du JFET n° 2 utilisé dans le module en version 4x4.	163
5.33	Photo du montage réalisé pour effectuer la caractérisation dynamique de la structure 3D terminée. Une interface en PCB a été au préalable réalisée pour permettre de faire les prises de contact sur le module rapidement et sans brasures.	164
5.34	Mesure de la tension aux bornes de la charge résistive. Les commutations sont réalisées à une fréquence de 10 Khz.	165
5.35	Représentation 3D (filaire) de la structure 3D haute température	165
5.36	Vue en coupe de la structure 3D haute température (sans les JFET SiC). La parylène HT forme une couche mince, transparente et uniforme d'une épaisseur de $20 \mu\text{m}$, même dans les cavités les plus complexes de la structure.	166
5.37	Schéma électrique d'un module de puissance complet [24].	171
5.38	Représentation 3D de l'interconnexion de la structure 3D au circuit de commande rapprochée. Seuls deux condensateurs de filtrage sont représentés.	172

Liste des tableaux

1.1	Propriétés physiques de différents matériaux semi-conducteurs.	10
1.2	Propriétés physiques générales des matériaux utilisés pour la conception des semelles.	11
1.3	Propriétés physiques générales des céramiques diélectriques utilisées dans les modules de puissance [25].	12
1.4	Méthodes utilisées pour métalliser les substrats céramiques [25].	14
1.5	Températures caractéristiques de quelques alliages de brasure [26].	18
1.6	Propriétés physiques de différents matériaux encapsulant [25].	21
1.7	Comparaison des technologies d'interconnexion 3D d'après [27]. Mises à jour effectuées selon les paragraphes précédents. Les + représentent des points forts, les - des points faibles. Les performances thermiques tiennent compte du refroidissement double face et de la résistance thermique. Les performances électriques tiennent compte de la tenue en tension, de l'inductance parasite et de la résistance électrique.	41
2.1	Différents types de déplacement de matière lors de l'étape de frittage [15].	53
2.2	Table comparative des propriétés physiques d'une brasure SnPb haute température, un joint d'argent fritté et de l'argent pur [18].	61
3.1	Récapitulatif des tests effectués. Pour chaque série, 5 échantillons sont testés (plus 1 témoin non polarisé). Les résultats (durée de vie moyenne) sont discutés plus loin dans le chapitre	87
4.1	Description des matériaux utilisés dans les modèles simulés. La permittivité relative et la conductivité électrique sont les deux seules propriétés physiques nécessaires pour les simulations.	106
4.2	Table récapitulative des différents maillages testés pour une configuration de 0,25 mm et une différence de potentiel de 550 V.	112
4.3	Résultats expérimentaux obtenus pour les quatre configurations avec les valeurs de \hat{E} et de E_n (valeur définie plus loin). Le nombre d'éléments est de 375600.	112
4.4	Résultats expérimentaux obtenus pour les quatre cas avec les valeurs de \hat{E} et de E_n	123

Introduction générale

Les propriétés semi-conductrices du silicium ont permis l'émergence au milieu du XX^{ème} siècle d'une seconde génération de composants de puissance [28]. De nos jours, le silicium est encore l'un des éléments essentiels pour l'électronique. Mais, dans de nombreux domaines, la limite d'utilisation de ce matériau est atteinte. En effet, les composants basse tension en silicium (quelques centaines de volts) ne peuvent pas fonctionner à une température supérieure à 200°C. Les composants silicium haute tension ($\geq 6,5$ kV) sont limités à une température de jonction plus basse (125°C). De plus, dans un environnement qui connaît de fortes variations de température (cyclage), le *packaging* (matériaux d'assemblage, d'isolation, et de connexion) actuel des composants subit d'importantes défaillances.

Or, dans des domaines tels que l'automobile, l'aéronautique, et le forage pétrolier de nouveaux besoins nécessitent de dépasser ces limites.

Dans l'automobile il faut réduire les coûts des systèmes électriques (plus important que le moteur et la transmission réunis [29]) ce qui oblige à les rapprocher des dispositifs mécaniques qu'ils contrôlent. Ainsi, certains systèmes doivent fonctionner près du moteur ou du châssis soit à des températures ambiantes comprises entre -40°C et 160°C.

L'aéronautique a pour objectif de réduire la complexité des câblages (hydrauliques) des avions commerciaux, ce qui nécessite de rapprocher les convertisseurs au plus près des actionneurs qu'ils commandent. De ce fait, certains dispositifs devront fonctionner près des turbines avec une température ambiante variant entre -55°C et 225°C. L'objectif de réduction de masse limite l'usage des systèmes thermiques. L'amplitude de température ambiante se reporte sur les composants des convertisseurs.

Le forage pétrolier, en raison des coûts générés par un arrêt de la production, a un important besoin de fiabiliser ses systèmes électroniques. Ainsi, certains dispositifs placés en profondeur (au plus près des têtes de forage) doivent fonctionner pendant plus de 5 ans à une température ambiante atteignant les 225°C.

Depuis quelques années, le recours à des matériaux semi-conducteur à large bande tel que le carbure de silicium (SiC), le nitrure de Gallium (GaN) et le diamant (C) a apporté en partie une solution pour la conception de composants de puissance fonctionnant en haute température ambiante (>200 °C) et/ou en haute tension (> 1 kV).

De plus, des recherches actuelles visent à développer un *packaging* adapté à ces nouveaux types de matériau et à de nouveaux environnements de fonctionnement. Le *packaging* doit supporter des températures plus élevées (en amplitude et en valeur crête), avoir une densité de puissance plus importante, tout en assurant une bonne fiabilité dans le temps. Or l'intégration planaire 2D, basée sur des reports de composants par brasure et des interconnexions via des fils de câblage, ne peut

plus répondre à ces nouvelles exigences. L'intégration tridimensionnelle constitue une piste de recherche importante. En particulier le passage de module 2D à des structures 3D permet d'améliorer simultanément les performances thermiques et électriques. Dans ce cadre, de nouvelles solutions de report de composants tel que le frittage d'argent sont également étudiées.

Le projet EPATH (Étude du *packaging* de composants SiC pour l'électronique de puissance Haute Température, 2008-2012) avait pour objectif la fabrication d'un module de puissance contenant des composants SiC et pouvant fonctionner à haute température ambiante.

Le projet THOR (2010-2014) a pour objectif de développer des convertisseurs haute puissance basés sur des matériaux semi-conducteurs à large bande interdite visant des tensions comprises entre 200V et 3000V et pouvant fonctionner à haute température ambiante.

Les présents travaux s'inscrivant dans le cadre des projets EPATH et THOR, ont visé au développement d'un module de puissance pour la haute température ambiante ($> 200^{\circ}\text{C}$) de type bras d'onduleur destiné à l'aéronautique. Pour ce faire, une nouvelle structure 3D basée sur la technologie *Direct Solder Interconnection* (DSI) a été mise au point. Deux puces JFET (1200V, 100 m Ω) en carbure de silicium ont été utilisées. Leurs reports ont été réalisés par frittage d'argent. Durant le développement de module de puissance, les attaches de puces par frittage d'argent ont fait l'objet d'une étude de fiabilité menée en deux phases, une première expérimentale et une seconde par voie de simulation. Nous nous sommes intéressés à un mode de défaillance particulier aux attaches d'argent fritté : la migration d'argent.

Cette thèse se décompose en quatre parties : un état de l'art sur le *packaging* de l'électronique de puissance, une présentation de la structure 3D haute température envisagée, une analyse du phénomène de migration d'argent et une description de la réalisation de la structure 3D.

Le premier chapitre du présent mémoire présente un état de l'art sur les différents éléments constitutifs d'un module de puissance 2D ainsi que sur les différentes solutions d'interconnexion 3D. Pour chacun de ces éléments ou solutions, leurs limites d'utilisation en haute température sont soulignées.

Le second chapitre est consacré à la présentation détaillée de tous les éléments constitutifs de la structure 3D haute température réalisée dans le cadre de ces travaux. Les raisons du choix de chacun des éléments sont explicitées dans l'objectif d'un fonctionnement à haute température.

Le troisième chapitre présente une étude expérimentale de la migration d'argent. Un protocole de test a spécialement été développé pour examiner ce phénomène de migration. Les résultats obtenus ont permis d'établir des lois de comportements en fonction de différents paramètres (champ électrique, température et présence d'oxygène).

Le quatrième chapitre expose une analyse électrostatique de la migration d'argent, réalisée à l'aide d'un logiciel de simulation numérique, COMSOL Multiphysics. Un modèle numérique de chacun des véhicules de test étudiés dans le chapitre III a été établi pour calculer la valeur du champ électrique au niveau de l'argent fritté. De la même manière, la structure 3D a été modélisée pour calculer la valeur du champ électrique au niveau de l'attache des puces, lors du fonctionnement du bras d'onduleur sur un bus HVDC aéronautique. Une corrélation de cette valeur avec les lois de comportement établies dans le chapitre précédent a permis de prévoir l'apparition ou non du phénomène de migration.

Le cinquième et dernier chapitre retrace les différentes étapes qui ont été nécessaires à la réalisation pratique de la structure 3D. Elle a commencé par la préparation de deux substrats DBC et de deux puces JFET. Elle s'est poursuivie par l'assemblage de l'ensemble et s'est terminée par une encapsulation par du parylène HT avant expérimentation.

Chapitre 1

État de l'art sur le *Packaging* de l'électronique de puissance

1.1 Introduction

Après un rappel de la fonction et du champ d'application de l'électronique de puissance, ce premier chapitre présente un état de l'art sur le *packaging*. Tout d'abord son rôle, les différents éléments constitutifs d'un module 2D avec pour chacun, leur limites d'utilisations en haute température ambiante ($> 200^{\circ}\text{C}$) et les principaux mécanismes de défaillances du module assemblé sont exposés.

Ensuite quatre nouvelles solutions d'interconnexion sont présentées. Reposant sur une intégration tridimensionnelle, elles permettent un fonctionnement en haute température et une optimisation des performances électriques.

Enfin, cette étude permet de valider le recours à des solutions 3D pour la réalisation d'un module aéronautique fonctionnant en haute température, objet des travaux de cette thèse.

1.2 Généralités sur l'électronique de puissance

L'électronique, par la diversité de ses applications, regroupe en fait plusieurs domaines. Elle constitue une « partie de la physique et concerne la technique qui étudie et utilise les variations de grandeurs électriques (champs électromagnétiques, charges électriques, etc.) » [30]. Il existe deux grands champs d'application de l'électronique (cf. Figure 1.1) : La première, l'électronique de traitement du signal [30], aussi appelée électronique des courants faibles [1], a pour rôle de traiter l'information. Sa fonction essentielle est l'amplification de signaux transportant des informations. Sa principale caractéristique est le gain, rapport entre les niveaux des signaux de sortie et d'entrée. On travaille en modulation. La seconde, l'électronique de puissance [30], aussi nommée électronique des courants forts [1], a pour objet le traitement de l'énergie pour en assurer son transport. Sa fonction originelle est la transformation de la forme, de l'amplitude et/ou de la fréquence des ondes qui transportent l'énergie électrique [31]. Sa première caractéristique est le rendement. Dans ce cas, on ne travaille plus en modulation, car les pertes que celle-ci engendre altèrent gravement le rendement. On travaille en commutation. Le composant élémentaire fonctionne donc en interrupteur.

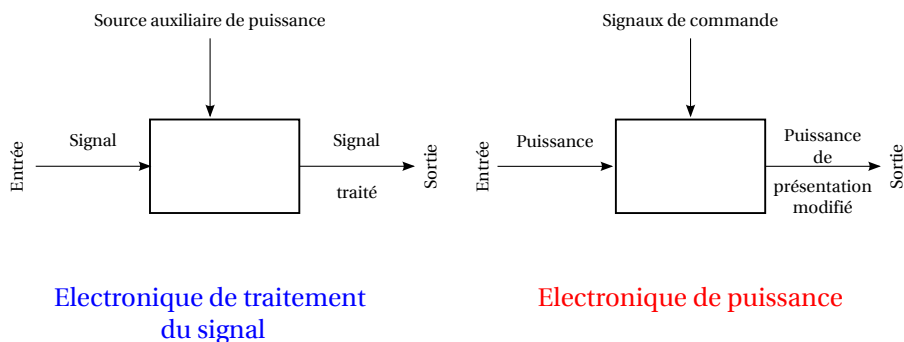


FIGURE 1.1: Fonctions de base des deux différents champs d'applications [1].

Ces deux champs d'application sont différents mais coexistent dans la plupart des systèmes automatiques. Ils emploient néanmoins un principe identique. Il faut, pour réaliser les fonctions souhaitées, assembler en parallèle et ou en série des composants (puces à semi-conducteur, résistances ...). Le type de composant reste quant à lui propre à chaque domaine. En électronique de puissance, ces composants sont intégrés dans des boîtiers adaptés à chaque besoin. Un boîtier avec une seule puce à l'intérieur est dénommé composant discret et un boîtier avec plusieurs puces, un module. Dans un sens plus large, il n'est plus question de boîtier mais de « *packaging* ». Le « *packaging* » est une union de plusieurs éléments plus ou moins critiques, indispensables au bon fonctionnement du système souhaité et détaillés ci-après.

1.3 Le *packaging*

1.3.1 Rôle du *packaging*

« Le *packaging* est une combinaison de techniques et de solutions technologiques pour transformer un ensemble d'éléments en un produit autonome » [32]. Les solutions technologiques étant propres à chaque domaine, on s'intéressera seulement à celles appropriées à l'électronique de puissance et plus spécifiquement à celles fonctionnant en haute température. Le *packaging* est ici l'environnement rapproché de la puce de puissance (à semi-conducteur). Il joue un rôle primordial dans son fonctionnement [2] et doit remplir certaines conditions pour assurer le bon fonctionnement de la puce :

- La tenue mécanique : Le *packaging* doit protéger la puce de l'humidité, de la poussière et de l'électricité statique [2]. Il la protège mécaniquement par une enceinte close, conçue en matière plastique, en céramique ou en métal. Cette enceinte fournit des moyens de fixer les composants au reste du système.
- La gestion thermique : Le *packaging* doit fournir un chemin de faible résistance thermique pour pouvoir évacuer la chaleur dissipée par la ou les puces qu'il contient [2]. C'est une des fonctions primordiales du *packaging*. En fonctionnement, les puces dissipent de la chaleur causée par les pertes en commutation et en conduction du composant [33]. Pour ne pas détériorer une puce de puissance, il faut l'utiliser dans son domaine de fonctionnement (*Safe Operating Area*, SOA). Il est délimité par la température dite de

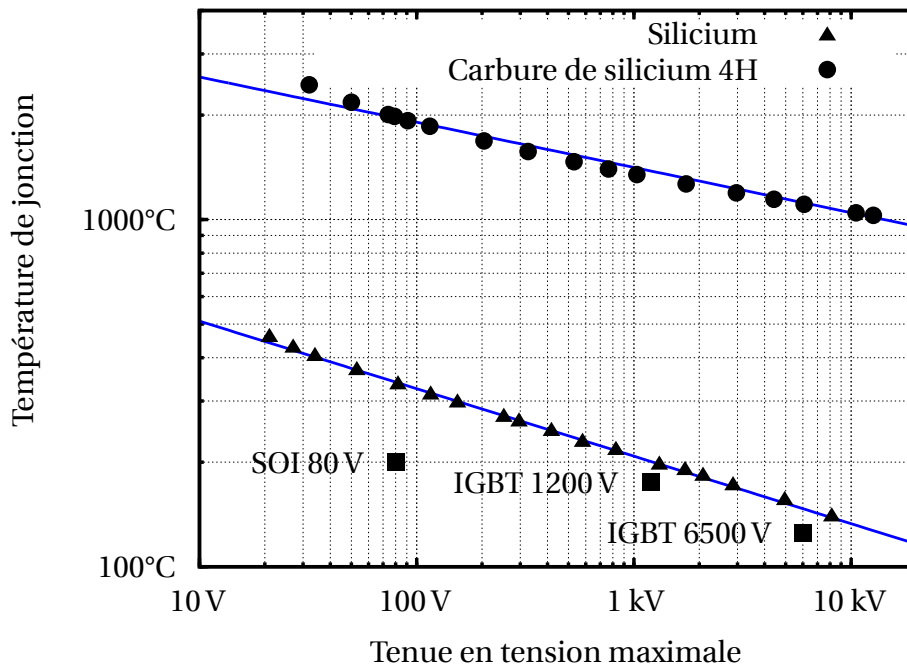


FIGURE 1.2: Évolution de la température de jonction en fonction du calibre en tension, pour des puces en silicium et en carbure de silicium [2].

jonction et le calibre en tension des puces. Pour une puce en silicium la température maximale admissible est comprise entre 125°C et 175°C, et dépend de sa tenue en tension (cf. Figure 1.2). Pour une puce en carbure de silicium, la température maximale admissible est limitée par le boîtier dont les matériaux et les techniques d'assemblage classiques ne supportent que rarement des températures supérieures à 200 °C (cf. Figure 1.3).

- Les connexions électriques : Le boîtier doit fournir, par l'intermédiaire de pattes, de cosses, ou de terminaux, un moyen d'accéder aux électrodes des puces. Le dimensionnement de ces connexions est primordial. Leur résistance, leur inductance et leur capacité doivent être faibles pour ne pas dégrader le comportement électrique du composant (notamment en commutation). De plus leur tenue en tension doit être au minimum identique à celle des puces qu'elles alimentent.
- L'isolation électrique interne et externe : Le *packaging* doit protéger ses composants de tout risque de court circuit. Pour un module de puissance, toutes les surfaces externes sont généralement isolées, et seuls les terminaux sont connectés au circuit électrique.

Chaque partie du boîtier doit être définie correctement pour lui permettre de remplir ces quatre fonctions, notamment vis à vis des contraintes imposées par la haute température ambiante.

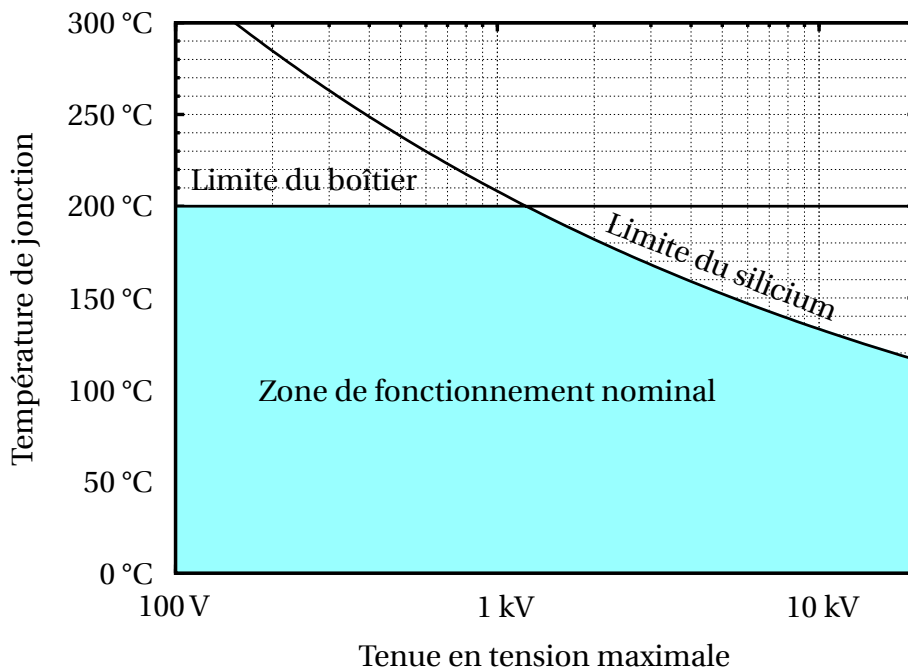


FIGURE 1.3: Domaine de fonctionnement pour des puces en silicium [2].

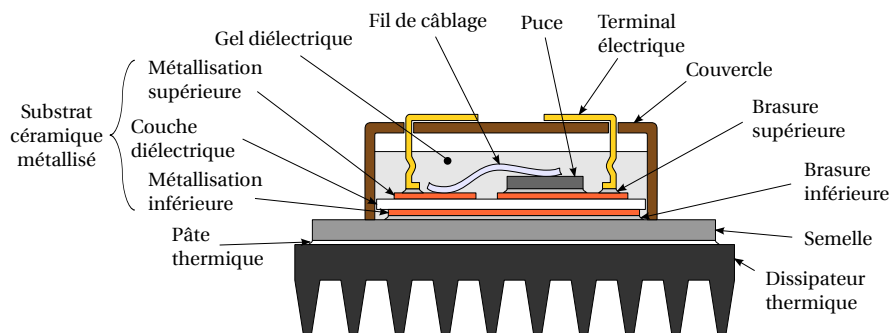


FIGURE 1.4: Vue en coupe d'un module de puissance [3].

1.3.2 Composition d'un module 2D

Dans ce qui suit, les éléments constitutifs d'un module 2D (ou planaire) sont détaillés (cf. Figure 1.4) en mettant en évidence les points limitant l'utilisation en haute température.

1.3.2.1 Les puces de puissance

Les puces de puissance à semi-conducteur sont des parties élémentaires d'un module de puissance. Elles ont une structure verticale, c'est-à-dire que les faces inférieures et supérieures jouent un rôle électrique. Cela nécessite une attache de puce qui assure, en plus du refroidissement et de la tenue mécanique, la connexion électrique. Elles sont reportées à l'aide d'alliages de brasure sur des substrats céra-

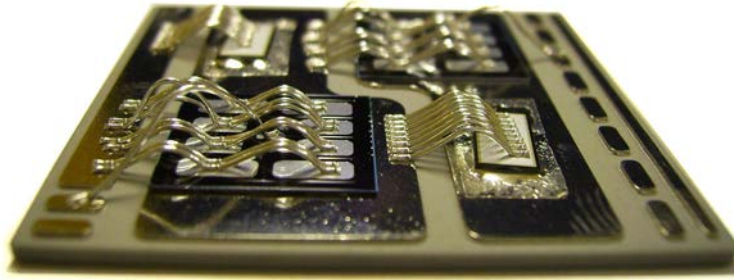


FIGURE 1.5: Images de deux puces de puissances (transistors) reportés sur un substrat AlN métallisé pour former un bras d'onduleur (Doc. Université de Nottingham).

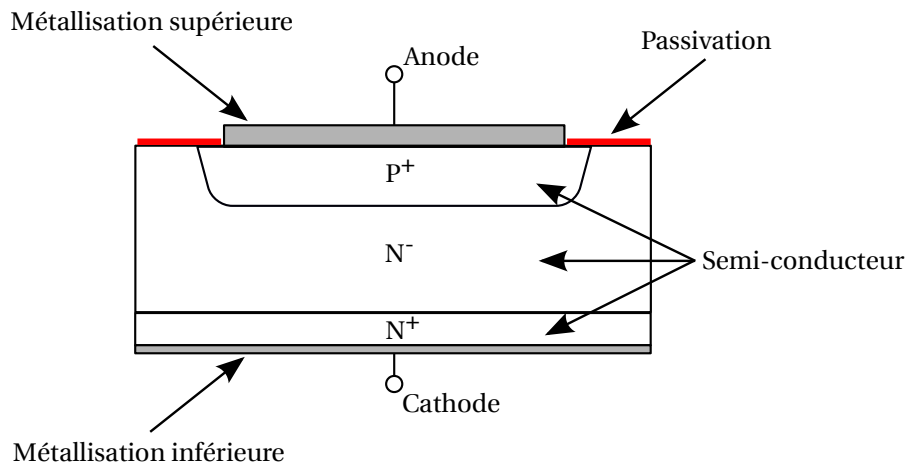


FIGURE 1.6: Coupe transversale schématique d'une puce de puissance (Diode).

miques métallisés (cf. Figure 1.5) tandis que les connexions internes sont assurés par des fils de câblage. Elles sont composées de trois parties principales (cf. Figure 1.6) :

- Un matériau semi-conducteur dont l'épaisseur est comprise entre quelques dizaines et quelques centaines de micromètres. Il existe différents types de matériau semi-conducteur (cf. Table 1.1) :
 - Le silicium (Si) est le matériau le plus utilisé pour la réalisation de composants de puissance. Il présente néanmoins certains inconvénients. Les composants en silicium polarisés à quelques centaines de volt ne peuvent pas fonctionner à une température supérieure à 200°C [34]. De plus, c'est encore pire pour des composants silicium haute tension (tels que les IGBT 6,5 kV). Ils sont limités à une température de jonction plus basse (125°C). Le silicium ne peut donc pas être utilisé pour des applications en haute température et en très haute tension. Cette limitation est due à son champ de claquage restreint et sa faible largeur de bande interdite.
 - L'arséniure de gallium (GaAs) est très utilisé dans les domaines de l'op-

Matériau	Bande interdite (eV)	Champ électrique (MV.cm ⁻¹)	Permittivité relative	CTE (ppm/°C)	Conductivité thermique (W.K ⁻¹ .cm ⁻¹)
Si	1,12 ^[35]	0,3 ^[35]	11,7 ^[34]	2,6 ^[36]	1,5 ^[35]
GaAs	1,4 ^[35]	0,4 ^[35]	12,9 ^[34]	5,73 ^[36]	0,5 ^[35]
SiC-3C	2,3 ^[34]	1,5 ^[35]	9,6 ^[34]	3,8 ^[36]	5 ^[34]
SiC-6H	2,9 ^[35]	2,2 ^[35]	9,7 ^[35]	4,3 ^[36]	5 ^[34]
SiC-4H	3,26 ^[35]	2,5 ^[35]	10 ^[35]	3,7 ^[36]	5 ^[34]
GaN	3,36 ^[35]	2 ^[35]	8,9 ^[34]	-	1,3 ^[35]
C	5,6 ^[34]	10 ^[35]	5,7 ^[34]	0,8 ^[36]	20 ^[35]

TABLE 1.1: Propriétés physiques de différents matériaux semi-conducteurs.

toélectronique et de l'hyper fréquence [34]. Il est donné dans le tableau 1.1 à titre de comparaison.

- Le carbure de silicium (SiC) est un des matériaux les plus prometteurs pour la réalisation de composants de puissance. Sa large bande interdite, son excellente conductivité thermique et son champ critique élevé lui permettent de fonctionner en très haute température (supérieure à 400°C) et en très haute tension (en théorie jusqu'à une centaine de kilovolts)[34]. Il existe environ 200 variétés de SiC appelés polytypes. Chaque polytype possède ses propres propriétés physiques. Seul les types 3C, 6H et 4H ont atteint une certaine maturité technologique et sont utilisés en électronique de puissance.
 - Le nitrure de gallium (GaN) est un matériau étudié pour la conception des composants de puissance. Il n'existe pas pour l'instant sous forme de substrat massif permettant de faire des composants verticaux.
 - Le diamant est le matériau idéal pour la conception de composants de puissance. Ses excellentes propriétés thermiques et électriques lui permettent de fonctionner en haute température et/ou en haute tension. Cependant son utilisation en tant que semi-conducteur est encore en phase de développement. Il ne peut pas être utilisé en électronique de puissance à l'heure actuelle.
- Des électrodes métallisées sur la face supérieure et sur la face inférieure. La diode (cf. Figure 1.6) ne comporte qu'une seule électrode métallisée sur la face supérieure et une seule électrode sur la face inférieure. Les métallisations dépendent de la technique d'assemblage utilisée. Pour des puces reportées par brasure, la face inférieure est généralement métallisée par une couche d'argent d'une épaisseur de 1 μm à 2 μm . Pour des connexions par fils de câblage (aluminium) la face supérieure est généralement métallisées par une couche d'aluminium (allié avec d'autres matériaux en faible quantité tel que le silicium ou le cuivre) d'une épaisseur de 3 μm .
- Des couches de passivation sur la face supérieure. Ce sont des couches organiques (type polyimide) limitées en température (se dégradent en quelques heures pour des températures supérieures à 350°C) qui ont pour rôle de limiter les risques de claquage et les courants de fuite sur la face supérieure de la puce.

La taille des puces peut varier de 2x2 mm² à 14x14 mm² voire plus.

	Conductivité thermique ($W.m^{-1}.^{\circ}C^{-1}$)	Résistance à la traction (MPa)	Coefficient de dilatation (ppm/ $^{\circ}C$)	Masse volumique ($g.cm^{-3}$)
Cuivre	398 ^[25]	210 ^[37]	17.8 ^[25]	8.96 ^[25]
Aluminium	238 ^[25]	40-50 ^[37]	23.6 ^[25]	2.7 ^[25]
Composite Cuivre/molybdène	145-275 ^[25]	-	6.8-13.1 ^[25]	9.32-10.02 ^[25]
Composite Cuivre/Tungstène	130-209 ^[25]	407-510 ^[25]	5.6-9.06 ^[25]	14.87-17.22 ^[25]
AlSiC	150-226 ^[25]	207-350 ^[25]	6.2-13.8 ^[25]	2.96-3.04 ^[25]

TABLE 1.2: Propriétés physiques générales des matériaux utilisés pour la conception des semelles.

1.3.2.2 La semelle

La semelle se situe entre le substrat céramique métallisé et le dissipateur thermique (cf. Figure 1.4). C'est la surface d'échange thermique et de liaison mécanique entre le module et le dissipateur thermique [2]. Elle doit évacuer la chaleur produite par l'échauffement des puces lors de leur fonctionnement. Quatre critères doivent être pris en compte dans le choix de son matériau (cf. Table 1.2). Les deux premiers sont les performances thermiques et mécaniques. Les matériaux métalliques, notamment le cuivre, remplissent parfaitement ces critères.

Le troisième concerne le coefficient de dilatation (CTE). Ce coefficient représente la tendance à se dilater d'un matériau sous l'effet de la chaleur. Il est donc important que tous les matériaux se dilatent de la même manière pour éviter toute fissuration. Dans un module, le substrat étant en général directement brasé sur la semelle, les différences de coefficient de dilatation entre la semelle et le substrat engendrent d'importantes contraintes aux interfaces. Pour limiter ces contraintes, les semelles métalliques sont remplacées par des matériaux tels que les composites de cuivre ou l'AlSiC (Composite d'Aluminium et de Carbure de Silicium). Ces matériaux présentent de très bonnes performances thermiques et offrent la possibilité de faire varier leur coefficient de dilatation en agissant sur leur composition. Cette possibilité les rend compatibles avec des applications en haute température car leur coefficient de dilatation peut être plus proche de celui du substrat et donc limiter les contraintes aux interfaces.

Le quatrième critère est la masse volumique. Cet aspect est important pour des systèmes destinés aux transports. Il faut que le module (ou le boîtier) soit le plus léger possible. L'AlSiC a une masse réduite. Cependant, ce matériau est difficile à usiner et nécessite une finition spécifique pour le rendre compatible avec les techniques d'assemblages.

Selon les applications visées et le type de substrat utilisé dans le module, il est également possible de ne pas utiliser de semelle.

1.3.2.3 Le substrat

Le substrat se situe entre les puces à semi-conducteur et la semelle (cf. Figure 1.4). Il a pour rôle d'assurer l'interconnexion des composants électroniques du module de puissance, leur assemblage mécanique, leur isolation électrique et l'évacuation de la chaleur qu'ils dissipent vers le dissipateur thermique. Il existe plu-

	Conductivité thermique ($W.m^{-1}.^{\circ}C^{-1}$)	Coefficient de dilatation (ppm/ $^{\circ}C$)	Contrainte à la flexion (Mpa)	Coût (Base Al_2O_3 96 %)
Al_2O_3 (96 %)	24	6	317	1X
Al_2O_3 (99 %)	33	7.2	345	2X
AlN	150-180	4.6	360	4X
Si_3N_4	70	3	932	2.5X
BeO	270	7	250	5X

TABLE 1.3: Propriétés physiques générales des céramiques diélectriques utilisées dans les modules de puissance [25].

sieurs sortes de substrat (composite, métallique, céramique...). En électronique de puissance, ils doivent répondre à certaines exigences [25] :

— Électrique

- Résistivité élevée ($> 10^{12} \Omega cm$)
- Constante diélectrique faible (< 15)
- Tenue diélectrique élevée ($> 8 kV/mm$)

— Thermique

- Conductivité thermique élevée ($> 30 W.m^{-1}.^{\circ}C^{-1}$)
- Coefficient de dilatation proche de celui des puces (Silicium : 2,6 ppm/ $^{\circ}C$)
- Résistance à des températures élevées ($\geq 300^{\circ}C - 400^{\circ}C$)

— Mécanique

- Résistance à la flexion élevée ($> 200 MPa$)
- Résistance à la traction élevée ($> 200 MPa$)
- Usinable (couper, percer, polir...)

— Poids et coût

- Masse volumique faible ($< 4000 Kg/m^3$)
- Coût proche de celui de l'alumine (Al_2O_3)

Le circuit imprimé (PCB en anglais), formé d'un composite de fibre de verre-epoxy avec des couches de cuivres assemblées par laminage [2], très utilisé en électronique du signal, n'est pas une solution satisfaisante en électronique de (forte) puissance : mauvaise conductivité thermique ($< 1 W.m^{-1}.^{\circ}C^{-1}$), fort coefficient de dilatation ($\approx 60 ppm/^{\circ}C$), et température de fonctionnement limitée ($< 200^{\circ}C$).

Le substrat métallique isolé (SMI ou IMS en anglais, Figure 1.7 (a)), formé d'un circuit imprimé simple face collé sur une semelle métallique (généralement en aluminium), utilisé pour des puissances plus élevées (quelques kilowatts), n'est pas non plus une solution satisfaisante en électronique de puissance haute température. Son épaisseur d'isolant verre-epoxy plus faible ($\approx 100 \mu m$ contre 1,6 mm pour un circuit imprimé) améliore la conductivité thermique du circuit imprimé. Néanmoins, son coefficient de dilatation (proche de celui de l'aluminium, 23,6 ppm/ $^{\circ}C$) et sa température de fonctionnement limitée ne suffisent toujours pas.

Pour répondre à ces exigences thermiques, il faut avoir recours à des substrats isolants à base de matériaux céramiques (cf. Figure 1.7 (b)). La table 1.3 répertorie quatre céramiques utilisables :

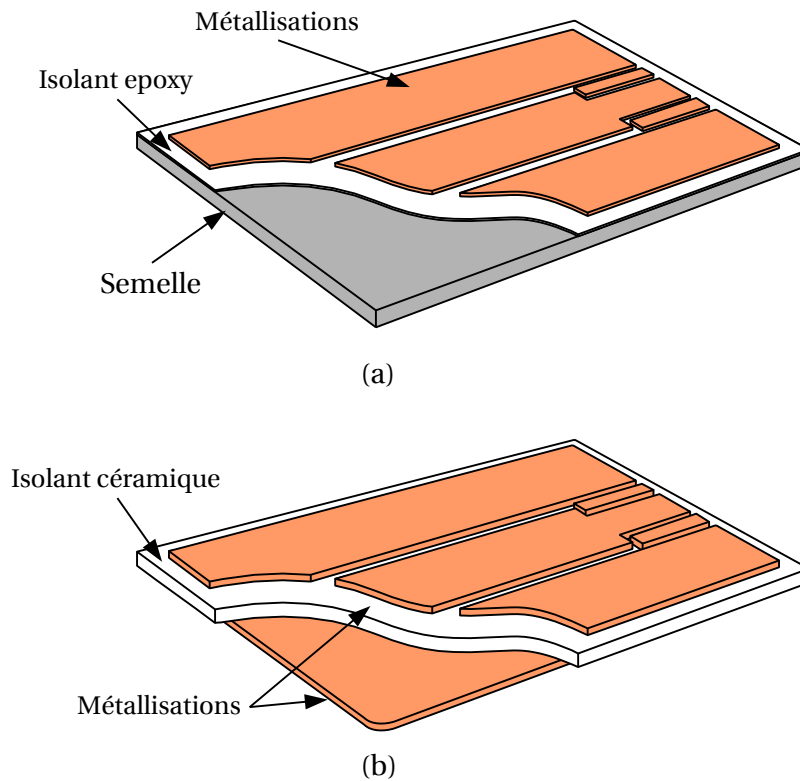


FIGURE 1.7: Structure d'un substrat SMI (a) et d'un substrat céramique DBC (b) [2].

- L'alumine (Al_2O_3) est la céramique la plus économique. Elle existe sous plusieurs niveaux de puretés (généralement 96% et 99%) mais a dans tout les cas une mauvaise conductivité thermique (environ 6% de celle du cuivre pour une pureté de 96% et 9% pour une pureté de 99%).
- Le nitrure d'aluminium (AlN) est une des céramiques les plus performantes. Elle a une bonne conductivité thermique ($150 - 180 \text{ W.m}^{-1}.\text{°C}^{-1}$) et un coefficient de dilatation relativement proche de celui des puces. Elle est essentiellement utilisée dans des applications de haute performance.
- Le nitrure de silicium (Si_3N_4) est une céramique prometteuse. Elle a une contrainte à la flexion élevée (932 MPa) lui permettant d'être utilisé sans le renfort d'une semelle et un coefficient de dilatation proche de celui des puces.
- L'oxyde de béryllium (BeO) a une excellente conductivité thermique ($270 \text{ W.m}^{-1}.\text{°C}^{-1}$) mais un coefficient de dilatation élevé (7 ppm/°C). Elle est très rarement utilisée en raison de sa toxicité (sous forme de poudre et de vapeur)

Il existe plusieurs méthodes permettant de métalliser les substrats isolants à base de matériau céramique [25]. Ces méthodes sont présentées dans la table 1.4 :

- Film épais : Une pâte chargée en particules métalliques est déposée par sérigraphie sur le substrat céramique. Une fois séchée, la pâte est recuite à haute température. L'épaisseur obtenue est généralement inférieure ou égale à $50 \mu\text{m}$ bien qu'elle puisse atteindre $300 \mu\text{m}$ pour des applications de puissance [38]. Il existe trois catégories de film épais :

Méthodes	Catégories	Matériaux
Film épais	Polymère	Résine polymère
	Cermet	Au ; Ag ; Cu ; Pd/Ag ; Pt/Au ; Pt/Ag
	Réfractaire	W ; Mo ; Mo/Mn
Film mince	Pulvérisation	Au ; Ag ; Cu ; Al
	Évaporation	Au ; Ag ; Cu ; Al
Electrodéposition	Film mince	Mo/Mn (évaporation ou pulvérisation), Cu (electroless), Cu (électrodéposition)
	Film épais	Cu (sérigraphie), Cu (electroless), Cu (électrodéposition)
Report de feuilles métalliques	AMB	Ti ou Zr, Cu ou Al
	DBC	Soudure eutectique du Cu
	DAB	Soudure par phase liquide transitoire (Si ; Ge ; Ag ; Cu), Al
Projection de poudre	CGS	Al/Cu

TABLE 1.4: Méthodes utilisées pour métalliser les substrats céramiques [25].

- Le film épais polymérique (PTF en anglais), est une résine polymère mélangée avec des particules conductrices, résistives ou isolantes. Elle est généralement recuite à une température entre 120°C et 165°C. Sa température de fonctionnement est limitée (il semble que ses propriétés se détériorent pour une température de 85°C [39]). Elle est très utilisée sur des substrats organiques et plastiques.
 - Le cermet, mélange d'élément actif, adhésif, de solvant et de liant organique est la catégorie de film épais la plus populaire. Le mélange est généralement recuit à une température entre 850°C et 1000°C. Sa température de fonctionnement peut être élevée. Sa résistance à la fatigue thermique est bonne. Elle est très utilisée sur des substrats céramiques et a une bonne adhésion.
 - Le réfractaire est une forme spéciale de films épais cermet. Il est généralement recuit à une température entre 1500°C et 1600°C dans une atmosphère réduite. Il peut fonctionner en haute température. Sa résistance à la fatigue thermique est très bonne. Son adhésion au substrat est forte.
- Film mince : Une couche de matériau tel que l'or, l'argent, le cuivre ou l'aluminium (cf. Table 1.4) est déposée par pulvérisation ou évaporation sur la surface entière du substrat qui est masquée pour obtenir les formes de pistes voulues. L'épaisseur de la couche obtenue est généralement inférieure à 2,5 μm , ce qui limite son utilisation pour des applications de puissance. L'adhésion de la couche au substrat est très forte. Sa résistance à la fatigue thermique est excellente.
- Electrodéposition : Une première couche est déposée sur le substrat par la méthode de film mince ou de film épais. Cette première couche sert d'électrode pour faire croître une épaisseur plus importante de cuivre. L'ensemble est recuit à une température élevée dans une atmosphère d'azote pour améliorer l'adhésion sur le substrat. La résistance à la fatigue thermique est bonne. L'épaisseur de la couche totale obtenue est généralement comprise entre 120

μm et $200 \mu\text{m}$. Cependant cette technique n'est apparemment pas très utilisée pour les modules de puissance [2].

- Report de feuilles métalliques : Une feuille métallique épaisse (plusieurs centaines de microns) est reportée de part et d'autre du substrat. Trois techniques différentes permettent d'obtenir un joint entre les feuilles métalliques et le substrat :
 - La technique AMB (en anglais *Active Metal Braze*) est un procédé de brasage particulier. Un métal d'apport sous forme de pâte, déposé par sériographie, contenant des éléments actifs tel que le Titane ou le Zirconium (exemple de métal d'apport, $72\text{Ag}/28\text{Cu}/3\text{TiH}_2/3\text{Zr}$) est utilisé pour réaliser le joint entre les feuilles métalliques (cuivre ou aluminium) et le substrat. Cette technique est largement utilisée sur des substrats céramiques en nitrure d'aluminium (AlN) et en nitrure de silicium (Si_3N_4) et a une bonne adhésion dans les deux cas. Sa résistance à la fatigue thermique est excellente.
 - La technique DBC (en anglais *Direct Bonded Copper*) est un procédé dit "direct" à haute température. Les feuilles métalliques utilisées sont du cuivre. L'empilement cuivre-céramique est chauffé à une température de $\approx 1070^\circ\text{C}$ dans une atmosphère d'azote. Cette température est 10°C à 17°C en dessous du point de fusion du cuivre, mais au dessus du point de fusion du cuivre oxydé (présence d'un eutectique dans le diagramme de phase Cu- O_2). Une fine couche de la feuille métallique oxydée fond et se répand à l'interface cuivre-céramique. Une fois refroidie, elle forme un joint présentant une très forte adhésion entre le substrat et le cuivre. L'épaisseur de la couche de cuivre obtenue est généralement comprise entre $\approx 200 \mu\text{m}$ et $\approx 500 \mu\text{m}$. Cette technique est principalement utilisée avec l'alumine (cf. Table 1.3). Il est possible d'utiliser le nitrure d'aluminium (AlN) et le nitrure de silicium (Si_3N_4), cependant il faut passer par une étape préalable d'oxydation à une température de 1250°C .
 - La technique DAB (en anglais *Direct Aluminium Bonded*) est une technique similaire à celle du DBC. Le cuivre est remplacé par de l'aluminium. Une couche de silicium, germanium, argent ou cuivre est utilisée pour abaisser la température de fusion de l'aluminium (phase liquide transitoire).
- *Cold Gazed Spraying* : Une couche aluminium/cuivre est pulvérisée avec un gaz froid sur le substrat. L'épaisseur obtenue est généralement de $\approx 300 \mu\text{m}$. Pour le moment, cette nouvelle technique n'est utilisée uniquement que sur l'alumine (Al_2O_3) [40].

Les méthodes de métallisation des substrats céramiques sont pour la plupart réalisées à haute température, ce qui nécessite de métalliser les deux cotés du substrat en même temps. En effet, lors du refroidissement, l'importante différence entre les coefficients de dilatation des céramiques (compris entre $3 \text{ ppm}/^\circ\text{C}$ et $7,2 \text{ ppm}/^\circ\text{C}$) et celui du cuivre ($17,8 \text{ ppm}/^\circ\text{C}$) ou de l'aluminium ($23,6 \text{ ppm}/^\circ\text{C}$) engendrent des contraintes mécaniques importantes pouvant provoquer la déformation des assemblages. Pour pallier ce problème, l'assemblage de "sandwich" à trois couches métal/céramique/métal, permet de conserver un assemblage plan.

1.3.2.4 Techniques d'interconnexion

La Brasure

C'est une technique d'assemblage utilisée à plusieurs reprises dans les modules en électronique de puissance. Généralement, elle est employée dans deux étapes : le report des puces sur le substrat et le report de ce dernier sur la semelle (cf. Figure 1.4). Elle doit assurer un bon maintien mécanique, une bonne conductivité thermique et une bonne conductivité électrique. Elle se décompose en trois phases successives :

- Dépôt de l'alliage de brasure par sérigraphie, dispense ou sous forme de pré-forme
- Recuit à une température propre à chaque alliage (température du liquidus)
- Refroidissement jusqu'à température ambiante

Les deux étapes de brasure sont réalisées successivement. De ce fait, il faut choisir deux alliages de brasure ayant des températures de fusion distinctes [2]. La première température doit être supérieure d'au moins 40°C par rapport à la seconde [25] pour éviter que les attaches de puce ne se réliquéfient lors du report du substrat sur la semelle.

Les températures de fusion ont également deux conditions à respecter. Elles doivent être supérieures d'au moins 10°C (en fait plus à cause de la température homologue décrite ci-dessous) à la température de jonction maximale des puces (de 125°C à 175°C pour des puces en Si) et inférieure à la température maximale supportée par les puces (habituellement 350°C pour des puces en Si)[2].

La température est une cause importante de la dégradation d'une brasure. Au delà d'une certaine température, ses propriétés diminuent. Afin de conserver son intégrité, il ne faut pas dépasser une certaine température maximale d'utilisation bien inférieure à sa température de fusion. On définit ainsi le ratio appelé température homologue par :

$$T_h = \frac{T_{nom}}{T_{fusion}} \quad (1.1)$$

T_h : Température homologue

T_{nom} : Température nominale de fonctionnement du joint de brasure (K)

T_{fusion} : Température de fusion du joint de brasure (K)

D'une manière courante en électronique de puissance, la température homologue est fixée à 0,8 [2].

La directive européenne RoHS entrée en vigueur en Juillet 2006¹ vise à limiter l'utilisation de six substances dangereuses telles que le plomb dans les systèmes électroniques. Sa principale conséquence est la suppression à terme des alliages contenant du plomb, très utilisés notamment sous la forme 63Sn37Pb (63 % d'étain et 37 % de plomb) qui possède un point de fusion à 183°C (cf. Table1.5). Pour le moment, les brasures tendres "haute température" à forte teneur en plomb, très utilisées pour les attaches de puces, ne sont pas directement concernées.

Le choix des brasures doit tenir compte des restrictions vues ci dessus, mais également prendre en considération les performances électriques (faible résistivité), thermiques (bonne conductivité) et mécaniques (la brasure doit absorber les

1. *Restriction of the Use of Certain Hazardous Substances in electrical and electronic equipment*, directive 2002/95/CE

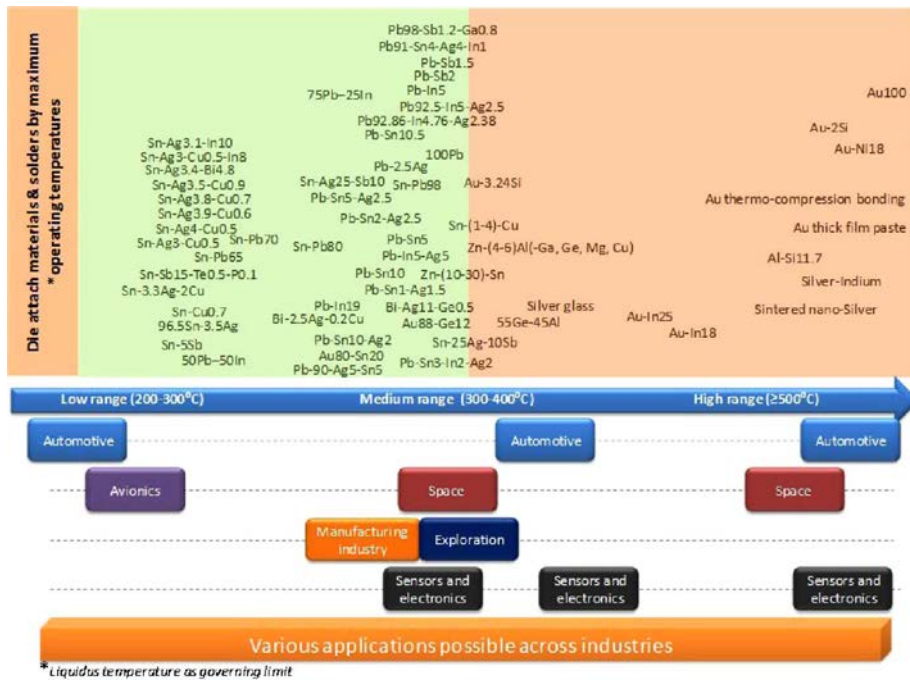


FIGURE 1.8: Représentations d'une grande variété de solutions d'attache de puces. Elles sont classées selon leur température de fonctionnement. Leur domaine d'application est également indiqué [4].

différences de coefficient de dilatation entre puce et substrat). De plus, il faut également que l'alliage choisi soit compatible avec la métallisation ou la finition des puces et des substrats.

Solutions de report "haute température"

Des puces en carbure de silicium sont disponibles sur le marché depuis une dizaine d'années. Les techniques d'assemblage courantes telles que l'utilisation de l'alliage 63Sn/37Pb ne sont pas adaptées à des applications haute température. Il est nécessaire d'étudier des solutions alternatives. Ces attaches de puces pour la haute température doivent répondre aux exigences vues dans le paragraphe précédent. Plusieurs de ces solutions sont représentées sur la figure 1.8. Nous allons nous intéresser en particulier :

- Aux brasures à base de plomb (Pb)
- Aux brasures à base d'or (Au)
- Aux brasures à bases de Zinc (Zn)
- Aux brasures à bases de Bismuth (Bi)
- Au *Transient Liquid Phase Bonding*
- Au frittage d'argent

Quelques alliages de brasures existants, représentatifs des quatre types évoqués dans la liste ci dessus, sont présentés dans la table 1.5.

Composition	Liquidus/Solidus(°C)
63Sn/37Pb	183/183
5Sn/95Pb	312/308
80Au/20Sn	280/280
88Au/12Ge	356/356
98Au/2Si	800/800
93Zn/4Al/3Mg	346/358
89Zn/6Al/5Ge	359/375
97,4Bi/2,6Ag	263/263
89Bi/11Ag	360/360

TABLE 1.5: Températures caractéristiques de quelques alliages de brasure [26].

Les brasures haute température à base de plomb (Pb) : Elles sont couramment utilisées en électronique. La température de fusion de ces brasures est généralement comprise entre 200 et 300°C (cf. Table 1.5). Elle dépend de la teneur en plomb et du métal d'alliage utilisé (étain, argent, indium...). Elle augmente avec la teneur en plomb de la brasure [4]. Cependant une teneur de plomb trop élevée entraîne une diminution de la qualité de la brasure. Des zones de vide et des fissures apparaissent en raison d'un temps de refusion plus important. Dans la partie précédente, il a été précisé que pour le moment, ce type de brasure n'était pas directement concerné par la directive européenne RoHS. Elle bénéficie d'une dérogation pour les applications militaires, aéronautiques et spatiales. Néanmoins, cette dérogation a pris fin en 2013 pour tout les secteurs d'activité. L'utilisation de ces brasures n'est donc plus possible dans le futur. De plus, leur température maximale d'utilisation (200°C) est trop juste par rapport à la température de fonctionnement (> 200°C) souhaitée pour le module réalisé dans cette thèse.

Les brasures haute température à base d'or (Au) : Elles sont largement utilisées dans des applications industrielles. L'or est un excellent choix pour les brasures, car il offre de bonnes propriétés thermiques et électriques (conductivités thermique et électrique élevées avec des valeurs respectivement de $318 \text{ W.m}^{-1}.\text{K}^{-1}$, et $45,2.10^6 \text{ S.m}^{-1}$). Les températures de fusion sont très variables et sont comprises entre 280°C et 950°C (cf. Table 1.5). La concentration en or de ce type de brasure est très importante (80% au minimum) par rapport à la proportion de métal d'alliage utilisé (étain, germanium, silicium...). L'or est néanmoins un des métaux les plus chers du marché, ce qui limite son utilisation pour le module réalisé dans cette thèse.

Les brasures haute température à base de zinc (Zn) : Elles sont envisagées pour remplacer les brasures à base d'or (Au). Le prix élevé de ces dernières a entraîné des investigations sur des solutions moins coûteuses. Le prix du zinc moins élevé et sa disponibilité en large quantité le présentent comme un candidat idéal [4]. Les températures de fusion des alliages à base de Zinc sont comprises entre 300°C et 375°C (cf. Table 1.5). Malgré tout, son utilisation dans des attaches de puces pour la haute température présente quelques inconvénients. Quels que soient les alliages de métaux utilisés (aluminium, magnésium, germanium...), le zinc est un métal très sensible à l'oxydation. Son usage dans des environnements sévères (humidité,

haute température...) devient donc difficile. L'utilisation d'aluminium permet de le protéger contre l'oxydation, mais une concentration trop forte entraîne une chute de ses propriétés thermiques et électriques ainsi qu'une diminution de sa tenue en cyclage. Une faible concentration est peu efficace. La température maximale d'utilisation de ces alliages de brasure est également trop juste (240°C) pour pouvoir considérer cette solution pour le module de cette thèse.

Les brasures à base de bismuth (Bi) : Elles représentent le quatrième et dernier type de brasure envisagé pour des attaches de puces pour la haute température. Les alliages Bi/Ag sont les plus souvent utilisés. En effet, l'ajout d'argent permet d'améliorer la ductilité de l'attache. De plus, ces brasures Bi/Ag ont des propriétés de conduction et des températures de fusion qui augmentent avec la concentration en argent. Ces dernières sont comprises entre 263°C et 360°C (cf. Table 1.5). Néanmoins, la résistance au cyclage des brasures Bi/Ag est faible. Des lacunes dans l'attache et des délaminations au sein de la zone périphérique de la puce apparaissent. Le bismuth est également un métal avec une très mauvaise mouillabilité. Il est possible de lui ajouter des dopants tel que de l'étain, du césium, du cuivre ou du germanium pour l'améliorer [4]. La température maximale d'utilisation des alliages Bi/Ag (230 °C) est trop juste pour envisager d'utiliser cette solution dans le module de cette thèse.

Les investigations menées sur ces quatre types de brasures pour la haute température ont montré que ces techniques d'assemblage n'étaient pas adaptées pour la réalisation d'attache de puces SiC. Quasiment aucune de ces brasures n'a une température maximale d'utilisation compatible avec la température de fonctionnement (> 200°C) attendue du module réalisé dans cette thèse. De ce fait, les deux techniques présentées dans la suite de ce paragraphe sont donc des solutions alternatives aux brasures.

A la différence des brasures, les deux procédés suivants permettent de réaliser une attache à une température bien inférieure à sa température de fusion. Leur but est de créer des assemblages supportant des températures élevées sans pour autant avoir à dépasser cette température durant la réalisation. La mise en œuvre en est donc moins complexe.

Le Transient Liquid Phase Bonding : Le TLPB (brasure en phase liquide transitoire) consiste à intercaler un matériau possédant une température de fusion relativement basse (par exemple de l'étain) entre les deux matériaux à joindre (par exemple des métallisations d'argent ou de cuivre) [2]. L'ensemble est ensuite chauffé (avec éventuellement l'ajout de pression). Après un certains temps, la phase liquide diffuse et se dilue dans les phases solides. L'alliage final ainsi obtenu contient une très faible proportion de matériau à bas point de fusion. De ce fait, il possède une température de fusion bien plus élevée [41]. Cette technique est adaptée à la réalisation d'attaches haute température. En revanche, pour assurer des temps de mise en œuvre raisonnables, l'épaisseur du matériau intercalé doit être assez fine, de l'ordre de 10 μm [42]. Les surfaces connectées entre elles par cette technique doivent donc être de très bonne qualité (planéité, rugosité) pour être compatibles avec cette technique.

Le frittage d'argent : Cette technique permet d'obtenir un matériau massif à partir d'une pâte chauffée en dessous du point de fusion du matériau [18]. Les proprié-

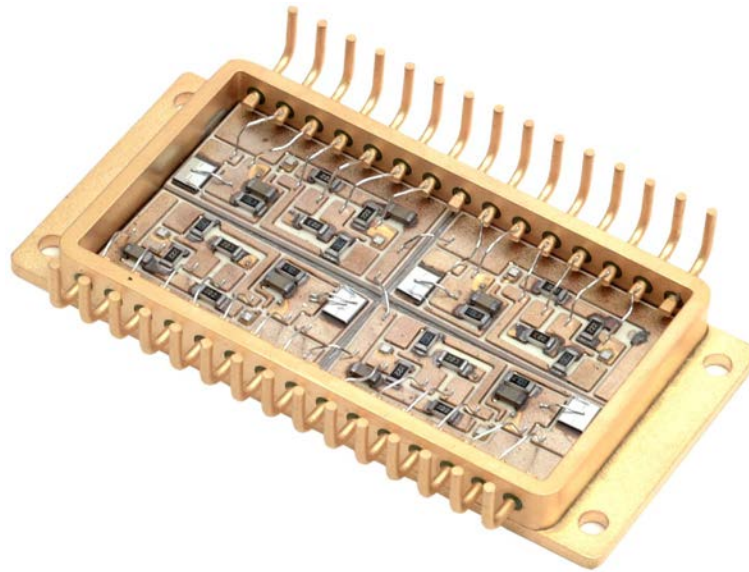


FIGURE 1.9: Image de connexions internes réalisées par fils de câblage (Semelab).

tés du matériau massif obtenu par frittage sont comparables à celles du matériau pur. En ce qui concerne les attaches de puces, la pâte est composée de particules d'argent et de produits chimiques (appelés liant et solvant) [2]. Un chauffage modéré (250°C) permet d'éliminer les produits chimiques de la pâte et de réaliser son frittage [42]. A cette température nettement inférieure à la température de fusion de l'argent (961°C), les particules s'agglomèrent (processus de frittage) pour former un solide faiblement poreux. L'attache ainsi obtenue a des propriétés électriques et thermiques très proches de celles de l'argent pur. Théoriquement, elle a donc une température de fusion de 961°C .

Ces deux techniques répondent aux exigences vues dans le paragraphe précédent et sont adaptées à la réalisation d'attaches de puces haute température. Elles sont donc compatibles avec le module réalisé dans cette thèse.

1.3.2.5 Fil de câblage

Le fil de câblage (*wirebonding*) est une connexion interne du module de puissance. Il permet de réaliser des interconnexions entre divers éléments du module (cf. Figure 1.9). En électronique de puissance, le fort courant commuté par les puces ($\approx 200\text{ A}$ pour des puces de $10 \times 10\text{ mm}^2$) nécessite d'avoir des interconnexions de très faible résistivité. Pour répondre à cette exigence, de nombreux fils de câblage de fort diamètre (jusqu'à $\approx 500\text{ }\mu\text{m}$) sont mis en parallèle (cf. Figure 1.5). Ces fils sont réalisés en or, en aluminium, en argent ou en cuivre. Le matériau le plus utilisé est l'aluminium car il offre une résistivité acceptable et un coût faible. Néanmoins la faible résistance aux cyclages thermiques d'un fil de câblage, en raison de la différence de coefficients de dilatation entre le silicium et l'aluminium, peut constituer une limite à son utilisation dans les applications en haute température. Pour diminuer encore la résistivité des interconnexions, il est possible de remplacer les nombreux fils de câblage par des rubans (de l'ordre de 2 mm de largeur par

Matériau	Résistance mécanique (Mpa)	Module d'élasticité (Gpa)	Conductivité thermique ($W.m^{-1}.K^{-1}$)	CTE (ppm/°C)	Constante diélectrique
Gel silicone	-	-	0.16	-	2.7
Silicone	10.3	2.21	0.15-0.31	70	2.9-4.0
Parylène	45-76	-	0.08-0.12	35-69	-
Acrylique	12.4-13.8	0.69-10.34	0.12-0.25	50-90	-
Polyuréthane	5.5-55	0.172-34.5	0.07-0.31	100-200	5.9-85
Époxy	55-82	2.76-3.45	0.17-0.21	45-65	3.2-3.8

TABLE 1.6: Propriétés physiques de différents matériaux encapsulant [25].

quelques centaines de microns d'épaisseur). Cette technique connue sous le nom de *ribbon bonding* [42] commence à apparaître dans les modules. Un fil de câblage se comporte comme une inductance parasite de valeur comprise entre 15 nH et 30 nH [43]. Cette inductance parasite a des répercussions sur le fonctionnement des puces. En effet, elle entraîne des sur-tensions lors des commutations des puces actives, qui peuvent les endommager, perturbe leurs signaux de commande [43] et augmente leurs temps de commutation ce qui diminue leur fréquence de fonctionnement tout en introduisant un impact négatif sur les pertes. Cette inductance parasite forme donc une limite électrique pour l'utilisation de fil de câblage.

1.3.2.6 Terminal électrique

Le terminal électrique est un conducteur reliant les métallisations du substrat à l'extérieur du boîtier ou à d'autres substrats métallisés (cf. Figure 1.4). Il doit posséder une bonne conductivité électrique, une résistance à l'oxydation et une bonne tenue mécanique. De plus, il doit présenter une bonne mouillabilité des alliages de brasure. Par conséquent le choix d'un cuivre allié (cuivre étain...) ou d'un alliage à base de nickel convient [2]. Dans un module, les terminaux sont des pièces relativement massives ce qui nécessite de les munir de dispositifs d'absorption de la dilatation (amincissements, chicanes...) afin de ne pas transmettre d'efforts aux substrats lors des cyclages thermiques. Il existe plusieurs solutions pour assembler la connectique avec les substrats tels que les terminaux brasés, les terminaux reliés par fils de câblage, les terminaux formés par l'extension des métallisations du substrat ou les terminaux connectés par ressort [2].

1.3.2.7 Encapsulation

L'encapsulation d'un module de puissance contribue au respect de la condition de protection mécanique que doit remplir le *packaging* [2]. Elle doit également protéger les puces et l'assemblage d'agents extérieurs nocifs (humidité, produits chimiques et gaz) et jouer le rôle de protection électrique. Elle est conçue en deux parties (cf. Figure 1.4) :

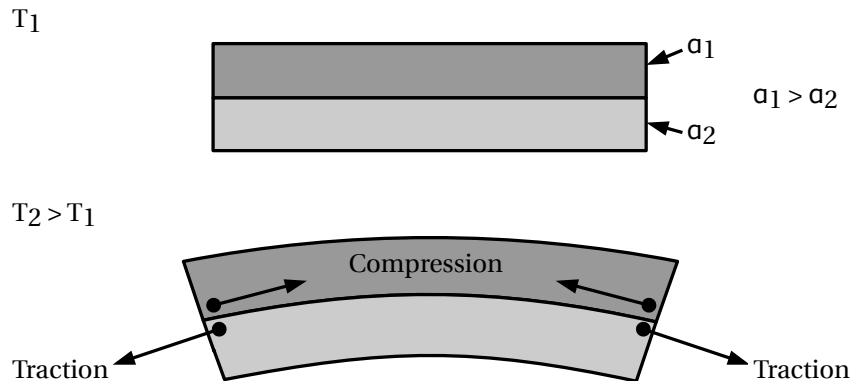
- Un boîtier composé d'une ceinture et d'un couvercle. Cette enceinte close est conçue en matière plastique, en céramique ou en métal et protège mécaniquement les puces et les éléments du module. Elle les protège également de l'environnement extérieur (humidité, poussière, électricité statique...) et permet de fixer les terminaux électriques à des distances normées [25]. En-

fin, elle fournit des moyens (vissage, clipsage) pour fixer le module au reste du système.

- Un matériau d'encapsulation. Il remplit l'intérieur du module et a également pour rôle de protéger les puces et les éléments du module de l'environnement extérieur (humidité, poussière, produits chimiques...) [25]. De plus, il fournit une isolation électrique supplémentaire entre les composants. Il doit répondre à certaines exigences [25] :
 - Être chimiquement compatible avec les puces.
 - Être imperméable à l'humidité et aux gaz.
 - Avoir de bonnes propriétés thermiques (CTE, et conductivité thermique). Il doit supporter des températures comprises entre -50°C et 300°C .
 - Avoir une tenue diélectrique élevée (plusieurs kilovolts par millimètre).
 - Avoir une bonne résistance mécanique et transmettre un minimum de contraintes mécaniques aux puces et aux fils de câblage.
 - S'appliquer facilement et avoir une forte adhésion.

Il existe plusieurs types de matériau d'encapsulation (cf. Table 1.6) :

- Le silicone, sous forme de gel, est un des choix les plus classiques dans les modules d'électronique de puissance. En effet, il remplit bien les exigences présentées ci dessus. Cependant, sa mise en œuvre s'avère parfois difficile car des bulles peuvent se former dans le matériau. Pour éviter la formation de ces bulles d'air qui vont dégrader sa tenue diélectrique il est nécessaire de le dégazer lors de son application (en le soumettant à un léger vide).
- Le silicone peut être utilisé comme une sur-couche pour le silicone sous forme de gel. Il n'est pas possible de l'utiliser comme seul encapsulant en raison de sa rigidité (module d'élasticité de 2.2 Gpa) et de son fort coefficient de dilatation ($70 \text{ ppm}/^{\circ}\text{C}$). En contact direct avec les composants il entraînerait des problèmes de fiabilité. En revanche sa double couche avec le silicone sous forme de gel est acceptable. Elle est notamment très utile pour des applications en haute température. Néanmoins, son manque de résistance mécanique est un véritable inconvénient [25].
- Le parylène a une durée de vie et une fiabilité supérieures aux autres matériaux de la table 1.6. Il est déposé par phase vapeur dans une atmosphère sous vide (0,1 torr) et à température ambiante [21]. Le parylène s'infiltré partout (angles, coins, trous...) et se dépose de manière uniforme sur toute surface exposée. Sous ces conditions de dépôt, les composants ne subissent aucune contrainte mécanique. L'épaisseur de dépôt peut être comprise entre 50 nm et $100 \mu\text{m}$ avec une tenue diélectrique de $\approx 2 \text{ MV}/\text{mm}$ [44], [45]. Ce matériau a été découvert dans la fin des années 60 [46] et commence à être de plus en plus étudié aujourd'hui. Il existe plusieurs types de parylène dont seule une variété fluorée est adaptée à la haute température [45]. Cette dernière peut fonctionner à des températures inférieures ou égales à 350°C . Le parylène est très intéressant pour des applications en électronique de puissance haute température et va être étudié dans le cadre de cette thèse.



T_1 : Température ambiante

T_2 : Elevation de température due à l'échauffement des composants en fonctionnement

FIGURE 1.10: Principe du bilame : Déformation d'un assemblage de deux matériaux avec des coefficients de dilatation α différents lors des variations de température [2].

- L'acrylique est un matériau d'encapsulation performant. Il a de bonnes propriétés électriques et est relativement facile à appliquer. Néanmoins, ce n'est pas un bon choix pour des modules de puissance. Sa faible résistance mécanique et sa faible température de fonctionnement (80°C à 100°C) sont insuffisantes.
- Le polyuréthane a une excellente résistance aux produits chimiques et à l'humidité. Il a également une bonne tenue diélectrique et une bonne résistance mécanique. Il peut être utilisé de la même manière que le silicone, comme couche de renfort, mais il n'est pas compatible avec le silicone sous forme de gel. Il est nécessaire de le dégazer lors de son application. Ce n'est pas un bon choix pour les modules de puissance car il ne peut pas fonctionner à une température supérieure à 125°C.
- L'époxy a une bonne résistance aux produits chimiques et à l'humidité. Il a également une bonne résistance mécanique. Il peut être utilisé de la même manière que le silicone et le polyuréthane, comme couche de renfort. Il est très utilisé en électronique de puissance et peut fonctionner à des températures supérieures à 125°C. Néanmoins il est nécessaire de le dégazer et son utilisation surtout en haute température peut être nocive [25].

1.3.3 Mécanismes de défaillance

Même en fonctionnement normal, dans la zone de sécurité du composant (SOA, Figure 1.3), le module de puissance se dégrade. En effet, son usage active des mécanismes de vieillissement et de fatigue thermo-mécanique, qui à long terme entraînent la défaillance du composant. Le mécanisme élémentaire à l'origine de la fatigue thermo-mécanique est illustré Figure 1.10. Deux matériaux avec des coefficients de dilatation différents (α_1 , α_2) sont assemblés. Lorsque l'assemblage est

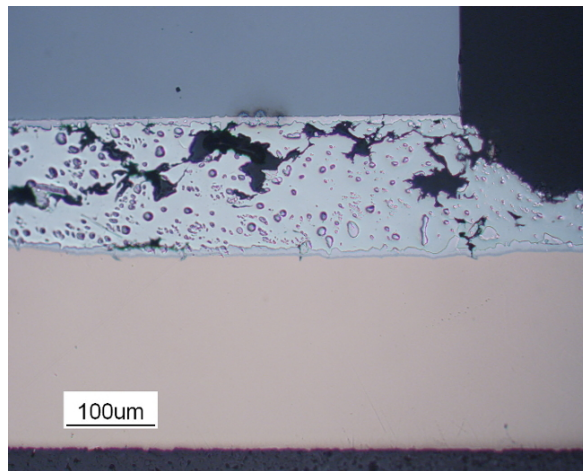


FIGURE 1.11: Fissuration de la brasure entre la puce et la métallisation supérieure du substrat [2].

soumis à une variation de température (passage de T_1 à T_2) il se déforme (principe du bilame). Le matériau avec le plus grand coefficient de dilatation (α_1) subit des contraintes de compression. Le matériau avec le plus petit coefficient de dilatation subit quant à lui des contraintes de traction. Par conséquent, l'interface entre les deux matériaux subit une contrainte de cisaillement. La répétition de cette contrainte au cours de la vie de l'assemblage (cyclage thermique), entraîne la fatigue puis la délamination de l'interface ou la fissuration d'une des deux couches [2]. Il existe plusieurs exemples de fatigue thermo-mécanique dans un module :

- Fissuration du fil de câblage [47]
- Fissuration de l'interface fil de câblage/métallisation supérieure de la puce. Cela peut entraîner son décollement [48].
- Fissuration de la brasure entre la puce et la métallisation supérieure du substrat [2] (cf. Figure 1.11)
- Fissuration de la céramique du substrat (fissure conchoïdale) [49]. Cela peut entraîner la délamination des couche métalliques (cf. Figure 1.12).

Dans le cas du fil de câblage, il existe deux solutions pour limiter ces phénomènes de dégradations. La première est de déposer une résine polymère sur le pied du fil de câblage [50]. La seconde est d'ajouter une couche de molybdène entre le fil de câblage et la métallisation supérieure de la puce [51]. En ce qui concerne le substrat il existe également deux solutions. La première est de diminuer l'épaisseur des couches de métallisation [52] [5]. La seconde est de graver des motifs, appelés *dimples*, en bordure des pistes (cf. Figure 1.13)[52] [5].

Le fonctionnement d'un module de puissance en haute température entraîne également des détériorations des éléments du module :

- Dégradations des matériaux organiques. Les couches organiques (type polyimide) constituant les passivations de la puce se dégradent en quelques heures au dessus de 350°C [41], même si elles supportent des pointes de température jusqu'à 600°C .

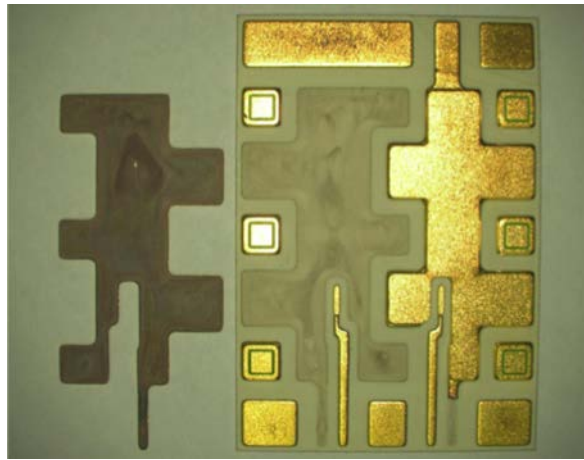


FIGURE 1.12: Délamination de la couche métallique d'un substrat céramique métallisé (Université de Nottingham).

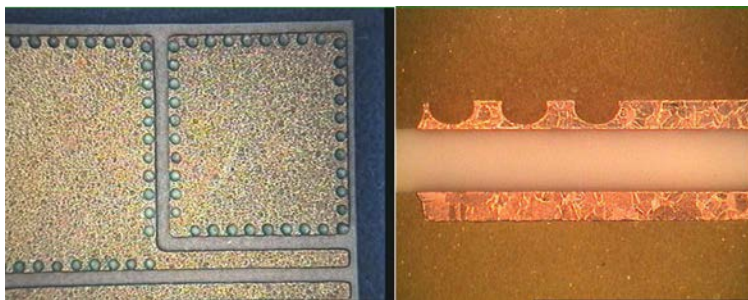


FIGURE 1.13: Photographie de "Dimples", motifs gravés pour augmenter la tenue au cyclage thermique [5].

- Défaillance des brasures. Les brasures utilisées dans le module pour les différents reports se reliquéfient si la température dépasse leur température de fusion.

1.4 Conclusion sur le module 2D

Dans cette première partie de chapitre, une présentation détaillée d'un module 2D a été réalisée. Ce dernier a été décomposé en sept éléments principaux : les puces, la semelle, le substrat, la brasure, le fil de câblage, les terminaux et l'encapsulant.

Pour chacun de ces éléments, les limites d'utilisation en haute température (> 200°C) et les performances électriques ont été étudiées. Au niveau thermique, à l'exception du fil de câblage et des brasures, tous ces éléments ont montré la capacité de fonctionner en haute température en utilisant pour certains des matériaux différents (SiC pour les puces, AlN pour les substrats, parylène pour l'encapsulant). Au niveau électrique, à l'exception du fil de câblage, aucun de ces éléments n'a présenté de limites particulières.

A la suite de cette première partie de chapitre, nous allons présenter de nouvelles solutions de packaging pour répondre aux besoins de performances thermiques et électriques plus élevées.

1.5 Module 3D

1.5.1 Définitions et généralités

Les recherches actuelles en électronique de puissance ont pour ambition de créer des modules de puissance plus compacts et avec de meilleures performances électriques, thermiques et mécaniques. Elles visent à augmenter la densité de puissance. Cette augmentation a des répercussions directes sur le *packaging*. Il doit dissiper une quantité de chaleur de plus en plus importante dans un espace de plus en plus réduit, assurer une isolation électrique entre pistes de plus en plus grandes (isolation électrique interne) et avoir des propriétés électriques (résistance électrique, inductances parasites) suffisantes pour la montée en puissance et en fréquence. Certaines technologies actuelles, tel que les fils de câblage, pourtant matures, ne permettent pas de remplir ces nouvelles conditions. En effet ils possèdent des limites électriques (inductance parasite importante [43]) et thermique (refroidissement simple face) limitant voire contradictoire avec une augmentation de la densité de puissance. Pour répondre à ces nouveaux besoins, de nouvelles solutions permettant une intégration tridimensionnelle sont apparues (cf. Figure 1.14). L'utilisation de la troisième dimension permet d'améliorer les propriétés électriques (résistance électrique, inductances parasites) et thermiques (refroidissement double face). Plusieurs types de solutions ont été développés :

- Contact brasé
- Contact pressé et par ressort
- Contact par dépôt métallique
- Contact collé

1.5.2 Contact brasé

Cette solution est essentiellement développée par le CPES (*Center for Power Electronics Systems*) à Virginia Tech [53]. Elle a pour principe d'attacher par brasure les deux faces des puces sur deux substrats DBC. Cependant le report par brasure de la face avant des puces n'est pas possible directement. L'accroche de la brasure directement sur les métallisations supérieures en aluminium n'est pas possible [54] [55]. Une métallisation appelée UBM (*Under Bump Metallization*) doit d'abord être déposée sur les métallisations supérieures (cf. Figure 1.15). L'UBM se compose de trois couches superposées [56] :

- Une première couche qui assure l'adhésion de l'UBM sur la métallisation aluminium et la passivation de la puce. Elle sert également de barrière de diffusion entre la métallisation aluminium et la brasure. Elle est généralement réalisée en titane (Ti) ou en chrome (Cr).
- Une seconde couche qui assure l'adhésion de la brasure et améliore la mouillabilité de cette dernière. Elle est généralement réalisée en nickel (Ni) ou en Cuivre (Cu).

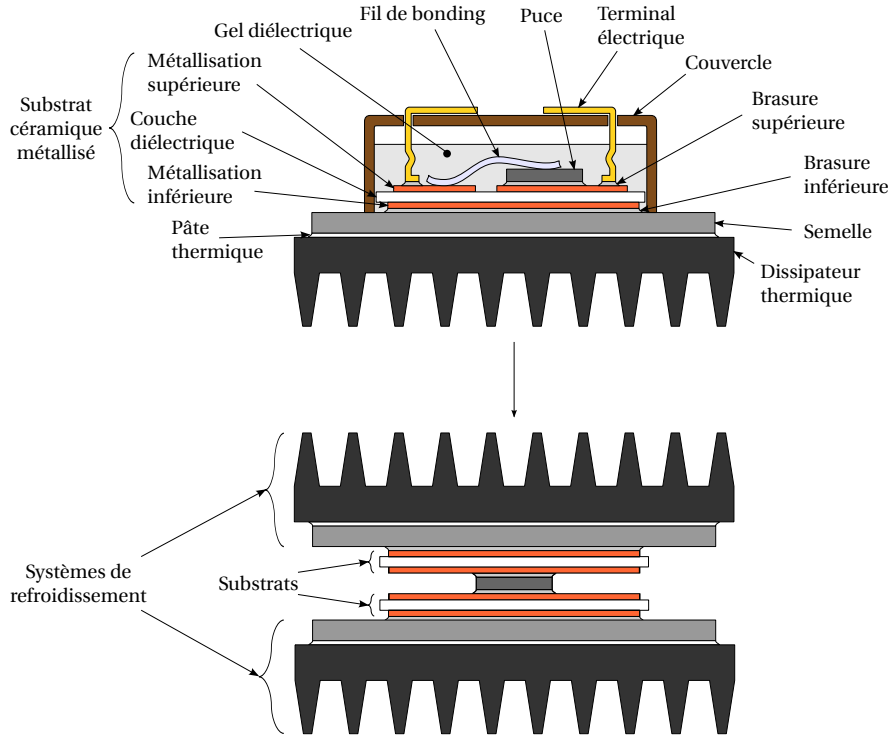


FIGURE 1.14: Vue en coupe d'un module de puissance classique et représentation schématique d'un module de puissance 3D.

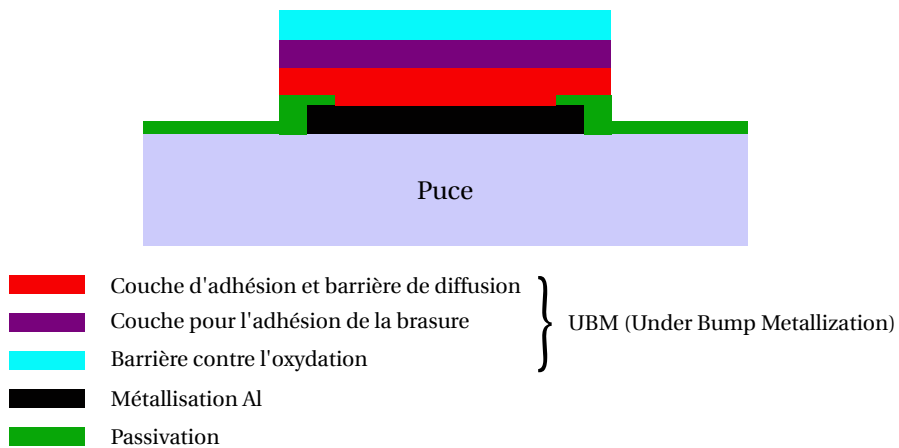


FIGURE 1.15: Schéma de principe de l'Under Bump Métallization.

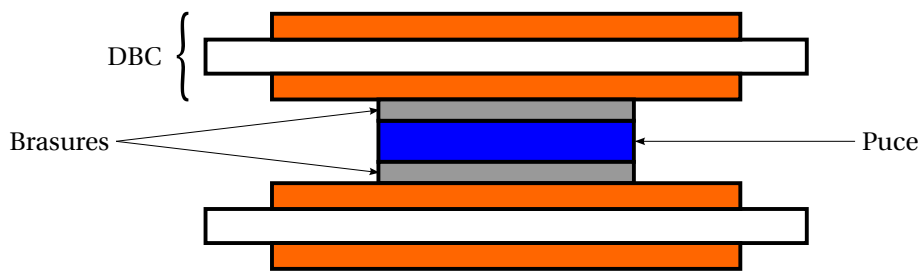


FIGURE 1.16: Schéma de principe de la technologie DSI [3].

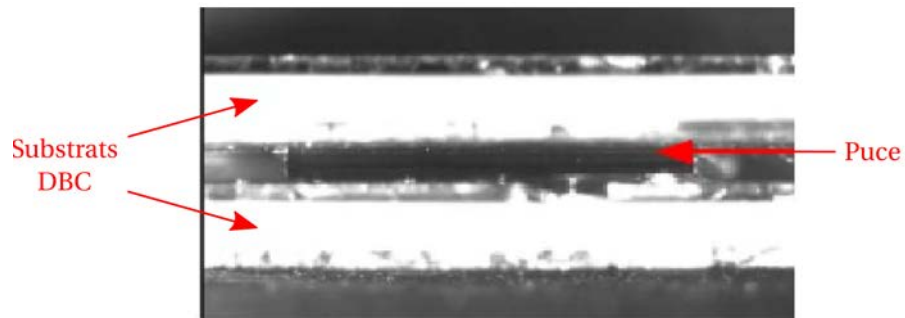


FIGURE 1.17: Image d'un assemblage par la technologie DSI [6].

- Une troisième couche qui empêche toute oxydation de la métallisation UBM. Elle est généralement réalisée en or (Au).

Il existe plusieurs technologies à contact brasé :

- La technologie *Direct Solder Interconnection*
- La technologie *Solder Bump Interconnection*
- La technologie *Metal Post Interconnection*
- La technologie *Dimple Array Interconnection*

1.5.2.1 La technologie *Direct Solder Interconnection*

La technologie *Direct Solder Interconnection* (DSI) consiste à reporter par brasure la métallisation de la face avant et celle de la face arrière des puces sur deux substrats céramiques DBC [6](cf. Figure 1.16). La figure 1.17 montre une image d'un assemblage de forme simple, dans lequel une puce est reportée avec un alliage $\text{Sn}_{95,8}/\text{Ag}_{3,5}/\text{Cu}_{0,7}$ sur deux substrats céramiques en Al_2O_3 [6]. L'épaisseur de la brasure est $\approx 100 \mu\text{m}$. Pour maintenir son épaisseur durant le procédé de fabrication des cales sont placées entre les deux substrats céramiques. Les larges surfaces de contact entre les puces et les substrats et les faibles épaisseurs des brasures assurent une faible résistance thermique et une faible résistance électrique [6]. De plus cette connectique permet un refroidissement double face des puces. Cependant, elle fait face à des limitations. Tout d'abord, il est impossible d'assurer la tenue en tension des puces puisque que le substrat DBC supérieur recouvre leurs protections périphériques. Ensuite, à cause de la différence de CTE entre les puces

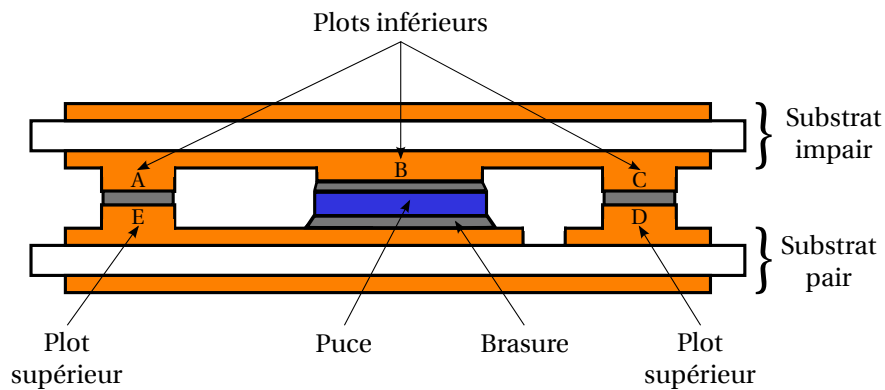


FIGURE 1.18: Schéma de principe de la technologie DSI réalisée par l'Université de Nottingham [3].

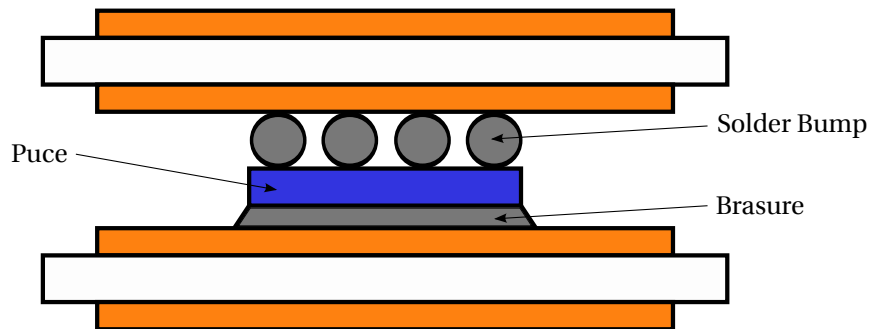


FIGURE 1.19: Schéma de principe de la technologie SBI [3].

et les substrats, les brasures vont être soumises à de fortes contraintes thermo-mécanique. Les interfaces brasures-puces risquent de fissurer rapidement. Un assemblage a été soumis à un cyclage thermique de -55°C à $+150^{\circ}\text{C}$. Après 875 cycles, une fissure est apparue à l'une des interfaces brasures-puces [57].

Un laboratoire de l'Université de Nottingham propose une version différente de cette technologie pour des applications haute température [58] (cf. Figure 1.18). Une étape de gravure des deux DBC est ajoutée. Trois plots (A, B et C) sont gravés dans la métallisation en cuivre de la face inférieure du substrat DBC impair et deux (D et E) dans la métallisation de la face supérieure du substrat pair. Les faces avant des puces sont reportées sur le plot central (B) du substrat impair et les faces arrières directement sur le substrat DBC pair. L'utilisation de plots permet d'améliorer la tenue en tension des puces. Les performances électriques (réduction de l'inductance parasite) et thermiques (réduction de la résistance thermique, refroidissement double face des puces) de cette technologie semblent intéressantes. De plus, un assemblage a résisté à 800 cycles d'un cyclage thermique -60°C à $+150^{\circ}\text{C}$, et n'a montré aucune trace de fissure [58]. Cependant, il faut noter que ces assemblages ne sont pas initialement prévus pour des applications supérieures à 200°C .

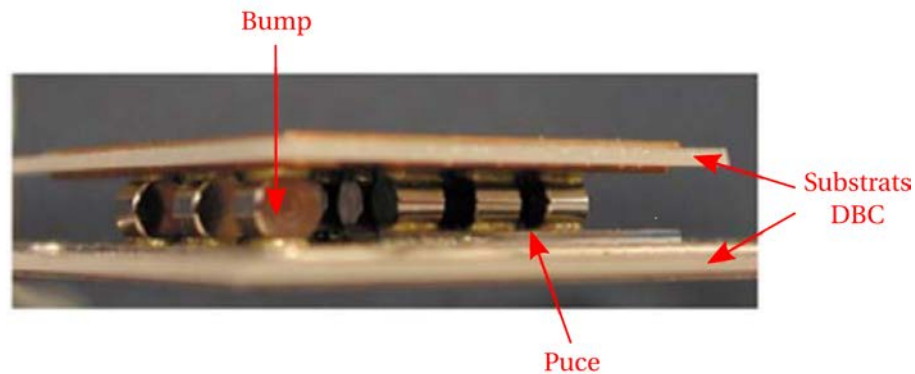


FIGURE 1.20: Module de puissance avec des interconnexions par des *bumps* cylindriques en cuivre [7].

1.5.2.2 La technologie *Solder Bump Interconnection*

La technologie *Solder Bump Interconnection* (SBI) consiste à déposer des matrices de billes de brasure (*solder bumps*) sur la métallisation de la face avant des puces (cf. Figure 1.19)[59][7]. Les billes de brasure peuvent être en Sn/Pb, Sn/Ag/Cu ou Au. Le diamètre des *bumps* varie généralement entre quelques dizaines et quelques centaines de microns. Cette technologie assure des résistances thermiques et électriques plus faibles que celle d'un fil de câblage. Effectivement, pour une connexion par un fil de câblage de diamètre $254 \mu\text{m}$ et de longueur 3 mm, ces deux propriétés ont des valeurs respectives de 254,8 K/W et de 2,6 m Ω tandis que pour une connectique *solder bump* de section 1 mm^2 et de hauteur 1 mm, elles ont des valeurs respectives plus faibles de 19,6 K/W et de 0,15 m Ω [60]. De plus, une connectique *solder bump* conduit à une inductance parasite plus faible ($< 0,2 \text{ nH}$) que celle d'un fil de câblage (15 nH) [60]. Enfin ce type de connectique permet un refroidissement double face des puces. En revanche, à cause de la différence de CTE entre les différentes couches (puces, billes de brasure, substrat supérieure), des fortes contraintes thermo-mécaniques sont appliquées sur l'assemblage. En effet, après 875 cycles d'un cyclage thermique entre $-55 \text{ }^\circ\text{C}$ et $+150 \text{ }^\circ\text{C}$, une fissure est apparue entre les *solder bumps* et la puce [57]. Pour améliorer la fiabilité de la connectique *solder bumps* et protéger celle-ci contre les contaminants, un *underfill* (matériau généralement à base de polymère) est utilisé pour remplir l'espace entre les billes. Il permet de réduire les contraintes au niveau des billes de brasure. Ainsi la durée de vie d'une bille de brasure avec *underfill* peut être entre 10-100 fois supérieure à celle d'une bille de brasure sans *underfill*.

Alstom-PEARL utilise cette technologie dans certains de ses modules de puissance (cf. Figure 1.20). Les *bumps* sont des cylindres en cuivre reportés par brasure sur la face avant de la puce et le substrat supérieur. Des essais de cyclage thermique $-40^\circ\text{C} +125^\circ\text{C}$ ont été réalisés sur ces modules et montrent une dégradation après 300 cycles [61].

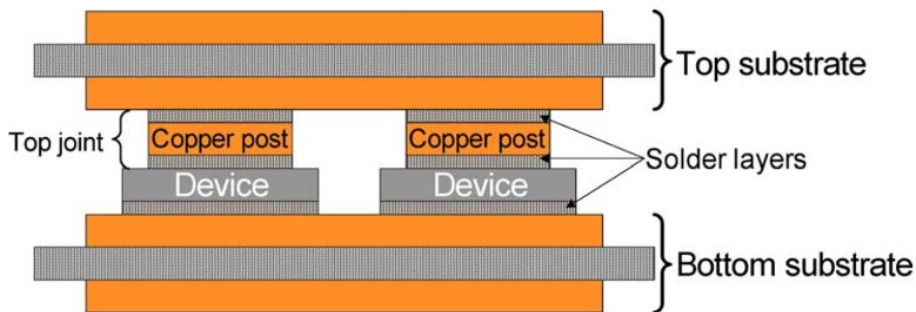


FIGURE 1.21: Schéma de principe de la technologie MPIPPS [8].

1.5.2.3 La technologie *Metal Post Interconnection*

La technologie *Metal Post interconnection* consiste à reporter des poteaux en cuivre par brasure sur la métallisation de la face avant des puces [62] [6]. Les substrats sont également reportés par brasure sur les poteaux et les faces arrière des puces. Un exemple de mise en œuvre de cette technologie appelé *Metal Post Interconnection Parallel Plate Structure* (MPIPPS) est donné Figure 1.21. Cette technologie assure une inductance parasite plus faible que celle d'un fil de câblage. En effet, un poteau en cuivre se comporte comme une inductance parasite d'une valeur de $\approx 1,2$ nH [6] (< 15 nH donné ci-dessus pour un fil de câblage). Au niveau thermique, les poteaux permettent d'extraire les calories par le dessus de la puce [63] et donc d'avoir un refroidissement double face (mais très dissymétrique). Il est également possible d'introduire un fluide diélectrique pour améliorer le refroidissement de ce module [62], [63].

1.5.2.4 La technologie *Dimple Array Interconnection*

La technologie *Dimple Array Interconnection* (DAI) consiste à reporter par brasure des déformations localisées (*dimples*) réalisées dans une plaque de cuivre flexible (épaisseur comprise entre $50 \mu\text{m}$ et $400 \mu\text{m}$) sur la métallisation de la face avant des puces (cf. Figure 1.22) [6] [60]. Cette technologie offre des performances thermiques et électriques légèrement supérieures à celles de la technologie *Solder Bump Interconnection*. Effectivement, une connectique *dimple array* de section 1 mm^2 et de hauteur $0,33 \text{ mm}$ a une résistance thermique de $6,5 \text{ K/W}$ et une résistance électrique de $48 \mu\Omega$ tandis qu'une connectique *solder bump* de section 1 mm^2 et de hauteur 1 mm , a une résistance thermique de $19,6 \text{ K/W}$ et une résistance électrique de $150 \mu\Omega$ [60]. De plus, une connectique DAI a une inductance parasite plus faible que celle d'un fil de câblage (un module avec une connectique DAI a donc des pertes en commutation inférieures à celles d'un module avec une connexion par fil de câblage [9]). Cette technologie permet également un refroidissement double face des puces [53] mais il faut alors veiller à assurer l'isolation électrique entre la plaque de cuivre et le système de refroidissement. Enfin, grâce à la forme concave de sa brasure dite en "sablier", la connectique DAI est moins sensible aux contraintes thermo-mécaniques engendrées par la différence de CTE entre la puce et la brasure. Il est cependant possible de déposer comme dans la technologie SBI, un *underfill* autour de la connectique *dimple array* pour amélio-

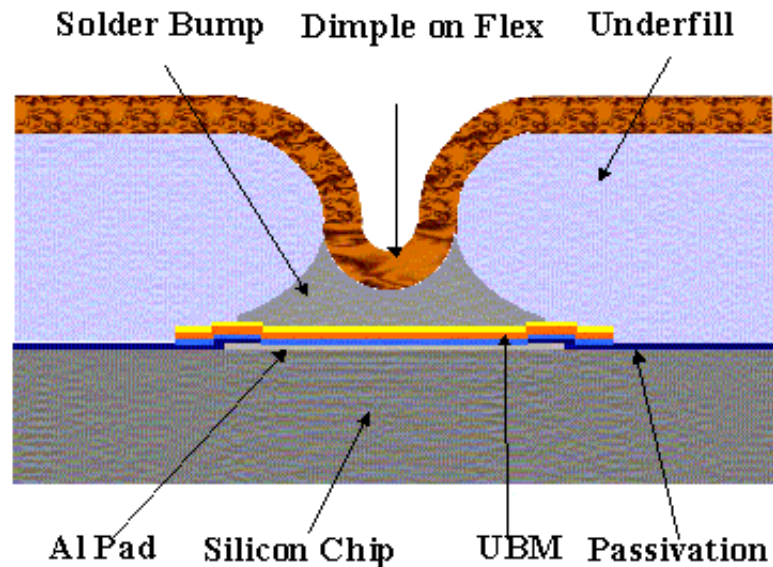


FIGURE 1.22: Schéma de principe de la technologie *Dimple Array Interconnection* [9].

rer sa fiabilité et éviter les contaminants.

Ces différentes solutions d'interconnexion à contacts brasés contribuent à réduire d'une manière significative l'inductance parasite par rapport à une connexion par fils de câblage. De plus, elles permettent un refroidissement double face des puces. En revanche, elles présentent un point faible rédhibitoire à leur utilisation fiable en haute température, l'utilisation de brasures. En effet, comme nous l'avons vu dans le paragraphe 1.3.2.4, elles sont intrinsèquement limitées en température.

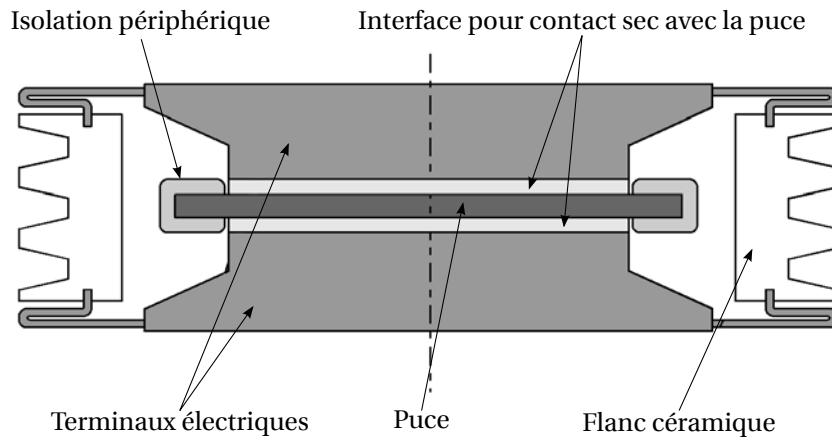
1.5.3 Contact pressé et par ressort

Cette seconde solution apparaît dans deux technologies différentes :

- Press Pack
- Contact par ressorts

1.5.3.1 La technologie *Press Pack*

La technologie *Press Pack* (cf. Figure 1.23) est de conception ancienne. Son brevet a été déposé en 1966 [64]. Néanmoins, elle reste encore souvent utilisée par de nombreuses sociétés (ABB, Dynex, Ixys...) pour des applications de haute puissance. Elle permet de s'affranchir des reports par brasure et des interconnexions par fils de câblage. Son principe est représenté sur la figure 1.24. Les métallisations d'une puce sont connectées sur des plaques en cuivre par le simple biais d'une pression. Une couche d'argent est ajoutée entre les plaques en cuivre et les métallisations de la puce pour réduire la résistance de contact entre la puce et les terminaux [31]. Une couche tampon en molybdène est également intercalée pour adapter les CTE et réduire les contraintes sur les métallisations. Ce type d'assemblage

FIGURE 1.23: Photographie d'un boîtier *Press-pack* (Dynex Semiconductor).FIGURE 1.24: Section d'un boîtier *Press Pack* [2].

permet un refroidissement double face des puces. De plus, il garantit une grande durée de vie ainsi qu'une excellente fiabilité [65].

Le laboratoire G2Elab propose une version différente de cette technologie (cf. Figure 1.25)[10]. Deux puces sont placées l'une sur l'autre dans un même boîtier. Leurs métallisations sont connectées sur des plaques en cuivre par le biais d'une pression. Cette version de *Press-Pack* vise à diminuer les inductances parasites et à réduire la force nécessaire à l'assemblage. Cependant la fiabilité de cette dernière reste à démontrer.

1.5.3.2 La technologie de contact par ressorts

La technologie de contact par ressorts a été développée par la société Semikron. Parmi ses nombreux produits, elle développe un module de puissance (*MiniSKiip*) qui utilise des ressorts pour établir le contact électrique entre la platine de commande et les terminaisons du circuit de puissance [66]. Il existe plusieurs types de ressorts. Ils sont choisis en fonction des besoins mécaniques et électriques. Dans le module *MiniSKiip* représenté Figure 1.26, un ressort de forme particulière est

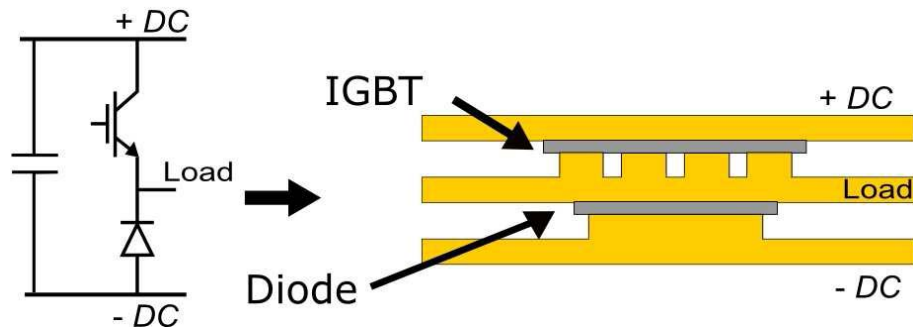


FIGURE 1.25: Cellule de commutation utilisant la technologie *Press Pack* [10].



FIGURE 1.26: Module de puissance *MiniSKiip* avec des contacts à ressort [11].

utilisé. Il peut supporter des courants jusqu'à 20 A. Cette technologie améliore la résistance des assemblages aux cyclages thermiques [67] mais ne permet pas un refroidissement double face des puces.

Le centre de recherche IRCRE de l'université Xi'an Jiaotong (Chine) propose une seconde technologie de contact par ressort appelée "*Spring pressure contact*" (cf. Figure 1.27) [12]. Des ressorts en alliage cuivre-beryllium sont utilisés pour connecter les métallisations supérieures des puces. Ce matériau a une bonne résistance à la fatigue et une bonne flexibilité qui permet de réduire les contraintes thermo-mécaniques. Une couche d'or est déposée sur ces ressorts pour prévenir les risques d'oxydation et réduire leur résistance électrique. Il est également nécessaire de recouvrir auparavant les métallisations aluminium des puces par une métallisation Cu/Au. Avec cette technologie, le refroidissement des puces se fait principalement par la face inférieure. Au niveau électrique, des résultats expérimentaux [12]

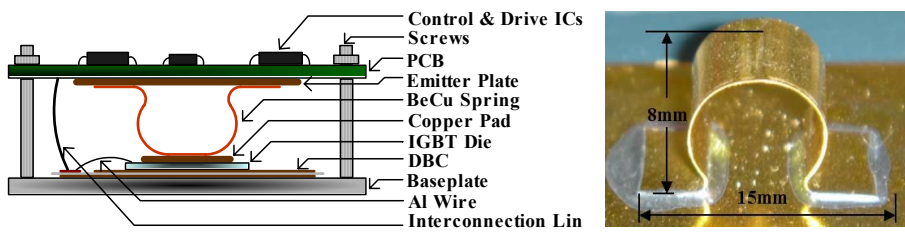
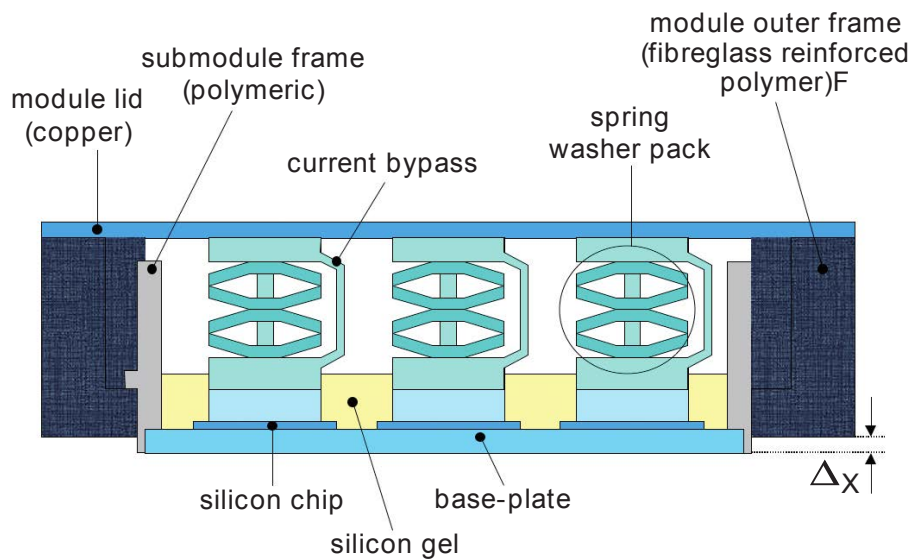


FIGURE 1.27: Technologie "Spring Pressure Contact" [12].

FIGURE 1.28: Section d'un boîtier *StakPak* [11].

montrent que l'inductance parasite de la technologie *wire bonding* est trois fois plus faible que celle de la technologie "Spring Pressure Contact". La fiabilité de cette technologie reste encore à démontrer.

La société ABB propose un module de puissance hybride appelé *StakPak* (cf. Figure 1.28). Il combine les technologies contact par ressorts et *Press Pack*. Des ressorts sont utilisés pour connecter chacune des métallisations supérieures des puces. Une pression globale est exercée sur le couvercle du module. Grâce aux ressorts, cette dernière est répartie individuellement sur chacune des puces.

Les différentes solutions présentées ci-dessus ont permis de s'affranchir des interconnexions problématiques (brasures, fils de câblage). Les technologies de contact pressé ont rendu possible le refroidissement double face des puces. Il a cependant été nécessaire d'ajouter un système encombrant de maintien de la pression. Leurs utilisations dans des applications en haute température ne semble donc pas être limitées. Néanmoins, ces technologies sont le plus souvent destinées à des applications en forte puissance. Or, dans ce cas, ce sont les composants de forte tension qui sont limités en température (120°C pour des composants en silicium). En ce qui concerne les technologies de contacts par ressort, elles ne permettent pas d'avoir un refroidissement double face des puces et génèrent en plus des inductances parasites élevées.

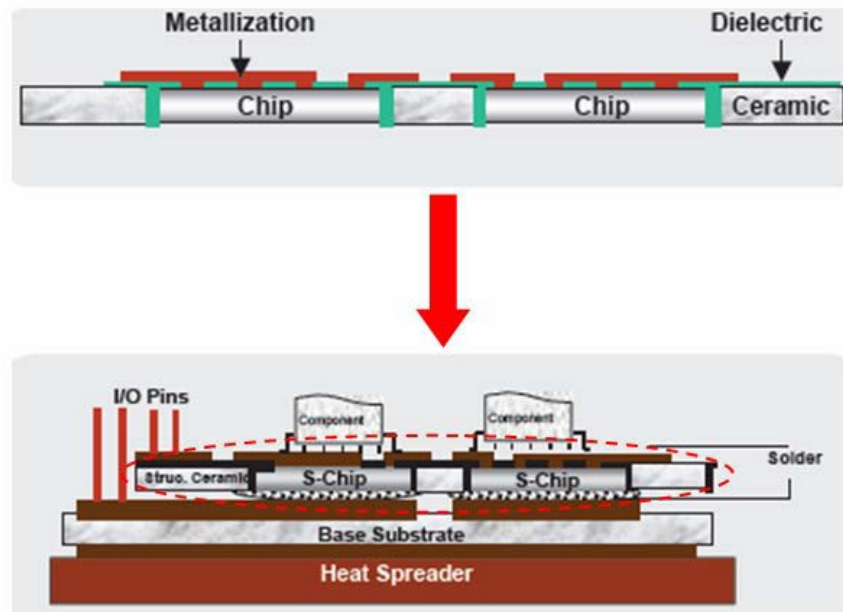


FIGURE 1.29: Module de puissance IPEM (*Integrated Power Electronics Module*) réalisé par la technologie *Embedded Power*[13].

1.5.4 Contact par dépôt métallique

Cette troisième solution est basée sur le dépôt d'une couche métallique. Elle permet de s'affranchir de certaines brasures du côté supérieur de la puce. Elle se décompose en trois technologies différentes :

- *Embedded Power*
- *Power Overlay*
- *Planar Package*

1.5.4.1 La technologie *Embedded Power*

La technologie *Embedded Power* est développée par le CPES [68]. Elle consiste à placer des puces dans une céramique préalablement découpée au laser et à déposer une métallisation de cuivre par électrodéposition sur leurs métallisations aluminium. L'épaisseur de la couche de cuivre déposée peut varier entre $75\ \mu\text{m}$ et $125\ \mu\text{m}$ [13]. La céramique joue un rôle de support mécanique pour la métallisation en cuivre et d'isolant électrique. L'ensemble puces, céramique est reporté par brasure sur un substrat DBC (cf. Figure 1.29). Ce type de technologie permet de s'affranchir de certains reports par brasure du côté supérieur des puces. Au niveau électrique, elle permet de diminuer considérablement (> 10 fois) l'inductance parasite par rapport à celle obtenue avec la technologie *wire-bonding* [53]. De plus, elle permet une meilleure tenue en tension en séparant les métallisations inférieures et supérieures des puces par la couche diélectrique. Au niveau thermique, le refroidissement des puces se fait principalement par leur face arrière. La fiabilité de cette

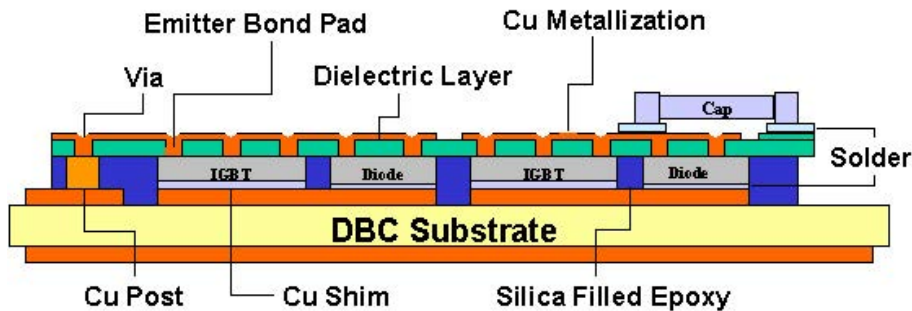


FIGURE 1.30: Module de puissance réalisé par la technologie *Power Overlay* [14].

technologie reste à démontrer. En effet, il est possible que des contraintes thermo-mécaniques apparaissent dues à la différence de CTE des matériaux.

1.5.4.2 La technologie *Power Overlay*

La technologie *Power Overlay* est développée par *General Electric* (GE) [69]. Elle est basée sur le même principe que la technologie *Embedded Power*, à savoir qu'une métallisation de cuivre est déposée sur les métallisations aluminium des puces par électrodéposition. L'épaisseur déposée peut varier entre $50\ \mu\text{m}$ et $150\ \mu\text{m}$ [14]. En revanche, cette technologie n'utilise pas de céramique. L'isolation électrique est assurée par un gel diélectrique. Comme pour la technologie *Embedded Power*, la structure est reportée par brasure sur un DBC (cf. Figure 1.30) Les performances électriques et thermiques de cette technologie sont similaires à celles obtenues par la technologie *Embedded Power* [69]. De plus sa fiabilité reste également à démontrer vis-à-vis des cycles thermiques.

1.5.4.3 La technologie *Planar Package*

La technologie *Planar Package* appelée SiPLIT (*Siemens Planar Interconnect Technology*) est développée par Siemens. Elle est réalisée en cinq étapes (cf. Figure 1.31) :

- Des puces sont reportées par brasure sur un substrat DBC.
- Un film isolant de $200\ \mu\text{m}$ d'épaisseur est déposé sur toute la surface.
- Le film est découpé par ablation laser à des endroits spécifiques (métallisations aluminium des puces).
- Une métallisation de cuivre est déposée par électrodéposition sur toute la surface. L'épaisseur de cette métallisation peut aller jusqu'à $200\ \mu\text{m}$.
- La métallisation de cuivre est gravée pour fermer le circuit.

Les contacts établis entre les métallisations supérieures des puces et la métallisation de cuivre déposée ont d'excellentes performances électriques et thermiques. Ils ont résisté à plus de 1000 cycles d'un cyclage thermique -40°C à $+150^\circ\text{C}$. Néanmoins, leur fiabilité n'a pas été démontrée pour des températures supérieures à 200°C . La différence de CTE entre les matériaux ($200\ \text{ppm}/^\circ\text{C}$ pour le film isolant et $17,8\ \text{ppm}/^\circ\text{C}$ pour le cuivre) peut engendrer des contraintes thermo-mécaniques.

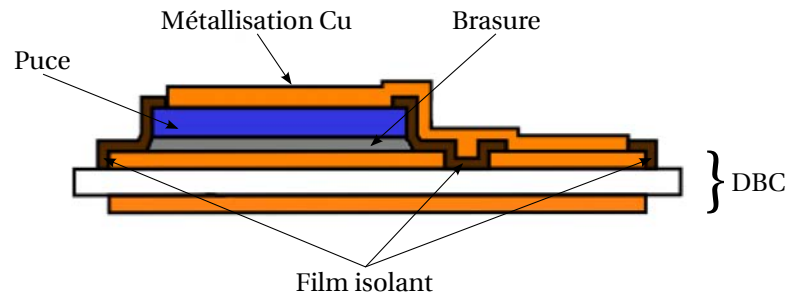
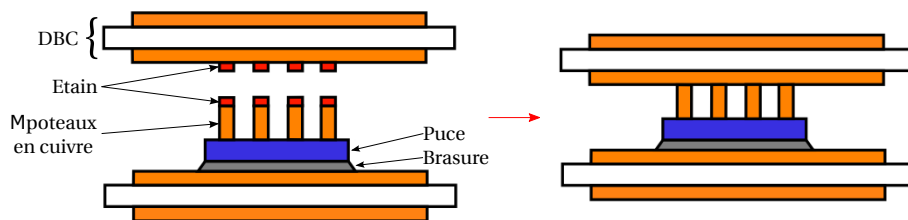
FIGURE 1.31: Schéma de principe de la technologie *Planar Package* [3].

FIGURE 1.32: Schéma de principe de la technologie des micro-poteaux proposée par Ludovic Ménager [3].

Ces différentes technologies de contact par dépôt métallique assurent une bonne tenue en tension des puces. Néanmoins, elles ne permettent pas le refroidissement double face des puces. Il est tout de même possible de reporter un substrat sur la face supérieure pour augmenter le refroidissement mais cela rajoute des brasures qui sont le point faible des assemblages utilisés en haute température. Le manque de fiabilité en haute température et la limite en température des couches diélectriques utilisées sont également des points faibles.

1.5.5 Contact collé

Cette quatrième solution se décompose en deux technologies différentes :

- Par interdiffusion métallique
- Par collage direct

1.5.5.1 La technologie par interdiffusion métallique

La technologie par interdiffusion métallique a été développée par Ludovic Ménager [27] au sein des laboratoires Ampère et Laplace. Son principe s'inspire en partie de la solution d'interconnexion de contact par dépôt métallique (cf. Figure 1.32). Elle consiste à déposer des micro-poteaux en cuivre (de largeur micrométrique) par électrodéposition sur la face avant d'une puce. La reprise de contacts sur le dessus de ces poteaux est réalisée sans brasure. Le substrat DBC supérieur est reporté avec une soudure par interdiffusion métallique étain-cuivre [27]. Cette dernière est réalisée dans une machine à frittage flash ou SPS (*Spark Plasma Sintering*). Ce dispositif exerce une pression uni-axiale et un courant électrique sur une matrice en graphite contenant l'objet à traiter. Le courant électrique va provoquer

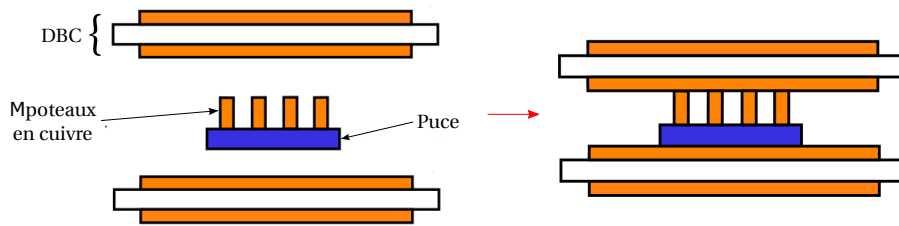


FIGURE 1.33: Schéma de principe de la technologie des micro-poteaux par Bassem Mouawad [3].

un chauffage par effet joule de l'objet. L'assemblage ainsi réalisé entre les poteaux et le substrat supérieur a les propriétés du cuivre pur. En ce qui concerne le substrat DBC inférieur, il est attaché par brasure sur la face arrière de la puce. Cette technologie permet d'avoir un refroidissement double face des puces. De plus, elle permet de réduire les contraintes thermo-mécaniques liées aux différences de CTE des matériaux du côté supérieur de la puce. En revanche, la brasure du côté inférieur est un point faible à l'utilisation en haute température.

1.5.5.2 La technologie par collage direct

La technologie par collage direct a été développée par Bassem Mouawad [3] au sein des laboratoires Ampère et Laplace. Son principe s'inspire principalement de la technologie présentée ci-dessus (cf. Figure 1.33). La soudure par interdiffusion métallique étain cuivre et la brasure sont remplacées par un collage direct du cuivre, toujours avec la même machine SPS [3]. De la même manière que pour la technologie précédente, cette dernière permet d'avoir un refroidissement double face. En revanche, elle ne semble pas avoir de limites pour fonctionner en haute température (sans brasure). Au niveau électrique, aucune étude des inductances parasites n'a été mentionnée.

Ces deux technologies de contact collé ont montré des performances thermiques intéressantes. Leur utilisation dans des applications en haute température a semblé être envisageable (pour la technologie par collage direct). Ces technologies sont pour le moment à l'état de prototype de laboratoire et leur fiabilité reste encore à démontrer. De plus, elles nécessitent un traitement des puces qui devrait être effectué par leur fabricant.

1.6 Conclusion

Une présentation détaillée d'un module 2D a été menée dans ce chapitre. Chacun de ses éléments a été défini. Les avantages, les inconvénients et les limites d'utilisation en haute température ($> 200^{\circ}\text{C}$) ont été présentés. Le fil de câblage et les brasures ont été identifiés comme les deux éléments limitant pour un fonctionnement en haute température.

L'évolution constante de domaines tel que l'aéronautique a créé de nouveaux besoins dans le milieu de l'électronique de puissance. Pour répondre à ces attentes, il est nécessaire d'augmenter la densité de puissance et donc de développer des modules plus compacts et avec d'excellentes performances électriques, thermiques et mécaniques.

La seconde partie de ce chapitre a été consacré à la présentation détaillée de nouvelles solutions d'interconnexion tridimensionnelle développées pour répondre à ces besoins. En effet, l'intégration planaire 2D basée sur des reports de composants par brasure et des interconnexions via des fils de câblage a montré de sérieuses limites. Il a donc été envisagé la conception de nouvelles technologies utilisant la troisième dimension. Elles ont été regroupées et comparées selon des critères thermiques, électriques et de fiabilité dans la table 1.7.

Au niveau thermique, la majorité de ces technologies permettent d'avoir un refroidissement double face des puces. En revanche, seules les deux technologies *Press Pack* et la technologie par collage direct ont montré la possibilité de fonctionner en haute température (sans brasure). Enfin, peu de ces technologies ont résisté aux cyclages thermiques. Des fissures (aux interfaces avec la puce) ont été observées dans la plupart des cas après une moyenne de ≈ 800 cycles.

Au niveau électrique, elles améliorent pour la plupart les performances des assemblages (diminution de l'inductance parasite) grâce à leurs connectiques particulières et de faibles dimensions.

En terme de fiabilité, de grosses lacunes ont été identifiées. Peu de tests ont été réalisés et un énorme travail reste encore à faire.

Cette étude sur le *packaging* de l'électronique de puissance a donc montré qu'il n'existait pas pour le moment de structure totalement satisfaisantes pour répondre aux nouvelles exigences. L'objectif des travaux de cette thèse a donc été de développer une nouvelle solution 3D. Elle est présentée en détail dans le second chapitre.

Technologies	Performances thermiques	Cyclages thermiques	Hautes températures	Performance électrique	Industrialisé
<i>Wire Bonding</i>	-	-	-	-	+
DSI	+	-	-	-	-
DSI (Nottingham)	+	+	-	+	-
SBI	+	-	-	+	-
MPI	+	-	-	+	-
DAI	+	-	-	+	-
<i>Press-Pack</i>	+	?	+	-	+
<i>Press-Pack (Ge2lab)</i>	+	?	+	+	-
Contact par ressort	-	+	-	-	+
<i>Spring pressure contact</i>	-	+	-	-	-
<i>Stak Pak</i>	-	+	-	-	+
<i>Embedded Power</i>	-	-	-	+	-
<i>Power Overlay</i>	-	-	-	+	-
<i>Package Planar</i>	-	+	-	+	-
Interdiffusion métallique	+	+	-	+	-
Collage direct	+	+	+	+	-

TABLE 1.7: Comparaison des technologies d'interconnexion 3D d'après [27]. Mises à jour effectuées selon les paragraphes précédents. Les + représentent des points forts, les - des points faibles. Les performances thermiques tiennent compte du refroidissement double face et de la résistance thermique. Les performances électriques tiennent compte de la tenue en tension, de l'inductance parasite et de la résistance électrique.

Chapitre 2

Structure 3D pour la haute température

2.1 Définition et généralités

L'objectif des présents travaux est de concevoir un module de puissance de type bras d'onduleur destiné à l'aéronautique. Ce module est réalisé par l'interconnexion électrique de deux puces JFET selon le schéma électrique présenté ci-dessous en Figure 2.1. Il doit être capable de résister aux hautes températures ambiantes et aux cyclages thermiques.

A ces fins, une nouvelle solution d'interconnexion 3D, modélisée en Figure 2.2, basée sur le principe de la technologie *Direct Solder Interconnection* a été développée. Cette technologie nous a semblé en effet plus adaptée aux contraintes de la haute température (remplacement de la brasure par du frittage d'argent, pas de matériaux organiques). Elle porte le nom de structure 3D haute température. Dans le cadre de ce développement, l'utilisation de deux puces JFET SiC 1200V a été retenue. Les substrats DBC ont été adaptés. Deux nouveaux éléments ont été apportés. La brasure, élément peu compatible avec l'utilisation en haute température, a

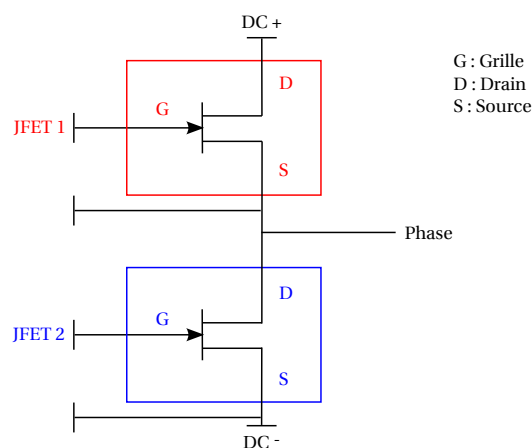


FIGURE 2.1: Schéma électrique d'un bras d'onduleur composé de deux puces JFET-SiC.

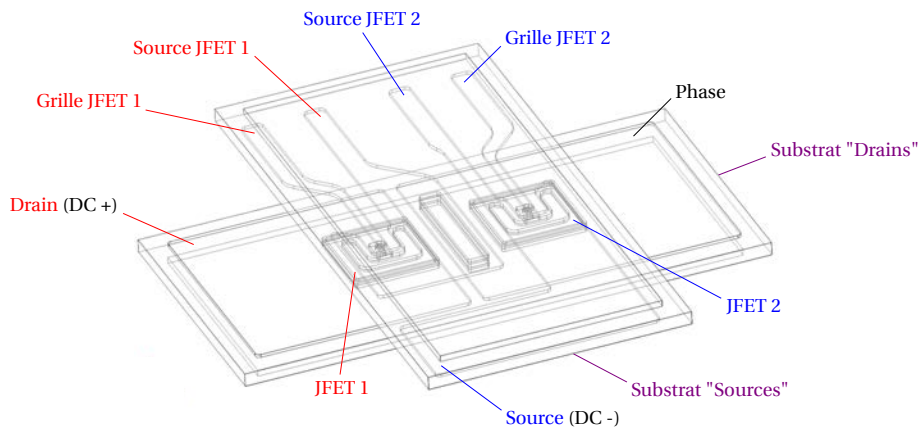


FIGURE 2.2: Représentation 3D (filaire) du bras d'onduleur réalisé par l'assemblage haute température.

été remplacée par une nouvelle solution de report, le frittage d'argent. Ce choix a conduit à utiliser un matériau d'encapsulation, le parylène, pour limiter les mécanismes de défaillance propres au frittage d'argent (cf. Chapitre 3) et pour assurer l'isolation électrique du module.

La forme en croix du module permet d'exposer facilement tous les contacts électriques du schéma présenté en Figure 2.1. Une autre approche aurait pu être de ramener tous les potentiels sur le même substrat, mais cela aurait compliqué les interconnexions.

2.2 Composants

Un bras d'onduleur nécessite des composants commandables. Pour le moment, seul un composant de puissance a atteint une maturité et une fiabilité suffisante pour pouvoir être utilisé à haute température, le transistor JFET réalisé en carbure de silicium [70]. Ce JFET-SiC développé par la société INFINEON est présenté Figure 2.3.

Il existe deux tailles de puce différentes, $2,4 \times 2,4 \text{ mm}^2$ ($400 \mu\text{m}$ d'épaisseur) et $4,08 \times 4,08 \text{ mm}^2$ ($420 \mu\text{m}$ d'épaisseur). Elles disposent de trois contacts :

- Un contact de grille au centre de la face avant de la puce
- Un contact de source sur la face avant de la puce
- Un contact de drain sur la face arrière de la puce.

La face avant est recouverte par une métallisation aluminium de $\approx 3 \mu\text{m}$ d'épaisseur. La face arrière est recouverte par une métallisation nickel/argent de $\approx 1 \mu\text{m}$ d'épaisseur. La passivation est assurée par deux types de dépôt. Une couche primaire en contact avec le carbure de silicium est déposée avant les métallisations. Elle est habituellement constituée d'une bi-couche dioxyde de silicium (SiO_2)/nitride de silicium (Si_3N_4) [71]. Une couche secondaire est déposée à la fin du processus de la réalisation de la puce. Elle est constituée par une couche organique (type polyimide) supérieure à $10 \mu\text{m}$. La passivation permet de diminuer le champ électrique en surface avec l'air et par conséquent d'éviter un amorçage entre le bord de

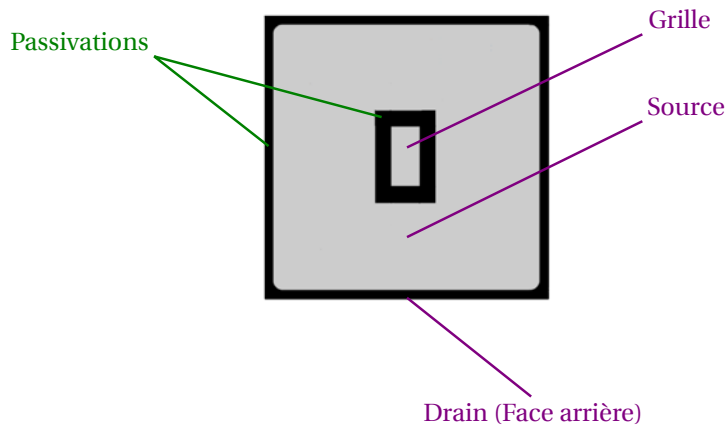
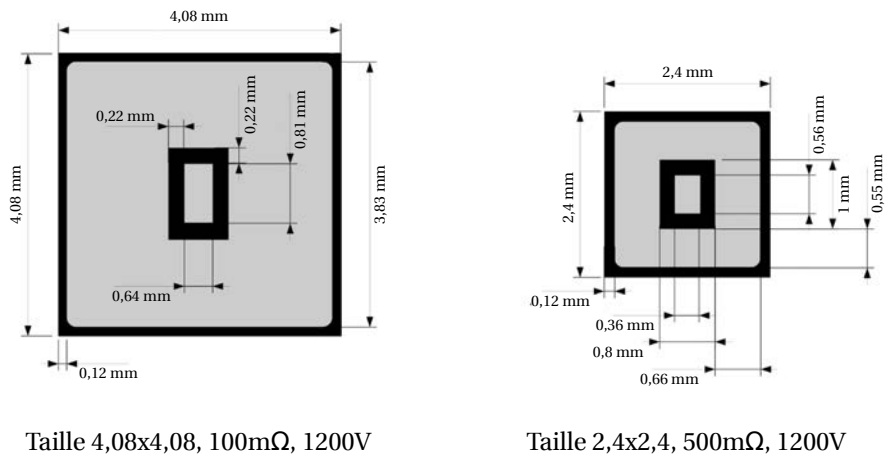


FIGURE 2.3: Description des puces JFET-SiC montrant les motifs de la face supérieure.

la puce et le bord de la métallisation du contact de source, dû à la forte tension appliquée à la puce (1200 V). Elle a également pour rôle de limiter les courants de fuite sur la face supérieure de la puce. Cependant, la couche secondaire reste limitée en température (inférieure à 350°C [72]) et est l'élément limitant pour fonctionner à de plus hautes températures.

2.3 Substrat

La structure 3D, basée sur le principe de la technologie *Direct Solder Interconnection* (cf. Paragraphe 1.5.2.1), implique d'utiliser des substrats céramiques DBC. Ici, dans la structure 3D haute température, le choix s'est porté sur des substrats céramiques en alumine (Al_2O_3). Ce type de substrat n'est pas le plus adapté pour des applications haute température car l'alumine a une mauvaise conductivité thermique, une mauvaise résistance au cyclage thermique et une faible tenue diélec-

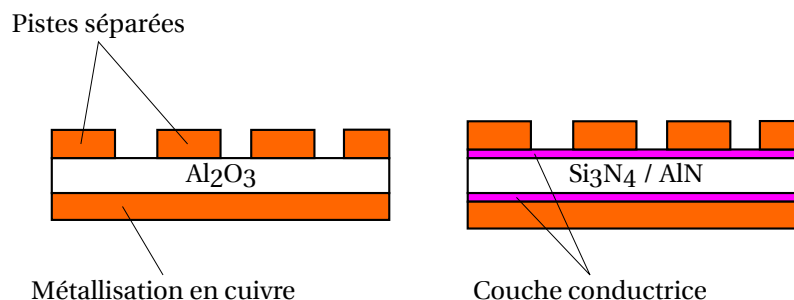


FIGURE 2.4: Représentation schématique des substrats céramiques en alumine, nitrure d'aluminium et nitrure de silicium.

trique en haute température [20]. Néanmoins, son utilisation dans la recherche et le développement d'un module de puissance destiné à l'aéronautique est liée à son faible coût et à sa facilité de mise en œuvre. Il est idéal pour des phases de développement. En effet, il permet une gravure de ses métallisations en cuivre par une simple attaque chimique au perchlore de fer et l'obtention de pistes séparées électriquement (cf. Figure 2.4). Les substrats céramiques assemblés par brasures actives (cas typique des substrats à base de nitrure de silicium) nécessitent un traitement plus complexe car la couche conductrice de brasure ne se grave pas au perchlore de fer. Pour une utilisation industrielle, le substrat céramique en alumine sera remplacé par un substrat céramique en nitrure de silicium plus performant (cf. Table 1.3).

La structure 3D haute température conçue s'inspire également des travaux réalisés par l'université de Nottingham [58]. Les deux substrats sont préparés avant l'assemblage et subissent des étapes de gravure. Les motifs à graver définis dans le cadre du projet EPATH ont été retenus et sont représentés Figure 2.5. Trois types de motif ont été réalisés. Le premier type permet d'établir les contacts de grille et de source des deux puces JFET et sera utilisé pour la réalisation de la face supérieure du substrat dénommé "Source". Le second type permet d'établir les contacts de drain des puces et sera retenu pour la face supérieure du substrat dénommé "Drain". En raison des deux tailles de puces JFET disponibles, ces deux premiers types de motif ont été déclinés en deux versions.

Le substrat "Drain" gravé pour l'assemblage de puces $4,08 \times 4,08 \text{ mm}^2$ est représenté Figure 2.6. Deux gravures successives au perchlore de fer sont nécessaires. La première permet d'obtenir, sur la face supérieure du substrat, deux plots et une bande en surélévation. La seconde permet de séparer électriquement deux zones de cette face supérieure. Les faces arrières des deux JFET sont reportées sur les plots. Le drain du JFET n° 1 (rouge) est reporté sur le plot de gauche et le drain du JFET n° 2 (bleu) sur le plot de droite. Une barre de connexion en cuivre (non représentée) est reportée sur la bande afin de compenser la hauteur des puces et de permettre l'interconnexion électrique des deux substrats. Plus précisément elle permet de connecter le drain du JFET n° 2 à la source du JFET n° 1 (sur le substrat "Source") et ainsi former un bras d'onduleur selon le schéma électrique de la Figure 2.1. Lors des deux gravures successives, une largeur de 1 mm de cuivre est retirée sur tous les bords du substrat "Drain" pour assurer sa tenue en tension entre sa face supérieure et sa face inférieure.

Le substrat "Source" gravé pour l'assemblage de puces $4,08 \times 4,08 \text{ mm}^2$ est re-

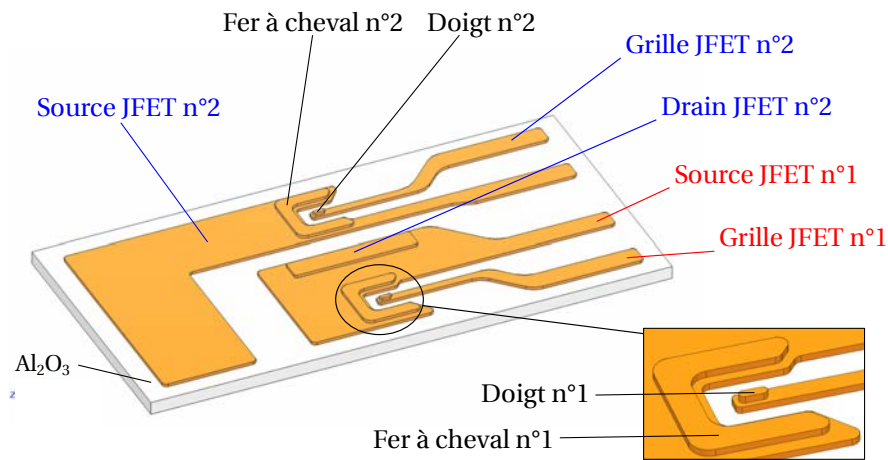


FIGURE 2.7: Représentation 3D de la face supérieure du substrat "Source" gravée. Zoom sur le "fer à cheval" et le "doigt" 1.

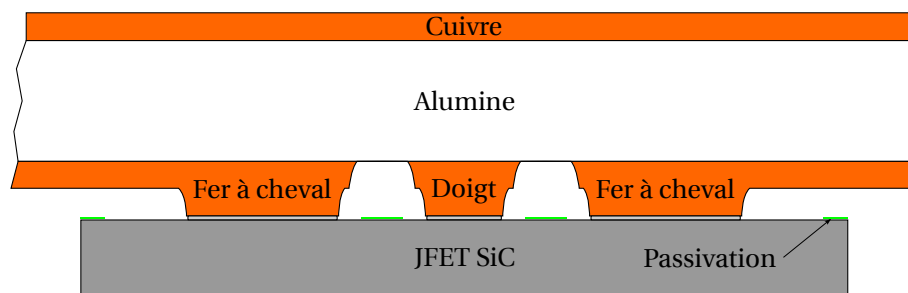


FIGURE 2.8: Vue schématique en coupe (agrandie à l'échelle) de l'interconnexion de la face avant d'une puce JFET au substrat "Source".

présenté Figure 2.7. Deux gravures successives au perchlore de fer sont également nécessaires. La première permet d'obtenir, sur la face supérieure du substrat, deux "fers à cheval", deux "doigts" et une bande, le tout en surélévation. La deuxième gravure permet de séparer électriquement quatre zones de cette face supérieure (les deux "fer à cheval" et les deux "doigts"). Les faces avant des deux JFET sont reportées sur les deux "fer à cheval" et les deux "doigts" (cf. Figure 2.8). Ainsi, avec ce type particulier de prises de contact, les passivations des deux JFET ne sont pas recouvertes. Le risque de court-circuit entre les zones de contact est donc écarté. La barre de connexion précédemment attachée à la bande du substrat "Drain" est reportée sur la bande du substrat "Source". Lors des deux gravures successives, une largeur de 1 mm de cuivre est également retirée sur tous les bords du substrat "Source" pour assurer sa tenue en tension entre sa face supérieure et sa face inférieure.

La figure 2.9 représente une coupe verticale de la structure 3D assemblée. Les métallisations des substrats "Drain" et "Source" ont une épaisseur totale de 300 μm , en deux niveaux de 150 μm . Ainsi, il est possible de connecter séparément les contacts de grille, de source et de drain des deux JFET sans risque de court-circuit.

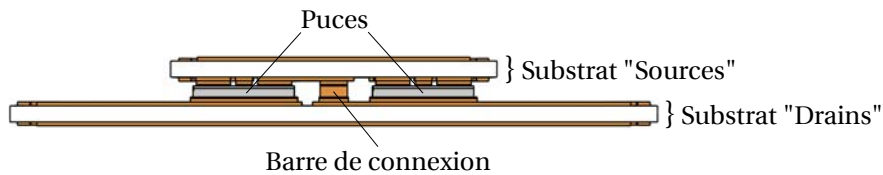


FIGURE 2.9: Coupe verticale d'une modélisation de la structure 3D assemblée.

Cette épaisseur de $150\ \mu\text{m}$ pour chaque niveau a été choisie afin d'assurer la tenue en tension des puces. Elle est supérieure au $120\ \mu\text{m}$ de largeur des passivations extérieures des JFET. Elle permet ainsi d'avoir une distance suffisante entre le substrat "Source" et les passivations des puces pour éviter tout risque d'amorçage électrique que pourraient générer les fortes tensions appliquées. Cette faible épaisseur permet également de limiter les contraintes thermo-mécaniques sur l'assemblage [8].

2.4 Frittage

La préparation et la gravure des substrats "Source" et "Drain" est la première étape de réalisation de la structure 3D haute température. L'étape suivante est l'attache des deux puces JFET sur ces substrats. La technologie *Direct Solder Interconnection* utilise dans cette étape la technique de report la plus répandue, la brasure. Cependant son utilisation n'est pas possible dans la structure 3D haute température comme indiqué au chapitre précédent. Il est donc nécessaire de choisir une solution d'interconnexion alternative pouvant fonctionner en haute température. Parmi les nouvelles solutions, il existe le frittage d'argent. Des recherches sont actuellement menées au sein du laboratoire, sur des attaches de composant par des joints d'argent fritté. Des résultats encourageants ont déjà été obtenus [18], [73]. Théoriquement, ces attaches sont capables de résister à des températures inférieures à la température de fusion de l'argent (961°C). De plus, le processus d'assemblage est effectué à des températures inférieures à la température maximale supportée par les puces. Pour ces deux raisons, le frittage d'argent est la solution qui a été retenue.

2.4.1 Définitions et généralités

Le frittage est un procédé de fabrication de pièces utilisé depuis des siècles pour la réalisation des poteries et des céramiques. Son utilisation s'est répandue au cours du vingtième siècle aux métaux et plus récemment aux polymères de type PEEK ou PTFE [74]. « Il peut être décrit comme une consolidation d'un matériau (par exemple une poudre), obtenue en minimisant l'énergie du système grâce à un apport d'énergie (thermique, mécanique, avec un laser, ...) mais sans fusion d'au moins l'un des constituants » [75]. La température de frittage doit être inférieure à la température de fusion du matériau. Sous l'effet de la température, des liaisons se forment entre les particules du matériau, la porosité diminue, ce qui consolide la pièce. Elle est mise en forme avant le frittage et la conserve durant la transformation. En revanche, le processus de frittage entraîne le plus souvent une diminu-

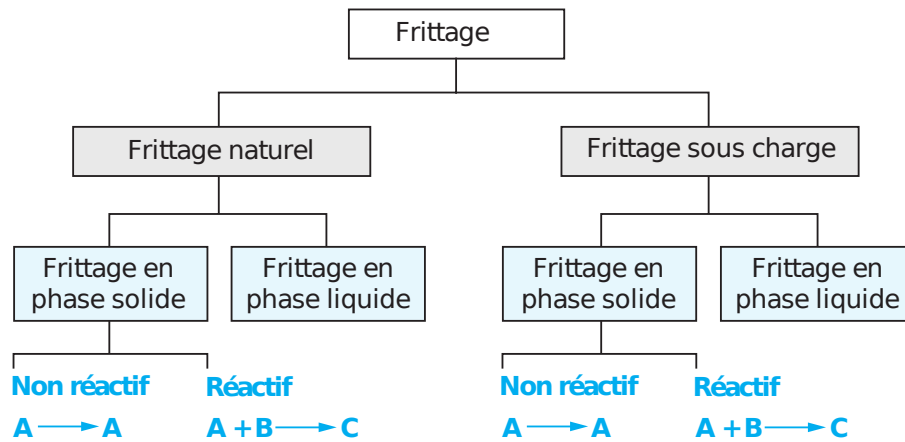


FIGURE 2.10: Organigramme représentant les différents types de frittages [15].

tion des dimensions de la pièce (phénomène de retrait) et de son volume (densification). Plusieurs paramètres tels que la température de frittage, la taille initiale des particules, la durée de processus, la pression à appliquer et l'atmosphère influencent le processus de frittage. Il existe plusieurs types de frittage. Une classification sous forme d'organigramme est présentée figure 2.10 [15] :

- D'un point de vue technologique, deux types sont distingués :
 - Le frittage naturel : Il est effectué sans contrainte mécanique. Il est seulement dû à un chauffage sous air ou atmosphère contrôlée.
 - Le frittage sous charge : Une pression extérieure est appliquée simultanément au chauffage. Ce type de frittage est particulièrement utilisé pour des matériaux difficiles à fritter ou pour obtenir des densités proches de la densité maximale théorique.
- D'un point de vue physico-chimique, deux types sont distingués :
 - Le frittage en phase solide : Tout les constituants restent à l'état solide durant le processus. Le frittage est obtenu par le changement de forme des particules et la formation de liaisons entre elles. L'ajout d'additifs permet d'accélérer le frittage.
 - Le frittage en phase liquide : Un liquide apparait en quantité suffisante pour permettre de réarranger les particules et de former des liaisons entre elles.
- D'un point de vue de la composition de la poudre, deux types sont distingués :
 - Le frittage non réactif : Après le frittage, le matériau a la même composition chimique que la poudre initiale. C'est le cas le plus général.
 - Le frittage réactif : La poudre est composée d'un mélange de deux (ou plusieurs) composés chimiques. Après le frittage, un nouveau composé chimique est formé.

Dans la suite, une étude plus approfondie est menée sur le frittage en phase solide (non réactif) car c'est le cas correspondant au frittage d'argent.

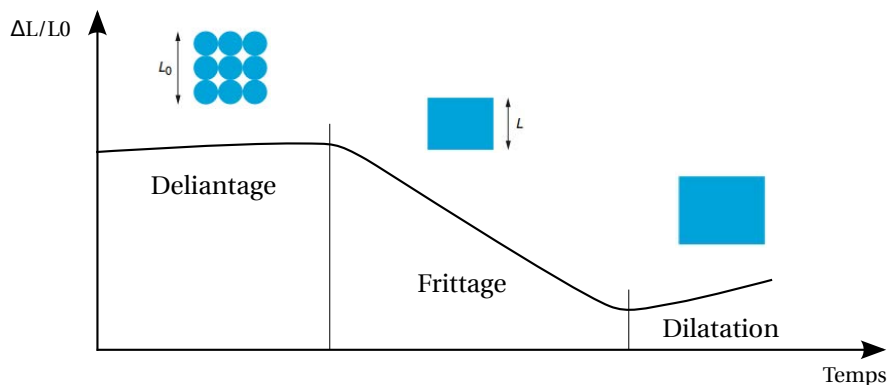


FIGURE 2.11: Analyse dilatométrique réalisée durant le processus de frittage d'un échantillon d'après [15].

2.4.2 Le frittage en phase solide

Le frittage d'une poudre est un phénomène complexe. Il existe plusieurs méthodes expérimentales pour l'observer et comprendre les mécanismes mis en jeu. Une analyse dilatométrique réalisée lors du processus de frittage d'un échantillon de poudre comprimée est représentée Figure 2.11. Le principe est de mesurer la longueur de l'échantillon en fonction de la température. Le résultat obtenu représente la variation relative de longueur en fonction du temps. Il permet de décomposer le processus de frittage en trois étapes successives :

- Le déliantage
- Le frittage
- La dilatation

Après le frittage, la longueur de l'échantillon final mesurée est L . Elle est inférieure à sa longueur initiale L_0 . Une explication de chacune de ces étapes est donnée dans la suite de cette partie.

2.4.2.1 Le déliantage

Durant le processus de fabrication de poudre comprimée, des composés organiques (liant, diluant, dispersant) sont ajoutés au matériau pur (cf. Paragraphe 2.4.5). Ils ont pour rôle d'enrober les particules à fritter. Le déliantage est une étape préliminaire au frittage qui permet d'évacuer ces composés organiques. Afin de garantir un résultat satisfaisant, la volatilisation de ces derniers doit s'effectuer à une température légèrement supérieure à leur température d'évaporation respective [15]. Une mauvaise évaporation comporte des risques. Du gaz provenant des composés peut être emprisonné dans les pores et provoquer de graves défauts dans l'échantillon fritté [76]. Leur élimination trop rapide peut entraîner l'apparition de fissures dans l'échantillon fritté.

2.4.2.2 Le frittage

A la suite de la phase de déliantage, le résultat de la Figure 2.11 montre une diminution de la longueur de l'échantillon correspondant à sa densification sous

l'effet de la température. Cette augmentation de la densité de l'échantillon est caractéristique de l'étape de frittage. Elle est liée à la formation de liaisons entre les particules et à la diminution de la porosité. Le frittage permet d'obtenir des échantillons massifs dont le volume des pores est variables. Il existe deux types de porosité [15] :

- La porosité dite ouverte : Ce sont des pores tubulaires qui traversent l'échantillon et qui communiquent avec l'extérieur.
- La porosité dite fermée : Ce sont des pores sphériques confinés à l'intérieur de l'échantillon.

La définition de la porosité totale (ouverte et fermée) p est :

$$p = \frac{V_p}{V_T} \quad (2.1)$$

Avec V_p : Volume des pores tubulaires et des pores sphériques
 V_T : Volume total de la pièce après frittage

La définition de la densité relative ρ est :

$$\rho = \frac{V_T - V_p}{V_T} \quad (2.2)$$

Avec $V_T - V_p$: Volume de matière
 V_T : Volume total de la pièce après frittage

D'après (2.1) et (2.2) il est possible d'écrire :

$$p = 1 - \rho \quad (2.3)$$

La mesure de la porosité permet de calculer la densité relative de la pièce et indique donc la qualité du frittage.

La température de l'étape de frittage doit être inférieure à la température de fusion du matériau mais supérieure à la température de l'étape de déliantage.

L'étape de frittage se décompose en trois phases successives schématisées à la Figure 2.12 :

- A l'origine, il est considéré que l'échantillon a une densité relative comprise entre 0,5 et 0,6 suivant la méthode de mise en forme retenue [15]. Lors de la première phase, les particules se réarrangent et se rapprochent pour constituer un squelette solide grâce à la formation de ponts. La densité relative évolue et atteint une valeur de $\approx 0,65$ [15].
 Les ponts sont alimentés par la matière des particules, selon différents types de déplacement (cf. Table 2.1). Tous ne mènent pas à la densification de la poudre, comme illustré Figure 2.13.
- Lors de la seconde phase, les particules soudées grâce aux ponts continuent à grossir. Le volume des pores tubulaires diminue au profit de la formation des pores sphériques. La porosité ouverte est éliminée. Cette phase se termine pour une densité relative de l'échantillon de $\approx 0,92$ [15].
- Lors de la troisième et dernière phase de l'étape de frittage, les pores sphériques confinés à l'intérieur de l'échantillon sont éliminés par diffusion à travers les particules. L'objectif est d'obtenir une densité relative la plus proche possible de 1.

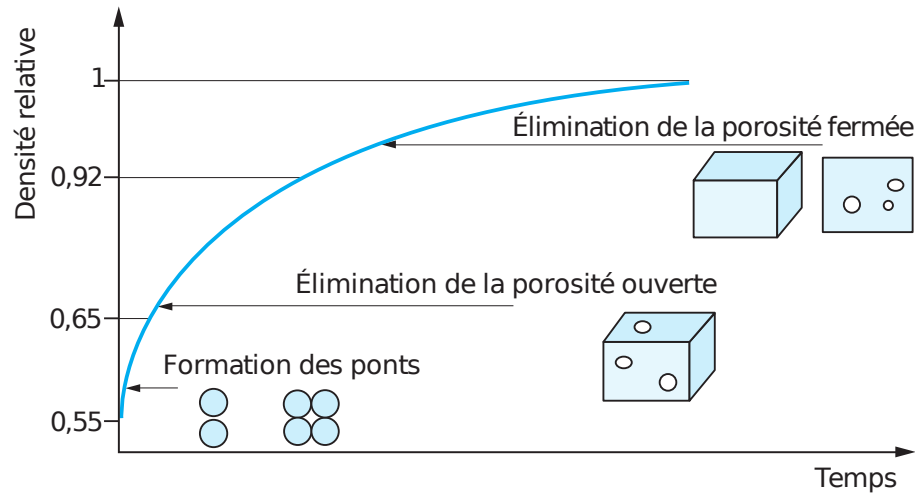


FIGURE 2.12: Évolution schématique de la porosité durant l'étape de frittage [15].

Numéro	Type de déplacement	Source de matière	Puits de matière	Type de consolidation	m
1	Transport gazeux	Surface des particules	Pont	Non densifiante	2 ou 3
2	Diffusion superficielle	Surface des particules	Pont	Non densifiante	4
3	Diffusion en volume	Surface des particules	Pont	Non densifiante	3
4	Diffusion en volume	Volume des particules	Pont	Densifiante	3
5	Diffusion au volume des particules	Volume des particules	Pont	Densifiante	4
6	Déformation plastique	Volume	Pont	Densifiante	-

TABLE 2.1: Différents types de déplacement de matière lors de l'étape de frittage [15].

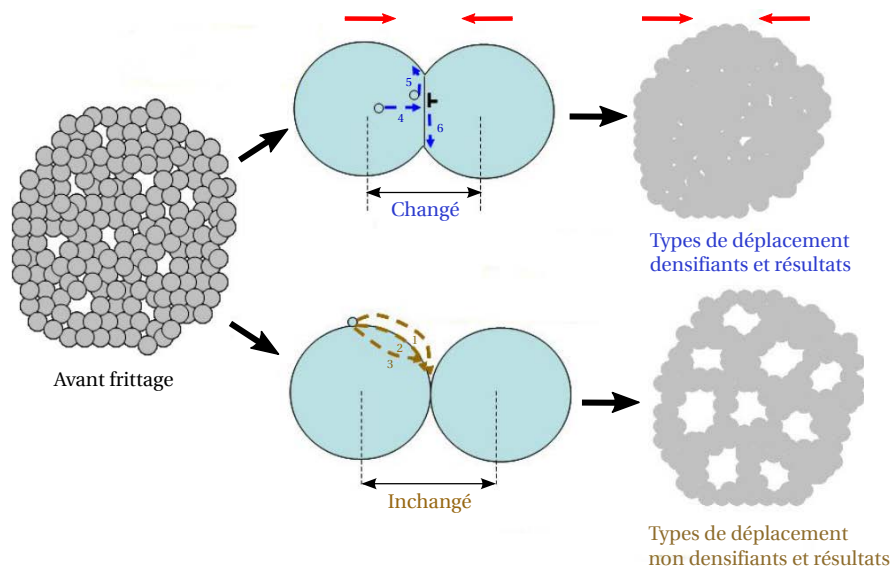


FIGURE 2.13: Représentation des différents types de déplacement de matière entre deux particules lors de l'étape de frittage [16] et conséquence sur la densité du matériau résultant.

Les trois phases de l'étape de frittage sont difficiles à différencier car les phénomènes se recouvrent partiellement. De plus une porosité nulle ne peut se décrire que pour un modèle idéal [76].

2.4.2.3 La dilatation

La troisième et dernière étape du processus de frittage est une dilatation. La longueur de l'échantillon augmente mais reste inférieure à sa longueur initiale. Cette dilatation est spécifique à certains alliages métalliques. Elle est due à une réorganisation des atomes suite à la formation de nouvelles liaisons atomiques lors de l'étape de frittage.

2.4.3 Paramètres d'influence du frittage

La densification et le grossissement des particules sont deux processus concurrents du point de vue de l'élaboration d'un échantillon. Dans la mesure du possible, il faut favoriser le premier au détriment du second. La qualité du frittage dépend de la densité relative de l'échantillon fritté. Il faut éviter les types de déplacement de matière qui ne densifient pas (cf. Table 2.1). La théorie du processus dominant ou régulateur de frittage [15] permet de simplifier et de contrôler la cinétique de frittage : Chaque type de déplacement a une cinétique qui lui est propre ; si une des vitesses est plus grande que les autres, la vitesse globale se réduit alors à celle-ci. Les conditions expérimentales influent sur ces vitesses. Il est donc envisageable que dans certaines conditions de granulométrie et de température, un type de déplacement devienne prédominant.

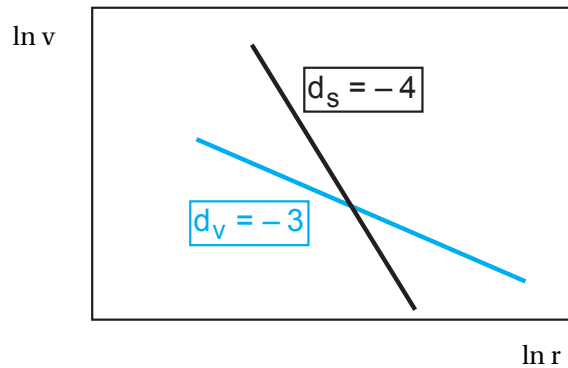


FIGURE 2.15: Influence de la taille des particules sur les cinétiques de frittage par diffusion superficielle (en noir) et diffusion en volume (en cyan) [15].

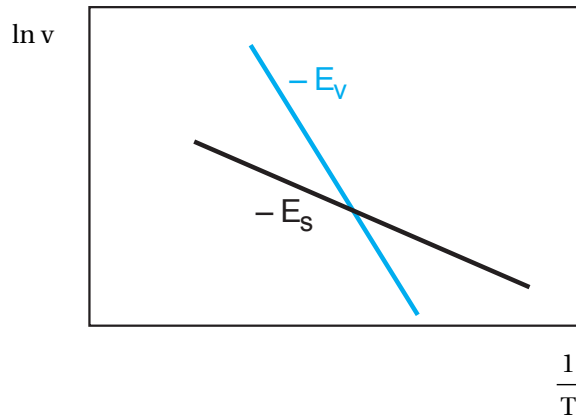


FIGURE 2.16: Influence de la température sur les cinétiques de frittage par diffusion superficielle (en noir) et diffusion en volume (en cyan) [15].

2.4.3.2 La température de frittage

L'influence de la température sur la cinétique de frittage est donnée par la loi d'Arrhénius (3.4) [78], [15] :

$$v_i = A.exp\frac{E_i}{K_B T} \quad (2.5)$$

Avec v_i : La vitesse du type de déplacement i

A : Une constante

E_i : L'énergie d'activation du type de déplacement i

K_B : La constante de Boltzmann

T : La température

Le diagramme d'Arrhenius en figure 2.16 représente l'évolution de la vitesse v en fonction de l'inverse de la température T . Chaque type de déplacement a une énergie d'activation qui lui est propre. La droite $-E_v$ correspond à la diffusion en volume

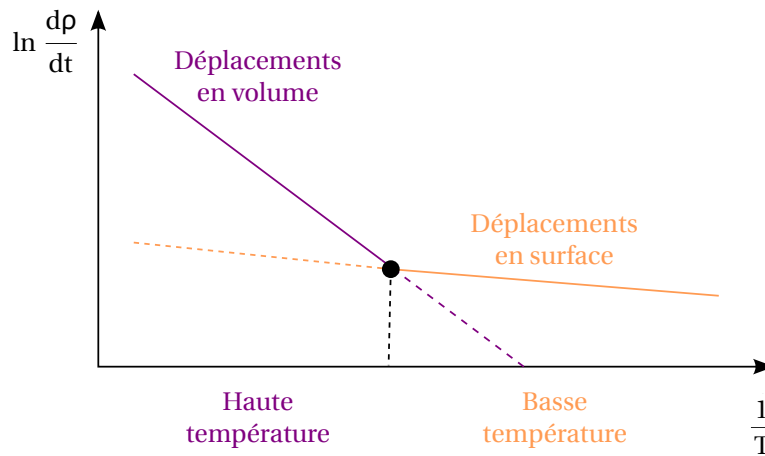


FIGURE 2.17: Influence de la température sur le type de déplacement de matière en fonction de l'avancement du frittage [16].

et la droite $-E_s$ à la diffusion superficielle. Leurs pentes sont respectivement E_v/K_B et E_s/K_B . L'énergie d'activation E_s est plus faible que E_v ce qui explique la disposition des deux courbes. Les deux vitesses augmentent si la température augmente. Cependant, la diffusion superficielle est nettement plus rapide dans les basses températures.

L'influence de la température sur les vitesses des déplacements a une répercussion directe sur l'avancement du frittage. La figure 2.17 représente l'évolution du taux de densification en fonction de la température. Dans les basses températures, les déplacements de matière en surface sont des phénomènes prédominants et entraînent une densification lente [16]. A partir d'une certaine température (symbolisée par le point noir), les déplacements en volume deviennent prédominants et entraînent une densification beaucoup plus rapide [16].

2.4.4 Application du frittage à l'attache des puces

Au cours du $XX^{\text{ème}}$ siècle, l'utilisation du frittage s'est répandue aux métaux (cuivre, fer, argent, or ...). Le processus de frittage est identique à la démarche détaillée ci-dessus, mais fait intervenir un type de déplacement particulier, la déformation plastique (cf. Table 2.1). C'est une diffusion de matière depuis les dislocations vers la surface du pont entre les particules (cf. Figure 2.13) [18]. Cette diffusion intervient généralement pour des métaux ductiles [73]. Parmi ces métaux, le cuivre, l'or et l'argent présentent des propriétés adaptées à la réalisation d'attache de composant. Leurs principales caractéristiques sont :

- Un point de fusion élevé. Il est de 1084°C pour le cuivre [79], 1064°C pour l'or [80] et de 961°C pour l'argent [81].
- Une conductivité thermique élevée. Elle est de $401 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ pour le cuivre [79], $317 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ pour l'or [80] et de $429 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ pour l'argent [81].
- Une conductivité électrique élevée. Elle est de $59,6\cdot 10^6 \text{ S}\cdot\text{m}^{-1}$ pour le cuivre [79], $45,2\cdot 10^6 \text{ S}\cdot\text{m}^{-1}$ pour l'or [80] et de $63\cdot 10^6 \text{ S}\cdot\text{m}^{-1}$ pour l'argent [81].

- L'or et l'argent sont des métaux nobles. Ils résistent à l'oxydation et à la corrosion [82].

L'argent a les conductivités thermique et électrique les plus élevées de ces trois métaux. Ses caractéristiques font de lui un candidat intéressant pour l'attache de composants à haute température.

A l'heure actuelle, la seule solution technologique commercialisée et utilisée en production industrielle pour reporter des composants est le frittage d'une pâte contenant des particules d'argent.

Les premiers essais d'attache par frittage d'argent ont débuté dans les années 90 chez Infineon [83]. Leurs recherches ont permis de reporter une puce sur un substrat par frittage d'une pâte contenant des particules micrométriques d'argent. Ce dernier a nécessité l'application d'une pression de 40 MPa.

En 2005, de nouvelles recherches ont visé à réduire la pression utilisée lors de l'assemblage pour éviter d'endommager les composants. Des reports ont été réalisés par frittage d'une pâte contenant des particules nanométriques d'argent [16]. Aucune pression n'a été appliquée lors de l'assemblage.

En 2006, le report par frittage d'argent a commencé à être utilisé en production dans le milieu industriel. Semikron a mis au point un processus automatisé de fabrication en série de modules [84]. Une pâte micrométrique a permis de reporter des composants par frittage avec une pression de 40 MPa.

De nos jours, cette solution technologique s'est encore nettement répandue et améliorée. De nombreux fabricants tel que Cookson Electronics, Henkel, Heraeus et NbeTech produisent une grande variété de pâtes.

Dans le cadre des travaux de cette thèse, deux pâtes différentes ont été utilisées pour attacher des composants :

- La nanopâte d'argent NanoTach développée au CPES et commercialisée par NbeTech. Elle a la particularité d'être composée de nanoparticules d'argent et donc de fritter plus vite [77]. Les conditions expérimentales utilisées pour fritter cette pâte sont [18] : une rampe de température de 20°C /min pour permettre un déliantage correct suivi d'un palier de frittage de 60 minutes à 285°C.
- La micropâte d'argent LTS 117O2P2 développée et commercialisée par Heraeus. Les conditions expérimentales utilisées pour fritter cette pâte sont [73] : une rampe de température de 10°C /min suivi d'un palier de séchage à 85 °C de 30 min pour permettre un déliantage correct puis une rampe de 70 °C /min suivi d'un palier de frittage de 30 minutes avec l'application d'une pression de 2 MPa, ce qui a permis de limiter la température à 240°C .

La réalisation d'une attache de composant par une pâte d'argent nécessite de suivre un mode opératoire spécifique. Un exemple de procédure réalisée au laboratoire est donné ci-dessous [17] :

- La pâte est appliquée sur le substrat par sérigraphie en utilisant un écran de 50 ou 100 μ m d'épaisseur.
- Le composant est placé sur le dépôt de pâte (fraîche, au sens de non séchée).
- L'ensemble est placé sur le plateau chauffant d'une presse développée au laboratoire (cf. Figure 2.18).
- Un profil de température spécifique est appliqué pour réaliser le séchage puis le frittage de la pâte.

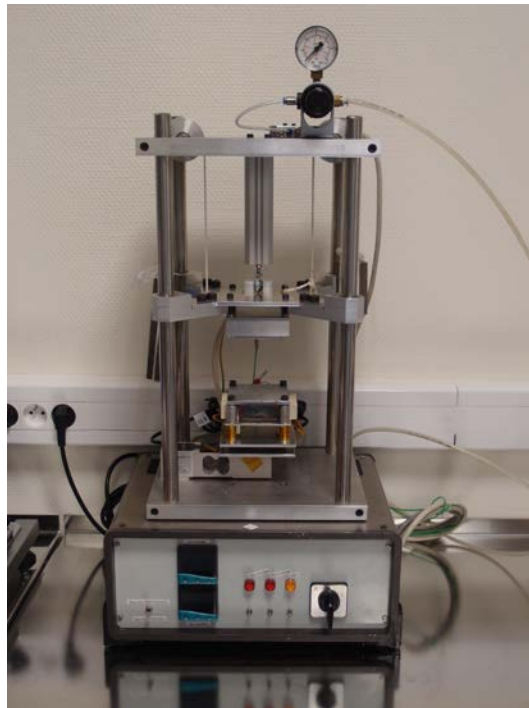


FIGURE 2.18: Presse chauffante développée au laboratoire pour le frittage de pâte d'argent.

Ce profil est défini en fonction de la pâte. Pour certaines pâtes il est nécessaire de rajouter de la pression durant le profil de température.

Ce mode opératoire a été présenté de manière succincte car il sera repris plus en détails dans le dernier chapitre de cette thèse.

Une coupe métallographique d'une attache de composant réalisée avec de la nanopâte d'argent est présentée sur la figure 2.19. Le joint d'argent fritté obtenu est homogène et a une épaisseur régulière de $\approx 50 \mu\text{m}$.

L'utilisation de micropâte d'argent permet d'avoir des attaches de composant plus résistantes que la nanopâte d'argent [18]. Néanmoins elle présente l'inconvénient de devoir appliquer une pression durant l'assemblage qui peut endommager les composants.

2.4.5 Processus de fabrication de pâte d'argent

Une pâte d'argent contient un mélange de particules d'argent et d'additifs, représenté figure 2.20. Les additifs sont de trois types :

- Un dispersant : Il se fixe sur les particules d'argent et empêche la formation d'agglomérats. Ces derniers peuvent avoir une incidence négative sur le frittage.
- Un liant (*Binder* en anglais) : Il donne sa cohérence à la pâte
- Un diluant (*Thinner* en anglais) : Il contrôle la viscosité de la pâte.

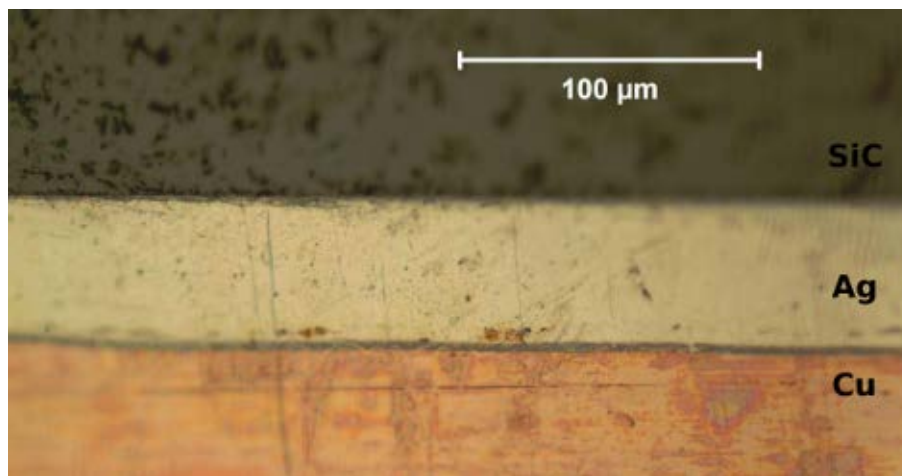


FIGURE 2.19: Coupe métallographique d'un assemblage réalisée avec la nanopâte d'argent NanoTach [17].

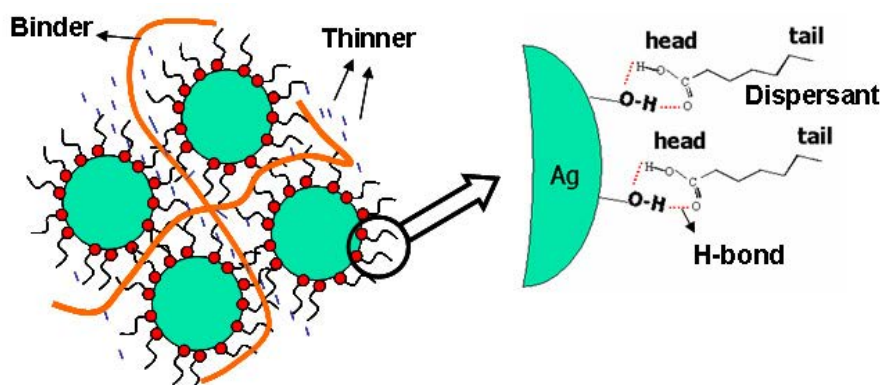


FIGURE 2.20: Influence des additifs lors de la fabrication de pâte d'argent [18].

Après fabrication, la pâte d'argent est conservée à basse température ($\approx 5^{\circ}\text{C}$) pour ne pas détériorer ses propriétés.

2.4.6 Comportement de l'attache en haute température

Une étude comparative réalisée entre un assemblage obtenu par frittage d'argent et un assemblage obtenu par brasure classique haute température a permis d'évaluer les performances du joint d'argent fritté (cf. Table 2.2). À la lecture de la table, il s'avère que ce dernier présente de meilleures propriétés que celles de la brasure au plomb. Elles restent néanmoins inférieures à celles de l'argent pur, ce qui s'explique par la présence de pores dans le matériau fritté.

Les performances du frittage d'argent ont conforté notre choix de l'utiliser comme solution alternative à la brasure dans la structure 3D haute température.

L'utilisation d'attache par frittage d'argent pose néanmoins un problème majeur dans un environnement sévère (haute température et haute tension). L'argent

Propriétés	Brasure haute température	Joint d'argent fritté	Argent pur
Composition	Sn37 Pb63	Ag	Ag
Température de fusion (°C)	214	961	961
Température maximale d'utilisation (°C)	117	714	714
Température de processus (°C)	214	285	
Conductivité électrique ($S \cdot m^{-1}$)	$6,9 \cdot 10^6$	$26 \cdot 10^6$	$63 \cdot 10^6$
Conductivité thermique ($W \cdot m^{-1} \cdot K^{-1}$)	51	240	429
CTE (ppm/°C)	25	19	18

TABLE 2.2: Table comparative des propriétés physiques d'une brasure SnPb haute température, un joint d'argent fritté et de l'argent pur [18].

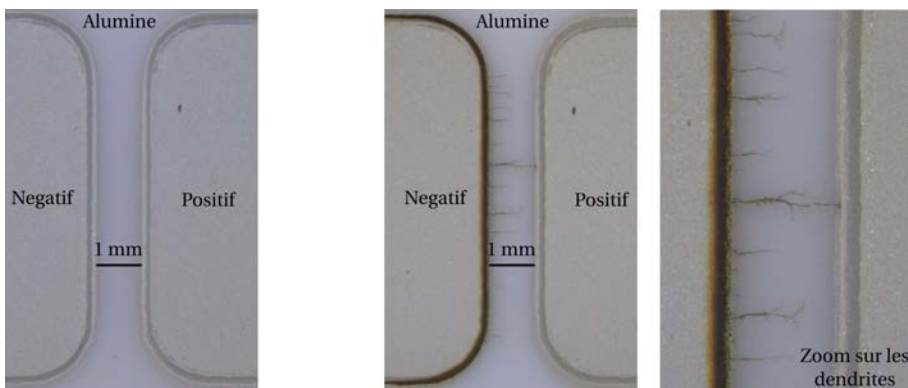


FIGURE 2.21: Photographies de l'espace entre les électrodes d'un échantillon : à gauche, aucune sollicitation (thermique et électrique) n'est appliquée ; à droite une différence de potentiel de 230 V et une température de 300°C sont appliquées ce qui provoque l'apparition de dendrites.

a tendance à migrer et former des filaments conducteurs en haute température sous l'effet d'un champ électrique et en présence d'oxygène (ou humidité) [85]. Ces derniers peuvent causer des court-circuits dans un boîtier ou dans un module. Ce phénomène, appelé couramment "migration d'argent", est souvent dénommé "électromigration" dans la littérature. Il ne faut pas le confondre avec le phénomène d'électromigration "classique" (déplacement des atomes sous l'effet d'un courant électrique intense).

La migration d'argent est le déplacement d'ions d'argent dans un milieu diélectrique entre deux électrodes d'argent soumis à une différence de potentiel statique. Il apparaît pour une gamme de température comprise entre 100°C et 500°C [85]. Un tel déplacement finit par former des filaments conducteurs appelés dendrites entre les électrodes (cf. Figure 2.21).

En présence d'oxygène (ou d'humidité) et sous l'effet d'un champ électrique, l'argent est oxydé à l'électrode positive (anode) [82] [86] [87] et se dissout pour former des ions d'argent Ag^+ [82] [88]. Ces ions d'argent se déplacent sous l'effet du champ électrique de l'électrode positive (anode) vers l'électrode négative (cathode) (cf. Figure 2.22) et forment des dépôts en forme d'aiguilles ou de pointes. Les ramifications se produisent généralement à des angles cristallographiques déterminés,

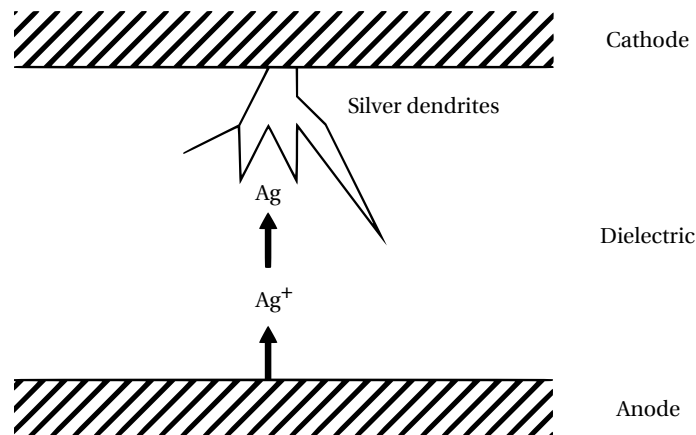


FIGURE 2.22: Procédé classique de migration d'argent [19].

ce qui produit une structure "dendritique" caractéristique.

Au cours de la migration, les filaments conducteurs grandissent de plus en plus et finissent par connecter les électrodes. La durée de vie est définie comme le temps de fonctionnement avant que ne survienne un court-circuit. Elle est influencée par trois paramètres [85] :

- Le champ électrique. Une augmentation de ce dernier entraîne une diminution de la durée de vie.
- La température. Une augmentation de cette dernière entraîne une diminution de la durée de vie.
- La pression partielle en oxygène. Une augmentation de cette dernière entraîne une diminution de la durée de vie.

Une étude expérimentale de ce mécanisme de défaillance a été réalisée dans le cadre des présents travaux. Elle est présentée en détail dans le chapitre suivant.

2.4.7 Conclusion sur le frittage

La technologie *Direct Solder Interconnexion* utilise comme technique de report la brasure. Cette dernière n'est pas compatible avec la conception d'une structure 3D haute température. Depuis peu, une nouvelle technique de report de composant, par frittage de pâte d'argent, est apparue. L'argent a la particularité de posséder une conductivité thermique élevée ($429 \text{ W.m}^{-1}.\text{K}^{-1}$), une conductivité électrique élevée (63.10^6 S.m^{-1}) ainsi qu'une température de fusion élevée (961°C). Ses caractéristiques font de lui un candidat intéressant pour le report de composant pour la haute température ambiante. Le processus de frittage de pâte d'argent possède également une particularité intéressante. Selon le diamètre des particules et la pression appliquée, la température du processus est inférieure à 300°C et de ce fait ne risque pas d'endommager les puces lors de leur assemblage. De meilleurs résultats d'attache de puces sont obtenus pour des reports par frittage de micropâte d'argent. Néanmoins, ce type de pâte nécessite d'appliquer une pression qui peut tout de même risquer de détériorer les puces. Aux vues de ces résultats et en limitant la pression, le frittage de micropâte d'argent est la solution d'interconnexion

alternative à la brasure, idéale pour la conception de la structure 3D haute température. Pour ces raisons le report des puces JFET-SiC décrit plus loin sera réalisé par frittage de micropâte d'argent.

2.5 Protection

La conception de la structure 3D haute température s'achève par une étape de protection des composants. Elle est réalisée une fois l'assemblage des deux substrats DBC et des deux JFET SiC terminé. Le but est de recouvrir tout les composants et de remplir toutes les surfaces de la structure par un matériau d'encapsulation. Pour pouvoir être utilisé dans cette structure, l'encapsulant doit répondre à plusieurs critères déjà cités (cf. Paragraphe 1.3.2.7) et notamment :

- Être imperméable à l'oxygène et à l'humidité pour empêcher le mécanisme de migration d'argent (cf. Paragraphe 2.4.6).
- Résister aux hautes températures.
- Avoir une tenue diélectrique élevée pour assurer la tenue en tension des deux puces JFET.

Il existe une large variété de matériaux d'encapsulation (cf. Paragraphe 1.3.2.7). Cependant peu d'entre eux remplissent convenablement les critères demandés et spécialement celui de la haute température, ce qui limite le choix.

2.5.1 Choix du parylène

Parmi les rares matériaux d'encapsulation pouvant potentiellement convenir, le choix s'est porté sur un encapsulant apparu depuis quelques temps mais peu utilisé : le parylène. Il a été découvert en 1948 par Szwarc [46] et son processus de dépôt actuel a été mis au point et simplifié en 1966 par Gorham [89]. Il existe différents types de parylène. Seule la variété fluorée possède les atouts qui lui permettent de répondre aux critères demandés :

- Une neutralité chimique [44]. Il est donc chimiquement compatible avec les puces. De plus, il est résistant à tous les solvants, acides et bases [44].
- Une faible perméabilité aux gaz et notamment l'oxygène [20]. Le parylène fluoré fournit une excellente barrière à l'oxygène et à l'humidité. Par conséquent, il devrait empêcher le mécanisme de migration d'argent.
- Une stabilité thermique et une température élevée de dégradation [20]. Ce sont deux paramètres fondamentaux pour évaluer la fiabilité de fonctionnement à long terme et à haute température de matériaux. Ils sont déterminés par une analyse thermogravimétrique (ATG). C'est une technique d'analyse thermique qui consiste à mesurer la variation de masse d'un échantillon en fonction du temps, pour une température (analyse isothermique) ou un profil de température (analyse dynamique) donné. L'analyse dynamique permet de déterminer la température de dégradation T_d , tandis que l'analyse isothermique permet d'évaluer la stabilité thermique. Une ATG dynamique de quatre encapsulants, le BDPA/PDA polyimide (PI), le polyamide imide (PAI), et deux polymères avec de bonnes propriétés thermiques, le parylène fluoré (PA-F) et le silicone (PDMS), est représentée figure 2.23 [20]. La température de dégradation T_d est atteinte lorsque le matériau a perdu 5% de sa

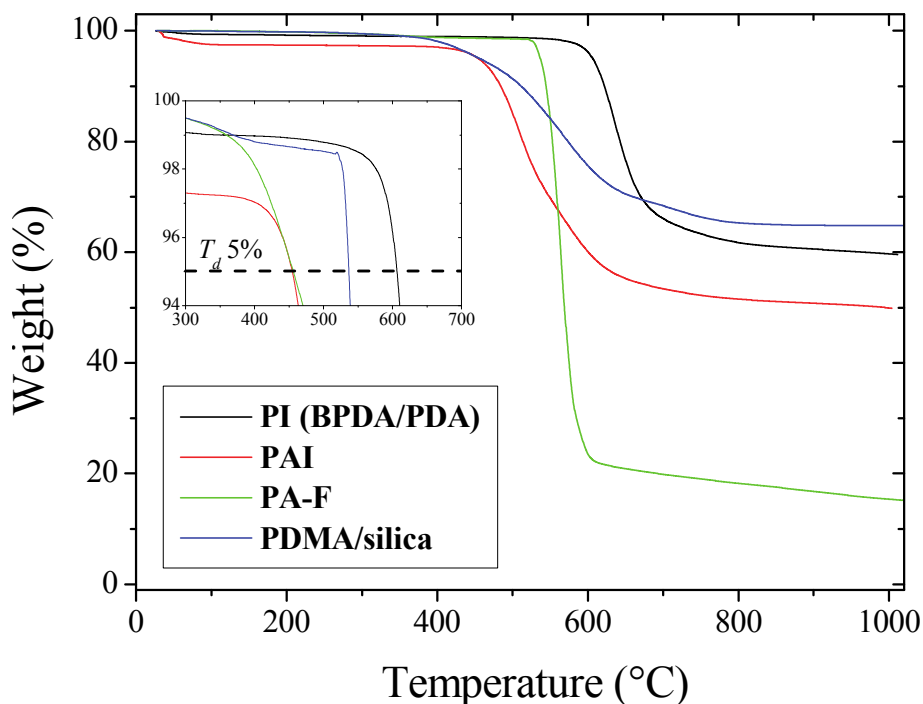


FIGURE 2.23: Comparaison d'analyses thermogravimétriques (ATG) dynamiques de quatre encapsulants [20].

masse. D'après les résultats, le parylène fluoré (PA-F) a la seconde température de dégradation T_d la plus grande, derrière le BDPA/PDA polyimide (537°C). Une ATG isotherme du BDPA/PDA polyimide et du parylène fluoré a également été réalisée et est représentée à la figure 2.24 [20]. Les résultats montrent que le parylène fluoré a une meilleure stabilité thermique que le BDPA/PDA polyimide. Il est important de remarquer que le parylène fluoré a perdu seulement 0,5% de sa masse après 5000 minutes à 350°C. Ces deux résultats montrent donc que le parylène fluoré est capable de résister à des hautes températures.

- Une tenue diélectrique élevée [20]. C'est un paramètre important pour évaluer si le parylène fluoré peut servir d'isolant électrique supplémentaire aux deux puces en hautes températures. Une étude de la tenue diélectrique du parylène fluoré dans le temps pour différentes températures de vieillissement, a été réalisée et est représentée à la figure 2.25. Les résultats montrent que le parylène fluoré a une tenue diélectrique élevée relativement constante de $\approx 2 \text{ MV/cm}$ pendant une durée de 1000 heures pour des températures inférieures ou égales à 350°C. A des températures aussi élevées, la couche secondaire de la passivation de la puce est rapidement dégradée et n'assure plus d'isolation. Dans ce cas, le parylène fluoré résiste et pourra assurer la tenue en tension des puces 1200 V.
- Un processus de dépôt sous forme de gaz. Lors de son dépôt il pénètre sans effort toutes les crevasses et les zones serrées d'une structure multicouches. Le parylène fluoré fournit ainsi une encapsulation complète et uniforme [21].

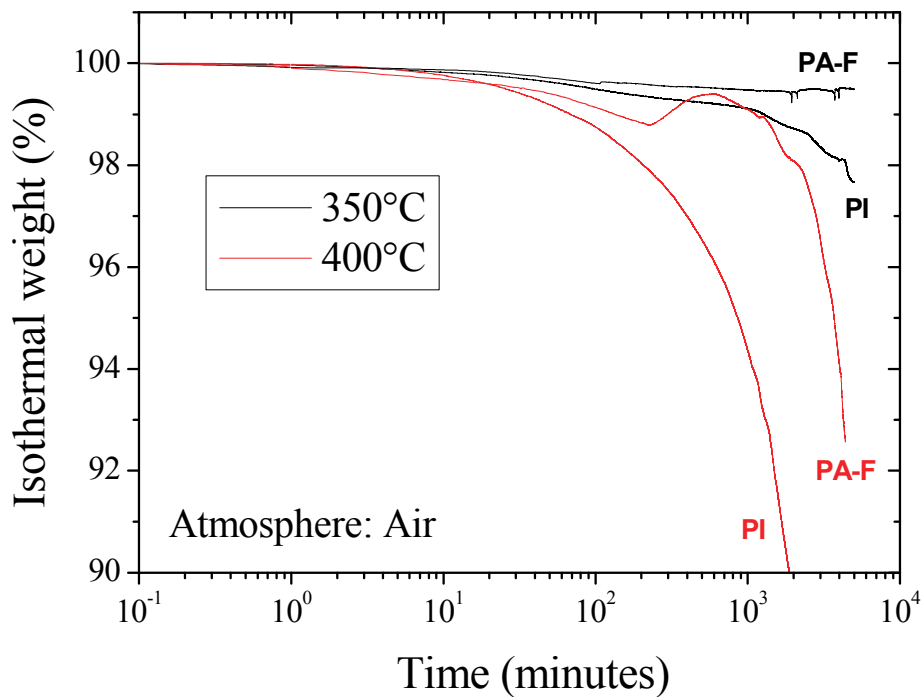


FIGURE 2.24: Comparaison d'analyses thermogravimétriques (ATG) isothermes du BDPA/PDA polyimide et du parylène fluoré [20].

Des traitements de surface de l'échantillon sont réalisés avant le dépôt pour optimiser son adhésion [21].

A l'heure actuelle, le parylène fluoré est un matériau d'encapsulation attractif pour notre structure 3D haute température.

2.5.2 Méthode de dépôt du parylène

Le processus de dépôt du parylène est réalisé dans un équipement spécialisé sous vide, en quatre étapes selon le procédé simplifié de Gorham [89](cf. Figure 2.26) :

- L'échantillon à recouvrir est placé dans la chambre de dépôt. La matière première, sous forme de poudre et appelée dimère est chargée dans l'équipement.
- Le dimère est chauffé sous vide et sublimé.
- Le gaz est ensuite pyrolysé pour séparer le dimère et obtenir un monomère
- Le gaz monomère est enfin déposé sur toute la surface de l'échantillon dans la chambre de dépôt (à température ambiante) comme un film polymère transparent.

Les conditions expérimentales du dépôt (température, pression, temps de chaque phase...) dépendent du type de parylène déposé. L'épaisseur du film déposé peut varier entre 50 nm et 100 μm et est déterminée selon les applications concernées (électronique, médicale, automobile....) et les propriétés du film désiré.

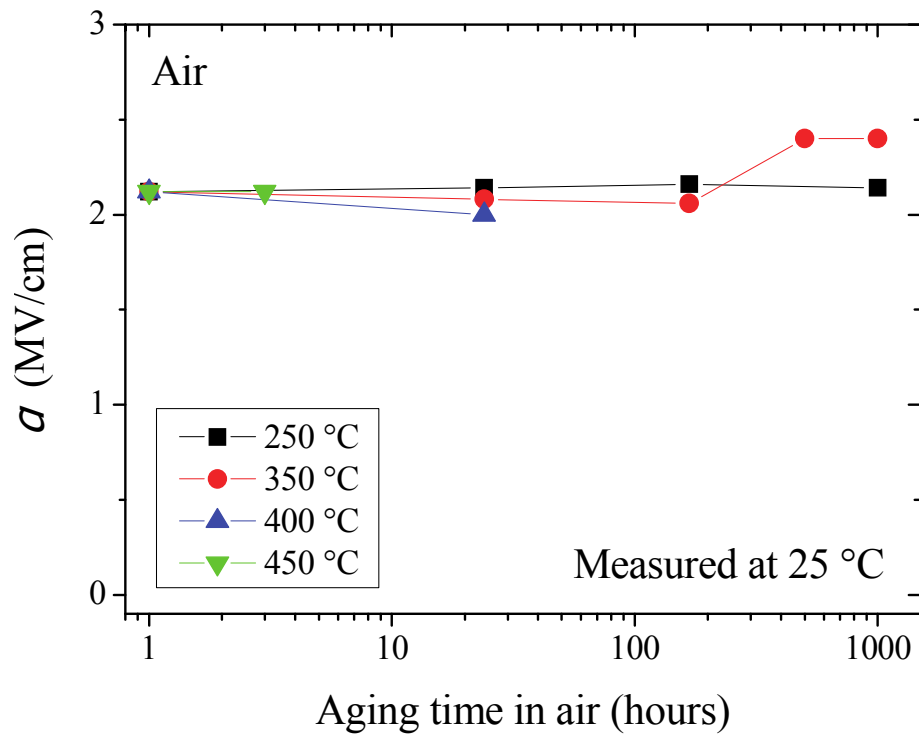


FIGURE 2.25: Tenue diélectrique en fonction du vieillissement du parylène fluoré PA-F pour différentes températures de vieillissement dans l'air. [20].

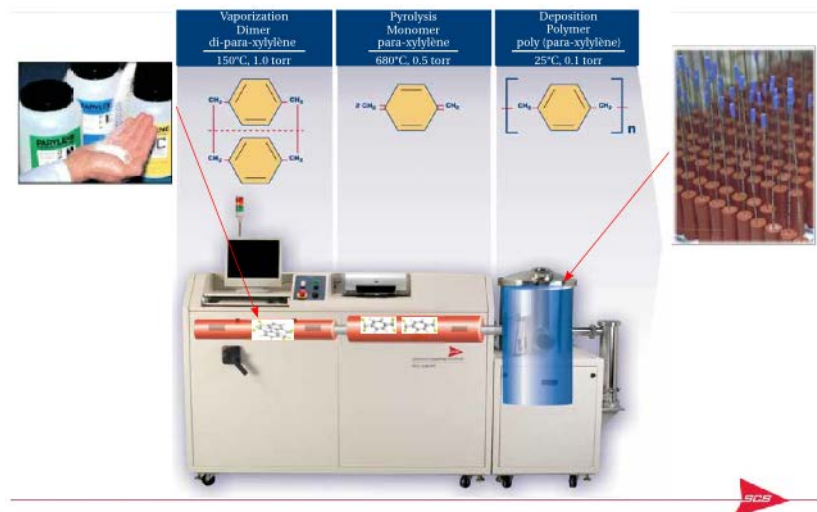


FIGURE 2.26: Principe du processus de dépôt du parylène HT réalisé par la société SCS [21].

Deux sociétés proposent le service de dépôt du parylène : la société Specialty Coating Systems (SCS) aux Etats Unis, et la société Comelec en Suisse. Ces deux sociétés proposent toutes les deux un parylène fluoré adaptée à la haute température : le parylène HT fourni par SCS et le parylène F fourni par Comelec.

Le parylène HT et le parylène F sont deux produits différents. En effet, les atomes de fluor présents dans leur compositions ne sont pas répartis de la même manière dans la structure. Cette répartition différente se répercute directement sur leurs propriétés et leurs performances [45], [90], notamment thermiques. D'après leur documentation, le parylène HT est capable de résister 100000 h à une température de 350°C et 1000 h à 450 °C tandis que le parylène F est capable de résister 100000 h à une température de 200°C et 1000 h à 350 °C.

Malgré leurs différences, il a tout de même été décidé de tester ces deux parylènes. Les résultats obtenus seront présentés dans le chapitre suivant.

2.6 Conclusion

La structure 3D haute température est basée sur le principe de la technologie *Direct Solder Interconnexion*. Afin de répondre à la contrainte de haute température et de haute tension, certains éléments ont du être changés ou adaptés par rapport à la constitution de base. Les deux puces choisies pour réaliser le bras d'onduleur sont deux JFET-SiC 1200 V conçus par la société INFINEON. Ce sont à l'heure actuelle les seuls composants à avoir atteint une maturité et une fiabilité suffisante pour pouvoir être utilisés en haute température. Les deux substrats choisis sont des substrats céramiques DBC. Ce ne sont pas les plus adaptés à la haute température mais leur faible coût et leur facilité d'utilisation justifie leur choix dans une phase de développement. Ils sont gravés avant l'assemblage pour ne pas dégrader la tenue en tension des puces. Le report des puces est effectué par frittage de micropâtes d'argent. C'est une solution alternative à la brasure pouvant fonctionner en haute température. Enfin la protection de la structure est réalisé par un dépôt de parylène fluoré. Cet encapsulant s'infiltré partout et forme un revêtement uniforme capable de supporter des températures inférieures ou égales à 350°C pendant plus de 1000 heures sans être détérioré. Il a également une très grande tenue diélectrique. Avec toutes ces modifications, la structure 3D réalisée devrait être capable de supporter de hautes températures. Il existe tout de même un point à surveiller pour fiabiliser cette structure. Le frittage d'argent présente des mécanismes de migration pouvant engendrer un court-circuit. Cette migration est influencée par la température et pourrait être bloquante pour la structure 3D haute température. Des études pour comprendre ce phénomène et trouver des solutions pour l'empêcher sont réalisées dans le chapitre suivant.

Chapitre 3

Étude expérimentale du phénomène de migration d'argent

3.1 Définitions et généralités

Dans le chapitre précédent, nous avons présenté la technique de report de puce par frittage d'argent, ainsi qu'un mécanisme de défaillance, appelé migration d'argent, pouvant causer des courts circuits. Pour rappel, la migration d'argent est le déplacement d'ions d'argent, dans un milieu diélectrique entre deux électrodes d'argent soumis à une différence de potentiel. Il a été observé pour une gamme de température comprise entre 100°C et 500°C [85]. Des filaments conducteurs appelés dendrites se forment et connectent les électrodes au bout d'un certains temps (cf. Figure 3.1). Une durée de vie peut être définie comme le temps de fonctionnement avant que ne survienne un court circuit. Le court-circuit sera ici surveillé en terme de courant de fuite, dont une valeur seuil constituera un indicateur de défaillance. Cette durée de vie est influencée par trois paramètres, le champ électrique, la température et la présence d'oxygène (ou d'humidité).

Dans ce chapitre, nous cherchons à évaluer le risque d'apparition des courts-circuits. Des véhicules de test, ainsi qu'un banc de test ont été développés pour

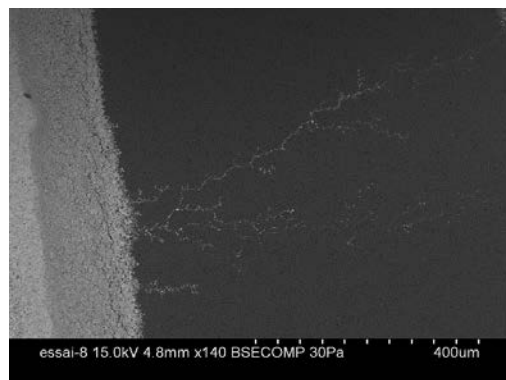


FIGURE 3.1: Images MEB d'une dendrite apparue lors du phénomène de migration d'argent.

pouvoir étudier le phénomène de migration. L'objectif est de comprendre son processus d'apparition et d'évaluer l'influence de chacun des trois paramètres cités sur la durée de vie. À terme, le souhait est de pouvoir établir des lois de comportement en fonction de chaque paramètre et de prédire si dans des cas donnés, le mécanisme de défaillance se manifesterait ou non.

3.2 Présentation de l'étude expérimentale

L'étude expérimentale du phénomène de migration d'argent nécessite des durées d'essais longues et des mesures précises (courants de fuite). Nous avons choisi de partir d'un cas le plus simple possible et selon les résultats obtenus, le sophistication peu à peu pour s'orienter vers un cas concret. Pour cette raison, l'étude expérimentale menée dans ce chapitre n'a pas directement commencé par la prospection d'attache de puce par joints d'argent fritté mais par l'investigation de véhicules de test simplifiés.

3.2.1 Véhicules de test

La campagne de test menée dans ce chapitre a été réalisée sur cinq types de véhicules. Afin de les différencier, des noms représentatifs ont été attribués à chacun d'eux :

- 1 : Les véhicules de test "simples" : deux électrodes d'argent sérigraphiées et frittées sur un substrat alumine.
- 2 : Les véhicules de test "encapsulés par du parylène F" : deux électrodes d'argent sérigraphiées et frittées sur un substrat alumine, avec une encapsulation de parylène F pour réduire l'exposition à l'oxygène.
- 3 : Les véhicules de test "encapsulés par du parylène HT" : deux électrodes d'argent sérigraphiées et frittées sur un substrat alumine, avec une encapsulation de parylène HT (formulation différente).
- 4 : Les véhicules de test "DBC" : un substrat DBC avec finition Nickel/Or et de la pâte d'argent sérigraphié.
- 5 : Les véhicules de test "câblés" : un substrat DBC avec finition Nickel/Or et une puce reportée par frittage d'argent et des fils de câblage.

Dans la liste ci-dessus, les véhicules de test ont été classés du plus simple au plus concret.

Les deux pâtes d'argent présentées dans le chapitre précédent ont été utilisées pour la réalisation de cette étude expérimentale. La nanopâte d'argent NanoTach a été la première pâte disponible au laboratoire. Elle a été utilisée dès le début, dans la phase de développement, pour mettre au point la géométrie des véhicules de test et le banc. Entre temps, avant d'avoir terminé tout les réglages, la micropâte d'argent LTS 117O2P2 a été mise en test pour des attaches de puces haute température. Cette dernière a rapidement montré des résultats intéressants. De ce fait il a été décidé de continuer la campagne de test avec cette seconde pâte.

La figure 3.2 représente les deux géométries utilisées pour l'élaboration de ces cinq véhicules de test. Lors du dépôt de la pâte par sérigraphie, les angles droits de la géométrie initiale avaient tendance à se déformer sur le masque et empêcher une sérigraphie correcte. La figure 3.3 illustre ce problème et représente un véhicule de test réalisé avec la géométrie initiale et la nanopâte d'argent. La pâte d'argent est

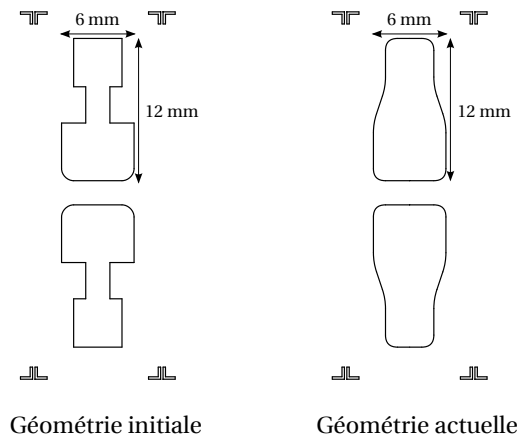


FIGURE 3.2: Représentation des deux géométries utilisées dans la conception des véhicules de test.



FIGURE 3.3: Photographie d'un véhicule de test "simple" réalisé avec la géométrie initiale et la nanopâte d'argent.

passée sous le masque et a formé des bavures indésirables ne correspondant pas à la géométrie voulue. Sur la géométrie actuelle les angles droits ont été retirés et la forme générale a été arrondie.

Dans ce qui suit, les véhicules de test sont présentés un par un et tous les détails de réalisation sont donnés.

3.2.1.1 Véhicule de test "simple"

Ce type a été le premier de la campagne à être réalisé. Une première version a été conçue avec la géométrie initiale et la nanopâte d'argent NanoTach. Comme évoqué ci dessus, elle a rapidement été remplacée par une seconde version réalisée avec la géométrie actuelle et la micropâte d'argent LTS 117O2P2.

La figure 3.4 représente une photographie d'un véhicule de test seconde version ainsi réalisé et actuellement utilisé. Il est composé d'un rectangle d'alumine

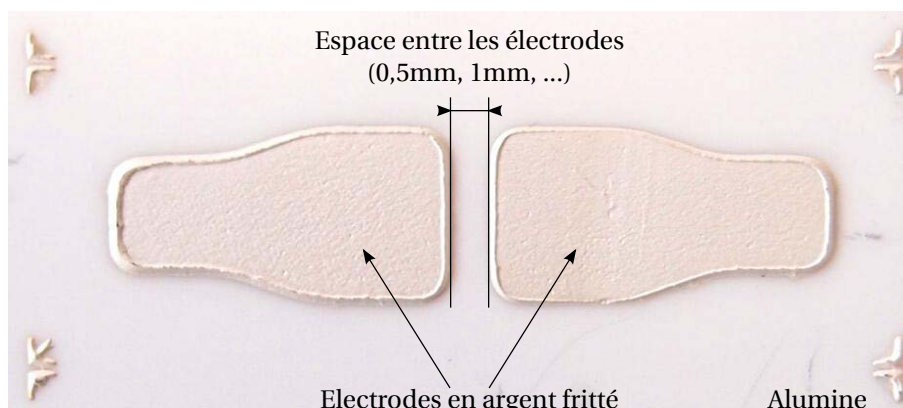


FIGURE 3.4: Photographie d'un véhicule de test "simple" avec deux électrodes d'argent fritté espacées de 1,5 mm.



FIGURE 3.5: Images des deux étuves utilisées pour le processus de frittage des véhicules de test. A gauche, l'étuve Venticell 55 - Standard. A droite, l'étuve N30/45 HA.

de dimensions 35 mm x 15 mm et de deux électrodes en argent fritté d'une épaisseur de $\approx 20 - 30 \mu\text{m}$. Quatre valeurs d'espace entre les électrodes ont été étudiées (0,5 mm, 1 mm, 1,5 mm et 2 mm).

Cependant, le mode opératoire utilisé pour fritter les électrodes est quelque peu différent de celui présenté dans le chapitre précédent (cf. Paragraphe 2.4.4). Nous avons en effet utilisé un procédé de frittage sans pression, simple, rapide et permettant de fritter plusieurs échantillons à la fois. Pour ce faire, la presse chauffante a donc été remplacée par deux étuves.

La figure 3.5 représente les deux étuves à convection forcée utilisées pour le processus de frittage. À gauche, l'étuve Venticell 55 - Standard de la société MMM Medcenter. Elle peut fonctionner à une température maximale de 300°C et est utilisée pour le séchage de la micropâte d'argent. À droite, l'étuve N30/45 HA de la société Nabertherm. Elle peut fonctionner à une température maximale de 450°C et est utilisée pour le frittage de la micropâte d'argent.

Le mode opératoire mis en place se décompose en trois étapes :

- La micropâte d'argent LTS 117O2P2 est déposée par sérigraphie sur les rectangles d'alumine (Curamik, 635 μm d'épaisseur) avec un pochoir de 50 μm d'épaisseur. On définit ainsi le motif des électrodes.
- Les véhicules de test fraîchement sérigraphiés sont placés dans l'étuve Venticell 55 - Standard pendant 5 minutes à 80°C pour permettre le séchage de la micropâte.
- Les véhicules de test sont ensuite placés dans l'étuve N30/45 HA pendant 1 heure à 300°C pour réaliser le frittage de la micropâte.

Les étuves sont chauffées au préalable. L'utilisation de deux étuves permet de ne pas avoir à attendre entre l'étape de séchage et l'étape de frittage que la première étuve ait élevé sa température de 80°C à 300°C. En plus d'être un gain de temps, cela permet d'éviter un refroidissement des véhicules de test et ainsi d'assurer le bon déroulement du processus de frittage.

Jusqu'à 50 échantillons ont pu être réalisés en même temps. Par ailleurs, le mode opératoire décrit ici est décorrélé de celui mis en œuvre dans le chapitre 5.

3.2.1.2 Véhicule de test "encapsulé par du parylène fluoré"

Ce modèle a été le second de la campagne à être réalisé. Il consiste en un véhicule de test "simple" (cf. Paragraphe 3.2.1.1) encapsulé dans une couche de parylène fluoré. D'après les propriétés présentées dans le chapitre précédent (cf. Paragraphe 2.5.1), ce matériau d'encapsulation a la particularité de résister à des températures inférieures ou égales à 350°C et de fournir une excellente barrière à l'oxygène et à l'humidité. L'objectif de ces véhicules de test est donc de tester si le parylène fluoré peut être une solution envisageable pour empêcher l'apparition du mécanisme de défaillance par migration d'argent et ce même en haute température.

Dans le chapitre précédent (cf. Paragraphe 2.5.2), il a été présenté deux types de parylène fluoré adapté à la haute température. Le premier est le parylène HT fourni par la société SCS et le second est le parylène F fourni par la société Comelec. Ces deux types de parylène sont évalués ici.

La figure 3.6 représente une photographie d'un véhicule de test "encapsulé par du parylène F". Il est visuellement identique au véhicule de test "simple", le parylène étant transparent. Il est composé d'un rectangle d'alumine et de deux électrodes en argent fritté, séparées par un espace variable. La couche de parylène F a été déposée par la société Comelec et a une épaisseur de 20 μm . Pour rappel, ce matériau d'encapsulation fournit grâce à son processus de dépôt en phase gazeuse une encapsulation complète et uniforme. De ce fait, des bandes d'adhésif polyimide ont été déposées aux extrémités des électrodes pour les protéger du dépôt. Le but est de retirer les bandes d'adhésif une fois le dépôt de parylène effectué, pour permettre la polarisation des électrodes.

La figure 3.7 représente une photographie d'un véhicule de test "encapsulé par du parylène HT". La couche de parylène HT a été déposée par la société SCS et a également une épaisseur de 20 μm . Une optimisation a tout de même été apportée au niveau de la protection des électrodes lors du dépôt. Un morceau de polyimide non adhésif a été glissé aux extrémités des électrodes entre l'argent fritté et la bande adhésive polyimide. Il a pour rôle de diminuer l'adhésion du ruban adhésif

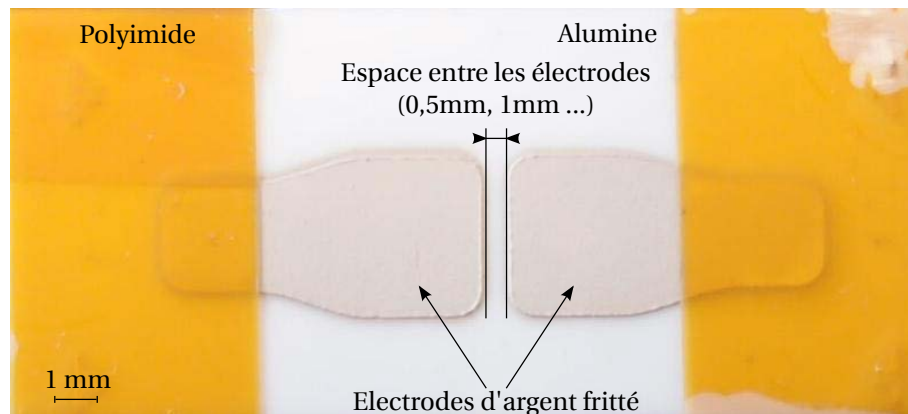


FIGURE 3.6: Photographie d'un véhicule de test avec deux électrodes d'argent fritté espacées de 0.5 mm, encapsulé par du parylène F déposé par la société Comelec.

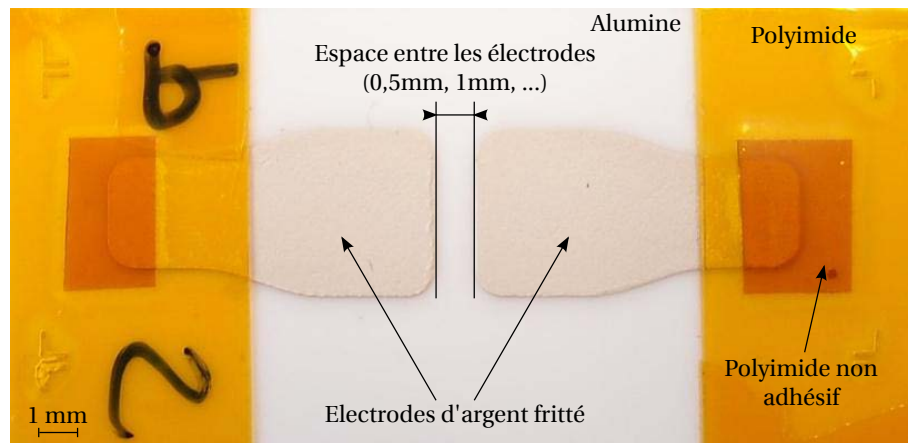


FIGURE 3.7: Photographie d'un véhicule de test avec deux électrodes d'argent fritté espacées de 1 mm, encapsulé par du parylène HT déposé par la société SCS.

sur l'argent fritté pour éviter de détériorer ou de détruire complètement la couche d'argent lors du retrait de la protection.

Dans la plupart des cas la protection n'a pas suffi à empêcher le parylène de se déposer aux extrémités des électrodes. Il s'est glissé en dessous et il a été nécessaire de faire une étape de grattage avec une lame pour le retirer.

3.2.1.3 Véhicule de test "DBC"

Les véhicules de test précédents, avec leurs électrodes en argent, sont conçus pour favoriser le phénomène de migration. Le véhicule décrit ici vise au contraire à se rapprocher d'un cas concret, où l'argent n'est utilisé que pour l'attache de puce. Ce véhicule de test utilise la géométrie initiale : un substrat céramique DBC en alumine (Al_2O_3) et la micropâte d'argent LTS 117O2P2. Un petit carré d'argent représentant une attache de puce est fritté sur le substrat DBC. L'objectif est d'observer

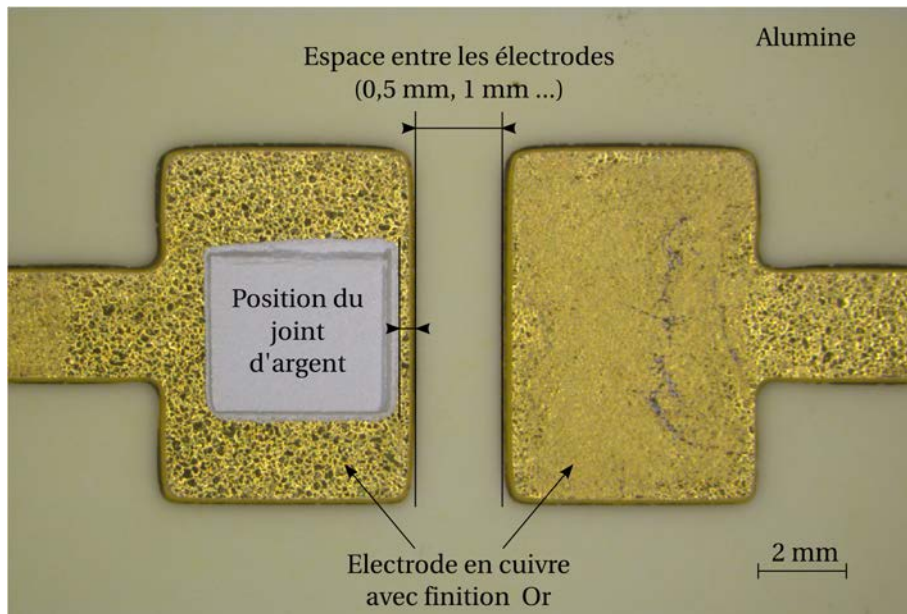


FIGURE 3.8: Photographie d'un véhicule de test "DBC". Il est constitué de deux électrodes en cuivre avec une finition Nickel/Or espacées de 2 mm et un joint d'argent fritté.

si dans le cas d'un joint d'argent fritté seul (sans puce), le phénomène de migration peut apparaître et provoquer un court-circuit.

La figure 3.8 représente une photographie d'un véhicule de test de finition Nickel/Or. Il est composé d'un rectangle d'alumine de dimensions 35 mm x 15 mm et de deux électrodes en cuivre d'une épaisseur de 300 μm , recouvertes par une finition Nickel/Or de $\approx 5 \mu\text{m}$ d'épaisseur. Cette dernière permet d'éviter une oxydation du cuivre. L'espace entre les électrodes est variable et peut prendre quatre valeurs différentes : 0,5 mm, 1 mm, 1,5 mm et 2 mm. Le joint d'argent fritté mesure 3 mm de côté.

La réalisation d'un tel véhicule de test se décompose en six étapes :

- Un substrat DBC est préparé à partir des phases 5 et 6 du processus de fabrication présenté dans le chapitre V (cf. Paragraphe 5.2). Un film photosensible est déposé sur le substrat puis insolé et développé pour former le motif souhaité. L'épaisseur de 300 μm de cuivre est retirée par attaque chimique aux endroits non protégés.
- Le substrat DBC est recouvert par une finition Ni/Au (réalisée par la société ERCEI). La figure 3.9 représente le résultat obtenu après le traitement d'un substrat. La finition a adhéré seulement aux endroits où il restait du cuivre.
- Le substrat DBC est découpée à l'aide d'une scie de découpe (Disco DAD 3220) équipée d'un disque adapté à la coupe de céramique. Cinq véhicules de test sont ainsi libérés.
- Sur chaque véhicule, de la micropâte d'argent est déposée par sérigraphie sur une des deux électrodes avec un pochoir de 50 μm d'épaisseur. On définit ainsi la forme carrée de côté 4 mm. Sa position par rapport au bord de

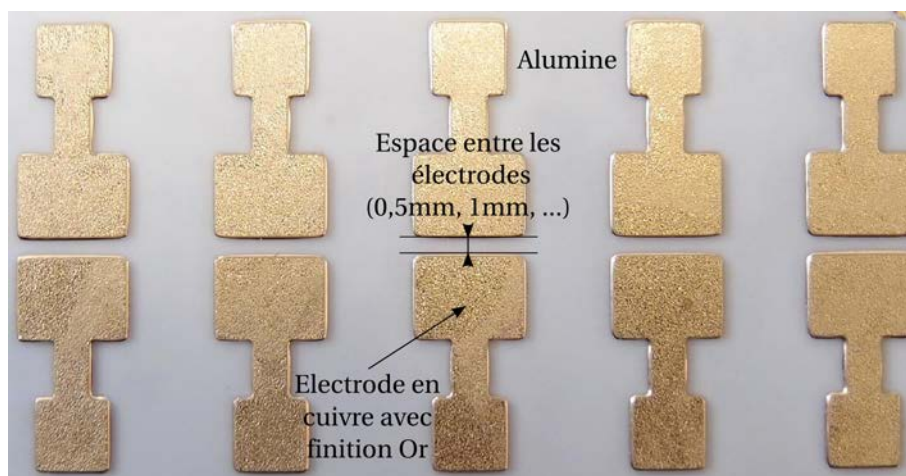


FIGURE 3.9: Photographie d'un substrat céramique gravé contenant cinq géométries initiales et des électrodes avec une finition Nickel/Or.

l'électrode n'est pas précisément définie à l'avance. Elle est mesurée après le processus de frittage sur les éprouvettes réalisées : elle varie entre $30\ \mu\text{m}$ et $0,2\ \text{mm}$.

- Les cinq véhicules fraîchement sérigraphiés sont ensuite placés dans l'étuve Venticell pendant 5 minutes à 80°C pour permettre le séchage de la micropâte.
- Les cinq véhicules sont enfin placés dans l'étuve Nabertherm pendant 1 heure à 300°C pour réaliser le frittage de la micropâte.

Durant les tests, l'électrode avec le joint d'argent fritté est mise à un potentiel positif (anode) et l'autre à un potentiel nul (cathode).

3.2.1.4 Véhicule de test "câblé"

Basé sur le précédent, ce véhicule de test possède en plus une puce et ses fils de câblage pour constituer une configuration aussi représentative que possible d'un cas réel. Ce prototype possède donc la géométrie initiale : un substrat céramique DBC, la micropâte d'argent, une puce et des fils de câblage. La puce est attachée par frittage d'argent sur le substrat céramique et polarisée par l'intermédiaire des fils de câblage. La puce est une diode bipolaire haute tension ($\approx 6\ \text{kV}$) en carbure de silicium, conçue au laboratoire. Ce type de composant a été préféré au JFET SiC, présenté dans le chapitre précédent, car il a une polarisation plus simple à mettre en œuvre et évite donc de compliquer la structure de test. De plus, il est capable de fonctionner à des températures jusqu'à 300°C . L'objectif de ce véhicule de test est d'étudier si dans le cas d'une attache de puce par joint d'argent fritté, dans des conditions de fonctionnement réelles, le phénomène de migration peut apparaître et provoquer une défaillance par court-circuit.

La figure 3.10 représente une photographie d'un véhicule de test "câblé" sans les fils de câblage. La diode ajoutée a une forme quasiment carrée, de dimensions $3,9\ \text{mm} \times 3,7\ \text{mm}$ et une épaisseur de $480\ \mu\text{m}$. Elle a une métallisation supérieure

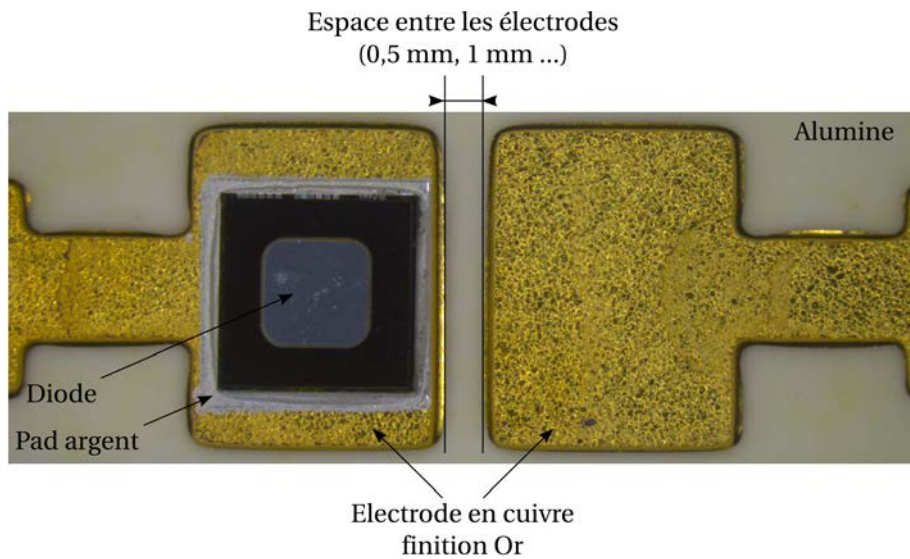


FIGURE 3.10: Photographie d'un véhicule de test "câblé" avant la réalisation des fils de câblage. Il est constitué de deux électrodes en cuivre avec une finition Nickel/Or espacées de 2 mm et d'une diode attachée par un joint d'argent fritté.

en aluminium de $3\ \mu\text{m}$, adaptée aux connexions par fils de câblage et une métallisation inférieure titane/nickel/or de $1,5\ \mu\text{m}$. Elle est reportée sur une des deux électrodes par un joint d'argent fritté de $50\ \mu\text{m}$ d'épaisseur. De la même manière que pour le véhicule de test précédent, la position de l'ensemble joint d'argent fritté/puce n'est pas précisément définie par rapport au bord de l'électrode. Elle a de nouveau été mesurée après le processus de frittage mais avant la réalisation des fils de câblage et avait une valeur comprise entre $30\ \mu\text{m}$ et $0,2\ \text{mm}$.

La figure 3.11 représente une photographie des fils de câblage. Ils sont en or et ont un diamètre de $50\ \mu\text{m}$. Le courant circulant dans ce type de véhicule de test n'est pas très élevé (quelques nanoampères en régime nominal) et est limité pour les tests à $100\ \mu\text{A}$. Par conséquent, il n'est pas nécessaire d'avoir des interconnexions de très faibles résistivités et donc d'avoir de nombreux fils de fort diamètre mis en parallèle. Cependant, lors du test, le véhicule est soumis à des stress thermomécaniques. Ces derniers peuvent entraîner la détérioration du fil de câblage. De ce fait, il a été décidé de mettre en parallèle plusieurs fils de câblage afin d'assurer et de fiabiliser la connexion électrique tout au long du test.

L'électrode reliée au fils de câblage est mise à un potentiel nul et l'électrode sous la diode (cathode) à un potentiel positif, de façon à polariser la diode en inverse.

Les étapes de fabrication de ce véhicule de test sont identiques à celles décrites dans le paragraphe 3.2.1.3. En revanche, en ce qui concerne le report de la puce il est apparu nécessaire de presser la diode sur l'électrode lors de l'assemblage pour améliorer sa tenue. Il a donc été décidé de changer de mode opératoire pour le frittage de la micropâte et de reprendre celui avec la presse chauffante, présenté dans le chapitre précédent (cf. Paragraphe 2.4.4). Enfin, pour ce qui est des fils de câblage, ils ont été réalisés au laboratoire sur une machine de *wire-bonding*.

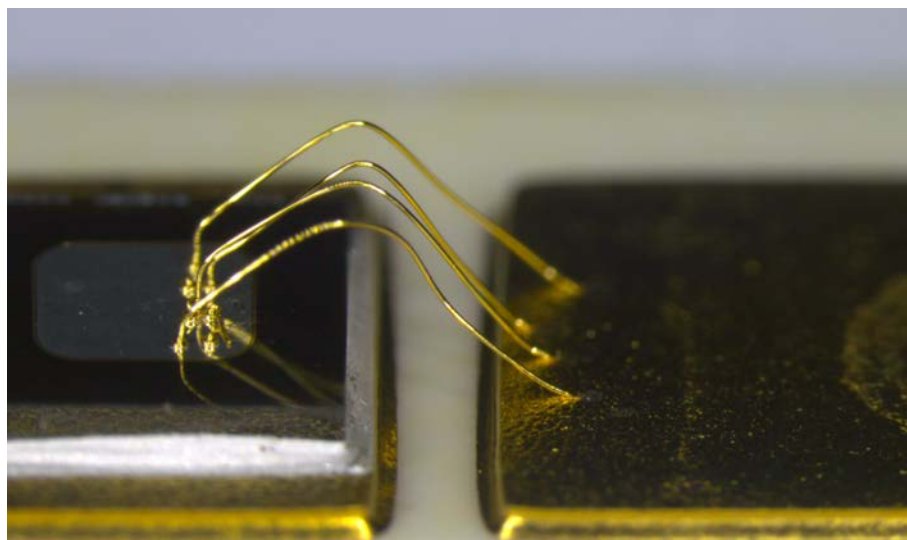


FIGURE 3.11: Photographie des fils de câblage réalisés sur le véhicule de test.

3.2.2 Banc de test

L'étude expérimentale du phénomène de migration d'argent a nécessité le développement d'un banc de test automatisé spécifique. Il a été entièrement défini et conçu au sein du laboratoire pour cette étude.

Le banc de test a été réalisé dans le but de permettre l'apparition du phénomène de migration d'argent et de détecter à partir de quel moment précis le véhicule de test est devenu défaillant. Pour rappel, ce mode de défaillance se manifeste par la formation de filaments conducteurs entre les électrodes. Au bout d'un certains temps, ces dendrites provoquent un court-circuit.

Un second banc, basé sur le même principe a été réalisé dans un second temps, pour pouvoir doubler le nombre d'échantillons testés simultanément.

3.2.2.1 Descriptions et principe de fonctionnement

La figure 3.12 représente les deux bancs de test réalisés. Ils sont composés chacun de quatre éléments principaux :

- Une unité de Source et Mesure (en anglais *Source Measure Unit*) Keithley 2410. Cet équipement a une double fonction sur le banc de test. Il applique une différence de potentiel entre les électrodes des véhicules de test et mesure le courant de fuite (précision de 10 pA). Il est possible de régler le potentiel appliqué (1100 V max) et de ce fait de faire varier le champ électrique.
- Un système de commutation Keithley 7001 équipé d'un module additionnel, une carte relais haute tension Keithley 7154. Ces deux équipements combinés permettent de répartir la sortie de la SMU sur 10 échantillons en parallèle. Le but est de pouvoir les tester en même temps (température et polarisation sont appliquées en permanence à l'ensemble des échantillons). Afin de réaliser cette tâche, l'unique voie d'entrée de la carte a été directement reliée



FIGURE 3.12: Photographie des deux bancs de test automatisés utilisés pour l'étude expérimentale du phénomène de migration d'argent.

à la sortie de la SMU et les 10 voies de sortie directement aux 10 véhicules de test. De ce fait, chaque échantillon est contrôlé indépendamment.

- Un ordinateur avec une application *Labview* dédiée communique avec la SMU et le système de commutation et récupère périodiquement la valeur du courant de fuite pour chaque véhicule de test. Il génère un fichier texte contenant l'historique de tous les courants de fuite mesurés au cours du test.
- Une étuve. Cet équipement définit la température ambiante autour des véhicules de test. Elle est ajustable et a une valeur maximale dépendante de l'étuve utilisée (300°C ou 450 °C).

La figure 3.13 représente le schéma de principe utilisé sur les deux bancs de test. Les véhicules de test (10 au total par banc) sont placés dans l'étuve réglée à une température donnée. Ils sont reliés par des câbles triaxiaux haute température, spécialement créés pour cette étude et décrits plus loin, aux dix voies de sortie du système de commutation 7001/7154. La liaison entre la SMU et la voie d'entrée du système de commutation est également réalisée par un câble triaxial haute température.

À intervalles de temps réguliers (15 min), la polarisation des véhicules de test est interrompue pour effectuer un cycle de mesure de durée très courte. La valeur du courant de fuite est récupérée pour chaque véhicule de test par l'intermédiaire du système de commutation 7001/7154. Une fois le cycle de mesure terminé la polarisation est rétablie.

L'objectif de l'étude expérimentale est de quantifier la durée de vie des véhicules de test. L'intérêt est de connaître au bout de combien de temps (en heures) l'échantillon est devenu défaillant. Par conséquent, il a été nécessaire de définir une condition d'arrêt sur les bancs de test, pour stopper la polarisation et les mesures une fois la défaillance apparue. Un critère d'arrêt a été fixé pour une valeur du courant de fuite égale à 100 μA . Une fois cette valeur atteinte, l'échantillon est déconnecté de la SMU par l'intermédiaire du système de commutation 7001/7154.

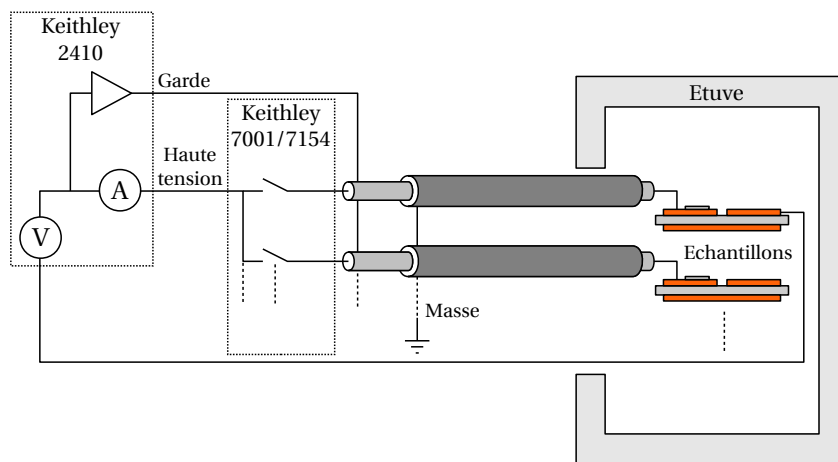


FIGURE 3.13: Schéma de principe illustrant le fonctionnement des deux bancs de test.

La figure 3.14 représente l'évolution du courant de fuite mesuré sur cinq échantillons en fonction du temps. L'allure des courants de fuite obtenue est cohérente avec le comportement évoqué au début de ce paragraphe : leurs valeurs sont quasiment nulles (quelques nanoampères) pendant la grande majorité du test et augmentent brusquement. Ces soudaines variations sont dues à l'apparition de courts-circuits entre les électrodes, caractéristiques du phénomène de migration. Le critère d'arrêt est atteint ou nettement dépassé et le test est stoppé.

La réalisation pratique de ces bancs a nécessité de prendre quelques précautions et de développer certains éléments, qui sont détaillés dans la partie suivante.

3.2.2.2 Réalisation pratique

La figure 3.12, présentée précédemment, montre la version finale des deux bancs actuellement utilisées pour les tests. Leur conception a nécessité de nombreuses itérations.

La détection du phénomène de migration d'argent repose sur la mesure du courant de fuite entre les électrodes polarisées d'un véhicule de test. Afin de limiter le courant de fuite dû aux câbles et ainsi d'avoir la certitude que le courant de fuite élevé, détecté lors de l'apparition du court-circuit, est véritablement celui du véhicule de test, un câble triaxial haute température a été développé. Ce câble a pour particularité d'assurer un très faible courant de fuite ($< 5 \text{ nA}$) et de résister à des températures supérieures ou égales à $450 \text{ }^\circ\text{C}$. De ce fait, son utilisation permet d'assurer, pour chaque test, un courant de fuite total de l'ensemble du système de mesure inférieur à $\approx 10 \text{ nA}$.

Il est réalisé à l'aide du câble coaxial haute température, Siliflam Série THS 1200 fabriqué par la société Omerin et de la tresse tubulaire Raybraid Ray-103-6.0 (Tyco electronics). Il est composé de trois parties principales (Figure 3.15) :

- Une âme centrale multibrins souple en cuivre nickelé.
- Un blindage extérieur en acier inoxydable AISI 304
- Une tresse tubulaire en cuivre nickelé

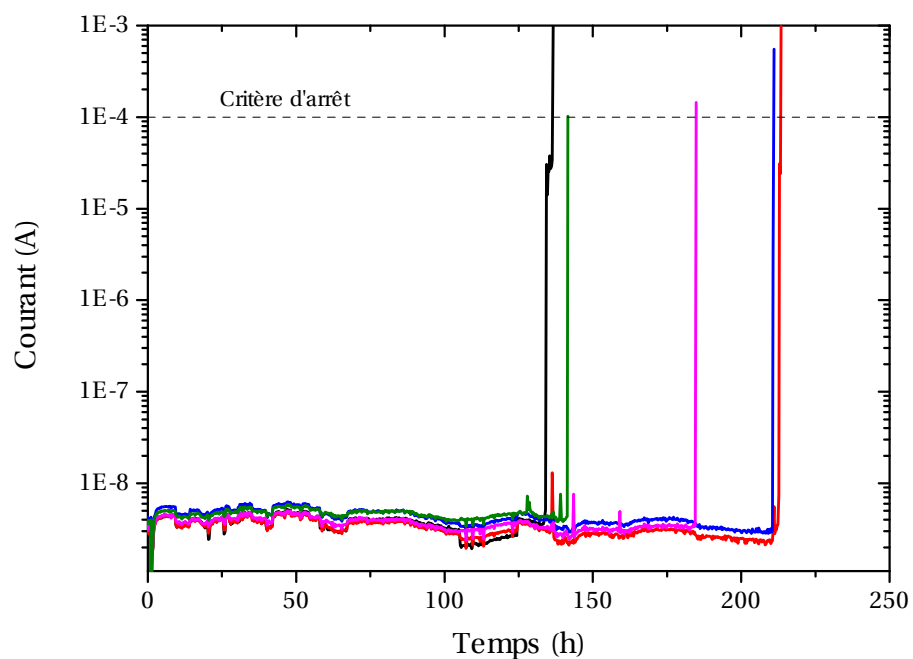


FIGURE 3.14: Courants de fuite mesurés sur cinq véhicules de test "simple" avec un espace de 1 mm, en fonction de la durée du test (1100 V, 275°C).

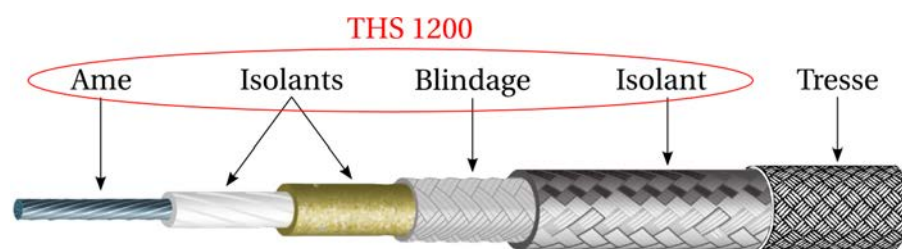


FIGURE 3.15: Représentation schématique de la composition du câble triaxial haute température.

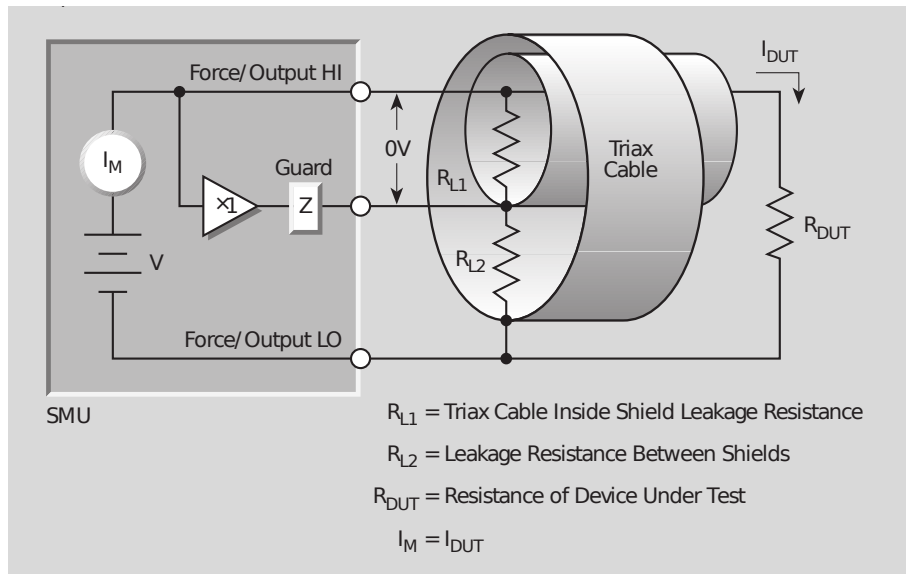


FIGURE 3.16: Schéma de câblage de la SMU 2410. Configuration avec le câble triaxial haute température branché sur les sorties *Hi* et *Guard* [22].

Le câble coaxial est entouré par la tresse tubulaire. Cette dernière est connectée à la terre pour protéger l'opérateur de tout risque d'électrocution. Une des deux extrémités de l'âme et du blindage sont reliées respectivement aux sorties *Hi* et *Guard* de la SMU 2410 ou du système de commutation selon le schéma de câblage illustré sur la figure 3.16. La sortie *Guard* est connectée en parallèle à la sortie *Hi* par un amplificateur suiveur à faible impédance inclus dans la SMU. De cette manière, elle recopie la tension de la sortie *Hi*. Par conséquent, une tension identique est appliquée sur l'âme et le blindage. La différence de potentiel entre ces deux parties est donc nulle, ce qui limite le courant de fuite du câble. La figure 3.17 représente une photographie de la carte haute tension retirée du système de commutation. Un simple câble haute température blanc, HP22SCA.18100 (Carlisleit), est utilisé pour relier la sortie *Low* de la SMU à la borne *Low* de la voie d'entrée de la carte.

La figure 3.18 représente la photographie d'un échantillon placé dans l'étuve et relié à un dispositif de mesure. Un bornier à vis en céramique trois voies et deux pinces métalliques nickelées assurent le maintien en position de l'échantillon durant le test et jouent le rôle d'interface de connexion entre les câbles et ses électrodes. Ils assurent une mise en place simple de l'échantillon et sa connexion permanente même en haute température. Ce n'était pas le cas au départ, car les câbles étaient directement reportés par brasures sur l'échantillon. Au bout d'un certains temps de fonctionnement, les connexions avaient tendance à partiellement se dégrader et finissaient par céder, et ce malgré l'utilisation de brasure haute température.

Durant les tests, de nombreuses défaillances de SMU ont été constatées. A plusieurs reprises, elles ont brusquement cessé de fonctionner. Il a donc été décidé d'ajouter plusieurs éléments de protection sur chacun des deux bancs de test pour éviter la défaillance des SMU :

- Deux résistances de 1 M Ω (montées dans des boîtiers) ont été placées en sé-

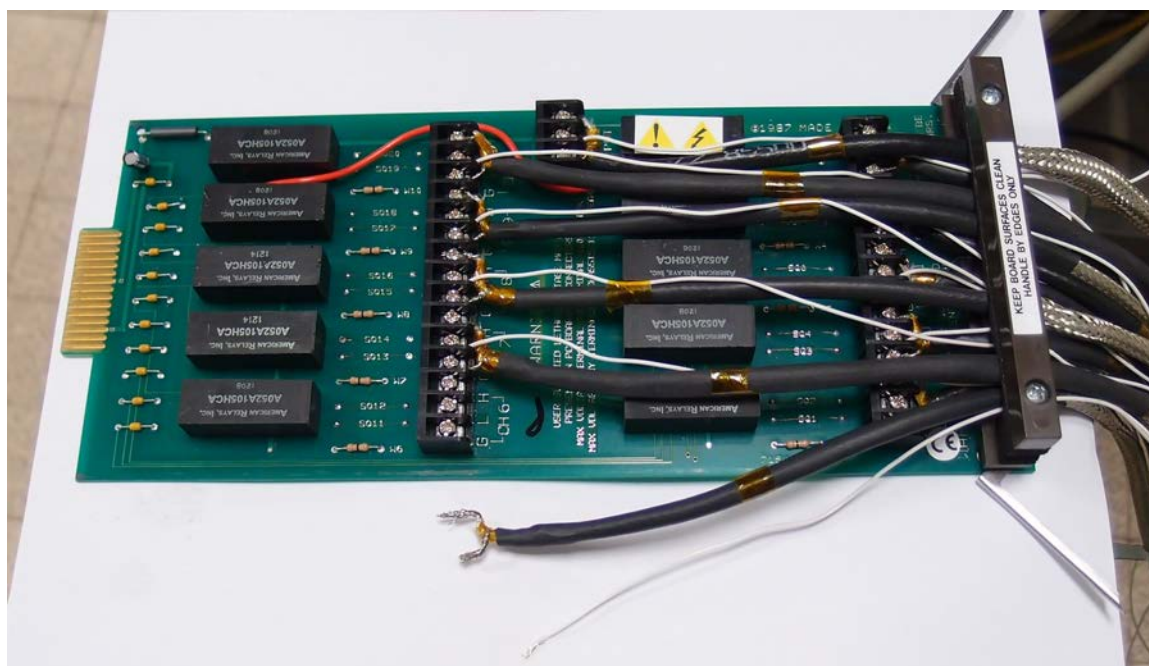


FIGURE 3.17: Photographie de la carte à balayage haute tension Keithley 7154, reliée à la SMU 2410 et à 10 véhicules de test. Une des voies de sortie est débranchée pour présenter les deux types de câbles utilisés.

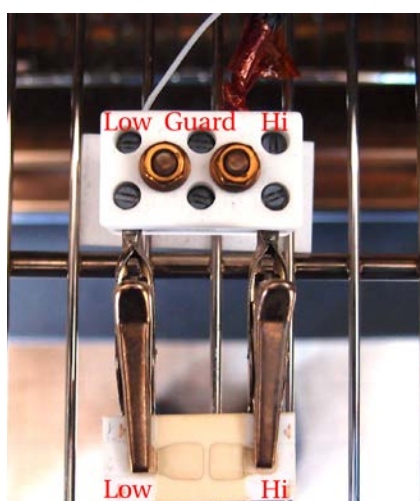


FIGURE 3.18: Photographie d'un échantillon monté dans le four et relié au système de mesure.

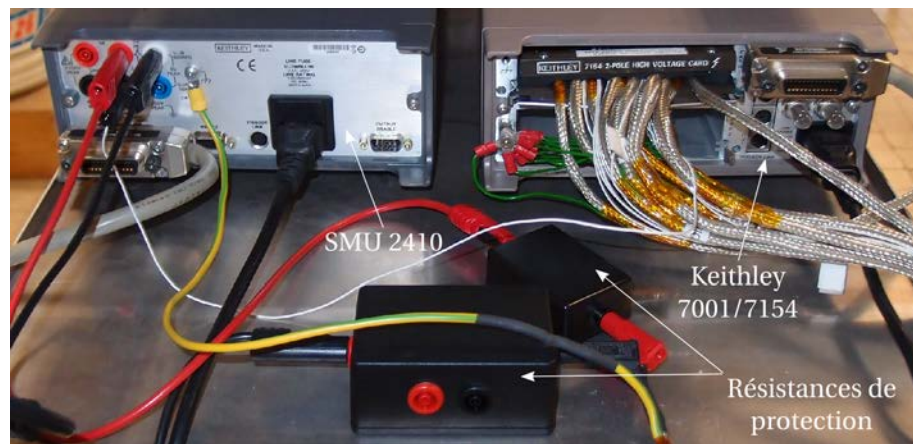


FIGURE 3.19: Photographie de l'arrière des équipements de mesure utilisés sur le premier banc.

rie sur les sorties *Hi* et *Guard* de la SMU (Figure 3.19). La résistance sur la sortie *Hi* protège la SMU en cas de défaillance d'un échantillon. En effet, le court-circuit engendré par les dendrites génère un courant important pouvant détériorer la SMU. La résistance permet de le limiter. La résistance sur la sortie *Guard* protège la SMU en cas de défaillance des câbles. Leurs isolants peuvent se détériorer et engendrer des courants de fuite importants. La résistance permet, au cas où, de les limiter. Les prises bananes sur le boîtier permettent de mesurer la tension aux bornes de la résistance de garde, ce qui permet de détecter un éventuel défaut dans les câbles.

- Une limite (compliance) sur le courant a été ajoutée sur la SMU. Le courant total qu'elle débite est limité à une valeur de 1 mA en cas de court-circuit d'un échantillon.
- Un seuil de courant limite par voie a été défini sur l'application *Labview*. Durant le cycle de mesure, le courant mesuré sur chaque voie est comparé à ce seuil. S'il est atteint ou dépassé, la voie est déconnectée de la SMU par l'intermédiaire du système de commutation 7001/7154. Durant les tests, ce seuil est fixé à la valeur du critère d'arrêt évoquée précédemment, 100 μ A.
- Des rampes de tension ont été ajoutées avant et après chaque commutation ou variation de tension, de manière à limiter les appels de courant causés par les capacités parasites des câbles (appels également limités par la résistance de 1 M Ω connectée sur la sortie *Hi*).

L'ajout de tous ces éléments de protection n'a pas empêché l'apparition de nouvelles défaillances des SMU. Deux modifications supplémentaires sont actuellement en cours :

- Tous les fils du circuit de masse (fils blancs sur la figure 3.17) sont remplacés par des câbles haute température Siliflam Série THS 1200 (Omerin). En effet, il a été constaté à plusieurs reprises des détériorations de leur isolant. De ce fait, pour éviter tout risque de court-circuit avec les châssis métalliques des étuves, ils sont remplacés par le même type de câble que les triaxiaux haute température.

- Les deux SMU, les deux *switches* et l'ordinateur sont branchés sur une alimentation sans interruption. En effet, il a été constaté à plusieurs reprises des variations de tension sur le réseau électrique du laboratoire. Ces variations peuvent entraîner des dégradations au niveau des alimentations des appareils.

3.2.3 Paramètres de test

La campagne de test mise en place dans ce chapitre vise, pour rappel, à étudier le phénomène de migration d'argent. L'objectif est de comprendre et de quantifier le processus d'apparition de ce mécanisme et d'évaluer l'influence du champ électrique, de la température, et de la présence d'oxygène (ou d'humidité) sur la durée de vie des véhicules de test. Pour mener à bien cette étude, il a été décidé d'étudier cinq paramètres de test :

- L'espace entre les électrodes. Il peut prendre quatre valeurs différentes : 0,5 mm, 1 mm, 1,5 mm et 2 mm.
- La tension de polarisation appliquée aux bornes des électrodes. Elle peut prendre trois valeurs différentes : 1100 V, 550 V, et 230 V.
- La position du joint d'argent fritté. Ce paramètre est utilisé seulement pour les deux derniers types de véhicule de test ("DBC" et "câblé"). Sa valeur est comprise entre 30 μm et 0,2 mm
- La température ambiante. Elle peut prendre quatre valeurs différentes, 250°C, 275°C, 300°C et 350°C.
- L'encapsulation des électrodes. Elles peuvent être recouvertes par du parylène HT/parylène F ou laissées exposées à l'oxygène.

Les deux premiers paramètres combinés ont pour objectif de faire varier le champ électrique appliqué sur les échantillons "simples" et ceux encapsulés par les deux parylènes. Le troisième paramètre joue le même rôle pour les deux derniers types d'échantillon. Le quatrième paramètre, quant à lui, concerne tous les types de véhicules de test, et a pour but d'étudier l'influence de la température sur leur durée de vie. Enfin, le cinquième et dernier paramètre a pour rôle d'évaluer l'influence de la présence d'oxygène (ou d'humidité) sur l'apparition du mécanisme de migration.

Une limite de temps maximale pour les tests a été fixée à 1000 heures. Cette valeur a été choisie de manière à avoir un bon compromis entre la durée et le nombre d'essais dans le temps imparti de cette thèse. Dans le reste de ce manuscrit cette limite est appelée critère de fiabilité.

Il est possible d'avoir deux types de fin de tests :

- Le courant de fuite de tous les échantillons a atteint ou dépassé le critère d'arrêt (fixé à 100 μA). Ils sont tous devenus défaillants. Le test est stoppé automatiquement.
- Certains échantillons n'ont pas migré au bout de 1000 heures de test. Le test est stoppé manuellement, ce qui explique que les durées de vie de certains échantillons dépassent légèrement 1000 heures.

3.3 Résultats et perspectives

La campagne de test présentée en début de ce chapitre a été menée en trois étapes chronologiques :

- Essais de véhicules de test "simples" pour établir le comportement physique détaillé du phénomène de migration d'argent.
- Essais de véhicules de test "encapsulés" pour analyser la possibilité d'utiliser le parylène comme une solution fiable contre ce mécanisme de défaillance.
- Essais de prototypes "proches de la réalité" pour évaluer le risque d'avoir l'apparition de ce mécanisme avec des attaches de puce en argent fritté.

Une étude expérimentale sur un phénomène tel que la migration d'argent implique de vérifier les effets obtenus avant d'être en mesure de conclure. La répétabilité des résultats est nécessaire pour justifier les observations. Elle permet de contrôler la cohérence des résultats. À cet effet, il est indispensable de répéter plusieurs fois chaque test. Des échantillons de même type doivent être testés dans des conditions expérimentales similaires. Pour répondre à ce besoin, des séries de test composées de six échantillons ont été établies. Une série se décompose en cinq échantillons polarisés et un témoin (échantillon placé dans le four mais non polarisé). Le banc de test a été conçu de manière à pouvoir expérimenter dix échantillons en même temps. De ce fait, avec l'utilisation des deux bancs en parallèle, il a été possible de faire passer quatre séries de test en même temps.

La table 3.1 regroupe toutes les séries utilisées dans cette campagne de test ainsi que leurs conditions expérimentales. Des numéros leur ont été attribués pour pouvoir les distinguer plus facilement. Afin de mener correctement cette campagne de test, diverses séries ont été réalisées. Certains essais ont nécessité l'utilisation de plusieurs séries pour confirmer les résultats obtenus, du fait de la grande dispersion expérimentale observée. Cette table n'a pas été précisément définie dès le début. Seul les types d'essais ont été définis au départ. Le nombre de séries a été affiné au fur et à mesure aux vues des résultats.

3.3.1 Véhicules de test "simples"

La première étape de cette campagne de test est dédiée à l'étude du comportement du phénomène de migration. Au terme des tests, l'objectif est d'établir des lois empiriques visant à estimer la durée de vie des échantillons en fonction des conditions expérimentales. Pour ce faire, il a été décidé d'appréhender ce mécanisme de trois manières différentes :

- Analyser son processus d'apparition
- Évaluer l'influence du champ électrique
- Évaluer l'influence de la température

Afin de mener correctement ces trois investigations, les séries de test 1 à 12 (cf. Table 3.1) ont été utilisées.

La figure 3.20 illustre les résultats obtenus lors de l'analyse du processus d'apparition. Elle représente les photographies de l'espace entre les électrodes de 24 échantillons, prises avant et après l'essai de migration. Ces 24 échantillons ont été sélectionnés parmi 12 séries de test. Dans chaque série, deux échantillons ont été retenus à chaque fois. Sur les 12 séries, 11 correspondent à celles testées dans cette étape. Seule la série n° 1 avec un espace de 0,5 mm n'a pas été représentée car des défaillances inattendues sont apparues dès le début des essais. Des temps très courts, ≈ 1 min, ont été obtenus et ont laissé présumer que ces défauts n'étaient pas dus à la migration d'argent. La série restante (Série a) est une série réalisée lors

Série	Espace (mm)	Tension (V)	Température (°C)	Parylène	Durée de vie moyenne (h)	Remarques
1	0,5	1100	300	-	1 (min)	
2	1	1100	300	-	110	
3	1	1100	300	-	107	Deux échantillons testés
4	1	1100	300	-	62	Trois échantillons testés
5	1,5	1100	300	-	250	
6	1,5	1100	300	-	267	Trois échantillons testés
7	1,5	1100	300	-	122	Deux échantillons testés
8	2	1100	300	-	322	
9	1	230	300	-	822	
10	1	500	300	-	932	Deux échantillons sur cinq ont migré
11	1	1100	275	-	180	
12	1	1100	250	-	1510	
13	0,5	1100	300	HT	501	
14	1	1100	300	HT	842	
15	1,5	1100	300	F	360	
16	0,5	1100	275	HT	690	
17	1	1100	275	HT	1003	Aucun échantillon n'a migré
18	0,5	1100	275	F	80	
19	1	1100	275	F	1001	
20	2	1100	275	F	1004	Aucun échantillon n'a migré
21	0,5	500	300	-	630	Joint d'argent fritté sur DBC
22	2	500	300	-	1117	Joint d'argent fritté sur DBC, aucun échantillon n'a migré
23	2	500	300	-	1117	Diodes bipolaire SiC polarisées en inverse, aucun échantillon n'a migré

TABLE 3.1: Récapitulatif des tests effectués. Pour chaque série, 5 échantillons sont testés (plus 1 témoin non polarisé). Les résultats (durée de vie moyenne) sont discutés plus loin dans le chapitre



FIGURE 3.20: Photographies de l'espace entre les électrodes de 24 échantillons. Deux échantillons par série ont été sélectionnés. Pour chaque échantillon, les clichés ont été pris avant (en haut) et après (en bas) l'apparition du mécanisme de défaillance.

de phase de développement avec la nanopâte d'argent. Elle a un espace entre les électrodes de 1 mm et a été testée à 1100 V et 300 °C.

Tous les échantillons photographiés ont été placés avec l'électrode positive (anode) en haut et l'électrode négative (cathode) en bas. Pour rappel, les ions d'argents se déplacent de l'anode vers la cathode sous l'effet d'un champ électrique et forment des filaments conducteurs entre les électrodes [87]. Sur la figure 3.20, selon la tension appliquée, trois cas peuvent être identifiés :

- Pour une tension de 230 V, plusieurs dendrites bien distinctes sont observées le long de la cathode. Une d'entre elles a fini par connecter les électrodes. Une coloration noire est remarquée le long de la cathode.
- Pour une tension de 500 V, quelques dendrites bien distinctes sont également observées le long de la cathode. Une trace noire est observable sur l'anode à l'endroit où une dendrite a fini par connecter les électrodes. Une coloration noire est visible le long de la cathode.
- Pour une tension de 1100 V, quelque soit la pâte utilisée, l'espace entre les électrodes, ou la température, aucune dendrite distincte n'est visible. En revanche, une large distribution d'argent est constatée dans la plupart des cas le long de la cathode et sur une majeure partie de l'espace entre les électrodes. Des distributions plus fines ont été observées dans quelques cas isolés (les deux échantillons de la série 2 et un de la série 7).

L'apparition du phénomène de migration est plus ou moins prononcé selon la tension appliquée. Il est de plus en plus important lorsque la tension augmente.

La figure 3.21 illustre les résultats obtenus lors de l'évaluation de l'influence du champ électrique. Elle montre, en bleu, l'inverse de la durée de vie des échantillons en fonction du champ électrique. Les résultats affichés ont été obtenus à partir des séries n° 2 à 9 présentées précédemment. La série n° 10 a été écartée en raison de résultats obtenus incohérents. Des durées de vie supérieures à celles des échantillons testés à 230 V ont été obtenues et ont laissé présumer que le test avait eu un problème.

Les valeurs du champ électrique sur la figure 3.21 ont été obtenues à partir de l'équation :

$$E = \frac{V}{e} \quad (3.1)$$

E : Champ électrique entre les électrodes (V/mm)

V : Différence de potentiel appliquée entre les électrodes (V)

e : Espace entre les électrodes (mm)

Elles ont été calculées avec les deux tensions (1100 V et 230 V) et des mesures (après le frittage) de l'espace entre les électrodes de chaque échantillon. En effet, sur ces échantillons, des aléas de fabrications manuelles (répétabilité du geste lors la sérigraphie par exemple) empêchent d'avoir des espaces identiques pour tous les échantillons. Les espaces sont généralement inférieurs de 0,1 mm voire 0,2 mm par rapport à ce qui était initialement prévu. De ce fait, les espaces de 0,5 mm sont plus souvent proches de 0,3 mm, les espaces de 1 mm proches de 0,8 mm, etc. De plus, il est très rare d'avoir deux mesures identiques sur deux échantillons différents au sein d'une même série.

Les 8 séries de test présentées sur la figure 3.21 ont permis d'étudier le comportement du mécanisme de défaillance à 300°C pour différentes valeurs du champ électrique. Les résultats montrent une augmentation de la durée de vie avec une

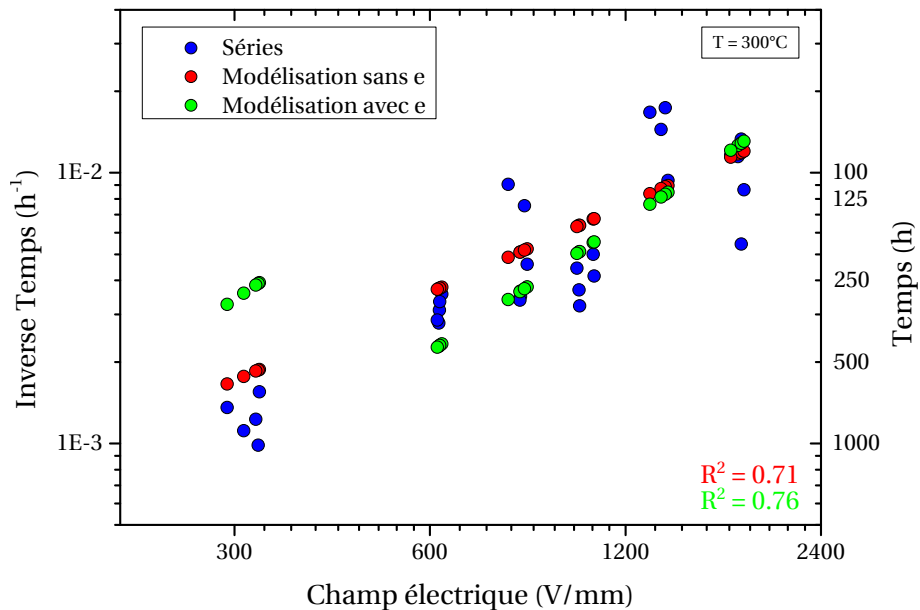


FIGURE 3.21: Représentation logarithmique de l'inverse de la durée de vie des échantillons testés à 1100 V et 230 V et à une température de 300°C en fonction du champ électrique appliqué. ("sans e" signifie que l'effet de l'espace entre les électrodes n'a pas été pris en compte dans la modélisation).

diminution de la valeur du champ électrique. Elle est comprise entre 60 h et 820 h pour des valeurs de champ respectivement comprises entre 1800 V/mm et 300 V/mm.

Deux modèles ont été ajustés sur les données expérimentales. Ces deux ajustements sont représentés sur la figure 3.21.

Le premier modèle (en rouge) est le suivant [85] :

$$\frac{1}{t} = \mu_0 \cdot E^n \quad (3.2)$$

t : Durée de vie de l'échantillon (h)

μ_0 : Un pré-facteur déterminé expérimentalement de valeur $3,6 \cdot 10^{-6}$

E : Champ électrique appliqué sur l'échantillon (V/mm)

n : Un exposant déterminé expérimentalement de valeur 1,08

Ce premier modèle mathématique a été établi en prenant en compte seulement un paramètre : le champ électrique E, associé à la vitesse de développement des dendrites.

Le second modèle (en vert) est le suivant [85] :

$$\frac{1}{t} = \frac{\mu}{e} \cdot E^n \quad (3.3)$$

t : Durée de vie de l'échantillon (h)

μ : Coefficient représentant la mobilité des ions d'argent sur la surface d'alumine de valeur $8,05 \cdot 10^{-5}$

e : Espace entre les électrodes (mm)

E : Champ électrique appliqué sur l'échantillon (V/mm)

n : Un exposant déterminé expérimentalement de valeur $6,1 \cdot 10^{-1}$

Ce second modèle mathématique a été établi en prenant en compte deux paramètres : le champ électrique E et l'espace entre les électrodes e. Le paramètre e permet de tenir compte de la distance sur laquelle les dendrites doivent se développer avant de former un court-circuit. Ce modèle dé-corrèle les effets de l'espace entre les électrodes et du champ électrique sur la durée de vie.

Un coefficient de détermination (R^2) est calculée pour chaque modèle mathématique. Il détermine à quel point l'équation obtenue est adaptée pour décrire la distribution des données. Il est compris entre 0 et 1. S'il vaut 1 cela signifie que l'équation obtenue est capable de déterminer 100% de la distribution des données. Inversement, s'il vaut 0 cela signifie que l'équation obtenue détermine 0% de la distribution.

Des valeurs de R^2 de 0,71 et de 0,76 ont été calculées respectivement pour le premier et le second modèle. Les deux équations obtenues déterminent donc moins de 80% de la distribution des données. Ce résultat mitigé est dû à la grande dispersion des données observées.

Aux vues des deux valeurs de R^2 , très proches, il n'a pas été possible de départager nettement les deux modèles. Cependant, le premier modèle, plus simple à identifier (obtenu sans tenir compte de l'espace), a été retenu dans la suite des travaux.

La figure 3.22 illustre les résultats obtenus lors de l'évaluation de l'influence de la température. Elle représente l'évolution de l'inverse de la durée de vie de plusieurs échantillons en fonction de l'inverse de la température. Les valeurs proviennent des séries n° 2, 3, 4, 11, et 12 présentées précédemment. Ces 5 séries ont permis de déterminer le comportement du mécanisme de défaillance pour un champ de ≈ 1550 V/mm et trois températures différentes. Les résultats montrent une augmentation de la durée de vie avec la diminution de la température. Elle est comprise entre 60 h et 1500 h pour des températures respectivement comprises entre 300°C (1.74474 K^{-1} sur la figure) et 250°C (1.9115 K^{-1} sur la figure). Pour cette évaluation, toutes les séries de test ont été poursuivies jusqu'à la migration. La série n° 12 a dépassé les 1000 heures mais n'a pas été arrêtée manuellement pour avoir suffisamment de résultats.

Une loi d'Arrhenius a été ajustée dans le domaine de température étudiée. Elle est de la forme [85] :

$$\frac{1}{t} = \alpha \cdot E^n \cdot \exp\left(\frac{-Q}{K_B \cdot T}\right) \quad (3.4)$$

t : Durée de vie de l'échantillon (h)

α : Un pré-facteur déterminé expérimentalement de valeur $1,07 \cdot 10^7$

E : Champ électrique appliqué sur l'échantillon (V/mm)

n : Un exposant déterminé expérimentalement de valeur 1,08

Q : Énergie d'activation déterminée expérimentalement de valeur 1.42 (eV)

K_B : Constante de Boltzman de valeur $8,617343 \cdot 10^{-5}$ (eV.K⁻¹)

T : Température (K)

Cette loi représente la vitesse d'apparition du mécanisme de migration (durée de vie) en fonction de la température.

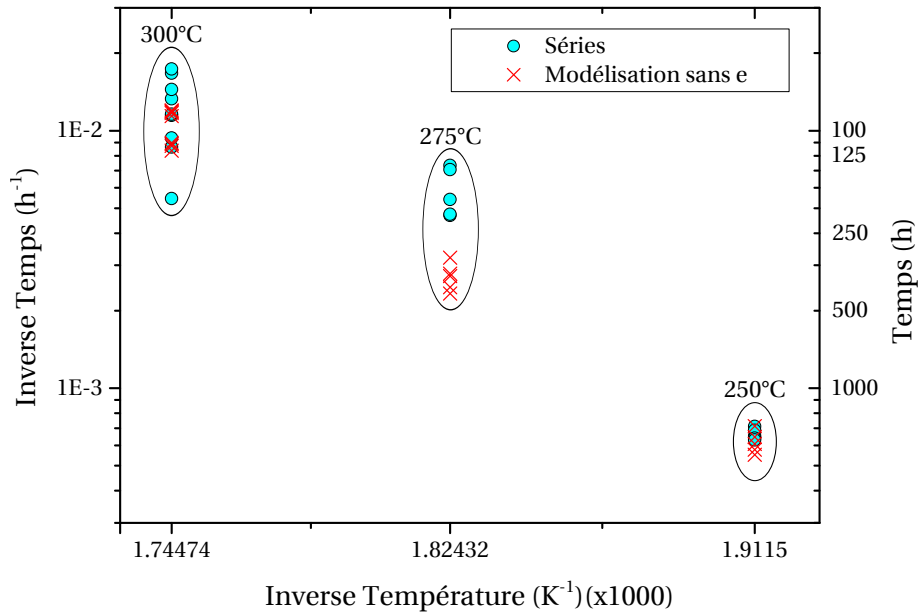


FIGURE 3.22: Représentation semi-logarithmique de l'inverse de la durée de vie des échantillons testés sous un champ électrique de ≈ 1550 V/mm, en fonction de l'inverse de la température.

D'après une norme, publiée par l'industrie micro électronique (JEDEC [91]), il est possible de calculer un facteur d'accélération pour la mobilité ionique de l'argent. Il est donné par l'équation :

$$AF = \exp \left\{ \left(\frac{Q}{K_B} \right) \cdot \left(\frac{1}{T_1} - \frac{1}{T_2} \right) \right\} \quad (3.5)$$

AF : Facteur d'accélération
 Q : Énergie d'activation (eV)
 K_B : Constante de Boltzman ($eV \cdot K^{-1}$)
 T_1 : Plus petite des température (K)
 T_2 : Plus grande des température (K)

Ce facteur dérive de la loi d'Arrhenius et permet de connaître le coefficient multiplicateur de la durée de vie lors de la diminution de la température. D'après l'équation 3.5 et les paramètres trouvés précédemment, une baisse de la température des essais de 300°C à 250°C, se répercute par une multiplication de la durée de vie par un facteur de ≈ 15 .

3.3.2 Véhicules de test "encapsulés par du parylène fluoré"

La seconde étape de cette campagne de test est dédiée à l'étude de véhicules de test encapsulés par les deux parylènes fluorés. L'objectif est d'évaluer si le parylène HT de SCS et le parylène F de Comelec, sont des solutions fiables pour empêcher l'apparition de défaillances par migration d'argent. A cet effet, les séries de

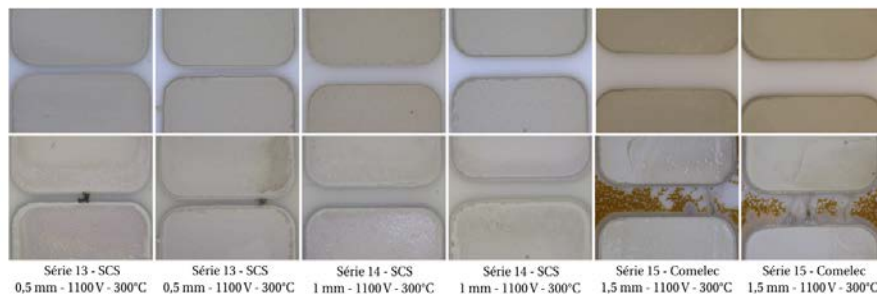


FIGURE 3.23: Photographie de l'espace entre les électrodes de 6 échantillons encapsulés. Deux échantillons par série testés à 300°C ont été représentés. Pour chaque échantillon, les clichés ont été pris avant (en haut) et après les essais (en bas).

test n° 13, 14, 16, 17 (cf. Table 3.1) ont été envoyées chez SCS et les séries de test n° 15, 18, 19, 20 chez Comelec, pour encapsulation.

Ces 8 séries ont été élaborées en deux temps. Les séries numérotées de 13 à 15 ont été définies en premier, dans la continuité des tests sur les échantillons non encapsulés, pour tester les deux parylènes fluorés dans les mêmes conditions expérimentales. Les séries numérotées de 16 à 20 ont été déterminées seulement à la suite de ces premiers essais, aux vues des résultats obtenus, pour tenter d'approfondir l'évaluation.

La figure 3.23 illustre les résultats obtenus lors des premiers essais avec les séries n° 13, 14 et 15 testées à 300°C. Elle montre les photographies de l'espace entre les électrodes de 6 échantillons encapsulés, pris avant et après les tests de migration d'argent. Ces 6 échantillons ont été sélectionnés parmi les trois séries de test. Dans chaque série, deux échantillons ont été retenus à chaque fois.

Tous les échantillons photographiés ont été placés dans la même position que précédemment, à savoir avec l'anode en haut et la cathode en bas. Pour le panel d'échantillons sélectionnés, le comportement des deux parylènes fluorés à une température de 300°C est différent. Le parylène F a nettement changé de couleur durant les tests, tandis que la couleur du parylène HT n'a quasiment pas variée. Le changement de couleur du parylène F est apparu rapidement, ≈ 3 heures après le début des tests. Il est lié à l'effet de la température car il s'est aussi manifesté sur le témoin (échantillon non polarisé). Le changement de couleur d'un polymère est synonyme de sa dégradation. De ce fait, il est possible d'envisager une détérioration du parylène F par une température trop élevée. Néanmoins, d'après les caractéristiques données par le fabricant, vues dans le second chapitre (cf. Paragraphe 2.5.2), ce type de parylène est en théorie capable de supporter une température de 350 °C pendant 1000 heures.

La figure 3.24 montre l'évolution de l'inverse de la durée de vie de trois types d'échantillon en fonction du champ électrique. Les résultats affichés ont été obtenus à partir des séries n° 2 à 9 présentées dans le paragraphe précédent pour les échantillons sans parylène et des séries n° 13 à 15 pour les échantillons encapsulés. Ces 11 séries ont permis d'étudier et de quantifier l'efficacité de l'encapsulation pour une température de 300°C. Les résultats montrent des durées de vie élevées pour le parylène HT, comprises entre 500 h et 1000 h (critère de fiabilité) pour des valeurs du champ respectivement comprises entre 4000 V/mm et 1500 V/mm. A

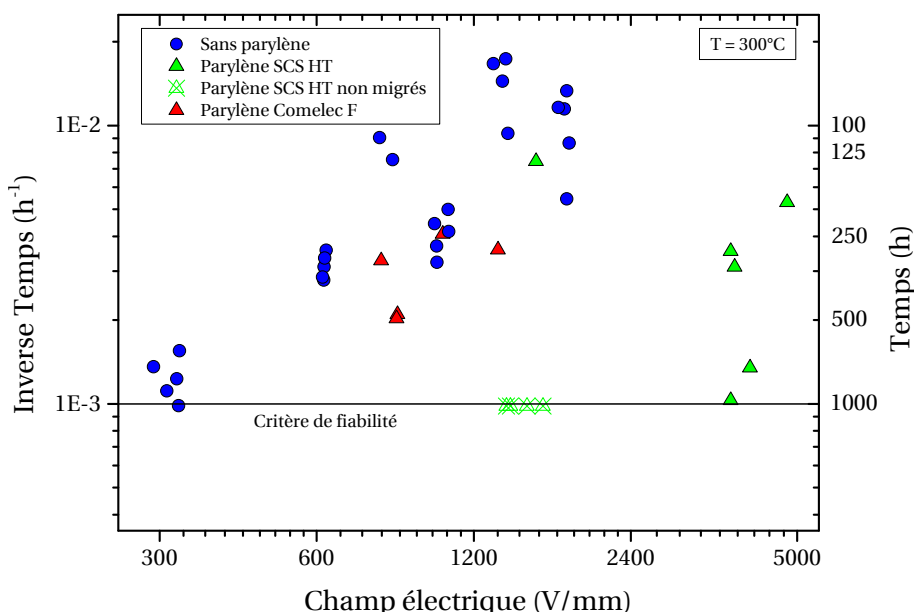


FIGURE 3.24: Représentation logarithmique de l'inverse de la durée de vie des échantillons encapsulés, testés à 300°C, en fonction du champ électrique. Les échantillons qui atteignent 1000 heures (représentés avec une croix) n'ont pas montré de défaillances.

l'inverse, ils montrent une durée de vie faible pour le parylène F de ≈ 360 h pour une valeur du champ de ≈ 1000 V/mm

Ces résultats peuvent être comparés à ceux obtenus avec les séries étudiées dans le paragraphe précédent (sans parylène), représentées sur la figure 3.24. Pour un champ de ≈ 1500 V/mm, les échantillons "encapsulés par du parylène HT" ont une durée de vie au minimum 10 fois supérieure à celle des échantillons "simples". Cet écart aurait pu être plus grand si les tests n'avaient pas été arrêtés dès le critère de fiabilité atteint. À l'inverse, les échantillons "encapsulés par du parylène F" n'ont pas révélé de si bonnes performances. Pour un champ de 1000 V/mm (un tiers plus faible que 1500 V/mm), les échantillons "encapsulés par du parylène F" ont une durée de vie seulement $\approx 1,4$ fois supérieure à celle des échantillons "simples". Cette augmentation ne semble pas significative au vu de la dispersion de la figure 3.24.

Cet écart de performance entre les deux parylènes fluorés peut être corrélé avec les photographies de la figure 3.23. La faible coloration du parylène HT semble correspondre à un vieillissement léger sous l'effet de la température, sans influence sur ses performances. De ce fait, il est capable d'offrir une excellente barrière à l'oxygène et à l'humidité. En revanche, cette barrière est endommagée par le champ électrique pour des valeurs les plus élevées comme l'illustrent les résultats obtenus pour une valeur de ≈ 4000 V/mm. Le mode de défaillance est en effet différent de ce qui est observé pour les échantillons non encapsulés. On n'observe pas de croissance de dendrite comme sur la figure 3.20 mais une brûlure localisée du parylène (cf. Figure 3.25). Cela semble donc correspondre à une rupture diélectrique du parylène suivie d'un arc électrique plutôt qu'à la migration d'argent. En ce qui concerne le parylène F, sa forte coloration semble correspondre avec une détériora-



FIGURE 3.25: Photographie d'une brûlure du parylène HT apparue dans l'espace entre les électrodes de 0,3 mm (série n° 13).

tion plus importante. De ce fait, il n'est pas capable d'offrir une barrière convenable même pour une plus faible valeur du champ électrique à 300 °C. Il a été décidé d'effectuer de nouveaux essais à une température plus basse pour éviter de détériorer complètement les couches de parylène F.

La figure 3.26 illustre les résultats obtenus lors de ces essais avec les séries n° 16, 17, 18, 19, 20 testées à 275°C. De la même manière que précédemment, elle montre les photographies de l'espace entre les électrodes de 10 échantillons encapsulés, pris avant et après le test de migration. Les échantillons ont été choisis parmi les cinq séries testées.

Pour le panel d'échantillons sélectionnés, une réaction identique des deux parylènes fluorés à une température de 275°C est à nouveau constatée. Le parylène F a encore changé rapidement de couleur sous l'effet de la température tandis que la couleur du parylène HT n'a toujours pas varié. Cette forte coloration du parylène F apparaît pour tous les échantillons testés, défailants ou non.

La figure 3.27 montre l'évolution de l'inverse de la durée de vie de trois types d'échantillons en fonction du champ électrique. Les résultats affichés ont été obtenus à partir de la série 11 présentée dans le paragraphe précédent pour les échantillons sans parylène et des séries n° 16 à 20 pour les échantillons encapsulés. Les résultats montrent des durées de vie toujours élevées pour le parylène HT, comprises entre 700 h et 1000 h (critère de fiabilité) pour des valeurs du champ respectivement comprises entre 4000 V/mm et 1700 V/mm. En revanche, ils montrent des durées de vie pour le parylène F un peu plus élevées que précédemment, comprises entre 80 h et 1000 h (critère de fiabilité) pour des valeurs du champ respectivement comprises entre 9300 V/mm et 640 V/mm.

Les résultats obtenus avec le parylène F peuvent être comparés à ceux obtenus avec le parylène HT et la série 11 étudiée dans le paragraphe précédent. Pour un champ de ≈ 1600 V/mm, les échantillons "encapsulés par du parylène F" atteignent la durée de vie liée au critère de fiabilité (1000 h). Elle est $\approx 5,5$ fois supérieure à celle des échantillons "simples". Pour la même valeur de champ, les échantillons "encapsulés par du parylène HT" ont atteint le critère de fiabilité. Pour un champ

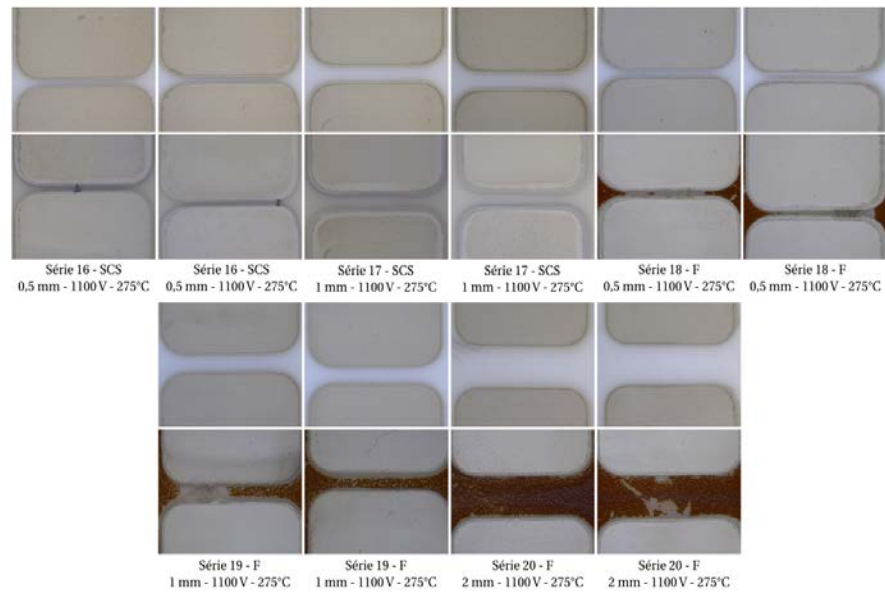


FIGURE 3.26: Photographie de l'espace entre les électrodes de 10 échantillons encapsulés. Deux échantillons par série testés à 275°C ont été représentés. Pour chaque échantillon, les clichés ont été pris avant (en haut) et après (en bas) les essais.

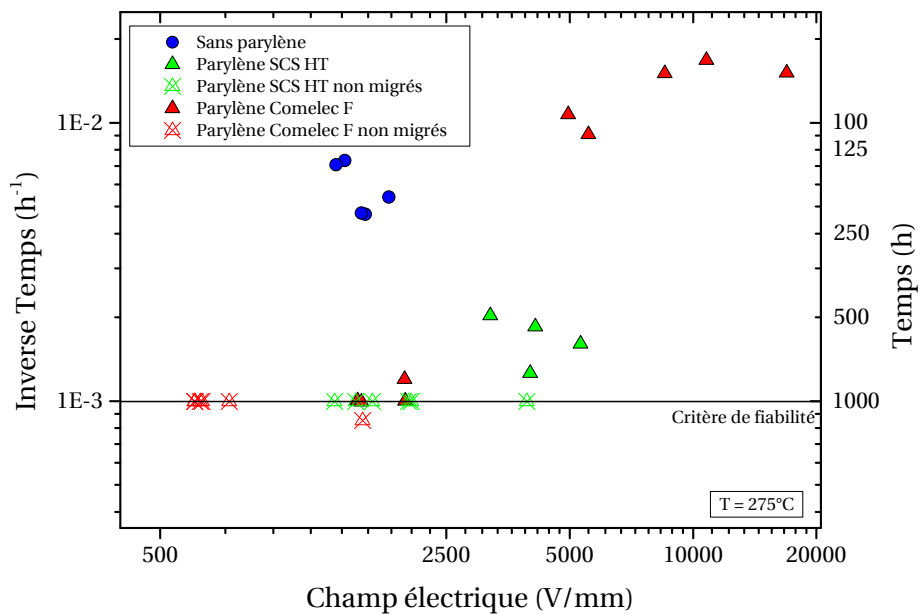


FIGURE 3.27: Représentation logarithmique de l'inverse de la durée de vie des échantillons encapsulés, testés à 275°C, en fonction du champ électrique.

de 640 V/mm (2,5 fois plus faible que 1600 V/mm) les échantillons "encapsulés par du parylène F" ont atteint le critère. En ce qui concerne le parylène HT, sa durée de vie pour une valeur du champ de 4000 V/mm a augmenté (+40%) entre les essais à 300°C et les essais à 275°C.

A l'issue de ces essais, l'écart de performance important constaté entre les deux parylènes fluorés lors des premiers essais est nettement réduit.

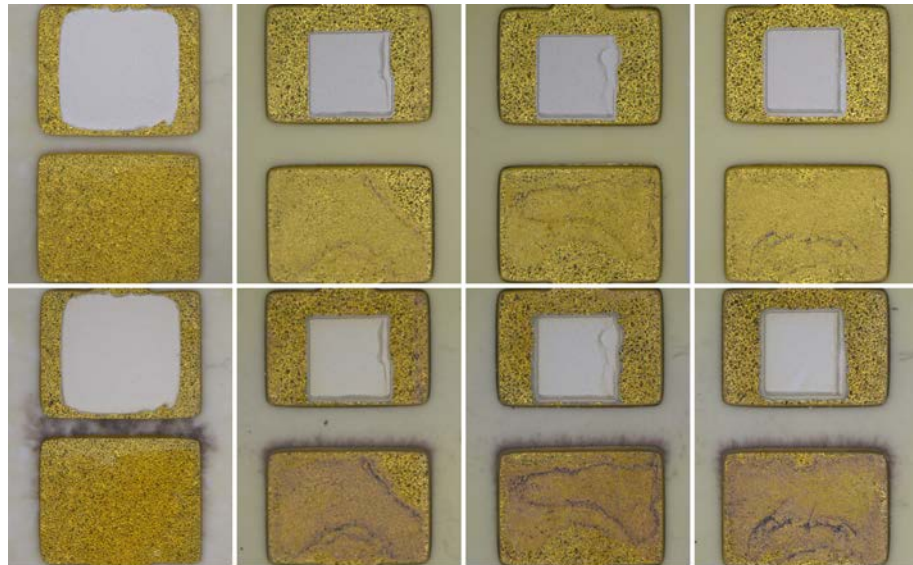
Le parylène HT de SCS a montré d'excellents résultats pour les deux températures de test. En revanche le parylène F de Comelec a montré des résultats intéressants seulement pour la température de 275°C. Il est donc possible d'envisager en fonction de la température, l'utilisation de ces deux parylènes fluorés comme solution fiable pour empêcher la migration d'argent.

3.3.3 Prototypes et derniers tests

La troisième et dernière étape de cette campagne de test est dédiée à l'étude du mécanisme de défaillance sur des prototypes représentatifs de modules de puissance. L'objectif est d'évaluer le risque d'avoir des défaillances par migration d'argent lorsque celui-ci n'est utilisé que pour les attaches de puce. A cet effet, 2 séries de véhicules de test "DBC" (n° 21 et 22 dans la table 3.1) et une série de véhicules de test "câblés" (n° 23 dans la table 3.1) ont été réalisées. Ces 3 séries ont été élaborées en deux temps. La série 21 a été définie en premier, comme un préalable pour observer l'éventuelle apparition du mécanisme de défaillance avec seulement un joint d'argent fritté, dans une configuration à risque. En effet, l'espace choisi entre les électrodes est de 0,5 mm. En revanche la tension a été abaissée à 500 V pour éviter les problèmes d'amorçage dans l'air. Afin de se placer dans les conditions favorables au déclenchement de la migration d'argent, toutes les électrodes avec les joints d'argent fritté ont été connectées au potentiel positif (anode) des dispositifs de mesure. Pour la série 22, l'espace choisi est de 2 mm. La tension a été laissée à 500 V pour pouvoir comparer les résultats. Le joint d'argent fritté est plus petit car la pâte a été déposée avec une empreinte différente. Le but était de voir s'il était possible d'être plus précis sur la position du joint d'argent sur l'électrode (cf. Paragraphe 3.2.1.3) avec une empreinte plus petite. Enfin la série 23 a été définie en dernier. Elle est basée sur la série 22. L'espace entre les électrodes est de 2 mm. La pâte pour reporter la diode a été déposée avec une empreinte proche de sa taille. La tension a également été limitée à 500 V pour pouvoir comparer tous les résultats.

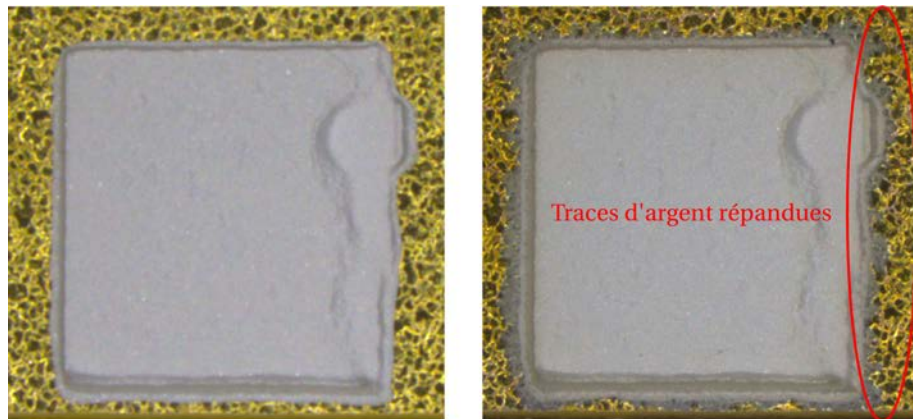
La figure 3.28 illustre les résultats obtenus lors des essais avec les séries n° 21 et 22. Elle montre les photographies de l'espace entre les électrodes de 4 échantillons pris avant et après le test de migration d'argent. Un échantillon a été sélectionné dans la série 21 et trois dans la série 22.

Tous les échantillons photographiés ont été placés dans la même position que précédemment, à savoir avec l'anode en haut et la cathode en bas. Pour le panel d'échantillons sélectionnés, deux phénomènes intéressants sont constatés. Tout d'abord, l'argent fritté a migré tout autour des joints (cf. Figure 3.29) Il est parti du joint et s'est répandu dans toutes les directions sur une distance variable. Ce premier fait est apparu sur tous les échantillons testés, défaillants ou non. De plus il est lié à l'effet de la température car il s'est manifesté sur tous les témoins. Ensuite, des traces noires sont apparues durant les essais autour des cathodes des échantillons et ont même recouvert dans certains cas la majorité de l'espace entre les électrodes. Ce second fait est apparu sur tout les échantillons testés, défaillants ou non. En revanche, il n'est pas lié à l'effet de la température car il ne s'est pas manifesté sur les



Série 21 - 117O2P2 0,5 mm - 500 V - 300°C Série 22 - 117O2P2 2 mm - 500 V - 300°C Série 22 - 117O2P2 2 mm - 500 V - 300°C Série 22 - 117O2P2 2 mm - 500 V - 300°C

FIGURE 3.28: Photographies de l'espace entre les électrodes de 4 échantillons. Le premier échantillon a un espace de 0,5 mm et les trois autres, un espace de 2 mm. Pour la série 21, le joint d'argent mesure 4 mm. Ils sont tous polarisés avec une tension de 500 V. Pour chaque échantillon, les clichés ont été pris avant et après les essais à 300°C.



Série 22 - Zoom Pad Ag
Avant les essais

Série 22 - Zoom Pad Ag
Après les essais

FIGURE 3.29: Photographie du joint d'argent fritté d'un échantillon de la série 22. Le cliché de gauche a été pris avant les essais à 300°C. Le cliché de droite a été pris après les essais. Pendant les essais, l'argent s'est répandu dans toutes les directions sur les bords du joint.

témoins. Il semble plus être lié à l'intensité du champ électrique car pour une tension identique, les traces ont recouvert tout l'espace entre les électrodes pour une distance de 0,5 mm et seulement le bord de la cathode pour une distance de 2 mm. De plus, ces traces semblent suivre un mécanisme de dépôt similaire à la migration d'argent. Elles partent de la cathode et se déposent de plus en plus près de l'anode.

Une analyse chimique a été réalisée grâce à un analyseur EDX (*Energy dispersive X-ray Spectrometry*) sur un des échantillons de la série 21 pour connaître la composition de ces traces noires. Cette analyse permet d'identifier les éléments chimiques présents sur la surface et de connaître leur répartition. Les résultats sont présentés sur la figure 3.30 L'analyse révèle la présence de 9 éléments chimiques sur la surface. Ils sont tous d'origines connus et proviennent de 4 sources différentes :

- L'aluminium (Al), le cuivre (Cu), l'oxygène (O) et le manganèse (Mn) proviennent du substrat céramique DBC [92].
- L'or (Au), le nickel (Ni) et le phosphore (P) sont issus de la finition réalisée par la société ERCEI.
- L'argent (Ag) provient du joint d'argent fritté.
- Le carbone (C) est issu de l'air ambiant en contact avec l'échantillon. Une partie de l'oxygène (O) en est également issu.

Les cartographies en couleur indiquent les répartitions de chacun de ces éléments sur la surface de l'échantillon. Aucune d'entre elles ne semblent correspondre à celles des traces noires observées sur la figure 3.28. Il n'est donc pas possible a priori de déterminer leurs compositions.

Pour rappel, la position des joints d'argent sur l'électrode de cuivre n'est pas définie à l'avance. Elle est mesurée pour tous les échantillons après le processus de frittage (cf. Paragraphe 3.2.1.3). De fait, les résultats de la série préliminaire 21 donnent une durée de vie de ≈ 630 h pour un espace de 0,5 mm et une position de $\approx 0,15$ mm. Cette durée de vie atteint le critère de fiabilité pour un espace identique et une position de $\approx 0,2$ mm. A l'inverse, les résultats de la série 22, réalisés avec des espaces de 2 mm, montrent que tous les échantillons ont atteint le critère de fiabilité quelle que soit la position du carré d'argent fritté sur l'électrode.

Ces résultats ne peuvent pas être comparés à ceux obtenus avec les séries étudiées dans le paragraphe précédent, numérotées de 2 à 9. En effet, il n'est pas possible de calculer le champ électrique appliqué sur le joint d'argent fritté à partir de l'équation 3.1. Sa position sur l'électrode complique la mesure de l'espace e (cf. Figure 3.10). Il est nécessaire d'avoir recours à des simulations par éléments finis pour connaître la valeur du champ électrique sur de telles structures.

Les essais réalisés avec les séries 21 et 22 ont montré des résultats intéressants sur le risque d'avoir l'apparition du mécanisme de défaillance dans un cas proche de la réalité. En effet, il est apparu au bout de ≈ 630 h dans la configuration à risque (espace de 0,5 mm) avec un simple joint d'argent fritté. En revanche dans toutes les autres configurations, aucune défaillance n'a été détectée et le critère de fiabilité a été atteint à chaque fois. De ce fait, il a été décidé d'effectuer les essais des véhicules de test "câblés" avec une configuration à risque moindre basée sur la série 22.

La figure 3.31 illustre les résultats obtenus lors de l'essai avec la série 23. Elle montre les photographies de l'espace entre les électrodes de 4 véhicules de test "câblés" pris avant et après le test de migration d'argent.

Pour le panel d'échantillon sélectionné, les deux phénomènes précédents sont de nouveau constatés. L'argent fritté a encore migré tout autour des joints et des

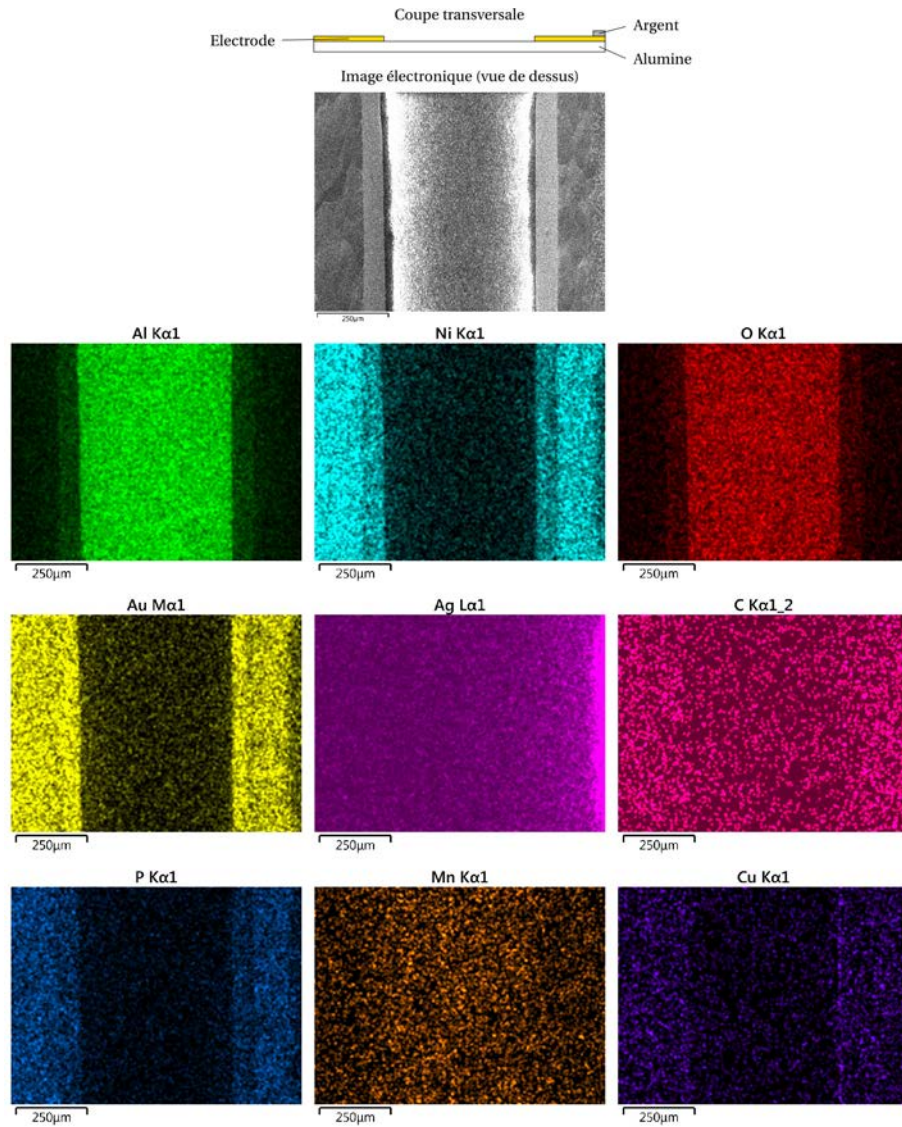


FIGURE 3.30: Image MEB de l'espace entre les électrodes d'un échantillon (vue de dessus) de la série 21 et cartographie EDX individuelle de chacun des éléments chimiques présents sur l'échantillon.

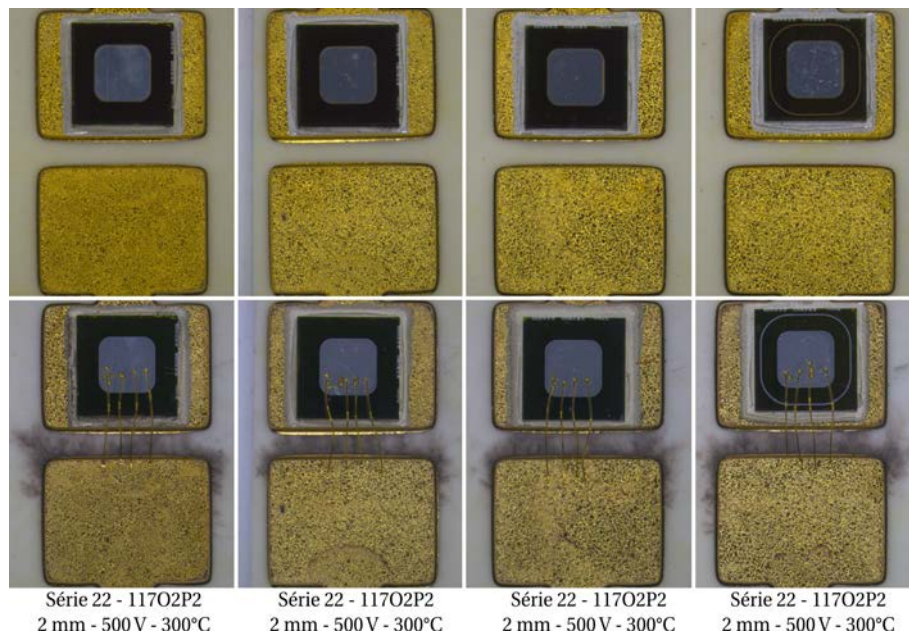


FIGURE 3.31: Photographies de l'espace entre les électrodes des 4 échantillons testés. Ils ont tous un espace de 2 mm. Toutes les diodes sont polarisées en inverse avec une tension de 500 V. Pour chaque échantillon, les clichés ont été pris avant et après les essais à 300°C.

traces noires sont aussi apparues durant les tests tout autour des cathodes des véhicules. En revanche, les traces constatées sur ces véhicules semblent plus prononcées que sur les véhicules de test "DBC". En effet, elles ont recouvert tout l'espace entre les électrodes pour une distance de 2 mm alors que précédemment pour le même espace, elles étaient restées sur le bord de la cathode.

Les résultats de la série 23 montrent que tous les véhicules de test "câblés" ont atteint le critère de fiabilité. Aucune défaillance n'a été constatée avec des diodes SiC attachées par un joint d'argent fritté.

Dans ces essais sur les prototypes proches de la réalité, les défaillances par migration d'argent sont apparus seulement sur les véhicules de test "DBC" dans une configuration à risque (espace de 0,5 mm). En revanche, il n'est pas possible de quantifier pour quelles valeurs du champ électrique elles sont apparues. Il est nécessaire pour cela d'avoir recours à des simulations par éléments finis. A l'inverse, aucune défaillance n'est apparue sur les véhicules de test "DBC" avec un espace de 2 mm et les véhicules de test "câblés". Un étalement léger du joint d'argent a été observé, mais il ne relève pas du phénomène de migration puisqu'il se produit même en l'absence de champ électrique.

3.4 Conclusion

Dans ce chapitre, une étude expérimentale du phénomène de migration d'argent a été menée. L'objectif était de comprendre son processus d'apparition et d'évaluer l'influence du champ électrique, de la température et de la présence d'oxygène

(ou d'humidité). A cet effet, deux bancs de test automatisés ont été développés. Les premiers essais sur les véhicules de test "simples" ont permis de définir des lois de comportement donnant des estimations de la durée de vie en fonction du champ électrique et de la température. Les essais suivants ont permis d'étudier l'influence de l'encapsulation des véhicules de test par deux parylènes fluorés. Il s'avère que ces deux parylènes offrent une excellente barrière à l'oxygène et à l'humidité pour des températures d'essai néanmoins différentes. Le critère de fiabilité (1000 h) a été atteint plusieurs fois. Enfin, les derniers essais ont permis d'évaluer les risques d'avoir des défaillances par migration d'argent sur des prototypes plus représentatifs de la réalité. Elle est apparue seulement sur les échantillons préliminaires et ne s'est pas manifestée sur les véhicules avec les diodes SiC. Cependant, ce résultat rassurant n'exclut pas la possibilité d'avoir des défaillances par migration d'argent. Dans le chapitre suivant, nous allons procéder à la simulation par éléments finis des structures testées ici, afin d'analyser plus finement les risques liés à la migration d'argent dans un module réel.

Chapitre 4

Analyse électrostatique du module de puissance

4.1 Introduction - Objectifs

L'objectif des travaux menés dans ce chapitre est de prévoir si, pour un assemblage composé d'interconnexion par frittage d'argent, il y a un risque de voir apparaître le phénomène de migration d'argent. Cette prospective repose sur une analyse du champ électrique dans l'assemblage, réalisée à l'aide d'un logiciel de simulation numérique, basé sur la méthode des éléments finis, COMSOL Multiphysics. Le but est de pouvoir déterminer pour quelle répartition et valeur statique du champ électrique le phénomène de migration peut se produire. Les résultats obtenus dans le chapitre précédent sur les véhicules de test "simples" constituent notre base de départ. Une première série de simulations a été réalisée sur ce type de véhicule de test (cf. Figure 4.1), pour valider le modèle conçu. Dans un second temps, des séries de simulations ont été réalisées pour les autres types de véhicule de test, étudiés dans le chapitre précédent (véhicule de test "encapsulé par du polyène fluoré", véhicule de test "DBC"....) pour corrélérer les résultats obtenus expérimentalement avec les valeurs et les répartitions du champ électrique obtenues par simulation. Enfin, une ultime simulation a été effectuée sur une modélisation de la structure 3D haute température vis à vis du risque de phénomène de migration.

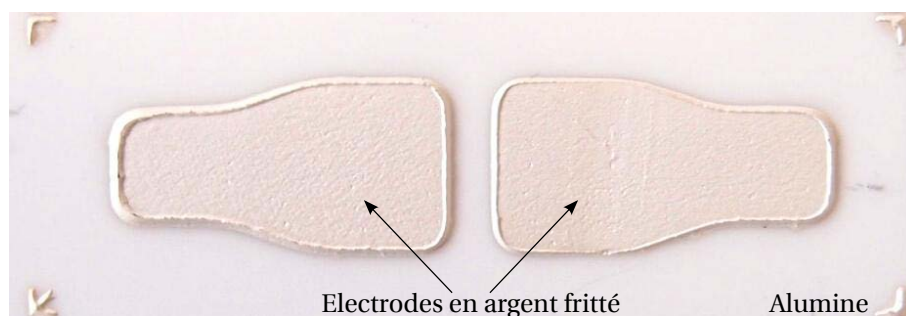


FIGURE 4.1: Photographie du véhicule de test "simple" modélisé et simulé. Il est constitué de deux électrodes en argent frittées sur un rectangle d'alumine de 35 mm x 15 mm.

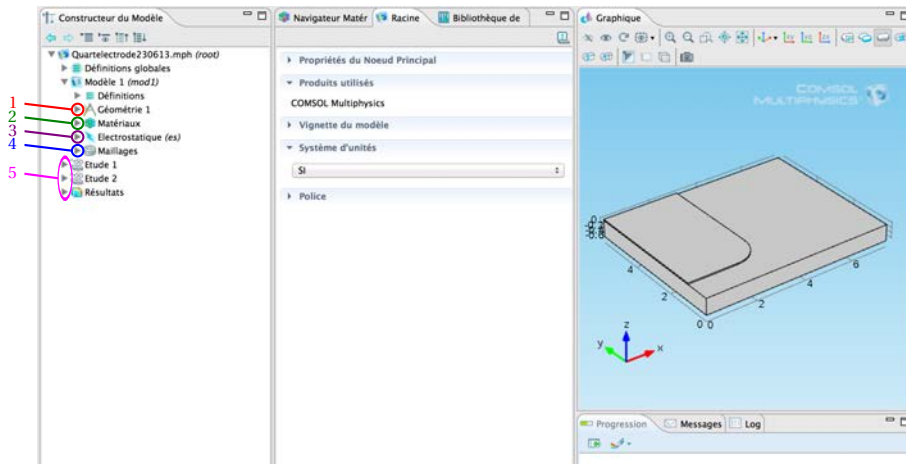


FIGURE 4.2: Aperçu de l'interface du logiciel COMSOL Multiphysics (version 4.3b) avec une mise en évidence de la démarche à suivre pour la modélisation.

4.2 Présentation de l'analyse électrostatique

Dans le chapitre précédent, l'analyse expérimentale a permis d'étudier le processus d'apparition du phénomène de migration d'argent et de montrer que sa cinétique était influencée par la valeur du champ électrique appliqué dans l'espace inter-électrode, par la température ambiante et par la présence ou non d'oxygène (ou d'humidité) au contact de l'argent. Dans ce chapitre, une analyse électrostatique est réalisée pour étudier l'évolution du champ électrique sur les véhicules de test et la structure 3D. Cette analyse est réalisée à l'aide du logiciel COMSOL Multiphysics. Il permet de simuler de nombreux domaines physiques et applications en ingénierie. La figure 4.2 est une capture de son interface où sont illustrés les 5 onglets essentiels. Ils définissent les 5 étapes du processus de simulation :

- 1 : Définir la géométrie
- 2 : Définir les propriétés des matériaux
- 3 : Choisir et définir les équations à résoudre
- 4 : Définir le maillage
- 5 : Résoudre et afficher les résultats

Dans ce qui suit, chaque étape est détaillée et tous les réglages effectués pour réaliser nos simulations sont donnés.

4.2.1 Définition de la géométrie

Dans le chapitre précédent, nous avons étudié 5 types de véhicules de test. Tous ces véhicules ont en commun le pavé d'alumine, la présence de deux électrodes et une utilisation dans l'atmosphère ambiante (air). Ces similitudes permettent de partir sur une géométrie commune, qui sera ensuite adaptée à chaque type de véhicule. De ce fait, la géométrie de départ est basée sur le véhicule de test "simple". Sa réalisation nécessite néanmoins de prendre quelques précautions et s'effectue en deux étapes :

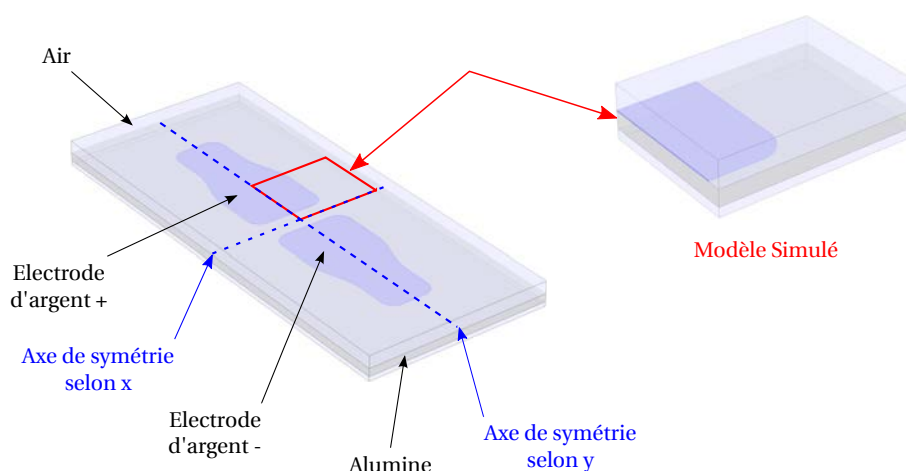


FIGURE 4.3: Représentation de la modélisation entière et de la zone simulée.

- Choisir la dimension de la géométrie. Il a été choisi d'aborder le problème en 3 dimensions. De cette manière le véhicule de test est intégralement représenté et il est possible d'étudier tous les effets de bord de l'électrode. Cependant, une géométrie de ce type peut engendrer des temps de calcul et une place mémoire importants. Dans notre cas, les temps de simulations ne sont pas très longs (< 1 heure) et ne dépassent pas la mémoire physique disponible (5 Go). Selon les véhicules de test à observer, s'ils sont trop complexes à modéliser, il faudra se contenter d'une géométrie en 2 dimensions.
- Simplifier la géométrie. En simulation numérique, il est important d'avoir une géométrie proche de la réalité mais aussi simple et ciblée sur la zone où les phénomènes doivent être observés. Ceci permet de minimiser le nombre d'éléments du maillage et donc de réduire les temps de calcul et la place mémoire. Dans notre cas, la forme du véhicule de test présente deux axes de symétrie et la zone à observer se concentre dans l'espace inter-électrode et ses alentours proches. De ce fait il n'est pas nécessaire de tout représenter mais seulement de modéliser un quart du véhicule comme représenté Figure 4.3. Les quatre valeurs d'espace étudiées (0,5 mm, 1 mm, 1,5 mm, 2 mm) sont donc divisées par 2 pour être cohérent avec la réalité. En revanche, les épaisseurs des matériaux sont inchangées. L'électrode en argent a une épaisseur de $50\mu\text{m}$ et le rectangle d'alumine une épaisseur de $635\mu\text{m}$. Enfin, il existe une antisymétrie selon l'axe x (cf. Figure 4.3), qui permet de considérer un potentiel de + 550 V au niveau de l'électrode d'argent + et un potentiel de - 550 V au niveau de l'électrode d'argent -. Par conséquent, dans le cas du quart de véhicule, le potentiel sera de + 550 V au niveau de l'électrode de l'argent + et de 0 V au niveau de la frontière placée au centre de l'espace inter-électrode.

Deux paramètres ont été ajoutés à cette géométrie « générique » ainsi réalisées (cf. Figure 4.4) :

- Le paramètre Demi-espace : Il permet de définir l'écart entre le milieu de l'espace inter-électrode et le bord du quart de l'électrode. Il prend des valeurs comprises entre 0,25 mm et 1 mm.

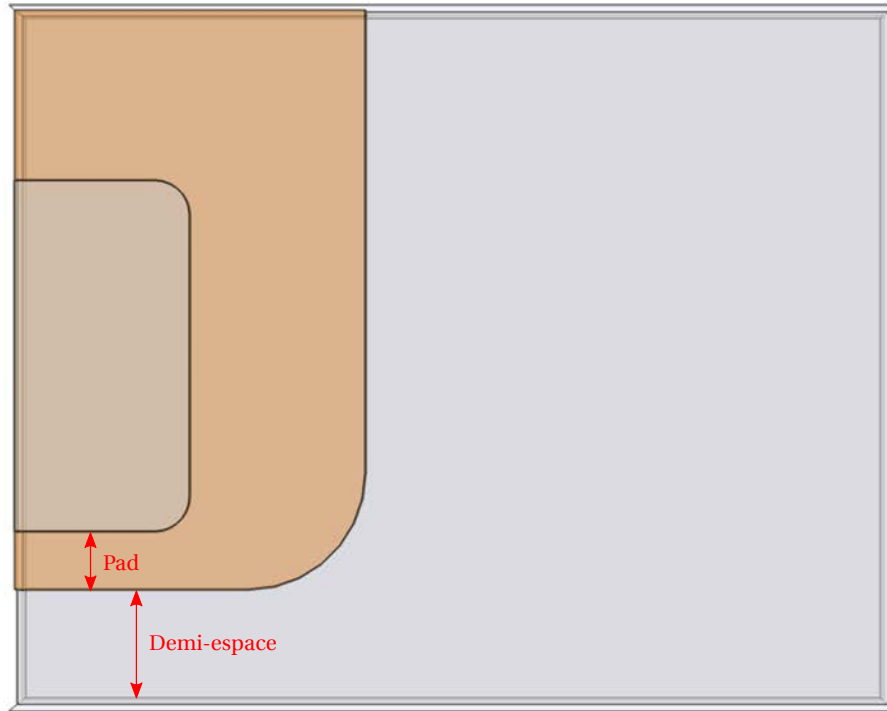


FIGURE 4.4: Représentation (en vue de dessus) des paramètres utilisés pour la modélisation numérique.

Matériaux(Symbole)	Permittivité relative ϵ_r	Conductivité électrique σ (S.m ⁻¹)
Air	1 ^[93]	3.10^{-15} ^[94]
Alumine(Al ₂ O ₃)	9,9 ^[95]	1.10^{-14} ^[95]
Argent (Ag)	1	$61,6.10^6$
Parylene	2,2 ^[45]	5.10^{-20} ^[45]
Cuivre (Cu)	1	$59,98.10^6$

TABLE 4.1: Description des matériaux utilisés dans les modèles simulés. La permittivité relative et la conductivité électrique sont les deux seules propriétés physiques nécessaires pour les simulations.

- Le paramètre Pad : Il permet de définir l'espace entre le bord du quart de l'électrode et le carré d'argent fritté. Ce paramètre est utilisé uniquement dans les simulations du véhicule de test "DBC". Il prend seulement deux valeurs, 0,15 mm et 0,2 mm.

Le but est de pouvoir changer rapidement et simplement certaines valeurs clés. De plus, cela permet d'automatiser certaines séries de simulation.

4.2.2 Définition des propriétés des matériaux

La table 4.1 regroupe la liste de tous les matériaux utilisés lors des simulations et donne les propriétés physiques utilisées.

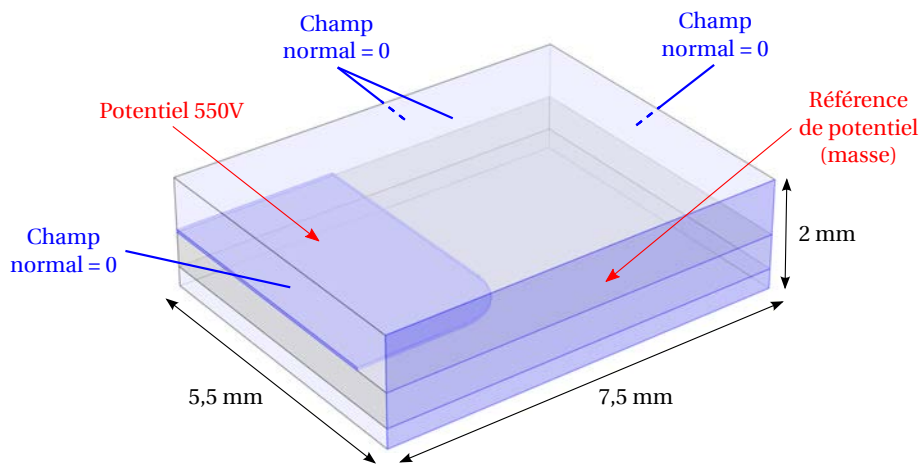


FIGURE 4.5: Représentation des conditions aux limites de la simulation. La donnée d'entrée et les limites aux frontières sont respectivement représentées en rouge et en bleu. Les dimensions, en noir, sont données à titre indicatif.

Les valeurs en rouge sont des valeurs connues par le logiciel. À l'inverse, les valeurs en noir ne sont pas connues et ont été rentrées manuellement. Les valeurs des deux propriétés physiques de l'air, de l'alumine et du parylène ont été extraites de la littérature. En revanche, pour ce qui est des valeurs de la permittivité relative de l'argent et du cuivre, elles ont été mises arbitrairement à 1.

4.2.3 Choix et définition des équations à résoudre

En raison des très faibles courants de fuite, et de la très grande différence de conductivité électrique entre les métaux d'une part et l'alumine et l'air d'autre part (cf. Table 4.1), nous avons considéré qu'une modélisation électrostatique suffisait à représenter la répartition du champ électrique. Dans le cas où les courants n'auraient pas été négligeables, il aurait fallu recourir à une modélisation électrocinétique, qui nécessite de connaître précisément les conductivités électriques de chaque élément.

Le choix d'une modélisation électrostatique revient donc à résoudre, en chaque point du maillage, les deux équations suivantes :

$$E = -\nabla V \quad (4.1)$$

E = Champ électrique (V/m)

V = Potentiel électrique (V)

$$\epsilon_0 \epsilon_r \nabla(E) = \rho_V \quad (4.2)$$

ϵ_0 = Permittivité du vide ($\text{F}\cdot\text{m}^{-1}$)

ϵ_r = Permittivité relative du matériau

E = Champ électrique (V/m)

ρ_V = Densité volumique de charge (C/m^3)

La permittivité relative est donc la seule propriété physique de la table 4.1 à être utilisée pour résoudre ce problème.

Afin de résoudre correctement ces équations, il est nécessaire de définir les conditions aux limites de la simulation. Dans notre cas, le paramétrage effectué sur le quart de véhicule de test apparaît à la Figure 4.5.

La seule donnée d'entrée de cette simulation est représentée en rouge. Il s'agit de la différence de potentiel. Elle est appliquée entre le quart d'électrode et le milieu de l'espace inter-électrode. De ce fait, pour avoir la même différence de potentiel que le modèle réel (1100V), il suffit d'appliquer un potentiel deux fois plus petit en simulation (550V) sur un demi-espace (donc champ électrique équivalent).

4.2.4 Définition du maillage

L'étape de maillage consiste à discrétiser la géométrie. Elle est découpée en sous-domaines de formes simples, constitués de nœuds. Les sous-domaines et les nœuds servent à définir des fonctions de base utilisées pour résoudre les équations. Elles permettent de réaliser une interpolation de la solution à partir de solutions discrètes trouvées aux nœuds.

Le terme "élément" représente un sous-domaine muni de ses nœuds et de leurs fonctions de base. Le choix du type d'élément en fonction de la géométrie et de la physique à résoudre conditionne en grande partie la précision de la solution trouvée.

Il existe plusieurs types d'éléments de référence. Les plus employés [23] sont illustrés sur la figure 4.6. L'ordre des types d'élément correspond au degré d'interpolation des fonctions de base de l'élément. Des nœuds supplémentaires sont ajoutés dans l'élément comme illustré sur la figure 4.6. Cependant une augmentation de l'ordre ne permet pas d'avoir une meilleure précision sur la solution. Au contraire, le fabricant du logiciel Comsol recommande d'augmenter le nombre d'éléments plutôt que l'ordre pour améliorer la précision.

Pour une géométrie telle que la nôtre, contenant certaines parties arrondies, il est préférable d'utiliser des éléments triangulaires (en 2D) ou tétraédriques (en 3D), du second ordre. Ces derniers permettent un meilleur découpage de ce type de géométrie et « conduisent généralement à un meilleur rapport précision/coût que leurs homologues du premier ordre » [23].

Au final, pour notre géométrie « générique », un maillage conçu à partir d'éléments prismatiques à base triangulaire, a été préféré à un maillage libre par des éléments tétraédriques. Il est représenté sur la figure 4.7. Ce dernier est construit en deux étapes :

- Un maillage libre par des éléments triangulaires est réalisée sur une surface de départ (dénommée source) située au milieu de la géométrie.
- Un maillage par extrusion est construit de part et d'autre de cette surface source.

Contrairement au maillage libre par éléments tétraédriques, ce type de maillage permet de contrôler à la fois le maillage sur la surface source et dans toute l'épaisseur du modèle.

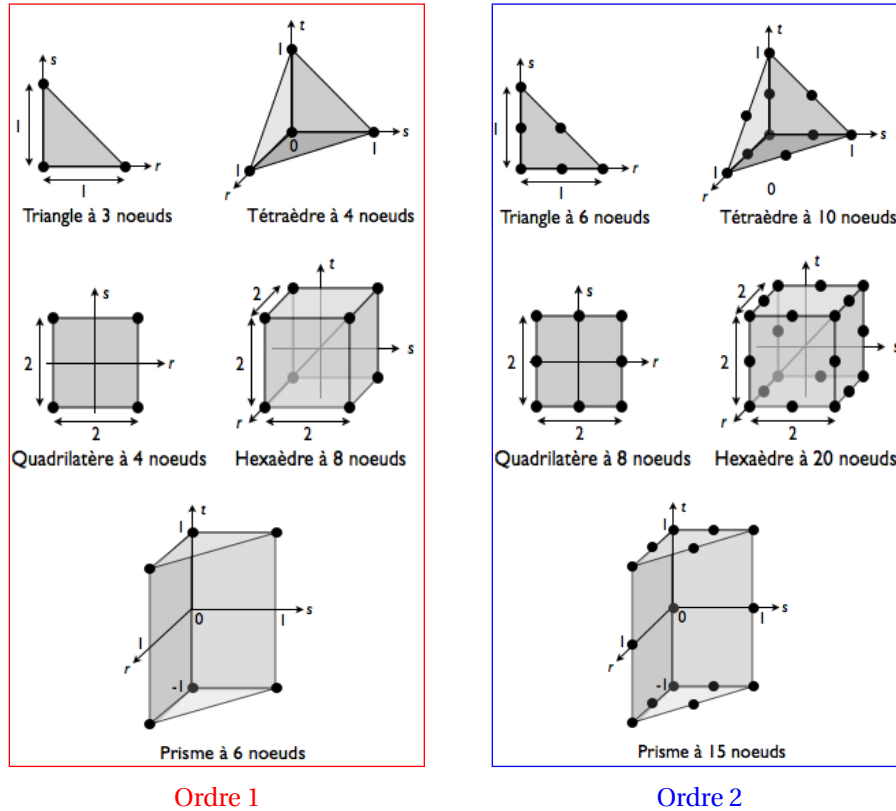


FIGURE 4.6: Représentation graphique des types d'élément de référence les plus utilisés [23]. Seuls les deux premiers ordres des types d'élément sont représentés.

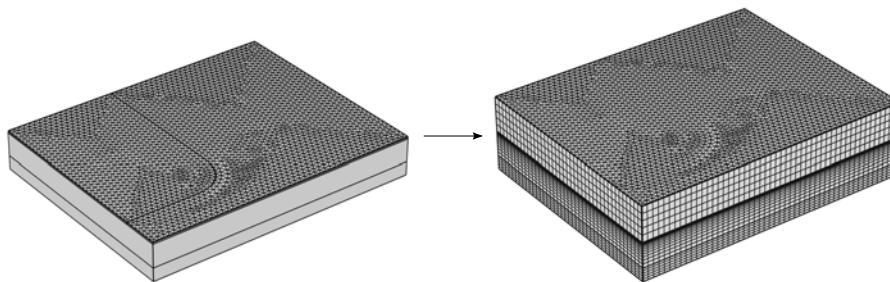


FIGURE 4.7: Représentation des deux étapes pour mailler la géométrie « générique » : pavage d'une surface avec des éléments triangulaires puis extrusion dans le sens vertical pour former les éléments prismatiques.

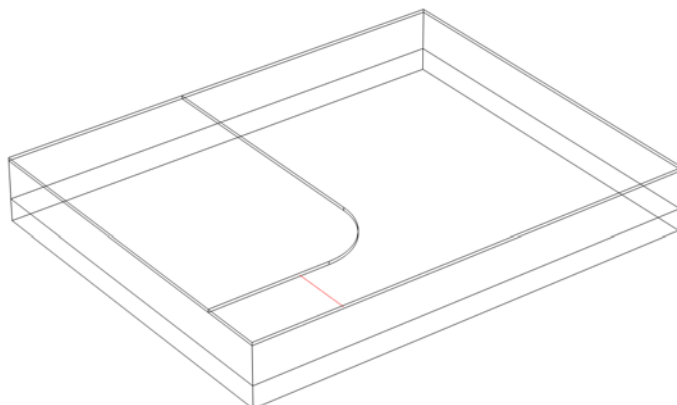


FIGURE 4.8: Représentation de la ligne de coupe (en rouge) utilisée pour calculer la valeur moyenne du champ électrique dans le demi-espace inter-électrode (\hat{E}). Elle est ajustée pour chacune des configurations.

4.3 Résultats

Une campagne de simulations a été menée en trois étapes :

- Simulations du véhicule de test "simple" pour valider le modèle numérique et établir la répartition du champ électrique dans le demi-espace inter-électrode.
- Simulations des autres types de véhicule de test étudiés expérimentalement pour corréler les résultats expérimentaux et numériques
- Simulations de la structure 3D haute température, non étudiée expérimentalement, pour connaître les risques d'avoir une défaillance par migration d'argent.

Chacune de ces étapes est présentée de manière détaillée dans la suite de ce paragraphe.

4.3.1 Véhicule de test "simple"

Pour rappel, le véhicule de test "simple" est modélisé par la géométrie « générique » définie précédemment (cf. Figure 4.3). Elle est composée d'un quart d'électrode d'argent et d'un quart de rectangle d'alumine dans une atmosphère d'air. Quatre configurations du demi-espace inter-électrode (0,25 mm, 0,5 mm, 0,75 mm et 1 mm) sont étudiées avec une différence de potentiel de 550 V. Les quarts d'électrode et d'alumine ont des épaisseurs respectives de 50 μm et 635 μm .

Les premières simulations réalisées avec cette géométrie « générique » ont pour objectif de vérifier les valeurs du champ électrique obtenues dans le demi-espace inter-électrode. Une unique valeur est récupérée pour chacune des quatre configurations de demi-espace grâce à un calcul de valeur moyenne, réalisée par le logiciel, sur une ligne de coupe représentée sur la figure 4.8. Cette valeur sera nommée dans la suite \hat{E} . La ligne de coupe est placée à mi-hauteur du quart d'électrode d'argent sur toute la distance définie par le paramètre Demi-espace (cf. Paragraphe 4.2.1). Les quatre valeurs de \hat{E} retournées par le logiciel pour chacune des configurations, 0,25 mm, 0,5 mm, 0,75 mm et 1 mm, sont respectivement 2202 V/mm, 1100 V/mm, 733 V/mm et 551 V/mm

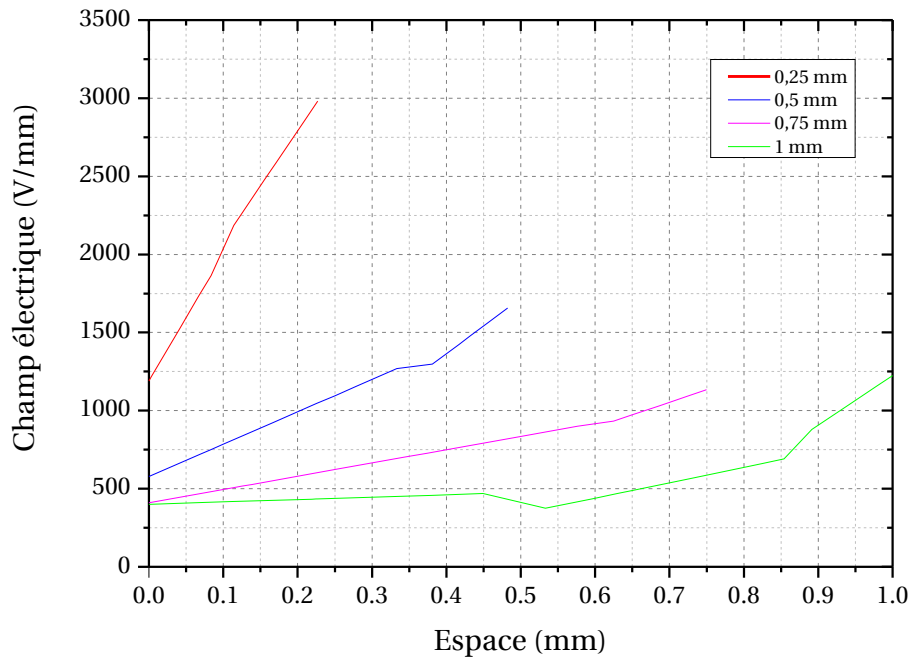


FIGURE 4.9: Courbes du champ électrique en fonction du demi-espace inter-électrode pour chacune des quatre configurations et un maillage grossier (< 1150 éléments).

Afin de valider la modélisation conçue, ces quatre valeurs de \hat{E} calculées par le logiciel sont comparées aux résultats obtenus avec l'équation 3.1, présentée précédemment dans l'analyse expérimentale (cf. Paragraphe 3.3.1), pour les quatre valeurs de l'espace étudiées (0,5 mm, 1 mm, 1,5 mm, 2 mm) et une différence de potentiel de 1100 V. Les résultats obtenus par cette équation pour les quatre valeurs étudiées sont donc les quatre valeurs moyennes expérimentales du champ électrique (\hat{E}_{exp}). Elles sont de 2200 V/mm, 1100 V/mm, 733 V/mm et 550 V/mm. L'écart entre les valeurs de \hat{E} et de \hat{E}_{exp} est inférieur à 1%. Il est donc possible de considérer la modélisation comme pertinente.

Après avoir validé le modèle, il est possible d'observer, pour chaque configuration, la répartition du champ électrique dans le demi-espace inter-électrode. Pour ce faire, la ligne de coupe précédemment définie est réutilisée. Les courbes obtenues sont représentées sur la figure 4.9. Il est possible de faire deux observations :

- Toutes les courbes ont une allure différente et ne semblent pas avoir de tracé commun.
- La courbe bleue et la courbe verte montrent des cassures dans l'évolution du champ électrique.

Toutes ces constatations et notamment ces « cassures » dans l'allure semblent indiquer une mauvaise discrétisation du demi-espace entre les électrodes. Il est donc nécessaire de changer le nombre d'éléments.

Les simulations suivantes réalisées sur cette géométrie ont pour objectif d'étudier l'influence du maillage sur la valeur et la répartition du champ électrique dans le demi-espace inter-électrode pour chacune des configurations. Quatorze maillages

Maillage	Nombre d'éléments	Temps (s)	Valeur de \hat{E} (V/mm)	Valeur maximale (V/mm)
1	1020	2	2202	2982
2	1470	2	2205	3229
3	2280	2	2202	3099
4	3810	3	2203	3344
5	6480	3	2203	3323
6	9480	4	2203	3154
7	18360	6	2204	3369
8	42420	10	2208	4203
9	126840	26	2209	4203
10	235470	50	2210	4555
11	375660	75	2211	4690
12	480000	101	2211	4708
13	695670	147	2211	4620
14	1077630	253	2211	4783

TABLE 4.2: Table récapitulative des différents maillages testés pour une configuration de 0,25 mm et une différence de potentiel de 550 V.

Configuration (mm)	Champ moyen dans le demi-espace \hat{E} (V/mm)	Champ moyen vers l'électrode E_n (V/mm)
0,25	2211	2188
0,5	1104	1554
0,75	735	1227
1	551	1028

TABLE 4.3: Résultats expérimentaux obtenus pour les quatre configurations avec les valeurs de \hat{E} et de E_n (valeur définie plus loin). Le nombre d'éléments est de 375600.

différents ont été testés. Ils sont présentés dans la table 4.2 pour la configuration de 0,25 mm avec le nombre d'éléments par maillage, le temps de simulation ainsi que la valeur de \hat{E} et la valeur maximale du champ électrique calculées. Pour les trois autres configurations, le nombre d'éléments et les temps de simulation obtenus sont du même ordre de grandeur que ceux présentés dans la table 4.2. Tous les temps de simulation sont inférieurs à 5 minutes.

Le premier maillage présenté dans la table 4.2 est celui qui a été utilisé dans les simulations précédentes. L'augmentation du nombre d'éléments a une première répercussion sur la valeur de \hat{E} . Elle augmente plus ou moins et finit par tendre vers une seule et même valeur de 2211 V/mm pour un nombre d'éléments supérieur ou égal à 375660. Cette tendance est également observée pour les trois autres configurations. Toutes les valeurs de \hat{E} obtenues sont regroupées dans la deuxième colonne de la table 4.3. L'écart avec les valeurs de \hat{E}_{exp} reste toujours inférieur à 1%.

Les relevés présentés sur la figure 4.10 vérifient que la valeur simulée maximale de E (cf. Table 4.2) augmente avec le nombre d'éléments. Ici, la valeur de E tend à se stabiliser au delà de 300000 éléments.

La répartition du champ électrique dans le demi-espace inter-électrode est illus-

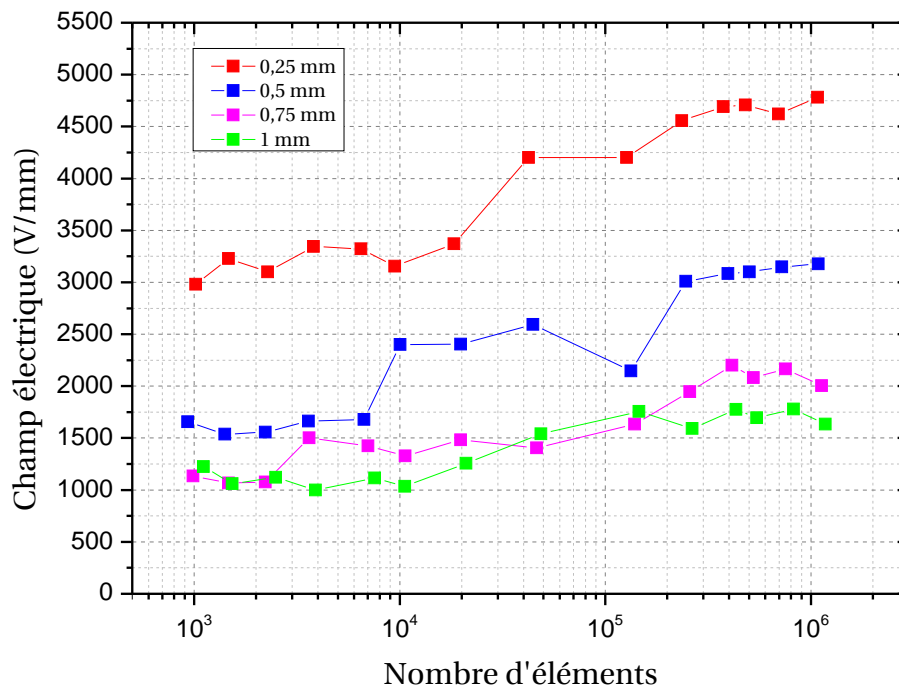


FIGURE 4.10: Valeurs maximales du champ électrique en fonction du nombre d'éléments de maillage pour les quatre configurations.

trée sur la figure 4.11 pour la configuration de 0,25 mm. L'allure des courbes change avec l'élévation du nombre d'éléments.

Aux vues de ces résultats, il apparaît que le maillage à 375600 éléments offre une précision satisfaisante et un temps de simulation confortable. Il sera donc choisi pour la suite de ces travaux sur les véhicules de test "simple". Une démarche similaire a été appliquée pour les autres types de véhicules de test mais ne sera pas présentée par la suite. Seul le nombre d'éléments retenu sera donné.

Les valeurs maximales obtenues pour chaque configuration (0,25 mm, 0,5 mm, 0,75 mm et 1 mm) sont par conséquent 4690 V/mm, 3082 V/mm, 2199 V/mm et 1777 V/mm. Les répartitions du champ électrique sont représentées sur la figure 4.12.

La valeur maximale du champ électrique de 4690 V/mm, obtenue pour la configuration de 0,25 mm, semble expliquer les défaillances inattendues, évoquées dans le chapitre précédent (cf. Paragraphe 3.3.1), apparues dès le début des essais pour la série n° 1. En effet, cette dernière est supérieure à 3600 V/mm, valeur de la rigidité diélectrique de l'air [96]. Il est donc plausible que ce ne soit pas le phénomène de migration d'argent qui ait causé ces défaillances mais plutôt un problème d'amorçage électrique dans l'air.

Une dernière simulation est réalisée sur cette géométrie avant de passer à la seconde étape de la campagne de simulation consacrée aux autres véhicules de test. Son but est de connaître le champ électrique au voisinage du quart d'électrode d'argent. Une unique valeur est récupérée pour chacune des configurations grâce à un nouveau calcul de valeur moyenne, sur une surface représentée sur la figure 4.13.

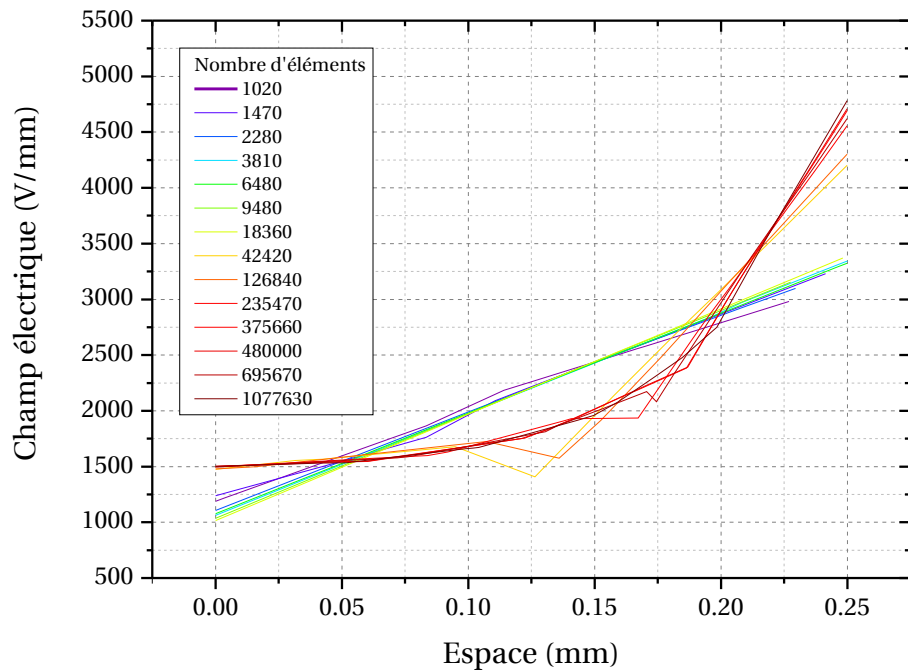


FIGURE 4.11: Courbes du champ électrique en fonction du demi-espace inter-électrode. Chaque courbe correspond à un nombre d'éléments de maillage.

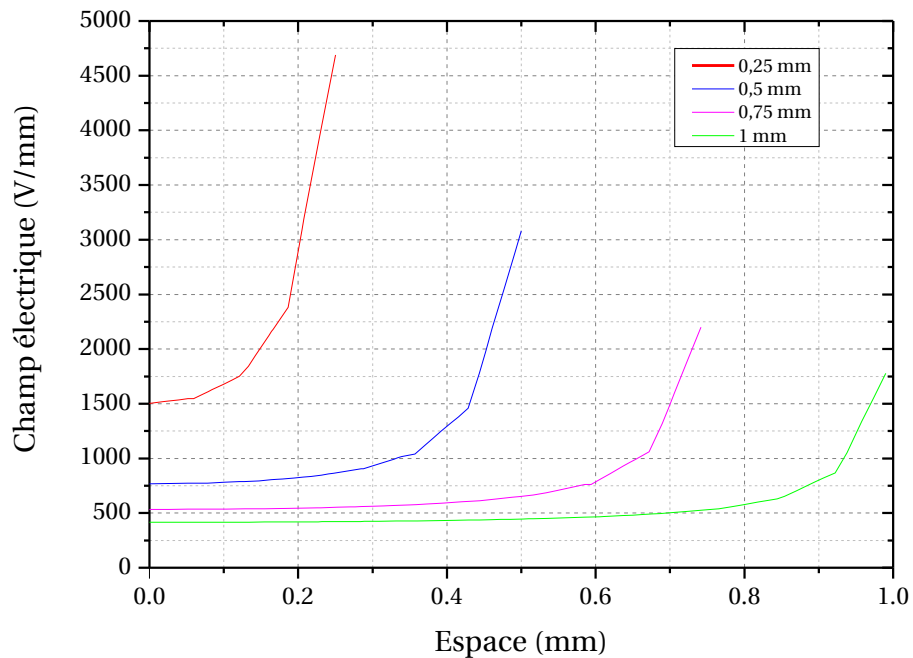


FIGURE 4.12: Courbes du champ électrique en fonction du demi-espace inter-électrode obtenues pour chaque configuration avec un nombre d'éléments de 375600.

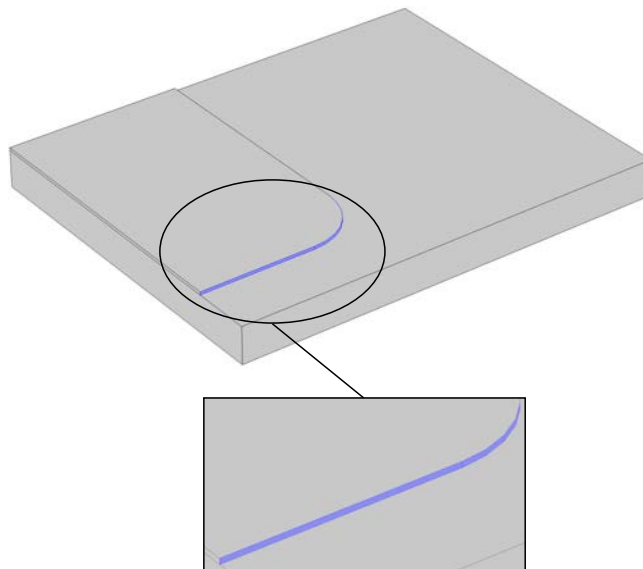


FIGURE 4.13: Représentation de la surface (en bleu) utilisée pour calculer la valeur moyenne du champ électrique au voisinage du quart d'électrode d'argent (E_n).

Cette valeur sera nommée dans la suite E_n . La surface étudiée est le flanc avant du quart de l'électrode. Les résultats obtenus pour chaque configuration sont regroupés dans la troisième colonne de la table 4.3. Ces valeurs sont discutées dans le paragraphe 4.3.4.

4.3.2 Véhicule de test "simple" contenant des irrégularités

Avant de passer concrètement aux autres véhicules de test, une analyse supplémentaire est réalisée sur le véhicule de test "simple". En effet, il a été précisé dans le chapitre précédent (cf. Chapitre 3), la possibilité d'avoir des aléas de fabrication manuelle empêchant d'avoir des espaces identiques pour tout les échantillons. Dans certains cas, ces derniers peuvent entraîner la formation d'irrégularités sur la forme des électrodes. Elles se manifestent par une déformation du bord des électrodes et la formation de « bosses » dans l'espace inter-électrode. Ce paragraphe a donc pour but d'analyser l'impact de ces irrégularités sur le champ électrique présent sur un échantillon. L'idée est de savoir si dans certains cas, une irrégularité prononcée ne pourrait pas influencer sa défaillance.

La figure 4.14 représente la géométrie réalisée pour cette analyse.

La géométrie « générique » est légèrement modifiée. Une petite « bosse » de rayon 0,1 mm est ajoutée au centre du quart de l'électrode. Elle a une épaisseur de 5 μm . L'analyse est seulement portée sur la quatrième configuration du demi-espace (1 mm) avec une différence de potentiel de 550 V. Le nombre d'éléments retenu pour cette géométrie, après ajustement, est de 424680.

La simulation réalisée a pour objectif d'établir la répartition du champ électrique sur l'échantillon. Il s'agit de représenter graphiquement le champ électrique obtenu dans le demi-espace inter-électrode et ses alentours. Pour ce faire, un plan de coupe XY, représenté sur la figure 4.15, est défini. Il est placé sur le haut du quart

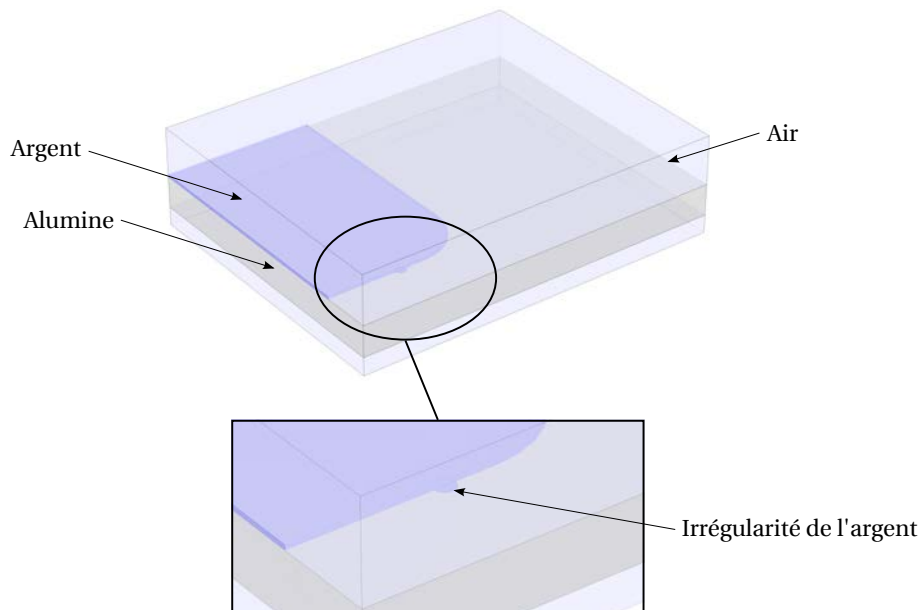


FIGURE 4.14: Représentation de la géométrie utilisée pour étudier l'impact d'une irrégularité de l'électrode d'argent sur le champ électrique.

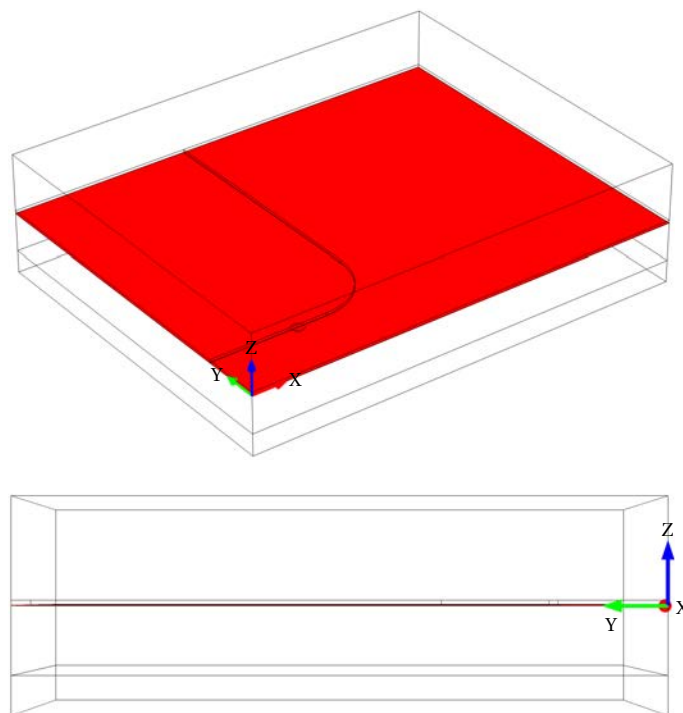


FIGURE 4.15: Représentations du plan de coupe (en rouge) utilisée pour établir la répartition du champ électrique sur l'échantillon.

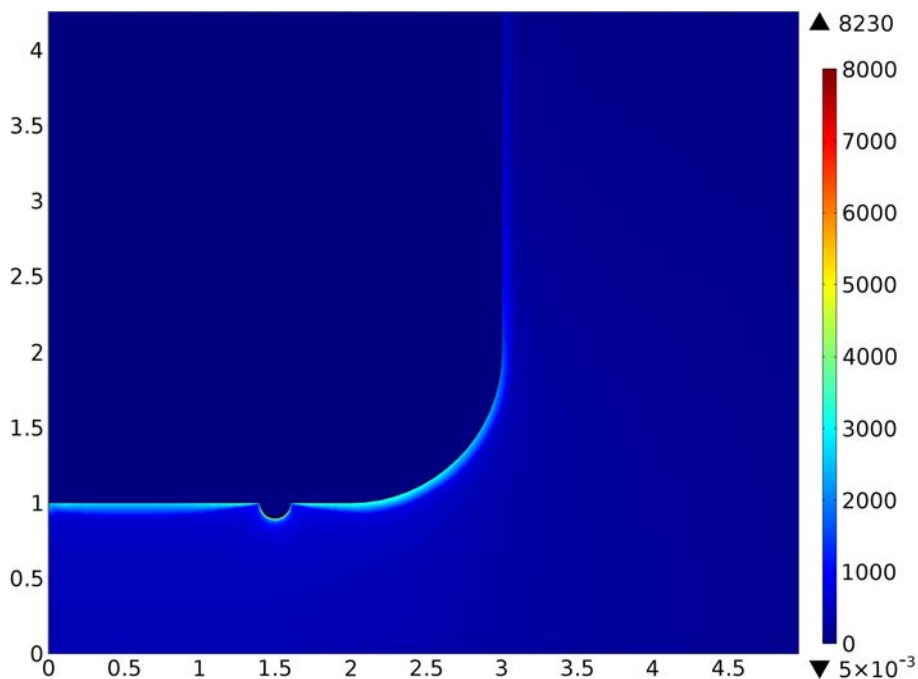


FIGURE 4.16: Représentation en vues de dessus de l'échantillon (configuration avec un demi-espace de 1 mm), selon le plan de coupe XY. La figure illustre une répartition obtenue avec une électrode déformée par une « bosse ».

de rectangle d'alumine, à l'interface avec le quart d'électrode d'argent. Le résultat est illustré sur la figure 4.16 et l'évolution du champ électrique dans le demi-espace inter-électrode (cf. Figure 4.8, représenté à mi-hauteur de la « bosse ») est visible sur la figure 4.17.

Les deux courbes sont confondues jusqu'à un demi-espace de 0,7 mm. La courbe en cyan commence ensuite à s'écarter et augmente brusquement à partir d'un demi-espace de 0,8 mm pour atteindre une valeur du champ électrique élevée, au contact de la « bosse ». La valeur maximale est de 8230 V/mm. C'est une valeur 4,6 fois plus grande que dans le cas sans irrégularité (1777 V/mm).

Aux vues de ces résultats, il est possible de remarquer que la présence d'une petite irrégularité (10% du demi-espace inter-électrode) influe nettement le champ électrique proche de l'électrode. La valeur maximale du champ passe de 1777 V/mm à plus de 8000 V/mm au voisinage de l'électrode mais cet effet d'accentuation s'estompe rapidement lorsqu'on s'éloigne de l'irrégularité.

Le demi-espace inter-électrode étudié étant le plus large, il est probable qu'une déformation de l'électrode aura un effet plus important dans les trois autres configurations. Cette grande sensibilité aux irrégularités peut expliquer la grande dispersion observée dans les résultats expérimentaux.

4.3.3 Véhicule de test "encapsulé par du parylène"

Dans le chapitre précédent, nous avons étudié deux types de parylène, le parylène HT réalisé par la société SCS et le parylène F réalisé par la société Comelec.

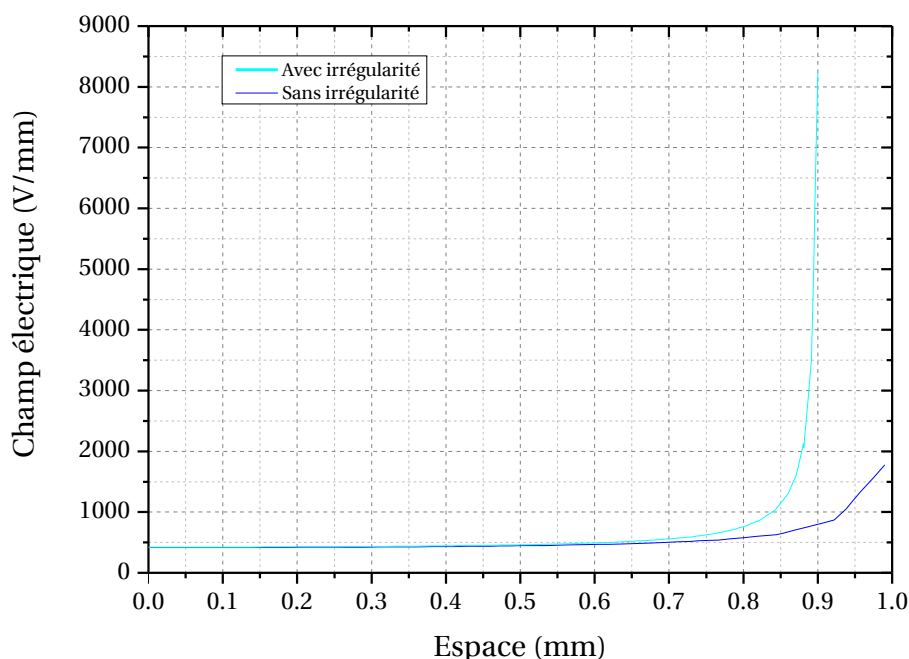


FIGURE 4.17: Courbes du champ électrique en fonction du demi-espace inter-électrode. La courbe en cyan s'arrête au niveau de l'irrégularité (0,9 mm).

Ces deux types n'ont pas donné de résultats similaires lors de l'analyse expérimentale en raison notamment de leurs différences de tenue en haute température. Leur permittivité relative étant identique, ils ne seront pas différenciés en simulation.

La figure 4.18 représente la géométrie réalisée pour cette simulation. Comme évoqué en début de chapitre, cette géométrie est une adaptation de la géométrie « générique ». Une couche de parylène (cf. Table 4.1) d'une épaisseur de $20\mu\text{m}$ est ajoutée à la modélisation. De la même manière que précédemment, quatre configurations du demi-espace inter-électrode, 0,25mm, 0,5mm, 0,75mm et 1mm sont étudiées avec une différence de potentiel de 550V. Après ajustement, le nombre d'éléments retenu est de 1445360.

Les premières simulations réalisées ont pour objectif d'établir la répartition du champ électrique dans la couche de parylène présente sur l'échantillon. Le résultat obtenu pour la configuration de 0,25 mm est illustré sur la figure 4.19. L'évolution du champ électrique dans la couche de parylène présente dans le demi-espace inter-électrode (cf. Figure 4.8, évaluée à mi-hauteur de la couche de parylène) est visible, pour chacune des quatre configurations, sur la figure 4.20. L'allure des courbes est quasiment identique à celle obtenue avec le véhicule de test "simple" (cf. Figure 4.12). Elles sont simplement mieux lissées. En revanche, une différence notable apparaît au niveau des valeurs maximales atteintes pour chaque configuration. Elles sont nettement plus élevées que précédemment. Elles sont de 5330 V/mm, de 3738 V/mm, de 2878 V/mm et de 2237 V/mm.

Aux vues de ces résultats, il est donc possible de constater un comportement quasi-similaire au niveau du champ électrique entre les véhicules de test "simples" et les véhicules de test "encapsulés".

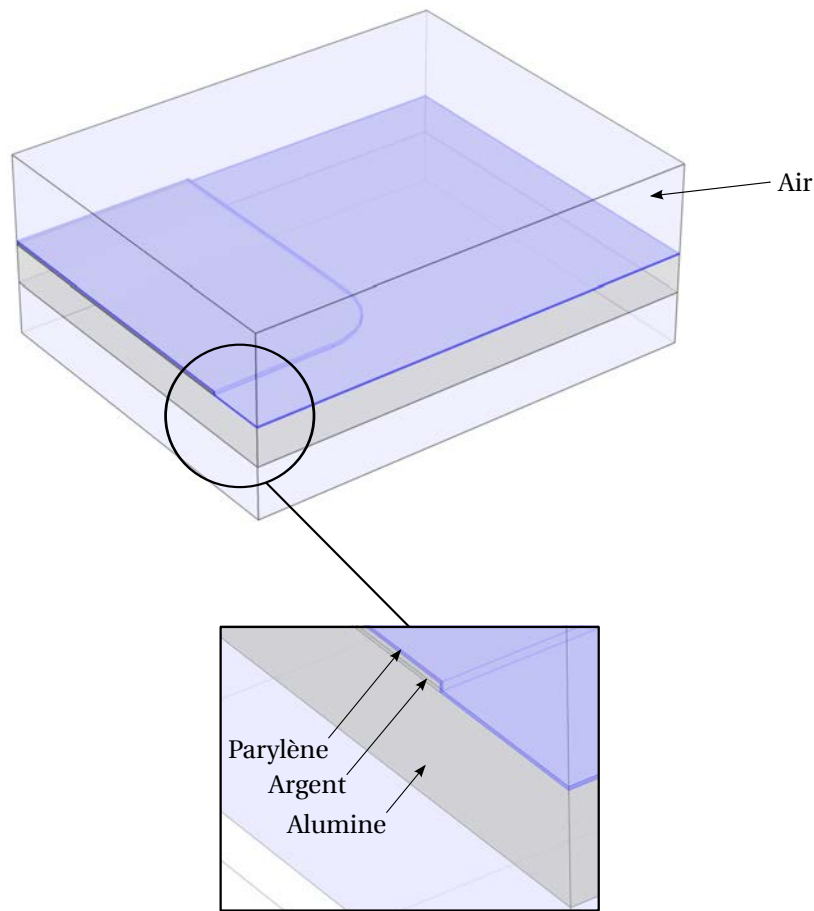


FIGURE 4.18: Représentation de la géométrie simulée pour le véhicule de test "encapsulé par du parylène". La couche simulée a une épaisseur de $20\mu\text{m}$

En ce qui concerne les brûlures localisées du parylène observées lors des tests expérimentaux sur les échantillons étudiés de $0,5\text{ mm}$ (cf. Paragraphe 3.3.2), il n'est pas possible de les relier aux champs électriques présents dans le parylène. Les valeurs maximales observées dans la couche de parylène sont très nettement inférieures à la tenue diélectrique du parylène fluoré de 2 MV/cm , (cf. Paragraphe 2.5.1). Ces brûlures ne sont donc pas dues à une rupture diélectrique du parylène. En revanche, une hypothèse plausible pour les expliquer est d'envisager une mauvaise adhérence de la couche de parylène sur la céramique. Dans ces conditions, un amorçage aurait pu se produire entre le parylène et la céramique, brûlant ainsi le parylène.

De la même manière, en considérant cette hypothèse dans les trois autres espaces étudiés, les défaillances observées sont dues au phénomène de migration d'argent. L'écart de performances observé entre les véhicules de test "simples" et "encapsulés" est certainement dû au temps nécessaire pour décoller suffisamment la couche de parylène.

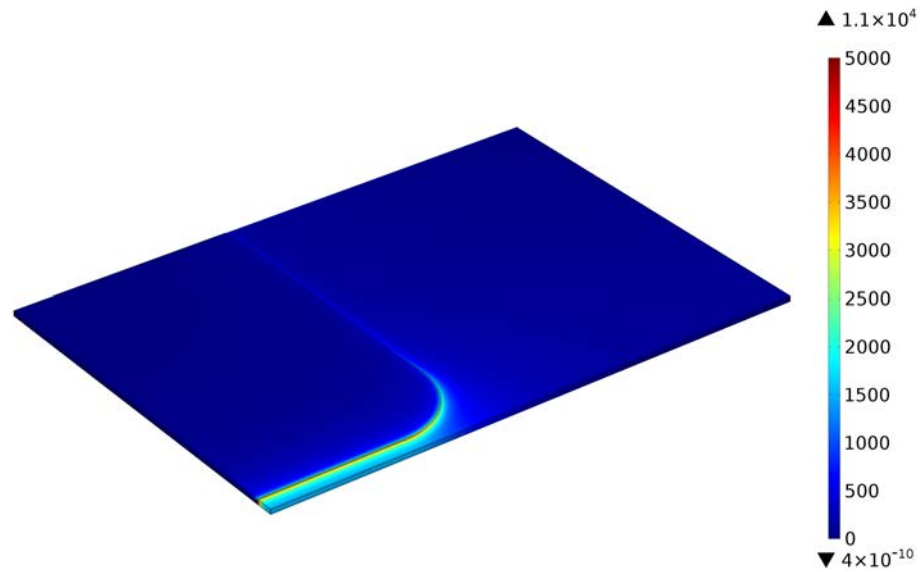


FIGURE 4.19: Représentation en perspective isométrique, du champ électrique présent dans la couche de parylène présente sur l'échantillon (configuration avec un demi-espace de 0,25 mm).

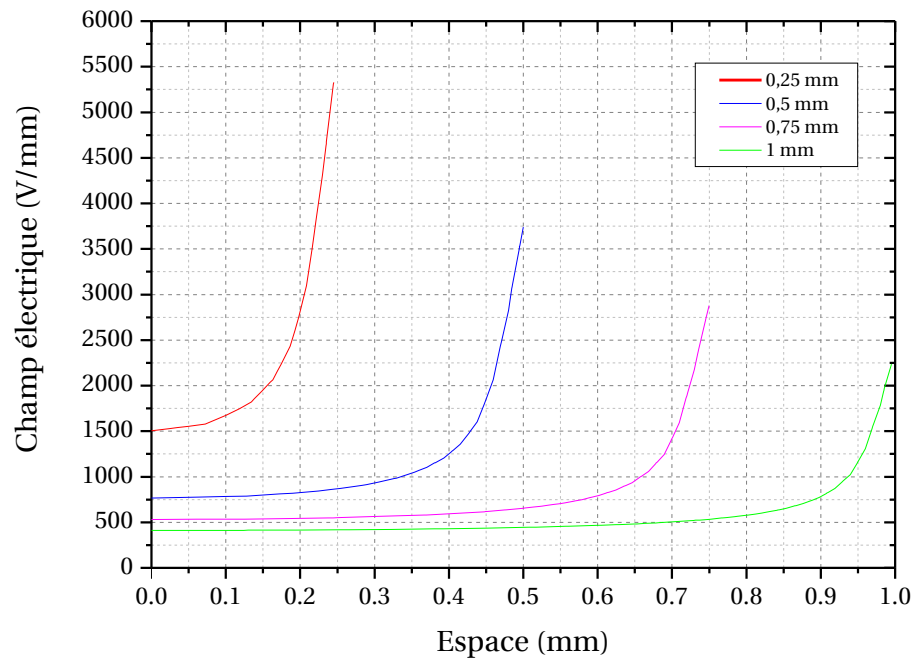


FIGURE 4.20: Courbes du champ électrique en fonction du demi-espace inter-électrode dans la couche de parylène pour chacune des configurations.

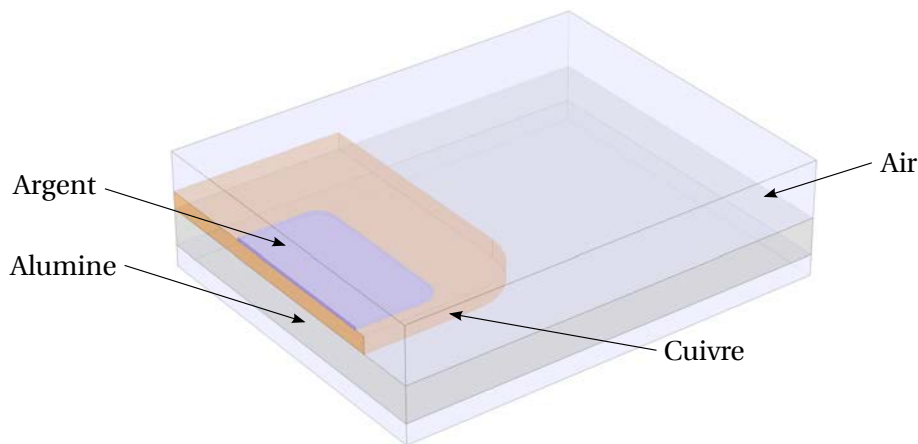


FIGURE 4.21: Représentation de la géométrie simulée pour le véhicule de test "DBC". Le demi-espace est de 1 mm et la position du joint d'argent de 0,2 mm.

4.3.4 Véhicule de test "DBC"

Pour rappel, il est composé par un pavé d'alumine, de deux électrodes en cuivre recouvertes par une finition à base d'or et d'un joint d'argent fritté. L'objectif général de cette simulation est de connaître le champ électrique appliqué sur le joint d'argent fritté, dans chacun des cas analysés (combinaisons entre l'espace inter-électrode et la position du joint). L'idée est de pouvoir ensuite corréler les résultats expérimentaux obtenus dans le chapitre précédent avec les nouveaux résultats.

La figure 4.21 représente la géométrie réalisée pour cette simulation. De la même manière que précédemment, cette géométrie est une adaptation de la géométrie « générique ». Un quart d'électrode en cuivre (cf. Table 4.1) d'une épaisseur de 300 μm est ajoutée à la modélisation. Le quart d'électrode d'argent est remplacé par un demi-carré d'argent de côté 3 mm. En revanche, la finition à base d'or n'est pas ajoutée car, en tant que conducteur, elle ne modifie en rien la modélisation. Deux des quatre configurations d'électrodes, 0,25 mm et 1 mm, sont étudiées avec une différence de potentiel de 250 V (500 V dans l'analyse expérimentale). Deux positions du joint d'argent, 0,15 mm et 0,2 mm, sont étudiées dans ces deux configurations. Le nombre d'éléments retenu, après ajustement, est de 2114070.

Les premières simulations réalisées avec cette seconde géométrie adaptée ont pour objectif d'établir la répartition du champ électrique dans l'espace entre le joint d'argent fritté et le milieu de l'espace inter-électrode. Pour ce faire une nouvelle ligne de coupe, représentée sur la figure 4.22, est définie. Elle est placée à mi-hauteur du joint d'argent sur toute la distance définie par l'addition des deux paramètres, demi-espace et Pad (cf. Paragraphe 4.2.1). Les courbes obtenues pour les deux cas avec une position du joint à 0,2 mm sont représentées sur la figure 4.23. Le champ électrique augmente et atteint un pic à l'aplomb du bord du quart d'électrode en cuivre. Il diminue ensuite jusqu'au joint d'argent. Un comportement similaire est observé pour les deux autres cas, avec une position du joint de 0,15 mm.

Après avoir établi la répartition du champ électrique, les valeurs de \hat{E} sont calculées le long de la ligne de coupe (cf. Figure 4.22). Les résultats obtenus sont regroupés dans la troisième colonne de la table 4.4. Aux vues de ces résultats, il est

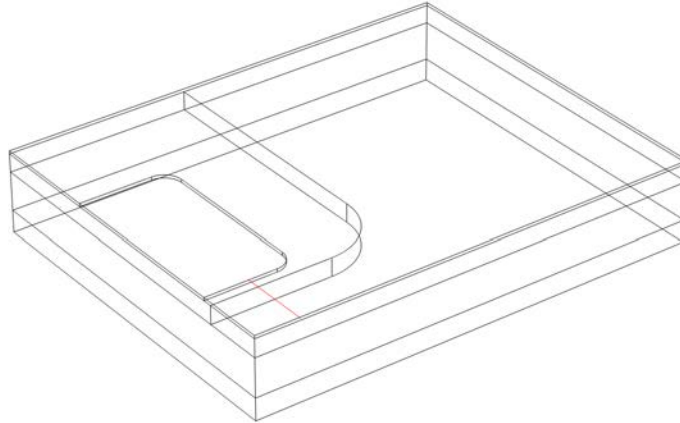


FIGURE 4.22: Représentation de la ligne de coupe (en rouge) utilisée pour établir la répartition du champ électrique entre le joint d'argent fritté et le milieu de l'espace inter-électrode. Elle est ajustée pour chacun des cas analysés.

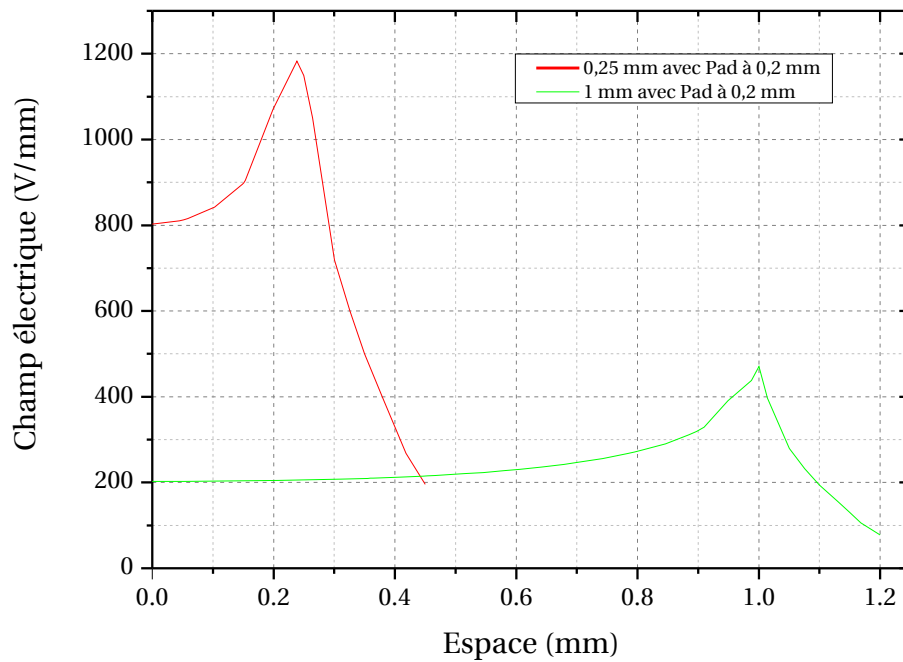


FIGURE 4.23: Courbes du champ électrique en fonction de l'espace entre le joint d'argent fritté et le milieu de l'espace inter-électrode pour les deux cas avec une position du joint de 0,2 mm.

Configuration (mm)	Position (mm)	Champ moyen dans le demi-espace \hat{E} (V/mm)	Champ moyen vers l'électrode E_n (V/mm)
0,25	0,15	799	125
	0,2	756	100
1	0,15	242	49
	0,2	238	40

TABLE 4.4: Résultats expérimentaux obtenus pour les quatre cas avec les valeurs de \hat{E} et de E_n .

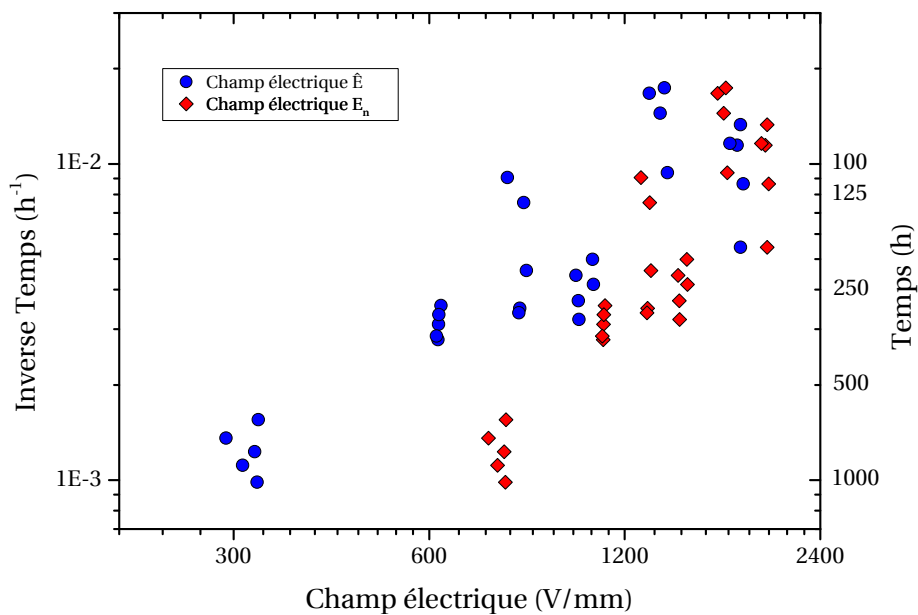


FIGURE 4.24: Représentation logarithmique de l'inverse de la durée de vie en fonction des deux valeurs de champ électrique étudiés.

possible de constater un comportement différent au niveau du champ électrique (répartition et valeurs de \hat{E}) entre les véhicules de test "simples" et les véhicules de test "DBC". Malheureusement, cette différence ne permet pas d'expliquer les résultats expérimentaux obtenus dans le chapitre précédent (cf. Paragraphe 3.3.3). Dans le cas d'un échantillon avec un espace étudié de 0,5 mm et une position du joint d'argent de 0,15 mm, la valeur de \hat{E} est de 799 V/mm (cf. Table 4.4). D'après la figure 3.21, et l'équation 3.2 (cf. Paragraphe 3.3.1) la durée de vie correspondante à cette valeur de \hat{E} est de 204 h, soit 3,1 fois moins que les 630 h obtenus dans l'analyse expérimentale. De la même manière, dans le cas d'un échantillon avec un espace étudié de 0,5 mm et une position du joint d'argent de 0,2 mm, la durée de vie correspondante à une valeur de \hat{E} de 756 V/mm est de 216 h et pas de 1000 h (critère de fiabilité). Par conséquent, il n'est pas possible de corréler les résultats expérimentaux aux valeurs de \hat{E} .

Faute d'obtenir une corrélation satisfaisante entre le champ moyen et la durée de vie, nous nous sommes intéressés au champ électrique au niveau de l'électrode

d'argent, E_n (cf. Figure 4.13). Dans ce paragraphe, la surface étudiée est définie par le flanc avant du carré d'argent. Les résultats obtenus sont regroupés dans la quatrième colonne de la table 4.4.

Afin d'étudier cette hypothèse, les résultats expérimentaux sont repris en considérant le champ électrique au voisinage du quart d'électrode d'argent. Pour ce faire, une relation empirique est ajustée entre les valeurs de E_n et les valeurs de \hat{E} à l'aide des résultats présentés dans la table 4.3, pour le véhicule de test "simple" (cf. Paragraphe 4.3.1). L'équation suivante est obtenue :

$$E_n = 34,25 \cdot \hat{E}^{0,54} \quad (4.3)$$

E_n : Valeur moyenne du champ électrique au voisinage de l'électrode d'argent (V/mm)

\hat{E} : Valeur moyenne du champ électrique dans le demi-espace inter-électrode (V/mm)

La figure 4.24 représente les durées de vie obtenues dans l'analyse expérimentale en fonction des valeurs de E_n calculées à partir de l'équation 4.3.

D'après les résultats présentés dans la table 4.4, un échantillon avec un espace de 0,5 mm et une position du joint d'argent de 0,2 mm a une valeur de E_n de 100 V/mm. Sur la figure 4.24, cette valeur de E_n correspond à une durée de vie supérieure au critère de fiabilité, ce qui correspond à l'observation expérimentale. Par contre, un échantillon avec un espace de 0,5 mm et une position du joint d'argent de 0,15 mm, a une valeur de E_n de 125 V/mm, correspondant à une durée de vie qui devrait dépasser le critère de fiabilité, mais qui est mesuré expérimentalement à 630 h. Par conséquent, il n'est pas non plus possible de corréler les résultats expérimentaux aux valeurs de E_n .

Aux vues de ces résultats, il apparaît que la durée de vie des échantillons "DBC" n'est pas corrélée directement ni à \hat{E} ni à E_n . \hat{E} , plus fort, amène à sous-estimer la durée de vie alors que E_n , réduit par l'effet d'écran de la piste en cuivre, tend à la sur-estimer.

Dans la suite de ce paragraphe, les simulations sont poursuivies en considérant le critère le plus pessimiste, \hat{E} , pour déterminer les risques d'apparition du phénomène de migration d'argent.

4.3.5 Véhicule de test "câblé"

Les comparaisons simulation/mesure se terminent par cette cinquième simulation consacrée au véhicule de test "câblé". Pour rappel, il est basé sur le véhicule de test précédent et possède en plus une diode reportée par frittage d'argent et polarisée par des fils de câblage pour constituer, une configuration aussi proche que possible d'un cas réel. Comme précédemment, l'objectif principal de cette simulation est de connaître le champ électrique appliqué au niveau du joint d'argent, pour pouvoir ensuite analyser les résultats expérimentaux.

Avec ce type de véhicule de test, il s'avère difficile de modéliser correctement la géométrie complexe des fils de câblage. Nous avons donc décidé de considérer une géométrie en 2 dimensions avec un seul fil de câblage. Des dimensions réalistes sont prises pour construire le modèle. La figure 4.25 représente la géométrie en deux dimensions, réalisée pour cette simulation. Les deux électrodes sont en cuivre (cf. Table 4.1). Elles sont espacées de 2 mm (seule valeur d'espace étudiée) et ont une épaisseur de 300 μm . Le fil de câblage a une hauteur de 1,2 mm et une épaisseur de 300 μm . En revanche, en ce qui concerne la diode, il est nécessaire d'ajouter quatre matériaux supplémentaires pour la modéliser correctement :

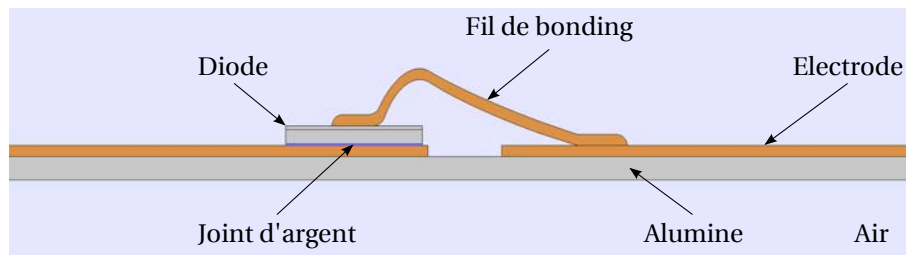


FIGURE 4.25: Représentation de la géométrie 2D simulée pour le véhicule de test "câblé".

- Un matériau résistif. Il est caractérisé par une permittivité relative de 9,8 et une conductivité électrique de $5 \cdot 10^3 \text{ S.m}^{-1}$. Il correspond au substrat SiC de la diode.
- Un matériau isolant. Il est caractérisé par une permittivité relative de 9,8 et une conductivité électrique de $1 \cdot 10^{-6} \text{ S.m}^{-1}$. Il correspond à la zone de charge d'espace de la diode polarisée en inverse.
- Une passivation en dioxyde de Silicium (SiO_2). Elle est définie par une permittivité relative de 4,2 et une conductivité électrique de $1 \cdot 10^{-16} \text{ S.m}^{-1}$.
- Une métallisation en aluminium (Al). Elle est définie par une permittivité relative de 1 et une conductivité électrique de $3,8 \cdot 10^7 \text{ S.m}^{-1}$.

Les valeurs des deux propriétés physiques des matériaux résistifs et isolants ont été extraites des bases de données du laboratoire. La diode a une largeur de 3,7 mm et une épaisseur de $480 \mu\text{m}$. La passivation et la métallisation ont des épaisseurs respectives de $2 \mu\text{m}$ et $3 \mu\text{m}$. Enfin, pour terminer cette description de la géométrie, le joint d'argent a une épaisseur de $50 \mu\text{m}$ et est décalé du bord de l'électrode de 0,15 mm (seule position étudiée).

Afin de simuler correctement cette géométrie et notamment la répartition du champ électrique dans la diode, il est nécessaire de changer les équations à résoudre. La modélisation correcte de la partie résistive nécessite de tenir compte du courant électrique dans le modèle. Par conséquent, comme évoqué en début de chapitre (cf. Paragraphe 4.2.3), nous avons choisi une modélisation électrocinétique pour cette simulation.

Le choix d'une modélisation électrocinétique revient donc à résoudre, en chaque point du modèle, les trois équations suivantes :

$$E = -\nabla V \quad (4.4)$$

E = Champ électrique (V/m)

V = Potentiel électrique (V)

$$J = \sigma E + J_e \quad (4.5)$$

J = Densité de courant (A/m^2)

σ = Conductivité électrique du matériau (S.m^{-1})

E = Champ électrique (V/mm)

J_e = Densité de courant externe (A/m^2)

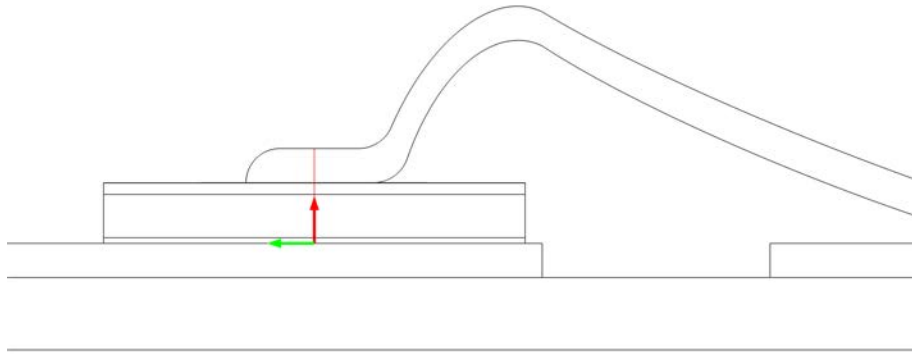


FIGURE 4.26: Représentation de la ligne de coupe (en rouge) utilisée pour établir les répartitions du potentiel électrique et du champ électrique dans la diode.

$$\nabla J = -\nabla \cdot (\sigma \nabla V - J_e) \quad (4.6)$$

J = Densité de courant (A/m^2)

σ = Conductivité électrique du matériau ($S.m^{-1}$)

V = Potentiel électrique (V/mm)

J_e = Densité de courant externe (A/m^2)

Les conditions aux limites de la simulation sont également redéfinies afin de polariser la diode en inverse à une tension de 500 V. De ce fait, l'électrode et le joint d'argent sous la diode sont mis à un potentiel de 500V, et le reste de la géométrie est mis à la masse.

Le maillage réalisé sur cette géométrie est également ajusté. Il est conçu seulement à partir des éléments retenus en début de chapitre pour une géométrie en 2D, les éléments triangulaires. Le nombre d'éléments retenu, après ajustement, est de 257074.

Les premières simulations réalisées avec cette géométrie ont pour objectif de vérifier si la modélisation de la diode est correcte. Il s'agit d'observer dans un premier temps la répartition du potentiel dans la géométrie et dans un second temps les répartitions du potentiel électrique et du champ électrique dans l'épaisseur de la diode. Pour ce faire, une ligne de coupe, représentée sur la figure 4.26, est définie. Elle est placée au centre de la diode et la traverse de bas en haut. La figure 4.27 représente les résultats obtenus lors de ces deux vérifications. Dans la diode, le potentiel électrique est constant dans la partie résistive et décroît dans la partie isolante. Toute la différence de potentiel se retrouve aux bornes de la partie isolante. Ce phénomène se répercute sur le champ électrique. Il est nul dans toute la diode, exceptée dans la partie résistive où il augmente brusquement. Ce comportement électrique est cohérent avec celui d'une diode polarisée en inverse.

Après avoir vérifié la modélisation de la diode, une seconde simulation est réalisée pour établir la répartition du champ électrique autour de la diode et notamment au niveau du joint d'argent. Il s'agit d'identifier les zones où le champ électrique est le plus élevé. Le résultat obtenu est illustré sur la figure 4.28. Deux fortes concentrations de champ sont observées sur la face avant de la diode. Elles sont

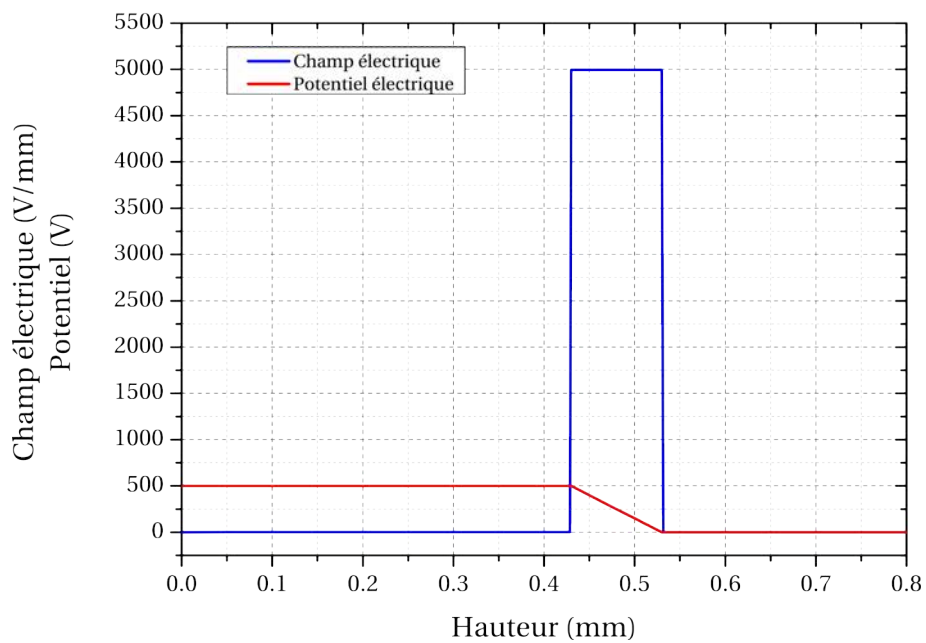
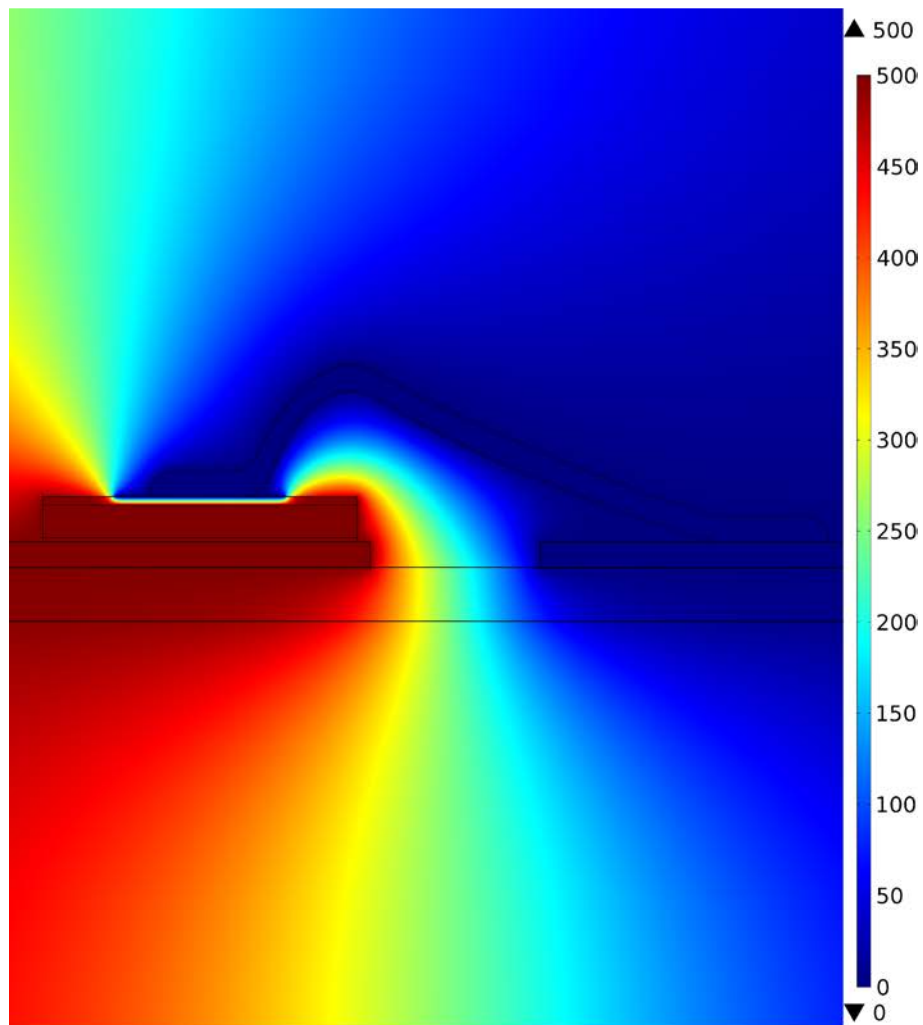


FIGURE 4.27: En haut, répartition du potentiel électrique présent dans la géométrie.

En bas, courbes du potentiel électrique et du champ électrique en fonction de la

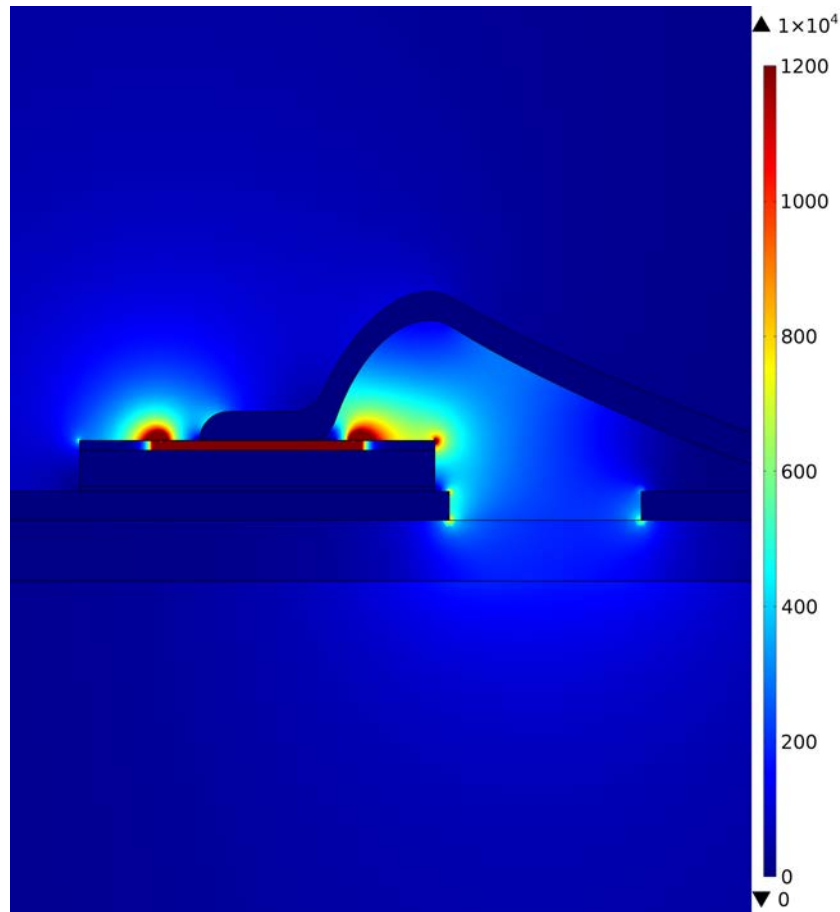


FIGURE 4.28: Représentation du champ électrique présent aux alentours de la diode. Quatre zones de fortes concentrations de champ sont observées. Seulement deux sont situées à proximité du joint d'argent.

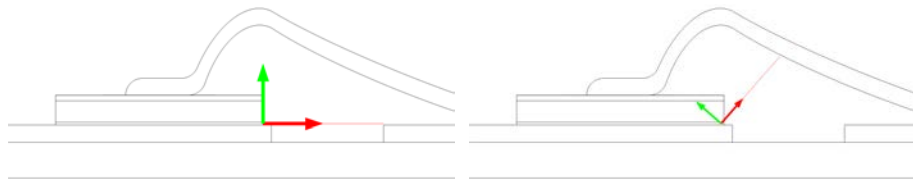


FIGURE 4.29: Représentation des deux lignes de coupe (en rouge) utilisée pour calculer les valeurs de \hat{E} . Elles sont placées dans les deux zones de fortes concentrations de champ observées à proximité du joint d'argent.

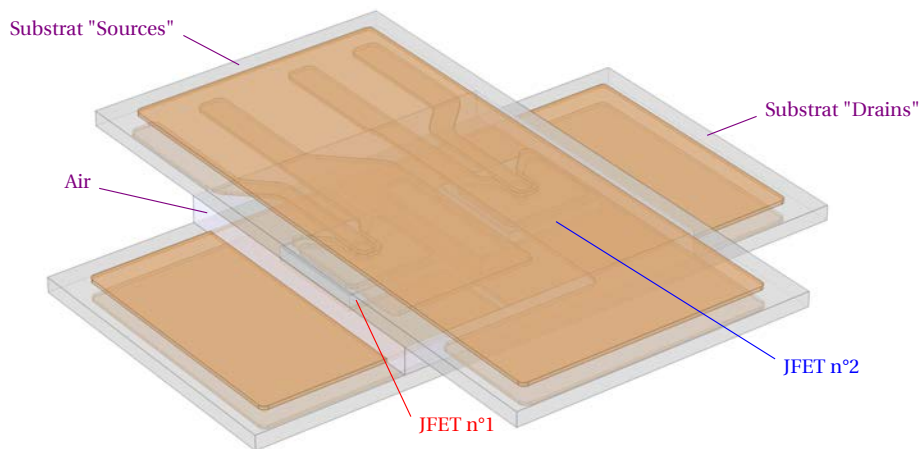


FIGURE 4.30: Représentation de la géométrie utilisée pour simuler la structure 3D haute température.

situées au niveau de la jonction entre la métallisation et la passivation. Elles sont dues à la polarisation de la diode. Deux autres zones sont observées à proximité du joint d'argent, une sur le bord de la diode et une dans l'espace inter-électrode.

Aux vues de ces résultats, il est décidé de calculer les valeurs de \dot{E} dans les deux zones, près du joint d'argent. Pour ce faire, deux nouvelles lignes de coupe, illustrées sur la figure 4.29, sont définies.

La première est placée à mi-hauteur du joint d'argent sur toute la distance définie par l'addition de l'espace inter-électrode et de la position du joint. La seconde ligne de coupe part d'un point à mi-hauteur sur le bord du joint d'argent et atteint le point le plus proche situé sur le fil de câblage. Les résultats obtenus sont respectivement de 259 V/mm et de 203 V/mm. D'après la figure 3.21, et l'équation 3.2 les durées de vie correspondantes à ces valeurs de \dot{E} sont supérieures au critère de fiabilité. Ces résultats sont donc en cohérence avec le résultat obtenu dans l'analyse expérimentale pour les véhicules de test "câblés" (cf. Paragraphe 3.3.3).

4.3.6 Structure 3D haute température

Dans ce paragraphe, nous allons nous intéresser à la structure 3D haute température réalisée dans le cadre des présents travaux. L'objectif est de simuler le module comme étant intégré dans un bus HVDC aéronautique (540 V) pour connaître la répartition et les valeurs du champ électrique. L'idée est de pouvoir ensuite déduire de ces résultats le risque d'une défaillance du module par migration d'argent.

Afin d'avoir une simulation complète du module, il est décidé de repasser à une modélisation en 3D. La figure 4.30 représente la géométrie utilisée pour cette simulation. Pour éviter d'alourdir ce paragraphe, une seule version du module est simulée, la version avec les deux puces JFET de $4,08 \times 4,08 \text{ mm}^2$. Pour rappel, les métallisations des substrats sont en cuivre et la céramique en alumine (Al_2O_3) (cf. Chapitre 2). La barre de connexion qui interconnecte électriquement les deux substrats est également en cuivre. Les deux JFET sont polarisés à l'état bloqué et sont donc modélisés de la même manière que la diode (cf. Paragraphe 4.25). Au niveau de leurs contacts de grille et de source (cf. Paragraphe 2.2), la métallisation est de

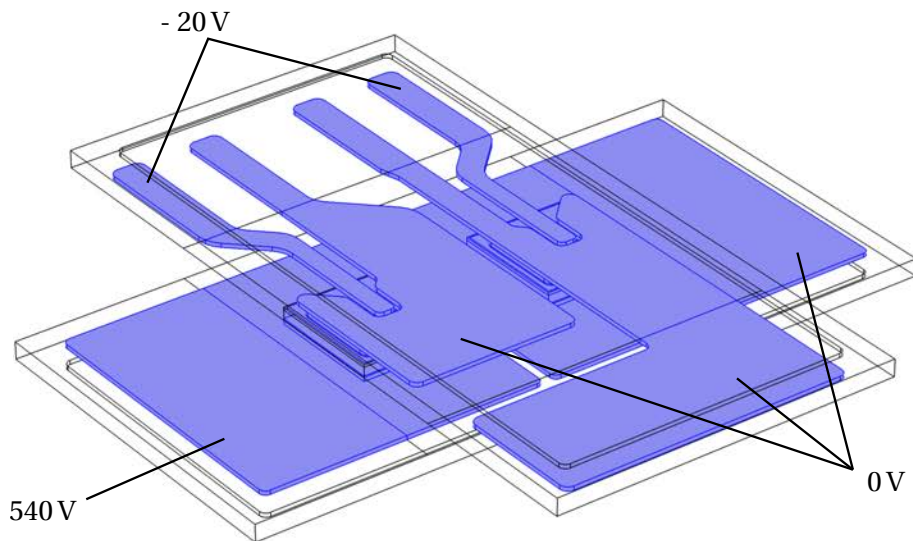


FIGURE 4.31: Représentation des trois données d'entrées de la simulation.

même nature que pour la diode, en aluminium, et a une épaisseur de $3\mu\text{m}$. Ils sont reportées par des joints d'argent d'une épaisseur de $50\mu\text{m}$ sur chacun des substrats. Enfin, une boîte d'air est placée dans la zone située entre les deux substrats, près de l'endroit qui nous intéresse. Elle n'a pas été étendue tout autour de la géométrie pour limiter le nombre d'éléments.

La configuration des deux JFET à l'état bloqué permet de conserver pour cette simulation la physique présentée dans le paragraphe précédent (cf. Paragraphe 4.3.5), à savoir une modélisation électrocinétique. Six données d'entrée sont définies pour simuler correctement le module comme étant intégré dans un bus HVDC. Elles sont représentées sur la figure 4.31. Une tension de -20 V est appliquée sur les contacts de grille des deux JFET pour les mettre à l'état bloqué (cf. Paragraphe 2.1). Une tension de 540 V est appliquée sur le contact de drain du JFET n° 1. Enfin une tension nulle est appliquée sur les contacts de source des deux JFET et le contact de drain du JFET n° 2.

Le maillage choisi sur cette structure est différent de ceux présentés dans le reste du chapitre. Afin de simplifier sa réalisation, il est conçu à partir des éléments tétraédriques, présentés en début de chapitre. Le maillage libre ainsi créé a un nombre d'éléments de 2875581.

La première simulation réalisée sur cette structure a pour objectif de contrôler la polarisation du module. Il s'agit dans un premier temps de vérifier que les tensions sont paramétrées correctement et dans un second temps d'observer la répartition du potentiel électrique dans la géométrie. Le résultat obtenu est illustré sur la figure 4.32. Comme attendu, des zones faiblement polarisées sont observées au niveau des contacts de grille et de source. La zone la plus fortement polarisée est bien au niveau du drain du JFET n° 1. Toute la différence de potentiel est concentrée au niveau du JFET n° 1.

Pour observer la répartition du champ électrique autour du JFET n° 1 et notamment au niveau des joints d'argent fritté, un plan de coupe YZ est défini. Il passe par le centre des JFET. Le résultat obtenu est illustré sur la figure 4.33. Quatre fortes

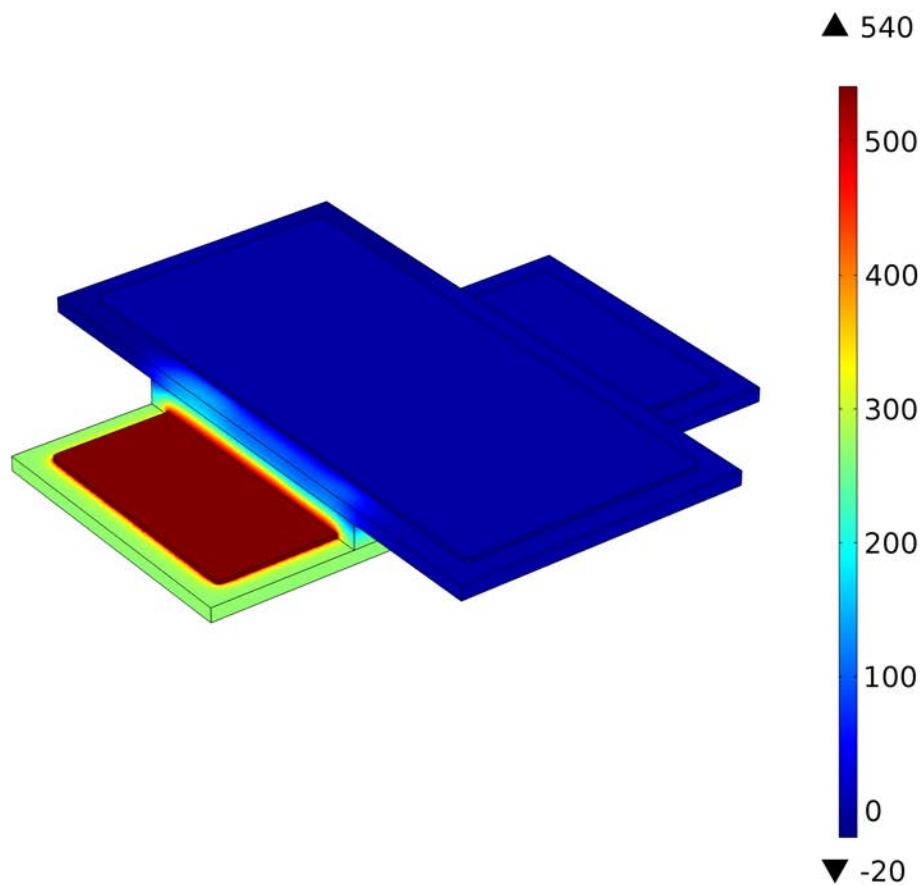


FIGURE 4.32: Représentation en perspective isométrique, du potentiel électrique présent dans la géométrie.

concentrations de champ sont observées sur la face avant du JFET n° 1. Deux sont situées de part et d'autre du contact de grille et deux sur les bords de la puce. Une forte concentration est également observée au niveau du joint d'argent situé sous la face arrière du JFET n° 1. Le champ électrique ne semble pas très élevé dans le reste de la structure 3D.

Après avoir établi la répartition du champ électrique aux alentours du JFET n° 1, une valeur de \hat{E} est calculée au niveau de son contact de drain. Il s'agit de connaître la valeur du champ entre le contact de drain du JFET 1 et le contact de drain du JFET n° 2 pour estimer le risque d'avoir un court-circuit entre ces deux parties de la structure par le phénomène de migration d'argent. Pour ce faire, une ligne de coupe, représentée sur la figure 4.34, est définie. Elle est placée à mi-hauteur du joint d'argent placé sous le contact de drain, sur toute la distance entre le JFET n° 1 et le bord du contact de drain du JFET n° 2. Le résultat obtenu est de 782 V/mm. D'après la figure 3.21, et l'équation 3.2 la durée de vie correspondante à cette valeur de \hat{E} est de 210 h à 300°C. Par conséquent, le risque de défaillance par migration d'argent est important.

Aux vues de ces résultats, il est donc établi la nécessité d'encapsuler la struc-

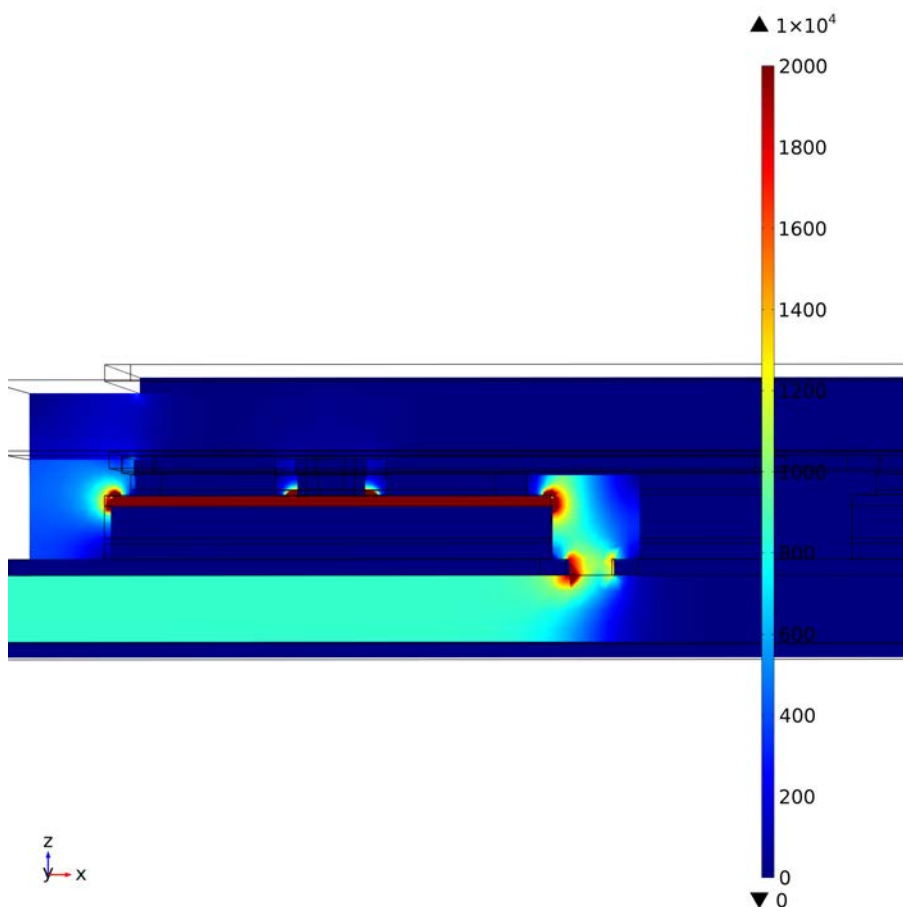


FIGURE 4.33: Répartition du champ électrique dans la structure 3D selon le plan de coupe YZ.

ture 3D haute température par du parylène fluoré pour empêcher que la migration d'argent ne la court-circuite.

4.4 Conclusion

Dans ce chapitre, une analyse électrostatique du phénomène de migration d'argent, complémentaire de l'analyse expérimentale, a été mis en place. L'objectif était d'évaluer le risque d'avoir une défaillance par migration d'argent pour un assemblage composé d'interconnexion par frittage d'argent. Pour ce faire, plusieurs modèles ont été étudiés avec le logiciel de simulation par éléments finis, COMSOL Multiphysics. Dans un premier temps, la simulation du véhicule de test "simple" a permis de valider une géométrie « générique » et d'établir la répartition du champ électrique dans l'espace inter-électrode. Dans un second temps, des simulations consacrées aux autres véhicules de test, basées sur des évolutions de la géométrie « générique », ont permis d'obtenir pour chaque cas les valeurs et les répartitions du champ électrique. Les résultats obtenus n'ont pas permis d'expliquer de façon

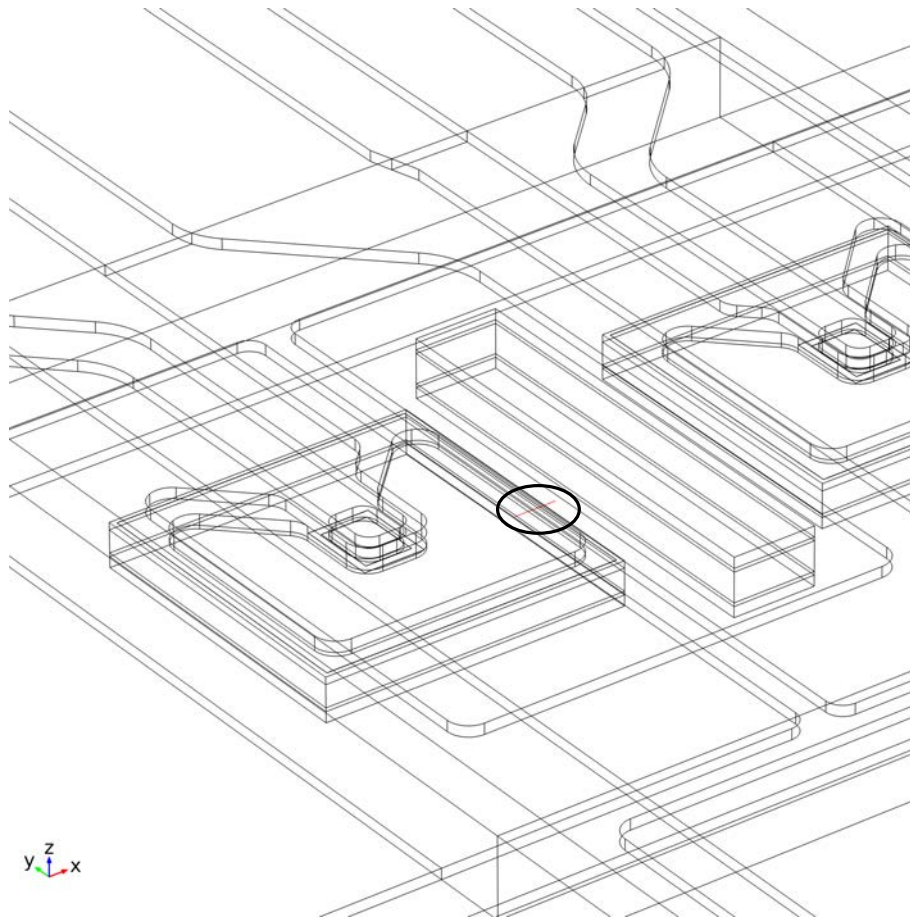


FIGURE 4.34: Représentation de la ligne de coupe (en rouge) utilisée pour calculer la valeur moyenne du champ électrique (\bar{E}) au niveau du contact de drain du JFET n° 1.

précise les résultats obtenus lors de l'étude expérimentale, notamment pour le véhicule de test "DBC". Dans ce cas, il n'a pas été possible de corréler la durée de vie des échantillons avec l'une des deux valeurs de champs électriques étudiées (\bar{E} et E_n). Enfin dans un troisième temps, une simulation de la structure 3D haute température a été réalisée. Elle a permis de prédire l'apparition d'une défaillance par migration d'argent lors du fonctionnement du module sur un bus HVDC aéronautique. Il a donc été démontré l'intérêt d'avoir une encapsulation par du parylène fluoré sur la structure 3D haute température. Sa réalisation pratique est présentée en détails dans le chapitre suivant.

Chapitre 5

Réalisation pratique de la structure 3D

5.1 Définition et généralités

Ce chapitre présente toutes les étapes de la réalisation de la structure 3D haute température basée sur la technologie *Direct Solder Interconnection* (cf. Figure 5.1). Pour la fabrication de ce module de puissance de type bras d'onduleur les éléments étudiés dans le chapitre 2 ont été utilisés :

- Deux substrats DBC adaptés
- Deux puces JFET SiC 1200V (SICED/INFINEON)
- Des reports par frittage d'argent
- Une encapsulation par du parylène

La première étape a consisté à préparer les deux substrats DBC. La seconde étape a été consacrée au traitement des deux puces avant l'assemblage. La troisième étape a été l'assemblage du module entier. Et enfin l'encapsulation par du parylène haute température a constitué l'étape finale.

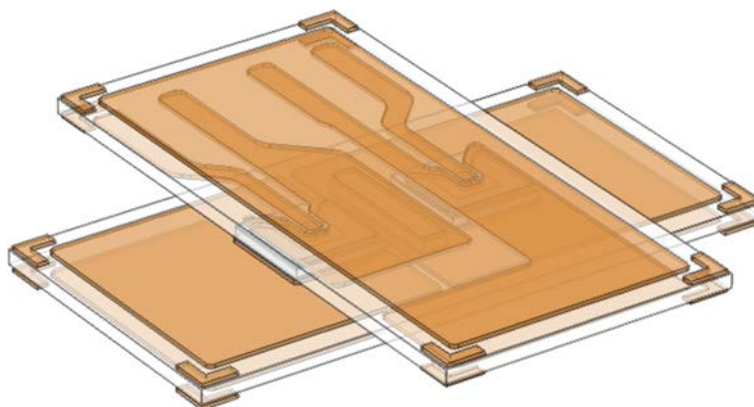


FIGURE 5.1: Représentation 3D (transparente) de la structure 3D haute température.

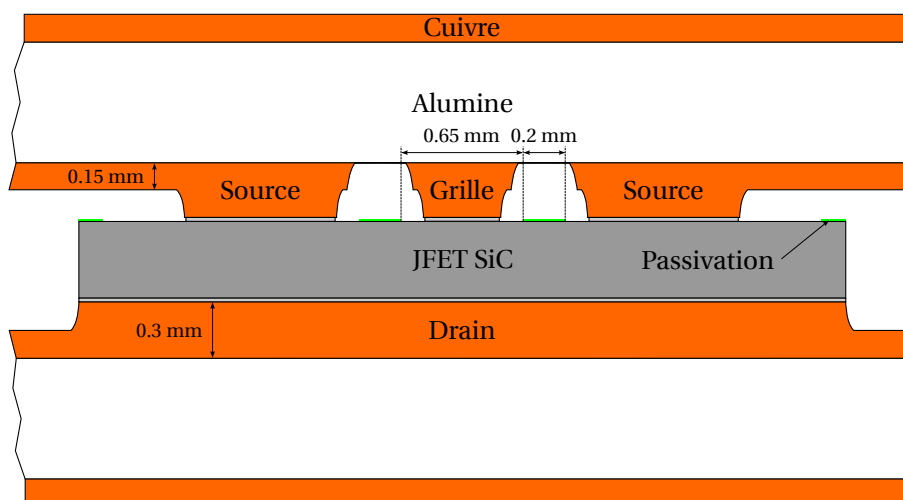


FIGURE 5.2: Vue schématique en coupe (agrandie à l'échelle) de l'interconnexion d'une puce JFET ($4,08 \times 4,08 \text{ mm}^2$) aux substrats "Source" et "Drain". Cette figure montre le facteur de forme élevé que doivent avoir les gravures pour assurer l'isolation entre grille et source tout en offrant des surfaces de contact suffisantes. Les dimensions pour une puce de taille $2,4 \times 2,4 \text{ mm}^2$ sont encore plus petites (cf. Paragraphe 2.2).

5.2 Préparation des substrats DBC

Il s'agit de réaliser les substrats "Source" et "Drain" à partir des motifs du projet EPATH (cf. Figure 2.5). Cette étape n'a pas pu être sous-traitée par des fabricants de substrat tel que Kyocera ou Curamik. Le profil de nos substrats, notamment au niveau de l'interconnexion de la puce JFET sur le substrat "Source" (cf. Figure 5.2), est hors de leurs spécifications de fabrication. Les dimensions souhaitées sont nettement plus petites que leurs règles de conception [97]. Nos substrats sont donc réalisés au laboratoire. Pour ce faire, sept phases sont nécessaires (cf. Figure 5.3). La liste ci-dessous présente de manière succincte le processus de fabrication pour le substrat "Source". Certaines phases sont reprises plus en détails dans la suite de ce paragraphe :

- Phase 1 : Les équipements disponibles ne permettant pas de traiter des échantillons de plus de 3 pouces (7,62 cm) de diagonale, une plaque entière de DBC produite par la société Curamik, de dimensions initiales $190 \times 130 \text{ mm}^2$, est découpée en plusieurs substrats de $44 \times 33 \text{ mm}^2$. Les découpes sont réalisées à l'aide d'une scie Struers Secotom 10, équipée d'une lame diamantée de diamètre 150 mm adaptée à la coupe de matériaux céramique, avec une vitesse de rotation de 3000 tr/min et une vitesse d'avance de 0,5 mm/s. Les substrats sont ensuite nettoyés en suivant une procédure décrite plus loin.
- Phase 2 : Une photolithographie est réalisée sur un des substrats préalablement découpés et nettoyés :
 - Présensibilisation du substrat : Ses deux faces sont enduites à l'aide d'une machine de "dip Coating" (trempage) par une résine photosensible.

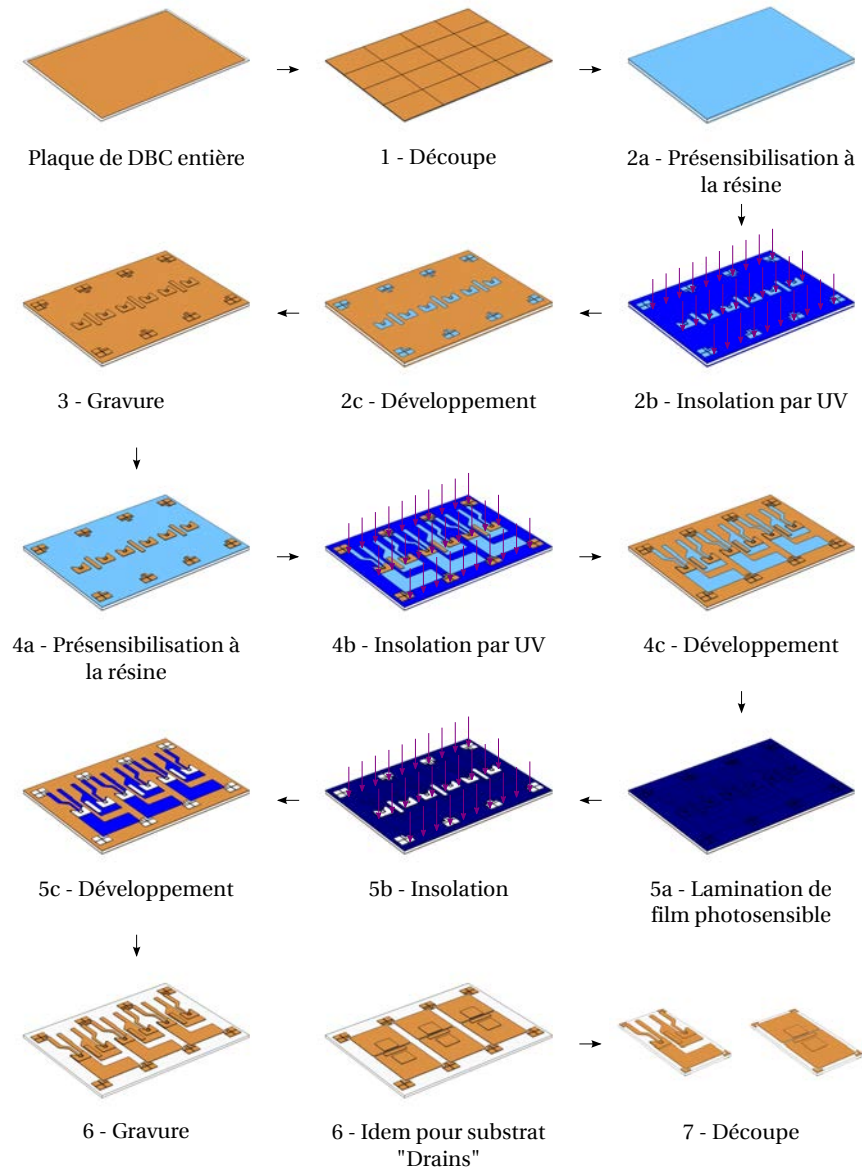


FIGURE 5.3: Processus de fabrication du substrat "Source" réalisé à partir des motifs du projet EPATH. Le substrat "Drain" est représenté à l'état final (Phases 6 et 7).

- Insolation : Les deux faces du substrat sont exposées aux ultraviolets (UV) à travers un premier jeu de masques.
 - Développement : Le substrat est plongé dans une solution de développement (*developer*) adaptée à la résine. Les zones de résines exposées aux UV sont dissoutes (résine positive).
- Phase 3 : Le substrat est gravé. Il subit une attaque chimique au perchlorure de fer, réalisée à l'aide d'une machine de gravure automatique du laboratoire. Le but est de retirer une épaisseur de 150 μm de ses métallisations en cuivre (initialement 300 μm) aux endroits non protégés par la résine. Le substrat est de nouveau nettoyé après la gravure.
- Phase 4 : Une seconde photolithographie est réalisée :
- Présensibilisation par trempage.
 - Insolation : Les deux faces du substrat sont exposées aux UV à travers un second jeu de masques. Ce dernier est aligné par rapport aux motifs précédemment gravés dans les métallisations en cuivre.
 - Développement.
- Phase 5 : Une troisième et dernière photolithographie est réalisée sur le substrat (la raison d'être de cette phase est expliquée plus loin) :
- Présensibilisation : Un film photosensible est déposé à l'aide d'une machine de laminage sur son premier côté.
 - Insolation : Le film est exposé aux UV à travers un nouveau masque. Ce dernier est également aligné sur les motifs présents sur la métallisation en cuivre.
 - Développement, avec un développeur adaptée au film. Ici, le film non exposé est dissout par le développeur. Seules les zones exposées aux UV subsistent pour protéger le cuivre (film négatif)
- Phase 6 : Le substrat est gravé une seconde fois. Le but est de retirer les 150 μm de cuivre restants aux endroits non protégés par la résine et le film. Il est ensuite nettoyé une troisième fois après la gravure.
- Phase 7 : Le substrat de dimension 44 x 33 mm² est découpé en trois substrats de 13 x 26 mm². Les découpes sont réalisées à l'aide d'une scie (Disco DAD 3220) équipée d'une lame destinée à la découpe du verre avec une vitesse de rotation de 20000 tr/min et une vitesse d'avance de 1 mm/s

Cette liste donne un aperçu général du processus de fabrication du substrat "Source". Elle permet de présenter le cheminement chronologique pour arriver d'une plaque de DBC entière à un substrat prêt à être assemblé. Le traitement est identique pour le substrat "Drain".

Dans la suite de ce paragraphe, nous allons détailler certaines de ces phases.

5.2.1 Nettoyage des substrats

Le nettoyage est une phase primordiale du processus de fabrication d'un substrat. Il n'a pas été mentionné sur la figure 5.3 pour éviter de la surcharger.

Avant de recouvrir le substrat de résine ou de film photosensibles, il est important de s'assurer que ce dernier est propre. En effet, un substrat sale peut entraîner une mauvaise adhésion de la résine ou du film. Des particules ou des résidus laissés

en surface du substrat peuvent également créer des discontinuités dans le dépôt de la résine et former des trous dans la couche déposée.

Il est donc nécessaire de réaliser deux nettoyages du substrat lors du processus de fabrication : un entre les phases 1 et 2 et un entre les phases 3 et 4. Un nettoyage supplémentaire est également ajouté en fin de processus entre les phases 5 et 6 avant de procéder à la découpe.

Toutes les phases de nettoyage réalisées lors de la préparation du substrat suivent la même procédure composée de six étapes décrites ci dessous :

- 2 minutes dans 30 mL d'acétone pour supprimer les huiles, les lubrifiants et les graisses présentes sur le substrat. Dans le cas où des produits photosensibles sont présents sur le substrat, il est plongé au préalable dans un premier bain identique à celui ci pour les retirer.
- 2 minutes dans 30 mL d'éthanol pour éliminer les tâches blanches laissées par l'acétone.
- Rinçage courant à l'eau déionisée pour retirer toute trace de solvant du substrat avant de le plonger dans l'acide.
- 2 minutes dans 30 mL d'acide chlorhydrique à 37 % afin de désoxyder le cuivre du substrat.
- Rinçage courant à l'eau déionisée pour retirer toute trace d'acide du substrat.
- 2 minutes dans 30 mL d'éthanol pour permettre un meilleur séchage du substrat car l'éthanol est plus volatile que l'eau.
- Séchage à l'azote

Les solvant ont été systématiquement placés dans un bain à ultrasons chauffé. En effet, ils sont plus actifs chauds, et les vibrations produites par les ultrasons permettent de retirer plus rapidement certaines traces récalcitrantes.

Lors du processus de fabrication, les phases de nettoyage ont toujours été réalisées au maximum une heure avant d'utiliser les substrats.

5.2.2 Photolithographie

La photolithographie est utilisée à trois reprises dans le processus de fabrication des deux substrats DBC. Elle se décompose en trois opérations distinctes : une présensibilisation, une insolation et un développement.

La mise au point de ces trois photolithographies a constitué la part de développement la plus importante du processus de fabrication. En effet, une photolithographie est propre à un produit photosensible et sa mise au point nécessite des réglages spécifiques pour chaque produit utilisé. De plus, ces trois opérations sont étroitement liées et il n'est pas possible de les paramétrer séparément.

Durant le développement du processus de fabrication, plusieurs produits photosensibles ont été testés avant de trouver les plus adaptés. Au total, un film, un *spray* et trois résines ont été étudiés :

- Le film Riston *Plate Master* PM275
- La résine nLof 2070
- Le *spray Positiv* 20
- La résine SN 1000
- La résine MC *Dip Coating*

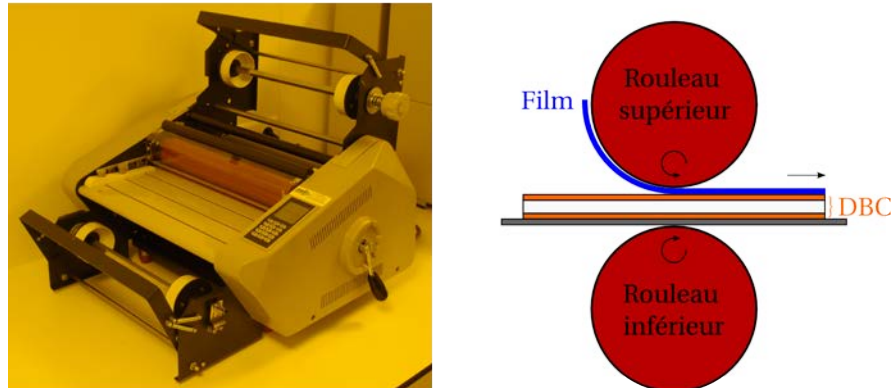


FIGURE 5.4: Photographie et principe de fonctionnement du laminateur M300 (Bernier Electronik).

Les produits présentés dans cette liste ont été classés par ordre chronologique d'utilisation.

Dans la suite de ce paragraphe, ils sont présentés séparément. Leur mise en œuvre, leurs avantages et leurs inconvénients sont détaillés.

5.2.2.1 Film Riston *Plate Master* PM275

Les premiers essais de fabrication des substrats "Source" et "Drain" ont été réalisés avec le film sec photosensible Riston *Plate Master* PM 275 (Dupont). Il a une épaisseur de $75 \mu\text{m}$ et une résolution nominale de $50 \mu\text{m}$. Pour éviter toute détérioration avant son utilisation, il est protégé par deux feuilles de protection, une en polyéthylène et une en polyester [3]. Ce film a été utilisé précédemment dans les travaux de Bassem Mouawad [3] et Ludovic Ménager [27], et est donc bien maîtrisé au laboratoire.

Présensibilisation

La présensibilisation est la première opération d'une photolithographie. Elle consiste à déposer sur un substrat un produit photosensible.

Le film PM 275 est déposé sur un substrat DBC par une machine de laminage utilisée au laboratoire, le laminateur M300 (Bernier Electronik). Sa photo et son principe de fonctionnement sont représentés sur la figure 5.4. Le substrat avec le film posé dessus est pressé entre deux rouleaux contrarotatifs chauffés. L'écart entre les deux rouleaux est variable afin de pouvoir régler la pression exercée. La température et la vitesse de rotation des deux rouleaux sont également ajustables.

Les paramètres utilisés ici pour déposer le film sont : une température de 110°C , une vitesse de rotation lente (position 1 sur 9 maximum) et une pression faible (position 2 sur 7 maximum). La feuille de protection en polyéthylène est retirée avant de laminer le film.

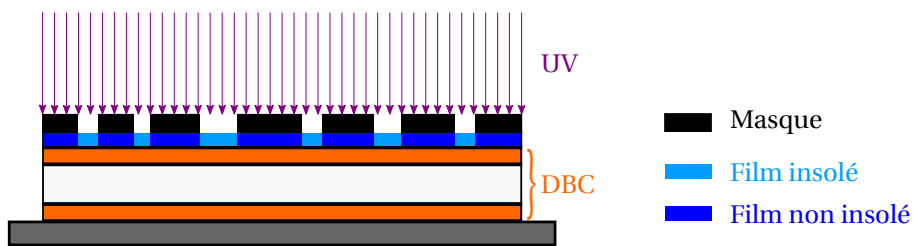


FIGURE 5.5: Schéma de principe de l'insolation.

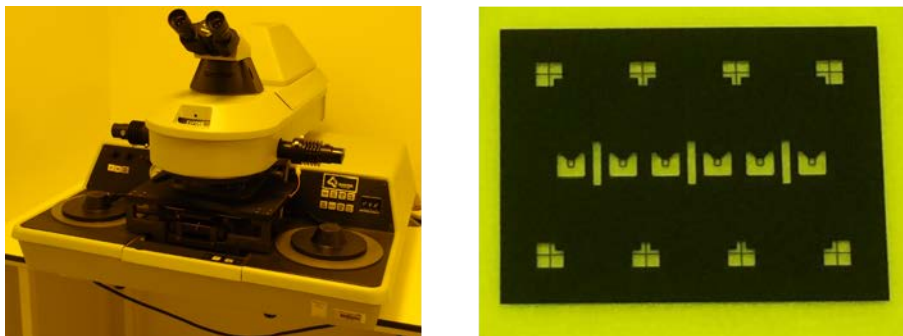


FIGURE 5.6: Photographie de l'aligneur de masques Q-2001CT utilisé au laboratoire (à gauche). Photographie d'un masque utilisé pour le film PM 275 dans le processus de fabrication (à droite).

Insolation

L'insolation est la seconde opération d'une photolithographie. Elle consiste à exposer certaines zones d'un produit photosensible, par le biais d'un masque, à un rayonnement ultraviolet de longueur d'onde $\lambda = 365 \mu\text{m}$ (cf. Figure 5.5). L'exposition engendre des modifications chimiques (polymérisation) dans les zones irradiées. La solubilité de ces zones évolue selon le type du produit utilisé, pour créer une image latente dans l'épaisseur :

- Positif : Les zones exposées deviennent plus solubles et sont éliminées par le développeur.
- Négatif : Les zones exposées deviennent moins solubles et résistent au développeur. C'est le cas du film PM 275.

L'insolation est réalisée au laboratoire sur l'aligneur de masques Q-2001 CT (Quintel Corporation). Sa photo et un exemple de masque utilisé durant le processus de fabrication sont représentés sur la figure 5.6. Le film PM 275 est de type négatif. Par conséquent, les motifs que l'on souhaite former dans le film sont transparents sur le masque et les zones où le film va être éliminés sont opaques (noires) sur le masque.

Dans cette étape, il existe un paramètre primordial à définir pour réussir une insolation correcte : le temps d'exposition au rayonnement ultraviolet. En effet, une mauvaise exposition (trop longue ou trop courte) engendre des problèmes lors du développement (dissolution des motifs ou non dissolution des zones entre les motifs). Pour éviter ces problèmes, il est nécessaire de définir le temps d'exposition

pour chaque produit photosensible utilisé. Il est également recommandé de le redéfinir si l'épaisseur du produit varie, ou si les conditions d'insolation changent (nouvelle lampe UV, changement de puissance).

La recherche du temps d'exposition adéquat nécessite d'effectuer plusieurs essais d'insolation et de développement. Il est possible de s'appuyer sur les *datasheets* des produits pour avoir un temps de référence, mais dans la plupart des cas il est quand même à affiner.

Dans notre cas, un temps d'exposition de 8 s a été défini pour insoler correctement le film PM 275. L'insolation est réalisée avec la feuille de protection en polyester sur le film. Cela permet d'éviter que le film ne se colle au masque plastique durant l'insolation.

Développement

Le développement est la dernière opération d'une photolithographie. Comme évoqué précédemment, elle consiste à plonger le substrat présensibilisé et insolé dans un développeur adapté pour éliminer les zones exposées ou non selon le type de produit.

Conformément à sa documentation, le film PM 275 est développé pendant 3 min avec une solution de carbonate de sodium (Na_2CO_3) diluée à 1%, pour retirer les zones non exposées. Cette dernière est chauffée à 35°C et projetée sur le film à l'aide d'un système de jet rotatif (Hydropropulseur Oral-B) pour augmenter son efficacité. La feuille de protection en polyester est retirée avant le développement du film.

Résultats

La figure 5.3 présente le processus de fabrication tel que nous l'avons finalement défini. Il comprend en particulier la réalisation de trois phases de photolithographie et l'utilisation successive de deux produits photosensibles (phases 4 et 5). Au départ, néanmoins, nous avons essayé de ne faire que deux phases de photolithographie, en n'utilisant que le film sec.

Les essais réalisés avec le film photosensible PM 275 ont fourni des premiers résultats intéressants. Ils ont permis de déterminer l'ordre des deux gravures à réaliser sur les substrats. En effet, deux méthodes ont été testées pour réaliser les deux niveaux de métallisation (cf. Figure 5.7) :

- La première est de commencer par une gravure entière (300 μm) des motifs les plus gros (ceux qui vont jusqu'à la céramique) pendant 15 minutes (parfois plus selon l'épuisement de la solution de gravure) et de terminer par une demi-gravure (150 μm) des motifs les plus petits pendant 7 minutes et 30 secondes. Cette méthode a pour avantage de permettre au film de ne reposer que sur des surfaces planes lors du second dépôt de film. En revanche, elle a pour inconvénient de soumettre les gros motifs à deux étapes de gravures. Cette longue exposition au perchlorure de fer (> 22 minutes au total) entraîne une perte de résolution. En effet, les motifs obtenus sont 100 μm plus petits que prévus (sur-gravure) et les flancs sont arrondis au lieu d'être francs.
- La seconde est de commencer par une demi-gravure des motifs (150 μm) les plus petits pendant 7 minutes et 30 secondes et de terminer par une seconde demi gravure (150 μm) des motifs les plus gros pendant 7 minutes 30. Cette méthode a pour avantage d'être plus rapide (deux demi-gravures contre une

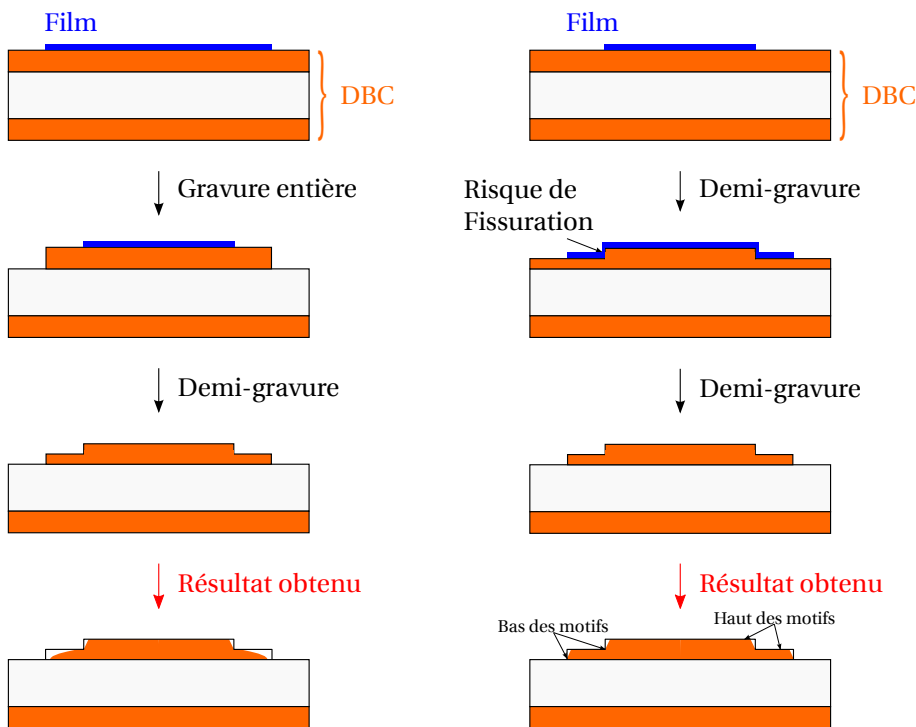


FIGURE 5.7: Représentation schématique des deux méthodes de gravure : par ordre décroissant de taille de motifs (à gauche) et par demi-gravures successives (à droite).

gravure entière et une demi-gravure) et offre une meilleure résolution. En revanche, elle a pour inconvénient d'engendrer des problèmes de dépôt du film lors du second laminage. En effet, le film étant très épais ($75 \mu\text{m}$), il s'est fissuré au bord des motifs déjà gravés et ne s'est pas appliqué de façon satisfaisante partout sur le substrat. Il n'a pas recouvert le bas des motifs. Ces zones mal protégées ont donc été attaquées par le perchlore de fer lors de la gravure.

Toutes les gravures ont été réalisées avec la machine à graver rotative PR 2030-S (Bernier Electronik) illustrée sur la figure 5.8.

À l'issue de ces essais il a été décidé d'écarter la première méthode à cause des pertes de résolution et de conserver la seconde malgré ces problèmes de dépôts.

Nous avons tenté de laminer deux épaisseurs de film, ce qui permet de résoudre le problème de déchirures. Néanmoins l'adhérence du film s'est révélée insuffisante : la double couche s'est soulevée des doigts (perte d'adhérence) et ne s'est pas appliquée de façon satisfaisante partout sur le substrat. Par conséquent, le bas des motifs et les parties les plus fines ont été attaqués par le perchlore de fer.

Nous avons donc décidé de changer de produit pour tenter de régler les soucis de gravure non voulue. Le film PM 275 a été remplacé par une première résine.



FIGURE 5.8: Photographie de la machine à graver rotative PR 2030-S (Bernier Electronik) utilisée au laboratoire.

5.2.2.2 La résine Az nLof 2070

Les essais suivants ont été réalisés avec la résine nLof 2070 (MicroChemicals GmbH). Elle a une épaisseur variable comprise entre $6\ \mu\text{m}$ et $12\ \mu\text{m}$ pour un dépôt à la tournette, avec des vitesses de rotation respectivement comprises entre 4000 tr/min et 500 tr/min. Elle a une résolution nominale de $2\ \mu\text{m}$.

La résine AZ nLof 2070 est déposée sur un substrat DBC, avec une tournette KW-4A (Chemat technology Inc.). Sa photo et son principe de fonctionnement sont représentés sur la figure 5.9. Le substrat est posé sur le plateau tournant de la machine. Il est maintenu sur le plateau par vide et de l'adhésif polyimide. Une goutte de résine AZ nLof 2070 est déposée au centre de la surface supérieure du substrat à l'aide d'une pipette. L'ensemble est mis en rotation à haute vitesse constante afin d'étaler la résine déposée de façon uniforme par force centrifuge. L'épaisseur de la couche déposée dépend de plusieurs facteurs et notamment de la vitesse de rotation du plateau (plus elle est grande plus l'épaisseur sera fine), du temps de rotation (plus l'opération est longue, plus la couche est fine) et de la viscosité de la résine.

Une fois le dépôt terminé, il est nécessaire de laisser s'évaporer les solvants contenus dans la résine afin d'obtenir une couche solide. Il faut recuire la résine. Pour ce faire, le substrat est déposé sur la plaque chauffante Isotemp (Fisher Scientific) (cf. Figure 5.10). Le recuit de la résine Az nLof 2070 est réalisé à une température de 110°C pendant 60 secondes.

Durant les travaux, les essais avec la résine AZ nLof 2070 se sont concentrés essentiellement sur la présensibilisation de la phase 4 du processus (cf. Figure 5.3). La résine a donc été déposée sur des substrats ayant déjà subi une première demi gravure des motifs les plus petits ($150\ \mu\text{m}$, Fer à cheval, bande..., cf. Chapitre 2).

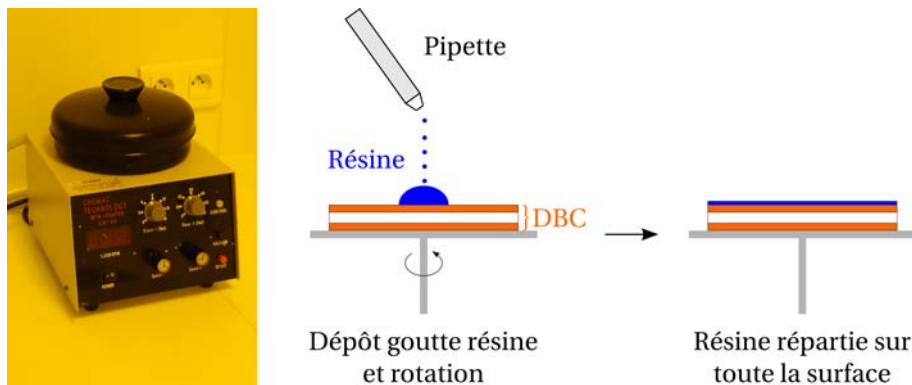


FIGURE 5.9: Photographie et principe de fonctionnement de la tournette KW-4A (Chemmat Technology Inc.).



FIGURE 5.10: Plaque chauffante Isotemp (Fisher scientific) utilisée pour le recuit des résines.

L'objectif était d'observer si la résine arrivait à former une couche uniforme sur la totalité de la surface, malgré la présence de reliefs.

Les résultats obtenus n'ont pas été très concluants. A défaut de résoudre totalement les problèmes rencontrés avec le film PM 275, la présensibilisation avec la résine en a généré de nouveaux. La figure 5.11 présente les soucis qui ont été observés. Tout d'abord, la résine n'a pas recouvert entièrement le substrat. Elle s'est déposée sur le bas des motifs et les flancs, mais n'est pas restée sur le haut et certaines zones du substrat. Ensuite, elle ne s'est pas déposée uniformément. Des sur-épaisseurs se sont formées à certains endroits.

Différents paramètres de dépôt ont été testés pour tenter de résoudre ces problèmes. Les résultats ne se sont pas améliorés. De ce fait, il a donc été décidé de ne pas poursuivre les essais avec cette résine et de changer de produit et de méthode de dépôt pour tenter de régler les soucis de dépôt non uniforme. La résine Az nLof 2070 a été remplacé par un *spray*.

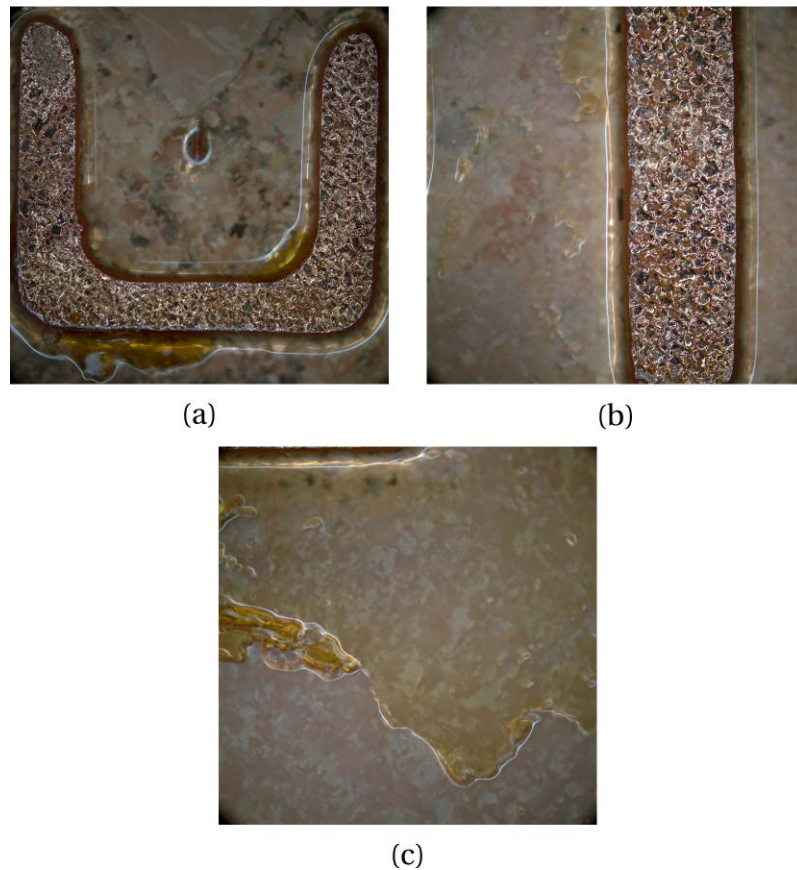


FIGURE 5.11: Photographies des dépôts réalisés avec la résine Az nLof 2070. Celle-ci n'a pas recouvert le haut des fers à cheval (a) et des doigts (b) (épaisseur de $150\ \mu\text{m}$). Elle a formé des sur-couches dans des endroits en partie recouverts (c).

5.2.2.3 Le spray Positiv 20

Dans ce paragraphe, les essais ont été réalisés avec la résine Positiv 20 (Kontakt Chimie). Elle a une épaisseur nominale comprise entre $6\ \mu\text{m}$ et $8\ \mu\text{m}$. Elle est commercialisée sous forme d'une bombe aérosol.

La résine Positiv 20 est déposée sur le substrat par pulvérisation. D'après la documentation, il faut pour avoir un dépôt uniforme placer le substrat horizontalement à une distance de 20 cm de l'aérosol et pulvériser de manière continue sous forme de va et vient.

Après la pulvérisation, le substrat est recuit sur la plaque chauffante à une température de 70°C pendant 15 minutes.

Malgré toutes ces précautions, les résultats obtenus n'ont pas été satisfaisants. Il n'a pas été possible de maîtriser le dépôt et de former une couche uniforme sur un substrat, même neuf (sans gravure préalable). Dans certains cas la résine ne s'est pas déposée partout et dans d'autres cas des trous sont apparus dans la couche.

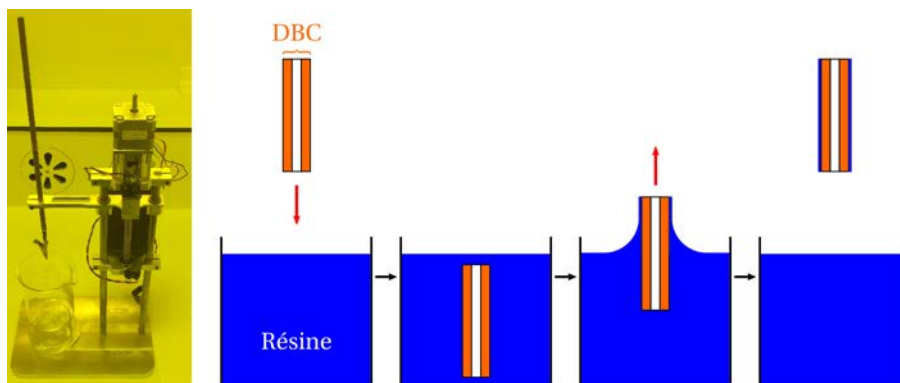


FIGURE 5.12: Photographie et principe de fonctionnement du "dip coater" développé et conçu dans le cadre des travaux.

5.2.2.4 La résine SN 1000

Les essais suivants ont été réalisés avec la résine SN 1000 (Mega Electronics Limited). Elle se dépose par trempage ("*dip Coating*"). Elle a une épaisseur allant de $6\ \mu\text{m}$ à $8\ \mu\text{m}$ pour des vitesses de dépôt respectivement comprises entre 5 mm/s et 10 mm/s.

La résine SN 1000 est déposée sur un substrat DBC par une machine développée et conçue au laboratoire, un "dip coater". Sa photo et son principe de fonctionnement sont illustrés sur la figure 5.12. Le substrat, maintenu par une pince à une de ses extrémités, est plongé dans un bécher contenant la résine SN 1000 puis en est extrait à une vitesse constante et sans secousse. L'épaisseur de la couche déposée dépend de plusieurs facteurs et notamment de la vitesse d'extraction (elle est d'autant plus épaisse que la vitesse est grande [98]), et de la viscosité de la résine.

Pour les essais avec la résine SN 1000, les vitesses d'entrée et d'extraction ont été réglées à la plus basse vitesse recommandée, 5 mm/s. Il n'a pas été nécessaire de laisser le substrat immobile dans la résine. Des tests ont été réalisés avec ou sans pause entre l'introduction et le retrait, et les résultats n'ont montré aucune différence.

Le dépôt de résine par trempage a la particularité, contrairement au dépôt par tournette et pulvérisation, de présensibiliser les deux côtés du substrat en même temps. De ce fait, il n'est pas possible de le recuire sur la plaque chauffante. Le recuit est donc effectué verticalement dans l'étuve UNB 100 (Mettmert) (cf. Figure 5.13) à convection naturelle. Le recuit de la résine SN 1000 a été effectué à une température de 80°C pendant 15 minutes.

La conception et le développement de la machine de trempage ont commencé au début des essais avec la résine SN 1000. Une première version a été rapidement mise au point et testée lors des premiers dépôts. Pour des raisons de coûts et de simplicité, les essais n'ont pas été réalisés directement sur des substrats céramiques mais sur des rectangles de circuit imprimé.

Lors des premiers dépôts, des oscillations importantes du bras de maintien des échantillons ont perturbé la qualité des dépôts. La couche de résine déposée n'était pas uniforme et des surépaisseurs sont apparues à certains endroits. Différentes tentatives d'amélioration de la mouillabilité des échantillons ont été entreprises



FIGURE 5.13: Etuve UNB 100 (Mettler) utilisée pour le recuit vertical des échantillons recevant des résines déposées par *dip Coating*.

(nettoyage plasma en particulier) mais aucune n'a permis d'améliorer la situation. De ce fait, une seconde version de machine a été réalisée. Des pièces ont été modifiées pour avoir un mouvement de translation du bras linéaire et sans secousse.

Les dépôts obtenus avec cette seconde version sont homogènes et conformes à nos attentes. Néanmoins avant de passer à des essais sur des substrats céramique, il a été décidé de graver les rectangles de circuit imprimé enduits, pour tester la résistance de la résine SN 1000 au perchloreure de fer. Deux temps de gravure ont été testés : le premier de 2 minutes, suffisant pour la gravure d'un PCB, et le second de 15 minutes suffisant pour celle d'un substrat céramique. Les échantillons gravés pendant 2 minutes ont résisté au perchloreure de fer, ce qui n'a pas été le cas pour les échantillons exposés 15 minutes. La résine a été détériorée et les échantillons sont ressortis complètement attaqués à des endroits normalement protégés. La résine SN 1000 s'est donc avérée insuffisamment résistante pour supporter un cycle complet de gravure de DBC.

A la suite de ces essais de gravure, il a donc été décidé de ne pas poursuivre les tests avec la résine SN 1000 mais de conserver le dépôt par trempage. Nous avons donc cherché une nouvelle résine.

5.2.2.5 La résine MC *Dip Coating*

Les essais suivants ont été réalisés avec la résine MC *Dip Coating* (Microchemicals). Elle a une épaisseur variable comprise entre $2\mu\text{m}$ et $10\mu\text{m}$ pour des vitesses de dépôt respectivement comprises entre 3 mm/s et 15 mm/s.

Présensibilisation

D'après la documentation, il est recommandé de déposer cette résine avec une vitesse comprise entre 5 mm/s et 8 mm/s pour avoir une couche homogène. Plusieurs essais ont donc été réalisés dans cette gamme de vitesse pour déterminer la meilleure valeur. D'après les résultats, les vitesses d'entrée et d'extraction ont été réglées à 6 mm/s. Il est également préconisé, une fois l'extraction terminée et

la machine arrêtée, de laisser le substrat immobile quelques minutes à température ambiante pour permettre à la résine de se lisser. Une pause de 1 minute et 30 secondes a donc été effectuée après le dépôt, avant de placer le substrat verticalement dans l'étuve pour le recuit, réalisé à une température de 100°C pendant 5 minutes.

Les premiers essais avec la résine MC *Dip Coating* ont été réalisés sur des rectangles de circuit imprimé pour tester sa résistance lors de l'étape de gravure. À l'inverse de la résine précédente, les résultats obtenus ont été satisfaisants. La résine a résisté à une longue exposition (≈ 15 minutes) au perchlore de fer. Nous avons donc pu passer aux essais sur des substrats céramiques.

Les essais se sont directement concentrés sur la présensibilisation de la phase 4 du processus (cf. Figure 5.3). Le but était d'observer si cette résine arrivait à recouvrir uniformément la totalité de la surface et notamment le bas des motifs (cf. Figure 5.7).

Les premiers résultats obtenus ont été prometteurs. La présensibilisation avec la résine a résolu en partie les problèmes rencontrés avec le film PM 275. La figure 5.14 présente un exemple de dépôt réalisé sur un fer à cheval et un doigt. La résine a formé une couche uniforme sur la majorité du motif. Le bas, les flancs et une grande partie du haut du fer à cheval et du doigt sont correctement recouverts. En revanche, la résine n'a pas une épaisseur constante sur le haut du motif.

Aux vues de tous les résultats obtenus (toutes les résines et le film), il a été observé un phénomène intéressant. Le problème de la résine MC *Dip Coating* peut être résolu en utilisant le film PM 275 et inversement. En effet, ce dernier recouvre correctement le haut des motifs mais pas le bas, ce qui est l'inverse pour la résine. Il a donc été déduit de ces constatations qu'il serait possible d'avoir une protection complète des motifs et du substrat en utilisant les deux produits avant l'étape de gravure.

Des essais de double dépôt (résine + film) ont donc été réalisés pour valider cette solution et tester la compatibilité des deux produits entre eux. Il a été décidé de procéder en deux temps :

- Dépôt, insolation et développement de la résine
- Dépôt, insolation et développement du film

Les opérations d'insolation et de développement seront présentées de manière détaillée dans la suite de ce paragraphe. Le résultat d'un double dépôt est illustré sur la figure 5.15. La photolithographie du film après celle de la résine permet de recouvrir la totalité du fer à cheval et du doigt. Le film protège bien les bords du haut du motif non correctement recouverts précédemment par la résine. Cette technique de double dépôt s'avère donc être la solution la plus adaptée pour réaliser, sans dégradation, la deuxième demi-gravure sur les substrats "Source" et "Drain". Elle a été intégrée au processus de fabrication avec l'ajout de la troisième photolithographie, phase 5 (cf. Figure 5.3).

Insolation

Contrairement au film PM 275, la résine MC *Dip Coating* est de type positive. De ce fait, les zones de résine exposées aux ultraviolets deviennent plus solubles et sont éliminées par le développeur. Les motifs que l'on souhaite protéger apparaissent donc en noir et les zones à graver sont transparentes, comme illustré sur la figure 5.16.

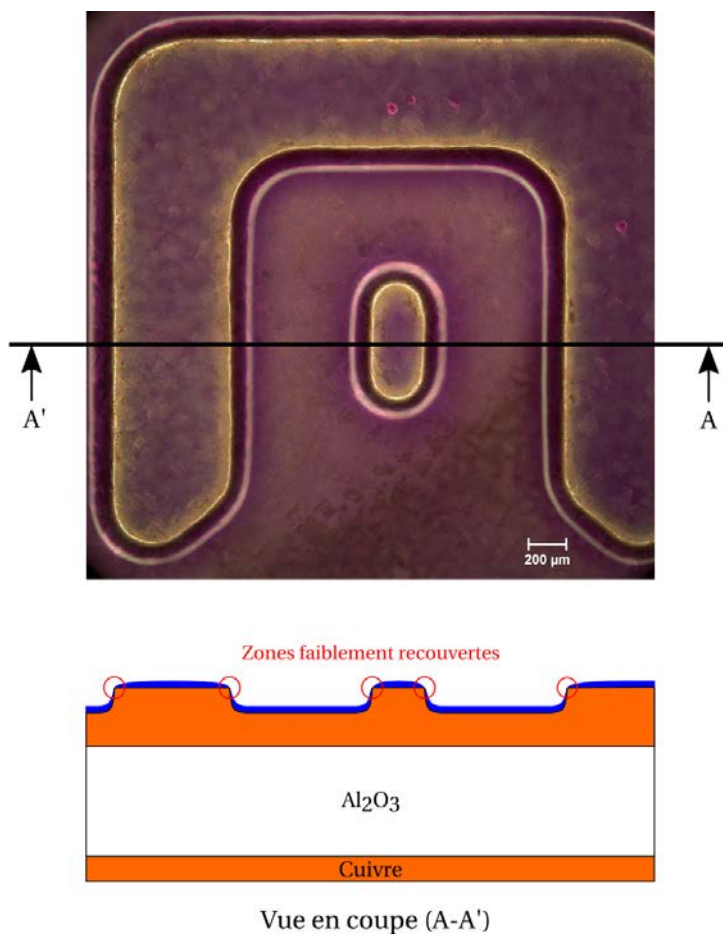


FIGURE 5.14: Photographie d'un dépôt réalisé avec la résine *Mc Dip Coating* et vue en coupe schématique (agrandie à l'échelle) selon l'axe A-A'. La majorité du motif d'une hauteur de 150 µm est correctement recouvert, excepté les bords du haut du fer à cheval et du doigt. Le couche de résine n'est pas à l'échelle.

De la même manière que pour le film PM 275, il a été nécessaire d'effectuer plusieurs essais d'insolation et de développement pour déterminer le temps d'exposition adéquat pour la résine *MC Dip Coating*. Au terme de ces essais, le meilleur résultat a été obtenu pour un temps de 90 s.

En ce qui concerne l'insolation du film, le temps d'exposition de 8 s vu précédemment a été conservé.

Développement

Le développeur ma-D 331 (micro resist technology) est utilisé pour développer la résine insolée. Le substrat enduit et insolé est plongé dans 30 mL de développeur pendant 1 minute et 30 secondes. Contrairement à la solution de développement du film, le développeur n'a pas besoin d'être chauffé et projeté pour augmenter son efficacité. De plus, un temps deux fois plus court que pour le film (3 minutes) est

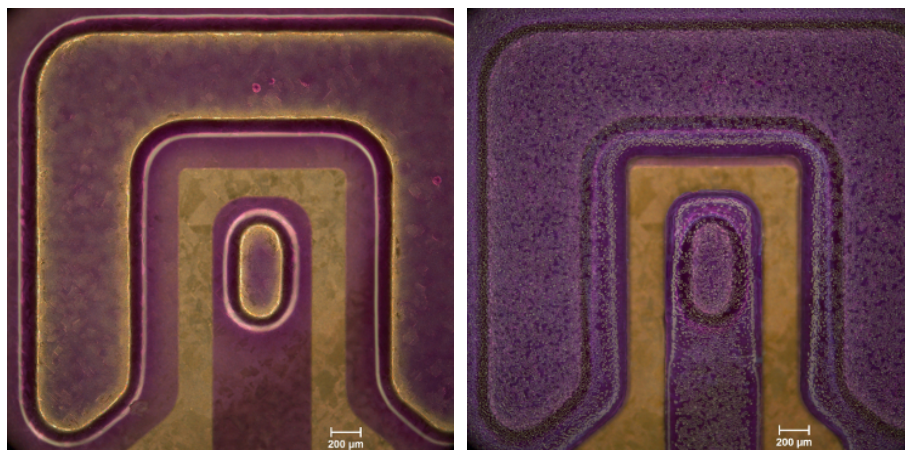


FIGURE 5.15: Photographies d'un double dépôt réalisé avec la résine MC *Dip Coating* et le film PM 275. A gauche, le cliché présente le résultat de la photolithographie de la résine. Les bords du haut des motifs (qui apparaissent plus clairs) ne sont pas correctement recouverts. A droite, le cliché présente le résultat final du double dépôt, avec la photolithographie du film PM 275 terminée. La totalité du motif est protégé.

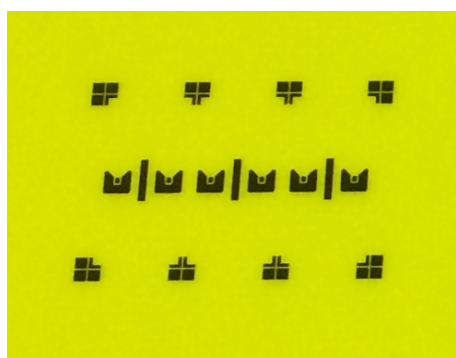


FIGURE 5.16: Photographie d'un masque utilisé pour la résine MC *Dip Coating* dans le processus de fabrication.

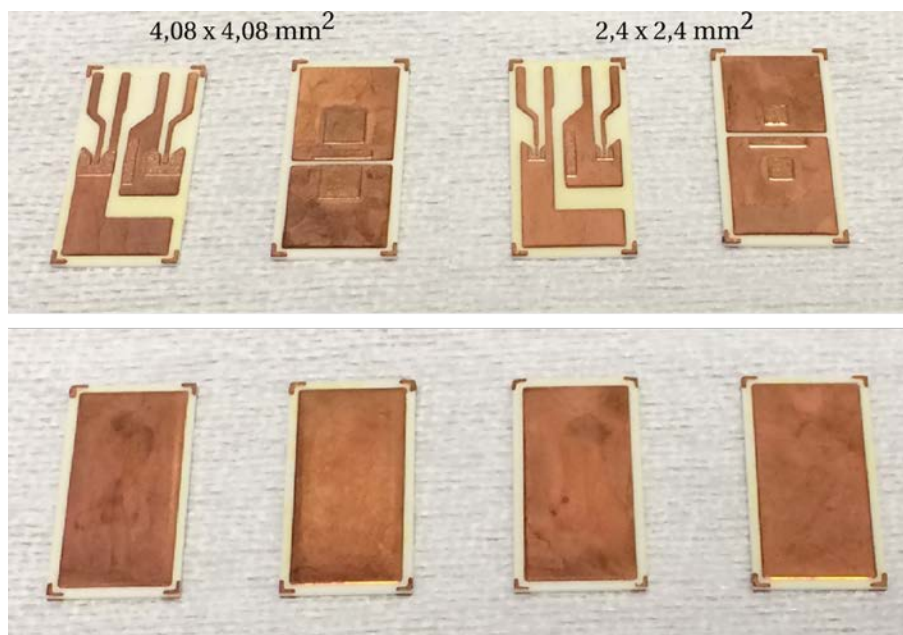


FIGURE 5.17: Photographies des substrats "Source" et "Drain" finaux. Le cliché du haut montre les faces supérieures des substrats avec les deux tailles de motifs. Le cliché du bas montre les faces arrières des substrats.

suffisant pour retirer les zones exposées de la résine.

En ce qui concerne le développement du film, la solution de carbonate de sodium, chauffée et projetée est conservée pour retirer les zones du film non exposées. Son utilisation n'a aucun impact sur la résine présente sur le substrat.

Résultats

Les essais avec la résine *MC Dip Coating* ont permis de déterminer le processus final de fabrication des substrats "Source" et "Drain", tel qu'il a été présenté en début de chapitre (cf. Figure 5.3). La première photolithographie (phase 2) a été réalisée avec de la résine pour des raisons de simplicité et de rapidité. Le double dépôt de résine et de film est fait en phases 4 et 5. La double couche ainsi formée permet de garantir une bonne protection des motifs durant la seconde demi gravure.

En ce qui concerne les deux demi gravures de $150\ \mu\text{m}$ réalisées sur les substrats lors des phases 3 et 6, les temps utilisés lors des essais finaux ont été de 6 minutes et 9 minutes. Le second temps de gravure (phase 6) a été augmenté de 3 minutes par rapport au premier (phase 3) pour finir de retirer certaines zones de cuivre sur la céramique. Ces deux temps dépendent du niveau d'épuisement de la solution de perchlorure de fer et sont donc susceptibles de varier.

5.2.2.6 Substrats DBC finaux

La figure 5.17 présente les résultats finaux obtenus pour les substrats "Source" et "Drain". Ils ont été déclinés en deux versions, une pour chaque taille de puce

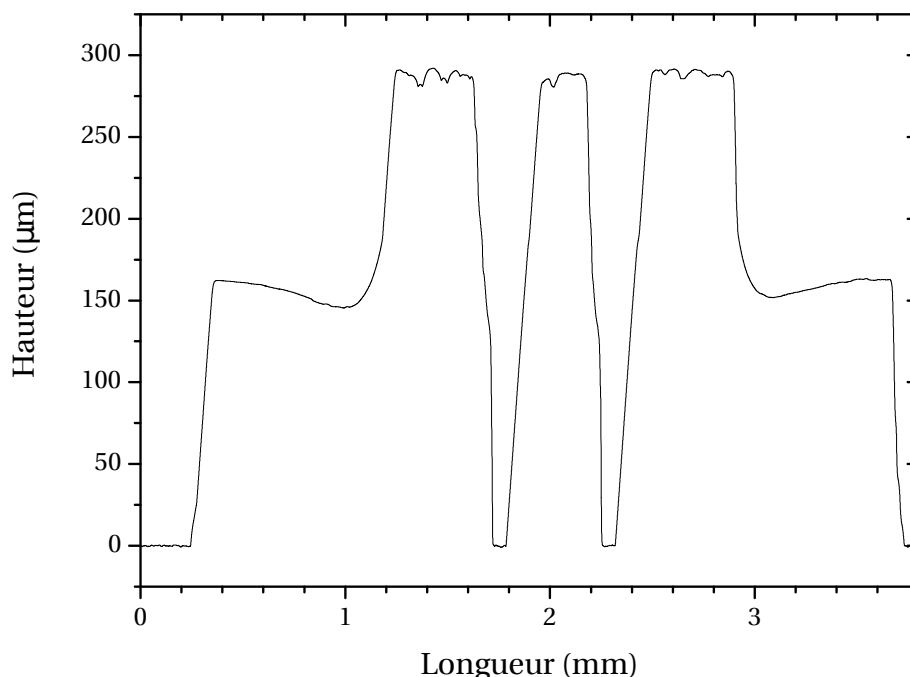


FIGURE 5.18: Mesure de l'épaisseur d'un fer à cheval et d'un doigt sur un substrat "Source", adapté à la taille de puce $2,4 \times 2,4 \text{ mm}^2$, réalisée à l'aide du profilomètre Dektak 150 (Veeco). Deux niveaux de métallisation sont visibles. Ils ont chacun une épaisseur de $\approx 150 \text{ }\mu\text{m}$. Les surgravures observées en $L = 1 \text{ mm}$ et $L = 3 \text{ mm}$ sont dues à une accumulation de perchlorure de fer dans les angles.

(cf. Paragraphe 2.3). Sur chacun d'entre eux, la métallisation de la face supérieure a une épaisseur totale de $\approx 300 \text{ }\mu\text{m}$ (plus souvent $290 \text{ }\mu\text{m}$, mais dans les tolérances données par le fabricant), en deux niveaux de $\approx 150 \text{ }\mu\text{m}$ et celle de la face inférieure une épaisseur de $\approx 150 \text{ }\mu\text{m}$ en un seul niveau (cf. Figure 5.18). Les dimensions finales des motifs sont inférieures de $50 \text{ }\mu\text{m}$ par rapport à celles prévues initialement sur les masques (sur-gravure), ce qui est satisfaisant.

Ces résultats clôturent la première étape de réalisation de la structure 3D. Les substrats sont prêts à être assemblés.

5.3 Préparation des puces

Cette seconde étape de la réalisation de la structure 3D consiste à traiter les deux puces JFET pour pouvoir les reporter par frittage d'argent. En effet, si la face arrière des puces possède une métallisation compatible avec le frittage (Ni/Ag), ce n'est pas le cas de la métallisation supérieure (Al). Il est recommandé de déposer une métallisation à base d'argent pour avoir une surface propice au frittage [99]. Il a donc été nécessaire de déposer une seconde métallisation sur la face avant des puces, adaptée au frittage, pour permettre de les reporter sur le substrat "Source".

Pour résoudre ce problème de report, une métallisation titane (Ti)/argent (Ag) a été déposée sur la face avant des puces par une évaporation sous vide. Il s'agit

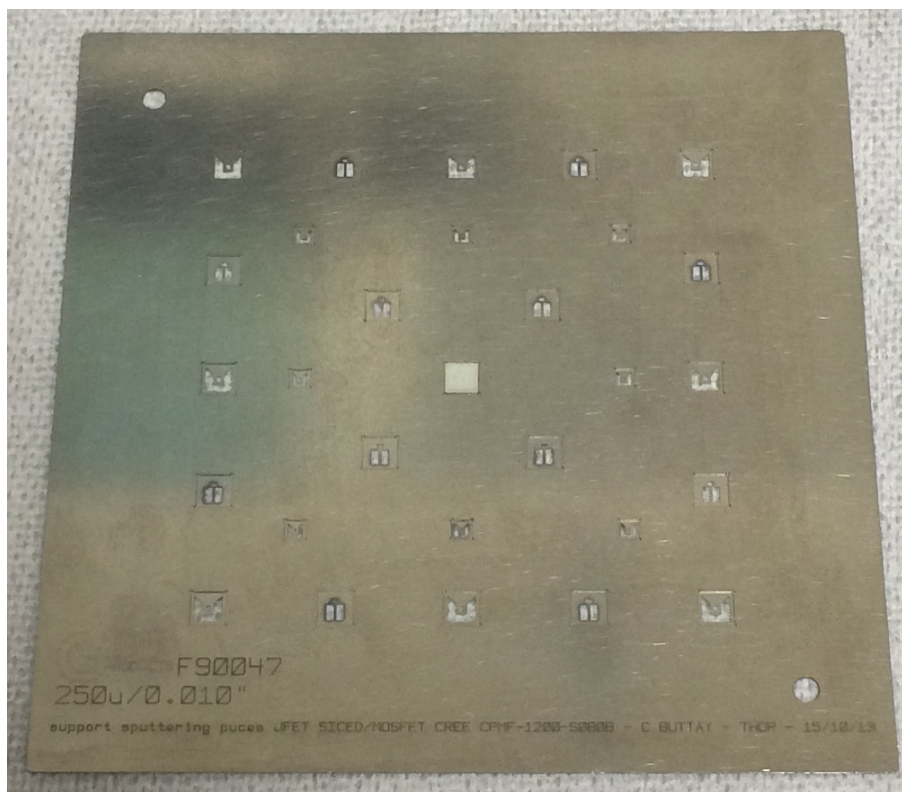


FIGURE 5.19: Photographie du support utilisé pour métalliser la face avant des puces dans le bâti d'évaporation sous vide. Le cliché représente la face inférieure du support (avec les logements des puces). Une puce $4,08 \times 4,08 \text{ mm}^2$ est placée dans son empreinte au centre. Le support mesure $10 \times 10 \text{ cm}^2$ et permet de traiter 9 puces $4,08 \times 4,08 \text{ mm}^2$ et 9 puces $2,4 \times 2,4 \text{ mm}^2$ à la fois.

d'une technique de dépôt de couche mince réalisée dans un bâti hermétique. Les matériaux à déposer sont placés dans des creusets situés dans le fond du bâti et l'objet à métalliser est fixé sur un plateau rotatif dans le haut. Un des matériaux à déposer, sélectionné au préalable, est chauffé par un faisceau d'électrons et s'évapore. Les particules de matériau ainsi formées, sous vide, se déplacent directement vers l'objet où elles se recondensent à l'état solide.

Avant le dépôt, il a été nécessaire de prendre quelques précautions pour garantir le bon déroulement des opérations. Dans un premier temps, les puces ont été nettoyées à l'acétone puis à l'éthanol dans le bain à ultrasons chauffant pour éviter que des saletés ne gênent le dépôt. Dans un second temps, elles ont été masquées pour contrôler les zones de dépôt de la métallisation. En effet, sur chaque puce, le dépôt a été limité seulement aux contacts de grille et de source sur la face avant. Il ne doit pas recouvrir les passivations sous peine de court-circuiter la puce.

Le masquage des puces a été réalisé par un support spécifique conçu durant les travaux et représenté sur la figure 5.19. Il est utilisé pour la métallisation de trois types de puce différents : les deux tailles de puce JFET utilisées ici et un autre type de composant de puissance (puce MOSFET). Les puces sont placées à l'envers (face

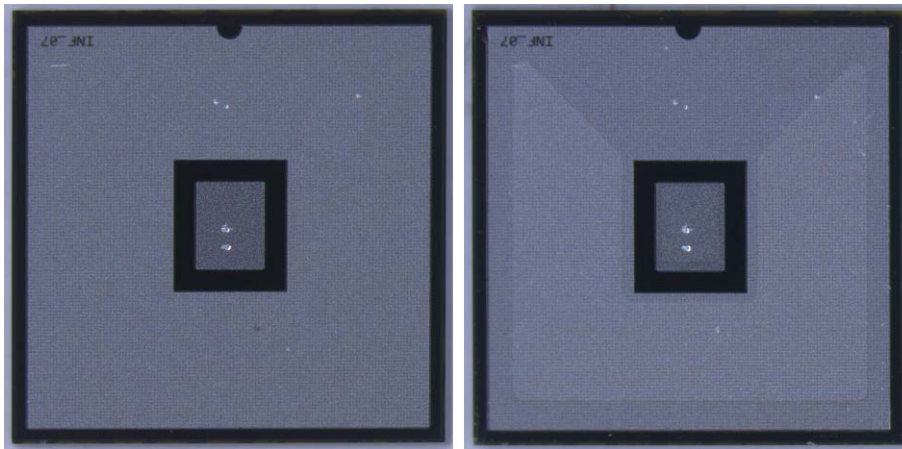


FIGURE 5.20: Photographies d'une puce JFET de taille $4,08 \times 4,08 \text{ mm}^2$. Le cliché de gauche représente la puce nettoyée avant le dépôt. Le cliché de droite représente le résultat du dépôt de la métallisation Ti/Ag à travers le masque de la figure 5.19.

avant contre le support) dans les empreintes correspondantes à leur type. Neufs empreintes sont disponibles pour chaque type de puce. Une fois placées, elles sont maintenues en position par des bandes d'adhésif polyimide. La métallisation est ensuite déposée sur la face avant des puces à travers les ouvertures du support.

La figure 5.20 représente le résultat d'un dépôt de métallisation Ti/Ag sur une des puces JFET de taille $4,08 \times 4,08 \text{ mm}^2$. La seconde métallisation a une épaisseur de $\approx 0,2 \mu\text{m}$. Elle a une forme de fer à cheval sur le contact de source et de doigt sur le contact de grille. Ces formes correspondent aux motifs les plus petits des substrats "Source" et ne recouvrent pas les passivations.

5.4 Assemblage de la structure

Cette troisième étape de la réalisation de la structure 3D haute température consiste à assembler les éléments précédemment traités (cf. Figure 5.21) pour former deux versions du module de puissance : une version « 2x2 » et une version « 4x4 ». Chaque version est constituée d'un substrat "Source", d'un substrat "Drain", de deux puces JFET avec une métallisation Ti/Ag et d'une barre de connexion de dimension $1 \times 6 \text{ mm}^2$, découpée dans un feuillard de cuivre de $300 \mu\text{m}$ d'épaisseur à l'aide de pinces coupantes. Pour l'attache des puces, il a été décidé de reprendre la micropâte d'argent LTS 117O2P2. De plus, il est apparu nécessaire de presser les deux puces JFET sur les substrats lors de l'assemblage pour améliorer leur tenue. Il a donc été décidé d'utiliser le mode opératoire avec la presse chauffante, présenté dans le chapitre II (cf. Paragraphe 2.4.4).

Des supports, représentés sur la figure 5.22, ont été réalisés pour assembler correctement tous ces différents éléments :

- Trois grands guides en céramique, alignés par 4 pions métalliques, pour positionner les substrats de chaque version.
- Deux petits guides en céramique, un pour chaque version, pour assurer le maintien en position des deux puces JFET lors de l'assemblage.

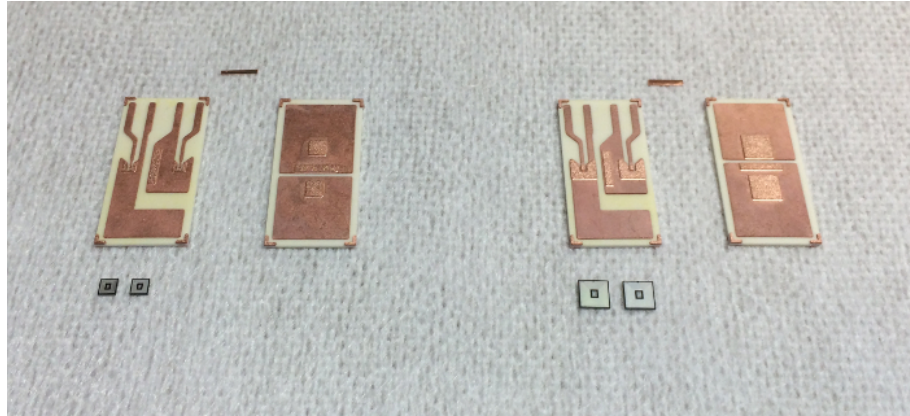


FIGURE 5.21: Photographie des éléments nécessaires pour la fabrication des deux versions du module de puissance. La version de gauche qui utilise deux puces JFET de $2,4 \times 2,4 \text{ mm}^2$ est appelée « 2x2 » et celle de droite à base de deux puces JFET de $4,08 \times 4,08 \text{ mm}^2$ est baptisée « 4x4 ».

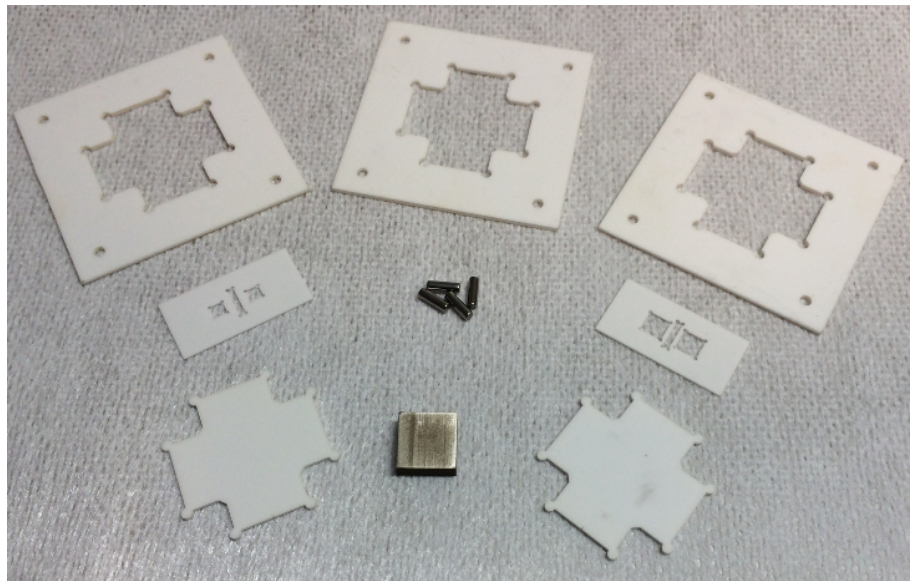


FIGURE 5.22: Photographie des supports utilisés pour l'assemblage des deux versions du module : 3 grands guides en céramique pour les substrats, 2 petits pour les puces, 2 croix en céramique (chutes de découpe des grands guides) et une cale métallique pour le pressage.

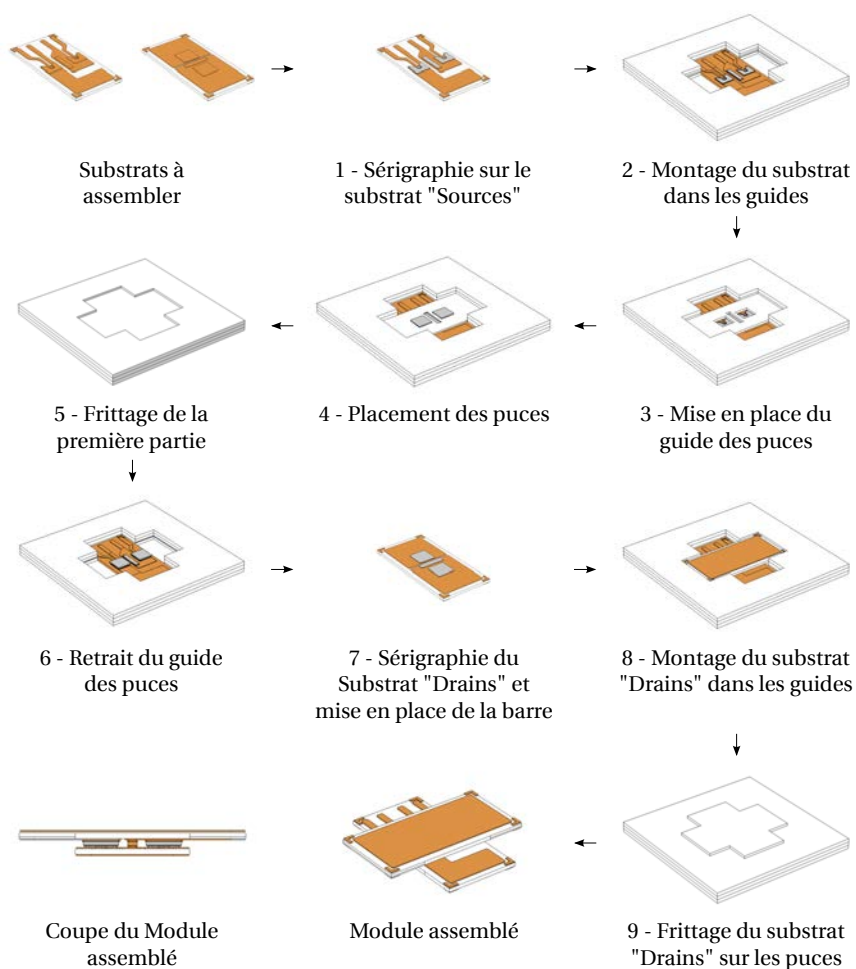


FIGURE 5.23: Processus d'assemblage du module de puissance.

- Deux croix en céramique et une cale métallique pour permettre d'exercer une pression uniforme sur tous les éléments lors de l'assemblage.

Pour assembler chacune de ces deux versions de module à l'aide des supports, il est nécessaire de réaliser un processus d'assemblage décomposé en 9 phases (cf. Figure 5.23). La liste ci dessous les présente de manière détaillée pour la version 4x4 :

- Phase 1 : Elle se décompose en deux étapes :
 - La pâte d'argent LTS 11702P2 est déposée par sérigraphie sur les deux fers à cheval, les deux doigts, et la bande du substrat "Source" avec un pochoir de 50 μm d'épaisseur.
 - Le substrat "Source" fraîchement "sérigraphié" est placé sur le plateau de la presse chauffé à 85°C pendant 5 minutes pour permettre un léger séchage de la pâte et éviter son étalement lorsque les puces sont mises en place.

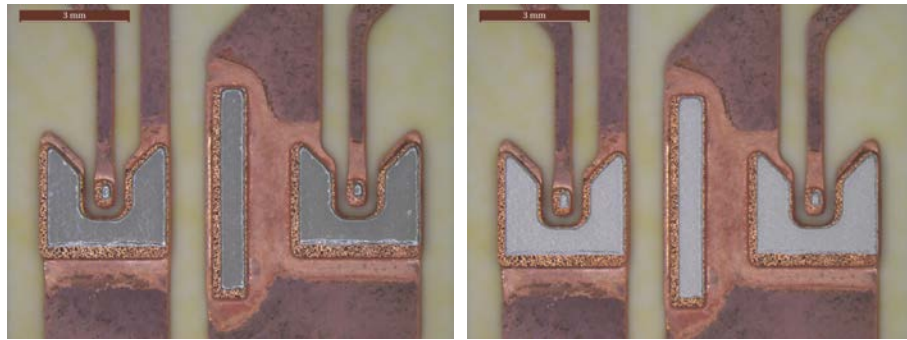


FIGURE 5.24: Zoom sur les deux fers à cheval, les deux doigts et la bande d'un substrat "Source" lors de la phase 1. A gauche, la pâte est fraîchement sérigraphiée. A droite, elle a été séchée pendant 5 minutes à 85°C.

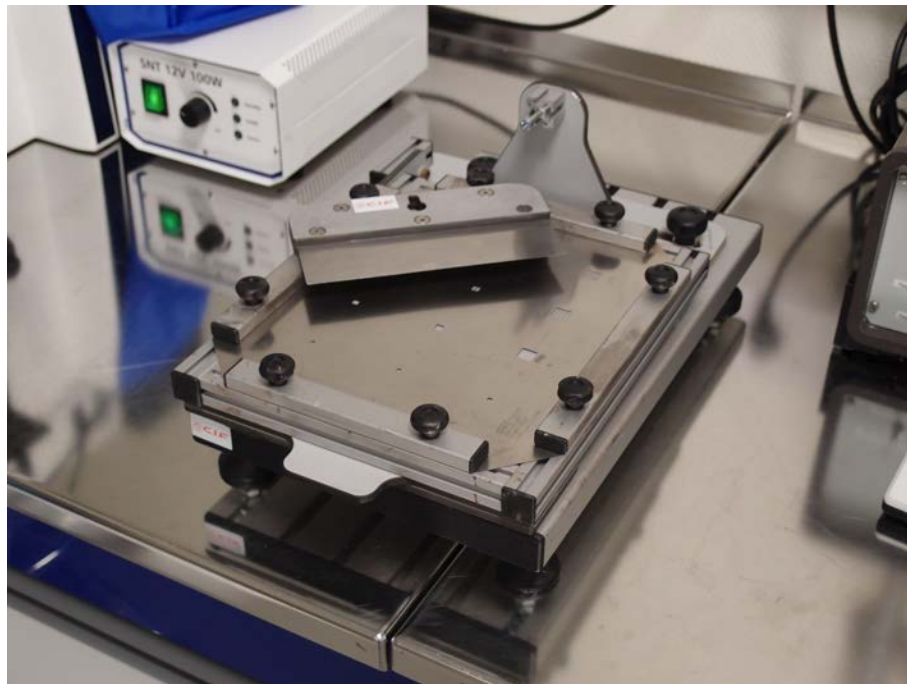


FIGURE 5.25: Photographie de la machine à sérigraphier manuelle Tecprint 400 (CIF) avec un pochoir en place.

La figure 5.24 illustre les résultats obtenus lors de cette phase 1. La pâte d'argent n'est pas parfaitement alignée au centre des motifs. Elle est décalée sur le haut et la droite. Il est en effet très difficile de déposer avec précision de la pâte avec le système manuel disponible au laboratoire (machine à sérigraphier Tecprint 400 (CIF) illustrée sur la figure 5.25), qui ne dispose pas de positionnement précis (micromètres ou autres). Cependant, ce genre de dépôt est considéré comme acceptable car la pâte est uniquement sur le motif et pas à côté.

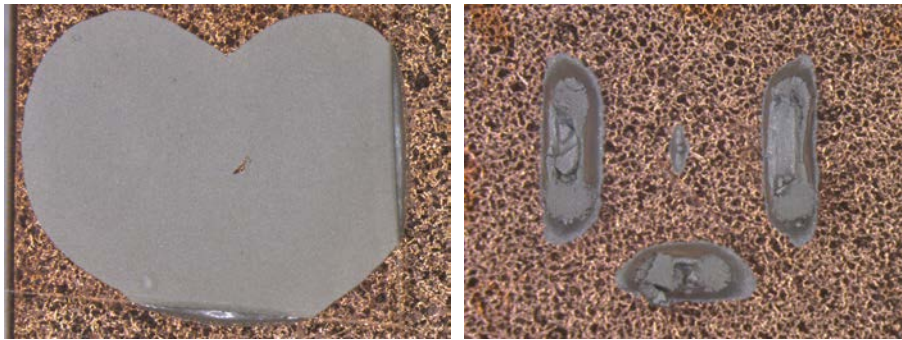


FIGURE 5.26: Zoom sur la sérigraphie d'un fer à cheval. A gauche, la lame de verre est déposée sur de la pâte fraîchement sérigraphiée. A droite, elle est déposée sur de la pâte séchée pendant 5 minutes à 85°C.

La durée de séchage (5 minutes) a été définie en utilisant des lames de verre à la place des puces et en observant l'étalement de la pâte et l'adhérence des lames (cf. Figure 5.26). La durée choisie permet de ne pas avoir d'étalement (qui causerait un court-circuit entre grille et source) tout en gardant suffisamment d'adhérence pour que les puces ne bougent pas lorsqu'on place le module sur la presse pour le frittage.

- Phase 2 : Le Substrat "Source" est positionné dans les trois grands guides en céramique. Il est bien plaqué au fond.
- Phase 3 : Le petit guide en céramique est placé sur le substrat "Source" en prenant garde de ne pas toucher la pâte d'argent. Cette phase peut être supprimée si les puces sont positionnées suffisamment précisément lors de la phase 4 (ce qui a finalement été notre cas).
- Phase 4 : Les deux puces JFET sont positionnées sur le substrat "Source" avec précision à l'aide d'une machine de "pick and place" illustrée sur la figure 5.27. Cette dernière est munie de deux caméras permettant de visualiser en même temps la position de l'objet à placer (à gauche sur l'image) et l'endroit où il va être déposé (à droite sur l'image). Elle permet également de contrôler la force avec laquelle l'objet est déposé. Dans notre cas, une force faible (50 mN) a été réglée pour éviter un étalement de la pâte lors du placement des puces. Le petit guide en céramique permet de maintenir en position les deux puces lors de l'assemblage.
- Phase 5 : La première partie du module est assemblée. Pour ce faire, l'ensemble (guides, substrat, puces) est placé sur le plateau chauffant de la presse pour réaliser le frittage de la pâte. Les deux croix en céramique et la cale métallique sont positionnées comme illustré sur la figure 5.28 pour permettre d'exercer une pression uniforme sur tout les éléments lors de l'assemblage. Les conditions expérimentales utilisées pour fritter la pâte sont celles présentées dans le chapitre II (cf. Paragraphe 2.4.4) : une rampe de température de 10°C/min suivi d'un palier de séchage à 85 °C de 30 min puis une rampe de 70 °C/min suivi d'un palier de frittage de 30 minutes avec l'application d'une pression de 2 MPa [73]. La figure 5.29 représente le résultat obtenu après l'assemblage de la première partie du module.

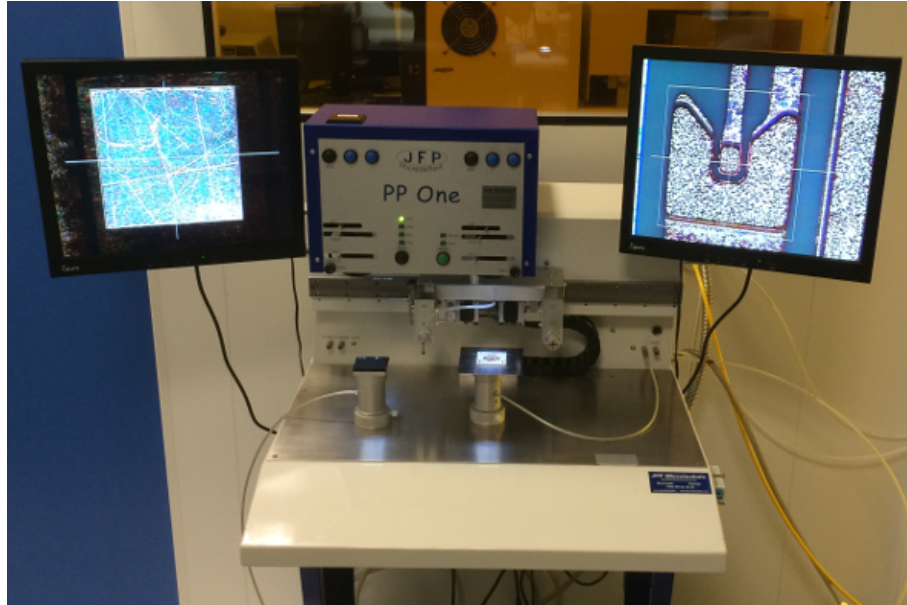


FIGURE 5.27: Machine de "pick and place" utilisée pour placer avec précision les deux puces JFET sur le substrat "Source".



FIGURE 5.28: Photographie de la mise en place des supports pour fritter avec pression la première partie du module. Un grand guide en céramique mesure 5 x 5 cm².

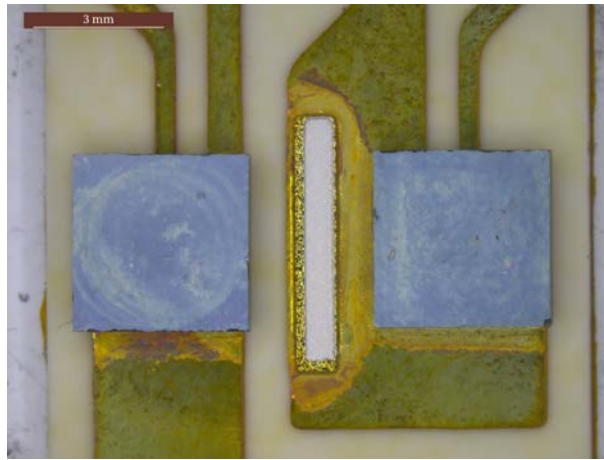


FIGURE 5.29: Photographie de l'assemblage de la première partie du module (un substrat "Source" et deux puces JFET).

- Phase 6 : Les croix, la cale métallique, et le petit guide sont retirés du substrat "Source" fritté pour permettre l'assemblage de la seconde partie du module.
- Phase 7 : Elle se décompose en quatre étapes :
 - La pâte d'argent LTS 11702P2 est déposée par sérigraphie sur les sur-épaisseurs du substrat "Drain" avec un pochoir de 50 μm d'épaisseur.
 - La barre de connexion est placée sous une loupe binoculaire, à l'aide d'une pince, sur la pâte fraîche située sur la bande.
 - Le substrat "Drain" fraîchement sérigraphié est placé sur le plateau de la presse chauffé à 85°C pendant 5 minutes pour permettre un léger séchage de la pâte.
 - De la pâte fraîche est déposée sur la barre de connexion pour rattraper la différence de hauteur entre la barre et les puces.

La figure 5.30 illustre les résultats obtenus lors de cette phase 7. De la même manière que précédemment, la pâte d'argent n'est pas parfaitement alignée sur les motifs. Elle est décalée sur le bas et la droite. Cette dernière a été séchée avant de placer le substrat "Drain" dans les trois guides pour éviter qu'elle ne s'étale trop sur les puces lors de la mise en place des supports pour presser. En ce qui concerne la pâte déposée sur la barre, elle n'a pas été séchée pour pouvoir compenser plus facilement les différences de hauteur.

- Phase 8 : Le substrat "Drain" est placé dans les trois grands guides en céramique perpendiculairement au substrat "Source". Durant cette phase, une attention toute particulière est portée sur l'orientation des deux substrats. Selon le sens du substrat "Drain" il est possible de relier sans le vouloir le drain du JFET n° 1 à la source du JFET n° 1 (cf. Paragraphe 2.3).
- Phase 9 : Le module entier est assemblé. Pour ce faire, l'ensemble (guides, substrats) est placé sur la plateau de la presse chauffante pour réaliser le frittage des deux parties l'une sur l'autre. Les deux croix en céramique et la cale métallique sont remises dans la même position que précédemment pour permettre d'exercer de nouveau une pression uniforme sur le module lors de

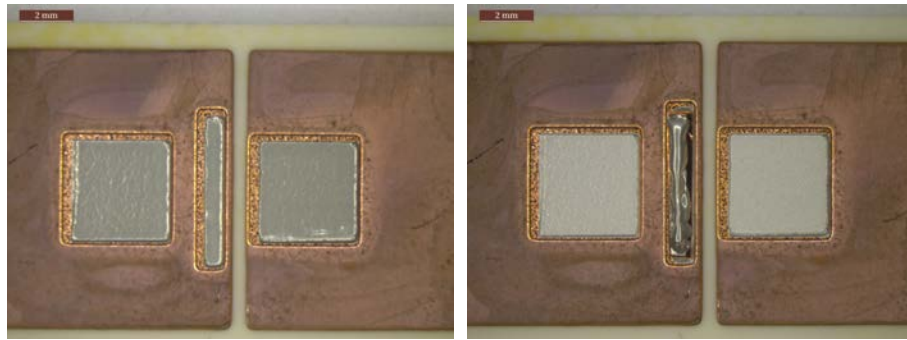


FIGURE 5.30: Zoom sur les deux plots et la bande d'un substrat "Drain" lors de la phase 7. A gauche, la pâte est fraîchement sérigraphiée. A droite, elle a été séchée pendant 5 minutes à 85°C avec la barre de connexion positionnée sur la bande. De la pâte fraîche a ensuite été ajoutée sur la barre.

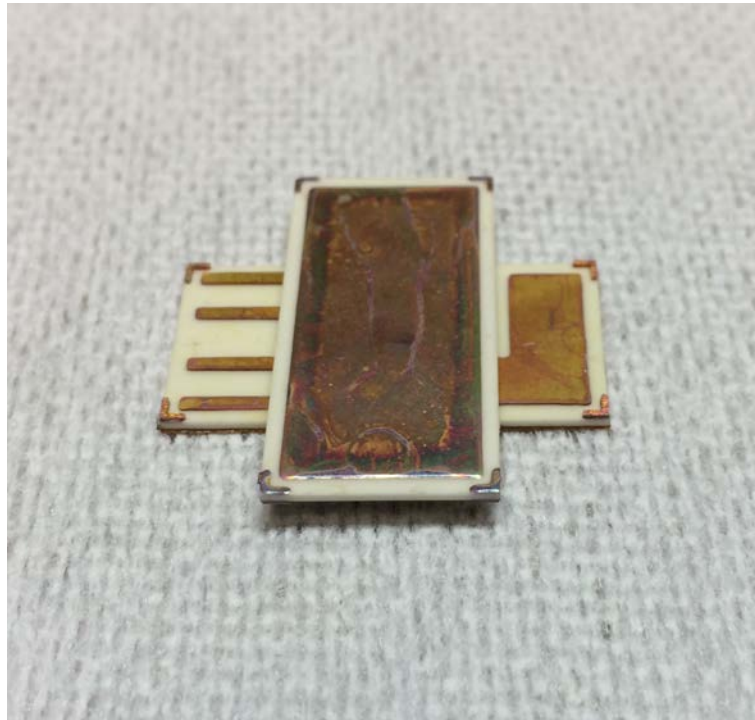


FIGURE 5.31: Photographie du module de puissance entier.

l'assemblage. De la même manière, les conditions expérimentales vues précédemment sont reprises pour fritter la pâte. La force exercée par la presse a simplement été ajustée pour avoir la même pression appliquée, 2 MPa. La figure 5.31 représente le résultat final obtenu après l'assemblage des deux parties.

Cette liste est identique pour le module en version 2x2.

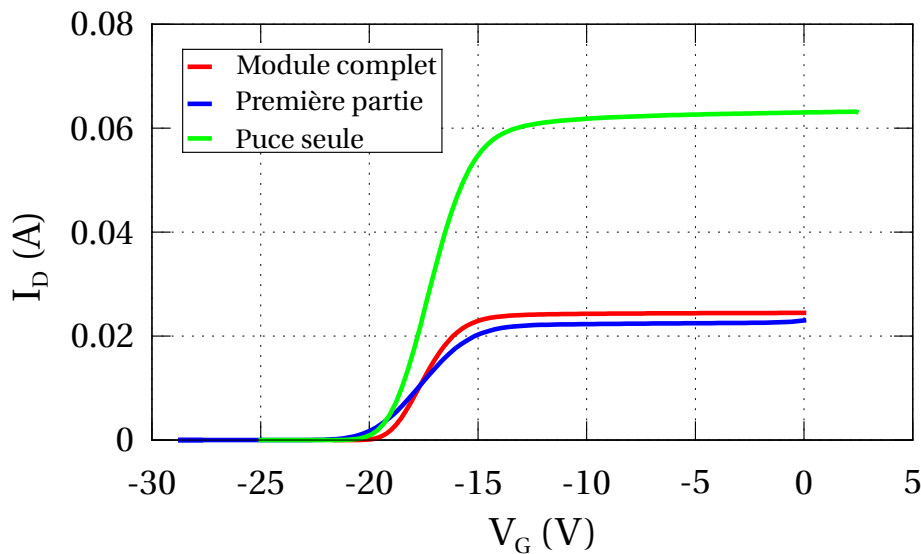


FIGURE 5.32: Transconductances avant et après les étapes d'assemblage du JFET n° 2 utilisé dans le module en version 4x4.

Lors du processus d'assemblage, les deux puces JFET ont été testées électriquement sur trois étapes : une première fois après le dépôt de leur métallisation, une seconde fois après l'assemblage de la première partie du module et une troisième fois après l'assemblage du module entier. Ces tests ont été réalisés avec une SMU 2636 (Keithley) couplée à une station de tests sous pointes, semi automatique, S460 (Signatone). Ils ont pour but de vérifier le bon état de santé des deux puces tout au long du processus. Ils permettent par extension de vérifier à chaque étape de l'assemblage si les interconnexions du module sont bonnes, notamment celles de la barre et de la face avant des puces, et s'il n'y a pas de court-circuit entre grilles et source. De cette manière, en cas de défaillance, il est possible d'identifier rapidement de quelles parties elles proviennent

La figure 5.32 présente le résultat des trois tests électriques effectués sur le JFET n° 2 (cf. Paragraphe 2.3). Les trois courbes représentent la transconductance du JFET n° 2 mesurée avec une tension Drain-Source de 10 mV pour chacune des trois étapes précédentes. On peut ainsi déterminer la tension de seuil. Elle est identique pour chaque étape et à une valeur de ≈ -20 V, confirmant le bon fonctionnement du JFET tout au long de l'assemblage. Ces résultats permettent donc de valider la fonctionnalité du module de puissance 3D. Une diminution du courant de sortie est notable pour une tension d'entrée supérieure à -18 V après les deux phases d'assemblage. La méthode de mesure utilisée ne permet pas de garantir la reproductibilité de la résistance pointe-échantillon. Il est donc probable que l'augmentation apparente de résistance est liée à la qualité de cette interface (oxydation). Une méthode de mesure "4 pointes" aurait été nécessaire pour supprimer l'effet de cette résistance de contact et pouvoir conclure quant à une éventuelle variation de caractéristiques électriques du JFET.

A la suite de l'assemblage du module entier, une première caractérisation électrique dynamique a été effectuée. Elle a été réalisée avec deux circuits de commande, une charge résistive de 100 Ω et une tension de bus, V_{DC} , de 40 V. Cette

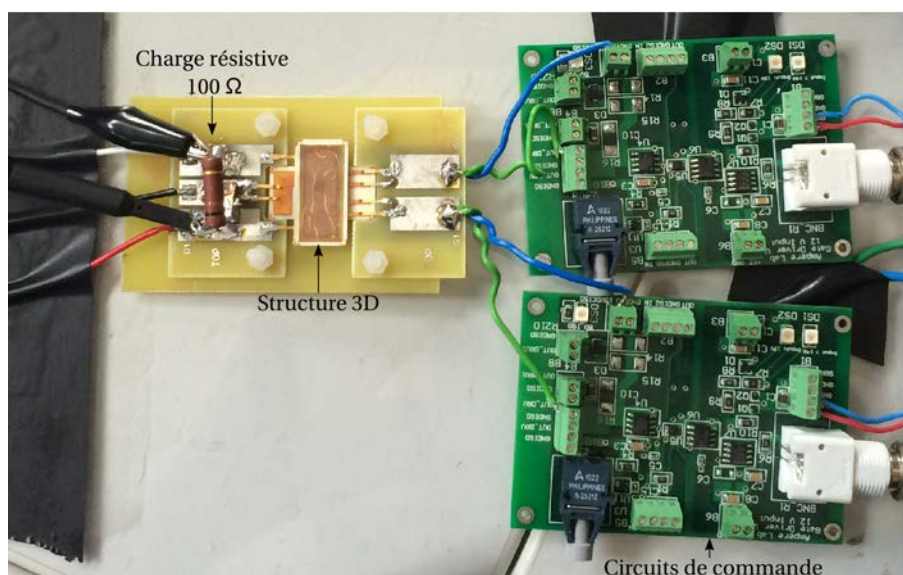


FIGURE 5.33: Photo du montage réalisé pour effectuer la caractérisation dynamique de la structure 3D terminée. Une interface en PCB a été au préalable réalisée pour permettre de faire les prises de contact sur le module rapidement et sans brasures.

dernière a été limitée à une faible valeur pour éviter tout risque d'amorçage électrique car la structure testée n'avait pas été encapsulée. Le montage réalisé est illustré sur la figure 5.33. Cette mesure a eu pour but de vérifier le fonctionnement du bras de pont en commutation une fois assemblée. Le résultat obtenu est représenté sur la figure 5.34. Des commutations à une fréquence de 10 KHz sont observées ce qui permet de valider le fonctionnement correct du module après assemblage.

5.5 Protection

Cette quatrième et dernière étape de la réalisation de la structure 3D haute température a consisté à tester l'encapsulation du module fournie par le parylène haute température. Le but était de vérifier si ce dernier se déposait de manière homogène sur toutes les surfaces. Parmi les deux parylènes précédemment testés (cf. chapitre III), nous avons choisi le plus performant des deux, le parylène HT.

Afin de contrôler l'uniformité du revêtement, un dépôt de parylène HT a été réalisée par la société SCS sur un des premiers prototypes de la structure 3D haute température, assemblé sans puces JFET. Dans le but de vérifier l'épaisseur du film déposé, une coupe de l'échantillon (cf. Figure 5.36) a été réalisé selon l'axe A-A tracé sur la Figure 5.35. Il est clairement visible que le parylène recouvre toutes les surfaces de la structure y compris les endroits les plus resserrés comme l'espace entre les deux substrats. Comme espéré, le parylène forme une couche mince, transparente et uniforme. L'épaisseur de la couche est très régulière et correspond aux spécifications données par SCS lors du dépôt ($\approx 20\mu\text{m}$).

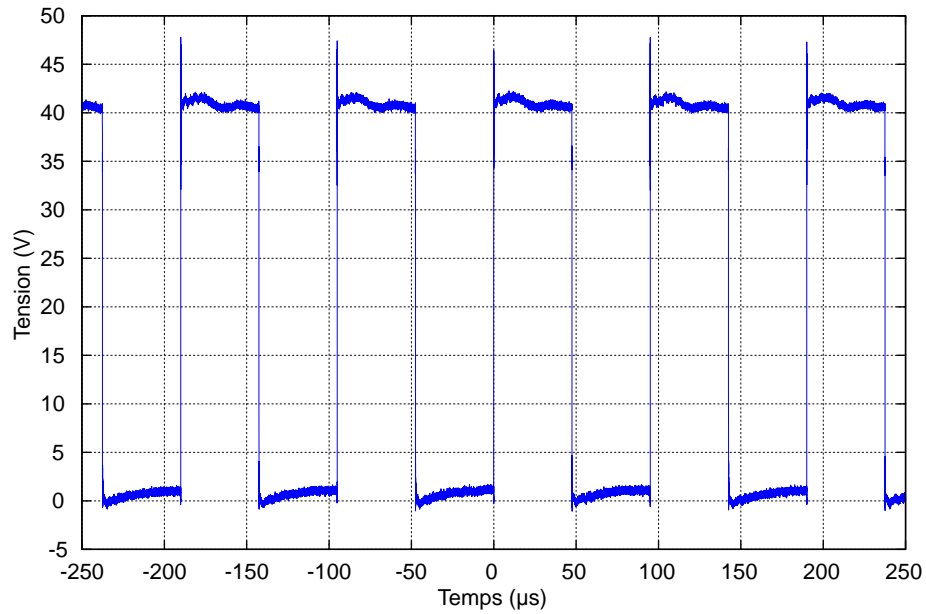


FIGURE 5.34: Mesure de la tension aux bornes de la charge résistive. Les commutations sont réalisées à une fréquence de 10 KHz.

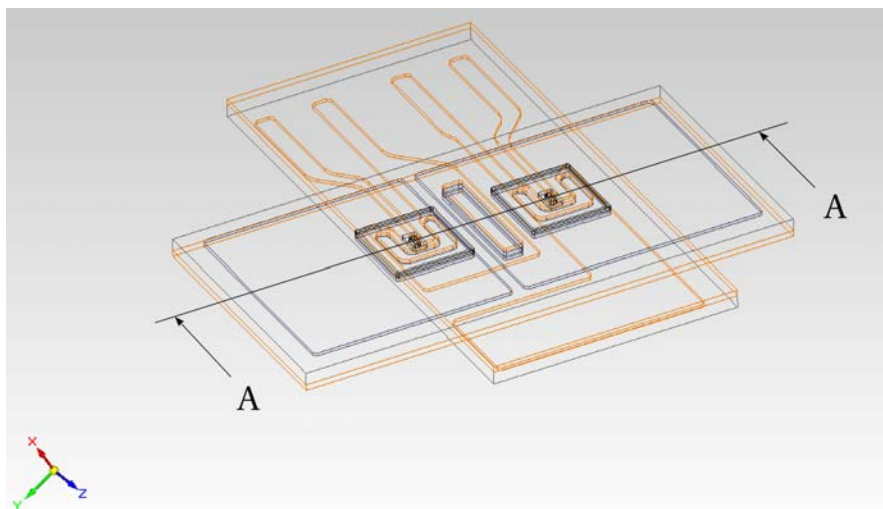


FIGURE 5.35: Représentation 3D (filaire) de la structure 3D haute température

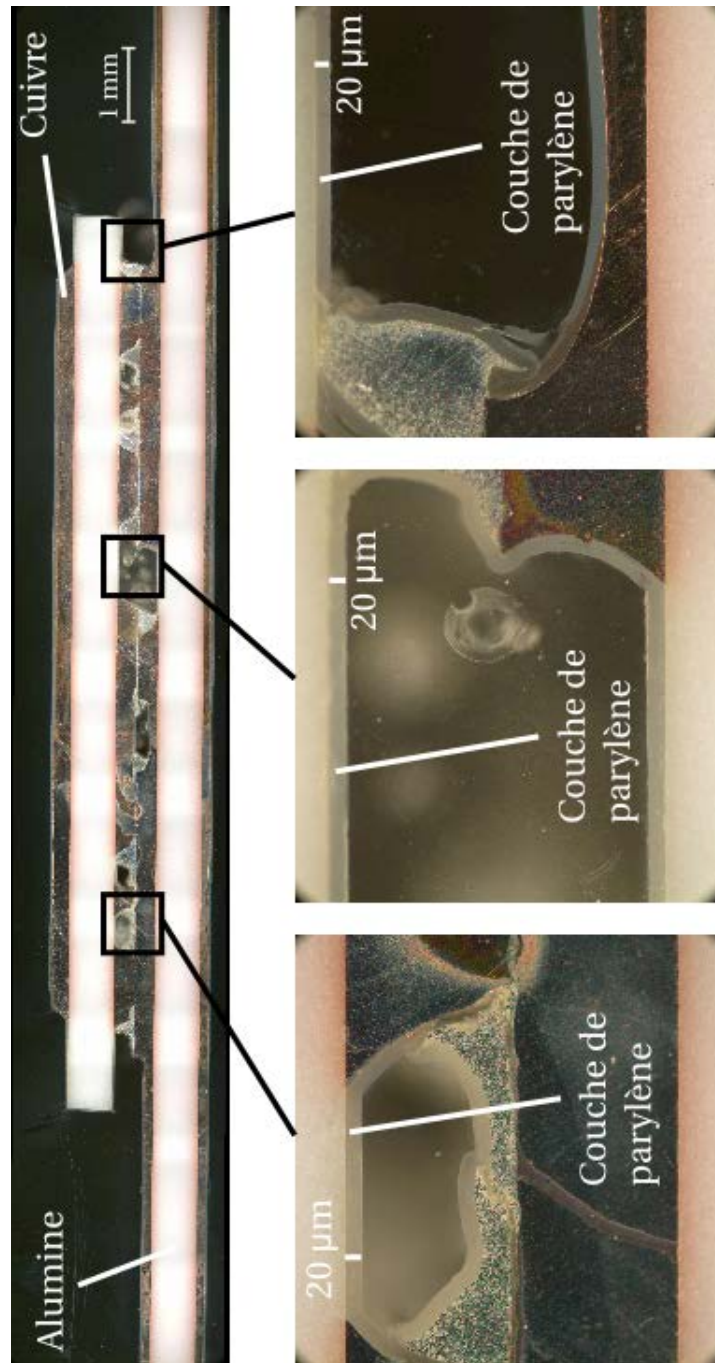


FIGURE 5.36: Vue en coupe de la structure 3D haute température (sans les JFET SiC). La parylène HT forme une couche mince, transparente et uniforme d'une épaisseur de 20 μm , même dans les cavités les plus complexes de la structure.

5.6 Conclusion

Une présentation détaillée de toutes les étapes de la réalisation de la structure 3D haute température a été menée dans ce chapitre. Un processus de fabrication en sept phases a été développé pour préparer les deux versions des substrats "Source" et "Drain". Les métallisations supérieures de chaque substrat ont été gravées sur deux niveaux de $150\ \mu\text{m}$ pour permettre d'avoir une interconnexion des puces sans court-circuit et sans risque d'amorçage électrique. Une technique de double dépôt (film et résine) a été mise au point pour protéger les motifs lors de la seconde étape de gravure. Après avoir préparé les substrats, les puces JFET-SiC 1200 V ont été adaptées pour permettre leur report par frittage d'argent. Une métallisation Ti/Ag a été déposée sur les contacts de source et de grille avec une forme de fer à cheval et de doigt identique aux motifs du substrat "Source". Un processus d'assemblage en neuf phases a ensuite été mis au point pour assembler tous ces éléments entre eux et ainsi former les deux versions ("2x2" et "4x4") du module entier. Des tests électriques réalisés tout au long du processus d'assemblage d'une version "4x4" ont permis de vérifier l'état de santé des deux puces et la fonctionnalité de notre solution 3D. Ces tests sont perfectibles. Un dépôt de parylène HT a enfin été réalisé par la société SCS sur un prototype sans puces JFET du module entier. Une coupe de l'échantillon a permis de contrôler l'uniformité du revêtement déposée. Les résultats obtenus ont permis de valider l'utilisation du parylène HT comme encapsulant pour notre structure 3D haute température.

Conclusion générale et perspectives

L'évolution constante de domaines tels que l'aéronautique engendre depuis quelques années de nouveaux besoins dans le milieu de l'électronique de puissance. Pour répondre à ces attentes, il est nécessaire de développer des modules de puissance plus compacts avec d'excellentes performances (électriques, thermiques et mécaniques) : une augmentation de la densité de puissance est recherchée. L'objectif est de concevoir des composants de puissance pouvant fonctionner en haute température ambiante (> 200°C) et/ou en haute tension (> 1kV). Pour ce faire, l'utilisation du silicium n'est plus possible car sa limite d'utilisation est déjà atteinte dans de nombreux domaines. Il est nécessaire d'avoir recours aux matériaux semi-conducteur à large bande interdite tel que le carbure de silicium.

Au niveau du *packaging*, des recherches actuelles ont pour objectif de développer de nouvelles solutions adaptées à ces nouveaux types de matériaux et à des environnements de fonctionnement de plus en plus sévères. En effet, il s'avère que l'intégration planaire 2D présente de sérieuses limites pour fonctionner en haute température. Deux de ses éléments, le fil de câblage et la brasure, ont été identifiés comme des points bloquants. La conception de nouvelles technologies utilisant la troisième dimension est donc commencée. L'étude sur le *packaging* de l'électronique de puissance, menée au début des présents travaux, a montré que la majorité de ces solutions permettait d'avoir un refroidissement double face et améliorerait les performances électriques (diminution de l'inductance parasite). En revanche, seules deux d'entre-elles, la technologie *Press Pack* et collage direct, peuvent fonctionner en haute température et malheureusement aucune n'a résisté aux cyclages thermiques. En somme, il n'existe pas pour le moment de structure totalement satisfaisante pour répondre aux nouvelles exigences de la conversion d'énergie en environnement sévère. Ces présents travaux ont donc eu pour objectif de développer une nouvelle solution.

Une structure 3D haute température, destinée à l'aéronautique, a ainsi été conçue. Elle est basée sur une des technologies 3D, *Direct Solder Interconnexion*. Néanmoins, pour répondre aux contraintes de haute température ambiante et de haute tension, plusieurs éléments ont dû être changés ou adaptés. La structure comprend deux puces JFET (SICED/INFINEON), et deux substrats DBC ayant subi un procédé de gravure particulier ("Double hauteur"). Les deux puces ont été reportées sur chaque substrat par frittage de micropâte d'argent et le parylène fluoré a été retenu comme encapsulant de la structure. Si tous ces éléments sont en théorie capables de fonctionner en haute température, un doute existe sur la fiabilité du report de puce. En effet, l'argent peut migrer sous l'effet de la température, du champ électrique et de l'atmosphère gazeuse, ce qui peut entraîner l'apparition de courts-circuits. Ce mécanisme a donc été analysé pour en mesurer la criticité et le cas échéant trouver des solutions pour l'empêcher.

Une première analyse expérimentale a été menée sur deux bancs de test automatisés, développés au cours des travaux. Les essais ont eu pour objectif d'évaluer l'influence du champ électrique, de la température et de la présence d'un matériau d'encapsulation sur l'apparition de défaillances. Sur les véhicules de test, sans encapsulation par du parylène fluoré les durées de vie obtenues sont inférieures à 1000 h, durée maximale de nos essais. Deux lois de comportement ont été définies à partir de ces résultats. Elles donnent des estimations de la durée de vie en fonction du champ électrique et de la température mais ne sont pas très satisfaisantes du fait de la grande disparité des mesures. Ces premiers résultats ont été ensuite nettement améliorés par l'ajout du parylène fluoré. Les durées de vie sont augmentées d'un facteur 10, au moins, avec une encapsulation par du parylène HT. Ce dernier est donc prometteur pour ralentir la migration d'argent. Enfin, sur des prototypes proches des applications réelles, les durées de vie obtenues ont été pour la plupart supérieures à 1000 h (valeur limitée par le protocole). Ce résultat rassurant n'exclut pourtant pas la possibilité d'avoir des défaillances par migration d'argent. Il est nécessaire de poursuivre les investigations.

Une seconde analyse électrostatique a été réalisée à l'aide du logiciel de simulation COMSOL Multiphysics. La première étape a consisté à calibrer le modèle en simulant les véhicules de test "simples". Dans le cas du véhicule de test "DBC", les prédictions de durée de vie par simulation se sont révélées très imprécises, que nous prenions en compte le champ électrique moyen dans l'espace inter-électrode, ou l'intensité du champ électrique au voisinage de l'argent fritté. Nous avons donc choisi la grandeur donnant les résultats les plus pessimistes, de façon à minimiser la durée de vie lors de conception d'un module. Enfin, la dernière simulation a permis d'évaluer le risque de défaillance de la structure 3D haute température lors de son fonctionnement sur un bus HVDC aéronautique. Une durée de vie de ≈ 200 h a été déterminée pour la structure sans encapsulation. Ce résultat confirme donc la nécessité de terminer la réalisation de la structure 3D par une encapsulation par du parylène HT pour avoir un fonctionnement fiable.

La fabrication de la structure 3D repose sur des processus de fabrication et d'assemblage, respectivement de sept et neuf phases. Le premier, basé sur une technique de "double gravure", a permis de préparer les substrats "Source" et "Drain". Leurs métallisations supérieures ont été gravées en deux niveaux de $150 \mu\text{m}$. De cette manière, il est possible d'interconnecter les deux puces JFET sans créer de court-circuit et sans risque d'amorçage électrique. Le second processus, réalisé après le dépôt sur les contacts de grille et de source des deux JFET d'une métallisation Ti/Ag adaptée au frittage d'argent, a permis d'assembler les deux versions ("2x2" et "4x4") de la structure 3D. Lors de l'assemblage d'une version "4x4", des tests électriques ont été effectués. Ils ont montré la fonctionnalité de notre structure 3D et n'ont pas mis en évidence d'endommagement des puces. Ces tests restent à approfondir. Enfin, pour conclure cette réalisation, un dépôt de parylène HT a été réalisé sur un prototype assemblé sans puces. Une coupe métallographique a permis de contrôler l'uniformité du revêtement déposé. Le résultat obtenu valide l'utilisation du parylène HT comme encapsulant de la structure 3D.

Perspectives à court terme : Il est nécessaire de lever plusieurs incertitudes concernant la structure 3D. Tout d'abord, il conviendra d'améliorer les tests électriques en utilisant la méthode de mesure à 4 "pointes" pour vérifier la fonctionnalité de chacune des deux versions de la structure. En second lieu, il faudra s'assurer de

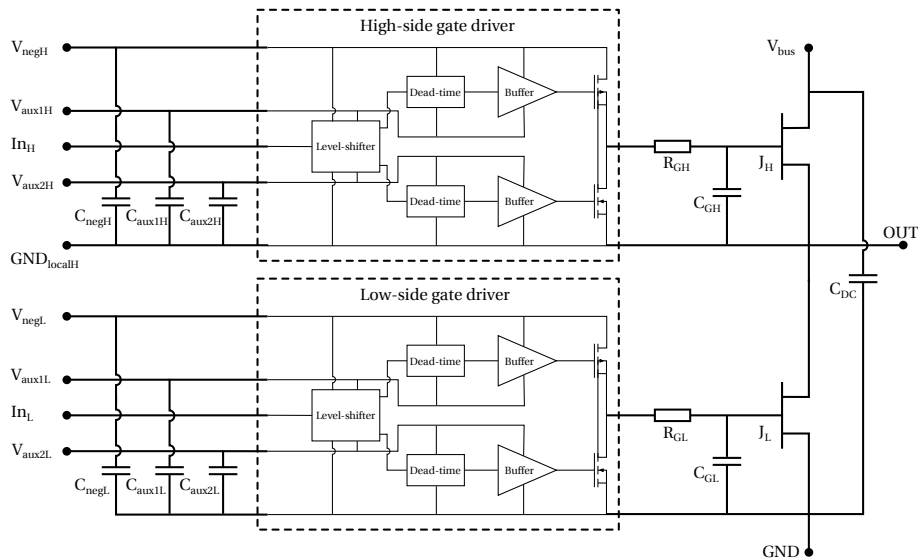


FIGURE 5.37: Schéma électrique d'un module de puissance complet [24].

la répétabilité du processus de réalisation en procédant à l'assemblage d'un plus grand nombre de structures. Enfin, il sera impératif d'étudier le vieillissement des deux versions de structure complète (avec des encapsulations par parylène HT). Leur résistance au cyclage thermique et leur tenue en tension devront faire l'objet d'études supplémentaires. Notamment, il faudra conclure sur les risques de migration d'argent dans le cas d'un profil de mission de température réaliste.

Perspectives à moyen terme : Par la suite, il est envisagé d'interconnecter la structure 3D à un circuit de commande rapprochée, développé au laboratoire [24]. Le schéma électrique d'un bras d'onduleur à transistors JFET-SiC est présenté à la Figure 5.37. Le circuit intégré de commande rapprochée a été réalisé en technologie CMOS SOI¹ et dont la fonctionnalité a été démontrée sur la plage -70°C +300°C. L'idée est de former un module similaire de type bras d'onduleur pour pouvoir évaluer ses performances (cf. Figure 5.38). Un objectif est de maîtriser les boucles des cellules de commutation. Le condensateur de filtrage sur l'alimentation continue du bras d'onduleur trouve sa place sous la forme de dispositifs de petite taille (boîtier 0805) connectés en parallèle entre le plan DC- de la structure 3D et un substrat DBC support. Le DBC support est connecté au plan DC+ de la structure 3D par un *ribbon-bonding* par exemple. La valeur effective de capacité dépend du nombre de condensateurs : il faut 20 composants Vishay VJ0805 de 470 nF pour atteindre la valeur de 10 μ F utilisée dans [24]. L'inductance parasite de la boucle DC+/condensateurs/DC- est sans doute très faible puisque les dimensions des interconnexions le sont également. La boucle grille-source est probablement moins optimale : les puces drivers sont par exemple reportées par la technique de *flip-chip* sur le DBC support et des plots en cuivre connecteront les pistes du DBC support à celles des grilles et des sources des JFETs. Les composants R-C d'aide à la commutation trouvent leur place sur le DBC support. Les signaux et alimentations

1. Silicon On Insulator

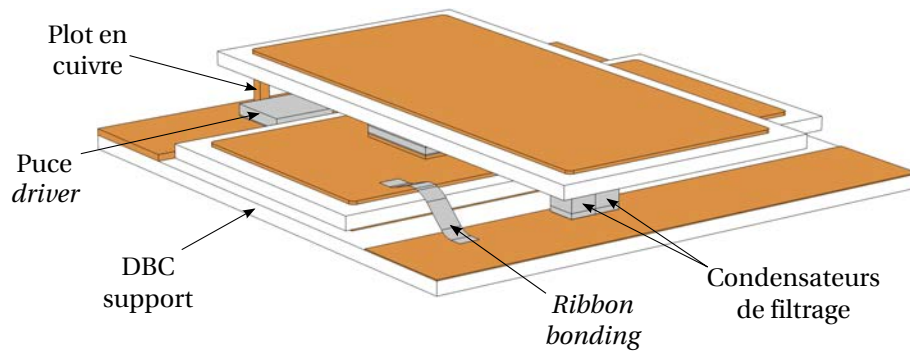


FIGURE 5.38: Représentation 3D de l'interconnexion de la structure 3D au circuit de commande rapproché. Seuls deux condensateurs de filtrage sont représentés.

des drivers seront directement accessibles sur le DBC support. On peut également penser à reporter directement les puces drivers par technique de *flip-chip* sur le plan des connexions grille-source de la structure 3D. Les structures 3D fabriquées ne s'y prêtent pas actuellement.

Publications scientifiques

Journaux

- [1] R. Riva, C. Buttay, B. Allard, P. Bevilacqua "Migration issues in sintered-silver die attaches operating at high temperature," *Microelectronics Reliability*, vol 53, no. 9-11, pp. 1592-1596, 2013.
- [2] A. Masson, W. Sabbah, R. Riva, C. Buttay, S. Azzopardi, H. Morel, D. Planson, R. Meuret "Die attach using silver sintering. Practical implementation and analysis," *European Journal of Electronical Engineering*, vol. 16/3-4, pp. 293-305, 2013.
- [3] R. Ouaida, C. Buttay, A. Hoang, R. Riva, D. Bergogne, H. Morel, C. Raynaud, F. Morel "Thermal runaway robustness of SiC JFETs," *Material Science Forum*, vol. 740-742, pp. 929-933, 2013.

Conférences

- [4] R. Riva, C. Buttay, M-L. Locatelli, V. Bley, B. Allard "Design and Manufacturing of a Double-Side Cooled, SiC based, High Temperature Inverter Leg," in *International Conference on High Temperature Electronics (HITEC)*, 2014.
- [5] W. Sabbah, R. Riva, S. Hascoët, C. Buttay, S. Azzopardi, E. Woïrgard, D. Planson, B. Allard, R. Meuret "Evaluation of silver-sintering die attach," in *Acte de la Conference on Integrated Power Systems (CIPS)*, 2012.
- [6] A. Masson, W. Sabbah, R. Riva, C. Buttay, S. Azzopardi, H. Morel, D. Planson, R. Meuret "Report de puce par frittage d'argent - Mise en œuvre et analyse," in *Acte de Electronique de Puissance du Futur*, 2012.
- [7] R. Ouaida, C. Buttay, A. Hoang, R. Riva, D. Bergogne, H. Morel, C. Raynaud, F. Morel "Thermal runaway robustness of SiC JFETs," in *Proceedings of the European Conference on Silicon Carbide and Related Materials*, 2012.
- [8] R. Ouaida, C. Buttay, R. Riva, D. Bergogne, C. Raynaud, F. Morel, B. Allard "Thermal stability of SiC JFETs in conduction mode," in *Proceedings of the 15th European Conference on Power Electronics and Applications*, 2013.

Bibliographie générale

- [1] G. Segulier, *L'électronique de puissance : les fonctions de base et leurs applications*, DUNOD, Ed., 1998.
- [2] C. Buttay, "Modules et boîtiers de puissance (packaging)," *Techniques de l'ingénieur Composants actifs en Electronique de puissance*, vol. TIB245DUO, no. d3116, 2013. [Online]. Available : <http://www.techniques-ingenieur.fr/base-documentaire/energies-th4/composants-actifs-en-electronique-de-puissance-42245210/modules-et-boitiers-de-puissance-packaging-d3116/>
- [3] B. Mouawad, "Assemblages innovants en électronique de puissance utilisant la technique de « spark plasma sintering »,» Ph.D. dissertation, Institut National des Sciences Appliquées de Lyon, 2013.
- [4] V. Manikam and K. Y. Cheong, "Die attach materials for high temperature applications : A review," *Components, Packaging and Manufacturing Technology, IEEE Transactions on*, vol. 1, no. 4, pp. 457–478, April 2011.
- [5] J. Schulz-Harder, "Ceramic substrates and micro-channel cooler," in *ECPE seminar : High Temperature Electronic and Thermal management*, 2006.
- [6] J. Calata, J. G. Bai, X. Liu, S. Wen, and G.-Q. Lu, "Three-dimensional packaging for power semiconductor devices and modules," *IEEE Transactions on Advanced Packaging*, vol. 28, no. 3, pp. 404–412, 2005.
- [7] M. Lozano, C. E., and A. Collado. (2000) Summary of bump bonding techniques for pixel systems. <http://www.physics.purdue.edu/vertex/talks/lozano/sld001.htm>. CNM. [Online]. Available : <http://www.physics.purdue.edu/vertex/talks/lozano/sld001.htm>
- [8] X. Cao, T. Wang, K. D. Ngo, and G.-Q. Lu, "Parametric study of joint height for a medium-voltage planar package," *Components and Packaging Technologies, IEEE Transactions on*, vol. 33, no. 3, pp. 553–562, 2010.
- [9] S. Wen, D. Huff, and G.-Q. Lu, "Design and thermo-mechanical analysis of a dimple-array interconnect technique for power semiconductor devices," CPES, Tech. Rep., 2002.
- [10] E. Vagnon, J.-C. Crebier, Y. Avenas, and P.-O. Jeannin, "Study and realization of a low force 3d press-pack power module," in *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, 2008, pp. 1048–1054.
- [11] Semikron. (2013) Site officiel du fabricant. [Online]. Available : <http://www.semikron.com>

- [12] X. He, X. Zeng, X. Yang, and Z. Wang, "A hybrid integrated power electronic module based on pressure contact technology," in *Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE, 2006*, pp. 1–5.
- [13] J.-D. V. Wyk and Z. Liang, "New technologies for passive and active integrated power modules," in *CPES Power Electronics Seminar, 2005*.
- [14] R. Fillion, E. Delgado, P. McConnelee, and R. Beaupre, "A high performance polymer thin film power electronics packaging technology," in *SPIE proceedings series*. Society of Photo-Optical Instrumentation Engineers, 2002, pp. 408–414.
- [15] D. Bernache-Assollant and J.-P. Bonnet, "Frittage : aspects physico-chimiques partie 1 : frittage en phase solide," *Techniques de l'ingénieur Fondamentaux en chimie*, vol. TIB106DUO, no. af6620, 2013. [Online]. Available : <http://www.techniques-ingenieur.fr/base-documentaire/sciences-fondamentales-th8/fondamentaux-en-chimie-42106210/frittage-aspects-physico-chimiques-af6620/>
- [16] G. Bai, "Low-temperature sintering of nanoscale silver paste for semiconductor device interconnection," Ph.D. dissertation, Virginia Polytechnic Institute and State University, 2005.
- [17] A. Masson, W. Sabbah, R. Riva, C. Buttay, S. Azzopardi, H. Morel, D. Planson, and R. Meuret, "Report de puce par frittage d'argent - mise en oeuvre et analyse," in *Actes de Electronique de Puissance du Futur 2012*, Bordeaux, France, Jul. 2012, p. CD (ref 61). [Online]. Available : <http://hal.archives-ouvertes.fr/hal-00729156>
- [18] A. Masson, "Mise en oeuvre de techniques d'attaches de puces alternatives aux brasures pour des applications haute température," Ph.D. dissertation, Institut National des Sciences Appliquées de Lyon, 2012.
- [19] S. Yang, J. Wu, and A. Christou, "Initial stage of silver electrochemical migration degradation," *Microelectronics Reliability*, vol. 46, no. 9, pp. 1915–1921, 2006.
- [20] S. Diahm, M.-L. Locatelli, and Z. Valdez-Nava, "Dielectrics for high temperature sic device insulation : Review of new polymeric and ceramic materials."
- [21] S. C. Systems. (Décembre 2013) Parylene deposition process. [Online]. Available : http://scscoatings.com/what_is_parylene/parylene_deposition.aspx
- [22] Keithley, *Low Level Measurement Handbook*, 6th ed., Août 2004.
- [23] S. de l'ingénieur. (2013, Janvier) Quelques types d'éléments finis. [Online]. Available : http://www.si.ens-cachan.fr/accueil_V2.php?page=affiche_ressource&id=184
- [24] K. El Falahi, S. Hascoët, C. Buttay, P. Bevilacqua, L. V. Phung, D. Tournier, B. Allard, and D. Planson, "High temperature, smart power module for aircraft actuators," in *Proceedings of the conference on High Temperature Electronics Network*, Oxford, Royaume-Uni, Juillet 2013, pp. –, euripides-Catrene. [Online]. Available : <http://hal.archives-ouvertes.fr/hal-00874666>

- [25] W. W. Sheng and R. P. Colino, *Power electronic modules : design and manufacture*. CRC Press, Oxford, 2004.
- [26] E. Indium Corporation of AMERICA and ASIA. (2013) Alloys sorted by temperature. [Online]. Available : http://www.indium.com/products/alloy_sorted_by_temperature.pdf
- [27] L. Ménager, "Contribution à l'intégration des convertisseurs de puissance en 3d," Ph.D. dissertation, Institut National des Sciences Appliquées de Lyon, 2008.
- [28] Wikipedia. (2014, Janvier) Silicium. <http://fr.wikipedia.org/wiki/Silicium>. [Online]. Available : <http://fr.wikipedia.org/wiki/Silicium>
- [29] J. Kassakian and D. Perreault, "The future of electronics in automobiles," in *Proceedings of the 13th International Symposium on Power Semiconductor Devices and ICs (ISPSD '01)*, 2001, pp. 15–19.
- [30] P. Barrade, *Electronique de puissance : methodologie et convertisseurs elementaires*. PPUR, 2006.
- [31] J. Arnould and P. Merle, *Dispositifs de l'électronique de puissance - Volume 1*, H. science publications, Ed., 1992.
- [32] B. Allard, "Power electronics packaging - basics and functions," in *ECPE Seminar : Power Electronics Packaging*, 2011.
- [33] J.-M. Dorkel J.-M., "Semi-conducteurs de puissance problèmes thermiques (partie 1)," *Techniques de l'ingénieur Composants actifs en électronique de puissance*, vol. TIB245DUO, no. d3112, 2013. [Online]. Available : <http://www.techniques-ingenieur.fr/base-documentaire/energies-th4/composants-actifs-en-electronique-de-puissance-42245210/semi-conducteurs-de-puissance-d3112/>
- [34] C. Buttay, D. Planson, B. Allard, D. Bergogne, P. Bevilacqua, C. Joubert, M. Lazar, C. Martin, H. Morel, D. Tournier, and C. Raynaud, "State of the art of high temperature power electronics," *Materials Science and Engineering : B*, vol. 176, no. 4, pp. 283–288, 2011.
- [35] H. Vang, "Optimisation des étapes technologiques pour la fabrication de composants de puissance en carbure de silicium," Ph.D. dissertation, Institut National des Sciences Appliquées de Lyon, 2006.
- [36] Ioffe. (2013, Juin) Principal properties of semiconductors. [Online]. Available : <http://www.ioffe.rssi.ru/SVA/NSM/Semicond/>
- [37] Wikipedia. (2013, Aout) Tensile strength. [Online]. Available : http://simple.wikipedia.org/wiki/Tensile_strength
- [38] C. Lucat, F. Meni, M. O. Rachidi, C. Zardini, C. S. Bontemps, and P. Despagne, "Screen-printed copper superthick-films for power hybrids," in *Integrated Power Packaging, 1998. IWIPP. Proceedings., IEEE International Workshop on*, Sep 1998, pp. 44–45.
- [39] Parlex, "Polymer thick film - material performance and reliability," Tech. Rep., 2010. [Online]. Available : http://www.parlex.com/tech_library/PTFWhitePaper.pdf

- [40] E. Rastjagaev, J. Wilde, B. Wielage, T. Grund, and S. Kuemmel, "Development and testing of cold gas sprayed circuit boards for power electronics applications," in *Integrated Power Electronics Systems (CIPS), 2012, 7th International Conference on*, 2012, pp. 1–6.
- [41] R. Johnson, C. Wang, Y. Liu, and J. Scofield, "Power device packaging technologies for extreme environments," *Electronics Packaging Manufacturing, IEEE Transactions on*, vol. 30, no. 3, pp. 182–193, 2007.
- [42] U. Scheuermann, "Advanced interconnection technologies," in *ECPE Seminar*, 2011.
- [43] C. Martin, L. Menager, B. Allard, J. M. Guichon, and J. L. Schanen, "Importance of interconnect in integrated power systems," in *IEEE International Conference on Integrated Power Systems*, 2006.
- [44] Comelec. (Décembre 2013) Le parylène - aspect général. [Online]. Available : <http://www.comelec.ch/fr/parylene.php>
- [45] S. C. Systems. (Décembre 2013) Parylene properties. <http://www.physics.rutgers.edu/~podzorov/parylene> Available : <http://www.physics.rutgers.edu/~podzorov/parylene%20properties.pdf>
- [46] M. Szwarc, "The C-H bond energy in toluene and xylenes," *The Journal of Chemical Physics*, vol. 16, pp. 128–136, 1948.
- [47] M. Ciappa, "Selected failure mechanisms of modern power modules," *Microelectronics Reliability*, vol. 42, no. 4–5, pp. 653 – 667, 2002. [Online]. Available : <http://www.sciencedirect.com/science/article/pii/S0026271402000422>
- [48] R. Amro, J. Lutz, J. Rudzki, M. Thoben, and A. Lindemann, "Double-sided low-temperature joining technique for power cycling capability at high temperature," in *Power Electronics and Applications, 2005 European Conference on*, 2005, pp. 10 pp.–P.10.
- [49] L. Dupont, "Contribution à l'étude de la durée de vie des assemblages de puissance dans des environnements haute température et avec des cycles thermiques de grande amplitude," Ph.D. dissertation, Ecole Normale Supérieure De CACHAN, 2006.
- [50] A. Hamidi and P. Team, "Introduction to semiconductor packaging in high power electronics," in *Seminaire ECPE : Power Electronics Packaging*, 2004.
- [51] A. Hamidi, S. Kaufmann, and E. Herr, "Increased lifetime of wire bonding connections for igbt power modules," in *IEEE Sixteenth Annual Applied Power Electronics Conference and Exposition (APEC)*, 2001.
- [52] L. Dupont, Z. Khatir, S. Lefebvre, and S. Bontemps, "Effects of metallization thickness of ceramic substrates on the reliability of power assemblies under high temperature cycling," *Microelectronics Reliability*, vol. 46, no. 9-11, pp. 1766–1771, 2006, proceedings of the 17th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis. Wuppertal, Germany 3rd-6th October 2006. [Online]. Available : <http://www.sciencedirect.com/science/article/pii/S0026271406002022>
- [53] L. Menager, C. Martin, B. Allard, and V. Bley, "Industrial and lab-scale power module technologies : A review," in *IEEE Industrial Electronics, IECON 2006 - 32nd Annual Conference on*, 2006, pp. 2426–2431.

- [54] S. Haque and G.-Q. Lu, "Metallization for direct solder interconnection of power devices," in *Electronic Components and Technology Conference, 2000. 2000 Proceedings. 50th*, 2000, pp. 1475–1482.
- [55] S.-J. Cho, J.-Y. Kim, M.-G. Park, I.-S. Park, and H.-S. Chun, "Under bump metallurgies for a wafer level csp with eutectic Pb-Sn solder ball," in *Electronic Components and Technology Conference, 2000. 2000 Proceedings. 50th*, 2000, pp. 844–849.
- [56] S. Jittinorasett, "Ubm formation on single die/dice for flip chip applications," Ph.D. dissertation, Virginia Polytechnic Institute and State University, 1999.
- [57] J. Bai, J. Calata, and G.-Q. Lu, "Comparative thermal and thermomechanical analyses of solder-bump and direct-solder bonded power device packages having double-sided cooling capability," in *Applied Power Electronics Conference and Exposition, 2004, APEC '04. Nineteenth Annual IEEE*, vol. 2, 2004, pp. 1240–1246 vol.2.
- [58] C. Buttay, J. Rashid, C. Johnson, F. Udrea, G. Amaratunga, P. Ireland, and R. Malhan, "Compact inverter designed for high-temperature operation," in *Power Electronics Specialists Conference, 2007. PESC 2007. IEEE*, 2007, pp. 2241–2247.
- [59] G. Rinne, "Solder bumping methods for flip chip packaging," in *Electronic Components and Technology Conference, 1997, Proceedings, 47th*, 1997, pp. 240–247.
- [60] S. Wen, "Design and analysis of a dimple array interconnect technique for power electronics packaging," Ph.D. dissertation, Virginia Polytechnic Institute, 2002. [Online]. Available : <http://scholar.lib.vt.edu/theses/available/etd-08162002-233352/>
- [61] M. Mermet-Guyennet, "New structure of power integrated module," in *Integrated Power Systems (CIPS), 2006 4th International Conference on*, June 2006, pp. 1–6.
- [62] S. Haque, K. Xing, R.-L. Lin, C. T. A. Suchicital, G.-Q. Lu, D. Nelson, D. Borojevic, and F. Lee, "An innovative technique for packaging power electronic building blocks using metal posts interconnected parallel plate structures," *Advanced Packaging, IEEE Transactions on*, vol. 22, no. 2, pp. 136–144, 1999.
- [63] S. Haque, K. Xing, C. Suchicital, D. Nelson, G.-Q. Lu, D. Borojevic, and F. Lee, "Thermal management of high-power electronics modules packaged with interconnected parallel plates," in *Semiconductor Thermal Measurement and Management Symposium, 1998. SEMI-THERM Proceedings 1998., Fourteenth Annual IEEE*, 1998, pp. 111–119.
- [64] E. Mulski, "Semiconductor devices adapted for pressure mounting," United-States Patent, Jul. 22, 1969, uS Patent 3,457,472. [Online]. Available : <https://www.google.com/patents/US3457472>
- [65] J. Vobecky and D. Kolesnikov, "Reliability of contacts for press-pack high-power devices," *Microelectronics Reliability*, vol. 45, pp. 1676 – 1681, 2005, proceedings of the 16th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis. [Online]. Available : <http://www.sciencedirect.com/science/article/pii/S0026271405002271>

- [66] P. Electronique, "Les modules de puissance gagnent en fiabilité grâce aux contacts ressorts," no. 174, Novembre 2006, pp. 46–47.
- [67] F. Lang and U. Scheuermann, "Reliability of spring pressure contacts under environmental stress," *Microelectronics Reliability*, vol. 47, no. 9-11, pp. 1761–1766, 2007, 18th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis. [Online]. Available : <http://www.sciencedirect.com/science/article/pii/S0026271407003332>
- [68] Z. Liang and F. Lee, "Embedded power technology for ipems packaging applications," in *Applied Power Electronics Conference and Exposition, 2001. APEC 2001. Sixteenth Annual IEEE*, vol. 2, 2001, pp. 1057–1061 vol.2.
- [69] B. Ozmat, C. Korman, P. McConnelee, M. Kheraluwala, E. Delgado, and R. Filion, "A new power module packaging technology for enhanced thermal performance," in *Thermal and Thermomechanical Phenomena in Electronic Systems, 2000. ITherm 2000. The Seventh Intersociety Conference on*, vol. 2, 2000, pp. 287–296 vol. 2.
- [70] R. Singh, "Reliability and performance limitations in sic power devices," *Microelectronics and Reliability*, vol. 46, no. 5-6, pp. 713 – 730, May - June 2006. [Online]. Available : <http://www.sciencedirect.com/science/article/B6V47-4HWXB3M-2/2/02f58ec8df1b660394443def81b857e3>
- [71] M. Bakowski, U. Gustafsson, and Z. Ovuka, "Walk-out phenomena in 6h-sic mesa diodes with sio₂/si₃n₄ passivation and charge trapping in dry and wet oxydes on n-type 6h-sic," *Microelectronics Reliability*, vol. 38, pp. 381 – 392, 1998.
- [72] S. Diahm, "Etude du comportement sous haute température de matériaux polyimides en vue de la passivation de composants de puissance à semi-conducteurs grand gap," Ph.D. dissertation, 2007, thèse de doctorat dirigée par Locatelli, Marie-Laure, Génie électrique Toulouse 3, 2007. [Online]. Available : <http://www.theses.fr/2007TOU30265>
- [73] S. Hascoet, "Mise en oeuvre de nouveaux matériaux d'assemblage dans les modules multipuces de puissance (mcm)," Ph.D. dissertation, Institut National des Sciences Appliquées de Lyon, 2013.
- [74] Intercarat. (2013) Frittage et moulage de pièces en PTFE. [Online]. Available : <http://www.intercarat.com/fr/frittage.php>
- [75] H. Godfroid, "Les métaux en poudre comprimée dits "frittés"." Société des ingénieurs de l'automobile, 1946. [Online]. Available : <http://books.google.fr/books?id=EzR6QwAACAAJ>
- [76] Y. Agniel, "Rôle des propriétés des granules pour la fabrication de pièces de poudres céramiques granulées sans défauts de compaction," Ph.D. dissertation, Institut national des sciences appliquées de Lyon, 1992.
- [77] C. Herring, "Effect of change of scale on sintering phenomena," *Journal of Applied Physics*, vol. 21, no. 4, pp. 301–303, 1950.
- [78] Wikipedia. (2014, Janvier) Loi d'Arrhenius. [Online]. Available : http://fr.wikipedia.org/wiki/Loi_d'Arrhenius

- [79] ——. (2014, Janvier) Propriétés du cuivre. [Online]. Available : <http://fr.wikipedia.org/wiki/Cuivre>
- [80] ——. (2014, Janvier) Propriétés de l'or. [Online]. Available : <http://fr.wikipedia.org/wiki/Or>
- [81] ——. (2014, Janvier) Propriétés de l'argent. [Online]. Available : <http://fr.wikipedia.org/wiki/Argent>
- [82] R. Manepalli, F. Stepniak, S. Bidstrup-Allen, and P. A. Kohl, "Silver metallization for advanced interconnects," *Advanced Packaging, IEEE Transactions on*, vol. 22, no. 1, pp. 4–8, 1999.
- [83] H. Schwarzbauer and R. Kuhnert, "Novel large area joining technique for improved power device performance," *Industry Applications, IEEE Transactions on*, vol. 27, no. 1, pp. 93–95, jan. 1991.
- [84] C. Goebel, P. Beckedahl, and H. Braml, "Low temperature sinter technology die attachment for automotive power electronic applications," in *Automotive Power Electronics*, Paris, 21-22 jun 2006, p. 5. [Online]. Available : www.semikron.com/internet/webcms/objects/pdf/APE2006_Goebel.pdf
- [85] Y. Mei, D. Ibitayo, X. Chen, S. Luo, and G.-Q. Lu, "Migration of sintered nanosilver die-attach material on alumina substrate at high temperatures," in *Proceedings of the IMAPS International Conference and Exhibition on High Temperature Electronics (HITEC 2010)*. Albuquerque, (NM) : IMAPS, May 2010, pp. 26–31.
- [86] J. Steppan, J. Roth, L. Hall, D. Jeannotte, and S. Carbone, "A review of corrosion failure mechanisms during accelerated tests electrolytic metal migration," *Journal of the electrochemical society*, vol. 134, no. 1, pp. 175–190, 1987.
- [87] S. J. Krumbein, "Metallic electromigration phenomena," *Components, Hybrids, and Manufacturing Technology, IEEE Transactions on*, vol. 11, no. 1, pp. 5–15, 1988.
- [88] G. Harsanyi, "Electrochemical processes resulting in migrated short failures in microcircuits," *Components, Packaging, and Manufacturing Technology, Part A, IEEE Transactions on*, vol. 18, no. 3, pp. 602–610, 1995.
- [89] W. F. Gorham, "A new, general synthetic method for the preparation of linear poly-p-xylylenes," *Journal of Polymer Science Part A-1 : Polymer Chemistry*, vol. 4, no. 12, pp. 3027–3039, 1966.
- [90] Comelec. (Décembre 2013) Le parylène - tableaux techniques. [Online]. Available : http://www.comelec.ch/fr/parylene_tableaux.php
- [91] *Failure Mechanisms and Models for Semiconductor Devices*, no. JEP122G, Octobre 2011. [Online]. Available : <http://www.jedec.org/standards-documents/docs/jep-122e>
- [92] B. Boettge, S. Klengel, J. Schischka, G. Lorenz, and H. Knoll, "Microstructural and mechanical characterization of ceramic substrates with different metallization for power applications," in *Integrated Power Electronics Systems (CIPS), 2012, 7th International Conference on*, March 2012, pp. 1–6.
- [93] Wikipedia. (2014, janvier) Relative permittivity. [Online]. Available : http://en.wikipedia.org/wiki/Relative_permittivity

- [94] ——. (2014, Janvier) Electrical resistivity and conductivity. [Online]. Available : http://en.wikipedia.org/wiki/Electrical_resistivity_and_conductivity
- [95] Matweb. (2014, Janvier) Material property data. [Online]. Available : <http://www.matweb.com>
- [96] Wikipedia. (2013, Mars) Rigidité diélectrique. [Online]. Available : http://fr.wikipedia.org/wiki/Rigidit%C3%A9_di%C3%A9lectrique#Cas_particulier_d.27un_isolant_gazeux
- [97] Kyocera, “Amb (active metal bonding) substrate for power module,” Tech. Rep., 2013.
- [98] P. Yimsiri and M. Mackley, “Spin and dip coating of light-emitting polymer solutions : Matching experiment with modelling,” *Chemical Engineering Science*, vol. 61, no. 11, pp. 3496 – 3505, 2006. [Online]. Available : <http://www.sciencedirect.com/science/article/pii/S0009250905009619>
- [99] S. Kraft, A. Schletz, and M. März, “Reliability of Silver Sintering on DBC and DBA Substrates for Power Electronic Applications,” in *Integrated Power Electronics Systems (CIPS), 2012 7th International Conference on*. IEEE, 2012, pp. 1–6.

FOLIO ADMINISTRATIF

THESE SOUTENUE DEVANT L'INSTITUT NATIONAL DES SCIENCES APPLIQUEES DE LYON

NOM : RIVA
(avec précision du nom de jeune fille, le cas échéant)

DATE de SOUTENANCE : 10/07/2014

Prénoms : Raphaël

TITRE : Solution d'Interconnexions pour la Haute Température

NATURE : Doctorat

Numéro d'ordre : AAAAISALXXXX

Ecole doctorale : Électronique, Électrotechnique, Automatique de Lyon

Spécialité :

RESUME :

Le silicium a atteint sa limite d'utilisation dans de nombreux domaines tels que l'aéronautique. Un verrou concerne la conception de composants de puissance pouvant fonctionner en haute température et/ou en haute tension. Le recours à des matériaux à large bande interdite tels que le carbure de Silicium (SiC) apporte en partie une solution pour répondre à ces besoins. Le *packaging* doit être adapté à ces nouveaux types de composants et nouveaux environnements de fonctionnement. Or, il s'avère que l'intégration planaire (2D), composé de fils de câblage et de report de composants par brasure, ne peut plus répondre à ces attentes. Cette thèse a pour objectif de développer un module de puissance tridimensionnel pour la haute température de type bras d'onduleur destiné à l'aéronautique.

Une nouvelle structure 3D originale constituée de deux puces en carbure de silicium, d'attaches par frittage d'argent et d'une encapsulation par du parylène HT a été mise au point. Ses différents éléments constitutifs, les raisons de leur choix, ainsi que la réalisation pratique de la structure sont présentés dans ce manuscrit. Nous nous intéressons ensuite à un mode de défaillance particulier aux attaches d'argent fritté : La migration d'argent. Une étude expérimentale permet de définir les conditions de déclenchement de cette défaillance. Elle est prolongée et analysée par des simulations numériques.

MOTS-CLES : Frittage d'argent - Haute température - Migration d'argent - Module de puissance - *Packaging* - Technologies d'interconnexion 3D

Laboratoire (s) de recherche : Ampère – UMR 5005

Directeur de thèse: Bruno ALLARD

Président de jury :

Composition du jury :

M. AVENAS Y.	Maître de Conférences - HDR (G2ELAB, INP Grenoble)
M. KHATIR Z.	Directeur de Recherche (IFSTTAR, Versailles)
M. ALLARD B.	Professeur (Ampère, INSA de Lyon)
M. BUTTAY C.	Chargé de Recherche CNRS (Ampère, INSA de Lyon)
Mme LOCATELLI M.-L.	Chargée de Recherche CNRS (LAPLACE, Toulouse)
M. WOIRGARD E.	Professeur (IMS, Université de Bordeaux 1)