



HAL
open science

Conception et optimisation de thyristors optiques en carbure de silicium pour des applications d'électronique impulsionnelle

Nicolas Dheilly

► **To cite this version:**

Nicolas Dheilly. Conception et optimisation de thyristors optiques en carbure de silicium pour des applications d'électronique impulsionnelle. Autre. INSA de Lyon, 2011. Français. NNT : 2011ISAL0004 . tel-01128250

HAL Id: tel-01128250

<https://theses.hal.science/tel-01128250>

Submitted on 9 Mar 2015

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

présentée

devant l'INSTITUT NATIONAL DES SCIENCES APPLIQUÉES DE LYON

pour obtenir

LE GRADE DE DOCTEUR

ÉCOLE DOCTORALE : ÉLECTRONIQUE ÉLECTROTECHNIQUE AUTOMATIQUE

FORMATION DOCTORALE : GÉNIE ÉLECTRIQUE

par

Nicolas DHEILLY

Ingénieur de l'INSA de Lyon

Conception et optimisation de thyristors optiques en carbure de silicium pour des applications d'électronique impulsionnelle

Jury :

Rapporteur	P. GODIGNON	Professeur (CNM Barcelone)
Rapporteur	D. ALQUIER	Professeur (LMP Tours)
Examinateur	D. TOURNIER	Maître de conférences (INSA de Lyon)
Examinateur	S. SCHARNHOLZ	Docteur (ISL Saint-Louis)
Président	R. DE DONCKER	Professeur (ISEA Aix-la-Chapelle)
Membre Invité	M. AMIET	Ingénieur (DGA)
Directeur	D. PLANSON	Professeur (INSA de Lyon)

*A ma famille,
A Élodie*

SIGLE	ECOLE DOCTORALE	NOM ET COORDONNEES DU RESPONSABLE
CHIMIE	CHIMIE DE LYON http://sakura.cpe.fr/ED206 M. Jean Marc LANCELIN Insa : R. GOURDON	M. Jean Marc LANCELIN Université Claude Bernard Lyon 1 Bât CPE 43 bd du 11 novembre 1918 69622 VILLEURBANNE Cedex Tél : 04.72.43 13 95 Fax : lancelin@hikari.cpe.fr
E.E.A.	ELECTRONIQUE, ELECTROTECHNIQUE, AUTOMATIQUE http://www.insa-lyon.fr/eea M. Alain NICOLAS Insa : C. PLOSSU ede2a@insa-lyon.fr Secrétariat : M. LABOUNE AM. 64.43 – Fax : 64.54	M. Alain NICOLAS Ecole Centrale de Lyon Bâtiment H9 36 avenue Guy de Collongue 69134 ECULLY Tél : 04.72.18 60 97 Fax : 04 78 43 37 17 eea@ec-lyon.fr Secrétariat : M.C. HAVGOUDOUKIAN
E2M2	EVOLUTION, ECOSYSTEME, MICROBIOLOGIE, MODELISATION http://biomserv.univ-lyon1.fr/E2M2 M. Jean-Pierre FLANDROIS Insa : H. CHARLES	M. Jean-Pierre FLANDROIS CNRS UMR 5558 Université Claude Bernard Lyon 1 Bât G. Mendel 43 bd du 11 novembre 1918 69622 VILLEURBANNE Cédex Tél : 04.26 23 59 50 Fax 04 26 23 59 49 06 07 53 89 13 e2m2@biomserv.univ-lyon1.fr
EDISS	INTERDISCIPLINAIRE SCIENCES- SANTÉ Sec : Safia Boudjema M. Didier REVEL Insa : M. LAGARDE	M. Didier REVEL Hôpital Cardiologique de Lyon Bâtiment Central 28 Avenue Doyen Lépine 69500 BRON Tél : 04.72.68 49 09 Fax :04 72 35 49 16 Didier.revel@creatis.uni-lyon1.fr
INFOMATHS	INFORMATIQUE ET MATHEMATIQUES http://infomaths.univ-lyon1.fr M. Alain MILLE	M. Alain MILLE Université Claude Bernard Lyon 1 LIRIS - INFOMATHS Bâtiment Nautibus 43 bd du 11 novembre 1918 69622 VILLEURBANNE Cedex Tél : 04.72. 44 82 94 Fax 04 72 43 13 10 infomaths@bat710.univ-lyon1.fr - alain.mille@liris.cnrs.fr
Matériaux	MATERIAUX DE LYON M. Jean Marc PELLETIER Secrétariat : C. BERNAVON 83.85	M. Jean Marc PELLETIER INSA de Lyon MATEIS Bâtiment Blaise Pascal 7 avenue Jean Capelle 69621 VILLEURBANNE Cédex Tél : 04.72.43 83 18 Fax 04 72 43 85 28 Jean-marc.Pelletier@insa-lyon.fr
MEGA	MECANIQUE, ENERGETIQUE, GENIE CIVIL, ACOUSTIQUE M. Jean Louis GUYADER Secrétariat : M. LABOUNE PM : 71.70 –Fax : 87.12	M. Jean Louis GUYADER INSA de Lyon Laboratoire de Vibrations et Acoustique Bâtiment Antoine de Saint Exupéry 25 bis avenue Jean Capelle 69621 VILLEURBANNE Cedex Tél :04.72.18.71.70 Fax : 04 72 43 72 37 mega@lva.insa-lyon.fr
ScSo	ScSo* M. OBADIA Lionel Insa : J.Y. TOUSSAINT	M. OBADIA Lionel Université Lyon 2 86 rue Pasteur 69365 LYON Cedex 07 Tél : 04.78.77.23.88 Fax : 04.37.28.04.48 Lionel.Obadia@univ-lyon2.fr

*ScSo : Histoire, Géographie, Aménagement, Urbanisme, Archéologie, Science politique, Sociologie, Anthropologie

Remerciements

Je tiens à remercier M. Philippe GODIGNON et M. Daniel ALQUIER qui ont accepté d'être les rapporteurs de mon travail.

Je remercie également M. Rik W. DE DONCKER d'avoir accepté le rôle de président de mon jury de thèse.

Cette thèse déroulée au laboratoire Ampère de l'INSA de Lyon sous la direction de M. Dominique PLANSON. Ce travail a été possible grâce au soutien financier et moral de la DGA (Direction Générale de l'Armement). Je remercie à ce titre plus particulièrement M. Michel AMIET.

J'adresse mes plus sincères remerciements à M. Pascal BEVILACQUA, en particulier pour la réalisation des différentes platines de test, et des "bondings" des composants. Sa compétence, son professionnalisme, son sens pratique et sa réactivité m'ont permis d'obtenir de nombreux résultats. Je le remercie également pour sa sympathie. C'est très agréable de travailler avec lui.

Je souhaite remercier M. Dominique PLANSON pour son soutien, sa disponibilité et ses précieux conseils sur l'orientation de mon travail. Un grand merci à M. Dominique TOURNIER pour ses conseils et en particulier ses judicieuses remarques sur le manuscrit.

Ces travaux n'aurait pas pu aboutir sans la fructueuse coopération avec l'ISL (Institut Saint Louis). Je suis notamment reconnaissant envers M. Sigo SCHARNHOLZ et M. Gontran PÂQUES pour leur professionnalisme, leur organisation et leur sympathie qui m'a permis de gagner un temps précieux et de travailler dans une ambiance plaisante. Je remercie aussi l'ensemble de l'équipe EHI pour leur accueil. Je remercie également Gontran et Carolin pour leur hospitalité pendant les séjours à Mulhouse.

Je ne voudrais pas oublier Christophe RAYNAUD et ses explications toujours très claires sur la physique du SiC, Pierre BROSSELDARD pour les échantillons de diodes et ses conseils sur la caractérisation des thyristors, Hervé MOREL pour ses explications sur l'OCVD et Mihai LAZAR pour les discussions sur la technologie de fabrication.

Je remercie aussi Minh pour les échanges culturels et culinaires, Gabriel pour ses interprétations de Michel Delpech. Merci également à Fabien, Florian, Rémi et les autres membres de l'équipe EPI du laboratoire pour leur bonne humeur et la bonne ambiance de travail.

Table des matières

Introduction	1
1 Bibliographie	3
1.1 État de l'art de la filière SiC	4
1.1.1 Applications et besoins en électronique impulsienne de l'ISL	4
1.1.2 État de l'art de la filière SiC	5
1.1.2.1 Marché du substrat SiC	6
1.1.2.2 Les composants d'électronique de puissance en SiC .	7
1.2 Le thyristor en électronique de puissance	16
1.2.1 Les modes de fonctionnement du thyristor	16
1.2.2 Différentes déclinaisons du thyristor	18
1.2.2.1 Les thyristors non commandables à l'ouverture . . .	18
1.2.2.2 Les thyristors commandables à l'ouverture	19
1.3 Modèles physiques du carbure de silicium	21
1.3.1 Cristallographie	21
1.3.2 Constante diélectrique	22
1.3.3 Modèles de bande interdite et de masse effective	23
1.3.4 Ionisation incomplète	24
1.3.5 Modèles de mobilité	25
1.3.6 Modèles de génération et recombinaison des porteurs	26
1.3.6.1 Recombinaison Shockley-Read-Hall (SRH)	26
1.3.6.2 Recombinaison Auger	27
1.3.6.3 Modèle d'ionisation par impact	27

1.3.7	Propriétés optiques	29
1.4	Conclusion du premier chapitre	30
2	Conception de thyristors à l'aide de simulations éléments finis	33
2.1	Cahier des charges pour la conception d'une nouvelle protection péri- phérique	34
2.1.1	Caractérisation de thyristors précédemment réalisés au labora- toire Ampère	34
2.1.1.1	Tenue en tension en direct	34
2.1.1.2	Mise en conduction	36
2.1.1.3	Bilan des caractérisations	37
2.1.2	Cahier des charges	37
2.2	Étude de la tenue en tension en mode direct bloqué du thyristor . . .	39
2.2.1	Dimensionnement de la couche de dérive	40
2.2.2	L'état de l'art des protections périphériques pour composants SiC	42
2.2.3	Étude de protections périphériques à base de JTE gravée . . .	44
2.2.3.1	La JTE simple gravée	44
2.2.3.2	La JTE multiple gravée	49
2.2.3.3	La JTE assistée par anneaux et réalisée par gravure .	52
2.2.3.4	Conclusion sur les protections périphériques	56
2.3	Étude de la commutation optique du thyristor	59
2.3.1	Détermination de la longueur d'onde optimale	59
2.3.2	Influence de la durée de vie des porteurs sur le temps de retard	61
2.3.3	Influence des dimensions du thyristor	62
2.3.4	Conclusion	62
2.4	Conclusion du deuxième chapitre	63
3	Réalisation et caractérisation de thyristors en SiC	65
3.1	Première série de thyristors	66
3.1.1	Géométrie des composants	66
3.1.2	Réalisation technologique	67
3.1.3	Évaluation du contact ohmique d'anode	69
3.1.4	Tenue en tension en direct des thyristors	70
3.1.5	La commutation optique des thyristors	71

3.1.5.1	Commutation avec des DELs 330 nm et 340 nm	72
3.1.5.2	Caractéristique statique en conduction des thyristors	76
3.1.5.3	Commutation avec une DEL 365 nm	80
3.1.6	Conclusion sur la première série de thyristors	83
3.2	Deuxième série de thyristors	84
3.2.1	Géométrie des composants	84
3.2.2	Réalisation technologique	89
3.2.3	Évaluation des contacts	93
3.2.4	Tenue en tension en direct des thyristors	95
3.2.4.1	Échantillon TH0401	95
3.2.4.2	Échantillon TH0403	99
3.2.4.3	Conclusion sur les mesures de tenue en tension	102
3.2.5	Commutation optique	102
3.2.5.1	Conclusion sur la deuxième série de thyristors	105
3.3	Mesure de la durée de vie des porteurs	105
3.3.1	La méthode de l'OCVD pour l'estimation de la durée de vie des porteurs	106
3.3.2	Extraction de la durée de vie sur une diode SiC PiN	110
3.3.3	Application de la méthode de l'OCVD au thyristor	113
3.4	Conclusion du troisième chapitre	115
4	Vers les applications d'électronique impulsionnelle	117
4.1	Associations série et parallèle de deux thyristors optiques	118
4.1.1	Description des composants utilisés	118
4.1.2	La mise en série de deux thyristors optiques.	119
4.1.3	Mise en parallèle de deux thyristors	121
4.2	Le thyristor optique pour l'électronique impulsionnelle	122
4.2.1	Impulsion de courant courte	123
4.2.2	Impulsion de courant longue	125
4.3	L'encapsulation des thyristors	126
4.4	Conclusion du quatrième chapitre	128
	Conclusion et perspectives	131
	Bibliographie	135

Introduction

Cette thèse s'inscrit dans le cadre de la collaboration, qui dure depuis plus de 10 ans, entre le laboratoire Ampère et l'Institut franco-allemand de recherches sur l'armement de Saint-Louis (ISL). Elle a été financée par une bourse de la Direction Générale de l'Armement (DGA).

Un des domaines de recherche de l'ISL concerne les alimentations impulsionnelles de très forte puissance, qui trouvent des applications dans le lanceur à rail ou la protection active. Les objectifs principaux de la recherche sur ces alimentations de réduire leur poids, leur encombrement, et leurs pertes, afin de rendre ses applications mobiles.

Les composants de puissance actuellement utilisés dans les alimentations impulsionnelles sont des thyristors en silicium. En parallèle du développement de ces interrupteurs, l'ISL s'intéresse aux semi-conducteurs à grand gap, et en particulier au carbure de silicium (SiC), dont les propriétés physiques permettent théoriquement un gain important en performance des thyristors par rapport à ceux en silicium. Le laboratoire Ampère, dont une équipe a une expérience de près de 20 ans sur la conception de composants de puissance en SiC, coopère donc logiquement avec l'ISL sur ce thème.

Cette coopération a déjà donné lieu à plusieurs thèses sur la conception et la fabrication de composants en SiC, avec un démonstrateur tenant une tension de 4 kV, ainsi que sur le développement d'étapes technologiques nécessaires à leur fabrication. Riche des enseignements de ces différents travaux, ce travail avait pour objectif de concevoir, de réaliser et de caractériser des thyristors optiques en carbure de silicium et d'améliorer les performances démontrées par les précédents

démonstrateurs. La fabrication des thyristors dans les salles blanches de l'ISL et de l'IMTEK (Freiburg), a été possible grâce à l'optimisation des étapes technologiques par Gontran Pâques, doctorant à l'ISL.

Le premier chapitre présente les applications de l'ISL et identifie les caractéristiques importantes des composants pour l'électronique impulsionnelle. L'état de l'art des composants de puissance en carbure de silicium permet ensuite de justifier l'intérêt de l'utilisation de ce matériau pour le domaine de la haute tension et des fortes puissances. Les propriétés et modèles physiques et électriques du carbure de silicium, utiles pour la conception de thyristors, sont enfin présentés.

La conception de thyristors à l'aide de simulations par éléments finis est l'objet du deuxième chapitre. Cette partie traite d'une part de l'optimisation de protections périphériques et de l'étude de leur tolérance aux incertitudes technologiques, et d'autre part de la détermination de la longueur d'onde optimale et de la puissance optique nécessaire pour la mise en conduction optique des thyristors.

Le troisième chapitre détaille la fabrication de deux séries de thyristors optiques, et de leurs caractérisations. Les résultats de la première série permettent de confirmer la faisabilité du thyristor optique. La deuxième série a pour objectif d'expérimenter une des protections présentées dans le chapitre précédent. Ces derniers thyristors auront également pour but d'évaluer le potentiel du thyristor optique SiC dans les applications d'électronique impulsionnelle.

Le dernier chapitre ouvre des perspectives sur les possibilités au niveau de l'application du thyristor optique SiC. Les associations de deux puces en parallèle et en série sont notamment étudiées. Des caractérisations sous impulsions de courant permettent une première évaluation des performances du thyristor optique pour l'électronique impulsionnelle.

Bibliographie

Les applications d'électronique impulsionnelle de l'Institut Saint Louis (ISL) nécessitent des dispositifs électroniques supportant une haute tension et un fort courant pendant des temps brefs. Pour améliorer les performances de ces composants, le développement d'interrupteurs en carbure de silicium (SiC) est une alternative prometteuse. Dans ce chapitre, les besoins de l'ISL et l'état de l'art de l'électronique de puissance en SiC sont tout d'abord présentés. La place du thyristor et de ses principales déclinaisons est ensuite discutée avant de détailler les principaux modèles physiques du SiC qui seront utilisés pour la conception de composants de puissance.



FIGURE 1.1: Modules 50 kJ conçus à l'ISL représentant les différentes évolution au cours du temps. De gauche à droite, les réalisations datent de 1998, 2000, 2001 et 2004

1.1 État de l'art de la filière SiC et besoin en électronique impulsionnelle

1.1.1 Applications et besoins en électronique impulsionnelle de l'ISL

Les travaux de recherche du laboratoire Ampère dans le domaine du composant en SiC pour l'électronique impulsionnelle sont motivés par une forte collaboration depuis plus de dix ans avec le laboratoire de recherche franco-allemand pour l'armement, l'Institut Saint Louis (ISL). Les applications de l'ISL ayant recours à l'électronique impulsionnelle sont nombreuses. Le lanceur électromagnétique à rail, la protection active et l'étude du comportement dynamique des matériaux en sont quelques exemples. L'ISL développe pour ces systèmes des modules [Spa09] composés d'une capacité qui sert de réserve d'énergie et de thyristors et diodes en silicium en série qui permettent de commander cette énergie stockée. Chaque module est capable de stocker et de commuter 50 kJ. Les tensions sont de l'ordre de la dizaine de kilovolts et les courants de quelques dizaines de kiloampères en valeur crête. Le dI/dt maximum admissible est également un paramètre essentiel de ces systèmes. Le nombre de modules utilisés varie selon l'application, allant jusqu'à 200 pour le lanceur à rail le plus puissant. Un des objectifs de l'ISL est de réduire le volume et le poids de ces modules. On peut en voir la progression sur la figure 1.1. Le volume du dernier module conçu est d'environ 15 litres.

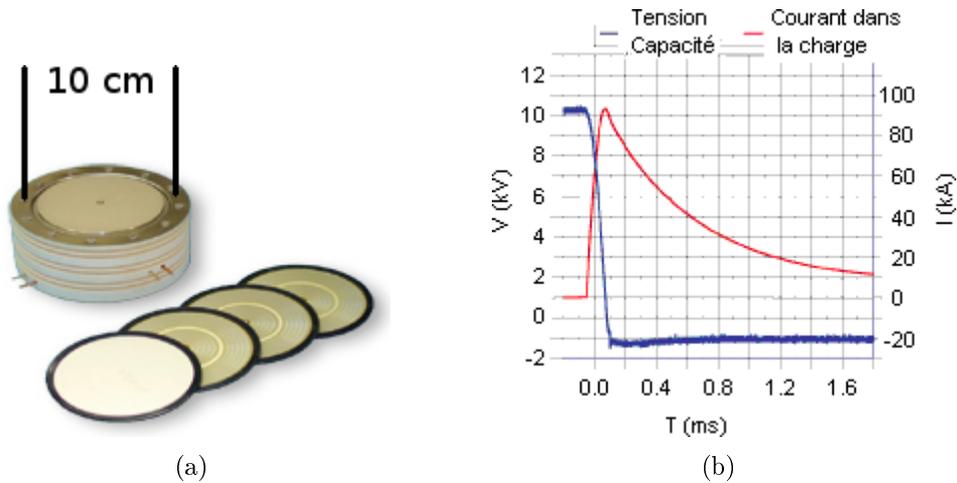


FIGURE 1.2: (a) Photographie d'un multichip thyristor avec son contenu (b) Tension et courant lors d'une commutation du multichip thyristor

Les applications de l'ISL nécessitent donc une électronique complexe avec l'utilisation de plusieurs composants en série dans chaque module, et la mise en parallèle de ces modules. Ces systèmes ont un poids et un volume très important qu'il convient de réduire pour, par exemple, rendre mobiles les applications. L'amélioration des performances des composants à semi-conducteur est donc indispensable. L'ISL codéveloppe avec ABB Switzerland Ltd des interrupteurs à base de silicium. Le dernier développement, qui a permis d'obtenir le module parallélépipédique, est le multichip thyristor (Fig. 1.2). Il est composé de trois thyristors et d'une diode en série. Sa tenue en tension est de 13,5 kV et son courant crête maximum est de 160 kA. Le dI/dt admissible est quant à lui supérieur à 5 kA/ μ s. L'une des possibilités futures, pour augmenter la densité de puissance et simplifier ces systèmes, est l'utilisation de composants fabriqués à partir de semi-conducteur à large bande interdite. Parmi ces nombreux semi-conducteurs, le SiC semble le plus mature en ce qui concerne la technologie de fabrication, et le plus adapté à la haute tension et aux fortes puissances.

1.1.2 État de l'art de la filière SiC

Dans cette partie, l'état de l'art de la filière SiC est résumé de manière synthétique. Les principaux acteurs du marché du substrat sont exposés avant de dresser un état de l'art succinct des composants de puissance en SiC, en précisant leurs

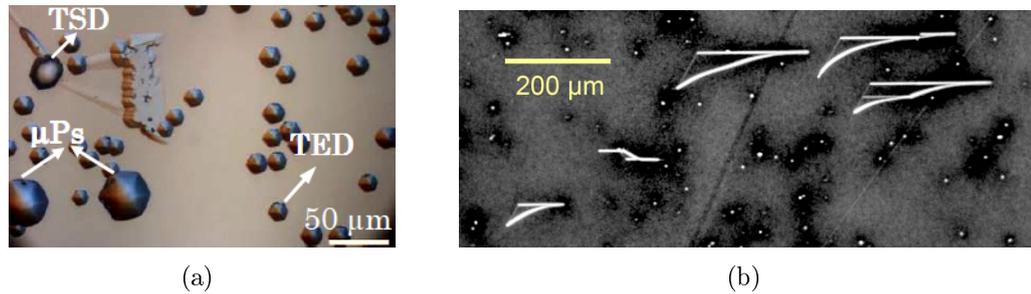


FIGURE 1.3: (a) Image Normarski après gravure au KOH des défauts Threading Screw Dislocation (TSD), Threading Edge Dislocation (TED), et micropore (μPs) [Shr09b]. (b) Images UVPL de Basal Plane Dislocations (BPD) [Sta09].

principales caractéristiques ainsi que certains des verrous technologiques limitant leurs performances.

1.1.2.1 Marché du substrat SiC

La figure 1.4 situe géographiquement les différents fournisseurs de substrat SiC dans le monde. Le tableau 1.1 précise les tailles de substrat disponible pour les polytypes 4H et 6H ainsi que la densité de micropores, indicateur de la qualité du matériau. Le micropore est un défaut tueur pour les composants électronique car il se comporte comme un court-circuit. Les autres défauts principaux sont les dislocations vis (Threading Screw Dislocation, TSD), les dislocations coin (Threading Edge Dislocation, TED) les dislocations suivant le plan de base (Basal Plane Dislocations, BPD) [Pow07]. Les TEDs et TSDs sont visibles sur la figure 1.3(a). Ils ont été préalablement révélés par une gravure humide au KOH à des températures autour de 500 ou 600 °C. Les BPDs sont observables par la technique de la photoluminescence sous ultra-violet (Fig. 1.3(b)) qui a l'avantage d'être non destructrice. Les TSDs causeraient une réduction de la tenue en tension et les BPDs sont susceptible de se transformer en en fautes d'empilement qui entraînent une augmentation de la tension à l'état passant des composants bipolaires. Les TEDs sont supposées être les moins influentes sur les caractéristiques électriques des dispositifs. Les concentrations de ces défauts sont de l'ordre de 10^3 à 10^4 cm^{-2} dans les substrats de Cree® en 2006 [Pow07].

Le marché du substrat SiC est assez largement dominé par Cree® qui est leader en terme de vente et de qualité de matériau. L'achat de la société Intrinsic par



FIGURE 1.4: Carte mondiale des fournisseurs de substrats SiC

Cree® en 2006 a permis la commercialisation de substrats sans micropore. La commercialisation de substrat 6" est envisagée avant 2013. Le deuxième fournisseur en terme de qualité est Sicrystal qui a été racheté par Rohm en juillet 2009. SiCrystal commercialise, comme Cree®, des substrats 4". Nippon Steel semble toujours impliqué dans l'élaboration de substrats mais la vente de ses produits semble réservée à certains grands clients industriels. On peut noter également l'émergence de la Chine dans le domaine, notamment avec Tankeblue, qui affiche une forte volonté de progresser.

Pour fabriquer des composants d'électronique de puissance performants avec un bon rendement, il est aussi nécessaire d'avoir des épitaxies d'une bonne qualité. La qualité de l'épithaxie dépend en partie de la qualité du substrat, mais la propagation de défauts du substrat dans l'épithaxie peut être limitée. Les fournisseurs de substrat n'ont pas toujours d'épithaxies de bonne qualité et certaines sociétés, comme Norstel sont spécialisées dans la croissance d'épithaxie.

1.1.2.2 Les composants d'électronique de puissance en SiC

Les principaux composants d'électronique de puissance réalisés en SiC et leurs performances sont présentés, avec des exemples de réalisation. Quelques-uns sont disponibles commercialement, les autres sont des démonstrateurs réalisés par des laboratoires.

1. BIBLIOGRAPHIE

Fabricant	polytype 4H	Diamètre	micropore (cm^{-2})	polytype 6H	Diamètre (")	micropore (cm^{-2})
Cree®	oui	4 "	0	oui	2 "	NC
SiCrystal	oui	4 "	1	oui	3 "	100
II-VI Inc.	oui	3 "	100	oui	3 "	100
Dow Corning	oui	3 "	NC	non		
Caracal	oui	3 "	NC	oui	3 "	NC
Purebeta™	oui	2 "	30	oui	3 "	100
Tankeblue	oui	3 "	10	oui	2 "	10
Pam-Xiamen	oui	3 "	20	oui	2 "	30
Nippon steel Co.	NC	NC	NC	NC	NC	NC

TABLE 1.1: Liste des fabricants de substrat SiC, pour les deux polytypes les plus courants

1.1.2.2.1 La diode Schottky est le premier composant en carbure de silicium à avoir été commercialisé. Elle a d'abord été commercialisée par Infineon en 2001. Aujourd'hui, deux fournisseurs supplémentaires, Cree® et STMicroelectronics, commercialisent également des diodes Schottky SiC. Le principal avantage de ces composants est d'avoir une gamme de tension plus étendue que les diodes schottky silicium. Ceci permet de remplacer certaines diodes bipolaires silicium par des diode schottky SiC qui ont une charge stockée quasiment nulle. Elles permettent donc une commutation très rapide et un gain de quelques pourcents sur le rendement des onduleurs. La gamme de diodes SiC commercialisée est résumée dans le tableau 1.2.

Le record de tenue en tension d'une diode Schottky est de 10 kV [Zha03b]. Cependant la diode Schottky n'a probablement pas beaucoup d'intérêt au dessus de 3 à 5 kV à cause du mode de conduction unipolaire qui implique forcément des pertes à l'état passant importantes pour des composants haute tension. Un des principaux thèmes de recherche actuels est la stabilité en température du contact Schottky.

Le principal défaut de la diode Schottky pure est sa "saturation" en courant, qui peut causer des problèmes lors des commutations dans les onduleurs. Cette propriété peut rendre nécessaire le surdimensionnement de la diode. Pour résoudre ce problème, la diode JBS est une bonne alternative.

1.1.2.2.2 La diode JBS ou MPS pour Junction Barrier Schottky ou Merged PIN Schottky est un compromis entre la diode Schottky et la diode bipolaire. Le métal d'anode forme la partie schottky sur les zones en contact avec l'épithaxie de

Fabricant	Tenue en Tension (V)	Courant (A)	Charge stockée (nC)
Infineon	300 à 1200	2 à 16	3.2 à 54
Cree®	600 à 1200	1 à 20	3.3 à 122
STMicroelectronics	600	4 à 12	3 à 12

TABLE 1.2: Diodes Schottky SiC commercialisées

type N faiblement dopée. Les îlots de type P fortement dopés, aussi en contact avec l'anode, forment la partie bipolaire (Fig. 1.5(a)). Les avantages d'une telle structure sont une diminution du courant de fuite par rapport à une diode Schottky pure, une chute de tension en fonctionnement normal inférieure à celle d'une diode bipolaire SiC, et enfin une capacité à supporter un surcourant grâce au fonctionnement bipolaire. La conduction bipolaire se remarque sur la caractéristique statique de la diode par une rupture de pente visible sur la figure 1.5(b) entre 4 et 6 V selon la température. La figure 1.5(b) provient des spécifications d'une diode commercialisée par infineon sous l'appellation thinQ™3G. Les paramètres permettant de choisir la tension à laquelle la diode passe en mode bipolaire sont la largeur et la profondeur des îlots de type P.

1.1.2.2.3 La diode bipolaire PIN est le composant qui détient le record de la plus grande tenue en tension avec 19 kV [Sug01]. Elle semble promise aux applications avec une tension supérieure à 3 kV ou 5 kV. Le temps de commutation, due au recouvrement de la diode, est supérieur à celui des diodes Schottky mais est inférieur à celui des diodes bipolaires silicium de même tenue en tension. Les principales limitations sont la faible durée de vie des porteurs, quelques microsecondes au plus [Iva06], la différence de potentiel élevée en direct, et la détérioration de la chute de tension à l'état passant due aux défauts d'empilement ou "Stacking faults". Ces défauts sont des inclusions de polytypes du SiC autres que le 4H dans le cristal. Les défauts d'empilement sont introduits dans l'épitaxie, soit pendant le processus de croissance, soit par une conversion de certaines dislocations selon le plan de base (BPD) par injection d'une quantité importante de porteurs électriques [Max09]. Ces porteurs peuvent être introduits soit électriquement, par polarisation en direct d'une jonction bipolaire, ou optiquement, par excitation avec une source UV [Fuj10]. Les défauts d'empilement issus de la conversion de BPDs

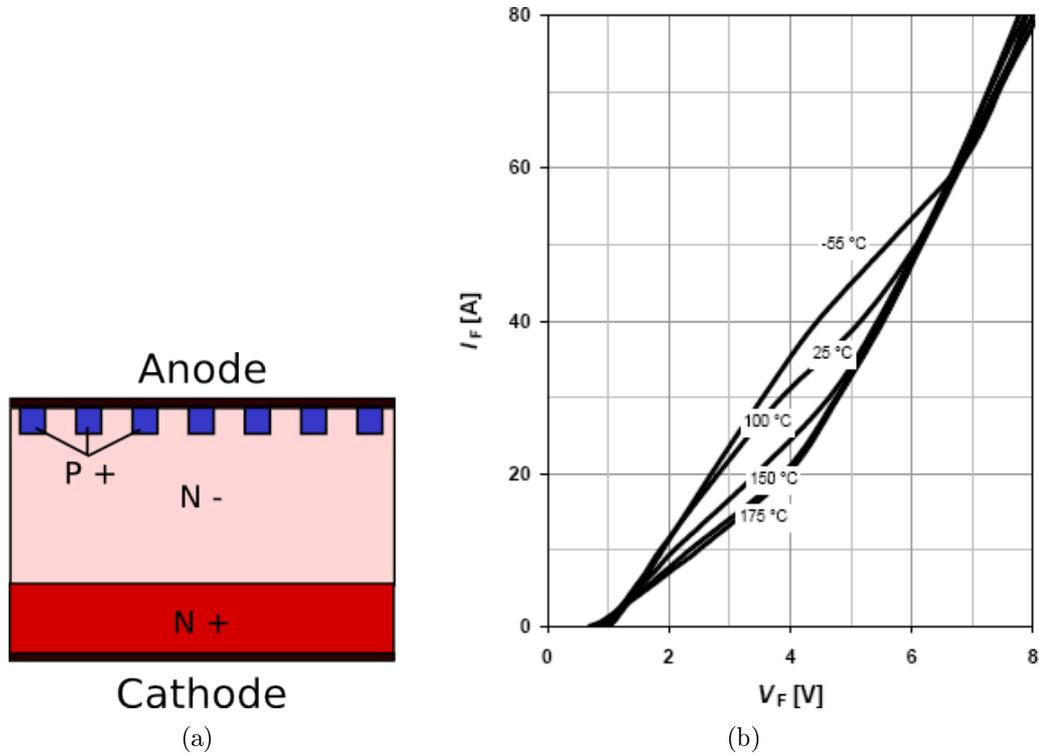


FIGURE 1.5: (a) Schéma de la structure JBS avec le schottky et les zones P+ (b) Caractéristiques statiques d'une diode JBS en direct

peuvent être réparés par recuit, par exemple à 700°C [Cal10]. La diode retrouve alors sa caractéristique d'origine mais se dégrade de nouveau si elle est stressée.

Les principales caractéristiques des différentes diodes réalisées en SiC ont été exposées. Les propriétés des différents interrupteurs, dont aucun n'est pour le moment commercialisé, sont résumées ci-après.

1.1.2.2.4 Le JFET (Junction Field Effect Transistor) est certainement l'un des interrupteurs SiC les plus matures. En effet, SiCED et Semisouth vendent en petite quantité à des laboratoires de recherche, industriels ou universitaires, pour l'évaluation des composants de calibre en tension 1200 V. Il y a deux principaux types de JFET : les normalement bloqués et normalement passants. Les résistances sont de l'ordre de 10 à 20 mΩ.cm² pour les deux types de JFET pour une tenue en tension d'environ 1200 V. Les temps de commutation peuvent être inférieurs à 20 ns.

Les schémas de la figure 1.6 illustrent les deux types de JFET. Le normalement

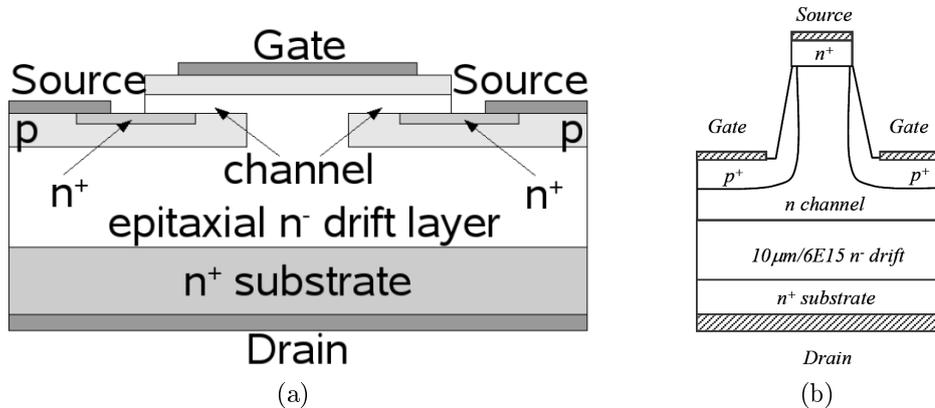


FIGURE 1.6: Exemple de structure d'un JFET normalement passant (a) (issu de [Elp10]) et normalement bloqué (b) (issu de [Rit10])

passant, qui est activement développé par SiCED, possède un canal latéral et un canal vertical. Le normalement bloqué, qui a la préférence de Semisouth, n'a qu'un canal vertical. Ce dernier est plus complexe à réaliser car le canal doit être très étroit pour que le composant soit normalement bloqué. Pour obtenir une résistivité faible, la mise en conduction du JFET normalement bloqué se fait par une polarisation légèrement en direct de la jonction grille source.

Le JFET normalement passant nécessite une adaptation de la commande et de la topologie des systèmes qui sont aujourd'hui adaptées à des composants de puissance normalement ouverts. Un autre inconvénient du JFET de SiCED est la faible marge qu'il y a entre la tension de pincement et celle de percement du canal (punch through) qui impose une commande très précise pour ne pas détruire le composant. De plus, ces tensions varient en température. La plage de tension pour commander le composant, entre la tension de pincement et la tension de punch through, se réduit quand la température augmente.

La recherche sur les JFETs à plus haute tension est également active avec notamment la réalisation d'un composant normalement bloqué tenant 11 kV pour une résistance de $168 \text{ m}\Omega \cdot \text{cm}^2$ [Zha04b].

1.1.2.2.5 Le MOSFET de puissance est le composant SiC sur lequel le plus d'efforts de recherche ont été et sont encore déployés. De nombreux industriels s'y intéressent, notamment Cree, Rohm, Toshiba, General Electric, STMicroelectronics ou encore SiCED.

L'interface entre le carbure de silicium et l'oxyde thermique souffre d'une densité d'états d'interface élevée, de l'ordre de $10^{13} \text{ eV}^{-1}\text{cm}^{-2}$, qui limite la mobilité des électrons dans le canal à des valeurs inférieures à $10 \text{ cm}^2.\text{V}^{-1}.\text{s}^{-1}$. Un recuit de l'oxyde sous monoxyde ou protoxyde d'azote (NO ou N_2O) permet de réduire les états d'interfaces et d'obtenir des mobilités autour de $50 \text{ cm}^2.\text{V}^{-1}.\text{s}^{-1}$ [Sch02]. Une autre technique de nitruration de l'oxyde, qui consiste à implanter de l'azote avant l'oxydation [Dha10], donne une mobilité du même ordre que les recuits sous oxyde d'azote. Ces améliorations permettent de fabriquer des MOSFETs avec une tenue en tension de 1200 V et une résistance spécifique d'environ $10 \text{ m}\Omega.\text{cm}^2$ [Ryu10] à 25 °C.

La fiabilité à haute température de l'oxyde de grille est également l'objet de nombreuses recherches. La hauteur de barrière entre la bande de conduction du SiC et celle du SiO_2 est de 2.7 eV, soit 0.4 eV de moins que pour le silicium. Cette valeur relativement faible serait à l'origine d'un vieillissement rapide de l'oxyde à haute température. Cependant des mesures sur des capacités MOS évaluent à environ 100 ans la durée de vie de l'oxyde à 250°C pour un champ électrique dans l'oxyde de $4 \text{ MV}.\text{cm}^{-1}$ [Mat10]. La fiabilité de l'oxyde est mesurée par TDDB (Time Dependent Dielectric Breakdown) sous fort champ, supérieur à $6 \text{ MV}.\text{cm}^{-1}$, et est extrapolée pour un champ électrique plus faible.

En ce qui concerne la haute tension, un démonstrateur 10 kV a déjà été réalisé avec une résistance spécifique de $128 \text{ m}\Omega.\text{cm}^2$ à l'état passant, et un calibre en courant de 150 mA [Ryu04].

1.1.2.2.6 Le transistor bipolaire ou BJT de puissance est développé activement par la société suédoise Transic qui commercialise ses composants en faible quantité pour les laboratoires de recherches. Ces transistors sont destinés à des applications 1200 V avec un courant de 6 ou 20 A.

Le principal défaut du transistor bipolaire en carbure de silicium est son gain en courant relativement faible, dû en partie à la courte durée de vie des porteurs dans le SiC. Dans la littérature, le gain se situe aujourd'hui aux alentours de 60 pour des transistors 1200 V [Lee09]. Le gain était de plus limité par les états d'interface de l'oxyde de passivation entre la base et l'émetteur. Le même traitement que pour l'oxyde de grille des MOSFETs a permis de l'améliorer [Lee09]. Le plus grand gain obtenu sur des BJTs SiC est 110 avec une base de seulement 250 nm d'épaisseur

Ref	Surface (mm ²)	Courant direct (A)	Chute de tension (V)	à densité de courant (A.cm ⁻²)	Tenue en tension (V)	Protection périphérique
[Cas98]	0,068		3,45	1000	1000	mesa
[Li99]	0,02		4,5	1000	810	mesa
[Aga00b]	0,365	4	3,5	1100	600	anneaux
[Aga00a]	3,14	12	6,5	382	2600	mesa/JTE
[Zor03]					1900	anneaux
[VC03]	0,25		3,66	300	7000	mesa/JTE
[Bro04]	0,4	1,3	13	290	3900	anneaux
[Sug04]	1		6,6	100	12700	mesa/JTE
[Bro05]	0,8	2	13	250	3500	mesa/JTE
[Aga05]	100	300	5,5	300	1770	mesa/JTE
[Sug05]	36	60	5,9	166	5000	mesa JTE
[Aga10]	100	100	3,7	100	9000	mesa/JTE
[Ela10]	16	100	6,3	625	3100	mesa/JTE
[Sun10]	16		3,8	50	8100	mesa/JTE

TABLE 1.3: Résumé chronologique des performances publiées des thyristors SiC. Les données des thyristors réalisés par la collaboration entre Ampère et l'ISL figurent en gras et italique

[Zha08]. Cependant, ce transistor souffre d'une tenue en tension réduite à 240 V (mesure effectuée base ouverte), due au percement de la base.

Des démonstrateurs haute tension existent également, notamment un transistor 9.2 kV ayant une résistance spécifique de 33 mΩ.cm² [Zha04a] et un montage Darlington monolithique 10 kV avec une résistance spécifique de 130 mΩ.cm² [Zha10]. Cette dernière réalisation permet d'avoir un gain en courant de 440, pour un courant de collecteur de 13 A.

En termes de vieillissement, le transistor bipolaire souffre du même problème que les diodes bipolaires avec la propagation des défauts d'empilement lors d'un stress en conduction [Far10]. Ces défauts augmentent la chute de tension à l'état passant et diminuent le gain du composant.

1.1.2.2.7 Le Thyristor est le composant électronique pouvant commuter les plus grandes puissances. Ceci est dû à une forte tenue en tension et à de faibles pertes à l'état passant grâce à sa conduction bipolaire. C'est donc logiquement que l'ISL s'intéresse au thyristor SiC pour ses applications.

Le tableau 1.3 récapitule les performances publiées des thyristors en SiC. Les valeurs de densité de courant prennent en compte la surface totale du compo-

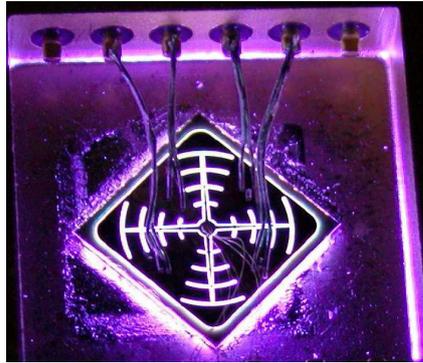


FIGURE 1.7: Photographie d'un des premiers thyristors SiC ayant un surface d' 1 cm^2 en conduction directe [Aga05]

sant, protection périphérique incluse. Cependant, faute d'informations, les trois premières valeurs de densité de courant dans le tableau sont relatives à la surface du contact d'anode. Toutes les données du tableau ont été mesurées à température ambiante. Des recherches sur le sujet sont portées par des scientifiques américains, notamment les sociétés Northrop Grumman [Aga00b, VC03], Cree® [Aga00a, Aga05, Aga10], General Electric [Ela10] ou encore GeneSiC [Sun10]. Les japonais de Kansai Electric [Sug04, Sug05] s'intéressent également au thyristor SiC mais achètent leurs composants à Cree®. Les seules publications européennes sur le thyristor SiC viennent de la collaboration entre l'ISL et Ampère [Zor03, Bro04, Bro05].

Le record de tenue en tension pour un thyristor est de 12,7 kV. La protection périphérique utilisée pour des thyristors ces dernières années est systématiquement une combinaison entre une mesa et une JTE (Junction Termination Extension). Des thyristors d' $1 \times 1 \text{ cm}^2$ ont été fabriqués pour la première fois en 2005 (Fig 1.7) [Aga05]. La chute de tension à l'état passant du thyristor en carbure de silicium étant au minimum de 3 V, la densité de puissance augmente rapidement avec la densité de courant. La plupart des valeurs de densité de courant reportées dans le tableau 1.3 ne pourraient pas être supportées en continu, ou dans des applications de type convertisseur, car l'encapsulation ne permet pas de dissiper de très grandes densités de puissance. Pour l'encapsulation des composants de puissance en silicium actuels, la limite est autour de 300 W.cm^{-2} . Ce problème se pose moins pour les applications impulsives, sauf si la cadence des impulsions est élevée.

Les thyristors en carbure de silicium sont très rapides à la fermeture avec des

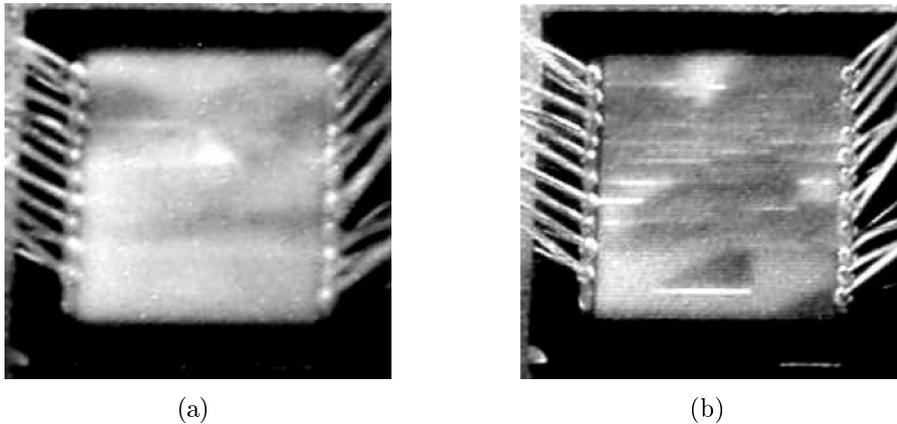


FIGURE 1.8: Emission lumineuse d'un thyristor dégradé en fonctionnement à 150°C (a) et à température ambiante (b). Les fils de chaque côté du composant sont les "fils de bonding". Images issues de [Wan09]

temps de montée du courant d'environ 100 ns et des temps de retard typiquement entre 0,1 et 2 μ s [Aga05, Sug04, Li99, Zor04]. Le thyristor peut aussi être mis en conduction par génération optique de porteurs. Ceci a été expérimenté avec un laser d'une longueur d'onde de 337 nm et des impulsions optiques de 7 ns [Lev02]. Une énergie optique de 15 μ J a permis une commutation en 10 ns d'un thyristor d' 1×1 mm². La quantité de porteurs générée par l'impulsion optique est alors semblable à celle présente dans le composant en conduction statique.

Les temps de commutation à l'ouverture sont généralement entre 0,2 μ s et 3 μ s [Aga01, Aga10, Ryu01, Sug05]. L'ouverture du thyristor nécessite un fort courant, entre 0,1 et 1 fois le courant d'anode. Pour améliorer les performances à l'ouverture, le thyristor a été associé à un MOSFET silicium qui sert à court circuiter la jonction anode gachette [Iva00], le temps de commutation est alors de 0,2 μ s. Une étude basée sur des simulations à éléments finis [Wan09] montre qu'un thyristor N⁺/P/N⁻/P aurait des pertes à l'ouverture plus faibles que la structure P⁺/N/P⁻/N, la plus utilisée en SiC. Cependant un thyristor N⁺/P/N⁻/P aurait une chute de tension à l'état passant plus forte due à la plus grande résistivité du substrat de type P par rapport au substrat de type N.

Comme les autres composants bipolaires SiC, le thyristor est victime de la dégradation de la chute de tension à l'état passant due à la propagation de défauts d'empilement dans la couche de dérivation [Nak09, Aga10]. D'après Nakayama [Nak09], les défauts d'empilement ne sont plus visibles lorsque le thyristor fonc-

tionne à 150°C comme le montre la figure 1.8, et la dégradation n'a donc pas d'effet sur les caractéristiques électriques en conduction à cette température.

Les thyristors SiC ont déjà été expérimentés dans des onduleurs, le plus puissant ayant une puissance apparente de 200 kVA [Sug09]. Les possibilités en termes d'impulsion de courant des thyristors SiC d'une surface de $4 \times 4 \text{ mm}^2$ ont été testées avec des impulsions allant jusqu'à 100 μs [O'B07] et 1 ms [O'B09]. Comparées à celles des thyristors en silicium, les performances en termes de densité de courant sont améliorées dans le cas des impulsions courtes mais sont similaires dans le cas des impulsions d'1 ms. Dans ce dernier cas, la défaillance provenait de la passivation qui a généré un court circuit entre l'anode et la gâchette.

Le thyristor ayant été retenu pour les applications d'électronique impulsionnelle, la suite du manuscrit se focalise sur cet interrupteur et plus particulièrement sur quelques réalisations en silicium.

1.2 Le thyristor en électronique de puissance

Le thyristor est un composant bipolaire dont la structure simplifiée est un empilement de quatre couches N/P/N/P (Fig. 1.9(a)). Le développement des premiers thyristors date des années 1950. Dans ce chapitre, les principaux modes de fonctionnement du thyristor et différentes structures de ce composant seront revues brièvement.

1.2.1 Les modes de fonctionnement du thyristor

Le thyristor est un composant normalement bloqué. Polarisé en direct, avec une tension anode cathode positive, la jonction J2 est en inverse et tient la tension alors que les deux autres sont très légèrement polarisées en direct. Ce mode de fonctionnement correspond au tracé a-b sur la caractéristique statique du thyristor (Fig. 1.10). Polarisé en inverse, pour une tension anode cathode négative, les jonctions J1 et J3 tiennent alors la tension (tracé a-e-f de la figure 1.10).

En considérant l'analogie du thyristor avec deux transistors bipolaires (Fig. 1.9(b)), le passage de l'état direct bloqué à l'état passant a lieu si les bases des deux transistors sont suffisamment alimentées en électrons et en trous. L'injection

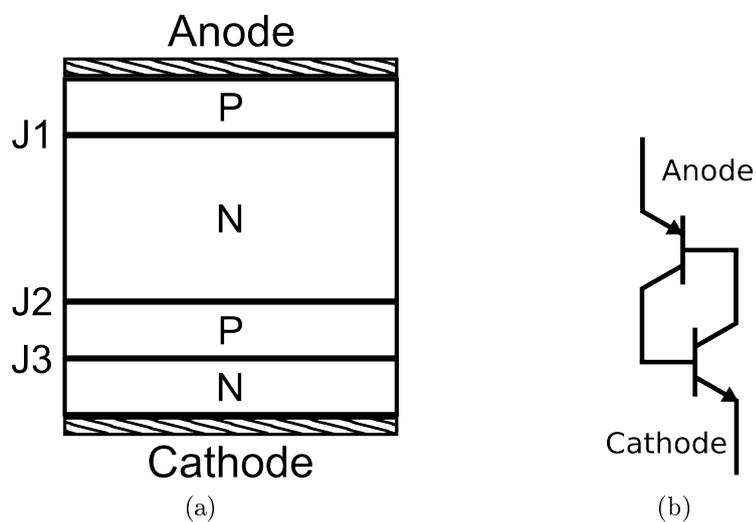


FIGURE 1.9: (a) représentation des couches et des jonction d'un thyristor (b) Schéma de l'analogie utilisant deux transistors bipolaires

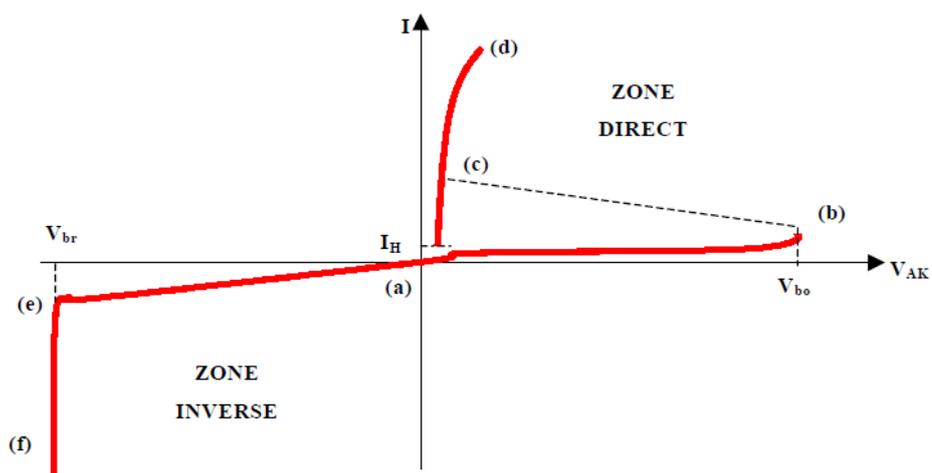


FIGURE 1.10: Caractéristique statique courant-tension du thyristor

de porteurs dans ces bases peut se faire par plusieurs mécanismes tels que la génération par avalanche, la polarisation électrique en direct de l'une des jonctions base émetteur des transistors, l'absorption de photons, ou l'injection de porteurs par effet capacitif lors d'une variation très rapide de la tension à ses bornes. Une fois en conduction (tracé c-d de la figure 1.10), le thyristor le reste sauf si le courant descend en dessous du courant de maintien I_H , appelé aussi courant hypostatique.

Un mode de conduction du thyristor peu connu et la plupart du temps non désiré est le fonctionnement en limitation de courant [Ger92, Azu80, God97]. Pour que ce mode existe, il faut que l'émetteur d'un des deux transistors soit relativement peu dopé et ait donc une mauvaise efficacité d'injection. La base la moins dopée n'entre pas en forte injection et est alors le siège d'un fort champ électrique et la circulation des porteurs est limitée par leur vitesse de saturation.

1.2.2 Différentes déclinaisons du thyristor

1.2.2.1 Les thyristors non commandables à l'ouverture

Appelé aussi SCR (Silicon Controlled Rectifier) ou PCT (Phase Controlled Thyristor), ces thyristors reprennent le principe simple de la structure de la figure 1.9(a) avec une commande électrique par la gâchette, qui est la base dopée P dans le cas d'un dispositif en silicium. Ces composants, non commandables à l'ouverture, sont ceux qui permettent de commuter le plus de puissance mais il sont lents et utilisés uniquement pour des fréquences de commutation inférieures à 100 Hz, comme dans des convertisseurs des liaisons HVDC (High Voltage Direct Current) par exemple. Ces thyristors imposent l'utilisation d'un circuit de protection capacitif en parallèle pour limiter le dV/dt , et un circuit inductif en série pour limiter le dI/dt à la mise en conduction. L'absence du circuit capacitif peut entraîner une mise en conduction non commandée du thyristor. Le circuit inductif est nécessaire pour réguler le courant pendant la phase de propagation du plasma dans toute la surface du thyristor. Son absence peut entraîner une destruction de la structure anode gâchette.

La commande du thyristor principal peut se faire par l'intermédiaire d'un thyristor auxiliaire (Fig. 1.11(a)), intégré sur le substrat, dont la cathode est connectée à la gâchette du thyristor principal. Cette structure, aussi appelée "amplifying gate" (AG) (Fig. 1.11(b)) permet de commander des thyristors de grande taille avec

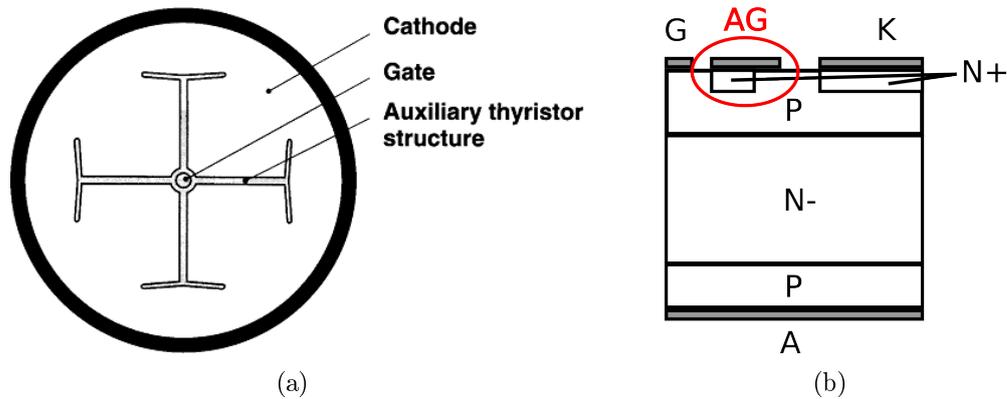


FIGURE 1.11: (a) Exemple de géométrie d'un composant avec thyristor auxiliaire (b) Vue en coupe d'une structure de thyristor avec "Amplifying Gate"

un courant de gâchette modéré. L'effet de cette structure sur les performances du thyristor est étudié dans [San90]. Elle augmenterait les pertes en commutation, réduirait le dI/dt maximum du composant, et diminuerait le temps de délai de mise en conduction.

Infineon a développé des thyristors à commande optique (LTT pour "Light Triggered Thyristor") [Ruf99] avec une protection intégrée contre les surtensions. Il s'agit d'une "BreakOver Diode" (BOD). Elle est située en amont des thyristors auxiliaire et permet de fournir le courant nécessaire à la mise en conduction par effet avalanche, qui, grâce à la géométrie de cette diode, a lieu avant le claquage du composant. Ce composant se destine principalement aux convertisseurs des liaisons HVDC. Il a par ailleurs été évalué pour des applications impulsives [Tul08] mais n'a pas de performances suffisantes en terme de dI/dt . Cependant, il n'a pas été optimisé pour l'électronique impulsive.

1.2.2.2 Les thyristors commandables à l'ouverture

Le plus connu et le plus ancien de ces composants est le GTO (Gate Turn Off Thyristor). Sa capacité à interrompre le passage du courant vient de l'interdigitation fine entre les contacts de cathode et de gâchette. Cette interdigitation, en polarisant en inverse la jonction cathode gâchette, permet une extraction suffisante de porteurs pour interrompre la conduction dans le thyristor. La valeur crête du courant de gâchette lors de la commutation atteint typiquement un cinquième de la valeur du courant conduit par le thyristor. Cette caractéristique nécessite une

commande particulière pouvant fournir un courant important. Le GTO doit être mis en oeuvre avec les mêmes circuits de protection que le thyristor classique.

Les améliorations du GTO visent à réduire les temps de commutation et/ou les courants de commande, dans le but de les utiliser à plus haute fréquence :

- L'IGCT (Integrated Gate Commutated Thyristor) est un GTO avec une connexion de gâchette optimisée pour diminuer son inductance d'accès, et une commande rapprochée conçue pour le composant. Cette évolution permet de viser des applications fonctionnant à des fréquences de quelques kHz contre 500 Hz pour un GTO classique. L'évacuation thermique insuffisante des pertes en commutation peut cependant limiter son utilisation à des fréquences inférieures au kHz.
- Le MCT (MOS Controlled Thyristor) intègre deux transistors MOS qui permettent de fermer et d'ouvrir le thyristor. Dans le schéma équivalent (Fig. 1.12(a)), le N-MOS, connecté entre l'émetteur et le collecteur du transistor NPN, permet d'apporter un courant de base au transistor PNP qui met en conduction le thyristor. Le P-MOS sert à court-circuiter la jonction cathode gâchette pour ouvrir le thyristor et extraire les charges de la base N du thyristor. Ces deux MOS sont intégrés monolithiquement au thyristor et permettent une commande à courant faible du dispositif.
- Le thyristor ETO (Emitter Turn-Off) associe des MOSFETs en série avec la cathode et d'autres court-circuitant la cathode et la gâchette (Fig. 1.12(b)). Ce thyristor est mis en conduction par un courant de gâchette classique mais

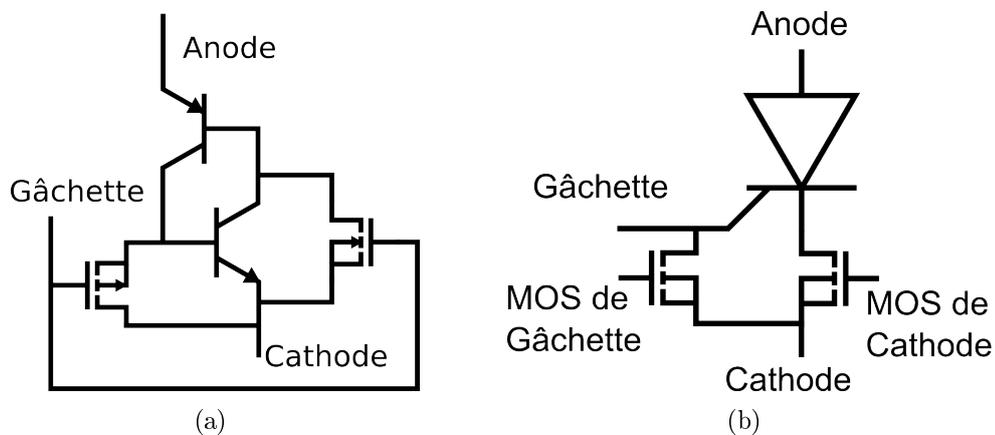


FIGURE 1.12: Schéma équivalent du thyristor MCT (a) et ETO (b)

est ouvert en forçant tout le courant d'anode à passer dans la gâchette par la fermeture du MOSFET de gâchette et l'ouverture le MOSFET de cathode. La configuration est alors équivalente à un transistor bipolaire en base ouverte et l'ouverture du thyristor est donc rapide.

Ces trois évolutions du GTO permettent de raccourcir le temps de commutation à l'ouverture. Ils autorisent également un fonctionnement sans circuit de protection contre le dV/dt . Pourtant, ces composants restent limités en fréquence à cause des pertes en commutations, qui ne peuvent être dissipées thermiquement par les boîtiers pressés standards [Zha03a].

Le thyristor reste le composant ultime pour la haute tension et les forts courants mais n'est pas performant à haute fréquence. L'utilisation du SiC peut permettre d'étendre la gamme de fonctionnement en fréquence et d'augmenter la densité de puissance du thyristor. La suite du manuscrit détaille les principaux modèles physique du SiC.

1.3 Modèles physiques du carbure de silicium

La connaissances de certains paramètres physiques du SiC-4H permettent d'estimer les performances de composant à l'aide de simulations de type éléments finis. Une brève introduction sur la formation cristalline permettra de définir les directions particulières du cristal. Elles sont utilisées pour exprimer l'anisotropie des propriétés du matériau. Les modèles physiques, disponibles dans la littérature et supposés les plus influents sur les caractéristiques du thyristor, seront ensuite détaillés.

1.3.1 Cristallographie

Le carbure de silicium est un empilement de bicouches, appelées aussi plans compacts, d'atomes de silicium et de carbone assemblés de manière tétraédrique. La longueur de la liaison silicium-carbone est de 1,89 Å contre 1,54 Å pour la liaison carbone-carbone et 2,35 Å pour celle silicium-silicium. A partir d'un plan compact Si-C, il existe deux possibilités d'empilement pour le plan suivant. Le choix des empilements successifs définit les polytypes du SiC. En électronique, les polytypes 4H, 3C et 6H (Fig. 1.13) sont utilisés, mais la grande majorité des composants

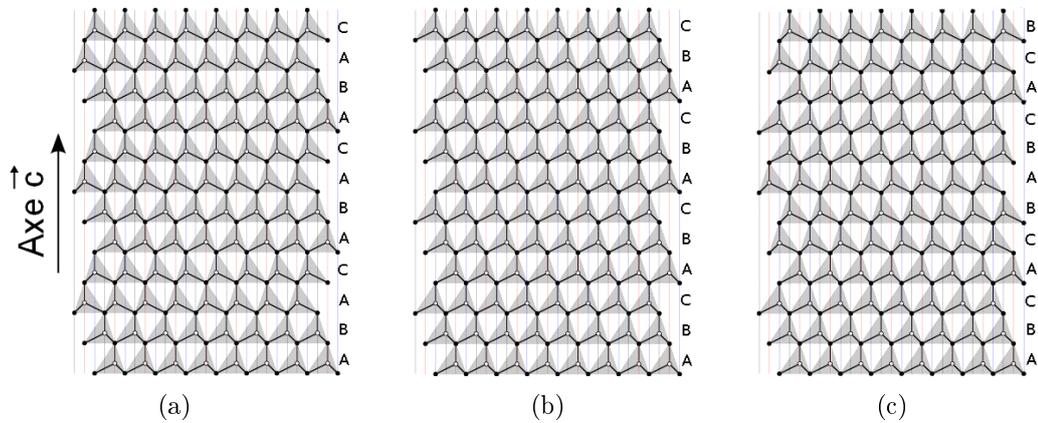


FIGURE 1.13: Représentation des cristaux de carbure de silicium 4H (a), 3C (b) et 6H (c)

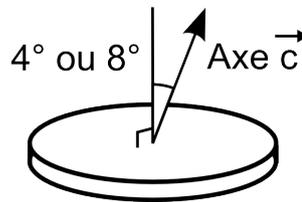


FIGURE 1.14: Schéma de l'orientation de l'axe c sur la majorité des substrats commerciaux.

d'électronique de puissance sont aujourd'hui en 4H. Les propriétés physiques du 4H-SiC sont pour la plupart anisotropiques et sont alors définies dans les directions parallèle et perpendiculaire à l'axe c. L'axe c est celui formé par la liaison carbone silicium entre les plans compacts empilés. Sur la figure 1.13, la direction de l'axe c est verticale. En pratique l'axe c est la direction de croissance des substrats, mais ceux-ci sont désorientés de 4 ou 8° pour la croissance d'épitaxies. La direction de l'axe c forme donc un angle de 4 ou 8° avec la perpendiculaire à la surface des substrats (Fig. 1.14).

1.3.2 Constante diélectrique

N'ayant pas encore été mesurée pour le 4H-SiC, la permittivité relative du 6H-SiC est utilisée [Pat70]. Elle est anisotropique et vaut 10,03 le long de l'axe c et 9,66 dans les directions orthogonales à l'axe c. Une moyenne de ces valeurs sera utilisée pour la simulation, soit $\epsilon_r = 9,78$. A titre de comparaison, la constante diélectrique du silicium est de 11,7 et celle du SiO_2 est de 3,9.

1.3.3 Modèles de bande interdite et de masse effective

La largeur de la bande interdite décroît avec l'augmentation de la température. D'après [Lad00], ce comportement peut être modélisé entre 300 K et 700 K par une approximation linéaire (Eq. 1.1), avec des valeurs de 3,342 eV pour E_{g0} et $3,3 \cdot 10^{-4} \text{ eV.K}^{-1}$ pour α . Ce modèle est construit en prenant la valeur de la largeur de bande interdite du 4H-SiC mesurée dans [Pat65], et en supposant une évolution en température du 4H similaire à celle du 6H trouvée dans [Cho62] et [Cho57].

$$E_g = E_{g0} - \alpha \cdot T \quad (1.1)$$

La largeur de bande interdite est aussi dépendante, dans une certaine mesure, du dopage. Il s'agit du phénomène de réduction de la bande interdite. Il a notamment une influence sur le gain en courant des transistors bipolaires [Dom05] et est donc susceptible d'influencer les propriétés de conduction et de commutation du thyristor. La réduction de la bande interdite en fonction des dopants ionisés a été modélisée en utilisant des calculs théoriques [Lin98], et est représentée sur la figure 1.15(a) pour les donneurs et les accepteurs. Dans le logiciel de simulation, les modèles ont pour variable le dopage et non les dopants ionisés. Il n'est donc pas possible d'utiliser le modèle tel quel. La réduction de la bande interdite ne sera donc pas prise en compte dans la plupart des simulations. Elle pourra néanmoins être approximé à 300K par la courbe de la figure 1.15(b), qui tient compte de l'ionisation incomplète des dopants. Ces courbes peuvent être utilisées par le simulateur sous forme d'un tableau de points.

La variation des densités d'états dans les bandes de valence et de conduction est croissante avec la température selon l'équation 1.2. Les valeurs de $N_C(300K)$ et $N_V(300K)$, issues de [Ray07], sont respectivement de 1.68×10^{19} et $3.30 \times 10^{19} \text{ cm}^{-3}$. Elles ont été calculées à partir des masses effectives théoriques obtenues dans [Per97] qui sont proches de celles expérimentales obtenues par la méthode d'ODCR (Optically Detected Cyclotron Resonance) [Son00, Che97]. Les masses effectives sont fortement anisotropiques mais cette propriété ne peut pas être prise en compte par le logiciel. Une moyenne selon les trois axes est donc utilisée pour obtenir les densités d'états.

$$N_{C,V} = N_{C,V}(300K) \cdot \left(\frac{T}{300K} \right)^{\frac{3}{2}} \quad (1.2)$$

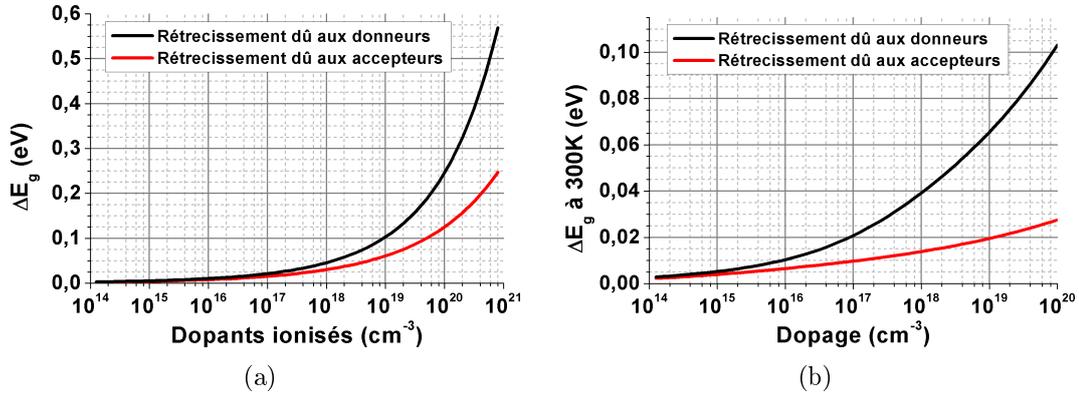


FIGURE 1.15: Réduction de la bande interdite en fonction des dopants ionisés (a) et du dopage pour une température de 300K (b)

1.3.4 Ionisation incomplète

L'ionisation incomplète des dopants est un modèle important pour la simulation des dispositifs en SiC. Contrairement aux espèces dopantes utilisées le plus couramment dans le silicium, celles du carbure de silicium ont des niveaux d'énergie dans la bande interdite relativement profonds. Le modèle d'ionisation incomplète a donc beaucoup d'influence sur les caractéristiques des composants. Le phénomène d'ionisation incomplète est modélisé par les équations 1.3 et 1.4. Les paramètres $g_{A,D}$ et $E_{A,D}$, sont respectivement le facteur de dégénérescence et l'énergie d'activation de l'espèce dopante. Cette dernière est considérée comme indépendante de la concentration.

$$N_{A,D} = \frac{N_{A,D,0}}{1 + g_{A,D} \cdot \frac{p,n}{p,n_1}} \quad (1.3)$$

$$p, n_1 = N_{V,C} \cdot \exp\left(-\frac{\Delta E_{A,D}}{kT}\right) \quad (1.4)$$

Les deux espèces dopantes les plus utilisées pour le SiC sont l'aluminium pour le type P et l'azote pour le type N. Le facteur de dégénérescence de l'aluminium est de 4 et son énergie d'activation de 0,19 eV [Bak97], [Ike80]. L'azote possède deux niveaux donneurs distincts dans le SiC-4H. Le facteur de dégénérescence de ces deux niveaux est 2. Les énergies d'activation sont de 0,052 et 0,092 eV [Göt93]. La prise en compte de plusieurs niveaux d'un même dopant n'étant pas possible avec

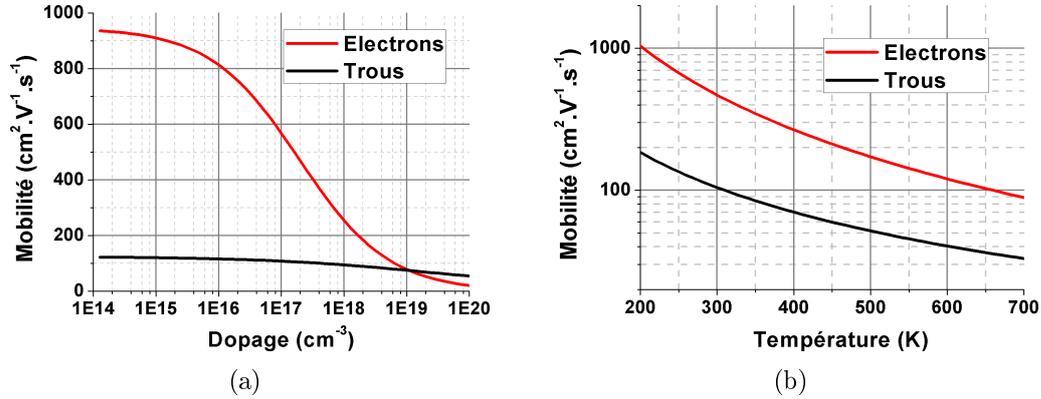


FIGURE 1.16: Mobilité des électrons et des trous en fonction du dopage à 300 K (a) et en fonction de la température pour un dopage de $2 \times 10^{17} \text{ cm}^{-3}$ (b)

Paramètre	Electrons	Trous	Unité
μ_{min1}	0	15,9	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$
μ_{min2}	0	15,9	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$
C_r	$1,94 \cdot 10^{17}$	$1,76 \cdot 10^{19}$	cm^{-3}
α	0,61	0,34	1
μ_L	947	124	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$
ζ	1,962	1,434	1

TABLE 1.4: Paramètres du modèle de mobilité dépendant de la température et du dopage

le simulateur, ces niveaux seront donc modélisés par un unique niveau moyen à 0,07 eV [Bak97].

1.3.5 Modèles de mobilité

La mobilité des porteurs dépend du dopage, de la température et du champ électrique. La variation de la mobilité en fonction du dopage et de la température est modélisée par l'équation 1.5

$$\mu_{dop} = \mu_{min1} + \frac{\mu_L \left(\frac{T}{300}\right)^{-\zeta} - \mu_{min2}}{1 + \left(\frac{N_{tot}}{C_r}\right)^\alpha} \quad (1.5)$$

Les valeurs de ces paramètres, obtenues dans [Sch94], sont détaillées dans le tableau 1.4 pour les électrons et les trous. L'évolution de la mobilité en fonction du dopage et de la température est tracée en figure 1.16. Il est important de noter que

Paramètre	Electrons	Trous	Unité
β_0	0,84	?	1
$v_{sat,0}$	$2,1 \cdot 10^7$?	cm.s^{-1}
$v_{sat,exp}$	0,5	?	1

TABLE 1.5: Paramètres du modèle de mobilité sous fort champ électrique

le modèle prend comme variable les dopants et non les dopants ionisés. La dépendance en température ici considérée ne dépend pas du dopage et n'est pas valide en dessous de 200 K. La mobilité est légèrement anisotrope avec un rapport de 0,83 entre celle perpendiculaire à l'axe c et celle parallèle à l'axe c .

Sous fort champ électrique, la vitesse des porteurs n'est plus le produit de la mobilité par le champ mais sature à une vitesse appelée v_{sat} . Cet aspect est modélisé par une dépendance de la mobilité par rapport au champ selon l'équation 1.6 où μ_{low} est la mobilité calculée par le précédent modèle (équation 1.5). Les valeurs du tableau 1.5 sont reprises de [Ray07]. Les paramètres concernant la vitesse de saturation des trous n'étant pas connus, ils seront pris égaux à ceux des électrons.

$$\mu(E) = \frac{\mu_{low}}{\left[1 + \left(\frac{\mu_{low} \cdot E}{v_{sat,0} \cdot \left(\frac{300K}{T} \right)^{v_{sat,exp}}} \right)^\beta \right]^{1/\beta}} \quad (1.6)$$

1.3.6 Modèles de génération et recombinaison des porteurs

1.3.6.1 Recombinaison Shockley-Read-Hall (SRH)

Les recombinaisons de type SRH sont dues à des défauts profonds dans la bande interdite. Elles sont calculées suivant l'équation 1.8. Le niveau des pièges sera par défaut le milieu de la bande interdite, soit $E_{Trap} = E_g/2$.

$$R^{SRH} = \frac{np - n_i^2}{\tau_p(n + n_1) + \tau_n(p + p_1)} \quad (1.7)$$

$$n_1 = n_i \cdot \exp\left(\frac{E_{Trap}}{kT}\right) \quad (1.8)$$

$$p_1 = n_i \cdot \exp\left(\frac{-E_{Trap}}{kT}\right) \quad (1.9)$$

Les deux autres paramètres régissant les recombinaisons de type SRH sont la durée de vie des électrons et des trous (τ_n et τ_p). Ces paramètres sont très variables selon la qualité du matériau et leur dépendance vis à vis du dopage est peu étudiée dans le SiC. La relation de Scharfetter (équation 1.10), qui est une description empirique utilisée pour le silicium, permet de décrire cette dépendance. Par défaut, les valeurs des paramètres N_0 , γ , τ_n et τ_p seront pris égaux respectivement à 3.10^{17}cm^{-3} ; 0,3; 500 ns et 100 ns. La durée de vie des porteurs minoritaires varie également en température. Selon [Uda07], dans le SiC, elle croît en T^2 entre 300 et 700 K et en T^4 entre 700 et 1000 K. La durée de vie peut être estimée par des méthodes électriques, telles que la charge de recouvrement d'une diode et l'OCVD (Open Circuit Voltage Decay) ou optiques, telles que la μ -PCD (microwave photoconductivity decay) et la TRPL (time-resolved photoluminescence). Les durées de vie reportées les plus longues sont autour de 10 μs [Shr09a].

$$\tau_{n,p} = \frac{\tau_{n,p0}}{1 + \left(\frac{N_{\text{tot}}}{N_0}\right)^\gamma} \quad (1.10)$$

1.3.6.2 Recombinaison Auger

La recombinaison Auger est un mécanisme qui implique trois porteurs. La recombinaison d'un électron et d'un trou apporte de l'énergie à un autre porteur (électron ou trou). Ce type de recombinaison peut avoir lieu lorsqu'il y a une forte densité de porteurs, notamment en régime de forte injection. Ce phénomène est modélisé par l'équation 1.11 et les coefficients C_n et C_p ont été évalués à respectivement 5 et $2 \times 10^{-31} \text{cm}^6 \cdot \text{s}^{-1}$ [Gal98].

$$R^A = (C_n n + C_p p) (np - n_i^2) \quad (1.11)$$

1.3.6.3 Modèle d'ionisation par impact

Les porteurs libres (électrons ou trous) sous un champ électrique ont une énergie croissante avec leur vitesse. Si l'énergie accumulée pendant leur libre parcours est suffisante pour ioniser l'atome qu'il percute, il y a alors ionisation par impact. Ce phénomène peut entraîner le claquage de la jonction. Ce mécanisme est décrit par le coefficient M de multiplication du courant (équations 1.12, 1.13, 1.14). Dans ces équations, $I_{n,p}$ représente l'intégrale d'ionisation, E le champ électrique, X_N et

1. BIBLIOGRAPHIE

	a_n cm ⁻¹	b_n V.cm ⁻¹	δ_n 1	a_p cm ⁻¹	b_p V.cm ⁻¹	δ_p 1
Konstantinov [Kon97]	$4,2 \times 10^5$	$1,63 \times 10^7$	1	$1,67 \times 10^7$	$1,67 \times 10^7$	1
Raghunathan [Rag97]				$2,5 \times 10^6$	$1,48 \times 10^7$	1
Ng [Ng03]	$1,98 \times 10^6$	$9,46 \times 10^6$	1,42	$4,38 \times 10^6$	$1,14 \times 10^7$	1,06
Hatakeyama [Hat04]	$1,76 \times 10^8$	$3,3 \times 10^7$	1	$3,41 \times 10^8$	$1,6 \times 10^7$	1
Loh [Loh08]	$2,78 \times 10^6$	$1,05 \times 10^7$	1,37	$3,51 \times 10^6$	$1,03 \times 10^7$	1,09

TABLE 1.6: Paramètres proposés dans la littérature pour les coefficients de l'équation 1.14, de modélisation du phénomène d'ionisation par impact

X_P les limites de la zone de charge d'espace et α_n et α_p sont les coefficients d'ionisation des électrons et des trous. $a_{n,p}$, $b_{n,p}$ et $\delta_{n,p}$ sont les coefficients dont les valeurs sont entrées dans le fichier de paramètres du simulateur.

$$M = \frac{1}{1 - I_{n,p}} \quad (1.12)$$

$$I_n = \int_{X_N}^{X_P} \alpha_n(E) \cdot \exp\left(\int_x^{X_P} (\alpha_n(E) - \alpha_p(E)) dx'\right) dx \quad (1.13)$$

$$\alpha_{n,p} = a_{n,p} \cdot \exp\left[-\left(\frac{b_{n,p}}{E}\right)^{\delta_{n,p}}\right] \quad (1.14)$$

Les coefficients d'ionisation du polytype 4H du carbure de silicium ont fait l'objet de plusieurs études [Kon97, Rag97, Ng03, Hat04, Loh08]. Les différents jeux de paramètres proposés par ces travaux figurent dans le tableau 1.6, et la dépendance des coefficients d'ionisation en fonction de l'inverse du champ électrique est représentée en figure 1.17. Ces coefficients sont très importants pour l'estimation de la tenue en tension des dispositifs par la simulation. Dans le 4H-SiC, l'ionisation par impact des trous est plus forte que celle des électrons. Parmi ces paramètres, ceux de Raghunathan semblent clairement optimistes. Sauf indication contraire, les coefficients de Konstantinov ont été utilisés dans les simulations.

Les valeurs du tableau 1.6 concernent un champ électrique perpendiculaire à la surface du substrat, soit une direction formant un angle entre 0 et 8° avec l'axe c. L'anisotropie des coefficients d'ionisation a fait l'objet d'une seule étude [Hat04]. Ils seraient supérieurs dans une direction orthogonale à l'axe c, et favoriserait donc un claquage précoce en cas de champ électrique latéral fort.

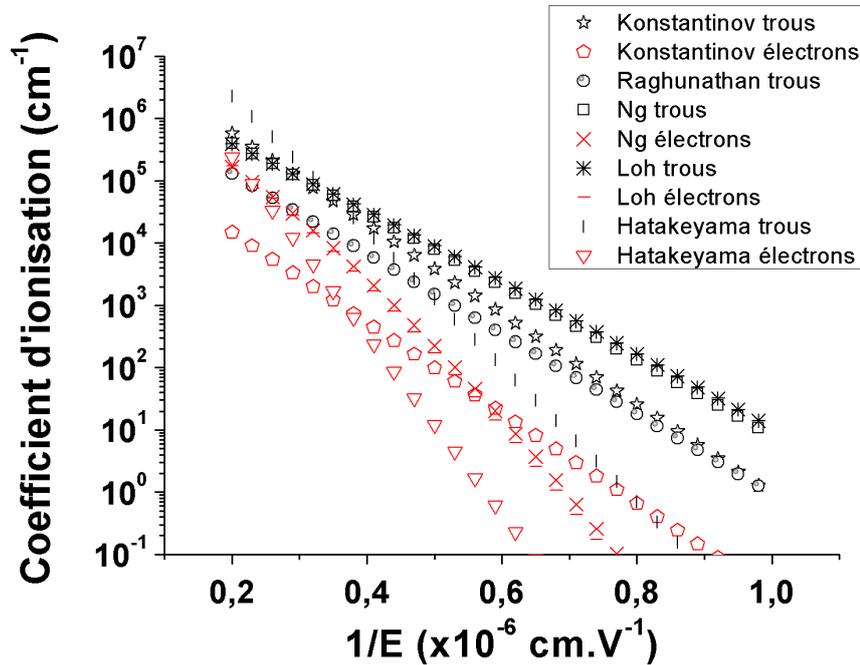


FIGURE 1.17: Coefficients d'ionisation pour les électrons et les trous reportés dans la littérature

1.3.7 Propriétés optiques

L'un des objectifs de cette thèse est la réalisation de thyristors à commande optique directe. Pour évaluer les puissances et les longueurs d'onde requises pour la commutation, les propriétés optiques du 4H-SiC doivent donc être implémentées dans le logiciel de simulation. Les données nécessaires à la simulation de la génération optique de porteurs sont les parties réelles et imaginaires de l'indice de réfraction complexe pour les différentes longueurs d'onde envisagées. Seules les longueurs d'ondes correspondantes à des énergies photoniques supérieures à la bande interdite du 4H-SiC sont intéressantes car elles sont susceptibles de générer des porteurs efficacement. La figure 1.18 montre les paramètres utilisés pour la partie réelle (n) et imaginaire (k) de l'indice de réfraction. Entre ces points, entrés sous la forme d'un tableau, le simulateur réalise une interpolation linéaire. La partie réelle a été déduite du modèle pour des longueurs d'onde entre 450 et 700 nm trouvé dans [Sha71]. Ce modèle a été supposé valide jusqu'à 300 nm, sachant que celui pour le 6H correspond bien à des valeurs mesurées par ailleurs [Cho68] pour des longueurs d'ondes proche de 300 nm. La partie imaginaire a été déduite de la relation 1.15 en prenant les valeurs de coefficient d'absorption (α) reportées

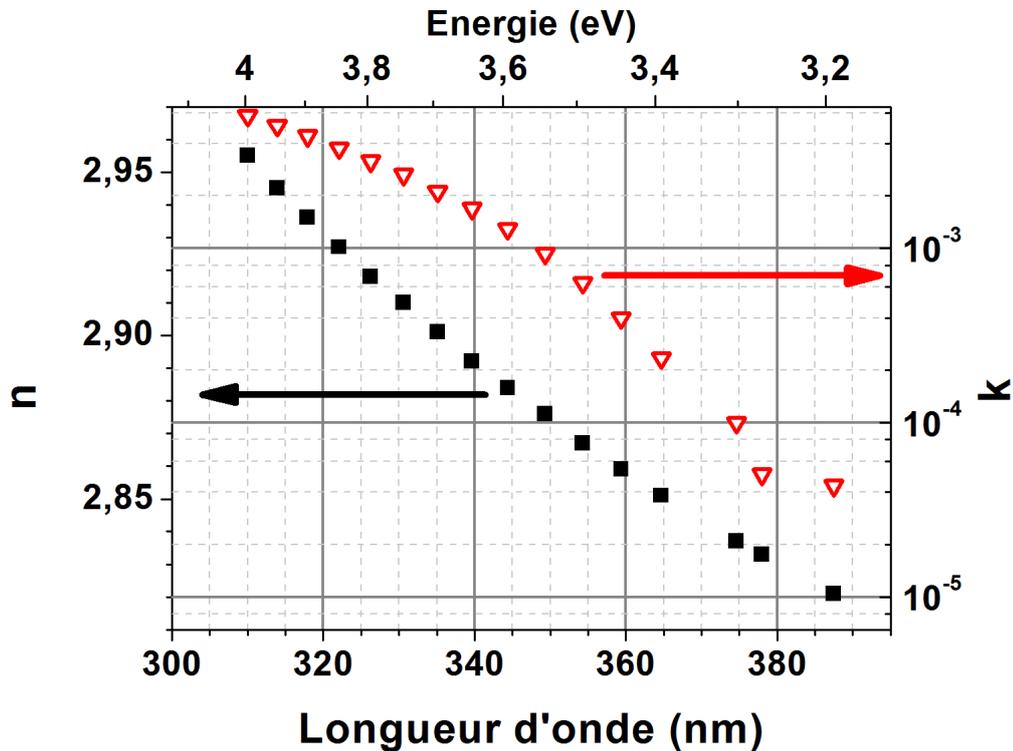


FIGURE 1.18: Indice de réfraction complexe du 4H-SiC (partie réelle n et partie imaginaire k)

dans [Sri99]. Le coefficient d'absorption est l'inverse de la longueur de pénétration qui correspond à l'épaisseur de matériaux qu'il faut traverser pour avoir une atténuation de 63 % de l'intensité lumineuse. La longueur de pénétration dans le SiC-4H passe de 8,4 μm à 325 nm à 69 μm à 356 nm.

$$k = \frac{\alpha\lambda}{4\pi} \quad (1.15)$$

L'absorption du SiC varie également avec la température. Cette variation a été étudiée pour une longueur d'onde de 355 nm entre 300 et 700 K [Gal02]. L'absorption croît selon un polynôme d'ordre 2 sur cette gamme de température, et est multipliée par 3 entre 300 et 600 K.

1.4 Conclusion du premier chapitre

Les besoins généraux de l'ISL en terme de composant de puissance ont été définis. Les dispositifs doivent tenir une tension de quelques kV et être capable de

passer un très fort courant pendant une durée courte, de l'ordre de la ms. Les solutions actuelles pour répondre à ces exigences ont été abordées et la nécessité de rendre plus compacte le système a été mise en évidence.

L'état de l'art de la filière SiC a permis d'évaluer le potentiel de l'électronique de puissance à base de ce semi-conducteur grand gap. Les démonstrateurs divers reportés dans la littérature montrent que les propriétés intrinsèques du SiC permettent, avec le même type de composant qu'en silicium, d'étendre la plage de fonctionnement en terme de tenue en tension, de densité de courant, ou de fréquence de fonctionnement.

L'intérêt du SiC pour la réalisation de composants de puissance ayant été exposé, divers exemples de thyristor en silicium ont permis de mettre en avant ce type de composant pour la haute tension et les forts courants, et de cerner ses limites lorsque la fréquence de commutation augmente.

Enfin, les propriétés physiques et électriques du SiC ont été détaillées par l'intermédiaire des modèles qui seront utilisés pour concevoir les thyristors, grâce à des simulations éléments finis. Ce dimensionnement est l'objet du chapitre suivant.

Conception de thyristors à l'aide de simulations éléments finis

La recherche bibliographique a montré l'intérêt potentiel du carbure du silicium pour des applications d'électronique impulsionnelle. Les paramètres physiques du SiC ont également été identifiés et vont être très utiles pour concevoir de nouveaux thyristors. Ce chapitre s'appuie sur les caractérisations de thyristors planars précédemment réalisés au laboratoire Ampère. Ces mesures et les différentes contraintes technologiques de la salle blanche où sont réalisés les thyristors, permettent d'établir un cahier des charges pour la conception d'une nouvelle protection périphérique. Un bref état de l'art sur ce sujet permettra d'identifier différentes alternatives pour cette terminaison. L'optimisation de deux types de protection périphérique est ensuite détaillée. Enfin, la dernière partie du chapitre propose une étude originale sur la simulation de la mise en conduction optique en SiC du thyristor pour estimer les puissance et longueur d'onde nécessaires à la commutation.

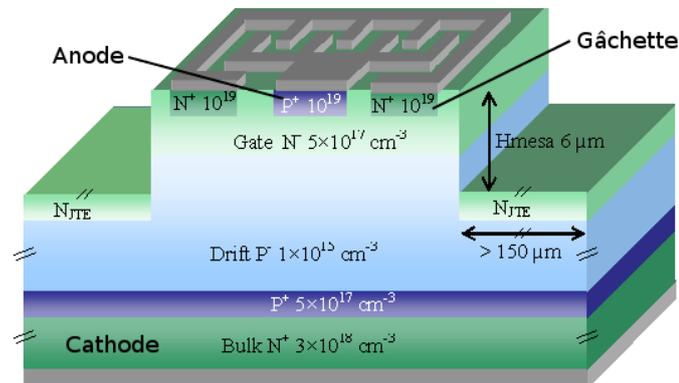


FIGURE 2.1: Structure des thyristors planars [Van06]

2.1 Cahier des charges et motivations pour la conception d'une nouvelle protection périphérique

Des thyristors précédemment fabriqués au laboratoire Ampère ont été caractérisés en début de thèse. Les résultats de ces caractérisations ont permis d'orienter et d'argumenter certains choix de conception. En plus de ces observations, les contraintes liées à la salle blanche de l'ISL ont été prises en compte pour dresser un cahier des charges qui sera nécessaire pour la conception d'une nouvelle protection périphérique.

2.1.1 Caractérisation de thyristors précédemment réalisés au laboratoire Ampère

Les thyristors réalisés par H.Vang sont des thyristors planars (Fig.2.1) conçus par P.Brosselard [Bro04]. Ces thyristors ont la particularité d'avoir une anode implantée. La prise de contact de gâchette et la JTE sont également réalisées par implantation. La protection périphérique utilisée est une combinaison d'une mesa et d'une JTE.

2.1.1.1 Tenue en tension en direct

La tenue en tension en mode direct bloqué a été mesurée pour tous les thyristors du quart de wafer à température ambiante. Les composants ne sont pas passi-

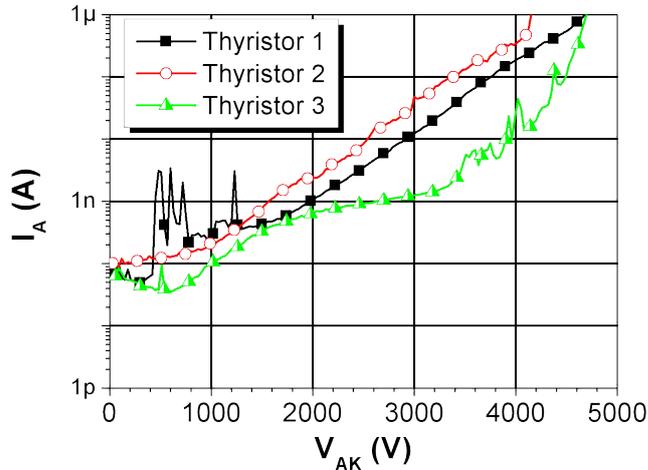


FIGURE 2.2: Caractéristique en mode direct bloqué des thyristors tenant la plus forte tension

vés et les mesures ont été réalisées sous pointes dans le fluide perfluoropolyether galdenTM servant ici de passivation primaire, afin d'éviter des claquages prématurés dans l'air. La tenue en tension est définie ici comme la tension pour laquelle le courant de fuite mesurée est de $1 \mu A$ pour les composants les plus petits ($0,76$ et $1,08 \text{ mm}^2$) et $4 \mu A$ pour les plus grands ($1,64$ et $2,84 \text{ mm}^2$), ce qui correspond à une densité de courant d'environ $10^{-4} \text{ A.cm}^{-2}$. La meilleure tenue en tension est d'un peu plus de 4600 V (Fig.2.2).

La figure 2.3 représente la répartition des composants sur le quart de substrat selon leur plage de tenue en tension. La plupart des thyristors de la partie gauche des champs E et F ont une tenue en tension très faible. Ceci est probablement lié aux tâches rugueuses présentes localement en surface. Ces tâches se sont formées lors du recuit post implantation (voir photo prise par H.Vang en figure 2.4).

La figure 2.5 montre la répartition de la tenue en tension des composants, pour chaque taille de thyristor. La taille est définie ici par la surface totale du composant, protection périphérique comprise. Bien que le taux de thyristors de $1,08 \text{ mm}^2$ tenant la tension soit bien plus faible que celui des thyristors de $0,76 \text{ mm}^2$, on ne peut pas conclure sur une relation entre la taille des composants et leur pourcentage de tenue en tension car les thyristors les plus grands ($1,64$ et $2,84 \text{ mm}^2$) ont des taux sensiblement égaux à ceux des plus petits ($0,76 \text{ mm}^2$). Les défauts du matériau de base se traduisent généralement par un pourcentage de dispositif défaillant croissant avec la taille de ceux-ci [Tou05]. En effet, pour une certaine densité de défauts,

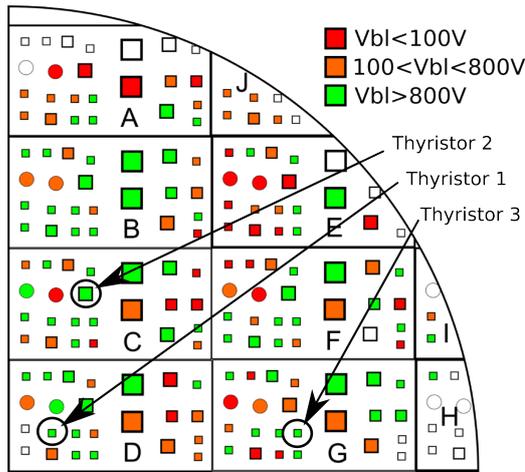


FIGURE 2.3: Localisation des composants selon leur tenue en tension (Vbl)

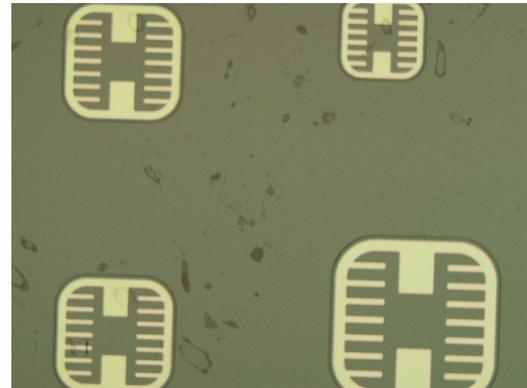


FIGURE 2.4: Rugosité en surface due au recuit post implantation

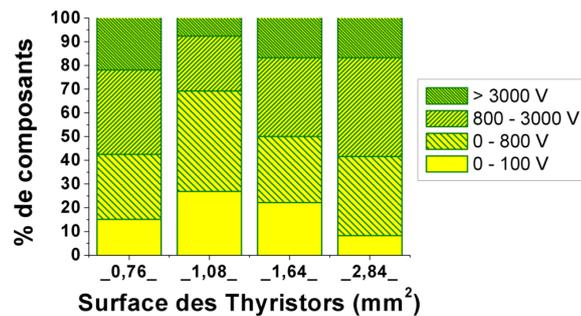


FIGURE 2.5: Répartition des tenues en tension pour les différentes tailles de composants

plus un composant est grand, plus sa probabilité de se trouver sur un défaut est grande. Les défaillances de ces thyristors ne semblent donc pas être uniquement dues à des défauts du matériau de base, mais aussi à un problème de procédé technologique.

2.1.1.2 Mise en conduction

Il s'est avéré impossible de mettre en conduction les thyristors planar. Pour trouver une explication, la caractéristique d'une jonction anode gâchette a été mesurée et est tracée en figure 2.6. Le courant de fuite en inverse est élevé (0,05 mA à -5 V) et la tension de seuil est mal définie et inférieure à 2 V. Le comportement redresseur ne semble donc pas être celui d'une diode bipolaire de bonne qualité. La jonction anode gâchette étant médiocre, il ne peut pas y avoir une injection de

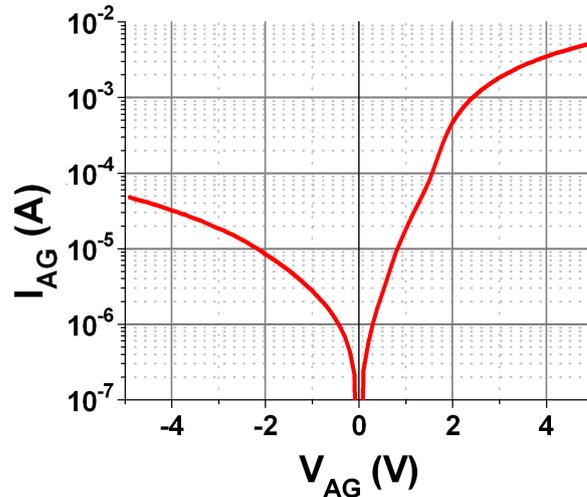


FIGURE 2.6: Caractéristique statique d'une jonction anode gâchette

trous suffisante dans la gâchette pour permettre la mise en conduction du thyristor. Une explication possible de la qualité de la jonction serait que l'implantation ou l'activation des dopants de l'anode ne se soit pas correctement déroulée.

2.1.1.3 Bilan des caractérisations

La protection périphérique des composants de cet échantillon s'avère dans certains cas satisfaisante mais en regardant l'ensemble des thyristors, moins de 20% d'entre eux tiennent une tension supérieure à 3000 V. Ce faible taux ne peut s'expliquer uniquement par des défauts initialement présents dans le matériau. Des problèmes liés à la réalisation technologique de l'implantation notamment peuvent expliquer ce faible rendement et l'impossibilité de les mettre en conduction. En effet, l'implantation endommage la structure du matériau et le recuit post implantation à très haute température (1800°C) ne parvient que partiellement à réparer le matériau. De plus, une incertitude non négligeable existe sur le taux de dopants implantés qui sont finalement électriquement actifs dans le matériau.

2.1.2 Cahier des charges

Compte tenu des résultats de la caractérisation des thyristors planars, l'implantation de l'anode semble être un mauvais choix pour obtenir une bonne jonction anode gâchette. De plus, la littérature montre que l'efficacité d'injection d'une

diode PIN est moins bonne lorsque la jonction est réalisée par implantation que lorsqu'elle est réalisée par épitaxie [Los09]. La jonction anode gâchette du thyristor sera donc formée par épitaxie. Les thyristors seront réalisés dans la salle blanche de l'ISL, en utilisant l'équipement de gravure RIE (Reactive Ion Etching) de l'IM-TEK (Institut für Mikrosystemtechnik) de Freiburg en Allemagne. En plus du fait que l'implantation dégrade le matériau, il n'existe pas de procédé d'implantation optimisé pour le SiC dans ces salles blanches et cette technique de fabrication ne sera donc pas disponible. Par ailleurs, les procédés de lithographie et de gravure qui ont été développés à l'ISL, et l'expérience accumulée sur l'alignement d'échantillons de $1 \times 1 \text{ cm}^2$ permettent de concevoir des dispositifs avec des marges latérales entre niveaux de masque d'environ $3 \mu\text{m}$.

Concernant les performances des composants, la tenue en tension et la capacité à supporter un fort courant impulsionnel sont les principaux objectifs. Pour réaliser le premier, une protection périphérique efficace et tolérante aux incertitudes technologiques devra être conçue. Pour satisfaire le second, le choix de la mise en conduction optique a été effectué, notamment pour éviter les problèmes de passivation entre anode et gâchette [O'B09]. Ce type de déclenchement pourrait en effet permettre d'évaluer le réel potentiel du SiC en termes d'impulsion de courant. Le rôle de la simulation dans ce cas sera d'estimer la puissance optique nécessaire à la commutation, principalement en fonction de la longueur d'onde de la source lumineuse.

Pour résumer, les simulations par éléments finis permettront de concevoir des composants satisfaisants les exigences suivantes :

1. Obtenir une protection périphérique avec une efficacité supérieure à 90%. L'efficacité de protection est le rapport entre la tenue en tension du composant avec protection et celle de la structure idéale qui est une jonction plane parallèle.
2. Garantir une bonne efficacité vis à vis des incertitudes sur la réalisation technologique.
3. Ne pas recourir à l'implantation ionique
4. Conserver une marge technologique de $3 \mu\text{m}$ entre les géométries d'un même niveau et entre les géométries de 2 niveaux de masque différents.
5. Rendre possible le déclenchement optique par des sources lumineuses commercialement disponibles.

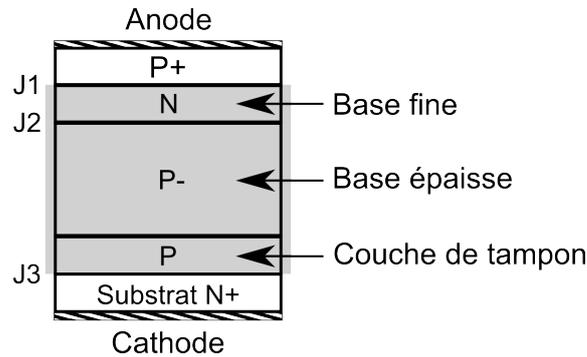


FIGURE 2.7: Structure classique d'un thyristor asymétrique SiC. Le rectangle grisé représente la partie utilisée pour les simulations en mode direct bloqué.

2.2 Étude de la tenue en tension en mode direct bloqué du thyristor

La structure de base du thyristor SiC (Fig. 2.7) est un substrat N fortement dopé, qui constitue la cathode, sur lequel sont épitaxiées 4 couches : la couche de tampon de type P modérément dopée, la base épaisse de type P faiblement dopée, la base fine de type N modérément dopée et l'anode de type P fortement dopée. Cette structure est l'opposé au niveau des types de dopant de celle utilisée en silicium. En effet, Le type du substrat est imposée par la forte résistivité des substrats P en SiC qui pénaliserait la chute de tension à l'état passant. L'asymétrie du thyristor, introduite par la couche de tampon de type P, permet de tenir une tension en direct plus élevée pour une même épaisseur de la couche de dérive (base épaisse P). Le choix de cette structure fait partie du travail de thèse de N. Arssi [Ars02]. Une conséquence de cette asymétrie est que la tenue en tension en inverse du thyristor est bien plus faible que celle en direct, ce qui n'est pas une contrainte compte tenue de l'application visée. Dans cette structure, seule la jonction (J2) entre la base N, qui est la gâchette, et la base P nécessite une terminaison spécifique pour obtenir une tension de blocage en direct élevée. Pour dimensionner la tension de blocage et la protection périphérique du thyristor, seule la partie grisée de la structure de la figure 2.7 sera simulée, car elle seule supporte la tension en direct. Se limiter à cette partie permet de simplifier les simulations et d'éviter certains problèmes de convergence.

Le critère pour définir la tension de blocage a été choisi comme l'intégrale d' i_{o}

nisation des trous valant 1. Le dimensionnement de la couche de dérivation est abordé dans un premier temps. Les différentes protections périphériques possibles sont ensuite étudiées.

2.2.1 Dimensionnement de la couche de dérivation

Le choix de l'épaisseur et du dopage de la couche de dérivation, est la première étape pour déterminer la tenue en tension en direct du thyristor. Pour faire ce choix, des simulations de diodes quasiment uni-dimensionnelles ont été effectuées. Les simulations imposent des lignes de champ électrique perpendiculaires aux limites du dispositif simulé. De cette manière, le problème de courbure de potentiel à la périphérie du composant est dans un premier temps écarté. Pour ces simulations, les épaisseurs et dopages des couches de gâchette et tampon ont été fixées à 2 μm et 10^{17} cm^{-3} . Les variables sont l'épaisseur et le dopage de la couche de dérivation. Les tenues en tension ont été calculées avec les coefficients de Konstantinov [Kon98] et, pour comparaison, avec les paramètres plus récents de Loh [Loh08]. Les résultats de ces simulations sont en figure 2.8.

Les valeurs de tenue en tension obtenues avec les coefficients de Konstantinov sont plus élevées de 10 à 20 % que celles estimées avec les coefficients de Loh. Les coefficients de Konstantinov surestiment peut être légèrement la tenue en tension des structures bien que certaines réalisations avec des protections périphériques très efficaces s'approchent de ces valeurs théoriques, par exemple une diode PIN de 3,3 kV avec une couche de dérivation de 20 μm dopée à $1,5 \times 10^{15} \text{ cm}^{-3}$ [Chu10]. Pour une telle épitaxie, la simulation estime la tenue en tension à 3 kV et 3,45 kV avec les coefficients de Konstantinov et de Loh respectivement.

Ce travail avait pour objectif de définir les couches d'épitaxie du matériau récemment acquis par l'ISL pour la réalisation de thyristors 10 kV. Une couche de dérivation de 100 μm dopée à $5 \times 10^{14} \text{ cm}^{-3}$ a finalement été choisie pour ces thyristors. Pour exploiter pleinement le potentiel d'un matériau, il faut que la périphérie des composants soit protégée. Les protections périphériques, utilisées pour les composants en SiC, sont revues dans la suite du manuscrit.

2.2. Étude de la tenue en tension en mode direct bloqué du thyristor

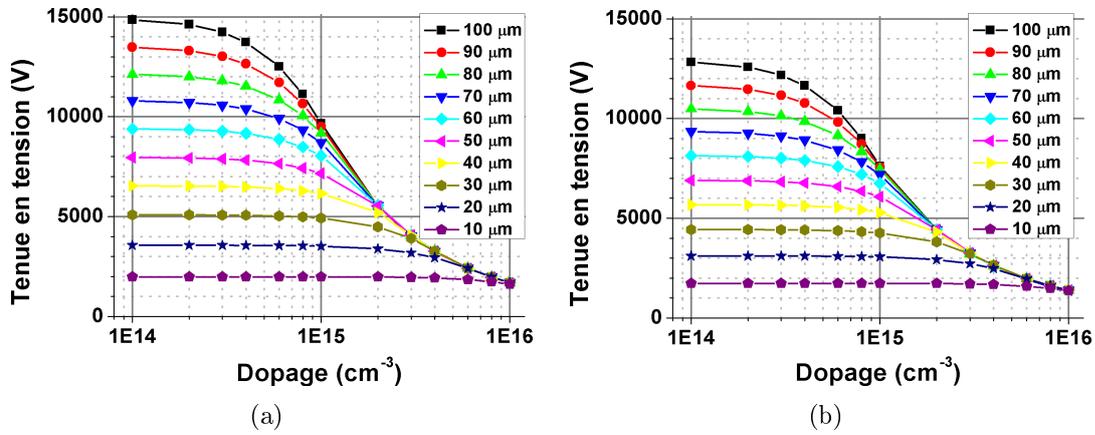


FIGURE 2.8: Tenu en tension simulée de la diode gâchette, base P, couche tampon du thyristor avec une structure quasi-monodimensionnelle. Les variables sont l'épaisseur et le dopage de la base P. Les tenues en tension ont été calculées avec les paramètres de Konstantinov [Kon98] (a) et ceux de Loh [Loh08] (b)

Plage de tenue en tension (V)	JTE	JTE et anneaux	JTE assistée par anneaux	anneaux	plaque de champ	MESA
500 - 1000	[Per09, Shi09, Vas09, Zha09b]					
1000 - 3000	[Elp10, Ela10, Dom10, Ota09, Kos09, Naw09, Gha09b, Zha09a]	[Yam09]	[Kon10, Lee09]	[Kin10, Vel10, Hul09a, Kan09, Vel09]	[Kum09]	[Van09]
> 3000	[Vas10, Pet10, Chu10, Bar10, Aga10, Sun10, Zha10, Imh09, Hul09b, Bro09b, Bro09a, Hiy09, Zha09c]			[Hu09, Das09]		
Total	25	1	2	7	1	1

TABLE 2.1: Inventaire des protections périphériques des composants SiC reportées dans les conférences ICSCRM'07, ECSCRM'08 et ICSCRM'09

2.2.2 L'état de l'art des protections périphériques pour composants SiC

Le but de la protection périphérique (ou terminaison) est d'avoir une tenue en tension la plus proche possible de celle de la jonction plane parallèle (ou tenue en tension de la diode 1D). L'efficacité de protection est définie comme le rapport de la tension de claquage du composant avec sa protection sur la tenue en tension de sa structure idéale uni-dimensionnelle. Si aucune précaution n'est prise pour terminer correctement un composant, le champ électrique va croître prématurément en périphérie et entraîner un courant de fuite local excessif et le claquage du composant.

De manière à obtenir un aperçu des structures de protection utilisées pour les dispositifs SiC, celles référencées dans les conférences dédiées au carbure de silicium de 2007 à 2009 (ICSCRM'07, ECSCRM'08 et ICSCRM'09) ont été classées dans le tableau 2.1, dans trois plages de tenue en tension.

La JTE (Junction Termination Extension) est le choix très majoritaire pour la protection des composants SiC, quelle que soit la tenue en tension visée. C'est encore plus le cas pour les très fortes tensions, supérieures à 3 kV. L'efficacité de protection peut dépasser les 90 % [Vas10,Chu10,Dom10]. Le principe de la JTE est de prolonger latéralement la partie la plus dopée de la jonction à protéger. Cette extension ayant une dose optimisée, elle permet, en étant appauvrie en porteurs lors d'une polarisation en inverse, de répartir le potentiel en surface, évitant ainsi une trop forte courbure des lignes de champ à proximité de la jonction. Cette protection est souvent associée à une MESA quand elle est appliquée à une jonction réalisée par épitaxie. La grande majorité des JTEs sont réalisées par implantation suivi d'un recuit d'activation à haute température. Cependant, la formation de JTE a aussi été expérimentée par gravure d'une couche épitaxiée, par exemple la base d'un transistor bipolaire [Gha09b,Gha08]. Cette technique de protection est toutefois sensible à la dose de la JTE, et donc aux incertitudes technologiques, qu'elle soit réalisée par gravure ou implantation. C'est pourquoi la JTE à doses multiples a été étudiée [Pla08] et est utilisée surtout pour la haute tension. Comme dans le cas d'une simple JTE, la réalisation peut se faire par implantation [Vas10,Aga10,Ela10] ou par gravure d'une couche épitaxiée [Zha03b,Gha09a]. L'idéal est d'obtenir une variation continue de la dose, qui doit diminuer en allant vers la périphérie du composant [Imh09]. Cette variation a été obtenue en utilisant un masque dont les

motifs ont des dimensions inférieures à la résolution de la lithographie. La variation de la lumière moyenne reçue par la résine est déterminée par la part de surface du masque occupée par ces motifs. Cette variation dans la lumière reçue est traduite au développement de la résine par une épaisseur qui varie latéralement, qui permet d'avoir une dose variable de la zone implantée.

D'autres variantes de la JTE classique existent, notamment l'ajout d'anneaux de garde en périphérie [Yam09] où à l'intérieur de celle-ci [Kon10, Lee09]. Cette dernière protection est appelée JTE assistée par anneaux de garde et a été expérimentée pour la première fois par Perez en 2005 [Per05]. Les anneaux de gardes permettent, en cas de dose insuffisante de la JTE, de repousser le potentiel vers la périphérie de la jonction et d'assurer une bonne efficacité de protection.

Les anneaux de garde sont une alternative intéressante à la JTE, surtout s'ils peuvent être formés dans le même temps qu'une étape technologique servant à la réalisation de la partie active du composant. C'est notamment le cas de la diode JBS et du JFET dont les parties actives nécessitent des implantations P+. Les anneaux de garde sont des zones concentriques fortement dopées entourant le composant. Le fort dopage de ces anneaux garantit un potentiel quasiment constant dans ceux-ci, ce qui repousse vers l'extérieur du composant les équipotentielles remontant en surface. Cette technique est efficace et permet d'obtenir des tenues en tension atteignant des valeurs supérieures à 90 % de la tenue en tension théorique [Vel10, Vel09]. Toutefois, elle impose une lithographie avec une bonne résolution car, pour avoir une protection efficace, les distances entre anneaux peuvent être aussi courtes que 0,8 μm [Hu09]. Les anneaux sont le plus souvent formés par implantation mais peuvent aussi être réalisés par gravure comme dans le cas de certains thyristors réalisés par l'ISL et le laboratoire Ampère [Zor03].

Les deux autres terminaisons présentes dans l'inventaire sont la gravure MESA et la plaque de champ. La MESA (Fig. 1.b) est une gravure profonde qui a pour objectif de s'approcher de la configuration de la structure 1D. Pour obtenir de bons résultats avec une MESA simple pour des composants haute tension, il faut être capable de graver quelques dizaines de μm en gardant un état de surface propre. Cette protection est également très sensible à la passivation utilisée. La difficulté de ce procédé fait que cette technique est très peu utilisée dans le SiC.

La plaque de champ est une prolongation du métal au dessus d'un diélectrique permettant d'imposer aux équipotentielles un contournement de celle-ci. Cette ter-

mination a été appliquée avec succès sur des diodes Schottky [Kum09] en utilisant de l'AlN comme diélectrique. L'efficacité obtenue était de 80 %.

Cet état de l'art de la terminaison des composants SiC a permis d'observer la domination de la JTE dans le choix de la structure et de l'implantation dans le choix de la technologie de fabrication. Cependant, d'autres méthodes donnent de bons résultats. Pour l'étude en simulation, la gravure MESA simple et la plaque de champ sont écartées, la première parce que la gravure de plusieurs dizaines de microns n'est pas optimisée, et la seconde car l'expérience en dépôt de diélectrique sur SiC de la salle blanche utilisée est très limitée. La protection efficace des thyristors par de simples anneaux de garde gravés semble également très compliqué vu la résolution exigée (inférieure au micron). Les solutions qui seront étudiées dans la partie suivante seront donc la JTE gravée et quelques unes de ses variantes.

2.2.3 Étude de protections périphériques à base de JTE gravée

L'étude de la protection périphérique du thyristor va se construire sur un cas concret. En effet, il reste du matériau ayant servi à la réalisation de thyristors planar. Une épitaxie P+, la couche d'anode, a été ajoutée pour faire des thyristors avec une bonne jonction anode gâchette. C'est sur ce matériau que la deuxième série de thyristor a été réalisée et que les protections périphériques vont être évaluées dans un premier temps. La vue schématique en coupe de ce matériau est présentée en figure 2.9. Comme précisé précédemment dans le chapitre, seule la diode entourée en vert composée de la gâchette, la base P et de la couche tampon sera simulée. Sa tenue en tension 1D vaut 8140 V et est l'objectif à atteindre pour la diode avec la structure de protection. Des protections du type JTE simple gravée, JTE multiple gravée et JTE assistée par anneaux vont ci-après être optimisées sur cette structure à l'aide de la simulation par éléments finis.

2.2.3.1 La JTE simple gravée

Une vue schématique de la protection simulée est représentée en figure 2.11(a). Sur la structure simulée (Fig. 2.10), la gravure du bord de la JTE va jusqu'à une profondeur d'1 μm dans la couche de dérive. De l'oxyde (SiO_2) d'une épaisseur d'1 μm a été ajouté sur la périphérie. Les paramètres de la JTE simple qui influencent la

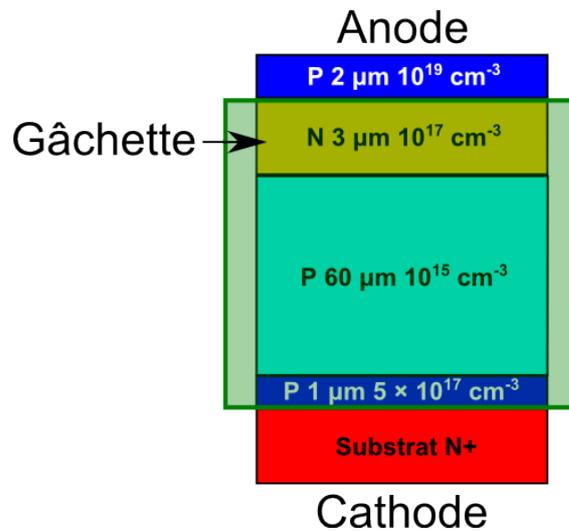


FIGURE 2.9: Description du matériau qui servira à évaluer les protections périphériques.

tenue en tension du thyristor sont la longueur et l'épaisseur de la JTE. L'épaisseur est le paramètre qui règle la dose de la JTE. Le dopage de la gâchette, 10^{17} cm^{-3} , est ici assez modéré et permet donc d'ajuster la dose assez précisément en fonction de l'épaisseur gravée. Les courbes de la tenue en tension en fonction de l'épaisseur de la JTE sont tracées pour différentes longueur de JTE sur la figure 2.11(b). Plus la JTE est longue, meilleure est la tenue en tension. Au delà d'une longueur de de $150 \mu\text{m}$, soit 2,5 fois l'épaisseur de la couche de dérivation, le gain sur la tenue en tension est très faible. La meilleure tenue en tension est obtenue pour une épaisseur de JTE de $0,9 \mu\text{m}$. La tenue en tension maximale avec cette protection est d'un peu plus de 7100 V qui correspond à une efficacité de 88% . Cette protection n'est donc pas très efficace et est de plus assez sensible à l'incertitude sur la gravure. En effet, il faut avoir une incertitude inférieure à $\pm 0,05 \mu\text{m}$ si une efficacité de protection de 80% est désirée.

L'effet d'une densité de charge fixe à l'interface entre l'oxyde et le SiC a également été étudié. La variation de la tenue en tension en fonction de cette densité Q_{ox} est tracée en figure 2.12. La courbe obtenue ressemble beaucoup à celle de la tenue en tension en fonction de l'épaisseur de la JTE. La densité de charge à l'interface oxyde/semi-conducteur a pour effet d'accumuler des électrons si la charge est positive et de les repousser si la charge est négative. Pour une JTE de type N, la dose effective est réduite lorsque la densité de charges fixes à l'interface est négative et est accrue lorsqu'elle est positive.

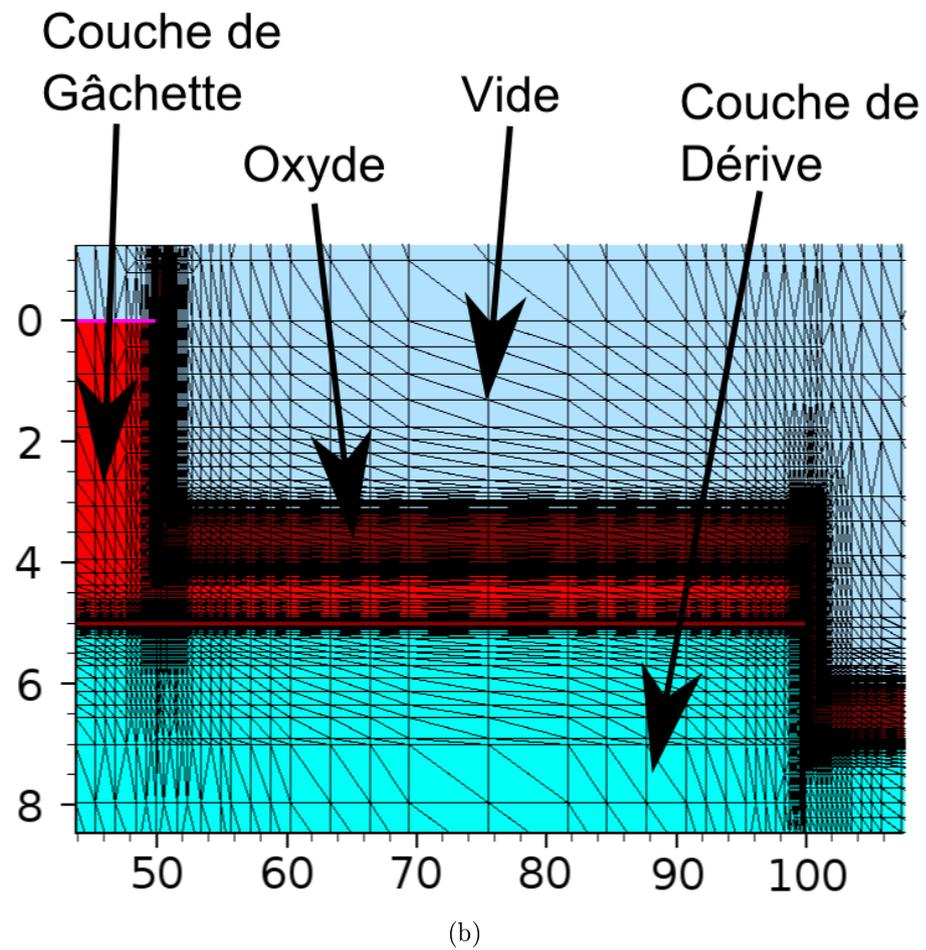
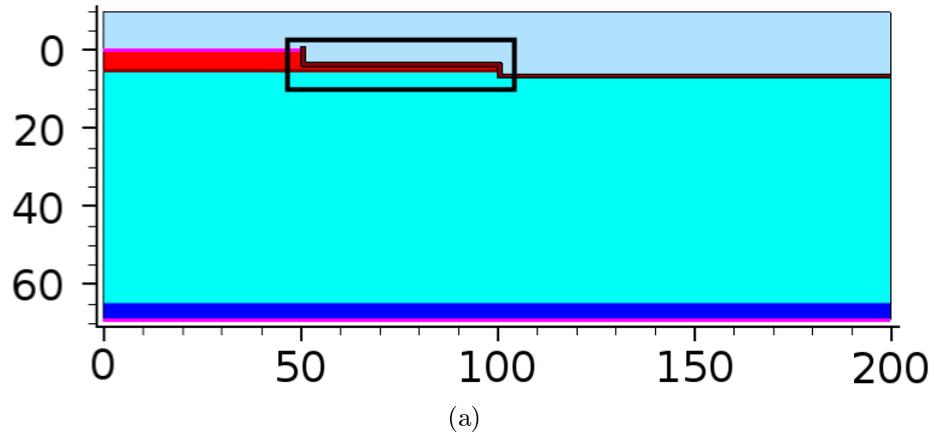


FIGURE 2.10: Structure utilisée pour simuler la JTE simple (a). La partie encadrée en noire représente la partie JTE. Elle est zoomée et représentée avec son maillage en (b). Les échelles sont en μm .

2.2. Étude de la tenue en tension en mode direct bloqué du thyristor

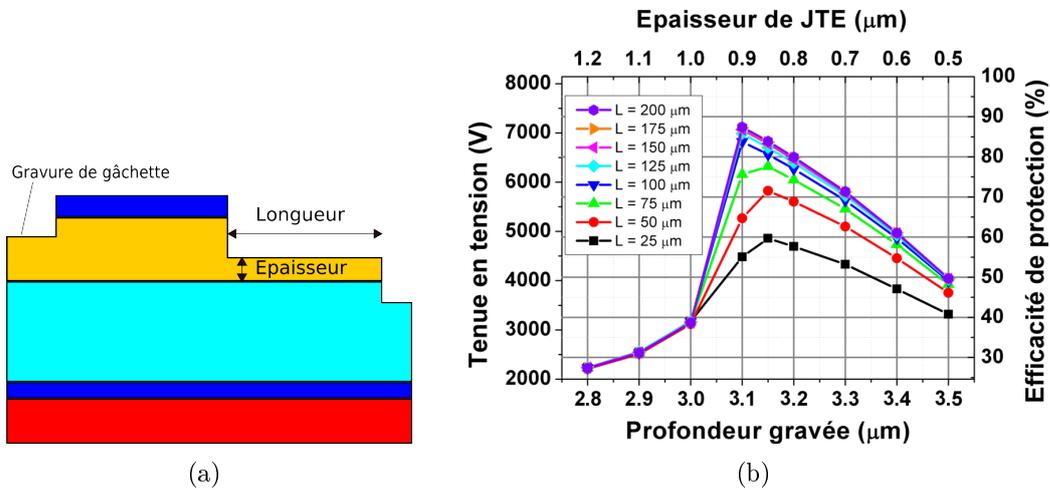


FIGURE 2.11: Vue schématique d'un thyristor protégé par JTE simple gravée et efficacité de cette protection en fonction de sa profondeur et de sa longueur.

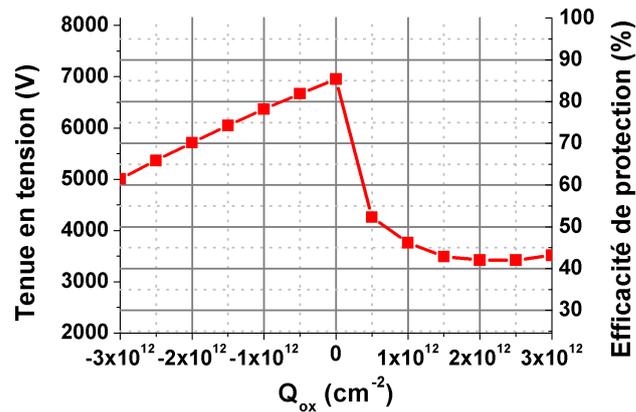


FIGURE 2.12: Tenue en tension d'une JTE simple en fonction de la densité de charge fixe à l'interface oxyde/semi-conducteur. L'épaisseur et la longueur de la JTE sont respectivement de 0.9 et 100 μm .

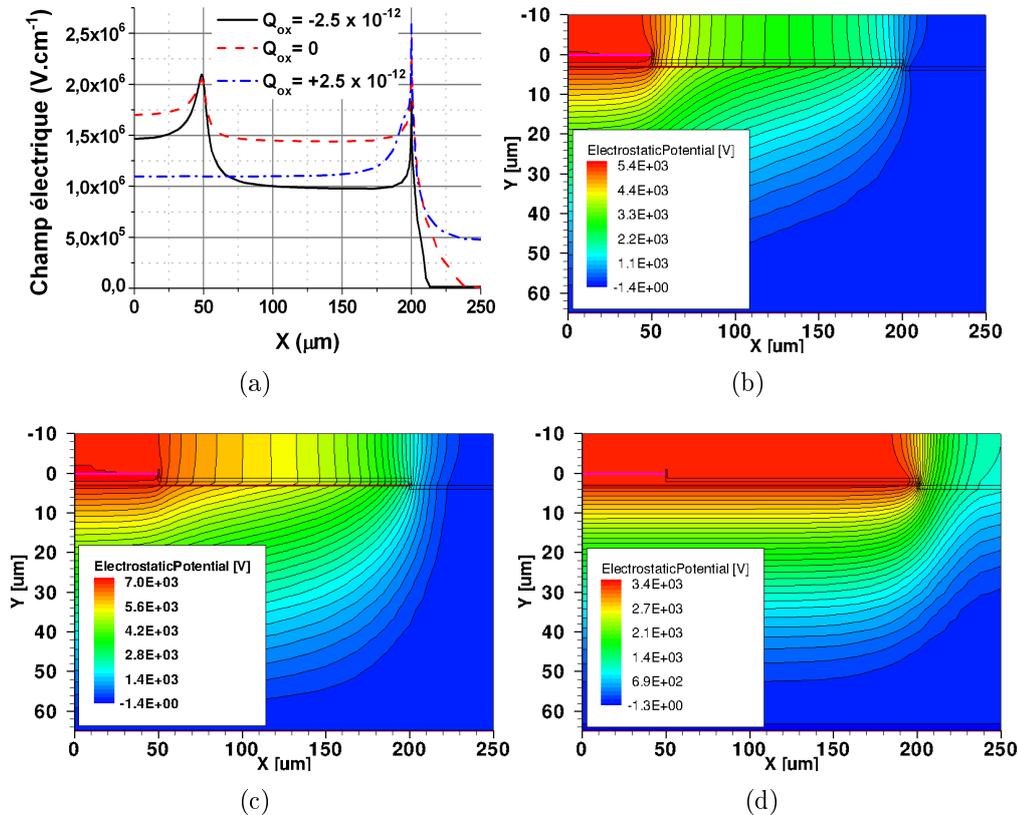


FIGURE 2.13: Répartition latérale du champ électrique 1 μm sous la jonction gâchette couche de dérive (a). Représentation des équipotentiels dans la JTE simple au maximum de tenue en tension pour des densités de charges à l'interface oxyde/semi-conducteur de $-2,5 \times 10^{12} \text{ cm}^{-2}$ (b), 0 (c) et $+2,5 \times 10^{12} \text{ cm}^{-2}$ (d)

Ce phénomène est bien illustré par la figure 2.13 qui montre la répartition du champ électrique et du potentiel dans la terminaison du thyristor. La figure 2.13(a) montre la répartition du champ électrique latéral dans la couche de dérive à 1 μm de la jonction avec la couche de gâchette, pour des densités de charges à l'interface $-2,5 \times 10^{12} \text{ cm}^{-2}$, 0 et $+2,5 \times 10^{12} \text{ cm}^{-2}$. Les tenues en tension pour ces trois densités de charges sont respectivement de 5,5 kV ; 7 kV et 3,5 kV. Ces courbes ont été extraites pour la tension de claquage de chaque structure. Pour une densité nulle, la protection étant optimisée, les pics de champs en bord de partie active et en bord de périphérie sont quasiment équilibrés. Dans le cas d'une charge positive, aucun pic de champ n'est visible à l'intersection entre la diode et la JTE, ce qui est caractéristique d'une dose trop forte de la JTE. Une charge positive est donc bien équivalente à une augmentation de la dose de la JTE. Dans le cas d'une charge

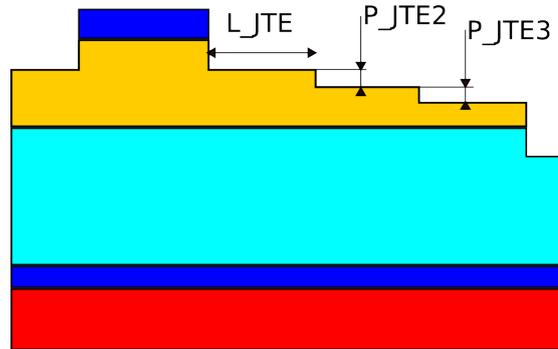


FIGURE 2.14: Vue schématique de la JTE multiple à trois épaisseurs différentes et des paramètres dont l'influence à été étudié en simulation.

négative, le pic à la limite extérieure de la JTE est réduit par rapport à la situation optimale, alors que le pic au bord de la partie active est identique au cas optimal. Ceci est caractéristique d'une JTE trop peu dopée et confirme qu'une charge négative à l'interface est équivalente à une réduction de la dose de la JTE. En plus de la réduction de la dose, la charge négative resserre les équipotentielles au bord de la JTE (Fig. 2.13(b)). La figure 2.13(d) montre bien que la JTE est "surdosée" pour Q_{ox} positif est qu'une JTE "infinie" apparait en bordure de la JTE. Ceci explique que la tenue en tension croît de nouveau quand Q_{ox} passe de 2 à $3 \times 10^{12} \text{ cm}^{-2}$. La structure est alors protégée par une MESA artificielle constituée par le bord de la structure simulée.

La JTE simple a donc une efficacité relativement limité et est sensible à l'incertitude sur la gravure et à la densité de charges fixes. Une protection plus élaborée est donc étudiée, la JTE multiple.

2.2.3.2 La JTE multiple gravée

La JTE multiple gravée reprend le principe de la JTE simple gravée mais avec plusieurs doses et donc épaisseurs différentes. Une terminaison avec 3 épaisseurs différentes a été simulée (Fig. 2.14), pour garder un nombre raisonnable d'étapes technologiques.

Sur le plan de la réalisation technologique, la première JTE, la plus proche de la partie active, pourra éventuellement être gravée en même temps que la gâchette dans le cas de la fabrication de thyristors à commande électrique. Cette première gravure permet d'approcher la dose optimale de la JTE avant de graver les JTEs

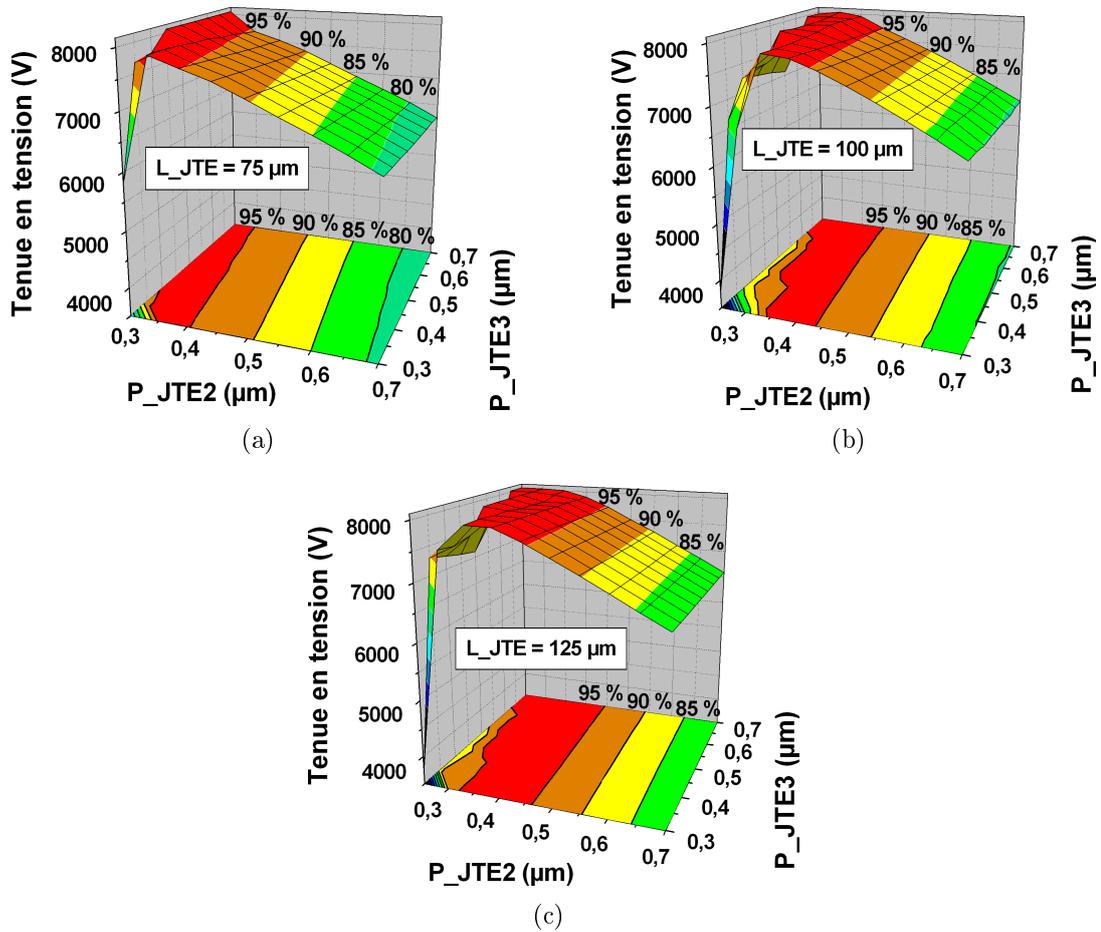


FIGURE 2.15: Tenu en tension en fonction des profondeurs de gravure P_JTE2 et P_JTE3 de la JTE multiple à 3 épaisseurs, pour des longueur de JTE (L_JTE) de 75 (a), 100 (b) et 125 μm (c). L'épaisseur de la première marche est fixée à 1.5 μm . Les lignes de niveaux représentent le pourcentage d'efficacité de protection notée en blanc.

suivantes. Dans cette étude, l'épaisseur de cette première JTE est fixée à 1,5 μm . L'influence de la profondeur des deux gravures suivantes (P_JTE2 et P_JTE3) sur la tenu en tension est tracée pour trois longueurs de JTE (paramètre L_JTE) : 75, 100 et 125 μm (Fig. 2.15). Pour ces trois cas, l'efficacité de protection maximale dépasse les 95 % et est donc bien meilleure que celle d'une JTE simple. De plus, la sensibilité à l'incertitude sur la gravure est bien moindre. L'inclinaison du "plateau" diminue avec l'augmentation de la longueur de la JTE. La longueur totale de la JTE dont les résultats sont en figure 2.15(c) est de 375 μm . Cela représente une surface trop importante et donc un coût trop élevé si elle est appliquée à un composant. Une protection d'une longueur totale de 300 μm (Fig. 2.15(b)) est rai-

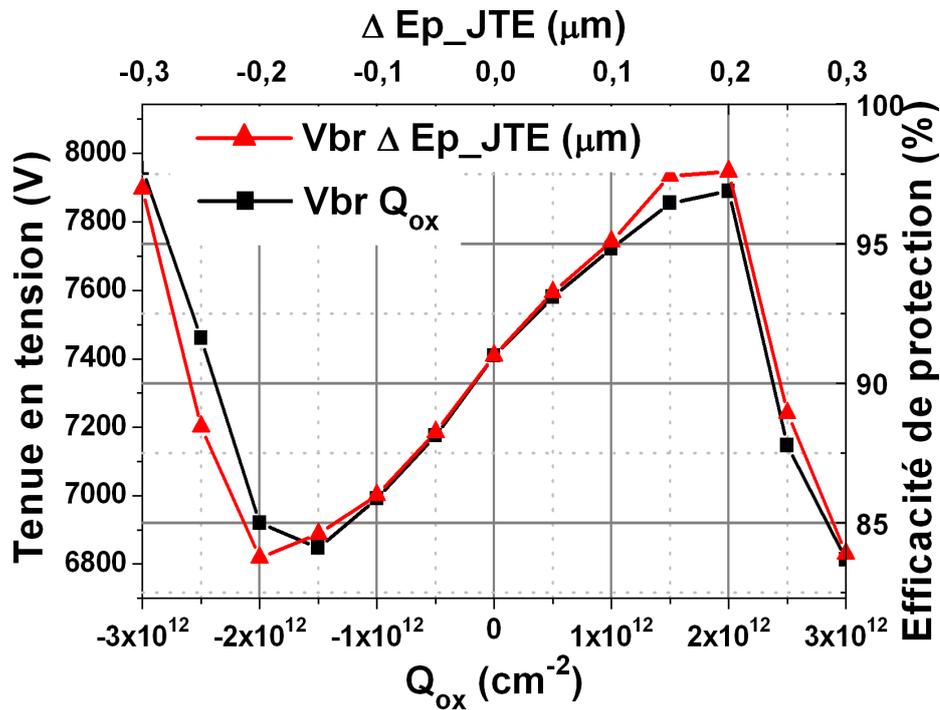


FIGURE 2.16: Tenue en tension d'une JTE triple en fonction de la densité de charge à l'interface oxyde/semi-conducteur, et de la variation de l'épaisseur de la JTE triple.

sonnable. Elle autorise une incertitude sur la gravure de $\pm 0,2 \mu\text{m}$ en garantissant une efficacité de protection de 80 %.

De la même manière que pour la JTE simple, la sensibilité de la terminaison à une densité de charge fixe a été étudiée. La figure 2.16 montre l'évolution de la tenue en tension d'une JTE triple pour une densité de charge à l'interface oxyde/SiC variant de -3 à $3 \times 10^{12} \text{ cm}^{-2}$. L'épaisseur de la première JTE vaut $1,5 \mu\text{m}$ et les deux gravures des JTEs suivantes ont chacune une profondeur de $0,5 \mu\text{m}$. L'efficacité de cette protection reste satisfaisante et supérieure à 80 % sur la gamme de densité de charge étudiée. Ce bon comportement s'explique avec les observations faites précédemment sur l'effet des charges fixes sur la dose effective de la JTE. Pour vérifier qu'une densité de charge fixe a le même effet qu'une variation de la dose, l'évolution de la tenue en tension avec une variation de l'épaisseur des trois JTEs en même temps a été observée par simulation. Cette variation de l'épaisseur correspond à une variation des doses des JTEs. Le dopage des JTEs étant de 10^{17} cm^{-3} , une variation de $0,1 \mu\text{m}$ de l'épaisseur correspond à une variation de 10^{12} cm^{-2} de la dose. La courbe de tenue en tension en fonction des charges fixes est

quasiment superposée avec celle fonction de la variation de l'épaisseur des JTEs. L'ajout de charge fixe est donc dans ce cas aussi équivalent à une variation de la dose des JTEs.

Afin d'expliquer pourquoi cette protection est tolérante aux charges à l'interface oxyde/semi-conducteur, la figure 2.17 montre l'influence de la densité de charge sur la répartition des équipotentiels. Une JTE est fonctionnelle lorsqu'il y a une différence de potentiel latérale le long de celle-ci. Comme le montre la figure 2.17(a), une charge négative diminue la dose effective de chaque JTE, rendant la troisième quasiment inutile alors que la première commence à être efficace. Inversement, une charge positive augmente la dose effective des JTEs, rendant la deuxième JTE trop chargée qui n'est alors plus efficace. Comme dans le cas de la JTE simple, un effet de JTE "infini" est visible en périphérie de la terminaison (Fig. 2.17(c)). Sans charges, la deuxième et la troisième JTE sont actives (Fig. 2.17(a)).

Les différentes simulations de la JTE multiple à trois épaisseurs ont montré que l'efficacité de protection est plus forte que dans le cas de la JTE simple, et qu'elle est également moins sensible à l'incertitude sur la gravure et à une densité de charge fixe à l'interface oxyde/semi-conducteur. Cependant, la fabrication de cette protection nécessite 1 ou 2 étapes de gravure supplémentaires et occupe une surface plus importante sur le substrat.

2.2.3.3 La JTE assistée par anneaux et réalisée par gravure

Cette protection est schématisée sur la figure 2.18. Ajouter des anneaux permet, grâce à leur dose plus forte que la JTE, de répartir la tension en plusieurs pics de champs. Ces pics doivent être équilibrés pour que la terminaison soit optimale. Il existe un grand nombre de paramètres qui sont susceptibles de jouer sur la tenue en tension, tels que le nombre d'anneaux, l'écart entre les anneaux, la largeur des anneaux et l'épaisseur de la JTE. Le but de cette terminaison est d'être plus tolérante que la JTE simple à une incertitude sur la gravure. Une JTE simple volontairement trop fine ($0,5 \mu\text{m}$), avec une longueur de $200 \mu\text{m}$ a servi de structure de départ. Des anneaux d'une épaisseur de $2 \mu\text{m}$ ont ensuite été ajoutés.

La démarche pour l'optimisation de la distance entre les anneaux est la suivante. Une structure avec 1 anneau est simulée dans un premier temps en modifiant la distance latérale entre la partie active et l'anneau pour avoir la tenue en tension maximale. Une fois cette distance d_1 (Fig. 2.18) trouvée, un anneau sup-

2.2. Étude de la tenue en tension en mode direct bloqué du thyristor

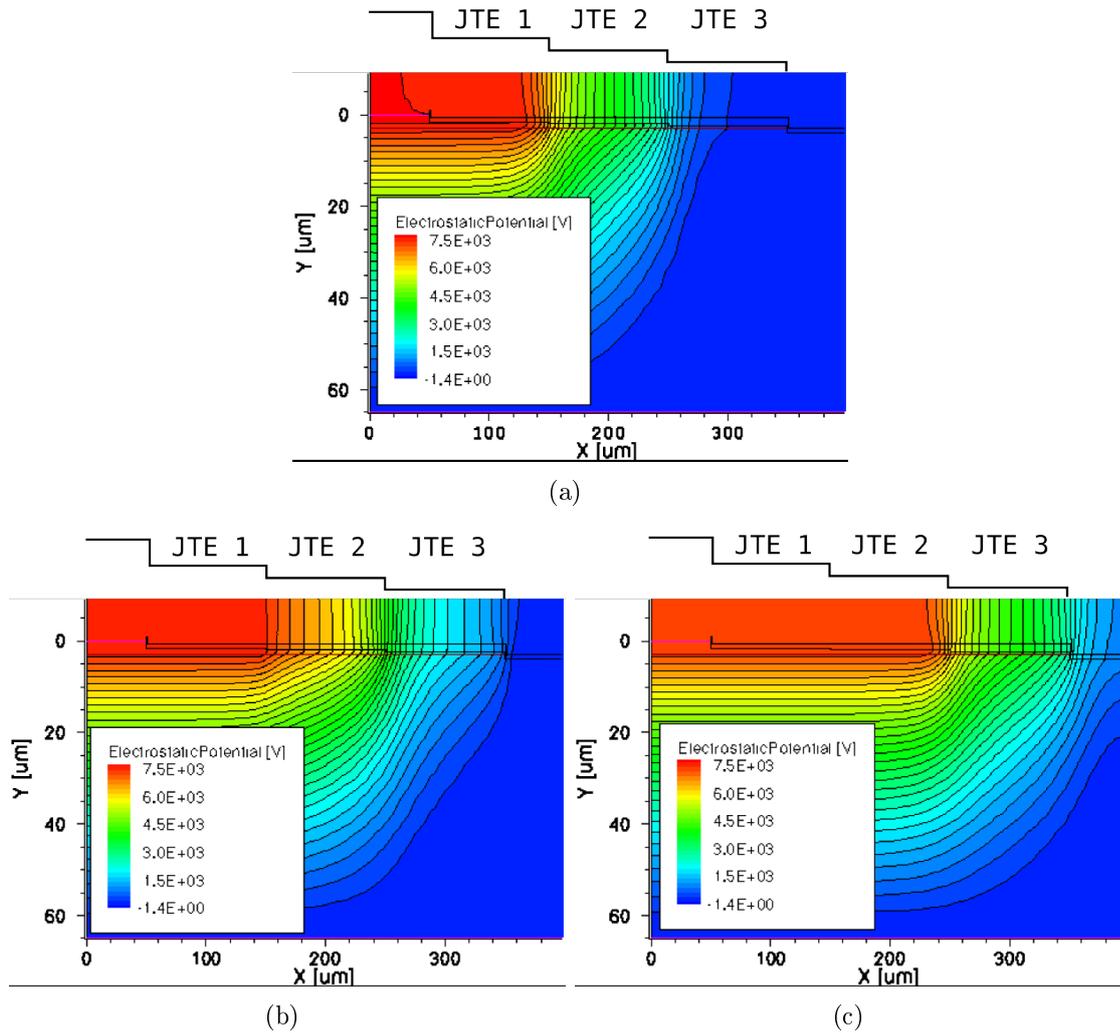


FIGURE 2.17: Représentation des équipotentiels dans la JTE multiple à 3 épaisseurs au maximum de tenue en tension pour des densités de charges à l'interface oxyde/semi-conducteur de $-2.5 \times 10^{12} \text{ cm}^{-2}$ (a), 0 (b) et $+2.5 \times 10^{12} \text{ cm}^{-2}$ (c)

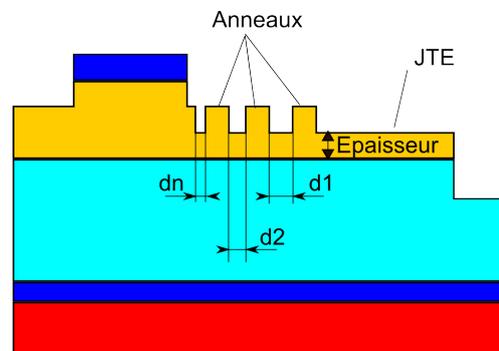


FIGURE 2.18: Vue schématique de la JTE assistée par anneaux.

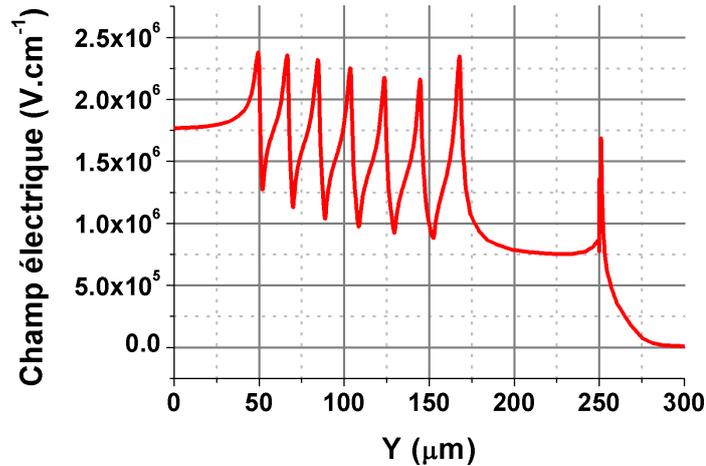


FIGURE 2.19: Répartition latérale du champ à la jonction gâchette/couche de dérivation dans la protection de type JTE assistée par anneaux optimisée

plémentaire peut être ajouté. La distance entre le premier et le deuxième anneau est alors d_1 et c'est de nouveau la distance entre la partie active et l'anneau le plus proche qui est ajustée pour avoir une tenue tension maximale. La technique est identique pour les anneaux suivants. La distance entre l'anneau intérieur et la partie active est la plus courte et est limitée par la résolution de la lithographie. Compte tenu de la technologie utilisée, une distance minimale de $2 \mu m$ a été ici choisie. Une structure avec 6 anneaux de $15 \mu m$ de large a ainsi été optimisée. Les distances entre les anneaux sont, en allant de la partie active vers la périphérie, de 2, 3, 4, 5, 6 et $8 \mu m$. La figure 2.19 montre que les pics de champ au bord des différents anneaux sont approximativement de même valeur. Ceci confirme la bonne optimisation des distances entre les anneaux.

L'influence de l'épaisseur de la JTE sur la tenue en tension est tracée en figure 2.20 pour différents largeurs d'anneau. La largeur des anneaux n'a normalement pas beaucoup d'influence sur l'efficacité de protection quand ils sont fortement dopés. Les anneaux ne sont ici pas très dopés et leur largeur a donc un impact sur l'optimisation de la protection périphérique. Pour une largeur d'anneau entre 10 et $15 \mu m$, une efficacité supérieure à 85 % peut être obtenue avec une tolérance sur la profondeur de gravure supérieure à $\pm 0,2 \mu m$. Une largeur d'anneau de $5 \mu m$ plus courte nécessite de redimensionner l'espacement entre les anneaux. Les distances entre anneaux devrait alors être raccourcies ce qui n'est pas envisageable avec le processus de lithographie actuel. La structure avec une largeur d'anneau de $20 \mu m$

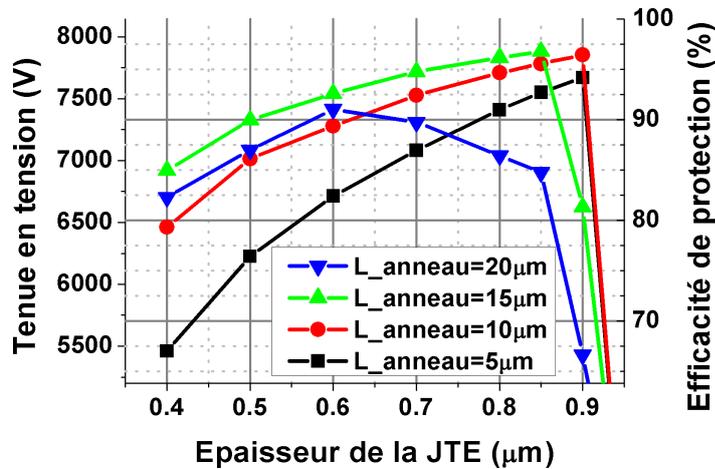


FIGURE 2.20: Tenue en tension en fonction de l'épaisseur de JTE pour différentes largeurs d'anneau (L_{anneau}). La terminaison a 6 anneaux avec des distances entre les anneaux de 2, 3, 4, 5, 6 et 8 μm .

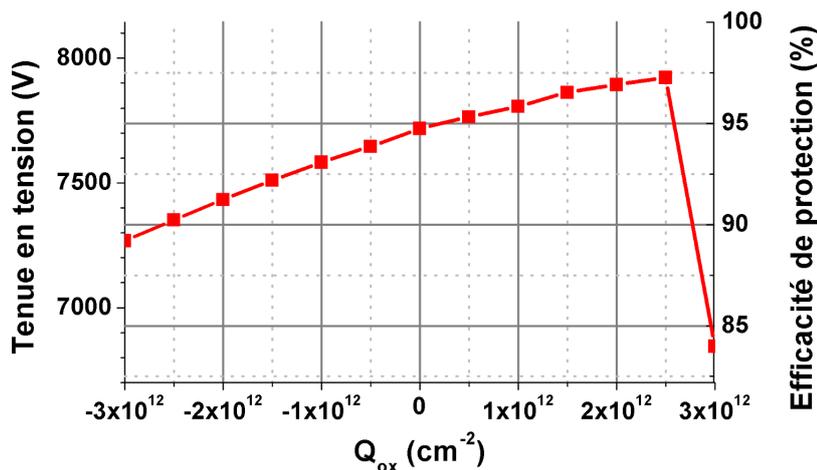


FIGURE 2.21: Tenue en tension d'une JTE assistée par anneaux en fonction de la densité de charge à l'interface oxyde/semi-conducteur. L'épaisseur de la JTE est de 0,7 μm , la largeur des anneaux de 15 μm et les distances sont les mêmes que pour la figure 2.20

donne de moins bons résultats car la longueur de la JTE simple est trop réduite par la place que prennent les anneaux, la longueur totale de la terminaison étant ici limitée à 200 μm .

La figure 2.21 montre que cette protection avec une épaisseur de JTE de 0,7 μm garde une très bonne efficacité même si des charges fixes sont présentes à l'interface oxyde/semi-conducteur. L'efficacité de protection reste entre 84 % et 97 % pour une densité de charges fixes comprises entre -3 et $3 \times 10^{12} \text{ cm}^{-2}$.

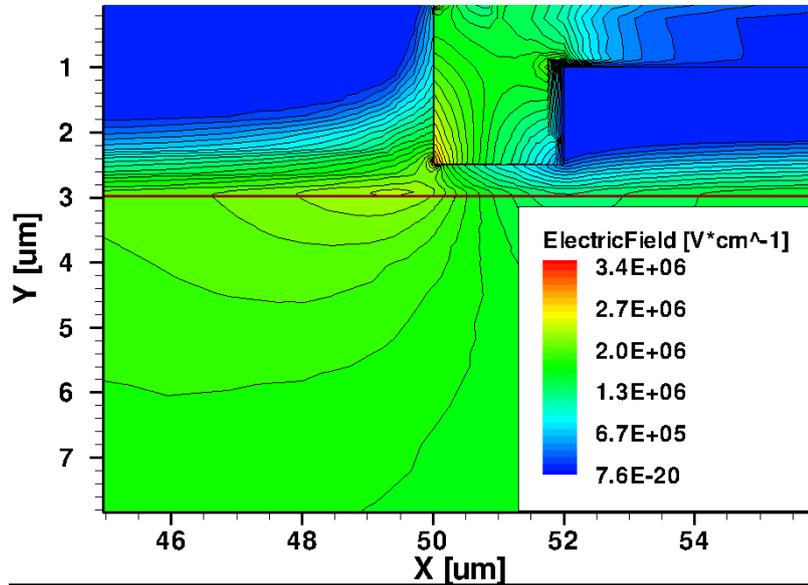
Le principal problème de cette terminaison est qu'elle exige une très bonne lithographie pour définir le masque de gravure. Dans la salle blanche de l'ISL, deux masques de gravure sont principalement utilisés : un masque en nickel ou en résine. Le masque en Nickel est formé par "lift-off" et nécessite un dépôt de métal. Le masque en résine est plus simple à réaliser car il ne nécessite qu'une étape lithographique et pas de dépôt métallique. Il permet de graver jusqu'à 2 ou 3 μm de profondeur, ce qui suffit largement pour la gravure des anneaux. Une différence majeure par rapport au masque métallique est que les flancs de gravure sont inclinés et forment un angle de 20° avec la surface du substrat. Une conséquence et un avantage de cette inclinaison est qu'elle réduit le champ électrique dans la passivation pour un même pic de champ dans le semi-conducteur (Fig. 2.22).

La tenue en tension de cette terminaison avec des flancs de gravure d'anneaux inclinés est étudiée sur la figure 2.23. Les résultats pour la référence (distances entre anneaux de 2, 3, 4, 5, 6 et 8 μm) sont très légèrement inférieurs à ceux d'une terminaison avec les mêmes distances mais avec des anneaux à flancs verticaux. Une variation des distances inter-anneaux de $\pm 1 \mu\text{m}$ par rapport à la référence a été simulée pour analyser l'effet d'une variation dans le procédé de lithographie. Il apparaît qu'un sous développement est préférable à un sur développement de la résine. Dans les trois cas de la figure 2.23, il est possible d'atteindre 80 % d'efficacité de protection avec une incertitude sur la gravure de $\pm 0,2 \mu\text{m}$, pour une épaisseur de JTE de $0,7 \mu\text{m}$.

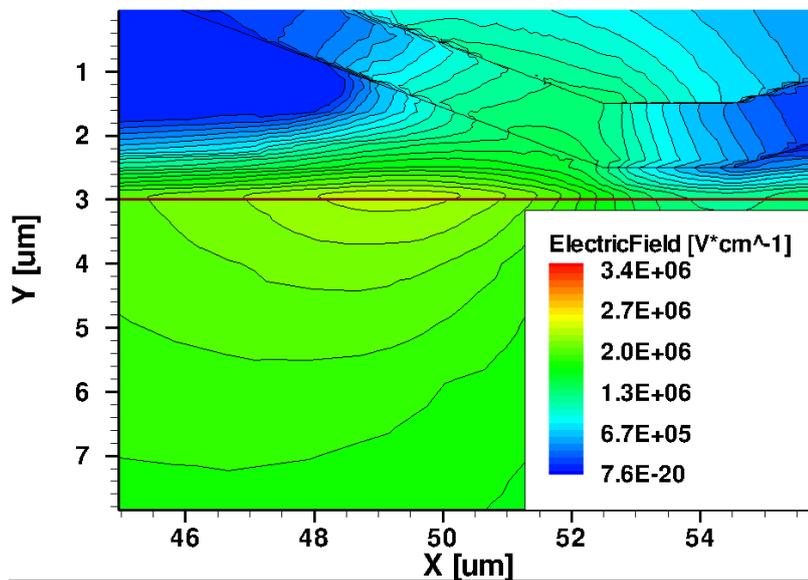
2.2.3.4 Conclusion sur les protections périphériques

Les propriétés des trois types de protections périphériques étudiées sont résumées dans le tableau 2.2. La JTE multiple et la JTE assistée par anneaux gardent une efficacité de protection satisfaisante même en cas d'erreur sur la gravure relativement importante. Il est important de noter que l'effet d'une incertitude sur le dopage de la couche de gâchette sur l'efficacité de protection est le même que l'effet de l'incertitude sur la gravure. En effet, la dose de la JTE dépend linéairement du dopage et de l'épaisseur. Une charge fixe à l'interface oxyde/semi-conducteur peut également être tolérée par ces deux terminaisons. Ces deux protections permettent finalement de mieux supporter une certaine gamme combinaison d'incertitudes technologiques (dopage, erreur de gravure, charges à l'interface entre l'oxyde et le semi-conducteur). La JTE assistée par anneaux a besoin d'une lithographie plus

2.2. Étude de la tenue en tension en mode direct bloqué du thyristor



(a)



(b)

FIGURE 2.22: Comparaison du champ électrique dans la passivation entre une structure à flanc droit (a) et à flanc incliné (b). L'inclinaison correspond à celle obtenue avec un masque en résine.

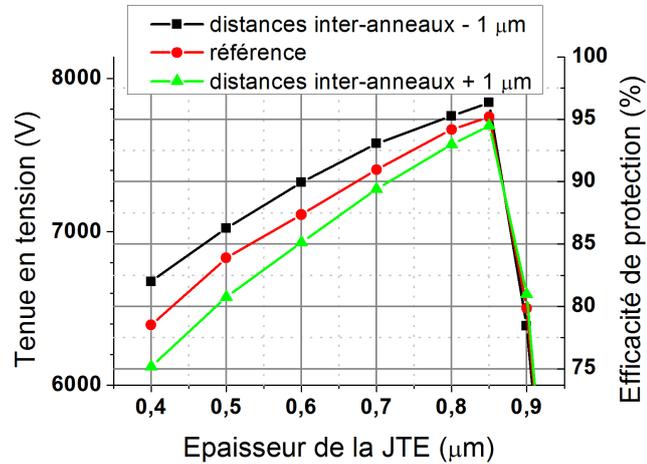


FIGURE 2.23: Tenue en tension d'une JTE assistée par anneaux en fonction de l'épaisseur de la JTE. Les anneaux ont des flancs inclinés correspondants à ceux obtenus avec une gravure avec masque de résine. Les distances entre les anneaux sont de 2, 3, 4, 5, 6 et 8 μm pour la référence.

	JTE simple	JTE triple	JTE assistée par anneaux
Efficacité de protection	moyenne	bonne	bonne
Tolérance à l'erreur sur la gravure	très faible	grande	grande
Sensibilité aux charges d'interface	importante	faible	faible
Sensibilité à la précision de la lithographie	minime	minime	modérée
Nombre d'étape lithographique	référence	+2	+1

TABLE 2.2: Résumé des propriétés des terminaisons étudiées en simulation

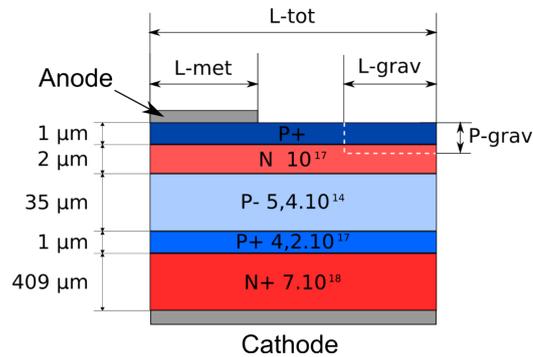


FIGURE 2.24: Structure bidimensionnelle utilisée pour les simulations de commutation optique.

précise que la JTE multiple alors que la JTE multiple à trois niveaux nécessite une étape de gravure supplémentaire. La JTE multiple est expérimentée par Gontran Pâques sur des thyristors à commande électrique, et la JTE assistée par anneaux a été mise en oeuvre sur la seconde série de thyristors optiques (paragraphe 3.2).

2.3 Étude de la commutation optique du thyristor

La réalisation et la caractérisation de thyristors optiques est un objectif de cette thèse. La simulation par éléments finis est utilisée afin d'évaluer la puissance optique nécessaire pour mettre en conduction un thyristor, et d'identifier les différents paramètres qui influencent le temps de retard à la commutation du thyristor. La structure utilisée pour ces simulations est représentée en figure 2.24. Elle correspond au matériau utilisé pour la fabrication de la première série de thyristors optiques.

2.3.1 Détermination de la longueur d'onde optimale

Pour trouver la longueur d'onde optimale, le temps de retard à la commutation en fonction de la puissance optique a été extrait des simulations pour 7 longueurs d'onde et quatre configurations différentes (table 2.3). La plage de longueurs d'onde étudiée est limitée à 310 nm pour la borne inférieure car l'absorption du 4H-SiC n'est pas connue pour l'UV plus profond. Pour ces simulations, les durées de vie des électrons et des trous ont été fixées respectivement à 500 et 100 ns. Les quatre configurations étudiées sont avec et sans gravure de gâchette

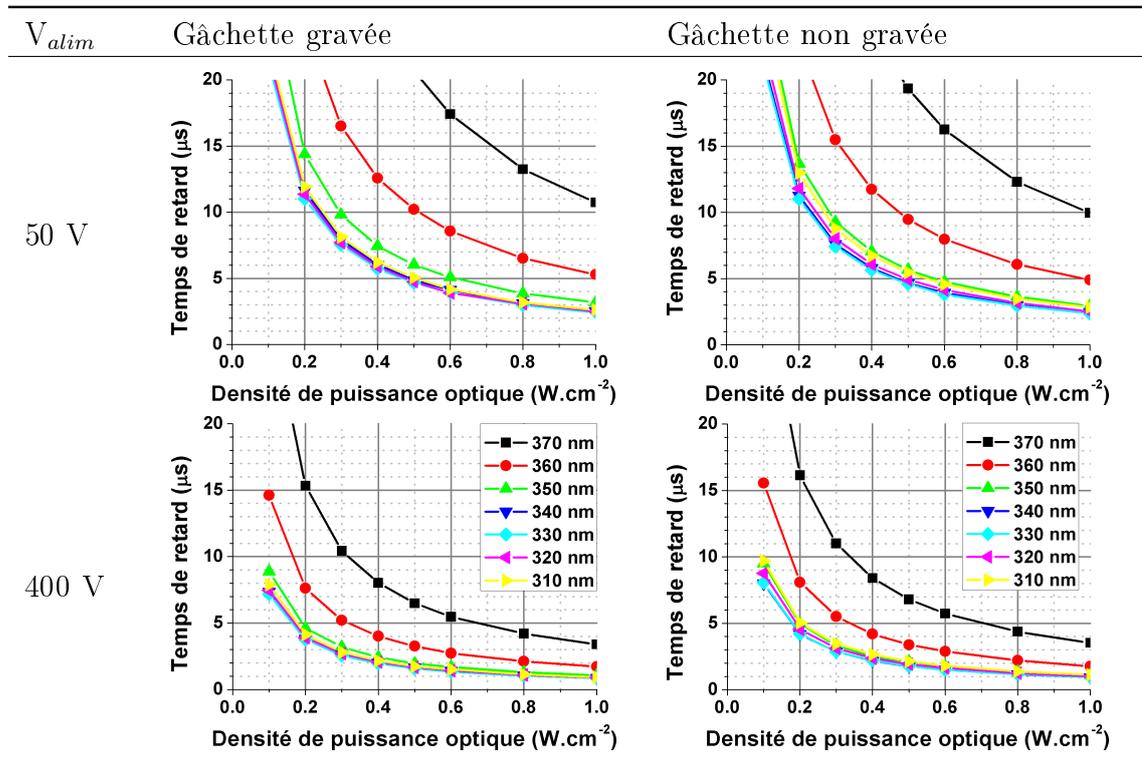


TABLE 2.3: Recherche de la longueur d'onde optimale pour la mise en conduction du thyristor : simulation du temps de retard en fonction de la densité de puissance optique pour différentes longueurs d'onde. Comparaison entre deux tensions d'alimentation et entre une gâchette gravée et non gravée.

et pour des tensions entre anode et cathode de 50 et 400 V. Les dimensions de la structure correspondent à un demi-doigt d'anode des thyristors de petite taille (T1) du masque utilisé pour la première série. L-tot, L-met, L-grav et P-grav (Fig. 2.24) valent respectivement 23 ; 7,5 ; 11,5 et 1,5 µm.

La longueur d'onde optimale est celle qui permet de générer un maximum de porteurs dans la zone utile pour la mise en conduction. Le temps de retard entre le début de l'impulsion optique et le déclenchement sera alors minimum. Dans les 4 configurations, la longueur d'onde optimale est autour de 330 nm. Les temps de retard pour des longueurs d'onde de 320 et 340 nm sont très proches de ceux extraits pour 330 nm.

- Influence de la gravure : la gravure de la gâchette impacte très peu le temps de retard. L'influence la plus notable est celle pour $\lambda=310$ nm qui a des temps de retards légèrement plus courts avec une gravure. A cette longueur d'onde

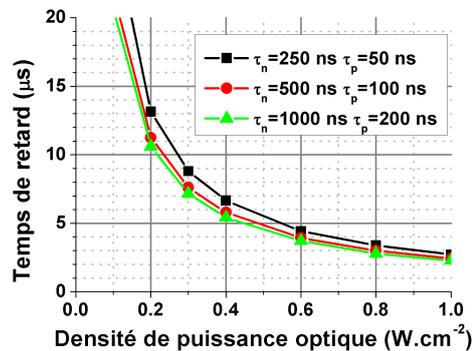


FIGURE 2.25: Influence de la durée de vie des porteurs sur le temps de retard à la commutation.

la profondeur de pénétration est assez faible et un maximum de porteurs sont générés proche de la surface, ce qui rend la gravure utile.

- Influence de la tension : l'augmentation de la tension d'alimentation diminue en général le temps de retard. Il est divisé par 3 pour une tension d'alimentation passant de 50 V à 400 V. L'augmentation de la tension d'alimentation diminue les écarts entre les différentes longueurs d'onde et les résultats à 400 V, pour $\lambda=340$ nm et 350 nm, sont alors très proches de ceux de la longueur d'onde optimale.

Dans les 4 configurations, $\lambda=360$ et $\lambda=370$ nm donnent des temps de retard supérieurs à ceux des autres longueurs d'onde et sont donc trop longues.

En tenant compte uniquement des propriétés d'absorption du SiC, la plage de longueur d'onde optimale pour mettre en conduction la première série de thyristor se situe entre 320 et 340 nm. L'influence sur le temps de retard d'autres paramètres, tels que la durée de vie des porteurs et des dimensions du thyristor, est étudiée ci-après.

2.3.2 Influence de la durée de vie des porteurs sur le temps de retard

L'influence de la durée de vie des porteurs sur le temps de retard est tracée sur la figure 2.25, pour la structure non gravée, une tension d'alimentation de 50 V et une longueur d'onde de 340 nm. Le temps de commutation diminue logiquement

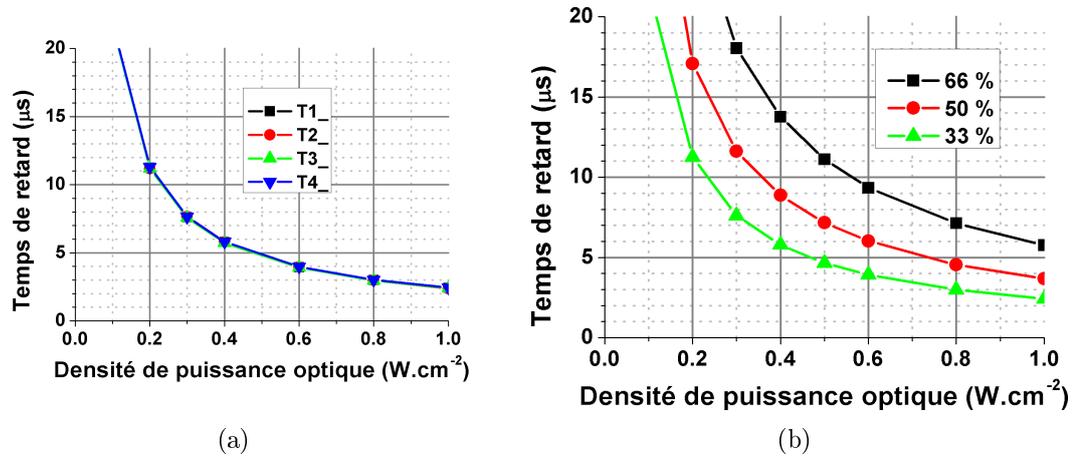


FIGURE 2.26: Influence de la taille de l'interdigitation anode gâchette sur le temps de retard (a). L-tot et L-met sont multiplié par 1,5 pour T2, 2 pour T3 et 3 pour T9. Effet du pourcentage de recouvrement de la surface par l'anode sur le temps de retard (b)

avec l'augmentation de la durée de vie des porteurs mais de façon modérée (de 9 à 7 µs pour $\tau_{n,p}$ multipliés par 4 et une densité de puissance optique de 0,3 W.cm⁻²).

2.3.3 Influence des dimensions du thyristor

Les courbes du temps de retard ont aussi été simulées pour des interdigitations anode gâchette 1,5 ; 2 et 3 fois plus larges (Fig. 2.26(a)). Cette modification n'a aucune influence sur le temps de retard à la mise en conduction. Par contre, la proportion du métal d'anode occupant la surface du composant (Fig. 2.26(b)) a une grande influence sur le temps de retard à la commutation. Ceci est logique car le métal est considéré comme opaque aux UV dans la simulation, la diminution de la fenêtre d'éclairement réduit d'autant la quantité de porteurs photo-générés.

2.3.4 Conclusion

Les simulations de mise en conduction optique du thyristor ont permis d'identifier la plage de longueur d'onde la plus efficace pour mettre en conduction le thyristor (320-340 nm). La gravure de gâchette semble inutile et cet aspect sera vérifié expérimentalement sur la première série de thyristors. Le retard à la commutation diminue logiquement avec l'augmentation de la durée de vie et de la proportion de la fenêtre d'éclairement. La largeur d'interdigitation, à rapport lar-

geur de métal d'anode sur largeur de fenêtre d'éclairement constante, n'a quasiment pas d'influence sur le retard à la commutation, dans la plage de dimension étudiée (8 à 24 μm pour la demi largeur du métal d'anode).

2.4 Conclusion du deuxième chapitre

La caractérisation de thyristors planars a permis de justifier certains choix de conception et de motiver l'étude d'une nouvelle protection périphérique. La simulation a permis de concevoir deux protections périphériques performantes : la JTE multiple et la JTE assistée par anneaux. Ces deux protections sont réalisées par gravure et sont assez robuste vis à vis des incertitudes technologiques. Du point de vue de la commutation, le thyristor optique semble être un composant plus simple par sa structure que le thyristor à commande électrique, ce qui permettrait d'évaluer le véritable potentiel du SiC en courant impulsionnel. La simulation a donc été principalement utilisée pour trouver la longueur d'onde optimale pour la première série de thyristor et estimer la puissance optique nécessaire pour leur mise en conduction.

Ce travail de conception permet d'envisager la réalisation de thyristors dans le chapitre suivant, pour vérifier le bon fonctionnement du déclenchement optique et évaluer une des deux terminaisons optimisées.

Réalisation et caractérisation de thyristors en SiC

Les différentes simulations effectuées au chapitre précédent ont permis d'identifier deux structures pour la protection périphérique des thyristors et d'estimer la puissance optique nécessaire pour mettre en conduction un thyristor en 4H-SiC. Ce troisième chapitre expose la fabrication et la caractérisation de deux séries de thyristors. L'objectif de la première série est de valider la faisabilité du thyristor optique et d'évaluer les différentes sources lumineuses disponibles pour la commutation. La deuxième série doit permettre de valider l'efficacité de la protection JTE assistée par anneaux et réalisée par gravure, et d'évaluer les capacités en courant impulsionnel de ces thyristors.

3.1 Première série de thyristors

Cette première série de thyristors a pour but de vérifier la faisabilité de la mise en conduction optique des thyristors et de comparer les différentes sources UV possibles pour la mise en conduction. La haute tension n'est pas l'objectif de cette série et un procédé de fabrication simple sera donc préféré. Après avoir évalué la qualité du contact ohmique d'anode, des mesures en direct bloqué en conduction et en commutation permettront d'analyser les comportements de ces thyristors et d'apporter des enseignements pour la conception et la réalisation de la deuxième série.

3.1.1 Géométrie des composants

N'ayant pas de contraintes spécifiques sur la forme du contact d'anode et sur la terminaison, un jeu de masques, déjà existant, de thyristor à commande de gâchette électrique a été choisi. Il s'agit du jeu de masque THY05 réalisé par Heu Vang à partir des masques de Pierre Brosselard [Bro04]. Ils ont servi à réaliser les thyristors planars précédemment caractérisés. Le matériau utilisé sera le même que celui des premiers thyristors fabriqués par Ampère et l'ISL [Zor03, Sch04], et a été commandé il y a une dizaine d'années. Pour avoir un procédé simple, une gravure peu profonde, d'environ 5 μm , a été choisie pour isoler les composants entre eux. Cette MESA sera la seule protection périphérique de ces thyristors. Seuls trois niveaux de masques seront utiles pour la fabrication des composants :

1. le masque de gravure MESA,
2. le masque de gravure de l'anode,
3. le masque de métal d'anode.

La structure des thyristors et la forme du contact d'anode sont présentées en figure 3.1. Deux échantillons de $1 \times 1 \text{ cm}^2$ (TH0105 et TH0106) sont disponibles pour la réalisation de cette première série. Sur le deuxième, une variante dans le processus de fabrication sera expérimentée, l'étape de gravure d'anode ne sera pas effectuée. La gâchette ne sera donc pas directement illuminée et la lumière devra dans un premier temps traverser la couche d'anode. Le procédé de fabrication est donc encore plus simple pour l'échantillon TH0106. Cette variante est visible sur la figure 3.1(a), le trait plein et les pointillés représentant les thyristors de TH0106 et

Nom	T1-	T2-	T4-	T9-
Surface (mm ²)	0,18	0,35	0,69	1,53
Nombre	27	7	9	6

TABLE 3.1: Nom, surface et nombre de thyristors sur les deux échantillons de la première série.

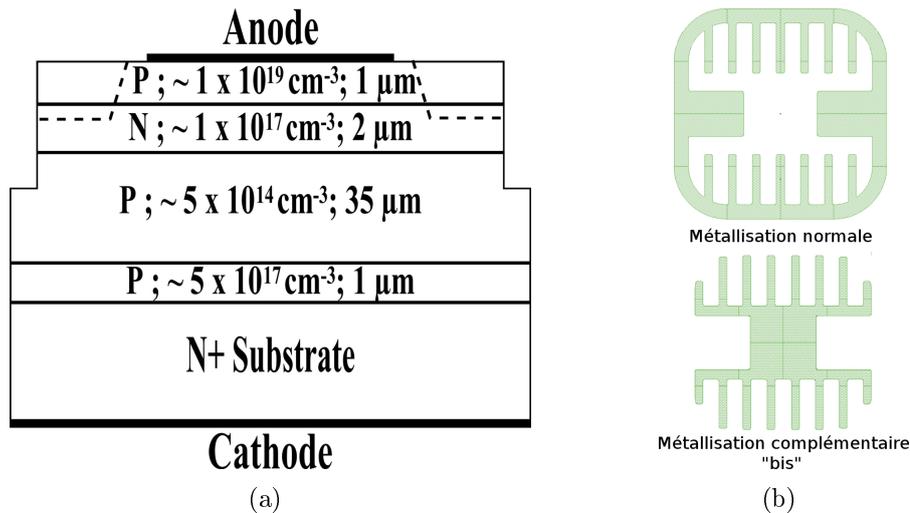


FIGURE 3.1: Vue en coupe de la structure des thyristors de la première série (a) et les deux géométries du métal d'anode vues de dessus (b)

ceux de TH0105 respectivement. La forme du contact d'anode est, pour une partie des thyristors, complémentaire de celle appelée "normale". Ces composants auront la dénomination "bis" dans leur nom, comme indiqué sur la figure 3.1(b). Il y a 28 thyristors sur l'échantillon TH0105 et 30 sur TH0106, et quatre différentes surfaces de composant. Les noms de ces thyristors seront attribués en fonction de leur taille, comme détaillé dans le tableau 3.1. Les 9 autres thyristors, non mentionnés dans le tableau, n'ont pas la même forme de métallisation et n'ont pas été utilisés pour l'étude en conduction des thyristors (chapitre 3.1.5.2).

3.1.2 Réalisation technologique

La fabrication s'est déroulée pour la majeure partie dans la salle blanche de l'ISL. Seules les étapes de gravure RIE (Reactive Ion Etching) ont été effectuées dans la salle blanche de l'IMTEK (Institut für Mikrosystemtechnik, à Freiburg en

3. RÉALISATION ET CARACTÉRISATION DE THYRISTORS EN SiC

Etape technologique	Figure	Commentaires
Gravure MESA		Lithographie négative et lift-off. Masque de gravure en nickel. Gravure RIE (Reactive Ion Etching) avec SF ₆ et O ₂ durant 40 minutes. Profondeur gravée : 5,5 μm.
Ouverture de gâchette		Etape réalisée pour TH0105 uniquement. Lithographie positive avec résine épaisse (4,15 μm) servant de masque de gravure. Même procédé de gravure qu'à l'étape précédente. Profondeur gravée : 1,7 μm.
Metalisation		Lithographie négative avec résine épaisse et lift-off. Métaux du contact d'anode : Al(200 nm)/Ti(25 nm)/Ni(30 nm). Métaux du contact de cathode : Ti(25 nm)/Ni(200 nm). Recuit rapide à 1000°C pendant 2 minutes. Sur-métallisation de l'anode avec le même procédé de lithographie. Métaux de la sur-métallisation : Ti(20 nm)/Ni(320 nm)/ Au(150 nm).

TABLE 3.2: Description du processus de fabrication de la première série de thyristors

Allemagne). Tous les métaux ont été déposés par évaporation à faisceau d'électrons. Le processus de fabrication des thyristors est décrit dans le tableau 3.2. Les échantillons n'ont pas de passivation pour éviter des interactions possibles avec les rayons UV. Une fois la surmétallisation réalisée, les deux échantillons ont été collés avec de la laque d'argent sur des substrats en alumine, et les composants ont été contactés sur l'anode avec un fil d'or de 50 μm de diamètre. Avant cette dernière étape, des caractérisations sous pointes ont permis d'évaluer la qualité du contact ohmique de l'anode à l'aide des motifs TLMs et de mesurer la tenue en tension des thyristors.

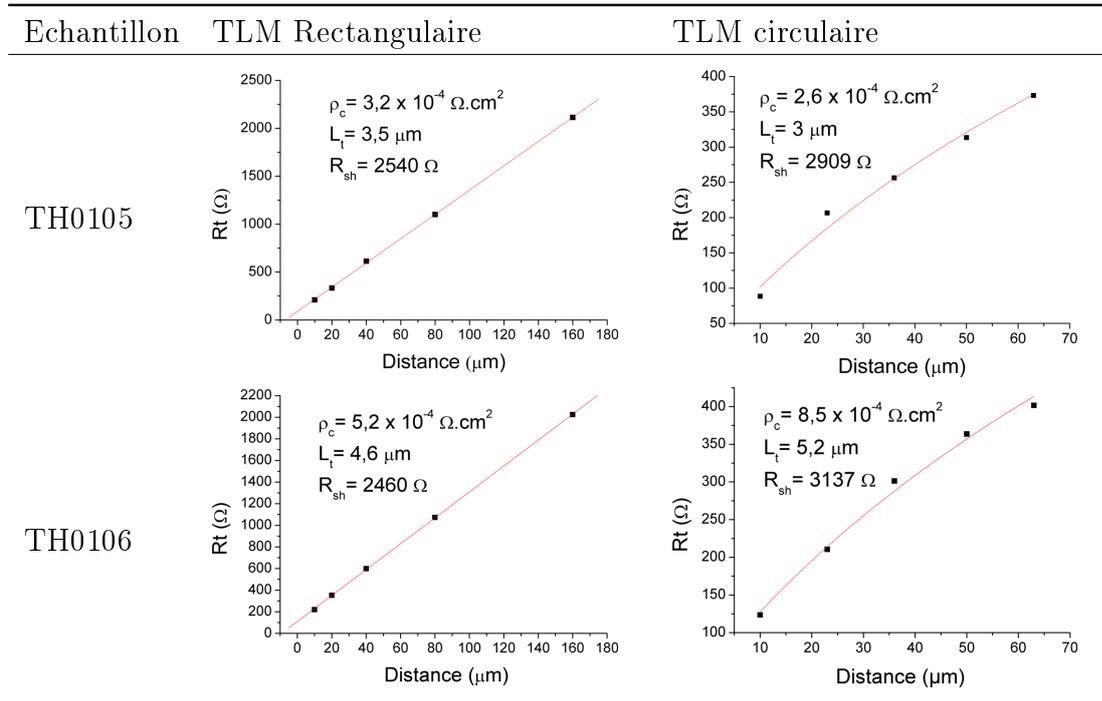


TABLE 3.3: Caractérisation des TLM du contact d'anode rectangulaires et circulaires des échantillons de la première série. La couche P est dopée à 10^{19} cm^{-3} et fait $1 \mu\text{m}$ d'épaisseur.

3.1.3 Évaluation du contact ohmique d'anode

La qualité du contact ohmique de l'anode est un paramètre très important du thyristor SiC. En effet, il est difficile d'obtenir une résistance spécifique de contact très faible sur du SiC de type P, et encore plus s'il n'y a pas d'implantation préalable. Le contact de cathode pose beaucoup moins de problème car il est effectué sur type N et il occupe toute la face arrière du composant. Des motifs TLM (Transfer Length Method), un circulaire et un rectangulaire par échantillon, sont présents sur les masques utilisés pour cette première série. Les motifs TLMs sont isolés par gravure. Ils permettent de calculer la résistance spécifique de contact d'anode en mesurant successivement des résistances avec des longueurs différentes entre les contacts. Les résultats de ces caractérisations après l'étape de surmétallisation sont l'objet de la figure 3.3. Les résistances spécifiques de contact (ρ_c), résistances carrées (R_{sh}) et les longueurs de transfert ont été calculées en utilisant les formules utilisées dans la thèse de Heu Vang [Van06]. Les résultats sont dans le même ordre

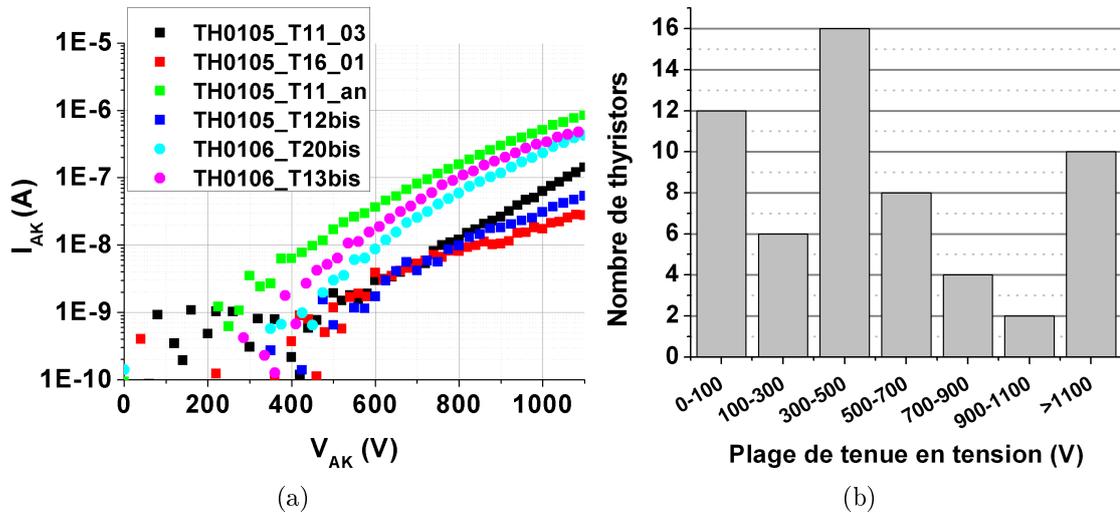


FIGURE 3.2: Exemples de caractéristiques de thyristor en mode direct bloqué (a) et répartition du nombre de thyristors en fonction de leur tenue en tension (b)

de grandeur pour les deux échantillons et pour les deux motifs de TLM. La résistance spécifique de contact du contact d'anode est comprise entre 2 et $9 \times 10^{-4} \Omega \cdot \text{cm}^2$. Pour le même type de couche P, l'état de l'art du contact ohmique est de $5 \times 10^{-6} \Omega \cdot \text{cm}^2$ [Jen07]. Le résultat obtenu est correct, sachant qu'il s'agit d'une des premières utilisations du four à lampe à l'ISL. Les deux échantillons n'ayant pas été recuits en même temps, ce résultat montre également une bonne reproductibilité du recuit.

3.1.4 Tenue en tension en direct des thyristors

Les thyristors n'ayant pas de passivation, leur tenue en tension a été mesurée dans le vide jusqu'à 1100V. Cette limite est fixée par le système de mesure du laboratoire Ampère. Le critère de tenue en tension est un courant de fuite de $1 \mu\text{A}$ pour les T1-, $2 \mu\text{A}$ pour les T2-, $4 \mu\text{A}$ pour les T4- et $8 \mu\text{A}$ pour les T9-, ce qui correspond à une densité de courant de $5 \times 10^{-4} \text{ A} \cdot \text{cm}^{-2}$. La figure 3.2 montre les caractéristiques de quelques thyristors tenant la plus grande tension, ainsi que la répartition du nombre de composant en fonction de leur tenue en tension. Pour comparaison, la simulation a permis de déterminer que la tenue en tension maximale théorique du matériau est de 5700 V et que celle de la structure terminée par la gravure MESA est de 1400 V environ. L'efficacité théorique de cette protection

est donc faible, environ 25 %, mais la tenue en tension n'était pas l'objectif premier de ces composants. Cependant, certains composants bloquent des tensions supérieures à 1100 V et s'approchent donc de la limite de 1400 V prévue par la simulation pour cette structure. En outre, il est important de noter que les thyristors les plus grands tiennent moins bien la tension que les petits, ce qui est probablement due à une densité de défaut assez importante dans le matériau.

Ces premières caractérisations ont permis de sélectionner les thyristors qui sont potentiellement fonctionnels et qui ont donc été "bondés" avec du fil d'or pour permettre la caractérisation en commutation et en conduction.

3.1.5 La commutation optique des thyristors

Pour vérifier que les thyristors peuvent être mis en conduction, le laser ultraviolet (UV) de l'expérience OBIC (Optical Beam Induced Current) [Ray09] a été dans un premier temps utilisé. Cette source de lumière est un laser continu qui peut émettre à différentes longueurs d'onde (333, 355 et 363 nm). Les commutations de quelques thyristors de l'échantillon TH0105 ont pu être observées avec le laser réglé sur la longueur d'onde 333 nm. Cette longueur d'onde a été choisie car sa longueur de pénétration de 11 μm dans le SiC-4H est la plus faible des trois, ce qui permet de générer un maximum de porteurs dans la zone où ils seront utiles, c'est à dire proche de la jonction J2, entre la gâchette et la base P du thyristor. Ces premiers résultats montrent le bon fonctionnement des thyristors et ont motivé la recherche d'une source UV plus compacte et permettant de mesurer le temps de retard au déclenchement.

Le laser étant continu, la commande de l'impulsion optique ne peut se faire que par un obturateur mécanique, dont le temps d'ouverture minimum est de l'ordre de 100 μs , et est effectivement trop long sachant que le temps de retard du thyristor calculé en simulation est de l'ordre de la micro-seconde. Les alternatives à cette source sont le laser pulsé UV qui existe à une longueur d'onde de 355 nm et les diodes électro-luminescentes (DEL) UV. Les diodes laser ne sont pas disponibles pour des longueurs d'ondes inférieures à 400 nm qui correspond à une énergie inférieure à la largeur de bande interdite du SiC-4H. Ces dernières ne sont donc pas adaptées pour la mise en conduction des thyristors.

Les DELs UV vont finalement être préférées au laser pulsé car elles sont moins chères et plus compactes et permettent à terme une intégration système. Des dis-

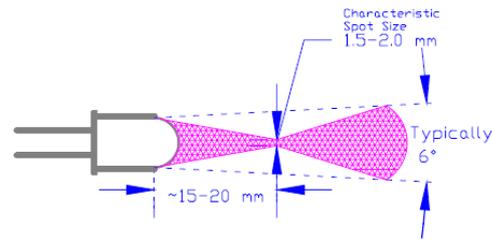


FIGURE 3.3: Forme de l'émission lumineuse des diodes 330 et 340 nm

positifs ayant des longueurs d'onde d'émission proches de celle du laser (330 nm et 340 nm) ont été utilisées dans un premier temps.

3.1.5.1 Commutation avec des DELs 330 nm et 340 nm

3.1.5.1.1 Description de l'expérience : Des diodes UVTOP[®] 325 et 335 avec des pics d'émission respectives à 330 et 340 nm ont été utilisées. La largeur à mi-hauteur du spectre d'émission est de 15 nm. La puissance optique nominale est de 0,4 mW pour un courant de 20 mA. Le courant maximal recommandé en impulsif est de 200 mA. Comme le montre la figure 3.3, une lentille bille permet de concentrer la puissance optique sur un disque d'environ 2 mm de diamètre.

Une platine, comprenant un MOSFET pour arrêter le courant dans la partie puissance, et la commande en courant des diodes UV a été réalisé avec l'aide de Pascal Bevilacqua. Le schéma simplifié de la manipulation est représenté sur la figure 3.4(b). Pour réussir à mettre en conduction un thyristor, il a finalement fallu utiliser 4 diodes en même temps (Fig. 3.4(a)). Les faisceaux lumineux de ces DELs ont été focalisés à la main. Une impulsion de courant largement supérieure aux spécifications de la diode, avec un minimum de 0,5 A par diode, a également été nécessaire. Les mesures ont donc été effectuées en monocoup pour éviter une dégradation rapide des DELs. La position de l'échantillon peut être réglée en X et Y et la source lumineuse peut être déplacée suivant l'axe Z. La commutation des thyristors a été étudiée sur une charge résistive.

3.1.5.1.2 Résultats : La mise en conduction de thyristors sur les deux échantillons a été possible avec cette source UV. La longueur de pénétration de la lumière dans le SiC-4H est donc bien suffisamment longue pour atteindre la jonction gâchette base P polarisée en inverse. Certains thyristors, notamment les plus petits, commutent plus difficilement et parfois ne commutent pas. Les explications

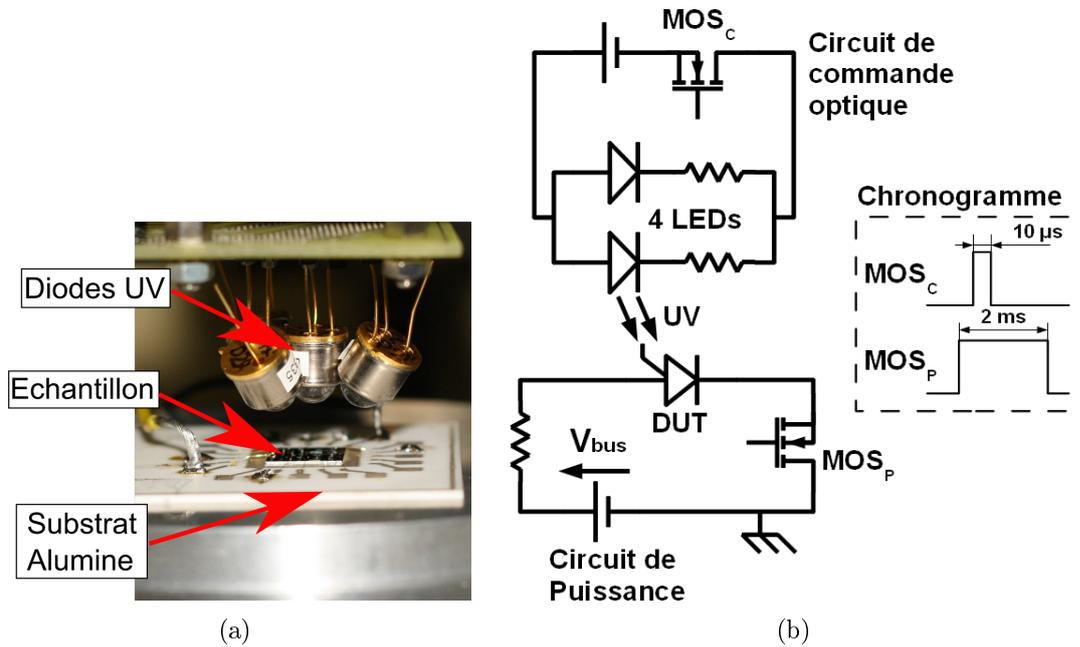


FIGURE 3.4: Photographie de la source UV composée de 4 DELs avec l'échantillon de thyristors (a) et schéma simplifié de l'expérience (b).

possibles sont que la focalisation de la lumière sur le composant est plus complexe et que le fil de liaison de l'anode du thyristor fait parfois de l'ombre à la zone d'éclairement. En termes de surface, la proportion de cette ombre est plus grande sur les petits thyristors que sur les grands. Pour les thyristors pouvant commuter, le temps de montée du courant est très rapide et est systématiquement inférieur à 100 ns (Fig. 3.5).

La puissance optique de la source lumineuse est facilement commandée par le courant dans les diodes. Avec cette source UV, il est également simple de mesurer le temps de retard entre le début de l'impulsion de courant dans les DELs, qui correspond au début de l'éclairement du thyristor, et la commutation du thyristor. L'évolution du temps de retard en fonction du courant dans les diodes et de la tension d'alimentation a été mesurée pour un thyristor d' $1,5 \text{ mm}^2$ et les résultats sont en figure 3.6. Avec une tension d'alimentation de 175 V, le temps de retard décroît de $16 \mu s$ à $2,5 \mu s$ quand le courant par LED passe de 0,56 à 0,92 A.

Des simulations par éléments finis ont été utilisées pour comparer avec le comportement mesuré. La commutation d'une structure bidimensionnelle de la coupe d'un doigt d'anode a donc été simulée en faisant varier la densité de puissance op-

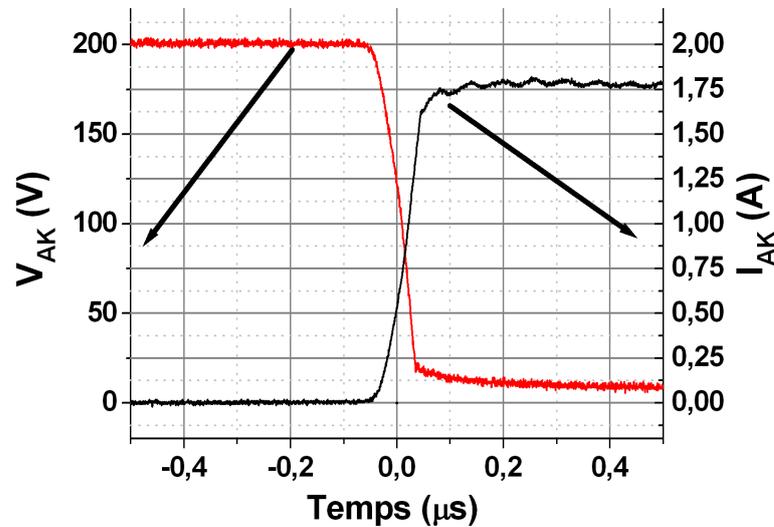


FIGURE 3.5: Courant et tension d'un thyristor de $1,5 \text{ mm}^2$ lors d'une commutation sur une charge résistive de 110Ω . La densité de courant après commutation est de 115 A.cm^{-2}

tique éclairant le thyristor. La correspondance entre l'échelle du courant dans les diodes et de la densité de puissance optique a été approximée en supposant que la puissance optique est toujours proportionnelle au courant même au delà des spécifications de la diode. La densité de puissance optique a été estimée en mesurant le diamètre du point lumineux généré par la source, qui fait 2 à 3 mm. Une mesure plus précise de la correspondance entre le courant dans les LEDs et la densité de puissance optique n'était pas possible. En effet, l'appareil de mesure de puissance optique du laboratoire permet de mesurer la puissance en continu. Des impulsions répétitives de courant dans les diodes aurait donc été nécessaires pour obtenir une puissance moyenne qui, connaissant le rapport cyclique, aurait permis de calculer la puissance instantanée pendant les impulsions. Sachant que le courant utilisé pour mettre en conduction les thyristors est bien supérieur à celui recommandé dans les données du fabricant des DELs, il était préférable de ne pas commander les diodes avec des impulsions de courant répétitives, qui pouvaient dégrader les diodes UV.

Pour les simulations, les durées de vie des électrons et des trous ont été supposées égales à 250 ns et 60 ns. Les premières simulations réalisées, sans pièges, sous estiment la puissance optique nécessaire à la commutation. Pour réduire l'écart entre la simulation et l'expérience, il est possible d'ajouter des pièges de charge. La courbe en trait interrompu de la figure 3.6(a) montre les résultats de simulation

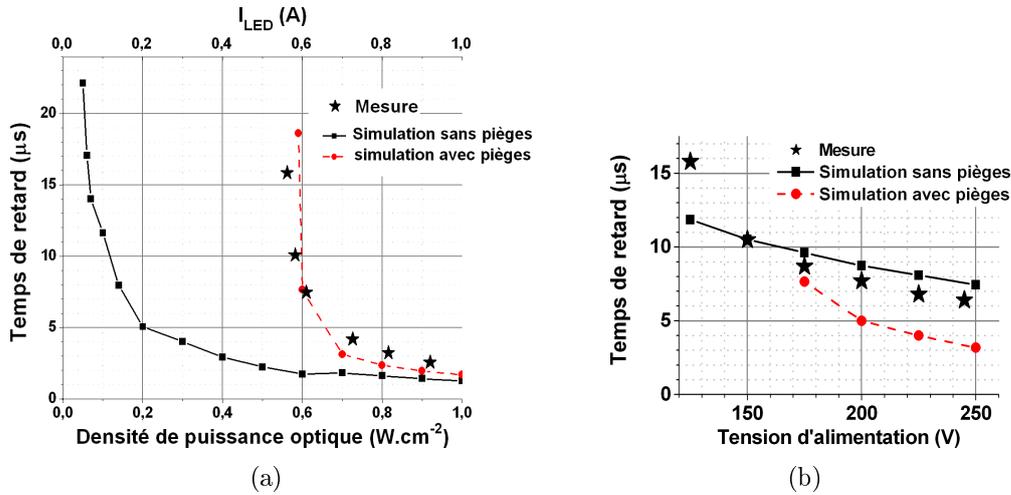


FIGURE 3.6: Evolution du temps de retard d'un thyristor d'1,5 mm² en fonction du courant par DELs pour une tension d'alimentation de 175 V (a) et de la tension d'alimentation pour un courant par diode de 0,58 A (b). Les densités de puissance optique sont de 0,60 et 0,12 W.cm⁻² pour les simulations avec et sans pièges de la figure (b)

avec une densité de pièges des électrons et des trous de $2,2 \times 10^{14} \text{ cm}^{-3}$ dans la couche tampon du thyristor. Un niveau d'énergie des pièges en milieu de bande interdite a été supposé avec une section de capture de 10^{-12} cm^2 .

Le temps de retard à la commutation dépend également de la tension d'alimentation, et décroît quand cette dernière augmente (Fig. 3.6(b)). Cette décroissance du temps de retard est observée en simulation, avec et sans pièges, et expérimentalement. Néanmoins, aucune des deux courbes obtenues en simulation (Fig. 3.6(b)) ne suit parfaitement les mesures. Un travail plus fin sur la modélisation du thyristor serait nécessaire pour faire correspondre les temps de retard obtenus en simulation et expérimentalement, en fonction de la puissance optique et de la tension d'alimentation. Les mécanismes qui entraînent la réduction du temps de retard lorsque la tension d'alimentation augmente peuvent néanmoins être expliqués assez simplement.

La figure 3.7 montre les effets de l'élévation de cette tension sur le thyristor. Lorsque les rayons UV traversent le SiC, ils génèrent des paires électron-trou. Si une paire est générée en dehors de la zone de charge d'espace, l'électron et le trou ont de fortes chances de se recombiner avant qu'ils ne parviennent par diffusion jusqu'à la zone de charge d'espace ou une jonction PN. Si une paire est générée dans la zone charge d'espace où règne un champ électrique fort, l'électron est at-

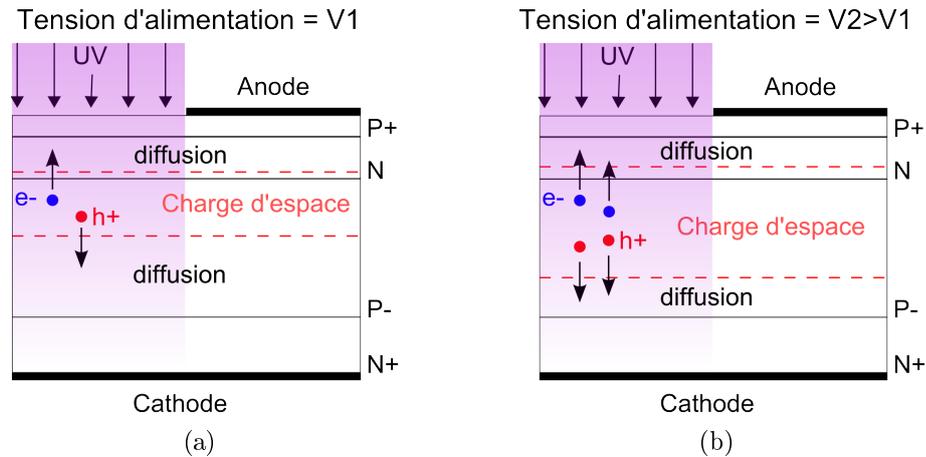


FIGURE 3.7: Explication de la réduction du temps de retard à la commutation du thyristor quand la tension d'alimentation augmente.

tiré vers l'anode et le trou vers la cathode. Une fois hors de la zone de charge d'espace, l'électron se trouve dans la gâchette et polarise ainsi un peu plus la jonction anode gâchette en direct. La couche P+ d'anode a ainsi tendance à injecter des trous dans la couche de gâchette qui peuvent se recombiner ou diffuser jusqu'à la zone de charge d'espace et ainsi participer à la mise en conduction. Le mécanisme est le même de l'autre côté de la zone de charge d'espace. Si la tension V_{AK} du thyristor augmente, la zone de charge d'espace s'étend. Le nombre de porteurs photo-générés dans la zone de charge d'espace est donc plus grand. Ceci accélère la mise en conduction. De plus, la zone de charge d'espace étant plus large, la distance sur laquelle les trous doivent diffuser entre l'anode et la zone de charge d'espace est réduite. De même, pour les électrons et la distance entre la cathode et la zone de charge d'espace. Le transport par diffusion étant bien plus lent que le transport sous fort champ, la réduction de la distance sur laquelle les porteurs doivent diffuser accélère également le processus de mise en conduction.

3.1.5.2 Caractéristique statique en conduction des thyristors

3.1.5.2.1 Caractérisation : La caractéristique quasi-statique en conduction des thyristors optiques peut être mesurée avec le même système optique pour la mise en conduction du thyristor et en utilisant la source de tension sinusoïdale 50 Hz redressée du traceur Tektronix 370 à la place de l'alimentation continue.

Les caractéristiques quasi-statiques de composants de l'échantillon TH0106, de

différentes tailles, sont tracées sur la figure 3.8(a). Les courbes montrent que pour une même densité de courant, les thyristors les plus petits ont une chute de tension plus faible. Les valeurs moyennes des résistances dynamiques spécifiques, calculées entre 10 et 50 A.cm⁻², sont de 4,8 ; 5,4 ; 8 et 12,3 mΩ.cm² pour les composants de type T1-, T2-, T4- et T9- respectivement. Cet évolution s'explique en partie parce qu'il n'y a qu'un fil d'or par composant. A titre de comparaison, une résistance spécifique dynamique d'1 mΩ.cm² a déjà été obtenue dans la littérature [Ela10] sur des thyristors ayant une base P similaire (30 μm dopée à 10¹⁵ cm⁻³).

Par ailleurs, pour une même taille de composant, ceux avec une géométrie d'anode complémentaire (les "bis") ont également une chute de tension plus faible que ce avec une anode normale. La répartition du courant est donc meilleure dans le cas de la géométrie d'anode complémentaire.

Comme le montre la figure 3.8(b), les thyristors de l'échantillon TH0106 ont une chute de tension à l'état passant légèrement plus faible que ceux de l'échantillon TH0105, bien que la résistance spécifique du contact d'anode de l'échantillon TH0106 soit légèrement supérieure à celle de l'échantillon TH0105 (Fig. 3.3). Il est possible que la couche P+ d'anode, présente sur toute la surface de l'échantillon TH0106, améliore la répartition du courant par rapport à l'échantillon TH0105 où cette couche n'est présente que sous la métallisation d'anode. Cependant d'autres paramètres peuvent jouer, telle que la durée de vie des porteurs qui peut être différente d'un échantillon à l'autre, ou la différence de la qualité du collage à la laque d'argent entre les deux échantillons. Dans tous les cas, la présence de la couche P+ sur toute la surface du thyristor n'empêche pas la mise en conduction, simplifie légèrement le processus de fabrication, et ne peut qu'améliorer la répartition du courant sur toute la surface du thyristor.

Pour avoir une meilleure représentation de la répartition du courant dans un thyristor, la tension à l'état passant a été mesurée avec une pointe en différents points de la métallisation (Fig. 3.9). La tension de la métallisation évolue de 3,35 V au plus près de l'arrivée du courant à 3,10 V à l'autre extrémité du composant. La répartition du courant dans le thyristor n'est donc pas homogène.

Il est possible d'améliorer ce point en optimisant la géométrie de l'anode et la position des arrivées des fils de contact. Il faut également déposer une surmétallisation la plus épaisse possible. Pour avoir une idée de l'épaisseur de surmétallisation nécessaire, un calcul approché théorique peut être utile.

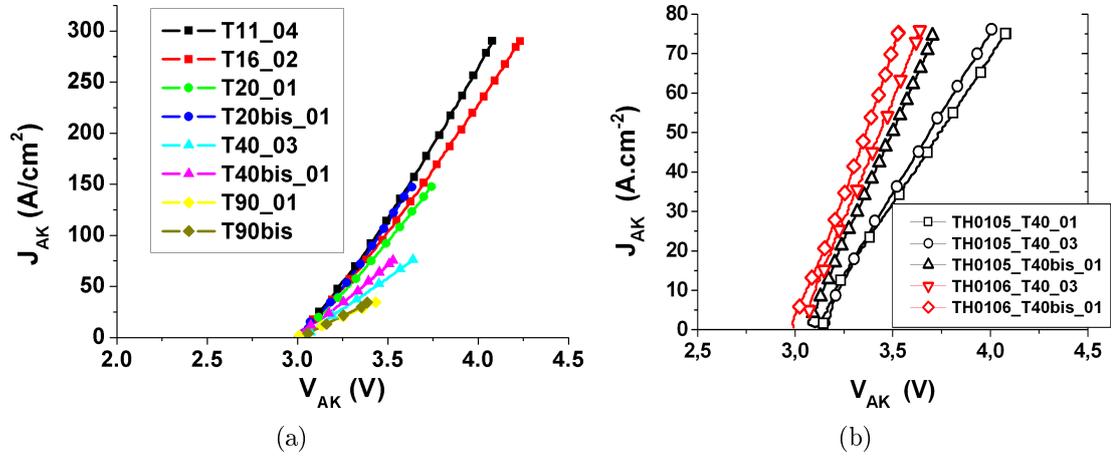


FIGURE 3.8: Caractéristiques quasi-statiques en mode direct passant des thyristors de la première série. Comparaison entre les thyristors de taille et de géométrie d'anode différentes (a). Comparaison entre les caractéristiques des thyristors de $0,69 \text{ mm}^2$ des deux échantillons (b).

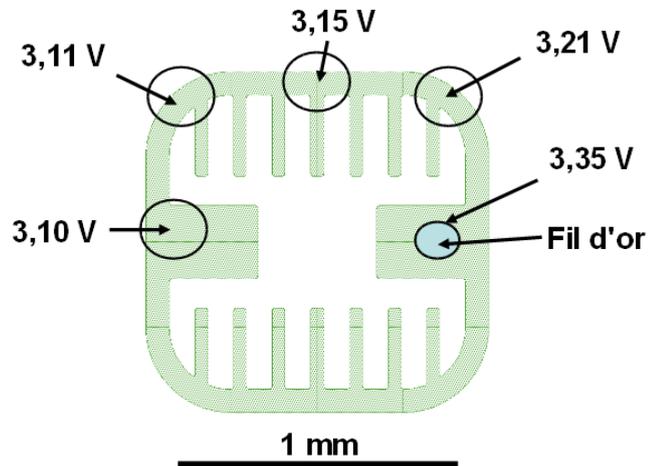


FIGURE 3.9: Tension en différents points de la métallisation d'un thyristor d' $1,5 \text{ mm}^2$, lorsqu'il conduit un courant de $0,5 \text{ A}$, ce qui correspond à une densité de courant moyenne de 35 A.cm^{-2} . La tension V_{AK} en incluant la chute de tension dans le fil de "bonding" vaut $3,43 \text{ V}$.

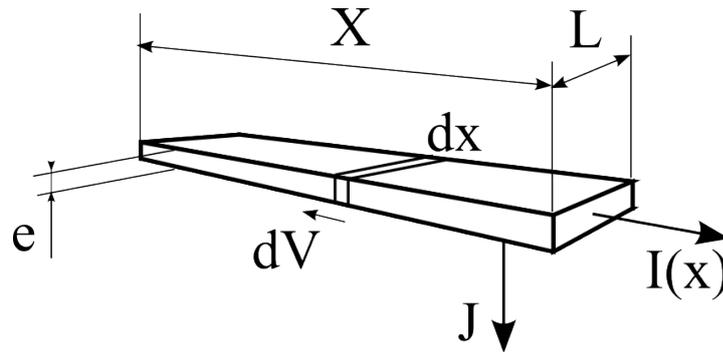


FIGURE 3.10: Représentation d'une piste métallique de surmétallisation pour le calcul approché de l'épaisseur de surmétallisation

3.1.5.2.2 Calcul : Supposons une piste métallique de largeur L , d'épaisseur e et de résistivité ρ constante avec une densité de courant verticale J (représentant la densité de courant anodique) vers le semi-conducteur également constante (Fig. 3.10). Dans le cas du thyristor, cette dernière hypothèse est valable uniquement si le potentiel varie très peu sur toute la longueur de la métallisation. La différence de potentiel dV sur une petite portion dx de la piste peut être calculée avec l'équation 3.1. $I(x = 0)$ correspond au courant au bout de la piste dans le cas où elle est connectée à une autre piste métallique par exemple. L'équation 3.2, donnant la chute de potentiel aux bornes de la piste, est obtenue en intégrant l'expression précédente.

$$dV = \frac{\rho \cdot dx}{e \cdot L} \cdot I(x) = \left(\frac{\rho \cdot J \cdot x}{e} + \frac{\rho \cdot I(x=0)}{L \cdot e} \right) \cdot dx \quad (3.1)$$

$$V(X) - V(0) = \frac{\rho \cdot J \cdot X^2}{e \cdot 2} + \frac{\rho \cdot X \cdot I(x=0)}{L \cdot e} \quad (3.2)$$

Ce calcul sera utile pour estimer la densité de courant maximale garantissant une répartition homogène du courant dans les thyristors de la deuxième série, sachant que l'épaisseur de la surmétallisation est limitée par des contraintes technologiques.

La première source UV composée de 4 diodes a permis de montrer qu'il est possible de mettre en conduction des thyristors avec des DELs. Cependant, les diodes doivent être utilisées au delà de leurs spécifications et l'alignement des diodes entre elles et avec le thyristor est loin d'être évident. C'est pourquoi la com-

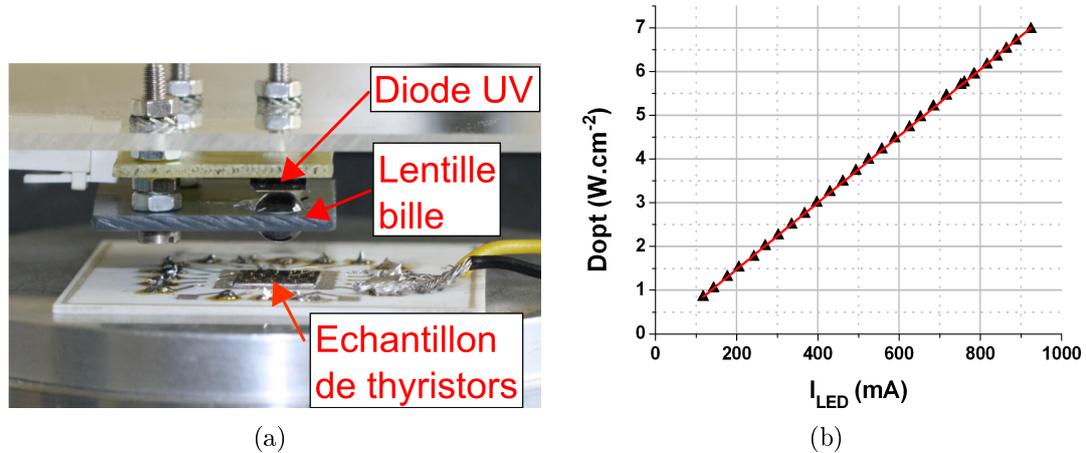


FIGURE 3.11: Photographie de la source UV avec la diode 365 nm (a). Caractérisation de la source UV : densité de puissance dans un trou de 1 mm² en fonction du courant traversant la diode (b).

mutation de thyristors en utilisant une autre DEL plus puissante mais avec une longueur d'onde plus longue a été expérimentée.

3.1.5.3 Commutation avec une DEL 365 nm

3.1.5.3.1 Présentation et caractérisation de la source UV avec la DEL 365 nm : La LED utilisée à une puissance optique nominale de 250 mW pour un courant de 0,5 A , un pic d'émission à 365 nm, et une largeur à mi-hauteur de spectre de 9 nm. D'après les données du constructeur, le rendement de la DEL seule est d'environ 15 %, soit 10 fois supérieur à celui des diodes utilisées dans le paragraphe précédent. La profondeur de pénétration de la lumière dans le SiC-4H à cette longueur d'onde est d'environ 125 μm. C'est trop long pour cette première série de thyristor car les porteurs générés à une profondeur supérieure à 38 μm se retrouvent dans le substrat et sont donc inutiles pour la mise en conduction. Cependant, le rendement et la puissance de cette diode compense largement cet inconvénient. L'angle d'émission est trop large (120°) pour notre application et a donc été réduit à l'aide d'une lentille bille (Fig.3.11(a)). Il en résulte une surface d'éclairage de la forme d'un disque de 2 mm de diamètre.

La densité de puissance optique de cette diode avec la lentille, en fonction du courant, a été mesurée (Fig. 3.11(b)). Pour cette mesure, un cache avec un trou d'1 mm de diamètre, du même ordre de grandeur que les dimensions des thy-

ristors, a été utilisé. La densité de puissance à la position du maximum de puissance optique a ainsi pu être mesurée. La diode a été polarisée en continu pour les courants inférieurs à 0,5 A et avec un signal rectangulaire au delà, pour éviter l'échauffement dans la diode. La précision de l'appareil de mesure de puissance optique est de 5 %. La caractéristique densité de puissance optique en fonction du courant de cette source (diode avec lentille) est linéaire (Fig. 3.11(b)) et est décrite par l'équation 3.3.

$$D_{opt} = -0,05 + 7,6 \cdot I_{DEL} \quad (3.3)$$

3.1.5.3.2 Estimation de la densité d'énergie optique nécessaire pour la mise en conduction d'un thyristor : Avant de procéder à la mesure, le thyristor a été placé au point de densité de puissance maximale de la source UV, c'est à dire la même position où avait été placé le trou pour la caractérisation de la DEL. Deux techniques sont possibles pour trouver cette position. La première est de connecter une résistance d'assez forte valeur (100 k Ω par exemple) aux bornes du thyristor, et de déplacer celui ci jusqu'à obtenir la plus forte tension aux bornes de la résistance, qui est représentative du photo-courant du thyristor. L'autre alternative est de mesurer le temps de retard et de déplacer le thyristor jusqu'à obtenir le plus faible temps de retard possible. Une fois le positionnement effectué, le temps de retard a été mesuré pour différents courants dans la DEL et différentes tension d'alimentation. Le temps de retard minimum mesuré avec cette source UV est d'1,5 μ s. La densité de puissance optique peut être déduite du courant dans la diode en utilisant la caractérisation de la source UV. La densité d'énergie nécessaire à la commutation, qui sera appelée E_{on} , peut finalement être estimée en multipliant le temps de retard par la densité de puissance optique (Fig. 3.12).

Sur la plage de densité de puissance optique balayée, E_{on} décroît quand la densité de puissance augmente. La valeur la plus basse obtenue est 11 μ J.cm⁻². Elle est proche de la valeur de 10 μ J.cm⁻², issue de la littérature, mesurée avec une impulsion de 7 ns d'un laser 337 nm [Lev03]. E_{on} pour un thyristor à gâchette électrique fabriqué avec le même matériau peut être estimé à environ 8 μ J.cm⁻², avec les données de [Zor03] et en supposant une tension anode gâchette de 3 V. L'énergie optique nécessaire à la commutation est donc sensiblement égale à celle électrique dans le cas d'une commande classique. Néanmoins, le rendement de la source UV

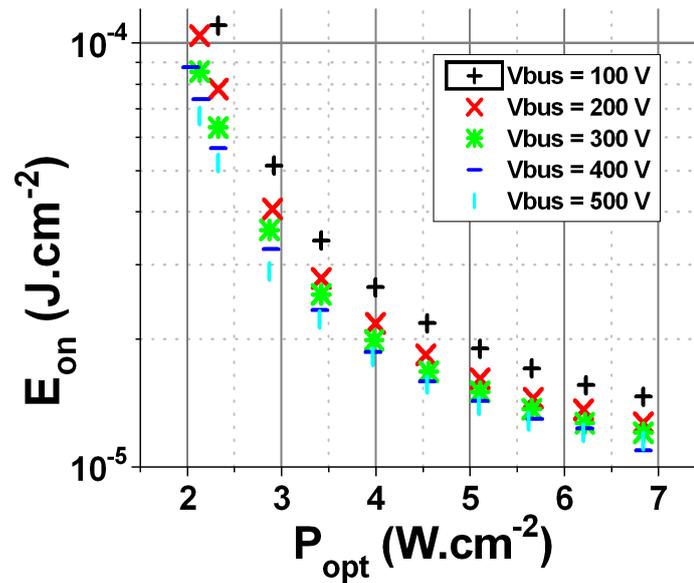


FIGURE 3.12: Densité d'énergie nécessaire pour mettre en conduction le thyristor en fonction de la densité de puissance optique, pour différentes tensions d'alimentation

complète est d'environ 1 à 2 % pour cette taille de composant. L'énergie demandée par la diode UV pour la commutation reste tout de même nettement inférieure à l'énergie que peut commander le thyristor.

La figure 3.12 montre également que le temps de retard, et donc E_{on} , diminue quand la tension d'alimentation augmente, comme avec la première source UV utilisée. Cette diminution d' E_{on} est quasiment inexistante entre 400 et 500V. Une explication possible est que la base P est déjà complètement désertée de porteur à 400V et qu'un champ électrique fort est présent dans toute cette couche. Cette supposition a été confirmée par une mesure C(V) entre anode et cathode qui montre que la base P est complètement déplétée à 360 V. Ces mesures sont en contradiction avec les spécifications du matériau. D'après l'équation de Poisson, il faudrait appliquer 570 V pour déserrer complètement une base P de 35 μm dopée à $5 \times 10^{14} \text{ cm}^{-3}$. Une image réalisée par l'ISL avec le microscope électronique à balayage a confirmé que la base P est plus fine que spécifiée et fait environ 26 μm d'épaisseur (Fig. 3.13).

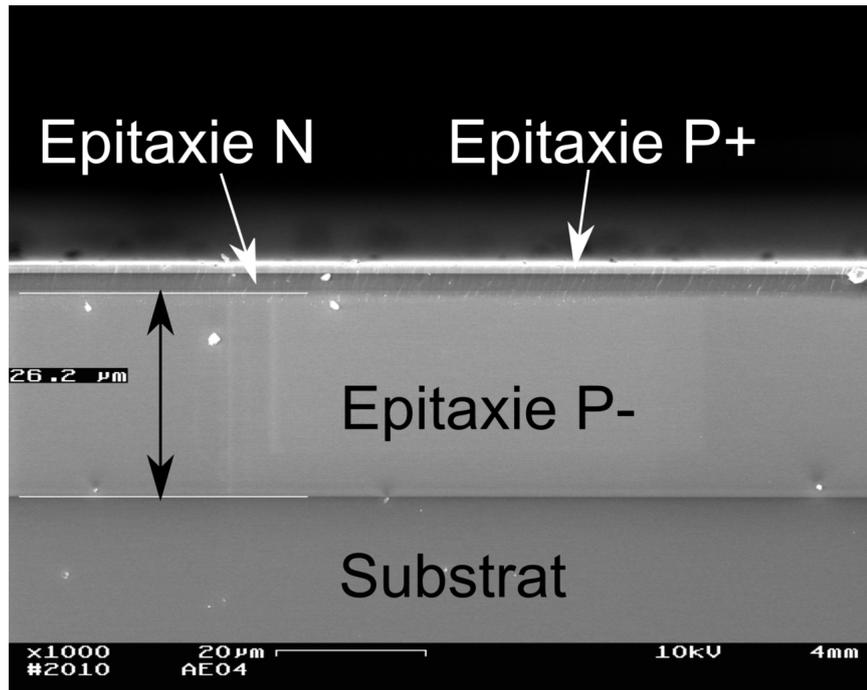


FIGURE 3.13: Image prise par l'ISL, au microscope électronique à balayage, de la tranche du matériau ayant servi à fabriquer la première série de thyristors. Le contraste entre les couches permet une distinction assez nette des quatre épitaxies sur le substrat.

3.1.6 Conclusion sur la première série de thyristors

Cette première série de thyristors a permis de valider ou vérifier les points suivants :

1. La faisabilité de la commutation du thyristor par génération optique de porteurs
2. Les étapes technologiques telles que la lithographie, le lift-off, et la gravure développées par l'ISL permettent de fabriquer des thyristors fonctionnels.
3. Les performances du thyristor optique en termes de temps de montée et de retard sont comparables à celles des thyristors commandés électriquement.
4. Une commande optique avec un rendement raisonnable et une puissance optique suffisante est possible avec la technologie DEL.
5. Il n'est pas nécessaire d'ouvrir la gâchette à un éclairage direct pour pouvoir mettre en conduction les thyristors. Cette gravure ne sera pas envisagée sur la prochaine série de thyristors.

Cette série a également permis d'étudier expérimentalement l'influence de la puissance optique incidente et de la tension d'alimentation sur la commutation.

Ces premiers résultats étant encourageants, une deuxième série de thyristors optiques a été conçue et réalisée.

3.2 Deuxième série de thyristors

Les objectifs principaux de cette deuxième série sont, d'expérimenter la protection périphérique JTE assistée par anneaux réalisée par gravure, et d'estimer le potentiel du thyristor optique dans son système final. Il faudra donc pouvoir encapsuler les composants individuellement.

La géométrie des composants sera d'abord détaillée et expliquée avant de s'attarder sur la réalisation technologique des thyristors. Les résultats de caractérisation seront enfin exposés, notamment la tenue en tension des thyristors et leur commutation.

3.2.1 Géométrie des composants

Un jeu de masque, THY07, avec 5 niveaux et un champ d' $1 \times 1 \text{ cm}^2$ correspondant à la taille des échantillons a été conçu. Les 5 niveaux sont :

1. Gravure de la JTE
2. Gravure des anneaux de garde
3. Gravure de l'anode
4. Ouverture de passivation
5. Métallisation

Par champ, sont répartis 16 thyristors d'une surface d' 1 mm^2 sans compter la protection périphérique, et de $2,35 \text{ mm}^2$ terminaison incluse. Les 4 variantes de thyristors présentes sur le champ sont illustrées en figure 3.14. Par champ, il y a 10 thyristors optiques protégés par JTE assistée par anneau (Fig. 3.14(a)), 2 thyristors optiques protégés par JTE simple (Fig. 3.14(b)), 2 thyristors optiques protégés par JTE assistée par anneaux avec "channel stopper" (Fig. 3.14(c)), et 2 thyristors à gâchette électrique protégés par JTE assistée par anneaux (Fig. 3.14(d)).

Les thyristors avec simple JTE permettront d'évaluer l'apport, au niveau de la tenue en tension, des anneaux de garde dans la JTE.

Le "channel stopper" est anneau métallique entourant le composant, sous lequel une implantation a permis la formation d'une zone fortement dopée, de même type que la couche de dérivation. Cette anneau sert à uniformiser le potentiel en périphérie du composant et est notamment utilisé pour les IGBTs silicium [Tra00, Mot04]. Les résultats de simulation trouvés dans [Tra00] montrent que le "channel stopper" est utile si une densité de charge à l'interface entre la passivation et le semi-conducteur est présente, et qu'elle crée une couche d'inversion dans le semi-conducteur sous la passivation. Dans le cas de cette deuxième série thyristor, l'essai de "channel stopper" sera uniquement un anneau métallique sans implantation préalable.

Les thyristors électriques ont été ajoutés pour permettre la comparaison de leur commutation et de leur conduction avec celles des thyristors optiques. La métallisation de la gâchette est réalisée en même temps que celle de l'anode pour économiser une étape technologique. Le contact ne peut certainement pas être ohmique en utilisant les mêmes paramètres que celui de l'anode. Toutefois, un contact de gâchette laissant passer un courant suffisant pour permettre la mise en conduction des thyristors électriques est espéré.

La forme de la métallisation de l'anode n'a pas fait l'objet d'une optimisation particulière en termes de déclenchement car les simulations dépendraient de nombreux paramètres inconnus à l'avance tels que la durée de vie des porteurs où les densités de pièges dans certaines couches du matériau. De plus, pour une simulation précise de la mise en conduction, la prise en compte des effets tridimensionnels est nécessaire. L'étude précise de la mise en conduction n'étant pas dans l'instant prioritaire, et le laboratoire ayant très peu d'expérience en simulation 3D, cet aspect n'a pas été optimisé.

Le choix de la forme involute pour la fenêtre d'éclairement s'est donc fait grâce aux informations trouvées dans la littérature. Ce motif a déjà été utilisé pour la gâchette électrique de thyristors en silicium [Sto74]. La forme de la gâchette est décrite par des développantes de cercle qui ont la propriété d'être équidistantes entre elles sur toute leur longueur. Ce dessin permet d'avoir une interdigitation anode-gâchette homogène sur la plus grande part de la surface du composant, et ainsi d'obtenir une bonne uniformité de la mise en conduction du thyristor. Des com-

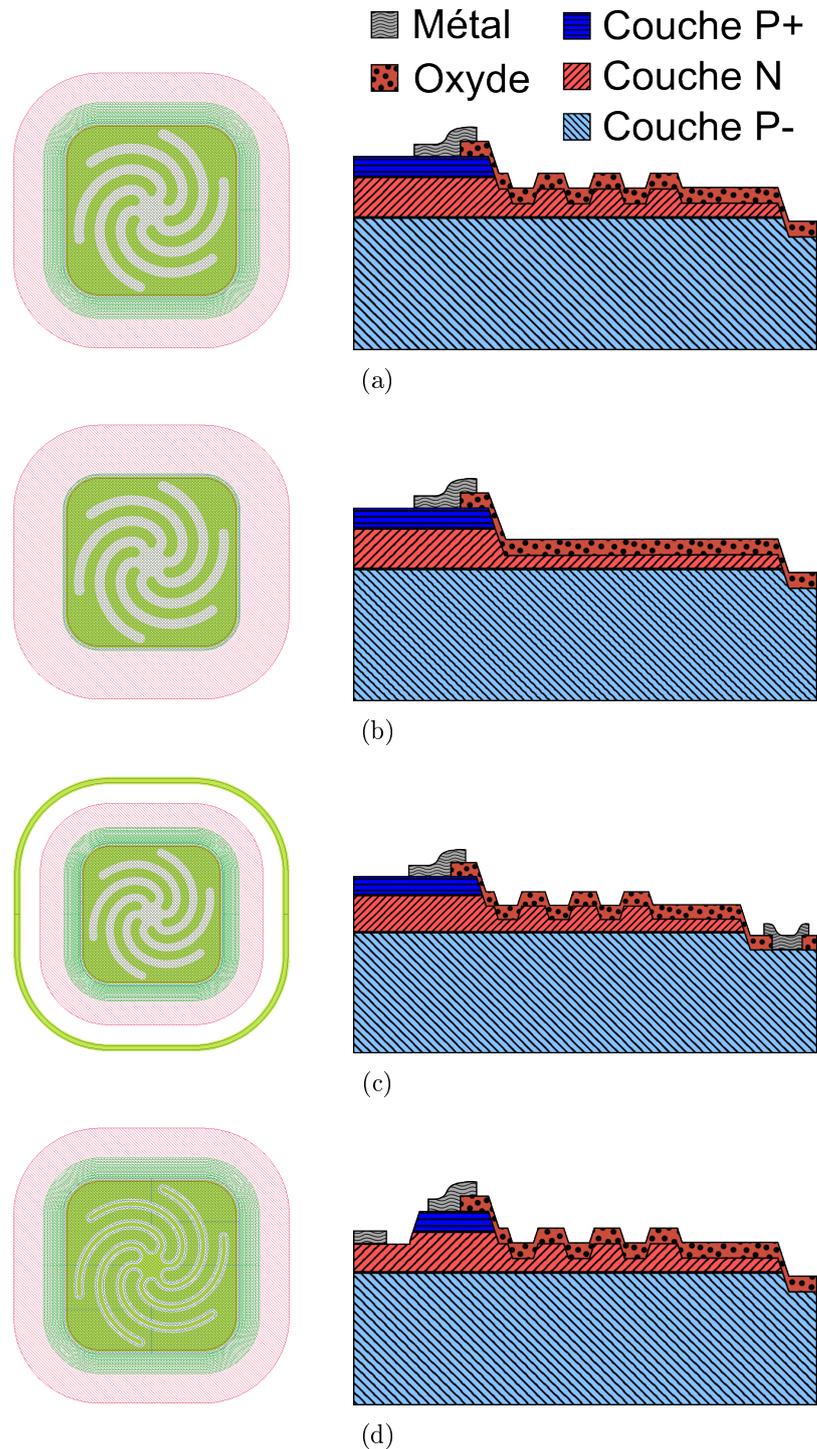


FIGURE 3.14: Géométrie et vue en coupe des différentes variantes des thyristors de la deuxième série : thyristor optique avec JTE assistée par anneaux (a), avec JTE simple (b), avec JTE assistée par anneaux et "channel stopper" (c), et thyristor à gâchette électrique avec JTE assistée par anneaux (d).

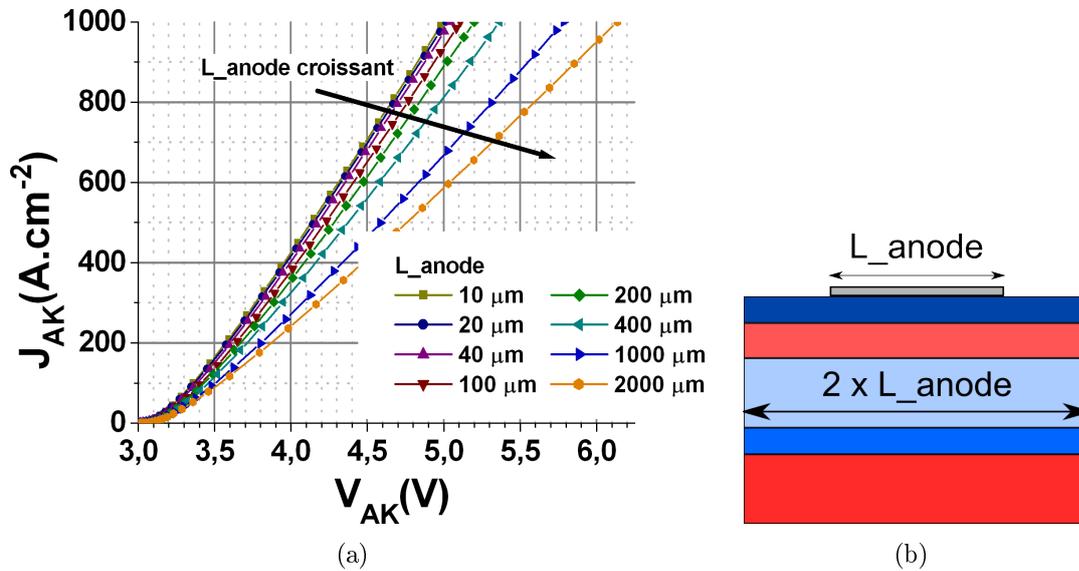


FIGURE 3.15: Caractéristiques statiques en conduction de thyristors en fonction de la largeur des doigts d'anode (a). Schéma de la structure bidimensionnelle utilisée pour les simulation (b).

posants de 125 mm de diamètre en silicium avec une telle forme de gâchette ont également montré des performances correctes dans le domaine de l'électronique impulsionnelle [Pod00]. Ces thyristors 2.5 kV ont supporté un dI/dt de 2 kA/s et un courant crête de 221 kA avec une interdigitation large (environ 7 mm et 1 mm de large pour l'anode et la gâchette respectivement).

La largeur des doigts d'anode a été déterminée en considérant le fait que plus l'interdigitation est fine et meilleure est la répartition du courant, et en tenant compte des contraintes de la lithographie. Pour vérifier le premier point, des caractéristiques statiques en conduction ont été simulées pour plusieurs largeurs de doigt d'anode. La figure 3.15 montre les résultats de ces simulations et une vue en coupe de la structure bidimensionnelle simulée. Dans ces simulations, la surface d'anode couvre la moitié de la surface totale du matériau. Les courbes de la figure 3.15(a) montrent que plus les doigts d'anode sont large plus la chute de tension dans le composant sera élevée à densité de courant égale, et confirment la mauvaise répartition du courant dans la structure pour des doigts d'anode trop large. L'augmentation de la chute de tension reste modérée et inférieure à 0,2 V à 1000 $A \cdot cm^{-2}$, pour une largeur de doigt inférieure à 100 μm . En tenant compte des contraintes de lithographie pour le cas plus critique du thyristor à gâchette

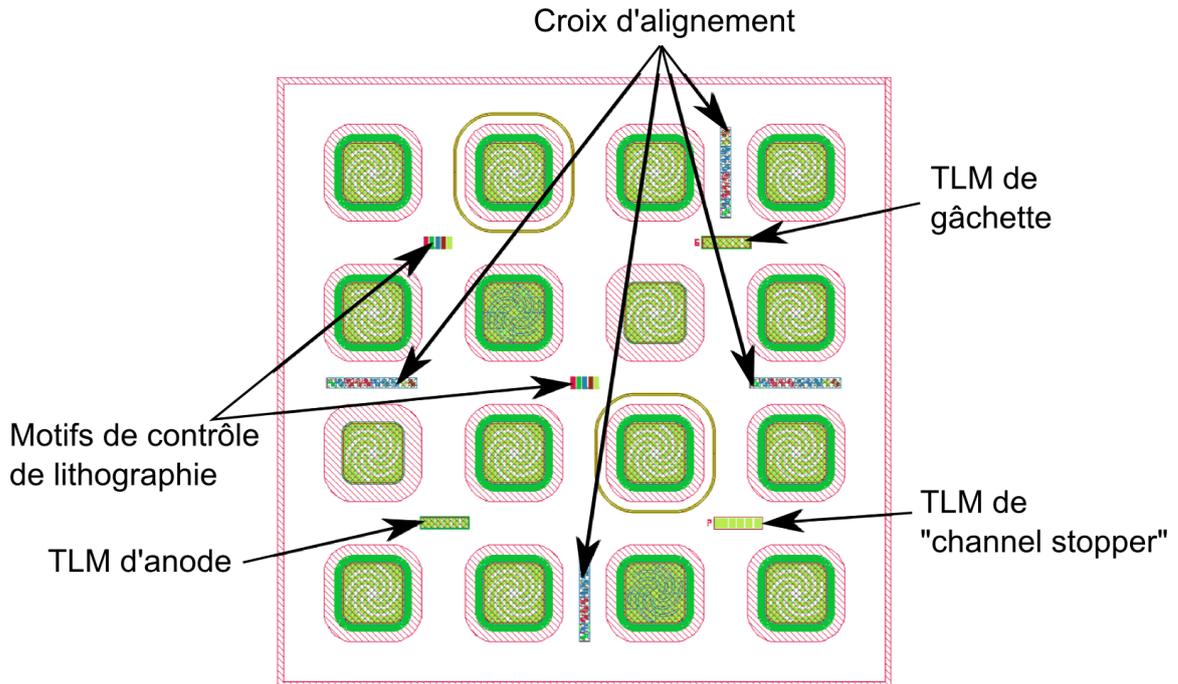


FIGURE 3.16: Dessin du champ complet incluant les différents motifs de test et d'alignement

électrique, la largeur des doigts a été fixée à $60\ \mu\text{m}$ pour l'anode et pour la fenêtre d'éclairage.

Sur l'ensemble du composant, la surface de métal représente 62,5 % de la surface active, contre 45 % pour la métallisation normale de la première série. Cette augmentation de la proportion de surface métallisée est nécessaire pour placer plus de fil de "bonding" et conduire un maximum de courant. Une forme carrée de composant a été choisie pour permettre une optimisation du nombre de composants sur un champ, et faciliter la découpe des thyristors après le processus de fabrication. Cette forme permet également d'avoir une surface suffisante aux quatre coins des thyristors pour contacter les fils de "bonding" en or. Entre les composants, des motifs TLM rectangulaires ont été ajoutés pour évaluer la qualité du contact d'anode, de gâchette et du "channel stopper".

La figure 3.16 montre le champ complet avec les différents motifs de test et de lithographie. Sur la figure 3.17 sont repérés les différents thyristors du champ, et les positions des deux thyristors de chacune des trois variantes sont précisées.

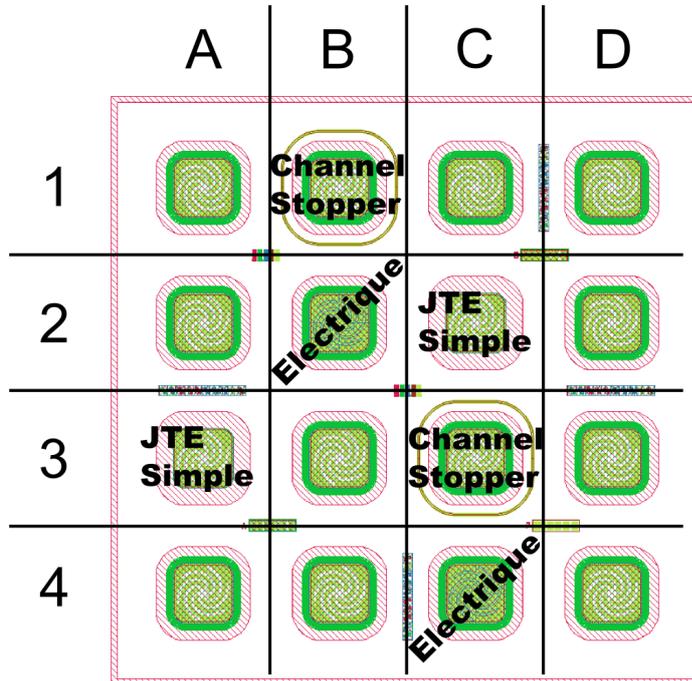


FIGURE 3.17: Repérage des thyristors et de ses variantes. La majorité des thyristors sont optiques avec une protection JTE assistée par anneaux sans "channel stopper"

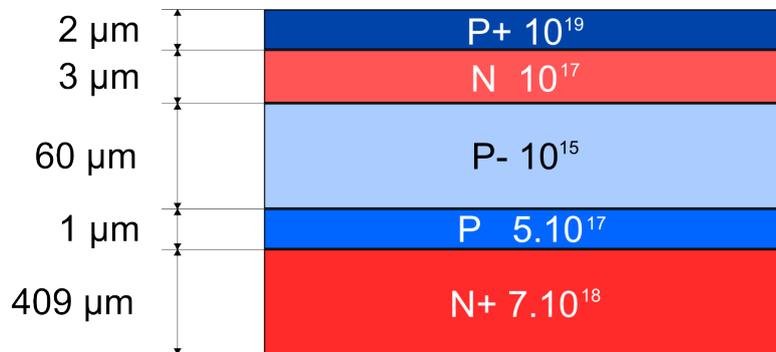


FIGURE 3.18: Description du matériau utilisé pour la deuxième série de thyristors

3.2.2 Réalisation technologique

Pour cette série de thyristors, trois échantillons d' $1 \times 1 \text{ cm}^2$, TH0401, TH0402 et TH0403 ont été utilisées. Ils viennent d'un substrat initialement acheté pour fabriquer des thyristors planars sur lequel une couche P+ a été ajoutée (Fig.3.18). Le processus de fabrication de cette deuxième série de thyristors est résumé dans le tableau 3.4. Les trois échantillons ont subi les étapes de gravure qui forment la terminaison JTE assistée par anneaux. La deuxième gravure, qui forme les anneaux

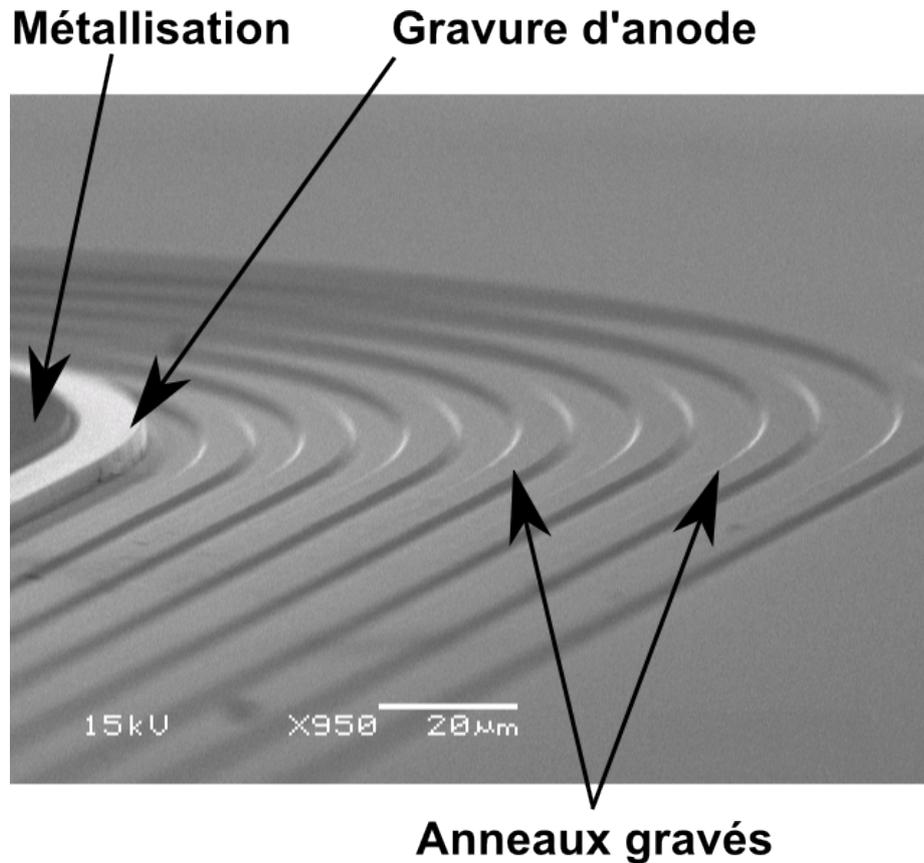


FIGURE 3.19: Image prise au microscope électronique à balayage des anneaux gravés dans la JTE. La gravure d'anode a été réalisée avec un masque de métal et le flanc est vertical. Celle des anneaux a été réalisée avec un masque de résine et les flancs sont inclinés.

dans la JTE, a été réalisée avec un masque en résine pour obtenir des flancs inclinés. L'image de la figure 3.19, prise au microscope électronique à balayage, montre bien la différence d'inclinaison entre une gravure avec un masque de métal et une gravure avec un masque de résine. Le temps de la dernière gravure a été un peu surestimé, et la profondeur de gravure mesurée au profilomètre est finalement de $3,40\ \mu\text{m}$ au lieu des $3,20\ \mu\text{m}$ espérés.

Dans les salles blanches utilisées, la passivation des composants SiC n'était pas encore optimisée au moment de la fabrication des composants. Trois alternatives de passivation ont donc été expérimentées : sans passivation primaire (TH0401), oxyde PECVD (Plasma-Enhanced Chemical Vapor Deposition) du CIME à Grenoble (TH0402) et oxyde PECVD de l'IMTEK (TH0403). La fabrication de l'échantillon TH0402 n'a pas pu être terminée.

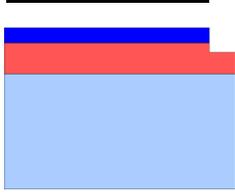
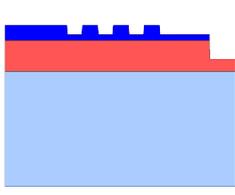
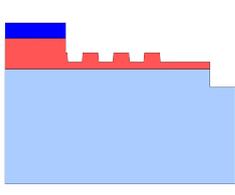
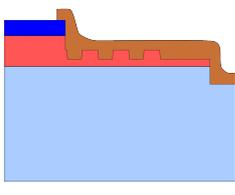
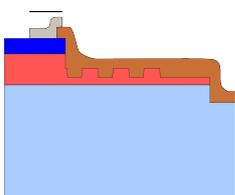
Etape technologique	Figure	Commentaires
Gravure de la JTE		Lithographie négative et lift-off. Masque de gravure en nickel. Gravure RIE (même procédé que pour la première série). Profondeur gravée : 3,27 μm
Gravure des anneaux		Lithographie positive avec masque de gravure en résine épaisse. Gravure RIE. Profondeur gravée : 1,05 μm
Gravure de l'anode		Lithographie négative et lift-off. Masque de gravure en Nickel. Gravure RIE. Profondeur gravée : 3,40 μm
Ouverture d'oxyde		<p><i>TH0401</i> : Pas d'oxyde. <i>TH0402</i> : En attente de dépôt d'oxyde au CIME. <i>TH0403</i> : Dépôt d'oxyde PECVD 1,8 μm non recuit réalisé à l'IMTEK</p>
Metallisation		<p>Cathode : <i>TH0401</i> : Ti(60 nm)/Ni(200 nm), <i>TH0403</i> : Ni (100 nm), recuit à 950°C 2 minutes. Anode : <i>TH0401</i> : Première métallisation : Al(200 nm)/ Ti(25 nm)/ Ni(50 nm) recuit à 950°C 2 minutes. (non ohmique) Retrait de la première métallisation. Deuxième métallisation : Ni(15 nm)/ Ti(20 nm)/ Al(140 nm) recuit à 850°C 2 minutes. <i>TH0403</i> : Ni(15 nm)/Ti(20 nm)/Al(140 nm) recuit à 850°C 2 minutes. Sur-métallisation : Ti/Ni/Au (100 nm/500 nm/1000 nm) pour l'anode et (100 nm/400 nm/200 nm) pour la cathode.</p>

TABLE 3.4: Description du processus de fabrication de la deuxième série de thyristors

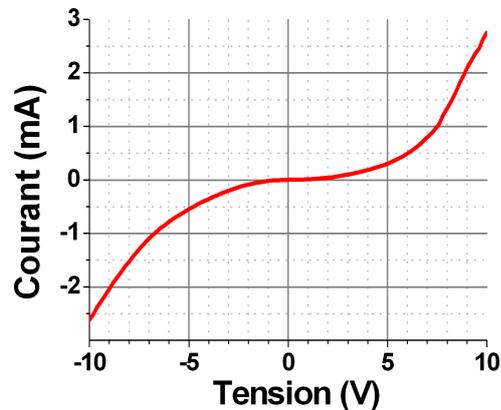


FIGURE 3.20: Caractéristique courant tension de la plus petite distance du TLM d'anode sur l'échantillon TH0401 après la première métallisation, montrant sa non-ohmicité.

Pour l'échantillon TH0401, une métallisation de l'anode similaire à celle de la première série de thyristor a été appliquée dans un premier temps et recuite. Comme le montre la mesure TLM de la figure 3.20, le contact n'était pas ohmique. Le choix a donc été fait de retirer cette métallisation grâce à des attaques successives dans des solutions "Piranha", HF, HF/HNO₃, et HCl/HNO₃. Avant de métalliser de nouveau l'échantillon, des essais de métallisation ont été effectués pour valider un processus de fabrication de contact ohmique sur type P trouvé dans la littérature [Gha08], qui a été utilisé pour métalliser la base d'un transistor bipolaire sans implantation préalable. Trois couches de métal, Ni (15 nm), Ti (20 nm) et Al (140 nm), ont donc été déposées et recuites pendant 2 minutes à 850°C. Pour s'assurer de la bonne reproductibilité du processus, 7 échantillons ont été utilisés, 4 venant du même matériau, et les trois autres venant de 3 matériaux différents. Tous ces essais donnent systématiquement un contact ohmique, et une résistance spécifique de contact, mesurée avec des TLMs circulaires, entre 10^{-4} et 10^{-3} $\Omega \cdot \text{cm}^2$, sans différence notable entre une ambiance N₂ ou Ar. Ces bons résultats confirment les données de la littérature et ces paramètres ont donc été retenus pour les échantillons de thyristors. Il est important de noter que ce processus de métallisation impose de réaliser le contact de cathode préalablement car il nécessite un recuit à une température plus élevée (950°C).

L'épaisseur de la sur-métallisation est limitée par les possibilités de l'équipement PVD. Sur ce type de dépôt, les contraintes dans les couches de métal entraînent souvent un décollement de la métallisation pour des épaisseurs supé-

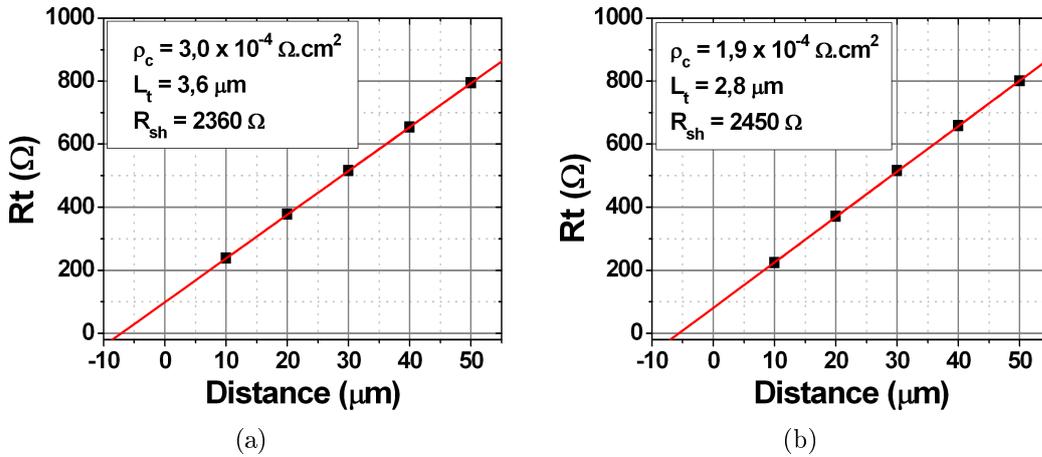


FIGURE 3.21: Mesures des motifs TLMs d'anode des échantillons TH0401 (a) et TH0403 (b). La couche P fait $2 \mu\text{m}$ d'épaisseur et est dopée à 10^{19}cm^{-3} .

rieures au micron. Une surmétallisation d'une épaisseur totale d' $1,5 \mu\text{m}$ (dont $1 \mu\text{m}$ d'or) a pu être déposée. Il est intéressant de reprendre l'équation 3.2 pour estimer la densité de courant admissible par le thyristor en gardant une bonne répartition du courant dans la structure. En supposant une différence de potentiel admissible de $0,1 \text{V}$ le long d'un doigt d'anode (longueur $700 \mu\text{m}$), la densité de courant maximale admissible sous la métallisation serait de $2150 \text{A} \cdot \text{cm}^{-2}$. Comme la métallisation ne recouvre que la moitié de la partie centrale du thyristor, une densité de courant dans la partie active inférieure à $1075 \text{A} \cdot \text{cm}^{-2}$ garantirait une bonne répartition du courant dans le composant. Ce calcul est valable si le courant est bien homogène dans la structure. En supposant une résistance dynamique spécifique comparable aux meilleures valeurs obtenues dans la première série de thyristors ($4,8 \text{m}\Omega \cdot \text{cm}^2$), une différence de $0,1 \text{V}$ conduit à une variation de la densité de courant de $20 \text{A} \cdot \text{cm}^{-2}$ ce qui est bien négligeable devant $1000 \text{A} \cdot \text{cm}^{-2}$. L'hypothèse du calcul est donc bien respectée.

3.2.3 Évaluation des contacts

La caractérisation des structure de test TLM, après l'étape de sur-métallisation, a permis d'extraire la résistance spécifique de contact d'anode sur les échantillons TH0401 et TH0403 (Fig.3.21). Les valeurs de ρ_c sont de 3 et $1,9 \times 10^{-4} \Omega \cdot \text{cm}^2$ pour TH0401 et TH0403, et valident de nouveau le processus de métallisation de l'anode et la bonne reproductibilité de la qualité du contact.

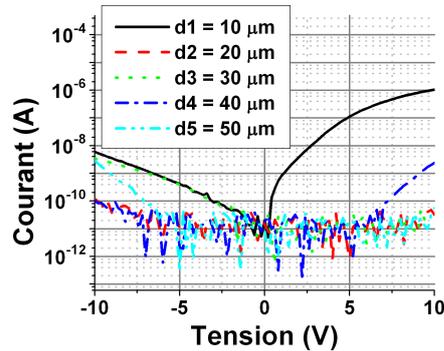


FIGURE 3.22: Courbes courant tension de la structure TLM de gâchette de l'échantillon TH0401.

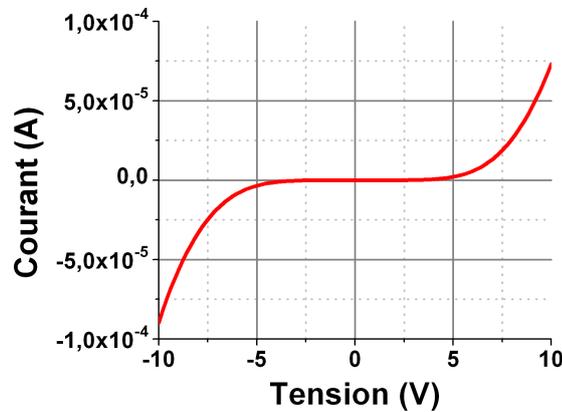


FIGURE 3.23: Courbe courant tension de la structure TLM du "channel stopper" pour la distance entre les contacts la plus courte ($10 \mu\text{m}$) de l'échantillon TH0401.

En utilisant la même métallisation que celle de l'anode, le contact de gâchette avait peu de chance d'être ohmique. Cependant, un contact redresseur avec des courants de fuites importants était espéré. La figure 3.22 montre que le contact de gâchette n'est non seulement pas ohmique, mais ne laisse en plus passer que très peu de courant. La distance entre les contacts ne semble jouer aucun rôle sur les caractéristiques courant tension du TLM.

Comme attendu, le contact sur la couche de dérivation n'est pas non plus ohmique comme le montre la caractéristique courant tension du TLM pour la distance la plus courte (Fig. 3.23). Les courants pour les distances entre les contacts supérieures à $10 \mu\text{m}$ ne dépassaient pas 10^{-10} A pour des tensions comprises entre -10 et 10 V.

3.2.4 Tenue en tension en direct des thyristors

La tenue en tension des thyristors a été mesurée à différentes étapes du processus de fabrication, dans la chambre à vide de caractérisation haute tension de l'ISL. Cet équipement permet de caractériser des dispositifs jusqu'à une tension de 20 kV dans un vide poussé jusqu'à 10^{-6} mbar [Ver10]. L'avantage de cet équipement est de ne pas utiliser d'huile pour la caractérisation haute tension, ce qui évite le problème du nettoyage de l'échantillon. Les thyristors ont été mesurés dans un premier temps après les trois premières gravures qui ont formé la terminaison. La pompe turbomoléculaire étant en panne à ce moment de la fabrication, la pression dans la chambre n'était que de l'ordre de 10^{-3} mbar. Par mesure de sécurité, la tension pour ces caractérisations a donc été limitée à 3000 V, pour éviter tout claquage prématurée dans l'ambiance de caractérisation. Le courant a été limité à 10^{-7} A pour ces caractérisations, ce qui correspond à $4,2 \times 10^{-6}$ A.cm⁻², en comptant la protection périphérique lors du calcul de la surface du composant (soit une surface de 2,35 mm⁻²).

Les résultats de ces caractérisations sont en figure 3.24. Sur l'ensemble des 48 thyristors, 20 composants supportent une tension en direct de plus de 3 kV. Comme le montre les trois graphes des figures 3.24(a), 3.24(b) and 3.24(c), les thyristors tenant 3 kV ne sont pas uniformément répartis sur les trois échantillons. Les thyristors avec des courants de fuite élevés sont plus nombreux sur l'échantillon TH0402 que sur les deux autres, alors qu'ils ont subi le même processus de fabrication.

Ces caractérisations ont été effectuées alors qu'il n'y avait pas de métallisation sur ces composants. La validité de ces mesures, qui peut être mise en question, sera vérifiée après métallisation sur l'échantillon TH0401.

3.2.4.1 Échantillon TH0401

Après les trois gravures, l'échantillon TH0401 a été métallisé et recuit. Le contact d'anode n'était pas ohmique mais a permis tout de même de vérifier la tenue en tension des thyristors de l'échantillon. Dans un premier temps, il est important de vérifier que la mesure sans métallisation donne une bonne indication sur la tenue en tension des dispositifs. La figure 3.25 montre les courbes courant tension en direct bloqué, avec et sans métallisation, de trois thyristors. Elles sont quasiment superposées pour des courants supérieurs à 10^{-8} A. La mesure des composants

3. RÉALISATION ET CARACTÉRISATION DE THYRISTORS EN SiC

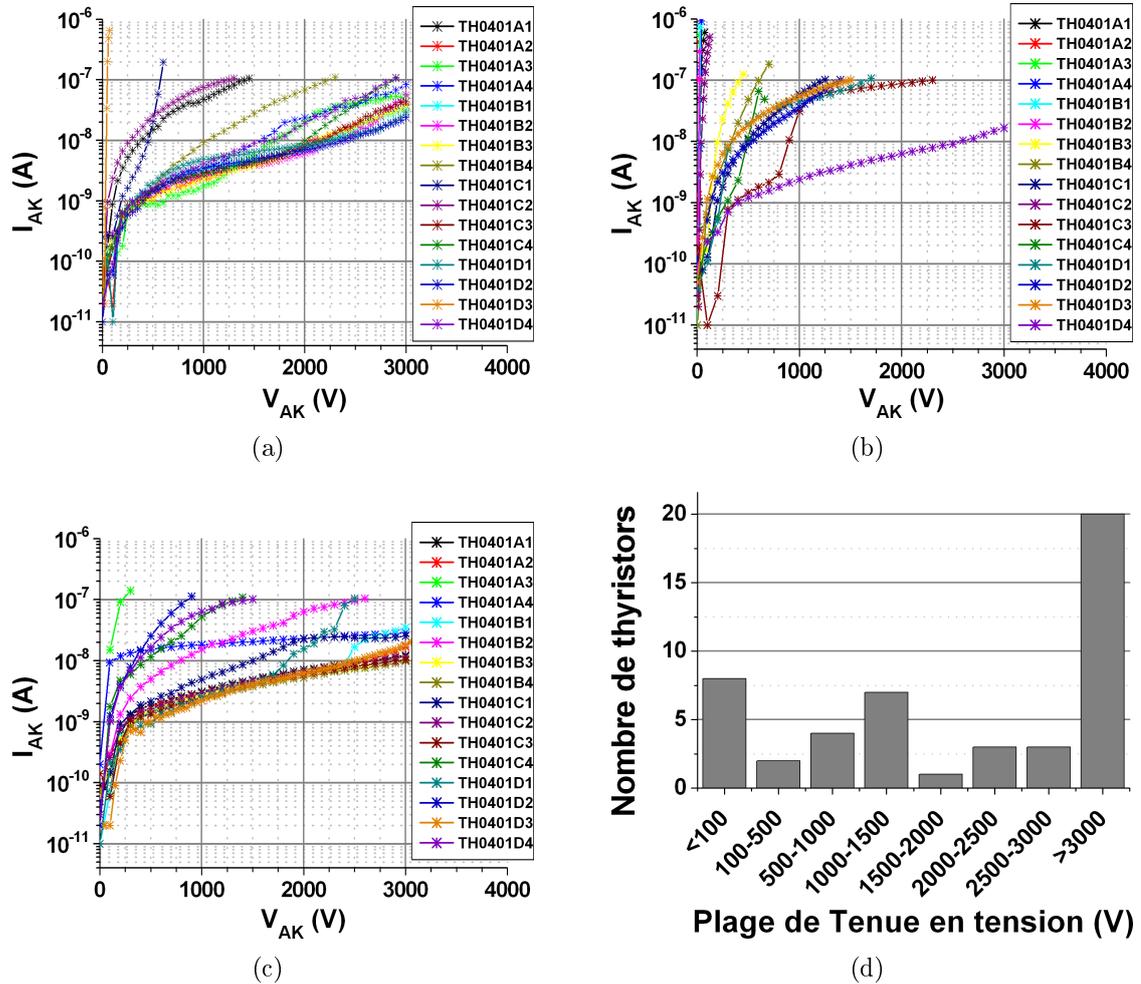


FIGURE 3.24: Caractérisations en direct bloqué des thyristors des échantillons TH0401 (a), TH0402 (b), et TH0403 (c), après les trois premières gravures. Répartition du nombre de thyristors en fonction de leur tenue en tension (d).

sans métallisation semble donc donner de bonnes indications sur leur tenue en tension.

Les résultats de la caractérisation en direct bloqué de l'ensemble des thyristors de l'échantillon TH0401, après la première métallisation, sont en figure 3.26. Le courant a été limité à 8×10^{-7} A ce qui correspond à une densité de courant de $3,4 \times 10^{-5}$ A.cm⁻². Le thyristor ayant la meilleure tenue en tension tient 5500 V .

Les composants A3 et C2, qui n'ont pas d'anneaux dans leur terminaison, ont des tenues en tension respectives de 4250 V et 3600 V. En simulation, la structure sans anneaux et sans oxyde tient 3700 V, en prenant en compte les épaisseurs ef-

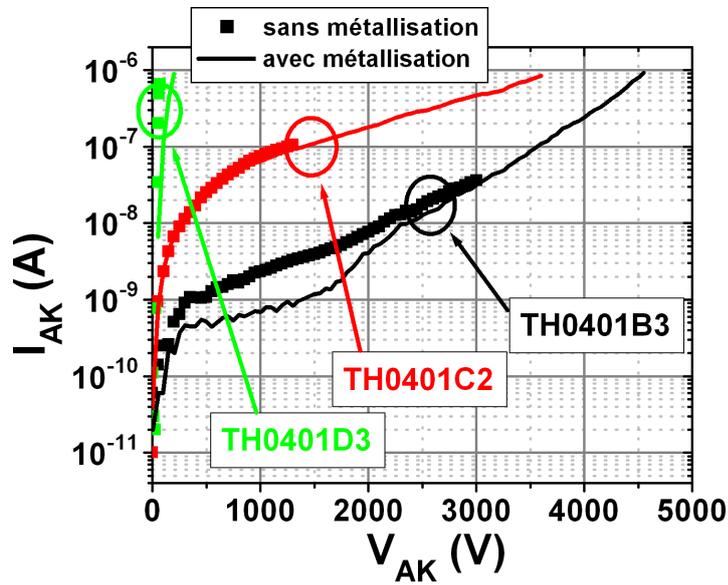


FIGURE 3.25: Comparaison entre les mesures avec et sans métallisation de trois thyristors de l'échantillon TH0401.

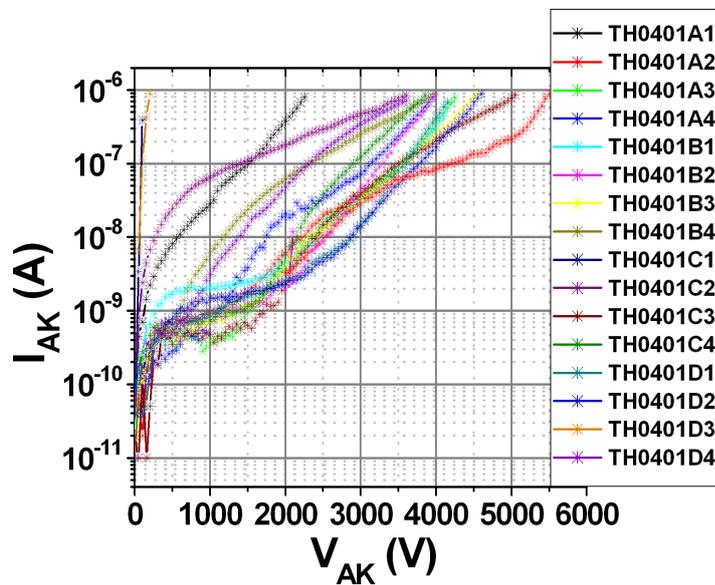


FIGURE 3.26: Caractérisation en mode direct bloqué des thyristors de l'échantillon TH0401 après la première métallisation.

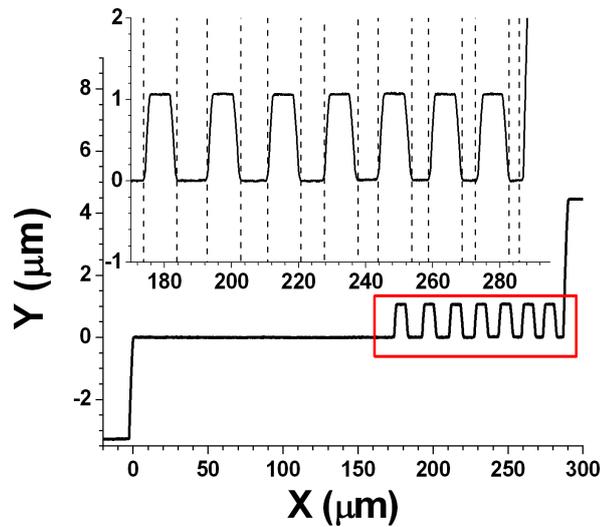


FIGURE 3.27: Mesure de la terminaison avec le profilomètre. Les traits interrompus représentent les limites du masque.

fectivement gravée lors du processus de fabrication. Le profil de la terminaison avec anneaux a été mesuré avec un profilomètre (Fig. 3.27). Les distances entre les anneaux sont légèrement plus grandes que sur le masque et les anneaux sont donc légèrement plus étroits. La simulation, en tenant compte des distances mesurées avec le profilomètre, et des profondeurs gravées, donne une tenue en tension de 6100 V. Les valeurs obtenues en simulation retranscrivent donc bien la tendance observée expérimentalement.

Les composants B1 et C3 qui ont un "channel stopper" ont des tenues en tension respectives de 4250 V et 5050 V et sont donc parmi les composants qui tiennent le mieux la tension. Le nombre de thyristors n'est pas suffisant pour affirmer que le "channel stopper" a une influence positive sur la tenue en tension. Néanmoins, il ne provoque pas de claquage prématuré des composants.

Les résultats des caractérisations en direct bloqué à cette étape de la fabrication sont satisfaisants. La tenue en tension maximale obtenue de la structure JTE assistée par anneaux est supérieure à celle de la structure JTE simple. Les tendances observées sont donc globalement en accord avec les résultats des simulations.

Comme précisé précédemment, et afin de tenter d'obtenir un contact plus ohmique, la première métallisation d'anode a ensuite été retirée, et une autre métallisation (détails dans le tableau 3.4) ayant de meilleures caractéristiques a été mise en oeuvre. L'échantillon a ensuite été surmétallisé et découpé pour l'encapsulation.

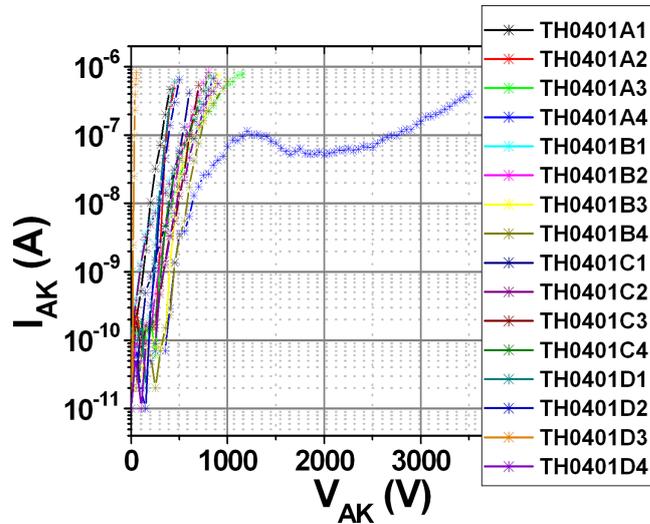


FIGURE 3.28: Caractérisation en mode direct bloqué des thyristors de l'échantillon TH0401 après retrait de la première métallisation, dépôt d'une nouvelle métallisation, et découpe.

Après les gravures	Première métallisation	Retrait de la 1 ^{re} métallisation, métallisation et découpe
		

TABLE 3.5: Evolution qualitative des caractéristiques en direct bloqué des thyristors de l'échantillon TH0401

Une caractérisation en direct bloqué a de nouveau été effectuée après la découpe et ces résultats sont en figure 3.28. Il n'y a plus qu'un seul thyristor qui supporte une tension largement supérieure à 1000 V. L'explication la plus probable concernant la dégradation de ces composants est un changement dans la terminaison de surface du SiC dû au nettoyage agressif pour enlever la métallisation recuite, ou un nettoyage insuffisant de l'échantillon après le retrait de la première métallisation. Le tableau 3.5 récapitule de manière qualitative l'évolution de la tenue en tension en direct bloqué des thyristors de l'échantillon TH0401.

3.2.4.2 Échantillon TH0403

Après les trois premières gravures, un oxyde PECVD a été déposé sur cet échantillon. Pour la métallisation de la cathode, une couche de 100 nm de nickel a été

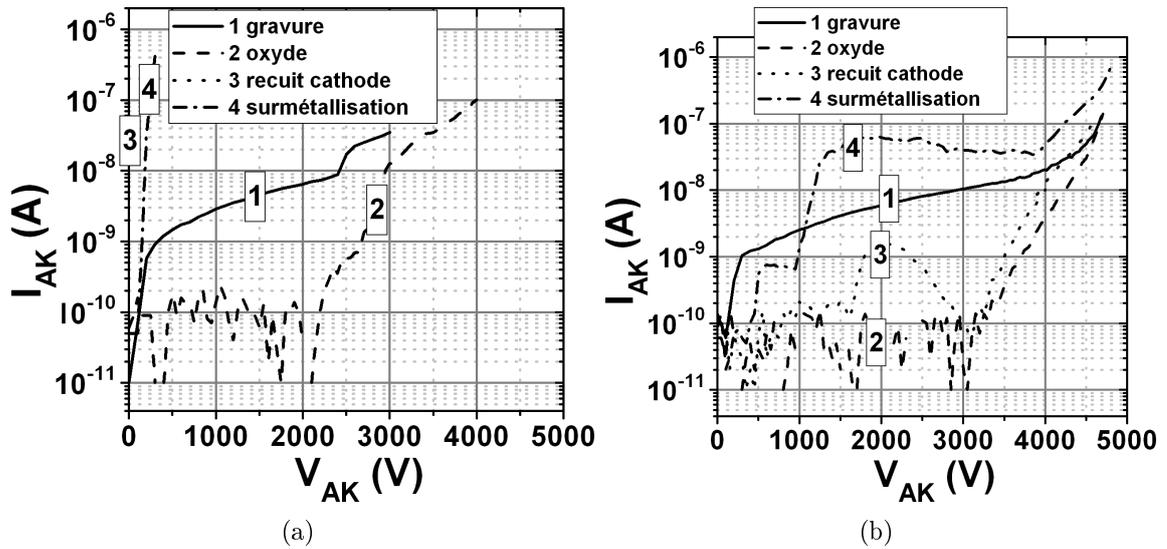


FIGURE 3.29: Caractérisation en mode direct bloqué de deux thyristors TH0403 B1 (a) et C3 (b) à différentes étapes de fabrication : après les gravures (courbe 1), après oxydation (courbe 2), après recuit de métallisation de cathode (courbe 3), et après la surmétallisation (courbe 4).

déposé en face arrière. A ce niveau, les contacts d'anode ont été ouverts dans l'oxyde. Les tenues en tension de 2 thyristors témoins (B1 et C3) ont alors été mesurées avant le recuit de la cathode, après le recuit de cathode, et finalement après la métallisation complète des thyristors (métallisation et recuit de l'anode et surmétallisation anode et cathode). Les courbes correspondant à ces caractérisations successives sont tracées sur les graphes de la figure 3.29. Les courbes 1, 2 et 3 sont les résultats de mesures sans métallisation d'anode alors que les courbes 4 sont les résultats de caractérisations avec la métallisation finale des composants.

Juste après la gravure (courbes 1 sur la figure 3.29), le dépôt d'oxyde (courbes 2) entraîne pour les deux thyristors une réduction importante du courant de fuite à bas niveau de tension, mais les courbes se rejoignent à haute tension. Le recuit de la métallisation de la cathode (courbe 3) a eu une influence dramatique sur la tenue en tension de B1, qui est devenue quasiment nulle. Pour C3, le courant de fuite a aussi augmenté mais la tenue en tension est restée sensiblement la même. Le courant de fuite de C3 a encore augmenté après la métallisation d'anode et la surmétallisation (courbe 4) alors que la tenue en tension de B1 s'est légèrement améliorée. Les changements dans les caractéristiques en mode direct bloqué de

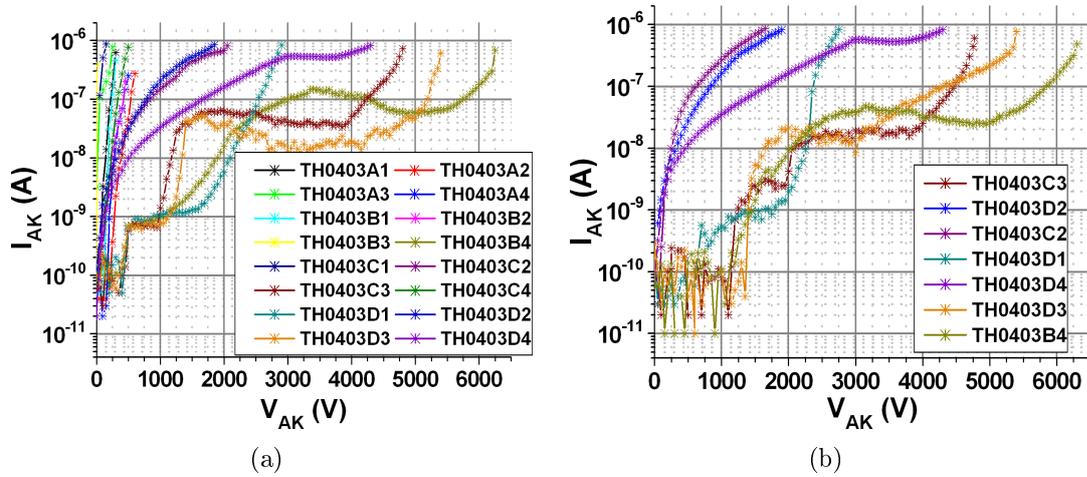


FIGURE 3.30: Caractérisation en mode direct bloqué de tous les thyristors de l'échantillon TH0403 après surmétallisation (a), et de ceux ayant les meilleures tenue en tension après la découpe de l'échantillon (b).

Après les gravures	Ouverture d'oxyde	recuit cathode	métallisation anode et surmétallisation	découpe
				

TABLE 3.6: Evolution qualitative des caractéristiques en direct bloqué des thyristors de l'échantillon TH0403

ces deux thyristors sont vraisemblablement liés aux deux recuits de contact. Ces stress thermiques impactent la qualité de l'oxyde et son interface avec le SiC. Une alternative intéressante à expérimenter serait de faire le dépôt de l'oxyde après les étapes de métallisation.

Tous les composants de l'échantillon ont été mesurés après la surmétallisation (figure 3.30(a)) et ceux tenant une tension supérieure à 1000 V ont été remesurés après la découpe de l'échantillon(figure 3.30(b)). Finalement, il n'y a que quatre composants supportant une tension supérieure à 3000 V contre 10 juste après les étapes de gravure. La figure 3.30(b) montre que la découpe de l'échantillon n'a pas de grande influence sur les caractéristiques en direct bloqué des thyristors. Le tableau 3.6 retrace de manière qualitative la tenue en tension des thyristors de l'échantillon TH0403 aux étapes du processus de fabrication où ils ont été mesurés.

La meilleure tenue en tension de cette échantillon est de 6300 V. Ce résultat, supérieur à celui de l'échantillon TH0401, peut s'expliquer par un développement moins important de la résine lors de la lithographie des anneaux, ce qui réduit les distances entre les anneaux et améliore théoriquement l'efficacité de protection. En simulation, la tenue en tension est de 7100 V en tenant compte des écarts réduits entre les anneaux et de la couche d'oxyde, contre 6100 V calculé pour l'échantillon TH0401. La tendance observée expérimentalement est donc de nouveau vérifiée en simulation.

Les composants protégés par JTE simple, A3 et C2 tiennent respectivement 250 V et 1650 V, tensions qui ne sont pas supérieures à la tenue en tension maximale obtenue avec la JTE assistée par anneaux. Ce résultat ne contredit donc pas les résultats de la simulation. Les composants ayant un "channel stopper" ont une tenue en tension de 300 V pour B1 et 4800 V pour C3. Ces résultats ne permettent pas d'affirmer une quelconque influence du "channel stopper" sur ces thyristors.

3.2.4.3 Conclusion sur les mesures de tenue en tension

Les caractérisations en direct bloqué de cette série de thyristors ont permis de montrer que la protection JTE assistée par anneaux peut être assez efficace avec une tenue en tension maximale observée de 6300 V, même si un problème sur l'équipement RIE a entraîné une surgravure de 0,2 μm de la JTE. La meilleure tenue en tension des composants sans anneaux est inférieure à celle des thyristors avec anneaux. Les résultats de simulation sont en accord avec les caractérisations sur ce point. L'effet du "channel stopper" n'est quant à lui pas évident à estimer sur le nombre réduit de thyristors mesurés. Le rendement final en termes de tenue en tension est faible, et est certainement dû à une mauvaise terminaison de surface pour l'échantillon TH0401 et à une qualité d'oxyde moyenne sur l'échantillon TH0403. Le travail de l'ISL sur la passivation est donc primordial pour obtenir un meilleur rendement.

3.2.5 Commutation optique

Pour vérifier le bon fonctionnement en commutation, le thyristor TH0401A2 a été collé avec de la laque d'argent sur un support PCB et l'anode a été contacté avec des fils d'or de 25 μm de diamètre (Fig. 3.31).

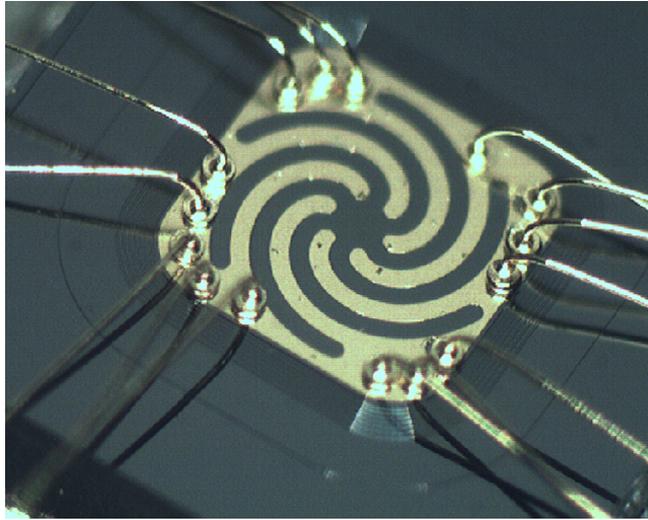


FIGURE 3.31: Photographie du thyristor TH0401A2 après la prise de contact d'anode par des fils d'or de $25 \mu\text{m}$. La JTE et les anneaux gravés sont visibles en périphérie du composant.

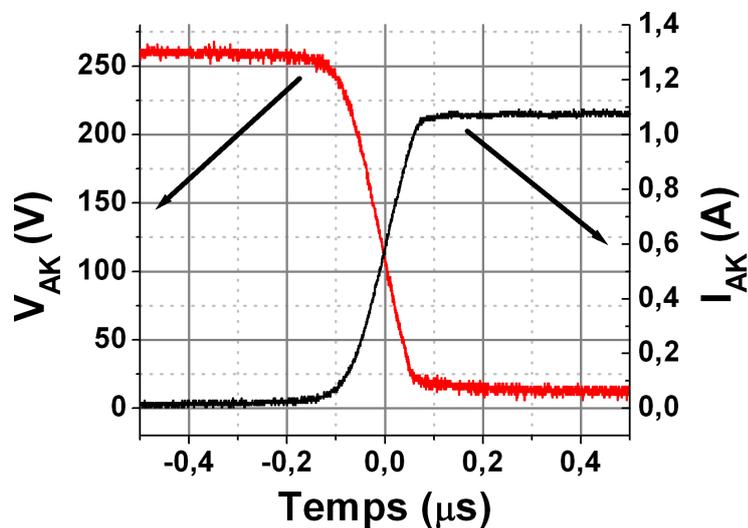


FIGURE 3.32: Courant et tension du thyristor TH0401A2 lors d'une commutation sur une charge résistive de 235Ω . La densité de courant après commutation est d'environ $108 \text{ A}\cdot\text{cm}^{-2}$ si seule la surface de la partie active est considérée, $46 \text{ A}\cdot\text{cm}^{-2}$ si la surface totale est considérée.

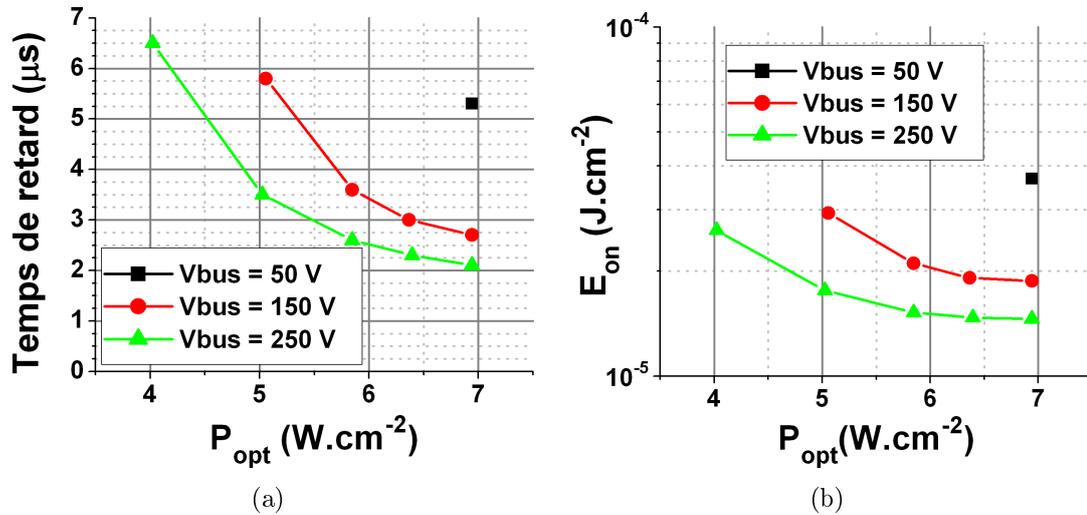


FIGURE 3.33: Evolution du temps de retard (a), et de la densité d'énergie nécessaire à la mise en conduction (b), en fonction de la densité optique de puissance. Mesures effectuées sur le thyristor TH0401A2

La même source lumineuse qu'au chapitre 3.1, composée de la DEL UV avec une longueur d'onde de 365 nm et d'une lentille bille, a été utilisée pour étudier la commutation du thyristor. Cette source UV s'est révélée suffisamment puissante pour mettre en conduction le composant. Les courbes de courant et de tension lors de la commutation du thyristor sur une charge résistive sont montrées sur la figure 3.32. Le temps de montée du courant, 150 ns, est un peu plus long que ceux mesurés sur la première série de thyristors, qui étaient tous inférieurs à 100 ns. Ceci est probablement dû à des épaisseurs d'épithaxie des couches de dérivation et de gâchette plus grandes.

Le thyristor a été ensuite positionné au maximum de puissance optique de la source. Le temps de retard pour différentes densités de puissance optique, et différentes tensions d'alimentation, a ensuite été mesuré. L'évolution de ce temps de retard est tracée sur la figure 3.33(a). La densité d'énergie nécessaire à la commutation (E_{on}) a été ensuite estimée en multipliant le temps de retard par la densité de puissance optique (Fig. 3.33(b)). Le E_{on} minimum mesuré sur ce thyristor est de $1,5 \times 10^{-5} \text{ J}\cdot\text{cm}^{-2}$ ce qui est légèrement supérieur à $1,25 \times 10^{-5} \text{ J}\cdot\text{cm}^{-2}$, mesuré sur le thyristor de la première série de thyristor. Cela semble logique sachant que le matériau utilisé pour cette série a des bases plus épaisses (épithaxies P- et N plus grandes) que celles de la première série de thyristor, ce qui réduit le gain des deux

transistors bipolaires équivalents PNP et NPN du thyristor, et allonge finalement le temps de retard. De plus, la proportion de la surface active non métallisée est plus faible ce qui réduit la proportion de la puissance optique utile.

3.2.5.1 Conclusion sur la deuxième série de thyristors

Ce lot de composant a permis d'évaluer la protection gravée de type JTE assistée par anneaux, qui avait été optimisée précédemment avec des simulations. La meilleure tension de blocage en direct mesurée est de 6300 V et démontre que la terminaison peut être assez efficace.

Cependant le nombre de composants ayant une forte tenue en tension est faible et les mesures à différentes étapes de la fabrication semblent montrer que ce faible rendement est lié à la terminaison de surface du SiC ou à la qualité de l'oxyde de passivation. Le travail en cours de l'ISL sur la passivation des thyristors est donc primordial pour améliorer le rendement de fabrication.

Enfin, le bon fonctionnement en commutation d'un thyristor a été vérifié. Les composants de cette série pourront donc servir à évaluer les performances du thyristor optique en termes de courant impulsif et à expérimenter des associations série et parallèle des dispositifs.

Le thyristor étant un composant bipolaire, ses performances en commutation et en conduction sont fortement dépendantes de la durée de vie des porteurs. Il est donc très intéressant d'obtenir une estimation de ce paramètre pour améliorer l'outil de simulation et modéliser le thyristor.

3.3 Mesure de la durée de vie des porteurs

Les temps de commutation, la charge nécessaire au déclenchement, la chute de tension à l'état passant du thyristor sont impactés par la durée de vie des porteurs. Plusieurs méthodes sont possibles pour estimer la durée de vie, dont la méthode de l'OCVD (Open Circuit Voltage Decay) qui a été utilisée dans ces travaux de thèses. Cette méthode est d'abord détaillée et deux autres techniques souvent utilisées pour le SiC seront évoquées. La durée de vie dans une diode PiN SiC sera ensuite estimée avec l'OCVD avant d'évaluer si cette méthode est applicable au thyristor.

3.3.1 La méthode de l'OCVD pour l'estimation de la durée de vie des porteurs

Il existe deux principaux types de mesure de la durée de vie des porteurs : les mesures optiques et les mesures électriques. Une mesure optique souvent utilisée sur le SiC et la μ W-PCD (microwave photoconductance decay).

- **μ W-PCD** : Il s'agit de générer des porteurs optiquement dans le SiC, avec une source UV, avant de mesurer l'évolution de la conductivité électrique du semi-conducteur en fonction du temps. La conductivité, qui est déduite de la mesure de la réflexion d'un faisceau micro-onde, est relative à la densité de porteurs dans le semi-conducteur. L'avantage de cette technique est que la durée de vie peut être mesurée sur un substrat vierge. En revanche, cette technique est sensible à la recombinaison en surface du substrat ce qui limite la plage de durée de vie mesurable [Kle10a, Hay10, Kle10b].
- **Courant de recouvrement** : cette mesure, qui se fait sur une diode, est une technique électrique souvent utilisé pour estimer la durée de vie des porteurs. La diode bipolaire est dans un premier temps traversée par un courant direct, avant d'être soumise à une tension inverse qui a pour effet d'extraire la charge stockée dans la diode. Cette charge est estimée en intégrant le courant inverse mesurée après la commutation. Comme dans le cas de l'OCVD, la durée de vie n'est pas obtenue directement mais en comparant l'expérience à des simulations ou en utilisant des approximations des équations de la diode bipolaire. Cette méthode donne des valeurs de durée de vie anormalement faible lorsqu'elle est appliquée à des diodes SiC, ce qui est probablement dû à des recombinaisons importantes au niveau de la jonction P+N [Lev01].
- **OCVD** : Comme schématisé sur la figure 3.34, la mesure consiste à imposer un courant de conduction en direct au composant sous test qui implique le régime de forte injection et à brutalement interrompre ce courant et observer ensuite la décroissance de la tension aux bornes du composant sous test. La méthode de l'OCVD a été utilisée dans le cadre de cette thèse pour mesurer la durée de vie des porteurs, et la technique d'estimation est détaillé ci-après.

La décroissance de la tension aux bornes de la diode, après l'arrêt du courant, est liée aux recombinaisons dans le dispositif. Si la condition de forte injection est remplie, cette décroissance est liée à la durée de vie ambipolaire ($\tau_n + \tau_p$). Une approximation (equation 3.4) est souvent utilisée pour obtenir ce paramètre à par-

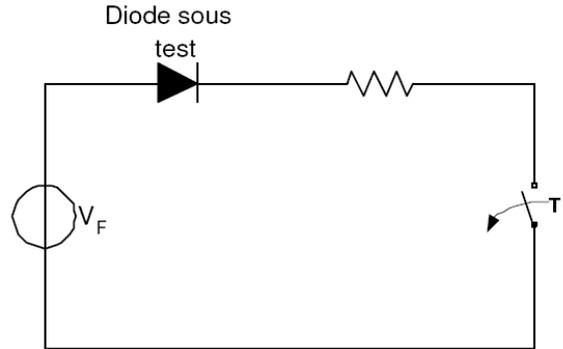


FIGURE 3.34: Principe de la mesure OCVD

tir de la pente de la décroissance de la tension. Dans cette équation, k et q sont respectivement la constante de Boltzmann et la charge de l'électron. Le coefficient η dépend de l'état d'injection de la diode, passant de 2 en forte injection à 1 en faible injection [Bel04]. Cette approximation est utilisée pour le silicium pour des diodes ayant des couches de dérive d'une largeur très inférieure à la longueur de diffusion des porteurs. Cette condition n'est pas forcément vérifiée pour tous les composants, et particulièrement pour ceux en SiC, la longueur de diffusion étant souvent plus courte que dans le silicium.

$$\tau = \frac{-\eta k T}{q} \left(\frac{dV_{AK}}{dt} \right)^{-1} \quad (3.4)$$

Pour mieux comprendre l'évolution de la tension après l'arrêt du courant, et son lien avec la distribution des charges dans la couche faiblement dopée, différentes simulations ont été effectuées en prenant comme structure l'exemple d'une diode PiN SiC qui sera mesurée au chapitre 3.3.2. La couche de dérive a une épaisseur de $45 \mu\text{m}$ et un dopage de $6 \times 10^{14} \text{ cm}^{-3}$ et l'anode est un empilement de 2 couches de type P, la première d' $1 \mu\text{m}$ avec un dopage $3 \times 10^{18} \text{ cm}^{-3}$ et la deuxième de $0,5 \mu\text{m}$ avec un dopage de 10^{19} cm^{-3} . Ces différentes couches sont représentées dans la partie supérieure des figures 3.36, 3.37 et 3.38. Dans les 3 cas de la figure 3.35, une durée de vie ambipolaire de $1 \mu\text{s}$ a été supposée, mais avec 3 configurations différentes : $\tau_n = 800 \text{ ns}$ et $\tau_p = 200 \text{ ns}$, $\tau_n = 500 \text{ ns}$ et $\tau_p = 500 \text{ ns}$ et finalement $\tau_n = 200 \text{ ns}$ et $\tau_p = 800 \text{ ns}$. La densité de courant avant la commutation est de 100 A.cm^{-2} .

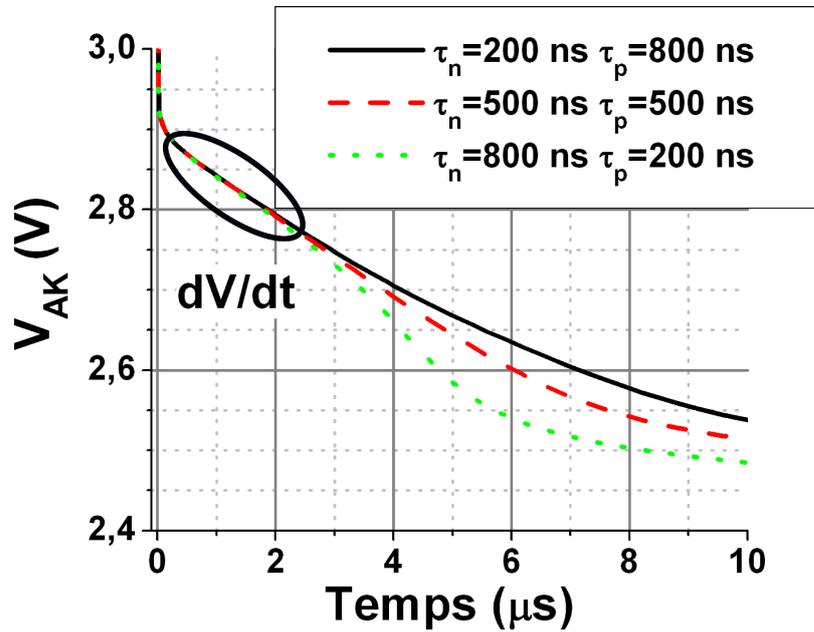


FIGURE 3.35: Simulation de la décroissance de la tension aux bornes d'une diode après l'interruption rapide d'un courant direct pour une durée de vie ambipolaire de $1 \mu\text{s}$ et trois couples de durée de vie $\tau_n = 200 \text{ ns}$ $\tau_p = 800 \text{ ns}$, $\tau_n = 500 \text{ ns}$ $\tau_p = 500 \text{ ns}$ (c) et $\tau_n = 800 \text{ ns}$ $\tau_p = 200 \text{ ns}$ (d).

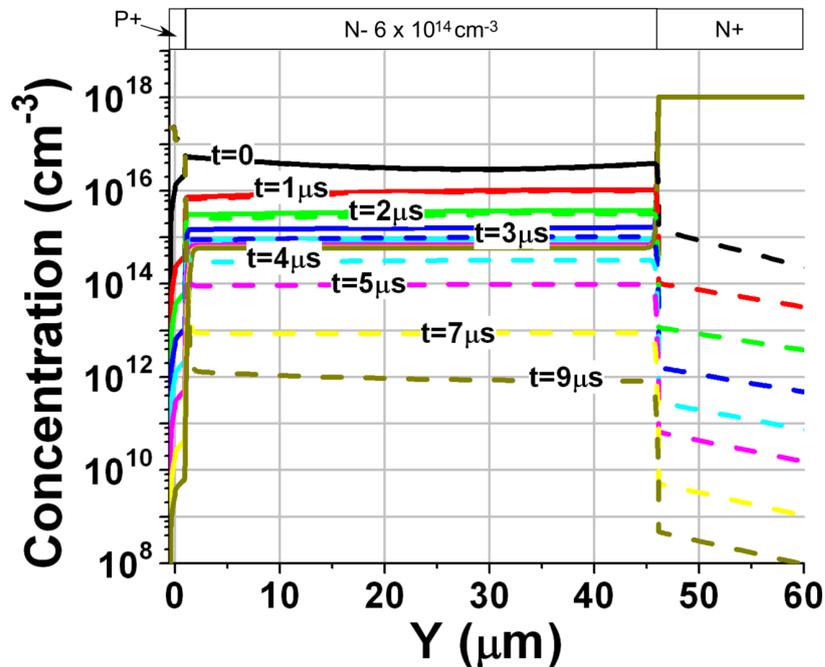


FIGURE 3.36: Evolution de la concentration des électrons et des trous (traits pleins et pointillés respectivement sur le graphe) en fonction du temps pour $\tau_n = 200 \text{ ns}$ $\tau_p = 800 \text{ ns}$

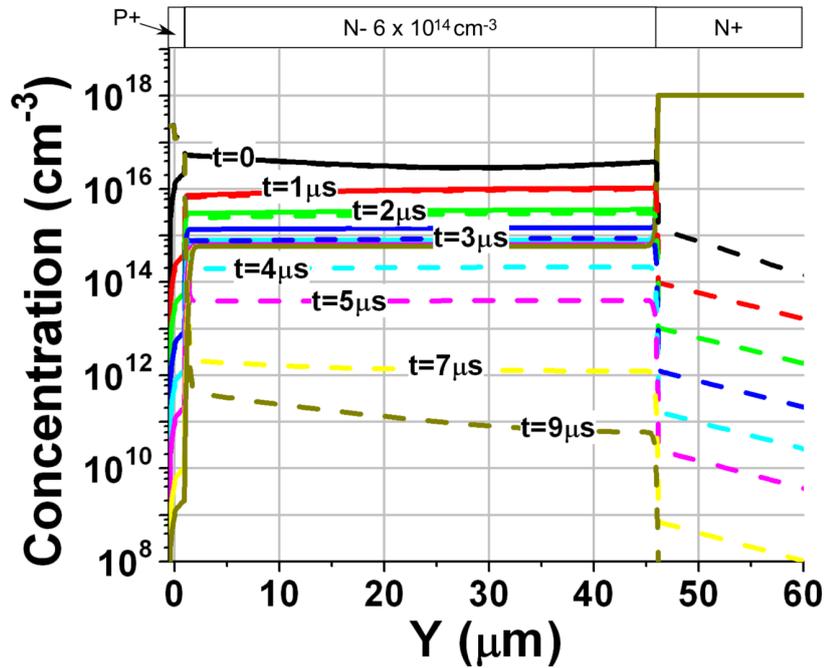


FIGURE 3.37: Evolution de la concentration des électrons et des trous (traits pleins et pointillés respectivement sur le graphe) en fonction du temps pour $\tau_n = 500$ ns $\tau_p = 500$ ns

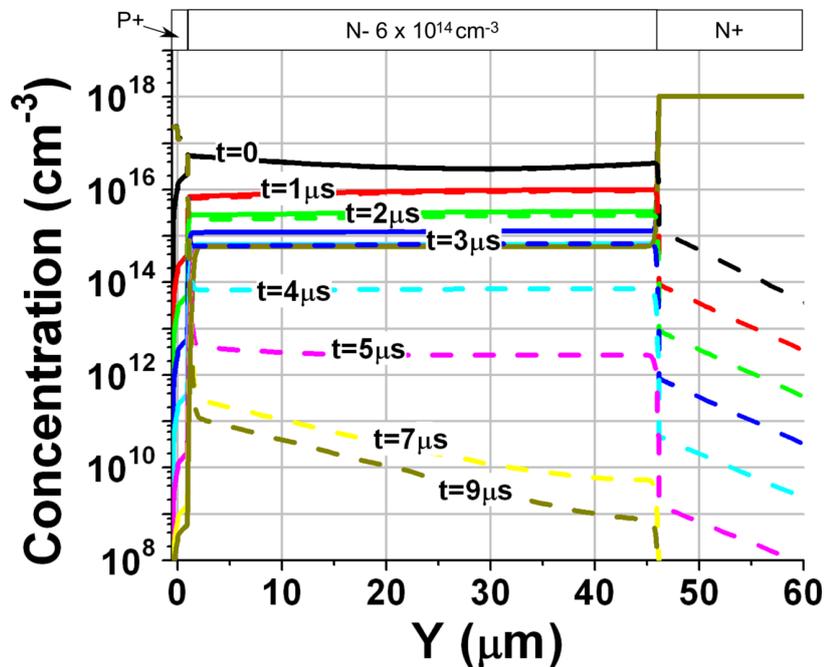


FIGURE 3.38: Evolution de la concentration des électrons et des trous (traits pleins et pointillés respectivement sur le graphe) en fonction du temps pour $\tau_n = 800$ ns $\tau_p = 200$ ns

Les trois courbes sont quasiment confondues jusqu'à $t=3 \mu\text{s}$. Les profils de charges (Fig. 3.36, 3.37, 3.38) sont également quasiment identiques pour les trois configurations jusqu'à cet instant. Ceci confirme que tant que la diode est en régime de forte injection, la décroissance dépend de la durée de vie ambipolaire, qui est la même dans les trois cas. Une valeur de la durée de vie ambipolaire d' $1 \mu\text{s}$ peut être retrouvée en appliquant l'équation 3.4 sur la période où la diode est en forte injection, avec $\eta=2$ et la pente indiquée sur le graphique 3.35. Comme le profil des charges dans la zone faiblement dopée de la diode est relativement plat, l'approximation est valable dans ce cas, à condition de bien choisir l'endroit où extraire la pente (zone entourée sur le graphe 3.35).

Lorsque la diode n'est plus en forte injection, les comportements diffèrent. Une recombinaison plus rapide est observée dans le cas où la durée de vie des trous est plus faible (Fig. 3.38) que dans le cas où la durée de vie des trous est plus élevée (Fig. 3.36). Il en résulte une pente plus grande en valeur absolue, entre $t=3 \mu\text{s}$ et $t=6 \mu\text{s}$, de la courbe de la tension (Fig. 3.35) correspondant à la durée de vie des trous la plus faible. Le comportement en faible injection dépend donc essentiellement de la durée de vie des porteurs minoritaires, qui est ici τ_p . Il est donc théoriquement possible d'extraire la durée de vie des électrons et des trous d'une caractéristique OCVD, ayant la somme (durée de vie ambipolaire), et une composante de cette somme (durée de vie des minoritaires). Dans le cas où $\tau_n = \tau_p$, la pente de la courbe ne change pas au passage de la forte à la faible injection. A cet instant, la durée de vie qui influence les recombinaisons devient celle des minoritaires [Bel04] qui vaut la moitié de la durée de vie ambipolaire, et η passe progressivement de 2 à 1 au même moment, ce qui finalement revient à ne pas changer la pente calculée en utilisant l'équation 3.4. Sur les deux autres courbes, il n'est pas possible de retrouver la durée de vie des minoritaires saisie dans la simulation en utilisant l'approximation avec $\eta=1$. La seule possibilité serait de faire correspondre la simulation à l'expérience.

3.3.2 Extraction de la durée de vie sur une diode SiC PiN

Le laboratoire disposait déjà d'une maquette OCVD développée par D. Risalitto [Ris07] et T. Ben Salah [BS07] dont l'interrupteur est un relais rapide à mercure (annulation du courant en moins de 20 ns) mais dont le courant est limité à 1 A. De plus, pour assurer son bon fonctionnement, l'interrupteur devait être en

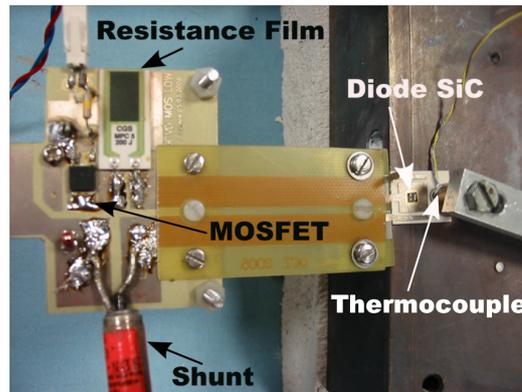


FIGURE 3.39: Photographie du circuit de mesure OCVD avec le bloc chauffant

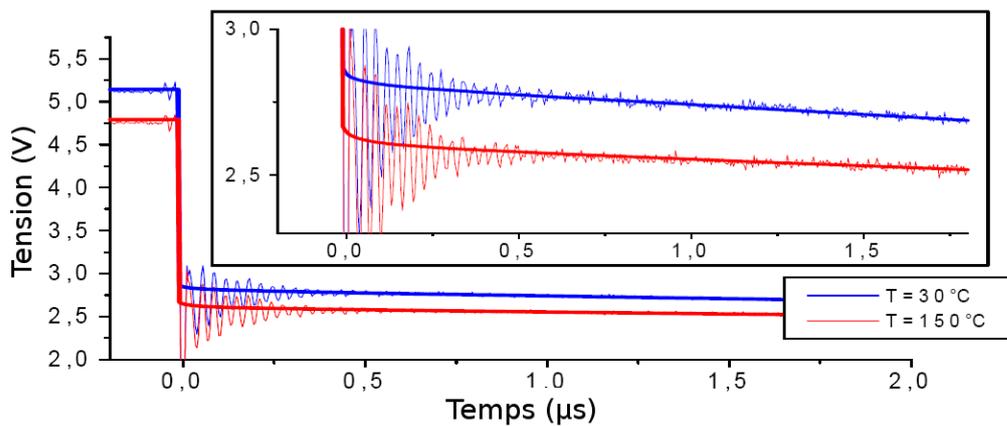


FIGURE 3.40: Mesures OCVD (traits fins) et simulations correspondantes (traits épais) à 30 et 150°C

position verticale ce qui n'est pas toujours évident à mettre en œuvre. Pour mesurer la durée de vie sur des diodes de surface relativement importante, et s'assurer de la forte injection, il est nécessaire d'augmenter le calibre en courant de la mesure. Un nouveau circuit avec un interrupteur MOSFET IRF3910 d'un calibre en courant de 16 A a été développé. La commande de ce MOSFET est réalisée de manière à obtenir une commutation rapide à l'ouverture. Pour cela, la tension de grille est commandée à -30 V pendant un temps très court de manière à évacuer les charges rapidement. Grâce à cette commande particulière, un courant de 2 A peut être coupé en 20 ns. De plus, un bloc chauffant a été utilisé pour étudier la variation de la durée de vie dans la diode avec la température. La figure 3.39 montre une photographie de cette manipulation.

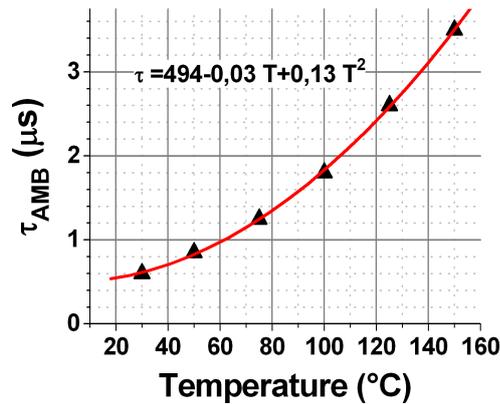


FIGURE 3.41: Evolution de la durée de vie ambipolaire entre 30 et 150°C dans une diode PiN 3,3 V 4H-SiC. La relation vaut pour des températures exprimées en °C.

Les diodes SiC-4H 3,3 kV [Bro09a] utilisées pour ces mesures ont été conçues et fabriquées par le CNM (Centro Nacional de Microelectrónica) de Barcelone. La durée de vie dans ces diodes a été estimée entre 30 et 150°C [Dhe09]. L'allure de la tension après annulation du courant ($t=0$ s) est représentée sur la figure 3.40. Les oscillations sont dues aux inductances et capacités parasites du circuit de mesure. Le paramètre de durée de vie a été ajusté dans le simulateur pour superposer le mieux possible la courbe simulée (traits épais) à l'expérience (traits fins). Ne connaissant pas le rapport entre τ_n et τ_p , les durées de vie des deux types de porteurs sont considérées égales. Pour cette diode, une durée de vie ambipolaire de 600 ns est mesurée à 30°C et de 3,5 μ s à 150°C. Les valeurs de τ_n et τ_p extraites sont en fait les $\tau_{n,p0}$ du modèle du simulateur (équation 1.10). L'évolution de la durée de vie entre ces deux températures est tracée sur la figure 3.41, et suit un polynôme d'ordre 2. Cette variation en T^2 a déjà été observée sur des diodes SiC dans la littérature [Uda07], même si les valeurs de durée de vie reportées sont bien plus faibles. Ceci peut s'expliquer par la méthode utilisée dans cet article, qui est la charge de recouvrement, et le dopage plus élevé de la couche de dérivation de la diode, $7 \times 10^{15} \text{ cm}^{-3}$.

La simulation a montré qu'il est théoriquement possible d'extraire également la durée de vie des minoritaires. Cependant, obtenir une bonne correspondance entre la simulation et l'expérience après la période où la diode est en forte injection s'est révélé compliqué. En effet, la fin de la forte injection est très difficile à distinguer sur la courbe expérimentale. τ_p n'a donc pas pu être évaluée.

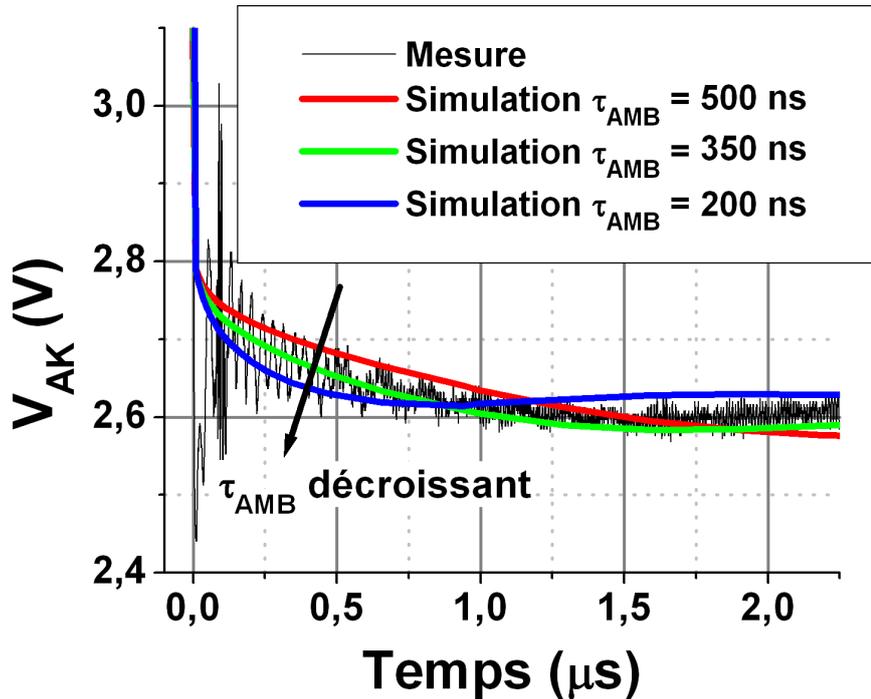


FIGURE 3.42: Mesure OCVD du thyristor TH0401A2 de la deuxième série. Comparaison avec les simulations pour des durées de vie de 200, 350 et 500 ns

3.3.3 Application de la méthode de l'OCVD au thyristor

La méthode de l'OCVD étant basée sur la recombinaison de porteurs dans une couche en forte injection, elle est susceptible de pouvoir être appliquée au thyristor. Pour vérifier cette hypothèse, une mesure OCVD à température ambiante a été réalisée sur le thyristor TH0401A2, composant de la deuxième série. L'évolution de la tension après interruption d'une densité de courant dans la zone active de 87 A.cm^{-2} est montrée sur la figure 3.42. Cette courbe est comparée avec les résultats de simulation pour trois durées de vie ambipolaires : 200, 350 et 500 ns. La simulation montre bien que la décroissance de la tension aux bornes du thyristor après l'arrêt du courant est dépendante de la durée de vie ambipolaire. La courbe simulée avec une durée de vie ambipolaire de 350 ns correspond le mieux à l'expérience. Après la première décroissance, sur les différentes courbes expérimentales et simulées, un minimum local est atteint, qui correspond en simulation à la fin du régime de forte injection. Après ce minimum, la tension augmente de nouveau légèrement. Ce phénomène n'a pas lieu avec une diode et doit être spécifique au thyristor.

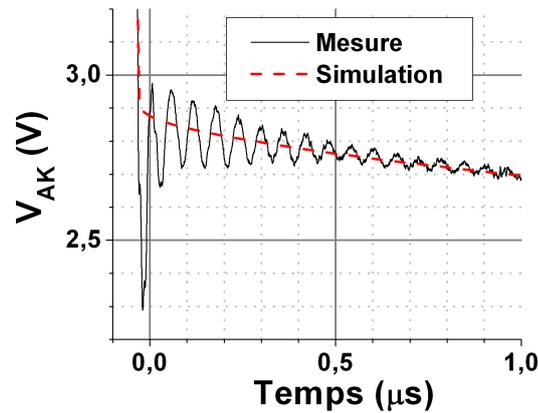


FIGURE 3.43: Mesure OCVD sur un thyristor de la première série. La simulation correspond à une durée de vie ambipolaire de 250 ns

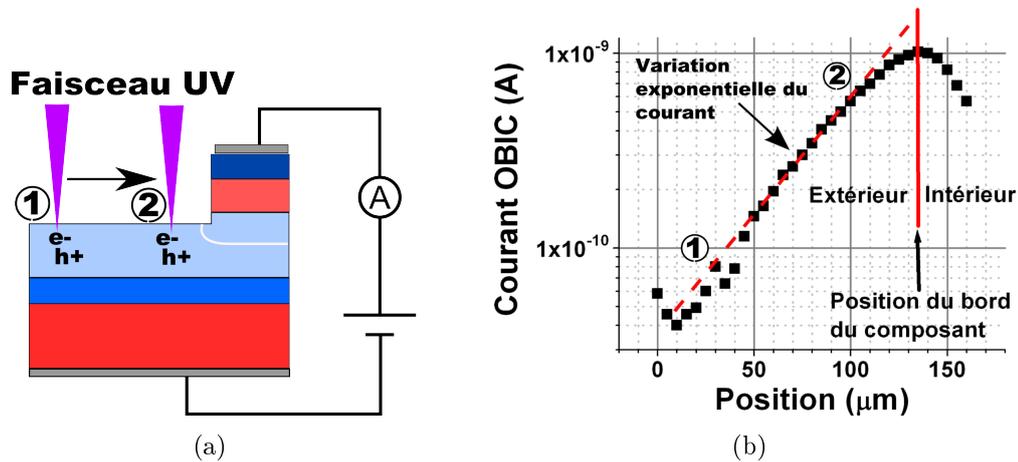


FIGURE 3.44: Principe de la mesure de longueur de diffusion avec la manipulation OBIC (a) et mesure du courant OBIC en fonction de la position du faisceau laser sur un thyristor de la première série (b).

En montrant l'influence de la durée de vie ambipolaire sur la courbe de la tension du thyristor après interruption du courant, la simulation a permis de montrer que le principe de l'OCVD est également applicable au thyristor. La durée de vie ambipolaire dans un composant de la deuxième série a été estimée à 350 ns.

Une mesure OCVD a aussi été réalisée à température ambiante sur un thyristor de la première série (Fig. 3.43). La simulation a permis d'estimer la durée de vie dans ce composant à 250 ns.

A titre de comparaison, une mesure de longueur de diffusion des porteurs minoritaires a été effectuée au bord du même thyristor grâce à l'expérience OBIC (Op-

tical Beam Induced Current). Comme présenté dans [Ray09], la méthode consiste à déplacer un faisceau laser d'un diamètre d'environ 3 μm sur l'échantillon et à mesurer le courant généré optiquement pour chacune des positions du faisceau. Le courant OBIC est tracé en fonction de la position du faisceau sur la figure 3.44(b), pour une tension de polarisation V_{AK} de 300 V. La décroissance du courant en fonction de la distance entre le faisceau et le composant est exponentielle et suit l'équation 3.5 où U est une constante, x la position du faisceau et L_n la longueur de diffusion des minoritaires qui sont, dans le cas de ce thyristor, les électrons. La durée de vie des électrons est ensuite obtenue avec l'équation 3.6. En prenant une valeur de mobilité des électrons de $1000 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$, la durée de vie des minoritaires au bord du thyristor est estimée à 530 ns. Elle est supérieure à la valeur de la durée de vie ambipolaire extraite à partir de l'OCVD, ce qui n'est pas physiquement possible. Cependant, elle reste dans le même ordre de grandeur alors que les méthodes d'estimation sont très différentes. Les porteurs sont en faible injection dans un cas et en forte dans l'autre. De plus, les deux techniques n'estiment pas la durée de vie rigoureusement au même endroit : l'OCVD donne une estimation de la durée de vie ambipolaire dans l'ensemble de la base P alors que l'OBIC donne une estimation de τ_n en surface du matériau, sur une épaisseur plus restreinte.

$$I(x) = U \cdot \exp\left(\frac{-x}{L_n}\right) \quad (3.5)$$

$$\tau_n = \frac{qL_n^2}{kT\mu_n} \quad (3.6)$$

3.4 Conclusion du troisième chapitre

La première série de thyristors a permis de valider la possibilité de mettre en conduction de tels dispositifs avec des DELs UV. Deux sources lumineuses ont été expérimentées, la première ayant une longueur d'onde proche de celle optimale prédite par la simulation, entre 330 nm et 340 nm et la deuxième ayant une longueur d'onde de 365 nm. Cette dernière est finalement plus simple d'utilisation car sa puissance de sortie est bien plus forte et permet de n'utiliser qu'une diode, contre quatre pour la source à longueur d'onde plus courte. De plus, le rendement des diodes 365 nm est pour l'instant bien meilleur que celui des diodes 330 ou 340 nm. Grâce à ces sources UV, le temps de retard, avec un minimum de 1,5 μs ,

et le temps de montée du courant qui a toujours été inférieur à 100 ns ont pu être mesurés.

La deuxième série a permis de mettre en oeuvre une protection périphérique, la JTE assistée par anneaux et réalisée par gravure, optimisée au chapitre 2. Une tenue en tension de 6300 V a été mesurée sur un composant, ce qui confirme le bon fonctionnement de la terminaison, même si un problème dans le processus RIE a entraîné une surgravure. Cette série a également permis de mettre en avant les problèmes de passivation et de terminaison de surface du matériau qui ont été identifiés comme les facteurs responsables du faible rendement en termes de tenue en tension. Enfin, le bon fonctionnement en commutation a été vérifié sur un de ces thyristors.

Une méthode d'estimation de la durée de vie ambipolaire, l'OCVD, a été mise en oeuvre et présentée dans la dernière partie du chapitre. Elle a été appliquée dans un premier temps à une diode PiN pour évaluer l'évolution de la durée de vie ambipolaire avec la température. La mesure de la durée de vie ambipolaire dans un thyristor de la première série a ensuite permis de vérifier que la technique OCVD peut s'appliquer à ce composant. Une amélioration de l'application de cette méthode sur le thyristor est cependant nécessaire pour obtenir des estimations plus fiables de la durée de vie ambipolaire dans le thyristor.

Vers la mise en œuvre dans les applications d'électronique impulsionnelle

Le troisième chapitre a permis de détailler la fabrication des thyristors optiques et leurs premières caractérisations. Les résultats obtenus sont assez encourageants même si peu de thyristors tiennent une très forte tension. Dans ce chapitre, des thyristors de la deuxième série vont être utilisés pour évaluer les différents problèmes liés à la mise en application dans un système d'électronique impulsionnelle. Dans un premier temps, les associations série et parallèle de deux thyristors seront envisagées en identifiant les difficultés spécifiques de tels systèmes. Les performances des thyristors en termes de courant impulsionnel seront ensuite évaluées avant de terminer par l'évaluation d'une solution d'encapsulation pour caractériser les composants à plus haute tension.

4.1 Associations série et parallèle de deux thyristors optiques

La surface des composants SiC et des thyristors en particulier est aujourd'hui encore limitée par la densité de défauts dans le matériau, le plus grand thyristor SiC fabriqué à ce jour faisant 1 cm^2 . Pour des applications nécessitant de très fortes puissances, telles que celles de l'ISL, l'association de plusieurs puces en série ou en parallèle peut être nécessaire. Le but de cette étude est de mettre en évidence les éventuels problèmes liés à ces systèmes. Les thyristors utilisés sont dans un premier temps présentés avant d'observer leur comportement en commutation lorsqu'ils sont associés en série et en parallèle.

4.1.1 Description des composants utilisés

Deux thyristors de la première série, TH0401 A2 et C3, ont été utilisés. Ils ont été choisis aléatoirement dans les thyristors qui tenaient au moins 300 V sur l'échantillon TH0401. Chacun des deux thyristors est collé sur un PCB et l'anode est connectée avec des fils d'or de $25 \mu\text{m}$ de diamètre. Les temps de retard en fonction de la densité de puissance optique, à 150 et 250 V, des deux composants, sont comparés sur la figure 4.1. Les mesures ont été effectuées avec la source UV 365 nm. Les temps de délais dans les mêmes conditions expérimentales sont plus longs pour C3 que pour A2. Pour compenser cette différence lors de la mise en série ou en parallèle, le plus simple est d'ajuster la puissance optique délivrée par les diodes UV

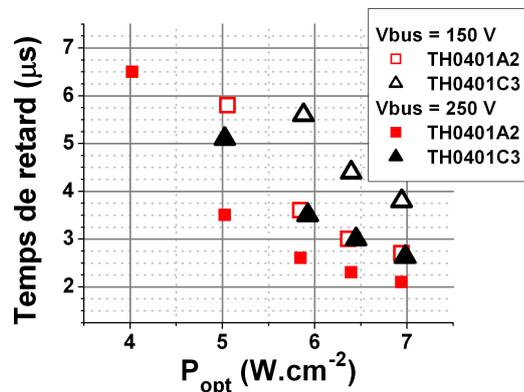


FIGURE 4.1: Comparaison entre le temps de retard en fonction de la densité de puissance optique des composants TH0401A2 et TH0401C3

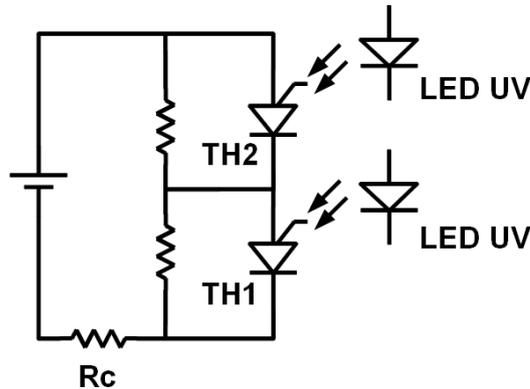


FIGURE 4.2: Schéma du circuit de mise en série de deux thyristors

pour synchroniser la mise en conduction des deux thyristors. Cette ajustement se fera par un simple potentiomètre, ajouté dans le circuit de commande de chaque source UV, pour régler le courant dans les diodes et donc la puissance optique.

4.1.2 La mise en série de deux thyristors optiques.

La mise en série de deux interrupteurs de puissance pose en général deux problèmes : la commande relative au point milieu et la répartition de la tension entre les deux composants. Pour le thyristor optique, la commande ne posera pas de difficultés car elle est naturellement isolée. En revanche, le problème de la répartition de la tension reste entier, surtout lors de la commutation.

Avant d'équilibrer les tensions des deux thyristors, il faut pouvoir mesurer le point milieu qui est à l'état de haute impédance. En effet le courant de fuite de ces thyristor est autour du nanoampère à 300 V, ce qui correspond à une impédance de l'ordre de la centaine de $G\Omega$. La sonde de tension utilisée a une impédance de 10 $M\Omega$ et court-circuite donc le thyristor TH1 lors de la mesure du point milieu. Cette mesure n'est possible qu'avec un pont diviseur pour abaisser l'impédance de ce point. Une résistance d'1 $M\Omega$ a donc été ajoutée en parallèle de chaque thyristor (Fig. 4.2).

La figure 4.3(a) montre la répartition de la tension entre les deux thyristors lors d'une commutation. L'instant de la commutation est choisi comme référence des temps. A $t=-4 \mu s$, les DELs UV commencent à émettre. Un photo-courant, de l'ordre de la dizaine de mA est alors induit dans les deux thyristors. Ces courants étant différents pour les deux thyristors, le potentiel du point milieu fluctue

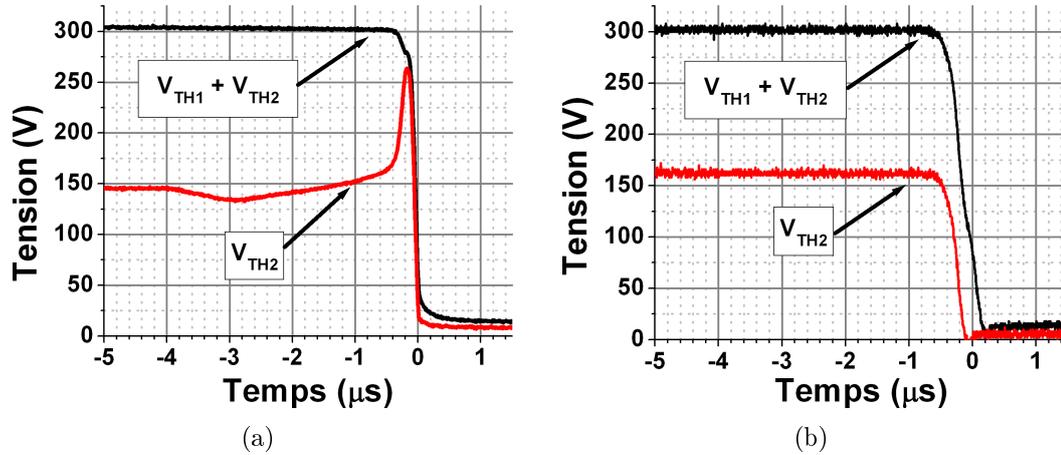


FIGURE 4.3: Evolution de la tension aux bornes des deux thyristors en série et de TH2 lors de la commutation, sans (a) et avec (b) condensateurs d'équilibrage

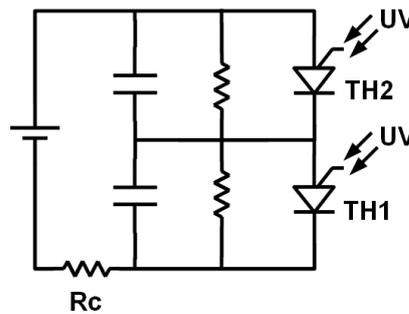


FIGURE 4.4: Schéma du circuit de mise en série de deux thyristors avec condensateurs d'équilibrage

durant le temps de retard. A $t=-0,4 \mu s$, TH1 se met en conduction et un pic de tension de près de 90 % de la tension d'alimentation apparaît aux bornes de TH2. Le dV/dt et la surtension appliqués à TH2 provoquent alors sa commutation. Sur cette exemple, la répartition des tensions entre les deux thyristors n'est pas assurée pendant toute la commutation. Dans cette configuration et avec ces deux thyristors il n'a pas été possible d'assurer l'équilibrage des tensions. En effet, si la puissance optique sur TH2 est augmentée pour synchroniser sa commutation avec TH1, la tension n'est plus répartie pendant le temps de délai car le photo-courant de TH2 sera plus grand que celui de TH1. La tension entre l'anode et la cathode de TH2 sera alors plus faible que celle de TH1 pendant le temps de retard.

Pour stabiliser la tension pendant cette période, une solution simple est d'ajouter un condensateur en parallèle de chaque thyristor (Fig. 4.4). L'expérience a été

réalisée avec des condensateurs d'une capacité de 22 nF. La figure 4.3(b) montre que la répartition de la tension pendant le temps de retard est stable et que la synchronisation de la mise en conduction de TH1 et TH2 peut alors être obtenue. Le déséquilibre de tension avant la commutation, 160 V pour TH2 et 140 V pour TH1, est dû à la différence entre les composants passifs en parallèle avec TH1 et TH2. L'utilisation des condensateurs n'a pas que des avantages, et provoque un ralentissement du temps de descente de la tension, qui est de 500 ns avec les capacités et de 200 ns sans, et donc une augmentation des pertes en commutation.

4.1.3 Mise en parallèle de deux thyristors

Le calibre en courant des composants SiC en général est encore aujourd'hui faible, surtout vis à vis des exigences de l'ISL. Mettre en parallèle des thyristors est une solution possible pour répondre aux besoins des systèmes de l'ISL en termes de courant. La synchronisation de la mise en conduction des thyristors en parallèle est primordiale. Si l'un des composants commute avant l'autre, la tension en direct des thyristors va rapidement chuter autour de 3 V, rendant impossible la mise en conduction du deuxième thyristor.

En réglant finement la puissance de l'impulsion optique sur les deux thyristors TH1 et TH2, il est possible d'obtenir la commutation des deux composants en parallèle, comme le montre la figure 4.5. Pour ces différentes commutations, la tension d'alimentation et la résistance de charge valaient respectivement 220 V et 110 Ω et les courants ont été mesurés avec des sondes actives. La répartition du courant lors de la commutation est très bien équilibrée lorsque les deux thyristors sont parfaitement synchronisés.

Si la puissance de l'impulsion optique de TH1 est augmentée en gardant celle de TH2 constante, TH1 se déclenche légèrement avant TH2 et le courant de TH1 est plus fort dans les premiers instants après la commutation. Dans les conditions de cette expérience, les oscillations des courants s'arrêtent après 15 μ s, temps qui dépend notamment des inductances de câblage des composants et des inductances mutuelles entre les deux lignes en parallèle. En régime permanent, 100 μ s après la commutation, les courants traversant TH1 et TH2 sont de 0,97 et 1,01 A et se répartissant ainsi respectivement 49 % et 51 % du courant total. Ceci montre que les caractéristiques en conduction des deux thyristors sont similaires à ce niveau de courant.

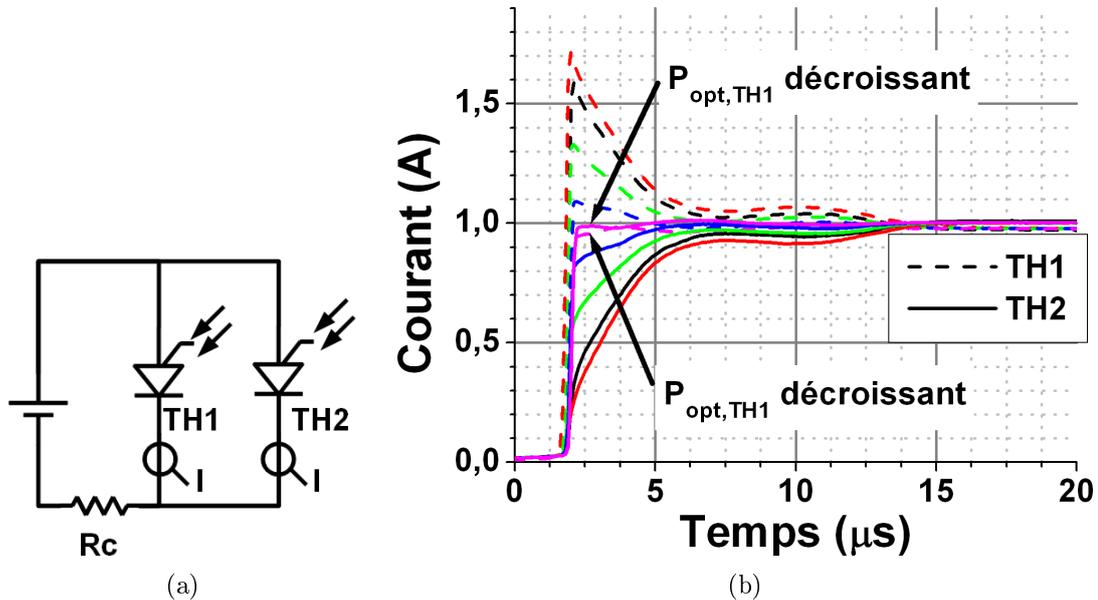


FIGURE 4.5: Schéma du circuit (a) Répartition du courant entre deux thyristors en parallèle, au moment de la commutation (b). Effet de l'augmentation de la puissance de l'impulsion optique de TH1, en gardant la puissance de l'impulsion optique de TH2 constante.

L'augmentation de la puissance optique de TH1 est de 1,4% entre l'expérience où l'équilibre des courants est atteint et celle où seule TH1 commute. La tolérance sur la variation de puissance optique, pour que les deux thyristors en parallèle commutent, est donc de $\pm 1,4\%$. Cette tolérance devient plus importante quand la tension d'alimentation augmente, et passe à $\pm 2\%$ si la tension d'alimentation est de 300 V. La commande optique doit donc être très précise pour que les deux thyristors en parallèle puissent se déclencher en même temps.

4.2 Le thyristor optique pour l'électronique impulsionnelle

Afin d'évaluer les possibilités en termes d'impulsion de courant des thyristors de la deuxième série, deux manipulations ont été réalisées sur deux thyristors différents. TH0401C2 sera utilisé pour une impulsion de courant courte d'une largeur de 10 μ s à mi-hauteur et TH0401A2 sur une impulsion plus large en forme de demi sinusoïde d'une largeur de 650 μ s.

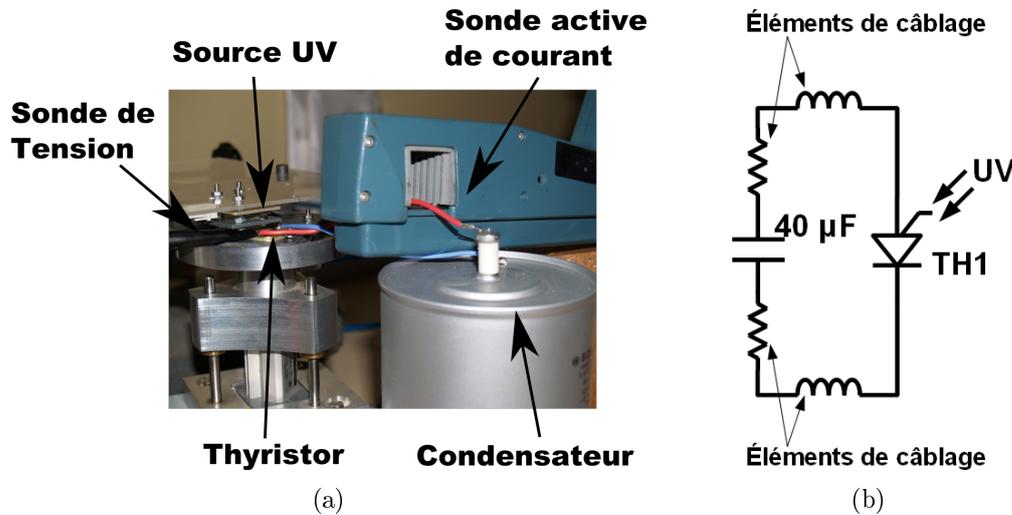


FIGURE 4.6: Photographie de l'expérience de décharge d'un condensateur sur un court circuit par un thyristor optique (a) et schéma équivalent du circuit (b)

4.2.1 Impulsion de courant courte

L'impulsion de courant courte a été obtenue par la décharge d'une capacité de $40 \mu\text{F}$ sur un court circuit. La forme de l'oscillation est donc déterminée par l'inductance et la résistance de câblage du court-circuit et du thyristor encapsulé, ainsi que par le condensateur de stockage d'énergie. Une photographie et un schéma du montage est montrée en figure 4.6. Le but de cette expérience est d'observer l'effet d'un très fort courant sur le thyristor pendant un temps bref pour éviter l'échauffement dans les fils de "bonding".

Quatorze impulsions successives ont été appliquées au thyristor en augmentant progressivement la tension de charge de la capacité. Les formes d'onde de la tension et du courant, pour quatre de ces impulsions, sont sur la figure 4.7. Après l'impulsion ayant un courant crête de 156 A , le thyristor n'a pu être mis en conduction de nouveau. L'hypothèse la plus probable pour expliquer ce dysfonctionnement est la dégradation bipolaire par la propagation de défauts d'empilement dans le composant. Par ailleurs, ce thyristor a été caractérisé en direct bloqué après ces commutations. Les caractéristiques avant et après les impulsions de courant (Fig. 4.8) montrent que ces expériences ont également fortement dégradé la tenue en tension.

Le courant crête de 156 A correspond à une densité de courant dans la surface

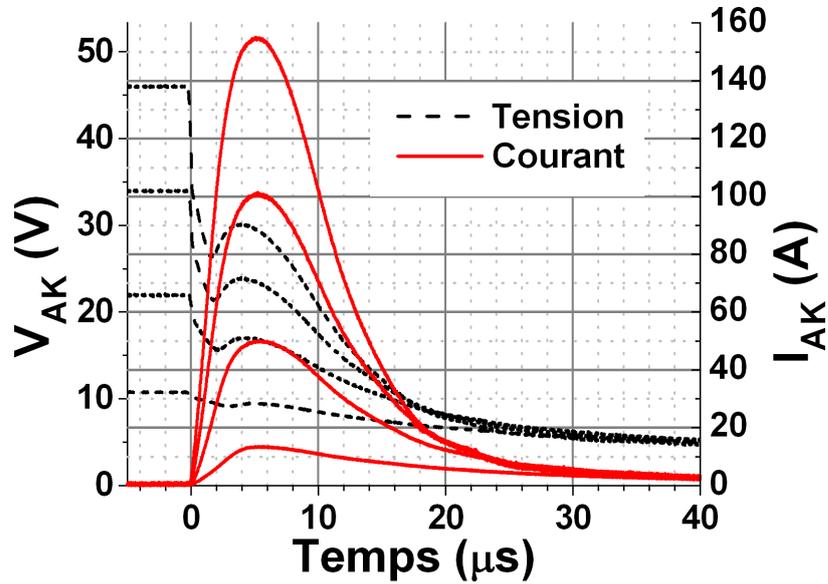


FIGURE 4.7: Formes d'onde de la tension et du courant du thyristor, lors de la décharge sur court circuit, pour différentes tensions initiales aux bornes du condensateur

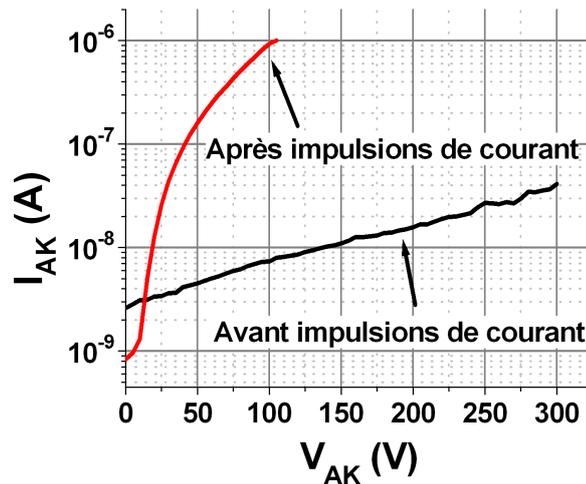


FIGURE 4.8: Caractéristiques en direct bloqué du thyristor TH0401C2 avant et après les impulsions de courant

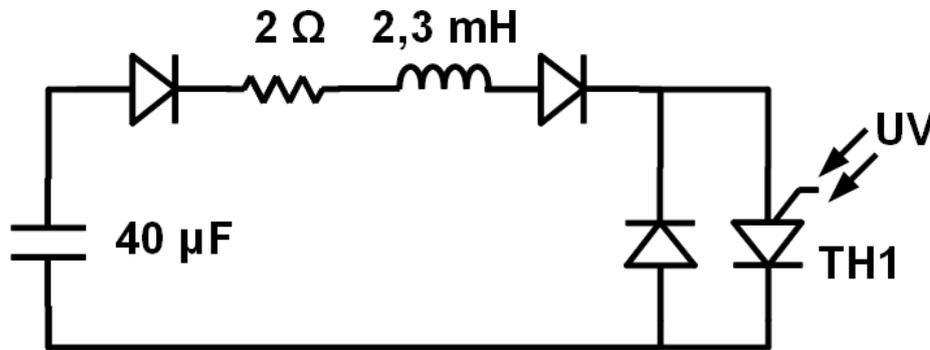


FIGURE 4.9: Schéma du circuit pour une impulsion de courant d'1 ms de demi-période

active (hors protection périphérique), de $15,6 \text{ kA.cm}^{-2}$. Un thyristor précédemment réalisé dans le cadre de la collaboration entre l'ISL et Ampère a été caractérisé par l'ISL jusqu'à 6 kA.cm^{-2} sur des impulsions de $20 \mu\text{s}$ avant que les fils de "bonding" se détachent [Sch10]. Par ailleurs, une valeur de densité de courant 2,5 fois plus grande a déjà été reportée [O'B07] sur des thyristors SiC tenant une tension d'1 kV. Un point de comparaison manquant est l'épaisseur de la couche de dérivation qui doit être plus faible pour les thyristors cités dans [O'B07], ce qui peut en partie expliquer sa meilleure performance en conduction.

4.2.2 Impulsion de courant longue

Certaines applications de l'ISL nécessitent des impulsions de l'ordre de la milliseconde, et il est intéressant d'observer les effets d'une impulsion de cette ordre de grandeur. Le thyristor TH0401A2 a été utilisé pour cette expérience. Pour former une impulsion plus longue, une inductance à air de 2,3 mH ayant une résistance de 2Ω a été utilisée. Le schéma du montage est décrit sur la figure 4.9. Des diodes ont été ajoutées pour éviter une tension inverse importante sur le thyristor et pour arrêter l'oscillation du courant après la première demi-période.

La tenue en tension de TH0401A2 étant de 400 V avant l'expérience, la tension de charge du condensateur a été réglée sur 350 V pour garder une marge de sécurité. Cette tension permet un courant crête de 40 A, comme le montre la figure 4.10, correspondant à une densité de courant de 4 kA.cm^{-2} . Cette valeur est sensiblement égale à celle reportée dans [O'B09] ($4,2 \text{ kA.cm}^{-2}$ au maximum, $3,3 \text{ kA.cm}^{-2}$ pour une bonne fiabilité), pour une même largeur d'impulsion et une même épaisseur de couche de dérivation.

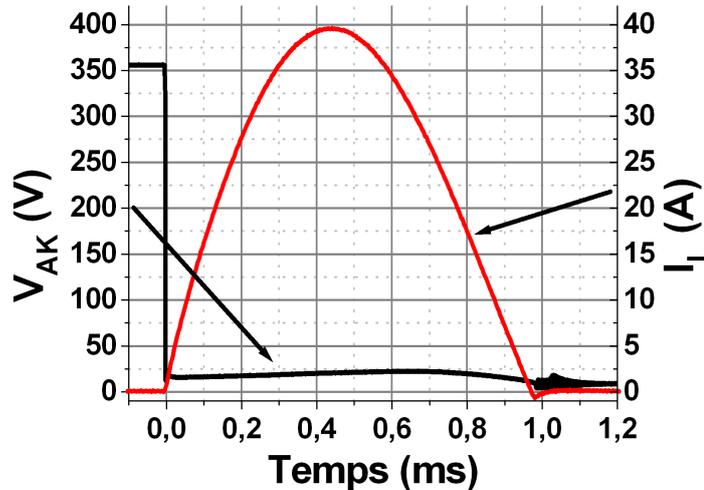


FIGURE 4.10: Tension aux bornes du thyristor et courant dans la bobine lors d'une impulsion de courant d'une largeur à mi-hauteur de 650 μ s

L'impulsion a été répétée 8 fois avec un temps d'attente minimale entre chaque déclenchement de 30 secondes. Après la 8^{ème} impulsion, un claquage dans l'air s'est produit en bordure du composant, en raison de 3 fils de "bonding" fondus par l'échauffement causé par le fort courant. Ces trois fils ont été coupés et relevés pour éviter un nouvel arc. Le composant a supporté 3 autres impulsions avant sa destruction en court circuit. Une photographie du thyristor après la 11^{ème} impulsions est montrée en figure 4.11. La métallisation a été détruite à deux endroits, correspondant aux passages les plus fins entre la partie droite et gauche du thyristor. Ces portions de métal étaient les derniers accès du courant après la destruction de tous les fils d'or de la partie gauche. Le courant imposé par ces impulsions longues étaient donc trop important pour les fils de "bonding" dans un premier temps, et localement pour la métallisation du thyristor dans un deuxième temps. Utiliser des fils d'or d'un diamètre de 50 μ m de diamètre serait une première étape pour gagner en fiabilité sur les impulsions de courant longues.

4.3 L'encapsulation des thyristors

Pour toutes les commutations des thyristors de la deuxième série, la tension a, jusque là, été limitée aux alentours de 300 V. Pour caractériser en commutation des thyristors ayant une tenue en tension supérieure à 600 V, il est nécessaire d'encapsuler le composant dans un passivant secondaire pour éviter le claquage dans

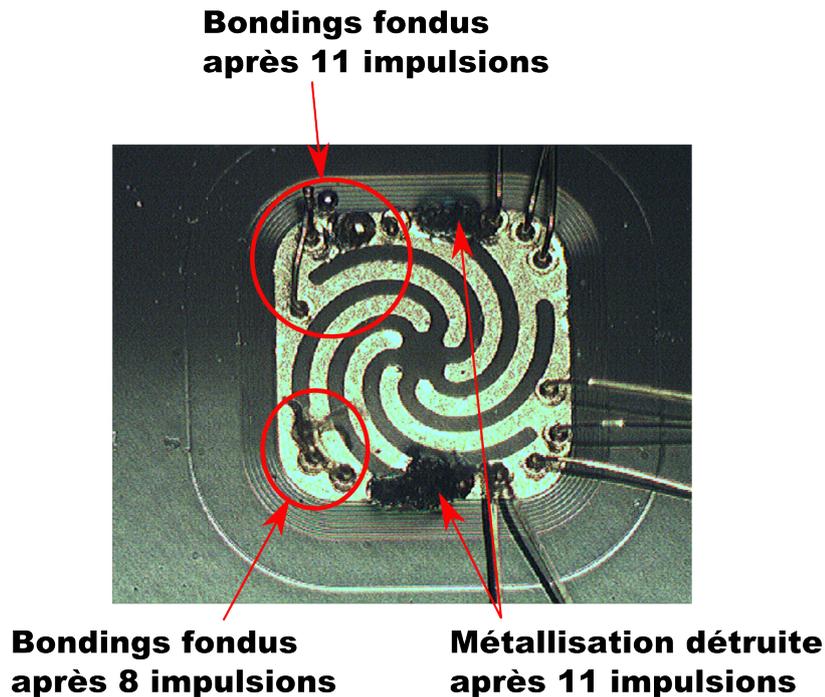


FIGURE 4.11: Photographie du thyristor TH0401A2 après 11 impulsions d'une largeur de $650 \mu\text{s}$ et de courant crête 40 A

l'air. En outre, ce passivant doit également être transparent aux UV pour faciliter la mise en place de la commande optique.

Pour remplir cette fonction, un gel silicone Nusil R-2655 a été expérimenté. La mise en œuvre de ce passivant est relativement simple et s'est déroulée comme suit :

1. Le mélange des deux parties du produit (proportion 10 :1 part A :part B en volume).
2. La désaération en mettant l'échantillon dans un vide à 100 mbar pendant au moins 30 minutes pour enlever les bulles d'air du mélange.
3. La réticulation dans une enceinte à 65°C pendant 90 minutes.

Avant l'application sur le composant, l'atténuation de la lumière de la source UV à 365 nm traversant le silicone a été mesurée. La puissance optique diminue seulement de 5% lors du passage dans une épaisseur de 5 mm de silicone. Ce passivant a donc été utilisé sur deux thyristors passivés avec l'oxyde PECVD et leurs tenues en tension ont été mesurées sans et avec le silicone. Ces caractérisations (Fig. 4.12) montrent que ce gel passivant n'entraîne pas d'augmentation des

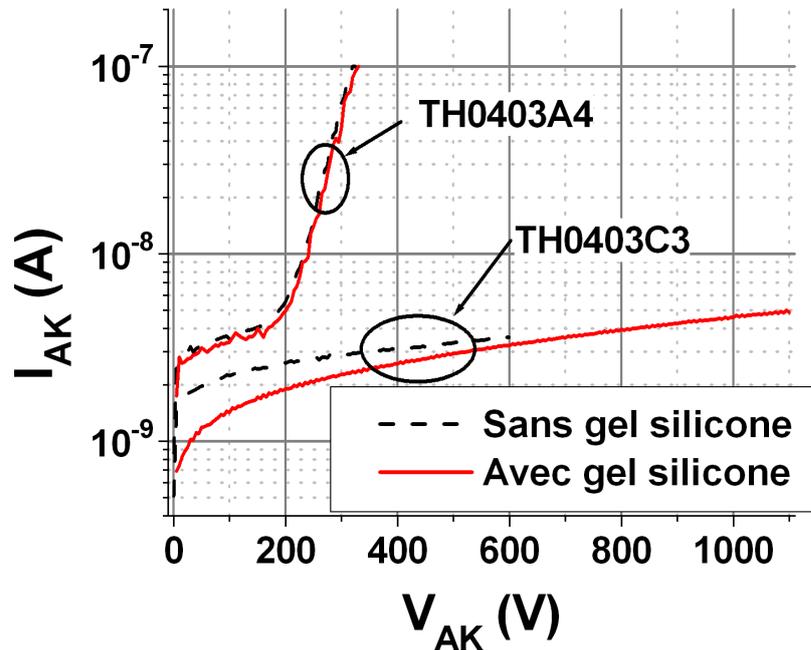


FIGURE 4.12: Caractérisations en direct bloqué avec et sans gel silicone des thyristors TH0403A4 et C3.

courants de fuites. La commutation des thyristors avec le gel a également pu être obtenue, confirmant la faible atténuation mesurée préalablement.

Le fait d'utiliser une source UV avec une longueur d'onde relativement longue permet d'avoir une atténuation assez faible du gel silicone. L'utilisation d'une fibre optique serait également possible à cette longueur d'onde et serait intéressante pour ne pas avoir à refaire l'alignement du thyristor avec la source UV à chaque expérience. Dans ce cas, il serait important d'obtenir un bon couplage entre la source et la fibre optique.

4.4 Conclusion du quatrième chapitre

Ce chapitre a permis de situer le thyristor optique en SiC-4H dans le contexte de ses possibles applications. La faisabilité de la mise en série et en parallèle de deux thyristors a été démontrée. Compte tenu des applications et de la surface des puces de SiC, la mise en parallèle est plus intéressante pour les applications visées. Elle nécessite une bonne précision de la puissance optique de commande des thyristors.

Deux thyristors ont également été soumis à des impulsions de courant de 10 μ s et 650 μ s. L'impulsion la plus courte avec un courant crête de 156 A a causé une dégradation bipolaire du composant rendant impossible un nouveau déclenchement. Une série d'impulsions longues avec un courant crête de 40 A a engendré la dégradation des fils de "bonding" et de la métallisation du thyristor. La dégradation du composant ne venait donc pas, dans ce cas, des propriétés du SiC. Ces premiers résultats en impulsionnel sont encourageants et l'expérience avec l'impulsion longue permet de mettre l'accent sur le problème de l'acheminement du courant vers le thyristor.

Enfin un encapsulant silicone a été expérimenté sur deux thyristors. Ce passivant permettra de caractériser les composants à plus haute tension tout en laissant passer la lumière UV nécessaire à la commande du thyristor.

Conclusion

L'objectif de cette thèse était la conception, la réalisation et la caractérisation de thyristors optiques en carbure de silicium (SiC) pour évaluer le potentiel de ce matériau pour les applications d'électronique impulsionnelle de l'ISL. Lors de thèses précédentes, la tenue en tension maximale atteinte était de 4 kV. Le but de cette thèse était d'obtenir une meilleure tenue en tension, d'étudier la mise en conduction optique du thyristor et enfin d'évaluer les capacités en termes d'impulsion de courant des thyristors SiC.

Pour améliorer la tenue en tension des composants, deux protections périphériques ont été conçues et optimisées. Dans cette phase de conception, les résultats de caractérisations de thyristors planars précédemment réalisés au laboratoire Ampère, et les spécificités des salles blanches de l'ISL et de l'IMTEK, ont été pris en compte. La principale exigence est de ne pas recourir à l'implantation ionique pour la réalisation de la terminaison. Les protections périphériques optimisées, la JTE multiple et la JTE assistée par anneaux, sont donc originales dans le fait qu'elles nécessitent uniquement des étapes de gravure. Pour chacune des deux structures, les simulations réalisées annoncent une efficacité de protection supérieure à 80 %, avec une tolérance assez large aux incertitudes technologiques.

Le thyristor optique est un composant intéressant pour l'électronique impulsionnelle haute tension car sa commande est naturellement isolée. De plus, ce composant ne craint pas les problèmes de fiabilité de l'isolation entre l'anode et la gâchette. L'étude en simulation a permis de déterminer la longueur d'onde optimale théorique (330 nm sur la structure étudiée) pour mettre en conduction le thyristor optique et d'estimer la puissance optique nécessaire pour le déclenchement.

Durant cette thèse, deux lots de composants ont été réalisés. Le premier a permis de justifier la faisabilité du thyristor optique, de son déclenchement avec le laser UV du banc OBIC, et de développer la commande optique avec des Diodes Electro-Luminescente (DEL) UV. Deux types de DELs ont été utilisés, les premières avec des longueurs d'onde de 330 et 340 nm avec et les deuxièmes avec une longueur d'onde de 365 nm. Finalement, compte tenu du rendement et de la puissance de sortie de ces DELs, la source lumineuse avec une longueur d'onde de 365 nm s'est révélée plus performante.

La terminaison JTE assistée par anneaux a été expérimentée sur le deuxième lot de thyristor. Cette protection périphérique a permis d'atteindre une tenue en tension de 6,3 kV, soit une efficacité de protection de 78 %. Les mesures de tenue en tension des différents thyristors sont globalement consistantes avec les résultats de simulations. Toutefois, l'étape technologique de passivation n'étant pas encore optimisée, le rendement de fabrication en termes de tenue en tension reste faible.

La durée de vie ambipolaire des porteurs, qui est un paramètre physique déterminant dans les caractéristiques du thyristor, a été estimée dans des diodes SiC par la méthode électrique de l'Open Circuit Voltage Decay (OCVD). Cette technique a également été appliquée au thyristor et la durée de vie ambipolaire a été évaluée à 250 et 350 ns dans les couches de dérive de type P dopées respectivement à $5 \times 10^{14} \text{ cm}^{-3}$ et 10^{15} cm^{-3} de ces composants.

Les possibilités en termes d'impulsion de courant du thyristor optique ont été évaluées sur une impulsion courte (10 μs) et sur une impulsion longue (650 μs). Des courants de 156 A (15,6 kA.cm^{-2}) et 40 A (4 kA.cm^{-2}) ont été atteints pour l'impulsion courte et longue respectivement. La défaillance pour l'impulsion courte a certainement été causée par la dégradation bipolaire du SiC. Le matériau ici utilisé a été acheté en 2003 et la fabrication de thyristors sur un matériau plus récent de meilleure qualité pourrait améliorer les performances sur une impulsion courte. Pour l'impulsion longue, le défaut est venu des fils de "bonding" puis de la métallisation. Un travail sur ces aspects est donc nécessaire pour observer les limites du SiC sur ce type d'impulsion.

Les résultats obtenus dans cette thèse montre une progression dans les performances des thyristors par rapport à ceux précédemment réalisés dans le cadre de la coopération entre Ampère et l'ISL. Ces performances valident la bonne stabilité des procédés technologiques, en particulier la gravure et le contact ohmique sur

type P, développés par l'ISL. Cependant, l'optimisation de la passivation, qui est en cours à l'ISL, est primordiale pour améliorer le rendement de fabrication.

L'ISL travaille également sur l'adaptation de ses procédés de fabrication sur des échantillons de plus grande taille. La fabrication de thyristors en plus grand nombre sera alors possible et permettra une évaluation statistique des thyristors et en particulier des protections périphériques. La réalisation de thyristors optique ayant une surface plus importante sera également envisageable, et nécessitera certainement une étude sur l'intégration d'un thyristor auxiliaire pour la mise en conduction.

Un travail important de caractérisation peut encore être fait sur les thyristors optiques fabriqués durant cette thèse. Il serait en effet intéressant de corréliser les mesures de durée de vie avec le temps de retard à la commutation et la résistance dynamique des thyristors.

L'étude commencée sur l'encapsulation des composants devrait également être poursuivie de manière à étudier la commutation sous des tensions d'alimentation plus élevées et permettre d'augmenter le courant des impulsions longues.

Ces travaux de thèse ont montrés une partie du potentiel du carbure de silicium pour l'électronique impulsionnelle, notamment sur la tenue en tension et son aptitude à délivrer une densité de courant impulsionnel très importante. Le thyristor optique, qui est un composant relativement simple dans sa structure et sa fabrication, est un bon candidat pour continuer l'évaluation du thyristor SiC en termes d'impulsion de courant, en vue d'une future utilisation de composants SiC sur les systèmes de l'ISL.

Bibliographie

- [Aga00a] A. Agarwal, S.-H. Ryu, O. Kordina, et J. W. Palmour. 2600 V, 12 A, 4H-SiC, Asymmetrical Gate Turn Off (GTO) Thyristor Development. *Materials Science Forum*, 338-342 :1387–1390, 2000.
- [Aga00b] A. Agarwal, S. Seshadri, M. MacMillan, S. Mani, J. Casady, P. Sanger, et P. Shah. 4H-SiC p-n diodes and gate turn off thyristors for high-power, high-temperature applications. *Solid-State Electronics*, 44 :303–308, 2000.
- [Aga01] A. Agarwal, P. Ivanov, M. Levinshtein, J. Palmour, S. Romyantsev, S. Ryu, et M. Shur. Turn-off Performance of a 2.6 kV 4H-SiC Asymmetrical GTO Thyristor. *Materials Science Forum*, 353-356 :743–746, 2001.
- [Aga05] A. K. Agarwal, B. Damsky, J. Richmond, S. Krishnaswami, C. Capell, S.-H. Ryu, et J. W. Palmour. The First Demonstration of the 1 cm x 1 cm SiC Thyristor Chip. Dans *Proceedings of the 17 International Symposium on Power Semiconductor Devices and IC's*, page 195. 2005.
- [Aga10] A. Agarwal, Q. Zhang, R. Callanan, C. Capell, A. Burk, M. O'Loughlin, J. Palmour, V. Temple, R. Stahlbush, J. Caldwell, H. O'Brien, et C. Scozzie. 9 kV, 1 cm² SiC Gate Turn-Off Thyristors. *Materials Science Forum*, 645-648 :1017–1020, 2010.
- [Ars02] N. Arssi. *Conception d'un Thyristor 5 kV en carbure de silicium pour assurer la génération d'impulsions de forte énergie*. Thèse de doctorat, INSA de Lyon, 2002.

- [Azu80] M. Azuma et K. Takigami. Anode current limiting effect of high power GTOs. *Electron Device Letters*, 1 :203–205, 1980.
- [Bak97] M. Bakowski, U. Gustafsson, et U. Lindefelt. Simulation of SiC High Power Devices. *Physica status solidi A*, 162 :421–440, 1997.
- [Bar10] W. Bartsch, R. Schoerner, et K. O. Dohnke. Optimization of Bipolar SiC-Diodes by Analysis of Avalanche Breakdown Performance. *Materials Science Forum*, 645-648 :909–912, 2010.
- [Bel04] S. Bellone, G. Licciardo, et H. Neitzert. A novel measurement method of the spatial carrier lifetime profile based on the OCVD technique. Dans *Proceedings of the 2004 International Conference on Microelectronic Test Structures*. 2004.
- [Bro04] P. Brosselard. *Conception, Réalisation et Caractérisation d'interrupteurs (thyristors et JFETs) haute tension (5kV) en carbure de silicium*. Thèse de doctorat, INSA de Lyon, 2004.
- [Bro05] P. Brosselard, T. Bouchet, D. Planson, S. Scharnholz, G. Pâques, M. Lazar, C. Raynaud, J.-P. Chante, et E. Spahn. A 3.5 kV Thyristor in 4H-SiC with a JTE Periphery. *Materials Science Forum*, 483-485 :1005–1008, 2005.
- [Bro09a] P. Brosselard, N. Camara, J. Hassan, X. Jordà, P. Bergman, J. Montserrat, et J. Millán. 3.3 kV-10A 4H-SiC PiN diodes. *Materials Science Forum*, 600-603 :2009, 2009.
- [Bro09b] P. Brosselard, N. Camara, X. Jordà, M. Vellvehi, E. Bano, J. Millán, et P. Godignon. Reliability Aspects of High Voltage 4H-SiC JBS Diodes. *Materials Science Forum*, 600-603 :935–938, 2009.
- [BS07] T. Ben Salah. *Contribution à la conception des dispositifs de puissance en carbure de silicium : étude et extraction des paramètres*. Thèse de doctorat, INSA de Lyon, 2007.
- [Cal10] J. Caldwell, A. Giles, R. Stahlbush, M. Ancona, O. Glembocki, K. Hobart, B. Hull, et K. Liu. On the Luminescence and Driving Force of Stacking Faults in 4H-SiC. *Materials Science Forum*, 645-648 :277–282, 2010.
- [Cas98] J. Casady, A. Agarwal, L. Rowland, R. Siergiej, S. Seshadri, S. Mani, J. Barrows, D. Piccone, P. Sanger, et C. Brandt. 4H-SiC Gate Turn-Off

- (GTO) Thyristor Development. *Materials Science Forum*, 264-268 :1069–1072, 1998.
- [Che97] W. Chen, N. Son, E. Janzen, D. Hofmann, et B. Meyer. Effective masses in SiC determined by cyclotron resonance experiments. *Physica Status Solidi A*, 162 :79–93, 1997.
- [Cho57] W. J. Choyke et L. Patrick. Absorption of Light in Alpha SiC near the Band Edge. *Physical Review*, 105 :1721–1723, 1957.
- [Cho62] W. J. Choyke et L. Patrick. Exciton Recombination Radiation and Phonon Spectrum of 6H SiC. *Physical Review*, 127 :1868–1877, 1962.
- [Cho68] W. Choyke et L. Patrick. Refractive index and low-frequency dielectric constant of 6H SiC. *Journal of the Optical Society of America*, 58(3) :377–379, 1968.
- [Chu10] G. Chung, M. J. Loboda, S. Sundaresan, et R. Singh. Correlation between carrier recombination lifetime and forward voltage drop in 4H-SiC PiN diodes. *Materials Science Forum*, 645-648 :905–908, 2010.
- [Das09] M. K. Das, Q. Zhang, R. Callanan, C. Capell, J. Clayton, M. Donofrio, S. Haney, F. Husna, C. Jonas, J. Richmond, et J. J. Sumakeris. A 13 kV 4H-SiC n-channel IGBT with Low R_{diff,on} and Fast Switching. *Materials Science Forum*, 600-603 :1183–1186, 2009.
- [Dha10] S. Dhar, S. Ryu, et A. Agarwal. A study on Pre-Oxidation Nitrogen Implantation for the Improvement of Channel Mobility in 4H-SiC MOSFETs. *IEEE Transactions on Electron Devices*, 57 :1195–1200, 2010.
- [Dhe09] N. Dheilily, D. Planson, P. Brosselard, J. Hassan, P. Bevilacqua, D. Tournier, J. Montserrat, C. Raynaud, et H. Morel. Measurement of Carrier Lifetime Temperature Dependence in 3.3kV 4H-SiC PiN Diodes using OCVD Technique. *Materials Science Forum*, 615-617 :703–706, 2009.
- [Dom05] M. Domeij, E. Danielsson, H. Lee, C. Zetterling, et M. Östling. Current gain of 4H-SiC bipolar transistors including the effect of interface states. *Materials Science Forum*, 483-485 :889–892, 2005.
- [Dom10] M. Domeij, C. Zaring, A. Konstantinov, M. Nawaz, J.-O. Svedberg, K. Gumaelius, I. Keri, A. Lindgren, B. Hammarlund, M. Östling, et

- M. Reimark. 2.2 kV SiC BJTs with low V_{CESAT} fast switching and short-circuit capability. *Materials Science Forum*, 645-648 :1033–1036, 2010.
- [Ela10] A. Elasser, P. Losee, S. Arthur, Z. Stum, K. Matocha, G. Dunne, J. Garrett, M. Schutten, et D. Brown. 3kV 4H-SiC Thyristors for Pulsed Power Applications. *Materials Science Forum*, 645-648 :1053–1056, 2010.
- [Elp10] R. Elpelt, P. Friedrichs, et J. Biela. Fast switching with SiC VJFETs - influence of the device topology. *Materials Science Forum*, 645-648 :933–936, 2010.
- [Far10] L. Farese, G. Malm, M. Domeij, et M. Östling. Experimental study of degradation in 4H-SiC BJTs by means of electrical characterization and electroluminescence. *Materials Science Forum*, 645-648 :1037–1040, 2010.
- [Fuj10] T. Fujimoto, T. Aigo, M. Nakabayashi, S. Sato, M. Katsuno, H. Tsuge, H. Yashiro, H. Hirano, H. T., et W. Ohashi. Time sequential evolutions of optically-induced single Shockley stacking faults formed in 4H-SiC epitaxial layers. *Materials Science Forum*, 645-648 :319–322, 2010.
- [Gal98] A. Galeckas, J. Linnros, V. Grivickas, U. Lindefelt, et C. Hallin. Evaluation of Auger recombination rate in 4H-SiC. *Materials Science Forum*, 264-2 :533–536, 1998.
- [Gal02] A. Galeckas, P. Grivickas, V. Grivickas, V. Bikbajevs, et J. Linnros. Temperature dependence of the absorption coefficient in 4H-and 6H-silicon carbide at 355 nm laser pumping wavelength. *Physica Status Solidi A*, 191 :613–620, 2002.
- [Ger92] Y. C. Gerstenmaier et F. D. Pfirsch. Theory of Abnormal Thyristor Forward Voltage Behavior. *IEEE Transactions on Industry Applications*, 28 :1242–1249, 1992.
- [Gha08] R. Ghandi, H.-S. Lee, M. Domeij, B. Buono, C.-M. Zetterling, et M. Östling. Fabrication of 2700-V 12-m Ω .cm² non ion-implanted 4H-SiC BJTs with common-emitter current gain of 50. *IEEE Electron Device Letters*, 29 :1135–1137, 2008.
- [Gha09a] R. Ghandi, B. Buono, M. Domeij, G. Malm, C.-M. Zetterling, et M. Östling. High-Voltage 4H-SiC PiN Diodes With Etched Junction Termination Extension. *IEEE Electron Devices Letters*, 30 :1170–1172, 2009.

- [Gha09b] R. Ghandi, H.-S. Lee, M. Domeij, B. Buono, C.-M. Zetterling, et M. Östling. Implantation-Free Low on-resistance 4H-SiC BJTs with Common-Emitter Current Gain of 50 and High Blocking Capability. *Materials Science Forum*, 615-617 :833–836, 2009.
- [God97] P. Godignon, X. Jorda, J. Millan, R. Deshayes, F. Sarrus, et J. De Palma. Current limiting power device based on a 4 layer structure. Dans *Industry Applications Conference*. 1997.
- [Göt93] W. Götz, A. Schöner, G. Pensl, W. Suttrop, W. Choyke, R. Stein, et S. Leibenzeder. Nitrogen donors in 4H-silicon carbide. *Journal of Applied Physics*, 73 :3332–3338, 1993.
- [Hat04] T. Hatakeyama, T. Watanabe, T. Shinohe, K. Kojima, K. Arai, et N. Sano. Impact ionization coefficients of 4H silicon carbide. *Applied Physics Letters*, 85 :1380–1382, 2004.
- [Hay10] T. Hayashi, K. Asano, J. Suda, et T. Kimoto. Temperature and Injection Level Dependencies of Carrier Lifetimes in p-type and n-type 4H-SiC Epilayers. *Materials Science Forum*, 645-648 :199–202, 2010.
- [Hiy09] T. Hiyoshi, T. Hori, Suda, et T. Kimoto. Bevel Mesa Combined with Implanted Junction Termination Structure for 10 kV SiC PiN Diodes. *Materials Science Forum*, 600-603 :995–998, 2009.
- [Hu09] J. Hu, L. X. Li, P. Alexandrov, X. Wang, et J. H. Zhao. 5 kV, 9.5 A SiC JBS Diodes with Non-uniform Guard Ring Edge Termination for High Power Switching Application. *Materials Science Forum*, 600-603 :947–950, 2009.
- [Hul09a] B. A. Hull, C. Jonas, S. Ryu, M. Das, M. O’Loughlin, F. Husna, R. Callanan, J. Richmond, A. Agarwal, J. Palmour, et C. Scozzie. Performance of 60 A, 1200 V 4H-SiC DMOSFETs. *Materials Science Forum*, 615-617 :749–752, 2009.
- [Hul09b] B. A. Hull, J. J. Sumakeris, M. J. O’Loughlin, Q. Zhang, J. Richmond, A. Powell, M. Paisley, V. Tsvetkov, A. Hefner, et A. Rivera. Development of Large Area (up to 1.5 cm²) 4H-SiC 10 kV Junction Barrier Schottky Rectifiers. *Materials Science Forum*, 600-603 :931–934, 2009.

- [Ike80] M. Ikeda, H. Matsunami, et T. Tanaka. Site effect on the impurity levels in 4H, 6H, and 15R SiC. *Physical Review B*, 22(6) :2832–2854, 1980.
- [Imh09] E. Imhoff, F. Kub, et K. Hobart. Grayscale Junction Termination for High-Voltage SiC Devices. *Materials Science Forum*, 615-617 :691–694, 2009.
- [Iva00] P. Ivanov, M. Levinshtein, S. Romyantsev, A. Agarwal, et J. Palmour. Turn-off operation of a MOS-gate 2.6 kV 4H-SiC gate turn-off thyristor. *Solid-State Electronics*, 44 :2155–2159, 2000.
- [Iva06] P. A. Ivanov, M. E. Levinshtein, J. W. Palmour, M. K. Das, et B. A. Hull. High power 4H-SiC PiN diodes (10 kV class) with record high carrier lifetime. *Solid State Electronics*, 50 :1368–1370, 2006.
- [Jen07] M. R. Jennings, A. Perez-Tomas, M. Davies, D. Walker, L. Zhu, P. Losee, W. Huang, S. Balachandran, O. J. Guy, J. A. Covington, T. P. Chow, et P. A. Mawby. Analysis of Al/Ti, Al/Ni multiple and triple layer contacts to p-type 4H-SiC. *Solid State Electronics*, 51 :797–801, 2007.
- [Kan09] I. Kang, J. Song, S. Joo, W. Bahng, S. Kim, et N. Kim. Effect of the doping concentration and space of both p-grid and field limiting ring on 4H-SiC Junction Barrier Schottky diode with single ion implantation process. *Materials Science Forum*, 600-603 :959–962, 2009.
- [Kin10] A. Kinoshita, T. Ohyanagi, T. Yatsuo, K. Fukuda, H. Okumura, et K. Arai. Fabrication of 1.2kV, 100 A, 4H-SiC(0001 and (000-1) junction barrier Schottky diodes with almost same Schottky barrier height. *Materials Science Forum*, 645-648 :893–896, 2010.
- [Kle10a] P. B. Klein. Identification of Defects Limiting the Carrier Lifetime in n-Epitaxial Layers of 4H-SiC. *Materials Science Forum*, 645-648 :193–198, 2010.
- [Kle10b] P. B. Klein, R. Myers-Ward, K.-K. Lew, B. L. VanMil, C. R. Eddy, D. K. Gaskill, A. Shrivastava, et T. S. Sudarshan. Temperature Dependence of the Carrier Lifetime in 4H-SiC Epilayers. *Materials Science Forum*, 645-648 :203–206, 2010.

- [Kon97] A. Konstantinov, Q. Wahab, N. Nordell, et U. Lindefelt. Ionization rates and critical fields in 4H silicon carbide. *Applied Physics Letters*, 71 :90–92, 1997.
- [Kon98] A. Konstantinov, Q. Wahab, N. Nordell, et U. Lindefelt. Study of Avalanche Breakdown and Impact Ionization in 4H Silicon Carbide. *Journal of Electronic Materials*, 27 :335–341, 1998.
- [Kon10] H. Kono, T. Suzuki, M. Mizukami, C. Ota, S. Harada, J. Senzaki, K. Fukuda, et T. Shinohe. 1360 V, 5.0 m Ω .cm² double-implanted MOSFETs fabricated on 4H-SiC(000-1). *Materials Science Forum*, 645-648 :987–990, 2010.
- [Kos09] R. Kosugi, T. Sakata, Y. Sakuma, K. Suzuki, T. Yatsuo, H. Matsuhata, H. Yamaguchi, I. Nagai, K. Fukuda, H. Okumura, et K. Arai. Voltage-Current (V-I) Characteristics of 1.5kV Class pn Junctions with p-well Structures on (0001) 4H-SiC. *Materials Science Forum*, 615-617 :683–686, 2009.
- [Kum09] A. Kumta, Rusli, et J. H. Xia. Field-plate Terminated Pt/n- 4H-SiC SBD Using Thermal SiO₂ and Sputter Deposited AlN Dielectric Stack. *Materials Science Forum*, 600-603 :987–990, 2009.
- [Lad00] M. Lades. *Modeling and Simulation of Wide Bandgap Semiconductor Devices : 4H/6H-SiC*. Thèse de doctorat, Fakultät für Elektrotechnik und Informationstechnik der Technischen Universität München, 2000.
- [Lee09] H.-S. Lee, M. Domeij, C.-M. Zetterling, R. Ghandi, M. Östling, F. Allerstam, et E. O. Sveinbjornsson. 1200 V 4H-SiC BJTs with a Common Emitter Current Gain of 60 and Low On-resistance. *Materials Science Forum*, 600-603 :1151–1154, 2009.
- [Lev01] M. Levinshtein, T. Mnatsakanov, P. Ivanov, J. Palmour, S. Rumyantsev, R. Singh, et S. Yurkov. "Paradoxes" of carrier lifetime measurements in high-voltage SiC diodes. *IEEE Transactions on Electron Devices*, 48 :1703–1710, 2001.
- [Lev02] M. Levinshtein, P. Ivanov, A. Agarwal, et J. Palmour. Optical switch-on of silicon carbide thyristor. *Electronics Letters*, 38 :592–593, 2002.

- [Lev03] M. Levinshtein, P. Ivanov, A. Agarwal, et J. Palmour. Optical Switch-on of Silicon Carbide Thyristor. *Materials Science Forum*, 433-436 :851–854, 2003.
- [Li99] B. Li, L. Cao, et J. Zhao. High Current Density 800-V 4H-SiC Gate Turn-Off Thyristors. *IEEE Electron Device Letters*, 20 :219–222, 1999.
- [Lin98] U. Lindefelt. Doping-induced band edge displacements and band gap narrowing in 3C-, 4H-, 6H-SiC, and Si". *Journal of Applied Physics*, 84 :2628, 1998.
- [Loh08] W. S. Loh, B. K. Ng, J. S. Ng, S. I. Soloviev, H.-Y. Cha, P. M. Sandvik, C. M. Johnson, et J. P. R. David. Impact ionization coefficients in 4H-SiC. *IEEE Transactions on Electron Devices*, 55 :1984–1990, 2008.
- [Los09] P. Losee, Y. Wang, C. Li, S. Sharma, I. Bhat, T. Chow, et R. Gutmann. Comparative Evaluation of Anode Layers on the Electrical Characteristics of High Voltage 4H-SiC PiN Diodes. *Materials Science Forum*, 600-603 :1003–1006, 2009.
- [Mat10] K. Matocha, P. Losee, A. Gowda, E. Delgado, G. Dunne, R. Beaupre, et L. Stevanovic. Performance and Reliability of SiC MOSFETs for High-Current Power Modules. *Materials Science Forum*, 645-648 :1123–1126, 2010.
- [Max09] S. I. Maximenko, J. A. Freitas, Jr., P. B. Klein, A. Shrivastava, et T. S. Sudarshan. Cathodoluminescence study of the properties of stacking faults in 4H-SiC homoepitaxial layers. *Applied Physics Letters*, 94(9), 2009.
- [Mot04] E. Motto, J. Donlon, M. Tabata, H. Takahashi, Y. Yu, et G. Majumdar. Application characteristics of an experimental RB-IGBT (reverse blocking IGBT) module. Dans *IEEE Industry Applications Conference* , tome 1-4, pages 1540–1544. 2004.
- [Nak09] K. Nakayama, Y. Sugawara, Y. Miyanagi, K. Asano, S. Ogata, S. Okada, T. Izumi, et A. Tanaka. Behavior of Stacking Faults in TEDREC Phenomena for 4.5 kV SiCGT. *Materials Science Forum*, 600-603 :1175–1178, 2009.

- [Naw09] M. Nawaz, C. Zaring, J. Bource, M. Schupbach, M. Domeij, H. S. Lee, et M. Östling. Assessment of High and Low Temperature Performance of SiC BJTs. *Materials Science Forum*, 615-617 :825–828, 2009.
- [Ng03] B. Ng, J. David, R. Tozer, G. Rees, F. Yan, J. Zhao, et M. Weiner. Nonlocal Effects in Thin 4H-SiC UV Avalanche Photodiodes. *IEEE Transactions on Electron Devices*, 50 :1724–1732, 2003.
- [O'B07] H. O'Brien, W. Shaheen, et S. Bayne. Evaluation of 4 mm x 4 mm Silicon Carbide Thyristors. *IEEE Transactions on Dielectrics and Electrical Insulation*, 14 :986 – 993, 2007.
- [O'B09] H. O'Brien, W. Shaheen, V. Chiscop, C. Scozzie, et M. Koebke. Evaluation of Si and SiC SGTOs for High-Action Army Applications. *IEEE Transactions on Magnetics*, 45 :402–406, 2009.
- [Ota09] C. Ota, J. Nishio, K. Takao, T. Hatakeyama, T. Shinohe, K. Kojima, S. Nishizawa, et H. Ohashi. Doping Concentration Optimization for Ultra-low-loss 4H-SiC Floating Junction Schottky Barrier Diode (Super-SBD). *Materials Science Forum*, 615-617 :655–658, 2009.
- [Pat65] L. Patrick, W. J. Choyke, et D. R. Hamilton. Luminescence of 4H SiC, and Location of Conduction-Band Minima in SiC Polytypes. *Physical Review*, 137 :1515–1520, 1965.
- [Pat70] L. Patrick et W. Choyke. Static dielectric constant of SiC. *Physical Review B*, 2 :2255, 1970.
- [Per97] C. Persson et U. Lindefelt. Relativistic band structure calculation of cubic and hexagonal SiC polytypes. *Journal of Applied Physics*, 82 :5496–5508, 1997.
- [Per05] R. Perez, D. Tournier, A. Perez-Tomas, P. Godignon, N. Mestres, et J. Millan. Planar edge termination design and technology considerations for 1.7-kV 4H-SiC PiN diodes. *IEEE Transactions on Electron Devices*, 52 :2309–2316, 2005.
- [Per09] D. Perrone, M. Naretto, S. Ferrero, L. Scaltrito, et C. F. Pirri. 4H-SiC Schottky Barrier Diodes Using Mo-, Ti- and Ni-Based Contacts. *Materials Science Forum*, 615-617 :647–650, 2009.

- [Pet10] D. Peters, W. Bartsch, B. Thomas, et R. Sommer. 6.5 kV SiC PiN Diodes with Improved Forward Characteristics. *Materials Science Forum*, 645-648 :901–904, 2010.
- [Pla08] D. Planson, N. Dheilily, D. Tournier, et P. Brosselard. Protection périphérique d'une diode bipolaire SiC-4H. Simulation électrique de JTE à dopage variable. Dans *Electronique de Puissance du Futur*. Tours, 2008.
- [Pod00] T. F. Podlesak, S. Schneider, et F. M. Simon. Single Shot and Burst Repetitive Operation of Involute Gate 125 mm Symmetric Thyristors up to 221 kA with a di/dt of 2.0 kA/ μ s. *IEEE Transactions on Plasma Science*, 28 :1528–1532, 2000.
- [Pow07] A. Powell, J. Jenny, S. Muller, H. Hoegood, V. Tsvetkov, R. Leonard, et C. Carter. *SiC material and devices*, tome 2, chapitre Growth of SiC substrates, pages 15–16. World Scientific, 2007.
- [Rag97] R. Raghunathan et B. J. Baliga. Measurement of Electron and Hole Impact Ionization Coefficients for SiC. Dans *IEEE International Symposium on Power Semiconductor Devices and IC's*, pages 173 – 176. 1997.
- [Ray07] C. Raynaud. Propriétés physiques et électroniques du carbure de silicium (SiC). *Editions T.I. Sciences et techniques, dossier D3119*, 2007.
- [Ray09] C. Raynaud, D.-M. Nguyen, N. Dheilily, D. Tournier, P. Brosselard, M. Lazar, et D. Planson. Optical beam induced current measurements : principles and applications to SiC device characterization. *Physica Status Solidi A*, 206 :2273–2283, 2009.
- [Ris07] D. Risaletto. *Caractérisation électrique en commutation de diodes haute tension en carbure de silicium*. Thèse de doctorat, INSA de Lyon, 2007.
- [Rit10] A. Ritenour, D. Sheridan, V. Bondarenko, et J. Casady. Performance of 15 mm² 1200 V Normally-Off SiC VJFETs with 120 A Saturation Current. *Materials Science Forum*, 645-648 :937–940, 2010.
- [Ruf99] M. Ruff, H. Schulze, et U. Kellner. Progress in the development of an 8-kV light-triggered thyristor with integrated protection functions. *IEEE Transactions on Electron Devices*, 46 :1768–1774, 1999.

- [Ryu01] S.-H. Ryu, A. K. Agarwal, R. Singh, et J. Palmour. 3100 V, Asymmetrical, Gate Turn-Off (GTO) Thyristors in 4H-SiC. *IEEE Electron Device Letters*, 22 :127–129, 2001.
- [Ryu04] S. Ryu, S. Krishnaswami, M. O’Loughlin, J. Richmond, A. Agarwal, J. Palmour, et A. Hefner. 10-kV 123-m Ω .cm² 4H-SiC Power DMOSFETs. *IEEE Electron Device Letters*, 25 :556–558, 2004.
- [Ryu10] S. Ryu, B. Hull, S. Dhar, L. Cheng, Q. Zhang, J. Richmond, M. Das, A. Agarwal, J. Palmour, A. Lelis, B. Geil, et C. Scozzie. Performance, Reliability, and Robustness of 4H-SiC Power DMOSFETs. *Materials Science Forum*, 645-648 :969–974, 2010.
- [San90] V. Sankaran, J. Hudgins, et W. Portnoy. Role of the amplifying gate in the turn-on process of involute structure thyristors. *IEEE Transactions on Power Electronics*, 5 :125–132, 1990.
- [Sch94] W. J. Schaffer, G. Negley, K. Irvine, et J. Palmour. Conductivity Anisotropy in Epitaxial 6H and 4H SiC. Dans *Material Research Society Symposium Proceedings*, tome 339, pages 595–600. 1994.
- [Sch02] R. Schorner, P. Friedrichs, D. Peters, D. Stephani, S. Dimitrijević, et P. Jamet. Enhanced channel mobility of 4H-SiC metal-oxide-semiconductor transistors fabricated with standard polycrystalline silicon technology and gate-oxide nitridation. *Applied Physics Letters*, 80 :4253–4255, 2002.
- [Sch04] S. Scharnholz, V. Zorngiebel, P. Brosselard, D. Planson, M. Lazar, C. Raynaud, H. Vang, E. Spahn, et J.-P. Chante. Electrical characterization of 4H-SiC GTO-thyristors realized by ISL. Dans *Electronique de Puissance du Futur*. 2004.
- [Sch10] S. Scharnholz, B. Vergne, J.-P. Konrath, G. Pâques, et V. Zorngiebel. Pulse current characterization of SiC GTO thyristors. Dans *European Conference on Silicon Carbide and Related Materials*. 2010.
- [Sha71] P. Shaffer. Refractive index, dispersion, and birefringence of silicon carbide polytypes. *Applied optics*, 10(5) :1034–1036, 1971.
- [Shi09] H. Shimizu, Y. Onose, T. Someya, H. Onose, et N. Yokoyama. Normally-off 4H-SiC Vertical JFET with Large Current Density. *Materials Science Forum*, 600-603 :1059–1062, 2009.

- [Shr09a] A. Shrivastava, P. B. Klein, E. R. Glaser, J. D. Caldwell, A. V. Bolotnikov, et T. S. Sudarshan. Long Carrier Lifetime in 4H-SiC Epilayers using Chlorinated Precursors. *Materials Science Forum*, 615-617 :291–294, 2009.
- [Shr09b] A. Shrivastava, P. Muzykov, B. Pearman, S. Michael Angel, et T. S. Sudarshan. Investigation of Triangular Defects in 4H-SiC 4° off cut (0001) Si Face Epilayers Grown by CVD. *Materials Science Forum*, 600-603 :139–142, 2009.
- [Son00] N. Son, P. Hai, W. Chen, C. Hallin, B. Monemar, et E. Janzén. Hole Effective Masses in 4H SiC Determined by Optically Detected Cyclotron Resonance. *Materials Science Forum*, 338-342 :563–566, 2000.
- [Spa09] E. Spahn, K. Sterzelmeier, C. Gauthier-Blum, V. Brommer, L. Sinniger, et B. Grasser. 50-kJ Ultracompact Pulsed-Power Supply Unit for Active Protection Launcher Systems. *IEEE Transactions on Magnetics*, 45 :462–466, 2009.
- [Sri99] S. Sridhara, T. Eperjesi, R. Devaty, et W. Choyke. Penetration depths in the ultraviolet for 4H, 6H and 3C silicon carbide at seven common laser pumping wavelengths. *Materials Science and Engineering*, B61-62 :229–233, 1999.
- [Sta09] R. E. Stahlbush, B. L. VanMil, R. L. Myers-Ward, K.-K. Lew, D. K. Gaskill, et C. R. Eddy, Jr. Basal plane dislocation reduction in 4H-SiC epitaxy by growth interruptions. *Applied Physics Letters*, 94(4), 2009.
- [Sto74] H. F. Storm et J. G. Clair. An Involute Gate-Emitter Configuration for Thyristors. *IEEE Transactions on Electron Devices*, 21 :520–522, 1974.
- [Sug01] Y. Sugawara, D. Takayama, K. Asano, R. Singh, J. Palmour, et T. Hayashi. 12-19 kV 4H-SiC PiN diodes with low power loss. Dans *Proceedings of the 13th International Symposium on Power Semiconductor Devices and ICs*. 2001.
- [Sug04] Y. Sugawara, D. Takayama, K. Asano, A. Agarwal, S. Ryu, J. Palmour, et S. Ogata. 12.7kV Ultra High Voltage Sic Commutated Gate Turn-off Thyristor : SICGT. Dans *Proceedings of 2004 International Symposium on Power Semiconductor Devices and ICs, Kitakyushu*, pages 365–368. 2004.

- [Sug05] Y. Sugawara, K. Asano, S. Ogata, A. Agarwal, S. Ryu, J. Palmour, S. Okada, et Y. Miyonagi. 4.5 kV 60A SICGT and its Half Bridge Inverter Operation of 20kVA Class. Dans *Proceedings of the 17 International Symposium on Power Semiconductor Devices and IC's*. 2005.
- [Sug09] Y. Sugawara, S. Ogata, Y. Miyonagi, K. Asano, S. Okada, A. Tanaka, K. Nakayama, et T. Izumi. Electron Irradiation Lifetime Control for SiC Bipolar Devices of 200 kVA High Power SiC Inverters. *Materials Science Forum*, 600-603 :1179–1182, 2009.
- [Sun10] S. G. Sundaresan, H. Issa, D. Veeredy, et R. Singh. Large Area >8 kV SiC GTO Thyristors with innovative Anode-Gate designs. *Materials Science Forum*, 645-648 :1021–1024, 2010.
- [Tou05] D. Tournier, A. Perez-Tomas, P. Godignon, J. Millan, H. Mank, D. Turrover, D. Hinchley, et J. Rhodes. Impact of fine surface Chemical-Mechanical Polishing on the manufacturing yield of 1200V SiC Schottky barrier diodes. Dans *International Symposium on Power Semiconductor Devices and ICs*. 2005.
- [Tra00] T. Trajkovic, F. Udrea, P. Waind, et G. Amaratunga. The effect of static and dynamic parasitic charge in the termination area of high voltage devices and possible solutions. Dans *International Symposium on Power Semiconductor Devices and ICs*. 2000.
- [Tul08] L. Tully, E. Fulkerson, D. Goerz, et R. Speer. Evaluation of Light-Triggered Thyristors for Pulsed Power Applications. Dans *IEEE International Power Modulators and High Voltage Conference*. 2008.
- [Uda07] A. Udal et E. Velmre. Investigation of charge carrier lifetime temperature-dependence in 4H-SiC diodes. *Materials Science Forum*, 556-557 :375–378, 2007.
- [Van06] H. Vang. *Optimisation des étapes technologiques pour la fabrication de composants de puissance en carbure de silicium*. Thèse de doctorat, INSA de Lyon, 2006.
- [Van09] H. Vang, S. Scharnholz, C. Raynaud, M. Lazar, G. Pâques, et D. Plançon. Impact of RIE Etching on the Breakdown Voltage of 4H-SiC Mesa Diodes. *Materials Science Forum*, 600-603 :1011–1014, 2009.

- [Vas09] K. Vassilevski, K. Hilton, N. Wright, M. Uren, A. Munday, I. Nikitina, A. Hydes, A. Horsfall, et C. Johnson. Silicon Carbide Vertical JFET Operating at High Temperature. *Materials Science Forum*, 600-603 :1063–1066, 2009.
- [Vas10] K. Vassilevski, I. Nikitina, A. Horsfall, N. Wright, et C. Johnson. 4.6 kV, 10.5 m Ω .cm² Nickel Silicide Schottky Diodes on Commercial 4H-SiC Epitaxial Wafers. *Materials Science Forum*, 645-648 :897–900, 2010.
- [VC03] S. Van Campen, A. Ezis, J. Zingaro, G. Storaska, R. Clarke, V. Temple, M. Thompson, et T. Hansen. 7 kV 4H-SiC GTO thyristors. *Silicon Carbide 2002 - Materials, Processing and Devices*, 742 :381–386, 2003.
- [Vel09] V. Veliadis, T. McNutt, M. McCoy, H. Hearne, G. DeSalvo, C. Clarke, P. Potyraj, et C. Scozzie. 1200-V, 50-A, Silicon Carbide Vertical Junction Field Effect Transistors for Power Switching Applications. *Materials Science Forum*, 600-603 :1047–1050, 2009.
- [Vel10] V. Veliadis, H. Hearne, E. J. Stewart, R. Howell, A. Lelis, et C. Scozzie. Feasibility of efficient power switching using short-channel 1200-V Normally-Off SiC VJFETs ; experimental analysis and simulations. *Materials Science Forum*, 645-648 :929–932, 2010.
- [Ver10] B. Vergne, G. Pâques, J.-P. Konrath, S. Scharnholz, N. Dheilly, et D. Plançon. Chambre à Vide de Caractérisation Haute Tension de Composants Semiconducteurs Nus. Dans *Electronique de Puissance du Futur*. 2010.
- [Wan09] J. Wang et A. Huang. Design and Characterization of High-Voltage Silicon Carbide Emitter Turn-off Thyristor. *IEEE Transactron on Power Electronics*, 24(5) :1189–1197, 2009.
- [Yam09] T. Yamamoto, J. Kojima, T. Endo, E. Okuno, T. Sakakibara, et S. Onda. 1200-V JBS Diodes with Low Threshold Voltage and Low Leakage Current. *Materials Science Forum*, 600-603 :939–942, 2009.
- [Zha03a] B. Zhang, Y. Liu, X. Zhou, J. Hawley, et A. Huang. The high power and high frequency operation of the emitter turn-off (ETO) thyristor. Dans *IECON'03 : The 29th Annual Conference of the IEEE Industrial Electronics Society*. 2003.

- [Zha03b] J. Zhao, P. Alexandrov, et X. Li. Demonstration of the first 10-kV 4H-SiC Schottky barrier diodes. *IEEE Electron Devices Letters*, 24 :402–404, 2003.
- [Zha04a] J. Zhang, J. Zhao, P. Alexandrov, et T. Burke. Demonstration of first 9.2 kV 4H-SiC bipolar junction transistor. *Electronics Letters*, 40 :1381–1383, 2004.
- [Zha04b] J. Zhao, P. Alexandrov, J. Zhang, et X. Li. Fabrication and characterization of 11-kV normally off 4H-SiC trench-and-implanted vertical junction FET. *Electron Device Letters, IEEE*, 25 :474 – 476, 2004.
- [Zha08] Q. Zhang, A. Agarwal, A. Burka, B. Geil, et C. Scozzie. 4H-SiC BJTs with current gain of 110. *Solide-State Electronics*, 52 :1008–1010, 2008.
- [Zha09a] J. Zhang, P. Alexandrov, et J. H. Zhao. 1600 V, 5.1 m Ω .cm² 4H-SiC BJT with a High Current Gain of $\beta=70$. *Materials Science Forum*, 600-603 :1155–1158, 2009.
- [Zha09b] J. Zhang, L. Fursin, X. Li, X. Wang, J. H. Zhao, B. L. VanMil, R. L. Myers-Ward, C. R. Eddy, et D. K. Gaskill. 4H-SiC Bipolar Junction Transistors with Graded Base Doping Profile. *Materials Science Forum*, 615-617 :829–832, 2009.
- [Zha09c] Q. Zhang, C. Jonas, J. Sumakeris, A. Agarwal, et J. Palmour. 12 kV 4H-SiC p-IGBTs with Record Low Specific On-resistance. *Materials Science Forum*, 600-603 :1187–1190, 2009.
- [Zha10] Q. Zhang, R. Callanan, A. Agarwal, A. Burk, M. O’Loughlin, J. Palmour, et C. Scozzie. 10 kV, 10 A Bipolar Junction Transistors and Darlington Transistors on 4H-SiC. *Materials Science Forum*, 645-648 :1025–1028, 2010.
- [Zor03] V. Zorngiebel, S. Scharnholz, E. Spahn, P. Brosselard, N. Arssi, J.-P. Chante, D. Planson, C. Raynaud, B. Spangenberg, et H. Kurz. Fabrication and Characterization of High Voltage SiC-Thyristors. *Materials Science Forum*, 433-436 :883–886, 2003.
- [Zor04] V. Zorngiebel, S. Scharnholz, E. Spahn, P. Brosselard, et H. Vang. Investigations on SiC-thyristors for pulsed power applications. Dans *2nd European Pulsed Power Symposium EPPS*. Hamburg, Germany, 2004.

FOLIO ADMINISTRATIF

THESE SOUTENUE DEVANT L'INSTITUT NATIONAL DES SCIENCES APPLIQUEES DE LYON

NOM : DHEILLY
(avec précision du nom de jeune fille, le cas échéant)

DATE de SOUTENANCE : 14 janvier 2011

Prénoms : Nicolas, Bernard, Maurice

TITRE : Conception et optimisation de thyristors optiques en carbure de silicium pour des applications d'électronique impulsionnelle

NATURE : Doctorat

Numéro d'ordre : 2011-ISAL-0004

Ecole doctorale : Electronique, Electrotechnique, Automatique
Spécialité : Dispositifs de l'électronique intégrée

Cote B.I.U. - Lyon : T 50/210/19 / et bis

CLASSE :

RESUME :

L'Institut franco-allemand de recherche de Saint-Louis (ISL) développe des alimentations de forte puissance pour des applications d'électronique impulsionnelle. En vue de réduire les pertes, l'encombrement et le poids de ces systèmes, des thyristors en carbure de silicium pourraient à l'avenir remplacer les interrupteurs en silicium actuels. C'est dans le cadre de la collaboration entre le laboratoire Ampère et l'ISL que s'inscrit cette thèse sur ce thème de recherche. Les propriétés physiques du carbure de silicium et les composants réalisés par différents laboratoires universitaires et industriels ont démontré les aptitudes de ce matériau pour les fortes puissances. Le travail réalisé au cours de cette thèse a permis de concevoir et de réaliser et de caractériser des thyristors optiques en carbure de silicium. Dans un premier temps, le travail de conception, basé sur des simulations éléments finis, a permis d'optimiser deux protections périphériques, la JTE multiple gravée et la JTE assistée par anneaux gravée, toutes deux robustes vis à vis des incertitudes technologiques sur la gravure, et ayant la particularité de ne pas recourir à l'implantation ionique. Deux séries de thyristors optiques ont ainsi été fabriquées. Le premier lot avait pour but de valider la faisabilité du déclenchement optique de thyristor avec des diodes électroluminescentes UV. Le deuxième lot a permis de mettre en œuvre la JTE assistée par anneaux. Une tenue en tension maximale de 6,3 kV a été mesurée sur ces thyristors. Ces composants sont aussi destinés à évaluer les possibilités en termes d'impulsion de courant des thyristors SiC. A ce titre, deux premières caractérisations ont été effectuées et les dispositifs ont été capables de passer un courant crête de 156 A (soit une densité de courant de $15,6 \text{ kA.cm}^{-2}$) sur une impulsion de $10 \mu\text{s}$ de large et 40 A (4 kA.cm^{-2}) sur une impulsion de $650 \mu\text{s}$ de large. Ces résultats montrent une progression significative par rapport aux précédents travaux réalisés sur le thyristor SiC au laboratoire. Ils valident également la bonne stabilité de la technologie de fabrication de l'ISL (gravure, contact ohmique). Cependant, le rendement de fabrication devra être amélioré par le travail mené actuellement par l'ISL, sur la passivation des composants.

MOTS-CLES : carbure de silicium, thyristor optique, protection périphérique, électronique impulsionnelle, composant de puissance

Laboratoire (s) de recherche : Laboratoire Ampère

Directeur de thèse: Dominique PLANSON

Président de jury : Rik W. DE DONCKER

Composition du jury : D. ALQUIER, M. AMIET, R. DE DONCKER, P. GODIGNON, D. PLANSON, S. SCHARNHOLZ, D. TOURNIER