



HAL
open science

Architectures adaptatives basse consommation pour les communications sans-fil

Vincent Lenoir

► **To cite this version:**

Vincent Lenoir. Architectures adaptatives basse consommation pour les communications sans-fil. Micro et nanotechnologies/Microélectronique. Université Grenoble Alpes, 2015. Français. NNT : 2015GREAT085 . tel-01235698

HAL Id: tel-01235698

<https://theses.hal.science/tel-01235698v1>

Submitted on 30 Nov 2015

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DE GRENOBLE

Spécialité : **Nano-Électronique et Nano-Technologies**

Arrêté ministériel : 7 août 2006

Présentée par

Vincent LENOIR

Thèse dirigée par **Ahmed JERRAYA**

préparée au sein du **Laboratoire d'Électronique et des Technologies de l'Information (LETI), CEA Grenoble**
et de **l'École Doctorale Électronique, Électrotechnique, Automatique, Traitement du Signal (EEATS), Université de Grenoble**

Architectures Adaptatives Basse Consommation pour les Communications Sans-Fil

Thèse soutenue publiquement le **28 septembre 2015**,
devant le jury composé de :

M. Salvador MIR

Directeur de recherche, CNRS/Grenoble-INP/UJF, TIMA, Président

M. David BOL

Professeur assistant, Université Catholique de Louvain, ICTEAM, Rapporteur

M. Olivier SENTIEYS

Professeur, Université de Rennes/ENSSAT, IRISA, Rapporteur

M. Dominique DALLET

Professeur, Bordeaux-INP/ENSEIRB-MATMECA, IMS, Examineur

M. Ahmed JERRAYA

Directeur de recherche, CEA Grenoble, LETI, Directeur de thèse

M. Didier LATTARD

Ingénieur de recherche, CEA Grenoble, LETI, Co-Encadrant de thèse

M. Dominique MORCHE

Directeur de recherche, CEA Grenoble, LETI, Invité



Remerciements

Le moment des remerciements est arrivé, c'est le point final de trois années de travail pendant lesquelles j'ai beaucoup appris aussi bien techniquement qu'humainement. C'est même plus que ça, en réalité c'est l'aboutissement d'un parcours qui a commencé au lycée quand j'ai découvert l'électronique il y a une dizaine d'années maintenant. C'était au début de la curiosité puis c'est devenu une passion et aujourd'hui j'ai la chance d'en faire mon métier. Bien entendu, cela n'aurait pas été possible sans croiser le chemin de nombreuses personnes et c'est maintenant l'occasion pour moi de leur exprimer ma reconnaissance pour leur aide et leur soutien.

Je tiens d'abord à remercier Didier Lattard et Ahmed Jerraya qui m'ont suivi durant ces trois dernières années et qui ont toujours eu des remarques ou des conseils intéressants pour m'aider à prendre du recul sur mon travail. Je tiens également à saluer Dominique Morche, François Dehmas, Carolyn Bernier, Michaël Pelissier, Sébastien Thuries, Warody Lombardi, Suzanne Lesecq et Marc Belleville auprès desquels j'ai toujours pu trouver une aide précieuse à travers nos nombreux échanges. Un grand merci également à Armelle et Caroline.

Une thèse c'est aussi un laboratoire, je voudrais donc remercier Fabien Clermidy et toute l'équipe du LISAN de m'avoir accueilli dans un environnement très riche où j'ai pu assouvir ma curiosité en découvrant de nombreux domaines. Je tiens surtout à saluer chaleureusement Edith Beigné pour son aide, son soutien et sa bonne humeur qui m'ont permis de franchir le cap de la troisième année. Il y a aussi tous les autres, thésards et collègues mais avant tout amis que j'ai pu rencontrer au DACLE ou au CEA et sans lesquels le temps passé au travail aurait été moins convivial. Soundous, Florent et Jean-Fred, merci pour la très bonne ambiance au sein de notre bureau avec Edith ; Sébastien, merci pour ton humour belge. Julie, Alexandre, Bartosz, Hossam, Thiago, Natalija, Emilie, Greg, Marie Sophie, David, Houcine, Baptiste, Florian, Meycène, Simone, Adam, Ogun, Armande, Camille, Olesia, Laetitia, Julien, Florian et les autres : merci pour avoir fait partie de ma thèse ! Merci pour les soirées au Family's, merci pour nos échanges au détour de quelques GIFs et merci pour votre bonne humeur ! Merci également à ceux que j'ai pu croisé lors des conférences et avec qui j'ai passé de très bons moments.

Évidemment, il y a aussi les amis de longue date sans lesquels il aurait été difficile de profiter de la vie dans les moments difficiles : Carole, merci pour ton aide ; Margaux, merci pour les nombreux cafés ; Florent et Manue, merci pour votre soutien. Stéphanie, Guillaume, Florent, Manon, Mathieu, Pascal, Thomas, Marion, Maïté, Bertrand, Stéphane, Laurent, Rémy, Guillaume et tous les autres que je n'ai pas cité mais que j'ai eu la chance de croiser : merci pour votre amitié et pour tous ces bons moments passé ensemble autour d'un verre ou d'un repas ! Vous avez fait partie de ma vie avant et pendant la thèse, j'espère que ça sera encore le cas après !

Je tiens également à saluer ceux qui m'ont appris tant de choses depuis les cours de sciences de l'ingénieur au lycée René Cassin de Mâcon et jusqu'à Phelma en passant par l'IUT GEII de Villeurbanne. C'est eux qui m'ont guidé petit à petit et qui m'ont amené là aujourd'hui.

Enfin, je tiens à remercier mes parents et ma famille qui m'ont toujours aidé et soutenu, sans eux je n'aurais pas réussi à transformer ma passion en un métier qui me plaît autant.

Table des matières

	Page
Table des matières	1
Table des figures	5
1 Introduction	9
1.1 Contexte de travail : l'Internet des Objets	10
1.1.1 Influence des nanotechnologies dans les systèmes embarqués	10
1.1.2 Origine et évolution des télécommunications sans-fil	11
1.1.3 Ouverture à de nouveaux domaines d'applications	11
1.2 Présentation des nœuds connectés	12
1.2.1 Fonctions élémentaires et intégration	12
1.2.2 Problématique de l'autonomie énergétique	14
1.3 Objectifs et contributions de la thèse	14
1.3.1 Impact des télécommunications dans le budget énergétique	15
1.3.2 Paradigme des solutions reconfigurables dynamiquement et intérêts . .	15
1.3.3 Contributions et organisation du manuscrit	17
2 État de l'Art des Communications Sans-Fil pour les Objets Connectés	19
2.1 Fondamentaux des télécommunications sans-fil numériques	20
2.1.1 Structure d'une chaîne de transmission radio	20
2.1.2 Principe de la modulation et démodulation complexe	21
2.1.3 Notions de synchronisation du signal	22
2.1.4 Propriétés du canal de communication radio	24
2.1.4.1 Modèle de bruit additif AWGN	24
2.1.4.2 Affaiblissement du signal causé par la distance	25
2.1.4.3 Affaiblissement du signal causé par l'effet de masquage . . .	26
2.1.4.4 Affaiblissement du signal causé par l'effet d'évanouissement	26
2.1.4.5 Exemple d'un canal dans la bande ISM à 2,45 GHz	26
2.1.5 Métriques de caractérisation de la transmission	27

2.1.5.1	Débit de données et taux d'erreur	27
2.1.5.2	Rapport signal à bruit et sensibilité	28
2.2	Panorama des normes pour les réseaux d'objets connectés	29
2.2.1	Norme IEEE 802.11 pour les réseaux locaux	29
2.2.2	Norme IEEE 802.15 pour les réseaux personnels et corporels	30
2.2.3	Technologies alternatives émergentes : UNB et UWB	31
2.2.4	Récapitulatif et critères de sélection	31
2.3	Problématique de l'efficacité énergétique et solutions existantes	32
2.3.1	Interprétation via la notion de bilan de liaison	33
2.3.2	Sources de variabilité des conditions de réception	34
2.3.2.1	Topologie du réseau et de son environnement	34
2.3.2.2	Mobilité du nœud et de son environnement	34
2.3.2.3	Interférences des réseaux co-existants	35
2.3.3	Techniques d'adaptation de la consommation au niveau système	36
2.3.3.1	Adaptation de la puissance émise	36
2.3.3.2	Adaptation du débit de transmission	37
2.3.3.3	Adaptation de la période d'activité	38
2.3.3.4	Limitations des techniques d'adaptation actuelles	39
2.4	État de l'art des transmetteurs compatibles IEEE 802.15.4	39
2.4.1	Composants disponibles sur le marché	40
2.4.2	Travaux issus de la recherche académique	41
2.4.3	Limitations des transmetteurs actuels	43
2.5	Résumé	43
3	Modem IEEE 802.15.4 Non-Cohérent Reconfigurable en Sensibilité	45
3.1	Couche physique de la norme IEEE 802.15.4 étudiée	46
3.1.1	Spécifications générales	46
3.1.2	Modulation O-QPSK avec étalement de spectre par DSSS	46
3.2	Algorithmes de traitement du signal pour la démodulation	48
3.2.1	Détection non-cohérente des séquences d'étalement	48
3.2.1.1	Principe théorique	48
3.2.1.2	Application à la norme IEEE 802.15.4	49
3.2.2	Synchronisation temporelle du signal	50
3.2.2.1	Principe théorique	50
3.2.2.2	Application à la norme IEEE 802.15.4	50
3.2.3	Synchronisation fréquentielle du signal	51
3.2.3.1	Principe théorique	52
3.2.3.2	Application à la norme IEEE 802.15.4	52
3.3	Étude de la démodulation reconfigurable en sensibilité	53
3.3.1	Étude de l'échantillonnage compressif	54
3.3.1.1	Principe théorique	54
3.3.1.2	Application à la norme IEEE 802.15.4	56
3.3.1.3	Caractérisation du taux d'erreur binaire	57

3.3.1.4	Discussion sur la technique	59
3.3.2	Étude de l'échantillonnage partiel	60
3.3.2.1	Principe théorique	60
3.3.2.2	Application à la norme IEEE 802.15.4	61
3.3.2.3	Caractérisation du taux d'erreur binaire	62
3.3.2.4	Discussion sur la technique	62
3.4	Résumé	63
4	Architecture Matérielle du Modem Reconfigurable et Implémentation	65
4.1	Réduction de la consommation des circuits numériques	66
4.1.1	Présentation de la technologie CMOS	66
4.1.2	Sources de consommation dans les circuits CMOS	67
4.1.3	Méthodes de réduction de la consommation	69
4.1.3.1	Aspects technologiques	69
4.1.3.2	Aspects micro-architecturaux	69
4.1.3.3	Aspects algorithmiques	71
4.2	Spécification architecturale du modem	73
4.2.1	Bloc « Samples Processor » - Pré-traitement des échantillons	74
4.2.2	Bloc « DSSS Correlator » - Détection des séquences d'étalement	75
4.2.3	Bloc « Clocks Producer » - Gestion des horloges	76
4.2.4	Bloc « Data Builder » - Reconstruction des données	79
4.2.5	Bloc « DBB Controller » - Contrôle des états du modem	79
4.3	Développement du modem et résultats d'implémentation	80
4.3.1	Méthodologie de conception	80
4.3.2	Implémentation matérielle	82
4.4	Estimation et analyse de la consommation du modem	84
4.4.1	Consommation moyenne sur un paquet	85
4.4.2	Répartition de la consommation instantanée	85
4.4.3	Influence de la longueur des paquets sur la consommation	88
4.5	Positionnement vis-à-vis de l'état de l'art	88
4.6	Résumé	89
5	Réduction de la Consommation du Modem par Adaptation Dynamique	91
5.1	Principe de l'adaptation automatique	92
5.2	Mesure et estimation de la qualité de la réception	92
5.2.1	Comparatif des métriques existantes	93
5.2.2	Introduction de la métrique propre au modem	94
5.3	Méthode de contrôle du taux de sous-échantillonnage	95
5.3.1	Notions de base d'automatique	96
5.3.2	Étude théorique du contrôleur	98
5.3.2.1	Modélisation du modem	98
5.3.2.2	Définition du correcteur	99
5.3.2.3	Analyse de la stabilité	100
5.3.3	Implémentation matérielle du contrôleur	100

5.3.3.1	Intégration finie de l'erreur	101
5.3.3.2	Quantification de la correction	102
5.3.3.3	Résultats d'implémentation	103
5.4	Caractérisation de la boucle de contrôle	104
5.4.1	Réponse à un SINR constant avec condition initiale nulle	104
5.4.2	Réponse à un SINR variable avec condition initiale nulle	105
5.4.3	Réponse à un SINR constant avec condition initiale non-nulle	106
5.5	Analyse du gain énergétique réel	107
5.6	Résumé	108
6	Conclusions et perspectives	109
	Glossaire	113
	Bibliographie	115
	Publications	121

Table des figures

1.1	Loi de Moore - Coût de production vs. nombre de composants par circuit.	10
1.2	Architecture générique d'un nœud connecté pour l'IoT.	13
1.3	Exemple de composant matériel pour les réseaux de capteurs.	14
1.4	Méthodes de réduction de la consommation d'un composant matériel.	16
1.5	Architecture générique d'un système auto-adaptatif.	17
1.6	Contributions de la thèse dans la chaîne de communication étudiée.	18
2.1	Schéma bloc d'une chaîne de transmission radio.	20
2.2	Représentation complexe des différents types de modulations.	22
2.3	Structures en quadrature pour la modulation et démodulation complexe.	23
2.4	Diagramme de l'œil d'une modulation O-QPSK.	23
2.5	Constellation d'une modulation du type O-QPSK.	24
2.6	Puissance reçue en fonction de la distance avec un émetteur mobile en intérieur. . .	27
2.7	Représentation graphique du SNR et du SINR.	28
2.8	Panorama des solutions existantes en fonction du débit et de la portée.	32
2.9	Bénéfice d'une architecture adaptative sur la consommation d'une liaison sans-fil. .	33
2.10	Bilan de liaison d'une chaîne de communication à 250 kbit/s (2,45 GHz).	33
2.11	Variation de la puissance reçue $P_{i,j}$ dans un scénario mobile.	35
2.12	Cas possibles de signaux interférant dans une communication radio.	36
2.13	Impact de l'adaptation de la puissance émise sur la consommation.	37
2.14	Constellation d'une modulation QAM-4 et QAM-16.	38
3.1	Principe de fonctionnement de l'étalement de spectre.	46
3.2	Représentation I/Q des transitions possibles en modulation QPSK et O-QPSK. . . .	47
3.3	Chaîne de démodulation IEEE 802.15.4 originale.	48
3.4	Comparaison du BER théorique avec celui de l'IEEE 802.15.4 (cas idéal).	49
3.5	Fonction d'autocorrélation de la séquence de synchronisation.	50
3.6	BER de l'IEEE 802.15.4 avec une erreur de synchronisation temporelle (8 MS/s). .	51
3.7	BER de l'IEEE 802.15.4 avec une erreur de synchronisation fréquentielle.	53
3.8	Chaîne de démodulation proposée pour dégrader le gain de désétalement.	54

3.9	BER de l'IEEE 802.15.4 avec l'échantillonnage compressif (cas idéal).	57
3.10	Validité de la RIP en fonction de la taille $\Phi_{M,32}$ du vecteur de mesures.	58
3.11	Validité de la stabilité en fonction de la taille $\Phi_{M,32}$ du vecteur de mesures.	58
3.12	Distance minimale entre les deux produits d'intercorrélation les plus proches.	61
3.13	BER de l'IEEE 802.15.4 avec l'échantillonnage partiel (cas idéal).	62
4.1	Structure d'un transistor MOSFET type-N.	66
4.2	Structure d'un inverseur CMOS.	67
4.3	Sources de consommation dans les circuits numériques CMOS.	68
4.4	Techniques de réduction de la consommation d'un bloc matériel inutilisé.	70
4.5	Comparaison de la structure d'un additionneur avec et sans <i>pruning</i> .	72
4.6	Gains apportés par le <i>pruning</i> dans le cas de l'additionneur Kogge-Stone.	72
4.7	Architecture globale du modem IEEE 802.15.4 @ 2,45 GHz.	73
4.8	Structure du bloc « Samples Processor ».	74
4.9	Structure du bloc « DSSS Correlator ».	75
4.10	Structure du bloc « DSSS Sub-Correlator ».	77
4.11	Structure du bloc « Clocks Producer ».	78
4.12	Structure du bloc « Data Builder ».	79
4.13	Diagramme de la machine à état du modem.	80
4.14	Flot de conception du projet.	82
4.15	Implémentation physique du modem en technologie ST CMOS065 LP.	83
4.16	Puissance dissipée du circuit pour la démodulation d'un paquet.	86
4.17	Répartition de la consommation instantanée (HVT, $V_{DD} = 1,2 \text{ V @ } T = 25^\circ\text{C}$).	87
4.18	Extrapolation de la consommation pour des tailles de paquets plus grandes.	88
5.1	Principe de fonctionnement de l'adaptation automatique du modem.	92
5.2	Cartographie des métriques existantes pour caractériser une communication.	93
5.3	Mesure du CSSI parmi les 16 valeurs de corrélation.	95
5.4	Correspondance entre le BER de la communication et la mesure de CSSI.	96
5.5	Type de contrôle d'un système linéaire.	97
5.6	Schéma bloc du système avec le corrélateur à taille variable.	98
5.7	Marge de gain et de phase du système (boucle ouverte).	101
5.8	Schéma bloc du système incluant l'anti-windup.	101
5.9	Mise en évidence du mécanisme d'anti-windup sur l'intégration de l'erreur.	102
5.10	Schéma bloc du système incluant la quantification avec hystérésis.	102
5.11	Mise en évidence du rôle de l'hystérésis sur la quantification.	103
5.12	Structure du bloc « Configuration Manager ».	103
5.13	Réponse du modem auto-adaptatif à un SNR constant (PSDU = 127 octets).	104
5.14	Réponse du modem auto-adaptatif à une interférence (PSDU = 127 octets).	105
5.15	Réponse du modem auto-adaptatif avec une valeur initiale dans l'intégrateur.	106
5.16	Optimisation de la consommation avec une valeur initiale dans l'intégrateur.	107
5.17	Consommation instantanée du modem avec et sans adaptation.	108

Introduction

Ces travaux de thèse s'inscrivent dans la thématique des objets connectés, désormais connue sous le nom de *Internet of Things* (IoT) ou *Internet of Everything* (IoE). Elle trouve son origine dans la démocratisation d'Internet depuis le début des années 2000 et la migration vers des appareils hautement mobiles. Dans ce contexte, l'efficacité énergétique est primordiale puisque les projections actuelles, comme celles données par The Economist [1], parlent de dizaines de milliards d'objets connectés à l'horizon 2020. Il faut ainsi mettre en perspective ce chiffre avec les problématiques écologiques actuelles pour que ce nouveau marché soit accepté par la majorité. En parallèle, la réponse à apporter doit tenir compte des contraintes de coût et d'autonomie des nœuds matériels qui y sont associés. Or, pour une question de facilité de déploiement et d'usage, une grande partie des échanges de données dans ces réseaux s'effectue via une liaison sans-fil. La thèse se focalise donc sur la conception d'un bloc de télécommunication radio visant une intégration dans un système-sur-puce à très faible consommation. La valeur ajoutée du travail se situe dans l'utilisation d'architectures auto-adaptatives pour réduire dynamiquement la demande en énergie du circuit. En effet, les transmissions sans-fil se propagent via des ondes électromagnétiques dans l'air ambiant, entraînant une forte variabilité des contraintes de réception qui sont directement liées à la complexité des traitements. Il y a donc une véritable opportunité à en tirer avantage pour améliorer l'efficacité énergétique des échanges de données.

Ce chapitre situe le contexte de travail en reprenant rapidement l'historique des nanotechnologies et des télécommunications sans-fil, dont la convergence permet d'imaginer de nouvelles applications. Il présente ensuite les nœuds matériels associés aux réseaux d'objets connectés en soulignant la problématique de l'autonomie énergétique. Suite à cela, il introduit les objectifs de la thèse en justifiant l'approche via les architectures auto-adaptatives.

1.1 Contexte de travail : l'Internet des Objets

Ce travail de thèse s'inscrit dans une thématique de recherche relativement récente qui est motivée par la connexion de tout objet à Internet afin de créer de nouveaux services. C'est en fait une évolution des systèmes embarqués, qui étaient définis auparavant comme des unités de calculs autonomes, fortement contraintes par leur environnement et isolées. Ce changement repose essentiellement sur les avancées dans le domaine des nanotechnologies, initialement la micro-électronique, et dans le domaine des télécommunications au sens large. Cette partie introduit donc brièvement leur historique et présente ce vers quoi elles se dirigent aujourd'hui.

1.1.1 Influence des nanotechnologies dans les systèmes embarqués

Les systèmes embarqués sont aujourd'hui très répandus grâce à la microélectronique qui a permis la miniaturisation des composants avec un coût en permanente diminution. Effectivement, depuis l'invention du transistor en 1947 et en l'espace de 70 ans à peine, la complexité des circuits a augmenté de manière exponentielle grâce à des dimensions de gravure de plus en plus fines. C'est justement ce qu'avait supposé Gordon Moore en 1965, *i.e.* que le nombre de composant d'un circuit pouvait à surface égale doubler chaque année pour un coût de fabrication constant, comme esquissé dans la Figure 1.1. Il est facile d'en voir le résultat à travers l'évolution de l'informatique depuis les années 1970, qui était fondée à l'origine sur des machines fixes, puis portatives et *in fine* mobiles avec les téléphones actuels. À titre de comparaison, le premier microprocesseur apparu en 1971, le Intel 4004 [2], comprenait 2300 transistors alors que désormais la plupart des processeurs mobiles en compte des dizaines de millions.

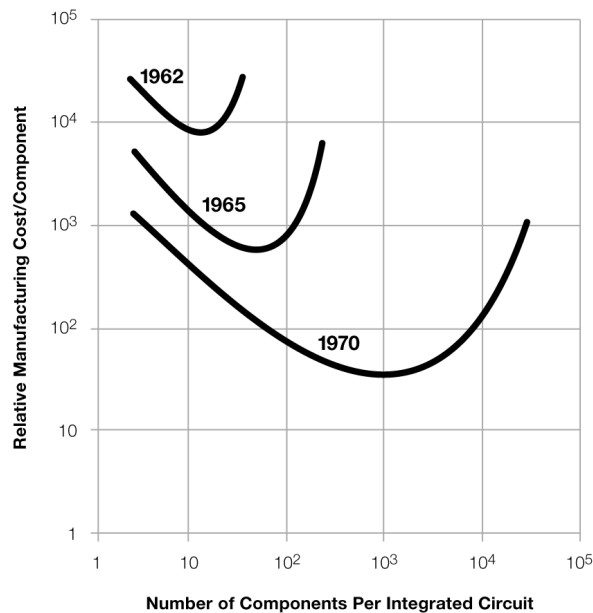


FIGURE 1.1 – Loi de Moore - Coût de production vs. nombre de composants par circuit.

Aujourd'hui, c'est non seulement l'augmentation de la puissance de calcul qui est rendue possible mais c'est aussi la co-intégration de dispositifs mécaniques, optiques voir biologiques. On se dirige donc vers des systèmes embarqués encore plus compacts qui implémentent sur une même puce plusieurs fonctions hétérogènes. Ainsi, les objets intelligents qui étaient déjà omniprésents grâce à la microélectronique tendent à l'être encore plus.

1.1.2 Origine et évolution des télécommunications sans-fil

Les télécommunications au sens large remontent à très longtemps et il est difficile de choisir un point de départ pour en retracer l'historique. En se limitant aux travaux exploitant l'électricité, le télégraphe de Charles Wheatstone inventé en 1838 peut être considéré comme la brique de base des techniques de communication modernes. De façon surprenante, la première transmission d'un signal analogique, en l'occurrence sonore, ne remonte qu'en 1876 avec le téléphone d'Alexander Bell et Elisha Gray. C'est ensuite en 1895 que Guglielmo Marconi réalise le premier échange par voie hertzienne [3]. À un plus haut niveau, David Isakson esquisse dans [4] les principes fondamentaux des télécommunications numériques, article de 1922 dans lequel il est question de coder l'information, moduler le signal puis faire l'opération inverse pour transmettre une image. C'est après avec la transition vers les semi-conducteurs que l'évolution des télécommunications a fait un bond. Le premier téléphone mobile a été présenté en 1973 par Motorola et depuis l'intégration du sans-fil n'a cessé de s'améliorer, notamment via les techniques numériques, à tel point qu'il est maintenant possible d'accéder au contenu d'Internet.

1.1.3 Ouverture à de nouveaux domaines d'applications

La démocratisation des objets connectés, connue désormais sous le nom de *Internet of Things* (IoT) ou *Internet of Everything* (IoE), résulte de la convergence des nanotechnologies et des télécommunications. Elles permettent une intégration des fonctionnalités et un déploiement à grande échelle sans précédents, ouvrant la voie à de nouveaux usages. Aujourd'hui les applications dans la vie courante de l'IoT sont relativement limitées, on les connaît principalement dans les équipements portatifs comme les téléphones ou dans la domotique. Cependant, à l'échelle de quelques décennies, l'utilisation de ces nouvelles technologies aura potentiellement un impact plus significatif, en adéquation avec les nouveaux enjeux tels que l'urbanisation, les transports ou la santé. Tout l'intérêt sera de pouvoir remonter un grand nombre d'information provenant de réseaux de capteurs sans-fil (*Wireless Sensor Network* - WSN) vers le *cloud* pour la fusionner, la valoriser et apporter *in extremis* de nouveaux services en rupture.

Concrètement, la population mondiale habitant en ville est de 54 % et elle passera à 66 % d'ici 2050 selon l'ONU [5]. Cette statistique est encore plus élevée dans les régions développées, par exemple en Europe la population urbaine est aujourd'hui de 73 %. Le développement des villes intelligentes sera donc primordial pour répondre à ces projections, en optimisant l'utilisation des ressources comme l'électricité et l'eau (*smart-grids*), en facilitant la gestion des déchets ou en rendant plus efficace énergétiquement les infrastructures comme l'éclairage des bâtiments. Pour les déplacements de cette population importante, les modes de transport *a fortiori* autonomes, qu'ils soient individuels ou communs, nécessiteront également une coordination avec les routes pour des questions de sécurité et de gestion du trafic, impliquant le déploiement de

réseaux véhicule-à-véhicule. En outre, en France en 2060, une personne sur trois sera âgée de plus de 60 ans d'après l'Insee [6]. Les applications de l'IoT pour le médical seront donc une des solutions pour faire face à ce changement de la pyramide des âges. Effectivement, on peut imaginer le suivi à domicile et au quotidien des paramètres physiologiques d'une personne pour faire un diagnostic précoce de problèmes potentiels qui pourraient être traités en préventif.

On pourrait citer encore de nombreux exemples dans lesquels ces technologies émergentes auront un rôle prépondérant à l'avenir, comme l'agriculture ou l'industrie. Toutefois, ces nouvelles opportunités impliquent un défi majeur concernant l'efficacité énergétique, tel que souligné par Bol *et al.* dans [7], étant donné le contexte actuel où l'écologie occupe une place de plus en plus importante. En effet, les estimations parlent de 30 à 50 milliards d'objets connectés à l'horizon 2020, auxquels s'ajoutent l'infrastructure de télécommunication et les serveurs hébergeant les applications. Il est donc nécessaire dans un premier temps de concevoir des produits avec une consommation très faible pour permettre leur autonomie. Dans un second temps, c'est un pré-requis pour minimiser leur impact sur l'écosystème, afin que leur bénéfice soit supérieur à leur empreinte et que leur utilisation soit acceptée par la majorité de la population.

1.2 Présentation des nœuds connectés

Ces nouvelles opportunités d'applications reposent sur trois piliers : des nœuds distribués pour s'interfacer avec l'environnement physique ; des serveurs déportés pour la valorisation de l'information captée ; et une infrastructure de télécommunication les connectant via le réseau Internet. La problématique de l'efficacité énergétique doit donc être abordée avec ces trois aspects pour prendre tout son sens. Ici, on se concentre sur les composants matériels associés aux nœuds qui représentent une part importante de la consommation, en raison de l'effet d'échelle puisque plusieurs milliards d'unités sont considérées à l'avenir. Pour les introduire, cette partie présente leur architecture et les contraintes liées à leur efficacité énergétique.

1.2.1 Fonctions élémentaires et intégration

Un nœud connecté est un système embarqué idéalement autonome en énergie qui peut être défini par six fonctions principales, récapitulées dans la Figure 1.2. Son but est d'apporter une intelligence locale et une connexion à une infrastructure de télécommunication pour transmettre une information primaire qui sera exploitée par la suite à haut-niveau par l'utilisateur. L'architecture matérielle est organisée autour d'un processeur qui supervise le composant dans son ensemble et qui applique souvent un pré-traitement des données acquises. En effet, la communication ayant un coût énergétique important, il est nécessaire d'extraire les informations utiles avant de les envoyer, dans le cas de plusieurs sources les fusionner. Cette unité de calcul est connectée à un ensemble de capteurs dont la complexité est très dépendante de l'application visée, allant de la mesure de température à l'imageur. Grâce aux avancées dans la fabrication de systèmes électro-mécaniques miniatures (*Micro Electro-Mechanical Systems* - MEMS), il est possible d'intégrer à petite échelle de nombreux capteurs comme des micro-balances pour la mesure de gaz, telle que présentée par Delorme *et al.* dans [8]. Il est également envisageable de concevoir de nouveaux types de dispositifs à base de bio-puces pour l'analyse de paramètres

biomédicaux comme l'ADN dans [9]. L'information acquise puis traitée est alors envoyée par un lien la plupart du temps sans-fil pour permettre une mise en service facile et en particulier dans le cas d'un déploiement à grande échelle. Les télécommunications radio sont les plus répandues mais il existe plusieurs alternatives comme la lumière présentée par Cui *et al.* dans [10] ou les ondes sonores dans [11]. Enfin, l'ensemble du système est alimenté par une unité de gestion d'énergie dédiée qui est reliée à un stockage, lui-même pouvant être couplé à des générateurs électrique exploitant des sources diverses, inventoriés par Gilbert *et al.* dans [12].

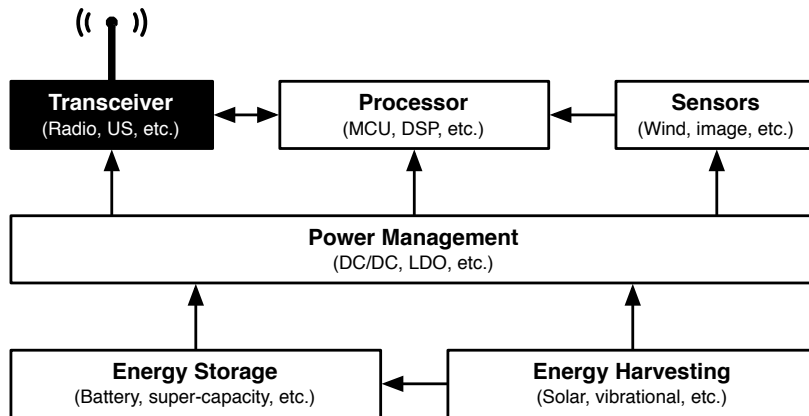


FIGURE 1.2 – Architecture générique d'un nœud connecté pour l'IoT.

Aujourd'hui, la majeure partie des nœuds pour les WSNs est construite autour d'un microcontrôleur dont les fonctions annexes, comme l'alimentation ou les capteurs, sont des composants séparés regroupés sur une carte électronique. À titre d'exemple, le nœud MICAz [13] présenté dans la Figure 1.3(a) contient notamment un processeur ATmega128 (8-bit), une radio IEEE 802.15.4 compatible ZigBee et un connecteur d'extension permettant l'ajout d'une carte fille munie de capteurs. Son volume est d'environ 13 cm^3 pour une consommation de l'ordre de 10 mA. Cependant, on se dirige maintenant vers des systèmes entièrement intégrés sur un seul et même circuit (*System-on-Chip* - SoC) qui présentent des avantages multiples en termes de facteur de forme, de consommation et de performance. Plus précisément, les procédés de fabrication modernes permettent d'intégrer de façon monolithique, sur un interposeur ou directement par empilement 3D de nombreuses fonctionnalités hétérogènes dans un même boîtier. Avec le travail accompli par Kim *et al.* dans [14], cette intégration est poussée à l'extrême avec une superposition de quatre circuits actifs, comme représentée dans la Figure 1.3(b), auxquels s'ajoutent des cellules photovoltaïques pour la récupération d'énergie. Le volume total, similaire à celui d'un grain de riz, est de 32 mm^3 et la consommation est inférieure à $50 \mu\text{A}$.

La comparaison de ces deux composants matériels montre l'intérêt des nanotechnologies qui permettent de réduire la taille et la puissance dissipée tout en offrant les mêmes fonctionnalités. Cette intégration est en revanche limitée par le rendement des sources d'énergie qui implique un facteur de forme plus élevé pour assurer la durée de vie souhaitée. Afin de profiter de la miniaturisation des systèmes, il est donc nécessaire de réduire leur consommation.

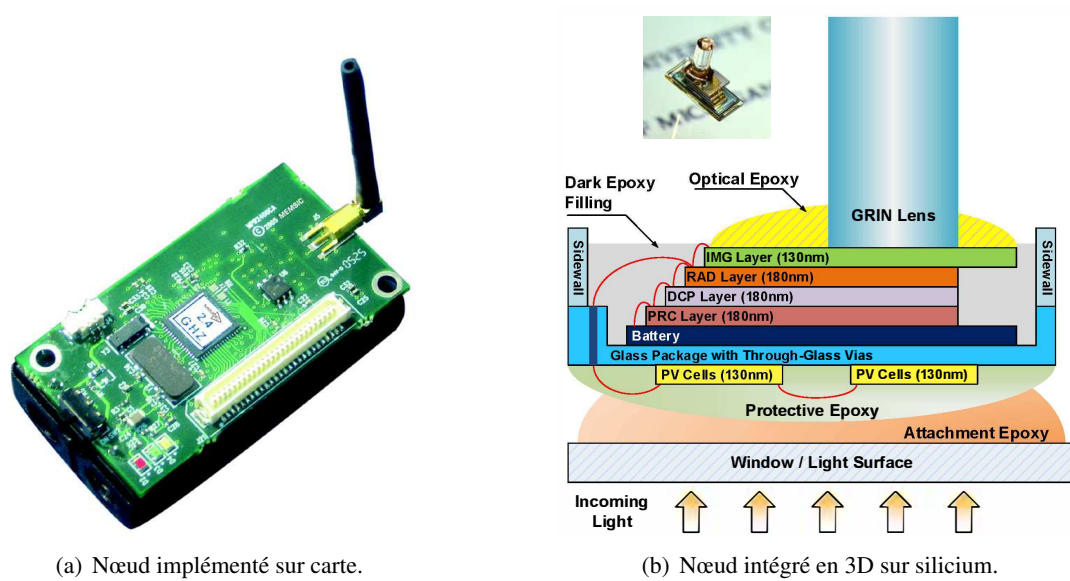


FIGURE 1.3 – Exemple de composant matériel pour les réseaux de capteurs.

1.2.2 Problématique de l'autonomie énergétique

La nécessité d'autonomie énergétique peut se justifier de trois façon : la commodité de ne pas avoir à recharger l'appareil régulièrement, *e.g.* une montre intelligente ; le besoin d'avoir un facteur de forme le plus faible possible, *e.g.* pour des dispositifs médicaux *in-vitro* ; et la possibilité de déployer massivement un réseau sans maintenance, *e.g.* pour la surveillance d'infrastructure. Afin d'atteindre ces objectifs, l'intégration sur silicium a permis de réduire drastiquement la consommation des systèmes et son évolution continue a jusqu'à maintenant pérennisé cette tendance. En revanche, la miniaturisation des sources d'alimentation suit difficilement cette même dynamique. À titre d'exemple, l'énergie volumique d'une batterie lithium est de l'ordre de 150 à 400 Wh/dm³. En considérant un facteur de forme de 1 cm³, l'énergie disponible est alors au mieux de 400 mWh, soit pour une durée de vie de 10 ans une consommation moyenne maximale de 4,5 μ W. Grâce à cet exemple simple, on voit qu'il est donc essentiel d'optimiser sensiblement la consommation des circuits en amont via l'architecture. C'est finalement ce qui ressort du travail de Kim *et al.* dans [14], dans lequel la demande en énergie est suffisamment faible pour qu'elle soit fournie par des cellules photovoltaïques miniatures.

1.3 Objectifs et contributions de la thèse

Dans ce contexte, la thèse contribue à la réduction de la consommation des composants matériels en se focalisant sur les télécommunications radio, qui sont majoritairement utilisées pour connecter facilement et massivement des nœuds entre eux. Elles représentent en effet une part importante du budget énergétique et sont bien souvent un verrou pour le déploiement d'un réseau à grande échelle intégralement autonome. Il est donc nécessaire de mettre au point de

nouvelles architectures avancées afin d'aligner leur consommation sur celle des autres fonctions intégrées au système. Pour mieux situer la problématique, cette partie explique plus précisément l'impact des télécommunications sur l'efficacité énergétique puis introduit le paradigme des solutions auto-adaptatives qui est exploité dans la suite de la thèse.

1.3.1 Impact des télécommunications dans le budget énergétique

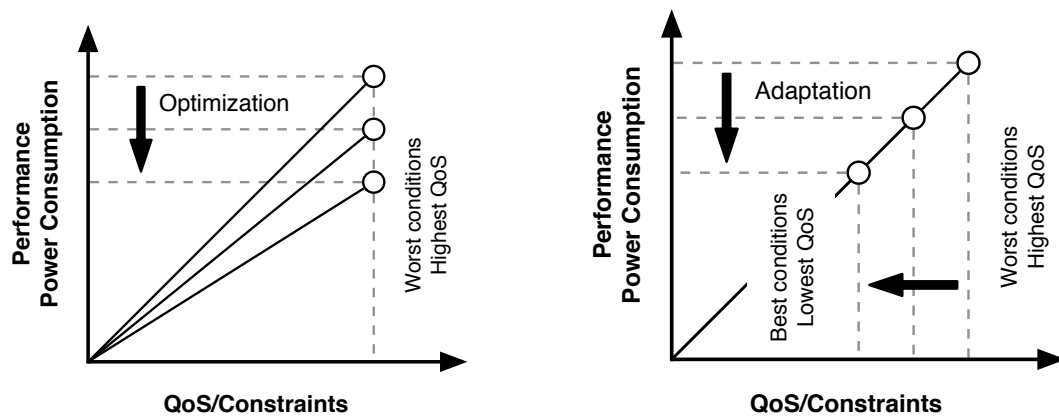
La consommation d'un système de télécommunication sans-fil est issue d'une part de l'émetteur, qui doit rayonner une énergie dans le canal pour générer l'onde, et d'autre part du récepteur, qui doit appliquer des traitements complexes pour récupérer l'information à partir d'un signal très dégradé. Effectivement, l'avantage de ce type de transmission est la propagation libre et isotrope dans le milieu physique mais au détriment de l'efficacité énergétique, puisqu'une part importante de la puissance émise est perdue. Toutefois, il est difficile d'estimer son impact réel sur la consommation globale d'un nœud. En réalité, pour avoir une indication précise de la répartition entre les différentes unités de traitement, il est nécessaire de prendre en compte à la fois les consommations instantanées et à la fois la dimension temporelle. Or, celle-ci est directement liée à l'activité du circuit et *in extremis* à l'application implémentée à travers toutes les couches. Par exemple, si on considère que la consommation d'un récepteur est supérieure à celle d'un émetteur, la consommation globale du réseau dépendra fortement de sa topologie et du type de transfert, *i.e.* vers ou depuis le nœud terminal. L'étude menée par Lee *et al.* dans [15] montre ainsi que suivant le scénario visé, l'unité matérielle contraignant l'efficacité énergétique peut varier. En l'occurrence, dans une application de suivi de la température avec des échanges de données bi-directionnels, la consommation de la radio atteint 82 % du budget total en raison d'une centralisation de l'information vers la tête du réseau qui le supervise.

Si on se focalise ensuite sur l'implémentation d'un bloc de réception, la répartition de la consommation entre les parties analogique et numérique est tout aussi difficile à évaluer *a priori* durant la phase de conception. Elle résulte de nombreux compromis au niveau système et dépend de la technologie utilisée. Pour le circuit proposé par Kluge *et al.* dans [16] avec un process 180 nm, la distribution est de 38 % pour l'analogique, 25 % pour le numérique et 36 % pour la synthèse de fréquence, qu'on peut retrouver également avec le travail de Bernier *et al.* dans [17]. Cependant ce partitionnement peut être beaucoup plus déséquilibré comme avec le modem de Bachmann *et al.* dans [18], où la puissance dissipée est de 200 μ W pour le numérique et 3,8 mW pour la chaîne analogique, qui sont respectivement en 40 nm et 90 nm. Ceci peut s'expliquer en partie par la différence de technologie employée, mais de manière générale le facteur d'échelle lié au process est beaucoup plus difficile à mettre en avant dans les circuits analogiques que numériques en ce qui concerne la consommation. Par exemple, les tensions d'alimentation d'un bloc radiofréquence sont supérieures afin de maintenir une dynamique de signal suffisante vis-à-vis du bruit, impliquant intrinsèquement une puissance dissipée plus élevée.

1.3.2 Paradigme des solutions reconfigurables dynamiquement et intérêts

Le problème de l'efficacité énergétique est en général abordé au moment de la spécification du système, en proposant un compromis entre la fonction désirée et la capacité du composant à l'atteindre, plus formellement entre la *Qualité-de-Service* (QoS) et la *performance* qui est liée à

la complexité. Cette méthode de conception, illustrée dans la Figure 1.4(a), a l'avantage d'offrir à première vue la meilleure solution grâce à un raffinement de l'implémentation, mais qui est valable uniquement en considérant des hypothèses pessimistes et constantes sur les conditions de fonctionnement. Or, les critères qui orientent l'optimisation ne sont pas figés mais peuvent évoluer dans le temps avec les besoins de l'utilisateur ou l'environnement physique du composant, ce qui est par exemple intrinsèque aux télécommunications sans-fil avec le canal radio. La solution privilégiée dans ces travaux de thèse est donc de reconfigurer dynamiquement le comportement du système pour maximiser son efficacité énergétique au moment de l'exécution en fonction des contraintes réelles, comme représenté dans la Figure 1.4(b) à droite.



(a) Selon les pires hypothèses de fonctionnement.

(b) Selon les conditions réelles de fonctionnement.

FIGURE 1.4 – Méthodes de réduction de la consommation d'un composant matériel.

Initialement, le principe de reconfigurabilité dans les systèmes de télécommunication a été exploité sur un plan fonctionnel, afin d'apporter plus de flexibilité aux circuits qui étaient à la base uniquement dédiés à certains standards pour atteindre les objectifs d'implémentation visés (*Application Specific Integrated Circuit* - ASIC). L'évolution de la technique au sens large a ensuite permis de réaliser des composants tout autant efficace énergétiquement et à un coût équivalent, mais pouvant être spécialisés par programmation logicielle tel que les processeurs pour le traitement du signal (*Digital Signal Processor* - DSP). Aujourd'hui, les applications ayant de fortes contraintes en termes de performance comme les stations de base se tournent de plus en plus vers des circuits à logique programmable (*Field Programmable Gate Array* - FPGA) qui permettent de bénéficier des technologies les plus récentes pour implémenter des solutions émergentes. La thèse en revanche exploite la reconfigurabilité sur un plan opérationnel, c'est-à-dire pour accomplir efficacement une tâche. Dans cette situation, la modification du composant n'est pas faite au moment de la conception mais au moment de l'exécution par le circuit lui-même. La notion d'*adaptation* est donc un paradigme radicalement différent qui implique de nouvelles briques fonctionnelles. En l'occurrence, cela intègre la capacité à capter de l'information sur le système, prendre une décision en s'appuyant sur des métriques simples ou composées, puis reconfigurer le matériel pour répondre à un objectif, tel que schématisé dans la Figure 1.5.

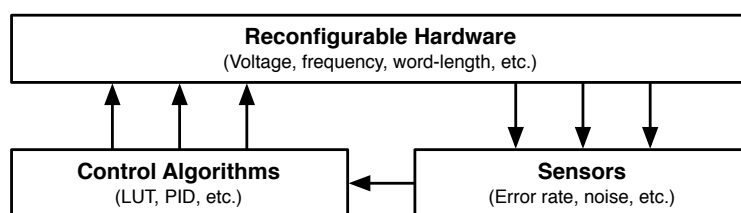


FIGURE 1.5 – Architecture générique d'un système auto-adaptatif.

Dans ce contexte et de même que pour les systèmes reconfigurables, plusieurs granularités sont envisageables en fonction de la réactivité et du gain énergétique attendus. Par exemple dans [19], Lin *et al.* présentent un nœud intégré en logique asynchrone dont la tension d'alimentation est adaptée dynamiquement en fonction du besoin en débit de traitement, et ce pour minimiser la consommation. À un plus haut niveau, Nisar *et al.* introduisent dans [20] un modem radio OFDM (*Orthogonal Frequency-Division Multiplexing*) adaptatif dont la taille de certains opérateurs arithmétiques est dynamiquement modifiée en fonction d'une métrique qui permet de mesurer la précision de la démodulation. Le but est là encore de réduire au maximum la consommation du circuit en fonction de la qualité du signal reçu. Plus atypique, certains systèmes sont conçus de façon adaptative pour optimiser leur fonctionnement (*self-healing*), même si cela a un impact *in fine* sur la consommation. À titre d'exemple, Chien *et al.* dans [21] proposent une architecture de récepteur radiofréquence qui peut, via plusieurs boucles de régulations, corriger les défauts comportementaux provoqués par les variations de fabrication, de tension d'alimentation ou de température (*Process, Voltage, Temperature* - PVT). La chose particulièrement intéressante dans ce travail est la multitude de sondes placées sur le circuit qui permettent de construire des métriques évoluées. Ces trois exemples montrent ainsi les différents niveaux de granularité pour l'adaptation et soulignent la complémentarité des techniques à mettre en œuvre. Bien entendu, le défi est d'apporter cette intelligence avec un minimum de ressources, qu'elles soient physiques avec la consommation électrique ou la surface de silicium, mais aussi fonctionnelles avec la gestion de la reconfiguration automatique par le circuit.

1.3.3 Contributions et organisation du manuscrit

La thèse présente une démarche d'analyse globale de la chaîne de transmission et doit de la même façon y répondre via une approche pluri-disciplinaire. Dans cette optique, elle se décompose en trois axes de travail, identifiés dans la Figure 1.6, qui vont du traitement du signal à l'implémentation matérielle d'un bloc numérique complet. Grâce à cela, la thèse mène à une solution alternative et concrète aux techniques existantes de réduction de la consommation dans les circuits de communications sans-fil. Ses principales contributions sont les suivantes :

1. La proposition d'un mécanisme de reconfiguration de la sensibilité d'un récepteur radio permettant de réduire la complexité des calculs en bande de base. En pratique, la solution proposée s'appuie sur la norme IEEE 802.15.4 et consiste à réduire la quantité de données à traiter dans le modem plutôt qu'à dégrader la précision des calculs. Pour cela, le signal radio est numérisé puis partiellement sous-échantillonné à un taux paramétrable qui

nécessite en contre partie une meilleure qualité de réception pour maintenir la Qualité-de-Service, *i.e.* le débit de transmission et le taux d'erreurs. Cependant, à l'inverse de bonnes conditions de fonctionnement peuvent permettre de diminuer les performances du modem.

2. L'implémentation matérielle du mécanisme de reconfiguration qui permet de réduire dynamiquement la sensibilité et la consommation du modem. La solution apportée consiste notamment à segmenter l'opérateur principal du circuit pour le désactiver partiellement en fonction de la quantité de données à traiter. Cela permet ainsi de diminuer l'activité interne et donc de réduire la consommation dynamique du composant. Concrètement, ce dispositif est intégré à un modem IEEE 802.15.4 complet dont l'implémentation est poussée jusqu'au modèle physique. Grâce à des simulations, la consommation du circuit est alors extraite pour chaque point de fonctionnement, *i.e.* chaque taux de sous-échantillonnage.
3. L'intégration du modem reconfigurable en sensibilité et en consommation dans un système auto-adaptatif complet, capable de sélectionner dynamiquement le point de fonctionnement optimal en fonction de la qualité du signal reçu. La solution proposée repose sur une mesure d'énergie à l'intérieur de la chaîne de démodulation qui a l'avantage d'être très proche des performances réelles du traitement. Ensuite, en s'appuyant sur cette métrique, une boucle de contrôle incluant un algorithme à faible complexité sert à calculer le point de fonctionnement. Il permet à la fois de minimiser la consommation et à la fois de garantir un taux d'erreurs constant en fonction de la qualité de la réception.

La suite du manuscrit présente tout d'abord un état de l'art des télécommunications sans-fil et introduit plus précisément la problématique de l'efficacité énergétique, avec les solutions actuelles pour y remédier. Elle reprend ensuite ces trois contributions en détail, c'est-à-dire de la preuve de concept validée par simulation à l'implémentation de la solution proposée.

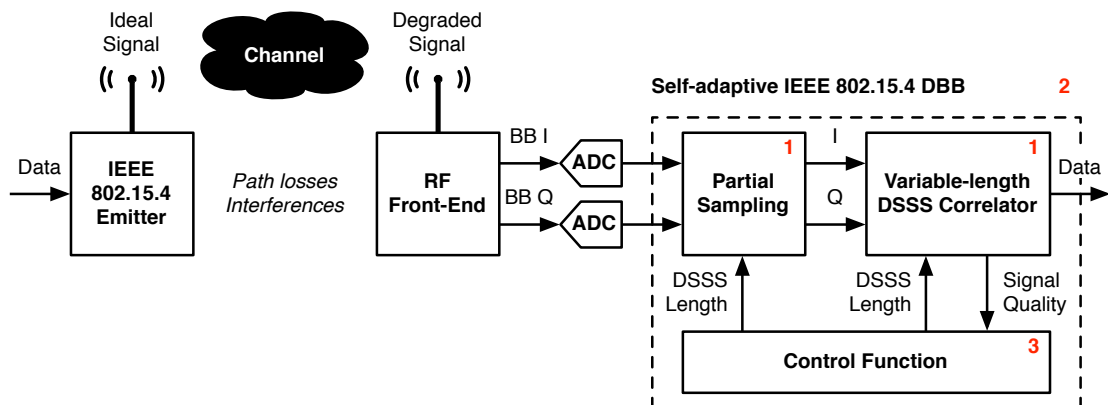


FIGURE 1.6 – Contributions de la thèse dans la chaîne de communication étudiée.

État de l'Art des Communications Sans-Fil pour les Objets Connectés

Le principe fondamental des télécommunications sans-fil est le transfert d'informations via la propagation d'une onde électromagnétique dont les paramètres physiques sont modulés puis détectés. Du point de vue de l'application, le but est avant tout de transporter un volume de données sur une certaine distance avec des contraintes de temps et de robustesse pour assurer un service à l'utilisateur. Ceci nécessite un budget énergétique qui est directement lié au niveau de complexité requis pour assurer un bon fonctionnement dans les conditions les moins favorables imposées par le cahier des charges, notamment celles propres à l'environnement ambiant. En découle un compromis entre la performance réelle du système, en l'occurrence son budget de liaison, et la consommation, d'où l'existence d'une multitude de normes qui adressent différents secteurs d'application en se basant essentiellement sur le débit de données, le taux d'erreurs et la portée. Cependant, le canal radio est un milieu caractérisé par une forte variabilité, signifiant que les contraintes réelles ne sont pas celles correspondantes aux dimensionnement de la solution dans le pire cas de fonctionnement. Ainsi, la consommation ne peut être minimisée qu'en intégrant des techniques d'adaptation dynamique dans la chaîne de communication.

Ce chapitre commence par expliquer les principes de base des télécommunications sans-fil sur lesquels s'appuie la suite du manuscrit. Il présente après les différentes normes existantes ayant pour cible les réseaux d'objets connectés. La problématique de l'efficacité énergétique est alors introduite avec un résumé des techniques utilisées pour réduire la consommation. Enfin, un état de l'art des circuits existants est donné pour justifier l'approche suivie pour la thèse.

2.1 Fondamentaux des télécommunications sans-fil numériques

Historiquement, les télécommunications sans-fil ont été fondées sur des techniques analogiques puis elles ont profité des avancées dans le domaine du numérique dans les années 1960 pour évoluer. L'apport principal a été dans la complexité des traitements possibles qui ont ouvert la voie à des débits et des portées supérieurs, tout en gardant les mêmes bases puisque l'onde électromagnétique qui transporte l'information reste une grandeur analogique. C'est en revanche cette pluridisciplinarité qui rend la conception d'une chaîne de télécommunication sans-fil complexe car elle implique à la fois des notions de physique, de traitement du signal et d'implémentation matérielle. Une bonne compréhension de ces aspects est par conséquent la clé d'une étude système pertinente car ils ont un impact mutuel sur les performances et *in fine* sur la consommation. Cette partie présente pour cela les principes de base des télécommunications sans-fil en se concentrant plus particulièrement sur les implémentations de type numérique.

2.1.1 Structure d'une chaîne de transmission radio

Une chaîne de télécommunication est constituée en première approche de trois blocs qui sont l'émetteur, le canal de transmission et le récepteur. Tout le travail de conception consiste à garantir le transfert des données de l'émetteur au récepteur via le canal qui est dans ce cas l'air, *i.e.* sans support matériel. Dans une seconde approche, ces blocs sont constitués de différentes fonctions élémentaires qui sont implémentées symétriquement vis-à-vis du canal, comme le montre la Figure 2.1, afin d'adapter le format des données au média.

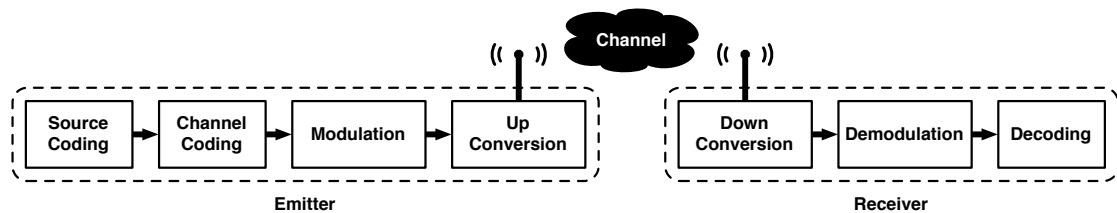


FIGURE 2.1 – Schéma bloc d'une chaîne de transmission radio.

Tout d'abord côté émetteur, l'information est mise en forme pour être transmise numériquement de façon efficace. Cette étape, appelée *codage source*, consiste d'une part à améliorer l'efficacité de la transmission en réduisant la taille des paquets et d'autre part à ajouter des fonctions comme la sécurité. Par exemple, une image brute peut être compressée puis chiffrée avant d'être envoyée. Le flux binaire ainsi formé passe alors par une étape de *codage canal* dont le rôle est d'améliorer la robustesse de la communication, en y ajoutant notamment de la redondance tel que des codes détecteurs voir correcteurs d'erreurs. Cette sur-couche est très dépendante du compromis entre la fonctionnalité à apporter, la complexité d'implémentation et le modèle de canal considéré. Suit alors l'étape de *modulation* qui peut être partitionnée en deux phases. La première permet d'associer la trame binaire précédemment construite aux symboles de modulation qui définissent la façon dont le signal radiofréquence est modifié. Cela crée un signal dit en *bande de base* qui est par construction une suite d'échantillons équivalente à une succession d'impulsions de Dirac de support fréquentiel infini. Il est donc nécessaire de le transformer sous

une forme continue via un filtre d'interpolation dont la réponse impulsionnelle permet en outre d'éliminer les interférences entre symboles (*Inter-Symbol Interferences* - ISI). En effet, pour une démodulation optimale, le rapport signal à bruit à l'instant d'échantillonnage doit être indépendant des symboles adjacents, c'est-à-dire que l'amplitude du signal doit être nulle sauf durant la période du symbole considéré. Enfin, le rôle de ce traitement est aussi de limiter la bande-passante du signal pour ne pas provoquer d'interférences avec les canaux voisins. Le signal en bande de base est ensuite transposé vers la bande radio désirée via l'étape de *translation de fréquence* dans laquelle il module une porteuse pour obtenir le signal radiofréquence. Cette étape est une opération fondamentale dans une chaîne de transmission puisqu'elle joue un double rôle en permettant d'élever ou d'abaisser la fréquence du signal et en offrant la possibilité de le positionner dans une bande spécifique. Le premier est nécessaire d'une part pour une question d'intégration, étant donné que le facteur de forme d'une antenne est lié à la longueur d'onde, et d'autre part pour une question de performance puisque le débit de données est proportionnelle à la bande occupée. Le second est quant à lui indispensable pour partager le support physique. En pratique, il est possible de distinguer quatre types d'architectures pour la translation, résumées par Cruz *et al.* dans [22], qui se différencient par le nombre d'étages et le type d'échantillonnage qui ont un impact sur la complexité et la performance du circuit.

2.1.2 Principe de la modulation et démodulation complexe

La différence entre les transmissions analogiques et numériques demeure dans la modulation de la porteuse qui n'est plus une variation proportionnelle au signal en bande de base mais une succession de sauts entre états discrets. Les paramètres physiques qui sont exploités restent toutefois les mêmes dans les deux cas. Pour définir les différents types de modulation, il est courant d'exprimer un signal $s_{\text{BB}}(t)$ sous sa forme complexe exponentielle telle que définie dans l'Équation 2.1 avec $A(t)$ son amplitude, $f(t)$ sa fréquence instantanée et $\varphi(t)$ sa phase absolue. Il est alors possible de représenter un signal par un vecteur tournant dans le plan complexe dont la norme et l'angle déterminent un point de modulation discret.

$$s_{\text{BB}}(t) = A(t)e^{j2\pi f(t)t + \varphi(t)} \quad (2.1)$$

Les différentes familles de modulation, résumées dans la Figure 2.2, consistent par conséquent en des sauts successifs de l'amplitude, de la fréquence et de la phase du signal, appelés respectivement ASK (*Amplitude Shift Keying*), FSK (*Frequency Shift Keying*) et PSK (*Phase Shift Keying*), ou d'une combinaison des trois selon les besoins et les contraintes de l'application. Un type de modulation est alors défini par une constellation de symboles dans le plan complexe, caractérisée par le nombre de points M auxquels on peut associer à chacun $\log_2(M)$ bits de données. À bande-passante constante, l'augmentation du débit passe donc par un accroissement de la densité de la constellation, nécessitant en contrepartie une meilleure qualité de signal à la réception pour assurer la bonne détection des symboles.

En pratique, le réel intérêt de la notation complexe se remarque sous sa forme trigonométrique, donnée dans l'Équation 2.2. En effet, le signal est exprimé avec deux composantes en

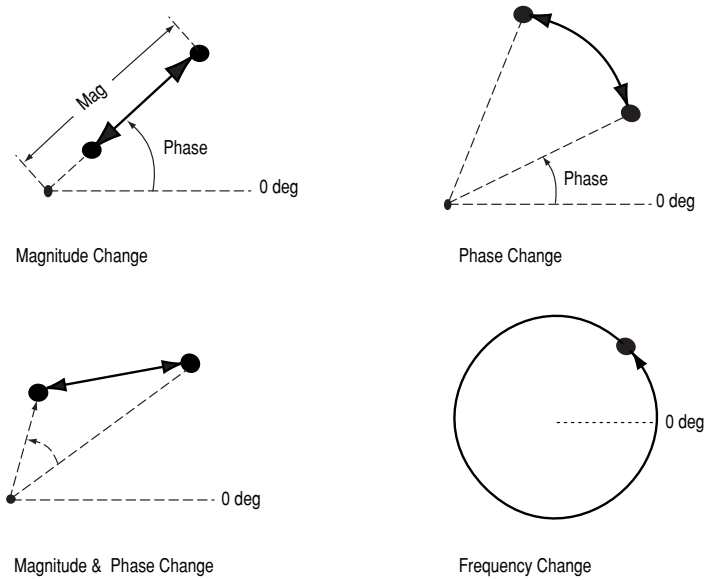


FIGURE 2.2 – Représentation complexe des différents types de modulations.

quadratures appelées respectivement $I(t)$ pour la partie réelle et $Q(t)$ pour la partie imaginaire, correspondant à la projection du vecteur tournant sur les axes du plan complexe.

$$\begin{aligned} s_{BB}(t) &= A(t)(\cos(2\pi ft + \varphi) + j \sin(2\pi ft + \varphi)) \\ &= I(t) + jQ(t) \end{aligned} \quad (2.2)$$

Le signal modulé $s_{RF}(t)$ peut alors être exprimé facilement par le produit des composantes $I(t)$ et $Q(t)$ avec le signal porteur de fréquence centrale f_c , comme montré dans l'Équation 2.3.

$$s_{RF}(t) = I(t) \cos(2\pi f_c t) - Q(t) \sin(2\pi f_c t) \quad (2.3)$$

Cette expression met en évidence la structure des modulateurs et démodulateurs complexes représentés dans la Figure 2.3, dans lesquelles la composante en quadrature est obtenue par le déphasage de la porteuse avec un angle de 90° . Il est ainsi possible d'implémenter tous types de modulations numériques en faisant varier les signaux en bande de base $I(t)$ et $Q(t)$.

2.1.3 Notions de synchronisation du signal

L'information étant transmise via les états physiques du signal radio, il est nécessaire que l'émetteur et le récepteur aient une référence commune de ces paramètres, *i.e.* qu'ils soient

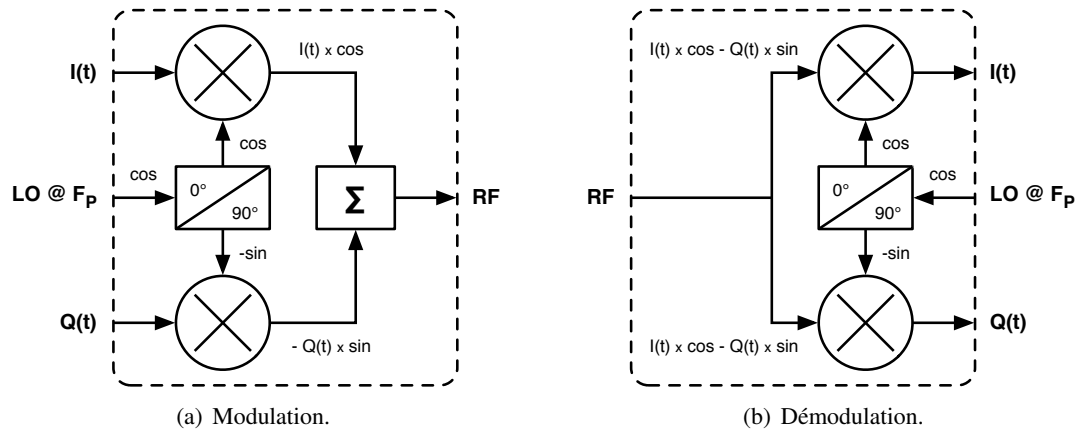


FIGURE 2.3 – Structures en quadrature pour la modulation et démodulation complexe.

synchronisés, pour interpréter correctement les symboles envoyés. Il existe trois types de synchronisation dont l'utilisation dépend beaucoup de la modulation et du degré de complexité imposé par l'application pour l'implémentation. Tout d'abord, la synchronisation temporelle permet d'aligner l'horloge du récepteur sur le signal reçu pour garantir un échantillonnage optimal des symboles de modulation. En effet, le temps de trajet de l'onde radio qui est lié à la distance à parcourir peut être considéré comme aléatoire, impliquant une incertitude sur la position de l'échantillon vis-à-vis de la forme de l'impulsion. Pour comprendre cette notion, la Figure 2.4 montre le diagramme de l'œil d'une modulation de phase type O-QPSK. Il représente suivant les axes $I(t)$ et $Q(t)$ du plan complexe l'accumulation des transitions possibles entre les points de modulation. En l'occurrence, on distingue deux niveaux sur chaque voie correspondant aux quatre symboles. L'intérêt principal est de visualiser l'ouverture de l'œil pour estimer la marge de distinction entre les différents états du signal. Ainsi, on comprend que l'instant d'échantillonnage doit se situer à l'endroit où l'ouverture est la plus grande afin d'accroître la robustesse de la démodulation face au bruit. En pratique, le récepteur peut être aidé via un préambule de synchronisation qui par construction permet de retrouver facilement la périodicité du signal.

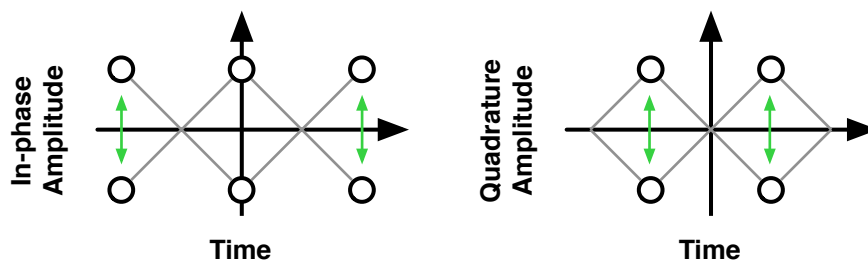


FIGURE 2.4 – Diagramme de l'œil d'une modulation O-QPSK.

La synchronisation fréquentielle permet ensuite de compenser l'écart de fréquence entre la porteuse et la référence locale (*Carrier Frequency Offset - CFO*) dû à la précision limitée des os-

cillateurs de part et d'autre de la liaison. La conséquence d'un tel décalage est que le signal une fois ramené en bande de base possède une fréquence non nulle, résultant en une rotation continue des points de constellation dans le plan complexe, tel qu'illustré dans la Figure 2.5(a) pour une modulation du type O-QPSK. Il est donc nécessaire d'estimer via un préambule de synchronisation l'écart puis de corriger l'argument de chaque échantillon pour compenser la rotation. Enfin, la synchronisation de phase permet de lever l'ambiguïté restante liée à la synchronisation temporelle du signal. En effet, puisqu'il existe une incertitude sur l'instant d'échantillonnage, il existe une incertitude sur la phase du signal, provoquant une rotation fixe de la constellation dans le plan complexe, comme dans la figure 2.5(b). Typiquement, si on se réfère à nouveau à la Figure 2.4, sans synchronisation de la phase du signal il est impossible de savoir si les transitions vont du positif au négatif et *vice-versa*. Dans ce cas, on parle de démodulation cohérente ou non-cohérente suivant si l'information de phase est requise ou non pour traiter le signal.

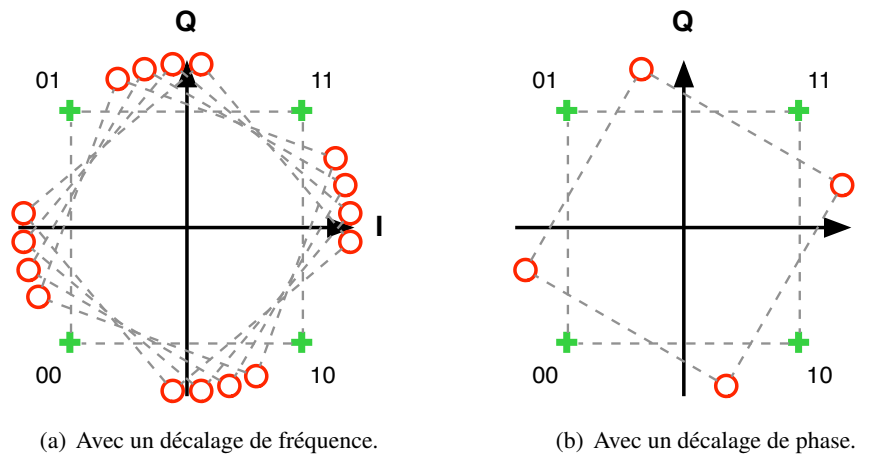


FIGURE 2.5 – Constellation d'une modulation du type O-QPSK.

2.1.4 Propriétés du canal de communication radio

L'étude du canal radio est un domaine complexe en raison de la diversité de l'environnement physique. C'est cependant cette variabilité qu'on souhaite exploiter pour améliorer l'efficacité énergétique du système de télécommunication sans-fil. Plus précisément, avec la géométrie et la dynamique de la scène, différents effets de propagations peuvent entrer en jeu et auront *in extremis* un impact sur la qualité du signal à la réception. En effet, suivant si la propagation est directe (*Line-Of-Sight* - LOS) ou indirecte (*Non-Line-Of-Sight* - NLOS), l'onde radio est atténuée différemment. Elle est également affectée par le bruit présent dans le canal et c'est la combinaison des deux qui définit la qualité du signal reçu.

2.1.4.1 Modèle de bruit additif AWGN

Le bruit du canal de communication est naturellement présent dans le milieu ambiant. Ce phénomène est modélisé par une distribution *Gaussienne* de moyenne nulle qui s'additionne à

l'amplitude du signal électrique. Sa *Densité Spectrale de Puissance* (DSP) est uniforme dans le domaine fréquentiel, c'est donc un bruit blanc en opposition à un bruit coloré dont la DSP dépend de la fréquence. La puissance équivalente est donnée dans l'Équation 2.4 avec k_B la constante de *Boltzmann*, T la température en *Kelvin* et Δf la bande-passante considérée.

$$P = k_B T \Delta f \quad (2.4)$$

Ce bruit, appelé *Additive White Gaussian Noise* (AWGN), constitue l'élément de base pour modéliser un canal radio. Par commodité, sa puissance est souvent mesurée en décibel (dB) référencée à une puissance de 1 mW (dBm), telle qu'exprimée dans l'Équation 2.5.

$$P_{\text{dBm}} = 10 \log_{10} \left(\frac{k_B T \Delta f}{1 \times 10^{-3}} \right) \quad (2.5)$$

2.1.4.2 Affaiblissement du signal causé par la distance

Le modèle d'affaiblissement du signal le plus simple est tiré de la formule de *Friis* qui définit la puissance reçue par une antenne en fonction de la distance d et de la fréquence f . Les hypothèses sont que la propagation est directe en espace libre (*Free-Space Path Loss* - FSPL) en utilisant des antennes isotropiques, c'est-à-dire ayant un rayonnement sphérique uniforme. L'expression de l'atténuation est donnée dans l'Équation 2.6 avec c la célérité de la lumière.

$$\overline{\text{PL}}_{\text{dB}}(d, f) = 20 \log_{10} \left(\frac{4\pi}{c} df \right) \quad (2.6)$$

En revanche, ce modèle ne constitue qu'une première approximation car il ne prend pas en compte les phénomènes de réflexion et d'absorption des ondes électromagnétiques dans le cas d'une propagation indirecte (NLOS). En ce sens le modèle *Log-Distance* est plus réaliste car il contient un paramètre γ qui caractérise un environnement en particulier à une fréquence précise. L'atténuation correspondante est exprimée dans l'Équation 2.7 avec une composante moyenne de perte à une distance de référence d_0 et une composante proportionnelle à γ .

$$\text{PL}_{\text{dB}}(d) = \overline{\text{PL}}(d_0, f) + 10\gamma \log_{10} \left(\frac{d}{d_0} \right) \quad (2.7)$$

2.1.4.3 Affaiblissement du signal causé par l'effet de masquage

Afin d'obtenir un modèle de canal radio plus réaliste, il est nécessaire de prendre en compte le caractère aléatoire des effets de propagation indirecte (NLOS). En effet, la réflexion et l'absorption de l'onde émise sur les obstacles de grandes dimensions provoque une atténuation dont l'évolution en fonction du temps et de l'espace est lente et non constante. On parle dans ce cas de *masquage* et le modèle *Log-Distance* précédent peut être complété pour prendre en compte statistiquement cette notion. L'Équation 2.8 comporte une variable χ qui suit une loi *Normale* de moyenne nulle et de variance σ , qui exprime la fluctuation aléatoire de l'atténuation autour de celle causée par la distance dans un environnement précis.

$$PL_{dB}(d) = \overline{PL}(d_0, f) + 10\gamma \log_{10}\left(\frac{d}{d_0}\right) + \chi \quad \text{with } \chi \sim \mathcal{N}(0, \sigma) \quad (2.8)$$

2.1.4.4 Affaiblissement du signal causé par l'effet d'évanouissement

Pour affiner encore davantage la modélisation de l'atténuation, les effets provoqués par la propagation multi-trajets à petite échelle sont à prendre en compte, en complément de ceux à grande échelle. En effet, la mobilité des transmetteurs ou de l'environnement direct entraîne des interférences constructives et destructives de l'onde qui causent des variations locales rapides dans le temps et dans l'espace, appelées *évanouissement*. D'un point de vue modélisation, il faut alors se tourner vers des modèles probabilistes plus complexes comme celui de *Rician* ou de *Rayleigh* qui dépendent beaucoup plus de la fréquence et des paramètres de la scène, nécessitant par conséquent une caractérisation fine du milieu de propagation.

2.1.4.5 Exemple d'un canal dans la bande ISM à 2,45 GHz

Comme déjà introduit, la complexité du canal radio résulte de la combinaison de ces différents phénomènes de propagation qui dépendent eux mêmes du contexte de l'application. À titre d'exemple, l'étude conduite par Rosini *et al.* dans [23] illustre la forte variabilité de l'atténuation. Elle consiste en la caractérisation d'un canal en intérieur pour des communications entre personnes autour de la fréquence de 2,45 GHz. Trois transmetteurs sont placés sur chaque sujet afin de caractériser l'effet de masquage du corps en fonction de leur position (oreille, main et hanche). La Figure 2.6 montre la puissance reçue $P_{i,j}$ en fonction de la distance d parcourue par une des personnes marchant en direction de l'autre, correspondant à l'image du gain du canal radio. On peut pour commencer noter la différence entre les propagations LOS et NLOS qui correspondent à une propagation face-à-face et dos-à-dos respectivement. Le gain moyen sur la figure 2.6(a) est supérieur à celui de la Figure 2.6(b) en raison du principal chemin de propagation qui est direct tandis qu'il ne l'est pas dans l'autre essai. Ensuite, on peut noter de larges variations autour qui sont provoquées par le masquage de l'émetteur ou du récepteur par le corps suivant leur emplacement. Enfin, des creux provoqués par l'évanouissement dû aux multi-trajets s'additionnent à la réponse moyenne du canal. Sur la Figure 2.6(b), il n'y a pas de trajet direct dominant et c'est donc l'évanouissement qui est le plus présent avec l'effet de masquage qui est maximum puisque le corps bloque complètement la propagation.

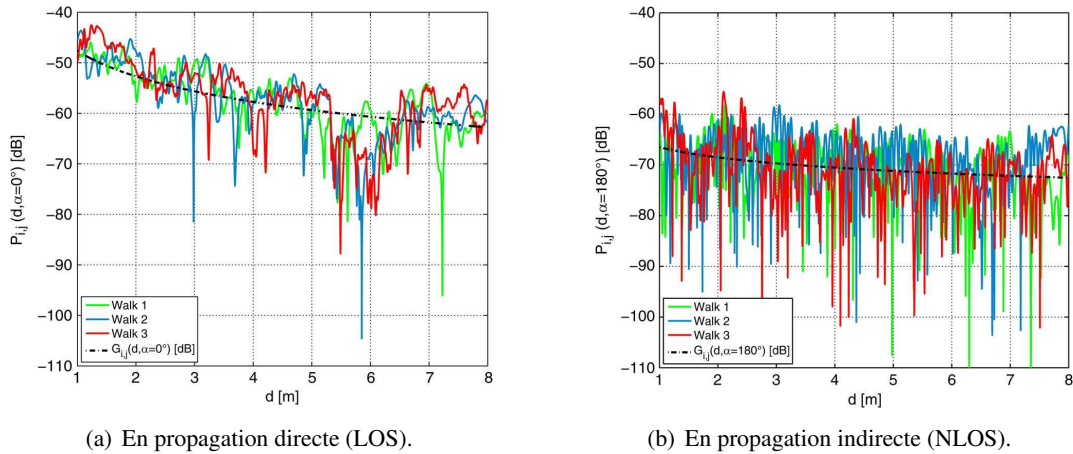


FIGURE 2.6 – Puissance reçue en fonction de la distance avec un émetteur mobile en intérieur.

2.1.5 Métriques de caractérisation de la transmission

Une chaîne de télécommunication est caractérisée par plusieurs métriques qui permettent d'évaluer la qualité du signal, la qualité de la transmission ou bien les performances de l'émetteur ou du récepteur. Ainsi, il est possible de définir formellement la Qualité-de-Service à atteindre et les contraintes du système pour guider l'implémentation matérielle.

2.1.5.1 Débit de données et taux d'erreur

La principale caractéristique d'une télécommunication est la quantité de données transmissible par unité de temps. C'est donc une métrique de base pour évaluer la Qualité-de-Service mais c'est aussi un paramètre important dans la conception du système puisqu'elle est liée à la bande-passante du signal radio. Au niveau de la source, on parle du débit binaire D , exprimé en *bit par seconde*, qui correspond au débit de données effectif. Il ne doit pas être confondu avec le débit symbole R , exprimé en *baud*, qui correspond à la rapidité de modulation du signal. Leur lien est donné dans l'Équation 2.9 où M exprime le nombre de symboles de la modulation considérée. On peut ensuite à partir de là définir l'occupation spectrale B qui est égale à la moitié de la rapidité selon le théorème de *Shannon-Nyquist*.

$$R = \frac{D}{\log_2(M)} \quad (2.9)$$

Parallèlement, le taux d'erreur peut être défini au niveau binaire (*Binary Error Rate* - BER), symbole (*Symbol Error Rate* - SER) ou paquet (*Packet Error Rate* - PER) et correspond au rapport entre la quantité de données erronées et reçues, exprimé en fonction du SNR.

2.1.5.2 Rapport signal à bruit et sensibilité

Comme introduit dans la présentation du canal radio, la qualité d'un signal dépend en première approche de sa puissance relative à celle du bruit provenant du milieu qui vient s'ajouter à son amplitude. Pour quantifier cette notion, on utilise le rapport signal à bruit (*Signal-to-Noise Ratio* - SNR), exprimé dans l'Équation 2.10, avec P_S et P_B la puissance du signal et du bruit respectivement. Puisque cette mesure est exprimée en décibel, une valeur positive indique que le niveau du signal est supérieur à celui du bruit et inversement.

$$\text{SNR}_{\text{dB}} = 10 \log_{10} \left(\frac{P_S}{P_B} \right) \quad (2.10)$$

En seconde approche et en particulier dans les systèmes radio, il est courant de définir le rapport signal à interférences plus bruit (*Signal-to-Interferences-plus-Noise Ratio* - SINR) qui inclut la puissance des signaux indésirables pouvant perturber voir masquer le signal utile. Son expression est donnée dans l'équation 2.11 avec P_I la puissance des signaux interférants.

$$\text{SINR}_{\text{dB}} = 10 \log_{10} \left(\frac{P_S}{P_B + P_I} \right) \quad (2.11)$$

Ces deux métriques sont illustrées dans la Figure 2.7 avec à gauche le signal utile, à droite une interférence qui peut correspondre à une communication dans un canal adjacent et en bas le planché de bruit dont la puissance est définie par la bande-passante considérée.

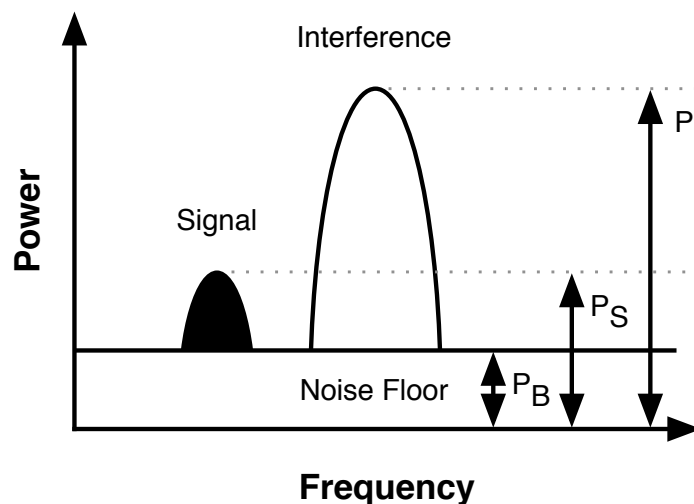


FIGURE 2.7 – Représentation graphique du SNR et du SINR.

Pour une comparaison entre différents schémas de transmission, il est préférable de normaliser le SNR en fonction du débit binaire et de l'isoler de la bande-passante. L'expression prend alors la forme d'un rapport énergie par bit E_b sur énergie du bruit N_0 , donné dans l'équation 2.12 avec D le débit binaire de la communication et B la bande-passante occupée.

$$\frac{E_b}{N_0 \text{ dB}} = \text{SNR}_{\text{dB}} - 10 \log_{10} \left(\frac{D}{B} \right) \quad (2.12)$$

Enfin, l'évaluation de la performance d'un récepteur est notamment basée sur sa *sensibilité*, caractérisant le niveau de signal minimum, exprimé en dBm, pouvant être traité pour assurer le fonctionnement requis, en terme de taux d'erreurs dans le cas des télécommunications. En pratique, elle est calculée à partir de la différence entre la puissance du bruit dans la bande considérée et le SNR nécessaire pour la bonne réception du signal, *i.e.* qui inclut les pertes d'implémentation et la marge théorique nécessaire pour atteindre le taux d'erreurs voulu.

2.2 Panorama des normes pour les réseaux d'objets connectés

Dans un contexte de déploiement à grande échelle, l'interopérabilité des objets connectés est assurée par la normalisation des télécommunications. La multitude de standards existant se justifie alors par les différents besoins liés à la diversité des applications, en terme de débit, de taux d'erreurs, de portée et de consommation. Pour mieux situer la suite du travail, cette partie fait une présentation non-exhaustive des normes régulièrement utilisées.

2.2.1 Norme IEEE 802.11 pour les réseaux locaux

La norme IEEE 802.11 spécifie les couches basses du protocole WiFi qui a notamment permis de démocratiser les appareils nomades. Il est maintenant largement utilisé par les équipements informatiques dans les réseaux locaux sans-fil (*Wireless Local Area Network* - WLAN). Comme le souligne le Tableau 2.1, le débit de données n'a cessé d'augmenter à travers ses évo-

TABLE 2.1 – Spécification des couches physiques IEEE 802.11.

	802.11b	802.11g	802.11n	802.11ac
Type	WLAN	WLAN	WLAN	WLAN
Bande ISM	2,45 GHz	2,45 GHz	2,45/5,8 GHz	5,8 GHz
Débit maximal	11 Mbit/s	54 Mbit/s	450 Mbit/s	1300 Mbit/s
Taille maximale	2 304 octets	2 304 octets	2 304 octets	2 304 octets
Portée maximale	35-100 m	25-75 m	50-125 m	20-50 m
Modulation	DSSS	DSSS/OFDM	OFDM + MIMO	OFDM + MIMO

lutions successives, en l'occurrence par un facteur 100 entre les version 802.11n et 802.11ac. Cette norme a donc vocation à être utilisée pour le transfert de grandes quantités de données, typiquement du contenu multimédia dans un domicile ou un lieu publique. En contrepartie, la complexité d'implémentation est plus importante en raison du débit de traitement qui implique généralement une consommation de l'ordre de la centaine de milli-Watts.

2.2.2 Norme IEEE 802.15 pour les réseaux personnels et corporels

La famille des normes IEEE 802.15 a pour principale motivation la faible complexité de mise en œuvre afin de répondre aux exigences d'autonomie énergétique et de facteur de forme. Elle se décline en deux catégories qui ciblent d'une part les réseaux personnels (*Wireless Personal Area Network* - WPAN) et d'autres part les réseaux corporels (*Wireless Body Area Network* - WBAN), tel qu'indiqué dans le Tableau 2.2 ci-dessous.

TABLE 2.2 – Spécification des couches physiques IEEE 802.15.

	802.15.1	802.15.4	802.15.6
Type	WPAN	WPAN	WBAN
Bande ISM	2,45 GHz	2,45 GHz	2,45 GHz
Débit maximal	24 Mbit/s	250 kbit/s	971,4 kbit/s
Taille maximale	65 535 octets	127 octets	255 octets
Portée maximale	1-10 m	1-100 m	1-10 m
Modulation	GFSK	O-QPSK (DSSS)	DBPSK

Chronologiquement, c'est la norme 802.15.1 qui est apparue en premier avec le protocole Bluetooth pour permettre des échanges de données à débit moyen entre des périphériques informatiques. Les évolutions récentes vers des profils à faible énergie en font une technologie très appropriée pour l'IoT mais se cantonne toutefois aux réseaux à petite échelle, le nombre d'esclaves par nœud maître étant limité à 7 dans une architecture en étoile. Pour des applications du type domotique ou réseau de capteurs, c'est la norme 802.15.4 qui reste donc prédominante avec notamment le protocole ZigBee qui permet de connecter jusqu'à 65536 nœuds dans des topologies variées, par exemple en maillage qui facilite le déploiement sur une zone étendue. Récemment, le protocole 6LowPAN [24] a été proposé comme couche d'interface entre le 802.15.4 et l'IPv6, ce qui laisse envisager de connecter un nombre quasi-illimité de composants directement à Internet. Le débit standard est plus faible qu'avec le Bluetooth mais la portée est plus élevée, offrant au final une complexité d'implémentation faible qui permet d'allonger la durée de vie des nœuds. Enfin, la norme 802.15.6 est la plus récente et a été développée pour les réseaux corporels, notamment dans le domaine de la santé pour relier des capteurs biomédicaux implantés ou non. Une de ses particularité est qu'elle propose une couche physique utilisant le corps humain comme support physique mais elle est trop récente pour être largement utilisée.

2.2.3 Technologies alternatives émergentes : UNB et UWB

La plupart des normes présentées, outre les amendements récents, sont basées sur des modulations classiques à bande étroite d'une porteuse (IEEE 802.15) ou d'une agrégation de porteuses (IEEE 802.11). Cependant, on voit apparaître de plus en plus en parallèle d'autres techniques qui jouent à l'extrême sur la dualité bande-passante *vs.* puissance du bruit. En effet, suivant dans quelle direction le spectre du signal est étiré, il est possible de privilégier le débit de données au détriment de la portée et *vice-versa*. Tout d'abord, les communications à bande très étroite (*Ultra Narrow Band* - UNB) reposent sur la propriété que le bruit d'un canal radio AWGN est caractérisé par une DSP. Ainsi, plus la bande passante du signal est réduite et plus la puissance de bruit est faible, offrant un meilleur SNR sur de longues distances. En revanche, le contre-pied d'une telle technique est le très bas débit imposé par la largeur du spectre, qui peut toutefois être suffisant pour bon nombre d'applications. Un second intérêt de l'UNB est justement la taille de la bande-passante occupée qui permet d'être moins sensible aux interférences et de juxtaposer un grand nombre de porteuses dans un espace réduit, ce qui permet d'accroître la densité des réseaux. En pratique, cette technique est utilisée par l'entreprise SIGFOX [25] qui propose une infrastructure à très bas débit sur des portées de plusieurs kilomètres.

À l'opposé, les communications à très large bande (*Ultra Wide Bande* - UWB) exploitent certaines zones du spectre pour augmenter sensiblement le débit du transfert. À cet égard, la méthode d'émission est radicalement différente puisqu'elle ne consiste pas à moduler un signal continu mais à générer un train d'impulsions temporelles très courtes qui par conséquent ont un support fréquentiel large (IR-UWB). Il est ainsi possible d'atteindre des débits de plusieurs dizaines voir centaines de Mbit/s mais sur des portées relativement courtes, de l'ordre de la dizaine de mètres. Cette technologie a été formalisée notamment dans la norme IEEE 802.15.3 [26] pour des débits allant de 11 Mbit/s à 55 Mbit/s. L'autre intérêt notoire de l'UWB est la possibilité de faire de la localisation très précise via la mesure de distances et la triangulation. En effet, la longueur d'onde du signal radio à ces fréquences est de l'ordre de la dizaine de centimètres ce qui offre une bonne résolution spatiale. On retrouve ainsi la définition d'une couche physique UWB dans la norme IEEE 802.15.4a [27] spécifiquement pour cet usage.

2.2.4 Récapitulatif et critères de sélection

Cette partie a présenté une multitude de normes pour les télécommunications sans-fil dont la vocation est d'être exploitée au sein d'un même écosystème. En effet, les besoins d'une application impliquent souvent de déployer un ensemble de solutions hétérogènes qui couvre plusieurs débits de données et plusieurs portées. Par exemple, le suivi des paramètres médicaux d'une personne peut être assuré par un groupe de capteurs communicant via un réseau IEEE 802.15.6 qui est lui-même relié à Internet via une connexion WiFi. Pour mieux visualiser la complémentarité de ces solutions, la Figure 2.8 répertorie en fonction du débit et de la portée l'ensemble des normes qui peuvent être utilisées dans le domaine de l'IoT aujourd'hui.

De manière assez logique, la complexité d'implémentation et nécessairement la consommation des transmetteurs s'accroissent avec le débit et la portée de la communication. Il est donc essentiel dans une problématique d'efficacité énergétique d'estimer au plus juste les besoins réels

de l'application. Typiquement, les réseaux de capteurs sans-fil qui sont fortement contraints en énergie nécessitent des débits faibles avec des portées variables selon l'échelle du déploiement. Les solutions à faible complexité comme l'IEEE 802.15.4 ou l'UNB sont donc à privilégier. En revanche, les applications comme les montres connectées requièrent un débit plus conséquent pour permettre par exemple le transfert instantané de contenu multimédia. Dans ce cas de figure, la consommation est moins limitée puisqu'il y a une possibilité de recharge régulière de la batterie, les solutions comme l'IEEE 802.15.1, l'UWB voir le WiFi sont alors plus adéquats. Chaque norme correspond donc à un compromis qui vise un secteur de marché mais l'ensemble ne recouvre pas l'espace débit vs. distance de manière efficace énergétiquement.

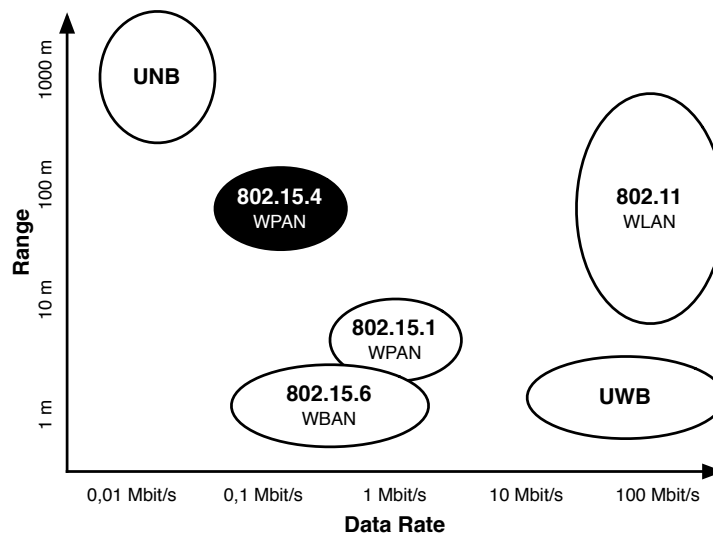


FIGURE 2.8 – Panorama des solutions existantes en fonction du débit et de la portée.

2.3 Problématique de l'efficacité énergétique et solutions existantes

La définition de ces normes permet de répondre, dans les limites d'un certain niveau de complexité, à une gamme d'applications caractérisée par un besoin exprimé en terme de débit, de taux d'erreurs et de portée. Néanmoins, l'efficacité énergétique n'est optimale que dans les conditions les plus défavorables du périmètre de la spécification, c'est-à-dire quand l'atténuation et les imperfections inhérentes à la communication sont maximales. Or, cette situation est de manière générale rarement atteinte ne serait-ce qu'à cause de la variabilité du canal radio, comme l'a souligné la Figure 2.6, entraînant un gaspillage de l'énergie disponible la plus grande partie du temps. En effet, le problème trouve sa source dans la conception statique des systèmes sans-fil qui ont le même fonctionnement et donc une consommation constante quelle que soit la performance réellement nécessaire. L'intérêt des solutions adaptatives est alors de permettre une réduction de cette consommation au sein d'une même norme, en épousant dynamiquement les variations de la qualité du signal reçu, comme représenté dans la Figure 2.9. Cette partie montre que la marge qui est exploitée dans ces architectures peut être mise en évidence via une analyse

système de la chaîne de transmission et être rattachée aux sources courantes de variabilité des conditions de réception. Elle présente ensuite les méthodes classiques qui permettent aujourd'hui de réduire la consommation avec une analyse de leurs limites.

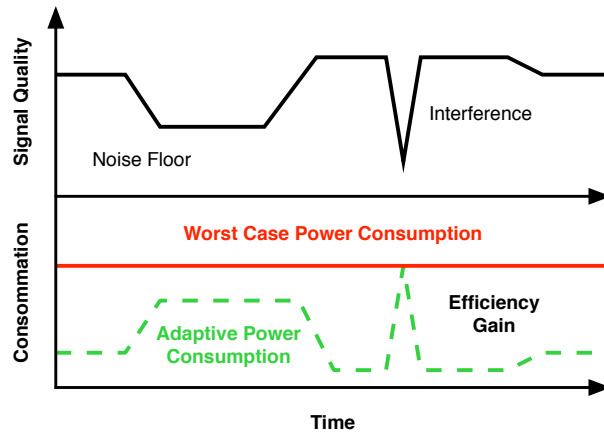


FIGURE 2.9 – Bénéfice d'une architecture adaptative sur la consommation d'une liaison sans-fil.

2.3.1 Interprétation via la notion de bilan de liaison

D'un point de vue système, l'évaluation d'une chaîne de transmission radio consiste en premier lieu à établir un bilan de liaison qui inventorie les gains et les pertes de propagation entre l'émetteur et le récepteur. Le but est de répartir les contraintes de facteur de bruit le long du traitement en fonction des contraintes d'implémentation pour arriver à un compromis satisfaisant. Cela permet ainsi de mettre en évidence la marge de liaison disponible pour garantir un bon comportement dans les pires conditions, qui définit directement la portée. Or, c'est justement cette marge de fonctionnement qui est à l'origine du problème d'efficacité énergétique puisque l'optimum est d'en avoir le moins possible, c'est-à-dire fonctionner seulement avec le degré de complexité requis. À titre d'illustration, la Figure 2.10 montre le bilan de liaison d'une communication à 250 kbit/s centrée sur 2,45 GHz semblable à la norme IEEE 802.15.4.

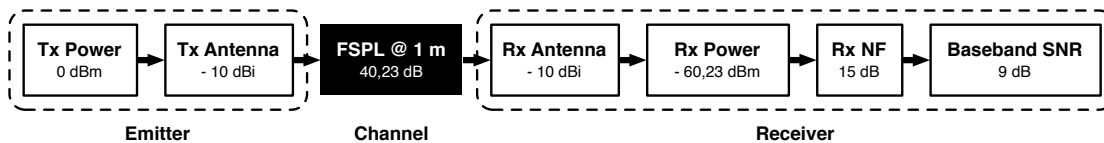


FIGURE 2.10 – Bilan de liaison d'une chaîne de communication à 250 kbit/s (2,45 GHz).

La marge de liaison est alors déduite de la puissance du signal reçue, du facteur de bruit lié à l'implémentation, du SNR nécessaire à la démodulation en bande de base et de la puissance de bruit liée à la bande passante du signal, supposant un canal radio de type AWGN. Dans cet exemple, elle atteint une dynamique de 35 dB mais qui n'est pas exploitée dans le cas d'une

architecture classique, c'est-à-dire que si la distance entre l'émetteur et le récepteur est faible, le traitement effectué pour la démodulation sera sur-dimensionné. En revanche, si on considère un système dont le facteur de bruit est paramétrable, le bilan de liaison n'est plus figé à la conception mais peut être modifié dynamiquement en fonction de la puissance du signal reçue, *i.e.* adapter la sensibilité à l'état réel du canal radio. En parallèle, l'objectif est de tirer profit de cette avantage pour conjointement réduire la consommation du transmetteur.

2.3.2 Sources de variabilité des conditions de réception

Le bilan de liaison met donc en évidence qu'un système sans-fil possède une marge de fonctionnement qui lui permet de compenser les effets de propagation radio pour maintenir la Qualité-de-Service et étendre la portée de la transmission. En revanche lors de la conception d'un système adaptatif, la variabilité du canal en termes de dynamique et de rapidité doit être quantifiée en amont afin d'établir un dimensionnement efficace de l'architecture, correspondant à la plage de variation du matériel reconfigurable et au temp de réaction du contrôle.

2.3.2.1 Topologie du réseau et de son environnement

La première source de variabilité dans une transmission radio dépend de la distance entre les nœuds et de l'environnement géographique dans lequel est déployé le réseau. En effet, ces deux facteurs influent sur l'atténuation du signal qui peut être considérée constante dans le temps mais variable dans l'espace. Par exemple, une communication sans-fil dans un milieu urbain dense sera plus contrainte qu'une communication dans un espace rural où il y aurait très peu d'obstacles, avec des écarts de plusieurs dizaines de décibels. La densité de nœuds est donc un paramètre important qui peut influencer l'efficacité énergétique en réduisant les distances de transmission, supposant que des mécanismes d'adaptation soit utilisés. Toutefois, ceci implique une autre source de variabilité, en l'occurrence l'architecture du réseau qui peut évoluer dans le temps. Supposons par exemple une topologie maillée dans laquelle un nœud est ajouté. Les distances de propagation ne seront alors plus les mêmes et les contraintes de réception seront relaxées. À l'opposé, si un nœud serait amené à être défaillant, les contraintes seront plus fortes afin de maintenir un lien avec un composant plus éloigné. Un système adaptatif pourra ainsi dans une telle situation se reconfigurer automatiquement à son point de consommation minimal.

2.3.2.2 Mobilité du nœud et de son environnement

Un deuxième facteur d'altération du canal radio est inhérent à la mobilité absolue ou relative des nœuds vis-à-vis de leur environnement proche. Effectivement, le signal cumule à la fois l'atténuation moyenne qui dépend du type de propagation et à la fois des effets de multi-trajets. À titre d'illustration, la Figure 2.11 tirée une nouvelle fois du travail de Rosini *et al.* [23] montre l'image du gain du canal dans un scénario où la communication se fait entre deux personnes qui se croisent en marchant dans des sens opposés. On peut y constater deux zones qui correspondent aux périodes d'échange en face-à-face (LOS) et en dos-à-dos (NLOS), dans lesquels se superposent des variations de gain très localisées, de l'ordre de 30 dB, qui sont provoquées par l'évanouissement rapide lié aux mouvements relatifs des transmetteurs.

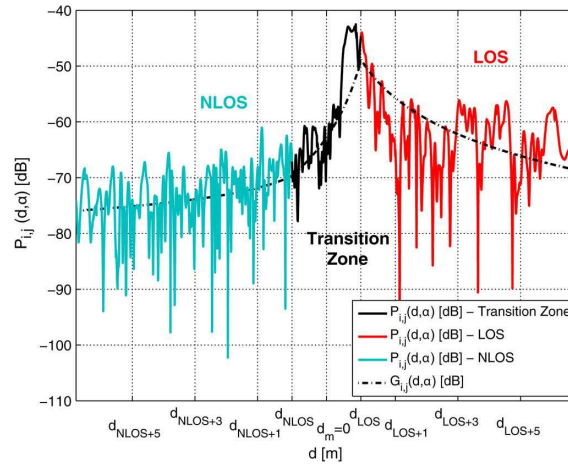


FIGURE 2.11 – Variation de la puissance reçue $P_{i,j}$ dans un scénario mobile.

Il faut cependant mettre en perspective la vitesse de ces changements important de gain avec la durée de transmission des paquets de données considérés. Par exemple, une trame de taille maximale dans la norme IEEE 802.15.4 ne dure que 4,256 ms alors que la durée moyenne d'évanouissement est de l'ordre de 60 ms à 93 ms dans ce cas. Les variations du canal provoquées par la mobilité restent donc entre les paquets mais il est toutefois difficile de les anticiper, contrairement à l'atténuation liée à la distance. Il est donc nécessaire de s'adapter à chaque réception pour ne pas être aveugle à un signal ponctuellement de mauvaise qualité.

2.3.2.3 Interférences des réseaux co-existants

Une troisième source de perturbation dans le canal radio est la présence de signaux interférents en raison du partage d'un même support physique. Comme représenté dans la Figure 2.12, ceux-ci peuvent gêner voir masquer complètement le signal d'intérêt, impact qu'on peut quantifier avec le SINR. En effet, la réjection totale de ces composantes indésirables n'est pas possible et certaines non-linéarités dans la chaîne radiofréquence peuvent induire des interférences supplémentaires issues de produits d'intermodulation, comme le montre l'étude de Didioui *et al.* dans [28]. Concrètement, si un émetteur envoie un paquet avec une puissance élevée à côté d'un récepteur comme dans la Figure 2.12(b), ce dernier pourra difficilement percevoir un signal émis par un nœud éloigné qui aura lui une faible puissance en comparaison.

Plus précisément, il est possible de distinguer deux types d'interférences : celles provoquées par les communications internes au même réseau et celles externes dans le cas où le spectre est partagée, *e.g.* les bandes ISM. Dans le premier cas, la gestion de l'accès au média (MAC) permet d'éviter les conflits via entre autres des mécanismes qui testent l'occupation des sous-porteuses (*Clear Channel Assessment - CCA*), limitant donc les interférences co-canal. Les gabarits d'émission et les contraintes de réjection côté récepteur servent aussi à limiter par construction les perturbations venant des canaux avoisinants. Dans le second cas, il est beaucoup plus difficile de faire face aux interférences puisqu'il n'y a pas de coordination entre les réseaux.

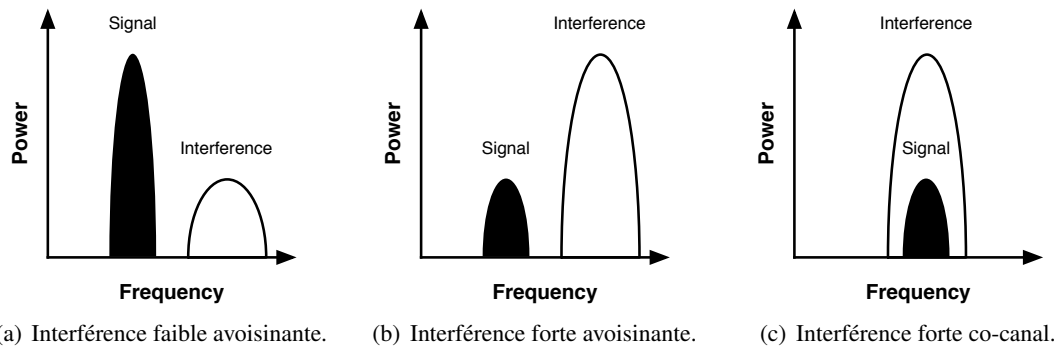


FIGURE 2.12 – Cas possibles de signaux interférant dans une communication radio.

De plus, la multitude de normes induit une superposition de spectres de largeurs variables qui ne sont pas forcément alignés les uns sur les autres, rendant difficile l'allocation d'un canal libre. Finalement, le principal obstacle dans la gestion de ces deux types de signaux interférants est leur apparition imprévisible, rendant difficile toute forme d'adaptation à l'échelle d'un ou plusieurs paquets. Il faut donc un mécanisme ayant une réactivité quasi-instantanée.

2.3.3 Techniques d'adaptation de la consommation au niveau système

Pour exploiter ces variations dans le but de réduire la consommation, différentes techniques ont été développées au cours du temps. Leur grand intérêt est qu'elles agissent au niveau du système complet, offrant des gains significatifs sur la consommation. Ces mécanismes peuvent être classés en deux catégories : ceux permettant d'aligner la sensibilité du récepteur sur la portée effective de la transmission et ceux exploitant l'excès de bilan de liaison pour augmenter les performances du transfert, typiquement le débit de données.

2.3.3.1 Adaptation de la puissance émise

L'adaptation de la puissance émise est un mécanisme déjà largement utilisé dans les communications radio puisqu'elle a un fort impact sur la consommation d'énergie du système. En effet, pour donner un ordre d'idée, la puissance isotropique rayonnée maximale autorisée dans la bande ISM à 2,45 GHz est de +20 dBm soit 100 mW. En admettant un rendement idéal, la puissance électrique nécessaire pour émettre le signal est donc de 100 mW, ce qui permet en contre partie d'avoir une portée de transmission importante. Cependant si la distance entre les nœuds est plus faible, il est clairement inutile d'envoyer une telle puissance dans le canal, ce qui laisse la porte ouverte à une réduction de la consommation du système. Dans [29], Alam *et al.* se sont intéressés à cette problématique et ont étudié en particulier le gain énergétique que peut apporter une adaptation dynamique de la puissance de sortie en fonction de la puissance du bruit. La Figure 2.13 montre une simulation issue du même papier grâce à laquelle on peut voir l'évolution de la puissance émise et donc de la consommation par bit correctement transmis en fonction de la puissance du bruit estimé à la réception d'un paquet.

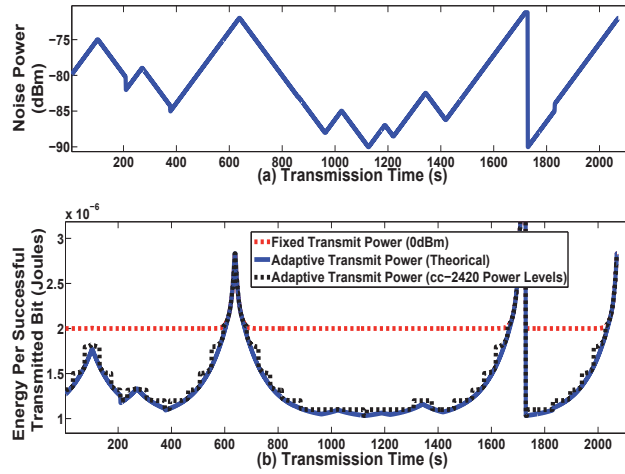


FIGURE 2.13 – Impact de l'adaptation de la puissance émise sur la consommation.

Via cette étude basée sur des composants du marché (CC2420 [30] entre autres), les auteurs ont pu démontrer que le gain peut varier de 30 % à 86 % suivant le circuit, dans des conditions favorables de canal radio en comparaison à une émission fixe à +10 dBm.

2.3.3.2 Adaptation du débit de transmission

Tout comme la puissance émise, le débit de données maximal est contraint par la réglementation ou la norme visée puisque qu'une bande-passante fréquentielle est imposée pour la liaison. En effet, le théorème de *Shannon–Hartley*, dans l'Équation 2.13, définit la capacité maximale C d'un canal AWGN en fonction de la bande passante B et du rapport signal à bruit. Cependant, en considérant la qualité du signal, c'est-à-dire le SNR, non plus comme une constante mais comme une variable, il est possible d'abaisser ou de relever dynamiquement le débit de données. L'intérêt est ainsi de diminuer la durée de la transmission pour maximiser la période pendant laquelle le système radio est inactif, limitant sa consommation moyenne.

$$C = B \log_2(1 + SNR) \quad (2.13)$$

En pratique, à bande passante équivalente, il faut accroître l'efficacité spectrale de la modulation en augmentant la densité de sa constellation, *i.e.* le ratio nombre de bits par nombre de symboles présenté dans l'Équation 2.9 précédemment. La Figure 2.14 illustre cette idée en représentant dans le plan complexe une modulation QAM-4 (QPSK) et QAM-16. Le passage de la première à la seconde permet de multiplier par 4 le débit utile mais nécessite un SNR plus élevé pour maintenir le taux d'erreurs. En effet, en supposant l'amplitude constante, les distances entre les symboles sont plus courtes et leur détection est moins robuste face au bruit.

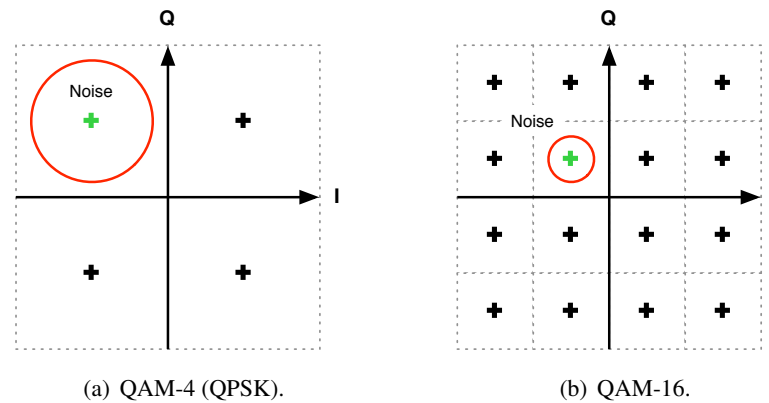


FIGURE 2.14 – Constellation d’une modulation QAM-4 et QAM-16.

Dans [31], Lanzisera *et al.* ont travaillé sur la norme IEEE 802.15.4 qui offre nativement un débit de 250 kbit/s et y ont ajouté trois débits supplémentaires de 500 kbit/s, 1000 kbit/s et 2000 kbit/s. À quantité de données équivalente, la durée de la transmission peut donc être réduite d’un facteur 2 à 8. Dans cette étude, le récepteur est capable de détecter automatiquement le débit de données du signal reçu, choisi au préalable par la couche MAC côté émetteur en fonction d’une mesure d’énergie faite sur le signal d’acquiescement. En s’appuyant sur des données constructeur de circuits existants, leurs simulations ont montré que pour une variation du facteur de bruit de 14 dB, l’adaptation de débit permet une économie d’énergie de 84 % tandis qu’un système à adaptation de la puissance ne permet de gagner que 55 % dans le même contexte.

2.3.3.3 Adaptation de la période d’activité

Une troisième et dernière solution très efficace consiste à périodiser les communications plutôt qu’à écouter activement le canal en permanence. L’intérêt sous-jacent est là encore de maximiser le temps pendant lequel le système est dans un mode inactif pour réduire la consommation moyenne. Elle est exprimée dans l’Équation 2.14 avec P_{On} la consommation dans le mode actif, P_{Off} celle dans le mode inactif est α le rapport cyclique.

$$P = \alpha P_{On} + (1 - \alpha) P_{Off} \quad (2.14)$$

Ce mécanisme peut avoir un intérêt tout particulier dans les applications où le suivi de paramètres à intervalle régulier est suffisant du fait de l’inertie des systèmes, *e.g.* les réseaux de capteurs environnementaux. La difficulté réside cependant dans la synchronisation de l’émetteur et du récepteur pour assurer un rendez-vous. Une solution simple consiste à analyser l’entête des paquets présents dans le canal pour en connaître le destinataire et ensuite activer la démodulation complète s’il y a une correspondance avec l’adresse du récepteur. Toutefois, cette technique a un impact non-négligeable sur le bilan énergétique de la communication qu’il faut mettre en

perspective vis-à-vis des paramètres de l'Équation 2.14, notamment la consommation en mode actif. L'idéal serait donc de ne transmettre que lorsqu'il y a un changement de l'information, suggérant l'idée de communications asynchrones. Pour cela, une méthode repose sur l'utilisation de radios très faible consommation annexes dont l'unique fonction est d'activer un système plus performant seulement lorsqu'un transfert de données est requis (*wake-up radio*). Dans [32], Su *et al.* montre que cette dernière solution est la plus efficace en termes de consommation et de latence vis-à-vis d'une analyse d'entête. À titre d'exemple, dans le travail de Moazzeni *et al.* [33] la consommation d'un tel bloc est de $16,4 \mu\text{W}$ dans un mode d'écoute passive du canal et de $22,9 \mu\text{W}$ dans un mode d'identification de l'émetteur, comparée à celle d'un récepteur classique qui est en général de quelques milli-Watts.

2.3.3.4 Limitations des techniques d'adaptation actuelles

Ces mécanismes ont un fort potentiel pour réduire globalement la consommation d'un système de télécommunication radio mais ils présentent cependant plusieurs limitations. Pour commencer, les techniques d'adaptation de la puissance et du débit présentent un manque de flexibilité important dans le contexte d'un déploiement en réseau. En effet, elles sont avant tout adaptées à des communications point-à-point (*unicast*) dans lesquelles l'émetteur et le récepteur s'accordent pour définir un point de fonctionnement efficace. Toutefois, une grande partie des communications doit se faire dans un mode de diffusion, c'est-à-dire d'un émetteur vers plusieurs récepteurs (*multicast* ou *broadcast*). Dans cette situation, il est donc impossible de convenir d'un point de fonctionnement puisque chaque récepteur a son propre contexte. Par conséquent, le système s'adaptera à celui dont les contraintes sont les plus fortes, par exemple le récepteur le plus éloigné, réduisant ainsi l'efficacité totale du réseau si les autres nœuds sont eux beaucoup plus proches. Cette limitation motive dès lors une approche asymétrique pour l'adaptation de la communication, afin de découpler le fonctionnement de l'émetteur et du récepteur. De plus, la gestion protocolaire pour définir un point de fonctionnement commun aux deux parties induit une latence potentiellement importante dans la boucle de contrôle, impactant directement le temps de réaction du système. Il est par conséquent difficile de faire face à des variations localisées dans le temps et dans l'espace, *e.g.* l'apparition d'une interférence, avec un mécanisme d'adaptation de la puissance émise ou du débit, d'où l'intérêt d'une solution localisée et non répartie. Finalement, l'adaptation de la période d'activité présente un avantage important pour diminuer la consommation moyenne mais ne permet pas d'adapter les performances à la qualité du signal reçu lorsqu'il faut utiliser le transmetteur principal pour envoyer ou recevoir des données. C'est en fait une solution complémentaire à un système auto-adaptatif.

2.4 État de l'art des transmetteurs compatibles IEEE 802.15.4

La thèse s'oriente vers l'étude des télécommunications à très faible consommation pour des applications fortement contraintes sur leur autonomie et leur facteur de forme. La complexité matérielle des modems doit donc être faible afin d'atteindre ces objectifs, c'est pourquoi l'état de l'art s'est focalisé sur les systèmes compatibles IEEE 802.15.4 en particulier. Il présente dans cette partie à la fois les composants du marché et ceux issus de la recherche académique.

2.4.1 Composants disponibles sur le marché

Afin de donner un panorama des solutions existantes sur le marché, on propose de comparer quatre composants issus des principaux fabricants de semi-conducteurs, en commençant par le CC2520 de Texas Instrument [34]. Son architecture radiofréquence est à conversion directe offrant une puissance dissipée et une surface réduite. Le budget de liaison total est de 103 dB avec une puissance d'émission maximale de +5 dBm et une sensibilité de -98 dBm. Sa consommation en réception est de 18,5 mA et elle est entre 25,8 mA et 33,6 mA en émission suivant la puissance de sortie. Néanmoins, le composant possède trois modes d'économie d'énergie qui permettent de réduire la puissance dissipée en contrepartie d'une sensibilité plus faible ou d'une tenue en température de fonctionnement moins bonne, mais sans plus de précision. Enfin, en dehors de la puissance émise il ne propose pas d'autres types d'adaptation comme le débit. De façon similaire, le ADF7241 de Analog Devices [35] est construit sur une structure à conversion directe. Le budget de liaison est du même ordre de grandeur à 99,8 dB avec une sensibilité de -95 dBm et une puissance d'émission maximale de +4,8 dBm. Sa consommation en réception est de 19 mA et elle peut varier entre 16,5 mA et 21,5 mA côté émetteur selon la puissance de sortie, respectivement entre -20 dBm et +4,8 dBm. Le circuit permet donc l'adaptation de la puissance émise mais son débit de données est fixe, correspondant à celui de la norme.

Plus récemment, le MRF24XA de Microchip [36], qui utilise également une architecture à conversion directe, offre un budget de liaison plus flexible car il peut être ajusté à la fois via la puissance émise qui peut aller de -17,5 dBm à 0 dBm, et à la fois avec le débit de données qui peut aller de 250 kbit/s à 2 Mbit/s. Ainsi, la sensibilité s'étend de -103 dBm à -88 dBm en considérant un CFO nul et permet en contrepartie de réduire le temps actif de l'émetteur et du récepteur. La consommation maximale en émission est de 25 mA et elle est en réception active entre 15,5 mA à 16,5 mA selon le débit utilisé. Cependant, un mode d'économie d'énergie permet de réduire la consommation à 13,5 mA quand le récepteur est en écoute du canal. Il consiste à éteindre la partie numérique du modem, mesurer l'énergie du signal directement dans la chaîne analogique et s'en servir de réveil pour allumer le reste du circuit. Un point intéressant est que la couche MAC, partiellement implémentée en matériel, permet de gérer automatiquement le débit de données pour l'acquiescement en fonction de l'énergie du paquet reçu.

Pour finir, le AT86RF233 de Atmel [37] est sans doute le circuit du commerce le plus abouti avec toujours une architecture à conversion directe. Le budget de liaison peut être au maximum de 105 dB avec une puissance émise de +4 dBm sachant qu'elle peut être abaissée jusqu'à -17 dBm. Le composant dispose aussi de plusieurs débits tout comme celui de Microchip, permettant de réduire le temps de transmission en contrepartie d'une plus faible sensibilité. Sa consommation en réception est de 11,8 mA et elle est au maximum de 13,8 mA en émission. Un facteur important est le grand nombre de mécanismes d'adaptation dans le circuit qui servent à diminuer sa puissance dissipée (*Smart Reduced Power Consumption Techniques - SRPC*), récapitulés dans [38]. Parmi les plus notables, il y a tout d'abord le contrôle automatique de la puissance d'émission (*Automated TX Power Handling - TPH*) qui repose sur la mesure de l'énergie des paquets reçus pour adapter le niveau. Ainsi, la consommation de l'émetteur peut passer de 13,8 mA avec +4 dBm à 7,2 mA avec -17 dBm. Un autre système permet de périodiser l'écoute du canal dans l'attente d'un paquet (*Smart Receiving Technology - SRT*) ce qui diminue

de 1 dB la sensibilité mais permet de réduire jusqu'à 50 % la consommation suivant les conditions environnementales. Ensuite, il est également possible d'abaisser le seuil de déclenchement de la démodulation (*Extended Receiving Desensitizing* - ERD) ce qui a pour effet de dégrader la sensibilité du récepteur. Elle passe alors de -101 dBm à -49 dBm pour une diminution de la consommation de 11,8 mA à 8,5 mA, qui peut être encore plus réduite avec la SRT. Enfin, un filtrage des adresses (*PAN Address Match Recognition* - PAM) permet de mettre en mode veille le récepteur si l'entête du paquet reçu lui indique que le contenu ne lui est pas destiné.

TABLE 2.3 – Circuits du marché compatible IEEE 802.15.4.

Circuit	Sensibilité	Consommation		Adaptation		
		T_x	R_x	T_x	$T_x + R_x$	R_x
[34] CC2520	-98 dBm	25,8 mA (0 dBm)	18,5 mA	Oui	Non	Oui
[35] ADF7241	-95 dBm	21,5 mA (3 dBm)	19,0 mA	Oui	Non	Non
[36] MRF24XA	-95 dBm	25,0 mA (0 dBm)	15,5 mA	Oui	Oui	Non
[37] AT86RF233	-101 dBm	13,8 mA (4 dBm)	8,5-11,8 mA	Oui	Oui	Oui

En s'intéressant uniquement aux composants du marché, on se rend rapidement compte que la consommation atteint une barrière de l'ordre de la dizaine de milli-Ampères que ce soit en émission ou en réception, dû notamment aux technologies matures utilisées. L'ensemble des circuits propose une puissance d'émission configurable mais qui n'est pas systématiquement gérée par la couche MAC de manière automatique. Certains offrent également plusieurs débits, impliquant néanmoins une adaptation de l'émetteur et du récepteur pour fonctionner. De toute cette liste, le AT86RF233 reste le produit le plus avancé avec une consommation qui se démarque par rapport aux autres circuits tout en ayant la meilleure sensibilité. De plus, il propose de nombreuses techniques de réduction de la consommation aussi bien côté émetteur que récepteur ce qui permet d'adapter le composant aux conditions de fonctionnement.

2.4.2 Travaux issus de la recherche académique

De la même façon, on propose de comparer cinq travaux issus de la recherche académique en commençant par le circuit de Kluge *et al.* présenté dans [16]. Il est basé sur une architecture à faible fréquence intermédiaire pour la réception tandis que l'émission est réalisée par synthèse directe puisque la modulation IEEE 802.15.4 s'apparente à une modulation de fréquence. Au final il offre un budget de liaison de 104 dB avec une sensibilité de -101 dBm et une puissance de sortie fixée à +3 dBm. Sa consommation en technologie CMOS 180 nm est de 14,7 mA en réception et 15,7 mA en émission avec une répartition équitable entre l'analogique, le numérique et la synthèse de fréquence (PLL). En revanche, il ne propose aucun mécanismes d'adaptation pour réduire la consommation. Assez proche, le travail de Retz *et al.* dans [39] montre un transmetteur à conversion directe cette fois avec un budget de liaison maximum de 101 dB, correspondant à une sensibilité de -96 dBm et une puissance d'émission de +5 dBm. La consommation, là encore en technologie CMOS 180 nm, est de 16,8 mA en réception et de 18 mA en émission en

considérant une puissance de sortie de +3 dBm. Enfin, le circuit introduit dans [17] par Bernier *et al.* utilise une architecture à conversion directe avec un budget de liaison plus réduit à hauteur de 81 dB, directement égal à la sensibilité du récepteur. En revanche la consommation est nettement plus faible que les précédents composants en étant de 4,5 mA en réception et 6,75 mA en émission avec une technologie CMOS 130 nm. Plus précisément, la partie numérique consomme 480 μ A côté récepteur et 250 μ A côté émetteur grâce à une architecture à très faible complexité, basée sur une démodulation non-cohérente du signal. La partie radio consomme quant à elle 650 μ A en réception et 3,1 mA en émission. Ainsi, le problème de la consommation est traité par une optimisation du matériel à la conception et non par une adaptation dynamique.

Cette stratégie est poussée à l'extrême dans le travail de Bachmann *et al.* dans [18] qui présente un modem numérique compatible IEEE 802.15.1/4/6 avec un maximum de partage des ressources pour la démodulation des différentes normes. Le circuit fabriqué en technologie CMOS 40 nm ne consomme alors que 243 μ A pour le 802.15.1, 270 μ A pour le 802.15.4 et 189 μ A pour le 802.15.6, avec une sensibilité respective de -98 dBm, -101 dBm et -96 dBm en considérant la chaîne radio présentée par Liu *et al.* dans [40]. Au total, 93 % de la partie réception, soit 55 % de la surface totale, est ré-utilisée pour les trois normes. La réduction de l'énergie dans ce composant n'est donc pas faite par une adaptation du système mais par une re-utilisation massive du matériel dans plusieurs fonctions, réduisant la complexité du circuit.

À l'opposé, Dwivedi *et al.* propose dans [41] une architecture de modem numérique adaptatif basé essentiellement sur la reconfiguration de la fréquence d'échantillonnage des ADC et la quantification des données dans les traitements. Le but des auteurs est alors de minimiser la consommation en fonction d'une estimation du SINR à l'entrée du récepteur. Les résultats montre que pour une technologie CMOS 130 nm, le système permet de réduire la consommation de 3,3 mW à 0,49 mW dans les cas les plus favorables, correspondant respectivement à une résolution de 8-bit à 15 MS/s et une résolution de 1-bit à 2 MS/s. En revanche, la complexité matérielle est très élevée avec environ 606 kcellules logiques dans le modem.

TABLE 2.4 – Circuits expérimentaux compatible IEEE 802.15.4.

Circuit	Sensibilité	Consommation		Adaptation		
		T_x	R_x	T_x	$T_x + R_x$	R_x
[16] Kluge <i>et al.</i>	-101 dBm	15,7 mA (3 dBm)	14,7 mA	Non	Non	Non
[17] Bernier <i>et al.</i>	-81 dBm	3,38 mA (0 dBm)	1,12 mA	Non	Non	Non
[39] Retz <i>et al.</i>	-96 dBm	18,0 mA (3 dBm)	16,8 mA	Oui	Non	Non
[41] Dwivedi <i>et al.</i>	n/a	n/a	0,4-2,7 mA	n/a	n/a	Oui
[18] Bachmann <i>et al.</i>	n/a	0,11 mA	0,27 mA	Non	Non	Non

Concernant les circuits issus de la recherche académique, on retrouve donc les mêmes ordres de grandeurs pour la consommation même si certains se démarquent comme dans [17]. Il ressort aussi assez nettement que la consommation est principalement causée par la partie analogique et la synthèse de fréquence. Toutefois, deux travaux se distinguent avec ceux de Bachmann *et al.*

dans [18] et de Dwivedi *et al.* dans [41] qui proposent deux alternatives aux méthodes classiques de réduction de la consommation, à savoir l'unification et l'adaptation du matériel.

2.4.3 Limitations des transmetteurs actuels

La première constatation qui ressort de cet état de l'art est que la consommation est principalement définie par la technologie utilisée. Les parties numériques peuvent facilement bénéficier de l'effet d'échelle pour la diminuer, comme c'est le cas dans le travail de Bachmann *et al.*, mais c'est beaucoup moins le cas pour la partie analogique. Un travail sur l'architecture et l'implémentation radiofréquence est donc essentiel pour passer ce cap et atteindre des consommations en dessous du milli-Watt. Concernant les mécanismes d'adaptation, la sélection de la puissance d'émission est une technique clairement implantée et très efficace même si elle manque de flexibilité comme cela a déjà été dit. La configuration du débit de données devient aussi courant et permet d'économiser beaucoup d'énergie en réduisant le temps de transmission. Toutefois la problématique du contrôle n'est pas toujours traitée avec ces deux actionneurs même si certains mécanismes existent dans les circuits du commerce, notamment le AT86RF233.

2.5 Résumé

Les télécommunications sans-fil sont couramment utilisées dans les réseaux d'objets connectés grâce à leur capacité à se propager librement dans l'espace. Elles permettent donc un large déploiement tout en simplifiant l'installation et en réduisant le coût. Néanmoins, la transmission dans un canal comme l'air est une source de variabilité importante de la qualité du signal reçu, impliquant des contraintes plus ou moins fortes pour garantir le même service. Or, cette problématique est la plupart du temps compensée par une conception pire cas qui implique par définition une efficacité énergétique faible quand les conditions de fonctionnement sont favorables. Pour palier à cette limitation, des mécanismes d'adaptation permettent de réduire la consommation du transmetteur selon les contraintes réelles comme la puissance du signal vis-à-vis de celle du bruit. Les composants du marché ou issus de la recherche académique en proposent un certain nombre mais la majorité sont conçus pour fonctionner uniquement entre deux nœuds, contraignant fortement l'adaptation dans un contexte où les communications peuvent se faire en mode de diffusion. L'adaptation côté récepteur, indépendante de l'émetteur, est donc une piste intéressante sur laquelle la suite du manuscrit s'oriente. On se focalise également sur le modem numérique, en considérant que des efforts seront fait en parallèle dans l'implémentation de la partie analogique pour aligner les consommations sur un même ordre de grandeur.

Modem IEEE 802.15.4 Non-Cohérent Reconfigurable en Sensibilité

La consommation d'un émetteur radio est en générale élevée à cause de l'amplificateur de sortie qui est utilisé pour augmenter simplement le budget de liaison. Elle peut néanmoins être abaissée via le contrôle de la puissance émise si les conditions de transmissions y sont favorables, par exemple si la portée nécessaire est courte. Toutefois, ce mécanisme implique une reconfiguration point-à-point qui peut être pénalisante dans certaines situations déjà évoquées, c'est pourquoi notre proposition est d'adapter le récepteur plutôt que l'émetteur dont la complexité matérielle est faible. Pour cela, les approches classiques consistent principalement à dégrader l'implémentation matérielle des calculs au détriment d'un facteur de bruit plus élevé, qui entraîne *in fine* une sensibilité moins bonne. Par exemple, la quantification des échantillons peut être réduite mais les traitements nécessitent en contrepartie un SNR plus élevé pour garantir la même Qualité-de-Service. Notre étude propose quant à elle une solution orthogonale en essayant de minimiser le nombre d'opérations à effectuer en bande de base pour démoduler le signal reçu. Cette idée est principalement motivée par la très faible complexité des modems actuellement, qui rend difficile toute simplification supplémentaire des opérateurs. Le but est donc de dégrader le fonctionnement des algorithmes de façon contrôlée pour adapter dynamiquement la charge de calcul du circuit aux contraintes réelles de la communication.

Ce chapitre introduit d'abord la couche physique spécifique à la norme IEEE 802.15.4 sur laquelle l'étude s'est focalisée. Il explique ensuite le fonctionnement des algorithmes de traitement qui sont utilisés pour la démodulation, incluant la synchronisation du signal et le décodage des données, puis donne les caractéristiques de performance qui en découle. Enfin, il présente les approches considérées pour modifier la sensibilité du modem en réduisant la quantité de calculs à effectuer en bande de base, ce qui laisse espérer une baisse de la consommation.

3.1 Couche physique de la norme IEEE 802.15.4 étudiée

La norme IEEE 802.15.4 pour les WPANs définit les deux couches basses du modèle OSI, c'est-à-dire un protocole de contrôle d'accès au support (*Medium Access Control* - MAC) ainsi que plusieurs couches d'interface physique (*Physical* - PHY) qui exploitent différentes bandes de fréquence avec une déclinaison de débits et de modulations. À titre d'information, ce travail s'est basé sur la version amendée en 2011 [42] qui a depuis connu plusieurs évolutions. Cette partie présente en particulier la couche physique dédiée à la bande ISM à 2,45 GHz qui a été considérée pour la suite en raison de sa large utilisation dans le monde.

3.1.1 Spécifications générales

La couche physique étudiée offre un débit binaire de 250 kbit/s et doit garantir un BER inférieur à $6,25 \times 10^{-5}$ avec une sensibilité minimum de -85 dBm, considérant des paquets de 20 octets. La puissance émise doit quant à elle être supérieure à -3 dBm avec une limite haute de +20 dBm imposée par la réglementation de la bande ISM. Le spectre de 100 MHz est divisé en 16 canaux de 5 MHz chacun permettant 16 communications en parallèle. D'un point de vue protocolaire, les trames de la couche PHY sont constituées de 4 champs :

1. Un préambule de synchronisation contenant 4 octets (*Synchronization Header* - SHR)
2. Un délimiteur de début de trame de 1 octet (*Start of Frame Delimiter* - SFD)
3. Un en-tête de paquet de 1 octet contenant la taille des données (*PHY Header* - PHR)
4. Un champ de données contenant au maximum 127 octets (*PHY Service Data Unit* - PSDU)

3.1.2 Modulation O-QPSK avec étalement de spectre par DSSS

L'étalement de spectre (*spread spectrum*) est une étape précédant la modulation physique qui consiste à augmenter la rapidité de modulation du signal utile et par conséquent sa bande passante. Supposant que l'énergie par bit de données est constante, son spectre est alors étalé dans le domaine fréquentiel comme le montre la Figure 3.1(a) ci-dessous. L'intérêt se révèle ensuite au moment de la démodulation, qui consiste à accomplir l'opération inverse pour concentrer à

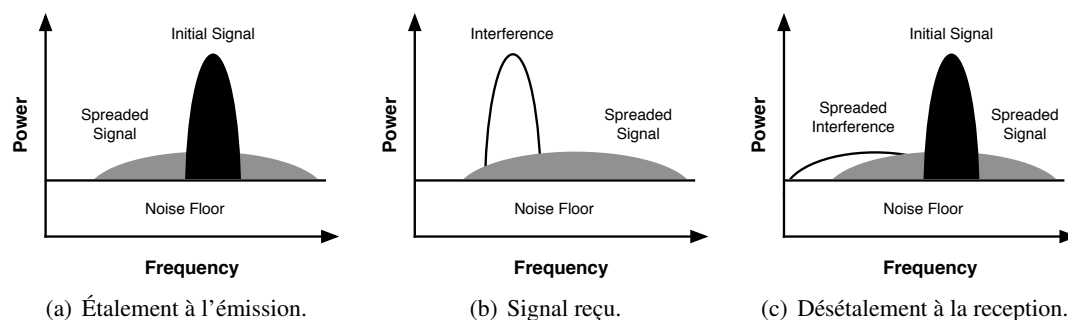


FIGURE 3.1 – Principe de fonctionnement de l'étalement de spectre.

nouveau l'énergie du signal original, tel qu'illustré dans la Figure 3.1(c). Simultanément, les signaux indésirables présents dans la bande passante du récepteur sont à leur tour étalés, permettant ainsi de rendre la transmission robuste notamment vis-à-vis des interférences provenant d'autres communications, comme c'est illustré dans les Figures 3.1(b) et 3.1(c).

Dans le cas de la norme IEEE 802.15.4, la technique d'étalement de spectre est également exploitée pour coder directement l'information, en associant les symboles de données à des séquences d'étalement qui leur sont propres (*Direct Spread Spectrum Sequences - DSSS*). Plus particulièrement, ces séquences sont par construction quasi-orthogonales, c'est-à-dire que leurs produits d'intercorrélations est théoriquement nul, rendant possible le désétalement des séquences individuellement les unes des autres. C'est donc un moyen très simple de moduler et démoduler le signal en faisant abstraction de la modulation physique réelle. Effectivement, il suffit de tester chacune des clés de désétalement pour identifier l'information émise. En pratique, les données sont associées à des symboles de 4 bits, résultant en 16 séquences de 32 chips, *i.e.* bits de modulation. Celles-ci sont établies à partir de rotations et d'inversions d'un même code pseudo-aléatoire pour faciliter leur génération. Plus précisément, les séquences numérotées de 0 à 7 sont obtenues par une rotation de 4 chips vers la droite de la séquence précédente et les séquences 8 à 15 reprennent les séquences 0 à 7 mais en inversant les chips impaires.

La modulation physique du signal est assurée par une modulation de phase en quadrature dont les changements d'états sur les voies I(t) et Q(t) sont décalés d'une demi-période symbole l'un de l'autre (*Offset-Quadrature Phase Shift Keying - O-QPSK*). Cette technique permet de limiter les variations de phases à une plage de $\pm 90^\circ$ alors qu'elles peuvent être de $\pm 180^\circ$ dans une QPSK classique, *i.e.* sans décalage. En effet, puisque les chips changent alternativement sur les voies en quadrature, il n'y a par construction aucune transition possible qui passe par le centre de la constellation, comme le montre la Figure 3.2. L'avantage est de diminuer la taille des lobes fréquentiels du signal en minimisant les discontinuités dans sa phase et donc de restreindre son spectre. En pratique, les chips pairs sont transmis sur la voie I(t) et les chips impairs sur la voie Q(t) du modulateur complexe. Les impulsions sont ensuite mises en forme via un filtre d'émission dont la réponse impulsionnelle est un demi-sinus.

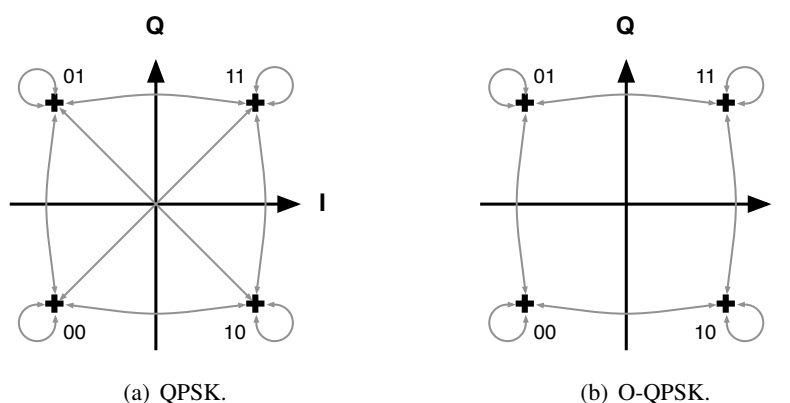


FIGURE 3.2 – Représentation I/Q des transitions possibles en modulation QPSK et O-QPSK.

3.2 Algorithmes de traitement du signal pour la démodulation

La chaîne de traitement pour la démodulation du signal se résume en quatre étapes qui sont indiquées dans la Figure 3.3. Pour diminuer la complexité matérielle du modem et ainsi directement sa consommation, une approche non-cohérente, *i.e.* sans synchronisation de la phase du signal, est utilisée. Ce mode de fonctionnement est très bien adapté à la technique DSSS puisque la procédure consiste uniquement à détecter quelle séquence est reçue en la corrélant avec tous les cas possibles pour récupérer les données. Afin d’avoir un aperçu de la chaîne de démodulation, cette partie introduit les algorithmes de traitement qui sont exploités.

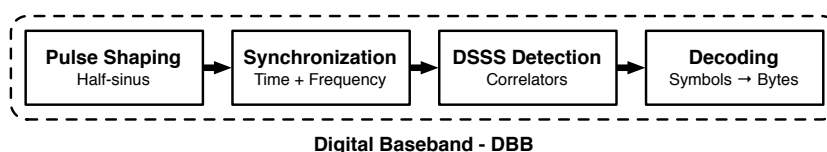


FIGURE 3.3 – Chaîne de démodulation IEEE 802.15.4 originale.

3.2.1 Détection non-cohérente des séquences d'étalement

L'essentiel du traitement pour la démodulation repose sur l'identification des séquences d'étalement reçues, aussi bien pour la synchronisation du signal que pour le décodage des données. Formellement, c'est un problème de détection non-cohérente de signaux orthogonaux M -aire dans un canal AWGN [43] appliqué à la norme IEEE 802.15.4 ($M = 16$).

3.2.1.1 Principe théorique

De façon élémentaire, la détection consiste à effectuer une intercorrélation avec une référence du motif recherché, *i.e.* une autocorrélation, dont l'énergie est comparée à un seuil pour décider de la présence ou non du signal (*hard-decision*). Ce cas simple peut ensuite être étendu à la détection d'un motif parmi M autres en prenant la décision non plus par rapport à un seuil mais par rapport à l'énergie maximale parmi les M corrélations (*soft-decision*). Mathématiquement, la formulation d'un tel détecteur t_i est donnée par l'Équation 3.1, avec $r(k)$ le signal et $u_i^*(k)$ le conjugué complexe du motif recherché. Seulement le module est pris en compte pour ne pas être dépendant de la phase du signal, il faut imaginer que la constellation dans le plan complexe est repliée dans un seul cadran. Un décalage de phase n'a donc pas d'impact sur le résultat de la détection. En revanche, l'amplitude du signal doit être constante.

$$t_i = \left| \sum_{k=1}^{32} r(k)u_i^*(k) \right| \quad i \in \{1, 2, \dots, M\} \quad (3.1)$$

La probabilité d'erreurs associée est donnée dans l'Équation 3.2 et dépend du nombre de signaux M à distinguer ainsi que du SNR par bit. Sans refaire la démonstration de Proakis *et al.* dans [43], elle est calculée en fonction de la probabilité que l'énergie de l'autocorrélation, définie

par une distribution de *Rice*¹, soit inférieure à celle des $M-1$ produits d'intercorrélations, définie par des distributions de *Rayleigh*², supposant que les signaux sont orthogonaux. En d'autres termes, il y a une erreur de détection lorsque la variation aléatoire du bruit est plus forte que la distance séparant l'énergie des deux plus hautes corrélations.

$$\text{BER}_M = \frac{M}{2(M-1)} \sum_{n=1}^{M-1} (-1)^{n+1} \binom{M-1}{n} \frac{1}{n+1} e^{-\frac{n}{n+1} k \frac{E_b}{N_0}} \quad (3.2)$$

3.2.1.2 Application à la norme IEEE 802.15.4

Contrairement au cas théorique, le produit d'intercorrélations entre deux séquences d'étalement n'est pas nul puisque les contraintes d'implémentations forcent l'utilisation de signaux uniquement quasi-orthogonaux. Ainsi, la probabilité d'erreurs dépend de l'amplitude relative de plusieurs distributions de *Rice*, l'une centrée sur l'énergie du produit d'autocorrélations et les autres centrées sur les produits d'intercorrélations. Les performances atteignables sont donc fonction de la distance de séparation entre les signaux en plus de leur amplitude, qui permet elle d'augmenter le SNR à la sortie de la détection. Concrètement, pour l'ensemble des séquences d'étalement la valeur d'autocorrélations est de $(32 \times D)^2$ avec une distance minimale de $960 \times D^2$, supposant des échantillons d'amplitude D . La conséquence directe est une dégradation du taux de mauvaise détection à niveau de bruit équivalent par rapport au cas théorique. En d'autres termes, la démodulation IEEE 802.15.4 nécessite 2 dB supplémentaire comparé à la démodulation non-cohérente théorique, comme indiqué dans la Figure 3.4.

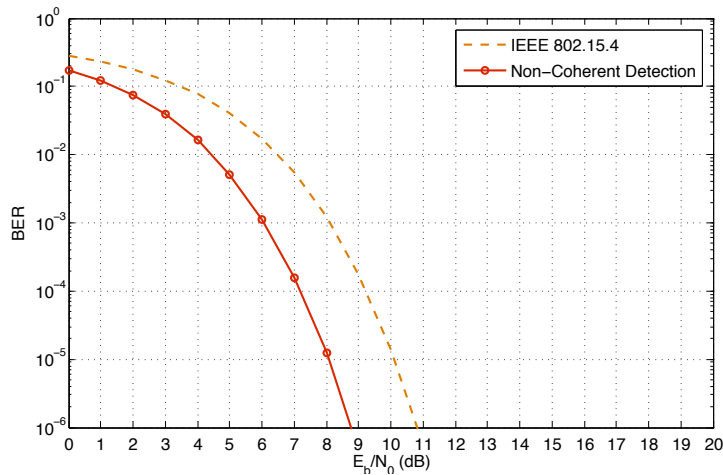


FIGURE 3.4 – Comparaison du BER théorique avec celui de l'IEEE 802.15.4 (cas idéal).

1. Distribution de *Rice* : amplitude globale de deux variables *Gaussienne* centrées sur une valeur non-nulle.
2. Distribution de *Rayleigh* : amplitude globale de deux variables *Gaussienne* centrées sur zéro.

3.2.2 Synchronisation temporelle du signal

Pour rappel, la synchronisation temporelle permet d'aligner l'instant d'échantillonnage sur les impulsions du signal afin de maximiser le SNR des échantillons. Dans le cas de la norme IEEE 802.15.4 elle est aidée, c'est-à-dire qu'une partie du signal est transmise spécifiquement pour la réaliser en exploitant à nouveau le principe de la détection non-cohérente.

3.2.2.1 Principe théorique

Le principe de la synchronisation temporelle est d'effectuer la détection non-cohérente des symboles du préambule (SHR) de façon glissante et non séquentielle. Le prérequis essentiel est que le signal doit présenter une bonne propriété d'autocorrélation, c'est-à-dire que le pic d'énergie en sortie doit être maximum en cas d'alignement puis réduire rapidement si l'écart est supérieur à quelques échantillons. À partir de là, il est possible de déterminer précisément à quel instant la fenêtre de corrélation est alignée sur la période du signal et donc ajuster l'instant d'échantillonnage. Généralement, cette détection est réalisée sur plusieurs symboles de synchronisation successifs pour améliorer la précision. En outre, plus la fréquence d'échantillonnage est haute et meilleure est la synchronisation puisque l'alignement peut être plus précis.

3.2.2.2 Application à la norme IEEE 802.15.4

Dans le cas de l'IEEE 802.15.4, le préambule SHR consiste à répéter 8 fois une même séquence d'étalement. Comme précisé précédemment, la synchronisation est rendue possible grâce à sa bonne propriété d'autocorrélation, dont le motif est donné dans la Figure 3.5. En effet, le pic est obtenu ponctuellement ce qui permet de localiser précisément l'alignement de la fenêtre de corrélation avec la séquence. En revanche à l'inverse, si le décalage est supérieur à une période chip T_c , soit 4 échantillons ici, le produit de corrélation est quasi-nul, c'est pourquoi la synchronisation temporelle doit présenter une erreur d'alignement résiduelle inférieure à la durée d'une impulsion pour ne pas dégrader les performances de la détection.

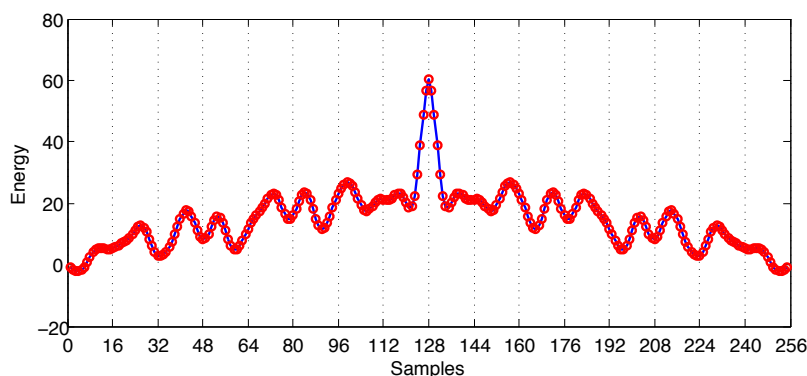


FIGURE 3.5 – Fonction d'autocorrélation de la séquence de synchronisation.

En pratique, le signal modulé au débit chip est échantillonné à une fréquence $F_s = R \times F_c$ où R est le coefficient de sur-échantillonnage et F_c le débit chip. De façon imagée, au lieu de considérer un seul peigne de Dirac pour faire l'acquisition du signal, on en considère R décalés de T_s la période d'échantillonnage. Le but de la synchronisation est alors de choisir celui qui se rapproche au mieux des pics de corrélations, *i.e.* qui maximise le SNR des impulsions, pour servir de référence à l'horloge du démodulateur. Par exemple, en choisissant 4 échantillons par chip comme dans la Figure 3.5 soit une fréquence d'échantillonnage de 8 MS/s, une erreur inférieure à ± 1 échantillon entraîne une dégradation faible du SNR pour un BER donné, comme le montre la Figure 3.6. On comprend ainsi facilement que plus le pas d'acquisition est fin et plus la synchronisation peut être précise, en contrepartie d'une charge de calcul plus élevée durant cette période du traitement, proportionnelle au paramètre R .

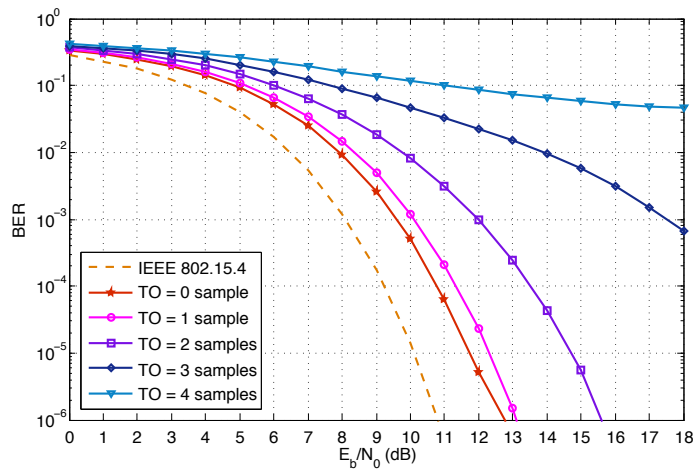


FIGURE 3.6 – BER de l'IEEE 802.15.4 avec une erreur de synchronisation temporelle (8 MS/s).

Pour rendre la décision sur l'instant d'acquisition plus robuste vis-à-vis du bruit, les corrélations successives du préambule sont cumulées au débit symbole, soit avec une périodicité de $32 \times R$ échantillons, à l'aide d'un filtre à réponse impulsionnelle infinie (*Infinite Impulse Response* - IIR). Puisqu'il s'agit ici d'une détection pure, il est nécessaire de définir également un seuil au delà duquel la décision de synchronisation des horloges sera prise. Une manière flexible d'accomplir cela est d'utiliser un niveau adaptatif calculé de la même façon à partir d'un filtre IIR mais avec une période d'accumulation inférieure à celle de la période symbole. Ce faible décalage permet d'obtenir une valeur moyenne proportionnelle à l'amplitude des corrélations et située à la même position que les pics à détecter. Ainsi, il est possible de faire une synchronisation à gros grain à partir d'un seuil fixe pour détecter le préambule puis utiliser le seuil adaptatif pour localiser précisément la position des pics de corrélation.

3.2.3 Synchronisation fréquentielle du signal

La synchronisation fréquentielle permet de corriger l'écart de la fréquence porteuse vis-à-vis de celle de l'oscillateur local côté récepteur (CFO). Le but est de limiter la rotation de la

constellation dans le plan complexe durant la démodulation d'un paquet pour maintenir une phase quasi-constante et assurer une bonne détection des symboles. Contrairement à la synchronisation temporelle qui effectue un unique recalage au début de la démodulation, elle implique une estimation de l'écart de fréquence puis une correction de chaque échantillon.

3.2.3.1 Principe théorique

La première étape de la synchronisation fréquentielle est d'estimer la valeur du CFO, correspondant à la fréquence résiduelle du signal modulé en bande de base $s_{BB}(t)$ qui devrait être nulle. De façon imagée, il s'agit en fait de mesurer la vitesse de rotation de la constellation dans le plan complexe. Pour ce faire, la méthode la plus simple est de mesurer le déphasage subi par des points de modulation supposés identiques, *i.e.* ayant les mêmes coordonnées, qui se succèdent sur une période donnée T , par exemple entre deux échantillons durant un préambule de synchronisation. Mathématiquement, le produit conjugué de deux nombres complexes (produit *Hermitian*) donné dans l'Équation 3.3, permet d'isoler cet écart de phase en éliminant le terme temporel t de l'expression du signal. Ainsi, l'argument ne dépend plus que de l'intervalle de temps séparant les deux points de modulation et de la fréquence.

$$\begin{aligned} s_{BB}(t) &= Ae^{j2\pi ft + \varphi} \times Be^{-j2\pi f(t+T) - \varphi} \\ &= ABe^{-j2\pi fT} \end{aligned} \quad (3.3)$$

Une fois l'estimation faite, la seconde étape consiste à modifier la phase de chaque échantillon pour ramener les points de modulation à leur coordonnées initiales, c'est-à-dire compenser la rotation de la constellation pour translater virtuellement le signal en bande de base.

3.2.3.2 Application à la norme IEEE 802.15.4

La norme IEEE 802.15.4 impose qu'une implémentation compatible puisse fonctionner correctement avec un CFO maximum de ± 40 ppm soit ± 80 ppm si on considère l'ensemble émetteur-récepteur, équivalent à ± 196 kHz en termes de fréquence. Pour relâcher les contraintes sur l'implémentation, une synchronisation à gros grain est préférée en considérant qu'une erreur résiduelle de fréquence peut être tolérée. En effet, la Figure 3.7 montre qu'un écart inférieur à $\pm 12,25$ kHz entraîne une augmentation du SNR requis pour la démodulation de seulement 0,3 dB pour un BER déterminé. Cette valeur est cependant fixée arbitrairement et il est possible de l'ajuster en fonction du compromis entre la granularité de la synchronisation et le facteur de bruit de la démodulation pour optimiser *in extremis* la complexité du modem numérique.

Concernant l'estimation du CFO, le produit *Hermitian* est appliqué entre les valeurs des corrélations partielles au niveau chip, supposant que la synchronisation temporelle est acquise. Elles permettent de redresser au préalable le signal sur les voies I(t) et Q(t) et ainsi former une suite de points de modulation identiques dans le plan complexe, séparés d'une période T égale à $2 \times R$. Les produits conjugués sont ensuite sommés sur une séquence d'étalement complète pour

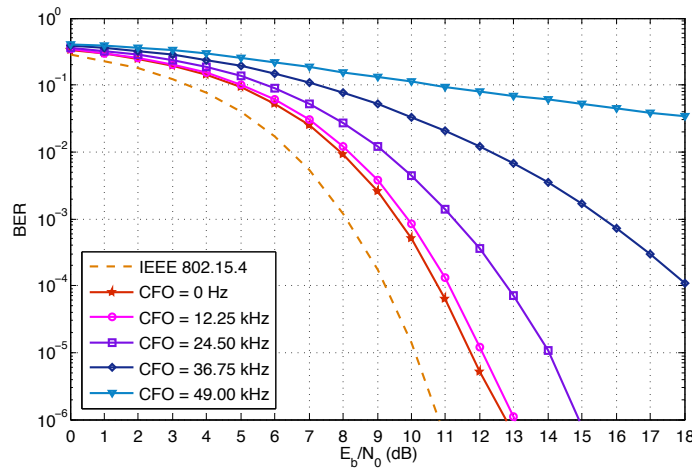


FIGURE 3.7 – BER de l'IEEE 802.15.4 avec une erreur de synchronisation fréquentielle.

rendre l'estimation moins sensible au bruit. L'amplitude relative des parties réelles et imaginaires sont alors comparées pour en déduire la valeur approximative de l'écart de fréquence en fonction de relations linéaires entre elles. Concrètement, plus le ratio entre la partie réelle et la partie imaginaire est faible et plus l'amplitude de l'écart de fréquence est élevée. De plus, le signe du CFO est égal au signe de la partie imaginaire, indiquant le sens de la rotation.

La correction consiste alors à appliquer un déphasage sur chaque échantillon. Étant donné que la synchronisation se fait à gros grain, elle ne permet pas de compenser totalement le mouvement mais de le réduire de sorte à ce qu'un symbole de modulation reste dans la même portion du plan complexe durant toute la durée d'un paquet de taille maximale. En effet, le but est de maintenir la phase relative entre les points de la constellation pour ne pas fausser la détection entre le début et la fin de la démodulation. Concrètement, des valeurs fixes de correction sont établies et permettent de limiter la rotation de chaque point à $\pm 45^\circ$ suivant la valeur estimée précédemment, ce qui correspond à un écart de fréquence résiduel inférieur à ± 15 kHz.

3.3 Étude de la démodulation reconfigurable en sensibilité

En s'appuyant sur la chaîne de démodulation présentée précédemment, la thèse propose une méthode de traitement reconfigurable qui consiste à dégrader la détection pour réduire la sensibilité du récepteur. Ainsi, il est possible d'ajuster le budget de liaison en fonction de l'atténuation réelle du signal. Le but sous-jacent de cette technique est de réduire la taille des corrélations à calculer lors de la détection non-cohérente des séquences d'étalement reçues, afin d'abaisser l'activité interne du modem. Ce positionnement se justifie par la faible complexité des opérateurs arithmétiques nécessaires pour l'implémentation de ce type de démodulateur, limitant les degrés de liberté si on s'intéresse uniquement à la précision des calculs par exemple. L'objectif est donc plus précisément d'introduire une réduction du flux d'échantillons en amont de la détection, comme indiquée dans la Figure 3.8, qui permet de raccourcir les séquences d'étalement et ainsi diminuer le gain de traitement. Cette idée rejoint le travail de Dwivedi *et al.* dans [41]

puisque leur but est de faire varier la fréquence d'échantillonnage du signal en fonction du SINR à l'entrée du récepteur pour ajuster ses performances. Néanmoins, la limite basse de fonctionnement reste théoriquement optimale étant donné que chaque élément d'information, c'est-à-dire l'intégralité des chips, est pris en compte. Avec notre proposition en revanche, le signal est transformé sous la forme d'un vecteur de taille inférieure à celle des séquences d'étalement, ce qui permet justement d'exploiter la chaîne de traitement dans un mode encore plus dégradé. Dans cette optique, la première approche étudiée consiste à compresser les séquences d'étalement et faire les calculs sur les données compressées. La seconde consiste quant à elle à échantillonner partiellement le signal pour n'effectuer que des corrélations partielles. Cette partie présente donc ces deux approches et démontre leur faisabilité pour reconfigurer la sensibilité.

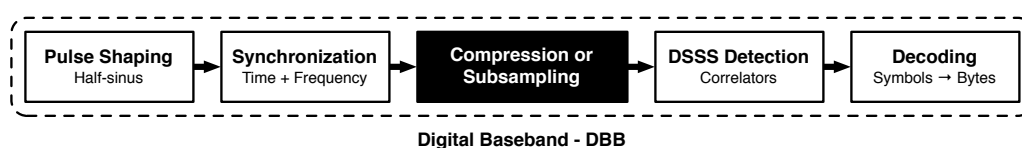


FIGURE 3.8 – Chaîne de démodulation proposée pour dégrader le gain de désétalement.

3.3.1 Étude de l'échantillonnage compressif

La théorie de l'échantillonnage compressif (*Compressive Sampling* - CS) est fondée sur la connaissance *a priori* de la structure de l'information au sein d'un signal pour en réduire la dimension, comme l'explique Candes *et al.* dans [44]. Plus précisément, elle émet l'idée qu'un signal parcimonieux, *i.e.* pouvant être représenté avec une quantité réduite de composantes non-nulles, peut être échantillonné avec un nombre de coefficients très inférieur à sa taille originale. Par exemple, un signal sinusoïdal nécessite dans le domaine temporel une infinité de points pour être décrit mais il peut toutefois être caractérisé par une seule raie dans le domaine fréquentiel. D'après le théorème de *Shannon-Nyquist*, la discrétisation optimale de ce signal implique un taux d'échantillonnage égal au double de la plus haute fréquence du spectre en question, indépendamment de l'occupation réelle. Graphiquement, cette contrainte est facilement interprétable car elle évite un repliement sur la bande d'intérêt. En revanche, la technique du CS exploite le fait qu'une sinusoïde est parcimonieuse dans le domaine fréquentiel pour l'échantillonner avec un nombre de points très inférieur à sa dimension, tout en garantissant *in extremis* une reconstruction parfaite. En pratique, cette technique présente notamment deux intérêts. Le premier est de pouvoir capturer l'information utile contenue dans un très large spectre à partir de convertisseurs dont la fréquence d'échantillonnage est limitée, tel qu'étudié par Abari *et al.* dans [45]. Le second est de réduire la bande passante d'un signal, *i.e.* notre cas, comme le propose Chen *et al.* dans [46] pour des communications sans-fil à faible consommation.

3.3.1.1 Principe théorique

Plus formellement, un signal s de dimension N est considéré parcimonieux d'ordre K s'il peut être représenté quasi-intégralement dans un espace Ψ avec $K \ll N$ coefficients α_i non-nuls. Sous cette condition, le processus d'échantillonnage peut être réalisé en effectuant une mesure

linéaire y de dimension L du signal s via une matrice de projection Φ de taille $L \times N$ avec $L \ll N$, telle qu'exprimée dans l'Équation 3.4. En d'autres termes, elle transpose linéairement un vecteur de grande dimension en un vecteur de faible dimension, correspondant à la compression.

$$y = \Phi s \quad \text{avec} \quad s = \Psi \times [\alpha_0 \ \alpha_1 \ \dots \ \alpha_i] \quad (3.4)$$

La reconstruction parfaite du signal à partir du vecteur compressé nécessite en revanche que cette transformation maintienne ou du moins préserve suffisamment la structure de l'information présente dans le vecteur original. Cette condition est exprimée par la propriété d'isométrie restreinte (*Restricted Isometry Property* - RIP) qui garantit qu'une matrice de projection Φ est capable de compresser correctement l'ensemble des signaux parcimonieux s_i d'ordre K . Concrètement, un échantillonnage compressif respecte la RIP si l'Équation 3.5 est vérifiée pour tout s_i avec $\delta \in [0, 1]$, ce qui équivaut à dire que la projection par la matrice Φ préserve les normes.

$$(1 - \delta)\|s_i\|_2^2 \leq \|\Phi s_i\|_2^2 \leq (1 + \delta)\|s_i\|_2^2 \quad (3.5)$$

On parle aussi de stabilité du système pour garantir que deux signaux différents n'auront pas la même mesure, auquel cas la reconstruction serait impossible. Une matrice Φ est donc δ -stable si l'Équation 3.6 est vérifiée pour tout s_i et s_j avec $\delta \in [0, 1]$, ce qui équivaut à dire que la projection par la matrice Φ préserve les distances entre les signaux considérés.

$$(1 - \delta)\|s_i - s_j\|_2^2 \leq \|\Phi s_i - \Phi s_j\|_2^2 \leq (1 + \delta)\|s_i - s_j\|_2^2 \quad (3.6)$$

De plus, la matrice de mesure doit être incohérente avec la base dans laquelle le signal à compresser est parcimonieux. Or, il a été démontré par Baraniuk *et al.* dans [47] que cette condition peut être garantie si la matrice Φ est construite à partir d'une distribution *Gaussienne*, car celle-ci est par nature incohérente avec la plupart des bases de représentation Ψ . En pratique, les éléments de Φ peuvent alors être issus d'un tirage de variables aléatoires indépendantes et identiquement distribuées suivant par exemple une loi de *Rademacher*, c'est-à-dire avec une probabilité égale d'obtenir un 1 et un -1 ce qui facilite l'implémentation. L'aspect particulièrement intéressant de cette méthode est qu'elle rend l'échantillonnage compressif plus flexible en ne nécessitant pas de connaissances *a priori* sur la structure de l'information contenue dans le signal hormis la parcimonie. Ainsi, elle peut être considérée comme une technique de compression universelle de signaux à caractère parcimonieux. Néanmoins, cet aspect nécessite en contrepartie un traitement plus important pour la reconstruction du signal, qui consiste à minimiser la norme ℓ_1 entre le vecteur compressé et la base de représentation Ψ choisie.

Cette complexité n'est en revanche pas envisageable dans une implémentation à très faible consommation car elle ferait perdre tout l'intérêt initial de réduire la charge de calculs du mo-

dem. De plus, la démodulation ne requiert pas de reconstruire parfaitement le signal d'origine mais de seulement y détecter des motifs. Dans cette optique, Davenport *et al.* proposent dans [48] de justement résoudre des problèmes de traitement du signal simples en réalisant les calculs directement sur le vecteur compressé. L'effort lié à la récupération du signal original est ainsi contourné, favorisant une implémentation matérielle simple. L'étude qui suit a donc porté sur l'utilisation de l'échantillonnage compressif pour la détection des séquences d'étalement via un traitement dans le domaine compressé, afin de diminuer les calculs dans le modem.

3.3.1.2 Application à la norme IEEE 802.15.4

La méthode d'échantillonnage compressif a déjà été exploitée par Fyhn *et al.* dans [49] pour la démodulation IEEE 802.15.4 mais dans le cas d'une détection cohérente, impliquant une synchronisation plus complexe du signal. Dans notre cas, on propose en revanche d'appliquer la démarche de Davenport *et al.* dans [48] pour évaluer la performance d'un détecteur non-cohérent. L'intérêt est de mettre en évidence le facteur de bruit engendré, c'est-à-dire la dégradation du SNR pour un BER donné, en fonction du taux de compression CR (*Compressive Rate*) utilisé qui est défini par le rapport entre la taille des séquences avant et après échantillonnage.

Il est d'abord important d'établir des hypothèses de travail concernant la parcimonie des signaux traités. Pour cela, on sait que les séquences d'étalement font parties d'un dictionnaire de 2^{32} mots de 32 chips assimilable à une base de représentation Ψ particulière. En effet, une séquence dans le domaine temporel n'est pas parcimonieuse mais elle l'est à travers Ψ en devenant un coefficient d'indexation non-nul parmi un vecteur de 2^{32} éléments. La configuration du système peut donc être considérée comme viable pour exploiter l'échantillonnage compressif. Dans ce contexte, on considère pour commencer le vecteur de mesures y qui est produit par la matrice Φ à partir du signal s_i affecté par un bruit n supposé AWGN, correspondant à la compression de la séquence d'étalement i avec $i \in \{1, 2, \dots, 16\}$, tel qu'exprimé dans l'Équation 3.7.

$$y = \Phi(s_i + n) \quad \text{avec} \quad n \sim \mathcal{N}(0, N_0) \quad (3.7)$$

Selon Davenport *et al.* dans [48], le problème de détection dans le domaine compressé équivaut à projeter le motif recherché s_i^* dans le même espace puis à mesurer leur vraisemblance grâce à une corrélation, donnant la variable de décision t_i exprimée dans l'Équation 3.8.

$$\begin{aligned} t_i &= \|y^T (\Phi\Phi^T)^{-1} \Phi s_i^*\|_2 \\ &= \|(\Phi(s_i + n))^T (\Phi\Phi^T)^{-1} \Phi s_i^*\|_2 \end{aligned} \quad (3.8)$$

En s'appuyant sur la théorie du détecteur non-cohérent présentée par Proakis *et al.* dans [43], la variable de décision peut alors suivre deux distributions statistiques distinctes en fonction de la correspondance entre le signal à tester s_i et le motif de séquence d'étalement s_i^* de référence.

En effet, de la même façon que dans le cas de la détection classique, elle suit théoriquement une distribution de *Rice* lorsque les deux signaux sont égaux et une distribution de *Rayleigh* sinon. Il serait donc possible d'établir le taux d'erreur équivalent à la détection M -aire dans le cas compressé, sachant que le caractère aléatoire intrinsèque à l'échantillonnage compressif ne permet qu'une estimation probabiliste et non déterministe de la performance. Néanmoins, le travail de Davenport *et al.* dans [48] montre que la compression n'intervient que dans l'expression du SNR qui devient proportionnel aux taux CR dans un intervalle dépendant de la valeur de δ pour l'ensemble des signaux. On peut donc s'attendre à ce que l'échantillonnage compressif permette de dégrader le facteur de bruit de la démodulation en fonction du taux de compression appliqué, tant que le système est valide sur le plan théorique avec la RIP et la stabilité.

3.3.1.3 Caractérisation du taux d'erreur binaire

Afin d'étudier en pratique l'impact de l'échantillonnage compressif sur la démodulation, des simulations sont faites à partir d'un modèle Simulink de la chaîne de traitement. On considère uniquement le problème de détection, c'est-à-dire que la synchronisation temporelle et fréquentielle du signal est parfaite, avec un taux de compression allant de 25 % à 75 %. La matrice de projection Φ est quant à elle issue d'un tirage pseudo-aléatoire suivant une loi de *Rademacher*. Dans ce contexte, la Figure 3.9 montre la dégradation du BER en fonction de la compression appliquée au signal. On constate qu'effectivement plus le taux CR est important et plus le SNR par bit requis pour un atteindre un BER donné est élevé. Comparé au cas idéal défini par la norme IEEE 802.15.4, une réduction par deux de la taille du vecteur à traiter pour la détection engendre environ 7 dB de facteur de bruit supplémentaire. Au delà, la sensibilité du modem est beaucoup trop dégradée pour offrir une Qualité-de-Service satisfaisante et surtout un gain significatif sur la quantité de calculs à effectuer. La dynamique de reconfiguration est donc limitée.

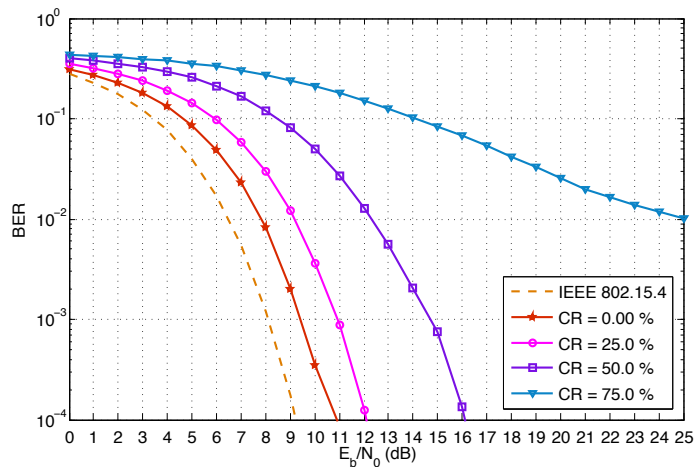


FIGURE 3.9 – BER de l'IEEE 802.15.4 avec l'échantillonnage compressif (cas idéal).

Pour essayer de comprendre l'origine de la dégradation rapide des performances, on propose d'analyser la validité du système en fonction du taux de compression en commençant par la propriété d'isométrie restreinte. En effet, puisque le problème est limité à un ensemble fini de

signaux, on peut chercher dans l'Équation 3.5 la valeur maximale atteinte par δ pour les différents facteurs de forme de la matrice Φ et voir si la RIP est respectée. La Figure 3.10 montre ainsi l'évolution de δ en fonction de la dimension du vecteur compressé qui correspond au petit côté de Φ . On peut voir que la propriété d'isométrie restreinte est valide jusqu'à un taux de compression de 87,5 % puisque δ n'est plus dans l'intervalle $[0, 1]$ pour un vecteur de mesures inférieur à 4 données. Cela peut se comprendre assez facilement puisque le système doit être capable de distinguer 16 séquences d'étalement différentes, nécessitant au moins 4 mesures.

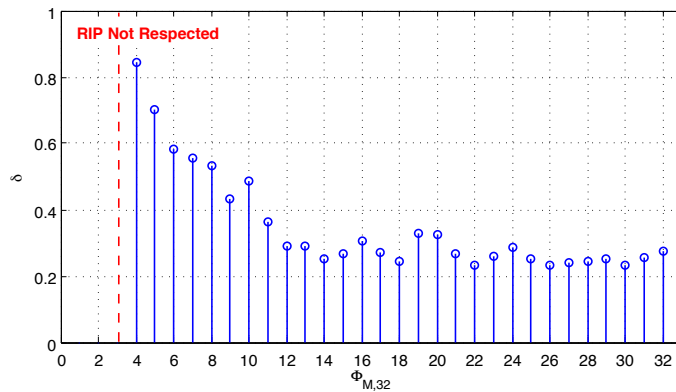


FIGURE 3.10 – Validité de la RIP en fonction de la taille $\Phi_{M,32}$ du vecteur de mesures.

Ensuite, on s'intéresse à la stabilité du système qui garantit que deux signaux n'ont pas le même vecteur de mesures. De la même façon, on s'appuie sur l'Équation 3.6 pour analyser sa validité en fonction du facteur de forme de Φ . La Figure 3.11 montre dans ce cas que l'échantillonnage compressif, pour ces signaux spécifiques et pour cette matrice de projection en particulier, ne peut pas être utilisé avec un vecteur de mesures inférieur à 6 données et également pour le cas à 8 données. Or, celui-ci correspond à un taux de compression de 75 %, ce qui explique la dégradation rapide du BER dans la Figure 3.9 donnée précédemment.

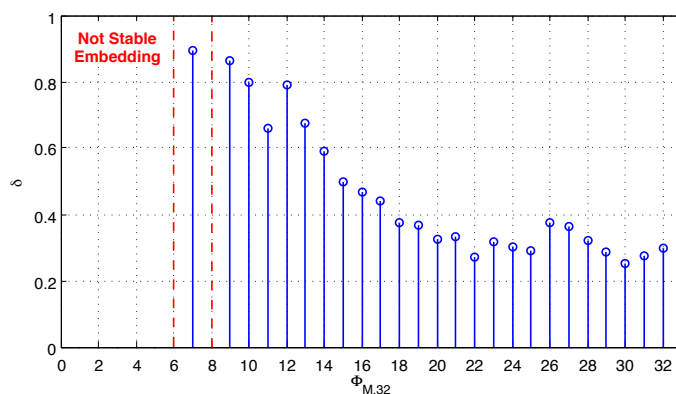


FIGURE 3.11 – Validité de la stabilité en fonction de la taille $\Phi_{M,32}$ du vecteur de mesures.

Il est donc possible d'expliquer en partie les performances atteintes par la démodulation utilisant l'échantillonnage compressif pour réduire la quantité de calculs dans le modem. Cependant, la construction probabiliste de la matrice de projection peut entraîner des résultats qui diffèrent du cas étudié ici, par exemple l'incohérence de Φ avec la base de représentation des séquences d'étalement dépend du tirage pseudo-aléatoire pour la construire. Cette approche théorique est donc complexe à maîtriser dans ce cas d'utilisation particulier.

3.3.1.4 Discussion sur la technique

La technique d'échantillonnage compressif permet donc sous certaines conditions de diminuer la taille des corrélations à calculer pour détecter les séquences d'étalement, en exploitant la structure parcimonieuse du signal dans une base de représentation spécifique pour le compresser. Néanmoins, elle présente deux principaux inconvénients qui sont liés à l'implémentation matérielle et aux traitements limités pouvant être réalisés sur les données compressées.

Concernant la réalisation pratique de l'échantillonnage compressif, on peut distinguer deux architectures qui servent à effectuer le produit du signal avec la matrice de projection Φ puis à échantillonner le vecteur de mesures qui en est issu. La plus courante, présentée par Tropp *et al.* dans [50], est appelée *random demodulator*. Elle consiste à utiliser L canaux d'acquisition en parallèle qui contiennent chacun un mélangeur pour faire le produit du signal avec les éléments d'une ligne de la matrice, un intégrateur pour en faire la sommation et un ADC pour convertir la mesure ainsi calculée dans le domaine numérique. On retrouve donc toutes les étapes d'un produit matriciel classique. Dans ce cas, le plus simple est d'exploiter une loi de *Rademacher* pour construire la matrice de projection, simplifiant le produit du signal par un hachage, *i.e.* une inversion du signe des échantillons suivant la valeur des éléments de Φ . Toutefois, cette implémentation simple est aussi la plus coûteuse sur le plan matériel puisqu'elle requiert autant de chaînes d'acquisition que de mesures, par exemple dans notre cas 16 ce qui correspond à une compression de 50 % (séquences d'étalement de 32 chips). On peut néanmoins en voir des exemples concrets avec le travail de Leon-Salas *et al.* dans [51] ou de Abari *et al.* dans [45].

Une implémentation plus simple repose sur l'utilisation de matrices circulantes pour établir la matrice de projection Φ , telle que représentée dans l'Équation 3.9. Leur particularité est qu'elles sont générées à partir d'un seul motif pseudo-aléatoire qui est permuté circulairement de ligne en ligne. Cette approche, étudiée par Yin *et al.* dans [52] et par Tropp *et al.* dans [53], permet ainsi de faciliter le processus d'échantillonnage compressif en n'utilisant qu'une seule chaîne d'acquisition. En effet, le produit matriciel du vecteur signal avec Φ est équivalent dans ce cas à une convolution qui peut être sous-échantillonnée pour acquérir les L mesures. Cette architecture porte donc le nom de *random filter* en raison de cet aspect.

$$\Phi_{l,n} = \begin{pmatrix} \phi_{1,1} & \phi_{1,2} & \cdots & \phi_{1,n} \\ \phi_{1,n} & \phi_{1,1} & \cdots & \phi_{1,n-1} \\ \vdots & \vdots & \ddots & \vdots \\ \phi_{1,2} & \phi_{1,3} & \cdots & \phi_{1,1} \end{pmatrix} \quad (3.9)$$

Il est aussi possible d'envisager une implémentation purement numérique équivalente à un ré-échantillonnage compressif du signal déjà échantillonné. Le produit matriciel nécessite alors $N \times L$ opérations de *Multiplication-Accumulation* (MAC) à chaque séquence pour convertir le vecteur signal en vecteur de mesures. Pour un taux de compression de 50 % il faut donc 32×16 MACs pour le ré-échantillonnage, auquel il faut ajouter les 16×16 MACs pour la détection des 16 motifs de séquence d'étalement, soit en tout 768 MACs. La compression en elle-même coûte donc plus que la détection si le taux CR est inférieur à 75 %, *i.e.* 32×8 MACs. L'intérêt d'une telle implémentation pour effectuer l'échantillonnage compressif est donc limité.

Pour finir, le second inconvénient de cette technique provient du mécanisme d'échantillonnage lui-même qui, en effectuant le mélange pseudo-aléatoire des échantillons pour obtenir les mesures, entraîne la perte de la dimension temporelle du signal. Or cela peut rendre impossible certains traitements sur les données compressées comme le filtrage ou l'estimation, par exemple avec celle du CFO qui s'appuie sur une mesure différentielle entre deux instants d'échantillonnage. En effet, le travail de Davenport *et al.* dans [48] ne considère que certains problèmes simples comme la détection, la classification ou l'élimination de composantes dans un signal. Un modem exploitant le CS pour la détection des séquences d'étalement nécessite donc en parallèle un chemin de données classique afin d'effectuer certains calculs pour la démodulation.

3.3.2 Étude de l'échantillonnage partiel

La seconde approche pour réduire la taille des corrélations à calculer lors de la détection non-cohérente des séquences d'étalement repose sur un échantillonnage partiel du signal. Intrinsèquement, une partie de l'information est directement perdue dans le processus à l'opposé de l'échantillonnage compressif qui consiste à en capturer un maximum à travers le mélange pseudo-aléatoire des échantillons. Concrètement, cela revient à effectuer la démodulation avec un gain de traitement inférieur à celui offert par la modulation du signal. À partir de là, l'échantillonnage peut suivre différentes règles pour éliminer les chips des séquences reçues.

3.3.2.1 Principe théorique

L'échantillonnage partiel du signal permet de la même façon qu'avec l'échantillonnage compressif de diminuer la taille des corrélations à effectuer pour la détection des symboles reçus, telle qu'exprimée dans l'Équation 3.10 avec le taux de réduction SSR (*Sub-Sampling Rate*). La difficulté est d'éliminer les chips pour diminuer progressivement l'orthogonalité des séquences d'étalement, *i.e.* la distance séparant leurs produits d'intercorrélations qui est directement lié au taux d'erreur du démodulateur pour un SNR donné.

$$t_i = \left| \sum_{k=1}^{SSR \times 32} r(k) u_i^*(k) \right| \quad i \in \{1, 2, \dots, M\} \quad (3.10)$$

En pratique, deux méthodes sont possibles pour réduire la taille des séquences d'étalement en amont de la détection. La première consiste à sous-échantillonner le signal de façon régulière

ou irrégulière suivant la structure des motifs, c'est-à-dire éliminer périodiquement les éléments ou faire un tirage pseudo-aléatoire des chips à préserver dans les séquences. Cette dernière technique implique donc une optimisation pour trouver les meilleures combinaisons qui privilégient au maximum l'orthogonalité à chaque taux de réduction. La seconde méthode consiste quant à elle à tronquer les séquences d'étalement, équivalent à un cas particulier du sous-échantillonnage pseudo-aléatoire. En revanche elle nécessite que la construction des séquences permette une dégradation progressive de l'orthogonalité en fonction de la troncature.

3.3.2.2 Application à la norme IEEE 802.15.4

Pour commencer, on rappelle que la construction des séquences d'étalement est faite à partir de rotations et d'inversions d'un même code pseudo-aléatoire pour faciliter leur génération. Plus précisément, les séquences numérotées de 0 à 7 sont obtenues par une rotation de 4 chips vers la droite de la séquence précédente et les séquences 8 à 15 reprennent les séquences 0 à 7 mais en inversant les chips impaires. Par conséquent, la méthode de sous-échantillonnage régulier dans ce cas précis ne peut pas être utilisée efficacement puisque qu'elle ferait chuter fortement l'orthogonalité des séquences deux à deux. En effet, en éliminant les chips impaires soit une réduction de 50 % les séquences complémentaires sont égales. On se focalise donc sur la troncature et sur le sous-échantillonnage pseudo-aléatoire qui permet de découpler la sélection des chips à éliminer de la structure des séquences. Afin de déterminer laquelle de ces deux méthodes est la plus efficace, les 16×16 intercorrélations possibles sont calculées pour différent taux de réduction. Le but est d'extraire la plus faible distance entre les deux plus grands pics de corrélation parmi toutes les combinaisons, c'est-à-dire le niveau d'orthogonalité qui garantie *in fine* la robustesse de la détection face à la puissance du bruit.

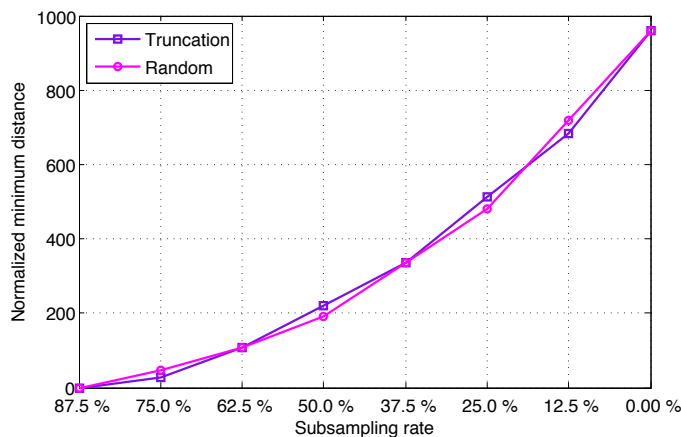


FIGURE 3.12 – Distance minimale entre les deux produits d'intercorrélation les plus proches.

Grâce à la Figure 3.12, on constate alors que la différence est faible entre la troncature et l'échantillonnage pseudo-aléatoire. En effet, dans ce dernier l'élimination des chips est choisie via une succession de tirage aléatoire dans l'optique de chercher les combinaisons maximisant

l'orthogonalité des séquences, or la troncature dans ce cas précis mène au même résultat. En revanche, rien ne garantit que cette conclusion puisse être valide pour d'autres ensembles de séquences construites de manière différente. Le sous-échantillonnage pseudo-aléatoire avec la méthode d'optimisation du choix des chips à éliminer est donc plus universelle dans le sens où elle permet d'atteindre le meilleur résultat quelque soit la structure des signaux orthogonaux. On peut noter toutefois que la troncature permet d'appliquer un échantillonnage partiel même pendant les traitements nécessitant une information temporelle sur le signal tel que l'estimation de l'écart de fréquence, *a contrario* de la méthode pseudo-aléatoire.

3.3.2.3 Caractérisation du taux d'erreur binaire

De la même manière que pour l'échantillonnage compressif, le taux d'erreur binaire de la chaîne de démodulation est évalué dans un cas idéal, c'est-à-dire en considérant la synchronisation du signal parfaite. Les courbes de performances sont donc données dans la Figure 3.13 pour différents taux de réduction. On peut noter que le SNR par bit nécessaire pour atteindre un BER donné augmente progressivement avec le sous-échantillonnage appliqué, offrant une plage de reconfiguration de la sensibilité du modem de 10 dB entre 0 % et 75 % avec un échelonnement des points de fonctionnement régulier. En fait, les intervalles suivent une loi quadratique comme dans la Figure 3.12 puisque l'énergie de corrélation est proportionnelle au carré de la longueur des séquences d'étalement. Par exemple, de 25 % à 50 % le facteur de bruit augmente de 2 dB alors que le passage de 50 % à 75 % entraîne une dégradation de 6 dB.

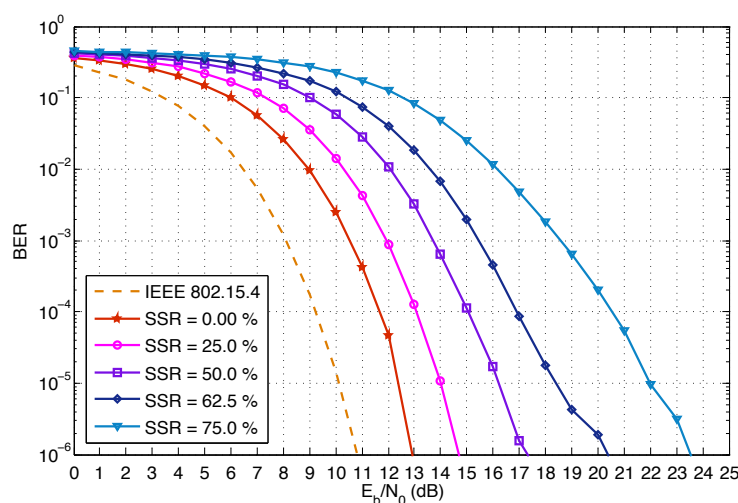


FIGURE 3.13 – BER de l'IEEE 802.15.4 avec l'échantillonnage partiel (cas idéal).

3.3.2.4 Discussion sur la technique

Contrairement à l'échantillonnage compressif, on constate que l'échantillonnage partiel des séquences d'étalement offre une réelle plage de fonctionnement suivant la longueur des corrélations à calculer pour la détection. Elle est également simple à mettre en œuvre puisque la

complexité matérielle est équivalente à une architecture classique. On peut donc considérer cette technique comme pertinente pour reconfigurer dynamiquement la sensibilité du modem. En revanche, il serait bénéfique d'étendre la dynamique de SNR pour un BER donné. La solution est d'augmenter la longueur des séquences afin d'accroître le gain de traitement apporté par l'étalement de spectre lors de la modulation, qui pour rappel est défini par le rapport entre le débit binaire et le débit chip. Cela implique toutefois en contrepartie une diminution du débit binaire brut à bande passante constante ou à l'opposé une augmentation de la bande passante à débit équivalent. Il y a donc un compromis possible entre le débit de la communication, la largeur du spectre utilisé et la dynamique de SNR pour reconfigurer la sensibilité du récepteur.

3.4 Résumé

La chaîne de traitement utilisée pour la démodulation de signaux IEEE 802.15.4 exploite des algorithmes à faible complexité qui permettent de simplifier l'implémentation matérielle du modem. Ils reposent en grande partie sur la détection non-cohérente des séquences d'étalement, qui est calculée à partir de corrélations dont la longueur peut être réduite pour abaisser l'activité interne des opérateurs arithmétiques. Pour réaliser cette fonction, deux techniques ont été étudiées sur le plan des performances. Concrètement, l'échantillonnage compressif est peu adapté à ce type d'utilisation et en particulier dans un contexte énergétique fortement contraint puisque sa complexité matérielle est élevée. De plus, son fonctionnement est difficile à maîtriser sans une étude théorique plus poussée. En revanche, l'échantillonnage partiel est relativement simple à mettre en œuvre et offre de bonnes performances avec une dynamique d'adaptation de 10 dB pour un SNR par bit donné. La suite de notre étude repose donc sur l'utilisation de cette méthode pour ajuster la sensibilité du modem en reconfigurant la taille des corrélations à calculer.

Architecture Matérielle du Modem Reconfigurable et Implémentation

Le portage sur silicium d'un algorithme nécessite un partitionnement des calculs et des données qui sont ensuite associés à des ressources matérielles pouvant être dédiées ou partagées. Le travail de conception consiste alors à explorer différentes architectures qui combinent des structures parallèles et séquentielles pour réaliser les opérations nécessaires. Ces choix sont orientés par les contraintes temporelles imposées pour tenir les débits de traitement liés à l'application mais aussi par les contraintes de surface et de consommation. La difficulté dans ce projet de thèse est que la solution à ce problème d'exploration ne peut être obtenue que très tardivement dans le flot de conception, à l'opposé d'une approche *bottom-up* dans laquelle l'étude consiste à assembler des composants dont la consommation est déjà caractérisée. On ne peut par conséquent que se baser sur certaines hypothèses comme le fait que la consommation statique est liée à la surface et la consommation dynamique à la fréquence de fonctionnement. Dans ce contexte, les techniques de réduction de la puissance dissipée peuvent s'intégrer à différents niveaux avec un bénéfice qui est en général inversement proportionnel à la granularité de l'objet considéré. Un facteur essentiel est de les faire correspondre avec la complexité du matériel et les contraintes de l'application pour que leurs empreintes soient faibles dans l'architecture finale.

Ce chapitre introduit d'abord les sources de consommation dans les circuits numériques et les techniques classiques pour y faire face, en résumant les approches technologiques, architecturales et algorithmiques. Il explique ensuite l'architecture matérielle du modem reconfigurable qui permet de sous-échantillonner le signal reçu et d'adapter la charge de calcul des traitements à réaliser. Les résultats d'implémentation sont alors donnés conjointement avec une analyse de la consommation faite à partir d'estimations basées sur le modèle physique du circuit.

4.1 Réduction de la consommation des circuits numériques

L'amélioration de l'efficacité énergétique des circuits intégrés est principalement motivée par les besoins de miniaturisation, qui nécessitent une faible consommation et une faible dissipation thermique. Pendant longtemps, elle a consisté à optimiser l'implémentation matérielle en s'appuyant sur une évolution favorable de la technologie, qui mécaniquement permettait de pérenniser ces solutions. Toutefois, elle nécessite aujourd'hui des mécanismes de plus en plus complexes, qui sont capables d'adapter dynamiquement le composant en fonction des conditions réelles afin d'éliminer la puissance dissipée superflue. Cette section en donne un aperçu en présentant au préalable les sources de consommation dans les circuits numériques.

4.1.1 Présentation de la technologie CMOS

Le dispositif de base des circuits numériques modernes est le transistor à effet de champ utilisant une structure métal-oxyde-semiconduteur (*Metal-Oxide-Semiconductor Field-Effect Transistor* - MOSFET), représentée dans la Figure 4.1 ci-dessous. Il est composé de deux électrodes appelées *drain* et *source* qui sont reliées par un canal dont la conductivité peut être contrôlée via l'application d'une tension entre la *grille* et le *substrat* du composant, relié en général à la *source*. Il existe quatre variantes de MOSFET selon le type de porteur majoritaire, *i.e.* électrons ou trous, et selon l'état de conduction au repos. Concrètement, on considère la plupart du temps un fonctionnement à enrichissement, c'est-à-dire qu'un NMOS est passant lorsque sa tension grille-source V_{GS} est supérieure à sa tension de seuil V_{Th} et inversement dans le cas du PMOS. D'un point de vue fonctionnel, le transistor est utilisé comme un interrupteur via sa polarisation bloquée ou saturée, c'est-à-dire la zone dans laquelle il est considéré comme une source de courant idéale. Pour cela, la tension V_{DS} doit être supérieure à sa valeur de saturation.

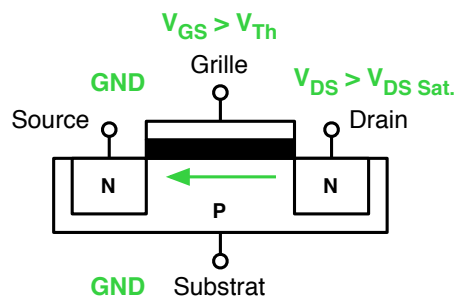


FIGURE 4.1 – Structure d'un transistor MOSFET type-N.

La technologie CMOS (*Complementary MOS*) s'appuie sur le fonctionnement complémentaire des transistors NMOS et PMOS pour réaliser des traitements complexes. Les considérant comme des interrupteurs puis en assimilant les potentiels V_{DD} et GND à des niveaux logiques haut et bas, il est en effet possible de construire des opérateurs élémentaires à la base des circuits numériques. Le principe fondamental est de fixer la valeur d'un nœud de sortie selon l'agencement série et/ou parallèle des transistors en amont et selon la combinaison appliquée sur les entrées. La Figure 4.2 donne l'exemple le plus simple avec un inverseur qui convertie un niveau

haut en un niveau bas : le NMOS qui relie la sortie de la cellule au potentiel GND (0) est passant uniquement si sa tension de grille est supérieure à sa tension de seuil, *i.e.* si elle est à V_{DD} (1), à l'opposé du PMOS qui est lui connecté au rail d'alimentation.

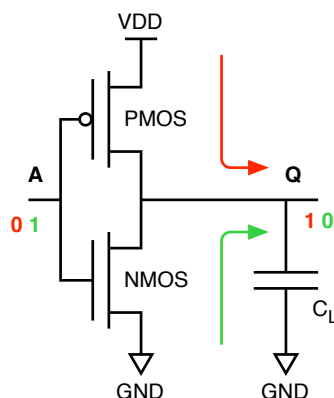


FIGURE 4.2 – Structure d'un inverseur CMOS.

Le principal avantage de cette technologie est sa faible consommation étant donné que la structure du transistor isole idéalement l'électrode de commande du canal. En effet, la commutation est pilotée en tension et non en courant comme c'était le cas avec la logique TTL à base de transistors bipolaires. Toutefois, il existe d'autres sources de consommation qui sont dues d'une part au fonctionnement des cellules CMOS et d'autre part aux imperfections des composants.

4.1.2 Sources de consommation dans les circuits CMOS

Il existe trois sources de consommation distinctes qui sont provoquées par les différents courants circulant à l'intérieur et entre les transistors. Elles peuvent être séparées en une composante dynamique intrinsèque à la commutation et une composante statique liée aux pertes. Tout d'abord, en s'appuyant sur l'exemple de l'inverseur CMOS dans la Figure 4.2, il est possible d'identifier deux phases qui sont associées au changement d'état logique du nœud de sortie. La première découle de l'assemblage des transistors qui provoque un court-circuit direct puisque le basculement de la polarisation bloquée à la polarisation saturée et inversement n'est pas instantanée. Un pic de courant I_{SC} apparaît donc, indiqué dans la Figure 4.5(a), qui dépend principalement du dimensionnement des éléments actifs et du temps de commutation Δt de la cellule. La seconde phase résulte du courant I_{SW} lié à la charge ou la décharge des capacités de grille des transistors en aval ramenées à une valeur équivalente C_L , illustré dans la Figure 4.5(b). Cette consommation dépend à la fois du nœud technologique et à la fois de la structure des circuits, notamment leur activité interne. Enfin, les composants ont par construction plusieurs imperfections qui entraînent des courants de fuites multiples I_L provenant entre autres du passage d'électrons à travers l'isolant sous la grille ou vers le substrat, représentés dans la Figure 4.3(c). Auparavant, la consommation statique liée à ces pertes était considérée comme négligeable mais l'évolution de la finesse de gravure rend cette affirmation moins véridique puisque les nœuds avancés exploitent des épaisseurs de matériaux très faible augmentant les fuites.

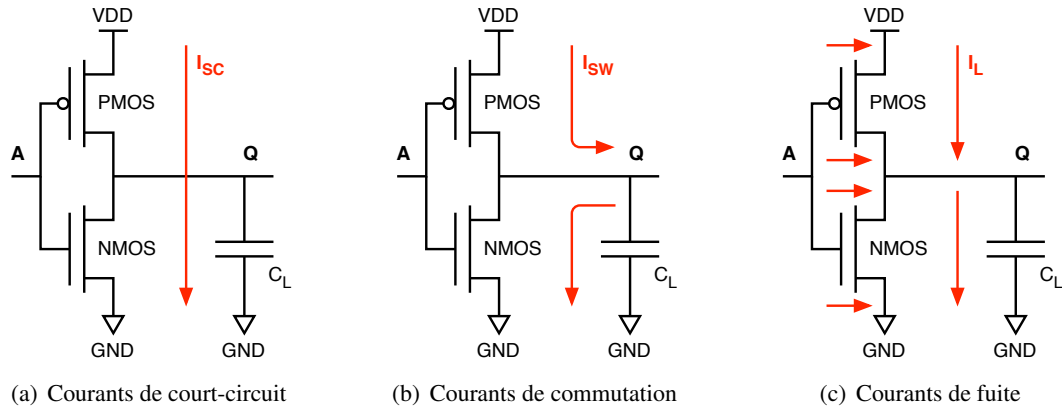


FIGURE 4.3 – Sources de consommation dans les circuits numériques CMOS.

Ramenée en terme de puissance moyenne $P_{Average}$, la consommation totale qui est donnée dans l'Équation 4.1 est la somme des trois composantes introduites au préalable. On identifie plus précisément V_{DD} la tension d'alimentation, $I_{SC\ max}$ le courant de court-circuit maximal, f la fréquence de fonctionnement du circuit et α le facteur d'activité qui modélise la probabilité de changement d'état du nœud de sortie, souvent estimée à 0,5 en première approche.

$$\begin{aligned}
 P_{Average} &= P_{Short} + P_{Switch} + P_{Leakage} \\
 &= \alpha \frac{1}{2} \Delta t I_{SC\ max} V_{DD} f + \alpha C_L V_{DD}^2 f + V_{DD} I_L
 \end{aligned}
 \tag{4.1}$$

À partir de cette équation, plusieurs facteurs importants peuvent être identifiés en vue d'une réduction de la consommation. Il est à première vue évident qu'abaisser la tension d'alimentation V_{DD} est un moyen pertinent pour maximiser l'efficacité énergétique, d'autant plus que la puissance introduite par la commutation est proportionnelle à son carré. Toutefois, elle est fortement liée à la vitesse de fonctionnement des transistors et donc à la fréquence f du composant imposée par l'application. De plus, la durée du pic de courant de court-circuit est inhérente à ce temps de permutation. Il est donc nécessaire de définir conjointement le point d'opération tension/fréquence du circuit. Sous un autre point de vue, la réduction de l'activité α et de la cadence de fonctionnement permet *in extremis* de diminuer les contraintes temporelles et donc de minimiser la tension d'alimentation. Sur un aspect plus technologique, il est intéressant de réduire la capacité d'entrée des grilles en jouant sur leur taille mais au détriment d'une augmentation des courants de fuites I_L , notamment à travers l'oxyde. Enfin, optimiser le dimensionnement des transistors pour diminuer le courant de court-circuit proportionnel à $I_{SC\ max}$ est une possibilité mais qui est contrainte par la capacité de la cellule à piloter les étages de transistors en aval.

4.1.3 Méthodes de réduction de la consommation

Comme le souligne l'analyse précédente, la réduction de la consommation d'un circuit numérique peut se faire à travers les paramètres technologiques et la construction de l'architecture. L'impact est en général proportionnel au niveau d'abstraction considéré, c'est-à-dire que le type et la quantité d'opérateurs matériels est *a fortiori* un choix plus significatif que le style d'implémentation physique, même si les deux approches sont complémentaires. De plus, l'aspect technologique est beaucoup plus générique et ne peut donc pas prendre en considération les spécificités d'une application pour améliorer son efficacité énergétique, comme pourrait le faire une exploration d'architectures. Il est également important de prendre en compte l'empreinte matérielle, énergétique et fonctionnelle des techniques de réduction de la consommation pour atteindre l'objectif sans impacter le comportement du composant.

4.1.3.1 Aspects technologiques

Pour commencer, c'est avant tout la finesse de gravure qui permet d'abaisser mécaniquement l'énergie dissipée dans les circuits, en réduisant la surface des grilles des transistors et par conséquent la capacité C_L à charger ou décharger lors du changement d'état d'un nœud. De plus, les interconnexions entre les éléments actifs sont plus courtes ce qui diminue leur impédance et améliore les temps de transition qui sont liés au courant I_{SC} . En revanche, cette approche est limitée car l'intégration des composants devient de plus en plus complexe et les technologies avancées induisent une part plus conséquente de pertes, qui sont liées aux dimensions extrêmement faible et à une variabilité accrue. Pour palier à ces problèmes, une des solutions existante est d'utiliser des substrats alternatifs, notamment du type silicium-sur-isolant (*Silicon-on-Insulator* - SOI), qui permettent d'atténuer les fuites en insérant une couche isolante sous le canal.

Un second paramètre essentiel est la tension de seuil V_{Th} qui peut être un moyen pour favoriser soit les performances soit la consommation du circuit. En effet, elle est d'un côté liée à la vitesse de commutation puisqu'elle définit le point de basculement d'état du transistor que doit atteindre la pente de charge ou de décharge de la capacité de grille, et de l'autre elle est déterminée par la construction du dispositif, notamment l'épaisseur d'oxyde et le dopage. Il existe ainsi des bibliothèques de cellules logique à base de transistors à haut V_{Th} pour minimiser la consommation (HVT), d'autres à base de transistors à faible V_{Th} maximisant la vitesse (LVT) et enfin des bibliothèques standards (RVT). Elles peuvent être aussi utilisées conjointement au sein d'un même circuit suivant les contraintes des différents chemins critiques via une optimisation à la synthèse, comme présentée par Bol *et al.* dans [54]. De cette façon, et en y associant le choix de la tension d'alimentation, le point d'énergie minimal peut être trouvé efficacement. Toutefois, il est également possible de modifier dynamiquement la valeur de la tension de seuil en ajustant la polarisation du substrat pendant l'exécution. Ainsi, il est possible d'adapter le point de fonctionnement du circuit au cours du temps suivant les besoins de l'application.

4.1.3.2 Aspects micro-architecturaux

À un plus haut niveau d'abstraction, il est possible de réduire dynamiquement la puissance dissipée d'un composant en mettant ses opérateurs inutilisés dans un mode dégradé ou directe-

ment de veille, comme expliqué par Amrutur *et al.* dans [55]. Pour cela, les techniques existantes se différencient par la composante de la consommation du circuit qui est ciblée.

Tout d'abord, la désactivation de l'horloge d'un bloc (*clock-gating*), schématisée dans la Figure 4.4(a), permet d'inhiber les cellules séquentiels qui mémorisent les données dans le système. Ainsi, les étages de logique combinatoire situés entre ces éléments sont dans un état figé qui annule l'activité interne α et donc la consommation dynamique. En revanche, la consommation statique induite par les fuites de courant est toujours existante. Il est alors possible de couper localement l'alimentation d'un bloc (*power-gating*), représenté dans la Figure 4.4(b), ce qui ramène l'énergie dissipée à zéro, à celle du transistor de coupure près. Dans une autre perspective, il est envisageable dans certaines situations de ne pas couper totalement l'alimentation du circuit mais seulement d'adapter sa valeur en fonction des besoins de l'application, conjointement avec la fréquence de l'horloge (*Dynamic Voltage and Frequency Scaling - DVFS*). Dans un cas simple, comme illustré dans la Figure 4.4(c), deux tensions distinctes sont employées et correspondent à des modes de haute et basse performance qui rendent possible l'augmentation ou la diminution de la fréquence du circuit. Ce principe peut ensuite être étendu à plusieurs tensions et plusieurs fréquences selon les besoins de l'application.

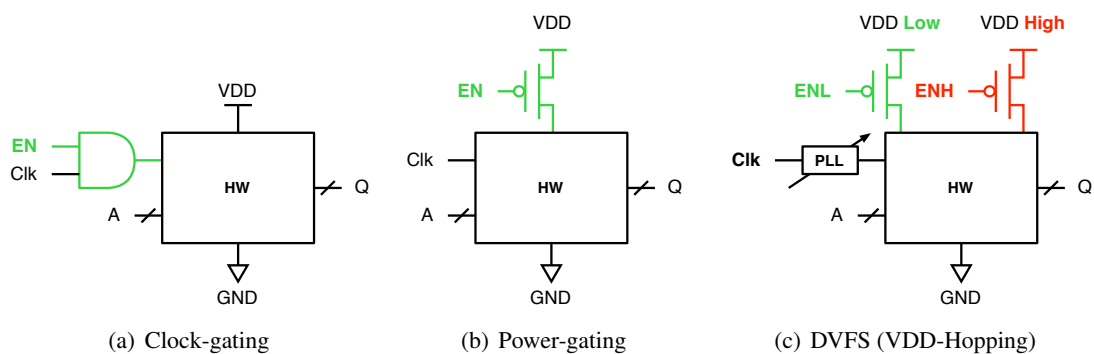


FIGURE 4.4 – Techniques de réduction de la consommation d'un bloc matériel inutilisé.

À titre de comparaison, la latence de mise en action du clock-gating est plus faible que celle du power-gating car c'est une opération logique qui ne nécessite pas un temps d'établissement, comme c'est le cas avec l'ajustement de la tension d'alimentation. De plus, elle n'implique pas une perte du contexte, c'est-à-dire que les valeurs stockées dans les éléments séquentiels sont conservées pendant la mise en veille. En revanche, le power-gating doit avoir recours à des mécanismes de rétention des données avant le basculement dans le mode de faible consommation, occasionnant par la même occasion une latence et une pénalité énergétique qui peuvent rendre la technique peu pertinente suivant la récurrence de la coupure. Toutefois, dans une application du type flot de données comme c'est le cas dans ce travail, cette précaution n'est pas nécessaire. Toute la question est donc de choisir la bonne méthode en fonction de la granularité des unités matérielles à éteindre et du temps de réaction du système. En général, le power-gating est utilisé pour des opérateurs relativement gros qui ont une consommation statique non-négligeable alors que le clock-gating est employé pour couper rapidement la consommation dynamique.

4.1.3.3 Aspects algorithmiques

Ces techniques micro-architecturales de réduction de la consommation peuvent dans certains cas être utilisées pour modifier le comportement d'un traitement. Néanmoins, elles sont la plupart du temps spécifiques à une catégorie d'application et notamment à tout ce qui concerne les algorithmes de traitement du signal ou de flot de données en général. Au préalable, il est important de discerner les représentations en virgule flottante, offrant une précision importante mais au détriment d'une complexité élevée, et celles en virgule fixe, plus imprécises mais dont l'empreinte matérielle est nettement plus faible. Dans notre cas, on se focalise sur le second format qui est plus approprié à l'implémentation à faible complexité. Dans ce contexte, la quantification des opérandes, intrinsèquement liée à la structure des opérateurs, est un levier commun à tout calcul pour diminuer la quantité de ressources matérielles à utiliser. L'intérêt principal est donc de réduire au maximum les dynamiques des calculs, ce qui permet de réduire le nombre d'instances et d'abaisser l'activité du circuit pour *in extremis* améliorer sa consommation dynamique. Toutefois, cela implique de tenir compte des contraintes sur la précision arithmétique qui peuvent être exprimées en termes de probabilité d'erreurs ou de bruit de quantification dans une approche système. Ainsi, deux démarches peuvent exister : l'une qui consiste à réduire la complexité des opérateurs à l'étape de conception et l'autre qui consiste à effectuer cette transformation durant le fonctionnement du composant, ce qui est particulièrement intéressant vis-à-vis des architectures adaptatives. À titre d'illustration, dans [56] Yoshizawa *et al.* mettent en œuvre un chemin de données à taille variable incluant un filtre, une FFT et une égalisation de canal dans un récepteur OFDM. Pour ce faire, les registres sont partiellement inhibés grâce à l'utilisation de clock-gating sur les bits de poids faibles pour faire varier leur largeur. Ainsi, la consommation du circuit peut être réduite de 24 % à 32 % selon la qualité de la réception et du canal radio avec une quantification des données allant de 6 à 10 bits. De façon comparable, Botman *et al.* dans [57] présentent un processeur SIMD à taille variable dont la largeur peut varier de 8 à 32 bits, lui permettant de traiter jusqu'à 4 données en parallèles. Ainsi, ce choix micro-architectural permet de réduire nettement la consommation suivant le type d'opération à réaliser.

Plus formellement, Lyngby *et al.* analysent dans [58] trois méthodes pour adapter dynamiquement la précision des calculs dans le cas d'un filtre numérique FIR. Les deux premières consistent tout comme le papier précédent à figer partiellement l'état des opérandes via l'utilisation de clock-gating ou de power-gating, la différence entre les deux étant dans le gain énergétique puisque la seconde technique réduit à la fois la consommation dynamique et statique du filtre. La troisième technique quant à elle ne modifie pas directement la quantification des données mais consiste à abaisser la tension d'alimentation du circuit ce qui a pour effet d'introduire des violations sur les contraintes temporelles et ainsi des erreurs dans le calcul. C'est donc davantage une méthode pour dégrader l'exactitude du résultat plutôt que sa précision.

Pour finir, une autre approche mais cette fois statique est de simplifier l'implémentation des blocs arithmétiques en les dégradant sous contraintes d'un taux d'erreurs tolérable pour le calcul qui est estimé *a priori* par un flot de synthèse. Cette technique, développée dans [59] par Lingamneni *et al.* et appelée *pruning*, consiste plus précisément à analyser l'activité des chemins logiques au sein de la micro-architecture des opérateurs pour ensuite les éliminer s'ils sont peu utilisés. Par exemple, la Figure 4.5 montre l'implémentation d'un additionneur Kogge-Stone

avant et après optimisation. Il est à noter que sur la partie basse une partie des opérateurs est partiellement voir complètement supprimée de l'architecture, ayant comme impact une réduction de la surface et de la consommation aussi bien statique que dynamique.

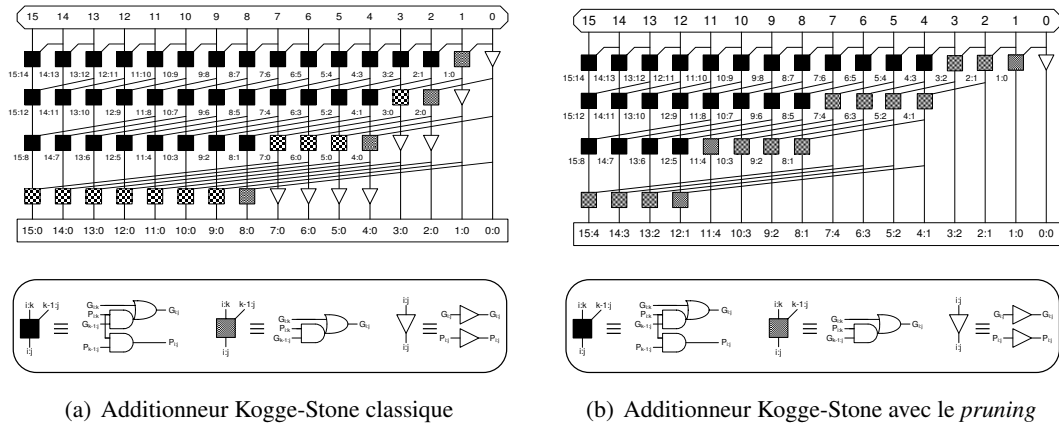


FIGURE 4.5 – Comparaison de la structure d'un additionneur avec et sans *pruning*.

Concrètement, la Figure 4.6 donne les différents gains obtenus pour l'implémentation d'un additionneur 64-bit avec une technologie TSMC 180 nm en fonction de l'erreur relative introduite dans le calcul par la technique de *pruning*. Le bénéfice de la simplification de l'opérateur peut alors atteindre un facteur huit vis-à-vis du produit énergie-délai-surface dans le cas d'une erreur de 10 % sur le résultat, mais décroît rapidement ensuite. Néanmoins, le point intéressant est que le gain atteint déjà un facteur deux dans le cas d'une erreur relativement faible.

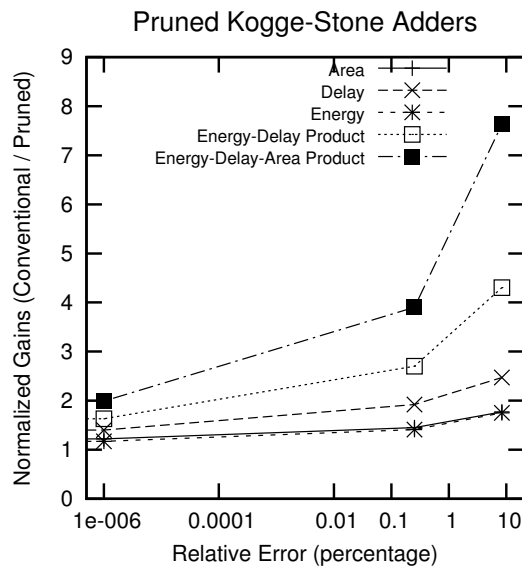


FIGURE 4.6 – Gains apportés par le *pruning* dans le cas de l'additionneur Kogge-Stone.

4.2 Spécification architecturale du modem

Ces différentes techniques de réduction de la consommation sont des outils de base pour améliorer l'efficacité énergétique des circuits numériques. Néanmoins, elles doivent être exploitées en adéquation avec le partitionnement du système et l'algorithme à implémenter pour avoir un impact significatif. Dans le contexte de la démodulation exploitant le sous-échantillonnage, dont la chaîne de traitement a été décrite dans le Chapitre 3, l'objectif est de répercuter la variation du nombre de calculs à effectuer à chaque détection sur la consommation du composant. Pour cela, une approche visant l'architecture du modem a été privilégiée en mettant l'accent sur la latence de reconfiguration et en relâchant les contraintes sur la surface. Ces choix viennent d'une part de la volonté d'adapter rapidement le point de fonctionnement du circuit en fonction des conditions de réception, et d'autre part de la faible consommation statique de la technologie ciblée, en admettant que le sur-coût éventuel est acceptable en contrepartie du gain énergétique. Pour commencer, la Figure 4.7 donne un aperçu de l'architecture dans son ensemble.

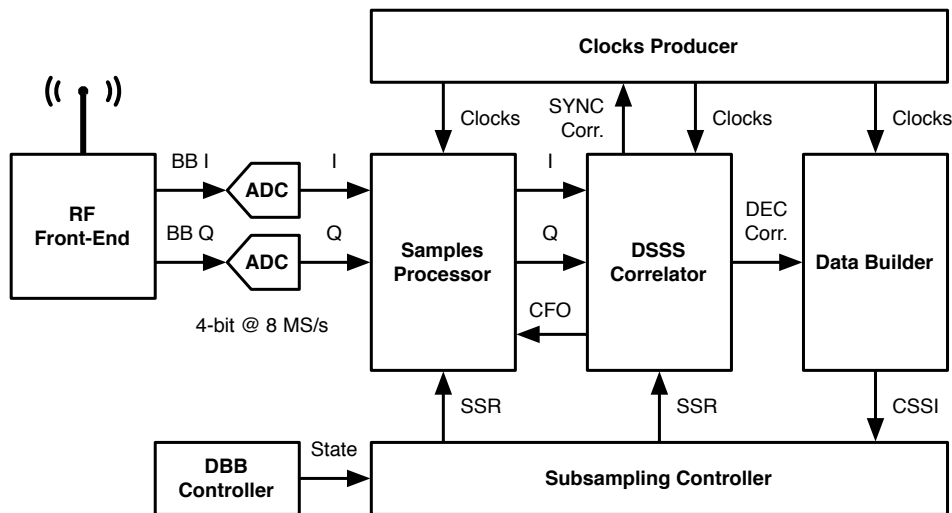


FIGURE 4.7 – Architecture globale du modem IEEE 802.15.4 @ 2,45 GHz.

Schématiquement, le modem est précédé d'un étage radiofréquence ramenant le signal reçu en bande de base, qui est ensuite numérisé sous la forme complexe par deux ADC ayant une résolution de 4-bit à une fréquence d'échantillonnage de 8 MS/s, soit 4 échantillons pris sur chaque chip. Ceux-ci sont alors pré-traités par le bloc « Samples Processor » qui régénère le signal via le filtrage de mise en forme des impulsions, calcule son énergie et applique la correction de phase liée à la synchronisation fréquentiel. Les échantillons rentrent alors dans l'opérateur central du modem « DSSS Correlator » qui effectue les multiples corrélations pour la détection des séquences d'étalement, exploitées à la fois dans un mode de synchronisation et à la fois dans un mode de décodage des données. Il est utilisé également pour l'estimation du CFO avec le calcul présenté dans l'Équation 3.3. Sa principale spécificité et sa taille configurable pour traiter différentes longueurs de séquences selon le taux de sous-échantillonnage appliqué en amont, ce qui permet d'adapter *in fine* la consommation du circuit. Les octets envoyés sont pour finir

reconstruit par le bloc « Data Builder » en fonction des résultats de corrélation. L'ensemble des horloges du système est issu du bloc « Clocks Producer » qui assure leur génération et leur synchronisation vis-à-vis du signal reçu. Concernant la supervision du modem, il faut distinguer la partie séquençage des opérations qui est gérée par le bloc « DBB Controller » et la partie contrôle automatique du taux de sous-échantillonnage qui est assurée par le bloc « Configuration Manager », dont le contenu sera détaillé dans le chapitre suivant.

4.2.1 Bloc « Samples Processor » - Pré-traitement des échantillons

Cette unité de traitement, illustrée dans la Figure 4.8, est divisée en deux chemins dont l'un sert à mesurer l'énergie du signal reçu (*Received Signal Strength Indicator* - RSSI) pour déclencher le processus de démodulation et l'autre à mettre en forme les échantillons. Tout d'abord, le premier calcule le module des signaux `sample_in_I/Q` puis l'accumule sur une fenêtre de taille variable grâce à l'opérateur « Integrate & Dump » pour estimer une valeur moyenne selon le paramètre `rss_i_length`. Celle-ci, appelée `rss_i_probe`, peut être exploitée comme un indicateur de la qualité du signal reçu mais elle est principalement utilisée pour signaler la présence d'un paquet avec la sortie `frame_trigger` en la comparant à un seuil fixe. La seconde branche quant à elle commence par régénérer le signal à l'aide du filtre de mise en forme en demi-sinus qui est concrètement réalisé avec un FIR à 8 coefficients. Le signal est ensuite rééchantillonné pour d'une part ne prendre qu'un échantillon par chip une fois la synchronisation temporelle acquise, et d'autre part pour éliminer les chips non pris en compte dans le mode de sous-échantillonnage pendant la démodulation des données suivant le paramètre `ssr_sel` et les différents masques stockés en interne. Par ailleurs, ce bloc agit comme maître vis-à-vis du corrélateur de séquences d'étalement car c'est lui qui autorise l'écriture dans la FIFO stockant les échantillons d'une séquence via le signal `shift`. Dans une phase de fonctionnement normal, celui-ci est toujours actif mais lorsque le sous-échantillonnage est utilisé, il permet de décaler les

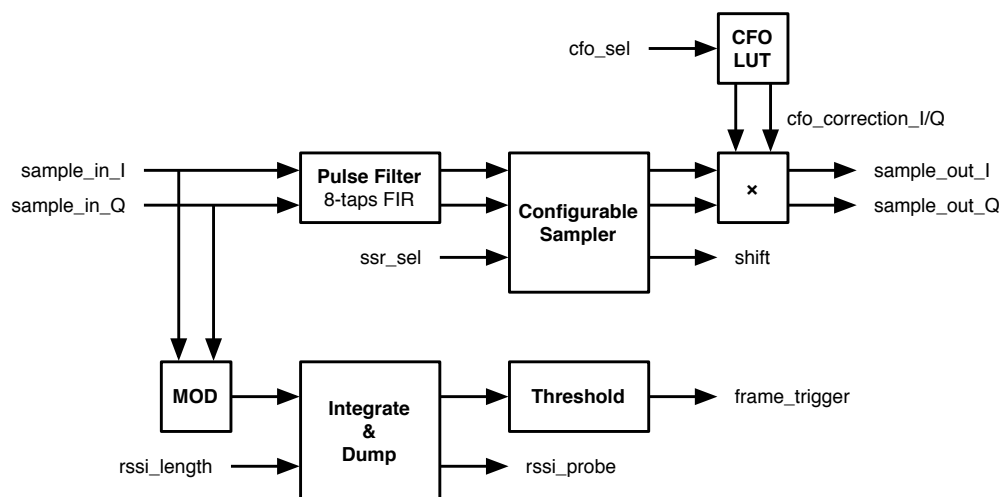


FIGURE 4.8 – Structure du bloc « Samples Processor ».

données mémorisées seulement quand un échantillon est gardé ce qui sert *in fine* à compacter les séquences dans la première partie de la FIFO. Enfin, la correction du CFO est effectuée en aval par une rotation de la phase de chaque échantillon, réalisée par un produit complexe avec des coefficients constants $cfo_correction_I/Q$ définis au préalable et correspondant à des angles fixes choisis en fonction de la valeur du signal cfo_sel provenant de l'estimateur.

4.2.2 Bloc « DSSS Correlator » - Détection des séquences d'étalement

Le corrélateur est le bloc principal du modem et représente la plus large contribution en termes d'activité interne pour la démodulation d'un paquet, aussi bien dans la phase de synchronisation que de décodage des données. Grâce au sous-échantillonnage des séquences d'étalement, il peut néanmoins être reconfiguré en fonction de la taille des opérands à traiter pour abaisser sa consommation. Dans cette optique, une première architecture envisageable est d'utiliser une structure séquentielle qui calcule la corrélation d'une séquence chip par chip, nécessitant donc 32 cycles par opération. L'avantage est d'avoir une surface très faible mais les contraintes temporelles sont en contrepartie plus importantes, puisque la fréquence de fonctionnement du bloc doit être 32 fois plus élevée pour tester les 16 motifs en une période symbole. Une seconde possibilité est d'utiliser un corrélateur à structure parallèle qui exécute les 32 corrélations au niveau chip en même temps, offrant à l'inverse de faibles contraintes temporelles mais

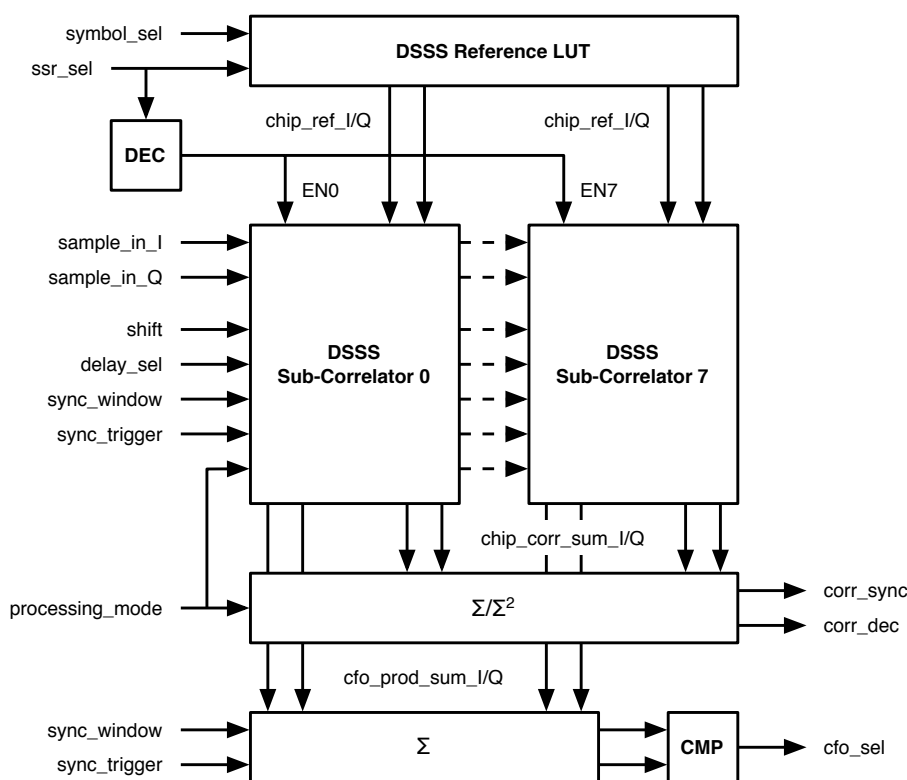


FIGURE 4.9 – Structure du bloc « DSSS Correlator ».

nécessitant une surface 32 fois plus importante. En revanche, ces deux architectures se différencient dans la façon de les exploiter pour réduire la consommation du bloc quand il traite une séquence partiellement échantillonnée. Avec la première, en considérant la troncature comme méthode de sélection des chips à éliminer, il est possible de raccourcir la durée des cycles de calcul et donc de terminer les 16 détections avant la fin de la période symbole. L'alimentation du chemin de données depuis l'ADC peut donc être coupée en attendant la prochaine séquence d'étalement à décoder, ramenant la consommation du modem à zéro. Cependant, il est nécessaire d'évaluer la latence de redémarrage du circuit pour la comparer à la période symbole afin de voir si les délais sont compatibles. Dans la seconde architecture, la réduction de la puissance dissipée peut se faire en inhibant les opérateurs inutilisés lors du calcul pour faire varier la taille du corrélateur. Concrètement, l'arrêt du signal d'horloge est dans ce cas un moyen efficace et simple à mettre en œuvre pour diminuer la consommation dynamique, avec l'avantage de pouvoir réactiver rapidement la partie de l'opérateur qui est en veille. Dans l'absolu, il est néanmoins difficile de départager ces deux solutions *a priori* sans aller plus loin dans le détail de leur implémentation. Le choix a donc été pris arbitrairement d'utiliser l'architecture du corrélateur parallèle afin de minimiser la fréquence de fonctionnement du bloc. En pratique, l'opérateur est décomposé en 8 sous-corrélateurs en cascades effectuant chacun la corrélation de 4 chips, comme le montre la Figure 4.9. Ils peuvent être individuellement activés ou désactivés selon le mode choisi par le signal `ssr_sel`, correspondant à la taille des séquences d'étalement partiellement échantillonnées. Fonctionnellement, le calcul peut se faire de deux manières : la première en mode glissant pour rechercher la synchronisation temporelle du signal et la seconde en mode séquentiel pour le décodage de l'entête et des données.

Chaque sous-corrélateur, schématisé dans la Figure 4.10, est constitué de 4 segments correspondant à 1/8 de la séquence. Tout d'abord, une FIFO permet de stocker les échantillons complexes d'un chip, soit 4 valeurs pendant la synchronisation et une pendant le décodage, grâce à sa profondeur qui peut être configurée avec le signal `delay_sel`. Les données contenues dans les FIFOs chaînées sont décalées à la fréquence d'échantillonnage si le signal `shift` provenant du bloc « Samples Processor » est actif. Les échantillons sont ensuite corrélés au niveau chip avec des valeurs de référence `chip_ref_I/Q` issues du générateur de motif DSSS. Le résultat `chip_corr_I/Q` est alors sommé avec les 3 autres corrélations partiels, puis est possiblement élevé au carré via le signal de commande `processing_mode` pour la phase de synchronisation. Il est également exploité pour l'estimation du CFO via le produit complexe conjugué de corrélations successives `cfo_prod_I/Q` qui est aussi sommé sur l'ensemble du sous-bloc. La valeur de l'écart de fréquence est enfin estimé en comparant relativement l'amplitude et le signe des composantes complexes, permettant de sélectionner une valeur de correction avec `cfo_sel`.

4.2.3 Bloc « Clocks Producer » - Gestion des horloges

Le bloc de gestion des horloges du système, schématisé dans la Figure 4.11, a un double rôle puisqu'il sert également à effectuer la synchronisation temporelle du modem. Avant toute chose, les différentes fréquences sont obtenues par des divisions de l'horloge principale `clk` cadencée à 8 MHz, soit le débit d'échantillonnage du signal. En pratique, il s'agit d'un compteur avec plusieurs seuils de déclenchement qui active ou non des cellules de clock-gating, permettant d'avoir

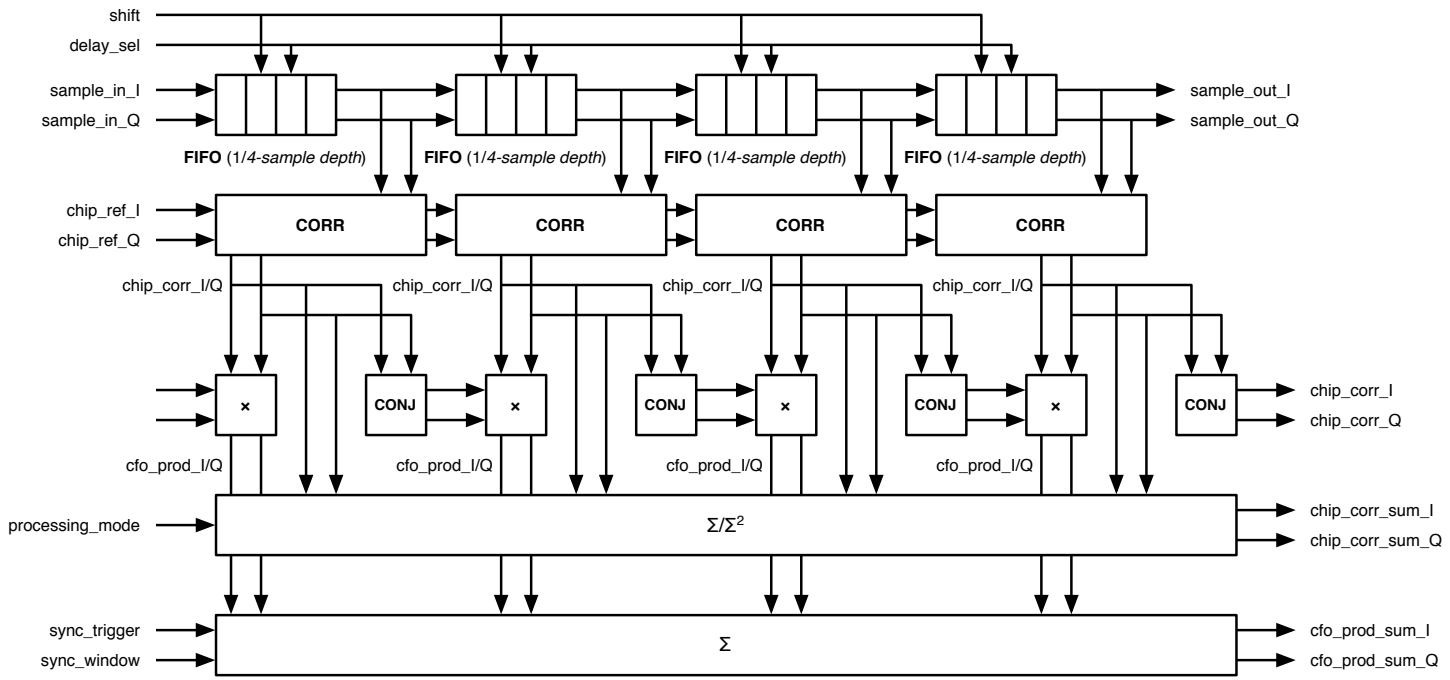


Figure 4.10 – Structure du bloc « DSSS Sub-Correlator ».

des horloges toutes synchrones entre elles. Leur alignement sur le signal reçu est réalisé à partir de la corrélation glissante `corr_sync` durant le préambule, qui est accumulée par deux filtres IIR ayant respectivement une profondeur de 128 et 124 échantillons. Le premier sert à détecter la présence d'un préambule de synchronisation, indiquée par le signal `preamble_detection`, tandis que le second sert de seuil adaptatif pour détecter conjointement avec le premier la position précise des pics de corrélation, indiquée par le signal `sync_trigger`. Ce dernier remet alors à zéro le compteur de génération des horloges pour caler leur front sur le débit symbole. Par ailleurs, ce bloc génère un signal de contrôle `sync_window` qui permet d'inhiber les filtres IIR et l'estimation du CFO dans le corrélateur durant la période séparant les pics de corrélation. Plus précisément, une fois le premier pic identifié avec certitude, il est raisonnablement sûr que le prochain aura lieu une période symbole plus loin, soit 128 échantillons plus tard à une fenêtre d'incertitude près. Cela permet ainsi de réduire l'activité interne et donc d'abaisser la consommation dynamique du circuit pendant la phase de synchronisation.

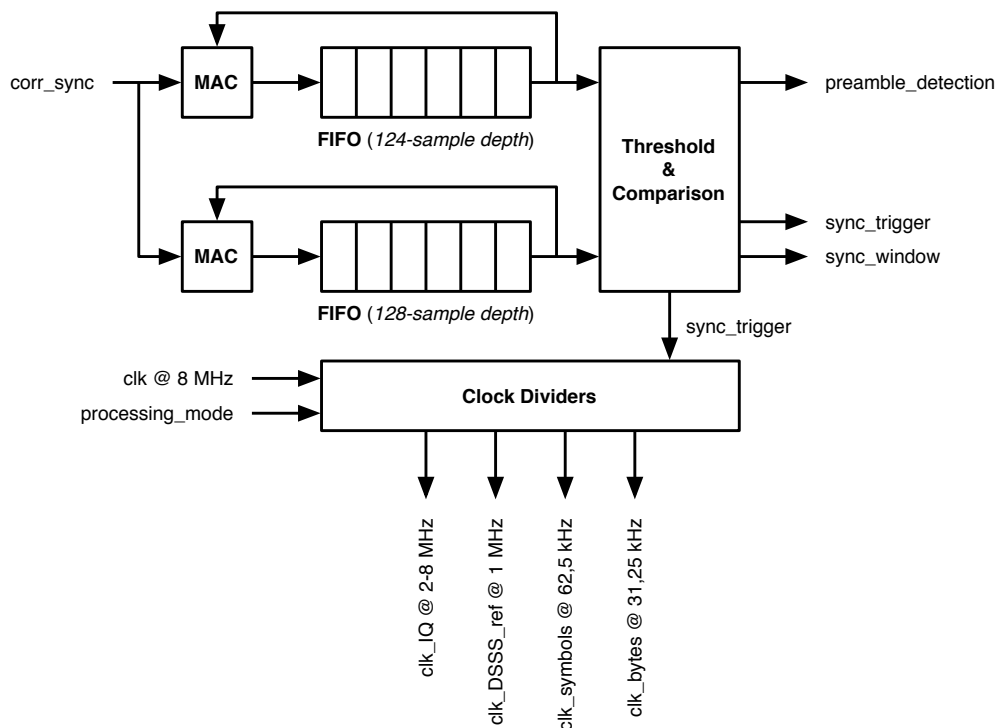


FIGURE 4.11 – Structure du bloc « Clocks Producer ».

Au total, quatre sous-horloges sont générées pour piloter les traitements dans les autres blocs fonctionnels du modem. L'horloge `clk_IQ` sert à cadencer les échantillons soit à 8 MHz pendant la synchronisation soit à 2 MHz pendant le décodage (débit chip), suivant l'état du signal `processing_mode`. L'horloge `clk_DSSS_ref` à 1 MHz permet de balayer les 16 motifs de séquences d'étalement à tester au cours d'une période symbole pendant le décodage des données. Enfin, les horloges `clk_symbols` et `clk_bytes` sont utilisées par le bloc « Data Builder » pour l'échantillonnage des symboles détectés et des octets assemblés.

4.2.4 Bloc « Data Builder » - Reconstruction des données

Le bloc de reconstruction des données, représenté dans la Figure 4.12, consiste essentiellement à post-traiter les valeurs brutes issues du corrélateur de séquences d'étalement pendant la phase de décodage du paquet. Dans un premier temps, il balaie les 16 codes d'étalement via le signal `symbol_sel` qui est connecté au générateur de référence dans le bloc « DSSS Correlator » puis mesure à chaque fois la valeur de `corr_dec` pour identifier quel symbole est détecté grâce au maximum de corrélation. À partir de là, il les combine deux à deux pour reconstruire les octets d'origine qui sont ensuite comparés à des motifs pour reconnaître certains champs comme l'indicateur de début de contenu (signaux `_flag`). Ce bloc assure également la mesure de la différence entre les deux plus grandes valeurs de corrélation à chaque période symbole, nommée `cssi_probe`, qui est exploitée par le contrôleur de sous-échantillonnage pour estimer l'orthogonalité des séquences démodulées et adapter le point de fonctionnement.

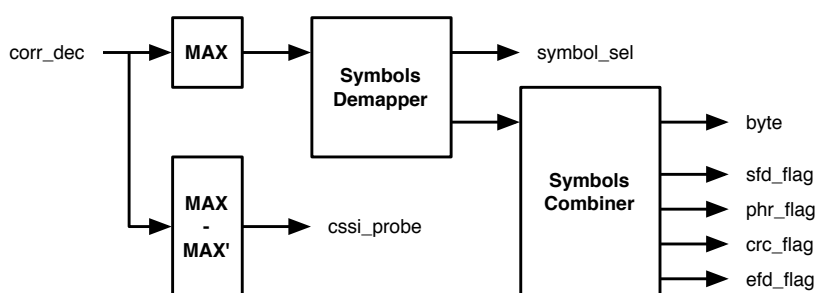


FIGURE 4.12 – Structure du bloc « Data Builder ».

4.2.5 Bloc « DBB Controller » - Contrôle des états du modem

L'ensemble de la partie opérative du modem est piloté par une machine à états, représentée dans la Figure 4.13, qui est intégrée au bloc « DBB Manager ». Elle effectue le séquençage des phases de démodulation en activant successivement les différentes unités de traitement au sein du système. À l'initialisation dans l'état « Init », les blocs sont pour commencer remis dans une configuration de départ puis le modem passe directement à l'état « Idle » dans lequel il active la mesure de RSSI pour détecter la présence d'un paquet à traiter. Dès lors, si le seuil d'énergie est dépassé, il passe dans les états « Wait Preamble » et « Synchro » qui l'un après l'autre permettent d'aligner les horloges du système sur le débit chip du signal. Pour ce faire, l'ensemble des opérateurs est activé dans le mode de synchronisation hormis le bloc de reconstruction des données. Ensuite, une fois cette étape accomplie, la seconde phase de la démodulation débute en passant dans le mode de décodage des symboles reçu via d'abord l'état « SFD Search » qui cherche le délimiteur de début de trame. Une fois celui-ci détecté, le reste des données est traité dans les états « PHR Decoding » et « PSDU Decoding » qui respectivement permettent de récupérer l'entête du paquet et son contenu. Enfin, en cas d'erreurs pendant la réception, le modem passe dans l'état « Failure » qui désactive toutes les unités et attend avant de reprendre le processus de démodulation. Cette temporisation peut être absolue mais il est également possible d'exploiter la mesure du RSSI pour savoir si un paquet est toujours présent à l'entrée du récepteur.

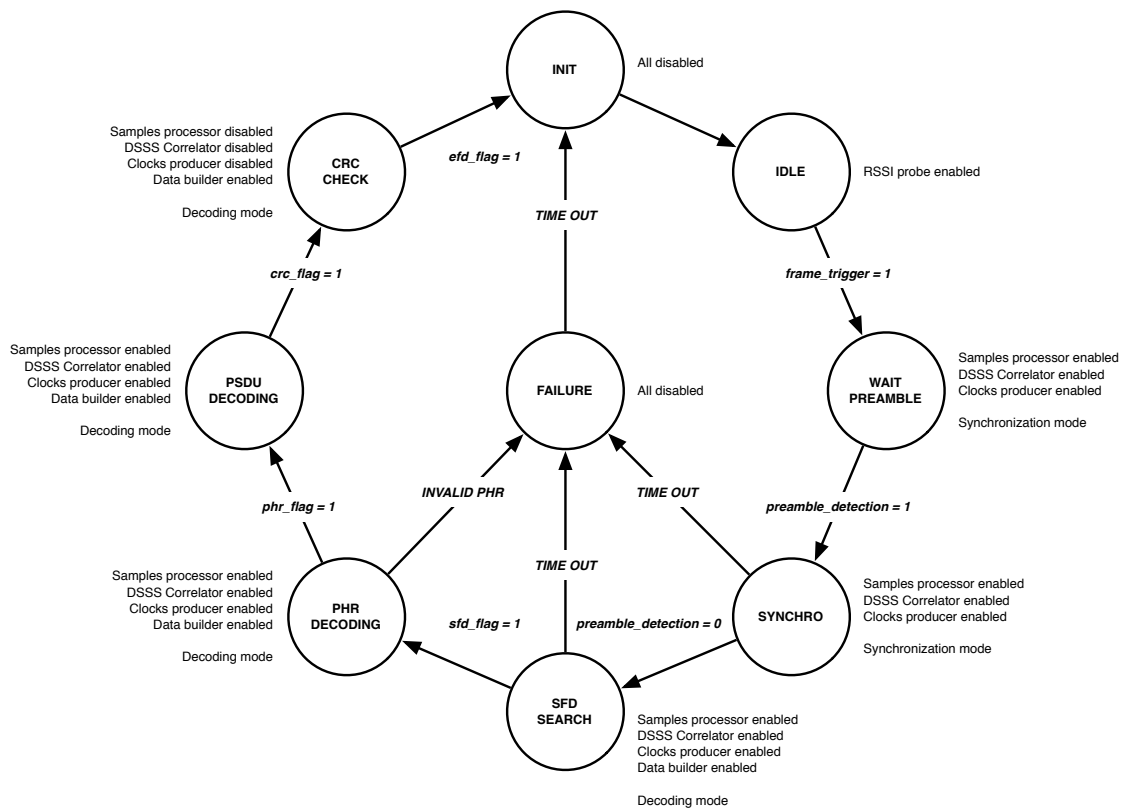


FIGURE 4.13 – Diagramme de la machine à état du modem.

4.3 Développement du modem et résultats d'implémentation

L'architecture du modem présentée dans la partie précédente est implémentée dans une technologie STMicroelectronics CMOS 65 nm-LP (*Low Power*) dans le but d'estimer la surface et la consommation du circuit. Dans cette démarche de développement, plusieurs niveaux d'abstraction sont mis en place afin de proposer en parallèle un flot de modélisation et un flot d'implémentation du composant, qui servent respectivement à étudier l'auto-adaptation du modem dans un système complet et à caractériser sa consommation. Cette partie présente donc d'abord la méthodologie suivie puis donne les résultats d'implémentation physique.

4.3.1 Méthodologie de conception

L'étude du modem auto-adaptatif s'inscrit dans une démarche d'optimisation globale de la consommation d'un récepteur sans-fil. À partir de là, un point essentiel est de mettre en place un environnement qui offre à la fois des outils nécessaires pour l'implémentation du circuit et à la fois des moyens pour évaluer son comportement dans un cadre plus large, qui inclut l'analogique, le numérique et le logiciel. En effet, il est nécessaire d'avoir une approche transverse car ces différentes composantes sont interdépendantes sur le plan fonctionnel et sur le plan de la

consommation. Cette nécessité est d'ailleurs particulièrement importante dans le cas d'un système auto-adaptatif car il faut évaluer l'efficacité énergétique des différentes combinaisons de configuration. Le flot de conception, présenté dans la Figure 4.14, est donc conçu pour s'interfacer aisément avec d'autres outils et modèles afin de favoriser ce type de méthodologie.

La première étape est la modélisation du modem dans un environnement MATLAB/Simulink pour l'étude algorithmique, qui peut également inclure les caractéristiques de la partie radiofréquence. C'est à ce stade que la chaîne de démodulation présentée dans le Chapitre 3 est étudiée par simulation, en considérant plusieurs compromis entre la fréquence d'échantillonnage, la résolution des convertisseurs analogique-numérique et la nature des traitements à effectuer. Le modèle établi sert alors de référence fonctionnelle pour l'implémentation du modem et permet la génération de données servant pour la vérification. Néanmoins, il est difficile d'affiner davantage l'architecture avec suffisamment d'aisance sans s'orienter vers des outils plus spécifiques, c'est pourquoi une modélisation RTL en SystemC du modem est faite. Il y a en fait derrière cela trois objectifs qui justifient l'utilisation d'un tel langage. Premièrement, il permet de structurer le chemin de données en facilitant le partitionnement de l'algorithme en blocs fonctionnels qui ont chacun une interface d'entrée-sortie et un traitement spécifique à effectuer. Il est ainsi possible de modéliser au bit et au cycle d'horloge près le composant sans pour autant rentrer dans les détails de l'implémentation matérielle. Deuxièmement, grâce à ce niveau d'abstraction les temps de simulations sont plus courts, offrant un modèle fonctionnel plus précis que sous Simulink mais plus rapide à exécuter qu'en VHDL/Verilog. L'idée proposée est donc de s'en servir pour explorer les stratégies de reconfiguration, en y intégrant une estimation de la consommation basée sur les résultats d'implémentation physique. Enfin troisièmement, le SystemC est fondé sur le C++ ce qui lui permet de s'interfacer facilement avec d'autres outils. Typiquement, le modèle pourrait être rattaché à une modélisation de la partie analogique en SystemC-AMS et/ou à un simulateur de réseau de capteurs pour voir l'impact de la gestion protocolaire sur la consommation du modem, comme présenté par Wan *et al.* dans [60] avec IDEA1.

Pour en revenir au flot, ce modèle du circuit qui est dans un premier temps purement fonctionnel est ensuite utilisé comme référence pour l'implémentation détaillée propre à la conception d'un ASIC. La description matérielle est faite en VHDL et le modèle SystemC sert de banc de test grâce à la co-simulation dans QuestaSim et aux données générées par Simulink. La synthèse logique est ensuite faite avec Design Compiler et donne assez tôt une indication approximative de la surface du circuit en fonction des contraintes temporelles (SDC), ce qui permet d'orienter les choix pour la micro-architecture des blocs. Une fois validée là encore par co-simulation, la netlist est soumise à l'outil d'implémentation physique, en l'occurrence SoC Encounter, pour créer la vue layout du circuit qui prends en compte en plus des contraintes temporelles les caractéristiques liées à l'alimentation (CPF) et à l'interface d'entrée-sortie (IO). À l'issue de cette étape, la surface effective du modem peut être déterminée et une netlist rétro-annotée avec les délais et la consommation des instances (cellules, interconnexions) peut être générée. Grâce une nouvelle fois à la co-simulation dans QuestaSim, cette netlist peut alors être simulée pour en extraire l'activité au format VCD. Ainsi, l'évaluation de la consommation du circuit faite avec Prime Time PX est plus précise car elle ne repose pas sur une estimation statistique de l'activité interne mais sur un cas d'utilisation concret. À ce stade, il est aussi possible d'analyser la répartition de la consommation dans les différents blocs ce qui permet en parallèle

de valider la bonne implémentation des techniques de réduction de la puissance dissipée. Pour finir, un modèle basé sur une machine à états permet d'associer la consommation du modem à chaque phase de la démodulation en fonction de sa durée dans la référence en SystemC.

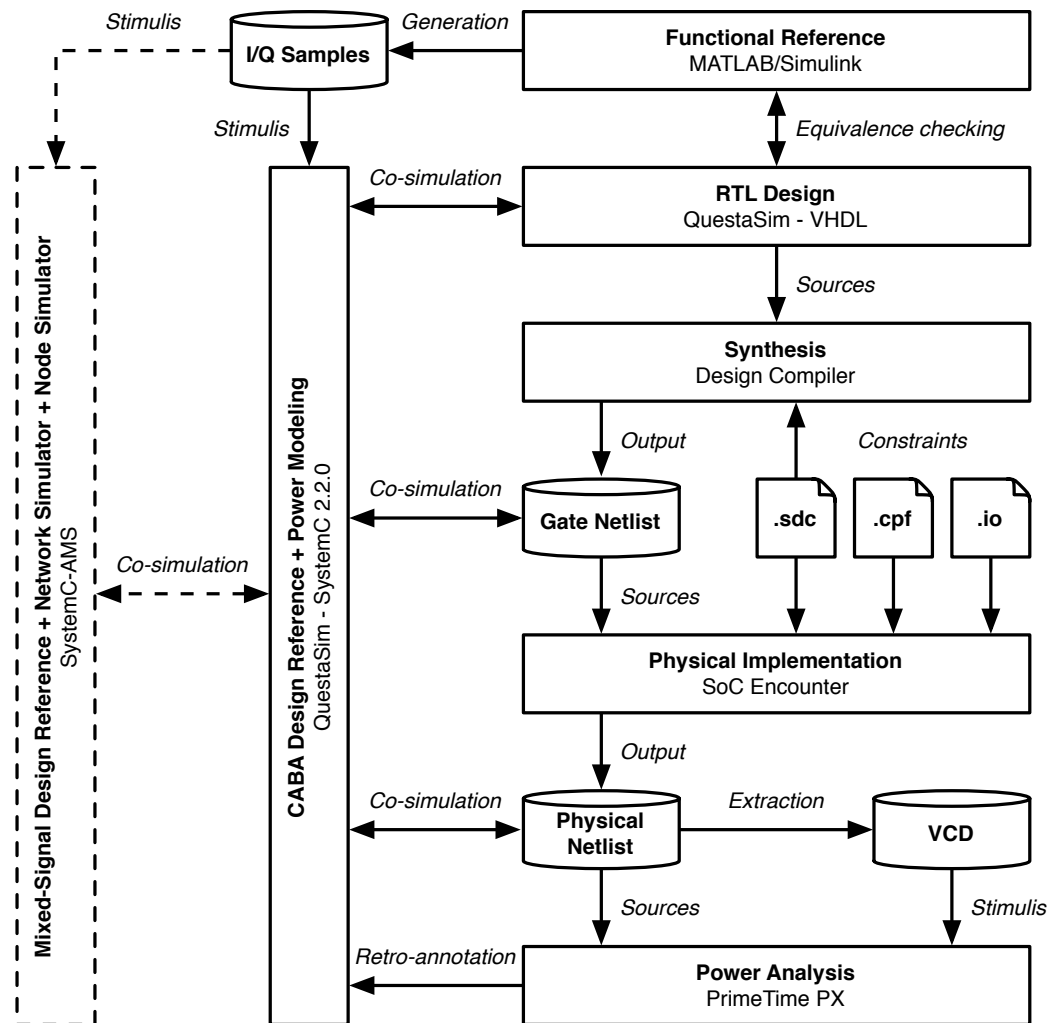


FIGURE 4.14 – Flot de conception du projet.

4.3.2 Implémentation matérielle

Le choix de la technologie STMicroelectronics CMOS 65 nm-LP est motivé pour essentiellement trois raisons. Elle présente d'abord de faibles fuites de courant comparé aux nœuds plus avancés, elle est ensuite bien adaptée à la co-intégration de systèmes mixtes propres aux circuits radiofréquences et enfin elle est suffisamment mature pour être accessible sur le plan tarifaire. C'est donc un bon compromis pour des applications types objets connectés à faible consommation. Le circuit synthétisé compte environ 23,4 kcellules réparties essentiellement entre le

corrélateur de séquences d'étalement (58,3 %) et le bloc de gestion des horloges (32,1 %). Il est à noter qu'à titre de comparaison une implémentation similaire non configurable a également été synthétisée, mais le nombre d'instances reste quasiment identique. En effet, l'architecture proposée qui peut être partiellement désactivée au cours de la démodulation ne se différencie que très peu d'un modem avec des opérateurs de taille fixe. L'empreinte matérielle se résume principalement aux cellules qui sont ajoutées pour permettre l'arrêt des horloges (quelques dizaines) et au contrôleur d'adaptation présenté dans le chapitre suivant qui représente seulement 2,32 % de la surface totale. Pour finir après l'implémentation physique du circuit, dont un aperçu est donné dans la Figure 4.15, la surface effective du bloc est d'environ 0,208 mm² avec une densité de cellules peu contrainte, c'est-à-dire qu'elle pourrait être réduite si nécessaire.

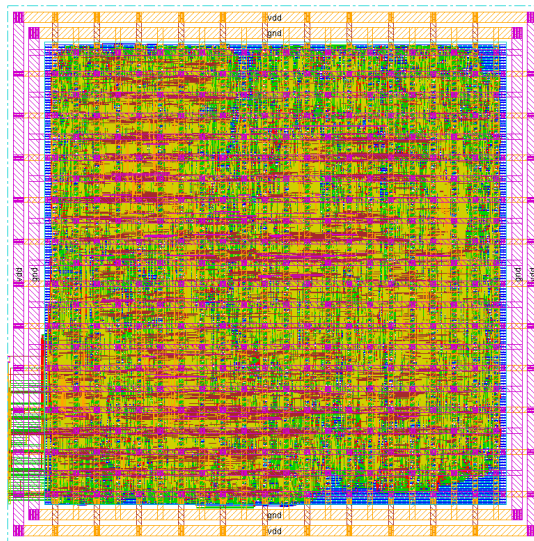


FIGURE 4.15 – Implémentation physique du modem en technologie ST CMOS065 LP.

À partir de la répartition du nombre de cellules dans chacun des blocs, donnée dans le Tableau 4.1 ci-dessous, on peut estimer qu'une architecture avec un corrélateur de séquences d'étalement séquentiel et non parallèle permettrait de réduire d'environ 45 % la surface totale du circuit. En effet, il y aurait grossièrement moins d'un sous-corrélateur parmi les huit présents ici qui représentent chacun 6,56 % de l'opérateur. Concernant la surface élevée du bloc de gestion des horloges, elle s'explique par la taille des deux FIFOs utilisées pour les deux filtres IIR qui servent à synchroniser temporellement le signal. La question s'est posée de les remplacer par des mémoires en lieu et place des registres mais le gain en surface n'était pas garanti en raison de leur faible taille, inférieure à 2 kbit par FIFO. De plus, la logique d'accès et la consommation d'une mémoire ajoute une pénalité énergétique comparée à la solution à base de registres, dont l'horloge est automatiquement arrêtée grâce à l'insertion automatique de clock-gating à grain fin par l'outil de synthèse, limitant la consommation dynamique des filtres.

TABLE 4.1 – Répartition du nombre de cellules logiques (ST CMOS065 LP HVT).

Entité	Combinatoire	Séquentiel	Total	Pourcentage
<i>Samples Processor</i>	989	167	1156	4,93 %
RSSI	406	45	451	1,92 %
Pulse Filter	120	79	199	0,85 %
Rescaler	14	0	14	0,05 %
Pulse Sampler	102	15	117	0,50 %
CFO Corrector	345	24	369	1,57 %
<i>DSSS Correlator</i>	9291	4362	13653	58,3 %
DSSS Generator	255	103	358	1,53 %
Sub-Correlator 0	886	519	1405	6,00 %
Sub-Correlator 1	1018	519	1537	6,56 %
Sub-Correlator 2	1019	519	1538	6,56 %
Sub-Correlator 3	1019	519	1538	6,56 %
Sub-Correlator 4	1019	519	1538	6,56 %
Sub-Correlator 5	1019	519	1538	6,56 %
Sub-Correlator 6	1019	519	1538	6,56 %
Sub-Correlator 7	1019	519	1538	6,56 %
CFO Estimator	403	5	408	1,74 %
<i>Clocks Producer</i>	3328	4175	7503	32,1 %
Clocks Synchronizer	4159	3300	7459	31,8 %
Clocks Generator	27	14	41	0,17 %
<i>Data Builder</i>	364	117	481	2,05 %
CSSI	178	47	225	0,96 %
Symbol Demapper	98	32	130	0,55 %
Symbol Combiner	87	35	122	0,52 %
<i>Control</i>	583	41	624	2,66 %
DBB Controller	67	14	81	0,35 %
Configuration Manager	516	27	543	2,32 %

4.4 Estimation et analyse de la consommation du modem

Comme déjà expliqué dans la présentation du flot de conception, la consommation du circuit est estimée après l'implémentation physique avec l'outil PrimeTime PX. L'activité des nœuds électriques est extraite à partir de simulations fonctionnelles qui permettent d'évaluer la puissance dissipée dans plusieurs scénarios, incluant la taille des paquets et le taux de sous-échantillonnage pendant la démodulation. Pour étudier l'impact de la technologie sur la consommation, une première version du modem est implémentée en bibliothèques SVT pour être comparée à une seconde version réalisée en bibliothèques HVT afin de minimiser les fuites de courant. Cette partie en donne les résultats d'estimation puis les commentaires.

4.4.1 Consommation moyenne sur un paquet

La consommation moyenne du modem est donnée dans le Tableau 4.2 en fonction du nombre de sous-corrélateur (SC) actif pour la démodulation d'un paquet de 20 octets. La première constatation est que la puissance dynamique est nettement supérieure à la puissance statique quelque soit le mode de fonctionnement, ce qui conforte le choix de l'utilisation du clock-gating comme technique pour diminuer la consommation en lieu et place du power-gating. Deuxièmement, les résultats entre l'implémentation SVT et HVT sont très similaires même si en interne la consommation n'est pas répartie de la même manière. En effet, grâce à l'utilisation de transistors à tension de seuil haute les pertes sont fortement réduites mais le temps de commutation est accru, ce qui a pour effet d'augmenter le courant de court-circuit et donc la consommation dynamique. À l'inverse, l'analyse en technologie SVT montre que même si les fuites sont plus élevées la puissance dissipée par la commutation est moindre. Enfin, troisième et dernier point, la consommation diminue linéairement avec la désactivation des sous-corrélateurs ce qui permet d'abaisser au maximum de 38 % la puissance totale dissipée par le modem.

TABLE 4.2 – Consommation moyenne (PSDU = 20 octets, $V_{DD} = 1,2 \text{ V}$ @ $T = 25^\circ\text{C}$)

Activation	Consommation (SVT)			Consommation (HVT)		
	Dynamique	Statique	Totale	Dynamique	Statique	Totale
8/8 SC	269 μW	9,18 μW	278 μW	281 μW	0,596 μW	282 μW
7/8 SC	255 μW	9,18 μW	264 μW	268 μW	0,596 μW	269 μW
6/8 SC	234 μW	9,18 μW	243 μW	247 μW	0,596 μW	248 μW
5/8 SC	216 μW	9,18 μW	225 μW	226 μW	0,596 μW	227 μW
4/8 SC	193 μW	9,18 μW	202 μW	201 μW	0,596 μW	202 μW
3/8 SC	178 μW	9,18 μW	187 μW	184 μW	0,596 μW	185 μW
2/8 SC	161 μW	9,18 μW	170 μW	167 μW	0,596 μW	168 μW

Un point intéressant est que la consommation moyenne est dépendante de la longueur des paquets à traiter puisque la consommation instantanée est variable selon la phase de démodulation. Elle est notamment plus importante pendant la synchronisation que pendant le décodage des données en raison du débit de calculs plus élevé. Ainsi, le Tableau 4.3 montre que la puissance dissipée moyenne peut en réalité réduire de 55 % dans le cas d'un paquet de 127 octets, soit la taille maximale définie par la norme. Or, on peut raisonnablement estimer que cette situation est la plus courante étant donné que les couches protocolaires introduisent une quantité importante d'information pour l'encapsulation des données comme avec le 6LowPAN [24].

4.4.2 Répartition de la consommation instantanée

De façon plus détaillée, la Figure 4.17 montre la répartition de la puissance dissipée instantanée dans le circuit associée à chaque phase de la démodulation. Tout d'abord, la désactivation quasi-intégrale du modem via l'arrêt des horloges permet d'atteindre une consommation presque nulle pendant l'état « Idle » dans lequel il se trouve la plupart du temps, *i.e.* entre deux réceptions. Ensuite, chronologiquement, le système démarre dans l'état « Wait Preamble » puis passe à l'état « Synchro » pour successivement déclencher puis acquérir la synchronisation temporelle

TABLE 4.3 – Consommation moyenne (PSDU = 127 octets, $V_{DD} = 1,2 \text{ V}$ @ $T = 25^\circ \text{C}$)

Activation	Consommation (SVT)			Consommation (HVT)		
	Dynamique	Statique	Totale	Dynamique	Statique	Totale
8/8 SC	264 μW	9,19 μW	273 μW	277 μW	0,597 μW	278 μW
7/8 SC	241 μW	9,19 μW	250 μW	254 μW	0,597 μW	255 μW
6/8 SC	215 μW	9,19 μW	224 μW	229 μW	0,597 μW	230 μW
5/8 SC	190 μW	9,19 μW	199 μW	200 μW	0,597 μW	201 μW
4/8 SC	160 μW	9,19 μW	169 μW	167 μW	0,597 μW	168 μW
3/8 SC	136 μW	9,19 μW	145 μW	141 μW	0,597 μW	142 μW
2/8 SC	114 μW	9,19 μW	123 μW	118 μW	0,597 μW	119 μW

et fréquentielle du signal. La consommation est alors principalement issue du corrélateur de séquences d'étalement qui effectue une opération à chaque nouvel échantillon entrant, soit à un rythme de 8 Mcorr/s. On observe par ailleurs que la puissance dissipée dans la seconde phase est plus faible grâce au mécanisme de fenêtrage des calculs qui réduit la charge de travail du modem. Il est à noter que même si la consommation est importante dans ces deux états, leur durée totale est relativement courte vis-à-vis des autres phases de fonctionnement. C'est une fois que la synchronisation est acquise que le corrélateur passe dans le mode de détection successive des séquences, avec 16 opérations à chaque période symbole soit 1 Mcorr/s, impliquant une consommation plus faible dans les états « SFD Search » et « PHR Decoding ». La contribution du bloc de gestion des horloges est également moindre car il ne fait plus que générer les signaux. Enfin, durant le décodage des données dans l'état « PSDU Decoding », la consommation instantanée du corrélateur peut être abaissée via sa désactivation partiel. En l'occurrence ici seulement deux sous-corrélateurs actifs sur les huit permettent de la réduire de 80 %. L'intérêt principal est que la durée de cette période est la plus grande vis-à-vis des autres, y compris pour des paquets courts, ce qui permet de réduire la consommation moyenne pendant la démodulation.

On peut retrouver la succession de ces états dans le profil de consommation donné dans la Figure 4.16 ci-dessous. Dans la première partie, la synchronisation entraîne une puissance dissipée importante mais qui est réduite grâce au mécanisme de fenêtrage des calculs entre deux pics de corrélation. Elle est plus faible pour la recherche du SFD et le décodage du PHR et elle est enfin fortement abaissée pour le décodage du PSDU grâce au sous-échantillonnage.

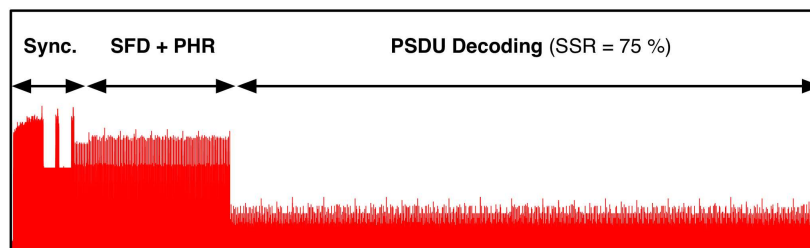


FIGURE 4.16 – Puissance dissipée du circuit pour la démodulation d'un paquet.

4.4. Estimation et analyse de la consommation du modem

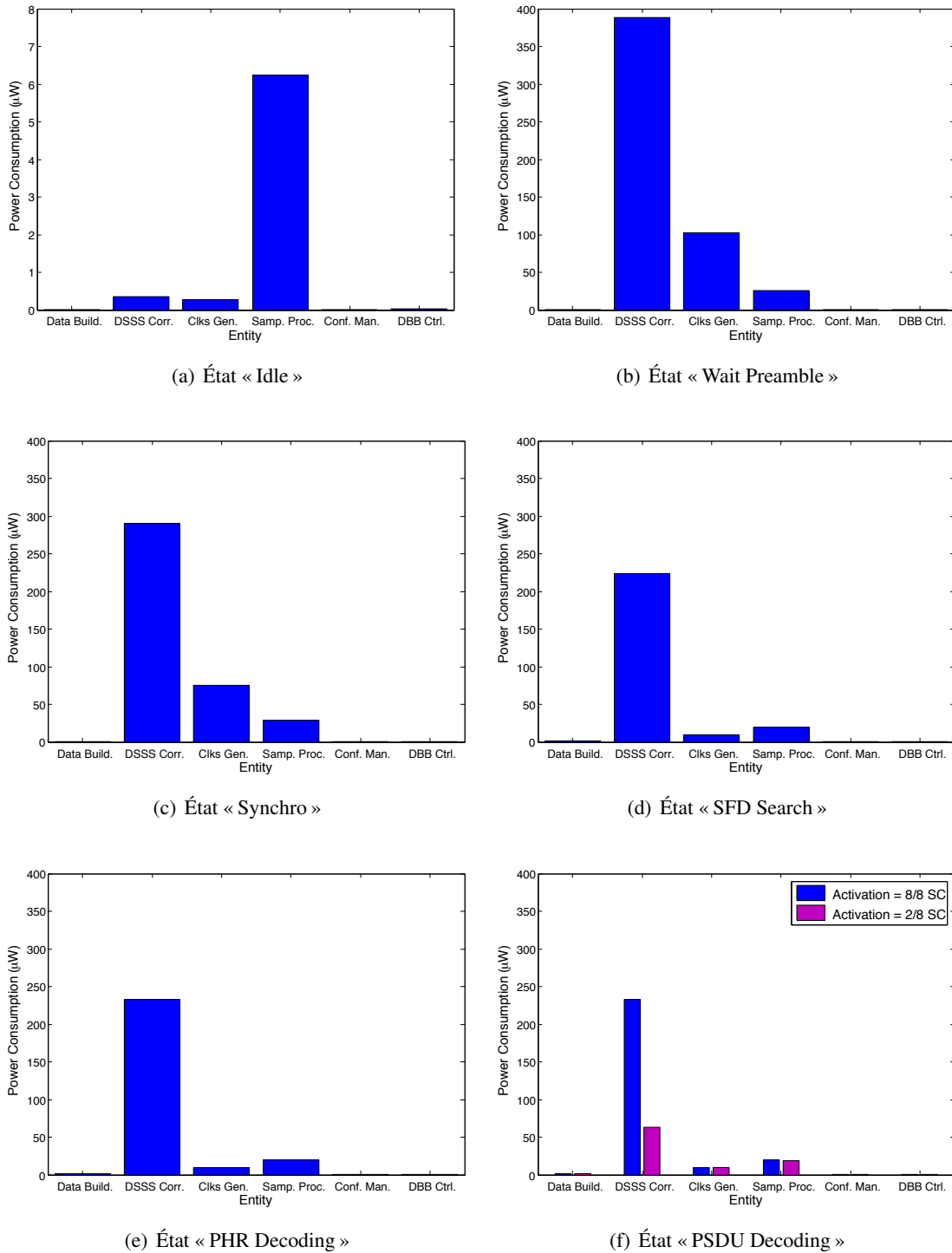


FIGURE 4.17 – Répartition de la consommation instantanée (HVT, $V_{DD} = 1,2 \text{ V}$ @ $T = 25^\circ\text{C}$).

4.4.3 Influence de la longueur des paquets sur la consommation

L'analyse précédente met clairement en évidence que la consommation moyenne atteignable par le circuit dépend du ratio entre la consommation instantanée de la phase de synchronisation et celle de la phase de décodage des données, plus longue, qui peut être abaissée via la désactivation partiel du corrélateur. À partir de ce constat, il est possible d'extrapoler la puissance dissipée pour la démodulation de paquets plus longs en isolant l'énergie de chaque état issue des estimations précédentes. La Figure 4.18 montre ainsi l'évolution de la consommation avec la taille du contenu du paquet pour différents taux d'activation. Elle montre qu'il y a effectivement un bénéfice à maximiser la longueur du PSDU jusqu'à 127 octets mais qu'au delà l'intérêt est négligeable puisque le facteur limitant devient la phase de décodage des données et non plus la synchronisation. Il serait donc pertinent d'augmenter la taille des paquets si et seulement si la consommation pendant la démodulation des données est plus faible qu'actuellement.

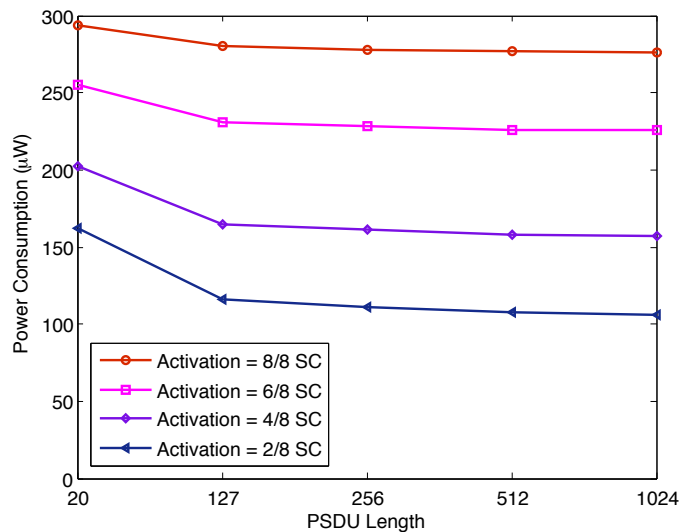


FIGURE 4.18 – Extrapolation de la consommation pour des tailles de paquets plus grandes.

4.5 Positionnement vis-à-vis de l'état de l'art

Au regard des travaux existants dans le Tableau 4.4, cette implémentation offre la plus faible consommation même si elle n'utilise pas le nœud technologique le plus avancé. À titre de comparaison, le circuit de Bachmann *et al.* dans [18] correspond au modem multi-standards déjà présenté dans le Chapitre 2, dont la principale innovation est le partage des ressources matérielles pour traiter les différentes démodulations, réduisant par conséquent la surface totale de silicium. Toutefois, en terme de courant la consommation reste plus élevée même si la faible tension d'alimentation permet dans l'absolu d'avoir une puissance dissipée moindre. De plus, il n'est aucunement question d'une quelconque adaptation des performances pour optimiser l'efficacité énergétique. La deuxième architecture est celle de Dwivedi *et al.* introduite dans [41]

qui s'assimile davantage à ce travail puisque pour rappel elle consiste à ajuster dynamiquement la quantification et le taux d'échantillonnage pour réduire la consommation du modem. Ainsi, le circuit peut fonctionner sur une grande plage de paramètres et offre une gamme de consommation s'étalant sur 85 % de la valeur maximale. Néanmoins, cette architecture très flexible implique une empreinte matérielle pour la reconfigurabilité importante correspondant à 16 % du nombre de cellules total. Enfin, le travail présenté par Bernier *et al.* dans [17] est à la base de cette contribution mais ne proposait pas à l'époque une architecture reconfigurable en performance et en consommation comme c'est le cas avec la solution présentée dans ce manuscrit.

TABLE 4.4 – État de l'art des modems IEEE 802.15.4 @ 2,45 GHz.

	Ce travail	ISSCC14 [18]	JLPEA12 [41]	ESSIRC08 [17]
Technologie	65 nm (LP)	40 nm (LP)	130 nm	130 nm
Nombre de cellules	23,4 kcells	-	606 kcells	30 kcells
Tension d'alimentation	1,2 V	0,74 V	1,2 V	1,2 V
Consommation min.	82,9 μ A	270 μ A	408 μ A	480 μ A
Consommation max.	208 μ A	270 μ A	2750 μ A	480 μ A

4.6 Résumé

L'architecture proposée pour le modem reconfigurable permet de désactiver partiellement le corrélateur parallèle utilisé pour la détection des séquences d'étalements. L'implémentation de cette solution via l'arrêt du signal d'horloge de chaque sous-corrélateurs annule l'activité interne des opérateurs arithmétiques, occasionnant une réduction de la consommation dynamique du chemin de données. Or, celle-ci est majoritaire dans la technologie ST CMOS 65 nm-LP grâce en partie à l'utilisation de cellules HVT qui minimise les fuites de courants. La consommation totale du circuit peut alors baisser de 58 % en exploitant le taux de sous-échantillonnage maximal pour la démodulation d'un paquet de 127 octets. Dans l'absolu, cela correspond à une puissance dissipée de 117 μ W qui est inférieure à l'état de l'art des modems numériques IEEE 802.15.4 présentés, avec une surface de 23,4 kcellules. Tout l'intérêt maintenant est de pouvoir contrôler automatiquement la reconfiguration de l'architecture en fonction de la qualité du signal reçu pour adapter la consommation et maximiser l'efficacité énergétique du circuit.

Réduction de la Consommation du Modem par Adaptation Dynamique

La technique de démodulation basée sur la corrélation partielle des séquences d'étalement, implémentée dans le modem décrit au Chapitre 4, constitue la partie reconfigurable du récepteur qu'on peut qualifier comme un actionneur. Pour atteindre l'objectif initial qui est d'adapter dynamiquement la consommation du circuit en fonction des contraintes réelles, il est nécessaire d'ajouter à l'architecture un capteur qui estime la qualité du signal reçu et un algorithme de décision pour effectuer le contrôle de façon autonome. Dans cette démarche, il est essentiel de prendre en considération la latence intrinsèque de ces fonctions, de sorte à ce que le temps de réaction du système soit en adéquation avec la rapidité des aléas, tout en maintenant la Qualité-de-Service constante. Il est aussi important de limiter la complexité matérielle pour que l'empreinte énergétique de la solution soit négligeable comparée à la puissance dissipée par le modem. Concrètement, le corrélateur à taille variable offre un moyen quasi-instantané pour modifier les performances de la démodulation, c'est par conséquent l'étude et l'implémentation de la boucle de contrôle qui définissent la réactivité du récepteur auto-adaptatif. Le but est donc de proposer une méthode de régulation simple, qui peut exploiter une estimation de la qualité du signal reçu pour abaisser dynamiquement la charge de calculs des traitements en bande de base réalisés par le modem, afin de réduire *in fine* sa consommation.

Ce chapitre explique d'abord l'objectif de la boucle de contrôle dans l'architecture du modem. Il présente ensuite les métriques existantes caractérisant la qualité d'une communication sans-fil, en commentant leurs intérêts et leurs particularités afin d'introduire le capteur choisi pour cette étude. Dans une troisième partie, il détaille la théorie et la conception d'un contrôleur en boucle fermée pour réguler le taux de sous-échantillonnage. Pour finir, il montre l'impact positif de l'adaptation automatique du point de fonctionnement sur la consommation du circuit, en présentant à la fin le gain moyen obtenu dans un cas d'utilisation typique.

5.1 Principe de l'adaptation automatique

L'adaptation d'un système reconfigurable peut être décidée soit en fonction des besoins de l'application soit en fonction du contexte lié à l'environnement. Dans le cadre du modem étudié, le but est de minimiser la taille des corrélations servant à la démodulation selon la qualité de la réception et sous la contrainte d'un taux d'erreurs à maintenir, tel que schématisé dans la Figure 5.1 ci-dessous. En terme d'automatique, le but est de faire tendre vers zéro la marge de fonctionnement Δ entre la Qualité-de-Service désirée (BER) et effective à l'aide du contrôle du SSR, compte tenu des perturbations que subit le signal quand il traverse le canal radio et qui sont provoquées par la propagation ou les interférences. La fonction de régulation doit par conséquent agir automatiquement puisque ces phénomènes ont un caractère aléatoire et imprévisible, en raison de l'environnement qui peut changer au cours du temps et dans l'espace. Il est aussi essentiel que la latence entre la mesure et la reconfiguration du matériel soit compatible avec la dynamique temporelle du milieu. Par exemple, l'adaptation après l'apparition d'une interférence nécessite un temps de réaction très court, éliminant *de facto* les algorithmes basés sur l'estimation du taux d'erreurs qui requièrent plusieurs réceptions de paquet.

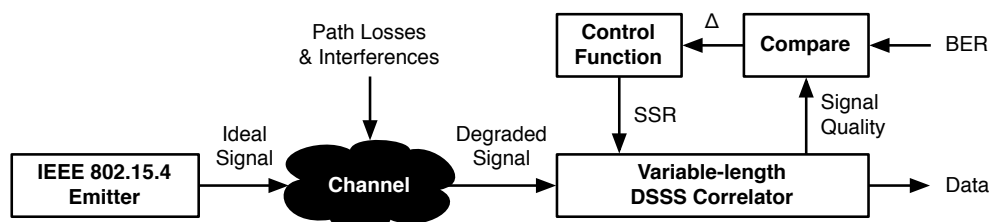


FIGURE 5.1 – Principe de fonctionnement de l'adaptation automatique du modem.

Au final, l'intérêt sous-jacent de cette étude est de réduire au maximum le nombre d'opérations nécessaires pour le traitement du signal reçu, tout en garantissant une démodulation valide des paquets. Ainsi, l'architecture auto-adaptative du modem est capable d'abaisser par construction la consommation instantanée du circuit et d'augmenter globalement l'efficacité énergétique du récepteur sans-fil, qui peut être étendue par extrapolation à celle du réseau.

5.2 Mesure et estimation de la qualité de la réception

L'évaluation de la qualité de la réception est le point d'entrée du système auto-adaptatif, sa fiabilité est donc importante pour modifier correctement la configuration du modem. Elle peut être réalisée via différents moyens qui se caractérisent notamment par la latence entre la demande et le résultat de la mesure, qui peut aller de quelques échantillons à plusieurs échanges de paquets. Cette estimation peut être faite soit directement sur le signal reçu soit en analysant l'environnement radiofréquence dans lequel il se propage, offrant une information plus précise sur l'origine des perturbations. Afin d'identifier les principales tendances, cette première partie présente les métriques existantes déjà exploitées dans des systèmes de communications sans-fil auto-adaptatif, puis elle introduit le type de mesure retenu dans le cadre de cette étude.

5.2.1 Comparatif des métriques existantes

Une communication sans-fil peut être caractérisée par plusieurs métriques comme le rapporte Baccour *et al.* dans [61], dont certaines sont propres au signal ou à son milieu et d'autres font référence à la Qualité-de-Service vue depuis l'application. Ces informations peuvent provenir directement du matériel (PHY) ou indépendamment de la gestion protocolaire (MAC) qui offre un plus haut niveau de fiabilité mais au détriment d'une latence importante. Idéalement, la fusion de ces données diverses permet d'évaluer le comportement global de la transmission pour adapter à la fois le système sur le court terme, c'est-à-dire pendant la démodulation d'un paquet, et à la fois sur le long terme, c'est-à-dire entre plusieurs réceptions. À l'extrême, cette idée débouche sur la notion de radio *cognitive*, dont le but est d'interpréter la réponse et l'occupation du spectre pour s'y adapter. Néanmoins, les contraintes de faible consommation ne permettent pas d'intégrer de tels algorithmes au sein d'un nœud communicant. Il est donc nécessaire d'exploiter des métriques simples qui peuvent toutefois donner des indications concrètes sur l'état du canal en associant différentes informations. Par exemple, la quantification de la puissance reçue à l'entrée du récepteur via le calcul du RSSI (*Received Signal Strength Indicator*) peut servir à estimer le SNR (*Signal-to-Noise Ratio*) grâce à deux mesures distinctes, *i.e.* avec et sans présence du signal. Ainsi, il est également possible d'évaluer le SINR (*Signal-to-Interferences-plus-Noise Ratio*) en effectuant cette même mesure aux fréquences adjacentes à la bande d'intérêt, telle que proposée dans l'architecture de Dwivedi *et al.* dans [41] pour estimer l'état du canal. Il faut savoir également que toutes ces techniques sont construites sur des méthodes passives ou actives qui exploitent respectivement des signaux déjà présents dans le canal ou spécialement émis pour sonder l'environnement. L'empreinte énergétique des mécanismes actifs est donc naturellement plus élevée même si elle dépend beaucoup de la fréquence d'utilisation du capteur. De plus, il peut parfois être difficile d'obtenir une estimation en temps réel de l'état du canal sans le sonder activement, en raison par exemple d'un trafic trop faible.

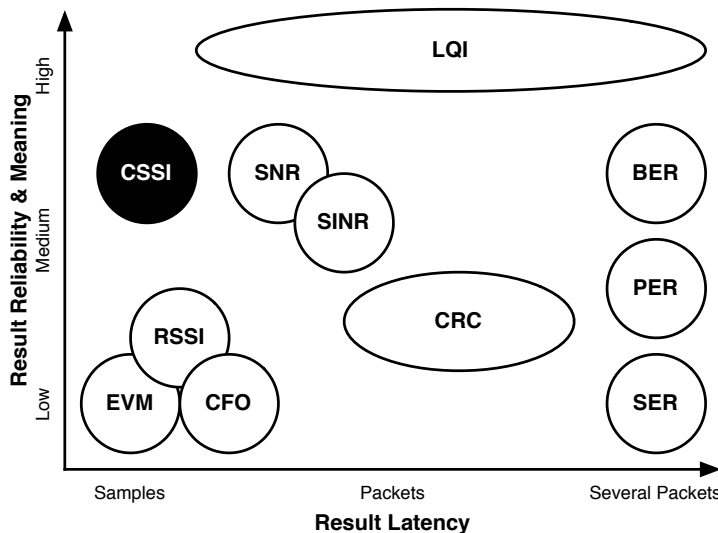


FIGURE 5.2 – Cartographie des métriques existantes pour caractériser une communication.

Afin d'en offrir un aperçu, les principales métriques qui peuvent être utilisées sont répertoriées dans la Figure 5.2 en fonction de la latence pour les obtenir et de leur fiabilité. Instinctivement, les mesures les plus rapides sont celles effectuées sur le signal, tel que le RSSI déjà introduit qui reflète l'atténuation causé par la propagation entre l'émetteur et le récepteur. Cette catégorie regroupe également le CFO (*Carrier Frequency Offset*), qui pour rappel correspond à l'écart de fréquence entre la porteuse et l'oscillateur local, ainsi que l'EVM (*Error Vector Magnitude*) qui caractérise l'erreur entre les positions réelle et théorique d'un point de modulation dans le diagramme de constellation. La première de ces deux métriques sert à évaluer les contraintes sur la synchronisation pour éventuellement optimiser les traitements en aval, tandis que la seconde permet de visualiser la qualité de la synchronisation ou de la modulation et démodulation en général. C'est justement cet indicateur qui est exploité par Yoshizawa *et al.* dans [56] pour surveiller la dégradation des performances d'un modem OFDM, dont la taille des données est dynamiquement ajustée au cours de la réception d'un paquet. À un niveau d'abstraction légèrement supérieur, le SNR et le SINR donnent une indication plus précise sur le signal et son environnement fréquentiel puisque qu'ils expriment des rapports de puissance.

Vient ensuite dans une deuxième catégorie les métriques qui caractérisent directement la Qualité-de-Service vue depuis l'application, notamment avec les différentes mesures de taux d'erreurs au niveau symbole (*Symbol Error Rate* - SER), paquet (*Packet Error Rate* - PER) et binaire (*Binary Error Rate* - BER). Cependant, elles nécessitent un grand nombre de données pour obtenir une statistique pertinente, impliquant une latence plus grande de l'ordre de plusieurs transmissions. La validité ou non d'un code de détection d'erreurs comme un code de redondance cyclique (*Cyclic Redundancy Check* - CRC) peut également servir à indiquer la qualité de la réception ponctuellement dans le temps et dans l'espace, mais de façon moins fiable.

Enfin, toutes ces métriques peuvent être combinées pour former un indicateur de qualité de lien (*Link Quality Indicator* - LQI), dont la fonction est principalement d'aider la couche protocolaire à prendre des décisions pour le routage des paquets dans le réseau. Par exemple, le circuit AT86RF233 développé par Atmel [37] l'évalue en fonction de la valeur maximale de corrélation sur plusieurs symboles pendant la démodulation, directement rattachée au PER si un nombre suffisant de mesures est réalisé. Cette information peut également être exploitée dans une architecture adaptative, par exemple pour modifier le débit ou la puissance d'émission.

5.2.2 Introduction de la métrique propre au modem

Pour rappel, la technique de démodulation employée consiste à détecter les séquences d'étalement via une série de 16 corrélations dont la plus grande sert à identifier les symboles reçus. La probabilité d'erreurs est alors théoriquement liée à l'amplitude du pic de corrélation comparée à celle du bruit, équivalent au SNR du signal cumulé avec le gain apporté par le désétalement. Néanmoins dans le cas concret du standard, l'orthogonalité des séquences n'est pas idéale ce qui engendre d'autres pics de corrélations d'amplitude moindre. Le taux d'erreurs réel dépend donc de l'amplitude relative entre le principal et le second pic de corrélation, comme illustré dans la Figure 5.3 ci-dessous. En effet, il est aisément compréhensible que c'est l'écart entre les valeurs MAX et MAX' qui rend la détection robuste face au bruit, puisqu'elle offre une marge de SNR suffisamment importante pour garantir la démodulation dans le pire cas de réception. Cette dis-

tance, définie comme le CSSI (*Correlation Signal Strength Indicator*), est en fait équivalente à un SNR à la sortie du démodulateur mais avant la prise de décision, ce qui apporte des informations supplémentaires en comparaison à un SNR à l'entrée du récepteur. Par exemple, l'effet d'une mauvaise synchronisation est directement répercuté sur cette métrique puisqu'il entraîne une chute de l'orthogonalité des séquences et par conséquent une diminution du CSSI. C'est aussi un moyen de surveiller la baisse des performances de la détection via le sous-échantillonnage des séquences. L'intérêt majeur de ce capteur est donc sa simplicité et sa faible latence tout en renseignant sur la dégradation globale du traitement effectué par le modem.

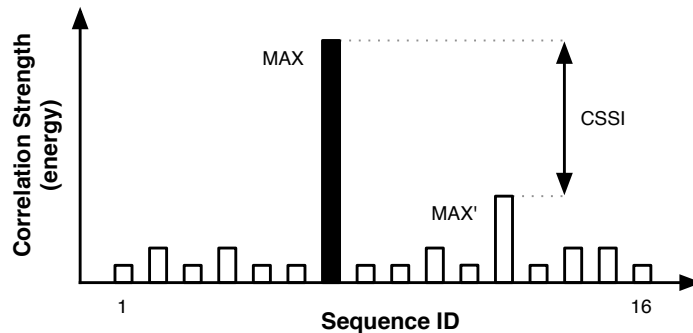


FIGURE 5.3 – Mesure du CSSI parmi les 16 valeurs de corrélation.

Afin de comprendre le lien entre cette mesure et la Qualité-de-Service, la Figure 5.4 montre le BER et le CSSI en fonction du SNR par bit. Les étoiles indiquent les différents points de fonctionnement du modem pour un taux d'erreurs fixe correspondant à celui imposé par la norme. La première observation est que le CSSI nécessaire à la démodulation doit augmenter lorsque le SNR par bit diminue pour assurer le même fonctionnement. En effet, la variation du bruit par rapport au signal étant plus forte, la marge de détection entre les deux plus grands pics de corrélation doit être plus grande. En revanche, si les contraintes de réception sont relâchées, c'est-à-dire que le SNR par bit est plus élevé, le modem peut utiliser un mode de sous-échantillonnage plus important puisqu'à BER équivalent le CSSI peut être plus faible. La seconde observation est que cette métrique permet d'estimer la qualité du signal reçu étant donné qu'elle est l'image du SNR par bit à travers la Figure 5.4(b). Dans un système bouclé, il est donc possible de mesurer le CSSI effectif pour connaître la marge de détection pour ensuite la réduire.

5.3 Méthode de contrôle du taux de sous-échantillonnage

La mesure du CSSI permet d'évaluer *a priori* la qualité de la démodulation exploitant la détection non-cohérente. Tout l'intérêt est ensuite de l'exploiter pour adapter dynamiquement la taille des corrélations via le sous-échantillonnage, afin d'optimiser conjointement les performances et la consommation du modem. Pour cela, il est nécessaire d'intégrer dans le système une stratégie de reconfiguration de manière à décider quel mode de fonctionnement utiliser. Cette partie présente quelques notions d'automatique, puis elle explique l'élaboration théorique et l'implémentation pratique du contrôleur présent dans la boucle d'auto-adaptation.

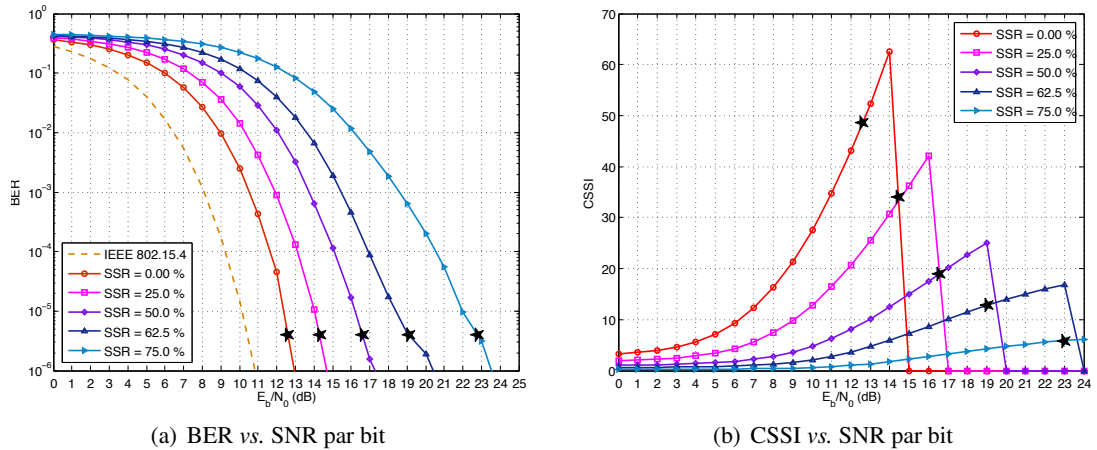


FIGURE 5.4 – Correspondance entre le BER de la communication et la mesure de CSSI.

5.3.1 Notions de base d'automatique

À l'instar de Nisar *et al.* dans [20], le problème d'auto-adaptation peut être traité via une méthode d'optimisation qui consiste à définir une fonction de coût à laquelle est associée un objectif à minimiser, par exemple à l'aide d'un algorithme de descente de gradient. Un des avantages est de pouvoir travailler avec un grand nombre de variables et de trouver le meilleur compromis dans un espace à plusieurs dimensions. De plus, cette méthode peut s'appliquer aux systèmes non-linéaires. Il s'agit dans ce cas d'un contrôle *optimal* qui nécessite en revanche une modélisation précise du processus, c'est-à-dire avec une connaissance déterministe de l'effet de chaque paramètre sur le système. Une seconde approche est de s'appuyer sur les techniques d'automatique classiques pour les systèmes linéaires comme le contrôle *robuste*, qui consiste à réguler le fonctionnement d'un processus en prenant en compte les incertitudes qui peuvent exister dans sa modélisation. Néanmoins, il est plus difficile d'intégrer un grand nombre d'entrées et de sorties car cela nécessite une imbrication hiérarchique de plusieurs boucles.

Classiquement pour des systèmes linéaires, il faut distinguer trois types d'architecture de contrôle qui dépendent de comment une perturbation est compensée. Dans le cas le plus simple, c'est-à-dire en boucle ouverte telle qu'illustrée dans la Figure 5.5(a), la commande du processus est isolée de l'état de sortie du système et de son environnement, n'impliquant aucune adaptation en cas d'événements extérieurs. Elle est donc basée uniquement sur une connaissance *a priori* du système. Une deuxième méthode, schématisée dans la Figure 5.5(b), est d'ajuster l'entrée en fonction de l'erreur entre la sortie désirée et celle mesurée à l'aide d'une boucle de contre-réaction (*feedback*), qui applique une correction *a posteriori* d'une perturbation, occasionnant momentanément une dégradation du fonctionnement. Enfin, une troisième possibilité est de corriger la consigne au préalable en exploitant une connaissance *a priori* de la perturbation du système via une boucle d'anticipation (*feedforward*), représentée Figure 5.5(c), qui a l'avantage de rendre transparent les événements extérieurs. Il est également possible de combiner plusieurs types de boucle (*feedback* et *feedforward*) afin d'améliorer les performances du contrôle.

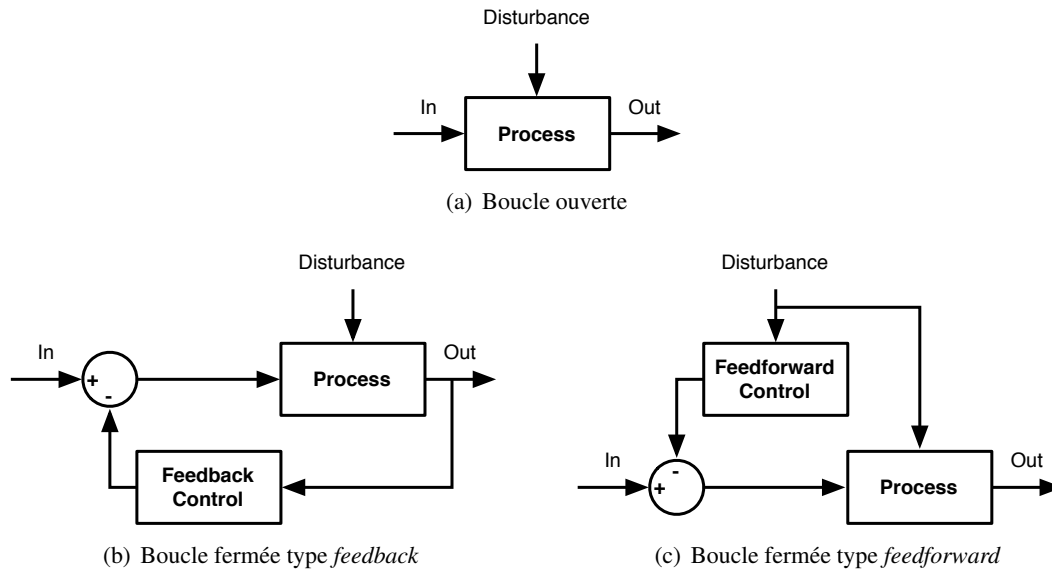


FIGURE 5.5 – Type de contrôle d’un système linéaire.

Pour illustrer ces propos, le modem proposé dans [41] par Dwivedi *et al.* exploite un contrôle par anticipation, basé sur l’estimation du SINR à l’entrée du récepteur radio pour dégrader le traitement numérique en aval et réduire *in fine* la consommation du circuit. Pour cela, le système a été caractérisé en simulation avec différents scénarios pour connaître quel point de fonctionnement peut être utilisé en fonction de la valeur de cette métrique, image des perturbations sur le signal. Néanmoins, l’inconvénient est que cette stratégie ne prend pas en compte les incertitudes du modèle qui peuvent impacter en temps réel sur la qualité de la démodulation. Par exemple, la robustesse de la synchronisation peut être évaluée en fonction du SNR mais reste un paramètre probabiliste en raison du caractère aléatoire du bruit. Ainsi sans mesures spécifiques, le modem peut être mis dans un mode dégradé en supposant que le signal reçu y est favorable tout en ne garantissant pas la démodulation, à cause d’une perturbation intrinsèque non anticipée. À l’opposé, l’approche utilisée dans notre cas est une réaction à la sortie du processus, ce qui permet de prendre en compte ces incertitudes de façon dynamique et d’adapter le point de fonctionnement du système en lien avec son état réel, au détriment d’une latence dans la prise de décision.

Concernant plus particulièrement la fonction de contrôle $C(z)$ dans la boucle, il est possible d’identifier trois types de correction, donnés dans l’Équation 5.1, qui peuvent être combinés linéairement pour calculer la commande réelle à l’entrée du système afin d’obtenir la sortie désirée. Le premier terme K_p permet d’appliquer une correction proportionnelle à l’erreur entre la consigne et l’état du processus, ce qui a pour principal effet d’accélérer l’adaptation mais au risque d’entraîner des oscillations, *i.e.* un dépassement de l’objectif, voir l’instabilité complète. De plus, cette composante engendre une erreur statique résiduelle. En complément, il est alors possible d’ajouter un terme pondéré par K_i qui est proportionnel à l’intégration de l’erreur pour maintenir une correction jusqu’à ce que la consigne soit atteinte, *i.e.* une erreur nulle. Toutefois,

il entraîne également des oscillations dans la réponse à une perturbation. Il est donc possible d'utiliser un terme pondéré par K_d qui est proportionnel à la variation de l'erreur, ce qui limite les dépassements en atténuant les oscillations à la sortie du processus.

$$C(z) = K_p + K_i \frac{z}{z-1} + K_d \frac{z-1}{z} \quad (5.1)$$

Toute la difficulté réside ensuite dans la détermination de ces coefficients en fonction de la modélisation du système et du comportement souhaité. Par exemple, dans le cadre de ce travail, les dépassements provoqués par les oscillations sont à proscrire car ils seraient synonymes d'erreurs pendant la démodulation, sauf si la consigne est supérieure à celle nécessaire.

5.3.2 Étude théorique du contrôleur

La boucle de contrôle du modem reconfigurable est du type *feedback* car elle prend en compte la sortie du système pour calculer la consigne d'entrée. La partie suivante détaille l'approche pour concevoir un régulateur robuste et performant en terme de temps de réaction.

5.3.2.1 Modélisation du modem

Concrètement, le système à contrôler dans le modem implémenté est le corrélateur dont la variable d'entrée est la taille des séquences à traiter $u(z)$, directement proportionnelle au taux de sous-échantillonnage, et dont la variable de sortie est la marge de détection entre les pics de corrélation $y(z)$, image du BER de la communication. C'est donc une consigne de CSSI qui doit être atteinte pour garantir un fonctionnement à marge minimale et ainsi optimiser la consommation. À titre de référence, le schéma bloc est donné dans la Figure 5.6 ci-dessous.

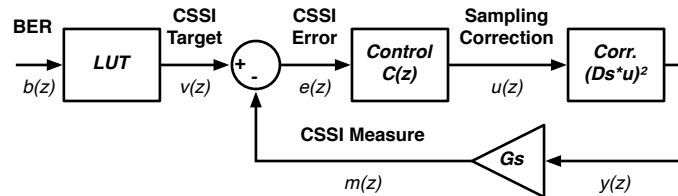


FIGURE 5.6 – Schéma bloc du système avec le corrélateur à taille variable.

La sortie du capteur $m(z)$, équivalente à la fonction de transfert en boucle ouverte, est exprimée dans l'Équation 5.2, avec G_S le gain du capteur qui ramène la dynamique de sortie sur une valeur plus commode, D_S la dynamique des échantillons considérée comme un paramètre qui dépend des traitements en amont, et finalement la taille du corrélateur $u(z)$ à contrôler.

$$m(z) = G_S (D_S u(z))^2 \quad (5.2)$$

Cette expression met en évidence la non-linéarité du système puisque le CSSI est proportionnel au carré de la longueur de la corrélation $u(z)$, ne permettant pas d'utiliser les principes d'automatique linéaire introduits précédemment. Toutefois, pour simplifier l'étude du contrôleur vis-à-vis de la théorie, l'expression du corrélateur est remplacée par une approximation linéaire de sa sortie, *i.e.* un simple gain G_C , résultant en l'Équation 5.3. Ceci introduit une incertitude sur la réponse du système à une consigne mais l'hypothèse prise est que la conception robuste de la boucle de contrôle pourra compenser ce problème, notamment en garantissant des marges de stabilité suffisantes. En pratique, le gain équivalent est égal au coefficient directeur de la droite passant par 0 et par la valeur maximale de la corrélation, elle-même égale à $(32 \times D_S)^2$ en supposant que D_S est égal à la dynamique maximale des échantillons.

$$m(z) = G_S G_C u(z) \quad (5.3)$$

En ajoutant le terme $C(z)$ du contrôleur, la fonction de transfert du système $H(z)$ en boucle fermée est alors définie par l'Équation 5.4.

$$H(z) = \frac{G_S G_C C(z)}{1 + G_S G_C C(z)} \quad (5.4)$$

5.3.2.2 Définition du correcteur

Parmi les trois types de correction introduits dans l'Équation 5.1, le choix s'est porté sur un correcteur intégral car il permet de moyenniser l'erreur sur plusieurs mesures, réduisant l'effet du bruit sur la commande. Sa fonction de transfert $C(z)$ est exprimée dans l'Équation 5.5 avec le coefficient $K_i = T_i T_s$, où T_i est le paramètre intégral et T_s la période d'échantillonnage.

$$C(z) = K_i \frac{z}{z-1} \quad (5.5)$$

Ainsi, la nouvelle expression de la fonction de transfert du système en boucle fermée est donnée dans l'Équation 5.6, faisant apparaître le terme K_i à déterminer.

$$H(z) = \frac{G_S G_C K_i z}{(G_S G_C K_i + 1)z - 1} \quad (5.6)$$

Il peut être noté que $H(z)$ est une fonction du premier ordre dont le pôle est exprimé dans l'Équation 5.7. Dans le but d'atteindre le meilleur compromis entre robustesse et temps de réponse, il est communément admis que $z = 0,6$ est un bon placement de pôle [62].

$$z = \frac{1}{G_S G_C K_i + 1} \quad (5.7)$$

Ainsi, le coefficient K_i peut être obtenu en utilisant la relation donnée dans l'Équation 5.8 ci-dessous en connaissant les différents gain du système.

$$K_i = \frac{1 - z}{G_S G_C z} \quad (5.8)$$

Par conséquent, sachant que la période d'échantillonnage du contrôleur est égale à celle des séquences d'étalement, le coefficient T_i peut être exprimé avec l'Équation 5.9.

$$T_i = \frac{K_i}{T_s} \quad (5.9)$$

5.3.2.3 Analyse de la stabilité

Une fois les paramètres du contrôleur définis, il est important de vérifier la stabilité du système, c'est-à-dire qu'il n'oscille pas et qu'il converge vers un point de fonctionnement fixe en réponse à une consigne ou une perturbation. Pour cela, la Figure 5.7 montre le diagramme de Bode de la boucle ouverte incluant la fonction de transfert du correcteur. Dans ce contexte, la marge de gain est définie comme la valeur de gain lorsque la phase passe par -180° et la marge de phase est définie comme la valeur de la phase lorsque le gain est de 0 dB . Il est alors communément admis que le système peut être considéré stable et robuste vis-à-vis des incertitudes du modèle si ces marges sont supérieures à 6 dB et 50° , respectivement pour le gain et la phase [62]. Dans cette étude, la marge de gain est infinie puisque la phase n'atteint que -90° en raison du premier ordre, et la marge de phase est de 109° ce qui est largement supérieure à la condition minimale. Par conséquent, le système peut être considéré théoriquement stable même si le modèle du corrélateur est approximé avec la linéarisation de la fonction quadratique.

5.3.3 Implémentation matérielle du contrôleur

Par simplicité, l'approche théorique pour la conception du contrôleur ne prend pas en compte les limitations matérielles, c'est pourquoi certaines considérations pratiques doivent être ajoutées pour assurer un bon fonctionnement du système, en lien avec l'architecture du modem.

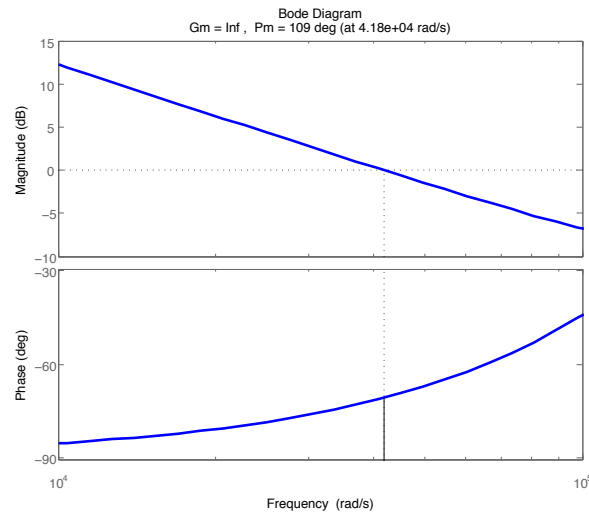


FIGURE 5.7 – Marge de gain et de phase du système (boucle ouverte).

5.3.3.1 Intégration finie de l'erreur

Tout d'abord, l'intégration de l'erreur est physiquement bornée par la dynamique finie de l'accumulateur matériel. Le débordement ne doit donc jamais avoir lieu pour éviter des erreurs de calculs dans la correction. De plus, l'intégration peut tendre à diverger en raison d'une erreur résiduelle qui ne peut pas être corrigée par le système, notamment avec la correction discrète qui entraîne une erreur statique inhérente. Par conséquent, un mécanisme d'anti-débordement (*anti-windup*) est ajouté à la boucle, comme illustré dans la Figure 5.8. Son rôle est de réduire l'erreur à l'entrée quand l'intégration atteint la zone de saturation, stoppant l'accumulation.

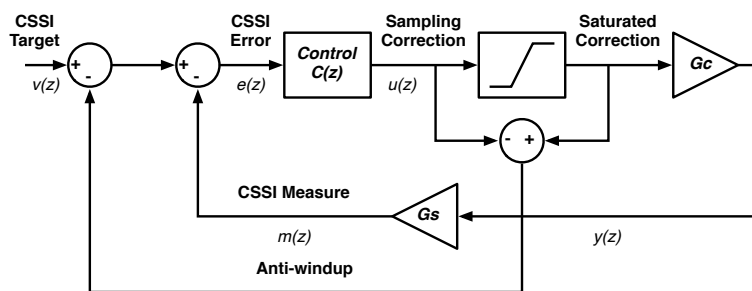


FIGURE 5.8 – Schéma bloc du système incluant l'anti-windup.

Le comportement de ce mécanisme est montré dans la Figure 5.9 avec une erreur constante à l'entrée du contrôleur (boucle ouverte). Il peut être noté que l'intégration diverge rapidement sans l'anti-windup, entraînant d'un point de vue fonctionnel un temps de réponse important pour être à nouveau dans la zone de fonctionnement normale si l'erreur diminue. Cependant, avec la boucle d'anti-windup l'intégration est bornée aux alentours du niveau de saturation.

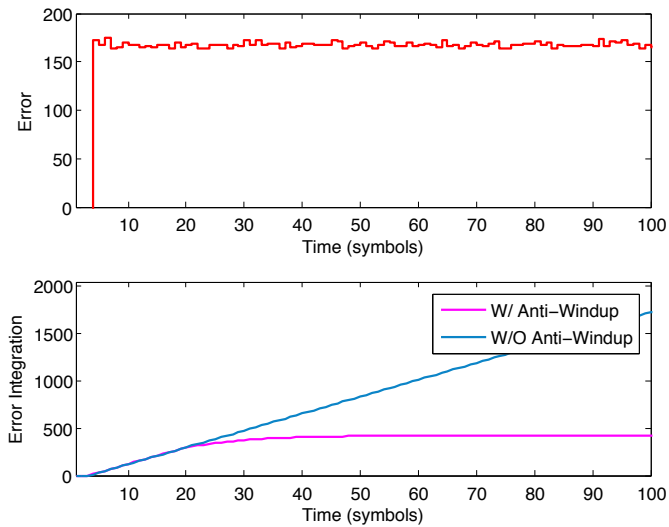


FIGURE 5.9 – Mise en évidence du mécanisme d’anti-windup sur l’intégration de l’erreur.

5.3.3.2 Quantification de la correction

La quantification de la correction est nécessaire en raison du nombre d’états fini du modem reconfigurable, correspondant aux huit longueurs de corrélation possibles. En effet, un problème peut apparaître si la consigne calculée par le correcteur est intermédiaire à deux points de fonctionnement, occasionnant des oscillations. Pour éviter ce comportement, la quantification de la correction est complétée par un hystérésis autour de ses paliers. L’objectif de ce mécanisme est de passer d’un état à un autre seulement si une variation suffisante de la correction apparaît. Ainsi, la Figure 5.10 montre la boucle complète du système, incluant le contrôleur, la boucle d’anti-débordement et la quantification de la correction avec hystérésis.

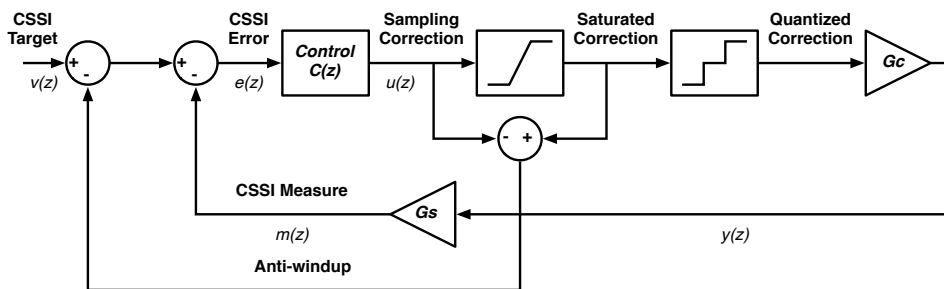


FIGURE 5.10 – Schéma bloc du système incluant la quantification avec hystérésis.

La Figure 5.11 souligne l’intérêt de l’hystérésis quand la fonction de contrôle impose une correction proche d’un palier. Elle montre que ce mécanisme évite l’instabilité du système en éliminant les oscillations mais au détriment des performances. En effet avec l’hystérésis, la phase transitoire est plus longue et le modem n’atteint pas le meilleur point de fonctionnement.

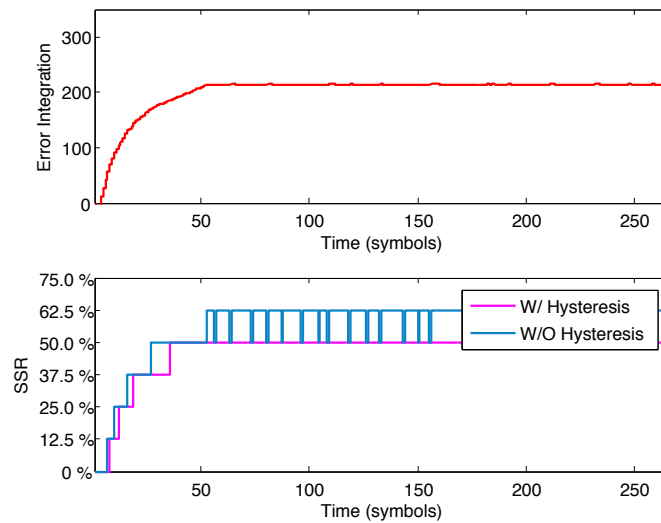


FIGURE 5.11 – Mise en évidence du rôle de l’hystérésis sur la quantification.

5.3.3.3 Résultats d’implémentation

En pratique, l’implémentation matérielle du contrôleur est schématisée dans la Figure 5.12. L’erreur est d’abord calculée en faisant la différence entre le CSSI désiré `cssi_target` et celui mesuré `cssi_probe`, puis elle est sommée à la précédente valeur. Le seuil présent à la sortie de l’accumulateur permet d’arrêter l’accumulation lorsqu’elle atteint la valeur de saturation, ce qui est équivalent à soustraire l’entrée en amont (anti-windup). L’erreur intégrée est ensuite multipliée par le coefficient de correction `control_ki` et le produit obtenu est associé à un taux de sous-échantillonnage à la sortie `config_ssr_sel`. Pour finir, l’entrée `ssr_sel` permet de sélectionner manuellement la configuration du modem lorsque l’entrée `config_mode` est active, notamment pendant la synchronisation du paquet et le décodage de l’entête. Le contrôleur après synthèse ne compte que 543 cellules ce qui représente environ 2,32 % de la surface totale du modem. Concernant la consommation, elle est estimée à $0,128 \mu\text{W}$ quand le bloc est actif ce qui est négligeable comparée à la puissance dissipée par le circuit dans son intégralité.

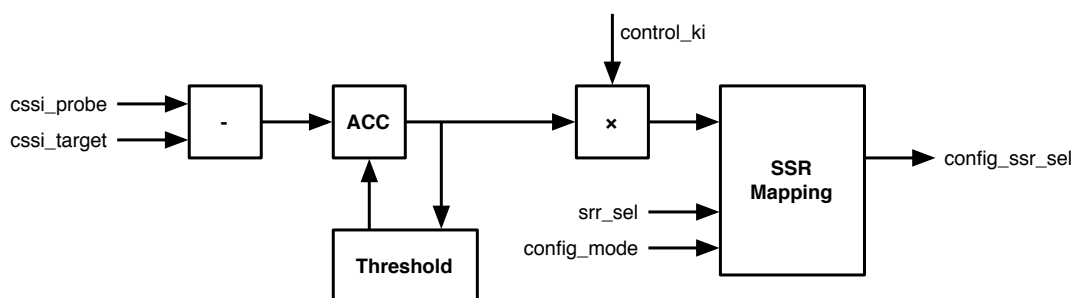


FIGURE 5.12 – Structure du bloc « Configuration Manager ».

5.4 Caractérisation de la boucle de contrôle

Pour évaluer concrètement les performances du contrôleur et de la boucle d'adaptation, deux scénarios reflétant des situations réelles sont utilisés. Le premier correspond à la réponse du système à un SINR considéré constant pendant la réception. En effet, la durée maximale d'un paquet est de 4,256 ms alors que le temps moyen d'évanouissement mesuré par Rosini *et al.* dans [23] est entre 60 ms et 93 ms dans un contexte mobile. Du point de vue du modem, la dégradation de la qualité du signal par la propagation est donc fixe, même si elle peut changer d'une transmission à une autre. Le second essai correspond à la réponse du système à l'apparition d'une interférence dans un canal adjacent, équivalente à une variation du SINR au cours de la réception. Dans les deux cas, la condition initiale de la correction est nulle, c'est-à-dire que le taux de sous-échantillonnage est toujours de 0 % au démarrage. En revanche, la réponse du système avec une condition initiale non-nulle est analysée dans un troisième exemple équivalent au premier. Cette partie présente donc les résultats obtenus par simulation dans ces différentes situations, en commentant le temps de réaction et la consommation moyenne du modem.

5.4.1 Réponse à un SINR constant avec condition initiale nulle

Le facteur essentiel du système est la latence intrinsèque de la boucle qui impacte sur le temps de réponse et sur la consommation du circuit. Pour le mettre en évidence, deux valeurs de SINR sont utilisées pour représenter un cas favorable et un autre défavorable à la démodulation, c'est-à-dire avec une marge de liaison haute et faible respectivement vis-à-vis du SINR par bit requis pour atteindre le taux d'erreurs voulu sans sous-échantillonnage. Concrètement, des simulations sont faites pour un SINR par bit de 35 dB et un autre de 15 dB, sachant que le modem nécessite dans sa meilleure configuration au moins 12,5 dB comme l'indique la Figure 5.4(a). Les résultats sont donnés dans les Figures 5.13(a) et 5.13(b) ci-dessous en considérant un paquet dont la charge utile est de 127 octets, équivalent à la durée maximale d'une réception.

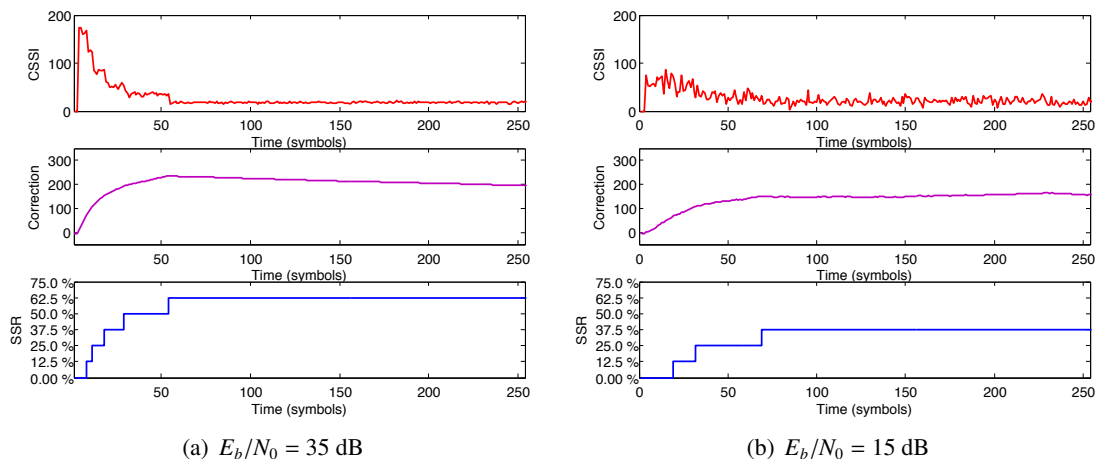


FIGURE 5.13 – Réponse du modem auto-adaptatif à un SNR constant (PSDU = 127 octets).

À gauche, la qualité du signal, vue à travers la mesure du CSSI, permet de dégrader fortement le fonctionnement du modem en appliquant un sous-échantillonnage qui atteint 62,5 %, soit la valeur maximale pour une consigne de CSSI égale à 15 d'après la Figure 5.4(b). Le temps de réponse, défini comme le temps pour parvenir à un état stable, est de 54 périodes symboles sur les 266 que compte le paquet. En revanche à droite, la qualité du signal est moins favorable ce qui entraîne une réduction de la taille des corrélations de seulement 37,5 %. La phase de transition est aussi plus longue étant donné que la correction est proportionnelle à l'intégration de l'erreur, dont la pente est plus faible en raison d'un CSSI effectif déjà proche de la consigne.

En terme de consommation moyenne, elle est de 165 μW dans le cas favorable tandis qu'elle est de 214 μW dans le cas défavorable, valeurs qu'il faut comparer aux consommations maximale et minimale du modem, égales à 278 μW et 119 μW respectivement pour un paquet de 127 octets. La différence s'explique surtout par le point de fonctionnement atteint qui n'est pas le plus efficace, en raison soit d'une consigne trop haute soit d'un signal de mauvaise qualité. La seconde explication est liée à la période de transition pendant laquelle la taille des corrélations est progressivement abaissée jusqu'à atteindre la valeur stable. À titre de comparaison, la consommation du circuit est de 142 μW pour un taux de sous-échantillonnage fixe de 62,5 % et elle est de 201 μW pour un taux de 37,5 %. Le coût énergétique de la transition est donc de 14 % et 6 % de la consommation totale, respectivement dans les cas favorable et défavorable.

5.4.2 Réponse à un SINR variable avec condition initiale nulle

Dans ce scénario, la perturbation du système est modélisée par une interférence qui apparaît à la moitié de la réception dans un canal adjacent avec une puissance de 3 dB supérieure à celle du signal d'intérêt. Comme le montre la Figure 5.14, la première partie est similaire au cas précédent et le circuit se dirige vers le mode dégradé pour trouver le point de consommation

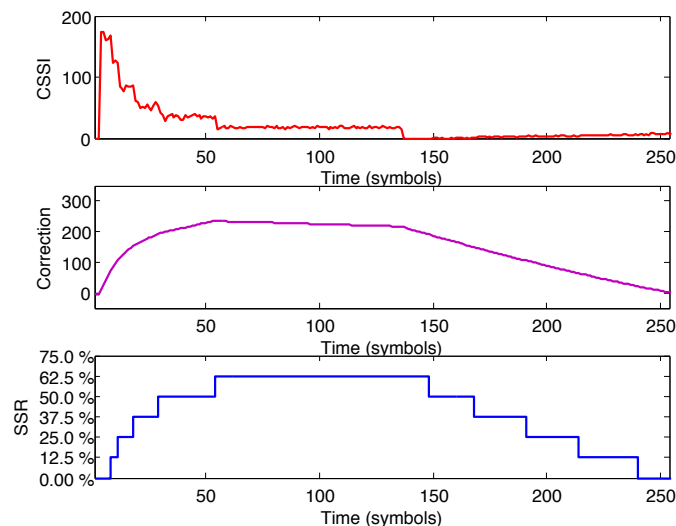


FIGURE 5.14 – Réponse du modem auto-adaptatif à une interférence (PSDU = 127 octets).

optimal. Ensuite dans une seconde phase, le SINR à l'entrée du modem est plus faible ce qui engendre un CSSI inférieur à la consigne et donc une réaction du contrôleur pour rétablir le taux d'erreurs. Celui-ci est par construction ponctuellement réduit pendant une période d'autant plus longue que l'erreur est faible, là encore en raison de la correction intégrale. La puissance dissipée est dans ce cas de $173 \mu\text{W}$ alors qu'elle est $165 \mu\text{W}$ sans interférences. Elle reste cependant plus faible que la puissance dissipée sans adaptation, *i.e.* avec un taux de sous-échantillonnage de 0 %, qui est de $278 \mu\text{W}$ pour un paquet de 127 octets. Une première amélioration serait de choisir une consigne plus élevée mais l'efficacité énergétique serait fortement diminuée. Pour accélérer la compensation, il serait donc plus intéressant d'ajouter un terme proportionnel dans le contrôleur mais au risque d'entraîner des oscillations. Une dernière possibilité serait d'implémenter une correction des erreurs via un codage des données.

5.4.3 Réponse à un SINR constant avec condition initiale non-nulle

Les simulations précédentes montrent que la durée des phases transitoires limite non seulement la réactivité du système mais réduisent également l'efficacité énergétique de l'adaptation. C'est un problème d'autant plus important pour les transmissions de paquets courts puisque leur durée ne permet pas d'atteindre le point de fonctionnement optimal même si la qualité de réception est excellente. Une des solutions est d'intégrer au système une boucle d'anticipation (*feedforward*) qui exploite une connaissance *a priori* du signal pour initialiser l'intégrateur à une valeur non-nulle est donc accélérer la correction. Cette estimation peut être basée sur une mesure du RSSI ou du CSSI pendant la phase de synchronisation ou sur le dernier paquet reçu, supposant dans ce cas un même émetteur fixe. En choisissant des valeurs égales aux seuils de quantification du taux de sous-échantillonnage, il est ainsi possible de démarrer la réception dans un mode dégradé, maximisant la période dans l'état final comme le montre la Figure 5.15.

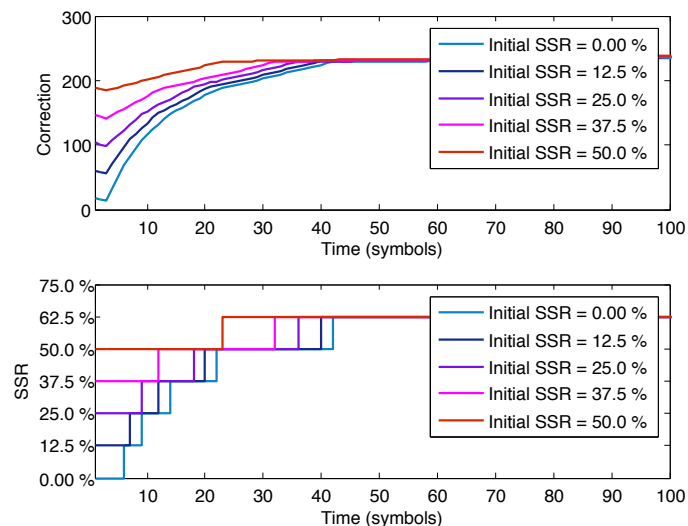


FIGURE 5.15 – Réponse du modem auto-adaptatif avec une valeur initiale dans l'intégrateur.

Grâce à ce contrôle complémentaire, la consommation peut être réduite de façon significative comme le souligne la Figure 5.16 qui donne la puissance dissipée du modem lorsqu'il est soumis à un SNR par bit de 35 dB constant. Le gain est particulièrement intéressant pour les paquets de 20 octets puisque la contribution de la phase transitoire devient minoritaire, ce qui permet de profiter pleinement de la faible consommation durant la démodulation des données.

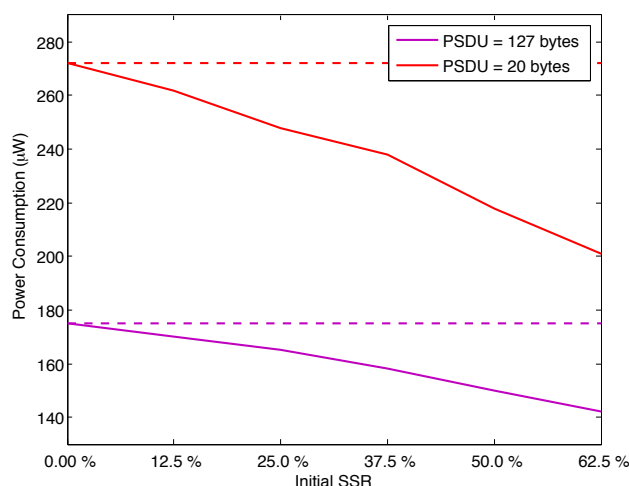


FIGURE 5.16 – Optimisation de la consommation avec une valeur initiale dans l'intégrateur.

5.5 Analyse du gain énergétique réel

Pour évaluer globalement le gain apporté par l'architecture auto-adaptative sur la consommation du modem, une simulation avec 100 transmissions est réalisée en considérant des paquets de 127 octets. Cette hypothèse de travail est la plus favorable mais elle correspond assez bien à un cas d'utilisation réel si on admet que le protocole utilisé impose une taille de contenu élevée, inhérente par exemple au 6LowPAN. Pour chaque trame émise, le CFO est pris aléatoirement sur une plage de ± 80 ppm et le SNR par bit est pris aléatoirement sur une plage allant de 15 dB à 50 dB. On admet en effet que l'état du canal radio est constant pendant la démodulation d'un paquet puisque la durée de la transmission est plus courte que le temps moyen d'évanouissement mis en évidence par l'étude de Rosini *et al.* dans [23]. La Figure 5.17 montre ainsi la consommation moyenne du modem pour la réception de chaque trame, sans et avec auto-adaptation du point de fonctionnement, dans des situations aléatoires et indépendantes. Il est d'abord clairement visible que la puissance dissipée reste constante dans le cas d'une implémentation classique, avec une valeur moyenne de $278,7 \mu\text{W}$ sur les 100 paquets. En revanche, grâce au circuit étudié ici, la consommation peut diminuer jusqu'à $150 \mu\text{W}$ dans les situations les plus favorables, c'est-à-dire un CFO résiduel faible et un SNR par bit élevé. Globalement, l'architecture auto-adaptative proposée permet donc de réduire de 35 % la puissance dissipée par le modem dans un scénario réaliste, soit une consommation moyenne de $179 \mu\text{W}$ sur les 100 paquets.

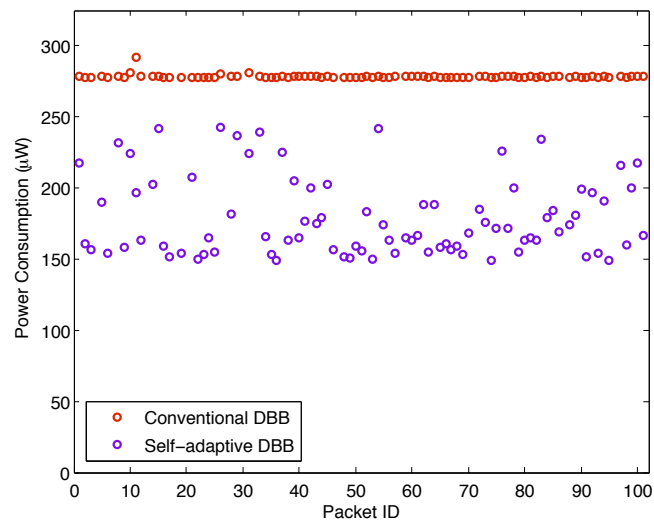


FIGURE 5.17 – Consommation instantanée du modem avec et sans adaptation.

5.6 Résumé

L'architecture complète du modem auto-adaptatif inclut un corrélateur à taille variable pour la détection des séquences d'étalements partiellement échantillonnées ; une mesure des énergies de corrélations pour estimer la qualité de la réception ; et une boucle de contrôle exploitant un correcteur intégral pour sélectionner automatiquement le point de fonctionnement qui minimise la consommation du circuit. Le capteur de CSSI proposé offre un moyen robuste pour évaluer non seulement la qualité du signal reçu mais aussi la dégradation du facteur de bruit provoquée par les erreurs résiduelles inhérentes aux traitements en bande de base, comme ce peut être le cas avec la synchronisation. Le contrôleur permet quant à lui de réguler la taille des corrélations avec un temps de réaction de quelques dizaines de périodes symbole, ce qui permet une adaptation du point de fonctionnement à chaque paquet. Enfin, grâce à cette boucle, la consommation du modem peut diminuer en moyenne de 35 % dans un cas d'utilisation typique, ce qui correspond à une réduction de 278 μW à 179 μW , respectivement sans et avec auto-adaptation.

Conclusions et perspectives

La consommation des composants intégrés conçus aujourd'hui est déterminante pour les applications de demain liées à l'*Internet of Things*. Pendant longtemps, la question de l'efficacité énergétique a été considérée comme un problème de perfectionnement des architectures matérielles, souvent associé à une évolution favorable de la technologie. Toutefois, ce paradigme atteint rapidement ses limites puisqu'il implique nécessairement un dimensionnement fortement contraint pour être compatible avec les pires conditions d'utilisation, même si elles ne sont pas effectives la plupart du temps. La solution alternative est alors d'adapter dynamiquement les capacités du composant en fonction de ses contraintes réelles, menant ainsi au point de consommation minimale. Dans le contexte des communications sans-fil, cette approche est d'autant plus pertinente que la variabilité du signal reçu dans le temps et dans l'espace est élevée. En effet, l'atténuation provoquée par le canal radio entre un émetteur et un récepteur peut fluctuer de plusieurs ordres de grandeurs selon le milieu ambiant, nécessitant un effort de traitement inégal pour la démodulation. La répercussion de ces variations sur la puissance dissipée par les circuits est donc une opportunité pour atteindre l'autonomie énergétique des nœuds connectés.

Concrètement, cette thèse s'est focalisée sur l'étude d'une chaîne de communication sans-fil spécifique à la norme IEEE 802.15.4. Elle a notamment contribué à la mise au point d'un récepteur auto-adaptatif, en proposant à la fois une architecture de modem numérique reconfigurable et à la fois une méthode de contrôle automatique du point de fonctionnement. Le positionnement de cette solution est justifié en premier lieu par la complexité du processus de démodulation, qui engendre une consommation élevée en proportion de celle d'un système-sur-puce dans son ensemble. Par ailleurs, ce choix offre une flexibilité que n'ont pas les techniques d'adaptation existantes, puisqu'il permet de découpler la reconfiguration de l'émetteur et du récepteur, *a contrario* du changement de débit de transmission par exemple. Ainsi, suivant la topologie et le protocole employés, cette approche facilite l'amélioration globale de l'efficacité énergétique d'un réseau d'objets connectés, puisque l'ajustement est propre à chaque nœud.

Plus précisément, ce travail a tout d'abord mis en évidence un mécanisme de modification du gain de traitement apporté par la technique d'étalement de spectre pour ajuster la sensibilité du récepteur. Il consiste à numériser le signal radio puis l'échantillonner partiellement de

façon pseudo-aléatoire pour ne capturer que certains des symboles de modulation qui encodent les données transmises. Son intérêt est par conséquent de réduire la quantité de calculs à opérer pour effectuer la démodulation, en lieu et place d'une dégradation des calculs eux mêmes qui peut être néanmoins envisagée de manière complémentaire. En contrepartie, pour un taux d'erreurs équivalent cette méthode nécessite une marge de liaison plus grande, étant donné que le gain de traitement diminue proportionnellement avec la longueur des séquences. Toutefois dans la situation inverse, c'est-à-dire si les conditions de transmission sont favorables, le modem peut fonctionner dans un mode alternatif et ainsi réduire sa consommation. Quantitativement, cette technique permet de faire varier le facteur de bruit du traitement en bande de base sur un intervalle de 10 dB à un taux d'erreurs fixé. Elle a de plus l'avantage d'être simple à implémenter pour ajuster dynamiquement la sensibilité du récepteur sans-fil. En revanche, l'adaptation reste modeste si on la met en perspective avec les amplitudes de variation d'un canal radio réaliste. Il serait néanmoins possible de faire un compromis entre le débit de données et la bande passante du signal pour accroître la valeur du gain de traitement qui est ajustable.

Concernant l'implémentation du modem, elle s'est focalisée sur l'étude d'un corrélateur à taille variable utilisé pour la détection des séquences d'étalement, en lien avec la technique d'échantillonnage partiel du signal. Il exploite une architecture segmentée en huit sous-corrélateurs qui peuvent être individuellement désactivés par l'arrêt de leur signal d'horloge, permettant de reconfigurer la largeur de l'opération et réduire l'activité interne. Cette solution, portée sur une technologie STMicroelectronics CMOS 65 nm LP, offre ainsi une faible empreinte matérielle et fonctionnelle vis-à-vis d'un récepteur classique avec seulement 23,4 kcellules. Grâce au modèle physique du circuit qui a été développé, la consommation pour la démodulation d'un paquet est estimée à 278 μ W lorsque le modem est intégralement utilisé. Elle peut cependant être abaissée progressivement jusqu'à 119 μ W, ce qui correspond à un seul sous-corrélateur actif, soit une diminution de 58 % de la puissance dissipée. Sur le court terme, il serait intéressant de déporter le sous-échantillonnage plus en amont dans l'architecture, afin d'accroître le gain atteignable compte tenu de la prédominance de la partie radiofréquence sur le budget énergétique complet d'un récepteur. Le modem tel que proposé peut être néanmoins bénéfique dans la situation où d'autres actionneurs complémentaires sont exploités à leur limite, par exemple lorsque la chaîne de traitement analogique est d'ores et déjà dans un mode de fonctionnement dégradé.

L'apport final de ce travail a été le contrôle automatique de la taille des séquences à la réception en fonction des énergies de corrélation mesurées, dans le but de réduire dynamiquement la consommation du circuit. Ce mécanisme d'adaptation, basé sur une commande proportionnelle à la marge de détection des séquences d'étalement, est ainsi transparent vis-à-vis de la communication contrairement à d'autres techniques qui doivent être gérées au niveau protocolaire. L'avantage est principalement de diminuer la latence de décision avec un temps de réaction de quelques dizaines de périodes symbole, facilitant la reconfiguration en cas d'aléas pendant la réception d'un paquet. Cette réactivité est aussi due en partie à la métrique utilisée pour estimer la qualité du signal reçu, puisqu'elle est proche du traitement numérique effectué localement pour la démodulation. Ainsi, le modem implémenté et sa boucle de contrôle permettent d'économiser en moyenne 30 % d'énergie dans un cas d'utilisation typique par rapport à une architecture classique. Ce gain pourrait par ailleurs être augmenté en réduisant le temps de convergence vers le point de fonctionnement optimal grâce à une boucle d'anticipation. En effet, un mode dégradé

pourrait être utilisé dès le début de la réception en s'appuyant sur une connaissance *a priori* du contexte, par exemple à l'aide du dernier paquet reçu.

Pour conclure, le modem IEEE 802.15.4 proposé par cette étude constitue un premier élément pour l'implémentation d'un transmetteur auto-adaptatif sans-fil complet. Il aurait toute sa place aux côtés des techniques existantes en raison de ses spécificités comme sa reconfiguration indépendante de l'émetteur et sa faible latence. En effet avec du recul, il faut voir les mécanismes d'adaptation du lien radio comme des systèmes d'auto-configuration, qui maximisent le débit et minimisent la puissance d'émission en fonction de la distance et de la géographie de l'environnement proche. De cette façon, le point de consommation moyen serait fixé au moment du déploiement avec une mise à jour possible périodiquement. C'est ensuite en exploitant localement la sensibilité du récepteur, par exemple avec notre méthode, que la puissance dissipée pourrait être abaissée grâce à un comportement plus réactif capable d'épouser les événements ponctuels. Cette thèse contribue donc à la mise au point de nœuds communicants sans-fil à très faible consommation, qui permettent par extrapolation d'améliorer l'efficacité énergétique des réseaux d'objets connectés. De plus, elle démontre que la réduction dynamique de la puissance dissipée par les composants est non seulement un paradigme séduisant mais surtout essentiel pour offrir une réelle autonomie aux applications. Sur le plus long terme, ce travail propose plusieurs perspectives classées en trois catégories qui sont l'estimation voir la prédiction des conditions de transmission, le partitionnement analogique *vs.* numérique des architectures matérielles et la méthodologie de conception d'un système auto-adaptatif mixte.

Tout d'abord, il est primordial dans une architecture de transmetteur auto-adaptatif d'exploiter des métriques décrivant de manière précise et robuste l'état d'un signal radio, voir du canal de propagation lui-même. En revanche, il est difficile de composer des indicateurs riches étant donné la diversité des mesures possibles et leurs latences intrinsèques. Or ces deux critères sont essentiels pour définir le type et l'efficacité des mécanismes d'adaptations à mettre en œuvre. Il y a par conséquent un véritable intérêt à développer des métriques idéalement instantanées qui fusionnent les informations provenant de plusieurs couches pour émettre *a fortiori* des prédictions sur la qualité du signal. En effet, de telles indications permettraient de relâcher les contraintes sur les traitements à effectuer en bande de base pour réduire la consommation dès le démarrage de l'émission ou de la réception. À titre d'illustration, la synchronisation est particulièrement coûteuse sur le plan énergétique puisqu'elle traite les échantillons à un débit élevé. Cependant, l'écart de fréquence porteuse entre un même émetteur et un même récepteur est relativement constant dans le temps, il serait donc intéressant d'avoir connaissance de sa valeur *a priori* de la démodulation pour réduire l'effort du modem. De façon plus approfondie, il serait aussi envisageable de reconfigurer le comportement de la chaîne de communication en fonction des aléas présents dans l'environnement, qu'ils soient physiques ou électromagnétiques. Il serait ainsi possible de profiter de la faible activité dans un lieu suivant la période de la journée pour augmenter le débit de la transmission ou d'anticiper les perturbations provoquées par des interférences.

Pour continuer, le partitionnement d'une architecture mixte est un aspect critique dans la conception d'un transmetteur sans-fil, puisqu'il définit en grande partie la consommation du circuit. Néanmoins, il apparaît dans l'état de l'art que la chaîne de traitement radiofréquence est généralement la portion prépondérante dans le budget énergétique global. À partir de ce constat,

il paraît donc pertinent de profiter de ce déséquilibre pour augmenter la complexité dans la partie numérique afin d'offrir un service supérieur à l'utilisateur, par exemple à travers plusieurs débits de transmission. Cette approche, déjà proposée dans certains composants du commerce, introduit une augmentation de la consommation instantanée du modem mais permet en contrepartie de réduire drastiquement la puissance dissipée globale, puisque la durée des échanges est plus courte. En poussant ce raisonnement à l'extrême, la notion de transmetteur presque intégralement numérique émerge alors comme une solution alternative pour accroître l'efficacité énergétique de la chaîne de transmission. Même si cela implique des contraintes plus importantes sur l'acquisition du signal, ce choix architectural pourrait offrir plus de flexibilité sur l'implémentation des traitements en bande de base. De plus, et c'est le facteur clé, la démocratisation des nœuds CMOS avancés permet de réduire de façon significative la consommation des circuits numériques mécaniquement avec la finesse de gravure. Toutefois, cette mise à l'échelle n'est pas aussi directe dans le cas des circuits analogiques puisqu'elle implique un travail de portage important à chaque transition technologique, ce qui n'est pas compatible avec les contraintes de temps de mise sur le marché. Une architecture numérique simplifierait donc l'intégration monolithique d'un transmetteur sans-fil dans des nœuds avancés au delà du 28 nm.

Enfin, troisième et dernier point, l'aspect méthodologique est fondamental pour concevoir un composant mixte à très faible consommation ayant en plus un caractère adaptatif. En effet, la phase d'exploration doit définir une architecture efficace sur une plage de fonctionnement la plus large possible, à travers les nombreux paramètres disponibles qui sont pour la plupart interdépendants. Ce compromis doit ensuite être intégré très tôt dans le flot de conception pour établir le partitionnement de l'architecture matérielle et la répartition des contraintes, afin d'en estimer la consommation. Néanmoins, cette étape est hasardeuse puisqu'il est difficile d'évaluer la complexité d'une implémentation dédiée à un algorithme, à l'inverse des systèmes construits sur une approche *bottom-up*. Il serait donc intéressant de mettre en place une méthodologie de prototypage virtuel d'un composant mixte à haut-niveau, qui permettrait à la fois de partitionner une architecture et à la fois de déterminer la pertinence d'un mécanisme d'adaptation dans un système-sur-puce, avant même de commencer l'implémentation réelle. Idéalement, cette étude devrait être menée en exploitant conjointement des simulateurs de réseaux et des applications concrètes afin d'estimer le bénéfice de la solution dans des scénarios réalistes. Le flot utilisé dans cette thèse va d'ailleurs dans ce sens puisqu'il propose un modèle abstrait du modem qui peut être couplé à d'autres vues pour une étude de son impact au sein d'un récepteur.

Glossaire

ADC Analog-to-Digital Converter	FSPL Free-Space-Path-Loss
ASIC Application Specific Integrated Circuit	GFSK Gaussian Frequency Shift Keying
ASK Amplitude Shift Keying	HVT High- V_{Th}
AWGN Additive White Gaussian Noise	IIR Infinite Impulse Response
BER Binary Errors Rate	IO Input-Output
CCA Clear Channel Assessment	IoE Internet of Everythings
CFO Carrier Frequency Offset	IoT Internet of Things
CMOS Complementary MOS	ISI Inter-Symbols Interference
CPF Common Power Format	ISM Industrial Scientific Medical
CR Compressive Rate	LOS Line-Of-Sight
CRC Cyclic Redundancy Check	LP Low Power
CS Compressive Sensing	LQI Link Quality Indicator
CSSI Correlation Signal Strength Indicator	LVT Low- V_{Th}
DBB Digital BaseBand	MAC Medium Access Control
DBPSK Differential Bipolar Phase Shift Keying	MEMS Micro Electro-Mechanical System
DSP Densité Spectrale de Puissance	MIMO Multiple-Input Multiple-Output
DSP Digital Signal Processor	MOS Metal-Oxyde Semiconductor
DSSS Direct Sequence Spread Spectrum	MOSFET MOS Field Effect Transistor
DVFS Digital Voltage-Frequency Scaling	MSK Minimum Shift Keying
ERD Extended Receiving Desensitizing	NLOS Non-Line-Of-Sight
EVM Error Vector Magnitude	NMOS Negative MOSFET
FFT Fast Fourier Transform	O-QPSK Offset Quadrature Phase Shift Keying
FIFO First-In-First-Out	OFDM Orthogonal Frequency Division Multiplex
FIR Finite Impulse Response	OVSF Orthogonal Variable Spreading Factor
FPGA Field Programmable Gate Array	OSI Open Systems Interconnection
FSK Frequency Shift Keying	PAM PAN Address Match Recognition
	PER Packet Error Rate
	PHR Packet HeadeR

PHY Physical	SINR Signal-to-Interference-plus-Noise Ratio
PLL Phase Locked Loop	SIMD Single Instruction Multiple Data
PMOS Positive MOSFET	SNR Signal-to-Noise Ratio
PSDU PHY Service Data Unit	SoC System-on-Chip
PSK Phase Shift Keying	SRPC Smart Reduced Power Consumption
PVT Process Voltage Temperature	SRT Smart Receiving Technology
QAM Quadrature Amplitude Modulation	SSR Sub-Sampling Rate
QoS Quality-of-Service	SVT Standard- V_{Th}
QPSK Quadrature Phase Shift Keying	TPH Tx Power Handling
RIP Restricted Isometry Property	TTL Transistor-Transistor Logic
RSSI Received Signal Strength Indicator	UNB Ultra-Narrow-Band
RTL Register Transfer Level	UWB Ultra-Wide-Band
SC Sub-Correlator	VCD Value Change Dump
SDC Synopsys Design Constraint	WBAN Wireless Body Area Network
SER Symbol Errors Rate	WLAN Wireless Local Area Network
SFD Start-of-Frame Delimiter	WPAN Wireless Personal Area Network
SHR Synchronization Header	WSN Wireless Sensors Network

Bibliographie

- [1] The Economist. The Internet of Things Business Index : A Quiet Revolution Gathers Pace. 2013.
- [2] Intel. The Story of the Intel® 4004.
- [3] Guglielmo Marconi. Wireless Telegraphy. *Journal of the Institution of Electrical Engineers*, 28(139) :273–291, 1899.
- [4] David W. Isakson. Developments Telephotography. *Journal of the American Institute of Electrical Engineers*, 41(11) :811–818, 1922.
- [5] ONU. Plus de la moitié de la population mondiale vit désormais dans des villes.
- [6] Insee. Projections de population à l’horizon 2060.
- [7] David Bol, Julien De Vos, Gueric De Streel, Denis Flandre, and Jean-didier Legat. Green SoCs for a Sustainable Internet-of-Things. In *Faible Tension Faible Consommation (FTFC)*, pages 0–3, 2013.
- [8] Nicolas Delorme, Christophe Le Blanc, Alessandro Dezzani, Alexandre Ferret, Simon Laminette, and Eric Colinet. A NEMS-Array Control IC for Sub-Attogram Gravimetric Sensing Applications in 28nm CMOS Technology. In *International Solid-State Circuits Conference*, volume 3, pages 298–300, 2015.
- [9] M. Op de Beeck, W. De Malsche, M. Hiraoka, P. Fiorini, L. Zhang, J. Op De Beeck, B. Majeed, H. Tanaka, D. Sabuncuoglu Tezcan, G. Desmet, D. Ueda, C. Van Hoog, and I. Yamashita. Design and Fabrication of a Biom medical Lab-on-Chip System for SNP Detection in DNA. In *IEEE International Electron Devices Meeting*, pages 824–827, 2010.
- [10] Kaiyun Cui, Gang Chen, Zhengyuan Xu, Richard D Roberts, and Intel Labs. Line-of-sight Visible Light Communication System Design and Demonstration. In *IEEE Conference on Communications, Networks and Digital Signal Processing*, pages 621–625, 2010.
- [11] Wentao Jiang and William M. D. Wright. Ultrasonic Wireless Communication in Air using OFDM-OOK Modulation. In *IEEE International Ultrasonics Symposium*, number 11, pages 1025–1028, 2014.

- [12] James M. Gilbert and Farooq Balouchi. Comparison of Energy Harvesting Systems for Wireless Sensor Networks. *International Journal of Automation and Computing*, 05(October) :334–347, 2008.
- [13] MEMSIC. MICAz Wireless Measurement System.
- [14] Gyouho Kim, Yoonmyung Lee, Zhiyoong Foo, Pat Pannuto, Ye-Sheng Kuo, Ben Kempke, Suyoung Bang Mohammad Hassan Ghaed, Inhee Lee, Yejoong Kim, Seokhyeon Jeong, Prabal Dutta, Dennis Sylvester, and David Blaauw. A Millimeter-Scale Wireless Imaging System with Continuous Motion Detection and Energy Harvesting. In *IEEE Symposium on VLSI Circuits*, number December 2011, pages 31–32, 2014.
- [15] Yoonmyung Lee, Yejoong Kim, Dongmin Yoon, David Blaauw, and Dennis Sylvester. Circuit and System Design Guidelines for Ultra-Low Power Sensor Nodes. In *Design Automation Conference*, pages 1037–1042, 2012.
- [16] Wolfram Kluge, Frank Poegel, Hendrik Roller, Matthias Lange, Tilo Ferchland, Lutz Dathe, and Dietmar Eggert. A Fully Integrated 2.4 GHz IEEE 802.15.4-Compliant Transceiver for ZigBee Applications. *IEEE Journal of Solid-State Circuits*, 41(12) :2767–2775, 2006.
- [17] C. Bernier, F. Hameau, G. Billiot, E. de Foucauld, S. Robinet, D. Lattard, J. Durupt, F. Dehmas, L. Ouvry, and P. Vincent. An Ultra Low Power SoC for 2.4GHz IEEE802.15.4 wireless communications. In *European Solid-State Circuits Conference*, pages 426–429. Ieee, September 2008.
- [18] Christian Bachmann, Gert-Jan Van Schaik, Benjamin Busze, Mario Konijnenburg, Yan Zhang, Jan Stuyt, Maryam Ashouei, Guido Dolmans, Tobias Gemmeke, and Harmke De Groot. A 0.74V 200uW Multi-Standard Transceiver Digital Baseband in 40nm LP-CMOS for 2.4GHz Bluetooth Smart/ZigBee/IEEE 802.15.6 Personal Area Networks. In *International Solid-State Circuits Conference*, pages 186–188, 2014.
- [19] Tong Lin, Kwen-siong Chong, Joseph S Chang, and Bah-hwee Gwee. An Ultra-Low Power Asynchronous-Logic In-Situ Self-Adaptive Vdd System for Wireless Sensor Networks. *IEEE Journal of Solid-State Circuits*, 48(2) :573–586, 2013.
- [20] Muhammad Mudassar Nisar and Abhijit Chatterjee. Environment and Process Adaptive Low Power Wireless Baseband Signal Processing Using Dual Real-Time Feedback. *International Conference on VLSI Design*, pages 57–62, January 2009.
- [21] Charles Chien, Adrian Tang, Frank Hsiao, and Mau-Chung Frank Chang. Dual-Control Self-Healing Architecture for High-Performance Radio SoCs. *IEEE Design Test of Computers*, 29(6) :40–51, 2013.
- [22] Pedro Cruz, Hugo Gomes, and Nuno Carvalho. Receiver Front-End Architectures – Analysis and Evaluation. In *Advanced Microwave and Millimeter Wave Technologies Semiconductor Devices Circuits and Systems*, pages 495–521. 2010.

-
- [23] Ramona Rosini, Roberto Verdone, and Raffaele D'Errico. Body-to-Body Indoor Channel Modeling at 2.45 GHz. *IEEE Transactions on Antennas and Propagation*, 62(11) :5807–5819, 2014.
- [24] Jonas Olsson. 6LoWPAN demystified, 2014.
- [25] SIGFOX. SIGFOX Whitepaper - M2M and IoT redefined through cost effective and energy optimized connectivity.
- [26] IEEE Computer Society. *IEEE Standard for Local and metropolitan area networks— Part 15.3 : Wireless Medium Access Control (MAC) and Physical Layer (PHY) Specifications for High Rate Wireless Personal Area Networks (WPANs)*. Number September. 2003.
- [27] Eirini Karapistoli, Fotini-Niovi Pavlidou, Ioannis Gragopoulos, and Ioannis Tsetsinas. An Overview of the IEEE 802.15.4a Standard. *IEEE Communications Letters*, (January) :47–53, 2010.
- [28] Amine Didioui, Carolyn Bernier, Dominique Morche, and Olivier Sentieys. Impact of RF front-end nonlinearity on WSN Communications. *International Symposium on Wireless Communication Systems*, pages 875–879, August 2012.
- [29] Muhammad Mahtab Alam, Olivier Berder, Daniel Menard, and Olivier Sentieys. On the Energy Savings of Adaptive Transmit Power for Wireless Sensor Networks Radio Transceivers. In *International Conference on Architecture of Computing Systems*, volume 9, pages 1–6, 2013.
- [30] Texas Instruments. CC2420 2.4 GHz IEEE 802.15.4/ZigBee-ready RF Transceiver, 2014.
- [31] Steven Lanzisera, Ankur M. Mehta, and Kristofer S. J. Pister. Reducing Average Power in Wireless Sensor Networks through Data Rate Adaptation. In *IEEE International Conference on Communications*, pages 1–6. Ieee, June 2009.
- [32] Richard Su, Thomas Watteyne, and Kristofer S. J. Pister. Comparison Between Preamble Sampling and Wake-Up Receivers in Wireless Sensor Networks. In *IEEE Global Telecommunications Conference*, pages 1–5, 2010.
- [33] Shahaboddin Moazzeni, Mohamad Sawan, and Glenn E R Cowan. An Ultra-Low-Power Energy-Efficient Dual-Mode Wake-Up Receiver. *IEEE Transactions on Circuits and Systems I : Regular Papers*, 62(2) :517–526, 2015.
- [34] Texas Instrument. CC2520 DATASHEET 2.4 GHZ IEEE 802.15.4/ZIGBEE® RF TRANSCEIVER, 2007.
- [35] Analog Devices. ADF7241 Low Power IEEE 802.15.4 Zero-IF 2.4 GHz Transceiver IC, 2011.
- [36] Microchip. MRF24XA Low-Power, 2.4 GHz ISM-Band IEEE 802.15.4™ RF Transceiver with Extended Proprietary Features, 2013.
- [37] Atmel. *AT86RF233 Low Power, 2.4GHz Transceiver for ZigBee, RF4CE, IEEE 802.15.4, 6LoWPAN, and ISM Applications*. 2011.

- [38] Atmel. AT02594 : Smart Reduced Power Consumption Techniques. 2014.
- [39] G. Retz, H. Shanan, K. Mulvaney, M. Chanca, P. Crowley, C. Billon, K. Khan, and P. Quinlan. A Highly Integrated Low-Power 2.4 GHz Transceiver Using a Direct-Conversion Diversity Receiver in 0.18 μ m CMOS for IEEE802.15.4 WPAN. In *International Solid-State Circuits Conference*, pages 414–416, 2009.
- [40] H. Yao-Hong Liu ; Xiongchuan Huang ; Vidojkovic, M. ; Ba, A. ; Harpe, P. ; Dolmans, G. ; de Groot. A 1.9nJ/b 2.4GHz Multistandard (Bluetooth Low Energy/Zigbee/IEEE802.15.6) Transceiver for Personal/Body-Area Networks. In *International Solid-State Circuits Conference*, pages 446–447, 2013.
- [41] Satyam Dwivedi, Bharadwaj Amrutur, and Navakanta Bhat. Power Scalable Radio Receiver Design Based on Signal and Interference Condition. *Journal of Low Power Electronics and Applications*, 2(4) :242–264, October 2012.
- [42] IEEE Computer Society. *IEEE Standard for Local and metropolitan area networks— Part 15.4 : Low-Rate Wireless Personal Area Networks (LR-WPANs)*. Number June. 2011.
- [43] John Proakis and Masoud Salehi. *Digital Communications*. 2007.
- [44] Emmanuel J. Candes and Michael B. Wakin. An Introduction To Compressive Sampling. *IEEE Signal Processing Magazine*, 25(March 2008) :21–30, 2008.
- [45] Omid Abari, Fred Chen, Fabian Lim, and Vladimir Stojanovic. Performance trade-offs and design limitations of analog-to-information converter front-ends. *IEEE International Conference on Acoustics, Speech and Signal Processing*, pages 5309–5312, March 2012.
- [46] Fred Chen, Anantha P. Chandrakasan, and Vladimir M. Stojanovic. Design and Analysis of a Hardware-Efficient Compressed Sensing Architecture for Data Compression in Wireless Sensors. *IEEE Journal of Solid-State Circuits*, 47(3) :744–756, March 2012.
- [47] Richard Baraniuk, Mark Davenport, Ronald Devore, and Michael Wakin. A Simple Proof of the Restricted Isometry Property for Random Matrices. *Constructive Approximation*, 28(3) :253–263, 2008.
- [48] Mark A. Davenport, Petros T. Boufounos, Michael B. Wakin, and Richard G. Baraniuk. Signal Processing With Compressive Measurements. *IEEE Journal of Selected Topics in Signal Processing*, 4(2) :445–460, April 2010.
- [49] Karsten Fyhn, Thomas Arildsen, Torben Larsen, and Søren Holdt Jensen. Demodulating Subsampled Direct Sequence Spread Spectrum Signals using Compressive Signal Processing. In *European Signal Processing Conference*, number Eusipco, pages 2556–2560, 2012.
- [50] Joel A. Tropp, Jason N. Laska, Marco F. Duarte, Justin K. Romberg, and Richard G. Baraniuk. Beyond Nyquist : Efficient Sampling of Sparse Bandlimited Signals. *IEEE Transactions on Information Theory*, 56(1) :520–544, January 2010.

- [51] Walter D. Leon-Salas. Parallel Architecture for Analog-to-Information Converters via Multibit Delta-Sigma Modulation. In *IEEE International NEWCAS Conference*, pages 425–428. Ieee, June 2012.
- [52] Wotao Yin, Simon Morgan, Junfeng Yang, and Yin Zhang. Practical Compressive Sensing with Toeplitz and Circulant Matrices. In *Visual Communications and Image Processing Conference*, volume 7744, pages 1–10, 2010.
- [53] Joel A. Tropp, Michael B. Wakin, Marco F. Duarte, Dror Baron, and Richard G. Baraniuk. Random Filters for Compressive Sampling and Reconstruction. In *IEEE International Conference on Acoustics, Speech and Signal Processing*, pages 872–875, 2006.
- [54] David Bol, Cédric Hocquet, and Francesco Regazzoni. A fast ulv logic synthesis flow in many- v_t cmos processes for minimum energy under timing constraints. *Circuits and Systems II : Express Briefs, IEEE Transactions on*, 59(12) :947–951, Dec 2012.
- [55] Bharadwaj Amrutur, Nandish Mehta, Satyam Dwivedi, and Ajit Gupte. Adaptative Techniques to Reduce Power in Digital Circuits. *Journal of Low Power Electronics and Applications*, 1(3) :261–276, July 2011.
- [56] Shingo Yoshizawa and Yoshikazu Miyanaga. Tunable word length architecture for low power wireless OFDM demodulator. In *International Symposium on Circuits and Systems*, pages 2789–2792, May 2006.
- [57] Julien De Vos, Jean-didier Legat, and David Bol. Bellevue : a 50MHz Variable-Width SIMD 32bit Microcontroller at 0.37V for Processing-Intensive Wireless Sensor Nodes. In *IEEE International Symposium on Circuits and Systems*, pages 1207–1210, 2014.
- [58] Pietro Albicocco, Gian Carlo Cardarilli, Alberto Nannarelli, Massimo Petricca, and Marco Re. Degrading Precision Arithmetics for Low-power FIR Implementation. In *IEEE International Midwest Symposium on Circuits and Systems*, number 1, pages 1–4, 2011.
- [59] Avinash Lingamneni, Christian Enz, Jean-luc Nagel, Krishna Palem, and Christian Piguet. Energy Parsimonious Circuit Design through Probabilistic Pruning. In *Design, Automation and Test in Europe Conference*, pages 1–6, 2011.
- [60] Wan Du, David Navarro, Fabien Meyeveville, and Ian O’Connor. IDEA1 : A Validated SystemC-Based Simulator for Wireless Sensor Networks. In *IEEE International Conference on Mobile Ad-Hoc and Sensor Systems*, pages 825–830, 2011.
- [61] Nouha Baccour, Anis Koubâa, Luca Mottola, Zuniga Antonio Marco, Youssef Habib, Carlo Alberto Boano, and Mario Alves. A Radio Link Quality Estimation in Wireless Sensor Networks : a Survey. *ACM Transactions on Sensor Networks*, 8(4) :1–35, 2012.
- [62] Karl J. Aström and Björn Wittenmark. *Computer-Controlled Systems : Theory and Design, Third Edition*. Dover Publications, dover book edition, 2011.

Publications

Vincent Lenoir, Didier Lattard, François Dehmas, Dominique Morche and Ahmed Jerraya. Non-coherent detection of M-ary orthogonal signals using Compressive Sensing. In *Communication Systems, Networks Digital Signal Processing (CSNDSP), 2014 9th International Symposium on*, pages 923– 927, July 2014.

Vincent Lenoir, Didier Lattard, François Dehmas, Dominique Morche and Ahmed Jerraya. Computational load reduction by downsampling for energy-efficient digital baseband. In *New Circuits and Systems Conference (NEWCAS), 2014 IEEE 12th International*, pages 333–336, June 2014.

Vincent Lenoir, Didier Lattard and Ahmed Jerraya. An energy-efficient IEEE 802.15.4 tunable digital baseband targeting self-adaptive WPANs. In *Circuits and Systems (ISCAS), 2015 IEEE International Symposium on*, page 1222-1225, May 2015.

Vincent Lenoir, Didier Lattard and Ahmed Jerraya. Design and implementation of a closed-loop controller for a self-adaptive IEEE 802.15.4 DBB. In *New Circuits and Systems Conference (NEWCAS), 2015 IEEE 13th International*, page 1-4, June 2015.

Résumé

Ces travaux de thèse s'inscrivent dans la thématique des objets connectés, désormais connue sous le nom de *Internet of Things* (IoT). Elle trouve son origine dans la démocratisation d'Internet depuis le début des années 2000 et la migration vers des appareils hautement mobiles, rendue possible grâce à la miniaturisation des systèmes embarqués. Dans ce contexte, l'efficacité énergétique est primordiale puisque les projections actuelles parlent de dizaines de milliards de composants connectés à l'horizon 2020. Or pour une question de facilité de déploiement et d'usage, une grande partie des échanges de données dans ces réseaux s'effectue via une liaison sans-fil dont l'implémentation représente une part importante de la consommation. Effectivement, la question de l'efficacité énergétique est en général considérée comme un problème de perfectionnement des architectures matérielles, souvent associé à une évolution favorable de la technologie. Toutefois, ce paradigme atteint rapidement ses limites puisqu'il implique nécessairement un dimensionnement fortement contraint pour être compatible avec les pires conditions d'utilisation, même si elles ne sont pas effectives la plupart du temps. C'est typiquement le cas avec les communications sans-fil puisque le canal radio est un milieu caractérisé par une forte variabilité en raison des phénomènes de propagation et de la présence d'interférences. Notre étude a donc porté sur la conception d'une chaîne de transmission dont le budget de liaison peut être dynamiquement modifié en fonction de l'atténuation réelle du signal, afin de réduire la consommation du système. La thèse a notamment contribué à la mise au point d'un récepteur auto-adaptatif spécifique à la norme IEEE 802.15.4, en proposant à la fois une architecture de modem numérique reconfigurable et à la fois une méthode de contrôle automatique du point de fonctionnement. Plus précisément, le travail s'est appuyé sur deux approches, l'échantillonnage compressif et l'échantillonnage partiel, pour réduire la taille des données à traiter, diminuant ainsi l'activité interne des opérateurs arithmétiques. En contrepartie, le processus de démodulation nécessite un SNR supérieur, dégradant la sensibilité du récepteur et donc le budget de liaison. Cette solution, portée sur une technologie STMicroelectronics CMOS 65 nm LP, offre une faible empreinte matérielle vis-à-vis d'une architecture classique avec seulement 23,4 kcellules. Grâce au modèle physique du circuit qui a été développé, la consommation pour la démodulation d'un paquet est estimée à $278 \mu\text{W}$ lorsque le modem est intégralement utilisé. Elle peut toutefois être abaissée progressivement jusqu'à $119 \mu\text{W}$, correspondant à une baisse de la sensibilité de 10 dB. Ainsi, le modem implémenté et sa boucle de contrôle permettent d'économiser en moyenne 30 % d'énergie dans un cas d'utilisation typique.

Abstract

This thesis work takes part in the connected objects theme, also known as the *Internet of Things* (IoT). It emerges from the Internet democratization since the early 2000's and the shift to highly mobile devices, made possible by the miniaturization of embedded systems. In this context, the energy efficiency is mandatory since today's projections are around tens of billions of connected devices in 2020. However for ease of deployment and usage, a large part of the data transfers in these networks is wireless, which implementation represents a significant part of the power consumption. Indeed, the energy efficiency question is addressed in general as a fine tuning of hardware architectures, which is often associated with a favorable technology evolution. Nevertheless, this design paradigm quickly reached its limits since it necessarily implies a highly constrained sizing to be compatible with the worst operating conditions, even if they are not effective most of the time. It's typically the case with wireless communications since the radio channel is a medium characterized by a strong variability due to propagations effects and interferences. Thus, our study focused on the design of a communication chain whose link budget can be dynamically tuned depending on the actual signal attenuation, in order to reduce the system power consumption. The thesis has contributed to the design of a self-adaptive receiver dedicated to IEEE 802.15.4 standard, by proposing both a reconfigurable digital baseband architecture and an automatic control method of the operating mode. More precisely, the work relied on two approaches, the compressive sampling and the partial sampling, to reduce the data's size to process, decreasing the internal activity of arithmetics operators. In return, the demodulation processing needs a higher SNR, degrading in the same time the receiver sensitivity and thus the link budget. This solution, implemented in an STMicroelectronics CMOS 65 nm LP process, offers a low hardware overhead compared to conventional architecture with only 23,4 k gates. Thanks to the circuit physical model that has been developed, the power consumption for a packet demodulation is estimated to $278 \mu\text{W}$ when the baseband is fully activated. It can however be gradually decreased down to $119 \mu\text{W}$, corresponding to a sensitivity reduction of 10 dB. Thus, the proposed digital baseband and its control loop save 30 % of energy in average in a typical use case.