



HAL
open science

Conception et étude d'une synthèse de fréquence innovante en technologies CMOS avancées pour les applications en bande de fréquence millimétrique

Clément Jany

► **To cite this version:**

Clément Jany. Conception et étude d'une synthèse de fréquence innovante en technologies CMOS avancées pour les applications en bande de fréquence millimétrique. Micro et nanotechnologies/Microélectronique. Université de Grenoble, 2014. Français. NNT : 2014GRENT065 . tel-01312219

HAL Id: tel-01312219

<https://theses.hal.science/tel-01312219>

Submitted on 4 May 2016

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ DE GRENOBLE

Spécialité : **Nanoélectronique et nanotechnologies**

Arrêté ministériel : 7 août 2006

Présentée par

Clément JANY

Thèse dirigée par **Philippe FERRARI** et
encadrée par **Alexandre SILIGARIS**

préparée au **CEA-Léti**, au sein du **Laboratoire LAIR**
dans l'**École Doctorale EEATS**

intitulée

Conception et étude d'une synthèse de fréquence innovante en technologies CMOS avancées pour les applications en bande de fréquence millimétrique

Thèse soutenue publiquement le **16 septembre 2014**,
devant le jury composé de:

M. Jean-Michel FOURNIER

Professeur Grenoble-INP Grenoble Président du Jury

Mme Almudena SUAREZ

Professeur Université de Cantabrie Santander (Espagne) Rapporteur

Mme Nathalie ROLLAND

Professeur Université de Lille 1 Lille Rapporteur

M. Andrea MAZZANTI

Professeur Université de Pavie Pavie (Italie) Examineur

M Alexandre SILIGARIS

Ingénieur CEA-Léti Grenoble Encadrant

M. Philippe FERRARI

Professeur Université J. Fourier Grenoble Directeur de thèse

M. Franck BADETS

Ingénieur CEA-Léti Grenoble Invité

M. Olivier RICHARD

Ingénieur STMicroelectronics Grenoble Invité



Résumé

La bande de fréquence non-licenciée autour de 60 GHz est une alternative prometteuse pour couvrir les besoins en bande passante des futurs systèmes de communication. L'utilisation de modulations complexes (comme OFDM ou 64-QAM) à ces fréquences permet d'atteindre, en utilisant une technologie CMOS standard, des débits de plusieurs gigabits par seconde sur quelques mètres voire quelques dizaines de mètres. Pour atteindre ces performances, la tête d'émission-réception RF (front-end RF) doit être dotée d'une référence de fréquence haute performance. Dans ce travail, une architecture originale est proposée pour générer cette référence de fréquence haute performance. Elle repose sur la multiplication de fréquence d'ordre élevé (plusieurs dizaines) d'un signal de référence basse fréquence (moins de quelques GHz), tout en recopiant les propriétés spectrales du signal basse fréquence. Cette multiplication est réalisée en combinant la production d'un signal multi-harmonique dont la puissance est concentrée autour de la fréquence à synthétiser. L'harmonique d'intérêt est ensuite extraite au moyen d'un filtrage. Ces deux étapes reposent sur l'utilisation d'oscillateurs dans des configurations spécifiques. Ce travail porte à la fois sur la mise en équation et l'étude du fonctionnement de ce système, et sur la conception de circuits dans des technologies CMOS avancées (CMOS 40 nm, BiCMOS 55 nm). Les mesures sur les circuits fabriqués permettent de valider la preuve de concept ainsi que de montrer des performances à l'état de l'art. L'étude du fonctionnement de ce système a conduit à la découverte d'une forme particulière de synchronisation des oscillateurs ainsi qu'à l'expression de solutions approchées de l'équation de Van der Pol dans deux cas pratiques particuliers. Les perspectives de ce travail sont notamment l'intégration de cette synthèse innovante dans un émetteur-récepteur complet.

Abstract

The 60-GHz unlicensed band is a promising alternative to perform the high data rate required in the next generation of wireless communication systems. Complex modulations such as OFDM or 64-QAM allow reaching multi-gigabits per second throughput over up to several tens of meters in standard CMOS technologies. This performance rely on the use of high performance millimeter-wave frequency synthesizer in the RF front-end. In this work, an original architecture is proposed to generate this high performance millimeter-wave frequency synthesizer. It is based on a high order (several tens) multiplication of a low frequency reference (few GHz), that is capable of copying the low frequency reference spectral properties. This high order frequency multiplication is performed in two steps. Firstly, a multi-harmonic signal which power is located around the harmonic of interest is generated from the low frequency reference signal. Secondly, the harmonic of interest is filtered out from this multi-harmonic signal. Both steps rely on the specific use of oscillators. This work deals with the circuit design on advanced CMOS technologies (40 nm CMOS, 55 nm BiCMOS) for the proof of concept and on the theoretical study of this system. This novel technique is experimentally validated by measurements on the fabricated circuits and exhibit state-of-the-art performance. The analytical study of this high order frequency multiplication led to the discovery of a particular kind of synchronization in oscillators and to approximated solutions of the Van der Pol equation in two different practical cases. The perspectives of this work include the design of the low frequency reference and the integration of this frequency synthesizer in a complete RF front-end architecture.

Remerciements

Les travaux de recherche rapportés dans ce mémoire ont été réalisés au laboratoire radiofréquence (LAIR) du CEA-Léti, sous la direction de Monsieur le Professeur Philippe FERRARI. Ce travail a été encadré par Monsieur Alexandre SILIGARIS.

Je tiens à remercier sincèrement Monsieur Pierre VINCENT de m'avoir accepté dans le laboratoire RF du CEA-Léti, de m'avoir fait confiance et de m'avoir donné la liberté et les moyens nécessaires à la réussite de cette thèse.

Que Monsieur le Professeur Philippe FERRARI, directeur de cette thèse, trouve ici l'expression de mes chaleureux remerciements pour la qualité de ses conseils et ses encouragements tout au long de ces trois ans.

Je tiens à remercier chaleureusement Monsieur Alexandre SILIGARIS pour m'avoir initié à la recherche technologique durant ces trois ans. Qu'il sache que la qualité et la quantité de ses conseils ainsi que l'intensité de nos échanges ont rendu ce travail passionnant et productif.

Que Monsieur le Professeur Jean-Michel FOURNIER trouve ici l'expression de mes remerciements les plus sincères pour avoir accepté de présider le jury de cette thèse et pour tous les conseils bienveillants.

Je tiens à remercier chaleureusement Mesdames les Professeurs Almudena SUAREZ et Nathalie ROLLAND pour avoir accepté de rapporter ce travail et de participer à la soutenance.

Que Messieurs Andrea MAZZANTI, Olivier RICHARD et Franck BADETS soit aussi remerciés d'avoir bien voulu participer au jury de cette thèse.

Je tiens à remercier très chaleureusement Messieurs José « Paco » MORRON-GUERRA, José-Luis GONZALEZ-JIMENEZ, Mykhailo ZARUDNIEV et Cédric DEHOS pour la qualité des échanges que nous avons eu, leurs conseils précieux et leur sympathie.

Que Messieurs Matthieu BERTRAND, Anthony GOAVEC et Ziad ISKANDAR soient ici remerciés pour avoir contribué à l'étude et à la conception de générateurs de TORP. Le tableau dans mon dos s'en rappelle encore.

Je tiens à remercier chaleureusement Messieurs William GUICQUERO, Gauthier TANT et Yogadissen « Nelvyn Malcolm » ANDEE pour avoir été les compagnons de galère qui ont rendu ces trois ans agréable et (Hi-5 à vous !).

Que soit remerciés ici toutes celles et tous ceux qui ont contribué à rendre ces travaux agréables. Par ordre alphabétique : Karim AZIZI MOURIER, Farid BAUTISTA, Carolyn BERNIER, Jean-Baptiste DAVID, Alexandre FONSECA, Baudouin MARTINEAU, Robert POLSTER, Vincent PUYAL, Alin RATIU, Mathieu VERDY, Guillaume WALTENER.

Je tiens à remercier les vauverdois, ruthénois, ex-dublinois montpelliérains, voirennais, ex-bisontins toulousains, perpignanais, londoniens pour leur amitié. Poc poc poc ?

Je remercie enfin Andreea pour son aide et son amitié sans faille pendant la rédaction. Sans oublier mes parents et mon frère qui m'ont soutenu et ont cru en moi depuis le début. Je leur dédie ce mémoire.

Dolorès Koulechov :

« Et comment vous appelez un pays qui a comme président un militaire avec les pleins pouvoirs, une police secrète, une seule chaine de télévision et dont toute l'information est contrôlée par l'état ? »

Hubert Bonisseur de La Bath :

« J'appelle ça la France, mademoiselle, et pas n'importe laquelle, la France du Général de Gaulle. »

OSS 117 – Rio ne répond plus

Table des matières

Introduction générale 15

Chapitre I. Composants en technologie CMOS pour la conception en gamme de fréquences millimétriques 19

| | | |
|--------|---|----|
| I.1. | Introduction..... | 21 |
| I.2. | Lignes de transmission | 22 |
| I.2.1. | Présentation des lignes, choix du type de ligne | 22 |
| I.2.2. | Structure des lignes de transmission TFMS..... | 23 |
| I.2.3. | Modélisation des lignes de transmission TFMS..... | 24 |
| I.3. | Transistors MOS..... | 33 |
| I.3.1. | Modèle petit signal..... | 34 |
| I.3.2. | Modèle non-linéaire..... | 36 |
| I.4. | Conclusion | 40 |

Chapitre II. Les oscillateurs en bande millimétrique 41

| | | |
|---------|--|----|
| II.1. | Introduction..... | 44 |
| II.2. | Présentation des oscillateurs | 45 |
| II.2.1. | Aspects historiques et définition..... | 45 |
| II.2.2. | Fonctions réalisées à base d'oscillateurs..... | 47 |
| II.2.3. | Grandeurs caractéristiques | 49 |
| II.3. | Mise en équation des oscillateurs et état de l'art théorique | 56 |
| II.3.1. | Mise en équation des oscillateurs..... | 56 |
| II.3.2. | Etat de l'art des théories | 61 |
| II.4. | Contribution à la modélisation des oscillations | 70 |
| II.4.1. | Démarrage des oscillations [38]..... | 70 |
| II.4.2. | Passage de l'oscillation forcée à l'oscillation libre [39] | 73 |
| II.4.3. | Oscillateur à allumage périodique [38]..... | 76 |
| II.4.4. | Etude de l'injection d'un TORP dans un oscillateur [40]..... | 86 |
| II.5. | Conclusion | 95 |

Chapitre III..... Synthèse de fréquence dans la bande millimétrique 97

| | |
|--|-----|
| III.1. Introduction..... | 99 |
| III.2. Présentation des circuits de synthèse de fréquence | 100 |
| III.2.1. La synthèse de fréquence dans les systèmes de télécommunication millimétriques..... | 100 |
| III.2.2. Grandeurs caractéristiques des circuits de synthèse de fréquence.... | 102 |
| III.2.3. Topologies des circuits de synthèse de fréquence | 103 |
| III.3. Etat de l'art des synthèses de fréquence CMOS dans la bande millimétrique..... | 105 |
| III.3.1. Etat de l'art des synthèses de fréquence à 60 GHz | 105 |
| III.3.2. Etat de l'art du bruit de phase des PLL de 2 à 60 GHz..... | 106 |
| III.3.3. Limitation des multiplicateurs réels | 108 |
| III.4. Une architecture de synthèse de fréquence innovante..... | 110 |
| III.4.1. Présentation de la synthèse de fréquence innovante..... | 110 |
| III.4.2. Réglage de la fonctionnalité de la synthèse de fréquence | 112 |
| III.4.3. Performances de la synthèse de fréquence..... | 119 |
| III.4.4. Configurations spécifiques..... | 121 |
| III.5. Conclusion | 124 |

Chapitre IV. Intégration de la synthèse de fréquence en technologies CMOS 40 nm et BiCMOS 55 nm127

| | |
|--|-----|
| IV.1. Introduction..... | 129 |
| IV.2. Première intégration : synthèse des centre de canaux du standard IEEE 802.15.3c..... | 130 |
| IV.2.1. Cahier des charges | 130 |
| IV.2.2. Schéma de principe, spécification des blocs | 131 |
| IV.2.3. Méthode de conception | 131 |
| IV.2.4. Résultats obtenus | 137 |
| IV.3. Seconde intégration : Synthèse de fréquence fixe à 17,5 GHz... 144 | |
| IV.3.1. Cahier des charges | 144 |
| IV.3.2. Schéma de principe, spécification des blocs | 145 |
| IV.3.3. Méthode de conception | 145 |
| IV.3.4. Résultats obtenus | 152 |
| IV.4. Synthèse des résultats ; comparaison avec l'état de l'art..... | 156 |

| | |
|---|------------|
| IV.4.1. Première intégration : synthèse des centre de canaux du standard IEEE 802.15.3c | 156 |
| IV.4.2. Seconde intégration : synthèse de fréquence fixe à 17,5 GHz..... | 158 |
| IV.5. Conclusion..... | 160 |
| Conclusion générale et perspectives..... | 163 |
| Références bibliographiques..... | 167 |
| Liste des publications..... | 175 |

Introduction générale

INTRODUCTION GENERALE

Le début du XXIème siècle est marqué par la rapide évolution des technologies de communication. Cette révolution est matérialisée par la généralisation du téléphone mobile, la croissance du réseau internet ou aujourd'hui le déploiement de l'internet des objets. Toutes ces technologies reposent sur l'accessibilité quasi-instantanée à des ressources considérables de stockage de données ainsi que de capacité de télécommunication. Pour suivre cette tendance, les systèmes de télécommunications voient leur débit sans cesse augmenter, de sorte que la prochaine génération de téléphones mobiles pourra transmettre des débits de plusieurs Gigabits par secondes. L'augmentation des débits se traduit notamment dans les systèmes de télécommunications radiofréquences par l'augmentation des fréquences porteuses, si bien qu'une alternative prometteuse aux prochaines générations de systèmes de télécommunication est la bande non-licenciée située autour de 60 GHz. Ces technologies sont mises en valeur par des marchés extrêmement concurrentiels pour lesquels les volumes de productions dépassent la centaine de millions de pièces. Les technologies CMOS occupent la première place des prétendantes à accueillir ces nouveaux circuits. Enfin, l'augmentation des débits se traduit également par la complexification des modulations, ce qui nécessite l'utilisation de synthèses de fréquence dotées d'excellentes performances.

C'est dans un tel contexte que se situe le travail présenté dans ce manuscrit. Ce travail est une contribution à l'étude d'une synthèse de fréquence innovante en technologies CMOS avancées pour les applications en gamme de fréquences millimétriques. Cette synthèse de fréquence repose sur l'utilisation d'oscillateurs utilisés dans des configurations particulières qui assurent la multiplication par plusieurs dizaines (jusqu'à 35 dans ce travail) de la fréquence du signal de référence externe généré par exemple en utilisant une boucle à verrouillage de phase (ou PLL). Comme montré sur la Figure 0.1, le signal de référence sinusoïdal (signal violet) est d'abord transformé en signal carré par le circuit de mise en forme. Ce signal mis en forme (signal vert) commande l'interruption périodique d'un oscillateur, générant ainsi un signal pulsé (signal bleu). Ce signal est enfin injecté dans un oscillateur, ce qui a pour effet d'extraire une des harmoniques du signal pulsé (signal bleu) tout en filtrant les autres, de sorte qu'un signal sinusoïdal continu (signal rouge) est obtenu en sortie de cet oscillateur. Ce travail est limité à l'étude et la conception du multiplicateur de fréquence. Le nom des signaux ainsi que le code des couleurs utilisés pour différencier les signaux dans cette architecture sont uniformes dans tout ce manuscrit.

INTRODUCTION GENERALE

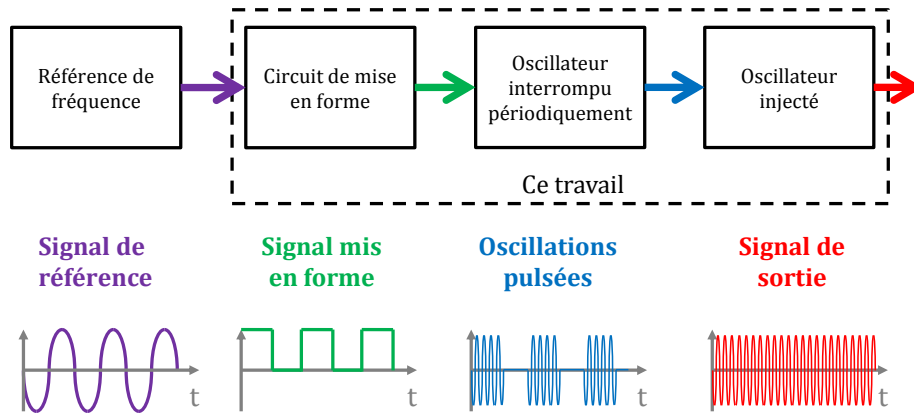


Figure 0.1 Schéma bloc de l'architecture de synthèse de fréquence proposée dans ce travail.

Outre la conception de circuits visant à valider la preuve de concept, ce travail comprend une approche théorique qui aboutit à l'expression analytique des signaux mis en œuvre dans cette synthèse de fréquence et à la découverte de formes particulières de verrouillage des oscillateurs. L'approche théorique repose sur l'utilisation du modèle des composants utilisés dans les oscillateurs, et sur des hypothèses de simplification. Ces expressions analytiques sont utilisées lors de la conception des circuits pour pré-dimensionner les différents blocs.

L'approche proposée au lecteur est du type *bas-montante* (ou *bottom-up*) : d'abord, les briques de base de l'édifice qu'est la synthèse de fréquence sont présentées. Ensuite, les blocs clés qui sont construits avec ces briques de base sont exposés. Puis, le fonctionnement de l'édifice lui-même est détaillé en théorie et enfin sa réalisation pratique est expliquée, enrichie de résultats de mesures commentés et comparés à l'état de l'art international. Le manuscrit est organisé en quatre chapitres. La synthèse de l'état de l'art est réalisée au sein de chaque chapitre, et non uniquement dans le premier chapitre comme cela est souvent pratiqué. C'est un choix de l'auteur afin de rendre la lecture de l'ensemble du manuscrit plus aisée.

Le **chapitre I** présente en détail les deux blocs clés de la technologie CMOS à la base de cette architecture : le transistor MOS ainsi que la ligne de transmission. Des modèles simples proposés, permettant d'une part la conception de circuits aux fréquences millimétriques et d'autre part leur mise en équation.

Ces modèles sont utilisés dans le **chapitre II** pour mettre en équation l'oscillateur. Une revue de l'état de l'art des théories sur l'analyse théorique des oscillations permet d'extraire des informations utiles pour la compréhension du fonctionnement théorique de cette synthèse de fréquence. Sur cette base, des solutions spécifiques des équations régissant le fonctionnement des oscillateurs sont proposées et validées.

Le **chapitre III** présente la synthèse de fréquence innovante. En se basant sur les résultats théoriques du chapitre II, son fonctionnement est expliqué et relié aux paramètres dont disposent le concepteur et l'utilisateur.

INTRODUCTION GENERALE

Le **chapitre IV** est consacré aux réalisations pratiques et à la caractérisation de cette synthèse de fréquence. Deux circuits ont été réalisés dans les technologies CMOS 40 nm et BiCMOS 55 nm, dont les techniques de conception sont détaillées. Tous deux montrent des performances à l'état de l'art international en utilisant une technique originale de multiplication de fréquence dont le rapport de multiplication programmable peut aller jusqu'à 35.

Chapitre I. Composants en technologie CMOS pour la conception en gamme de fréquences millimétriques

Table des matières

| | | |
|----------|--|----|
| I.1. | Introduction..... | 21 |
| I.2. | Lignes de transmission | 22 |
| I.2.1. | Présentation des lignes, choix du type de ligne | 22 |
| I.2.2. | Structure des lignes de transmission TFMS..... | 23 |
| I.2.3. | Modélisation des lignes de transmission TFMS..... | 24 |
| I.2.3.1. | Choix du type de modélisation | 24 |
| I.2.3.2. | Description de la méthode de modélisation..... | 25 |
| I.2.3.3. | Mise au point de la simulation électromagnétique | 26 |
| I.2.3.4. | Résultats de la modélisation, validation de la méthode | 28 |
| I.2.3.5. | Modèle RLC discret | 29 |
| I.3. | Transistors MOS..... | 33 |
| I.3.1. | Modèle petit signal..... | 34 |
| I.3.1.1. | Schéma équivalent petit signal du transistor dans le domaine millimétrique..... | 34 |
| I.3.1.2. | Méthode d'extraction des paramètres du modèle | 34 |
| I.3.1.3. | Résultats de la modélisation | 35 |
| I.3.2. | Modèle non-linéaire..... | 36 |
| I.3.2.1. | Cas général | 37 |
| I.3.2.2. | Cas particulier | 38 |
| I.4. | Conclusion | 40 |

I.1. Introduction

Dans ce chapitre sont présentés et modélisés les composants essentiels des technologies CMOS avancées pour la conception de circuits en gamme de fréquences millimétriques : la ligne de transmission et le transistor MOS.

Aux fréquences millimétriques, le phénomène de propagation des ondes doit être pris en compte dans les circuits intégrés. Ainsi, les signaux doivent être guidés pour garantir un maximum de transfert de puissance dans les connexions. De plus, le guidage des ondes dans les lignes de transmission permet de réaliser des impédances à partie imaginaire positive et peut donc être utilisé par le concepteur comme une inductance pour l'adaptation d'impédance ou pour créer un réservoir de charges (LC-tank). Le choix du type de ligne de transmission est d'abord argumenté et une méthode de modélisation proposée, qui est basée sur des simulations électromagnétiques et un modèle paramétrique distribué de la ligne de transmission. Cette méthode de modélisation est ensuite appliquée à deux technologies différentes, avec dans chaque technologie plusieurs topologies différentes. Enfin ce modèle est validé par comparaison avec des simulations électromagnétiques. Aussi, un autre modèle de la ligne est proposé, dont le but est d'approximer le comportement de la ligne autour d'une fréquence donnée. Ce modèle discret simple a pour objectif la mise en équation des oscillations dans un oscillateur dont le réservoir de charges (LC-tank) est composé de lignes de transmission.

Par la suite, deux modèles du transistor MOS sont proposés. Le premier permet de rendre compte du comportement petit signal du MOS aux fréquences millimétriques. Ce modèle est destiné à la mise en équation des oscillations dans un oscillateur à paire croisée. Ainsi, il est simplifié au maximum pour pouvoir limiter la complexité des équations, tout en conservant les tendances du comportement du MOS. Un modèle non-linéaire original est enfin présenté, qui traduit le comportement grand signal du transistor MOS. Ce modèle permet d'approximer le comportement du transistor par une fonction courant tension polynomiale. Un cas particulier est présenté, qui correspond à la configuration du MOS dans la paire croisée d'un oscillateur.

La liste des composants étudiés et modélisés dans ce chapitre n'est pas exhaustive à l'ensemble des composants actifs et passifs disponibles dans une technologie CMOS. Notamment, les varactors MOS ne sont pas modélisés : pour la conception des circuits, on se contente des modèles fournis dans le kit de conception et les varactors ne jouent aucun rôle dans la mise en équation et dans les contributions apportées dans ce travail. Il en est de même pour les capacités intégrées utilisées dans ce travail. Enfin, les modèles présentés pour les transistors MOS sont volontairement simplistes, mais le propos de ce travail n'est pas la compréhension fine des phénomènes physiques mis en jeu au sein du composant mais bien la description comportementale des blocs qui composent la synthèse de fréquence. Ceci est suffisant pour analyser le comportement de la synthèse de fréquence dans son ensemble.

I.2. Lignes de transmission

I.2.1. Présentation des lignes, choix du type de ligne

Le choix de l'utilisation de structure de propagation dans les circuits intégrés est lié au rapport entre la longueur d'onde des signaux utilisés et la longueur des connections à réaliser. La longueur d'onde est définie par le rapport entre la célérité de l'onde dans le milieu et la fréquence :

$$\lambda = \frac{c_0}{\sqrt{\epsilon_r} f} \quad \text{I-1}$$

Avec c_0 la célérité de la lumière dans le vide, et ϵ_r la permittivité diélectrique du milieu.

Dans les technologies intégrées CMOS, cette permittivité diélectrique est de l'ordre de 4, ce qui donne pour des fréquences de 20 GHz et 60 GHz des longueurs d'onde respectives de 7.5 mm et 2.5 mm.

On considère que les effets de la propagation des signaux ne sont plus négligeables lorsque la connexion est plus longue qu'un vingtième de la longueur d'onde. Ainsi, à 20 GHz et 60 GHz, pour toute connexion de plus de 375 μm et 125 μm , respectivement, on doit considérer la propagation des ondes dans la connexion.

Pour maîtriser cette propagation (minimiser les pertes), il convient de guider l'onde, ce qui correspond à favoriser un mode de propagation particulier. Le mode qui permet de minimiser les pertes est le mode transverse électromagnétique (TEM) car il est non-dispersif et sans fréquence de coupure [1]. Lorsque l'onde se propage en mode TEM, le champ électrique, le champ magnétique, et le vecteur d'onde sont perpendiculaires entre eux. Deux familles de lignes de transmissions permettent d'obtenir un mode de propagation TEM dans les technologies CMOS : les lignes micro-ruban et les lignes coplanaires. Les lignes micro-ruban sont composées d'un ruban conducteur ainsi que d'un plan de masse inférieur. Les lignes coplanaires sont composées d'un ruban conducteur intercalé entre deux plans de masse. Une vue en coupe des lignes micro-ruban et coplanaire ainsi que la structure des lignes de champs pour une propagation TEM est présentée Figure I.1.

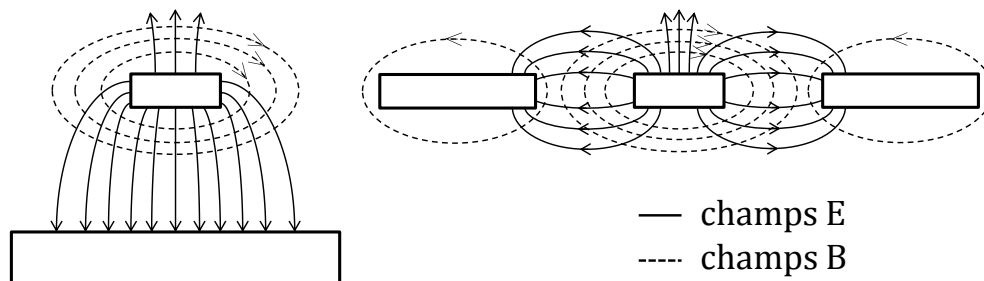


Figure I.1 Vue en coupe des lignes de transmission micro-ruban et coplanaires idéales dans l'air. Détail de la structure des champs électrique (trait plein) et magnétique (pointillés) dans le mode de propagation TEM.

Dans les technologies CMOS, la structure diélectrique n'est pas homogène (structure diélectrique multicouche et air) et les pertes ne sont pas totalement négligeables, ce qui implique l'apparition d'une composante longitudinale des champs électrique et magnétique. Le mode de propagation n'est

donc pas totalement TEM. Cependant, ces composantes sont suffisamment faibles pour qu'on les néglige. Ce mode est alors appelé quasi-TEM [2].

Une caractéristique des technologies CMOS/BiCMOS utilisées (CMOS 40 nm, BiCMOS 55 nm) est la faible résistivité du substrat (typiquement $12 \Omega \cdot \text{cm}$). Le mode de propagation dépend de la fréquence et de la résistivité du substrat [3], [4]. Ainsi, aux fréquences millimétriques, la propagation du mode TEM n'est pas garantie dans la ligne coplanaire. Dans les lignes micro-ruban le substrat de faible résistivité est écranté par le plan de masse, donc celui-ci n'influence pas le mode de propagation. C'est la raison pour laquelle les lignes micro-ruban sur film mince ont été choisies dans ce travail.

I.2.2. Structure des lignes de transmission TFMS

Dans les technologies intégrées, les lignes micro-ruban sont appelées TFMS (pour « Thin-Film MicroStrip » ou ligne micro ruban sur couche mince). La structure des lignes TFMS telle qu'elles sont implémentées dans les technologies CMOS 40 nm et BiCMOS 55 nm est présentée dans la Figure I.2.

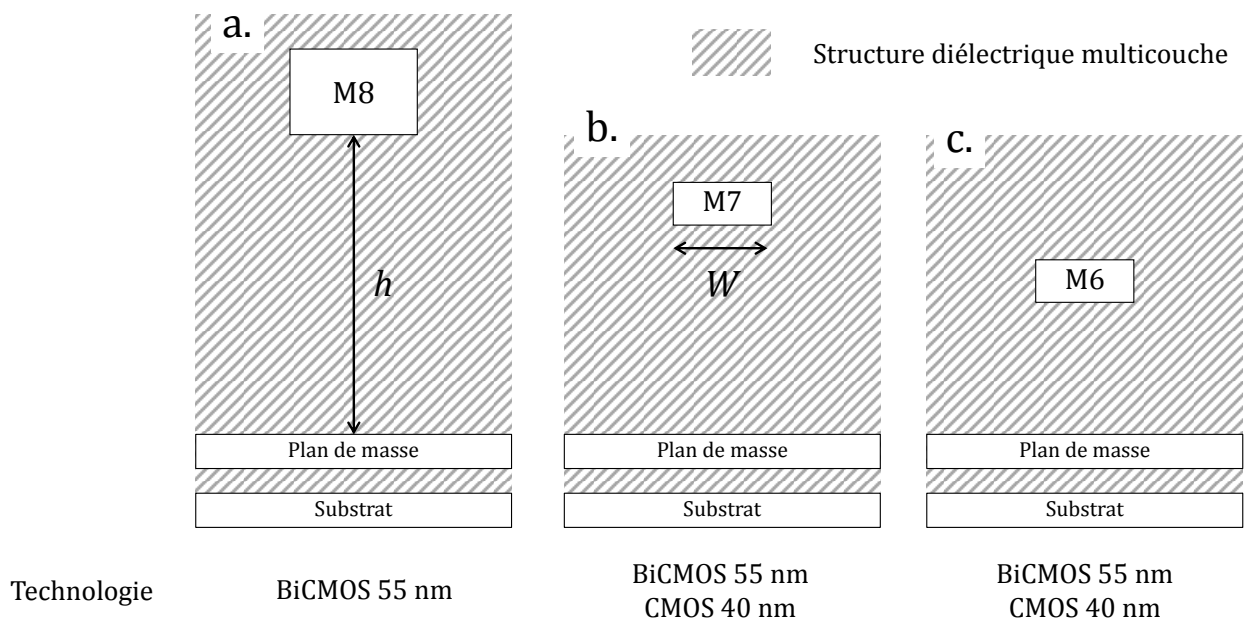


Figure I.2 Vue en coupe de la ligne de transmission TFMS. Dans la technologie CMOS 40 nm, seulement les cas M6 et M7 sont disponibles alors que la technologie BiCMOS 55 nm dispose en plus du niveau M8.

Cette ligne est composée d'un ruban conducteur et d'un plan de masse. Le ruban conducteur baigne dans un milieu diélectrique composé d'une quarantaine de couches d'oxyde de silicium (SiO_2) et de nitrure de silicium (Si_3N_4). Deux topologies sont disponibles dans la technologie CMOS 40 nm, avec le ruban conducteur situé sur les couches métalliques M6 ou M7 (Figure I.2.b et .c), l'utilisation de la couche M6 permettant de réaliser de faibles impédances caractéristiques. La technologie BiCMOS 55 nm offre un niveau de métal supplémentaire M8 (Figure I.2.a), permettant ainsi d'atteindre des impédances caractéristiques plus élevées pour une même largeur de ruban, ou bien d'obtenir un ruban plus large (et donc des pertes moindres) pour la même impédance caractéristique.

I.2.3. Modélisation des lignes de transmission TFMS

I.2.3.1. Choix du type de modélisation

Trois principales familles de modélisation existent pour les lignes de transmission : analytique, phénoménologique et tabulée.

La modélisation analytique se base sur le comportement physico-électrique de la ligne. Il existe des modèles analytiques pour les lignes de transmissions TFMS, paramétrés en fonction des caractéristiques géométriques ainsi que des propriétés des matériaux [5],[6]. En théorie ce type de modélisation est très réaliste et prédictif car il tient compte des phénomènes physiques qui régissent la propagation dans la ligne. En pratique ils sont limités par la complexité et le nombre des phénomènes physiques qui sous-tendent le fonctionnement de la ligne.

La modélisation phénoménologique consiste à produire un schéma équivalent simplifié de la ligne de transmission et y associer des équations empiriques relatant du comportement des éléments du schéma équivalent en fonction des paramètres géométriques, topologiques et de la fréquence. Les paramètres des équations empiriques sont ajustés pour que le comportement électrique du modèle s'approche des résultats de mesure et/ou de simulation électromagnétique. Le réalisme de cette modélisation dépend de la complexité du schéma équivalent utilisé, ainsi que de la précision avec laquelle la valeur des paramètres est établie. Cette modélisation ne produit pas de modèles prédictifs, et une nouvelle extraction des paramètres est nécessaire à chaque changement de l'architecture de la ligne (changement de topologie, de technologie).

La modélisation tabulée se base sur des résultats de mesure et/ou de simulation électromagnétique en fonction de plusieurs paramètres (la fréquence, la largeur du ruban conducteur, etc) qui sont enregistrés dans une table. La précision de ce modèle dépend de la fourchette de simulation de chaque paramètre ainsi que du pas de mesure/simulation. Ce modèle n'est pas prédictif et son utilisation en dehors des cas simulés nécessite des techniques d'extrapolation qui sont peu efficaces aujourd'hui dans les simulateurs électriques.

Le Tableau I-1 compare les qualités et défauts des types de modélisation exposés pour les critères suivants : précision du modèle, simplicité de modélisation et compatibilité avec les simulateurs électriques.

Tableau I-1 Comparaison des différents types de modélisation.

| | Modèle analytique | Modèle phénoménologique | Modèle tabulé |
|------------------------------------|-------------------|-------------------------|---------------|
| Précision | - | + | ++ |
| Simplicité de mise en œuvre | - | + | + |
| Compatibilité avec les simulateurs | + | ++ | -- |

C'est une modélisation phénoménologique des lignes de transmission qui est choisie dans ce travail, car elle offre le meilleur compromis entre précision, simplicité et compatibilité avec les simulateurs.

I.2.3.2. Description de la méthode de modélisation

Le schéma équivalent de la ligne de transmission utilisé est le réseau classique *RLCG* distribué présenté sur la Figure I.3. Cette modélisation est valide seulement si l'onde électromagnétique se propage en mode TEM dans la ligne de transmission.

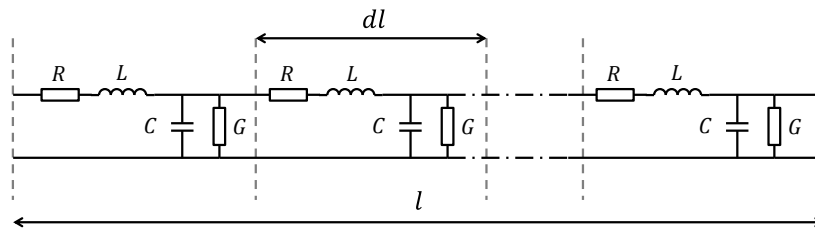


Figure I.3 Schéma électrique équivalent d'une ligne TFMS en mode TEM. Chaque portion de longueur dl de la ligne est modélisée par un réseau *RLCG*.

Une ligne de transmission peut-être définie par ces quatre paramètres ainsi que sa longueur. Les paramètres secondaires Z_C , γ , et toutes autres représentations matricielles des quadripôles (matrice S , matrice chaîne) sont équivalents. La paramétrisation de ce modèle en fonction de la fréquence, la largeur du ruban conducteur et la topologie (plan de masse et hauteur du ruban conducteur) sont données par les équations quasi-polynomiales suivantes :

$$\begin{aligned}
 R &= R_{DC} + (K_1 W^{K_{w1}} + K_2 W^{K_{w2}}) \sqrt{f} + K_3 \frac{f}{f + 10^9} \\
 L &= \frac{1}{2} (1 + \text{step}L) L_{HF} + \frac{1}{2} (1 - \text{step}L) L_{DC} \\
 C &= C_0 W + C_1 \\
 G &= 2\pi f C K_1 + K_2
 \end{aligned}
 \tag{I-2}$$

Avec :

$$L_{HF} = (L_0 f^{L_1} + L_2 f^{L_3} + L_4) e^{-L_5 \sqrt{W}}$$

$$L_{DC} = K (L_0 f^{11 L_1} + L_0 f^{11 L_3} + L_4) e^{-L_5 \sqrt{W}}$$

$$stepL = \tanh \left(K_{tan} \left(f - \frac{L_0 + L_2}{10(L_{DC} e^{-L_5 \sqrt{W}} - L_4)} \right) \right)$$
I-3

La méthode de modélisation est représentée Figure I.4.

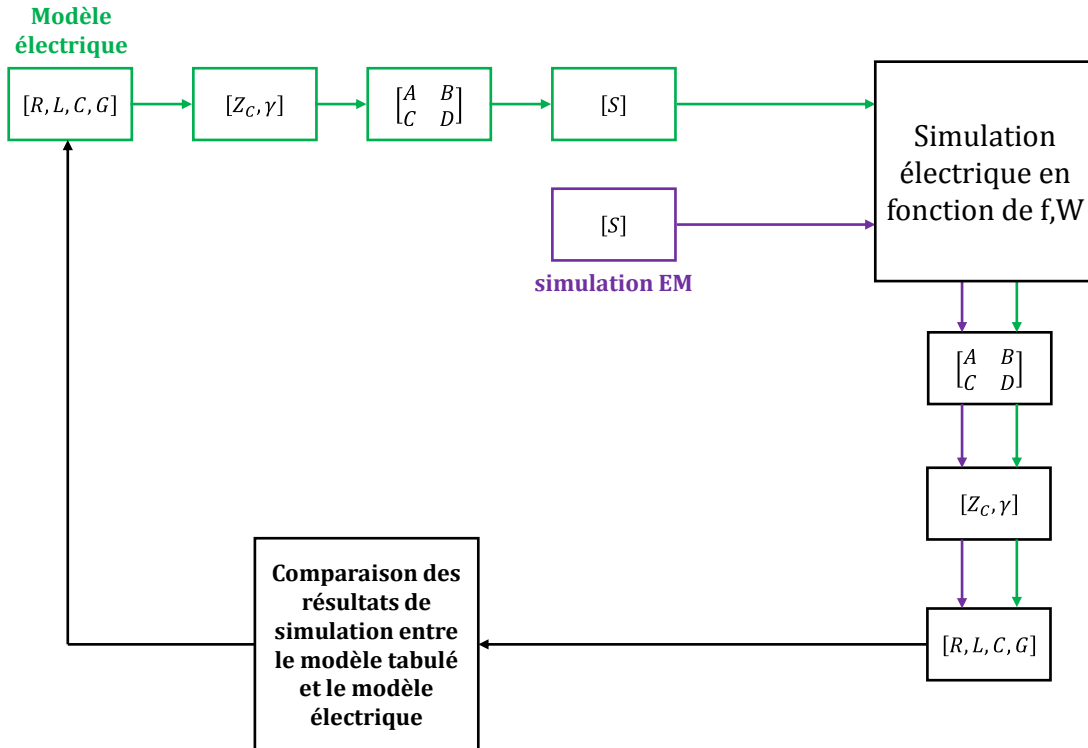


Figure I.4 Méthode de modélisation des lignes de transmission basée sur l’ajustement des paramètres R,L,C,G en fonction des résultats de simulation EM. Les formules de passage entre les différents formalismes sont exposées dans [7].

Une ligne de transmission construite sur le modèle des équations (I-2) et (I-3) est simulée et les résultats sont comparés avec les résultats de simulation électromagnétique. Les paramètres du modèle (en gris dans les équations (I-2) et (I-3)) sont ajustés pour faire correspondre le modèle et les simulations électromagnétiques.

I.2.3.3. Mise au point de la simulation électromagnétique

Comme le montre la Figure I.4, le modèle est ajusté par comparaison avec les résultats de simulation électromagnétique de la ligne. La structure de la ligne dans une technologie CMOS est complexe et fait intervenir des rapports de formes trop grands pour garantir une simulation électromagnétique rapide et précise. Ainsi, deux simplifications sont apportées à la structure géométrique de la ligne :

CH I. COMPOSANTS EN TECHNOLOGIE CMOS POUR LA CONCEPTION EN GAMME DE FREQUENCES MILLIMETRIQUES

- La structure diélectrique composée d'une quarantaine de couches diélectriques différentes est simplifiée selon la formule de Kraszewski [8], selon laquelle deux couches diélectriques adjacentes de hauteur h_n et h_{n+1} et de permittivité diélectrique $\epsilon_{r,n}$ et $\epsilon_{r,n+1}$ peuvent être assimilées à une seule couche équivalente, avec

$$\begin{cases} \epsilon_{r,eq} = \left(\sqrt{\epsilon_{r,n+1}} + \frac{h_n}{h_n + h_{n+1}} (\sqrt{\epsilon_{r,n}} - \sqrt{\epsilon_{r,n+1}}) \right)^2 \\ h_{eq} = h_n + h_{n+1} \end{cases} \quad \text{I-4}$$

Cette technique permet de réduire à 6 le nombre de couches diélectriques dans lesquelles baigne le ruban conducteur de la ligne (Figure I.5).

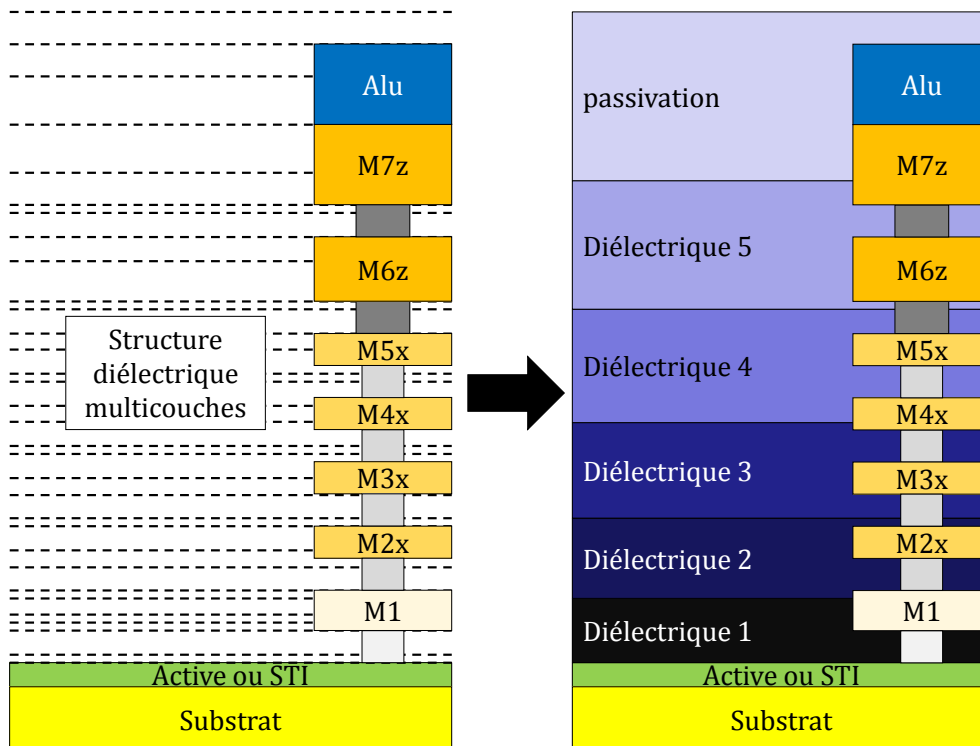


Figure I.5 Simplification de la structure diélectrique.

- L'empilement de métaux dans une technologie CMOS est réalisé par des matrices de via. Ces via doivent être petits afin de respecter les règles de conception, et nombreux pour assurer un bon contact électrique entre les deux niveaux de métaux concernés. Cette structure complexe ralentit considérablement la simulation EM, et il convient de la simplifier. En considérant que les courants dans une ligne de transmission se propagent dans le plan horizontal (vecteur \vec{j} sur la Figure I.6), on peut considérer que les vias ne participent pas à la conduction.

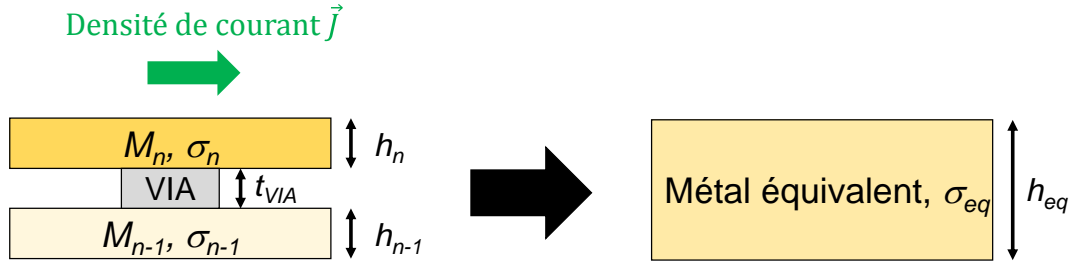


Figure I.6 Simplification de l'empilement de métaux pour la simulation électromagnétique.

Ainsi, on assimile deux couches de métaux de hauteur h_n et h_{n+1} et de conductivité σ_n et σ_{n+1} connectés par une matrice de vias de hauteur t_{via} par une seule couche (Figure I.6) de métal équivalente avec :

$$\begin{cases} \sigma_{eq} = \frac{\sigma_n \cdot h_n + \sigma_{n+1} \cdot h_{n+1}}{h_{eq}} \\ h_{eq} = h_n + h_{n+1} + t_{via} \end{cases} \quad \text{I-5}$$

Ainsi, la structure de la ligne est simplifiée et permet d'effectuer les simulations électromagnétiques avec précision et en un temps raisonnable.

I.2.3.4. Résultats de la modélisation, validation de la méthode

Les résultats de la cette modélisation pour la technologie CMOS 40 nm sont montrés sur les Figure I.7 et Figure I.8.

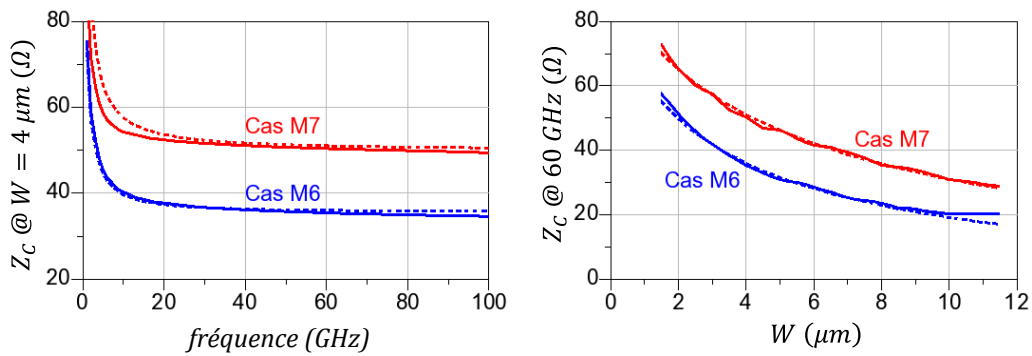


Figure I.7 Impédance caractéristique en fonction de la fréquence (à gauche) et de la largeur du ruban conducteur (à droite). Comparaison entre la simulation électromagnétique (trait plein) et le modèle (pointillés) pour les deux cas topologiques.

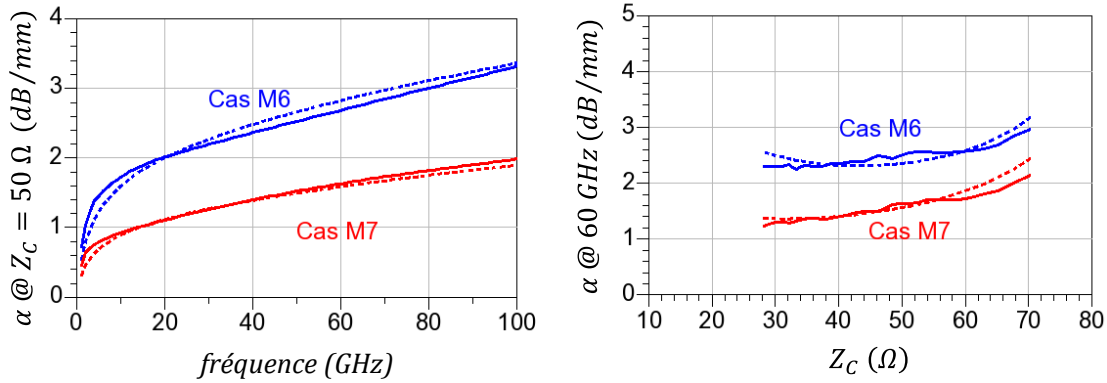


Figure I.8 Atténuation en fonction de la fréquence (à gauche) et de l'impédance caractéristique (à droite). Comparaison entre la simulation électromagnétique (trait plein) et le modèle (pointillés) pour les deux cas topologiques.

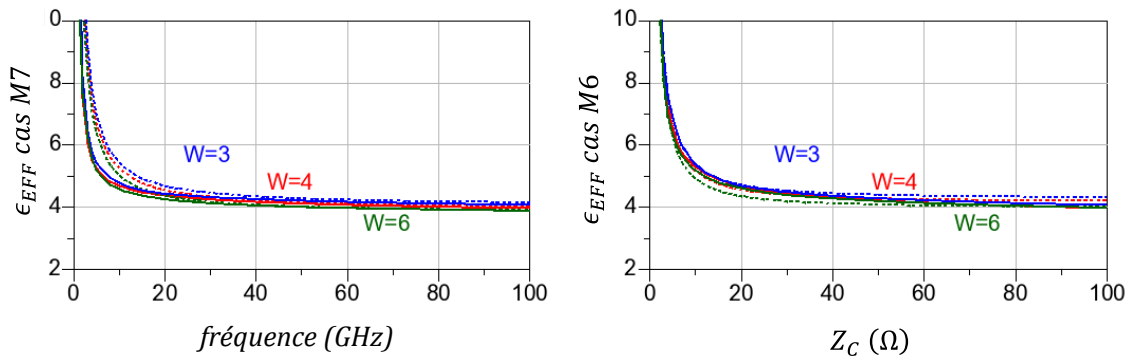


Figure I.9 Permittivité diélectrique relative effective de la ligne de transmission en fonction de la fréquence lorsque le ruban de la ligne est au niveau M7 (à gauche) ou M6 (à droite). Comparaison entre la simulation électromagnétique (trait plein) et le modèle (trait pointillé) pour trois largeurs de ruban différentes.

La méthode de modélisation ainsi que les équations du modèle distribué *RLCG* sont validés les résultats présentés sur les Figures I.7 à I.9. En effet, on observe une erreur inférieure à 10 % entre la simulation électromagnétique et le modèle sur toute les plages de variation des différents paramètres. Comme souligné plus haut, on constate que les impédances caractéristiques réalisables en utilisant la couche M6 sont plus faibles.

I.2.3.5. Modèle RLC discret

Afin d'établir un modèle simple de la ligne de transmission autour d'une fréquence de fonctionnement f_0 , on considère le comportement de la ligne de transmission à cette fréquence f_0 en cherchant un modèle électrique équivalent le plus simple possible. Autour de f_0 , si la longueur de la ligne est faible devant la longueur d'onde, on peut considérer qu'elle est équivalente à un quadripôle discret, comme par exemple le réseau en pi montré sur la Figure I.10.

CH I. COMPOSANTS EN TECHNOLOGIE CMOS POUR LA CONCEPTION EN GAMME DE FREQUENCES MILLIMETRIQUES

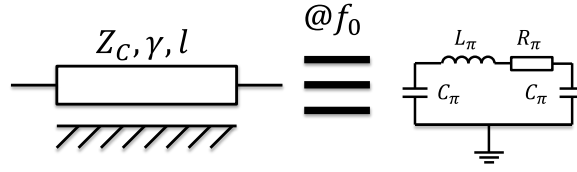


Figure I.10 Equivalence d'une ligne de transmission et d'un réseau d'éléments localisés (un réseau en pi) valable seulement à la fréquence f_0 .

La matrice chaîne d'une ligne de transmission de longueur l et de constante de propagation γ s'écrit :

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cosh(\gamma l) & Z_c \cdot \sinh(\gamma l) \\ \frac{1}{Z_c} \sinh(\gamma l) & \cosh(\gamma l) \end{bmatrix} \quad \text{I-6}$$

On retrouve les éléments du schéma en pi de la Figure I.10 en utilisant les paramètres Y :

$$\begin{cases} L_\pi = \frac{1}{2\pi f_0} \Im\left(-\frac{1}{Y_{12}}\right) \\ R_\pi = \Re\left(-\frac{1}{Y_{12}}\right) \\ C_\pi = \frac{1}{2\pi f_0} \Im(Y_{11} + Y_{12}) \end{cases} \quad \text{I-7}$$

Avec les relations de passage entre les paramètres de chaîne et les paramètres Y suivantes :

$$Y = \begin{bmatrix} \frac{D}{B} & -\frac{\Delta}{B} \\ -\frac{1}{B} & \frac{A}{B} \end{bmatrix} \quad \text{I-8}$$

où $\Delta = AD - CB$

Alors, à f_0 la valeur des éléments de ce schéma équivalent en π en fonction des paramètres de la ligne sont :

$$\begin{cases} L_\pi = \frac{1}{2\pi f_0} \Im(Z_c \sinh(\gamma l)) \\ R_\pi = \Re(Z_c \sinh(\gamma l)) \\ C_\pi = -\frac{1}{4\pi f_0} \Im\left(\frac{1 - \cosh(\gamma l)}{Z_c \sinh(\gamma l)}\right) \end{cases} \quad \text{I-9}$$

où l est la longueur de la ligne.

La Figure I.11 présente la valeur des éléments en pi du schéma équivalent de la Figure I.10, calculés d'après l'équation (I-7), à 60 GHz en fonction de la longueur de la ligne et pour plusieurs largeurs de lignes différentes.

CH I. COMPOSANTS EN TECHNOLOGIE CMOS POUR LA CONCEPTION EN GAMME DE FREQUENCES MILLIMETRIQUES

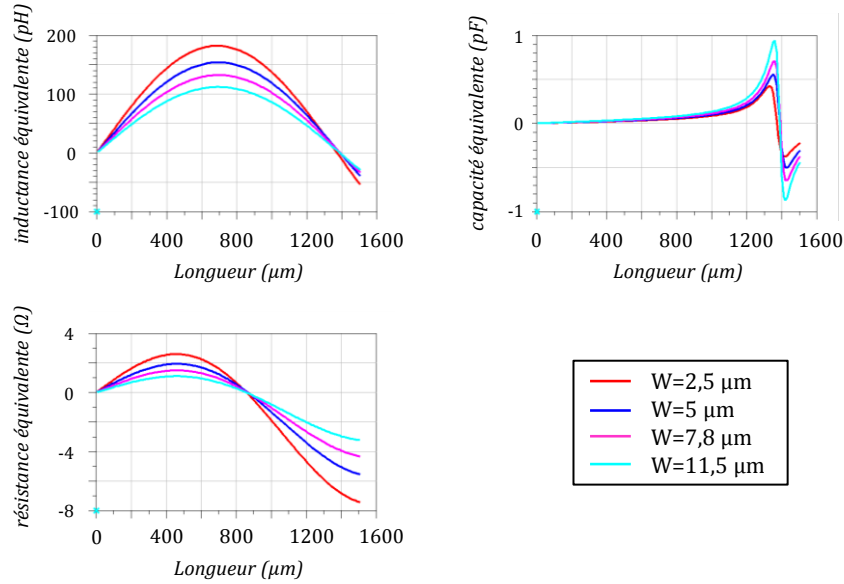


Figure I.11 Eléments du schéma en pi extraits selon la formule (I-7) en fonction de la longueur de la ligne et pour plusieurs largeurs.

Ce modèle est transformé en un réseau RLC parallèle (Figure I.12) pour être facilement intégrable au schéma électrique d'un oscillateur à réservoir de charge (LC-tank) dont la partie inductive est réalisée avec une ligne de transmission.

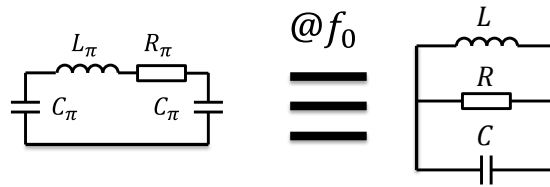


Figure I.12 Equivalence entre un schéma en pi et un réseau RLC parallèle, valable autour de la fréquence f_0 donnée.

Les formules de transformation entre le schéma en pi et le réseau RLC parallèle sont :

$$\begin{cases} L = L_{\pi} \left(\frac{1+Q^2}{Q^2} \right) \\ R = R_{\pi} (1 + Q^2), \text{ avec } Q = \frac{L_{\pi} 2\pi f_0}{R_{\pi}} \\ C = \frac{C_{\pi}}{2} \end{cases} \quad \text{I-10}$$

Ainsi, autour de la fréquence f_0 , la ligne de transmission est décrite par le schéma RLC parallèle présenté sur la Figure I.12 et dont les valeurs sont calculées équations (I-9) et (I-10). Cette description est particulièrement utile pour modéliser et quantifier électriquement la ligne jouant le rôle d'inductance dans le réservoir de charges (LC-tank) d'un oscillateur.

La Figure I.13 compare le modèle distribué de la ligne de transmission (modèle de référence) et le modèle localisé décrit par les équations (I-9) et (I-10), pour une ligne de transmission de longueur

CH I. COMPOSANTS EN TECHNOLOGIE CMOS POUR LA CONCEPTION EN GAMME DE FREQUENCES MILLIMETRIQUES

100 μm et de largeur 7.8 μm (c'est la largeur qui correspond à une impédance caractéristique de 50 Ω en technologie BiCMOS 55nm). La comparaison est faite sur les parties réelle et imaginaire de la ligne considérée comme un dipôle. La partie imaginaire étant principalement inductive dans cette configuration, elle est ramenée par unité de fréquence pour plus de lisibilité.

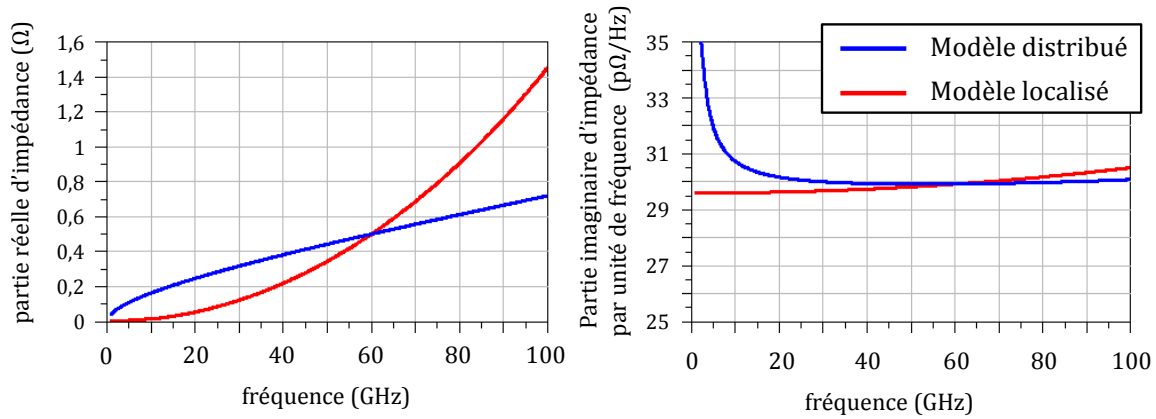


Figure I.13 Comparaison entre la simulation du modèle distribué de la ligne de transmission (modèle de référence) et du dipôle discret RLC parallèle.

La comparaison des parties réelles d'impédance montre bien que ce modèle n'est pas large bande, puisque les valeurs concordent seulement à la fréquence de modélisation. Les parties imaginaires sont proches, et varient peu en fonction de la fréquence, ce qui est caractéristique d'un comportement inductif.

I.3. Transistors MOS

Le cœur du transistor MOS est une transconductance g_M commandée par les tensions aux bornes du transistor V_{GS} et V_{DS} . Pour les technologies CMOS, cette transconductance est plus élevée pour les transistors MOS à canal N (ou nMOS) que pour les transistors MOS canal P (pMOS)¹, c'est pourquoi les transistors nMOS sont principalement utilisés dans ce travail. Ainsi, dans ce qui suit, on s'attache à décrire le comportement et à modéliser uniquement des transistors MOS canal N.

Cependant, le transistor ne peut pas être modélisé seulement par une transconductance, et il existe différents modèles de transistors ayant différents niveaux de complexité [9]–[12], qui tiennent compte des éléments parasites intrinsèque et extrinsèque au transistor. On différencie les modèles petits signaux qui rendent compte du comportement du transistor autour d'un point de fonctionnement pour de petites variations de tension et les modèles grands signaux qui sont valables pour les fortes variations de tension et décrivent les non-linéarités des courants et charges.

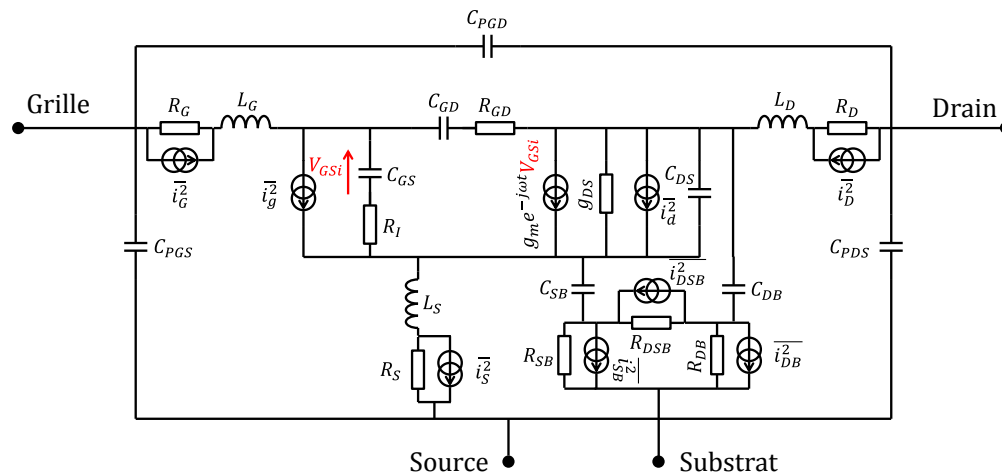


Figure I.14 Exemple de schéma équivalent petit signal issu de [13] comprenant également des sources de bruit.

Les modèles petits signaux sont adaptés aux outils classiques d'étude des systèmes linéaires (théorie des quadripôles, théorie des systèmes linéaires) et permettent le pré-dimensionnement de la plupart des blocs de base de l'électronique. Ils rendent compte également de la physique intrinsèque et extrinsèque d'un transistor et permettent de décrire le comportement électrique au premier ordre. Les modèles grands signaux permettent de prendre en compte des effets non-linéaires dans les transistors et sont nécessaires notamment pour l'étude des mélangeurs ou des oscillateurs, blocs dans lesquels la non-linéarité du transistor n'est pas un effet collatéral mais bien la propriété recherchée.

Dans cette partie sont présentés successivement un modèle petit signal et un modèle grand signal. Ces modèles ne sont pas nouveaux et décrivent de manière grossière le comportement du transistor, mais cette simplicité est la condition nécessaire à l'utilisation de modèles bas-niveaux (niveau

¹ Cette différence est due à la différence de mobilité entre les électrons et les « trous ». Les électrons étant plus « rapides » que les trous, les fréquences de coupures du transistor MOS canal N sont plus élevées.

transistor) dans l'analyse théorique des oscillateurs détaillée dans le chapitre suivant. De plus, une analyse menée sur la base de ces modèles simples permet un pré-dimensionnement des circuits. Ainsi il ne donne pas des valeurs précises de plage de fonctionnement mais plutôt des tendances. Enfin, ces modèles ne prennent pas en compte les différentes sources de bruit dans le transistor.

Ce travail concerne la conception de circuits fonctionnant aux fréquences millimétriques, donc les modèles proposés dans cette partie sont particulièrement valables aux fréquences millimétriques.

I.3.1. Modèle petit signal

I.3.1.1. Schéma équivalent petit signal du transistor dans le domaine millimétrique

On considère une version simplifiée du schéma équivalent petit signal présenté sur la Figure I.14.

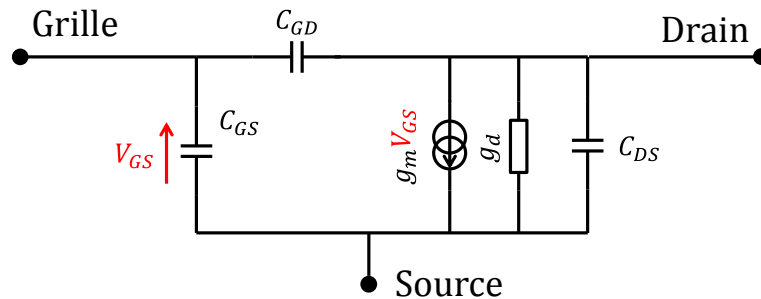


Figure I.15 Schéma équivalent petit signal simplifié du transistor MOS.

Il s'agit d'un schéma équivalent simplifié qui a pour but de rendre compte des tendances de fonctionnement du transistor mais qui n'a pas vocation à décrire précisément l'ensemble des phénomènes mis en jeu dans le fonctionnement du transistor, comme déjà précisé plus haut. Notons que ces paramètres dépendent des tensions de polarisation du transistor donc sont extraits pour un point de fonctionnement.

I.3.1.2. Méthode d'extraction des paramètres du modèle

Les valeurs des composants de ce schéma équivalent sont extraites à partir de résultats en paramètres S du transistor monté en source commune, comme montré sur la Figure I.16.

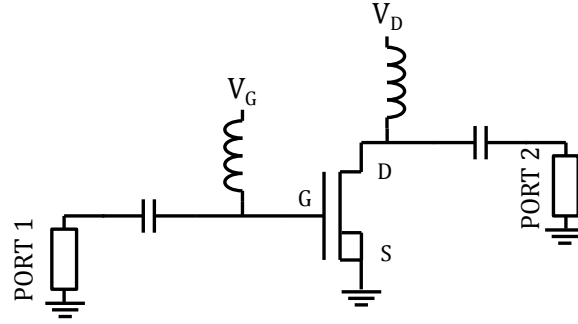


Figure I.16 Schéma électrique utilisé pour l'extraction du schéma équivalent petit signal simplifié.

En négligeant les éléments extrinsèques du transistor ainsi que le réseau parasite de substrat, le transistor présenté sur la Figure I.16 est équivalent au schéma équivalent petit signal de la Figure I.15. Alors, en remarquant qu'il s'agit d'un réseau en pi, la valeur des éléments du schéma équivalent simplifié est calculée à partir des paramètres Y :

$$\begin{aligned}
 g_m &= \Re(Y_{21}) \\
 g_d &= \Re(Y_{22}) \\
 C_{GS} &= \text{Im} \left(\frac{Y_{11} + Y_{12}}{\omega} \right) \\
 C_{DS} &= \text{Im} \left(\frac{Y_{22} + Y_{12}}{\omega} \right) \\
 C_{GD} &= -\text{Im} \left(\frac{Y_{12}}{\omega} \right)
 \end{aligned} \tag{I-11}$$

Il n'existe pas de relation exacte simple entre ces éléments et les tensions de polarisation du transistor $\{V_{GS}; V_{DS}\}$, donc l'ensemble de ces paramètres doit être déterminé pour chaque polarisation. D'autre part, on considère que tous ces éléments varient linéairement par rapport à la largeur de grille, pour V_{GS} et V_{DS} fixés.

I.3.1.3. Résultats de la modélisation

Les résultats présentés dans cette partie concernent les transistors nMOS basse puissance et faible tension de seuil (nlvtlp) de la technologie BiCMOS 55 nm. Ce modèle est basé sur des résultats de simulation utilisant le modèle BSIM 4 implémenté dans le kit de conception de la technologie. Les dimensions du transistor sont $L_{MIN} \times 30 \mu\text{m}$ (on se place à L_{MIN} pour maximiser g_m et $W = 30 \mu\text{m}$ car c'est une valeur utilisée couramment pour la conception), et sa polarisation est $\{V_G = 0.86 \text{ V}; V_D = 1.2 \text{ V}\}$ (on se place à $V_D = V_{DD}$ et à V_G tel que g_m est maximum). La valeur des éléments du schéma équivalent petit signal est extraite à l'aide d'une simulation de paramètres S, puis en utilisant les formules (I-11).

CH I. COMPOSANTS EN TECHNOLOGIE CMOS POUR LA CONCEPTION EN GAMME DE FREQUENCES MILLIMETRIQUES

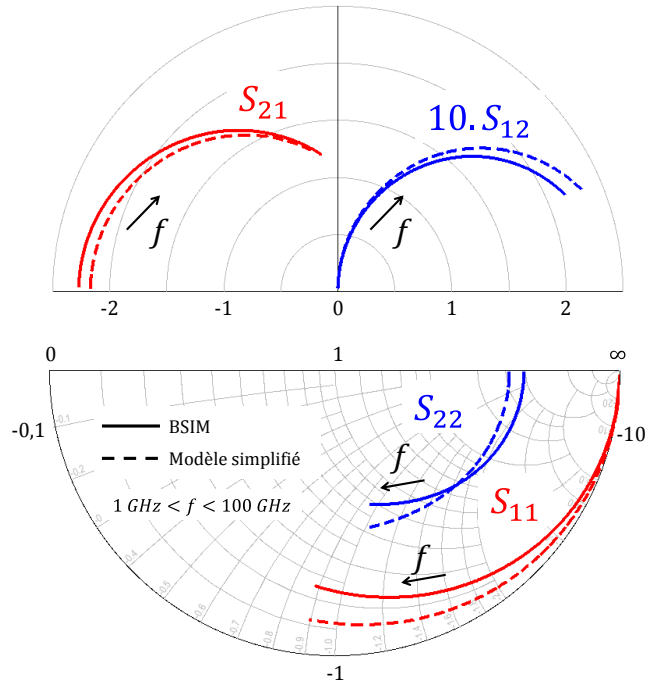


Figure I.17 Résultat de la modélisation du transistor nlvtp de la technologie BiCMOS 55 nm pour des fréquences comprises entre 1 et 100 GHz. Le BSIM 4 implémenté dans le kit de conception (en trait plein) est comparé avec le modèle simplifié (trait pointillé) pour les quatre paramètres S. Le paramètre de transfert inverse S_{12} a été multiplié par 10 pour améliorer la lisibilité.

Les différences entre le modèle BSIM de référence et notre modèle simplifié sont principalement dues à l'absence d'éléments extrinsèques. Une méthode d'extraction de ces éléments extrinsèques ainsi que la méthode d'épluchage associée sont données dans [14], [15].

La dépendance de ces éléments étant linéaire par rapport à la largeur de grille, ils sont normalisés, ce qui facilite l'utilisation de ce modèle pour le dimensionnement des transistors. Le Tableau I-2 présente les valeurs normalisées des éléments du schéma équivalent petit signal simplifié pour un transistor nlvtp BiCMOS 55 nm de dimension $L_{MIN} \times 30 \mu\text{m}$ et de polarisation $\{V_G = 0.86 \text{ V}; V_D = 1.2 \text{ V}\}$.

Tableau I-2 Exemple de valeurs normalisées des éléments du schéma équivalent petit signal simplifié du transistor nlvtp de la technologie BiCMOS 55 nm.

| | |
|------------------|------|
| g_M (S/mm) | 0,9 |
| g_D (S/mm) | 0,16 |
| C_{GS} (fF/mm) | 676 |
| C_{DS} (fF/mm) | 330 |
| C_{GD} (fF/mm) | 267 |

1.3.2. Modèle non-linéaire

I.3.2.1. Cas général

On considère un transistor MOS polarisé par un couple de tensions $\{V_{GS}, V_{DS}\}$ tel que présenté sur la Figure I.18. On néglige la non-linéarité des capacités intrinsèques du MOS, de sorte que l'on obtient le schéma équivalent non-linéaire quasi-statique présenté dans la même figure.

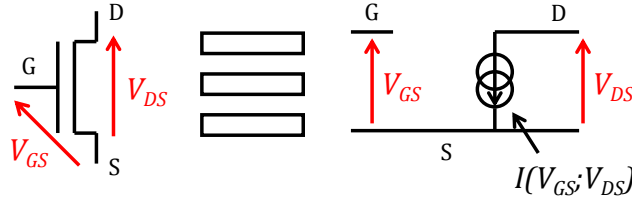


Figure I.18 Schéma équivalent non-linéaire simplifié d'un transistor MOS. $I(V_{GS}, V_{DS})$ est la surface de courant du transistor².

Un développement en série de Taylor permet d'approximer la caractéristique de cette source de courant autour du point de fonctionnement $\{V_{GS_0}; V_{DS_0}\}$:

$$I(V_{GS}; V_{DS})|_{\{V_{GS_0}; V_{DS_0}\}} = I_0 + \sum_{i=1}^{\infty} g_{m_i} (V_{GS} - V_{GS_0})^i + \sum_{i=1}^{\infty} g_{d_i} (V_{DS} - V_{DS_0})^i + TC \quad \text{I-12}$$

avec $I_0 = I(V_{GS_0}; V_{DS_0})$ et :

$$g_{m_i} = \left. \frac{1}{i!} \frac{\delta^i I}{\delta V_{GS}^i} \right|_{V_{DS}=constante}$$

$$g_{d_i} = \left. \frac{1}{i!} \frac{\delta^i I}{\delta V_{DS}^i} \right|_{V_{GS}=constante} \quad \text{I-13}$$

et où TC représente les termes croisés dans le développement en série de Taylor de la surface de courant.

On suppose négligeable tous les termes croisés (TC), de sorte que la source de courant non-linéaire du transistor autour du point de fonctionnement $\{V_{GS_0}; V_{DS_0}\}$ est complètement déterminée par les termes g_{m_i} et g_{d_i} . Un exemple de surface de courant est donné sur la Figure I.19.

² On l'appelle surface de courant car il s'agit d'une fonction de deux variables : le courant entre le drain et la source du transistor dépend des tensions grille-source (V_{GS}) et drain-source (V_{DS}).

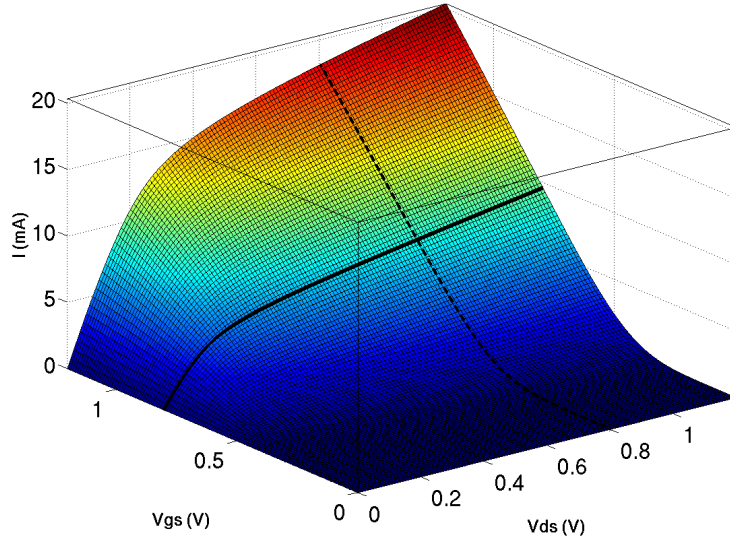


Figure I.19 Exemple de simulation de la surface de courant d'un transistor nMOS dans la technologie BiCMOS 55 nm.

I.3.2.2. Cas particulier

Dans le cas particulier d'une paire croisée utilisée dans les oscillateur (Figure I.20.a), si la paire croisée est équilibrée (les transistors sont strictement identiques), les transistors se trouvent dans le régime de fonctionnement suivant : $V_{ds} = V_0 + \frac{V}{2}$ et $V_{gs} = V_0 - \frac{V}{2}$. On obtient le schéma équivalent simplifié de la Figure I.20.b.

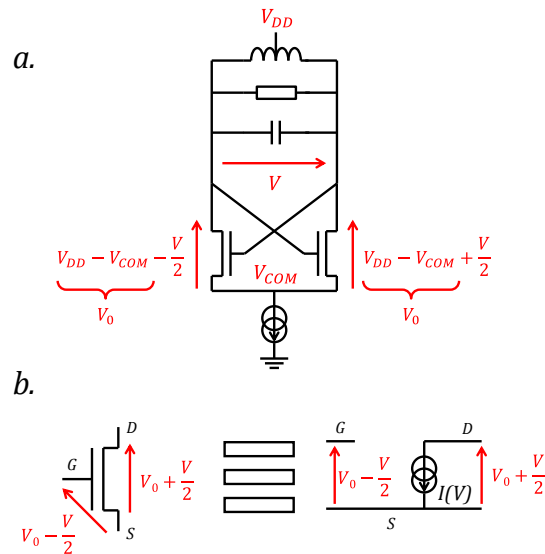


Figure I.20 a. Polarisation des transistors dans une paire croisée. b. Schéma équivalent non-linéaire simplifié de la Figure I.18 lorsque $V_{ds} = V_0 + \frac{V}{2}$ et $V_{gs} = V_0 - \frac{V}{2}$.

Et l'équation I-12 devient :

CH I. COMPOSANTS EN TECHNOLOGIE CMOS POUR LA CONCEPTION EN GAMME DE FREQUENCES MILLIMETRIQUES

$$I(V)|_{\{V_0\}} = I_0 + \sum_{i=1}^{\infty} g_i (V - V_0)^i \quad \text{I-14}$$

avec $I_0 = I(V_0; V_0)$ et :

$$g_i = \frac{gm_i - gd_i}{2^i} \quad \text{I-15}$$

Cette transformation revient à parcourir la surface de courant en longeant la seconde bissectrice du plan $\{V_{GS}; V_{DS}\}$, comme le montre la Figure I.21.

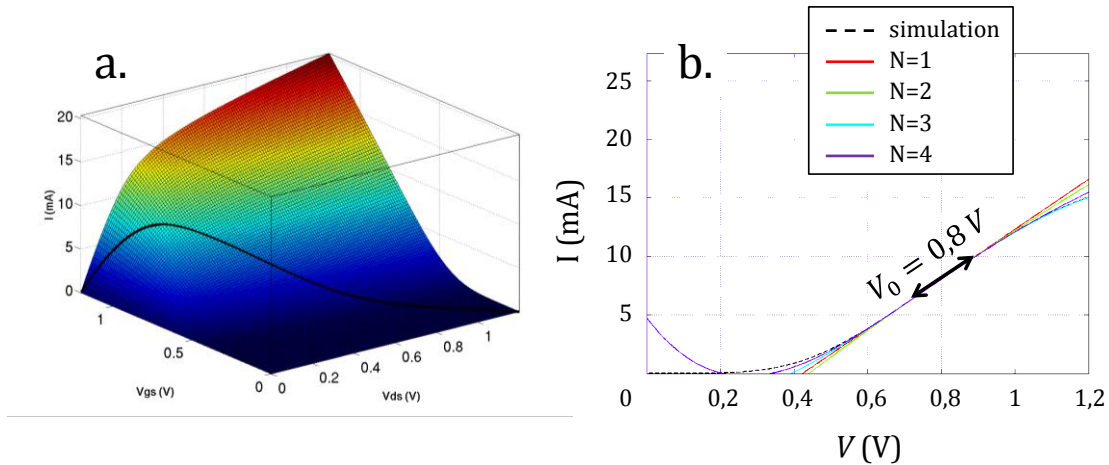


Figure I.21 **a.** Exemple de simulation de la surface de courant d'un transistor nMOS dans la technologie BiCMOS 55 nm. Lorsque $V_{ds} = V_0 + \frac{V}{2}$ et $V_{gs} = V_0 - \frac{V}{2}$, la caractéristique courant-tension suit la courbe noire (pour $V_0 = 0,8V$). **b.** Comparaison entre la caractéristique courant-tension du transistor (Figure I.20) et du modèle (I-12) avec différents ordres de précision.

Ainsi, l'expression non-linéaire du courant dans un transistor polarisé comme indiqué sur la Figure I.20 dépend uniquement des termes gm_i et gd_i extraits à partir de la caractéristique courant tension bien connue du transistor MOS montrée sur la Figure I.19. La modélisation dans ce cas particulier est utilisée dans le chapitre II pour la modélisation de la caractéristique non-linéaire de la paire croisée.

I.4. Conclusion

Ce chapitre a permis de présenter et modéliser les briques de bases qui sont utilisées dans le reste de ce manuscrit : les lignes de transmission et les transistors MOS.

La technologie microruban sur film mince a été retenue pour les lignes de transmission. Les lignes ont été modélisées selon une méthode qui a été argumentée et validée par comparaison avec des simulations électromagnétiques. Les résultats de cette modélisation sont très satisfaisants pour la conception de circuit en gamme de fréquence millimétrique. Le modèle discret proposé, composé d'un réseau RLC parallèle, donne une approximation simple du comportement de la ligne au voisinage d'une fréquence donnée. Ce modèle est destiné à la mise en équation de l'oscillateur qui est détaillée au sein du chapitre suivant.

Un modèle petit signal simple du transistor nMOS est présenté. La méthode d'extraction des paramètres du modèle est décrite. Le choix de ne modéliser que les éléments intrinsèques du schéma équivalent petit signal est validé par comparaison avec la simulation du modèle implémenté dans le kit de conception. Un modèle non-linéaire original du transistor, basé sur le développement en séries de Taylor de la surface de courant du transistor, est enfin présenté. Un cas particulier est traité, qui correspond à la polarisation du transistor dans la paire-croisée d'un oscillateur. Ce modèle est utilisé pour la mise en équation de l'oscillateur en tenant en compte des non-linéarités de la source de courant du transistor dans le chapitre suivant.

Chapitre II. Les oscillateurs en bande millimétrique

Table des matières

| | | |
|-----------|---|----|
| II.1. | Introduction..... | 44 |
| II.2. | Présentation des oscillateurs | 45 |
| II.2.1. | Aspects historiques et définition..... | 45 |
| II.2.1.1. | Bref Historique de l'étude des oscillateurs | 45 |
| II.2.1.2. | Définition d'un oscillateur | 46 |
| II.2.2. | Fonctions réalisées à base d'oscillateurs..... | 47 |
| II.2.2.1. | Oscillateur contrôlé en tension..... | 47 |
| II.2.2.2. | Oscillateur verrouillé par injection | 48 |
| II.2.2.3. | Oscillateur à allumage périodique..... | 48 |
| II.2.3. | Grandeurs caractéristiques | 49 |
| II.2.3.1. | Grandeurs caractéristiques générales | 49 |
| II.2.3.2. | Oscillateurs contrôlés en tension..... | 50 |
| II.2.3.3. | Oscillateurs verrouillés par injection | 51 |
| II.2.3.4. | Oscillateurs à allumage périodique..... | 53 |
| II.3. | Mise en équation des oscillateurs et état de l'art théorique | 56 |
| II.3.1. | Mise en équation des oscillateurs..... | 56 |
| II.3.1.1. | Cas de l'oscillateur libre..... | 56 |
| II.3.1.2. | Cas de l'oscillateur forcé..... | 58 |
| II.3.1.3. | Cas de l'oscillateur à allumage périodique..... | 60 |
| II.3.2. | Etat de l'art des théories | 61 |
| II.3.2.1. | Condition d'oscillation | 61 |
| II.3.2.2. | Fréquence des oscillations | 63 |
| II.3.2.3. | Amplitude des oscillations | 64 |
| II.3.2.4. | Pureté spectrale..... | 64 |
| II.3.2.5. | Plage de verrouillage | 66 |
| II.3.2.6. | Dynamique de verrouillage..... | 68 |
| II.3.2.7. | Bruit de phase de l'oscillateur verrouillé par injection [37] | 68 |
| II.3.2.8. | Conclusion sur la revue d'état de l'art des théories..... | 68 |
| II.4. | Contribution à la modélisation des oscillations | 70 |
| II.4.1. | Démarrage des oscillations [38] | 70 |
| II.4.2. | Passage de l'oscillation forcée à l'oscillation libre [39] | 73 |
| II.4.3. | Oscillateur à allumage périodique [38]..... | 76 |
| II.4.3.1. | Oscillateur à allumage périodique parfait..... | 76 |
| II.4.3.2. | Cas de l'oscillateur à allumage périodique réel..... | 79 |
| II.4.4. | Etude de l'injection d'un TORP dans un oscillateur [40]..... | 86 |
| II.4.4.1. | Stabilité | 88 |

CH II. LES OSCILLATEURS EN BANDE MILLIMETRIQUE

| | |
|-----------------------------|----|
| II.4.4.2. Performances..... | 92 |
| II.5. Conclusion..... | 95 |

II.1. Introduction

La synthèse de fréquence qui fait l'objet de ce travail repose sur l'utilisation de deux oscillateurs dans des conditions spécifiques. Le premier est allumé et éteint périodiquement, de sorte qu'il génère un signal composé d'oscillations et de vides périodiquement répétés. Dans le domaine fréquentiel, ce signal est composé de plusieurs harmoniques. Le second oscillateur reçoit ce signal particulier en entrée et agit comme un filtre pour ne récupérer qu'une harmonique et ainsi produire un signal sinusoïdal. La modélisation des signaux de sortie de ces deux oscillateurs est importante car elle permet d'aboutir à une expression analytique (même si elle est approchée) du signal synthétisé.

Après avoir introduit les oscillateurs et avoir énuméré leurs grandeurs caractéristiques, ils sont mis en équation, à partir d'un modèle simplifié, afin d'aboutir à une équation connue, l'équation de Van der Pol. Cette équation ne trouvant pas aujourd'hui de solution générale, l'état de l'art des modèles est détaillé et de nouvelles solutions originales sont proposées qui permettent de modéliser le comportement de l'oscillateur dans les conditions de fonctionnement spécifiques à cette synthèse de fréquence innovante, comme montré sur la Figure II.1.

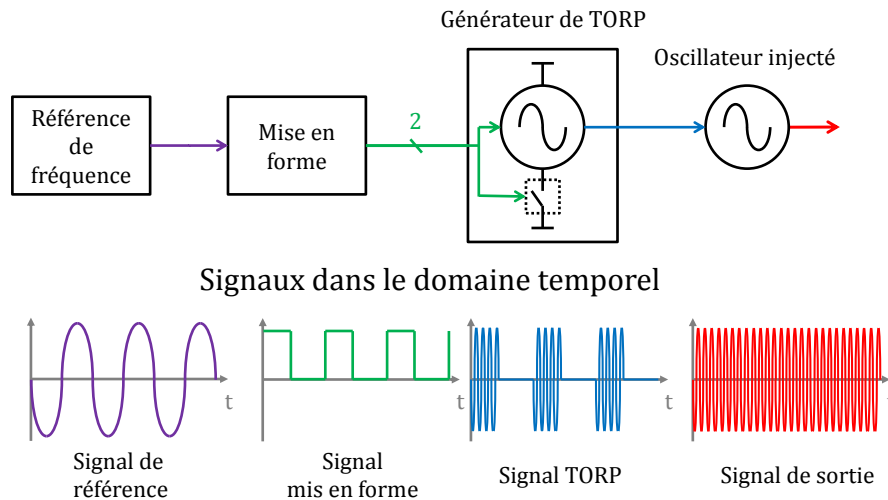


Figure II.1 Schéma bloc de la synthèse innovante présentée dans ce travail qui utilise deux oscillateurs dans des configurations différentes. Détail des signaux temporels d'entrée (le signal de référence en violet), des signaux intermédiaires ainsi que du signal de sortie (en rouge).

Les contributions à l'étude des oscillations électriques sont rassemblées dans le paragraphe II.4. Un modèle original décrivant le démarrage des oscillations dans un oscillateur à paire croisée est proposé dans le paragraphe II.4.1, ce cas étant rencontré dans le signal TORP (signal bleu sur la Figure II.1). Un autre modèle est proposé dans le paragraphe II.4.2 qui décrit le passage de l'oscillateur de l'état verrouillé à l'état d'oscillation libre (c'est le cas dans l'oscillateur injecté de la Figure II.1 lorsque le signal TORP passe à zéro). Ces deux modèles servent de base à l'élaboration de solutions approchées décrivant le comportement des deux oscillateurs utilisés dans cette synthèse de fréquence : le générateur de TORP (paragraphe II.4.3) ainsi que l'oscillateur injecté (paragraphe II.4.4). Enfin, une analyse théorique basée sur ces modèles permet de révéler une forme particulière de synchronisation des oscillateurs.

II.2. Présentation des oscillateurs

II.2.1. Aspects historiques et définition

II.2.1.1. Bref Historique de l'étude des oscillateurs

Le phénomène d'oscillation électrique périodique est d'abord mis en évidence à la fin du XIX^{ème} siècle par Gerard-Lescuyer grâce à un système mécanique : la machine série Dynamo. Puis c'est Blondel qui en 1905 observe des oscillations dans un émetteur à arc, et c'est en 1912 que le premier oscillateur électrique est mis en œuvre par Armstrong. Il faudra attendre 1919 pour que Blondel mette en équation le premier oscillateur électrique, suivi par Van Der Pol un an plus tard [16]. Le circuit électrique conçu par Van Der Pol est constitué d'un transformateur d'inductance propre L et de mutuelle M , d'une capacité C , d'une triode ainsi que d'une source de tension continue (Figure II.2).

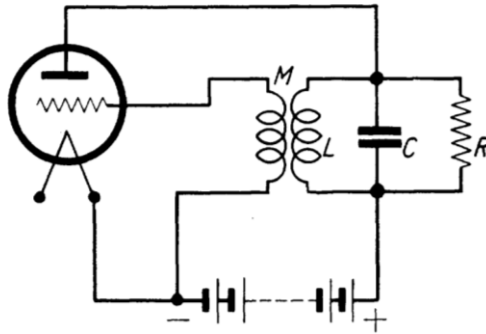


Fig. 1

Figure II.2 Représentation du schéma électrique du premier oscillateur électrique (à triode) mis en œuvre par Van Der Pol tel qu'il est montré dans [16].

Van der Pol modélise la caractéristique tension-courant de la triode comme étant de la forme :

$$i = \alpha v - \gamma v^3 \quad \text{II-1}$$

En appliquant les formules de Kirchhoff, il obtient l'équation suivante :

$$\begin{cases} v(0) = v_0 ; \frac{dv}{dt}(0) = \dot{v}_0 \\ C \frac{d^2v}{dt^2} + \left(\frac{1}{R} - \alpha\right) \frac{dv}{dt} + \gamma \frac{d(v^3)}{dt} + \frac{1}{LC} v = 0 \end{cases} \quad \text{II-2}$$

Cette équation différentielle ordinaire non-linéaire du second ordre est aujourd'hui connue sous le nom d'équation de Van der Pol en régime libre. C'est ensuite en 1929 qu'Andronov établit une relation entre les cycles limites de Poincaré et les oscillations auto-entretenues [17]. L'intérêt de la théorisation des oscillations auto-entretenues pousse la société américaine de radio télécommunication à confier le problème des oscillations à des mathématiciens. On note alors les avancées importantes de Littlewood et Cartwright, même si aucune solution exacte de l'équation de Van Der Pol n'a été trouvée, encore aujourd'hui [18].

II.2.1.2. Définition d'un oscillateur

Un oscillateur est une solution particulière d'un système dynamique non-linéaire. Un système dynamique est un système classique (par opposition à quantique) qui dépend du temps de façon causale et déterministe [19]. Un système non-linéaire de variable x comprend au moins un terme en x^n ou toute autre fonction de x . Contrairement à d'autres systèmes non linéaires, il est très délicat de linéariser l'oscillateur pour l'étudier, car la non-linéarité n'est pas un artefact lié au fonctionnement de l'oscillateur mais bien la cause centrale de l'existence des oscillations. Dans ce manuscrit, on s'intéresse aux oscillateurs électriques périodiques, autrement dit aux circuits électriques capables de générer un signal électrique périodique en fonction du temps. Le schéma bloc le plus simple d'un oscillateur électrique est présenté sur la Figure II.3.

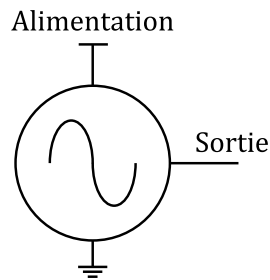


Figure II.3 Représentation symbolique d'un oscillateur électrique périodique. Il transforme l'énergie continue qui l'alimente en un signal de sortie périodique.

Il existe deux principaux groupes d'oscillateurs électriques périodiques : les oscillateurs à relaxation d'une part, comprenant les oscillateurs astables et en anneaux, et les oscillateurs quasi-sinusoïdaux d'autre part, tels que l'oscillateur harmonique, les oscillateurs à résistance négative et les oscillateurs à déphasage. Les oscillateurs à résistance négative peuvent encore être divisés en plusieurs catégories, selon le type de résonateur utilisé : réservoir de charges LC (LC-tank), résonateur à quartz ou encore résonateurs à onde acoustique de surface (SAW) par exemple. Cette classification des oscillateurs est présentée sur la Figure II.4. Ce travail est limité à l'étude des oscillateurs électriques périodiques quasi-sinusoïdaux à résistance négative, dont le résonateur est de type réservoir de charges (LC-tank).

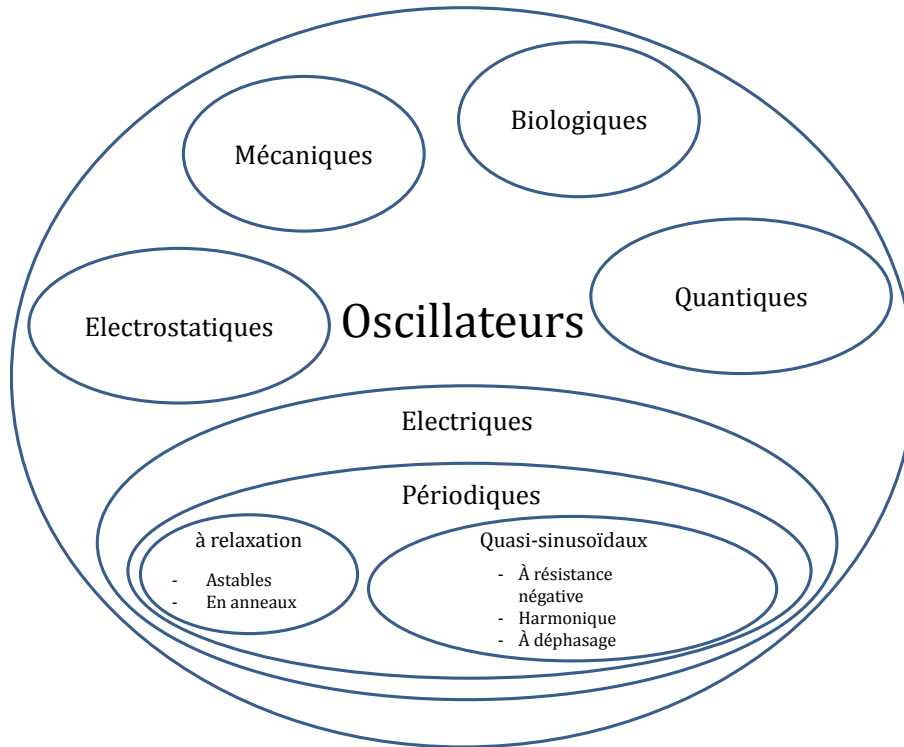


Figure II.4 Classification des oscillateurs. Détail des oscillateurs électriques.

II.2.2. Fonctions réalisées à base d'oscillateurs

On distingue dans ce travail trois fonctions différentes basées sur l'utilisation d'oscillateurs. Les oscillateurs contrôlés en tension, les oscillateurs verrouillés par injection ainsi que les oscillateurs à allumage périodique.

II.2.2.1. Oscillateur contrôlé en tension

Un oscillateur contrôlé en tension est réalisé en remplaçant la capacité ou l'inductance du tank par un élément dont l'admittance dépend d'une tension de contrôle appliquée à ses bornes. Ceci permet de contrôler la fréquence de résonance du résonateur et donc la fréquence des oscillations. Les VCO (Voltage Controlled Oscillator ou Oscillateur contrôlé en tension) sont notamment utilisés dans les boucles à verrouillage de phase.

Dans le domaine millimétrique, un VCO est réalisé en remplaçant la capacité par un varactor, ou un DTC (Digitally Tuned Capacitor ou capacité à contrôle digital), ou la ligne de transmission par une ligne accordable. Dans ce travail, on utilise exclusivement des varactors MOS. Le schéma bloc simplifié de l'oscillateur contrôlé en tension est donné sur la Figure II.5.

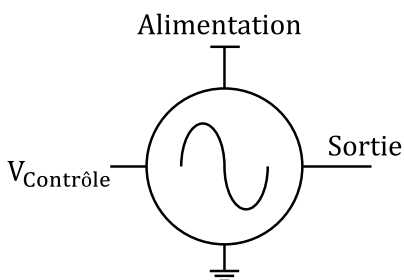


Figure II.5 Représentation symbolique d'un oscillateur contrôlé en tension. La fréquence du signal de sortie dépend de la tension de contrôle qui lui est appliquée.

II.2.2.2. Oscillateur verrouillé par injection

Un oscillateur verrouillé par injection est constitué d'un oscillateur et d'un réseau d'injection, souvent constitué de transistors. Ce réseau d'injection a pour but d'ajouter à une grandeur électrique de l'oscillateur un signal périodique externe (le signal d'injection). Sous certaines conditions, l'oscillateur se verrouille sur le signal d'injection de sorte que la fréquence d'oscillation devient dépendante de la fréquence du signal d'injection. Il recopie alors les propriétés de phase du signal injecté, notamment le bruit de phase. Les ILO (« Injection Locked Oscillator ») ont la propriété de pouvoir se verrouiller sur une harmonique, l'harmonique fondamentale, ou encore une sous-harmonique du signal d'injection. Une représentation simplifiée de l'oscillateur verrouillé par injection est donnée sur la Figure II.6.

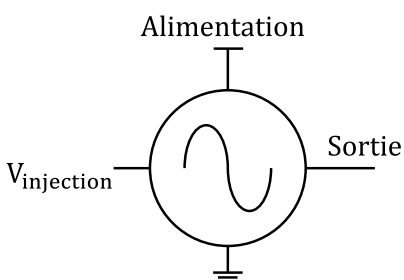


Figure II.6 Représentation symbolique d'un oscillateur verrouillé par injection. Sous certaines conditions, l'oscillateur se verrouille sur le signal d'injection et recopie sa fréquence (ou un multiple ou un sous-multiple).

II.2.2.3. Oscillateur à allumage périodique

Un oscillateur à allumage périodique produit un signal oscillant qui est interrompu périodiquement. Si l'interrupteur est placé sur l'alimentation, l'oscillateur est allumé et éteint périodiquement. Si l'interrupteur est placé en sortie de l'oscillateur, celui-ci oscille en permanence mais le signal oscillant n'est prélevé que lorsque l'interrupteur est fermé. Dans les deux cas, le signal de sortie est composé d'oscillations pendant une partie de la période et rien pendant l'autre partie. Cependant, les signaux de sortie de ces deux architectures ont des propriétés différentes qui sont présentées dans le paragraphe II.3.1.3 de ce chapitre. Ces deux architectures sont présentées symboliquement sur la Figure II.7.

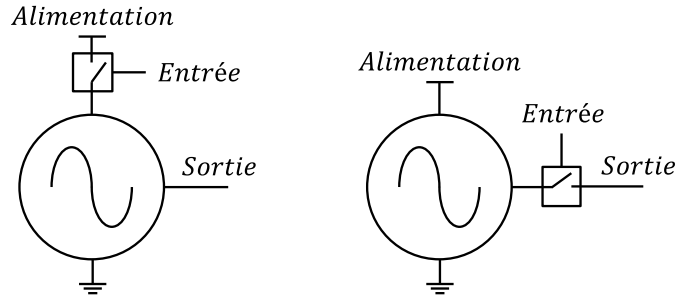


Figure II.7 Représentation symbolique d'oscillateurs à allumage périodique.

II.2.3. Grandeurs caractéristiques

Dans cette partie sont présentées les différentes grandeurs caractéristiques de l'oscillateur. Il s'agit des métriques d'évaluation des performances d'un oscillateur. Ces métriques sont utilisées par le concepteur d'un système pour définir les spécifications de l'oscillateur nécessaire au respect du cahier des charges. Sont présentées les grandeurs caractéristiques des trois fonctions réalisées à base d'oscillateurs qui sont détaillées dans la partie précédente.

II.2.3.1. Grandeurs caractéristiques générales

- L'amplitude des oscillations

Le signal issu d'un oscillateur n'est utilisable dans un système que s'il possède une amplitude suffisante. Celle-ci s'exprime en milliwatts (mW) ou en dBm³, ou encore en volts par rapport à une charge donnée, comme montré sur la Figure II.8.

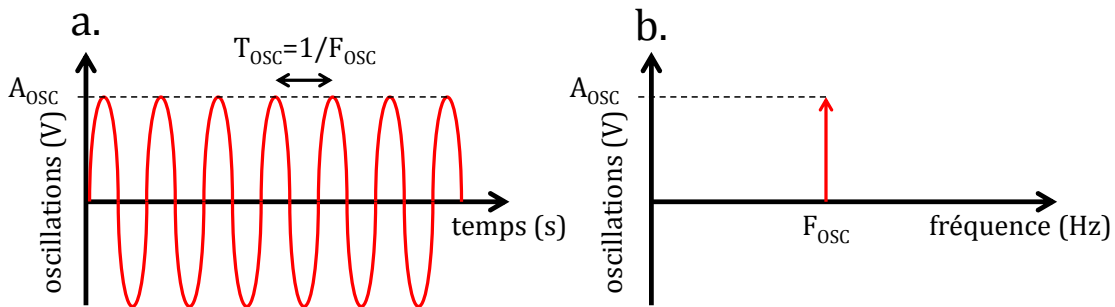


Figure II.8 Représentation des oscillations en régime établi dans les domaines temporel (a.) et fréquentiel (b.).

- La fréquence des oscillations

Le rôle d'un oscillateur est de fournir un signal de fréquence fixe (F_{OSC} sur la Figure II.8). Cette fréquence est donc la première métrique fixée lors de la conception d'un oscillateur. De la fréquence

³ $P_{dBm} = 10 \log_{10} \left(\frac{P_{mW}}{1 \text{ mW}} \right)$, où P_{mW} représente la puissance en milliwatts et P_{dBm} la puissance en dBm.

d'oscillation libre dépend l'architecture de l'oscillateur utilisée : on n'utilise pas les mêmes architectures d'oscillateurs à 20 MHz [20] et à 90 GHz [21].

- La pureté spectrale

La représentation dans le domaine fréquentiel du signal oscillant n'est pas composée uniquement d'un Dirac à la fréquence d'oscillation libre de l'oscillateur. D'une part, la non-linéarité de l'oscillateur produit des harmoniques aux multiples de la fréquence d'oscillation libre. Le rapport de puissance entre ces harmoniques et le fondamental est le taux de distorsion harmonique, comme défini par :

$$THD = \frac{\sqrt{\sum_{h=2}^{\infty} Q_h^2}}{Q_1} \quad \text{II-3}$$

D'autre part, la puissance n'est pas localisée à chaque harmonique sous forme de Dirac, mais elle est étalée de part et d'autre de maximums qui correspondent aux harmoniques du signal oscillant. Cet étalement traduit la variation statistique de la fréquence d'oscillation de l'oscillateur. On mesure cet étalement avec le bruit de phase, qui est calculé à partir de la densité spectrale de puissance autour de la fréquence centrale :

$$\mathcal{L}(\Delta\omega) = 10 \log \left(\frac{PSD_{sideband(\Delta\omega, 1 \text{ Hz})}}{PSD_{carrier}} \right) \quad \text{II-4}$$

Avec $PSD_{sideband(\Delta\omega, 1 \text{ Hz})}$ la somme des densités de puissance du signal sur 1 Hz à $\Delta\omega$ de la fréquence centrale et $PSD_{carrier}$ la puissance absolue à la fréquence centrale.

Un exemple de densité spectrale de puissance de signal oscillant ainsi que de bruit de phase sont donnés sur la Figure II.9.

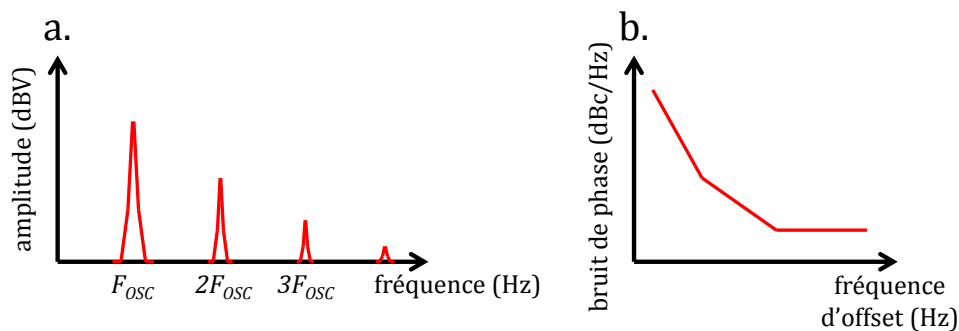


Figure II.9 Pureté spectrale d'un oscillateur : un exemple de densité spectrale de puissance (a.), et un exemple de bruit de phase (b.).

II.2.3.2. Oscillateurs contrôlés en tension

- Le gain

Le gain, notée K, correspond à la variation de la fréquence par rapport à la variation de la tension et s'exprime en Hertz par Volt. Elle indique avec quelle précision on agit sur la fréquence d'oscillation en changeant la tension de commande. La plage de contrôle est l'intervalle de fréquence maximal correspondant aux valeurs maximales et minimales du contrôle en tension. Un exemple de variation de la fréquence d'oscillation libre en fonction de la tension de contrôle est proposé sur la Figure II.10.

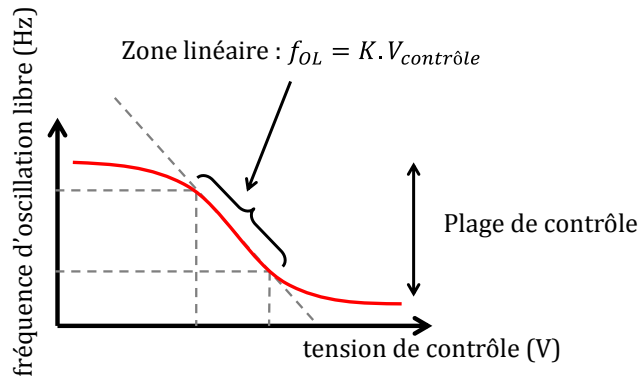


Figure II.10 Plage de contrôle et gain d'un oscillateur contrôlé en tension.

Notons que le gain peut être positif ou négatif selon le type de composant à admittance variable utilisé. Dans l'exemple de la Figure II.10, le gain K est négatif.

II.2.3.3. Oscillateurs verrouillés par injection

- La plage de verrouillage

Pour un oscillateur à verrouillage par injection, il existe un ensemble de couples {puissance d'injection ; fréquence d'injection} pour lesquels l'oscillateur est verrouillé. Il s'agit de la sensibilité de l'oscillateur, aussi appelé plage de verrouillage, dont un exemple est tracé sur la Figure II.11.

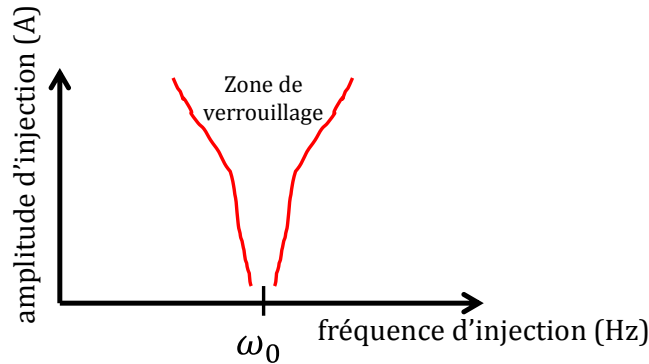


Figure II.11 Plage de verrouillage d'un oscillateur verrouillé par injection.

Cette courbe prend généralement la forme d'un V , car plus la puissance d'injection est élevée, plus la plage de fréquence d'injection pour laquelle l'oscillateur est verrouillé est large. La fréquence d'oscillation libre de l'oscillateur est toujours comprise dans cette plage. De plus, l'oscillateur possède la propriété de se verrouiller sur un signal d'entrée dont la fréquence est proche d'un multiple ou d'un sous-multiple de sa fréquence d'oscillation libre. Ainsi, il existe une courbe de sensibilité de l'oscillateur comme celle montrée sur la Figure II.11 à tous les multiples et sous multiples de sa fréquence d'oscillation libre (Figure II.12).

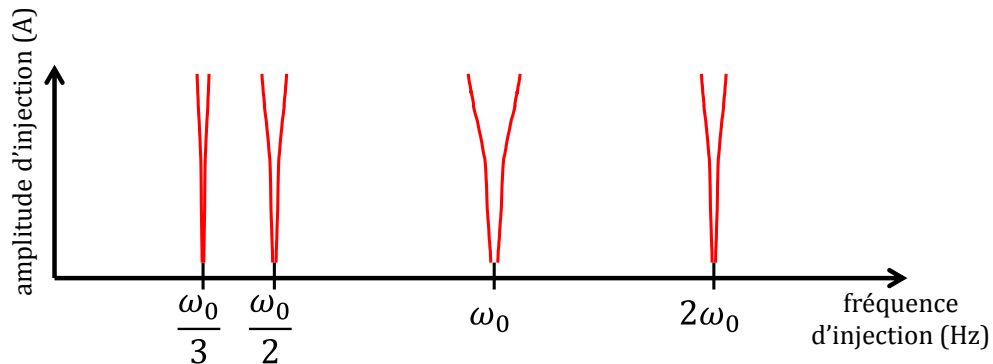


Figure II.12 Plage de verrouillage de l'oscillateur verrouillé par injection au fondamental (ω_0), par injection sous-harmonique ($\frac{\omega_0}{2}, \frac{\omega_0}{3}$) et harmonique ($2\omega_0$).

La sensibilité de l'oscillateur verrouillé par injection est complètement décrite par la Figure II.12. Les motifs représentés sont appelés langues d'Arnold.

- La dynamique de verrouillage et de déverrouillage

La dynamique de verrouillage regroupe la variation d'amplitude et de phase (ou de fréquence instantanée) subie par le signal oscillant, à partir du moment où un signal d'injection est appliqué à l'oscillateur (Figure II.13). Notons que la variation de la fréquence instantanée peut être non-monotone.

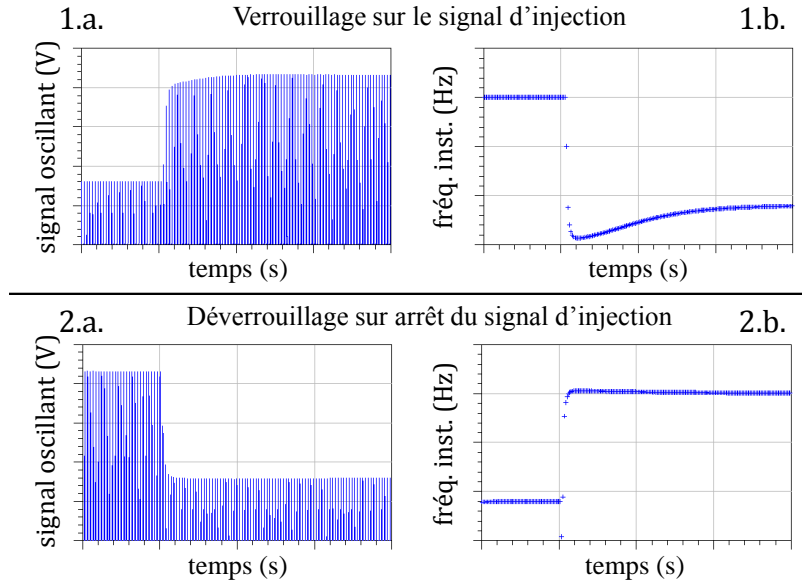


Figure II.13 Simulation temporelle de verrouillage (1.a) et de déverrouillage (2.a) d'un oscillateur. Détail de la fréquence instantanée au verrouillage (1.b) ainsi qu'au déverrouillage (2.b). Les valeurs de fréquence instantanée sont obtenues par extraction des temps de passage par zéro du signal oscillant (méthode « zero-crossing »).

II.2.3.4. Oscillateurs à allumage périodique

- La conservation de la périodicité

L'allumage et l'extinction périodique produit un signal oscillant pendant une partie de la période du signal d'entrée et nul le reste du temps. Ce signal conserve la périodicité du signal d'entrée s'il redémarre avec la même phase initiale à chaque période. Ceci se traduit dans le domaine spectral par une répartition des harmoniques aux multiples de la fréquence d'entrée. Deux exemples sont montrés sur la Figure II.14 pour un oscillateur à allumage périodique qui conserve la périodicité et un autre qui ne la conserve pas. Dans les deux cas la fréquence d'allumage est de 2 GHz.

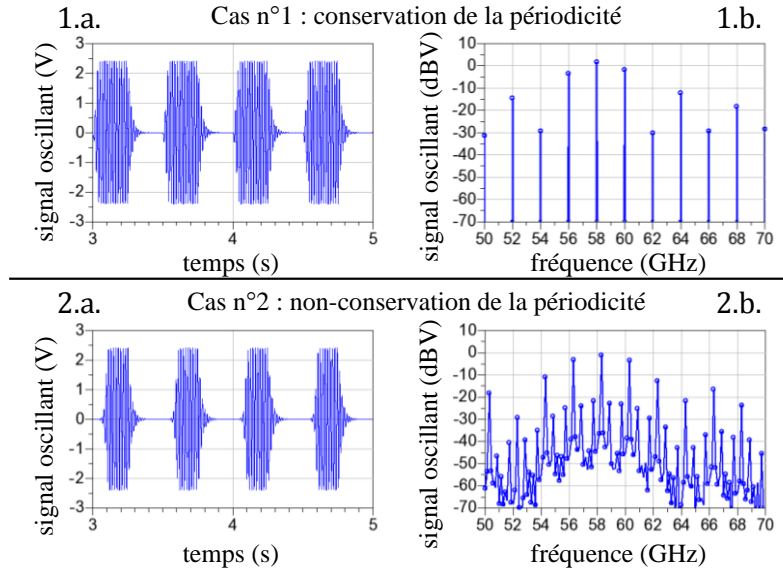


Figure II.14 Simulations temporelle et fréquentielle de deux oscillateurs à allumage périodique. Le premier oscillateur (1.a et 1.b) conserve la périodicité, alors que le second (2.a et 2.b) ne la conserve pas.

D'après le spectre présenté sur la Figure II.14-1.b, l'oscillateur simulé dans le cas n°1 conserve la périodicité. En effet, ce spectre est composé d'harmoniques de la fréquence d'allumage de 2 GHz. D'après le spectre présenté sur la Figure II.14-2.b, l'oscillateur simulé dans le cas n°2 ne conserve pas la périodicité de 2 GHz puisque la fréquence des harmoniques ne coïncide pas avec les multiples de 2 GHz. Cependant, les harmoniques de ce signal sont quand même espacées de 2 GHz et temporellement (Figure II.14-2.a), le signal à l'air d'être périodique de période 500 ps ($= \frac{1}{2 \text{ GHz}}$), et ressemble fortement à celui du premier cas (Figure II.14-1.a).

- La dynamique d'allumage et d'extinction

La dynamique d'allumage et d'extinction regroupe la variation d'amplitude et de phase (ou de fréquence instantanée) au démarrage et à l'extinction de l'oscillateur. Notons que la variation de la fréquence instantanée peut être non monotone et discontinue (Figure II.15).

CH II. LES OSCILLATEURS EN BANDE MILLIMETRIQUE

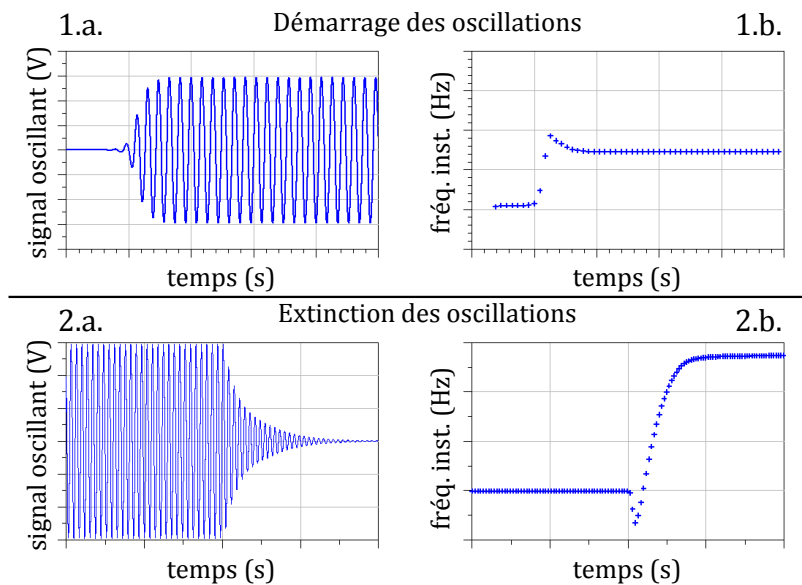


Figure II.15 Simulation temporelle de l'allumage (1.a) et de l'extinction (2.a) d'un oscillateur. Détail de la fréquence instantanée à l'allumage (1.a) et de l'extinction (2.b). Les valeurs de fréquence instantanée sont obtenues par extraction des temps de passage par zéro du signal oscillant (méthode « *zero-crossing* »).

II.3. Mise en équation des oscillateurs et état de l'art théorique

II.3.1. Mise en équation des oscillateurs

II.3.1.1. Cas de l'oscillateur libre

L'architecture paire croisée nMOS est constituée de deux transistors interconnectés qui réalisent la fonction partie active non-linéaire, ainsi que de deux lignes de transmission et d'une capacité comme réservoir de charges (LC-tank) qui est la partie passive linéaire. On modélise chaque transistor par une source de courant non-linéaire et des capacités intrinsèques C_{GD} , C_{GS} et C_{DS} , comme expliqué dans le chapitre I. En supposant que la paire croisée est équilibrée (les transistors T1 et T2 sont identiques), le schéma électrique de l'oscillateur est réduit à son schéma équivalent, comme présenté sur la Figure II.16.

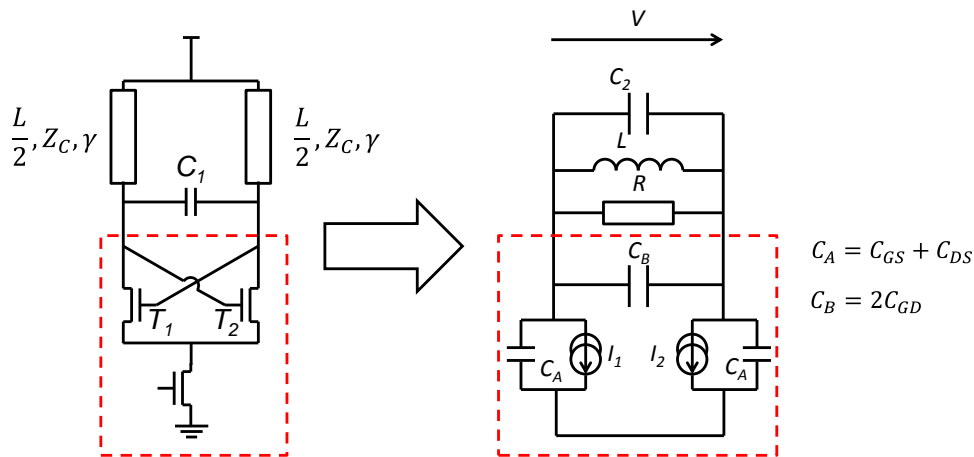


Figure II.16 Schéma équivalent de transistor utilisé pour la mise en équation de la paire croisée.

La transformation effectuée sur la Figure II.16 comprend le remplacement de la ligne de transmission par le réseau $R ; L ; C_2$ parallèle équivalent selon la procédure détaillée dans le chapitre I, paragraphe I.2.3.5 (la capacité C_2 vaut la somme de la capacité du modèle de la ligne et de C_1), et le remplacement des deux transistors de la paire croisée par leur modèle équivalent, selon la méthode présentée dans le paragraphe I.3.1 du chapitre I.

Ainsi, $I_1 = I(V)$ et $I_2 = I(-V)$.

Dans ces conditions, le schéma équivalent de l'oscillateur peut encore être réduit à celui présenté sur la Figure II.17.

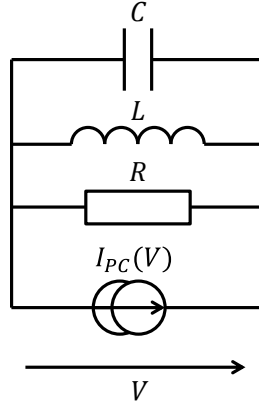


Figure II.17 Schéma équivalent de la paire croisée utilisé pour sa mise en équation.

Avec :

$$I_{PC}(V) = \frac{I(V) - I(-V)}{2} \quad \text{II-5}$$

et $C = C_2 + \frac{C_A}{2} + C_B$.

D'après le chapitre I (équation (I-14)), l'expression du courant $I(V)$ est :

$$I(V) = I_0 + \sum_{i=1}^{\infty} g_i (V - V_0)^i \quad \text{II-6}$$

Ainsi, d'après l'équation II-5, la caractéristique en courant de la paire croisée $I_{PC}(V)$ s'obtient en éliminant les termes pairs de la caractéristique $I(V)$ du transistor :

$$I_{PC}(V) = \sum_{i=1}^{\infty} g_{2i-1} (V - V_0)^{2i-1} \quad \text{II-7}$$

Les g_{2i-1} s'expriment en fonction des gm_{2i-1} et gd_{2i-1} de la caractéristique en courant générale du transistor selon la relation (démontrée dans le chapitre 1) :

$$g_i = \frac{gm_i - gd_i}{2^i} \quad \text{II-8}$$

Une approximation simple consiste à ne prendre que le terme linéaire g_1 et le premier terme non linéaire g_3 :

$$I_{PC}(V) \approx g_1 V + g_3 V^3 \quad \text{II-9}$$

Ainsi, on a réduit la paire croisée à un filtre passif du second ordre et une transconductance non linéaire d'ordre 3⁴. En appliquant les lois de Kirchhoff au circuit de la Figure II.17 et en utilisant l'équation (II-9), on aboutit à l'équation suivante, munie de ses conditions initiales :

$$\begin{cases} v(0) = v_0 ; \frac{dv}{dt}(0) = \dot{v}_0 \\ \frac{d^2v}{dt^2} + \frac{1}{LC}v = \frac{1}{C} \left(g_1 - \frac{1}{R} + 3g_3v^2 \right) \frac{dv}{dt} \end{cases} \quad \text{II-10}$$

ou sous une autre forme :

$$\begin{cases} v(0) = v_0 ; \dot{v}(0) = \dot{v}_0 \\ \ddot{v} + \omega_0^2v = \varepsilon\omega_0(1 - kv^2)\dot{v} \end{cases} \quad \text{II-11}$$

avec $\omega_0 = \frac{1}{2\pi\sqrt{L \cdot C}}$ la pulsation de résonance du tank, $\varepsilon = \frac{g_1 - 1/R}{C \cdot \omega_0}$ le coefficient de non-linéarité et $k = \frac{3g_3}{g_1 - 1/R}$.

Finalement, le comportement de l'oscillateur à paire croisée nMOS est réduit à cette équation différentielle ordinaire non-linéaire d'ordre deux. Il s'agit de l'équation de Van Der Pol en régime libre. Aucune solution analytique générale n'existe aujourd'hui dans la littérature. De plus, selon la valeur du coefficient de non-linéarité ε , l'oscillateur paire croisée est un oscillateur quasi-sinusoïdal de type résistance négative ($\varepsilon \ll 1$) ou un oscillateur à relaxation ($\varepsilon > 1$), ou encore l'oscillateur harmonique (lorsque $\varepsilon = 0$). L'oscillateur harmonique est un objet mathématique qui n'est pas réalisable en électronique (il n'existe pas de capacités et d'inductances sans pertes), et sa solution analytique est :

$$v(t) = v_0 \sin(\omega_0 t + \phi_0) \quad \text{II-12}$$

Dans ce manuscrit, on se limite à l'étude de la paire croisée comme un oscillateur quasi-sinusoïdal de type résistance négative. Ainsi, dans l'analyse théorique suivante, on suppose que $\varepsilon \ll 1$.

II.3.1.2. Cas de l'oscillateur forcé

On considère maintenant un oscillateur paire croisée nMOS muni d'un réseau d'injection fondamentale tel que celui montré sur la Figure II.18.a. Le signal d'injection est de la forme :

$$\text{entrée} - \overline{\text{entrée}} = A_{INJ} \sin(\omega_{INJ} t) \quad \text{II-13}$$

On suppose que les transistors d'injection se comportent comme des transconductances parfaites⁵ $g_{T_{inj}}$ et que l'injection est équilibrée (les transistors T3 et T4 sont identiques). En utilisant les mêmes simplifications que pour l'oscillateur en régime libre (voir la partie précédente), on obtient l'équivalence montrée sur la Figure II.18, avec $I_{INJ} = g_{T_{inj}}(\text{entrée} - \overline{\text{entrée}})$.

⁴ Cette transconductance non linéaire d'ordre 3 correspond à la fonction de Van der Pol présentée équation (II-1). Notons que pour le transistor MOS en inversion modérée, $g_1 > 0$ et $g_3 < 0$.

⁵ Cependant, on peut prendre en compte les capacités du schéma équivalent petit signal du MOS (C_{GS} , C_{GD} , C_{DS}) en les ajoutant à la capacité totale C du tank.

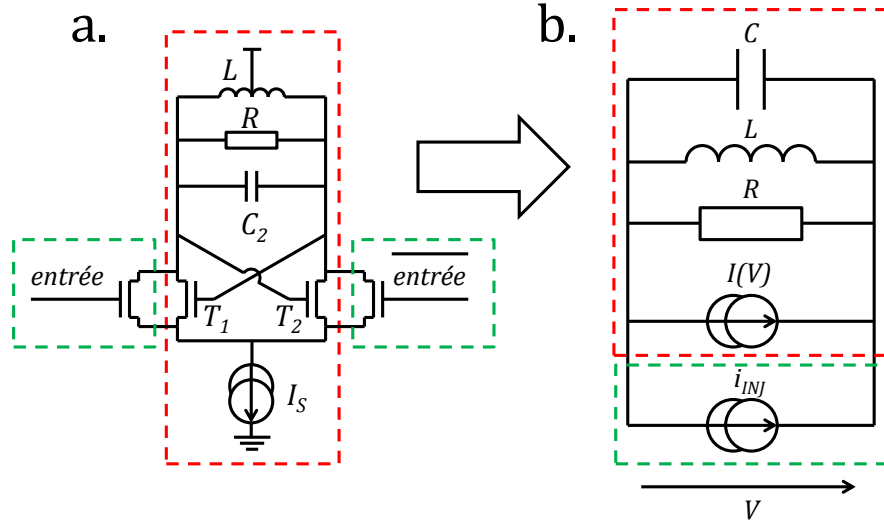


Figure II.18 Schéma équivalent de la paire croisée munie du réseau d'injection utilisé pour sa mise en équation.

En appliquant les lois de Kirchoff à ce schéma, on aboutit à l'équation suivante :

$$\begin{cases} v(0) = v_0 ; \frac{dv}{dt}(0) = \dot{v}_0 \\ \frac{d^2v}{dt^2} + \frac{1}{LC}v = \frac{1}{C} \left(g_1 - \frac{1}{R} + 3g_3v^2 \right) \frac{dv}{dt} + \frac{I_{INJ}\omega_0}{C} \cos(\omega_{INJ}t) \end{cases} \quad \text{II-14}$$

ou sous une autre forme :

$$\ddot{v} + \omega_0^2 v = \varepsilon \omega_0 (1 - kv^2) \dot{v} + \frac{I_{INJ}\omega_0}{C} \cos(\omega_{INJ}t) \quad \text{II-15}$$

On a ainsi réduit le comportement de l'oscillateur paire croisée muni de son réseau d'injection à une équation différentielle ordinaire non linéaire d'ordre deux. Il s'agit de l'équation de Van Der Pol en régime forcé. Elle ne trouve pas de solution analytique aujourd'hui dans la littérature.

Sur la Figure II.18, si le signal d'injection n'est pas sinusoïdal (et n'est donc plus décrit par (II-13)) mais quelconque, la nomenclature *oscillateur verrouillé par injection* ne s'applique plus mais le raisonnement reste correct et on obtient l'équation différentielle dans le cas général:

$$\begin{cases} v(0) = v_0 ; \frac{dv}{dt}(0) = \dot{v}_0 \\ \frac{d^2v}{dt^2} + \frac{1}{LC}v = \frac{1}{C} \left(g_1 - \frac{1}{R} + 3g_3v^2 \right) \frac{dv}{dt} + \frac{1}{C} \frac{dI_{INJ}(t)}{dt} \end{cases} \quad \text{II-16}$$

Cette équation différentielle est une généralisation de l'équation de Van der Pol en régime forcé, et sa résolution analytique dépend de la nature du signal d'injection $I_{INJ}(t)$.

II.3.1.3. Cas de l'oscillateur à allumage périodique

- Interrupteur placé sur l'alimentation de l'oscillateur

On considère un oscillateur à paire croisée nMOS dont la source de courant est allumée et éteinte périodiquement, selon le schéma électrique présenté sur la Figure II.19.

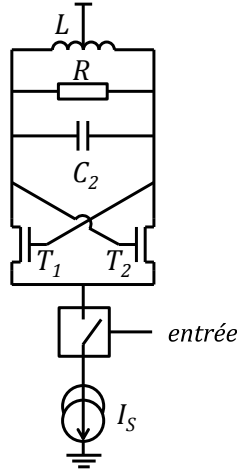


Figure II.19 Schéma électrique d'un oscillateur à allumage périodique dont l'interrupteur est placé sur l'alimentation.

Lorsque l'interrupteur est fermé, ce schéma électrique est équivalent à celui d'un oscillateur à paire croisée dont la mise en équation est détaillée dans le paragraphe précédent et aboutit à l'équation (II-10). Lorsque l'interrupteur est ouvert, on suppose que la paire croisée se comporte comme un circuit ouvert. Ainsi, la fonction non-linéaire équivalente de la paire croisée s'écrit en fonction du signal d'entrée :

$$f_{NL}(v, \text{entrée}) = \begin{cases} g_1 v + g_3 v^3, & \text{si } \text{entrée} = "1" \\ 0, & \text{si } \text{entrée} = "0" \end{cases} \quad \text{II-17}$$

On note que lorsque $\text{entrée} = "0"$, $f_{NL}(v, \text{entrée}) = 0$ et le schéma électrique de l'oscillateur à allumage périodique correspond à un réseau RLC parallèle. En considérant que l'établissement de la fonction non-linéaire de la paire croisée est rapide devant la fréquence des oscillations⁶, on obtient l'équation différentielle suivante, munie de ses conditions initiales :

$$\begin{cases} v(0) = v_0 ; \frac{dv}{dt}(0) = \dot{v}_0 \\ \frac{d^2 v}{dt^2} + \frac{1}{LC} v = \frac{1}{C} \frac{df_{NL}}{dt} - \frac{1}{RC} \frac{dv}{dt} \end{cases} \quad \text{II-18}$$

- Interrupteur placé à la sortie de l'oscillateur

⁶ Cette supposition est vraie lorsque la fréquence d'oscillation libre de l'oscillateur est faible devant la fréquence de coupure des transistors MOS. Cela correspond à considérer uniquement les effets quasi-statiques dans le transistor.

Dans ce cas l'oscillateur fonctionne en continu, la paire croisée n'est pas éteinte, c'est le signal de sortie qui est éteint en fonction du signal d'entrée (Figure II.20).

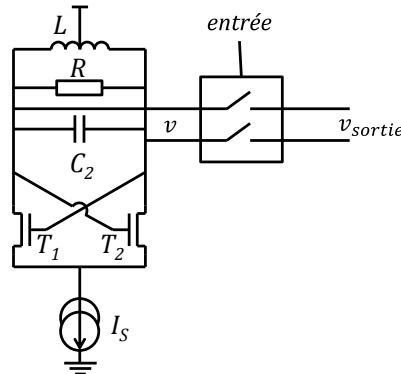


Figure II.20 Schéma électrique d'un oscillateur à allumage périodique dont l'interrupteur est placé sur le signal de sortie.

Ainsi, si les temps d'ouverture et de fermeture de l'interrupteur sont courts devant la période des oscillations, le fonctionnement de ce système est décrit par l'équation suivante :

$$v_{sortie}(t) = \begin{cases} v(t), & \text{si } \textit{entrée} = "1" \\ 0, & \text{si } \textit{entrée} = "0" \end{cases} \quad \text{II-19}$$

Où $v(t)$ est la solution de l'équation (II-10) de l'oscillateur de Van der Pol en régime libre.

II.3.2. Etat de l'art des théories

Cette revue de l'état de l'art des théories a pour but de prévoir le comportement de l'oscillateur électrique et d'établir des relations entre les paramètres de conception (taille des transistors constituant la paire croisée, valeur de l'inductance et de la capacité du réservoir de charge, ...) et les grandeurs caractéristiques des oscillateurs présentés dans le paragraphe II.2.3 de ce chapitre.

II.3.2.1. Condition d'oscillation

a. Critère de Barkhausen

Le critère de Barkhausen [22] s'applique aux systèmes linéaires avec une rétroaction. Il donne une condition nécessaire d'instabilité du système linéaire qui s'écrit sous la forme suivante.

Enoncé :

Soit un système composé d'un amplificateur de gain A et d'une rétroaction de fonction de transfert $\beta(\omega)$. Ainsi, le gain de la boucle s'écrit $A \cdot \beta(\omega)$. Ce circuit peut atteindre un régime établi d'oscillation périodique aux fréquences qui vérifient que le gain de la boucle est égal à 1.

On utilise ce critère sur une version linéarisée de l'équation de Van Der Pol : dans l'équation (II-10), on considère uniquement le terme du premier ordre. Dans ces conditions, l'application du critère de Barkhausen donne une condition nécessaire pour l'établissement d'un régime permanent d'oscillations :

$$g_1 > \frac{1}{R_{TOT}} \quad \text{II-20}$$

Ainsi, la partie active de l'oscillateur (la paire croisée) agit comme une résistance négative dont le terme linéaire g_1 doit compenser les pertes de l'oscillateur représentées par la résistance R .

b. Théorème de Liénard [23]

Soit une équation de type :

$$\ddot{x} + f(x)\dot{x} + g(x) = 0. \quad \text{II-21}$$

Il s'agit d'une équation dite de Liénard, dont l'équation de Van Der Pol en régime libre (II-11) est un cas particulier avec $f(x) = \varepsilon\omega_0(1 - kx^2)$ et $g(x) = \omega_0^2x$.

Enoncé :

On suppose que l'équation (II-21) vérifie les hypothèses suivantes :

- (1) $f(x)$ et $g(x)$ sont continument dérivables pour tout x ;
- (2) $g(x)$ est impaire
- (3) $g(x) > 0$ pour $x > 0$
- (4) $f(x)$ est paire
- (5) La fonction impaire $F(x) = \int_0^x f(u)du$ a exactement un zéro positif pour $x = a$, elle est négative pour $0 < x < a$, elle est positive et n'est pas décroissante pour $x > a$, et $F(x) \rightarrow \infty$ lorsque $x \rightarrow \infty$.

Alors l'équation (II-21) possède un cycle limite unique et stable entourant l'origine du plan de phase.

Pour l'équation de Van der Pol, la vérification des hypothèses (1) à (4) est triviale. Pour la condition (5), notons que $F(x) = -\varepsilon\omega_0x \left(1 - k\frac{x^3}{3}\right)$, donc la condition est réalisée pour $a = \sqrt{\frac{3}{k}}$, $\varepsilon > 0$.

On retrouve ici la même condition que celle de Barkhausen énoncée équation (II-20) puisque $\varepsilon =$

$$\frac{g_M - \frac{1}{R_{TOT}}}{C_{TOT}\omega_0} > 0 \text{ est vrai si et seulement si } g_M > \frac{1}{R_{TOT}}.$$

II.3.2.2. Fréquence des oscillations

a. Critère de Barkhausen

Le critère de Barkhausen donne également les fréquences auxquelles peut s'établir un régime établi d'oscillations. Ainsi, si la condition (II-20) est respectée, les oscillations en régime permanent (RP) sont susceptibles de s'établir à la fréquence :

$$\omega_{RP} = \omega_0 = \frac{1}{\sqrt{L \cdot C}} \quad \text{II-22}$$

Cette formule est valable pour l'équation de Van der Pol *linéarisée*, et elle ne constitue qu'une approximation de la fréquence des oscillations dans l'oscillateur tel que décrit par l'équation (II-10).

b. Poincaré-Lindstedt [24], [25]

La méthode de Poincaré-Lindstedt permet de donner une solution approchée du cycle limite de l'oscillateur de Van Der Pol. Cette méthode est basée sur la théorie des perturbations. Dans le cadre de l'équation de Van Der Pol, cette approche consiste à considérer la non linéarité de l'oscillateur comme une perturbation. La solution analytique de l'oscillateur de Van Der Pol sans non-linéarité étant connue (il s'agit de l'oscillateur harmonique dont la solution est (II-12)), une solution approchée de l'oscillateur de Van Der Pol est construite comme un développement en série (série perturbatrice) sur la solution de l'oscillateur harmonique. Lindstedt ajoute un changement d'échelle de temps à cette méthode, ce qui permet de faire disparaître les termes séculaires et ainsi faire converger la méthode. Dans le cas de l'équation de Van Der Pol, la méthode fournit une expression approchée de la fréquence en régime permanent (RP) sous la forme d'un développement en série de la non-linéarité de Van Der Pol ε :

$$\omega_{RP} = \frac{\omega_0}{1 + \frac{1}{16}\varepsilon^2 + O(\varepsilon^4)} \quad \text{II-23}$$

avec ω_0 la fréquence de résonance du réservoir de charge⁷.

Cette équation est plus précise que celle donnée par le critère de Barkhausen car elle considère la non-linéarité de la partie active de l'oscillateur. Cette expression (II-23) est valable lorsque $\varepsilon \ll 1$ (la non-linéarité est une perturbation, donc elle est petite). Cette équation ne tient pas compte des capacités intrinsèques des MOS qui dépendent des tensions aux bornes du MOS de façon non-linéaire dans un oscillateur en technologie CMOS.

Ainsi, les équations (II-20) et (II-23) permettent un pré-dimensionnement des transistors de la paire croisée (g_i) et du réservoir de charge (L-C) pour garantir le régime établi d'oscillation et prévoir la fréquence des oscillations. Aucune d'elles ne permet de connaître la variation de fréquence

⁷ Notons qu'il s'agit aussi de la fréquence d'oscillation de l'oscillateur harmonique obtenu lorsque la perturbation est nulle ($\varepsilon = 0$)

instantanée à l'allumage de l'oscillateur jusqu'à l'établissement du régime établi ou bien après son extinction.

II.3.2.3. Amplitude des oscillations

L'amplitude des oscillations est limitée par la non-linéarité de la partie active de l'oscillateur. Ce faisant, une approche linéaire ne permet pas de prévoir l'amplitude des oscillations en régime établi. Pour l'oscillateur harmonique, l'amplitude des oscillations dépend uniquement des conditions initiales.

a. Van Der Pol [16]

Une première approximation de l'amplitude des oscillations en régime établi est donnée dans [16] par la formule :

$$A_{RP} = \frac{2}{\sqrt{k}} = \frac{2}{\sqrt{\frac{3g_3}{C\varepsilon\omega_0}}} \quad \text{II-24}$$

b. Krylov-Bogoliubov [26]

On trouve dans la théorie de Krylov-Bogoliubov une méthode permettant de calculer la variation instantanée d'amplitude jusqu'à l'établissement d'un régime établi. Cette méthode s'applique lorsque la variation instantanée de la fréquence et de l'amplitude est lente par rapport à la période des oscillations. Dans ce cas, la méthode de moyennage de Krylov et Bogoliubov consiste à considérer constantes les variations lentes à l'échelle de temps des variations rapides. L'analogie suivante est souvent utilisée pour comprendre cette hypothèse de simplification : cela revient à considérer que la taille d'un enfant est constante sur une journée (alors que l'enfant grandit à l'échelle de l'année ou même du mois).

Il en résulte une expression approchée de la variation instantanée de l'amplitude des oscillations jusqu'au régime établi :

$$A_{KB}(t) = \frac{A_0 e^{\frac{\varepsilon\omega_0 t}{2}}}{\sqrt{1 + \left(2\frac{A_0}{\sqrt{k}}\right)^2 (e^{\varepsilon\omega_0 t} - 1)}} \quad \text{II-25}$$

où A_0 est l'amplitude initiale.

Cette équation (II-25) utilise le résultat précédent sur l'amplitude en régime établi puisque $A_{KB}(\infty) = \frac{2}{\sqrt{k}} = A_{RP}$.

II.3.2.4. Pureté spectrale

Comme énoncé à la fin de la partie précédente, on étudie l'équation de Van Der Pol dans le cas du faible coefficient de non linéarité ε . Dans ce cadre, on pose l'hypothèse du premier harmonique,

c'est-à-dire qu'on considère les oscillations comme étant sinusoïdales. Leur spectre est donc composé d'une seule harmonique à la fréquence des oscillations donc le taux de distorsion harmonique est nul. Concernant le bruit de phase, c'est-à-dire l'étalement continu de la densité spectrale de puissance autour de la fréquence d'oscillation, trois théories principales sont présentées.

a. Modèle de Leeson-Cutler [27], [28] :

Ce modèle est le plus ancien et le plus simple, il est basé sur l'approximation linéaire et temps invariant (LTI). Il considère que le bruit de phase dépend de l'écartement avec la fréquence porteuse (fréquence d'offset) en trois zones distinctes, comme le montre la Figure II.21.

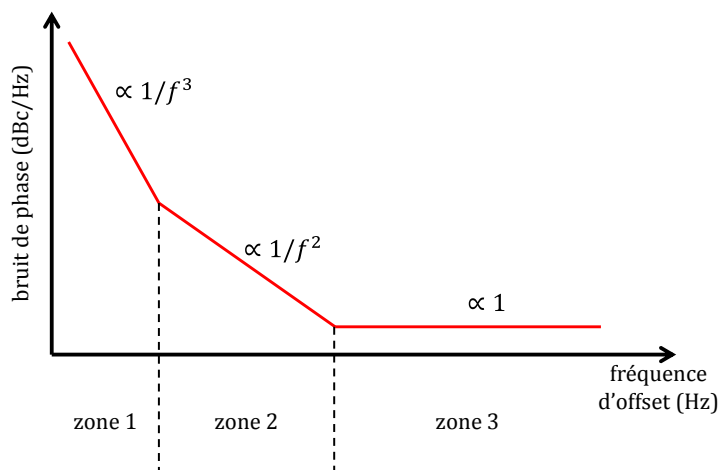


Figure II.21 Forme du bruit de phase d'après l'approche LTI de Leeson-Cutler. Trois zones sont séparables d'après l'origine du contributeur principal de bruit de phase.

Pour les fréquences proches porteuse (les fréquences d'offset faibles), une analyse linéaire permet de ramener l'oscillateur à une fonction de transfert du second ordre [29]. Ainsi, le bruit de phase produit par une source de bruit d'amplitude en parallèle au réservoir de charge de l'oscillateur (LC tank) est proportionnel au bruit de la source considérée multiplié par $1/f^2$.

Dans la zone la plus proche de la fréquence porteuse (zone 1), c'est le bruit de scintillation des transistors (flicker noise) qui est prépondérant. La densité spectrale de ce bruit est inversement proportionnelle à la fréquence, c'est pourquoi le bruit de phase correspondant est en $1/f^3$.

Dans la zone centrale (zone 2), le bruit blanc des éléments de l'oscillateur (bruit des résistances et bruit de canal dans les MOS) est prépondérant. La densité spectrale de puissance de ce bruit est indépendante de la fréquence, d'où un bruit de phase qui évolue en $1/f^2$. Ce bruit est prépondérant jusqu'à la fréquence de coupure du réservoir de charges (LC-tank).

La dernière zone est constituée des fréquences qui sont supérieures à la fréquence de coupure du tank. A ces fréquences, l'oscillateur ne convertit plus le bruit d'amplitude en bruit de phase et ce bruit correspond au bruit thermique des composants de l'oscillateur et / ou du buffer de sortie.

Ce modèle de bruit de phase s'écrit :

$$\mathcal{L}(\Delta\omega) = 10 \log \left\{ \frac{2FkT}{P_s} \left[1 + \left(\frac{\omega_0}{2Q_L\Delta\omega} \right)^2 \right] \left(1 + \left(\frac{\Delta\omega_{1/f^3}}{|\Delta\omega|} \right) \right) \right\} \quad \text{II-26}$$

Notons qu'il existe dans cette expression un facteur d'ajustement F appelé *facteur de bruit ajouté du composant* (« device excess noise number »). Ce facteur permet de tenir compte de façon approchée de l'influence des phénomènes oubliés dans l'analyse LTI, dont notamment le *repliement de bruit* (ou « noise folding »).

b. Modèle de Hajimiri Lee [30]

Il s'agit d'une méthode à temps variant, qui tient compte du fait que la conséquence d'une perturbation sur le signal oscillant dépend du moment où elle est appliquée. Cette analyse aboutit à une nouvelle expression du bruit de phase, seulement pour la zone 2 (voir la Figure II.21) où le bruit blanc était prépondérant.

A l'aide d'une fonction nommée ISF (« Impulse Sensitivity Function »), une nouvelle expression du bruit de phase est déduite pour la région en $\frac{1}{f^2}$:

$$\mathcal{L}(\Delta\omega) = 10 \log \left(\frac{\Gamma_{rms}^2 \overline{i_n^2} / \Delta f}{q_{max}^2 4 \Delta\omega^2} \right) \quad \text{II-27}$$

La fonction nommée ISF est calculée à partir de la forme temporelle des oscillations et qui dépend de l'architecture d'oscillateur ainsi que de la technologie de transistors utilisée. Ainsi, ce modèle n'est pas prédictif mais fait un lien entre la forme des oscillations et le niveau de bruit de phase dans la région en $1/f^2$. Par exemple, la symétrie des oscillations par rapport à la valeur moyenne permet de minimiser le bruit de phase dans cette région en $\frac{1}{f^2}$.

c. Demir Roychowdhury [31]

Ce modèle est basé sur la théorie des perturbations. C'est la seule qui donne une expression analytique précise du bruit de phase. Malheureusement, elle utilise un formalisme matriciel complexe et notamment le PPV (« perturbation projection vector » ou *vecteur de projection de perturbation*) qui nécessite l'utilisation d'outils de calcul numérique. Cette méthode est depuis quelques années implémentée dans les algorithmes de simulation de bruit de phase.

II.3.2.5. Plage de verrouillage

Cette partie traite de la plage de verrouillage, cette notion n'existant que pour les oscillateurs verrouillés par injection. Une solution partielle de l'équation de Van Der Pol en régime forcé est proposée par Adler dans [32] sous les conditions suivantes :

- (1) $\frac{\omega_0}{2Q} < (\omega_0 - \omega_{inj})$: La fréquence d'injection est proche de la fréquence de résonance du LC-tank

- (2) $T' \ll \frac{1}{\omega_0 - \omega_{inj}}$: La constante de temps du LC-tank est faible comparée à la différence de fréquence $\omega_0 - \omega_{inj}$.⁸
- (3) $\frac{I_{INJ}}{I_0} \ll 1$: L'amplitude d'injection est faible par rapport à l'amplitude des oscillations libres (I_0). Ceci implique que l'amplitude des oscillations est indépendante de l'amplitude de l'injection.

Alors, il existe une relation différentielle entre la phase du signal oscillant et la phase du signal d'injection :

$$\begin{cases} \varphi(0) = \varphi_0 \\ \frac{d\varphi}{dt} = (\omega_0 - \omega_{inj}) - \omega_L \sin(\varphi(t)) \end{cases} \quad \text{II-28}$$

où φ est la différence de phase entre le signal oscillant et le signal d'injection, et où ω_L s'écrit :

$$\omega_L = \frac{\omega_0 I_{INJ}}{2Q I_0} \quad \text{II-29}$$

Le verrouillage est défini comme la différence constante entre la phase du signal oscillant et la phase du signal d'injection. La fonction $\sin(\cdot)$ étant bornée entre -1 et +1, le verrouillage a lieu à condition que :

$$|\omega_0 - \omega_{inj}| < \omega_L \quad \text{II-30}$$

Lorsque la condition de verrouillage est vérifiée, la différence de phase vaut :

$$\phi_{SS} = \arcsin\left(\frac{\omega_0 - \omega_{inj}}{\omega_L}\right) \quad \text{II-31}$$

Ainsi, on appelle ω_L la plage de verrouillage et une expression approchée selon Adler est donnée par l'équation (II-29). Une interprétation graphique de l'équation différentielle (II-28) est présentée dans [33].

D'autres approches, notamment celle de Huntoon et Weiss [34], mènent au même résultat. Jezewski [35] étend ensuite ce modèle pour les fortes injections et aux injections harmoniques et sous-harmoniques. Cependant, cette approche débouche sur des équations complexes dont il est difficile d'extraire des résultats ou des tendances applicables à la conception des circuits. Mirzaei [36] donne une version « généralisée » de l'équation d'Adler (II-28) sans faire l'hypothèse de l'injection faible mais avec une autre hypothèse sur la nature de la non-linéarité de la partie active de l'oscillateur (la paire croisée).

⁸ D'après Adler, pour un circuit à accord simple, cette condition est vérifiée *de facto* par la première condition.

II.3.2.6. Dynamique de verrouillage

Lorsque la condition de verrouillage (II-30) est remplie, l'équation d'Adler (II-28) est intégrable et on obtient une expression de l'évolution temporelle de la phase lorsque l'oscillateur subit l'injection. Lanka donne dans [33] des indications sur le temps d'établissement du verrouillage dans l'ILO. Ce temps dépend de la différence initiale de phase entre l'oscillation et l'injection ainsi que de la largeur de la plage de verrouillage.

II.3.2.7. Bruit de phase de l'oscillateur verrouillé par injection [37]

Une analyse petit-signal de bruit de phase basée sur l'équation d'Adler (II-28) permet d'aboutir à une expression du bruit de phase de l'ILO qui est une pondération entre le bruit de phase interne de l'oscillateur et le bruit de phase de la source, en fonction de la fréquence d'éloignement à la porteuse (fréquence d'offset) :

$$\mathcal{L}(\Delta\omega) = \frac{\eta^2}{1 + \left(\frac{\Delta\omega}{K_{ILO}}\right)^2} \mathcal{L}_{source}(\Delta\omega) + \frac{\left(\frac{\Delta\omega}{K_{ILO}}\right)^2}{1 + \left(\frac{\Delta\omega}{K_{ILO}}\right)^2} \mathcal{L}_{osc}(\Delta\omega) \quad \text{II-32}$$

avec $K_{ILO} = \frac{\left(\frac{I_{INJ}}{I_0}\right)^2 + \frac{I_{INJ}}{I_0} \cos(\phi_{SS})}{\left[1 + \frac{I_{INJ}}{I_0} \cos(\phi_{SS})\right]^2} \frac{\omega_0}{2Q}$ et η le rapport entre la fréquence d'oscillation et la fréquence d'injection (pour une injection fondamentale, il vaut 1).

Cette formule montre qu'il existe une fréquence d'offset K_{ILO} en-deçà de laquelle le bruit de phase de la source est prépondérant et au-delà de laquelle c'est le bruit propre de l'oscillateur qui est prépondérant. Ce K_{ILO} dépend exclusivement de la plage de verrouillage de l'ILO. Plus la plage de verrouillage est large, plus K_{ILO} est grand. Il vient que plus la plage de verrouillage de l'ILO est large, plus la plage de fréquence où l'ILO recopie le bruit de phase de l'entrée est large. Cependant, une large plage de verrouillage est obtenue en réduisant le facteur de qualité de l'oscillateur (voir II-29), et plus le facteur de qualité est faible, plus le bruit de phase propre de l'oscillateur est grand (voir II-26). On constate ainsi un compromis important dans la conception d'un oscillateur verrouillé par injection.

II.3.2.8. Conclusion sur la revue d'état de l'art des théories

Dans cette partie, nous avons décrit un certain nombre de modèles ou de tendances qui permettent d'approximer le fonctionnement de l'oscillateur et qui établissent un lien entre les paramètres de conception et les grandeurs caractéristiques des oscillateurs dans les trois cas particuliers d'utilisation qui nous intéressent : l'oscillateur contrôlé en tension, l'oscillateur verrouillé par injection et l'oscillateur à allumage périodique. La synthèse de fréquence innovante qui est présentée dans la suite de ce travail consiste à injecter dans un oscillateur le signal de sortie d'un oscillateur à allumage périodique. La mise en équation du signal de sortie de cette synthèse de fréquence nécessite des modèles pour les cas suivants :

- Variation de fréquence instantanée (ou de phase instantanée) à l'établissement des oscillations à partir d'une condition initiale donnée ;

CH II. LES OSCILLATEURS EN BANDE MILLIMETRIQUE

- Variation de fréquence instantanée (ou de phase instantanée) lorsqu'on éteint l'injection d'un oscillateur et qu'il passe de l'état verrouillé à celui d'oscillation libre.

A notre connaissance, il n'existait pas de modèle de l'oscillateur dans ces deux cas particulier. La partie suivante est dédiée à la modélisation de l'oscillateur dans ces deux cas particulier, et à l'étude de l'injection du signal de sortie d'un oscillateur à allumage périodique dans un oscillateur.

II.4. Contribution à la modélisation des oscillations

II.4.1. Démarrage des oscillations [38]

Dans cette partie, on s'attache à décrire le comportement de l'oscillateur lorsque celui-ci démarre, c'est-à-dire lorsque la condition initiale d'amplitude est faible devant l'amplitude du régime établi. La revue de l'état de l'art effectuée dans la partie précédente a fourni une équation pour décrire l'évolution de l'amplitude instantanée au démarrage (II-25), mais pas d'expression pour la phase (ou la fréquence) instantanée.

On considère un oscillateur à paire croisée nMOS générant une faible amplitude initiale. Comme expliqué dans la partie précédente de ce chapitre, on modélise l'oscillateur à paire croisée par un oscillateur de Van Der Pol. L'étude suivante consiste ainsi à trouver une solution approchée $v_D(t)$ de l'équation de Van der Pol (II-33) lorsque l'amplitude initiale est faible :

$$\begin{cases} v_D(0) = v_0 ; \dot{v}_D(0) = \dot{v}_0 \\ \frac{d^2 v_D}{dt^2} + \frac{1}{LC} v_D = \frac{1}{C} \left(\frac{g_{M1}}{2} - \frac{1}{R} + 3 \frac{g_{M3}}{8} v_D^2 \right) \frac{dv_D}{dt} \end{cases} \quad \text{II-33}$$

Si les conditions de démarrage des oscillations sont réunies, les oscillations vont croître jusqu'à se stabiliser en régime établi. Dans l'oscillateur de Van der Pol, le cas particulier $\{v_D(0) = 0; \dot{v}_D(0) = 0\}$ est une position d'équilibre instable pour l'oscillateur, et il démarre théoriquement au bout d'un temps infini. Dans l'oscillateur à paire croisée, ce cas correspond au parfait équilibre entre les deux branches. En pratique, il existe toujours un déséquilibre qui est dû à une énergie résiduelle dans le réservoir de charges (LC-tank) provenant d'oscillations passées ou bien d'un bruit interne ou externe ou encore d'une dissymétrie structurelle de la paire croisée. Un exemple de démarrage de l'oscillateur à paire croisée à partir d'une amplitude initiale faible est donné sur la Figure II.22.

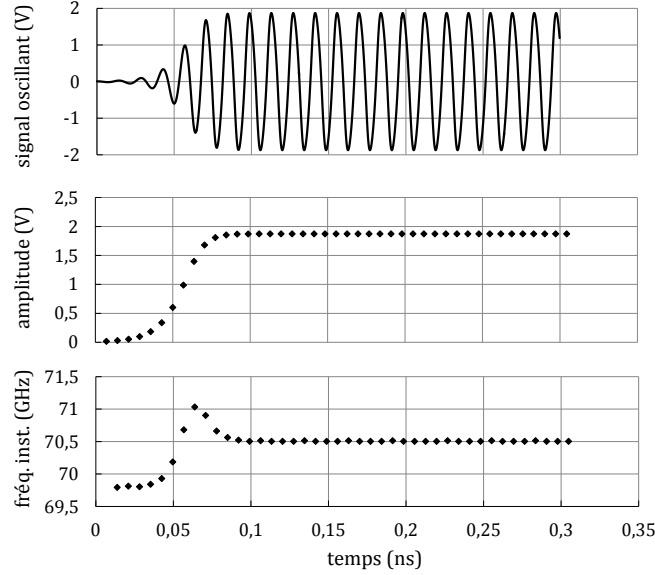


Figure II.22 Simulation numérique du démarrage de l'oscillateur à paire croisée nMOS à partir de l'équation (II.33). Détail de l'amplitude des oscillations et de la fréquence instantanée des oscillations.

On observe sur la Figure II.22 que l'amplitude croît de façon monotone jusqu'à l'établissement du régime établi. Par contre, la fréquence instantanée varie de façon non-monotone jusqu'à l'établissement du régime établi.

- Découpage du démarrage des oscillations en trois régimes

Afin de modéliser cette variation de fréquence en fonction du temps, on commence par découper le démarrage des oscillations en trois régimes différents : la naissance des oscillations lorsque les oscillations sont très faibles ; la saturation dynamique des oscillations lorsque les oscillations continuent de croître jusqu'à la saturation ; le régime établi lorsque l'amplitude et la fréquence ne dépendent plus du temps. On s'attache à décrire l'oscillateur dans chacun de ces trois régimes :

- Naissance des oscillations

Dans ce régime, les oscillations sont suffisamment petites pour que l'on puisse négliger le terme d'ordre 3 dans l'équation de Van Der Pol. Ainsi, dans (II-33) on se ramène à une équation différentielle linéaire d'ordre deux :

$$\begin{cases} v_N(0) = v_0 ; \dot{v}_N(0) = \dot{v}_0 \\ \frac{d^2 v_N}{dt^2} + \frac{1}{LC} v_N = \frac{1}{C} \left(\frac{g_{M1}}{2} - \frac{1}{R} \right) \frac{dv_N}{dt} \end{cases} \quad \text{II-34}$$

La solution exacte de cette équation s'écrit :

$$v_N(t) = A_0 e^{\frac{t}{\tau_N}} \sin(\omega_N t + \varphi_0) \quad \text{II-35}$$

$$\text{Avec } \tau_N = \frac{1}{2C} \left(\frac{g_{M1}}{2} - \frac{1}{R} \right), \quad \omega_N = \frac{1}{2} \sqrt{\frac{4}{LC} - \frac{1}{C^2} \left(\frac{g_{M1}}{2} - \frac{1}{R} \right)^2},$$

et $(A_0; \varphi_0)$ la condition initiale en coordonnées polaires (équivalente au couple $(v_0; \dot{v}_0)$ dans (II-34) en coordonnées cartésiennes).

Ainsi, lorsque les oscillations naissent, leur amplitude croit exponentiellement et la fréquence des oscillations est indépendante du temps.

- Saturation dynamique des oscillations

Dans ce régime, on ne peut plus négliger le terme d'ordre trois dans l'équation différentielle de Van Der Pol. Aucune simplification de l'équation n'est possible. Une expression de la variation de l'amplitude des oscillations en fonction du temps est donnée par Krylov-Bogoliubov [26], équation (II-25). Il n'existe pas d'expression pour la variation de la fréquence en fonction du temps (ou de la phase). Notons que la variation de la fréquence en fonction du temps n'est pas monotone.

- Régime établi des oscillations

Des expressions approchées pour l'amplitude et la fréquence des oscillations existent pour ce régime et sont données respectivement par les équations (II-24) et (II-23).

• Modélisation de la variation de fréquence, modèle compact

Le modèle proposé par Krylov-Bogoliubov pour la variation d'amplitude en fonction du temps est valable pour tous les régimes : naissance, saturation dynamique et régime établi des oscillations. Afin de pouvoir obtenir une solution unique pour le démarrage des oscillations dans un oscillateur de Van Der Pol, un modèle pour la variation de fréquence en fonction du temps valable pour tous les régimes est proposé. Etant donné que les variations d'amplitude et de fréquence sont interdépendantes dans l'équation de Van Der Pol, la variation de fréquence est modélisée comme une fonction de l'amplitude :

$$\omega_D(t) = \omega_N + K A_{KB}(t)^2 \frac{d A_{KB}(t)}{dt} + \frac{\omega_{RP} - \omega_N}{A_{RP}} A_S(t) \quad \text{II-36}$$

Où $A_{KB}(t)$ est le modèle de l'amplitude au démarrage des oscillations donné par l'équation (II-25), ω_N la fréquence (fixe) des oscillations à la naissance (II-35), ω_{RP} la fréquence des oscillations en régime permanent (II-23), A_{RP} est l'amplitude des oscillations en régime permanent (II-24).

Il s'agit d'un modèle semi-empirique qui prend en compte la non-monotonie de la variation de fréquence. En considérant que l'amplitude initiale A_0 est faible, on retrouve les résultats obtenus pour le régime de naissance des oscillations ($\omega_D(0) = \omega_N$) ainsi que pour le régime établi des oscillations ($\omega_D(\infty) = \omega_{RP}$). Le facteur K est obtenu en supposant que le maximum de fréquence vaut ω_0 (la fréquence de résonance du réservoir de charge, qui vaut $1/\sqrt{LC}$).

Ainsi on obtient une solution approchée de l'équation de Van Der Pol valable pour le démarrage des oscillations :

$$v_D(t) = A_{KB}(t) \sin(\omega_D(t) \cdot t + \varphi_0) \quad \text{II-37}$$

Ce modèle est comparé avec la simulation numérique de l'équation de Van Der Pol sur la Figure II.23.

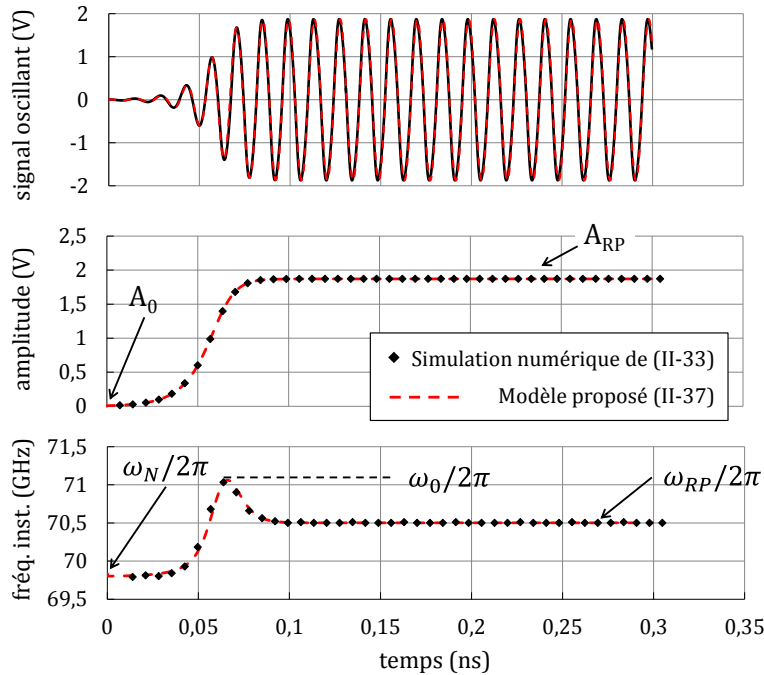


Figure II.23 Comparaison entre le modèle et la simulation numérique de l'équation de Van Der Pol pour une amplitude de signal initial faible. Amplitude des oscillations et fréquence instantanée des oscillations.

D'après la Figure II.23, le modèle est fidèle à la simulation numérique de l'équation de Van der Pol. Nous avons vérifié que ce modèle était valable pour l'ensemble des valeurs usuelles de taille de transistors et de réservoirs de charges (LC-tank) réalisables dans les technologies CMOS considérées.

II.4.2. Passage de l'oscillation forcée à l'oscillation libre [39]

Dans cette partie, on considère un oscillateur à paire croisée générant une amplitude initiale proche de l'amplitude du régime établi. L'oscillateur à paire croisée étant modélisable par un oscillateur de Van Der Pol, on se ramène donc à l'étude d'un oscillateur de Van Der Pol dont l'amplitude initiale est proche de l'amplitude finale. On rencontre cette situation notamment lorsqu'on éteint l'injection d'un oscillateur, si l'injection est suffisamment faible. La solution proposée permet alors de décrire le comportement transitoire de l'oscillateur qui passe de l'état verrouillé à l'état d'oscillation libre. La méthode utilisée est basée sur la théorie de Krylov-Bogoliubov. A partir de l'équation de Van Der Pol en régime libre, la première hypothèse consiste à supposer que la solution est de la forme :

$$v(t) = r(t) \sin(\omega_0 t + \varphi(t)) \quad \text{II-38}$$

avec ω_0 la fréquence d'oscillation libre, $r(t)$ l'amplitude instantanée des oscillations et $\varphi(t)$ la différence entre la phase absolue et $\omega_0 t$.

L'idée principale de la théorie de Krylov-Bogoliubov est de considérer que $r(t)$ et $\varphi(t)$ varient lentement par rapport au terme $\sin(\omega_0 t)$. Ainsi, la première dérivée de $v(t)$ par rapport au temps peut être approximée par :

$$\dot{v}(t) = r(t)\omega_0 \cos(\omega_0 t + \varphi(t)) \quad \text{II-39}$$

Ce qui revient à écrire :

$$\begin{cases} \dot{r}(t) = -r(t)\dot{\varphi}(t) \frac{\cos(\omega_0 t + \varphi(t))}{\sin(\omega_0 t + \varphi(t))} \\ \dot{\varphi}(t) = -\frac{\dot{r}(t) \sin(\omega_0 t + \varphi(t))}{r(t) \cos(\omega_0 t + \varphi(t))} \end{cases} \quad \text{II-40}$$

En remplaçant ces équations (II-38) à (II-40) dans l'équation de Van Der Pol en régime libre (II-10), il vient :

$$\begin{cases} \dot{r}(t) = -\varepsilon f(r(t) \sin(\omega_0 t + \varphi(t)), r(t)\omega_0 \cos(\omega_0 t + \varphi(t))) \cos(\varphi(t)) \\ \dot{\varphi}(t) = -\frac{\varepsilon}{r(t)} f(r(t) \sin(\omega_0 t + \varphi(t)), r(t)\omega_0 \cos(\omega_0 t + \varphi(t))) \sin(\varphi(t)) \end{cases} \quad \text{II-41}$$

avec $f(v, \dot{v}) = (1 - kv^2)\dot{v}$.

En appliquant le théorème de moyennage de Krylov-Bogoliubov et en utilisant un développement en série de Fourier au premier ordre de la fonction f , on retrouve l'expression de l'amplitude des oscillations (II-25) exposée dans la revue des résultats théoriques sur l'oscillateur de Van Der Pol :

$$r(t) = \frac{A_0 e^{\frac{\varepsilon \omega_0 t}{2}}}{\sqrt{1 + \left(2 \frac{A_0}{\sqrt{k}}\right)^2 (e^{\varepsilon \omega_0 t} - 1)}} \quad \text{II-42}$$

avec A_0 l'amplitude initiale.

Notons que pour aboutir à cette expression, nous n'avons pas supposé que l'amplitude de la condition initiale est proche de l'amplitude du régime établi. Ainsi, cette expression pour la variation d'amplitude dans l'oscillateur de Van Der Pol est valable quelle que soit l'amplitude initiale A_0 .

La méthode de Krylov-Bogoliubov permet de formuler une solution approchée pour la variation d'amplitude des oscillations mais pas de solution pour la variation de la phase des oscillations, puisque l'équation différentielle sur la phase déduite des équations (II-41) et (II-42) ne trouve pas de solution analytique aujourd'hui. Dans cette étude, on considère que les amplitudes initiales et finales

sont proches. Un développement limité au premier ordre de l'équation d'amplitude (II-42) pour une amplitude initiale au voisinage de l'amplitude finale donne :

$$r(t) = (A_0 - \sqrt{k})e^{-\varepsilon\omega_0 t} + \sqrt{k} \quad \text{II-43}$$

En combinant ce modèle de la variation d'amplitude et l'équation (II-41), on obtient l'équation différentielle suivante :

$$\begin{cases} \varphi(0) = \varphi_0 \\ \dot{\varphi}(t) = \varepsilon\omega_0 \frac{\tan(\varphi(t))}{1 + \frac{\sqrt{k}}{(A_0 - \sqrt{k})} e^{\varepsilon\omega_0 t}} \end{cases} \quad \text{II-44}$$

L'intérêt de l'utilisation du modèle présenté équation (II-43) est qu'il rend l'équation différentielle sur la phase (II-44) intégrable analytiquement. La solution de cette équation s'écrit :

$$\varphi(t) = \arcsin \left(\frac{\sin(\varphi_0)}{1 + \frac{\sqrt{k}}{A_0 - \sqrt{k}}} \left(\frac{\sqrt{k}}{A_0 - \sqrt{k}} + e^{-\varepsilon\omega_0 t} \right) \right) \quad \text{II-45}$$

avec φ_0 la phase initiale absolue de l'oscillateur, A_0 l'amplitude initiale de l'oscillateur et on rappelle que $k = \frac{3g_3}{g_1 - 1/R}$.

Finalement, dans le cas de la faible différence d'amplitude entre les amplitudes initiale et finale, l'oscillateur de Van Der Pol est décrit par les équations (II-38), (II-42) et (II-45). Ainsi, cette solution s'applique pour le cas particulier où l'on stoppe l'injection d'un oscillateur si l'injection est de faible intensité. En effet, la différence entre l'amplitude des oscillations verrouillées et l'amplitude des oscillations libre est négligeable si l'injection est faible.

La comparaison entre une simulation électrique de l'oscillateur, une simulation numérique de l'équation de Van Der Pol et la simulation du modèle est présentée sur la Figure II.24 en considérant un oscillateur pour lequel on stoppe l'injection.

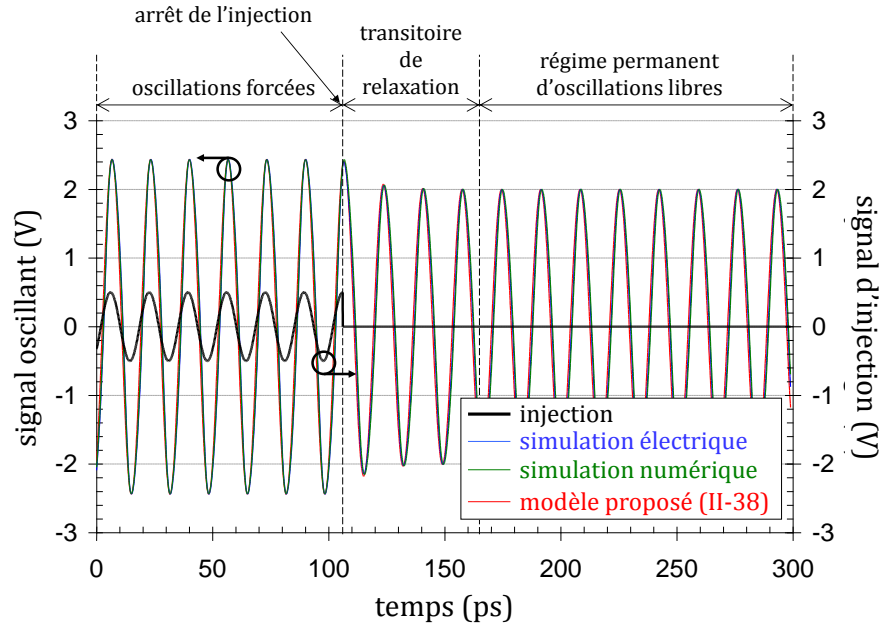


Figure II.24 Comparaison entre le modèle proposé équation (II-38) et la simulation numérique de l'équation de Van Der Pol pour une amplitude initiale proche de l'amplitude finale.

II.4.3. Oscillateur à allumage périodique [38]

II.4.3.1. Oscillateur à allumage périodique parfait

- Cas cohérent

Il s'agit d'un type de signal pulsé particulier dans lequel chaque *wagon* d'oscillation est répété à l'identique (suite périodique de cycles d'oscillations et de zéros). Ceci implique notamment que la phase du signal oscillant est identique au démarrage de chaque wagon. La nature du signal ainsi que sa construction théorique sont résumées sur la Figure II.25, dans le domaine temporel et le domaine fréquentiel. Ce signal a été nommé Train d'Oscillations Répétées Périodiquement (TORP). Il peut être généré uniquement lorsque l'interrupteur est placé sur l'alimentation de l'oscillateur (comme sur le schéma à gauche sur la Figure II.7), mais cette condition n'est pas suffisante, comme montré par la suite dans l'analyse de l'oscillateur à allumage périodique réel (paragraphe II.4.3.2).

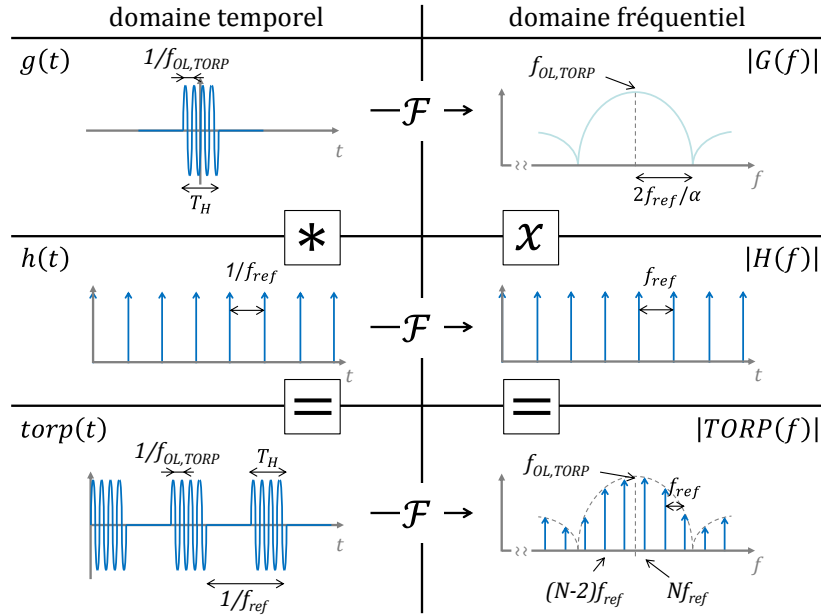


Figure II.25 Construction théorique du TORP (signal pulsé cohérent).

Le signal TORP est obtenu en théorie de la façon suivante (Figure II.25) :

- Dans le domaine temporel il s'agit de la convolution d'un signal sinusoïdal fenêtré (signal $g(t)$ dans (II-46)) avec un peigne de Dirac (signal $h(t)$).

$$torp(t) = \underbrace{\left[\sin(2 \cdot \pi \cdot F_{OL,TORP} \cdot t) \cdot \Pi\left(t \frac{f_{ref}}{\alpha}\right) \right]}_{g(t)} * \underbrace{\sum_{k=-\infty}^{\infty} \delta\left(t - \frac{k}{f_{ref}}\right)}_{h(t)} \quad \text{II-46}$$

- Dans le domaine fréquentiel, cette opération correspond à la multiplication entre un sinus cardinal (signal $G(f)$ dans (II-47)) et un peigne de Dirac (signal $H(f)$).

$$|TORP(f)|_{f>0} = \underbrace{\left[\frac{1}{2} \delta(f - F_{OL,TORP}) * \frac{\alpha}{f_{ref}} \cdot \text{sinc}\left(\pi \cdot f \cdot \frac{\alpha}{f_{ref}}\right) \right]}_{G(f)} \cdot \underbrace{f_{ref} \cdot \sum_{k=0}^{\infty} \delta(f - k \cdot f_{ref})}_{H(f)} \quad \text{II-47}$$

- Cas non-cohérent particulier : l'interrupteur est placé sur le signal de sortie de l'oscillateur (schéma de droite sur la Figure II.7)

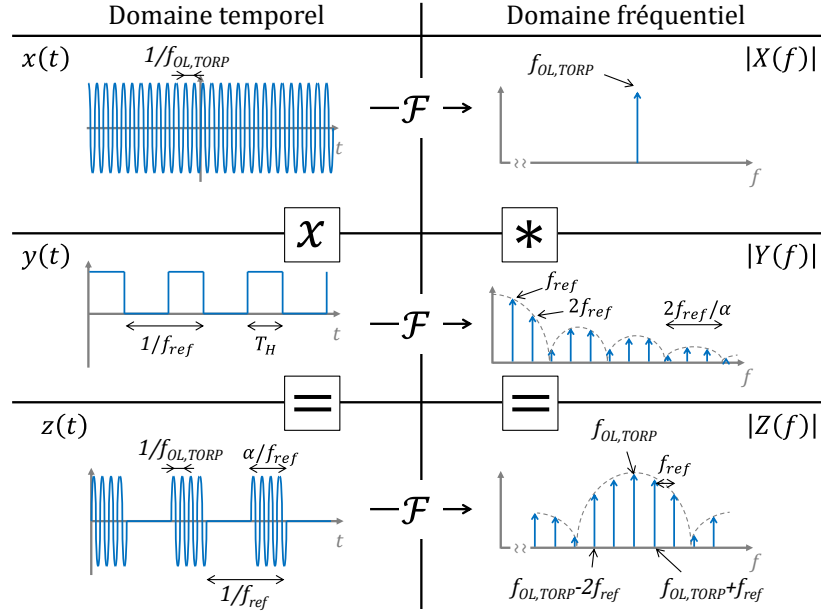


Figure II.26 Exemple de construction théorique d'un signal pulsé non-cohérent.

Le signal TORP non cohérent est défini dans le domaine temporel comme la multiplication entre un sinus à la fréquence f_{OL} (signal $x(t)$ sur la Figure II.26)) avec un signal carré de période $1/f_{REF}$ et de rapport cyclique α (signal $y(t)$). Le signal résultant de cette opération est un TORP non cohérent (équation II-49), il s'agit de trains d'oscillations à ω_{OL} répétés tous les $1/f_{REF}$.

$$z(t) = \underbrace{\sin(2 \cdot \pi \cdot f_{OL,TORP} \cdot t)}_{x(t)} \cdot \underbrace{\left[\sum_{k=-\infty}^{\infty} \delta\left(t - \frac{k}{f_{ref}}\right) * \Pi\left(t \frac{f_{ref}}{\alpha}\right) \right]}_{y(t)} \quad \text{II-48}$$

Dans le domaine fréquentiel (Figure II.26 droite), l'opération correspondante est la convolution entre un Dirac à la fréquence f_{OL} et un sinus cardinal discrétisé aux fréquences multiples de f_{REF} . Le résultat est une translation du sinus cardinal discrétisé $H(f)$ autour de la fréquence f_{OL} .

$$|Z(f)|_{f>0} = \underbrace{F_{PRP} \cdot \sum_{k=-\infty}^{\infty} \delta(f - f_{OL,TORP} - k \cdot f_{ref})}_{X(f)} \cdot \underbrace{\frac{\alpha}{F_{PRP}} \cdot \text{sinc}\left(\pi \cdot (f - f_{OL,TORP}) \cdot \frac{\alpha}{f_{ref}}\right)}_{Y(f)} \quad \text{II-49}$$

Ainsi il est évident que les signaux pulsés cohérents et incohérents sont différents en général, même si leur forme temporelle est voisine. Cependant, les deux approches produisent le même résultat

mathématique lorsque la fréquence de répétition f_{REF} et la fréquence d'oscillation libre de l'oscillateur f_{OL} sont égales. En pratique, dans un oscillateur électrique, on ne maîtrise pas la fréquence d'oscillation libre avec précision (à cause du bruit de phase et des variations PVT⁹ notamment).

Dans la première méthode, les raies sont situées aux harmoniques du signal d'entrée basse fréquence et la fréquence f_{OL} correspond au maximum de l'enveloppe de ces raies. Ainsi, la fluctuation de la fréquence d'oscillation de l'oscillateur se traduit uniquement par une fluctuation d'amplitude de ces raies mais pas par une fluctuation de la fréquence des raies (le bruit de phase). Le bruit de phase autour de chacune des raies du spectre dépend uniquement du signal d'entrée basse fréquence.

Dans la seconde méthode, les raies sont toutes placées relativement à la fréquence d'oscillation libre de l'oscillateur. Donc la moindre fluctuation de la fréquence d'oscillation libre est répercutée sur une fluctuation de fréquence (bruit de phase) sur l'ensemble des raies, à laquelle s'ajoute la fluctuation de fréquence du signal d'entrée.

C'est la raison pour laquelle c'est la première méthode (la convolution entre un sinus fenêtré et un peigne de Dirac en temporel) qui a été choisie dans ce travail.

II.4.3.2. Cas de l'oscillateur à allumage périodique réel

Le signal TORP est constitué de wagons d'oscillations de durée T_H . La production d'un wagon consiste à maintenir les oscillations pendant la durée T_H puis à les laisser s'évanouir ensuite. Ceci peut être réalisé grâce à un oscillateur à paire croisée en contrôlant le transistor utilisé pour la source de courant (transistor T_3 dans le schéma sur la Figure II.27.b). Lorsque ce transistor est passant, un courant s'établit entre son drain et sa source, la résistance formée par la paire croisée devient négative et les oscillations peuvent naître. Lorsqu'il est bloqué, aucun courant ne le traverse, il n'y a donc plus de résistance négative aux bornes du tank et les oscillations s'évanouissent dans le tank. Le signal TORP est produit en répétant ces étapes d'allumage et d'extinction de la paire croisée de façon périodique.

⁹ Variations du procédé de fabrication (P), de la tension d'alimentation (V) et de la température de fonctionnement (T).

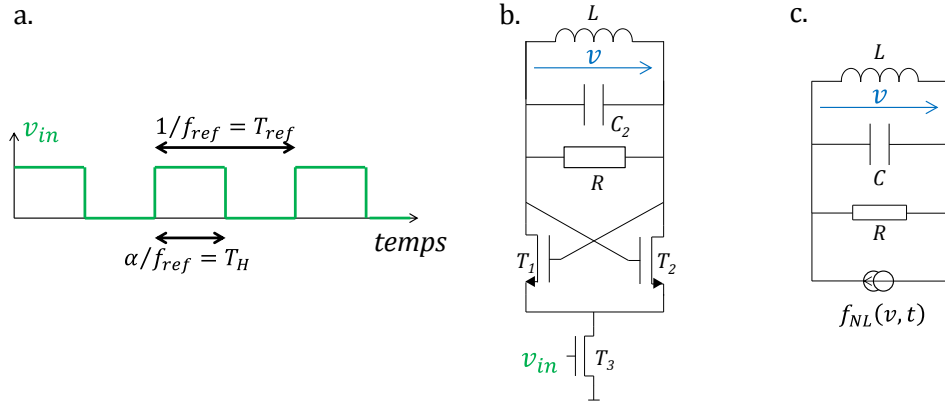


Figure II.27 a) Forme du signal commandant la source de courant de la paire croisée (Transistor T3). b) Schéma électrique du générateur de TORP étudié. c) Schéma équivalent du générateur de TORP étudié.

Le schéma électrique sur la Figure II.27.b. est équivalent au schéma simplifié présenté sur la Figure II.27.c ou la fonction $f_{NL}(V, t)$ représente la caractéristique courant-tension de la paire croisée qui est périodiquement allumée et éteinte par le signal v_{in} . D'après les résultats montrés dans le paragraphe II.3.1, on peut écrire :

$$f_{NL}(v, t) = \begin{cases} g_1 v + g_3 v^3, & \text{if } v_{in} = "1" \\ 0, & \text{if } v_{in} = "0" \end{cases} \quad \text{II-50}$$

En appliquant les lois de Kirchoff sur le schéma électrique de la Figure II.27.c, on obtient l'équation différentielle suivante :

$$\begin{cases} v(0) = v_0 ; \frac{dv}{dt}(0) = \dot{v}_0 \\ \frac{d^2 v}{dt^2} + \frac{1}{LC} v = \frac{1}{C} \frac{df_{NL}}{dt} - \frac{1}{CR} \frac{dv}{dt} \end{cases} \quad \text{II-51}$$

D'après les parties précédentes de ce chapitre, on dispose d'un modèle pour le démarrage des oscillations dans un oscillateur à paire-croisée en fonction des conditions initiales et des paramètres de l'oscillateur.

Pour l'évanouissement des oscillations dans le tank, on considère que lorsque la paire croisée de l'oscillateur n'est plus alimentée, elle se comporte comme un circuit ouvert. L'équation différentielle à résoudre est alors la suivante :

$$\begin{cases} v_E(0) = v_0 ; \dot{v}_E(0) = \dot{v}_0 \\ \frac{d^2 v_E}{dt^2} + \frac{1}{CR} \frac{dv_E}{dt} + \frac{1}{LC} v_E = 0 \end{cases} \quad \text{II-52}$$

Il s'agit d'une équation différentielle linéaire du second ordre. Cette équation décrit la décroissance des oscillations dans un réseau R, L, C parallèle dont la solution exacte s'écrit :

$$v_E(t) = A_0 e^{-\frac{t}{\tau_E}} \sin(\omega_E t + \varphi_0) \quad \text{II-53}$$

avec $\tau_E = 2RC$ et $\omega_E = \frac{1}{2} \sqrt{\frac{4}{LC} - \frac{4}{(RC)^2}}$, et A_0, φ_0 respectivement les conditions initiales d'amplitude et de phase.

Nous disposons à présent d'une expression compacte pour le démarrage des oscillations ainsi que pour leur extinction. Le modèle du TORP est construit comme une succession de démarrage et d'extinction des oscillations.

Il vient que les régimes sont raccordés les uns aux autres en écrivant les conditions de continuité (conditions aux limites). Pour cela, on réécrit d'abord les modèles du démarrage et de l'extinction comme des fonctions du temps et des conditions initiales :

$$v_D(t, A_{D0}, \varphi_{D0}) = A_{KB}(t) \sin(\omega_D(t) \cdot t + \varphi_{D0}) \quad \text{II-54}$$

avec $A_{D0} = A_{KB}(0)$ et φ_{D0} les conditions initiales du démarrage des oscillations, et :

$$v_E(t, A_{E0}, \varphi_{E0}) = A_{E0} e^{-\frac{t}{\tau_E}} \sin(\omega_E t + \varphi_{E0}) \quad \text{II-55}$$

avec A_{E0} et φ_{E0} les conditions initiales de l'évanouissement.

Ainsi, la $k^{\text{ième}}$ période du signal TORP s'écrit :

$$v(t) = \begin{cases} v_D(t_k, A_{D0}^k, \varphi_{D0}^k), & t_k \in [0; T_H[\\ v_E(t_k - T_H, A_{E0}^k, \varphi_{E0}^k), & t_k \in [T_H; T_{PRP}[\end{cases} \quad \text{II-56}$$

avec $t_k = t$ modulo T_{PRP} et $(A_{D0}^k, \varphi_{D0}^k)$ le couple de conditions initiales du $k^{\text{ième}}$ démarrage des oscillations qui dépend de la fin du $(k - 1)^{\text{ième}}$ évanouissement. $(A_{E0}^k, \varphi_{E0}^k)$ est le couple de conditions initiales du $k^{\text{ième}}$ évanouissement des oscillations et dépend du $k^{\text{ième}}$ démarrage des oscillations.

Ainsi le TORP peut être complètement décrit par l'équation (II-56). Une comparaison entre la simulation de cette équation et l'équation différentielle (II-51) est présentée sur la Figure II.28.

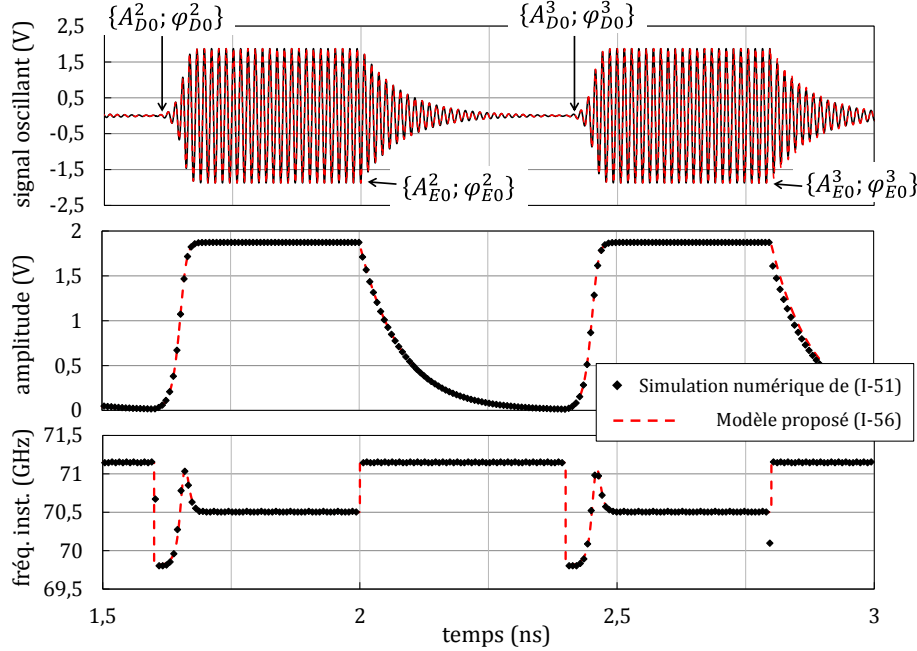


Figure II.28 Comparaison entre le modèle (II-56) et la simulation numérique de l'équation (II-51). Amplitude des oscillations et de la fréquence instantanée des oscillations.

- Condition initiale de chaque wagon d'oscillation, notion de pseudo-verrouillage

Dans ce système, la condition initiale au démarrage du $k^{\text{ième}}$ wagon (A_{D0}^k, φ_{D0}^k) correspond à la condition finale de l'évanouissement du $(k-1)^{\text{ième}}$ wagon qui elle-même dépend de la condition initiale de l'évanouissement du $(k-1)^{\text{ième}}$ wagon ($A_{E0}^{k-1}, \varphi_{E0}^{k-1}$). Cette condition initiale de l'évanouissement du $(k-1)^{\text{ième}}$ wagon correspond à la condition finale du démarrage du $(k-1)^{\text{ième}}$ wagon qui elle-même dépend de la condition initiale du démarrage du $(k-1)^{\text{ième}}$ wagon ($A_{D0}^{k-1}, \varphi_{D0}^{k-1}$), et ainsi de suite.

Ceci correspond à écrire la condition suivante au $k^{\text{ième}}$ wagon :

$$\begin{cases} v_E(0, A_{E0}^k, \varphi_{E0}^k) = v_D(T_H, A_{D0}^k, \varphi_{D0}^k) \\ v_D(0, A_{D0}^k, \varphi_{D0}^k) = v_E(T_{PRP} - T_H, A_{E0}^{k-1}, \varphi_{E0}^{k-1}) \end{cases} \quad \text{II-57}$$

Ceci implique que la condition initiale au démarrage du $k^{\text{ième}}$ wagon (A_{D0}^k, φ_{D0}^k) dépend de la condition initiale au démarrage du wagon précédent ($A_{D0}^{k-1}, \varphi_{D0}^{k-1}$) et ainsi de suite jusqu'à la première condition initiale (A_{D0}^0, φ_{D0}^0). Ce fonctionnement est celui d'une suite récurrente, qui s'écrit sous la forme :

$$\begin{cases} A_{D0}^0, \varphi_{D0}^0 \text{ (initialisation)} \\ (A_{D0}^k, \varphi_{D0}^k) = f(A_{D0}^{k-1}, \varphi_{D0}^{k-1}) \text{ (relation de récurrence)} \end{cases} \quad \text{II-58}$$

Avec f la fonction de récurrence qui peut être calculée à partir de l'équation (II-57). La convergence de cette suite implique qu'après un certain temps les conditions initiales de chaque wagon sont identiques et donc que le signal est périodique avec la même période que le signal d'allumage et

d'extinction de la paire croisée (T_{PRP}). Ce phénomène est nommé *pseudo-verrouillage*. La suite récurrente dépend uniquement des paramètres de l'oscillateur (R, L, C, g_1, g_3), des paramètres du signal d'entrée ($|v_{in}|, T_H, T_{PRP}$) et de la toute première condition initiale (A_{D0}^0, φ_{D0}^0). Ainsi, une condition de pseudo-verrouillage peut être calculée à partir de ces paramètres.

La Figure II.29 montre la simulation de la suite récurrente décrite équation (II-58) sur 100 périodes pour deux générateurs de TORP dont la valeur des paramètres est peu différente (la valeur de g_1 a été modifiée de moins de 5 %).

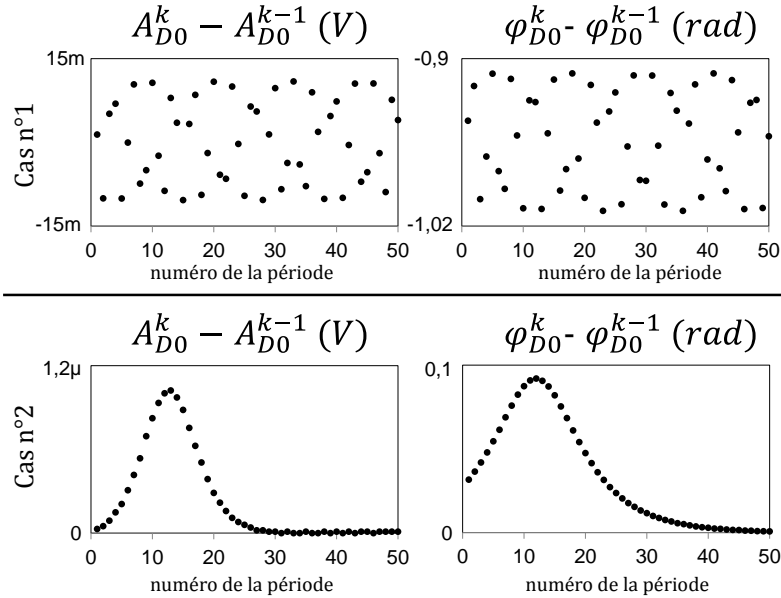


Figure II.29 Différence des termes de la suite des valeurs initiales du démarrage de chaque wagon pour des valeurs des paramètres du générateur de TORP différentes.

D'après la Figure II.29, on voit clairement que dans le premier cas, la suite des amplitudes A_{S0}^k au début de chaque période ne converge pas. Il en va de même pour la suite des phases initiales φ_{S0}^k . Lorsque l'oscillateur est pseudo-verrouillé, le signal de sortie (le signal TORP) dispose de la même période que le signal d'entrée, ce qui se traduit dans le domaine spectral par une répartition de la puissance en raies aux fréquences multiples de la fréquence du signal d'entrée (f_{PRP}).

L'expression analytique de la fonction f étant complexe et non-linéaire, cette fonction ne peut pas être utilisée pour synthétiser un générateur de TORP pseudo-verrouillé, c'est-à-dire prévoir tous les couples de paramètres pour lesquels le générateur de TORP produit un signal pseudo-verrouillé. De plus, parmi tous les paramètres dont dépend le pseudo-verrouillage, il y a la première condition initiale (A_{D0}^0, φ_{D0}^0) que l'on ne maîtrise pas.

- Contrôle de la condition initiale de chaque wagon

Une technique proposée ici permet de limiter la dépendance du pseudo-verrouillage aux paramètres du circuit et surtout aux conditions initiales. Il s'agit de forcer un déséquilibre systématique et contrôlé de la paire-croisée, à chaque démarrage des oscillations via une impulsion de courant dans une des branches de la paire croisée.

On considère maintenant le schéma de la Figure II.30 dans lequel on ajoute le signal v_{CI} via le transistor T_4 (CO : conditions d'oscillation ; CI : conditions initiales).

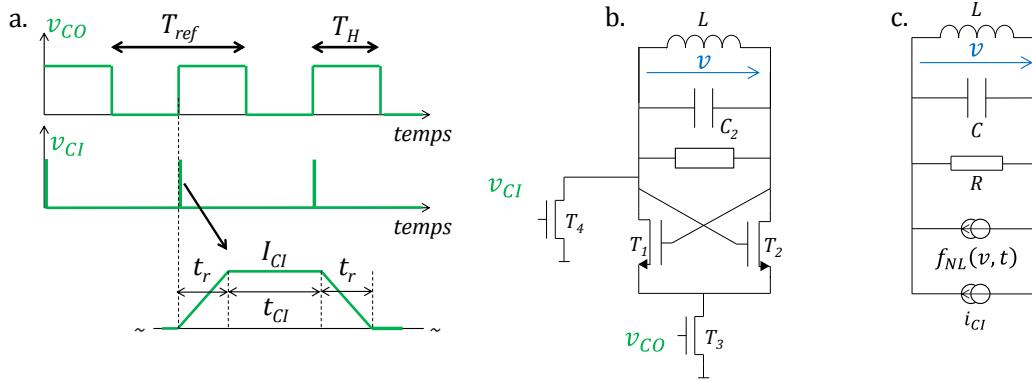


Figure II.30 a) Forme du signal commandant la source de courant de la paire croisée (Transistor T_3). b) Schéma électrique du générateur de TORP étudié. c) Schéma équivalent du générateur de TORP étudié.

En supposant que ce transistor T_4 se comporte comme une transconductance parfaite g_{M,T_4} , le schéma électrique présenté sur la Figure II.30.b est équivalent au schéma simplifié présenté sur la Figure II.30.c, avec $i_{CI} = g_{M,T_4} v_{CI}$. En appliquant les lois de Kirchhoff, on obtient l'équation différentielle suivante :

$$\begin{cases} v(0) = v_0 ; \frac{dv}{dt}(0) = \dot{v}_0 \\ \frac{d^2v}{dt^2} + \frac{1}{LC_{TOT}} v = \frac{1}{C_{TOT}} \frac{df_{NL}}{dt} - \frac{1}{C_{TOT}R_{TOT}} \frac{dv}{dt} + \frac{1}{C} \frac{di_{CI}}{dt} \end{cases} \quad \text{II-59}$$

Par construction, la durée pendant laquelle i_{CI} n'est pas nul ($t_{inj} + 2t_r$) est très petite devant le temps d'établissement des oscillations en régime établi. Ainsi, on considère que i_{CI} est infiniment bref et se comporte comme un fournisseur de condition initiale. L'équation (II-59) est ainsi ramenée à l'équation (II-51) munie d'une condition initiale qui dépend de i_{CI} .

En considérant que la condition finale du wagon précédant est suffisamment petite pour qu'on se trouve dans le régime de naissance des oscillations décrit précédemment, la condition initiale du $k^{\text{ième}}$ wagon est la solution de l'équation différentielle linéaire du second ordre suivante :

$$\begin{cases} \left\{ v(0) ; \frac{dv}{dt}(0) \right\} \text{ la condition finale du } (k-1)^{\text{ième}} \text{ évanouissement} \\ \frac{d^2v}{dt^2} + \frac{1}{LC} v = \frac{1}{C} \left(g_1 - \frac{1}{R} \right) \frac{dv}{dt} + \frac{1}{C} \frac{di_{CI}}{dt} \end{cases} \quad \text{II-60}$$

Le terme $\frac{di_{CI}}{dt}$ est déduit d'après la Figure II.30. Sa forme temporelle est présentée sur la Figure II.31.

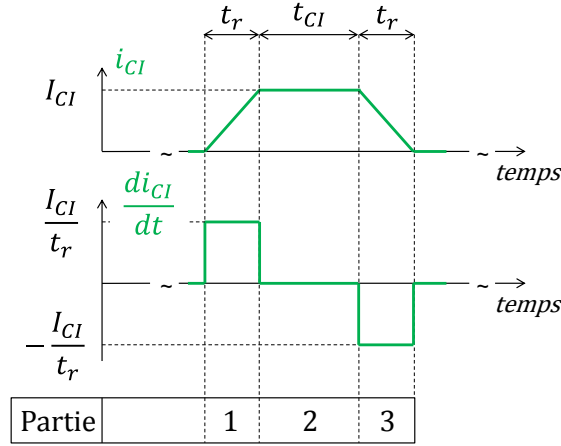


Figure II.31 Détail de l'impulsion de courant i_{CI} donnant la condition initiale à l'oscillateur ainsi que sa première dérivée par rapport au temps.

Le terme $\frac{di_{CI}}{dt}$ est constant par morceaux dans trois parties différentes. Ainsi, on peut séparer l'équation (II-60) en trois parties pour aboutir à trois équations différentielles linéaires d'ordre deux :

$$\left\{ \begin{array}{l} v_1(0) = v_f^{k-1}; \dot{v}_1(0) = \dot{v}_f^{k-1} \\ \left\{ \begin{array}{l} \frac{d^2 v_1}{dt^2} + \frac{1}{LC} v_1 = \frac{1}{C} \left(g_1 - \frac{1}{R} \right) \frac{dv_1}{dt} + \frac{I_{CI}}{C t_r} \\ v_2(0) = v_1(t_r); \dot{v}_2(0) = \dot{v}_1(t_r) \\ \left\{ \begin{array}{l} \frac{d^2 v_2}{dt^2} + \frac{1}{LC} v_2 = \frac{1}{C} \left(g_1 - \frac{1}{R} \right) \frac{dv_2}{dt} \\ v_3(0) = v_2(t_{CI}); \dot{v}_3(0) = \dot{v}_2(t_{CI}) \\ \left\{ \begin{array}{l} \frac{d^2 v_3}{dt^2} + \frac{1}{LC} v_3 = \frac{1}{C} \left(g_1 - \frac{1}{R} \right) \frac{dv_3}{dt} - \frac{I_{CI}}{C t_r} \end{array} \right. \end{array} \right. \end{array} \right. \quad \text{II-61}$$

où la condition initiale du premier morceau ($v_f^{k-1}, \dot{v}_f^{k-1}$) est la condition finale de la période précédente, et les conditions initiales des deux autres parties sont trouvées en écrivant les équations de continuité entre les parties.

Finalement, la condition initiale au démarrage du $k^{\text{ième}}$ wagon est :

$$v_0^k = v_3(t_r); \dot{v}_0^k = \dot{v}_3(t_r) \quad \text{II-62}$$

Ainsi, la condition initiale au démarrage de chaque wagon d'oscillation ne dépend pas uniquement de la condition finale de l'évanouissement précédent, elle dépend aussi du signal v_{CI} .

La suite récurrente des conditions initiales s'écrit maintenant :

$$\left\{ \begin{array}{l} v_a^0; \dot{v}_a^0 \text{ (initialisation de la suite)} \\ (A_{D0}^k, \varphi_{D0}^k) = f(A_{D0}^{k-1}, \varphi_{D0}^{k-1}) \text{ (relation de récurrence)} \end{array} \right. \quad \text{II-63}$$

où f est la nouvelle fonction de récurrence qui dépend aussi de i_{CI} . En choisissant les paramètres de i_{CI} (I_{CI}, t_r, t_{CI}) convenablement, il est possible de forcer la convergence de la suite et donc de garantir le pseudo-verrouillage du signal TORP.

La Figure II.32 montre la simulation de la suite récurrente décrite équation (II-63) sur 50 périodes pour deux générateurs de TORP dans des conditions identiques à celles de la simulation présentée sur la Figure II.29, mais avec l'application d'un courant de condition initiale.

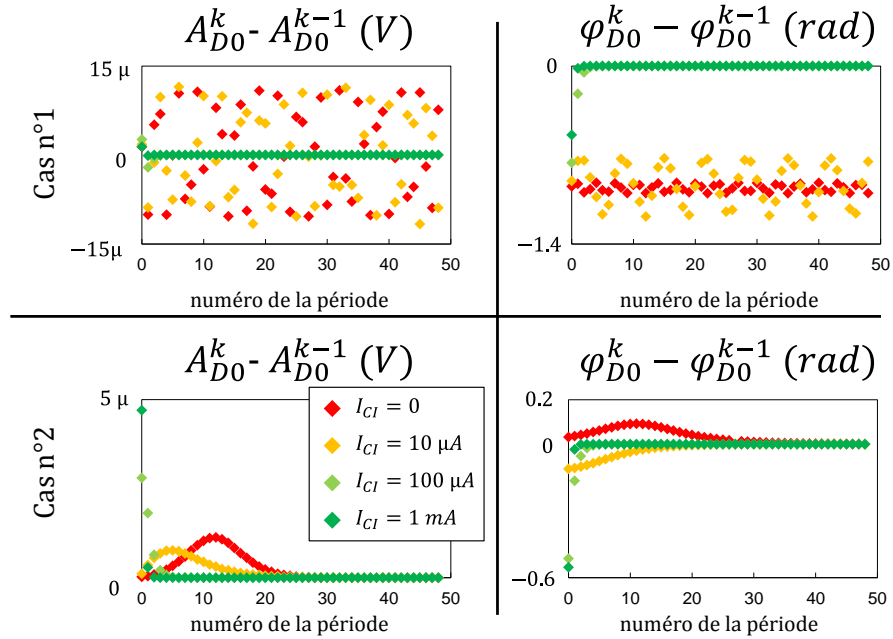


Figure II.32 Différence des termes de la suite des valeurs initiales du démarrage de chaque wagon pour des valeurs des paramètres du générateur de TORP différentes pour différentes valeurs d'amplitude de l'impulsion de condition initiale I_{CI} .

Lorsque l'on n'applique pas de condition initiale, il n'y a pas de convergence dans le premier cas, alors qu'une convergence est observée dans le second cas (conformément à ce qui a été montré sur la Figure II.29). Lorsqu'on applique un courant d'amplitude même faible, on remarque que la convergence est assurée dans les deux cas. On remarque enfin que plus l'amplitude du courant d'injection est élevée, plus les suites convergent rapidement et donc plus l'oscillateur se pseudo-verrouille rapidement. Aussi, l'utilisation de ce courant d'injection i_{CI} accélère le démarrage de l'oscillateur et le concepteur peut donc utiliser cette amplitude d'injection comme une variable de plus dans la conception du générateur de TORP cohérent.

II.4.4. Etude de l'injection d'un TORP dans un oscillateur [40]

L'architecture originale de synthèse de fréquence qui fait l'objet de ce travail consiste à injecter un TORP cohérent dans un oscillateur pour en extraire une des harmoniques et ainsi produire un signal sinusoïdal continu. Cette partie est consacrée à l'étude de l'injection du signal TORP dans l'oscillateur.

On considère le système présenté sur la Figure II.33.b ou on injecte via les transistors T_4 et T_5 un signal TORP dans l'oscillateur à paire croisée constitué du réservoir de charge L, C ainsi que de la paire croisée T_1, T_2 et de la source de courant T_3 . On suppose que le signal TORP est parfait, c'est-à-dire qu'il est constitué d'oscillations à fréquence et amplitude constante pendant T_H et qu'il est nul pendant le reste de la période (Figure II.33.a), soit :

$$v_{inj} = \begin{cases} A_{inj} \sin(2\pi f_{OL,TORP} t_k), t_k \in [0; T_H] \\ 0, t_k \in [T_H; T_{PRP}] \end{cases} \quad \text{II-64}$$

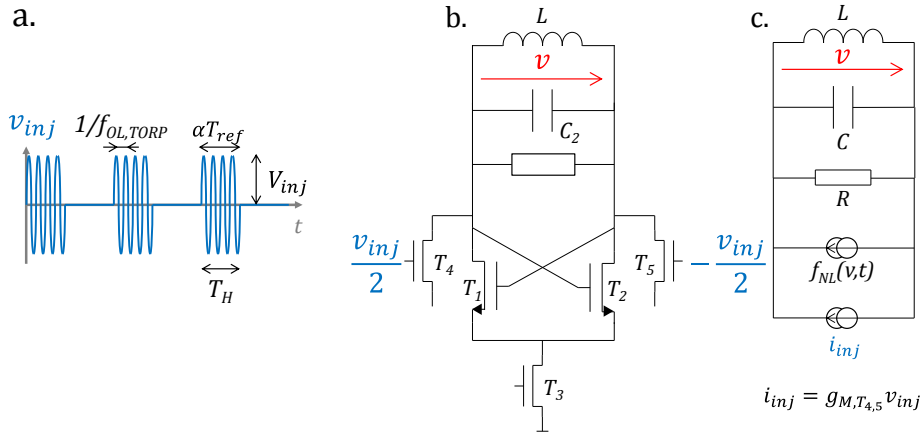


Figure II.33 a. Signal TORP idéal injecté dans l'oscillateur via les transistors T_4 et T_5 . b. Schéma électrique de l'oscillateur muni de son réseau d'injection. c. Schéma équivalent de l'oscillateur.

En supposant que les transistors T_4 et T_5 se comportent comme des transconductances et en réduisant la paire croisée à une transconductance non-linéaire (voir II.3.1), le schéma électrique de la Figure II.33.b est équivalent au schéma simplifié présenté sur la Figure II.33.c.

En appliquant les lois de Kirchhoff, on obtient l'équation différentielle suivante :

$$\begin{cases} v(0) = v_0; \frac{dv}{dt}(0) = \dot{v}_0; \\ \left\{ \begin{aligned} \frac{d^2 v}{dt^2} + \frac{1}{LC} v &= \frac{1}{C} \frac{df_{NL}}{dt} - \frac{1}{RC} \frac{dv}{dt} + \frac{\omega_{OL,TORP}}{C} g_{M,T_{4,5}} V_{inj} \sin(\omega_{OL,TORP} t_k), t_k \in [0; T_H] \\ \frac{d^2 v}{dt^2} + \frac{1}{LC} v &= \frac{1}{C} \frac{df_{NL}}{dt} - \frac{1}{RC} \frac{dv}{dt}, t_k \in [T_H; T_{PRP}] \end{aligned} \right. \quad \text{II-65} \end{cases}$$

Ainsi, l'oscillateur subit l'injection d'un signal sinusoïdal pendant T_H , puis il est en régime d'oscillation libre pendant l'autre partie de la période. On suppose que le signal d'injection est dans la bande de verrouillage de l'oscillateur. On suppose aussi que l'injection est de suffisamment faible amplitude, si bien que l'amplitude des oscillations verrouillées est peu différente de l'amplitude des oscillations en régime libre.

Compte tenu de ces hypothèses, la solution de l'équation (II-65) peut s'écrire :

$$v(t) = A \sin(\psi(t)) \quad \text{II-66}$$

L'amplitude des oscillations A étant supposée constante (à cause de la faible injection), l'étude suivante porte sur la variation de phase $\psi(t)$. Pour que l'oscillateur fonctionne comme un sélecteur d'harmonique vis-à-vis du signal d'entrée (signal TORP), il doit être synchronisé sur le signal d'entrée, donc être de même fréquence. Ainsi, il vient que la synchronisation de l'oscillateur, qui correspond à la T_{PRP} -périodicité du signal de sortie $v(t)$, est obtenue si la phase absolue du signal oscillant $\psi(t)$ est aussi T_{PRP} -périodique. Lorsque la stabilité de la solution de l'équation différentielle est garantie, le problème est de prévoir le niveau de réjection des harmoniques adjacentes à l'harmonique sélectionnée dans le spectre du TORP. On traite dans un premier temps le problème de stabilité de la solution de l'équation différentielle, et ensuite le problème des performances.

II.4.4.1. Stabilité

On s'attache dans ce qui suit à trouver une condition de T_{PRP} -périodicité de la phase. Pour cela, on étudie d'abord séparément la partie verrouillage de l'oscillateur pendant la première partie de chaque période (pour $t_k \in [0; T_H[$) ainsi que la partie retour à l'oscillation libre (pour $t_k \in [T_H; T_{PRP}[$).

- Verrouillage par injection

Pendant $t_k \in [0; T_{PRP}[$, soit quand l'oscillateur reçoit un signal d'injection, le système de la Figure II.33 est décrit par l'équation de Van Der Pol en régime forcé. Si les conditions de verrouillage sont respectées et qu'il n'y a pas de variation d'amplitude, la solution de cette équation s'écrit :

$$v_i(t) = A \sin(\omega_{OL,TORP}t + \phi_i(t)) \quad \text{II-67}$$

avec $\phi_i(t)$ la différence de phase entre le signal oscillant et l'injection.

Cette différence de phase est la solution de l'équation d'Adler [32] :

$$\begin{cases} \phi_i(0) = \phi_{i,0} \\ \frac{d\phi_i(t)}{dt} = \omega_0 - \omega_{OL,TORP} - \omega_L \sin(\phi_i(t)) \end{cases} \quad \text{II-68}$$

avec $\omega_L = \frac{\omega_0 I_{inj}}{2Q I_0}$ la plage de verrouillage et ϕ_0 la différence initiale de phase entre le signal oscillant et l'injection.

La solution de cette équation différentielle s'écrit :

$$\phi_i(t) = 2 \arctan \left(\frac{\omega_L - \omega_B \tanh \left(\frac{\omega_B}{2} (t - t_0) \right)}{\omega_0 - \omega_{OL,TORP}} \right) \quad \text{II-69}$$

avec $\omega_B = \sqrt{\omega_L^2 - (\omega_0 - \omega_{OL,TORP})^2}$.

Ainsi, la combinaison des équations (II-67, II-69) donne la solution de la première partie de l'équation (II-65) pour $t_k \in [0; T_H]$. La simulation de cette solution est montrée sur la Figure II.34 pour plusieurs conditions initiales ϕ_0 .

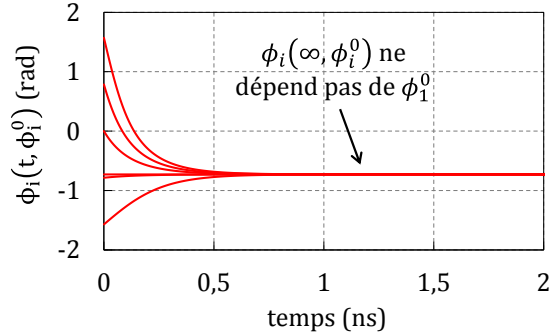


Figure II.34 Simulation de l'évolution temporelle de la phase de l'oscillateur pendant la phase d'acquisition du verrouillage.

Notons que la phase tend vers une constante. Ceci correspond à l'état de verrouillage de l'oscillateur pendant lequel la fréquence d'oscillation est égale à la fréquence d'injection ce qui est équivalent à dire que la différence de phase entre l'oscillation et l'injection est constante. Cette constante dépend de la différence entre la fréquence d'oscillation libre et la fréquence d'injection et se calcule à partir de l'équation (II-68). De plus, la phase finale ne dépend pas de la phase initiale.

- Relaxation de l'oscillateur

Pendant la seconde partie de la période, soit pour $t_k \in [T_H, T_{PRP}]$, l'oscillateur ne reçoit pas de signal d'injection et il va donc tendre vers le régime établi d'oscillations libres. C'est ce qui est appelé la relaxation de l'oscillateur. Cet état de l'oscillateur est décrit par l'équation de Van der Pol en régime libre (II-10) avec pour condition initiale une amplitude proche de l'amplitude du régime établi, ainsi qu'une fréquence proche de la fréquence d'oscillation libre et une phase initiale ϕ_0 . La solution de cette équation différentielle peut s'écrire sous la forme :

$$v_{ol}(t) = A \sin(\omega_0 t + \phi_{ol}(t)) \quad \text{II-70}$$

où $\phi_{ol}(t)$ représente la différence de phase entre le signal oscillant et un signal sinusoïdal fictif de même fréquence ω_0 et de phase à l'origine arbitrairement nulle. D'après le paragraphe II.4.2 de ce chapitre, son expression est :

$$\phi_{ol}(t) = \arcsin \left(\frac{\sin(\phi_0)}{1 + \frac{\sqrt{k}}{A_0 - \sqrt{k}}} \left(\frac{\sqrt{k}}{A_0 - \sqrt{k}} + e^{-\varepsilon \omega_0 t} \right) \right) \quad \text{II-71}$$

La simulation de cette expression est présentée sur la Figure II.35 pour différentes phases initiales.

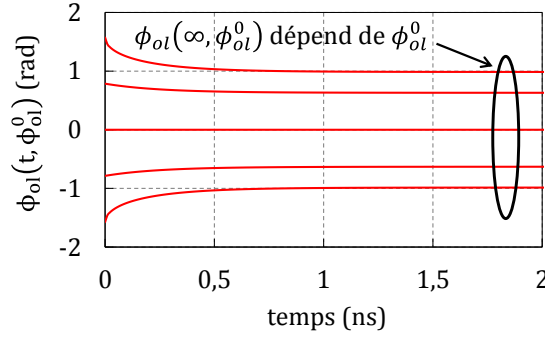


Figure II.35 Simulation de l'évolution temporelle de la phase de l'oscillateur pendant la phase de retour à l'oscillation libre.

On remarque que la différence de phase tend vers une constante. Ceci signifie qu'au bout d'un certain temps, la fréquence de l'oscillateur est égale à la fréquence d'oscillation libre. L'oscillateur est alors en régime libre. On note aussi que contrairement au régime de verrouillage par injection, la phase finale dépend de la phase initiale.

- Pseudo-verrouillage de l'oscillateur par le signal TORP

On considère maintenant le système complet défini par le système d'équations (II-65). Ainsi, La solution à la $k^{\text{ième}}$ période du signal TORP s'écrit :

$$v(t) = A \sin(\psi(t)) \quad \text{II-72}$$

avec

$$\psi(t) = \begin{cases} \omega_{OL,TORP}t + \phi_{inj}(t_k), & t_k \in [0; T_H] \\ \omega_{ol}t + \phi_{ol}(t_k - T_H), & t_k \in [T_H; T_{PRP}] \end{cases} \quad \text{II-73}$$

Durant la $k^{\text{ième}}$ injection, la phase absolue $\psi(t)$ tend vers une variation linéaire proportionnelle à $\omega_{OL,TORP}$. Comme expliqué précédemment, la valeur de la phase à la fin de l'injection (à l'instant $t_k = 0^-$) ne dépend pas de la phase initiale de l'injection. Cette phase initiale de l'injection correspond elle-même à la phase finale de la relaxation précédente. Ainsi, même si la phase finale de la relaxation dépend de la phase initiale de la relaxation, la périodicité de la phase est garantie. L'évolution temporelle de la phase est représentée sur la Figure II.36.

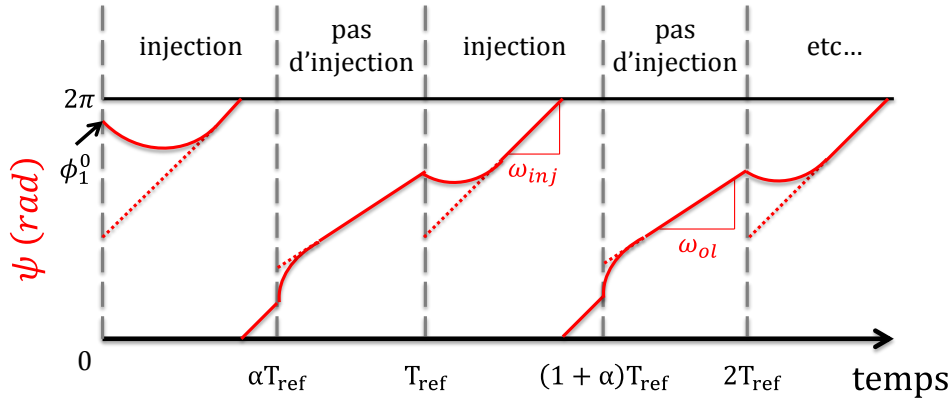


Figure II.36 Représentation de l'évolution de la phase absolue du signal de sortie de l'oscillateur en fonction du temps.

Ainsi, si l'injection est suffisamment longue pour que le régime établi de verrouillage soit atteint, la phase des oscillations est T_{PRP} -périodique. L'oscillateur est alors pseudo-verrouillé sur le signal TORP injecté.

- Une condition de pseudo-verrouillage

On réécrit maintenant les phases relatives des deux régimes comme des fonctions du temps et de leur condition initiale :

$$\phi_i(t, \phi_{i,0}) = 2 \arctan \left(\frac{\omega_L - \omega_B \tanh \left(\frac{\omega_B}{2} (t - t_0) \right)}{\omega_0 - \omega_{OL,TORP}} \right) \quad \text{II-74}$$

et

$$\phi_{ol}(t, \phi_{ol,0}) = \arcsin \left(\frac{\sin(\phi_{ol,0})}{1 + \frac{\sqrt{k}}{A_0 - \sqrt{k}}} \left(\frac{\sqrt{k}}{A_0 - \sqrt{k}} + e^{-\varepsilon \omega_0 t} \right) \right) \quad \text{II-75}$$

On considère maintenant que le régime permanent n'est pas atteint lors de l'injection. Alors, les phases finales de l'injection et de la relaxation dépendent toutes les deux de leurs phases initiales respectives. La phase initiale de la $k^{\text{ième}}$ injection dépend de la phase finale de la $(k-1)^{\text{ième}}$ relaxation, qui dépend elle-même de la phase finale de la $(k-1)^{\text{ième}}$ injection, et ainsi de suite. On en déduit une suite récurrente sur la phase absolue de l'oscillateur au début de chaque période :

$$\begin{cases} \psi_0 = \psi_{inj,0} \\ \psi_n = \omega_0(T_{PRP} - T_H) + \phi_{ol}(T_{PRP} - T_H, \omega_{OL,TORP}T_H + \phi_{inj}(T_H, \psi_{N-1})) \end{cases} \quad \text{II-76}$$

La convergence de cette suite implique la T_{PRP} -périodicité de la phase absolue et donc celle du signal oscillant. Cette condition dépend des paramètres de l'oscillateur, de ceux du signal d'entrée et de la première condition initiale. Une condition de convergence peut donc être calculée depuis ces paramètres.

La Figure II.37 montre la simulation de la suite récurrente décrite équation (II-76) sur 50 périodes pour oscillateurs injectés par des TORP dont les paramètres sont légèrement différents (l'amplitude d'injection a été modifiée de moins de 5 %) :

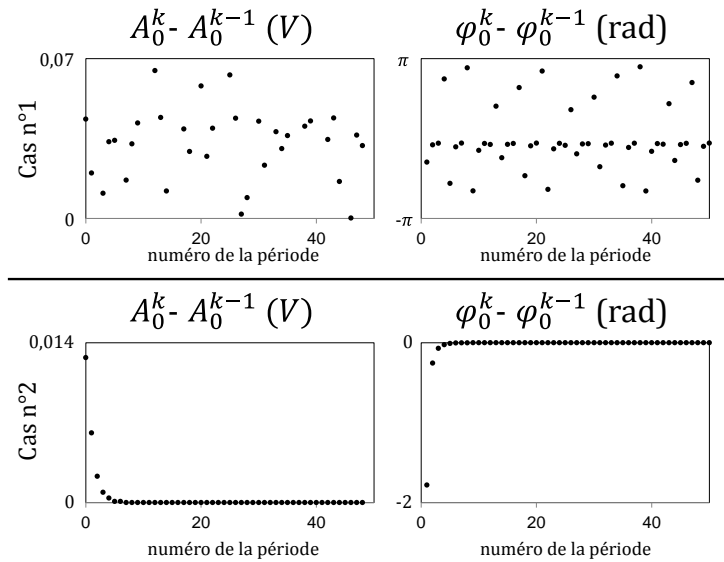


Figure II.37 Différence des termes de la suite des valeurs initiales du signal de sortie au début de chaque période du signal d'entrée.

D'après la Figure II.37, on voit clairement que dans le premier cas, la suite des phases initiales ψ_n ne converge pas, ce qui indique que le signal de sortie n'est pas T_{prp} -périodique et que l'oscillateur n'est pas synchronisé.

L'expression analytique de la suite de récurrence (II-76) étant complexe, cette fonction ne peut pas être utilisée pour garantir la synchronisation de l'oscillateur sur le signal TORP, c'est-à-dire prévoir tous les couples de paramètres pour lesquels l'oscillateur est pseudo-verrouillé sur le signal TORP. De plus, parmi tous les paramètres dont dépend le pseudo-verrouillage, il y a la première condition initiale $(A_{D0}^0, \varphi_{D0}^0)$ qu'on ne maîtrise pas. Cependant, d'après l'analyse précédente, il est clair qu'une amplitude d'injection suffisante et une fréquence d'oscillation libre de l'oscillateur suffisamment proche de la fréquence des oscillations du TORP favorise le verrouillage rapide de l'oscillateur pendant la demi-période d'injection et donc favorise la synchronisation.

II.4.4.2. Performances

Lorsqu'un signal TORP est injecté dans un oscillateur et que la synchronisation de l'oscillateur est acquise, celui-ci agit comme un filtre passe-bande qui vient sélectionner une harmonique (l'harmonique désirée) dans le spectre du TORP et il atténue les autres harmoniques (les

harmoniques adjacentes). Il s'agit alors de prévoir le niveau d'atténuation des différentes raies adjacentes en fonction des paramètres du système (forme du signal TORP et valeur des éléments de l'oscillateur). Aucun résultat analytique n'a été trouvé sur le sujet, mais d'après les mesures et les simulations numériques effectuées ainsi que les modèles mis au point dans ce chapitre, les principales tendances d'évolution des performances en fonction des paramètres du générateur de TORP sont énumérées dans ce qui suit :

- Influence de la fréquence d'oscillation libre :

Cette valeur doit être la plus proche possible de la fréquence de l'harmonique désirée. Dans ce cas, le filtre équivalent est centré sur l'harmonique à sélectionner et va traiter de la même manière les harmoniques adjacentes de droite et celles de gauche. Lorsque cette fréquence est décalée, le filtre équivalent n'est plus symétrique.

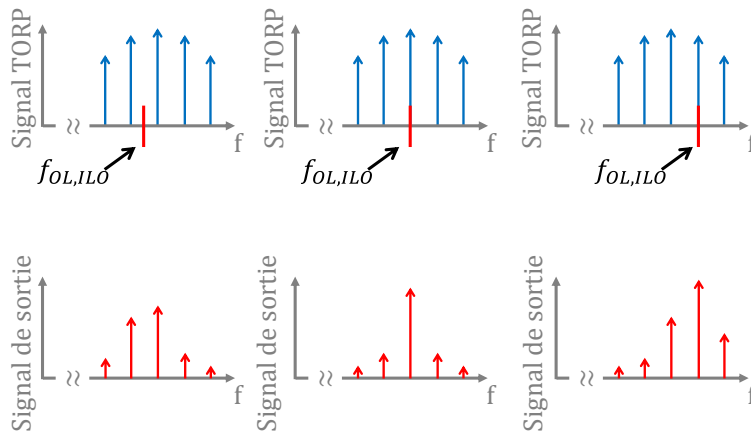


Figure II.38 Influence de la fréquence d'oscillation libre de l'oscillateur sur le spectre du signal de sortie.

- Influence de la puissance d'injection :

Tant qu'il est verrouillé, l'oscillateur se comporte comme un filtre qui régénère l'harmonique à sélectionner. Ainsi, quelle que soit la puissance d'injection, l'harmonique désirée en sortie aura toujours la même puissance, alors que la puissance des harmoniques adjacentes en sortie dépend de la puissance d'injection.

CH II. LES OSCILLATEURS EN BANDE MILLIMETRIQUE

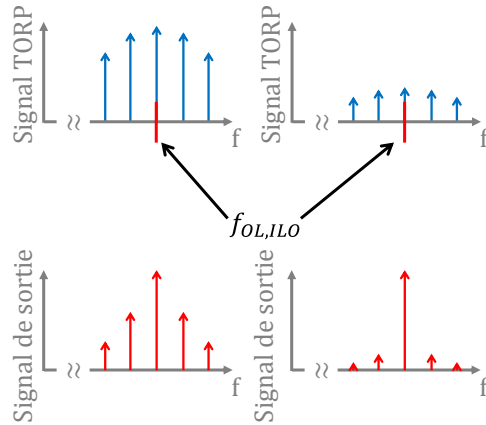


Figure II.39 Influence du signal d'injection dans l'oscillateur sur le spectre du signal de sortie.

Ainsi, il vaut mieux minimiser la puissance d'injection pour améliorer les performances du sélecteur d'harmonique. En dessous d'une certaine puissance d'injection, le système n'est plus pseudo-verrouillé, cela constitue la limite de fonctionnement.

- Influence du facteur de qualité de l'oscillateur

Plus le facteur de qualité de l'oscillateur est grand, plus il va filtrer les harmoniques adjacentes. Cependant, à partir d'un certain facteur de qualité, l'oscillateur n'est plus pseudo-verrouillé sur le signal d'entrée.

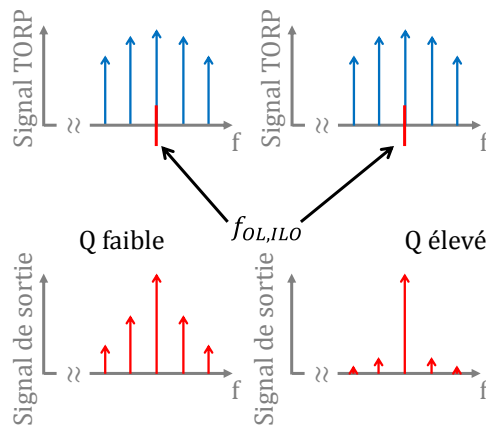


Figure II.40 Influence du facteur de qualité de l'oscillateur sur le spectre du signal de sortie.

II.5. Conclusion

Ce chapitre a permis de présenter les architectures des oscillateurs CMOS dans la bande millimétrique. Après avoir réduit le champ d'étude aux oscillateurs à paire croisée nMOS et à réservoir de charge LC (LC-tank), les différents montages utilisant des oscillateurs qui sont utilisés dans la synthèse de fréquence innovante ont été détaillés, ainsi que les grandeurs caractéristiques permettant l'évaluation des performances des oscillateurs dans chacun de leur fonctionnement spécifique. Une revue de l'état de l'art des théories sur les oscillateurs a permis de dégager des tendances de fonctionnement des oscillateurs ainsi que de modéliser leur comportement dans certains cas. A partir de cet état de l'art, des solutions spécifiques et originales ont été élaborées pour modéliser le comportement de l'oscillateur dans les configurations spécifiques à la synthèse de fréquence innovante. Les contributions à l'étude des oscillateurs sont synthétisées sur la Figure II.41.

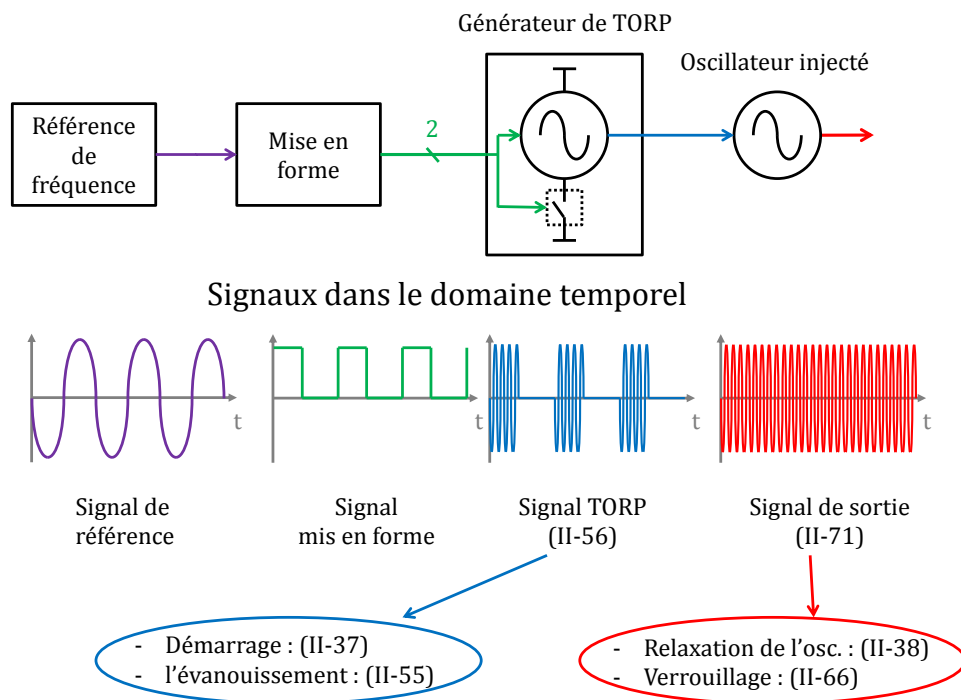


Figure II.41 Synthèse des contributions à l'étude des oscillateurs présentées dans le paragraphe II.4 de ce chapitre. Les équations correspondant aux modèles et solutions approchées sont précisées entre parenthèses.

Ces solutions sont validées par comparaison avec des simulations numériques, et des tendances sont dérivées de ces études permettant au concepteur de circuit de prédire le comportement de l'oscillateur pour les cas explorés.

Chapitre III. Synthèse de fréquence dans la bande millimétrique

Table des matières

| | | |
|------------|---|-----|
| III.1. | Introduction..... | 99 |
| III.2. | Présentation des circuits de synthèse de fréquence | 100 |
| III.2.1. | La synthèse de fréquence dans les systèmes de télécommunication millimétriques..... | 100 |
| III.2.2. | Grandeurs caractéristiques des circuits de synthèse de fréquence.... | 102 |
| III.2.3. | Topologies des circuits de synthèse de fréquence | 103 |
| III.2.3.1. | Architectures homodynes | 103 |
| III.2.3.2. | Architectures hétérodynes | 104 |
| III.3. | Etat de l'art des synthèses de fréquence CMOS dans la bande millimétrique..... | 105 |
| III.3.1. | Etat de l'art des synthèses de fréquence à 60 GHz | 105 |
| III.3.2. | Etat de l'art du bruit de phase des PLL de 2 à 60 GHz..... | 106 |
| III.3.3. | Limitation des multiplicateurs réels | 108 |
| III.4. | Une architecture de synthèse de fréquence innovante..... | 110 |
| III.4.1. | Présentation de la synthèse de fréquence innovante..... | 110 |
| III.4.1.1. | Architecture de la synthèse de fréquence..... | 110 |
| III.4.1.2. | Degrés de liberté de la synthèse de fréquence | 111 |
| III.4.2. | Réglage de la fonctionnalité de la synthèse de fréquence | 112 |
| III.4.2.1. | Programmation du rapport de multiplication | 112 |
| III.4.2.2. | Garantir le pseudo-verrouillage | 119 |
| III.4.3. | Performances de la synthèse de fréquence | 119 |
| III.4.4. | Configurations spécifiques..... | 121 |
| III.5. | Conclusion | 124 |

III.1. Introduction

La synthèse de fréquence est un bloc clé de l'architecture d'émission-réception, à fortiori aux fréquences millimétriques. Les circuits de synthèse de fréquence sont, en technologies CMOS, basés sur l'utilisation de boucles à verrouillage de phase (PLL). Une présentation ainsi qu'une revue détaillée de l'état de l'art des circuits de synthèse de fréquences et des PLL permettent de montrer que les performances de la synthèse de fréquence dépendent notamment de la fréquence de la PLL et de l'utilisation ou non de multiplicateurs de fréquence. Cette revue de l'état de l'art permet aussi d'isoler le point bloquant dans la réalisation de multiplicateurs de fréquences CMOS millimétriques. Une solution originale est proposée qui permet de passer outre ce point bloquant. Cette synthèse de fréquence innovante se base sur l'utilisation originale des oscillateurs présentés dans le chapitre II.

III.2. Présentation des circuits de synthèse de fréquence

III.2.1. La synthèse de fréquence dans les systèmes de télécommunication millimétriques

Parmi toutes les architectures d'émission-réception utilisées dans les systèmes de télécommunication, l'architecture de transposition de fréquence (voir la Figure III.1.a) est des plus utilisées. Elle consiste à multiplier dans le domaine temporel le signal utile (que l'on appelle signal bande de base) par un signal de fréquence très stable généré par l'oscillateur local. Cette multiplication dans le domaine temporel correspond dans le domaine fréquentiel à la transposition du signal bande de base autour de la fréquence porteuse (signal généré par l'oscillateur local).

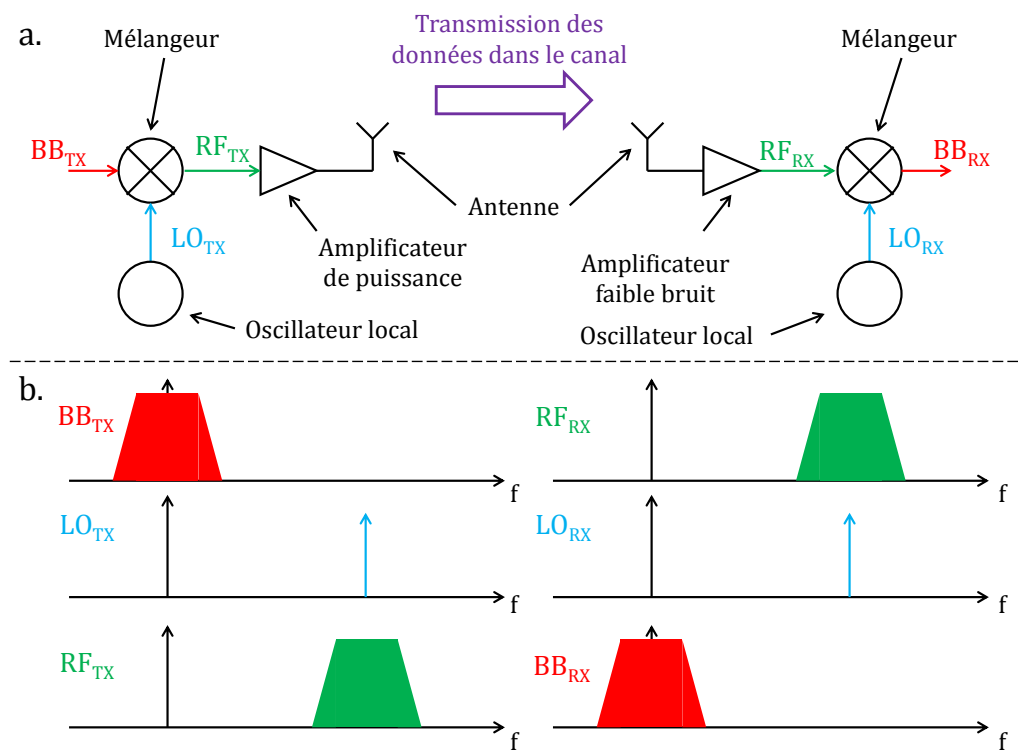


Figure III.1 a. Vue schématique d'une architecture d'émission-réception par translation de fréquence. b. Détail des opérations fréquentielles entre le signal bande de base modulé à l'émission (BB_{TX}) et le signal bande de base modulé à la réception (BB_{RX}).

La fréquence de la porteuse dépend du standard utilisé (WIFI à 2.45 GHz, radio FM entre 88 et 100 MHz, GSM à 900 MHz et 1800 MHz, WiGIG à 60 GHz). Les standards diffèrent par les bandes de fréquences allouées mais aussi par le type de modulations transmissibles ou encore par les puissances maximales autorisées à l'émission, c'est pourquoi ils offrent des performances différentes : quantité d'information transmissible par seconde (débit), qualité de la transmission (lié au taux d'erreur binaire), ... En général, plus la fréquence porteuse d'un système d'émission est grande, plus la bande passante absolue peut être grande. La modulation du signal bande de base

CH III. SYNTHÈSE DE FREQUENCE DANS LA BANDE MILLIMETRIQUE

consiste à le mettre en forme pour l'adapter au canal de transmission. Aujourd'hui, les modulations utilisées sont pour la plupart numériques (les données à transmettre sont des mots binaires) et proposent des efficacités différentes : par exemple, la modulation 256-QAM permet d'envoyer plus de données qu'une modulation ASK dans le même laps de temps et toutes choses égales par ailleurs. Cependant, plus une modulation est complexe, plus la qualité du signal de l'oscillateur local doit être élevée (stabilité en fréquence, bruit de phase).

Ce travail est focalisé sur une bande de fréquence non-licenciée (libre d'utilisation) autour de 60 GHz, utilisant des modulations complexes comme QPSK ou 16-QAM. L'utilisation d'une fréquence porteuse élevée et de modulations complexes permet d'envisager des débits importants, supérieurs au Gigabit par seconde. Ce type de communication n'est possible que si l'on utilise une fréquence porteuse ayant d'excellentes propriétés spectrales, notamment le bruit de phase, garantissant ainsi un signal très stable dans le temps. Dans les technologies CMOS, différentes solutions sont proposées aujourd'hui qui permettent d'envisager des communications à plusieurs gigabits par seconde, comme montré sur la Figure III.2.

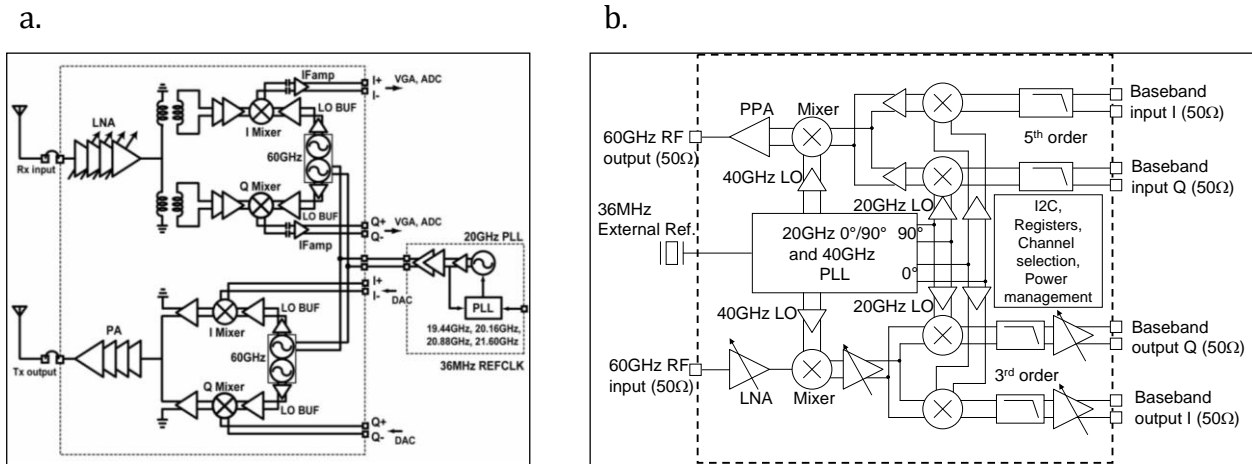


Figure III.2 Exemples d'intégration de la synthèse de fréquence dans les architectures d'émission-réception [41]-[42].

D'après les exemples montrés sur la Figure III.2 et la revue de l'état de l'art présentée par la suite de ce chapitre, toutes les synthèses de fréquence sont basées sur l'utilisation de boucles à verrouillage de phase (PLL ou « Phase Lock Loop »). Il s'agit d'un asservissement de fréquence qui permet de stabiliser un oscillateur à partir d'une référence externe fixe (quelques MHz) en garantissant des propriétés de bruit de phase excellentes. Une PLL est construite autour d'un oscillateur contrôlé en tension (VCO, voir le chapitre II) dont la phase est asservie pour suivre (au rapport de division près) la phase du signal de référence, qui est généralement produite par un système utilisant un quartz. La Figure III.3 détaille l'architecture de la PLL.

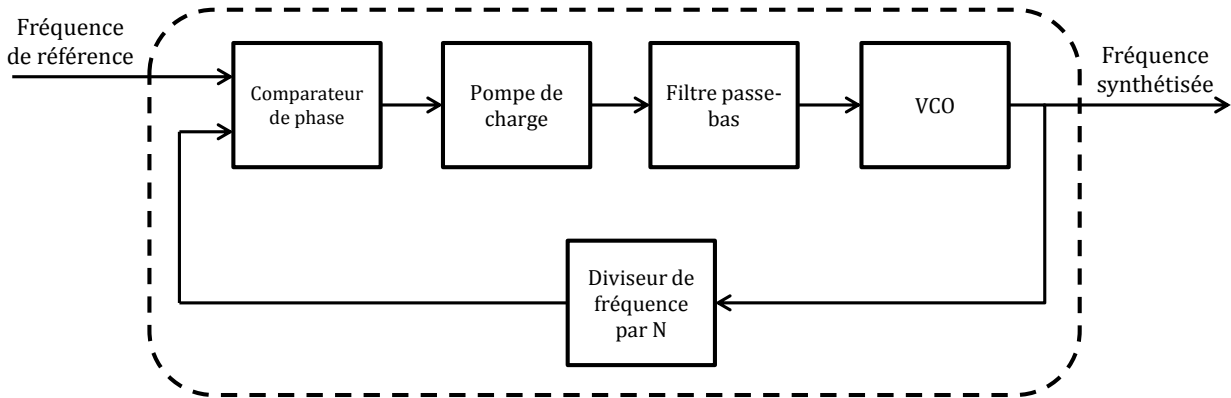


Figure III.3 Détail de l'architecture de la boucle à verrouillage de phase (PLL).

III.2.2. Grandeurs caractéristiques des circuits de synthèse de fréquence

Dans cette partie sont détaillées les grandeurs caractéristiques d'une synthèse de fréquence ainsi que leur impact sur les performances du système d'émission-réception.

- Plage d'accord

La plage d'accord est l'ensemble des fréquences qui peuvent être synthétisées. Elle doit être conforme au standard utilisé. Pour la bande non-licenciée autour de 60 GHz par exemple, la plage d'accord pour pouvoir émettre dans les quatre canaux du standard IEEE 802.15.3c, doit être de 9 GHz entre 57 GHz et 66 GHz ($f_{CH1} = 58,32 \text{ GHz}$; $f_{CH2} = 60,48 \text{ GHz}$; $f_{CH3} = 62,64 \text{ GHz}$; $f_{CH4} = 64,8 \text{ GHz}$).

- Temps d'établissement

Il s'agit du temps que met la synthèse de fréquence pour atteindre le régime permanent. Un temps d'établissement court est notamment nécessaire dans les systèmes d'émission-réception utilisant la technique de multiplexage fréquentiel et temporel, car le synthétiseur doit passer d'une fréquence à une autre entre deux paquets de données.

- Raies parasites

Le spectre fréquentiel du signal synthétisé est composé d'une raie à la fréquence synthétisée, mais aussi de raies secondaires de puissance inférieure qui peuvent être en rapport avec la fréquence du quartz dans une PLL. A l'émission, les raies parasites entraînent la pollution du spectre électromagnétique. A la réception, ces raies provoquent la réduction de la sensibilité du récepteur et l'interférence avec des canaux adjacents.

- Bruit de phase

Le bruit de phase du signal synthétisé est une mesure de la fluctuation statistique de la fréquence. Il s'agit d'une grandeur critique pour la qualité de la transmission dans une chaîne d'émission-réception. Son influence sur la qualité de transmission est complexe et dépend du type de modulation. Des études au niveau système de l'influence du bruit de phase existent dans la littérature pour les modulations QAM [43], OFDM [44] ou encore MC-CDMA [45].

- Puissance dissipée, encombrement

La puissance dissipée et l'encombrement dépendent du type d'architecture utilisée, de la technologie ainsi que de la fréquence à synthétiser. Ces caractéristiques sont importantes dans les systèmes d'émission-réception destinés à être intégrés dans des terminaux mobiles.

- Fréquence de référence

Les synthèses de fréquence admettent en entrée un signal de référence basse fréquence (de quelques centaines de kHz à quelques dizaines de MHz) provenant généralement d'un oscillateur à quartz.

III.2.3. Topologies des circuits de synthèse de fréquence

Dans ce travail, nous considérons les synthèses de fréquence basées sur l'utilisation d'une PLL pour synthétiser un signal de fréquence fixe. Il existe différentes façons d'utiliser une ou plusieurs PLL pour réaliser la transposition de fréquence de la bande de base à la bande RF dans une architecture d'émission-réception, qui sont listées dans ce qui suit.

III.2.3.1. Architectures homodynes

La méthode la plus évidente consiste à avoir recours à la multiplication une seule fois pour transposer le signal utile de la bande de base à la bande RF. Il s'agit d'une synthèse directe, dont un exemple est présenté sur la Figure III.4.

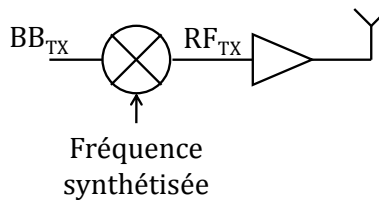


Figure III.4 Vue schématique d'une architecture d'émission dotée d'une synthèse de fréquence directe.

Comme le montre la Figure III.4, cette première solution consiste à multiplier le signal modulé en bande de base (BB_{TX}) par l'unique fréquence synthétisée, produisant le signal transmissible dans l'air RF_{TX}.

Aujourd'hui, après une étude de l'état de l'art CMOS pour la bande millimétrique, on constate que deux techniques sont employées pour synthétiser cette fréquence unique, en fonction de la fréquence de fonctionnement du VCO, de la PLL, et de l'utilisation ou non de multiplicateurs de fréquence (Figure III.5). En effet, pour synthétiser un signal de fréquence f_0 , il est possible soit de construire une PLL autour d'un VCO dont la fréquence de fonctionnement est f_0 , soit de construire une PLL autour d'un VCO dont la fréquence de fonctionnement est un sous-multiple de f_0 (f_0/N) et d'utiliser un multiplicateur de fréquence par N . Cette deuxième méthode est particulièrement utilisée aux fréquences millimétriques à cause des faibles performances des VCO CMOS millimétriques (notamment le bruit de phase, voir l'état de l'art dans la suite).

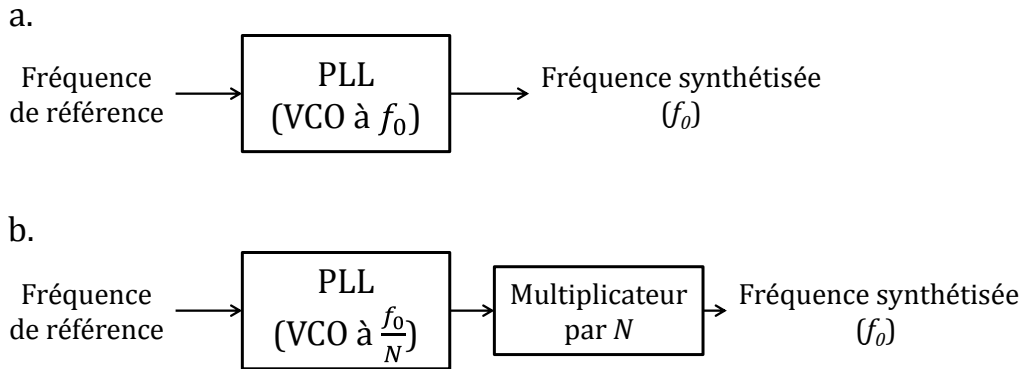


Figure III.5 Exemple de composition d'une synthèse de fréquence directe. Cas où la fréquence du VCO de la PLL correspond à la fréquence à synthétiser (a.), et cas où la fréquence du VCO de la PLL est à un sous multiple de la fréquence à synthétiser (b.).

III.2.3.2. Architectures hétérodynes

Nombre d'émetteurs-récepteurs réalisés en technologie CMOS pour la bande millimétrique transposent le signal bande de base en plusieurs étapes, comme schématisé sur la Figure III.6. On parle alors de synthèse de fréquence indirecte : plusieurs fréquences sont synthétisées et multipliées successivement avec le signal bande de base pour transposer celui-ci vers la bande RF. La somme des fréquences synthétisées est égale à la fréquence porteuse. Cette solution est plus complexe car elle nécessite la synthèse de plusieurs fréquences mais celles-ci sont inférieures à la fréquence qui doit être produite par une synthèse directe équivalente.

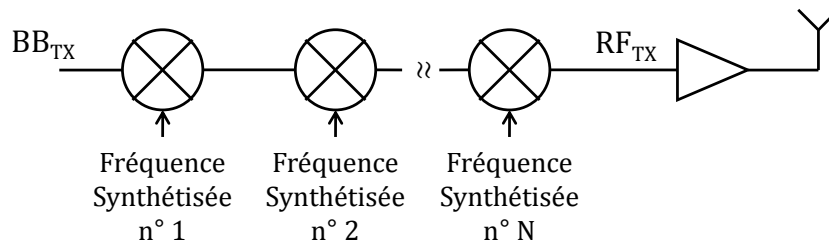


Figure III.6 Vue schématique d'une architecture d'émission dotée d'une synthèse de fréquence indirecte.

Les différentes fréquences synthétisées peuvent être fournies à partir de la même PLL. Par exemple, en utilisant les propriétés des oscillateurs de fournir à des nœuds différents à la fois un signal à leur fréquence de résonance et au double de cette fréquence [41].

III.3. Etat de l'art des synthèses de fréquence CMOS dans la bande millimétrique

III.3.1. Etat de l'art des synthèses de fréquence à 60 GHz

Le Tableau III-1 présente une revue de l'état de l'art pour les synthèses de fréquence à 60 GHz en technologie CMOS. La comparaison est faite sur les grandeurs caractéristiques qui ont été présentées dans le paragraphe III.2.2 de ce chapitre.

Tableau III-1 Etat de l'art des synthèses de fréquence utilisées dans les architectures d'émission-réception à 60 GHz.

| Référence | techno (nm) | f_0 (GHz) | f_{REF} (MHz) | P_{DC} (mW) | $PhN @ 1\text{MHz}$ (dBc/Hz) | P_{SPUR} (dBc) | Topologie |
|-----------|-------------|-------------|-----------------|---------------|------------------------------|------------------|--|
| [46] | 45 | 57-66 | 100 | 78 | -75 | -42 | VCO de la PLL à f_0 |
| [47] | 65 | 58-63 | 36 | 78 | -96 | -58** | VCO de la PLL à $f_0/3$ + multiplication par 3 |
| [41] | 65 | 57-66 | 36 | 80 | -97 | -50** | synthèse indirecte : 20 GHz + 40 GHz |
| [48] | 65 | 60 | 10-100 | 48 | -90 | -74 | VCO de la PLL à f_0 |
| [49] | 65 | 58-68 | 135 | 24,6 | -91 | -45 | VCO de la PLL à f_0 |
| [50] | 65 | 58-65 | 24 | 72 | -96 | N/A | VCO de la PLL à $f_0/3$ + multiplication par 3 |
| [51] | 65 | 56-62 | 125 | 62 | -97 | N/A | VCO de la PLL à $f_0/3$ + multiplication par 3 |
| [52] | 40 | 54-64 | 40 | 42 | -88 | -40 | VCO de la PLL à f_0 |

Dans ce tableau, f_0 est la fréquence synthétisée, f_{REF} la fréquence de référence, P_{DC} est la puissance statique consommée par la synthèse de fréquence, PhN est le bruit de phase et P_{SPUR} est la puissance relative des raies parasites présentes dans le spectre.

D'après le Tableau III-1, les synthèses utilisant des PLL dont le VCO oscille à 60 GHz consomment en moyenne légèrement moins que les PLL utilisant un multiplicateur de fréquence. Cette différence de consommation est due à la complexité des circuits qui est moindre lorsqu'il n'y a pas utilisation de multiplicateurs.

Cependant, on remarque qu'il y a une claire différence en termes de bruit de phase (6 dB) entre les PLL utilisant un VCO à 60 GHz et les autres types de synthèses : synthèse indirecte d'une part et PLL couplées à un multiplicateur de fréquence d'autre part. Ainsi, il semble qu'une solution pour diminuer le bruit de phase dans les synthèses de fréquence millimétriques soit d'avoir recours à la multiplication de fréquence, ce qui permet d'abaisser la fréquence de fonctionnement du VCO de la PLL. D'après [53], un multiplicateur de fréquence idéal ajoute au signal un bruit de phase qui ne dépend que du rapport de multiplication, et se calcule comme :

$$PhN(S_{f_0}) = PhN(S_{f_0/N}) + 20 \log(N) \quad \text{III-1}$$

où $PhN(S_{f_0})$ est le bruit de phase du signal de sortie du multiplicateur, $PhN(S_{f_0/N})$ celui du signal à multiplier et N le rapport de multiplication.

Admettons que l'on dispose de multiplicateurs ayant tous les rapports de multiplication N , alors, minimiser le bruit de phase de la synthèse revient à trouver la fréquence de PLL pour laquelle le bruit de phase ramené à 60 GHz par (III-1) sera le plus faible. La partie suivante compare l'état de l'art des bruits de phase des PLL CMOS RF de 2 à 60 GHz.

III.3.2. Etat de l'art du bruit de phase des PLL de 2 à 60 GHz

La Figure III.7 présente le bruit de phase à 1 MHz de la porteuse des PLL de la littérature qui fonctionnent entre 2 GHz et 60 GHz.

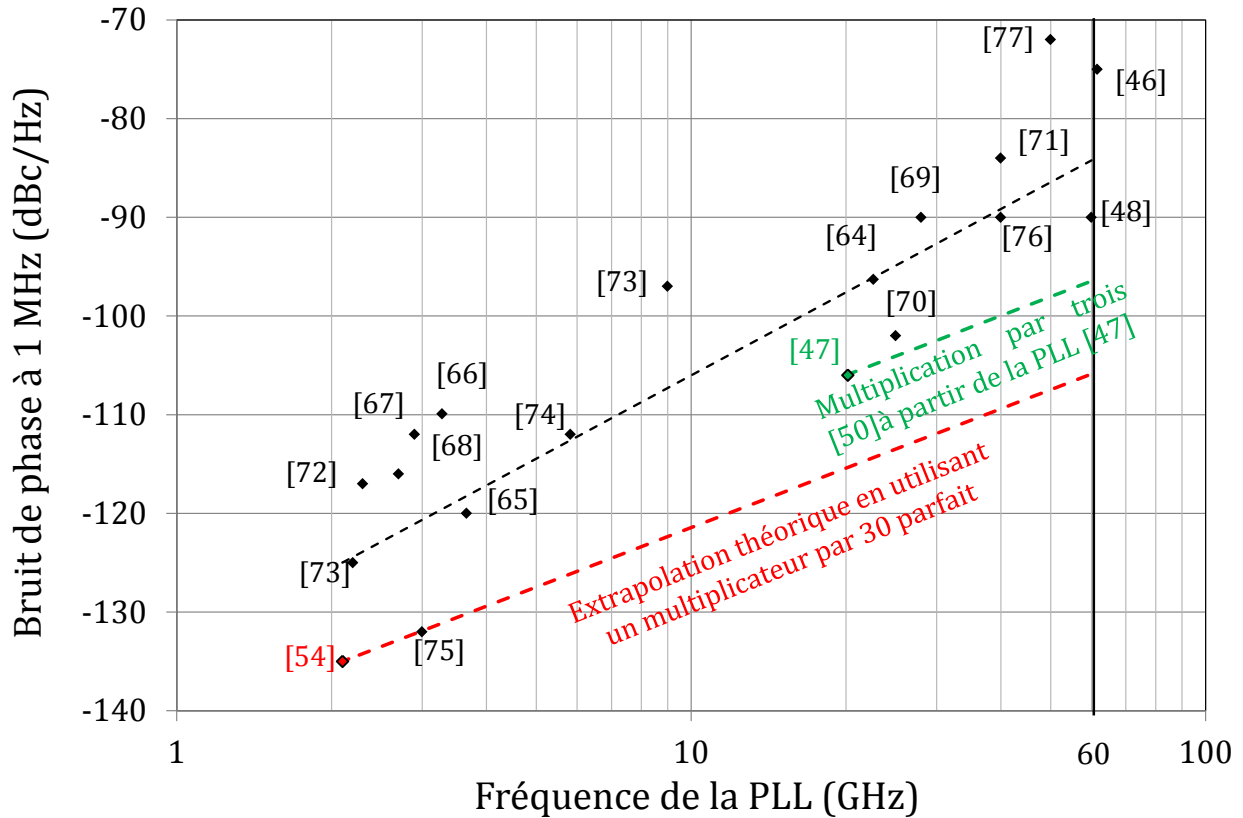


Figure III.7 Etat de l'art du bruit de phase à 1 MHz des PLL de la littérature fonctionnant entre 2 et 60 GHz.

La première tendance claire qu'on extrait de la Figure III.7 est que plus la fréquence de la PLL est grande, plus le bruit de phase à 1 MHz est grand (tendance en pointillés noirs). Cependant, cette évolution ne suit pas la loi (III-1), mais le bruit de phase augmente sensiblement plus vite en fonction de la fréquence du VCO de la PLL. En effet, le trait noir en pointillés, qui est une tendance de l'évolution des bruits de phase des PLL présentées, n'est pas parallèle avec les traits rouges et verts qui suivent une progression en $20 \log(N)$.

Cette tendance est mise en évidence sur la Figure III.8, où toutes les PLL de la Figure III.7 ont été ramenées à 60 GHz en utilisant une extrapolation en $20 \log(N)$. Cette figure indique le bruit de phase qu'il est théoriquement possible d'atteindre en utilisant une PLL de l'état de l'art ayant un VCO à la fréquence f_0/N comprise entre 2 et 60 GHz et un multiplicateur de fréquence idéal de rapport de multiplication N .

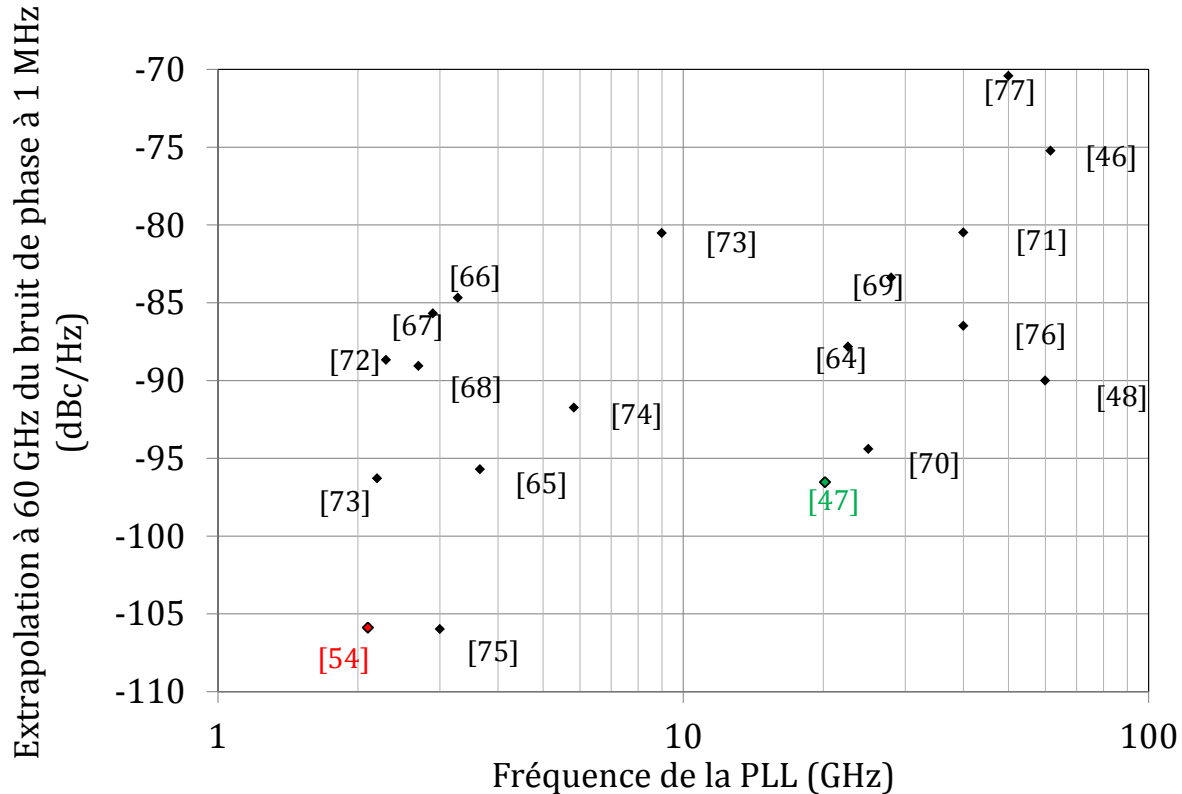


Figure III.8 Extrapolation à 60 GHz du bruit de phase à 1 MHz des PLL de l'état de l'art en utilisant une loi en $20\log(N)$.

D'après la Figure III.8, plus la fréquence du VCO de la PLL est faible, plus le bruit de phase théoriquement atteignable est faible. Ainsi, la synthèse de fréquence qui a le bruit de phase le plus faible est celle qui utilise une PLL dont le VCO est à basse fréquence et dont le rapport de multiplication est grand. Par exemple, en utilisant la PLL à 2 GHz dans [54] et un multiplicateur de fréquence par 30, on obtient un signal synthétisé à 60 GHz avec un bruit de phase inférieur à -105 dBc/Hz, ce qui est 10 dB plus faible que l'état de l'art des synthèses de fréquence à 60 GHz présenté Tableau III-1 et indiqué en rouge dans les Figure III.7 et Figure III.8.

III.3.3. Limitation des multiplicateurs réels

Les multiplicateurs de fréquence ayant les meilleures performances de bruit de phase utilisent le principe de verrouillage sous-harmonique. Il s'agit d'oscillateurs verrouillés par injection dont la fréquence d'injection est un sous-multiple de la fréquence d'oscillation libre de l'oscillateur. Cependant, dans les technologies CMOS en bande millimétrique, ce rapport est limité à 3 ou 4, comme par exemple la référence [47] qui utilise un multiplicateur par 3 couplé à une PLL à 20 GHz (voir Tableau III-1) et conduit à un bruit de phase de -96 dBc/Hz à 1 MHz (voir les pointillés verts sur les Figure III.7 et Figure III.8). Ce facteur de multiplication peut aller jusqu'à 10 ou 15 à plus basse fréquence en utilisant des techniques d'injection non-linéaires pour élargir la bande de verrouillage [55].

CH III. SYNTHÈSE DE FRÉQUENCE DANS LA BANDE MILLIMÉTRIQUE

Dans la partie suivante, une technique est présentée qui permet d'obtenir une multiplication de fréquence par 30 qui fonctionne aux fréquences millimétriques et qui possède les mêmes propriétés de copie du bruit de phase que le verrouillage sous-harmonique.

III.4. Une architecture de synthèse de fréquence innovante

D'après la partie précédente de ce chapitre, il est clair qu'une façon de réduire le bruit de phase du signal synthétisé à f_{synth} est d'utiliser une PLL à f_{synth}/N et un multiplicateur de fréquence par N à verrouillage sous-harmonique. Aussi, plus N est grand, plus le bruit de phase obtenu est faible, d'après l'état de l'art extrapolé présenté sur la Figure III.8.

Dans cette partie, une nouvelle technique est présentée qui permet d'obtenir un rapport de multiplication de 30 ou même 35 en deux étapes : d'abord, le signal d'entrée provenant d'une PLL à f_{synth}/N (par exemple 2 GHz) est utilisé pour allumer périodiquement un oscillateur dont la fréquence centrale est proche de la fréquence à synthétiser (par exemple 60 GHz). Ceci a pour effet d'augmenter la puissance des harmoniques proches de cette fréquence à synthétiser (60 GHz). Elle est ensuite extraite dans un oscillateur verrouillé par injection.

Deux cas pratiques sont détaillés dans la suite de ce chapitre qui correspondent aux prototypes qui ont été fabriqués. Le premier permet la synthèse d'un signal à 60 GHz par multiplication par 30 d'un signal de référence à 2 GHz. Le second synthétise un signal à 17,5 GHz par la multiplication par 35 d'un signal de référence à 500 MHz. La méthode de conception ainsi que les résultats de mesure pour ces deux circuits sont détaillés dans le chapitre IV.

III.4.1. Présentation de la synthèse de fréquence innovante

III.4.1.1. Architecture de la synthèse de fréquence

Le multiplicateur de fréquence présenté sur la Figure III.9 est composé de trois blocs principaux :

- Le circuit de mise en forme qui transforme le signal sinusoïdal à la fréquence f_{REF} en deux signaux carrés de même fréquence : le signal v_{CO} dont le rapport cyclique est programmable et un signal v_{inj} dont le rapport cyclique est très faible. On note t_{Δ} le décalage de temps entre les deux signaux.
- Le générateur de trains d'oscillations répétées périodiquement (TORP) qui est allumé et éteint périodiquement par le signal v_{CO} et qui est injecté par le signal v_{inj} . Ce bloc permet de maximiser la puissance des harmoniques proches de N fois la fréquence du signal de référence.
- L'oscillateur verrouillé par injection qui reçoit le signal TORP et se synchronise sur une des harmoniques proche de N fois la fréquence du signal TORP.

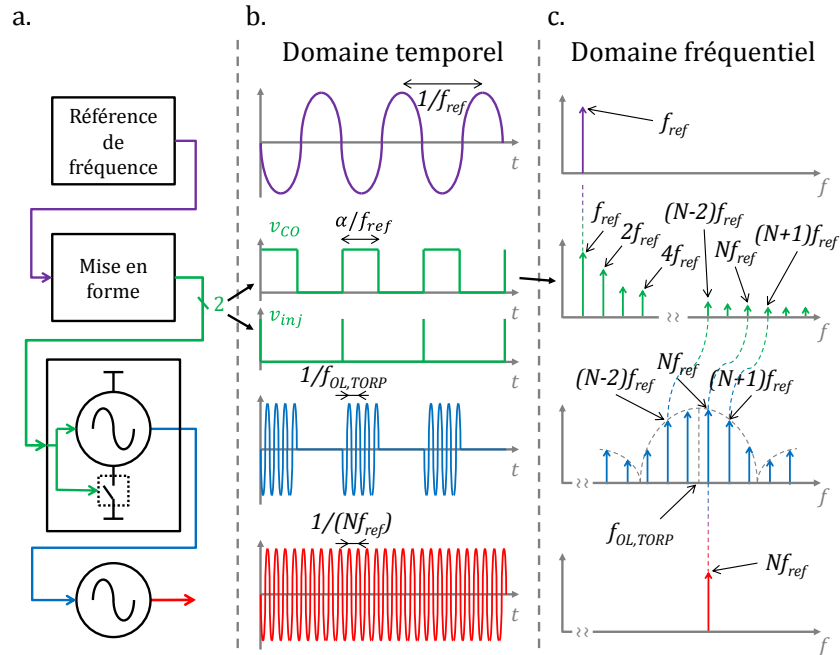


Figure III.9 a. Vue schématique de l'architecture innovante de synthèse de fréquence. b. Construction du signal de sortie dans le domaine tempore. c. Construction du signal de sortie dans le domaine fréquentiel.

Le signal carré (en vert) sert de signal d'interruption de l'alimentation d'un premier oscillateur, ce qui a pour effet la production d'un TORP. Cette transformation est détaillée dans le chapitre II. Ce signal est ensuite injecté dans un oscillateur. Sous certaines conditions, l'oscillateur se synchronise sur ce signal TORP et produit un signal quasi-sinusoïdal à une fréquence N fois plus grande que la fréquence d'entrée (ce phénomène est aussi détaillé dans le chapitre II).

III.4.1.2. Degrés de liberté de la synthèse de fréquence

D'après l'analyse théorique du chapitre II, les degrés de liberté dont disposent le concepteur et l'utilisateur pour régler cette synthèse de fréquence sont résumés dans le Tableau III-2.

Tableau III-2 Paramètres permettant le réglage de cette synthèse de fréquence

| Bloc | Paramètres | Commentaire |
|--------------------------|------------------------------------|---|
| Référence de fréquence | f_{ref} | Fréquence de référence |
| Circuit de mise en forme | α | Rapport cyclique du signal CO |
| | t_r, t_{inj} | Forme temporelle du signal CI |
| Générateur de TORP | $W_{source,TORP}, I_{source,TORP}$ | Taille et polarisation de la paire croisée |
| | $W_{inj,TORP}$ | Taille du transistor d'injection du signal CI |
| | R_{TORP} | Pertes totales de l'oscillateur à paire croisée |
| | $f_{OL,TORP}$ | Fréquence d'oscillation libre |
| ILO | $W_{source,ILO}, I_{source,ILO}$ | Taille et polarisation de la paire croisée |
| | $W_{inj,ILO}$ | Taille du transistor d'injection du signal CI |
| | R_{ILO} | Pertes totales de l'oscillateur à paire croisée |
| | $f_{OL,ILO}$ | Fréquence d'oscillation libre |

Le réglage de ces paramètres permet d'obtenir la fonctionnalité de la synthèse de fréquence (pseudo-verrouillage sur une harmonique du signal d'entrée de l'oscillateur allumé périodiquement ainsi que de l'oscillateur injecté) d'une part, et d'optimiser ses performances (rejet des raies adjacentes, minimisation du bruit de phase, etc) d'autre part. Dans ce qui suit, une étude de l'influence des paramètres du système du Tableau III-2 est présentée en deux parties : d'abord pour garantir la fonctionnalité de la synthèse de fréquence et ensuite pour optimiser ses performances. Cette étude est basée sur des résultats de simulation au niveau système et sur les modèles mis au point dans le chapitre II pour décrire le fonctionnement des oscillateurs qui composent cette synthèse de fréquence.

III.4.2. Réglage de la fonctionnalité de la synthèse de fréquence

Cette synthèse de fréquence permet de réaliser une multiplication de fréquence par N . Parmi tous les paramètres de cette architecture, certains permettent de programmer le facteur de multiplication N . Cette partie détaille les différentes solutions pour obtenir une fréquence synthétisée f_{synth} avec un multiplicateur par N et énumère les paramètres qui permettent d'obtenir ces fonctionnalités en détaillant leur rôle.

III.4.2.1. Programmation du rapport de multiplication

Dans cette synthèse de fréquence, le générateur de TORP permet de maximiser la puissance des harmoniques du signal d'entrée v_{inj} qui sont voisines de sa fréquence d'oscillation libre $f_{OL,TORP}$.

On note $M \cdot f_{ref}$ la fréquence la plus puissante dans ce spectre. L'ILO permet ensuite de choisir parmi toutes les raies du TORP celle d'intérêt grâce aux choix de sa fréquence centrale f_{0ILO} . On note $(M + i)f_{REF}$ la fréquence sélectionnée par l'ILO:

$$f_{synth} = (M + i)f_{ref} = N \cdot f_{ref} \quad \text{III-2}$$

Ainsi, la synthèse de fréquence dispose des degrés de libertés M et i du multiplicateur ainsi que de f_{ref} . M dépend de la fréquence centrale du générateur de TORP, i dépend de la fréquence centrale de l'ILO et f_{ref} est la fréquence de référence. Dans le cas général, le fonctionnement de l'architecture est détaillé sur la Figure III.10.

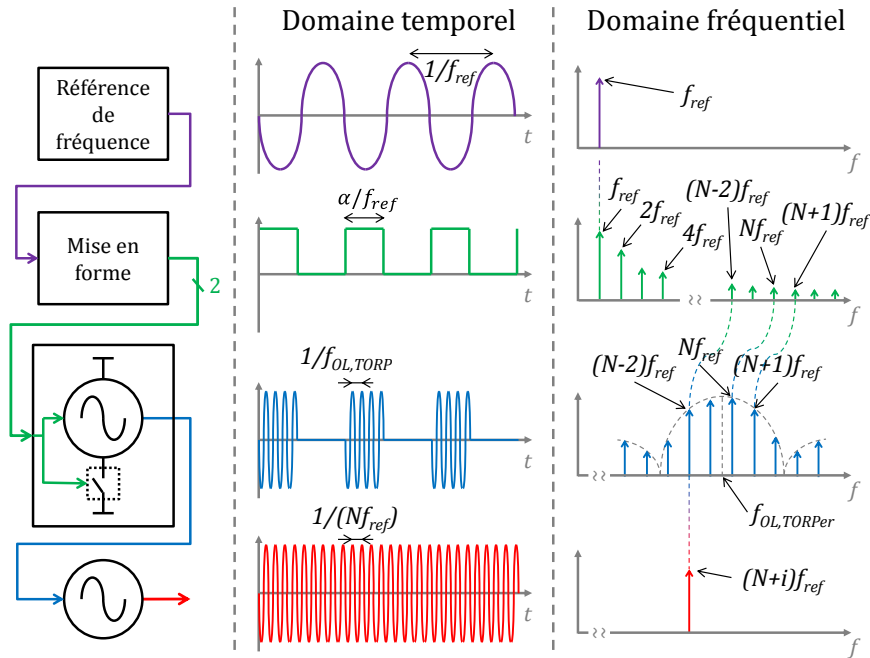


Figure III.10 Vue schématique de l'architecture et construction du signal de sortie dans les domaines temporel et fréquentiel. Fréquences mises en jeu et expression de la fréquence de sortie.

- Fréquence de la référence réglable :

La Figure III.11 présente la construction de la fréquence synthétisée dans deux cas pour lesquels la fréquence de référence est différente. Notons qu'un continuum de valeurs de fréquences de référence permet d'accéder à un continuum de fréquences synthétisées.

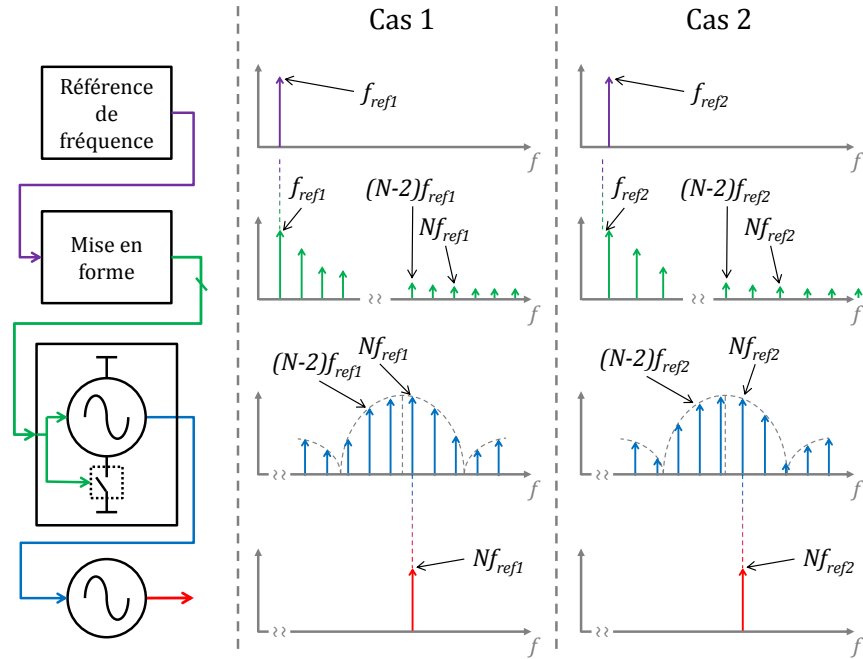


Figure III.11 Influence sur le spectre des signaux de la synthèse de fréquence du réglage de la fréquence de la référence.

- Fréquence centrale du TORP réglable

La Figure III.12 présente la construction de la fréquence synthétisée pour deux fréquences centrales du TORP différentes. Notons qu'un continuum de valeurs de la fréquence centrale du TORP ne permet pas d'accéder à un continuum de fréquences synthétisées. D'après l'état de l'art des VCO en gamme millimétrique, une plage de 10 à 20 % peut être obtenue sur la fréquence centrale du TORP et donc sur M .

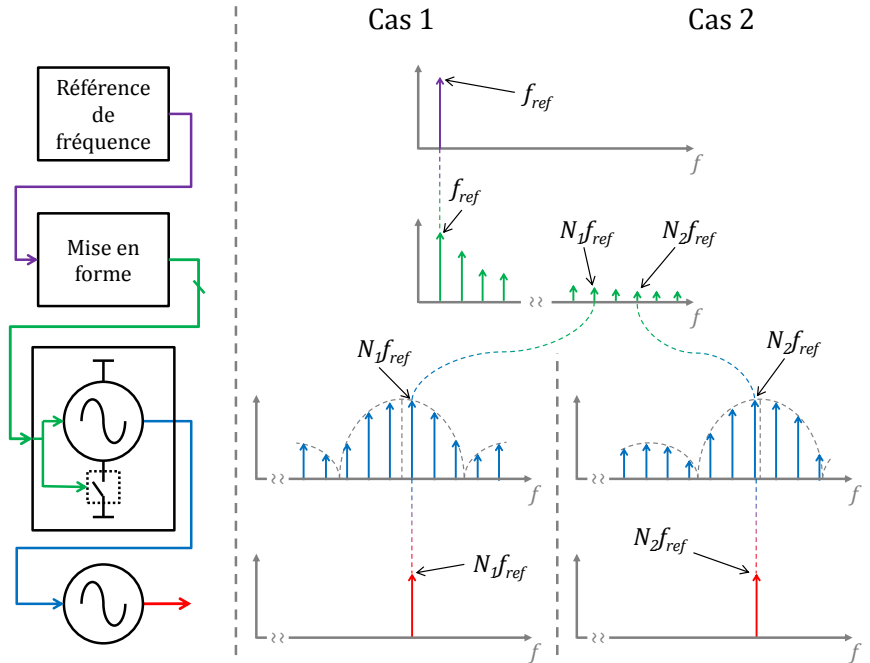


Figure III.12 Influence sur le spectre des signaux de la synthèse de fréquence du réglage de la fréquence d'oscillation libre du générateur de TORP.

- Fréquence centrale de l'ILO réglable

La Figure III.13 présente la construction de la fréquence synthétisée pour deux fréquences d'oscillations libres de l'ILO différentes. Ces fréquences d'oscillations libres sont choisies pour être au plus proche de la raie du signal TORP à sélectionner. L'ILO est construit sur un oscillateur du même type que le générateur de TORP, on dispose pour sa fréquence d'oscillation libre d'une vaste plage de réglage de 10 à 20 %.

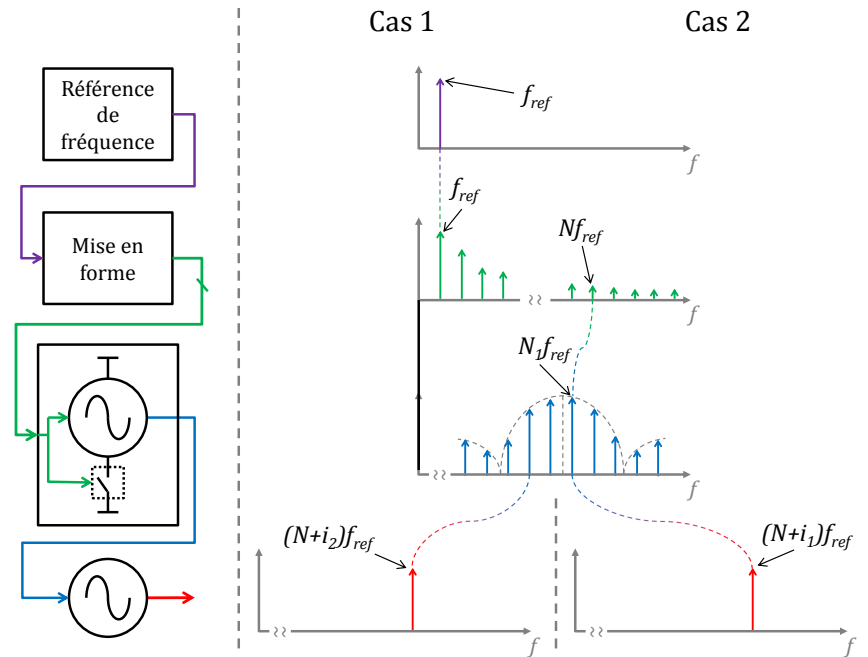


Figure III.13 Influence du réglage de la fréquence d'oscillation libre de l'ILO sur le spectre des signaux de la synthèse de fréquence.

Ainsi, un ou plusieurs de ces degrés de liberté peuvent être réglés par l'utilisateur selon l'application. Dans ces figures, on note que le signal de sortie n'est composé que d'une seule raie. En réalité, des raies adjacentes qui sont les « vestiges » des harmoniques du signal TORP sont présentes dans le spectre du signal de sortie. Ces raies adjacentes sont traitées dans le paragraphe III.4.3 où l'on considère les performances de cette synthèse de fréquence.

Deux exemples d'applications sont détaillés ci-dessous, qui correspondent aux cas pratiques qui ont été étudiés et mis en œuvre dans ce travail¹⁰.

- Exemple pratique 1 :

Objectif : Synthèse de fréquence non-programmable à 17.5 GHz à partir d'une fréquence de référence de 500 MHz.

Dans cet exemple, la fréquence de la référence est fixée à $f_{ref} = 500$ MHz et il n'y a qu'une seule fréquence à synthétiser. Une solution évidente est de se placer dans le cas simple où i est nul, c'est-à-dire que l'ILO va sélectionner la raie la plus puissante du signal TORP. Pour cela, la fréquence centrale de l'ILO est choisie égale à la fréquence centrale du TORP, et cette fréquence est choisie 35 fois plus grande que la fréquence de référence ($M = 35$).

Ainsi, on obtient $f_{synth} = (M + i)f_{REF} = (35 + 0) \cdot 500$ MHz.

¹⁰ La méthode de conception et les résultats de mesure sur les prototypes conçus pour ces deux cas pratiques sont détaillés dans le chapitre IV.

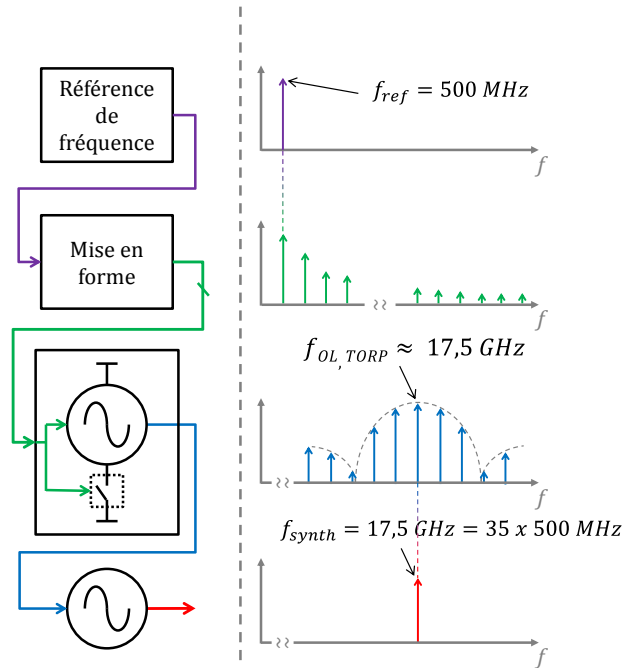


Figure III.14 Forme du spectre des signaux pour l'exemple pratique 1.

- Exemple pratique 2 :

Objectif : Synthèse de la fréquence centrale des 4 canaux du standard IEEE 802.15.3c (58.32 ; 60.48 ; 62.64 ; 64.8 GHz). La fréquence de référence n'est pas spécifiée.

Dans cet exemple, une solution simple est de fixer la fréquence de référence comme étant la différence de fréquence des canaux : $f_{ref} = 2.16 \text{ GHz}$. Il reste alors deux solutions :

1. fixer la fréquence centrale du TORP au centre de la bande et changer la fréquence ($N = 28$ par exemple), et sélectionner la fréquence à synthétiser en réglant la fréquence centrale de l'ILO ($i = -1; 0; 1; 2$).

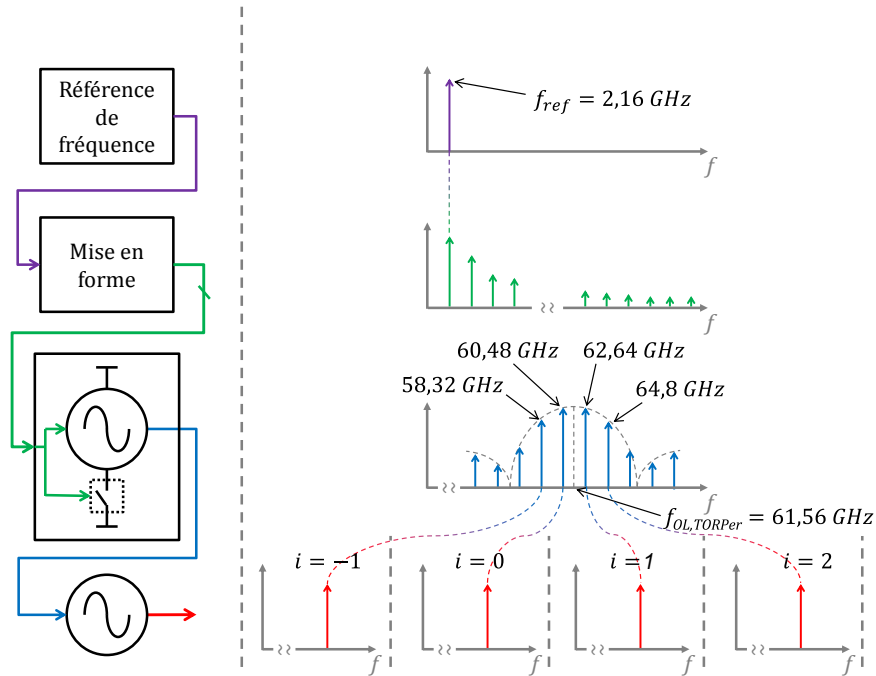


Figure III.15 Forme du spectre des signaux pour la première solution de l'exemple pratique 2.

2. régler la fréquence centrale du TORP pour maximiser la fréquence à synthétiser ($N = 27; 28; 29; 30$) et régler la fréquence centrale de l'ILO pour qu'elle soit égale à celle du TORP ($i = 0$).

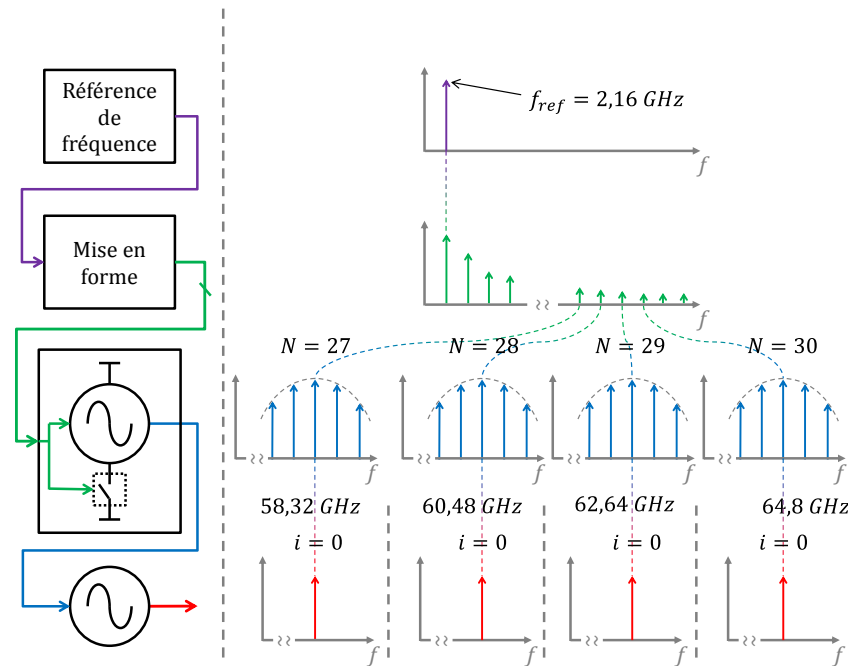


Figure III.16 Forme du spectre des signaux pour la seconde solution de l'exemple pratique 2.

III.4.2.2. Garantir le pseudo-verrouillage

Le réglage des fréquences centrales des différents oscillateurs n'est pas suffisant pour garantir la fonctionnalité du système. La synchronisation doit aussi être garantie. Les deux oscillateurs utilisés dans cette architecture (générateur de TORP et ILO) subissent un phénomène de synchronisation appelé pseudo-verrouillage étudié dans le chapitre II.

Pour le TORP comme pour l'ILO, on montre qu'une forte injection (W_{inj} grand), une paire croisée suffisamment dimensionnée (W_{source} et I_{source} grand) et une résistance R faible sont favorables au pseudo-verrouillage. Pour garantir le pseudo-verrouillage des oscillateurs et assurer la meilleure fonctionnalité, les fréquences d'oscillation libre sont réglées au plus proche du multiple d'intérêt de la fréquence d'entrée.

III.4.3. Performances de la synthèse de fréquence

L'étude des performances ci-dessous se base à la fois sur des simulations au niveau système¹¹ et sur les tendances extraites de l'étude théorique des signaux dans la synthèse de fréquence qui a été faite dans le chapitre II. La mise en équation des oscillateurs ainsi que les solutions qui ont été proposées n'ont pas pour but de concevoir intégralement les circuits sur la seule base de ces équations mais permettent plutôt de dégager des tendances sur le fonctionnement complexe de ce circuit qui vont aider le concepteur à obtenir le fonctionnement qu'il désire et à optimiser les

¹¹ Il s'agit de simulations numériques réalisées avec le logiciel Matlab sur les équations différentielles extraites dans le chapitre II du schéma électrique de cette synthèse de fréquence.

performances. L'étude proposée est complémentaire à l'utilisation des simulateurs électriques présents dans les logiciels de conception assistée par ordinateur.

L'impact des paramètres de cette synthèse de fréquence sur les grandeurs caractéristiques telles qu'elles ont été définies dans le paragraphe III.2.2 est présenté ci-dessous.

- Plage d'accord

La plage d'accord, soit l'ensemble des fréquences synthétisables, dépend à la fois de la plage de variation des fréquences centrales des oscillateurs (du générateur de TORP et de l'ILO) et de la fréquence d'entrée. On obtient une plage de variation pour les oscillateurs en utilisant un varactor en plus de la capacité fixe du tank ou en remplaçant cette dernière. Plus la plage de variation de cette capacité est grande, plus la plage de variation de la fréquence centrale est grande. Cependant, cette plage de variation est limitée par les capacités des transistors de la paire croisée et d'injection. Aussi, pour une technologie CMOS avancée en gamme de fréquence millimétrique, la résistance interne de ce varactor dépend de la tension à ses bornes : plus la tension de contrôle du varactor est grande, plus il est résistif. Ainsi, la taille du varactor est limitée aussi par la résistance série qui doit être suffisamment petite pour respecter les conditions d'oscillations. Notons que les fréquences centrales des oscillateurs permettent de faire varier la fréquence synthétisée de façon discrète, avec un pas égal à la fréquence de référence. Seule la variation continue de la fréquence de référence permet de faire varier la fréquence synthétisée de façon continue.

- Le temps d'établissement

Pour cette synthèse de fréquence, le temps d'établissement est la durée que met l'ILO pour être pseudo-verrouillé¹². Comme montré dans le chapitre précédent, il s'agit de la vitesse de convergence d'une suite récurrente dont on ne connaît pas d'expression analytique. Cependant, une forte injection dans le générateur de TORP ainsi que dans l'ILO permet de minimiser ce temps d'établissement.

- Les raies parasites

La réduction de l'amplitude des raies parasites constitue un objectif d'optimisation important pour cette synthèse de fréquence. En effet, par construction du signal de sortie, des raies adjacentes sont présentes aux multiples de la fréquence de référence de part et d'autre de la fréquence synthétisée. On montre par simulation l'influence des paramètres suivants :

- La fréquence de référence : si celle-ci n'est pas contrainte par l'application, plus elle est grande plus les raies parasites sont éloignées de la fréquence synthétisée et plus leurs amplitudes sont faibles. Cependant, une fréquence de référence trop élevée dans la bande millimétrique adoucit les fronts des signaux de commande du TORP et donc minimise la puissance des raies du TORP, ce qui rend plus difficile le verrouillage de l'ILO.

¹² En effet, lorsqu'on utilise une condition initiale suffisamment grande dans le générateur de TORP comme expliqué dans le paragraphe II.4.3.2, le pseudo-verrouillage du générateur de TORP est quasi-instantané (quelques périodes du signal de référence).

- Le rapport cyclique : le rapport cyclique du signal v_{CO} permet d'étaler plus ou moins le spectre du TORP. Par exemple un rapport cyclique grand permet d'avoir une grande différence d'amplitude entre la raie principale du TORP et les raies situées de part et d'autre. Sur le signal de sortie, il n'y a pas de tendance notable sur la puissance des raies parasites en fonction du rapport cyclique, ce qui semble indiquer que la puissance des raies parasites dépend de la puissance absolue des raies situées de part et d'autre de la raie principale du signal TORP.
- L'amplitude d'injection du signal TORP dans l'ILO : C'est le paramètre qui influe directement sur la puissance des raies parasites dans le signal de sortie. Plus l'amplitude d'injection est faible, plus faibles sont les raies parasites. Ainsi, le compromis est de fournir à l'ILO un TORP suffisamment puissant pour que l'ILO soit pseudo-verrouillé mais suffisamment atténué pour minimiser la puissance des raies adjacentes.

- Le bruit de phase

Lorsque le générateur de TORP et l'ILO sont pseudo-verrouillés, le bruit de phase du signal synthétisé dépend principalement du bruit de phase du signal de référence et du rapport de multiplication. Ceci est vrai sous deux conditions :

- Le bruit de phase ajouté par le circuit de mise en forme d'entrée est négligeable de sorte que les deux signaux d'entrée du générateur de TORP (v_{CO} et v_{inj}) ont un bruit de phase égal à celui du signal de référence.
- L'injection du signal TORP dans l'ILO est suffisamment puissante pour que la plage de verrouillage de l'ILO soit suffisamment large. En effet, on montre dans [56] que l'ILO recopie le bruit de phase de la source pour les fréquences d'offset comprises dans la plage de verrouillage et recopie le bruit de phase de son propre oscillateur en dehors, selon la formule (II-32).

- La puissance dissipée

La puissance dissipée dépend surtout de la taille des transistors des oscillateurs et de leur polarisation. De plus, la consommation du générateur de TORP est proportionnelle au rapport cyclique.

- L'encombrement

L'encombrement dépend principalement de la taille des lignes de transmissions ou des inductances utilisées pour réaliser le tank à la fréquence synthétisée. Ainsi, plus la fréquence à synthétiser est grande, moins le tank est grand. La taille des transistors n'a pas d'influence sur la taille totale du circuit, aux fréquences millimétriques.

III.4.4. Configurations spécifiques

Un avantage de cette architecture est qu'elle est adaptable pour des applications particulières. Par exemple, une meilleure réjection des raies adjacentes peut être obtenue en cascasant un ou plusieurs autres ILO en sortie de la chaîne, comme montré sur la Figure III.17.

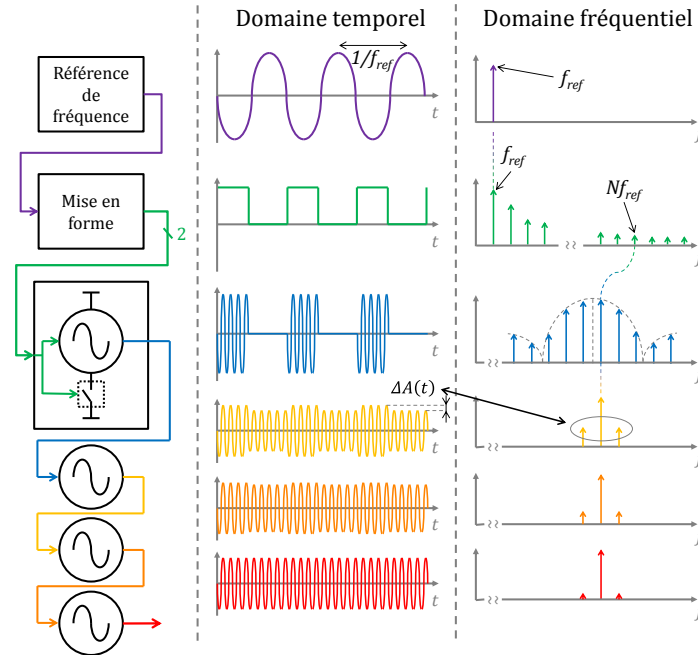


Figure III.17 Utilisation de plusieurs ILO en sortie de la synthèse de fréquence pour améliorer la réjection des raies adjacentes.

Enfin, un autre exemple d'application est la synthèse de deux fréquences multiples de la fréquence de référence et proches l'une de l'autre. Cette architecture permet d'utiliser la même référence de fréquence et le même générateur de TORP pour les deux synthèses et de diviser la chaîne en deux ILO centrés chacun sur une des raies principales du TORP, comme détaillé sur la Figure III.18. Dans le cadre du standard IEEE 802.15.3c, cette technique permettrait notamment la synthèse des fréquences centrales de 2 canaux, et ainsi permettre de réaliser une synthèse full-duplex¹³ avec une consommation et un encombrement proches de celui de la synthèse simple.

¹³ Une synthèse de fréquence full-duplex fournit les fréquences centrales de 2 canaux simultanément. Ceci permet à l'architecture d'émission-réception de communiquer sur un canal à l'émission et sur un autre canal, en même temps, à la réception.

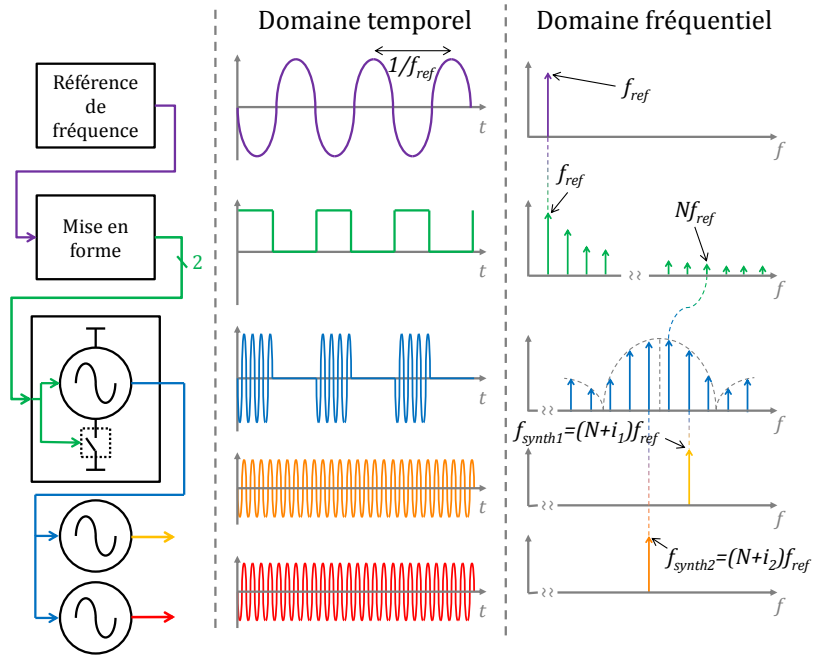


Figure III.18 Utilisation de plusieurs ILO en parallèle permettant de synthétiser plusieurs fréquences sans dupliquer l'ensemble de la chaîne.

III.5. Conclusion

Dans ce chapitre, une courte présentation des synthèses de fréquence a permis de souligner l'importance et les limitations actuelles de la boucle à verrouillage de phase (PLL) dans la synthèse de fréquence en technologie CMOS en bande millimétrique. Les grandeurs caractéristiques des synthèses de fréquences ont été présentées. Ce sont ces grandeurs qui sont optimisées par le concepteur afin de répondre aux spécifications du cahier des charges d'une synthèse de fréquence. Une revue de l'état de l'art des synthèses de fréquence en bande millimétrique a mis en exergue l'importance de l'utilisation de multiplicateurs de fréquences combinée à l'utilisation de PLL à plus basse fréquence pour obtenir les meilleures performances de bruit de phase. Cette revue de l'état de l'art a ensuite été étendue aux PLL RF de 2 à 60 GHz et a permis de montrer que plus la fréquence du VCO de la PLL est basse, plus le rapport de multiplication doit être grand et plus le bruit de phase du signal synthétisé sera faible. Il existe cependant un verrou aujourd'hui dans les multiplicateurs de fréquence millimétriques CMOS qui limite le rapport de multiplication à 4. Une technique innovante a ensuite été proposée qui permet de passer outre ce verrou en obtenant des rapports de multiplication allant jusqu'à 35. Une présentation détaillée de cette synthèse de fréquence originale a été réalisée. Elle se base sur l'étude des oscillateurs réalisée dans le chapitre II. Cette présentation s'appuie sur des exemples pratiques de synthèses de fréquence à respectivement 17.5 GHz et 60 GHz. Ces exemples correspondent aux circuits qui ont été fabriqués et dont la méthode de conception et les résultats de mesures sont détaillés dans le chapitre IV. L'étude des oscillateurs du chapitre II ne permet cependant pas au concepteur de se soustraire à l'utilisation de logiciels de conception assistée par ordinateur mais ces modèles analytiques donnent plutôt des tendances de fonctionnement permettant le réglage de cette synthèse de fréquence pour garantir sa fonctionnalité et optimiser ses performances par rapport aux grandeurs caractéristiques définies au début de ce chapitre. Enfin, quelques fonctionnalités particulières propres à cette synthèse de fréquence innovante ont été montrées.

Chapitre IV. Intégration de la synthèse de fréquence en technologies CMOS 40 nm et BiCMOS 55 nm

Table des matières

| | |
|--|-----|
| IV.1. Introduction..... | 129 |
| IV.2. Première intégration : synthèse des centre de canaux du standard IEEE 802.15.3c..... | 130 |
| IV.2.1. Cahier des charges | 130 |
| IV.2.2. Schéma de principe, spécification des blocs | 131 |
| IV.2.3. Méthode de conception..... | 131 |
| IV.2.3.1. Le circuit de mise en forme d'entrée | 131 |
| IV.2.3.2. Le générateur de TORP | 133 |
| IV.2.3.3. L'oscillateur injecté | 135 |
| IV.2.4. Résultats obtenus | 137 |
| IV.2.4.1. Montage expérimental | 137 |
| IV.2.4.2. Résultats de mesures..... | 139 |
| IV.3. Seconde intégration : Synthèse de fréquence fixe à 17,5 GHz... 144 | |
| IV.3.1. Cahier des charges | 144 |
| IV.3.2. Schéma de principe, spécification des blocs | 145 |
| IV.3.3. Méthode de conception..... | 145 |
| IV.3.3.1. Le circuit de mise en forme d'entrée | 145 |
| IV.3.3.2. Le générateur de TORP | 147 |
| IV.3.3.3. L'oscillateur injecté | 148 |
| IV.3.4. Résultats obtenus | 152 |
| IV.3.4.1. Montage expérimental | 152 |
| IV.3.4.2. Résultats de simulation..... | 152 |
| IV.4. Synthèse des résultats ; comparaison avec l'état de l'art..... | 156 |
| IV.4.1. Première intégration : synthèse des centre de canaux du standard IEEE 802.15.3c..... | 156 |
| IV.4.2. Seconde intégration : synthèse de fréquence fixe à 17,5 GHz..... | 158 |
| IV.5. Conclusion | 160 |

IV.1. Introduction

Ce chapitre est dédié à l'intégration de la synthèse de fréquence innovante présentée dans les chapitres précédents avec des technologies silicium avancées (CMOS 40 nm et BiCMOS 55 nm). La première intégration a pour but de synthétiser les centres des canaux du standard IEEE 802.15.3c qui occupe la bande non-licenciée autour de 60 GHz. Le second circuit est destiné à fournir une fréquence fixe à 17,5 GHz. Les schémas blocs de ces deux intégrations sont présentés sur la Figure IV.1. Le cahier des charges pour chacune de ces deux intégrations est d'abord présenté. Ensuite, le schéma de principe de chaque circuit est détaillé ainsi que la méthode de conception utilisée. La mesure a été effectuée directement sur les circuits (« on-wafer probing ») et les résultats obtenus sont présentés, et comparés avec l'état de l'art des multiplicateurs de fréquence et des synthétiseurs de fréquence millimétriques.



Figure IV.1 Schémas blocs des deux intégrations de l'architecture de synthèse de fréquence

IV.2. Première intégration : synthèse des centre de canaux du standard IEEE 802.15.3c

IV.2.1. Cahier des charges

Ce prototype est destiné à être utilisé dans une architecture d'émission-réception conforme au standard IEEE 802.15.3c dont le découpage fréquentiel est présenté sur la Figure IV.2.

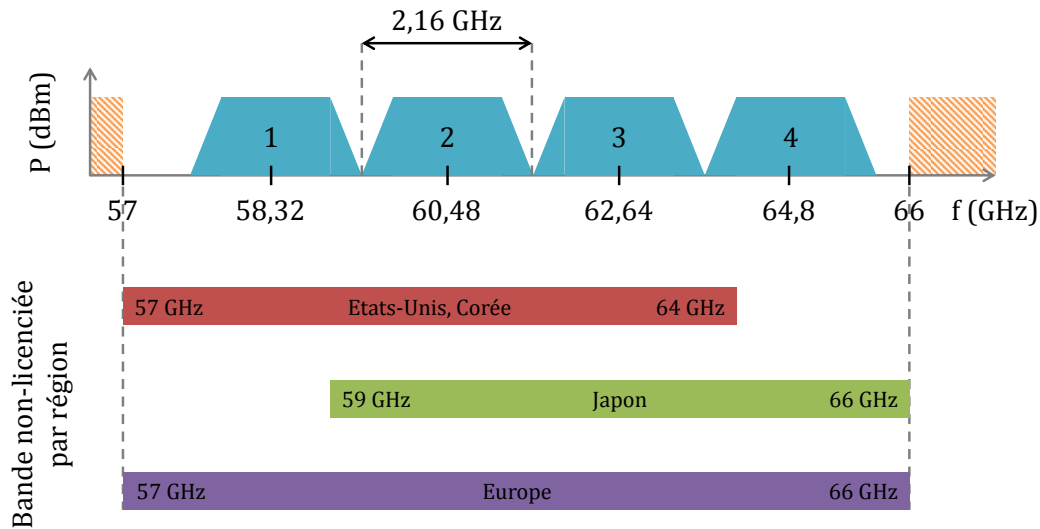


Figure IV.2 Découpage par canaux prévu par le standard IEEE 802.15.3c pour la bande non-licenciée autour de 60 GHz. Largeur de la bande non-licenciée en fonction des régions du monde [57].

D'après la Figure IV.2, le prototype doit être capable de synthétiser les quatre fréquences aux centres des canaux, soit {58.32 ; 60.48 ; 62.64 ; 64.8} GHz.

S'agissant d'une preuve de concept, aucune spécification n'est fixée pour le temps d'établissement, la surface occupée, la consommation, le bruit de phase ou la puissance des raies adjacentes. Concernant la fréquence d'entrée, elle est fixée à 2.16 GHz, car c'est un diviseur commun des fréquences centrales des canaux. La plage de fréquence est fixée à 8 GHz, ce qui permet de couvrir l'ensemble des canaux en programmant uniquement la fréquence d'oscillation libre de l'oscillateur injecté¹⁴. Ainsi, le multiplicateur de la synthèse de fréquence doit être programmable et couvrir les rapports de multiplication 27, 28, 29 et 30.

L'architecture du générateur de TORP a été imposée pour la conception de ce premier prototype et il ne s'agit pas de l'architecture à paire-croisée nMOS, mais d'une architecture dite gyrateur. Le détail du fonctionnement de cette architecture ainsi que sa méthode de conception sont présentés dans la suite. Notons que cette architecture est équivalente à la paire croisée pour la génération d'un signal TORP tel que présenté dans le paragraphe II.4.3.2 du chapitre II, à ceci près : le signal TORP produit est unipolaire (*single-ended*) alors que l'architecture paire croisée produit un signal différentiel. Cette

¹⁴ Voir la première solution du deuxième exemple pratique donné dans le paragraphe III.4.2.1 du chapitre III.

différence n'est pas un obstacle à l'utilisation de la théorie développée au sein des chapitres II et III. Cette synthèse de fréquence est intégrée dans la technologie CMOS 40 nm de STMicroelectronics.

IV.2.2. Schéma de principe, spécification des blocs

L'architecture innovante présentée dans ce travail est composée d'un circuit de mise en forme qui permet de transformer la référence de fréquence (signal sinusoïdal) en un signal carré de rapport cyclique programmable (Figure IV.3). Un oscillateur à allumage périodique reçoit en entrée le signal mis en forme et il produit un train d'oscillations répétées périodiquement. Le TORP est ensuite injecté dans un oscillateur qui réalise l'extraction de l'harmonique à sélectionner tout en rejetant les harmoniques adjacentes. Les mesures étant réalisées sur un banc à pointes, des plots sont intégrés et co-conçus avec la synthèse de fréquence : un plot unipolaire (GSG) en entrée pour fournir la référence de fréquence et un plot différentiel (GSGSG) en sortie pour extraire le signal différentiel synthétisé. D'autres plots sont utilisés pour l'alimentation statique et le réglage de la synthèse de fréquence.

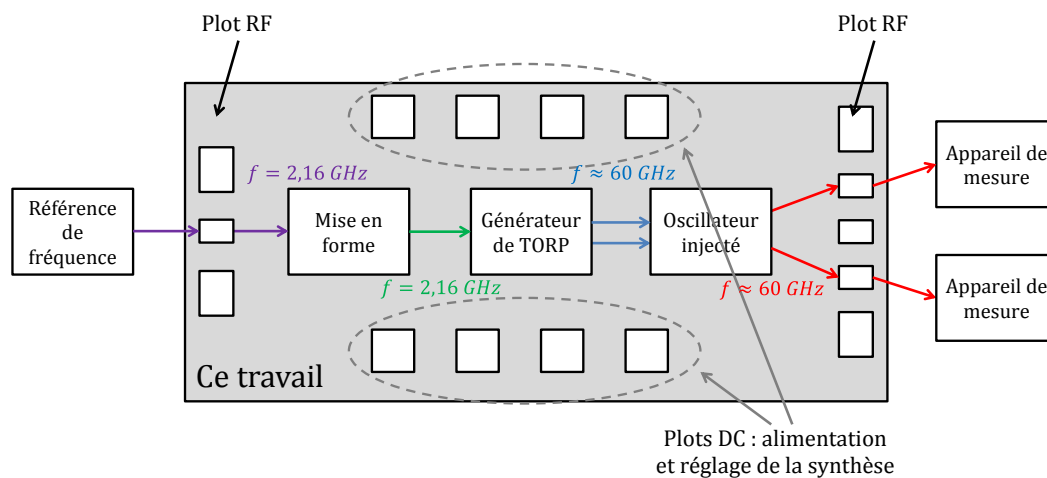


Figure IV.3 Plan du circuit de mise en œuvre de la synthèse de fréquence. Le circuit n'intègre pas la référence de fréquence.

IV.2.3. Méthode de conception

Dans cette partie sont détaillées les méthodes de conception des différents blocs constituant cette synthèse de fréquence.

IV.2.3.1. Le circuit de mise en forme d'entrée

Ce circuit est destiné à fournir un signal carré qui permet l'allumage et l'extinction de l'oscillateur gyrateur utilisé pour générer le signal TORP. Comme montré sur la Figure IV.4.a, le circuit de mise en forme reçoit en entrée un signal sinusoïdal de fréquence 2,16 GHz, d'amplitude crête à crête de 1.1 V entre 0 V et 1.1 V. La principale contrainte de ce bloc est la raideur des fronts du signal carré qu'il génère : les temps de montées et de descente doivent être petit devant le temps à l'état haut.

CH IV. INTEGRATION DE LA SYNTHESE DE FREQUENCE EN TECHNOLOGIE CMOS 40NM ET BICMOS 55NM

Nous avons choisi un comparateur pour réaliser la conversion signal sinusoïdal / signal carré. La référence de comparaison (signal V_{COMP} sur la Figure IV.4.a) permet de fixer le rapport cyclique du signal carré. La taille des transistors est choisie petite pour limiter la consommation de ce bloc. Les largeurs des transistors sont choisies plus faibles pour les nMOS (T_1 et T_2 de largeur $5\ \mu\text{m}$) que pour les pMOS (T_3 et T_4 de largeur $11\ \mu\text{m}$) pour compenser la différence de mobilité entre ces deux types de transistors ($\frac{\mu_N}{\mu_P} = 2,2$ pour les transistors lvtlp de la technologie CMOS 40 nm).

La largeur du transistor servant d'interrupteur dans l'architecture du générateur de TORP est de $30\ \mu\text{m}$, ce qui est très grand comparé aux transistors du comparateur. Pour pouvoir piloter ce grand transistor, des inverseurs CMOS de taille croissante sont utilisés en sortie du comparateur.

Le dessin des masques (Figure IV.4.b) a été optimisé pour minimiser les capacités parasites et l'espace occupé par ce bloc.

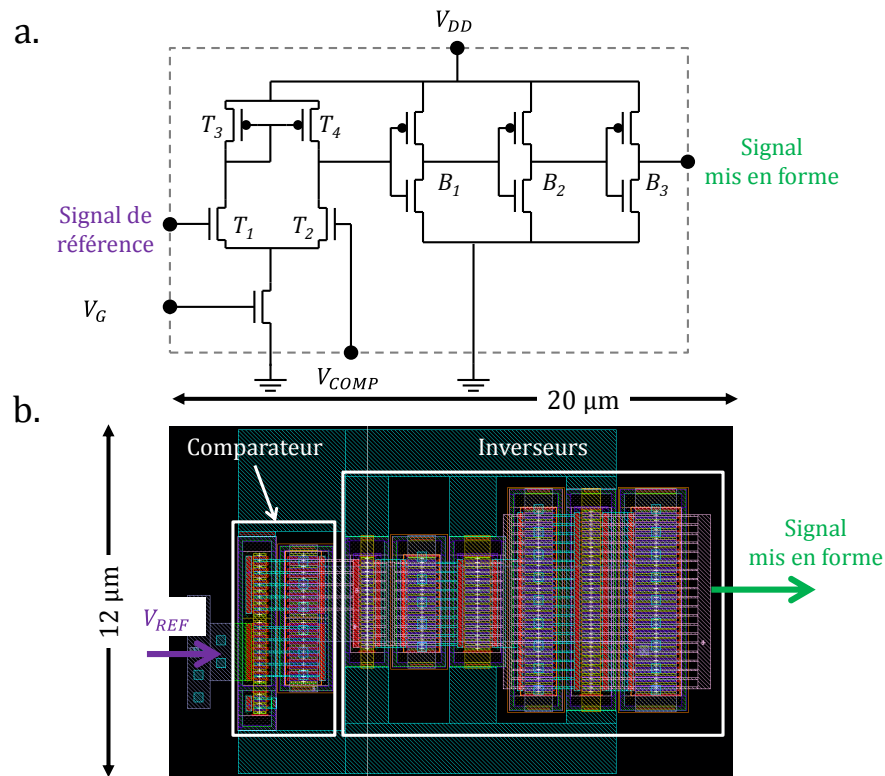


Figure IV.4 a. Vue schématique du circuit de mise en forme d'entrée. b. Vue du dessin des masques (layout) en technologie CMOS 40 nm.

La Figure IV.5 présente les résultats de simulation de ce bloc effectués après l'extraction des capacités et résistances parasites. Ce bloc a été chargé par une capacité de $30\ \text{fF}$ pour émuler le comportement du transistor à l'entrée de l'étage suivant (le générateur de TORP). Cette valeur de capacité correspond à celle de l'impédance d'entrée d'un transistor en source commune d'une largeur de plusieurs dizaines de microns (c'est l'ordre de grandeur utilisé pour le transistor utilisé comme interrupteur dans le générateur de TORP).

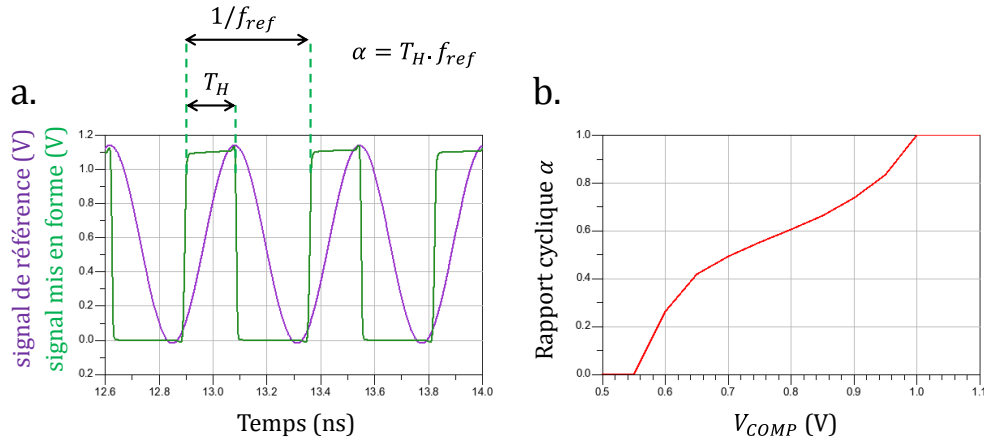


Figure IV.5 Résultats de simulation du circuit de mise en forme d'entrée. a. Simulation temporelle des signaux d'entrée (la référence de fréquence en violet) et de sortie (le signal mis en forme en vert). b. Valeur du rapport cyclique en fonction de la valeur de la tension de comparaison V_{COMP} .

D'après les simulations présentées sur la Figure IV.5 qui tiennent compte des éléments parasites dus aux interconnexions dans le dessin des masques, les temps de montée et de descente sont inférieurs à 20 ps lorsque le circuit de mise en forme est chargé par une capacité de 30 fF. Ce circuit consomme 150 μ W lorsque $f_{REF} = 2,16$ GHz, ce qui est négligeable comparé aux autres blocs composants cette synthèse de fréquence.

IV.2.3.2. Le générateur de TORP

- Cœur du générateur de TORP

D'après le cahier des charges, le générateur de TORP est basé sur l'architecture d'oscillateur dite gyrateur. Cet oscillateur est conçu autour d'un seul transistor T_1 (voir la Figure IV.6.a). C'est en chargeant ce transistor avec des impédances particulières, réalisées ici avec des lignes de transmission et des varactors, que ce transistor est placé dans une zone d'instabilité inconditionnelle. Un autre transistor T_2 est utilisé comme interrupteur commandé par le signal mis en forme vu dans la partie précédente. Un varactor MOS placé à la source du transistor du montage gyrateur (C_{VAR}) permet de faire varier la fréquence d'oscillation. Concernant la méthode de conception, ce générateur de TORP est d'abord conçu comme un oscillateur contrôlé en tension (le transistor T_2 est polarisé en permanence, donc l'oscillateur est alimenté en permanence). Les lignes TL_1 et TL_2 sont ajustées pour respecter les conditions d'oscillations [58]. Le varactor est ensuite ajusté pour couvrir la plage d'accord du VCO spécifiée dans le cahier des charges : de 57 GHz à 66 GHz. Enfin la taille du transistor T_1 ainsi que la longueur des lignes TL_1 et TL_2 sont ajustées pour garantir les conditions d'oscillations sur toute la plage de verrouillage.

- Buffer de sortie et balun

Un buffer de sortie est utilisé pour garantir un niveau de puissance suffisant à l'entrée de l'étage suivant et pour isoler l'oscillateur de l'étage suivant. La structure cascode, constituée d'un transistor en source commune T_{BUF1} ainsi que d'un transistor en grille commune (T_{BUF2}) est utilisée avec des transistors de 60 μ m de large pour maximiser l'amplitude de tension à la sortie de ce générateur de

TORP. La sortie de ce bloc étant unipolaire (*single-ended*), un transformateur 1:1 (balun) est utilisé pour permettre l'injection différentielle du signal TORP dans l'ILO.

Ce transformateur est conçu en utilisant un simulateur électromagnétique 2,5D (Agilent Momentum). Les capacités de sortie (C_{out1} et C_{out2}) sont conçues et ajustées avec le balun pour maximiser l'amplitude en tension qui arrive à la grille des transistors d'injection de l'ILO (étage suivant). Le primaire (coté générateur de TORP) du balun est utilisé pour l'alimentation du buffer (via $V_{DD,BUF}$).

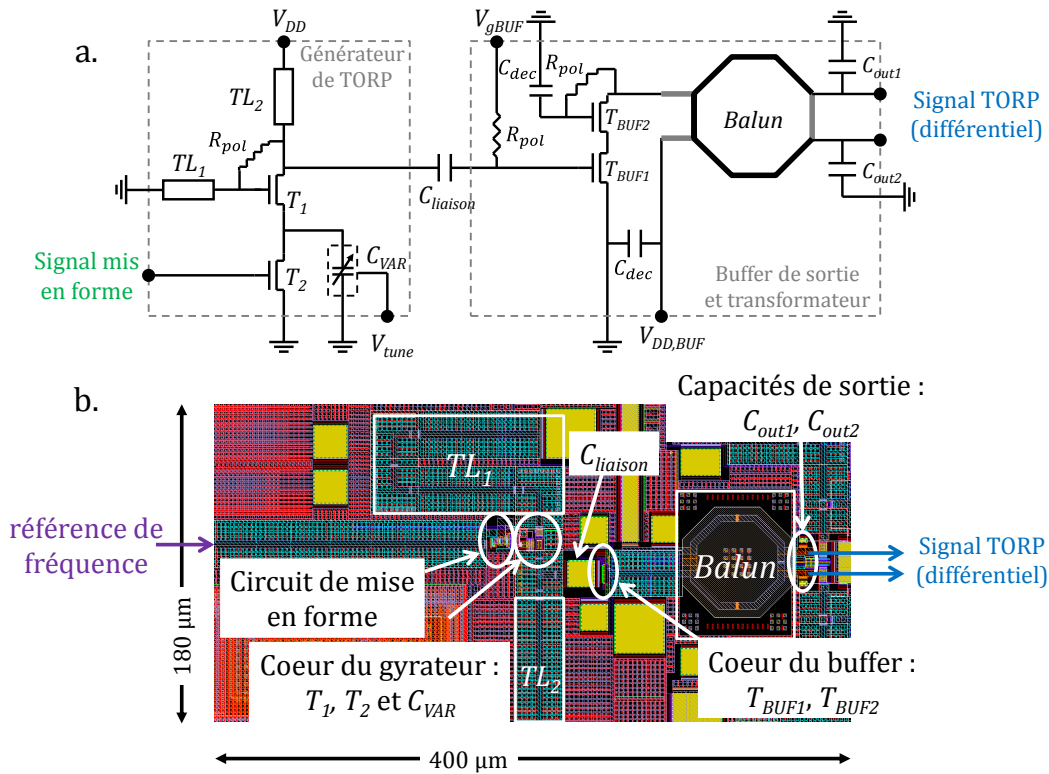


Figure IV.6 a. Vue schématique du générateur de TORP composé de l'oscillateur dont l'alimentation est interrompue ainsi que d'un buffer de sortie. b. Vue du dessin des masques (layout) en technologie CMOS 40 nm.

Les résultats de simulation de ce bloc après l'extraction des parasites sont présentés sur la Figure IV.7. Une plage d'accord de 7 GHz entre 58 et 65 GHz est obtenue. L'amplitude de sortie est réglable grâce à la tension de polarisation du buffer. Dans les conditions nominales d'utilisation et pour un rapport cyclique du signal mis en forme de 50 %, la consommation totale de ce bloc est de 20 mW, avec 7.2 mW pour le cœur du générateur de TORP et 12.8 mW pour le buffer de sortie.

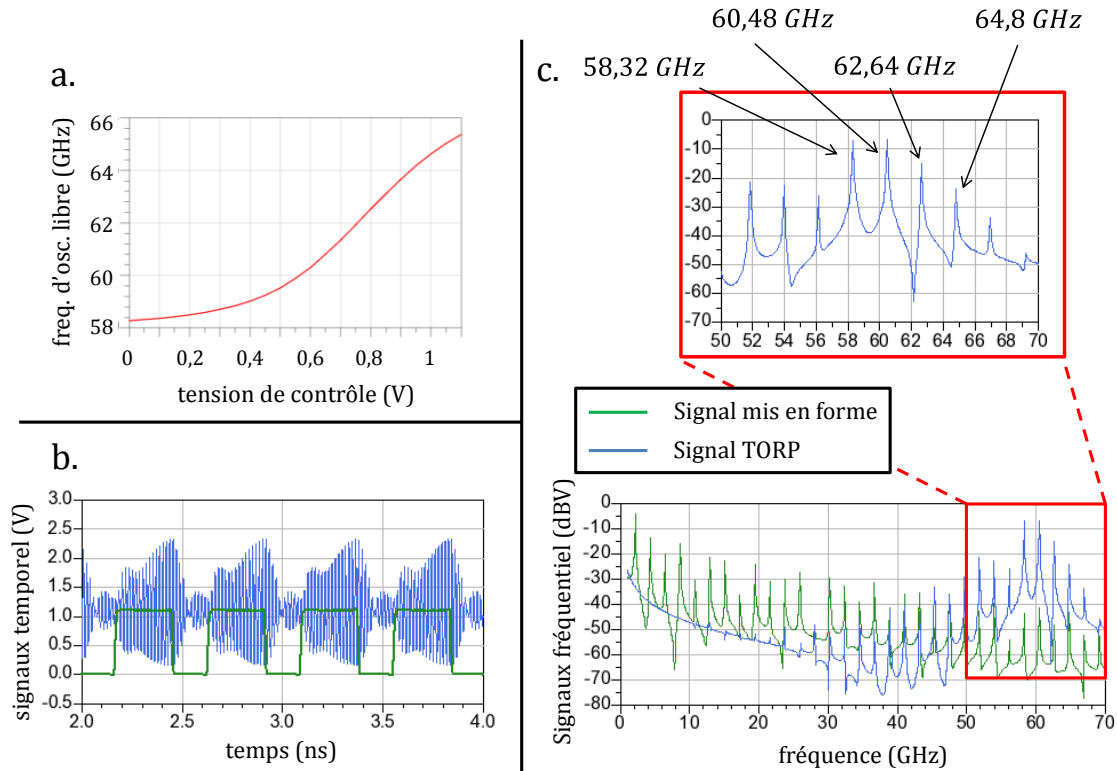


Figure IV.7 Résultats de simulation du générateur de TORP. a. Plage de contrôle de la fréquence d'oscillation libre qui correspond au maximum de l'enveloppe du spectre du signal TORP. b. Forme temporelle du signal mis en forme (en vert) et du signal TORP en sortie du buffer (en bleu). c. Spectre du signal de mise en forme et du signal TORP.

D'après la Figure IV.7.a, la plage d'accord est suffisante pour couvrir les centres des quatre canaux du standard IEEE 802.15.3c. Les signaux d'entrée (signal mis en forme) et de sortie (signal TORP) de ce bloc sont présentés sur la Figure IV.7 b. et c., pour une fréquence de référence de 2.16 GHz, un rapport cyclique du signal mis en forme proche de 50 % et une fréquence d'oscillation libre de l'oscillateur du TORP proche de 60 GHz. Dans le spectre du TORP, la puissance est concentrée aux fréquences multiples de la fréquence d'entrée, ce qui est une preuve du pseudo-verrouillage du TORP sur le signal d'entrée. Grâce à la plage de verrouillage de 7 GHz, l'enveloppe des raies du spectre du signal TORP est déplaçable latéralement, ce qui permet de maximiser la puissance de chacune des raies correspondant aux 4 canaux du standard visé.

IV.2.3.3. L'oscillateur injecté

L'extraction de l'une des raies du signal TORP qui permet d'obtenir un signal sinusoïdal est réalisée grâce à un oscillateur. L'architecture d'oscillateur retenue est l'architecture paire croisée, dont le détail est donné sur la Figure IV.8.a. L'oscillateur est composé de la paire croisée de transistors nMOS T_1 et T_2 , du réservoir de charges composé des lignes de transmissions TL_1 et TL_2 ainsi que du varactor C_{VAR} . Les transistors T_4 et T_5 permettent l'injection du signal TORP dans l'oscillateur. Cet oscillateur est conçu de la manière suivante : les lignes de transmission ainsi que le varactor sont ajustés pour résonner dans toute la plage de fonctionnement spécifiée d'après le standard (57 GHz –

66 GHz) avec le meilleur facteur de qualité possible. En effet, d'après l'étude théorique de l'injection d'un TORP dans un ILO présentée à la fin du chapitre II (paragraphe II.4.4), on sait que plus le facteur de qualité du réservoir de charge est grand, meilleure est la réjection des harmoniques adjacentes. Ensuite, les transistors de la paire croisée T_1 et T_2 ainsi que la source de courant T_3 sont ajustés pour que les conditions d'oscillation soient respectées dans toute la plage d'accord du varactor. Enfin les transistors d'injection T_4 et T_5 sont ajoutés. Ces derniers sont choisis petits pour ne pas trop dégrader le facteur de qualité de l'oscillateur et parce que le fonctionnement optimal de la synthèse est obtenu lorsque l'on a une faible puissance d'injection du TORP dans l'ILO (comme expliqué dans le chapitre II). Un buffer de type source suiveuse (« source follower ») est utilisé en sortie pour isoler l'oscillateur des plots de sortie et des éléments externes (les pointes, les appareils) ainsi que pour maximiser l'amplitude en tension du signal transmis aux plots de mesure. Les impédances de source utilisées sont des lignes quart-d'onde, lesquelles occupent beaucoup de surface dans le dessin des masques, même si elles ont été repliées (voir Figure IV.8.b).

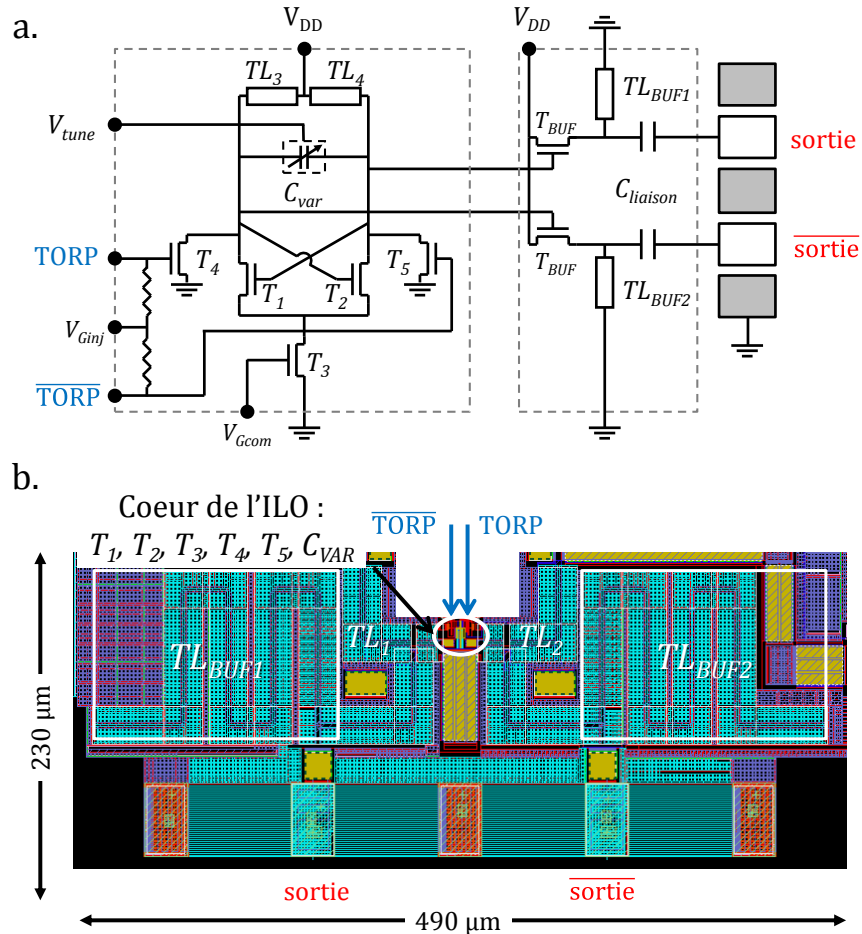


Figure IV.8 a. Vue schématique de l'oscillateur injecté. b. Vue du dessin des masques (layout) en technologie CMOS 40 nm.

Cet oscillateur injecté a également été fabriqué comme un circuit autonome (« standalone circuit »). La plage d'accord de l'oscillateur est mesurée lorsqu'aucun signal n'est injecté à son entrée. Il s'agit

de l'ensemble des fréquences d'oscillations obtenues en faisant varier la tension de contrôle du varactor. La plage de verrouillage est mesurée lorsqu'un signal sinusoïdal proche de la fréquence d'oscillation libre est injecté à son entrée, et correspond à l'ensemble des couples {fréquence d'injection, puissance d'injection} pour lesquels l'oscillateur est verrouillé sur le signal d'entrée. La Figure IV.9 présente les résultats de mesures de l'oscillateur injecté.

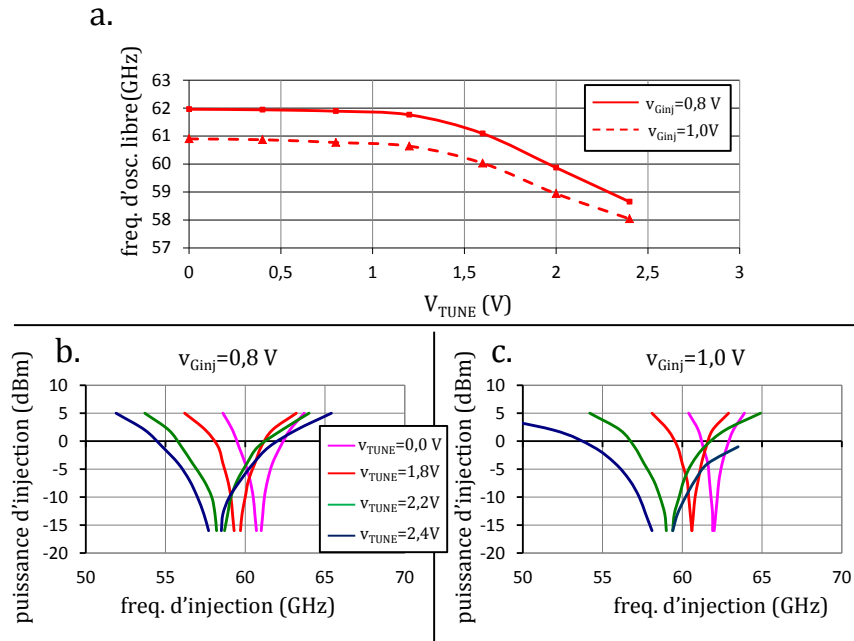


Figure IV.9 Résultats de mesure de l'oscillateur injecté. a. Plage de contrôle de l'oscillateur en régime d'oscillation libre. b. et c. Plage de verrouillage de l'oscillateur injecté par un signal mono-harmonique au fondamental pour différentes tensions de contrôle (V_{TUNE}) du varactor.

D'après la Figure IV.9.a, la plage d'accord de l'ILO obtenue avec les polarisations nominales ne permet pas de couvrir toute la bande spécifiée (de 57 GHz à 66 GHz). Cependant, l'augmentation de la tension de polarisation des transistors d'injection (V_{GINJ}) de 0,8 à 1V permet d'élargir cette plage d'accord à 4 GHz, entre 58 GHz et 62 GHz. Ces résultats sont dus aux performances sous-optimales des modèles de varactors de la technologie CMOS 40 nm utilisés dans ce circuit. Cependant, d'après les parties b. et c. de la Figure IV.9, la plage de verrouillage couvre entièrement la plage de fréquence correspondant au standard si l'on fait varier V_{TUNE} de 0 à 2,4 V. Lorsque l'oscillateur est soumis à la polarisation nominale, il consomme 20 mW, en incluant les buffers de sorties qui permettent l'adaptation aux plots utilisés pour la mesure.

IV.2.4. Résultats obtenus

IV.2.4.1. Montage expérimental

Le prototype fabriqué dans la technologie CMOS 40 nm de STMicroelectronics et baptisé « Mont Aigoual V1 » occupe 0.6 mm^2 avec les plots de mesure, la surface active étant de 0.07 mm^2

(Figure IV.10.a). La mesure est réalisée directement sur le circuit avec des pointes de mesure sur un banc de mesure manuel (« manual on-wafer probing »).

Le banc de mesure est présenté sur la Figure IV.10.b.

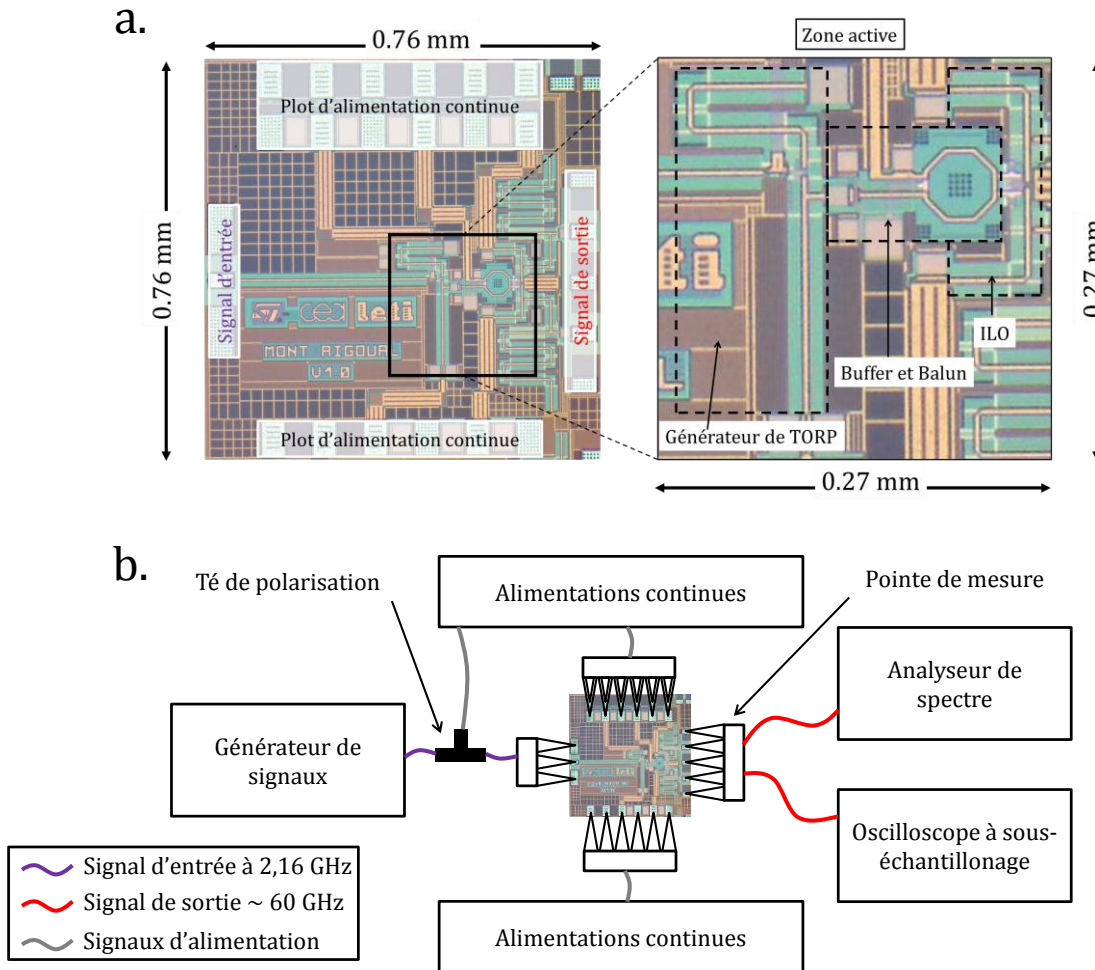


Figure IV.10 a. Photographie du circuit fabriqué en technologie CMOS 40 nm avec le détail des différents blocs. La taille occupée est de 0.6 mm² avec une surface active de 0.07 mm². b. Schéma du dispositif de mesure utilisé.

La référence de fréquence externe utilisée est un générateur de signaux *Agilent PSG Analog Signal Generator*, qui est réglé sur une fréquence de 2,16 GHz et une amplitude permettant d'avoir 1.1 V d'amplitude crête-à-crête à l'entrée du comparateur. Un Té de polarisation est utilisé pour régler le signal d'entrée entre 0 et 1.1 V. Le signal de sortie est mesuré sous différentes formes :

- Sous forme temporelle avec l'oscilloscope *Tektronix Digital Serial Analyser* doté de têtes millimétriques permettant le sous-échantillonnage de signaux à 60 GHz en utilisant la référence de fréquence à 2,16 GHz comme fréquence de sous-échantillonnage ;
- Sous forme fréquentielle (spectres et bruits de phase) avec un analyseur de spectre *Rohde&Schwarz FSU*.

IV.2.4.2. Résultats de mesures

Le réglage manuel des tensions de contrôle disponibles dans cette synthèse de fréquence a permis d'obtenir la fonctionnalité (synchronisation des oscillateurs sur les harmoniques de la référence de fréquence) et d'optimiser les performances (minimisation des raies adjacentes) selon les indications données dans le chapitre III.

Cette intégration en technologie CMOS 40 nm de l'architecture innovante de synthèse de fréquence permet de couvrir la synthèse des trois premiers canaux du standard IEEE 802.15.3c. Le quatrième canal (dont la fréquence centrale est de 64.8 GHz) n'a pas été obtenu à cause de la trop faible plage d'accord des varactors MOS utilisés pour le réglage de la fréquence d'oscillation libre du générateur de TORP et de l'oscillateur injecté.

La Figure IV.11 montre la mesure du spectre du signal de sortie pour trois réglages différents de la synthèse de fréquence qui aboutissent à l'obtention des trois premiers canaux du standard avec des performances optimales (notamment la réjection des raies adjacentes).

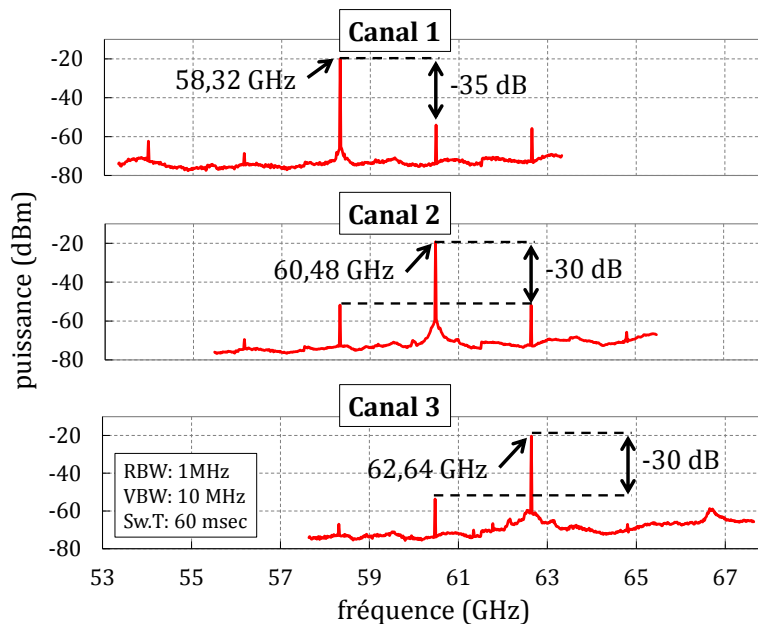


Figure IV.11 Résultats de mesure du spectre fréquentiel du signal de sortie pour 3 réglages différents permettant la synthèse des trois premiers canaux du standard IEEE 802.15.3c.

Sur la Figure IV.11, les différentes harmoniques présentes dans le spectre des trois cas montrés sont situées à des multiples de la fréquence d'entrée (2.16 GHz), ce qui est la preuve que la synthèse est synchronisée et que la fonctionnalité est garantie.

L'échelle de puissance montrée sur la Figure IV.11 correspond à la puissance reçue par l'analyseur de spectre, qui est différente de la puissance du signal de sortie au niveau des plots de mesure (la puissance absolue n'a donc pas de signification). Cependant, les puissances relatives entre la raie principale (fréquence synthétisée) et les raies adjacentes est significative. On note une réjection des raies adjacentes d'au moins 30 dB par rapport à la raie principale.

CH IV. INTEGRATION DE LA SYNTHÈSE DE FRÉQUENCE EN TECHNOLOGIE CMOS 40NM ET BICMOS 55NM

La vérification de la fonctionnalité de cette synthèse de fréquence est aussi prouvée grâce à l'oscillogramme présenté sur la Figure IV.12 et qui a été réalisé avec l'oscilloscope à sous-échantillonnage.

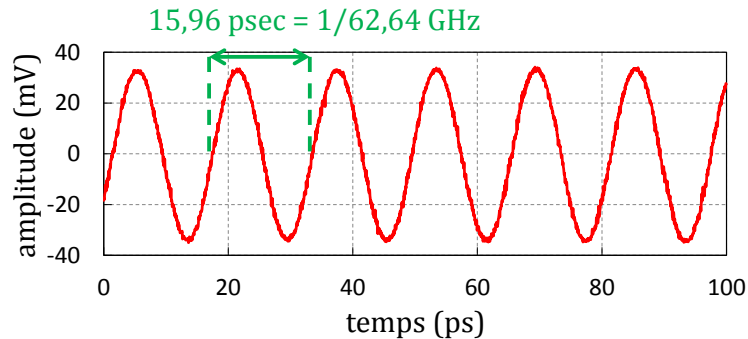


Figure IV.12 Résultats de mesure du signal de sortie en fonction du temps réalisé avec un oscilloscope à sous-échantillonnage.

Par construction d'un oscilloscope à sous échantillonnage, ne sont observables que les signaux qui ont la même périodicité que le signal de synchronisation (la fréquence de sous-échantillonnage). Ainsi, le seul fait que cette Figure IV.12 existe et que l'on y trouve un signal quasi-sinusoïdal à 62,64 GHz (multiple de 2,16 GHz) est la preuve que la fonctionnalité de la synthèse de fréquence est garantie (synchronisation de tous les étages sur la référence de fréquence à 2,16 GHz).

Enfin, la performance centrale dans les spécifications d'une synthèse de fréquence est le bruit de phase. Cette mesure est réalisée avec l'analyseur de spectre ; elle est montrée sur la Figure IV.13 dans le cas où le deuxième canal a été sélectionné. Cette mesure est comparée avec la mesure du bruit de phase de la référence de fréquence à 2,16 GHz utilisée.

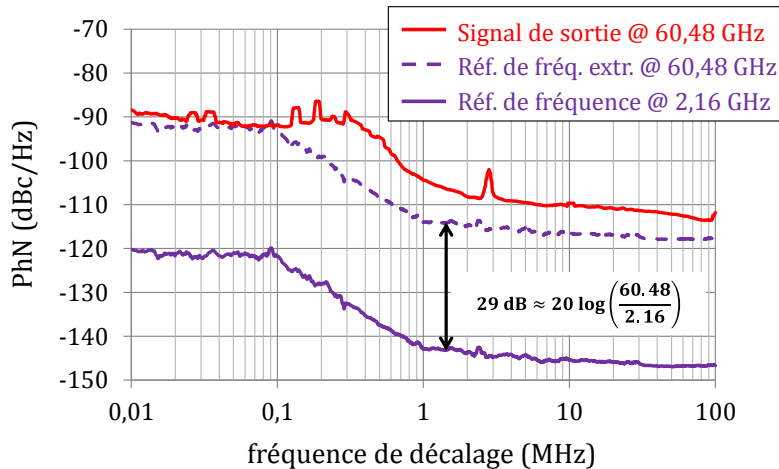


Figure IV.13 Résultat de mesure des bruits de phases des signaux d'entrée en violet (référence de fréquence à 2.16 GHz) et du signal de sortie en rouge (à 60.48 GHz). L'extrapolation du bruit de phase du signal de référence à 60.48 GHz est montrée en pointillés violet.

S'agissant d'un système de multiplication de fréquence, on se concentre sur le bruit de phase relatif du signal de sortie par rapport à la référence de fréquence¹⁵. D'après le chapitre précédent, si la fonctionnalité de la synthèse de fréquence est garantie (la synchronisation du signal TORP sur le signal mis en forme et la synchronisation du signal de sortie sur le signal TORP), alors le bruit de phase du signal de sortie à 60.48 GHz doit être exactement égal au bruit de phase de la référence de fréquence à 2.16 GHz augmentée du facteur $20 \log(N)$ (cette courbe est tracée en pointillés violet sur la Figure IV.13). Or, il y a clairement une différence de bruit de phase entre le bruit de phase de la référence de fréquence extrapolée (-113 dBc/Hz à 1 MHz) et le bruit de phase du signal de sortie (-105 dBc/Hz à 1 MHz). Les résultats de l'investigation sur l'origine de ce bruit de phase ajouté sont exposés ci-dessous.

- Origine du bruit de phase en excès

Des mesures de bruit de phase supplémentaires sont présentées dans cette partie qui permettent d'isoler le bloc responsable de ce bruit de phase ajouté parmi les trois blocs composant cette architecture : le circuit de mise en forme, le générateur de TORP et l'ILO.

- Bruit de phase ajouté par l'ILO

Pour mettre en évidence l'existence ou non d'un bruit de phase ajouté par l'oscillateur injecté, une manipulation spéciale basée sur l'utilisation d'un générateur de TORP ainsi que d'un ILO autonomes (« *standalone* ») a été mise au point. Cette manipulation permet d'avoir accès au signal TORP et ainsi de pouvoir comparer son bruit de phase avec celui du signal en sortie de l'ILO. Les mesures sont présentées sur la Figure IV.14.

¹⁵ En effet, la référence de fréquence est générée par une source de laboratoire dont le bruit de phase est extrêmement faible (-142 dBc/Hz à 1 MHz pour un signal à 2,16 GHz). Une comparaison réaliste avec l'état de l'art est faite dans la dernière partie de ce chapitre où l'on utilise le bruit de phase d'une référence de fréquence de l'état de l'art.

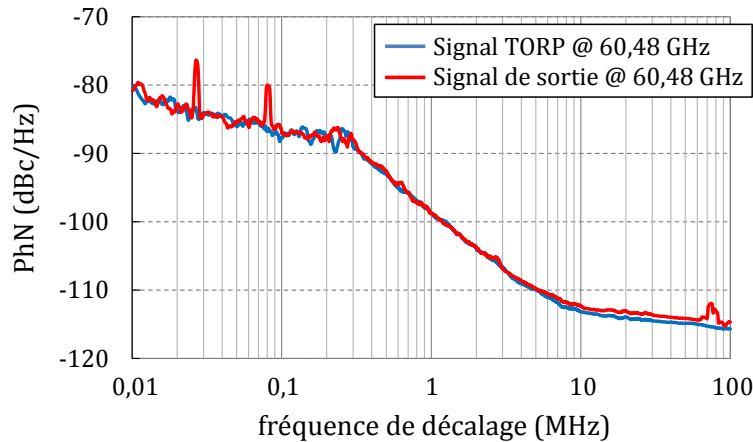


Figure IV.14 Résultat de mesure de bruit de phase du signal TORP (en bleu) et du signal de sortie de l'oscillateur injecté (en rouge). Cette mesure a été réalisée en combinant le générateur de TORP autonome [58] et l'oscillateur injecté autonome réalisé dans ce travail.

D'après la Figure IV.14, l'ILO recopie le bruit de phase sur toute la bande de fréquence de décalage (fréquence d'offset). Il s'agit d'une preuve par la mesure que le cœur de l'architecture de synthèse de fréquence présentée dans ce travail, qui est l'extraction de l'harmonique d'intérêt du signal TORP par l'ILO, n'ajoute pas de bruit de phase et l'oscillateur injecté se comporte vis-à-vis du bruit de phase comme un oscillateur verrouillé par injection.

- Bruit de phase ajouté par le générateur de TORP et le signal mis en forme

Sur le générateur de TORP autonome (« *standalone* ») présenté dans [58] et qui a été utilisé dans la mesure précédente, la mesure du bruit de phase du signal mis en forme a pu être effectuée, ainsi que la mesure de bruit de phase de la référence de fréquence et du signal TORP. Les résultats de mesure sont présentés sur la Figure IV.15.

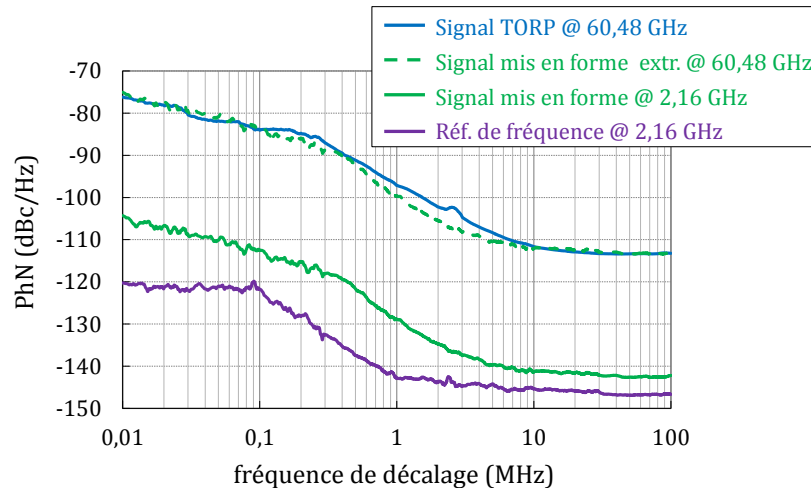


Figure IV.15 Résultat de mesure de bruit de phase de la référence de fréquence (en violet), du signal mis en forme (en vert) ainsi que du signal TORP (en bleu). La mesure a été réalisée sur le générateur de TORP [58] dans lequel est possible la mesure du signal mis en forme. L'extrapolation du signal mis en forme à 60.48 GHz est en pointillés vert.

D'après la Figure IV.15, il est évident que le signal TORP (courbe en bleu) bénéficie du même bruit de phase que le signal mis en forme augmenté du facteur $20 \log(N)$ ($N=28$, courbe en pointillés vert).

Par élimination, le responsable de l'excédent de bruit de phase est le circuit de mise en forme. La Figure IV.15 montre que pour le circuit de mise en forme utilisé dans [58] et qui a été utilisé pour ces mesures, il y a un excédent de bruit de phase allant de 15 dBc pour les faibles fréquences d'offset à 5 dBc pour les fréquences d'offset élevées entre le bruit de phase du signal d'entrée et le bruit de phase du signal mis en forme.

Toutefois, ce problème ne remet pas en cause l'innovation présentée dans ce travail qui repose sur la synchronisation d'un oscillateur sur un signal TORP, lequel étant lui-même synchronisé sur le signal mis en forme.

IV.3. Seconde intégration : Synthèse de fréquence fixe à 17,5 GHz

IV.3.1. Cahier des charges

Ce prototype est destiné à être utilisé dans une synthèse de fréquence complexe intégrée dans une architecture d'émission-réception dans le cadre du projet européen E³Network [59]. Les spécifications du cahier des charges sont :

- La fréquence de référence : 500 MHz
- La fréquence à synthétiser : 17,5 GHz (aucune plage d'accord spécifiée)
- Le bruit de phase de la référence de fréquence (de 500 MHz) est tel que décrit sur la Figure IV.16.

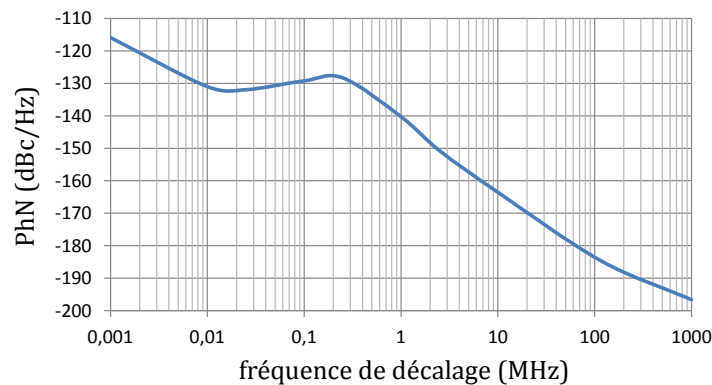


Figure IV.16 Bruit de phase de la référence de fréquence imposé dans les spécifications du cahier des charges.

- Le bruit de phase doit être contenu dans le gabarit suivant :

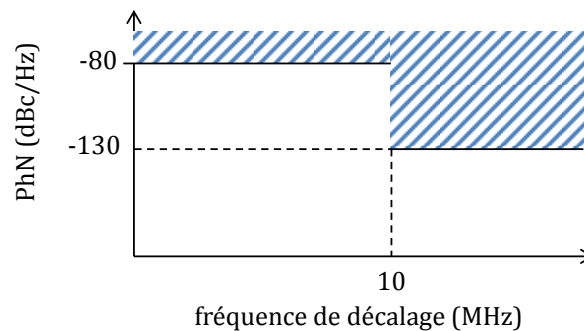


Figure IV.17 Gabarit de bruit de phase imposé dans les spécifications du cahier des charges

Comme décrit sur la Figure IV.17, pour les fréquences de décalage (fréquences d'offset) inférieures à 10 MHz, le bruit de phase du signal synthétisé à 17,5 GHz doit être inférieur à -80 dBc/Hz. Pour les fréquences d'offset supérieures à 10 MHz, le maximum de bruit de phase est de -130 dBc/Hz.

- La puissance relative des raies parasites par rapport à la raie principale (qui correspond à la fréquence synthétisée) ne doit pas excéder -30 dBc.
- Il n'y a pas de spécifications pour la puissance statique dissipée, l'encombrement ou le temps d'établissement.
- La technologie BiCMOS 55 nm est imposée.

IV.3.2. Schéma de principe, spécification des blocs

L'architecture de la synthèse de fréquence innovante utilisée pour cette seconde intégration est présentée sur la Figure IV.18. Afin d'améliorer la réjection des raies adjacentes, deux oscillateurs injectés sont utilisés en cascade dans ce circuit. Le générateur de TORP est basé sur une paire croisée nMOS et un réservoir de charges (LC-tank), tel que décrite dans les chapitres précédents. Comme détaillé dans le chapitre II, ce générateur de TORP admet deux signaux de contrôle. Ainsi, le circuit de mise en forme et le générateur de TORP sont de nature différente de la première intégration de la synthèse de fréquence à 60 GHz présentée dans la première partie de ce chapitre.

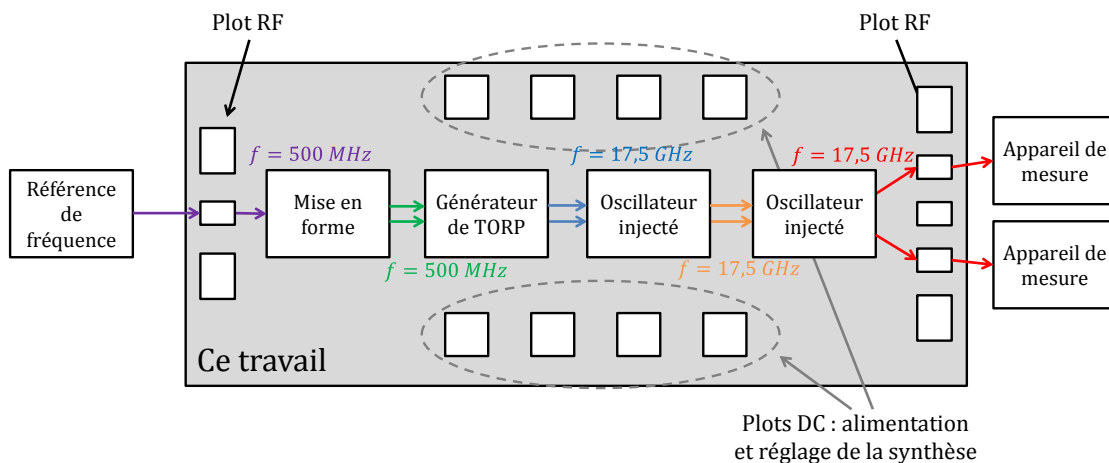


Figure IV.18 Plan du circuit de mise en œuvre de la synthèse de fréquence. Le circuit est composé de deux oscillateurs injectés pour augmenter la réjection des raies adjacentes et n'intègre pas la référence de fréquence.

IV.3.3. Méthode de conception

Dans cette partie, les différents blocs constituant cette seconde intégration de la synthèse de fréquence innovante sont présentés.

IV.3.3.1. Le circuit de mise en forme d'entrée

Le circuit de mise en forme est destiné à fournir au premier oscillateur les signaux adéquats pour qu'il produise un TORP. L'architecture d'oscillateur utilisée pour le générateur de TORP est une

paire croisée nMOS munie d'un réservoir de charge (LC-tank). D'après l'étude détaillée dans la paragraphe II.4.3 du chapitre II, l'interruption de l'alimentation n'est pas suffisante pour garantir la synchronisation du TORP. Ainsi, conformément à cette étude, le circuit de mise en forme génère à la fois un signal carré de rapport cyclique réglable qui commande l'alimentation de l'oscillateur du générateur de TORP ainsi qu'un signal de rapport cyclique très faible qui permet de fournir une condition initiale à l'oscillateur lorsqu'il est rallumé.

Comme détaillé sur la Figure IV.19.a, le circuit de mise en forme est composé d'un comparateur (dont l'architecture est la même que pour la première intégration de la synthèse de fréquence dans la partie précédente de ce chapitre) qui fournit un signal carré dont le rapport cyclique est réglable grâce à la tension de commande V_{COMP} . Après un buffer B_1 , le signal est dirigé vers une porte AND qui reçoit aussi le même signal retardé par le « delay » D , de sorte qu'en sortie on obtienne une impulsion de durée égale au retard provoqué par le « delay » D . Le signal de sortie de la porte AND est ensuite bufferisé pour permettre la commande de transistors de largeur de grille assez élevée (plusieurs dizaines de microns), ce qui correspond à de faibles impédances d'entrée. Le signal carré commandant l'interrupteur placé sur l'alimentation de l'oscillateur du générateur de TORP est extrait entre le « delay » et la porte AND de sorte qu'il passe à l'état haut au moment où l'impulsion est déjà à l'état haut. Ainsi, la condition initiale (CI) au démarrage d'un wagon d'oscillation est déjà active au moment où l'oscillateur du générateur de TORP est allumé (via CO). Le dessin des masques est présenté sur la Figure IV.19.b.

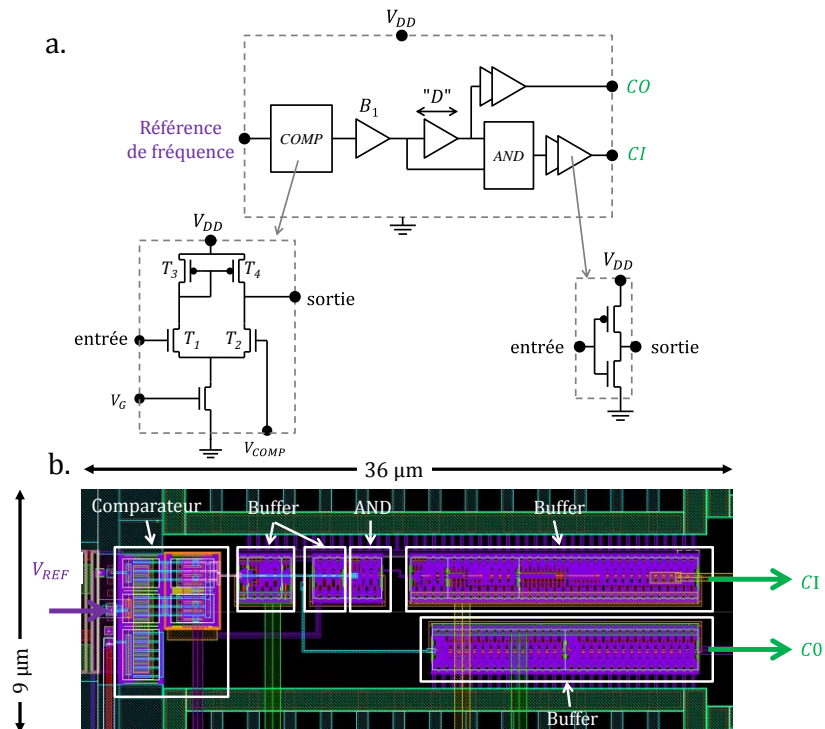


Figure IV.19 a. Vue schématique du circuit de mise en forme. b. Vue du dessin des masques (layout) en technologie BiCMOS 55 nm.

La Figure IV.20 montre les résultats de simulation de ce bloc après l'extraction des parasites.

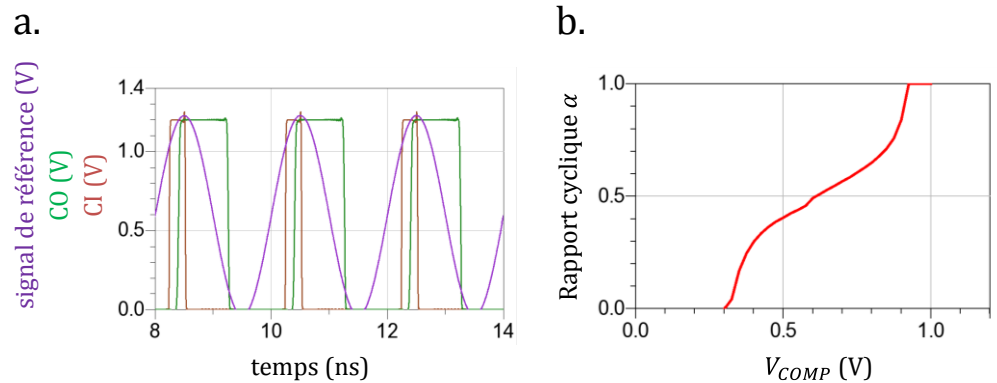


Figure IV.20 Résultats de simulation du circuit de mise en forme d'entrée. a. Simulation temporelle des signaux d'entrée (la référence de fréquence en violet) et de sortie (le signal CO est en vert et le signal CI est en marron). b. Valeur du rapport cyclique en fonction de la valeur de la tension de comparaison V_{COMP} .

D'après la Figure IV.20.a, il est clair que la condition initiale est à l'état haut au moment où la commande d'allumage de l'oscillateur (CO) passe à l'état haut. En faisant varier la tension de commande V_{COMP} , on obtient une variation continue du rapport cyclique du signal CO de 0 % à 100 % (Figure IV.20.b).

IV.3.3.2. Le générateur de TORP

L'architecture de générateur de TORP utilisée dans cette intégration de la synthèse de fréquence est basée sur la paire croisée nMOS munie d'un réservoir de charges (LC-tank), comme montré sur la Figure IV.21.a. Le signal d'interruption des oscillations (CO) commande l'alimentation de la paire croisée (transistor T_3). Un transistor d'injection est ajouté sur une des branches de la paire croisée (T_4) et reçoit le signal de condition initiale (CI). Un transistor est connecté à l'autre branche (T_5) et relié à la masse. Ce dernier ne sert qu'à conserver la symétrie dans l'oscillateur. La taille de la paire croisée est choisie grande pour avoir une vitesse de démarrage des oscillations rapides. Le réservoir de charges est composé des lignes de transmissions TL_1 et TL_2 , de la capacité MOM C ainsi que du varactor C_{VAR} . D'après le cahier des charges, la fréquence à synthétiser est fixe (17,5 GHz), mais un varactor est quand-même utilisé pour revenir sur d'éventuelles variations PVT et les déviations dues à la précision des modèles. D'après l'étude théorique du chapitre II, il n'est pas important d'optimiser le facteur de qualité de cet oscillateur car plus le facteur de qualité est élevé, plus les oscillations naissent et s'évanouissent lentement, du fait d'un temps de réponse de l'oscillateur supérieur. La taille du transistor T_4 est choisie de telle sorte que le signal TORP soit cohérent quelle que soit la valeur de la tension de contrôle du varactor. Pour conserver la symétrie des deux branches de la paire croisée lors du dessin des masques, il a été choisi de séparer l'alimentation des deux branches de l'oscillateur. Des buffers de type « source follower » à charge de source résistive sont utilisés en sortie de l'oscillateur pour fournir un niveau de puissance suffisant à l'étage suivant, et également pour éviter les effets de tirage (pulling) de l'oscillateur de l'étage suivant sur cet oscillateur. Le dessin des masques est présenté sur la Figure IV.21.b. Une grande partie de la surface est occupée par les lignes TL_1 et TL_2 .

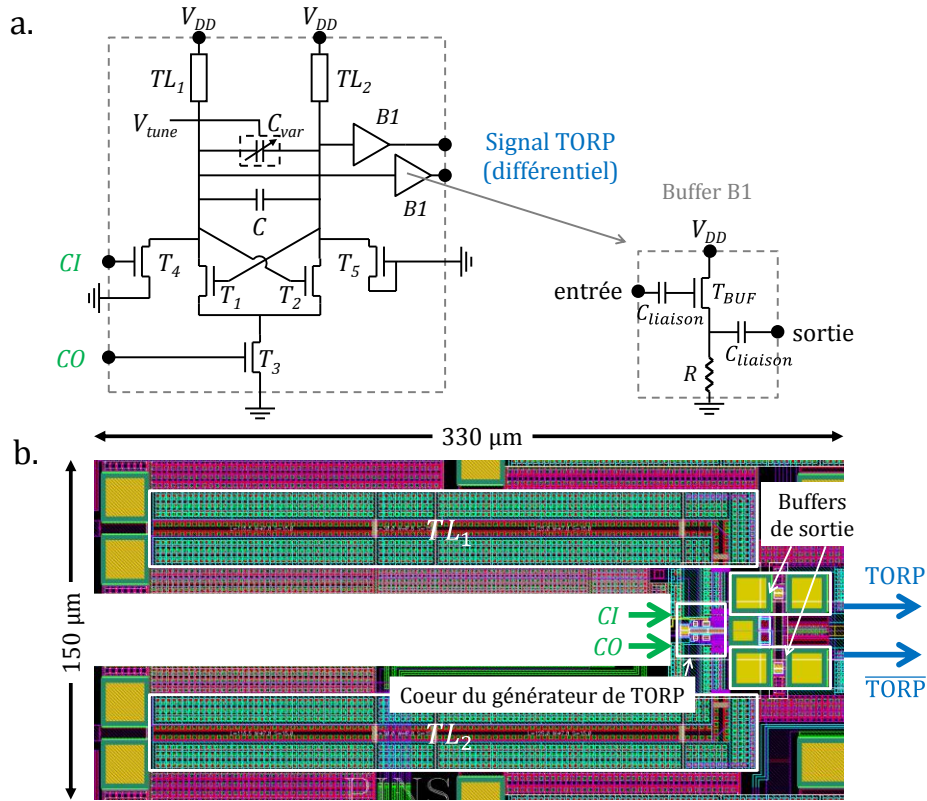


Figure IV.21 a. Vue schématique du générateur de TORP composé de l'oscillateur dont l'alimentation est interrompue ainsi que de buffers de sortie. b. Vue du dessin des masques (layout) en technologie BiCMOS 55 nm.

La Figure IV.22 présente les résultats de simulation à la sortie du buffer après extraction des parasites.

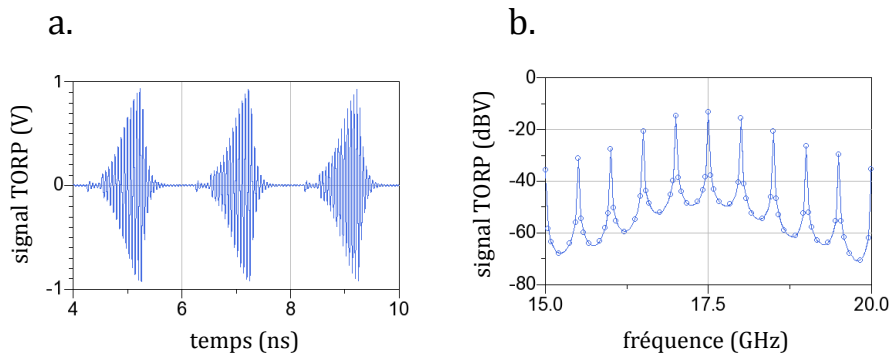


Figure IV.22 Résultats de simulation du générateur de TORP. a. Forme temporelle du signal TORP en sortie du buffer (en bleu). b. Spectre du signal TORP centré sur 17,5 GHz.

D'après le spectre fréquentiel (Figure IV.22.b), l'oscillateur est pseudo-verrouillé sur le signal d'entrée puisque son spectre est composé des raies aux harmoniques de la fréquence d'entrée (500 MHz).

IV.3.3.3. L'oscillateur injecté

Le signal TORP est ensuite injecté dans un oscillateur qui agit comme un filtre en sélectionnant une harmonique dans le spectre du signal TORP et en rejetant les autres. L'architecture de cet oscillateur injecté est présentée sur la Figure IV.23.a. Il s'agit d'un oscillateur à paire croisée nMOS muni d'un réservoir de charges (LC-tank). Le réservoir de charges est composé des lignes de transmission TL_1 et TL_2 , d'une capacité fixe C (capacité MOM) ainsi que d'un varactor C_{VAR} . Il est optimisé pour résonner à 17,5 GHz avec une plage contrôle de 1 GHz, tout en ayant un facteur de qualité maximum. En effet, il est montré dans le paragraphe II.4.4 du chapitre II que plus le facteur de qualité de cet oscillateur est grand, plus la rejection des harmoniques adjacentes sera importante, l'oscillateur agissant comme un filtre passe-bande sélectif. Les deux branches de l'oscillateur sont séparées pour respecter la symétrie de cet oscillateur lors du dessin des masques. Les transistors de la paire croisée sont conçus suffisamment larges pour garantir les conditions d'oscillations dans toute la plage de contrôle sans trop dégrader le facteur de qualité de l'oscillateur. Le réseau d'injection B_1 est composé d'un buffer cascode afin de maximiser l'isolation de cet oscillateur avec l'oscillateur de l'étage précédent (le générateur de TORP). Le réglage de la polarisation de grille du transistor $T_{BUF1,1}$ permet de régler la puissance d'injection du TORP dans cet oscillateur. D'après l'étude théorique, plus cette injection est faible, plus la réjection des raies adjacentes est bonne tant que la synchronisation de cet oscillateur est garantie. Un buffer de sortie B_2 est utilisé pour isoler cet étage de l'étage suivant (un autre oscillateur injecté). Ce buffer est de type « source follower » à charge résistive, comme celui utilisé à la sortie du générateur de TORP. Le dessin des masques de cet oscillateur injecté est présenté sur la Figure IV.23.b.

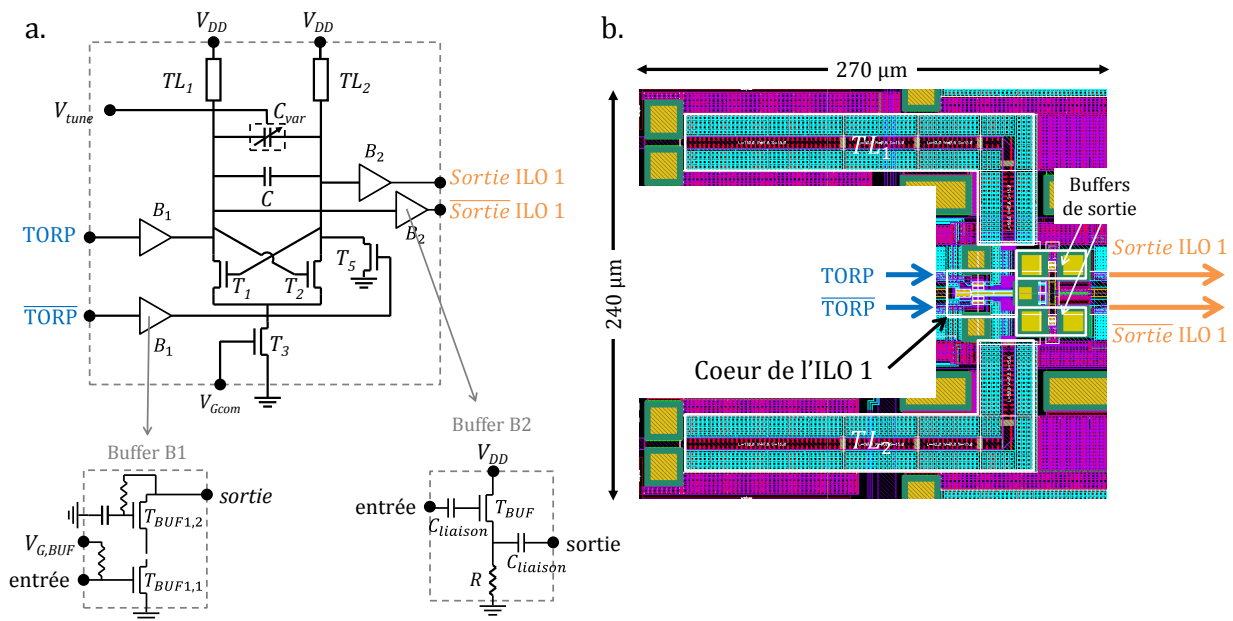


Figure IV.23 a. Vue schématique de l'oscillateur injecté ainsi que des buffers de sortie. b. Vue du dessin des masques (layout) en technologie BiCMOS 55 nm.

Les simulations de cet étage sont présentées sur la Figure IV.24 après l'extraction des parasites.

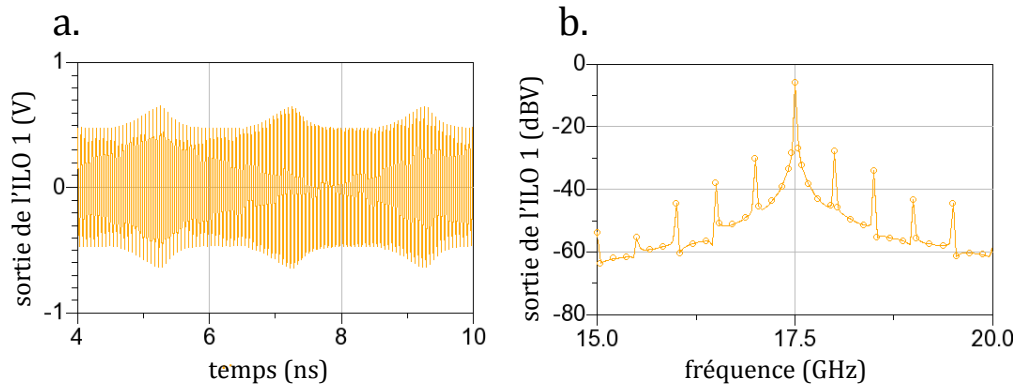


Figure IV.24 Résultats de simulation du premier oscillateur injecté. a. Forme temporelle du signal doté d'une variation de l'enveloppe non-négligeable. b. Spectre du signal doté de raies adjacentes de puissance non négligeable.

Sur le signal de sortie dans le domaine temporel (Figure IV.24.a), il reste une variation d'amplitude instantanée à la fréquence de la référence (500 MHz), ce qui correspond dans le domaine fréquentiel à une réjection des raies adjacentes insuffisante (Figure IV.24.b). Pour augmenter la réjection des raies adjacentes et ainsi se rapprocher du signal sinusoïdal à 17,5 GHz, un oscillateur injecté est cascadié à celui-ci. Il s'agit de la même architecture (montrée sur la Figure IV.25.a), qui est conçue en utilisant les mêmes règles. Les buffers de sortie de cet étage B_2 alimentent les plots de sorties qui sont reliés aux appareils de mesure via les pointes de mesure (*probe-testing*). Le dessin des masques (Figure IV.25.b) est légèrement différent (forme des lignes de transmissions TL_1 et TL_2) pour optimiser la surface occupée par la synthèse de fréquence complète.

CH IV. INTEGRATION DE LA SYNTHÈSE DE FREQUENCE EN TECHNOLOGIE CMOS 40NM ET BICMOS 55NM

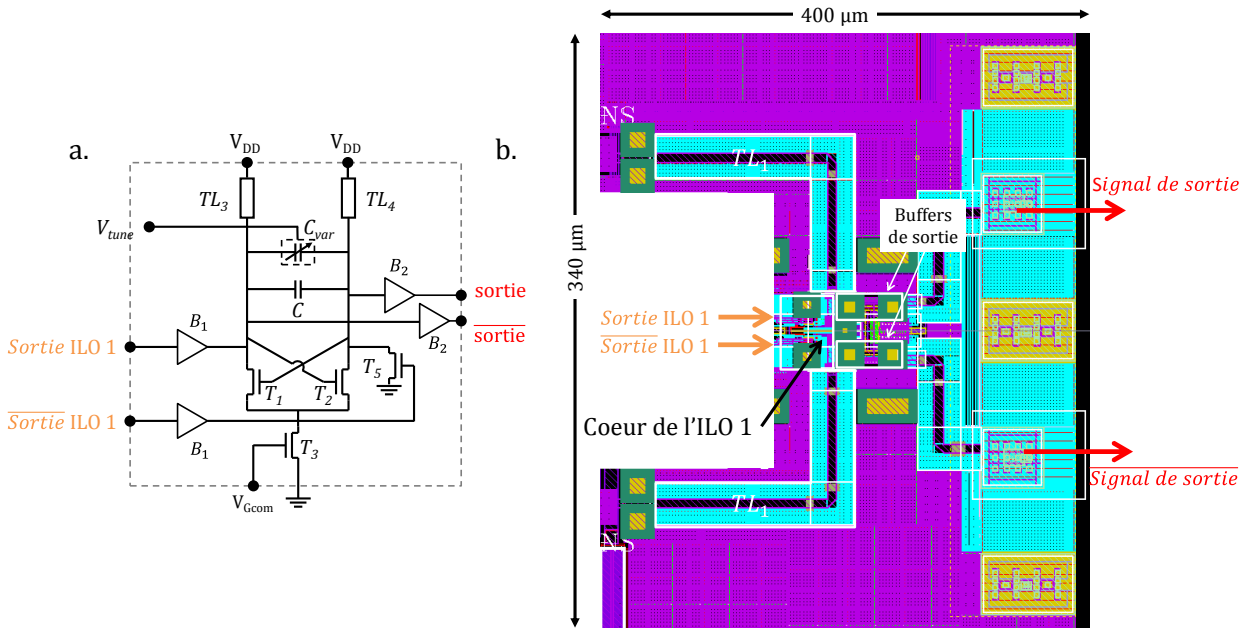


Figure IV.25 a. Vue schématique du second oscillateur injecté, des buffers de sortie ainsi que des plots de mesure. b. Vue du dessin des masques (layout) en technologie BiCMOS 55 nm.

Finalement, la Figure IV.26 montre les résultats de simulation du signal de sortie de cette synthèse de fréquence, obtenu en tenant compte des extractions de parasites.

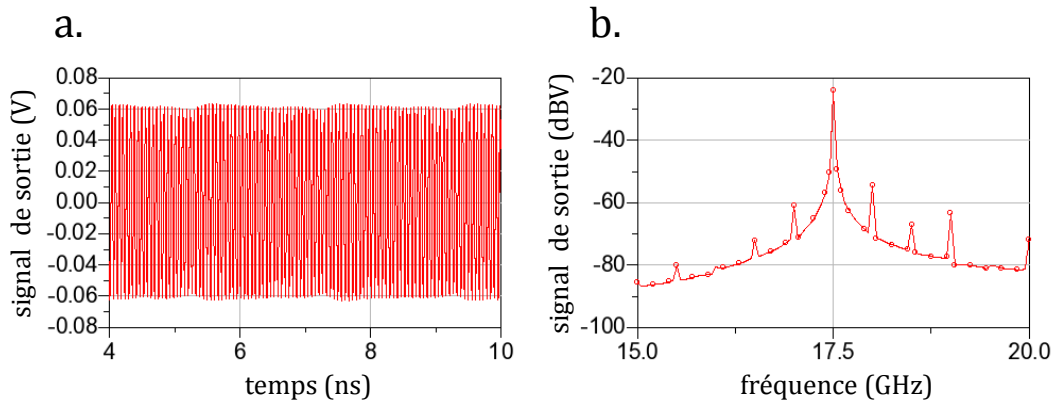


Figure IV.26 Résultats de simulation du second oscillateur injecté. a. Forme temporelle du signal doté d'une faible variation de l'enveloppe. b. Spectre du signal doté de raies adjacentes de faible puissance.

D'après la Figure IV.26.b, la réjection des raies adjacentes est bien meilleure qu'à la sortie de l'étage précédent, ce qui confirme une diminution de la variation de l'enveloppe du signal dans le domaine temporel (Figure IV.26.a).

IV.3.4. Résultats obtenus

IV.3.4.1. Montage expérimental

Le prototype fabriqué dans la technologie BiCMOS 55 nm de STMicroelectronics et baptisé « Mont Aigoual V2 A » occupe $0,8 \text{ mm}^2$ avec les plots de mesure (Figure IV.27), la surface active est de $0,2 \text{ mm}^2$. La mesure est réalisée directement sur le circuit avec des pointes de mesure sur un banc de mesure manuel (manual on-wafer probing).

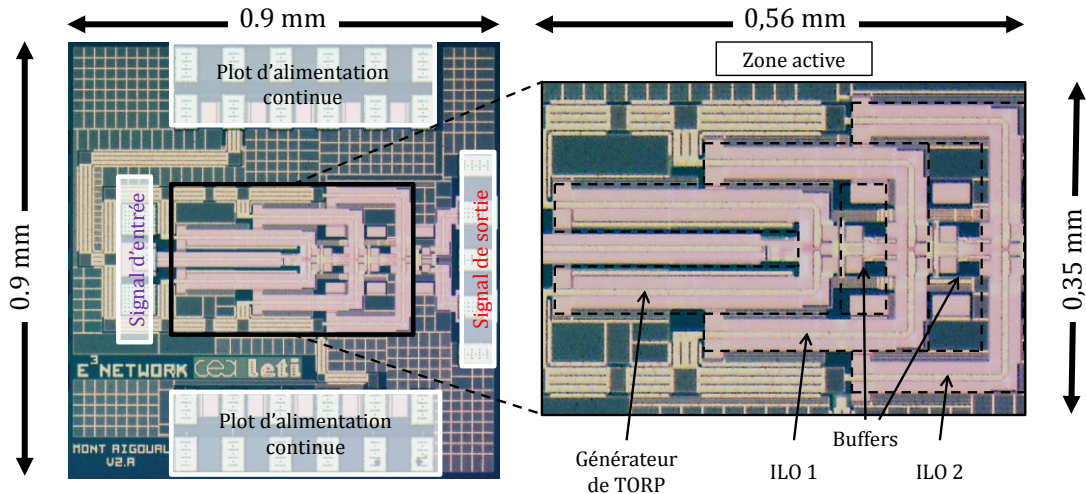


Figure IV.27 Vue du dessin des masques du circuit conçu en technologie BiCMOS 55 nm. La taille occupée est de $0,8 \text{ mm}^2$ avec une surface active de $0,2 \text{ mm}^2$.

Le banc de mesure ainsi que les appareils sont exactement identiques à l'expérimentation présentée sur la Figure IV.10 (paragraphe IV.2.4 de ce même chapitre), si ce n'est que la source générant la référence de fréquence est réglée pour fournir un signal de 500 MHz.

IV.3.4.2. Résultats de simulation

Le circuit complet consomme 38 mW sous 1.2 V, en incluant les buffers de sortie (dédiés à la mesure).

La fonctionnalité de cette synthèse de fréquence est obtenue en réglant les fréquences d'oscillation libre des différents oscillateurs et les puissances d'injection (via les tensions de polarisation des buffers entre les étages).

Une fois cette étape de réglage effectuée, les résultats qui ont été obtenus sont décrits ci-dessous. La Figure IV.28 montre les signaux de sortie du générateur de TORP, du premier et du second oscillateur injectés, après que les puissances aient été normalisées.

CH IV. INTEGRATION DE LA SYNTHÈSE DE FREQUENCE EN TECHNOLOGIE CMOS 40NM ET BICMOS 55NM

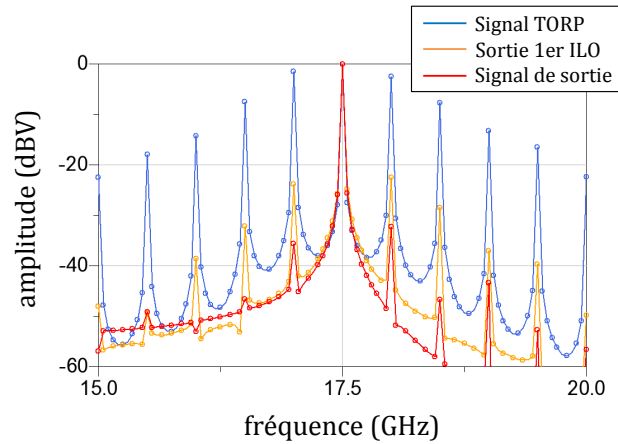


Figure IV.28 Résultats de simulation de la synthèse de fréquence. Le spectre du signal TORP est en bleu, celui du signal de sortie du premier oscillateur injecté est en orange et le spectre du signal de sortie est en rouge. Les spectres des signaux sont normalisés par rapport au maximum (à 17,5 GHz).

D'après les résultats de simulation présentés sur la Figure IV.28, la réjection des raies adjacentes entre le signal TORP et le signal de sortie est bien supérieure aux 30 dB spécifiés dans le cahier des charges.

La forme des signaux temporels est présentée sur la Figure IV.29.

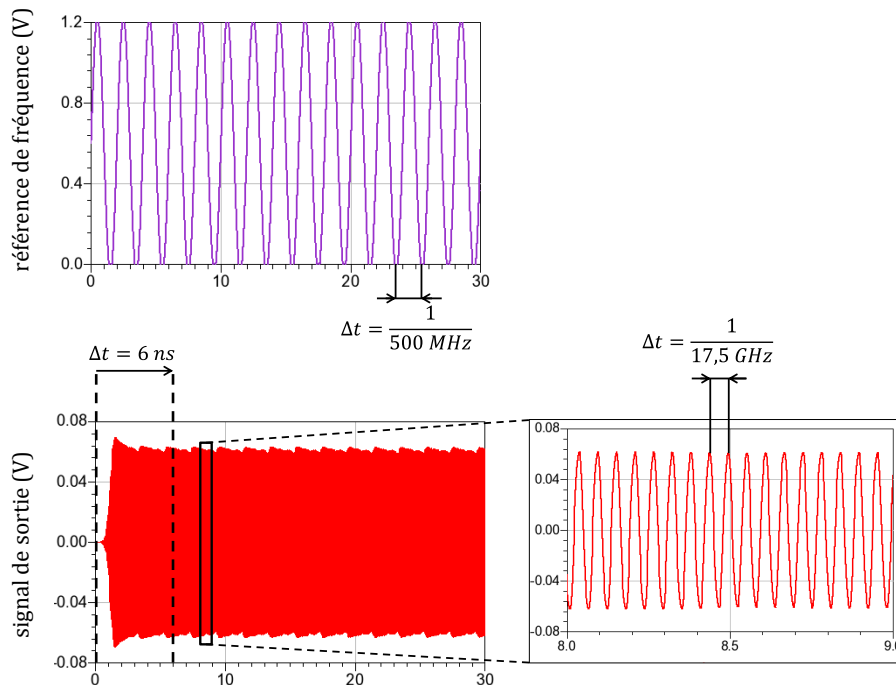


Figure IV.29 Résultats de simulation temporelle de la synthèse de fréquence. La référence de fréquence est en violet (fréquence de 500 MHz). Le signal de sortie est en rouge (fréquence synthétisée de 17,5 GHz).

D'après la Figure IV.29, le temps d'établissement de cette synthèse de fréquence (en supposant que la référence de fréquence s'établit instantanément) est de 6 ns dans les conditions nominales

d'utilisation. L'amplitude du signal de sortie différentiel à 17,5 GHz est de 70 mV sur une charge de 50 Ω (Pout= -16 dBm).

La Figure IV.30 présente le bruit de phase de la référence de fréquence, des signaux intermédiaires (signal TORP et sortie du premier ILO) et du signal de sortie. Ces résultats de simulation ont été obtenus grâce à l'outil de simulation de bruit de phase intégré au simulateur *Harmonic Balance*. Il s'agit des bruit de phase d'un côté de la porteuse (single side band).

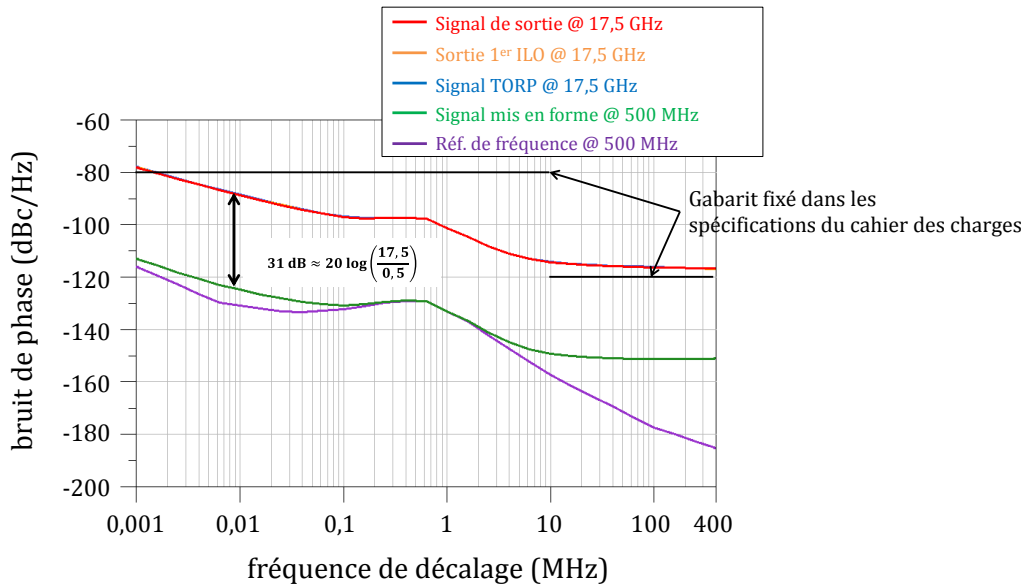


Figure IV.30 Résultats de simulation du bruit de phase de la synthèse de fréquence. Les bruits de phase de la référence de fréquence, du signal de sortie, ainsi que de tous les signaux intermédiaires sont présentés. Notons que les bruits de phase du signal TORP, du signal de sortie du premier ILO et du signal de sortie sont confondus.

D'après la Figure IV.30, il existe un bruit de phase ajouté par le circuit de mise en forme (différence entre la courbe verte et la courbe violet) qui fait sortir le bruit de phase du signal de sortie des spécifications du cahier des charges. Les bruits de phase à la sortie du générateur de TORP, du premier et du second ILO sont tous identiques, ce qui est la preuve du verrouillage des signaux tout au long de la chaîne.

Ce résultat confirme celui obtenu lors de la campagne de mesure réalisée sur le premier circuit fonctionnant à 60 GHz : le bruit de phase en excès est ajouté par le circuit de mise en forme fonctionnant à la fréquence de la référence. Les circuits opérant à la fréquence de sortie (17,5 GHz ici) se contentent de recopier le bruit de phase qu'ils reçoivent en entrée. Cette synthèse de fréquence innovante permet ainsi de repousser à basse fréquence la problématique de bruit de phase.

Des simulations complémentaires du bruit de phase du circuit de mise en forme permettent d'isoler les principaux contributeurs à ce bruit de phase ajouté. Ils sont donnés en pourcentage et en fonction de la fréquence de décalage (fréquence d'offset) sur la Figure IV.31.

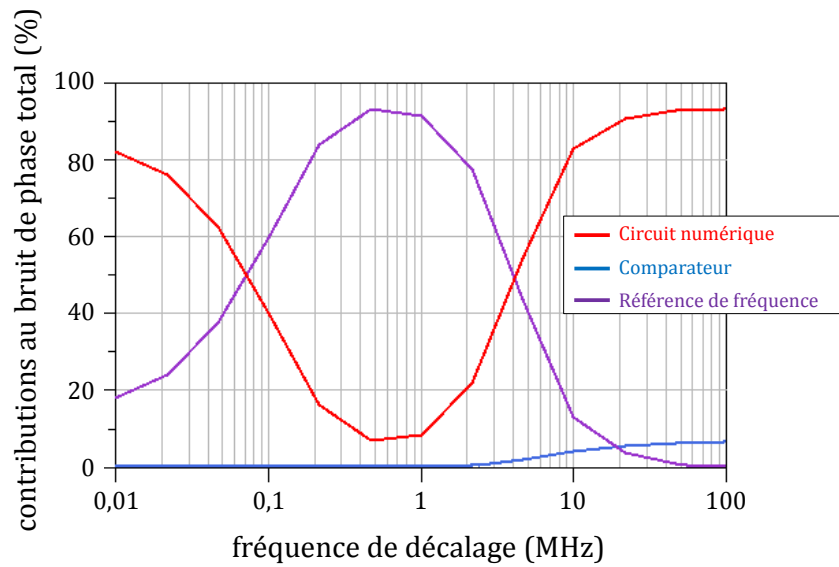


Figure IV.31 Simulation des principaux contributeurs aux bruits de phase du signal mis en forme en fonction de la fréquence de décalage (fréquence d'offset). La contribution du comparateur est en bleu, et celle du circuit numérique (composé de la porte AND et de buffers) est en rouge. La contribution de la référence de fréquence est en violet.

D'après la Figure IV.31, le principal contributeur au bruit de phase en excès à la sortie du circuit de mise en forme est le circuit numérique de génération des signaux de contrôle du générateur de TORP. Sa contribution est significative pour les petites fréquences de décalage (inférieures à 100 kHz) et pour les grandes fréquences de décalage (supérieures à quelques MHz). Entre ces deux régions, c'est le bruit de phase du signal d'entrée (la référence de fréquence) qui est prépondérant (il s'agit de la « bosse » visible sur la courbe violet sur la Figure IV.30 aux alentours de 1 MHz).

IV.4. Synthèse des résultats ; comparaison avec l'état de l'art

L'architecture innovante présentée dans ce travail permet d'envisager la synthèse de fréquences millimétriques à partir d'une PLL (ou boucle à verrouillage de phase) dont la fréquence est de l'ordre du GHz. Deux intégrations ont été présentées. Elles valident la preuve de concept. Les performances de ces réalisations sont comparées à l'état de l'art dans cette partie.

IV.4.1. Première intégration : synthèse des centre de canaux du standard IEEE 802.15.3c

Dans un premier temps, le circuit mesuré est comparé aux multiplicateurs de fréquences de l'état de l'art intégrés à des synthèses de fréquence millimétriques.

Tableau IV-1 Synthèse des performances et comparaison avec l'état de l'art des multiplicateurs de fréquence en bande millimétrique, avec f_{REF} la fréquence de référence, N le rapport de multiplicateur, f_0 la fréquence synthétisée, P_{DC} la puissance statique consommée, et S la surface occupée.

| Référence | Technologie | f_{REF} (GHz) | N | f_0 (GHz) | P_{DC} (mW) | S (mm ²) |
|--------------------|--------------|-----------------|-------|-------------|---------------|------------------------|
| [60] | CMOS 65 nm | 19,44 – 21,6 | 3 | 56 - 65 | 14,4 | 0,09 |
| [61] | SiGe 0,13 μm | 30,25 – 34,25 | 4 | 121 - 137 | 35 | 0.27 |
| Ce travail [62] | CMOS 40 nm | 2,16 | 27-29 | 58-63 | 32 | 0,07 |

D'après le Tableau IV-1, le multiplicateur de fréquence présenté dans ce travail pour la bande 60 GHz est le seul à proposer un rapport de multiplication de plusieurs dizaines qui plus est programmable, pour une consommation et une taille occupée comparable aux autres multiplicateurs présentés dans ce tableau.

Le multiplicateur présenté dans ce travail est destiné à être utilisé dans une synthèse de fréquence. Le Tableau IV-2 présente une comparaison de cette synthèse avec les autres synthèses de fréquence dans la bande 60 GHz. Ce travail ne comprend pas l'étude et la réalisation de la PLL basse fréquence qui fournit la référence de fréquence à 2,16 GHz. Pour que la comparaison soit juste, les résultats présentés englobent la consommation de la PLL à 2,16 GHz publiée dans [63].

Tableau IV-2 Synthèse et comparaison des performances des synthèses de fréquence présentées dans le paragraphe IV.2 de ce chapitre.

| Référence | techno (nm) | f_0 (GHz) | f_{REF} (MHz) | P_{DC} (mW) | $PhN @ 1 \text{ MHz}$ (dBc/Hz) | P_{SPUR} (dBc) | Topologie |
|------------------------|-------------|--------------|-----------------|---------------|--------------------------------|------------------|--|
| [46] | 45 | 57-66 | 100 | 78 | -75 | -42 | VCO de la PLL à f_0 |
| [47] | 65 | 58-63 | 36 | 78 | -96 | -58** | VCO de la PLL à $f_0/3$ + multiplication par 3 |
| [41] | 65 | 60 | 36 | 80 | -97 | -50** | synthèse indirecte : 40 GHz + 20 GHz |
| [48] | 65 | 60 | 10-100 | 48 | -90 | -74 | VCO de la PLL à f_0 |
| [49] | 65 | 58-68 | 135 | 24,6 | -91 | -45 | VCO de la PLL à f_0 |
| [50] | 65 | 58-65 | 24 | 72 | -96 | N/A | VCO de la PLL à $f_0/3$ + multiplication par 3 |
| [51] | 65 | 56-62 | 125 | 62 | -97 | N/A | VCO de la PLL à $f_0/3$ + multiplication par 3 |
| [52] | 40 | 54-64 | 40 | 42 | -88 | -40 | VCO de la PLL à f_0 |
| Ce travail [62] | 40 | 58-63 | 55* | 32+8* | -104** | -30 | VCO de la PLL à $f_0/30$ + multiplication par 30 |

* Performances de la PLL [63].

** Performances obtenues avec une source de laboratoire à 2,16 GHz (-142 dBc/Hz @ 1 MHz)

D'après le Tableau IV-2, la nouvelle synthèse de fréquence permet d'obtenir des bruits de phase bien en dessous de l'état de l'art : -104 dBc/Hz obtenus avec une source de laboratoire. D'après l'analyse des résultats présentés dans le paragraphe IV.2.4.2 de ce chapitre, en corrigeant la conception du circuit de mise en forme (le responsable du bruit de phase en excès dans cette synthèse de fréquence) et en utilisant les résultats de bruit de phase de la PLL [63], on obtient un bruit de phase record de -106 dBc/Hz¹⁶. Même sans tenir compte des améliorations à faire sur le circuit de mise en forme, dans l'état actuel de la synthèse de fréquence et toujours en utilisant la PLL à 2,16 GHz de [63], on obtient

¹⁶ En effet, sans bruit de phase en excès dans le multiplicateur par 30 et avec un bruit de phase à 2,16 GHz de -135 dBc/Hz @ 1 MHz dans [63] il vient que : $-135 + 20 \log(30) = -106 \text{ dBc/Hz}$.

un bruit de phase de -98 dBc/Hz¹⁷. En outre, ce résultat est obtenu pour une consommation faible par rapport à l'état de l'art.

IV.4.2. Seconde intégration : synthèse de fréquence fixe à 17,5 GHz

Dans un premier temps, le circuit est comparé aux multiplicateurs de fréquence de l'état de l'art intégrés à des synthèses de fréquence.

Tableau IV-3 Synthèse des performances et comparaison avec l'état de l'art des multiplicateurs de fréquence à 15 GHz.

| Référence | Technologie | f_{REF} (MHz) | N | f_0 (GHz) | P_{DC} (mW) | S (mm ²) |
|---------------------------------|-------------------|--------------------|-----------|----------------|------------------|---------------------------|
| [60] | CMOS 90 nm | 1000 | 15 | 15 | 36 | 0,07 |
| Mont aigoual V2A | CMOS 40 nm | 500 | 30 | 15 | 40 | 0,07 |

D'après le Tableau IV-3, le multiplicateur de fréquence présenté dans ce travail présente des performances comparables à celui dans [60], mais avec une fréquence de référence moitié moindre et donc un rapport de multiplication doublé. Le Tableau IV-4

¹⁷ Le bruit de phase ajouté par le circuit de mise en forme est de 8 dBc/Hz à 1 MHz (d'après la Figure IV.13), ce qui donne en utilisant le bruit de phase de [63] à 2,16 GHz : $-135 + 20 \log(30) + 8 = -98$ dBc/Hz.

Tableau IV-4 Synthèse et comparaison des performances des synthèses de fréquence entre 10 et 30 GHz.

| REF | techno (nm) | f0 (GHz) | fREF. (MHz) | PDC (mW) | PhN @ 1MHz (dBc/Hz) | PhN ramené à 15 GHz | Pspur (dBc) | Topologie |
|--------------------------|------------------|-----------|-------------|-----------|---------------------|---------------------|-------------|---|
| [78] | 40 | 25 | 390 | 33 | -102 | -106 | N/A | VCO de la PLL à f0 |
| [79] | 32 | 23 | N/A | 33 | -96 | -100 | N/A | VCO de la PLL à f0 |
| [80] | 32 | 28 | 195 | 31 | -90 | -95 | N/A | VCO de la PLL à f0 |
| [81] | 65 | 11 | 275 | 30 | -100 | -97 | N/A | VCO de la PLL à f0 |
| Moint Aigoual V2A | 55 BiCMOS | 15 | 500 | 40 | -105 | -105 | -30 | VCO de la PLL à f0/30+ multiplication par 30 |

D'après le Tableau IV-4, la synthèse de fréquence fabriquée en technologie 55nm BiCMOS permet d'obtenir un bruit de phase à l'état de l'art international.

IV.5. Conclusion

Deux intégrations de la synthèse de fréquence innovante ont été présentées dans ce chapitre, avec des spécifications et des bandes de fréquences différentes. La première intégration vise le standard IEEE 802.15.3c dans la bande 60 GHz. La méthode de conception de cette synthèse, qui se base sur les résultats théoriques présentés dans les chapitres précédents, a été présentée. Elle a abouti à la fabrication d'un circuit qui a été mesuré et dont les performances sont à l'état de l'art international, notamment avec un bruit de phase record de -104 dBc/Hz à 1 MHz pour un signal synthétisé à 60 GHz. Un défaut de conception entraînant une augmentation sensible du bruit de phase a été identifié, qui met en évidence l'intérêt de cette architecture de synthèse de fréquence : la multiplication par 30 qui permet de passer des fréquences de l'ordre du GHz aux fréquences millimétriques n'ajoute aucun bruit de phase, et la problématique du bruit de phase a été repoussée à basse fréquence. Cette conclusion est appuyée par la revue de l'état de l'art présentée dans la section III.3.2 du chapitre III où il a été mis en évidence que les meilleures candidates à la synthèse de fréquences très bas bruit de phase sont les architectures composées d'une PLL à basse fréquence et d'un grand rapport de multiplication.

La deuxième intégration a permis d'obtenir un rapport de multiplication de 35 en synthétisant un signal à 17,5 GHz à partir d'une fréquence de référence de 500 MHz. Le circuit dispose d'un second ILO, ce qui permet d'augmenter la réjection des raies adjacentes et ainsi d'obtenir un signal quasiment sinusoïdal en sortie. Cette synthèse souffre du même problème de conception que la première intégration (bruit de phase ajouté par le circuit de mise en forme). Malgré cela, le bruit de phase de sortie a été simulé à -102 dBc/Hz à partir d'une référence de fréquence dont le bruit de phase est fixé.

Outre les excellentes performances de bruit de phase de cette architecture, la consommation statique ainsi que l'encombrement sont à hauteur des autres circuits de l'état de l'art.

Hubert Bonisseur de La Bath : « Une dictature c'est quand les gens sont communistes, déjà. Qu'ils ont froid, avec des chapeaux gris, et des chaussures à fermeture éclair. C'est ça, une dictature Dolorès.»

OSS 117 – Rio ne répond plus

Conclusion générale et perspectives

Conclusion générale

Dans ce travail, une nouvelle architecture de synthèse de fréquence a été présentée. Ce travail a été organisé comme suit : d'abord des modèles des briques de bases utilisées pour la conception et la mise en équation des architectures spécifiques d'oscillateurs composant la synthèse de fréquence ont été présentés. Ces modèles ont ensuite été utilisés pour mettre en équation les oscillations dans un oscillateur à paire croisée. Des solutions originales ont été proposées pour décrire le fonctionnement des oscillateurs dans les conditions spécifiques correspondant à cette synthèse de fréquence. Ces solutions sont basées sur des résultats de l'état de l'art et des modèles originaux. Puis, la synthèse de fréquence a été présentée, et son principe de fonctionnement détaillé. Enfin, deux intégrations de la synthèse de fréquence en technologies CMOS 40 nm et BiCMOS 55 nm s'appuyant sur l'approche théorique développée dans les chapitres II et III ont été réalisées et testées. Elles montrent des performances au niveau de l'état de l'art international.

Dans le premier chapitre, deux modèles différents de la ligne de transmission microstrip sur film mince ont été proposés. Le premier est un modèle distribué phénoménologique qui repose sur la modélisation RLCG et qui a permis la conception assistée par ordinateur des oscillateurs composés de lignes de transmission. Le second est un modèle localisé bande étroite qui a servi à la mise en équation des oscillations dans l'architecture d'oscillateur paire croisée. Deux modèles de transistors ont été également présentés, le premier est un modèle petit signal ne comprenant que les éléments intrinsèques, sans sources de bruit. Ce modèle simple permet, lors de la mise en équation de l'oscillateur paire croisée, de prendre en compte notamment les capacités intrinsèques du transistor. Le second est un modèle grand signal non-linéaire extrait à partir de la caractéristique courant-tension du transistor. Un cas particulier du modèle a été donné. Il correspond aux conditions de polarisation du transistor dans la paire croisée.

Le second chapitre a été dédié à la description des signaux mis en jeu dans la synthèse de fréquence. La mise en équation des oscillateurs à paire croisée basée sur l'utilisation des modèles du premier chapitre a été détaillée dans le but d'analyser le fonctionnement des architectures à base d'oscillateurs spécifiques utilisés dans la synthèse de fréquence : l'oscillateur contrôlé en tension, l'oscillateur verrouillé par injection et l'oscillateur à interruption périodique de l'alimentation. Les régimes spécifiques d'oscillations dans toutes ces architectures ont été modélisés par des oscillateurs de Van der Pol. Une revue de l'état de l'art des résultats théoriques sur l'oscillateur de Van der Pol a permis de trouver quelques-unes des solutions nécessaires à la mise en équation de la synthèse de fréquence innovante proposée. Des solutions spécifiques ont été proposées pour les cas où rien n'a été trouvé dans l'état de l'art, de sorte que le fonctionnement complet de cette synthèse de fréquence a été décrit analytiquement (sous une forme simplifiée). Cette description des oscillateurs a conduit à la découverte d'une forme de synchronisation des oscillateurs sur un signal extérieur appelée « pseudo-verrouillage ».

Dans le chapitre III, l'architecture de synthèse de fréquence a été proposée, après qu'une revue de l'état de l'art des synthèses de fréquences millimétriques ait montré qu'une solution pour abaisser le bruit de phase des synthèses de fréquences millimétriques est de baisser la fréquence de la PLL et d'utiliser un multiplicateur de fréquence. Aussi, plus la fréquence de la PLL sera basse (plus

le rapport de multiplication est grand), plus faible sera le bruit de phase. L'architecture de synthèse de fréquence proposée dans ce manuscrit permet d'obtenir un rapport de multiplication de 30 voire même 35 là où les synthèses de fréquence de l'état de l'art sont limitées à 3 ou 4. Cette architecture innovante se base sur une combinaison d'oscillateurs fonctionnant dans les régimes particuliers décrits et modélisés dans le chapitre II. Le cœur de l'innovation proposée dans ce travail est d'injecter dans un oscillateur un signal multi harmonique (aux fréquences millimétriques) et de permettre à l'oscillateur de se verrouiller sur l'une des harmoniques de ce signal. L'oscillateur fonctionne alors comme un sélecteur d'harmonique et rejette les harmoniques adjacentes, créant ainsi un signal quasi-sinusoïdal. Ce signal multi harmonique est créé en allumant périodiquement l'alimentation d'un oscillateur avec un signal basse fréquence (de l'ordre du GHz). Cet oscillateur allumé périodiquement se comporte comme un amplificateur des harmoniques millimétriques du signal d'entrée. Ainsi, l'architecture reçoit en entrée une fréquence basse (de l'ordre du GHz) et la transforme en une fréquence millimétrique. Ce multiplicateur de fréquence d'ordre élevé (plusieurs dizaines), combiné à une PLL basse fréquence forme une synthèse de fréquence.

Enfin, le dernier chapitre a présenté l'intégration de deux synthèses de fréquences en technologies silicium pour les fréquences millimétriques. Ces réalisations sont des preuves de concept de l'architecture innovante de synthèse de fréquence présentée dans ce travail. Les résultats théoriques des chapitres II et III ont été utilisés lors de la conception pour le pré dimensionnement des circuits. La première synthèse est destinée à produire les fréquences du centre des canaux du standard IEEE 802.15.3c. Le circuit, fabriqué en technologies CMOS 40 nm, montre des performances à l'état de l'art international, avec notamment un bruit de phase record de -104 dBc/Hz à 1 MHz pour un signal de 60 GHz. En outre, il a été montré que le bruit de phase du signal synthétisé dépend uniquement du bruit de phase du signal de référence et du rapport de multiplication. Une deuxième intégration de cette synthèse de fréquence a été réalisée pour la production d'un signal à une fréquence fixe de 17,5 GHz en technologie BiCMOS 55 nm.

Perspectives

Dans ce travail a été démontrée la preuve de concept d'une technique permettant la multiplication d'ordre élevé (plusieurs dizaines) et programmable de la fréquence de référence sans utiliser de boucle à verrouillage de phase.

Les deux circuits fabriqués présentent un défaut de conception du circuit de mise en forme qui provoque l'apparition d'un bruit de phase ajouté. Il convient d'optimiser la conception de ce bloc pour minimiser, voire même annuler cet excédent de bruit de phase. La première intégration de cette synthèse de fréquence pour le standard IEEE 802.15.3c souffre d'une plage d'accord trop étroite qu'il convient de corriger pour obtenir du quatrième canal (64,8 GHz) en plus des trois autres déjà couverts par la synthèse en l'état.

Les deux circuits fabriqués ont vocation à être intégrés aux systèmes radiofréquences desquels ils font partie. La première intégration de la synthèse à 60 GHz « Mont Aigoual V1 » est à intégrer avec

CONCLUSION GENERALE ET PERSPECTIVES

une référence de fréquence fixe, qui peut être une PLL, pour réaliser la synthèse complète des 4 canaux du standard IEEE 802.15.3c. Cet oscillateur local est ensuite à intégrer avec le reste d'une architecture d'émission réception de type Zéro-IF (sans fréquence intermédiaire). La deuxième intégration de cette synthèse de fréquence à 17,5 GHz « Mont Aigoual V2A » est à intégrer avec le reste de la synthèse de fréquence en bande E dont elle fait partie, et cette synthèse doit s'intégrer dans une architecture d'émission réception en bande E dans le cadre du projet européen E³Network.

La calibration de ce système est un enjeu important pour l'utilisation de cette synthèse de fréquence. En effet, dans les preuves de concept proposées dans ce travail, la mise en fonctionnement de la synthèse de fréquence qui comprend les réglages de fréquence d'oscillation libre (via la tension de contrôle des varactors) et le réglage des puissances d'injection (via les polarisations des buffers) pour obtenir la fonctionnalité de la synthèse de fréquence et les performances optimales (ce processus est décrit dans le paragraphe III.4 du chapitre III). Cette synthèse n'est utilisable dans un système radiofréquence que si ce processus de calibration est automatisé.

Dans une architecture d'émission réception full-duplex, cette synthèse de fréquence présente l'avantage de pouvoir synthétiser deux fréquences différentes sans avoir à dupliquer tous les éléments de la chaîne, sous certaines conditions expliquées dans le paragraphe III.4.4. L'intégration d'une synthèse full-duplex pour le standard 802.15.3c composée par exemple d'une partie commune circuit de mise en forme et générateur de TORP et de deux chaînes d'oscillateurs injectés séparés capables de générer les quatre canaux du standard (comme sur la Figure III.17), permettrait de valider ce concept.

Références bibliographiques

- [1] R. Collier, "Transmission lines - basic principles," in *Microwave Measurements Training Course*, 2005, pp. 1 – 1/12.
- [2] M. S. Gupta, *Microstrip Lines and Slotlines*. Artech House, 1996.
- [3] H. Hasegawa and S. Seki, "Analysis of Interconnection Delay on Very High-speed LSI/VLSI Chips Using an MIS Microstrip Line Model," *Trans. electron devices*, vol. 31, no. 12, pp. 1954–1960, 1984.
- [4] T. Shibata and E. Sano, "Characterization of MIS structure coplanar transmission lines for investigation of signal propagation in integrated circuits," *IEEE Trans. Microw. Theory Tech.*, vol. 38, no. 7, pp. 881–890, Jul. 1990.
- [5] F. Schnieder and W. Heinrich, "Model of thin-film microstrip line for circuit design," *Microw. Theory Tech. IEEE Trans.*, vol. 49, no. 1, pp. 104–110, Jan. 2001.
- [6] T. Quemerais, L. Moquillon, J.-M. Fournier, and P. Benech, "65-, 45-, and 32-nm Aluminium and Copper Transmission-Line Model at Millimeter-Wave Frequencies," *Microw. Theory Tech. IEEE Trans.*, vol. 58, no. 9, pp. 2426–2433, 2010.
- [7] D. M. Pozar, *Microwave Engineering*, 3rd editio. Wiley, 2005.
- [8] A. Kraszewski, "Prediction of the dielectric properties of two-phase mixtures," *J. Microw. Power Electromagn. Energy*, vol. 12, pp. 215–222, 1977.
- [9] "BSIM6 webpage." [Online]. Available: <http://www-device.eecs.berkeley.edu/bsim/?page=BSI>.
- [10] "PSP model webpage." [Online]. Available: http://pspmodel.asu.edu/psp_documentation.htm.
- [11] "HiCUM model webpage." [Online]. Available: http://www.iee.et.tu-dresden.de/iee/eb/hic_new/hic_start.html.
- [12] "MEXTRAM model webpage." [Online]. Available: <http://mextram.ewi.tudelft.nl/>.
- [13] A. M. Niknejad, *mm-Wave Silicon Technology 60 GHz and Beyond*. Springer, 2008.
- [14] C. Pavageau, "Utilisation des technologies CMOS SOI 130 nm pour des applications en gamme de fréquence millimétrique," L'Université de Lille 1 - Sciences et Technologies, 2006.
- [15] A. Bracale, D. Pasquet, J. L. Gautier, V. Ferlet, N. Fel, and J. L. Pelloie, "Small Signal Parameters Extraction for Silicon MOS Transistors," in *Microwave Conference, 2000. 30th European*, 2000, pp. 1–4.
- [16] B. Van der Pol, "The Nonlinear Theory of Electric Oscillations," *Proc. IRE*, vol. 22, no. 9, pp. 1051–1086, Sep. 1934.

- [17] A. A. Andronov, "Les cycles limites de Poincaré et la théorie des oscillations auto-entretenues," *C.R.A.S*, vol. 189, pp. 559–561, 1929.
- [18] J.-M. Ginoux and R. Lozi, "Blondel et les oscillations auto-entretenues," *Arch. Hist. Exact Sci.*, vol. 66, no. 5, pp. 485–530, 2012.
- [19] S. H. Strogatz, *Nonlinear Dynamics And Chaos.pdf*. Perseus Book, 1994.
- [20] T. Chen, J. Huang, Y. Peng, C. Chu, C. Lin, C. Cheng, C. Li, and S. Li, "A 17.6-MHz 2.5v ultra-low polarization voltage mems oscillator using an innovative high gain-bandwidth fully differential trans-impedance voltage amplifier," pp. 741–744, 2013.
- [21] J. M. Guerra, A. Siligaris, J. Lampin, F. Danneville, M. Rue, A. H. Poincaré, and C. Scientifique, "A 285 GHz sub-harmonic injection locked oscillator in 65nm CMOS technology," pp. 1–3, 2013.
- [22] H. G. Barkhausen, *Lehrbuch der Elektronen-Röhren und ihrer technischen Anwendungen*. S. Hirzel, 1935.
- [23] A. Liénard, "Oscillations auto-entretenues," *Proc. Third Int. Congr. Appl. Mech.*, vol. 3, pp. 173–177, 1930.
- [24] H. Poincaré, *Les méthodes nouvelles de la mécanique céleste*. Gauthier-Villars, 1892.
- [25] A. Lindstedt, "Beitrag zur Integration der Differentialgleichungen der Störungstheorie," *Abh. K. Akad. Wiss. St. Petersburg.*, vol. 31, no. 4, 1882.
- [26] N. Bogoliubov and I. Mitropolski, "Les méthodes asymptotiques en théorie des oscillations non-linéaires," in *Monographies internationales de mathématiques modernes, 2*, Gauthier-Villars, 1962.
- [27] D. B. Leeson, "A simple model of feedback oscillator noise spectrum," *Proc. IEEE*, vol. 54, no. 2, pp. 329–330, 1966.
- [28] L. Cutler and C. Searle, "Some aspects of the theory and measurement of frequency fluctuations in frequency standards," *Proc. IEEE*, pp. 136–154, 1966.
- [29] B. Razavi, *RF microelectronics*. Prentice-Hall, 1998.
- [30] A. Hajimiri and T. H. Lee, "A general theory of phase noise in electrical oscillators," *IEEE J. Solid-State Circuits*, vol. 33, no. 2, pp. 179–194, 1998.
- [31] A. Demir, A. Mehrotra, and J. Roychowdhury, "Phase noise in oscillators: a unifying theory and numerical methods for characterization," *IEEE Trans. Circuits Syst. I Fundam. Theory Appl.*, vol. 47, no. 5, pp. 655–674, May 2000.
- [32] R. Adler, "A Study of Locking Phenomena in Oscillators," *Proc. IRE*, vol. 34, no. 6, pp. 351–357, Jun. 1946.

- [33] N. Lanka, S. Patnaik, and R. Harjani, "Understanding the Transient Behavior of Injection Locked LC Oscillators," *2007 IEEE Cust. Integr. Circuits Conf.*, no. Cicc, pp. 667–670, 2007.
- [34] R. D. Huntoon and A. Weiss, "Synchronization of Oscillators," *Proc. IRE*, vol. 35, no. 12, pp. 1415–1423, Dec. 1947.
- [35] M. Jezewski, "An approach to the analysis of injection-locked oscillators," *IEEE Trans. Circuits Syst.*, vol. 21, no. 3, pp. 395–401, May 1974.
- [36] A. Mirzaei, M. E. Heidari, and A. A. Abidi, "Analysis of Oscillators Locked by Large Injection Signals: Generalized Adler's Equation and Geometrical Interpretation," in *IEEE Custom Integrated Circuits Conference 2006*, 2006, pp. 737–740.
- [37] S. Kalia, M. Elbadry, B. Sadhu, S. Patnaik, J. Qiu, and R. Harjani, "A simple, unified phase noise model for injection-locked oscillators," *2011 IEEE Radio Freq. Integr. Circuits Symp.*, no. 2, pp. 1–4, Jun. 2011.
- [38] C. Jany, A. Siligaris, P. Ferrari, and P. Vincent, "A novel approximated solution for the Van der Pol oscillator . Application to pulsed oscillations modeling in switched cross-coupled MOS oscillators," in *Midwest Symposium on Circuits and Systems (MWSCAS)*, 2014, no. 2.
- [39] C. Jany, P. Ferrari, A. Siligaris, and M. Zarudniev, "Approximated solution of Van der Pol equation describing transition from forced to free mode of oscillation," *Electron. Lett.*, vol. 49, no. 13, pp. 786–787, Jun. 2013.
- [40] C. Jany, A. Siligaris, P. Ferrari, and P. Vincent, "A novel harmonic selection technique based on the injection of a periodically repeated oscillations train into an oscillator," in *IEEE MTT International Microwave Symposium (IMS)*, 2014.
- [41] O. Richard, A. Siligaris, F. Badets, C. Dehos, C. Dufis, P. Busson, P. Vincent, D. Belot, and P. Urard, "A 17.5-to-20.94GHz and 35-to-41.88GHz PLL in 65nm CMOS for wireless HD applications," in *Proc. IEEE Int. Solid-State Circuits Conf. Digest of Technical Papers (ISSCC)*, 2010, pp. 252–253.
- [42] K. Okada, K. Matsushita, K. Bunsen, R. Murakami, A. Musa, T. Sato, H. Asada, N. Takayama, N. Li, S. Ito, W. Chaivipas, R. Minami, and A. Matsuzawa, "A 60GHz 16QAM/8PSK/QPSK/BPSK Direct- Conversion Transceiver for IEEE 802.15.3c," no. May 2010, pp. 2010–2012, 2011.
- [43] R. Corvaja and S. Pupolin, "Phase noise effects in QAM systems," in *Personal, Indoor and Mobile Radio Communications, 1997*, 1997, pp. 452–456.
- [44] P. Robertson and S. Kaiser, "Analysis of the Effects of Phase-Noise in Orthogonal Frequency Division Multiplex (OFDM) Systems," in *IEEE International Conference on Communications*, 1995, vol. 2808, no. 2805, pp. 1652–1657.
- [45] C. Dehos, M. Des Noës, and D. Morche, "Sensitivity of MC-CDMA Systems to Carrier Phase Noise : a large system analysis," in *IEEE International Symposium on Personal, Indoor and Mobile Radio Communications*, 2005, no. m, pp. 407–411.

- [46] K. Scheir, G. Vandersteen, Y. Rolain, and P. Wambacq, "A 57-to-66GHz Quadrature PLL in 45nm Digital CMOS," in *Proc. IEEE Int. Solid-State Circuits Conf. Digest of Technical Papers (ISSCC)*, 2009, pp. 494–496.
- [47] A. Musa, R. Murakami, T. Sato, W. Chiavipas, K. Okada, and A. Matsuzawa, "A 58-63 . 6GHz Quadrature PLL Frequency Synthesizer in 65nm CMOS," in *IEEE Asian Solid-State Circuit Conference (ASSCC)*, 2010, pp. 65–68.
- [48] W. Wu, X. Bai, R. B. Staszewski, and J. R. Long, "A 56.4-to-63.4GHz Spurious-Free All-Digital Fractional-N PLL in 65nm CMOS," in *Proc. IEEE Int. Solid-State Circuits Conf. Digest of Technical Papers (ISSCC)*, 2013, pp. 352–354.
- [49] X. Yi, C. C. Boon, H. Liu, J. F. Lin, J. C. Ong, and W. M. Lim, "A 57.9-to-68.3GHz 24.6mW Frequency Synthesizer with In-Phase Injection-Coupled QVCO in 65nm CMOS," in *Proc. IEEE Int. Solid-State Circuits Conf. Digest of Technical Papers (ISSCC)*, 2013, pp. 354–356.
- [50] T. Siriburanon, W. Deng, A. Musa, K. Okada, and A. Matsuzawa, "A sub-harmonic injection-locked frequency synthesizer with frequency calibration scheme for use in 60GHz TDD transceivers," *2013 18th Asia South Pacific Des. Autom. Conf.*, pp. 97–98, Jan. 2013.
- [51] L. Kuang, B. Chi, L. Chen, M. Wei, X. Yu, and Z. Wang, "An integrated 60GHz 5Gb/s QPSK transmitter with on-chip T/R switch and fully-differential PLL frequency synthesizer in 65nm CMOS," *2013 IEEE Asian Solid-State Circuits Conf.*, pp. 413–416, Nov. 2013.
- [52] V. Szortyka, Q. Shi, K. Raczkowski, B. Parvais, M. Kuijk, and P. Wambacq, "21.4 A 42mW 230fs-jitter sub-sampling 60GHz PLL in 40nm CMOS," *IEEE Int. Solid-State Circuits Conf. Dig. Tech. Pap.*, pp. 366–367, Feb. 2014.
- [53] M. Pontón, F. Ramírez, A. Suárez, and J. P. Pascual, "Applications of Pulsed-Waveform Oscillators in Different Operation Regimes," *IEEE Trans. Microw. Theory Tech.*, vol. 57, no. 12, pp. 3362–3372, 2009.
- [54] E. Temporiti, G. Albasini, I. Bietti, R. Castello, and M. Colombo, "A 700-kHz Bandwidth With Spurs Compensation and Linearization Techniques for WCDMA Applications," *IEEE J. Solid-State Circuits*, vol. 39, no. 9, pp. 1446–1454, 2004.
- [55] S. Dal Toso, A. Bevilacqua, M. Tiebout, S. Marsili, C. Sandner, A. Gerosa, and A. Neviani, "Fast-Hopping Frequency Generation Based on Sub-Harmonic Injection Locking," *Proc. IEEE Int. Solid-State Circuits Conf. Dig. Tech. Pap.*, pp. 124–126, 2011.
- [56] S. Kalia, M. Elbadry, B. Sadhu, S. Patnaik, J. Qiu, and R. Harjani, "A simple, unified phase noise model for injection-locked oscillators," in *2011 IEEE Radio Frequency Integrated Circuits Symposium*, 2011, pp. 1–4.
- [57] T. Baykas, C. Sum, Z. Lan, J. Wang, M. A. Rahman, and H. Harada, "IEEE 802.15.3c: The First IEEE Wireless Standard for Data Rates over 1 Gb/s," *IEEE Communications Magazine*, no. July, 2011.

- [58] N. Deparis, A. Siligaris, P. Vincent, and N. Rolland, "Ultra low consumption UWB pulsed-ILO RF front-end transmitter at 60 GHz in 65-nm CMOS-SOI," in *Proc. IEEE 20th Int Personal, Indoor and Mobile Radio Communications Symp*, 2009, pp. 1652–1656.
- [59] E3Network European Project, "E3Network European Project Deliverable D2.1."
- [60] W. L. Chan, S. Member, and J. R. Long, "A 56 – 65 GHz Injection-Locked Frequency Tripler With Quadrature Outputs in 90-nm CMOS," *IEEE J. Solid-State Circuits*, vol. 43, no. 12, pp. 2739–2746, 2008.
- [61] Y. Wang, W. L. Goh, and Y.-Z. Xiong, "A 9% Power Efficiency 121-to-137GHz Phase-Controlled Push-Push Frequency Quadrupler in 0.13 μ m SiGe BiCMOS," *Proc. Dig. Tech. Pap. IEEE Int. Solid-State Circuits Conf.*, pp. 262–264, 2012.
- [62] C. Jany, A. Siligaris, J. González, C. Bernier, P. Ferrari, and P. Vincent, "A novel ultra-low phase noise , programmable frequency multiplier-by-30 architecture . Application to 60-GHz frequency generation .," in *European Solid-state Circuit Conference (ESSCIRC)*, 2014.
- [63] X. Gao, E. A. M. Klumperink, and M. Bohsali, "A 2.2GHz 7.6mW Sub-Sampling PLL with –126dBc/Hz In-Band Phase Noise and 0.15psrms Jitter in 0.18 μ m CMOS," in *Proc. Digest of Technical Papers. IEEE Int. Solid-State Circuits Conf. ISSCC*, 2009.
- [64] M. Feriss, J. Plouchart, A. Natarajan, A. Rylyakov, B. Parker, A. Babakhani, S. Yaldiz, B. Sadhu, A. Valdes-garcia, J. Tierno, and D. Friedman, "An integral path self-calibration scheme for a 20 . 1-26 . 7GHz dual-loop PLL in 32nm SOI CMOS," in *Symposium on VLSI Circuits Digest of Technical Papers*, 2012, pp. 176–177.
- [65] C.-M. Hsu, M. Z. Straayer, and M. H. Perrott, "A Low-Noise, Wide-BW 3.6GHz Digital $\Delta\Sigma$ Fractional-N Frequency Synthesizer with a Noise- Shaping Time-to-Digital Converter and Quantization Noise Cancellation," in *Proc. Digest of Technical Papers. IEEE Int. Solid-State Circuits Conf. ISSCC 2008*, 2008.
- [66] D. Tasca, M. Zanuso, G. Marzin, S. Levantino, C. Samori, and A. L. Lacaita, "A 2.9-to-4.0GHz Fractional-N Digital PLL with Bang-Bang Phase Detector and 560fs rms Integrated Jitter at 4.5mW Power," *Proc. Dig. Tech. Pap. IEEE Int. Solid-State Circuits Conf. ISSCC*, pp. 88–90, 2011.
- [67] L. Xu, S. Lindfors, and K. Stadius, "A 2.4-GHz Low-Power All-Digital Phase-Locked Loop," *IEEE Cust. Integr. Circuits Conf.*, pp. 331–334, 2009.
- [68] B. Shen, G. Unruh, M. Lugthart, C. Lee, and M. Chambers, "An 8.5 mW, 0.07mm² ADPLL in 28nm CMOS with Sub-ps Resolution TDC and < 230 fs RMS Jitter," in *Symposium on VLSI Circuits Digest of Technical Papers*, 2013, pp. 192–193.
- [69] M. Ferriss, A. Rylyakov, H. Ainspan, J. Tierno, and D. Friedman, "A 28GHz Hybrid PLL in 32nm SOI CMOS," in *Symposium on VLSI Circuits Digest of Technical Papers*, 2013, pp. 198–199.
- [70] R. Navid, M. Hekmat, F. Aryanfar, J. Wei, and V. Gadde, "A 25GHz 100ns Lock Time Digital LC PLL with an 8-phase Output Clock," in *Symposium on VLSI Circuits Digest of Technical Papers*, 2013, pp. 196–197.

- [71] C. Hung, S. Member, and S. Liu, "A 40-GHz Fast-Locked All-Digital Phase-Locked Loop Using a Modified Bang-Bang Algorithm," *Trans. Circuits Syst. - II Express Briefs*, vol. 58, no. 6, pp. 321–325, 2011.
- [72] P.-C. Huang, W.-S. Chang, and T.-C. Lee, "A 2.3GHz Fractional-N Dividerless Phase-Locked Loop with -112dBc/Hz In-Band Phase Noise," in *Proc. Digest of Technical Papers. IEEE Int. Solid-State Circuits Conf. ISSCC*, 2014.
- [73] H. Kodama, H. Okada, H. Ishikawa, and A. Tanaka, "Wide Lock-Range, Low Phase-Noise PLL using Interpolative Ring-VCO with Coarse Frequency Tuning and Frequency Linearization," *2007 IEEE Cust. Integr. Circuits Conf.*, no. Cicc, pp. 349–352, 2007.
- [74] C. Yao, L. Lin, B. Nissim, H. Arora, and T. Cho, "A Low Spur Fractional-N Digital PLL for 802.11 a/b/g/n/ac with 0.19 psrms Jitter," in *Proc. Digest of Technical Papers. IEEE Int. Solid-State Circuits Conf. ISSCC*, 2011, pp. 200–201.
- [75] H. Hedayati and B. Bakkaloglu, "A 3 GHz Wideband Delta-Sigma Fractional-N Synthesizer With Switched-RC Sample-and-Hold PFD," *IEEE Trans. VLSI*, vol. 20, no. 9, pp. 1681–1690, 2012.
- [76] S. Pellerano, Y. Palaskas, and K. Soumyanath, "A 64 GHz LNA With 15.5 dB Gain and 6.5 dB NF in 90 nm CMOS," *IEEE J. Solid-State Circuits*, vol. 43, no. 7, pp. 1542–1552, 2008.
- [77] C. Cao, Y. Ding, and K. O, "A 50-GHz Phase-Locked Loop in 130-nm CMOS," *IEEE Cust. Integr. Circuits Conf. 2006*, no. Cicc, pp. 21–24, Sep. 2006.
- [78] R. Navid et al., "A 25GHz 100ns lock time digital LC PLL with an 8-phase output clock," 2013 Symposium on VLSI Circuits (VLSIC), pp.196-197, 12-14 June 2013
- [79] M. Ferriss et al., "An integral path self-calibration scheme for a 20.1–26.7GHz dual-loop PLL in 32nm SOI CMOS," 2012 Symposium on VLSI Circuits (VLSIC), pp.176,177, 13-15 June 2012
- [80] M. Ferriss et al., "A 28GHz hybrid PLL in 32nm SOI CMOS," 2013 Symposium on VLSI Circuits (VLSIC), pp.198-199, 12-14 June 2013
- [81] A. Rylyakov et al, "Bang-bang digital PLLs at 11 and 20GHz with sub-200fs integrated jitter for high-speed serial communication applications," IEEE International Solid-State Circuits Conference - Digest of Technical Papers, pp.94,95,95a, 8-12 Feb. 2009

Liste des publications

Article de journaux

- C. Jany, P. Ferrari, A. Siligaris, and M. Zarudniev, "Approximated solution of Van der Pol equation describing transition from forced to free mode of oscillation," *Electron. Lett.*, vol. 49, no. 13, pp. 786–787, Jun. 2013.

Articles de conférences internationales et nationales

- C. Jany, A. Siligaris, P. Ferrari, and P. Vincent, "A novel harmonic selection technique based on the injection of a periodically repeated oscillations train into an oscillator," in IEEE MTT International Microwave Symposium (IMS), 2014.
- C. Jany, A. Siligaris, P. Ferrari, and P. Vincent, "Pulsed oscillations generator based on initial conditioned and switched cross-coupled MOS oscillator . Application to the synchronization of the pulsed oscillations .," in Conference on Ph.D. Research in Microelectronics and Electronics (PRIME), 2014.
- C. Jany, A. Siligaris, J. González, C. Bernier, P. Ferrari, and P. Vincent, "A novel ultra-low phase noise , programmable frequency multiplier-by-30 architecture . Application to 60-GHz frequency generation .," in European Solid-state Circuit Conference (ESSCIRC), 2014
- C. Jany, A. Siligaris, P. Ferrari, and P. Vincent, "A novel programmable harmonic selection technique based on the pseudo-locking of an oscillator by periodically repeated oscillations train," in European Microwave Conference (EuMC), 2014.

Articles de conférences locales et Workshops

- Jany C., Siligaris A., Ferrari P., FournierJM., Vincent P., " Conception d'un générateur de trains d'oscillations répétés périodiquement en CMOS 40 nm en bande millimétrique ", GDR ondes, Grenoble, 2013

Brevets

- « dispositif et procédé de synthèse de fréquence », n° de publication WO2013079685 A1, A. Siligaris, C. Jany, Nov. 2011

Articles co-écrits

- A. Siligaris and C. Jany, "From Ultra-Wide-Band signals to coherent frequency synthesis," in International Conference on Ultra-Wideband (ICUWB), 2014.
- Z. Iskandar, C. Jany, A. Siligaris, and P. Ferrari, "A 60 GHz UWB Pulse Generator with fast start-up and extinction using injection conditions," in International Conference on Ultra-Wideband (ICUWB), 2014.