



HAL
open science

Conception et optimisation d'Alimentations Sans Interruption

Mahmoud Ibrahim

► **To cite this version:**

Mahmoud Ibrahim. Conception et optimisation d'Alimentations Sans Interruption. Energie électrique. Université Grenoble Alpes, 2016. Français. NNT : 2016GREAT053 . tel-01401407

HAL Id: tel-01401407

<https://theses.hal.science/tel-01401407>

Submitted on 23 Nov 2016

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

DOCTEUR DE LA COMMUNAUTE UNIVERSITE GRENOBLE ALPES

Spécialité : **Génie Electrique**

Arrêté ministériel : 7 août 2006

Présentée par

« Mahmoud IBRAHIM »

Thèse dirigée par **Jean-Paul FERRIEUX**

Co-encadrée par **David FREY** et **Pierre LEFRANC**

préparée au sein du **Laboratoire de Génie Électrique de
Grenoble (G2Elab)**

dans l'**École Doctorale Électronique, Électrotechnique,
Automatique et Traitement du Signal (EEATS)**

Conception et optimisation d' Alimentations Sans Interruption

Thèse soutenue publiquement le **13 juillet 2016**,
devant le jury composé de :

Mr. Frédéric RICARDEAU

Directeur de Recherches au laboratoire LAPLACE, Président

Mr. Bruno ALLARD

Professeur à l'INSA de Lyon, Rapporteur

Mr. Chérif LAROUCI

Enseignant-Chercheur HdR à l'ESTACA, Rapporteur

Mr. Jean-Paul FERRIEUX

Professeur à l'Université Grenoble Alpes, Directeur de thèse

Mr. David FREY

Maître de Conférences à l'Université Grenoble Alpes, Co-encadrant

Mr. Pierre LEFRANC

Maître de Conférences à Grenoble-INP, Co-encadrant

Mr. Luc GONNET

Ingénieur de recherche à EATON, Invité



A **Fatena**, mon âme sœur
A mes parents,

Remerciements

Avant toutes choses, je remercie les membres du jury pour l'intérêt porté à ce travail, mais aussi pour le temps passé à la lecture de ce manuscrit. Je tiens à exprimer mes sincères remerciements à mes encadrants **M. Jean-Paul FERRIEUX**, **M. David FREY** et **M. Pierre LEFRANC** pour la confiance qu'ils m'ont accordé tout au long de ces trois années de thèse. Je voudrais les remercier pour leurs très grandes qualités humaines, leurs conseils avisés et leur soutien scientifique et moral dont tout thésard a besoin. Ils m'ont en effet toujours laissé une très grande liberté, ce qui m'a permis de développer l'autonomie nécessaire pour mener à bien ces travaux de recherches.

Je tiens particulièrement à remercier **M. Luc GONNET** qui était plus qu'un tuteur industriel, un parrain. Il a ancré en moi la passion pour l'électronique de puissance à travers les différents projets et discussions partagés ensemble. Son expertise et sa rigueur m'ont été de grand apport pour la réalisation de ces travaux.

J'adresse également mes sincères remerciements à la responsable de l'équipe Innovation à Eaton Montbonnot, **Mme. Isabelle STAUB**, qui a su m'intégrer efficacement dans son équipe et dans le monde de l'entreprise grâce à ses conseils, son suivi et sa confiance. A toute l'équipe Innovation pour toutes les aides techniques qu'ils ont pu m'apporter.

Je remercie également **Bertrand BOUCHENY** pour son aide et ses conseils sur le montage des cartes électroniques et des maquettes.

Un grand merci pour les collègues doctorants du laboratoire, en particulier ceux de la salle Epte. Je voudrais remercier également l'ensemble des personnes que j'ai pu croiser dans les couloirs du G2Elab et d'Eaton tout au long de ma thèse. Je n'oublierai pas de remercier les copains, **Thomas** et **Ahmed** avec qui j'ai eu de très nombreuses discussions passionnantes, toujours autour d'une petite tasse de café. **Wassim**, **Hanaa**, **Elie**, **Murad**, **Mario** et les nombreuses soirées passées sans penser à la thèse, ou très peu.

Je remercie ma famille et notamment mes parents, pour la confiance que ils m'avaient témoigné durant ces années et qui m'a permis de devenir ce que je suis.

Le mot de fin ira à celle qui partage ma vie, **Fatena**. La vie n'aurait aucun goût sans ta présence à mes côtés...

Résumé

La conception des Alimentations Sans Interruption (ASI) a fait l'objet d'améliorations successives ces dernières années afin d'atteindre des niveaux de rendement avoisinant les 95% tout en minimisant leur encombrement. L'utilisation massive de l'électronique de puissance pour ces systèmes conduit à y concentrer tous les efforts de conception pour augmenter à la fois le rendement et la densité de puissance. Les développements constants en électronique de puissance offrent au concepteur des multitudes d'options, parmi elles, les topologies de puissance multi-niveaux et/ou entrelacées pour réduire le volume des composants passifs, les nouvelles technologies des matériaux semi-conducteurs avec l'introduction des composants grand gap, ainsi que l'avancée technologique sur les matériaux utilisés dans les composants passifs. Le choix entre ces options est un compromis pour atteindre les objectifs prédéfinis, particulièrement lorsque d'autres contraintes apparaissent pour limiter l'espace des solutions possibles, notamment l'aspect thermique, les limites technologiques ou les contraintes CEM.

Ces travaux proposent la mise en œuvre de dimensionnements par optimisation multi-objectifs de l'ensemble du convertisseur avec toutes ses contraintes. Ceci offre un outil rapide pour comparer les différentes possibilités de conception optimale capable de quantifier le gain apporté au convertisseur par les différentes solutions. Pour ce faire, les différents choix topologiques et technologiques ont été traités par le développement de modèles multi-physiques acceptant des paramètres d'entrée discrets. Ainsi, les convertisseurs optimisés répondent naturellement aux contraintes industrielles cadrées par des catalogues de fournisseurs spécifiques.

Pour ce faire, nous avons commencé par dresser les différentes contraintes énergétiques imposées sur l'ASI dans son environnement. L'identification des solutions adaptées à sa conception est réalisée à travers un état de l'art des recherches dans le domaine de l'électronique de puissance. Des modèles génériques des structures de puissance, ainsi que des modèles multi-physiques discrets des composants sont ensuite développés à la base des approches analytiques assurant le bon compromis entre précision et rapidité de calcul. Finalement, une méthodologie d'optimisation multi-objectif et multi contraintes est réalisée sur l'ensemble des solutions pour quantifier les performances atteintes par chacune d'elles. Des travaux expérimentaux nous ont été indispensables pour valider les modèles et les solutions optimales. Sur la base des résultats d'optimisation un convertisseur PFC de 4.2kW/L a été construit et ses performances ont été validées.

Table de matières

RESUME	2
TABLE DE MATIERES	5
INTRODUCTION	7
CHAPITRE I : L'ASI ET LES CENTRES DE DONNEES	9
I. Introduction :	10
II. Les Centres de données :	10
II-A. Contraintes Energétiques	12
II-B. Rôle de l'ASI :	15
III. L'ASI :	17
III-A. Architectures de l'ASI :	17
III-B. Les contraintes imposées sur l'ASI	19
IV. L'ASI de notre étude :	22
V. Le dimensionnement de l'ASI :	27
V-A. Choix topologiques	27
V-B. Mutualisation des fonctions	33
V-C. Technologies de composants :	34
V-D. Pré-dimensionnement par l'optimisation	34
VI. Conclusion :	36
CHAPITRE II : LE PRE-DIMENSIONNEMENT PAR L'OPTIMISATION DES CONVERTISSEURS DE PUISSANCE	37
I. Introduction :	38
II. Pré-dimensionnement des convertisseurs de puissance :	38
III. Cas de dimensionnement des convertisseurs dans l'ASI :	39
IV. AC-DC PFC	41
IV-A. Le dimensionnement de l'inductance :	42
IV-B. Contraintes sur les semi-conducteurs :	58
IV-C. Contraintes sur le DC Bus :	65
IV-D. Le Filtre CEM :	67
V. DC-AC	71
VI. Conclusion :	73
CHAPITRE III : LA MODELISATION EN VUE DE L'OPTIMISATION	74
I. Introduction :	75
II. Les Semi-Conducteurs	76
II-A. Technologies de semi-conducteurs :	76
II-B. Les pertes en conduction :	79
II-C. Les pertes en commutations :	81

II-D. Conclusion sur les pertes dans les semi-conducteurs :	95
III. Les Composants Magnétiques	97
III-A. Les noyaux magnétiques et leurs matériaux	97
III-B. Modélisation des Pertes	99
IV. Les Condensateurs	109
V. Modélisation thermique.....	111
V-A. Les mécanismes de transfert thermique:.....	111
V-B. Modélisation thermique par un réseau de résistances	113
I-B. Validation des modèles thermique par simulation:	119
CHAPITRE IV : LES RESULTATS DE L’OPTIMISATION ET LA VALIDATION EXPERIMENTALE	122
I. Expérimentation :.....	123
I-A. Construction d’une plate-forme de validation :	123
I-B. Mesures :	126
II. La Méthodologie du Dimensionnement par l’Optimisation	137
II-A. Dimensionnement via l’optimisation	137
II-B. L’algorithme d’optimisation	139
II-C. Définition des objectifs	140
II-D. Variables d’optimisation :.....	142
II-E. Définition des contraintes.....	143
II-F. Les niveaux de Modélisation :.....	143
III. Etude par optimisation du convertisseur AC-DC PFC.....	149
III-A. Définition du contexte d’optimisation :.....	149
III-B. Comparaison des technologies de composants par l’optimisation :	150
III-C. Sensibilité de l’optimisation par rapport à la définition du volume total :.....	159
III-D. Effet de filtre de mode différentielle sur l’optimisation :.....	160
III-E. Comparaison des topologies via l’optimisation	162
III-F. Comparaison des systèmes de convertisseurs via l’optimisation :	163
III-G. Construction du convertisseur optimal 4.2kW/L :.....	167
IV. Conclusion :	172
CONCLUSION GENERALE ET PERSPECTIVES	173
BIBLIOGRAPHIE	177
ANNEXE	185

Introduction

La conception des alimentations sans interruptions ASI a fait l'objet d'améliorations successives ces dernières années afin d'atteindre des niveaux de rendement avoisinant les 95% tout en minimisant l'encombrement des équipements. Cela impose de considérer l'ASI dans son environnement et donc comme un élément d'un système: le centre de données. Le centre de données a jusqu'au présent été optimisé en considérant 3 silos: infrastructure électrique, système de refroidissement et équipements informatiques. Afin de continuer à améliorer l'efficacité des centres de données il faut sortir de ce mode de raisonnement, considérer le centre de données dans sa globalité. Le facteur le plus contraignant sur cette empreinte énergétique est la part des pertes liée à la conversion de puissance de la chaîne de transmission depuis l'unité de production électrique jusqu'au processeur du serveur d'un centre de données. C'est pourquoi il nous apparaît nécessaire de revoir le mode de réalisation d'une ASI en prenant en compte le système dont il fait partie.

Les challenges qui se présentent telles que l'amélioration de l'efficacité et l'empreinte énergétique imposent de travailler sur tous les aspects d'un convertisseur, à savoir :

- topologies : redresseur PFC, onduleur, chargeur, niveau de tension des batteries,
- semi-conducteurs : choix des technologies, discret – intégré – SMI,
- composants magnétiques : technologies, intégration,
- CEM : interne au convertisseur et compatibilité avec l'environnement,
- gestion thermique de l'ensemble, mise en exergue par la réduction du volume.

Il faut donc travailler sur ces thèmes avec la volonté d'identifier et corriger les principales sources de pertes tant au niveau de l'onduleur qu'au niveau du système complet. En particulier, l'aspect topologique a fait l'objet d'une remise en cause pour évaluer les structures les plus prometteuses en terme de rendement avec un maximum de degrés de liberté (entrelacement, niveaux de tension, ...).

Dans ce contexte, les choix technologiques prennent toute leur importance et il est nécessaire d'évaluer les nouveaux composants semi-conducteurs tels que les transistors SiC ou GaN. Leurs drivers et leurs capacités à monter la fréquence impactent directement la conception de l'ensemble. Les composants passifs, magnétiques notamment, représentent une difficulté réelle pour les pertes mais aussi pour la compacité. L'évaluation de nouveaux composants et/ou matériaux est conduite de façon conjointe avec les structures et les techniques d'entrelacement.

Enfin, d'un point de vue plus général, la compacité recherchée repose le problème de la compatibilité électromagnétique et de l'évacuation des pertes. Les outils et méthodes développées permettront d'aborder ces aspects dès la conception afin de considérer ces critères dans les phases d'optimisation.

La grande variété des problèmes rend la tâche difficile. Néanmoins, ceci reste un objectif à long terme et ces travaux de thèse proposent une méthodologie de modélisation par l'optimisation des structures de conversion pour une ASI On-line monophasée.

Tout d'abord dans le premier chapitre nous avons fait une investigation sur les centres de données et les contraintes auxquelles ils doivent faire face. L'importance de l'ASI pour ces

infrastructures a été discutée. Ensuite nous avons présenté l'ASI et ses contraintes avec des exemples de systèmes réels. L'état de l'art de sa conception a permis de déterminer le périmètre de notre étude. Ainsi, avec les choix de la démarche d'optimisation nous avons identifié deux niveaux de modélisation, un premier structurel et un deuxième élémentaire. Ces deux niveaux seront traités séparément dans les deux chapitres qui suivent.

Dans le chapitre II, la modélisation structurelle pour l'optimisation a été présentée. Les convertisseurs de l'ASI et leurs fonctionnements ont été mis en équations. Ensuite nous avons établi le dimensionnement analytique de différents blocs fonctionnels. Les contraintes imposées à l'ASI ont été dressées à travers une modélisation du filtre de mode différentiel pour respecter les gabarits des normes en vigueur.

Le chapitre III traite la modélisation élémentaire au niveau des composants de puissance (semi-conducteurs, magnétiques, capacitifs, filtres, refroidisseurs). Les modèles (pertes-volume) ont ainsi été choisis en fonction de leur degré de finesse par rapport aux structures présélectionnées. Ces modèles fournissent la précision et la rapidité nécessaires pour une démarche d'optimisation. En plus, ils ont la capacité d'accepter des variables discrètes comme des composants sélectionnés à partir des catalogues de fournisseur offrant à l'optimisation une similitude avec une conception industrielle avec l'avantage de fournir des solutions optimales.

Dans le dernier chapitre, les deux modélisations ont été reliées pour former une démarche globale applicable aux structures étudiées. Différents niveaux d'optimisation sont réalisés et comparés. Les résultats de ces optimisations dressent une cartographie de performances pour chaque choix topologiques ou technologiques. Dans ce chapitre la validation expérimentale de modèles et de résultats d'optimisation sera discutée.

Chapitre I :L'ASI et les Centres de Données

I. Introduction :	10
II. Les Centres de données :	10
II-A. Contraintes Energétiques	12
II-A-1. Disponibilité	12
II-A-2. Efficacité	13
II-A-3. Densité de puissance :	14
I-A-1. Sécurité.....	15
II-B. Rôle de l'ASI :	15
III. L'ASI :	17
III-A. Architectures de l'ASI :	17
III-A-1. Passive standby (offline) :.....	17
III-A-2. Line interactive :	17
III-A-3. Double conversion (online) :.....	18
III-B. Les contraintes imposées sur l'ASI.....	19
III-B-1. Disponibilité :	19
III-B-2. Protection	19
III-B-3. Electrique.....	20
III-B-4. Environnement	21
III-B-5. Rendement :	22
III-B-6. Volume :.....	22
IV. L'ASI de notre étude :	22
V. Le dimensionnement de l'ASI :	27
V-A. Choix topologiques.....	27
V-A-1. DC/AC	28
V-A-2. AC/DC PFC	30
V-A-3. DC/DC en mode Batterie	31
V-B. Mutualisation des fonctions.....	33
V-C. Technologies de composants :	34
V-D. Pré-dimensionnement par l'optimisation	34
VI. Conclusion :	36

I.Introduction :

Bien que le niveau de la qualité de l'énergie fournie par le réseau s'améliore (normes, réglementations...) certaines charges exigent une alimentation exempte de toute perturbation telles que : les coupures/microcoupures (brèves ou longues), les fluctuations de fréquence ou de tension, les surtensions, les harmoniques et les perturbations hautes fréquences.

Les Alimentations Sans Interruptions, ASI ou UPS en anglais pour « Uninterruptible Power Supply », selon leurs technologies, permettent de pallier en partie ou en totalité ces perturbations et, dans tous les cas, assurent une continuité de l'alimentation et une qualité de l'énergie compatible avec les exigences des charges.

On peut citer quelques exemples de charges alimentés par les ASI: systèmes et réseaux informatiques, instrumentation, systèmes de télécommunication, installations de sécurité, installations médicales...

II.Les Centres de données :

Un centre de données est une infrastructure dédiée à l'hébergement centralisé, l'interconnexion et l'exploitation des équipements de technologie de l'information et des réseaux de télécommunications fournissant des services de stockage, de traitement et de transport de données. Cette structure peut être constituée de plusieurs bâtiments et / ou des espaces avec des fonctions spécifiques pour soutenir la fonction primaire. Un centre de donnée détient tous les équipements indispensables pour la distribution électrique et le contrôle de l'environnement ainsi que les niveaux de la résilience et de la sécurité nécessaires pour fournir la disponibilité de service souhaitée.

Les centres de données sont devenus un facteur important dans l'infrastructure informatique. Ils ont pour but de faciliter les fonctions informatiques tel que le calcul, le stockage et la communication des données. Au fil des ans une très grande variété de centres de données ont vu le jour, et sont toujours en cours d'élaboration. Ils sont omniprésents dans tous les secteurs d'activités, passant de quelque serveurs de stockage et de communications dans un petit cabinet, médecin, avocat, etc..., aux salles informatiques contenant plusieurs racks dans les petites entreprises ou universités vers des bâtiments entiers de quelque étages et plusieurs salles comme les centres de données de Google ou de Facebook.

Les petits et moyens centres de données qui sont à proximité des utilisateurs finaux sont plus nombreux que les grands centres de données, Figure I-1. Sur cette figure, nous pouvons constater que plus de 80% des sites informatiques sont formés par un seul rack. En plus, le nombre de ces racks unitaires représente plus de 40% de nombre total de racks installés partout dans le monde. A l'heure actuelle, presque toutes les activités dépendent du bon fonctionnement de ces infrastructures informatiques. Toute défaillance peut engendrer des conséquences désastreuses sur le secteur d'activités concerné. Les données mises en jeu sont importantes et un niveau de sécurité maximale doit être assuré. Que ce soit de petits ou de grands centres de données, la puissance nécessaire pour les alimenter est colossale, par exemple en prenant les données de la Figure I-1 et en supposant une puissance de 4 kW par rack, cela fait un total de 28 GW dans le monde.

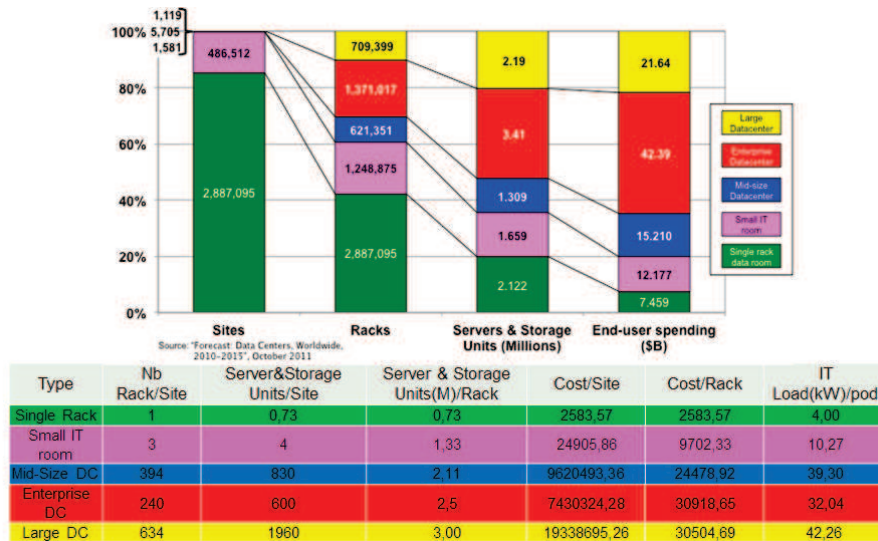


Figure I-1 : Répartition des centres de données et leurs équipements selon leurs tailles [GDN15]

Bien que les centres de données varient en termes de taille, de localisation ou d'architectures faisant naître des catégories différentes d'installation, la disponibilité, la sécurité et l'efficacité énergétique sont les trois principaux facteurs qui préoccupent tout gestionnaire d'une infrastructure informatique. Il est important d'être conscient que ces éléments sont essentiellement décorrélés comme le montre la Figure I-2. Un centre de données qui a un haut niveau de disponibilité peut avoir un niveau d'efficacité énergétique faible ou vice versa. Une situation similaire est valable pour le niveau de sécurité.

Dans la section suivante, nous allons passer en revue les différentes contraintes agissant directement sur le choix de conception d'un centre de données.

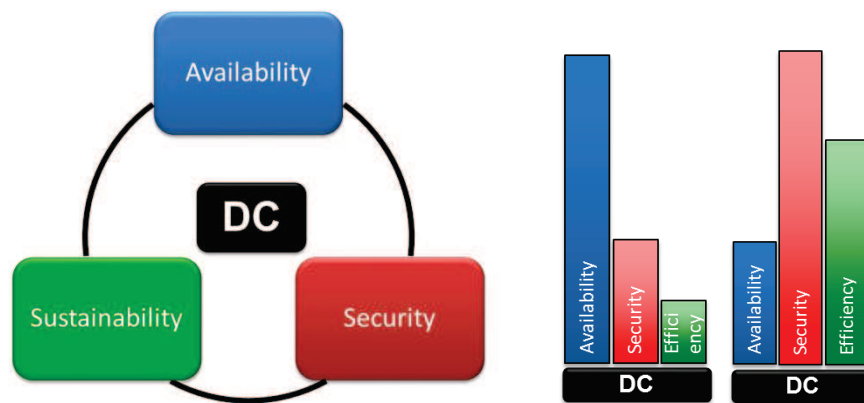


Figure I-2 : Facteurs de performance d'un centre de données et exemples des leurs ratios dans deux cas de configurations [GDN15]

Il faut tout d'abord analyser les composants nécessaires pour le fonctionnement d'un centre de données. Les équipements informatiques, comme les serveurs, sont les éléments essentiels sur lequel le réseau informatique est basé. Ces équipements sont rangés physiquement dans des baies appelées racks, puis plusieurs racks sont disposés l'un à côté de l'autre pour former des rangées séparées par des couloirs facilitant le passage du gestionnaire du centre. Tandis que les serveurs sont numériquement responsables du transport, du traitement et du stockage de données, ils sont électriquement des charges qui génèrent une quantité de chaleur proportionnelle à leur puissance. Pour garantir un fonctionnement durable

et optimal, cette chaleur doit être évacuée constamment pour maintenir une température raisonnable dans la salle qui les accueille, ce qui assuré par un système de refroidissement ou de climatisation. Selon sa puissance, le centre de données peut être raccordé directement au transformateur de distribution électrique ou bien à un réseau de distribution local. Dans les deux cas, et pour garantir le fonctionnement en cas d'absence du réseau, un générateur électrique est installé en parallèle avec le réseau à travers un commutateur qui assure l'alimentation des serveurs lors des coupures électriques. Le démarrage du générateur n'étant pas instantané (peut durer jusqu'à quelque minutes), un système tampon est indispensable pour assurer la continuité de service. C'est le rôle de l'ASI qui se mettra en route instantanément pour alimenter les charges sensibles par le biais d'une source d'énergie le temps nécessaire pour le démarrage du générateur. La Figure I-3 illustre les différents éléments du centre de données avec leur disposition physique.

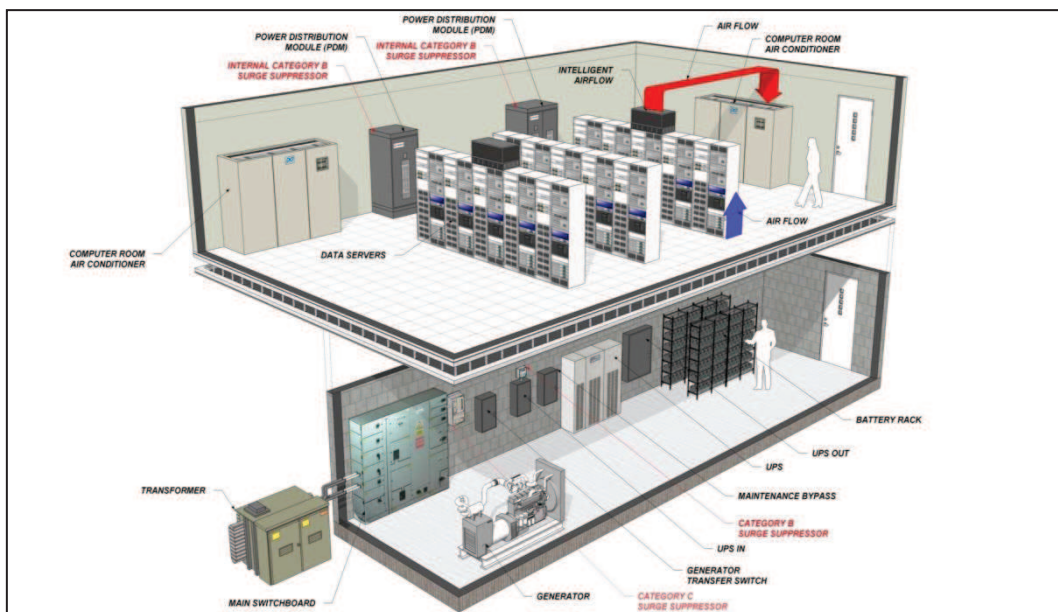


Figure I-3: Schéma explicatif d'un centre de données avec l'ensemble de ses composants

II-A. Contraintes Energétiques

II-A-1. Disponibilité

La disponibilité du centre de données est généralement exprimée en pourcentage selon l'équation (I-1) définissant le ratio entre le temps moyen de fonctionnement sans défaillance ou panne, appelé MTTF « Mean Time To Failure », et le temps total de fonctionnement incluant le temps perdu à cause de cette panne et la réparation nécessaire, appelé MTBF « Mean Time Between Failure ». La disponibilité représente un certain niveau de fiabilité de l'infrastructure ou de l'installation.

$$A_i = \frac{MTTF}{MTBF} \quad (I-1)$$

Les centres de données ont été classés selon leurs disponibilités en 4 catégories, appelé Tier [Siemens12]. Passant d'une disponibilité supérieure ou égale à 99.99% pour les « Tier IV » à une disponibilité inférieure ou égale à 99.67% pour les « Tier I ». Pour donner un ordre

de grandeur, une disponibilité de 99.99% correspond à 4.32 minutes d'arrêt par mois, alors que 7.2 heures d'arrêt baissent la disponibilité jusqu'à 99%.

La défaillance des composants est la source principale des pannes pour tout système physique, et il n'en est pas moins pour les centres de données. Par conséquent, améliorer la disponibilité revient à augmenter le niveau de redondance sur chaque élément, dont la puissance et le refroidissement sont les éléments les plus importants. La Figure I-4 illustre la redondance nécessaire pour atteindre la disponibilité requise selon chaque Tier.

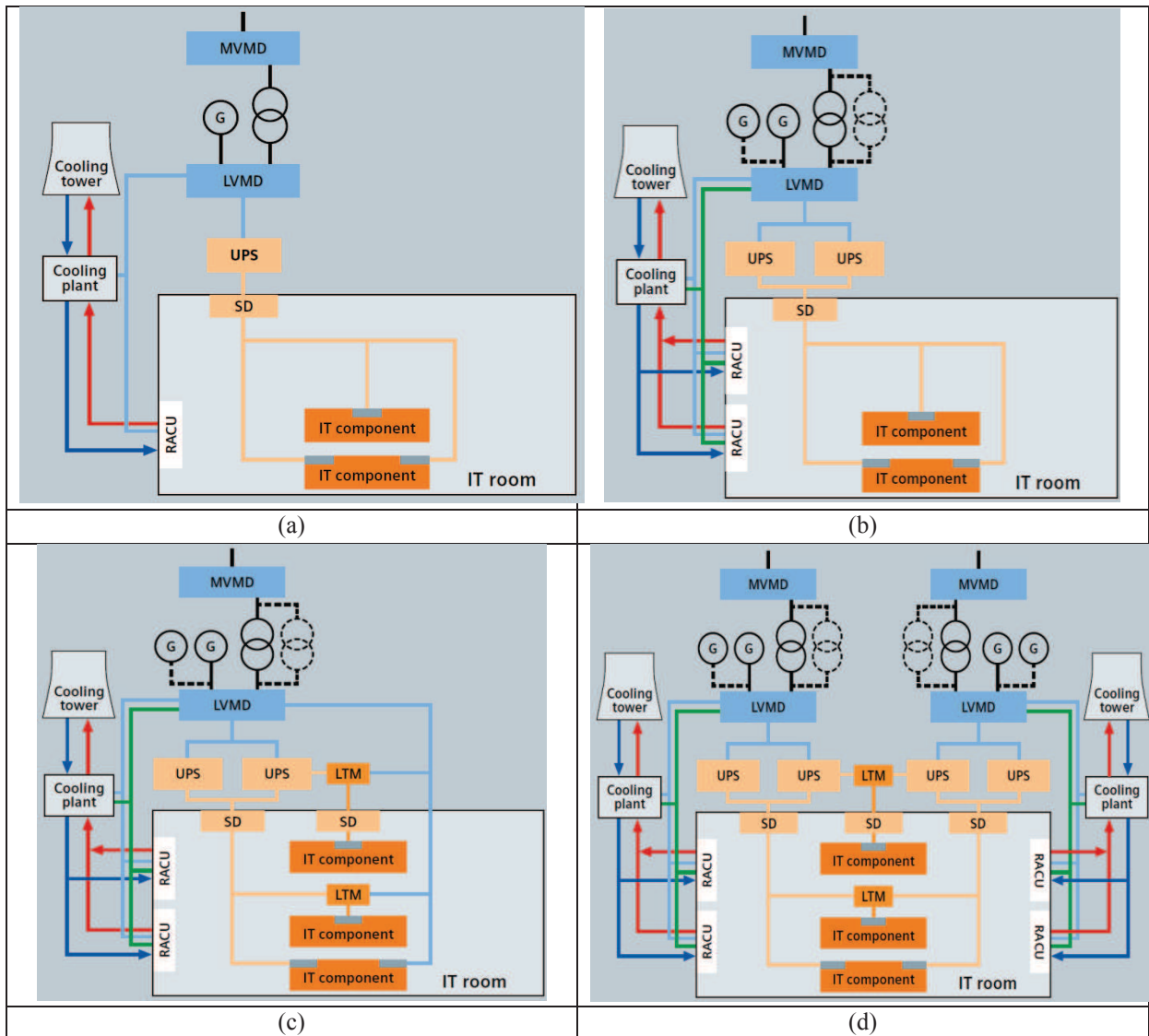


Figure I-4: Illustration de l'architecture d'un centre de données selon son niveau (a) Tier I (b) Tier II (c) Tier III (d) Tier IV [Siemens12]

II-A-2. Efficacité

Les équipements informatiques consomment de l'énergie électrique pour pouvoir fonctionner. Cette énergie est utile pour assurer la fonction de base du centre de données. Cependant, nous avons mentionné précédemment les différents composants du centre de données qui sont eux aussi indispensables pour le bon fonctionnement des charges informatiques. Ces composants essentiels consomment également de l'énergie que ce soit comme alimentation, par exemple les systèmes de refroidissement, ou comme pertes dans les

circuits de transmission électrique, par exemple l'ASI et les commutateurs. L'efficacité du centre de données exprime l'énergie totale consommée pour assurer la fonction de base des équipements informatiques. Pour pouvoir classer les centres de données selon le critère d'efficacité énergétique, un indicateur a été introduit. Cet indicateur est appelé PUE pour « Power Usage Effectiveness ».

$$PUE = \frac{\text{Energie totale consommée par l'ensemble des composants du centre de données}}{\text{Energie consommée par les équipements informatiques}} \quad (I-2)$$

Par définition le PUE ne peut pas être inférieur à 1 mais une valeur très proche indique une efficacité énergétique accrue. Améliorer le système d'évacuation de la chaleur constitue la piste privilégiée pour augmenter l'efficacité énergétique, comme nous pouvons le remarquer sur la Figure I-5. L'efficacité de l'ASI est la deuxième piste majeure. En fait, l'ASI contribue deux fois à l'énergie consommée, la première vient des pertes générées par l'ASI et la deuxième par l'énergie nécessaire à évacuer ces pertes.

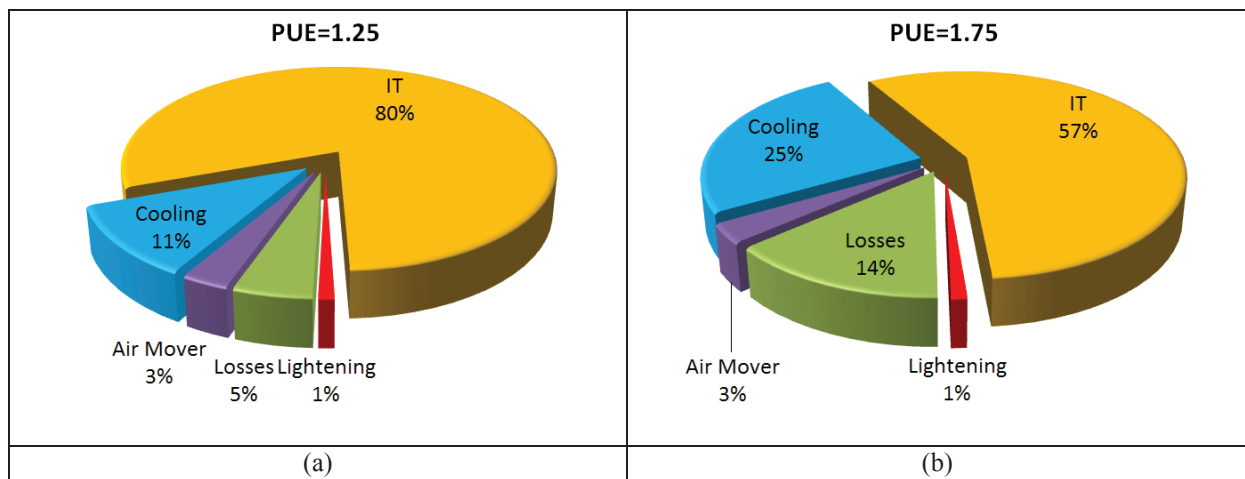


Figure I-5 : La distribution d'énergie dans un centre de données (a) PUE = 1,25 [GDN15] (b) PUE=1.75 [Siemens12]

II-A-3. Densité de puissance :

Parallèlement à l'efficacité énergétique, la densité de puissance d'un centre de données est représentée par la surface nécessaire à l'installation par rapport à la surface dédiée pour les équipements informatiques. Les surfaces allouées pour les systèmes de climatisation et les systèmes de distribution électrique, y compris l'ASI, augmentent la surface nécessaire pour le centre de données ou inversement elles réduisent la surface restante pour les équipements informatiques. Par conséquent, une densité de puissance importante par rack s'avère être indispensable lorsque la surface maximale est atteinte. Ce problème est plus marqué pour les centres de données installés dans les grandes villes, dits urbains, où il y a moins de surface disponible dans les bâtiments où une contrainte de coût est omniprésente, engendrée par la location de nouveaux espaces pour agrandir l'installation. Malgré cette contrainte, les progrès en microélectronique ont permis le développement de serveurs plus performants et moins gourmands en énergie, tout en ayant une densité de puissance élevée, stabilisant la tendance actuelle, en terme de densité de puissance, à 4-6 kW/rack. Les problèmes de l'évacuation de chaleur avec des densités de puissance supérieures ont contribué également à cette tendance.

I-A-1. Sécurité

La troisième catégorie est la sécurité du centre de données qui varie en fonction des normes et réglementations locales.

II-B. Rôle de l'ASI :

Agissant comme une interface entre le réseau et les applications sensibles, les systèmes d'alimentation sans interruptions (ASI) fournissent à la charge une alimentation électrique continue de haute qualité indépendamment de l'état du réseau. L'ASI délivre une tension d'alimentation fiable exempte de toutes perturbations, dans des tolérances compatibles avec les exigences des appareils électroniques sensibles. L'ASI peut également fournir cette tension fiable indépendamment de la qualité du réseau au moyen d'une source d'alimentation, batterie ou volant d'inertie, qui est en général suffisante pour assurer la sécurité des personnes et de l'installation.

Les équipements numériques (ordinateurs, systèmes de télécommunications, instruments, etc.) utilisent des microprocesseurs qui fonctionnent à des fréquences de plusieurs méga ou même giga Hertz, ils effectuent des millions, voire des milliards d'opérations par seconde. Une perturbation de l'alimentation électrique qui ne dure que quelques millisecondes peut affecter des milliers ou des millions d'opérations de base. Le résultat peut être des dysfonctionnements dangereux (ex. les hôpitaux), la perte de données (ex. les systèmes de gestion des passagers) ou des conséquences coûteuses (ex. la perte de la production sur une ligne d'assemblage). Voilà pourquoi de nombreuses charges, appelées charges sensibles ou critiques, nécessitent une alimentation qui est protégée contre les perturbations du réseau de distribution. La Figure I-6(a) montre que 45% des défaillances dans les systèmes informatiques sont d'origines électriques avec des conséquences désastreuses même si elles ne durent que très peu de temps, Figure I-6(b).

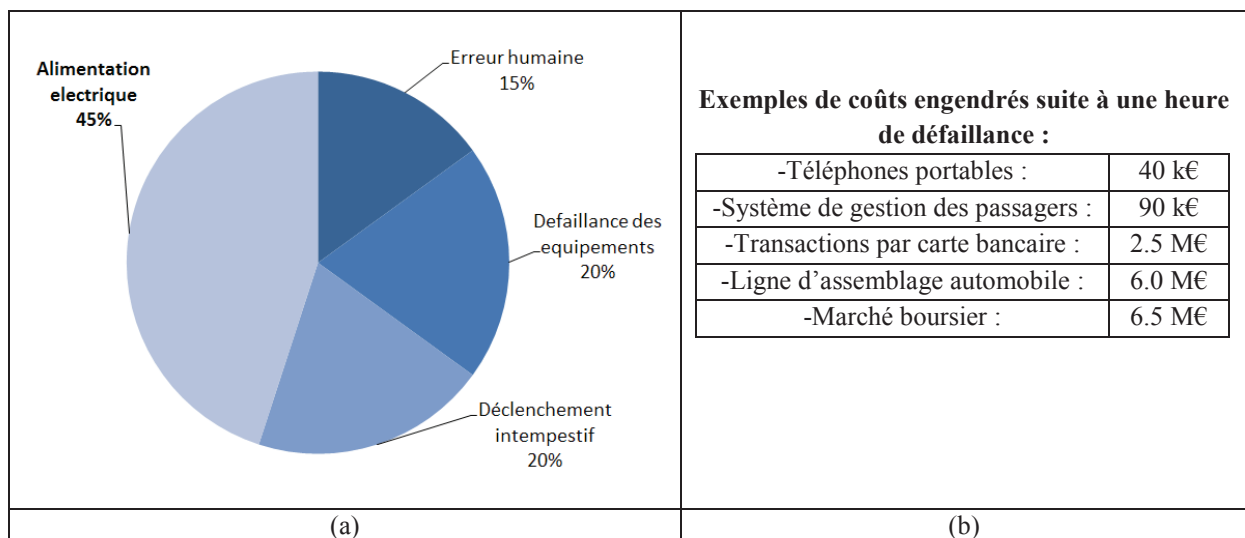


Figure I-6 (a) origines et (b) coûts d'une défaillance [CEMEP08]

L'ASI est un élément primordial pour garantir un bon niveau de disponibilité des centres de données. Sa position au sein de la chaîne de puissance impose qu'elle soit peu gourmande en termes de pertes pour ne pas compromettre l'efficacité énergétique du centre de

données. En plus, le volume occupé doit être limité afin d'assurer une densité de puissance maximale.

III. L'ASI :

Différents types d'ASI ont été développés pour répondre aux besoins des utilisateurs pour la continuité et la qualité de l'alimentation pour différents types de charges sur une large gamme de puissance de quelques watts à plusieurs mégawatts.

III-A. Architectures de l'ASI :

La fonction de base de l'ASI est de fournir une puissance continue à une charge. Cette fonction peut être réalisée avec différents architectures de puissance, appelées technologies de l'ASI, avec des modes de fonctionnement relativement distincts. Ces typologies sont décrites dans les sections suivantes.

On identifiera trois grandes technologies d'ASI et donc de protection [CEMEP08] :

III-A-1. Passive standby (offline) :

C'est la technologie la plus répandue pour la protection d'ordinateurs personnels en environnement peu perturbé.

Lorsque le réseau électrique est présent et de qualité suffisante, la charge est alimentée directement, au travers d'un filtre, sans conversion d'énergie. Lors d'une défaillance du réseau, la charge est alors alimentée à partir des batteries par l'intermédiaire de l'onduleur. C'est donc un fonctionnement séquentiel (alimentation sur secteur puis batterie) dont le temps de basculement est de l'ordre de 10ms à 12ms.

Avantages : faible coût, simplicité, faible encombrement.

Inconvénients : limité aux faibles puissances, utilisation restreinte aux environnements peu perturbés (régulation de fréquence et de tension inexistante), connexion directe entre la charge et le réseau, la tension de sortie est généralement un trapèze plutôt qu'un sinus (selon les appareils).

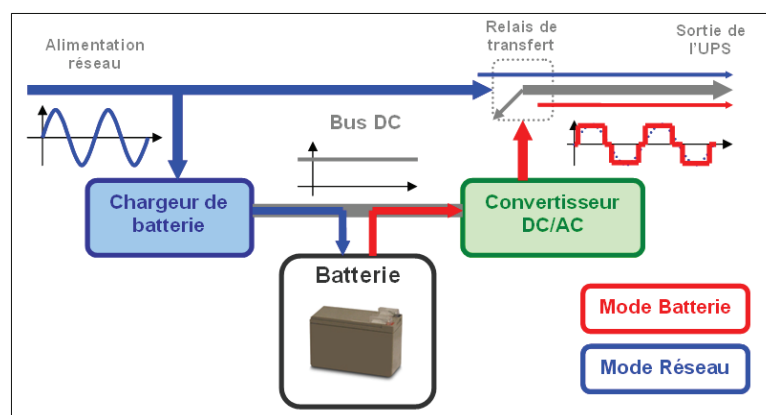


Figure I-7: Schéma d'un UPS passive standby

III-A-2. Line interactive :

Le fonctionnement est similaire à celui de l'Offline, si ce n'est la présence de l'onduleur en parallèle qui permet une régulation de tension.

Ainsi, en fonctionnement normal, la charge est alimentée par l'ensemble réseau/onduleur en parallèle (en interaction) et en mode autonome, un contacteur s'ouvre et permet d'empêcher un retour d'alimentation de l'onduleur vers le réseau.

Avantage : l'interaction permet une certaine régulation de la tension de sortie sans solliciter les batteries, coût pouvant être inférieur à celui d'une ASI de puissance équivalente fonctionnant en double conversion.

Inconvénients : pas d'isolation charge/réseau, pas de régulation de fréquence, limité aux faibles puissances, la tension de sortie est selon les modèles un trapèze plutôt qu'un sinus.

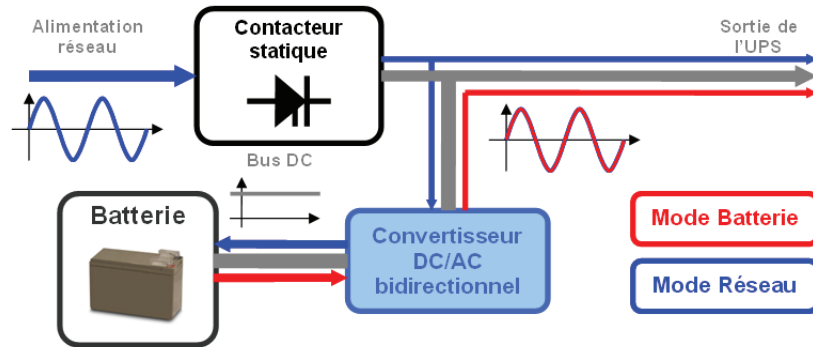


Figure I-8: Schéma d'un UPS line interactive

III-A-3. Double conversion (online) :

Cette configuration est la plus coûteuse, mais aussi la plus complète : elle garantit une qualité d'énergie constante, quelles que soient les perturbations du secteur. En mode normal, la charge est alimentée à travers la double conversion du redresseur et de l'onduleur ; l'onduleur régénère donc en permanence une onde de tension de qualité qui va alimenter la charge. Cela permet une régulation précise de la tension et de la fréquence de sortie. Les batteries ne sont sollicitées qu'en cas de coupure ou de fortes perturbations sur le réseau. En effet, le reste du temps, le redresseur fournit de l'énergie à l'étage continu, même si la tension ou la fréquence du réseau varie légèrement.

Avantages : configuration la plus complète pour la protection de la charge, régulation de tension et de fréquence, l'isolement entre charge et réseau limite les reports de perturbations, pas de microcoupure lors du passage réseau/batteries, application pour moyennes et fortes puissances.

Inconvénients: coût, complexité.

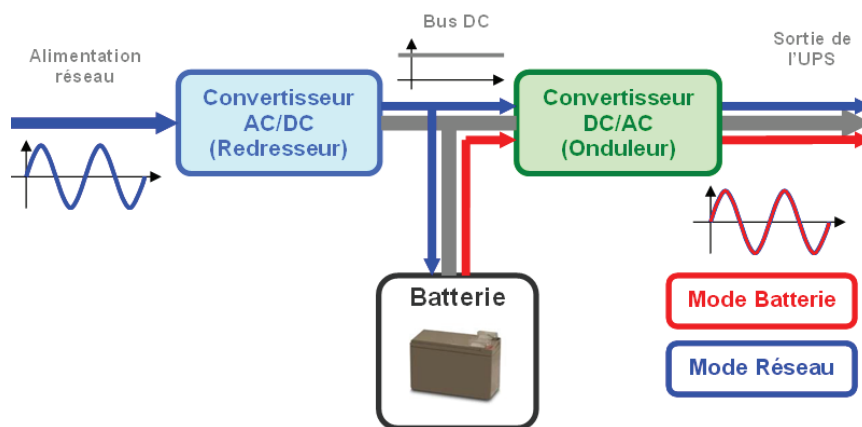


Figure I-9: Schéma d'un UPS double conversion

L'ASI doit garantir l'alimentation des appareils reliés à sa sortie pendant une période de temps variable. Pour un ordinateur de bureau, par exemple, cette période doit être suffisante pour la sauvegarde des données et l'arrêt de la machine en toute sécurité. Pour des applications plus sensibles comme les Datacenter et les hôpitaux, l'ASI doit être capable de garantir la fourniture d'énergie à la charge pendant une période plus importante allant jusqu'à quelques heures si l'utilisateur dispose de plusieurs batteries.

III-B. Les contraintes imposées sur l'ASI

III-B-1. Disponibilité :

La disponibilité est la première préoccupation de l'utilisation d'une ASI dans les centres de données ou tout autre équipement exigeant une qualité et une continuité de service maximales.

La technologie de l'ASI détermine la qualité d'énergie fournie à la charge. La technologie double conversion, appelée également « On-line », est la mieux adaptée pour assurer l'alimentation de la charge critique dans les centres de données. Nous avons vu précédemment, Figure I-4, que l'ASI constitue l'interface entre le réseau et l'équipement informatique et que pour améliorer la disponibilité, même l'ASI peut être remise en cause en assurant une redondance par l'utilisation de plusieurs ASIs en parallèle au lieu d'une seule pour faire face à de multiples scénarios, (panne de l'ASI, courant de charge transitoire, surcharge et maintenance).

En conséquence, la disponibilité de l'ASI est un facteur déterminant pour la sélection de cette dernière. Pour cette raison, l'ajout d'un by-pass, une connexion directe interne entre l'entrée et la sortie de l'ASI, assure la continuité de service voulue et participe à contourner certains scénarios de vulnérabilité aux défaillances.

Quand un onduleur tombe en panne, un diagnostic de défaut précis et des réparations rapides sont d'une importance capitale. La mise en place d'un système de communication entre l'onduleur et l'utilisateur offre la possibilité d'envoyer une description claire des mesures correctives éventuelles, directement ou par l'intermédiaire d'un réseau de communication. Les systèmes à base de microprocesseurs offrent des avantages majeurs, y compris le diagnostic précis et l'identification des sous-ensembles défectueux.

III-B-2. Protection

La protection des personnes contre les contacts directs avec une pièce normalement sous tension, est assurée lorsque le matériel est installé dans des enveloppes. Les contacts indirects comprennent les contacts de personnes avec des masses mises accidentellement sous tension suite à un défaut d'isolement. Cette protection est généralement réalisée par :

- l'interconnexion et la mise à la terre des masses métalliques d'une installation (l'équipotentiel).
- l'élimination d'un défaut dangereux par un dispositif de protection dont le choix dépend des schémas de liaison du neutre à la terre.

La plupart des ASIs sont conçues principalement pour une utilisation avec un neutre mis à la terre, c'est le cas pour les schémas TT, TN-C et TN-S. Pour le schéma TN-S, qui est

largement utilisé pour les installations informatiques, un défaut d'isolement, entre une phase et la carcasse métallique, se transforme en court-circuit et la partie en défaut est déconnectée par les dispositifs de protection contre le court-circuit (ex. disjoncteurs). Il faut noter que la présence des filtres CEM peut engendrer des courants de fuite qui déséquilibrent le courant qui passe à la Terre, provoquant ainsi un faux défaut qui déclenchera les dispositifs de protection. Il convient donc de bien dimensionner l'ASI pour limiter ces courants de fuite.

Le neutre dans l'ASI est dit traversant lorsqu'il est commun entre l'entrée et la sortie de l'ASI. L'utilisation d'un transformateur d'isolement s'impose lorsque le schéma de la mise à la terre est différent entre le transformateur et le réseau local du centre de données. Dans cette dernière configuration, le transformateur est généralement fourni à part et ne fait pas partie de l'ASI pour ajouter une flexibilité sur son installation.

III-B-3. Electrique

L'ASI étant une interface entre le réseau et les charges informatiques, les contraintes électriques découlent des normes imposées par le réseau électrique et des spécifications des charges informatiques.

Parmi les normes européennes, on peut identifier principalement la norme pour la sécurité, la norme EN 62040-2 pour la compatibilité électromagnétique « CEM », et la norme EN 62040-3 pour les performances de l'ASI.

Les charges informatiques alimentées par l'ASI utilisent massivement l'électronique à découpage pour générer les très basses tensions, 48V-12V-5V en courant continu, nécessaires au fonctionnement des microprocesseurs. La génération de telles tensions implique un redressement de la tension réseau et une absorption d'un courant non sinusoïdal contenant des harmoniques basses fréquences élevés, qualifiant ces charges comme non-linéaires. Un tel courant est également caractérisé par un facteur de crête élevé (2 à 3,5) et un facteur de puissance de 0,65 à 0,8.

Les progrès en électronique de puissance ont permis aux équipementiers informatiques de fabriquer des charges avec un facteur de puissance supérieur à 0,9. Ces progrès, du côté de l'ASI, ont introduit des onduleurs adoptant une modulation à largeur d'impulsions (MLI). Cette technique permet de réduire l'impédance de sortie sur une large bande de fréquence et ainsi la distorsion de la tension de sortie due à des courants fortement non-linéaires est négligeable, ce qui répond aux exigences des charges consommant des courants à facteur de puissance réduit.

III-B-3.a) Puissance :

Avec la forte possibilité de supporter une charge non-linéaire, la puissance apparente est celle qui est considérée pour le choix et le dimensionnement de l'ASI.

III-B-3.b) Harmoniques de courant d'entrée :

Les normes imposent à l'ASI d'absorber un courant sinusoïdal avec une distorsion harmonique en courant « THDi » inférieure à 8% [EN 62040-3].

III-B-3.c) Facteur de crête « CF »:

L'ASI doit pouvoir alimenter des charge non-linéaires avec un facteur de crête de référence égale à 3 [EN 62040-1-X].

III-B-3.d) Surcharge :

Dépendant de la technologie de l'onduleur, la protection contre les surcharges peut être assurée par des circuits électroniques internes de limitation de courant. L'ASI a la capacité de fonctionner en cas de surcharge avec l'utilisation du Bypass en connectant directement la charge sur le réseau. En mode On-line ou en cas de surcharge survenue lors de l'absence du réseau, le temps de fonctionnement est réduit pour limiter le surdimensionnement de l'ASI. La norme stipule l'arrêt de l'ASI au bout de 5 secondes lorsque une baisse de 50% est observée sur la tension de sortie [EN 62040-1-X].

III-B-4. Environnement

III-B-4.a) Température :

La consommation énergétique des équipements informatiques se transforme en chaleur qu'il faut évacuer en continu ; La Figure I-10(b) montre un exemple de la répartition de chaleur générée par les différents éléments d'un centre de données. Vu l'espace confiné où sont logés ces équipements, la température devient une condition critique du fonctionnement. Particulièrement lorsque l'on cherche à améliorer l'efficacité énergétique, la réduction de la consommation des systèmes de refroidissement conduit à des températures plus élevées à l'intérieur des salles informatiques. Pour cette raison, l'ASI doit pouvoir opérer et assurer la continuité de service du centre de données sous n'importe quelles conditions, et notamment à température élevée. Même lorsque le système de refroidissement est capable de maintenir une température raisonnable, certains scénarios, comme la coupure du réseau, peut conduire à une élévation temporaire de la température due au temps nécessaire pour le redémarrage du système de refroidissement suite au déclenchement du générateur, Figure I-10(a).

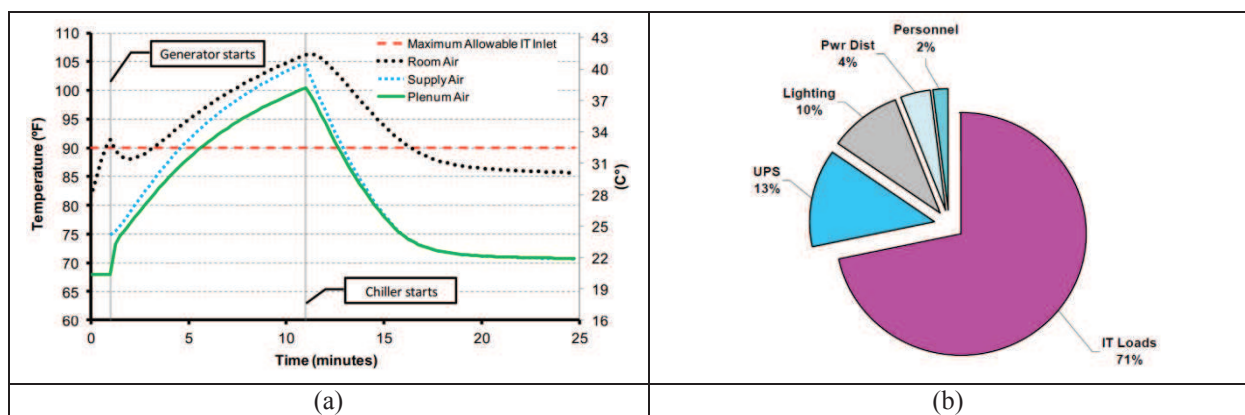


Figure I-10: (a) Profil de températures dans un centre de données lors d'une coupure de courant [Lin179]

(b) Contribution des différents éléments dans un centre de données à la génération de chaleur [Rasmussen25]

III-B-4.b) Bruit :

Les différents éléments qui génèrent des pertes transformées en chaleur sont équipés des systèmes de ventilation pour évacuer cette chaleur en dehors de leurs boîtiers vers l'air circulant dans les couloirs conçus derrière les racks pour conduire l'air de refroidissement.

Ces systèmes de ventilation produisent des bruits sonores susceptibles de dépasser les niveaux autorisés. Dans les salles informatiques, le niveau du bruit sonore moyen est de 60 dBA.

III-B-5. Rendement :

L'utilisateur est toujours intéressé à réduire le coût de fonctionnement de son équipement. Il garde un œil sur la consommation d'énergie, et donc sur les pertes de l'ASI qui sont généralement toujours en fonctionnement. En outre, les pertes doivent être payées deux fois : kWh consommés par l'onduleur ainsi que kWh supplémentaires pour le refroidissement de la chaleur générée par ces pertes. Ceci a conduit les fabricants des ASIs dans une course à la réduction des pertes dont quelques pour cent sont gagnés à chaque nouvelle avancée dans la technologie. Les normes ne spécifient pas un rendement minimal à atteindre, elles définissent la manière dont les tests doivent être réalisés pour mesurer les rendements sur les charges [EN 62040-3]; l'efficacité des différentes technologies sera ainsi évaluée.

III-B-6. Volume :

L'espace requis pour l'installation est un facteur important en fonction du coût par mètre carré de la surface nécessaire. Du fait, réduire le volume de l'ASI permet de libérer une place qui pourrait être occupée par des équipements informatiques, donc baisser le coût de fonctionnement. Ceci est vrai lorsque le centre de données est installé en zone urbaine où le gérant de l'installation paye pour la location de cette espace.

IV. L'ASI de notre étude :

Nous avons choisi dans notre étude de cibler les petits centres de données jusqu'à une puissance de 20 kVA. Ces centres de données plus petits sont plus nombreux que les centres de données plus importants et alors qu'ils ne sont guère optimisés. Ils offrent donc un potentiel d'économie important pour une utilisation plus efficace.

La sélection de l'ASI suit la même méthodologie en terme de respect des différentes contraintes mentionnées précédemment pour toute puissance d'installation. Mais pour une puissance donnée, le choix final se fera naturellement sur les deux derniers points, le rendement et la taille de l'ASI. Donc, notre cahier des charges, Table I-1, sera presque identique pour toute ASI de la même catégorie et les seuls éléments différenciateurs sont le rendement et la taille nécessaires à son installation.

Table I-1: Cahier des charges étudié

Puissance (kVA/kW)	<20kVA
Technologie	On-line double conversion avec système PFC (correction de facteur de puissance) Convertisseur de fréquence ou « VFI » pour « Voltage and Frequency Independent »
Tension nominale	200/208/220/230/240V/250V
Plage de tension (sans sollicitation batterie)	176-276V sans déclassement (100-276V avec déclassement)
Tension de sortie / THDU	200/208/220/230/240V +/- 1% THDU <2%
Plage de fréquence d'entrée / THDI	40-70Hz

	THDI < 8%
Courant de court-circuit	≈300% I _{nominal}
Capacité de surcharge	102–110% : 120s, 110–125%: 60s, 125–150%: 10s, >150%: 500ms
Température d'exploitation	De 0 à 40°C
Niveau sonore	<45dBA
Autonomie (à 50 et 70% de charge)	>10min
Sécurité	IEC/EN 62040-1, UL 1778, CSA 22.2
Performance, sécurité, CEM	IEC/EN 62040 -2 , FCC Class A, IEC/EN 62040-3 (Performance)

Pour répondre à cet objectif, il est nécessaire de rentrer dans le cœur de l'ASI pour identifier les éléments qui composeront ce système. La Figure I-11 illustre les blocs qui assurent les différentes fonctionnalités d'une ASI On-line.

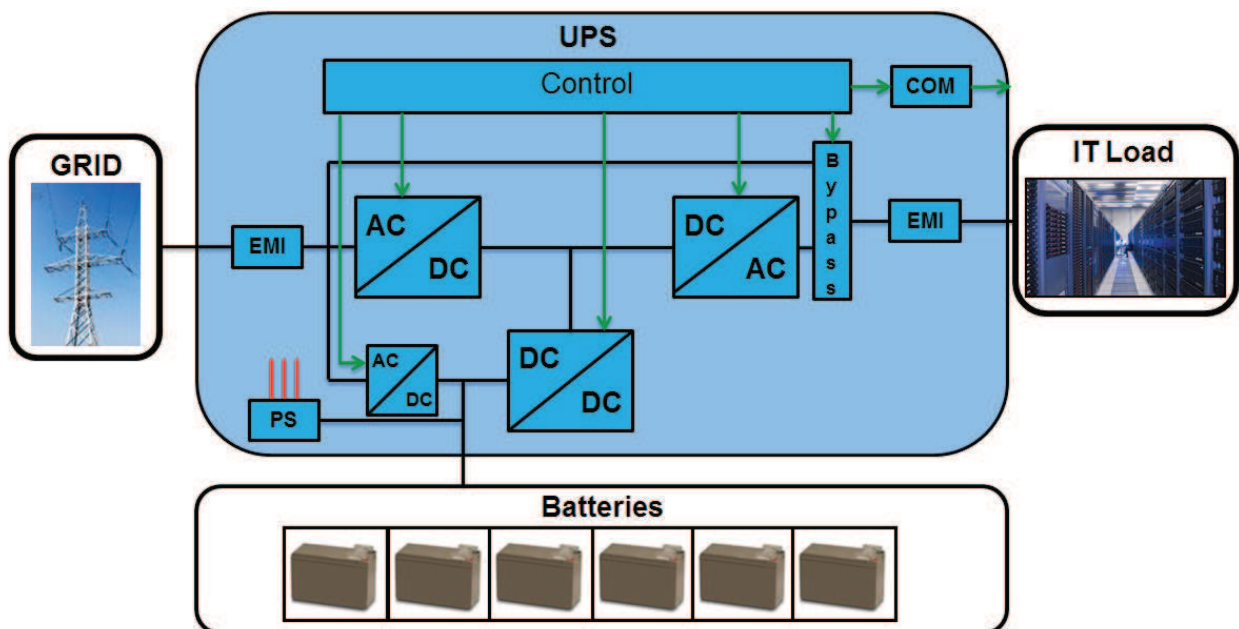


Figure I-11: Schéma fonctionnel d'une ASI double conversion

-La carte de contrôle, notée « Control », est le cerveau de l'ASI. Sur elle repose la gestion des séquences d'acquisition de mesures, de tests de vérification et l'ordre des opérations ainsi que le contrôle -commande de convertisseurs de puissance.

-La carte de communications, noté « COM », est responsable de la communication à distance entre l'ASI et l'administrateur du centre de données. Elle transfère en temps réel l'état de l'ASI et de ses composants et les alarmes déclenchées par la carte de contrôle.

-Les filtres CEM, notés « EMI » pour « ElectroMagnetic interferences », sont deux cartes de puissance placées respectivement à l'entrée et à la sortie de l'ASI. Le respect des normes CEM côté réseau de distribution et côté réseau local repose essentiellement sur le bon dimensionnement de ces deux cartes. Leur emplacement sur le chemin de puissance n'affecte que de très peu le rendement, par contre leur volume peut vite devenir une contrainte de conception.

-Le Bypass est assuré soit par des contacteurs statiques soit par des relais électromécaniques ou les deux à la fois. Son choix dépend principalement de la puissance de l'ASI.

-Le chargeur : Le temps nécessaire pour recharger la batterie n'est pas une contrainte, ainsi la puissance du chargeur peut être réduite. Pour la plage de puissance désirée < 20 kVA, la puissance du chargeur est de l'ordre de 500 W.

-Les alimentations, noté « PS » pour « Power Supply », sont des convertisseurs abaisseurs de tension. Elles génèrent les différentes tensions nécessaires pour alimenter les cartes du contrôle et de la communication et les dispositifs de mesures et de commandes, comme les relais, les capteurs de courant et les circuits intégrés de commande et de reconditionnement de signaux.

-Le convertisseur AC/DC : son rôle est de redresser la tension réseau pour réguler la tension du bus DC. Il doit fonctionner en absorption sinusoïdale pour garantir un bon facteur de puissance sur le réseau. Le bon respect du THDi découle directement de son dimensionnement.

-Le convertisseur DC/AC génère, à partir de la tension continue du bus DC, un signal de sortie alternatif à fréquence et à tension stable quelles que soient la tension et la fréquence côté réseau pour garantir le bon fonctionnement de la charge informatique très critique. Son choix de dimensionnement est un élément déterministe sur la capacité de l'ASI à alimenter des charges à facteur de puissance réduit.

-Le convertisseur DC/DC se mettra en fonctionnement lorsque le réseau est absent ou hors tolérance pour continuer de fournir à la charge une tension stable.

La Figure I-12 montre deux photographies de deux ASIs de différentes puissances. Les blocs fonctionnels sont entourés par des lignes jaunes pour pouvoir distinguer leurs emplacements et donner une projection sur la réalité physique de l'ASI et ses composants, et pour avoir les éléments de comparaison nécessaires à la compréhension de ce système et à sa conception.

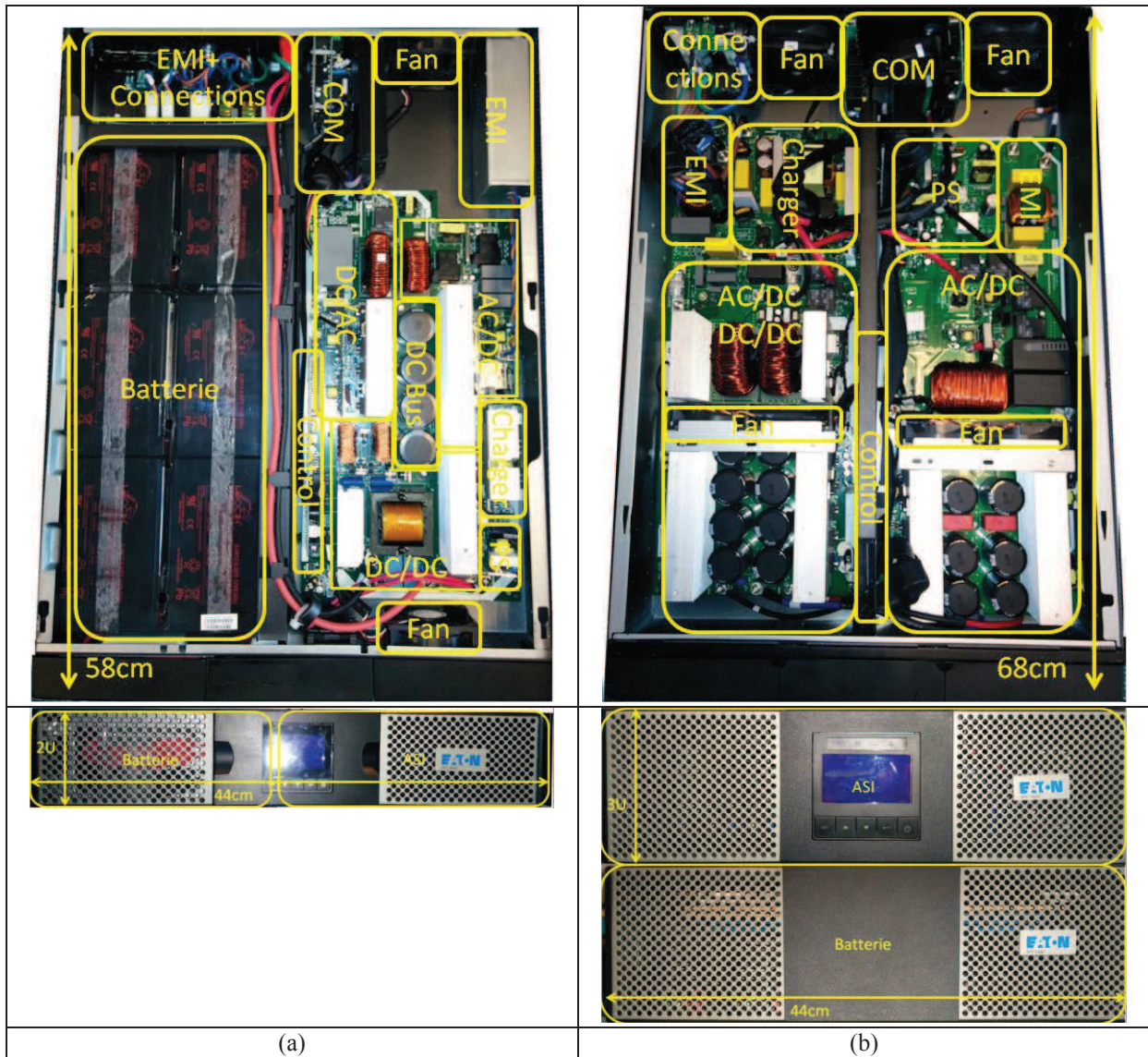


Figure I-12: Photographies de la face avant et de l'intérieur d'une ASI de (a) 3kVA et (b) 11kVA

Sur l'ASI à 3 kVA, Figure I-12 (a), nous pouvons remarquer que la batterie est intégrée dans la même carcasse métallique que les autres composants, contrairement à l'ASI de 11 kVA, Figure I-12(b), dont la batterie est complètement séparée. La taille de la batterie est proportionnelle à la puissance de l'ASI. La hauteur de l'ASI est exprimée en multiple de « U », étant l'unité de mesure spécifique pour les racks où sont logés les équipements informatiques. « U » est égal à 1,75 pouce (44,45 millimètres). Les ASI pour les faibles puissances sont placées également en rack. Par conséquent, leurs dimensions doivent respecter celles du rack. Les dimensions normalisées d'un rack sont de 19 pouces de largeur (438mm), hauteur avec un pas en multiple de U jusqu'à 42U et une profondeur maximale de 39.37" (999.98mm). Cela explique les parties vides en profondeur, Figure I-12, grâce à l'espace encore disponible pour les hauteurs respectives de deux systèmes.

Bien que certaines parties de l'ASI demeurent inchangées et nous ne pouvons leur apporter de modifications, comme les connexions en entrée et en sortie, les cartes de contrôle et de communications et le châssis, la partie électronique de puissance est sujette à optimisation pour atteindre nos objectifs. Pour ce faire, Il est important de quantifier le

volume et le rendement de chaque bloc fonctionnel pour identifier les composants les plus critiques et sur lesquels nous pouvons apporter des améliorations. Pour cette raison, les Figure I-13 et Figure I-14 dressent un schéma récapitulatif de ces deux paramètres pour chaque sous-ensemble de l'ASI.

Nous pouvons noter la taille de la batterie qui occupe environ 50% du volume total. Quant aux cartes électroniques, elles représentent plus de 30% du volume, bien plus de 60% si la batterie n'est pas prise en compte.

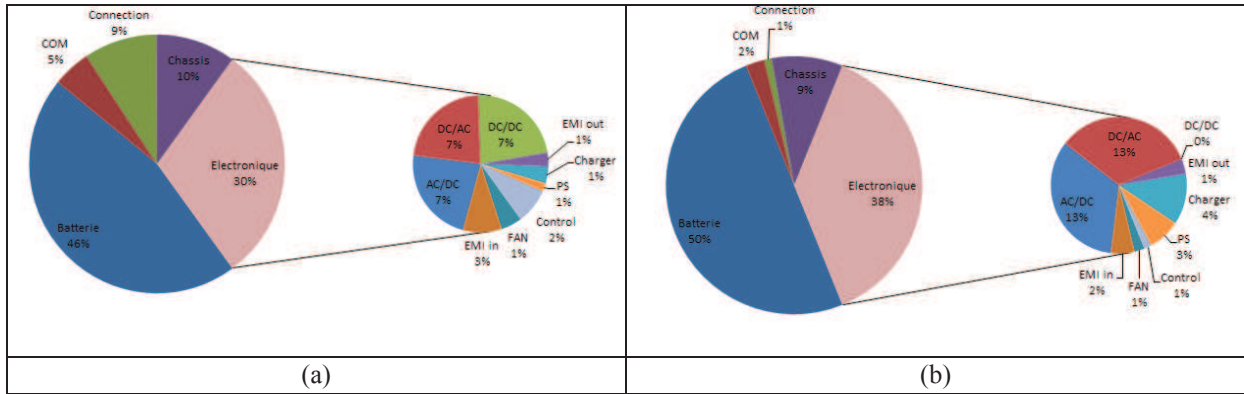


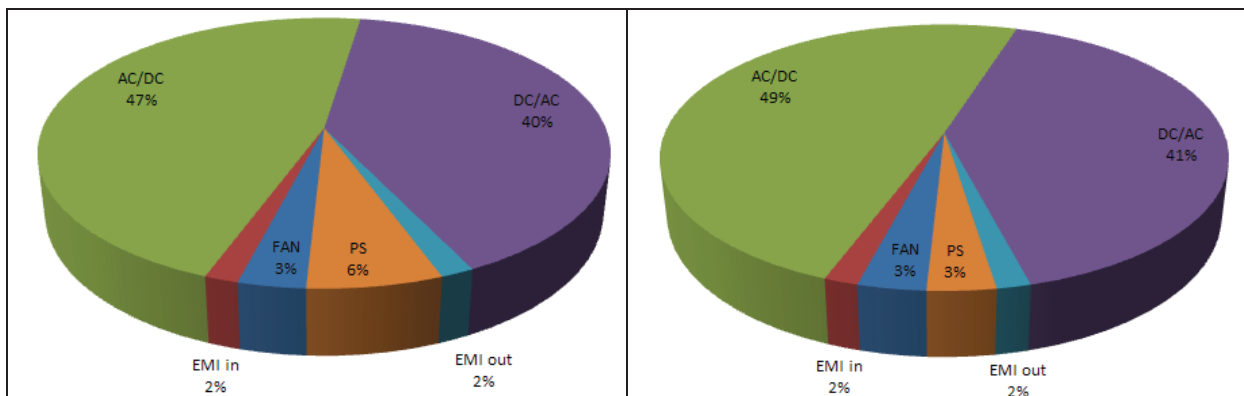
Figure I-13: Répartition du volume dans une ASI de (a) 3kVA et (b) 11kVA

Une analyse plus approfondie de la répartition du volume, Figure I-13, place les convertisseurs de puissance principaux, l'AC/DC PFC, le DC/AC et le DC/DC, en ligne de mire. A noter que pour l'ASI de 11kVA les deux convertisseurs AC/DC PFC et DC/DC sont mutualisés et représentent tous les deux la même structure, ce qui va être détaillé plus loin dans ce rapport.

Malgré le faible pourcentage d'occupation du filtre CEM d'entrée par rapport au volume total, il paraît plus encombrant lorsqu'il est comparé aux convertisseurs de puissance.

Passons maintenant à l'analyse des pertes. En toute logique, ce sont les convertisseurs de puissance qui engendrent le plus de pertes en fonctionnement On-line lorsque la batterie est bien chargée, Figure I-14. En fait, une batterie chargée ne signifie pas que le chargeur est à l'arrêt. En effet, dans les deux configurations, le chargeur sert aussi comme intermédiaire entre le réseau et la carte d'alimentation, sa consommation est intégrée à celle de l'alimentation « PS » dans la Figure I-14.

Les rendements de ces deux ASI à 100% du taux de charge est de 94%, dont environ 97% pour les convertisseurs de puissance.



(a)	(b)
-----	-----

Figure I-14: Répartition des pertes dans une ASI de (a) 3kVA et (b) 11kVA en mode On-line et batterie chargée

Le système de ventilation consomme une part non négligeable d'énergie pour évacuer la chaleur générée par les pertes dans les convertisseurs de puissance afin de maintenir la température de l'ASI en dessous de sa limite. Réduire sa consommation revient à améliorer le rendement total de l'ASI, ce qui rend l'étude thermique incontournable.

Suites aux analyses précédentes, nous pouvons cibler les parties de l'ASI dont l'amélioration est susceptible de réduire considérablement les pertes et le volume. Ces parties sont l'électronique de puissance et la batterie. Le choix de la batterie ne fera pas partie de notre processus de conception.

Par la suite, nous allons présenter l'état de l'art de la conception des convertisseurs de puissance les plus adaptés à notre application.

V. Le dimensionnement de l'ASI :

La conception de tout système d'électronique de puissance suit toujours la même approche qui commence par identifier à partir d'un cahier des charges les structures de puissance qui ont le potentiel à remplir les fonctions prédéfinies. Ce cahier des charges stipule, selon l'application, les spécifications du convertisseur à concevoir avec toutes les contraintes électriques et environnementales et précise les objectifs attendus, que ce soit en termes de rendement, volume, coût et poids. Les choix de composants viennent après pour permettre à ces structures d'atteindre les objectifs annoncés dans le cahier des charges tout en fonctionnant correctement et en respectant les contraintes imposées.

Dans notre cas, les objectifs ne sont pas précisés en termes quantitatifs dans notre cahier de charge Table I-1 et nous cherchons à maximiser le rendement et à minimiser le volume tout en respectant les contraintes de notre application. Il convient donc de considérer toutes les possibilités topologiques, technologiques ou approches de dimensionnement pour déterminer celles qui permettront d'arriver à notre but.

V-A.Choix topologiques

A partir du cahier des charges et des spécifications de l'ASI, il faut présélectionner les topologies de puissance qui sont adaptées pour chaque bloc fonctionnel. Le fait de viser les centres de données avec un schéma de mise à la terre de type TN-S nous mène à concentrer l'étude sur les topologies sans transformateur d'isolement. Cela oriente notre choix vers les structures multi-niveaux avec un bus DC et présentant un point milieu traversant (neutre), tout en garantissant l'indépendance requise entre l'entrée et la sortie (tension et fréquence). Par conséquent, la tension du bus DC doit être supérieure ou égale à 800V afin de générer une tension à la sortie de l'ASI indépendante de la tension réseau, ce qui assurera une protection de la charge contre la variation de la fréquence d'entrée. Il faut noter que la variation de fréquence peut venir aussi du générateur lorsque le réseau est absent, ce qui explique le maintien de cette fonction. La Figure I-15 montre une topologie dans laquelle la tension du bus DC est de 400V, mais en contrepartie la tension de sortie doit être synchronisée avec la tension d'entrée.

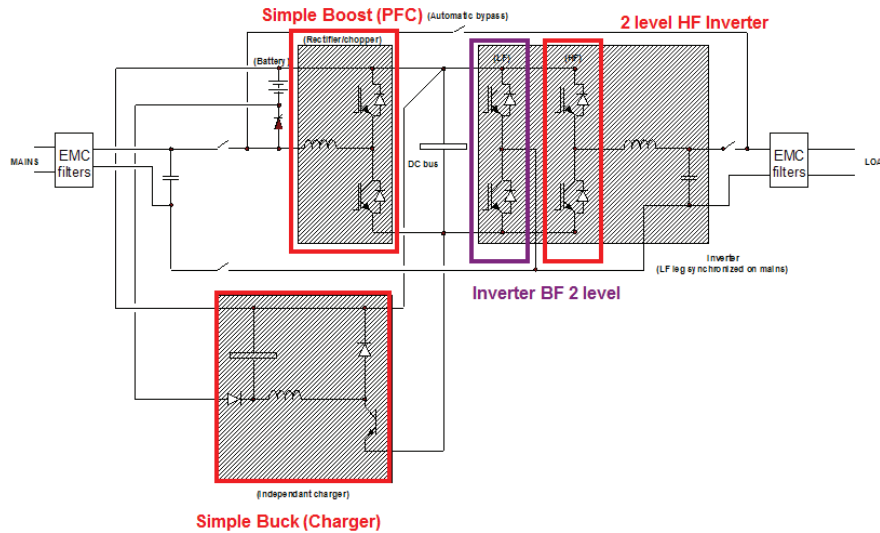


Figure I-15: Topologie d'une ASI avec un bus DC de 400V

En ce qui concerne les schémas qui nécessitent une isolation galvanique, la taille engendrée par un transformateur BF (basses fréquences) peut être réduite avec une topologie présentant un transformateur HF (Hautes Fréquences). Ce choix impliquera un changement du schéma de la mise à la terre et l'ASI ne sera plus compatible avec tout type d'installation. Pour cette raison, une topologie avec un transformateur d'isolement HF est à bannir pour notre application.

Par la suite, un état de l'art des différentes topologies existantes sera dressé.

V-A-1. DC/AC

Les topologies multi-niveaux sont les plus utilisées pour générer la tension de sortie d'une ASI On-line. Le nombre de niveaux fait référence à la tension commutée et appliquée sur la cellule de filtrage LC. Donc, logiquement, plus il y a des niveaux de tension moins on a besoin de filtrage, comme nous pouvons le constater sur la Figure I-16 où les formes d'ondes pour plusieurs niveaux sont tracées avec leur contenu harmonique. Ces formes d'ondes sont identiques pour toutes les structures multi-niveaux. Néanmoins, la réduction du filtre de sortie coïncide avec une augmentation de nombre de semi-conducteurs mis en jeu, sans nécessairement réduire les pertes dans ceux-ci. En fait, le gain en pertes par commutation dans les semi-conducteurs apporté par la réduction de la tension commutée se voit diminuer fortement à partir d'un certain nombre de niveaux [Rizet11], 5 niveaux pour certaines des structures étudiées pour une fréquence de commutation de 10 kHz.

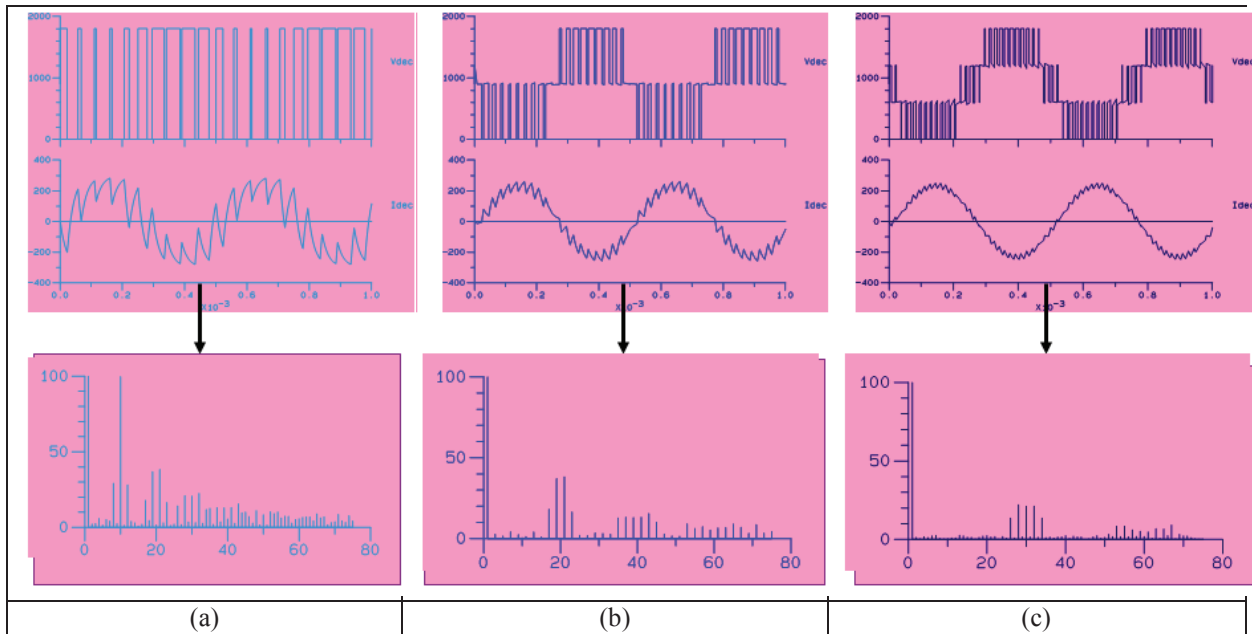


Figure I-16: Les formes d'onde de la tension et du courant ainsi que le spectre harmonique dans les structures (a) 2 niveaux (b) 3 niveaux et (c) 4 niveaux

La différence principale entre les structures multi-niveaux repose sur la façon de connecter les semi-conducteurs entre la cellule de filtrage et la source de tension de chaque niveau, Figure I-17. Par conséquent, le calibre en tension et en courant de ces composants va contribuer à favoriser une structure par rapport à une autre. Le gain en rendement de chacune de ces structures réside sur les caractéristiques en conduction et commutation des composants impliqués.

L'onduleur T-Type, Figure I-17(b), se distingue parmi ces structures par son rendement constamment amélioré en fonction du nombre de niveaux. Ceci est dû à une augmentation de cellules en parallèle, donc moins de composants conduisant le courant en série, contrairement aux autres structures. D'un autre côté, les semi-conducteurs ne sont pas homogènes en termes de calibres en tension, il faut deux semi-conducteurs de 1200V et deux 600V pour un onduleur T-Type de 3 niveaux sous un bus DC de 800 V. Cette hétérogénéité augmentera les pertes en commutation par rapport à des composants de même calibre. Pour cette raison, ce convertisseur affiche moins de pertes dans les semi-conducteurs pour les faibles fréquences de découpage et il est devancé par l'onduleur NPC, Figure I-17(a) lorsque la fréquence de découpage dépasse une certaine valeur [Schweizer12]. Le NPC se caractérise par des composants homogènes présentant l'avantage de pouvoir les placer sur un seul module de puissance avec moins de place occupée et une meilleure gestion thermique. Cet avantage est souvent ignoré à cause du coût de ces modules et, dans le cas de composants discrets, seules les pertes importent.

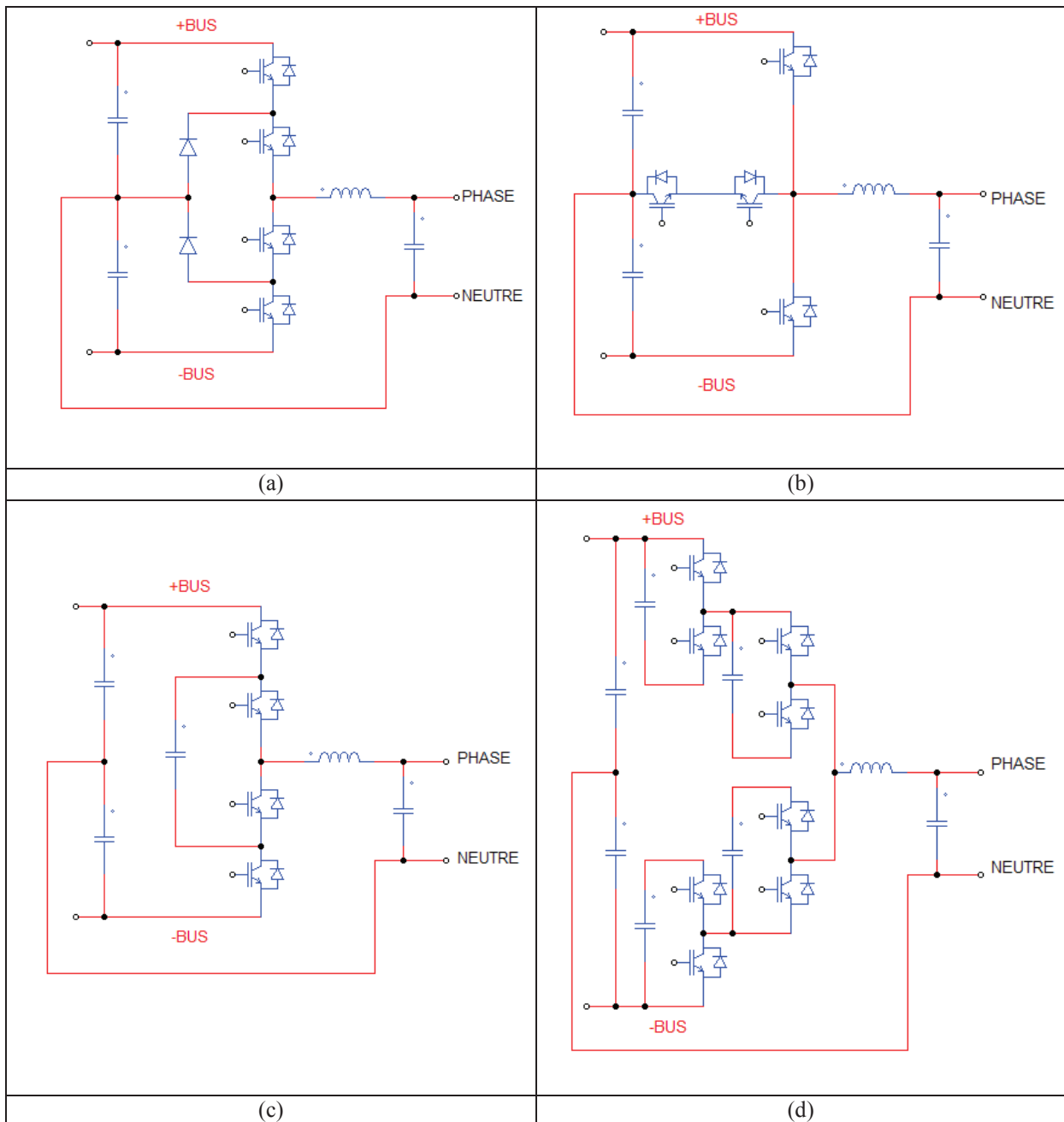


Figure I-17: Topologies AC/DC 3 niveaux (a)NPC (b) T-Type (c) Flyer Capacitors (d) MMC

L'entrelacement des convertisseurs et l'augmentation de la fréquence de découpage concurrencent la multiplication des niveaux sur la réduction du volume du filtre, bien qu'une combinaison de ces trois possibilités reste une piste susceptible d'être intéressante. Un choix optimal de ces paramètres reste à déterminer pour avoir un convertisseur avec un meilleur rendement dans un volume réduit.

V-A-2. AC/DC PFC

La structure de convertisseur AC/DC à l'entrée de l'ASI est identique à celle utilisée pour le convertisseur DC/AC en sortie. Les même topologies, Figure I-17, peuvent être employées réciproquement pour les deux fonctions. Les remarques faites sur le nombre de niveaux de tension sont également applicables. Néanmoins, l'absorption d'un courant

sinusoïdal qui doit être assurée en entrée de l'ASI réduit le nombre de semi-conducteurs actifs nécessaires. Ces composants sont remplacés par des diodes, comme la topologie NPC ou BSNBC Figure I-18(a) et (b). Ainsi, plusieurs variantes se déclinent de la topologie NPC Figure I-18(c) et (d). Ces structures partagent la même stratégie de fonctionnement à la base d'un convertisseur Boost pour chaque alternance de la tension réseau. Pour garantir une charge progressive du bus DC au démarrage de l'ASI, des thyristors sont employés en lieu et place des diodes de redressement pour les topologies BNPC et Vienna, ils ont pour rôle de déconnecter le réseau. Cette fonctionnalité est naturellement intégrée dans la topologie NPC via les semi-conducteurs actifs, au contraire de la topologie BSNPC ou un système de démarrage est indispensable.

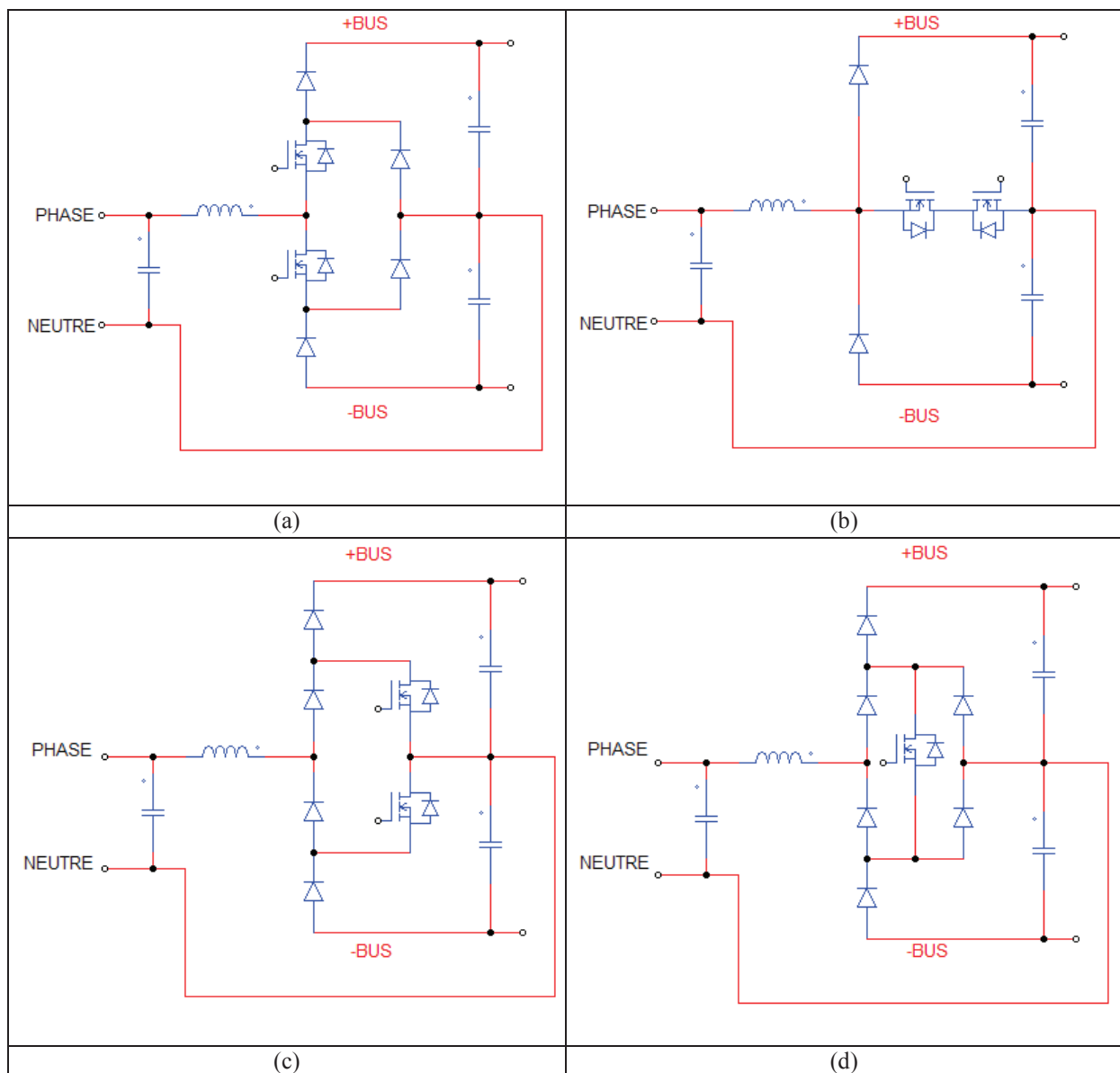


Figure I-18: Topologies DC/AC PFC 3 niveaux (a) NPC (b) BSNPC (c) RNPC (d) Vienna

V-A-3. DC/DC en mode Batterie

Le choix de ce convertisseur, qui relie la batterie au bus DC, dépend fortement de la tension batterie. Généralement la batterie intégrée à l'ASI assure l'autonomie nécessaire pour

alimenter les charges entre la perte du réseau et le démarrage du générateur. Ce laps de temps, étant de l'ordre de quelques minutes, implique l'utilisation d'une batterie à faible valeur de stockage. Les batteries au plomb sont les batteries les plus utilisées jusqu'à présent vue la faible sensibilité à l'environnement, point critique pour les batteries Lithium. Les batteries au plomb sont caractérisées par une tension nominale de 2.1 V par élément. Les éléments sont donc mis en série pour diminuer le rapport d'élévation nécessaire pour atteindre les 800 V du bus DC. Dans le cas d'une ASI de 3 kVA, un minimum de 36 éléments est indispensable ce qui correspond à une tension nominale totale de 75V, donc un rapport d'élévation de 11 pour la totalité du bus ou 5.2 pour un demi-bus de 400V. Pour une ASI de 10 kVA, en suivant la même méthodologie, le rapport est de 1.6 entre la batterie et un demi-bus de 400V.

Etant donné que l'isolation galvanique de la batterie n'est pas indispensable, les topologies élévatrices à base d'un convertisseur Boost sont préférables de part de leur rendement élevé et leur simplicité de commande. Néanmoins, le rapport d'élévation atteint difficilement 6 à cause de la limitation imposée par la résistance série de l'inductance du Boost. L'utilisation de convertisseurs en cascade devient obligatoire pour garantir l'élévation nécessaire surtout lorsque la batterie est en fin d'autonomie et que sa tension est au plus faible, Figure I-19.

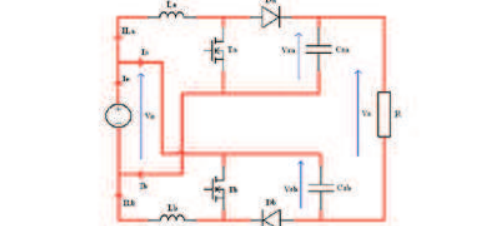
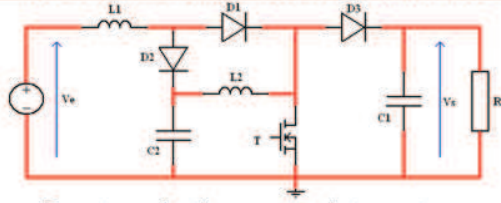
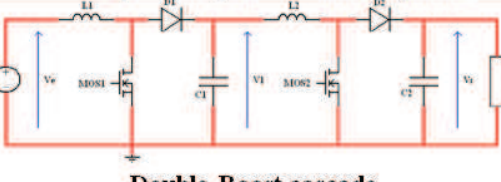
 <p>IDD Boost – Double Boost dual entrelacé</p>	$V_s = V_e \frac{1 + \alpha}{1 - \alpha}$	<p>$V_s/V_e < 10$ Rendement augmente lorsque V_s/V_e diminue</p>
 <p>Boost quadratique mono interrupteur</p>	$\frac{V_s}{V_e} = \frac{1}{(1 - \alpha)^2}$	<p>$V_s/V_e < 10$ Rendement faible</p>
 <p>Double Boost cascade</p>	$\frac{V_s}{V_e} = \frac{1}{(1 - \alpha_1)} \cdot \frac{1}{(1 - \alpha_2)}$	<p>$V_s/V_e < 25$ Rapport cyclique faible → rendement augmente</p>

Figure I-19: Convertisseurs DC/DC de type Boost

Le choix de la topologie s'oriente directement vers les structures comprenant un transformateur lorsque le rapport d'élévation de la tension est supérieur à 5 que ce soit pour un demi-bus ou un bus complet. Les faibles puissances, associées au choix des convertisseurs de type Flyback ou Forward orientent le choix vers les structures de type Push-Pull ou Pont Complet.

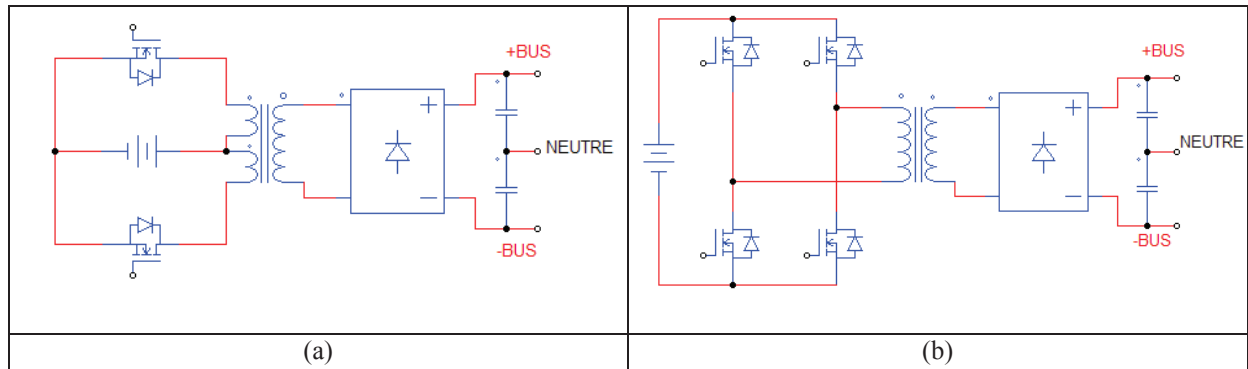


Figure I-20: Convertisseurs DC/DC isolé (a) Push-Pull (b) Pont complet

Bien que la tension nominale d'un élément lithium soit supérieure à celle d'un élément au plomb, de l'ordre de 3.6V ou 3.7V, La densité d'énergie de ces batteries impliquerait moins d'éléments, donc une réduction de la tension totale. Par conséquent, l'utilisation des batteries lithium changera forcément le choix de ce convertisseur pour les batteries à forte densité de puissance en imposant un rapport d'élévation supérieur au double de celui requis pour les batteries au plomb.

V-B. Mutualisation des fonctions

L'électronique de puissance est arrivée à un stade de maturité en termes de topologies de puissance. Seule une rupture technologique au niveau des composants pourrait changer la donne et faire surgir de nouvelles structures avec des performances renforcées. Néanmoins, il est toujours possibles d'utiliser des topologies de puissance capables d'assurer deux fonctions à la fois et avec les mêmes composants. Ainsi, une réduction considérable de taille est au rendez-vous. C'est le cas du convertisseur AC/DC PFC qui est capable de fonctionner comme un convertisseur DC/DC Boost. Par contre, le fait d'avoir une batterie avec une faible tension et un bus DC à 800V, associé à la limitation du rapport d'élévation induite par l'inductance du Boost, ne rendent pas son utilisation possible à moins qu'une modification soit apportée à la structure pour contourner ces limitations. L'exemple le plus employé dans les ASIs est le convertisseur Double Boost RNPC, Figure I-21(a), où, en plaçant une inductance supplémentaire de mêmes taille et dimensionnement, assurera les opérations en AC/DC PFC en mode On-line et en DC/DC double Boost en mode batterie. D'ailleurs, ce convertisseur est utilisé dans l'ASI à 11 kVA présentée précédemment, Figure I-12(b). Le fait d'utiliser le double Boost divise le rapport d'élévation nécessaire par deux en chargeant un demi-bus DC à la fois. Le deuxième exemple, Figure I-21(b), est une topologie innovante qui permet d'utiliser une seule et unique inductance pour assurer les deux fonctions au prix de deux semi-conducteurs par rapport à la topologie de base.

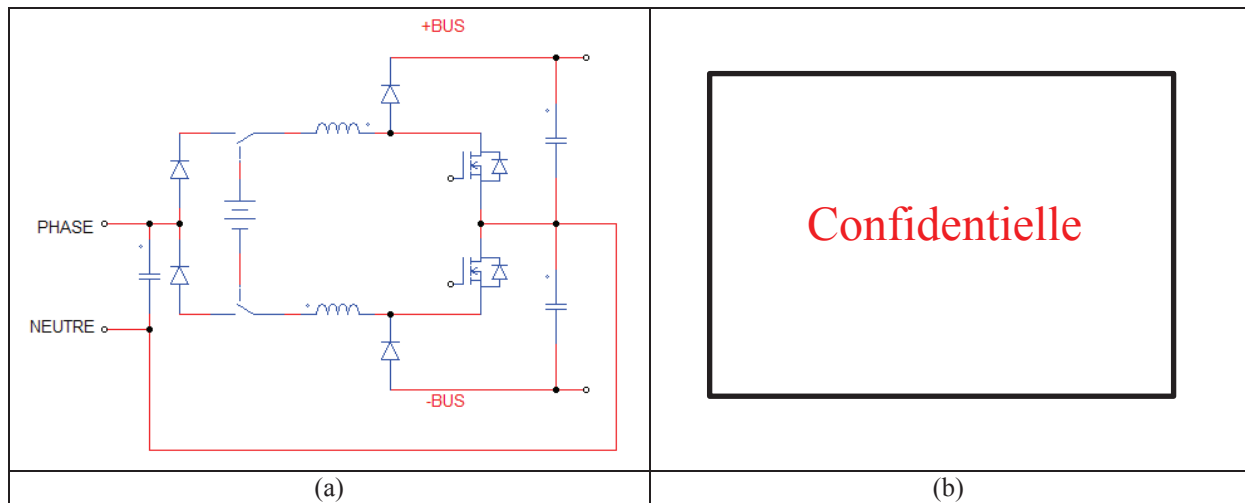


Figure I-21: Exemples de convertisseurs AC/DC PFC assurant un fonctionnement en DC/DC en mode batterie

V-C. Technologies de composants :

A l'échelle des composants les possibilités sont beaucoup plus nombreuses avec les différents composants qui constituent chaque structure de puissance. Les semi-conducteurs avec leurs trois technologies actuelles, Si, SiC et GaN, et avec leurs mises en série ou parallèle permettent de réduire leurs pertes en conduction et en commutation. Les condensateurs également peuvent se mettre en série et en parallèle pour atteindre les performances souhaitées selon leurs technologies. Les composants magnétiques qui sont formés par des noyaux magnétiques de différents matériaux et différentes géométries et les fils de bobinage avec des formes variées : plats, ronds, creux ou multibrins. Ainsi que le système de refroidissement. Ces différentes solutions et leur modélisation seront détaillées dans le Chapitre III :

V-D. Pré-dimensionnement par l'optimisation

Les paragraphes précédents montrent la multitude d'options qui s'ouvrent au concepteur pour dimensionner les différents blocs fonctionnels de l'ASI. Le choix entre ces options peut prendre un caractère de compromis pour atteindre les objectifs prédéfinis. A ce stade, l'expérience du concepteur joue un rôle majeur sur la sélection des topologies et des composants. Pour justifier le choix final, une démarche de pré-dimensionnement s'impose pour valider le respect du cahier des charges à partir d'un vecteur de paramètres. L'intérêt d'utiliser une topologie ou un composant de puissance par rapport à d'autres est fait généralement en faisant un dimensionnement pour le même vecteur de paramètres puis la comparaison entre les deux systèmes par rapport à un objectif, par exemple rendement ou volume, justifie le choix à faire. Les travaux de [Rizet11] comparent le rendement de différentes topologies d'onduleurs en fonction de nombre de niveaux ; un autre exemple est [Dang06] qui trouve le nombre d'entrelacement qui assure un meilleur rendement pour un convertisseur DC/DC. Cette comparaison trouve son intérêt lorsque le nombre de paramètres d'entrée est faible, ce qui est le cas lors du dimensionnement d'un seul bloc fonctionnel, les semi-conducteurs par exemple. Par contre, lorsque l'on est face à un nombre important de paramètres, cette méthode amène à comparer plusieurs courbes qui rendent l'analyse très compliquée et qui plus est valable seulement avec les mêmes paramètres d'entrée. D'autres

méthodes consistent à définir une figure de mérite pour chaque composant ou groupe de composants en fonction des objectifs du cahier des charges, [Brandelero15]. La simplicité de cette méthode à dénicher le composant optimal est inédite, mais elle souffre du même problème que la méthode précédente, à savoir la nécessité d'un nombre faible de paramètres.

Pour pallier ce problème, les méthodes d'optimisation sont largement employées pour répondre à un dimensionnement où les paramètres sont multiples. De ce fait, le dimensionnement des composants magnétiques, qui impliquent des choix multi-physiques, électrique, thermique et géométrique, est rendu possible [Raggl09]. Ainsi, les méthodes d'optimisation ont montré leur efficacité pour le dimensionnement d'un filtre CEM [DeOliveira12], le filtre de sortie d'un onduleur [Delaforge16], l'inductance d'un Boost [Confortin13] ou le système de refroidissement d'un ensemble de semi-conducteurs [Gammeter13]. L'utilisation des routines d'optimisation a été poussée vers la recherche d'une solution optimale pour l'ensemble du convertisseur en incluant tous les composants de puissance [Vighetti10]. La complexité d'une optimisation globale sur le convertisseur a conduit à simplifier les fonctions objectifs par des interpolations linéaires. Les techniques d'interpolation sont intéressantes pour diriger l'optimisation à explorer l'espace des solutions, mais la solution obtenue, à savoir le convertisseur, n'est pas la solution finale vu le caractère discret des composants. C'est ainsi que l'intérêt pour l'optimisation avec des paramètres discrets est né [Ledoux12]. Ces travaux sont menés sur un seul critère (rendement, volume, coût ou poids), en utilisant les algorithmes d'optimisation uni-objectif. Donc, les convertisseurs sont optimaux sur un seul objectif mais ils ne sont pas forcément les meilleurs selon les autres objectifs. De ce fait, d'autres travaux [Lefranc11] [Kolar09] [Helali06] tentent de répondre à un besoin de trouver des solutions performantes sur un ensemble d'objectifs. Ainsi, les problèmes d'optimisation multi-objectifs ont fait leurs preuves à repousser les limites technologiques.

La plupart des travaux antérieurs ont tenté de construire des outils de prototypage virtuels capables de trouver des convertisseurs optimaux selon des objectifs prédéfinis sans mettre en évidence le gain apporté par les choix technologiques. Le caractère multi-physique des convertisseurs de puissance a conduit à faire des simplifications sur les modèles utilisés. Ceci ne permet pas de faire une comparaison plus fine sur les avantages d'utiliser une topologie ou une technologie de composants par rapport à une autre lorsque le dimensionnement complet du convertisseur est mis en jeu. C'est dans ce contexte que les travaux menés s'inscrivent. Nous avons fait le choix de construire des modèles analytiques adaptés pour les problèmes d'optimisation multi-objectifs sans compromettre leurs performances à comparer les technologies employées. Le caractère discret des composants de puissance a été pris en considération. Par conséquent, un outil d'optimisation a été développé. Cet outil permet de trouver les composants réels, à partir d'une base de données contenant leurs caractéristiques, pour constituer le convertisseur optimal.

VI. Conclusion :

Dans ce chapitre d'introduction, nous avons mis en avant l'importance d'augmenter l'efficacité énergétique dans les centres de données. Tout d'abord nous avons détaillé les différentes catégories de centres de données. Puis les contraintes énergétiques imposées sur ces infrastructures. Nous avons montré que leurs disponibilités est un facteur important dans les différentes activités professionnelles et personnelles au jour d'aujourd'hui. Puis l'accent a été mis sur leur efficacité énergétique qui engendre une part non négligeable de la consommation énergétique mondiale. Le nombre important des infrastructures informatiques de puissance inférieure à 20 kVA nous a conduits à y concentrer toute notre intention.

Le rôle de l'ASI dans ces infrastructures consiste à assurer une continuité de service exempte de toutes perturbations. Cette fonction est garantie avec une ASI qui répond parfaitement aux différentes normes et contraintes énergétiques. Nous avons vu que le rendement de l'ASI affecte directement l'efficacité énergétique, vue sa position par rapport à l'architecture de puissance d'un centre de donnée. Cela nous amène à définir un cahier de charge général et à fixer comme objectif de maximiser le rendement et la densité de puissance de l'ASI.

Ensuite, il nous a été nécessaire de rentrer dans le cœur de l'ASI pour identifier ses différents blocs fonctionnels qui ont plus d'impact sur les objectifs annoncés. Ainsi, les convertisseurs de puissance ont été soulignés comme les structures les plus aptes à des améliorations successives pour atteindre notre but.

Un état de l'art du dimensionnement de ces convertisseurs a été présenté. Par conséquent, les structures et composants de puissance susceptibles d'apporter leurs gains ont été listés. Cet état de l'art nous a placé en face de multiple-pistes d'investigation avec des variables d'entrées discrètes ainsi que des choix technologiques et topologiques à considérer. Ainsi, la méthode de pré-dimensionnement par optimisation a été sélectionnée comme la mieux adaptée pour traiter les différentes possibilités envisagées.

Chapitre II :Le Pré-dimensionnement par l'Optimisation des convertisseurs de Puissance

I. Introduction :	38
II. Pré-dimensionnement des convertisseurs de puissance :	38
III. Cas de dimensionnement des convertisseurs dans l'ASI :	39
IV. AC-DC PFC	41
IV-A. Le dimensionnement de l'inductance :	42
IV-A-1. Absorption sinusoïdale en CCM, MCM et DCM :	47
IV-A-2. Structures Entrelacées :	47
IV-A-3. Structures Multi-niveaux :	49
IV-A-4. Inductance non-linéaire:	53
IV-A-5. Récapitulatif du dimensionnement de l'inductance :	55
IV-B. Contraintes sur les semi-conducteurs :	58
IV-B-1. Matrice de fonctionnement du convertisseur :	59
IV-B-2. Application de la matrice du fonctionnement :	63
IV-C. Contraintes sur le DC Bus :	65
IV-C-1. L'ondulation de tension	65
IV-C-2. Microcoupure de réseau :	65
IV-C-3. L'ondulation de courant :	66
IV-D. Le Filtre CEM :	67
IV-D-1. Calcul du spectre harmonique :	69
IV-D-2. Topologies du Filtre :	70
IV-D-3. Choix des composants :	70
V. DC-AC	71
VI. Conclusion :	73

I.Introduction :

Le dimensionnement de convertisseurs de puissance, que ce soit par le biais des méthodes conventionnelles ou via l'optimisation, nécessite une étude préalable des structures choisies. Cette étude a pour but de définir les différents paramètres qui influencent le bon fonctionnement du convertisseur. Cela permettra également de mettre en relation ces paramètres avec les caractéristiques désirées par le cahier des charges afin de construire les contraintes et les objectifs à respecter par ce processus. Le fonctionnement doit prendre en considération tous les aspects du système ; le régime permanent est largement utilisé pour établir les contraintes du dimensionnement mais le comportement dynamique induit des cas de figures plus contraignants sur le système étudié et ses composants. C'est le cas d'une ASI où la protection contre la foudre renforce le surdimensionnement de certains composants du filtre CEM ou même les calibres en tension des composants de puissance selon la topologie d'entrée de l'ASI.

La démarche qui suit dressera les lignes directrices pour toutes méthodes de dimensionnement, à commencer par l'introduction des convertisseurs, la modélisation de ses fonctionnements et puis le dimensionnement de ses différents composants.

II.Pré-dimensionnement des convertisseurs de puissance :

Un convertisseur de puissance est composé de différents éléments pour assurer son fonctionnement. Parmi ces composants, on trouve les cellules de commutation composées de semi-conducteurs commutant à des fréquences élevées pour pouvoir moduler la tension ou le courant selon les formes désirées en entrée comme en sortie. Ces cellules de commutation nécessitent la présence d'éléments passifs de stockage ou de transfert d'énergie comme les condensateurs, les inductances ou les transformateurs. Pour respecter les contraintes et les normes environnementales, le convertisseur de puissance doit être doté d'un filtre sur ses points de connexion à la source comme à la charge. Donc, le pré-dimensionnement d'un convertisseur démarre d'un vecteur de paramètres d'entrée sur lequel le concepteur se base pour le respect d'un cahier des charges bien défini. Généralement le cahier des charges précise les éléments caractéristiques du convertisseur selon l'application pour laquelle il sera dédié. Comme par exemple les tensions d'entrée et de sortie, la puissance et les performances attendues. A partir de ses éléments fixes, le concepteur a toute la liberté pour le choix de la topologie, des composants, de la fréquence de commutation ainsi que de la régulation nécessaire. Bien évidemment, les objectifs et les contraintes viennent limiter le spectre des choix possibles sur les composants et les paramètres de système.

Nous avons défini le rendement et le volume comme objectifs pour le dimensionnement de notre ASI. Puis nous avons listé les contraintes auxquelles elle est confrontée. Le calcul de ces deux objectifs impose de connaître les pertes et le volume de chaque élément de l'ASI pour enfin pouvoir déterminer ceux de l'ASI dans sa globalité. Ainsi, pour déterminer les pertes dans les différents composants, le composant en question doit être choisi ou dimensionné selon les formes d'onde de tension et de courant qui doit supporter. Dans une démarche de pré-dimensionnement, il est souvent question de présenter le composant par des paramètres continus, comme le dimensionnement d'une inductance ou d'un transformateur avec ses paramètres géométriques, continue puis là la discrétisation se fera a posteriori avec

l'arrondissement de la solution continue optimale. Cette représentation amène souvent à un jeu de paramètres qui entraîne un dimensionnement sur mesure du composant en question lorsque les paramètres choisis ne sont pas présents dans les catalogues des fournisseurs, ce qui est intéressant dans le cas où les performances ne peuvent pas être atteintes avec de composants préexistants. Mais, en même temps cela entraîne des coûts de dimensionnement et de fabrication élevés. Dans notre cas d'étude, avoir ce degré de liberté exige d'abord de tracer les limites des composants existants pour déterminer la direction à prendre et surpasser les performances actuelles. Pour cette raison, nous avons opté pour une pré-dimensionnement basé sur les catalogues des fournisseurs. Ainsi, chaque composant est présenté par un vecteur ou une matrice de paramètres et de caractéristiques relevées soit à partir des données des constructeurs, soit par des simulations physiques ou des mesures expérimentales. Ensuite, pour évaluer ces composants, les formes d'ondes sont indispensables. Ces formes d'ondes dépendent de la topologie employée, des paramètres de dimensionnement et des caractéristiques des composants utilisés. Ainsi, Pour optimiser le convertisseur, il est indispensable d'avoir des modèles qui décrivent les formes d'ondes dans chaque élément de la structure en prenant en compte l'interaction entre ces éléments. Ces modèles estiment ensuite les pertes et le volume dans chaque élément en fonction du composant choisi dans la liste des composants disponibles, Figure II-1.

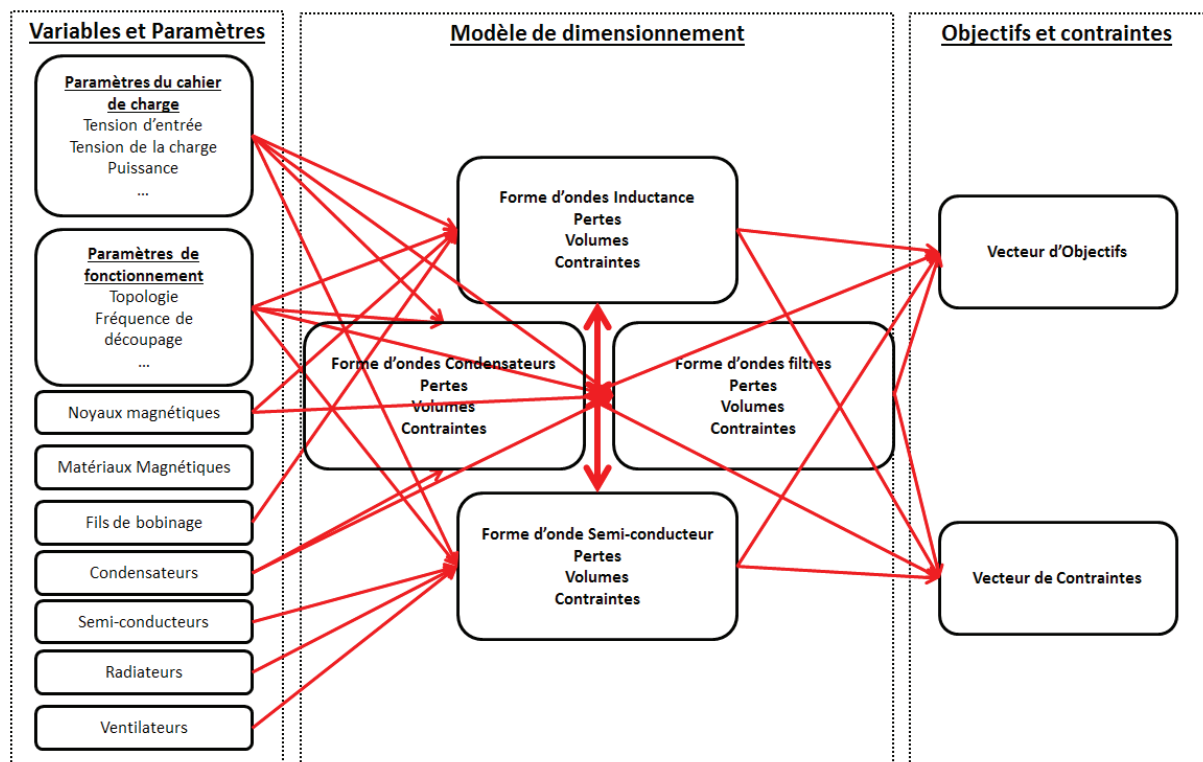


Figure II-1: Schéma de dimensionnement d'un convertisseur de puissance

III.Cas de dimensionnement des convertisseurs dans l'ASI :

Comme nous l'avons évoqué dans le chapitre précédent, les structures de puissance les mieux adaptées pour notre ASI sont les structures multi-niveaux, d'ordre supérieur à 2, basées sur un fonctionnement Boost ou Buck : Boost pour transférer l'énergie vers le DC Bus et Buck pour le transfert inverse. La différence principale entre les différentes topologies de

puissance présélectionnées repose sur la disposition des semi-conducteurs utilisés pour réaliser la fonction objectif. Quel que soit le nombre de niveaux ou la topologie, chaque convertisseur est constitué de trois blocs principaux, la cellule de filtrage en entrée, les cellules de commutation et les condensateurs de DC Bus. L'analyse d'une structure multi-niveaux, Figure II-2 révèle que chaque niveau de tension est composé d'une cellule de commutation et d'un condensateur avec toujours la même inductance. Ainsi la modulation à largeur d'impulsions « MLI » est réalisée sur chaque niveau en fonction de la référence de tension. Le courant dans l'inductance est contrôlé pour suivre une référence sinusoïdale. Nous pouvons donc étudier le fonctionnement comme des cellules boost ou buck superposées. Ainsi, l'étude du fonctionnement se ramène à un fonctionnement d'un convertisseur Boost à 2 niveaux de tension, ou Buck selon le sens de transfert d'énergie.

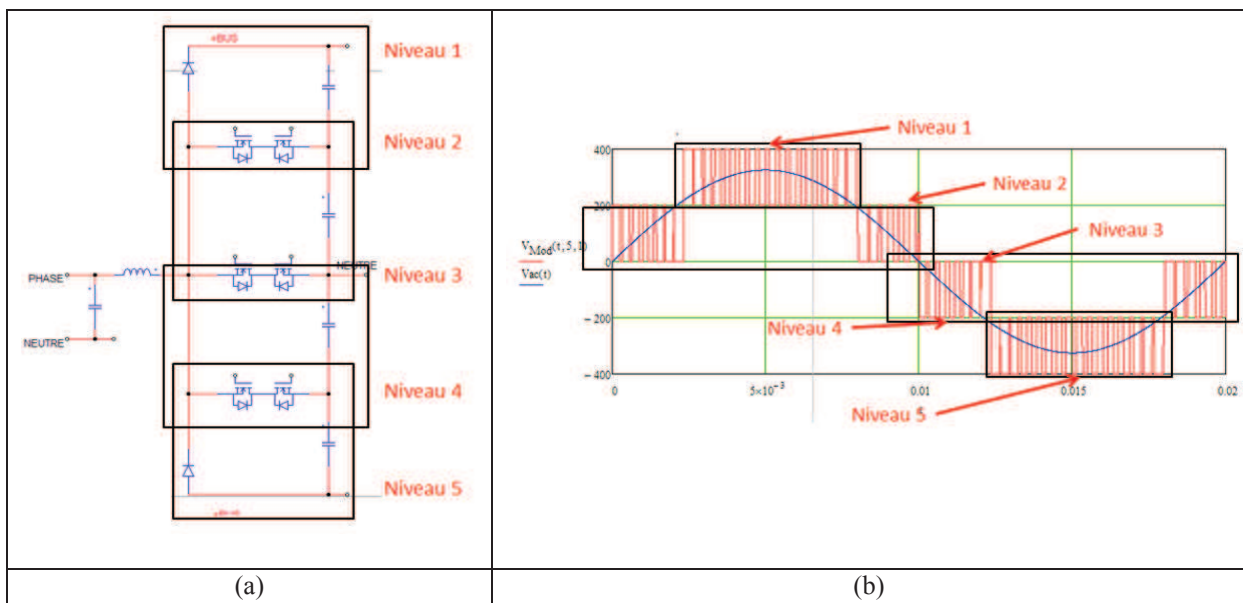


Figure II-2: (a) BSNPC 5 niveaux (b) la tension d'entrée en bleu et la tension vue par la cellule d'entrée en rouge

Il convient de mentionner qu'en régime de conduction continue, le temps de conduction d'un interrupteur donné dans un structures buck-boost et le même, seul la direction de courant qui change. Ainsi, le développement d'un rapport cyclique unique est applicable dans les deux cas, ce qui facilite la modélisation globale compte tenu du fait que c'est l'inductance qui module les formes d'ondes dans le convertisseur. A partir de son courant et sa tension nous pouvons générer les formes d'ondes dans les semi-conducteurs et les condensateurs de DC bus en fonction de la MLI sur une période basse fréquence. Par conséquent, le schéma de modélisation des convertisseurs étudiés se simplifie pour prendre la forme de la Figure II-3. Ainsi, la modélisation démarre par une étude de dimensionnement de l'inductance. A partir de sa valeur, les formes d'ondes dans tout le convertisseur peuvent être calculées selon la topologie et les niveaux de tension. Ces formes d'ondes sont ensuite réparties sur les différents éléments du convertisseur pour appliquer les modèles appropriés pour chacun d'eux.

Par la suite, la modélisation de ces différents blocs fonctionnels sera détaillée pour déterminer les différentes variables et contraintes qui découlent de chaque modèle. Il est

important de mentionner que les modèles sont basés sur les hypothèses simplificatrices suivantes :

- Le rendement de l'ASI est unitaire. Ainsi la puissance d'entrée est égale à la puissance de sortie.
- La tension d'entrée est parfaitement sinusoïdale d'amplitude $\hat{V}_e = \sqrt{2}V_e$ et de fréquence f_e .
- La fréquence de commutation est constante et bien supérieure à la fréquence f_e .
- La tension du bus DC est constante sur toute la période basse fréquence. Ses ondulations ne seront pas prises en compte pour le développement des formes d'ondes et des rapports cycliques.

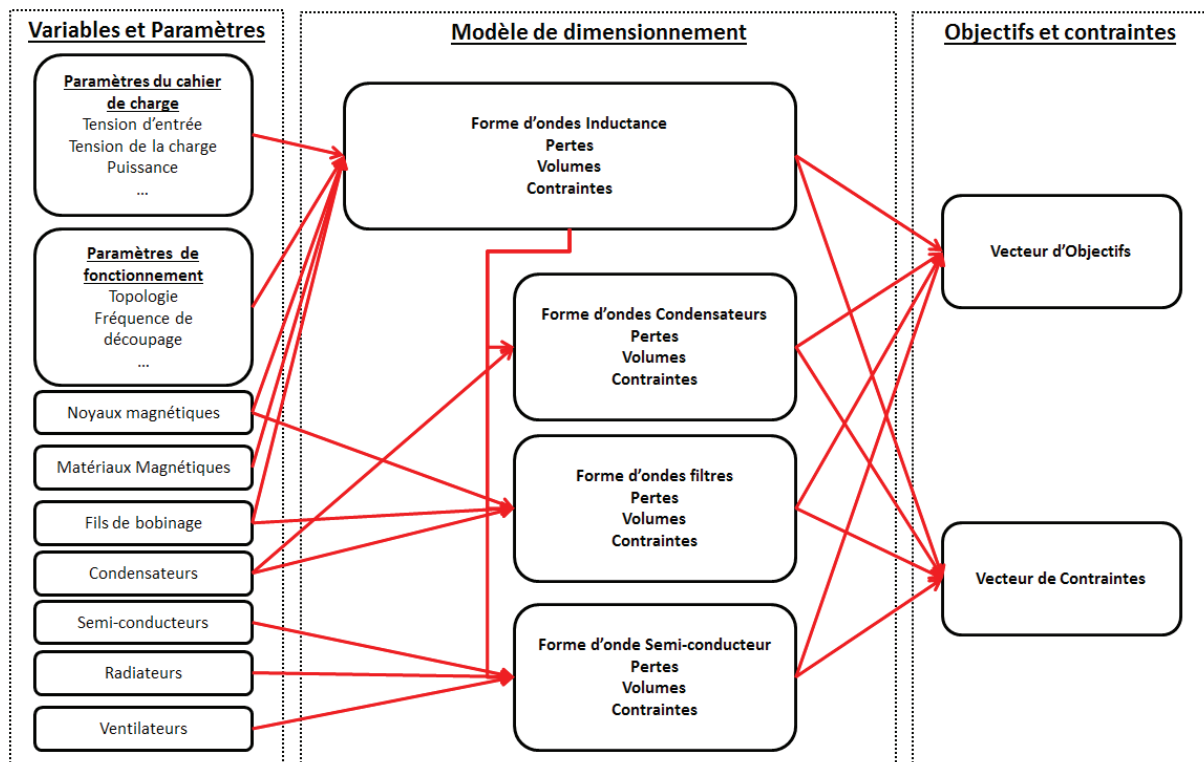


Figure II-3 : Schéma de dimensionnement d'un convertisseur de puissance basé sur un fonctionnement Buck ou Boost

IV. AC-DC PFC

Le convertisseur AC/DC est de loin la partie la plus critique dans le dimensionnement d'une ASI On-line. Il constitue l'interface de connexion avec le réseau électrique. Ainsi, toutes les contraintes et les normes du côté du réseau électrique s'appliqueront à cette structure. De ce fait, la puissance active absorbée doit être maximisée, ce qui implique un courant d'entrée sinusoïdal et en phase avec la tension réseau. Cela implique un taux d'harmoniques minime pour répondre aux normes imposées [EN 62040] sur les appareils électriques connectés au réseau. En faisant de sorte, le convertisseur réagit comme une résistance pure minimisant l'apport en énergie réactive afin que la distribution se fasse à moindre perte et à cout réduit.

Afin de garantir une absorption sinusoïdale, plusieurs modes de fonctionnement se sont développés selon la forme d'onde du courant dans la self du Boost [Rossetto94], chacun de

ces modes procurera au convertisseur PFC des avantages et des inconvénients selon l'application dédiée ainsi que la puissance de fonctionnement visée. Ces modes sont classés en trois catégories : le fonctionnement en mode conduction continue (CCM), en mode conduction discontinue (DCM) ou bien en mode conduction critique (CrM). Plusieurs techniques de contrôle sont proposées dans la littérature pour assurer le fonctionnement du PFC dans l'un de ces modes ou dans un mode mixte, ainsi qu'une comparaison entre les techniques de régulation est conduite [Rossetto94], [ONSEMI11]. Cette dernière référence présente une technique pour le fonctionnement en mode critique à écrêtage fréquentiel (FCCrM).

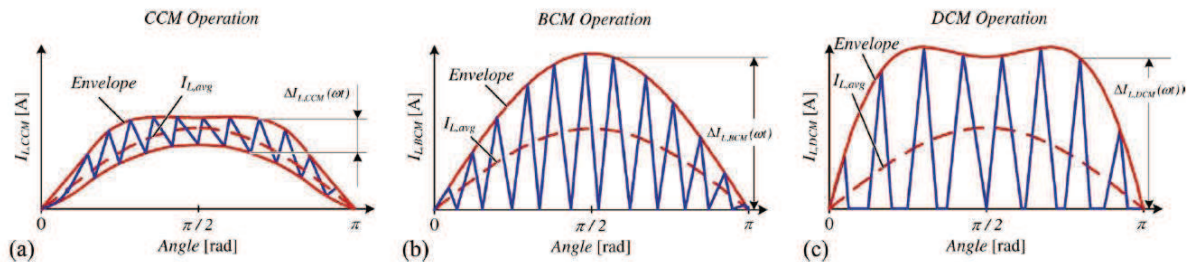


Figure II-4 : Les modes de conduction dans l'inductance du Boost PFC (a) continu CCM (b) critique CrM et (c) discontinu DCM [Nussbaumer09]

Malgré la large utilisation du fonctionnement en mode continu, ce mode présente certains inconvénients quant à la mesure du courant dans l'inductance du Boost, dont la précision doit être accrue pour assurer une bonne régulation. Cette mesure n'est plus nécessaire et peut être omise pour le fonctionnement en mode discontinu [Rossetto94] où elle peut être remplacée par une simple détection du passage par zéro pour le fonctionnement en mode critique. La diminution des pertes par commutation à la fermeture ainsi que la faible valeur de l'inductance du Boost dans les cas de fonctionnement en DCM ou en CrM présentent un avantage majeur par rapport au fonctionnement en CCM. Néanmoins, un filtre d'entrée plus volumineux, ainsi que le stress engendré sur les composants actifs et passifs, qui est susceptible d'augmenter les pertes, favorise le choix du fonctionnement en CCM. En plus, le fonctionnement en mode CrM nécessite une fréquence de commutation variable limitée lors de passage par zéro, afin de limiter les pertes et de diminuer les effets CEM. Les fonctionnements en mode CrM ou FCCrM ne s'avèrent être intéressants que pour les applications à faible puissance (<300W) [ONSEMI11]. Pour cette raison, ces modes ne seront pas étudiés par la suite.

Outre le mode de fonctionnement ou la technique de contrôle, le choix optimal de la fréquence de commutation ainsi que l'entrelacement de plusieurs étages Boost constituent les possibilités à prendre en considération lors du dimensionnement optimal d'un convertisseur PFC.

IV-A. Le dimensionnement de l'inductance :

Le mode de fonctionnement d'un convertisseur Boost repose sur la valeur de son inductance. Le design de cette inductance est le défi majeur pour garantir un fonctionnement à absorption sinusoïdale et des pertes et un volume optimisés pour l'ensemble du convertisseur, y compris le filtre d'entrée.

Etant donné que les topologies présélectionnées sont basées sur un fonctionnement d'un hacheur parallèle Boost, les équations qui régissent leurs fonctionnements sont construites à partir de celles d'un Boost. L'élévation de la tension d'entrée V_e à une tension de sortie constante V_s se réalise par deux phases. Pendant la première phase, l'interrupteur est fermé ce qui permet à la source de tension d'entrée de charger l'inductance, Figure II-5(a). Pendant la deuxième phase, l'interrupteur est ouvert permettant à l'énergie stockée dans l'inductance d'être transférée vers la charge Figure II-5(b). Ainsi, la tension vue par la source et l'inductance varie entre deux niveaux, zéro pendant la première phase, et V_s dans la deuxième phase. Alors, la structure est appelé Boost à 2 niveaux. Cette appellation prend tout son sens lorsque plusieurs niveaux sont présents comme nous allons le voir plus tard dans ce chapitre.

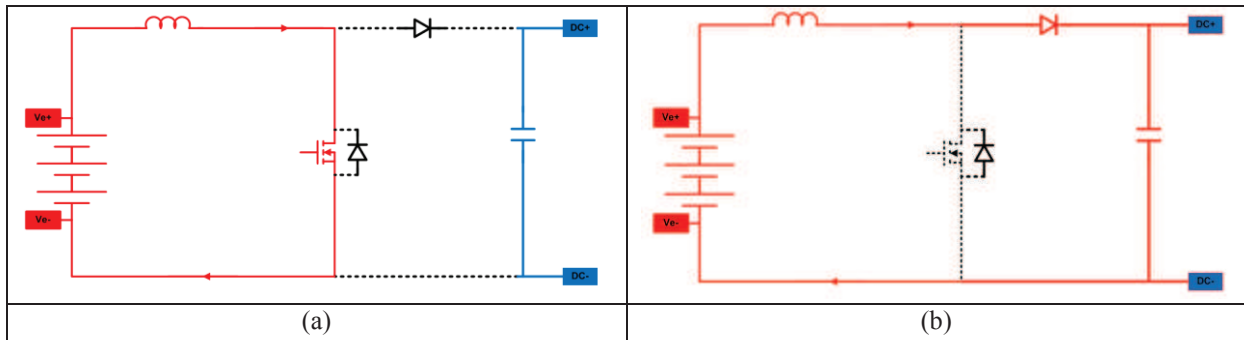


Figure II-5: Les deux phases de fonctionnement d'un convertisseur Boost

$$V_e = L \cdot \frac{dI}{dt} \quad (\text{II-1})$$

$$V_e - V_s = L \cdot \frac{dI}{dt} \quad (\text{II-2})$$

A partir de ces deux équations, il est clair que le rapport d'élévation (V_s/V_e) dépend de principalement du rapport cyclique α entre le temps de la conduction de l'interrupteur et le temps nécessaire pour réaliser les deux phases. Ce dernier est la période de commutation $T_{sw}=1/f_{sw}$, f_{sw} est la fréquence de commutation.

$$\alpha_{ccm} = 1 - \frac{V_e}{V_s} \quad (\text{II-3})$$

Dans le cas d'une source de tension constante, Les ondulations du courant d'entrée ΔI_e vont assurer un courant moyen qui déterminera la puissance transférée à la charge. L'amplitude de cette ondulation, équation (II-4), est indépendante de la valeur de courant d'entrée et elle peut devenir supérieure, pour des faibles courants d'entrée, où un faible taux de charge, ou bien avec une faible valeur d'inductance. Dans ces cas, la deuxième phase de fonctionnement de Boost se termine avec un courant nul avant la fin de la commutation, conduction discontinue DCM. Ce qui par conséquent rend invalide la relation entre le rapport cyclique et l'élévation de tension définie par l'équation (II-3), et limite cette relation au mode de conduction continue seulement.

$$I_{max} - I_{min} = 2 \cdot \Delta I_e = \frac{V_e}{L} \alpha T_{sw} \quad (\text{II-4})$$

On peut prouver facilement que le rapport cyclique en mode de conduction discontinue prend la forme de l'équation (II-5).

$$\alpha_{dcm} = \sqrt{\frac{4.L.I_e}{V_e T_{sw}}} \sqrt{\alpha_{ccm}} \quad (\text{II-5})$$

Alors, pour garantir un fonctionnement en conduction continue, l'ondulation de courant d'entrée doit être inférieure au courant d'entrée moyen, ou $\Delta I_e / I_e < 2$. Ce qui nous conduit vers la condition du passage entre les deux modes CCM et DCM, équation (II-6).

$$\frac{\Delta I_e}{I_e} = \frac{1}{2} \frac{V_e}{I_e L} \alpha T_{sw} \leq 1 \quad (\text{II-6})$$

En conséquence, le fonctionnement en mode CCM pour un rapport d'élévation donné dépend principalement de 3 paramètres, la fréquence de commutation, la valeur de l'inductance et le taux de charge. Dans notre étude, cette équation donnera une des conditions, équation (II-7), du dimensionnement de l'inductance en fonction du taux de charge ΔP_n , P_n étant la puissance nominale.

$$\frac{1}{2} \frac{V_e^2}{\Delta P_n P_n \cdot f_{sw}} \alpha \leq L_{ccm}(\Delta P_n) \quad (\text{II-7})$$

Dans notre cas, un redresseur de tension à absorption sinusoïdale, la tension d'entrée n'est plus constante mais elle est sinusoïdale à la fréquence du réseau f_e avec une valeur efficace V_e . Par conséquent, le rapport cyclique, selon l'équation (II-3), devient variable sur la période basse fréquence, équation (II-8), en négligeant la chute de tension inductive.

$$\alpha_{ccm}(t) = 1 - \frac{V_e(t)}{V_s} = 1 - \frac{\sqrt{2} \cdot V_e}{V_s} |\sin(\omega_e \cdot t)| \quad (\text{II-8})$$

$\omega_e = 2 \cdot \pi \cdot f_e$ est la fréquence angulaire du réseau.

De la même manière qu'un Boost avec une source d'entrée constante, l'ondulation de courant d'entrée exprimée par l'équation (II-6) déterminera le mode de conduction. Néanmoins, pour garantir une absorption sinusoïdale, le courant moyen sur chaque période de commutation doit être égal à une référence sinusoïdale fixée par la puissance nominale de la charge. L'équation (II-6) reste valable étant donné que la tension et le courant sont en phase, donc les valeurs prises sont les valeurs efficaces de chacun. Dans cette équation, seul le rapport cyclique varie sur la période basse fréquence. Donc, le choix de la valeur de l'inductance déterminera l'instant du passage en mode CCM pendant la période basse fréquence selon le taux de charge et la fréquence de commutation choisis, Figure II-6. Si le CCM est désiré sur toute la période réseau la valeur de l'inductance est la valeur maximale sur la courbe ou selon l'équation (II-9).

$$L_{ccm}(\Delta P_n) > \frac{1}{2} \frac{V_e^2}{\Delta P_n P_n \cdot f_{sw}} \quad (\text{II-9})$$

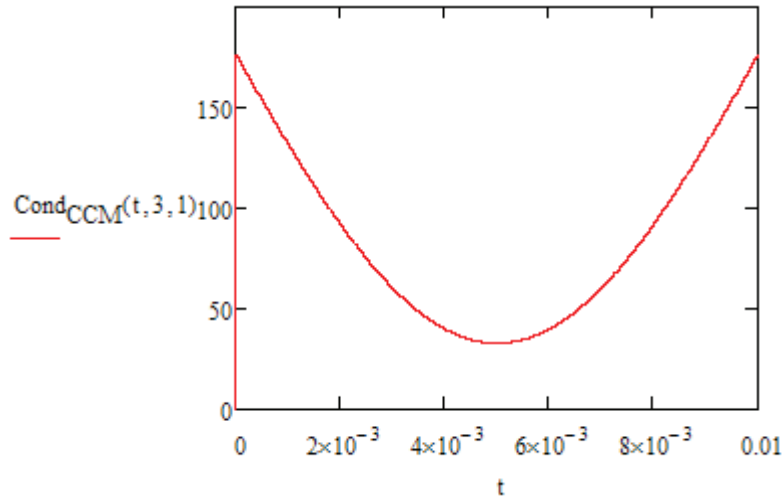


Figure II-6: Valeur de l'inductance en μH pour assurer le mode CCM en fonction de l'instant du passage sur la période basse fréquence pour un convertisseur fonctionnant à 3kW et 50kHz

Nous pouvons donc constater que le fonctionnement en mode continu engendre des valeurs importantes de l'inductance de Boost. Ce mode de fonctionnement ne peut pas être écarté vu que le volume final dépendra également du volume de filtre d'entrée, ainsi que du facteur de puissance unitaire qui est assuré avec ce mode avec moins de stress en commutation. Le fonctionnement en CCM est souvent associé avec une valeur maximale de l'ondulation de courant. Cette valeur maximale, $k_{\Delta I}$, exprimée en pourcentage par rapport à la valeur maximale du courant d'entrée, donnera une idée de la distorsion harmonique et ainsi du volume du filtre d'entrée indispensable pour réduire cette distorsion. Pour ne pas dépasser cette valeur, une nouvelle condition sur l'inductance qui se décline directement de l'équation (II-6) pour donner naissance à une nouvelle inégalité sur la valeur de l'inductance, équation (II-12).

$$\Delta I_{max} = \max\left(\frac{1}{2} \frac{V_e(t)}{L_{ccm}} \alpha_{ccm}(t) \cdot T_{sw}\right) = \frac{1}{2} \frac{V_e(t_{max})}{L_{ccm}} \alpha_{ccm}(t_{max}) \cdot T_{sw} \quad (\text{II-10})$$

$$\Delta I_{max} = \frac{1}{2} \frac{V_s/2}{L_{ccm}} (0.5) \cdot T_{sw} \quad (\text{II-11})$$

$$L_{ccm} > \frac{1}{4} \frac{V_s}{k_{\Delta I} \sqrt{2} I_e} T_{sw} \quad (\text{II-12})$$

D'après les équations précédentes, le fonctionnement en mode DCM prend tout son intérêt dans les applications à faibles puissances (<300W), où la technique de contrôle peut se passer de mesure de courant en utilisant un seul boucle de régulation en tension pour un rapport cyclique constant [Liu89] [Sim96] [Zhang11], ce qui minimise le coût et le volume du convertisseur. Mais ce mode n'est pas sans inconvénients. Le facteur de puissance, également le THDi dans ce mode dépendent fortement de l'indice de modulation ($M=V_e/V_s$) ce qui rend le calcul de l'inductance de plus en plus compliqué et engendre une distorsion importante sur le courant d'entrée [Sim96]. Néanmoins, le dimensionnement à puissance nominale d'un Boost à absorption sinusoïdale fonctionnant en mode CCM peut impliquer un fonctionnement un mode DCM autour des passages par zéro de tension, principalement à faible taux de charge, ce qui donne un mode dite mixte MCM. Le passage entre les deux modes engendrerait des dynamiques variables sur la période de réseau ce qui en conséquence dégraderait la

qualité du courant d'entrée, en particulier lorsque la régulation est construite pour un fonctionnement en mode CCM où la moyenne de courant d'entrée est considérée dans la boucle de régulation [DeGusseme04] [DeGusseme07] [Sebastian95]. A faible taux de charge, le convertisseur fonctionnerait en mode DCM sur toute la période de réseau si la valeur de l'inductance ne peut pas assurer le mode CCM sur toute la plage de puissance, ce qui oblige la prise en compte de ce mode pour le choix de la méthode de régulation. En effet, la fonction de transfert en mode CCM diffère de celle en mode DCM [DeGusseme04]. Plusieurs techniques de régulation sont proposées pour pallier ces problèmes comme dans [Tripathi02], [DeGusseme04].

Etant donné que le calcul de l'inductance de Boost est considéré à puissance nominale, la limite fixée pour la valeur de l'inductance est le fonctionnement en mode DCM, vues les contraintes supplémentaires sur le convertisseur, comme le stress en commutation, un facteur de puissance dégradé, ainsi qu'un bruit différentiel plus important. L'optimisation aura pour rôle de conforter notre choix ou de le reconsidérer pour prendre en considération cette limite.

Le fonctionnement en mode CCM à puissance nominale est assuré par l'équation (II-12). Cette équation donne seulement la limite basse avec ondulations maximales du courant d'entrée. Afin de pouvoir diminuer ces ondulations et ainsi obtenir une meilleure construction d'un courant sinusoïdal, le paramètre $k_{\Delta I}$ dans l'équation (II-12) vient rajouter une degré de liberté sur le dimensionnement de l'inductance. Ce paramètre voit sa limite haute imposée par la distorsion du courant d'entrée pour les fortes valeurs de l'inductance de Boost. Ce phénomène est appelé « Cusp distortion », il est caractérisé par un angle de distorsion β , Figure II-7(a).

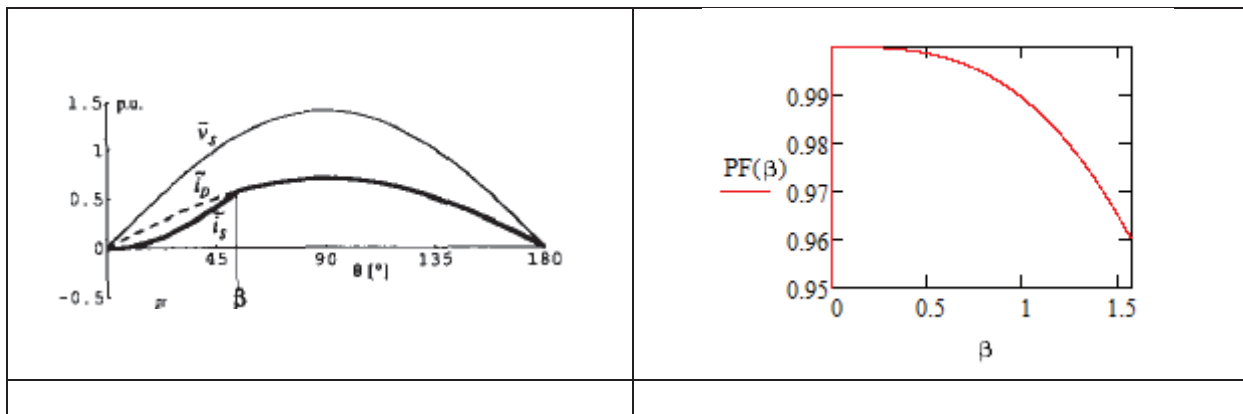


Figure II-7 : (a) La distorsion du courant d'entrée en conduction continue (b) Le facteur de puissance en fonction de l'angle de distorsion

La dégradation du facteur de puissance est proportionnelle à cet angle [Salmon93], Figure II-7(b).

$$PF(\beta) = \frac{I_{s1a}(\beta)}{I_s(\beta)} \quad (II-13)$$

$$I_{s1a}(\beta) = \frac{1}{\pi} \tan\left(\frac{\beta}{2}\right) (\pi + \sin(\beta) - \beta) \quad (II-14)$$

$$I_s(\beta) = \sqrt{\frac{2}{\pi} \left(\frac{3\beta}{2} - 2 \cdot \sin(\beta) + \frac{\sin(2\beta)}{4} + \left(\frac{\pi-\beta}{2} + \frac{\sin(2\beta)}{4} \right) \cdot \tan\left(\frac{\beta}{2}\right)^2 \right)} \quad (II-15)$$

Pour obtenir la limite à imposer sur la valeur de l'inductance, la relation entre cette dernière et l'angle de distorsion est déduite en se basant sur la valeur moyenne du courant [Ping00], comme le montre l'équation (II-16):

$$\beta = 2 \cdot \text{atan}\left(\frac{2 \cdot \omega_e P_n L}{V_e^2}\right) \quad (\text{II-16})$$

IV-A-1. Absorption sinusoïdale en CCM, MCM et DCM :

Afin d'obtenir l'absorption sinusoïdale, le courant moyen sur chaque période de commutation doit être égal à la valeur instantanée de courant de référence, ce qui implique un rapport cyclique qui dépend du mode de fonctionnement CCM ou DCM sur chaque période de commutation

$$\alpha_{\text{ccm}} := 1 - \frac{1}{M} \cdot \sin(\omega \cdot t)$$

$$\alpha_{\text{dcm}}(t) := \sqrt{\frac{4 \cdot L \cdot f_{\text{sw}} \cdot P_o}{U_m^2}} \cdot \sqrt{\alpha_{\text{ccm}}}$$

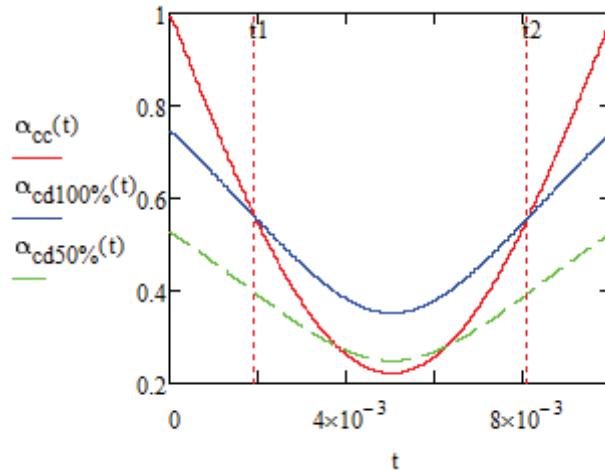


Figure II-8 : Evolution des rapports cycliques sur une demi-période basse fréquence ($U_{in}=220V, U_o=400V$)

Sur la Figure II-8, les deux rapports cycliques ainsi que le changement du rapport cyclique en mode DCM pour un taux de charge de 50% sont tracés ; on peut remarquer que le rapport cyclique à appliquer sur l'interrupteur correspond à la valeur la plus faible de ces deux rapports. L'application de deux rapports cycliques sur la période réseau basse fréquence implique la détection des instants de passage du mode CCM au mode DCM et inversement.

IV-A-2. Structures Entrelacées :

L'entrelacement constitue l'une des pistes pour réduire le volume du filtre d'entrée en réduisant l'ondulation du courant d'entrée. Du plus, l'entrelacement de n_e Boost permet de réduire le courant moyen dans l'inductance d'entrée par un facteur de $1/n_e$. Il en est de même pour le condensateur de sortie qui voit une ondulation de courant moins importante. La fréquence apparente en entrée et en sortie est multipliée par n_e . La technique de l'entrelacement est réalisée en mettant en parallèle n_e Boost, Figure II-9, le rapport cyclique

dans chaque Boost demeure inchangé, par contre la commande des transistors est décalée de T_{sw}/n_e d'un Boost à l'autre.

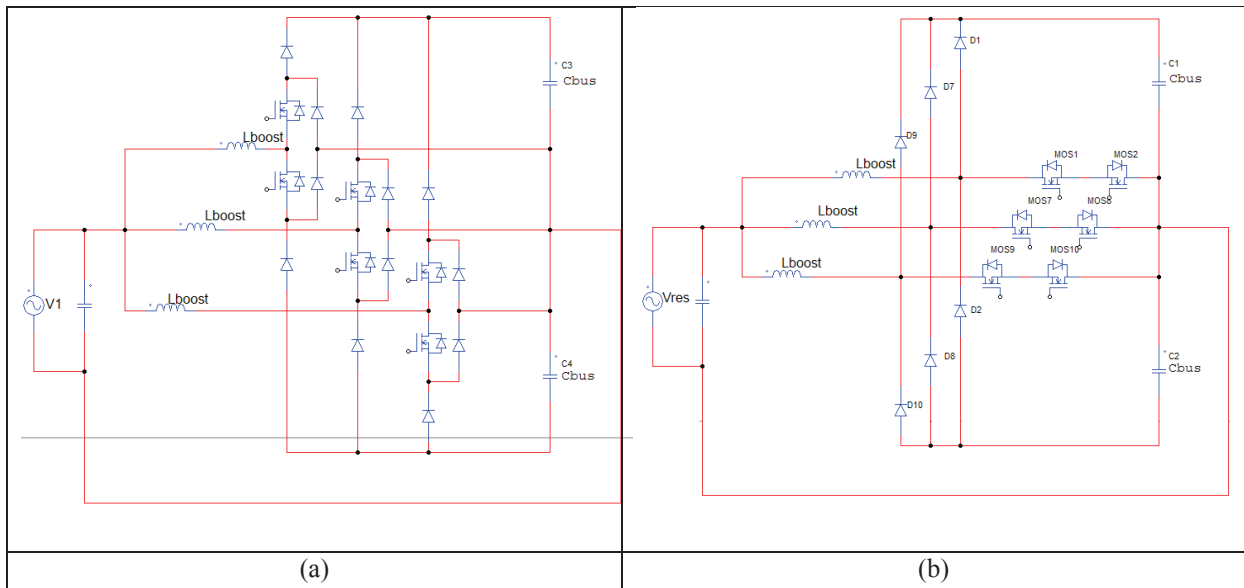


Figure II-9: Entrelacement de 3 Boost (a) NPC et (b) BSNPC

L'ondulation de courant dans chaque Boost à puissance nominale augmente de n_e selon les équations (II-6) et (II-12), étant donné que le courant diminue de $1/n_e$, ceci pour la même valeur de l'inductance. La réduction de l'ondulation du courant en sortie va dépendre du rapport cyclique qui varie sur la période basse fréquence. La Figure II-10(a) montre la réduction attendue par l'entrelacement, $G_{\Delta I}(\alpha, n_e)$, selon la valeur du rapport cyclique et du nombre de branches entrelacées, pour la même valeur de l'inductance, [Dang06]. Même avec cette augmentation de l'ondulation de courant dans chaque branche, l'ondulation de courant en sortie est réduite, Figure II-10(b). L'étude d'un convertisseur entrelacé revient à ramener l'étude à $1/n_e$ de la puissance nominale avec une ondulation de courant n_e fois supérieure avec un gain sur le courant de sortie et d'entrée.

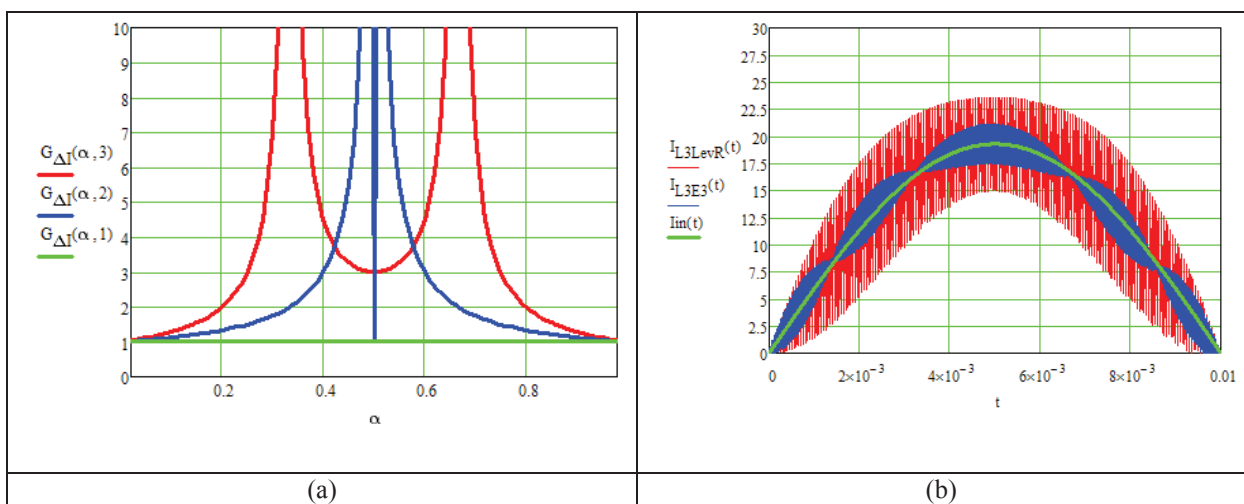


Figure II-10: Effet de l'entrelacement (a) réduction de l'ondulation de courant en fonction de rapport cyclique (b) courant d'entrée pour 3 Boost entrelacés

Il est clair que l'entrelacement permet d'avoir la même ondulation de courant avec une valeur d'inductance réduite par $1/n_e$, Figure II-11(a). Par contre, la variation du rapport cyclique sur la période basse fréquence implique un gain différent selon le nombre de branche entrelacées, ainsi la valeur maximale de l'ondulation de courant ne se trouve plus pour $\alpha=0.5$ mais selon l'équation (II-17) :

$$\alpha_{\Delta I_{max}} = \frac{0.5}{n_e} = 1 - \frac{1}{2.n_e} \quad (II-17)$$

Par conséquent, le risque de passer en conduction discontinue augmente avec le nombre de branches, principalement autour du passage par zéro de tension, comme l'illustre la Figure II-11(b) où l'ondulation de courant est exprimée en pourcentage par rapport au courant de référence I_{in}/n_e . Donc, le choix de la valeur de l'inductance qui doit assurer une conduction continue sur toute la période basse fréquence impose une valeur n_e fois supérieure équation (II-9). Sauf si le contrôle en absorption sinusoïdale prend en compte la conduction mixte, auquel cas la réduction de $1/n_e$ sur l'inductance est possible pour une conduction discontinue partielle dans chaque branche, avec un temps maximum pour 2 branches entrelacées, comme le prouve l'équation (II-18) et la Figure II-11.

$$t_{DCM,max} = \frac{1}{\omega_{in}} \sin^{-1} \frac{U_o}{2.V_{e,max}.n_e} \quad (II-18)$$

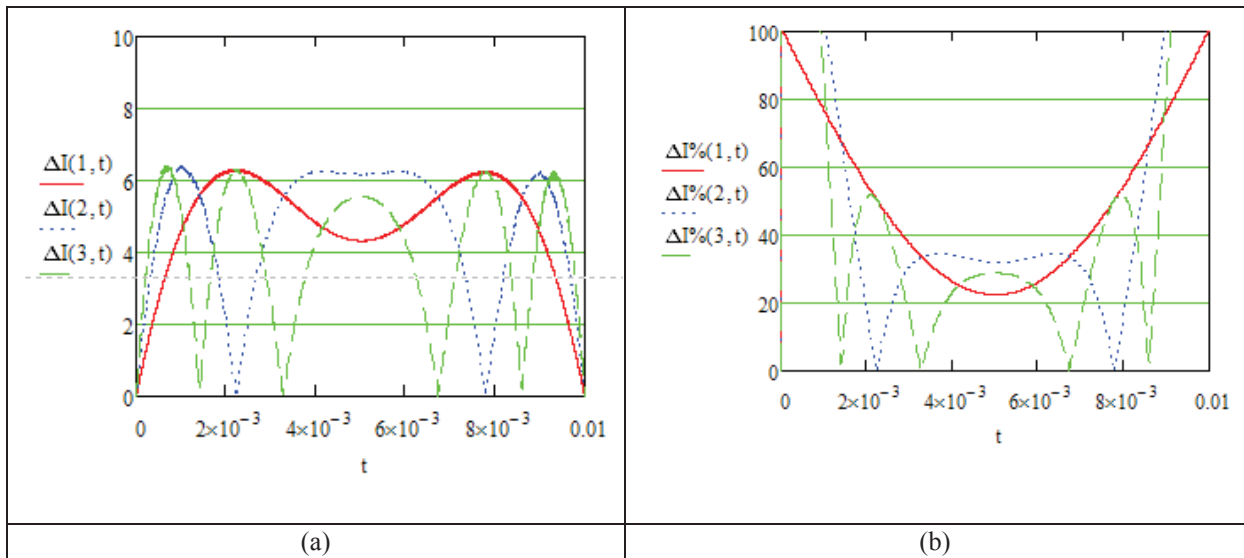


Figure II-11: Ondulation du courant selon le nombre de branches entrelacées avec une inductance réduite de $1/n_e$

IV-A-3.Structures Multi-niveaux :

L'augmentation du nombre de niveaux de tension est la deuxième piste pour réduire le volume de filtrage au prix d'un nombre de semi-conducteurs plus important. Pour illustrer cet avantage, la Figure II-12 montre les cellules de commutation dans un Boost BSNPC 5 niveaux et les niveaux de tension qui en résultent. Ainsi, chaque cellule de commutation fonctionne comme un Boost classique pour produire deux niveaux de tension, Alors, il faut n_v-1 cellules pour générer n_v niveaux de tension. Ces niveaux sont construits en fonction de la tension d'entrée et la tension de sortie pour assurer que chaque cellule de commutation voit une tension en entrée inférieure à sa tension de sortie $V_s/(n_v-1)$. Nous avons vu précédemment que l'ondulation du courant dans l'inductance dépend de sa valeur, de la tension d'entrée et

du rapport cyclique pour une fréquence de commutation fixe, (II-4). Alors, en augmentant le nombre de niveaux, une réduction est attendue sur la tension d'entrée vue par chaque cellule, donc moins d'ondulation de courant avec la même inductance. Il faut noter qu'une seule inductance suffit pour garantir le fonctionnement, et que les équations établies pour un Boost à deux niveaux restent valables pour chacune des cellules des structures multi-niveaux sur la période de fonctionnement. Néanmoins, de nouvelles équations doivent être établies pour décrire le fonctionnement sur toute la période basse fréquence. Ainsi, nous pouvons séparer l'étude de l'inductance de celle des semi-conducteurs et il convient de commencer par l'inductance qui, avec les paramètres d'entrée, déterminent les formes d'ondes de courants dans la structure.

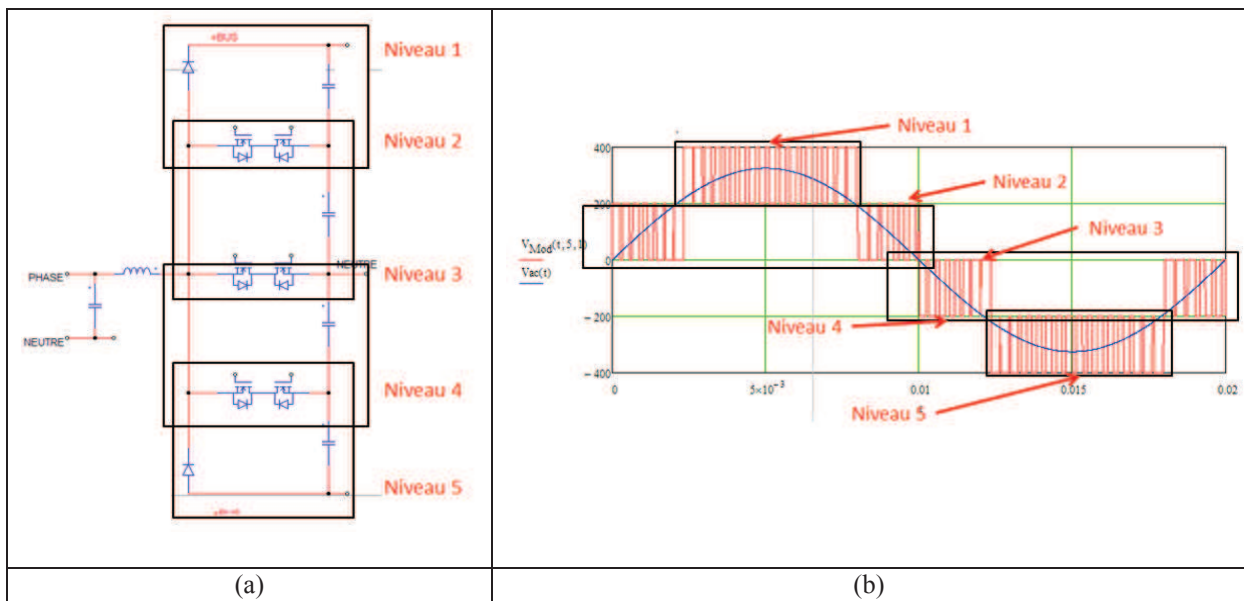


Figure II-12: (a) BSNPC 5 niveaux (b) la tension d'entrée en bleu et la tension vue par la cellule d'entrée en rouge

L'équation (II-8) qui décrit le rapport cyclique α_{ccm} dans un Boost 2 niveaux à absorption sinusoïdale nécessite quelques modifications pour pouvoir être appliquée aux structure multi-niveaux. Cette relation donne le rapport cyclique en fonction de la tension d'entrée vue par la cellule de commutation. Cette tension est sinusoïdale de fréquence f_c et de valeur efficace V_c . Alors, pour les structures multi-niveaux, la tension d'entrée vue par chaque cellule, $V_{e,niveaux}(t, n_v)$, est certes sinusoïdale avec la fréquence du réseau, mais son amplitude dépend du niveau de tension en question. La Figure II-12 (b) nous indique que cette amplitude est la même pour les niveaux autour du neutre, mais pour les autre niveaux, elle est réduite par la tension entre le neutre et le niveau en question. Cette tension est égale au nombre de niveaux de tension entre la tension d'entrée et le neutre, $Nb_{Niv,Neutre}$, multipliée par la tension de sortie de chaque cellule $V_s/(n_v-1)$; une seule exception se présente lorsque le nombre de niveaux est pair, auquel cas la tension du niveau proche du neutre varie entre $+ V_s/(n_v-1)/2$ et $- V_s/(n_v-1)/2$. Donc, une fonction corrective doit être appliquée. Au final, le rapport cyclique en mode CCM est décrit selon l'équation (II-19), Figure II-13(a).

$$\alpha_{ccm}(t, n_v) = 1 - [(n_v - 1) \cdot \frac{\sqrt{2}V_e}{V_s} \cdot \sin(\omega_{in} \cdot t) - Nb_{Niv,Neutre}(t, n_v)] - Corr(t, n_v) \quad (II-19)$$

L'ondulation du courant dans l'inductance sur la période de commutation suit une nouvelle relation en fonction de la tension d'entrée vue par chaque cellule, équations (II-20). A partir de cette équation, nous pouvons constater que l'inductance nécessaire pour garantir un fonctionnement en CCM sur toute la période basse fréquence est la même quel que soit le nombre de niveaux utilisé, étant donné que $\Delta I_e(t, n_v)/I_e(t)$ trouve toujours sa valeur maximale autour de passage par zéro de tension lorsque le rapport cyclique est proche de (1). L'équation (II-9) qui donne la condition pour le mode CCM reste valable.

$$\Delta I_e(t, n_v) = \frac{V_{e,niveau}(t, n_v)}{L} \alpha(t, n_v) T_{sw} \quad (II-20)$$

L'avantage des structures multi-niveaux repose principalement sur la réduction de l'ondulation de courant, Figure II-13(b), donc de la réduction potentielle du dimensionnement de l'inductance.

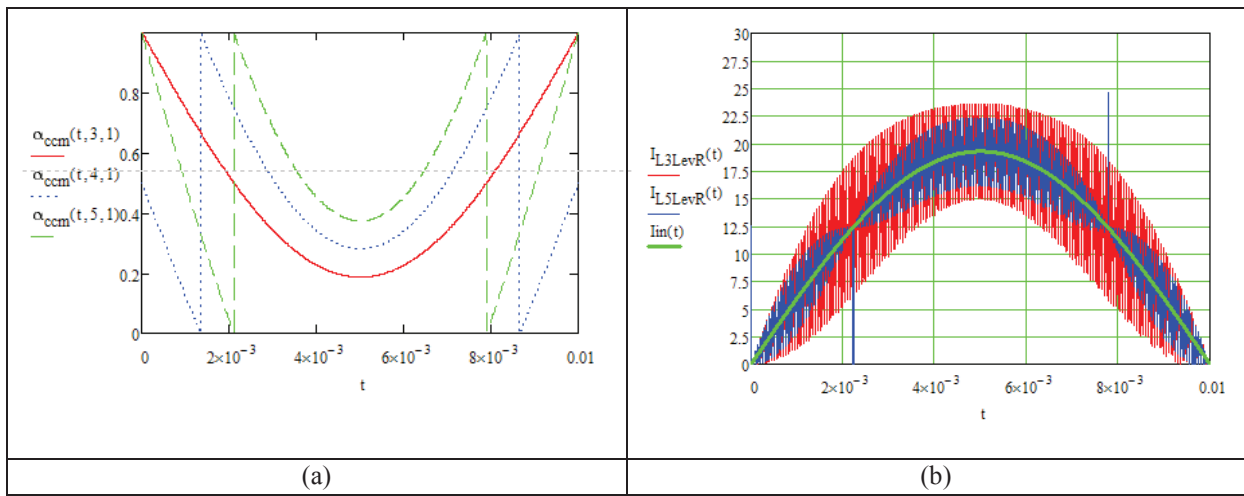


Figure II-13: (a) Evolution du rapport cyclique sur une demi-période basse fréquence selon le nombre de niveaux (b) le courant d'entrée pour un Boost 3 niveaux (rouge) et un Boost 5 niveaux (bleu)

Néanmoins, cette réduction est limitée par la valeur minimale de l'inductance nécessaire pour garantir un fonctionnement en mode CCM sur toute la période basse fréquence. En autorisant un fonctionnement en mode mixte MCM, nous assurons la réduction de l'inductance et ceci pour n'importe quelle ondulation désirée sur le courant dans l'inductance, Equation (II-21) et Figure II-14.

$$L(t, n_v) \geq \frac{V_{e,niveau}(t, n_v)}{2.k_{\Delta I} \sqrt{2} I_e} \alpha(t, n_v) T_{sw} \quad (II-21)$$

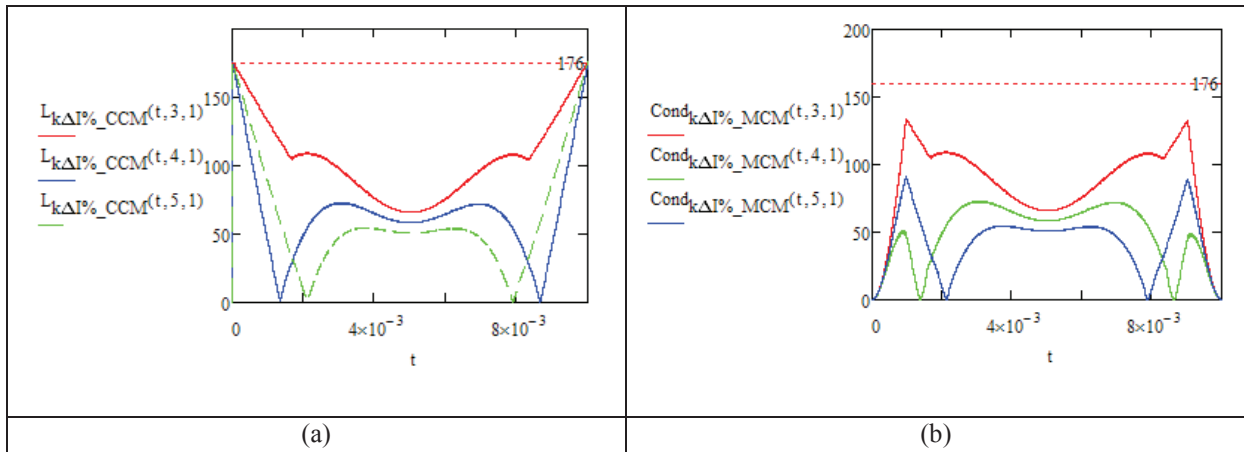


Figure II-14: Comparaison entre la valeur minimale de l'inductance sur la période basse fréquence pour garantir d'ondulation de courant de 0.3% selon le nombre de niveaux de tension ($P_n=3.kW$, $f_{sw}=50kHz$), la ligne en pointillé à $176\mu H$ est la valeur minimale pour le fonctionnement en CCM sur toute la période basse fréquence

Une comparaison entre les Figure II-15 et Figure II-9 montre le gain apporté par les structures multi-niveaux par rapport à celles entrelacées en terme de nombre de semi-conducteurs et d'inductances de filtrage mis en jeu. Ainsi, nous avons 4 diodes et 2 inductance de moins dans un Boost 5 niveaux par rapport à 3 Boost entrelacés avec le même nombre de transistors.

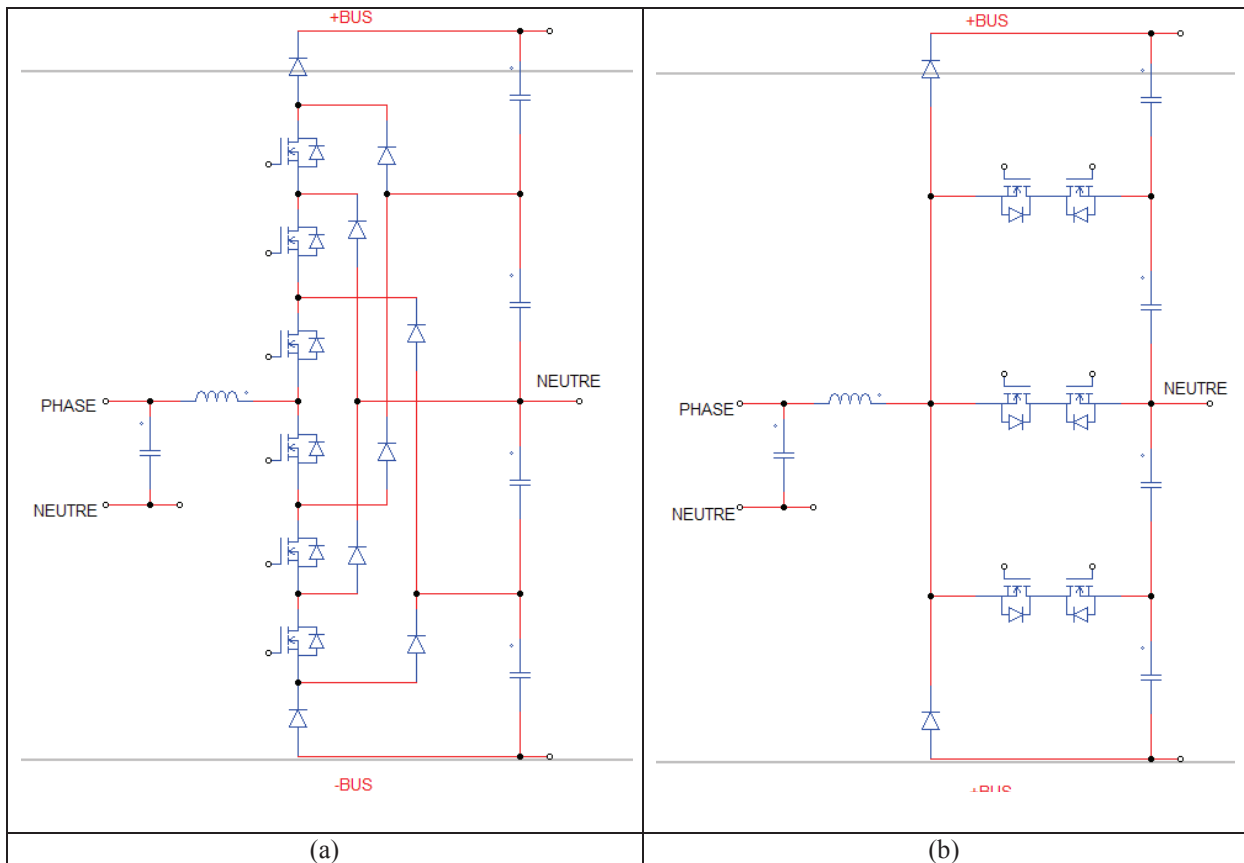


Figure II-15: (a) NPC 5 niveaux (b) BSNPC 5 niveaux

D'un autre côté, La réduction de l'ondulation de courant maximale, avec la même valeur d'inductance, est beaucoup plus importante grâce à l'entrelacement, $1/n_e$, que grâce à la multiplication de niveaux de tension, $3/n_v$, Figure II-16(a) et Figure II-13(b) respectivement.

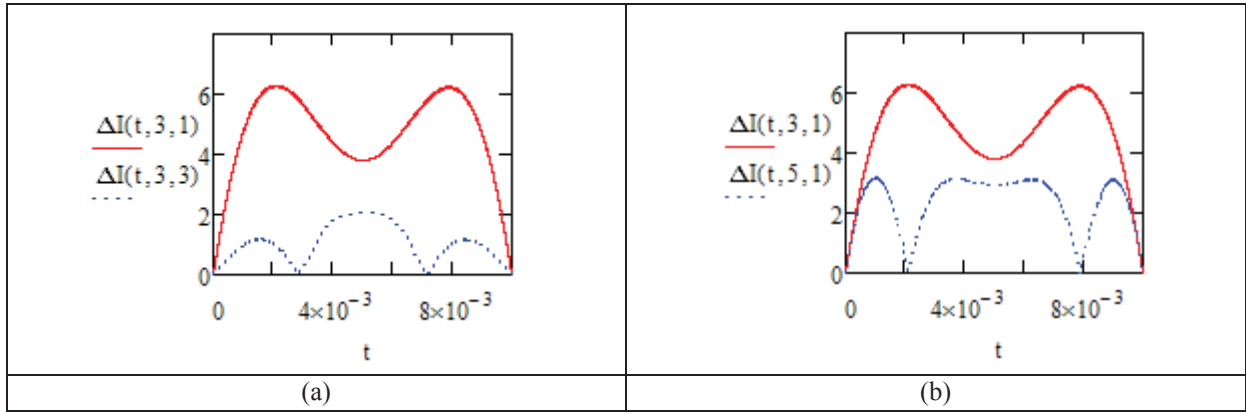


Figure II-16: Comparaison entre les ondulations du courant dans l'inductance sur la période basse fréquence d'un Boost PFC 3 niveaux en rouge à celles de (a) 3 Boost 3 niveaux entrelacés et (b) un Boost 5 niveaux en bleu ($P_n=3.kW$, $f_{sw}=50kHz$, $L=160\mu H$)

IV-A-4. Inductance non-linéaire:

Jusqu'à présent, l'inductance du Boost a été représentée par sa valeur L , ce qui est loin d'être suffisant pour traiter la réalité physique du dimensionnement d'une inductance. En fait, l'inductance est constituée d'un noyau magnétique entouré des spires du bobinage. Selon la caractéristique du noyau magnétique, notamment l'inductance par spire au carré Al , le nombre de spires nécessaire pour le bobinage est déterminé. Al est souvent donné dans les documents des fournisseurs selon le matériau et la géométrie du noyau. Là encore, Al cache les caractéristiques réelles du matériau magnétique avec son cycle d'hystérésis qui dépend fortement de sa perméabilité relative initiale, μ_i , et de l'influence des valeurs instantanées du champ et de l'induction magnétique. Cette influence est exprimée en pourcentage de la perméabilité relative initiale, $\mu_{\%}$. Ainsi, la variation de la tension aux bornes de l'inductance impose une ondulation de l'induction magnétique et par conséquent du champ magnétique selon le cycle d'hystérésis correspondant, ainsi le courant qui circule dans l'inductance. Les équations (II-22) et (II-23) donnent les relations entre les grandeurs électriques et les grandeurs magnétiques en fonction de la géométrie du noyau.

$$\Delta B(t) = \frac{\Delta V(t) \cdot 10^4}{2 \cdot N_{spire} \cdot A_e \cdot f_{sw}} \quad (II-22)$$

$$H(t) = \frac{0.4 \cdot \pi \cdot N_{spire} \cdot I(t)}{l_e} \quad (II-23)$$

Ces relations lient les grandeurs correspondantes par les paramètres géométriques du noyau sans l'intervention du matériau magnétique. En fait, le matériau intervient pour lier ses deux relations avec son cycle d'hystérésis pour les grandeurs magnétiques et c'est la valeur de l'inductance qui relie les grandeurs électriques. Ainsi, les variations du cycle d'hystérésis donneront les variations de l'inductance tout au long du cycle, Equation (II-24).

$$L = N_{spire}^2 \cdot AL(\mu_i, \mu_{\%}) = N_{spire}^2 \cdot \mu_{\%}(H) \cdot \mu_{\%}(B) \cdot \mu_i \cdot \frac{A_e}{l_e} \quad (II-24)$$

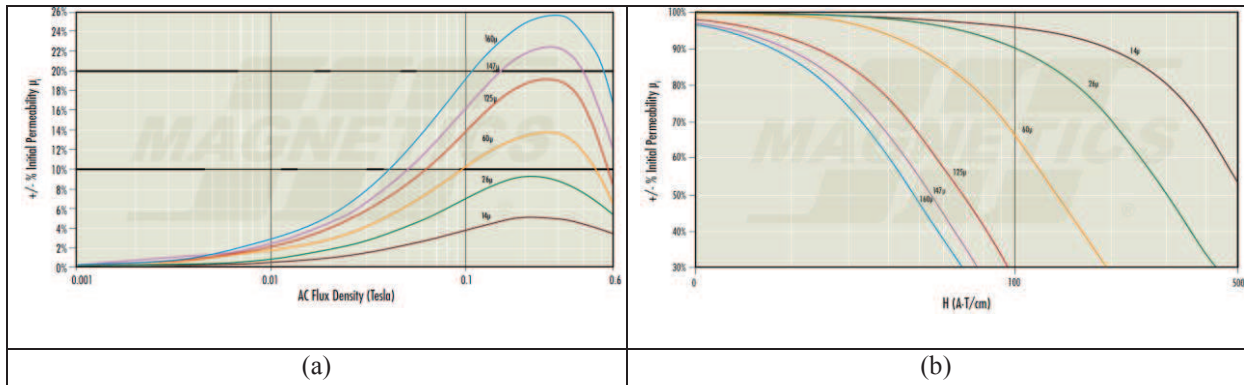


Figure II-17: La perméabilité relative initiale en fonction (a) de l'induction magnétique et (b) du champ magnétique Pour le matériau Koolμ [Magnetics15]

Limiter la valeur maximale du champ magnétique, pour assurer une stabilité sur la perméabilité tout au long du fonctionnement et garantir un niveau de saturation minimal, impose de choisir un noyau magnétique plus volumineux, avec une longueur caractéristique l_e plus grande, selon l'Equation (II-23). Donc, pour réduire le volume de l'inductance malgré ce comportement non-linéaire, il est indispensable de prendre en compte la variation de la perméabilité en fonction du champ magnétique, ou du courant. Une grande valeur d'inductance à faible valeur de courant est très avantageuse pour le fonctionnement en CCM particulièrement pour les faibles taux de charge pour éviter un fonctionnement en mode discontinu partiel autour de passage par zéro de tension. Pour illustrer ceci, nous comparons la condition imposée sur l'inductance pour fonctionner en CCM et garantir une ondulation maximale avec la variation de l'inductance sur la période basse fréquence, Figure II-18. L'inductance est dimensionnée pour une valeur initiale égale à celle qui respecte la condition (176μH). Ceci montre l'avantage de ces variations qui dépendent du matériau magnétique choisi et de la géométrie de noyau pour atteindre un champ magnétique suffisant pour rentrer dans la zone non-linéaire.

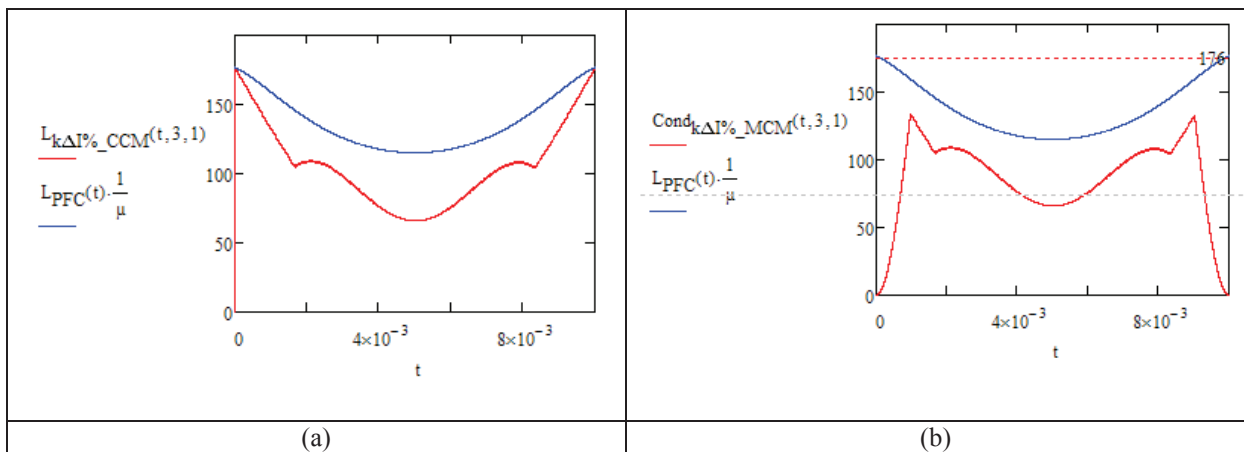


Figure II-18: La variation de l'inductance sur la période basse fréquence en comparasion avec la condition pour un fonctionnment (a) CCM et (b) MCM

Néanmoins, un fonctionnement en DCM implique un courant qui varie de zéro jusqu'au double du courant de référence pendant la période de commutation, ce que se traduit par un champ magnétique qui parcourt des grands cycles d'hystérésis. Si la valeur maximale atteint un niveau de saturation très haut, le courant circulant dans l'inductance n'est plus linéaire et

sa valeur maximale dépassera largement le double du courant de référence, vue que la valeur de l'inductance diminue Figure II-18(a). Ceci complique le calcul de ces ondulations à la fréquence de commutation ainsi que la régulation du courant. Un noyau magnétique avec un diamètre plus grand est indispensable et le gain sur la valeur de l'inductance apporté par la conduction discontinue n'est assuré que par une diminution du nombre de spires. L'échelle logarithmique de la Figure II-17(a) cache l'ampleur de ce fonctionnement non-linéaire sur la quasi-totalité de la période basse fréquence. Un modèle qui ne prend pas en compte la variation de l'inductance ne va pas donner la bonne ondulation du courant sur toute la période basse fréquence, courbe verte Figure II-19 (a), alors qu'un modèle intégrant ces variations, courbe rouge, donne des résultats plus fiables en comparaison avec les résultats expérimentaux, courbe bleu.

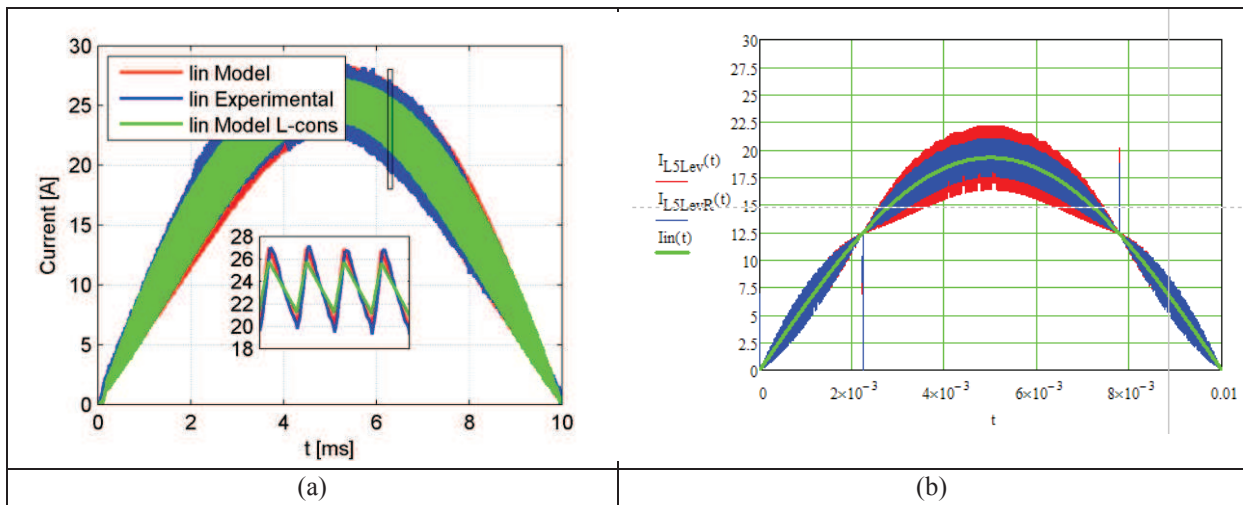


Figure II-19 : Effet des variations sur l'ondulation du courant dans l'inductance ($L_i=410\mu\text{H}$ T184-34, $P=4\text{kW}$, $V_e=230\text{V}$)

IV-A-5. Récapitulatif du dimensionnement de l'inductance :

Après avoir passé en revue les différents éléments de dimensionnement, il convient de construire le modèle pour calculer la bonne valeur de l'inductance en fonction des paramètres d'entrée, Figure II-20. Les équations développées précédemment vont servir pour calculer l'inductance maximale nécessaire pour garantir le fonctionnement voulu avec une ondulation de courant maximale. Selon le choix du matériau magnétique, le nombre de spires nécessaire pour calculer la valeur de l'inductance initiale est déterminé. Ensuite, les différentes formes d'onde sont calculées analytiquement sur chaque période de commutation $n_{sw}(t)$. $n_{sw}(t)$ et construites comme fonction du temps, ou la fréquence angulaire du réseau. L'angle du réseau détermine le niveau de tension appliquée à la cellule de commutation adéquate selon la MLI. C'est ainsi que les tensions d'entrée et de sortie par niveau $V_{e,niveau}(n_{sw}(t), n_v, n_e)$, $V_{s,niveau}(n_{sw}(t), n_v, n_e)$ sont calculées. Le vecteur de paramètre d'entrée contient des éléments déterministes dans l'optimisation. Certains de ces éléments ont un caractère discret, comme le nombre de niveaux, le nombre de branches entrelacées, le noyau et le matériau magnétique.

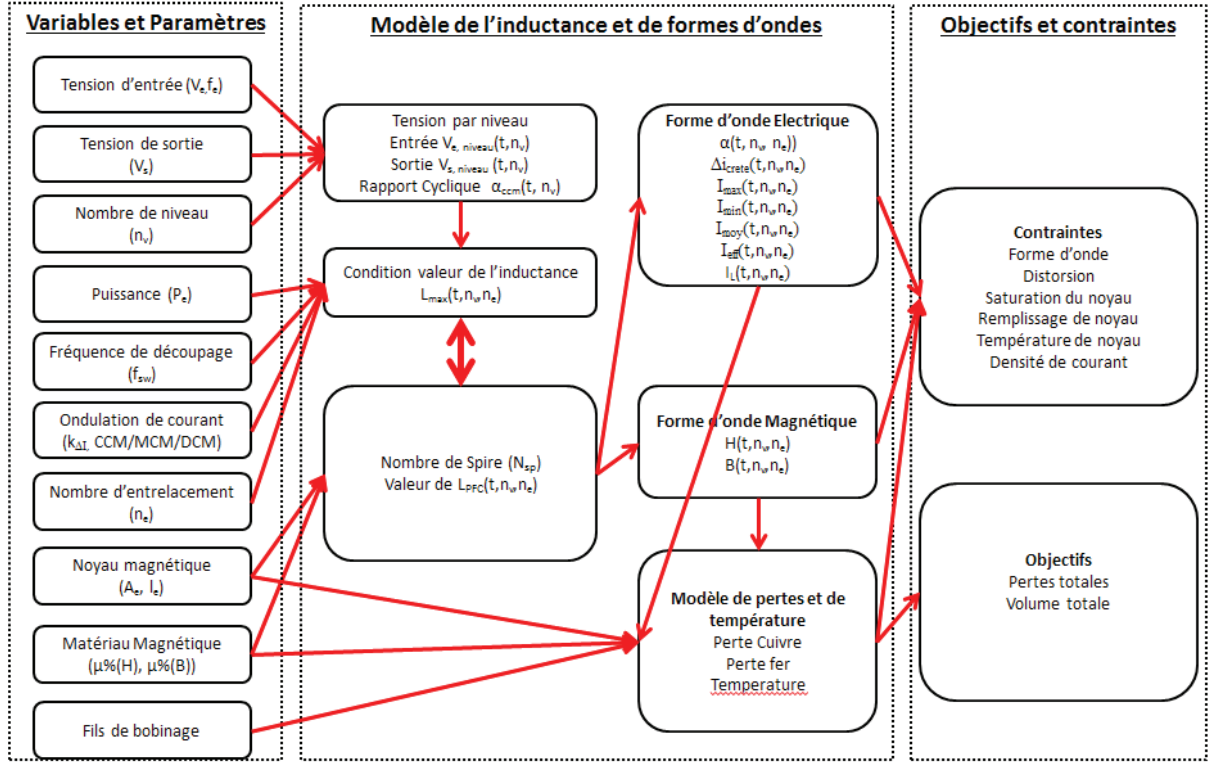


Figure II-20: Le diagramme du modèle du calcul de l'inductance et des formes d'ondes avec ses entrées et ses sorties

Ce modèle sert à calculer les valeurs des tensions et des courants à chaque période de commutation et par branche entrelacée. Ces valeurs sont par la suite utilisées par les différents modèles, comme les valeurs maximale et minimale du courant qui sont utilisées pour calculer les pertes et les contraintes dans les semi-conducteurs, l'inductance et les condensateurs, (II-25) à (II-31). Dans ces équations, il faut noter la présence de la fonction F_{mode} . Cette fonction détermine le mode d'opération, CCM/DCM, sur chaque période de commutation.

$$I_{max}^{(n_{sw}^{(t)}, n_v, n_e)} = F_{mode}^{(n_{sw}^{(t)}, n_v, n_e)} \cdot \frac{I_e(n_{sw}^{(t)})}{n_e} + \frac{V_{e, niveau}^{(n_{sw}^{(t)}, n_v)}}{L^{(n_{sw}^{(t)}, n_v, n_e)} \cdot f_{sw}} \alpha^{(n_{sw}^{(t)}, n_v, n_e)} \quad (II-25)$$

$$I_{min}^{(n_{sw}^{(t)}, n_v, n_e)} = I_{max}^{(n_{sw}^{(t)}, n_v, n_e)} - \frac{V_{s, niveau}^{(n_{sw}^{(t)}, n_v)}}{L^{(n_{sw}^{(t)}, n_v, n_e)} \cdot f_{sw}} (1 - \alpha^{(n_{sw}^{(t)}, n_v, n_e)}) \quad (II-26)$$

$$\Delta I_{crête}^{(n_{sw}^{(t)}, n_v, n_e)} = \frac{V_{e, niveau}^{(n_{sw}^{(t)}, n_v)}}{L^{(n_{sw}^{(t)}, n_v, n_e)} \cdot f_{sw}} \alpha^{(n_{sw}^{(t)}, n_v, n_e)} \quad (II-27)$$

$$I_{moy, on}^{(n_{sw}^{(t)}, n_v, n_e)} = F_{mode}^{(n_{sw}^{(t)}, n_v, n_e)} \cdot \alpha^{(n_{sw}^{(t)}, n_v, n_e)} \cdot \frac{I_e(n_{sw}^{(t)})}{n_e} + \frac{1}{2} \alpha^{(n_{sw}^{(t)}, n_v, n_e)} \cdot \Delta I_{crête}^{(n_{sw}^{(t)}, n_v, n_e)} \quad (II-28)$$

$$I_{moy, off}^{(n_{sw}^{(t)}, n_v, n_e)} = F_{mode}^{(n_{sw}^{(t)}, n_v, n_e)} \cdot \delta^{(n_{sw}^{(t)}, n_v, n_e)} \cdot \frac{I_e(n_{sw}^{(t)})}{n_e} + \frac{1}{2} \delta^{(n_{sw}^{(t)}, n_v, n_e)} \cdot \Delta I_{crête}^{(n_{sw}^{(t)}, n_v, n_e)} \quad (II-29)$$

$$I_{eff, on}^{(n_{sw}^{(t)}, n_v, n_e)} = \sqrt{\alpha^{(n_{sw}^{(t)}, n_v, n_e)} \left(F_{mode}^{(n_{sw}^{(t)}, n_v, n_e)} (I_{min}^{(n_{sw}^{(t)}, n_v, n_e)})^2 + I_{min}^{(n_{sw}^{(t)}, n_v, n_e)} \cdot \Delta I_{crête}^{(n_{sw}^{(t)}, n_v, n_e)} \right) + \frac{\Delta I_{crête}^{(n_{sw}^{(t)}, n_v, n_e)^2}}{3}} \quad (II-30)$$

$$I_{eff,off}^{(n_{sw},n_v,n_e)(t)} = \sqrt{\delta^{(n_{sw},n_v,n_e)(t)} \left(F_{mode}^{(n_{sw},n_v,n_e)(t)} \left(I_{min}^{(n_{sw},n_v,n_e)(t)} \right)^2 + I_{min}^{(n_{sw},n_v,n_e)(t)} \cdot \Delta I_{crête}^{(n_{sw},n_v,n_e)(t)} \right) + \frac{\Delta I_{crête}^{(n_{sw},n_v,n_e)(t)^2}}{3}} \quad (II-31)$$

Dans le cas d'entrelacement de plusieurs branches du boost, le courant d'entrée total est égal à la somme des courants entrelacés dans les inductances. La prise en compte de l'effet de l'entrelacement est faite en multipliant le rapport cyclique individuel par le gain apporté par l'entrelacement, Equation (II-32).

$$\Delta I_{crête,app}^{(n_{sw},n_v,n_e)(t)} = \frac{V_{e,niveau}^{(n_{sw},n_v)(t)}}{L^{(n_{sw},n_v,n_e)(t)} \cdot f_{sw}} \alpha^{(n_{sw},n_v,n_e)(t)} G_{\Delta I}^{(\alpha^{(n_{sw},n_v,n_e)(t)},n_e)} \quad (II-32)$$

IV-B. Contraintes sur les semi-conducteurs :

Déterminer les contraintes en tension et en courant nécessite de calculer le courant moyen, maximal et efficace et la tension dans chaque composant. Le courant à l'amorçage et au blocage ainsi que la tension commutée à chaque instant sont indispensables pour calculer les pertes par commutation dans ces composants. Le nombre d'équations nécessaires pour décrire le courant et la tension dans chaque composant est proportionnel au nombre de niveaux de tension. En plus, les composants impliqués par la commande doivent être identifiés et mis en équations au préalable. Cette tâche se complexifie particulièrement lors du calcul de pertes par commutation, et notamment les composants concernés par le recouvrement des diodes. Dans ce dernier cas, et avec des diodes en silicium, il est important de déterminer le courant de commutation et sa pente pour pouvoir calculer l'énergie de recouvrement, comme nous allons le voir dans le chapitre suivant.

La Figure II-21 montre que les structures à n_v niveaux de tension sont constituées de (n_v-1) cellules de commutations. Chacune génère deux niveaux de tension MLI. En plus, selon la topologie un composant peut être partagé entre plusieurs cellules. Pour illustrer ceci, dans la topologie BSNPC 5 niveaux de la Figure II-21, les transistors T2-T1' sont partagés entre le niveau 2 et le niveau 3.

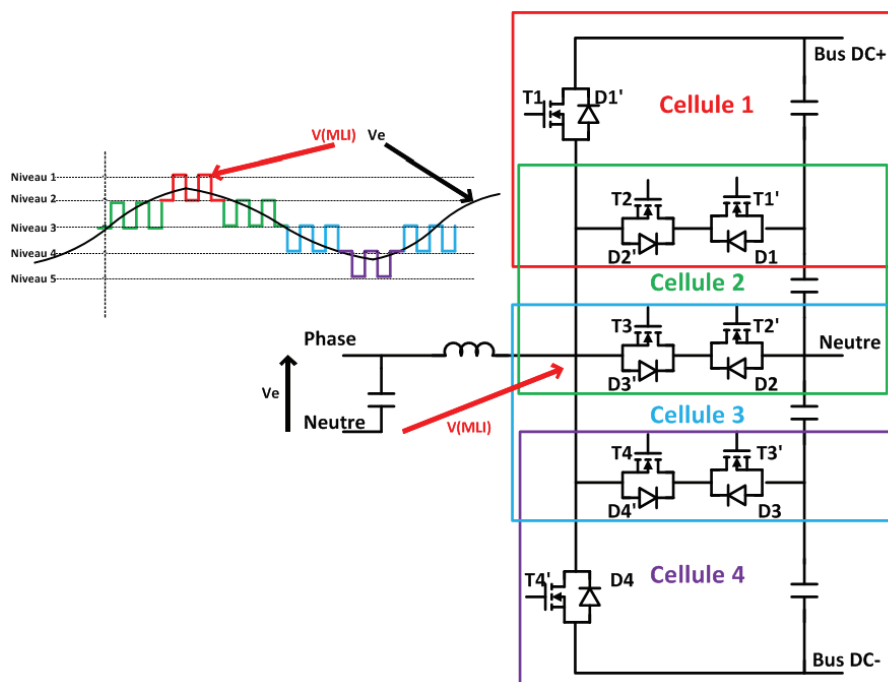


Figure II-21 : Les cellules de commutations dans une structure BSNPC à 5 niveaux de tension

De la même manière dans la topologie NPC 5 niveaux, Figure II-22(a), T1', T2', T3' et D3' génèrent le niveau 3, et T1', T2' participeront à la génération du niveau 2 avec D2'. Ainsi, il convient de définir un schéma général de fonctionnement pour distinguer les semi-conducteurs qui participent dans chaque cellule et les contraintes imposées sur eux pour enfin les choisir parmi les composants disponibles et calculer leurs pertes.

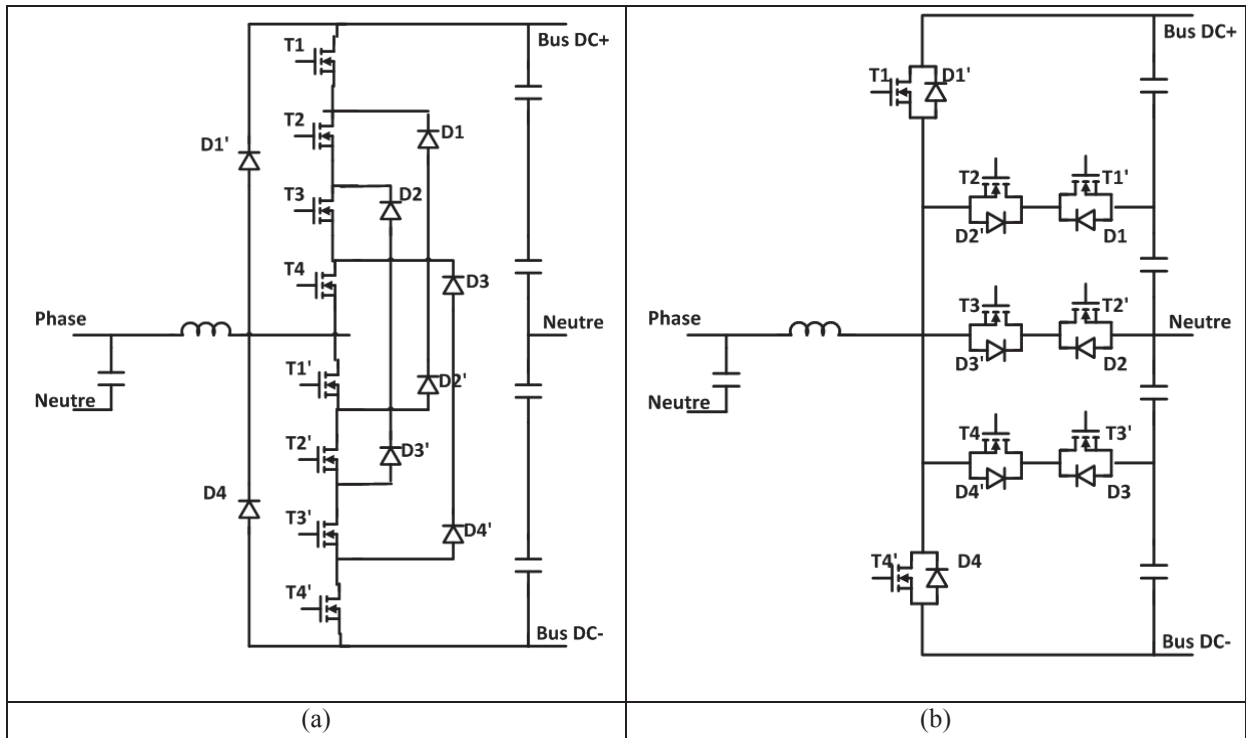


Figure II-22: (a) NPC 5 niveaux (b) BSNPC 5 niveaux

IV-B-1. Matrice de fonctionnement du convertisseur :

Chaque cellule de commutations génère deux niveaux de tension MLI, un niveau supérieur nommé 'Haut' et un niveau inférieur nommé 'Bas'. Ainsi, la cellule de commutation 1 dans un convertisseur 5 niveaux génère le niveau (+400V), nommé niveau 'Haut-(1)', et le niveau (+200V), nommé niveau 'Bas-(1)'. De la même façon, la cellule de commutation (3) réalisera le niveau (0V), nommé niveau 'Haut-(3)', et le niveau (-200V), nommé niveau 'Bas-(3)'. Cette convention permet de définir les semi-conducteurs impliqués pour la réalisation de chaque niveau.

A partir de cette définition, nous allons construire quatre matrices, chaque matrice comporte (n_v-1) colonnes et n_{sc} lignes, n_{sc} est le nombre maximal de semi-conducteurs du même type pour réaliser un niveau de tension. Ce nombre est égal à $2.(n_v-1)$ lorsque les diodes intrinsèques sont considérées comme des composants à part entière.

Passons maintenant à la mise en pratique pour illustrer cette description. La topologie d'un onduleur 5 niveaux sera mise à l'épreuve, vue qu'elle a la complexité nécessaire pour généraliser cette méthode. Prenons l'exemple de deux topologies NPC et BSNPC 5 niveaux. La Figure II-23 montre les matrices qui définissent la conduction de chaque semi-conducteur dans chaque cellule de commutations. Ainsi, la commande appliquée sur chaque transistor est identifiée en comparant les deux matrices $Mat_{T, Haut}$ et $Mat_{T, Bas}$. Pour remplir ces matrices, chaque cellule de commutation est distinguée par ses composants qui génèrent les niveaux de tension MLI 'Haut' et 'Bas'. Puis, en fonction du sens du courant qui traverse cette cellule, nous mettons (1) lorsque le courant est positif et (-1) lorsque le courant est négatif. En fait, la prise en compte du sens du courant a pour objectif de traiter le déphasage imposé par la charge entre la tension et le courant. Par exemple, lorsque l'onduleur NPC 5 niveaux fonctionne entre le niveau +200V(Haut) et 0V(Bas), la tension d'entrée est positive. Si la charge impose un déphasage, le courant sera négatif. Alors, les transistors T2, T3 et T4 ainsi

que la diode D1 passeront un courant négatif (-1) pour le niveau +200V(Haut), vecteur C2 dans la Figure II-23 (a). Alors que pour le niveau 0V(Bas), c'est T3, T4 et D2 qui passeront le courant négatif. Il est clair que le transistor T2 est commandé dans ce cas de configuration vu que T3 et T4 conduisent pendant toute la période de commutation. Ces matrices donnent une indication sur la différence entre les structures. Par conséquence, dans la structure BSNPC, moins de transistors est nécessaire pour passer le courant que avec le NPC.

		Mat _{T,Haut}				Mat _{T,Bas}						Mat _{T,Haut}				Mat _{T,Bas}									
		C1	C2	C3	C4					C1	C2	C3	C4			C1	C2	C3	C4			C1	C2	C3	C4
T1	T1'	-1	0	0	0	T1	0	0	0	0	T1	-1	0	0	0	T1	0	0	0	0	T1	0	0	0	0
T2	T2'	-1	-1	0	0	T2	-1	0	0	0	T2	0	-1	0	0	T2	-1	0	0	0	T2	-1	0	0	0
T3	T3'	-1	-1	-1	0	T3	-1	-1	0	0	T3	0	0	-1	0	T3	0	-1	0	0	T3	0	-1	0	0
T4	T4'	-1	-1	-1	-1	T4	-1	-1	-1	0	T4	0	0	0	-1	T4	0	0	-1	0	T4	0	0	-1	0
D1	D1'	0	1	1	1	D1	1	1	1	1	D1	0	1	0	0	D1	1	0	0	0	D1	1	0	0	0
D2	D2'	0	0	1	1	D2	0	1	1	1	D2	0	0	1	0	D2	0	1	0	0	D2	0	1	0	0
D3	D3'	0	0	0	1	D3	0	0	1	1	D3	0	0	0	1	D3	0	0	1	0	D3	0	0	1	0
D4	D4'	0	0	0	0	D4	0	0	0	1	D4	0	0	0	0	D4	0	0	0	0	D4	0	0	0	1

		Mat _{D,Haut}				Mat _{D,Bas}						Mat _{D,Haut}				Mat _{D,Bas}									
		C1	C2	C3	C4					C1	C2	C3	C4			C1	C2	C3	C4			C1	C2	C3	C4
D1	D1'	0	-1	0	0	D1	-1	0	0	0	D1	0	-1	0	0	D1	-1	0	0	0	D1	-1	0	0	0
D2	D2'	0	0	-1	0	D2	0	-1	0	0	D2	0	0	-1	0	D2	0	-1	0	0	D2	0	-1	0	0
D3	D3'	0	0	0	-1	D3	0	0	-1	0	D3	0	0	0	-1	D3	0	0	-1	0	D3	0	0	-1	0
D4	D4'	0	0	0	0	D4	0	0	0	-1	D4	0	0	0	0	D4	0	0	0	-1	D4	0	0	0	-1
D1'	D1	1	0	0	0	D1'	0	0	0	0	D1'	1	0	0	0	D1'	0	0	0	0	D1'	0	0	0	0
D2'	D2	0	1	0	0	D2'	1	0	0	0	D2'	0	1	0	0	D2'	1	0	0	0	D2'	1	0	0	0
D3'	D3	0	0	1	0	D3'	0	1	0	0	D3'	0	0	1	0	D3'	0	1	0	0	D3'	0	1	0	0
D4'	D4	0	0	0	1	D4'	0	0	1	0	D4'	0	0	0	1	D4'	0	0	1	0	D4'	0	0	1	0

(a) (b)

Figure II-23: Les matrices complètes de fonctionnement d'un onduleur (a)NPC (b) BSNPC ou T-Type 5 niveaux

La construction analytique de ces matrices pour n'importe quels niveaux paraît difficile. Sauf que pour chaque direction de courant, seul les semi-conducteurs dans une moitié de matrices sont utilisés. En plus, les semi-conducteurs sont distingués par le signe du courant. Par conséquence, nous pouvons fusionner ces deux moitiés en une seule matrice sans perdre la trace des composants qui conduisent. Ce qui donne naissance aux quatre matrices réduites de la Figure II-24.

		Mat _{T,Haut}				Mat _{T,Bas}						Mat _{T,Haut}				Mat _{T,Bas}									
		C1	C2	C3	C4					C1	C2	C3	C4			C1	C2	C3	C4			C1	C2	C3	C4
T1/T1'	T1/T1'	-1	1	1	1	T1/T1'	1	1	1	1	T1/T1'	-1	1	0	0	T1/T1'	1	0	0	0	T1/T1'	-1	1	0	0
T2/T2'	T2/T2'	-1	-1	1	1	T2/T2'	-1	1	1	1	T2/T2'	0	-1	1	0	T2/T2'	-1	1	0	0	T2/T2'	-1	1	0	0
T3/T3'	T3/T3'	-1	-1	-1	1	T3/T3'	-1	-1	1	1	T3/T3'	0	0	-1	1	T3/T3'	0	-1	1	0	T3/T3'	0	-1	1	0
T4/T4'	T4/T4'	-1	-1	-1	-1	T4/T4'	-1	-1	-1	1	T4/T4'	0	0	0	-1	T4/T4'	0	0	-1	1	T4/T4'	0	0	-1	1

		Mat _{D,Haut}				Mat _{D,Bas}						Mat _{D,Haut}				Mat _{D,Bas}									
		C1	C2	C3	C4					C1	C2	C3	C4			C1	C2	C3	C4			C1	C2	C3	C4
D1/D1'	D1/D1'	1	-1	0	0	D1/D1'	-1	0	0	0	D1/D1'	1	-1	0	0	D1/D1'	-1	0	0	0	D1/D1'	1	-1	0	0
D2/D2'	D2/D2'	0	1	-1	0	D2/D2'	1	-1	0	0	D2/D2'	0	1	-1	0	D2/D2'	1	-1	0	0	D2/D2'	1	-1	0	0
D3/D3'	D3/D3'	0	0	1	-1	D3/D3'	0	1	-1	0	D3/D3'	0	0	1	-1	D3/D3'	0	1	-1	0	D3/D3'	0	1	-1	0
D4/D4'	D4/D4'	0	0	0	1	D4/D4'	0	0	1	-1	D4/D4'	0	0	0	1	D4/D4'	0	0	1	-1	D4/D4'	0	0	1	-1

(a) (b)

Figure II-24: Les matrices réduites de fonctionnement d'un onduleur (a)NPC (b) BSNPC ou T-Type 5 niveaux

Avec ces matrices réduites la symétrie facilitera la construction analytique de chacune. Ainsi, les Equations (II-33) à (II-36) suffisent pour décrire le fonctionnement d'une structure NPC multi-niveaux. Des équations similaires peuvent être facilement développées pour les autres structures en observant la symétrie des matrices réduites.

$$Mat_{(C_n, T_n)}^{T, Haut} = \begin{cases} -1 & \text{si } C_n \geq T_n \\ +1 & \text{si } C_n < T_n \end{cases} \quad (\text{II-33})$$

$$Mat_{(C_n, T_n)}^{T, Bas} = \begin{cases} -1 & \text{si } C_n > T_n \\ +1 & \text{si } C_n \leq T_n \end{cases} \quad (\text{II-34})$$

$$Mat_{(C_n, T_n)}^{D, Haut} = \begin{cases} -1 & \text{si } C_n = T_n - 1 \\ +1 & \text{si } C_n = T_n \\ 0 & \text{sinon} \end{cases} \quad (\text{II-35})$$

$$Mat_{(C_n, T_n)}^{D, Bas} = \begin{cases} -1 & \text{si } C_n = T_n \\ +1 & \text{si } C_n = T_n + 1 \\ 0 & \text{sinon} \end{cases} \quad (\text{II-36})$$

Les matrices complètes de fonctionnement sont reconstruites de la même manière que la « $Mat_{T, Haut}$ » dans l'Equation (II-37).

$$Mat_{(C_n, T_n)}^{Haut} = \begin{pmatrix} Mat_{(C_n, T_n)}^{T, Haut} < 0 \\ Mat_{(C_n, T_n)}^{T, Haut} > 0 \\ Mat_{(C_n, T_n)}^{D, Haut} < 0 \\ Mat_{(C_n, T_n)}^{D, Haut} > 0 \end{pmatrix} \quad (\text{II-37})$$

Le fonctionnement est alors décrit analytiquement en fonction de nombre de niveaux. Maintenant, nous allons faire la connexion entre ces matrices et les formes d'ondes de courant dans chaque composant. Pour ce faire, un vecteur de fonctionnement est défini. Ce vecteur liste les composants qui conduisent pendant la période de commutation numéro $n_{sw}(t)$. L'Equation (II-38) est l'exemple de ce vecteur pour un fonctionnement en PFC pour les transistors qui réalisent les niveaux 'Haut'. Quatre équations vectorielles au total sont indispensables pour les transistors et les diodes.

$$V_{T_n}^{Haut}(n_{sw}^{(t)}) = \begin{cases} Mat_{(C_n(n_{sw}^{(t)}), T_n)}^{Haut} > 0 & \text{si } I_e(n_{sw}^{(t)}) \geq 0 \\ (-1) \cdot Mat_{(C_n(n_{sw}^{(t)}), T_n)}^{Haut} < 0 & \text{si } I_e(n_{sw}^{(t)}) < 0 \end{cases} \quad (\text{II-38})$$

Nous allons suivre la même méthodologie des niveaux Haut et Bas pour un fonctionnement PFC, ($V_e(t) > 0 \rightarrow I_e(t) > 0$) et ($V_e(t) < 0 \rightarrow I_e(t) < 0$). Le vecteur 'Haut' représente les composants qui conduisent un courant positif lors de la commande avec un rapport cyclique α . Ainsi, la valeur moyenne de courant qui passe dans ces composants pendant la période de commutation $n_{sw}(t)$ est égale à $I_{moy,on}$ calculé à partir de l'équation (II-28). Ce même vecteur détermine les composants qui conduisent un courant négatif pendant une commande $(1-\alpha)$, ainsi le courant moyen est $I_{moy,off}$. Et vice-versa, nous aboutissons au courant moyen pour les composants du vecteur 'Bas'. La somme des courants moyens sur la période basse fréquence donnera un vecteur qui contient le courant moyen dans chaque composant, Equation (II-39).

$$I_{T_n}^{moy} = \frac{1}{N_{sw}} \sum_{n_{sw}^{(t)}} \begin{cases} I_{moy,on}^{(n_{sw}^{(t)},n_v,n_e)} \cdot V_{T_n}^{Haut}(n_{sw}^{(t)}) + I_{moy,off}^{(n_{sw}^{(t)},n_v,n_e)} \cdot V_{T_n}^{Bas}(n_{sw}^{(t)}) \text{ si } I_e(n_{sw}^{(t)}) \geq 0 \\ I_{moy,off}^{(n_{sw}^{(t)},n_v,n_e)} \cdot V_{T_n}^{Haut}(n_{sw}^{(t)}) + I_{moy,on}^{(n_{sw}^{(t)},n_v,n_e)} \cdot V_{T_n}^{Bas}(n_{sw}^{(t)}) \text{ si } I_e(n_{sw}^{(t)}) < 0 \end{cases} \quad (II-39)$$

De la même façon, les courants efficaces sont obtenus dans chaque composant, Equation (II-40)

$$I_{T_n}^{eff} = \frac{1}{N_{sw}} \sum_{n_{sw}^{(t)}} \sqrt{\begin{cases} I_{eff,on}^{(n_{sw}^{(t)},n_v,n_e)} \cdot V_{T_n}^{Haut}(n_{sw}^{(t)}) + I_{eff,off}^{(n_{sw}^{(t)},n_v,n_e)} \cdot V_{T_n}^{Bas}(n_{sw}^{(t)}) \text{ si } I_e(n_{sw}^{(t)}) \geq 0 \\ I_{eff,off}^{(n_{sw}^{(t)},n_v,n_e)} \cdot V_{T_n}^{Haut}(n_{sw}^{(t)}) + I_{eff,on}^{(n_{sw}^{(t)},n_v,n_e)} \cdot V_{T_n}^{Bas}(n_{sw}^{(t)}) \text{ si } I_e(n_{sw}^{(t)}) < 0 \end{cases}} \quad (II-40)$$

L'un des avantages majeurs de cette méthodologie est la détection analytique de l'état de commutation, amorçage ou blocage, pour chaque composant à chaque instant. En fait, à chaque période de commutation $n_{sw}(t)$ la soustraction de deux vecteurs V_{Haut} et V_{Bas} est un vecteur qui détermine les composants qui change d'état. Si le résultat de la soustraction est supérieur à zéro, le composant commute. Par conséquent, les courants commutés sont obtenus analytiquement pour chaque composant à chaque période de commutation, Equations (II-41) et (II-42).

$$I_{T_n}^{sw,on}([N]) = \begin{cases} I_{min}^{([N])} \cdot (V_{T_n}^{Haut}(n_{sw}^{(t)}) - V_{T_n}^{Bas}(n_{sw}^{(t)})) \text{ si } I_e(n_{sw}^{(t)}) \geq 0 \text{ et } (V_{T_n}^{Haut}(n_{sw}^{(t)}) - V_{T_n}^{Bas}(n_{sw}^{(t)})) > 0 \\ I_{max}^{([N])} \cdot (V_{T_n}^{Bas}(n_{sw}^{(t)}) - V_{T_n}^{Haut}(n_{sw}^{(t)})) \text{ si } I_e(n_{sw}^{(t)}) \geq 0 \text{ et } (V_{T_n}^{Bas}(n_{sw}^{(t)}) - V_{T_n}^{Haut}(n_{sw}^{(t)})) > 0 \end{cases} \quad (II-41)$$

$$I_{T_n}^{sw,off}([N]) = \begin{cases} I_{max}^{([N])} \cdot (V_{T_n}^{Haut}(n_{sw}^{(t)}) - V_{T_n}^{Bas}(n_{sw}^{(t)})) \text{ si } I_e(n_{sw}^{(t)}) \geq 0 \text{ et } (V_{T_n}^{Haut}(n_{sw}^{(t)}) - V_{T_n}^{Bas}(n_{sw}^{(t)})) > 0 \\ I_{min}^{([N])} \cdot (V_{T_n}^{Bas}(n_{sw}^{(t)}) - V_{T_n}^{Haut}(n_{sw}^{(t)})) \text{ si } I_e(n_{sw}^{(t)}) \geq 0 \text{ et } (V_{T_n}^{Bas}(n_{sw}^{(t)}) - V_{T_n}^{Haut}(n_{sw}^{(t)})) > 0 \end{cases} \quad (II-42)$$

Au final, le calcul de pertes revient à injecter les courants vectoriels dans les fonctions de pertes, qui seront développés dans le chapitre suivant. Par conséquent, nous aboutissons aux vecteurs de pertes qui contiennent les pertes dans chaque composant. Cette méthode trouve son intérêt lorsque nous souhaitons tester des composants de différentes technologies

au sien de même structure. Comme par exemple, les structures BSNPC ou NPC, les composants reliés directement au DC Bus+ et DC Bus- sont de calibre supérieur à leurs congénères reliés à d'autres niveaux de tension. Dans ce cas, il est intéressant de comparer les résultats lors d'une structure hybride. Un autre cas de configuration est la structure BSNPC, où les transistors de type MOSFET peuvent être commandés pour conduire le courant à la place de leurs diodes intrinsèques pour améliorer les pertes en conduction. Avec la méthode proposée, il suffit d'établir une matrice de composant d'entrée qui prend en compte cette hybridation de type de composant ou de commande.

IV-B-2. Application de la matrice du fonctionnement :

La méthode présentée a été utilisée pour calculer les pertes dans les semi-conducteurs des convertisseurs PFC multi-niveaux. Les deux convertisseurs NPC et BSNPC sont ainsi comparés, Figure II-25, en fonction de la technologie de semi-conducteurs utilisés. Pour ce faire, un MOSFET en silicium est choisi 'FCH041N65F'. Deux diodes en Si de calibres 650V et 1200V et deux autres en SiC sont indispensables. Le calibre 1200V est choisi pour les diodes connectées directement entre l'inductance et le DC Bus.

Nous remarquons que pour une fréquence de commutation de 15kHz, l'augmentation de nombre de niveaux ne présente aucun avantage pour la topologie NPC contrairement à la BSNPB. Cette tendance n'est pas la même lorsque la fréquence de commutation est doublée. Le fait d'utiliser des diodes SiC rend l'augmentation du nombre de niveaux inutile par rapport aux pertes dans les semi-conducteurs. Le seul cas où l'utilisation des diodes SiC est intéressante est pour la topologie BSNPC où elles sont utilisées uniquement pour le calibre en 1200V. Ainsi, le MOSFET conduit en inverse pour s'affranchir de pertes par conduction dans les diodes.

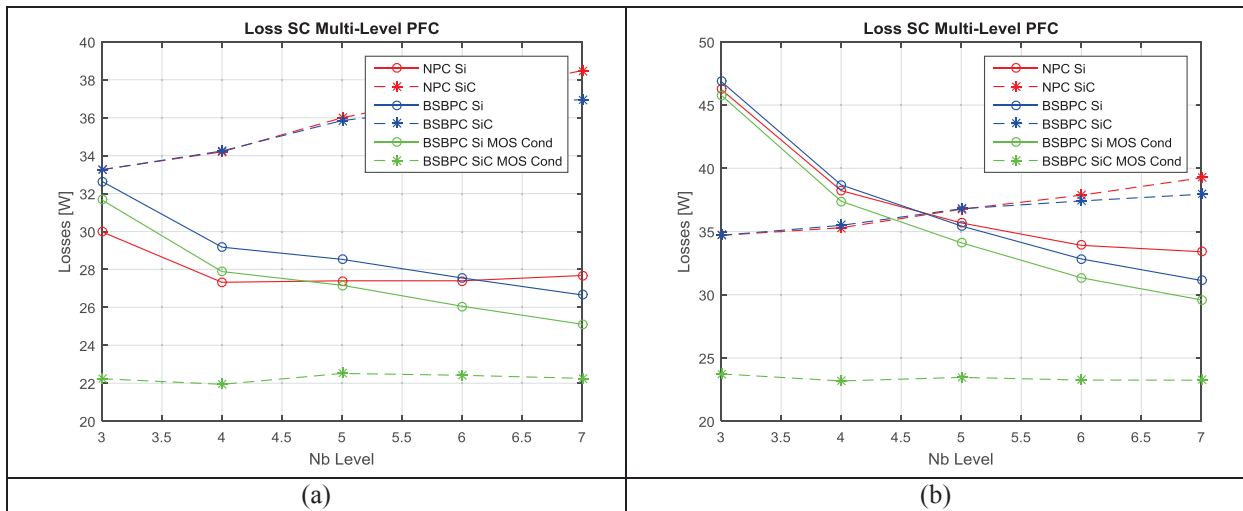


Figure II-25: Evolution des pertes dans les semi-conducteurs en fonction du nombre de niveaux avec une fréquence de commutation de (a) 15kHz et (b) 30kHz

La Figure II-26 explique l'inversement de tendance lorsque l'on double la fréquence de commutation pour la topologie NPC, les pertes par commutations deviennent plus importantes que les pertes en conduction, Figure II-26(b).

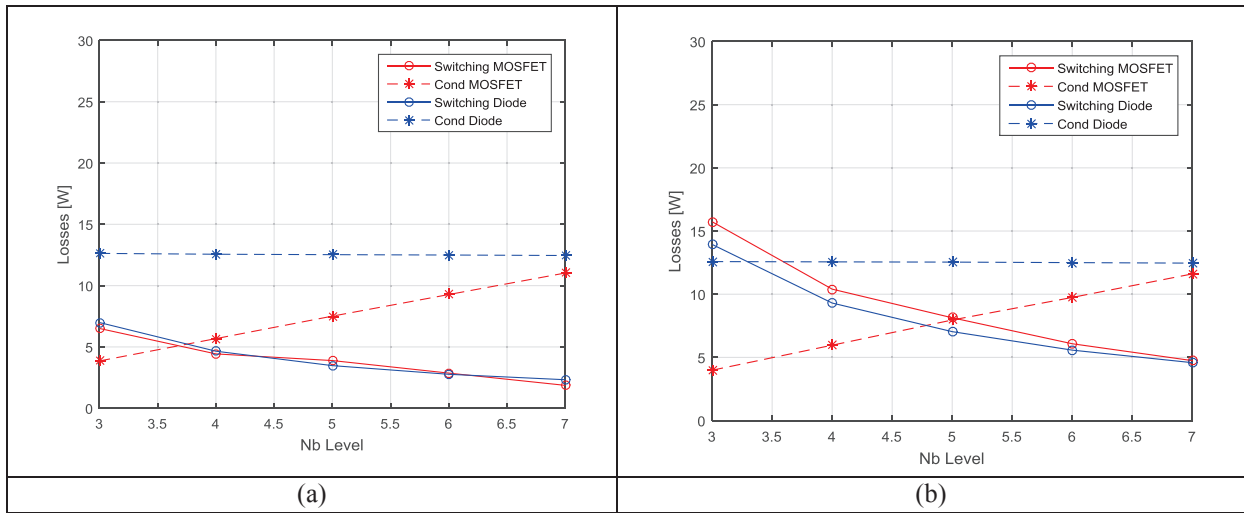


Figure II-26: Répartition des pertes dans un convertisseur NPC avec diode Si selon le nombre de niveaux avec une fréquence de commutation de (a) 15kHz et (b) 30kHz

Ceci n'est pas le cas avec les diodes SiC, où leurs pertes en commutation ou par recouvrement sont moins importantes, Figure II-27. Par contre, leurs pertes en conduction fait que le rendement total est réduit en les utilisant.

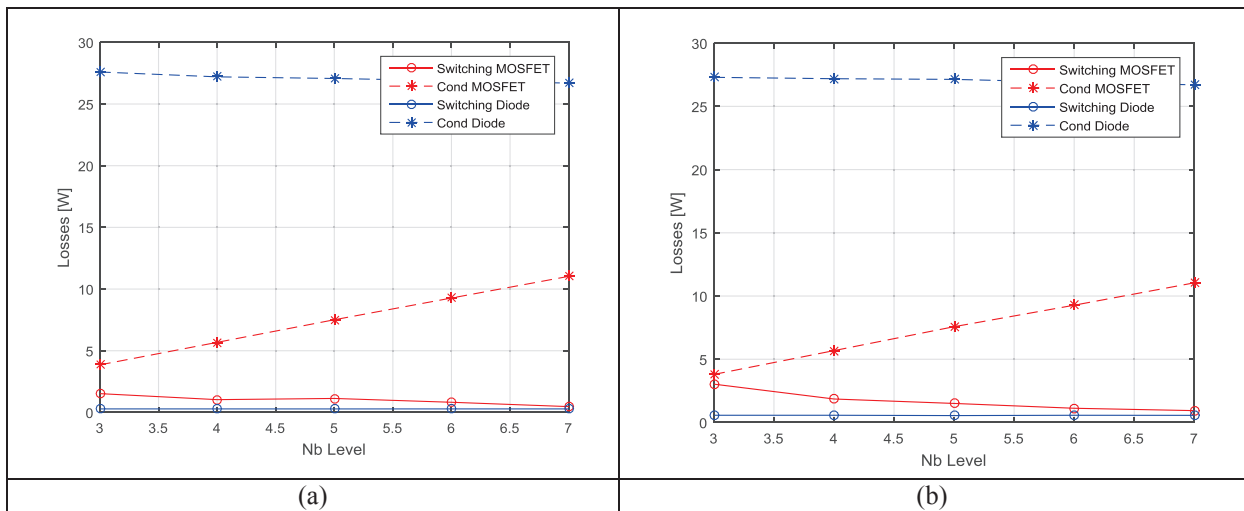


Figure II-27: Répartition de pertes dans un convertisseur NPC avec diode SiC selon le nombre de niveaux avec une fréquence de commutation de (a) 15kHz et (b) 30kHz

Au final, les pertes dans les semi-conducteurs ne sont pas le seul facteur de dimensionnement. Il faut noter que l'augmentation de nombre de niveaux coïncide aussi avec une augmentation des circuits de commande. Même avec des pertes faibles dans ces circuits, la part de volume ajoutée au convertisseur peut être conséquente sans oublier la complexité de la régulation.

IV-C. Contraintes sur le DC Bus :

La contribution des condensateurs du bus DC sur le rendement et sur la densité de puissance est loin d'être négligeable. Selon leur technologie ils peuvent être une source importante de pertes comme les condensateurs électrolytiques en aluminium. Ou, au contraire, ils peuvent occuper un volume conséquent s'ils sont en film polypropylène métallisé. En tout cas, les contraintes sur ces condensateurs, leurs pertes et leurs volumes sont les facteurs déterminants dans leurs choix. Ces contraintes sont principalement liées à l'ondulation de tension de sortie, la capacité de stockage désirée pour les microcoupures et l'ondulation de courant qu'ils doivent supporter.

IV-C-1. L'ondulation de tension

L'ondulation de tension en sortie impose la limite basse sur la valeur totale de la capacité du bus DC. En fait, la valeur minimale de la tension du bus DC doit être choisie pour garantir la génération d'une tension de sortie stable et garantir un fonctionnement propre en absorption sinusoïdale en entrée ($V_s > V_{\max, \text{réseau, entrée}}$ et $V_s > V_{\text{réseau, sortie}}$). D'un autre côté, la valeur maximale ne doit pas dépasser le calibre en tension des condensateurs choisis ni des semi-conducteurs des cellules de commutation. Ainsi l'ondulation de tension donnera la valeur minimale de la capacité nécessaire pour respecter ces conditions. Equation (II-43)

$$C_{DC, \min} \geq \frac{P_n}{2 \cdot \omega_e \cdot \Delta V_s \cdot V_s} \quad (\text{II-43})$$

Exemple de calcul :

Pour calculer ΔV_s , nous considérons un réseau de tension d'entrée haut de valeur efficace de 270V, Table I-1, ce qui donne $V_{s, \min} = 380V$. Les condensateurs ont généralement un calibre de tension qui augmente en palier de 50V. Ainsi, une valeur limite de 450V pour chaque demi Bus est la limite basse à respecter, $V_{s, \max} = 450V$. Cela conduit à une ondulation de tension maximale inférieure à 16%.

IV-C-2. Microcoupure de réseau :

La détection des trous sur le réseau est un sujet crucial pour l'ASI. La qualité de celle-ci se joue sur la bonne détection et la meilleure réaction face à ce problème récurrent sur le réseau. La solution la plus simple consiste à se référer aux instants de passage par zéro de tension. Cette technique implique un temps minimal de réaction de $2/f_e$, le temps d'une demi-période réseau. Bien évidemment, des circuits de détection plus performants ont vu le jour pour un meilleur temps de réaction. Néanmoins, les condensateurs du bus DC sont dimensionnés pour pouvoir fournir la puissance nécessaire à la charge même pendant un temps de coupure équivalent à une demi-période réseau. Certes, cela surdimensionne les condensateurs, mais en contrepartie augmente la disponibilité de l'ASI.

Pour que le condensateur supporte cette coupure, l'énergie stockée dans le condensateur doit être au moins égale à l'énergie transférée à la charge pendant la coupure. Mais ce raisonnement laisse de côté la chute de tension liée à une puissance fournie constante. Comme expliqué précédemment, la chute de tension sur le bus DC est supérieure à la tension de sortie crête. De ce fait, la capacité nécessaire pour supporter la coupure de réseau n'est pas calculée

en fonction de l'énergie de la charge mais plutôt en fonction de cette chute de tension provoquée, Equation (II-44).

$$C_{DC,min} \geq \frac{\frac{P_n}{V_s} \cdot T_{coupure}}{\Delta V_s} \quad (\text{II-44})$$

Nous pouvons remarquer que cette condition donne une valeur de capacité plus importante que celle de l'Equation (II-43).

IV-C-3.L'ondulation de courant :

L'ondulation de courant est le principal facteur de stress sur le condensateur. L'ondulation de courant est calculée à partir de la valeur efficace de courant qui circule dans le condensateur. Ce courant dépend du courant qui passe dans les cellules de commutation lors du fonctionnement dit en diode ($I_c = I_s - I_D$). Ainsi, l'entrelacement a l'énorme avantage de réduire les ondulations de courant vues par le condensateur. Le calcul de la valeur efficace de courant n'est plus direct à partir de courant élémentaire dans chaque branche. En fait, l'entrelacement réduit l'ondulation de courant de la même manière que le courant d'entrée. A une exception près, le courant que le condensateur absorbe est sur le complément de la période de commande $(1-\alpha)T_{sw}$ seulement. Ainsi, la réduction de l'ondulation de courant est moins importante que celle du courant d'entrée ($G_{\Delta I_Diode}(\delta, n_e) < G_{\Delta I}(\alpha, n_e)$). L'ondulation de courant est donc $(G_{\Delta I_Diode}(\delta, n_e) \cdot \Delta I_{crête})$ qui varie sur une fréquence n_e fois supérieure à la fréquence de commutation.

Le fonctionnement idéal pour l'ASI est lorsque la tension d'entrée est comprise dans les tolérances. Dans ce cas de figure les tensions d'entrée et de sortie sont synchronisées pour garantir un passage en bypass sécurisé. Le fait d'utiliser le même nombre de niveaux sur le redresseur d'entrée et sur l'onduleur implique qu'à un instant donné c'est le même niveau de tension qui conduit en entrée comme en sortie. Donc, les contraintes sur les condensateurs peuvent être séparées par niveau. Néanmoins le déphasage imposé par la charge entre la tension et le courant de sortie impose un transfert d'énergie réactive vers le condensateur du niveau concerné. Par conséquent, le condensateur se voit absorber les deux courants, actif venant du réseau et réactif de part de la charge. Bien que l'énergie active délivrée à la charge reste constante sur la période du réseau, le déséquilibre survenu sur les condensateurs du bus DC doit être traité. L'utilisation d'un circuit équilibrage actif peut réduire les contraintes sur les condensateurs concernés par un tel fonctionnement. Mais, nous allons prendre le cas le plus défavorable avec des contraintes inchangées par rapport à l'équilibreur. Ainsi, l'équilibrage du bus DC ne sera pas traité dans ce travail.

Le fonctionnement de l'ASI impose de calculer les contraintes sur les condensateurs comme un composant commun entre le redresseur et l'onduleur.

IV-D. Le Filtre CEM :

L'utilisation des convertisseurs de puissance pour absorber un courant sinusoïdal en entrée de l'ASI et une tension sinusoïdale en sortie implique des commutations à des fréquences bien supérieures à la fréquence du réseau. Comme nous l'avons vu précédemment, l'augmentation de cette fréquence sert principalement à réduire les composants passifs dans le circuit de puissance. Cette montée en fréquence n'est pas sans conséquence sur la performance de convertisseur vis-à-vis de son environnement. Les commutations dans les convertisseurs de l'ASI permettent de générer des signaux de tension et de courant certes sinusoïdaux à la fréquence du réseau mais accompagnés de composantes à la fréquence de commutation et à ses multiples, les harmoniques. Ces harmoniques sont vus par le réseau comme des sources de perturbations dites conduites parce qu'elles circulent via les câbles de puissance. Ces mêmes harmoniques sont susceptibles de générer des champs électromagnétiques qui peuvent perturber certains appareils sensibles à ces ondes, on parlera de perturbations rayonnées.

Les normes actuelles imposent des gabarits harmoniques à respecter pour permettre une utilisation optimale des dispositifs respectueux de leur environnement, compatibilité électromagnétique CEM. Ainsi, ces gabarits donnent les limites sur les deux sources de perturbations conduites et rayonnées. Du point de vue du dimensionnement, chaque convertisseur doit garantir des signaux de puissance en dessous des limites imposées. Ce qui amène au dimensionnement des filtres d'entrée et de sortie qui constituent leurs systèmes immunitaires contre ces perturbations. Bien que les perturbations rayonnées soient un grand défi pour le dimensionnement de l'ASI, leur modélisation implique un traitement global en 3D du convertisseur avec toutes ses composants susceptibles d'émettre des champs magnétiques. Ce type de perturbation n'est pas pris en compte dans notre démarche. En ce qui concerne les perturbations conduites, elles sont divisées en deux catégories : mode commun (MC) et mode différentiel (MD). Les perturbations de mode différentiel représentent la partie des perturbations qui circule dans les lignes pour transférer la puissance entre le réseau et le convertisseur. Les perturbations de mode commun, quant à elles, se propagent dans le circuit de mise à la masse pour se reboucler dans les lignes de puissance. Pour quantifier les perturbations conduites indépendamment de leurs sources ou des réseaux auxquels ils sont connectés, un Réseau Stabilisateur d'Impédance de Ligne « RSIL » est utilisé pour rendre les mesures reproductibles, Figure II-28.

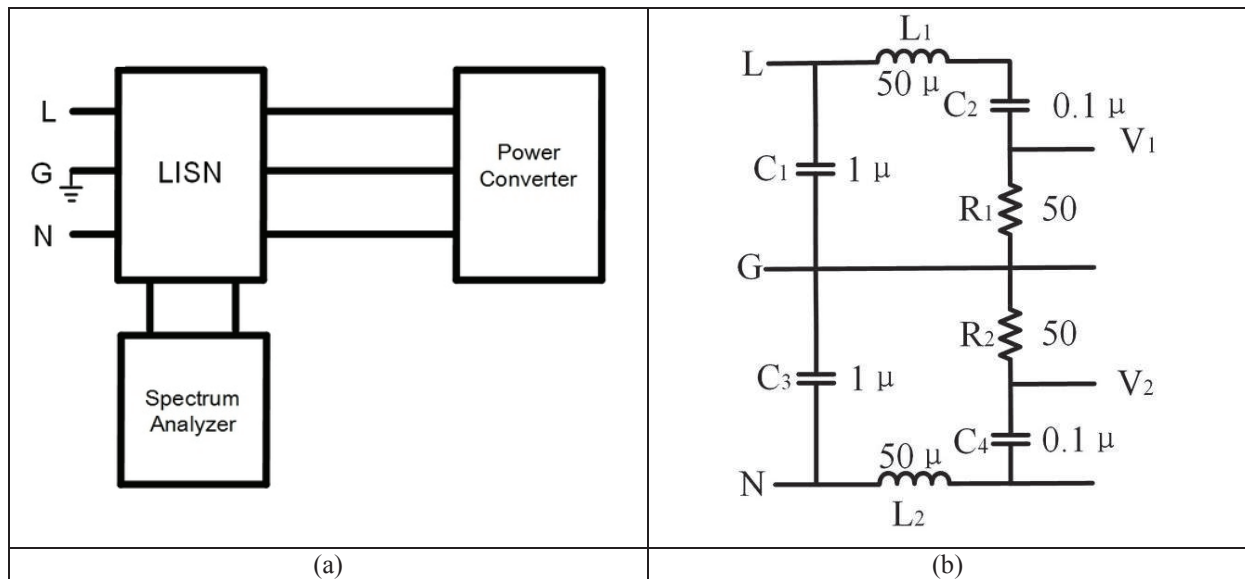


Figure II-28: (a) La connexion entre le RSIL et le convertisseur (b) schéma simplifié d'un RSIL

De par sa configuration, les mesures effectuées avec le RSIL ne distinguent pas le mode commun du mode différentiel. Bien que ces deux modes soient couplés via le même chemin de propagation qu'ils partagent, leurs sources ne sont pas toujours les mêmes. Comme par exemple, le mécanisme de commutation dans les semi-conducteurs qui génère des signaux se propageant dans le radiateur auquel ils sont connectés, ou dans leur circuit de commande pour se reboucler à la masse. Par conséquent des techniques de séparation de ces deux modes ont été développées pour pouvoir étudier séparément les sources de perturbations [Heldwein09]. Il est clair que le choix des composants de puissance et leur agencement sur le PCB influencent le mode commun. Mais, une prise en compte de ce mode dans une démarche d'optimisation nécessite une modélisation plus fine du circuit de puissance et de ses composants parasites. Cette modélisation physique est très coûteuse en termes d'effort mathématique et de temps de calcul. Par conséquent, dans la plupart du temps, une optimisation des filtres CEM part d'un spectre harmonique connu pour les deux modes pour dimensionner les composants du filtre [Mandray09]. Par manque de temps, seul le mode différentiel est considéré dans cette étude.

Les normes CEM incitent à respecter des techniques bien précises de mesures pour respecter les gabarits spécifiés. Ces gabarits sont donnés pour les valeurs quasi-pic et moyenne des harmoniques [IEC 62040-2]. Les mesures en quasi-pics sollicitent l'utilisation d'une fenêtre de mesure avec une largeur de bande de $LBF=9\text{kHz}$ [CISPR 16-1-1]. La modélisation exacte de ces valeurs demande un traitement harmonique sur chaque fréquence, ce qui amplifie le temps nécessaire pour le calcul. Des approximations linéaires sont toutefois utiles pour accélérer le dimensionnement par l'optimisation [Nussbaumer09], Equation (II-45).

$$V_{QP}(f_{meas}) = 20 \cdot \log\left(\frac{1}{\mu V} \sum_{f_{meas}-LBF}^{f_{meas}+LBF} V(f_{meas})\right) \quad (\text{II-45})$$

La somme des harmoniques autour de la fréquence de mesure conduit à surestimer les valeurs quasi-pics et donc un léger surdimensionnement du filtre. En contrepartie, la simplicité de cette approche justifie le surdimensionnement induit. La tension mesurée sur le

RSIL est le résultat des harmoniques de courant à haute fréquence. En fait, le RSIL se comporte comme une faible impédance pour les basses fréquences, laissant ainsi passer les harmoniques indispensables pour le transfert d'énergie active du réseau vers le convertisseur. Par conséquent, pour aboutir à la tension mesurée par l'analyseur du spectre, les harmoniques du courant sont multipliés par la fonction de transfert du RSIL, F_{RSIL} , Equation (II-46).

$$V(f_{meas}) = I_L(f_{meas}) \cdot F_{RSIL}(f_{meas}) \quad (II-46)$$

Les valeurs quai-pics sont ensuite comparées aux limites imposées par la norme pour chaque harmonique. L'atténuation du filtre est donc obtenue en rajoutant une marge pour la prise en compte de la tolérance sur les paramètres du filtre et ses éléments parasites, Equation (II-47).

$$Att_{Filtre}(f_{meas}) = V_{QP}(f_{meas}) - Limite_{Norme}(f_{meas}) + Marge(f_{meas}) \quad (II-47)$$

IV-D-1. Calcul du spectre harmonique :

L'atténuation calculée avec l'équation (II-47) suppose que le spectre harmonique du courant d'entrée est connu. Or, pour un pré-dimensionnement, ce courant dépend de paramètres d'entrée. Donc, un calcul analytique de ce spectre est intéressant pour s'intégrer dans une démarche de modélisation. La technique la plus simple consiste à utiliser la transformée de Fourier rapide FFT. Néanmoins, le spectre harmonique fourni par la FFT pour un convertisseur à MLI n'est précis que lorsque le nombre d'échantillons est élevé, ce qui engendre un temps de calcul conséquent [Odavic09]. Des approches analytiques ont été développées pour calculer le contenu harmonique d'un signal à MLI selon la stratégie de commande utilisée [Kostic12] [Ignatova06] [Bierhoff05]. Nous avons développé le courant d'entrée à partir d'une forme d'onde triangulaire. L'approche de calculer le spectre harmonique à partir de la transformée de Fourier du courant sur chaque période de commutation, [Larouci02], semble la plus adaptée à notre démarche. Ainsi, les coefficients de Fourier $a(h_n, n_v, n_e, i_{sw})$ et $b(h_n, n_v, n_e, i_{sw})$ sont calculés sur les deux phases de chaque commutation. Puis la valeur efficace de chaque harmonique du rang n est obtenue selon l'équation (II-51).

$$a(f_n, n_v, n_e, i) = \frac{1}{T_e} \int_{i.T_{sw}}^{(i+1).T_{sw}} iL(t, n_v, n_e) \cdot \cos(\omega_n \cdot t) \cdot dt \quad (II-48)$$

$$b(f_n, n_v, n_e, i) = \frac{1}{T_e} \int_{i.T_{sw}}^{(i+1).T_{sw}} iL(t, n_v, n_e) \cdot \sin(\omega_n \cdot t) \cdot dt \quad (II-49)$$

$$A(f_n, n_v, n_e) = \sum_{i=1}^{N_{sw}} a(f_n, n_v, n_e, i), B(f_n, n_v, n_e) = \sum_{i=1}^{N_{sw}} b(f_n, n_v, n_e, i) \quad (II-50)$$

$$I_{L_{eff}}(f_n, n_v, n_e) = \sqrt{A(f_n, n_v, n_e)^2 + B(f_n, n_v, n_e)^2} \quad (II-51)$$

La Figure II-29 montre une comparaison entre les valeurs des harmoniques autour de la fréquence de commutation, déterminées avec la transformée de Fourier du courant calculé analytiquement et celles obtenues avec la FFT du courant simulé sur PSIM avec $L=100\mu H$, et $P_n=3.3kW$.

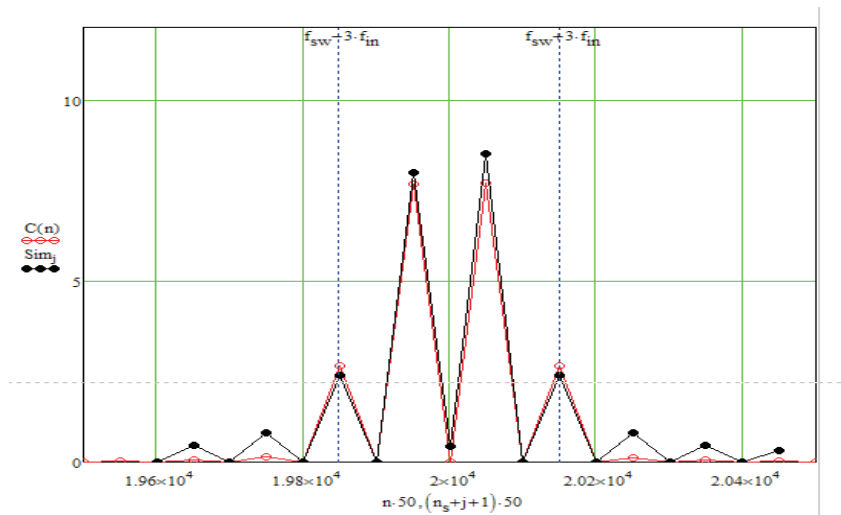


Figure II-29: Les harmoniques du courant calculées analytiquement et simulées autour de la fréquence de commutation, $f_{sw}=20\text{kHz}$

IV-D-2.Topologies du Filtre :

La fréquence de coupure pour dimensionner le filtre LC en entrée est exprimée par l'Equation (II-52), n_f étant le nombre d'étages du filtre d'entrée. La fréquence de coupure nécessaire pour atténuer les harmoniques du mode différentiel est celle la plus petite calculée par cette équation sur la plage de fréquence déterminée par la norme. Cette équation montre que le choix d'un seul étage de filtrage conduit à une atténuation de -40dB/décade ce qui engendrerait un filtre volumineux, car la fréquence de coupure est inférieure par rapport à des cellules de filtrage multiples, atténuation de $-n_f.40/\text{décade}$.

$$f_{\text{coupure}} = \frac{f_{\text{meas}}}{\sqrt{10^{\text{Att}_{\text{Filtre}}(f_{\text{meas}})/n_f.40}}} = \frac{1}{2.\pi.\sqrt{L_f C_f}} \quad (\text{II-52})$$

Néanmoins, un volume de filtrage optimal ne coïncide pas forcément avec plusieurs filtres en entrée car cela dépend du niveau d'atténuation requis [Nussbaumer09]. Donc, le nombre de cellules de filtrage en entrée devient un paramètre d'optimisation du volume du filtre. La topologie finale du filtrage est présentée sur la Figure II-30.

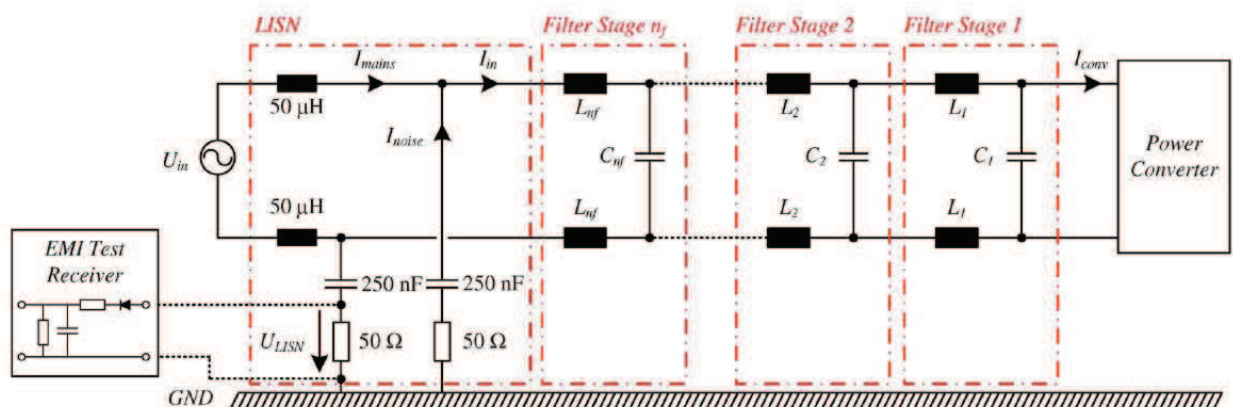


Figure II-30: Topologies de filtre d'entrée avec n_f cellules LC [Nussbaumer09]

IV-D-3.Choix des composants :

Après avoir déterminé l'atténuation nécessaire pour respecter la norme CEM et la fréquence de coupure correspondante, il ne reste qu'à choisir les valeurs de l'inductance et du condensateur de filtrage. L'Equation (II-52) montre l'existence d'un nombre infini de possibilités pour choisir L_f et C_f . Or, la valeur du condensateur influe sur le facteur de puissance à l'entrée de l'ASI. En fait, le courant d'entrée $I_{réseau}$ est égal à la somme du courant dans l'inductance de Boost PFC I_L et du courant dans les condensateurs de filtrage I_C , Equation (II-53).

$$I_{réseau} = I_{L,PFC} + I_{C,filtrage} = \widehat{I}_e \sin(\omega_e t) - \omega_e C_f \widehat{V}_e \sin(\omega_e t) \quad (II-53)$$

Ce qui implique un déphasage entre la tension et le courant d'entrée θ_e , Equation (II-54).

$$\theta_e = \tan^{-1}\left(\frac{\omega_e C_f \widehat{V}_e}{\widehat{I}_e}\right) \quad (II-54)$$

Ce déphasage introduit la notion du facteur de déplacement « $IDF = \cos(\theta_e)$ » [Vlatkovic96]. Il est proportionnel à la valeur des condensateurs de filtrage. Par conséquent, pour garantir un facteur de déplacement élevé, une limite maximale est imposée sur les valeurs de ces condensateurs, Figure II-31.

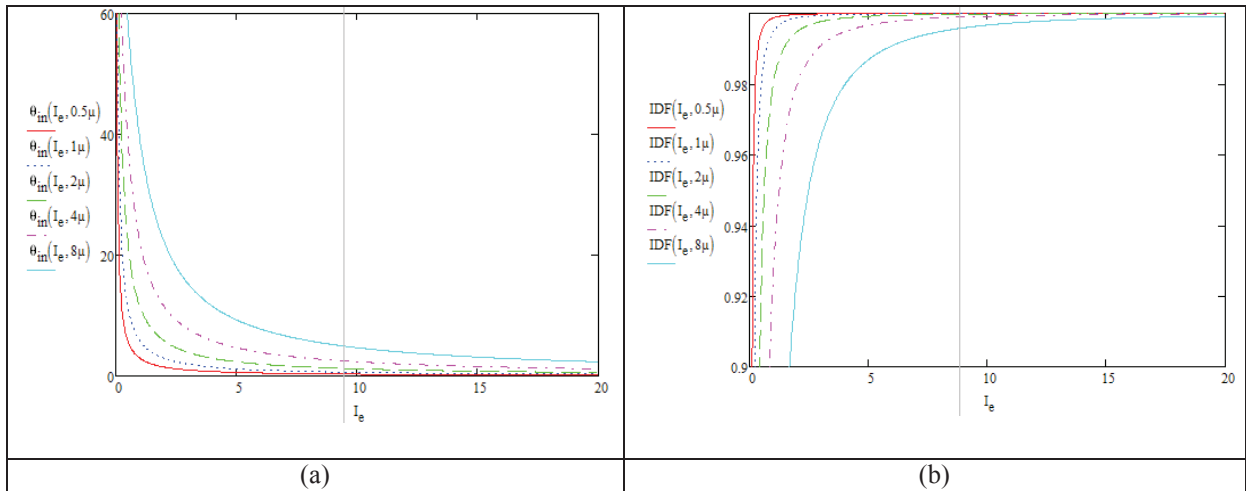


Figure II-31: Evolution (a) du déphasage et (b) de l'IDF en fonction du courant d'entrée pour plusieurs valeur de C_f [$V_e=230V$, $f_c=50Hz$]

D'un autre côté, la stabilité de la régulation dépend de l'impédance de sortie du convertisseur. Cette impédance est inversement proportionnelle à la valeur du condensateur du filtre d'entrée [Nagel00]. Etant donné que l'impédance de sortie ne doit pas être très grande, cela donne la limite basse sur la valeur du condensateur du filtre.

En ce qui concerne l'inductance, la linéarité de la valeur de l'inductance doit être garantie. Cette linéarité ne dépend pas que de la perméabilité qui varie en fonction du courant, IV-A-4. La linéarité dépend aussi de la plage de fréquence à laquelle le filtre est dédié. Ainsi, le choix du matériau magnétique est crucial pour garantir cette stabilité.

V. DC-AC

L'onduleur en sortie de l'ASI aura pour rôle de fournir une tension sinusoïdale pour les charges connectées. Il doit également pouvoir alimenter des charges inductives avec un facteur de puissance réduit. Ce dernier implique un échange de puissance active et réactive entre la charge et l'ASI. Le pouvoir de l'ASI d'alimenter des charges inductives dépend principalement d'un PFC dimensionné pour une injection de puissance sur le réseau. Si ce n'est pas fait, qui est souvent le cas pour les ASIs à faible puissance <20kVA, la capacité d'alimenter ces charges dépend fortement de la capacité du bus DC à absorber l'énergie réactive envoyée par la charge. Avec une régulation correcte de la tension du bus DC, l'ASI va fonctionner en mode dégradé pour les facteurs de puissance réduits.

Le dimensionnement de l'onduleur en sortie est identique à celui présenté précédemment pour le redresseur PFC. En fait, l'onduleur multi-niveaux utilisera également les cellules de commutation en fonctionnement Buck ou boost, tout dépend de la direction de la puissance. Ce fonctionnement est déjà pris en compte pour le dimensionnement du PFC. Ainsi, les équations établies précédemment ne changeront pas car seul le déphasage entre le courant et la tension est à prendre en compte. Par conséquent, seule la formule du courant d'entrée de référence change pour intégrer le déphasage entre la tension et le courant, ce courant représentera ainsi le courant de sortie de l'onduleur. La Figure II-32 montre l'évolution du courant de sortie, en rouge, calculé analytiquement avec les mêmes formules développées pour le PFC en rajoutant un déphasage de 30° entre la tension, en noir, et le courant de référence, en bleu.

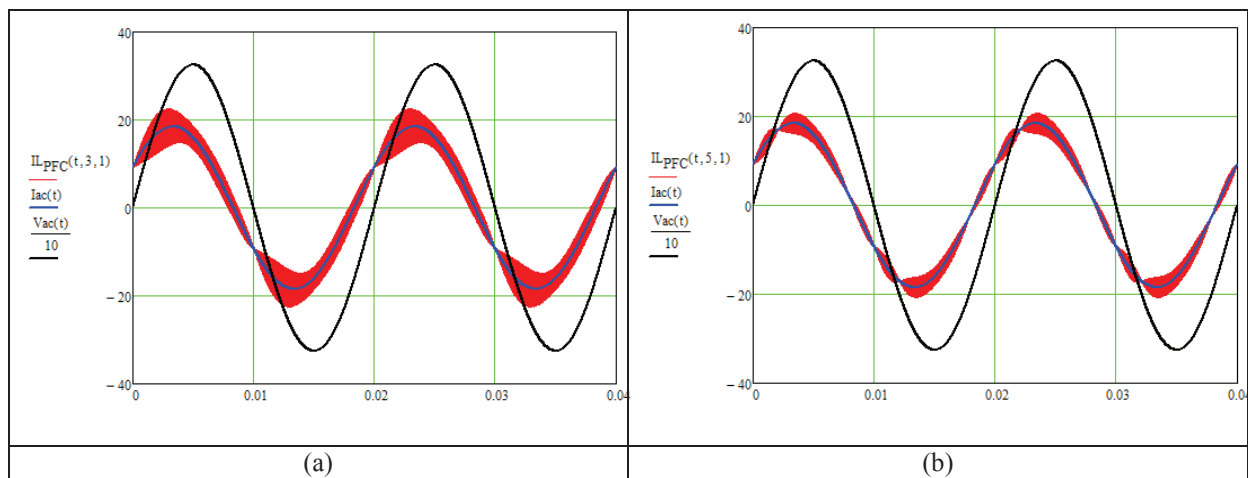


Figure II-32: Le courant dans l'inductance de filtrage d'un onduleur (a) 3 niveaux et (b) 5 niveaux dans le cas d'un déphasage de 30° ($L=400\mu\text{H}$, $f_{\text{sw}}=50\text{kHz}$, $P_n=3\text{kW}$)

VI. Conclusion :

Dans ce chapitre, nous avons détaillé la méthode de modélisation utilisée pour l'optimisation de différents convertisseurs au sein de l'ASI. Nous avons montré que l'inductance définit les formes d'ondes du courant d'entrée. Ainsi, les équations qui régissent son dimensionnement ont été développées et généralisées en prenant comme paramètres le nombre de niveaux de tension et le nombre de branche entrelacées. Par conséquent, à partir des formulations analytiques, le dimensionnement de tout convertisseur quel que soit le nombre de niveaux ou le nombre de branches entrelacées peut être traité. Le dimensionnement développé prend en compte les caractéristiques du noyau magnétique et sa géométrie pour intégrer la non-linéarité de l'inductance. Ainsi, l'ondulation de courant en entrée peut être estimée avec précision.

Ensuite, les cellules de commutation sont modélisées par des matrices de fonctionnement. Ces matrices sont capables de déterminer les formes d'ondes dans chaque semi-conducteur. Cette méthode a l'avantage de pouvoir détecter l'état des composants sur chaque période de commutation. Ainsi, les pertes en conduction et en commutation sont calculées avec les mêmes formules matricielles quelle que soit la topologie utilisée ou les types de composants employés.

Le filtre d'entrée du mode différentiel a également été modélisé à partir de la forme d'onde du courant dans l'inductance. Les harmoniques du courant sont calculés à partir du courant dans chaque période de commutation, à savoir un courant de forme triangulaire. Les coefficients de la transformée de Fourier sont ensuite calculés pour déterminer la valeur de chaque harmonique. A partir de ce spectre, le bruit différentiel mesuré sur le RSIL est obtenu à partir d'un développement analytique qui simule la méthode de mesure imposée par les normes. Ainsi, l'atténuation nécessaire est obtenue. Les contraintes sur le dimensionnement des composants LC du filtre sont détaillées, le calcul étant fait en fonction du nombre d'étages de filtre.

Finalement nous aboutissons à un modèle analytique permettant d'établir le dimensionnement de chaque élément. Ce modèle accepte des paramètres d'entrée discrets comme continus. Il est capable de déterminer les contraintes sur le convertisseur. Le calcul des pertes et l'estimation de la température de fonctionnement seront traités dans le chapitre suivant.

Chapitre III :La Modélisation en vue de l'Optimisation

I. Introduction :	75
II. Les Semi-Conducteurs	76
II-A. Technologies de semi-conducteurs :	76
II-A-1. Les semi-conducteurs en silicium(Si):	76
II-A-2. Les semi-conducteurs en carbure de silicium (SiC) :	77
II-B. Les pertes en conduction :	79
II-B-1. MOSFET:.....	79
II-B-2. Diode :	80
II-C. Les pertes en commutations :	81
II-C-1. Développement d'un modèle analytique de pertes en commutation :	84
II-C-2. Le recouvrement dans les diodes :	93
II-D. Conclusion sur les pertes dans les semi-conducteurs :	95
III. Les Composants Magnétiques	97
III-A. Les noyaux magnétiques et leurs matériaux	97
III-A-1. Les tôles feuilletées :	98
III-A-2. Les Poudres de métaux :	98
III-A-3. Les ferrites :	99
III-B. Modélisation des Pertes	99
III-B-1. Les Pertes fer :	99
III-B-2. Les Pertes cuivre :	103
IV. Les Condensateurs	109
V. Modélisation thermique	111
V-A. Les mécanismes de transfert thermique:.....	111
V-A-1. Conduction thermique	111
V-A-2. Rayonnement	112
V-A-3. Convection.....	112
V-B. Modélisation thermique par un réseau de résistances	113
V-B-1. Cas des composants magnétiques :	114
V-B-2. Cas des condensateurs:	116
V-B-3. Cas des radiateurs à ailettes :	117
I-B. Validation des modèles thermique par simulation:	119

I.Introduction :

Les composants de puissance sont les briques élémentaires de chaque convertisseur de puissance. Ils ne jouent pas uniquement le rôle de garantir son fonctionnement, mais ils sont les principaux acteurs pour déterminer ses performances, en termes de volume, rendement, coût et fiabilité.

Après avoir établi les équations du fonctionnement pour répondre aux différentes spécifications d'entrée/sortie pour chaque type de convertisseurs, ce chapitre passera en revue les différentes technologies qui existent pour chaque composant, ainsi que les modèles permettant d'estimer les pertes et les volumes qui en résultent.

Afin de déterminer les technologies les mieux adaptées pour les convertisseurs étudiés, chaque partie commence par l'état de l'art de différentes technologies susceptibles d'améliorer les performances des convertisseurs. Ensuite, la démarche d'optimisation engagée nous a conduits naturellement à ne traiter que les modèles analytiques assurant la précision adéquate pour pouvoir comparer les différentes combinaisons possibles sans altérer les résultats. Plus particulièrement, nous nous sommes intéressés aux modèles basés sur des paramètres disponibles au préalable dans les données de constructeur, ou ceux qui peuvent être extraits à partir de modèles de simulations à disposition, sans avoir besoin de faire de longues séries de tests.

L'étude des semi-conducteurs est présentée en première partie. Les caractéristiques des différents composants y sont comparées. Ensuite, les modèles analytiques permettant d'estimer leurs pertes dans les conditions de fonctionnement sont proposées. Les limitations de ces modèles sont précisées dans un deuxième temps. Par conséquent, des modèles plus complexes sont décrits pour pallier ces limitations.

La deuxième partie répertorie les matériaux magnétiques doux selon leurs performances et leurs domaines d'application pour les différentes parties du convertisseur de puissance. Les modèles pour calculer les pertes fer ainsi que les pertes cuivre sont ensuite détaillés. Leurs champs d'application et les conditions essentielles pour garantir leur précision sont montrés.

L'importance de la température de fonctionnement sur la taille du convertisseur et sa fiabilité nous amène à étudier les mécanismes de transfert thermique entre les composants de puissance et leur environnement, voire le système de refroidissement. La modélisation thermique est abordée pour chaque composant suivant son orientation sur le circuit imprimé PCB (Printed Circuit Board) et par rapport au fluide de refroidissement.

II. Les Semi-Conducteurs

II-A. Technologies de semi-conducteurs :

Le choix des semi-conducteurs pour le dimensionnement de convertisseurs de puissance est influencé par plusieurs facteurs comme les calibres en tension et en courant, le coût, la fréquence de commutation, leurs performances électrique et thermique et leur fiabilité. Chaque technologie a ses propres particularités pour l'application visée. Le Figure III-1 montre les applications typiques pour les différents composants semi-conducteurs à base de silicium selon la puissance et la fréquence de commutation.

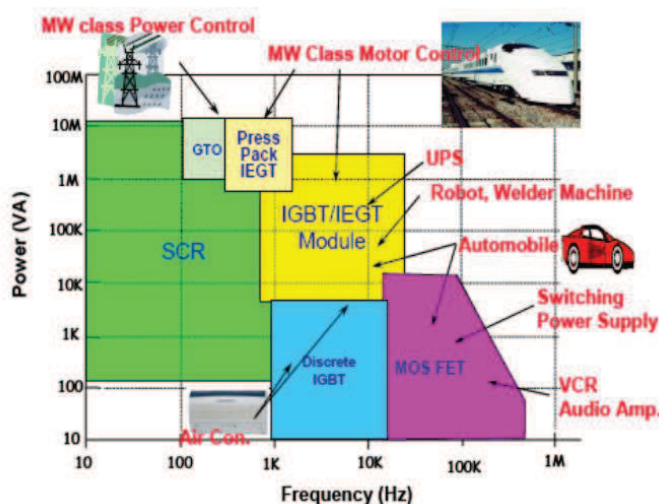


Figure III-1: Les applications typiques de semi-conducteurs [??]

II-A-1. Les semi-conducteurs en silicium(Si):

La tendance constante à accroître l'efficacité des convertisseurs et leurs densités de puissance requiert l'utilisation de composants de plus en plus performants qui peuvent monter en fréquence sans pour autant dégrader le rendement qui se reflétera sur un volume supplémentaire de refroidissement. Les structures bipolaires, comme les Diode PIN, les IGBT et les Thyristors se distinguent par des faibles pertes en conduction grâce à la charge stockée dans la zone de tenue en tension. Par contre, le principe de fonctionnement en stockage de charge engendre des commutations lentes et demande une énergie conséquente pour contrôler le composant.

D'un autre côté, le MOSFET de puissance, qui est un composant unipolaire, fonctionne quasiment sans charge stockée, ce qui lui permet de commuter rapidement avec moins de pertes. De plus, le développement récent de MOSFET silicium, notamment les nouvelles méthodes de dopages des structures verticales [Infineon07], ont fait apparaître les MOSFET à super jonction. Ces MOSFET sont de plus en plus rapides et se caractérisent par une résistance à l'état passant, $R_{DS(on)}$, réduite par rapport aux technologies plus classiques. Ils sont très intéressants pour des tensions jusqu'à 650V. Pour les applications qui nécessitent une tenue en tension plus élevée, la performance en conduction des MOSFETs super jonction se dégrade en termes d'état passant et donc de taille de puce, laissant place aux structures bipolaires comme l'IGBT ou à des composants à grand gap comme le SiC. Autrement dit, pour un même calibre, et afin d'avoir les mêmes pertes en conduction, la puce de l'IGBT est plus

petite que celle du MOSFET à 1200V, ce qui se traduit par un coût moindre. Néanmoins, les IGBTs, du fait de leur structure bipolaire, ont des pertes en commutation plus importantes et sont donc limités en fréquence. Par conséquent, l'amélioration de la densité de puissance avec les IGBTs est difficilement réalisable [Aggeler13] [Fairchild12] [Burkart13].

L'utilisation de la diode dans une grande majorité d'application en électronique de puissance requiert plus d'attention sur son choix. Sa chute de tension à l'état passant ainsi que sa dynamique en commutation ont un grand impact sur les pertes dans le convertisseur et sur le bruit CEM généré. Notamment, à cause de son recouvrement qui dépend en grande partie de sa structure physique. Avec des vitesses de commutation en forte augmentation, grâce au développement des MOSFETs, le courant et l'énergie de recouvrement se trouvent proportionnellement augmentés. Le recours aux diodes épitaxiées modernes, dites « super rapides », deviennent de fait indispensable pour limiter les effets indésirables du recouvrement, comme les fortes pentes de courant (dI/dt) et de tension (dV/dt), donc plus de stress sur le composant et des performances CEM dégradées. Les diodes super rapides, comme les FREDs pour « Fast Recovery Epitaxial Diodes » sont parmi les diodes rapides ayant des recouvrements améliorés caractérisés par une réduction du temps et du courant de recouvrement [Kharagpur]. Néanmoins, un compromis est fait entre la chute de tension à l'état passant et un recouvrement amélioré [Bürkel99], et souvent la chute de tension à l'état passant est sacrifiée pour limiter les pertes en commutation.

II-A-2. Les semi-conducteurs en carbure de silicium (SiC) :

Avec les progrès technologiques récents dans la fabrication de composants de puissance à grand gap, comme par exemple le carbure de silicium (SiC) ou le nitrure de gallium (GaN), la plage de tension de fonctionnement, la vitesse de commutation et la résistance $R_{DS(on)}$ ont été nettement améliorées par rapport aux composants de puissance en silicium. Ces composants à grand gap promettent de dépasser les limitations des composants en silicium.

Cette promesse est déjà tenue avec les diodes (SiC). Les diodes (SiC) Schottky affichent une grande réduction de recouvrement grâce à une charge plutôt capacitive qu'une charge de recouvrement. Ceci est dû au fait qu'elles ne fonctionnent pas selon le principe de la barrière bipolaire (P-N), mais selon le principe de la barrière Schottky (Métal-semi-conducteur). Donc, cette charge ne dépend pas de la pente de courant commuté (dI/dt) [Infineon14]. La chute de tension est également améliorée avec la fusion des structures P-i-N et Schottky pour former un seul composant hybride, baptisé Junction Barrier Schottky (JBS), qui prend les bénéfices de ces deux structures, grand pouvoir de coupure de tension et faible recouvrement [Millan14].

Parmi les semi-conducteurs (SiC) contrôlables, les MOSFET (SiC) ainsi que le JFET (SiC) se distinguent comme des concurrents pour les semi-conducteurs en silicium pour les hautes tensions de coupure (supérieures à 650V). A performances identiques, la taille de puces en SiC est largement réduite par rapport à leurs équivalentes en silicium due à une résistance surfacique plus faible. Cette réduction de taille, qui peut se traduire par une faible résistance à l'état passant pour la même taille de puce, combinée avec une faible conductivité thermique et des commutations rapides, place les FET (SiC) en position de force par rapport aux IGBTs pour les tenues en tension jusqu'à 1200V [Schwarzer14] [ST13]. Néanmoins,

l'IGBT reste un bon candidat dans certaines applications, comme les commandes moteur, où les fortes valeurs de dV/dt peuvent endommager les bobinages ou réduire les performances CEM [Biela10], et ceci même en employant une combinaison entre un IGBT Si et une diode SiC [Oswald14].

Pour l'instant, les MOSFETs et JFET SiC ne rivalisent avec les MOSFET super-jonction que par leurs performances thermiques qui leur permettent de fonctionner à des températures plus élevées [Beila09]. Une des caractéristiques des composants SiC est que le recouvrement de la diode intrinsèque « body diode » des MOSFETs SiC et des JFETs SiC est plus doux. Au niveau des JFETs, seuls ceux normalement fermés avec une structure quasi-verticale ont une diode intrinsèque en antiparallèle [Siemieniec12]. Ce recouvrement amélioré, par rapport aux body diodes des MOSFETs Si, est un avantage des composants SiC pour l'utilisation dans des convertisseurs fonctionnant à commutations douces en ZVS « Zero Voltage Switching » [Liu14], où le temps de recouvrement est une limite importante des composants en silicium [Fiel01]. Par contre, cette diode intrinsèque affiche une chute de tension largement supérieure à ses semblables en silicium, ce qui la défavorise dans les convertisseurs à commutations dures malgré la réduction de pertes par recouvrement qu'elle apporte. Quoi qu'il en soit, une diode SiC externe est recommandée. Néanmoins, il est toujours possible d'utiliser la diode interne pendant le temps mort pour bénéficier de son recouvrement et utiliser le composant SiC dans le troisième quadrant, en conduction inverse [Rohm14]. Cependant, le développement continu des MOSFET super-jonction est caractérisé par un coût toujours plus intéressant que les SiCs pour un calibre de 600V [Millan14].

Les Figure III-2(a) et (b) résumé schématiquement les principaux avantages de passer des composants en silicium vers les composants SiC.

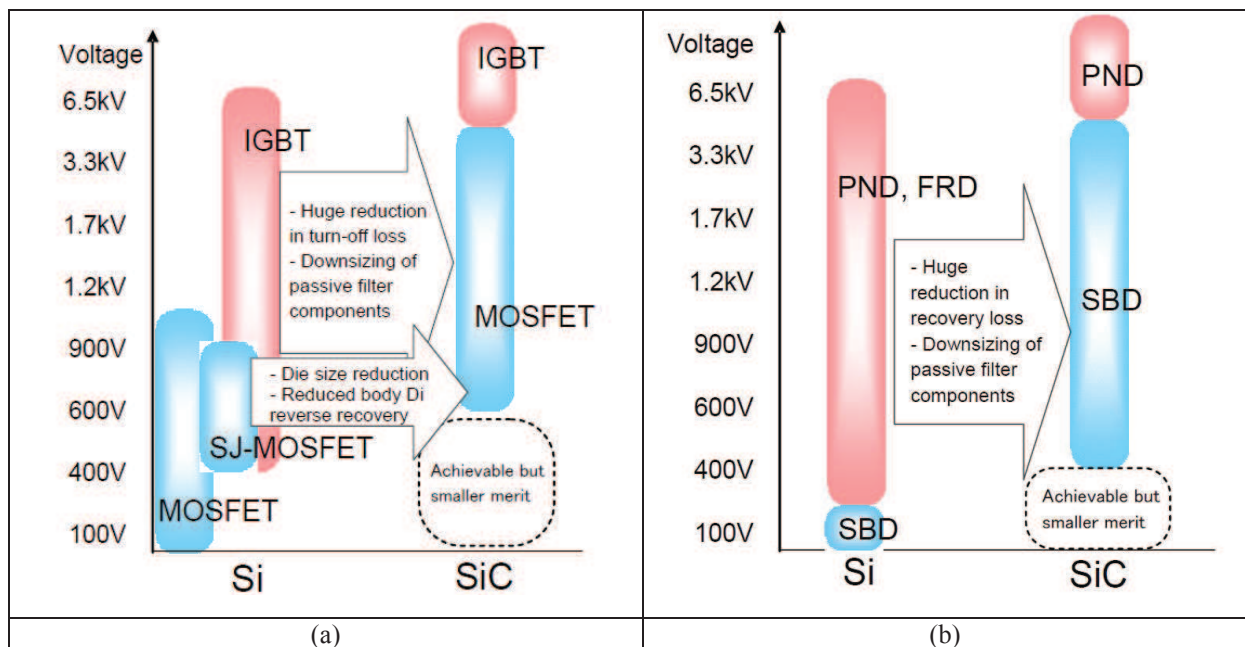


Figure III-2: Avantages des composants SiC par rapport aux ceux en silicium [Rohm14]

Pour les MOSFETS de puissance, la taille de la puce est déterminée par son calibre en tension et sa résistance à l'état passant. Le calibre en courant annoncé dans les données de constructeurs est souvent donné comme une valeur indicative et dépend de l'application.

Donc, pour comparer la technologie SiC à celle en silicium, plusieurs MOSFETs sont sélectionnés en fonction de ces deux critères, Table III-1.

Table III-1: Les MOSFETs de puissance choisis pour notre étude

Ref.	FCH041N65F	IPW65R045C7	SiHG64N65E	C2M0040120D	UJ2D1230K
Marque	Fairchild	Infineon	Vichay	Cree	USCi
Tech	Si-MOSFET	Si-MOSFET	Si-MOSFET	SiC-MOSFET	SiC-Cascode
VBDSS [V]	650	650	650	1200	1200
Rds(on) [mΩ]	36	41	39	40	42

Vue la nature du JFET SiC, interrupteur normalement fermé, il n'est pas toujours aisé de le mettre en œuvre pour les applications en électronique de puissance. Cela à cause de la complexité du driver à mettre en œuvre et également le fait que le composant est passant à l'état de repos. Ce composant est souvent associé à un MOSFET Si de faible calibre en tension pour former un seul composant normalement ouvert que l'on appelle « le montage cascode » : Figure III-3. Ce montage permet d'employer le JFET SiC normally-on sans avoir à changer le circuit de commande de la grille, vu que l'on commande la grille du MOSFET ce qui confère au global un comportement normally-off..

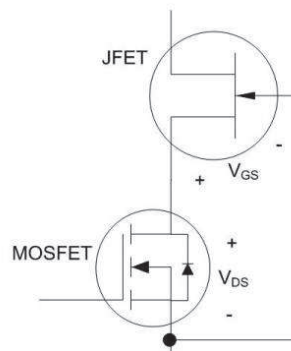


Figure III-3: Montage Cascode

II-B. Les pertes en conduction :

II-B-1. MOSFET:

Dans un MOSFET, le $R_{DS(on)}$ est la résistance totale entre le drain et la source pendant l'état passant. Elle est un paramètre important dans la détermination de courant nominal maximal et des pertes. Le $R_{DS(on)}$ augmente avec la température (coefficient de température positif), Figure III-4, en raison de la mobilité des électrons et des trous qui diminue à mesure que la température augmente. Un coefficient de température positif associé avec une répartition rapprochée de différents éléments dans sa structure, notamment le $R_{DS(on)}$, assure au MOSFET une facilité et une stabilité thermique lors de sa mise en parallèle [Dodge06]. De fait, le MOSFET n'a pas besoin de circuit externe pour répartir le courant entre les composants mis en parallèle.

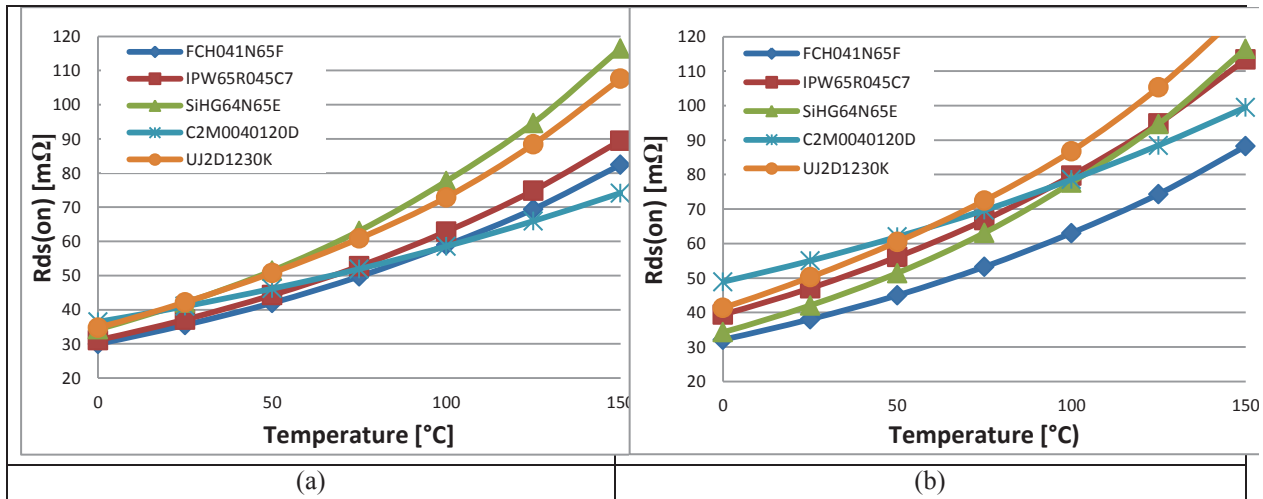


Figure III-4 : $R_{DS(on)}$ en fonction de température de jonction pour les FETs Si 650V et SiC 1200V pour (a) un courant de 10A et (b) un courant de 80A

Le $R_{DS(on)}$ d'un MOSFET à une température donnée peut être estimé avec l'équation (III-1), où les valeurs de $R_{DS(on)}$ pour deux températures de jonction sont nécessaires. Ces valeurs sont généralement disponibles dans les données constructeur, Figure III-4.

$$R_{DS(on)}(T_j) = R_{DS(on)T_{j1}} \left(1 + \frac{\alpha}{100}\right)^{T_j - T_{j1}} \quad (III-1)$$

$$\alpha = 100 \cdot \left(\frac{R_{DS(on)T_{j2}}}{R_{DS(on)T_{j1}}} - 1 \right)^{\frac{1}{T_{j2} - T_{j1}}} \quad (III-2)$$

Dans les calculs de pertes en conduction, la tendance est de considérer la résistance à l'état passant constante, par rapport au courant, et à prendre que l'effet de température illustré précédemment. La prise en compte des variations de $R_{DS(on)}$ en fonction du courant s'avèrent importantes, particulièrement pour les MOSFETs à faible calibre en tension, où le $R_{DS(on)}$ est déterminé en grande partie par les connexions entre la puce et le boîtier [Buttay04]. Ceci n'est pas toujours vrai pour les MOSFET haute tension, comme le montre la Figure III-4. Toutefois, nous pouvons remarquer sur cette figure que le courant de fonctionnement peut devenir un facteur déterminant dans le choix du MOSFET. C'est le cas du MOSFET SiC qui, à faible courant, surpasse les autres composants même à des températures élevées, Figure III-4(a). Alors que, à courant plus important, il est moins intéressant, Figure III-4(b).

II-B-2. Diode :

Du même que le MOSFET, les données constructeur fournissent toutes les courbes qui décrivent la chute de tension à l'état passant dans la diode. Ces courbes sont tracées pour différentes températures de jonction, Figure III-5. Cette dépendance thermique permet d'établir une fonction analytique simple à modéliser pour calculer la chute tension en fonction du courant de fonctionnement ainsi que de la température de jonction de la diode. Une interpolation des données permet de calculer les paramètres de cette fonction. Nous avons choisi la fonction décrite par l'équation (III-3). Mais, il est tout à fait possible de trouver une autre fonction [Lefranc11] [Kolar09].

$$V_F(I_F, T_j) = A \cdot I_F^{c(T_j)} + B(T_j) \tag{III-3}$$

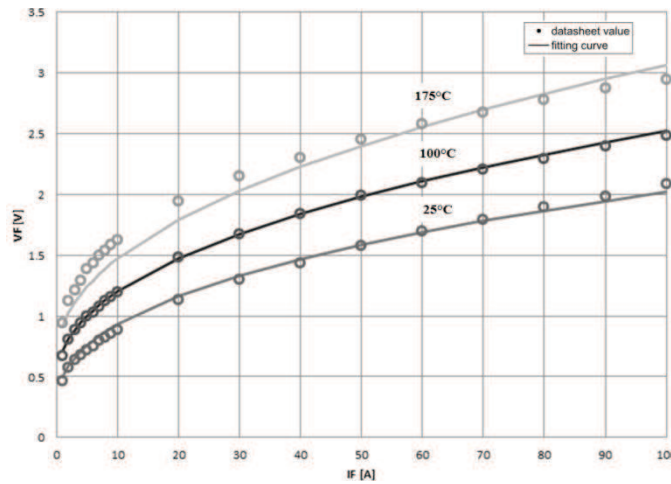


Figure III-5: La chute de tension à l'état passant dans la diode RHRG75120

Les diodes SiC, du fait de leur matériau grand gap, affichent une chute tension en conduction bien supérieure à leurs concurrents en silicium, Figure III-6. Grâce à un coefficient thermique négatif, les diodes en silicium obtiennent des performances en amélioration à l'état passant à des températures plus élevées. Contrairement aux diodes SiC qui se caractérisent par un coefficient thermique positif, Figure III-6(a).

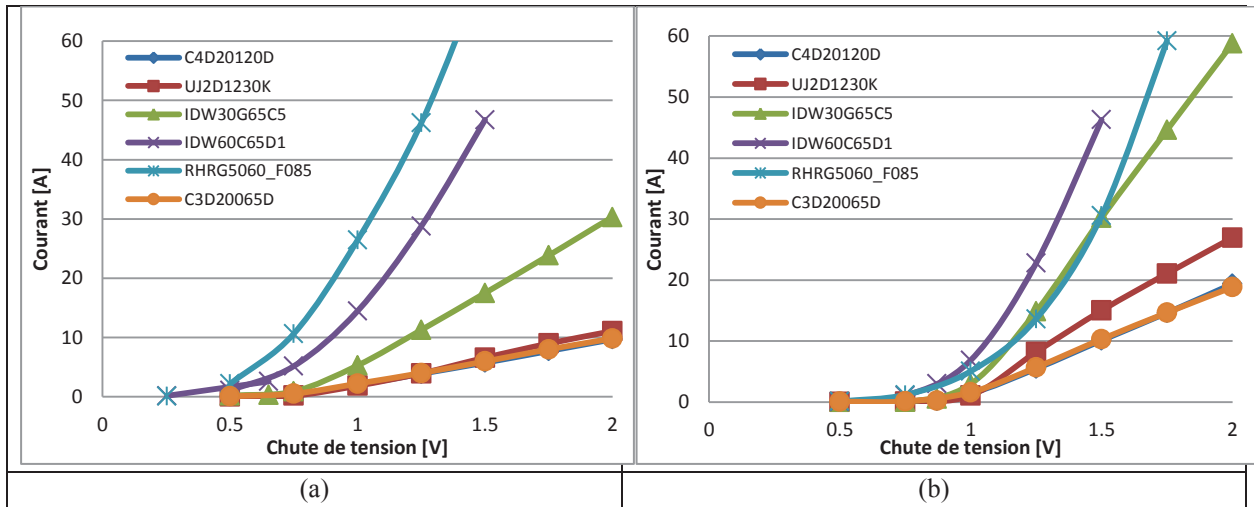


Figure III-6: Chute de tension dans les diodes (a) à 175°C et (b) à 25°C

Table III-2: Les diodes sélectionnées pour la comparaison

Ref.	C4D20120D	UJ2D1230K	IDW30G65C5	IDW60C65D1	RHRG5060_F085	C3D20065D
Brand	Cree	USCi	Infineon	Infineon	Faichild	Cree
Tech.	SiC	SiC	SiC	Si	Si	SiC
VRRM	1200	1200	650	650	600	650
IF 25°C	68	60	50	60	50	60
IF 135°C	33	30	30	30	30	30

II-C. Les pertes en commutations :

L'estimation des pertes en commutation nécessite une connaissance des composants qui constituent les cellules de commutation. Cette cellule est composée souvent d'un interrupteur

commandé et d'une diode. Les pertes dans la cellule de commutation se divisent en trois catégories, Figure III-7 :

- E_{on} : L'énergie de perte due à la fermeture de l'interrupteur.
- E_{off} : L'énergie de perte due à l'ouverture de l'interrupteur.
- E_{rec} : L'énergie de perte due au recouvrement de la diode.

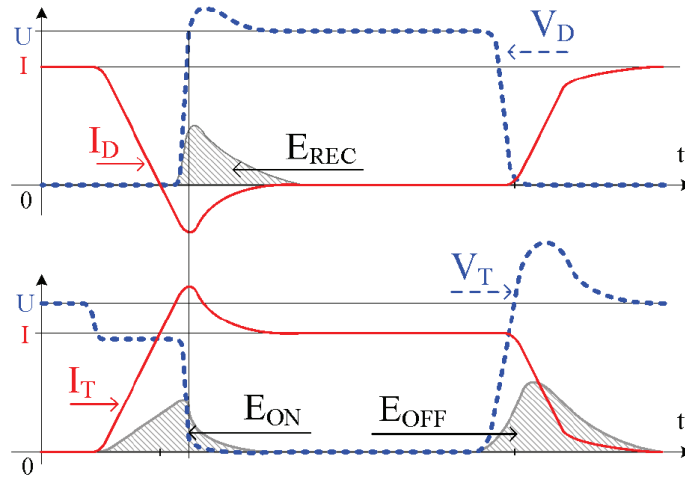


Figure III-7: Formes d'onde simplifiées dans une cellule de commutation composée d'un transistor et d'une diode

Les énergies E_{on} et E_{off} dépendent des valeurs du courant et de la tension appliqués sur la cellule de commutation, ainsi que des paramètres de l'interrupteur et sa commande qui déterminent les temps de montée et de descente du couple (courant, tension). Ces deux quantités sont souvent tracées en fonction du courant à des conditions données, tensions et résistances de grilles, Figure III-8.

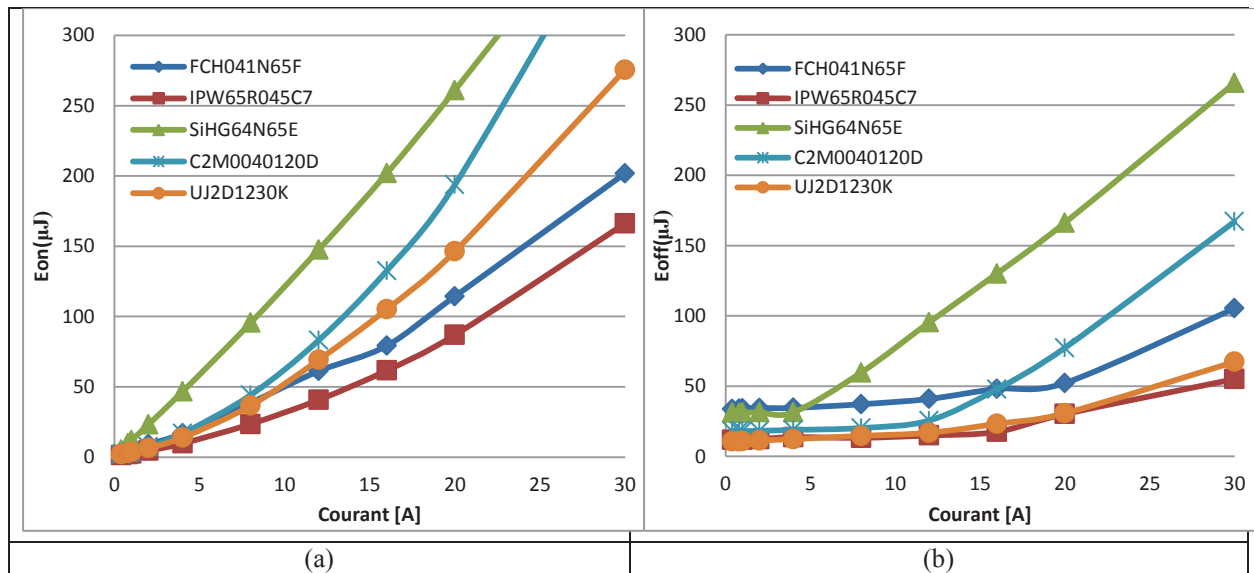


Figure III-8: Les énergies de commutation dans les MOSFETs (a) à la fermeture et (b) à l'ouverture du composant avec une résistance de grille $R_g=10\Omega$ et une commande en tension de 15V et une tension du blocage de 400V

Elles ne sont généralement pas fournies par les constructeurs pour les MOSFETs. Donc, des modèles physiques de simulation ou des expérimentations sont nécessaires pour extraire leurs courbes.

La dynamique de commutation du MOSFET est influencée par la non-linéarité de ses capacités parasites. Cette dynamique complique l'estimation de l'énergie mise en jeu lors de la commutation. Ceci est le cas lors du blocage du transistor où l'instant à partir duquel le courant commence sa chute peut précéder l'instant où la tension atteint sa tension de blocage selon la résistance de grille et l'amplitude du courant commuté. Une simple fonction d'interpolation devient donc plus contraignante à obtenir et nécessite une adaptation selon les paramètres de la commande et du circuit. Par conséquent, la modélisation des commutations devient une tâche qui nécessite une parfaite connaissance de la physique du composant et son comportement dynamique. Ces capacités parasites avec les inductances du boîtier et des pistes sur le PCB engendrent des oscillations qui sont susceptibles d'augmenter le stress sur le composant. Ces oscillations auront également des impacts sur les pertes dans le MOSFET [Fairchild13] [Wang12] [Chen09] [Meade08], Figure III-9.

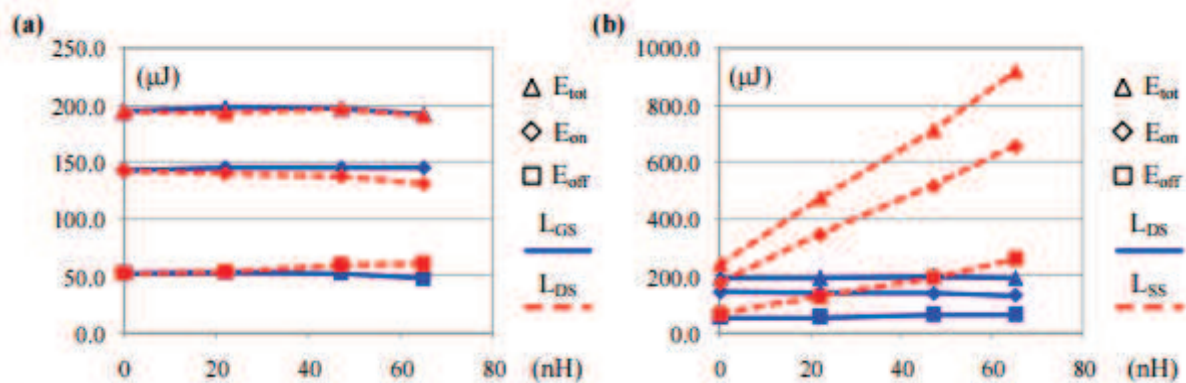


Figure III-9: L'effet des inductances parasites sur les énergies de commutation dans une cellule (MOSFET, Diode) [Chen09]

On remarque les pertes engendrées par l'inductance L_{SS} sur la source du MOSFET, ce qui explique l'écart sur le rendement que l'on rencontre souvent entre l'estimation et les mesures.

La non-linéarité des capacités parasites est bénéfique pour certains aspects de la commutation. Prenons l'exemple de la capacité équivalente en sortie du MOSFET, C_{oss} . Du fait de sa dépendance de la tension, la valeur de cette capacité change de plusieurs ordres de grandeur lors de la commutation. Pour le MOSFET standard ce changement est légèrement linéaire impliquant des pentes incontrôlables de tension, dV/dt , et de courant, dI/dt pour les faibles valeurs de la résistance de grille. Donc, limiter ces pentes revient à augmenter les pertes. Néanmoins, les nouvelles technologies de MOSFET super jonction avec un dopage en forme de pilier participe à faire décroître la valeur C_{oss} très rapidement à des tensions de plus en plus faibles, Figure III-10(a). Alors, le contrôle des dV/dt et de dI/dt devient possible, Figure III-11.

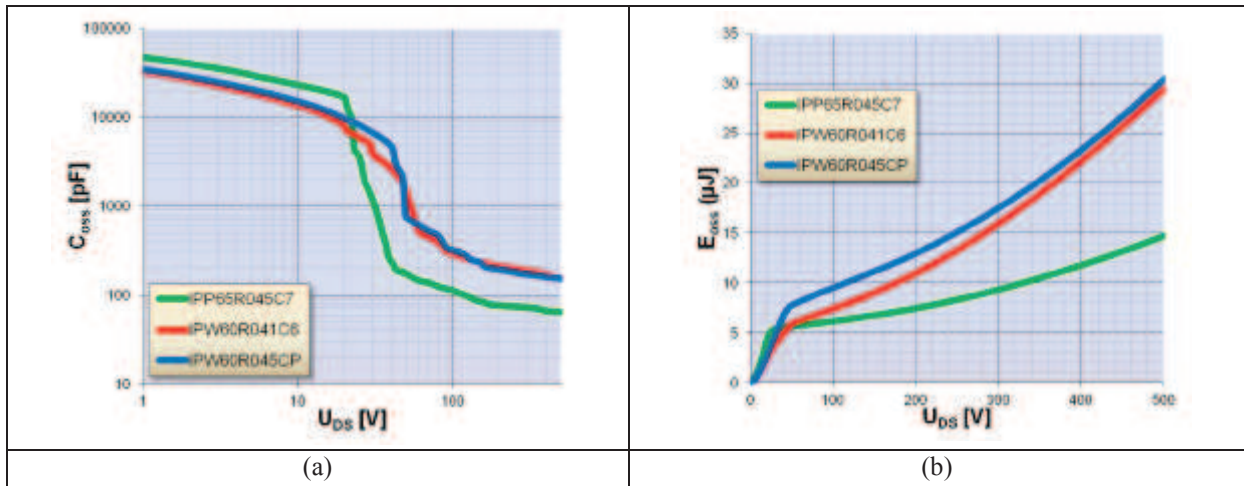


Figure III-10: (a) C_{oss} et (b) E_{oss} de différentes générations de MOSFET de $R_{DS(on)}$ équivalentes [Hancock13]

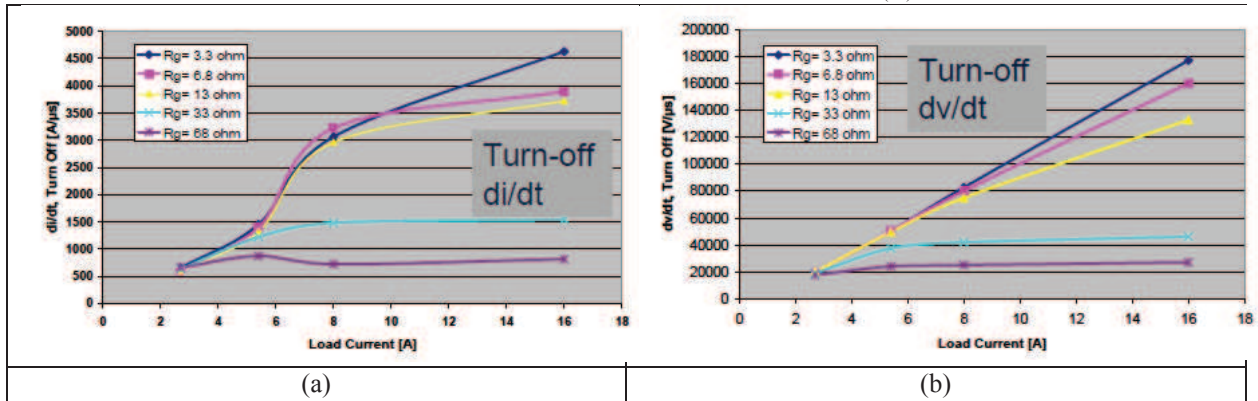


Figure III-11: (a) di/dt et (b) dv/dt à l'ouverture du MOSFET IPP60R199CP à $T_j=125^\circ\text{C}$ [Infineon07]

De plus, la diminution de la valeur de C_{oss} limite les pertes dues à l'énergie stockée dans cette capacité, E_{oss} , Figure III-10(b). Particulièrement à faible taux de charge ou les autres pertes de commutations sont au plus faibles.

II-C-1. Développement d'un modèle analytique de pertes en commutation :

Pour analyser la dynamique de commutation, un circuit à charge inductive est adopté, Figure III-12. Ce circuit typique représente le mécanisme de commutation dans les convertisseurs de puissance sur lesquels notre choix a été porté. Dans ce circuit, la cellule de commutation est composée d'un MOSFET et une diode avec leurs éléments parasites. La commande de grille du MOSFET est une tension carrée qui varie de 0 à V_{GG} considérée parfaite. Les temps de montée et de descente sont négligeables. La tension au blocage correspond à celle du bus continu et est présentée par une source de tension constante V_{DD} . La source de courant I_{DD} émule le comportement inductif de la charge.

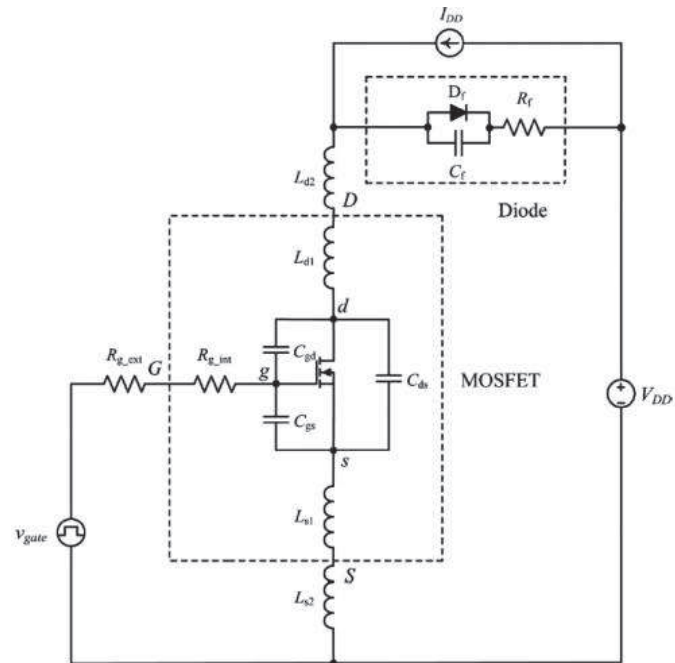


Figure III-12: Circuit équivalent d'une cellule de commutation (MOSFET, Diode) comprenant les éléments parasites

Les éléments parasites suivant sont considérés :

C_{gd} : la capacité entre la grille et le drain ;

C_{gs} : la capacité entre la grille et la source ;

C_{ds} : la capacité entre la source et le drain ;

L_{s1} & L_{d1} : les inductances internes sur la source et le drain du MOSFET, dues aux fils de bonding et aux pattes du composant ;

L_{s2} & L_{d2} : les inductances des pistes sur le PCB ;

R_{g_ext} & R_{g_int} : les résistances de grille interne et externe. $R_g = R_{g_ext} + R_{g_int}$.

Les différentes phases lors de la commutation sont illustrées sur le Figure III-13(a) et (b).

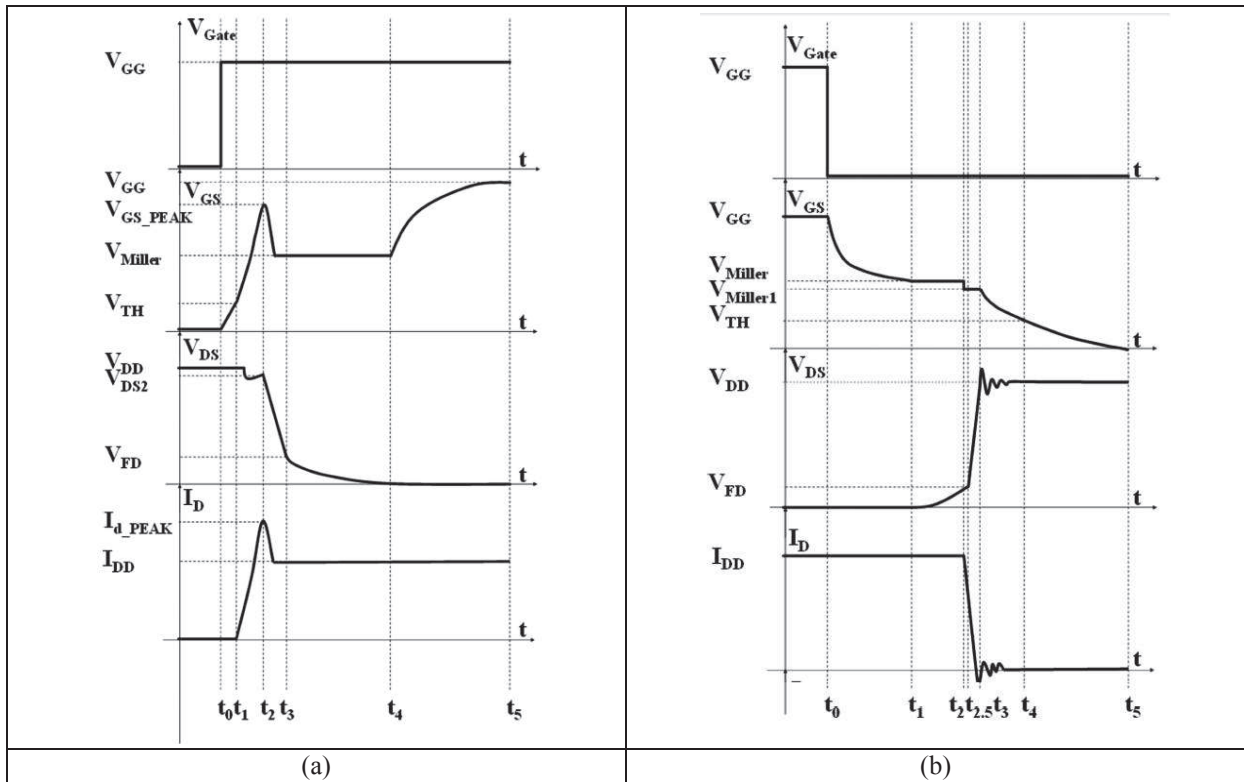


Figure III-13: Les différentes phases lors de la commutation (a) à l'amorçage (b) au blocage

Dans le but de construire un modèle analytique simple et fiable pour calculer les pertes en commutation, plusieurs hypothèses simplificatrices sont nécessaires pour s'affranchir du modèle physique.

La première est de considérer la transconductance constante, ne dépendant pas de la valeur de courant dans le canal I_{canal} . La transconductance se calcule donc à partir de la courbe de transfert $I_D(V_{gs})$ pour obtenir l'équation (III-4).

$$i_d(t) = I_{canal} = g_{fs} \cdot (v_{gs}(t) - V_{th}) \quad (III-4)$$

La deuxième hypothèse sert à réduire la non-linéarité des capacités parasites en donnant simplement deux valeurs à chacune d'entre-elles selon la tension à partir de laquelle leurs valeurs changent d'amplitude V_{S_oss} , Figure III-14.

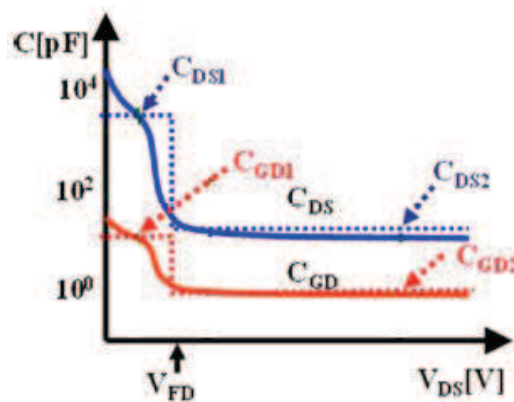


Figure III-14: La variation des capacités parasites en fonction de la tension V_{DS} et la tension à partir de laquelle leurs deux valeurs sont définies

Il est maintenant évident qu'il suffit d'écrire la variation de V_{gs} pour calculer le temps de montée ou de descente du courant [Vishay04]. Cette variation est décrite comme une charge ou décharge de la capacité d'entrée C_{iss} par l'équation (III-5) en amorçage $[t_0-t_2]$ et l'équation (III-6) au blocage $[t_8-t_9]$.

$$V_{gs}(t) = V_{GG} \cdot (1 - e^{\frac{-(t-t_1)}{\tau_{iss}}}) \quad (III-5)$$

$$V_{gs}(t) = V_{Miller} \cdot (1 - e^{\frac{-(t-t_8)}{\tau_{iss}}}) \quad (III-6)$$

Où V_{Miller} est la valeur de la tension V_{gs} lors du plateau de Miller, qui peut être calculée à partir de l'équation (III-7) qui est basée sur la simplification de l'équation (III-4)

$$V_{Miller} = \frac{I_{DD}}{g_{fs}} + V_{th} \quad (III-7)$$

$$\tau_{iss} = R_g \cdot C_{iss} \quad (III-8)$$

Par conséquent, comme V_{gs} évolue entre la tension de seuil d'ouverture du canal V_{th} et la tension de Miller où le MOSFET est dans sa zone de saturation, le temps de montée du courant se déduit par l'équation (III-9) à l'amorçage et par l'équation (III-10) au blocage.

$$t_{im} = R_g C_{iss} \ln\left(\frac{V_{GG}-V_{th}}{V_{GG}-V_{Miller}}\right) \quad (III-9)$$

$$t_{id} = R_g C_{iss} \ln\left(\frac{V_{Miller}}{V_{th}}\right) \quad (III-10)$$

Ce modèle masque plusieurs phénomènes physiques qui surviennent pendant la commutation. Ainsi, cette simplification ne permet pas de donner une estimation correcte des pertes en commutation ou encore le bon di/dt qui permet de calculer le courant et l'énergie de recouvrement. Pour cette raison, un modèle plus précis a été étudié [Xiao04]. Afin de mieux exposer ce modèle, les différentes phases de commutation seront décrites brièvement.

II-C-1.a) L'amorçage du MOSFET :

Phase 1 : $[t_0 - t_1]$ (l'amorçage de grille) : lorsque la tension de commande V_{GG} est appliquée sur la grille du MOSFET à travers la résistance R_g la capacité d'entrée du MOSFET $C_{iss}=C_{gs}+C_{gd}$ commence à se charger et le canal commence à se former. Le MOSFET reste bloqué tant que la tension de la grille V_{gs} n'a pas atteint la tension de seuil V_{th} . Donc la tension de grille monte progressivement selon l'équation (III-5).

Phase 2 : $[t_1 - t_2]$ (la montée du courant) : Lorsque la tension V_{gs} dépasse la tension de seuil V_{th} , le canal est ouvert. Le courant augmente pour atteindre I_{DD} , la tension de blocage V_{DD} reste présente sur V_{ds} , le MOSFET est dit en régime de saturation. C'est le cas le plus général pour une charge inductive, mais il arrive que pour des faibles taux de charge ou avec une montée de courant rapide, la tension V_{ds} diminue beaucoup plus rapidement que la montée de courant et descend au-dessous du seuil ($V_{gs}-V_{th}$) alors le MOSFET rentre dans sa zone ohmique.

Comme le MOSFET est en régime de saturation et V_{gs} n'est pas encore au niveau de sa commande V_{GG} , la montée de courant dans le canal suit la progression de V_{gs} . Afin de trouver

une expression du courant durant cette phase, plusieurs hypothèses simplificatrices sont nécessaires :

-Le courant I_D passe majoritairement dans le canal pendant cette phase.

-Le courant qui circule dans les capacités C_{gd} et C_{ds} est négligeable.

Ces deux hypothèses conduisent aux équations suivantes :

$$i_d(t) = I_{canal} = g_{fs} \cdot (v_{gs}(t) - V_{th}) \quad (III-11)$$

$$R_g \cdot i_g(t) = V_{GG} - v_{gs}(t) - L_s \frac{di_d(t)}{dt} \quad (III-12)$$

$$i_g(t) = C_{gs} \frac{dv_{gs}(t)}{dt} + C_{gd} \frac{dv_{gd}(t)}{dt} \quad (III-13)$$

$$v_{gs}(t) = v_{gd}(t) + v_{ds}(t) \quad (III-14)$$

$$v_{ds}(t) = V_{DD} - (L_s + L_d) \frac{di_d(t)}{dt} \quad (III-15)$$

En substituant les équations (III-11), (III-13), (III-14) et (III-3) dans l'équation (III-12), nous aboutissons à l'équation différentielle suivante :

$$\tau_a \frac{d^2 v_{gs}(t)}{dt^2} + \tau_b \frac{dv_{gs}(t)}{dt} + v_{gs} = V_{GG} \quad (III-16)$$

$$\tau_a = R_g C_{gd} g_{fs} (L_s + L_d) \quad (III-17)$$

$$\tau_b = R_g (C_{gd} + C_{gs}) + g_{fs} L_s \quad (III-18)$$

$$\Delta = \tau_b^2 - 4 \cdot \tau_a \quad (III-19)$$

La solution de cette équation différentielle de second ordre dépend de Δ .

Lorsque $\Delta > 0$, la solution prend la forme :

$$v_{gs}(t) = V_{GG} - \frac{V_{GG} - V_{th}}{\tau_1 - \tau_2} (\tau_1 e^{-\frac{(t-t_1)}{\tau_1}} - \tau_2 e^{-\frac{(t-t_1)}{\tau_2}}) \quad (III-20)$$

$$\tau_1 = \frac{2 \cdot \tau_a}{\tau_b + \sqrt{\Delta}} \quad (III-21)$$

$$\tau_2 = \frac{2 \cdot \tau_a}{\tau_b - \sqrt{\Delta}} \quad (III-22)$$

Lorsque $\Delta < 0$, solution devient :

$$v_{gs}(t) = V_{GG} - (V_{GG} - V_{th}) (e^{-\frac{(t-t_1)}{\tau_4}}) \left(\frac{\tau_3}{\tau_4} \sin \frac{t-t_1}{\tau_3} + \cos \frac{t-t_1}{\tau_3} \right) \quad (III-23)$$

$$\tau_3 = \frac{2 \cdot \tau_a}{\sqrt{-\Delta}} \quad (III-24)$$

$$\tau_4 = \frac{2 \cdot \tau_a}{\tau_b} \quad (III-25)$$

Puis en utilisant l'équation (III-11), nous pouvons obtenir le courant dans le MOSFET selon l'équation (III-26), ou encore la montée en courant par l'équation (III-27).

$$i_d(t) = g_{fs}(V_{GG} - V_{th}) \left\{ 1 - \frac{1}{\tau_1 - \tau_2} (\tau_1 e^{-\frac{(t-t_1)}{\tau_1}} - \tau_2 e^{-\frac{(t-t_1)}{\tau_2}}) \right\} \quad (III-26)$$

$$\frac{di_d(t)}{dt} = \frac{g_{fs}(V_{GG} - V_{th})}{\tau_1 - \tau_2} (e^{-\frac{(t-t_1)}{\tau_1}} - e^{-\frac{(t-t_1)}{\tau_2}}) \quad (III-27)$$

L'équation (III-26) permet de donner plus précisément la dynamique de courant lors de la phase 2 en intégrant les éléments parasites du composant et de circuit. Les deux modèles [Vishay04] et [Xiao04] sont comparés aux résultats de simulation des modèles physiques fournis par les fabricants qui intègrent aussi les inductances parasites décrites plus haut, Figure III-15.

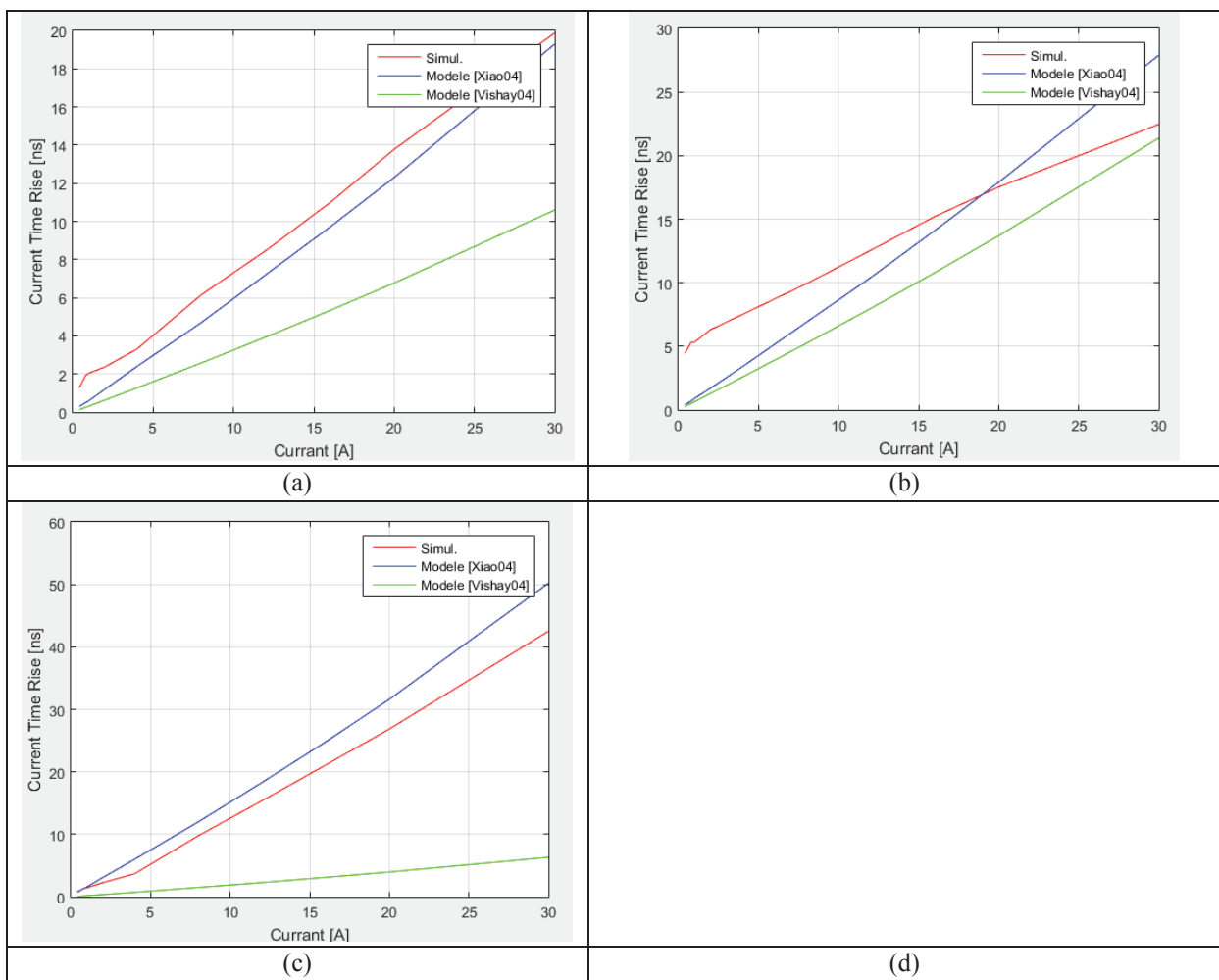


Figure III-15: Comparaison entre les modèles analytique et la simulation pour les transistors (a) FCH76N65F, (b) IPW65R045C7 et (c) C2M0040120D

Malgré l'hypothèse forte sur la transconductance, l'équation (III-26) donne des meilleurs résultats face au modèle décrit par l'équation (III-9) avec les mêmes hypothèses du départ mais sans prendre en compte les effets parasites. Le problème du modèle [Xiao04] vient de cette hypothèse où la valeur de la transconductance influence énormément les

résultats. Cette valeur doit être choisie avec précaution et souvent nécessite une vérification préalable à son application.

Revenons à la phase 2. Lorsque le courant commuté passe intégralement dans le MOSFET, la diode démarre sa phase de recouvrement pour enlever la charge restante dans sa zone de tenue en tension. Notons que dans le cas où la diode utilisée est en SiC, on ne peut plus parler de recouvrement mais sa capacité de jonction introduit un courant inverse ressemblant au recouvrement. Le recouvrement sera détaillé dans la partie suivante. Finalement, la phase 2 se termine lorsque le courant atteint sa valeur maximale I_{pk} . Cette valeur correspond au courant de recouvrement, équation (III-28). La tension V_{gs} dépasse sa valeur V_{Miller} pour aboutir à un pic lors du plateau, (III-29).

$$I_{d_peak} = I_{DD} + I_{rr} \quad (III-28)$$

$$V_{gs_peak} = \frac{I_{d_peak}}{g_{fs}} + V_{th} \quad (III-29)$$

Phase 3 : [t2 - t3] (La descente de tension) : Dans cette phase la diode finit son recouvrement lorsque son courant s'annule, alors que le courant dans le MOSFET se stabilise sur sa valeur finale I_{DD} . Le blocage de la diode commence à prendre place en même temps que le courant de recouvrement commence sa descente à partir de I_{rr} . Inversement, la tension V_{ds} descend avec une dynamique déterminée par la valeur de sa capacité C_{gd} .

$$\frac{dv_{ds}}{dt} = -\frac{V_{GG} - V_{Miller}}{R_g C_{gd}} \quad (III-30)$$

Phase 5 [t4 - t5] : cette phase est la dernière de l'amorçage, où la tension et le courant gardent leurs valeurs $V_{ds(on)}$ et I_{DD} respectivement, et la tension V_{gs} continue de croître afin d'arriver à sa valeur maximale V_{GG} selon l'équation (III-31).

$$v_{gs}(t) = V_{Miller} + (V_{GG} - V_{Miller}) \left(1 - e^{-\frac{-(t-t_4)}{\tau_{oss}}}\right) \quad (III-31)$$

$$\tau_{oss} = R_g (C_{gd} + C_{ds}) \quad (III-32)$$

Par conséquent, l'énergie nécessaire à l'amorçage du MOSFET, sans le recouvrement de la diode s'exprime par l'équation (III-33).

$$E_{on} = \frac{1}{2} I_{DD} [V_{DD} t_{im} + (V_{DD} - V_{S_{oss}}) t_{vd1} + (V_{S_{oss}} - V_{ds(on)}) t_{vd2}] \quad (III-33)$$

Cette énergie est calculée avec les deux modèles présentés précédemment pour plusieurs MOSFETs. Les résultats, Figure III-16, montrent que le modèle de [Xiao04] arrive à suivre la tendance de l'énergie en fonction du courant, même avec les hypothèses des capacités linéaires et une transconductance constante.

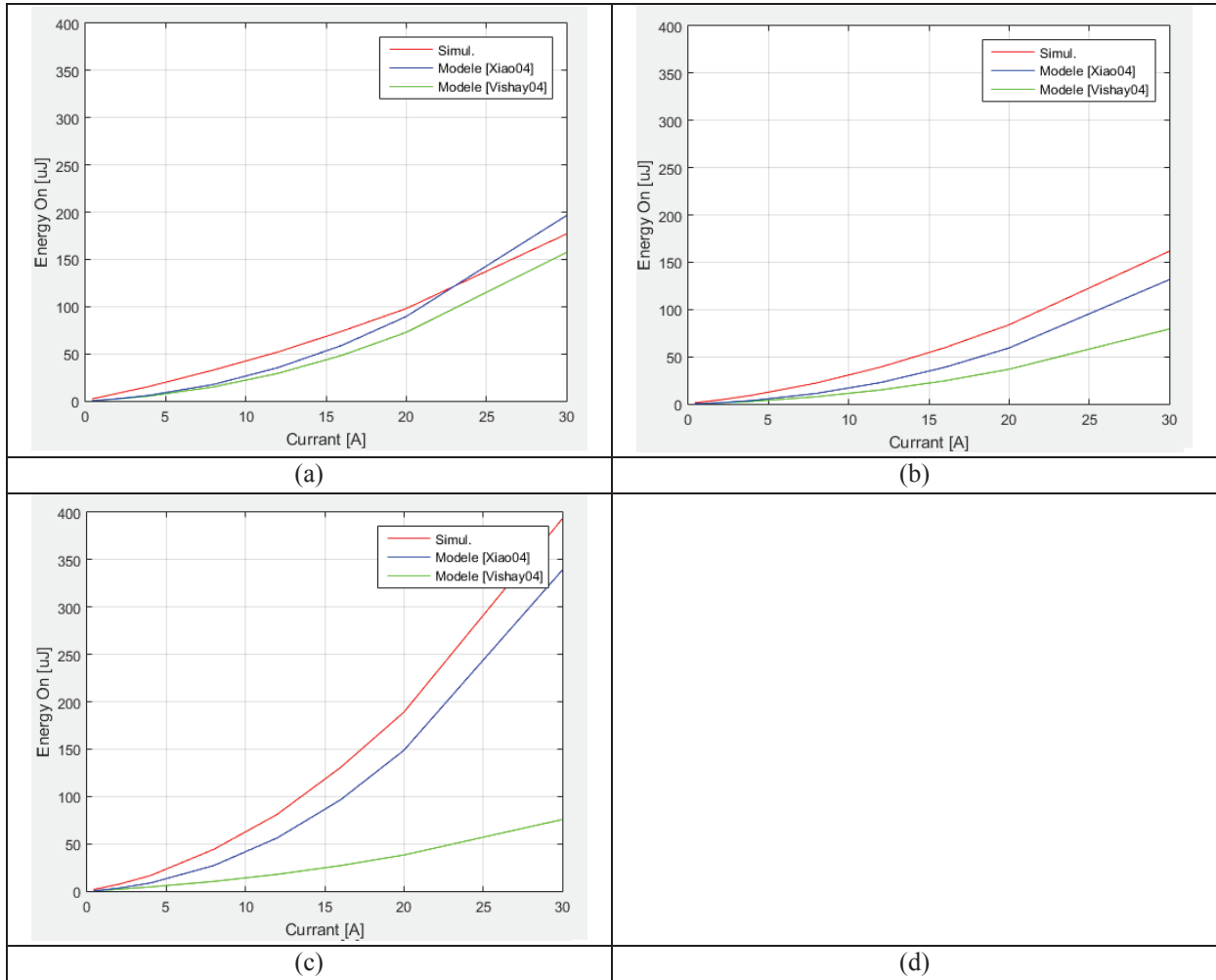


Figure III-16: Comparaison entre les modèles analytique et la simulation pour l'énergie à l'amorçage du transistor (a) FCH76N65F, (b) IPW65R045C7 et (c) C2M0040120D

II-C-1.b) Le blocage du MOSFET :

Le mécanisme du blocage d'un MOSFET est quasiment identique au mécanisme de l'amorçage mais au sens inverse

Phase 6 [$t_6 - t_7$] : Cette phase commence lorsque la commande au blocage a lieu. V_{gs} diminue à partir de sa valeur maximale V_{GG} avec la constante de temps τ_{iss} pour arriver à la tension de Miller à la fin de cette phase. Le MOSFET est toujours dans sa zone ohmique.

Phase 7 [$t_7 - t_8$] : La tension V_{ds} augmente progressivement pour atteindre sa valeur intermédiaire V_{S_oss} . La pente de la tension pendant cette phase est régie par l'équation (III-34).

$$\frac{dv_{ds}}{dt} = \frac{i_g}{C_{gd}} = \frac{v_{gs}}{R_g C_{gd}} = \frac{V_{Miller}}{R_g C_{gd}} \quad (\text{III-34})$$

A la fin de cette phase, le MOSFET est passé dans sa zone de saturation. Le courant reste constant à la valeur I_{DD} . t_{vm1} est le temps nécessaire pour cette phase.

Phase 8 [$t_8 - t_9$] : Dès que la tension V_{ds} dépasse sa valeur intermédiaire, les valeurs de ces capacités sont celles définies au-dessus de la valeur V_{S_oss} . L'équation (III-34) reste valable dans cette phase mais avec les faibles valeurs de capacités. La tension V_{gs} est constante sur sa valeur de Miller et le courant de grille également. Par contre, Le changement

de la tension V_{ds} introduit un courant qui circule dans la capacité de sortie du MOSFET C_{oss} et la capacité de jonction de la diode C_f . Etant donné que la diode est toujours bloquée, cela implique une modification de courant dans le canal décrit par les équations (III-35) et (III-36).

$$I_{canal} = I_{DD} - (C_f + C_{oss}) \frac{V_{th} + I_{canal}/g_{fs}}{R_g C_{gd}} \quad (III-35)$$

$$I_{canal} = \frac{R_g C_{gd} g_{fs}}{R_g C_{gd} g_{fs} + (C_f + C_{oss})} \left[I_{DD} - (C_f + C_{oss}) \frac{V_{th}}{R_g C_{gd}} \right] \quad (III-36)$$

Par conséquent, la tension V_{gs} est inférieure à la tension V_{Miller} , et elle est calculée par l'équation (III-37).

$$V_{Miller-1} = \frac{I_{canal}}{g_{fs}} + V_{th} \quad (III-37)$$

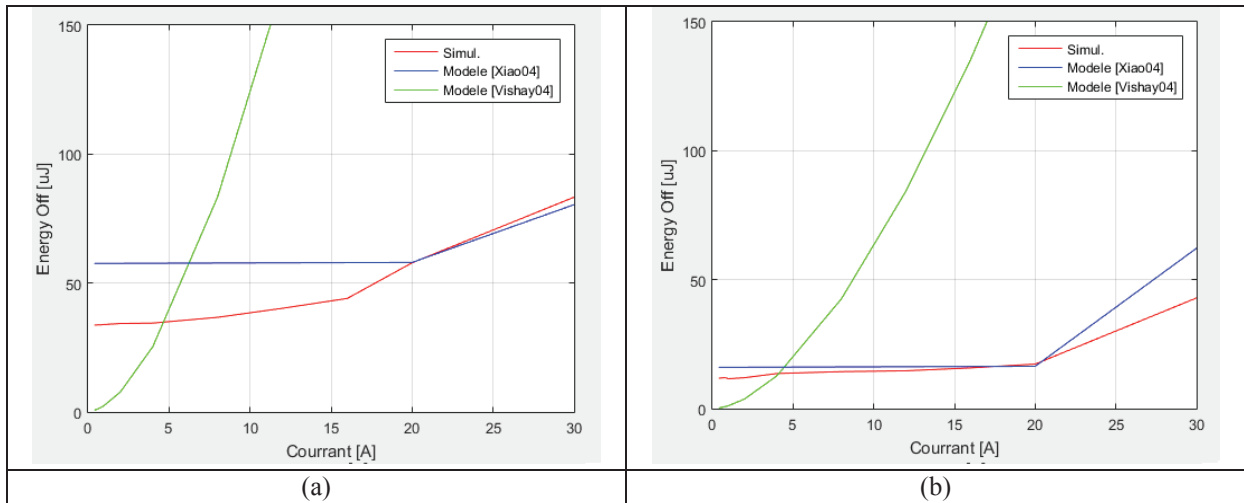
Phase 9 [t_9 - t_{10}] : Lorsque la tension V_{ds} atteint sa valeur V_{DD} , la diode commence à conduire et le courant dans le MOSFET démarre sa chute avec les même constantes que l'équation (III-20) ou (III-23) jusqu'à ce qu'il s'annule lorsque $V_{gs} = V_{th}$.

$$i_d(t) = g_{fs} \left[\frac{V_{Miller-1}}{\tau_1 - \tau_2} \left(\tau_1 e^{-\frac{(t-t_1)}{\tau_1}} - \tau_2 e^{-\frac{(t-t_1)}{\tau_2}} \right) - V_{th} \right] \quad (III-38)$$

Phase 10 [t_{10} - t_{11}] : V_{gs} continue de progresser en dessous de V_{th} alors que le MOSFET est bloqué. La pente du courant introduit une chute de tension aux bornes des inductances parasites du circuit. Le courant pouvant circuler encore à travers les capacités C_{oss} et C_f implique une oscillation sur la tension V_{ds} vue comme un stress supplémentaire à prendre en compte.

Ainsi, l'énergie dépensée pour réaliser ce blocage est exprimée par l'équation (III-39).

$$E_{off} = \frac{1}{2} I_{DD} \left[(V_{S_{oss}} - V_{ds(on)}) t_{vm1} + (V_{DD} - V_{S_{oss}}) t_{vm2} + V_{DD} t_{id} \right] \quad (III-39)$$



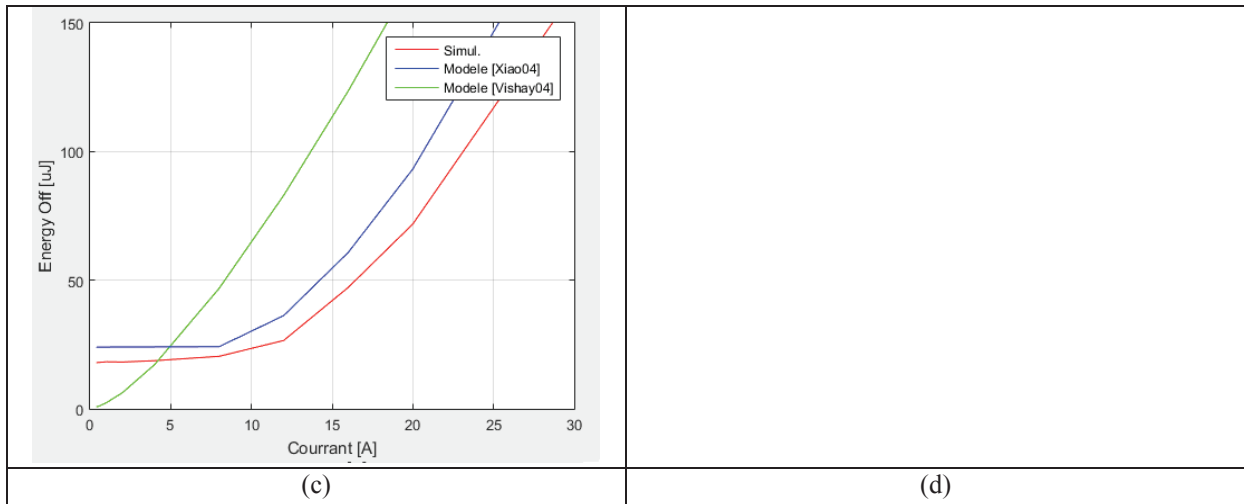


Figure III-17: Comparaison entre les modèles analytique et la simulation pour l'énergie au blocage du transistor (a) FCH76N65F, (b) IPW65R045C7 et (c) C2M0040120D

II-C-2. Le recouvrement dans les diodes :

II-C-2.a) Les diodes en Silicium :

Lors de la conduction d'une diode PiN, des charges minoritaires Q_0 sont stockées dans sa zone de tenue en tension. La valeur de Q_0 dépend du courant conduit par la diode selon l'équation (III-40) [AlNaseem00].

$$Q_0 = k_Q \sqrt[n]{I_F} \tag{III-40}$$

Où :

- k_Q est une fonction de la température ;
- I_F est le courant conduit par la diode ;
- $n=1,2$ ou 3 . A déterminer avec des simulations physiques ou des tests sur le composant.

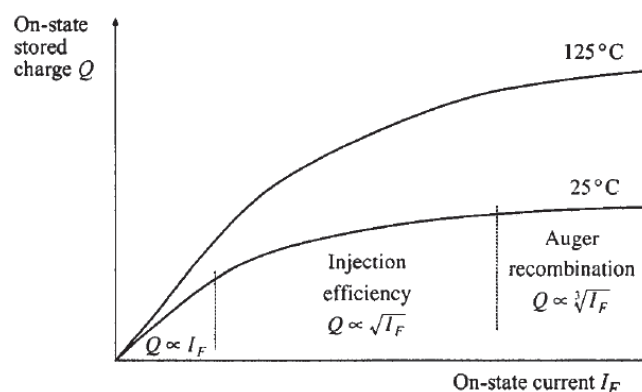


Figure III-18: La variation de charge Q_0 avec le courant conduit à l'état passant I_F [AlNaseem00]

Le blocage de la diode n'intervient que lorsque ses charges sont éliminées. La suppression de ces charges survient par deux mécanismes :

Passif : par recombinaison à l'intérieur de la diode.

Actif : par un courant négatif, dit de recouvrement I_{rr} pendant un temps t_{rr} , et les charges éliminées Q_{rr} sont les charges de recouvrement, Figure III-19.

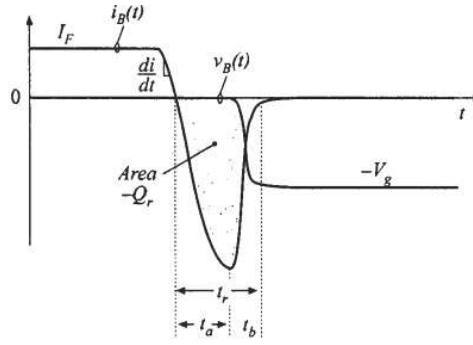


Figure III-19: Les formes d'onde lors du recouvrement de la diode

Les charges de recouvrement Q_{rr} dépendent de la pente du courant de blocage de la diode, di/dt . A partir de la Figure III-19, nous pouvons faire une approximation linéaire sur le courant de recouvrement pendant les deux laps de temps t_a et t_b . Donc la charge Q_{rr} est donnée par l'Equation (III-41).

$$Q_{rr} = \frac{1}{2} I_{rr} (t_a + t_b) = \frac{1}{2} I_{rr} \left(\frac{I_{rr}}{di/dt} + \frac{I_{rr}}{di/dt} S \right) \quad (III-41)$$

Où $S=t_b/t_a$ est le facteur de « Snappiness ». Autrement dit, S est le facteur qui décrit la vitesse nécessaire à l'annulation du courant de recouvrement, Long, Rapide ou Ultra-Rapide. Ce paramètre dépend de la construction physique du composant.

La relation entre la charge Q_0 et la charge du recouvrement Q_{rr} dépend de la vitesse de variation de courant di/dt . Donc, nous pouvons écrire :

$$Q_{rr} = f_{rr} (di/dt) k_Q \sqrt[n]{I_F} \quad (III-42)$$

Où f_{rr} est le ratio entre la charge Q_0 est la charge Q_{rr} pour un di/dt et un I_F donnés. Il suit souvent une relation linéaire et peut être extrait des données constructeurs lorsque la courbe de Q_{rr} en fonction de di/dt est fournie.

En combinant l'Equation (III-41) avec l'Equation (III-42), nous obtenons le courant et le temps de recouvrement selon les Equations (III-43) et (III-44) respectivement.

$$I_{rr} = \sqrt{\frac{2}{1+S} f_{rr} \cdot k_Q \cdot \sqrt[n]{I_F} \cdot di/dt} \quad (III-43)$$

$$t_{rr} = \sqrt{\frac{2}{1+S} \cdot \frac{f_{rr} \cdot k_Q \cdot \sqrt[n]{I_F}}{di/dt}} \quad (III-44)$$

Finalement, l'énergie de pertes de recouvrement est calculée suivant l'équation (III-45).

$$E_{rr} = \frac{1}{2} V_r I_{rr} t_a + \frac{1}{3} V_r I_{rr} t_b \quad (III-45)$$

$$t_a = \frac{I_{rr}}{di/dt} \quad (III-46)$$

$$t_b = t_{rr} - t_a \quad (III-47)$$

La Figure III-20 illustre une comparaison entre le modèle décrit et la simulation du modèle physique. Nous pouvons constater que le modèle est assez fidèle pour calculer les pertes en recouvrement.

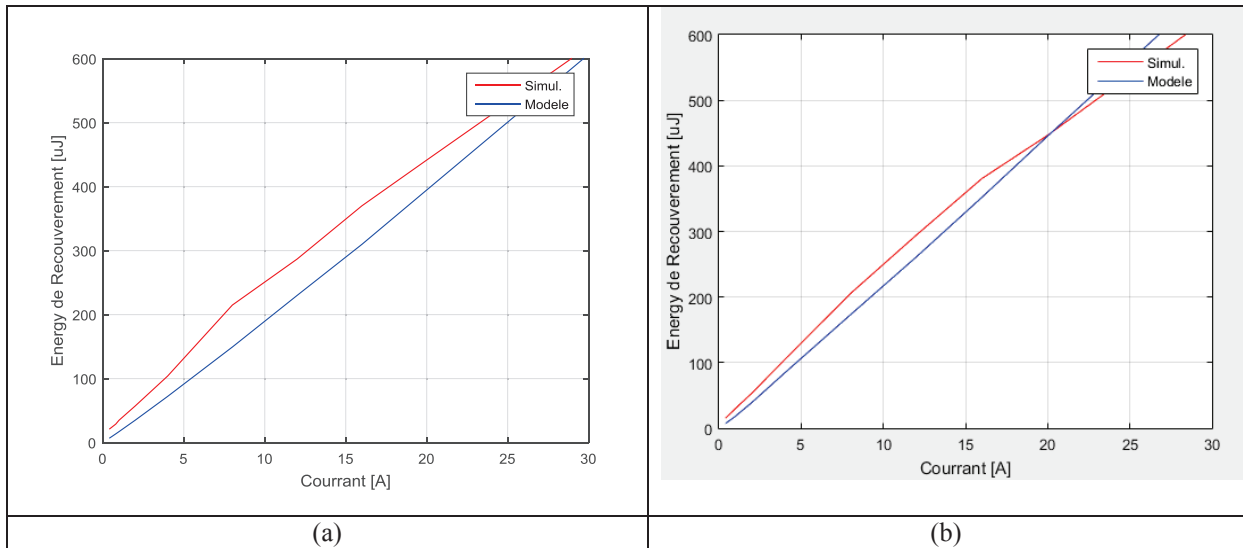


Figure III-20: L'énergie de recouvrement en fonction du courant commuté pour les diodes (a) RHRG5060 et (b) RHRG75120

II-C-2.b) Les diodes SiC :

Les diodes SiC ne présentent pas de recouvrement comme leurs semblables en silicium. Les pertes causées par leurs capacité de jonction sont constantes, à une tension commutée constante, est peuvent être calculées directement à partir de données constructeurs. La Figure III-21 indique le caractère invariable de la charge et le pic du courant I_{rr} introduit par une diode SiC lors de l'amorçage du transistor dans une cellule de commutation.

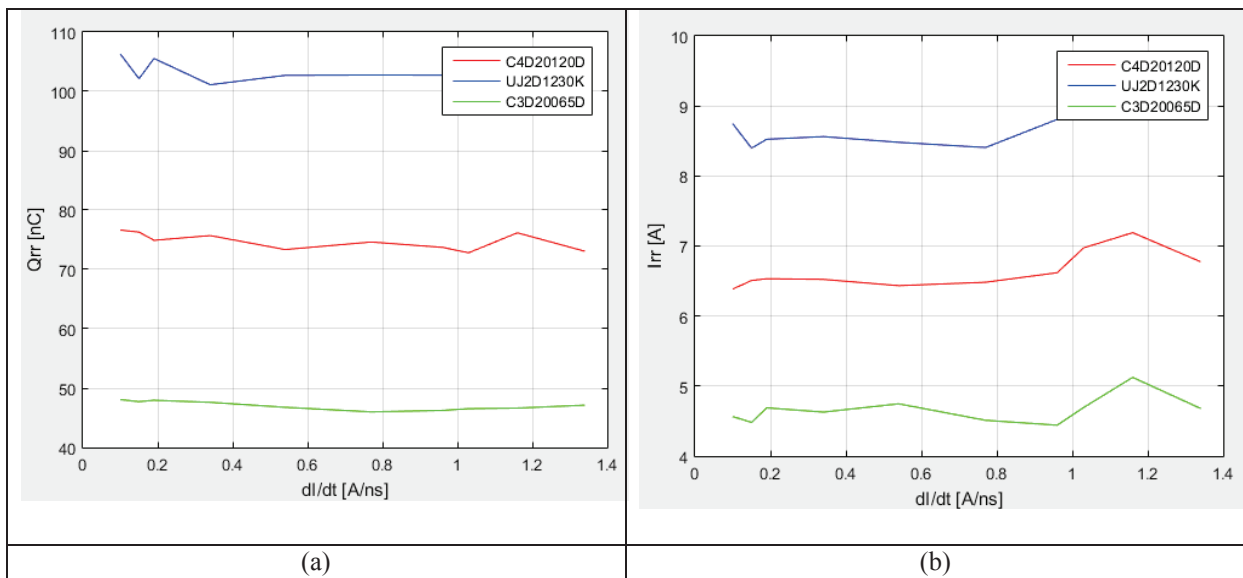


Figure III-21: Les caractéristiques d'un recouvrement capacitif avec les diodes SiC (a) La charge capacitif et (b) le courant de recouvrement

II-D. Conclusion sur les pertes dans les semi-conducteurs :

Nous avons vu qu'il y a deux moyens pour estimer les pertes dans les semi-conducteurs :

En interpolant les résultats de simulation des modèles physiques ou de mesures par des fonctions mathématiques selon les paramètres employés. Malgré la précision apportée par

cette méthode, elle trouve rapidement ses limites face aux quantités importantes de simulations ou de mesures nécessaires pour traiter tous les cas de figures possibles. Ce qui est le cas dans un processus d'optimisation.

En utilisant des modèles analytiques simples capables d'intégrer les différents paramètres du système. Cette méthode remédie aux limitations de la première. Par contre, la validité des modèles utilisés est à étudier avec grande précaution au risque d'avoir des résultats expérimentaux complètement décorrélés des résultats attendus.

III. Les Composants Magnétiques

III-A. Les noyaux magnétiques et leurs matériaux

Les matériaux magnétiques utilisés dans les applications électroniques se caractérisent par une perméabilité relative largement supérieure à un. Ces matériaux peuvent être divisés en deux sous-groupes selon le champ nécessaire à appliquer au matériau pour annuler son aimantation, ce champ est donc appelé le champ coercitif. Les matériaux magnétiques durs ont un champ coercitif très élevé. Leurs propriétés magnétiques sont fixées à un point précis sur leur cycle d'hystérésis, comme les aimants permanents et les bobines d'arrêt « ferrite beads » en anglais.

A l'inverse, les matériaux magnétiques doux possèdent un champ coercitif faible et ils peuvent être contrôlés pour un fonctionnement cyclique sur une partie de leur courbe B-H, ce qui les rend largement utilisables pour la fabrication des composants magnétiques pour l'électronique de puissance, comme les transformateurs et les inductances. Les performances recherchées des matériaux magnétiques doux varient selon l'application. Mais une perméabilité élevée, un haut niveau de saturation et des faibles pertes sont les caractéristiques les plus demandées. Les propriétés mécaniques et thermiques sont aussi de grande importance.

La grande variété des matériaux magnétiques doux amène souvent à faire un compromis dans le choix de matériaux en fonction du domaine d'application. La Figure III-22 répertorie les applications dans lesquelles les grandes familles de matériaux magnétiques doux sont les plus utilisées. Les propriétés physiques et magnétiques de ces familles de matériaux sont résumées dans le Table III-3.

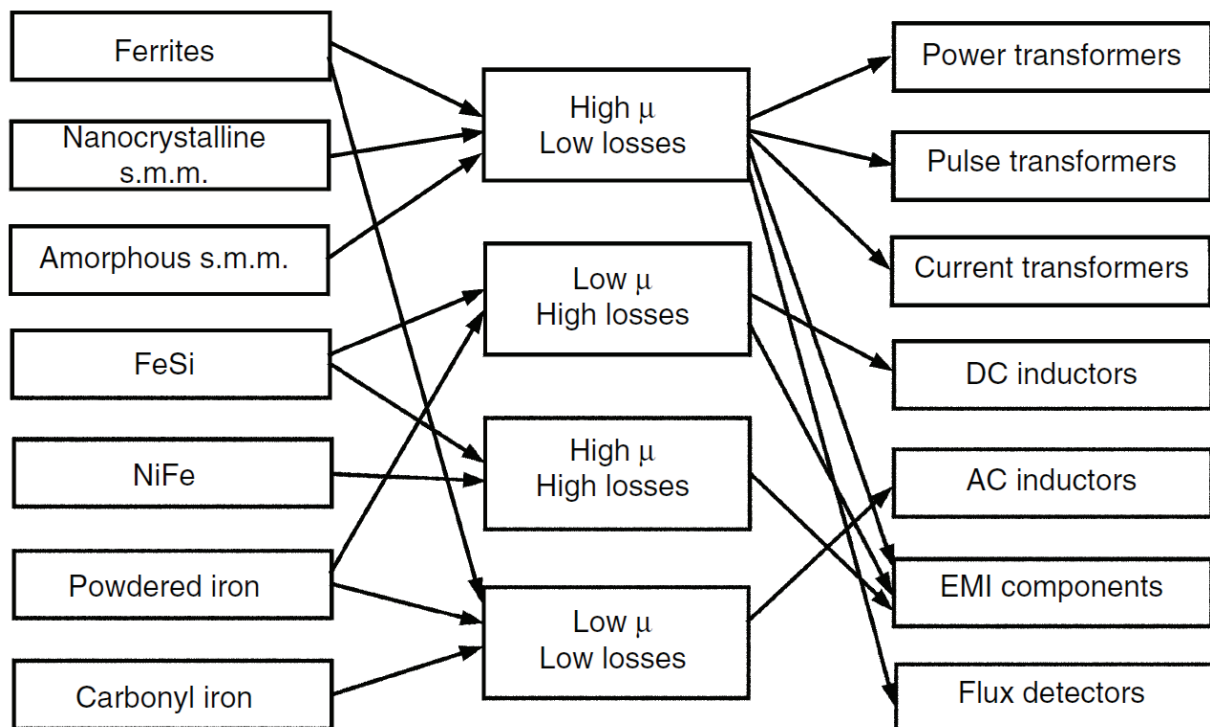


Figure III-22: Les différentes applications des matériaux magnétiques doux [Bossche05]

Table III-3: Propriétés magnétiques et opérationnelles de différents matériaux magnétiques doux utilisés en électronique [Bossche05]

Matériau	Composition	Perméabilité, m_r	B_{peak} .T	$\rho, \mu\Omega m$	P_{loss} , W/kg	Curie temp. $T_c, ^\circ C$
FeSi, laminé	3-6% Si	1000-10000	1.9	0.7-0.7	0.3-3 at 1.5 T/50 Hz	720
NiFe, nickel steel, laminé	Permaloy 80% Ni	10000	1	0.15	24 at 0.2 T/5 kHz	500
	Isoperm 50% Ni	3000	1.6	0.35	22 at 0.2 T/5 kHz	500
	Invar 30-40% Ni	2000	0.6	0.75	21 at 0.2 T/5 kHz	500
Poudre de Fer	95% Fe bulk	1-500	1-1.3			700
Fer Carbonyl	92.5% Fe bulk	1-50	1.6-1.9	$>10^{-6}$	60 at 0.02 T/1 MHz	750
Ferrites	MnZn, NiZn bulk	100-20000	0.3-0.45	102-104 MnZn 107-109 NiZn	12 at 0.2 T/20 kHz 60 mW/cm ³	125-450
Amorphes s.m.m.	73.5% Fe, ribbon thickness 5-25 μm	10000-150000	0.7-1.8	1.2-2	18 at 0.2 T/ 20 kHz	350-450
	70-73% Co, Ribbon thickness 25 μm	10000-150000	0.5-0.8	1.4-1.6	7-18 at 0.2 T/ 20 kHz	400
Nanocrystallins s.m.m.	73.5-90% Fe, Ribbon thickness 20 μm	15000-20000	1.2-1.5	0.4-1.2	5 at 0.2 T/20 kHz	600

Dans la suite, un résumé des propriétés des différentes formes de matériaux magnétiques doux est développé, afin de concentrer l'étude sur les matériaux les plus adaptés.

III-A-1. Les tôles feuilletées :

Les noyaux à tôles feuilletées sont fabriqués à partir de couches minces de matériaux magnétiques doux afin de limiter les pertes par courants de Foucault qui se développent facilement à cause de leur faible résistivité. Malgré leurs grandes valeurs de perméabilité et leur haut niveau de saturation, ils sont inutilisables pour les transformateurs de l'électronique à découpage. Cependant, grâce au développement récent de matériaux en alliage amorphe et nanocristallin pour réduire leurs pertes, des noyaux utilisant ces matériaux sont devenus concurrents aux ferrites pour les applications à hautes fréquences, comme les VITROVAC and VITROPERM, surtout comme filtres pour éliminer le bruit du mode commun.

III-A-2. Les Poudres de métaux :

Les matériaux en poudres de métaux sont composés de différents matériaux chimiques pour atteindre les propriétés souhaitées. Des noyaux en poudre sont constitués de petites particules de métal isolés électriquement les uns des autres ce qui constitue des entrefers répartis tout au long du noyau ; à l'inverse de l'entrefer discret comme dans les ferrites. La taille des particules (inférieure à une épaisseur de peau dans leur plus grande dimension même à moyenne fréquence) se traduit par une résistivité très élevée du matériau et, par conséquent, des faibles courants de Foucault. Les entrefers répartis offrent au noyau une meilleure stabilité thermique et un stockage d'énergie inédit.

Les noyaux en poudre présentent un haut niveau de saturation 1-1.3T et une perméabilité relative initiale jusqu'à 500. Toutes ces propriétés rendent les noyaux en poudre un candidat idéal pour des applications comme les inductances de filtrage ou les

transformateurs de convertisseur flyback en conduction continue pour des fréquences de découpage inférieure à 200 kHz. En revanche, pour des fréquences de découpages élevées ou en conduction discontinue, les pertes fer générées par les noyaux en poudre les rendent moins compétitifs que les noyaux ferrites avec un entrefer. Parmi les noyaux en poudre de métaux disponibles sur le marché, on peut distinguer :

- Les poudres de fer
- Molypermalloy Powder (MPP)
- High flux
- Koolμ
- Sendust

III-A-3. Les ferrites :

Les ferrites sont les matériaux magnétiques les plus utilisés dans les applications de l'électronique de puissance de découpage. Cette popularité est due à leurs faibles coûts et faibles pertes qui les rendent les plus adaptées pour des applications à hautes fréquences, comme les ferrites MnZn ou NiZn. Du fait d'être une céramique, le noyau en ferrites est plus fragile mécaniquement, traction et flexion, que les autres matériaux. Ce qui ne convient pas pour les applications à contraintes mécaniques sévères. Sa saturation inférieure à 0.5T limite le gain apporté par la haute fréquence. Leur principal avantage réside dans les applications avec de larges ondulations de courant où les pertes dans le noyau sont importantes. Néanmoins, leur stabilité thermique insuffisante et leur faible température de Curie nécessitent d'importantes précautions de dimensionnement.

III-B. Modélisation des Pertes

III-B-1. Les Pertes fer :

Les pertes dans les matériaux magnétiques doux se décomposent en trois types de pertes :

- les pertes par hystérésis ;
- les pertes par courant de Foucault ;
- les pertes résiduelles.

Les pertes par hystérésis correspondent à la surface qui se trouve à l'intérieur de la boucle B-H lorsque le matériau a été excité par un champ magnétique H alternatif. Ces pertes sont donc proportionnelles à la fréquence d'excitation. D'un autre côté, comme la surface de la boucle B-H varie en fonction de la ondulation de l'induction magnétique ΔB , les pertes par hystérésis varient également. L'induction magnétique dans le matériau magnétique induit une tension qui génère des courants de Foucault grâce à la conductivité électrique du matériau en question. Les pertes résiduelles sont, selon [Goodenough02], liées à un processus de relaxation : si l'équilibre thermique d'un système magnétique change, le système se déplace progressivement vers une nouvelle condition d'équilibre thermique. Lorsque l'aimantation change rapidement, le processus de relaxation devient très important, comme c'est le cas dans les applications à haute fréquence de découpage [Mühlethaler11].

Le challenge de la modélisation des pertes fer repose sur le fait que le modèle à utiliser doit être fiable en prenant en considération tous les paramètres qui influencent les mécanismes de pertes : le matériau magnétique et sa forme, l'ondulation de l'induction magnétique, sa forme d'onde et sa fréquence, la pré-magnétisation et la température.

La littérature est riche de modèles pour estimer les pertes fer, [Mühlethaler11] les a classé en 4 catégories :

- Modèles d'hystérésis : Preisach and Jiles-Atherton [Jiles92] [Philips95], ces modèles sont basés sur la construction des cycles d'hystérésis à partir des valeurs du champ magnétique ou bien de l'induction magnétique. Les cycles d'hystérésis sont ensuite utilisés pour le calcul des pertes fer. Ces méthodes permettent de tracer intégralement le comportement magnétique selon l'excitation appliquée sur le matériau. Par contre, ils requièrent l'extraction préalable des multiples paramètres pour pouvoir tracer le cycle d'hystérésis sous diverses conditions.
- Séparation de pertes : comme son nom l'indique, le modèle décompose les pertes en ses différents types cités précédemment. La complexité liée à cette séparation est compensée par une compréhension approfondie du mécanisme de pertes.
- Carte de pertes : encore une fois une série des mesures sur le matériau est nécessaire afin de construire une carte complète des pertes selon les différents paramètres de fonctionnement, la valeur crête de l'ondulation de l'induction magnétique, la fréquence, la température et le champ de pré-magnétisation (H_{DC}).
- L'équation de Steinmetz (SE) (III-48): les pertes fer sont caractérisées par une formule empirique en fonction de la fréquence, de l'ondulation de l'induction magnétique et de la température. Cette formule donne les pertes fer volumique dans le matériau.

$$P_{fer} = k \cdot f^\alpha \cdot \hat{B}^\beta \quad (\text{III-48})$$

Où:

- P_{fer} sont les pertes volumiques dans le noyau magnétique.
- f est la fréquence de l'ondulation
- B est la valeur crête de l'ondulation de l'induction magnétique
- α, β, k sont les paramètres de Steinmetz fournie dans les données constructeurs.

Les paramètres de cette équation sont souvent fournis par les constructeurs de matériaux dans les données constructeurs. La simplicité de cette équation ainsi que l'absence de mesures supplémentaires nécessaire pour son utilisation ont participé à étendre son champ d'application dans le calcul de pertes fer. Mais l'utilisation de cette équation est limitée par les points suivants :

- L'équation ne prend pas en compte la pré-magnétisation du matériau.
- Les paramètres sont extraits pour une excitation sinusoïdale du matériau magnétique, ce qui n'est pas toujours le cas dans les convertisseurs de puissance.
- Il existe bel et bien une fréquence et une induction magnétique limites pour l'emploi de ces paramètres.

Plusieurs modèles sont proposés pour pallier à l'une ou plusieurs de ces limites, comme l'iGSE « improved General Steinmetz Equation » (III-49) [Venkatachalam02]. Dans cette nouvelle équation, les mêmes paramètres que l'équation de Steinmetz sont utilisés, en introduisant la variation temporelle de l'induction magnétique, ce qui rend cette nouvelle équation applicable pour n'importe quelle forme d'excitation magnétique.

$$P_{fer} = \frac{1}{T} \int_0^T k_i \left| \frac{dB}{dt} \right|^\alpha (\Delta B)^{\beta-\alpha} dt \quad (III-49)$$

$$k_i = \frac{k}{(2\pi)^{\alpha-1} \int_0^{2\pi} |\cos(\theta)|^\alpha 2^{\beta-\alpha} d\theta} \quad (III-50)$$

Malgré l'imprécision liée à la non-prise en compte de la pré-magnétisation ou le phénomène de relaxation dans le matériau magnétique, l'iGSE reste le modèle le plus discuté dans la littérature et le plus utilisé dans le dimensionnement des composants magnétiques. L'avantage majeur de ce modèle, par rapport aux modèles présentés précédemment, vient du fait que les paramètres de Steinmetz sont fournis dans les données constructeur et l'utilisation de l'équation ne demande aucune mesure supplémentaire. Pour cette raison, cette approche a été adoptée pour le dimensionnement des composants magnétiques dans nos travaux.

Par la suite, nous allons brièvement discuter les deux points qui limitent l'utilisation de l'iGSE par rapport à nos applications.

III-B-1.a) Les pertes fer liées à la pré-magnétisation du matériau (HDC) :

Beaucoup de publications [Baguley08] [Brockmeyer96] ont étudié le phénomène de la pré-magnétisation et son effet sur les pertes fer, elles partagent la conclusion que l'influence de la pré-magnétisation sur les propriétés magnétiques ne peut être négligée. De plus, selon le matériau magnétique utilisé et le niveau de la pré-magnétisation, ces pertes peuvent être deux fois supérieures. Les pertes fer liées à la pré-magnétisation ne sont pas caractérisées dans les données constructeurs. Il est donc indispensable d'effectuer de mesures de pertes supplémentaires sur le matériau magnétique pour intégrer cet effet dans le modèle. Ces mesures permettront ensuite, soit de construire une cartographie des pertes fer comme proposé par [Terashima07] [Iyasu05], soit elles seront comparées aux mesures sans pré-magnétisation et intégrées dans l'équation de Steinmetz via les paramètres de cette équation [Reinert01]. Le ratio entre le paramètre sans/avec pré-magnétisation constituera ce qui est appelé dans la littérature le facteur de déplacement « Displacement factor 'DPF' » [Niedermeier00].

La Table III-4 dresse une comparaison des matériaux magnétiques les plus intéressants dans notre étude selon l'effet de la pré-magnétisation sur les pertes fer, ces résultats sont le fruit de mesures effectuées par [Mühlethaler11]. Les matériaux magnétiques en poudre qui ont été distingués comme les meilleurs candidats pour notre étude ne subissent pas l'effet de la pré-magnétisation sur leurs pertes ce qui conforte l'utilisation du modèle basé sur la iGSE.

Table III-4: L'effet de DC offset sur les pertes fer pour différents types de matériaux magnétiques [Mühlethaler11]

Type de Matériau Magnétique	Matériau Mesuré	Effet sur les pertes
Ferrites	N87, N27, T35 (EPCOS)	Très élevé

	3F3 (Ferroxcube)	
Nanocristalline	VITROPERM 500F (VAC)	Oui
Poudres	MPP300 (Magnetics)	Négligeable

III-B-1.b) Les pertes fer liées au processus de relaxation :

L'étude du phénomène de la relaxation dans les matériaux magnétiques réalisée par [Mühlethaler11] illustre que cet effet n'est pas limité aux formes d'onde trapézoïdales avec un zéro de tension comme c'est le cas dans les applications à transformateur de découpage, comme par exemple le convertisseur DAB, mais il peut s'étendre aux cas où le flux magnétique dispose d'une forme triangulaire à faible valeur répétitive du rapport cyclique. Ce mécanisme est dû à une pente très raide du flux magnétique suivie par une pente douce qui permet au matériau de s'établir thermiquement. L'équation iGSE ne permettrait donc pas d'estimer précisément les pertes fer [Mühlethaler11] propose une nouvelle version de cette équation i²GSE en rajoutant les paramètres nécessaires pour exprimer l'influence de la relaxation sur les pertes fer. La Figure III-23 montre l'erreur introduite par l'iGSE pour les faibles valeurs du rapport cyclique. Cette erreur ne dépasse pas les 10% dans un fonctionnement à absorption sinusoïdale ou dans un onduleur à MLI [Javidi15]. Donc, nous avons opté pour masquer cet effet, surtout que l'extraction des paramètres permettant l'utilisation de l'i²GSE sollicite une campagne de mesures laborieuses sur chaque matériau.

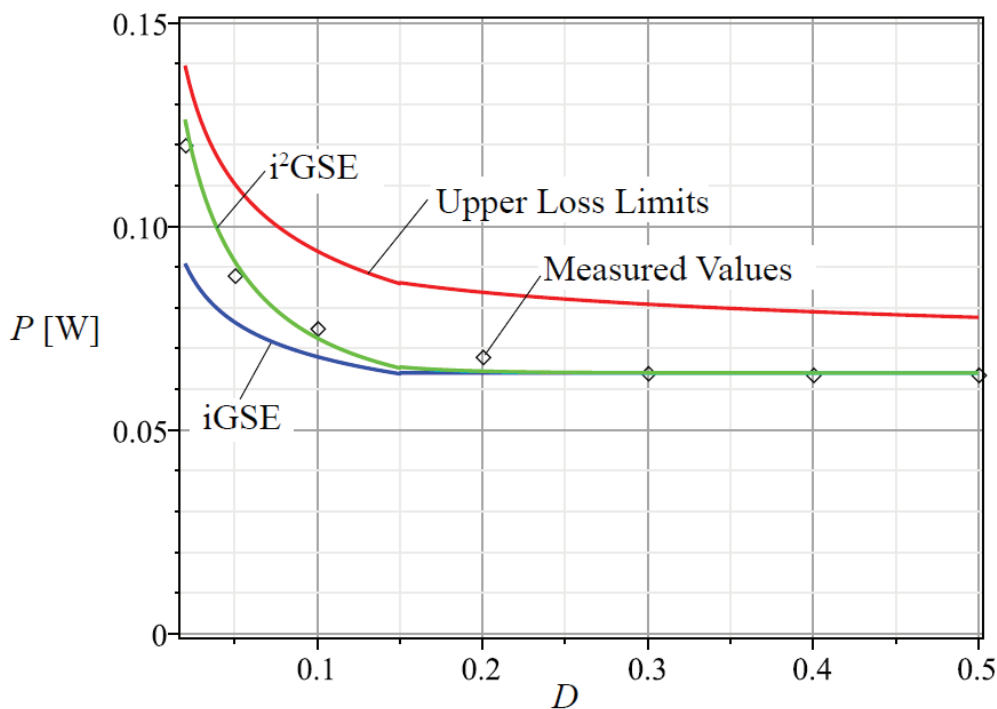


Figure III-23: Les pertes fer en fonction du rapport cyclique, f=20kHz, ΔB=0.1T, Epcos N87 [Mühlethaler11]

III-B-1.c) Les pertes fer pour les ondulations superposées :

Dans de nombreuses applications en électronique de puissance, comme les redresseurs PFC ou les onduleurs MLI, les ondulations du flux à la fréquence de commutation se superposent sur l'ondulation basse fréquence. De ce fait, la courbe B-H apparaît comme une grande boucle constituée de nombreuses petites boucles, Figure III-24, appelées cycle majeur

et cycles mineurs respectivement. Le cycle majeur correspond à la forme d'onde du courant fondamental, tandis que les cycles mineurs proviennent de l'ondulation haute fréquence.

Par conséquent, les pertes fer totales correspondent à la somme des pertes élémentaires calculées sur chaque cycle [Pasterczyk09] [Hoke02].

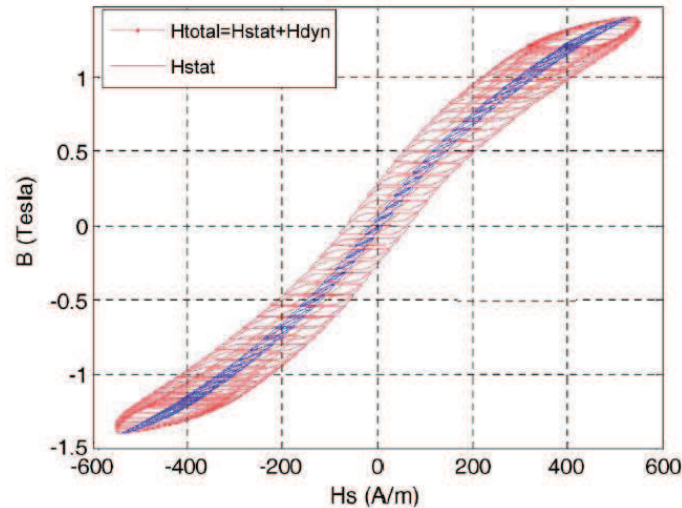


Figure III-24: Boucle majeure et boucles mineures [Pasterczyk09]

III-B-2. Les Pertes cuivre :

Les pertes cuivre dans les composants magnétiques sont générées à cause de la résistance des conducteurs utilisés dans le bobinage. Due au développement de courants de Foucault, cette résistance s'amplifie avec à la fréquence. Les courants de Foucault se développent dans le conducteur grâce au champ magnétique qui traverse le conducteur Figure III-25. Ce champ magnétique est induit d'une part par le courant qui traverse le conducteur lui-même, ce que l'on appelle l'effet propre, et d'autre part par les sources externes, comme les courants qui passent dans les conducteurs voisins, le champ magnétique de fuite au voisinage de l'entrefer ou à proximité des bords du noyau magnétique, ce que l'on appelle l'effet de proximité. Réduire les pertes en hautes fréquences dans les composants magnétiques revient à minimiser ces deux effets sur les conducteurs.

Les courants de Foucault générés par ces deux effets s'opposent au courant qui passe dans le conducteur, ce qui se traduit par un changement de densité de courant à l'intérieur du conducteur. Dans le cas du champ magnétique propre, les courants de Foucault s'accroissent en direction du centre du conducteur. Donc, la densité de courant sera plus importante sur les bords du conducteur. Pour cette raison, l'effet propre est mentionné souvent comme l'effet de peau.

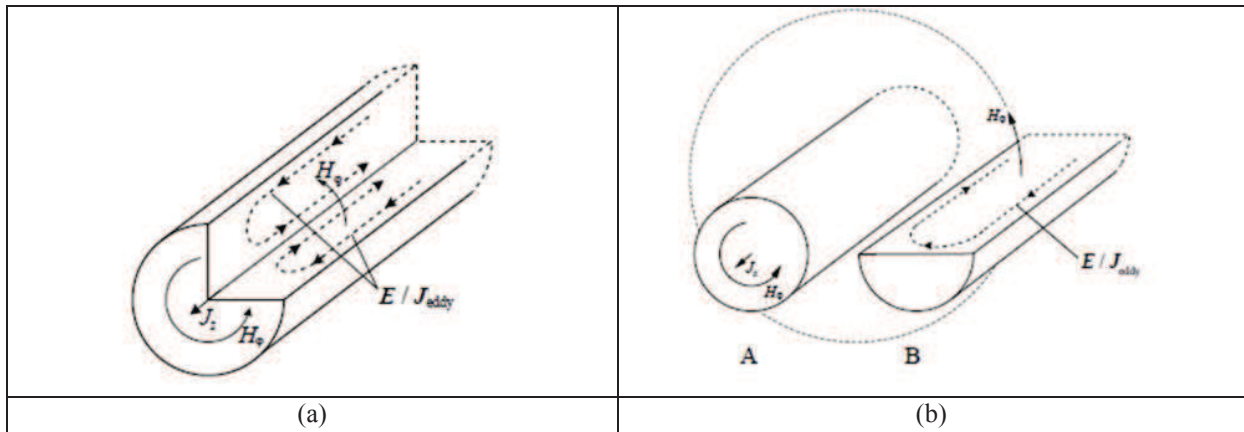


Figure III-25: Le courant de Foucault du (a) au champ propre, et (b) au champ de proximité

Les types de conducteurs employés dans les composants magnétiques jouent un rôle important dans le dimensionnement de ces derniers. Tandis que les conducteurs ronds sont les plus utilisés grâce à leur faible prix de fabrication, l'effet propre et l'effet de proximité sont bien prononcés dans ce type de conducteurs. Par conséquent, l'utilisation d'autres formes de conducteurs prend tout son sens pour minimiser les pertes cuivre. Les conducteurs rectangulaires, plats, creux ou les fils de Litz sont des alternatives intéressantes pour remplacer les fils ronds. Cependant, selon l'application visée, la géométrie du noyau magnétique ou la manière de bobiner, ces alternatives deviennent parfois pires, en terme de pertes, que les conducteurs cylindriques, comme nous allons le voir.

Le fil de Litz est constitué de plusieurs fils ronds isolés, appelée brins, et torsadés de façon à avoir une répartition uniforme du courant qui passe dans le fil de Litz. Cette fragmentation permet de diminuer l'effet de peau en distribuant le courant dans plusieurs brins. La Figure III-26 montre que les fils de Litz ne sont intéressants qu'en dessous d'une fréquence à partir de laquelle leurs pertes deviennent supérieures aux pertes dans un fil rond équivalent ayant la même surface de cuivre. Ce qui s'explique par le fait que l'effet de proximité est accentué à l'intérieur du fils de Litz à cause des champs magnétiques générés par les brins et également les champs magnétiques des fils voisins. Néanmoins, le nombre de brins nécessaires à rendre cette solution plus efficace que le conducteur rond, à fréquence donnée et avec la même surface de cuivre, implique un volume de bobinage plus important, à cause de l'isolation entre les brins.

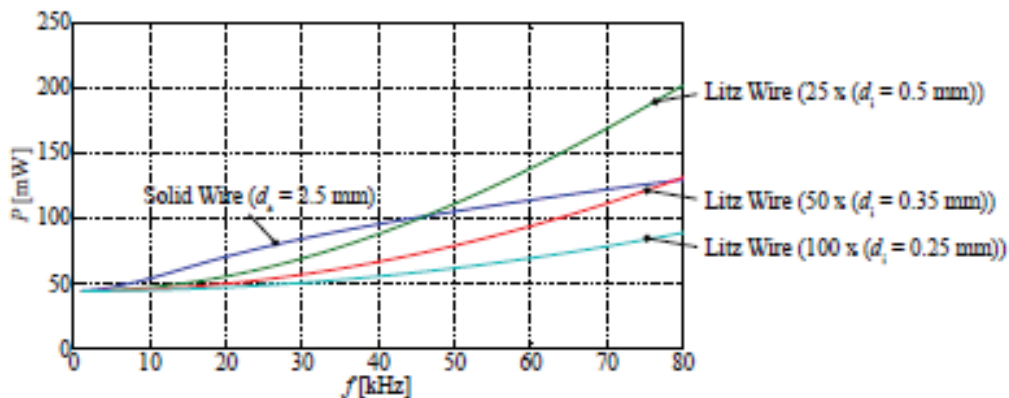


Figure III-26 : Les pertes cuivre en fonction de la fréquence dans un fil de Litz et dans un fil rond
Seul le champ interne est pris en considération

Pour certaines géométries de noyau magnétique, les fils plats sont une solution bien meilleure que les fils de Litz ou les fils ronds. Grâce à leur large section, le facteur de remplissage dans la fenêtre de bobinage est supérieur à moindre coût. Cet avantage est complété par une épaisseur mince réduisant l'effet de peau dans ce type de conducteurs. Néanmoins, un champ magnétique parallèle aux conducteurs plats est nécessaire pour garantir une densité de courant répartie sur toute la largeur. Ce qui est assuré dans le cas d'un noyau magnétique enveloppant le bobinage. Dans le cas contraire, les pertes cuivre peuvent devenir plus importantes, Figure III-27.

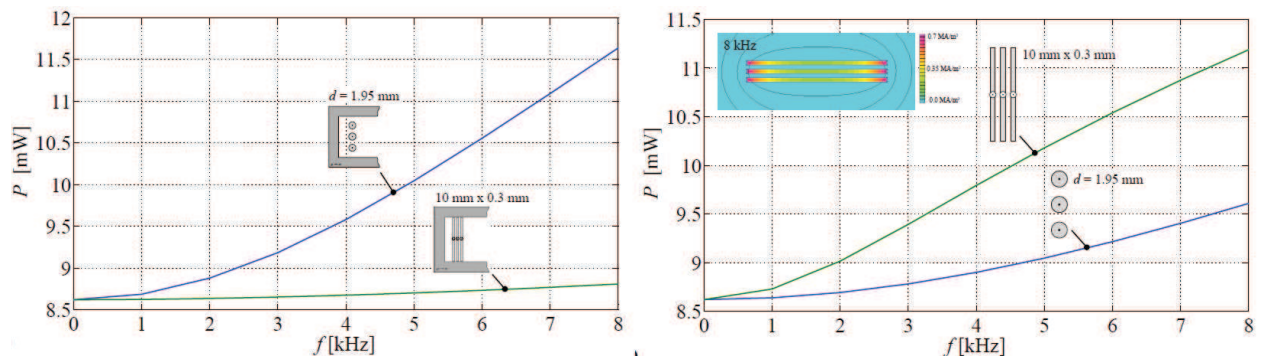


Figure III-27 : Les pertes cuivre dans le bobinage en fils plats et en fils ronds avec et sans matériaux magnétiques autour du bobinage

Pour ces raisons, un modèle pour estimer les pertes cuivre permettrait de faire un choix optimal pour le dimensionnement des composants magnétiques. Plusieurs méthodes sont proposées pour estimer les pertes cuivre selon la géométrie de conducteurs employés dans le bobinage. La plus populaire est la méthode de Dowell, [Dowell66], qui s'est premièrement développée pour les conducteurs plats en ramenant le problème à une seule dimension. D'autres ont résolu le problème dans un système de coordonnées cylindriques pour trouver une solution pour les conducteurs ronds [Ferreira94] [Perry78]. D'autres utilisent des modèles en deux dimensions pour améliorer l'efficacité de Dowell pour le bobinage à faible taux de remplissage [Bossche05]. Une comparaison entre plusieurs méthodes a été dressée dans [Reatti02], ce qui montre la précision de chacune des méthodes par rapport aux mesures. Finalement, la méthode de Dowell, malgré sa simplicité, donne des résultats largement satisfaisants pour un process de dimensionnement sur une large plage de fréquence.

III-B-2.a) Méthode de Dowell pour les conducteurs plats :

Dans un composant magnétique formé par un bobinage de plusieurs couches parallèles de conducteurs plats, Figure III-28, chaque couche constitue un enroulement traversé par la totalité du courant. En considérant que :

- Les conducteurs sont parfaitement parallèles, de longueur b et d'épaisseur h ;
- Le courant qui traverse les conducteurs est sinusoïdal de valeur maximale I_m ;
- Le noyau magnétique est idéal ;
- Les effets de courbure, de bord et de coin sont négligeables.

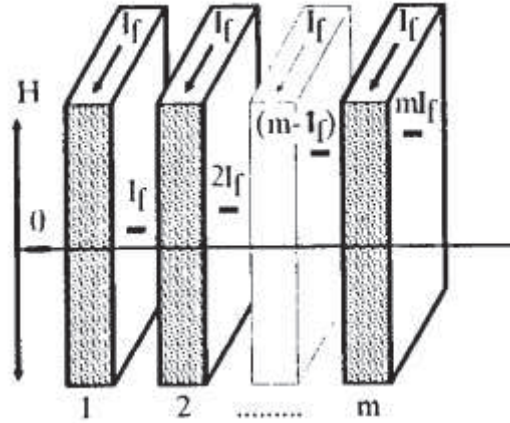


Figure III-28: Bobinage fait des conducteurs plats en parallèle

Par conséquent, le champ magnétique induit par le courant qui traverse les conducteurs n'a qu'une seule composante sur l'axe parallèle aux conducteurs, de même pour le champ électrique du courant. Donc, les équations de Maxwell se ramènent à une simple équation différentielle de deuxième ordre. Sa solution permet de donner le champ magnétique et le champ électrique en tout point. Ce qui permet d'exprimer les pertes dans chaque couche de conducteur grâce aux équations (III-51).

$$P_n = \frac{b.l}{\sigma.\delta} \left[\frac{sh(\frac{h}{\delta}) + \sin(\frac{h}{\delta})}{ch(\frac{h}{\delta}) - \cos(\frac{h}{\delta})} H_{prop}^2 + \frac{sh(\frac{h}{\delta}) - \sin(\frac{h}{\delta})}{ch(\frac{h}{\delta}) + \cos(\frac{h}{\delta})} (\frac{n^2-1}{3} H_{prop}^2 + n^2.H_{prox}^2) \right] \quad (III-51)$$

$$H_{prox} + H_{prop} = n.H_0 \quad (III-52)$$

$$H_{prox} - H_{prop} = (n-1).H_0 \quad (III-53)$$

$$H_0 = \frac{Im}{b} \quad (III-54)$$

$$\delta = \sqrt{\frac{1}{\pi.f.\mu_0.\sigma}} \quad (III-55)$$

Où :

- l est la longueur de l'enroulement
- μ_0 est la perméabilité absolue [H/m], $\mu_0=4.\pi.10^{-7}$ H/m.
- σ est la conductivité électrique [$\Omega^{-1}.\text{m}^{-1}$], $\sigma_{\text{cuivre}}=5,917.10^{-7} \Omega^{-1}.\text{m}^{-1}$ à 25°C.

III-B-2.b) Extension aux conducteur ronds, carrés et rectangulaire :

L'application de l'équation de Dowell, dérivée pour les conducteurs plats, peut être élargie pour couvrir les autres formes de conducteurs. Pour ce faire, il suffit de transformer chaque couche de conducteur en une plaque homogène de Dowell, la Figure III-29 illustre les étapes de cette transformation.

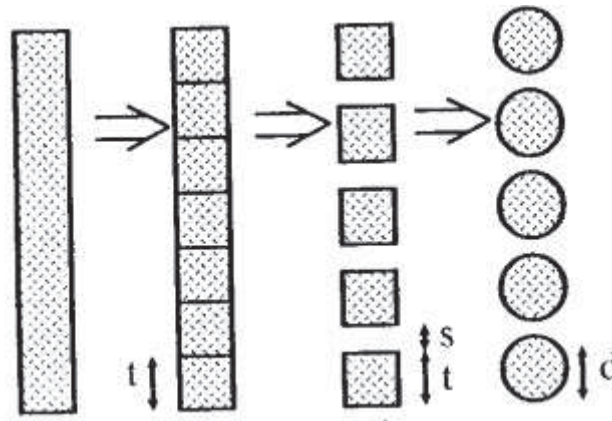


Figure III-29 : Transformation en plaques de Dowell des conducteurs ronds et carrés

Néanmoins, pour assurer que la résistance DC, basse fréquence, de la plaque équivalente est égale à la résistance de la couche initiale, un facteur de remplissage est introduit pour adapter la résistance lors de passage des conducteurs isolés à une seule plaque homogène.

Dans le cas du fil de Litz, le fil est composé de N_b conducteur. Donc, nous pouvons appliquer la transformation en considérant $\sqrt{N_b}$ couches par fil de Litz.

La motivation principale de l'utilisation de la méthode de Dowell pour les conducteurs non plats repose sur le constat que la composante du champ magnétique parallèle aux plaques homogènes reste prédominante pour une large plage de fréquences, donc l'hypothèse d'un champ magnétique unidirectionnel n'engendre pas trop d'erreur [Lefevre04]. Néanmoins, cette hypothèse n'est valable que pour des faibles valeurs d'espacement entre les conducteurs et si la plus grande dimension du conducteur, à savoir le diamètre pour un conducteur rond / brin, est inférieure à 1,6 fois la profondeur de peau, comme cela a été démontré par [Bossche05]. Par conséquent, le calcul pour un diamètre donné de conducteur (d) est précis jusqu'à une fréquence décrite par l'équation (III-56).

$$f_{max} = \frac{2.56}{\pi \cdot \mu_0 \cdot \sigma \cdot d} \quad (\text{III-56})$$

Toutefois, il existe d'autres modèles analytiques n'utilisant pas cette transformation pour calculer les pertes dans les conducteurs [Ferreira94] [Reatti02]. Cependant, ils se basent sur l'approche unidimensionnelle pour résoudre les équations de Maxwell afin d'avoir une formule mathématique simple.

III-B-2.c) Cas particulier 1 : Géométrie toriques

L'application de la méthode de Dowell pour les noyaux toriques est toujours possible en considérant la transformation décrite dans la Figure III-30, où les couches de conducteur sont séparées en trois catégories selon leurs positions par rapport au tore magnétique: conducteurs internes, conducteurs externes et conducteurs radiaux. A noter que la longueur de chaque couche est différente du fait de leurs distances au centre de tore. Puis les pertes cuivre dans chaque couche sont déduites de l'équation (III-51).

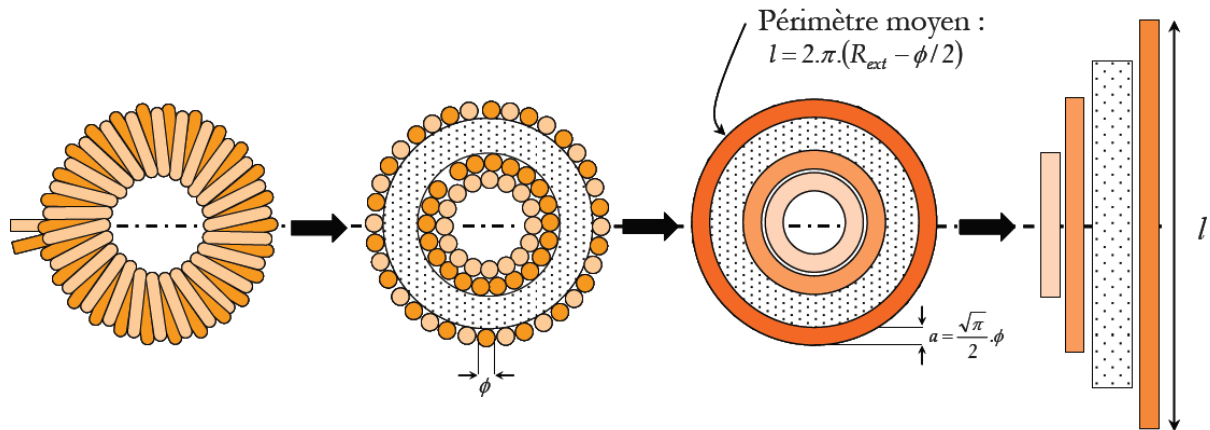


Figure III-30: Transformation de bobinage en plaques homogènes pour les noyaux toriques [Lefevre04]

III-B-2.d) Validation des modèles par simulation :

Afin de quantifier l'erreur induite par l'utilisation de modèle de Dowell sur la géométrie torique choisie dans nos applications, plusieurs noyaux toriques et fils ronds ont été modélisés sur le logiciel Flux2D. Dans chaque cas, l'évolution de la résistance de bobinage en fonction de la fréquence de courant qui le traverse est tracée, Figure III-31. Nous remarquons que l'erreur entre la valeur calculée et la valeur simulée ne dépasse pas les 5%, sur la plage de fréquence limite. La faible valeur de l'erreur justifie largement l'utilisation de cette méthode simple pour estimer les pertes cuivre dans un démarche de pré-dimensionnement tant que les limites de cette méthode sont respectées.

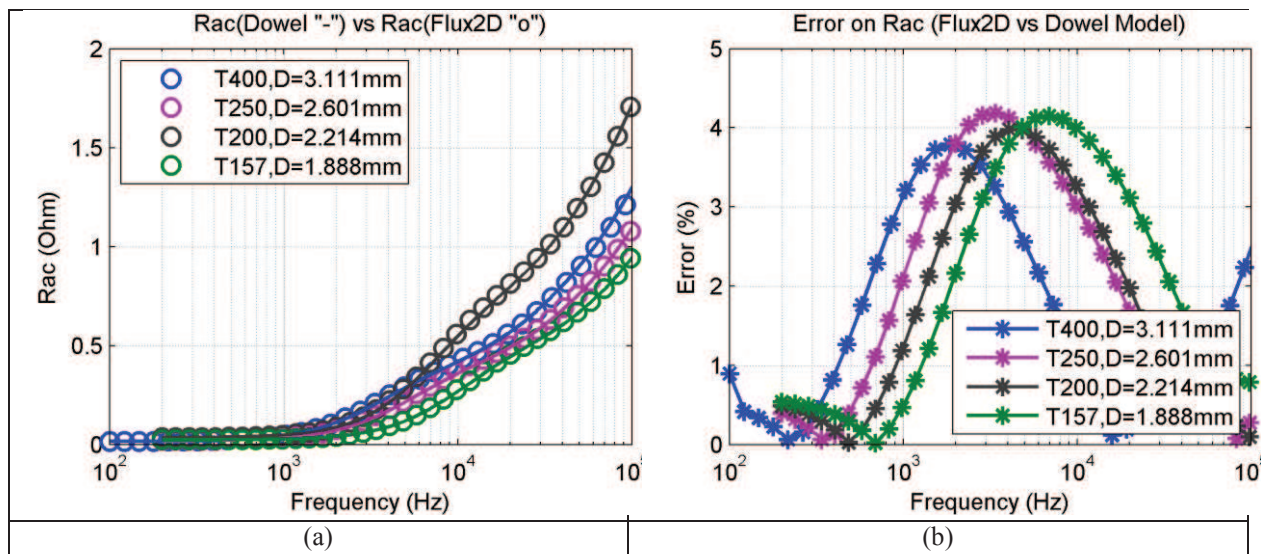


Figure III-31: L'évolution fréquentielle de (a) la résistance AC calculée et simulée et (b) l'erreur entre R_{ac} simulée et calculée pour plusieurs tailles de noyau et plusieurs diamètres de fils ronds

IV. Les Condensateurs

Pour les systèmes électroniques de puissance basés sur une régulation en tension continue à travers un bus DC, les condensateurs du bus DC contribuent de manière significative sur le volume de cette étape de conversion et présentent donc une influence sur la densité de puissance de l'ensemble du système.

Les rôles de condensateurs du bus DC, comme dans les redresseur PFC ou l'onduleur en sortie de l'ASI, sont les suivants :

- Absorber la composante haute fréquence du courant de sortie du convertisseur.
- Servir d'accumulateur d'énergie pendant un certain temps « hold-up » dans le cas d'une coupure de réseau électrique, ou pour absorber l'énergie réinjectée par la charge dans le convertisseur, dans le cas d'une charge inductive ou limiter les surtensions.

Par conséquent, la sélection du condensateur doit tenir compte de son courant nominal, ainsi que la capacité de stockage requise. Généralement, les principaux paramètres du choix du condensateur sont :

- La densité d'énergie est déterminée par la constante diélectrique du matériau du condensateur.
- Les ondulations de courant maximales dépendent fortement de la température.
- La fiabilité en cas de défaillance ou avec le vieillissement.
- Le coût.

Trois types de condensateurs sont généralement disponibles pour les applications du bus DC, qui sont les condensateurs électrolytiques en aluminium (Al-Caps), les condensateurs en film polypropylène métallisé (MPPF-Caps) et les condensateurs en céramique multicouches à haute capacité (MLC-Caps). La Figure III-32 montre la répartition de ces trois types de par rapport aux valeurs de capacité et à la tenue en tension atteintes par chaque technologie. Le choix entre ces technologies reste à déterminer selon l'application visée et les spécifications demandées en termes de performances électriques, mécaniques, de cout et de fiabilité.

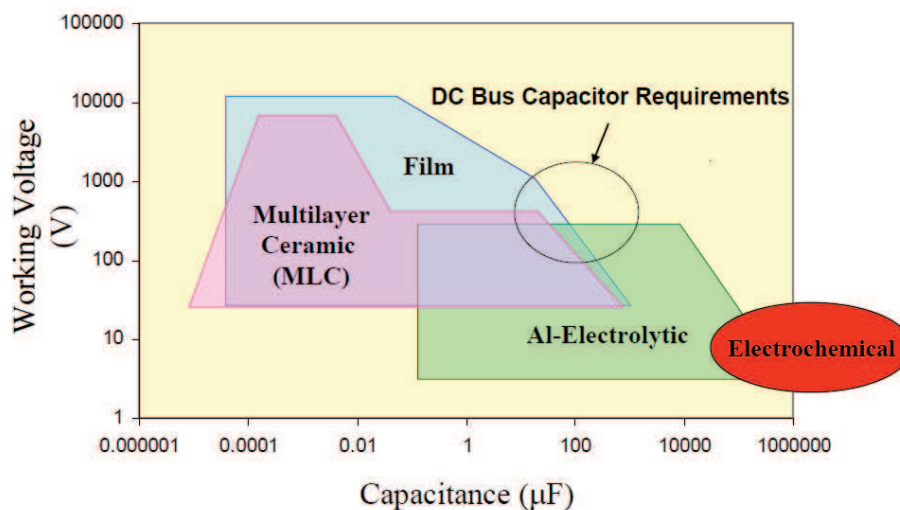


Figure III-32: Tension et capacité des trois principaux types de condensateurs pour des applications DC-Bus

Chacun de ces trois technologies de condensateurs présentent donc des avantages et des inconvénients résumés sur la Figure III-33. Les condensateurs Al-Caps ont la densité d'énergie la plus élevée et le plus faible coût par Joule. Cependant, leur résistance série ESR qui est relativement élevée, leur faible tenue aux ondulations de courant, ainsi que l'usure prématurée en raison de l'évaporation de l'électrolyte constituent les limites technologiques de ce type de condensateurs. Les condensateurs MLC-Caps ont une taille plus petite et une plus large gamme de fréquences. En plus, ils se caractérisent par une température de fonctionnement plus élevée, jusqu'à 200°C. Cependant, ils souffrent d'une sensibilité mécanique et d'un coût plus important. Les condensateurs MPPF-Caps offrent des performances bien équilibrées pour les applications à haute tension en termes de coût, de résistance série ESR, de capacité, d'ondulations de courant et de fiabilité. Néanmoins, Néanmoins, ils ont les défauts d'avoir un volume élevé et une température de fonctionnement limitée

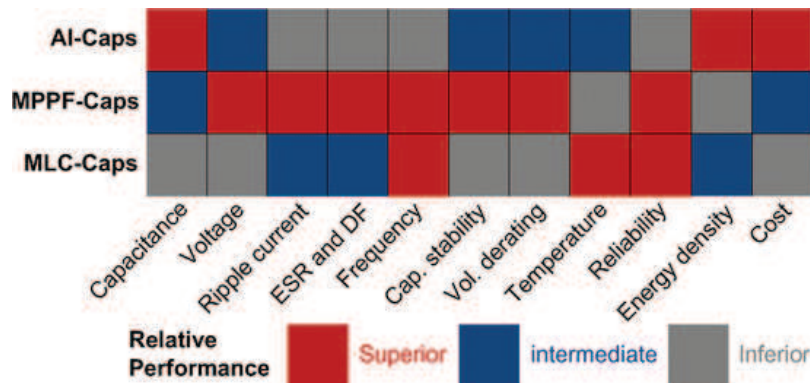


Figure III-33: comparaisons des performances des trois principaux types de condensateurs pour des applications DC-Bus

Dans un condensateur, on distingue principalement trois types de pertes : les pertes par courants de fuite, les pertes dans le diélectrique et les pertes électromagnétiques dues aux courants de Foucault dans les armatures métalliques.

Les pertes dues au courant de fuite se calculent simplement par l'équation (III-57), où I_{fuite} est une donnée fournie par le fabricant. On notera que I_{fuite} diminue avec la tension appliquée aux bornes du condensateur.

$$P_f = I_f \cdot V \tag{III-57}$$

Pour les pertes dans le diélectrique, on utilise la résistance série ESR fournie par les fabricants. L'ESR ne définit la totalité des pertes du condensateur qu'à une fréquence donnée et n'est valable que pour un courant sinusoïdal. Par conséquent, comme les formes d'ondes comportent des harmoniques sur plusieurs fréquences, on utilisera les décompositions en séries de Fourier du courant qui passe dans le condensateur pour obtenir les pertes totales selon l'équation (III-58).

$$P_{tot} = \sum_f ESR(f) \cdot I(f)_{eff}^2 \tag{III-58}$$

V. Modélisation thermique

Dans cette partie, nous examinerons les aspects de transfert thermique qui déterminent la température de fonctionnement des composants de puissance. La température de fonctionnement d'un composant est la somme de la température ambiante et l'élévation de température du composant. Les trois mécanismes de transfert de chaleur, la conduction, la convection et le rayonnement, sont présentés conjointement avec les lois de base de transfert thermique.

En électronique de puissance tous les modèles ne requièrent pas une précision maximale et souvent seulement un ordre de grandeur est nécessaire en ce qui concerne le dimensionnement thermique, ceci en raison de l'incertitude dans le calcul des coefficients de convection. Par conséquent, les approches simples de modélisation thermique sont largement employées.

La conception par un réseau de résistances thermiques est adoptée. Les circuits électriques équivalents, donnant l'analogie entre le processus de flux de chaleur dans les composants et les grandeurs électriques correspondantes, sont présentés. Ce modèle permet d'estimer la température du composant en régime établi. Pour un régime thermique transitoire, ainsi que pour une contrainte thermique spécifique à l'application dédiée, ce réseau de résistances thermiques doit être complété par des capacités thermiques modélisant le comportement dynamique de chaque partie du système.

V-A. Les mécanismes de transfert thermique:

V-A-1. Conduction thermique

La conduction thermique est le transfert de chaleur entre les molécules d'un même matériau selon le gradient de température. La conduction thermique est régie par l'équation suivante :

$$k\nabla T + \dot{q} = \rho C_p \frac{\partial T}{\partial t} \quad (\text{III-59})$$

Où :

- q est le flux thermique, [W].
- k est la conductivité thermique du matériau, [W/K.m].
- ρ est la densité du matériau, [kg/m³].
- C_p est la capacité thermique du matériau, [J/kg.K]

Dans un corps avec un gradient de température unidirectionnel perpendiculaire sur sa section transversal (A), la conduction thermique en régime établi, ($\frac{\partial T}{\partial t} = 0$), peut s'exprimer comme suit :

$$q = -kA \frac{dT}{dx} \quad (\text{III-60})$$

Donc, le flux thermique qui traverse une longueur (l) du corps est égale à :

$$q = -\frac{kA}{l} \Delta T \quad (\text{III-61})$$

La conductivité thermique est un paramètre qui dépend du matériau et elle est souvent indiquée dans les données constructeurs des matériaux utilisés.

V-A-2.Rayonnement

Le transfert thermique par rayonnement est le transfert sous forme d'onde. Donc, même dans le vide, une surface de température supérieure à (0K) transfère de l'énergie par rayonnement. La loi de Stefan-Boltzmann de rayonnement thermique décrit le flux thermique par rayonnement par l'équation:

$$q = \epsilon \sigma A T^4 \quad (\text{III-62})$$

Où :

- q est le flux thermique par rayonnement, [W].
- ϵ est l'émissivité de la surface de rayonnement
- σ est la constante de Stefan-Boltzmann, $\sigma = 5.67 \times 10^{-8}$ [W/m² · K⁴]
- A est la surface d'échange thermique, [m²].
- T est la température de la surface de rayonnement, [K].

L'émissivité représente le rapport entre le taux de transfert de chaleur q pour une surface donnée et une surface noire pour lesquelles $\epsilon = 1$.

V-A-3.Convection

Le transfert thermique par convection est un processus complexe impliquant l'échange de chaleur à l'interface d'une surface en contact avec un fluide en mouvement. Le taux de transfert thermique est déterminé par la vitesse du fluide en contact avec la surface d'échange et le type de fluide (air, eau, huile). Le processus de convection comprend également les changements dans la densité du fluide avec la température, la viscosité, et le mouvement du fluide.

Le transfert thermique par convection s'exprime généralement par l'équation (III-63) :

$$q = h_c A (T_w - T_a) \quad (\text{III-63})$$

Où :

- q est le flux thermique par convection [W] ;
- h_c est le coefficient de convection thermique [W/m²K] ;
- A est la surface d'échange thermique [m²] ;
- T_w est la température de la surface d'échange [K] ;
- T_a est la température ambiante [K].

Le coefficient de transfert thermique par convection h_c est influencé par la température absolue, les propriétés du fluide, le débit d'écoulement du fluide, les dimensions de la surface considérée, l'orientation de la surface considérée, et la texture de la surface [Holman10].

Les littératures du transfert thermique [Holman10] [Remsburg01] [Bossche05] donnent les informations nécessaires pour une estimation précise de ce coefficient selon la surface étudiée ainsi que le type de mouvement du fluide. L'application des formules proposées pour les composants en électronique de puissance n'est souvent pas directe et nécessite une

adaptation selon la forme géométrique du composant en question. Les formules employées requièrent l'utilisation de nombres adimensionnels pour caractériser les phénomènes physiques liés au transfert thermique. Vue la complexité de ces phénomènes, les corrélations correspondantes à des surfaces isothermes seront présentées, les détails et le choix sont consultables dans la littérature et seule la manière d'employer ces équation nous intéresse. Cependant, vue la relation directe entre le coefficient de convection thermique et le nombre de Nusselt, il est le seul à être abordé.

Le nombre de Nusselt représente l'amélioration du transfert thermique par convection par rapport à un transfert thermique conductif. Le fluide, à côté d'une surface chaude, se réchauffe et transporte de la chaleur à une distance constante. Par conséquent, la capacité de transfert thermique est améliorée. L'équation qui donne la relation entre le nombre de Nusselt et le coefficient de transfert thermique est la suivante :

$$Nu = h_c \frac{l}{k} \quad (III-64)$$

Où :

- h_c est le coefficient de convention thermique [W/m^2K] ;
- l est une longueur caractéristique qui dépend du mode de transfert et la forme de la surface d'échange [m] ;
- k est la conductivité thermique du fluide, [$W/K.m$].

Par la suite nous allons brièvement présenter ces grandeurs et leurs relations qui permettent d'estimer le coefficient de transfert thermique selon chaque cas d'étude.

V-B. Modélisation thermique par un réseau de résistances

Malgré sa simplicité et les hypothèses fortes qu'il implique, cette méthode reste un outil très intéressant pour le dimensionnement en électronique de puissance. Dans cette approche, la propagation du flux thermique est considérée uniforme dans le milieu de transfert. Par conséquent, les surfaces d'échange thermique sont isothermes. Dans l'analogie avec un circuit électrique, les sources de chaleur sont considérées comme sources de courant. Chaque mécanisme de transfert thermique est représenté par une résistance thermique, Figure III-34. Puis, la résistance thermique est calculée en en fonction du coefficient de transfert thermique correspondant, équation (III-66).

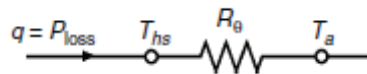


Figure III-34: Circuit électrique équivalent au mécanisme de transfert thermique

$$\Delta T = P_{loss} R_{th} \quad (III-65)$$

Où :

- ΔT est l'élévation de température [K] ;
- P_{loss} représente les pertes totales [W] ;
- R_{th} est la résistance thermique [K/W].

$$R_{th} = \frac{1}{h.A} \quad (III-66)$$

Où :

- h est le coefficient de transfert thermique [$\text{W}/\text{m}^2\text{K}$] ;
- A est la surface d'échange thermique [m^2].

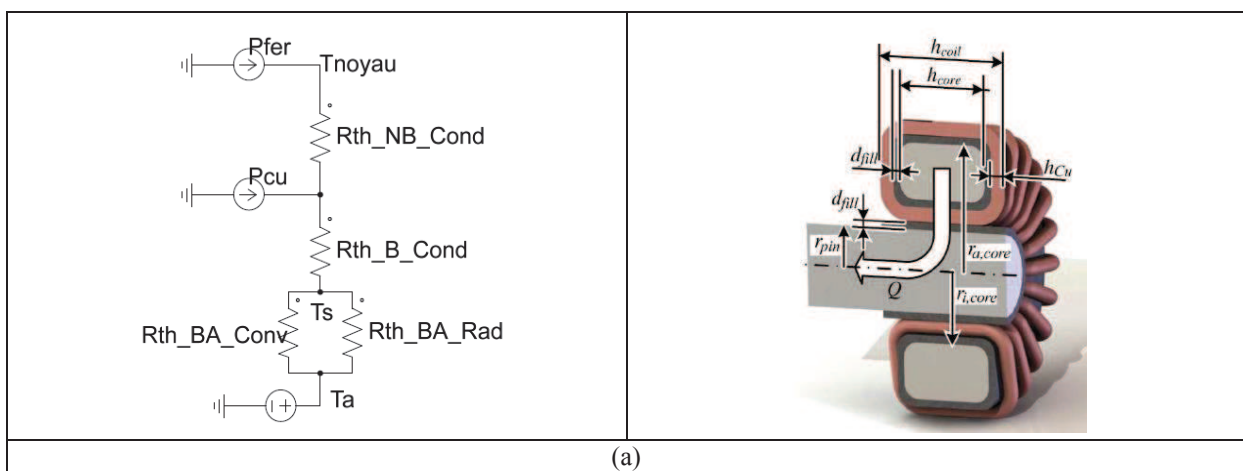
Comme expliqué précédemment, les coefficients de transfert thermique sont calculés pour une température donnée. Ceci appelle à l'utilisation d'un algorithme itératif pour la résolution du circuit équivalent, en imposant une température initiale sur la surface d'échange thermique en contact avec le fluide de refroidissement.

Lorsque les surfaces d'échange thermique entre les différents milieux et leurs propriétés thermiques sont connues, le calcul des coefficients de transfert thermique par conduction et par radiation s'effectuent à partir des équations (III-61) et (III-62) respectivement. L'estimation du coefficient de convection thermique requiert plus d'analyse des surfaces mise en jeu ainsi que le mode d'échanges thermique, convection naturelle ou forcée, ou l'orientation de ces surfaces. Par la suite, le circuit équivalent adopté pour chaque composant sera présenté. Puis, les différents cas de calcul du coefficient de convection thermique seront répertoriés.

V-B-1.Cas des composants magnétiques :

Les formes des composants magnétiques dépendent du noyau magnétique et de la manière de bobiner le fil électrique autour. Par la suite, nous allons étudier deux formes à partir desquelles l'étude d'autres formes est extrapolée facilement, le noyau torique et le noyau en E.

Dans la littérature, plusieurs modèles complexes sont développés. Par exemple, dans [Pasterczyk09], qui considère que la température n'est pas uniforme dans le noyau et dans le bobinage. Ce qui mène à un réseau de résistances assez complexe. Des approches plus simples ont été mises en œuvre, par exemple dans [Petkov96] [Bossche05], où une température constante de nœud représente la température de noyau, et un deuxième nœud de température constante représente la température du bobinage. Cette simplification est motivée par la bonne conductivité thermique des matériaux utilisés pour le noyau et pour le bobinage. Par conséquent, les bobinages sont assimilés à un milieu homogène. Puis, les surfaces d'échange du noyau et du bobinage sont considérées isothermes. Ce qui permet d'établir les deux circuits équivalents pour les deux géométries choisies, Figure III-35.



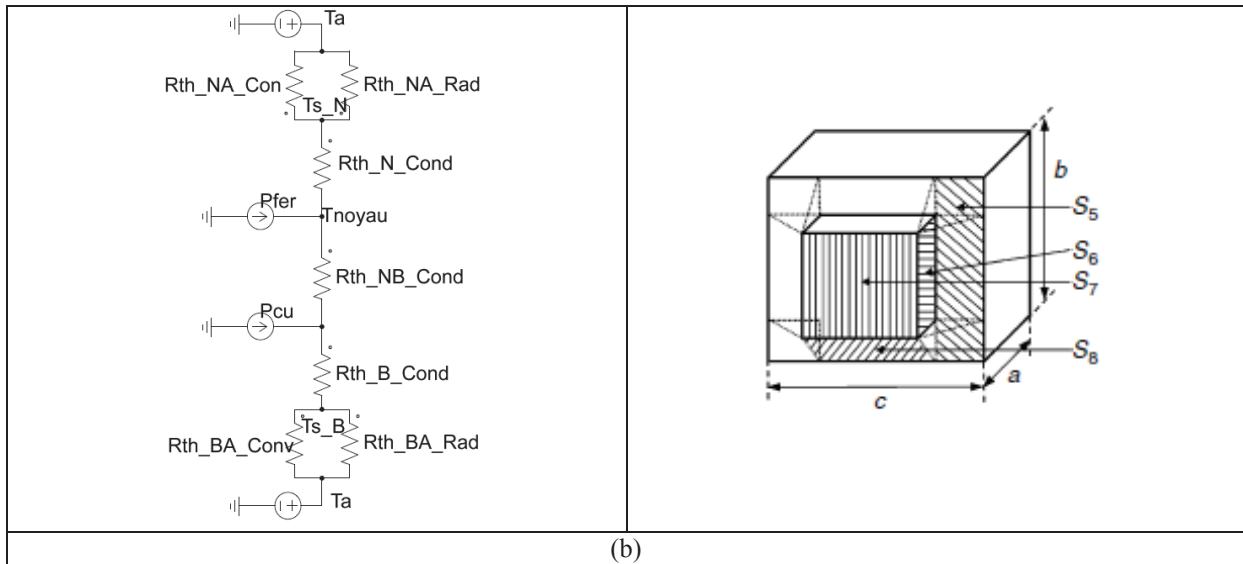


Figure III-35 : Circuit électrique équivalent de deux géométries de noyau magnétique, (a) torique, (b) EE

Où :

$R_{th_NA_Rad}$ La résistance thermique de radiation entre la surface du noyau et l'air ambiant [$^{\circ}C/W$] ;

$R_{th_BA_Rad}$ La résistance thermique de radiation entre la surface du bobinage et l'air ambiant [$^{\circ}C/W$] ;

$R_{th_N_Cond}$ La résistance thermique de conduction dans le noyau [$^{\circ}C/W$] ;

$R_{th_B_Cond}$ La résistance thermique de conduction dans le bobinage [$^{\circ}C/W$] ;

$R_{th_NB_Cond}$ La résistance thermique de conduction dans le matériau entre le noyau et le bobinage [$^{\circ}C/W$] ;

$R_{th_NA_Conv}$ La résistance thermique de convection entre la surface du noyau et l'air ambiant [$^{\circ}C/W$] ;

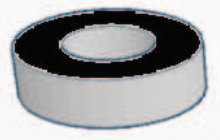
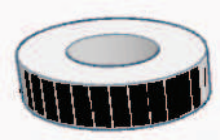

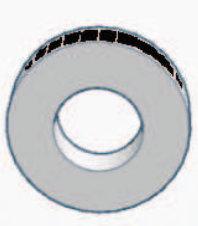
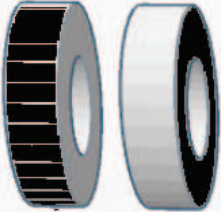
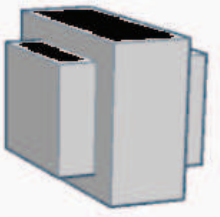
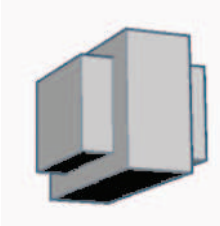
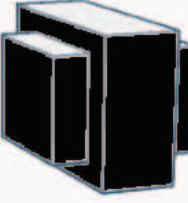
$R_{th_BA_Conv}$ La résistance thermique de convection entre la surface du bobinage et l'air ambiant [$^{\circ}C/W$] ;

L'élévation de température dans le noyau ou dans le bobinage est estimée avec la résolution de chaque circuit en utilisant la méthode de superposition. Ainsi, l'élévation de température dans le noyau est la somme de l'élévation de température causée par les pertes cuivre et l'élévation de température due aux pertes fer.

Il faut noter que la prise en compte de la résistance thermique dans le bobinage est importante pour mettre en évidence l'écart entre la température de la surface interne du bobinage et celle de la surface externe. Dans notre réseau, une seule résistance thermique pour le bobinage est modélisée, ce qui suppose que les pertes cuivre se concentrent sur la surface interne du bobinage. L'erreur due à cette hypothèse est justifiée par la simplicité apportée au modèle.

La résistance thermique de convection est la mise en parallèle de différentes résistances qui chacune correspond à la surface d'échange thermique selon son orientation comme illustré dans la Table III-5. Le calcul de chaque coefficient est ensuite effectué par le biais du nombre de Nusselt correspondant dans les Table Annexe A-0-1 et Table Annexe A-0-2 en utilisant l'équation (III-64).

Table III-5: Les surfaces d'échange thermique selon la position du composant magnétique et son orientation par rapport au flux d'air en convection naturelle et forcée

Orientation de la surface d'échange			
Convection Naturelle	Plaque horizontale: Côté supérieur	Cylindre vertical	Plaque verticale
Convection Forcée « Flux de droite à gauche »	Parallèle à une plaque	Perpendiculaire à un cylindre circulaire	Parallèle à une plaque
Orientation de la surface d'échange			
Convection Naturelle	Cylindre horizontal		
Convection Forcée « Flux de droite à gauche »	Perpendiculaire à un cylindre circulaire	Perpendiculaire à un cylindre « Cylindre fermé sur lui-même »	
Orientation de la surface d'échange			
Convection Naturelle	Plaque horizontale: Côté inférieur	Plaque horizontale : Côté supérieur	Plaque verticale
Convection Forcée « Flux de droite à gauche »	Perpendiculaire à un cylindre de section carrée		

V-B-2.Cas des condensateurs:

Le modèle équivalent d'un condensateur est plus simple à réaliser vue qu'il n'y a qu'une seule source de pertes, se trouvant au cœur du condensateur. Par conséquent, le réseau de résistances est établi selon la géométrie comme le montre la Figure III-36.

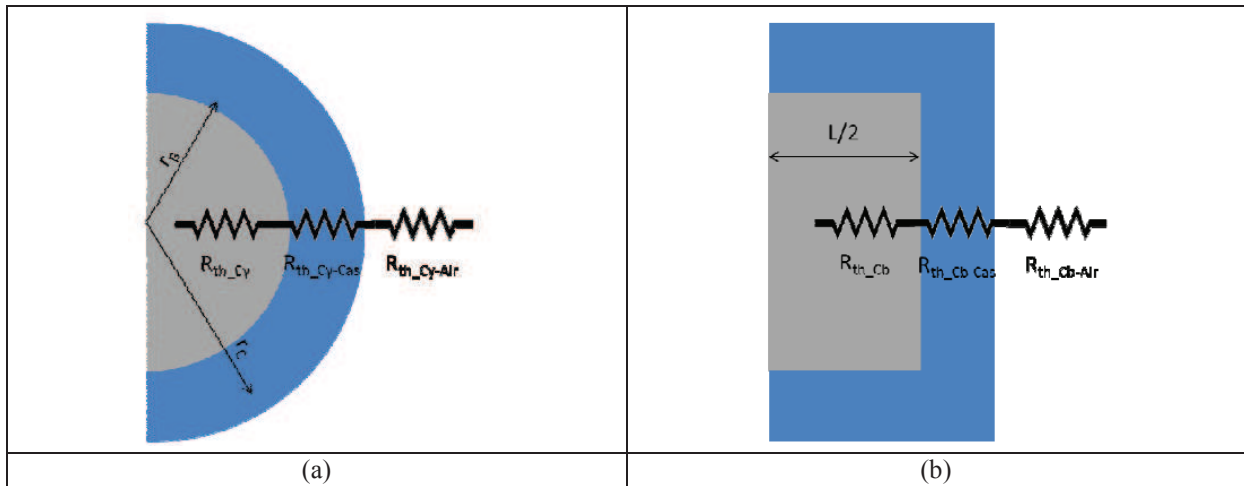


Figure III-36: Circuit électrique équivalent d'un condensateur (a) cylindrique, (b) cubique

La simplicité de la forme des condensateurs permet de les classer en :

- cylindres verticaux ou plaques verticales, Figure III-36 (a) et (b) respectivement, en convection naturelle.
- cylindre perpendiculaire à l'écoulement en convection forcée lorsque le condensateur se trouve seul.
- faisceau de tubes perpendiculaire à l'écoulement en convection forcée lorsque plusieurs condensateurs sont rangés sur le PCB, Figure III-37, comme c'est souvent le cas pour le bus continu.

Ainsi, le coefficient de convection thermique peut être calculé en se référant aux Table Annexe A-0-1 et Table Annexe A-0-2.

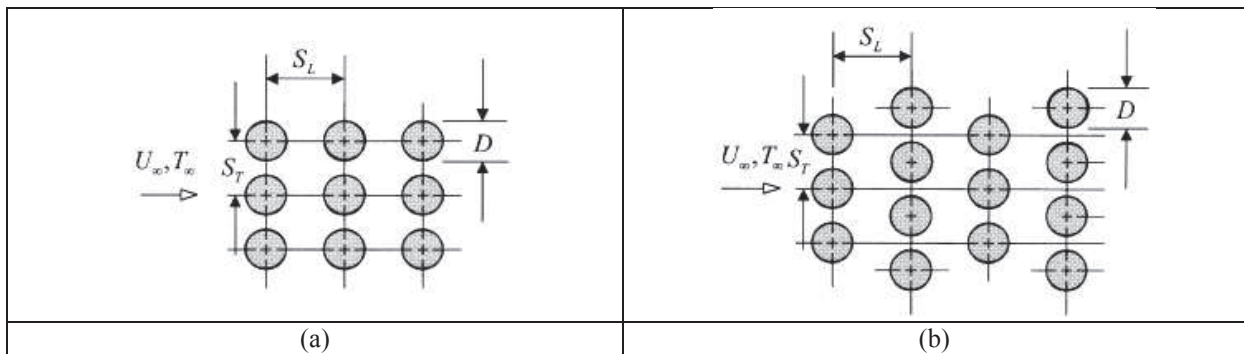


Figure III-37: Schémas des faisceaux de tubes (a) alignés, et (b) en quinconce

V-B-3.Cas des radiateurs à ailettes :

La méthode du réseau de résistances constitue une approche simple et rapide pour estimer les températures de jonctions des composants semi-conducteurs placés sur le radiateur Figure III-38. Cependant, plusieurs considérations doivent être prises en compte afin de ne pas dégrader sa précision.

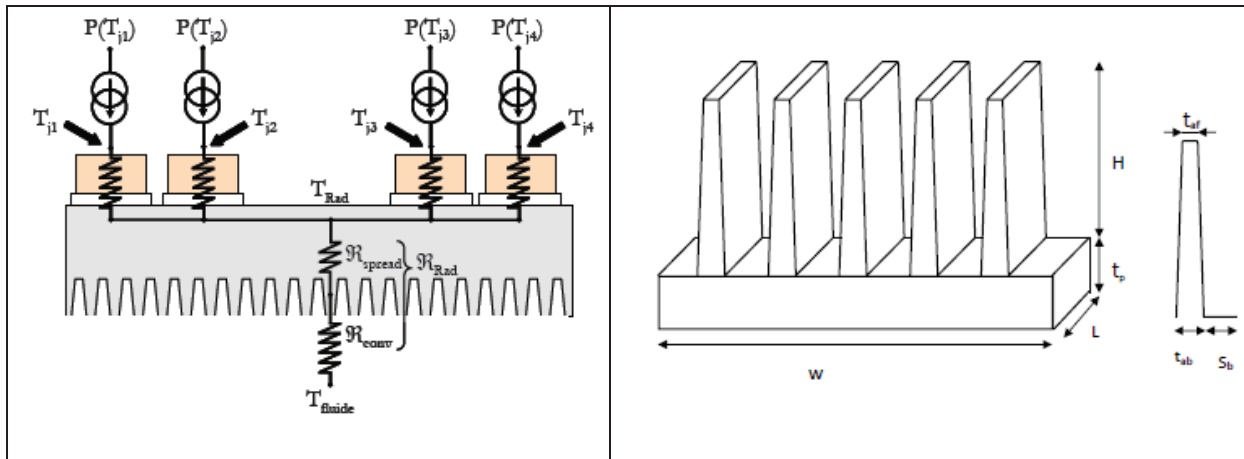


Figure III-38 : Circuit électrique équivalent des composants de puissance sur un radiateur [Lefevre04]

V-B-3.a) Le rendement des ailettes :

La méthode de réseau de résistances repose sur l'hypothèse d'une surface d'échange isotherme. Cette méthode trouve ses limites dans le cas des ailettes où le coefficient de conduction ne peut pas être calculé de la même manière que la semelle métallique. Un rendement d'ailettes η , selon ses géométries, est défini pour pallier à cette limitation. [Rensburg01] a développé les expressions de ce rendement pour plusieurs forme d'ailettes, TABLE 2.8 dans [Rensburg01]. Finalement, le calcul de la conduction thermique dans les ailettes se transforme en rendement intégré dans le calcul de leurs coefficients de convection thermique, équation (III-67).

$$h_{eq} = \eta_{tot} h \frac{S_a}{S_r} \quad (III-67)$$

$$\eta_{tot} = 1 - n \frac{S_a}{S_r} (1 - \eta) \quad (III-68)$$

Où :

- h_{eq} est le coefficient de convection thermique en intégrant le rendement des ailettes ;
- h est le coefficient de convection thermique initial ;
- S_a est la surface totale des ailettes ;
- S_r est la surface totale du radiateur ;
- η est le rendement d'une ailette ;
- η_{tot} est le rendement de l'ensemble des ailettes ;
- n est le nombre des ailettes.

Puis le coefficient de convection thermique est estimé en calculant le nombre de Nusselt d'un canal pour le transfert thermique en convection naturelle ou forcée, les Table Annexe A-0-1et Table Annexe A-0-2.

V-B-3.b) Le facteur de forme

L'équation (III-62) pour le calcul du transfert thermique par radiation suggère que toute la surface en contact avec le fluide de refroidissement est impliquée dans le processus de radiation. Ce qui n'est pas valide dans le cas des ailettes, ou la radiation s'effectue entre les ailettes se trouvant face à face et non plus entre ces ailettes et le fluide, réduisant ainsi la surface à prendre en compte.

Plusieurs études sont réalisées sur cette question [Bejan95][Yunus14] [Shabany08], la formule développée par [Bejan95] sera utilisée par la suite. Cette formule repose sur la modification de l'équation (III-62) par l'introduction du flux thermique dans le canal entre les ailettes, équation (III-69). Ce flux thermique représente la quantité de chaleur diffusée en dehors du canal, équation (III-70). Le facteur de l'équation (III-70) est appelé le facteur de forme. [Shabany08] propose une corrélation approximative de ce facteur, équation (III-71), qui est validé par [Khor10].

$$Q_{total,r} = (1 - n). Q_{ch,r} + S_r. \varepsilon. \sigma. (T_s^4 - T_a^4) \quad (III-69)$$

$$Q_{ch,r} = [\sigma. (s_b + 2. H). L. (T_s^4 - T_a^4)] / \left(\frac{1-\varepsilon}{\varepsilon} + \frac{1}{F_{s-surr}} \right) \quad (III-70)$$

$$F_{s-surr} = 1 - 2 \frac{H}{s_b} \cdot \left[\left(1 + \left(\frac{L}{s_b} \right)^2 \right)^2 - 1 \right] / \left[2 \frac{H}{s_b} \cdot \frac{L}{s_b} + \left(1 + \left(\frac{L}{s_b} \right)^2 \right)^2 - 1 \right] \quad (III-71)$$

V-B-3.c)L'épanouissement du flux thermique :

Le point le plus contesté dans le modèle du réseau de résistances appliqué à une plaque de refroidissement repose sur l'hypothèse d'un épanouissement parfait du flux thermique dans la semelle métallique. Malgré des résultats en faveur de cette simplification, l'estimation devient erronée lorsque l'épaisseur de la semelle devient faible. Des reformulations de ce problème sont développées pour intégrer l'épanouissement dans l'estimation des températures de jonctions [Culham00] [Song94]. Les développements analytiques proposés partagent l'inconvénient d'un temps de calcul long dû à l'utilisation de fonctions mathématiques complexes, les développements en séries de Fourier tridimensionnelles ou la nécessité de surdiviser la surface pour accroître la précision. Une des méthodes a attiré notre attention du fait de sa simplicité et son calcul rapide [Yovanovich99]. La capacité à étudier le problème des sources multiples placées sur le radiateur, rend cette méthode forte intéressante pour un dimensionnement rapide [Muzychka03]. Cette méthode repose sur la séparation de variable pour chaque source placé sur le radiateur en utilisant les hypothèses suivantes :

- Le transfert de chaleur se produit uniquement sur la surface externe du radiateur, côté ailettes.
- La surface d'échange de chaleur, ainsi que la surface de la semelle en contact avec les sources de chaleur sont considérées isotherme. La température est la moyenne des températures de toute la surface prise en compte.
- Le coefficient de convection est constant le long de la surface des ailettes.

Le développement de cette méthode est détaillé dans [Muzychka03].

I-B.Validation des modèles thermique par simulation:

Deux profils, Figure III-39, sont simulés pour valider les modèles thermiques précédemment développés. Plusieurs configurations sont prises en compte dans la simulation et les modèles analytiques :

- Source de chaleur seule placée sur la semelle du radiateur.
- Trois sources de chaleur différentes, en termes de puissance dissipée, placées sur la semelle.

Puis la longueur du radiateur, ainsi que la puissance dissipée ont été variées pour observer l'élévation de température induite par le transfert de chaleur correspondant en convection naturelle et forcée.

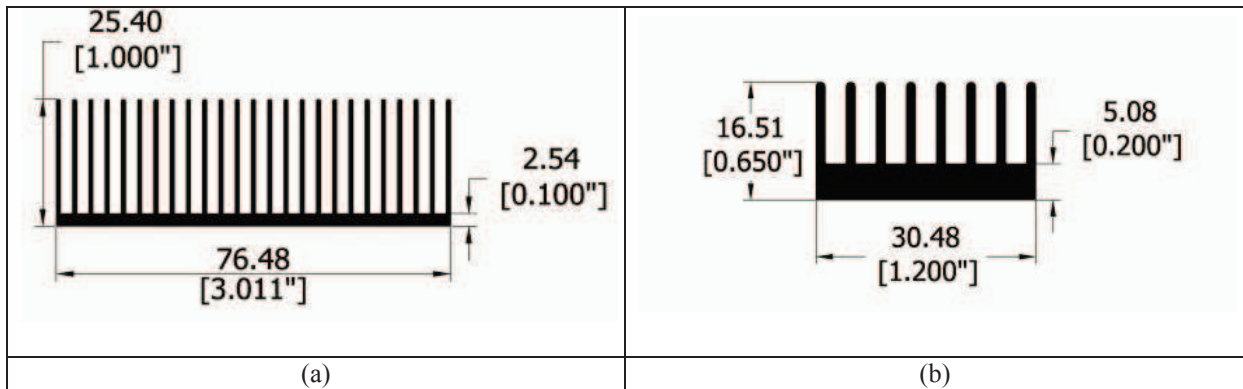


Figure III-39: Les deux profils de radiateurs modélisés (a) '66167' (b) '66171' Table III-6

La Figure III-40 montre les résultats obtenus avec la deuxième configuration, où les trois sources placées sur la semelle ne dissipent pas la même puissance. Que ce soit en convection naturelle, Figure III-40(a) ou convection forcée, Figure III-40(b), l'hypothèse isotherme est largement validée avec un écart de température sur la surface externe du radiateur qui ne dépasse pas les 5°C.

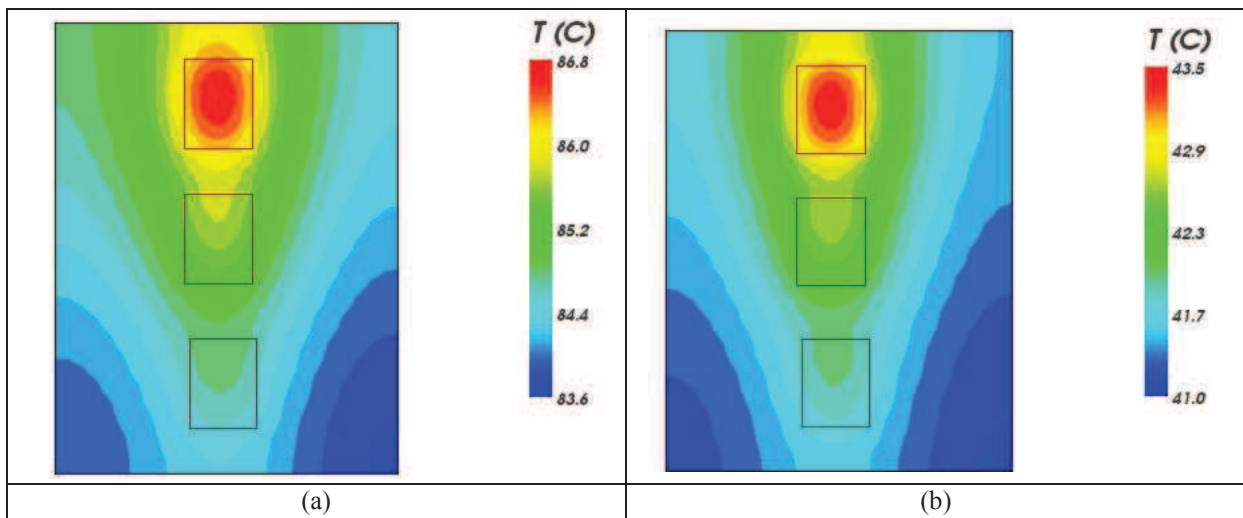


Figure III-40: L'élévation de température sur la semelle du radiateur à cause de trois sources de chaleur déséquilibrées dans le cas de (a) convection naturelle et (b) convection forcée

La résistance thermique, donnée souvent par le fabricant en fonction de la longueur du radiateur, n'est valable que pour une élévation de température donnée. Donc, il est intéressant d'observer le changement de la résistance en fonction de la puissance dissipée, qui se traduit par un changement de l'élévation de température. La Figure III-41, montre l'élévation de température sur la semelle du radiateur en fonction de la longueur du radiateur pour différentes puissances dissipées pour les deux profils étudiés. L'erreur entre la simulation et le modèle donne une idée sur la validité du modèle développé.

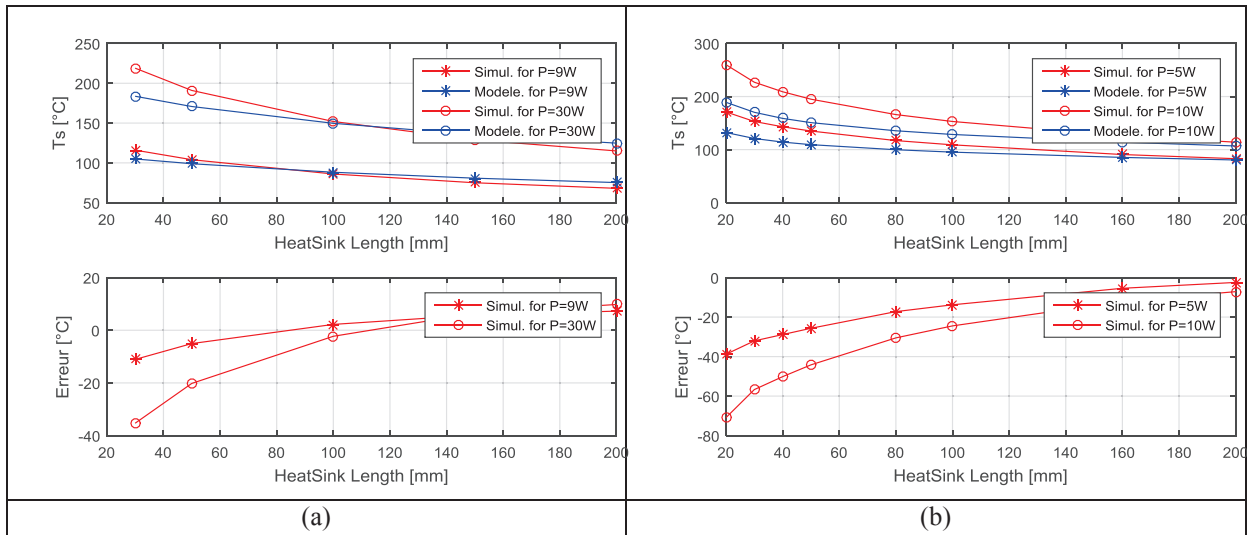


Figure III-41: L'élévation de température sur la semelle du radiateur pour les deux profils testés en convection naturelle (a) le radiateur dans la Figure III-39(a) et (b) le radiateur dans la Figure III-39(b)

Table III-6 : Spécifications des radiateurs choisis pour notre étude

	Largeur	Hauteur	Nb Ailettes	Largeur Ailette
66171	0.03048	0.01651	8	0.00508
66167	0.07648	0.0254	25	0.00254
HS-210-28	0.072	0.023	16	0.005
318-02218-00	0.0798	0.028	11	0.004
318-02250-00	0.05	0.02	7	0.004

Table III-7 : Spécifications des ventilateurs choisis pour notre étude

Ref	Marque	Puissance	Vitesse [RPM]	Largeur	Profondeur	Hauteur
SA9GA0412P6G001	SanAce	2.76	16000	0.04	0.02	0.04
MC19660	Multicomp	0.5	7000	0.04	0.0069	0.04
MB50100V2-0000-A99	SUNON	1.18	4300	0.05	0.015	0.05
SANYO/9A0812S401	SANYO	2.16	3400	0.08	0.025	0.08
JF0825B1SR	JAMICON	3.12	3500	0.08	0.0254	0.08

Chapitre IV :Les résultats de l'optimisation et la validation expérimentale

I. Expérimentation :	123
I-A. Construction d'une plate-forme de validation :	123
I-A-1. La partie puissance :	123
I-A-2. La carte de contrôle	125
I-A-3. Les cartes de commande de transistors :	125
I-A-4. Les alimentations auxiliaires :	126
I-B. Mesures :	126
I-B-1. Moyens de mesures :	126
I-B-2. Mesures sur la cellule de commutations :	128
I-B-3. Mesures sur l'inductance :	130
I-B-4. Mesures thermiques :	132
I-B-5. Mesure du rendement :	134
II. La Méthodologie du Dimensionnement par l'Optimisation	137
II-A. Dimensionnement via l'optimisation	137
II-B. L'algorithme d'optimisation	139
II-C. Définition des objectifs	140
II-C-1. Les pertes	140
II-C-2. Le volume :	141
II-D. Variables d'optimisation :	142
II-E. Définition des contraintes	143
II-F. Les niveaux de Modélisation :	143
II-F-1. Exemple : optimisation de l'inductance d'un Boost PFC :	144
II-F-2. Exemple : optimisation d'un Boost PFC	145
II-F-3. Comparaison entre une optimisation locale d'un composant et une optimisation globale d'un convertisseur :	146
III. Etude par optimisation du convertisseur AC-DC PFC.....	149
III-A. Définition du contexte d'optimisation :	149
III-B. Comparaison des technologies de composants par l'optimisation :	150
III-B-1. Les semi-conducteurs :	150
III-B-2. Les matériaux du noyau magnétique :	152
III-B-3. Les fils du bobinage :	154
III-B-4. Le système du refroidissement :	156
III-B-5. Vérification Expérimentale :	157
III-C. Sensibilité de l'optimisation par rapport à la définition du volume total :	159
III-D. Effet de filtre de mode différentielle sur l'optimisation :	160
III-E. Comparaison des topologies via l'optimisation	162
III-F. Comparaison des systèmes de convertisseurs via l'optimisation :	163
III-F-1. Optimisation de l'inductance :	163
III-F-1. Optimisation du convertisseur:	164
III-G. Construction du convertisseur optimal 4.2kW/L :	167
IV. Conclusion :	172

I. Expérimentation :

I-A. Construction d'une plate-forme de validation :

La conception de convertisseurs de puissance suit généralement le cycle en V bien connu dans le domaine industriel. Le concepteur, après avoir dimensionné complètement le convertisseur, réalise un premier prototype pour valider le dimensionnement et les différents choix faits à partir d'une étude détaillée pendant la phase de conception. Le premier prototype est rarement conduit vers la phase d'industrialisation dû aux modifications apportées suite aux problèmes rencontrés lors de la confrontation entre les calculs théoriques et les mesures expérimentales. Cette boucle est susceptible de se répéter plusieurs fois avant de répondre intégralement au cahier des charges. Le résultat final est une carte de puissance optimisée pour les différents choix de composants. Ce qui limite son utilisation si le concepteur veut tester une nouvelle technologie de composant ou changer les paramètres calculés précédemment. Notre étude, qui tente de faire une comparaison entre plusieurs dimensionnements possibles pour avoir une solution optimale, est confrontée à cette contrainte technique où il faut à chaque fois réaliser un prototype par dimensionnement. Pour pallier cette limite, nous avons choisi de réaliser une maquette capable de faire office d'une plate-forme qui réponde aux objectifs suivants :

- Une seule plate-forme pour tester plusieurs topologies (AC-DC PFC, DC-DC, DC-AC).
- Plusieurs niveaux de puissance (jusqu'à 10kW).
- Tester différentes solutions d'optimisation (changer facilement les composants de puissances et les paramètres d'entrée).
- Implémenter le contrôle adapté (PFC, lois de commande, MPPT).
- Jouer sur la mise en parallèle des composants.
- Tester de nouvelles technologies de composants.
- Tester des nouveaux drivers pour (MOSFET/IGBT).

I-A-1. La partie puissance :

Pour répondre à ces objectifs, il faut commencer par voir comment placer les différents composants sur le PCB pour réaliser deux fonctionnements AC→DC et DC→AC. La Figure IV-1 montre le schéma de l'étage AC/DC et DC/AC dans une ASI. Ces deux étages partagent les mêmes niveaux de tension, ainsi que le même nombre et emplacement de composants mais pas forcément de la même technologie.

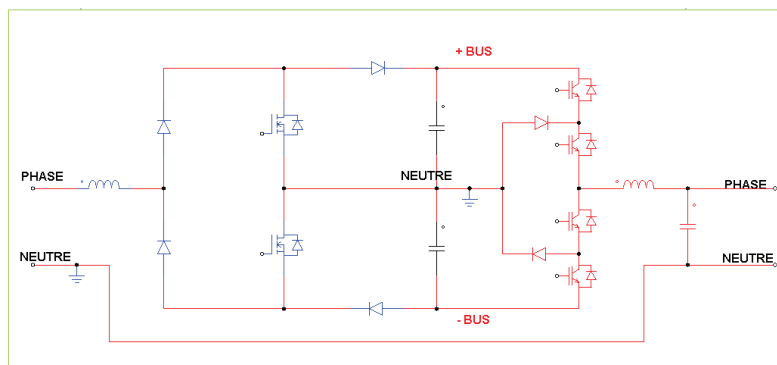


Figure IV-1 : Schéma électrique de deux convertisseurs AC/DC et DC/AC dans l'ASI

Sur la Figure IV-2, les deux étages sont superposés. Nous pouvons constater la possibilité de mutualiser ces deux étages sur la même carte de puissance en réalisant quelques astuces sur le routage. Notamment, la multi-empreinte pour pouvoir remplacer une diode par un transistor et vice-versa sans affecter la commande de ce dernier.

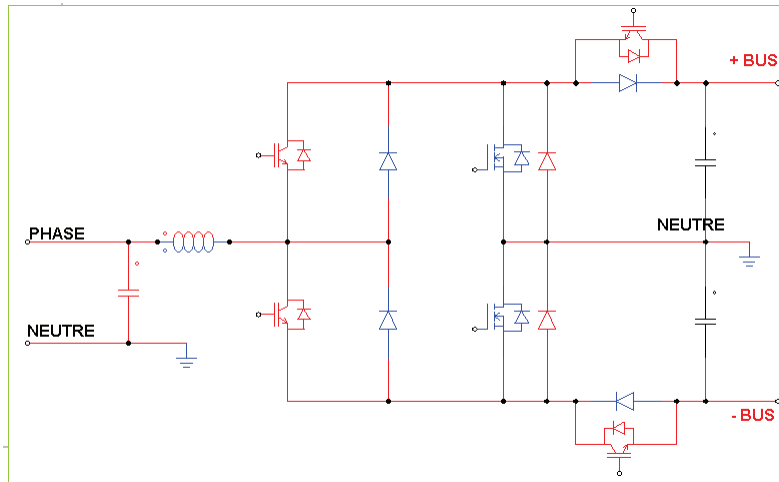


Figure IV-2 : Schéma électrique réalisé sur la maquette permettant de tester à la fois un convertisseur AC/DC et un convertisseur DC/AC

Les cartes driver sont des cartes filles remplaçables pour s'adapter à la fréquence et la tension de commande que l'on désire appliquer. Le grand défi rencontré est de pouvoir garder une distance minimale entre la commande et la grille pour minimiser l'inductance de source/collecteur sans compromettre la largeur de pistes assurant la capacité de monter en puissance.

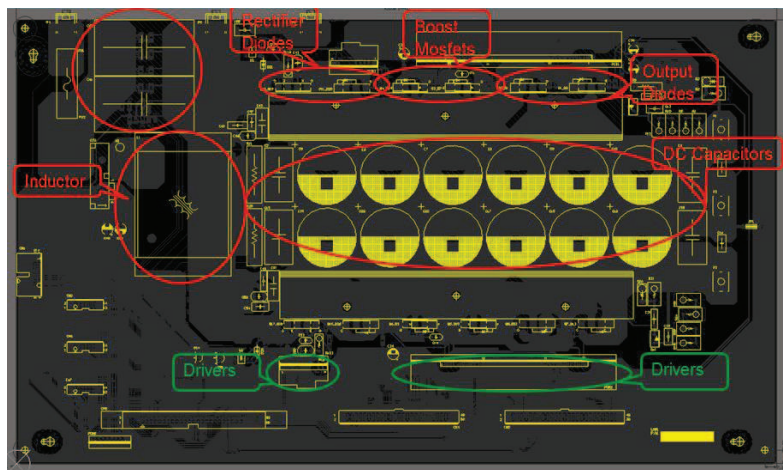


Figure IV-3 : Schéma d'implantation des composants sur le PCB (logiciel Altium)

Sur la Figure IV-4, on trouve une photographie de la maquette finale réalisée. On peut constater les larges dimensions de cette carte. Le surdimensionnement est le compromis que nous avons dû faire pour réaliser les objectifs annoncés.

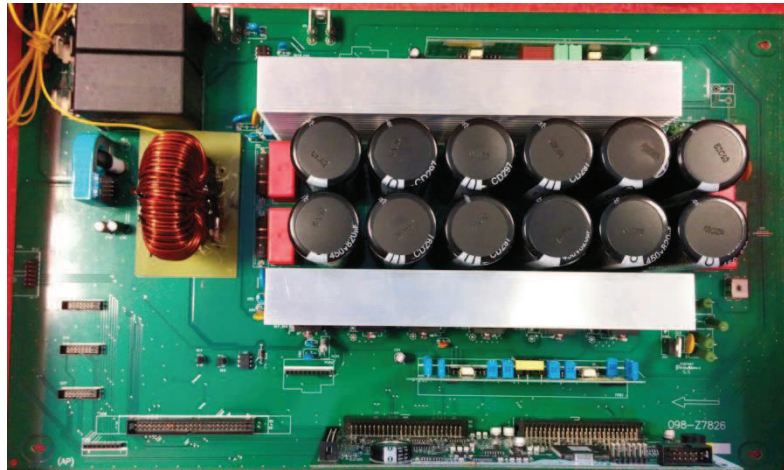


Figure IV-4 : photo de la maquette avec l'ensemble des composants

Cette maquette permettra de valider au préalable les dimensionnements et les problèmes fonctionnels auxquels le concepteur doit faire face lors de l'industrialisation. Cette flexibilité a deux limites à prendre avec grande considération:

- Le volume d'un convertisseur validé avec cette plate-forme donnera une idée grossière sur le volume final réalisable, car le volume est un paramètre à optimiser en deux phases, lors du dimensionnement et le choix de composants puis pendant le placement routage du convertisseur. Ce routage est figé sur la maquette et il n'est pas optimisé pour une puissance nominale.
- Les performances CEM qui en résultent ne peuvent pas être appréciées intégralement à travers les mesures faites sur cette plate-forme. Cette difficulté découle du point précédent vu que les problématiques CEM sont fortement liées aux éléments parasites introduits par le routage et l'emplacement des composants.

I-A-2. La carte de contrôle



Figure IV-5 : La carte de contrôle utilisée pour l'acquisition des mesures et la commande de la maquette

I-A-3. Les cartes de commande de transistors :

La commande rapprochée des semi-conducteurs est réalisée à l'aide d'un circuit de commande isolée, Figure IV-6. Ce circuit, alimenté par une tension de 12V au primaire d'un transformateur, crée à l'aide d'un doubleur de Schenkel au secondaire les deux seuils de tension nécessaires à la commande de grille, +15V et -7.5V. La commande éloignée arrivant

de la carte de contrôle fait conduire ou bloque un optocoupleur qui à son tour commande deux transistors pour commuter la tension de grille entre 15V et -7.5V. Cette carte est caractérisée par un temps de réponse de 250ns. Par conséquent, il est possible d'augmenter la fréquence de commutation jusqu'à 80kHz tout en assurant un rapport cyclique minimum de 2%.

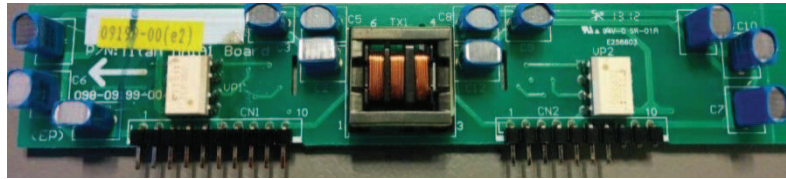


Figure IV-6 : Face avant de la carte de commande rapprochée

I-A-4. Les alimentations auxiliaires :

L'ensemble de la carte de puissance ainsi que les cartes filles (de commandes et de contrôle) est alimenté par des alimentations continues externes. Cela permettra de quantifier séparément les pertes dans chaque partie de montage.

I-B. Mesures :

I-B-1. Moyens de mesures :

La qualité de mesure joue un rôle déterminant sur la validation des calculs théoriques. Contrairement aux simulations où nous avons le contrôle absolu sur les différents éléments simulés. Les mesures, quant à elles, sont sensibles à leur environnement. Cet environnement, constitué des instruments de mesures et d'acquisition de données, est loin d'être idéal. Ces limites de fonctionnement et ces performances doivent être appréhendées avec beaucoup de précautions au risque d'altérer les résultats lors du changement d'un paramètre dans le système.

Les grandeurs physiques que nous avons à mesurer directement sont principalement la tension et le courant. A partir de ces deux grandeurs nous pouvons calculer les autres grandeurs physiques comme la puissance, l'énergie ou bien le champ magnétique. De fait, il est important d'utiliser des sondes de tension et de courant adaptées aux formes d'ondes que nous rencontrons, que ce soit en terme de bande passante, des valeurs maximales ou du temps de propagation. Un oscilloscope ayant de bonnes performances est également nécessaire pour visualiser la tension et le courant mesurés.

La bande passante doit être supérieure à la plus haute fréquence contenue dans le signal mesuré, lorsque les mesures sont analogiques. Alors que pour les mesures numériques, comme c'est le cas des oscilloscopes modernes, le temps de montée du signal de 10% à 90% de sa valeur finale est le facteur déterminant sur son choix. L'analogie entre la bande passante et le temps de montée est donnée pour un signal mono pulse selon l'équation (IV-1).

$$t_{10\%-90\%} = \frac{0.35}{F_{3dB}} \quad (IV-1)$$

L'oscilloscope (LeCroy HDO4034) a été utilisé pour réaliser nos mesures. Cet oscilloscope est caractérisé par une bande passante de 350MHz et un temps de montée de 1ns. Il faut noter que le temps de montée visualisé sur l'oscilloscope est supérieur au temps de montée du signal mesuré dû à la propagation dans la sonde et le canal de l'oscilloscope qui

chacun rajoute son propre temps de montée. Au final, le temps de montée du signal est calculé à partir de l'équation (IV-2).

$$t_{\text{signal}_{(10\%-90\%)}} = \sqrt{t_{\text{Oscilloscope}_{(10\%-90\%)}}^2 - t_{\text{Sonde}_{(10\%-90\%)}}^2} \quad (\text{IV-2})$$

Sachant que la dynamique la plus rapide mesurée est celle de la commutation avec des transitions de l'ordre de 10ns pour les technologies de semi-conducteurs étudiées. Ce temps de montée nécessite une bande passante supérieure à 35MHz selon l'équation (IV-1). Cette limite est largement couverte par l'oscilloscope, par contre les sondes de tension et de courant pour mesurer une telle dynamique requièrent plus d'attention.

Les Table IV-1 & Table IV-2 montrent les sondes de tension et de courant qui ont été utilisées pour effectuer les différentes mesures dans cette étude. Seule les sondes CP030 et ADP305 sont adaptées pour mesurer la dynamique de commutation vue leur bande passante. La tension maximale mesurable avec la sonde PP018 et sa nature passive ne permettent pas de mesurer la tension commutée qui est de l'ordre de 400V.

Table IV-1 : Les sondes de tension utilisées pour les mesures

	PP018 (LeCroy)	ADP305 (LeCroy)	ADP300 (LeCroy)
	Passive	Différentielle	Différentielle
Bande Passante	500 MHz	100MHz	20MHz
Voltage	300V	1400V	1400V
CMRR		100kHz 50 dB (300:1)	100kHz 50 dB (300:1)
Low-Frequency Accuracy		1%	1%

Table IV-2: Les sondes de courant utilisées pour les mesures

	CP030 (LeCroy)	CP150 (LeCroy)
Bande Passante	50MHz	10MHz
temps de montée	<7ns	<35ns
$I_{\text{DC Max}}$	30	150
I_{pk}	50	300

Il est important de dégausser les sondes de courant après chaque utilisation, particulièrement lorsque le courant mesuré comporte des pics qui dépassent le courant continu maximal.

Le calcul des pertes par commutation ou les pertes magnétiques dans les noyaux nécessite d'intégrer le produit de la tension et du courant mesurés sur la période désirée. L'utilisation d'un oscilloscope numérique rend possible l'acquisition synchrone de ces deux grandeurs. Par contre, les deux signaux qui remontent jusqu'à l'oscilloscope ne sont jamais synchrones, sauf si les deux sondes utilisées pour les mesures sont identiques. Les circuits de mesure différentielle dans la sonde de tension et les circuits de mesure de courant dans les sondes de courant avec les longueurs de ces sondes introduisent un délai de propagation sur les signaux mesurés par l'oscilloscope. Par conséquent, le retard d'une sonde à l'autre doit être mesuré précisément pour pouvoir synchroniser les signaux de courant et de tension.

A l'aide d'un générateur de fonction, un signal carré, avec une vitesse de balayage « Slew Rate » de l'ordre de 0.5V/ns, est mesuré avec les deux sondes PP018 et APD305 donnant un retard de (22ns). Ensuite, le courant mesuré dans une résistance de 10Ω «Multicomp MF » branchée à la sortie du générateur de fonction donne un retard de (16ns) entre la sonde de courant CP030 et la sonde de tension PP018. La résistance utilisée est construite à partir d'un film métallique dont l'inductance parasite ne dépasse pas 2nH, ce qui limite l'erreur sur la tension mesurée à 1%. Ce retard est compensé par l'oscilloscope en utilisant la fonctionnalité « deskew » lors de mesures.

I-B-2.Mesures sur la cellule de commutation :

La dynamique rapide des courants et de la tension commutés nécessite des mesures ultra précises pour estimer l'énergie de commutation. La méthode la plus simple à réaliser est la méthode dite de deux pulses. Cette méthode consiste à appliquer deux pulses, une pour l'amorçage et une deuxième pour le blocage du composant, à courant et tension constants, puis mesurer la tension et le courant dans la cellule. L'énergie de commutation sera l'intégration du produit de la tension et du courant pendant le temps d'amorçage ou de blocage pour séparer les deux contributions de pertes. En fait, la plate-forme développée à la base d'une topologie Boost classique rend cette mesure réalisable, Figure IV-7. Les tensions et courants prélevés avec l'oscilloscope sont traités numériquement pour compenser le déphasage entre la tension et le courant décrit dans le paragraphe précédent.

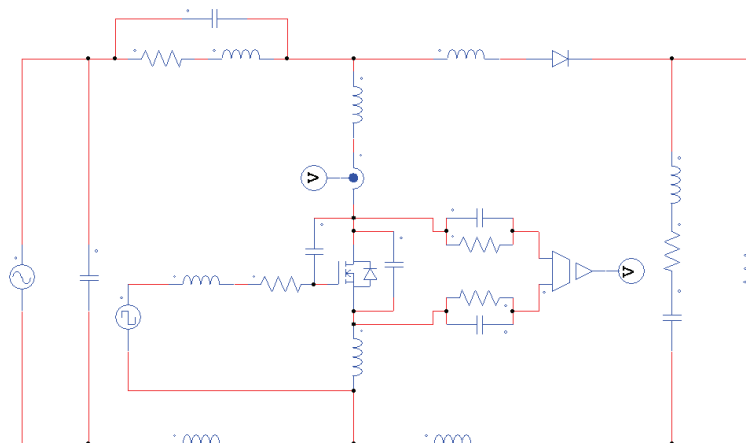


Figure IV-7 : circuit de mesures des énergies de commutation

Les différents éléments parasites dans le circuit de mesures influencent la dynamique de commutations comme on peut l'observer sur la Figure IV-8. La forte oscillation observée est due, entre autre, à la capacité parasite de l'inductance du Boost. Cette capacité contribue à cette oscillation lorsque la tension V_{ds} évolue. Une deuxième oscillation à une fréquence plus élevée peut être distinguée sur la tension V_{ds} au blocage. La capacité de jonction de la diode, ainsi que la capacité de sortie du MOSFET C_{oss} sont la source principale de cette oscillation.

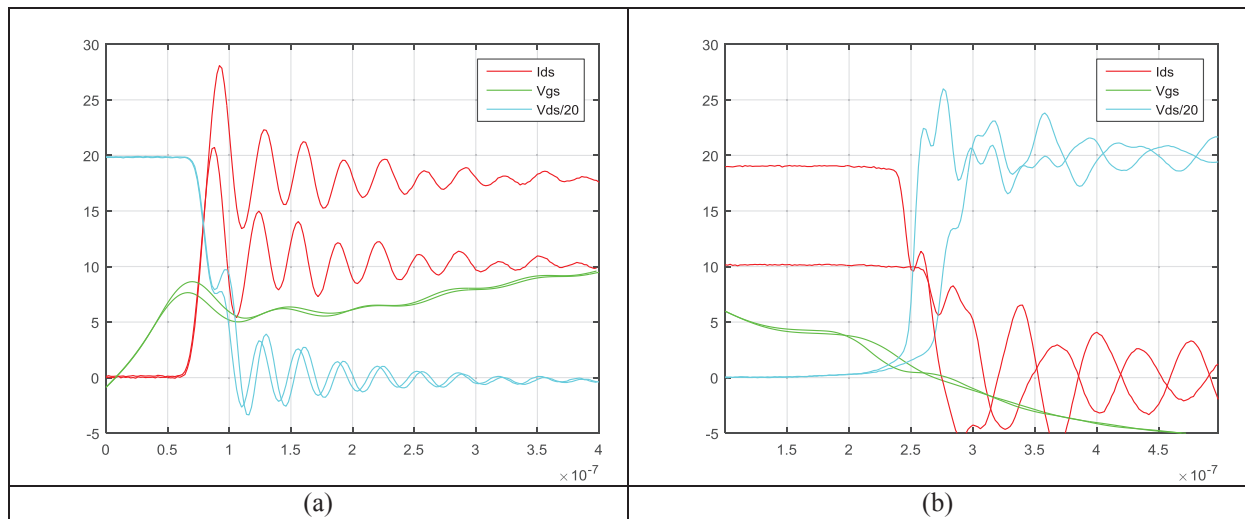


Figure IV-8 : Formes d'ondes expérimentales des tensions et des courants dans une cellule de commutation composée du MOSFET FCH76N65N et la diode C4D20120D (a) à l'amorçage et (b) au blocage, pour deux valeurs différentes du courant commuté avec une tension de 400V et une résistance de grille de 10 Ω

Les oscillations décrites précédemment surviennent globalement suite à la commutation et leurs impacts sur les pertes de commutation sont difficilement évaluables avec la méthode de mesure utilisée. Les faibles valeurs des oscillations devant la tension commutée diminuent la précision de mesure, étant donné que la précision de la sonde de tension dépend de la tension mesurée. Cela constitue l'une des limites de cette méthode. Une autre limite vient de l'insertion des sondes de mesures dans la cellule de commutation. Cette insertion n'est pas sans conséquence vue l'impédance de la sonde et ses éléments parasites qui engendrent un bruit susceptible de perturber les mesures.

Plusieurs MOSFET et diodes sont caractérisés sur ce principe de mesures et comparés aux simulations sur les modes physiques afin d'évaluer d'une part les éléments parasites présents sur le circuit et d'autre part pour valider l'utilisation de ces modèles physiques comme une base pour l'optimisation.

Les résultats pour un MOSFET Si «FCH76N65N» et un MOSFET SiC «C2M0040120D» sont tracés sur la Figure IV-9. L'écart entre les résultats de simulation, trait continu, et les mesures expérimentales est minimal pour les pertes à l'amorçage. Le blocage, quant à lui, présente une erreur conséquente qui est due principalement aux ondulations engendrées par les éléments parasites du circuit.

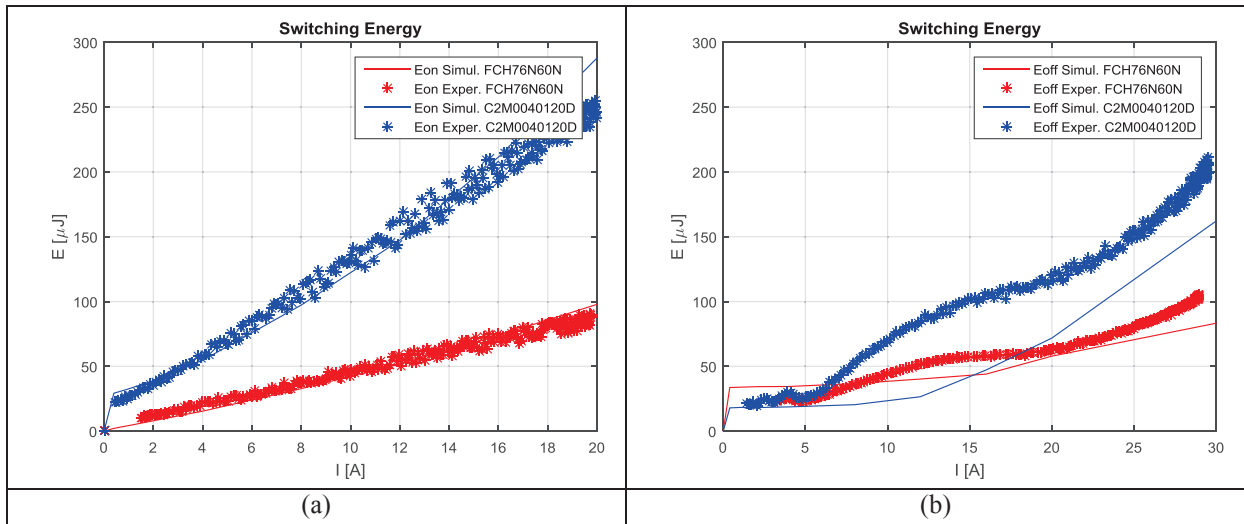


Figure IV-9 : Les énergies de commutation (a) à l'amorçage et (b) au blocage dans une cellule de commutation avec la diode C4D20120D, pour une tension de commutation de 400V et une résistance de grille de 10 Ω

I-B-3. Mesures sur l'inductance :

Contrairement aux semi-conducteurs sur lesquels nous avons un accès direct aux grandeurs physiques de commutation, tension et courant, permettant ainsi d'estimer les pertes directement en intégrant ces deux grandeurs sur la période de commutation, les grandeurs physiques impliquées dans le fonctionnement d'un composant magnétique, champ et induction magnétique, ne sont pas mesurables directement. Néanmoins, ces grandeurs peuvent être estimées à partir de la tension aux bornes du composant et le courant qui circule dans celui-là selon les équations (IV-3) et (IV-4).

$$B = \frac{1}{A.N} \int V . dt \quad (\text{IV-3})$$

$$H = \frac{I.N}{L} \quad (\text{IV-4})$$

Où :

- B est l'induction magnétique [T]
- H est le champ magnétique [A/m]
- V la tension aux bornes du composant magnétique [V]
- I est le courant dans le bobinage [A].
- N est le nombre de spires
- A est la section du noyau magnétique [m^2]
- L est la longueur caractéristique du noyau [m]

Cependant, dans le cas d'une inductance, la tension mesurée aux bornes de celle-ci est majorée par la tension due à la résistance du bobinage. Pour s'affranchir de l'effet de cette résistance et mesurer correctement l'induction magnétique à l'intérieur du noyau, on réalise un transformateur avec une secondaire à vide. Cela est fait par le biais d'un fil bobiné autour de l'inductance Figure IV-10. Ainsi, la tension mesurée au secondaire donne directement la densité de l'induction magnétique selon l'équation (IV-3), sachant que N devient le nombre de spire au secondaire.

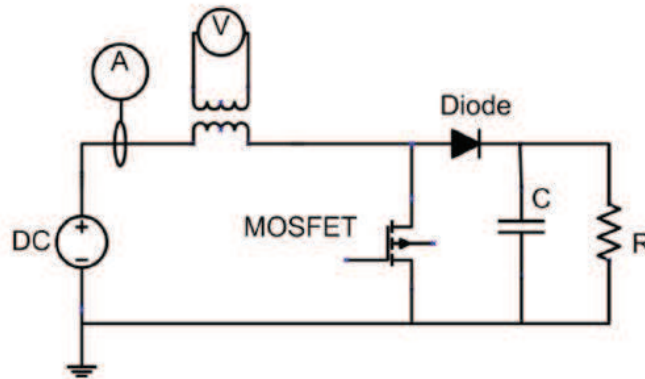


Figure IV-10: Circuit de mesure de l'induction magnétique dans la self du Boost

Dans le cas d'un convertisseur PFC, le courant est sinusoïdal avec une ondulation à la fréquence de commutation, donc le champ magnétique prend la même allure que le courant. L'induction magnétique suit un cycle d'hystérésis majeur à basse fréquence composé des cycles mineurs à la fréquence de commutation comme expliqué dans le chapitre précédent. Ainsi, l'ondulation de l'induction magnétique dans chaque cycle est calculée à partir de la tension mesurée aux bornes du secondaire. Les ondulations de l'induction magnétique dans le noyau sont utilisées dans l'équation de Steinmetz (III-48) pour calculer les pertes fer dans le noyau. Donc, il convient de vérifier que le modèle basé sur les données « constructeurs » pour calculer ces ondulations donne de bons résultats. Un test sur une self composée d'un noyau « Micrometal T-184 » et 77 spires a été réalisé afin de comparer les ondulations de l'induction magnétique mesurées et calculées, Figure IV-11. Nous pouvons noter que l'erreur commise par le modèle ne dépasse pas 10% sur une large plage de ΔB . Si cette erreur est plus importante pour les faibles valeurs de ΔB , ceci n'augmentera pas l'erreur sur le calcul de pertes vue les faibles valeurs de ΔB .

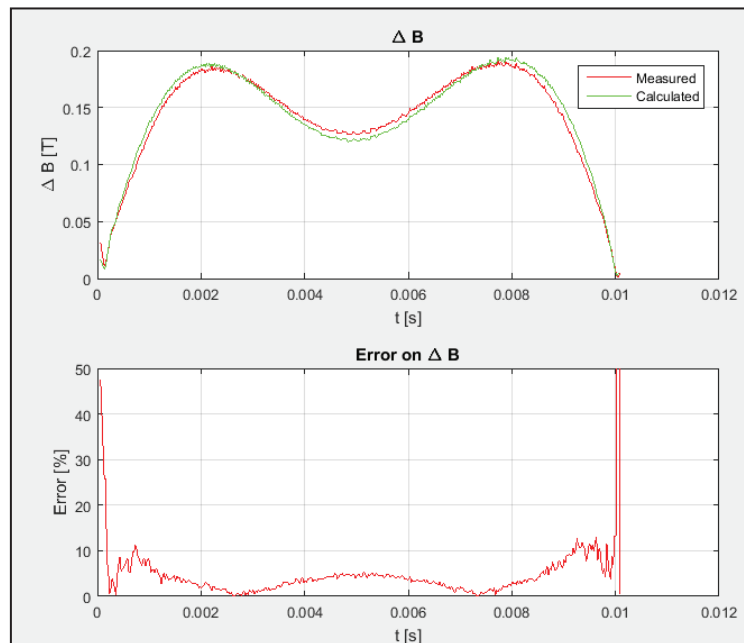


Figure IV-11 : Résultat de mesure de l'ondulation de l'induction magnétique comparée aux calculs

I-B-4. Mesures thermiques :

Les mesures thermiques effectuées visent à la fois à valider les modèles thermiques construits dans le chapitre précédent et à caractériser le système de refroidissement utilisé pour pouvoir mesurer la température de fonctionnement des composants et la comparer au modèle complet du convertisseur.

La sensibilité des mesures thermiques face aux conditions de mesure et les caractéristiques des sondes rendent cette tâche particulièrement délicate et imposent une incertitude susceptible de compromettre les résultats obtenus. En fait, deux moyens de mesure thermique sont à notre disposition. Le premier moyen est une caméra thermique « PI400 382*288 pixels » doté d'une lentille optique « 38°#13120049 ». Une caméra thermique capte les rayonnements infrarouges émis par les objets en face de son optique. Etant donné que ces rayonnements varient en fonction de la température des objets, la caméra donne la distribution de température. Néanmoins, les rayonnements émis par un objet se composent des rayonnements émis par les matériaux de sa surface, qui dépend de l'émissivité de cette surface, mais aussi des rayonnements émis par les objets voisins et reflétés par cette surface. A priori, la caméra n'a pas d'informations sur les surfaces captées par son optique. Par conséquent, la température donnée par la caméra thermique à tout point n'est pas la température exacte de ce point, et donc la mesure est faussée à la fois par l'émissivité de la surface et son taux de réflexion. Ces deux points doivent être traités avec précaution pour réaliser des mesures thermiques valides. Les rayonnements reflétés par une surface dépendent fortement des matériaux utilisés ; pour limiter les rayonnements reflétés sur l'optique de la caméra, la meilleure façon est de placer son axe perpendiculairement à la surface mesurée. Quant à l'émissivité, elle est souvent donnée pour chaque matériau, ce qui permet d'adapter la température mesurée en prenant en compte le matériau de la surface étudiée, selon l'équation (IV-5).

$$T_{obj} = \sqrt[4]{\frac{T_{cam}^4 - (1-\epsilon)T_{amb}^4}{\epsilon}} \quad (IV-5)$$

Où :

- T_{obj} est la température réelle de la surface [K]
- ϵ est l'émissivité de la surface
- T_{cam} est la température mesurée par la caméra thermique [K]
- T_{amb} est la température ambiante [K].

Toutefois, l'émissivité peut être introduite dans la caméra thermique pour avoir directement la température réelle de la surface, mais une comparaison entre les températures de plusieurs surfaces visualisées par la caméra, pour détecter les points chauds par exemple, n'est pas possible sans connaître l'émissivité de chacune de ces surfaces. En raison de cette incertitude liée à l'émissivité du matériau mesuré, nous avons eu recours à un deuxième moyen qui est un thermocouple de type T, ce qui permet de mesurer la température à un point donné sur la surface du radiateur du composant monté sur ce dernier. La précision du thermocouple ne dépasse pas 1°C ce qui est largement suffisant pour valider les mesures effectuées par la caméra thermique. La température donnée par le thermocouple permet

d'estimer l'émissivité de la surface mesurée par la caméra thermique. L'association de ces deux moyens donnera accès à la température à tout point de la surface.

Plusieurs résistances sont employées afin de contrôler la puissance dissipée par le radiateur. Ces résistances ont la même surface d'échange que les boîtiers TO-247 des composants de puissances étudiés. Donc, la résistance thermique du radiateur peut être estimée précisément dans les deux modes de convection envisagés, naturelle et forcée.

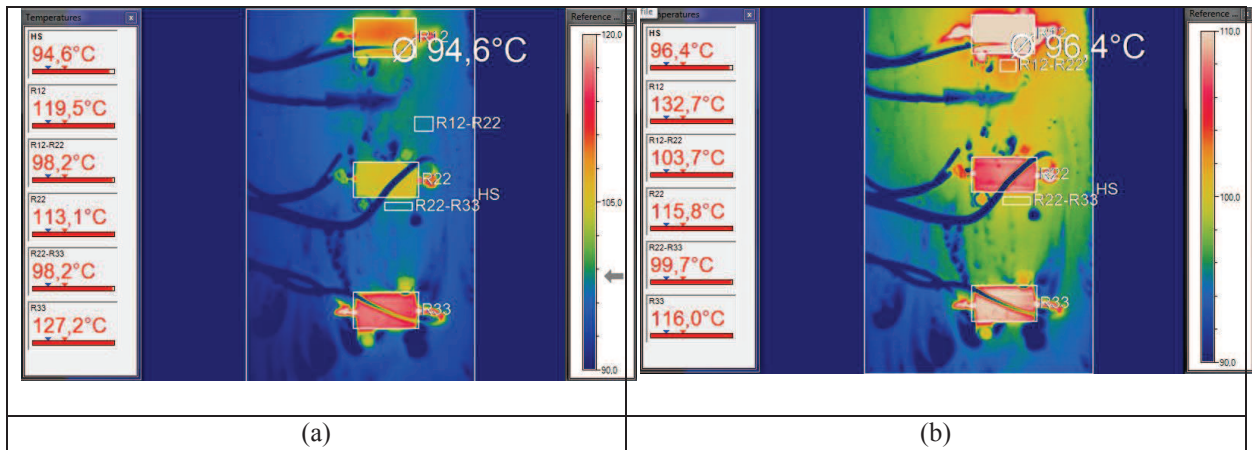


Figure IV-12 : Les images capturées par la caméra thermique pour une puissance totale dissipée de 45W (a) distribution uniforme de la puissance 10W par charge (b) distribution de puissance (15W,10W,5W) de haut en bas

La Figure IV-12 montre deux images capturées par la caméra thermique pour deux scénarios avec la même puissance totale dissipée de 45W. Dans le premier scénario la puissance dissipée par charge est égale à 15W l'élévation de température est quasi-identique sur la totalité de la surface du radiateur. A noter que les taches observées sur la surface correspondent à l'hétérogénéité de la peinture noire appliquée sur la surface de radiateur. Pour le deuxième scénario, la puissance dissipée est répartie de manière non-uniforme, 15, 10 et 5W de haut en bas. Par conséquent, la température n'est pas uniforme sur la surface du radiateur. Néanmoins, l'écart enregistré est de 5°C, ce qui justifie l'hypothèse d'une surface isotherme utilisée pour la construction des modèles thermiques.

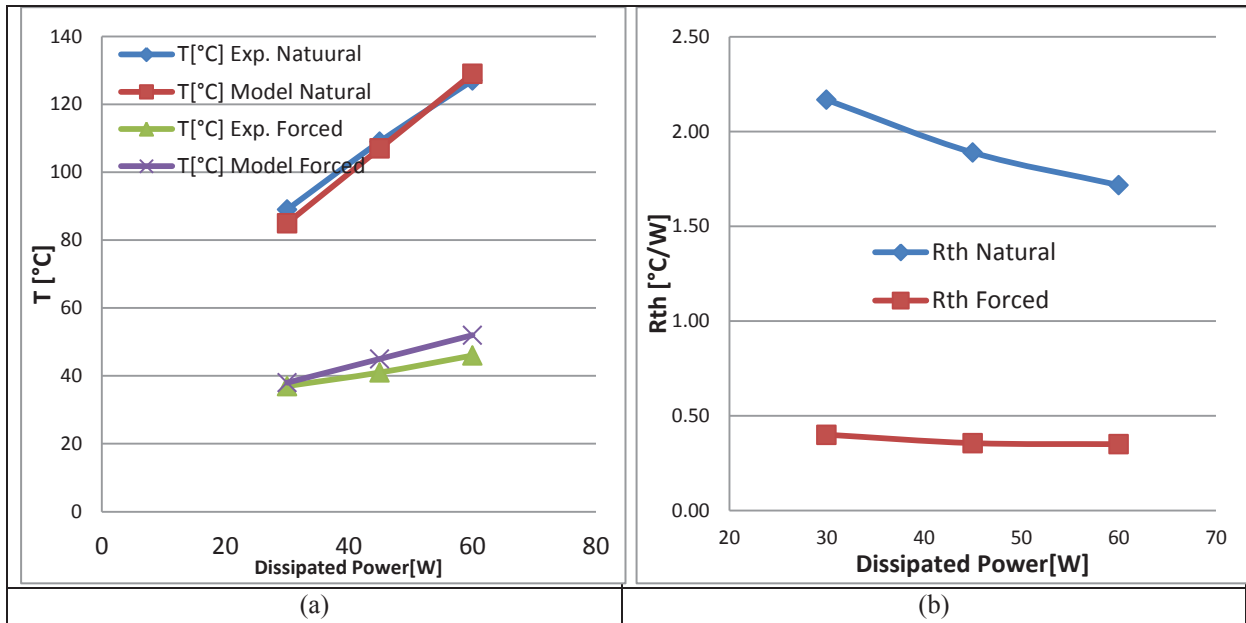


Figure IV-13 : Résultats de mesures thermiques sur le radiateur « HS-210-28 » (a) Les températures mesurées et calculées par le modèle (b) la résistance thermique

Nous pouvons remarquer sur les courbes de la Figure IV-13 qu'en convection forcée la résistance thermique varie peu et peut être considérée constante pour une plage de puissance connue, alors qu'en convection naturelle l'hypothèse d'une résistance thermique constante impliquerait une erreur jusqu'à 10°C en fonction de la puissance dissipée pour le profil du radiateur étudié. Le modèle thermique utilisé donne des résultats très encourageants avec une erreur inférieure à 5%.

I-B-5. Mesure du rendement :

La plate-forme utilisée pour l'étude sépare la partie puissance, qui correspond aux composants qui constituent le cœur de la topologie du convertisseur étudié, de la partie alimentation des circuits de commande, de mesures et de contrôle. Par conséquent, le rendement est mesuré sur la partie puissance uniquement sans tenir compte de la puissance nécessaire aux alimentations. Cette dernière est mesurée séparément pour être intégrée au rendement global du convertisseur.

La consommation de puissance dans les circuits auxiliaires est peu sensible au taux de charge comme le montre la Figure IV-14 pour un fonctionnement à 3kW nominal avec le ventilateur utilisé « JF0825B1SR », ce qui se traduit par un rendement réduit de 0.25% à pleine charge contre 0.71% à 33% de charge. Le rendement global du convertisseur est réduit de 0.17% en convection naturelle et de 0.25% en convection forcée avec le ventilateur cité précédemment pour une puissance d'entrée de 3kW.

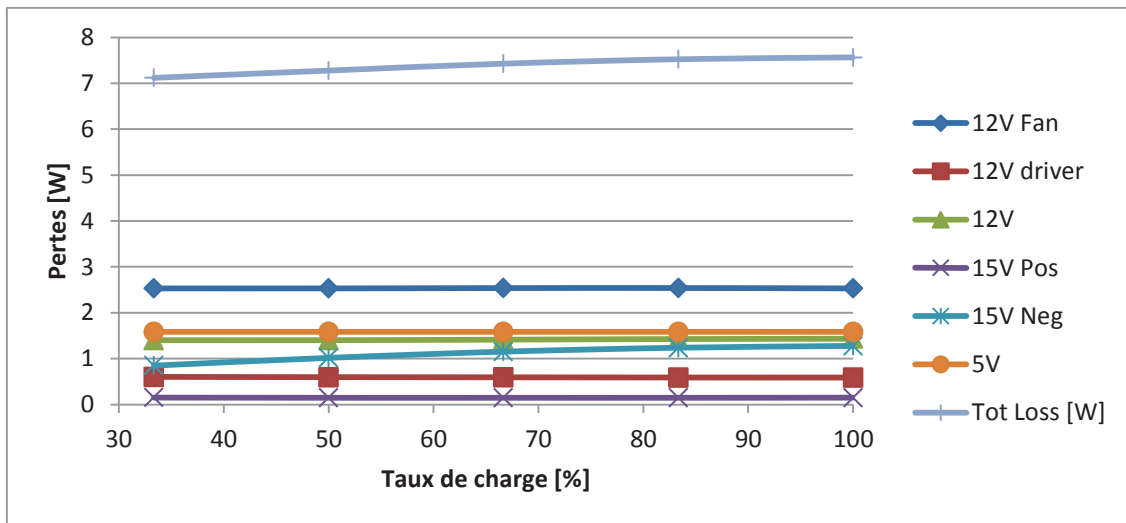


Figure IV-14: La consommation de puissance dans les circuits auxiliaires

La mesure du rendement sur la partie puissance est effectuée à l'aide de l'analyseur de puissance «NORMA D 6000 ». Ce modèle mesure la puissance avec une précision inférieure à 0.1%. La capacité de ce modèle à faire un échantillonnage synchrone avec une erreur angulaire minimale sur toutes les entrées de mesures, tension et courant d'entrée et de sortie du convertisseur, a permis de relever plusieurs mesures de la puissance d'entrée et de la puissance de sortie du convertisseur pour un taux de charge fixe. Ensuite, le rendement adopté est la médiane des rendements calculés pour chaque échantillon.

La Figure IV-15 montre les rendements mesurés pour un convertisseur AC/DC PFC dont les principaux composants sont présentés dans la Table IV-3.

Table IV-3 : Les spécifications du convertisseur testé expérimentalement

	Exp.1
Inductance Boost	410 μ H
Noyau	T184-34
Diamètre Fil	1.8mm
MOSFET	FCH76N65 ou UJ2D1230F
Diode	C4D20120D
Diode de redressement	40TPS12A
Radiateur	318-02218
Ventilateur	JF0825-01
Condensateur DC	CD297 450v-820u
Fréquence de commutation	40kHz ou 50kHz

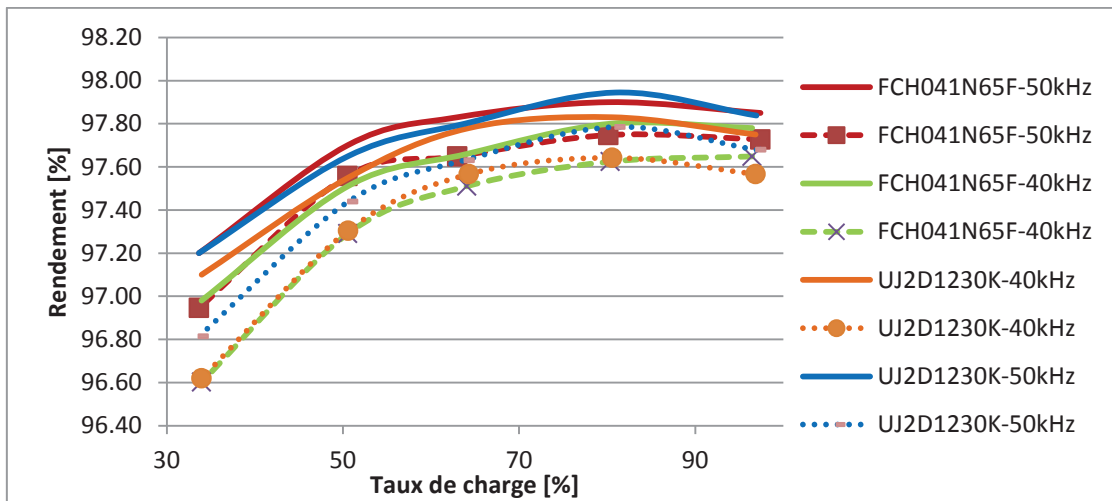


Figure IV-15 : Les rendements mesurés sur le convertisseur AC/DC PFC 3kW pour deux FET différents et deux fréquences de commutation différentes

Sur la Figure IV-15 les rendements mesurés « traits pointillés » et les rendements calculés avec les modèles développés précédemment « traits continus » sont tracés en fonction du taux de charge du convertisseur. Nous pouvons noter que l'erreur introduite par le modèle est globalement aux alentours de 0.2%. Malgré cette erreur, on constate clairement la fiabilité du modèle et sa capacité à suivre la tendance réelle en termes de comparaison lors du changement de paramètres du convertisseur.

II. La Méthodologie du Dimensionnement par l'Optimisation

II-A. Dimensionnement via l'optimisation

Comme pour toute procédure de dimensionnement, il est nécessaire de définir les paramètres d'entrée spécifiques au convertisseur étudié. Ces paramètres sont fixés selon l'application. Par exemple, les tensions d'entrée et de sortie, la fréquence du réseau et la puissance nominale de fonctionnement. Ensuite, il est primordial de déterminer les objectifs que nous cherchons à atteindre comme le rendement et la densité de puissance. Reste donc à introduire les variables qui évoluent et qui vont permettre d'avoir les performances voulues du convertisseur. Ces variables constituent un vecteur qui alimente les différents modèles au sein du convertisseur. Chaque valeur de ce vecteur de variable donnera naissance à une solution. Cette solution est un convertisseur avec l'ensemble de ces composants et ses performances. Une solution est retenue lorsqu'elle répond à toutes les contraintes. Le cas échéant, la solution est écartée. En faisant des itérations sur le vecteur de variables nous aboutissons à l'ensemble des solutions possibles. Parmi elles, nous pouvons faire notre choix. Néanmoins, une procédure itérative est très coûteuse en termes de temps de calcul. L'intérêt des algorithmes d'optimisation réside sur ce point. Ces algorithmes sont basés également sur une procédure itérative mais intelligente. Donc, l'algorithme est capable de parcourir la partie la plus intéressante de l'espace des solutions pour trouver les optimums, tout en intégrant les contraintes essentielles au dimensionnement. La Figure IV-16 illustre un schéma de cette procédure pour le dimensionnement du convertisseur avec les modèles qui ont été développées précédemment.

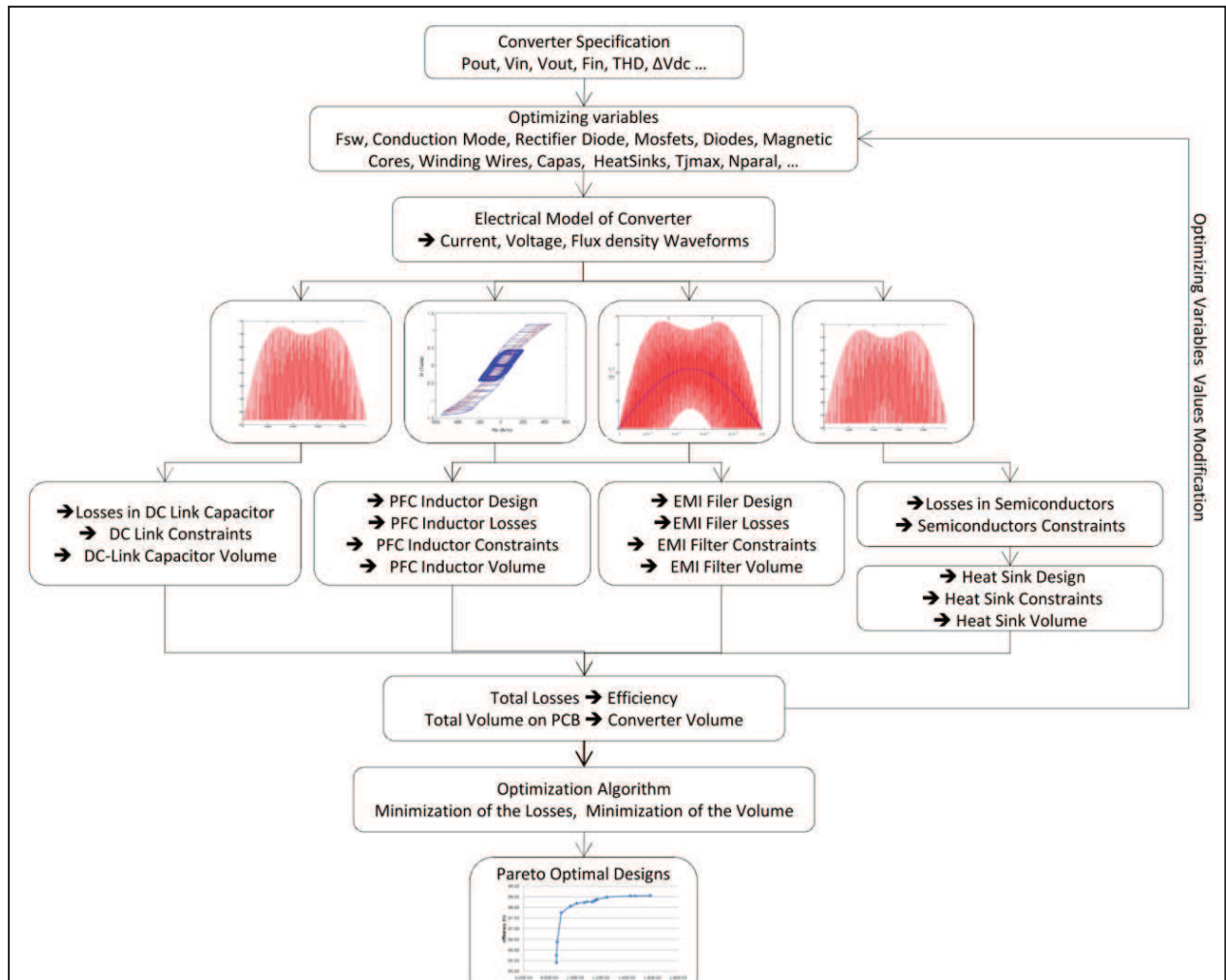


Figure IV-16 : Schéma de la procédure d'optimisation avec les différents modèles du convertisseur

Pour un dimensionnement par optimisation, il est nécessaire de définir un vecteur de paramètres, un vecteur d'objectifs et les contraintes nécessaires pour garantir la faisabilité des solutions.

Prenons le cas du convertisseur d'entrée de l'onduleur, l'étage AC/DC PFC. Le cahier des charges, Table IV-4, permet d'extraire les paramètres essentiels pour l'algorithme d'optimisation.

Parmi les différents éléments du cahier des charges, certains sont des paramètres essentiels à la définition du convertisseur comme la puissance et les tensions nominales de fonctionnement, tandis que d'autre serviront de contraintes pour le dimensionnement comme le THDi, l'ondulation de la tension de sortie, la capacité de surcharge et les normes CEM.

Table IV-4 : Exemple des spécifications d'un convertisseur AC/DC à optimiser

Power (out)	Vac (in)	F (in)	THDi	Performance, sécurité CEM	Vdc (out)	Δ Vdc	Capacité de surcharge
3kW	230 V	50Hz	<8%	IEC/EN 62040 -2 FCC Class A IEC/EN 62040-3 (Performance)	800 V	<15%	102–110% : 120s 110–125%: 60s 125–150%: 10s >150%: 900ms
Rendement		Volume		Coût		Poids	

II-B.L'algorithme d'optimisation

L'algorithme d'optimisation est le moteur de recherche qui doit être capable, en évaluant la fonction objectif, de trouver la ou les solutions optimales. Les performances des algorithmes existants dépendent fortement de l'application pour laquelle ils sont voués. Nous distinguons deux grandes familles d'algorithmes selon leurs manières de chercher la solution optimale : les algorithmes déterministes et les algorithmes stochastiques. La première famille explore l'espace des solutions en suivant des règles de transition déterministe pour passer d'une solution à l'autre, comme le gradient de la fonction objectif, jusqu'à la condition d'arrêt. Par conséquent, les algorithmes déterministes convergent rapidement vers une solution. Par contre, cette méthode ne garantit pas l'optimalité de la solution et risque d'atteindre un optimum local. Les algorithmes stochastiques, quant à eux, ne requièrent aucune information sur la fonction objectif mise à part sa valeur parce qu'ils utilisent les règles de probabilité pour explorer l'espace des solutions. De fait, les algorithmes stochastiques peuvent accepter des variables d'optimisation discrètes. Malgré la nécessité de nombreuses évaluations de la fonction objectif, ces méthodes sont capables de fournir un optimum global et de traiter les problèmes multi-objectifs.

Notre problème d'optimisation qui est multi-objectifs avec des variables mixtes, continues et discrètes, exige l'utilisation d'algorithmes stochastiques. L'algorithme génétique de type NSGA-II pour « Non-Dominated Sorting Genetic Algorithm » est choisi pour notre étude pour sa qualité à traiter directement les problèmes multi-objectifs sans avoir recours à les transformer en problème mono-objectif. En fait, cette caractéristique permet de classer les solutions optimales sur le principe de dominance pour fournir au final un ensemble de solutions optimales appelées front de Pareto. L'algorithme génétique fonctionne sur le principe de la théorie d'évolution naturelle de « Darwin » où une valeur du vecteur des variables d'optimisation forment une solution appelée individu et les variables d'optimisation sont les chromosomes qui définissent les caractéristiques de cet individu pour lui donner une valeur selon la fonction objectif qui en résulte. Plusieurs individus forment une population, ce nombre est l'un des paramètres de l'algorithme. Les changements effectués sur les variables d'optimisation correspondent à une modification des chromosomes formant ainsi de nouveaux individus qui à leur tour forment une nouvelle génération de population. Ensuite, l'algorithme classe les individus et réalise des mutations et des croisements entre les individus pour construire de nouvelles générations, jusqu'à un nombre de génération défini comme un paramètre d'arrêt. Un nombre suffisant de générations donne naissance à une génération finale constituée des meilleurs individus possibles, le front de Pareto, Figure IV-17. Nous pouvons remarquer sur cette figure une partie de l'espace de solutions possibles pour le dimensionnement d'un convertisseur AC/DC PFC. Les étoiles rouges sont les solutions qui respectent toutes les contraintes du dimensionnement alors que les étoiles bleues représentent les solutions qui enfreignent une ou plusieurs contraintes.

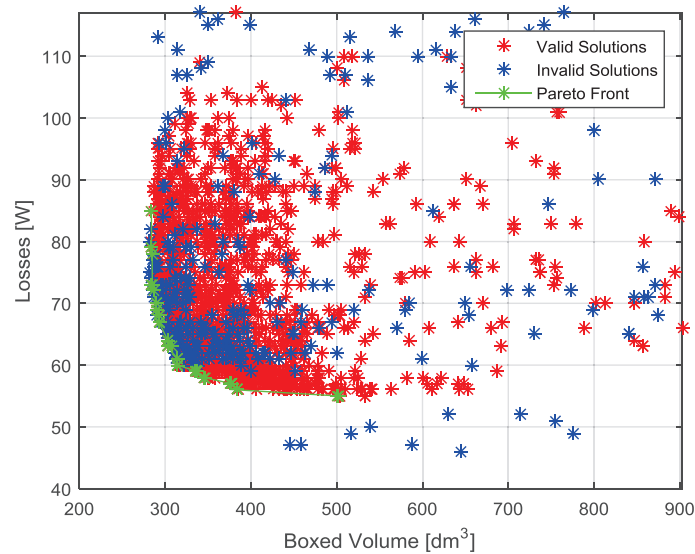


Figure IV-17 : Espace de solutions d'un convertisseur AC/DC

Le front de Pareto, courbe verte, regroupe les solutions qui sont dominantes dans l'espace des solutions, donc les solutions optimales. Par conséquent, cette méthode permet de mener des problèmes d'optimisation avec plusieurs optimums globaux sans avoir à modifier la fonction objectifs pour diversifier les fronts, comme l'algorithme « Ecological Niching ». La NSGA-II utilise l'élitisme pour garder les meilleurs individus dès les phases précoces de l'optimisation garantissant ainsi une convergence accélérée.

Un code de la NSGA-II a été implémenté sur Matlab avec l'ensemble des modèles précédemment développés. Chaque évaluation d'un individu exige 2 secondes de temps de calcul. Donc, une routine d'optimisation avec 40 générations et 60 individus par population nécessitera **1h20** pour fournir le front de Pareto correspondant.

II-C. Définition des objectifs

Les objectifs sont le vecteur que l'algorithme d'optimisation cherchera à minimiser ou maximiser, la deuxième ligne de la Table IV-4. L'ensemble du cahier des charges constitue un objectif final à atteindre. Cependant, la première ligne de la Table IV-4 peut être vue comme des performances caractéristiques sur lesquelles le concepteur n'a pas de marge de manœuvre. Alors que la deuxième ligne constitue les objectifs que le concepteur est capable d'améliorer selon son choix pendant la phase de développement.

Dans notre cas, nous allons prendre les pertes dans le convertisseur, qui se traduisent par le rendement du convertisseur, et le volume comme un vecteur objectif à minimiser via l'optimisation. Ceci transforme le problème d'optimisation en un problème bi-objectifs.

II-C-1. Les pertes

Les pertes sont calculées par la somme des pertes dans chaque composant de puissance. On peut distinguer deux façons de considérer cet objectif :

- Soit les pertes à puissance nominale, ou à un taux de charge donné, 75%, 50% ou autres selon l'application finale de ce convertisseur. Dans ce cas de figure, le

dimensionnement complet est fait pour une puissance nominale puis la fonction objectif, c'est à dire les pertes pour un taux de charge prédéfini, en découle.

- Soit en considérant un rendement sur toute la plage prévue de fonctionnement. Ce qui nécessite une définition plus élaborée de la fonction objectif, afin de ne pas transformer le problème à en multi-objectif. Nous pouvons citer le rendement européen comme exemple Equation (IV-6).

$$\eta_{euro} = 0.03\eta_5 + 0.06\eta_{10} + 0.13\eta_{20} + 0.1\eta_{30} + 0.48\eta_{50} + 0.2\eta_{100} \quad (IV-6)$$

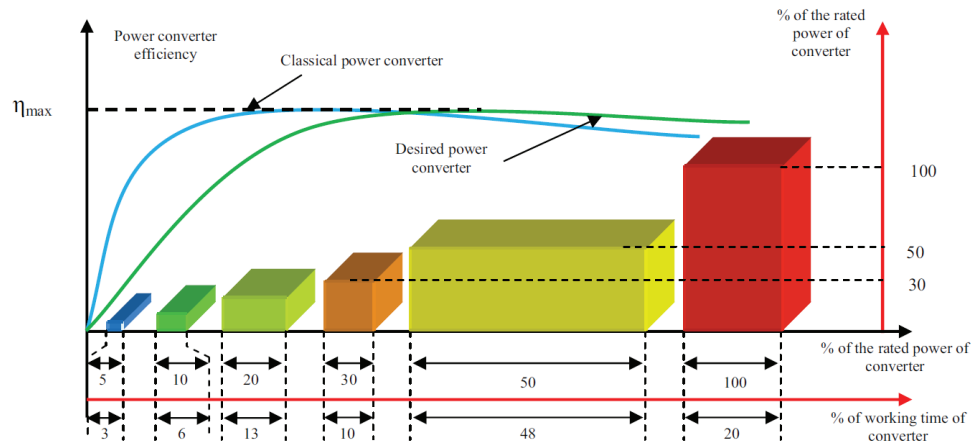


Figure IV-18 : Le rendement d'un boost, en bleu, en comparaison avec le rendement Européen souhaité, en vert, en fonction du taux de charge

II-C-2. Le volume :

Le calcul de volume d'un convertisseur peut paraître une tâche simple consistant à faire la somme des volumes des différents composants du système. Alors que pour une phase de pré-dimensionnement, ce calcul subit une grande incertitude liée à l'agencement des différents composants. En particulier, dans le cas où les composants sont montés sur un PCB, où des règles strictes de routage sont établies pour garantir un volume optimal sans compromettre le fonctionnement du convertisseur :

- Les espacements entre les composants pour éviter les décharges électriques qui peuvent survenir à cause de la différence de potentiel électrique présente entre deux points.
- La largeur des pistes pour supporter le courant qui circule à la fréquence de fonctionnement.
- Les longueurs de certaines pistes doivent être limitées pour minimiser les inductances parasites qui en résultent. Ces inductances influencent les pertes par commutation comme nous l'avons montré et peuvent également compromettre les performances CEM.
- La possibilité de monter certains composants sur une carte fille placée de façon optimale sur la carte principale pour limiter les empreintes de plus petits composants, ex. le filtre CEM.

On peut conclure que le volume est un objectif difficile à garantir dans une procédure de pré-dimensionnement. Néanmoins, une définition plus simple pour pallier à cette difficulté est de considérer l'empreinte de chaque composant ou d'un groupe de composants sur le PCB

selon son orientation puis la hauteur sera celle du plus grand composant. Il est important de noter que l'orientation d'un composant devient un paramètre d'optimisation puisque un changement d'orientation induirait un changement sur les performances thermiques du composant. L'exemple le plus démonstratif est celui d'un composant bobiné de taille importante où le choix de son orientation affectera la taille du convertisseur et son élévation de température en convection naturelle.

Par contre, les résultats de l'optimisation varient selon la définition de ce volume. L'optimisation est peu sensible à la variation des volumes élémentaires de composants vu que seul le volume total est considéré, comme nous allons le montrer dans le paragraphe III-C. Pour cette raison, nous avons choisi la définition du volume comme la somme des volumes élémentaires de composants.

II-D. Variables d'optimisation :

Les variables d'optimisation sont les chromosomes ou les gènes qui définissent chaque individu. Ces variables évoluent dans leurs plages de définition pour former des individus différents les uns des autres. La Table IV-5 liste les variables d'optimisation utilisées dans ce travail réparties selon le bloc fonctionnel auquel elles appartiennent. Cette liste montre la réduction du nombre de variables nécessaire grâce à l'utilisation des variables discrètes comme les composants de puissance. En fait, les algorithmes génétiques choisis dans cette étude ne traitent pas les variables comme des grandeurs physiques. Ces algorithmes s'intéressent aux performances de l'individu qui résulte de chaque variable et non à la valeur de cette variable. Donc, en réduisant le nombre de variables, on réduit le nombre de générations nécessaire pour assurer la convergence de l'algorithme.

Table IV-5 : les variables d'optimisation d'un convertisseur

	Variable	Domaine de variation	Type de variable
Fonctionnement	Fréquence de découpage	10-75kHz	Continue
	Ondulation de courant	10-90%	Continue
	Nb convertisseurs en parallèle	A définir	Continue
Cellule de commutation	Transistor	Liste	Discret
	Nb transistors en parallèle	A définir	Continue
	Diode	Liste	Discret
	Nb diodes en parallèle	A définir	Continue
	Radiateur	Liste	Discret
	Ventilateur	Liste	Discret
Inductance principale	Noyau Magnétique	Liste	Discret
	Nb de noyaux superposés	A définir	Continue
	Fils de bobinage	Liste	Discret
	Nb de fils en parallèle	A définir	Continue
	Orientation du noyau	Up/Dn	Discret
Condensateur de sortie	Condensateurs	Liste	Discret
	Nb de Cond. en parallèle	A définir	Continue
Filtre d'entrée	Nb d'étage du filtre	A définir	Continue

	Noyau Magnétique	Liste	Discret
	Fils de bobinage	Liste	Discret
	Condensateurs	Liste	Discret

II-E. Définition des contraintes

Les contraintes constituent un vecteur de performance de chaque individu. Bien que ce vecteur soit différent du vecteur d'objectifs, il est autant déterminant sur la sélection et le classement des individus. Son rôle est d'assurer que les solutions optimales sont des solutions viables répondant à toutes les conditions de dimensionnement. Pour notre convertisseur, ces contraintes sont listées dans la Table IV-6.

Table IV-6 : les contraintes de dimensionnement d'un convertisseur

	Variable	Contrainte	Limite
Fonctionnement	Fréquence de découpage	THDi	Cahier de charge
	Ondulation de courant		
Cellule de commutation	Transistor	Tenue en tension	Dépend du composant
		Tenue en courant	Dépend du composant
		Température	Dépend du composant
	Diode	Tenue en tension	Dépend du composant
		Tenue en courant	Dépend du composant
		Température	Dépend du composant
Inductance principale	Noyau Magnétique	Saturation	Dépend du matériau
		Température	Dépend du matériau
	Fils de bobinage	Densité de courant	Dépend du matériau
		Facteur de bobinage	Industrielle
Condensateur de sortie	Condensateurs	Tension maximale	Dépend du composant
		Ondulation de tension	Cahier de charge
		Ondulation de courant	Dépend du composant
		Température	Dépend du composant
Filtre d'entrée	Noyau Magnétique	Variation de perméabilité	Dépend du matériau
		Saturation	Dépend du matériau
		Température	Dépend du matériau
	Fils de bobinage	Densité de courant	Dépend du matériau
	Condensateurs	Tension maximale	Dépend du composant
		Ondulation de courant	Dépend du composant

II-F. Les niveaux de Modélisation :

La division du convertisseur en plusieurs groupes fonctionnels, Table IV-5 et Table IV-6, conduit à la possibilité de diviser le problème d'optimisation globale du convertisseur en sous problèmes d'optimisation pour chaque groupe fonctionnel : cellule de commutation/Radiateur, Inductance principale et filtre d'entrée. Ce cas de figure est très intéressant lorsque le convertisseur est déjà complètement dimensionné et intégré dans un produit. Pour optimiser l'un de ces composants, pour réduire son coût par exemple, il convient donc de lancer une optimisation sur le composant en question en fixant les paramètres du convertisseur et faire varier les paramètres liés à ce composant. L'autre intérêt concerne la modélisation du convertisseur pour l'optimisation. Il est clair que modéliser

l'intégralité des composants en prenant en compte tous les phénomènes physiques nécessite un travail ardu. Donc, un modèle analytique simple qui décrirait les solutions optimales de ce composant en fonction de quelques paramètres indépendamment des autres composants allégerait énormément la modélisation et accélérerait l'optimisation. Néanmoins, il faut valider que les solutions optimales au niveau des composants donneront une solution optimale globale au niveau du convertisseur.

Par la suite, nous allons prendre l'exemple d'un dimensionnement par optimisation de l'inductance principale d'un Boost PFC. Puis, une comparaison avec un dimensionnement global du convertisseur sera réalisée pour voir si les résultats de l'optimisation changeront en fonction de l'objectif prédéfini.

II-F-1.Exemple : optimisation de l'inductance d'un Boost PFC :

L'objectif pour ce dimensionnement est de réduire le volume de ce composant magnétique ainsi que les pertes générées. Le dimensionnement de l'inductance dépend fortement des paramètres de fonctionnement comme la fréquence de commutation et les ondulations de courant désirées. Ces deux paramètres sont cruciaux pour le choix du noyau et du fil de bobinage. Par conséquent, la fréquence F_{sw} et les ondulations du courant ΔI sont des variables d'optimisation à côté du matériau, du noyau et du fil de bobinage, composants principaux de l'inductance. Pour faciliter l'analyse des résultats obtenus par l'optimisation, nous avons présélectionné le matériau du noyau et nous faisons évoluer uniquement la géométrie. Le matériau sélectionné est le matériau « Micrometal-34 » en poudre de fer qui est disponible en plusieurs géométries toriques de plus petit « T106-34 » au plus grand « T650-34 », le chiffre après la lettre T indiquant le diamètre extérieur du tore en pouce. Les paramètres du convertisseur dans lequel l'inductance sera intégrée sont les mêmes paramètres présentés dans le Table IV-4.

Table IV-7 : Paramètres d'optimisation de l'inductance

Objectifs	Variables d'optimisation		Contraintes d'optimisation
Pertes	F_{sw}	10-75kHz	Saturation $\mu\% < 80\%$
	ΔI	10-90%	Température $< 120^\circ\text{C}$
Volume	Tore « -34 »	T106 à T250	Densité de courant $< 6 \text{ A/mm}^2$
	Fils de bobinage	Massif et Litz	THDi $< 8\%$

Avec l'algorithme génétique implémenté sur Matlab, nous avons lancé deux routines d'optimisation. La première pour faire le dimensionnement en convection naturelle et la deuxième en convection forcée. La Figure IV-19 montre les deux courbes de Pareto obtenues pour chaque dimensionnement avec la température du noyau pour chaque solution, en bleu le front de Pareto de l'optimisation en convection naturelle et en rouge celle en convection forcée.

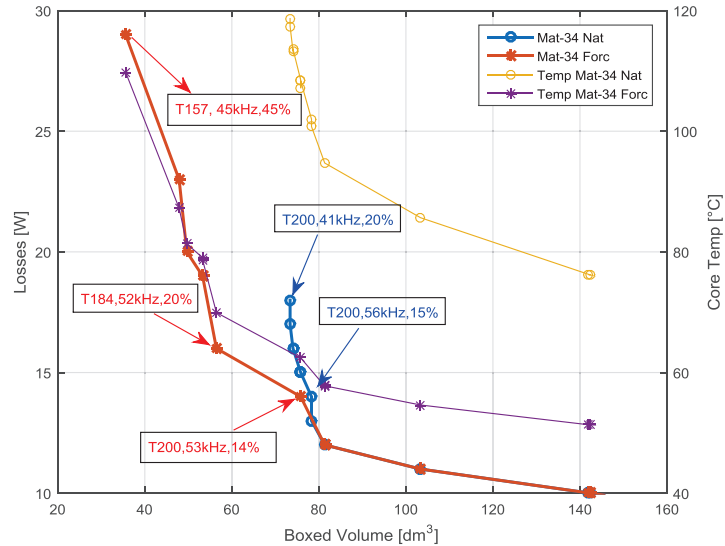


Figure IV-19: Résultats de l'optimisation de l'inductance

Nous constatons que l'élévation de température dans le noyau est le principal facteur qui limite le dimensionnement de l'inductance. La plus petite géométrie obtenue en convection naturelle est celle de « T200-34 » avec une température du noyau qui frôle la limite fixée à 120°C par la contrainte imposée dans la routine d'optimisation. Contrairement au dimensionnement en convection forcée où une géométrie bien plus petite est dénichée par l'optimisation « T157-34 ». Ainsi, l'augmentation de la fréquence de commutation ou des ondulations de courant pour réduire le volume du composant magnétique doit être accompagnée d'un système de refroidissement qui permettrait d'évacuer la chaleur générée par les pertes, ce qui n'est pas forcément la solution la plus rentable.

II-F-2.Exemple : optimisation d'un Boost PFC

Dans cette optimisation l'objectif est de réduire le volume total du convertisseur avec tous les composants de puissance et les pertes totales générées par l'ensemble des composants. Nous avons choisi de faire l'optimisation en convection forcée pour faire la comparaison avec une optimisation locale. Donc, le matériau du noyau est le même, « Micrometal -34 », les composants semi-conducteurs aussi ont été fixés, seul la longueur de radiateur est variable. Enfin, la Table IV-7 résume les paramètres qui sont fixés dans la routine d'optimisation.

Table IV-8: Les paramètres fixes d'optimisation

Puissance	3kW	Vdc	800V
Vac	230V	F(in)	50Hz
MOSFET	FCH76N65	Diode de redressement	40TPS12A
Diode	RHRG75120	Radiateur	318-02218

En gardant les mêmes variables d'optimisation de l'exemple précédent, à savoir les variables dans la Table IV-7, la longueur du radiateur a été rajoutée comme variable d'optimisation afin d'intégrer l'influence thermique des pertes dans les semi-conducteurs.

Le front de Pareto de cette optimisation est tracé sur la Figure IV-20. Les solutions optimales sont réparties sur le front de Pareto en couvrant des volumes entre 0.28L et 0.42L et des pertes qui sont comprises entre 64W et 74W. Les semi-conducteurs génèrent plus de pertes que l'inductance, Figure IV-20(b). Par conséquent, la minimisation de pertes dans le convertisseur revient à dimensionner l'inductance pour ce but. Pour cette raison, la fréquence de commutation des convertisseurs optimaux ne dépasse pas 25kHz, ce qui s'explique par le fait que l'on utilise une diode silicium où les pertes en commutation sont importantes et dépendent de la fréquence. La longueur du radiateur est la même pour toutes les solutions sur le front de Pareto bien qu'il fasse partie des variables d'optimisation, Figure IV-20(a). Donc, nous pouvons en conclure que le radiateur est surdimensionné pour ce cas de figure et sa limite basse est atteinte. Cependant, le fait que les solutions optimales ont le même radiateur permet de mettre en avant le rôle de l'inductance par rapport aux objectifs prédéfinis.

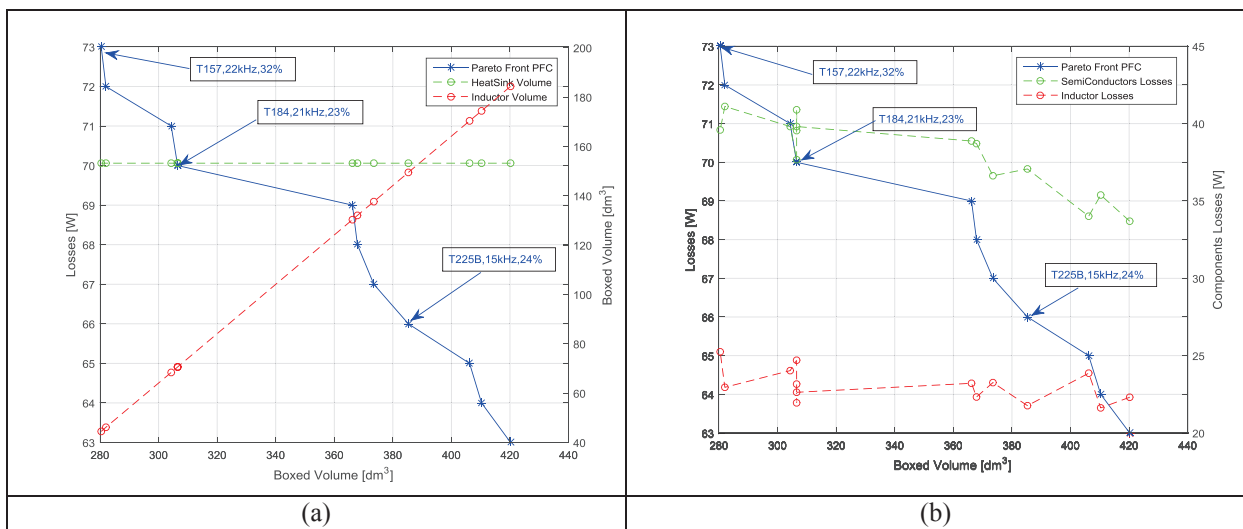


Figure IV-20: Résultats de l'optimisation du convertisseur AC/DC PFC

II-F-3. Comparaison entre une optimisation locale d'un composant et une optimisation globale d'un convertisseur :

Les deux routines d'optimisation précédentes ne convergent pas vers les mêmes solutions bien que, dans la première optimisation, l'inductance soit optimisée pour le cahier des charges du convertisseur traité par la deuxième routine. Les seules différences sont les objectifs de l'optimisation. Dans le premier, l'inductance est la cible principale, il n'y a donc que les pertes et le volume de celle-ci qui sont considérés. Alors que, pour la deuxième, le volume et les pertes du convertisseur sont à minimiser, donc les pertes dans tous les composants ainsi que leurs volumes doivent être examinés dans chaque évaluation. C'est pour cela que le convertisseur optimal ne comporte pas forcément l'inductance optimale par rapport à son volume ou ses pertes, comme on peut l'observer sur la Figure IV-21 où les inductances des convertisseurs optimaux sont mises en comparaison avec les inductances optimales de la Figure IV-19. En fait, les inductances des convertisseurs optimaux sont optimales pour le fonctionnement de ce convertisseur. La fréquence de commutation pour laquelle sont dimensionnés les composants est choisie par la routine d'optimisation afin de ne

pas générer trop de pertes dans les autres composants du convertisseur, notamment des pertes en commutation, contrairement au cas d'une optimisation locale sur l'inductance seule.

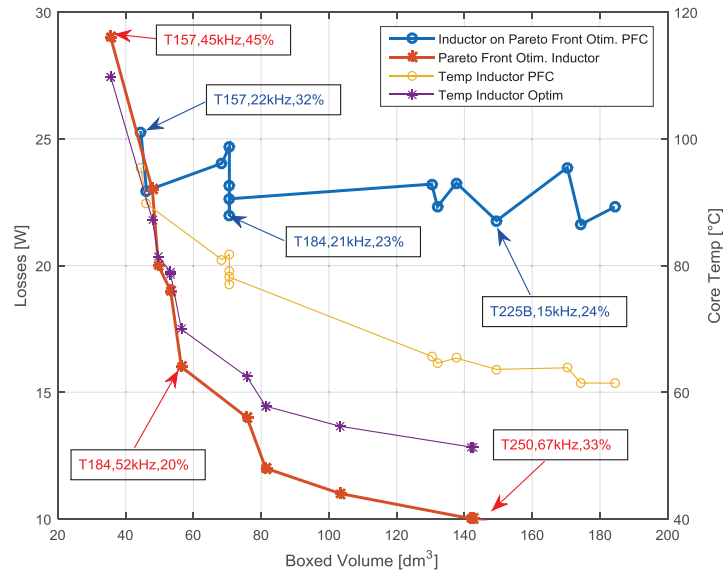


Figure IV-21 : Comparaison entre les résultats de deux optimisations sur l'inductance

Cette conclusion est confirmée par les résultats d'une optimisation avec les mêmes paramètres que ceux du paragraphe II-F-2 en utilisant une diode SiC à la place de la diode Si. La Figure IV-22 remplace les résultats de la Figure IV-21 en prenant en considération une diode SiC. Nous pouvons remarquer que le fait d'utiliser une diode SiC rapproche le dimensionnement de l'inductance à celle d'une inductance optimale par sa taille et ses pertes. Autrement dit, l'optimisation du convertisseur dans ce cas de figure coïncide avec une optimisation de l'inductance seulement.

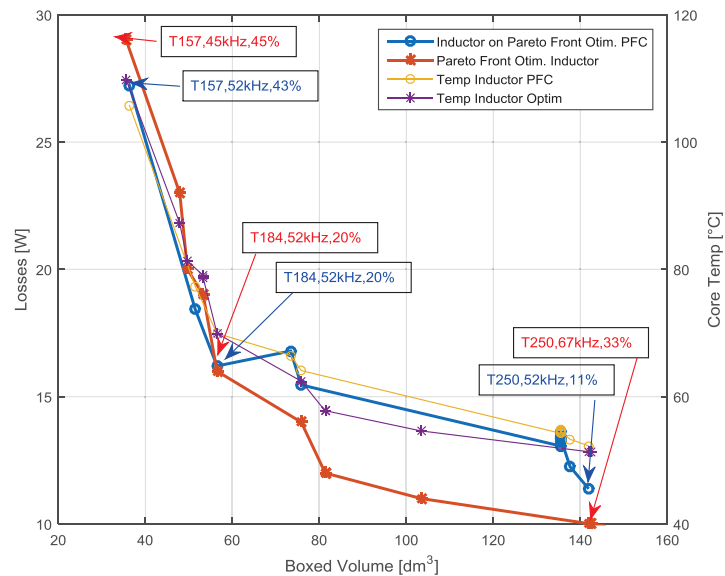


Figure IV-22 : Comparaison entre les résultats d'une optimisation d'un convertisseur avec diode SiC et celle d'une inductance seule

Les comparaisons faites précédemment nous conduisent à la conclusion que les résultats d'optimisation d'un convertisseur de puissance ne correspondent pas aux résultats d'optimisations séparées sur chacun de ces composants. Dit autrement, l'assemblage des composants optimaux ne donnera pas nécessairement un convertisseur optimal. L'optimisation d'un convertisseur doit prendre en considération l'ensemble de ses composants et de ses paramètres afin de garantir l'optimalité de ses solutions.

III. Etude par optimisation du convertisseur AC-DC PFC

III-A. Définition du contexte d'optimisation :

L'objectif d'optimiser le convertisseur consiste à définir la liste des composants et matériaux disponibles pour compléter la Table IV-5. Ensuite la routine d'optimisation trouve le front de Pareto qui regroupe l'ensemble des solutions optimales concernant les objectifs prédéfinis. Le concepteur aura à choisir la solution qui répond le mieux à ses besoins. Néanmoins, l'exercice qui consiste à lancer l'optimisation par un simple changement de variables d'entrée impliquera soit une explosion du nombre de combinaisons possibles dans les solutions présentes sur le front de Pareto, soit, au contraire, l'algorithme d'optimisation va éliminer les variables qui engendrent des solutions moins performantes même si l'écart est minime pour faire ressortir les meilleurs individus. Dans les deux cas, l'analyse des solutions optimales ne permet pas d'évaluer rapidement les performances du convertisseur en fonction des variables d'optimisation. L'intérêt d'utiliser une technologie de composants par rapport à une autre risque de ne pas être quantifié précisément par une seule routine d'optimisation. Sachant que les nouveaux composants sont généralement employés pour atteindre les performances souhaitées au détriment du coût ou d'autres critères, ceux-ci amènent le convertisseur à fonctionner avec un nouveau vecteur de variables susceptibles de limiter ses performances. Pour cette raison, une analyse comparative exige de limiter les combinaisons possibles sur les solutions du front de Pareto en fixant certains paramètres pour pouvoir en comparer d'autres.

Pour illustrer ce qui se passe avec une optimisation globale, nous sommes partis du cahier des charges de la Table IV-4 avec les variables de la Table IV-5. La liste de MOSFET utilisée comme variable est celle de la Table III-1. La résistance de grille est fixée à 10Ω et la tension de commande entre $-7V$ et $+15V$. Les éléments parasites de la cellule de commutation sont ceux relevés sur les modèles physiques des composants et leurs boîtiers TO-247. Les diodes évaluées sont celles de la Table III-2. Les noyaux et matériaux magnétiques sont ceux du catalogue de [Micrometal]. Les radiateurs et les ventilateurs sont ceux des Table III-6 et Table III-7 respectivement. Les condensateurs du bus DC sont ceux de la série B43644[EPCOS]. L'optimisation donne le front de Pareto de la Figure IV-23.

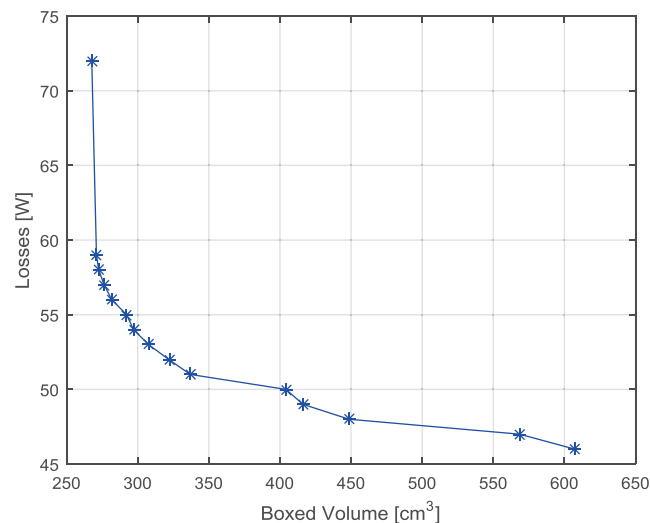


Figure IV-23 : Front de Pareto de l'optimisation du PFC 3kW

L'analyse de ce front de Pareto montre que toutes les solutions partagent la même fréquence de commutation, Figure IV-24(a). L'ondulation de courant ne varie que de 5% entre les solutions, Figure IV-24(b). Ses solutions ont toutes le même matériau pour l'inductance principale « -8 », la même diode « C2M0040120D », le même MOSFET « FCH76N65 ». Cela montre que cette optimisation ne fournit pas les éléments de comparaison nécessaire à l'analyse du dimensionnement en fonction des variables d'entrée.

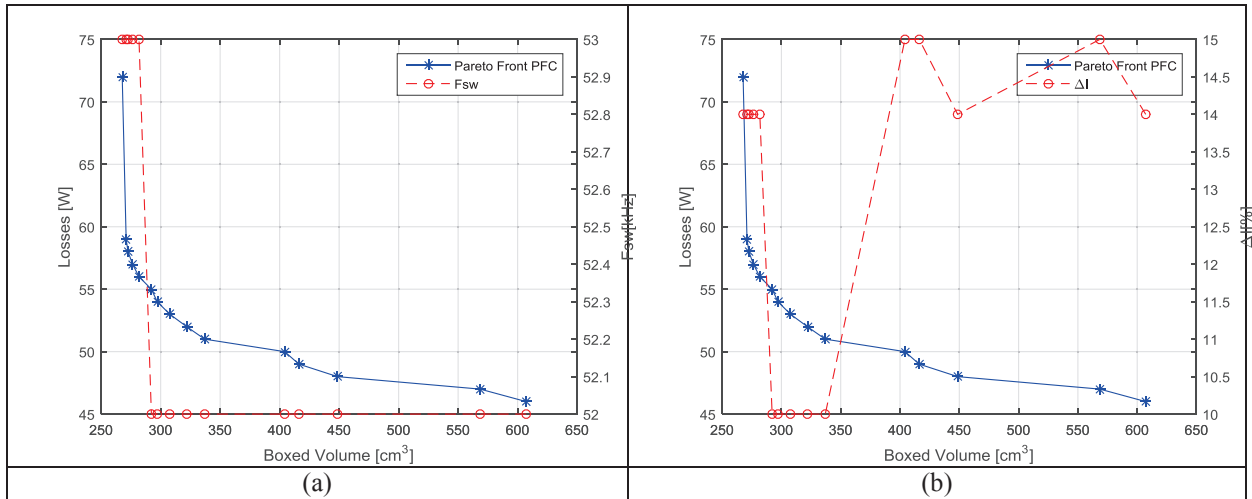


Figure IV-24 : (a) La fréquence de commutation et (b) l'ondulation du courant des solutions. En bleu, les fronts Pareto

Pour cette raison, l'étude qui suit aura pour but de quantifier les performances du convertisseur en fonction des technologies ou des matériaux de ces composants individuels. Pour ce faire, nous partons du cahier des charges de la Table IV-4. Ensuite, une optimisation du convertisseur est lancée pour chaque technologie afin de comparer les solutions optimales produites par chacune.

III-B.Comparaison des technologies de composants par l'optimisation :

III-B-1.Les semi-conducteurs :

La capacité d'un convertisseur à monter en fréquence dépend en partie des performances de ses semi-conducteurs. L'utilisation des diodes SiC permet de réduire les pertes en commutation vue l'absence du recouvrement dans ces composants. En contrepartie, les diodes SiC se caractérisent par une chute de tension à l'état passant et un prix supérieurs à ceux des diodes en silicium. Nous cherchons à identifier les limites que nous pouvons atteindre avec ces deux technologies et le gain apporté en termes de performances.

La Figure IV-25 (a) montre les fronts de Pareto des trois routines d'optimisation avec le même matériau du noyau magnétique « Micrometal-34 » et le même profil du radiateur mais une longueur variable :

- La courbe en rouge représente le front de Pareto en utilisant des semi-conducteurs en silicium, le MOSFET « FCH76N65 » et la diode « RHRG75120 ».
- La courbe en bleu représente le front de Pareto en utilisant une diode SiC seulement « C4D20120D », le MOSFET est en silicium « FCH76N65 »

- La courbe en vert représente le front de Pareto en utilisant des semi-conducteurs en carbure de silicium, le MOSFET est «C2M0040120D» et la diode est « C4D20120D».

Pour les deux dernières courbes les performances sont quasiment identiques vu que le MOSFET SiC utilisé a quasiment des performances identiques à celles du MOSFET en Si, cf. les courbes présentées dans le chapitre précédent. L'utilisation des composants discrets cache le gain en termes de taille de la puce. L'avantage de l'introduction d'une diode SiC est clairement identifié en comparant les courbes rouge et bleue. L'utilisation des diodes SiC permet de converger vers des solutions avec une densité de puissance bien supérieure pour les mêmes pertes générées. Pour confirmer l'avantage de ces composants pour d'autres types de matériaux, deux routines d'optimisation ont été réalisées en utilisant tous les matériaux disponibles chez Micrometal. Les fronts de Pareto, Figure IV-25(b) prouve que, indépendamment du matériau utilisé, les diodes en silicium ne peuvent pas égaler les diodes SiC.

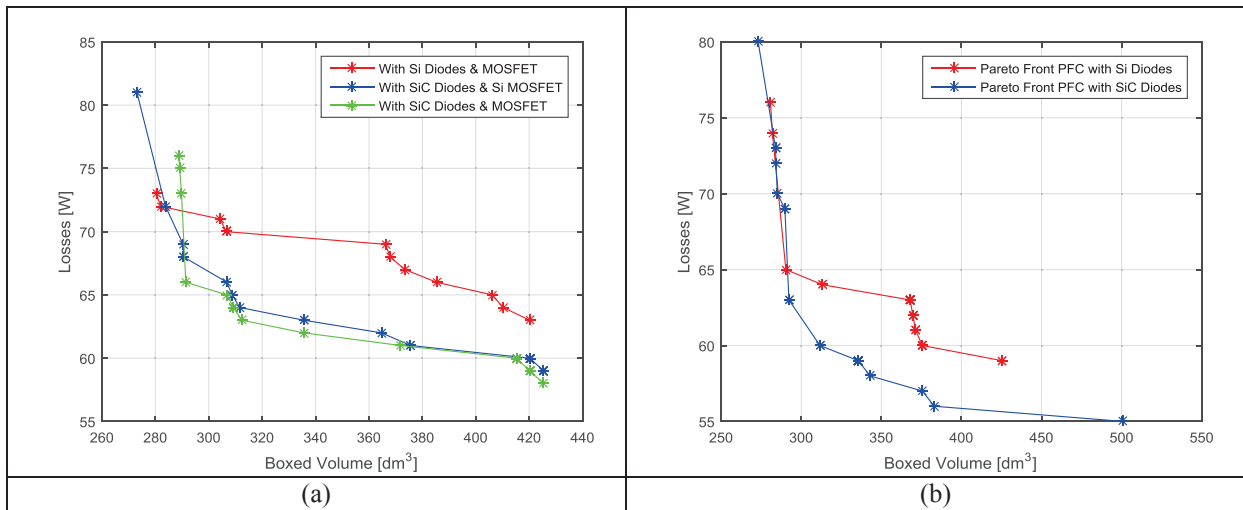


Figure IV-25 : Les fronts de Pareto des optimisations faites avec les diodes Si et SiC (a) avec un noyau magnétique de même matériau « Micrometal-34 » et (b) avec l'ensemble des matériaux magnétiques Micrometal

L'analyse des solutions optimales présentes sur les fronts de Pareto avec une diode SiC ou en Si, Figure IV-26, décrit les caractéristiques des convertisseurs optimisés. Les diodes SiC permettent de monter la fréquence de commutation sans compromettre les pertes dans les semi-conducteurs, Figure IV-26(c). Cette montée en fréquence permet de réduire la taille de l'inductance principale. En contrepartie, les niveaux de pertes dans les semi-conducteurs des convertisseurs optimaux avec des diodes SiC sont les mêmes que pour les solutions avec des diodes en silicium. Les pertes dans l'inductance principale, quant à elles, sont inférieures avec une diode SiC par rapport à une diode en silicium malgré une fréquence de commutation supérieure. La Figure IV-26(b) dévoile qu'une ondulation de courant plus faible, qui s'accompagne par une taille plus réduite, est la source principale de cette baisse de pertes dans l'inductance. L'optimisation avec une diode en silicium converge vers des solutions caractérisées par des faibles fréquences de commutation et des fortes ondulations de courant permettant de réduire les pertes en commutation et de s'approcher, en terme de performances, des solutions avec diodes SiC, Figure IV-26(c).

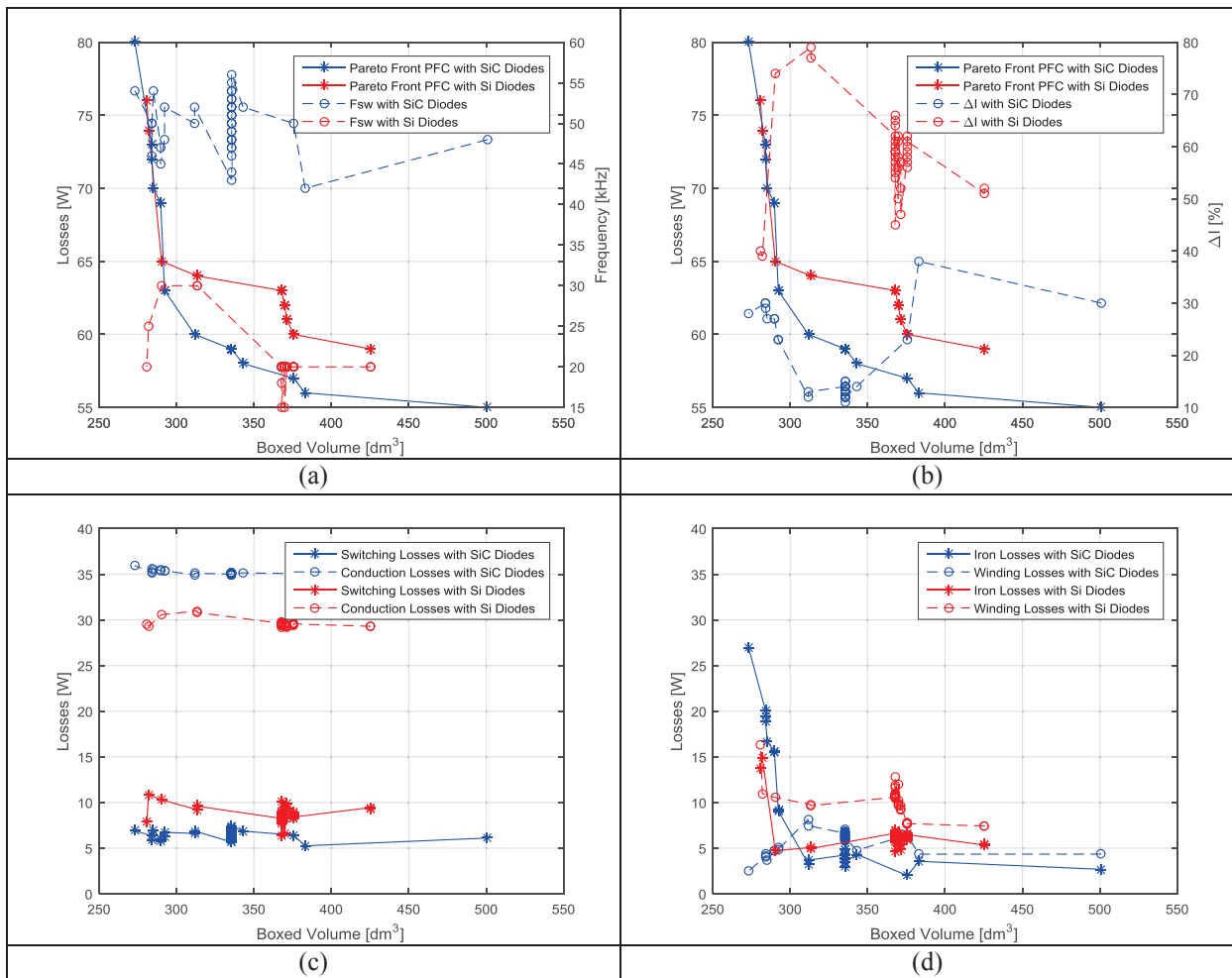


Figure IV-26 : Les caractéristiques des solutions optimales en terme de (a) fréquence de commutation, (b) ondulation de courant d'entrée, (c) pertes dans les semi-conducteurs et (d) pertes dans l'inductance du Boost

Un gain en pertes de 5W est réalisé par l'emploi de diodes SiC pour le même volume du convertisseur, ce qui correspond à un gain de 0.2% sur le rendement. Il faut noter que cette faible valeur ajoutée sur le rendement est associée à une diminution de la taille de l'inductance pour former des solutions intéressantes. Réduire la taille de l'inductance revient à baisser son coût et peut conduire à amortir le prix élevé des diodes SiC. Une étude plus détaillée est nécessaire afin de rentabiliser ces solutions.

III-B-2. Les matériaux du noyau magnétique :

Les résultats de l'optimisation précédemment mentionnés avec les diodes SiC nous conduisent à s'interroger sur le rôle du matériau magnétique dans l'optimisation. Le gain apporté par ces matériaux est primordial sur la minimisation des pertes et du volume dans le convertisseur. Cependant, la présence de plusieurs matériaux sur les solutions optimales ne donne pas d'indications sur les performances attendues par chaque matériau, Figure IV-27, mise à part la possibilité de faire un dimensionnement avec un noyau minime. Certainement les matériaux vers lesquels l'algorithme converge sont les matériaux les plus performants en terme d'objectifs définis, à savoir le volume et le rendement, mais pas forcément les plus compétitifs lorsque l'on veut évaluer d'autres critères comme le poids ou le coût.

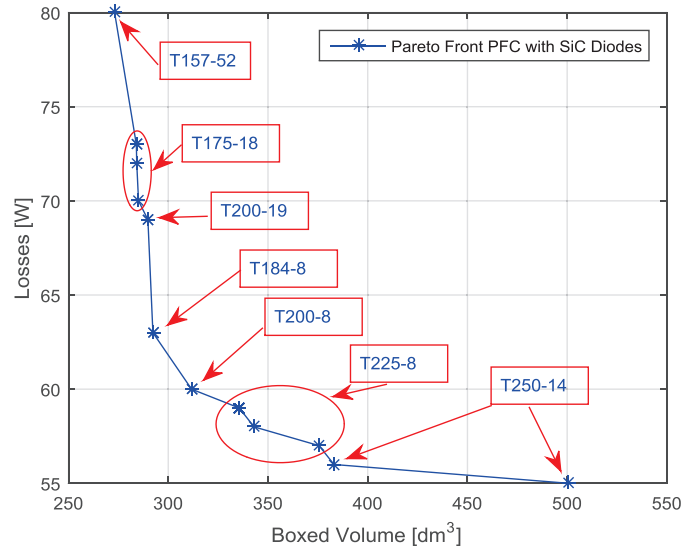
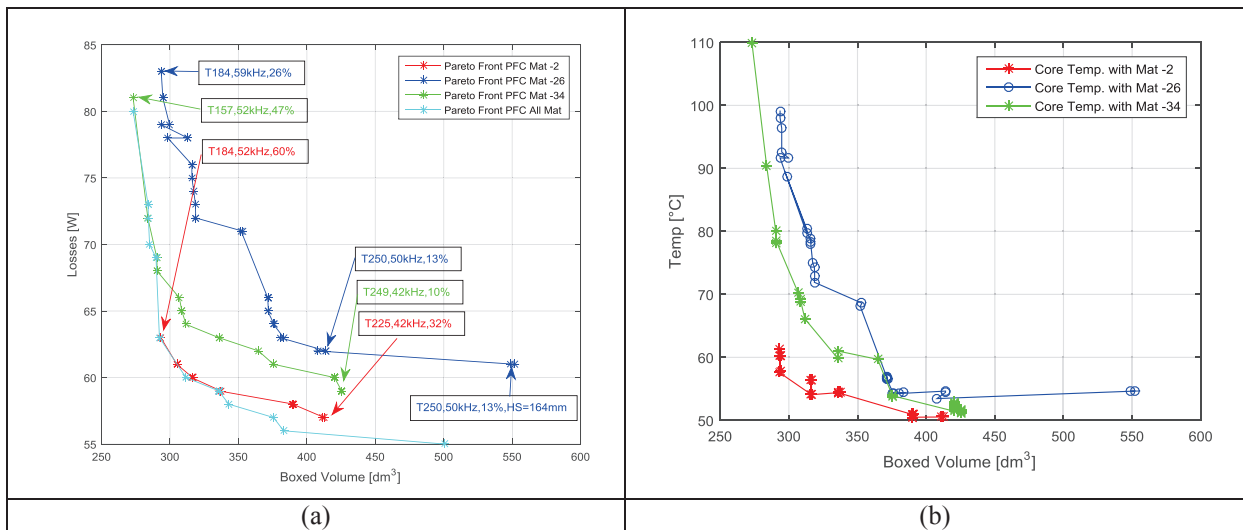


Figure IV-27: Répartition des matériaux magnétiques sur le front de Pareto de l'optimisation du convertisseur AC/DC avec une diode SiC

Afin de quantifier au mieux les potentialités des matériaux en terme de performances, trois optimisations sont réalisées avec trois matériaux magnétiques différents, « -2 » « -26 » et « -34 », autres que ceux présents sur le front Pareto de la Figure IV-27. On rappelle que le chiffre après la lettre T indique le diamètre extérieur du tore en pouce, alors que le chiffre après le trait de séparation indique le matériau utilisé. Les résultats, tracés sur la Figure IV-28, prouvent ce que l'on avançait, à savoir que les matériaux présents sur le front de Pareto sont certes les plus performants mais ils ne présentent pas forcément tous les atouts conduisant à les adopter pour le convertisseur. Prenons l'exemple des matériaux « -2 » ou « -34 » qui peuvent rivaliser face aux matériaux « -8 », « -18 » dans notre application sur certains aspects comme le volume et peuvent même les dépasser avec l'avantage d'être moins lourds et moins chers.



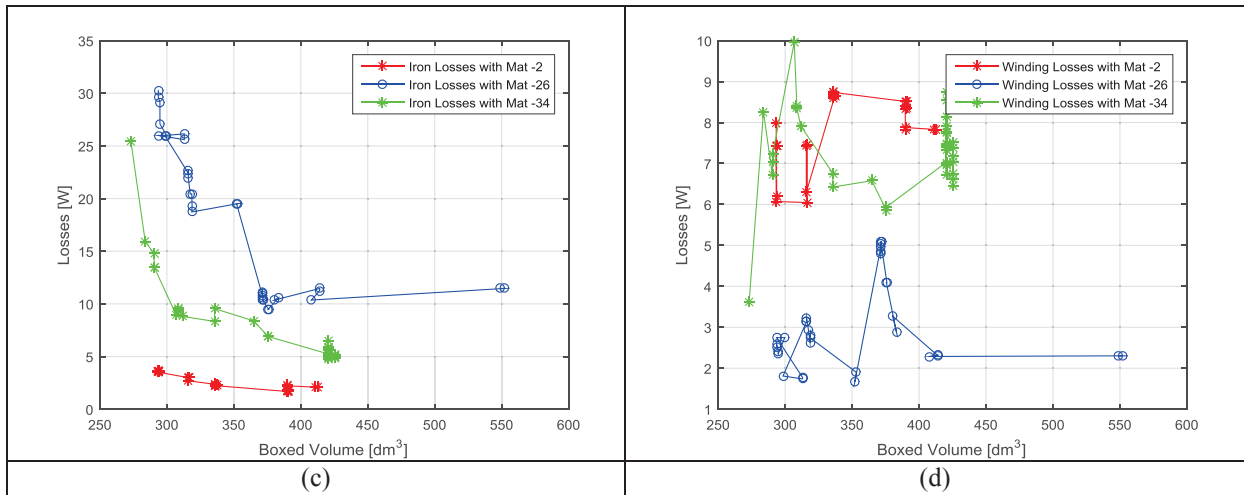


Figure IV-28 : Les fronts de Pareto des optimisations réalisées avec trois matériaux magnétiques différents et les performances de l'inductance principale dans les solutions optimales (b) la température du noyau, (c) les pertes fer et (d) les pertes cuivre

Donc, l'optimisation converge simplement vers les solutions ayant la fonction objectif la plus faible sans se soucier de l'écart apporté par des solutions autres que les solutions optimales. Une définition plus appropriée des fonctions objectifs est indispensable pour remédier à cette inconvénient.

III-B-3. Les fils du bobinage :

L'utilisation de fils de Litz se justifie lorsque l'on subit des harmoniques élevés de courant en haute fréquence de commutation expliquant une élévation de l'effet de proximité entre les conducteurs. La résistance AC d'un fil de Litz n'est intéressante par rapport à un fil rond que sur une plage de fréquence bien spécifique. Donc, lorsque le convertisseur fonctionne dans cette plage, une amélioration des pertes cuivre est possible en employant les fils de Litz. Dans une logique d'optimisation, la convergence vers la fréquence qui rend le fil de Litz plus efficace n'est pas garantie vue que l'objectif est de réduire les pertes dans l'ensemble des composants et pas seulement les pertes cuivre. Nous avons constaté dans les optimisations précédentes que les résultats tendent vers une fréquence de commutation faible avec les diodes en silicium et vers des fréquences supérieures lorsqu'une diode SiC est utilisée. Pour cette raison, deux optimisations nous permettent de faire la comparaison entre le fil rond et le fil de Litz avec une diode SiC et une diode en silicium, Figure IV-29 et Figure IV-30. Dans ces deux cas de figures, les fils ronds donnent des solutions optimales meilleures qu'avec les fils de Litz. L'analyse de ces fronts de Pareto indique que les paramètres des solutions optimales changent en fonction de la technologie de fils utilisée. En observant la fréquence de commutation des solutions optimales, Figure IV-29(b) et Figure IV-30(b), la convergence est bien déterminée par la diode utilisée et non par le fil de Litz. Ceci peut être expliqué par les faibles pertes cuivre face aux pertes en commutation. La section de fil de Litz est plus importante que celle du fil rond, ce qui engendre une taille du noyau magnétique plus importante ou une montée en fréquence. Dans le deuxième cas, les pertes fer seront plus importantes, compromettant ainsi le gain apporté sur les pertes cuivre.

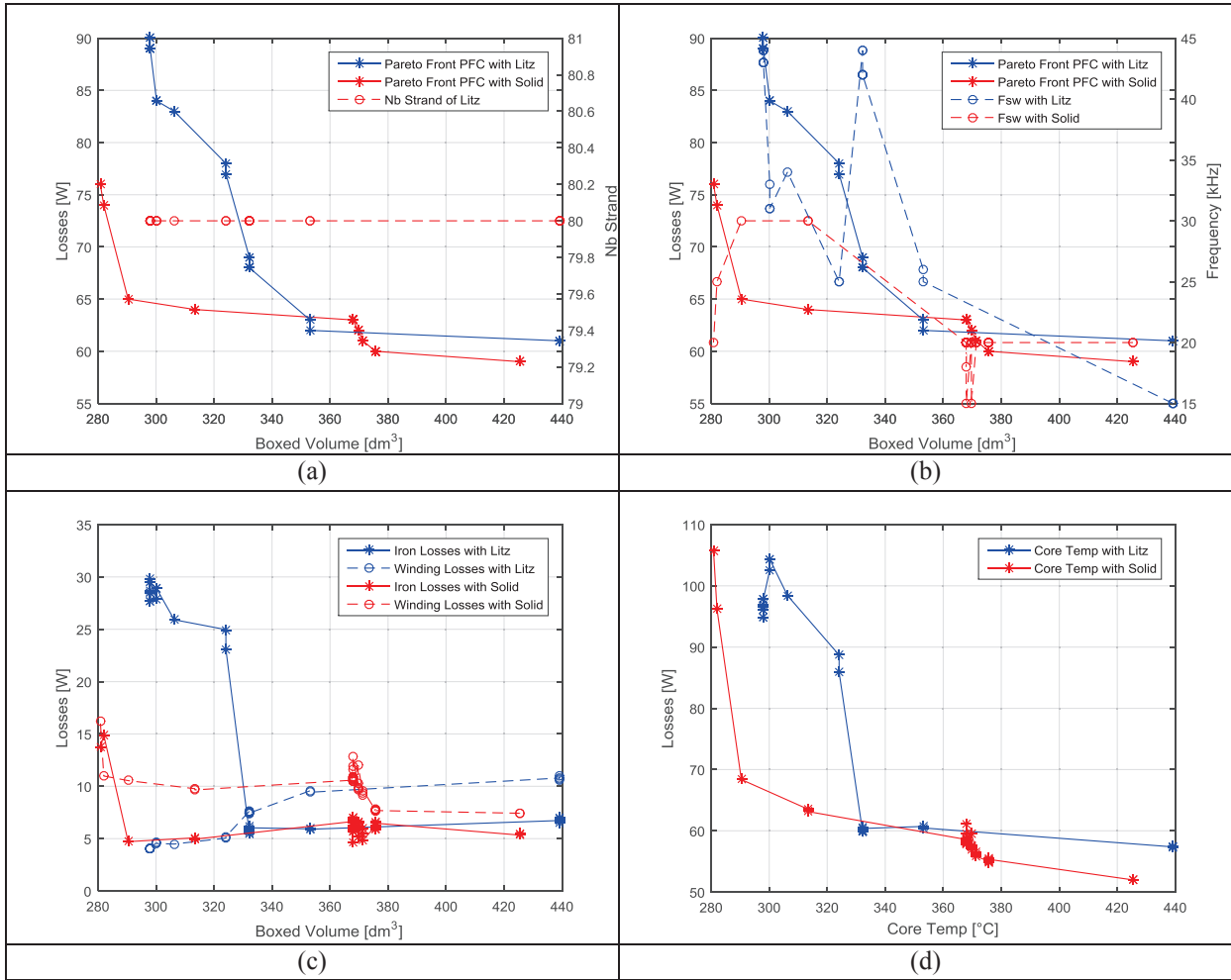
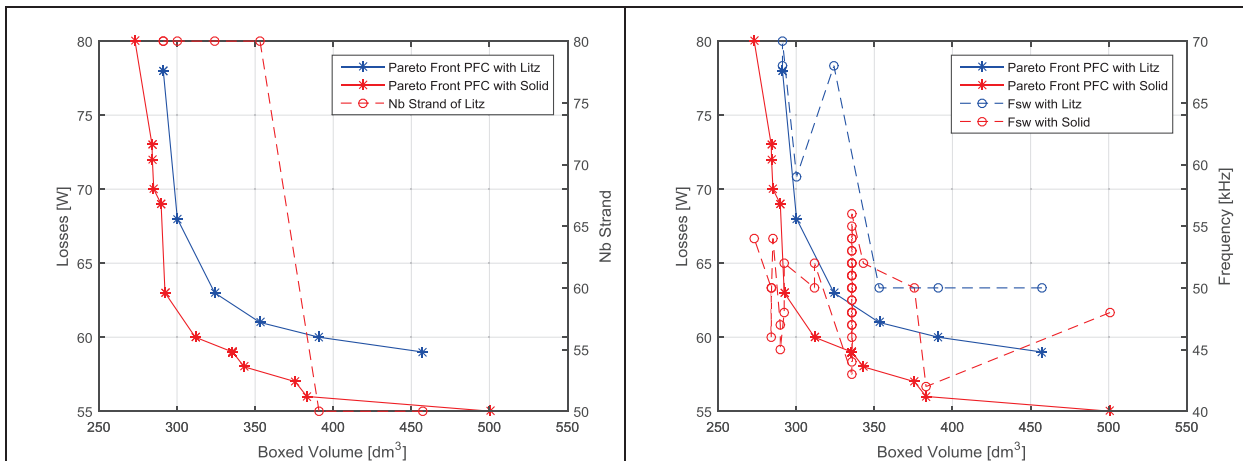


Figure IV-29: Comparaison entre les fronts de Pareto de deux optimisations une avec un fil rond et l'autre avec un fils de Litz en utilisant une diode en silicium

Nous pouvons identifier quelques solutions avec des fils de Litz meilleures que celles avec des fils ronds parmi les solutions avec une diode en silicium, Figure IV-29(a). Ces solutions apportent une densité de puissance meilleure avec les mêmes pertes cuivre.

Par contre, avec une diode SiC, l'utilisation du fil de Litz ne présente aucun intérêt ni sur le rendement ni sur la densité de puissance avec les valeurs de notre cahier des charges, Figure IV-30.



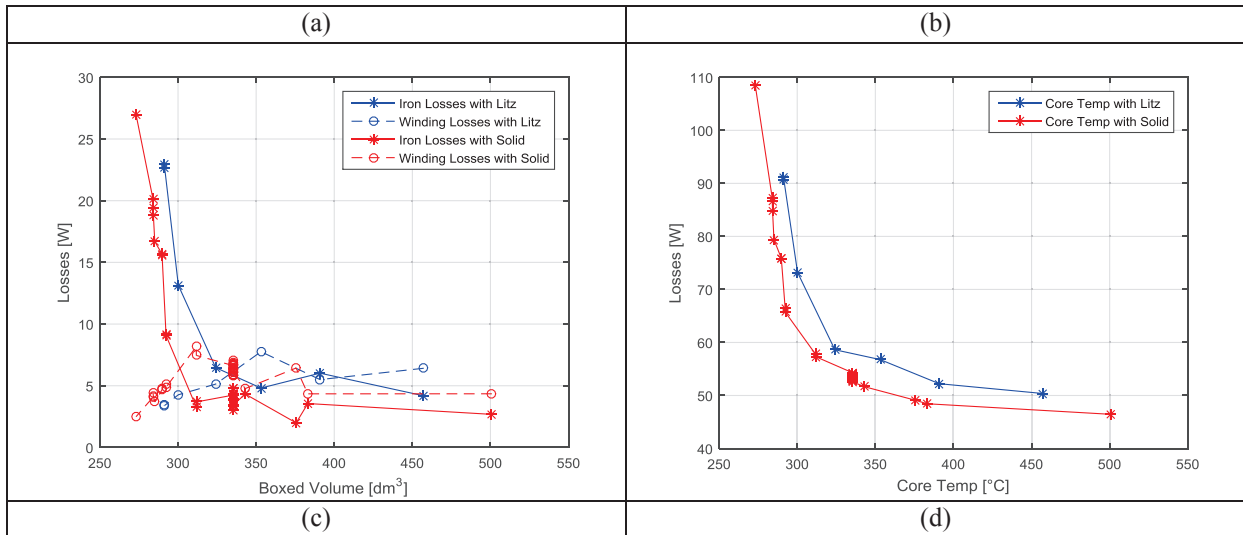


Figure IV-30: Comparaison entre les fronts de Pareto de deux optimisations, l'une avec un fil rond et l'autre avec un fil de Litz en utilisant une diode SiC

III-B-4. Le système de refroidissement :

Le système de refroidissement est un critère éliminatoire pour le choix des composants de puissance, étant donné que l'élévation de température est une contrainte d'optimisation. Une combinaison des composants optimisés n'apporte aucun gain sur le convertisseur final s'ils ne sont pas accompagnés d'un système de refroidissement efficace. Deux optimisations ont été réalisées avec le même profil du radiateur « HS-210-29 », une en convection naturelle et la deuxième en convection forcée avec le ventilateur « JF0825-01 ». Le ventilateur utilisé consomme 2.5W et occupe un volume de 120cm³. Sur les fronts de Pareto obtenus, Figure IV-31(a), les solutions avec un transfert thermique en convection naturelle donnent une meilleure densité de puissance pour le même rendement. Cependant, la Figure IV-31(b) dévoile les raisons de la limitation en performances en convection forcée. En fait, une contrainte sur la longueur du radiateur impose de respecter une limite inférieure pour pouvoir placer les semi-conducteurs sur sa surface. De ce fait, l'algorithme d'optimisation converge vers cette limite due à la résistance thermique faible de ce profil en convection forcée. Donc, nous pouvons en conclure que ce profil est surdimensionné en convection forcée. Toutefois, le ventilateur joue un rôle majeur sur les performances. L'emploi d'un ventilateur plus performant, qui consomme moins d'énergie et occupe moins de volume en garantissant le même flux d'air, placerait la convection forcée en tête, même avec la limitation imposée sur la longueur du radiateur. Finalement, les résultats de l'optimisation prouvent l'importance de la prise en compte du système de refroidissement, ventilateur plus radiateur, dans l'optimisation. La convergence de l'algorithme est modifiée par rapport à ce paramètre.

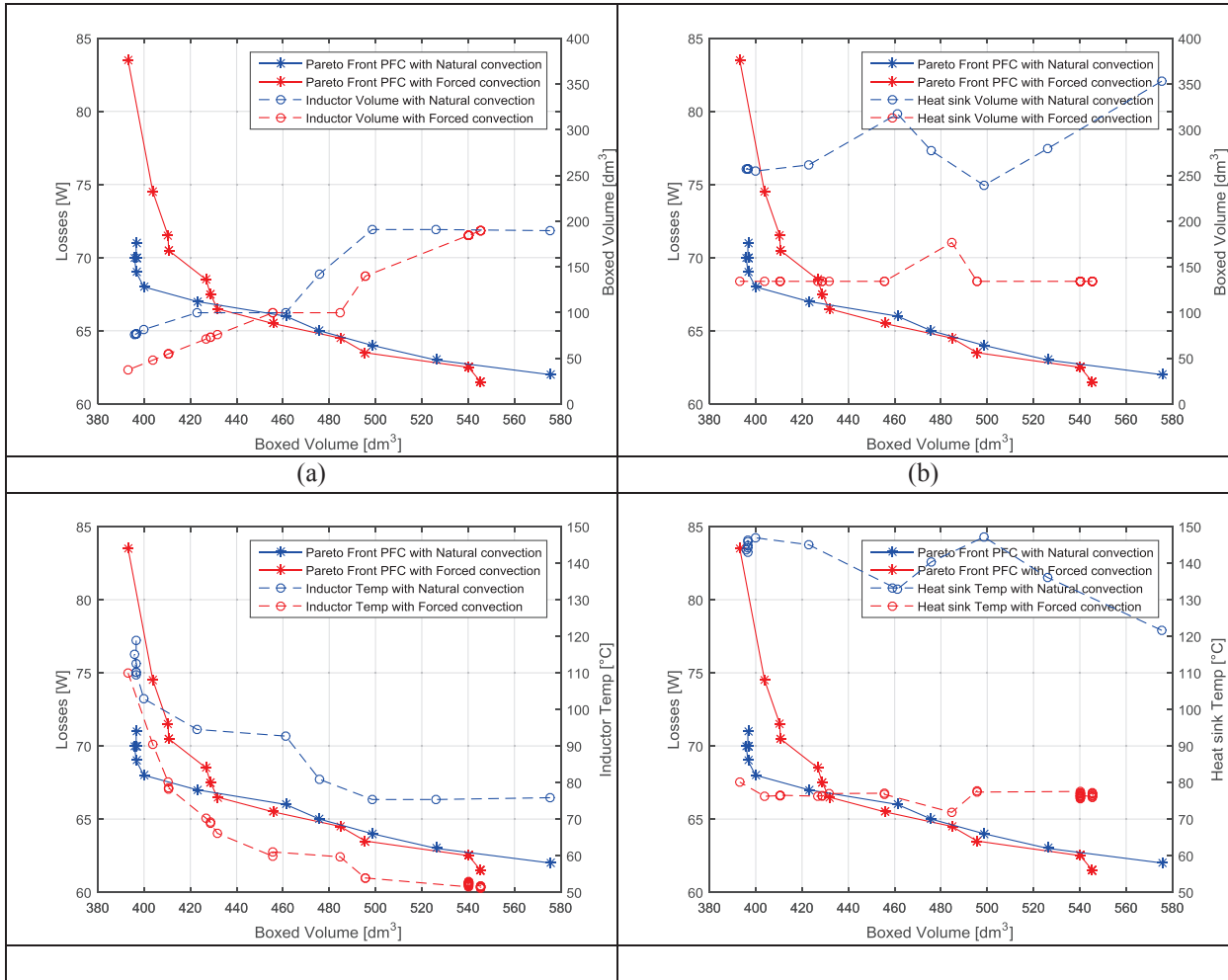


Figure IV-31: Comparaison entre les fronts de Pareto de deux optimisations, l'une en convection naturelle et l'autre en convection forcée

III-B-5. Vérification Expérimentale :

Parmi les fronts de Pareto présentés précédemment, nous en avons sélectionné quelques-uns, Figure IV-32, pour valider les solutions optimales expérimentalement. Le principal critère de sélection a été la disponibilité des noyaux magnétiques et des fils de bobinage. Deux fronts de Pareto avec le même matériau magnétique « Micrometal-34 » sont choisis pour valider la comparaison entre les diodes en silicium et les diodes SiC. Un troisième front est choisi pour valider les résultats de comparaison entre deux matériaux magnétiques « Micrometal-34 » vs « Micrometal-2 ».

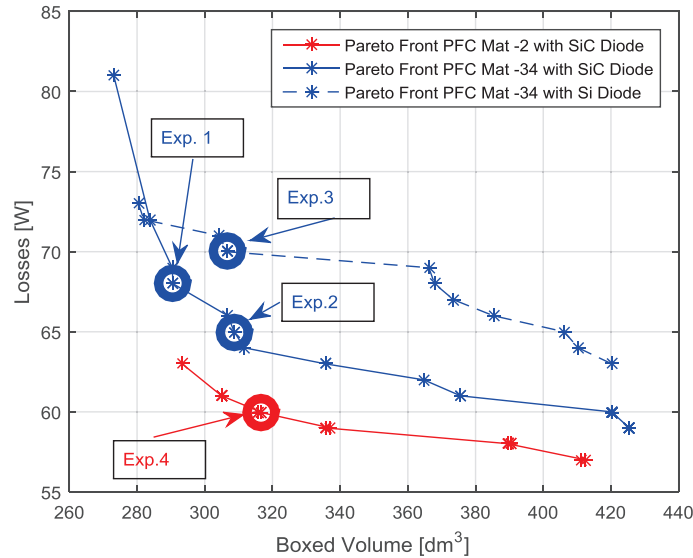


Figure IV-32: Les solutions optimales testées expérimentalement et les fronts de Pareto auxquels elles appartiennent

Ces trois fronts ont en commun le MOSFET, le profil du radiateur, le ventilateur, le condensateur du bus DC et la diode de redressement, Table IV-9. Les diodes solution Exp.2 et Exp.3 ont la même inductance mais la diode utilisée n'est pas de la même technologie. Cela a conduit l'optimisation vers une fréquence de commutation différente. Le fil de bobinage utilisé pour le dimensionnement pour l'Exp.2 et l'exp.3, de diamètre 1.8mm, n'est pas celui obtenu par l'optimisation, 1.7mm. Cela n'engendre pas d'effet significatif sur la comparaison parce que les pertes cuivre sont peu impactées, 5% d'écart. Par contre, le remplissage de la fenêtre de bobinage entraîne des températures du noyau plus élevées.

Table IV-9: Les paramètres des convertisseurs optimaux testés expérimentalement

	Exp.1	Exp.2	Exp.3	Exp.4
Inductance Boost	410μH	660μH	660μH	260μH
Noyau	T184-34	T184-34	T184-34	T200-2
Diamètre Fil	1.8mm	1.8mm	1.8mm	2.2mm
MOSFET	FCH76N65	FCH76N65	FCH76N65	FCH76N65
Diode	C4D20120D	C4D20120D	RHRG75120	C4D20120D
Diode de redressement	40TPS12A	40TPS12A	40TPS12A	40TPS12A
Radiateur	318-02218	318-02218	318-02218	318-02218
Ventilateur	JF0825-01	JF0825-01	JF0825-01	JF0825-01
Condensateur DC	CD297 450v-820u	CD297 450v-820u	CD297 450v-820u	CD297 450v-820u
Fréquence de commutation	36kHz	36kHz	25kHz	50kHz
Rendement Mesuré	97.68%	97.7%	97.61%	97.9%
Rendement Calculé	97.82%	97.9%	97.71%	98.05%

Le faible écart du rendement entre les solutions Exp.2 et Exp.3 est principalement dû à la fréquence de commutation, 36kHz et 25kHz respectivement. La répartition des pertes dans les différents composants est affectée par ce changement de fréquence, Figure IV-33. La montée en fréquence en utilisant des diodes SiC Exp.1 et Exp.2 avec $f_{sw}=36kHz$, s'accompagne de pertes fer et de pertes par conduction plus importantes. Alors que la diminution de la fréquence de commutation avec les diodes en silicium, Exp.3 avec $f_{sw}=25kHz$, compense les pertes en commutation. Le gain apporté par l'emploi des diodes SiC est démontré par une comparaison entre l'Exp.1 et l'Exp.2 avec une faible valeur d'inductance et un rendement plus important. Sans beaucoup de surprise, un matériau magnétique plus performant, Exp.4, conduit à des faibles pertes fer. D'un autre côté, les pertes cuivre sont plus importantes dues à une fréquence de commutation plus élevée, 50kHz. Cela n'a pas trop de conséquences sur les pertes en commutation grâce à l'utilisation des diodes SiC.

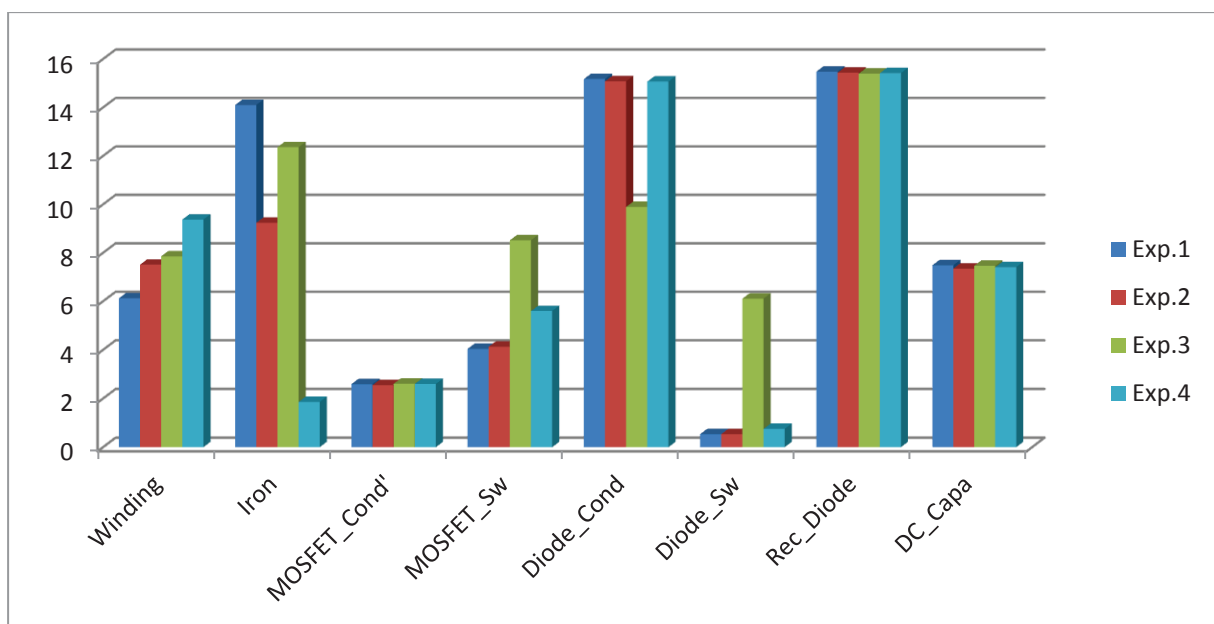


Figure IV-33 : Répartition des pertes dans les solutions optimales présélectionnées

III-C.Sensibilité de l'optimisation par rapport à la définition du volume total :

La définition du volume que nous avons choisie dans les routines d'optimisation est celle qui prend la somme des volumes élémentaires des composants, nous la nommerons la première définition. Cette définition est loin de présenter le volume final du convertisseur, Paragraphe II-C-2. Nous avons lancé une deuxième optimisation en prenant la définition du volume des composants sur un PCB, Paragraphe II-C-2, nous la nommerons la deuxième définition. Bien évidemment, le front de Pareto affiche des volumes supérieurs à la première définition, somme des volumes élémentaires. Pour cette raison, nous avons recalculé les volumes obtenus sur le front de Pareto en utilisant la somme des volumes élémentaires. Puis nous avons comparé les résultats de l'optimisation entre les deux définitions, Figure IV-34. Nous pouvons remarquer que les solutions obtenues avec la deuxième définition comportent des inductances bien plus volumineuses que celle obtenues avec la première définition. Ceci est principalement dû à la sensibilité de l'optimisation par rapport à cette définition. Pour

illustrer ce fait, prenons la solution avec le noyau T225-8. Cette solution comporte la plus petite inductance sur le front de Pareto de la deuxième définition. Cette inductance est présente également sur le front de Pareto de la première définition, mais elle est loin d'être la solution optimale en termes de volume global du convertisseur ou de volume d'inductance. Nous pouvons expliquer cela en observant les pertes. En fait, cette solution représente le point à partir duquel l'utilisation d'un noyau plus petit commence à engendrer des pertes plus importantes, sans un gain important sur le volume, donc plus de pertes mais avec la même surface du PCB. L'optimisation favorise naturellement les solutions avec moins de pertes. En conséquence, des inductances plus réduites en volume ne sont pas retenues avec la deuxième définition.

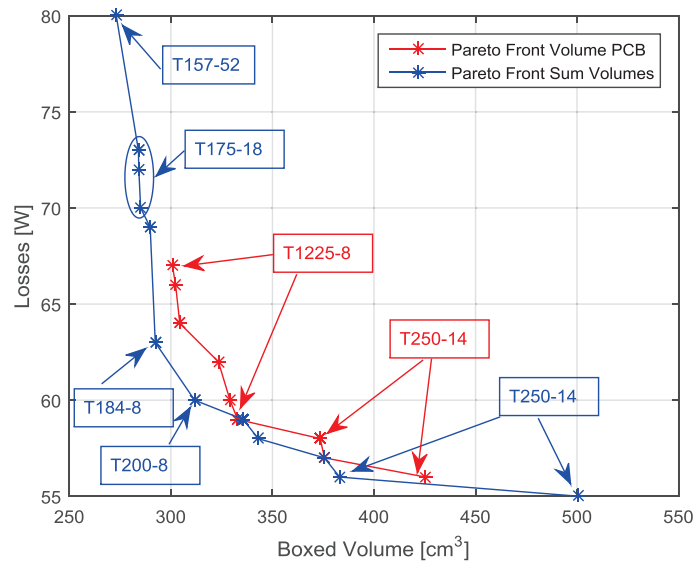


Figure IV-34 : Résultats d'optimisations selon la définition de l'objectif volume, en rouge pour un volume des composants sur le PCB et en bleu le volume des composants élémentaires.

Nous pouvons en conclure que l'utilisation de la première définition est plus avantageuse que la deuxième malgré son manque de réalisme. La première définition permet d'avoir des résultats variés.

III-D. Effet de filtre de mode différentielle sur l'optimisation :

Nous avons observé sur les résultats d'optimisation sans filtre l'avantage d'avoir un degré de liberté sur l'ondulation de courant d'entrée, notamment lors de l'utilisation des diodes en silicium où l'optimisation tend vers des ondulations de courant de l'ordre de 50%. Ces ondulations ont une répercussion directe sur le dimensionnement du filtre d'entrée. Pour illustrer cet effet, nous avons effectué tout d'abord une optimisation en intégrant le dimensionnement du filtre MD. Les résultats de cette optimisation ont ensuite été comparés aux résultats sans filtre, Figure IV-35. Sur la Figure IV-35(a) nous pouvons constater que l'introduction du filtre a amené l'optimisation vers des fréquences de commutation plus élevées, courbe rouge en pointillé, que celles obtenues sans filtre, courbe bleue en pointillé. Inversement, l'ondulation du courant dans l'inductance, Figure IV-35(b), diminue avec

l'introduction du filtre, courbe bleu en pointillé. Rien d'illogique, vu que les harmoniques du courant diminuent avec l'ondulation du courant, ainsi que le volume du filtre nécessaire.

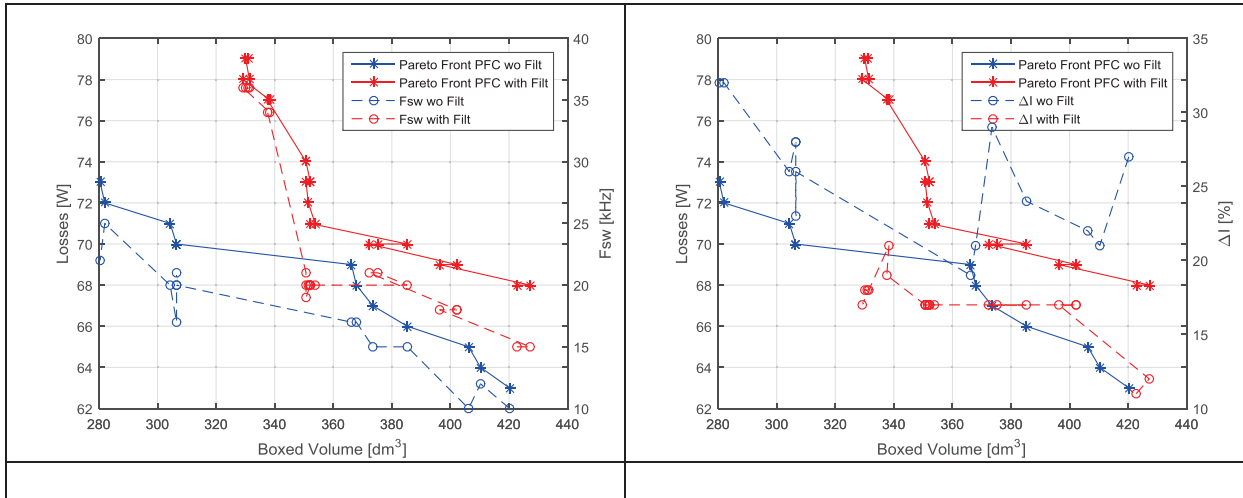


Figure IV-35 : Les résultats de l'optimisation sans filtre MD en bleu par rapport à ceux avec filtre en rouge (a) La fréquence de commutation est tracée en pointillée, (b) l'ondulation du courant dans l'inductance

Cela prouve que même si l'augmentation des ondulations du courant minimise l'inductance du boost, cela ne diminue pas forcément le volume total du convertisseur lorsque le filtre sera intégré. Par conséquent, l'optimisation du convertisseur ne peut pas se passer du filtre MD au risque de compromettre les résultats attendus.

Passons maintenant au modèle du filtre qui prend en compte le dimensionnement de plusieurs cellules LC ou étages de filtrage. Comme nous l'avons mentionné précédemment, une seule cellule de filtrage est préférable du fait du nombre de composants nécessaires à réaliser. Pour répondre à cette interrogation, nous avons comparé les résultats d'optimisation d'une seule cellule de filtrage LC avec ceux de deux cellules, Figure IV-36. Nous constatons qu'avec deux cellules de filtrage, les résultats sont meilleurs qu'avec une seule cellule. En fait, en termes de pertes, cela s'explique par une fréquence de commutation moins élevée, courbe bleue en pointillé Figure IV-36(a). Et, par rapport au volume, deux cellules LC avec une atténuation plus importante permettent d'avoir des solutions avec des ondulations de courant bien supérieures à celles avec une seule cellule, courbes en pointillé Figure IV-36(b).

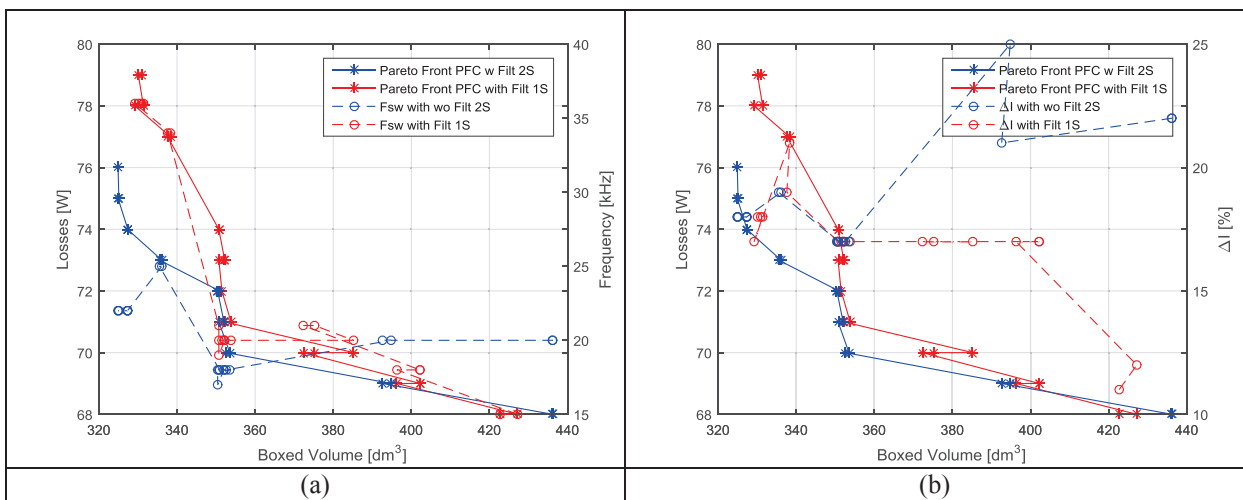


Figure IV-36 : Les résultats de l'optimisation avec filtre MD d'une seule cellule LC en rouge par rapport à ceux avec filtre de deux cellules LC en bleu (a) la fréquence de commutation est tracée en pointillée (b) l'ondulation du courant dans l'inductance

Revenons maintenant à notre comparaison entre les diodes en silicium et les diodes SiC. La comparaison précédente a montré des avantages en volume lorsqu'on emploie des diodes SiC pour un gain mineur sur le rendement. Cela a été fait sans filtre MD. Avec un filtre intégré au dimensionnement, nous observons un gain plus important en termes de volume et de rendement, Figure IV-37. Le gain en rendement est passé de 0.2% à 0.3%. De plus, le volume du filtre est réduit en utilisant des diodes SiC, courbes en pointillé Figure IV-37.

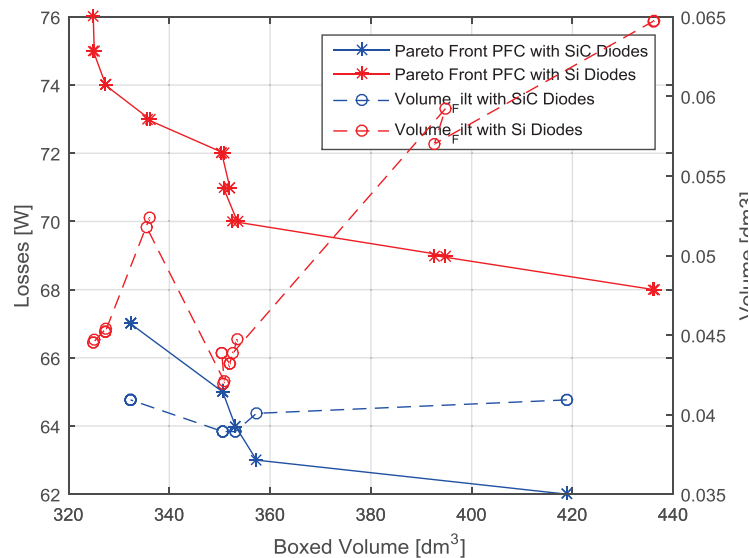


Figure IV-37 : Les résultats de l'optimisation avec filtre MD avec diodes en silicium en rouge par rapport à ceux avec diodes SiC en bleu, le volume du filtre est tracé en pointillé

III-E. Comparaison des topologies via l'optimisation

La topologie du convertisseur est susceptible d'être une variable d'optimisation. Ainsi, le front de Pareto pourra avoir des solutions comportant des topologies différentes. Notre but ici est de comparer les topologies via l'optimisation. Pour ce faire, trois topologies PFC, Chapitre I :V-A-2, ont été optimisées avec l'outil précédemment décrit avec les mêmes paramètres du cahier des charges, Table IV-7. Nous avons choisi de fixer les semi-conducteurs et le condensateur. Seul le dimensionnement de l'inductance et du radiateur varie avec les variables de fonctionnement comme la fréquence et l'ondulation du courant. Ainsi, le MOSFET « FCH76N65 » et la diode « C4D20120D » ont été utilisés pour les cellules de commutation. Les trois fronts de Pareto qui résultent de ces trois optimisations sont tracés sur la Figure IV-44.

Les performances de la topologie BSNPC dépassent largement les deux autres topologies. Mais, il faut noter que cette topologie a l'avantage que le MOSFET peut être commandé pour conduire le courant à la place de sa diode intrinsèque. Ainsi, les pertes par conduction sont réduites et les pertes par recouvrement dans cette diode sont supprimées. Un autre avantage apparaît par la suppression de la diode de redressement. Ainsi, pour charger le bus DC, seule une diode conduit le courant, contre deux en série dans les deux autres topologies. Par

conséquent, les pertes dans les semi-conducteurs sont globalement réduites. Ceci a imposé une réduction sur la taille de radiateur, avec moins de chute de pression sur le ventilateur. En conséquence, une fréquence de commutation plus élevée est atteinte.

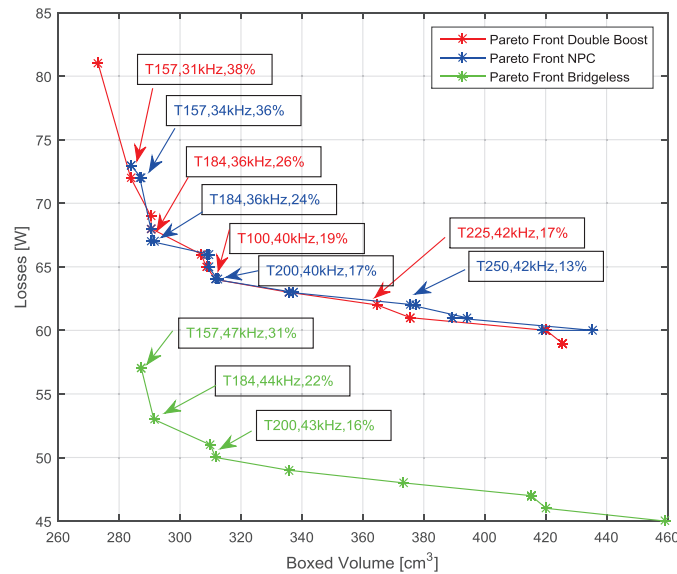


Figure IV-38 : Comparaison entre les fronts de Pareto de l'optimisation en fonction de la topologie, BSNPC en vert, NPC en bleu et RNPC en rouge

III-F. Comparaison des systèmes de convertisseurs via l'optimisation :

III-F-1. Optimisation de l'inductance :

L'étude faite au Chapitre II :IV-A a montré que les structures entrelacées ou les structures multi-niveaux de tension se caractérisent par des ondulations de courant moins élevées pour la même inductance du boost. Autrement dit, cette inductance est susceptible d'être réduite avec l'entrelacement ou avec plusieurs niveaux de tension. Nous avons voulu vérifier cela avec une optimisation faite uniquement sur l'inductance. Ainsi, en utilisant les paramètres d'optimisation du paragraphe II-F-1, nous aboutissons à 5 fronts de Pareto, Figure IV-39. Nous constatons directement que l'entrelacement de deux branches peut donner un volume total de deux inductances inférieur à une seule inductance avec une seule branche, courbe rouge et verte respectivement. Néanmoins, les pertes totales sont beaucoup plus importantes que pour un dimensionnement avec une seule inductance. Le dimensionnement avec 3 branches entrelacées ne présente aucun intérêt, courbe bleu. Nous avons déjà évoqué l'explication de ce constat en montrant que le gain en termes de taille d'inductance est confronté à une conduction discontinue DCM. L'optimisation se dirige soit vers des solutions avec DCM, donc plus de pertes magnétiques, soit elle va vers des solutions avec une inductance plus grande, donc une réduction de taille moins importante, voire inexistante.

D'un autre côté, les structures multi-niveaux conduisent bel et bien vers des inductances plus performantes que ce soit en taille ou en pertes. Néanmoins, ces performances n'augmentent pas avec le même facteur que la valeur de l'inductance ($3/n_v$), cf. Chapitre II :IV-A-3. Nous pouvons voir que l'inductance d'une structure 5 niveaux, courbe bleu claire, ne dépasse que de très peu l'inductance d'une structure 4 niveaux.

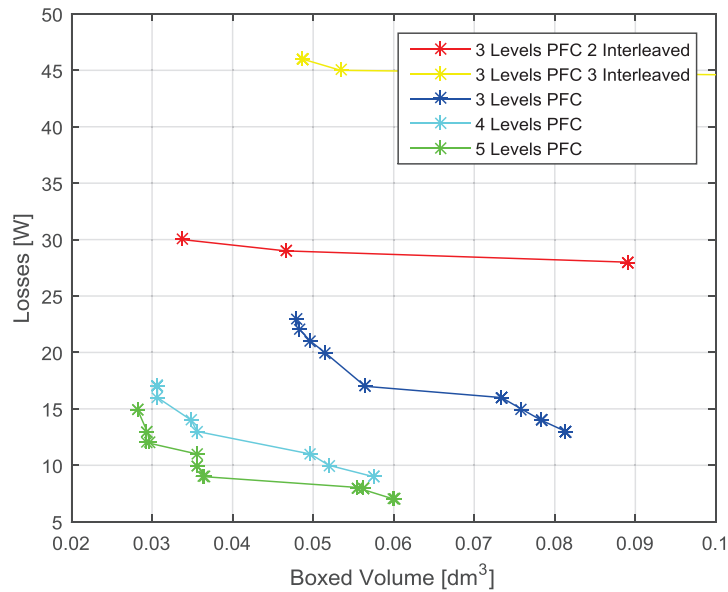


Figure IV-39: Résultats de l'optimisation de l'inductance selon l'entrelacement et les niveaux de tension

Cette limitation de gain s'explique par un dimensionnement à caractère réel, autrement dit, avec des variables discrètes qui sont basées sur les catalogues de fournisseurs. Ainsi, les paramètres de l'inductance ne sont plus continus ni linéaires. Ceci peut se voir sur la Figure IV-40(b) qui trace les températures des noyaux des solutions optimales sur le front de Pareto. Nous remarquons bien que la limite en température empêche d'avoir des inductances réduite en taille. Cela conforte notre démarche d'optimisation avec des variables discrètes. En même temps, ces résultats montrent encore une fois l'importance de la prise en compte de la température dans le dimensionnement par optimisation.

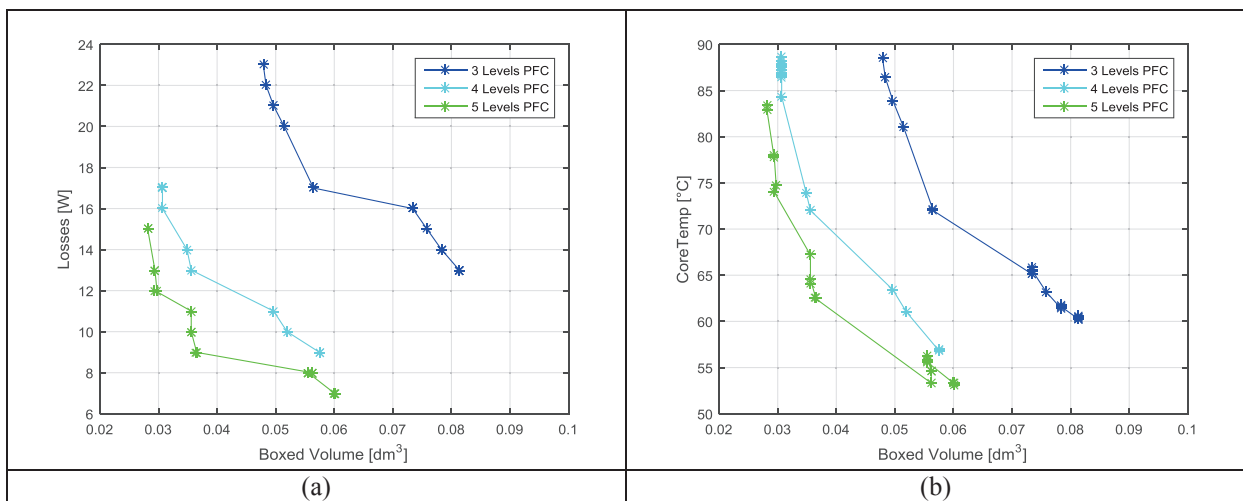


Figure IV-40: Résultats de l'optimisation de l'inductance (a) les pertes dans l'inductance et (b) la température du noyau

III-F-1.Optimisation du convertisseur :

Les résultats des optimisations précédentes nous révèlent déjà les performances atteintes au niveau de l'inductance principale. Il nous a été nécessaire de valider ces résultats avec une optimisation globale sur l'ensemble du convertisseur avec tous ses blocs fonctionnels. Nous avons donc réalisé 3 optimisations en fixant comme topologie le PFC BSNPC vu ses

performances par rapport aux autres topologies, Paragraphe III-A. La première optimisation porte sur une structure 3 niveaux avec deux branches entrelacées. La deuxième traite une structure à 5 niveaux de tension. La troisième est celle déjà réalisée dans le Paragraphe III-A.

Les fronts de Pareto de ces trois optimisations sont tracés côte à côte sur la Figure IV-41. Nous pouvons constater que la structure avec 5 niveaux de tension donne les meilleures solutions en termes de rendement et de volume. Avec la structure entrelacée nous aboutissons à quelques solutions optimales en terme de volume, mais le gain apporté n'est pas très important particulièrement lorsque le rendement est pris en considération. Lorsque le rendement est prioritaire sur la densité de puissance la structure à 5 niveaux apporte 0.3%=10W de gain sur le rendement pour le même volume. Cet apport en rendement diminue lorsque l'on cherche à maximiser la densité de puissance.

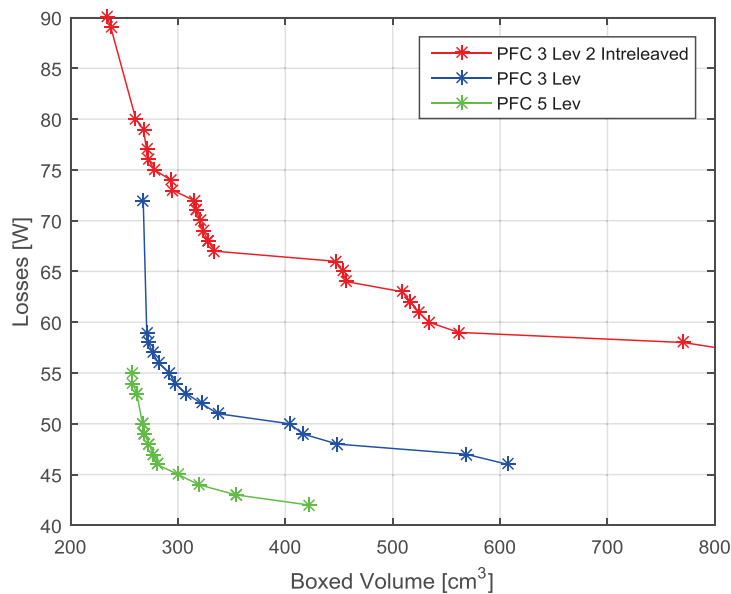


Figure IV-41 : Fronts de Pareto de l'optimisation du convertisseur PFC 3kW, en rouge 2 structures 3 niveaux entrelacées, en bleu une structure 3 niveaux, en vert une structure 5 niveaux

L'analyse de solutions optimales apporte plus d'explications sur les résultats obtenus, Figure IV-42. Ainsi, la fréquence de commutation apparaît comme un facteur déterminant sur l'optimisation de ces trois structures. Nous avons discuté la fréquence de commutation pour la structure à 3 niveaux, Paragraphes II-F-3 et III-B-1. Sur la Figure IV-42(a) nous pouvons voir que l'entrelacement ou la multiplication de niveaux de tension amènent à des solutions optimales avec une fréquence de commutation moins élevée. Pour la structure entrelacée, cela s'explique par le compromis entre réduction du volume et minimisation de pertes. Le fait de doubler le nombre de composants diminue les pertes par conduction mais les pertes par commutation ou les pertes fer ne peuvent être améliorées que par une réduction de l'ondulation de courant. Ce qui engendre des composants magnétiques plus encombrants, Figure IV-42(b). Les solutions optimales de la structure à 5 niveaux de tension se caractérisent par une fréquence de commutation plus élevée que celle de la structure 3 niveaux entrelacée et plus faible que celle sans entrelacement. Les pertes sont moindres par le fait de la réduction de l'ondulation de l'induction magnétique et de l'ondulation de courant. Un constat qui revient encore une fois est celle de l'optimisation globale, Paragraphe II-F-3. Une

comparaison entre la Figure IV-42(b) et la Figure IV-39 montre que la structure 5 niveaux n'apporte pas de gain sur le volume des composants magnétiques par rapport à une structure à 3 niveaux. Certes le rendement est accru mais la structure à 5 niveaux implique plus de semi-conducteurs et plus de circuits de commande à part la complexité liée à sa commande.

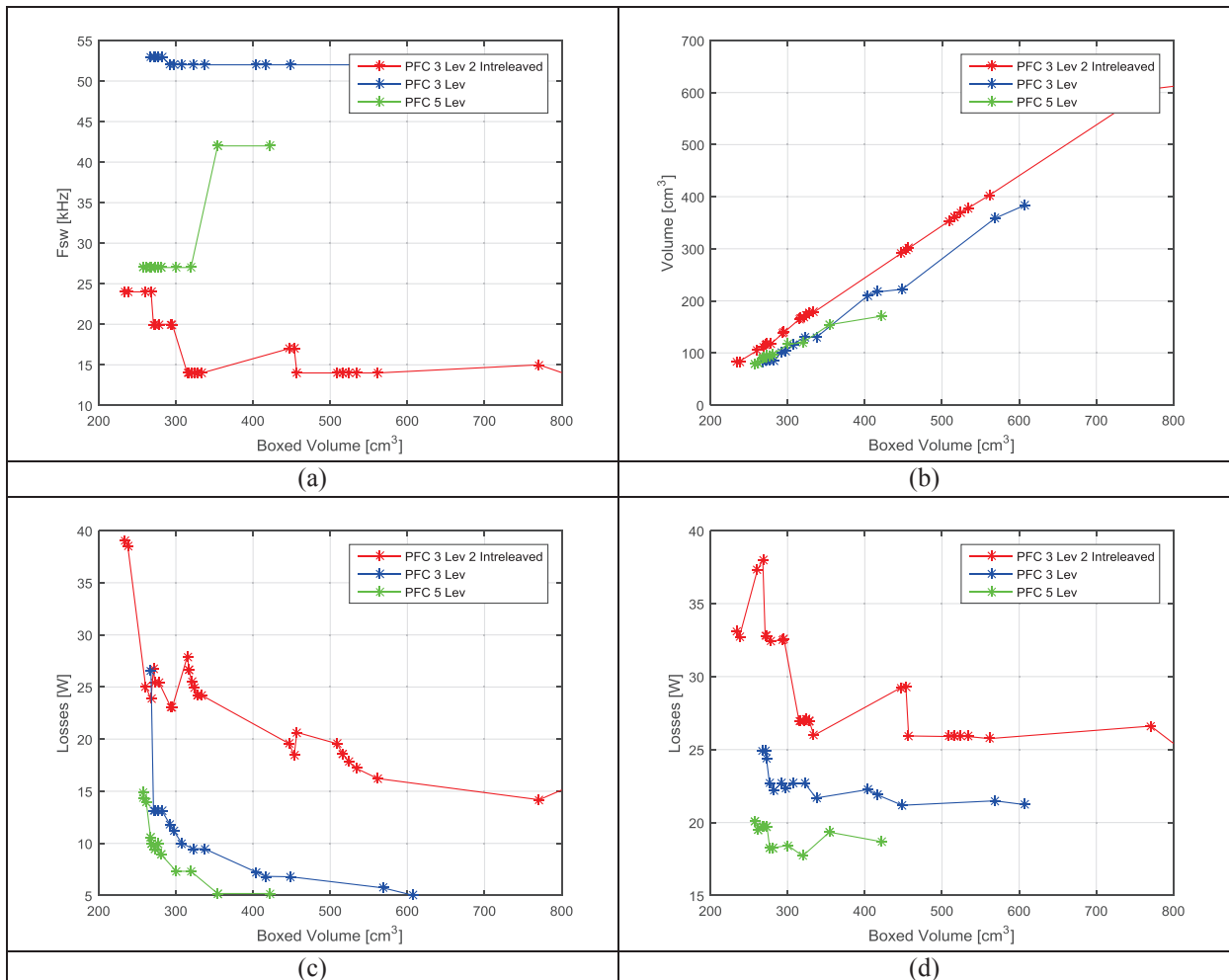


Figure IV-42 : Caractéristiques des solutions optimales de la Figure IV-41 (a) la fréquence de commutation (b) le volume des composants magnétiques (c) les pertes dans l'inductance (d) les pertes dans les semi-conducteurs

Au final, les résultats d'optimisations nous conduisent à retenir la structure PFC 3 niveaux BSNPC comme le meilleur candidat qui présente le meilleur compromis entre rendement, volume, simplicité et éventuellement le coût lorsque le nombre de composants et pris en compte.

III-G. Construction du convertisseur optimal 4.2kW/L :

Bien que la plate-forme de test développée nous offre la possibilité de tester le rendement d'une variété de solutions optimales, elle ne permet pas d'évaluer le volume final du convertisseur. Pour ce faire, nous avons décidé de réaliser une maquette à échelle réelle à partir des résultats d'optimisation obtenus précédemment avec la structure 3 niveaux BSNPC. La solution choisie est celle qui affiche un volume de 0.39 Litre et 98.2% de rendement à 3kW. Les spécifications de cette solution sont détaillées dans la Table IV-10. Avec cette solution nous pensons atteindre une densité de puissance de $3kW/0.39L=7.7kW/L$. Néanmoins, il faut noter que le volume calculé par l'optimisation est la somme de volumes élémentaires des composants annoncés dans la Table IV-10 sans prendre en compte la carte d'alimentation, la carte de commande, le capteur de courant ou les espacements nécessaires entre les composants.

Table IV-10: Les spécifications du convertisseur optimal

Puissance Nominale	Tension d'entrée	Tension Bus DC/2	
$P_n=3kW$	$V_e=230V\ 50Hz$	$V_s=400V$	
Fréquence de commutation		Ondulations de courant max à P_n	
$F_{sw}=53kHz$		$k_{\Delta I}=22\%$	
Inductance du boost	MOSFET	Diode	Condensateur
$L_{PFC}=240\mu H$ T184-8 [Micrometals] 1x2.1mm	2xFCH76N65 TO-247 650V, 40m Ω	2xC4D20120D TO-247 1.2kV	2xEPCOS B43644 450V, 680 μF 3.2A, 160m Ω
Radiateur (WxHxL)		Ventilateur (HxLxP)	
50x20x80 7 Ailettes (4mm) Alu		SUNON 50x50x10 P=1.18W	
Filtre d'entrée MD			
Nombre de cellules LC		Inductance	Condensateur
1		9 μH T80-2	2 μF

La Figure IV-43 montre la répartition de volumes et de pertes sur les composants de cette solution optimale.

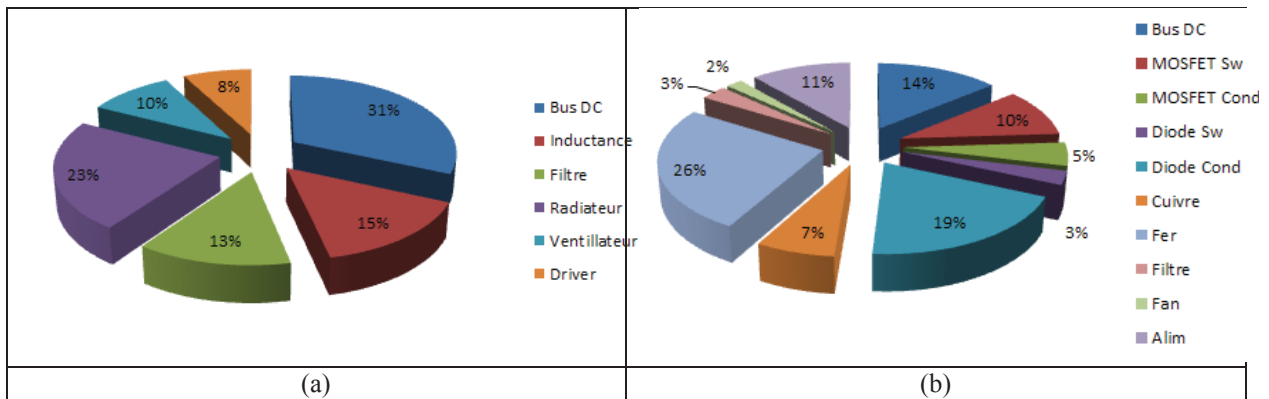


Figure IV-43: Répartition de (a)volumes et (b) pertes calculés par les modèles

Une carte d'alimentation, convertisseur AC/DC de 15W, a été choisie pour générer les tensions +5/+15/-15V indispensables pour le capteur de courant, le ventilateur et les cartes de commande et de contrôle. Cette carte est l'ECL15UT03 de chez XP Power se caractérisant par un volume réduit de 0.05L, (62.0mm x 30.7mm x 24.4mm).

Pour faciliter le routage et réduire les délais de fabrication de la carte, nous avons décidé de router sur deux couches. Cette contrainte avec le respect de l'espacement entre les pistes et entre les composants ont amplifié le volume calculé par l'optimisation. Le volume final du convertisseur est de 0.71L ($125.3 \times 89.3 \times 64.6 \text{ mm}^3$), tous composants compris. Avec ce volume la densité de puissance atteinte est de 4.2kW/Litre. La Figure IV-45 et la Figure IV-44 montrent une photographie du convertisseur et une image 3D des dimensions exactes respectivement.

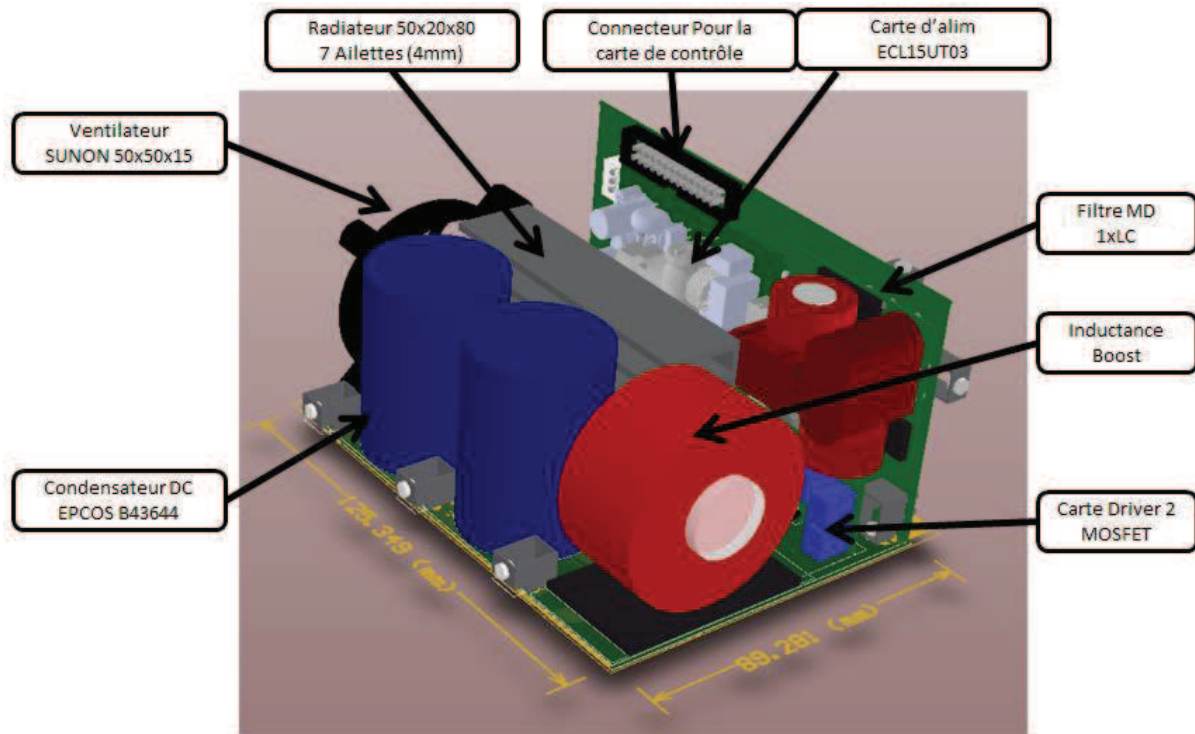


Figure IV-44: Le convertisseur PFC 3kW optimal (a) photographie du prototype (b) image 3D avec les dimensions exactes

Malheureusement, à l'heure de la rédaction de ce manuscrit, les composants magnétiques nécessaires pour valider le rendement de cette solution n'ont pas été livrés. Nous avons donc utilisé la conclusion du paragraphe III-B-2 qui montre que le matériau « -2 » peut être tout aussi performant. Nous avons donc lancé une optimisation en fixant le matériau magnétique pour « -2 ». Parmi les résultats d'optimisation, nous avons identifié une solution qui a les mêmes spécifications que la solution présentée précédemment, sauf pour l'inductance principale. Le noyau de la nouvelle inductance a la même géométrie, T184-2, mais avec un nombre de spires plus élevé et un diamètre de fil plus petit, 1.6mm. Ainsi, l'inductance est légèrement plus volumineuse mais sans conséquence sur le volume final de notre convertisseur.

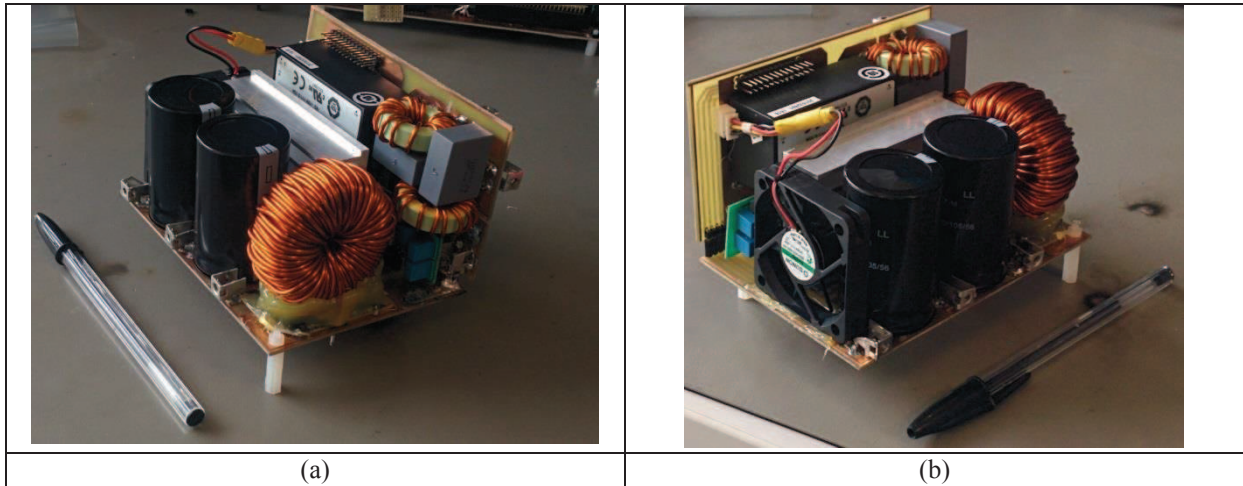


Figure IV-45 : Photographies du prototype

Cette nouvelle solution affiche un rendement calculé de 98.3% pour un volume calculé de 0.41 Litre. Le rendement mesuré expérimentalement sur le prototype est de **98.06%** à $P_n=3kW$. Comme nous pouvons le constater sur la Figure IV-46, le rendement du convertisseur atteint une valeur de **98.45%** à 56%=1.7kW de charge.

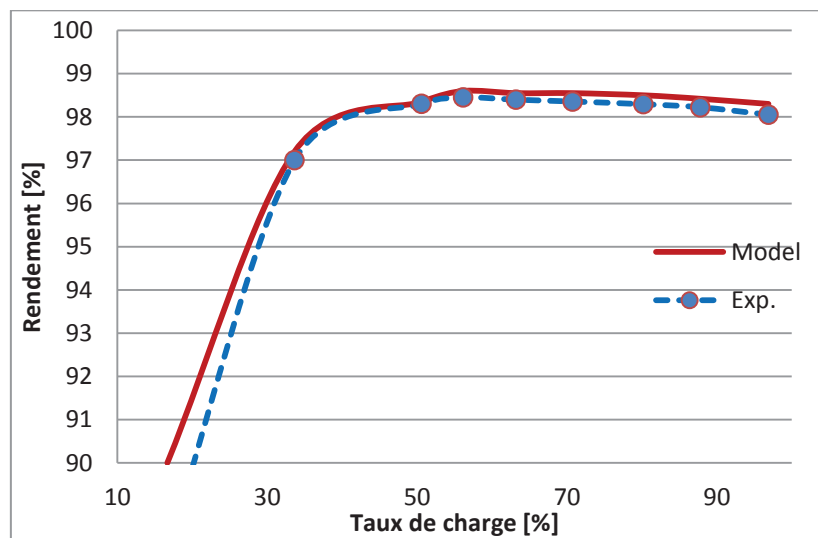


Figure IV-46b : Evolution du rendement mesuré « en bleu pointillé » et du rendement calculé « en rouge » en fonction du taux de charge

La Figure IV-47 montre les formes d'ondes de courant et de tensions relevés sur l'entrée et la sortie du convertisseur à puissance nominale $P_n=3kW$. Le courant et la tension d'entrée sont en phase avec un facteur de puissance de **PF=0.996**. Le courant d'entrée est sinusoïdal avec un **THDi=5.3%**.

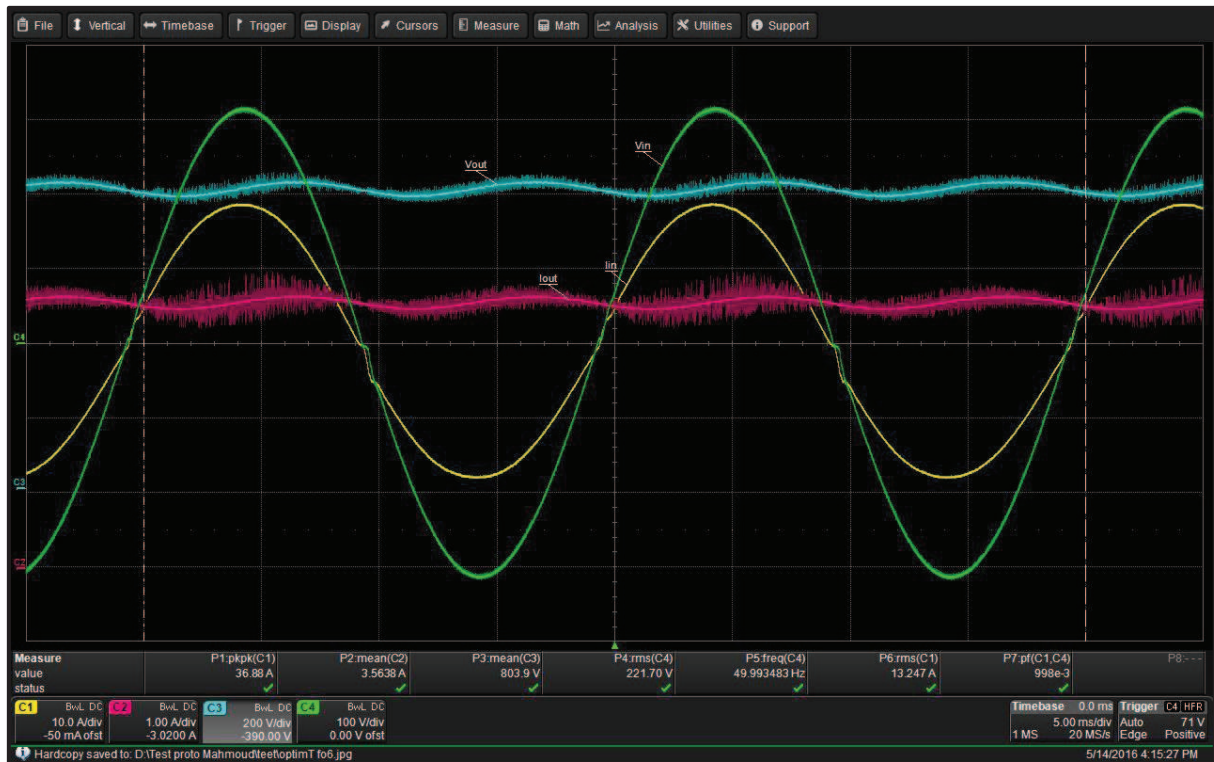


Figure IV-47 : Les tensions et courants d'entrée et de sortie du convertisseur à $P_n=3\text{kW}$

Pour valider les performances CEM du convertisseur en mode différentiel, nous avons mesuré le spectre harmonique différentiel à l'aide d'un analyseur du spectre « Rohde & Schwarz Spectrum analyser FSL3 » et d'un RSIL. Nous avons placé un atténuateur « Agilent 8496A » et un écrêteur « ESH3-Z2 » entre le RSIL et l'analyseur du spectre pour atténuer le signal mesuré afin de ne pas saturer l'étage d'entrée à la fréquence de commutation de 50kHz. Le spectre mesuré, Figure IV-48, ne peut pas être directement comparé à la limite imposée par la norme, courbe rouge QP_62040, cette limite est de 66dB μ V à 150kHz. Pour ce faire, nous avons tracé une deuxième limite, courbe rouge Att_QP_62040, en prenant en compte l'atténuation de l'atténuateur, de l'écrêteur et des câbles et l'impédance du RSIL, la limite à 150kHz devient ainsi 33dB μ V. Nous pouvons constater sur la Figure IV-48 que l'harmonique à 150kHz est de 32.63dB μ V au-dessous de la limite 33dB μ V avec une marge de 0.37dB μ V.

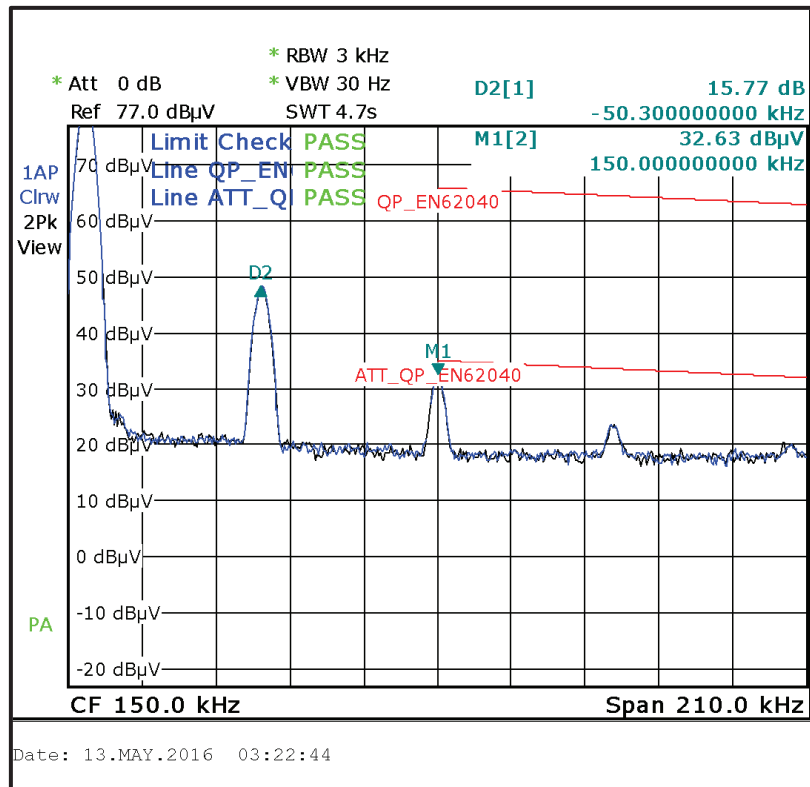


Figure IV-48 : En bleu le spectre harmonique différentiel mesuré avec l'analyseur de spectre et en rouge la limite imposée par la norme atténuée du même ordre que le spectre mesuré

Au final, les performances de ce prototype prouvent d'une part la validité des modèles analytiques multi-physiques développés et d'autre part la capacité de l'optimisation à trouver des solutions optimales tout en respectant les normes et les contraintes de dimensionnement.

IV. Conclusion :

Dans ce chapitre une démarche d'optimisation pour le pré-dimensionnement a été présentée. Pour maximiser nos deux objectifs, densité de puissance et rendement, notre choix s'est porté sur l'algorithme génétique NSGA II. Cet algorithme a la capacité de traiter les problèmes multi-objectifs et multi-contraintes avec des variables discrètes, il répond donc parfaitement à notre cas d'étude. Ainsi des optimisations sur des composants discrets ont pu être menées.

Nous avons tout d'abord comparé une optimisation portée sur un seul composant qui est l'inductance principale par rapport à une optimisation globale sur le convertisseur. Nous avons montré qu'un composant optimisé ne fait pas forcément partie des résultats d'une optimisation globale. Ce constat est justifié par les variables communes entre ces deux optimisations. Ainsi, tous les variables et les composants d'un convertisseur doivent être pris en compte dans la démarche d'optimisation afin de garantir l'optimalité de la solution.

Le fait d'effectuer une optimisation sur toutes les variables d'entrée comporte la difficulté à analyser les résultats obtenus. Notre objectif n'est pas seulement de trouver la combinaison qui donne les solutions optimales. Nous cherchons aussi à quantifier le gain apporté par chaque changement de variables ou de technologies. Pour cette raison, nous avons choisi de partir sur un cahier des charges réduit. Puis nous avons décidé de faire varier certains variables uniquement. Ainsi, plusieurs optimisations ont été lancées selon notre choix technologique ou topologique. Cette démarche nous a permis d'une part d'optimiser le convertisseur selon ce choix et d'autre part de comparer les choix entre eux.

Par conséquent, nous avons pu quantifier l'intérêt lorsque des composants SiC sont utilisés par rapport aux composants en silicium. Nous avons montré que les diodes SiC apportent principalement des solutions avec des composants magnétiques moins encombrants, ceci grâce à leurs pertes en commutation réduites. Mais à cause de leurs pertes en conduction, le gain en rendement n'est pas très significatif par rapport à leurs concurrents en silicium.

Les matériaux magnétiques, les fils de bobinage ainsi que la nature de la convection thermique ont été analysés via l'optimisation. Ces analyses indiquent que l'efficacité d'utiliser un composant par rapport à un autre ne peut être facilement démontré sans avoir recours à l'optimisation. Cette démarche explore l'espace de solutions pour trouver les meilleures combinaisons pour maximiser les objectifs annoncés quelles que soient les variables d'entrée.

Nous avons également constaté que l'optimisation est sensible aux valeurs de ses fonctions objectif. Ainsi, les fonctions objectif sont définies pour dévoiler plus clairement la variété des solutions optimales.

Il convient de mentionner que les conclusions sur les résultats de l'optimisation sont spécifiques au cahier des charges prédéfini. Lorsqu'un nouveau cahier des charges est adopté ou bien lorsque les variables d'optimisation ou leurs plages de variation changent, de nouveaux constats sont susceptibles d'apparaître. Ceci est le fruit de l'optimisation.

Conclusion générale et perspectives

Dans ces travaux nous avons traité le cas de la conception d'une ASI dédiée pour les centres de données urbains de petites et moyenne tailles, jusqu'à 4 racks ou l'équivalent de 20kVA. Le but est d'améliorer l'efficacité énergétique de ces derniers en réduisant l'empreinte énergétique des ASIs. Cela conduit à maximiser le rendement et la densité de puissance de l'ASI tout en respectant les contraintes imposées par son environnement.

La conception de ce système nous a ouvert la porte sur une variété de solutions. Ces solutions se placent sur deux échelles fortement liées, une échelle supérieure au niveau de la structure de puissance et une échelle inférieure au niveau des composants et leurs technologies.

L'étude menée au premier chapitre sur l'ASI et son environnement a permis de se concentrer sur les topologies non-isolées comme étant les mieux adaptées pour notre application. Cela n'a limité en rien les possibilités topologiques envisagées. Ainsi, sur l'échelle topologique, nous avons pu voir que les structures multi-niveaux et l'entrelacement de ces structures constituent deux possibilités à traiter séparément et conjointement. A ces deux possibilités se rajoute les différentes structurations possibles de composants pour former la topologie de puissance. Ainsi, les structures NPC, BSNPC, MMC et d'autres élargissent notre champ de vision. Quant à l'échelle des composants les possibilités sont beaucoup plus nombreuses avec les différents composants qui constituent chaque structure de puissance. Les semi-conducteurs avec leurs trois technologies actuelles, Si, SiC et GaN, et avec leurs mises en série ou parallèle permettent de réduire leurs pertes en conduction et en commutation. Les condensateurs également peuvent se mettre en série et en parallèle pour atteindre les performances souhaitées selon leurs technologies. Les composants magnétiques qui sont formés par des noyaux magnétiques de différents matériaux et différentes géométries et les fils de bobinage avec des formes variées : plats, ronds, creux ou multibrins. L'étude de la conception de l'ASI avec ses différentes solutions et leurs combinaisons est une tâche ardue. La conception assistée par ordinateur devient une piste incontournable pour traiter toutes les configurations possibles et trouver celle qui répond aux objectifs annoncés tout en respectant les contraintes de conception. La démarche d'optimisation multi-objectifs multi-contraintes a ainsi été sélectionnée pour traiter ce cas de conception. La nature discrète de nos variables, les composants, la mise en série et/ou parallèle, le nombre d'étages du filtre d'entrée et le nombre de niveaux de tension ou d'entrelacement a imposé de sélectionner des algorithmes capables de traiter les variables discrètes comme continues. Donc, le choix s'est porté sur l'algorithme génétique NSGA II. Pour que l'algorithme puisse évaluer les différentes possibilités de conception et le nombre important de variables, des modèles analytiques rapides et fiables sont indispensables pour décrire le fonctionnement de chaque structure et le comportement et les performances de chaque composant. Pour ce faire, nous nous sommes lancés sur un important travail de modélisation. De la même manière que les deux échelles de conception, structure et composant, nous avons divisé la modélisation en deux niveaux : une modélisation structurelle qui établit les formes d'ondes électriques et magnétiques et une modélisation élémentaire qui calcule les pertes, le volume et les contraintes sur chaque composant.

Dans le chapitre 2, nous avons détaillé la construction d'un modèle général capable de décrire le fonctionnement et le dimensionnement de toutes structures multi-niveaux avec entrelacement. Nous avons montré que le dimensionnement de ces structures peut se généraliser en commençant par le dimensionnement de l'inductance principale. Les matériaux magnétiques composant cet élément imposent une non-linéarité qui n'a pas échappé à notre analyse et notre modélisation. Ainsi, les ondulations de courant dans l'inductance peuvent varier sur la période basse fréquence et modifier les formes d'ondes qui sont utilisées pour le calcul de pertes et de contraintes sur chaque composant. Ensuite, une méthode matricielle pour décrire le fonctionnement d'une structure multi-niveaux a été proposée. Cette méthode permet de construire un modèle applicable sur toute structure. Elle permet également de calculer précisément les formes d'ondes dans chaque semi-conducteur. Ainsi, la possibilité de tester des combinaisons de différents semi-conducteurs de différents calibres ou différentes technologies est rendue analytique. Nous avons limité le dimensionnement au filtre du mode différentiel uniquement. Le modèle de ce filtre prend en considération les limites imposées par les normes et la méthode de faire les mesures. Pour construire ce modèle, nous étions confrontés au calcul analytique du spectre harmonique qui est sujet de différentes publications. Néanmoins, nous avons opté pour une méthode simple à partir des coefficients de la transformée de Fourier sur un signal triangulaire.

Avec un fonctionnement en multi-niveaux de tension, les formes d'ondes électriques et magnétiques dans chaque composant évoluent sur la période basse fréquence. Avec l'ondulation du courant dans l'inductance principale, le courant à l'amorçage des semi-conducteurs n'est pas le même que celui au blocage. Et les structures multi-niveaux impliquent des tensions de commutation et une induction magnétique qui dépend du nombre de niveaux. Les données du constructeur ne donnent pas les pertes en fonction de toutes les variables de fonctionnement. Etablir une cartographie des pertes à partir de simulations sur des modèles physiques ou des mesures exige de répéter ces étapes lors de l'intégration de chaque nouveau composant. Pour ces raisons, il nous était nécessaire d'établir des modèles de pertes capables de prendre en compte toutes les variables de fonctionnement. Ces modèles ont été confrontés aux simulations et aux mesures pour montrer leur validité et leur degré de précision. Avec ces pertes, la température de fonctionnement est évaluée à partir d'un modèle thermique. Ce modèle traite chaque composant séparément selon sa géométrie et la nature de convection, naturelle ou forcée. Il faut noter que le modèle thermique ne prend pas en compte l'effet de l'agencement de composant sur le flux de chaleur. Ainsi, en convection forcée, nous considérons uniquement la chute de pression du ventilateur à cause de la géométrie de radiateur sans prendre en compte la présence des autres composants passifs. Cela constitue l'une de limite de ce modèle.

Après avoir établi le processus de l'optimisation qui relie les différents modèles entre eux, nous avons pu commencer à optimiser notre convertisseur. Avec nos deux objectifs, il n'existe pas une seule solution optimale mais une série de solutions optimales, front de Pareto, chacune d'entre elles est le compromis entre ces deux objectifs. Les premiers résultats d'optimisation ont prouvé l'efficacité de cette méthode. Nous avons pu voir que la fréquence de commutation des solutions optimales ne dépasse pas la limite de 75kHz, elle est de 53kHz maximum. Néanmoins, les solutions optimales ne comportent pas la variété nécessaire pour

pouvoir établir une analyse détaillée. Par exemple, sur toutes les solutions figurent le même matériau magnétique ou le même semi-conducteur. Rien d'illogique vu que l'optimisation trouve le meilleur élément pour la solution finale. Par contre, une seule optimisation ne donne pas le gain apporté par chaque choix topologique ou technologique. Cela nous a amené à réduire le cahier des charges ainsi que les variables d'optimisation afin de dresser une comparaison par optimisation entre les différents choix possibles. Pour ce faire, nous avons limité le cas d'étude sur le convertisseur AC/DC sur un seul point de puissance 3kW pour un nombre limité de composants. Les paramètres de commande du semi-conducteur ont aussi été fixés, la tension de commande ainsi que la résistance de grille. Grâce à plusieurs optimisations nous avons pu comparer l'avantage d'utiliser des semi-conducteurs SiC par rapport à ceux en silicium, le gain apporté par la convection forcée ou les performances du convertisseur selon le matériau magnétique ou le fil de bobinage. Même au niveau structurel, nous avons pu voir l'effet d'utiliser un seul étage du filtre MD par rapport à deux ou que l'entrelacement ne donne pas forcément une meilleure solution en terme de rendement ou de volume. Dans cette optique, nous avons montré que plusieurs optimisations séparées sur chaque composant à la fois ne suffisent pas pour le dimensionnement optimal du convertisseur. Ainsi pour trouver le convertisseur optimal il faut faire un dimensionnement par optimisation sur la structure entière avec tous ses éléments. Les deux exemples entrepris sont l'optimisation de l'inductance du boost seule et l'optimisation du convertisseur sans le filtre CEM. Dans les deux exemples, nous avons vu des résultats différents de ceux d'une optimisation complète et globale.

Au final, plusieurs résultats d'optimisation ont été validés expérimentalement avec une plate-forme conçue au cours de ces travaux. Bien que cette plate-forme ait la flexibilité de tester une variété de paramètres d'entrée, elle permet de vérifier principalement le rendement mais pas le volume du convertisseur. Ainsi, un autre convertisseur a été construit pour valider le volume que l'optimisation indique dans ses résultats.

Le travail effectué durant ce projet ne constitue que les premiers pas vers le dimensionnement de structures de puissance par optimisation. Le temps nécessaire pour construire les modèles et les valider par simulation et par expérimentation nous a conduits à faire des compromis et à réduire le cahier des charges. Ceci nous a laissé avec plusieurs points d'interrogation comme :

- L'effet du point de puissance sur les résultats d'optimisation.
- L'effet du $\cos(\varphi)$ sur le dimensionnement du convertisseur DC/AC.
- L'utilisation de nouveaux matériaux magnétiques ou de géométries autres que les tores.
- L'utilisation du couplage magnétique sur les structures entrelacées.
- L'utilisation des semi-conducteur GaN.
- L'utilisation de semi-conducteurs avec un calibre en tension en fonction de nombre de niveaux
- La mise en série de semi-conducteurs
- L'utilisation de modules de semi-conducteurs à la place de composants discrets
- L'influence de paramètres de commande comme la tension ou la résistance de grille, notamment sur le recouvrement des diodes en silicium.

Les réponses à toutes ces questions sont à la portée des modèles développées et de la démarche entreprise. Néanmoins, d'autres questions subsistent qui exigent le développement des modèles supplémentaires, voire la modification des modèles actuels comme :

- L'évolution de la température de fonctionnement en fonction de l'emplacement des composants entre eux
- L'influence du filtre de mode commun sur le choix technologique et topologique.

Jusqu'à présent ces deux problématiques sont traitées a posteriori avec des simulations très coûteuses en termes de modélisation et de temps de calcul. Ils nécessitent un effort de modélisation sur le plan 2D voire 3D du convertisseur. Vu qu'ils impliquent directement le routage du circuit imprimé, leur intégration rendrait le dimensionnement du convertisseur complètement automatisé et réalisable par l'ordinateur.

Bibliographie

- [Aggeler13] Aggeler D.; Canales F.; Biela J. et al. (2013): Dv/Dt-Control Methods for the SiC JFET/Si MOSFET Cascode. *IEEE Transactions on Power Electronics*, 28, 8, 4074-4082.
- [AlNaseem00] Al-Naseem O.; Erickson R.W. et Carlin P., Prediction of Switching Loss Variations by Averaged Switch Modeling. In: IEEE (Hg.): *APEC 2000. Fifteenth Annual IEEE*. 2000. New Orleans, LA. ISBN 0-780-35864-3. S. 242 - 248 vol.1.
- [Baguley08] Baguley C.A.; Carsten B. et Madawala U.K. (2008): The effect of DC bias conditions on ferrite core losses. *IEEE Transactions on Magnetics*, 44, 2, 246–252.
- [Bejan95] Bejan A.T.G.M.M. (1995): *Thermal Design and Optimization*. Wiley, New York, ISBN 978-0-471-58467-4.
- [Biela10] Biela J.; Schweizer M.; Waffler S. et al. (2010): SiC versus Si—Evaluation of Potentials for Performance Improvement of Inverter and DC–DC Converter Systems by SiC Power Semiconductors. *IEEE Transactions on Industrial Electronics*, 58, 7, 2872 - 2882.
- [Bierhoff05] Bierhoff M.; Fuchs F.W. et Pischke S., Theoretical output current spectra of three phase current source converters. In: *2005 European Conference on Power Electronics and Applications*. 2005. Dresden. ISBN 9-075-81509-3. S. 9 pp. - P.9.
- [Bossche05] Bossche A.V.d. et Valchev V.C. (2005): *Inductors And Transformers For Power Electronics*. Taylor & Francis Group, LLC, ISBN 1-574-44679-7.
- [Brandelero15] Brandelero J. (2015): *Conception et réalisation d'un convertisseur multicellulaire DC-DC isolé pour application aéronautique*. (Thèse de doctorat) Toulouse: Institut National Polytechnique de Toulouse (INP Toulouse).
- [Brockmeyer96] Brockmeyer A., Experimental evaluation of the influence of DC-premagnetization on the properties of power electronic ferrites. In: *Applied Power Electronics Conference and Exposition, 1996. APEC '96. Conference Proceedings 1996., Eleventh Annual*. 1996. San Jose, CA. ISBN 0-780-33044-7. S. 454–460.
- [Burkart13] Burkart R. et Kolar J., Comparative Evaluation of SiC and Si PV Inverter Systems Based on Power Density and Efficiency as Indicators of Initial Cost and Operating Revenue. In: IEEE (Hg.): *Control and Modeling for Power Electronics (COMPEL), 2013 IEEE 14th Workshop on*. 2013. Salt Lake City, UT: IEEE. ISBN 978-1-467-34914-7. S. 1-6.
- [Bürkel99] Bürkel R. et Schneider T. (1999): *Fast Recovery Epitaxial Diodes (FRED) Characteristics - Applications - Examples*. (Technical Paper) IXYS, IXAN0044.
- [Buttay04] Buttay C. (2004): *Contribution à la conception par la simulation en électronique de puissance : application à l'onduleur basse tension*. (Thèse de doctorat) Lyon: INSA, tel-00327164.
- [CEMEP08] CEMEP (2008): *Uninterruptible Power Supplies EUROPEAN GUIDE*.
- [Chen09] Chen Z. (2009): *Characterization and Modeling of High-Switching-Speed Behavior of SiC Active Devices*. (Thèse de Master) Blacksburg, Virginia: Virginia Polytechnic.

- [Confortin13] Confortin Sartori H.; Beltrame F.; Martins M.I. et al., Evaluation of an optimal design for a single-phase boost PFC converter (CCM) considering different magnetic materials core. In: *Power Electronics Conference (COBEP), 2013 Brazilian*. 2013. Gramado. S. 1304-1310.
- [Culham00] Culham J.R.; Yovanovich M.M. et Lemczyk T.F. (2000): Thermal characterization of electronic packages using a three-dimensional Fourier series solution. *Journal of Electronic Packaging*, 122, 3, 233-239.
- [Dang06] Dang B.V. (2006): *Conception d'une interface d'électronique de puissance pour Pile à Combustible*. (Thèse de doctorat) Grenoble: Université Joseph Fourier, tel-00140765, version 1.
- [DeGusseme04] De Gusseme K.; Van de Sype D.M.; Van den Bossche A.P. et al., Digital control of boost PFC converters operating in both continuous and discontinuous conduction mode. In: IEEE (Hg.): *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*. 2004. IEEE. ISBN 0-780-38399-0. S. 2346 - 2352 Vol.3.
- [DeGusseme07] De Gusseme K.; Van de Sype D.M.; Van den Bossche A.P. et al. (2007): Input-Current Distortion of CCM Boost PFC Converters Operated in DCM. *IEEE Transactions on Industrial Electronics* , 54, 2, 858 - 865.
- [Delaforge16] Delaforge T. (2016): *Optimal sizing of passive components in power converters using discrete methods*. (Rapport de thèse) Grenoble: Université Grenoble Alpes, tel-01286290.
- [DeOliveira12] De Oliveira T. (2012): *Optimisation du routage d'un filtre CEM*. (Thèse de doctorat) Grenoble: UNIVERSITÉ DE GRENOBLE, tel-00739424.
- [Dodge06] Dodge J. (2006): *Power MOSFET Tutorial*. (Application Note) Advanced Power Technology, APT-0403 Rev B.
- [Dowell66] Dowell P.L. (1966): Effects of eddy currents in transformer windings. *Proceedings of the Institution of Electrical Engineers*, 113, 8, 1387 - 1394.
- [EPCOS] EPCOS: *EPCOS TDK Europe*. <http://en.tdk.eu/products>,
- [Fairchild12] Choi H. (2012): *Overview of Silicon Carbide Power Devices*. Fairchild Semiconductor.
- [Fairchild13] Fairchild Semiconductor (2013): *New Generation Super-Junction MOSFETs, SuperFET® II and SuperFET® II Easy Drive MOSFETs for High Efficiency and Lower Switching Noise*. (Application Note) Fairchild Semiconductor, ISRC AN-5232.
- [Ferreira94] Ferreira J.A. (1994): Improved analytical modeling of conductive losses in magnetic components. *IEEE Transactions on Power Electronics*, 9, 1, 127 - 131.
- [Fiel01] Fiel A. et Wu T., MOSFET Failure Modes in the Zero-Voltage-Switched Full-Bridge Switching Mode Power Supply Applications. In: IEEE (Hg.): *APEC 2001. Sixteenth Annual IEEE*. 2001. Anaheim, CA: IEEE. ISBN 0-780-36618-2. S. 1247 - 1252 vol.2.
- [Gammeter13] Gammeter C.; Krismer F. et Kolar J.W., Weight optimization of a cooling system composed of fan and extruded fin heat sink. In: *2013 IEEE Energy Conversion Congress and Exposition*. 2013. Denver, CO. S. 2193 - 2200.

- [GDN15] ICTRoom, EATON, Credit Suisse (2015): *Urban Data Centre Definition and Specification*. GreenDataNet. <http://www.greendatanet-project.eu/>,
- [Goodenough02] Goodenough J.B. (2002): Summary of Losses in Magnetic Materials. *IEEE TRANSACTIONS ON MAGNETICS*, 38, 5, 3398 - 3408.
- [Hancock13] Hancock J.; Stueckler F. et Vecino E. (2013): *CoolMOS™ C7: Mastering the Art of Quickness*. (Application Note) Villach: Infineon Technologies Austria AG, AN 2013-04 V1.0 April 2013.
- [Helali06] Helali H. (2006): *Méthodologie de pré-dimensionnement de convertisseurs de puissance : Utilisation des techniques d'optimisation multi-objectif et prise en compte de contraintes CEM*. (Thèse de doctorat) Lyon: Institut National des Sciences Appliquées de Lyon.
- [Heldwein09] Heldwein M..B.J..E.H..N..T. et J. K. (2009): Novel Three-Phase CM/DM Conducted Emission Separator. *IEEE Transactions on Industrial Electronics*, 56, 19, 3693-3703.
- [Hoke02] Hoke A.F. et Sullivan C.R., An improved two-dimensional numerical modeling method for E-core transformers. In: *Applied Power Electronics Conference and Exposition, 2002. APEC 2002. Seventeenth Annual IEEE*. 2002. Dallas, TX. ISBN 0-780-37404-5. S. 151 - 157 vol.1.
- [Holman10] Holman J.P. (2010): *Heat transfer.*, ISBN 978-0-071-26769-4.
- [Ignatova06] Ignatova V. (2006): *Méthodes d'analyse de la qualité de l'énergie électrique : application aux creux de tension et à la pollution harmonique*. (Thèse de doctorat) Grenoble: Université Joseph Fourier, tel-00170713.
- [Infineon07] Bjoerk F.; Hancock J. et Deboy G. (2007): *CoolMOSTM CP - How to make most beneficial use of the latest generation of super junction technology devices*. (Application Note) Infineon Technologies AG, ISRC AN-CoolMOS-CP- 01.
- [Infineon14] Abdel-Rahman S.; Stückler F. et Siu K. (2014): *PFC Boost Converter Design Guide*. (Application Note) Munich: Infineon Technologies AG, ISRC AN-v02_00-EN Revision1.1, 2014-11-01.
- [Iyasu05] Iyasu S.; Shimizu T. et Ishii K., A Novel Iron Loss Calculation Method on Power Converters Based on Dynamic Minor Loop. In: *2005 European Conference on Power Electronics and Applications*. 2005. Dresden. ISBN 9-075-81509-3. S. 9 pp. - P.10.
- [Javidi15] Javidi N.F.; Kouchaki A. et Nymand M., A simple core loss model for three phase PWM voltage source converter. In: *IECON 2015 - 41st Annual Conference of the IEEE*. 2015. Yokohama.
- [Jiles92] Jiles D.C.; Thoelke J.B. et Devine M.K. (1992): Numerical determination of hysteresis parameters for the modeling of magnetic properties using the theory of ferromagnetic hysteresis. *IEEE Transactions on Magnetics* , 31, 1, 27 - 35.
- [Kharagpur] Kharagpur: Power Semiconductor Devices. (Cours) nptel.
- [Khor10] Khor Y.K.; Hung Y.M. et Lim B.K. (2010): On the role of radiation view factor in thermal performance of straight-fin heat sink. *International Communications in Heat and Mass Transfer*, 37, 1087–1095.

- [Kolar09] Kolar J.W.; Biela J. et Minibock J., Exploring the Pareto Front of Multi-Objective Single-Phase PFC Rectifier Design Optimization - 99.2% Efficiency vs. 7kW/din 3 Power Density. In: *Power Electronics and Motion Control Conference, 2009. IPEMC '09. IEEE 6th International*. 2009. Wuhan: IEEE. ISBN 978-1-424-43557-9. S. 1 - 21.
- [Kostic12] Kostic D.J.; Avramovic Z.Z. et Ciric N.T. (2012): A New Approach to Theoretical Analysis of Harmonic Content of PWM Waveforms of Single- and Multiple-Frequency Modulators. *IEEE Transactions on Power Electronics*, 8, 10, 4557 - 4567.
- [Larouci02] Larouci C. (2002): *Conception et optimisation de convertisseurs statiques pour l'électronique de puissance. (Thèse de doctorat) Grenoble: Université Joseph Fourier*, tel-00491438.
- [Ledoux12] Ledoux C. (2012): *Conception par optimisation de convertisseurs statiques pour applications mono-convertisseur multi-machines séquentielles; Contribution à l'optimisation du placement-routage. (Thèse de doctorat) SUPELEC*.
- [Lefevre04] Lefevre G. (2004): *Conception de convertisseurs statiques pour l'utilisation de la pile à combustible. (Thèse de doctorat) Grenoble: Université Joseph Fourier, tel-00389154*.
- [Lefranc11] Lefranc P.; Jannot X. et Dessante P. (2011): *Virtual prototyping and pre-sizing methodology for buck DC-DC converters using genetic algorithms*. *IET Power Electronics*, 5, 1, 41 - 52.
- [LIN153] Lin P.; Avelar V. et Niemann J. (2013): *Implementing Hot and Cold Air Containment in Existing Data Centers. (White Paper) Schneider Electric, White Paper 153 Revision 0*.
- [Lin179] Lin P.; Zhang S. et VanGilder J. (2013): *Data Center Temperature Rise During a Cooling System Outage. (White Paper) Schneider Electric, White Paper 179 Revision 0*.
- [Liu14] Liu J.; Mookken J. et Wong K.L., Highly Efficient, and Compact ZVS Resonant Full Bridge Converter Using 1200V SiC MOSFETs. In: *IEEE (Hg.): PCIM Europe 2014. 2014. IEEE. ISBN 978-3-800-73603-4*. S. 1 - 8.
- [Liu89] Liu K.-H. et Lin Y.-L., Current waveform distortion in power factor correction circuits employing discontinuous-mode boost converters. In: *IEEE (Hg.): Power Electronics Specialists Conference, 1989. PESC '89 Record., 20th Annual IEEE*. 1989. Milwaukee, WI: IEEE.. S. 825 - 829 vol.2.
- [Magnetics15] Magnetics (2015): *www.mag-inc.com. Magnetics. https://www.mag-inc.com/design/technical-documents/powder-core-documents*,
- [Mandray09] Mandray S. (2009): *Optimisation des convertisseurs d'électronique de puissance selon des critères thermiques et CEM : application aux dispositifs dédiés à l'aéronautique. (Thèse de doctorat) Grenoble: INPG*.
- [Meade08] Meade T.; O'Sullivan D.; Foley R. et al., Parasitic Inductance Effect on Switching Losses for a High Frequency Dc-Dc Converter. In: *IEEE (Hg.): APEC 2008. Twenty-Third Annual IEEE*. 2008. Austin, TX: IEEE. ISBN 978-1-424-41873-2. S. 3 - 9.
- [Micrometals] Micrometals: Micrometals. <http://www.micrometals.com/>,

- [Millan14] Millán J.; Godignon P.; Perpiñà X. et al. (2014): A Survey of Wide Bandgap Power Semiconductor Devices. *IEEE TRANSACTIONS ON POWER ELECTRONICS*, 29, 5, 2155 - 2163.
- [Mühlethaler11] Mühlethaler J.; Biela J.; Kolar J.W. et al., Improved core loss calculation for magnetic components employed in power electronic system. In: *Applied Power Electronics Conference and Exposition (APEC), 2011 Twenty-Sixth Annual IEEE*. 2011. Fort Worth, TX. ISBN 978-1-424-48084-5. S. 1729 - 1736.
- [Muzychka03] Muzychka Y.S.; Culham J.R. et Yovanovich M.M. (2003): Thermal Spreading Resistance of Eccentric Heat Sources on Rectangular Flux Channels. *ELECTRONIC PACKAGING*, 125, 178 - 185.
- [Nagel00] Nagel A. et De Doncker R.W., Systematic design of EMI-filters for power converters. In: *Industry Applications Conference, 2000. Conference Record of the 2000 IEEE*. 2000. Rome. ISBN 0-780-36401-5. S. 2523 - 2525 vol.4.
- [Niedermeier00] Niedermeier G. et Esguerra M., Measurement of power losses with DC bias - The Displacement Factor. In: 41st, *International power conversion conference; PCIM*. 2000. Nurnberg: ZM Communications GmbH. ISBN 3-928-64324-X. S. 169-174.
- [Nussbaumer09] Nussbaumer T.; Raggl K. et Kolar J. (2009): Design Guidelines for Interleaved Single-Phase Boost PFC Circuits. *IEEE Transactions on Industrial Electronics*, 56, 7, 2559-2573.
- [Odavic09] Odavic M.; Sumner M.; Zanchetta P. et al. (2009): A Theoretical Analysis of the Harmonic Content of PWM Waveforms for Multiple-Frequency Modulators. *IEEE Transactions on Power Electronics*, 25, 1, 131 - 141.
- [ONsemi11] ON Semiconductor (2011): Power Factor Correction (PFC) Handbook. SCILLC. <http://www.onsemi.com/PowerSolutions/newsItem.do?article=2493>,
- [Oswald14] Oswald N.; Anthony P.; McNeill N. et al. (2014): An Experimental Investigation of the Tradeoff between Switching Losses and EMI Generation With *Hard-Switched All-Si, Si-SiC, and All-SiC Device Combinations*. *IEEE TRANSACTIONS ON POWER ELECTRONICS*, 29, 5, 2393 - 2407.
- [Pasterczyk09] Pasterczyk R.J.; Guichon J.-M.; Schanen J.-L. et al. (2009): PWM Inverter Output Filter Cost-to-Losses Tradeoff and Optimal Design. *IEEE TRANSACTIONS ON INDUSTRY APPLICATIONS*, 45, 2, 887 - 897.
- [Perry78] Perry M. et Jones T. (1978): Eddy current induction in a *solid conducting cylinder with a transverse magnetic field*. *IEEE Transactions on Magnetics*, 14, 4, 227 - 232.
- [Petkov96] Petkov R. (1996): Optimum Design of a High-Power, High-Frequency Transformer. *IEEE TRANSACTIONS ON POWER ELECTRONICS*, 11, 1, 33 -
- [Philips95] Philips D.A.; Dupre L.R. et Melkebeek J.A. (1995): Comparison of Jiles and Preisach hysteresis models in magnetodynamics. *IEEE Transactions on Magnetics*, 31, 6, 3551 - 3553.
- [Ping00] Ping L. et Yong K., *Design and Performance of an AC-DC Voltage Source Converter*. In: *IEEE (Hg.): Telecommunications Energy Conference, 2000. INTELEC. Twenty-second International*. 2000. Phoenix, AZ: IEEE. ISBN 0-780-36407-4. S. 419 - 423.

- [Raggl09] Raggl K.N.T.; Doerig G.; Biela J. et al. (2009): Comprehensive Design and Optimization of a *High-Power-Density Single-Phase Boost* PFC. *IEEE Transactions on Industrial Electronics*, 56, 7, 2574 - 2587.
- [Rasmussen25] Rasmussen N. (2011): Calculating Total Cooling Requirements for Data Centers. (White Paper) Schneider Electric, White Paper 25 Revision 3.
- [Reatti02] Reatti A. et Kazimierczuk M.K. (2002): Comparison of Various Methods for Calculating the AC Resistance of Inductors. *IEEE TRANSACTIONS ON MAGNETICS*, 38, 3, 1512 - 1518.
- [Reinert01] Reinert J.; Brockmeyer A. et De Doncker R.W.A.A. (2001): Calculation of Losses in Ferro- and Ferrimagnetic Materials Based on the Modified Steinmetz Equation. *IEEE TRANSACTIONS ON INDUSTRY APPLICATIONS*, 37, 4, 1055 - 1061.
- [Rensburg01] Rensburg R. (2001): *Thermal Design Of Electronic* Equipment. CRC PRESS LLC, ISBN 0-849-30082-7.
- [Rizet11] Rizet C. (2011): AMÉLIORATION DU RENDEMENT DES ALIMENTATIONS SANS INTERRUPTION. (Th) Grenoble: UNIVERSITÉ DE GRENOBLE ALPES, tel-00651973.
- [Rohm14] ROHM (August 2014): SiC Power Devices and Modules. (Application Note) ROHM, ISBN 1-410-3EBY0-1.
- [Rossetto94] Rossetto L.; Spiazzi G. et Tenti P. (1994): Control techniques for power factor correction converters.
- [Salmon93] Salmon J.C. (1993): Techniques for minimizing the input current distortion of current-controlled single-phase boost rectifiers. *IEEE Transactions on Power Electronics*, 8, 4, 509 - 520.
- [Schwarzer14] Schwarzer U.; Buschhorn S. et Vogel K., System Benefits for Solar Inverters using SiC Semiconductor Modules. In: IEEE (Hg.): PCIM Europe 2014. 2014. Nuremberg: IEEE. ISBN 978-3-800-73603-4. S. 1 - 8.
- [Schweizer12] Schweizer M. et Kolar J.W. (2012): Design and Implementation of a *Highly Efficient Three-Level T-Type Converter for Low-Voltage Applications*. *IEEE Transactions on Power Electronics*, 28, 2, 899 - 907.
- [Sebastian95] Sebastian J.; Cobos J.A.; Lopera J.M. et al. (1995): The Determination of the Boundaries Between Continuous and Discontinuous Conduction Modes in PWM DC-to-DC Converters Used as Power Factor Preregulators. *IEEE Transactions on Power Electronics*, 10, 5, 574 - 582.
- [Shabany08] Shabany Y., Radiation heat transfer from plate-fin heat sinks. In: Semiconductor Thermal Measurement and Management Symposium, 2008. Semi-Therm 2008. Twenty-fourth Annual IEEE. 2008. San Jose, CA. ISBN 978-1-424-42123-7. S. 132 - 136.
- [Siemens12] Siemens AG (2012): Innovative Power Distribution in Data Centers. Siemens AG. <https://www.downloads.siemens.com/download-center/Download.aspx?pos=download&fct=getasset&id1=A6V10378822>,
- [Siemieniec12] Siemieniec R.; Nöbauer G. et Domes D. (2012): Stability and performance analysis of a SiC-based cascode switch and an *alternative solution*. *Science Direct*, 52, 3, 509–518.

- [Sim96] Simonetti D.S.L.; Vieira J.L.F.; Sebastian J. et al., *Simplifying the design of a DCM boost PFP*. In: *IEEE (Hg.): Power Electronics Congress*, 1996. Technical Proceedings. CIEP '96., *V IEEE International*. 1996. Cuernavaca: IEEE.. S. 138 - 141.
- [Song94] Song S.; Au V. et Lee S., Closed form equations for thermal constriction/spreading resistances with variable resistance. In: *INTERNATIONAL ELECTRONICS PACKAGING CONFERENCE, IEPS. 1994. Atlanta, GA. ISBN 1-880-43316-8*. S. 111 - 121.
- [ST13] Rubino B.; Catalisano G.; Abbatelli L. et al. (2013): Comparative analysis of driving approach and performance of 1.2 kV SiC MOSFETs, *Si IGBTs*, and normally-off SiC JFETs. (Technical article) *STMicroelectronics*, TA0349.
- [Terashima07] Terashima K.; Wada K.; Shimizu T. et al., Evaluation of the iron loss of an inductor based on dynamic minor characteristics. In: *2007 European Conference on Power Electronics and Applications. 2007. Aalborg. ISBN 978-9-275-81510-8*. S. 1-8.
- [Tripathi02] Tripathi R.K.; Das S.P. et Dubey G.K. (2002): *Mixed-Mode Operation of Boost Switch-Mode Rectifier for Wide Range of Load Variations*. *IEEE Transactions on Power Electronics*, 17, 6, 999 - 1009.
- [Venkatachalam02] Venkatachalam K.; Sullivan C.R.; Abdallah T. et al., *Accurate prediction of ferrite core loss with nonsinusoidal waveforms using only Steinmetz parameters*. In: *Computers in Power Electronics, 2002. Proceedings. 2002 IEEE Workshop on*. 2002.. ISBN 0-780-37554-8. S. 36 - 41.
- [Vighetti10] Vighetti S. (2010): *Systèmes photovoltaïques raccordés au réseau : Choix et dimensionnement des étages de conversion*. (Thèse de doctorat) *GRENOBLE: UNIVERSITE DE GRENOBLE*, tel-00525110, version 1.
- [Vishay04] Vishay Siliconix (2004): *Power MOSFET Basics: Understanding Gate Charge and Using It To Assess Switching Performance*. (Application Notes) *Vishay Siliconix, AN608 73217 02-Dec-04*.
- [Vlatkovic96] Vlatkovic V.; Borojevic D. et Lee F.C. (1996): Input filter design for power factor correction circuits. *IEEE Transactions on Power Electronics*, 11, 1, 199 - 205.
- [Wang04] Wang Y.; Zhang Q.; Xng J. et al., Prediction of PIN Diode Reverse Recovery. In: *35th Annual IEEE Power Electronics Specialists Conference*. 2004. Aachen, Germany: *IEEE. ddd. S. 2956-2959*.
- [Wang12] Wang J.; Kong H.; Shu-hung Chung H. et al. (2012): Characterization and Experimental Assessment of the Effects of Parasitic Elements on the MOSFET *Switching Performance*. *IEEE Transactions on Power Electronics*, 28, 1, 573 - 590.
- [Xiao04] Xiao Y.; Shah H.; Chow T.P. et al., Analytical modeling and experimental evaluation of interconnect parasitic inductance on MOSFET switching characteristics. In: *IEEE (Hg.): APEC '04. Nineteenth Annual IEEE*. 2004. IEEE. ISBN 0-780-38269-2. S. 516 - 521 Vol.1.
- [Yovanovich99] Yovanovich M.M.; Muzychka Y.S. et Culham J.R. (1999): Spreading Resistance of Iso• ux Rectangles and Strips on Compound Flux Channels. *THERMOPHYSICS AND HEAT TRANSFER*, 13, 4, 495 - 500.

- [Zhang11] Zhang X. et Spencer J.W. (2011): Analysis of Boost PFC Converters Operating in the Discontinuous Conduction Mode. *IEEE Transactions on Power Electronics* , 26, 12, 3621 - 3628.

Annexe

Annexe A :Le nombre de Nusselt :

Le nombre de Nusselt 'Nu' définit l'amélioration du transfert de chaleur par rapport au cas d'un fluide statique.

Le nombre de Grashof 'Gr' définit le rapport entre les forces de gravité et les forces visqueuses.

$$Gr = \frac{g.L^3}{\nu^2} \beta \Delta T \quad (\text{Annexe A-1})$$

Où :

- g est l'accélération de la pesanteur à la surface de la Terre.
- β est le coefficient de l'expansion volumétrique thermique
- ν est viscosité cinématique s'obtient en divisant la viscosité dynamique par la masse volumique ρ .
- L est la longueur caractéristique.

Le nombre de Prandtl 'Pr' définit le rapport entre la viscosité et la conductivité thermique du fluide.

Le nombre de Rayleigh 'Ra' caractérisant le transfert de chaleur au sein d'un fluide : inférieur à une valeur critique de 2 000, le transfert s'opère essentiellement par conduction, tandis qu'au-delà de cette valeur c'est la convection libre ou naturelle qui devient importante

$$Ra = Gr \cdot Pr \quad (\text{Annexe A-2})$$

Le nombre de Reynolds 'Re' définit la condition de l'écoulement de fluide (laminaire, transitoire ou turbulent).

$$Re = \frac{V.L}{\nu} \quad (\text{Annexe A-3})$$

Où V est la vitesse caractéristique du fluide

Le nombre de Nusselt s'obtient selon la forme de la source de chaleur, le fluide de refroidissement et la nature de convections selon le Table Annexe A-0-1 et le Table Annexe A-0-2.

Table Annexe A-0-1: Convection naturelle [Remsburg01]

Plaque verticale	$Nu = \left[0,825 + 0,387 \cdot \left(Ra \cdot \left[1 + \left(\frac{0,559}{Pr} \right)^{9/16} \right]^{16/9} \right)^{1/6} \right]^2$	Ra=10-1...1012 Pr>0,001
Cylindre vertical	$Nu = \left[0,825 + 0,387 \cdot \left(Ra \cdot \left[1 + \left(\frac{0,559}{Pr} \right)^{9/16} \right]^{16/9} \right)^{1/6} \right]^2$	$\frac{D}{L} \geq \frac{35}{Gr_L^{0,25}}$
	$\overline{Nu}_L = \frac{4}{3} \left[\frac{7 \cdot Gr_L Pr^2}{5 \cdot (20 + 21 \cdot Pr)} \right]^{0,25} + \frac{4 \cdot (272 + 315 \cdot Pr) \cdot L}{35 \cdot (64 + 63 \cdot Pr) \cdot D}$	

Plaque horizontale : Côté supérieur	$Nu = \begin{cases} 0,766 \cdot \left(Ra \cdot \left[1 + \left(\frac{0,332}{Pr} \right)^{11/20} \right]^{20/11} \right)^{1/5} & \text{si } Ra \cdot \left[1 + \left(\frac{0,332}{Pr} \right)^{11/20} \right]^{20/11} \leq 7 \cdot 10^4 \\ 0,15 \cdot \left(Ra \cdot \left[1 + \left(\frac{0,332}{Pr} \right)^{11/20} \right]^{20/11} \right)^{1/3} & \text{si } Ra \cdot \left[1 + \left(\frac{0,332}{Pr} \right)^{11/20} \right]^{20/11} > 7 \cdot 10^4 \end{cases}$	
Plaque horizontale: Côté inférieur	$Nu = 0,6 \cdot (Ra \cdot f_1(Pr))^{1/5}$	
Cylindre horizontal	$\overline{Nu}_D = 0,36 + \frac{0,387 \cdot Ra_D^{0,25}}{\left[1 + \left(\frac{0,559}{Pr} \right)^{9/16} \right]^{4/9}}$	$10^{-6} < Ra_D < 10^9$
	$\overline{Nu}_D = \left[0,6 + 0,387 \left(\frac{Ra_D}{\left[1 + \left(\frac{0,559}{Pr} \right)^{9/16} \right]^{16/9}} \right)^{1/6} \right]^2$	
Ailettes verticales symétriques	$Nu = \left[\frac{576}{El^2} + \frac{2,873}{El^{0,5}} \right]^{-0,5}$	
Canaux en forme de U	$Nu = \frac{El}{\psi} (1 - e^{[-\psi(\frac{0,5}{El})^{0,75}]})$	

Table Annexe A-0-2: Convection forcée [Reensburg01]

Perpendiculaire à un cylindre	$\overline{Nu}_D = c \cdot Re_D^m Pr^{1/3}$	Table Annexe A-0-3
Parallèle à une plaque	$\overline{Nu}_L = 0,664 \cdot Re_L^{1/2} Pr^{1/3}$	0,6 < Pr < 50
Canal	$\overline{Nu}(b) = \left[\frac{1}{(0,5 \cdot Re^*(b) \cdot Pr)^n} + \frac{1}{\left(0,664 \cdot Re^*(b)^{0,5} \cdot Pr^{0,33} \cdot \sqrt{1 + \frac{3,65}{Re^*(b)^{0,5}}} \right)^n} \right]^{1/n}$	

Table Annexe A-0-3 : Constantes dans le cas d'un flux perpendiculaire à un cylindre [Reensburg01]

Re(D)	c	m
1.0 à 40	0.75	0.4
40 à 104	0.51	0.5
104 à 2.105	0.26	0.6
2.105 à 106	0.076	0.7