



HAL
open science

Théorie et Pratique de l'Amplificateur Distribué: Application aux Télécommunications Optiques à 100 Gbit/s

Jean-Yves Dupuy

► **To cite this version:**

Jean-Yves Dupuy. Théorie et Pratique de l'Amplificateur Distribué : Application aux Télécommunications Optiques à 100 Gbit/s. Génie civil. Université de Cergy Pontoise, 2015. Français. NNT : 2015CERG0759 . tel-01424119

HAL Id: tel-01424119

<https://theses.hal.science/tel-01424119v1>

Submitted on 2 Jan 2017

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

UNIVERSITÉ DE CERGY PONTOISE

ECOLE DOCTORALE SCIENCES ET INGÉNIERIE

THÈSE

Présentée pour obtenir le grade de
Docteur de l'Université de Cergy-Pontoise
Spécialité : Génie électrique et électronique

Théorie et Pratique de l'Amplificateur Distribué : Application aux Télécommunications Optiques à 100 Gbit/s

Jean-Yves DUPUY

Soutenue le 17 décembre 2015

JURY

Pr. S. BOURDEL	Président du Jury	IMEP-LAHC (Grenoble INP)
Pr. A. OUSLIMANI	Directeur de thèse	ENSEA
Pr. T. PARRA	Rapporteur	LAAS-CNRS (Université de Toulouse III)
Pr. J.-B. BEGUERET	Rapporteur	IMS (Université de Bordeaux I)
Pr. T.K. JOHANSEN	Examineur	Université Technique du Danemark
Dr. A. KONCZYKOWSKA	Encadrant industriel	III-V Lab
Dr. D. PACHE	Invité	STMicroelectronics

Thèse réalisée au

III-V Lab
Route de Nozay
91460 Marcoussis
France
+33 (0)1 60 40 67 76
<http://www.3-5lab.fr/>



Encadrant industriel

Dr. A. KONCZYKOWSKA
agnieszka.konczykowska@3-5lab.fr

En collaboration avec

ECS Lab
EA 3649
6, avenue du Ponceau
95014 Cergy-Pontoise
France
<http://www.ensea.fr/webecs>



Directeur de thèse

Pr. A. OUSLIMANI
achour.ouslimani@ensea.fr

*A l'université de
Cergy-Pontoise*

Ecole Doctorale n° 417
Sciences et Ingénierie
33, boulevard du Port
95011 Cergy-Pontoise
France
<http://www.u-cergy.fr>



Manuscrit rédigé sous LyX. Mise en page adaptée d'après le modèle mis à disposition par Matthieu PERREIRA DA SILVA sur <http://www.perreira.net/matthieu/telechargements/modele-de-these-lyx/>.

Contact : dupuy.jeanyvres@orange.fr.

À Anna-Eva.

Remerciements

Je remercie Achour Ouslimani, mon Directeur de thèse, pour sa disponibilité tout au long de cette thèse et plus largement pour son soutien depuis mon cursus académique à l'ENSEA.

Je remercie Agnieszka Konczykowska, pour son parrainage de haute qualité, dont je bénéficie au quotidien au III-V Lab et dont cette thèse est une illustration.

Je remercie MM. Thierry Parra et Jean-Baptiste Begueret d'avoir accepté d'être les rapporteurs de ce travail.

Cette entreprise n'aurait pas été engagée sans les encouragements répétés de mes collègues Filipe Jorge et Fabrice Blache. Je les en remercie donc chaleureusement.

Elle n'aurait pas non plus été possible sans l'existence d'un environnement favorable et incitatif au III-V Lab. Je remercie donc François Brillouet et Jean-Louis Gentner, respectivement ancien et actuel Directeur-Administrateur pour Alcatel-Lucent, Dominique Pons et Philippe Bois, respectivement ancien et actuel Directeur-Administrateur pour Thales, ainsi que François Luc, Président du III-V Lab et Jean-Luc Beylat, Président d'Alcatel-Lucent Bell Labs France.

Pour la latitude bienveillante qui m'a été accordée dans l'organisation de mon travail tout au long de cette thèse, je remercie mes responsables hiérarchiques directs, hier Jean Godin, aujourd'hui Mohand Achouche.

Je remercie mes collègues de l'équipe TBH InP du III-V Lab Muriel Riet, Virginie Nodjiadjim, Philippe Berdager, Hervé Aubry et Bernadette Duval, pour l'efficacité collective dont cette thèse a bénéficié.

Je remercie Haik Mardoyan, Gabriel Charlet et Andrew Adamiecki, collègues d'Alcatel-Lucent, pour leur contribution continue à la valorisation des circuits de l'équipe TBH InP. Je remercie Tom Johansen, de l'université technique du Danemark, pour sa collaboration fructueuse et continue sur la modélisation des transistors, ainsi que l'équipe du projet Européen POLYSYS pour l'excellent travail accompli.

Je remercie plus largement les collègues du III-V Lab avec qui j'ai été amené à interagir d'une manière ou d'une autre : Sylvain Delage, Stéphane Piotrowicz, Christophe Caillaud, Ronan Mettetal, Philippe Angelini, Michel Goix, Jean-Guy

Remerciements

Provost, Pascale Téfaïne et les nombreux autres que je ne citerai pas mais qui se reconnaîtront.

Enfin, je remercie ma femme, pour ses encouragements, sa patience durant les nombreux mois de rédaction et sa relecture attentive.

Vincennes, février 2016.

Glossaire

Acronymes

AsGa	Arséniure de Gallium
ASK	Amplitude Shift Keying
BCB	Benzocyclobutène
BiCMOS	Bipolar CMOS
CAO	Conception Assistée par Ordinateur
CC	Court Circuit
CDR	Clock and Data Recovery
CMOS	Complementary Metal Oxyde Semiconductor
CO	Circuit Ouvert
DMT	Discrete Multi-Tone
DSP	Digital Signal Processor
EDFA	Erbium Doped Fiber Amplifier
GBd	Gigabaud, soit gigasymbole/s
GSMBE	Gas Source Molecular Beam Epitaxy
HEMT	High-Electron-Mobility Transistor
HF	Haute Fréquence
IM/DD	Intensity Modulation / Direct Detection
InP	Phosphure d'Indium
IP	Internet Protocol
IQ	In phase and Quadrature

LiNbO ₃	Niobate de Lithium
MESFET	Metal Semiconductor Field Effect Transistor
MIM	Métal Isolant Métal
MMIC	Monolithic Microwave Integrated Circuit
OOK	On Off Keying
PAM	Pulse Amplitude Modulation
PDM	Polarisation Division Multiplexing
PHEMT	Pseudomorphic HEMT
PLL	Phase Lock Loop
PSBT	Phase Shaped Binary Transmission
QAM	Quadrature Amplitude Modulation
QPSK	Quaternary Phase Shift Keying
RF	Radio-Fréquence
SiGe	Silicium-Germanium
TBDH	Transistor Bipolaire à Double Hétérojonction
TBH	Transistor Bipolaire à Hétérojonction
TIA	Transimpedance Amplifier
WDM	Wavelength Division Multiplexing

Table des matières

Remerciements	i
Glossaire	iii
Table des matières	vii
Table des figures	xiii
Liste des tableaux	xxv
Introduction	1
1 Télécommunications optiques à 100 Gbit/s	9
1.1 Introduction	9
1.2 Systèmes de télécommunications optiques	11
1.2.1 Principe de base	11
1.2.2 Système cohérent numérique	13
1.2.3 Evolutions historiques et tendances actuelles	15
1.2.4 Systèmes à 100 GBd par longueur d'onde	17
1.3 Critères de performance	19
1.3.1 Diagramme de l'œil	19
1.3.2 Facteurs de qualité Q	20
1.3.3 Probabilité binaire d'erreur	21
1.4 Modulateur de Mach-Zehnder	25
1.4.1 Modulation de phase	25
1.4.2 Modulation d'amplitude	26
1.4.3 Modulation d'amplitude et modulations parasites	29
1.4.4 Réponse dynamique	31
1.5 Driver de modulateur	32
1.5.1 Principales caractéristiques	32

TABLE DES MATIÈRES

1.5.2	Comparaisons architecturales	32
1.5.3	Etat de l'art des amplificateurs large bande	37
1.6	Technologies à semiconducteurs	40
1.6.1	Etat de l'art de l'ensemble des technologies	42
1.6.2	Etat de l'art des technologies TBH InP	42
1.6.3	Facteur de Johnson et niveau d'intégration	43
1.6.4	Technologie TBDH InP 0,7 μm du III-V Lab	44
1.7	Conclusion	47
2	Théorie de l'amplificateur distribué	49
2.1	Introduction	49
2.2	Principe de fonctionnement	52
2.3	Formulation quadripolaire	59
2.3.1	Conventions et symboles	59
2.3.2	Notion de paramètres images	59
2.3.3	Calcul analytique du gain en tension	66
2.3.4	Etude numérique du comportement fréquentiel	73
2.3.5	Approximation localisée	79
2.3.6	Equations simplifiées d'aide à la conception de l'amplificateur distribué	85
2.3.6.1	Condition d'adaptation d'impédance d'une ligne de transmission artificielle	87
2.3.6.2	Condition d'égalité des déphasages des lignes artificielles d'entrée et de sortie	90
2.3.7	Conclusion et principales contributions de la section 2.3	100
2.4	Formulation octopolaire	103
2.4.1	Conventions et symboles	103
2.4.2	Calcul matriciel des paramètres S	104
2.4.3	Application numérique dans le cas unilatéral	107
2.4.4	Application numérique dans le cas non unilatéral	111
2.4.5	Conclusion et principales contributions de la section 2.4	114
2.5	Conclusion du chapitre 2	114
3	Optimisation des performances de l'amplificateur distribué	117
3.1	Introduction	117
3.2	Critère de performance de l'amplificateur distribué en régime petit-signal	118

3.3	Impact de la dispersion et de l'atténuation des lignes de transmission réelles	119
3.3.1	Impact de la dispersion	120
3.3.2	Impact de l'atténuation	126
3.3.3	Conclusion	131
3.4	Impact de la cellule amplificatrice élémentaire : modèle simplifié . . .	132
3.4.1	Inclusion d'une résistance série en entrée et en sortie de la cellule amplificatrice élémentaire	132
3.4.2	Dégénérescence	139
3.5	Impact de la cellule amplificatrice élémentaire : modèle réaliste	142
3.5.1	Transistor bipolaire en émetteur commun	142
3.5.2	Optimisation de la cellule amplificatrice élémentaire à base de transistor bipolaire	147
3.6	Conclusion	154
4	Amplificateurs distribués single-ended à 100 Gbit/s en TBH InP	155
4.1	Introduction	155
4.2	Cellule amplificatrice élémentaire	156
4.2.1	Choix des transistors	156
4.2.2	Architecture	156
4.2.3	Optimisation	161
4.2.4	Réalisation de trois versions de cellules	163
4.3	Lignes coplanaires	164
4.3.1	Motifs de test	164
4.3.2	Calcul des paramètres des lignes coplanaires	167
4.4	Amplificateurs distribués single-ended	170
4.4.1	Architecture complète	170
4.4.2	Simulations des paramètres S	171
4.4.3	Simulations temporelles	172
4.4.4	Implantation	178
4.5	Mesures	179
4.5.1	Mesure des paramètres S	179
4.5.2	Mesures numériques	181
4.6	Comparaison à l'état de l'art	181
4.7	Conclusion	183
5	Amplificateur distribué différentiel avec sélecteur 2:1 à 100 Gbit/s	185
5.1	Introduction	185

TABLE DES MATIÈRES

5.2	Sélecteur 2:1 à 100 Gbit/s	186
5.2.1	Principe de base	186
5.2.2	Architecture	189
5.3	Cellule amplificatrice élémentaire	193
5.3.1	Architecture	193
5.3.2	Optimisation	193
5.3.3	Calcul des paramètres des lignes coplanaires	196
5.4	Amplificateur distribué différentiel avec sélecteur 2:1 à 100 Gbit/s	198
5.4.1	Architecture	198
5.4.2	Simulations des paramètres S	200
5.4.3	Simulations temporelles	201
5.4.3.1	Sélecteur-driver version I	201
5.4.3.2	Sélecteur-driver version II	202
5.4.4	Implantation	203
5.5	Mesures numériques	205
5.5.1	Set-up de mesure	205
5.5.1.1	Générateur de données	205
5.5.1.2	Oscilloscope à temps équivalent	207
5.5.2	Mesures sous pointes à 100 et 112 Gbit/s	210
5.5.3	Limitations	212
5.6	Comparaison à l'état de l'art	213
5.7	Conclusion	215
6	Mesures du sélecteur-driver en module et en système à 100 Gbit/s	217
6.1	Introduction	217
6.2	Module sélecteur-driver	219
6.2.1	Problématique thermique	219
6.2.2	Module sélecteur-driver réalisé au III-V Lab	221
6.2.3	Mesures à 100, 112 et 120 Gbit/s	224
6.2.3.1	Mesure à 100 Gbit/s avec un seul synthétiseur	224
6.2.3.2	Mesures à 100, 112 et 120 Gbit/s avec deux synthétiseurs synchronisés	224
6.3	Module transmetteur 100 Gbit/s du projet POLYSYS	228
6.3.1	Projet POLYSYS	228
6.3.2	Module transmetteur 100 Gbit/s accordable	228
6.3.3	Mesures à 100 Gbit/s	232
6.4	Conclusion	235
	Conclusion et perspectives	237

Annexes	241
A Transformation d'une matrice chaîne vers une matrice S : cas de l'octopôle	243
Bibliographie	249
Publications	263
Résumés français - anglais	265

Table des figures

0.0.1	Amplificateur distribué différentiel avec sélecteur 2:1 intégré, en technologie TBH InP $0,7\ \mu m$, réalisé dans le cadre de cette thèse : puce nue (a), reporté en module (b) et utilisé dans un transmetteur optique QPSK fonctionnant à $80\ Gbd$ (c).	8
1.2.1	Schéma de principe d'un système de télécommunications optiques numériques, avec multiplexage temporel électrique (ETDM) et multiplexage en longueur d'onde (WDM), utilisant la modulation binaire en amplitude et la détection directe (IM/DD).	12
1.2.2	Schéma de principe d'un système de télécommunications optiques numériques moderne, avec multiplexage temporel électrique (ETDM) et multiplexage en longueur d'onde (WDM), utilisant un format de modulation vectorielle en phase et en quadrature (IQ), le multiplexage en polarisation (PDM) et la détection cohérente numérique.	14
1.2.3	Evolution historique du produit capacité \times distance des systèmes de télécommunications optiques (image modifiée et remasterisée d'après [Big12]).	15
1.2.4	Evolution historique du trafic IP mensuel en Po/mois.	16
1.2.5	Evolution du débit série d'interface par longueur d'onde et débit symbole associé, au travers des jalons historiques franchis par la recherche sur les systèmes de télécommunications optiques (d'après [Ray14]).	17
1.3.1	Principe du diagramme de l'œil.	19
1.3.2	Définition des grandeurs caractéristiques d'un diagramme de l'œil.	20
1.3.3	Calcul de la probabilité binaire d'erreur.	22
1.4.1	Schéma de principe d'un modulateur de Mach-Zehnder en phase.	26
1.4.2	Schéma de principe d'un modulateur de Mach-Zehnder en amplitude.	27
1.4.3	Fonction de transfert statique en puissance d'un modulateur de Mach-Zehnder.	29

TABLE DES FIGURES

1.4.4	Pertes de modulation en excès d'un transmetteur électro-optique : en fonction du rapport entre la tension d'attaque du driver V_m et le paramètre V_π du modulateur (a); en fonction du taux d'extinction intrinsèque ER_0 du modulateur pour une attaque à 100 % du V_π (b).	30
1.4.5	Comparaison des performances en bande passante et V_π de modulateurs de Mach-Zehnder (d'après [Iba13]).	31
1.5.1	Architectures bipolaires différentielles rapides.	33
1.5.2	Excursion en tension V_{CE} et courant de collecteur I_C d'un transistor.	35
1.5.3	Amplificateur parallèle à base de paire différentielle cascode avec double buffer à collecteur commun.	36
1.5.4	Amplificateur distribué à base de paire différentielle cascode avec double buffer à collecteur commun.	37
1.5.5	Etat de l'art des amplificateurs large bande : gain en fonction de la bande passante à $-3dB$, d'après le tableau 1.3 page 41.	38
1.5.6	Etat de l'art des amplificateurs large bande : amplitude de sortie en fonction du débit (ou de la fréquence lorsque seule une mesure de puissance en fréquentiel est disponible), d'après le tableau 1.3 page 41.	39
1.6.1	Relation entre la tension de claquage BV_{CEo} et la fréquence de transition f_T des principales technologies de transistors (source : DARPA).	42
1.6.2	Relation entre le facteur de mérite $\sqrt{f_T f_{max}} \times BV_{CEo}$ et la largeur d'émetteur des principales technologies TBH InP (source : V. NODJIADJIM, M. RIET, III-V Lab).	43
1.6.3	Relation entre le facteur de mérite de Johnson ($f_T \times BV_{CEo}$) et la largeur d'émetteur des principales technologies TBH InP (source : DARPA).	44
1.6.4	Transistor TBDH InP $0,7 \mu m$ du III-V Lab : photo au MEB d'un transistor de dimensions d'émetteur $5 \times 0,7 \mu m^2$ (a), schéma de principe en coupe transversale (b) (source : V. NODJIADJIM, M. RIET, III-V Lab).	45
1.6.5	Technologie circuit TBDH InP $0,7 \mu m$ du III-V Lab : photo au MEB d'un circuit (a), schéma de principe en coupe transversale (b) (source : V. NODJIADJIM, M. RIET, III-V Lab).	45
1.6.6	Performances fréquentielles typiques en f_T (a) et f_{max} (b) des transistors TBDH InP $0,7 \mu m$ du III-V Lab, pour les trois longueurs d'émetteur disponibles, à savoir $5 \mu m$ (5B3H7), $7 \mu m$ (7B3H7) et $10 \mu m$ (10B3H7) (source : V. NODJIADJIM, M. RIET, III-V Lab).	46

1.6.7	Réseau de caractéristiques $[I_C ; V_{CE}]$ typiques d'un transistor TBDH InP $0,7 \mu m$ du III-V Lab, pour une longueur d'émetteur de $5 \mu m$ (5B3H7) (source : V. NODJIADJIM, M. RIET, III-V Lab).	46
2.1.1	Répartition par année des 527 publications comportant dans leur titre l'expression « distributed amplifier » ou « distributed amplifiers », référencées sur <i>IEEE Xplore</i> (conférences et revues).	50
2.2.1	Schéma équivalent en Π d'un quadripôle non réciproque.	52
2.2.2	Schéma en Π d'un quadripôle non réciproque après application du théorème de Miller.	53
2.2.3	Mise en parallèle de n quadripôles élémentaires.	54
2.2.4	Schéma de principe d'un amplificateur distribué constitué de n cellules amplificatrices élémentaires représentées par leur schéma équivalent en Π (après application du théorème de Miller), distribuées par des tronçons de lignes de transmission réelles.	55
2.2.5	Comparaison entre le gain d'un amplificateur non distribué (<i>cf.</i> figure 2.2.3 page 54), calculé à partir de l'équation 2.2.6 page 56, et celui d'un amplificateur distribué (<i>cf.</i> figure 2.2.4 page 55), calculé à partir de l'équation 2.2.7 page 56, pour 1, 2, 4 et 8 étages.	56
2.2.6	Comparaison entre le gain d'un amplificateur non distribué (<i>cf.</i> figure 2.2.3 page 54), calculé à partir de l'équation 2.2.6 page 56, et celui d'un amplificateur distribué (<i>cf.</i> figure 2.2.4 page 55), calculé à partir de l'équation 2.2.7 page 56, pour 1, 2, 4 et 8 étages. Les paramètres G_m et C sont divisés par 4 par rapport à la figure 2.2.5 page 56.	58
2.3.1	Schéma d'un quadripôle chargé à ses accès par ses impédances images. Il présente alors par définition en entrée et en sortie les dites impédances images.	61
2.3.2	Réseaux en L inversé (a), en L inversé symétrique (b), en T (c).	62
2.3.3	Equivalence entre un tronçon de ligne de transmission réelle de paramètres Z_c , γ et l , chargée en son milieu par une admittance parasite Y' et une ligne artificielle de paramètres Z_{Ac} , γ_A et l	65
2.3.4	Schéma équivalent localisé en T d'une ligne de transmission.	66
2.3.5	Amplificateur distribué représenté avec ses lignes artificielles d'entrée et de sortie sous forme de schéma équivalent en T.	67

TABLE DES FIGURES

2.3.6	Evolutions fréquentielles entre $0,1\text{ GHz}$ et 1 THz de l'impédance caractéristique Z_{Ac} et de la constante de propagation θ_A d'une ligne de transmission artificielle basée sur une ligne réelle sans pertes, calculées d'après les équations 2.3.21 et 2.3.22 page 65, pour les valeurs des paramètres listées dans le tableau 2.2(a) page 74.	75
2.3.7	Evolution fréquentielle entre $0,1\text{ GHz}$ et 1 THz du gain en tension G_V (module et temps de groupe) et des coefficients de réflexion S_{11} et S_{22} en module d'un amplificateur distribué, calculés à partir des équations 2.3.54 page 70 et 2.3.64 à 2.3.65 page 76, dont les valeurs des paramètres sont listées dans les tableaux 2.2(a) et 2.2(b) page 74.	77
2.3.8	Evolution fréquentielle entre $0,1\text{ GHz}$ et 1 THz des coefficients de réflexion S_{11} et S_{22} en module d'un amplificateur distribué, calculés d'après les équations 2.3.56 page 72 et 2.3.64 à 2.3.65 page 76, dont les valeurs des paramètres sont listées dans les tableaux 2.2(a) et 2.2(b) page 74. NB : les lignes artificielles d'entrée et de sortie sont chargées par 50Ω , contrairement à la figure 2.3.7 page 77 où les coefficients de réflexion S_{11} et S_{22} sont calculés en supposant les lignes artificielles chargées par leurs impédances images respectives.	78
2.3.9	Longueur d'onde en fonction de la fréquence pour $\varepsilon_{reff} = 1$, $\varepsilon_{reff} = 3$ et $\varepsilon_{reff} = 7$	79
2.3.10	Schéma équivalent en T en éléments localisés d'une ligne de transmission.	80
2.3.11	Evolutions fréquentielles entre $0,1\text{ GHz}$ et 1 THz de l'impédance caractéristique Z_{Ac} et de la constante de propagation θ_A d'une ligne de transmission artificielle basée uniquement sur des composants localisés sans pertes, calculées à partir des équations 2.3.75 page 81 à 2.3.78 page 81 et 2.3.81 page 82 à 2.3.82 page 82, respectivement, pour les valeurs des paramètres listées dans les tableaux 2.2(a) et 2.2(b) page 74.	84
2.3.12	Evolutions fréquentielles entre $0,1\text{ GHz}$ et 1 THz du gain en tension G_V en module et phase et des coefficients de réflexion S_{11} et S_{22} en module, pour un amplificateur distribué comportant $n = 10$ cellules amplificatrices élémentaires ayant une transconductance Y_T de 77 mS , dont les lignes artificielles sont uniquement basées sur des composants localisés sans pertes. Les courbes sont calculées à partir des équations 2.3.75 à 2.3.78 page 81 et 2.3.81 à 2.3.82 page 82, 2.3.54 page 70 et 2.3.62 à 2.3.65 page 76, pour les valeurs des paramètres listées dans les tableaux 2.2(a) et 2.2(b) page 74.	85

2.3.13	Evolution fruquentielle entre 0,1 GHz et 1 THz des coefficients de reflexion S_{11} et S_{22} en module d'un amplificateur distribue comportant $n = 10$ cellules amplificatrices lementaires, dont les lignes artificielles d'entree et de sortie ne sont constituees que de composants localises et sont chargees par 50Ω . Les courbes sont calculees  partir des quations 2.3.62  2.3.65 page 76, pour les valeurs des parametres listees dans les tableaux 2.2(a) et 2.2(b) page 74. NB : les lignes artificielles d'entree et de sortie sont chargees par 50Ω	86
2.3.14	Comparaison du gain en tension G_V en fonction de la frequence pour le cas non localise (a) et pour le cas localise (b).	89
2.3.15	Evolution des parametres Z_{c1} , Z_{c2} , l_1 et l_2 avec condition sur l'impedance caracteristique, respectant les conditions d'adaptation d'impedance et d'egalite des dephasages.	95
2.3.16	Evolution des parametres Z_{c1} , Z_{c2} , l_1 et l_2 , avec condition d'egalite des longueurs des tronons de lignes reelles, respectant les conditions d'adaptation d'impedance et d'egalite des dephasages.	97
2.3.17	Evolution des parametres Z_{c1} , Z_{c2} , l_1 et l_2 , avec combinaison des conditions sur la longueur et sur l'impedance caracteristique, respectant les conditions d'adaptation d'impedance et d'egalite des dephasages.	99
2.4.1	Convention d'indexation des 4 acces de l'octopole utilisee dans la section 2.4.	103
2.4.2	Sema quivalent d'une cellule d'amplificateur distribue representee sous la forme d'une mise en cascade de trois octopoles, definis par leur matrice chaene, respectivement C_g , C_{cell} et C_d	104
2.4.3	Parametres $[S]_{4 \times 4}$ theoriques d'un amplificateur distribue (conditions de calcul precisees dans la section 2.4.3 page 107).	109
2.4.4	Parametres $[S]_{2 \times 2}$ theoriques d'un amplificateur distribue (conditions de calcul precisees dans la section 2.4.3 page 107).	110
2.4.5	Gain en tension et S_{21} d'un amplificateur distribue (conditions de calcul precisees dans la section 2.4.3 page 107).	110
2.4.6	Impact de l'isolation de la cellule amplificatrice lementaire sur les parametres S d'un amplificateur distribue (conditions de calcul precisees dans la section 2.4.3 page 107).	112
2.4.7	Facteur de stabilite μ de l'amplificateur distribue dont les parametres S sont representes dans la figure 2.4.6(b) page 112.	113
3.2.1	Diagrammes de l'oeil  100 Gbit/s.	119
3.3.1	Vue en coupe transversale d'une ligne coplanaire.	120

TABLE DES FIGURES

3.3.2	Evolution fréquentielle de la permittivité relative effective d'une ligne coplanaire d'après l'équation 3.3.2 page 120.	122
3.3.3	Evolution fréquentielle de l'impédance caractéristique d'une ligne coplanaire d'après l'équation 3.3.4 page 121.	122
3.3.4	Paramètres S et gain en tension d'un amplificateur distribué avec prise en compte de la dispersion des lignes de transmission réelles utilisées comme éléments de distribution, en faisant varier l'isolation des cellules amplificatrices élémentaires de $20\log_{10}(C_3/C_{1\&2}) = -60\text{ dB}$ à $20\log_{10}(C_3/C_{1\&2}) = -20\text{ dB}$ par pas de 10 dB	124
3.3.5	Réponses temporelles à 100 Gbit/s d'un amplificateur distribué avec prise en compte de la dispersion des lignes de transmission réelles utilisées comme éléments de distribution, en faisant varier l'isolation des cellules amplificatrices élémentaires de $20\log_{10}(C_3/C_{1\&2}) = -60\text{ dB}$ à $20\log_{10}(C_3/C_{1\&2}) = -20\text{ dB}$ par pas de 10 dB	125
3.3.6	Evolution fréquentielle de l'atténuation linéique d'une ligne coplanaire (de dimensions $w = 12\text{ }\mu\text{m}$, $s = 22\text{ }\mu\text{m}$ et $t = 1,5\text{ }\mu\text{m}$ et de tangente de pertes $\tan\delta = 0,005$), d'après les équation 3.3.7 page 126 à 3.3.11 page 127.	128
3.3.7	Paramètres S et gain en tension d'un amplificateur distribué en prenant en compte la variation fréquentielle de l'atténuation linéique et du déphasage linéique des lignes de transmission réelles utilisées comme éléments de distribution, en faisant varier l'isolation des cellules amplificatrices élémentaires de $20\log_{10}(C_3/C_{1\&2}) = -60\text{ dB}$ à $20\log_{10}(C_3/C_{1\&2}) = -20\text{ dB}$ par pas de 10 dB	129
3.3.8	Réponses temporelles à 100 Gbit/s d'un amplificateur distribué en prenant en compte la variation fréquentielle de l'atténuation linéique et du déphasage linéique des lignes de transmission réelles utilisées comme éléments de distribution, en faisant varier l'isolation des cellules amplificatrices élémentaires de $20\log_{10}(C_3/C_{1\&2}) = -60\text{ dB}$ à $20\log_{10}(C_3/C_{1\&2}) = -20\text{ dB}$ par pas de 10 dB	130
3.4.1	Schéma équivalent de la cellule amplificatrice élémentaire avec ajout des résistances série R_{s1} et R_{s2}	133
3.4.2	Paramètres S et gain en tension d'un amplificateur distribué dont les résistances série R_{s1} et R_{s2} des cellules amplificatrices élémentaires varient de $0\text{ }\Omega$ à $20\text{ }\Omega$ par pas de $5\text{ }\Omega$, dans le cas où $20\log_{10}(C_3/C_{1\&2}) = -30\text{ dB}$	134

3.4.3	Réponses temporelles à 100 Gbit/s d'un amplificateur distribué dont les valeurs des paramètres sont listées dans les tableaux 2.4, pour des résistances série R_{s_1} et R_{s_2} des cellules amplificatrices élémentaires variant de 0Ω à 20Ω par pas de 5Ω , dans le cas où $20\log_{10}(C_3/C_{1\&2}) = -30 \text{ dB}$	135
3.4.4	Paramètres S et gain en tension d'un amplificateur distribué dont les résistances série R_{s_1} et R_{s_2} des cellules amplificatrices élémentaires varient de 0Ω à 20Ω par pas de 5Ω , dans le cas où $20\log_{10}(C_3/C_{1\&2}) = -130 \text{ dB}$	136
3.4.5	Réponses temporelles à 100 Gbit/s d'un amplificateur distribué dont les valeurs des paramètres sont listées dans les tableaux 2.4, pour des résistances série R_{s_1} et R_{s_2} des cellules amplificatrices élémentaires variant de 0Ω à 20Ω par pas de 5Ω , dans le cas où $20\log_{10}(C_3/C_{1\&2}) = -130 \text{ dB}$	137
3.4.6	Constante de propagation θ_{A1} et impédance caractéristique Z_{Ac1} de la ligne artificielle d'entrée.	138
3.4.7	Schéma équivalent de la cellule amplificatrice élémentaire avec ajout de l'impédance de dégénérescence $Z_{dég}$	139
3.4.8	Paramètres S et gain en tension d'un amplificateur distribué pour une impédance de dégénérescence $Z_{dég} = 1/(1/R_{dég} + jC_{dég}\omega) + jL_{dég}\omega$, pour $R_{dég}$ variant de 0Ω à 30Ω par pas de $7,5 \Omega$, $C_{dég}$ variant simultanément de 0 fF à 48 fF par pas de 12 fF et $L_{dég}$ variant simultanément de 0 pH à 80 pH par pas de 20 pH , avec $20\log_{10}(C_3/C_{1\&2}) = -30 \text{ dB}$	141
3.4.9	Facteurs de stabilité μ et μ' d'un amplificateur distribué pour une impédance de dégénérescence $Z_{dég} = 1/(1/R_{dég} + jC_{dég}\omega) + jL_{dég}\omega$, pour $R_{dég}$ variant de 0Ω à 30Ω par pas de $7,5 \Omega$, $C_{dég}$ variant simultanément de 0 fF à 48 fF par pas de 12 fF et $L_{dég}$ variant simultanément de 0 pH à 80 pH par pas de 20 pH , avec $20\log_{10}(C_3/C_{1\&2}) = -30 \text{ dB}$	142
3.5.1	Schéma équivalent petit signal en Π d'un transistor bipolaire.	143
3.5.2	Paramètres S du modèle petit signal de la figure 3.5.1.	144
3.5.3	Paramètres H_{21} , gain de Mason U , produit $H_{21}.f$, produit $\sqrt{U}.f$ et facteurs de stabilité μ et μ' du modèle petit signal de transistor représenté dans la figure 3.5.1, obtenus dans le cadre de l'application numérique de la page 143.	145

TABLE DES FIGURES

3.5.4	Paramètres S d'un amplificateur distribué constitué de 10 cellules consistant en la configuration à émetteur commun du modèle de transistor représenté dans la figure 3.5.1 page 143.	147
3.5.5	Configuration optimale de cellule amplificatrice élémentaire à base de transistor bipolaire[Kob94].	149
3.5.6	Principe de calcul de la matrice admittance de la cellule amplificatrice élémentaire de la figure 3.5.5.	149
3.5.7	Paramètres S de la cellule amplificatrice élémentaire de la figure 3.5.5, consistant en un étage à collecteur commun suivi d'une étage cascode.	150
3.5.8	Paramètres S de l'amplificateur distribué utilisant la cellule amplificatrice élémentaire de la figure 3.5.5.	151
3.5.9	Constante d'atténuation linéique des lignes artificielles d'entrée et de sortie d'un amplificateur distribué selon le type de cellule amplificatrice élémentaire.	152
3.5.10	Paramètres S et gain en tension de l'amplificateur distribué utilisant la cellule amplificatrice élémentaire de la figure 3.5.5, pour une impédance de dégénérescence $Z_{deg} = R_{deg} + jL_{deg}\omega$ dont R_{deg} varie de 0Ω à 15Ω par pas de 5Ω et L_{deg} varie simultanément de $0pH$ à $22,5pH$ par pas de $7,5pH$	153
3.5.11	Diagramme de l'oeil à 100Gbit/s de l'amplificateur distribué de la figure 3.5.10 pour $R_{deg} = 15\Omega$ et $L_{deg} = 22,5pH$	154
4.2.1	Réseaux de courbes statiques (I_C , V_{CE}), courbes de f_T , f_{max} et C_{bc} en fonction du courant de collecteur à une tension $V_{CE} = 1,6V$, des transistors T5B3H7, T7B3H7 et T10B3H7 de la technologie TBDH InP $0,7\mu m$ du III-V Lab, respectivement de longueur d'émetteur 5, 7 et $10\mu m$ (traits pleins : mesure, traits avec symbole « rond » : modèle ; source : T.K. JOHANSEN, Université Technique du Danemark). 157	
4.2.2	Simulation de l'évolution fréquentielle, pour plusieurs points de polarisation, des résistances série et des capacités parallèles d'entrée et de sortie des étages émetteur commun, cascode et cascode avec buffer d'entrée.	158
4.2.3	Architecture générique de la cellule amplificatrice élémentaire proposée.	160
4.2.4	Simulation de l'évolution fréquentielle, pour plusieurs points de polarisation, des résistances série et des capacités parallèles d'entrée et de sortie d'étages cascode avec simple, double et triple buffer d'entrée. 162	

4.2.5	Schéma électrique et dessin des cellules amplificatrices élémentaires des trois amplificateurs distribués single-ended réalisés.	165
4.3.1	Schéma de principe, en coupe transversale, de la technologie TBDH InP du III-V Lab.	166
4.3.2	Motifs de lignes coplanaires réalisées dans la technologie TBDH InP du III-V Lab. Les paramètres s et w sont définis dans la figure 3.3.1 page 120.	167
4.3.3	Mesures (traits pleins) et calcul analytique (traits pointillés) des paramètres caractéristiques des motifs de lignes coplanaires de la figure 4.3.2 page 167.	168
4.3.4	Evolution des paramètres des lignes réelles en fonction de Z_{c2} , pour SDA1 et SDA2 ($\varepsilon_{ref} = 4,5$).	169
4.4.1	Architecture complète de l'amplificateur distribué SDA1.	172
4.4.2	Paramètres \mathbf{S} des trois amplificateurs distribués single-ended SDA1 (a), SDA2 (b) et SDA3 (c), simulés jusqu'à 150 GHz.	173
4.4.3	Cycle de charge du transistor de sortie (base commune) de la dernière cellule amplificatrice.	175
4.4.4	Simulations temporelles de SDA1 à 111 Gbit/s.	176
4.4.5	Simulations temporelles de SDA2 à 111 Gbit/s.	176
4.4.6	Simulations temporelles de SDA3 à 111 Gbit/s.	177
4.4.7	Evolution de l'amplitude de sortie et du gain en tension en fonction de l'amplitude d'entrée de SDA1, SDA2 et SD3, d'après les simulations transitoires à 111 Gbit/s des figures 4.4.4, 4.4.5 et 4.4.6.	177
4.4.8	Dessin et microphotographie de l'amplificateur distribué single-ended SDA1 (dimension : $1,6 \times 2,8 \text{ mm}^2$).	178
4.5.1	Paramètres \mathbf{S} des trois amplificateurs distribués single-ended SDA1 (a), SDA2 (b) et SDA3 (c), mesurés jusqu'à 110 GHz.	179
4.5.2	Diagrammes de l'oeil mesurés à 86 Gbit/s : signal d'entrée (a), sortie de SDA1 (b), SDA2 (c) et SDA3 (d).	182
5.2.1	Fonction de transfert statique de la paire différentielle bipolaire.	187
5.2.2	Illustration de l'effet limiteur de la paire différentielle bipolaire, reposant sur la non-linéarité de la loi de type <i>tangente hyperbolique</i> de sa transfert statique.	188
5.2.3	Architecture du sélecteur 2:1.	190
5.3.1	Architecture de la cellule amplificatrice élémentaire différentielle.	194
5.3.2	Implantation de la cellule amplificatrice élémentaire différentielle.	195
5.3.3	Evolution des paramètres des lignes réelles en fonction de Z_{c2} ($\varepsilon_{ref} = 4,5$).	196

TABLE DES FIGURES

5.4.1	Architecture de l'amplificateur distribué différentiel avec sélecteur 2:1 à 100 <i>Gbit/s</i>	198
5.4.2	Architecture de l'amplificateur distribué différentiel.	199
5.4.3	Simulations du paramètre S_{dd_21} de l'amplificateur distribué différentiel (a) et extraction du gain basse fréquence et de la bande passante correspondants (b), pour une résistance de dégénérescence R_E variant de 0 à 30 Ω	200
5.4.4	Diagrammes de l'oeil du sélecteur-driver (version I) simulés à 111 <i>Gbit/s</i> (labels : cf. figure 5.4.1).	202
5.4.5	Diagrammes de l'oeil du sélecteur-driver (version II) simulés à 100 <i>Gbit/s</i>	203
5.4.6	Dessin et microphotographie du sélecteur-driver (dimension : 1,5 × 3,6 mm^2).	204
5.5.1	Configuration de la mesure à 100 et 112 <i>Gbit/s</i>	206
5.5.2	Réponse fréquentielle électrique typique d'une tête d'échantillonnage de l'oscilloscope Agilent utilisé pour les mesures numériques rapides (extrait d'un rapport de calibration du constructeur).	209
5.5.3	S_{11} typique d'une tête d'échantillonnage de l'oscilloscope Agilent utilisé pour les mesures numériques : mesure et modèle simulé (a) ; modèle électrique équivalent (b).	209
5.5.4	Mesures différentielles à 100 et 112 <i>Gbit/s</i>	211
5.5.5	Mesure single-ended à 100 <i>Gbit/s</i>	212
5.5.6	Comparaison entre simulation (courbes noires) et mesure (courbes rouges) des diagrammes de l'oeil à 100 et 112 <i>Gbit/s</i>	212
5.6.1	Etat de l'art des sélecteurs-drivers.	213
6.2.1	Calcul de l'élévation de température au travers du fond de boîtier en fonction de ses dimensions relativement à celles de la puce (ou de la surface active). NB : les courbes en bleu sont les isothermes données par pas de 5 <i>K</i>	220
6.2.2	Photographie de l'intérieur du module sélecteur-driver : zoom sur la puce.	222
6.2.3	Schéma de principe du module sélecteur-driver.	223
6.2.4	Photographie du module sélecteur-driver reporté sur un radiateur. Dimension du boîtier (sans les trous de fixation) : 27 × 27 mm^2	223
6.2.5	Configuration de la mesure à 100 <i>Gbit/s</i> du module sélecteur-driver avec un seul synthétiseur.	225
6.2.6	Diagrammes de l'oeil de la mesure à 100 <i>Gbit/s</i> du module sélecteur-driver, effectuée avec un seul synthétiseur.	226

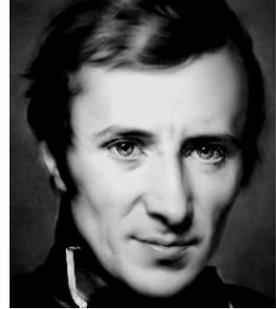
6.2.7	Configuration de la mesure à 100, 112 et 120 <i>Gbit/s</i> du module sélecteur-driver avec deux synthétiseurs synchronisés.	227
6.2.8	Diagrammes de l’oeil d’un module sélecteur seul mesuré à 100 <i>Gbit/s</i> avec une configuration reposant sur un seul synthétiseur ou sur deux synthétiseurs synchronisés, ainsi qu’à 112 et 120 <i>Gbit/s</i> en configuration à deux synthétiseurs synchronisés uniquement.	229
6.2.9	Diagrammes de l’oeil des mesures à 100, 112 et 120 <i>Gbit/s</i> du module sélecteur-driver, effectuées avec deux synthétiseurs synchronisés. . .	230
6.3.1	Photographie du module transmetteur 100 <i>Gbit/s</i> accordable du projet POLYSYS.	231
6.3.2	Configuration de l’expérimentation système à 100 <i>Gbit/s</i> réalisée par l’Institut des Systèmes Informatiques et des Communications (ICCS) de l’Université Technique Nationale d’Athènes (ICCS/NTUA) dans le cadre du projet POLYSYS.	232
6.3.3	Diagrammes de l’oeil à 100 <i>Gbit/s</i> du module transmetteur accordable du projet POLYSYS.	233
6.3.4	Diagrammes de l’oeil à 100 <i>Gbit/s</i> du module transmetteur accordable du projet POLYSYS.	234
A.1	Convention d’indice et d’ordre des 4 accès utilisée dans la section 2.3 pour un octopôle.	244

Liste des tableaux

1.1	Probabilité d'erreur P_ε en fonction du facteur Q	23
1.2	Probabilités d'erreur dues au bruit en amplitude et à la gigue temporelle pour un signal binaire à 100 <i>Gbit/s</i> , tel que celui de la figure 5.5.4 page 211.	24
1.3	Etat de l'art des amplificateurs large bande (références : [Meg04, Mur04, Suz04a, Suz04b, Suz05, Hal06, Kon09, Dri11, Fie10, Dan13, Woh03, Lao06, Wei04, Tro07, Per04, Mas03a, Kim04, Kim09, Arb08, Eri15, Tes15, Yoo14, Hou07, Bae06, Arb12a, Dup10, Dup13a]).	41
2.1	Liste des paramètres et des symboles associés utilisés dans la section 2.4.	60
2.2	Liste des valeurs des paramètres utilisées pour les applications numériques.	74
2.3	Liste des symboles utilisés dans la section 2.4.	103
2.4	Liste des valeurs des paramètres utilisées pour les applications numériques de la section 2.4.3.	107
4.1	Paramètres des lignes pour SDA1 et SDA2.	170
4.2	Paramètres des lignes pour SDA3.	171
4.3	Récapitulatif des principaux paramètres de conception et des performances fréquentielles des trois amplificateurs distribués SDA1, SDA2 et SDA3.	174
4.4	Alimentations des trois circuits SDA1, SDA2 et SDA3, pour l'amplitude de sortie maximale (d'après la simulation).	175
4.5	Principales caractéristiques extraites des paramètres S mesurés des circuits SDA1, SDA2 et SDA3.	180
4.6	Etat de l'art des amplificateurs distribués single-ended.	184
5.1	Paramètres des lignes de l'amplificateur distribué différentiel.	197
5.2	Caractéristiques des deux versions de sélecteur-drivers réalisées.	201

LISTE DES TABLEAUX

5.3 Etat de l'art des sélecteurs-drivers rapides. 214



*« La science ne sert guère
qu'à nous donner une idée de
l'étendue de notre ignorance. »*

Hugues Félicité Robert DE LAMENNAIS.

Introduction

EN 1880, Alexander Graham BELL et son assistant Charles Sumner TAINTER inventaient l'un des premiers systèmes de télécommunications optiques, le *Photophone* [Bel80], utilisant la modulation par la voix de la réflexion de la lumière du Soleil sur un miroir vibrant et permettant ainsi une transmission sans fil sur 213 m^1 . En 2009, une équipe française des laboratoires de recherche d'Alcatel-Lucent, alors récemment intégrée aux laboratoires Bell, transmettait sur 7200 km de fibre optique une capacité totale de $15,5\text{ Tbit/s}$, franchissant pour la première fois la barre symbolique des $100\text{ Pbit}\cdot\text{s}^{-1}\cdot\text{km}$ de produit capacité-distance ($112\text{ Pbit}\cdot\text{s}^{-1}\cdot\text{km}$ précisément) [Sal09].

Entre ces deux extrêmes, séparés de quasiment 130 années, la quantité d'information transmise a été multipliée par un facteur que l'on peut estimer de l'ordre de 10^8 à 10^9 . Non seulement les télécommunications sur fibres optiques sont la seule technologie permettant de transmettre de telles quantités d'information, mais encore sont-elles la seule technologie permettant le transport de telles quantités d'information jusqu'à des distances transocéaniques. C'est cette capacité unique qui a permis l'explosion du réseau Internet au milieu des années 1990 et sa croissance, d'abord exponentielle jusqu'aux années 2000, puis hyperbolique jusqu'à aujourd'hui [Kor13].

Si l'on cherche un élément de technologie, constituant de base des systèmes de communications, dont l'un des facteurs de mérite a été amélioré dans des proportions comparables, on pense naturellement au transistor. Depuis son invention concomitante aux Etats-Unis et en Europe à la fin des années 1940, sa vitesse de fonctionnement est passée de quelques kHz à ses débuts², à un peu plus de 1 THz en 2014³. Cette augmentation fréquentielle n'est néanmoins pas sans conséquence sur l'amplitude des signaux traités : suivant la limite de JOHNSON [Joh66], le produit

1. <http://en.wikipedia.org/wiki/Photophone>.

2. Extrait du cahier de laboratoire de WALTER BRATTAIN, en date du 15 Décembre 1947 : "When the points were, very close together got voltage amp about 2 but not power amp. This voltage amplification was independent of frequency 10 to 10,000 cycles" [Bra47], d'après http://en.wikipedia.org/wiki/History_of_the_transistor.

3. "DARPA Circuit Achieves Speeds of 1 Trillion Cycles per Second, Earns Guinness World Record" : <http://www.darpa.mil/NewsEvents/Releases/2014/10/28.aspx>.

$f_T \cdot BV_{CEo}$ ⁴ d'une technologie de transistor donnée reste à peu près constant, de sorte qu'une augmentation de la fréquence se paye par une diminution de l'amplitude des signaux supportés. L'une des technologies présentant l'un des meilleurs compromis à cet égard est la technologie de transistor bipolaire à double hétérojonction (TBDH) en phosphore d'indium (InP). En particulier, la technologie du III-V Lab⁵ atteint une tension de claquage de l'ordre de 5 V, avec des valeurs de l'ordre de 400 GHz pour f_T et f_{max} ⁶ simultanément, ce qui ramené à sa largeur d'émetteur de 0,7 μm en fait l'une des meilleures technologies dans son domaine [God08].

Ayant introduit le cadre applicatif et technologique de cette thèse, il reste à en présenter le sujet central : **l'amplificateur distribué**. En 1936, PERCIVAL cherchant à augmenter la bande passante de ses amplificateurs à base de tubes électroniques, en inventa le principe [Per36]. Ce dernier fut plus tard appliqué aux amplificateurs à base de transistors. Contrairement aux architectures classiques, *i.e.* « non distribuées », il permet d'augmenter le produit gain-bande d'un amplificateur très significativement au-delà de celui des éléments actifs qui le composent. Utilisé pour les applications les plus exigeantes en bande passante, telle que l'amplification de signaux video analogiques à ses débuts, il est aujourd'hui fréquemment utilisé pour l'amplification des signaux numériques très large bande au niveau des transmetteurs des systèmes de télécommunications optiques.

Cadre général et objectifs

Depuis l'apparition de l'amplificateur optique à fibre dopée à l'erbium (EDFA) dans le milieu des années 1990, les systèmes de télécommunications optiques étaient basés jusqu'au milieu des années 2000 sur la modulation binaire en intensité et la détection quadratique directe. Au début des années 2000, alors que les systèmes à 10 Gbit/s se déploient à grande échelle, la recherche sur la génération suivante, les systèmes à 40 Gbit/s, peine à converger vers une solution permettant de conserver une distance de transmission suffisante. Alors que des recherches sur des formats de modulation moins pénalisants que la modulation binaire en amplitude s'intensifient, une technologie révolutionnaire, considérée jusqu'alors comme difficile voire impossible à industrialiser à court terme avec les technologies disponibles, permet à Nortel Networks de présenter le 12 mars 2008 lors de la conférence OFC le premier produit à 40 Gbits/s apportant une solution efficace au problème de portée : il s'agit de la détection cohérente numérique. Le « 40 Gbit/s cohérent », utilisant le format de modulation PDM QPSK à 10 Gbd, laissera vite place au « 100 Gbit/s

4. f_T : fréquence de transition ; BV_{CEo} : tension de claquage en émetteur commun.

5. <http://www.3-5lab.fr/>.

6. f_{max} : fréquence maximale d'oscillation.

cohérent », utilisant dans sa version mono-porteuse le même format de modulation cadencé à 25 GBd ⁷. Alors qu'en 2014 le « 400 Gbit/s cohérent » est déjà une réalité, en version double-porteuse en PDM 16QAM, la vitesse de cadencement reste limitée à 25 GBd ⁸.

L'avènement de la détection cohérente numérique a eu, entre autres, deux conséquences, paradoxales en apparence, qui nous intéressent particulièrement :

1. Avec le traitement numérique sur l'amplitude et la phase du champ optique qu'elle rend possible, la détection cohérente numérique permet de repousser la limite sur la portée de transmission liée au débit symbole bien plus loin qu'avec les techniques classiques. Un résultat de premier plan en la matière est la détection cohérente numérique après 3200 km de transmission d'un signal PDM QPSK cadencé à 214 GBd , à l'aide d'un récepteur cohérent de 228 GHz de largeur fréquentielle, reposant sur l'entrelacement optique numérique [Fon12]. Le signal d'émission cadencé à 214 GBd est obtenu par un multiplexage temporel électrique jusqu'à 107 GBd [Ray14], puis par un multiplexage temporel optique pour atteindre le débit double. **Cette problématique constitue donc le premier objectif poursuivi dans cette thèse : la génération électrique de signaux de données binaires cadencés à 100 GBd .**
2. Dans l'industrie, cependant, le débit symbole n'est monté qu'à 25 GBd , devenant un standard, à l'instar de son prédécesseur, le 10 GBd . Alors que le chemin vers le téra-bit est en ligne de mire, le 50 GBd commence à être discuté dans certains organismes de normalisation⁹. Le 100 GBd n'a par conséquent pas été un débit prioritaire et assez peu de travaux de recherche ont été réalisés dans cette direction¹⁰, un argument fréquent à son encontre étant l'absence de solution de détection cohérente numérique qui soit compatible avec ce débit, tout en restant techniquement et économiquement viable. Pour des applications autres que le transport optique, avec des distances de transmission courtes, il reste néanmoins permis d'espérer pouvoir augmenter le débit symbole, dans le but de simplifier l'architecture matérielle des systèmes. C'est précisément la problématique du projet Européen FP7 POLYSYS¹¹ dans le cadre duquel ces travaux ont été réalisés. Pour cette application, l'un des principaux et derniers verrous technologiques est le budget optique. À l'émission, il est directement impacté par la perte de modulation, qui dépend du rapport entre l'amplitude du signal électrique de données et l'amplitude de commande nominale

7. C'est en particulier le cas du produit d'Alcatel-Lucent.

8. C'est à dire jusqu'à $28 - 32\text{ GBd}$ avec le sur-débit des codes correcteurs d'erreurs.

9. <http://www.oiforum.com/public/currentprojects.html> ; <http://www.ieee802.org/3/bs/>.

10. On peut néanmoins citer les projets Européens concurrents HECTO et GIBON.

11. <http://www.ict-polysys.eu/>.

du modulateur électro-optique, utilisant ce signal électrique pour moduler la porteuse optique reçue. **Cette problématique constitue donc le second objectif poursuivi dans cette thèse** : la génération électrique de signaux de données binaires cadencés à 100 Gbd à forte amplitude.

L'une des principales difficultés de ce double objectif de génération électrique de signaux de données binaires rapides et à forte amplitude réside dans la nature du signal en jeu. Il s'agit en effet d'un signal de type « bande de base », dont le spectre utile descend typiquement jusqu'à quelques dizaines de kHz voire quelques kHz et dont la bande passante à -3 dB vaut 0,7 à 0,8 fois la vitesse de cadencement. À 100 Gbit/s , cela peut représenter six décades. C'est cette nature très large bande qui plaide naturellement pour une architecture d'amplificateur distribué, dès lors que les performances fréquentielles de la technologie utilisée ne permettent pas de se contenter d'une architecture localisée classique. La nécessité d'atteindre des amplitudes de signal élevées plaide aussi pour une architecture distribuée. En effet, à moins encore une fois de disposer de transistors permettant de délivrer le courant nécessaire pour obtenir l'amplitude de tension désirée sur une impédance donnée, typiquement $50\ \Omega$, la mise en parallèle de plusieurs transistors s'avère souvent nécessaire. Dans ce cas, l'architecture distribuée permet une mise en parallèle intelligente, évitant la sommation des capacités parasites et donc la réduction de la bande passante. Par ailleurs, il est à noter que la nature géométriquement espacée de l'architecture distribuée est favorable à la dissipation de la chaleur générée par les cellules amplificatrices.

Etat de l'art

Au début de cette thèse, l'état de l'art pouvait se résumer à deux résultats :

1. HURM et al. de l'IAF¹² publient en 2008 [Hur08] et 2009 [Hur09] un amplificateur distribué single-ended en technologie TBDH InP mesuré sur tranche puis en module, respectivement. Le paramètre S_{21} du circuit sur tranche vaut environ 20 dB jusqu'à 120 GHz , limite de la mesure, et un fonctionnement en grand signal à 100 Gbit/s fait état d'un signal de sortie de $2,3V_{pp}$ d'amplitude, atteignant un produit vitesse \times amplitude de $230\text{ Gbit}\cdot\text{s}^{-1}\cdot\text{V}$. Le module intégrant ce circuit présente des paramètres S un peu plus perturbés et sa mesure en grand signal à 112 Gbit/s fait état d'une amplitude de sortie de $2,2V_{pp}$, atteignant un produit vitesse \times amplitude de $246\text{ Gbit}\cdot\text{s}^{-1}\cdot\text{V}$. Ce circuit sera utilisé dans sa version en module parmi d'autres composants dans le cadre du projet Européen HECTO dans un système de communications optiques à 100 Gbit/s , dont les résultats seront récapitulés dans l'article [Der13].

12. <http://www.iaf.fraunhofer.de/en.html>.

-
2. SUZUKI et al. de NEC¹³ publient en 2005 [Suz05] un amplificateur distribué différentiel intégrant en entrée un sélecteur 2:1¹⁴, mesuré en grand signal à 80 Gbit/s et présentant une amplitude de sortie différentielle de $5,4 V_{pp}$, atteignant un produit vitesse \times amplitude de $432 \text{ Gbit.s}^{-1}.V$.

Malgré le produit gain-bande record détenu par HURM ($> 1,2 \text{ THz}$), l'accumulation d'interfaces à 100 Gbit/s dans un transmetteur optique utilisant cette approche s'avère être un facteur limitant. L'approche du projet HECTO était en effet de type modulaire : un module séparé pour le générateur numérique à 100 Gbit/s (de type multiplexeur), un module séparé pour l'amplificateur distribué single-ended et un module séparé pour le modulateur électro-optique, cascasant ainsi quatre connecteurs coaxiaux 1 mm. La qualité du signal amplifié à 100 Gbit/s attaquant le modulateur s'en trouve alors significativement dégradée.

La solution de SUZUKI présente donc à cet égard un avantage important : l'étage de multiplexage d'entrée intégré dans le circuit permet de limiter l'interfaçage à 100 Gbit/s à la seule sortie, divisant ainsi le nombre de connecteurs intervenant à ce débit par deux dans une approche modulaire, voire de s'en affranchir dans une approche où le muxtipleur-amplificateur et le modulateur seraient copackagés.

C'est précisément dans la logique de cet état de l'art et de la problématique esquissée que se déroule le fil conducteur de cette thèse.

Contributions

Les principales contributions originales des travaux présentés sont les suivantes :

1. Sur un plan théorique :
 - a) Les équations exactes et générales de la réponse fréquentielle en régime petit-signal de l'amplificateur distribué ont été déterminées. Les équations de dimensionnement systématique de ses principaux paramètres, à partir des approximations habituelles en basses fréquences, ont été fournies. Ces équations ont été mises en œuvre dans un ensemble complet de codes sous Scilab, fournissant un outil d'aide à l'analyse théorique exacte de l'amplificateur distribué en régime petit-signal (chapitre 2).
 - b) L'utilisation de cet outil a permis de mettre en exergue le fait que la réponse petit-signal de l'amplificateur distribué n'est intrinsèquement pas

13. Syst. Devices Res. Labs., NEC Corp., Tsukuba, Japan.

14. Sauf indication contraire, les termes *sélecteur* et *multiplexeur* seront utilisés indifféremment, pour faire référence à la fonction électronique de multiplexage temporel.

adaptée à l'amplification de signaux de données, à cause de son comportement à l'approche de la fréquence de coupure et dans la bande rejetée, avec en particulier l'existence de modes passants d'ordres supérieurs (chapitre 2).

- c) En réponse à ces observations, ce même outil a permis de proposer deux méthodes d'optimisation des performances de l'amplificateur distribué (chapitre 3).

2. Sur un plan expérimental :

- a) Trois amplificateurs distribués single-ended ont été réalisés, en application de la première méthode d'optimisation, présentée dans la section 3.4.1. Le premier circuit présente un gain en basses fréquences égal à $15,9\text{ dB}$ et une bande passante à 3 dB égale à 93 GHz . Le deuxième et le troisième circuit présentent un gain égal à 15 dB et une bande passante supérieure à 110 GHz . Les diagrammes de l'oeil des trois circuits mesurés à 86 Gbit/s présentent une amplitude de $2,7 V_{pp}$, $2,65 V_{pp}$ et $2,37 V_{pp}$, respectivement¹⁵. Ces résultats ont donné lieu à une publication (conférence [3], page 264) (chapitre 4).
- b) Un amplificateur distribué différentiel intégrant un sélecteur 2:1 a été réalisé, en application de la deuxième méthode d'optimisation, présentée dans les sections 3.4.2 et 3.5.2. Une amplitude différentielle de sortie de $6,2 V_{pp}$ à 100 Gbit/s et $5,9 V_{pp}$ à 112 Gbit/s ont été obtenues, soit un produit vitesse \times amplitude de $620\text{ Gbit}\cdot\text{s}^{-1}\cdot\text{V}$ et $661\text{ Gbit}\cdot\text{s}^{-1}\cdot\text{V}$, respectivement¹⁶. Ces résultats ont donné lieu à cinq publications (revues [1, 2, 3], page 263, conférences [1, 2], page 264) (chapitre 5).
- c) Ce dernier circuit a été copackagé avec des composants électro-optiques dans le cadre du projet POLYSYS et a permis de réaliser des démonstrations système à l'état de l'art (revues [4, 5, 6, 7, 8], page 264 et conférence [4], page 264). Ce circuit a également été packagé par l'équipe EOFiP¹⁷ du III-V Lab dans un module hyperfréquence avec lequel une amplitude de sortie différentielle de $5,75 V_{pp}$ a été obtenue à 100 Gbit/s et dont deux exemplaires ont été mis en œuvre dans un transmetteur QPSK fonctionnant à 80 GBd dans les laboratoires Bell de Crawford Hill dans le New Jersey (*cf.* figure 0.0.1) (chapitre 6).

15. *cf.* section 4.6 page 181 *Comparaison à l'état de l'art.*

16. *cf.* section 5.6 page 213 *Comparaison à l'état de l'art.*

17. « Electro-Optical Functions in Package ».

Organisation de la thèse

Le chapitre 1 introduit les systèmes, composants et technologies pour les télécommunications optiques à 100 *Gbit/s*. Les éléments clés du transmetteur électro-optique sont en particulier étudiés et l'état de l'art des modulateurs de Mach-Zehnder, des amplificateurs très large bande, dont les drivers de modulateurs, et enfin des technologies microélectroniques, sont présentés.

Le chapitre 2 présente la théorie de l'amplificateur distribué en régime petit-signal, en partant d'un degré de généralité le plus large puis en procédant aux simplifications à but didactique et pratique en vue de la phase de conception. L'ensemble des équations permettant de décrire complètement et de façon exacte la réponse petit-signal de l'amplificateur distribué est mis en œuvre dans un ensemble de codes sous Scilab, constituant ainsi un outil d'analyse numérique.

Le chapitre 3 se base sur cet outil pour proposer deux méthodes d'optimisation des performances de l'amplificateur distribué.

Le chapitre 4 traite de la réalisation d'amplificateurs distribués single-ended à 100 *Gbit/s* en technologie TBDH InP 0,7 μm .

Le chapitre 5 traite de la réalisation d'un amplificateur distribué différentiel avec sélecteur 2:1 intégré à 100 *Gbit/s* en technologie TBDH InP 0,7 μm .

Le chapitre 6 présente un ensemble d'applications utilisant l'amplificateur distribué différentiel avec sélecteur 2:1 intégré présenté dans le chapitre 5, dont la réalisation d'un module électronique présentant des performances à 100 *Gbit/s* à l'état de l'art, puis la réalisation dans le cadre du projet Européen *POLYSYS* d'un module copackage associant ce circuit à des composants optiques, mis en œuvre dans des expérimentations système établissant des résultats à l'état de l'art dans le domaine des télécommunications optiques courtes distances à 100 *Gbit/s*.

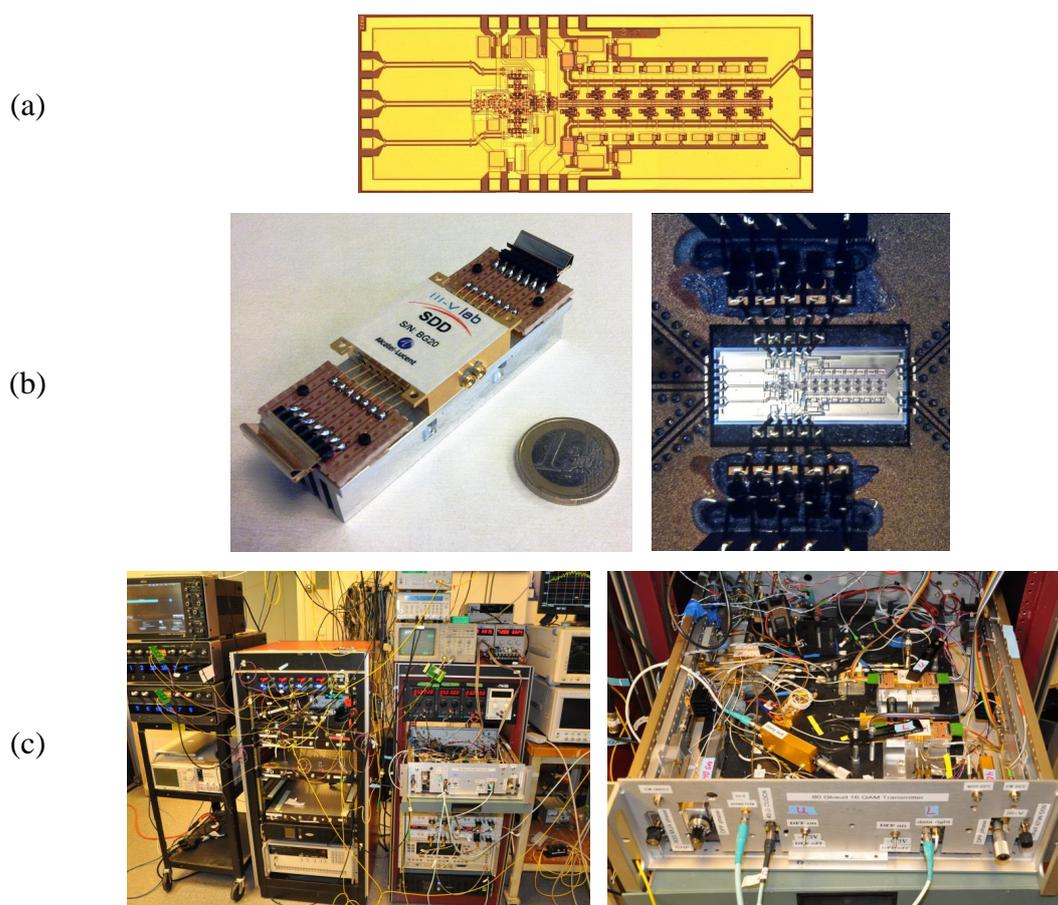


FIGURE 0.0.1 : Amplificateur distribué différentiel avec sélecteur 2:1 intégré, en technologie TBH InP $0,7\ \mu m$, réalisé dans le cadre de cette thèse : puce nue (a), reporté en module (b) et utilisé dans un transmetteur optique QPSK fonctionnant à $80\ GBd$ (c).

CHAPITRE 1

Télécommunications optiques à 100 Gbit/s : Systèmes, composants et technologies

1.1 Introduction

Les télécommunications optiques sont intimement liées à la croissance fulgurante du réseau Internet mondial depuis les années 1990. Alors que les briques de base des systèmes de télécommunications sur fibre optique avaient été progressivement mises au point depuis les années 1960, une ultime étape clé fut l'invention en 1986 de l'amplificateur optique à fibre dopée à l'erbium (EDFA)[Des02] qui permet d'atteindre des distances entre répéteurs de plusieurs dizaines de kilomètres. Plus important encore, grâce à une bande d'amplification de plusieurs dizaines de nanomètres dans la fenêtre optique située autour de 1550 nm , il permet d'amplifier un multiplex de longueurs d'onde d'un seul tenant, ouvrant la voie à l'augmentation spectaculaire et sans égale de la capacité de transmission grâce à la technique du multiplexage en longueur d'onde¹. Le transport optique était né et avec lui le réseau Internet mondial.

Depuis le début des années 1990 jusqu'à aujourd'hui, en 2015, le trafic Internet mondial a été multiplié par un facteur 10^8 , passant de 0,001 à 100000 $Po/mois$ ^{2 3}. En

1. <http://www.lightwaveonline.com/articles/print/volume-31/issue-1/features/three-decades-of-innovation.html>.

2. $1Po = 10^6 Go$.

3. cf. [Kor13] complété par les derniers chiffres de prévisions de trafic Inter-

janvier 2013, le journal *Spectrum* d'IEEE, dans un court article intitulé *Bandwidth Bottleneck - The hardware at the heart of the Internet isn't fast enough*, faisait état de l'inexorable décrochage entre les technologies matérielles à la base de l'infrastructure du réseau, dont la progression longtemps exponentielle semble devenir plutôt linéaire depuis le milieu des années 2000 [Wel13], et le trafic IP total au niveau mondial, dont le taux de croissance suit une loi hyperbolique⁴. Ce constat avait été fait quelques années plus tôt dans la communauté de la recherche en télécommunications optiques [Chr09, Ric10].

Le travail de recherche présenté dans ce manuscrit s'inscrit dans cette problématique d'augmentation de la capacité des systèmes de télécommunications optiques, au travers de l'axe spécifique de l'augmentation du débit de fonctionnement des transmetteurs optoélectroniques. Nous nous intéressons plus particulièrement à l'un des éléments constitutifs clés, le *driver de modulateur*, dont la fonction est d'amplifier le signal de données fourni par les étages numériques situés en amont afin que le modulateur électro-optique imprime sur la porteuse optique le signal de données avec la meilleure efficacité possible. Visant un débit de fonctionnement de 100 Gbit/s, le niveau d'amplitude requis est typiquement de plusieurs volts [Vel11, Kaz09] (section 1.4). Le principal verrou technologique, auquel ce travail de recherche s'attaque, est donc le produit vitesse \times amplitude du driver de modulateur. Le dépassement significatif du seuil de 400 V.Gbit/s en est le principal objectif. Cet ensemble de contraintes nécessite d'une part l'utilisation de l'architecture de l'amplificateur distribué (section 1.5). D'autre part, le recours à une technologie de transistor capable de fournir simultanément une amplitude de signal et une vitesse de fonctionnement élevées est également nécessaire. Le transistor bipolaire à double hétérojonction (TBDH) sur phosphore d'indium (InP) est une technologie de choix à cet égard (section 1.6).

Organisation du chapitre

Le chapitre 1 est organisé de la façon suivante :

Section 1.2 : *Systèmes de télécommunications optiques*

Section 1.3 : *Critères de performance*

Section 1.4 : *Modulateur de Mach-Zehnder*

Section 1.5 : *Driver de modulateur*

Section 1.6 : *Technologies à semiconducteurs*

net de Cisco d'après <http://www.cisco.com/c/en/us/solutions/service-provider/visual-networking-index-vni/index.html>

4. De la forme $g(y) = 10^a(y - y_0)^b$, où $g(y)$ est le taux de croissance de l'année y , $y_0 = 1993,4$, $a = 3,02$ et $b = -1,14$ (valeurs obtenues par régression sur la période 1994-2011), d'après [Kor13].

1.2 Systèmes de télécommunications optiques

1.2.1 Principe de base

Les systèmes de télécommunications optiques longues distances reposent sur la fibre monomode standard en silice, qui présente une atténuation inférieure à $0,3 \text{ dB/km}$ de 1450 à 1650 nm , associée à l'amplificateur à fibre dopée à l'erbium (EDFA) dont le fonctionnement typique couvre la gamme $1530 - 1610 \text{ nm}$, soit 10 THz de bande passante. Cette fenêtre spectrale peut donc contenir par exemple jusqu'à 100 canaux de 100 GHz par multiplexage fréquentiel, plus couramment appelé multiplexage en longueur d'onde (WDM) dans le domaine optique. La figure 1.2.1 page 12 représente le schéma de principe d'un système de télécommunications optiques mettant en œuvre cette technique, dans l'hypothèse simplificatrice d'une liaison point à point. À chaque longueur d'onde correspond un transmetteur et un récepteur optoélectroniques.

Le principe de fonctionnement d'un transmetteur est le suivant :

- un laser génère une porteuse optique à une longueur d'onde précise donnée ;
- un sérialiseur (SERDES) réalise une fonction de multiplexage temporel, dans le domaine électrique, agrégeant les trains de données numériques reçus en entrée en un seul train multiplexé en sortie ;
- un driver amplifie et met en forme le signal de données multiplexées ;
- un modulateur électro-optique module avec ce signal amplifié la porteuse optique issue du laser.

C'est le principe de base d'un transmetteur optoélectronique utilisant la modulation binaire en amplitude (*On Off Keying*, OOK). La modulation externe du signal optique, plutôt que la modulation directe du laser au travers de son courant de polarisation, permet d'atteindre des débits de fonctionnement très élevés, jusqu'à 100 Gbit/s ⁵, comme nous le verrons dans le chapitre 6. La grandeur physique qui est modulée étant la puissance optique, on parle de *modulation en intensité*.

Chaque longueur d'onde ainsi modulée est associée à ses voisines par un multiplexeur optique (O-MUX) qui couple l'ensemble dans une fibre optique. Tous les 80 km typiquement, après une vingtaine de décibels d'atténuation, un amplificateur optique (EDFA) amplifie l'ensemble des longueurs d'onde. Après un certain nombre de tronçons, les porteuses optiques sont séparées par un démultiplexeur optique (O-DMUX). Chaque longueur d'onde est ensuite démodulée par un récepteur optoélectronique dédié.

5. Dans le cas du classique modulateur de Mach-Zehnder en LiNbO_3 piloté en mode différentiel, cette approche permet par ailleurs d'obtenir une modulation de fréquence parasite (*chirp*) quasi-nulle.

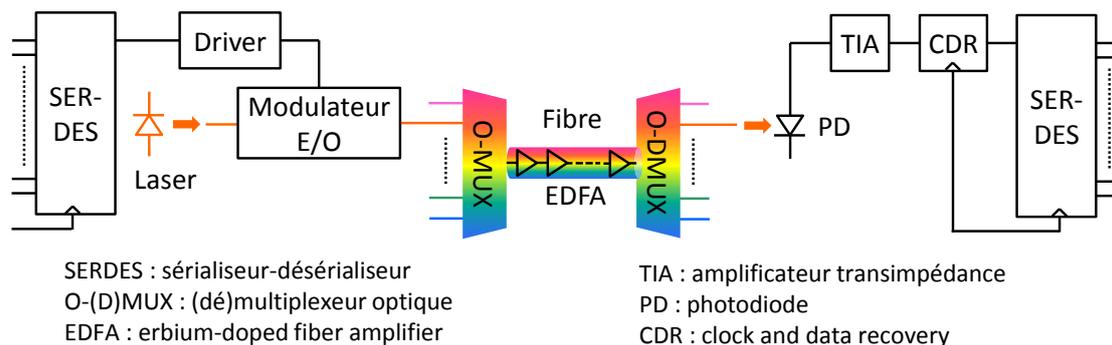


FIGURE 1.2.1 : Schéma de principe d'un système de télécommunications optiques numériques, avec multiplexage temporel électrique (ETDM) et multiplexage en longueur d'onde (WDM), utilisant la modulation binaire en amplitude et la détection directe (IM/DD).

Le principe de fonctionnement d'un récepteur est le suivant :

- une photodiode (PD), qui est par nature un détecteur quadratique, génère un photocourant proportionnel à la puissance optique reçue ;
- un amplificateur transimpédance (TIA) transforme le photocourant et l'amplifie en une tension d'amplitude suffisante pour le bon fonctionnement de l'étage en aval ;
- un circuit de récupération de l'horloge et de décision (CDR) transforme le signal analogique fourni par le TIA en un signal numérique, à la façon d'une bascule de décision, *i.e.* d'un convertisseur analogique-numérique à 1 bit ;
- un désérieur (SERDES) démultiplexe le signal numérique de réception en plusieurs trains de données à plus bas débit, à la cadence de l'horloge récupérée par la CDR.

C'est le principe de base d'un récepteur optoélectronique dédié à la démodulation binaire en amplitude, avec une transposition en bande de base directe par détection quadratique, *i.e.* sensible à la puissance optique, sans recours à un mélange avec un oscillateur local. On parle donc de *détection directe*.

Cette association de transmetteur et récepteur optoélectroniques constitue un système IM/DD, pour *intensity modulation / direct detection*.

Les meilleurs systèmes de télécommunications optiques commerciaux ont fonctionné sur ce modèle IM/DD jusqu'au milieu des années 2000, avec un débit maximum de 10 Gbit/s par longueur d'onde. Comme évoqué dans l'introduction, le passage à 40 Gbit/s puis à 100 Gbit/s a nécessité l'introduction de la détection cohérente numérique, associée aux formats de modulation vectoriels multi-niveaux (N-QAM) avec multiplexage en polarisation (PDM).

1.2.2 Système cohérent numérique

En 2004, TAYLOR présente dans le journal *Photonics Technology Letters* une méthode reprenant la technique de la détection cohérente optique, extensivement étudiée dans la communauté scientifique dans les années 1980 et 1990⁶, en y adjoignant le chaînon qui manquait pour en tirer tout le bénéfice potentiel latent, à savoir le traitement numérique du signal, avec deux rôles clés [Tay04] :

- d’une part, la réalisation de la boucle à verrouillage de phase (PLL) dans le domaine numérique, facilitant grandement l’opération délicate de verrouillage de l’oscillateur local sur la fréquence et la phase de la porteuse⁷ ;
- d’autre part, la compensation dans le domaine numérique des distorsions subies par le signal dans la fibre optique à cause de la dispersion chromatique.

Par ailleurs, d’autres fonctions s’avèreront utilement réalisées dans le domaine numérique :

- la gestion de la polarisation, à la fois pour compenser la dispersion par mode de polarisation, ainsi que pour démultiplexer un signal multiplexé en polarisation, technique qui permet à la fois de multiplier par deux la capacité d’information transportée et d’être moins sensible à la transmission dans la fibre ;
- la démodulation du signal en trains indépendants et la décision.

Ironiquement, la motivation initiale de la détection cohérente optique, à savoir une sensibilité de photodétection ultime⁸, avant que l’EDFA ne rende cette quête secondaire, devint finalement tout à fait accessoire, comparée aux nombreux bénéfices vus plus haut. Dans la décennie qui a suivi cet article visionnaire, toute la communauté scientifique et toute l’industrie des télécommunications optiques se sont entièrement tournés vers cette technique.

Dans la figure 1.2.2 page 14, le schéma de principe d’un système de télécommunications optiques cohérent moderne est présenté. La seule différence avec la figure 1.2.1 page 12 se situe au niveau du transmetteur et du récepteur optoélectroniques.

Le transmetteur est constitué d’un processeur de signal numérique (DSP) qui reçoit les données binaires d’un sérialiseur (SERDES) et les traite pour permettre à quatre convertisseurs numériques-analogiques (DAC) de générer quatre signaux qui attaquent au travers de quatre drivers linéaires un modulateur vectoriel à diversité de polarisation (PD IQM), qui module en conséquence la porteuse optique issue du laser.

6. Mais abandonnée à la faveur de l’arrivée de l’EDFA.

7. Ainsi avoir $f_{osc.local} \approx f_{signal}$ suffit puisque la PLL numérique se charge de compenser la différence. On parle alors de récepteur *intradyné*.

8. Meilleure que le sensibilité obtenue en détection directe et en détection différentielle.

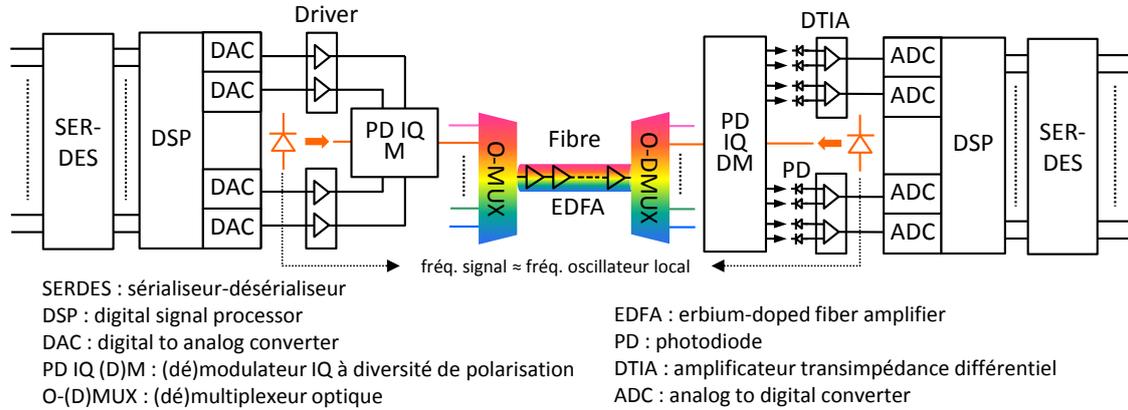


FIGURE 1.2.2 : Schéma de principe d'un système de télécommunications optiques numériques moderne, avec multiplexage temporel électrique (ETDM) et multiplexage en longueur d'onde (WDM), utilisant un format de modulation vectorielle en phase et en quadrature (IQ), le multiplexage en polarisation (PDM) et la détection cohérente numérique.

Le récepteur est constitué d'un démodulateur optique à diversité de polarisation (PD IQDM) qui fournit quatre paires de signaux optiques combinant signal et oscillateur local dans diverses conditions de phase et de polarisation linéairement indépendantes. Il est à noter que le démultiplexeur optique (O-DMUX) n'est plus indispensable, contrairement au cas IM/DD, puisque la sélection du canal à détecter peut se faire en fixant la fréquence de l'oscillateur local à sa fréquence centrale. Une fois détectés quadratiquement par quatre paires de photodiodes, les quatre paires de photocourants en résultant sont amplifiées linéairement et transformées en une tension d'amplitude suffisante au circuit en aval par quatre amplificateurs transimpédances différentiels (DTIA). La fonction différentielle permet de réaliser la fonction de soustraction entre les deux composantes de chaque paire de photocourants, permettant une meilleure sensibilité et une meilleure réjection des signaux non utiles présents sous la forme d'un signal de mode commun. Quatre convertisseurs analogiques-numériques reçoivent alors ces signaux et les numérisent pour qu'ils soient ensuite traités dans la domaine numérique par un DSP.

L'architecture des systèmes cohérents numériques repose sur la disponibilité de convertisseurs analogiques-numériques ultra-rapides et sur des DSP capables de fournir la capacité de traitement pour une consommation raisonnable. La loi de Moore est venu jouer pleinement en faveur de cette approche, les technologies CMOS 65 nm puis 40 nm et maintenant 28 nm permettant de remplir cette mission [Lap14].

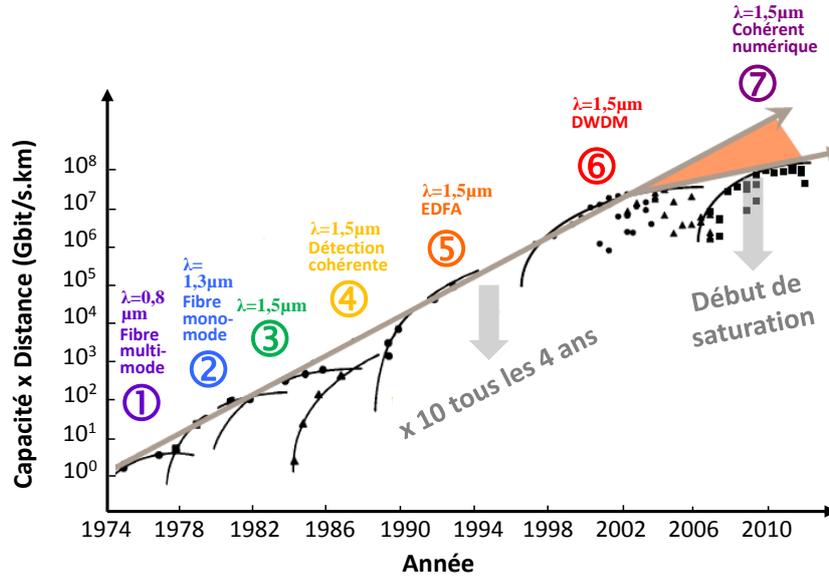


FIGURE 1.2.3 : Evolution historique du produit capacité \times distance des systèmes de télécommunications optiques (image modifiée et remasterisée d'après [Big12]).

1.2.3 Evolutions historiques et tendances actuelles

Dans la figure 1.2.3, l'évolution historique du produit capacité \times distance des systèmes de télécommunications optiques est représentée, depuis leurs origines jusqu'au début des années 2010. On observe que six générations technologiques successives ont permis une augmentation d'un facteur 10 tous les 4 ans du produit capacité \times distance jusqu'au milieu des années 2000. La septième génération, la détection cohérente numérique, a permis de maintenir une progression du débit par longueur d'onde, offrant 40, 100 puis 200 *Gbit/s*, avec une très forte augmentation de l'efficacité spectrale, mais sans pour autant permettre de conserver une distance de transmission comparable à la technologie 10 *Gbit/s* (dernière étape de la 6^{ème} génération).

Parallèlement, le trafic IP mondial, représenté dans la figure 1.2.4 page 16, a augmenté d'un facteur 10^8 entre 1990 et 2015. En corrélation avec le ralentissement de l'augmentation du produit capacité \times distance depuis le début des années 2000, le taux de croissance du trafic IP mondial décroît en suivant une loi hyperbolique [Kor13]. Les causes de cette saturation tant redoutée de l'infrastructure du réseau Internet sont de deux types.

D'une part, après plusieurs décennies d'innovations technologiques, le canal de transmission a été très bien rempli. Le calcul de la capacité de Shannon de la fibre

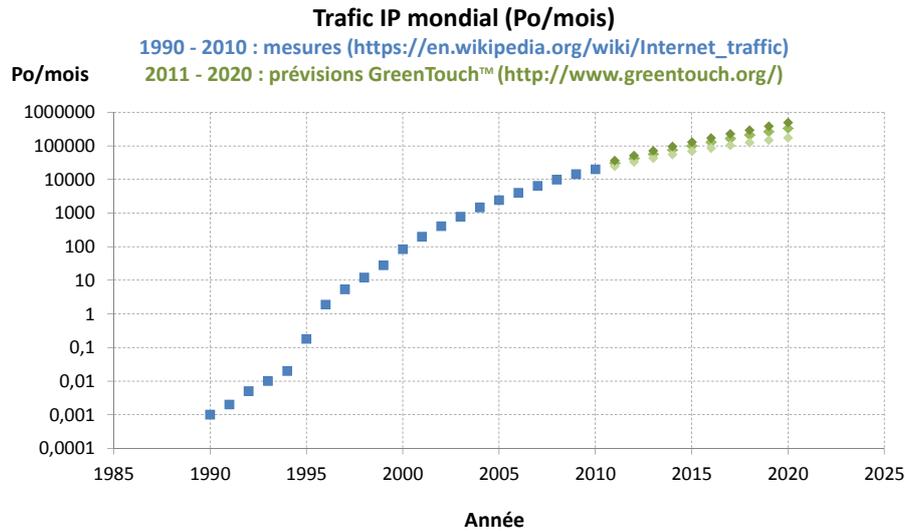


FIGURE 1.2.4 : Evolution historique du trafic IP mensuel en Po/mois.

optique, présenté dans l'article [Ess10], a en effet permis de constater que les systèmes de télécommunications optiques les plus sophistiqués (7^{ème} génération) fonctionnent à un niveau très proche de cette limite. C'est la raison pour laquelle ce qui est présenté en la matière comme la *prochaine frontière*, à savoir le multiplexage spatial, est exploré depuis plusieurs années [Win13]. Complémentairement, l'espoir de repousser la *limite non linéaire de Shannon*, en compensant les non-linéarités en jeu dans la fibre, constitue un autre axe de recherche [Liu13, Tem15].

D'autre part, les transmetteurs et récepteurs optoélectroniques progressent plus lentement depuis le milieu des années 2000, à la faveur de l'arrivée de la technologie cohérente numérique. Sans cette dernière, la croissance du produit capacité \times distance des systèmes de télécommunications optiques aurait sans doute été fortement ralentie voire stoppée. Or, comme nous l'avons vu dans la section précédente, les progrès des technologies CMOS, suivant la loi de Moore, ont permis de rendre cette technique exploitable, grâce à un composant clé : le convertisseur analogique-numérique ultra-rapide. Cependant, dans un récepteur cohérent numérique complet (*cf.* figure 1.2.2 page 14), quatre voies doivent être numérisées, à une fréquence d'échantillonnage de 64 GS/s sur 8 bits, dans les systèmes actuellement commercialisés. Ainsi, un débit de $4 \times 8 \times 64 \cdot 10^9 = 2,048\text{ Tbit/s}$ est délivré au DSP en charge de multiples traitements. Les systèmes cohérents numériques les plus modernes consommant plusieurs dizaines de watts, on comprend alors qu'avec le prolongement de plus en plus difficile et coûteux de la loi de Moore⁹, le rythme des évolutions technologiques marque le pas.

9. https://fr.wikipedia.org/wiki/Loi_de_Rock.

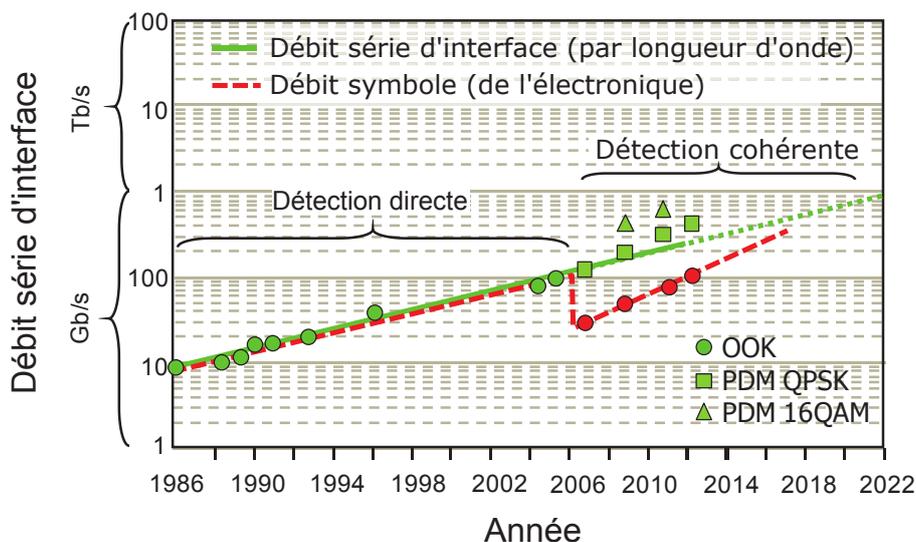


FIGURE 1.2.5 : Evolution du débit série d'interface par longueur d'onde et débit symbole associé, au travers des jalons historiques franchis par la recherche sur les systèmes de télécommunications optiques (d'après [Ray14]).

1.2.4 Systèmes à 100 GBd par longueur d'onde

La figure 1.2.5 retrace l'évolution du débit série d'interface par longueur d'onde avec le débit symbole associé, au travers des jalons historiques franchis par la recherche sur les systèmes de télécommunications optiques. On observe qu'en 2006, au passage entre technologie IM/DD et système cohérent numérique, le débit symbole chute d'un facteur quatre, passant de 100 *GBd* à 25 *GBd*, grâce à l'augmentation d'un même facteur du nombre de bits par symbole avec le format de modulation QPSK multiplexé en polarisation (PDM). Depuis cette époque, au sur-débit des codes correcteurs d'erreur près, ce débit symbole est resté constant dans les nouveaux systèmes, que ce soit pour le 40, 100, 200 *Gbit/s* par longueur d'onde et même 400 *Gbit/s* en double porteuse.

La recherche n'en est néanmoins pas restée là. En 2014, RAYBON récapitulait dans [Ray14] les résultats de recherche en systèmes cohérents aux débits symboles les plus élevés. Aujourd'hui encore, en 2015, le record est de 100 *GBd*. En somme, alors qu'en vingt ans, entre 1986 et 2006, le débit symbole a été multiplié par un facteur dix, entre 2006 et 2016, il aura été divisé par quatre et à nouveau multiplié par quatre pour revenir au même niveau.

Néanmoins, il convient de noter un détail qui a son importance. La démonstration

d'un système cohérent numérique à 100 GBd¹⁰ dans [Ray14] en PDM QPSK, soit un débit total par longueur d'onde de 428 Gbit/s, est réalisée dans des conditions sous-optimales à cause des limitations de certains composants, dont en particulier le transmetteur QPSK. Le modulateur IQ utilisé a en effet une tension de commande différentielle optimale de $7V_{pp}$, quand le circuit d'attaque ne fournit que $1V_{pp}$. De plus, la bande passante à -3 dB du modulateur IQ étant de 37 GHz, un égaliseur optique est ajouté en sortie pour atténuer les fréquences centrales de la porteuse optique par rapport aux extrémités. Le cumul de ces deux éléments se traduit par une perte de modulation estimée à 25 dB, compensée par un amplificateur optique suffisamment performant pour les besoins de cette expérimentation de laboratoire. Néanmoins, dans un système réel, une telle perte de modulation n'est pas acceptable. Un driver capable d'attaquer le modulateur dans sa dynamique s'avère alors indispensable. Comme illustré dans [Vel11], l'augmentation de la bande passante d'un modulateur de Mach-Zehnder, pour s'affranchir d'un égaliseur optique, se traduit par une augmentation de sa tension de commande, donc une tension d'attaque du driver accrue. On notera que l'utilisation d'un égaliseur électronique actif, sans atténuation aux basses fréquences, peut alors s'avérer utile pour relâcher la contrainte sur la tension de sortie du driver [Met14].

Le passage à la technologie cohérente numérique pour le transport optique n'a pas signifié la disparition totale de la technologie IM/DD. Pour les applications autres que le transport optique, c'est à dire les applications courtes distances, telles que l'interface client ou les câbles optiques actifs, la modulation binaire en amplitude reste performante, de par la simplicité de son architecture, son efficacité énergétique et son moindre coût. Si les systèmes commerciaux sont restés jusqu'à aujourd'hui, en 2015, à un débit symbole de 25 GBd, en atteignant 100 Gbit/s sur quatre longueurs d'onde (interface client) ou quatre fibres en parallèle (câbles optiques actifs), la nécessité de diminuer le nombre de composants optiques, déterminant dans le coût total, plaide pour une solution à 100 Gbit/s par longueur d'onde, ce qui a donné lieu à de nombreuses pistes de recherche [Wei15]. Au-delà de la modulation binaire à 100 GBd [Der13], on notera la modulation 4-ASK à 50 GBd [Lee15], la modulation duobinaire à 100 Gbit/s [Lee14], ou encore la modulation à tons multiples discrets (DMT) [Xie15]¹¹.

Le travail de recherche présenté dans ce manuscrit s'intéresse à la modulation à 100 GBd avec comme principal verrou technologique l'amélioration significative du produit vitesse \times amplitude du driver de modulateur.

10. 107 GBd précisément avec le sur-débit des codes correcteurs d'erreurs.

11. Dans cette logique, le groupe de travail *IEEE P802.3bs 400 Gb/s Ethernet Task Force* planche actuellement sur la normalisation d'une solution à 100 Gbit/s par canal optique pour fournir 400 Gbit/s sur quatre canaux. Il fait peu de doute que la prochaine étape sera le 1 Tbit/s.

1.3 Critères de performance

Le principal critère de performance de tout système de communications numériques étant le taux d'erreur binaire, nous présentons dans cette section la façon dont il est habituellement estimé à partir du principal outil de caractérisation des circuits numériques, à savoir le diagramme de l'œil, dont un usage extensif est ensuite fait dans les chapitres 4, 5 et 6.

1.3.1 Diagramme de l'œil

La figure 1.3.1 présente le principe du diagramme de l'œil, en supposant un signal numérique binaire. Un tel signal idéal est représenté dans la figure 1.3.1(a). Une fois filtré et bruité, il devient le signal représenté dans la figure 1.3.1(b). L'impact

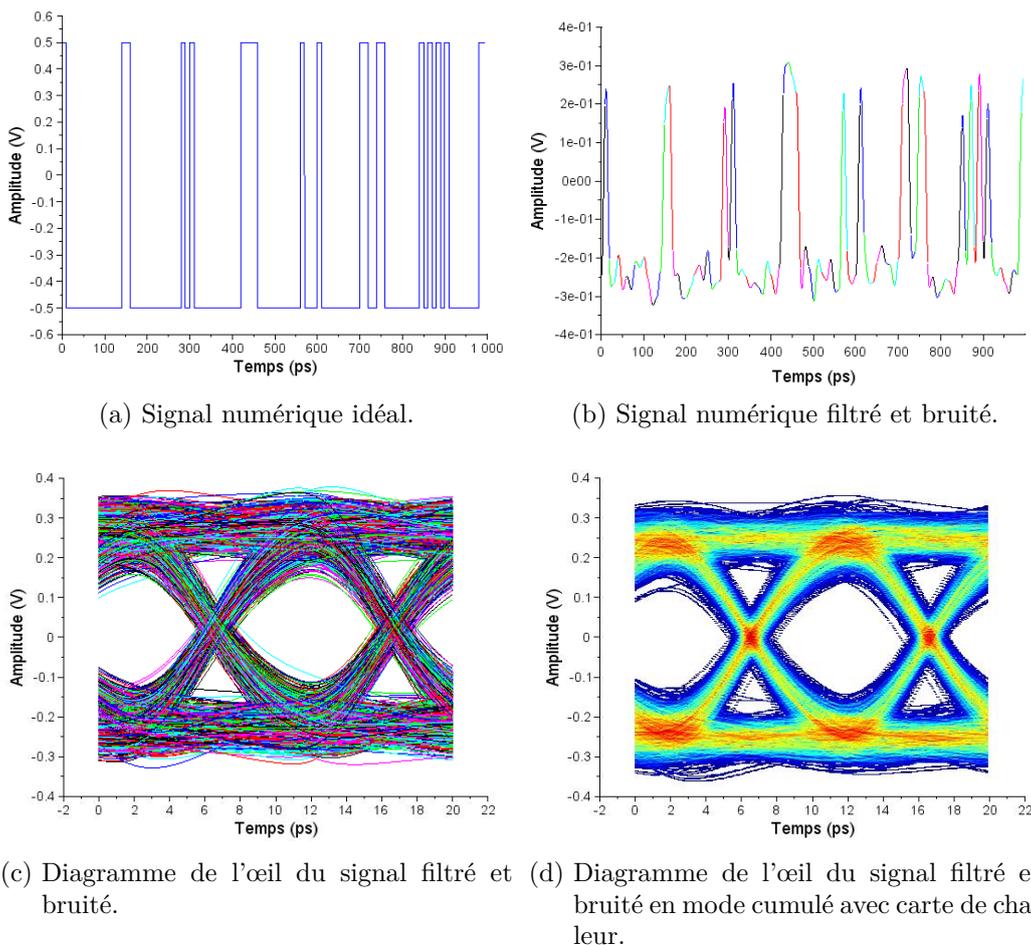


FIGURE 1.3.1 : Principe du diagramme de l'œil.

du bruit étant aléatoire (bruit blanc gaussien) et l'impact du filtrage dépendant de la longueur des séquences et des transitions, il est très difficile de visualiser sur le chronogramme le degré de dégradation du signal. Le diagramme de l'œil apporte une solution à cela. Dans la figure 1.3.1(b), à chaque changement de bit, la couleur du signal change. Le diagramme de l'œil est un chronogramme replié, modulo un multiple de la période binaire. Le diagramme de l'œil du signal de la figure 1.3.1(b) est représenté dans la figure 1.3.1(c). On observe la superposition de tous les bits, de couleurs différentes, sur deux périodes binaires. Enfin, il est pratique de visualiser le diagramme de l'œil avec une carte de chaleur rendant compte de la densité des traces du signal passant par chaque surface élémentaire du plan $[temps ; amplitude]$. On notera qu'il est relativement simple de mesurer un diagramme de l'œil, puisqu'il suffit de visualiser le signal sur un oscilloscope avec un signal de déclenchement (*trig*) correspondant au multiple souhaité de l'horloge de cadencement du signal.

1.3.2 Facteurs de qualité Q

Il est pratique de définir les facteurs de qualité Q_t et Q_V d'un signal à partir du diagramme de l'œil. Dans la figure 1.3.2, on définit les grandeurs $\mu_{V_1,0}$ et $\sigma_{V_1,0}$, res-

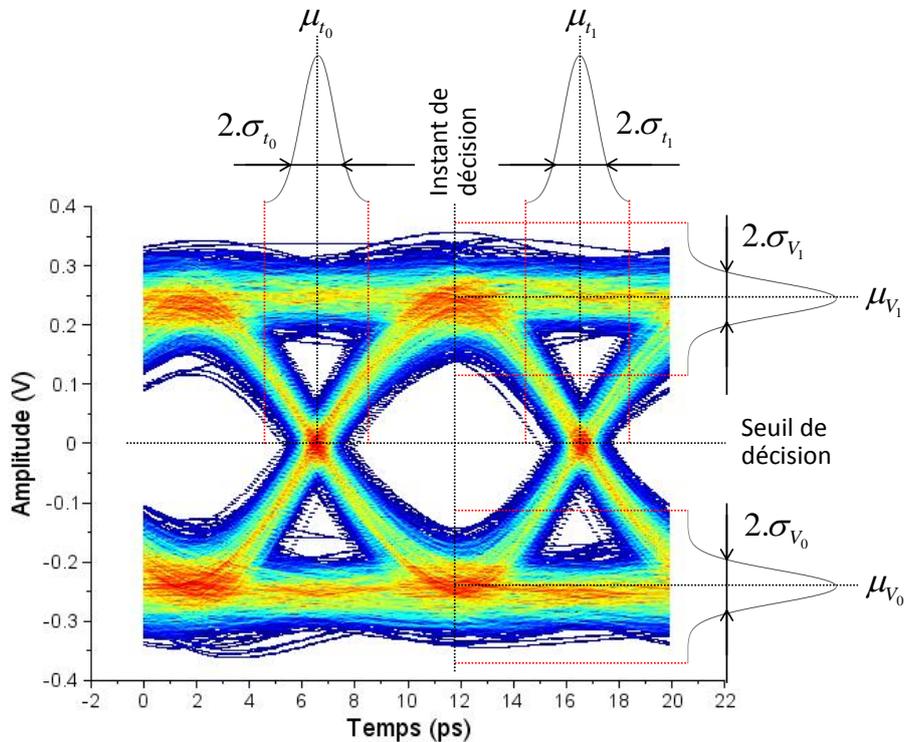


FIGURE 1.3.2 : Définition des grandeurs caractéristiques d'un diagramme de l'œil.

pectivement valeurs moyennes et écarts types des distributions des traces du signal constituant les deux niveaux logiques « 1 » et « 0 », dans une fenêtre temporelle infiniment étroite au centre de l'œil, correspondant à *l'instant de décision*. On définit également les grandeurs $\mu_{t_1,0}$ et $\sigma_{t_1,0}$, respectivement valeurs moyennes et écarts types des distributions des traces du signal au croisement des fronts montants et descendants, correspondant au *seuil de décision*. Les facteurs Q_t et Q_V sont alors donnés par :

$$Q_t = \frac{\mu_{t_1} - \mu_{t_0}}{\sigma_{t_1} + \sigma_{t_0}} \quad \text{et} \quad Q_V = \frac{\mu_{V_1} - \mu_{V_0}}{\sigma_{V_1} + \sigma_{V_0}} \quad (1.3.1)$$

1.3.3 Probabilité binaire d'erreur

Lorsqu'un signal numérique binaire tel que celui de la figure 1.3.2 page 20 est transformé par un circuit de décision en un signal numérique régénéré¹², pour revenir idéalement au signal de la figure 1.3.1(a) page 19, le circuit de décision détermine à chaque instant de décision $t_{décision}$, au rythme de l'horloge, si le signal représente un « 1 » ou un « 0 », en le comparant à un seuil de décision V_{seuil} . La probabilité binaire d'erreur s'exprime alors de la façon suivante :

$$P_\varepsilon = P(1).P(1|0) + P(0).P(0|1) \quad (1.3.2)$$

$P(1)$ et $P(0)$ sont les probabilités d'avoir un 1 ou un 0, respectivement, valant habituellement $1/2$ et $1/2$. $P(1|0)$ et $P(0|1)$ sont les probabilités de détecter un « 1 » au lieu d'un « 0 » et inversement. Une décision erronée peut être due au bruit en amplitude ou au bruit en phase, encore appelé gigue temporelle.

Hypothèse d'une gigue temporelle négligeable

En considérant une distribution statistique gaussienne, on peut alors écrire, en se référant à la figure 1.3.3 page 22 :

$$P(1|0) = \int_{V_{seuil}}^{\infty} \frac{1}{\sigma_{V_0} \sqrt{2\pi}} e^{-\frac{(v-\mu_{V_0})^2}{2\sigma_{V_0}^2}} dv \quad \text{et} \quad P(0|1) = \int_{-\infty}^{V_{seuil}} \frac{1}{\sigma_{V_1} \sqrt{2\pi}} e^{-\frac{(v-\mu_{V_1})^2}{2\sigma_{V_1}^2}} dv$$

12. Avantage fondamental des systèmes numériques par rapports aux systèmes analogiques.

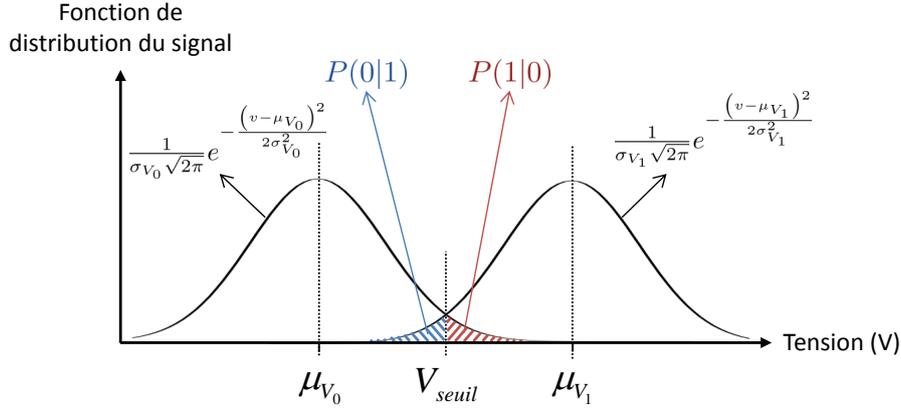


FIGURE 1.3.3 : Calcul de la probabilité binaire d'erreur.

En introduisant la fonction d'erreur complémentaire $\text{erfc}(x) = \frac{2}{\sqrt{\pi}} \int_x^\infty e^{-t^2} dt$, on obtient par changement de variable :

$$P(1|0) = \frac{1}{2} \text{erfc}\left(\frac{V_{seuil} - \mu_{V_0}}{\sigma_{V_0} \sqrt{2}}\right) \quad \text{et} \quad P(0|1) = \frac{1}{2} \text{erfc}\left(\frac{\mu_{V_1} - V_{seuil}}{\sigma_{V_1} \sqrt{2}}\right)$$

Soit :

$$P_\varepsilon = \frac{1}{2} \left[\frac{1}{2} \text{erfc}\left(\frac{V_{seuil} - \mu_{V_0}}{\sigma_{V_0} \sqrt{2}}\right) + \frac{1}{2} \text{erfc}\left(\frac{\mu_{V_1} - V_{seuil}}{\sigma_{V_1} \sqrt{2}}\right) \right] \quad (1.3.3)$$

En notant que $\text{erfc}'(x) = -\frac{2}{\sqrt{\pi}} e^{-x^2}$, on obtient :

$$\frac{dP_\varepsilon}{dV_{seuil}} = \frac{1}{2} \left[\frac{1}{\sigma_{V_1} \sqrt{2\pi}} e^{-\frac{(\mu_{V_1} - V_{seuil})^2}{2\sigma_{V_1}^2}} - \frac{1}{\sigma_{V_0} \sqrt{2\pi}} e^{-\frac{(V_{seuil} - \mu_{V_0})^2}{2\sigma_{V_0}^2}} \right]$$

Le minimum de P_ε est donc atteint pour :

$$\ln(\sigma_{V_0}) - \frac{(\mu_{V_1} - V_{seuil})^2}{2\sigma_{V_1}^2} = \ln(\sigma_{V_1}) - \frac{(V_{seuil} - \mu_{V_0})^2}{2\sigma_{V_0}^2}$$

Ce qui donne un seuil optimum V_{seuil_opt} , en retenant la racine positive :

$$V_{seuil_opt} = \frac{\sigma_{V_0} \sigma_{V_1} \sqrt{2(\sigma_{V_1}^2 - \sigma_{V_0}^2) \ln(\sigma_{V_1}/\sigma_{V_0}) + (\mu_{V_1} - \mu_{V_0})^2}}{(\sigma_{V_1} + \sigma_{V_0})(\sigma_{V_1} - \sigma_{V_0})} + \frac{\sigma_{V_1}^2 \mu_{V_0} - \sigma_{V_0}^2 \mu_{V_1}}{(\sigma_{V_1} + \sigma_{V_0})(\sigma_{V_1} - \sigma_{V_0})}$$

Dans le cas où $\sigma_{V_1} \approx \sigma_{V_0}$, on obtient :

$$V_{seuil_opt} \approx \frac{\sigma_{V_0}\mu_{V_1} + \sigma_{V_1}\mu_{V_0}}{\sigma_{V_1} + \sigma_{V_0}}$$

Le calcul montre alors qu'on a :

$$P_{\varepsilon_min} = P_{\varepsilon}(V_{seuil_opt}) = \frac{1}{2}\text{erfc}(Q_V/\sqrt{2}) \quad (1.3.4)$$

On constate donc que le critère de performance *probabilité d'erreur* est totalement déterminé par le facteur $Q_V = (\mu_{V_1} - \mu_{V_0}) / (\sigma_{V_1} + \sigma_{V_0})$ du diagramme de l'œil, au travers de la fonction d'erreur complémentaire. Nous en listons les valeurs notables dans le tableau 1.1.

Q	P_{ε}	Q	P_{ε}
0,0	1/2	5,998	10 ⁻⁹
3,090	10 ⁻³	6,361	10 ⁻¹⁰
3,719	10 ⁻⁴	6,706	10 ⁻¹¹
4,265	10 ⁻⁵	7,035	10 ⁻¹²
4,753	10 ⁻⁶	7,349	10 ⁻¹³
5,199	10 ⁻⁷	7,651	10 ⁻¹⁴
5,612	10 ⁻⁸	7,942	10 ⁻¹⁵

TABLE 1.1 : Probabilité d'erreur P_{ε} en fonction du facteur Q .

Hypothèse d'un bruit en amplitude négligeable

La gigue temporelle est caractérisée par les paramètres μ_{t_0} , μ_{t_1} , σ_{t_0} et σ_{t_1} de la distribution des traces du signal au point de croisement des fronts montants et descendants (*cf.* figure 1.3.2). Son impact sur la probabilité d'erreur se détermine de la même façon que dans le paragraphe précédent, en considérant le facteur $Q_t = (\mu_{t_1} - \mu_{t_0}) / (\sigma_{t_1} + \sigma_{t_0})$. Dans le cas où $\sigma_{t_1} \approx \sigma_{t_0}$, on a :

$$t_{décision_opt} \approx \frac{\sigma_{t_0}\mu_{t_1} + \sigma_{t_1}\mu_{t_0}}{\sigma_{t_1} + \sigma_{t_0}}$$

De même, on obtient :

$$P_{\varepsilon_min} = P_{\varepsilon}(t_{décision_opt}) = \frac{1}{2}\text{erfc}(Q_t/\sqrt{2}) \quad (1.3.5)$$

Application numérique

Le tableau 1.2 compare la probabilité d'erreur due au bruit en amplitude à la probabilité d'erreur due à la gigue temporelle, du circuit présenté dans le chapitre 5. On constate que le bruit en amplitude est bien plus limitant et que l'impact de la gigue temporelle est négligeable. Cela reste vrai tant que la gigue totale $\sigma_{t_0} + \sigma_{t_1}$ reste inférieure à 12 % du temps bit.

μ_{V_1}	6,2 V	μ_{t_1}	10 ps
μ_{V_0}	0 V	μ_{t_0}	0 ps
σ_{V_1}	430 mV	σ_{t_1}	379 fs
σ_{V_0}	430 mV	σ_{t_0}	379 fs
Q_V	7,2	Q_t	13,2
P_{ε_V}	$2,8 \cdot 10^{-13}$	P_{ε_t}	$4,8 \cdot 10^{-40}$

TABLE 1.2 : Probabilités d'erreur dues au bruit en amplitude et à la gigue temporelle pour un signal binaire à 100 Gbit/s, tel que celui de la figure 5.5.4 page 211.

Discussion

Il convient de noter que l'étude théorique présentée ci-dessus suppose un circuit de décision parfait, dont le seuil de décision ne présente aucun bruit en amplitude et dont l'instant de décision ne présente aucun bruit en phase. Dans la réalité, les imperfections du circuit de décision viennent s'ajouter, de sorte qu'une marge doit être prise pour apprécier la performance pratique du signal considéré, au-delà de sa seule performance intrinsèque.

De plus, on a supposé que les déviations en amplitude et en phase du signal considéré ont un caractère uniquement aléatoire. Dans la réalité, des déviations déterministes s'ajoutent, interférences entre symboles en amplitude et gigue déterministe en phase. Au premier ordre, leur prise en compte peut simplement consister à inclure une pénalité en amplitude et en phase, réduisant les termes $\mu_{V_1} - \mu_{V_0}$ et $\mu_{t_1} - \mu_{t_0}$. Il convient néanmoins de remarquer qu'elles rendent la détermination des paramètres σ_{V_0} , σ_{V_1} , σ_{t_0} et σ_{t_1} plus délicate. En effet, la distribution globale du signal comportant des déviations d'origines aléatoires et déterministes peut être vue comme une superposition de gaussiennes autour de chaque trace ou transition déviée par une origine déterministe. Cet aspect a été particulièrement étudié pour le cas de la gigue temporelle, avec des méthodes spécifiques de décomposition de la gigue, souvent proposées en module supplémentaire dans les oscilloscopes.

À titre d'illustration, les mesures dont sont issus les chiffres utilisés dans le tableau 1.2 page précédente ne distinguent pas les contributions aléatoires et déterministes. Elles sont donc optimistes pour μ_{V_0} , μ_{V_1} , μ_{t_0} et μ_{t_1} mais pessimistes pour σ_{V_0} , σ_{V_1} , σ_{t_0} et σ_{t_1} .

1.4 Modulateur de Mach-Zehnder

Le modulateur de Mach-Zehnder est le type de modulateur externe le plus répandu dans les systèmes de télécommunications optiques. Il est en particulier utilisé dans les expérimentations systèmes mettant en œuvre le principal circuit issu de ce travail de recherche (*cf.* chapitre 6). Nous en présentons donc dans cette section les caractéristiques clés, dont découlent les spécifications les plus importantes du driver de modulateur, objet du présent travail.

Ce type de modulateur électro-optique repose sur le principe de l'interféromètre de Mach-Zehnder, consistant à diviser un signal optique incident en deux chemins de longueurs différentes puis à faire interférer les signaux déphasés en résultant. Il est réalisé en technologie intégrée, plutôt qu'en espace libre, en utilisant un matériau sujet à l'effet électro-optique (effet Pockels).

1.4.1 Modulation de phase

L'effet Pockels est la variation linéaire subie par l'indice de réfraction d'un cristal sous l'application d'un champ électrique. L'un des matériaux les plus utilisés est le niobate de lithium (LiNbO_3). La figure 1.4.1 page suivante représente le schéma de principe d'un modulateur de phase. Un guide optique plongé dans un substrat en LiNbO_3 au dessus duquel deux électrodes permettent l'application d'un champ électrique, sera le siège d'une variation de son indice de réfraction suivant la loi suivante [Li 03] :

$$\Delta n(V) = \frac{1}{2} n_0^3 r_{ij} \frac{V}{d}$$

où n_0 est l'indice de réfraction de la zone active en l'absence de champ électrique, r_{ij} est le coefficient du tenseur électro-optique du cristal qui correspond à l'axe cristallin en jeu, V est la tension appliquée et d est la distance inter-électrode au travers de laquelle la tension est appliquée.

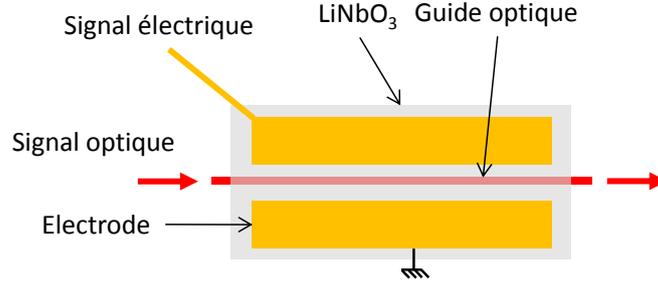


FIGURE 1.4.1 : Schéma de principe d'un modulateur de Mach-Zehnder en phase.

Le signal optique parcourant la zone du guide concernée subit alors un déphasage donné par :

$$\Delta\varphi(V) = \gamma\Delta n \frac{2\pi}{\lambda} L = \frac{\pi}{\lambda} n_0^3 r_{ij} \frac{\gamma L}{d} V \triangleq \pi \frac{V}{V_\pi}$$

où λ est la longueur d'onde optique, L est la longueur de la section de modulation et γ est le facteur de confinement optique (intégrale de recouvrement entre le champ électrique induit par les électrodes et le champ électrique du mode optique). On définit la tension caractéristique V_π pour laquelle ce déphasage vaut $\pi \text{ rad}$:

$$V_\pi = \frac{\lambda}{n_0^3 r_{ij}} \frac{d}{\gamma L}$$

La fonction de transfert entre le signal optique en sortie E_{out} et en entrée E_{in} de la section de modulation s'écrit donc :

$$\frac{E_{out}}{E_{in}} = e^{j\Delta\varphi(V)} = e^{j\pi \frac{V}{V_\pi}} \quad (1.4.1)$$

1.4.2 Modulation d'amplitude

La figure 1.4.2 présente le schéma de principe du modulateur de Mach-Zehnder. Il consiste à utiliser deux sections de phase modulant les deux signaux optiques issus d'un même signal d'entrée puis à les recombinaer en sortie pour obtenir le signal optique E_{out} qui s'écrit donc :

$$E_{out} = \frac{1}{\sqrt{2}} \left(A_1 e^{j\Delta\varphi(V_1)} + A_2 e^{j\Delta\varphi(V_2)} \right) = \frac{1}{\sqrt{2}} \left(A_1 e^{j\pi \frac{V_1}{V_\pi}} + A_2 e^{j\pi \frac{V_2}{V_\pi}} \right)$$

où A_1 et A_2 sont respectivement les amplitudes des signaux optiques des chemins du

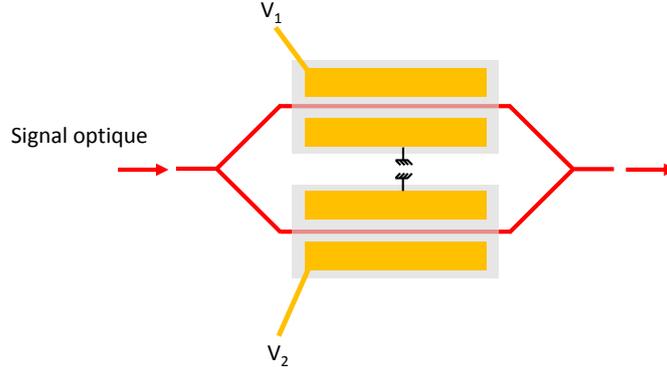


FIGURE 1.4.2 : Schéma de principe d'un modulateur de Mach-Zehnder en amplitude.

haut et du bas, V_1 et V_2 étant respectivement les tensions appliquées aux électrodes du haut et du bas. On note que la puissance optique d'entrée vaut $P_{in} = A_1^2 + A_2^2$. On montre que :

$$P_{out} = |E_{out}|^2 = \frac{1}{2} \left(A_1^2 + A_2^2 + 2A_1A_2 \cos \left(\pi \frac{V_1 - V_2}{V_\pi} \right) \right)$$

Soit :

$$\frac{P_{out}}{P_{in}} = \frac{1}{2} \left(1 + \frac{2A_1A_2}{A_1^2 + A_2^2} \cos \left(\pi \frac{V_1 - V_2}{V_\pi} \right) \right)$$

On note ER_0 le *taux d'extinction intrinsèque* du modulateur d'amplitude^{13 14} :

$$ER_0 \triangleq \frac{(P_{out})_{max}}{(P_{out})_{min}} = \frac{(A_1 + A_2)^2}{(A_1 - A_2)^2}$$

On montre qu'on a alors :

$$\frac{P_{out}}{P_{in}} = \frac{1}{2} \left(1 + \frac{ER_0 - 1}{ER_0 + 1} \cos \left(\pi \frac{V_1 - V_2}{V_\pi} \right) \right) \quad (1.4.2)$$

La relation 1.4.2 fait ressortir que la fonction de transfert en puissance du mo-

13. Le symbole « \triangleq » signifie « égale par définition ».

14. NB : $ER_0 \triangleq (P_{out})_{max} / (P_{out})_{min}$, taux d'extinction intrinsèque du modulateur faisant état de l'extinction maximale en amplitude dont il est capable, ne doit pas être confondu avec le taux d'extinction effectif du signal optique en sortie du modulateur, $ER \triangleq (P_{out})_1 / (P_{out})_0$, qui dépend également de l'amplitude du signal électrique de modulation.

ulateur de Mach-Zehnder, fonction de $(V_1 - V_2)$, est une sinusoïde de période $2V_\pi$, d'amplitude pic-pic $(ER_0 - 1) / (ER_0 + 1)$, centrée autour de $1/2$. Sa valeur maximale vaut $ER_0 / (ER_0 + 1)$ et sa valeur minimale vaut $1 / (ER_0 + 1)$. On retrouve bien $(P_{out})_{max} / (P_{out})_{min} = ER_0$. Grâce à des réalisations garantissant un bon équilibre entre A_1 et A_2 , le taux d'extinction intrinsèque d'un modulateur de Mach-Zehnder vaut couramment plus de 20 dB . Ainsi, ce dernier n'est en général pas le premier facteur limitant le taux d'extinction effectif du signal optique en sortie. Il s'agit en fait du paramètre $(V_1 - V_2) / V_\pi$. À titre d'illustration, l'article [Vel11] rapporte pour des modulateurs de Mach-Zehnder en InP des valeurs typiques de V_π d'au minimum 3 V et 4 V pour atteindre une bande passante à -3 dB supérieure ou égale à 60 GHz et 70 GHz , respectivement. Dans ce cas précis, le facteur de mérite $V_\pi L = \lambda d / (n_0^3 r_{ij} \gamma)$ des modulateurs considérés vaut $6\text{ V}\cdot\text{mm}$. Cela signifie que pour une section de modulation de 1 mm , V_π vaut 6 V . Pour une longueur de 2 mm , V_π vaut alors 3 V . Cette dernière ne peut néanmoins pas être augmentée indéfiniment, car elle joue directement sur la bande passante du modulateur. En effet, plus la longueur est grande, plus l'électrode est grande et plus ses pertes sont importantes. Contrairement aux schémas de principe simplistes des figures 1.4.1 page 26 et 1.4.2 page 27, ces électrodes sont en fait des lignes de transmission coplanaires, dont le comportement à hautes fréquences est limité par les pertes et par la désadaptation d'impédance. C'est la raison pour laquelle en dernier ressort, l'ultime paramètre fondamental à améliorer pour diminuer le facteur de mérite $V_\pi L$ d'un modulateur de Mach-Zehnder est le coefficient r_{ij} du tenseur électro-optique du cristal utilisé [Cox03].

On définit la perte de modulation en excès L_{mod_ex} d'un transmetteur électro-optique associant un driver, fournissant la tension $(V_1 - V_2)_{max} = V_m$, à un modulateur de Mach-Zehnder, de caractéristique P_{out} / P_{in} donnée par l'équation 1.4.2 page 27, par la relation suivante :

$$\begin{aligned} L_{mod_ex} &= \frac{P_{in}}{(P_{out})_1 - (P_{out})_0} \\ &= \frac{1}{\frac{1}{2} \left(1 + \frac{ER_0 - 1}{ER_0 + 1} \cos \left(\pi \frac{(V_1 - V_2)_1}{V_\pi} \right) \right) - \frac{1}{2} \left(1 + \frac{ER_0 - 1}{ER_0 + 1} \cos \left(\pi \frac{(V_1 - V_2)_0}{V_\pi} \right) \right)} \end{aligned}$$

Pour minimiser cette perte de modulation en excès, il faut centrer l'excursion du signal $V_1 - V_2$ autour de $V_\pi/2$ ¹⁵. Avec une excursion de $\pm V_m/2$, on a alors :

15. Cela est fait classiquement avec des électrodes DC séparées prévues à cet effet.

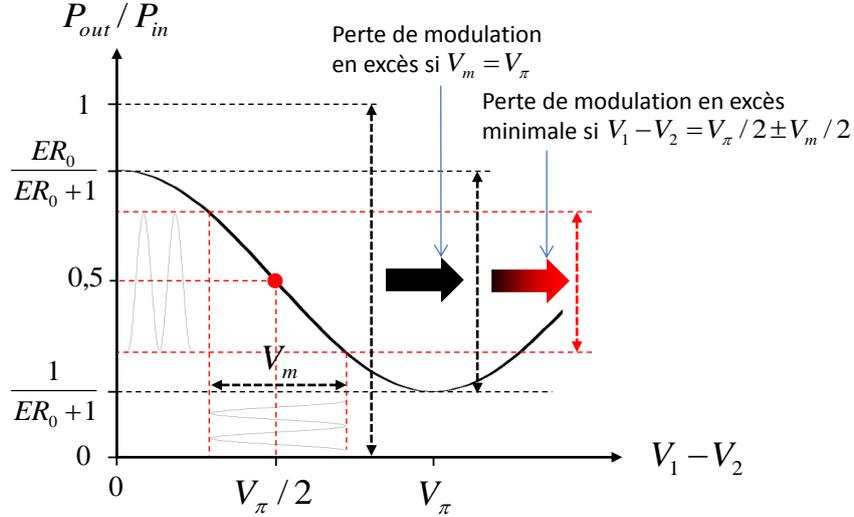


FIGURE 1.4.3 : Fonction de transfert statique en puissance d'un modulateur de Mach-Zehnder.

$$(L_{mod_ex})_{min} = \frac{2 \frac{ER_0+1}{ER_0-1}}{\cos\left(\frac{\pi}{2}\left(1 - \frac{V_m}{V_\pi}\right)\right) - \cos\left(\frac{\pi}{2}\left(1 + \frac{V_m}{V_\pi}\right)\right)} \quad (1.4.3)$$

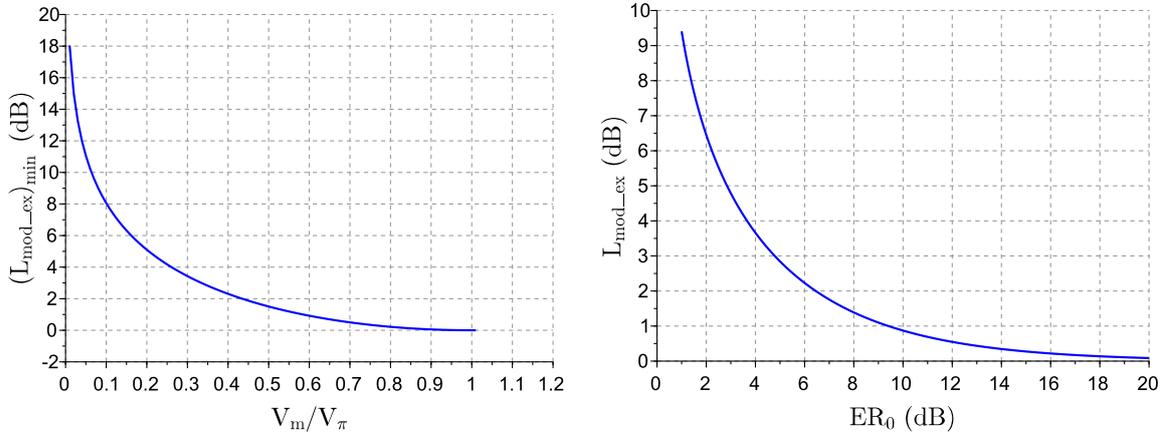
L'ensemble de ces éléments est récapitulé dans la figure 1.4.3 page 29.

On trace dans la figure 1.4.4(a) page 30 $(L_{mod_ex})_{min}$ en fonction de V_m/V_π pour $ER_0 = 10^4$, puis dans la figure 1.4.4(b) page 30 L_{mod_ex} en fonction de ER_0 pour $V_m/V_\pi = 1$. On constate que la perte de modulation due au taux d'extinction intrinsèque du modulateur peut être très faible, d'autant que des valeurs $ER_0 \approx 20 \text{ dB}$ sont courantes. Le facteur limitant est clairement l'amplitude du signal d'attaque. Pour une perte de modulation en excès minimale inférieure à 1 dB , il faut avoir $V_m/V_\pi > 0,58$.

1.4.3 Modulation d'amplitude et modulations parasites

La fonction de transfert en puissance masque un terme parasite à mentionner. En revenant aux champs optiques, on montre qu'on peut écrire :

$$E_{out} = \frac{1}{\sqrt{2}} A_1 \left(e^{j\pi \frac{V_1}{V_\pi}} + \frac{\sqrt{ER_0} - 1}{\sqrt{ER_0} + 1} e^{j\pi \frac{V_2}{V_\pi}} \right)$$



(a) $(L_{mod_ex})_{min}$ en fonction de $\frac{V_m}{V_\pi}$ pour $ER_0 = 40$ dB. (b) L_{mod_ex} en fonction de ER_0 pour $\frac{V_m}{V_\pi} = 1$.

FIGURE 1.4.4 : Pertes de modulation en excès d'un transmetteur électro-optique : en fonction du rapport entre la tension d'attaque du driver V_m et le paramètre V_π du modulateur (a) ; en fonction du taux d'extinction intrinsèque ER_0 du modulateur pour une attaque à 100 % du V_π (b).

Soit :

$$\frac{E_{out}}{E_{in}} = \frac{1}{\sqrt{2}} \frac{A_1}{\sqrt{A_1^2 + A_2^2}} \left(e^{j\pi \frac{V_1}{V_\pi}} + \frac{\sqrt{ER_0} - 1}{\sqrt{ER_0} + 1} e^{j\pi \frac{V_2}{V_\pi}} \right)$$

qui peut s'écrire également de la façon suivante :

$$\frac{E_{out}}{E_{in}} = \frac{2}{\sqrt{2}} \frac{A_1}{\sqrt{A_1^2 + A_2^2}} \left(e^{j\pi \frac{V_1+V_2}{2V_\pi}} \cos \left(\pi \frac{V_1 - V_2}{2V_\pi} \right) - \frac{1}{\sqrt{ER_0} + 1} e^{j\pi \frac{V_2}{V_\pi}} \right) \quad (1.4.4)$$

On constate que la modulation en amplitude du champ optique est perturbée par une modulation de phase parasite si $V_1 + V_2 \neq 0$, ainsi qu'un signal parasite correspondant à une version atténuée et déphasée du champ d'entrée si $ER_0 < \infty$. Si ce dernier terme parasite ne dépend que du modulateur, le premier dépend du driver qui doit fournir un signal différentiel $V_1 - V_2$ avec une excellente réjection du mode commun $V_1 + V_2$.

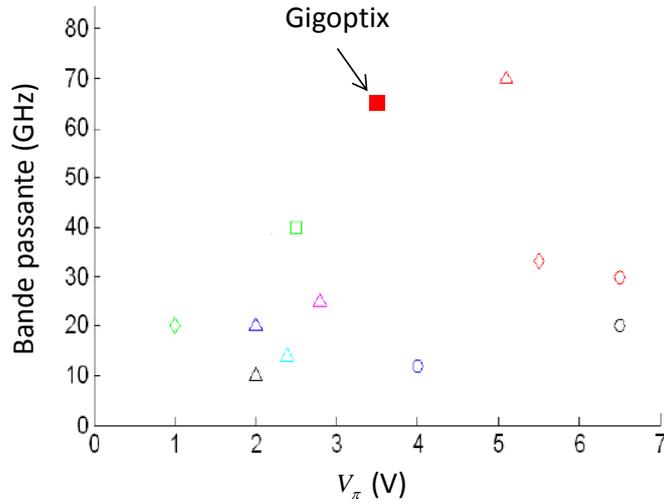


FIGURE 1.4.5 : Comparaison des performances en bande passante et V_π de modulateurs de Mach-Zehnder (d’après [Iba13]).

1.4.4 Réponse dynamique

La réponse fréquentielle d’un modulateur de Mach-Zehnder est très étroitement liée à ses électrodes RF. Elles sont en général relativement longues, afin d’améliorer l’efficacité de modulation (V_π plus faible). La section de modulation, comprenant l’électrode RF située au dessus du guide optique, constitue alors un système électro-optique à onde progressive. De ce fait, la réponse fréquentielle d’un modulateur de Mach-Zehnder est de même nature que celle d’une longue ligne de transmission, dont la caractéristique la plus notable est une décroissance quasi-linéaire (en dB/GHz) du coefficient de transmission en fonction de la fréquence.

La technologie de modulateur de Mach-Zehnder présentant les caractéristiques dynamiques parmi les meilleures à l’heure actuelle est celle de la société Gigoptix, reposant sur un matériau électro-optique en polymère. L’article [Hua12] présente les performances à 100 Gbit/s de deux modulateurs, l’un single-ended et l’autre différentiel. Un ensemble de réponses fréquentielles électro-optiques présentant une décroissance de seulement $0,05 - 0,06\text{ dB/GHz}$ est présenté, permettant d’obtenir des bandes passantes à -3 dB et -6 dB de l’ordre de 60 GHz et 100 GHz , respectivement. Le paramètre V_π vaut $3,5\text{ V}$ pour le modulateur single-ended et 7 V pour le modulateur différentiel. Cet article est riche d’enseignements pour ce qui est du sujet premier de cette thèse : on y constate l’absence de driver de modulateur capable de fournir un signal à 100 Gbit/s de qualité et d’amplitude satisfaisantes. Cela constituant un véritable verrou technologique, objet du présent travail.

Nous reproduisons dans la figure 1.4.5 page 31 la comparaison établie dans [Iba13]

des performances en bande passante et V_π d'un certain nombre de modulateurs de Mach-Zehnder. On retrouve en bonne place le modulateur de Gigoptix mentionné dans le paragraphe précédent.

1.5 Driver de modulateur

La fonction première d'un driver de modulateur est de minimiser la perte de modulation en attaquant le modulateur avec une amplitude V_m aussi proche que possible de son paramètre V_π . D'après la figure 1.4.5 page 31, pour des modulateurs de Mach-Zehnder présentant une bande passante à -3 dB compatible avec un fonctionnement à 100 Gbit/s, il est typiquement supérieur à 3,5 V. En prenant une marge, compte tenu de plausibles dégradations du signal à 100 Gbit/s, une amplitude de modulation d'au minimum 4 V est souhaitable.

1.5.1 Principales caractéristiques

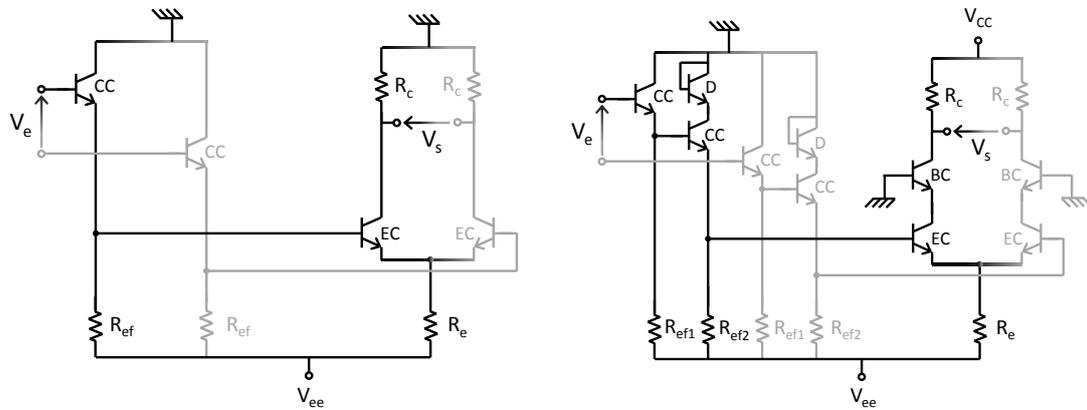
Outre l'amplitude de sortie, figurent parmi les caractéristiques importantes d'un driver de modulateur le rapport signal à bruit en amplitude, la gigue temporelle, le temps de montée et de descente des transitions ainsi que leur point de croisement. L'impédance de sortie doit être de type 50 Ω , avec un coefficient de réflexion inférieur à -10 dB sur la bande utile. La fréquence de coupure basse doit être de quelques dizaines de kHz, compte tenu de la nature numérique du signal à amplifier. La linéarité du driver n'est pas requise pour le cas des systèmes IM/DD. Le driver peut bénéfiquement remettre en forme le signal par écrêtage en amplitude et par redressement des transitions. On remarquera que comme le laisse entrevoir la figure 1.4.3 page 29, l'attaque dans toute sa dynamique de la caractéristique statique du modulateur, qui est non linéaire, offre un effet bénéfique similaire.

Si l'ensemble de ces caractéristiques peuvent être spécifiées de façon plus ou moins précises, le principal objectif reste de démontrer un driver de modulateur atteignant un produit vitesse \times amplitude supérieur à 400 V.Gbit/s.

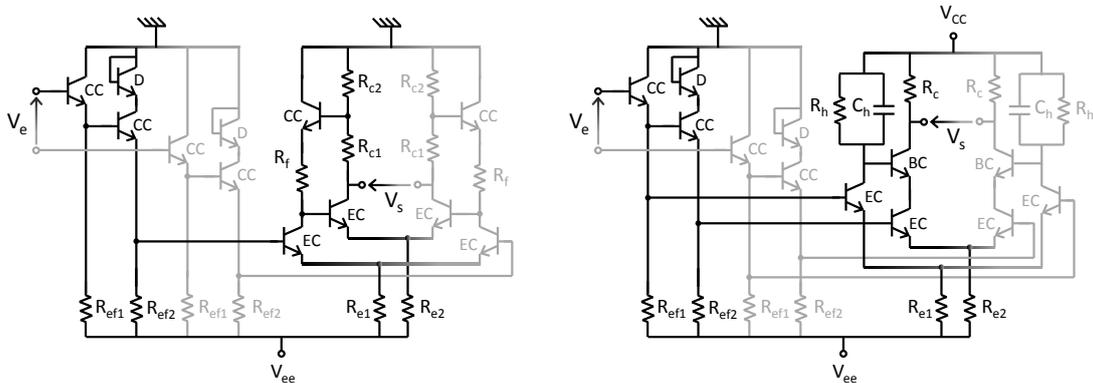
1.5.2 Comparaisons architecturales

Architectures élémentaires

La figure 1.5.1 page 33 présente des architectures classiques d'amplificateurs large bande à base de transistors bipolaires, l'équivalent à base de transistors à effet de champ étant immédiat.



(a) Paire différentielle avec buffer à collecteur commun. (b) Paire différentielle cascode avec double buffer à collecteur commun.



(c) Paire différentielle de type Cherry-Hooper avec double buffer à collecteur commun. (d) Paire différentielle cascode avec doubleur de tension et double buffer à collecteur commun.

FIGURE 1.5.1 : Architectures bipolaires différentielles rapides.

La figure 1.5.1(a) représente une paire différentielle avec buffer d'entrée à collecteur commun. Ce dernier offre une impédance d'entrée élevée, en parallèle de laquelle il suffit de placer une charge 50Ω pour réaliser une adaptation large bande. L'impédance de sortie est dominée par la résistance de charge du collecteur R_c , en parallèle de laquelle intervient la résistance de sortie du transistor, très grande pour un transistor bipolaire, ainsi que la capacité parasite parallèle. Bien que la capacité parasite en entrée soit quelque peu masquée par celle du buffer, cette architecture simple et compacte est limitée fréquentiellement par l'effet Miller, selon lequel la capacité parasite base-collecteur de chaque transistor à émetteur commun de la paire différentielle est ramenée en capacité parasite équivalente en entrée et en sortie au

travers d'un facteur multiplicatif égal à peu près au gain en tension de l'étage pour l'entrée et à un pour la sortie.

Une solution à la limitation fréquentielle de la paire différentielle avec buffer d'entrée à collecteur commun est la paire différentielle cascode avec double buffer à collecteur commun, présentée dans la figure 1.5.1(b) page 33 [Tro07]. L'amplificateur cascode permet en effet de s'affranchir de l'effet Miller. Ses performances étant très sensibles aux éléments parasites de la masse alternative, à laquelle les bases des deux étages à base commune doivent être connectées, on ajoute un étage de buffer à collecteur commun supplémentaire, qui permet que les bases soient alors connectées directement à la masse dc du circuit. Son principal inconvénient est la nécessité d'ajouter une polarisation de collecteur, sans pour autant que la dynamique en tension de sortie ne soit notablement augmentée.

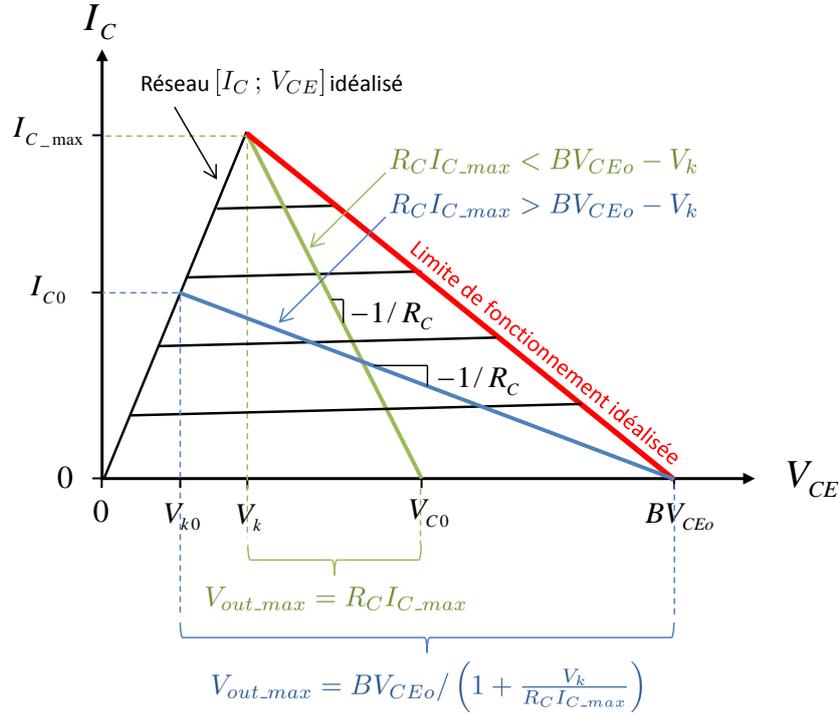
Pour s'affranchir de l'ajout d'une polarisation de collecteur, la paire différentielle de type Cherry-Hooper avec double buffer à collecteur commun, représentée dans la figure 1.5.1(c) page 33, est une alternative très intéressante. L'amplificateur de Cherry-Hooper, reposant sur l'association d'un étage transadmittance et d'un étage transimpédance, est un système du deuxième ordre dont le facteur de qualité peut être facilement ajusté [Hol04]. Néanmoins, cette architecture est plus complexe, sans pour autant permettre une augmentation de la dynamique en amplitude de sortie.

Finalement, une architecture de doubleur de tension de claquage a été proposée dans [Man07], dont le principe est représenté dans la figure 1.5.1(d) page 33. Il s'agit d'une paire différentielle cascode modifiée avec double buffer à collecteur commun, dont les bases des transistors à base commune sont modulées afin de répartir l'excursion de tension de sortie de façon équilibrée entre les transistors à base commune et les transistors à émetteur commun.

Amplitude de sortie

La dynamique en amplitude de sortie V_{out_max} d'un transistor fonctionnant en numérique avec une excursion de type classe A est limitée par la résistance de charge R_C ¹⁶, ainsi que par ses paramètres intrinsèques que sont la tension de claquage BV_{CEo} , le courant de collecteur maximum I_{C_max} et la tension de déchet V_k correspondante, conformément au schéma de principe présenté dans la figure 1.5.2 page 35. On en déduit alors les relations suivantes :

16. Contrairement au cas des amplificateurs hyperfréquences où un réseau d'adaptation résonant permet d'adapter la charge R_C équivalente vue par le collecteur du transistor, il n'y a quasiment aucune latitude d'optimisation de cette charge dans le cas d'un amplificateur en bande de base compte tenu de la contrainte sur le S_{22} du circuit.


 FIGURE 1.5.2 : Excursion en tension V_{CE} et courant de collecteur I_C d'un transistor.

$$\begin{cases} V_{out_max} = R_C I_{C_max} & \text{si } R_C I_{C_max} < BV_{CEo} - V_k \\ V_{out_max} = BV_{CEo} / \left(1 + \frac{V_k}{R_C I_{C_max}}\right) & \text{si } R_C I_{C_max} > BV_{CEo} - V_k \end{cases} \quad (1.5.1)$$

Cette relation est utilisable quelle que soit l'architecture de l'étage de sortie en adaptant les paramètres I_{C_max} , V_k et BV_{CEo} . Dans le cas par exemple du doubleur de tension de claquage (cf. figure 1.5.1(d) page 33), il suffit de multiplier par deux les paramètres BV_{CEo} et V_k . Lorsqu'une impédance de charge R_{charge} non infinie est présentée, il suffit de remplacer R_C par $R_C || R_{charge}$.

Pour fournir une amplitude de sortie $V_{out_max} = 4V_{pp}$ sur une impédance équivalente $R_C || R_{charge} = 50\Omega || 50\Omega = 25\Omega$, il faut fournir une amplitude en courant de 160 mA_{pp} . Il faut donc disposer d'un transistor permettant d'avoir $I_{C_max} = 160\text{ mA}$. Si tel est le cas, $V_{out_max} = 4V_{pp}$ implique $BV_{CEo} = 4 + 4V_k / (25 \cdot 0,16) = 4 + V_k$. La puissance consommée au point de polarisation d'un transistor en classe A fournissant $4V_{pp}$ et 160 mA_{pp} , en supposant $V_k = 1\text{ V}$ et $BV_{CEo} = 5\text{ V}$, vaut $3\text{ V} \cdot 80\text{ mA} = 240\text{ mW}$. Pour des transistors permettant un fonctionnement à 100 Gbit/s , c'est tout à fait considérable. Nous étudions dans la section 1.6 page 40 les possibilités et

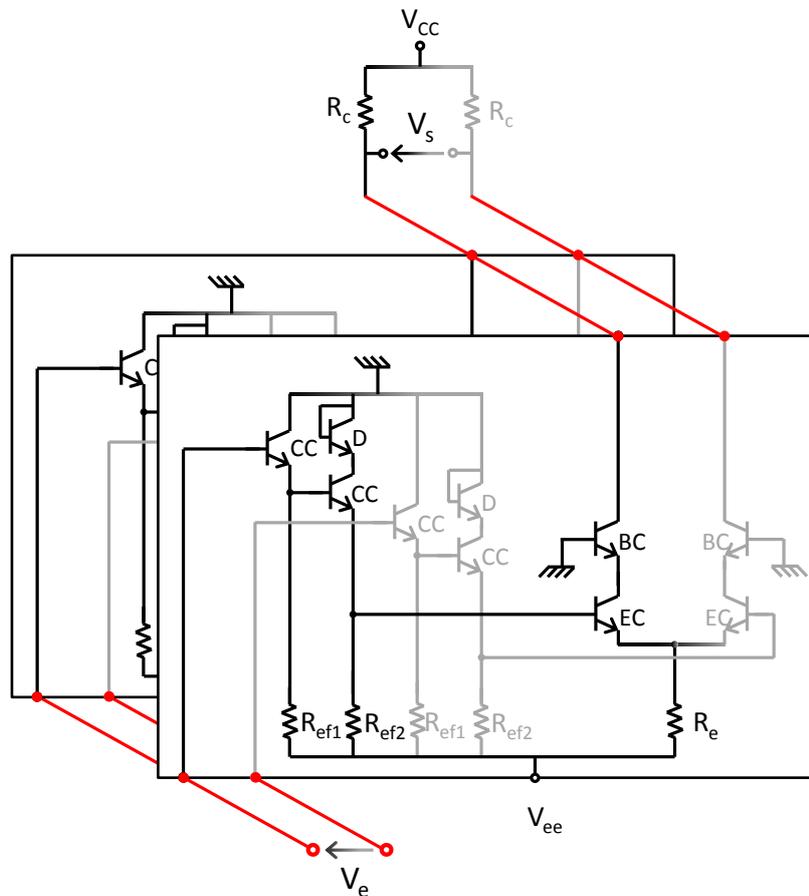


FIGURE 1.5.3 : Amplificateur parallèle à base de paire différentielle cascode avec double buffer à collecteur commun.

contraintes offertes par différentes technologies à semiconducteurs.

Architectures à sommation de courant

Si le courant I_{C_max} ne peut pas être supporté par un seul transistor, il n'y a pas d'autre solution que de placer autant de transistors (voire de cellules amplificatrices complètes) en parallèle que nécessaire, selon le principe présenté dans la figure 1.5.3 page 36. La limitation de cette approche est de deux ordres. D'une part, les éléments parasites parallèles des transistors s'additionnent, ce qui réduit la bande passante de l'amplificateur. D'autre part, plus les transistors mis en parallèle sont proches, plus l'échauffement thermique est important. A contrario, plus les transistors sont espacés, plus les parasites d'interconnexion sont importants. Si les techniques propres aux amplificateurs hyperfréquences résonants permettent de placer plusieurs cellules en parallèle avec des réseaux de division et de combinaison de puissance, cette ap-

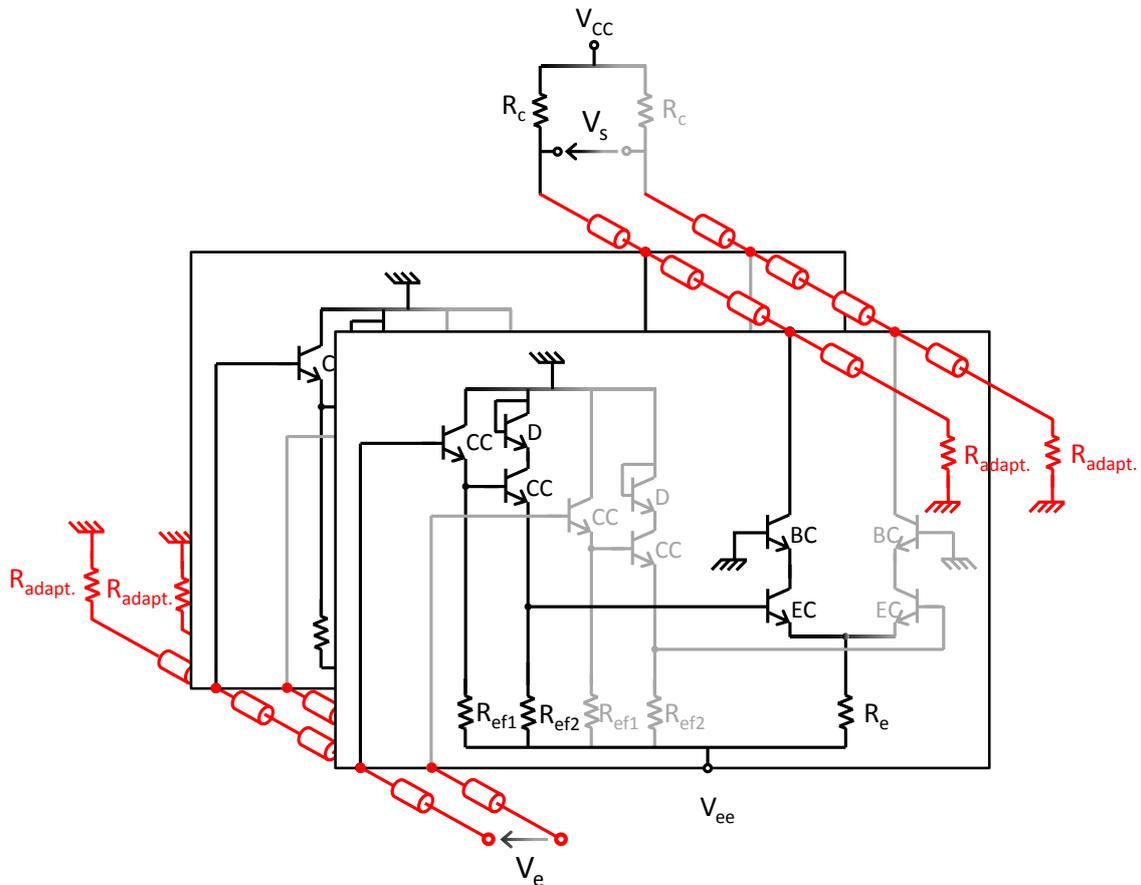


FIGURE 1.5.4 : Amplificateur distribué à base de paire différentielle cascode avec double buffer à collecteur commun.

proche ne peut pas être appliquée à un circuit amplifiant des signaux numériques en bande de base.

L'amplificateur distribué, dont un schéma de principe est présenté dans la figure 1.5.4 page 37, répond donc pleinement à cette problématique, permettant une mise en parallèle espacée de cellules amplificatrices élémentaires. Les éléments parasites parallèles de chaque cellule étant absorbés dans des lignes artificielles de distribution, un espacement entre cellule plus favorable à la dissipation thermique du circuit peut être obtenu. Pour éviter les réflexions parasites, les lignes de transmission artificielles doivent être chargées par des résistances d'adaptation.

1.5.3 Etat de l'art des amplificateurs large bande

Nous présentons dans les figures 1.5.5 page 38 et 1.5.6 page 39 l'état de l'art des amplificateurs large bande. Le critère de comparaison traditionnellement utilisé

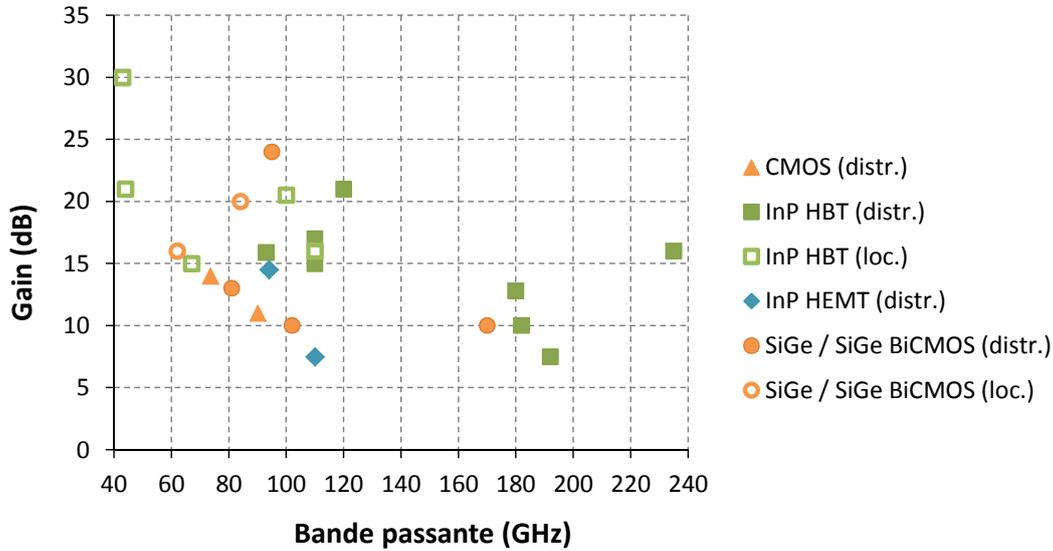


FIGURE 1.5.5 : Etat de l'art des amplificateurs large bande : gain en fonction de la bande passante à -3 dB , d'après le tableau 1.3 page 41.

est celui du produit gain \times bande (figure 1.5.5). Néanmoins, un critère plus pertinent pour un driver de modulateur est le produit amplitude \times vitesse (figure 1.5.6). Dans les deux figures, on distingue les réalisations ayant une architecture localisée (« loc. »), représentées par des symboles creux, de celles ayant une architecture distribuée (« distr. »), représentées par des symboles pleins. Les performances détaillées et les références utilisées sont listées dans le tableau 1.3 page 41.

On constate tout d'abord que le record du produit gain \times bande ($1,5\text{ THz}$) est détenu par un amplificateur cascasant trois amplificateurs distribués constitués chacun de cinq étages cascode, réalisé en technologie SiGe BiCMOS $0,13\ \mu\text{m}$ [Arb12a]. Néanmoins, sa coupure basse est d'environ 15 GHz , ce qui est incompatible avec l'application de driver de modulateur.

Se place juste derrière ($1,48\text{ THz}$) un amplificateur cascasant deux amplificateurs distribués constitués chacun d'un seul étage cascode, réalisé en technologie TBDH InP 250 nm [Eri15]. Néanmoins, sa coupure basse est de quelques GHz , ce qui est également incompatible avec l'application de driver de modulateur.

Avec un produit gain \times bande ($1,35\text{ THz}$), un amplificateur distribué comprenant huit étages cascode avec buffer à collecteur commun, réalisé en technologie TBDH InP $0,7\ \mu\text{m}$, a également été mesuré en numérique jusqu'à 100 Gbit/s sur tranche, fournissant une amplitude de $2,3\ V_{pp}$ [Hur08], ainsi qu'en module jusqu'à 112 Gbit/s , fournissant $2,2\text{ V}$ [Hur09]. Le module driver 112 Gbit/s ainsi réalisé a été utilisé, associé à d'autres composants dans le cadre du projet FP7/HECTO, pour la démon-

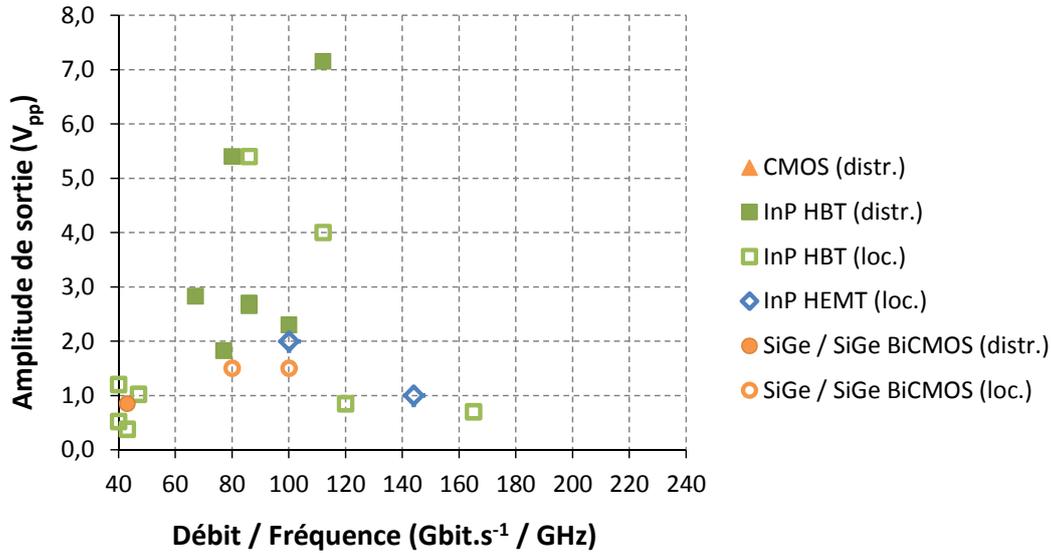


FIGURE 1.5.6 : Etat de l'art des amplificateurs large bande : amplitude de sortie en fonction du débit (ou de la fréquence lorsque seule une mesure de puissance en fréquentiel est disponible), d'après le tableau 1.3 page 41.

tration d'un système 100 *Gbit/s* complet de type IM/DD, allant jusqu'à la réalisation d'un essai terrain de transmission à 100 *Gbit/s* [Der13]. Datant de 2008, ce driver distribué single-ended détient encore en 2015 un produit gain \times bande et un produit amplitude \times vitesse parmi les plus élevés. Cependant, comme nous l'avons vu dans la section 1.5.1 page 32, une amplitude de sortie supérieure à $4 V_{pp}$ est souhaitable pour attaquer un modulateur de Mach-Zehnder large bande, ce qui représente donc une augmentation nécessaire d'un facteur proche de 2. Pour cela, il est guère possible de s'affranchir d'une architecture différentielle, fournissant $2 \times 2 V_{pp_SE} = 4 V_{pp_diff}$.

En la matière, le résultat [Suz05] obtenu en 2005 en technologie TBH InP $1 \mu m$ est remarquable : une amplitude différentielle de $5,4 V_{pp_diff}$ à 80 *Gbit/s*, soit un produit amplitude \times vitesse égal à 432 *V.Gbit/s*. Cette réalisation ne sera pourtant pas poursuivie par d'autres développements. En 2011, l'article [Dri11] démontre $4 V_{pp_diff}$ à 112 *Gbit/s*, dans une technologie TBDH InP $0,7 \mu m$. L'étude détaillée de l'article révèle néanmoins qu'outre une amplitude de sortie encore un peu juste, la qualité du signal est en retrait, ce qui se traduit par une amplitude effective bien moindre (on parle de *pénalité de fermeture de l'œil*). Finalement, on note l'article [Kon09], qui démontre $5,4 V_{pp_diff}$ à 86 *Gbit/s*, également en technologie TBDH InP $0,7 \mu m$, avec un fonctionnement encore possible vérifié à 100 *Gbit/s* mais au prix d'une qualité moindre. Contrairement à la réalisation présentée dans [Suz05], qui

met en œuvre une architecture distribuée différentielle en guise d'étage de puissance en sortie, ce dernier résultat est notable car il repose sur une architecture totalement localisée. Il en résulte une consommation et une surface réduites. Néanmoins, la densité de puissance dissipée s'en trouve augmentée, puisqu'elle atteint 94 W/cm^2 , en supposant une distribution uniforme sur la surface, soit un niveau équivalent à celui d'un microprocesseur d'efficacité énergétique moyenne. Pour le résultat de l'article [Dri11], la densité de puissance s'établit à 200 W/cm^2 , soit un niveau équivalent à celui d'un réacteur nucléaire. C'est finalement l'une des principales limitations de l'architecture localisée pour une application de driver de modulateur devant fournir une amplitude de sortie élevée. Une densité de puissance dissipée trop élevée signifie une température de jonction également trop élevée et au mieux un vieillissement accéléré, au pire une dégradation prématurée des transistors les plus sollicités.

Le principal résultat expérimental du travail de recherche présenté, qui est rapporté dans l'article [Dup13a], met précisément en œuvre une architecture distribuée différentielle, qui permet d'atteindre $7,15 V_{pp_diff}$ à 112 Gbit/s , avec une densité de puissance dissipée de 70 W/cm^2 , soit moins que les trois résultats précédemment cités, pour un produit amplitude \times vitesse quasiment doublé, s'établissant à 801 V.Gbit/s .

Il ressort de l'état de l'art qui vient d'être dressé que le choix de la technologie de transistor a un impact significatif sur les performances que l'on peut espérer atteindre. Si les technologies silicium s'en sortent remarquablement bien pour ce qui est des performances en produit gain \times bande, les technologies $III - V$, en particulier TBH InP, prennent clairement l'avantage une fois le critère du produit amplitude \times vitesse pris en compte. Dans la section suivante, nous en présentons les raisons fondamentales.

1.6 Technologies à semiconducteurs

Si l'écrasante majorité des fonctions électroniques des systèmes de communications sont réalisées en technologie numérique CMOS, les interfaces entre signaux numériques et analogiques et les sous-systèmes de transduction restent des domaines où des technologies présentant de meilleures performances en fréquence, en vitesse, en puissance ou encore en amplitude, sont requises. C'est le cas des transmetteurs optiques, qui convertissent des signaux électriques numériques en des signaux optiques analogiques.

Gain (dB) SE ou diff. (GHz)	BP -3 dB (GHz)	Gain x BP (GHz)	Pdc (mW)	Surface (mm ²)	Gain x BP / Pdc (GHz/mW)	Débit (Gbit/s)	Vout (V _{pp})	NB	Débit x Vout (V.Gbit/s)	Architecture (étage de sortie)	Technologie	Réf.
-	-	-	1450	1,92	-	132	0,50	diff., numérique	66	ALD ¹ BCC ² Paire diff.	130 nm SiGe	[Meg04]
-	-	-	1600	1,50	-	120	0,85	diff., numérique	102	ALD BCC Paire diff.	1 μm InP SHBT	[Suz04b]
-	-	-	1600	1,69	-	165	0,70	diff., numérique	116	ALD BCC Paire diff. Cascade	InP DHBT	[Hal06]
-	-	-	1230	2,10	-	144	1,00	diff., numérique	144	ALD BDC ³ Paire diff.	0,1 μm InP HEMT	[Suz04a]
-	-	-	3200	4,00	-	100	2,00	diff., numérique	200	ALD BDC Paire diff.	0,1 μm InP HEMT	[Mur04]
-	-	-	2400	3,00	-	80	5,40	diff., numérique	432	ADD ⁴ DBCC ⁵ Cascade	1 μm InP SHBT	[Suz05]
-	-	-	2000	1,00	-	112	4,00	diff., numérique	448	ALD BCC-CH ⁶ Paire diff.	0,7 μm InP DHBT	[Dri11]
-	-	-	2100	2,24	-	86	5,40	diff., numérique	464	ALD DBCC Cascade	0,7 μm InP DHBT	[Kon09]
-	-	-	3800	5,40	-	112	7,15	diff., numérique	801	ADD DBCC Cascade	0,7 μm InP DHBT	[Dup13]
16	110	694	304	0,95	2,28	43	0,38	diff., numérique	16	ALD TIA ⁷ DBCC-CH Cascade	0,25 μm InP HBT	[Fie10]
20,5	100	1060	145	0,21	7,31	40	0,52	diff., numérique	21	ALD DBCC-CH	250 nm InP DHBT	[Dan13]
13	81	362	495	1,17	0,73	43	0,85	diff., numérique	37	ADD DBCC Cascade	SiGe HBT f _T =200 GHz	[Woh03]
30	43	1360	500	0,70	2,72	47	1,02	diff., numérique	48	ALD BCC-CH	1 μm InP HBT	[Lao06]
21	44	494	458	0,66	1,08	40	1,2	diff., numérique	48	ALD BCC-CH	InGaAs-InP HBT	[Wei04]
20	84	840	990	0,63	0,85	80	1,5	diff., numérique	120	ALD BCC Cascade	0,18 μm SiGe	[Tro07]
16	62	391	775	0,30	0,51	100	1,5	diff., numérique	150	ALD DBCC Cascade	SiGe f _T =200 GHz	[Per04]
15	110	619	1270	4,48	0,49	86	2,65	SE, numérique	228	AD ⁸ DBCC Cascade	700 nm InP DHBT	[Dup10]
21	120	1350	610	2,00	2,21	100	2,3	SE, numérique	230	AD BCC Cascade	700 nm InP DHBT	[Hur08]
15,9	93	580	1360	4,48	0,43	86	2,70	SE, numérique	232	AD DBCC Cascade	700 nm InP DHBT	[Dup10]
7,5	110	261	-	2,75	-	-	-	-	-	AD Cascade	130 nm InP HEMT	[Mas03]
11	90	320	210	1,28	1,52	20	2,52	P1dB @ 20 GHz	-	AD Cascade	120 nm SOI CMOS	[Kim04]
10	102	323	73	0,29	4,42	-	-	-	-	AL ⁹ Darlington Cascade Ampli Onde Constructive	120 nm SiGe HBT	[Kim09]
14	73,5	368	84	1,72	4,39	20	0,91	P1dB @ 20 GHz	-	AD Cascade Cascade de 3	90 nm CMOS	[Arb08]
7,5	192	455	40	0,24	11,38	-	-	-	-	AD Cascade Simple étage	250 nm InP DHBT	[Eri15]
14,5	94	500	-	2,75	-	-	-	-	-	AD Cascade	130 nm InP HEMT	[Mas03]
10	170	538	108	0,38	4,98	-	-	-	-	AD Double Cascade	130 nm SiGe BiCMOS	[Tes15]
10	182	575	105	0,33	5,48	77	1,82	Psat @ 77GHz	-	AD Cascade	250 nm InP DHBT	[Yoo14]
12,8	180	724	110	0,32	6,58	-	-	-	-	AD Cascade	250 nm InP DHBT	[Eri15]
15	67	729	133	0,09	5,5	-	-	-	-	ALD TIA BCC-CH	0,5 μm InP DHBT	[Hou07]
17	110	779	222	0,49	3,51	67	2,83	Psat @ 10-67 GHz	-	AD DBCC Cascade	500 nm InP DHBT	[Bae06]
16	235	1480	117	0,41	12,65	-	-	-	-	AD Cascade Simple étage Cascade de 2	250 nm InP DHBT	[Eri15]
24	95	1500	247,5	0,65	6,06	-	-	-	-	AD Cascade Cascade de 3	130 nm SiGe BiCMOS	[Arb12]

(1) : ALD = Amplificateur Localisé Différentiel (4) : ADD = Amplificateur Distribué Différentiel (7) : TIA = Amplificateur Transimpédance
 (2) : BCC = Buffer à Collecteur Commun (5) : DBCC = Double Buffer à Collecteur Commun (8) : AD = Amplificateur Distribué Single-ended
 (3) : BDC = Buffer à Drain Commun (6) : CH = Cherry-Hooper (9) : AL = Amplificateur Localisé Single-ended

TABLE 1.3 : Etat de l'art des amplificateurs large bande (références : [Meg04, Mur04, Suz04a, Suz04b, Suz05, Hal06, Kon09, Dri11, Fie10, Dan13, Woh03, Lao06, Wei04, Tro07, Per04, Mas03a, Kim04, Kim09, Arb08, Eri15, Tes15, Yoo14, Hou07, Bae06, Arb12a, Dup10, Dup13a]).

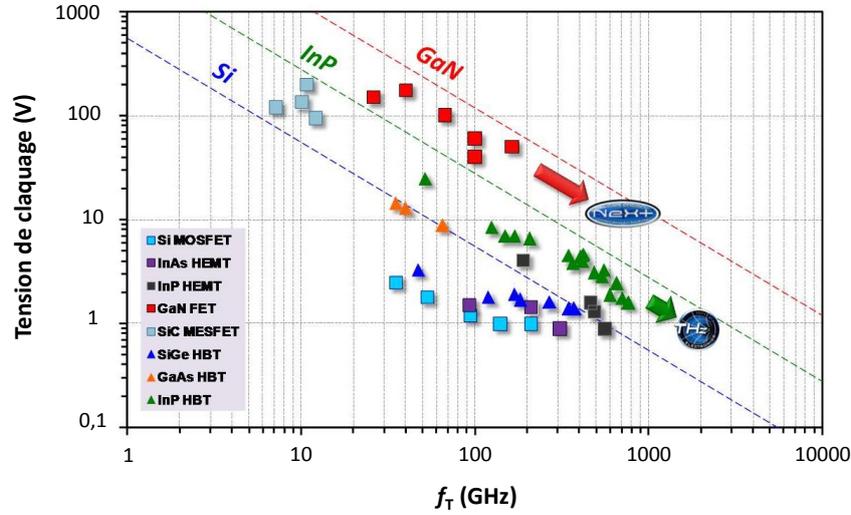


FIGURE 1.6.1 : Relation entre la tension de claquage BV_{CEo} et la fréquence de transition f_T des principales technologies de transistors (source : DARPA).

1.6.1 Etat de l'art de l'ensemble des technologies

L'état de l'art technologique proposé est pris sous l'angle des critères les plus pertinents pour le sujet de cette thèse : la tension de claquage et les performances fréquentielles des transistors. La figure 1.6.1 page 42 reproduit une étude comparative réalisée par le Bureau pour les Micro-Technologies de la DARPA. Il en ressort une supériorité des technologies à base de GaN, qui peuvent atteindre un produit $f_T \times BV_{CEo}$ (facteur de mérite de Johnson) de l'ordre de $7 THz.V$, avec des fréquences de transition encore couramment limitées à environ $200 GHz$. Suivent les technologies InP, au premier rang desquelles le TBH InP, qui peuvent atteindre un produit $f_T \times BV_{CEo}$ de l'ordre de $2 THz.V$, à des fréquences plus élevées et des puissances plus faibles. Les meilleures technologies silicium se situent à des niveaux fréquentiels s'approchant par valeurs inférieures des meilleures technologies $III-V$, mais pour des tensions de claquage bien moins élevées.

Pour un fonctionnement à $100 Gbit/s$, donc une fréquence de transition devant être significativement plus élevée, avec de plus une amplitude de sortie supérieure à $4 V_{pp}$, la pertinence de la technologie TBH InP est donc évidente.

1.6.2 Etat de l'art des technologies TBH InP

Dans la figure 1.6.2 page 43, le facteur de mérite $\sqrt{f_T f_{max}} \times BV_{CEo}$, rendant compte de la capacité à fournir de la vitesse de cadencement (f_T), du gain hyperfréquence (f_{max}) et de la tension (BV_{CEo}), est comparé parmi de nombreuses

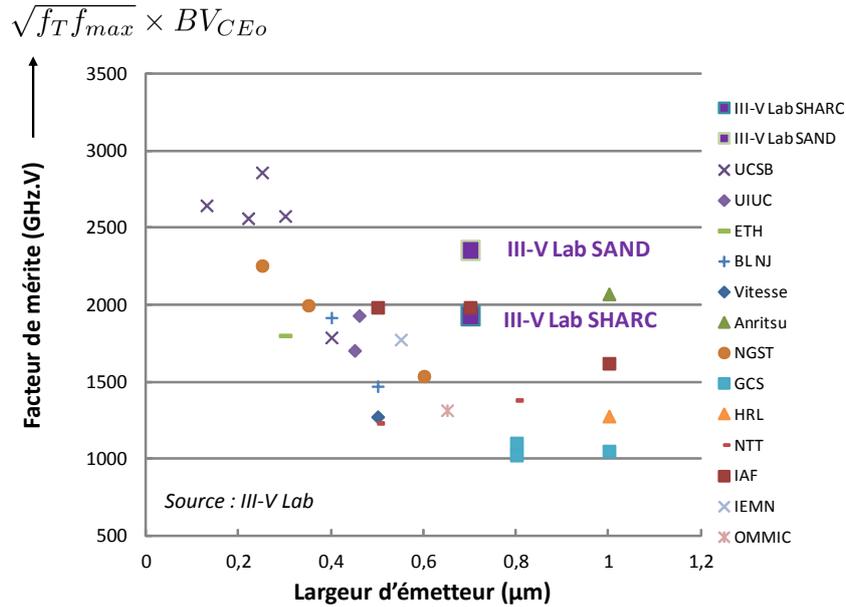


FIGURE 1.6.2 : Relation entre le facteur de mérite $\sqrt{f_T f_{max}} \times BV_{CEo}$ et la largeur d'émetteur des principales technologies TBH InP (source : V. NODJIADJIM, M. RIET, III-V Lab).

technologies TBH InP, en mettant en exergue la largeur de l'émetteur, *i.e.* le nœud du procédé. On constate le très bon positionnement de la technologie TBDH InP $0,7 \mu\text{m}$ du III-V Lab, clé de voute de la partie expérimentale du présent travail. Parmi ces technologies se trouvent des procédés provenant aussi bien de fonderies industrielles (GCS, Vitesse, OMMIC) que de laboratoires menant des travaux beaucoup plus en amont, avec des performances transistor ultimes mais à un degré de maturité technologique moindre (IEMN, UCSB, ETH). La technologie du III-V Lab, dans ses deux versions *SHARC* et *SAND*, se situe dans un juste milieu. L'obtention d'un très bon facteur de mérite $\sqrt{f_T f_{max}} \times BV_{CEo}$ à une dimension de largeur d'émetteur relâchée est un point fort pour atteindre un courant de fonctionnement plus élevé, avoir un meilleur rendement de fabrication et une meilleure fiabilité¹⁷.

1.6.3 Facteur de Johnson et niveau d'intégration

Dans la figure 1.6.3 page 44, le facteur de Johnson des principales technologies de transistors est rapporté à leur complexité d'intégration. On constate une nouvelle

17. Un émetteur plus large se traduit par une résistance thermique réduite, donc une température de fonctionnement moins élevée, donc un vieillissement plus lent. De même, cela peut signifier une densité de courant moindre, ce qui améliore la fiabilité.

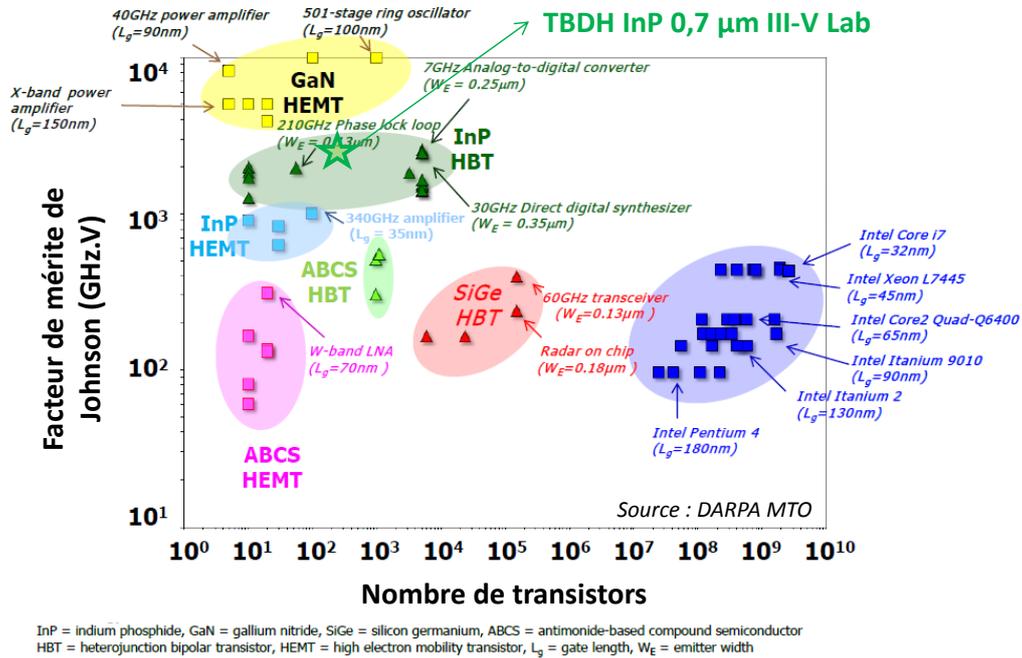


FIGURE 1.6.3 : Relation entre le facteur de mérite de Johnson ($f_T \times BV_{CE0}$) et la largeur d'émetteur des principales technologies TBH InP (source : DARPA).

fois le bon positionnement de la technologie du III-V Lab, sans pour autant atteindre le niveau des meilleurs procédés TBH InP, provenant typiquement de UCSB et de sa spin-off Teledyne. Le niveau d'intégration offert, se situant à quelques centaines de transistors par circuit, n'en demeure pas moins tout à fait pertinent compte tenue des fonctions visées. Sur une plaquette de 3 pouces, plusieurs centaines voire plus de mille circuits fonctionnels sont couramment obtenus, selon leur taille.

1.6.4 Technologie TBDH InP 0,7 μm du III-V Lab

La première mouture de la technologie TBDH InP à 0,7 μm de largeur d'émetteur du III-V Lab a été mise au point vers 2006-2008, succédant à la génération 1,5 μm [God08]. Depuis, les performances ont été améliorées pour atteindre en 2015 des caractéristiques dynamiques f_T et f_{max} proches de 400 GHz, avec un gain en courant β typiquement de l'ordre de 30, ainsi qu'une tension de claquage BV_{CE0} de 5 V. Pendant la période durant laquelle les circuits présentés dans les chapitres 4 et 5 de ce manuscrit ont été réalisés, les transistors avaient des performances en f_T et f_{max} comprises entre 280 et 380 GHz.

Le transistor TBDH InP 0,7 μm est présenté dans la figure 1.6.4.a page 45. La

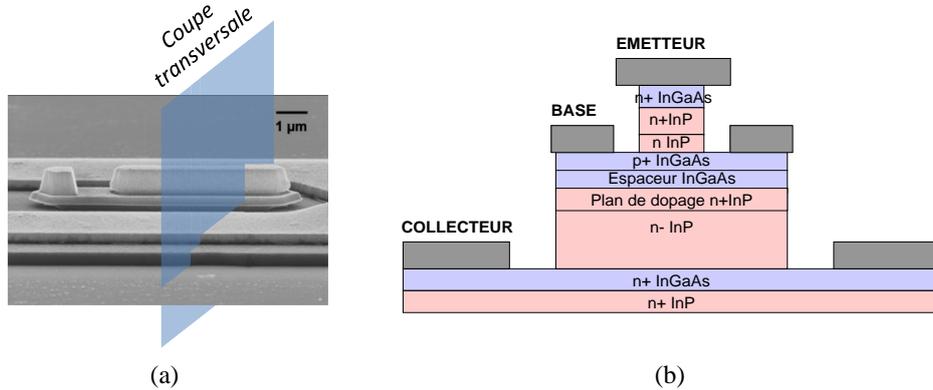


FIGURE 1.6.4 : Transistor TBDH InP $0,7 \mu m$ du III-V Lab : photo au MEB d'un transistor de dimensions d'émetteur $5 \times 0,7 \mu m^2$ (a), schéma de principe en coupe transversale (b) (source : V. NODJIADJIM, M. RIET, III-V Lab).

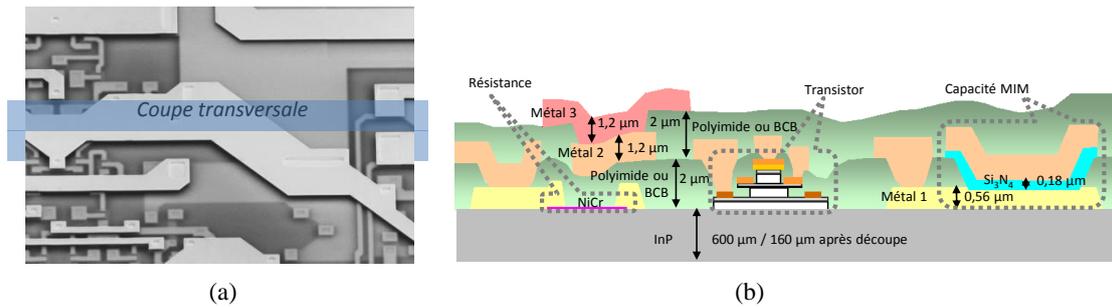


FIGURE 1.6.5 : Technologie circuit TBDH InP $0,7 \mu m$ du III-V Lab : photo au MEB d'un circuit (a), schéma de principe en coupe transversale (b) (source : V. NODJIADJIM, M. RIET, III-V Lab).

structure verticale est réalisée en épitaxie GSMBE, sur des plaques en InP semi-isolant de trois pouces. Elle comporte, de haut en bas (*cf.* figure 1.6.4.b), un contact d'émetteur avec une couche d'InGaAs et une couche d'InP, fortement dopées, un émetteur en InP dopé au Silicium, une base graduelle en InGaAs fortement dopée au Carbone, un espaceur en InGaAs non intentionnellement dopé, une couche d'InP fortement dopée avec plan de dopage, un collecteur en InP faiblement dopée, et un contact de collecteur avec une couche d'InGaAs et une couche d'InP fortement dopées.

La technologie de circuit intégré est présentée dans la figure 1.6.5. Trois niveaux d'interconnexions en or sont disponibles, dénommés métal 1, métal 2 et métal 3, d'épaisseurs $0,56 \mu m$, $1,2 \mu m$ et $1,2 \mu m$, respectivement. Les résistances sont réalisées en couche mince de NiCr de 40Ω par carré. Les capacités MIM sont réalisées entre

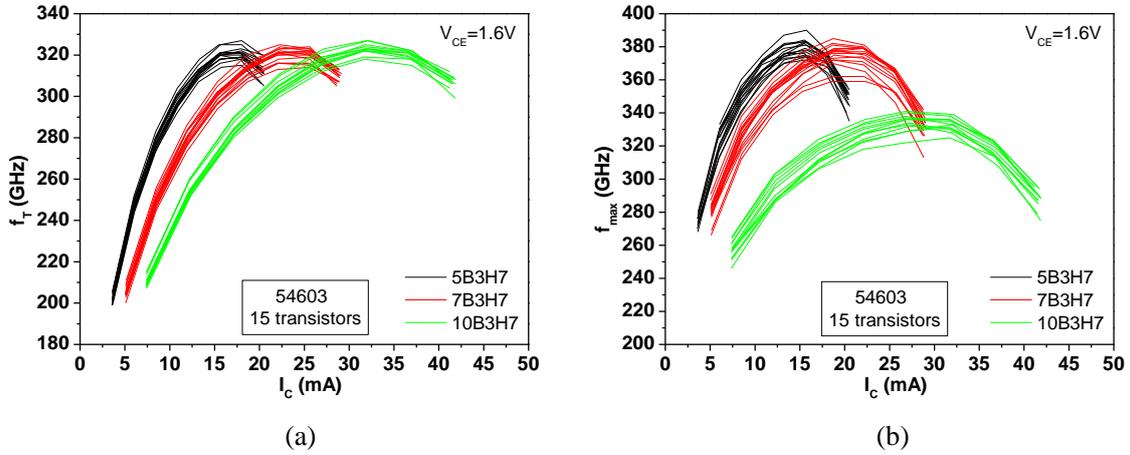


FIGURE 1.6.6 : Performances fréquentielles typiques en f_T (a) et f_{max} (b) des transistors TBDH InP $0,7 \mu m$ du III-V Lab, pour les trois longueurs d'émetteur disponibles, à savoir $5 \mu m$ (**5B3H7**), $7 \mu m$ (**7B3H7**) et $10 \mu m$ (**10B3H7**) (source : V. NODJIADJIM, M. RIET, III-V Lab).

les niveaux métal 1 et métal 2 avec une couche de Si_3N_4 .

Dans la figure 1.6.6 page 46, les performances fréquentielles typiques des trois tailles de transistors disponibles, à savoir ayant une longueur d'émetteur de 5, 7 et 10 μm , sont présentées. Dans la figure 1.6.7 page 46, le réseau de caractéristiques $[I_C; V_{CE}]$ du transistor très majoritairement utilisé dans la suite de ce travail, à savoir celui ayant une longueur d'émetteur de 5 μm , est présenté.

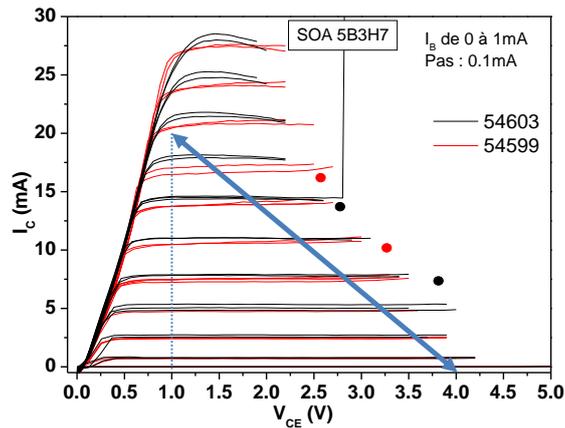


FIGURE 1.6.7 : Réseau de caractéristiques $[I_C; V_{CE}]$ typiques d'un transistor TBDH InP $0,7 \mu m$ du III-V Lab, pour une longueur d'émetteur de $5 \mu m$ (**5B3H7**) (source : V. NODJIADJIM, M. RIET, III-V Lab).

En écho avec la figure 1.5.2 page 35, on constate que ce transistor doit pouvoir

être le siège d'une excursion en courant I_C et en tension V_{CE} de 20 mA et 4 V , respectivement, soit une résistance de charge dynamique de $200\ \Omega$. Dans le cas d'une adaptation à $50\ \Omega || 50\ \Omega = 25\ \Omega$, il faut donc huit transistors de ce type en parallèle. Ce nombre se retrouvera dans les chapitres 4 et 5.

1.7 Conclusion

Dans ce chapitre, le contexte applicatif du présent travail de recherche a tout d'abord été présenté. Les systèmes de télécommunications optiques, clé de voute du réseau Internet mondial, ont vu leur produit capacité \times distance multiplié par un facteur 10^8 au cours des quarante dernières années. Alors que l'augmentation continue du trafic IP mondial appelle un prolongement de cette progression, de nombreuses limites, physiques, technologiques et économiques, semblent poindre. Les systèmes de communications optiques de laboratoire les plus avancés atteignent à l'heure actuelle des vitesses de fonctionnement de 100 Gbd . Le présent travail s'intéresse précisément à ce débit symbole, avec pour objectif principal d'améliorer très significativement le produit vitesse \times amplitude du driver de modulateur. L'étude des meilleurs modulateurs électro-optiques a montré qu'une amplitude supérieure à 4 V est nécessaire pour atteindre des performances de modulation du signal satisfaisantes. Franchir nettement la barrière des 400 V.Gbit/s de produit vitesse \times amplitude est donc l'objectif phare du présent travail de recherche.

À cette fin, l'étude des principales architectures de circuits rapides et la revue de l'état de l'art des amplificateurs très large bande a montré la supériorité des circuits en technologie TDBH InP. La technologie circuit à $0,7\ \mu\text{m}$ de largeur d'émetteur du III-V Lab est donc à cet égard une technologie de choix. Elle présente par ailleurs un facteur de mérite $\sqrt{f_T f_{max}} \times BV_{CEo}$ ramené à la largeur d'émetteur très compétitif, ainsi qu'un niveau d'intégration compatible avec le type de circuit intégré visé.

Si les bandes passantes les plus élevées restent incontestablement l'apanage des amplificateurs distribués, il est remarquable de noter que plusieurs drivers avec un buffer de sortie localisé atteignent un produit vitesse \times amplitude supérieur à 400 V.Gbit/s . Néanmoins, la densité de puissance dissipée est dans ce cas très élevée, de l'ordre de 100 W/cm^2 , voire plus. L'architecture distribuée présente donc l'avantage supplémentaire de relâcher cette contrainte, ce qui n'est pas sans bénéfice sur la fiabilité du circuit.

L'ensemble de ces considérations permet de faire ressortir l'intérêt et la pertinence de l'amplificateur distribué en technologie TBDH InP pour réaliser la fonction de driver de modulateur. Il s'agit donc maintenant de savoir comment réaliser un tel objet, fonctionnant à 100 Gbit/s et fournissant plus de 4 V d'amplitude, en traitant

des signaux numériques très large bande, couvrant six décades. La première étape doit donc être de poser les bases théoriques de compréhension du potentiel et des limites intrinsèques de l'amplificateur distribué. Cela fait l'objet du chapitre 2.

CHAPITRE 2

Théorie de l'amplificateur distribué

2.1 Introduction

Depuis son invention par PERCIVAL en 1936 [Per36], puis sa formalisation théorique par GINZTON en 1948 [Gin48], l'intérêt de l'amplificateur distribué pour les applications les plus exigeantes en bande passante, et dans une moindre mesure en puissance de sortie, ne s'est pas démenti jusqu'à aujourd'hui, comme en témoigne le nombre croissant de publications portant sur ce sujet, représenté en fonction du temps sur la figure 2.1.1.

Le principe de l'amplification distribuée a en effet été mis en application dans de nombreuses technologies, en partant des premières réalisations à base de tubes à vide [Per36, Gin48, Bas54, Kos89], puis dans les technologies à état solide, tout d'abord à base de matériaux semi-conducteurs III-V tels que la technologie MESFET AsGa [Str82, Bey84, Dei89, Kim96b, Kim96a], la technologie HEMT InP [Maj90, Mel02, Mas03b], la technologie TBH AsGa [Won96b, Moh00], la technologie TBDH InP [Kob94, Suz98, Bae99, Sch05, Dup13a], puis récemment dans les technologies silicium les plus avancées, que ce soit en TBH SiGe ou BiCMOS [Agu04, Arb12b, Che12], ou encore en CMOS [Liu03, Gal04, Shi04, Moe07, Arb09, Che13, Kim04]. Parfois appelé amplificateur à onde progressive (« traveling wave amplifier »), le principe de l'amplification distribuée est en effet applicable quel que soit le type d'élément actif utilisé (tube à vide, transistor bipolaire, transistor à effet de champ, etc.) moyennant quelques adaptations, comme nous verrons plus loin.

Comme indiqué dans la section 1.5, les spécifications découlant des caractéristiques des modulateurs électro-optiques utilisés pour les systèmes de communications optiques à très haut débit font de l'amplificateur distribué un candidat de

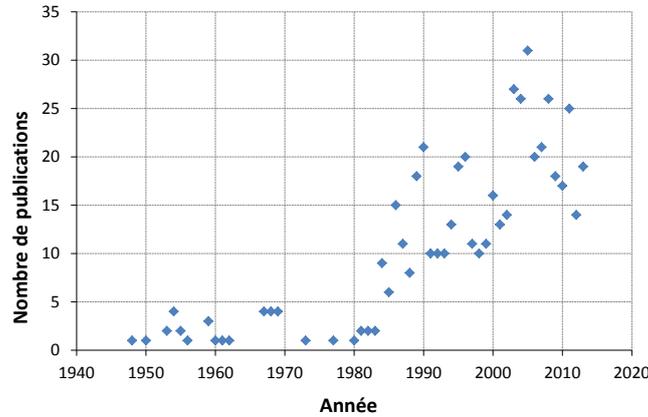


FIGURE 2.1.1 : Répartition par année des 527 publications comportant dans leur titre l'expression « distributed amplifier » ou « distributed amplifiers », référencées sur *IEEE Xplore* (conférences et revues).

choix. La grande majorité des produits existant sur le marché sont d'ailleurs des amplificateurs distribués, dont la plupart en PHEMT AsGa (SHF, Triquint, Inphi, Macom, etc.).

Dans ce chapitre, nous présentons une étude théorique permettant d'appréhender les principales caractéristiques de l'amplificateur distribué, en se plaçant dans l'hypothèse du régime de fonctionnement linéaire. Le traitement efficace du comportement en régime non linéaire reste l'apanage des simulateurs (utilisés dans les chapitres 4 et 5).

Historiquement, le traitement théorique de l'amplificateur distribué a été développé selon deux approches très différentes, mais complémentaires :

1. L'approche didactique, mais restrictive, reposant sur une formulation à base de réseaux à deux accès (*i.e.* quadripôle), reposant sur la notion de paramètres images, s'inspirant ainsi des méthodes d'étude des filtres électriques développées au début du 20^{ème} siècle. Cette approche a l'avantage de permettre d'obtenir des équations analytiques des principales caractéristiques de l'amplificateur distribué, avec plusieurs degrés de simplifications possibles. C'est l'approche couramment reprise dans la littérature relative à l'amplificateur distribué. Elle permet en effet d'en faire une description didactique, ainsi que d'en déduire les équations de base, utilisées pour réaliser un dimensionnement initial en vue d'une conception plus poussée à l'aide d'outils de CAO. Cette méthode présente par contre l'inconvénient de se placer nécessairement dans l'hypothèse d'unilatéralité des éléments d'amplification. Enfin, par construction, elle repose sur la condition restrictive que l'amplificateur distribué soit chargé en

ses différents accès par les impédances images des lignes artificielles. Cette condition ne permet alors pas de rendre compte de façon satisfaisante des désadaptations nécessairement présentes dans la réalité.

2. L'approche générale, mais peu didactique, reposant sur une formulation à base de réseaux à quatre accès (*i.e.* octopôle), développée dans les années 1980 par NICLAS et al., permettant une étude exacte, ne reposant sur aucune hypothèse restrictive, mais requérant obligatoirement l'utilisation de calculs numériques conséquents pour être un tant soit peu exploitable.

Dans ce chapitre, nous présentons l'étude théorique de l'amplificateur distribué en reprenant ces deux approches et en y apportant les éléments suivants :

1. Approche didactique (*i.e.* quadripolaire) : en reprenant l'arsenal d'outils réunis par WONG dans l'ouvrage de référence *Fundamentals of Distributed Amplification* [Won93], nous nous attachons tout d'abord à en tirer un traitement qui soit le plus général possible, mis à part les conditions restrictives mentionnées plus haut. En effet, cette approche ayant avant tout une utilité didactique, la tentation est toujours grande de faire un certain nombre d'approximations supplémentaires, à visée didactique et pratique, tentation à laquelle WONG ne résiste pas. Le traitement sans approximation supplémentaire du cas le plus général n'y figurant pas et n'existant par ailleurs pas dans la littérature, du moins à notre connaissance, nous le présentons donc dans ce chapitre. Nous y adjoignons des applications numériques permettant d'interpréter les équations obtenues et de tirer un certain nombre d'enseignements. Nous procédons ensuite naturellement aux différents degrés de simplification, menant finalement aux équations de base utiles à la conception de l'amplificateur distribué.
2. Approche générale (*i.e.* octopolaire) : en reprenant la méthodologie présentée par NICLAS et al. dans l'article [Nic83], nous mettons en place l'ensemble des éléments requis au calcul théorique complet, en particulier ceux qui n'y sont pas explicités, en nous assurant d'un traitement le plus général possible. Puis nous présentons des applications numériques afin de permettre de tirer un certain nombre d'interprétations et d'enseignements, en particulier au regard des résultats obtenus avec l'approche quadripolaire.

Organisation du chapitre

Le chapitre 2 est organisé de la façon suivante :

Section 2.2 : *Principe de fonctionnement*

Section 2.3 : *Formulation quadripolaire*

Section 2.4 : *Formulation octopolaire*

2.2 Principe de fonctionnement

EDWARD L. GINZTON introduisit en 1948 le principe de l'amplificateur distribué en ces termes :

« It has been shown (...) that the frequency limit of a conventional video amplifier is determined by a factor which is proportional to the ratio of the transconductance G_m of the tube to the square root of the product of the input and output capacitances. Clearly, it doesn't help matters simply to parallel tubes; the resulting increase in G_m is compensated for by the corresponding increase in the combined capacitances. The distributed amplifier (...) overcomes this difficulty by paralleling the tubes in a special way, in which the capacitances of the tubes may be separated while the G_m of the tubes may be added almost without limit and not affect the input or output impedance of the device. In its simplest form, this result is achieved by using the tube capacitances as the shunting elements in an artificial transmission line. »

Pour illustrer cette description synthétique, partons du composant actif élémentaire à partir duquel nous souhaitons concevoir un amplificateur dont le produit gain \times bande soit le plus grand possible. Tout composant actif est modélisable en régime linéaire par un schéma électrique équivalent en Π comme représenté dans la figure 2.2.1.

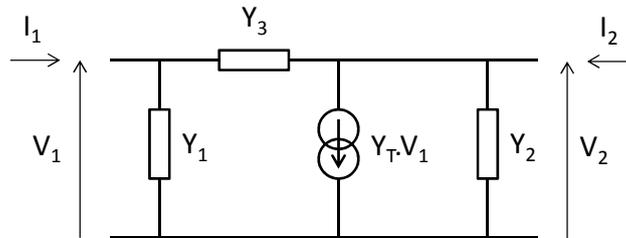


FIGURE 2.2.1 : Schéma équivalent en Π d'un quadripôle non réciproque.

Considérons la matrice admittance du quadripôle, définie par l'équation suivante :

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} \quad (2.2.1)$$

Les paramètres du schéma en Π sont alors donnés par :

$$\begin{aligned}
 Y_1 &= Y_{11} + Y_{12} \\
 Y_2 &= Y_{22} + Y_{12} \\
 Y_3 &= -Y_{12} \\
 Y_T &= Y_{21} - Y_{12}
 \end{aligned}
 \tag{2.2.2}$$

Pour rendre la présentation du principe de fonctionnement de l'amplificateur distribué plus explicite, appliquons le théorème de Miller à ce quadripôle. Nous obtenons le quadripôle équivalent représenté figure 2.2.2, avec les paramètres suivants :

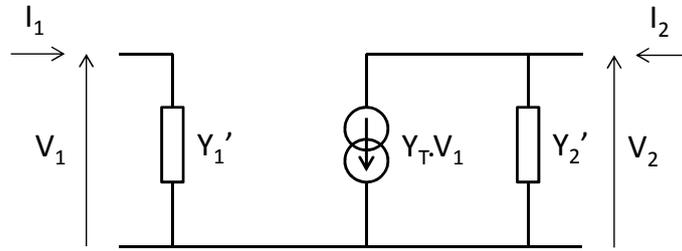


FIGURE 2.2.2 : Schéma en II d'un quadripôle non réciproque après application du théorème de Miller.

$$Y'_1 = Y_1 + Y_3 (1 - G_V) \tag{2.2.3}$$

$$Y'_2 = Y_2 + Y_3 \left(1 - \frac{1}{G_V}\right) \tag{2.2.4}$$

où G_v , gain en tension du quadripôle, est donné par l'équation suivante, Y_L étant l'impédance chargeant l'accès 2 :

$$G_V = \frac{-Y_{21}}{Y_{22} + Y_L} = \frac{Y_3 - Y_T}{Y_2 + Y_3 + Y_L} \tag{2.2.5}$$

Si n quadripôles sont mis en parallèle, tel que représenté sur la figure 2.2.3 page suivante, les transconductances seront additionnées mais les admittances d'entrée et de sortie également, de sorte que le produit gain \times bande ne sera pas amélioré.

Le principe de l'amplificateur distribué consiste à réaliser cette mise en parallèle, toujours afin d'additionner les transconductances Y_T , en faisant en sorte que les admittances parasites d'entrée et de sortie des quadripôles soient absorbées dans

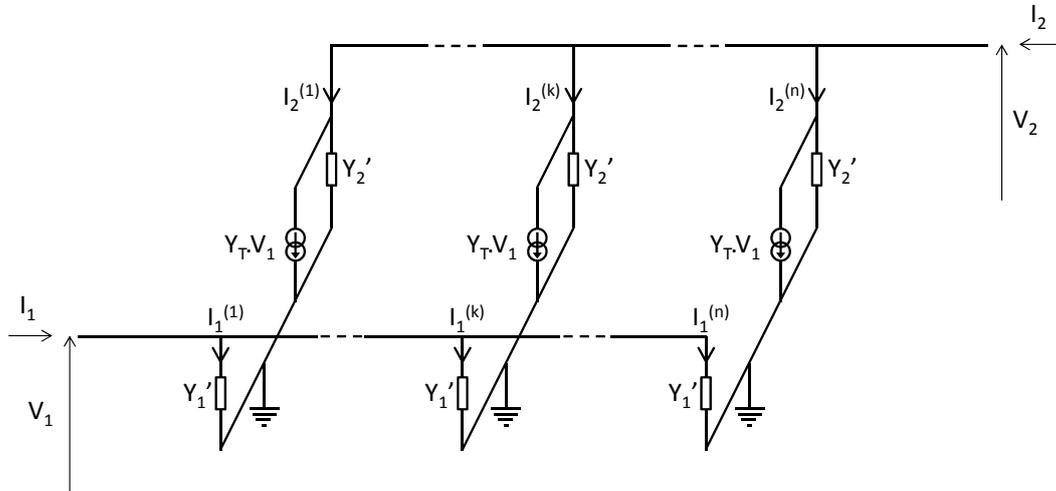


FIGURE 2.2.3 : Mise en parallèle de n quadripôles élémentaires.

deux lignes de transmission artificielles d'entrée et de sortie, respectivement, comme représenté en rouge dans la figure 2.2.4 page ci-contre.

Dit autrement, l'amplificateur distribué consiste en deux lignes de transmission artificielles (en rouge dans la figure 2.2.4) couplées activement par les transconductances Y_T (en noir dans la figure 2.2.4). Afin que le signal injecté à l'accès 1 se propage le long de la ligne artificielle d'entrée sans réflexions parasites, il faut la charger par une impédance Z_{L1} égale à son impédance caractéristique. De la même façon, il faut charger la ligne artificielle de sortie par une impédance Z_{L2} égale à son impédance caractéristique. Enfin, pour que les signaux amplifiés par les transconductances se combinent en phase dans la ligne artificielle de sortie, il faut que les vitesses de phase des lignes artificielles d'entrée et de sortie soient égales.

Ces éléments constituent les deux critères de conception de l'amplificateur distribué :

1. adaptation des lignes artificielles d'entrée et de sortie aux impédances de référence choisies ou imposées, respectivement en entrée et en sortie ;
2. égalité des vitesses de phase des lignes artificielles d'entrée et de sortie.

Avantages et inconvénients de l'amplificateur distribué

L'intérêt de l'amplificateur distribué réside donc dans le fait de pouvoir additionner les transconductances des quadripôles élémentaires sans additionner les admittances parasites d'entrée et de sortie. Néanmoins, compte tenu du fait que chaque quadripôle élémentaire est chargé par l'impédance de charge à l'accès 2 ramenée par la

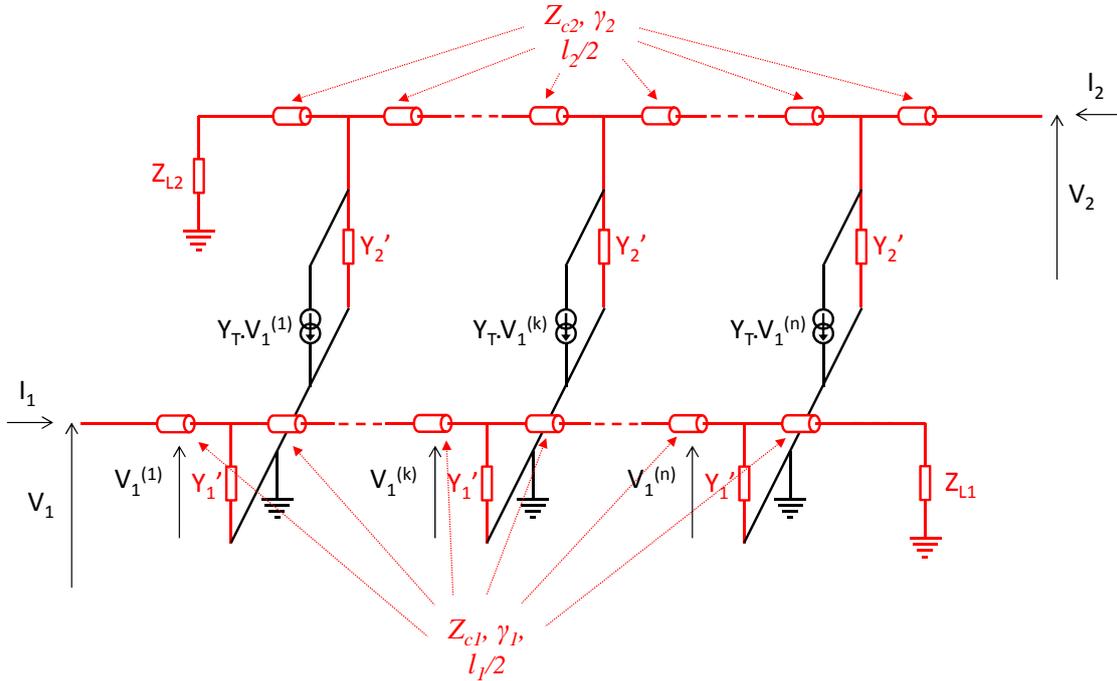


FIGURE 2.2.4 : Schéma de principe d'un amplificateur distribué constitué de n cellules amplificatrices élémentaires représentées par leur schéma équivalent en Π (après application du théorème de Miller), distribuées par des tronçons de lignes de transmission réelles.

ligne artificielle de sortie, en parallèle avec l'impédance de charge Z_{L2} également ramenée par la ligne artificielle de sortie, le gain de l'amplificateur distribué est divisé par deux par rapport au gain de l'amplificateur de la figure 2.2.3 page précédente. Sa bande passante est par contre bien plus élevée, puisqu'elle dépend désormais de la fréquence de coupure des lignes artificielles d'entrée et de sortie.

Nous en représentons dans la figure 2.2.5 page 56 une illustration. Nous considérons deux amplificateurs, le premier non distribué, correspondant à la figure 2.2.3 page 54, et le second, distribué, correspondant à la figure 2.2.4 page 55. Nous nous plaçons dans les conditions simplificatrices où les cellules amplificatrices sont identiques, unilatérales, ont des admittances parasites d'entrée et sortie purement capacitives et identiques, avec une capacité parasite de $C = 15 \text{ fF}$ ¹. Nous considérons des lignes de transmission d'impédance caractéristique infinie, équivalentes à une inductance pure, dont la valeur est calculée d'après les équations obtenues dans la section 2.3.6 page 91, soit $37,6 \text{ pH}$. Nous vérifions que nous obtenons alors une ligne de transmission artificielle dont l'impédance caractéristique vaut

1. Dans la gamme typique des valeurs rencontrées dans les chapitres 4 et 5

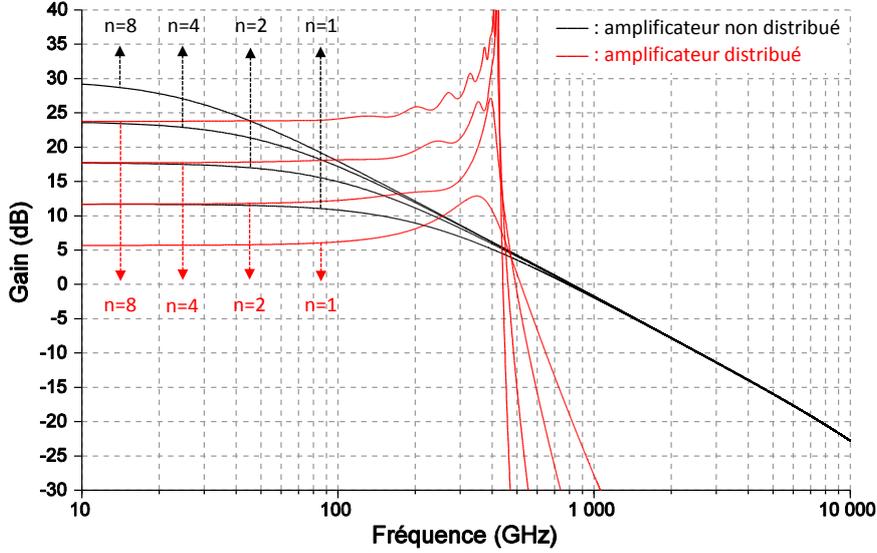


FIGURE 2.2.5 : Comparaison entre le gain d'un amplificateur non distribué (cf. figure 2.2.3 page 54), calculé à partir de l'équation 2.2.6 page 56, et celui d'un amplificateur distribué (cf. figure 2.2.4 page précédente), calculé à partir de l'équation 2.2.7 page 56, pour 1, 2, 4 et 8 étages.

$\sqrt{37,6 \text{ pF}/15 \text{ fF}} = 50 \Omega$. Nous partons d'une cellule élémentaire ayant une transconductance $G_m = 77 \text{ mS}$, soit un gain sur 50Ω de $11,7 \text{ dB}$. Son produit gain-bande vaut $G_m/(2\pi C) = 817 \text{ GHz}$. Nous traçons le gain obtenu pour un amplificateur constitué de 1, 2, 4 et 8 cellules. Dans le cas non distribué, nous obtenons les courbes en noir, sur la base de l'équation suivante, où $Y_L = 1/50$:

$$G_{V_ampli_non_distr.} = \frac{-nY_T}{nY_{22} + Y_L} = \frac{-n \cdot 77 \text{ mS}}{jnC'\omega + 1/50} \quad (2.2.6)$$

Le gain aux basses fréquences augmente à chaque fois d'un facteur 2 en linéaire, soit 6 dB . La bande passante à -3 dB quant à elle diminue en relation directe avec la constance du produit gain-bande égal à 817 GHz . Ses valeurs précisément relevées sont de $212, 106, 53$ et $26,5 \text{ GHz}$, pour respectivement 1, 2, 4 et 8 cellules.

Dans le cas distribué, nous obtenons les courbes en rouge, calculées d'après les résultats de la section 2.4 (en particulier l'équation 2.4.9 page 106) qui permettent d'obtenir les paramètres S exacts, puis nous calculons le gain en tension d'après l'équation suivante :

$$G_{V_ampli_distr.} = \frac{S_{21_ampli_distr.}}{1 + S_{11_ampli_distr.}} \quad (2.2.7)$$

Nous observons un décalage de -6 dB du gain aux basses fréquences, ainsi qu'une augmentation de la bande passante à -3 dB , par rapport à l'amplificateur non distribué. Nous n'avons plus un comportement présentant un produit gain-bande constant, puisque la bande passante à -3 dB vaut précisément 487, 454, 436 et 429 GHz , pour respectivement 1, 2, 4 et 8 cellules, pour un gain variant respectivement de 5,7 dB pour 1 étage, à 23,7 dB pour 8 étages, par sauts de 6 dB . Le produit gain-bande obtenu dans le cas des 8 étages est de l'ordre de 6,57 THz . La bande passante à -3 dB de l'amplificateur distribué n'est plus limitée par le couple G_m et C , mais uniquement par C . Elle est désormais liée à la fréquence de Bragg² des lignes de transmission artificielles de l'amplificateur distribué. Comme nous le montrons avec l'équation 2.3.99 obtenue page 88, cette dernière vaut $1/\pi Z_r C = 424\text{ GHz}$, où Z_r est l'impédance de référence du système, soit $50\ \Omega$ en l'occurrence. Il est à noter qu'autour de cette fréquence le gain est d'autant plus perturbé et au-delà sa pente est d'autant plus grande que le nombre d'étages augmente. Il est à préciser également que ce comportement fréquentiel, qui est caractéristique de l'amplificateur distribué, a pu être calculé de façon exacte grâce aux résultats présentés dans la section 2.4 page 103. Notons enfin à cet égard que la section 3 page 117 s'intéresse à la façon d'améliorer ce comportement.

Il découle du caractère additif du principe d'amplification de l'amplificateur distribué qu'en théorie, il est possible d'obtenir du gain au-delà de la fréquence à gain unité du quadripôle élémentaire, quand a contrario un principe multiplicatif par mise en cascade ne le permet pas. Nous illustrons cette possibilité, plus théorique que réellement pratique, dans la figure 2.2.6 page 58, où nous avons simplement divisé par 4 les paramètres G_m et C . En procédant aux relevés précis, nous constatons que le produit gain-bande de l'amplificateur non distribué reste inchangé, avec pour un nombre d'étages donné un gain réduit de 12 dB et une bande passante à -3 dB augmentée d'un facteur 4. Il en est absolument de même pour l'amplificateur distribué. De plus, on observe que pour un nombre d'étages suffisant, il présente un gain supérieur à 0 dB au-delà de la fréquence à gain unité de sa cellule amplificatrice élémentaire, c'est à dire pour rappel, 817 GHz .

Plus loin de ces considérations théoriques, l'amplificateur distribué présente deux autres avantages, qui s'avéreront déterminants dans la suite de l'exposé de ces travaux, à savoir sa nature géométriquement distribuée, liée à la nécessité de réaliser les éléments de distribution (inductances pures ou lignes de transmission), qui est favorable à la dissipation thermique du circuit, ainsi que son principe de mise en parallèle des cellules élémentaires, qui permet de multiplier par le nombre de cellules la tenue en courant de l'amplificateur.

2. Fréquence de coupure d'une ligne artificielle.

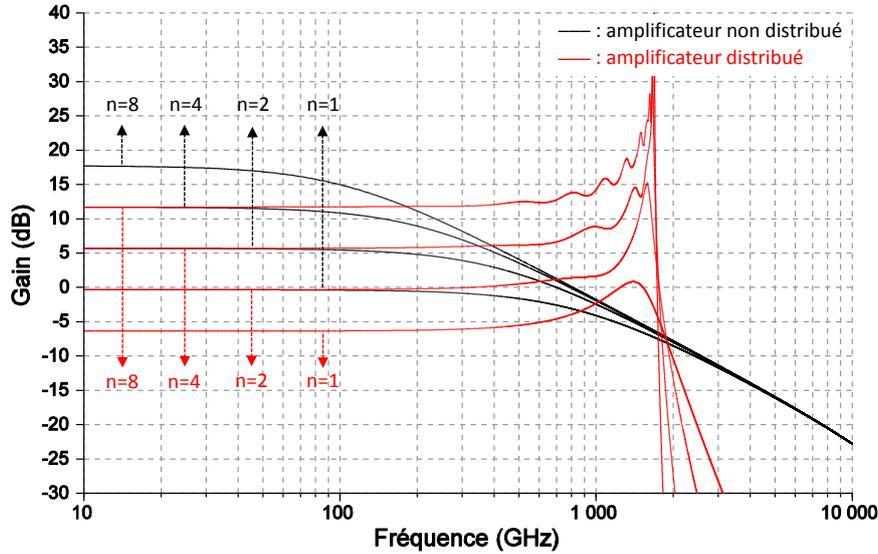


FIGURE 2.2.6 : Comparaison entre le gain d'un amplificateur non distribué (*cf.* figure 2.2.3 page 54), calculé à partir de l'équation 2.2.6 page 56, et celui d'un amplificateur distribué (*cf.* figure 2.2.4 page 55), calculé à partir de l'équation 2.2.7 page 56, pour 1, 2, 4 et 8 étages. Les paramètres G_m et C sont divisés par 4 par rapport à la figure 2.2.5 page 56.

Enfin, il est à noter parmi ses inconvénients un encombrement important, ainsi qu'une efficacité énergétique moindre par rapport à un amplificateur en classe A. En effet, une partie de la puissance RF est perdue dans les charges d'adaptation Z_{L1} et Z_{L2} . D'autre part, il est difficile de s'assurer que chaque cellule élémentaire soit chargée par sa charge optimale dans la gamme de fréquence d'intérêt. Cette limitation, qui est intrinsèque à l'amplificateur distribué, peut néanmoins être repoussée en adoptant un profil de ligne artificielle non uniforme [Dup01], voire en enlevant la charge Z_{L2} de la ligne de sortie et en adoptant un profil de ligne de sortie de type « taper » [Sew09] afin de réduire les réflexions parasites.

Ces éléments d'introduction du principe de l'amplificateur distribué étant posés, nous présentons dans la section suivante l'analyse théorique basée sur la formulation quadripolaire, qui en permet une appréhension didactique. Nous en déduisons les principales équations de base. Néanmoins, cette analyse étant valable sous deux conditions, à savoir l'unilatéralité de la cellule amplificatrice et la parfaite adaptation des lignes d'entrée et de sortie aux impédances de source et de charge, nous présentons finalement le traitement théorique général et exact, basé sur une formulation octopolaire.

2.3 Formulation quadripolaire

2.3.1 Conventions et symboles

Dans les sections suivantes, nous utilisons de façon systématique les paramètres et symboles associés listés dans les tableaux 2.1 page 60.

Lorsque nous nous référons à l'accès 1 ou 2 d'un quadripôle, le symbole du paramètre contient l'indice 1 ou 2, respectivement. De même, lorsque nous nous référons à la ligne d'entrée ou de sortie de l'amplificateur distribué, le symbole du paramètre contient l'indice 1 ou 2, respectivement.

Enfin, un certain nombre d'équations sont reprises depuis l'ouvrage de référence de [Won93], lorsque leur calcul détaillé n'apporte rien au propos.

2.3.2 Notion de paramètres images

Dans la figure 2.2.4 page 55, nous avons à dessein représenté les éléments de distribution des cellules amplificatrices élémentaires par des tronçons de ligne de transmission. Comme nous le verrons par la suite, nous les avons effectivement réalisés sous forme de lignes coplanaires, plutôt que d'inductances, plus encombrantes. Ces lignes de transmission réelles sont chargées périodiquement par les admittances parasites d'entrée et de sortie des cellules amplificatrices élémentaires, constituant alors des lignes de transmission artificielles. Pour introduire cette notion, il convient de présenter la notion d'impédances images et de constante de propagation image d'un quadripôle. La figure 2.3.1 page 61 illustre la définition des impédances images Z_{i1} et Z_{i2} d'un quadripôle. Il s'agit du couple d'impédances qui lorsqu'elles sont placées comme charge en entrée et en sortie du quadripôle se trouvent être égales à l'impédance d'entrée et à l'impédance de sortie présentées par le quadripôle, respectivement.

En utilisant les paramètres impédances du quadripôle, tels que :

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} \quad (2.3.1)$$

on montre que ([Won93]) :

$$Z_{i1} = \sqrt{\frac{Z_{11}}{Z_{22}} (Z_{11}Z_{22} - Z_{12}Z_{21})} \quad (2.3.2)$$

$$Z_{i2} = \sqrt{\frac{Z_{22}}{Z_{11}} (Z_{11}Z_{22} - Z_{12}Z_{21})} \quad (2.3.3)$$

Paramètres	Symbole	Dimension
Transconductance du quadripôle	Y_T	Ω^{-1}
Admittance présentée par le quadripôle à son accès k (k=1 ou 2)	Y'_k	Ω^{-1}
Impédance image à l'accès k (k=1 ou 2)	Z_{ik}	Ω
Constante de propagation image d'un quadripôle	θ	—
Impédance caractéristique d'un quadripôle réciproque de type réseau en T (dans le cas d'un quadripôle symétrique, $Z_{i1} = Z_{i2} \triangleq Z_c$: on parle d'impédance caractéristique)	Z_{cT}	Ω
Impédance caractéristique d'un quadripôle réciproque de type réseau en Π	$Z_{c\Pi}$	Ω

(a) Liste des paramètres caractéristiques et des symboles associés d'un quadripôle.

Paramètres	Symbole	Dimension
Impédance caractéristique	Z_c	Ω
Constante de propagation linéique	$\gamma = \alpha + j\beta$	m^{-1}
Constante d'atténuation linéique	α	$Neper.m^{-1}$
Constante de phase linéique	β	$rad.m^{-1}$
Longueur géométrique de la ligne	l	m
Constante de propagation	$\theta = \gamma l$	—

(b) Liste des paramètres caractéristiques et des symboles associés d'une ligne de transmission réelle.

Paramètres	Symbole	Dimension
Impédance caractéristique	Z_{Ac}	Ω
Constante de propagation linéique	$\gamma_A = \alpha_A + j\beta_A$	m^{-1}
Constante d'atténuation linéique	α_A	$Neper.m^{-1}$
Constante de phase linéique	β_A	$rad.m^{-1}$
Constante de propagation	$\theta_A = \gamma_A l$	—

(c) Liste des paramètres caractéristiques et des symboles associés d'une ligne de transmission artificielle.

TABLE 2.1 : Liste des paramètres et des symboles associés utilisés dans la section 2.4.

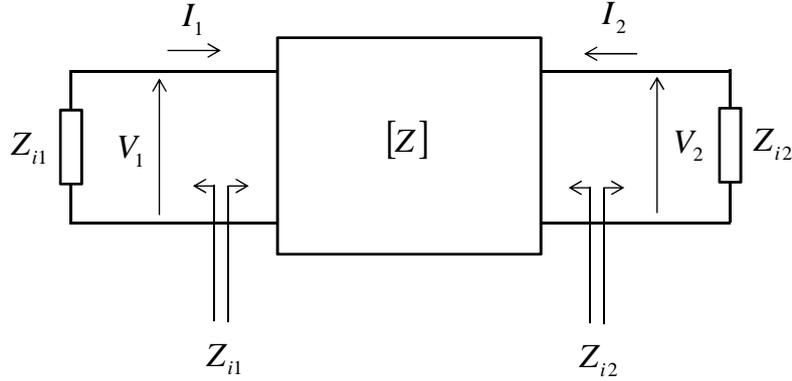


FIGURE 2.3.1 : Schéma d'un quadripôle chargé à ses accès par ses impédances images. Il présente alors par définition en entrée et en sortie les dites impédances images.

Lorsque le quadripôle est effectivement chargé par ses impédances images, il est pratique de définir sa constante de propagation image θ , définie par :

$$e^{-\theta} = \sqrt{\frac{V_2}{V_1} \cdot \frac{-I_2}{I_1}} \quad (2.3.4)$$

On montre alors que dans le cas d'un quadripôle réciproque on a :

$$\theta = \operatorname{arccosh} \left(\frac{\sqrt{Z_{11}Z_{22}}}{Z_{12}} \right) \quad (2.3.5)$$

L'intérêt des impédances images et de la constante de propagation image d'un quadripôle est que moyennant qu'il soit effectivement chargé par ses impédances images, le quadripôle peut être traité comme une ligne de transmission équivalente et le traitement d'une mise en cascade de tels quadripôles s'en trouve fortement simplifié, encore une fois à condition que chaque quadripôle soit effectivement chargé par ses impédances images. En particulier, pour un seul quadripôle, nous avons :

$$\frac{V_2}{V_1} = \sqrt{\frac{Z_{i2}}{Z_{i1}}} e^{-\theta} \quad (2.3.6)$$

et :

$$\frac{-I_2}{I_1} = \sqrt{\frac{Z_{i1}}{Z_{i2}}} e^{-\theta} \quad (2.3.7)$$

Pour le traitement de l'amplificateur distribué, il est aussi utile de connaître les

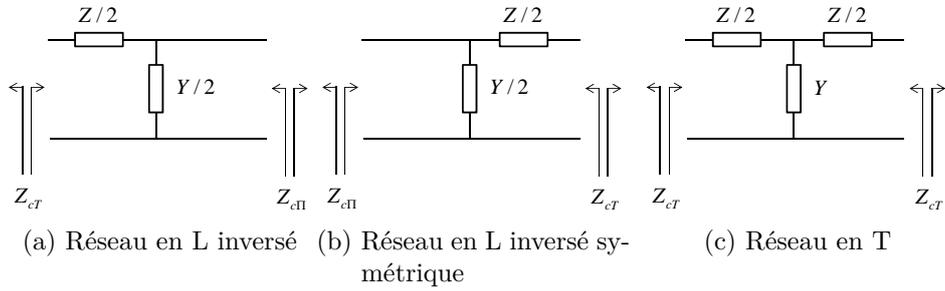


FIGURE 2.3.2 : Réseaux en L inversé (a), en L inversé symétrique (b), en T (c).

impédances images et la constante de propagation image d'un quadripôle en L inversé, en L inversé symétrique et en T, tels que représentés dans la figure 2.3.2.

Pour le quadripôle en L inversé, nous avons :

$$\begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} = \begin{bmatrix} \frac{Z}{2} + \frac{2}{Y} & \frac{2}{Y} \\ \frac{2}{Y} & \frac{2}{Y} \end{bmatrix} \quad (2.3.8)$$

donc d'après les équations 2.3.2 page 59 à 2.3.5 page précédente, nous obtenons³ :

$$Z_{i1} \triangleq Z_{cT} = \sqrt{\frac{Z}{Y} \left(1 + \frac{ZY}{4}\right)} \quad (2.3.9)$$

$$Z_{i2} \triangleq Z_{cII} = \sqrt{\frac{Z}{Y} \left(1 + \frac{ZY}{4}\right)^{-1}} \quad (2.3.10)$$

$$\theta = \operatorname{arccosh} \left(\sqrt{1 + \frac{ZY}{4}} \right) \quad (2.3.11)$$

Pour le quadripôle en L inversé symétrique, nous avons :

$$\begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} = \begin{bmatrix} \frac{2}{Y} & \frac{2}{Y} \\ \frac{2}{Y} & \frac{Z}{2} + \frac{2}{Y} \end{bmatrix}$$

donc d'après les équations 2.3.2 page 59 à 2.3.5 page précédente, nous obtenons :

3. Le symbole « \triangleq » signifie « égale par définition ».

$$Z_{i1} \triangleq Z_{c\Pi} = \sqrt{\frac{Z}{Y} \left(1 + \frac{ZY}{4}\right)^{-1}} \quad (2.3.12)$$

$$Z_{i2} \triangleq Z_{cT} = \sqrt{\frac{Z}{Y} \left(1 + \frac{ZY}{4}\right)} \quad (2.3.13)$$

$$\theta = \operatorname{arccosh} \left(\sqrt{1 + \frac{ZY}{4}} \right) \quad (2.3.14)$$

Enfin, pour le quadripôle en T, nous avons :

$$\begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} = \begin{bmatrix} \frac{Z}{2} + \frac{1}{Y} & \frac{1}{Y} \\ \frac{1}{Y} & \frac{Z}{2} + \frac{1}{Y} \end{bmatrix} \quad (2.3.15)$$

Donc d'après les équations 2.3.2 à 2.3.5, nous obtenons :

$$Z_{i1} = Z_{i2} \triangleq Z_{cT} = \sqrt{\frac{Z}{Y} \left(1 + \frac{ZY}{4}\right)} \quad (2.3.16)$$

$$\theta_T = \operatorname{arccosh} \left(1 + \frac{ZY}{2} \right) \quad (2.3.17)$$

Le quadripôle en T étant la mise en cascade du quadripôle en L inversé et du L inversé symétrique, nous avons pour le quadripôle en T, en application de l'équation 2.3.6, toujours dans l'hypothèse qu'il est chargé par ses impédances images (par ailleurs identiques aux deux accès, notée Z_{cT} et dans ce cas appelée impédance caractéristique du quadripôle), de sorte que le quadripôle en L inversé et celui en L inversé symétrique sont également chargés par leurs impédances images, d'une part :

$$\frac{V_2}{V_1} = \sqrt{\frac{Z_{c\Pi}}{Z_{cT}}} e^{-\theta} \cdot \sqrt{\frac{Z_{cT}}{Z_{c\Pi}}} e^{-\theta} = e^{-2\theta}$$

et d'autre part :

$$\frac{V_2}{V_1} = \sqrt{\frac{Z_{cT}}{Z_{cT}}} e^{-\theta_T} = e^{-\theta_T}$$

Comparons alors θ_T et 2θ :

$$\begin{aligned}
 \cosh(2\theta) &= 2\cosh^2(\theta) - 1 \\
 &= 2\left(1 + \frac{ZY}{4}\right) - 1 \\
 &= 1 + \frac{ZY}{2}
 \end{aligned}$$

Donc nous avons bien comme attendu :

$$2\theta = \operatorname{arccosh}\left(1 + \frac{ZY}{2}\right) = \theta_T \quad (2.3.18)$$

Pour conclure cette section préliminaire, retenons également les deux résultats suivants, qui seront utilisés plus loin. Pour un quadripôle en L inversé (chargé par ses impédances images), nous avons (équations 2.3.6, 2.3.9, 2.3.10 et 2.3.18) :

$$\frac{V_2}{V_1} = \sqrt{\frac{Z_{i2}}{Z_{i1}}} e^{-\theta} = \sqrt{\frac{Z_{c\Pi}}{Z_{cT}}} e^{-\frac{\theta_T}{2}} \quad (2.3.19)$$

Pour un quadripôle en L inversé symétrique (chargé par ses impédances images), nous avons (équations 2.3.6 page 61, 2.3.12 et 2.3.13 page précédente, 2.3.18) :

$$\frac{V_2}{V_1} = \sqrt{\frac{Z_{i2}}{Z_{i1}}} e^{-\theta} = \sqrt{\frac{Z_{cT}}{Z_{c\Pi}}} e^{-\frac{\theta_T}{2}} \quad (2.3.20)$$

Nous avons présenté les notions d'impédances images, d'impédance caractéristique (dans le cas d'un quadripôle symétrique comme le quadripôle en T) et de constante de propagation image. Ces notions sont particulièrement pratiques lorsqu'on souhaite traiter la mise en cascade de plusieurs quadripôles, moyennant qu'ils soient tous chargés à leurs accès par leurs impédances images. C'est précisément le cas des lignes de transmission réelles d'entrée et de sortie de l'amplificateur distribué, chargées périodiquement par les admittances parasites d'entrée et de sortie, respectivement, des cellules amplificatrices élémentaires. La figure 2.3.3 page 65 introduit les paramètres Z_{Ac} , γ_A et l d'une ligne artificielle équivalente à une ligne réelle de paramètres Z_c , γ et l chargée en son milieu par une admittance parasite Y' .

Nous posons $\theta = \gamma l$ et $\theta_A = \gamma_A l$. La matrice chaîne de chaque tronçon de ligne de longueur $l/2$ est :

$$\begin{bmatrix}
 \cosh\left(\frac{\theta}{2}\right) & Z_c \sinh\left(\frac{\theta}{2}\right) \\
 \frac{1}{Z_c} \sinh\left(\frac{\theta}{2}\right) & \cosh\left(\frac{\theta}{2}\right)
 \end{bmatrix}$$

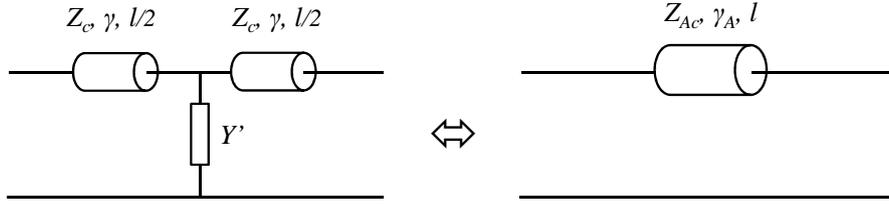


FIGURE 2.3.3 : Equivalence entre un tronçon de ligne de transmission réelle de paramètres Z_c , γ et l , chargée en son milieu par une admittance parasite Y' et une ligne artificielle de paramètres Z_{Ac} , γ_A et l .

La matrice chaîne de l'admittance Y' est :

$$\begin{bmatrix} 1 & 0 \\ Y' & 1 \end{bmatrix}$$

La matrice chaîne de l'ensemble est donc :

$$\begin{aligned} & \begin{bmatrix} \cosh(\theta_A) & Z_{Ac} \sinh(\theta_A) \\ \frac{1}{Z_{Ac}} \sinh(\theta_A) & \cosh(\theta_A) \end{bmatrix} \\ = & \begin{bmatrix} \cosh(\frac{\theta}{2}) & Z_c \sinh(\frac{\theta}{2}) \\ \frac{1}{Z_c} \sinh(\frac{\theta}{2}) & \cosh(\frac{\theta}{2}) \end{bmatrix} \begin{bmatrix} 1 & 0 \\ Y' & 1 \end{bmatrix} \begin{bmatrix} \cosh(\frac{\theta}{2}) & Z_c \sinh(\frac{\theta}{2}) \\ \frac{1}{Z_c} \sinh(\frac{\theta}{2}) & \cosh(\frac{\theta}{2}) \end{bmatrix} \\ = & \begin{bmatrix} \cosh(\theta) + \frac{Y' Z_c}{2} \sinh(\theta) & Z_c \left(\sinh(\theta) + Y' Z_c \sinh^2(\frac{\theta}{2}) \right) \\ \frac{1}{Z_c} \left(\sinh(\theta) + Y' Z_c \cosh^2(\frac{\theta}{2}) \right) & \cosh(\theta) + \frac{Y' Z_c}{2} \sinh(\theta) \end{bmatrix} \end{aligned}$$

Nous avons donc :

$$\cosh(\theta_A) = \cosh(\theta) + \frac{Y' Z_c}{2} \sinh(\theta) \quad (2.3.21)$$

$$Z_{Ac} = Z_c \sqrt{\frac{\sinh(\theta) + Y' Z_c \sinh^2(\frac{\theta}{2})}{\sinh(\theta) + Y' Z_c \cosh^2(\frac{\theta}{2})}} \quad (2.3.22)$$

Enfin, il reste à introduire le schéma équivalent localisé en T d'une ligne de transmission. En utilisant les paramètres introduits dans la figure 2.3.4 page suivante, nous avons les équations suivantes :

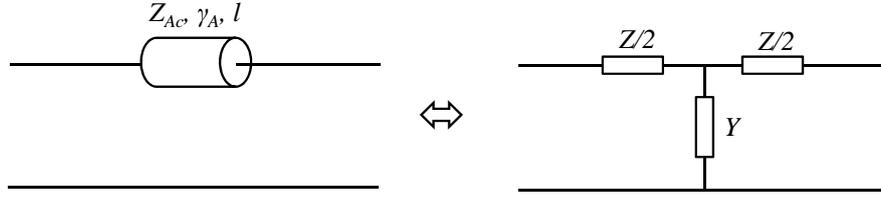


FIGURE 2.3.4 : Schéma équivalent localisé en T d'une ligne de transmission.

$$Z = 2Z_{Ac} \tanh\left(\frac{\theta_A}{2}\right) \quad (2.3.23)$$

$$Y = \frac{\sinh(\theta_A)}{Z_{Ac}} \quad (2.3.24)$$

2.3.3 Calcul analytique du gain en tension

Nous pouvons maintenant appliquer l'ensemble de ces outils à l'amplificateur distribué représenté avec ses lignes artificielles d'entrée et de sortie sous forme de schéma équivalent en T dans la figure 2.3.5.

Avec les paramètres $Z_{c1\&2}$, $\gamma_{1\&2}$, $l_{1\&2}$ et $Y'_{1\&2}$ ⁴ définis dans la figure 2.2.4 page 55, avec $\theta_{1\&2} = \gamma_{1\&2}l_{1\&2}$ et $\theta_{A1\&2} = \gamma_{A1\&2}l_{1\&2}$, nous avons :

$$\cosh(\theta_{A1}) = \cosh(\theta_1) + \frac{Y'_1 Z_{c1}}{2} \sinh(\theta_1) \quad (2.3.25)$$

$$Z_{Ac1} = Z_{AcT1} = Z_{c1} \sqrt{\frac{\sinh(\theta_1) + Y'_1 Z_{c1} \sinh^2(\frac{\theta_1}{2})}{\sinh(\theta_1) + Y'_1 Z_{c1} \cosh^2(\frac{\theta_1}{2})}} \quad (2.3.26)$$

$$\cosh(\theta_{A2}) = \cosh(\theta_2) + \frac{Y'_2 Z_{c2}}{2} \sinh(\theta_2) \quad (2.3.27)$$

$$Z_{Ac2} = Z_{AcT2} = Z_{c2} \sqrt{\frac{\sinh(\theta_2) + Y'_2 Z_{c2} \sinh^2(\frac{\theta_2}{2})}{\sinh(\theta_2) + Y'_2 Z_{c2} \cosh^2(\frac{\theta_2}{2})}} \quad (2.3.28)$$

et d'après les équations 2.3.23 et 2.3.24 :

4. La notation « $X_{1\&2}$ », signifiant « X_1 et X_2 », permet d'éviter de doubler le nombre de symboles invoquées lorsqu'ils vont par paires. Cette notation est utilisée à plusieurs reprises dans la suite du manuscrit.

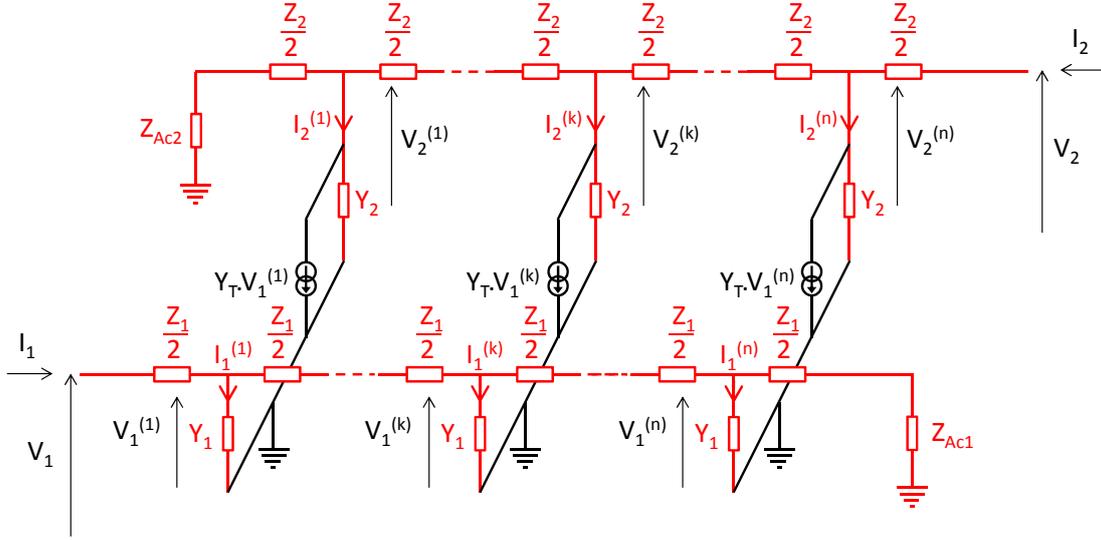


FIGURE 2.3.5 : Amplificateur distribué représenté avec ses lignes artificielles d'entrée et de sortie sous forme de schéma équivalent en T.

$$Z_1 = 2Z_{Ac1} \tanh\left(\frac{\theta_{A1}}{2}\right) \quad (2.3.29)$$

$$Y_1 = \frac{\sinh(\theta_{A1})}{Z_{Ac1}} \quad (2.3.30)$$

$$Z_2 = 2Z_{Ac2} \tanh\left(\frac{\theta_{A2}}{2}\right) \quad (2.3.31)$$

$$Y_2 = \frac{\sinh(\theta_{A2})}{Z_{Ac2}} \quad (2.3.32)$$

Tous les outils et définitions sont maintenant réunis pour calculer le gain en tension $G_V = V_2/V_1$ de l'amplificateur distribué de la figure 2.3.5. Dans l'hypothèse où les lignes de transmission artificielles d'entrée et de sortie sont chargées en leurs deux accès par leur impédance caractéristiques Z_{Ac1} et Z_{Ac2} , respectivement, nous pouvons écrire :

$$V_1^{(k)} = V_1^{(k-1)} e^{-\theta_{A1}} \quad (2.3.33)$$

donc

$$V_1^{(k)} = V_1^{(1)} e^{-\theta_{A1}(k-1)} \quad (2.3.34)$$

Or d'après l'équation 2.3.19 page 64, nous avons :

$$V_1^{(1)} = V_1 \sqrt{\frac{Z_{Ac\Pi1}}{Z_{AcT1}}} e^{-\frac{\theta_{A1}}{2}} \quad (2.3.35)$$

donc :

$$V_1^{(k)} = V_1 \sqrt{\frac{Z_{Ac\Pi1}}{Z_{AcT1}}} e^{-\theta_{A1}(k-1+\frac{1}{2})} = V_1 \sqrt{\frac{Z_{Ac\Pi1}}{Z_{AcT1}}} e^{-\theta_{A1}(k-\frac{1}{2})} \quad (2.3.36)$$

De la même façon, nous pouvons écrire pour tout k , en éteignant les sources de tension commandées en courant d'indice $n \neq k$:

$$V_2^{(k)} = V_2^{(k-1)} e^{-\theta_{A2}} \quad (2.3.37)$$

donc :

$$V_2^{(n)} = V_2^{(k)} e^{-\theta_{A2}(n-k)} \quad (2.3.38)$$

Or d'après l'équation 2.3.20 page 64, nous pouvons écrire :

$$V_2 = V_2^{(n)} \sqrt{\frac{Z_{AcT2}}{Z_{Ac\Pi2}}} e^{-\frac{\theta_{A2}}{2}} \quad (2.3.39)$$

donc :

$$V_2 = V_2^{(k)} \sqrt{\frac{Z_{AcT2}}{Z_{Ac\Pi2}}} e^{-\theta_{A2}(n-k+\frac{1}{2})} \quad (2.3.40)$$

D'autre part, nous avons :

$$V_2^{(k)} = -Y_T V_1^{(k)} (Z_{Ac\Pi2} \parallel Z_{Ac\Pi2}) = -Y_T V_1^{(k)} \frac{Z_{Ac\Pi2}}{2} \quad (2.3.41)$$

donc, toujours pour tout k , en éteignant les sources de tension commandées en courant d'indice $n \neq k$:

$$\begin{aligned}
 V_2 &= -Y_T V_1^{(k)} \frac{Z_{Ac\Pi 2}}{2} \sqrt{\frac{Z_{AcT 2}}{Z_{Ac\Pi 2}}} e^{-\theta_{A2}(n-k+\frac{1}{2})} \\
 &= -Y_T V_1^{(k)} \frac{\sqrt{Z_{Ac\Pi 2} Z_{AcT 2}}}{2} e^{-\theta_{A2}(n-k+\frac{1}{2})}
 \end{aligned} \tag{2.3.42}$$

donc d'après l'équation 2.3.36 page 68 :

$$\begin{aligned}
 V_2 &= -Y_T V_1 \sqrt{\frac{Z_{Ac\Pi 1}}{Z_{AcT 1}}} \frac{\sqrt{Z_{Ac\Pi 2} Z_{AcT 2}}}{2} e^{-\theta_{A1}(k-\frac{1}{2})} e^{-\theta_{A2}(n-k+\frac{1}{2})} \\
 &= -Y_T V_1 \sqrt{\frac{Z_{Ac\Pi 1}}{Z_{AcT 1}}} \frac{\sqrt{Z_{Ac\Pi 2} Z_{AcT 2}}}{2} e^{-n\theta_{A2}} e^{-\frac{\theta_{A2}-\theta_{A1}}{2}} e^{k(\theta_{A2}-\theta_{A1})}
 \end{aligned} \tag{2.3.43}$$

Notons également que d'après les équations 2.3.9 et 2.3.10 page 62, 2.3.12 et 2.3.13 page 63, nous avons, avec $Z_{1&2}$ et $Y_{1&2}$ définis dans la figure 2.3.5 page 67 et les équations 2.3.29 à 2.3.32 page 67 :

$$Z_{AcT 1} = \sqrt{\frac{Z_1}{Y_1} \left(1 + \frac{Z_1 Y_1}{4}\right)} \tag{2.3.44}$$

$$Z_{Ac\Pi 1} = \sqrt{\frac{Z_1}{Y_1} \left(1 + \frac{Z_1 Y_1}{4}\right)^{-1}} \tag{2.3.45}$$

$$Z_{AcT 2} = \sqrt{\frac{Z_2}{Y_2} \left(1 + \frac{Z_2 Y_2}{4}\right)} \tag{2.3.46}$$

$$Z_{Ac\Pi 2} = \sqrt{\frac{Z_2}{Y_2} \left(1 + \frac{Z_2 Y_2}{4}\right)^{-1}} \tag{2.3.47}$$

Egalement, d'après l'équation 2.3.17 page 63 :

$$\theta_{A1} = \operatorname{arccosh} \left(1 + \frac{Z_1 Y_1}{2}\right) \tag{2.3.48}$$

$$\theta_{A2} = \operatorname{arccosh} \left(1 + \frac{Z_2 Y_2}{2}\right) \tag{2.3.49}$$

Donc, moyennant quelques calculs et le rappel des équations 2.3.29 à 2.3.32 page 67, nous obtenons :

$$\sqrt{\frac{Z_{Ac\Pi1}}{Z_{AcT1}}} = \frac{1}{\cosh\left(\frac{\theta_{A1}}{2}\right)} \quad (2.3.50)$$

$$\sqrt{Z_{Ac\Pi2}Z_{AcT2}} = \frac{Z_{Ac2}}{\cosh\left(\frac{\theta_{A2}}{2}\right)} \quad (2.3.51)$$

Ce qui donne :

$$V_2 = V_1 \frac{\frac{-Y_T Z_{Ac2}}{2}}{\cosh\left(\frac{\theta_{A1}}{2}\right) \cosh\left(\frac{\theta_{A2}}{2}\right)} e^{-n\theta_{A2}} e^{-\frac{\theta_{A2}-\theta_{A1}}{2}} e^{k(\theta_{A2}-\theta_{A1})} \quad (2.3.52)$$

En appliquant le théorème de superposition, en allumant une à une les sources de courants commandées en tension d'indice k pour k allant de 1 à n , nous obtenons :

$$V_2 = V_1 \frac{\frac{-Y_T Z_{Ac2}}{2}}{\cosh\left(\frac{\theta_{A1}}{2}\right) \cosh\left(\frac{\theta_{A2}}{2}\right)} e^{-n\theta_{A2}} e^{-\frac{\theta_{A2}-\theta_{A1}}{2}} \sum_{k=1}^n \left[e^{k(\theta_{A2}-\theta_{A1})} \right] \quad (2.3.53)$$

En calculant que :

$$\sum_{k=1}^n \left[e^{k(\theta_{A2}-\theta_{A1})} \right] = e^{\theta_{A2}-\theta_{A1}} e^{(n-1)\frac{\theta_{A2}-\theta_{A1}}{2}} \frac{\sinh\left(n\frac{\theta_{A2}-\theta_{A1}}{2}\right)}{\sinh\left(\frac{\theta_{A2}-\theta_{A1}}{2}\right)}$$

On obtient :

$$V_2 = V_1 \frac{\frac{-Y_T Z_{Ac2}}{2}}{\cosh\left(\frac{\theta_{A1}}{2}\right) \cosh\left(\frac{\theta_{A2}}{2}\right)} e^{-n\frac{\theta_{A1}+\theta_{A2}}{2}} \frac{\sinh\left(n\frac{\theta_{A2}-\theta_{A1}}{2}\right)}{\sinh\left(\frac{\theta_{A2}-\theta_{A1}}{2}\right)}$$

Soit :

$$G_V = -\frac{Y_T Z_{Ac2}}{2} \frac{e^{-n\frac{\theta_{A2}+\theta_{A1}}{2}}}{\cosh\left(\frac{\theta_{A1}}{2}\right) \cosh\left(\frac{\theta_{A2}}{2}\right)} \frac{\sinh\left(n\frac{\theta_{A2}-\theta_{A1}}{2}\right)}{\sinh\left(\frac{\theta_{A2}-\theta_{A1}}{2}\right)} \quad (2.3.54)$$

Il est à noter que, mise à part l'hypothèse que les lignes de transmission artificielles de l'amplificateur distribué soient chargées à leurs deux accès par leur impédances

caractéristiques respectives, l'équation 2.3.54 page 70 ne découle d'aucune simplification et est donc la plus générale possible, pour un amplificateur distribué dont les éléments de distribution sont réalisés à l'aide de lignes de transmission réelles. Pour le cas plus couramment traité d'éléments de distribution réalisés à partir d'inductances localisées, la démarche est la même mais est plus simple du fait que l'obtention du schéma équivalent de la figure 2.3.5 page 67 est immédiate. Il est également à noter que le traitement qui est fait ici, à savoir de cellules amplificatrices élémentaires unilatérales, est généralisable au cas non unilatéral, moyennant l'utilisation du théorème de Miller pour passer du schéma de la figure 2.2.1 page 52 au schéma de la figure 2.2.2 page 53. Cependant, il convient de rappeler que le théorème de Miller utilise le gain en tension G_V du quadripôle pour ramener en entrée et en sortie l'admittance de couplage Y_{12} . Or, G_V dépend bien sûr des conditions de charge du quadripôle, lesquelles, lorsque le quadripôle est intégré dans un amplificateur distribué, dépendent des paramètres caractéristiques des lignes artificielles d'entrée et de sortie qui sont déterminées par les équations 2.3.25 à 2.3.28 page 66, qui dépendent des admittances $Y'_{1&2}$ ramenées en entrée et sortie précisément par le théorème de Miller. On constate donc qu'on ne peut que difficilement s'en sortir, autrement qu'en appliquant Miller en faisant une approximation simplificatrice sur G_V , démarche très courante par ailleurs quand Miller est utilisé. Néanmoins, cela restreint *de facto* la validité de l'équation 2.3.54 page 70 au cas unilatéral et au cas non unilatéral ramené au cas unilatéral par théorème de Miller avec approximation sur G_V . Il est alors possible de résoudre cette problématique par la formulation octopolaire présentée dans la section 2.4 page 103.

Enfin, il est également à noter que l'utilisation du formalisme des impédances et constantes de propagation images fait reposer le calcul sur la condition que les lignes soient chargées à leurs deux extrémités par leurs impédances images respectives, de sorte qu'en cascade à l'intérieur des lignes, entre chaque tronçon, les impédances présentées sont effectivement mécaniquement les impédances images qui conviennent. Or, si l'impédance image d'une ligne réelle est réalisable par une simple impédance localisée, ce n'est pas le cas d'une ligne artificielle, incluant au moins un type d'éléments localisés, à savoir l'admittance parasite chargeant périodiquement la ligne réelle, de sorte que dans ce cas, l'impédance image n'est pas réalisable par un réseau localisé. Il y a donc à partir d'une certaine fréquence nécessairement des désadaptations d'impédance, de sorte que la condition de validité du calcul n'est plus remplie. Il n'est en théorie pas impossible de prendre en compte ces désadaptations dans le calcul du gain en tension fait précédemment, mais cela complique significativement les équations, déjà conséquentes. Nous avons donc fait le choix de ne pas traiter ce cas dans le cadre de la formulation quadripolaire, la formulation octopolaire présentée

dans la section 2.4 page 103 le prenant en compte.

Afin de rendre les résultats obtenus utiles pour la conception pratique d'amplificateurs distribués, nous nous attachons maintenant à donner quelques éléments d'interprétation de l'équation 2.3.54 page 70 en étudiant plus en détail quelques cas particuliers instructifs.

Cas particuliers : lignes artificielles d'entrée et de sortie avec égalité de déphasage, avec ou sans pertes

Dans le cas de lignes artificielles sans pertes, les constantes de propagation $\theta_{A1\&2} = \gamma_{A1\&2}l_{1\&2} = (\alpha_{A1\&2} + j\beta_{A1\&2})l_{1\&2}$ se simplifient en $j\beta_{A1\&2}l_{1\&2}$.

Le terme $\sinh(n\Delta\theta/2)/\sinh(\Delta\theta/2)$ de l'équation 2.3.54, où $\Delta\theta = \theta_{A2} - \theta_{A1}$, devient alors :

$$\sinh(jn\Delta(\beta l)/2)/\sinh(j\Delta(\beta l)/2) = \sin(n\Delta(\beta l)/2)/\sin(\Delta(\beta l)/2)$$

où $\Delta(\beta l) = \beta_{A2}l_2 - \beta_{A1}l_1$. Il est maximum pour $\Delta(\beta l) = 0$ et vaut alors n . Nous en déduisons donc que pour maximiser l'effet bénéfique de l'amplificateur distribué, à savoir l'addition en phase des transconductances Y_T , il faut concevoir les lignes réelles de sorte que les déphasages des lignes artificielles soient égaux, soit $\beta_{A1}l_1 = \beta_{A2}l_2 \triangleq \beta l$. Le gain en tension devient alors proportionnel à n et vaut :

$$G_V = -n \frac{Y_T Z_{Ac2}}{2} \frac{e^{-jn\beta l}}{\cos^2\left(\frac{\beta l}{2}\right)} \quad (2.3.55)$$

On peut donc dans ce cas augmenter arbitrairement le nombre de cellules, le gain augmentera de façon proportionnelle.

Dans la réalité, les pertes ne sont pas nulles. En restant dans la condition d'égalité des phases, on obtient :

$$G_V = -\frac{Y_T Z_{Ac2}}{2} \frac{e^{-n\left(\frac{\alpha_{A2}l_2 + \alpha_{A1}l_1}{2} + j\beta l\right)}}{\cosh\left(\frac{\alpha_{A1}l_1 + j\beta l}{2}\right) \cosh\left(\frac{\alpha_{A2}l_2 + j\beta l}{2}\right)} \frac{\sinh\left(n\frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{2}\right)}{\sinh\left(\frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{2}\right)} \quad (2.3.56)$$

En mettant dans K tous les termes indépendants de n :

$$\begin{aligned}
 |G_v| &= K \cdot e^{-n \frac{\alpha_{A2}l_2 + \alpha_{A1}l_1}{2}} \cdot \sinh\left(n \frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{2}\right) \\
 \frac{\partial |G_v|}{\partial n} &= -K \cdot \frac{\alpha_{A2}l_2 + \alpha_{A1}l_1}{2} \cdot e^{-n \frac{\alpha_{A2}l_2 + \alpha_{A1}l_1}{2}} \cdot \sinh\left(n \frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{2}\right) + \\
 &\quad K \cdot e^{-n \frac{\alpha_{A2}l_2 + \alpha_{A1}l_1}{2}} \cdot \frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{2} \cdot \cosh\left(n \frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{2}\right) \\
 \frac{\partial |G_v|}{\partial n} &= 0 \\
 &\Leftrightarrow \tanh\left(n \frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{2}\right) = \frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{\alpha_{A2}l_2 + \alpha_{A1}l_1} \\
 &\Leftrightarrow n \frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{2} = \operatorname{arctanh}\left(\frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{\alpha_{A2}l_2 + \alpha_{A1}l_1}\right) \\
 &\Leftrightarrow n \frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{2} = \frac{1}{2} \ln\left(\frac{1 + \frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{\alpha_{A2}l_2 + \alpha_{A1}l_1}}{1 - \frac{\alpha_{A2}l_2 - \alpha_{A1}l_1}{\alpha_{A2}l_2 + \alpha_{A1}l_1}}\right) \\
 &\Leftrightarrow n = \frac{\ln(\alpha_{A1}l_1) - \ln(\alpha_{A2}l_2)}{\alpha_{A1}l_1 - \alpha_{A2}l_2}
 \end{aligned}$$

Le gain en tension n'est plus proportionnel à n et on note n_{opt} la valeur de n pour laquelle le gain est maximum et au-delà de laquelle le gain décroît :

$$n_{opt} = \frac{\ln(\alpha_{A1}l_1) - \ln(\alpha_{A2}l_2)}{\alpha_{A1}l_1 - \alpha_{A2}l_2} \quad (2.3.57)$$

Nous avons donc identifié deux éléments fondamentaux de l'amplificateur distribué :

1. l'intérêt d'avoir une égalité des déphasages des lignes artificielles d'entrée et de sortie pour que le gain soit proportionnel au nombre de cellules,
2. l'existence d'un nombre optimum de cellules en présence de pertes dans les lignes.

2.3.4 Etude numérique du comportement fréquentiel

Dans les applications numériques des sections suivantes, nous utilisons de façon systématique les valeurs de paramètres listées dans les tableaux 2.2 page 74⁵.

5. NB : la gamme fréquentielle d'analyse, allant jusqu'à $1 THz$, a pour seul but d'observer le comportement théorique intrinsèque des éléments étudiés, dont leur périodicité fréquentielle. Dans la réalité, des phénomènes supplémentaires sont susceptibles d'apparaître à de telles fréquences. Dans une démarche de séparation des variables, nous ne les prenons pas en compte.

Paramètres	Valeurs
Gamme fréquentielle	$f = 0,1 \text{ GHz}$ à 1 THz
Longueur de tronçon de ligne réelle	$l = 200 \mu\text{m}$
Impédance caractéristique	$Z_c = 67 \Omega$
Permittivité relative effective	$\varepsilon_{\text{reff}} = 3,6$
Admittance parasite purement capacitive : $Y' = jC'\omega$	$C' = 15 \text{ fF}$

(a) Liste des valeurs des paramètres des lignes artificielles utilisées pour les applications numériques.

Paramètres	Valeurs
Nombre d'étages	$n = 10$
Transconductance	$Y_T = 20 \text{ mA}/26 \text{ mV}/10 = 77 \text{ mS}$

(b) Liste des valeurs des paramètres de l'amplificateur distribué utilisées pour les applications numériques.

TABLE 2.2 : Liste des valeurs des paramètres utilisées pour les applications numériques.

À ce stade, nous n'avons pas encore d'information explicite sur la réponse fréquentielle de l'amplificateur distribué. En effet, les équations du gain en tension obtenues ne font pas ressortir une dépendance directement visible, bien qu'elle soit réelle par le biais des paramètres caractéristiques des lignes artificielles, ainsi que de façon directe par la transconductance Y_T (si elle varie effectivement en fonction de la fréquence). Pour étudier cette dépendance fréquentielle, il convient de s'attarder d'abord sur le comportement fréquentiel d'une ligne de transmission artificielle, dont la constante de propagation θ_A et l'impédance caractéristique Z_{Ac} sont données par les équations 2.3.21 et 2.3.22 page 65.

Nous les traçons dans la figure 2.3.6 page suivante, pour les valeurs des paramètres caractéristiques données dans le tableau 2.1 (a) et une constante de propagation $\gamma = \alpha + j\beta$ sans atténuation ($\alpha = 0$).

Nous observons que la constante de propagation est tout d'abord imaginaire pure, ce qui signifie que la propagation dans la ligne artificielle se fait sans atténuation, puis qu'à partir d'une certaine fréquence (environ 236 GHz en l'occurrence, pour les valeurs des paramètres listées dans les tableaux 2.2), sa partie imaginaire devient constante et égale à π , tandis que sa partie réelle devient non nulle et croît en fonction de la fréquence. Dans cette région fréquentielle, il n'y a donc plus de propagation possible dans la ligne artificielle. Jusqu'à 1 THz , nous observons à plusieurs reprises des fréquences de transition entre propagation et atténuation.

Jusqu'à la première fréquence de transition d'environ 236 GHz , l'impédance caractéristique quant à elle est réelle pure et décroît depuis sa valeur en basses fréquences,

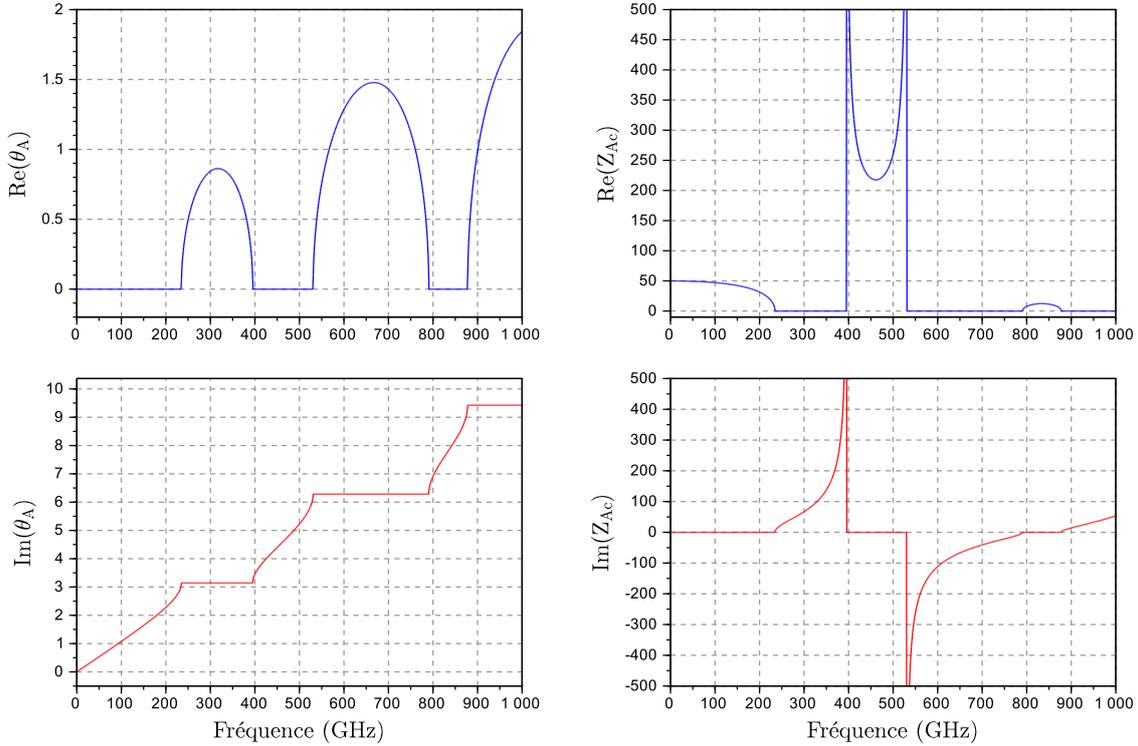


FIGURE 2.3.6 : Evolutions fréquentielles entre $0,1\text{ GHz}$ et 1 THz de l'impédance caractéristique Z_{Ac} et de la constante de propagation θ_A d'une ligne de transmission artificielle basée sur une ligne réelle sans pertes, calculées d'après les équations 2.3.21 et 2.3.22 page 65, pour les valeurs des paramètres listées dans le tableau 2.2(a) page 74.

très proche de $50\ \Omega$ jusqu'à s'annuler à la première fréquence de transition, à partir de laquelle sa partie réelle reste nulle et sa partie imaginaire devient non nulle et croit en fonction de la fréquence. Les mêmes phénomènes de transition sont observés périodiquement aux fréquences de transition suivantes, comme pour la constante de propagation.

Nous tirons de cette application numérique qu'une ligne de transmission artificielle se comporte comme une ligne de transmission réelle dispersive dont l'impédance caractéristique décroît en fonction de la fréquence, ce jusqu'à une fréquence de transition, appelée fréquence de Bragg (f_{Bragg}).

Penchons-nous maintenant sur le gain en tension G_V d'un amplificateur distribué en reprenant l'équation générale 2.3.54 page 70, avec des lignes artificielles d'entrée et de sortie identiques et dont les valeurs des paramètres sont listées dans le tableau 2.2 page précédente, toujours en considérant des lignes réelles sans pertes. Il est également important de tracer en regard les coefficients de réflexion en entrée et

en sortie, notés S_{11} et S_{22} . La matrice chaîne d'une ligne artificielle comprenant n étages est donnée par l'équation :

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cosh(n\theta_A) & Z_{Ac}\sinh(n\theta_A) \\ \frac{1}{Z_{Ac}}\sinh(n\theta_A) & \cosh(n\theta_A) \end{bmatrix} \quad (2.3.58)$$

En notant Z_L l'impédance chargeant en sortie une ligne artificielle comprenant n étages, l'impédance ramenée en entrée, notée Z_e , est donnée par :

$$Z_e = \frac{A.Z_L + B}{C.Z_L + D} \quad (2.3.59)$$

Inversement, en plaçant Z_L en entrée de la ligne artificielle, l'impédance ramenée en sortie, notée Z_s , est donnée par :

$$Z_s = \frac{D.Z_L + B}{C.Z_L + A} \quad (2.3.60)$$

Nous obtenons alors :

$$Z_e = Z_s = \frac{Z_L \cosh(n\theta_A) + Z_{Ac} \sinh(n\theta_A)}{\frac{Z_L}{Z_{Ac}} \sinh(n\theta_A) + \cosh(n\theta_A)} \quad (2.3.61)$$

En utilisant comme précédemment les indices 1 et 2 pour nous référer aux lignes artificielles d'entrée et de sortie, respectivement, nous avons alors :

$$Z_{e1} = \frac{Z_{L1} \cosh(n\theta_{A1}) + Z_{Ac1} \sinh(n\theta_{A1})}{\frac{Z_{L1}}{Z_{Ac1}} \sinh(n\theta_{A1}) + \cosh(n\theta_{A1})} \quad (2.3.62)$$

$$Z_{s2} = \frac{Z_{L2} \cosh(n\theta_{A2}) + Z_{Ac2} \sinh(n\theta_{A2})}{\frac{Z_{L2}}{Z_{Ac2}} \sinh(n\theta_{A2}) + \cosh(n\theta_{A2})} \quad (2.3.63)$$

Les coefficients de réflexion S_{11} et S_{22} par rapport à une impédance de référence notée Z_r sont obtenus par :

$$S_{11} = \frac{Z_{e1} - Z_r}{Z_{e1} + Z_r} \quad (2.3.64)$$

$$S_{22} = \frac{Z_{s2} - Z_r}{Z_{s2} + Z_r} \quad (2.3.65)$$

Par hypothèse, le calcul de G_V est valable stricto sensu uniquement lorsque les

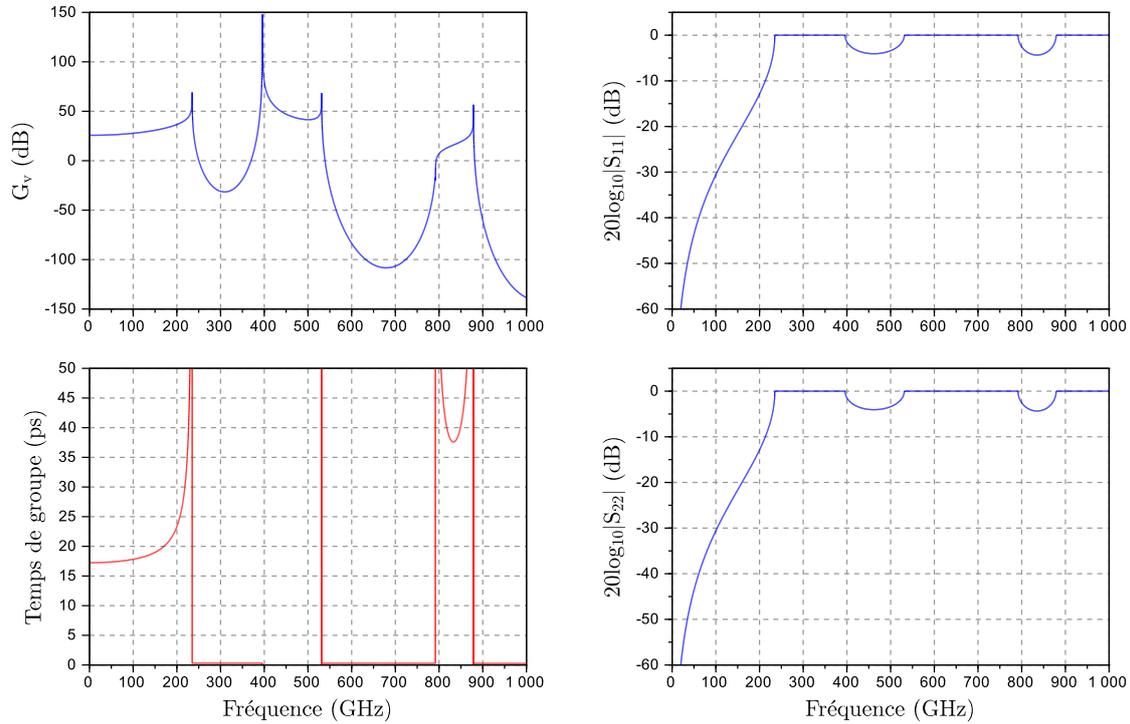


FIGURE 2.3.7 : Evolution fréquentielle entre $0,1\text{ GHz}$ et 1 THz du gain en tension G_V (module et temps de groupe) et des coefficients de réflexion S_{11} et S_{22} en module d'un amplificateur distribué, calculés à partir des équations 2.3.54 page 70 et 2.3.64 à 2.3.65 page 76, dont les valeurs des paramètres sont listées dans les tableaux 2.2(a) et 2.2(b) page 74.

lignes de transmission artificielles sont chargées par leur impédances caractéristiques. Nous traçons donc les coefficients de réflexion obtenus en prenant $Z_{L1} = Z_{Ac1}$ pour la ligne d'entrée et $Z_{L2} = Z_{Ac2}$ pour la ligne de sortie. Finalement, nous traçons dans la figure 2.3.7 page 77 le gain en tension en module et phase et les coefficients de réflexion en entrée et en sortie, en module. Nous remarquons la présence des mêmes fréquences de transition que pour l'impédance caractéristique et la constante de propagation tracées dans le figure 2.3.6 page 75. En particulier, l'amplificateur distribué présente un comportement exploitable, à savoir un gain variant peu en fonction de la fréquence et une bonne adaptation d'impédance en entrée et sortie, en dessous de la fréquence de Bragg définie précédemment.

Comme dans la réalité il n'est pas possible de respecter parfaitement la condition de charge des lignes artificielles par leur impédance caractéristique, il est intéressant de tracer les coefficients de réflexion en entrée et en sortie de l'amplificateur distri-

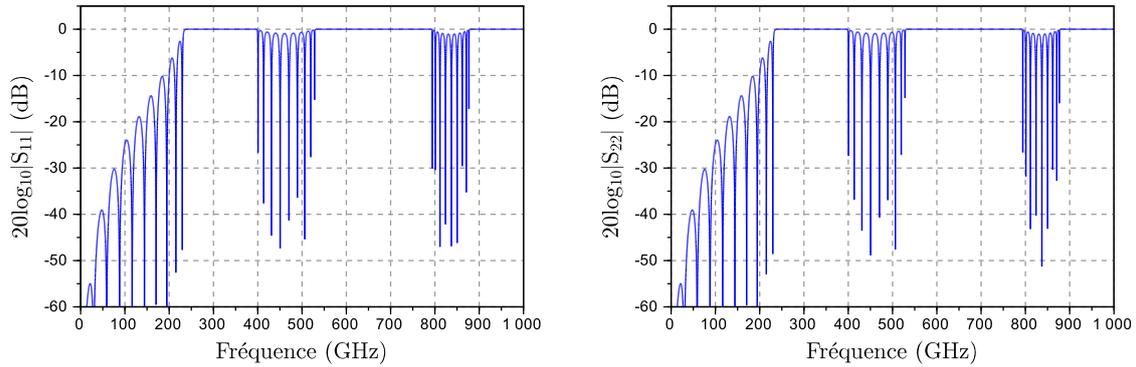


FIGURE 2.3.8 : Evolution fréquentielle entre 0,1 GHz et 1 THz des coefficients de réflexion S_{11} et S_{22} en module d'un amplificateur distribué, calculés d'après les équations 2.3.56 page 72 et 2.3.64 à 2.3.65 page 76, dont les valeurs des paramètres sont listées dans les tableaux 2.2(a) et 2.2(b) page 74. NB : les lignes artificielles d'entrée et de sortie sont chargées par 50Ω , contrairement à la figure 2.3.7 page 77 où les coefficients de réflexion S_{11} et S_{22} sont calculés en supposant les lignes artificielles chargées par leurs impédances images respectives.

bué, en supposant par exemple qu'elles sont chargées par l'impédance de référence de l'environnement, typiquement 50Ω . Il n'est par contre du coup plus possible de calculer le gain en tension d'après l'équation 2.3.54 page 70. Nous traçons les coefficients de réflexion dans la figure 2.3.8 page 78. Nous observons une signature typique d'arches dont la périodicité fréquentielle dépend du nombre de cellules et de la constante de propagation.

Conclusion de la section 2.3.4

Nous déduisons de l'étude numérique des équations obtenues une propriété surprenante de l'amplificateur distribué utilisant des lignes de transmission réelles comme éléments de distribution : son comportement hors bande, qui ne présente pas une coupure franche et présente périodiquement des pics de gain, est susceptible d'être problématique pour notre application. Même si la gamme de fréquence mise en exergue peut sembler très large, de sorte qu'un certain nombre de parasites dans la réalité auront vraisemblablement un impact non négligeable, ce comportement particulier et indésirable mérite d'être souligné et des pistes pour s'en affranchir seront recherchées dans les sections suivantes.

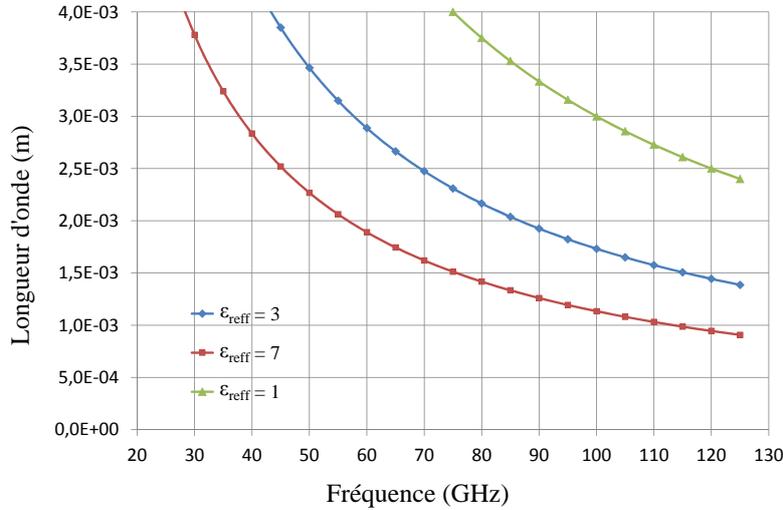


FIGURE 2.3.9 : Longueur d'onde en fonction de la fréquence pour $\epsilon_{reff} = 1$, $\epsilon_{reff} = 3$ et $\epsilon_{reff} = 7$.

2.3.5 Approximation localisée

Il est utile à ce stade de procéder à l'analyse complémentaire du comportement fréquentiel de l'amplificateur distribué dans le cas où seulement des composants localisés sont utilisés comme éléments constitutifs des lignes de transmission artificielles. En effet, cela peut correspondre tout d'abord au cas où les choix et possibilités technologiques de réalisation plaident en faveur de l'utilisation de composants localisés. D'autre part, cela constitue aussi une approximation très intéressante (car permettant des simplifications aidant à identifier des équations simples d'aide à la conception) du cas qui nous concerne plus directement d'un amplificateur dont les lignes artificielles contiennent des éléments distribués, à savoir en l'occurrence des lignes réelles. Les résultats présentés ci-dessous s'appliquent donc dans les deux cas suivants : d'une part, lorsque les lignes artificielles sont constituées exclusivement d'éléments localisés ; d'autre part, en approximation basse fréquence lorsque les lignes artificielles comprennent des éléments distribués.

Regardons plus en détail dans quel cas cette approximation est acceptable. La permittivité relative effective (ϵ_{reff}) des lignes coplanaires réalisables dans la technologie utilisée est comprise entre 3 et 7. Nous traçons dans la figure 2.3.9 l'évolution entre 20 GHz et 125 GHz ⁶ de la longueur d'onde pour ces valeurs, ainsi que pour $\epsilon_{reff} = 1$ pour référence.

6. La fréquence maximale d'étude de la validité de l'approximation localisée n'a pas besoin d'être beaucoup plus grande que le débit de fonctionnement des circuits étudiés dans les chapitres 4 et 5.

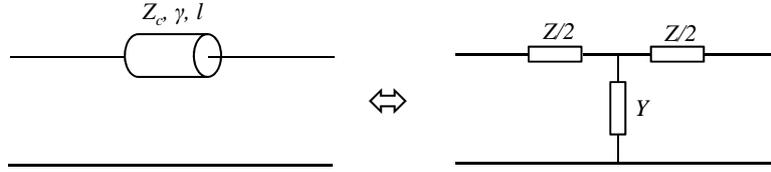


FIGURE 2.3.10 : Schéma équivalent en T en éléments localisés d'une ligne de transmission.

La relation longueur d'onde - fréquence est donnée par l'équation 2.3.66, où λ est la longueur d'onde guidée, c_0 la vitesse de la lumière dans le vide, f la fréquence et ε_{reff} la permittivité relative effective :

$$\lambda = \frac{c_0}{\sqrt{\varepsilon_{reff}}} \frac{1}{f} \quad (2.3.66)$$

Nous constatons que jusqu'à 110 GHz , la longueur d'onde est supérieure à 1 mm et décroît très peu au-delà. Les tronçons de ligne réalisés faisant typiquement $200 \mu\text{m}$, comme cela sera décrit dans les chapitres 4 et 5, il y a donc un rapport inférieur à $1/5$ avec la longueur d'onde dans toute la bande utile et inférieur à $1/10$ jusqu'à au moins 50 GHz .

Nous considérons dans la figure 2.3.10 le schéma équivalent en T d'un tronçon de ligne. Nous avons les équations et approximations suivantes :

$$Z = 2Z_c \tanh\left(\frac{\gamma l}{2}\right) \cong Z_c \gamma l = Z_c l (\alpha + j\beta) \triangleq R + jL\omega \quad (2.3.67)$$

$$Y = \frac{\sinh(\gamma l)}{Z_c} \cong \frac{\gamma l}{Z_c} = \frac{l(\alpha + j\beta)}{Z_c} \triangleq G + jC\omega \quad (2.3.68)$$

où :

$$R = Z_c l \alpha \quad (2.3.69)$$

$$L = \frac{Z_c l \beta}{\omega} = Z_c \tau \quad (2.3.70)$$

$$G = \frac{l \alpha}{Z_c} \quad (2.3.71)$$

$$C = \frac{l \beta}{Z_c \omega} = \frac{\tau}{Z_c} \quad (2.3.72)$$

Nous notons que tant que la condition $\frac{l}{\lambda} \triangleq \frac{2\pi}{\beta} l < \frac{1}{10}$ est respectée, nous avons :

$$\left| \frac{\tanh\left(\frac{\beta l}{2}\right) - \frac{\beta l}{2}}{\tanh\left(\frac{\beta l}{2}\right)} \right| < 3, 3\%$$

$$\left| \frac{\sinh(\beta l) - \beta l}{\sinh(\beta l)} \right| < 6, 3\%$$

En négligeant les pertes, nous avons $R = 0$ et $G = 0$. En considérant des admittances parasites purement capacitives, nous posons :

$$Y'_1 = jC'_1\omega \quad (2.3.73)$$

$$Y'_2 = jC'_2\omega \quad (2.3.74)$$

et nous les intégrons dans les lignes artificielles d'entrée et de sortie, en utilisant le schéma localisé équivalent des lignes réelles obtenu plus haut auquel sont ajoutés les indices 1 et 2, respectivement pour la ligne artificielle d'entrée et de sortie. Nous obtenons, d'après l'équation 2.3.9 page 62 :

$$Z_{Ac1} = \sqrt{\frac{L_1}{C_1 + C'_1} \left(1 - \frac{L_1 (C_1 + C'_1) \omega^2}{4} \right)}$$

$$Z_{Ac2} = \sqrt{\frac{L_2}{C_2 + C'_2} \left(1 - \frac{L_2 (C_2 + C'_2) \omega^2}{4} \right)}$$

En posant :

$$\omega_{c1} = \frac{2}{\sqrt{L_1 (C_1 + C'_1)}} \quad (2.3.75)$$

$$\omega_{c2} = \frac{2}{\sqrt{L_2 (C_2 + C'_2)}} \quad (2.3.76)$$

nous obtenons :

$$Z_{Ac1} = \sqrt{\frac{L_1}{C_1 + C'_1} \left(1 - \frac{\omega^2}{\omega_{c1}^2} \right)} \quad (2.3.77)$$

$$Z_{Ac2} = \sqrt{\frac{L_2}{C_2 + C'_2} \left(1 - \frac{\omega^2}{\omega_{c2}^2} \right)} \quad (2.3.78)$$

Pour $\omega \ll \omega_{c1}$ et $\omega \ll \omega_{c2}$ on obtient :

$$Z_{Ac1} \simeq \sqrt{\frac{L_1}{C_1 + C'_1}} \quad (2.3.79)$$

$$Z_{Ac2} \simeq \sqrt{\frac{L_2}{C_2 + C'_2}} \quad (2.3.80)$$

Nous constatons que Z_{Ac1} et Z_{Ac2} sont réelles et décroissent quand ω augmente, passent par 0 quand $\omega = \omega_{c1}$ et $\omega = \omega_{c2}$, respectivement, et sont imaginaires pures au delà. Les pulsations ω_{c1} et ω_{c2} sont appelées pulsations de Bragg.

D'après l'équation 2.3.17 page 63, nous avons :

$$\cosh(\theta_{A1}) = \cosh(\alpha_{A1}l_1 + j\beta_{A1}l_1) = 1 - \frac{2\omega^2}{\omega_{c1}^2} \quad (2.3.81)$$

$$\cosh(\theta_{A2}) = \cosh(\alpha_{A2}l_2 + j\beta_{A2}l_2) = 1 - \frac{2\omega^2}{\omega_{c2}^2} \quad (2.3.82)$$

Or $\cosh(a + jb) = \cosh(a)\cos(b) + j\sinh(a)\sin(b)$, donc, pour $\omega < \omega_{c1}$, le terme

$1 - \frac{2\omega^2}{\omega_{c1}^2} > -1$ et étant réel, on a $\alpha_{A1}l_1 = 0$ et $\cos(\beta_{A1}l_1) = 1 - \frac{2\omega^2}{\omega_{c1}^2}$.

Pour $\omega \ll \omega_{c1}$, on a $\cos(\beta_{A1}l_1) \simeq 1 - \frac{(\beta_{A1}l_1)^2}{2}$, donc on obtient :

$$\beta_{A1}l_1 \simeq \omega \sqrt{L_1 (C_1 + C'_1)} \quad (2.3.83)$$

et pour $\omega < \omega_{c2}$, $\alpha_{A2}l_2 = 0$ et $\cos(\beta_{A2}l_2) = 1 - \frac{2\omega^2}{\omega_{c2}^2}$, donc de la même façon, pour

$\omega \ll \omega_{c2}$:

$$\beta_{A2}l_2 \simeq \omega \sqrt{L_2 (C_2 + C'_2)} \quad (2.3.84)$$

En dessous de la pulsation de Bragg, les ondes se propagent sans atténuation. Pour

$\omega = \omega_{c1}$, on a $1 - \frac{2\omega^2}{\omega_{c1}^2} = -1$, donc $\alpha_{A1}l_1 = 0$ et $\cos(\beta_{A1}l_1) = -1$ donc $\beta_{A1}l_1 = \pi$. De la même façon, pour $\omega = \omega_{c2}$, on a $1 - \frac{2\omega^2}{\omega_{c2}^2} = -1$, donc $\alpha_{A2}l_2 = 0$ et $\cos(\beta_{A2}l_2) = -1$ donc $\beta_{A2}l_2 = \pi$. Pour $\omega > \omega_{c1}$, on a $1 - \frac{2\omega^2}{\omega_{c1}^2} < -1$ donc $\alpha_{A1}l_1 \neq 0$ et $\sin(\beta_{A1}l_1) = 0$ donc $\beta_{A1}l_1 = \pi$ et $\cosh(\alpha_{A1}l_1) = \frac{2\omega^2}{\omega_{c1}^2} - 1 > 1$ donc :

$$\alpha_{A1}l_1 = \operatorname{arccosh}\left(\frac{2\omega^2}{\omega_{c1}^2} - 1\right) = \ln\left(\frac{2\omega^2}{\omega_{c1}^2} - 1 + \sqrt{\left(\frac{2\omega^2}{\omega_{c1}^2} - 1\right)^2 - 1}\right) \quad (2.3.85)$$

De même, pour $\omega > \omega_{c2}$, on a $1 - \frac{2\omega^2}{\omega_{c2}^2} < -1$ donc $\alpha_{A2}l_2 \neq 0$ et $\sin(\beta_{A2}l_2) = 0$ donc $\beta_{A2}l_2 = \pi$ et $\cosh(\alpha_{A2}l_2) = \frac{2\omega^2}{\omega_{c2}^2} - 1 > 1$, donc :

$$\alpha_{A2}l_2 = \operatorname{arccosh} \left(\frac{2\omega^2}{\omega_{c2}^2} - 1 \right) = \ln \left(\frac{2\omega^2}{\omega_{c2}^2} - 1 + \sqrt{\left(\frac{2\omega^2}{\omega_{c2}^2} - 1 \right)^2 - 1} \right) \quad (2.3.86)$$

Au delà de la pulsation de Bragg, les lignes artificielles ont une atténuation non nulle qui augmente quand la pulsation augmente et un déphasage constant égal à π par cellule en T.

Nous traçons dans la figure 2.3.11 page 84 l'évolution fréquentielle de l'impédance caractéristique et de la constante de propagation dans les mêmes conditions que pour la figure 2.3.6 page 75, d'après les équations 2.3.75 page 81 à 2.3.78 page 81 et 2.3.81 à 2.3.82 page 82.

Nous traçons dans la figure 2.3.12 page 85 l'évolution fréquentielle du gain en tension G_V et des coefficients de réflexion en entrée et en sortie de l'amplificateur distribué dans les mêmes conditions que pour la figure 2.3.7 page 77, d'après les équations 2.3.75 page 81 à 2.3.78 page 81 et 2.3.81 à 2.3.82 page 82, 2.3.54 page 70 et 2.3.62 à 2.3.65 page 76. Il est à noter que ce calcul n'est valable que pour un amplificateur distribué dont les lignes artificielles ne sont constituées que de composants localisés. Par hypothèse, le cas de l'approximation localisée de ligne artificielles comprenant des lignes réelles n'est valable que pour des fréquences telles que la condition $l/\lambda < \frac{1}{10}$ soit respectée, soit jusqu'à environ 80 GHz , d'après la figure 2.3.9 page 79, puisque nous avons choisi en l'occurrence $\varepsilon_{\text{ref}} = 3,6$.

Enfin, nous traçons dans la figure 2.3.13 page 86 les coefficients de réflexion en entrée et en sortie dans le cas où les lignes artificielles sont chargées non pas par leur impédance caractéristique respective mais par l'impédance de référence du système, soit 50Ω .

Comparons les figures 2.3.11, 2.3.12 page 85 et 2.3.13 page 86, relatives au cas localisé, aux figures 2.3.6 page 75, 2.3.7 page 77 et 2.3.8 page 78, relatives au cas non localisé. Nous rappelons que les valeurs des paramètres utilisées sont listées dans le tableau 2.2 page 74. Pour le cas localisé, nous utilisons les équations 2.3.70 et 2.3.72 page 80 pour calculer les éléments localisés.

La différence la plus notable est le fait que le cas localisé ne présente qu'une seule fréquence de transition, alors que le cas non localisé en présente plusieurs. Néanmoins, en dessous de la fréquence de Bragg, le comportement est très proche dans les deux cas. La valeur de la fréquence de Bragg dans le cas localisé est par contre

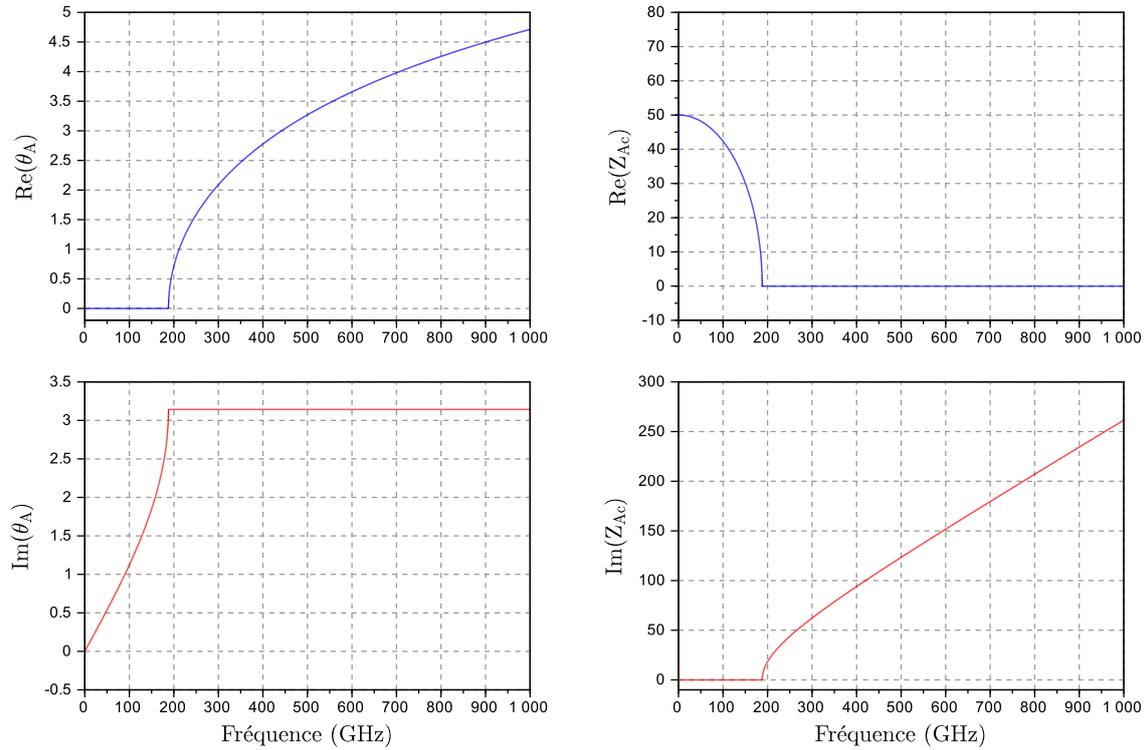


FIGURE 2.3.11 : Evolutions fréquentielles entre $0,1\text{GHz}$ et 1THz de l'impédance caractéristique Z_{Ac} et de la constante de propagation θ_A d'une ligne de transmission artificielle basée uniquement sur des composants localisés sans pertes, calculées à partir des équations 2.3.75 page 81 à 2.3.78 page 81 et 2.3.81 page 82 à 2.3.82 page 82, respectivement, pour les valeurs des paramètres listées dans les tableaux 2.2(a) et 2.2(b) page 74.

inférieure à la valeur obtenue dans le cas non localisé. Nous avons dans ce dernier cas relevé environ 236GHz , alors que nous relevons dans le premier cas environ 188GHz . D'après les équations 2.3.75 et 2.3.76 page 81, pour les valeurs numériques des paramètres rappelées plus haut, le calcul donne en effet $187,9\text{GHz}$. Il n'est pas étonnant que le cas localisé pris comme approximation du cas où les lignes artificielles comportent des éléments constitutifs distribués tels que des lignes de transmission réelles, ne rende compte que de façon approximative du comportement pour des fréquences proches de la fréquence de Bragg puisque par hypothèse l'approximation n'est valable que pour des fréquences allant jusqu'à environ 80GHz , compte tenu des valeurs numériques des paramètres considérées. L'erreur relative sur la fréquence de Bragg est d'environ 20% . Conscient des limites de cette approximation en hautes fréquences, elle reste néanmoins réaliste jusqu'à une fréquence

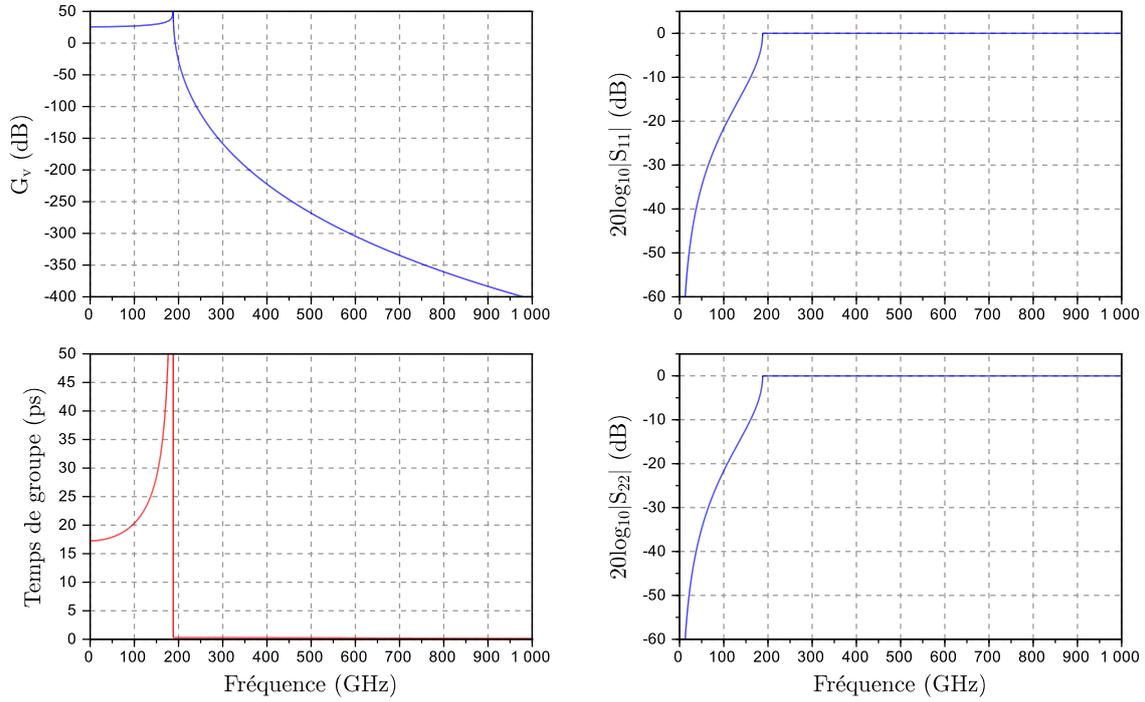


FIGURE 2.3.12 : Evolutions fréquentielles entre $0,1\text{ GHz}$ et 1 THz du gain en tension G_V en module et phase et des coefficients de réflexion S_{11} et S_{22} en module, pour un amplificateur distribué comportant $n = 10$ cellules amplificatrices élémentaires ayant une transconductance Y_T de 77 mS , dont les lignes artificielles sont uniquement basées sur des composants localisés sans pertes. Les courbes sont calculées à partir des équations 2.3.75 à 2.3.78 page 81 et 2.3.81 à 2.3.82 page 82, 2.3.54 page 70 et 2.3.62 à 2.3.65 page 76, pour les valeurs des paramètres listées dans les tableaux 2.2(a) et 2.2(b) page 74.

comprise entre 55 GHz et 85 GHz selon qu' ϵ_{ref} est égal à 7 ou 3, respectivement, cela pour des tronçons de ligne d'une longueur égale à $200\ \mu\text{m}$.

2.3.6 Equations simplifiées d'aide à la conception de l'amplificateur distribué

De façon générale, pour tout amplificateur distribué, nous pouvons écrire les équations approximatives suivantes, dans la gamme de fréquences f telles que $f \ll f_{\text{Bragg}} \triangleq \omega_{\text{Bragg}}/2\pi$ et telle que $l/\lambda < 1/10$, toujours en considérant des lignes réelles sans pertes et des admittances parasites purement capacitives ($Y' = jC'\omega$) :

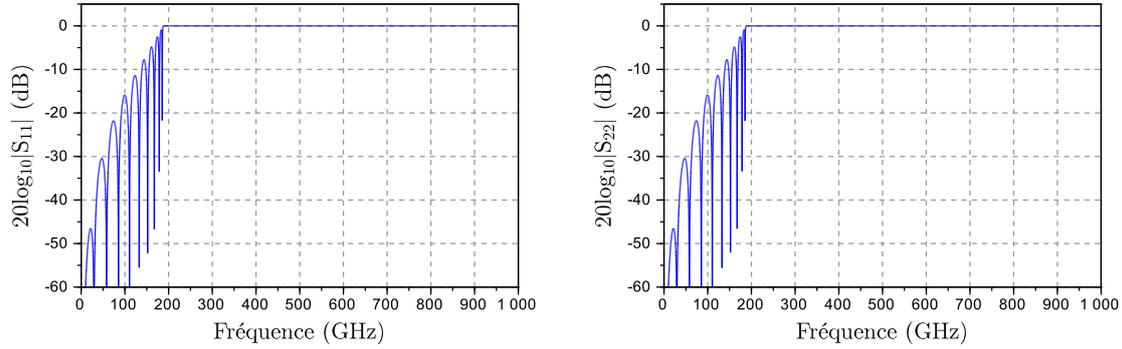


FIGURE 2.3.13 : Evolutions fréquentielles entre $0,1\text{GHz}$ et 1THz des coefficients de réflexion S_{11} et S_{22} en module d'un amplificateur distribué comportant $n = 10$ cellules amplificatrices élémentaires, dont les lignes artificielles d'entrée et de sortie ne sont constituées que de composants localisés et sont chargées par 50Ω . Les courbes sont calculées à partir des équations 2.3.62 à 2.3.65 page 76, pour les valeurs des paramètres listées dans les tableaux 2.2(a) et 2.2(b) page 74. NB : les lignes artificielles d'entrée et de sortie sont chargées par 50Ω .

$$Z_{Ac} \simeq \sqrt{\frac{L}{C + C'}} \quad (2.3.87)$$

$$\beta_{Al} \simeq \omega \sqrt{L(C + C')} \quad (2.3.88)$$

avec, pour rappel, les équations exactes suivantes :

$$Z_c = \sqrt{\frac{L}{C}} \quad (2.3.89)$$

$$\beta l = \omega \sqrt{LC} \quad (2.3.90)$$

$$v_\varphi = \frac{\omega}{\beta} = \frac{c_0}{\sqrt{\varepsilon_{\text{reff}}}} \quad (2.3.91)$$

$$L = \frac{Z_c l}{v_\varphi} = \frac{\sqrt{\varepsilon_{\text{reff}}}}{c_0} Z_c l \quad (2.3.92)$$

$$C = \frac{l}{Z_c v_\varphi} = \frac{\sqrt{\varepsilon_{\text{reff}}}}{c_0} \frac{1}{Z_c} l \quad (2.3.93)$$

2.3.6.1 Condition d'adaptation d'impédance d'une ligne de transmission artificielle

La condition d'adaptation d'une ligne de transmission artificielle à une impédance de référence, notée Z_r , s'écrit :

$$\sqrt{\frac{L}{C + C'}} = Z_r \quad (2.3.94)$$

soit :

$$\begin{aligned} \sqrt{\frac{\frac{Z_c l}{v_\varphi}}{\frac{l}{Z_c v_\varphi} + C'}} &= Z_r \\ \Leftrightarrow l &= v_\varphi C' \frac{Z_r^2}{Z_c - \frac{Z_r^2}{Z_c}} \end{aligned} \quad (2.3.95)$$

L'équation 2.3.95 permet de calculer la longueur l que doit avoir le tronçon de ligne réelle d'impédance caractéristique Z_c et de vitesse de phase v_φ chargée en son milieu par la capacité parasite C' pour que l'impédance caractéristique de la ligne artificielle correspondante soit égale à Z_r .

Réciproquement, si l est connue ou imposée, la résolution de l'équation 2.3.95 par rapport à l'inconnue Z_c donne, en ne retenant que la racine positive :

$$Z_c = \frac{1}{2} \left(\frac{v_\varphi C'}{l} Z_r^2 + Z_r \sqrt{4 + Z_r^2 \left(\frac{v_\varphi C'}{l} \right)^2} \right) \quad (2.3.96)$$

Il est également intéressant de calculer la fréquence de Bragg. D'après les équations 2.3.75 et 2.3.76 page 81, nous avons :

$$f_{Bragg} = \frac{1}{\pi \sqrt{L(C + C')}} \quad (2.3.97)$$

$$= \frac{1}{\pi \sqrt{\frac{Z_c l}{v_\varphi} \left(\frac{l}{Z_c v_\varphi} + C' \right)}} \quad (2.3.98)$$

Si Z_c augmente, sans adapter la valeur de l selon 2.3.95 pour garder l'adaptation d'impédance, alors f_{Bragg} diminue. Si au contraire on conserve la condition

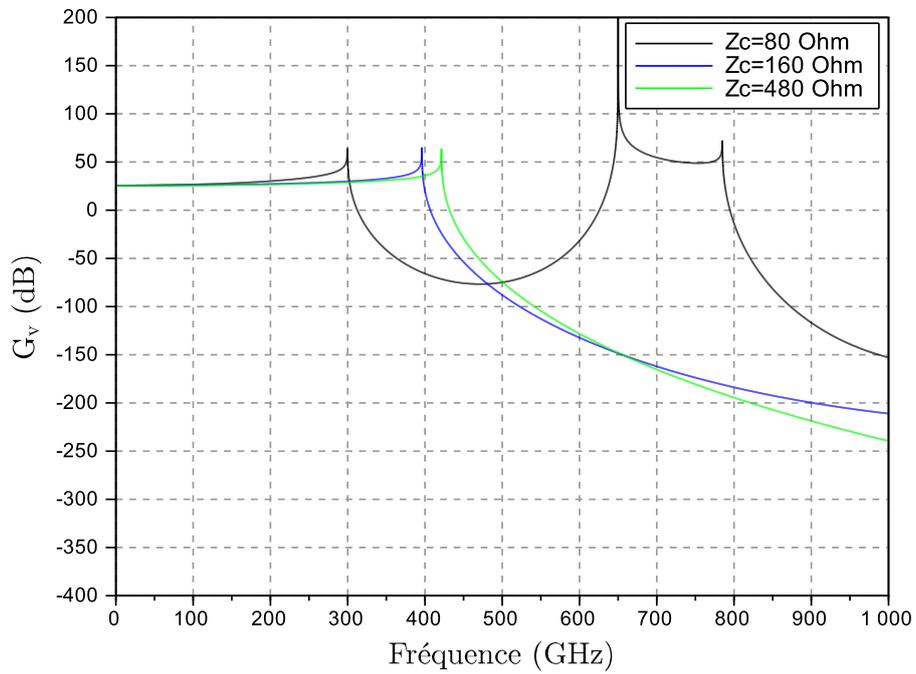
d'adaptation, alors on obtient après calcul :

$$f_{Bragg} = \frac{1}{\pi Z_r C' \left(1 + \frac{Z_r^2}{Z_c^2 - Z_r^2}\right)} \quad (2.3.99)$$

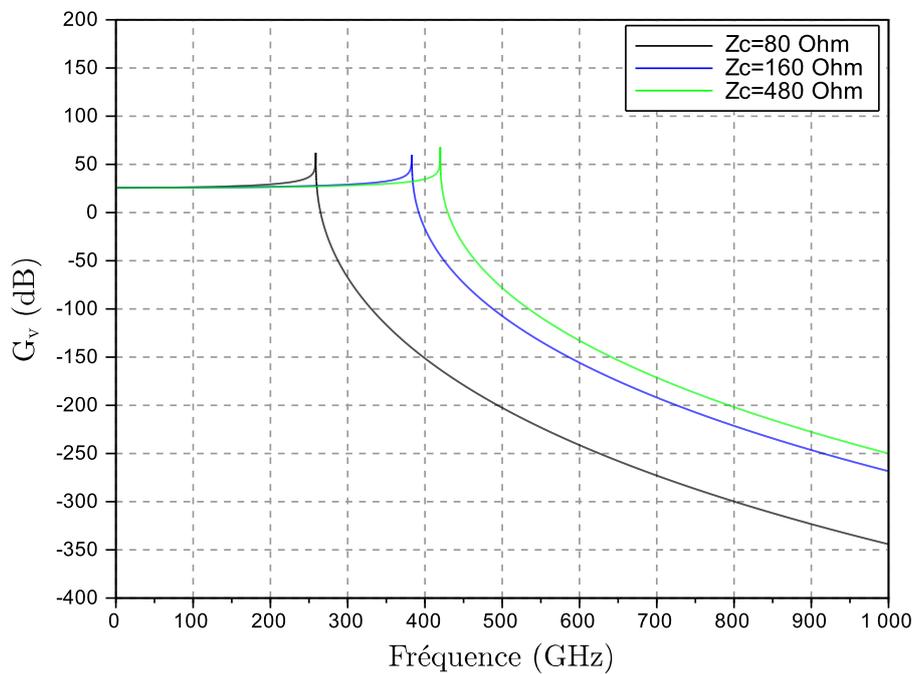
Dans ce cas, quand Z_c augmente, f_{Bragg} augmente également et tend vers $1/(\pi Z_r C')$. Il est en effet logique que la fréquence de Bragg soit maximale quand l'impédance caractéristique de la ligne réelle est la plus élevée, *i.e.* la plus inductive, de sorte que la capacité ramenée par le tronçon de ligne est la plus faible. Cette capacité s'ajoute en effet à la capacité parasite chargeant la ligne en son milieu. On comprend donc que le cas le plus favorable est celui d'une impédance caractéristique infinie, pour lequel la capacité provenant de la ligne est nulle.

Dans la figure 2.3.14 page 89, nous traçons le gain en tension G_V d'un amplificateur distribué avec les valeurs numériques des paramètres listées dans les tableaux 2.2.a et 2.2.b page 74, dans le cas localisé et dans le cas non localisé, pour une impédance caractéristique valant 80Ω , 160Ω et 480Ω , en respectant à chaque fois la condition d'adaptation en calculant la longueur l des tronçons de ligne d'après l'équation 2.3.95 page précédente. Nous constatons que la différence observée sur la valeur de la fréquence de Bragg s'estompe quand Z_c augmente. Pour $Z_c = 480 \Omega$, f_{Bragg} vaut respectivement $420 GHz$ et $421 GHz$, pour le cas localisé et pour le cas non localisé.

Si le cas asymptotique d'une impédance caractéristique tendant vers l'infini (*i.e.* d'un tronçon de ligne devenant une inductance pure), permet de maximiser la fréquence de Bragg d'une ligne de transmission artificielle, nous montrons dans le paragraphe suivant que le cas d'une impédance caractéristique non infinie présente par contre un avantage significatif pour remplir la seconde condition nécessaire au bon fonctionnement de l'amplificateur distribué, à savoir la condition d'égalité des déphasages des lignes artificielles d'entrée et de sortie.



(a) Cas non localisé.



(b) Cas localisé.

FIGURE 2.3.14 : Comparaison du gain en tension G_V en fonction de la fréquence pour le cas non localisé (a) et pour le cas localisé (b).

2.3.6.2 Condition d'égalité des déphasages des lignes artificielles d'entrée et de sortie

La condition d'égalité des déphasages entre les lignes artificielles d'entrée et de sortie de l'amplificateur distribué s'écrit :

$$\beta_{A1}l_1 = \beta_{A2}l_2 \quad (2.3.100)$$

soit, en utilisant l'équation 2.3.88 page 86 et en divisant par ω :

$$L_1 (C_1 + C'_1) = L_2 (C_2 + C'_2)$$

Cette équation s'ajoute aux deux équations relatives à l'adaptation d'impédance des lignes artificielles d'entrée et de sortie, par rapport aux impédances de références Z_{r1} et Z_{r2} , en reprenant l'équation 2.3.94 page 87. Nous obtenons alors les trois équations suivantes, pour les quatre inconnues C_1 , L_1 , C_2 et L_2 , ainsi que les quatre paramètres C'_1 , C'_2 , Z_{r1} et Z_{r2} :

$$\sqrt{\frac{L_1}{C_1 + C'_1}} = Z_{r1} \quad (2.3.101)$$

$$\sqrt{\frac{L_2}{C_2 + C'_2}} = Z_{r2} \quad (2.3.102)$$

$$L_1 (C_1 + C'_1) = L_2 (C_2 + C'_2) \quad (2.3.103)$$

Nous rappelons par ailleurs que les paramètres des lignes réelles sont obtenus par les équations suivantes (équations 2.3.89 à 2.3.91 page 86) :

$$\begin{aligned} Z_{c1} &= \sqrt{\frac{L_1}{C_1}} \\ l_1 &= v_{\varphi_1} \sqrt{L_1 C_1} \\ Z_{c2} &= \sqrt{\frac{L_2}{C_2}} \\ l_2 &= v_{\varphi_2} \sqrt{L_2 C_2} \end{aligned}$$

Ne disposant que de 3 équations pour 4 inconnues, la résolution du système constitué par les équations 2.3.101 à 2.3.103 nécessite la distinction de plusieurs cas.

1^{er} cas : inductances pures ($Z_{c_1 \& 2} = \infty$)

Dans ce 1^{er} cas, les équations se simplifient :

$$\begin{cases} \sqrt{\frac{L_1}{C_1'}} = Z_{r_1} \\ \sqrt{\frac{L_2}{C_2'}} = Z_{r_2} \\ L_1 C_1' = L_2 C_2' \end{cases}$$

Nous obtenons alors :

$$\begin{cases} L_1 = C_1' Z_{r_1}^2 \\ L_2 = C_2' Z_{r_2}^2 \\ Z_{r_1} C_1' = Z_{r_2} C_2' \end{cases}$$

La condition d'égalité des déphasages devient donc :

$$Z_{r_1} C_1' = Z_{r_2} C_2'$$

Sauf à pouvoir choisir Z_{r_1} et Z_{r_2} dans ce sens, il n'y a pas de raison dans le cas général pour que cette condition soit vérifiée. Si par ailleurs nous nous trouvons dans le cas fréquent où $Z_{r_1} = Z_{r_2} = 50 \Omega$, le respect de la condition d'égalité des déphasages impose alors $C_1' = C_2'$.

La solution fréquemment utilisée consiste alors à égaliser les deux capacités parasites en ajoutant une capacité que nous noterons C_{add} à la plus petite des deux. En supposant que $Z_{r_1} C_1' < Z_{r_2} C_2'$, nous posons :

$$\begin{cases} \sqrt{\frac{L_1}{C_1' + C_{add}}} = Z_{r_1} \\ \sqrt{\frac{L_2}{C_2'}} = Z_{r_2} \\ L_1 (C_1' + C_{add}) = L_2 C_2' \end{cases}$$

Nous obtenons alors :

$$\begin{cases} L_1 = Z_{r_1} Z_{r_2} C_2' \\ L_2 = Z_{r_2}^2 C_2' \\ C_{add} = \frac{Z_{r_2}}{Z_{r_1}} C_2' - C_1' \end{cases}$$

Inversement, si $Z_{r_1}C'_1 > Z_{r_2}C'_2$, nous posons :

$$\begin{cases} \sqrt{\frac{L_1}{C'_1}} = Z_{r_1} \\ \sqrt{\frac{L_2}{C'_2 + C_{add}}} = Z_{r_2} \\ L_1C'_1 = L_2(C'_2 + C_{add}) \end{cases}$$

Nous obtenons alors :

$$\begin{cases} L_1 = Z_{r_1}^2 C'_1 \\ L_2 = Z_{r_1} Z_{r_2} C'_1 \\ C_{add} = \frac{Z_{r_1}}{Z_{r_2}} C'_1 - C'_2 \end{cases}$$

Une alternative à l'ajout d'une capacité localisée consiste à utiliser à l'accès correspondant à la capacité parasite la plus faible non plus une inductance pure comme élément de distribution, mais une ligne de transmission réelle d'impédance caractéristique finie, dont la composante capacitive joue le rôle de C_{add} . Dans ce cas, les paramètres de chaque tronçon de ligne réelle sont simplement :

$$\begin{aligned} Z_c &= \sqrt{\frac{L}{C_{add}}} \\ l &= v_\varphi \sqrt{LC_{add}} \end{aligned}$$

2^{ème} cas : tronçons de lignes réelles ($Z_{c_{1\&2}} < \infty$) et condition sur l'impédance caractéristique

Nous repartons du cas général décrit par les équations 2.3.101, 2.3.102 et 2.3.103 page 90. Nous nous plaçons à nouveau dans le cas où $Z_{r_1}C'_1 < Z_{r_2}C'_2$. Nous imposons l'équation supplémentaire suivante : $Z_{c_2} = Z_0 \sqrt{\frac{Z_{r_2}}{Z_{r_1}}}$. Nous obtenons alors le système d'équations suivant :

$$\begin{cases} \sqrt{\frac{L_1}{C_1 + C'_1}} = Z_{r_1} \\ \sqrt{\frac{L_2}{C_2 + C'_2}} = Z_{r_2} \\ L_1(C_1 + C'_1) = L_2(C_2 + C'_2) \\ \sqrt{\frac{L_2}{C_2}} = Z_0 \sqrt{\frac{Z_{r_2}}{Z_{r_1}}} \end{cases}$$

Nous obtenons alors la solution suivante :

$$\begin{cases} L_1 = C'_2 Z_{r_1} Z_{r_2} \frac{Z_0^2}{Z_0^2 - Z_{r_1} Z_{r_2}} \\ C_1 = C'_2 \frac{Z_{r_2}}{Z_{r_1}} \frac{Z_0^2}{Z_0^2 - Z_{r_1} Z_{r_2}} - C'_1 \\ L_2 = C'_2 Z_{r_2}^2 \frac{Z_0^2}{Z_0^2 - Z_{r_1} Z_{r_2}} \\ C_2 = C'_2 \frac{Z_{r_1} Z_{r_2}}{Z_0^2 - Z_{r_1} Z_{r_2}} \end{cases}$$

Par principe, nous avons $Z_{r_1} Z_{r_2} < Z_0^2$, donc L_1 , L_2 et C_2 sont bien positifs. De plus, ayant $Z_{r_1} C'_1 < Z_{r_2} C'_2$, nous avons a fortiori $Z_{r_1} C'_1 < \frac{Z_0^2}{Z_0^2 - Z_{r_1} Z_{r_2}} Z_{r_2} C'_2$, soit $C'_2 \frac{Z_{r_2}}{Z_{r_1}} \frac{Z_0^2}{Z_0^2 - Z_{r_1} Z_{r_2}} - C'_1 = C_1 > 0$.

Les paramètres des lignes réelles sont alors :

$$\begin{cases} Z_{c_1} = Z_0 Z_{r_1} \sqrt{\frac{C'_2 Z_{r_2}}{Z_0^2 (C'_2 Z_{r_2} - C'_1 Z_{r_1}) + C'_1 Z_{r_1}^2 Z_{r_2}}} \\ l_1 = v_{\varphi_1} \frac{Z_0}{Z_0^2 - Z_{r_1} Z_{r_2}} \sqrt{C'_2 Z_{r_2} \left(Z_0^2 (C'_2 Z_{r_2} - C'_1 Z_{r_1}) + C'_1 Z_{r_1}^2 Z_{r_2} \right)} \\ Z_{c_2} = Z_0 \sqrt{\frac{Z_{r_2}}{Z_{r_1}}} \\ l_2 = v_{\varphi_2} \frac{Z_0 \sqrt{Z_{r_1} Z_{r_2}}}{Z_0^2 - Z_{r_1} Z_{r_2}} C'_2 Z_{r_2} \end{cases} \quad (2.3.104)$$

Il est à noter que nous avons $Z_0^2 (C'_2 Z_{r_2} - C'_1 Z_{r_1}) + C'_1 Z_{r_1}^2 Z_{r_2} > 0$. Quand $C'_2 Z_{r_2} - C'_1 Z_{r_1} \rightarrow 0$, nous avons $Z_{c_1} \rightarrow Z_0 \sqrt{\frac{Z_{r_1}}{Z_{r_2}}}$ et $l_1 \rightarrow v_{\varphi_1} \frac{Z_0 \sqrt{Z_{r_1} Z_{r_2}}}{Z_0^2 - Z_{r_1} Z_{r_2}} C'_1 Z_{r_1}$.

Le cas symétrique $Z_{r_1} C'_1 > Z_{r_2} C'_2$ se traite en imposant $Z_{c_1} = Z_0 \sqrt{\frac{Z_{r_1}}{Z_{r_2}}}$ et en intervertissant les indices :

$$\begin{cases} Z_{c_1} = Z_0 \sqrt{\frac{Z_{r_1}}{Z_{r_2}}} \\ l_1 = v_{\varphi_1} \frac{Z_0 \sqrt{Z_{r_1} Z_{r_2}}}{Z_0^2 - Z_{r_1} Z_{r_2}} C'_1 Z_{r_1} \\ Z_{c_2} = Z_0 Z_{r_2} \sqrt{\frac{C'_1 Z_{r_1}}{Z_0^2 (C'_1 Z_{r_1} - C'_2 Z_{r_2}) + C'_2 Z_{r_2}^2 Z_{r_1}}} \\ l_2 = v_{\varphi_2} \frac{Z_0}{Z_0^2 - Z_{r_1} Z_{r_2}} \sqrt{C'_1 Z_{r_1} \left(Z_0^2 (C'_1 Z_{r_1} - C'_2 Z_{r_2}) + C'_2 Z_{r_2}^2 Z_{r_1} \right)} \end{cases} \quad (2.3.105)$$

Il est à noter que nous avons $Z_0^2 (C'_1 Z_{r_1} - C'_2 Z_{r_2}) + C'_2 Z_{r_2}^2 Z_{r_1} > 0$. Quand $C'_1 Z_{r_1} - C'_2 Z_{r_2} \rightarrow 0$, nous avons $Z_{c_2} \rightarrow Z_0 \sqrt{\frac{Z_{r_2}}{Z_{r_1}}}$ et $l_2 \rightarrow v_{\varphi_2} \frac{Z_0 \sqrt{Z_{r_1} Z_{r_2}}}{Z_0^2 - Z_{r_1} Z_{r_2}} C'_2 Z_{r_2}$.

Enfin, dans le cas où $Z_{r_1} C'_1 = Z_{r_2} C'_2$, nous avons :

$$\begin{cases} Z_{c_1} = Z_0 \sqrt{\frac{Z_{r_1}}{Z_{r_2}}} \\ l_1 = v_{\varphi_1} \frac{Z_0 \sqrt{Z_{r_1} Z_{r_2}}}{Z_0^2 - Z_{r_1} Z_{r_2}} C'_1 Z_{r_1} \\ Z_{c_2} = Z_0 \sqrt{\frac{Z_{r_2}}{Z_{r_1}}} \\ l_2 = v_{\varphi_2} \frac{Z_0 \sqrt{Z_{r_1} Z_{r_2}}}{Z_0^2 - Z_{r_1} Z_{r_2}} C'_2 Z_{r_2} \end{cases} \quad (2.3.106)$$

Nous traçons dans la figure 2.3.15 page 95 les courbes obtenues pour $Z_{r_1} = 45 \Omega$, $Z_{r_2} = 55 \Omega$, $Z_0 = 80 \Omega$, $\varepsilon_{ref f_1} = 3,6$ et $\varepsilon_{ref f_2} = 4,5$, C'_1 variant de 0 à $30 fF$, pour C'_2 valant de $4 fF$ à $20 fF$, par pas de $4 fF$ ⁷, en utilisant les solutions correspondantes aux équations 2.3.104 et 2.3.105 page précédente et 2.3.106, selon le cas qui s'applique.

À titre d'illustration, lorsque $C'_1 = 15 fF$ et $C'_2 = 20 fF$, nous obtenons :

$$\begin{cases} Z_{c_1} = 57 \Omega \\ l_1 = 224 \mu m \\ Z_{c_2} = 88,5 \Omega \\ l_2 = 131 \mu m \end{cases}$$

On constate que les longueurs des tronçons des lignes d'entrée et de sortie, respectivement $l_1 = 224 \mu m$ et $l_2 = 131 \mu m$, ne sont pas égales. Dans le cas d'une réalisation à base de lignes micro-ruban, cela n'est pas problématique. Il suffit par exemple de donner une forme de méandres aux lignes les plus longues. A contrario, dans le cas de lignes coplanaires, la réalisation peut s'avérer plus compliquée, à cause de la place que requièrent les plans de masse. Dans ce cas, il peut être pratique d'imposer l'égalité des longueurs des tronçons de lignes réelles, plutôt qu'une condition sur l'impédance caractéristique.

3^{ème} cas : tronçons de lignes réelles ($Z_{c_{1\&2}} < \infty$) et condition sur la longueur

En repartant du cas général décrit par les équations 2.3.101 à 2.3.103 page 90, ainsi qu'en imposant l'égalité des longueurs des lignes, *i.e.* $l_1 = l_2$, nous obtenons le

7. Valeurs usuelles que l'on peut être amené à rencontrer au débit de fonctionnement visé.

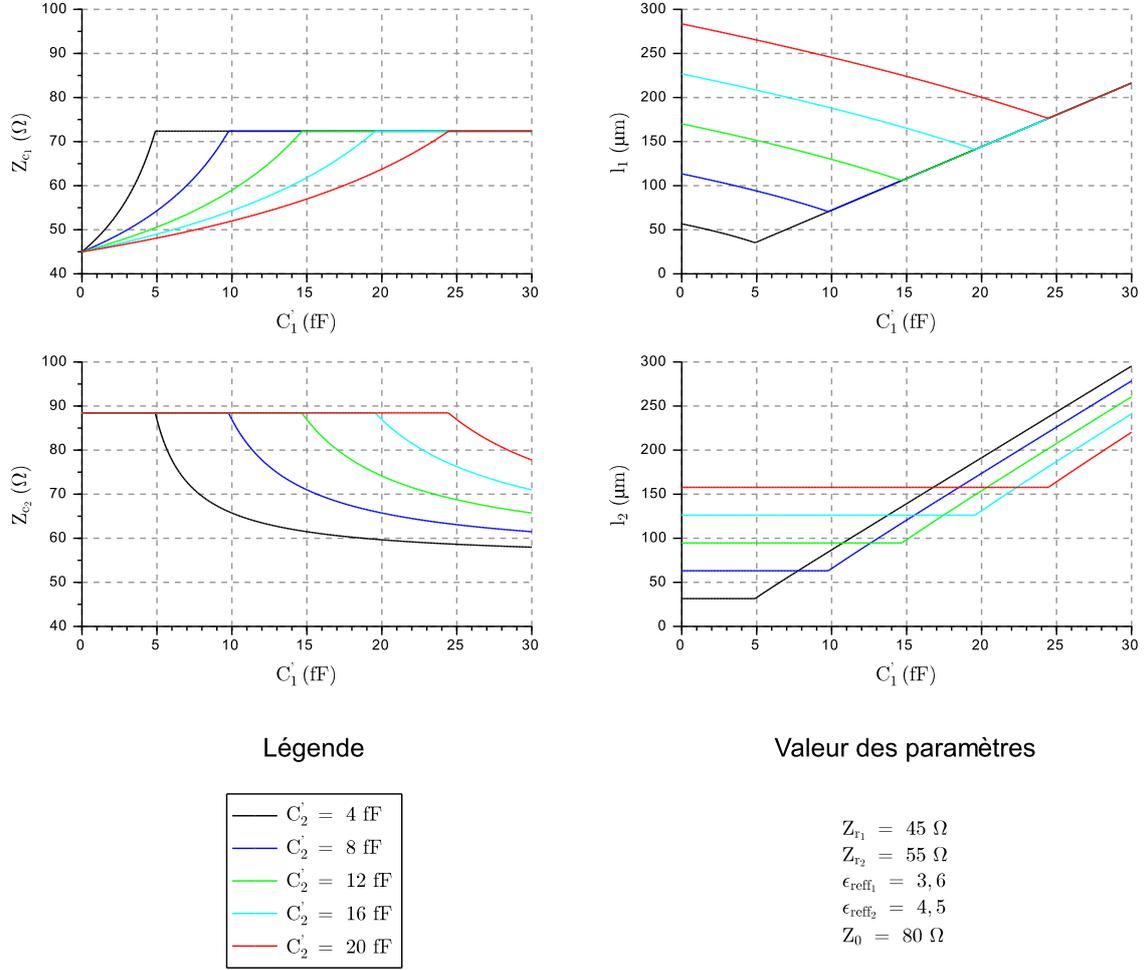


FIGURE 2.3.15 : Evolution des paramètres Z_{c_1} , Z_{c_2} , l_1 et l_2 avec condition sur l'impédance caractéristique, respectant les conditions d'adaptation d'impédance et d'égalité des déphasages.

système d'équations suivant :

$$\begin{cases} \sqrt{\frac{L_1}{C_1 + C'_1}} = Z_{r_1} \\ \sqrt{\frac{L_2}{C_2 + C'_2}} = Z_{r_2} \\ L_1 (C_1 + C'_1) = L_2 (C_2 + C'_2) \\ v_{\varphi_1} \sqrt{L_1 C_1} = v_{\varphi_2} \sqrt{L_2 C_2} \end{cases}$$

Nous obtenons alors la solution suivante, pour $v_{\varphi_2}^2 - v_{\varphi_1}^2 \neq 0$:

$$\begin{cases} L_1 = \frac{C'_2 v_{\varphi_2}^2 Z_{r_1} Z_{r_2} - C'_1 v_{\varphi_1}^2 Z_{r_1}^2}{v_{\varphi_2}^2 - v_{\varphi_1}^2} \\ C_1 = \frac{C'_2 v_{\varphi_2}^2 Z_{r_2} - C'_1 v_{\varphi_2}^2 Z_{r_1}}{(v_{\varphi_2}^2 - v_{\varphi_1}^2) Z_{r_1}} \\ L_2 = \frac{C'_2 v_{\varphi_2}^2 Z_{r_2}^2 - C'_1 v_{\varphi_1}^2 Z_{r_1} Z_{r_2}}{v_{\varphi_2}^2 - v_{\varphi_1}^2} \\ C_2 = \frac{C'_2 v_{\varphi_1}^2 Z_{r_2} - C'_1 v_{\varphi_1}^2 Z_{r_1}}{(v_{\varphi_2}^2 - v_{\varphi_1}^2) Z_{r_2}} \end{cases}$$

Pour que les inductances linéiques et les capacités linéiques soient positives, si $v_{\varphi_2}^2 - v_{\varphi_1}^2 > 0$, soit $\frac{v_{\varphi_2}^2}{v_{\varphi_1}^2} > 1$, il faut avoir $C'_2 Z_{r_2} - C'_1 Z_{r_1} > 0$, soit $C'_2 Z_{r_2} > C'_1 Z_{r_1}$, ainsi que $C'_2 v_{\varphi_2}^2 Z_{r_2} - C'_1 v_{\varphi_1}^2 Z_{r_1} > 0$, soit $\frac{v_{\varphi_2}^2}{v_{\varphi_1}^2} C'_2 Z_{r_2} > C'_1 Z_{r_1}$, condition qui découle automatiquement des deux précédentes. Inversement, si $v_{\varphi_2}^2 - v_{\varphi_1}^2 < 0$, soit $\frac{v_{\varphi_2}^2}{v_{\varphi_1}^2} < 1$, il faut avoir $C'_2 Z_{r_2} - C'_1 Z_{r_1} < 0$, soit $C'_2 Z_{r_2} < C'_1 Z_{r_1}$, ainsi que $C'_2 v_{\varphi_2}^2 Z_{r_2} - C'_1 v_{\varphi_1}^2 Z_{r_1} < 0$, soit $\frac{v_{\varphi_2}^2}{v_{\varphi_1}^2} C'_2 Z_{r_2} < C'_1 Z_{r_1}$, condition qui découle encore une fois automatiquement des deux conditions précédentes.

Les paramètres des lignes réelles sont alors, pour $C'_2 Z_{r_2} - C'_1 Z_{r_1} \neq 0$, avec les conditions $v_{\varphi_2}^2 - v_{\varphi_1}^2 > 0$ et $C'_2 Z_{r_2} - C'_1 Z_{r_1} > 0$ ou $v_{\varphi_2}^2 - v_{\varphi_1}^2 < 0$ et $C'_2 Z_{r_2} - C'_1 Z_{r_1} < 0$:

$$\begin{cases} Z_{c_1} = Z_{r_1} \sqrt{\frac{C'_2 v_{\varphi_2}^2 Z_{r_2} - C'_1 v_{\varphi_1}^2 Z_{r_1}}{C'_2 v_{\varphi_2}^2 Z_{r_2} - C'_1 v_{\varphi_2}^2 Z_{r_1}}} \\ l_1 = \frac{v_{\varphi_1}}{|v_{\varphi_2}^2 - v_{\varphi_1}^2|} \sqrt{(C'_2 v_{\varphi_2}^2 Z_{r_2} - C'_1 v_{\varphi_1}^2 Z_{r_1}) (C'_2 v_{\varphi_2}^2 Z_{r_2} - C'_1 v_{\varphi_2}^2 Z_{r_1})} \\ Z_{c_2} = Z_{r_2} \sqrt{\frac{C'_2 v_{\varphi_2}^2 Z_{r_2} - C'_1 v_{\varphi_1}^2 Z_{r_1}}{C'_2 v_{\varphi_1}^2 Z_{r_2} - C'_1 v_{\varphi_1}^2 Z_{r_1}}} \\ l_2 = \frac{v_{\varphi_2}}{|v_{\varphi_2}^2 - v_{\varphi_1}^2|} \sqrt{(C'_2 v_{\varphi_2}^2 Z_{r_2} - C'_1 v_{\varphi_1}^2 Z_{r_1}) (C'_2 v_{\varphi_1}^2 Z_{r_2} - C'_1 v_{\varphi_1}^2 Z_{r_1})} \end{cases} \quad (2.3.107)$$

Ce résultat signifie donc qu'à partir du moment où l'on dispose d'une technologie permettant la réalisation de lignes de transmission ayant des permittivités effectives relatives différentes, il est possible de respecter parfaitement les conditions d'adaptation d'impédance et d'égalités des déphasages tout en imposant aux lignes d'entrée et de sortie d'avoir une longueur identique. Cela est possible avec des lignes coplanaires si l'on dispose de plusieurs niveaux de métallisation. A contrario, pour des lignes micro-ruban réalisées par rapport à un plan de masse en face arrière, cela semble guère réalisable, sauf à disposer de plusieurs niveaux métalliques et d'une épaisseur de diélectrique en face avant suffisamment significative devant l'épaisseur

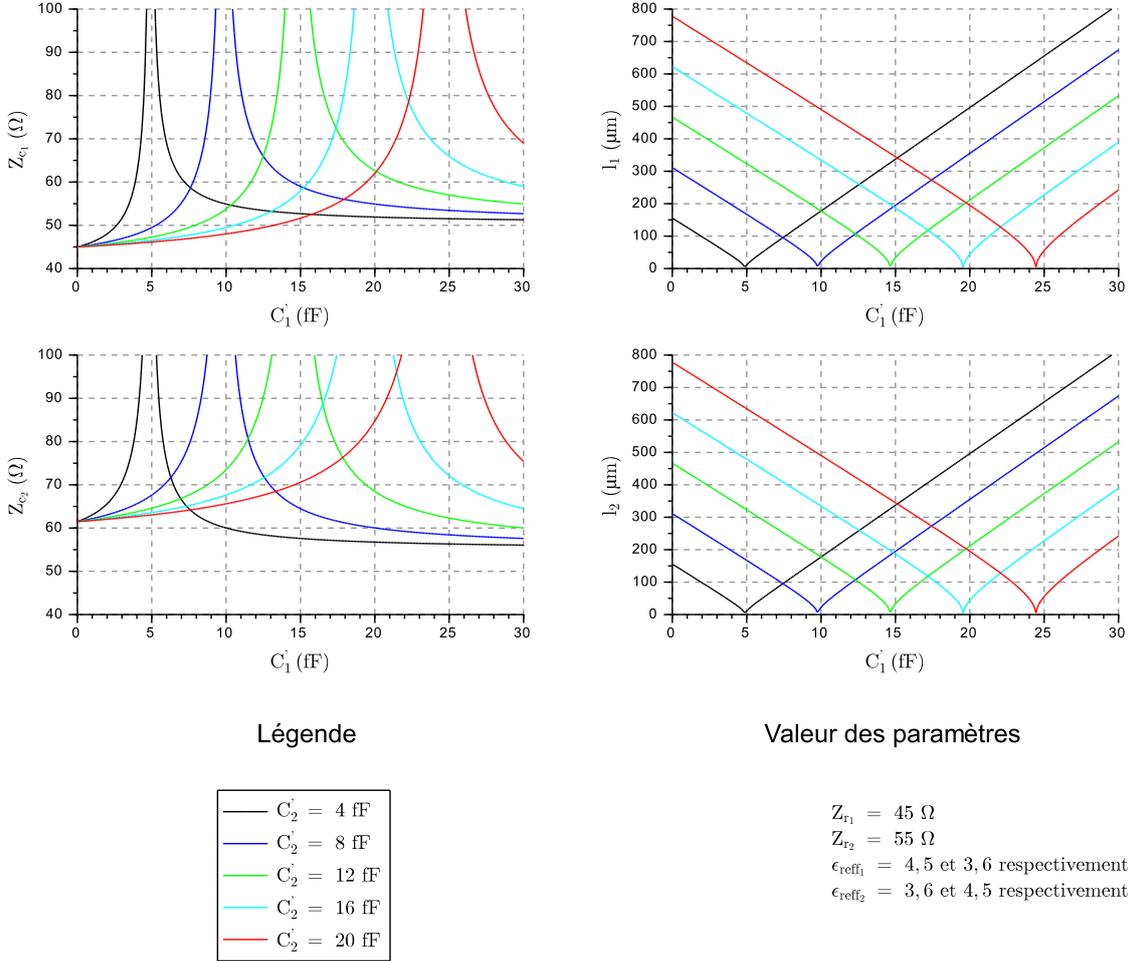


FIGURE 2.3.16 : Evolution des paramètres Z_{c_1} , Z_{c_2} , l_1 et l_2 , avec condition d'égalité des longueurs des tronçons de lignes réelles, respectant les conditions d'adaptation d'impédance et d'égalité des déphasages.

du substrat.

Nous traçons dans la figure 2.3.16 page 97 les courbes obtenues pour $Z_{r_1} = 45 \Omega$, $Z_{r_2} = 55 \Omega$, pour C'_1 variant de 0 à 30 fF, pour C'_2 valant de 4 fF à 20 fF, par pas de 4 fF. Dans le cas où $C'_2 Z_{r_2} - C'_1 Z_{r_1} > 0$, pour respecter la condition $v_{\varphi_2}^2 - v_{\varphi_1}^2 > 0$, nous prenons $\epsilon_{\text{reff}1} = 4,5$ et $\epsilon_{\text{reff}2} = 3,6$. Dans le cas où $C'_2 Z_{r_2} - C'_1 Z_{r_1} < 0$, pour respecter la condition $v_{\varphi_2}^2 - v_{\varphi_1}^2 < 0$, nous prenons $\epsilon_{\text{reff}1} = 3,6$ et $\epsilon_{\text{reff}2} = 4,5$.

À titre d'illustration, lorsque $C'_1 = 15 fF$ et $C'_2 = 20 fF$, nous obtenons :

$$\begin{cases} Z_{c_1} = 51,5 \Omega \\ l_1 = 345 \mu m \\ Z_{c_2} = 70,5 \Omega \\ l_2 = 345 \mu m \end{cases}$$

Il est à noter que lorsque $C'_2 Z_{r_2} - C'_1 Z_{r_1} \rightarrow 0$, l'impédance caractéristique tend vers l'infini et la longueur des tronçons de lignes réelles vers 0. Cela nous ramène donc au 1^{er} cas : inductances pures ($Z_{c_1 \& 2} = \infty$), étudié page 91. Comme la réalisation d'inductances pures sur une très large bande n'est pas aisée, il est plus réaliste de considérer que lorsque l'impédance caractéristique atteint une certaine valeur, la condition d'égalité stricte des longueurs des tronçons de lignes réelles peut être abandonnée au profit d'une condition sur la valeur maximale d'impédance caractéristique réalisable dans la technologie utilisée, ce qui nous ramène alors au 2^{ème} cas : tronçons de lignes réelles ($Z_{c_1 \& 2} < \infty$) et condition sur l'impédance caractéristique, étudié page 92.

Combinaison des conditions sur la longueur et sur l'impédance caractéristique

Un compromis constituant une solution optimale dans la pratique consiste donc à considérer les cas suivants :

- si $C'_1 Z_{r_1} < C'_2 Z_{r_2}$, nous choisissons ε_{reff_1} et ε_{reff_2} tels que $v_{\varphi_1}^2 > v_{\varphi_2}^2$. Nous utilisons alors les équations 2.3.107 page 96, sauf si $Z_{c_1} > Z_0 \sqrt{\frac{Z_{r_1}}{Z_{r_2}}}$ ou $Z_{c_2} > Z_0 \sqrt{\frac{Z_{r_2}}{Z_{r_1}}}$, auquel cas nous utilisons les équations 2.3.104 page 93;
- si $C'_1 Z_{r_1} = C'_2 Z_{r_2}$, il n'y a pas de contrainte sur ε_{reff_1} et ε_{reff_2} . Nous utilisons alors les équations 2.3.106 page 94;
- si $C'_1 Z_{r_1} > C'_2 Z_{r_2}$, nous choisissons ε_{reff_1} et ε_{reff_2} tels que $v_{\varphi_1}^2 < v_{\varphi_2}^2$. Nous utilisons alors les équations 2.3.107 page 96, sauf si $Z_{c_1} > Z_0 \sqrt{\frac{Z_{r_1}}{Z_{r_2}}}$ ou $Z_{c_2} > Z_0 \sqrt{\frac{Z_{r_2}}{Z_{r_1}}}$, auquel cas nous utilisons les équations 2.3.105 page 93.

Nous traçons dans la figure 2.3.17 page 99 les courbes obtenues dans ces conditions pour $Z_{r_1} = 45 \Omega$, $Z_{r_2} = 55 \Omega$, $Z_0 = 80 \Omega$, pour C'_1 variant de 0 à $30 fF$, pour

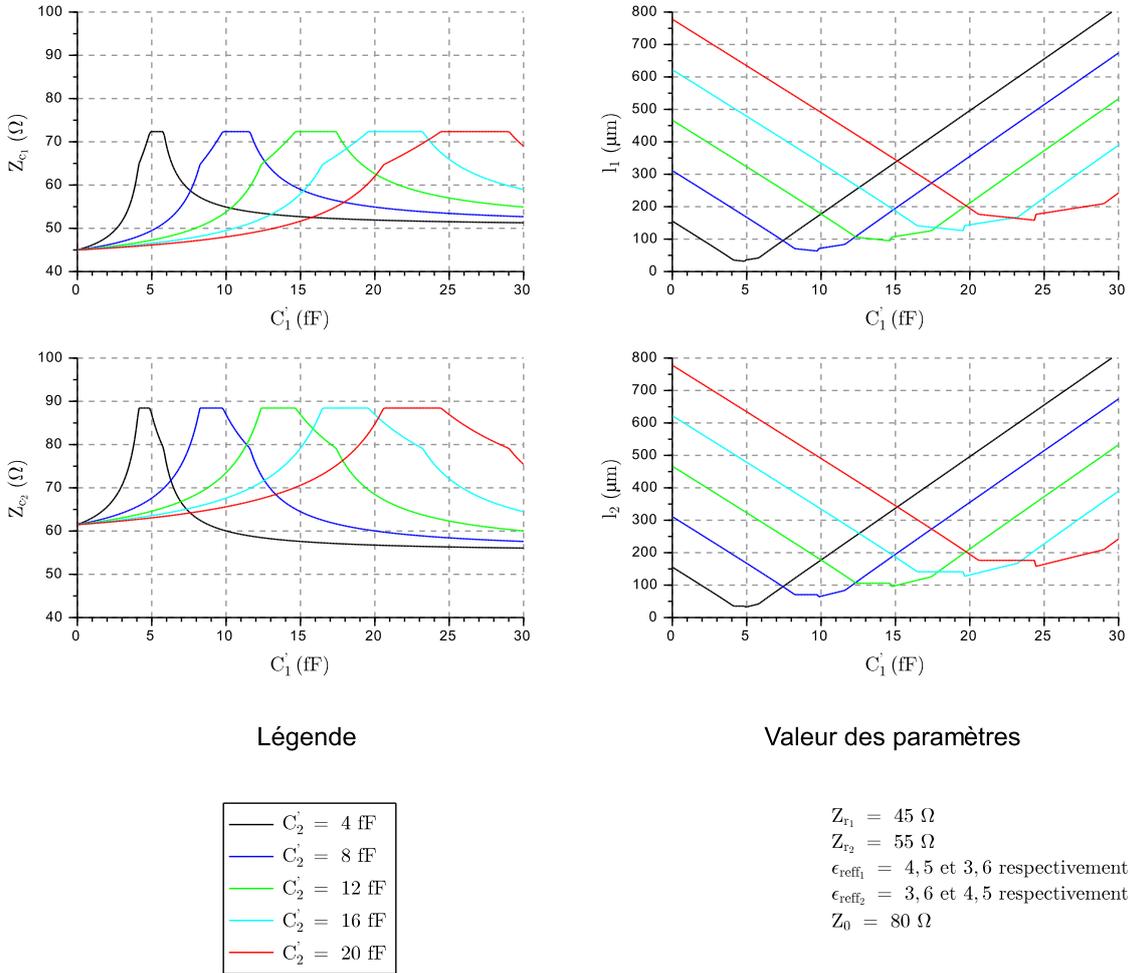


FIGURE 2.3.17 : Evolution des paramètres Z_{c1} , Z_{c2} , l_1 et l_2 , avec combinaison des conditions sur la longueur et sur l'impédance caractéristique, respectant les conditions d'adaptation d'impédance et d'égalité des déphasages.

C'_2 valant de 4 fF à 20 fF , par pas de 4 fF . Dans le cas $C'_1 Z_{r1} < C'_2 Z_{r2}$, nous choisissons $\epsilon_{\text{reff}1} = 4,5$ et $\epsilon_{\text{reff}2} = 3,6$. Dans le cas $C'_1 Z_{r1} = C'_2 Z_{r2}$, nous choisissons $\epsilon_{\text{reff}1} = 4,5$ et $\epsilon_{\text{reff}2} = 3,6$. Dans le cas $C'_1 Z_{r1} > C'_2 Z_{r2}$, nous choisissons $\epsilon_{\text{reff}1} = 3,6$ et $\epsilon_{\text{reff}2} = 4,5$.

Nous observons que les impédances caractéristiques des lignes réelles Z_{c1} et Z_{c2} sont majorées comme attendu par une valeur maximale, pouvant correspondre par exemple à une contrainte technologique ou à tout autre choix justifiant d'une valeur maximale. Nous observons également que les longueurs des tronçons de ligne sont égales, ce qui peut s'avérer particulièrement pratique dans le cas d'une réalisation à base

de lignes coplanaires, sauf pour les valeurs de C'_1 et C'_2 correspondant au cas où les impédances caractéristiques des lignes sont égales à leur valeur maximale respective, avec cependant une différence de longueur relativement faible. En pratique, plutôt que d'avoir des lignes de longueurs quasiment égales, nous serons amenés à choisir de réaliser des lignes de longueurs strictement égales, en acceptant une légère déviation à la condition d'égalité stricte des déphasages.

Conclusion de la section 2.3.6

Nous avons fourni dans cette section un ensemble d'équations analytiques simples valables dans une gamme de fréquences f telles que $f \ll f_{Bragg} \triangleq \omega_{Bragg}/2\pi$ et telle que $l/\lambda < 1/10$. Ces équations générales permettent de calculer les paramètres des lignes réelles d'entrée et de sortie vérifiant les conditions d'adaptation d'impédance et d'égalité des déphasages, quelles que soient les valeurs des capacités parasites d'entrée et de sortie et quelles que soient les impédances de référence. Nous avons en particulier démontré qu'il était en général possible de respecter ces conditions tout en imposant que les longueurs des lignes réelles soient égales ou quasiment égales. Cela peut s'avérer particulièrement pratique pour une réalisation à base de lignes coplanaires. La seule condition requise est alors d'avoir la possibilité de réaliser des lignes ayant des permittivités relatives effectives différentes, ce qui s'obtient très simplement en jouant sur les niveaux métalliques et/ou sur la géométrie des lignes (largeur et espacement). Il convient néanmoins de noter la limitation de cette approche : lorsque les valeurs des capacités sont trop différentes, la longueur de ligne permettant de respecter les conditions est beaucoup plus élevée que si la condition d'égalité des longueurs est abandonnée, ce qui présente alors le triple inconvénient d'une difficulté de réalisation, d'une plus grande atténuation cumulée et d'une fréquence de Bragg des lignes bien plus faible.

2.3.7 Conclusion et principales contributions de la section 2.3

Dans cette section, nous avons présenté et approfondi l'approche quadripolaire, qui est très fréquemment utilisée pour présenter le fonctionnement de l'amplificateur distribué. Outre son origine historique, cette approche a l'avantage d'être didactique et de permettre différents niveaux de simplifications, que nous avons présentés, jusqu'à l'obtention d'équations simples permettant le calcul des paramètres des lignes réelles. Par rapport aux présentations couramment faites dans la littérature, nos principales contributions ont été de deux ordres :

1. Sur un plan théorique, nous avons fourni un ensemble d'équations aussi générales que possible, permettant le calcul du gain en tension de l'amplificateur

distribué à base d'éléments de distribution réalisés avec des lignes de transmission. À notre connaissance, cet ensemble d'équations générales n'est pas disponible tel quel dans la littérature. Sur cette base, une application numérique a permis de mettre en exergue une propriété intrinsèque notable de l'amplificateur distribué à base d'éléments distribués : sa réponse fréquentielle présente périodiquement des modes d'ordre supérieurs de type passe-bande, au-delà de sa gamme fréquentielle de fonctionnement normal qui est de type passe-bas. La connaissance de ce comportement peut s'avérer importante pour notre application, où la qualité des signaux numériques large bande amplifiés dépend du comportement de l'amplificateur dans la bande, autour de la coupure et hors de la bande. Dans [Vid12] (seule référence que nous avons trouvée sur ce sujet), VIDA et al. proposent d'exploiter cette propriété pour concevoir un amplificateur distribué dont le fonctionnement est optimisé pour le premier mode d'ordre supérieur. Une réalisation avec des éléments discrets à base de transistors pHEMT reportés sur un circuit imprimé permet de valider cette analyse. Une étude plus approfondie des applications potentielles est hors du champ de ce travail de recherche mais pourrait en constituer une première perspective. Cette propriété pourrait en effet être intéressante pour réaliser des amplificateurs passe-bande dans la gamme sub-terahertz. À de telles fréquences, il est indispensable de prendre en compte l'atténuation des lignes de transmission utilisées comme éléments de distribution. Alors que les équations présentées dans [Vid12] font l'hypothèse simplificatrice de lignes sans pertes, nous fournissons précisément les équations générales, incluant en particulier les pertes.

2. Sur un plan pratique, nous avons fourni les équations générales, valables dans le cas de l'utilisation de lignes de transmission réelles ou d'inductances pures, permettant de calculer leurs paramètres caractéristiques afin de respecter les conditions d'adaptation d'impédance et d'égalité des déphasages. Nous avons également présenté une méthodologie permettant leur détermination en prenant en compte des contraintes de réalisation, par exemple une condition sur l'impédance caractéristique ou une condition d'égalité des longueurs des lignes, fournissant ainsi une approche pragmatique.

Les deux principales limitations de l'approche quadripolaire sont :

1. L'hypothèse restrictive d'une parfaite adaptation d'impédance entre les lignes artificielles d'entrée et de sortie et leurs impédances de source et de charge respectives. Or, que les éléments de distribution soient localisés ou distribués, une telle adaptation ne peut être réalisée à la fois dans la bande, autour de la fréquence de Bragg et hors de la bande.

2. L'hypothèse restrictive d'une parfaite unilatéralité des cellules amplificatrices, ne permettant pas d'appréhender le comportement intrinsèque de l'amplificateur distribué dans le cas réel de cellules amplificatrices ayant une isolation non idéale.

Dans [Bot94], BOTTERILL propose les équations valables dans le cas de charges arbitraires. Pour les obtenir, une formulation toujours quadripolaire mais utilisant les matrices chaînes pour décrire les lignes artificielles d'entrée et de sortie est utilisée. Néanmoins, l'hypothèse de parfaite unilatéralité est conservée. En utilisant plutôt les matrices chaînes dans le cadre d'une formulation octopolaire, cette dernière hypothèse restrictive peut être abandonnée. Nous la présentons dans la section suivante.

2.4 Formulation octopolaire

2.4.1 Conventions et symboles

Dans la section 2.4, nous utilisons les symboles listés dans le tableau 2.3 :

Paramètres	Symbole	Dimension
Impédance caractéristique d'une ligne transmission	Z_c	Ω
Constante de propagation linéique	$\gamma = \alpha + j\beta$	m^{-1}
Constante d'atténuation linéique	α	$Neper.m^{-1}$
Constante de phase linéique	β	$rad.m^{-1}$
Longueur géométrique de la ligne	l	m
Constante de propagation	$\theta = \gamma l$	—

TABLE 2.3 : Liste des symboles utilisés dans la section 2.4.

Lorsque nous nous référons à l'accès 1 (entrée) ou 2 (sortie) d'un quadripôle, le symbole du paramètre contient l'indice 1 ou 2, respectivement. De même, lorsque nous nous référons à la ligne d'entrée ou de sortie de l'amplificateur distribué, le symbole du paramètre contient l'indice 1 ou 2, respectivement. Lorsque nous nous référons à un octopôle, la convention d'indexation des 4 accès est représentée dans la figure 2.4.1 :

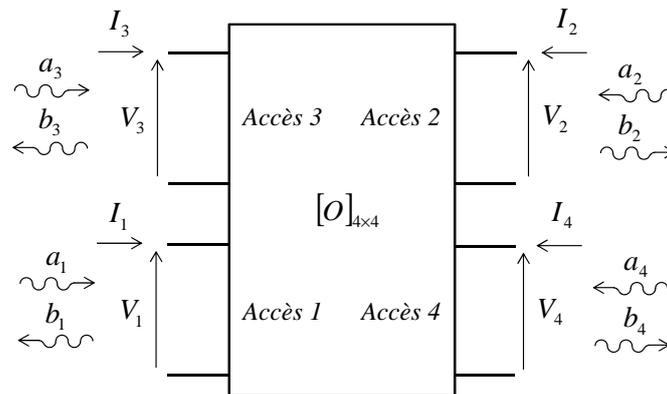


FIGURE 2.4.1 : Convention d'indexation des 4 accès de l'octopôle utilisée dans la section 2.4.

2.4.2 Calcul matriciel des paramètres S

Proposée en 1983 par NICLAS et al. [Nic83], la formulation utilisant la notion d'octopôle pour le traitement théorique de l'amplificateur distribué a l'avantage d'être la plus générale qui soit et ne nécessite aucune condition restrictive. Le schéma équivalent d'une cellule d'amplificateur distribué représentée sous la forme d'une mise en cascade de trois octopôles, définis par leur matrice chaîne, respectivement C_g , C_{cell} et C_d , est représenté dans la figure 2.4.2 :

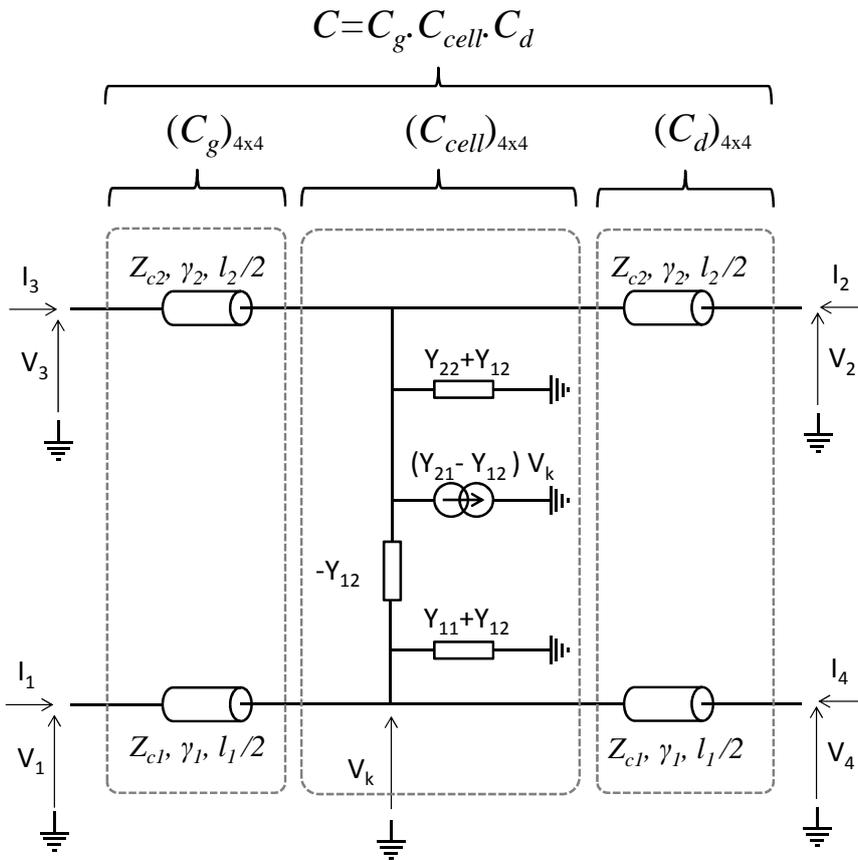


FIGURE 2.4.2 : Schéma équivalent d'une cellule d'amplificateur distribué représentée sous la forme d'une mise en cascade de trois octopôles, définis par leur matrice chaîne, respectivement C_g , C_{cell} et C_d .

On montre que les matrices chaînes en jeu ont pour expression [Nic83], avec $\theta = \gamma.l$:

$$\mathbf{C}_g = \begin{bmatrix} \cosh(\frac{\theta_2}{2}) & Z_{c2}\sinh(\frac{\theta_2}{2}) & 0 & 0 \\ \frac{1}{Z_{c2}}\sinh(\frac{\theta_2}{2}) & \cosh(\frac{\theta_2}{2}) & 0 & 0 \\ 0 & 0 & \cosh(\frac{\theta_1}{2}) & \frac{1}{Z_{c1}}\sinh(\frac{\theta_1}{2}) \\ 0 & 0 & \frac{1}{Z_{c1}}\sinh(\frac{\theta_1}{2}) & \cosh(\frac{\theta_1}{2}) \end{bmatrix} = \mathbf{C}_d \quad (2.4.1)$$

et :

$$\mathbf{C}_{\text{cell}} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ Y_{22} & 1 & Y_{21} & 0 \\ 0 & 0 & 1 & 0 \\ Y_{12} & 0 & Y_{11} & 1 \end{bmatrix} \quad (2.4.2)$$

Nous avons alors par définition :

$$\begin{bmatrix} V_3 \\ I_3 \\ V_1 \\ I_1 \end{bmatrix} = \mathbf{C}_g \mathbf{C}_{\text{cell}} \mathbf{C}_d \begin{bmatrix} V_2 \\ -I_2 \\ V_4 \\ -I_4 \end{bmatrix}$$

Un amplificateur distribué comportant n cellules a alors pour matrice chaîne :

$$\mathbf{C} = (\mathbf{C}_g \mathbf{C}_{\text{cell}} \mathbf{C}_d)^n \quad (2.4.3)$$

Il est intéressant de noter que le cas de cellules non identiques est facilement pris en compte de la façon suivante :

$$\mathbf{C} = \prod_{k=1}^n \mathbf{C}_g^{(k)} \mathbf{C}_{\text{cell}}^{(k)} \mathbf{C}_d^{(k)} \quad (2.4.4)$$

Pour transformer la matrice chaîne \mathbf{C} en son équivalent dans le formalisme des paramètres S , nous appliquons la formule de transformation suivante [Gau04] :

$$\mathbf{S} = (\mathbf{T}_{yx} + \mathbf{T}_{yy}\mathbf{c})(\mathbf{T}_{xx} + \mathbf{T}_{xy}\mathbf{c})^{-1} \quad (2.4.5)$$

où \mathbf{c} est la matrice \mathbf{C} normalisée par rapport aux impédances de références Z_{0i} des accès i de l'octopôle :

$$\mathbf{c} = \begin{bmatrix} \frac{1}{\sqrt{Z_{03}}} & 0 & 0 & 0 \\ 0 & \sqrt{Z_{03}} & 0 & 0 \\ 0 & 0 & \frac{1}{\sqrt{Z_{01}}} & 0 \\ 0 & 0 & 0 & \sqrt{Z_{01}} \end{bmatrix} \cdot \mathbf{C} \cdot \begin{bmatrix} \sqrt{Z_{02}} & 0 & 0 & 0 \\ 0 & \frac{1}{\sqrt{Z_{02}}} & 0 & 0 \\ 0 & 0 & \sqrt{Z_{04}} & 0 \\ 0 & 0 & 0 & \frac{1}{\sqrt{Z_{04}}} \end{bmatrix} \triangleq \mathbf{N}_1 \mathbf{C} \mathbf{N}_2 \quad (2.4.6)$$

Nous montrons dans l'annexe A que les matrices de transformation T_{xx} , T_{xy} , T_{yx} et T_{yy} , dans le cas d'un octopôle, sont données par les expressions suivantes :

$$\begin{aligned} \mathbf{T}_{\mathbf{xx}} &= \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 \end{bmatrix} & \mathbf{T}_{\mathbf{xx}} &= \frac{1}{2} \begin{bmatrix} 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \\ \mathbf{T}_{\mathbf{yx}} &= \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 \end{bmatrix} & \mathbf{T}_{\mathbf{yy}} &= \frac{1}{2} \begin{bmatrix} 0 & 0 & 1 & -1 \\ 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \end{aligned} \quad (2.4.7)$$

Les équations 2.4.1 page précédente à 2.4.7 permettent d'obtenir l'équation générale de la matrice S d'un amplificateur distribué constitué de n cellules d'indice k décrites par leur matrice chaîne $C_g^{(k)} C_{cell}^{(k)} C_d^{(k)}$:

$$\mathbf{S} = \left[\mathbf{T}_{\mathbf{yx}} + \mathbf{T}_{\mathbf{yy}} \mathbf{N}_1 \left(\prod_{k=1}^n C_g^{(k)} C_{cell}^{(k)} C_d^{(k)} \right) \mathbf{N}_2 \right] \left[\mathbf{T}_{\mathbf{xx}} + \mathbf{T}_{\mathbf{xy}} \mathbf{N}_1 \left(\prod_{k=1}^n C_g^{(k)} C_{cell}^{(k)} C_d^{(k)} \right) \mathbf{N}_2 \right]^{-1} \quad (2.4.8)$$

Dans le cas particulier, que nous considérerons par la suite, de n cellules identiques, décrites par leur matrice chaîne $C_g C_{cell} C_d$, l'équation devient :

$$\mathbf{S} = [\mathbf{T}_{\mathbf{yx}} + \mathbf{T}_{\mathbf{yy}} \mathbf{N}_1 (C_g C_{cell} C_d)^n \mathbf{N}_2] [\mathbf{T}_{\mathbf{xx}} + \mathbf{T}_{\mathbf{xy}} \mathbf{N}_1 (C_g C_{cell} C_d)^n \mathbf{N}_2]^{-1} \quad (2.4.9)$$

L'équation 2.4.8 fournit donc une description analytique complète et exacte de l'amplificateur distribué, décrit par sa matrice S . Néanmoins, elle ne permet pas d'en déduire une interprétation de son fonctionnement, ni des règles de conception et

d'optimisation. À défaut, nous fournissons donc dans la section suivante quelques applications numériques permettant de tirer un certain nombre d'enseignements sur les propriétés intrinsèques de l'amplificateur distribué.

2.4.3 Application numérique dans le cas unilatéral

Pour interpréter l'équation générale de la matrice S d'un amplificateur distribué constitué de n cellules obtenue dans la section précédente (*cf.* équation 2.4.8 page ci-contre), nous nous plaçons dans le 1^{er} cas suivant :

- cellules amplificatrices élémentaires identiques et unilatérales ($Y_{12} = 0$), représentant des admittances parasites d'entrée et de sortie purement capacitives et identiques, égales à $15 fF$;
- éléments de distribution réalisés par des tronçons de ligne de transmission, *i.e.* des éléments distribués, plutôt que par des inductances localisées, considérées sans pertes à ce stade, identiques pour la ligne d'entrée et de sortie.

Les valeurs numériques des différents paramètres en jeu sont listées dans les tableaux 2.4.a et 2.4.b. La détermination des paramètres des tronçons de ligne découle des résultats de la section 2.3, *i.e.* de l'équation 2.3.95 page 87. Le choix d'une permittivité relative effective de 3,6 correspond à une valeur typique des lignes coplanaires réalisables avec la technologie TBH InP utilisée pour la réalisation des circuits.

Paramètres	Valeurs
Fréquence	$f = 0,1 GHz$ à $1 THz$
Longueur de tronçon de ligne	$l = 200 \mu m$
Impédance caractéristique	$Z_c = 67 \Omega$
Permittivité relative effective	$\varepsilon_{ref} = 3,6$

(a) Liste des valeurs des paramètres des tronçons de lignes de transmission.

Paramètres	Valeurs
Nombre de cellules	$n = 10$
Transconductance	$Y_T = 20 mA/26mV/10 = 77 mS$
Admittance parasite purement capacitive : $Y' = jC'\omega$	$C' = 15 fF$

(b) Liste des valeurs des paramètres des cellules amplificatrices.

TABLE 2.4 : Liste des valeurs des paramètres utilisées pour les applications numériques de la section 2.4.3.

Nous présentons dans la figure 2.4.3 page 109 les paramètres S calculés à partir des équations 2.4.1 page 105 à 2.4.9 page 106. Compte tenu des symétries de l'amplificateur distribué, nous avons les égalités suivantes :

- $S_{11} = S_{44}$: réflexion de la ligne d'entrée ;
- $S_{22} = S_{33}$: réflexion de la ligne de sortie ;
- $S_{11} = S_{22}$: les lignes d'entrée et de sortie étant identiques, les capacités parasites d'entrée et de sortie de la cellule élémentaire ayant été considérées égales ;
- $S_{21} = S_{34}$: gain utile de l'amplificateur distribué ;
- $S_{31} = S_{24}$: transmission vers la charge d'adaptation de la ligne sortie ;
- $S_{12} = S_{43}$: isolation entrée-sortie de l'amplificateur distribué ;
- $S_{13} = S_{42}$: isolation entre l'entrée et la charge d'adaptation de la ligne de sortie ;
- $S_{41} = S_{14}$: transmission le long de la ligne d'entrée ;
- $S_{23} = S_{32}$: transmission le long de la ligne de sortie.

Nous présentons dans la figure 2.4.4 page 110 les paramètres S_{11} , S_{12} , S_{21} et S_{22} , considérant que l'entrée est placée à l'accès 1 et la sortie à l'accès 2.

Concernant les coefficients de réflexion, nous constatons une très grande similitude avec les courbes présentées dans la section 2.3 dans la figure 2.3.8 page 78. Concernant le gain, il convient de tracer le gain en tension $G_V = V_2/V_1$ pour pouvoir faire une comparaison. Nous le traçons dans la figure 2.4.5 page 110, en superposition avec S_{21} , à partir de son équation en fonction des paramètres S , dans l'hypothèse où l'accès 2 est chargé par $50\ \Omega$: $G_v = S_{21}/(1 + S_{11})$. Excepté les ondulations, correspondant aux désadaptations entre les lignes artificielles d'entrée et de sortie et leurs impédances de source et de charge respectives égales à $50\ \Omega$ (qui sont donc comme attendu bien prises en compte avec la formulation octopolaire), nous constatons une bonne similitude avec la courbe du gain en tension de la figure 2.3.7 (a) page 77, dans la section 2.3. Il est assez remarquable de noter que les équations analytiques générales fournies dans la section 2.3 fournissent donc une bonne approximation sur toute la bande du gain en tension de l'amplificateur distribué.

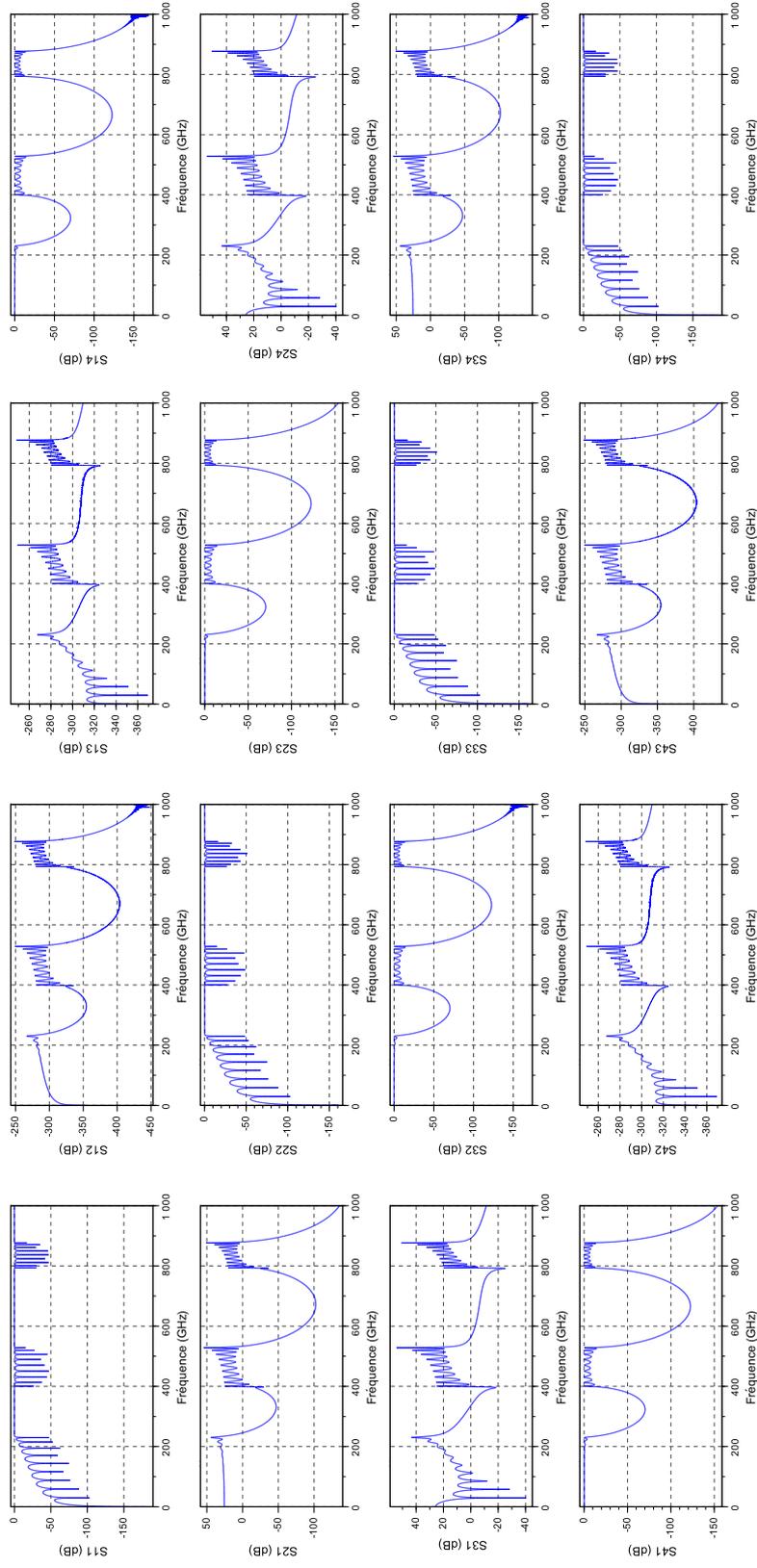


FIGURE 2.4.3 : Paramètres $[S]_{4 \times 4}$ théoriques d'un amplificateur distribué (conditions de calcul précisées dans la section 2.4.3 page 107).

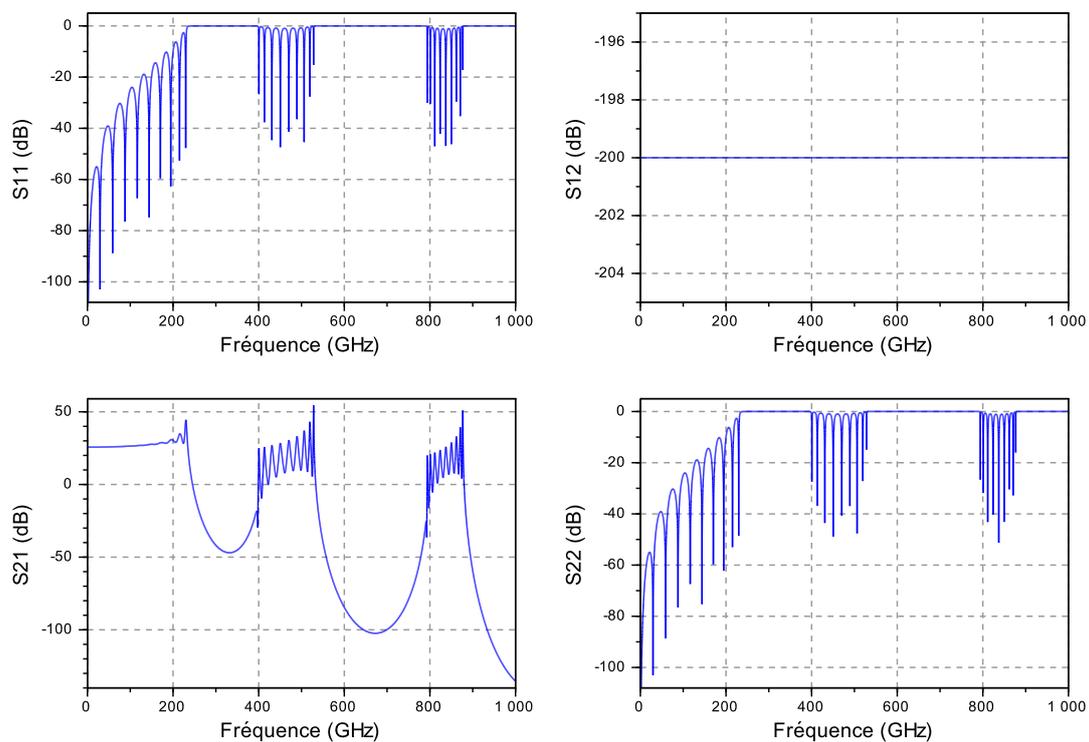


FIGURE 2.4.4 : Paramètres $[S]_{2 \times 2}$ théoriques d'un amplificateur distribué (conditions de calcul précisées dans la section 2.4.3 page 107).

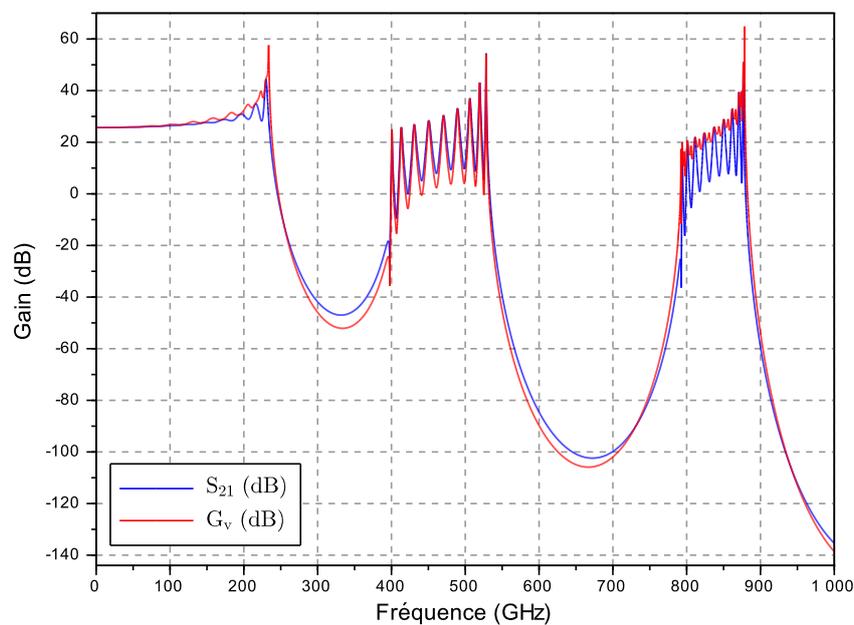


FIGURE 2.4.5 : Gain en tension et S_{21} d'un amplificateur distribué (conditions de calcul précisées dans la section 2.4.3 page 107).

2.4.4 Application numérique dans le cas non unilatéral

Le principal avantage de la formulation octopolaire pour décrire le comportement fréquentiel de l'amplificateur distribué réside dans le fait que l'hypothèse d'unilatéralité de la cellule amplificatrice élémentaire n'est plus requise, contrairement au cas de la formulation quadripolaire. Nous étudions donc dans cette section le comportement intrinsèque de l'amplificateur distribué à cet égard. En reprenant les valeurs numériques utilisées dans la section 2.4.3 page 107, sauf pour la transconductance où nous prenons $40 mS$ au lieu de $77 mS$ ⁸, nous traçons dans la figure 2.4.6 page 106 les paramètres S d'un amplificateur distribué obtenus pour une cellule amplificatrice élémentaire ayant une admittance parasite Y_3 (telle que représentée dans la figure 2.2.1 page 52) purement capacitive (*i.e.* $Y_3 = jC_3\omega$), dont le rapport aux capacités parasites d'entrée et de sortie (C_1 et C_2), varie de $20\log_{10}(C_3/C_{1\&2}) = -60 dB$ à $20\log_{10}(C_3/C_{1\&2}) = -20 dB$ par pas de $10 dB$.

Nous observons trois phénomènes principaux, lorsque l'isolation diminue :

1. La première fréquence de Bragg diminue, résultant logiquement de l'accroissement des capacités parasites d'entrée et de sortie, ayant :

$$Y_{in} = Y_1 + Y_3 + \frac{Y_3(Y_T - Y_3)}{Y_2 + Y_3 + Y_L}$$

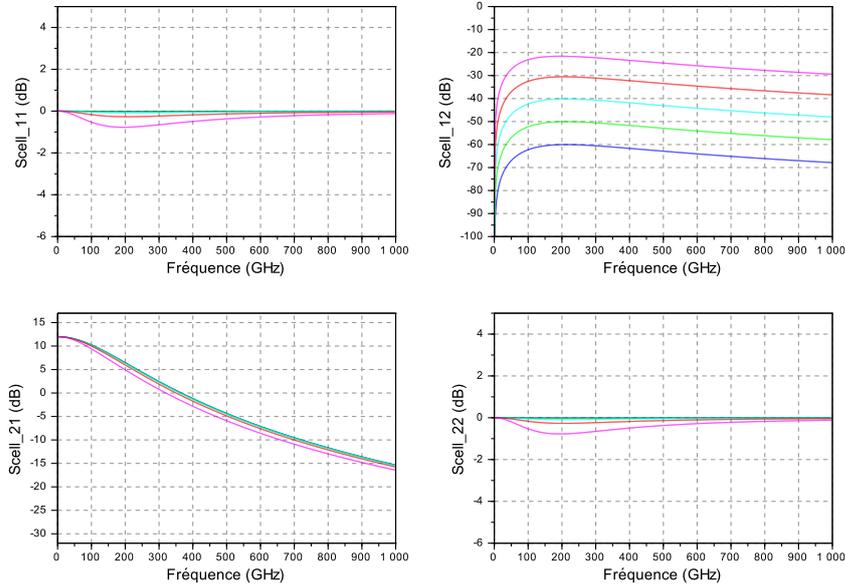
$$Y_{out} = Y_2 + Y_3 + \frac{Y_3(Y_T - Y_3)}{Y_1 + Y_3 + Y_S}$$

où $Y_1 = jC_1\omega$, $Y_2 = jC_2\omega$ et $Y_3 = jC_3\omega$, d'une part, et Y_L et Y_S sont respectivement les admittances de charge et de source vues par la cellule élémentaire, d'autre part.

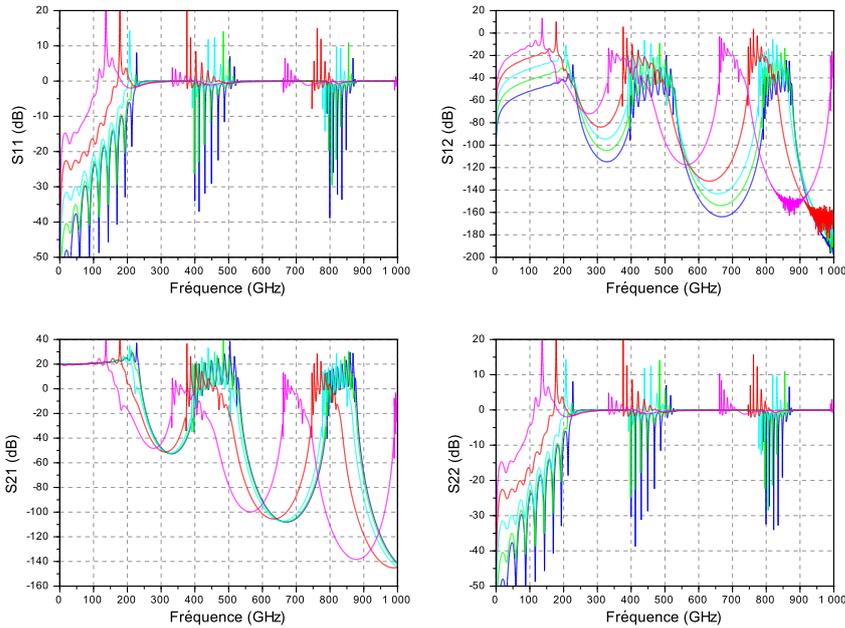
2. L'adaptation d'impédance se dégrade à mesure que l'isolation diminue, bien que les paramètres des lignes (en l'occurrence la longueur des tronçons des lignes d'entrée et de sortie, leur impédance caractéristique étant gardée constante, égale à 67Ω) soient recalculés en fonction de l'isolation pour prendre en compte la modification des capacités d'entrée et de sortie.
3. Les paramètres S_{11} et S_{22} présentent des pics avec des valeurs supérieures à $0 dB$, correspondant à un comportement potentiellement instable.

Nous en déduisons donc une propriété intrinsèque importante de l'amplificateur distribué, à savoir sa grande sensibilité à l'isolation de la cellule élémentaire. Bien entendu, cette sensibilité dépend du gain total donc du nombre et du gain élémentaire des cellules. Elle dépend également de la nature des parasites en jeu, au niveau des

8. Afin de limiter les phénomènes d'instabilité déjà visibles à $40 mS$.



(a) Paramètres S de la cellule amplificatrice élémentaire.



(b) Paramètres S de l'amplificateur distribué.

(c) Légende.

FIGURE 2.4.6 : Impact de l'isolation de la cellule amplificatrice élémentaire sur les paramètres S d'un amplificateur distribué (conditions de calcul précisées dans la section 2.4.3 page 107).

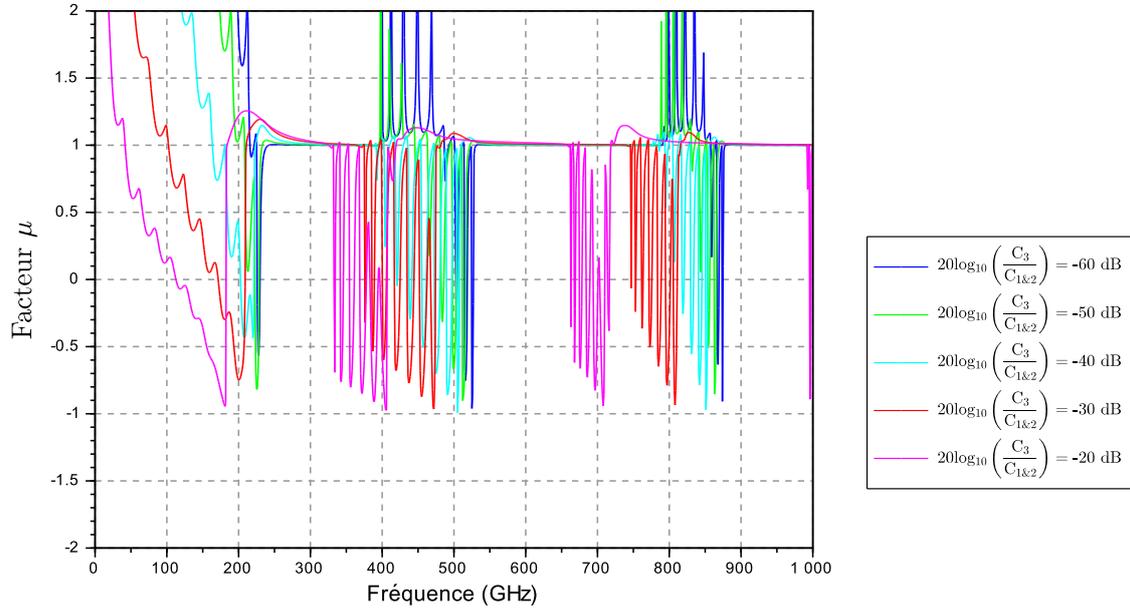


FIGURE 2.4.7 : Facteur de stabilité μ de l'amplificateur distribué dont les paramètres S sont représentés dans la figure 2.4.6(b) page 112.

lignes de transmission réelles et de la cellule amplificatrice. Dans le cas théorique présenté ici où les lignes sont sans pertes et où les parasites de la cellule élémentaire sont purement capacitifs, aucun amortissement par effet résistif ne vient atténuer ce phénomène. Nous étudions dans la section suivante l'impact de ces pertes.

Afin de quantifier cette tendance à l'instabilité, nous pouvons utiliser le facteur proposé en 1992 par EDWARDS dans [Edw92] :

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - \Delta_S S_{11}^*| + |S_{12} S_{21}|} \quad (2.4.10)$$

où $\Delta_S = S_{11} S_{22} - S_{12} S_{21}$. À la différence du facteur de Rollet, ce facteur de stabilité μ a les deux avantages suivants :

1. il fournit une condition nécessaire et suffisante unique à la stabilité inconditionnelle : $\mu > 1$;
2. sa valeur représentant la distance entre le centre de l'abaque de Smith et le point le plus proche du cercle de stabilité, il permet de quantifier une marge (positive ou négative) par rapport à la limite de stabilité inconditionnelle.

Nous traçons dans la figure 2.4.7 page 113 le facteur de stabilité correspondant aux paramètres S de la figure 2.4.6.b page 112. Pour la meilleure isolation considérée,

à savoir $20\log_{10}(C_3/C_{1\&2}) = -60 \text{ dB}$ (courbe bleue), l'amplificateur est potentiellement instable aux fréquences de Bragg. Lorsque l'isolation diminue, les gammes fréquentielles d'instabilité potentielle augmentent. Pour la pire isolation considérée, à savoir $20\log_{10}(C_3/C_{1\&2}) = -20 \text{ dB}$ (courbe fuschia), l'amplificateur est potentiellement instable dès 40 GHz .

2.4.5 Conclusion et principales contributions de la section 2.4

La formulation octopolaire, présentée dans cette section, est la seule approche théorique rigoureuse pour calculer la réponse fréquentielle petit-signal d'un amplificateur distribué. Son utilisation permet en particulier de prendre en compte une isolation non parfaite des cellules amplificatrices élémentaires et d'en observer les effets sur les performances, pour ensuite proposer des voies d'amélioration (objet du chapitre 3). À cet effet, nous avons développé dans cette section l'ensemble des équations explicites permettant cette analyse, en conservant systématiquement un degré de généralité maximum. Nous avons également fourni dans l'annexe A le calcul explicite de la transformation entre matrice S et matrice chaîne dans le cas de l'octopôle, qui n'est pas disponible dans la littérature facilement accessible.

Dans le chapitre suivant, les nombreux calculs de paramètres S d'amplificateurs distribués sont réalisés à partir des équations de cette section.

2.5 Conclusion du chapitre 2

Dans ce chapitre, nous avons présenté l'ensemble des outils théoriques permettant l'analyse en régime petit-signal de l'amplificateur distribué.

La présentation de l'approche quadripolaire a permis d'introduire les notions fondamentales pour comprendre et optimiser son fonctionnement : ligne de transmission artificielle, condition d'adaptation d'impédance et condition d'égalité des déphasages. Leurs équations exactes ont été présentées. Bien qu'elle soit sujette aux deux hypothèses restrictives déjà rappelées, l'expression la plus générale possible du gain en tension (équation 2.3.54 page 70) a été présentée. Son intérêt est de faire ressortir explicitement les différents facteurs qui déterminent le comportement de l'amplificateur distribué. Par exemple, on observe que le gain en tension global est directement proportionnel à la transconductance Y_T de la cellule amplificatrice élémentaire et à l'impédance caractéristique Z_{Ac2} de la ligne artificielle de sortie. Nous avons en particulier montré que pour le cas (fréquent) d'éléments de distribution réalisés à partir de lignes de transmission réelles, la réponse fréquentielle de l'amplificateur distribué présente des modes d'ordre supérieurs en plus du mode fondamental. Les simplifica-

tions habituellement présentées dans la littérature ont été fournies, en particulier les approximations valables aux fréquences très inférieures à la fréquence de Bragg. Sur cette base, nous avons développé une méthode pratique fournissant les équations des paramètres des lignes réelles d'entrée et de sortie qui permettent de respecter les conditions d'adaptation d'impédance et d'égalité des déphasages, tout en prenant en compte des contraintes technologiques, sur l'impédance caractéristique et la longueur des lignes réelles utilisées comme éléments de distribution.

La présentation de l'approche octopôlaire a permis quant à elle de mettre en exergue la sensibilité intrinsèque de l'amplificateur distribué à l'isolation des cellules amplificatrices élémentaires, en plus de rendre compte du cas réaliste où les lignes de transmission artificielles sont chargées non pas par leur impédance caractéristique mais par une résistance.

La mise en place de ces deux outils théoriques complémentaires a permis d'étudier les propriétés intrinsèques de l'amplificateur distribué et de mettre en lumière les deux enseignements principaux suivants :

1. Sa réponse fréquentielle présente de fortes ondulations et des pics près de la fréquence de Bragg, ainsi que des modes d'ordre supérieurs, donc une mauvaise réjection hors bande.
2. Ses performances (adaptation d'impédance, ondulations dans la bande, isolation) sont très sensibles à l'isolation des cellules amplificatrices élémentaires.

L'objet du chapitre 3 est précisément d'y répondre en proposant des méthodes d'optimisation des performances.

CHAPITRE 3

Optimisation des performances de l'amplificateur distribué

3.1 Introduction

L'amplificateur distribué a longtemps été vu comme l'architecture permettant d'obtenir à partir d'un élément actif de base donné le plus grand produit gain \times bande. Il est remarquable de noter que l'un des premiers (sinon le premier) amplificateurs distribués atteignant une bande passante de classe 100 GHz a été rapporté dès 1990 par MAJIDI-AHY et al., avec une technologie MMIC HEMT sur InP, utilisant des lignes coplanaires [Maj90]. À ce jour, le record du produit gain \times bande est détenu par HURM ($> 1,2\text{ THz}$), en technologie TBDH InP, avec un gain de 21 dB sur une bande de 120 GHz . De ce fait, l'amplificateur distribué a longtemps été l'architecture de choix pour les applications les plus exigeantes en bande passante et tension de sortie, comme le cas des drivers de modulateur électro-optique pour les systèmes de télécommunications optiques.

Néanmoins, la nature du signal à amplifier, à savoir un signal de données numériques en bande de base, occupant un spectre descendant jusqu'à quelques dizaines de kHz voire quelques kHz et dont la bande passante à -3 dB vaut $0,7$ à $0,8$ fois la vitesse cadencement, pose de sérieux problèmes de conservation de l'intégrité du signal. La réponse fréquentielle de l'amplificateur doit alors être du type *Bessel*, d'un ordre supérieur ou égal à 4, afin d'assurer une constance du temps de propagation de groupe bien au-delà de la fréquence de coupure à -3 dB .

Dans ce chapitre, nous présentons le cheminement qui, partant de l'utilisation des équations développées dans le chapitre 2, a permis de déterminer des méthodes

d'optimisation de la réponse petit-signal de l'amplificateur distribué, permettant de s'approcher d'un profil de type *Bessel*.

Organisation du chapitre

Le chapitre 3 est organisé de la façon suivante :

Section 3.2 : *Critère de performance de l'amplificateur distribué en régime petit-signal*

Section 3.3 : *Impact de la dispersion et de l'atténuation des lignes de transmission réelles*

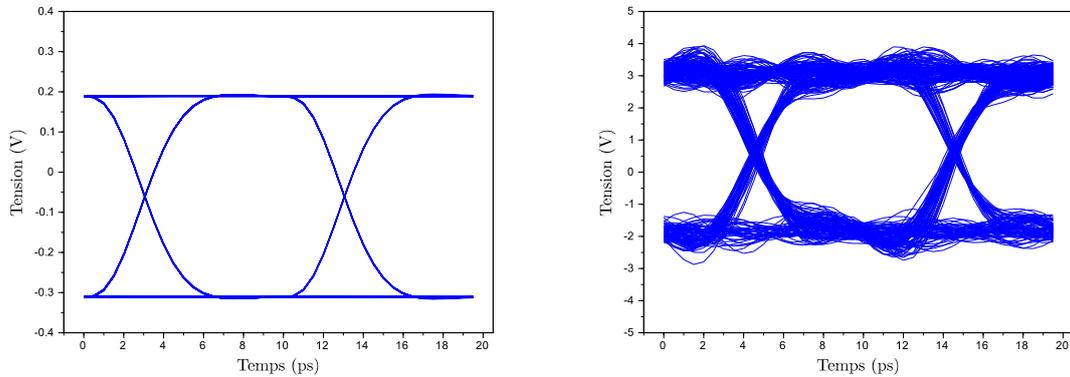
Section 3.4 : *Impact de la cellule amplificatrice élémentaire : modèle simplifié*

Section 3.5 : *Impact de la cellule amplificatrice élémentaire : modèle réaliste*

3.2 Critère de performance de l'amplificateur distribué en régime petit-signal

Nous avons jusqu'à présent étudié exclusivement les caractéristiques fréquentielles de l'amplificateur distribué. Néanmoins, compte tenu de notre application, il convient de prendre en compte la façon dont elles se traduisent sur les caractéristiques temporelles d'un signal numérique, par exemple à 100 Gbit/s , qui serait amplifié par un tel amplificateur. Pour cela, nous considérons un signal numérique idéal, consistant en une séquence binaire pseudo-aléatoire de longueur $2^{15} - 1$ cadencée à 100 Gbit/s , dont nous utilisons les 500 premiers bits pour avoir un temps de calcul raisonnable, compte tenu du fait que nous utilisons 20 échantillons par bit. Pour obtenir un signal réaliste, bien qu'idéal, nous utilisons un filtre de Bessel d'ordre élevé, en l'occurrence 4, ayant une fréquence de coupure à -3 dB égale au débit du signal, soit 100 GHz . Le diagramme de l'œil obtenu dans la figure 3.2.1.a page 119 montre une très bonne qualité de signal. Les niveaux sont parfaitement définis, il n'y a pas d'interférence inter-symbole. Le croisement des fronts montants et descendants est également parfaitement défini. Cela résulte de la constance du temps de propagation de groupe du filtre sur toute la bande utile. Le critère de performance d'un amplificateur distribué amplifiant un tel signal consiste à obtenir en sortie un signal qui soit le plus proche possible d'une version amplifiée sans aucune distorsion d'amplitude (ondulation sur les niveaux, traces multiples, *etc.*) ou de phase (gigue déterministe, fronts montants et descendants multiples, *etc.*).

Nous traçons dans la figure 3.2.1.b page 119 le signal obtenu après application de la réponse fréquentielle du gain en tension $G_v = S_{21}/(1 + S_{11})$ présentée dans la section



(a) Signal filtré par un filtre de Bessel d'ordre 4 de fréquence de coupure à 3 dB égale au débit du signal.

(b) Signal de la figure 3.2.1.a amplifié par le gain en tension de l'amplificateur distribué obtenu dans la figure 2.4.6 page 112, dans le cas où $20\log_{10}(C_3/C_{1\&2}) = -30\text{ dB}$.

FIGURE 3.2.1 : Diagrammes de l'oeil à 100 Gbit/s.

2.4.4, dans le cas où $20\log_{10}(C_3/C_{1\&2}) = -30\text{ dB}$ (cf figure 2.4.6 page 112). Nous observons une dégradation significative de la qualité du signal, due aux perturbations de la réponse fréquentielle. Il est important de noter que ce résultat ne rend pas parfaitement compte de ce qui se produirait dans la réalité. En effet, les courbes des paramètres S de l'amplificateur distribué présentées dans la figure 2.4.6.b page 112 montrent que pour $20\log_{10}(C_3/C_{1\&2}) = -30\text{ dB}$, l'amplificateur est instable et oscille très vraisemblablement aux fréquences où les pics apparaissent.

Le critère de performance que nous retenons se base donc sur deux composantes :

1. la qualité du diagramme de l'oeil, traduisant sous une forme pratique le caractère approprié ou non de la réponse fréquentielle de l'amplificateur ;
2. la stabilité, dont un premier indice est la présence ou non de pics supérieurs à 0 dB dans les courbes des paramètres S_{11} et S_{22} , ou de façon plus rigoureuse l'étude du facteur de stabilité μ .

3.3 Impact de la dispersion et de l'atténuation des lignes de transmission réelles

Dans [Fra91], FRANKEL a étudié la dispersion et l'atténuation typiques de lignes coplanaires sur substrat AsGa avec une méthode de mesure impulsionnelle permettant d'en déduire leur réponse fréquentielle jusqu'à environ 1 THz . Dans cette section, nous nous basons sur les modèles analytiques de dispersion et d'atténuation

qui y sont validés, avec quelques compléments issus de [Sim04], pour évaluer leur impact sur la réponse fréquentielle d'un amplificateur distribué utilisant des lignes coplanaires comme éléments de distribution, réalisées sur InP.

On considère une ligne coplanaire, dont les paramètres géométriques w , s , d et t sont définis dans la figure 3.3.1 :

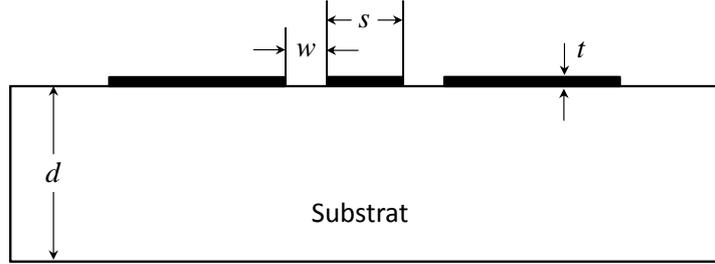


FIGURE 3.3.1 : Vue en coupe transversale d'une ligne coplanaire.

3.3.1 Impact de la dispersion

Origine de la dispersion

Dans le chapitre précédent, nous avons considéré que la constante de phase $\beta = 2\pi f/c_0 \cdot \sqrt{\varepsilon_{reff}}$ des lignes de transmission réelles utilisées comme éléments de distribution était non dispersive, ce qui revient à dire que la permittivité relative effective ne dépend pas de la fréquence. Nous introduisons dans ce paragraphe une telle dépendance, sous la forme suivante, d'après [Fra91] :

$$\beta = 2\pi f/c_0 \cdot \sqrt{\varepsilon_{reff}(f)} \quad (3.3.1)$$

avec :

$$\sqrt{\varepsilon_{reff}(f)} = \sqrt{\varepsilon_q} + \frac{\sqrt{\varepsilon_r} - \sqrt{\varepsilon_q}}{1 + a \left(\frac{f}{f_{TE}}\right)^{-b}} \quad (3.3.2)$$

où nous avons les paramètres suivants :

- permittivité relative effective quasi-statique :

$$\varepsilon_q = \frac{\varepsilon_{r+1}}{2}$$

- fréquence de coupure du mode de surface TE_1 :

$$f_{TE} = \frac{c_0}{4d\sqrt{\varepsilon_r - 1}}$$

– paramètre indépendant de la géométrie :

$$b = 1,8$$

– paramètres reliés à la géométrie de la ligne :

$$\begin{cases} \log_{10}(a) = u \cdot \log_{10}(s/w) + v \\ u = 0,54 - 0,64q + 0,015q^2 \\ v = 0,43 - 0,86q + 0,54q^2 \\ q = \log_{10}(s/d) \end{cases}$$

D'après [Sim04], l'équation 3.3.2 est d'une précision acceptable dans les conditions suivantes (*cf.* p. 48) :

$$\begin{cases} 0,1 < \frac{s}{w} < 5 \\ 0,1 < \frac{s}{d} < 5 \\ 1,5 < \varepsilon_r < 50 \\ 0 < \frac{f}{f_{TE}} < 10 \end{cases} \quad (3.3.3)$$

Dans la continuité du chapitre précédent, nous considérons une permittivité relative effective $\varepsilon_{reff} \triangleq \varepsilon_q = 3,6^1$, correspondant à un substrat de permittivité relative $\varepsilon_r = 6,2$. Nous considérons une ligne dont les dimensions sont $w = 12 \mu m$, $s = 22 \mu m$ et $d = 160 \mu m$, donnant une impédance caractéristique $Z_c = 67 \Omega$. Nous traçons dans la figure 3.3.2 page suivante l'évolution fréquentielle de la permittivité relative effective, d'après l'équation 3.3.2 page ci-contre.

Il est intéressant de noter que l'impédance caractéristique est alors donnée par l'équation 3.3.4 ([Fra91]), dont la dépendance fréquentielle est donnée par $\sqrt{\varepsilon_{reff}(f)}$:

$$Z_c(f) = \frac{30\pi}{\sqrt{\varepsilon_{reff}(f)}} \frac{K'(k)}{K(k)} = \frac{\sqrt{\varepsilon_{reff}(0)}}{\sqrt{\varepsilon_{reff}(f)}} \frac{30\pi}{\sqrt{\varepsilon_{reff}(f)}} \frac{K'(k)}{K(k)} = \frac{\sqrt{\varepsilon_{reff}(0)}}{\sqrt{\varepsilon_{reff}(f)}} Z_c(0) \quad (3.3.4)$$

La fonction $K(k)$ est l'intégrale elliptique complète de première espèce, avec $k = s/(s + 2w)$, et $K'(k) = K(\sqrt{1 - k^2})$. Il n'est pas nécessaire de rentrer dans le détail de leur calcul, car dans le cas présent nous avons :

$$Z_c(f) = \frac{\sqrt{3,6}}{\sqrt{\varepsilon_{reff}(f)}} 67 \quad (3.3.5)$$

1. « \triangleq » signifie « égal par définition à ».

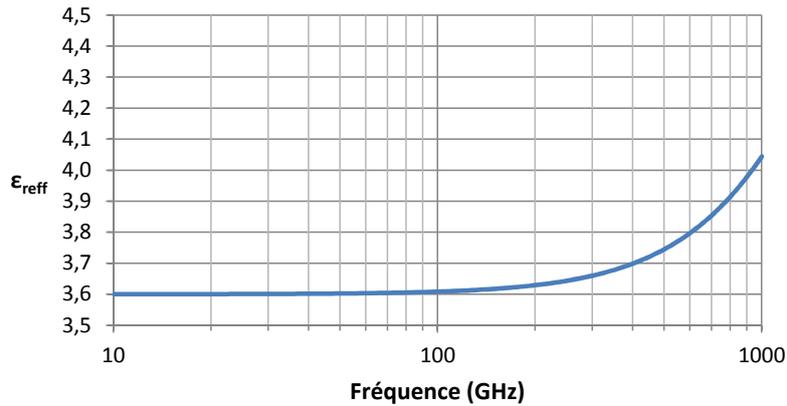


FIGURE 3.3.2 : Evolution fréquentielle de la permittivité relative effective d'une ligne coplanaire d'après l'équation 3.3.2 page 120.

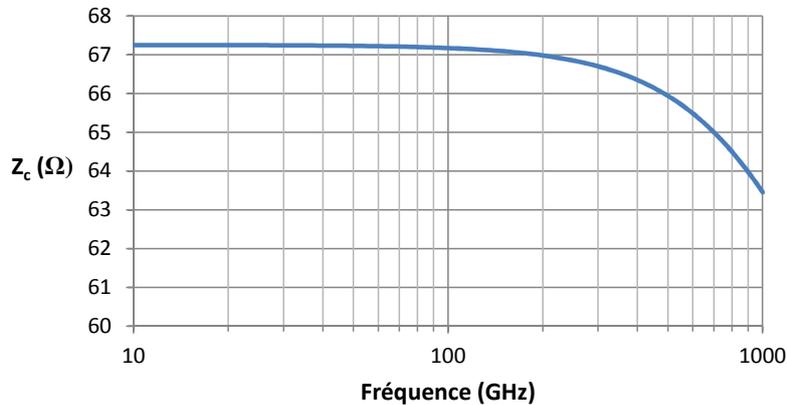


FIGURE 3.3.3 : Evolution fréquentielle de l'impédance caractéristique d'une ligne coplanaire d'après l'équation 3.3.4 page précédente.

Nous traçons la courbe correspondant à l'équation 3.3.5 page précédente dans la figure 3.3.3.

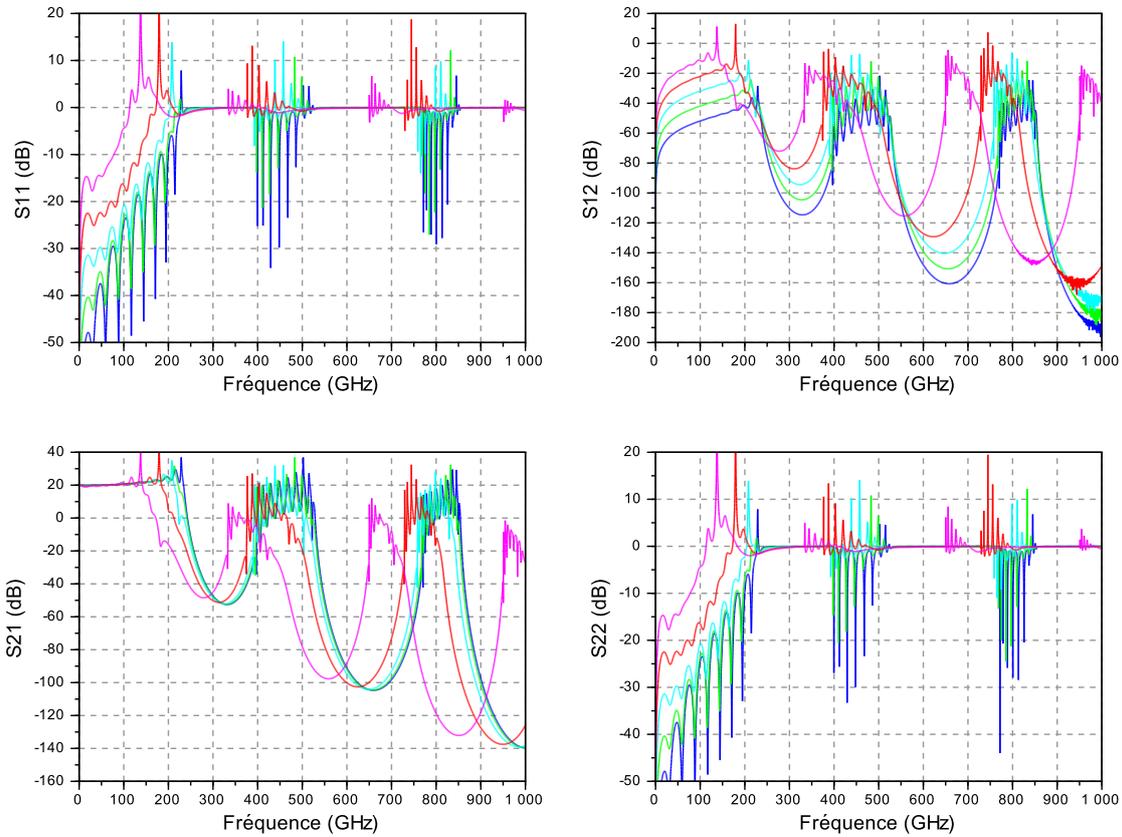
Impact de la dispersion

Nous reprenons le calcul des paramètres S d'un amplificateur distribué présenté dans la section 2.4.4 page 111, en prenant maintenant en compte la dispersion des lignes de transmission réelles utilisées comme éléments de distribution, d'après les équations 3.3.2 page 120 et 3.3.5 page précédente. Nous traçons dans la figure 3.3.4 page 124 les paramètres S et le gain en tension d'un tel amplificateur distribué, pour une isolation des cellules amplificatrices élémentaires variant de $20\log_{10}(C_3/C_{1\&2}) = -60 \text{ dB}$ à $20\log_{10}(C_3/C_{1\&2}) = -20 \text{ dB}$ par pas de 10 dB , d'après les définitions des

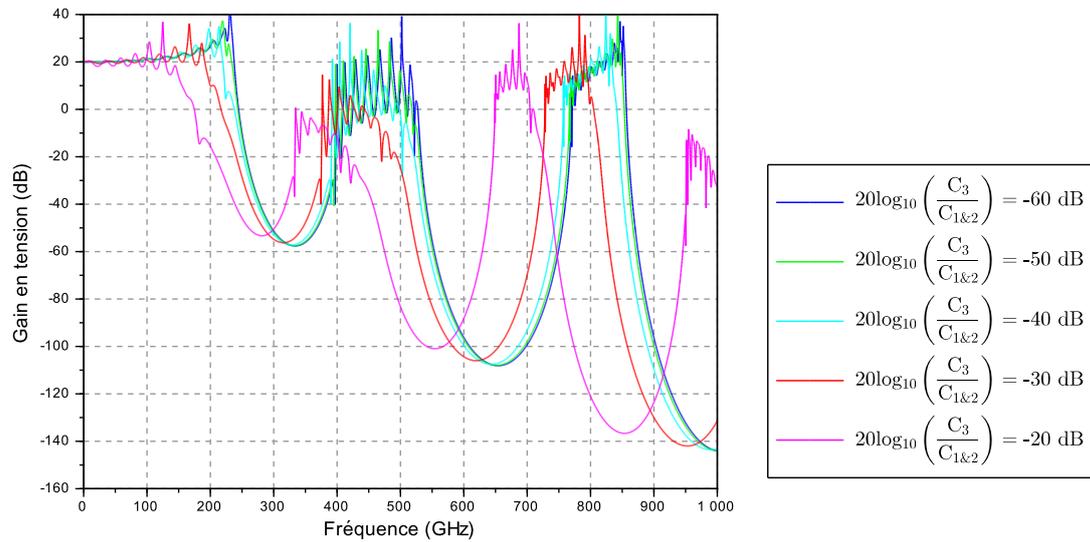
3.3 Impact de la dispersion et de l'atténuation des lignes de transmission réelles

paramètres fournies dans la section 2.4.4 page 111. Une comparaison des paramètres S révèle que l'effet de la dispersion est quasiment négligeable. Le seul effet visible, au-delà de quelques centaines de GHz , est une légère diminution de l'espacement des fréquences de transition, se traduisant par un décalage des courbes vers les fréquences inférieures.

Conformément à la section 3.2, nous traçons dans la figure 3.3.5 page 125 les diagrammes de l'oeil à 100 Gbit/s correspondants. Nous constatons que le signal est significativement distordu par rapport au signal d'entrée (*cf.* figure 3.2.1.a page 119).



(a) Paramètres S de l'amplificateur distribué.



(b) Gain en tension de l'amplificateur distribué.

(c) Légende.

FIGURE 3.3.4 : Paramètres S et gain en tension d'un amplificateur distribué avec prise en compte de la dispersion des lignes de transmission réelles utilisées comme éléments de distribution, en faisant varier l'isolation des cellules amplificatrices élémentaires de $20\log_{10}\left(\frac{C_3}{C_{1\&2}}\right) = -60$ dB à $20\log_{10}\left(\frac{C_3}{C_{1\&2}}\right) = -20$ dB par pas de 10 dB.

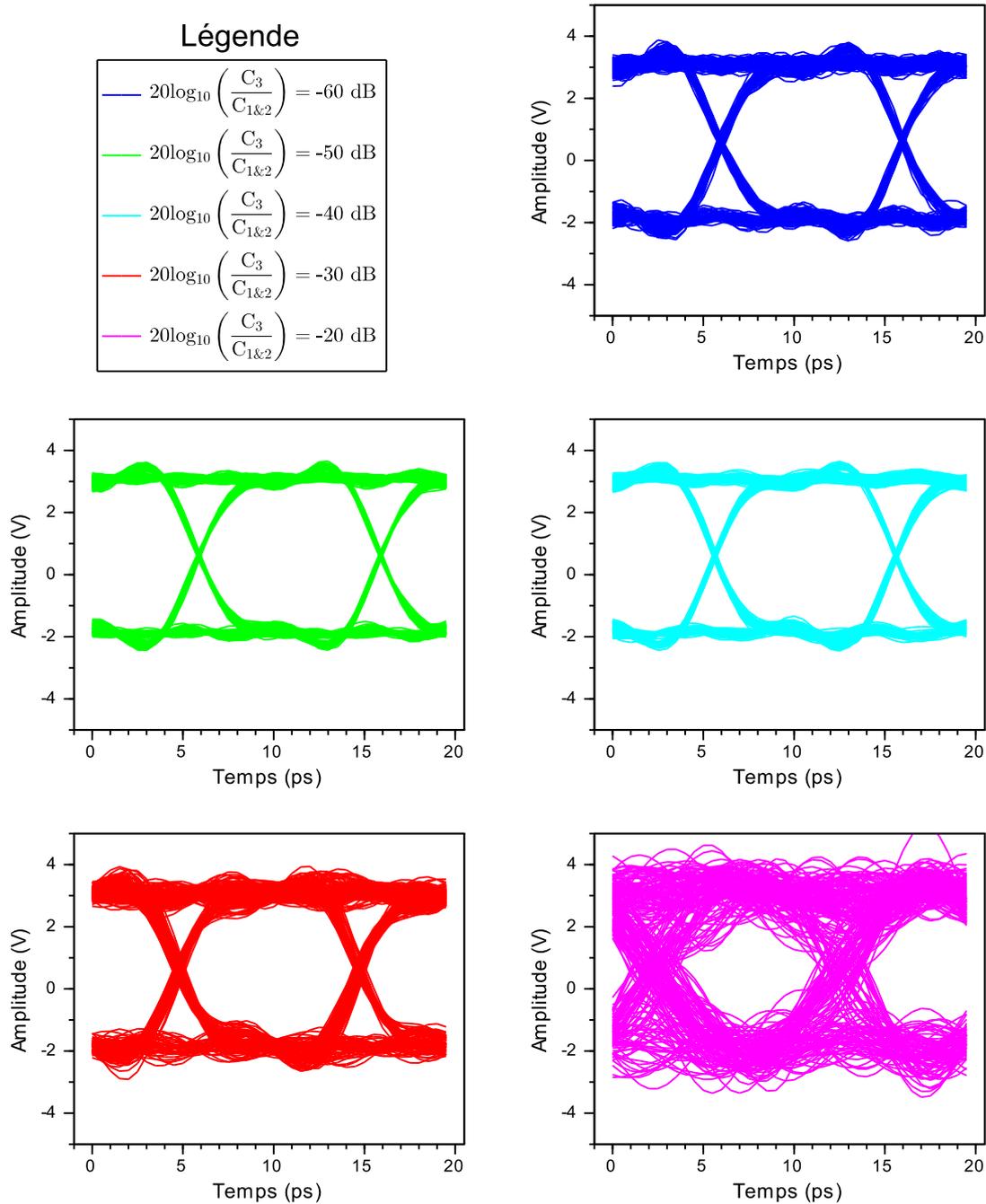


FIGURE 3.3.5 : Réponses temporelles à 100 Gbit/s d'un amplificateur distribué avec prise en compte de la dispersion des lignes de transmission réelles utilisées comme éléments de distribution, en faisant varier l'isolation des cellules amplificatrices élémentaires de $20\log_{10}(C_3/C_{1\&2}) = -60 \text{ dB}$ à $20\log_{10}(C_3/C_{1\&2}) = -20 \text{ dB}$ par pas de 10 dB .

3.3.2 Impact de l'atténuation

Origines de l'atténuation

Nous avons jusqu'à présent considéré des lignes de transmission sans pertes. Dans la réalité, cette hypothèse est d'autant moins réaliste que la gamme de fréquence utile est très grande. D'après [Sim04], l'atténuation α d'une ligne de transmission comporte trois origines :

$$\alpha = \alpha_c + \alpha_d + \alpha_r \quad (3.3.6)$$

α_c : pertes métalliques

Les pertes métalliques sont liées à la résistivité non nulle des conducteurs (ligne et masse). L'effet de peau va par ailleurs leur conférer une composante avec une dépendance fréquentielle en \sqrt{f} . Les pertes métalliques d'une ligne coplanaire (en Neper / m) peuvent être représentées par les équations suivantes [Sim04] :

$$\alpha_c = \frac{R_c + R_g}{2Z_0} \quad (3.3.7)$$

où Z_0 est l'impédance caractéristique (*cf.* équation 3.3.4 page 121), R_c est la résistance série linéique de la ligne signal et R_g la résistance série linéique des plans de masse, avec :

$$R_c = \frac{R_s}{4s(1-k^2)K^2(k)} \left[\pi + \ln \left(\frac{4\pi s}{t} \right) - k \ln \left(\frac{1+k}{1-k} \right) \right] \quad (3.3.8)$$

$$R_g = \frac{kR_s}{4s(1-k^2)K^2(k)} \left[\pi + \ln \left(\frac{4\pi(s+2w)}{t} \right) - \frac{1}{k} \ln \left(\frac{1+k}{1-k} \right) \right] \quad (3.3.9)$$

où $k = s/(s+2w)$; t est l'épaisseur des conducteurs, s la largeur de la ligne signal et w l'espacement (*cf.* figure 3.3.1 page 120) ; $R_s = 1/\delta\sigma$ est la résistance d'effet de peau, où σ est la conductivité des conducteurs et $\delta = \sqrt{2/(\omega\mu\sigma)}$ est l'épaisseur de peau, où μ est la perméabilité magnétique des conducteurs.

α_d : pertes diélectriques

Les pertes diélectriques sont d'une part liées à la tangente de pertes non nulle du ou des diélectriques utilisés, dont la dépendance fréquentielle est en f au premier ordre, et d'autre part à la conductivité du substrat, qui dans notre cas est négligeable. Les pertes diélectriques d'une ligne coplanaire (en Neper / m) peuvent être représentées par l'équation suivante [Sim04] :

$$\alpha_d = \frac{\pi}{\lambda_0} \frac{\varepsilon_r}{\sqrt{\varepsilon_{reff}(f)}} \frac{\tan(\delta)}{2} \quad (3.3.10)$$

où $\lambda_0 = c_0/f$ est la longueur d'onde dans le vide, ε_r est la permittivité relative du substrat, $\varepsilon_{reff}(f)$ est la permittivité relative effective (donnée par l'équation 3.3.2 page 120) et $\tan(\delta)$ est la tangente de pertes du substrat. Comme nous le verrons dans le chapitre suivant, nous utilisons des lignes coplanaires dont les lignes de champ voient un substrat en InP et une couche plus ou moins épaisse de polyimide ou de BCB selon le niveau de métallisation. Le paramètre $\tan(\delta)$ de l'InP vaut 0,0002, celui du polyimide et du BCB vaut 0,005.

α_r : pertes radiatives

Les pertes radiatives sont liées à l'excitation de modes d'ordre supérieur au mode coplanaire quasi TEM pour lequel la ligne a été optimisée. D'après [Fra91], pour les dimensions typiques rencontrées dans les MMIC, à savoir quelques dizaines de μm , sur un substrat de quelques centaines de μm , elles deviennent prépondérantes à partir d'environ 200 GHz. Leur dépendance fréquentielle est au premier ordre en f^3 .

Les pertes radiatives d'une ligne coplanaire peuvent être représentées par l'équation suivante [Fra91] :

$$\alpha_r = 2 \left(\frac{\pi}{2}\right)^5 \frac{\left(1 - \frac{\varepsilon_{reff}(f)}{\varepsilon_r}\right)^2}{\sqrt{\frac{\varepsilon_{reff}(f)}{\varepsilon_r}}} \frac{(s + 2w)^2 \varepsilon_r^{3/2}}{c_0^3 K'(k) K(k)} f^3 \quad (3.3.11)$$

Impact de l'atténuation

Nous utilisons les mêmes valeurs numériques que dans le paragraphe 3.3.1 page 120, soit $w = 12 \mu m$ et $s = 22 \mu m$, et considérons par ailleurs une épaisseur des conducteurs $t = 1,5 \mu m$ et une tangente de pertes $\tan(\delta) = 0,005$. Nous considérons une constante de propagation $\gamma = \alpha + j\beta$ dont l'atténuation linéique α et le déphasage linéique β varient en fonction de la fréquence, selon les équations 3.3.7 page 126 à 3.3.11 page précédente pour α et selon les équations 3.3.1 et 3.3.2 page 120 pour β . Nous considérons une impédance caractéristique Z_c variant également en fonction de la fréquence, selon l'équation 3.3.4 page 121. Nous traçons dans la figure 3.3.6 l'atténuation linéique en fonction de la fréquence.

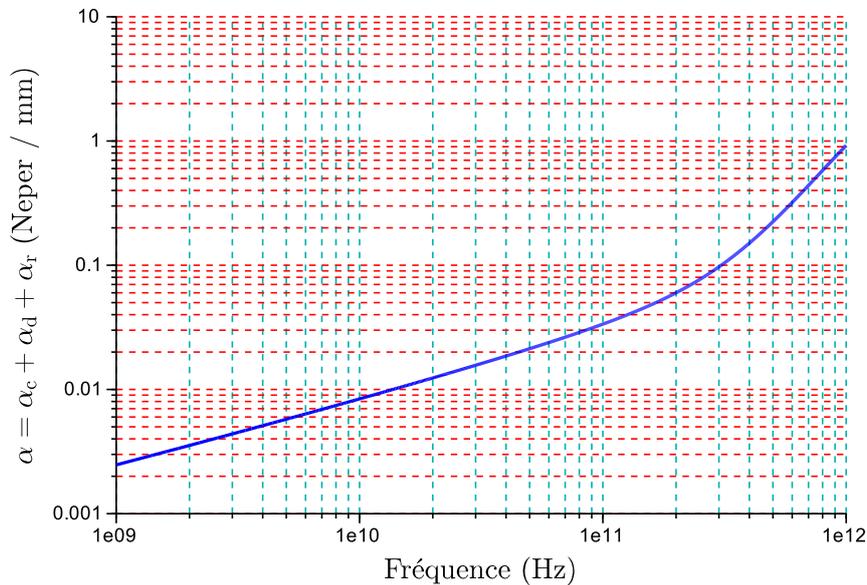
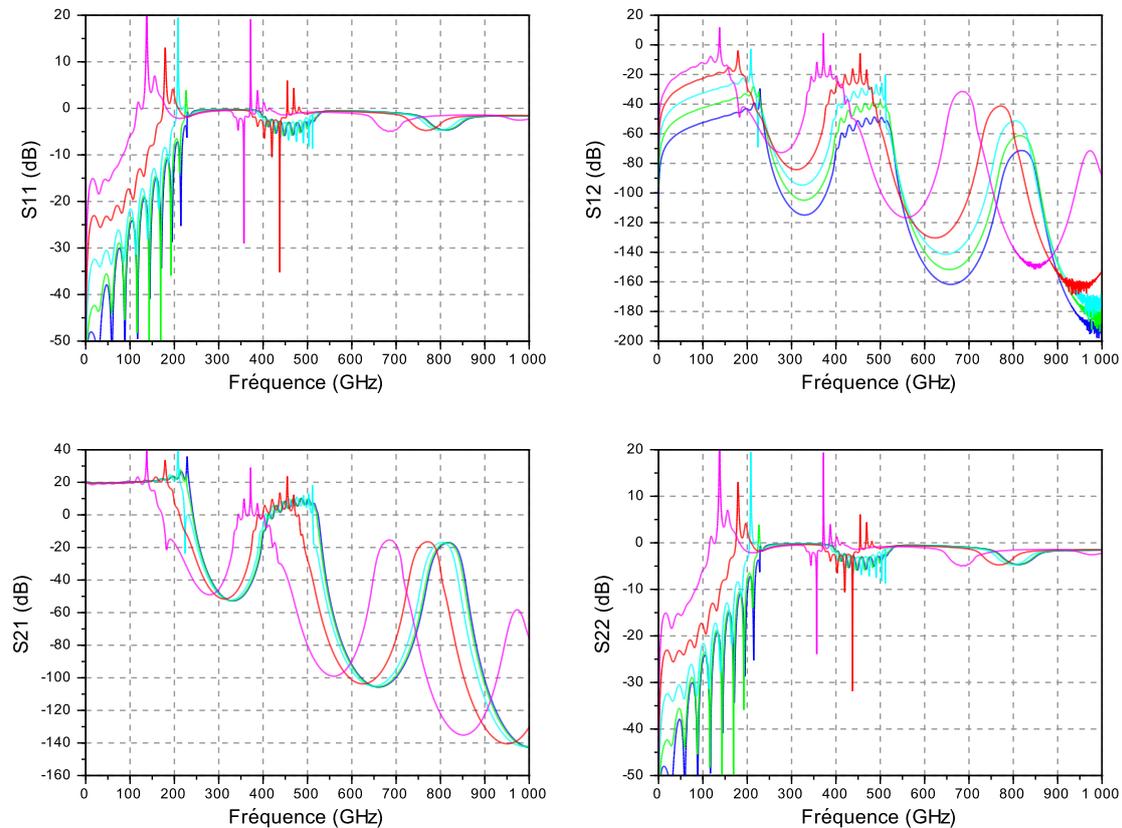


FIGURE 3.3.6 : Evolution fréquentielle de l'atténuation linéique d'une ligne coplanaire (de dimensions $w = 12 \mu m$, $s = 22 \mu m$ et $t = 1,5 \mu m$ et de tangente de pertes $\tan\delta = 0,005$), d'après les équation 3.3.7 page 126 à 3.3.11 page précédente.

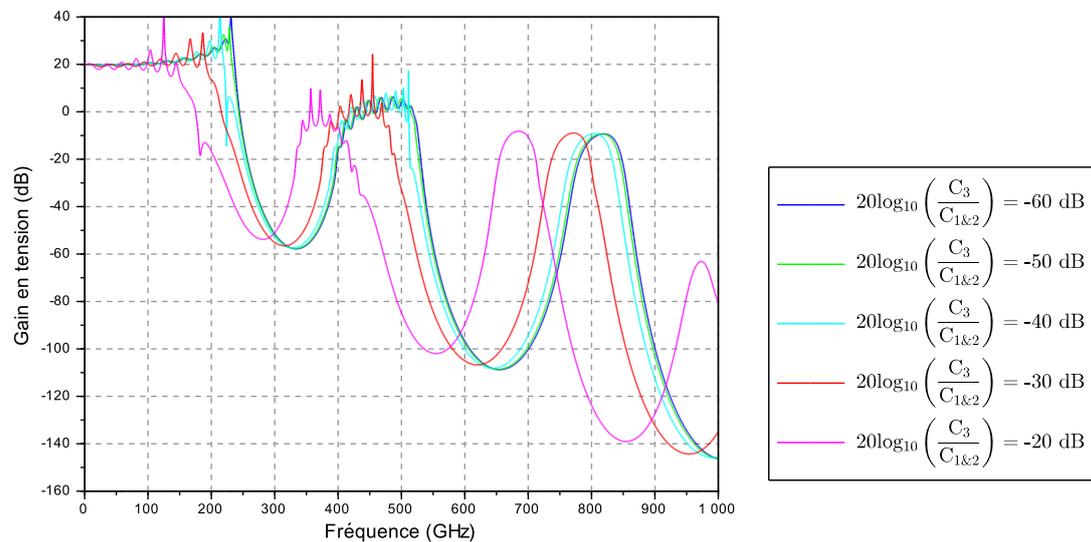
Nous traçons dans la figure 3.3.7 page suivante l'évolution fréquentielle des paramètres S et du gain en tension de l'amplificateur distribué, pour une isolation des cellules amplificatrices élémentaires variant de $20\log_{10}(C_3/C_{1\&2}) = -60 dB$ à $20\log_{10}(C_3/C_{1\&2}) = -20 dB$ par pas de $10 dB$, d'après les définitions des paramètres fournies dans la section 2.4.4 page 111. Nous observons un faible impact sur les paramètres S et le gain en tension, par rapport aux courbes de la figure 3.3.4 page 124, si ce n'est un léger amortissement à partir d'environ $500 GHz$.

Nous représentons dans la figure 3.3.8 page 130 les diagrammes de l'œil à $100 Gbit/s$

3.3 Impact de la dispersion et de l'atténuation des lignes de transmission réelles



(a) Paramètres S de l'amplificateur distribué.



(b) Gain en tension de l'amplificateur distribué.

(c) Légende des figures (a) et (b).

FIGURE 3.3.7 : Paramètres S et gain en tension d'un amplificateur distribué en prenant en compte la variation fréquentielle de l'atténuation linéique et du déphasage linéique des lignes de transmission réelles utilisées comme éléments de distribution, en faisant varier l'isolation des cellules amplificatrices élémentaires de $20\log_{10}(C_3/C_{1\&2}) = -60$ dB à $20\log_{10}(C_3/C_{1\&2}) = -20$ dB par pas de 10 dB.

correspondants.

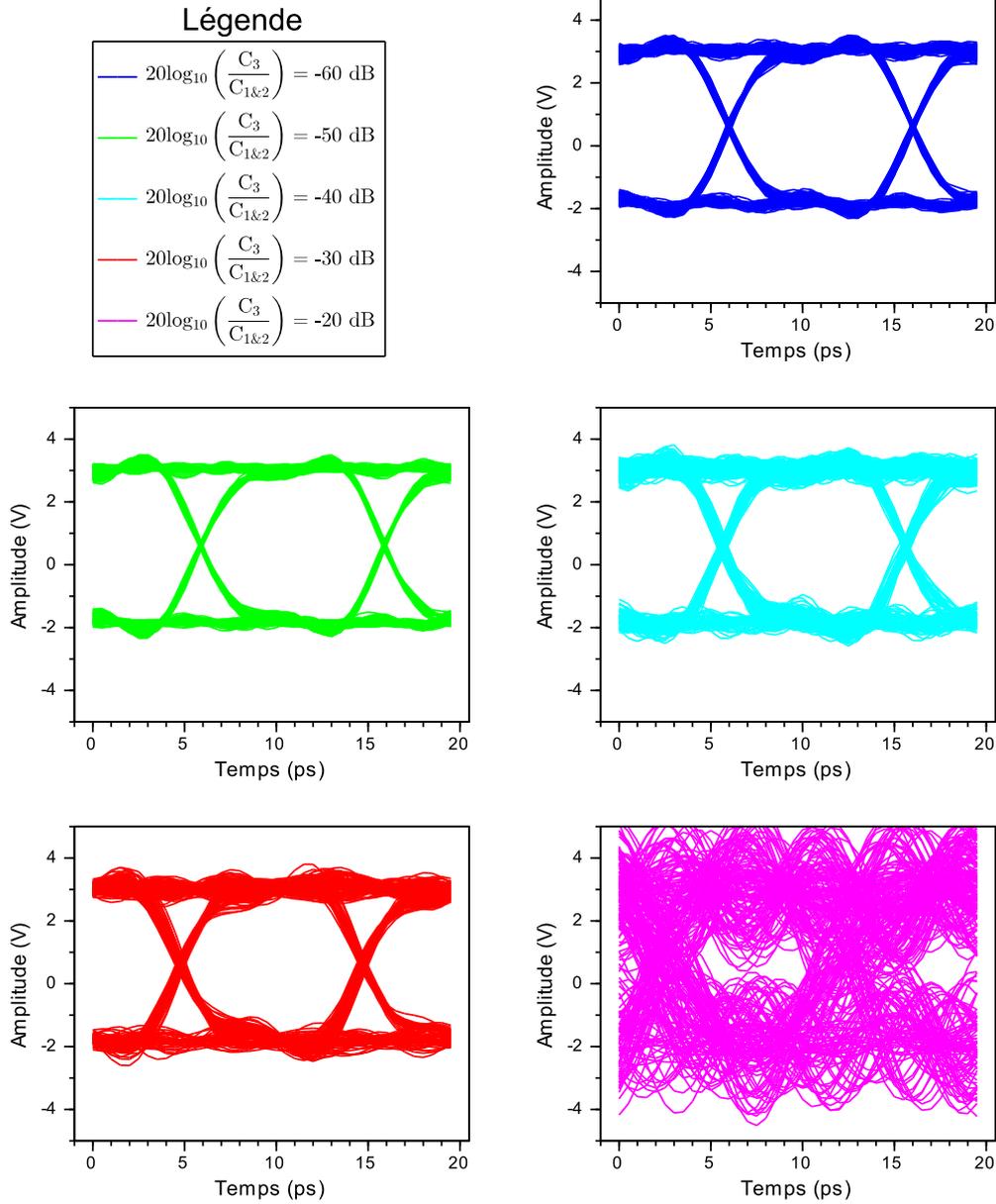


FIGURE 3.3.8 : Réponses temporelles à 100 Gbit/s d'un amplificateur distribué en prenant en compte la variation fréquentielle de l'atténuation linéique et du déphasage linéique des lignes de transmission réelles utilisées comme éléments de distribution, en faisant varier l'isolation des cellules amplificatrices élémentaires de $20\log_{10}\left(\frac{C_3}{C_{1\&2}}\right) = -60 \text{ dB}$ à $20\log_{10}\left(\frac{C_3}{C_{1\&2}}\right) = -20 \text{ dB}$ par pas de 10 dB .

3.3.3 Conclusion

L'utilisation de lignes coplanaires comme éléments de distribution, réalisées sur un substrat en InP de plusieurs centaines de μm d'épaisseur, avec quelques μm de polyimide par dessus, présente l'avantage d'avoir un impact faible sur les performances de l'amplificateur distribué. Cela signifie qu'elles reposeront principalement sur l'optimisation de la cellule amplificatrice élémentaire, objet des sections suivantes.

3.4 Impact de la cellule amplificatrice élémentaire : modèle simplifié

Nous avons jusqu'à présent considéré un modèle de cellule amplificatrice élémentaire comprenant une transconductance idéale (Y_T), des admittances parallèles en entrée et en sortie purement capacitives ($Y_1 = jC_1\omega$ et $Y_2 = jC_2\omega$, respectivement), ainsi qu'une admittance parasite entre l'entrée et la sortie, pour rendre compte d'une isolation non parfaite, également purement capacitive ($Y_3 = jC_3\omega$) (cf. figure 2.2.1 page 52). Ce modèle simplifié a permis de mettre en exergue les éléments fondamentaux du fonctionnement de l'amplificateur distribué. Il convient maintenant de s'intéresser à la façon dont ce fonctionnement est impacté lorsqu'une cellule amplificatrice plus réaliste est considérée. Pour cela, nous introduisons progressivement des éléments permettant de rendre le modèle de la cellule plus réaliste, tout en conservant une notion de simplicité, afin d'en tirer des enseignements aussi généraux que possibles. Au travers de cette démarche, deux modes de fonctionnement optimisés sont mis en évidence. Le premier repose sur l'introduction de pertes par l'inclusion d'une résistance série en entrée et en sortie de la cellule amplificatrice élémentaire. Le second repose sur la dégénérescence.

3.4.1 Inclusion d'une résistance série en entrée et en sortie de la cellule amplificatrice élémentaire

Nous considérons une cellule amplificatrice élémentaire à laquelle nous ajoutons les résistances série R_{s_1} et R_{s_2} , comme représenté dans la figure 3.4.1 page ci-contre. La matrice admittance de la cellule élémentaire modifiée ainsi obtenue est :

$$\mathbf{Y}_2 = \left(\mathbf{Y}_1^{-1} + \begin{pmatrix} R_{s_1} & 0 \\ 0 & R_{s_2} \end{pmatrix} \right)^{-1} \quad (3.4.1)$$

où \mathbf{Y}_1 est la matrice admittance de la cellule élémentaire intrinsèque :

$$\mathbf{Y}_1 = \begin{pmatrix} Y_1 + Y_3 & -Y_3 \\ Y_T - Y_3 & Y_2 + Y_3 \end{pmatrix} \quad (3.4.2)$$

Nous considérons les mêmes valeurs numériques que dans la section 3.3.2 page 126. En particulier, nous prenons en compte la dispersion et l'atténuation des lignes réelles utilisées comme éléments de distribution. Nous conservons l'hypothèse d'une isolation non parfaite, avec $20\log_{10}(C_3/C_{1\&2}) = -30 \text{ dB}$.

Nous traçons dans la figure 3.4.2 page 134 l'évolution fréquentielle des paramètres S et du gain en tension de l'amplificateur distribué pour une variation des résistances

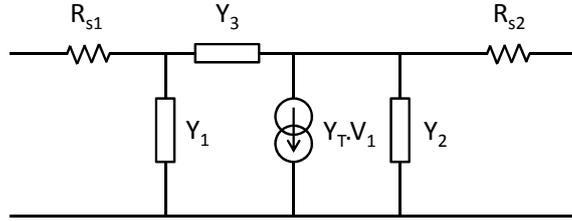
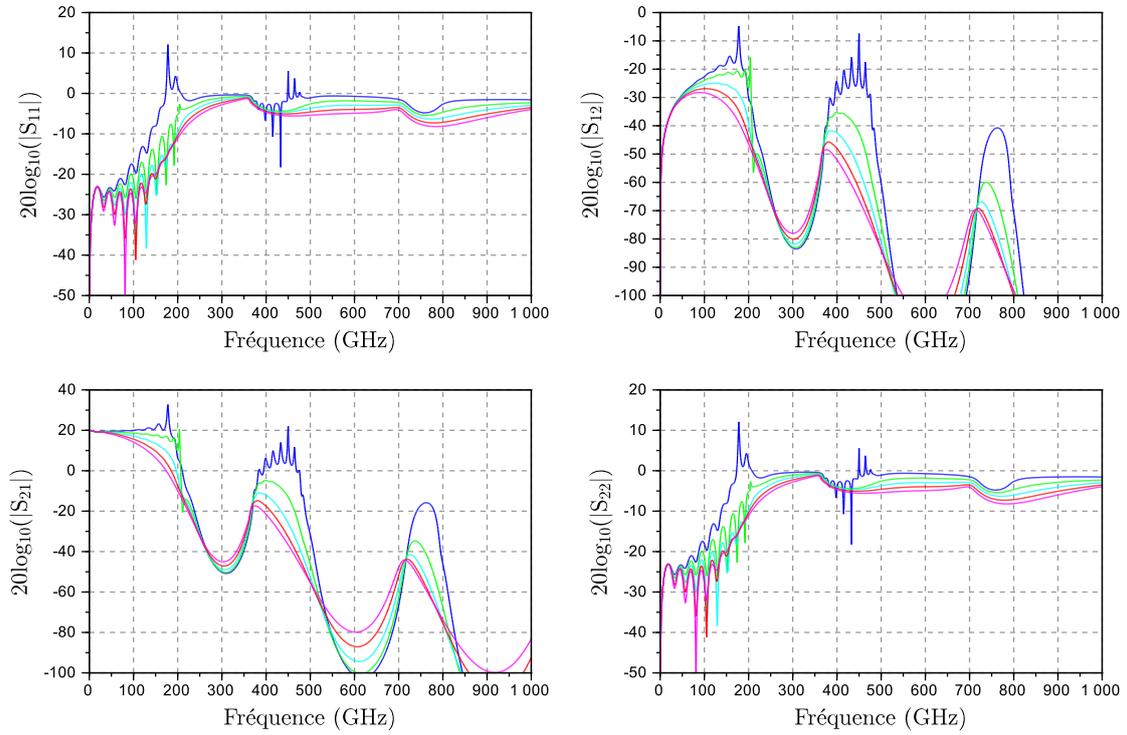


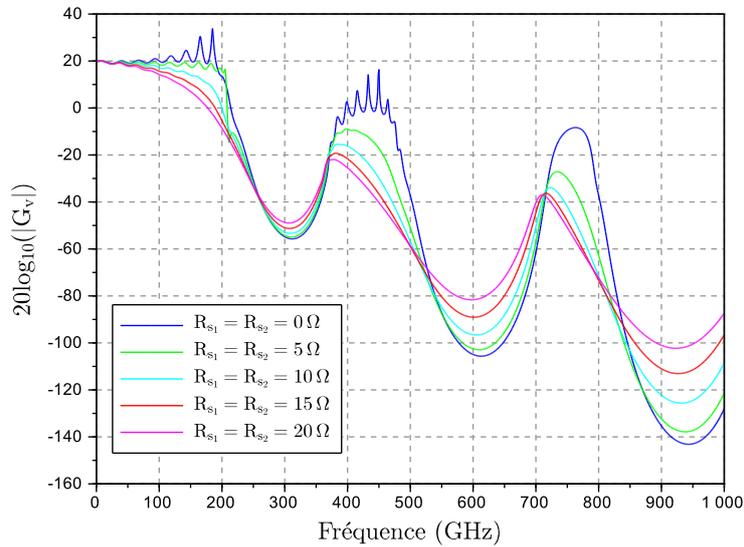
FIGURE 3.4.1 : Schéma équivalent de la cellule amplificatrice élémentaire avec ajout des résistances série R_{s1} et R_{s2} .

série R_{s1} et R_{s2} de $0\ \Omega$ à $20\ \Omega$ par pas de $5\ \Omega$. Nous observons un effet bénéfique dès $5\ \Omega$. Comme le montrent les diagrammes de l’oeil à $100\ \text{Gbit/s}$ de la figure 3.4.3 page 135, la qualité du signal est significativement améliorée dès $5\ \Omega$ et elle varie peu jusqu’à $20\ \Omega$. La seule dégradation notable par rapport au signal d’entrée (*cf.* figure 3.2.1.a page 119) est l’épaisseur des traits qui ne diminue pas quand R_{s1} et R_{s2} augmentent. Cela est dû à l’isolation non idéale (ayant pris $20\log_{10}(C_3/C_{1\&2}) = -30\ \text{dB}$), qui limite l’adaptation d’impédance $-25\ \text{dB}$ au mieux. La même application numérique en prenant par exemple $20\log_{10}(C_3/C_{1\&2}) = -130\ \text{dB}$ permet de le confirmer (figures 3.4.4 page 136 et 3.4.5 page 137).

L’inclusion d’une résistance série en entrée et en sortie de la cellule amplificatrice élémentaire constitue donc un moyen efficace d’améliorer les performances de l’amplificateur distribué. Si le calcul exact de son comportement est réalisé à partir des équations de la formulation octopolaire (section 2.4 page 103), il n’en demeure pas moins utile de se référer aux équations de la formulation quadripolaire pour comprendre ce qui est en jeu. En reprenant les équations 2.3.25 à 2.3.28 page 66, donnant la constante de propagation et l’impédance caractéristique des lignes artificielles d’entrée et de sortie, nous traçons dans la figure 3.4.6 page 138 leur évolution en fonction de la fréquence dans les mêmes conditions que précédemment, seulement pour la ligne d’entrée, la ligne de sortie étant identique. Nous constatons que la constante d’atténuation de la ligne artificielle ($\text{Re}(\theta_{A1})$) augmente quand R_{s1} et R_{s2} augmentent, en particulier à l’approche des fréquences de Bragg, dont la première se situe légèrement au-dessus de $200\ \text{GHz}$. Cette augmentation de l’atténuation se traduit par une diminution du gain (S_{21}) aux fréquences correspondantes, comme observé sur les figures 3.4.2 page suivante et 3.4.4 page 136.



(a) Paramètres S de l'amplificateur distribué.



(b) Gain en tension de l'amplificateur distribué et légende.

FIGURE 3.4.2 : Paramètres S et gain en tension d'un amplificateur distribué dont les résistances série R_{s1} et R_{s2} des cellules amplificatrices élémentaires varient de $0\ \Omega$ à $20\ \Omega$ par pas de $5\ \Omega$, dans le cas où $20\log_{10}(C_3/C_{1\&2}) = -30\ dB$.

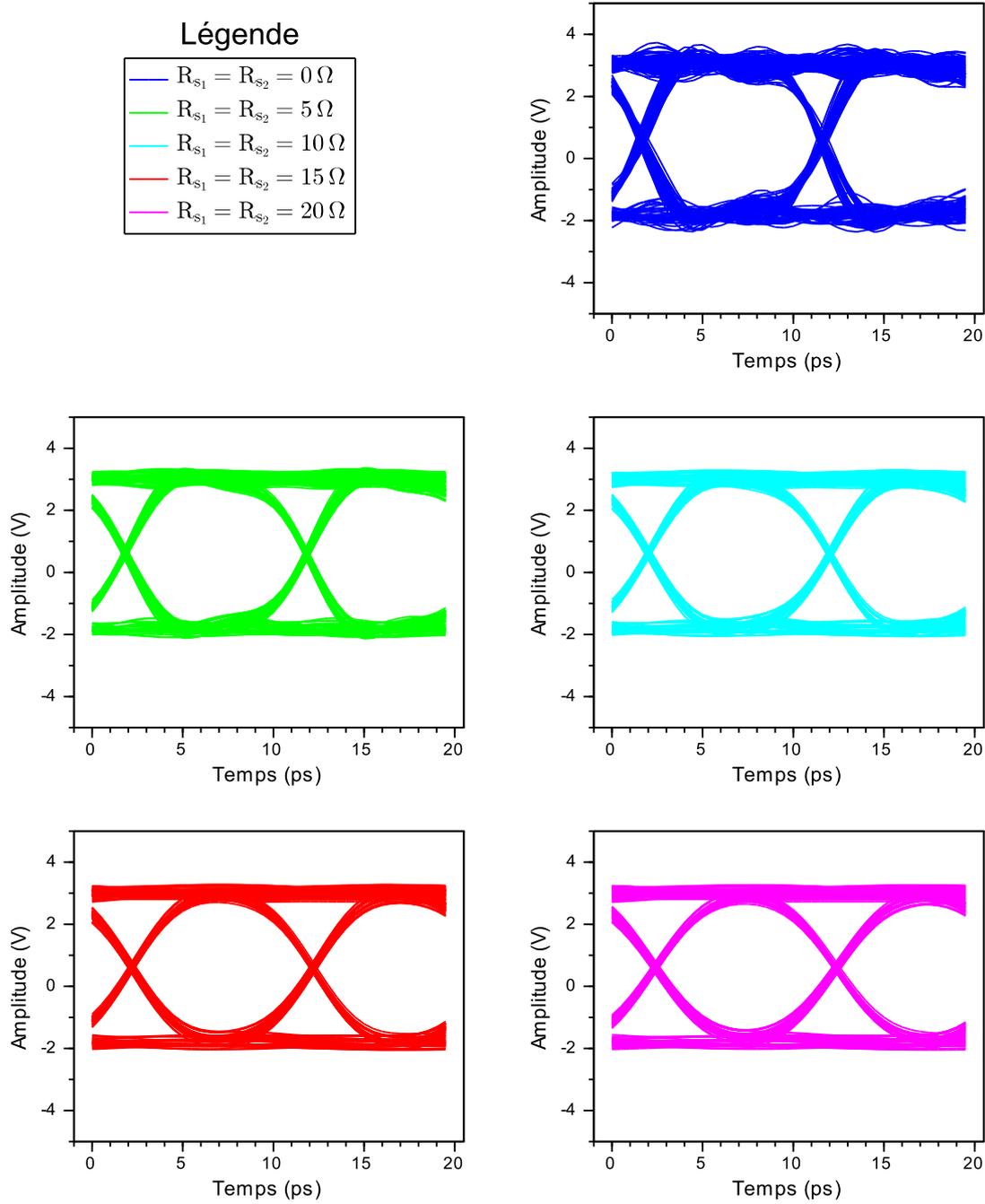
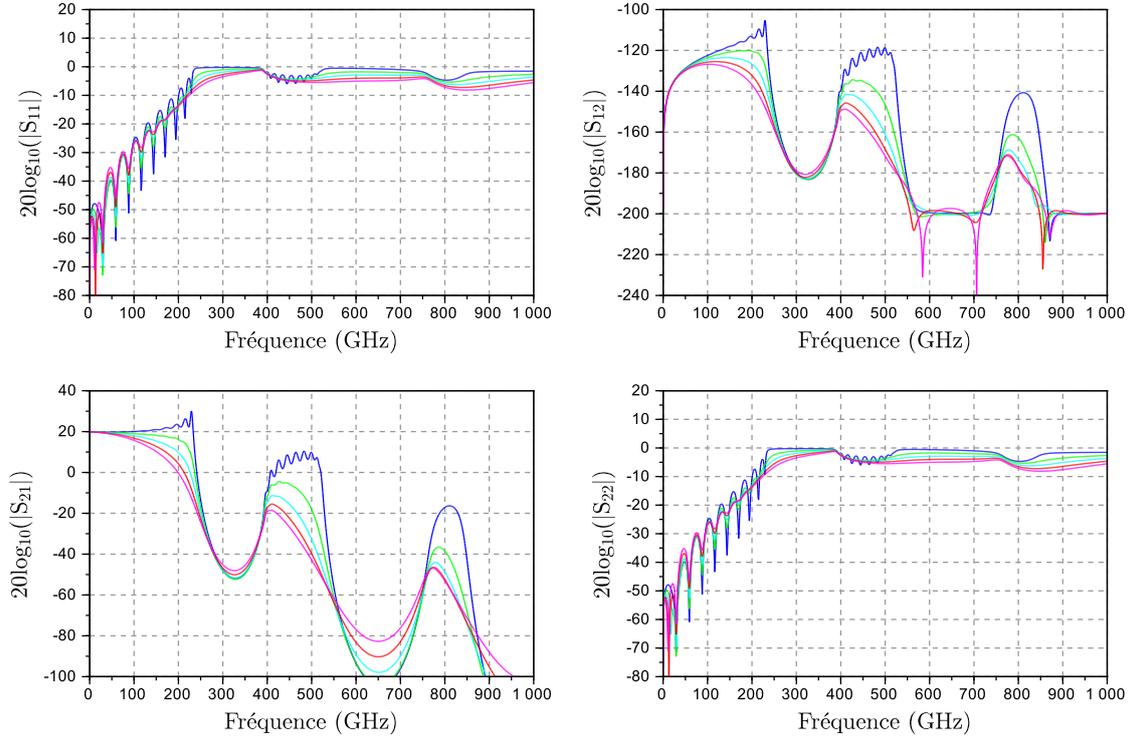
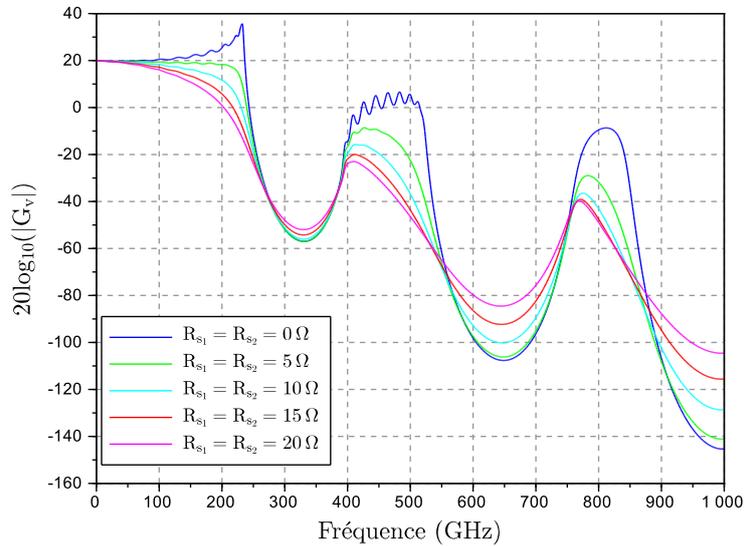


FIGURE 3.4.3 : Réponses temporelles à 100 Gbit/s d'un amplificateur distribué dont les valeurs des paramètres sont listées dans les tableaux 2.4, pour des résistances série R_{s_1} et R_{s_2} des cellules amplificatrices élémentaires variant de 0Ω à 20Ω par pas de 5Ω , dans le cas où $20 \log_{10} (C_3/C_{1\&2}) = -30 \text{ dB}$.



(a) Paramètres S de l'amplificateur distribué.



(b) Gain en tension de l'amplificateur distribué et légende.

FIGURE 3.4.4 : Paramètres S et gain en tension d'un amplificateur distribué dont les résistances série R_{s_1} et R_{s_2} des cellules amplificatrices élémentaires varient de $0\ \Omega$ à $20\ \Omega$ par pas de $5\ \Omega$, dans le cas où $20\log_{10}(C_3/C_{1\&2}) = -130\ dB$.

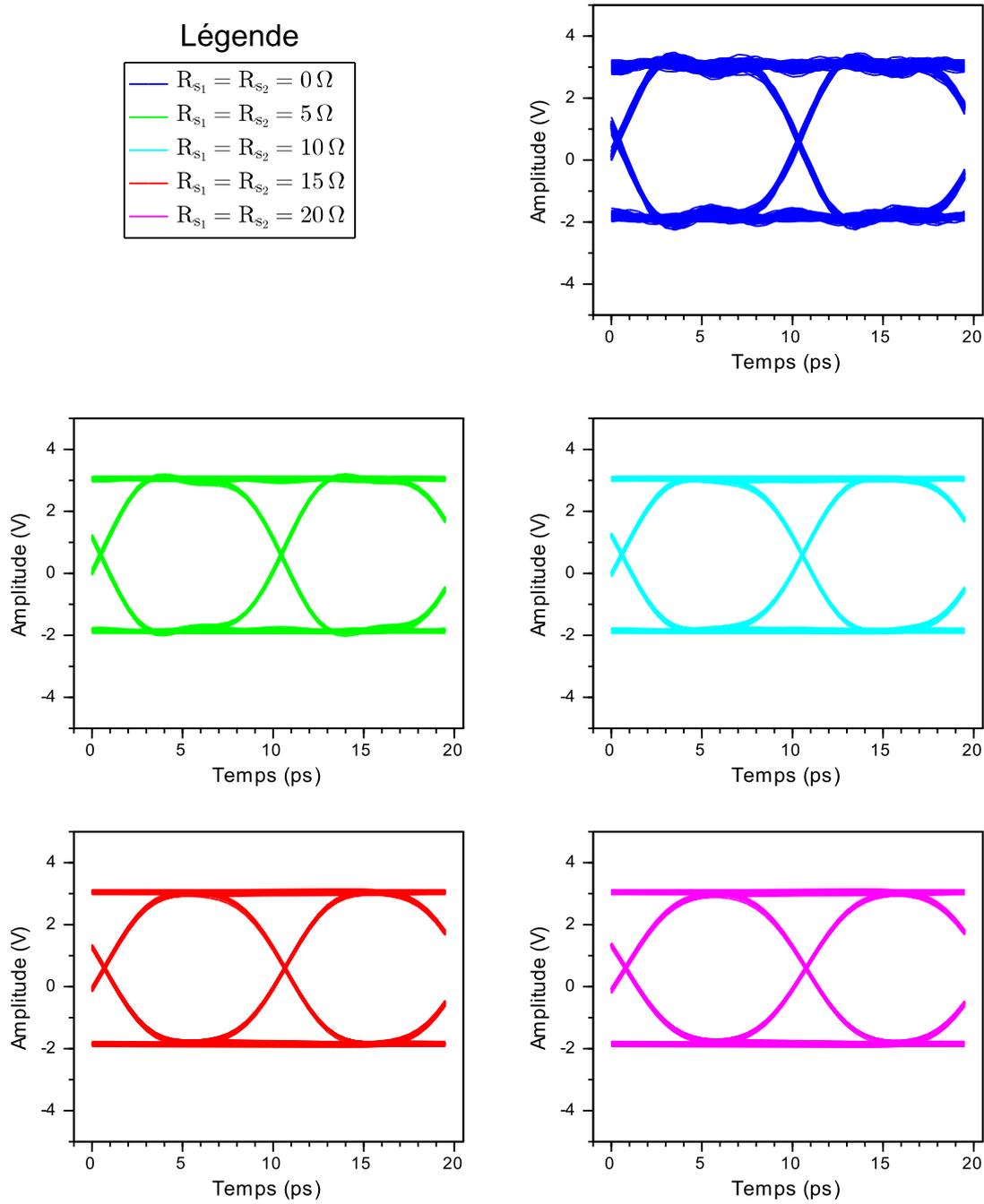


FIGURE 3.4.5 : Réponses temporelles à 100 Gbit/s d'un amplificateur distribué dont les valeurs des paramètres sont listées dans les tableaux 2.4, pour des résistances série R_{s_1} et R_{s_2} des cellules amplificatrices élémentaires variant de 0Ω à 20Ω par pas de 5Ω , dans le cas où $20 \log_{10} (C_3/C_{1\&2}) = -130 \text{ dB}$.

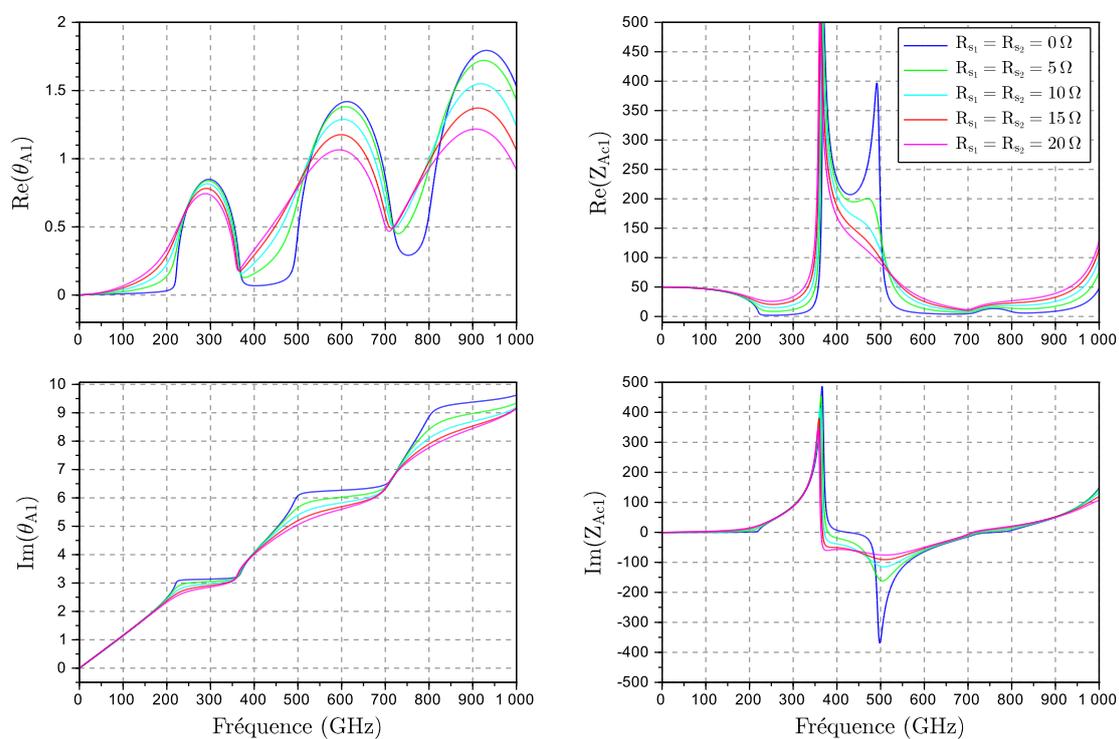


FIGURE 3.4.6 : Constante de propagation θ_{A1} et impédance caractéristique Z_{Ac1} de la ligne artificielle d'entrée.

3.4.2 Dégénérescence

Nous considérons maintenant le cas de la dégénérescence, consistant à placer une impédance $Z_{dég} = 1/(1/R_{dég} + jC_{dég}\omega) + jL_{dég}\omega$ en série avec la source de courant $Y_T V_1$ comme représenté dans la figure 3.4.7. Cette impédance de dégénérescence consiste en une résistance $R_{dég}$ qui permet de diminuer le gain de la cellule amplificatrice élémentaire. La capacité $C_{dég}$ en parallèle de cette résistance permet d'en annuler l'effet à haute fréquence en particulier près de la première fréquence de Bragg et au-delà. L'inductance $L_{dég}$, intervenant en série avec le réseau RC parallèle constitué de $R_{dég}$ et $C_{dég}$, peut correspondre à un élément parasite d'implantation du circuit ou au contraire à un ajout volontaire (*cf.* figure 5.3.2 page 195).

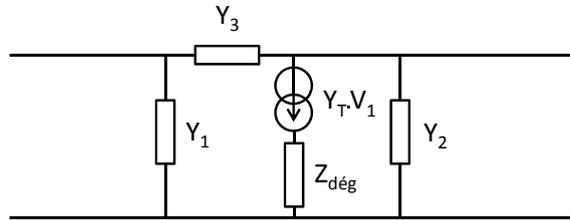


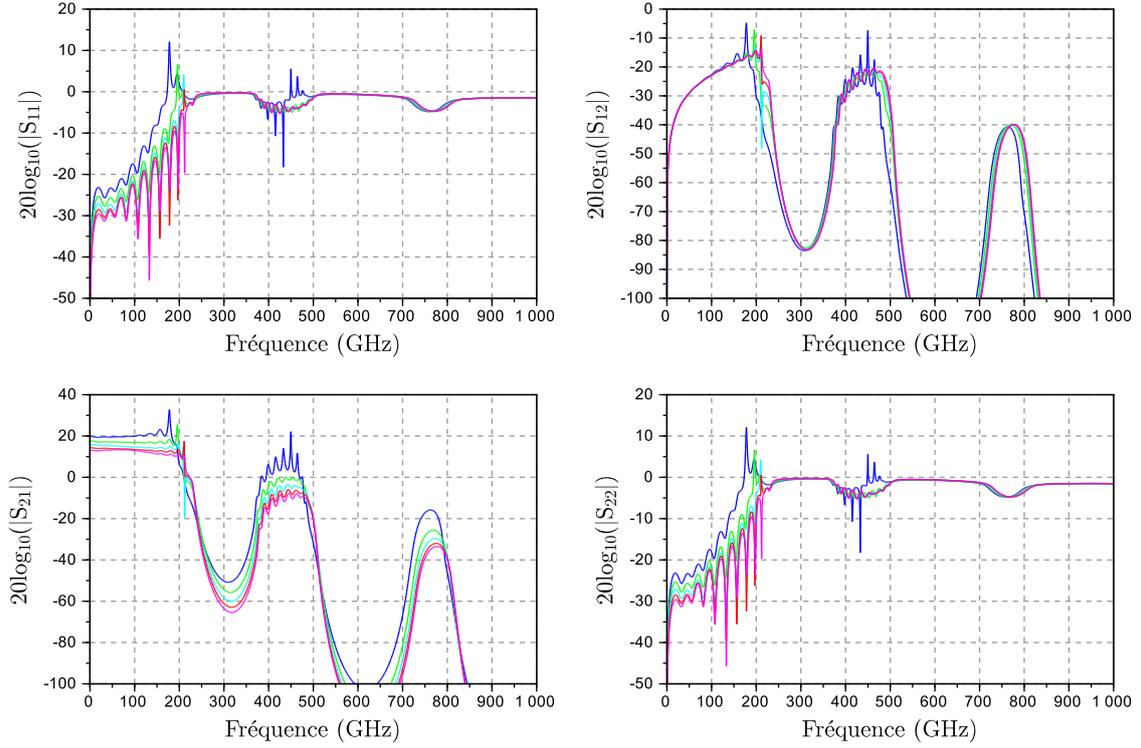
FIGURE 3.4.7 : Schéma équivalent de la cellule amplificatrice élémentaire avec ajout de l'impédance de dégénérescence $Z_{dég}$.

Nous considérons le cas où l'isolation des cellules amplificatrices élémentaires n'est pas infinie, en prenant $20\log_{10}(C_3/C_{1\&2}) = -30\text{ dB}$, en se plaçant dans les mêmes conditions que dans le paragraphe précédent mais en omettant les résistances série additionnelles R_{s1} et R_{s2} . Nous traçons dans la figure 3.4.8 page 141 les paramètres S et le gain en tension de l'amplificateur distribué et dans la figure 3.4.9 page 142 les facteurs de stabilité (dont la définition est rappelée dans la section 2.4.4 avec l'équation 2.4.10 page 113), pour $R_{dég}$ variant de $0\ \Omega$ à $30\ \Omega$ par pas de $7,5\ \Omega$, afin d'avoir six courbes, $C_{dég}$ variant simultanément de $0\ fF$ à $48\ fF$ par pas de $12\ fF$ et $L_{dég}$ variant simultanément de $0\ pH$ à $80\ pH$ par pas de $20\ pH$. Nous constatons une amélioration de l'adaptation et de la stabilité lorsque la valeur des composants augmente. Pour le dernier cas ($R_{dég} = 30\ \Omega$, $C_{dég} = 48\ fF$ et $L_{dég} = 80\ pH$), le circuit est stable sur toute la bande fréquentielle d'analyse ($\mu > 1$ et $\mu' > 1$). Cela est un effet bénéfique de l'inductance de dégénérescence. A contrario, cette même inductance a pour effet néfaste de faire chuter la bande passante, puisque le gain est diminué à mesure que son effet devient significatif lorsque la fréquence augmente. C'est la raison pour laquelle la résistance $R_{dég}$ est utilisée, afin de diminuer également le gain à basse fréquence et de recouvrir la bande passante attendue. Cette résistance ayant à son tour l'effet néfaste de diminuer l'isolation à haute fréquence et donc de

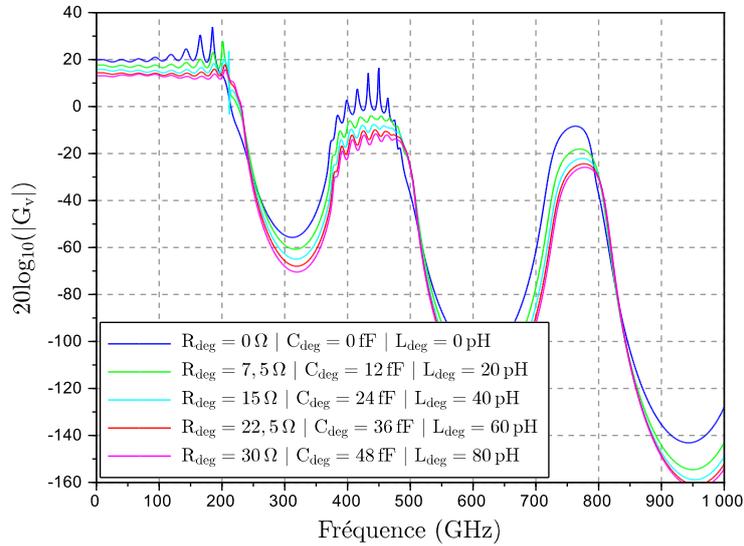
dégrader la stabilité, la capacité C_{deg} est utilisée pour contrecarrer cet effet.

Si dans l'application numérique présente cette façon d'améliorer les performances théoriques de l'amplificateur distribué apparaît comme bien moins efficace et bien plus délicate que la méthode des résistances série présentée dans la section précédente, nous verrons plus loin (*cf.* chapitre 5) qu'elle peut tout de même s'avérer très utile dans la pratique.

3.4 Impact de la cellule amplificatrice élémentaire : modèle simplifié



(a) Paramètres S de l'amplificateur distribué.



(b) Gain en tension de l'amplificateur distribué et légende.

FIGURE 3.4.8 : Paramètres S et gain en tension d'un amplificateur distribué pour une impédance de dégenérescence $Z_{deg} = 1/(1/R_{deg} + jC_{deg}\omega) + jL_{deg}\omega$, pour R_{deg} variant de 0Ω à 30Ω par pas de $7,5 \Omega$, C_{deg} variant simultanément de $0 fF$ à $48 fF$ par pas de $12 fF$ et L_{deg} variant simultanément de $0 pH$ à $80 pH$ par pas de $20 pH$, avec $20\log_{10}(C_3/C_{1\&2}) = -30 dB$.

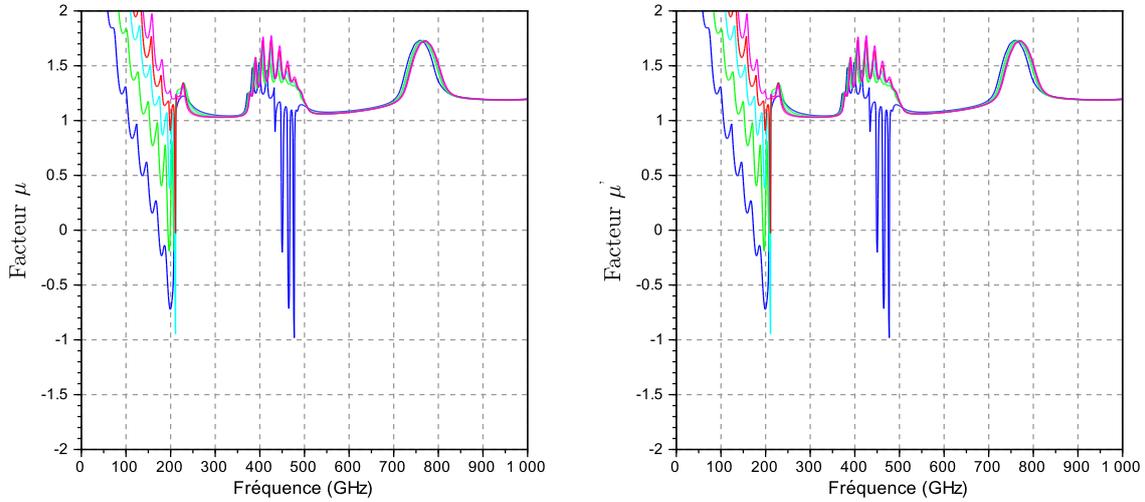


FIGURE 3.4.9 : Facteurs de stabilité μ et μ' d'un amplificateur distribué pour une impédance de dégénérescence $Z_{dég} = 1/(1/R_{dég} + jC_{dég}\omega) + jL_{dég}\omega$, pour $R_{dég}$ variant de $0\ \Omega$ à $30\ \Omega$ par pas de $7,5\ \Omega$, $C_{dég}$ variant simultanément de $0\ fF$ à $48\ fF$ par pas de $12\ fF$ et $L_{dég}$ variant simultanément de $0\ pH$ à $80\ pH$ par pas de $20\ pH$, avec $20\log_{10}(C_3/C_{1\&2}) = -30\ dB$.

3.5 Impact de la cellule amplificatrice élémentaire : modèle réaliste

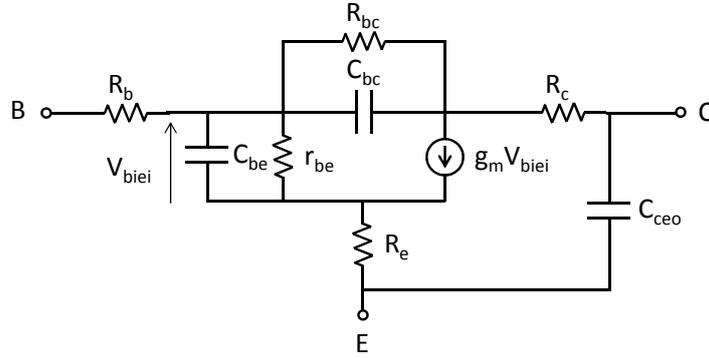
Le modèle simplifié de cellule amplificatrice élémentaire étudié dans la section précédente a permis d'identifier deux méthodes d'optimisation des performances de l'amplificateur distribué. Il convient maintenant d'étudier leur mise en œuvre lorsqu'un modèle plus réaliste est utilisé, prenant en compte les principales caractéristiques de l'élément actif élémentaire utilisé, à savoir le transistor bipolaire.

3.5.1 Transistor bipolaire en émetteur commun

Un schéma équivalent petit-signal de complexité raisonnable, tout en étant représentatif des paramètres fondamentaux en jeu dans le fonctionnement du transistor bipolaire, est représenté dans la figure 3.5.1 page suivante [Liu98].

Les paramètres du modèle sont les suivants :

- R_b , R_e et R_c sont les résistances d'accès de la base, de l'émetteur et du collecteur, respectivement ;
- $r_{be} = \beta/g_{m0}$ est la résistance dynamique de la jonction base-émetteur, β étant


 FIGURE 3.5.1 : Schéma équivalent petit signal en Π d'un transistor bipolaire.

le gain en courant statique ;

- $g_m = g_{m0}e^{-j\omega\tau}$ est la transconductance, où $g_{m0} = qI_{c0}/\eta kT$ et τ est le temps de transit du transistor ;
- $C_{be} = C_{je} + g_{m0}\tau$ et $C_{bc} = C_{jc}$ sont les capacités des jonctions base-émetteur et base-collecteur, respectivement. Lorsque le transistor est polarisé en direct, la capacité C_{bc} se résume à la capacité de déplétion C_{jc} de la jonction base-collecteur qui est polarisée en inverse, alors que la capacité C_{be} contient une composante correspondant à la capacité de déplétion C_{je} de la jonction base-émetteur et une autre correspondant à la capacité de diffusion égale à $g_{m0}\tau$.
- C_{ceo} est la capacité parasite extrinsèque présente entre le collecteur et l'émetteur.

Sa matrice admittance en configuration émetteur commun, notée \mathbf{Y}^{EC} , est donnée par :

$$\begin{aligned}
 \mathbf{Y}^{EC} &= \begin{bmatrix} Y_{11}^{EC} & Y_{12}^{EC} \\ Y_{21}^{EC} & Y_{22}^{EC} \end{bmatrix} \\
 &= \left[\begin{bmatrix} \frac{1}{r_{be}} + jC_{be}\omega + jC_{bc}\omega + \frac{1}{R_{bc}} & -jC_{bc}\omega - \frac{1}{R_{bc}} \\ g_{m0}e^{-j\omega\tau} - jC_{bc}\omega - \frac{1}{R_{bc}} & jC_{bc}\omega + \frac{1}{R_{bc}} \end{bmatrix}^{-1} + \begin{bmatrix} R_b + R_e & R_e \\ R_e & R_c + R_e \end{bmatrix} \right]^{-1} \\
 &\quad + \begin{bmatrix} 0 & 0 \\ 0 & jC_{ceo}\omega \end{bmatrix} \tag{3.5.1}
 \end{aligned}$$

Application numérique

Nous prenons $R_b = 12\Omega$, $R_c = 2\Omega$, $R_e = 3\Omega$, $R_{bc} = 100\text{ k}\Omega$, $\tau = 0,35\text{ ps}$, $I_{c0} = 15\text{ mA}$, $T = 300\text{ K}$, $\eta = 1,17$, $C_{jc} = 10\text{ fF}$, $C_{je} = 22\text{ fF}$ (de sorte que

$C_{be} = C_{je} + g_{m0}\tau = 195 \text{ fF}$, $C_{ceo} = 5 \text{ fF}$ et $\beta = 30$.

Une étude numérique préalable montre qu'avoir exactement la même valeur pour la contribution du temps de transit τ dans la transconductance et la capacité de diffusion pose un problème d'instabilité aux très hautes fréquences. Pour cette raison, afin de disposer d'un modèle asymptotiquement réaliste, nous adoptons la modification suivante : $g_m = g_{m0}e^{-j\omega\frac{3}{4}\tau}$. Une étude physique fine des différentes contributions au temps de transit total du transistor permet d'expliquer cette nécessité [Liu98].

Nous traçons dans la figure 3.5.2 les paramètres S calculés jusqu'à 2 THz , afin de valider le comportement asymptotique². Nous vérifions que le paramètre S_{22} reste inférieur à 0 dB aux très hautes fréquences.

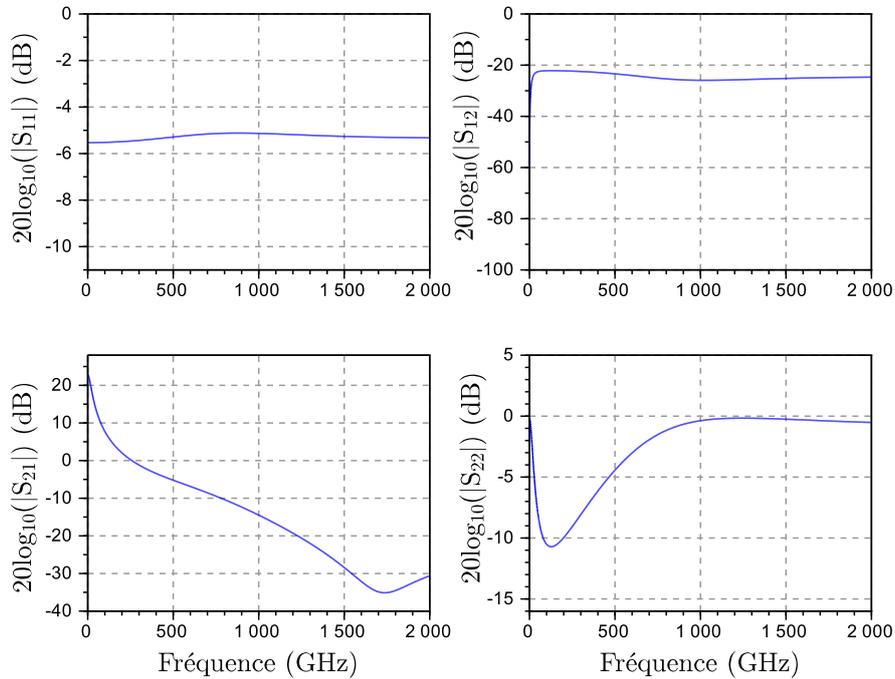


FIGURE 3.5.2 : Paramètres S du modèle petit signal de la figure 3.5.1.

Nous traçons dans la figure 3.5.3 page ci-contre le paramètre H_{21} , le gain de Mason U , le produit $H_{21}.f$, le produit $\sqrt{U}.f$ et les facteurs de stabilité μ et μ' . La lecture des produits gain-fréquence à leur 2^{ème} point d'inflexion, soit environ 100 GHz , aussi bien pour $H_{21}.f$ que pour $\sqrt{U}.f$, donne $f_T \approx 340 \text{ GHz}$ et $f_{max} \approx 330 \text{ GHz}$. Ces valeurs sont représentatives des performances fréquentielles des transistors utilisés dans nos travaux. Aux fréquences supérieures à f_T et f_{max} , le modèle présente

2. Le modèle, dont nous calculons ici le comportement jusqu'à 2 THz , n'est assurément pas valable jusqu'à une telle fréquence. Il s'agit seulement ici d'en valider mathématiquement le comportement asymptotique.

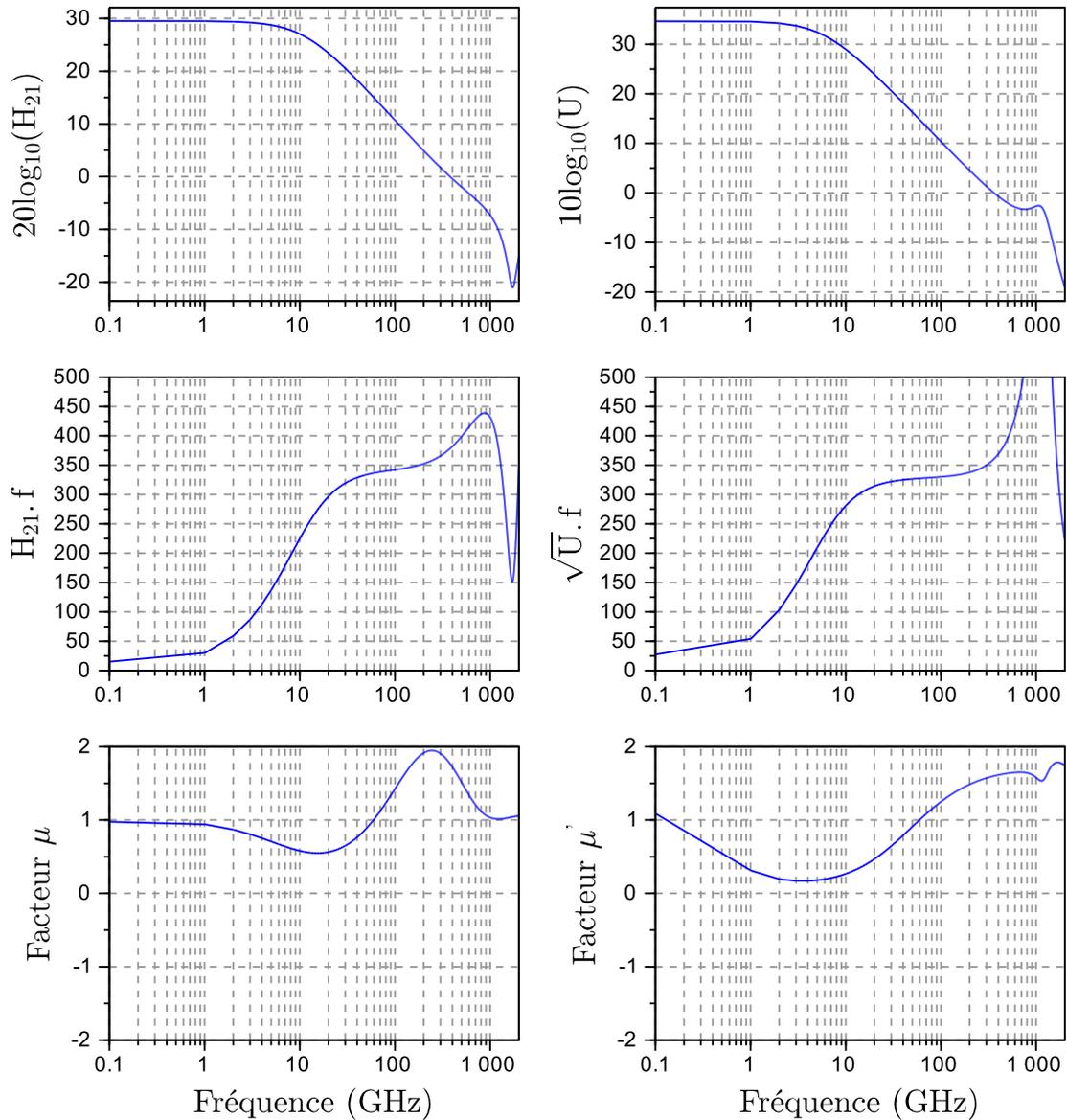


FIGURE 3.5.3 : Paramètres H_{21} , gain de Mason U , produit $H_{21}.f$, produit $\sqrt{U}.f$ et facteurs de stabilité μ et μ' du modèle petit signal de transistor représenté dans la figure 3.5.1, obtenus dans le cadre de l'application numérique de la page 143.

un comportement asymptotique satisfaisant. Les facteurs de stabilité restent > 1 (stabilité inconditionnelle). On observe néanmoins que le facteur μ passe très près de 1, à la fréquence à laquelle le paramètre S_{22} s'approche de 0 dB . Localement autour de cette même fréquence, le gain de Mason U présente une remontée. Lorsque $g_m = g_{m0}e^{-j\omega\tau}$ au lieu de $g_{m0}e^{-j\omega\frac{3}{4}\tau}$, une instabilité apparaît dans cette région, se traduisant sur le gain de Mason par deux pics, correspondants au passage par 0 dB du paramètre S_{22} .

En utilisant ce modèle de transistor bipolaire en émetteur commun comme cellule amplificatrice élémentaire, nous reprenons le calcul des paramètres S de l'amplificateur distribué, en prenant en compte la dispersion des lignes et la variation fréquentielle de l'impédance caractéristique et de l'atténuation linéique, conformément à la section 3.3 page 119. Le calcul de la capacité d'entrée et de sortie donne respectivement 118 fF et 71 fF . En se basant sur les équations de la section 2.3.6 page 85, imposer l'égalité des longueurs des lignes donne comme résultat $1888\text{ }\mu\text{m}$ (cf équations 2.3.107 page 96), avec $64\text{ }\Omega$ et $57\text{ }\Omega$ pour l'impédance caractéristique de la ligne d'entrée et de la ligne de sortie, respectivement, avec $\varepsilon_{\text{reff}1} = 3,6$ et $\varepsilon_{\text{reff}2} = 4,5$. Si nous choisissons plutôt de ne pas imposer cette égalité et d'imposer une valeur maximale aux impédances caractéristiques, nous obtenons alors (cf équations 2.3.104 à 2.3.106 page 94) $750\text{ }\mu\text{m}$ et $1030\text{ }\mu\text{m}$ pour les longueurs et $90\text{ }\Omega$ et $65,5\text{ }\Omega$ pour les impédances caractéristiques des lignes d'entrée et de sortie, respectivement, avec $\varepsilon_{\text{reff}1} = \varepsilon_{\text{reff}2} = 3,6$. Nous traçons dans la figure 3.5.4 page suivante les paramètres S obtenus dans ce dernier cas, pour un nombre de cellules amplificatrices élémentaires distribuées égal à 10. La faible isolation de la cellule amplificatrice élémentaire, inférieure à 30 dB se traduit au niveau de l'amplificateur distribué par des performances dégradées : les paramètres S_{11} et S_{22} présentent des valeurs supérieures à 0 dB , signe d'instabilité potentielle, sur une large gamme de fréquences ; l'adaptation est médiocre ; le paramètre S_{21} présente des ondulations dans la bande importantes. Le transistor bipolaire en émetteur commun n'est donc pas un bon candidat pour constituer la cellule amplificatrice élémentaire d'un amplificateur distribué.

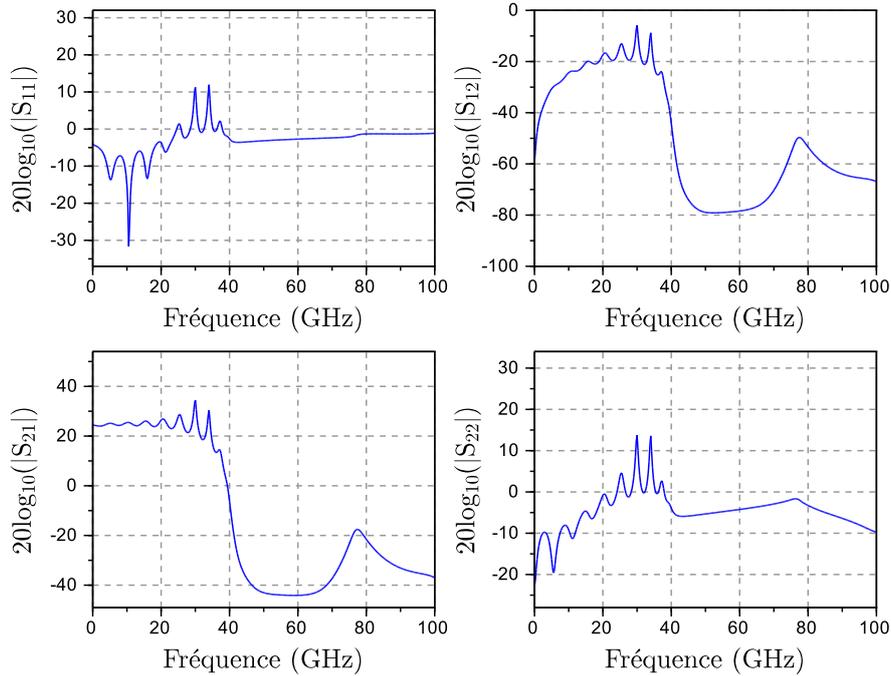


FIGURE 3.5.4 : Paramètres S d'un amplificateur distribué constitué de 10 cellules consistant en la configuration à émetteur commun du modèle de transistor représenté dans la figure 3.5.1 page 143.

3.5.2 Optimisation de la cellule amplificatrice élémentaire à base de transistor bipolaire

Nous avons vu à partir de la section 2.4.4 page 111 que le comportement de l'amplificateur distribué est intrinsèquement très sensible à l'isolation de la cellule amplificatrice élémentaire. On peut donc penser qu'un étage cascode, présentant une meilleure isolation, sera plus adapté. Il présente de plus l'avantage de diminuer sensiblement la capacité et la résistance de sortie, voire d'obtenir une résistance de sortie négative dans certaines gammes de fréquence, permettant de compenser l'atténuation linéique de la ligne réelle utilisée comme élément de distribution en sortie [Dei89].

Dans le cas spécifique d'un transistor bipolaire, deux éléments supplémentaires posent problème :

1. la présence de la résistance dynamique base-émetteur r_{be} de quelques dizaines d'ohms, qui augmente fortement l'atténuation linéique de la ligne artificielle d'entrée ;
2. la présence d'une forte capacité d'entrée, dominée par la capacité de diffusion ($g_{m0}\tau$) de la jonction base-émetteur, qui diminue fortement la fréquence de

Bragg de la ligne artificielle d'entrée.

Ainsi, KOBAYASHI a proposé en 1994 l'utilisation d'un étage à collecteur commun en guise de buffer d'entrée de la cellule cascode, afin d'en augmenter fortement l'impédance d'entrée [Kob94]. La capacité d'entrée s'en trouve fortement réduite et la résistance d'entrée peut être négative dans certaines gammes fréquentielles, permettant de compenser l'atténuation linéique des lignes réelles utilisées comme éléments de distribution en entrée³.

Afin de déterminer la matrice admittance d'une telle cellule, nous utilisons les formules de transformation entre les matrices admittances des différentes configurations (émetteur commun, base commune et collecteur commun), déduites de l'admittance indéterminée du réseau à trois accès du modèle de la figure 3.5.1 page 143 [Liu98]. En partant de la matrice admittance en émetteur commun \mathbf{Y}^{EC} , nous obtenons la matrice admittance en base commune \mathbf{Y}^{BC} et la matrice admittance en collecteur commun \mathbf{Y}^{CC} par les équations suivantes :

$$\begin{aligned} \mathbf{Y}^{EC} &= \begin{bmatrix} Y_{11}^{EC} & Y_{12}^{EC} \\ Y_{21}^{EC} & Y_{22}^{EC} \end{bmatrix} \\ \mathbf{Y}^{BC} &= \begin{bmatrix} Y_{11}^{BC} & Y_{12}^{BC} \\ Y_{21}^{BC} & Y_{22}^{BC} \end{bmatrix} \\ &= \begin{bmatrix} Y_{11}^{EC} + Y_{12}^{EC} + Y_{21}^{EC} + Y_{22}^{EC} & -Y_{12}^{EC} - Y_{22}^{EC} \\ -Y_{21}^{EC} - Y_{22}^{EC} & Y_{22}^{EC} \end{bmatrix} \end{aligned} \quad (3.5.2)$$

$$\begin{aligned} \mathbf{Y}^{CC} &= \begin{bmatrix} Y_{11}^{CC} & Y_{12}^{CC} \\ Y_{21}^{CC} & Y_{22}^{CC} \end{bmatrix} \\ &= \begin{bmatrix} Y_{11}^{EC} & -Y_{11}^{EC} - Y_{12}^{EC} \\ -Y_{11}^{EC} - Y_{21}^{EC} & Y_{11}^{EC} + Y_{12}^{EC} + Y_{21}^{EC} + Y_{22}^{EC} \end{bmatrix} \end{aligned} \quad (3.5.3)$$

Nous considérons la cellule amplificatrice élémentaire représentée dans la figure 3.5.5 page ci-contre. Nous cascadeons un étage à collecteur commun et un étage cascode, constitué d'un étage à émetteur commun et d'un étage à base commune cascadeés. La résistance R_{CC} correspond à la résistance de polarisation de l'étage à collecteur commun. $Z_{dég}$ est l'impédance de dégénérescence de l'étage à émetteur commun.

Pour calculer la matrice admittance de l'ensemble afin de l'injecter dans les équations 2.4.2 et 2.4.9 page 106 pour calculer les paramètres S de l'amplificateur distribué, nous procédons comme présenté dans la figure 3.5.6 page ci-contre.

3. En contre-partie, ce phénomène introduit un risque important d'instabilité.

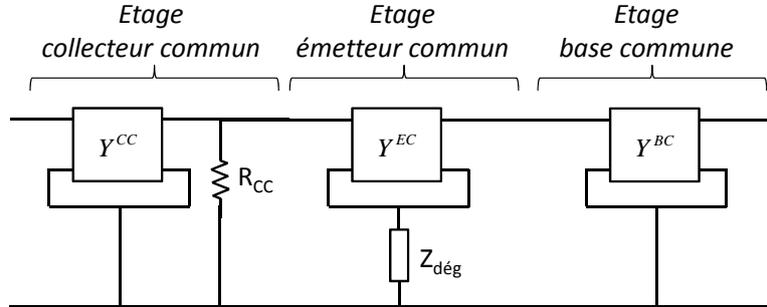


FIGURE 3.5.5 : Configuration optimale de cellule amplificatrice élémentaire à base de transistor bipolaire[Kob94].

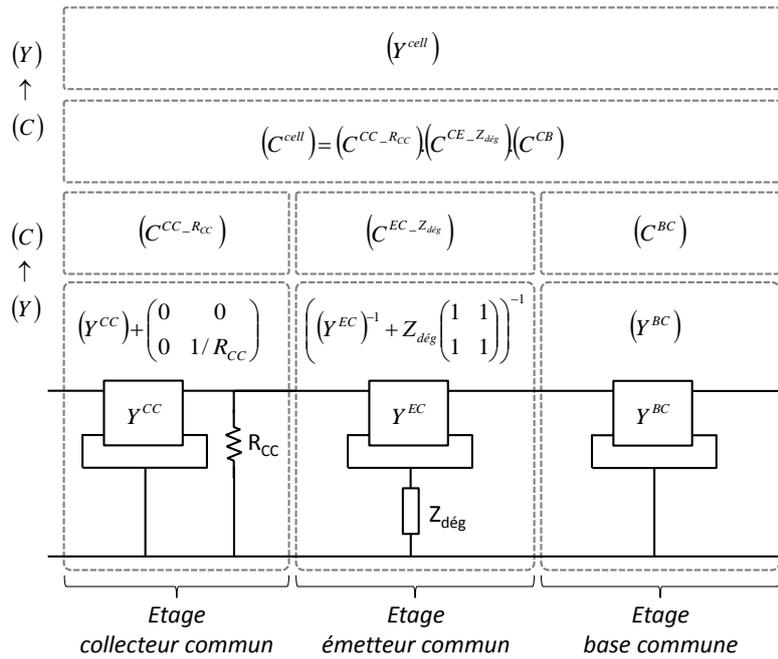


FIGURE 3.5.6 : Principe de calcul de la matrice admittance de la cellule amplificatrice élémentaire de la figure 3.5.5.

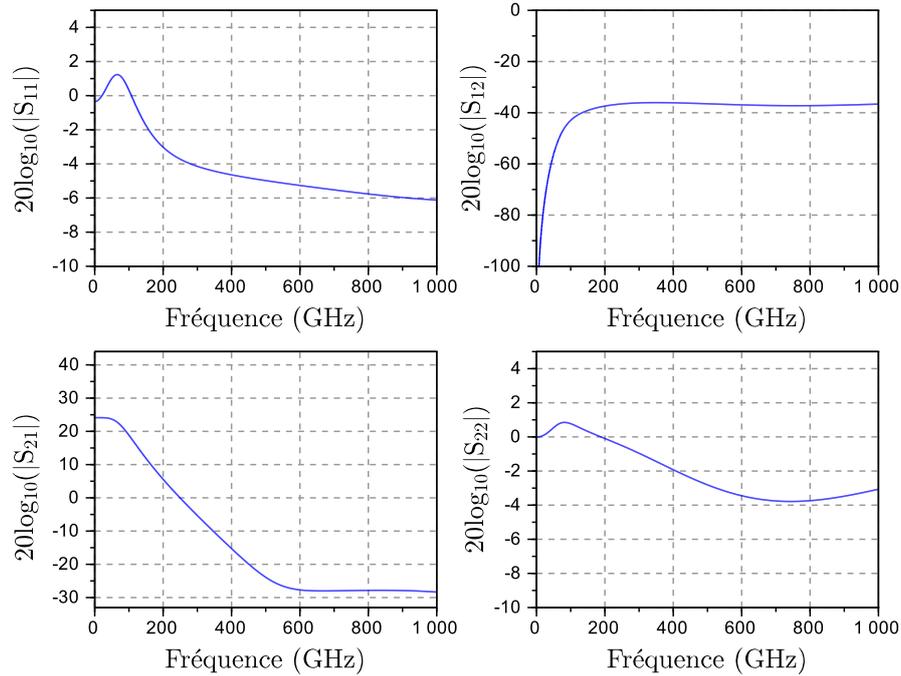


FIGURE 3.5.7 : Paramètres S de la cellule amplificatrice élémentaire de la figure 3.5.5, consistant en un étage à collecteur commun suivi d'une étage cascode.

Application numérique

Nous conservons les valeurs des paramètres de l'application numérique 3.5.1 page 143. Nous prenons $R_{CC} = 150 \Omega$ et $Z_{dég} = R_{dég} + j\omega L_{dég} = 0$. Nous traçons dans la figure 3.5.7 les paramètres S de la cellule amplificatrice élémentaire. Par rapport à la figure 3.5.2 page 144 représentant les paramètres S pour la configuration émetteur commun, nous observons une augmentation de la bande passante (S_{21}), une meilleure isolation (S_{12}) et des paramètres S_{11} et S_{22} bien plus proches de 0 dB , traduisant le fait que les impédances d'entrée et de sortie sont plus élevées. Il existe même une région où leur valeur est supérieure à 0 dB , ce qui correspond à une impédance à partie réelle négative. C'est cette caractéristique qui permet la compensation, dans une certaine mesure, des pertes des lignes réelles utilisées comme éléments de distribution ([Dei89, Kob94]).

Le calcul des paramètres des lignes, toujours d'après les équations 2.3.104 à 2.3.107 page 96, compte tenu des capacités d'entrée et de sortie valant respectivement $17,5 \text{ fF}$ et $10,3 \text{ fF}$, donne : $Z_{c1} = 63,4 \Omega$, $Z_{c2} = 56,7 \Omega$ et $l_1 = l_2 = 288 \mu\text{m}$, avec $\varepsilon_{reff1} = 3,6$ et $\varepsilon_{reff2} = 4,5$. Nous traçons dans la figure 3.5.8 page ci-contre les paramètres S de l'amplificateur distribué en résultant. Nous observons une amélioration

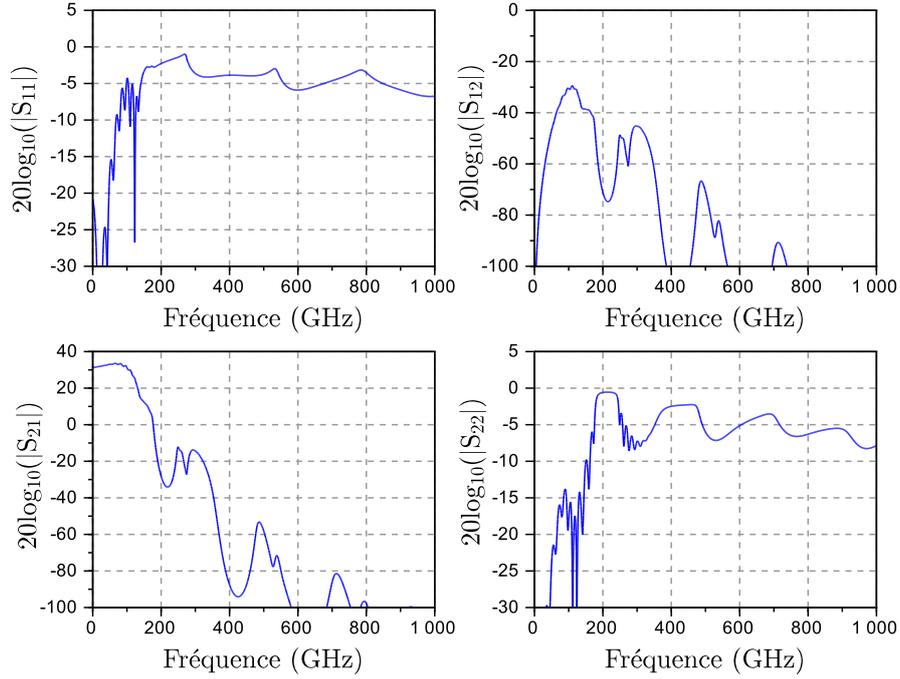
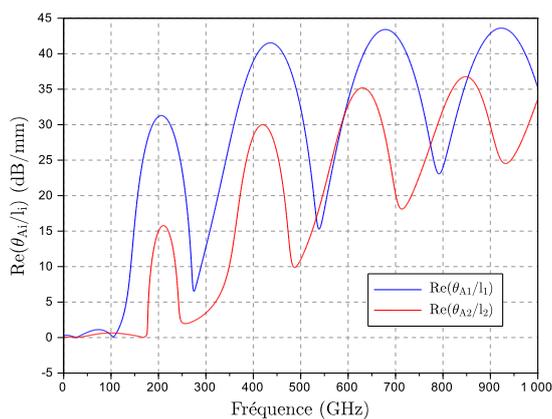


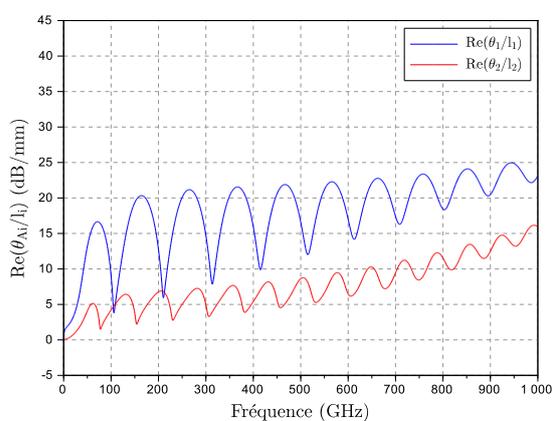
FIGURE 3.5.8 : Paramètres S de l'amplificateur distribué utilisant la cellule amplificatrice élémentaire de la figure 3.5.5.

très significative par rapport aux paramètres S de l'émetteur commun (*cf.* figure 3.5.4 page 147). La figure 3.5.9.a page 152, représentant la constante d'atténuation des lignes artificielles d'entrée et de sortie, $\text{Re}(\theta_{A1}/l_1)$ et $\text{Re}(\theta_{A2}/l_2)$, respectivement, permet d'en observer la faible valeur en dessous de la première fréquence de Bragg. Cela est l'effet précisément recherché par l'utilisation d'un étage à collecteur commun en cascade avec un étage cascode, en guise de cellule amplificatrice élémentaire, en comparaison des caractéristiques obtenues avec un étage à émetteur commun (*cf.* figure 3.5.9.b page 152) et avec un étage cascode (*cf.* figure 3.5.9.c page 152).

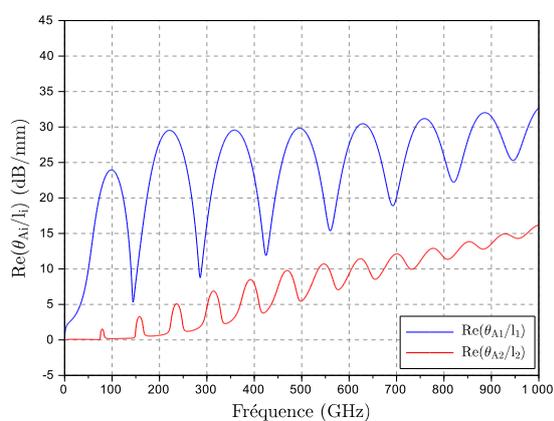
Afin d'améliorer les performances, nous utilisons les deux méthodes présentées dans la section 3.4 page 132. Nous introduisons les résistances série $R_{s1} = 10 \Omega$ et $R_{s2} = 10 \Omega$. Nous traçons dans la figure 3.5.10 page 153 les paramètres S de l'amplificateur distribué pour $R_{dég}$ variant de 0Ω à 15Ω par pas de 5Ω et $L_{dég}$ variant simultanément de $0 pH$ à $22,5 pH$ par pas de $7,5 pH$. À mesure que les valeurs des paramètres augmentent, nous observons une amélioration de l'adaptation et une augmentation de la bande passante, au prix d'une réduction du gain en basses fréquences et d'une augmentation de la valeur maximale du paramètre S_{12} . Finalement, nous traçons dans la figure 3.5.11 page 154 le diagramme de l'oeil à $100 Gbit/s$ obtenu pour la dernière valeur des paramètres soit $R_{dég} = 15 \Omega$ et $L_{dég} = 22,5 pH$.



(a) Etage à collecteur commun en cascade avec un étage cascode.



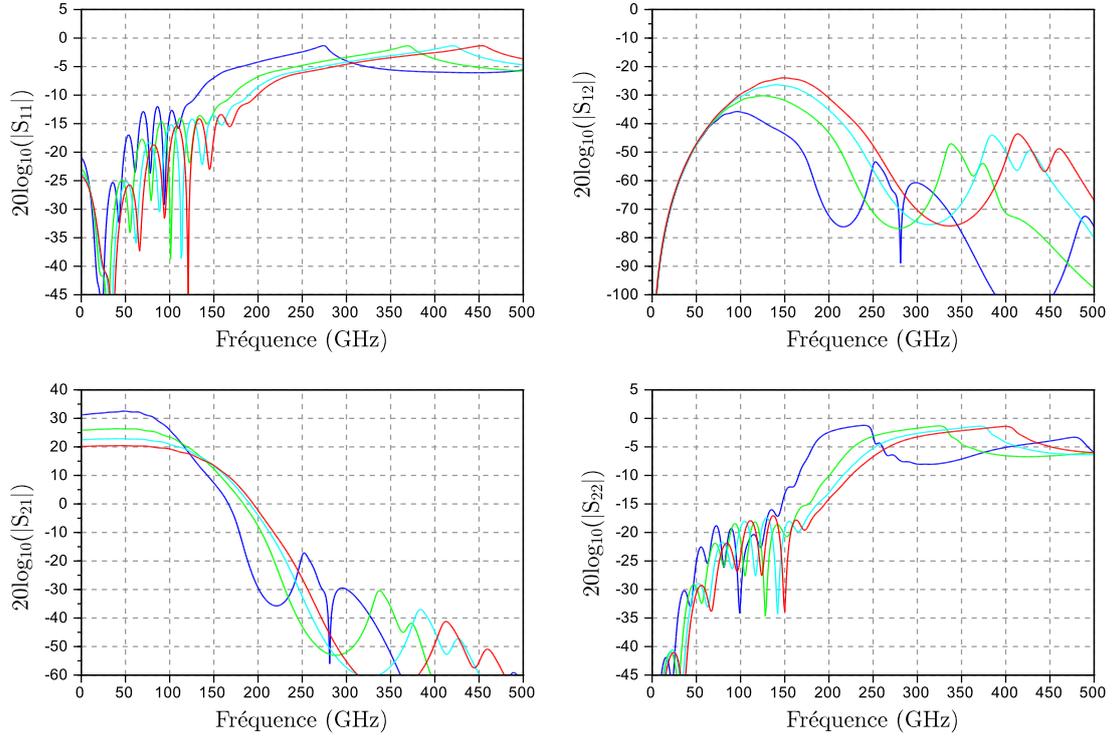
(b) Etage à émetteur commun.



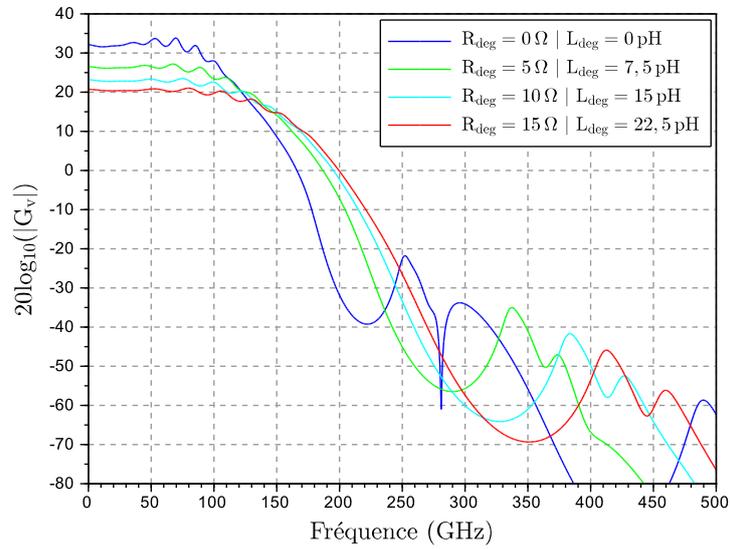
(c) Etage cascode.

FIGURE 3.5.9 : Constante d'atténuation linéique des lignes artificielles d'entrée et de sortie d'un amplificateur distribué selon le type de cellule amplificatrice élémentaire.

3.5 Impact de la cellule amplificatrice élémentaire : modèle réaliste



(a) Paramètres S de l'amplificateur distribué (légende : cf. figure 3.5.10.b)



(b) Gain en tension de l'amplificateur distribué et légende.

FIGURE 3.5.10 : Paramètres S et gain en tension de l'amplificateur distribué utilisant la cellule amplificatrice élémentaire de la figure 3.5.5, pour une impédance de dégenérescence $Z_{deg} = R_{deg} + jL_{deg}\omega$ dont R_{deg} varie de $0\ \Omega$ à $15\ \Omega$ par pas de $5\ \Omega$ et L_{deg} varie simultanément de $0\ pH$ à $22,5\ pH$ par pas de $7,5\ pH$.

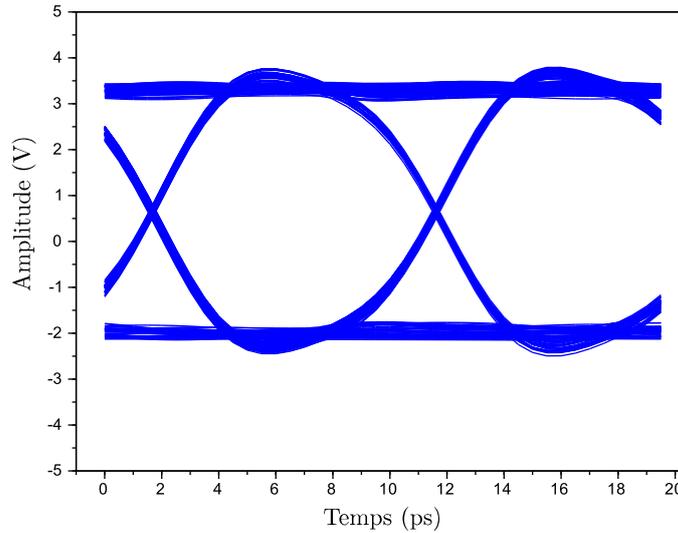


FIGURE 3.5.11 : Diagramme de l'oeil à 100 Gbit/s de l'amplificateur distribué de la figure 3.5.10 pour $R_{dég} = 15 \Omega$ et $L_{dég} = 22,5 pH$.

3.6 Conclusion

Dans ce chapitre, les équations exactes du comportement en régime petit signal de l'amplificateur distribué, qui ont été développées dans le chapitre 2, ont été utilisées pour étudier l'impact des principales non-idéalités des lignes de transmission utilisées comme éléments de distribution et de la cellule amplificatrice élémentaire. Cette étude a montré que les lignes coplanaires utilisées, qui sont réalisées sur InP, n'ont que peu d'influence sur les performances de l'amplificateur distribué, comparativement à la cellule amplificatrice élémentaire, qui utilise des transistors bipolaires.

Dans un premier temps, l'utilisation d'un modèle simplifié a permis d'identifier deux méthodes d'optimisation des performances, à savoir d'une part l'introduction de pertes par l'utilisation de résistances placées en série en entrée et en sortie de la cellule amplificatrice élémentaire, et d'autre part l'introduction d'une dégénérescence inductive et résistive de sa transconductance.

Dans un second temps, l'utilisation d'un modèle réaliste de cellule amplificatrice élémentaire, qui rend compte des principales caractéristiques du transistor bipolaire, a permis d'une part d'en identifier l'architecture optimale et d'autre part de mettre en œuvre en pratique les deux méthodes d'optimisation mentionnées.

Il en résulte l'architecture générique de cellule amplificatrice élémentaire à base de transistors bipolaires qui est utilisée dans la suite du manuscrit et adaptée selon les spécificités rencontrées dans les chapitres 4 et 5.

CHAPITRE 4

Amplificateurs distribués single-ended à 100 Gbit/s en TBH InP 0,7 μm

4.1 Introduction

L'amplificateur distribué single-ended est l'exemple le plus simple et le plus fréquent de mise en application du principe de l'amplification distribuée. Dans ce chapitre, nous présentons la conception et la mesure d'un ensemble de trois circuits réalisés dans la technologie TBDH InP 0,7 μm du III-V Lab [God08].

Deux objectifs principaux sous-tendent cette démarche. D'une part, la validation d'une méthodologie de conception basée sur les éléments théoriques présentés dans les chapitres 2 et 3, ainsi que l'identification des éventuelles limites. D'autre part, l'étude et l'optimisation du comportement temporel en grand signal de l'amplificateur distribué, les chapitres précédents ne s'étant intéressés qu'au comportement petit-signal.

La méthodologie de conception se décompose selon les trois étapes suivantes :

1. Conception de la cellule amplificatrice élémentaire.
2. Conception des lignes coplanaires utilisées comme éléments inductifs de distribution.
3. Conception de l'amplificateur complet.

Organisation du chapitre

Le chapitre 4 est organisé de la façon suivante :

Section 4.2 : *Cellule amplificatrice élémentaire*

Section 4.3 : *Lignes coplanaires*

Section 4.4 : *Amplificateurs distribués single-ended*

Section 4.5 : *Mesures*

Section 4.6 : *Comparaison à l'état de l'art*

4.2 Cellule amplificatrice élémentaire

4.2.1 Choix des transistors

Dans la figure 4.2.1 page suivante sont représentées les principales caractéristiques statiques et fréquentielles des trois tailles de transistor disponibles dans la technologie TBDH InP $0,7 \mu\text{m}$ du III-V Lab, à savoir les transistors T5B3H7, T7B3H7 et T10B3H7, respectivement de longueur d'émetteur 5, 7 et $10 \mu\text{m}$. On observe que le T5B3H7 a des performances fréquentielles légèrement meilleures et une excursion en courant pouvant aller jusqu'à environ 25 mA . La tension de claquage des transistors valant environ $4,5 \text{ V}$ (cf. section 1.6.4 page 44) et la tension de déchet valant environ 1 V au courant maximum de chaque transistor, une amplitude de tension maximale de $3,5 \text{ V}$ peut être supportée. Dans une charge de 25Ω , cela nécessiterait une amplitude de courant de 140 mA . Quelle que soit la taille du transistor, on voit bien qu'il sera nécessaire d'en placer plusieurs en parallèle pour pouvoir générer un tel courant de collecteur. Nous choisissons donc le T5B3H7, qui a les meilleures performances fréquentielles et dont la mise en parallèle sous forme d'amplificateur distribué, qui permettra dès 6 cellules d'atteindre l'excursion en courant requise, bénéficiera de la valeur minimale de sa capacité parasite C_{bc} .

4.2.2 Architecture

L'étude menée dans la section 3.5.2 page 147 a montré l'intérêt de l'architecture cascode avec buffer d'entrée, introduite par KOBAYASHI en 1994 [Kob94], dans le cadre d'une analyse fréquentielle petit-signal autour d'un unique point de polarisation. Il convient maintenant d'étudier l'impact d'une variation de ce point de polarisation, en guise de première prise en compte du comportement en grand signal.

Pour ce faire, nous utilisons le modèle des transistors du III-V Lab développé conjointement avec l'Université Technique du Danemark [Joh11]. Les effets grand signal sont pris en compte indifféremment en utilisant le modèle « Agilent HBT »¹ ou « HBT UCSD »². Dans la figure 4.2.2 page 158 sont représentés trois candidats

1. http://cp.literature.agilent.com/litweb/pdf/ads2008/ccnld/ads2008/AgilentHBT_Model.

2. <http://hbt.ucsd.edu/>.

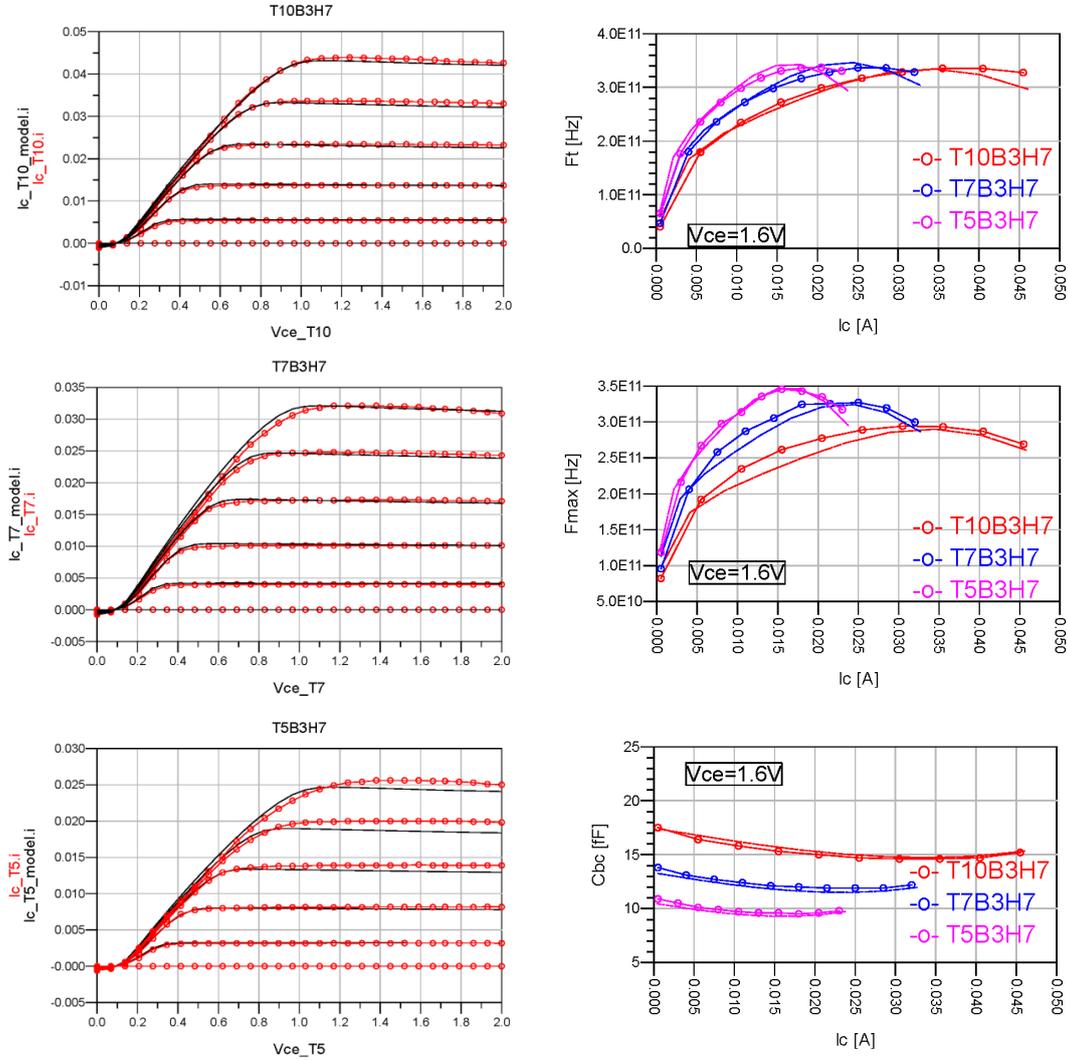


FIGURE 4.2.1 : Réseaux de courbes statiques (I_C , V_{CE}), courbes de f_T , f_{max} et C_{bc} en fonction du courant de collecteur à une tension $V_{CE} = 1,6V$, des transistors T5B3H7, T7B3H7 et T10B3H7 de la technologie TBDH InP $0,7\mu m$ du III-V Lab, respectivement de longueur d'émetteur 5, 7 et $10\mu m$ (traits pleins : mesure, traits avec symbole « rond » : modèle; source : T.K. JOHANSEN, Université Technique du Danemark).

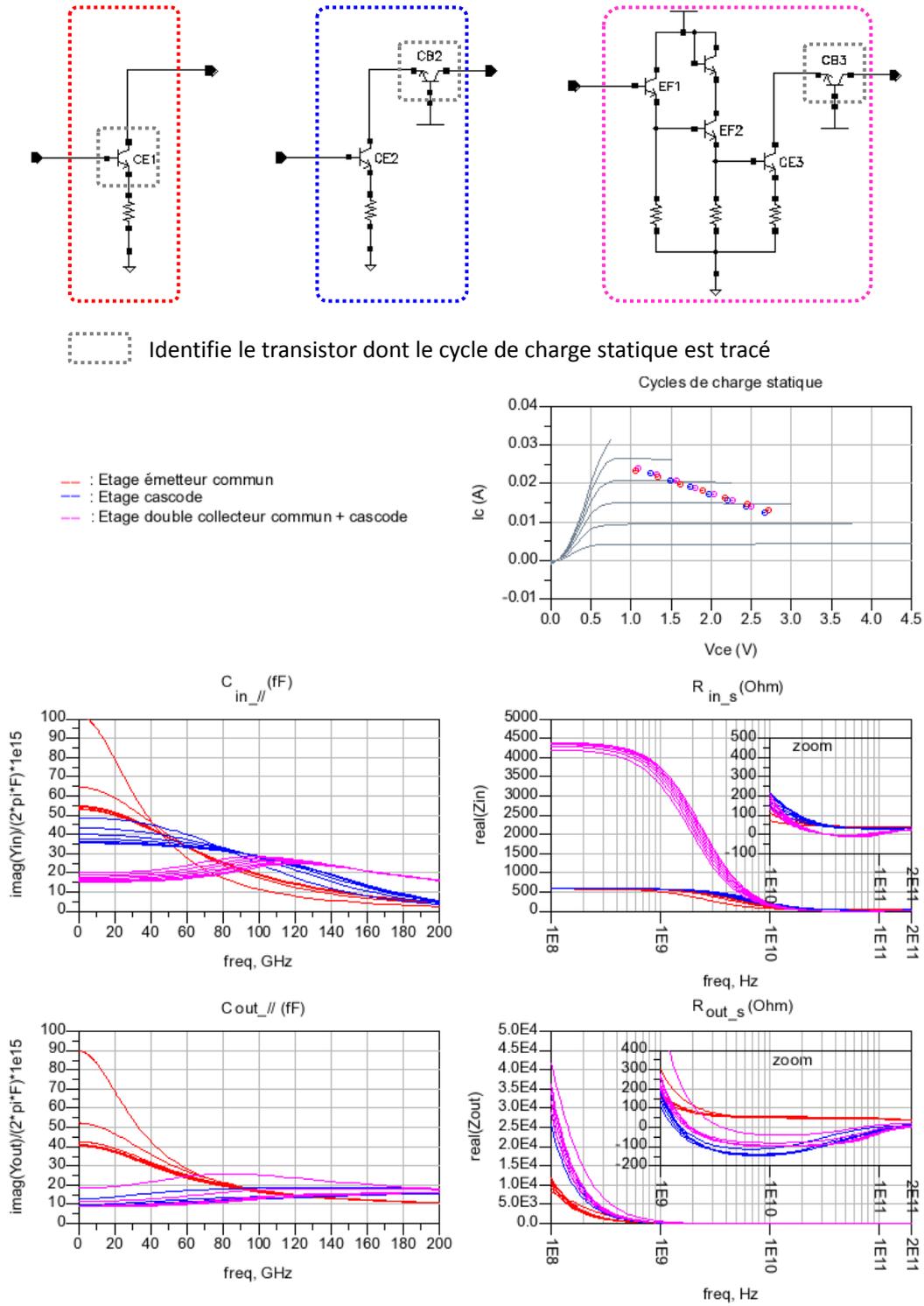


FIGURE 4.2.2 : Simulation de l'évolution fréquentielle, pour plusieurs points de polarisation, des résistances série et des capacités parallèles d'entrée et de sortie des étages émetteur commun, cascode et cascode avec buffer d'entrée.

de cellule amplificatrice élémentaire : de gauche à droite, l'émetteur commun, le cascode et le cascode avec buffer d'entrée. Pour les comparer, nous simulons leur comportement fréquentiel petit-signal respectif en balayant une excursion de points de polarisation représentative du fonctionnement en régime grand-signal. Ces points de polarisation sont visualisés pour chaque cellule en traçant le cycle de charge statique du transistor connaissant la plus grande excursion en courant et tension. Afin de faire une comparaison significative, nous nous assurons que les points de polarisation balayés sont identiques ou quasiment, dans les trois cas.

Dans la même figure 4.2.2 sont représentées les évolutions fréquentielles de la capacité parallèle et de la résistance série vues en entrée et en sortie des trois cellules. La cellule cascode avec buffer d'entrée (courbes en magenta) permet d'obtenir les capacités d'entrée et de sortie les plus faibles, ainsi que les résistances d'entrée et de sortie les plus élevées. On note la tendance de ces dernières à passer par des valeurs négatives, permettant la compensation des pertes des lignes artificielles mais augmentant significativement le risque d'instabilité. On constate un autre avantage de cette architecture, crucial pour un bon fonctionnement en régime grand signal : la sensibilité réduite des capacités d'entrée et de sortie à la variation du point de polarisation. Parmi les autres avantages bien connus de l'étage cascode avec buffer d'entrée figurent une plus grande bande passante et une meilleure isolation [Tro07].

Sur cette base, l'architecture générique que nous proposons est présentée dans la figure 4.2.3 page suivante. Pour en maximiser les performances, les principaux paramètres d'optimisation sont les lignes inductives L_1 et L_2 , qui permettent d'introduire un effet de peaking fréquentiel, ainsi que la résistance de dégénérescence d'émetteur R_E , qui permet de jouer sur le compromis gain-bande. S'ajoutent les capacités de découplage C_d de l'alimentation de collecteur des étages à collecteur commun (V_{cef}) et de l'alimentation de base de l'étage à base commune (V_{bc}), ainsi que les résistances de charge et de polarisation des étages collecteur commun R_1 et R_2 .

Principale contribution apportée

Si cette architecture s'inscrit dans la continuité de [Bae06] et [Hur08], notre principal apport se situe dans l'utilisation de la technique d'optimisation introduite dans la section 3.4.1 page 132, à savoir l'introduction des résistances d'amortissement R_{s_1} et R_{s_2} . Cette technique pourrait sembler de prime abord quelque peu simpliste, mais son originalité réside dans le fait qu'elle va à l'encontre de la philosophie habituellement suivie pour concevoir un amplificateur distribué très large bande. En effet, depuis [Dei89] et [Kob94], en se rappelant que le produit gain-bande ultime de l'amplificateur distribué est limité par l'atténuation des lignes artificielles de trans-

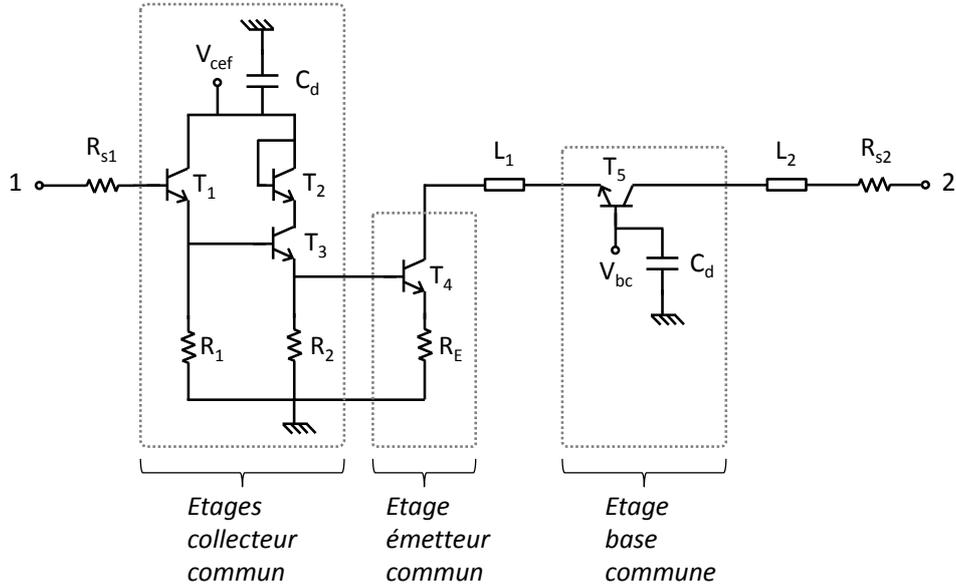


FIGURE 4.2.3 : Architecture générique de la cellule amplificatrice élémentaire proposée.

mission³, de sorte qu'on ne peut pas augmenter indéfiniment le nombre de cellules et qu'il en existe un nombre optimum (*cf.* équation 2.3.57 page 73), l'un des objectifs poursuivis pour toujours augmenter ce produit gain-bande est la compensation des pertes. L'utilisation de la cellule cascode avec buffer d'entrée répond précisément à cette logique. Cependant, en supposant qu'il soit possible de synthétiser une cellule amplificatrice élémentaire parfaite de ce point de vue, *i.e.* permettant finalement d'annuler les pertes, on se retrouverait alors dans l'un des cas idéaux traités dans le chapitre 2, par exemple celui correspondant à la figure 2.4.4 page 110 dans la section 2.4.3. L'étude de ce cas théorique a permis de montrer qu'il était alors nécessaire d'introduire un degré d'optimisation supplémentaire pour améliorer les performances de l'amplificateur distribué⁴. Précisément, nous avons montré dans la section 3.4.1 page 132 comment des résistances série d'amortissement en entrée et en sortie pouvaient jouer ce rôle.

En somme, la méthodologie consiste à réduire les pertes autant que possible, en utilisant une architecture de cellule amplificatrice élémentaire adaptée, avec un degré d'optimisation grossier qui correspond en l'occurrence au nombre d'étages à collecteur commun cascades, puis à ajouter des pertes, par des résistances série

3. Qu'elle soit due aux parasites résistifs des cellules amplificatrices élémentaires ou aux pertes des lignes réelles utilisées comme élément de distribution.

4. En particulier en atténuant les ondulations dans la bande, les pics à la coupure et les remontées hors bande (les modes d'ordre supérieurs).

d'amortissement en entrée et en sortie de chaque cellule, en guise de réglage fin.

4.2.3 Optimisation

Choix du nombre d'étages à collecteur commun

La première étape consiste donc à déterminer le nombre optimum d'étages à collecteur commun cascades, qui permet de minimiser les capacités parallèles d'entrée et de sortie et de maximiser les résistances série tout en présentant à hautes fréquences des valeurs légèrement négatives.

Nous traçons dans la figure 4.2.4 page suivante la simulation de l'évolution fréquentielle de ces paramètres, pour plusieurs points de polarisation, pour un, deux et trois étages à collecteur commun. La capacité et la résistance de sortie n'étant pas impactées par le nombre d'étages, le choix se fait sur la capacité et la résistance d'entrée. Compte tenu des courbes de la capacité d'entrée, on serait tenté de choisir trois étages, cas pour lequel elle est minimale, valant entre 12 et 27 fF , soit des valeurs très proches de la capacité de sortie qui varie entre 9 et 23 fF , ce qui est par ailleurs toujours préférable.

Cependant, du point de vue de la résistance d'entrée, on constate que le cas de deux étages constitue un bon compromis entre le cas d'un seul étage, où elle reste positive sur toute la bande, et le cas de trois étages, où des valeurs négatives valant environ -40Ω sont atteintes vers $70 - 80 GHz$. En se rappelant l'équation 2.3.99 page 88 selon laquelle $f_{Bragg} = 1 / (\pi Z_r C' (1 + Z_r^2 / (Z_c^2 - Z_r^2)))$, les valeurs de la capacité d'entrée pour deux étages, variant entre 15 et 29 fF , donnent des fréquences de coupure théoriques variant respectivement entre 259 et 134 GHz ⁵.

La cellule cascode avec deux étages à collecteur commun est de ce fait préférée, car elle offre à la fois un potentiel en bande passante a priori compatible avec la vitesse de fonctionnement de 100 GBd qui est visée, tout en permettant d'avoir une résistance série en entrée présentant des valeurs modérément négatives, minimisant donc le risque d'instabilité.

On note que dans tous les cas de figure, la résistance série de sortie est fortement négative, valant jusqu'à -100Ω entre 10 et 20 GHz . Pour ce comportement caractéristique de l'amplificateur cascode, KOBAYASHI préconise dans [Kob94] un réseau de résistances parallèles constituant une contre-réaction entre le collecteur et la base de l'étage base commune. En pratique, la difficulté à réaliser des résistances de valeurs élevées dans un espace restreint, compte tenu de la technologie utilisée, rend cette méthode difficile à appliquer.

5. En prenant $Z_r = 50 \Omega$ et $Z_c = 80 \Omega$.

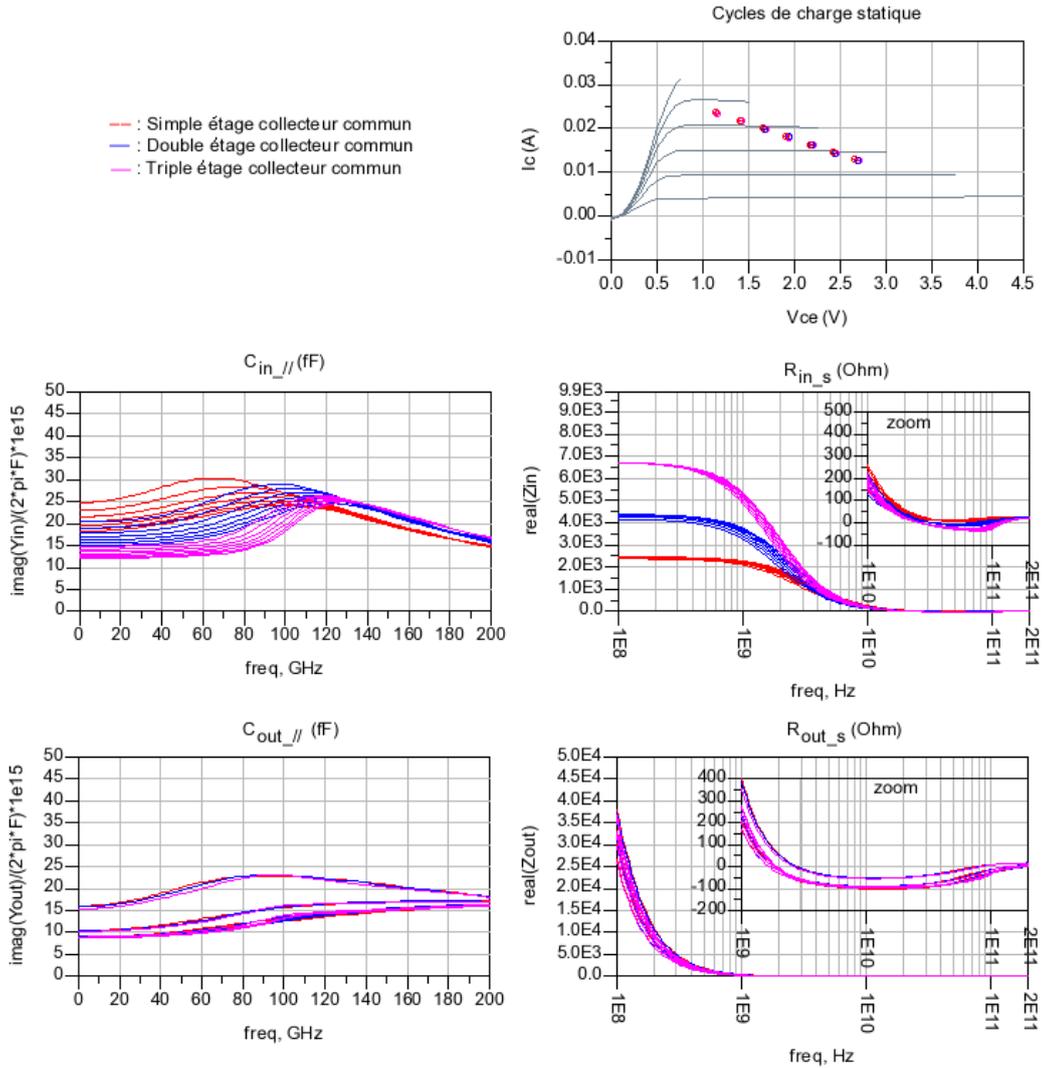


FIGURE 4.2.4 : Simulation de l'évolution fréquentielle, pour plusieurs points de polarisation, des résistances série et des capacités parallèles d'entrée et de sortie d'étages cascode avec simple, double et triple buffer d'entrée.

Optimisation de L_1 , L_2 et R_E

L'objectif est de jouer sur la réponse fréquentielle de la transconductance Y_T de la cellule amplificatrice élémentaire. En effet, l'équation 2.3.54 :

$$G_v = -\frac{Y_T Z_{Ac2}}{2} \frac{e^{-n \frac{\theta_{A2} + \theta_{A1}}{2}}}{\cosh\left(\frac{\theta_{A1}}{2}\right) \cosh\left(\frac{\theta_{A2}}{2}\right)} \frac{\sinh\left(n \frac{\theta_{A2} - \theta_{A1}}{2}\right)}{\sinh\left(\frac{\theta_{A2} - \theta_{A1}}{2}\right)}$$

obtenue dans la section 2.3.3 page 66, nous rappelle que la réponse fréquentielle globale de l'amplificateur distribué y est directement proportionnelle.

La ligne L_1 correspond à l'interconnexion entre le collecteur de l'étage émetteur commun et l'émetteur de l'étage base commune, au sein de l'étage cascode. Réalisée en micro-ruban, en métal 2, la longueur minimale nécessaire à l'interconnexion suffit à fournir un effet de peaking modéré, sans nécessiter plus d'optimisation.

La ligne L_2 correspond à l'interconnexion entre le collecteur de l'étage base commune et la ligne de sortie. Trois réalisations différentes sont réalisées, présentées ci-après dans la section 4.2.4 (*cf.* figure 4.2.5 page 165).

Choix de R_1 , R_2

Les résistances R_1 et R_2 ont deux fonctions. D'une part, elles servent de résistance de polarisation des transistors à collecteur commun. À ce titre, leur valeur est choisie pour que leur cycle de charge soit dans une région (I_c ; V_{ce}) suffisamment éloignée de la zone de saturation (faibles valeurs de V_{ce}), de la zone de claquage ou d'emballement thermique (fortes valeurs de V_{ce} ou de $I_c V_{ce}$, respectivement), ainsi que de la zone d'effet Kirk (fortes valeurs de I_c). D'autre part, elles servent de résistance de charge des étages à collecteur commun. À ce titre, elles influent sur le gain en tension de chaque étage, qui doit être le plus proche possible de 1, ainsi que sur l'impédance d'entrée présentée par chaque étage, qui doit être la plus élevée possible tout en modérant les valeurs négatives qu'elle prend à hautes fréquences.

Compte tenu de tous ces éléments, l'optimisation de R_1 et R_2 a mené aux valeurs 140 et 90 Ω , respectivement.

4.2.4 Réalisation de trois versions de cellules

Trois versions de cellule amplificatrice élémentaires ont été réalisées, pour trois amplificateurs distribués finaux, nommés « SDA1 », « SDA2 » et « SDA3 » (*cf.* figure 4.2.5 page 165).

Les deux premières versions (SDA1 et SDA2) ont une résistance de dégénérescence R_E égale à 5 Ω , afin d'avoir un gain élevé. Les résistances série d'amortissement R_{s1} et

R_{s2} sont égales à $10\ \Omega$ pour SDA1. Combinées à la ligne coplanaire de peaking située au niveau du collecteur de l'étage base commune, elles permettent d'en atténuer les effets néfastes que sont les ondulations sur la réponse fréquentielle. Pour SDA2, cette ligne est minimisée autant que possible, de sorte qu'il ne reste qu'un tronçon de ligne micro-ruban correspondant au parasite de l'interconnexion entre le collecteur de l'étage base commune et la ligne coplanaire de sortie de l'amplificateur distribué. Afin de maximiser la bande passante, les résistances d'amortissement sont omises. Pour maximiser encore la bande passante, la troisième version, SDA3, a une résistance de dégénérescence R_E égale à $10\ \Omega$.

Les capacités de découplage sont maximisées, en fonction de l'espace disponible entre les cellules mises en oeuvre. Des valeurs d'environ $0,7\ pF$ et $0,8\ pF$ sont mises en oeuvre dans les cellules de SDA2 et SDA3, au niveau des alimentations V_{cef} et V_{bc} , respectivement. Ces valeurs atteignent $1,3\ pF$ et $1,6\ pF$ dans le cas de SDA1, car la mise en oeuvre de la ligne coplanaire de peaking conduit à une distance plus grande entre les lignes coplanaires d'entrée et de sortie de l'amplificateur distribué.

4.3 Lignes coplanaires

4.3.1 Motifs de test

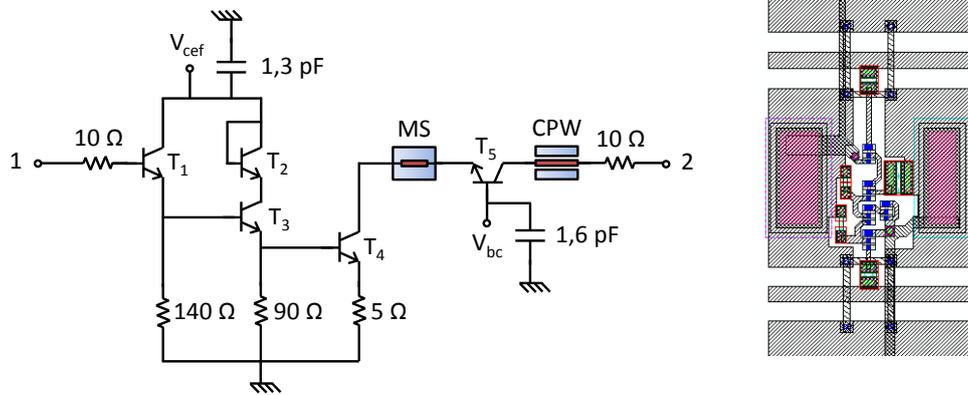
Une vue schématique transversale de principe de la technologie TBDH InP du III-V Lab est représenté dans la figure 4.3.1⁶ page 166. Des lignes coplanaires peuvent être réalisées préférentiellement dans les deux niveaux métalliques supérieurs, dont l'épaisseur est de $1,2\ \mu m$. Le niveau métallique inférieur, ne faisant que $0,56\ \mu m$ d'épaisseur, présenterait plus de pertes.

La principale difficulté de la conception de lignes coplanaires réside dans la bonne connaissance de l'empilement des diélectriques qui sont utilisés :

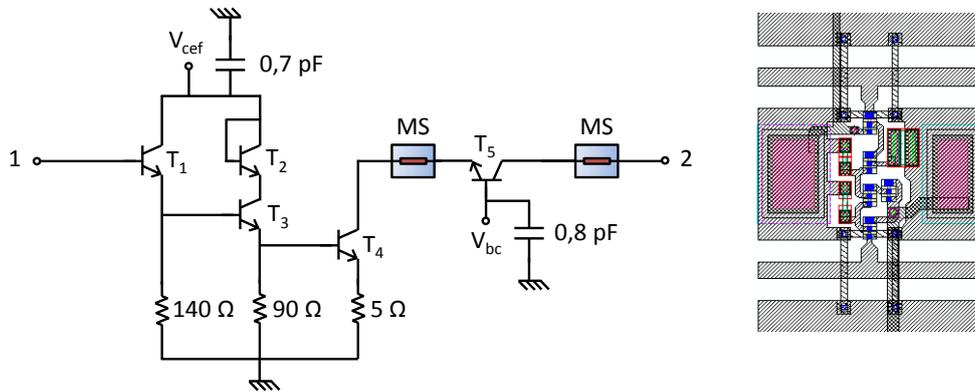
- Le substrat en InP a initialement une épaisseur de $600\ \mu m$, puis $160\ \mu m \pm 10\ \mu m$ lorsque la plaque est amincie pour être découpée. Sa permittivité relative vaut 12,8 et sa tangente de pertes vaut $\tan(\delta) = 0,0002$.
- Dessus sont déposées deux couches de diélectrique, de type polyimide ou , d'épaisseur égale à $2\ \mu m$ en pleine plaque, dont la permittivité relative vaut 2,9 et la tangente de pertes $\tan(\delta) = 0,005$.

Cet empilement de plusieurs couches de diélectriques différents, ainsi que la variation des épaisseurs selon l'environnement, rendent le dimensionnement a priori des lignes coplanaires délicat. Pour cette raison, des motifs de tests ont été réalisés (*cf.* figure 4.3.2 page 167), afin d'extraire les paramètres caractéristiques (*cf.* figure 4.3.3

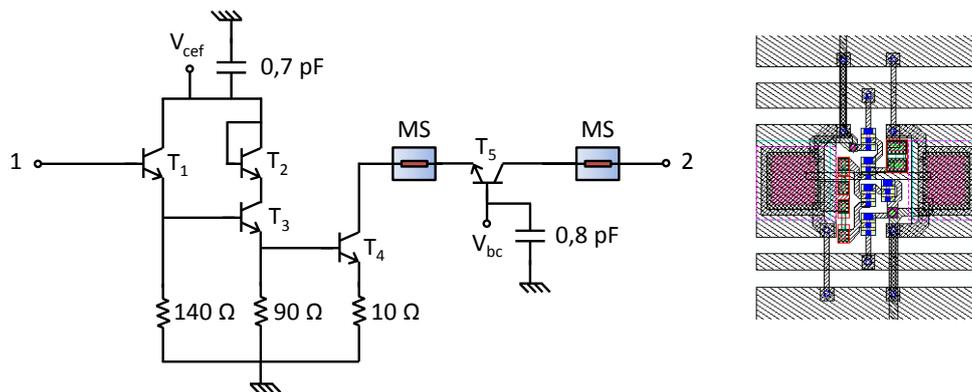
6. NB : les proportions ne sont pas respectées.



(a) Cellule amplificatrice élémentaire du circuit SDA1.



(b) Cellule amplificatrice élémentaire du circuit SDA2.



(c) Cellule amplificatrice élémentaire du circuit SDA3.

FIGURE 4.2.5 : Schéma électrique et dessin des cellules amplificatrices élémentaires des trois amplificateurs distribués single-ended réalisés.

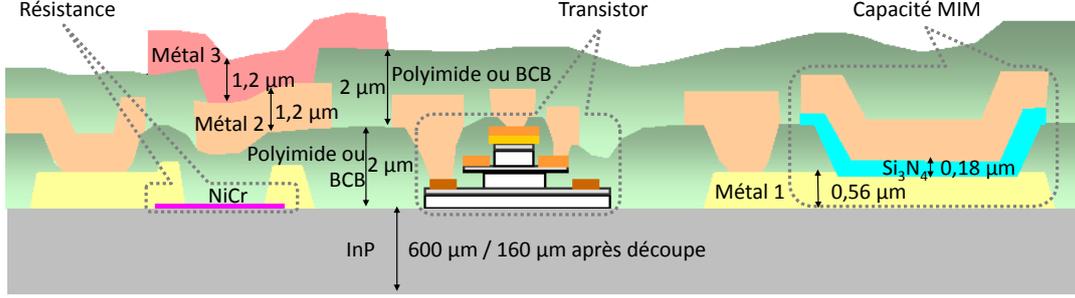


FIGURE 4.3.1 : Schéma de principe, en coupe transversale, de la technologie TBHD InP du III-V Lab.

page 168). L'extraction repose sur l'utilisation des motifs CC et CO pour retrancher les accès, selon la formule d'épluchage suivante⁷ :

$$\mathbf{Z}_{\text{Ligne}} = (\mathbf{Y}_{\text{mesure}} - \mathbf{Y}_{\text{CO}})^{-1} - (\mathbf{Y}_{\text{CC}} - \mathbf{Y}_{\text{CO}})^{-1} \quad (4.3.1)$$

Les paramètres caractéristiques des lignes, à savoir l'impédance caractéristique Z_c , l'atténuation linéique $\text{Re}(\gamma)$ et la permittivité relative effective $\varepsilon_{r_{eff}} = (c_0\beta/2\pi f)^2$, où $\beta = \text{Im}(\gamma)$, sont alors calculés en utilisant la matrice chaîne, avec $\theta = \gamma l$

$$\mathbf{C}_{\text{Ligne}} = \begin{bmatrix} \cosh(\frac{\theta}{2}) & Z_c \sinh(\frac{\theta}{2}) \\ \frac{1}{Z_c} \sinh(\frac{\theta}{2}) & \cosh(\frac{\theta}{2}) \end{bmatrix} \quad (4.3.2)$$

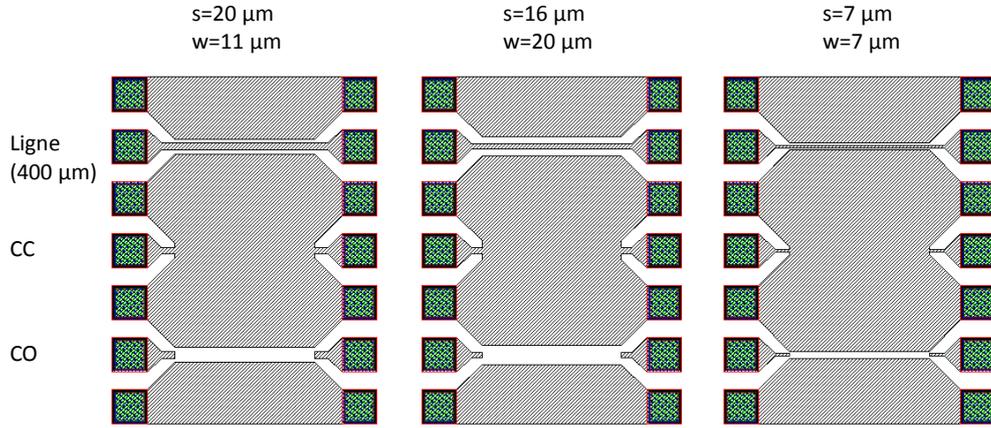
Si les mesures des paramètres S des motifs ont été réalisées jusqu'à 110 GHz, il est difficile de se prononcer de manière définitive sur le comportement observé sur l'impédance caractéristique extraite, qui décroît fortement au-delà de 30 GHz (cf. figure 4.3.3 page 168). On retiendra néanmoins les informations suivantes :

- Pour les dimensions de lignes utilisées, la permittivité relative effective des lignes coplanaires en métal 2 et métal 3 vaut respectivement environ 4,5 et 3,5.
- Sur cette base, l'impédance caractéristique peut être calculée relativement simplement en utilisant les équations analytiques rappelées dans la section 3.3.1 page 120, en considérant un modèle théorique équivalent de ligne coplanaire reposant sur un seul diélectrique, de permittivité relative notée ε_{req} , dont la valeur dépend du niveau métallique, menant aux valeurs de permittivité relative effective données plus haut.

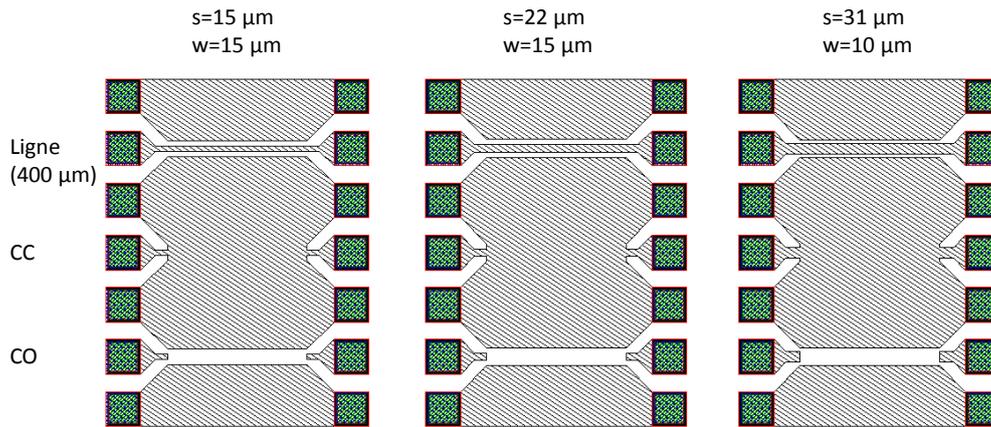
Les mesures (traits pleins) et les équations analytiques (traits pointillés), présentées dans la figure 4.3.3 page 168, coïncident relativement bien, sauf pour l'impédance caractéristique au-delà de 30 GHz. L'origine de cette différence n'a pas pu être déter-

7. On utilise les formules de transformation habituelles entre matrices \mathbf{S} , \mathbf{Z} , \mathbf{Y} et \mathbf{C} .

minée avec certitude, l'hypothèse la plus plausible étant une limitation fréquentielle de la validité de la méthode d'épluchage utilisant simplement des motifs CO et CC.



(a) Motifs de lignes coplanaires en métal 2.

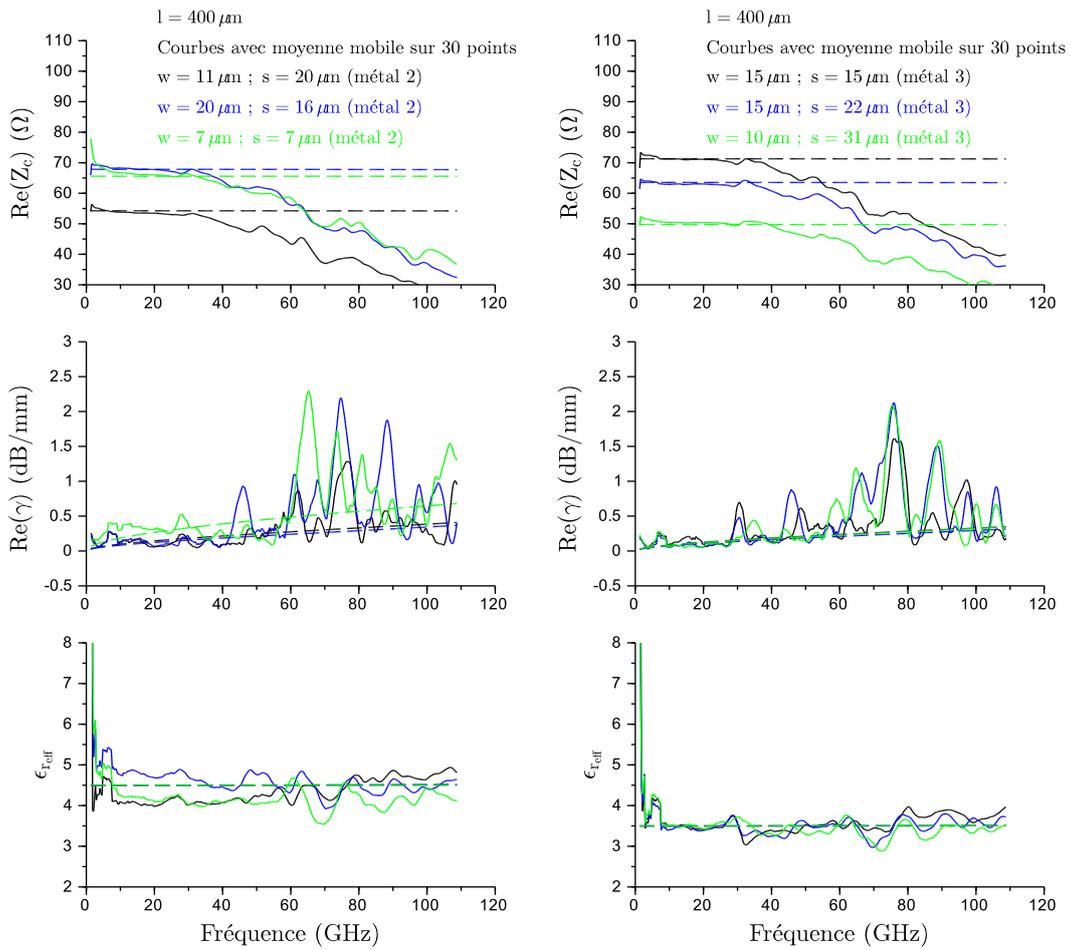


(b) Motifs de lignes coplanaires en métal 3.

FIGURE 4.3.2 : Motifs de lignes coplanaires réalisées dans la technologie TBDH InP du III-V Lab. Les paramètres s et w sont définis dans la figure 3.3.1 page 120.

4.3.2 Calcul des paramètres des lignes coplanaires

Pour les trois cellules amplificatrices élémentaires considérées, les capacités d'entrée et de sortie retenues pour le calcul des paramètres des lignes coplanaires utilisées comme éléments de distribution sont $C_{in} = 17,5 fF$ et $C_{out} = 12,5 fF$. Les lignes des circuits SDA1 et SDA2 sont réalisées avec le deuxième niveau d'interconnexion.



(a) Paramètres caractéristiques des motifs de lignes coplanaires en métal 2. (b) Paramètres caractéristiques des motifs de lignes coplanaires en métal 3.

FIGURE 4.3.3 : Mesures (traits pleins) et calcul analytique (traits pointillés) des paramètres caractéristiques des motifs de lignes coplanaires de la figure 4.3.2 page précédente.

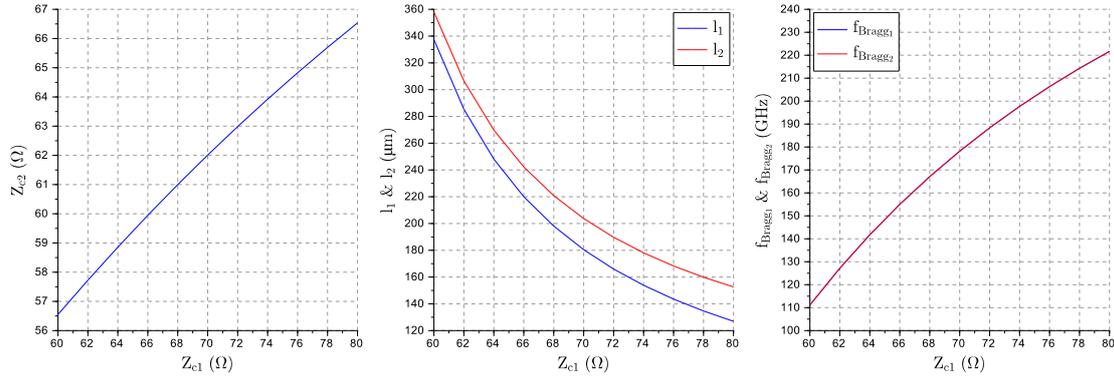


FIGURE 4.3.4 : Evolution des paramètres des lignes réelles en fonction de Z_{c2} , pour SDA1 et SDA2 ($\varepsilon_{\text{reff}} = 4,5$).

La permittivité relative effective retenue est donc 4,5. Les équations déterminées dans la section 2.3.6 page 85 sont utilisées pour calculer les paramètres des lignes, en considérant des impédances de référence Z_{r1} et Z_{r2} égales à 50 Ω et en imposant la valeur de l'impédance caractéristique Z_{c1} de la ligne d'entrée. Nous traçons dans la figure 4.3.4 l'évolution des paramètres Z_{c2} , l_1 et l_2 , en fonction de Z_{c1} variant de 60 à 80 Ω , ainsi que les fréquences de Bragg des lignes d'entrée et de sortie, $f_{\text{Bragg}1}$ et $f_{\text{Bragg}2}$. Par construction, pour chaque point calculé, les paramètres sont tels que les conditions d'adaptation d'impédance et d'égalité des déphasages sont respectées. On remarque d'ailleurs logiquement que les courbes de $f_{\text{Bragg}1}$ et $f_{\text{Bragg}2}$ sont confondues (égalité des déphasages). On constate que ces dernières ne descendent pas en dessous de 110 GHz. On peut donc choisir arbitrairement les longueurs des lignes auxquelles on souhaite travailler entre 120 et 360 μm . Ce choix est dicté d'une part par la nécessité d'avoir suffisamment d'espace entre les cellules pour mettre en oeuvre les capacités de découplage et d'autre part par la nécessité de limiter la taille maximale de l'amplificateur distribué. Une longueur de 200 μm est un bon compromis. Pour cette longueur, les fréquences de Bragg valent environ 165 – 185 GHz, soit suffisamment plus que le débit symbole visé (100 Gbd). On a alors $Z_{c1} = 68 \Omega$ et $Z_{c2} = 61 \Omega$. En toute rigueur, pour ces dernières valeurs, le respect parfait des conditions d'adaptation d'impédance et d'égalité des déphasages donne $l_1 = 198 \mu\text{m}$ et $l_2 = 221 \mu\text{m}$, avec $f_{\text{Bragg}1} = f_{\text{Bragg}2} = 167 \text{ GHz}$. Nous choisissons de déroger à cette règle stricte par simplicité de réalisation en prenant des lignes de longueur identiques, égales à 200 μm . Comme nous l'avons démontré dans la section 2.3.6 page 85, nous aurions pu à la fois imposer la condition d'égalité des longueurs des lignes tout en respectant les conditions d'adaptation d'impédance et d'égalité des déphasages en réalisant les lignes d'entrée et de sortie dans des niveaux d'interconnexion différents. Comme le montre le récapitulatif des paramètres dans le tableau 4.1 page suivante,

PARAMÈTRES	SYMBOLE	LIGNE D'ENTRÉE	LIGNE DE SORTIE	UNITÉ	
Capacité parasite	$C_{in/out}$	17,5	12,5	fF	
LIGNES RÉELLES	Permittivité relative effective	$\varepsilon_{reff_1/2}$	4,5	4,5	-
	Longueur	$l_{1/2}$	200	200	μm
	Impédance caractéristique	$Z_{c_1/2}$	68	61	Ω
	Séparation	$G_{1/2}$	20	20	μm
	Largeur	$W_{1/2}$	15	17	μm
LIGNES ARTIFICIELLES	Inductance linéique	$L_{1/2}$	0,430	0,386	$pH/\mu m$
	Capacité linéique	$C_{1/2}$	0,093	0,104	$fF/\mu m$
	Impédance caractéristique	$Z_{Ac_1/2}$	48,8	48,2	Ω
	Retard pur par cellule	$\tau_{1/2}$	1,76	1,60	ps

TABLE 4.1 : Paramètres des lignes pour SDA1 et SDA2.

l'écart au respect parfait des conditions s'avère en l'occurrence négligeable, puisque nous obtenons $Z_{Ac1} = 48,8 \Omega$ et $Z_{Ac2} = 48,2 \Omega$, ainsi que $\tau_1 = 1,76 ps$ et $\tau_2 = 1,60 ps$.

La même méthodologie est appliquée pour SDA3, dont les lignes sont réalisées avec le troisième niveau d'interconnexion, menant aux paramètres listés dans le tableau 4.2 page ci-contre.

4.4 Amplificateurs distribués single-ended

4.4.1 Architecture complète

L'architecture complète de l'amplificateur distribué SDA1 est présentée dans la figure 4.4.1 page 172, le principe étant le même pour SDA2 et SDA3. Les cellules sont distribuées le long des lignes coplanaires d'entrée et de sortie, utilisées comme éléments de distribution, dont les paramètres ont été déterminés dans le paragraphe précédent. Aux capacités de découplage présent dans chaque cellule, pour l'alimentation de collecteur de l'étage collecteur commun et pour l'alimentation de base de l'étage base commune, sont ajoutés des réseaux de découplage constitués d'une résistance R_D en série avec une capacité C_D , placés en parallèle de chaque point d'alimentation de chaque cellule, terminés par les accès d'alimentation notés V_{cef}

PARAMÈTRES	SYMBOLE	LIGNE D'ENTRÉE	LIGNE DE SORTIE	UNITÉ	
Capacité parasite	$C_{in/out}$	17,5	12,5	fF	
LIGNES RÉELLES	Permittivité relative effective	$\varepsilon_{reff_1/2}$	3,6	3,6	-
	Longueur	$l_{1/2}$	200	200	μm
	Impédance caractéristique	$Z_{c_1/2}$	70	64	Ω
	Séparation	$G_{1/2}$	15	15	μm
	Largeur	$W_{1/2}$	15	22	μm
LIGNES ARTIFICIELLES	Inductance linéique	$L_{1/2}$	0,443	0,405	$pH/\mu m$
	Capacité linéique	$C_{1/2}$	0,090	0,099	$fF/\mu m$
	Impédance caractéristique	$Z_{Ac_1/2}$	49,9	50,1	Ω
	Retard pur par cellule	$\tau_{1/2}$	1,77	1,62	ps

TABLE 4.2 : Paramètres des lignes pour SDA3.

et V_{bc} . Les polarisations d'entrée et de sortie, notées respectivement V_{bb} et V_{cc} , sont appliquées au travers des charges 50Ω des lignes d'entrée et de sortie, chacune étant découplée par un réseau $R_D C_D$ comme précédemment mentionné. Au prix d'une surconsommation, cette méthode de polarisation permet de s'affranchir de tés de polarisation en entrée et en sortie. Seules des capacités de liaison restent alors nécessaires pour s'affranchir des composantes continues internes du circuit vis-à-vis de l'extérieur.

Le choix du nombre de cellules amplificatrices est dicté par le gain visé (section 4.4.2) et par le fonctionnement en grand signal, en particulier par l'optimisation du cycle de charge des transistors de sortie (section 4.4.3 page suivante). Un nombre de huit cellules a été ainsi déterminé.

4.4.2 Simulations des paramètres S

Les paramètres **S** des trois amplificateurs distribués, simulés jusqu'à 150 GHz , sont représentés dans la figure 4.4.2 page 173. On observe tout d'abord sur les paramètres S_{11} et S_{22} une très bonne adaptation, meilleure que 10 dB sur toute la bande, indiquant un très bon dimensionnement des paramètres des lignes coplanaires vis-à-vis des impédances d'entrée et de sortie des cellules amplificatrices élémentaires.

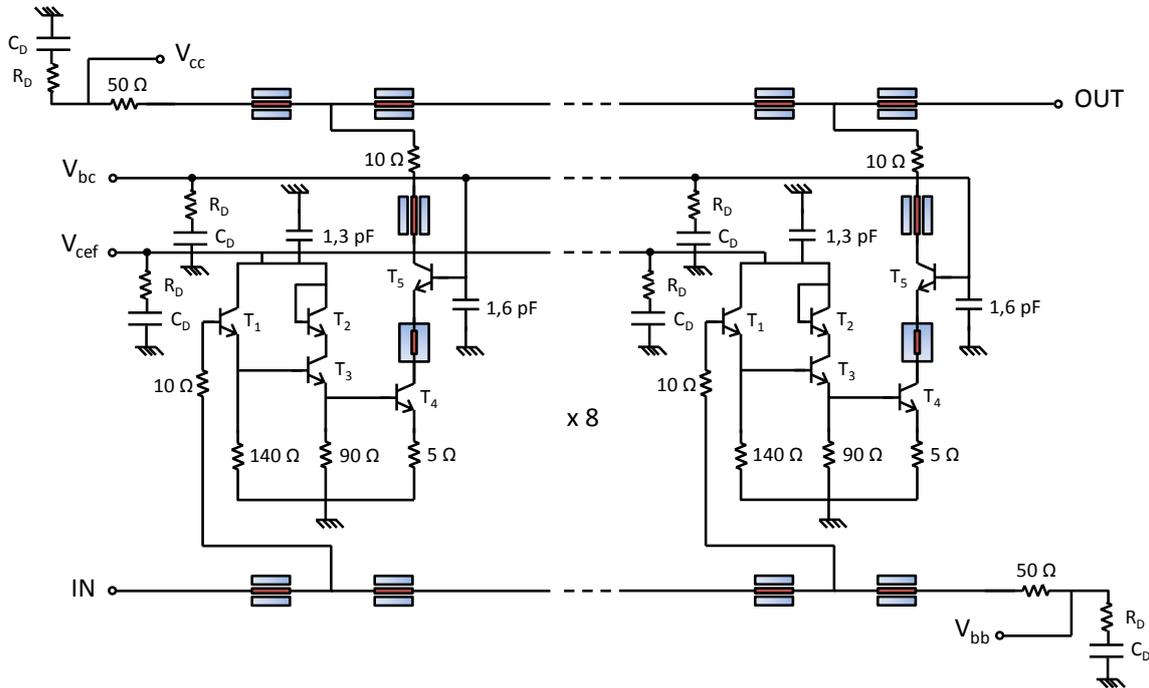


FIGURE 4.4.1 : Architecture complète de l'amplificateur distribué SDA1.

L'isolation (S_{12}) reste supérieure à 30 dB. Le gain à basse fréquence de SDA1, SDA2 et SDA3 vaut respectivement 19,3, 19,4 et 17,3 dB. La bande passante à -3 dB vaut respectivement 94,8, 100,2 et 121,6 GHz. Les performances obtenues correspondent aux trois compromis présentés dans la section 4.2.4 page 163, récapitulés dans le tableau 4.3 page 174.

On constate dans les trois cas une très faible ondulation du gain et l'absence de pic à l'approche de la fréquence de coupure. Le premier point résulte de la très bonne adaptation, qui tient à l'optimisation des lignes de transmission artificielles. Le second point tient d'une part à l'atténuation linéique des lignes de transmission artificielles, à la fois faible mais suffisante pour obtenir un effet d'amortissement bénéfique, et d'autre part au fait que la fréquence de coupure de la transconductance Y_T des cellules amplificatrices élémentaires est bien inférieure à la fréquence de Bragg des lignes de transmission artificielles.

4.4.3 Simulations temporelles

Les simulations temporelles permettent de vérifier et d'optimiser le fonctionnement des circuits en régime transitoire et en grand signal. À cet égard, le choix du nombre de cellules vise à optimiser le cycle de charge des transistors les plus

4.4 Amplificateurs distribués single-ended

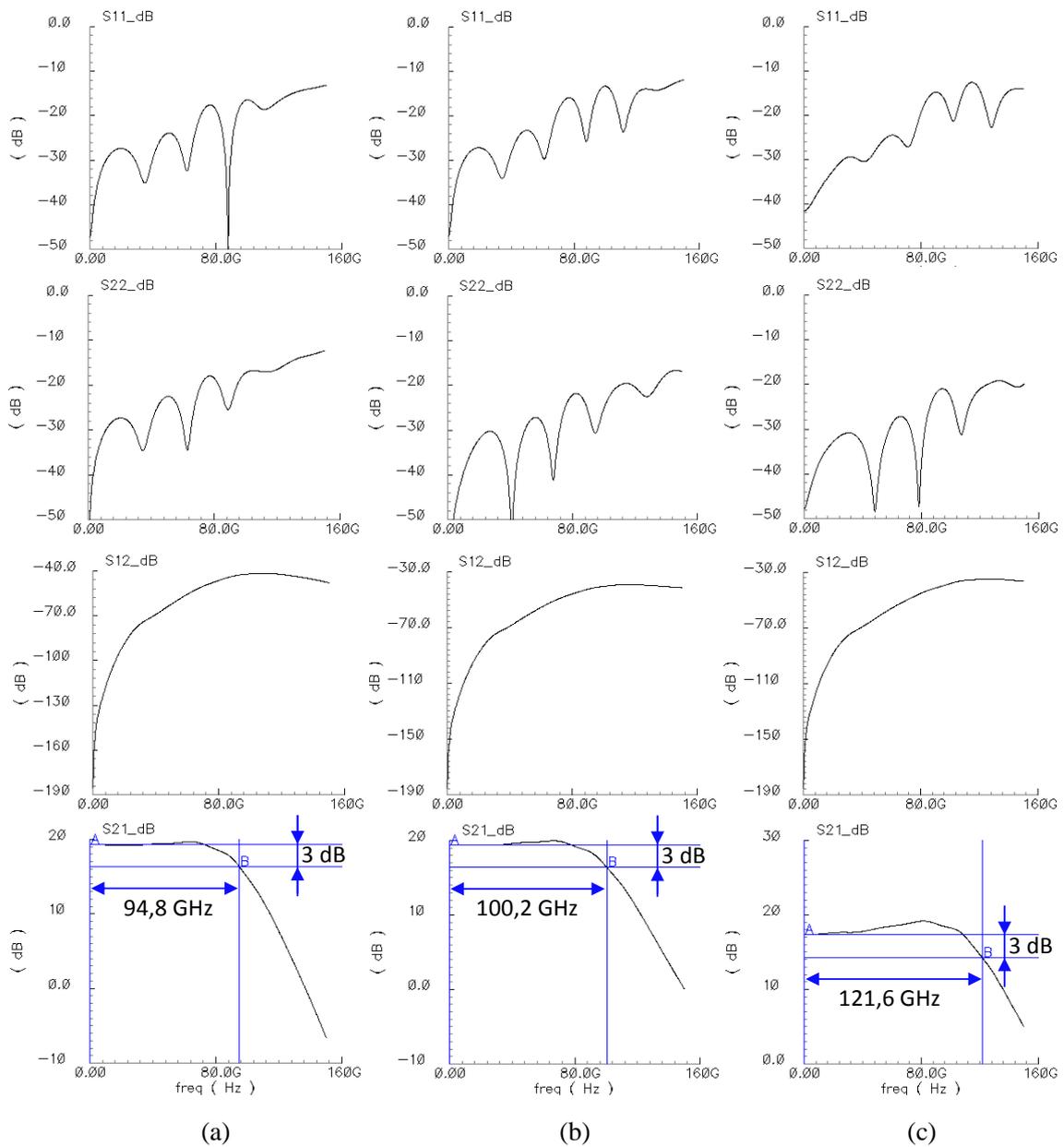


FIGURE 4.4.2 : Paramètres S des trois amplificateurs distribués single-ended SDA1 (a), SDA2 (b) et SDA3 (c), simulés jusqu'à 150 GHz .

PARAMÈTRES	UNITÉ	SDA1	SDA2	SDA3
R_{s1} / R_{s2}	Ω	10 / 10	0 / 0	0 / 0
R_E	Ω	5	5	10
L_1	-	parasite de connexion (micro-ruban)		
L_2	-	ligne coplanaire $G = 4 \mu m, W = 15 \mu m$ et $L = 50 \mu m$	parasite de connexion ligne de type micro-ruban	
S_{21} à 0,1 GHz	dB	19,3	19,4	17,3
Bande passante à -3 dB	GHz	94,8	100,2	121,6
Ondulation	dB	0,4	0,8	2
Isolation	dB	> 40	> 42	> 36
$S_{11} S_{22}$ < -15 dB < -10 dB < -5 dB	GHz	0 - 128 0 - 128	0 - 96 0 - > 160 0 - > 160 0 - > 160 0 - > 160 0 - > 160	0 - 88 0 - > 160

TABLE 4.3 : Récapitulatif des principaux paramètres de conception et des performances fréquentielles des trois amplificateurs distribués SDA1, SDA2 et SDA3.

critiques, subissant l'excursion en courant et tension la plus contraignante. En l'occurrence, dans chaque cellule amplificatrice élémentaire, il s'agit du transistor en configuration base commune. Nous traçons dans la figure 4.4.3 page ci-contre le cycle de charge du transistor de la huitième et dernière cellule, obtenu à l'issue d'une simulation transitoire consistant à attaquer le circuit avec un signal d'entrée cadencé à 111 Gbit/s. Le cycle de charge dynamique, représentant la courbe paramétrée $[I_c(t); V_{ce}(t)]$, montre un fonctionnement optimum, où l'excursion en courant et tension est maximisée, tout en évitant les zones à risque, à savoir la saturation aux forts I_c et faibles V_{ce} , le claquage électrique aux forts V_{ce} et faibles I_c , ainsi que le claquage électro-thermique aux forts $I_c \cdot V_{ce}$.

Les diagrammes de l'oeil en entrée et en sortie des trois versions SDA1, SDA2 et SDA3 sont respectivement présentés dans les figures 4.4.4, 4.4.5 et 4.4.6, pages 176 et 177. Ils sont tracés pour trois amplitudes du signal d'entrée différentes, à l'issue de simulations transitoires à 111 Gbit/s. La figure 4.4.7 page 177 permet de constater que pour l'amplitude de simulation la plus élevée, les trois circuits entrent en saturation, ce qui se traduit par une compression du gain, en l'occurrence de 1 dB pour SDA1, de 0,6 dB pour SDA2 et de 0,4 dB pour SDA3. Cette saturation permet d'écrêter sur les niveaux *haut* et *bas* du signal les surtensions observées à

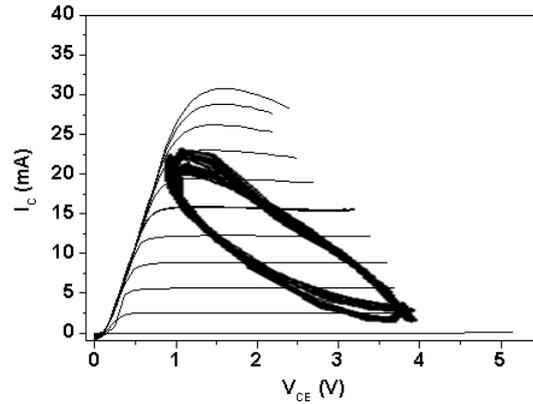


FIGURE 4.4.3 : Cycle de charge du transistor de sortie (base commune) de la dernière cellule amplificatrice.

plus faible amplitude. Ces dernières sont dues aux distorsions linéaires (ondulations de la réponse fréquentielle, en particulier du temps de propagation de groupe). En modifiant les polarisations des circuits, il est possible de faire intervenir cet effet non-linéaire à plus faible amplitude. Pour le cas présenté, les polarisations sont réglées pour une amplitude de sortie maximale. On relève qu'elle se situe autour de $3V_{pp}$, en cohérence avec la figure 4.4.3. Les valeurs des courants et tensions d'alimentation sont récapitulées dans le tableau 4.4 :

PARAMÈTRES	UNITÉ	SDA1	SDA2	SDA3
V_{cc} I_{cc}	V mA	+7,25 +67	+7,25 +67	+8,0 +85
V_{bc} I_{bc}	V mA	+2,5 +3,1	+2,5 +3,1	+2,5 +3,64
V_{bb} I_{bb}	V mA	+3,05 +4,5	+3,05 +4,5	+3,15 +4,45
V_{cef} I_{cef}	V mA	+3,0 +189	+3,0 +189	+3,3 +202
P_{diss}	W	+1,07	+1,07	+1,37

TABLE 4.4 : Alimentations des trois circuits SDA1, SDA2 et SDA3, pour l'amplitude de sortie maximale (d'après la simulation).

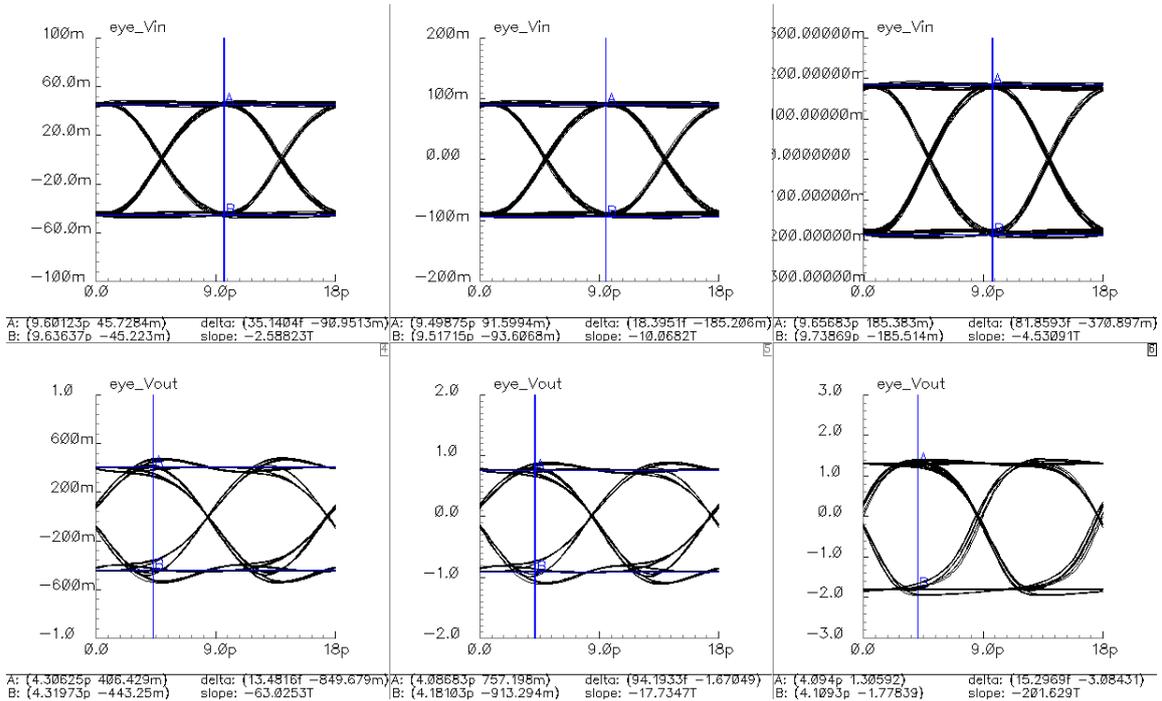


FIGURE 4.4 : Simulations temporelles de SDA1 à 111 Gbit/s.

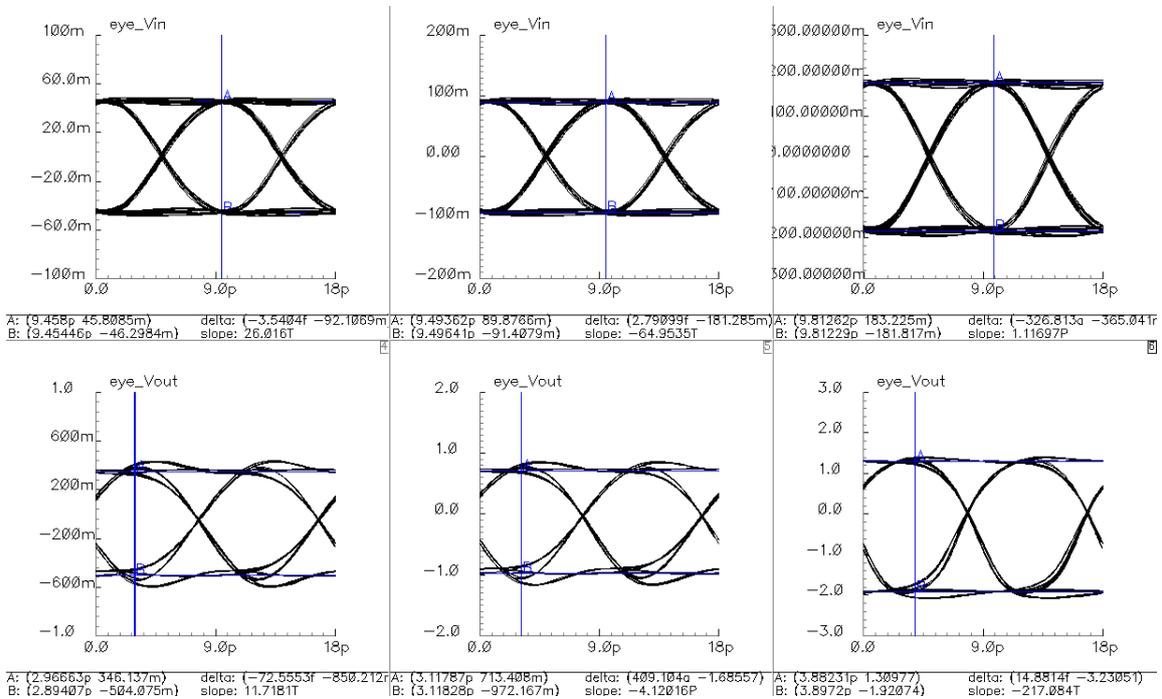


FIGURE 4.5 : Simulations temporelles de SDA2 à 111 Gbit/s.

4.4 Amplificateurs distribués single-ended

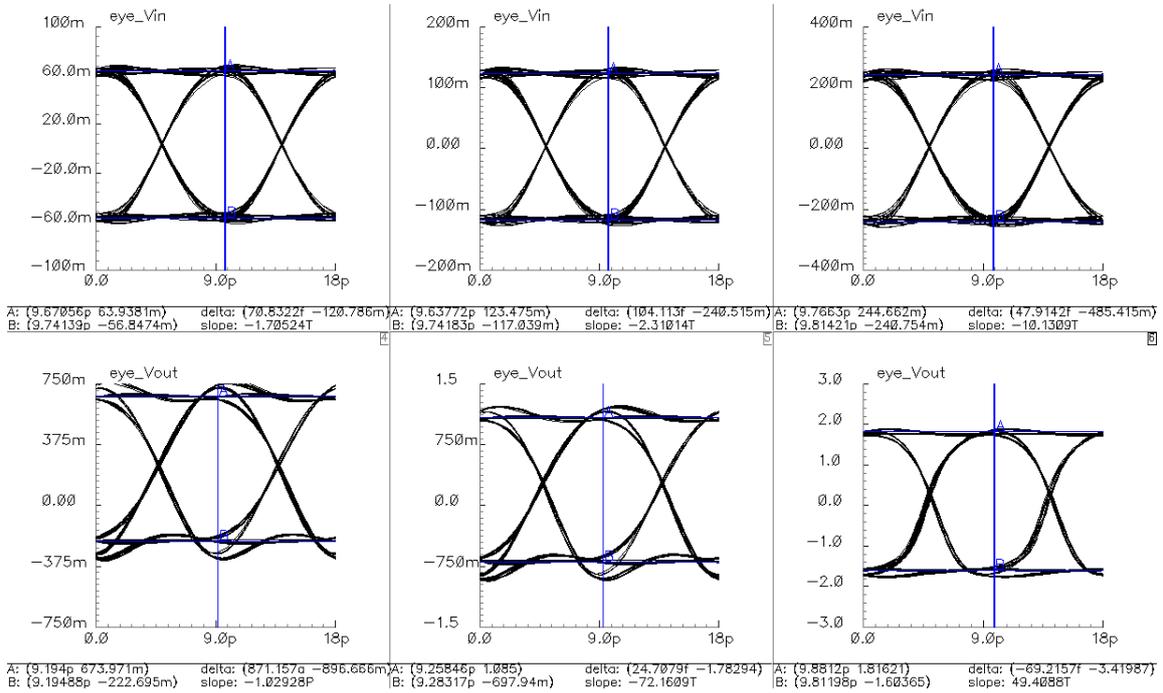


FIGURE 4.4.6 : Simulations temporelles de SDA3 à 111 Gbit/s.

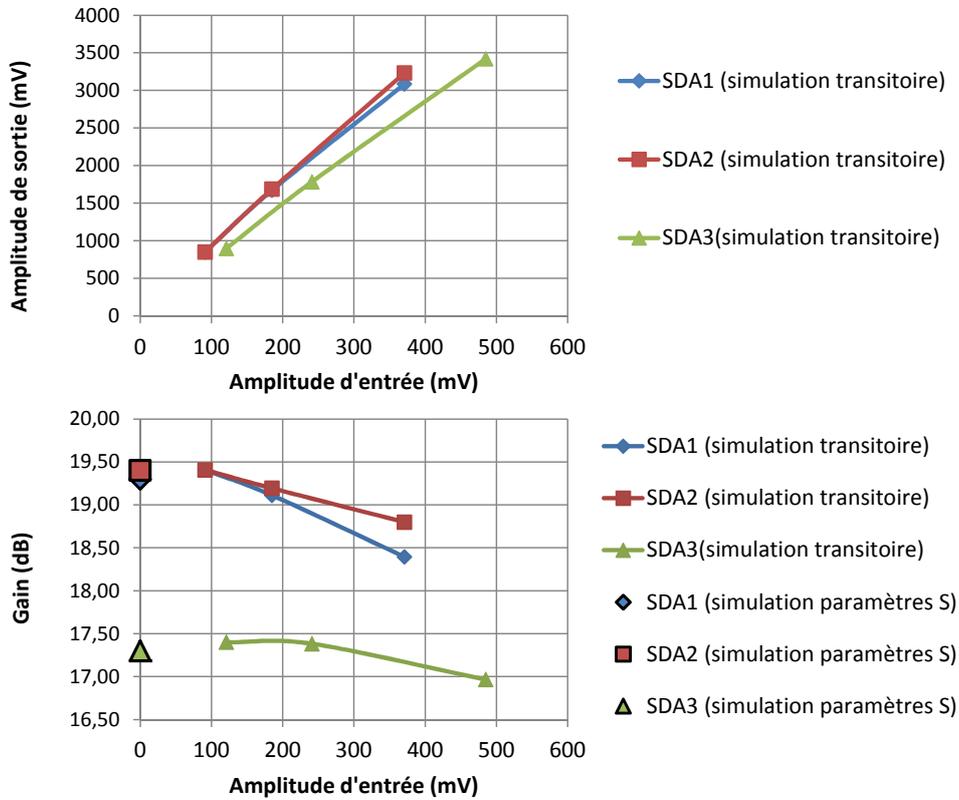


FIGURE 4.4.7 : Evolution de l'amplitude de sortie et du gain en tension en fonction de l'amplitude d'entrée de SDA1, SDA2 et SD3, d'après les simulations transitoires à 111 Gbit/s des figures 4.4.4, 4.4.5 et 4.4.6.

4.4.4 Implantation

Le dessin, réalisé sous Cadence Virtuoso, ainsi qu'une microphotographie du circuit SDA1 sont représentés dans la figure 4.4.8. Ils sont quasiment identiques pour les circuits SDA2 et SDA3. Les accès hyperfréquences *IN* et *OUT* sont de type coplanaire, avec une largeur de $100\ \mu\text{m}$ et un espacement de $50\ \mu\text{m}$, correspondant à une impédance caractéristique de $50\ \Omega$. Les quatre alimentations V_{cc} , V_{bc} , V_{cef} et V_{bb} sont accessibles au travers de plots de $100 \times 100\ \mu\text{m}^2$. Les alimentations V_{cc} et V_{bb} sont découplées par un réseau parallèle composé d'une capacité de grande valeur (typiquement entre 5 et $10\ \text{pF}$) en série avec une résistance d'amortissement de $5\ \Omega$. La dimension des circuits est de $1,6 \times 2,8\ \text{mm}^2$.

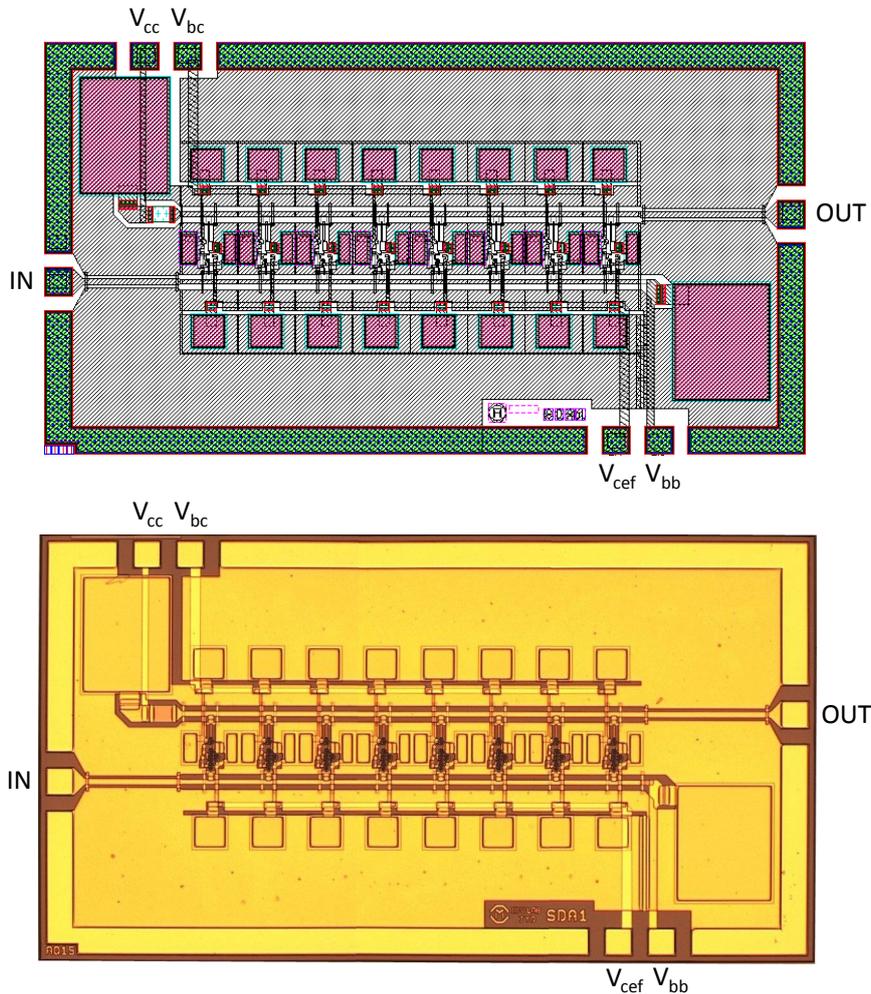


FIGURE 4.4.8 : Dessin et microphotographie de l'amplificateur distribué single-ended SDA1 (dimension : $1,6 \times 2,8\ \text{mm}^2$).

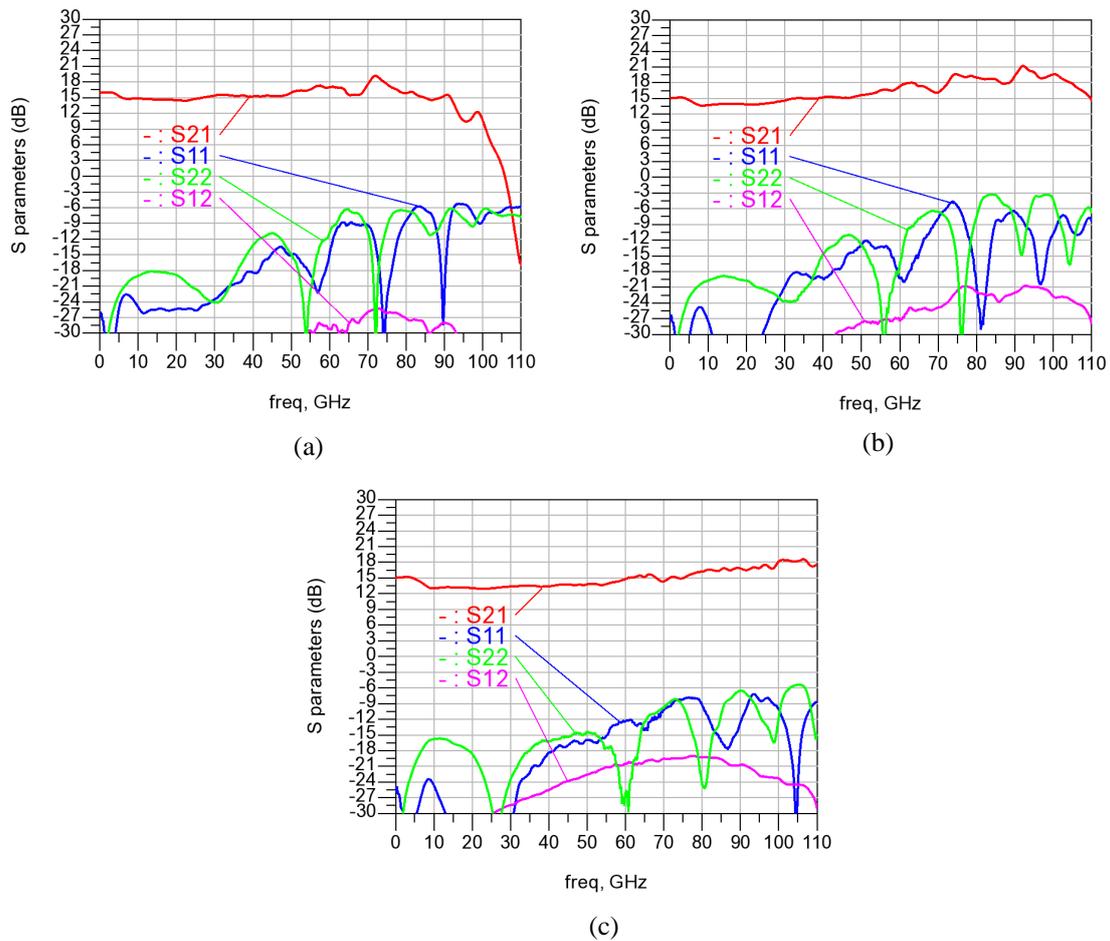


FIGURE 4.5.1 : Paramètres S des trois amplificateurs distribués single-ended SDA1 (a), SDA2 (b) et SDA3 (c), mesurés jusqu'à 110 GHz .

4.5 Mesures

4.5.1 Mesure des paramètres S

Les paramètres S des trois circuits SDA1, SDA2 et SDA3 mesurés jusqu'à 110 GHz sont représentés dans la figure 4.5.1 et leurs principales caractéristiques sont récapitulées dans le tableau 4.5 page suivante. En comparaison avec les performances simulées, présentées dans la section 4.4.2 page 171, nous constatons tout d'abord un bon accord entre la simulation et la mesure de la bande passante à -3 dB . Néanmoins, le gain mesuré est inférieur de plusieurs décibels au gain simulé. Nous avons en effet dû le réduire en diminuant les polarisations afin d'obtenir un fonctionnement stable des amplificateurs. Cette nécessité est liée à la différence encore plus importante constatée sur l'isolation. En effet, l'isolation mesurée est moins bonne

PARAMÈTRES	UNITÉ	SDA1	SDA2	SDA3
S_{21} à 0,1 GHz	dB	15,9	15,0	15,0
Bande passante à -3 dB	GHz	93	> 110	> 110
Ondulation	dB	6,1	7,5	5,5
Isolation	dB	> 25	> 21	> 19
S_{11} / S_{22}				
< -15 dB	GHz	0 - 50 / 0 - 37,5	0 - 50 / 0 - 40	0 - 55 / 0 - 50
< -10 dB		0 - 62,5 / 0 - 60	0 - 67,5 / 0 - 62,5	0 - 70 / 0 - 69
< -5 dB		0 - 110 / 0 - 110	0 - 74 / 0 - 82	0 - 110 / 0 - 110

TABLE 4.5 : Principales caractéristiques extraites des paramètres \mathbf{S} mesurés des circuits SDA1, SDA2 et SDA3.

par rapport à la simulation de 15 à 21 dB, donnant lieu à une dégradation importante de l'adaptation et de la stabilité, comme illustré dans la figure 3.3.7 page 129. Une différence est donc logiquement également observée sur l'adaptation, avec une dégradation en mesure allant jusqu'à une quinzaine de décibels.

Cet écart important entre simulation et mesure n'est pas dû à un défaut de modélisation du transistor, celui-ci rendant très bien compte de l'ensemble des caractéristiques en jeu, en particulier de l'isolation (*cf.* [Joh11]). Une hypothèse plausible est une qualité insuffisante des masses ac qui résulte de l'implantation réelle des cellules amplificatrices élémentaires (*cf.* figure 4.2.5 page 165). Cette limitation générale des circuits single-ended est bien connue et est encore plus critique dans le cas de l'amplificateur distribué, puisque nous avons vu dans les chapitres 2 et 3 que son isolation globale est par construction moins bonne que l'isolation propre des cellules amplificatrices élémentaires. Concrètement, cela signifie que les masses ac qui doivent être présentées au collecteur des étages à collecteur commun, à la base de l'étage à base commune, ainsi qu'à l'émetteur de l'étage à émetteur commun, présentent en réalité des éléments parasites dus aux découplages ou aux îlots de plans de masse nécessairement imparfaits, créant des contre-réactions indésirables. La seule solution réellement efficace est d'opter pour une architecture différentielle, qui exploite le concept de masse virtuelle. C'est précisément l'objet du chapitre 5.

En dépit de ce constat, les performances fréquentielles obtenues sont au niveau de l'état de l'art (*cf.* tableau 4.6 page 184), les amplificateurs distribués single-ended existants dans la littérature ne pouvant par construction pas déroger à cette limitation. Compte tenu de l'application visée, le paramètre le plus important reste la performance en fonctionnement temporel grand signal, objet de la section suivante.

4.5.2 Mesures numériques

Les diagrammes de l'œil mesurés en sortie des trois amplificateurs distribués SDA1, SDA2 et SDA3, ainsi que le signal appliqué en entrée sont présentés dans la figure 4.5.2 page suivante. Les mesures ont été faites à 86 Gbit/s , compte tenu des équipements de mesure alors disponibles. Pour un signal d'entrée de 519 mV , on mesure $2,70$, $2,65$ et $2,37\text{ V}$ en sortie de SDA1, SDA2 et SDA3, respectivement⁸. Il a été à nouveau nécessaire de réduire significativement les polarisations pour stabiliser les amplificateurs, le gain grand signal obtenu étant alors égal à $14,3$, $14,2$ et $13,2\text{ dB}$, respectivement, ce qui correspond à quelques décibels de compression, par rapport aux valeurs de gain extraites des mesures des paramètres S dans la section 4.5.1 page 179. Il est à noter que les amplitudes des séquences atteignent $2,91$, $2,75$ et $2,99\text{ V}$, respectivement⁹. Ces grandeurs sont directement comparables à la seule information d'amplitude de signal temporel disponible dans la littérature (cf. tableau 4.6 page 184).

Deux conclusions principales découlent de ces résultats :

- Les mesures temporelles grand signal confirment la tendance à l'instabilité de ces trois amplificateurs distribués single-ended. Cela se perçoit sur la moindre qualité des diagrammes de l'œil de sortie en comparaison du signal d'entrée qui est visiblement plus propre.
- Néanmoins, la capacité à fournir un signal de sortie de forte amplitude est démontrée. Les niveaux d'amplitude atteints sont par ailleurs sensiblement meilleurs que l'état de l'art (cf. tableau 4.6 page 184).

4.6 Comparaison à l'état de l'art

Les principales caractéristiques des trois amplificateurs distribués single-ended réalisés sont comparées à l'état de l'art dans le tableau 4.6 page 184. Il est à noter que seule la référence [HUR08] fournit des mesures de diagrammes de l'œil, sans pour autant fournir d'information sur la grandeur la plus pertinente, à savoir *l'amplitude de l'œil*. Nous pouvons donc seulement comparer *les amplitudes des séquences*. Les résultats présentés dans cette référence sont une adaptation, dans une version plus avancée de la technologie TBDH InP de l'IAF, des travaux initiés par SCHNEIDER

8. On considère ici *l'amplitude de l'œil*, soit la différence $\mu(1) - \mu(0)$ entre la moyenne des niveaux 1 et celle des niveaux 0 , dans une étroite fenêtre temporelle représentant *l'instant de décision*. Cette mesure standard est réalisée automatiquement par l'oscilloscope.

9. Il s'agit là de la grandeur $\mu(1) - \mu(0)$ mesurée par l'oscilloscope en prenant tous les points 1 et 0 sans restriction sur la fenêtre temporelle. Cette mesure standard est réalisée automatiquement par l'oscilloscope.

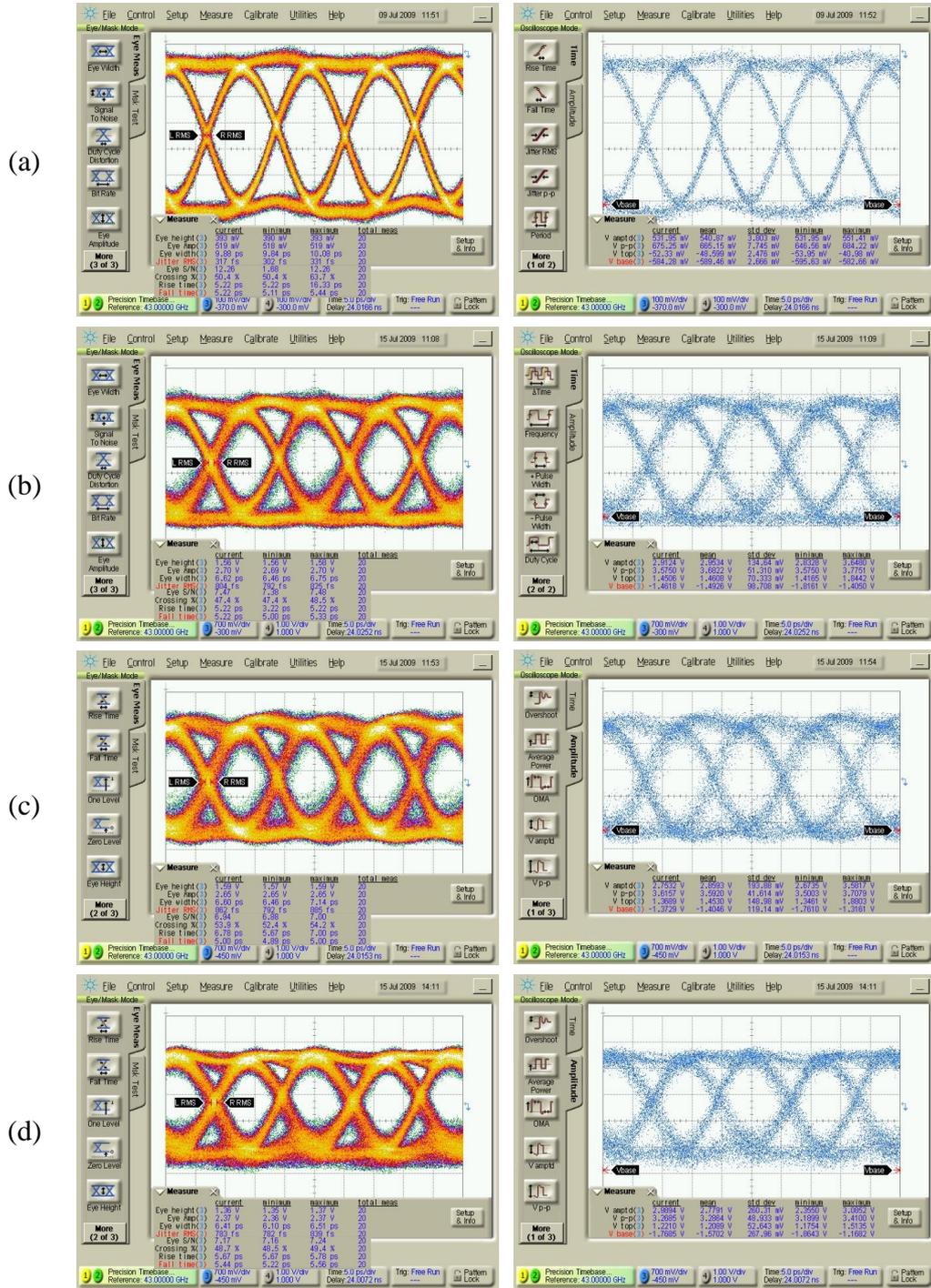


FIGURE 4.5.2 : Diagrammes de l'oeil mesurés à 86 Gbit/s : signal d'entrée (a), sortie de SDA1 (b), SDA2 (c) et SDA3 (d).

dans une technologie antérieure [SCH05, SCH06]. Dans la thèse [SCH06], portant sur des amplificateurs distribués single-ended, figurent des mesures de paramètres S dont certaines font apparaître clairement des signatures typiques d'un comportement instable, par exemple à la page 99.

Ces observations nous permettent de conclure que la mise en oeuvre d'amplificateurs distribués dans une configuration single-ended est sujette à des problèmes d'instabilité particulièrement difficile à résoudre, d'autant plus compte tenu de l'application visée, à savoir l'amplificateur de signaux de données numériques, dont la très grande largeur de bande ne permet pas la pleine exploitation des techniques de stabilisation classiques.

4.7 Conclusion

Dans ce chapitre, la conception d'amplificateurs distribués a été introduite. Les spécificités du transistor bipolaire plaident pour une architecture de cellule amplificatrice élémentaire de type cascode avec buffer d'entrée. Nous en avons présenté une variante améliorée, mettant en oeuvre des résistances d'amortissement en série au niveau de l'entrée et de la sortie, en lien avec la première méthode d'optimisation étudiée dans le chapitre 3. Trois variantes de cellules amplificatrices ont alors été conçues, constituant les trois amplificateurs distribués single-ended SDA1, SDA2 et SDA3, réalisés dans la technologie TBDH InP $0,7 \mu m$ du III-V Lab. Les simulations petit-signal en paramètres S et grand signal en transitoire ont montré de très bonnes performances, validant les choix architecturaux et le dimensionnement des éléments constitutifs. Cependant, les contraintes d'implantation, en particulier les parasites des masses ac, ont donné lieu à une forte diminution de l'isolation, qui a conduit à une dégradation de la stabilité et de l'adaptation d'impédance des circuits. Moyennant de réduire le gain, en réduisant les alimentations, un fonctionnement stable a pu être obtenu, démontrant des caractéristiques fréquentielles et temporelles à l'état de l'art.

À l'issue de ce chapitre, un certain nombre d'enseignements se dessinent. Tout d'abord, la méthodologie de conception d'amplificateurs distribués, basée sur les éléments théoriques des chapitres 2 et 3, a été validée. Des bandes passantes supérieures à $90 GHz$ et des amplitudes de sortie atteignant $3 V$ ont été démontrées. Néanmoins, la configuration single-ended pour un amplificateur distribué très large bande s'avère pénalisée par les parasites de masses ac, plaidant donc pour une mise en oeuvre dans une configuration différentielle, pour bénéficier du concept de masse virtuelle. C'est précisément l'objet du chapitre 5.

PARAMÈTRES	UNITÉ	[TES14]	[HUR08]	[BAE06]	[MAS03B]	PRÉSENT TRAVAIL		
						SDA1	SDA2	SDA3
Matériau	-	SiGe	InP	InP	InP	InP	InP	InP
Transistor	-	BiCMOS	DHBT	DHBT	HEMT	DHBT	DHBT	DHBT
Noeud	μm	0,13	0,7	0,5	0,13	0,7	0,7	0,7
f_T	GHz	300	350	337	160	300	300	300
f_{max}	GHz	500	370	345	270	290	290	290
Cellule amplificatrice ^a		EC+2BC	2CC+EC+BC	2CC+EC+BC	SC+GC	2CC+EC+BC		
Gain	dB	10	21	17	14,5	15,9	15,0	15,0
Bande passante à 3 dB	GHz	170	120	> 110	94	93	> 110	> 110
Fréquence de coupure basse	MHz	> 200	$\rightarrow 0$ ^b	$\rightarrow 0$	-	-	$\rightarrow 0$	$\rightarrow 0$
Amplitude de l'oeil ^c	V_{pp}	-	-	-	-	2,70	2,65	2,37
Amplitude de la séquence ^d	V_{pp}	-	2,3	-	-	2,91	2,75	2,99
Rapport S/N	-	-	-	-	-	7,17	7,47	6,94
Débit	$Gbit/s$	-	100	-	-	-	86	-
Consommation	W	0,108	0,610	0,222	-	1,36	1,27	1,25
Té de polarisation	-	OUI	NON	NON	NON	-	NON	-
entrée / sortie obligatoire	-	-	-	-	-	-	-	-
Taille de la puce	mm^2	$0,85 \times 0,45$	$2,0 \times 1,0$	$1,08 \times 0,45$	$2,5 \times 1,1$	$1,6 \times 2,8$		

TABLE 4.6 : Etat de l'art des amplificateurs distribués single-ended.

- ^a. E(S) = émetteur (source), B(G) = base (grille), C(D) = collecteur (drain), - C = - commun, 2 = double.
- ^b. La fréquence de coupure basse n'est pas limitée par le circuit, mais par les capacités externes de découplage.
- ^c. Correspond à la mesure « Eye amplitude » de l'oscilloscope.
- ^d. Correspond à la mesure « Pk-Pk voltage amplitude » de l'oscilloscope.

CHAPITRE 5

Amplificateur distribué différentiel avec sélecteur 2:1 intégré à 100 Gbit/s en TBH InP 0,7 μm

5.1 Introduction

Le 22 juin 1995, T. Y. K. WONG déposait un brevet intitulé *High frequency, differential limiting distributed amplifier* [Won96a], accordé et publié en date du 27 août 1996 par l'USPTO¹, dans lequel il présentait la première mise en œuvre différentielle du concept d'amplificateur distribué. Il présentait en octobre de la même année à la conférence GaAs IC² à San Diego une réalisation en technologie TBH AlGaAs/GaAs pour les télécommunications optiques à 10 Gbit/s [Won95], qu'il détaillait l'année suivante dans l'article *A 10 Gb/s AlGaAs/GaAs HBT High Power Fully Differential Limiting Distributed Amplifier for III-V Mach-Zehnder Modulator* [Won96b]. Depuis, de nombreuses publications ont fait état d'amplificateurs distribués différentiels comme driver de modulateur de Mach-Zehnder, pour les systèmes à 10 Gbit/s, 40 Gbit/s, 100 Gbit/s en $4 \times 25 \text{ Gbd}$, puis finalement à 100 Gbd. En 2004, BAEYENS et al. publiaient un driver distribué différentiel fournissant une amplitude différentielle de $11,3 V_{pp}$ à 40 Gbit/s [Bae04], établissant le record de produit vitesse \times amplitude avec 452 V.Gbit/s. Il ne sera battu qu'en 2013 pour s'établir à 660 V.Gbit/s, avec un signal de sortie d'amplitude différentielle égale à $5,9 V_{pp}$ à 112 Gbit/s (revue [3]), sujet du présent chapitre.

1. United States Patent and Trademark Office, <http://www.uspto.gov/>.

2. 17th Annual IEEE Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 1995.

Comme nous avons eu l'occasion de le préciser dès l'introduction (*cf.* page 5), minimiser le nombre d'interfaces à 100 Gbit/s, dans l'optique d'une utilisation système, permet de maximiser les performances. En 2005, SUZUKI et al. publiaient un amplificateur distribué différentiel intégrant en entrée un sélecteur 2:1 [Suz05]. Mesuré en grand signal à 80 Gbit/s, une amplitude de sortie différentielle de $5,4 V_{pp}$ était obtenue, démontrant un produit vitesse \times amplitude de $432 \text{ Gbit}\cdot\text{s}^{-1}\cdot\text{V}$. L'intégration d'un sélecteur 2:1 permet de travailler à un débit moitié en entrée, minimisant ainsi le nombre d'interfaces critiques au débit de sortie. S'inscrivant dans cette logique, ce chapitre exploite la méthodologie et les résultats présentés dans les chapitres 2, 3 et 4 pour réaliser un amplificateur distribué différentiel, intégrant en entrée un sélecteur 2:1.

Organisation du chapitre

Le chapitre 5 est organisé de la façon suivante :

Section 5.2 : *Sélecteur 2:1 à 100 Gbit/s*

Section 5.3 : *Cellule amplificatrice élémentaire*

Section 5.4 : *Amplificateur distribué différentiel avec sélecteur 2:1 à 100 Gbit/s*

Section 5.5 : *Mesures numériques*

Section 5.6 : *Comparaison à l'état de l'art*

5.2 Sélecteur 2:1 à 100 Gbit/s

5.2.1 Principe de base

Le bloc de base d'un circuit numérique bipolaire est la paire différentielle, fonctionnant naturellement comme un commutateur de courant suivant les lois présentées dans la figure 5.2.1 page ci-contre, où $V_{IN} = V_{be1} - V_{be2}$ est la tension différentielle de base, $V_T = kT/q$ est la tension thermodynamique, valant environ 26 mV à 300 K, I_E est le courant de polarisation d'émetteur, $I_c = I_{c1} - I_{c2}$ est le courant de collecteur différentiel, en considérant $\beta/(\beta + 1) \approx 1$, où β est le gain en courant du transistor [Bar98]. Ces équations sont valables tant que V_{be1} et V_{be2} sont très supérieurs à V_T , ce qui en pratique est toujours le cas. La caractéristique de commutation de courant suit une loi de type *tangente hyperbolique*. Lorsque l'amplitude de la tension différentielle V_{IN} est suffisamment grande devant V_T , l'amplitude de la tension de sortie différentielle reste constante³, ne dépendant plus que du courant de polarisation I_E

3. Comportement appelé « limiteur ».

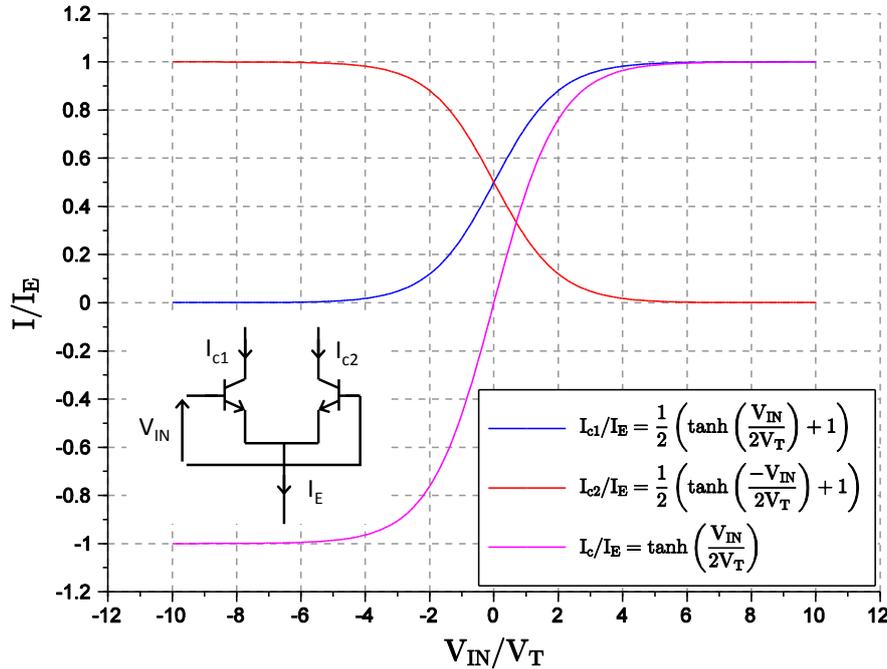


FIGURE 5.2.1 : Fonction de transfert statique de la paire différentielle bipolaire.

et de la résistance de charge R_c des collecteurs, valant $2R_c I_E$. L'avantage de cette propriété est illustrée dans la figure 5.2.2 page suivante, où le signal d'entrée, comportant des interférences entre symboles et du bruit, est appliqué à la fonction de transfert statique de la paire différentielle bipolaire, qui fournit en sortie un signal régénéré en amplitude. On observe également un effet redresseur bénéfique sur les fronts montants et descendants du signal, avec néanmoins une augmentation visible de la gigue. Pour obtenir également un phénomène de régénération temporelle, il est en effet nécessaire d'introduire un signal d'horloge, commandant dans un arrangement à base de paires différentielles les instants auxquels cette fonction de transfert statique est appliquée au signal. Un tel arrangement peut consister par exemple en une bascule D [Kon05].

Autour de ce bloc élémentaire, mis en œuvre dans des arrangements asynchrones ou synchrones, les principes de base des circuits numériques bipolaires ultra-rapides, présentés dans la référence [Mol08], consistent à utiliser des étages émetteurs suiveurs en amont de chaque paire différentielle, remplissant trois fonctions :

1. D'une part, la bonne polarisation des transistors, les circuits numériques utilisant par nécessité des liaisons continues entre chaque étage.
2. D'autre part, une transformation de l'impédance de l'entrée de la paire diffé-

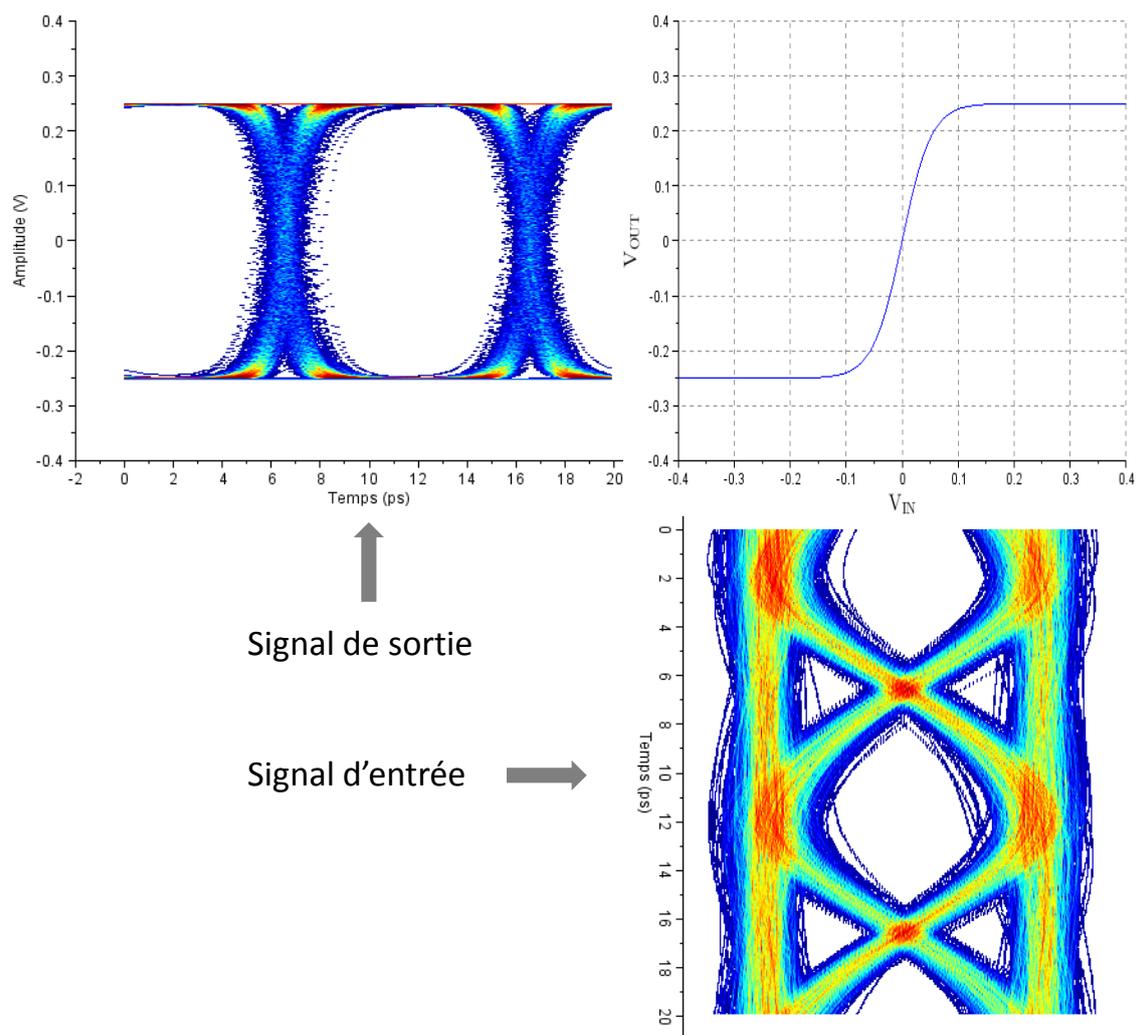


FIGURE 5.2.2 : Illustration de l'effet limiteur de la paire différentielle bipolaire, reposant sur la non-linéarité de la loi de type *tangente hyperbolique* de sa transfert statique.

rentielle, qui est fortement capacitive⁴ et faiblement résistive⁵, vers une impédance ramenée en entrée des émetteurs suiveurs, qui est faiblement capacitive et fortement résistive. Cette propriété offre deux avantages importants :

- a) Elle permet de réaliser le cas échéant⁶ une adaptation très large bande en plaçant simplement en parallèle de l'entrée d'un émetteur suiveur une résistance d'adaptation⁷.
 - b) Elle permet de diminuer la charge capacitive vue par un étage amont, telle qu'une sortie de paire différentielle chargée par des résistances de collecteur, diminuant d'autant le pôle RC en jeu.
3. Enfin, l'entrée de la paire différentielle étant fortement capacitive, le signal l'attaquant est ainsi présenté par un étage émetteur suiveur dont l'impédance de sortie est faible, de sorte que le pôle RC alors en jeu est diminué.

5.2.2 Architecture

Le sélecteur 2:1 reprend exactement l'approche présentée dans la référence [Kon09], à savoir l'association d'un sélecteur 2:1 et d'un buffer de puissance fournissant une amplitude de sortie élevée. Son architecture est présentée dans la figure 5.2.3 page suivante. Les entrées de données single-ended IN_1 et IN_2 , mises en forme dans leur buffer de donnée (« BD ») respectif, sont multiplexées temporellement dans le coeur de sélecteur (« CS ») au rythme du signal d'horloge single-ended Clk , mis en forme dans le buffer d'horloge (« BH »). Les signaux complémentaires générés en sortie du coeur de sélecteur, au débit double par rapport aux données d'entrée, sont amplifiés par le buffer de puissance (« BP »). Typiquement, pour des données d'entrée et une horloge cadencées respectivement à 50 Gbit/s et 50 GHz, le signal de sortie est donc cadencé à 100 Gbit/s.

Coeur de sélecteur

Le coeur du sélecteur (« CS ») consiste en la mise en parallèle de deux paires différentielles au niveau de leurs sorties⁸, au travers d'une paire de noeuds de sommation

4. Dominée par l'effet Miller sur la capacité C_{bc} , ainsi que la capacité de diffusion de la jonction base-émetteur.

5. À cause de la résistance dynamique du transistor bipolaire $r_{be} = \eta V_T / I_{B_0}$ ne valant que quelques dizaines d'ohms.

6. *i.e.* dans le cas d'une interface avec l'extérieur ou avec un étage lointain dont les signaux sont amenés par une ligne de transmission.

7. Avec idéalement une faible composante inductive.

8. Bien que ressemblant, il ne s'agit pas *stricto sensu* d'une cellule de Gilbert, abus de langage fréquemment opéré.

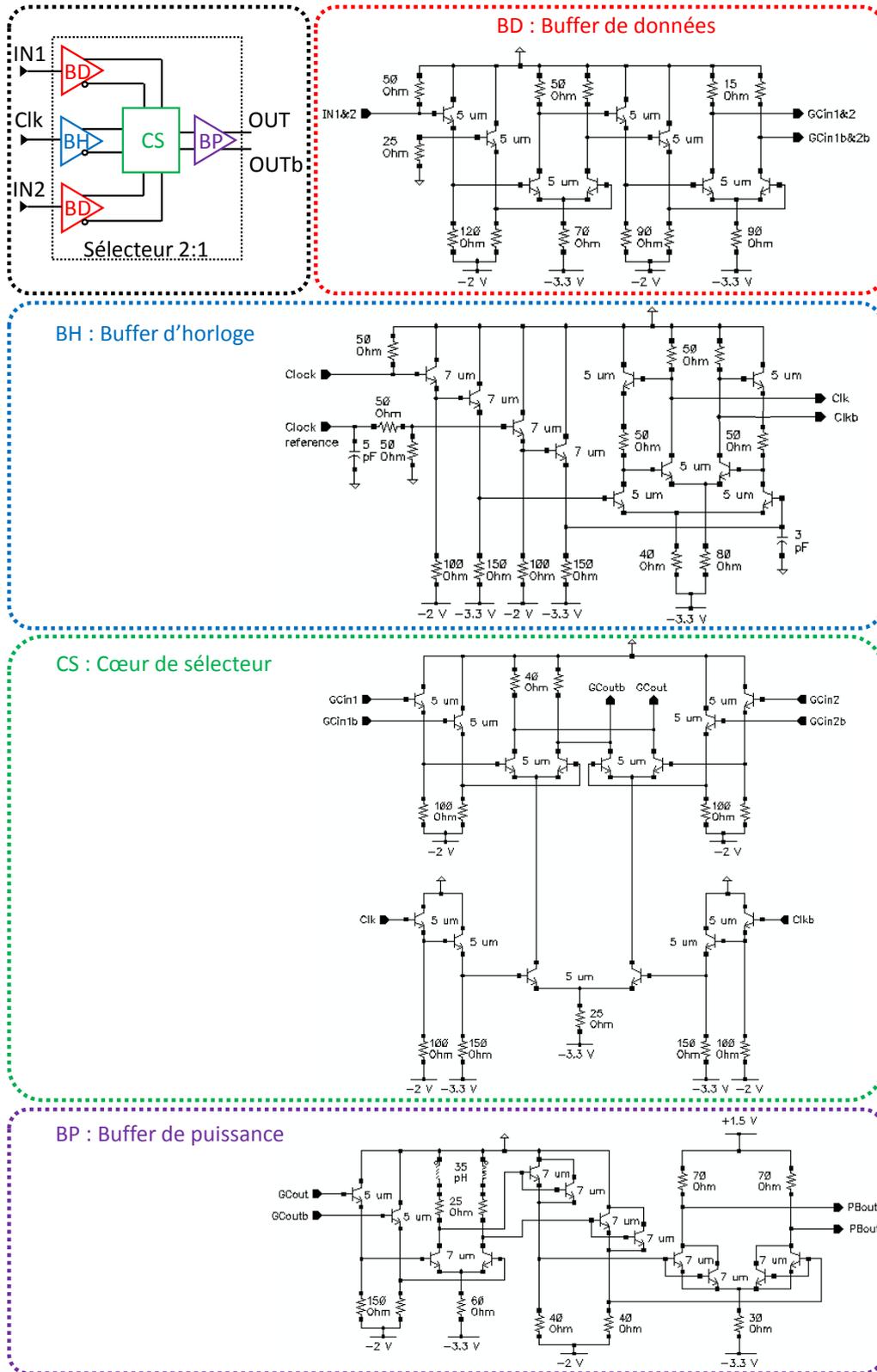


FIGURE 5.2.3 : Architecture du sélecteur 2:1.

communs chargés par une paire de résistances égales à $40\ \Omega$. Les alimentations des émetteurs de ces deux paires correspondent respectivement aux deux collecteurs d'une troisième paire différentielle, qui est contrôlée de façon complémentaire par le signal d'horloge. Moyennant d'être convenablement aligné temporellement par rapport aux signaux de données, le signal d'horloge sélectionne ainsi alternativement une voie ou l'autre, ce qui constitue le multiplexage temporel recherché.

Les deux premières paires différentielles sont précédées d'une paire d'étages émetteurs suiveurs et la troisième est précédée de deux paires d'étages émetteurs suiveurs, conformément aux objectifs et principes présentés dans la section 5.2.1 page 186. Les premiers étages d'émetteurs suiveurs sont polarisés au niveau de l'émetteur au travers de résistances de $100\ \Omega$ sous $-2\ V$. Le cas échéant, les étages suivants sont polarisés au niveau de l'émetteur au travers de résistances de $150\ \Omega$ sous $-3,3\ V$. Enfin, la troisième paire différentielle est polarisée au niveau de l'émetteur au travers d'une résistance de $25\ \Omega$ sous $-3,3\ V$.

Les deux entrées données et l'horloge du cœur de sélecteur sont transmises par deux buffers de données (« BD ») et un buffer d'horloge (« BH »), respectivement, ayant pour rôle générique de réduire la sensibilité à l'amplitude des signaux d'entrée, ainsi que de présenter une impédance d'entrée $50\ \Omega$.

Buffer d'horloge

Le buffer d'horloge (« BH ») repose sur la structure Cherry-Hooper avec contre-réaction active par émetteur suiveur [Hol04], variante optimisée et populaire de la version originelle [Che63]. Cette architecture permet d'obtenir un gain et une bande passante significativement plus élevés que la paire différentielle classique. Les deux paires différentielles sont polarisées au travers de résistances d'émetteur de $40\ \Omega$ et $80\ \Omega$ sous $-3,3\ V$. Les résistances de charge de la première et de la deuxième paire différentielle valent $50\ \Omega$. Elles ont un impact sur le gain et la réponse fréquentielle de l'étage⁹, du fait de la contre-réaction. Pour une bonne polarisation de l'ensemble, deux paires d'étages émetteurs suiveurs sont cascadées en entrée, polarisées au travers de résistances de $100\ \Omega$ sous $-2\ V$ et $150\ \Omega$ sous $-3,3\ V$, respectivement. L'entrée du buffer d'horloge est chargée par une résistance $50\ \Omega$ parallèle réalisant l'adaptation large bande. L'entrée complémentaire est utilisée comme référence, permettant de régler le rapport cyclique du multiplexage. Un pont diviseur avec des résistances $50\ \Omega$ permet à la fois la bonne polarisation des transistors de la voie complémentaire, l'introduction d'un rapport de division ad-hoc, ainsi qu'un filtrage passe-bas associé à une capacité de $5\ pF$ afin de filtrer les éventuels parasites présents sur le signal de référence.

9. La fréquence du pôle et le facteur de qualité.

Buffer de données

Le buffer de donnée (« BD ») consiste en la mise en cascade de deux paires différentielles classiques avec buffer d'entrée par simple émetteur suiveur. Afin d'attaquer les entrées données du coeur de sélecteur avec un signal dont la composante dc de mode commun permette une bonne polarisation des étages suivants, en particulier la non-saturation des transistors des trois paires différentielles, la dernière paire différentielle du buffer de données doit fournir un signal faiblement négatif, d'où sa polarisation d'émetteur au travers d'une résistance de $90\ \Omega$ sous $-3,3\ V$ pour avoir un courant de polarisation faible, ainsi que sa résistance de collecteur de seulement $15\ \Omega$, pour avoir une chute de tension faible. En contre-partie, afin d'augmenter le gain de ce buffer de données, un étage supplémentaire est ajouté en amont, alimenté au travers d'une résistance de $70\ \Omega$ sous $-3,3\ V$ avec une paire de résistances de collecteur de $50\ \Omega$. Les émetteurs suiveurs de la première et de la deuxième paire différentielle sont polarisés au travers de résistances de $120\ \Omega$ et $90\ \Omega$, respectivement, sous $-2\ V$. La mise en cascade de deux paires différentielles avec buffer permet aussi d'augmenter la réjection du mode commun, rendant possible un interfaçage single-ended en entrée. L'adaptation large bande en entrée est réalisée par une résistance $50\ \Omega$ parallèle. L'entrée complémentaire est mise à la masse au travers d'une résistance $25\ \Omega$ afin d'assurer la bonne polarisation des transistors et l'établissement d'une composante continue de référence ad-hoc¹⁰.

Buffer de puissance

Le buffer de puissance (« BP »), recevant les signaux complémentaires multiplexés issus du coeur de sélecteur (« CS »), a pour fonction de les amplifier jusqu'à une amplitude différentielle de $2V_{pp}$. Pour ce faire, des résistances de collecteur de $70\ \Omega$ sont utilisées. Etant en parallèle de l'impédance $50\ \Omega$ présentée par les étages suivants, l'amplitude de courant alors nécessaire pour atteindre $1V_{pp}$ sur chaque voie complémentaire est d'environ $34\ mA_{pp}$. Des simulations transitoires permettent alors de déterminer que la taille optimale des transistors de la paire différentielle pour fournir ce courant sans trop dégrader les temps de montée correspond à deux transistors de longueur d'émetteur $7\ \mu m$ en parallèle. Ils sont polarisés au travers d'une résistance de $30\ \Omega$ sous $-3,3\ V$. Compte tenu de l'amplitude du signal de sortie, il est nécessaire d'ajouter une tension de collecteur positive égale à $+1,5\ V$. Les émetteurs suiveurs en amont de cette paire différentielle sont également constitués de deux transistors de $7\ \mu m$ en parallèle, polarisés au travers d'une résistance de $40\ \Omega$ sous $-2\ V$. Afin d'atteindre un gain suffisant pour attaquer cette ultime paire différen-

10. *i.e.* égale à celle présente sur l'autre entrée.

tielle de puissance avec un signal suffisamment élevé pour pleinement bénéficier de l'effet redresseur sur les fronts montants et descendants des signaux (*cf.* figure 5.2.2 page 188), un étage amplificateur supplémentaire est utilisé en amont. La paire différentielle a une charge de collecteur constituée d'une résistance de $25\ \Omega$ en série avec une inductance de $35\ \text{pH}$, qui apporte un peaking fréquentiel améliorant la bande passante de l'ensemble. Elle est polarisée au travers d'une résistance de $60\ \Omega$ sous $-3,3\ \text{V}$ et les émetteurs suiveurs en amont au travers d'une résistance de $150\ \Omega$ sous $-2\ \text{V}$.

5.3 Cellule amplificatrice élémentaire

5.3.1 Architecture

L'architecture générique de la cellule amplificatrice élémentaire de l'amplificateur distribué différentiel est basée sur l'architecture introduite dans la section 4.2.2 page 156, mise en œuvre dans une configuration différentielle. Présentée dans la figure 5.3.1 page suivante, elle consiste en un double étage collecteur commun différentiel précédant un étage cascode différentiel. Une polarisation négative des étages collecteur commun (V_{EE1}), au travers des résistances R_1 et R_2 , ainsi que de la paire différentielle (V_{EE2}), au travers des résistances R_{EE} , est adoptée. Cela rend possible une polarisation à $0\ \text{V}$ du collecteur des étages collecteur commun, ainsi que de la base des étages base commune, en les connectant directement à la masse, permettant de minimiser les parasites qui y sont vus. Les points d'alimentation V_{EE1} et V_{EE2} sont découplés par une charge parallèle constituée d'une résistance R_D en série avec une capacité C_D .

Compte tenu des contraintes d'implantation (*cf.* section 5.3.2), une inductance de dégénérescence, notée L_1 , est introduite et associée à la résistance de dégénérescence R_E , faisant écho à la deuxième méthode d'optimisation présentée dans les sections 3.4.2 page 139 et 3.5.2 page 147 (en particulier la figure 3.5.10 page 153). Compte tenu de la valeur de L_1 , déterminée en partie par les contraintes d'implantation, les simulations présentées dans la section suivante montrent qu'il n'est pas nécessaire de recourir aux résistances série d'amortissement R_{s1} et R_{s2} (*cf.* figure 4.2.3 page 160).

5.3.2 Optimisation

L'optimisation des caractéristiques de la cellule amplificatrice élémentaire différentielle est intimement liée à son implantation. La figure 5.3.2 page 195 fait correspondre son schéma électrique et son dessin, faisant apparaître l'impédance de

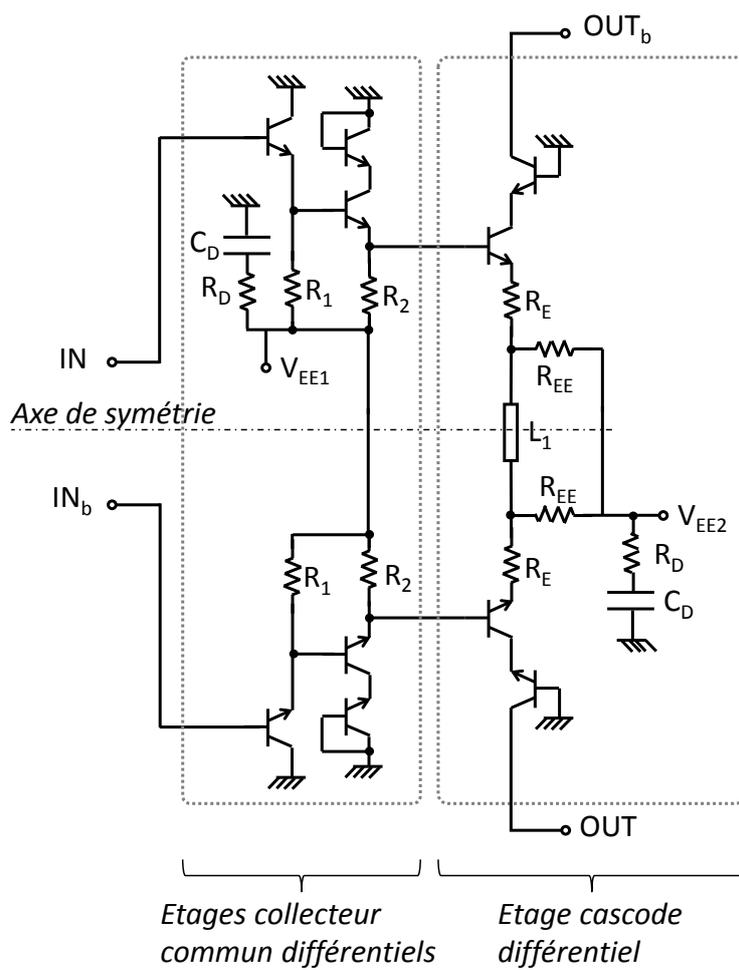


FIGURE 5.3.1 : Architecture de la cellule amplificatrice élémentaire différentielle.

dégénérescence constituée de la résistance R_E en série avec la ligne L_1 , en référence à la figure 5.3.1 page précédente. L'optimisation de ce couple fait écho à la deuxième méthode d'optimisation mise en évidence dans les sections 3.4.2 page 139 et 3.5.2

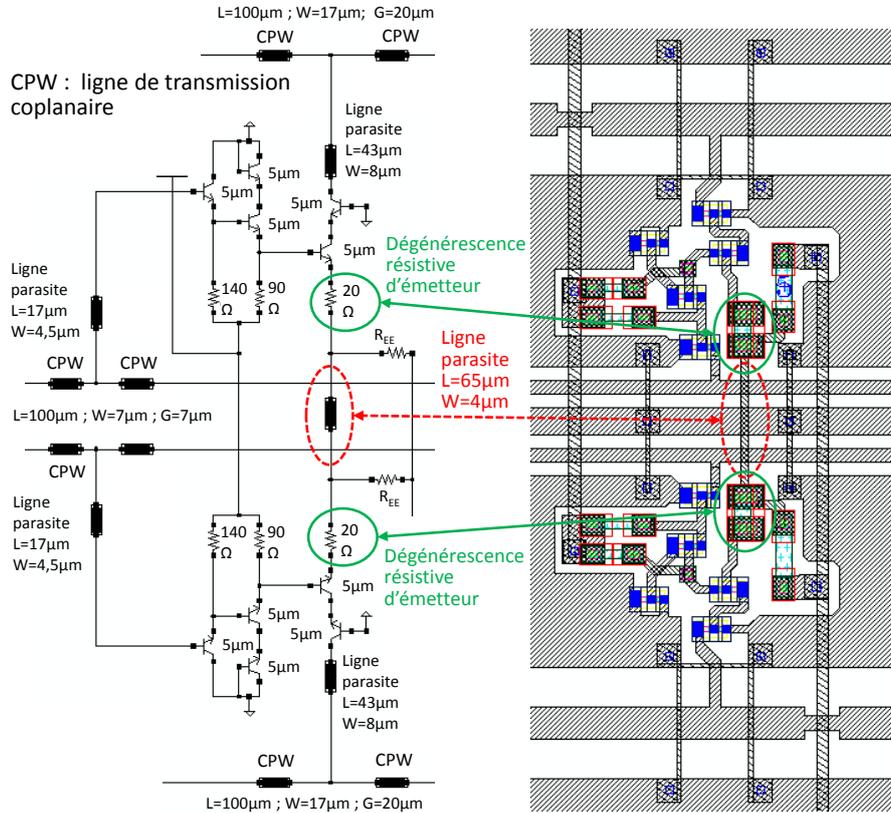


FIGURE 5.3.2 : Implantation de la cellule amplificatrice élémentaire différentielle.

page 147, en particulier dans la figure 3.5.10 page 153. La présence naturelle de la ligne L_1 est liée au choix de mettre en œuvre l'architecture différentielle dans une configuration élatée parfaitement symétrique, plutôt qu'une configuration différentielle compacte, plus traditionnelle mais alors inévitablement imparfaitement symétrique au niveau des connexions aux lignes coplanaires en entrée et sortie des cellules amplificatrices élémentaires¹¹. Sa longueur, qui est directement liée aux dimensions de la ligne coplaire de la ligne artificielle d'entrée ainsi qu'à la largeur de son plan de masse, est de $65 \mu m$, compte tenu des dimensions des lignes calculées dans la section suivante.

11. cf. par exemple [Liu03, Rad03].

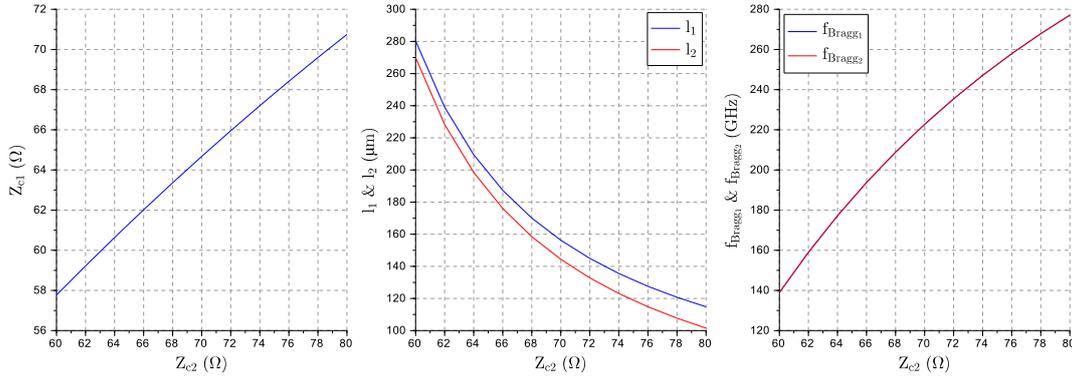


FIGURE 5.3.3 : Evolution des paramètres des lignes réelles en fonction de Z_{c2} ($\epsilon_{reff} = 4,5$).

5.3.3 Calcul des paramètres des lignes coplanaires

La détermination des capacités d'entrée et de sortie de la cellule amplificatrice élémentaire retenue (*cf.* figure 5.3.2 page précédente) est identique à la méthodologie présentée dans la section 4.2 page 156. Les valeurs retenues pour le calcul des paramètres des lignes coplanaires utilisées comme éléments de distribution sont $C_{in} = 11,5 fF$ et $C_{out} = 14,0 fF$. Les lignes de transmission sont réalisées avec le deuxième niveau d'interconnexion. La permittivité relative effective retenue est donc 4,5. Les équations déterminées dans la section 2.3.6 page 85 sont utilisées pour calculer les paramètres des lignes, en considérant des impédances de référence Z_{r1} et Z_{r2} égales à 50Ω et en imposant la valeur de l'impédance caractéristique Z_{c2} de la ligne de sortie. Nous traçons dans la figure 5.3.3 l'évolution des paramètres Z_{c1} , l_1 et l_2 , en fonction de Z_{c2} variant de 60 à 80Ω , ainsi que les fréquences de Bragg des lignes d'entrée et de sortie, f_{Bragg1} et f_{Bragg2} . Par construction, pour chaque point calculé, les paramètres sont tels que les conditions d'adaptation d'impédance et d'égalité des déphasages sont respectées. On remarque d'ailleurs logiquement que les courbes de f_{Bragg1} et f_{Bragg2} sont confondues (égalité des déphasages). On constate que ces dernières ne descendent pas en dessous de $140 GHz$. On peut donc choisir arbitrairement les longueurs des lignes auxquelles on souhaite travailler entre 100 et $280 \mu m$. Ce choix est dicté d'une part par la nécessité d'avoir suffisamment d'espace entre les cellules pour mettre en œuvre les capacités de découplage et d'autre part par la nécessité de limiter la taille maximale de l'amplificateur distribué. Une longueur de $200 \mu m$ est un bon compromis. Pour cette longueur, les fréquences de Bragg valent environ $180 - 190 GHz$, soit suffisamment plus que le débit symbole visé ($100 Gbd$). On a alors $Z_{c2} = 64 \Omega$ et $Z_{c1} = 61 \Omega$. En toute rigueur, pour ces dernières valeurs, le respect parfait des conditions d'adaptation d'impédance et d'égalité des déphasages

donne $l_1 = 209,5 \mu m$ et $l_2 = 198,5 \mu m$, avec $f_{Bragg_1} = f_{Bragg_2} = 177,2 GHz$. Nous choisissons de déroger à cette règle stricte par simplicité de réalisation en prenant des lignes de longueur identiques, égales à $200 \mu m$. Comme nous l'avons démontré dans la section 2.3.6 page 85, nous aurions pu à la fois imposer la condition d'égalité des longueurs des lignes tout en respectant les conditions d'adaptation d'impédance et d'égalité des déphasages en réalisant les lignes d'entrée et de sortie dans des niveaux d'interconnexion différents. Comme le montre le récapitulatif des paramètres dans le tableau 5.1, l'écart au respect parfait des conditions s'avère en l'occurrence négligeable, puisque nous obtenons $Z_{Ac1} = 49,9 \Omega$ et $Z_{Ac2} = 50,1 \Omega$, ainsi que $\tau_1 = 1,73 ps$ et $\tau_2 = 1,81 ps$.

PARAMÈTRES	SYMBOLE	LIGNE D'ENTRÉE	LIGNE DE SORTIE	UNITÉ	
Capacité parasite	$C_{in/out}$	11,5	14,0	fF	
LIGNES RÉELLES	Permittivité relative effective	$\varepsilon_{reff_1/2}$	4,5	4,5	-
	Longueur	$l_{1/2}$	200	200	μm
	Impédance caractéristique	$Z_{c_1/2}$	61	64	Ω
	Séparation	$G_{1/2}$	7	20	μm
	Largeur	$W_{1/2}$	7	17	μm
LIGNES ARTIFICIELLES	Inductance linéique	$L_{1/2}$	0,431	0,453	$pH/\mu m$
	Capacité linéique	$C_{1/2}$	0,116	0,110	$fF/\mu m$
	Impédance caractéristique	$Z_{Ac_1/2}$	49,9	50,1	Ω
	Retard pur par cellule	$\tau_{1/2}$	1,73	1,81	ps

TABLE 5.1 : Paramètres des lignes de l'amplificateur distribué différentiel.

5.4 Amplificateur distribué différentiel avec sélecteur 2:1 à 100 Gbit/s

5.4.1 Architecture

L'architecture du circuit complet est présentée dans la figure 5.4.1. Le sélecteur 2:1, introduit dans la section 5.2 page 186, est associé à l'amplificateur distribué différentiel dont l'architecture est présentée dans la figure 5.4.2 page suivante. Elle consiste en la distribution de huit cellules amplificatrices élémentaires, dont l'architecture est détaillée dans la figure 5.3.2 page 195, le long des lignes coplanaires dont les paramètres ont été déterminés dans la section 5.3.3 page 196. La détermination du nombre optimum de cellules repose sur la même méthodologie que celle présentée dans la section 4.4 page 170, à savoir l'obtention d'un gain et d'une amplitude de signal en sortie suffisants, d'après les simulations des paramètres S et de la réponse temporelle, respectivement objet des deux sections suivantes.

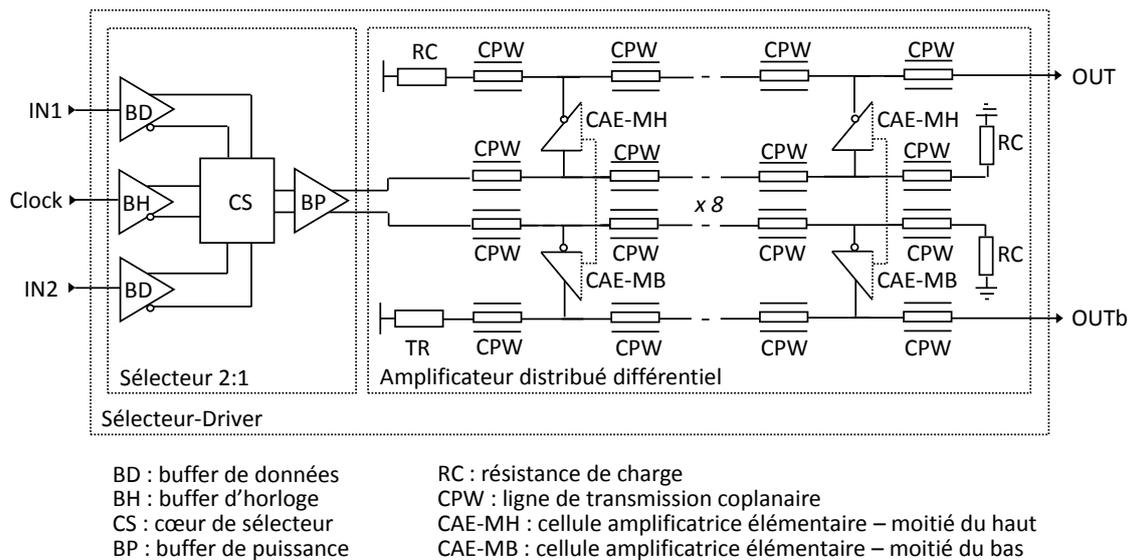


FIGURE 5.4.1 : Architecture de l'amplificateur distribué différentiel avec sélecteur 2:1 à 100 Gbit/s.

Deux versions de sélecteur-driver ont été conçues. Les différences se situent au niveau du buffer de puissance du sélecteur et au niveau de la valeur de la résistance de dégénérescence R_E de l'amplificateur distribué (*cf.* figure 5.3.1 page 194).

5.4 Amplificateur distribué différentiel avec sélecteur 2:1 à 100 Gbit/s

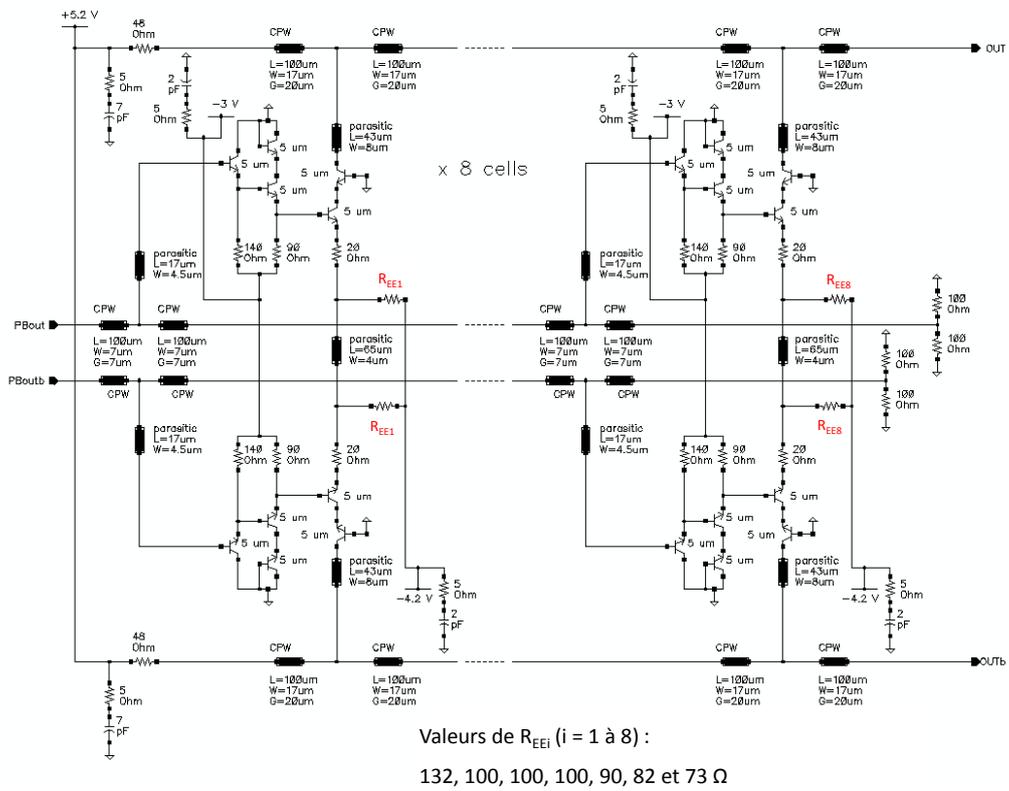


FIGURE 5.4.2 : Architecture de l'amplificateur distribué différentiel.

5.4.2 Simulations des paramètres S

Dans la figure 5.4.3, le paramètre S_{dd_21} ¹² de l'amplificateur distribué différentiel uniquement est simulé pour une résistance R_E (cf. figure 5.3.1 page 194) variant de 0 à 30 Ω . Pour $R_E = 0 \Omega$, la composante inductive de la ligne L_1 fait fortement chuter le gain quand la fréquence augmente, de sorte que la bande passante à -3 dB est de seulement 29 GHz. L'effet bénéfique de la ligne L_1 est connu depuis au moins l'article [Pai93]. PAIXATO y démontre qu'une dégénérescence par une inductance série au niveau des sources d'un amplificateur distribué dont la cellule amplificatrice élémentaire est un étage à source commune, permet de stabiliser l'amplificateur. Nous exploitons ici cet effet positif pour la stabilisation de l'amplificateur, tout en ajoutant la composante résistive à la dégénérescence pour réduire le gain à basse fréquence et compenser la baisse de la bande passante à -3 dB .

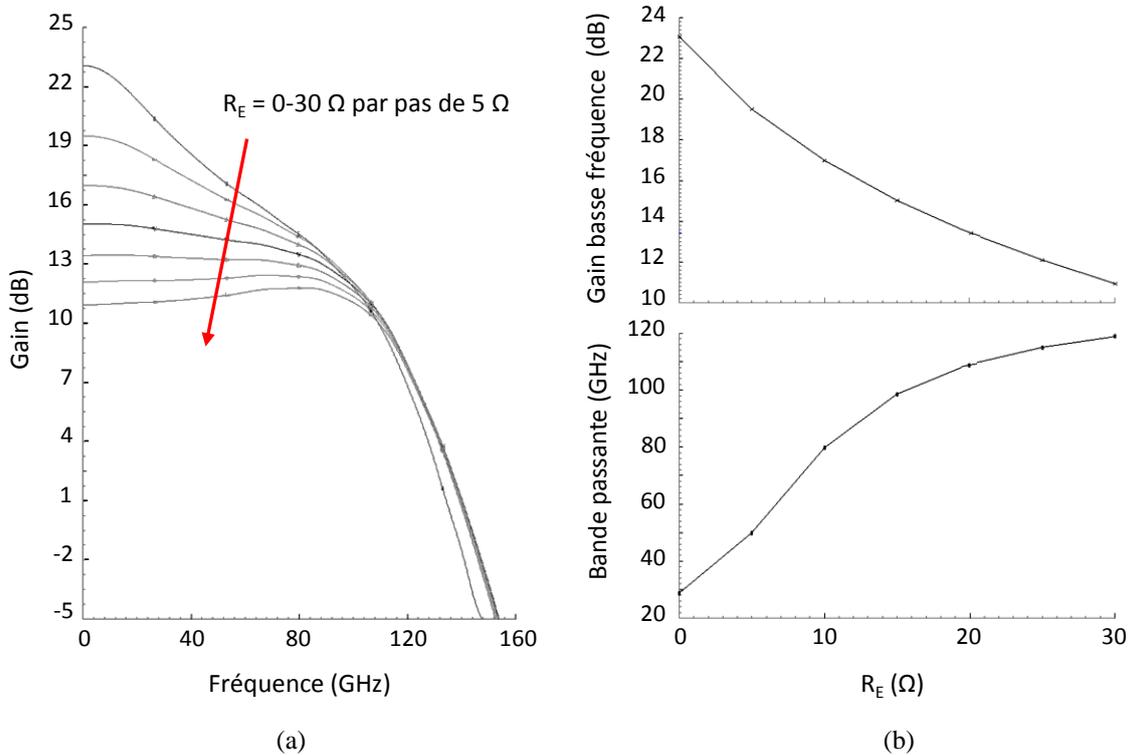


FIGURE 5.4.3 : Simulations du paramètre S_{dd_21} de l'amplificateur distribué différentiel (a) et extraction du gain basse fréquence et de la bande passante correspondants (b), pour une résistance de dégénérescence R_E variant de 0 à 30 Ω .

12. Paramètre S de mode mixte en transmission, du mode différentiel à l'accès 1 vers le mode différentiel à l'accès 2 [Huy10].

Deux versions ont été réalisées. Le tableau 5.2 en présente les caractéristiques. Pour palier la différence de gain, le buffer de puissance du sélecteur de la version II fournit une amplitude double par rapport à la version I. Afin que le cycle de charge des transistors fournissant le principal de l'excursion de signal reste alors bien positionné, une alimentation de collecteur positive est utilisée.

PARAMÈTRES		VERSION I	VERSION II
AMPLIFICATEUR DISTRIBUÉ	Résistance de dégénérescence R_E	10 Ω	20 Ω
	Gain différentiel (S_{dd_21})	17 dB	13,4 dB
	Bande passante à -3 dB	80 GHz	109 GHz
SÉLECTEUR	Amplitude différentielle de sortie	2×500 mV _{pp}	2×1 V _{pp}
	Alimentation de collecteur de la dernière paire différentielle du buffer de puissance	NON (Masse)	OUI (+1,5 V)

TABLE 5.2 : Caractéristiques des deux versions de sélecteur-drivers réalisées.

5.4.3 Simulations temporelles

5.4.3.1 Sélecteur-driver version I

Une simulation temporelle réalisée à 111 Gbit/s, soit une période temporelle de 9 ps, est présentée dans la figure 5.4.4 page suivante. Les signaux d'entrée du sélecteur $IN1$ et $IN2$ pour les données et Clk pour l'horloge ont une amplitude pic-pic de 200 mV. Ils sont cadencés au débit moitié et à la fréquence moitié, respectivement. Les sorties complémentaires OUT et $OUTb$, cadencées à 111 Gbit/s, ont une amplitude pic-pic de 3,0 V. Le signal différentiel $OUT - OUTb$ présente une qualité améliorée et une amplitude double.

La fabrication de cette première version a donné lieu aux résultats présentés dans l'article [4] page 263. Bien que ce circuit ait présenté des performances à l'état de l'art, ces dernières se sont avérées être très dispersées au sein d'une même plaque et d'une plaque à une autre, rendant le circuit difficilement exploitable en pratique pour la réalisation de modules en vue de son utilisation dans un système optique complet. Le détail des résultats de mesure n'est par conséquent pas précisé dans la suite qui se concentre sur la version II, présentant de meilleures performances.

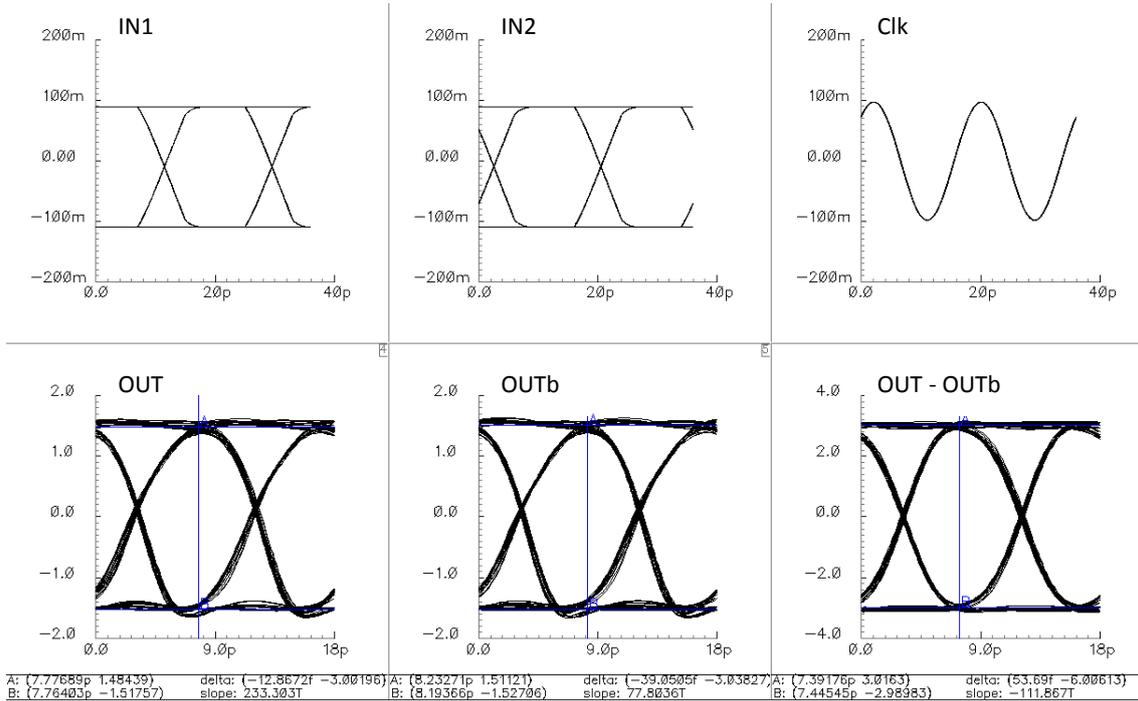


FIGURE 5.4.4 : Diagrammes de l’oeil du sélecteur-driver (version I) simulés à 111 Gbit/s (labels : cf. figure 5.4.1).

5.4.3.2 Sélecteur-driver version II

Une simulation temporelle réalisée à 100 Gbit/s, soit une période temporelle de 10 ps, est présentée dans la figure 5.4.5 page suivante. Pour une amplitude différentielle en sortie du sélecteur, soit en entrée de l’amplificateur distribué, égale à $2V_{pp}$, on obtient en sortie du circuit une amplitude différentielle égale à $7V_{pp}$. Par ailleurs, on observe un fort redressement des fronts de montée et de descente. C’est l’effet bénéfique, illustré dans la figure 5.2.2 page 188, du fonctionnement en régime non linéaire de l’amplificateur distribué différentiel. En effet, en comparaison du gain petit-signal de 13,4 dB (cf. figure 5.4.3 page 200), nous avons en grand signal un gain égal à $20\log_{10}(7/2) = 10,9\text{ dB}$, soit une compression de 2,5 dB.

La fabrication de cette seconde version a donné lieu aux résultats présentés dans les références [1], [2] et [3] page 263, ainsi que [1], [2] et [4] page 264. Les performances obtenues en mesures sont présentées dans la section suivante.

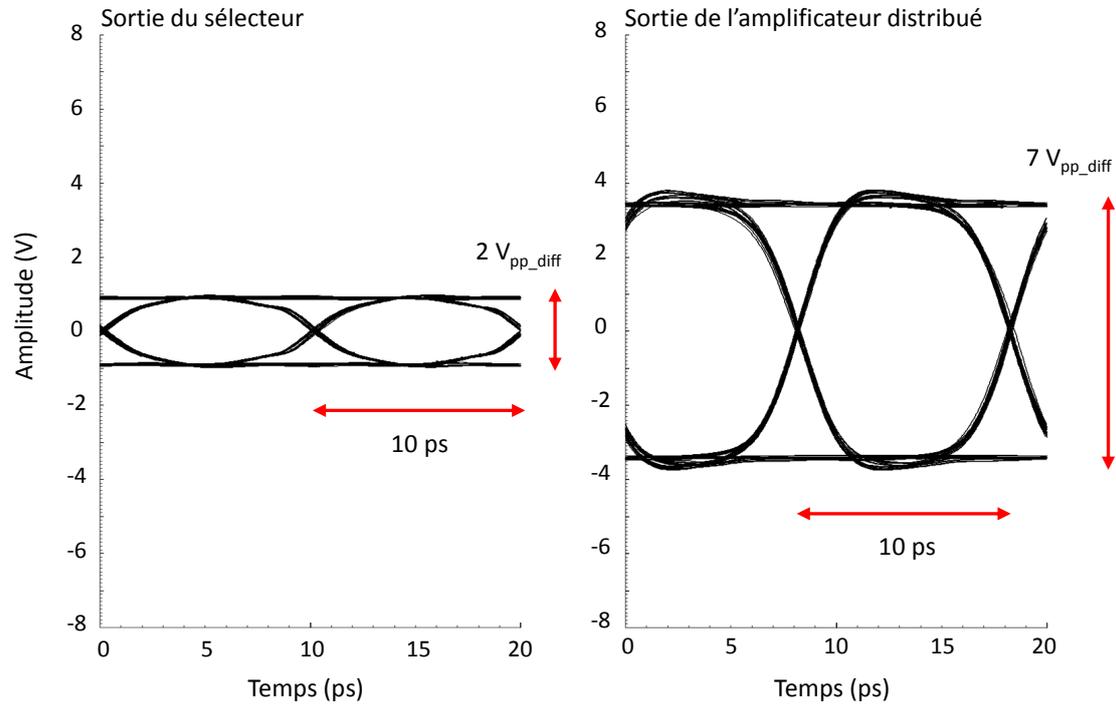


FIGURE 5.4.5 : Diagrammes de l’oeil du sélecteur-driver (version II) simulés à 100 Gbit/s.

5.4.4 Implantation

Le dessin, réalisé sous Cadence Virtuoso, ainsi qu’une microphotographie du sélecteur-driver sont représentés dans la figure 5.4.6 page suivante. Les accès hyperfréquences IN_1 , IN_2 , $Clock$, OUT et OUT_b sont de type coplanaire, avec une largeur de $100\ \mu m$ et un espacement de $50\ \mu m$, correspondant à une impédance caractéristique de $50\ \Omega$. Les six alimentations $-3,3\ V$, $+5,7\ V$, $-3\ V$, $-4,2\ V$, $+1,5\ V$ et $-2\ V$ sont accessibles au travers de plots de $100 \times 100\ \mu m^2$. Elles sont découplées par un réseau parallèle composé d’une capacité de grande valeur (typiquement entre 5 et $10\ pF$) en série avec une résistance d’amortissement de $5\ \Omega$. La dimension du circuit est de $1,5 \times 3,6\ mm^2$.

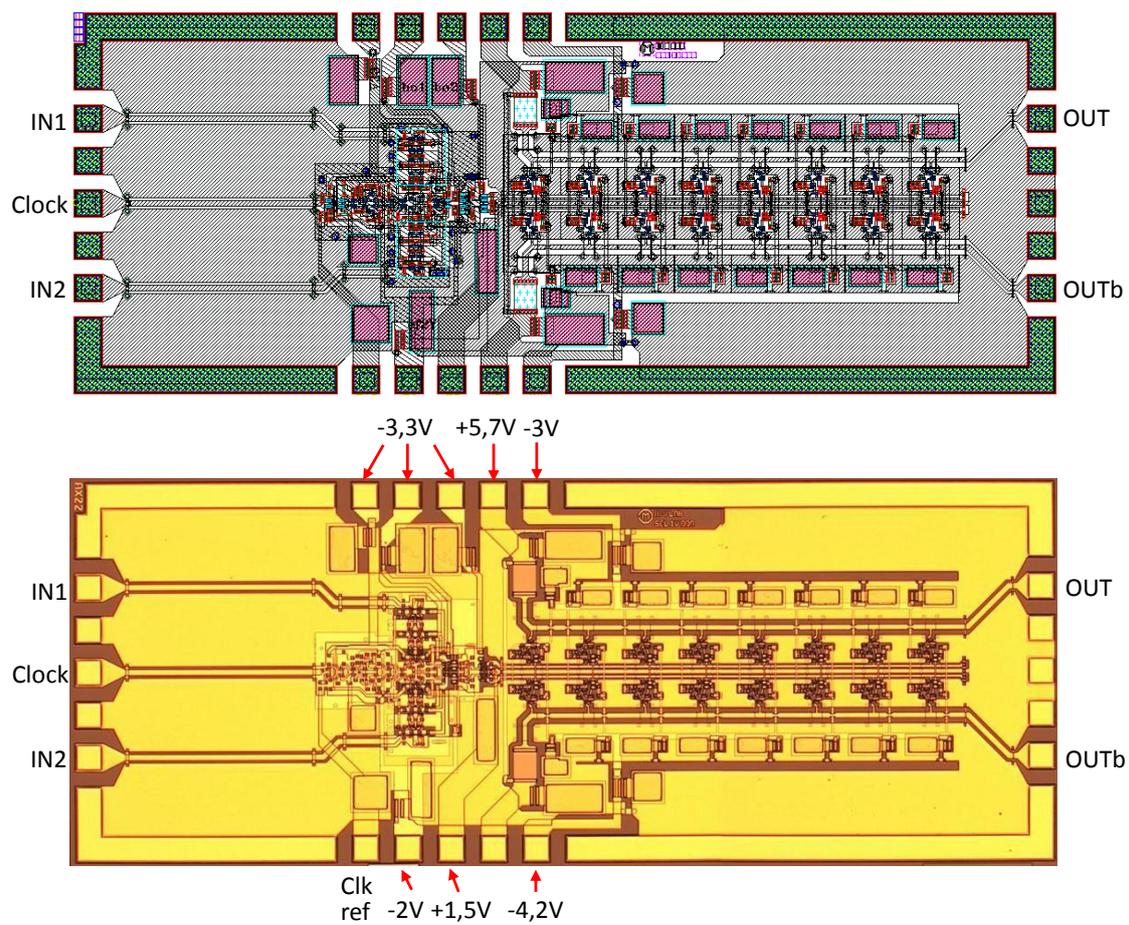


FIGURE 5.4.6 : Dessin et microphotographie du sélecteur-driver (dimension : $1,5 \times 3,6 \text{ mm}^2$).

5.5 Mesures numériques

5.5.1 Set-up de mesure

Le sélecteur-driver conçu et réalisé a été mesuré sur tranche à 100 Gbit/s et 112 Gbit/s , à l'aide du banc de mesures numériques ultra-rapides développé par III-V Lab, dont un schéma bloc est présenté dans la figure 5.5.1 page suivante. Les éléments clés de ce banc sont la génération des signaux, leur acquisition et la gestion des différentes horloges. Ce banc met en œuvre les meilleurs équipements métrologiques disponibles sur le marché.

5.5.1.1 Générateur de données

La génération des données est réalisée à l'aide d'un générateur SHF¹³ pouvant générer des séquences binaires cadencées jusqu'à 60 Gbit/s . Il reçoit un signal d'horloge correspondant à la fréquence entière ou à la fréquence moitié (selon le besoin) du cadencement des données de sortie. Ces dernières consistent en une séquence binaire pseudo-aléatoire normalisée de longueur réglable, dont le signal et son complémentaire sont fournis ($D\text{ OUT}$ et $\overline{D\text{ OUT}}$). Il fournit également une sortie horloge correspondant à la fréquence moitié de l'horloge d'entrée ($Clk/2\text{ OUT}$). Elle est alors avantageusement utilisée comme signal de déclenchement de l'oscilloscope. L'entrée horloge du générateur SHF est fournie par un synthétiseur Wiltron¹⁴, assurant à la fois une grande pureté spectrale et un faible bruit de phase. Le signal d'horloge ainsi généré est amplifié et divisé en deux, pour d'une part attaquer le générateur SHF, puis d'autre part pour attaquer l'entrée horloge du sélecteur-driver à mesurer. Les entrées de données D_1 et D_2 du sélecteur étant fournies par le générateur SHF. Il est à noter que le signal de donnée D_2 est obtenu en utilisant la sortie complémentaire $\overline{D\text{ OUT}}$ du générateur SHF. Pour le décorréliser du signal de données $D_1 = D\text{ OUT}$, une ligne à retard électrique introduisant un retard pur d'environ 100 bits est utilisée. Bien que cette méthode ne permette pas de générer des données totalement indépendantes *stricto sensu*, elle est largement utilisée dans la communauté scientifique spécialisée pour son avantage pratique et n'introduit par ailleurs pas de biais de mesure particulier. Néanmoins, il est à noter que cette méthode ne pourrait pas être utilisée pour caractériser le circuit de façon rigoureuse en taux d'erreur. L'objectif est en effet uniquement de caractériser la capacité intrinsèque du sélecteur-driver à fournir en sortie des signaux multiplexés et amplifiés avec la meilleure qualité possible. L'utilisation de signaux de données en entrée suffisamment décorrélés per-

13. www.shf.de.

14. <http://www.anritsu.com>.

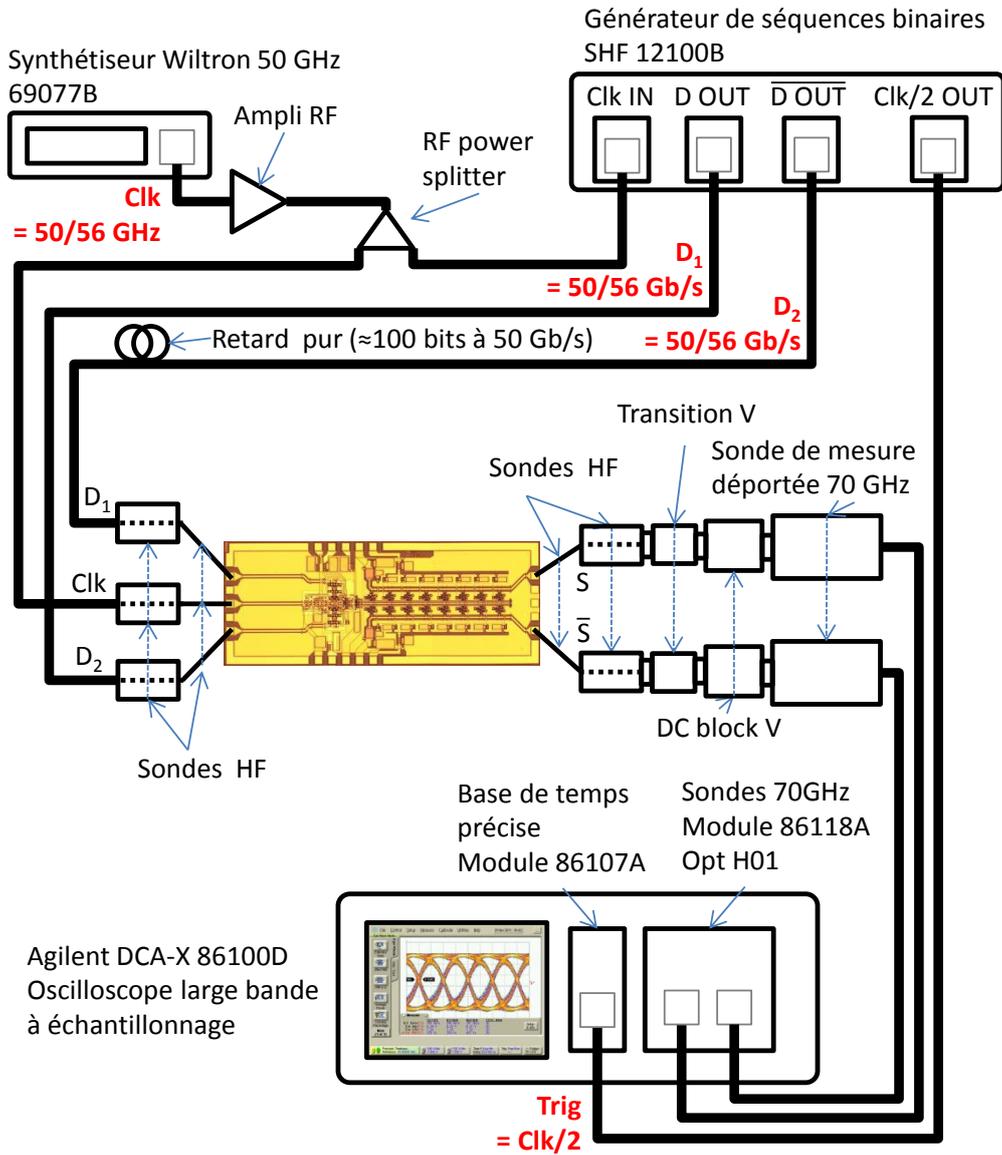


FIGURE 5.5.1 : Configuration de la mesure à 100 et 112 Gbit/s.

met donc d'éviter toute singularité dans la diversité de combinaison d'états et de transition des signaux.

5.5.1.2 Oscilloscope à temps équivalent

Principe de fonctionnement

L'oscilloscope utilisé pour l'acquisition des signaux de sortie est un oscilloscope Agilent¹⁵ à sous-échantillonnage (encore appelé à temps équivalent, ou *oscillographe stroboscopique*). Ce type d'oscilloscope bien particulier est la meilleure solution pour faire l'acquisition de la forme d'onde du signal, c'est à dire de ses caractéristiques analogiques, à condition qu'il soit périodique. Son principe de fonctionnement est en effet le suivant : à chaque instant d'acquisition, le signal est échantillonné puis numérisé. Pour que ces opérations soient faites avec la plus grande qualité possible, la fréquence d'acquisition doit être faible, égale en l'occurrence à 40 kHz (soit une répétition toutes les $25\ \mu\text{s}$). Ainsi, la numérisation peut être faite avec un convertisseur analogique-numérique à résolution élevée, en l'occurrence 12 bits . Comment peut-on alors acquérir la forme d'onde du signal avec une fréquence d'acquisition aussi faible par rapport à la fréquence de cadencement du signal ? Deux conditions sont requises pour cela. D'une part, il faut que le signal à analyser soit périodique. C'est le cas, puisque par définition les circuits numériques sont caractérisés avec des séquences binaires pseudo-aléatoires d'une longueur donnée qui se répètent indéfiniment. D'autre part, il faut qu'entre chaque acquisition du signal, l'oscilloscope soit capable de déterminer de quel interval temporel il s'est déplacé dans la séquence des données (modulo le nombre de répétitions de la séquence pendant le temps de réarmement de $25\ \mu\text{s}$). Pour cela, deux éléments sont nécessaires : une base de temps et un signal de déclenchement synchronisé avec le signal à analyser. La première acquisition est initiée par le signal de déclenchement. Après un temps d'attente, correspondant au temps de réarmement de $25\ \mu\text{s}$, pendant lequel le signal de déclenchement ne peut pas être exploité, l'acquisition suivante est réalisée au premier nouveau déclenchement. Grâce à la base de temps, l'oscilloscope est alors capable de mesurer le décalage temporel entre les deux acquisitions. Cette connaissance permet de bien positionner temporellement ce nouvel échantillon dans la séquence. Échantillon après échantillon, chacun étant acquis après un déclenchement propre, la forme d'onde du signal est alors reconstruite.

15. <http://www.keysight.com/en/pd-1846742-pn-86100D>.

Gestion d'horloge

On comprend alors l'importance de la qualité de la base de temps et du signal de déclenchement. Pour ce qui est de la base de temps, la solution Agilent utilisée met en œuvre une base de temps dite « précise », permettant d'obtenir un plancher de gigue annoncé à 60 fs . Pour ce qui est du signal de déclenchement, il doit être synchronisé avec le signal de données à analyser. Une configuration de mesure basée sur un seul synthétiseur d'horloge, utilisé à la fois pour la génération des données et pour le déclenchement de l'oscilloscope, est donc particulièrement préférable. A contrario, on peut aisément pressentir qu'une solution à plusieurs synthétiseurs, l'un en charge du déclenchement et l'autre en charge du cadencement des données, qui seraient synchronisés entre eux par un signal typiquement à 10 MHz , est susceptible de dégrader le plancher de gigue du système global de mesure. La configuration utilisée (cf. figure 5.5.1 page 206) permet précisément d'éviter cela et d'atteindre la performance ultime sur la base des équipements disponibles.

Tête d'échantillonnage

La gestion d'horloge étant présentée, il reste un dernier aspect à évoquer : la tête d'échantillonnage. La solution Agilent utilisée permet de mettre en œuvre des têtes d'échantillonnage déportées ayant une très grande bande passante. Les rapports de calibration des têtes utilisées font état d'une bande passante à -3 dB supérieure à 75 GHz (cf. figure 5.5.2 page suivante). Leur coefficient de réflexion (S_{11}) est par contre plus sujet à caution. Nous présentons dans la figure 5.5.3 page ci-contre la mesure du coefficient de réflexion typique, ainsi qu'un modèle électrique dont la topologie représente dans le principe un connecteur coaxial brasé sur une ligne micro-ruban, elle-même connectée par un fil ou un ruban représenté par une inductance équivalente à l'entrée du circuit d'échantillonnage. On remarque en particulier que l'impédance d'entrée vaut en basses fréquences $70\ \Omega$.

Avantage de l'oscilloscope à temps équivalent

L'avantage de ce type d'oscilloscope est que rien ne limite a priori le débit maximum du signal à caractériser. En effet, la réponse fréquentielle de la tête d'échantillonnage décroît progressivement suivant une pente modérée. Les connecteurs utilisés sont des connecteurs V (*i.e.* $1,85\text{ mm}$), qui résonnent un peu au dessus de la fréquence maximale observée dans la figure 5.5.2 page suivante. Au-delà de cette résonance, il est bien connu que le connecteur V présente une réponse relativement propre, qui décroît dans des proportions qui le rendent encore exploitable. On notera à cet égard que cette même solution a permis la mesure du multiplexeur établissant

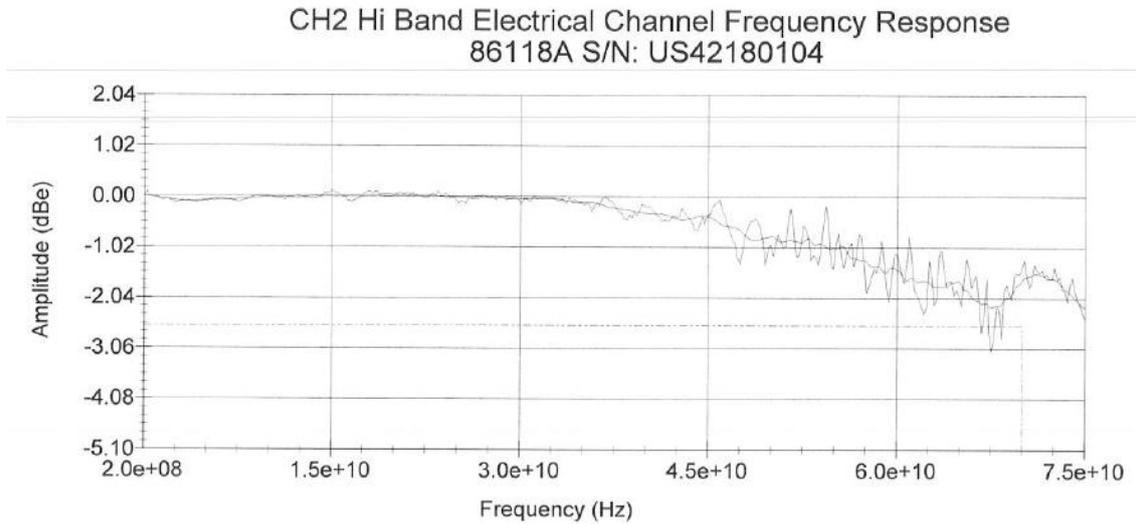


FIGURE 5.5.2 : Réponse fréquentielle électrique typique d'une tête d'échantillonnage de l'oscilloscope Agilent utilisé pour les mesures numériques rapides (extrait d'un rapport de calibration du constructeur).

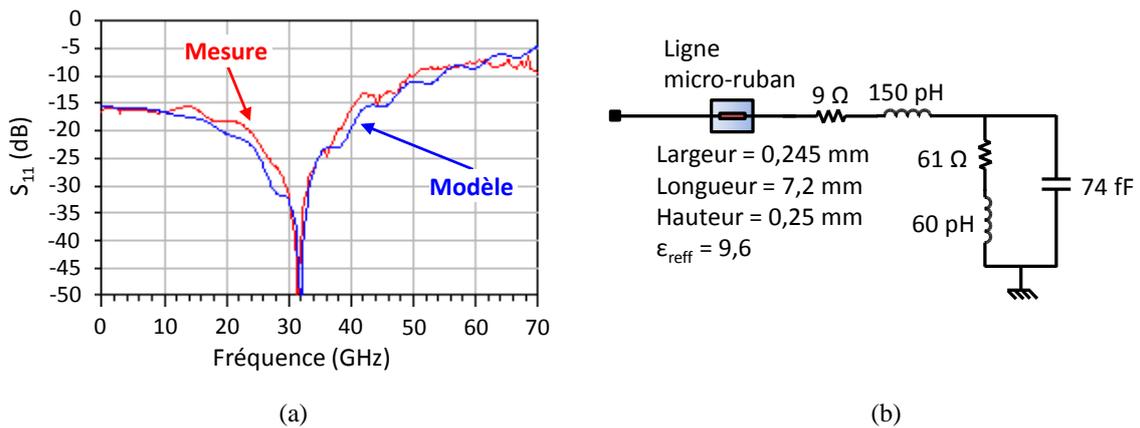


FIGURE 5.5.3 : S_{11} typique d'une tête d'échantillonnage de l'oscilloscope Agilent utilisé pour les mesures numériques : mesure et modèle simulé (a); modèle électrique équivalent (b).

en 2006 le record encore actuel de vitesse pure, à savoir 165 Gbit/s [Hal06]. À titre de comparaison, l'oscilloscope à temps réel le plus rapide en 2015 est proposé par Teledyne Lecroy¹⁶ : il numérise le signal sur 8 bits à une fréquence d'échantillonnage de 240 GS/s et présente une bande passante analogique de 100 GHz, avec une coupure brutale au-delà [Ray15]. Un signal de données à 100 Gbit/s pourrait donc être échantillonné à 2,4 échantillons par temps bit, ce qui reste relativement faible pour apprécier précisément la forme d'onde du signal, à moins de recourir à une interpolation qui permet théoriquement de retrouver la forme d'onde d'origine avec fidélité, puisque la condition de Nyquist-Shannon serait respectée. En pratique, l'oscilloscope à temps équivalent présente les meilleures performances d'analyse, avec les planchers de gigue et de bruit les plus faibles¹⁷. Il est intéressant de remarquer que l'oscilloscope Agilent utilisé permet de faire l'acquisition d'un nombre de points allant jusqu'à 16200, le calibre temporel minimum étant de 20 ps. Cela correspond alors à un intervalle équivalent entre chaque échantillon de 1,23456790123457 fs, soit une fréquence d'échantillonnage équivalente apparente de 810 THz. Comme en l'occurrence le plancher de gigue intrinsèque de la base de temps précise est de 60 fs, ce cas extrême de nombre de points et de calibre n'a pas de signification réelle et un rapport *calibre/nombre de points* de l'ordre de quelques fois la valeur du plancher de gigue est plus pertinent. En considérant un facteur 6, on obtient 360 fs d'intervalle moyen entre chaque échantillon, soit une fréquence d'échantillonnage équivalente apparente de 2,78 THz, ce qui reste considérable. Il est enfin à noter que les meilleurs oscilloscopes à temps équivalent sont beaucoup moins onéreux que leurs homologues à temps réel, typiquement d'un facteur 4 à 5, l'oscilloscope à temps réel de Lecroy (le plus rapide existant en 2015) étant de la classe du million de dollars.

5.5.2 Mesures sous pointes à 100 et 112 Gbit/s

Les signaux des mesures réalisées à 100 et 112 Gbit/s sont présentés dans la figure 5.5.4 page ci-contre. Les signaux d'entrée, issus du générateur SHF, sont de bonne qualité, avec un rapport S/N de l'ordre de 8 à 10, une amplitude pic-pic d'environ 300 mV et une gigue rms de 500 à 600 fs. Le signal d'horloge à 50 GHz a une gigue rms de 166 fs¹⁸.

Les deux sorties complémentaires du sélecteur-driver sont connectées aux deux têtes d'échantillonnage de l'oscilloscope, au travers de pointes hyperfréquences, de transitions, d'un atténuateur et d'un DC block (afin d'assurer leur protection), tous à base de connecteurs coaxiaux de type V (1,85 mm). Une option spécifique de

16. <http://teledynelecroy.com/100ghz/>.

17. <http://cp.literature.agilent.com/litweb/pdf/5989-8794EN.pdf>.

18. Le signal d'horloge à 56 GHz n'a pas été enregistré.

l'oscilloscope permet de tracer le diagramme de l'oeil différentiel résultant de la soustraction mathématique des deux sorties mesurées, en compensant au préalable le léger désalignement temporel dû à la différence de chemin électrique entre chaque voie par une fonction dédiée de l'oscilloscope. Les diagrammes de l'oeil différentiels ainsi mesurés à 100 et 112 $Gbit/s$ présentent respectivement une amplitude différentielle pic-pic de 6,24 et 5,92 V ¹⁹, un rapport signal à bruit de 7,20 et 5,66, et une gigue rms de 379 et 494 fs . Le produit vitesse \times amplitude ainsi obtenu s'élève à 620 et 663 $V.Gbit/s$, respectivement. Dans la figure 5.5.5 page suivante, une mesure d'une seule sortie avec un temps d'accumulation plus grand est présentée. On observe une très bonne qualité et stabilité du signal, preuve du bon fonctionnement du circuit. Néanmoins, étant donné qu'il s'agit d'une mesure à temps équivalent, on ne peut pas en tirer d'information catégorique quant au taux d'erreur du circuit. Cela sera l'objet d'une section du chapitre 6.

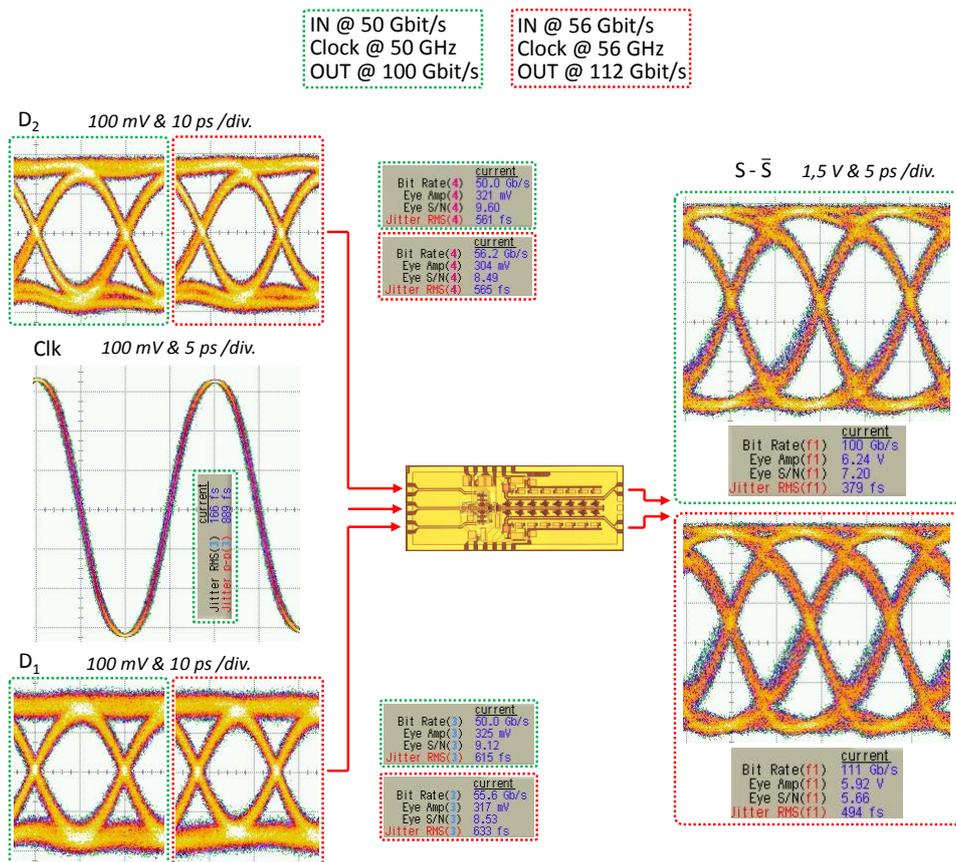


FIGURE 5.5.4 : Mesures différentielles à 100 et 112 $Gbit/s$.

19. Mesure de l'amplitude de l'oeil $\mu(1) - \mu(0)$, où μ représente la valeur moyenne dans la fenêtre de décision, donnée par une fonction dédiée de l'oscilloscope.

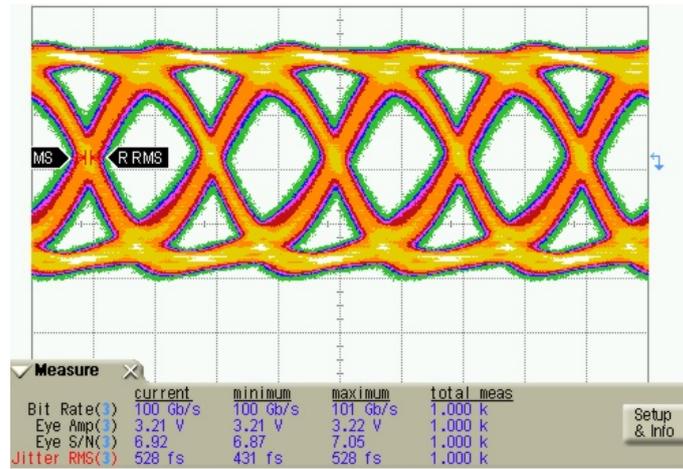
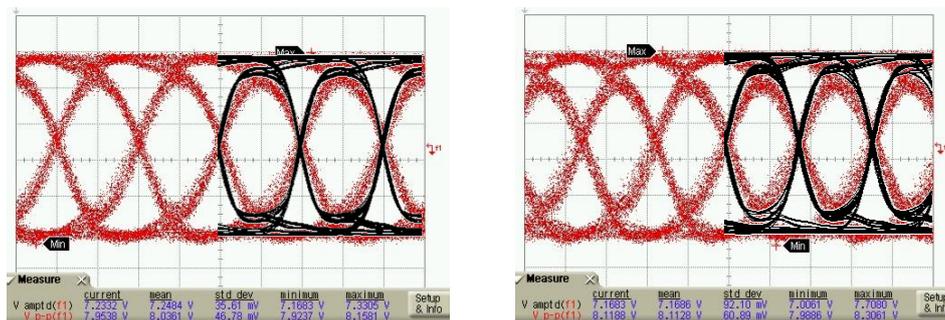


FIGURE 5.5.5 : Mesure single-ended à 100 Gbit/s.

5.5.3 Limitations

Comme illustré dans la figure 5.5.1 page 206, entre les sorties du sélecteur-driver et les têtes d'échantillonnage se trouve un ensemble de transitions, d'atténuateurs et de DC blocks ainsi que les pointes, qui ajoutent du filtrage en sortie du circuit. Cet effet a été estimé et modélisé afin de réaliser une rétro-simulation. La comparaison entre mesure (en rouge) et rétro-simulation (en noir) est présentée dans la figure 5.5.6. On peut remarquer que ces éléments de filtrage expliquent pour une bonne part la différence entre simulations initiales et mesures. On relève également les amplitudes différentielles mesurées par l'oscilloscope : $7,2 V_{pp}$ et $7,15 V_{pp}$ à 100 et 112 Gbit/s, respectivement.



(a) Diagrammes de l'oeil à 100 Gbit/s.

(b) Diagrammes de l'oeil à 112 Gbit/s.

FIGURE 5.5.6 : Comparaison entre simulation (courbes noires) et mesure (courbes rouges) des diagrammes de l'oeil à 100 et 112 Gbit/s.

5.6 Comparaison à l'état de l'art

Les principales caractéristiques du sélecteur-driver sont comparées à l'état de l'art dans le tableau 5.3 page suivante. Deux ensembles se distinguent :

1. D'une part, les sélecteurs sans buffer de puissance en sortie [Meg04, Suz04b, Suz04a, Hal06] atteignent un produit amplitude \times débit compris dans la gamme 50–144 $V.Gbit/s$, pour une amplitude différentielle maximale de 1 V_{pp} à 144 $Gbit/s$ [Suz04a] et un débit maximal de 165 $Gbit/s$ pour une amplitude différentielle 0,70 V_{pp} [Hal06]. Un résultat intermédiaire fait état d'une amplitude différentielle de 2 V_{pp} à 100 $Gbit/s$ [Mur04].
2. D'autre part, les sélecteurs avec buffer de puissance en sortie [Suz05, Dri11, Kon09], atteignent un produit amplitude \times débit de l'ordre de 450 $V.Gbit/s$, pour une amplitude différentielle maximale de 5,4 V_{pp} à 86 $Gbit/s$ [Kon09] et un débit maximal de 112 $Gbit/s$ pour une amplitude différentielle de 4 V_{pp} [Dri11].

En comparaison, le présent travail [Dup13a] fait état d'une amplitude différentielle de 7,15 V_{pp} à 112 $Gbit/s$, soit un produit amplitude \times débit de 801 $V.Gbit/s$. Lorsqu'on mesure l'amplitude de l'oeil $\mu(1) - \mu(0)$ dans la fenêtre de décision à l'aide de la fonction dédiée de l'oscilloscope, on obtient une amplitude différentielle de 6,2 et 5,9 V_{pp} à 100 et 112 $Gbit/s$, soit un produit amplitude \times débit de 620 et 661 $V.Gbit/s$, respectivement. Le facteur de mérite *amplitude vs. débit* de l'ensemble des références du tableau € 5.3 page suivante est représenté dans la figure 5.6.1 :

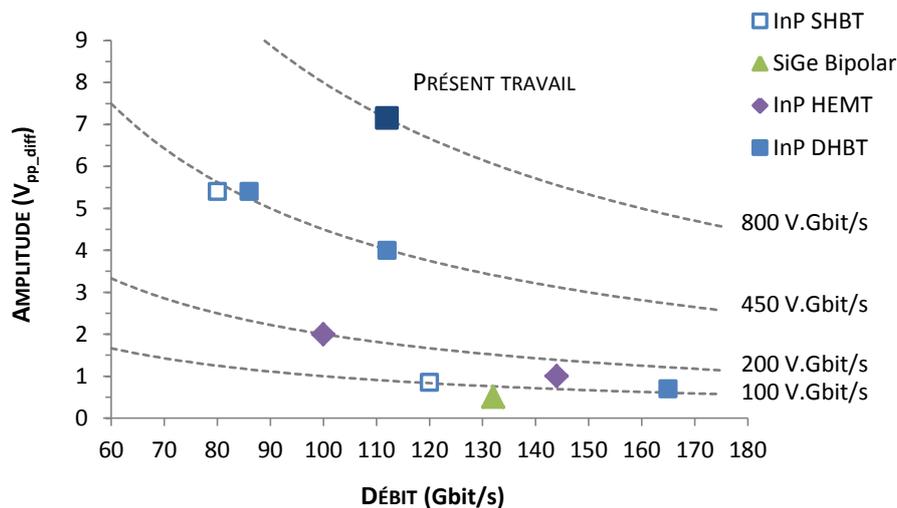


FIGURE 5.6.1 : Etat de l'art des sélecteurs-drivers.

PARAMÈTRE	UNITÉ	[Meg04]	[Suz04b]	[Suz04a]	[Hal06]	[Mur04]	[Suz05]	[Dri11]	[Kon09]	PRÉSENT TRAVAIL [Dup13a]
Matériau	-	SiGe	InP	InP	InP	InP	InP	InP	InP	InP
Transistor	-	Bipolar	SHBT	HEMT	DHBT	HEMT	SHBT	DHBT	DHBT	DHBT
Noeud	μm	0,13	1	0,1	-	0,1	1	0,7	0,7	0,7
f_T	GHz	210	160	245	300	175	150	350	320	320
f_{max}	GHz	-	200	-	300	350	160	325	320	380
Type de buffer de sortie	-	Localisé	Localisé	Localisé	Localisé	Localisé	Distribué	Localisé	Localisé	Distribué
Type d'étage d'entrée	-	MUX 4:1	SEL 2:1	SEL 2:1	MUX 4:1	SEL 2:1	SEL 2:1	MUX 2:1	SEL 2:1	SEL 2:1
Débit	$Gbit/s$	100 – 132	100 – 120	144	100 – 165	100	80	112	86	100 – 112
Amplitude de l'oeil ^a	V_{pp_diff}	-	-	-	-	-	-	-	-	6,2 – 5,9
Produit <i>amplitude</i> × <i>débit</i>	$V_{Gbit/s}$	-	-	-	-	-	-	-	-	620 – 661
Amplitude de la séquence ^b	V_{pp_diff}	0,50	0,85	1,0	0,70	2	5,4	4	5,4	7,2 – 7,15
Produit <i>amplitude</i> × <i>débit</i>	$V_{Gbit/s}$	50 – 66	85 – 102	144	70 – 116	200	432	448	464	720 – 801
Rapport S/N	-	-	-	-	-	-	-	-	-	7,2 – 5,66
Gigue rms	fs	360 – <i>na</i>	480	-	500 – <i>na</i>	1000	-	-	-	379 – 494
Consommation	W	1,45	1,6	1,23	0,8 – 1,6	3,2	2,4	2	2,1	3,8
Taille de la puce	mm^2	1,6 × 1,2	1 × 1,5	1,4 × 1,5	1,3 × 1,3	2 × 2	1,5 × 2,0	1 × 1	1,6 × 1,4	1,5 × 3,6

TABLE 5.3 : Etat de l'art des sélecteurs-drivers rapides.

a. Correspond à la mesure « Eye amplitude » de l'oscilloscope, en mode différentiel.

b. Correspond à la mesure « Pk-Pk voltage amplitude » de l'oscilloscope, en mode différentiel.

5.7 Conclusion

Dans ce chapitre, la conception et la caractérisation d'un sélecteur-driver, comprenant un sélecteur 2:1 en entrée et un amplificateur distribué différentiel en sortie, ont été présentées. L'architecture différentielle de la cellule amplificatrice élémentaire, qui résulte directement des résultats des chapitres 3 et 4, met en œuvre une dégénérescence résistive et inductive, conformément à la deuxième méthode d'optimisation introduite dans le chapitre 3. L'effet inductif permet de stabiliser l'amplificateur distribué, au prix d'une forte réduction de la bande passante, elle-même étant alors compensée par l'effet résistif qui permet de réduire le gain à basse fréquence.

Réalisé dans la technologie TBDH InP $0,7 \mu m$ du III-V Lab, le sélecteur-driver a été mesuré à 100 et 112 *Gbit/s* à l'aide d'un oscilloscope à temps équivalent, démontrant une amplitude différentielle de 6,2 et 5,9 V_{pp} , respectivement. L'amplitude différentielle de la séquence a été mesurée respectivement à 7,2 et 7,15 V_{pp} (chiffres directement comparables aux données disponibles dans la littérature), établissant lenouveau record de produit amplitude \times débit à 801 *V.Gbit/s*.

L'obtention de ces performances se paye néanmoins par une consommation qui atteint 3,8 *W*, générée par une zone active d'environ $0,5 \times 1,2 \text{ mm}^2$, soit un peu plus de 630 *W/cm*², ce qui est tout à fait considérable. En comparaison, les densités de puissance rencontrées dans un réacteur de centrale nucléaire sont du même ordre de grandeur et celles rencontrées dans les microprocesseurs sont inférieures d'au moins un ordre de grandeur [Vas06]. En considérant la surface totale de la puce, *i.e.* $1,5 \times 3,6 \text{ mm}^2$, on descend à un niveau de 70 *W/cm*². De ce point de vue, l'architecture distribuée qui occupe par définition une plus grande surface qu'une architecture localisée équivalente est bénéfique.

Pour évaluer les performances en conditions réelles du sélecteur-driver, il convient d'une part de mesurer son taux d'erreur, le diagramme de l'oeil mesuré avec un oscilloscope à temps équivalent ne donnant que l'information sur la qualité du signal, ainsi que d'autre part faire cette évaluation dans un environnement représentatif d'un système final réel, soit une fois la puce packagée dans un module hyperfréquence. Ces deux dimensions font l'objet du chapitre 6.

CHAPITRE 6

Mesures du sélecteur-driver en module et en système à 100 Gbit/s

6.1 Introduction

L'une des premières démonstrations de transmetteur optique à 100 Gbit/s remonte à 2005, avec l'article *107-Gb/s optical ETDM transmitter for 100G Ethernet transport* de WINZER des Bell Labs [WIN05]. La disponibilité commerciale d'un module multiplexeur fonctionnant à 100 Gbit/s et un peu au-delà permet en effet pour la première fois la génération par multiplexage temporel électrique (par opposition à la méthode de multiplexage temporel optique) de signaux à de tels débits dans un environnement système de laboratoire. Ce module 100 Gbit/s¹ était commercialisé par la société allemande SHF², le circuit multiplexeur étant en technologie SiGe. L'amplitude du signal électrique ainsi généré ne faisait que 300 – 400 mV_{pp} et la bande passante du modulateur Mach-Zehnder à peine plus de 30 GHz. Il en résultait un signal optique modulé de très faible ouverture, ne permettant la bonne transmission des données qu'en utilisant une modulation de type duobinaire PSBT ou en OOK moyennant l'ajout d'un égaliseur optique [Win06].

Dans ce chapitre, nous présentons tout d'abord un module sélecteur-driver réalisé au III-V Lab, utilisant le circuit sélecteur-driver présenté dans le chapitre précédent, atteignant des performances constituant l'état de l'art, à savoir une amplitude différentielle de 5,75 V_{pp} à 100 Gbit/s. Ce résultat permet de valider l'utilisation pratique, en conditions réelles, du sélecteur-driver développé.

1. http://www.shf.de/wp-content/uploads/datasheets/datasheet_shf_408.pdf.

2. <http://www.shf.de/>.

Puis nous présentons le module transmetteur optique 100 Gbit/s du projet Européen *POLYSYS*, comprenant dans un même boîtier la puce sélecteur-driver avec un modulateur à large bande passante en polymère et un laser. Accordable sur une bande optique de 22 nm, soit environ 2,7 THz, ce module a permis une transmission à 100 Gbit/s sans erreur sur 500 m, avec un taux d'erreur de 10^{-9} après 1000 m et 10^{-7} après 1625 m [Kat15].

Dix ans après les premières démonstrations de 2005, ce dernier résultat fait état de progrès considérables en termes d'intégration, de performances, mais aussi de persévérance. En effet, si les résultats de 2005 visaient à augmenter le débit des systèmes de transport optique, *i.e.* les transmissions longues distances, le format de modulation OOK à 100 Gbit/s a vite été abandonné à cause des pénalités de transmission (rapport signal à bruit optique élevé ainsi que dispersion chromatique et de mode de polarisation) au bénéfice des modulations vectorielles multi-niveau à un débit symbole plus faible, rendues exploitables grâce à l'avènement de la détection cohérente numérique et au traitement du signal qu'elle permet. En dix ans, cette dernière technologie s'est généralisée et a permis l'apparition de systèmes commerciaux à 40, 100 et 400 Gbit/s, accompagnant l'explosion du trafic IP mondial d'un facteur 30. Une des conséquences en est la récente nécessité d'augmenter la capacité de transmission de données à l'intérieur même des data-centers, soit sur des distances de quelques km maximum, ce qui est précisément l'objet du projet *POLYSYS*. Dans ce contexte de transmissions courtes distances, l'approche OOK à 100 Gbit/s retrouve tout son intérêt, comptant parmi ses avantages la simplicité de mise en œuvre, l'efficacité énergétique ou encore le coût.

Organisation du chapitre

Le chapitre 6 est organisé de la façon suivante :

Section 6.2 : *Module sélecteur-driver*

Section 6.3 : *Module transmetteur 100 Gbit/s du projet POLYSYS*

6.2 Module sélecteur-driver

Un module intégrant la puce sélecteur-driver a été conçu, réalisé et mesuré par l'équipe EOFiP³ du III-V Lab. Cette section en présente la conception et la validation jusqu'à 120 Gbit/s.

6.2.1 Problématique thermique

Compte tenu de la puissance dissipée par le sélecteur-driver, à savoir 3,8 W à amplitude de sortie maximale, il est important d'évaluer l'élévation de température entre le haut de la puce (où la puissance est générée) et le fond du boîtier, lui-même refroidi par un radiateur avec, si besoin, un flux d'air forcé. Pour cela, une évaluation approximative a été réalisée afin de mettre en lumière les grandes tendances. Le modèle utilisé pour le calcul de la résistance thermique est celui de l'hypothèse d'un flux de chaleur conique, d'après la méthodologie présentée dans [Fre04].

L'élévation de température entre la surface inférieure de la puce (qui est reportée sur la surface supérieure du fond de boîtier) et la surface où la puissance est générée, c'est à dire à peu près la surface supérieure de la puce moins une dizaine de microns, ne peut pas être calculée de façon simple, selon le modèle utilisé ici. Par conséquent, nous calculons uniquement l'élévation de température au travers du fond de boîtier. Nous considérons pour cela une conductivité thermique de $100 \text{ W.m}^{-1}.\text{K}^{-1}$, correspondant à une valeur pessimiste pour le laiton, utilisé pour les boîtiers des prototypes réalisés au III-V Lab. Nous traçons dans la figure 6.2.1.a page 220 l'évolution de l'élévation de température en fonction du rapport entre les dimensions latérales du fond de boîtier et celles de la surface active ainsi qu'entre l'épaisseur du fond de boîtier et la diagonale de la surface active. Nous considérons une surface active de $0,5 \times 1,2 \text{ mm}^2$, donnant une densité de puissance d'un peu plus de 630 W/cm^2 . Deux régions asymptotiques se distinguent :

1. Lorsque les dimensions latérales du fond de boîtier sont identiques à celles de la surface active, l'élévation de température en fonction du rapport de l'épaisseur du fond de boîtier à la diagonale de la puce est linéaire et très rapide.
2. Lorsqu'au contraire les dimensions latérales du fond de boîtier sont très grandes devant celles de la surface active, l'élévation de température en fonction du rapport de l'épaisseur du fond de boîtier à la diagonale de la puce est moins rapide et sature vers une valeur maximale. Cela correspond à l'effet d'étalement de la chaleur. Dans tous les cas, il reste préférable de minimiser l'épaisseur du fond de boîtier pour minimiser l'élévation de température.

3. « Electro-Optical Functions in Package ».

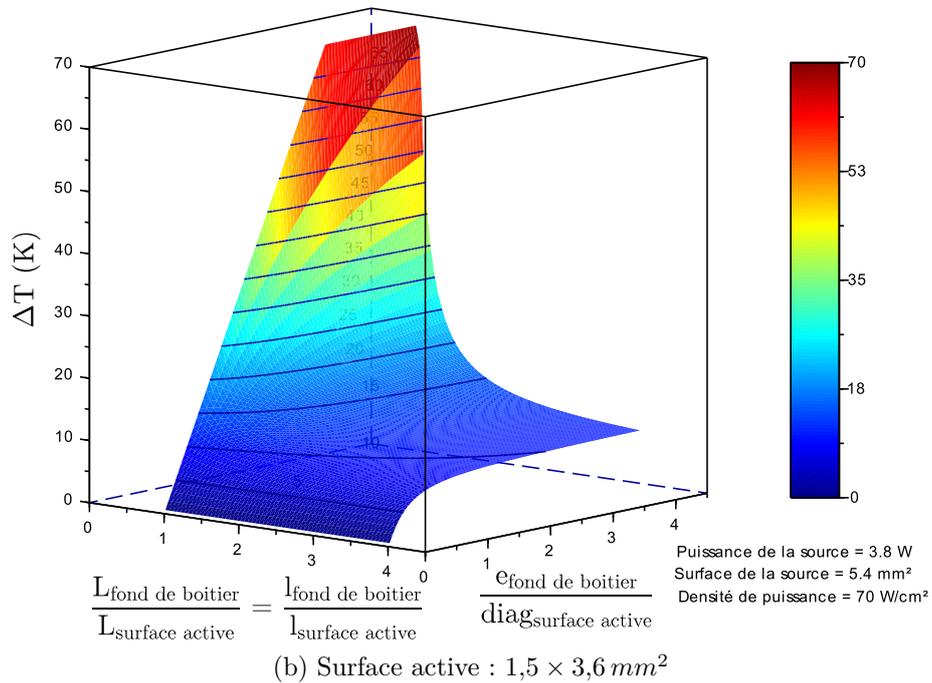
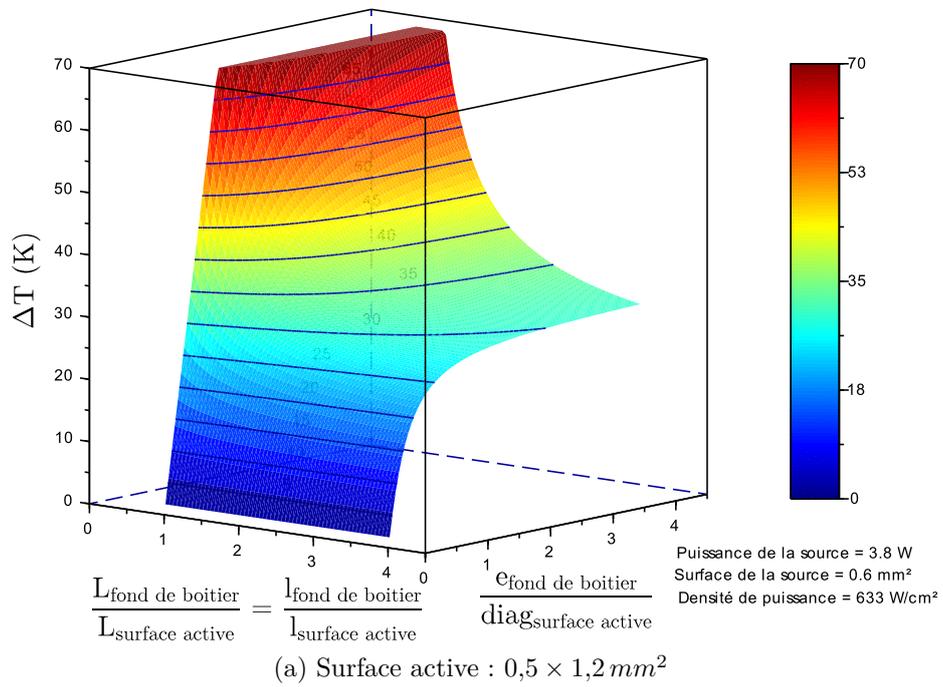


FIGURE 6.2.1 : Calcul de l'élévation de température au travers du fond de boîtier en fonction de ses dimensions relativement à celles de la puce (ou de la surface active). NB : les courbes en bleu sont les isothermes données par pas de 5 K.

De la même manière, nous traçons dans la figure 6.2.1.b page 220 l'évolution de l'élévation de température pour une surface active de $1,5 \times 3,6 \text{ mm}^2$.

Nous tirons de ce calcul plusieurs enseignements :

1. Quels que soient les rapports de facteur de forme entre puce et fond de boîtier, il est crucial de minimiser la densité de puissance.
2. Dans tous les cas, il est crucial de minimiser l'épaisseur du fond de boîtier.
3. Pour une épaisseur donnée, plus la densité de puissance est élevée plus il faut augmenter les dimensions latérales du fond de boîtier relativement aux dimensions de la puce pour s'approcher de la valeur minimale asymptotique.

Ces observations plaident de façon très claire pour l'architecture distribuée, qui par construction occupe une surface bien supérieure à sa contre-partie localisée, toutes choses égales par ailleurs. Dans la pratique, l'élévation de température entre la face extérieure du fond de boîtier et la source de chaleur dans la puce dépend également des interfaces entre les éléments, constituées de colle conductrice ou de brasure, ainsi que de la qualité de leur réalisation.

6.2.2 Module sélecteur-driver réalisé au III-V Lab

Le schéma de principe du module sélecteur-driver est présenté dans la figure 6.2.3 page 223. Il consiste en une céramique en alumine (Al_2O_3) de $254 \mu\text{m}$ d'épaisseur utilisée pour le routage DC et HF. L'une des difficultés de ce module est l'interface à 100 Gbit/s en sortie. Compte tenu des équipements traditionnellement utilisés pour l'application visée, des connecteurs hyperfréquences coaxiaux de type GPPO⁴ ont été utilisés. Ce connecteur a l'avantage d'avoir une première résonance dans une gamme de fréquences comparable au connecteur V, tout en étant beaucoup plus compact. L'espacement entre deux connecteurs GPPO adjacents peut ainsi être réduit à $3,6 \text{ mm}$, ce qui permet de minimiser la longueur des lignes de sortie, partie la plus critique du module vis-à-vis de l'intégrité du signal. A contrario, les contraintes sur l'interface d'entrée sont relâchées du fait du débit de fonctionnement moitié, d'une part, et du fait que le sélecteur remet en forme le signal en amplitude et temporellement, d'autre part.

Les lignes de transmission sont de type *coplanaires blindées*, réalisées sur l'alumine de $254 \mu\text{m}$ d'épaisseur. Le blindage, réalisé par des trous métallisés de diamètre et d'espacement de dimensions aussi faibles que le permet la technologie de réalisation, permettent d'éviter l'apparition de modes d'ordres supérieurs correspondant à des fuites dans le substrat. Le choix d'une épaisseur de $254 \mu\text{m}$ pour la céramique résulte

4. Modèle enregistré par Corning, http://www.corning.com/gilbert/microwave_products/pushon_interconnects/gppo.aspx.

d'une part de contraintes géométriques découlant de la mise en oeuvre des connecteurs GPPO au niveau de la paroi de sortie du boîtier, ainsi que d'autre part de considérations liées à l'optimisation des performances HF des lignes de transmission qui y sont réalisées. L'épaisseur de la puce sélecteur-driver, une fois la plaque amincie et découpée, vaut quant à elle $160 \pm 10 \mu m$. C'est pourquoi elle est collée sur une cale métallique, elle-même collée sur le fond de boîtier, pour compenser la différence d'épaisseur et ainsi minimiser la longueur des rubans assurant les connexions entre les plots de la puce et les lignes de transmission de la céramique, en particulier au niveau de l'interface de sortie. La colle utilisée, de type « H20E », est conductrice électriquement et thermiquement. La céramique est également collée sur le fond du boîtier. Une vue zoomée de la puce dans son environnement proche, présentée dans la figure 6.2.2, permet d'observer la qualité des interfaces HF entre la puce et la céramique. Enfin, une vue complète du module réalisé et reporté sur un radiateur est présentée dans la figure 6.2.4 page ci-contre.

La conception de ce module étant en marge du cadre propre de ce travail et relevant d'autre part du savoir-faire développé depuis de nombreuses années au III-V Lab, les détails subtils n'en seront pas plus approfondis.

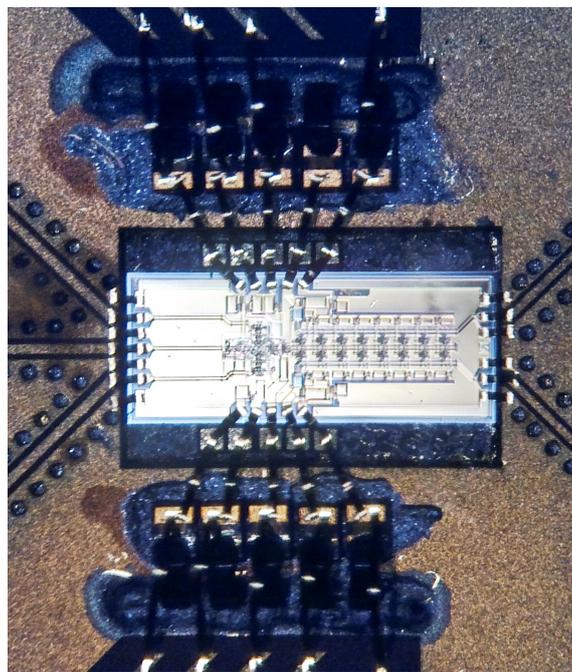


FIGURE 6.2.2 : Photographie de l'intérieur du module sélecteur-driver : zoom sur la puce.

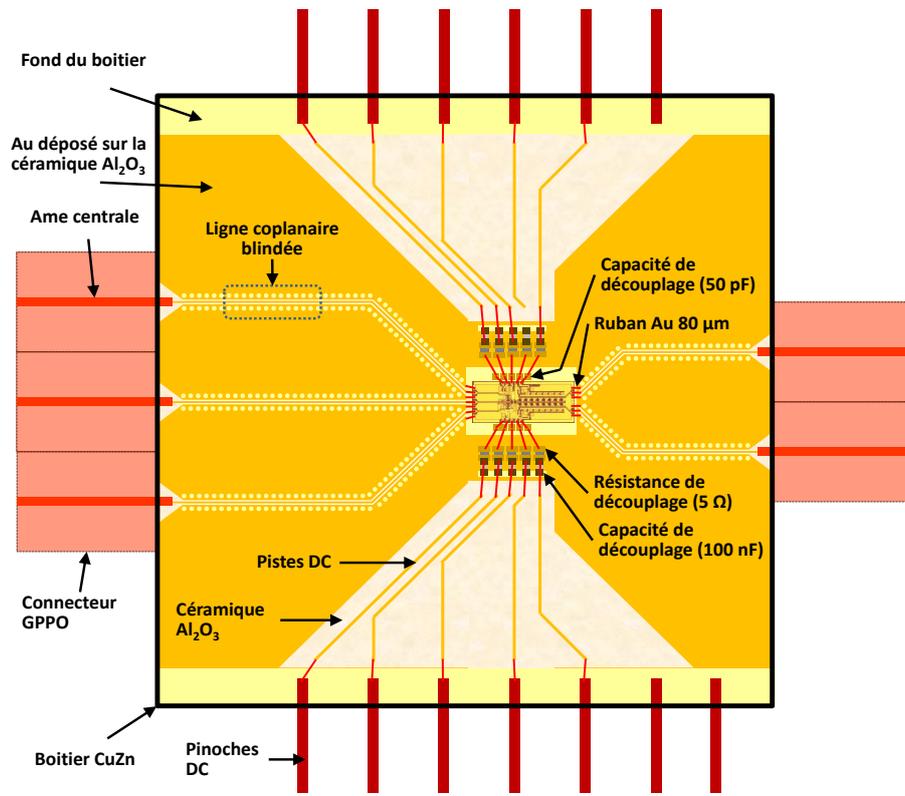
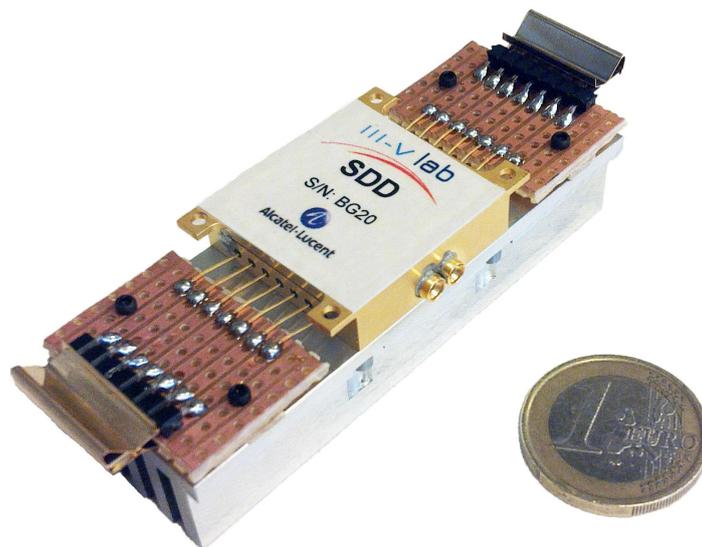


FIGURE 6.2.3 : Schéma de principe du module sélecteur-driver.

FIGURE 6.2.4 : Photographie du module sélecteur-driver reporté sur un radiateur.
Dimension du boîtier (sans les trous de fixation) : $27 \times 27 \text{ mm}^2$.

6.2.3 Mesures à 100, 112 et 120 Gbit/s

Le module sélecteur-driver réalisé a été mesuré avec le banc numérique ultra-rapide développé au III-V Lab. Une présentation détaillée en est donnée dans la section 5.5 page 205.

6.2.3.1 Mesure à 100 Gbit/s avec un seul synthétiseur

Une première mesure a consisté à caractériser le module sélecteur-driver à 100 Gbit/s en mettant en œuvre une configuration de génération et d'acquisition des signaux reposant sur un seul synthétiseur, telle que présentée dans la figure 6.2.5 page ci-contre, permettant de s'affranchir des limitations découlant de la qualité de la synchronisation entre les synthétiseurs si plusieurs sont utilisés.

Dans la figure 6.2.6 page 226, les diagrammes de l'oeil des signaux d'entrée D_2 et Clk et du signal de sortie en mode différentiel $S - \bar{S}$ sont présentés. Le signal d'entrée D_1 , est très semblable à D_2 . La mesure automatique de l'oscilloscope donne une amplitude de l'oeil de $5,75 V_{pp}$, une gigue rms de $531,5 fs$ et un facteur de qualité S/N vaut 5,49. En comparaison des performances de la puce seule, présentées dans la section 5.5 page 205, la dégradation apportée est donc relativement limitée. Les performances ainsi obtenues permettent d'atteindre un produit amplitude \times débit de $575 V.Gbit/s$, ce qui constitue l'état de l'art.

6.2.3.2 Mesures à 100, 112 et 120 Gbit/s avec deux synthétiseurs synchronisés

Une seconde mesure a consisté à caractériser le module sélecteur-driver à 100, 112 et 120 Gbit/s, grâce à la mise en œuvre d'une configuration de génération et d'acquisition des signaux reposant sur deux synthétiseurs synchronisés, telle que présentée dans la figure 6.2.7 page 227. Afin d'apprécier l'impact éventuel de la qualité de synchronisation entre les deux synthétiseurs, nous présentons dans la figure 6.2.8 page 229 les mesures d'un module sélecteur seul, comparant la configuration à un seul synthétiseur avec la configuration avec deux synthétiseurs synchronisés. À 100 Gbit/s, on observe une dégradation sensible, en particulier une gigue rms passant de $497,2 fs$ à $719,5 fs$ et un facteur de qualité S/N passant de 7,62 à 6,96, respectivement. En augmentant le débit, à 112 puis 120 Gbit/s, on observe une dégradation significative de la qualité du signal, l'ouverture de l'oeil passant respectivement de 241 à 147 puis $108 mV_{pp}$. Cette dégradation est sans doute due au circuit et au module, à la configuration de mesure avec deux synthétiseurs synchronisés et aux limitations fréquentielles des divers éléments du banc de mesure (pointes, transitions, etc.), qui sont à base de connecteurs V. Il est donc utile d'avoir cette mesure de

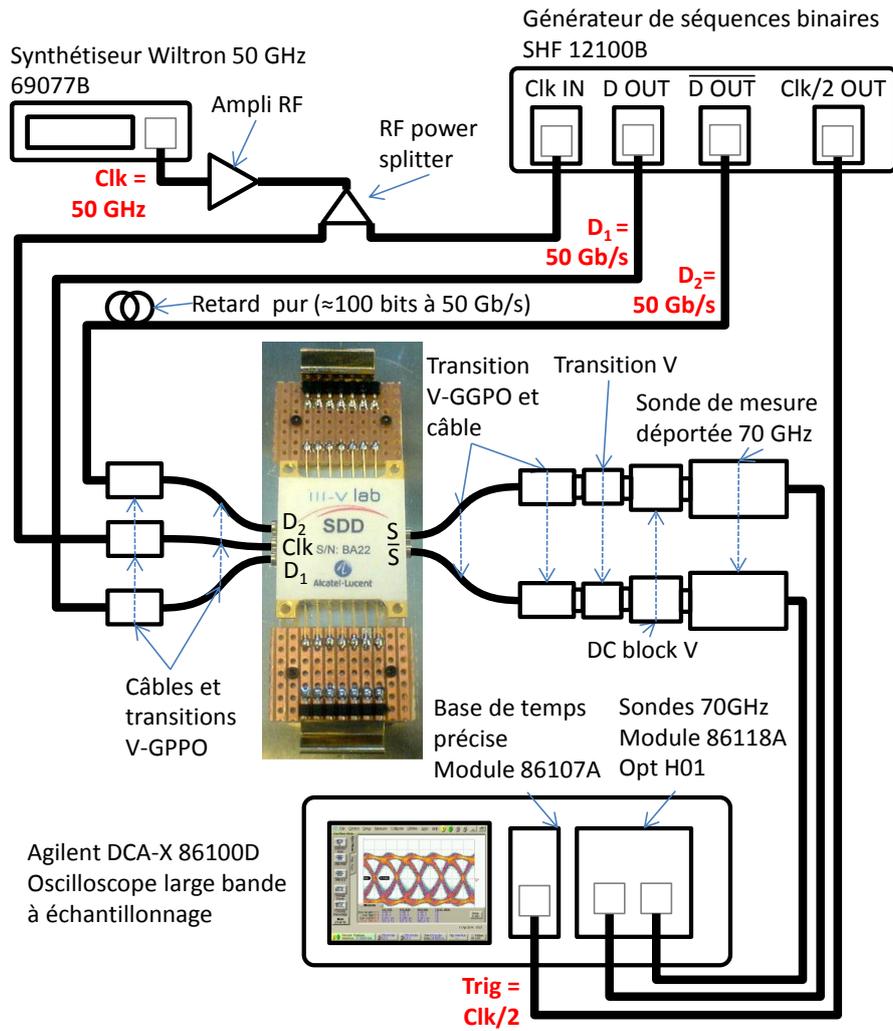


FIGURE 6.2.5 : Configuration de la mesure à 100 Gbit/s du module sélecteur-driver avec un seul synthétiseur.

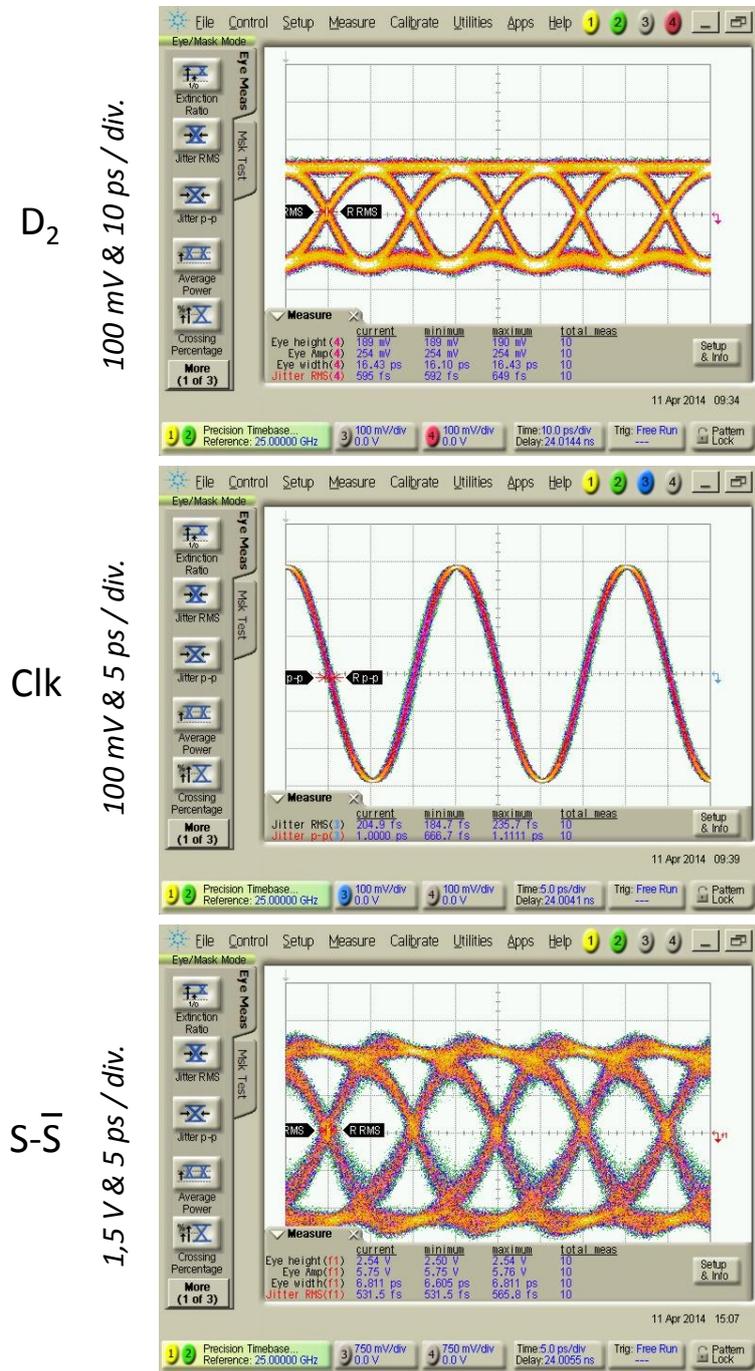


FIGURE 6.2.6 : Diagrammes de l’oeil de la mesure à 100 Gbit/s du module sélecteur-driver, effectuée avec un seul synthétiseur.

référence en regard des mesures du module sélecteur-driver présentées ci-après, dans la figure 6.2.9 page 230. Les diagrammes de l'oeil de signaux d'entrée et de sortie y sont présentés, pour les trois débits de sortie de 100, 112 et 120 *Gbit/s*. Il est à noter que le module sélecteur-driver utilisé pour cette mesure est un autre exemplaire que celui utilisé dans la section précédente, de sorte qu'une différence d'amplitude ($5,11 V_{pp}$ au lieu de $5,75 V_{pp}$) et d'ouverture, à 100 *Gbit/s*, sont observables. La dégradation de qualité de signal en passant à 112 puis 120 *Gbit/s* est très semblable à celle observée sur le module sélecteur seul dans la figure 6.2.8 page 229. Nous pouvons en déduire que le sélecteur-driver se comporte bien au-delà de 100 *Gbit/s*, sans dégradation particulière supplémentaire par rapport à sa contre-partie sans driver.

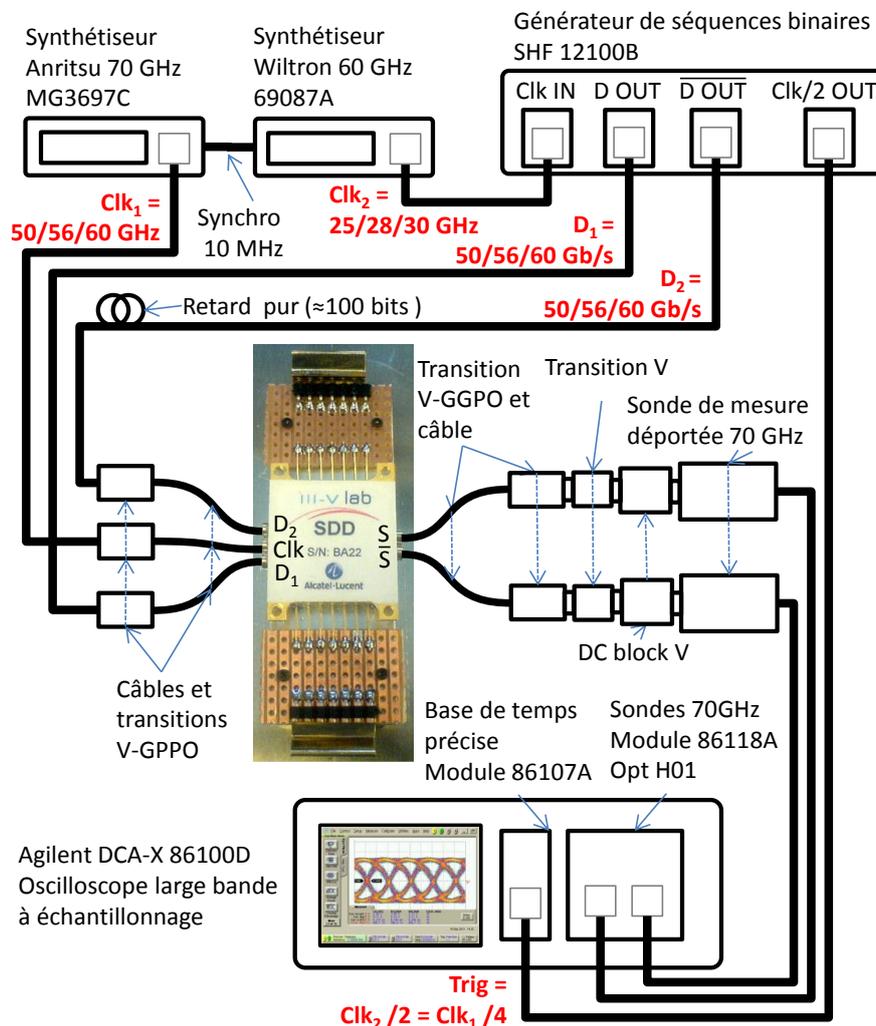


FIGURE 6.2.7 : Configuration de la mesure à 100, 112 et 120 *Gbit/s* du module sélecteur-driver avec deux synthétiseurs synchronisés.

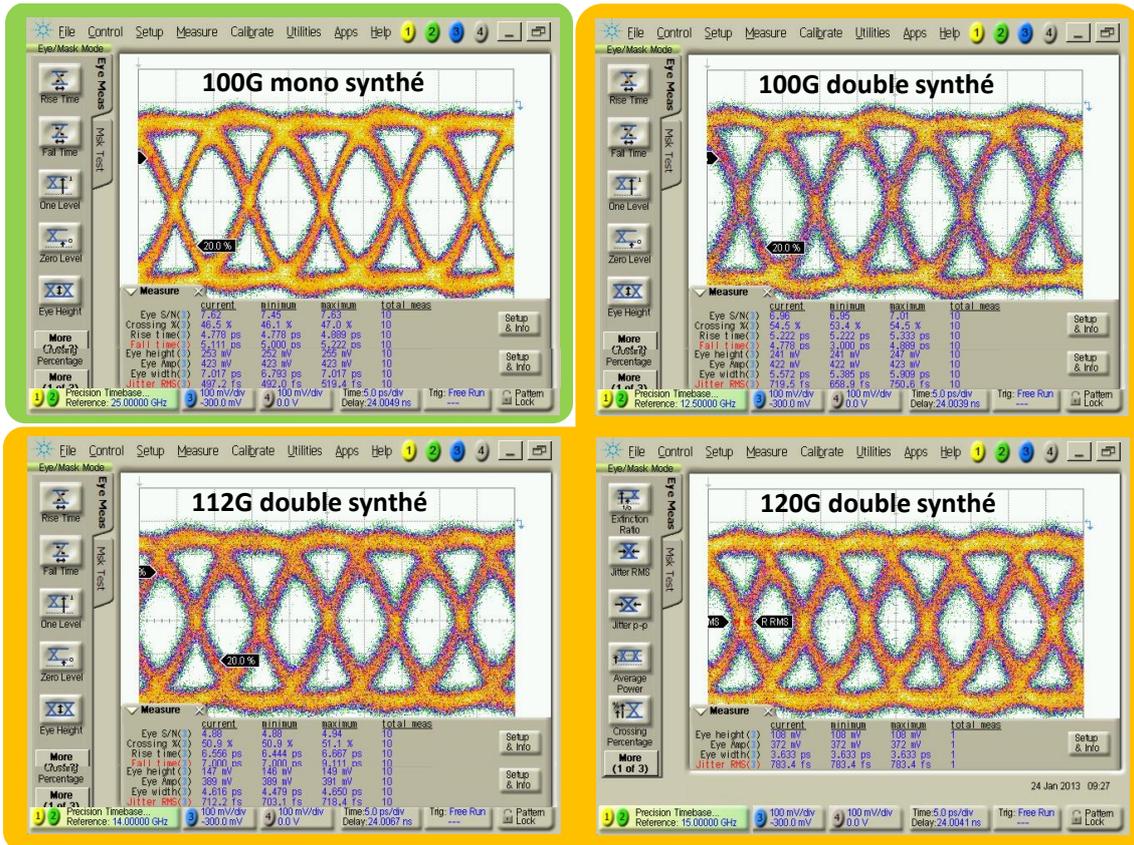


FIGURE 6.2.8 : Diagrammes de l'oeil d'un module sélecteur seul mesuré à 100 Gbit/s avec une configuration reposant sur un seul synthétiseur ou sur deux synthétiseurs synchronisés, ainsi qu'à 112 et 120 Gbit/s en configuration à deux synthétiseurs synchronisés uniquement.

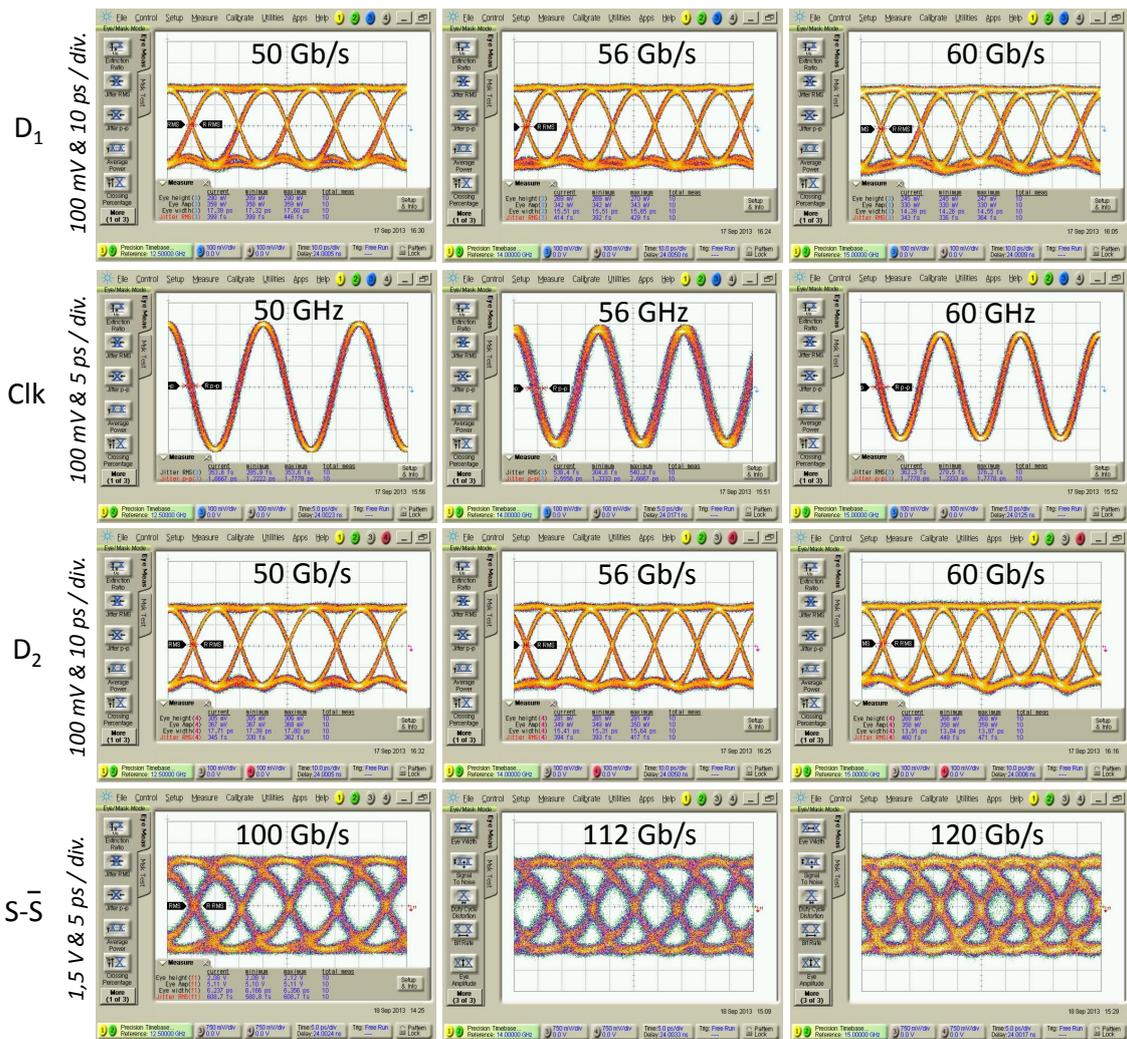


FIGURE 6.2.9 : Diagrammes de l’œil des mesures à 100, 112 et 120 Gbit/s du module sélecteur-driver, effectuées avec deux synthétiseurs synchronisés.

6.3 Module transmetteur 100 Gbit/s du projet POLYSYS

Un module transmetteur 100 Gbit/s comprenant dans un même boîtier la puce sélecteur-driver avec un modulateur à large bande passante en polymère et un laser accordable a été réalisé dans le cadre du projet Européen *POLYSYS*. Cette section en présente la description et les performances, dont le taux d'erreur en transmission à 100 Gbit/s jusqu'à 1625 m.

6.3.1 Projet POLYSYS

Le projet *POLYSYS*⁵ (*Direct 100G connectivity with optoelectronic POLYmer-InP integration for data center SYStems*) est un projet Européen de recherche collaborative commencé le 1^{er} octobre 2010 et terminé le 31 janvier 2014, financé à hauteur de 2,56 M€ pour un coût total de 3,92 M€, sous l'égide de l'axe des technologies de l'information et des communications du 7^{ème} programme cadre de la Commission Européenne. Cinq partenaires ont pris part au projet :

- L'Institut des Systèmes Informatiques et des Communications de l'Université Technique Nationale d'Athènes (ICCS/NTUA), en Grèce ;
- l'Institut Heinrich Hertz (HHI), en Allemagne ;
- le laboratoire III-V Lab, en France ;
- l'entreprise Gigoptix, en Suisse ;
- l'entreprise Linkra-Teleoptix, en Italie.

L'objectif du projet était la réalisation de transmetteurs et de récepteurs pour les systèmes de communications optiques à 100 Gbit/s sur une longueur d'onde et 4×100 Gbit/s sur quatre longueurs d'onde, sur de courtes distances telles que dans les data-centers. Les travaux présentés dans ce manuscrit s'inscrivent dans la partie du projet relative au transmetteur. Dans la section 6.3 plus spécifiquement, nous présentons les résultats obtenus à la toute fin du projet et publiés en 2015, faisant état d'un module transmetteur 100 Gbit/s accordable utilisant entre autres éléments constitutifs le sélecteur-driver introduit dans le chapitre précédent. Les éléments présentés dans cette section sont ainsi issus de l'article [Kat15].

6.3.2 Module transmetteur 100 Gbit/s accordable

Une photographie du module est présentée dans la figure 6.3.1 page 231. Il met en œuvre le sélecteur-driver recevant les deux signaux de données (D_1 et D_2) et le

5. <http://www.ict-polysys.eu/>.

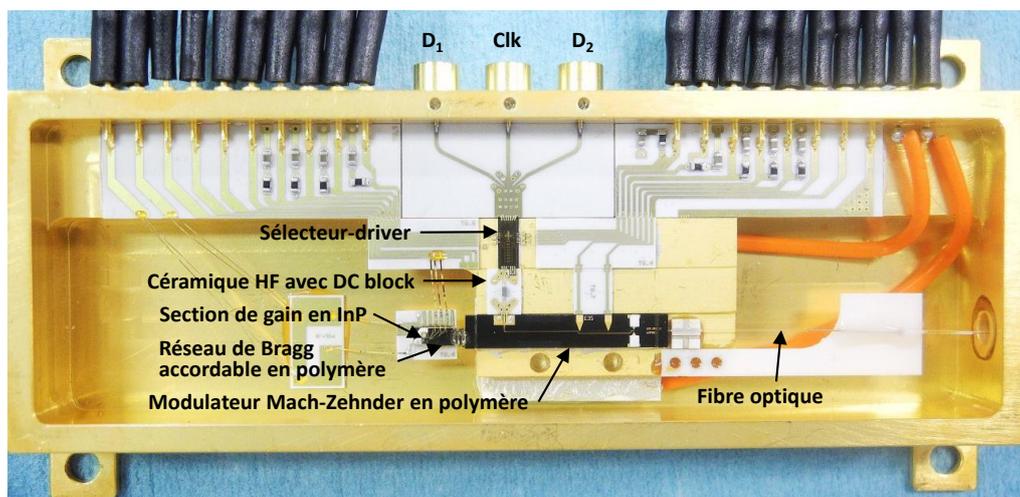


FIGURE 6.3.1 : Photographie du module transmetteur 100 Gbit/s accordable du projet POLYSYS.

signal d'horloge (*Clk*) au travers de trois connecteurs GPPO et d'une céramique en alumine (Al_2O_3). Une deuxième céramique en alumine réalise une transition avec un DC block entre la sortie du sélecteur-driver et l'entrée RF d'un modulateur Mach-Zehnder en polymère [Din13], permettant d'éviter la dégradation du dernier par la composante continue du premier. Les autres céramiques, également en alumine, servent au routage des divers signaux d'alimentation du sélecteur-driver et des polarisations du modulateur et d'un laser à cavité externe. Ce dernier, couplé à l'entrée optique du modulateur, est constitué d'une puce en InP, qui remplit la fonction de section de gain optique, couplée à un réseau de Bragg, réalisé sur une puce polymère passive, dont l'accordabilité repose sur le puissant effet thermo-optique intrinsèque au polymère utilisé [Fel14], cette dernière puce étant couplée au modulateur Mach-Zehnder.

Il convient d'identifier les différentes contributions à ce module électro-optique unique en son genre. HHI a conçu et réalisé le laser à cavité externe comprenant la puce à section de gain en InP et le réseau de Bragg sur sa plateforme polymère passive. Gigoptix a conçu et réalisé le modulateur Mach-Zehnder en polymère. III-V Lab a conçu (objet de la thèse) et réalisé le sélecteur-driver en TBH InP. Enfin, Linkra a conçu et réalisé le module dans son ensemble, dont les céramiques DC et HF, les systèmes de reports de puces et d'embases, les systèmes de couplage optique, la gestion thermique par l'utilisation de régulateurs à effet Peltier.

La consommation totale de ce module transmetteur 100 Gbit/s accordable est de 7,15 W, dont 0,31 W pour le laser accordable, 3,8 W pour le sélecteur-driver, 0,04 W pour la polarisation du modulateur Mach-Zehnder et 3,0 W pour le régulateur à

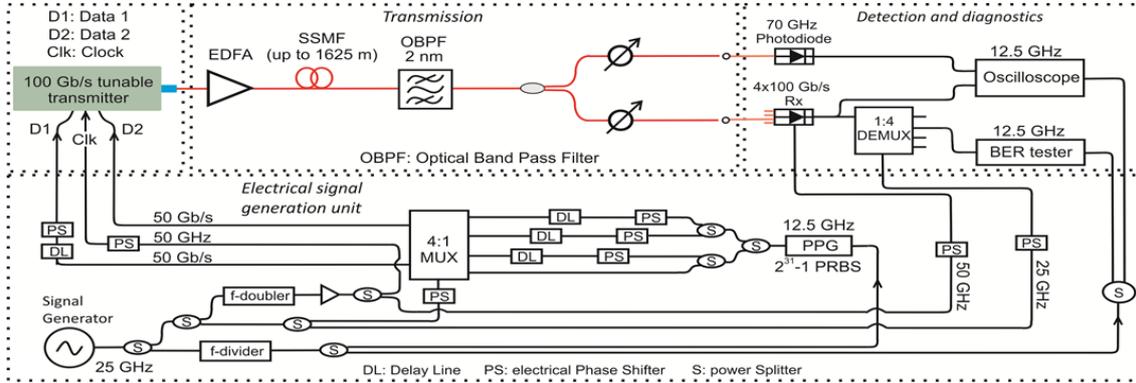


FIGURE 6.3.2 : Configuration de l'expérimentation système à 100 Gbit/s réalisée par l'Institut des Systèmes Informatiques et des Communications (ICCS) de l'Université Technique Nationale d'Athènes (ICCS/NTUA) dans le cadre du projet POLYSYS.

effet Peltier. À 100 Gbit/s, l'efficacité énergétique est donc de $71,5 \text{ pJ/bit}$. Dans la section suivante les résultats de transmission sans erreur sur 500 m à 100 Gbit/s sont présentés, correspondant à une efficacité énergétique linéique de $143 \text{ fJ}/(\text{bit.m})$. À 80 Gbit/s, la transmission se fait sans erreur jusqu'à sur 1625 m, correspondant alors à $55 \text{ fJ}/(\text{bit.m})$.

6.3.3 Mesures à 100 Git/s

Les mesures système présentées dans cette section ont été réalisées par l'Institut des Systèmes Informatiques et des Communications (ICCS) de l'Université Technique Nationale d'Athènes (ICCS/NTUA). Elles sont issues de l'article [Kat15].

La configuration de mesure est présentée dans la figure 6.3.2. Le module transmetteur 100 Gbit/s accordable reçoit les signaux de données (D_1 et D_2) à 50 Gbit/s générées par un multiplexeur 4:1, lui-même attaqué par un générateur de séquences numériques pseudo-aléatoires de longueur $2^{31} - 1$ cadencé à 12,5 Gbit/s, ainsi qu'une horloge (Clk) à 50 GHz générée par la multiplication par deux d'une horloge fournie par un synthétiseur, dont la sortie est également utilisée au travers d'une division par deux pour cadencer à 12,5 GHz le générateur de séquences.

Le signal optique modulé à 100 Gbit/s ainsi généré en sortie du module a une puissance de $-14,5 \text{ dBm}$ et un taux d'extinction de $10,5 \text{ dB}$. Une fois transmis dans la fibre, amplifié par un EDFA, dont le bruit d'émission amplifiée spontanée est filtré par un filtre de 2 nm , il est divisé en deux. La première voie est détectée par une photodiode de bande passante de classe 70 GHz dont la sortie électrique HF est directement connectée à un oscilloscope à échantillonnage déclenché à 12,5 GHz.

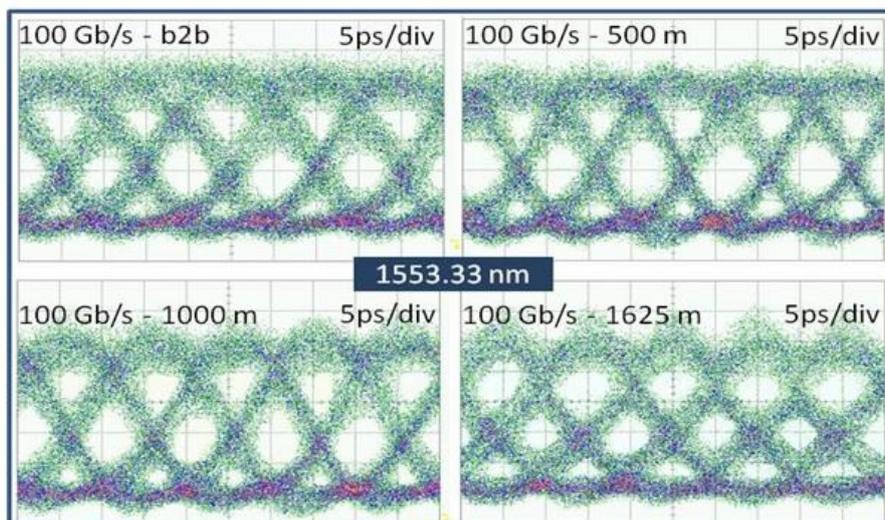


FIGURE 6.3.3 : Diagrammes de l’oeil à 100 Gbit/s du module transmetteur accordable du projet POLYSYS.

L’autre voie attaque un récepteur comprenant une photodiode et un circuit électronique de démultiplexage de $1 \times 100 \text{ Gbit/s}$ vers $2 \times 50 \text{ Gbit/s}$, une de ses deux sorties attaquant alors l’oscilloscope à échantillonnage et l’autre attaquant un démultiplexeur $1 \times 50 \text{ Gbit/s}$ vers $4 \times 12,5 \text{ Gbit/s}$. Les huit trains binaires à $12,5 \text{ Gbit/s}$, séquentiellement obtenus, attaquent un détecteur d’erreur. On remarque l’utilisation de signaux d’horloge pour cadencer les demultiplexeurs successifs et le détecteur d’erreur tous issus du même synthétiseur que pour la génération des signaux du côté de l’émission.

Le diagramme de l’oeil du signal à 100 Gbit/s mesuré par l’oscilloscope à échantillonnage est présenté dans la figure 6.3.3, après 0, 500, 1000 et 1625 m, pour une longueur d’onde de $1553,33 \text{ nm}$. Le taux d’erreur du plus mauvais des huit trains à $12,5 \text{ Gbit/s}$ obtenus en réception est présenté dans la figure 6.3.4 page suivante, pour trois valeurs de longueur d’onde, $1544,53 \text{ nm}$, $1553,33 \text{ nm}$ et $1565,50 \text{ nm}$, à chaque fois pour 0, 500, 1000 et 1625 m. Pour 0 et 500 m, la courbe du taux d’erreur en fonction de la puissance reçue ne présente pas de début de plancher d’erreur, contrairement aux courbes pour 1000 et surtout 1625 m.

Pour mesurer un taux d’erreur avec une précision à $\pm 1\%$, il faut compter 100 erreurs, soit en moyenne attendre 800 s pour un taux d’erreur de 10^{-11} à $12,5 \text{ Gbit/s}$. Pour faire cette mesure pour les huit trains à $12,5 \text{ Gbit/s}$, pour quatre longueurs de fibre et trois longueurs d’onde, il faut alors en moyenne un temps de mesure de 21,3 heures. En ajoutant le temps pour les mesures aux taux d’erreur plus élevés nécessaires au tracé de la courbe complète, en supposant un point de mesure toutes

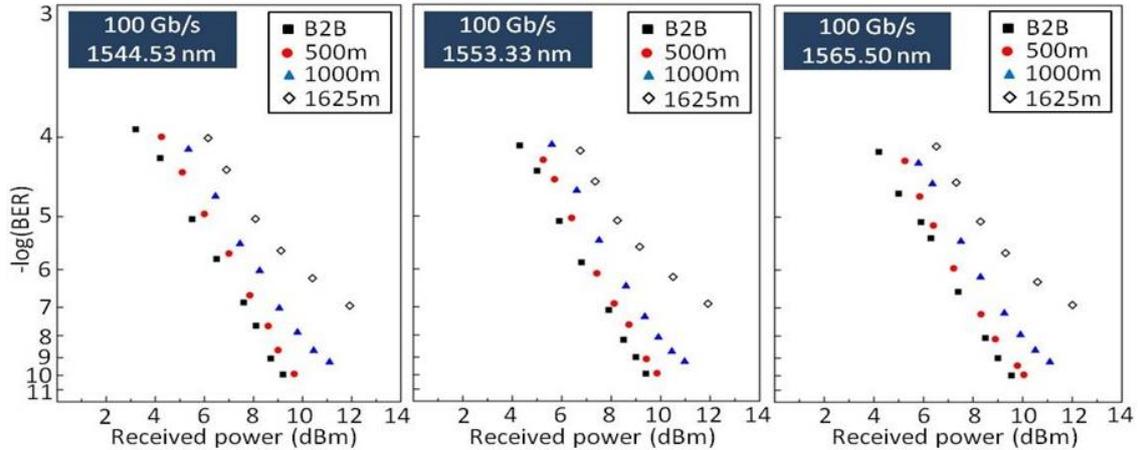


FIGURE 6.3.4 : Diagrammes de l’oeil à 100 Gbit/s du module transmetteur accordable du projet POLYSYS.

les décades, on obtient un temps total moyen de mesure de 23,7 heures. C’est la raison pour laquelle la mesure ne va pas en deçà d’un taux d’erreur de 10^{-10} , qui correspond à un temps total de mesure de 2,37 heures, sans compter les temps morts entre chaque mesure. Lorsque la courbe de taux d’erreur obtenue ne présente pas de plancher de bruit, dont la signature est une diminution de la valeur absolue de la pente de la courbe, on considère que le résultat est asymptotiquement sans erreur.

Il convient néanmoins de noter que le niveau de puissance optique nécessaire pour se trouver dans une région à très faible taux d’erreur, voire asymptotiquement nul, se situe au-delà de 10 dBm, soit une puissance électrique en sortie d’une photodiode ayant une sensibilité de $0,5 A/W$ chargée sur 50Ω de $-2 dBm$, soit encore une tension d’un peu plus de $500 mV_{pp}$ d’amplitude. Cela signifie qu’on se situe à un niveau proche des niveaux typiques de saturation des étages d’entrée du récepteur et qu’il n’est pas possible d’augmenter plus avant le niveau de puissance pour atteindre un taux d’erreur arbitrairement faible. C’est pourquoi dans la pratique deux axes d’amélioration sont nécessaires. D’une part, il convient d’améliorer la sensibilité du récepteur, par exemple en utilisant un pré-amplificateur à trans-impédance (TIA). Dans [Dup13b], nous avons présenté un circuit TIA intégrant un démultiplexeur $1 \times 100 Gbit/s$ vers $2 \times 50 Gbit/s$ présentant une sensibilité meilleure que $60 mV_{pp}$. D’autre part, l’utilisation de codes correcteurs d’erreurs permet d’obtenir un taux d’erreur final quasi-nul (meilleur que 10^{-15}), au prix d’un sur-débit de quelques pourcents (donc d’une plus grande exigence sur les composants), ainsi qu’au prix d’une plus grande latence, qui est un paramètre système de première importance dans les centres de données.

6.4 Conclusion

Dans ce chapitre, la mise en œuvre en conditions réelles et la validation du sélecteur-driver introduit dans le chapitre 5 ont été présentées.

Pour cela, un module hyperfréquence conçu, réalisé et caractérisé par l'équipe EOFiP du III-V Lab, mettant en œuvre ce circuit, a dans un premier temps permis d'en valider le bon fonctionnement une fois découpé et packagé. Les performances obtenues, dont une amplitude différentielle de $5,75 V_{pp}$ à 100 Gbit/s , font l'état de l'art.

Finalement, son utilisation dans le cadre du projet Européen *POLYSYS*, pour la réalisation d'un module transmetteur optoélectronique 100 Gbit/s accordable, a de plus permis d'en valider le bon fonctionnement dans un système de communications optiques à 100 Gbit/s , avec en particulier des caractérisations en taux d'erreur. La transmission sans erreur, jusqu'à 500 m , d'une capacité de 100 Gbit/s a ainsi pu être démontrée, pour une longueur d'onde accordable entre 1545 nm et 1565 nm .

Au moment où ces lignes sont écrites⁶, l'application système en jeu ici, à savoir les systèmes de transmissions optiques à l'intérieur et entre les centres de données, s'intéresse à un débit total de 400 Gbit/s sur 4, 8, voire 16 canaux optiques, que ce soit sur plusieurs fibres séparées ou plusieurs longueurs d'onde dans une même fibre. Un effort de normalisation, dans le cadre du groupe *IEEE P802.3bs 400GbE Task Force*, est précisément en cours et a d'ores et déjà distingué quatre segments de transmission : 100 m , 500 m , 2 km et 10 km . Si l'on s'intéresse de plus près au segment 500 m , en écho au paragraphe précédent, la solution adoptée repose sur quatre fibres en parallèle, chacune transportant 100 Gbit/s au format 4-ASK à un débit symbole de 50 GBd , plus un léger sur-débit pour le code correcteur d'erreur⁷. Les performances obtenues dans le projet *POLYSYS* à 100 Gbit/s en OOK restent uniques au monde, reposant sur des technologies non traditionnelles et encore peu matures, ne pouvant ainsi pas entraîner un mouvement de masse susceptible de devenir une norme industrielle. On notera néanmoins que les travaux pionniers du projet *POLYSYS* et de son prédécesseur *GIBON*, projet également Européen, furent dans la communauté scientifique et dans les Bell Labs le point de départ de la montée en puissance des approches à 100 Gbit/s par longueur d'onde pour les systèmes de communications optiques courtes distances, quand la norme a longtemps été le $4 \times 25 \text{ Gbit/s}$, ouvrant ainsi la voie vers le $4 \times 100 \text{ Gbit/s}$ et sans aucun doute à terme le $10 \times 100 \text{ Gbit/s}$.

6. Juin 2015.

7. cf. motion 12, http://www.ieee802.org/3/bs/public/15_05/motions_3bs_01_0515.pdf.

Conclusion et perspectives

Dans cette thèse, nous avons présenté de nouvelles contributions à la théorie et à la pratique de l'amplificateur distribué, dans le cadre applicatif des télécommunications optiques à 100 *Gbit/s*.

Principales contributions

Les contributions originales de ce travail sont de trois ordres.

1. La théorie de l'amplificateur distribué, en régime linéaire, a été revisitée. Un corpus théorique cohérent, conservant au départ un degré de généralité maximal puis procédant aux niveaux de simplification habituels, a été développé. Il se base sur trois piliers :
 - La formulation quadripôlaire : approche didactique mais nécessitant de faire des hypothèses restrictives. En découlent des formules analytiques simples d'aide à la conception, dont les équations de dimensionnement systématique des paramètres des lignes.
 - La formulation octopôlaire : approche exacte mais très difficilement exploitable analytiquement.
 - Le calcul numérique de la réponse exacte en régime petit-signal de l'amplificateur distribué, à partir des équations complémentaires issues de ces deux approches.

Cette méthodologie a permis de mettre en évidence le comportement intrinsèque de l'amplificateur distribué, dans la bande passante, à la coupure et dans la bande rejetée, puis d'en proposer des méthodes d'optimisation, compte tenu de l'application visée.

2. Un certain nombre de réalisations expérimentales ont été menées, permettant la démonstration de performances au niveau circuit faisant progresser l'état de l'art :
 - Un ensemble d'amplificateurs distribués single-ended a été conçu et caractérisé, validant d'une part la méthodologie de conception et confirmant d'autre

part le potentiel en bande passante et amplitude de sortie de l'architecture distribuée dans la technologie TBDH InP $0,7 \mu m$.

- Un sélecteur-driver, intégrant monolithiquement un sélecteur 2:1 en entrée et un amplificateur distribué différentiel en sortie a été conçu et caractérisé. Des amplitudes différentielles de $6,2$ et $5,9 V_{pp}$ ont été mesurées à 100 et $112 Gbit/s$, respectivement. L'amplitude différentielle de la séquence a été mesurée respectivement à $7,2$ et $7,15 V_{pp}$ (chiffres directement comparables aux données disponibles dans la littérature), établissant le nouveau record de produit amplitude \times débit à $801 V.Gbit/s$.
- 3. L'utilisabilité et le bénéfice du circuit sélecteur-driver ont été validés en environnement réel :
 - Un module hyperfréquence a été conçu, réalisé et caractérisé par l'équipe EOFiP du III-V Lab, validant le bon fonctionnement du circuit une fois découpé et packagé. La performance obtenue, à savoir une amplitude différentielle de $5,75 V_{pp}$ à $100 Gbit/s$, fait l'état de l'art.
 - Dans le cadre du projet Européen *POLYSYS*, le circuit sélecteur-driver a été mis en œuvre dans un module transmetteur optoélectronique $100 Gbit/s$ accordable en longueur d'onde. La transmission sans erreur jusqu'à $500 m$ d'une capacité de $100 Gbit/s$, transportée par une longueur d'onde accordable entre $1545 nm$ et $1565 nm$, a été démontrée.

Soixante-dix-neuf ans après son invention, l'amplificateur distribué reste en 2015 l'architecture privilégiée pour les applications large bande et forte amplitude. L'état de l'art des drivers de modulateur, l'un des cas d'application de prédilection de cette architecture à l'heure actuelle, a pu ainsi être significativement amélioré, avec la multiplication par un facteur proche de deux du produit vitesse \times amplitude par rapport aux meilleures réalisations publiées à ce jour. Au-delà des $800 Gbit/s.V$ obtenus, la barre de $1 Tbit/s.V$ semble à portée de main. Une optimisation de la structure verticale du transistor, pour augmenter sa tension de claquage, devrait par exemple y contribuer.

Limites et perspectives

L'amplificateur distribué n'en demeure pas moins une architecture relativement délicate à mettre en œuvre, avec des contraintes propres et des limitations spécifiques. À mesure que la gamme fréquentielle est étendue, que ce soit pour les systèmes de communications optiques ou les systèmes de communications sans fil à ondes millimétriques, la qualité des éléments passifs, au premier rang desquels les lignes de transmission, peut sans doute devenir un facteur limitant. Jusqu'à $100 Gbit/s$, nous

avons montré qu'une approche relativement simple permettait d'obtenir les résultats escomptés, du moins pour un fonctionnement binaire, *i.e.* avec seulement deux niveaux électriques possibles. La tendance étant à l'augmentation de la complexité de modulation, avec les formats multi-niveaux et vectoriels, il devient indispensable d'avoir d'une part un fonctionnement linéaire, tout en respectant d'autre part une contrainte accrue quant à la minimisation des distorsions apportées au signal. Ces deux éléments étant contradictoires, la qualité et la bonne maîtrise des lignes de transmission n'en deviendront que plus critiques.

Il existe néanmoins à cet égard une alternative : elle consiste à repousser toujours plus loin la frontière entre domaine numérique et analogique. Un signal binaire amplifié et nettoyé, par utilisation des non-linéarités des transistors, est par construction un signal de nature numérique. Le travail présenté s'inscrit dans ce cadre. Or pour un signal multi-niveau, en amplitude voire aussi en phase, il est également possible de conserver un mode de fonctionnement numérique. Le concept de *Power-DAC* a ainsi été introduit au III-V Lab en 2010 et publié en 2011 [Kon11], une réalisation récente en ayant démontré une fréquence d'échantillonnage de 100 GS/s [Kon15]. Il consiste à générer un signal multi-niveau, à partir de signaux binaires, directement avec le niveau d'amplitude requis, chaque niveau étant généré par une combinaison de transistors fonctionnant tous en régime de commutation. Il n'en demeure pas moins que ces transistors étant placés en parallèle, la limitation fondamentale du produit gain \times bande s'appliquant à une architecture localisée perdure. Une architecture distribuée doit alors permettre de s'en affranchir, comme pour le cas des signaux binaires. Cette idée fut brevetée en 2004 par HITKO, du laboratoire HRL aux Etats-Unis [Hit05]. L'ayant découverte indépendamment, nous l'avons expérimentée il y a quelques années, sans obtenir de résultat à la hauteur des espérances légitimes qu'on pouvait en avoir. Cet axe présente aujourd'hui encore un très grand intérêt, tant la pression pour augmenter efficacité spectrale et débit symbole est repoussée toujours plus loin. Une réalisation récente en CMOS de convertisseur numérique-analogique 8 bits à 100 GS/s , fournissant une amplitude différentielle en sortie de quelques centaines de mV , a été rapportée [Hao15]. Malgré l'utilisation d'une architecture distribuée au niveau des étages de sortie, la bande passante analogique démontrée, inférieure à 15 GHz , reste assez faible. À cet égard, un objectif de convertisseur numérique-analogique distribué en TBDH InP, codant 3 bits sur 8 niveaux électriques (format 8-PAM ou encore 8-ASK) fournissant $6V_{pp}$ d'amplitude différentielle à $100 - 120\text{ GBd}$, avec une bande passante analogique supérieure à $70 - 80\text{ GHz}$, est un objectif ambitieux mais pertinent.

Annexes

ANNEXE A

Transformation d'une matrice chaîne vers une matrice **S** : cas de l'octopôle

Les formules de transformation d'une matrice S , Z , $ABCD$, *etc.*, vers une autre sont bien connues et documentées pour le cas d'un réseau à 2 accès (quadripôle). C'est moins le cas pour l'octopôle, en particulier nous n'avons pas trouvé de formule générale pour les matrices de transformation en fonction du nombre d'accès n , pour le passage entre matrice S et matrice $ABCD$. Nous en présentons donc le calcul dans cette annexe, pour le cas de l'octopôle, c'est à dire un réseau linéaire à 4 accès, en se basant sur la méthodologie présentée dans [Gau04].

Partant d'une matrice de départ M_I telle que :

$$Y_I = M_I X_I$$

on souhaite passer à la matrice d'arrivée M_F , telle que :

$$Y_F = M_F X_F$$

Les deux matrices M_I et M_F décrivent le même réseau linéaire, mais dans une base différente. Nous notons T_{xx} , T_{xy} , T_{yx} et T_{yy} les matrices décrivant les relations linéaires entre les vecteurs de départ et les vecteurs d'arrivée :

$$\begin{aligned} X_F &= T_{xx} X_I + T_{xy} Y_I \\ Y_F &= T_{yx} X_I + T_{yy} Y_I \end{aligned}$$

Annexe A Transformation d'une matrice chaîne vers une matrice S : cas de l'octopôle

Nous avons donc :

$$\begin{aligned} Y_F &= T_{yx}X_I + T_{yy}Y_I \\ &= T_{yx}X_I + T_{yy}M_I X_I \\ &= (T_{yx} + T_{yy}M_I)X_I \end{aligned}$$

Nous avons également :

$$\begin{aligned} Y_F &= M_F X_F = M_F(T_{xx}X_I + T_{xy}Y_I) \\ &= M_F(T_{xx}X_I + T_{xy}M_I X_I) \\ &= M_F(T_{xx} + T_{xy}M_I)X_I \end{aligned}$$

Donc nous obtenons :

$$M_F(T_{xx} + T_{xy}M_I)X_I = (T_{yx} + T_{yy}M_I)X_I$$

D'où la relation générale :

$$M_F = (T_{yx} + T_{yy}M_I)(T_{xx} + T_{xy}M_I)^{-1} \quad (\text{A.0.1})$$

Nous calculons maintenant les matrices T_{xx} , T_{xy} , T_{yx} et T_{yy} dans le cas où $M_I = c$ et $M_F = S$, où c est la matrice chaîne normalisée.

Nous rappelons dans la figure A.1 la convention utilisée pour l'indexation des accès.

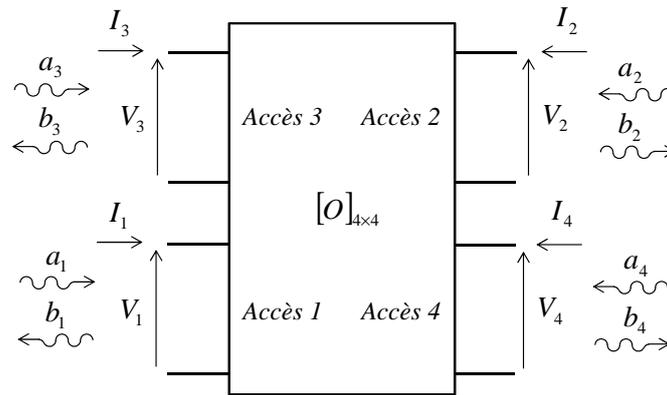


FIGURE A.1 : Convention d'indice et d'ordre des 4 accès utilisée dans la section 2.3 pour un octopôle.

Nous avons par définition les relations suivantes :

$$\begin{bmatrix} b_1 \\ b_2 \\ b_3 \\ b_4 \end{bmatrix} = S \begin{bmatrix} a_1 \\ a_2 \\ a_3 \\ a_4 \end{bmatrix}$$

et :

$$\begin{bmatrix} v_3 \\ i_3 \\ v_1 \\ i_1 \end{bmatrix} = c \begin{bmatrix} v_2 \\ -i_2 \\ v_4 \\ -i_4 \end{bmatrix}$$

Avec, à un accès i donné :

$$a_i = \frac{v_i + i_i}{2}$$
$$b_i = \frac{v_i - i_i}{2}$$

où les tensions v_i et les courants i_i sont normalisés, par rapport à l'impédance de référence Z_{0i} de l'accès i :

$$v_i = \frac{V_i}{\sqrt{Z_{0i}}}$$
$$i_i = I_i \cdot \sqrt{Z_{0i}}$$

La relation entre la matrice chaîne normalisée c et la matrice chaîne non normalisée C s'obtient de la façon suivante :

$$\begin{bmatrix} v_3 \\ i_3 \\ v_1 \\ i_1 \end{bmatrix} = c \begin{bmatrix} v_2 \\ -i_2 \\ v_4 \\ -i_4 \end{bmatrix}$$

Annexe A Transformation d'une matrice chaîne vers une matrice S : cas de l'octopôle

$$\begin{bmatrix} \frac{1}{\sqrt{Z_{03}}} & 0 & 0 & 0 \\ 0 & \sqrt{Z_{03}} & 0 & 0 \\ 0 & 0 & \frac{1}{\sqrt{Z_{01}}} & 0 \\ 0 & 0 & 0 & \sqrt{Z_{01}} \end{bmatrix} \begin{bmatrix} V_3 \\ I_3 \\ V_1 \\ I_1 \end{bmatrix} = c \begin{bmatrix} \frac{1}{\sqrt{Z_{02}}} & 0 & 0 & 0 \\ 0 & \sqrt{Z_{02}} & 0 & 0 \\ 0 & 0 & \frac{1}{\sqrt{Z_{04}}} & 0 \\ 0 & 0 & 0 & \sqrt{Z_{04}} \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \\ V_4 \\ -I_4 \end{bmatrix}$$

$$\begin{bmatrix} V_3 \\ I_3 \\ V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} \sqrt{Z_{03}} & 0 & 0 & 0 \\ 0 & \frac{1}{\sqrt{Z_{03}}} & 0 & 0 \\ 0 & 0 & \sqrt{Z_{01}} & 0 \\ 0 & 0 & 0 & \frac{1}{\sqrt{Z_{01}}} \end{bmatrix} c \begin{bmatrix} \frac{1}{\sqrt{Z_{02}}} & 0 & 0 & 0 \\ 0 & \sqrt{Z_{02}} & 0 & 0 \\ 0 & 0 & \frac{1}{\sqrt{Z_{04}}} & 0 \\ 0 & 0 & 0 & \sqrt{Z_{04}} \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \\ V_4 \\ -I_4 \end{bmatrix}$$

Soit :

$$C = \begin{bmatrix} \sqrt{Z_{03}} & 0 & 0 & 0 \\ 0 & \frac{1}{\sqrt{Z_{03}}} & 0 & 0 \\ 0 & 0 & \sqrt{Z_{01}} & 0 \\ 0 & 0 & 0 & \frac{1}{\sqrt{Z_{01}}} \end{bmatrix} c \begin{bmatrix} \frac{1}{\sqrt{Z_{02}}} & 0 & 0 & 0 \\ 0 & \sqrt{Z_{02}} & 0 & 0 \\ 0 & 0 & \frac{1}{\sqrt{Z_{04}}} & 0 \\ 0 & 0 & 0 & \sqrt{Z_{04}} \end{bmatrix} \triangleq N_1^{-1} c N_2^{-2}$$

Et :

$$c = N_1 C N_2$$

Nous posons :

$$X_I = \begin{bmatrix} v_2 \\ -i_2 \\ v_4 \\ -i_4 \end{bmatrix}, Y_I = \begin{bmatrix} v_3 \\ i_3 \\ v_1 \\ i_1 \end{bmatrix} \text{ et } M_I = c;$$

$$X_F = \begin{bmatrix} a_1 \\ a_2 \\ a_3 \\ a_4 \end{bmatrix}, Y_F = \begin{bmatrix} b_1 \\ b_2 \\ b_3 \\ b_4 \end{bmatrix} \text{ et } M_F = S.$$

Nous explicitons les relations $X_F = T_{xx}X_I + T_{xy}Y_I$ et $Y_F = T_{yx}X_I + T_{yy}Y_I$:

$$X_F = \begin{bmatrix} a_1 \\ a_2 \\ a_3 \\ a_4 \end{bmatrix} = \frac{1}{2} \begin{bmatrix} v_1 + i_1 \\ v_2 + i_2 \\ v_3 + i_3 \\ v_4 + i_4 \end{bmatrix} = \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 \end{bmatrix} \begin{bmatrix} v_2 \\ -i_2 \\ v_4 \\ -i_4 \end{bmatrix} + \frac{1}{2} \begin{bmatrix} 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_3 \\ i_3 \\ v_1 \\ i_1 \end{bmatrix}$$

$$Y_F = \begin{bmatrix} b_1 \\ b_2 \\ b_3 \\ b_4 \end{bmatrix} = \frac{1}{2} \begin{bmatrix} v_1 - i_1 \\ v_2 - i_2 \\ v_3 - i_3 \\ v_4 - i_4 \end{bmatrix} = \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 \end{bmatrix} \begin{bmatrix} v_2 \\ -i_2 \\ v_4 \\ -i_4 \end{bmatrix} + \frac{1}{2} \begin{bmatrix} 0 & 0 & 1 & -1 \\ 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_3 \\ i_3 \\ v_1 \\ i_1 \end{bmatrix}$$

Soit :

$$T_{xx} = \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & -1 \end{bmatrix}, T_{xy} = \frac{1}{2} \begin{bmatrix} 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix}$$

$$T_{yx} = \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 \end{bmatrix}, T_{yy} = \frac{1}{2} \begin{bmatrix} 0 & 0 & 1 & -1 \\ 0 & 0 & 0 & 0 \\ 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix}$$

Nous obtenons alors S d'après l'équation A.0.1 page 244 :

$$S = (T_{yx} + T_{yy}c).(T_{xx} + T_{xy}c)^{-1}$$

$$S = (T_{yx} + T_{yy}N_1^{-1}CN_2^{-1}).(T_{xx} + T_{xy}N_1^{-1}CN_2^{-1})^{-1} \quad (\text{A.0.2})$$

Bibliographie

- [Agu04] Aguirre J., Plett C. 50-GHz SiGe HBT distributed amplifiers employing constant-k and m-derived filter sections. *IEEE Transactions on Microwave Theory and Techniques*, 52(5) :1573–1579, May 2004.
- [Arb08] Arbabian A., Niknejad A.M. A tapered cascaded multi-stage distributed amplifier with 370ghz gbw in 90nm cmos. In *Radio Frequency Integrated Circuits Symposium, 2008, IEEE*, pages 57–60, June 2008.
- [Arb09] Arbabian A., Niknejad A.M. Design of a CMOS Tapered Cascaded Multistage Distributed Amplifier. *Transactions on Microwave Theory and Techniques, IEEE*, 57(4) :938–947, April 2009.
- [Arb12a] Arbabian A., Niknejad A.M. A three-stage cascaded distributed amplifier with GBW exceeding 1.5THz. In *Radio Frequency Integrated Circuits Symposium (RFIC), 2012, IEEE*, pages 211–214, June 2012.
- [Arb12b] Arbabian A., Niknejad A.M. A three-stage cascaded distributed amplifier with GBW exceeding 1.5THz. In *Radio Frequency Integrated Circuits Symposium (RFIC) 2012 IEEE*, pages 211–214, June 2012.
- [Bae99] Baeyens Y., Pullela R., Mattia J.-P., Tsai H.-S., Chen Y.-K. A 74-GHz bandwidth InAlAs/InGaAs-InP HBT distributed amplifier with 13-dB gain. *Microwave and Guided Wave Letters, IEEE*, 9(11) :461–463, Nov 1999.
- [Bae04] Baeyens Y., Weimann N., Roux P., Leven A., Houtsma V., Kopf R.F., Yang, Y., Frackoviak J., Tate A., Weiner J.S., Paschke P., Chen Y.-K. High gain-bandwidth differential distributed InP D-HBT driver amplifiers with large (11.3 Vpp) output swing at 40 Gb/s. *Journal of Solid-State Circuits, IEEE*, 39(10) :1697–1705, Oct 2004.
- [Bae06] Baeyens Y., Weimann N., Houtsma V., Weiner J., Yang Y., Frackoviak J., Roux P., Tate A., Chen Y.-K. Submicron InP D-HBT single-stage distributed amplifier with 17 dB gain and over 110 GHz bandwidth. In *Microwave Symposium Digest 2006. IEEE MTT-S International*, pages 818–821, June 2006.

- [Bar98] Barrie Gilbert. The multi-tanh principle : a tutorial overview. *Journal of Solid-State Circuits, IEEE*, 33(1) :2–17, Jan 1998.
- [Bas54] Bassett H.G., Kelly L.C. Distributed amplifiers : some new methods for controlling gain/frequency and transient responses of amplifiers having moderate bandwidths. *Proceedings of the IEE - Part III : Radio and Communication Engineering*, 101(69) :5–, January 1954.
- [Bel80] Bell A.G. Apparatus for Signaling and Communicating called Photophone, 1880. US Patent 235,199.
- [Bey84] Beyer J.B., Prasad S.N., Becker R.C., Nordman J.E., Hohenwarter G.K. MESFET Distributed Amplifier Design Guidelines. *Transactions on Microwave Theory and Techniques, IEEE*, 32(3) :268–275, Mar 1984.
- [Big12] Bigo S. Coherent Optical Long-Haul System Design. In *Optical Fiber Communication Conference*, page OTh3A.1. Optical Society of America, 2012.
- [Bot94] Botterill I.A., Aitchison C.S. Predicted Small-Signal Gain of the HBT Distributed Amplifier with Practical Terminations. In *Microwave Conference 1994. 24th European*, volume 2, pages 1882–1887, Sept 1994.
- [Bra47] Brattain W. H. Laboratory notebook case 38139-7, December 1947.
- [Che63] Cherry E.M., Hooper D.E. The design of wide-band transistor feedback amplifiers. *Electrical Engineers Proceedings of the Institution of*, 110(2) :375–389, February 1963.
- [Che12] Chen S.-H., Liu Y.-C., Weng S.-H., Chang H.-Y., Chen K., Wu S.-H. A monolithic DC-31 GHz distributed amplifier using cascode HBT-NMOS gain cell in 0.18 um SiGe technology. In *Microwave Conference Proceedings (APMC) 2012 Asia-Pacific*, pages 211–213, Dec 2012.
- [Che13] Chen S.-H., Weng S.-H., Liu Y.-C., Chang H.-Y., Tsai J.-H., Li M.-H., Huang S.-Y. A monolithic DC-70-GHz broadband distributed amplifier using 90-nm CMOS process. In *Microwave Conference (EuMC) 2013 European*, pages 1511–1514, Oct 2013.
- [Chr09] Chralyvy A. Plenary paper : The coming capacity crunch. In *Optical Communication, 2009. ECOC '09. 35th European Conference on*, pages 1–1, Sept 2009.
- [Cox03] Cox C., Ackerman E., Roussel H., Staecker P., Osgood R., Izuhara T., Djukic D., Jain N. Design of a broadband electro-optic modulator with very low $v\pi$. *Technical Paper, Photonic Systems*, 2003.

- [Dan13] Daneshgar S., Griffith Z., Rodwell M.J.W. A DC-100 GHz Bandwidth and 20.5 dB Gain Limiting Amplifier in 0.25 μ m InP DHBT Technology. In *Compound Semiconductor Integrated Circuit Symposium (CSICS), 2013, IEEE*, pages 1–4, Oct 2013.
- [Dei89] Deibele S., Beyer J.B. Attenuation compensation in distributed amplifier design. *Transactions on Microwave Theory and Techniques, IEEE*, 37(9) :1425–1433, Sep 1989.
- [Der13] Derksen R.H., Westergren U., Chacinski M., Schubert C., Bach H.-G., Driad R., Hurm V., Makon R.E., Li, J., Steffan A.G. Cost-efficient high-speed components for 100 gigabit ethernet transmission on one wavelength only : results of the HECTO project. *Communications Magazine IEEE*, 51(5) :136–144, May 2013.
- [Des02] Desurvire E. *Erbium-doped fiber amplifiers : Device and System Developments*. Wiley-Interscience, 2002.
- [Din13] Dinu R., Miller E., Yu G., Chen B., Scarpaci A., Chen H., Pilgrim C. *High-Speed Polymer Optical Modulators*. Academic Press, June 2013.
- [Dri11] Driad R., Makon R.E., Ritter D. High-Speed Selector-Driver Using Abrupt Delta-Doped InP/InGaAs/InP DHBTs. *Electron Device Letters IEEE*, 32(8) :1059–1061, Aug 2011.
- [Dup01] Duperrier C., Campovecchio M., Roussel L., Lajugie M., Quere R. New design method of uniform and nonuniform distributed power amplifiers. *Transactions on Microwave Theory and Techniques, IEEE*, 49(12) :2494–2500, Dec 2001.
- [Dup10] Dupuy J.-Y., Konczykowska A., Jorge F., Riet M., Godin J. Distributed amplifiers in inp dhbt for 100-gbit/s operation. In *MTT-S International Microwave Symposium Digest (MTT), 2010, IEEE*, pages 920–923, May 2010.
- [Dup13a] Dupuy J., Konczykowska A., Jorge F., Riet M., Berdaguer P., Nodjiadjim V., Godin J., Ouslimani A. A Large-Swing 112-Gb/s Selector-Driver Based on a Differential Distributed Amplifier in InP DHBT Technology. *Transactions on Microwave Theory and Techniques, IEEE*, 61(1) :517–524, Jan 2013.
- [Dup13b] Dupuy J.-Y., Konczykowska A., Jorge F., Riet M., Berdaguer P., Nodjiadjim V., Godin J., Ouslimani A. InP DHBT TIA-DMUX integrated circuit for 100-Gb/s optical communication systems. In *Microwave Integrated Circuits Conference (EuMIC), 2013 European*, pages 568–571, Oct 2013.

- [Edw92] Edwards M.L., Sinsky J.H. A new criterion for linear 2-port stability using a single geometrically derived parameter. *Transactions on Microwave Theory and Techniques, IEEE*, 40(12) :2303–2311, Dec 1992.
- [Eri15] Eriksson K., Darwazeh I., Zirath H. InP DHBT Distributed Amplifiers With Up to 235-GHz Bandwidth. *Transactions on Microwave Theory and Techniques, IEEE*, 63(4) :1334–1341, April 2015.
- [Ess10] Essiambre R., Kramer G., Winzer P.J., Foschini G.J., Goebel B. Capacity Limits of Optical Fiber Networks. *Lightwave Technology, Journal of*, 28(4) :662–701, Feb 2010.
- [Fel14] Felipe D., Zhang z., Brinker W., Kleinert M., Novo A.M., Zawadzki C., Moehrle M., Keil N. Polymer-Based External Cavity Lasers : Tuning Efficiency, Reliability, and Polarization Diversity. *IEEE Photonics Technology Letters*, 26(14) :1391–1394, July 2014.
- [Fie10] Fields C.H., Tsen T., McGuire C., Yoon Y., Zehnder D., Thomas S., Montes M., Valles I., Duvall J., Hussain T. 110+ GHz Transimpedance Amplifier in InP-HBT Technology for 100 Gbit Ethernet. *Microwave and Wireless Components Letters, IEEE*, 20(8) :465–467, Aug 2010.
- [Fon12] Fontaine N.K., Raybon G., Guan B., Adamiecki A.L., Winzer P.J., Ryf R., Konczykowska A., Jorge F., Dupuy J.-Y., Buhl L.L., Chandrasekhar S., Delbue R., Pupalais P., Sureka A. 228-GHz Coherent Receiver using Digital Optical Bandwidth Interleaving and Reception of 214-GBd (856-Gb/s) PDM-QPSK. In *European Conference and Exhibition on Optical Communication*, page Th.3.A.1. Optical Society of America, 2012.
- [Fra91] Frankel M.Y., Gupta S., Valdmanis J., Mourou G.A. Terahertz Attenuation and Dispersion Characteristics of Coplanar Transmission Lines. *Transactions on Microwave Theory and Techniques, IEEE*, 39(6) :910–916, Jun 1991.
- [Fre04] Freeman J.C. Channel temperature model for microwave AlGaIn/GaN power HEMTs on SiC and sapphire. In *MTT-S International Microwave Symposium Digest, 2004, IEEE*, volume 3, pages 2031–2034 Vol.3, June 2004.
- [Gal04] Galal S., Razavi B. 40-Gb/s Amplifier and ESD Protection Circuit in 0.18- μm CMOS Technology. *Journal of Solid-State Circuits, IEEE*, 39(12) :2389–2396, Dec 2004.
- [Gau04] Gautier Jean-Luc. Circuits micro-ondes - Méthodes générales d'étude - cours ENSEA. , Sep 2004.

- [Gin48] Ginzton E.L., Hewlett W.R., Jasberg J.H., Noe J.D. Distributed Amplification. *Proceedings of the IRE*, 36(8) :956–969, Aug 1948.
- [God08] Godin J., Nodjiadjim V., Riet M., Berdaguer P., Drisse O., Derouin E., Konczykowska A., Moulu J., Dupuy J.-Y., Jorge F., Gentner J-L, Scavenneec A., Johansen T., Krozer V. Submicron InP DHBT Technology for High-Speed High-Swing Mixed-Signal ICs. In *Compound Semiconductor Integrated Circuits Symposium 2008. CSIC '08. IEEE*, pages 1–4, Oct 2008.
- [Hal06] Hallin J., Kjellberg T., Swahn T. A 165-Gb/s 4 :1 Multiplexer in InP DHBT Technology. *Journal of Solid-State Circuits, IEEE* , 41(10) :2209–2214, Oct 2006.
- [Hao15] Hao H., Heilmeyer J., Grozing M., Berroth M., Leibrich J., Rosenkranz W. An 8-bit 100-GS/s Distributed DAC in 28-nm CMOS for Optical Communications. *Transactions on Microwave Theory and Techniques, IEEE*, 63(4) :1211–1218, April 2015.
- [Hit05] Hitko D. Traveling wave, multiplying D/A converter, 10 2005.
- [Hol04] Holdenried C.D., Haslett J.W., Lynch M.W. Analysis and Design of HBT Cherry-Hooper Amplifiers with Emitter-Follower Feedback for Optical Communications. *Journal of Solid-State Circuits, IEEE* , 39(11) :1959–1967, Nov 2004.
- [Hou07] Houtsma V.E., Weimann N.G., Tate A., Frackoviak J., Chen Y.K. InP Single-Ended Transimpedance Amplifier with 92-GHz Transimpedance Bandwidth. In *Compound Semiconductor Integrated Circuit Symposium, 2007, IEEE*, pages 1–4, Oct 2007.
- [Hua12] Huang H., Nuccio S.R., Yue Y., Yang J., Ren Y., Wei C., Yu G., Dinu R., Parekh D., Chang-Hasnain C.J., Willner A.E. Broadband Modulation Performance of 100-GHz EO Polymer MZMs. *Journal of Lightwave Technology, IEEE*, 30(23) :3647–3652, Dec 2012.
- [Hur08] Hurm V., Benkhelifa F., Driad R., Losch R., Makon R., Massler H., Rosenzweig J., Schlechtweg M., Walcher H. InP DHBT-based distributed amplifier for 100 Gbit/s modulator driver operation. *Electronics Letters*, 44(12) :705–706, June 2008.
- [Hur09] Hurm V., Makon R.E., Driad R., Benkhelifa F., Losch R., Massler H., Riessle M., Rosenzweig J., Schlechtweg M., Tessmann A., Walcher H. InP DHBT-based modulator driver module for 100 Gbit/s Ethernet applications. *Electronics Letters*, 45(24) :1264–1266, November 2009.

- [Huy10] Huynh A., Karlsson M., Gong S. *Mixed-mode S-parameters and Conversion Techniques*. INTECH Open Access Publisher, 2010.
- [Iba13] Ibarra Fusté J.A. *Design Rules and Optimization of Electro-Optic Modulators Based on Coplanar Waveguides*. PhD thesis, 2013.
- [Joh66] Johnson E. Physical Limitations on Frequency and Power Parameters of Transistors. In *IRE International Convention Record*, volume 13, pages 27–34. IEEE, 1966.
- [Joh11] Johansen T.K., Krozer V., Nodjiadjim V., Konczykowska A., Dupuy J.-Y., Riet M. Improved External Base Resistance Extraction for Submicrometer InP/InGaAs DHBT Models. *Electron Devices IEEE Transactions on*, 58(9) :3004–3011, Sept 2011.
- [Kat15] Katopodis V., Zhang Z., Groumas P., Konczykowska A., Dupuy J.-Y., Beretta A., Dede A., Miller E., Choi J.H., Harati P., Jorge F., Nodjiadjim V., Dinu R., Cangini G., Vannucci A., Keil N., Bach H.-G., Grote N., Avramopoulos H., Kouloumentas C. Tunable Transmitter for Serial 100 Gb/s Connectivity Inside Flexible Data Centers Using Hybrid Polymer Integration. In *Optical Fiber Communication Conference*, page Tu2A.3. Optical Society of America, 2015.
- [Kaz09] Kazmierski C., Konczykowska A., Jorge F., Blache F., Riet M., Jany C., Scavennec A. 100 gb/s operation of an alginas semi-insulating buried heterojunction eml. In *Optical Fiber Communication - includes post deadline papers, 2009. OFC 2009. Conference on*, pages 1–3, March 2009.
- [Kim96a] Kimura S., Imai Y. 0-40 GHz GaAs MESFET distributed baseband amplifier ICs for high-speed optical transmission. *Transactions on Microwave Theory and Techniques, IEEE*, 44(11) :2076–2082, Nov 1996.
- [Kim96b] Kimura S., Imai Y., Miyamoto Y. Direct-coupled distributed baseband amplifier IC's for 40-Gb/s optical communication. *Journal of Solid-State Circuits, IEEE* , 31(10) :1374–1379, Oct 1996.
- [Kim04] Kim J., Plouchart J.-O., Zamdmer N., Groves R., Sherony M., Tan Y., Talbi M., Safran J., Wagner L. A 12dbm 320ghz gbw distributed amplifier in a 0.12 μm soi cmos. In *Solid-State Circuits Conference, 2004. Digest of Technical Papers. ISSCC. 2004 IEEE International*, pages 478–540 Vol.1, Feb 2004.
- [Kim09] Kim J., Buckwalter J.F. A DC-102GHz broadband amplifier in 0.12 μm SiGe BiCMOS. In *Radio Frequency Integrated Circuits Symposium, RFIC 2009. IEEE*, pages 53–56, June 2009.

- [Kob94] Kobayashi K.W., Esfandiari R., Oki A.K. A novel HBT distributed amplifier design topology based on attenuation compensation techniques. *Transactions on Microwave Theory and Techniques, IEEE*, 42(12) :2583–2589, Dec 1994.
- [Kon05] Konczykowska A., Jorge F., Riet M., Moulu J., Godin J. 50 Gb/s DFF and decision circuits in InP DHBT technology for ETDM systems. In *Gallium Arsenide and Other Semiconductor Application Symposium 2005. EGAAS 2005. European*, pages 605–607, Oct 2005.
- [Kon09] Konczykowska A., Dupuy J.-Y., Jorge F., Riet M., Moulu J., Godin J. InP DHBT selector-driver with 2 X 2.7 V swing for 100 Gbit/s operation. *Electronics Letters*, 45(24) :1235–1236, November 2009.
- [Kon11] Konczykowska A., Dupuy J.-Y., Jorge F., Riet M., Moulu J., Nodjiadjim V., Berdaguer P., Godin, J. 42 GBd 3-bit Power-DAC for Optical Communications with Advanced Modulation Formats in InP DHBT. *Electronics Letters, IET*, 47(6) :389–390, March 2011.
- [Kon15] Konczykowska A., Jorge F., Dupuy J.-Y., Riet M., Nodjiadjim V., Aubry H., Adamiecki A. 84 GBd (168 Gbit/s) PAM-4 3.7 Vpp Power DAC in InP DHBT for Short Reach and Long Haul Optical Networks. *Electronics Letters, IET*, 2015.
- [Kor13] Korotky Steven K. Semi-Empirical Description and Projections of Internet Traffic Trends Using a Hyperbolic Compound Annual Growth Rate. *Bell Labs Technical Journal*, 18(3) :5–21, 2013.
- [Kos89] Kosmahl H.G. A wide-bandwidth high-gain small-size distributed amplifier with field-emission triodes (FETRODEs) for the 10 to 300 GHz frequency range. *Electron Devices IEEE Transactions on*, 36(11) :2728–2737, Nov 1989.
- [Lao06] Lao Z., Guinn K., Jensen J., Thomas S., Fields C., Sokolich M. A DC-43GHz-Bandwidth 30dB-Gain Amplifier. In *MTT-S International Microwave Symposium Digest, 2006 ? IEEE*, pages 1664–1667, June 2006.
- [Lap14] Laperle C. and O’Sullivan M. Advances in High-Speed DACs, ADCs, and DSP for Optical Coherent Transceivers. *Journal of Lightwave Technology, IEEE*, 32(4) :629–643, Feb 2014.
- [Lee14] Lee S.C.J., Kaneda N., Pfau T., Konczykowska A., Jorge F., Dupuy J.-Y., Chen Y.-K. Serial 103.125-Gb/s Transmission over 1 km SSMF for Low-Cost, Short-Reach Optical Interconnects. In *Optical Fiber Communication Conference : Postdeadline Papers*, page Th5A.5. Optical Society of America, 2014.

- [Lee15] Lee S.C.J., Shahramian S., Kaneda N., Baeyens Y., Sinsky J., Buhl L., Weiner J., Koc U.-V., Konczykowska A., Dupuy J.-Y., Jorge F., Aroca R., Pfau T., Chen Y.-K. Demonstration of 112-Gbit/s Optical Transmission using 56GBaud PAM-4 Driver and Clock-and-Data Recovery ICs. In *41th European Conference and Exhibition on Optical Communication (ECOC 2015)*, page Mo454, Sept 2015.
- [Li 03] Li G.L., Yu P.K.L. Optical Intensity Modulators for Digital and Analog Applications. *Journal of Lightwave Technology, IEEE*, 21(9) :2010–2030, 2003.
- [Liu98] Liu W. *Handbook of III-V Heterojunction Bipolar Transistors*. Number . Mayl 1998.
- [Liu03] Liu R.-C., Deng K.-L., Wang H. A 0.6-22-GHz broadband CMOS distributed amplifier. In *Radio Frequency Integrated Circuits (RFIC) Symposium 2003 IEEE*, pages 103–106, June 2003.
- [Liu13] Liu X., Chraplyvy A.R., Winzer P.J., Tkach R.W., Chandrasekhar S. Phase-conjugated twin waves for communication beyond the kerr nonlinearity limit. *Nature Photonics*, 7(7) :560–568, 2013.
- [Maj90] Majidi-Ahy R., Nishimoto C.K., Riaziat M., Glenn M., Silverman S., Weng S.-L., Pao Y.-C., Zdasiuk G.A., Bandy S.G., Tan Z.C.H. 5-100 GHz InP coplanar waveguide MMIC distributed amplifier. *Transactions on Microwave Theory and Techniques, IEEE*, 38(12) :1986–1993, Dec 1990.
- [Man07] Mandegar S., Hajimiri A. A Breakdown Voltage Multiplier for High Voltage Swing Drivers. *Journal of Solid-State Circuits, IEEE*, 42(2) :302–312, Feb 2007.
- [Mas03a] Masuda S., Takahashi T., Joshin K. An over-110-GHz InP HEMT flip-chip distributed baseband amplifier with inverted microstrip line structure for optical transmission system. *Journal of Solid-State Circuits, IEEE* , 38(9) :1479–1484, Sept 2003.
- [Mas03b] Masuda S., Takahashi T., Joshin K. An over-110-GHz InP HEMT flip-chip distributed baseband amplifier with inverted microstrip line structure for optical transmission system. *Journal of Solid-State Circuits, IEEE* , 38(9) :1479–1484, Sept 2003.
- [Meg04] Meghelli M. 132-Gb/s 4 :1 multiplexer in 0.13- μ m SiGe-bipolar technology. *Journal of Solid-State Circuits, IEEE* , 39(12) :2403–2407, Dec 2004.
- [Mel02] Meliani C., Post G., Rondeau G., Decobert J., Mouzannar W., Dutisseuil E., Lefevre R. DC-92 GHz ultra-broadband high gain InP HEMT

- amplifier with 410 GHz gain-bandwidth product. *Electronics Letters*, 38(20) :1175–1177, Sep 2002.
- [Met14] Mettetal R., Dupuy J.-Y., Ouslimani A. and Godin, J. Large Bandwidth Tunable Analog Equalizers Based on an InP DHBT Differential Pair Amplifier Cell for 100-GBaud Ccommunication Systems. In *Microelectronics and Electronics (PRIME), 2014 10th Conference on Ph. D. Research in*, pages 1–4. IEEE, 2014.
- [Moe07] Moez K., Elmasry M. A 10dB 44GHz Loss-Compensated CMOS Distributed Amplifier. In *Solid-State Circuits Conference 2007. ISSCC 2007. Digest of Technical Papers. IEEE International*, pages 548–621, Feb 2007.
- [Moh00] Mohammadi S., Park J.-W., Pavlidis D., Guyaux J.-L., Garcia J.C. Design optimization and characterization of high-gain GaInP/GaAs HBT distributed amplifiers for high-bit-rate telecommunication. *Transactions on Microwave Theory and Techniques, IEEE*, 48(6) :1038–1044, Jun 2000.
- [Mol08] Moller M. Challenges in the Cell-Based Design of Very-High-Speed SiGe-Bipolar ICs at 100 Gb/s. *Journal of Solid-State Circuits, IEEE* , 43(9) :1877–1888, Sept 2008.
- [Mur04] Murata K., Sano K., Kitabayashi H., Sugitani S., Sugahara H., Enoki T. 100-Gb/s Multiplexing and Demultiplexing IC Operations in InP HEMT Technology. *Journal of Solid-State Circuits, IEEE* , 39(1) :207–213, Jan 2004.
- [Nic83] Niclas K.B., Wilser W.T., Kritzer T.R., Pereira R.R. On Theory and Performance of Solid-State Microwave Distributed Amplifiers. *Transactions on Microwave Theory and Techniques, IEEE*, 31(6) :447–456, Jun 1983.
- [Pai93] Paixato O.P., Souza R.F., Kretly L.C. Using inductive series feedback to stabilize a microwave distributed amplifier with high gain fets : A new design approach. *Microwave and Optical Technology Letters*, 6(9) :564–567, 1993.
- [Per36] Percival W.S. Thermionic Valve Circuits, 07 1936.
- [Per04] Perndl W., Wilhelm W., Knapp H., Wurzer M., Aufinger K., Meister T.F., Bock J., Simburger W., Scholtz A.L. A 60 GHz broadband amplifier in SiGe bipolar technology. In *Proceedings of the 2004 Meeting Bipolar/BiCMOS Circuits and Technology, 2004*, pages 293–296, Sept 2004.
- [Rad03] Radisic V., Yu M., Lao Z., Ho V., Xu,M,; Guinn K., Lee,S., Wang K.C. 40 Gb/s differential traveling wave modulator driver. *Microwave and Wireless Components Letters IEEE*, 13(8) :332–334, Aug 2003.

- [Ray14] Raybon G., Adamiecki A., Winzer P.J., Randel S., Salamanca L., Konczykowska A., Jorge F., Dupuy J.-Y., Buhl L.L., Chandrashekhar S., Chongxin Xie, Draving S., Grove M., Rush K., Urbanke R. High Symbol Rate Coherent Optical Transmission Systems : 80 and 107 Gbaud. *Journal of Lightwave Technology*, 32(4) :824–831, Feb 2014.
- [Ray15] Raybon G., Guan B., Adamiecki A., Winzer P.J., Fontaine N.K., Chen S., Pupalaikis P., Delbue R., Doshi K., Bhat B., Blankman A., Konczykowska A., Dupuy J.-Y., Jorge F. 160-Gbaud coherent receiver based on 100-GHz bandwidth 240-GS/s analog-to-digital conversion. In *Optical Fiber Communication Conference*, page M2G.1. Optical Society of America, 2015.
- [Ric10] Richardson D.J. Filling the light pipe. *Science*, 330(6002) :327–328, 2010.
- [Sal09] Salsi M., Mardoyan H., Tran P., Koebele C., Dutisseuil E., Charlet G., Bigo S. 155x100Gbit/s coherent PDM-QPSK transmission over 7200 km. *ECOC 2009*, 2009.
- [Sch05] Schneider K., Driad R., Makon R.-E., Massler H., Ludwig M., Quay R., Schlechtweg M., Weimann G. Comparison of InP/InGaAs DHBT distributed amplifiers as modulator drivers for 80-Gbit/s operation. *Transactions on Microwave Theory and Techniques, IEEE*, 53(11) :3378–3387, Nov 2005.
- [Sch06] Schneider Karl. *Broadband Amplifiers for High Data Rates Using InP InGaAs Double Heterojunction Bipolar Transistors*. Univ.-Verlag Karlsruhe, 2006.
- [Sew09] Sewiolo B., Fischer G., Weigel R. A 12-GHz High-Efficiency Tapered Traveling-Wave Power Amplifier With Novel Power Matched Cascode Gain Cells Using SiGe HBT Transistors. *Transactions on Microwave Theory and Techniques, IEEE*, 57(10) :2329–2336, Oct 2009.
- [Shi04] Shigematsu H., Sato M., Hirose I., Brewer F., Rodwell M. 40Gb/s CMOS distributed amplifier for fiber-optic communication systems. In *International Solid-State Circuits Conference (ISSCC), 2004, IEEE*, pages 476–540 Vol.1, Feb 2004.
- [Sim04] Simons R.N. *Coplanar Waveguide Circuits Components and Systems*, volume 165. John Wiley & Sons, 2004.
- [Str82] Strid Eric W., Gleason K.R. A DC-12 GHz Monolithic GaAsFET Distributed Amplifier. *Transactions on Microwave Theory and Techniques, IEEE*, 30(7) :969–975, Jul 1982.

- [Suz98] Suzuki H., Watanabe K., Ishikawa K., Masuda H., Ouchi K., Tanoue T., Takeyari R. Very-high-speed InP/InGaAs HBT ICs for optical transmission systems. *Journal of Solid-State Circuits, IEEE*, 33(9) :1313–1320, Sep 1998.
- [Suz04a] Suzuki T., Nakasha Y., Takahashi T., Makiyama K., Hirose T., Takikawa M. 144-Gbit/s Selector and 100-Gbit/s 4 :1 Multiplexer using InP HEMTs. In *Microwave Symposium Digest 2004 IEEE MTT-S International*, volume 1, pages 117–120 Vol.1, June 2004.
- [Suz04b] Suzuki Y., Yamazaki Z., Amamiya Y., Wada S., Uchida H., Kurioka C., Tanaka S., Hida H. 120-Gb/s Multiplexing and 110-Gb/s Demultiplexing ICs. *Journal of Solid-State Circuits, IEEE*, 39(12) :2397–2402, Dec 2004.
- [Suz05] Suzuki Y., Yamazaki Z., Hida H. An 80-Gb/s 2.7-Vp-p driver IC based on functional distributed circuits for optical transmission systems. In *Radio Frequency integrated Circuits (RFIC) Symposium, 2005, IEEE*, pages 325–328, June 2005.
- [Tay04] Taylor M.G. Coherent Detection Method Using DSP for Demodulation of Signal and Subsequent Equalization of Propagation Impairments. *Photonics Technology Letters, IEEE*, 16(2) :674–676, Feb 2004.
- [Tem15] Temprana E., Myslivets E., Kuo B.P.-P., Liu L., Ataie V., Alic N., Radic S. Overcoming kerr-induced capacity limit in optical fiber transmission. *Science*, 348(6242) :1445–1448, 2015.
- [Tes14] Testa P.V., Belfiore G., Fritsche D., Carta C., Ellinger F. 170 GHz SiGe-BiCMOS Loss-Compensated Distributed Amplifier. In *Compound Semiconductor Integrated Circuit Symposium (CSICs) 2014 IEEE*, pages 1–4, Oct 2014.
- [Tes15] Testa P.V., Belfiore G., Paulo R., Carta C., Ellinger F. 170 GHz SiGe-BiCMOS Loss-Compensated Distributed Amplifier. *Journal of Solid-State Circuits, IEEE*, PP(99) :1–11, 2015.
- [Tro07] Trotta S., Knapp H., Aufinger K., Meister T.F., Bock J., Dehlink B., Simburger W., Scholtz A.L. An 84 GHz Bandwidth and 20 dB Gain Broadband Amplifier in SiGe Bipolar Technology. *Journal of Solid-State Circuits, IEEE*, 42(10) :2099–2106, Oct 2007.
- [Vas06] Vassighi A., Sachdev M. *Thermal and Power Management of Integrated Circuits*. Integrated Circuits and Systems. Springer, 2006.
- [Vel11] Velthaus K.-O., Hamacher M., Gruner M., Brast T., Kaiser R., Prosyk K., Woods I., Hoffmann D., Schell M. High performance inp-based mach-zehnder modulators for 10 to 100 gb/s optical fiber transmission systems.

- In *Compound Semiconductor Week (CSW/IPRM), 2011 and 23rd International Conference on Indium Phosphide and Related Materials*, pages 1–4, May 2011.
- [Vid12] Vida Z., Zolomy A. Design of a distributed amplifier for the first higher order passband operation. In *19th International Conference on Microwave Radar and Wireless Communications (MIKON) 2012*, volume 1, pages 23–26, May 2012.
- [Wei04] Weiner J.S., Lee J.S., Leven A., Baeyens Y., Houtsma V., Georgiou G., Yang Y., Frackoviak J., Tate A., Reyes R., Kopf R.F., Wei-Jer S., Weimann N.G., Chen Y.-K. An InGaAs-InP HBT Differential Transimpedance Amplifier with 47-GHz Bandwidth. *Journal of Solid-State Circuits, IEEE*, 39(10) :1720–1723, Oct 2004.
- [Wei15] Wei J., Cheng Q., Penty R.V., White I.H., Cunningham D.G. 400 Gigabit Ethernet Using Advanced Modulation Formats : Performance, Complexity, and Power Dissipation. *Communications Magazine, IEEE*, 53(2) :182–189, Feb 2015.
- [Wel13] Weller D., Woodcock B. Internet traffic exchange : Market developments and policy challenges. Technical report, OECD Publishing, 2013.
- [Win05] Winzer P.J., Raybon G., Duelk M. 107-Gb/s optical ETDM transmitter for 100G Ethernet transport. In *31st European Conference on Optical Communication, ECOC, 2005*, volume 6, pages 1–2 vol.6, Sept 2005.
- [Win06] Winzer P.J., Raybon G., Doerr C.R., Duelk M., Dorrer C. 107-Gb/s Optical Signal Generation Using Electronic Time-Division Multiplexing. *Journal of Lightwave Technology, IEEE*, 24(8) :3107–3113, Aug 2006.
- [Win13] Winzer P.J. Spatial multiplexing : The next frontier in network capacity scaling. In *Optical Communication (ECOC 2013), 39th European Conference and Exhibition on*, pages 1–4, Sept 2013.
- [Woh03] Wohlgemuth O., Paschke P., Baeyens Y. Sige broadband amplifiers with up to 80 ghz bandwidth for optical applications at 43 gbit/s and beyond. In *33rd European Microwave Conference, 2003*, pages 1087–1090, Oct 2003.
- [Won93] Wong T.T.Y. *Fundamentals of Distributed Amplification*. Artech House, 1993.
- [Won95] Wong T.Y.K., Freundorfer A.P., Beggs B.C., Sitch J.E. A 10 Gb/s Al-GaAs/GaAs HBT high power fully-differential limiting distributed amplifier for III-V Mach-Zehnder modulator. In *17th Annual Gallium Arsenide*

- Integrated Circuit (GaAs IC) Symposium, 1995, IEEE*, pages 201–204, Oct 1995.
- [Won96a] Wong T.Y. High frequency differential limiting distributed amplifier, 08 1996.
- [Won96b] Wong T.Y.K., Freundorfer A.P., Beggs B.C., Sitch J.E. A 10 Gb/s Al-GaAs/GaAs HBT high power fully differential limiting distributed amplifier for III-V Mach-Zehnder modulator. *Journal of Solid-State Circuits, IEEE*, 31(10) :1388–1393, Oct 1996.
- [Xie15] Xie C., Dong P., Randel S., Pileri D., Winzer P.J., Spiga S., Kögel B., Neumeyr C., Amann M. Single-VCSEL 100-Gb/s Short-Reach System Using Discrete Multi-Tone Modulation and Direct Detection. In *Optical Fiber Communication Conference*, page Tu2H.2. Optical Society of America, 2015.
- [Yoo14] Yoon S., Lee I., Urteaga M., Kim M., Jeon S. A Fully-Integrated 40-222 GHz InP HBT Distributed Amplifier. *Microwave and Wireless Components Letters, IEEE*, 24(7) :460–462, July 2014.

Publications

Reuves à comité de lecture

1. Dupuy J.-Y., Konczykowska A., Jorge F., Riet M., Berdaguer P., Nodjiadjim V., Godin J., Ouslimani A., "A Large-Swing 112-Gb/s Selector-Driver Based on a Differential Distributed Amplifier in InP DHBT Technology", in *Transactions on Microwave Theory and Techniques, IEEE*, vol.61, no.1, pp.517-524, Jan. 17, 2013
2. Dupuy J.-Y., Konczykowska A., Jorge F., Riet M., Berdaguer P., Moulu J., Godin J., "Differential distributed amplifier with 2:1 selector in InP DHBT for 100 Gbit/s operation", in *Electronics Letters, IET*, vol.46, no.1, pp.55-57, Jan. 7, 2010
3. Konczykowska A., Dupuy J.-Y., Jorge F., Riet M., Moulu J., Godin J., "InP DHBT selector-driver with 2 X 2.7 V swing for 100 Gbit/s operation," in *Electronics Letters, IET*, vol.45, no.24, pp.1235-1236, November 19 2009
4. Katopodis V., Groumas P., Zhang Z., Dinu R., Miller E., Konczykowska A., Dupuy J.-Y., Beretta A., Dede A., Choi J.H., Harati P., Jorge F., Nodjiadjim V., Riet M., Cangini G., Vannucci A., Keil N., Bach H.-G., Grote N., Avramopoulos H., Kouloumentas C., "Polymer enabled 100 Gbaud connectivity for datacom applications", in *Optics Communications, ELSEVIER*, Jul. 30, 2015
5. Zhang Z., Katopodis V., Groumas P., Konczykowska A., Dupuy J.-Y., Beretta A., Dede A., Miller E., Choi J.H., Harati P., Jorge F., Nodjiadjim V., Dinu R., Cangini G., Vannucci A., Felipe D., Maese-Novo A., Keil N., Bach H.-G., Schell M., Avramopoulos H., Kouloumentas C., "Passive and electro-optic polymer photonics and InP electronics integration", in Proc. SPIE 9516, Integrated Optics : Physics and Simulations II, 951603, May 1, 2015
6. Groumas P., Katopodis V., Choi J.H., Bach H.-G., Dupuy J.-Y., Konczykowska A., Zhang Z., Harati P., Miller E., Beretta A., Gounaridis L., Jorge F., Nodjiadjim V., Dede A., Vannucci A., Cangini G., Dinu R., Keil N., Grote

- N., Avramopoulos H., Kouloumentas C., "Multi-100 GbE and 400 GbE Interfaces for Intra-Data Center Networks Based on Arrayed Transceivers with Serial 100 Gb/s Operation", in *Journal of Lightwave Technology, IEEE*, vol.33, no.4, pp.943-954, Feb. 15, 2015
7. Groumas P., Zhang Z., Katopodis V., Konczykowska A., Dupuy J.-Y., Beretta A., Dede A., Choi J.H., Harati P., Jorge F., Nodjiadjim V., Riet M., Dinu R., Cangini G., Miller E., Vannucci A., Keil N., Bach H.6G., Grote N., Spyropoulou M., Avramopoulos H., Kouloumentas C., "Tunable 100 Gbaud Transmitter Based on Hybrid Polymer-to-Polymer Integration for Flexible Optical Interconnects," in *Journal of Lightwave Technology, IEEE*, online, Aug. 11, 2015
 8. Katopodis V., Groumas P., Zhang Z., Dupuy J.-Y., Miller E., Beretta A, Gounaridis L., Choi J.H., Pech D., Jorge F., Nodjiadjim V., Dinu R., Cangini G., Dede A., Vannucci A., Konczykowska A., Keil N., Bach H.-G., Grote N., Kouloumentas C., Avramopoulos H., "2x100 Gb/s NRZ-OOK Integrated Transmitter for Intra Data Center Connectivity," in *Photonics Technology Letters, IEEE*, vol.26, no.20, pp.2078-2081, Oct.15, 2014

Conférences à comité de lecture

1. Godin J., Dupuy J.-Y., Jorge F., Blache F., Riet M., Nodjiadjim V., Berdager P., Duval B., Konczykowska A., "InP DHBT Mux-Drivers for Very High Symbol Rate Optical Communications", in Proc. Compound Semiconductor Integrated Circuit Symposium (CSICS), IEEE, Oct. 19-22, 2014
2. Dupuy J.-Y., Konczykowska A, Jorge F., Riet M., Berdager P., Nodjiadjim V., Godin J., Ouslimani A, "A 6.2-V_{pp} 100-Gb/s Selector-Driver based on a differential distributed amplifier in 0.7- μ m InP DHBT technology," in Proc. MTT-S International Microwave Symposium Digest, IEEE, Jun. 17-22, 2012
3. Dupuy J.-Y., Konczykowska A., Jorge F., Riet M., Godin J., "Distributed amplifiers in InP DHBT for 100-Gbit/s operation," in Proc. MTT-S International Microwave Symposium Digest, IEEE, May 23-28, 2010
4. Katopodis V., Zhang Z., Groumas P., Konczykowska A., Dupuy J.-Y., Beretta A., Dede A., Miller E., Choi J.H., Harati P., Jorge F., Nodjiadjim V., Dinu R., Cangini G., Vannucci A., Keil N., Bach H.-G., Grote N., Avramopoulos H., Kouloumentas C., "Tunable Transmitter for Serial 100 Gb/s Connectivity Inside Flexible Data Centers Using Hybrid Polymer Integration," in Proc. Optical Fiber Conference, IEEE, Mar. 22-26, 2015

Théorie et Pratique de l'Amplificateur Distribué : Application aux Télécommunications Optiques à 100 Gbit/s

Résumé : La théorie, la conception, l'optimisation et la caractérisation d'amplificateurs distribués en technologie TBDH InP 0,7 μm , pour les systèmes de communications optiques à 100 Gbit/s, sont présentés. Nous montrons comment l'exploitation adaptée du concept d'amplificateur distribué avec une technologie de transistors bipolaires à produit vitesse-amplitude élevé a permis la réalisation d'un driver de modulateur électro-optique fournissant une amplitude différentielle d'attaque de 6,2 et 5,9 V_{pp} , à 100 et 112 Gbit/s, respectivement, avec une qualité de signal élevée. Ce circuit établit ainsi le record de produit vitesse-amplitude à 660 Gbit/s.V sur tranche et 575 Gbit/s.V en module hyperfréquence. Dans le cadre du projet Européen POLYSYS, il a été associé à un laser accordable et un modulateur pour la réalisation d'un module transmetteur optoélectronique compact, démontrant des performances avançant l'état de l'art des communications optiques courtes distances à 100 Gbit/s.

Mots clés : amplificateur distribué, transistor bipolaire à double hétérojonction (TBDH), phosphore d'indium (InP), conception de circuits intégrés ultra-rapides, télécommunications optiques à 100 Gbit/s

Theory and Practice of the Distributed Amplifier : Application to 100-Gb/s Optical Telecommunications

Abstract : The theory, design, optimisation and characterisation of distributed amplifiers in 0.7- μm InP DHBT technology, for 100-Gbit/s optical communication systems, are presented. We show how the appropriate implementation of the distributed amplifier concept in a bipolar transistors technology with high swing-speed product has enabled the realisation of an electro-optic modulator driver with 6.2- and 5.9- V_{pp} differential driving amplitude at 100 and 112 Gb/s, respectively, with a high signal quality. This circuit thus establishes the swing-speed product record at 660 Gb/s.V on wafer and at 575 Gb/s.V in a microwave module. In the frame of the European project POLYSYS, it has been co-packaged with a tunable laser and a modulator to realise a compact optoelectronic transmitter module, which has demonstrated performances advancing the state of the art of short reach 100-Gb/s optical communications.

Key words : distributed amplifier, double heterojunction bipolar transistor (DHBT), indium phosphide (InP), very-high-speed integrated circuits design, 100-Gb/s optical telecommunications