



HAL
open science

Semi-conducteurs 2D pour l'électronique flexible : évaluation du potentiel du MoS₂ monocouche en tant que matériau de canal

Hugo Casademont

► **To cite this version:**

Hugo Casademont. Semi-conducteurs 2D pour l'électronique flexible : évaluation du potentiel du MoS₂ monocouche en tant que matériau de canal. Micro et nanotechnologies/Microélectronique. Université Paris Saclay (COMUE), 2016. Français. NNT : 2016SACLS365 . tel-01428418

HAL Id: tel-01428418

<https://theses.hal.science/tel-01428418>

Submitted on 6 Jan 2017

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

NNT : 2016SACLS365

THESE DE DOCTORAT
DE
L'UNIVERSITE PARIS-SACLAY
PRÉPARÉE À
L'UNIVERSITÉ PARIS-SUD

ECOLE DOCTORALE N° 575
Electrical, optical, biophysics and engineering

Spécialité de doctorat : Electronique et Optoélectronique, Nano et Microtechnologies

Par

M. Hugo Casademont

Semi-conducteurs 2D pour l'électronique flexible : évaluation du potentiel du
MoS₂ monocouche en tant que matériau de canal

Thèse présentée et soutenue à Saclay, le 3 novembre 2016 :

Composition du Jury :

M. Happy Henri	Professeur, Université de Lille	Président du jury
M. Coraux Johann	Chargé de Recherche CNRS, Institut Néel	Rapporteur
M. Vuillaume Dominique	Directeur de Recherche CNRS, IEMN	Rapporteur
M. Bonnassieux Yvan	Professeur, Ecole Polytechnique	Examineur
M. Bournel Arnaud	Professeur, Université Paris-Sud	Examineur
M. Jusselme Bruno	Chercheur, CEA-Saclay	Invité
M. Derycke Vincent	Chercheur, CEA-Saclay	Directeur de thèse

Remerciements

Ce travail de thèse a été réalisé au sein du CEA Saclay, dans le Service du NIMBE (Nanosciences et Innovation pour les Matériaux, la Biomédecine et l'Energie). A ce titre, je remercie M. Serge Palacin, Directeur du NIMBE, pour m'avoir accueilli dans son Service et avoir fait en sorte que cette thèse se déroule dans les meilleures conditions.

Je tiens à remercier les membres du jury de cette thèse pour avoir évalué ce travail : M. Johann Coraux et M. Dominique Vuillaume, en qualité de rapporteurs, mais aussi M. Yvan Bonnassieux, M. Arnaud Bournel, M. Henri Happy et M. Abdelkarim Ouerghi.

Ensuite, je veux remercier chaleureusement mon directeur de thèse, M. Vincent Derycke, pour la confiance qu'il m'a accordée en m'acceptant d'abord en stage de Master puis en thèse. J'ai beaucoup appris à ses côtés car il a su me guider dans mes recherches tout en me laissant assez d'autonomie pour apprendre par moi-même.

Cette thèse a été l'occasion d'explorer des sujets qui m'étaient au départ inconnus. Pour cela, j'ai reçu l'aide de plusieurs membres du laboratoire. C'est pourquoi je tiens à remercier Renaud Cornut, pour ses conseils avisés sur la synthèse de MoS₂. Je remercie également Bruno Jousset pour m'avoir fait profiter de son savoir-faire sur les greffages de sels de diazonium.

J'ai également bénéficié de l'aide précieuse de plusieurs chercheurs du CEA, notamment pour la caractérisation du MoS₂ ou des films de diazonium. A ce titre, je remercie donc Olivier Renault, Joël Bleuse et Mathieu Frégnaux du CEA Grenoble pour les multiples analyses qu'ils ont menées sur le MoS₂. Je tiens également à remercier Hanako Okuno pour l'étude en TEM qu'elle a initiée sur le MoS₂. En ce qui concerne les films de diazonium, je remercie Cindy Rountree pour son aide dans la manipulation du *conducting*-AFM ainsi que pour les études préliminaires en KPFM sur le MoS₂. Je n'oublie évidemment pas non plus Jocelyne Leroy, du LICSEN, qui a mené les caractérisations en XPS.

Enfin, je remercie tous mes collègues du LICSEN, sans qui ces trois années n'auraient pas été les mêmes. Je pense notamment à ceux qui fréquentent ou ont fréquenté le bâtiment 125 : Arianna, Stéphane, Théo, Gaëlle, Michaël, Nathalie, Grégory, Yu-Pu, Al-Saleh, Matteo, Adrian, Julien et Olivier.

Je garde le dernier mot pour ma famille et ma chérie qui ont toujours été là pour moi.

Table des acronymes

AMOLED : matrice active à diodes électroluminescentes organiques
AFM : microscope à force atomique
CV : voltammétrie cyclique
CVD : dépôt chimique en phase vapeur
FET : Transistor à effet de champ
GIZO : Gallium Indium Zinc Oxyde
kPEEM : microscopie des électrons photo-émis dans l'espace réciproque
KPFM : Kelvin Probe Force Microscopy
IoT : Internet des objets
LCD : écran à cristaux liquides
LUMO : orbitale non occupée la plus basse en énergie
MEB : microscope électronique à balayage
MIM : métal-isolant-métal
MOSFET : transistor à effet de champ à grille métal-oxyde
NTC : nanotube de carbone
OFET : transistor à effet de champ organique
PEN : poly(naphtalate d'éthylène)
PET : poly(téréphtalate d'éthylène)
PMMA : polyméthacrylate de méthyle
RFID : radio-identification
SAM : monocouche moléculaire auto-assemblée
SAND : nano-diélectrique auto-assemblé
TBPF_e : tris(bipyridine) de fer
TEM : microscope électronique en transmission
TFT : transistor en couches minces
TMD : Transition Metal Dichalcogenide
XPS : spectrométrie de photoélectrons induits par rayons X

Table des matières

Remerciements	i
Table des acronymes	ii
Table des matières	iii
Introduction	1
Chapitre I : Electronique flexible et MoS ₂	5
I-1. Electronique flexible : contexte et applications.....	5
I-1.1. Contexte	5
I-1.2. Applications	7
I-2. Intégration de transistors sur un substrat flexible.....	9
I-2.1. Nature du substrat.....	9
I-2.2. Technologie TFT	10
I-3. Critères de performances d'un transistor sur substrat flexible	12
I-3.1. Critères de performances : aspects électroniques.....	12
I-3.2. Critères de performances : aspect flexible	18
I-4. Electronique flexible : état de l'art des transistors	19
I-4.1. Matériaux organiques	19
I-4.2. Matériaux carbonés : nanotubes de carbones et graphène	21
I-4.3. Oxydes semi-conducteurs	25
I-4.4. Nano-membranes de silicium.....	26
I-5. Les semi-conducteurs 2D	27
I-5.1. Contexte	27
I-5.2. Structure	28
I-5.3. Production de fines couches de MoS ₂	29
I-5.4. Propriétés d'intérêt pour ce manuscrit	30
I-5.5. Applications	36

I-5.6.	Performances des MoS ₂ -FETs	38
Chapitre II :	Synthèse de MoS ₂ par CVD	43
II-1.	Méthodes de production de MoS ₂ grande surface	43
II-1.1.	Exfoliation par voie liquide	44
II-1.2.	Sulfuration de films de molybdène	46
II-1.3.	Dépôt chimique en phase vapeur (CVD)	46
II-2.	Synthèse de MoS ₂ par CVD au laboratoire	49
II-2.1.	Description du montage et du protocole expérimental.....	50
II-2.2.	Stratégies mises en œuvre	53
II-2.3.	Morphologie des domaines de MoS ₂ synthétisés	57
II-2.4.	Croissance de MoS ₂ sur différents substrats	58
II-3.	Caractérisations du MoS ₂ obtenu par CVD au laboratoire	60
II-3.1.	Morphologie des domaines de MoS ₂ étudiés par AFM	61
II-3.2.	Caractérisation des domaines de MoS ₂ par XPS.....	62
II-3.3.	Caractérisation des domaines de MoS ₂ par spectroscopie Raman.....	64
II-3.4.	Caractérisation des domaines de MoS ₂ par photoluminescence	65
II-3.5.	Caractérisation des domaines de MoS ₂ par kPEEM	65
II-4.	Bilan.....	67
Chapitre III :	Etude de transistors à base de MoS ₂ CVD sur substrat rigide.....	69
III-1.	Procédé de fabrication.....	69
III-2.	Techniques de caractérisation	70
III-3.	Mesures des caractéristiques des transistors	71
III-3.1.	Mesures à l'air	71
III-3.2.	Mesures sous vide.....	73
III-4.	Effet des résistances de contacts sur la mesure de mobilité.....	79
III-4.1.	Traitement de l'effet des résistances de contacts dans la littérature.....	79

III-4.2.	Extraction de la résistance de contact des mesures réalisées sur les transistors à base de MoS ₂ CVD	81
III-5.	Effet de la nature des contacts Source/Drain sur les résistances de contacts.....	85
III-5.1.	Etat de l'art	88
III-5.2.	Transistors à base de MoS ₂ CVD avec des contacts en scandium et en MoO ₃	91
III-6.	Bilan.....	101
Chapitre IV :	Influence du diélectrique dans les transistors à base de MoS ₂ et intégration sur substrat souple	103
IV-1.	Diélectriques pour l'électronique flexible : état de l'art	103
IV-2.	Prérequis à la fabrication de transistors à base de MoS ₂ sur substrat souple.....	110
IV-1.1.	Etape de report du MoS ₂ CVD sur substrat souple	110
IV-1.2.	Lithographie électronique sur substrat isolant.....	112
IV-3.	Etude du diélectrique inorganique : Y ₂ O _x	112
IV-1.1.	Caractéristiques des transistors et performances sous contraintes mécaniques	114
IV-4.	Etude du diélectrique organique : C ₈ F ₁₇ BD	118
IV-1.1.	Synthèse du sel de diazonium.....	119
IV-1.2.	Electro-greffage de la molécule de C ₈ F ₁₇ BD.....	119
IV-1.3.	Propriétés des films greffés	123
IV-1.4.	Intégration dans des transistors sur substrat rigide.....	125
IV-1.5.	Intégration dans des transistors sur substrat souple combinée au MoS ₂ CVD	131
IV-5.	Bilan.....	136
Conclusion et perspectives		139
Bibliographie.....		149

Introduction

En 2003, on comptait en moyenne 0,08 objets connectés par personne dans le monde ; en 2015, ce chiffre s'élevait à 3,47 (soit déjà plus de 20 milliards) et doublera presque d'ici à 2020.¹ Ces données résument la tendance actuelle : longtemps majoritairement confinée aux processeurs dans des objets à forte valeur ajoutée (pour l'informatique, les télécommunications, les transports, les équipements pour l'industrie ou la santé, etc.), l'électronique s'intègre désormais dans de plus en plus d'objets de notre quotidien. Elle permet ainsi à ces objets de communiquer entre eux et de fournir des données concernant leur état ou celui de leur environnement : c'est le concept d'*Internet of Things* (IoT), qui consiste à connecter chaque objet au réseau Internet. Ce concept promet de nombreuses applications, dans de multiples secteurs. Pour autant, l'intégration de fonctions électroniques dans chaque objet demeure un défi considérable. En effet, insérer un circuit électronique dans un objet peu cher représente une contrainte forte en termes de coût des technologies pertinentes. D'autre part, la forme des objets, souvent complexe et non rigide, nécessite une électronique capable de s'intégrer partout. En d'autres termes, il est nécessaire de développer une électronique flexible et bas coût pour répondre à ces nouveaux besoins. Le silicium, matériau à la base de l'électronique conventionnelle, ne peut répondre à ces nouveaux critères : en effet, il est rigide et cassant ; de plus, le coût de fabrication de l'électronique associée reste trop important par rapport à celui d'objets peu chers et très massivement distribués.

L'électronique flexible implique par conséquent un changement de paradigme par rapport à l'électronique classique actuelle. Il est nécessaire de trouver de nouveaux matériaux pour composer les transistors de ce nouveau type d'électronique et de nouveaux procédés pour les mettre en œuvre à grande échelle. Historiquement, l'émergence du silicium amorphe ainsi que des matériaux organiques semi-conducteurs dans les années 1970-1980 a ouvert la voie au développement de l'électronique flexible. Ces matériaux répondent au critère de robustesse mécanique et peuvent adresser efficacement certains marchés comme celui des écrans. Mais ils possèdent une mobilité des charges relativement faible qui limite les applications potentielles nécessitant des capacités plus importantes de traitement de l'information et de communication.

¹ Cisco IBSG , White paper 2011, "The Internet of Things : How the Next Evolution of the Internet Is Changing Everything"

Plus récemment, de nouveaux matériaux de canal ont été étudiés afin de répondre à ce type de besoin : on peut citer les oxydes semi-conducteurs, les nanotubes de carbone ou le graphène.

Le LICSEN (Laboratoire d'Innovation en Chimie des Surfaces et Nanosciences)² est impliqué depuis plusieurs années dans la recherche sur l'électronique flexible. Il a notamment contribué à l'étude des propriétés radiofréquences de transistors à base de nanotubes de carbone et de graphène sur substrat flexible. Cette thèse s'inscrit dans la continuité de cette thématique, puisqu'elle s'intéresse à un nouveau matériau de canal destiné à l'électronique flexible : le disulfure de molybdène (MoS_2) en film ultramince. A l'instar du graphène, ce cristal peut être mis sous la forme d'une couche d'épaisseur quasi-atomique tout en restant stable. Les feuillets de MoS_2 ainsi isolés présentent des propriétés intéressantes pour l'électronique flexible puisqu'ils sont à la fois semi-conducteurs et robustes mécaniquement.

Dans ce contexte, mon travail de thèse vise à évaluer le potentiel du MoS_2 monocouche en tant que matériau de canal dans des transistors sur substrat flexible. Le travail réalisé est présenté dans ce manuscrit à travers quatre chapitres.

Le premier chapitre constitue un chapitre d'introduction dans lequel est présenté le contexte de l'électronique flexible. Il s'attache ensuite à mettre en évidence les différences technologiques entre les transistors classiques à base de silicium et les transistors sur substrat souple. Les critères de performances associés à l'électronique flexible sont également présentés. Un état de l'art des différents matériaux de canal utilisés pour l'électronique flexible est réalisé, avant de s'attacher à présenter plus spécifiquement le MoS_2 .

Le deuxième chapitre traite de la synthèse de MoS_2 par dépôt chimique en phase vapeur (CVD). La CVD permet la production de MoS_2 sur de grandes surfaces, ce qui constitue un prérequis indispensable dans l'optique d'une technologie pour l'électronique flexible à base de MoS_2 . Cette méthode de production de MoS_2 est tout d'abord comparée aux deux autres techniques actuellement utilisées pour la production de MoS_2 grande surface : l'exfoliation par voie liquide (associée à une technique de dépôt comme la filtration ou le spin-coating) et la sulfuration directe de films contenant du molybdène. Le protocole expérimental ainsi que les stratégies mises en œuvre au laboratoire pour obtenir du MoS_2 par CVD sont ensuite présentés. Ce

² Le LICSEN a été créé en 2014 par association du Laboratoire d'Electronique Moléculaire (LEM) et du Laboratoire de Chimie des Surfaces et Interfaces (LCSI). Il constitue aujourd'hui l'une des 7 équipes de l'UMR 3685 NIMBE au sein de l'Institut IRAMIS du CEA-Saclay.

chapitre expose également les caractérisations effectuées sur le MoS₂ obtenu par CVD au laboratoire afin de confirmer sa nature et sa qualité.

Le troisième chapitre est dédié aux caractérisations électriques du MoS₂ obtenu par CVD au laboratoire. Dans cette optique, le MoS₂ est intégré en tant que matériau de canal dans des transistors sur substrat rigide. Les performances des transistors permettent de déduire les propriétés du MoS₂, notamment la mobilité des charges. La mesure de cette mobilité est cependant affectée par différents paramètres que nous étudions, notamment l'impact de l'air ambiant ainsi que celui des résistances de contacts induites par les contacts Source/Drain.

Le quatrième et dernier chapitre est consacré à la réalisation de transistors à base de MoS₂ sur substrat flexible ainsi qu'au développement d'une nouvelle famille de diélectriques organiques, basés sur l'électrogreffage d'un sel de diazonium et destinés à être utilisés en tant que diélectrique de grille dans des transistors sur substrat flexible. Le diélectrique revêt en effet une importance considérable dans les transistors sur substrat flexible : même sous les contraintes en flexion, il ne doit pas engendrer de fuites de courant. Des transistors sur substrat flexible utilisant un diélectrique inorganique (Y₂O_x) sont analysés, y compris sous contraintes en flexion. Leurs performances sont comparées à celles obtenues avec des transistors intégrant des diélectriques organiques électrogreffés. Une preuve de concept d'un transistor à base de MoS₂ sur substrat flexible ayant pour diélectrique de grille un film organique électrogreffé est présentée en dernier lieu.

La conclusion propose un bilan des travaux effectués durant cette thèse et apporte un éclairage sur la problématique énoncée ci-dessus. Elle expose également les perspectives ouvertes par ce premier travail sur les matériaux 2D au LICSEN.

Chapitre I : Electronique flexible et MoS₂

Dans ce chapitre, nous nous attachons tout d'abord à présenter le contexte de l'électronique flexible ainsi que ses applications potentielles. Nous expliquons en quoi l'électronique flexible diffère de l'électronique silicium actuelle, notamment en termes d'objectifs et de méthodes de fabrication. Les critères de performances liés à l'électronique flexible sont présentés. Enfin, un état de l'art des différents matériaux de canal utilisés dans des transistors sur substrat flexible est réalisé, avant d'approfondir le cas du MoS₂, sujet de cette thèse.

I-1. Electronique flexible : contexte et applications

I-1.1. Contexte

En 2015, le marché de l'électronique pesait environ 1000 milliards d'euros, ce qui représente 1,5% du Produit Intérieur Brut mondial. La très grande majorité des dispositifs électroniques est basée sur la technologie silicium. Cette technologie repose essentiellement sur un composant : le transistor MOSFET (Metal Oxide Semiconductor Field Effect Transistor) à base de silicium. Depuis les années 1970, le développement de cette technologie est porté par la miniaturisation des transistors. Des règles strictes, dites de *scaling*, régissent cette miniaturisation. La miniaturisation permet d'augmenter le nombre de transistors présents sur une seule puce électronique en diminuant les dimensions de chaque transistor. Ainsi, on compte aujourd'hui plus d'un milliard de transistors dans un processeur d'ordinateur. Elle engendre naturellement une amélioration des performances des circuits électroniques. Grâce à la miniaturisation des composants, il a été possible à partir des années 1990-2000 d'intégrer des puces électroniques puissantes dans des objets portables (ordinateurs, téléphones, tablettes). Dès lors, l'électronique a largement élargi son champ d'applications : de plus en plus d'objets intègrent des fonctions électroniques. Cette tendance se poursuit aujourd'hui avec les objets connectés. On en recense en effet de plus en plus dans le commerce : montres connectées, thermostats connectés, etc. Les experts estiment que l'on comptera 50 milliards d'objets connectés d'ici à 2020. A terme, l'objectif est d'établir un Internet des Objets (Internet of Things, IoT). Ce concept consiste à connecter au réseau Internet les objets du monde réel afin de les faire communiquer. Dès lors, chaque objet serait doté d'une étiquette électronique intelligente qui pourrait fournir au réseau des informations sur l'objet lui-même ou sur son environnement (si elle est associée à des capteurs notamment).

Prenons le cas des aliments par exemple. En les dotant d'une étiquette intelligente (placée sur l'emballage), on pourrait les identifier depuis leur production et tout au long de la chaîne de transformation et de distribution : ceci permettrait de réaliser l'inventaire des produits à distance dans un magasin. En couplant l'étiquette à un capteur de température, on pourrait vérifier si la chaîne du froid a été respectée. Le consommateur pourrait avoir accès à partir d'un smartphone à de multiples informations sur le produit (prix, origine, composition, date de péremption). De la même manière, le passage en caisse pourrait être automatique et instantané. Une fois les produits achetés et stockés dans un réfrigérateur, celui-ci pourrait collecter automatiquement les dates de péremption des aliments qu'il contient ; ou même mesurer leur état de fraîcheur à partir de capteurs placés sur chaque emballage. Suivant les résultats, il pourrait établir une liste de courses.

Les objets connectés requièrent un circuit électronique afin d'assurer ces nouvelles fonctions de mémoire, de calcul et de communication avec l'extérieur. Si l'on s'en tient à la technologie actuelle, cela suppose d'équiper des milliards d'objets de puces silicium, ce qui représente un problème en termes de coût. Cela a du sens pour les objets à forte valeur ajoutée comme les montres ou les vêtements par exemple. Ainsi, Décathlon a équipé 85% de ses produits avec des étiquettes communicantes ayant des fonctions basiques : stockage d'informations telles que le prix, l'identifiant du produit, fonction d'antivol. Ce type d'étiquettes reste cependant inadapté aux objets ayant un coût faible. En effet, leur coût est trop élevé par rapport à celui du produit. Ce coût relativement élevé provient de la technologie utilisée pour la puce électronique : la technologie silicium. Par conséquent, afin de démocratiser l'usage des étiquettes RFID et d'étendre leurs fonctions, il est nécessaire de développer un nouveau type d'électronique très bas coût.

D'autre part, certaines applications restent inaccessibles à la technologie silicium dans sa forme classique (nous verrons que le silicium peut également évoluer pour adresser de nouveaux enjeux). En effet, la technologie silicium conventionnelle repose sur un substrat rigide. Dès lors, toutes les applications qui requièrent des fonctions électroniques sur une surface non plane et/ou non rigide ne peuvent pas se baser sur la technologie silicium classique.

Ces deux limitations de la technologie silicium montrent qu'il est aujourd'hui nécessaire de développer un nouveau type d'électronique. Ce nouveau type d'électronique doit pouvoir être fabriqué à bas coût et intégré sur tout type de surfaces (y compris sur des surfaces non planes et non rigides). L'électronique flexible imprimée, qui consiste à imprimer des circuits sur un

substrat souple, répond à ces besoins. Ce nouveau type d'électronique présente deux avantages importants par rapport à la technologie silicium :

- Le coût : Les processus de fabrication des circuits MOSFETs à base de silicium sont très coûteux. En particulier, la miniaturisation des composants impose une propreté extrême des usines de fabrication qui sont de véritables salles blanches industrielles dont le coût d'installation et de fonctionnement n'est plus à la portée que de quelques très grands acteurs du domaine. D'autre part, la miniaturisation nécessite l'utilisation d'outils de lithographie (et de séries de masques associées) de plus en plus précis et coûteux. Dans le cas de l'électronique flexible, pour lequel le niveau de performance visé est bien moindre, les processus de fabrication sont potentiellement beaucoup moins onéreux et donc accessibles à plus d'acteurs. En particulier, le substrat flexible permet l'utilisation de différentes techniques d'impression pouvant idéalement être combinées dans un procédé totalement "roll-to-roll" (**Figure I-1**).

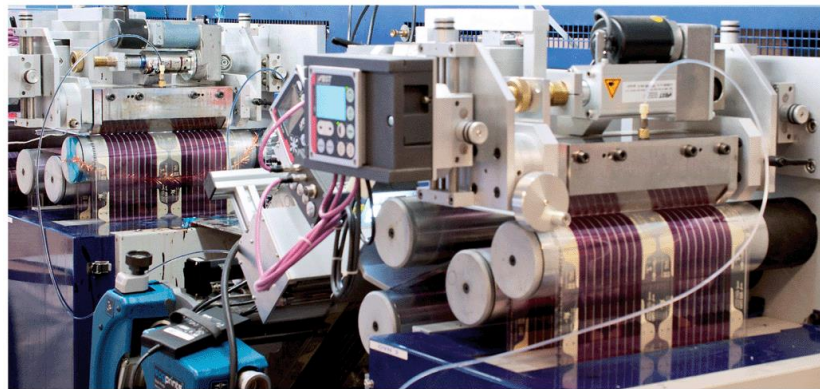


Figure I-1 : Photographie d'outils d'impression roll-to-roll de circuits électroniques.

- La robustesse : à l'inverse des substrats de silicium, les substrats plastiques ne sont pas cassants. Par conséquent, les circuits fabriqués sur substrats flexibles ont une meilleure durabilité et pourraient être directement intégrés par exemples dans des textiles ou sur la peau

Les applications liées à l'électronique flexible sont nombreuses et couvrent de multiples domaines : la santé, l'électronique de grande consommation, et l'énergie par exemple.

I-1.2. Applications

De nombreux signaux physiologiques peuvent être détectés à partir de la peau (température, contrainte, pression, etc.). Le traitement de ces signaux permet en particulier de surveiller le bon fonctionnement de certains organes, voire d'établir le diagnostic d'une maladie. A l'heure

actuelle, ces fonctions de détection et de traitement sont effectuées par des équipements pour la plupart encombrants et généralement dans des établissements cliniques. L'électronique flexible pourrait permettre de reporter ces fonctions de détection et de traitement de signaux physiologiques directement sur la peau par l'intermédiaire de tatouages intelligents.^{1,2} Dès lors, le suivi des fonctions vitales pourrait se faire hors des structures cliniques et donc être plus rapide, plus complet et moins coûteux. Dans ce cadre, de nombreuses démonstrations de plateformes de mesures de signaux physiologiques sous la forme de tatouages intelligents ont été reportées ces dernières années (**Figure I-2**).

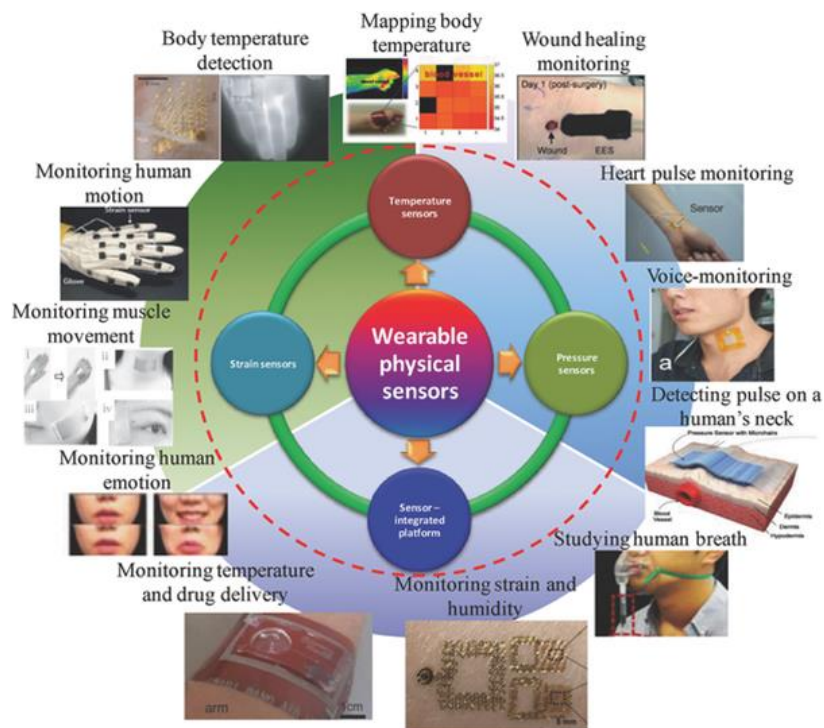


Figure I-2 : Exemples de capteurs de signaux physiologiques fabriqués sur des substrats souples. Figure issue de ².

Dans le domaine de l'électronique de grande consommation, les grandes firmes ont rapidement appréhendé l'intérêt de l'électronique flexible. Dès 2008, Nokia a présenté un concept de téléphone mobile flexible nommé *Nokia Morph* (**Figure I-3a**). Ce concept illustre ce que les nanotechnologies pourront apporter au secteur du téléphone mobile dans les années à venir. La flexibilité de ce téléphone lui permet de changer de forme et d'être ainsi porté au poignet par exemple. De même, en 2011, Philips a présenté son propre concept, baptisé *Fluid*. Aujourd'hui, Samsung estime que ses premiers téléphones mobiles flexibles pourront être commercialisés dès la fin de l'année 2016 (**Figure I-3b**).

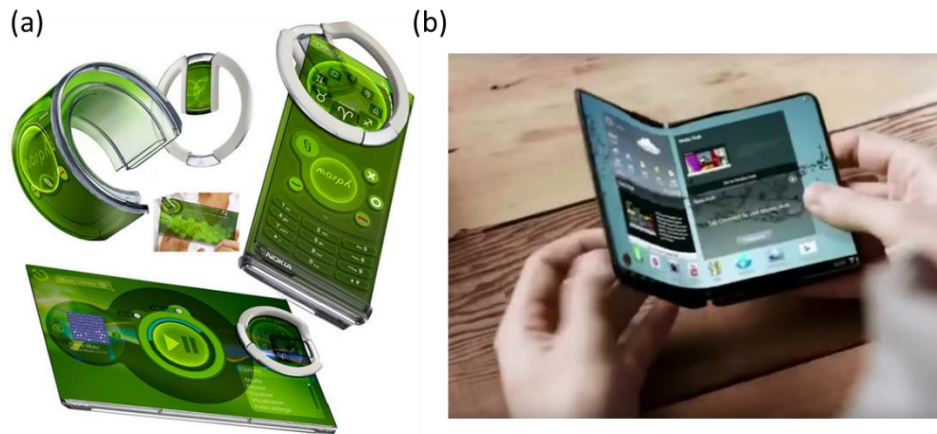


Figure I-3 : (a) Illustration du concept Nokia Morph (2008). (b) Photographie du smartphone flexible que Samsung pourrait lancer fin 2016.

Dans le secteur de l'énergie, le développement de cellules solaires sur substrats flexibles est encouragé par la potentielle réduction des coûts de fabrication et d'installation. De plus, développer des cellules solaires sur substrats flexibles permet de faciliter leur intégration sur tout type de surface. D'autre part, dans le cas des batteries, le support flexible permet d'augmenter la densité massique d'énergie et permet d'envisager la co-intégration des fonctions électroniques et de source d'énergie sur un même support, voire dans un même procédé (roll-to-roll notamment).

Ainsi, l'électronique flexible permettrait d'étendre les champs d'applications de l'électronique classique et d'envisager de nombreuses applications encore inaccessibles aujourd'hui.

I-2. Intégration de transistors sur un substrat flexible.

La mise en place d'une électronique flexible pose de nombreuses questions au niveau du processus de fabrication et du choix des matériaux. En effet, de nombreux aspects sont amenés à changer par rapport à la technologie silicium.

I-2.1. Nature du substrat

Les substrats utilisés doivent être flexibles, légers et bon marché. Les substrats plastiques répondent très bien à ces objectifs. Cependant, ces substrats sont déformables : en particulier, la température modifie les dimensions des plastiques ; de plus, au-delà d'une certaine température (la température de transition vitreuse), les déformations sont irréversibles. Enfin, la rugosité des substrats plastiques, bien que supérieure à celle du silicium, peut être relativement faible. Le **Tableau I-1** résume les différents types de plastiques utilisés usuellement en électronique flexible ainsi que leurs caractéristiques.

Nom	Couleur	Température maximum (°C)	Résistance chimique
Polyimide (PI)	Orange	250	Bonne
Polytéréphtalate d'éthylène (PET)	Transparent	120	Bonne
Polynaphtalate d'éthylène (PEN)	Transparent	160	Bonne

Tableau I-1 : Substrats plastiques utilisés en électronique flexible et leurs caractéristiques.

Le polyimide bénéficie de la température de transition vitreuse la plus élevée mais est aussi plus cher et n'est pas transparent (ce qui peut représenter un problème pour certaines applications). Le PEN représente une bonne alternative, avec une température de transition vitreuse de 160 °C. Au cours de cette thèse, nous avons utilisé le PEN. Il est plus sensible à la température mais nous disposons d'une source d'une rugosité de surface particulièrement faible bien adaptée aux matériaux 2D. Sa robustesse vis-à-vis des solvants (notamment l'acétone) assure sa compatibilité avec les procédés de lithographie utilisés au laboratoire.

I-2.2. Technologie TFT

La technologie principalement utilisée dans les circuits intégrés actuels se base sur le silicium, qui joue le rôle à la fois de substrat et de canal des transistors (**Figure I-4**). Cette technologie silicium est inadaptée à l'électronique flexible (sauf à affiner très fortement le substrat, ce qui est une voie étudiée).

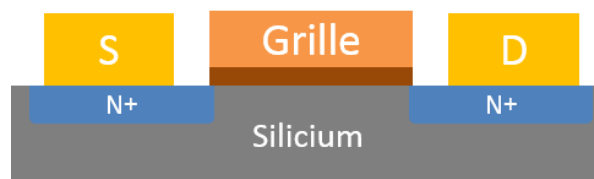


Figure I-4 : Schéma de principe d'un transistor à base de silicium.

On se base donc sur une autre technologie qui porte le nom de TFT pour *Thin Film Transistor*. Cette technologie consiste à déposer successivement les différents composants d'un transistor sur un support arbitraire. A la différence de la technologie silicium, le matériau de canal d'un TFT ne se confond donc pas avec le support mais est déposé a posteriori.

Cette technologie présente plusieurs avantages par rapport à la technologie silicium. Premièrement, les TFTs peuvent théoriquement être fabriqués sur n'importe quel support

isolant puisque celui-ci ne constitue pas le matériau de canal du transistor. De plus, les circuits électroniques TFT ne sont théoriquement pas limités en taille puisque le support est choisi arbitrairement et que les transistors sont fabriqués a posteriori sur ce support. Ce n'est pas le cas de la technologie silicium. En effet, les transistors associés sont fabriqués sur un wafer de silicium issu lui-même d'un lingot dont le diamètre est limité. Agrandir le diamètre des lingots de silicium (par exemple de 300 à 450 mm) est difficile pour des questions de coût (renouvellement des équipements) et de processus de fabrication (homogénéité des dépôts, gravure, etc.). La technologie TFT est donc adaptée à l'électronique grande surface (pour les écrans ou le photovoltaïque notamment).

Cette technologie a vu le jour dans les années 1960 : la première démonstration d'un TFT à base de CdS a eu lieu en 1962.³ Pourtant cette technologie n'a décollé qu'à partir de 1979, date à laquelle le premier TFT à base de silicium amorphe hydrogéné (a-Si:H) a été réalisé.⁴ La stabilité des performances du a-Si:H a fait de lui le candidat idéal pour les applications de type écrans LCD.

Plusieurs différences existent entre la technologie TFT la technologie silicium. Tout d'abord, les zones de contacts Source / Drain ne sont pas nécessairement basées sur des jonctions p-n, comme c'est le cas pour les transistors à base de silicium. Dans le cas du TFT, ces zones sont généralement constituées par une jonction métal / semi-conducteur. D'autre part, la technologie TFT permet de positionner les contacts et la grille soit en-dessous soit au-dessus du canal : quatre topologies sont alors possibles, comme le montre la **Figure I-5**.

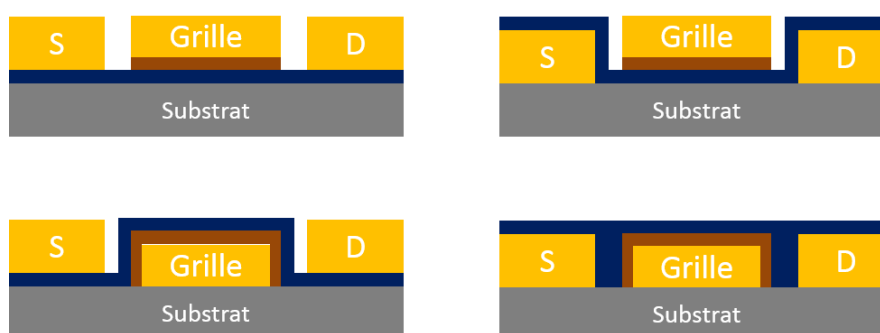


Figure I-5 : Topologies possibles d'un TFT.

I-3. Critères de performances d'un transistor sur substrat flexible

I-3.1. Critères de performances : aspects électroniques

Dans cette sous-partie, nous rappelons brièvement quelques notions de physique des semi-conducteurs et des transistors utiles pour la suite du manuscrit.^{5,6}

Un transistor à effet de champ est un dispositif à trois terminaux : la source, le drain et la grille (**Figure I-6**). La source et le drain sont reliés entre eux par le canal semi-conducteur. La grille est isolée du canal par un diélectrique de grille. Le canal est caractérisé par sa longueur L et sa largeur W . Pour une tension de drain V_{DS} donnée, un courant I_D circule à travers le canal, entre la source et le drain. En appliquant un potentiel V_G sur le troisième terminal (la grille), on peut moduler ce courant en ajustant la charge du canal par effet capacitif.

Deux types de porteurs de charge peuvent traverser le canal : des électrons et des trous. La nature des charges qui traversent le canal dépend à la fois du dopage initial du canal, de la nature des contacts, et de la tension de grille. Un transistor est de type N s'il conduit exclusivement (i.e. quelle que soit la valeur de la tension de grille) des électrons, de type P s'il conduit exclusivement des trous, et est ambipolaire si les deux types de charges sont possibles suivant la valeur de la tension de grille.

Le courant I_D dépend à la fois de V_{DS} et de V_G . Par conséquent, pour caractériser un transistor, on mesure le courant I_D en fonction de ces deux tensions. Cela donne deux caractéristiques :

- la caractéristique de transfert : pour une tension V_{DS} donnée, on mesure le courant I_D en fonction de V_G .
- la caractéristique de sortie : pour une tension V_G donnée, on mesure le courant I_D en fonction de V_{DS} .

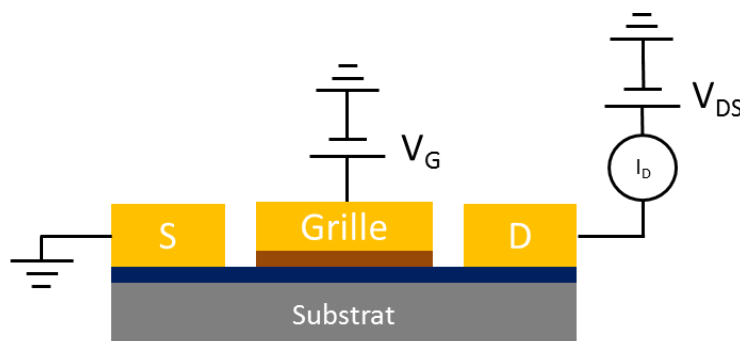


Figure I-6 : Schéma d'un FET. La tension de drain V_{DS} est appliquée sur un des contacts (drain) tandis que l'autre (source) sert de référence de potentiel. La tension de grille V_G est appliquée sur la grille.

La **Figure I-7** présente un exemple de caractéristique de transfert d'un FET de type N en échelle linéaire et semi-logarithmique pour une tension V_{DS} donnée, ainsi qu'un exemple de caractéristiques de sortie, mesurée pour différentes valeurs de la tension de grille.

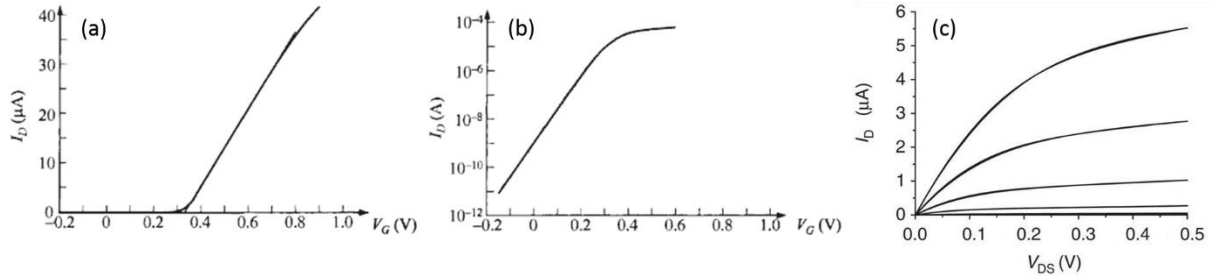


Figure I-7 : (a) Caractéristique de transfert tracée en échelle linéaire. (b) Caractéristique de transfert tracée en échelle semi-logarithmique. (c) Caractéristiques de sortie mesurées à plusieurs valeurs de tension de grille.

Sur la caractéristique de transfert, on peut distinguer deux zones. Dans la première, le courant est faible et augmente exponentiellement avec la tension de grille ; dans la seconde, il augmente linéairement avec la tension de grille. On appelle tension de seuil V_{th} la tension de grille à partir de laquelle le courant augmente linéairement avec la tension de grille.

Sur la caractéristique de sortie, on distingue deux zones séparées par une tension de drain notée V_{DS}^{SAT} (qui dépend de V_G). Pour $V_{DS} < V_{DS}^{SAT}$, le courant augmente linéairement avec la tension de drain, comme dans le cas d'une résistance : c'est le régime linéaire. Pour $V_{DS} > V_{DS}^{SAT}$, le courant est indépendant de la tension de drain : c'est le régime de saturation. La saturation n'est cependant pas idéale et l'on peut définir une résistance r_{ds} telle que $I_D(V_{DS} > V_{DS}^{SAT}) = I_0(V_G) + V_{DS}/r_{ds}$.

A partir de ces deux caractéristiques, on peut extraire différents paramètres qui caractérisent les performances du transistor. Pour comprendre la pertinence de ces paramètres, il nous faut partir de l'application visée. Pour les applications digitales, le transistor agit comme un interrupteur commandé par la tension appliquée sur l'électrode de grille. Les transistors sont insérés dans des circuits électroniques qui sont alimentés par une tension V_{DD} . Une des briques de base de ces circuits est l'inverseur. Un inverseur est constitué de deux transistors de polarité différente (un type N et un type P) connectés en série (**Figure I-8a**). Un inverseur matérialise une fonction logique NON : $V_{out} = 0$ lorsque $V_{in} = V_{DD}$ et $V_{out} = V_{DD}$ lorsque $V_{in} = 0$. Pour être efficace, un inverseur CMOS doit :

1. assurer sa fonction logique même en présence de bruit.
2. pouvoir changer d'état le plus rapidement possible.
3. consommer le moins d'énergie possible.

La caractéristique de transfert (V_{out} en fonction de V_{in}) d'un inverseur CMOS est présentée sur la **Figure I-8b**.

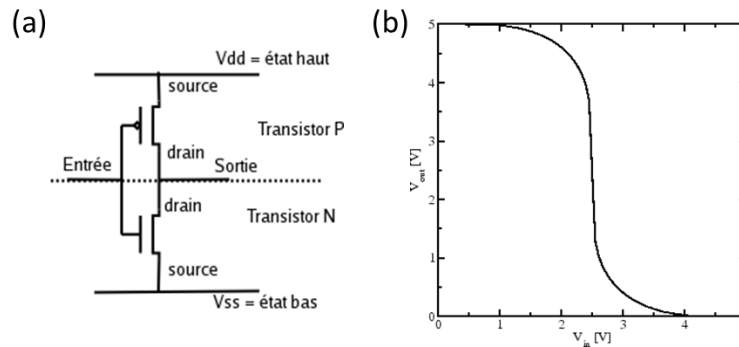


Figure I-8 : (a) Schéma électronique d'un inverseur CMOS. (b) Caractéristique de transfert (V_{out} en fonction de V_{in}) d'un inverseur CMOS.

L'immunité de l'inverseur au bruit augmente avec la pente de la caractéristique au niveau de la transition entre les deux niveaux. Cette pente définit le gain A_v de l'inverseur :

$$A_v = \frac{\partial V_{out}}{\partial V_{in}} = \frac{\partial V_{out}}{\partial I_D} \times \frac{\partial I_D}{\partial V_{in}}$$

La valeur du gain dépend donc de la forme des caractéristiques des transistors. Pour maximiser le gain, il faut notamment :

- maximiser la pente de la zone linéaire de la caractéristique de transfert ($\frac{\partial I_D}{\partial V_{in}}$). Cette pente s'appelle la transconductance et est notée g_m .
- minimiser la pente de la caractéristique de sortie ($\frac{\partial V_{out}}{\partial I_D}$), ce qui est le cas dans la zone de saturation. L'inverse de cette pente s'appelle alors la résistance de sortie r_{ds} . Cette grandeur quantifie la qualité de la saturation dans la caractéristique de sortie du transistor.

Dans ce cas :

$$A_v = r_{ds} \times g_m$$

Par conséquent, pour maximiser l'immunité du circuit au bruit, il faut maximiser g_m et r_{ds} .

La transconductance g_m est liée aux propriétés géométriques et électroniques du canal du transistor et du diélectrique de grille, ainsi qu'à l'état de polarisation du transistor:

$$g_m = \frac{W}{L} \mu C V_{DS}$$

μ représente la mobilité des charges (des électrons ou des trous selon le cas) dans le canal. La mobilité correspond au facteur de proportionnalité entre la vitesse moyenne $\langle v \rangle$ des porteurs de charges et le champ électrique E imposé entre le drain et la source : $\langle v \rangle = \mu E$. Elle est déterminée par le matériau de canal et son environnement. Elle s'exprime en $\text{cm}^2/(\text{V}\cdot\text{s})$. Dans le cadre de l'étude des performances d'un matériau de canal, cette grandeur est très importante puisqu'elle caractérise la performance du matériau indépendamment des autres constituants du transistor.

La rapidité du circuit est définie par le délai nécessaire à celui-ci pour changer d'état. Ce délai τ correspond au temps de charge/décharge de la capacité équivalente C du circuit en aval de l'inverseur :

$$\tau = \frac{C \times V_{DD}}{I_{ON}}$$

De cette expression, on peut déduire qu'il faut maximiser I_{ON} et minimiser V_{DD} afin de réduire au maximum le délai de changement d'état.

Enfin, en ce qui concerne la puissance dissipée par un inverseur, on peut distinguer 2 régimes de fonctionnement :

- L'état *stand-by* pendant lequel le transistor est dans son état OFF. Un courant I_{OFF} circule alors entre le drain et la source.
- L'état dynamique pendant lequel l'inverseur change d'état. Le circuit passe alors du niveau haut au niveau bas ou inversement à la fréquence d'horloge du circuit f .

L'expression de la puissance dissipée par le FET pendant ces 2 états est différente.

La puissance dissipée par un inverseur qui n'effectue pas d'opération est : $P_{SB} = V_{DD} \times I_{OFF}$

La puissance dissipée par un inverseur dans l'état dynamique est : $P_D = f C V_{DD}^2$

De ces expressions, on peut conclure que diminuer V_{DD} permet de limiter la puissance dissipée. D'autre part, le courant dans l'état OFF doit être minimal afin de diminuer la puissance en *stand-by*. D'un autre côté, le courant dans l'état ON doit être maximal puisqu'il est inversement

proportionnel au temps de commutation. Par conséquent, pour un V_{DD} et un C donnés, on souhaite un courant I_{ON} aussi grand que possible (pour avoir un temps de commutation faible) et un courant I_{OFF} aussi petit que possible (pour limiter la puissance dissipée par le transistor). Le rapport I_{ON}/I_{OFF} doit donc être maximal. Il doit typiquement excéder 10^4 pour les applications digitales.

Pour un V_{DD} donné, le rapport I_{ON}/I_{OFF} est limité : en effet, le courant augmente au mieux de manière exponentielle avec la tension de grille (sous le seuil) ; le taux d'augmentation de l'exponentielle est décrit par le paramètre de la pente sous le seuil notée S . Cette grandeur (exprimée généralement en mV/decade) correspond à la tension de grille nécessaire pour augmenter le courant de drain d'un facteur dix dans la zone sous le seuil. La valeur de cette grandeur est physiquement limitée dans un transistor classique : à température ambiante, il faut au minimum 60 mV de tension de grille pour multiplier le courant par 10.

Par conséquent, il faut faire un compromis entre les valeurs des courants I_{ON} et I_{OFF} : ainsi, pour les applications *faible puissance* (comme les objets nomades notamment), on préfère privilégier un courant I_{OFF} très faible pour limiter au maximum la puissance consommée par le transistor et ainsi préserver la batterie ; à l'inverse, pour les applications *haute performance*, on préfère un courant I_{ON} élevé pour limiter le temps de commutation. De ce fait, on n'utilise pas les mêmes zones de la caractéristique du transistor pour des transistors *faible puissance* et *haute performance*. Pour les premiers, on utilise plus la zone sous le seuil, comme indiqué sur la **Figure I-9a** ; pour les seconds, on utilise une plus grande partie de la zone linéaire (**Figure I-9b**).

Il est aussi primordial de pouvoir contrôler la tension de seuil des transistors afin de placer la caractéristique de transfert à l'intérieur de la gamme de tension de grille du circuit ($0-V_{DD}$).

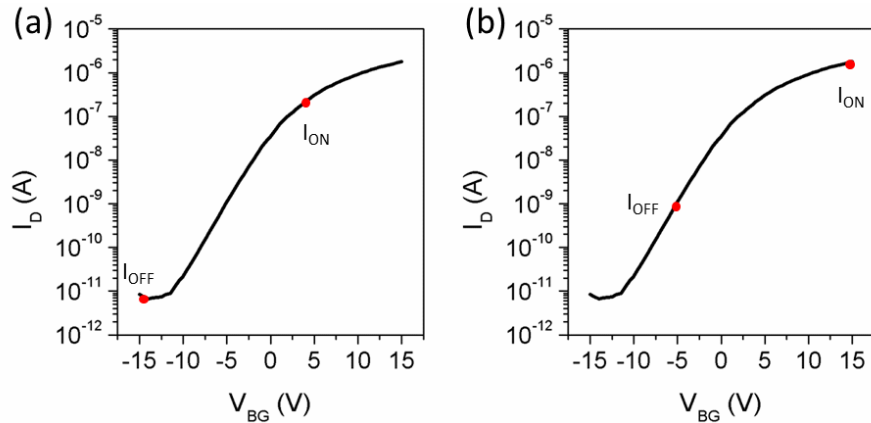


Figure I-9 : (a) Zone de fonctionnement d'un transistor faible puissance. (b) Zone de fonctionnement d'un transistor haute performance.

Pour les applications analogiques, le transistor agit comme un amplificateur. Un signal d'entrée est envoyé sur la grille et il est amplifié. Les principaux critères de performance sont les fréquences de coupure f_T et f_{max} : f_T est la fréquence à laquelle le gain en courant est égal à un ; f_{max} est la fréquence à laquelle le gain en puissance est égal à un. Pour les applications, le gain en puissance est le paramètre le plus important : c'est pourquoi f_{max} est le critère à privilégier. Les deux grandeurs sont proportionnelles à la transconductance g_m . f_{max} est également proportionnelle à la racine carrée de r_{ds} .

Compte tenu de ce qui vient d'être dit, on étudiera à travers ce manuscrit quatre paramètres principaux afin de quantifier la performance des transistors : le rapport I_{ON}/I_{OFF} , la pente sous le seuil S , la transconductance g_m et la mobilité μ .

Le rapport I_{ON}/I_{OFF} ainsi que la pente sous le seuil sont déterminés directement à partir de la caractéristique de transfert tracée en échelle semi-logarithmique (**Figure I-10b**). La transconductance est extraite à partir de l'analyse de la zone linéaire de la caractéristique de transfert (**Figure I-10a**). La mobilité est quant à elle calculée à partir de la valeur de la transconductance, des dimensions du canal, de la capacitance du diélectrique de grille et de la tension de drain :

$$\mu = \frac{L}{WCV_{DS}} g_m$$

Il est à noter que la valeur de la transconductance (et donc de la mobilité) dépend de la valeur de tension de grille V_G à laquelle elle est extraite : ainsi, elle augmente tout d'abord avec V_G , avant d'atteindre un maximum puis de diminuer lentement. Tout au long de ce manuscrit, nous

avons choisi de mesurer la transconductance à son maximum dans la gamme de tension de grille utilisée.

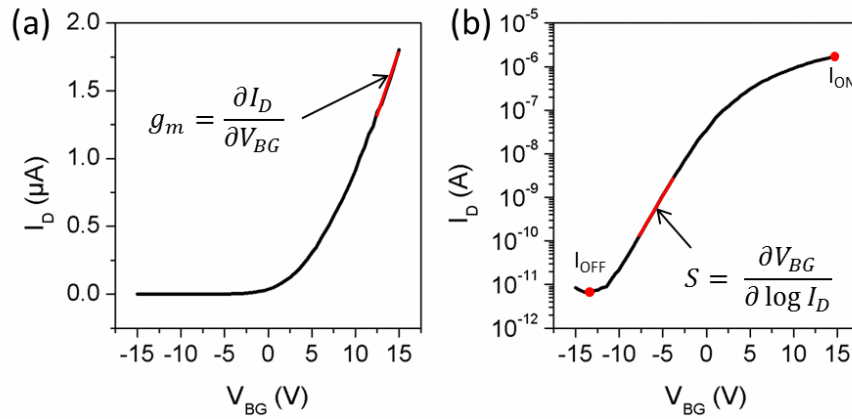


Figure I-10 : (a) Caractéristique de transfert tracée en échelle linéaire servant à extraire la transconductance g_m . (b) Caractéristique de transfert tracée en échelle semi-logarithmique servant à extraire la pente sous le seuil S et le rapport I_{ON}/I_{OFF} .

I-3.2. Critères de performances : aspect flexible

Pour être flexible, tous les composants du transistor (matériau de canal, contacts Source/Drain et Grille, diélectrique) doivent pouvoir supporter des contraintes en flexion. On peut distinguer deux problèmes potentiels liés à ces contraintes : d'une part, le matériau peut se dégrader sous l'effet de l'étirement ; d'autre part, il peut se décoller du substrat. Le premier problème est lié aux propriétés mécaniques du substrat. Si l'on considère un empilement de différents matériaux (**Figure I-11**) que l'on déforme selon un cylindre de rayon R , le matériau subit une déformation :

$$\varepsilon = \frac{z - z_{neutral}}{R}$$

Où z est la distance verticale du matériau considéré, $z_{neutral}$ l'axe neutre de l'empilement et R le rayon de courbure.

La position de l'axe neutre dépend des épaisseurs et modules d'Young des différentes couches du dispositif :

$$z_{neutral} = \frac{t}{2} - \left(\frac{\sum_{i=1}^N E_i \gamma_i \frac{t_i}{2}}{\sum_{i=1}^N E_i t_i} \right)$$

Où $\gamma_i = \sum \beta_{ij} t_j$ et $\beta_{ij} = -1$ pour $j < i$, 0 pour $j = i$ et 1 pour $j > i$. L'index i se réfère à la $i^{\text{ème}}$ couche de l'empilement. E_i et t_i sont respectivement le module d'Young et l'épaisseur de la couche i ; t est l'épaisseur totale de l'empilement.

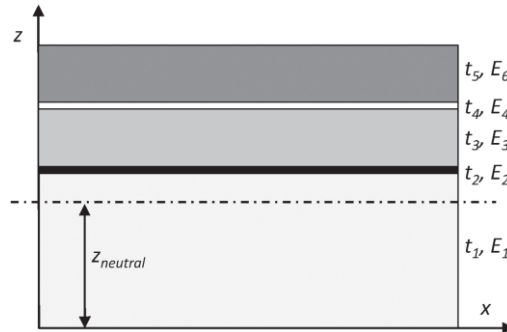


Figure I-11 : Schéma d'un empilement de matériaux destiné à être utilisé pour des tests de flexibilité. Figure issue de ⁷.

Deux stratégies complémentaires sont alors envisagées pour rendre un transistor flexible :

1. Pour minimiser les déformations subies par les composants des transistors, il faut que ceux-ci soient le plus proche possible de l'axe neutre de l'échantillon. Pour cela, on peut privilégier les matériaux fins et utiliser une double encapsulation.
2. Il faut utiliser des matériaux qui peuvent supporter des déformations importantes.

I-4. Electronique flexible : état de l'art des transistors

La communauté scientifique étudie plusieurs matériaux de canal susceptibles d'être intégrés dans des circuits électroniques sur substrat souple. On peut actuellement distinguer 4 grandes familles de matériaux : les matériaux organiques, les matériaux carbonés (nanotubes de carbone et graphène) et les oxydes semi-conducteurs et les matériaux issus de l'électronique conventionnelle (et adaptés à l'électronique flexible). Ces matériaux se positionnent en concurrence de technologies historiques et matures, telles que celle associée au silicium amorphe, très utilisé pour l'électronique grande surface (écrans, photovoltaïque) et flexible. Dans cette partie, nous allons résumer l'état de l'art de ces quatre grandes familles en se focalisant sur les applications potentielles en électronique flexible.

I-4.1. Matériaux organiques

A la fin des années 1970, A. Heeger, A. MacDiarmid et H. Shirakawa montrent pour la première fois que certains polymères sont conducteurs et que l'on peut moduler leur conductivité par dopage.^{8,9} Cette découverte va donner naissance au champ de recherche de l'électronique

organique et leur vaudra le Prix Nobel en 2000 (l'article associé à ce prix Nobel donne une bonne vision des aspects scientifiques et historiques du domaine³). A la fin des années 1980, il a été montré que des oligomères pouvaient aussi être de bons semi-conducteurs.¹⁰ Dès lors, on peut distinguer deux grandes familles de matériaux organiques semi-conducteurs : les polymères conjugués et les petites molécules conjuguées. La conductivité des matériaux organiques semi-conducteurs prend son origine dans la conjugaison de leurs liaisons, qui permet la délocalisation des électrons au sein de la molécule. Or, à la différence des matériaux inorganiques, les matériaux organiques n'ont généralement pas une structure ordonnée et les molécules sont faiblement liées entre elles par des liaisons de van der Waals. Les fonctions d'onde des électrons sont donc localisées dans un petit ensemble voire une seule molécule. Par conséquent, la mobilité des charges dans les matériaux organiques est moins élevée que dans les matériaux inorganiques ordonnés. D'un autre côté, la nature des matériaux organiques leur confère de nombreux avantages : ils sont potentiellement bon marché (en fonction de la complexité de la synthèse); de plus, comme certains peuvent être manipulés en solution, la fabrication de transistors organiques peut être réalisée par des techniques d'impression : cela réduit les coûts de fabrication ainsi que la complexité du processus. D'autre part, les matériaux organiques sont synthétisés par voie chimique, ce qui offre une grande diversité en termes de propriétés.

Les premières démonstrations de transistors organiques (OFETs) remontent au début des années 1980.¹¹⁻¹⁴ A cette époque, les performances (notamment en termes de mobilité) sont faibles ($\mu \sim 10^{-3} \text{ cm}^2/(\text{V.s})$). Dès lors, la recherche dans ce domaine s'est orientée vers la compréhension des mécanismes de transport dans les matériaux organiques semi-conducteurs, dans le but d'optimiser le dépôt des matériaux organiques et de synthétiser de nouvelles molécules permettant d'atteindre une mobilité plus élevée. Ainsi, à l'heure actuelle, les transistors organiques atteignent une mobilité dans la gamme 1-10 $\text{cm}^2/(\text{V.s})$. Certains articles font état de mobilités encore supérieures : 40 $\text{cm}^2/(\text{V.s})$ pour un FET à base de pentacène cristallin,¹⁵ et 43 $\text{cm}^2/(\text{V.s})$ pour un FET à base de rubrène cristallin.¹⁶ Ces mobilités plus élevées ne sont cependant possibles qu'au prix d'une complexification du processus de fabrication. Plusieurs démonstrations de circuits à base de matériaux organiques ont été réalisées : la gamme de fréquence accessible se situe dans les MHz. La gamme de mobilités accessibles à ces matériaux organiques leur a ouvert la voie à des applications telles que les

³ <http://journals.aps.org/rmp/pdf/10.1103/RevModPhys.73.681>

écrans souples (électrophorétique^{17,18} ou type AMOLED), les capteurs,¹⁹ et les étiquettes RFID.²⁰

L'enjeu actuel de la recherche sur les matériaux organiques est de trouver de nouvelles molécules ou polymères possédant une mobilité des porteurs de charge plus élevée. Il est à noter que cette recherche d'amélioration de la mobilité ne doit pas se faire aux dépens des conditions favorables de fabrication des OFETs. Un autre moyen d'améliorer les performances des OFETs est de réduire leur longueur de canal. Cette réduction passe par l'amélioration de la résolution des techniques de dépôts des électrodes. Le second enjeu concerne la stabilité dans le temps des matériaux organiques. Enfin, la plupart des OFETs sont de type P. En effet, les matériaux organiques ont majoritairement une affinité électronique faible, ce qui implique que la barrière d'énergie entre le niveau de Fermi des contacts et le niveau de la LUMO (*Lowest Unoccupied Molecular Orbital*) est élevée (pour des contacts type or). Certains matériaux organiques permettent d'obtenir des transistors de type N, mais leur mobilité est souvent inférieure à 1 cm²/(V.s) et sont souvent instables à l'air.²¹⁻²⁶

I-4.2. Matériaux carbonés : nanotubes de carbones et graphène

I-4.2.1. Nanotubes de carbone

Synthétisés pour la première fois par S. Iijima (NEC Corporation) et un groupe d'IBM en 1993,^{27,28} les nanotubes de carbone (NTCs) monoparois consistent en un feuillet de graphène enroulé sur lui-même pour former un cylindre. Suivant l'axe d'enroulement, on obtient différents types de nanotubes appelés chiralités. Selon leur chiralité, les nanotubes possèdent différentes propriétés ; notamment, un tiers des chiralités donnent des NTCs métalliques alors que les deux autres tiers donnent des NTCs semi-conducteurs.

Les propriétés des NTCs semi-conducteurs ont tout d'abord été étudiées dans des transistors dont le canal était constitué par un unique nanotube. Ces premiers transistors ont été réalisés par les équipes de l'Université de Delft et d'IBM New York en 1998.^{29,30} Ces études et les suivantes ont montré le potentiel des nanotubes de carbone en tant que matériau de canal, notamment grâce à leur mobilité électronique extrêmement élevée. En 2004, l'équipe de M. Fuhrer à l'Université du Maryland a ainsi mesuré une mobilité de 79 000 cm²/(V.s) pour un nanotube semi-conducteur unique. Cette mobilité exceptionnelle associée à leur robustesse mécanique fait a priori des nanotubes de carbone un candidat idéal en tant que matériau de canal pour l'électronique flexible. Cependant, l'intégration à grande échelle de circuits basés sur les

NTCs demeure un problème : en effet, on ne peut pas positionner précisément chaque nanotube individuel ni augmenter le courant de drain en augmentant la largeur du canal.

Pour pallier à ces problèmes, d'autres topologies de transistors ont été introduites, comme par exemple les transistors basés non plus sur un nanotube unique mais sur un réseau de NTCs. Cette topologie a pour avantage de s'affranchir du problème de positionnement. Elle est aussi compatible avec le dépôt de NTCs à partir de solutions. D'un autre côté, les réseaux de nanotubes présentent une mobilité beaucoup moins élevée que les nanotubes uniques en raison des résistances inter-tubes. De plus, la présence de nanotubes métalliques dans ces réseaux empêche les transistors d'avoir un bon état OFF. On peut créer des réseaux de nanotubes alignés ou non alignés (percolants) selon la méthode de dépôt. L'équipe de J. Rogers à l'Université de l'Illinois présente les meilleurs résultats pour des réseaux de nanotubes alignés produits par CVD.³¹ En 2007, ils réalisent des transistors ayant une densité de courants dans l'état ON de $2 \mu\text{A}/\mu\text{m}$; par contre, le rapport $I_{\text{ON}}/I_{\text{OFF}}$ ne vaut que 4 à cause de la présence de nanotubes métalliques. Avec des réseaux percolants, le rapport $I_{\text{ON}}/I_{\text{OFF}}$ peut être amélioré en ajustant la longueur du canal et la densité de nanotubes. Cependant, cette amélioration du rapport $I_{\text{ON}}/I_{\text{OFF}}$ se fait aux dépens de la densité de courant dans l'état ON.

Afin de cumuler un bon état ON et un bon rapport $I_{\text{ON}}/I_{\text{OFF}}$, il faut diminuer la concentration de nanotubes métalliques. Cela nécessite une étape de séparation des nanotubes métalliques des nanotubes semi-conducteurs. Cependant, la séparation effective des différentes chiralités de NTCs est rendue difficile par le fait que les différences au niveau atomique entre deux chiralités sont minimales. Par conséquent, afin de faciliter leur séparation, on accentue ces différences en enveloppant sélectivement certaines chiralités dans des polymères ou des surfactants. Ensuite, plusieurs méthodes ont été développées afin de séparer effectivement certaines chiralités : l'ultracentrifugation par gradient de densité,³²⁻³⁴ la chromatographie par gel,^{35,36} la chromatographie par échange d'ions,^{37,38} et la chromatographie par exclusion de taille.^{39,40} La séparation des chiralités de NTCs est maintenant très efficace et des solutions enrichies à 99% en NTCs semi-conducteurs sont désormais commerciales. Cependant, les méthodes de séparation associées sont coûteuses, notamment parce qu'elles ne peuvent traiter que de petits volumes simultanément. Ainsi, d'autres méthodes ont été mises au point afin de s'affranchir de ces méthodes de séparation. Parmi elles, on peut citer une technique développée au laboratoire qui repose sur la fonctionnalisation sélective des nanotubes métalliques afin de les rendre isolants.^{41,42} Cette dernière méthode présente l'avantage d'être beaucoup moins coûteuse et est donc compatible avec l'électronique bas coût.

Les NTCs triés en solution ont permis de réaliser des transistors sur substrats rigides avec des mobilités de l'ordre de 100-200 cm²/(V.s) et des rapports I_{ON}/I_{OFF} jusqu'à 10⁶.^{43,44} Sur substrat flexible, les mobilités sont inférieures à 100 cm²/(V.s).⁴⁵ En 2013, l'équipe d'A. Javey à l'Université de Californie à Berkeley a réalisé des transistors à base de NTCs triés (99% semi-conducteurs) sur substrat flexible en utilisant uniquement des techniques d'impression.³⁹ Les transistors fabriqués présentent une mobilité moyenne de 4 cm²/(V.s) et un rapport I_{ON}/I_{OFF} de 10⁵. Cette étude montre à quel point les techniques de fabrication influent sur les performances. A partir de 2007, des circuits logiques élémentaires (inverseurs, portes NAND, NOR, AND) puis plus complexe ont été fabriqués sur substrat flexible (**Figure I-12**).^{31,46}

En ce qui concerne les applications radiofréquences, plusieurs démonstrations attestent du potentiel des NTCs. Ainsi, les équipes d'Henri Happy à l'IEMN et du LICSEN au CEA ont montré en 2007 que des FETs à base de tapis de NTCs sur substrat flexible pouvaient atteindre une fréquence de coupure de 5 GHz.⁴⁷ Sur substrat flexible, la performance RF des nanotubes de carbone a aussi été évaluée.^{47,48} Récemment, les équipes de M. Arnold et C. Zhou ont réalisé des transistors ayant des fréquences de coupure f_T et f_{max} supérieures à 70 GHz à partir de NTCs triés par du polyfluorène.⁴⁹

En conclusion, les recherches sur les transistors à base de nanotubes de carbone ont permis d'énormes améliorations des performances. Aujourd'hui, les méthodes de tri des nanotubes de carbone sont efficaces et les niveaux de pureté associés permettent de limiter le courant I_{OFF} . Par contre, le coût associé à ces méthodes de tri reste prohibitif. Il est donc nécessaire de développer des méthodes de tri des NTCs peu onéreuses afin de les rendre compatibles avec une électronique bas coût. D'autre part, les techniques d'impression ont permis de fabriquer des transistors à base de NTCs mais leur performances restent bien en deçà de celles obtenues avec des techniques de fabrication classiques. Il est donc nécessaire d'optimiser les techniques d'impression (résolution, alignement) ainsi que les propriétés des encres associées (encres métalliques, diélectrique). D'autre part, les transistors à base de NTCs sont de type P lorsqu'ils sont mesurés à l'air. Des transistors de type N ont pu être réalisés mais les méthodes de fabrication associées sont peu pertinentes technologiquement. Enfin, il faut aussi pouvoir contrôler la variabilité des performances de ces transistors ce qui reste un défi majeur.

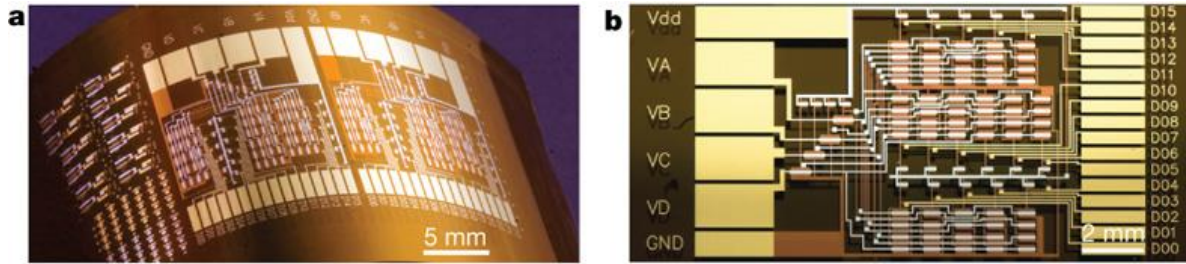


Figure I-12 : (a) Image au microscope optique d'un circuit intégré à base de NTCs sur substrat flexible comportant un décodeur de 4 bits. (b) Diagramme électronique du circuit. Figure issue de ⁴⁶.

I-4.2.2. Graphène

Le graphène a été isolé pour la première fois par A. Geim et K. Novoselov à l'Université de Manchester en 2004.⁵⁰ Cette première étude du graphène a permis de dévoiler ses propriétés électroniques exceptionnelles, notamment une mobilité de $10\,000\text{ cm}^2/(\text{V}\cdot\text{s})$, ce qui a attiré de nombreux groupes de recherche. En 2011, une mobilité record de $100\,000\text{ cm}^2/(\text{V}\cdot\text{s})$ a même été mesurée à température ambiante.⁵¹ Le graphène est un semi-métal : par conséquent, il ne présente pas d'état bloqué quand il est utilisé comme canal dans des FETs. Il présente donc peu d'intérêt *a priori* pour les applications digitales. Cependant, on peut noter la possibilité pour le graphène d'obtenir une bande interdite en le structurant en rubans de largeur nanométrique. Pour autant, à ce stade, les mobilités sont très fortement dégradées. La chimie pourrait permettre la fabrication de rubans en solution et donc d'aller vers les méthodes d'impression : l'utilisation de graphène de ce type ressemblerait alors à de l'électronique à base de polymères de très haute mobilité.⁵²

Par contre, du fait de sa mobilité très élevée, le graphène se révèle très intéressant pour les applications radiofréquences. L'équipe de P. Kim à l'Université de Columbia a été la première à étudier les propriétés RF de FETs à base de graphène en 2008. Ils ont obtenu une fréquence de coupure f_T de 14 GHz après de-embedding (méthode de soustraction des effets parasites qui limitent la fréquence de coupure). Les multiples travaux sur ce sujet ont ensuite permis d'atteindre des fréquences de coupure plus élevées, et ce avec les trois sources de graphène possibles : CVD,⁵³ épitaxie,^{54,55} et exfoliation.⁵⁶ Il est cependant à noter que les fréquences f_{max} des transistors à base de graphène sont plus faibles que les fréquences f_T . Ceci s'explique par l'absence de bande interdite dans le graphène qui empêche la saturation du courant.

Plusieurs groupes de recherche ont également démontré les propriétés radiofréquences de transistors à base de graphène sur substrat flexible.⁵⁷⁻⁶⁰ La meilleure performance RF vient de

l'équipe de D. Akinwande à l'Université du Texas à Austin qui est parvenue à fabriquer un FET à base de graphène ayant une fréquence de coupure f_T de 95 GHz et une fréquence f_{max} de 30 GHz (après de-embedding).⁵⁹ Ces travaux ont été réalisés en utilisant du graphène CVD transféré.

Afin d'étudier la faisabilité d'une électronique imprimée à partir de graphène, le laboratoire a participé, en collaboration avec l'IEMN et l'Université de Northwestern, à l'étude de transistors à base de graphène manipulé en solution.⁶¹ La fréquence de coupure f_T obtenue est de 8,7 GHz et f_{max} de 550 MHz.

I-4.3. Oxydes semi-conducteurs

Les premiers transistors à base d'oxydes semi-conducteurs ont été réalisés dans les années 1960 à base de SnO₂ et ZnO.⁶²⁻⁶⁴ Cependant, leurs performances étaient limitées et il a fallu attendre 2003 pour obtenir des performances similaires à celles obtenues en utilisant du silicium amorphe.⁶⁵⁻⁶⁷ Durant la même année, l'équipe de H. Hosono au Tokyo Institute of Technology propose un nouveau matériau de canal composé d'une combinaison d'oxydes semi-conducteur : InGaO₃(ZnO)₅ (GIZO).⁶⁸ Avec ce nouveau matériau de canal, ils obtiennent de très bonnes performances avec notamment une mobilité de 80 cm²/(V.s) et un rapport I_{ON}/I_{OFF} de 10⁶. Cet article a montré pour la première fois que les oxydes semi-conducteurs pouvaient amener de très bonnes performances dans des transistors. Cependant, ces performances ont été obtenues en utilisant une température de 1400°C, qui est incompatible avec des substrats plastiques. Dès lors, il a fallu trouver un compromis entre performances et température de fabrication afin de permettre la réalisation de transistors performants sur substrats flexibles. Pour remédier à ce problème, la même équipe a mis au point un nouveau processus de fabrication basé sur le dépôt par laser pulsé (PLD).⁶⁹ Bien que les performances obtenues soient bien plus faibles (mobilité de 9 cm²/(V.s)), elles restent tout de même supérieures à celles obtenues avec du silicium amorphe. D'autre part, les transistors ont été fabriqués cette fois-ci sur substrat flexible (PET), pour la première fois (**Figure I-13**).

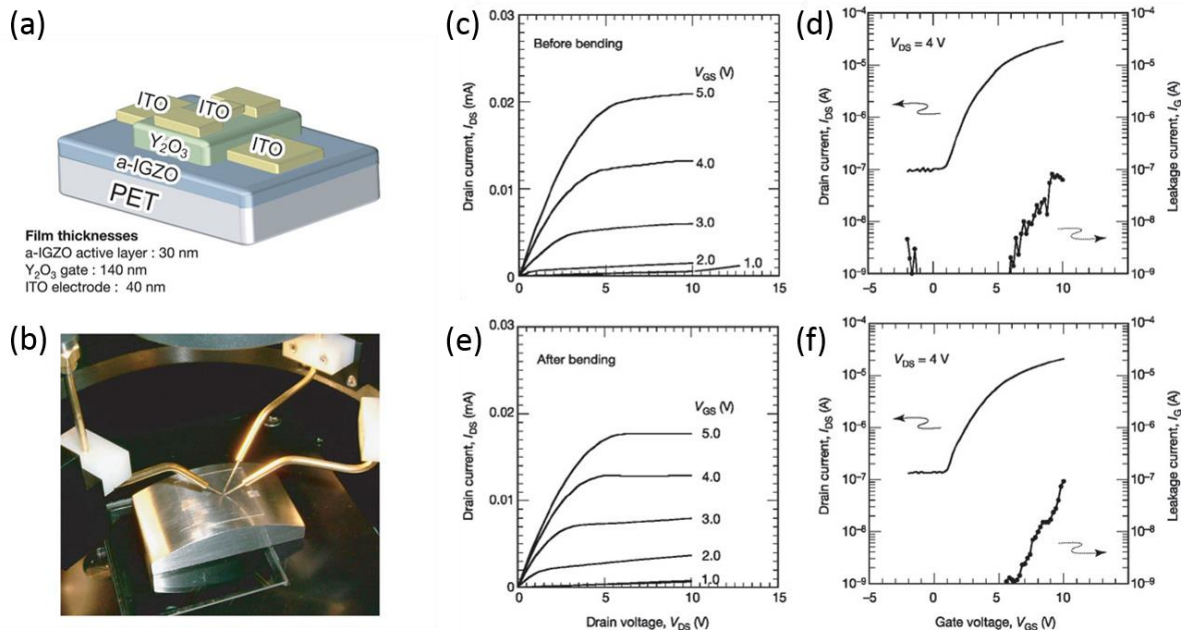


Figure I-13 : (a) Schéma d'un transistor à base de GIZO fabriqué sur un substrat plastique. (b) Photographie des transistors sur un substrat plastique courbé selon un rayon de courbure de 30 mm. (c-d) Caractéristiques de sortie (c) et de transfert (d) mesurées avant la contrainte en flexion. (e-f) Caractéristiques de sortie (e) et de transfert (f) mesurées pendant la contrainte en flexion ($R = 30$ mm). Figure issue de ⁶⁹.

Par la suite, d'autres équipes ont étudié les performances des oxydes semi-conducteurs dans des transistors sur substrats flexibles. Plusieurs travaux traitent notamment de l'intégration d'oxydes semi-conducteurs dans les circuits d'écrans (AMOLED, électrophorétique).⁷⁰⁻⁷³

A l'heure actuelle, l'enjeu principal de la recherche sur les oxydes semi-conducteurs est de conserver des mobilités élevées tout en diminuant les températures requises pour le dépôt et le recuit. D'autre part, la plupart des oxydes semi-conducteurs sont de type N. Par conséquent, les recherches s'orientent vers des oxydes semi-conducteurs qui donnent des transistors de type P : le Cu_2O et le SnO semblent représenter de bons candidats puisqu'ils ont permis d'atteindre des mobilités d'environ $4 \text{ cm}^2/(\text{V}\cdot\text{s})$.^{74,75}

I-4.4. Nano-membranes de silicium

La technologie silicium est mature. Par contre, la fragilité du silicium ne permet pas d'utiliser ce matériau tel quel dans des dispositifs flexibles. L'idée des nano-membranes de silicium est de réduire l'épaisseur du silicium pour le rendre flexible. Utiliser le silicium permet de profiter des techniques de fabrication matures issues de l'électronique conventionnelle. Plusieurs articles ont démontré la faisabilité de circuits flexibles à base de silicium très fin.⁷⁶⁻⁷⁸ Le

problème lié à cette stratégie est que la mobilité des charges diminue avec l'épaisseur du silicium. En effet, lorsque l'épaisseur du silicium diminue, celui-ci devient plus sensible aux pièges à l'interface Si/SiO₂. De plus, l'étape destinée à rendre le silicium plus fin représente un procédé complexe : en particulier, les nano-membranes de silicium ne sont pas compatibles avec les techniques d'impression.

I-5. Les semi-conducteurs 2D

I-5.1. Contexte

En 2004, l'équipe d'A. Geim à l'Université de Manchester a mis en évidence les propriétés exceptionnelles du graphène.⁵⁰ Cette découverte majeure a montré que la dimensionnalité d'un matériau pouvait influencer largement sur ses propriétés. Cela a décuplé l'intérêt des chercheurs pour les cristaux bidimensionnels (2D). Il existe de nombreux matériaux qui peuvent être isolés sous la forme 2D (**Figure I-14**) ; leurs propriétés sont aussi très diverses. Parmi ces cristaux 2D, la famille des TMDs (*Transition Metal Dichalcogenides*) est beaucoup étudiée depuis quelques années car les matériaux associés présentent un potentiel considérable pour les applications en électronique notamment.⁷⁹

Graphene family	Graphene	hBN 'white graphene'	BCN	Fluorographene	Graphene oxide
2D chalcogenides	MoS ₂ , WS ₂ , MoSe ₂ , WSe ₂		Semiconducting dichalcogenides: MoTe ₂ , WTe ₂ , ZrS ₂ , ZrSe ₂ and so on	Metallic dichalcogenides: NbSe ₂ , NbS ₂ , TaS ₂ , TiS ₂ , NiSe ₂ and so on	
				Layered semiconductors: GaSe, GaTe, InSe, Bi ₂ Se ₃ and so on	
2D oxides	Micas, BSCCO	MoO ₃ , WO ₃	Perovskite-type: LaNb ₂ O ₇ , (Ca,Sr) ₂ Nb ₃ O ₁₀ , Bi ₄ Ti ₃ O ₁₂ , Ca ₂ Ta ₂ TiO ₁₀ and so on		Hydroxides: Ni(OH) ₂ , Eu(OH) ₂ and so on
	Layered Cu oxides	TiO ₂ , MnO ₂ , V ₂ O ₅ , TaO ₃ , RuO ₂ and so on			Others

Figure I-14 : Tableau répertoriant les matériaux pouvant cristalliser sous la forme 2D. En bleu, les cristaux 2D qui sont stables à l'air et à température ambiante ; en vert, ceux qui sont probablement stables à l'air ; en rose, ceux qui ne sont pas stables à l'air mais qui le sont probablement sous atmosphère inerte ; et en gris, les composés qui ont été exfoliés sous la forme d'une monocouche mais pour lesquels il y a peu d'informations supplémentaires. Figure issue de ⁸⁰.

Les TMDs constituent une famille de matériaux de formule générale MX₂, où M représente un métal de transition du groupe 4 à 10 (dans la classification périodique des éléments) et X un chalcogène (**Figure I-15**). Les TMDs présentent différentes propriétés physiques, allant du supraconducteur au semi-conducteur (**Tableau I-2**). Parmi ces TMDs, cette thèse s'intéresse en particulier au MoS₂. Il est semi-conducteur et les travaux de l'équipe d'A. Kis à l'EPFL ont

montré en 2011 le potentiel de ce matériau en tant que matériau de canal dans des FETs.⁸¹ Cette partie ne constitue pas un article de revue sur le MoS₂ et se propose plutôt d'en présenter les propriétés principales utiles pour ce manuscrit. Le lecteur intéressé pourra se reporter aux articles de revue des références suivantes.^{82,83}

MX₂
M = Transition metal
X = Chalcogen

H																	He
Li	Be											B	C	N	O	F	Ne
Na	Mg	3	4	5	6	7	8	9	10	11	12	Al	Si	P	S	Cl	Ar
K	Ca	Sc	Ti	V	Cr	Mn	Fe	Co	Ni	Cu	Zn	Ga	Ge	As	Se	Br	Kr
Rb	Sr	Y	Zr	Nb	Mo	Tc	Ru	Rh	Pd	Ag	Cd	In	Sn	Sb	Te	I	Xe
Cs	Ba	La-Lu	Hf	Ta	W	Re	Os	Ir	Pt	Au	Hg	Tl	Pb	Bi	Po	At	Rn
Fr	Ra	Ac-Lr	Rf	Db	Sg	Bh	Hs	Mt	Ds	Rg	Cn	Uut	Fl	Uup	Lv	Uus	Uuo

Figure I-15 : Tableau périodique des éléments sur lequel sont mis en évidence les éléments intervenant dans la composition de composés 2D de la famille des TMDs. Il en existe environ 40. Les métaux de transition qui cristallisent sous forme 2D avec les trois chalcogènes sont entièrement colorés. Les métaux de transition partiellement colorés ne forment des cristaux 2D qu'avec certains des chalcogènes. Figure issue de ⁸⁴.

	-S ₂	-Se ₂	-Te ₂
Nb	Métallique, supraconducteur	Métallique, supraconducteur	Métallique
Ta	Métallique, supraconducteur	Métallique, supraconducteur	Métallique
Mo	Semi-conducteur SL : 1.8 eV Bulk : 1.2 eV	Semi-conducteur SL : 1.5 eV Bulk : 1.1 eV	Semi-conducteur SL : 1.1 eV Bulk : 1.0 eV
W	Semi-conducteur SL : 1.9 – 2.1 eV Bulk : 1.4 eV	Semi-conducteur SL : 1.7 eV Bulk : 1.2 eV	Semi-conducteur SL : 1.1 eV

Tableau I-2 : Caractère électronique de différents TMDs qui peuvent être isolés sous forme 2D (SL = Single Layer).

I-5.2. Structure

Le disulfure de molybdène, composé chimique de formule MoS₂, est un cristal que l'on peut trouver à l'état naturel (**Figure I-16a**). Sa structure est connue depuis le début du XX^{ème} siècle.⁸⁵ Il possède une structure lamellaire : il est constitué d'un empilement de couches chacune constituée d'un plan d'atomes de molybdène situé entre deux plans d'atomes de soufre ; dans chaque plan, les atomes sont organisés de manière hexagonale (**Figure I-16b**). A l'intérieur de chaque couche, les atomes sont liés de manière covalente, alors que les liaisons inter-couches sont de type van der Waals. Ceci explique que le MoS₂ peut être clivé et que l'on peut isoler

une monocouche de ce matériau. L'isolation d'une monocouche de MoS₂ a été entreprise pour la première fois en 1986.⁸⁶ Une monocouche de MoS₂ a une épaisseur de 0,65 nm. La façon d'empiler les couches de MoS₂ donne lieu à trois polytypes (**Figure I-16c**) : les polytypes 1T et 3R sont métastables alors que le polytype 2H, le plus commun à l'état naturel, est stable.

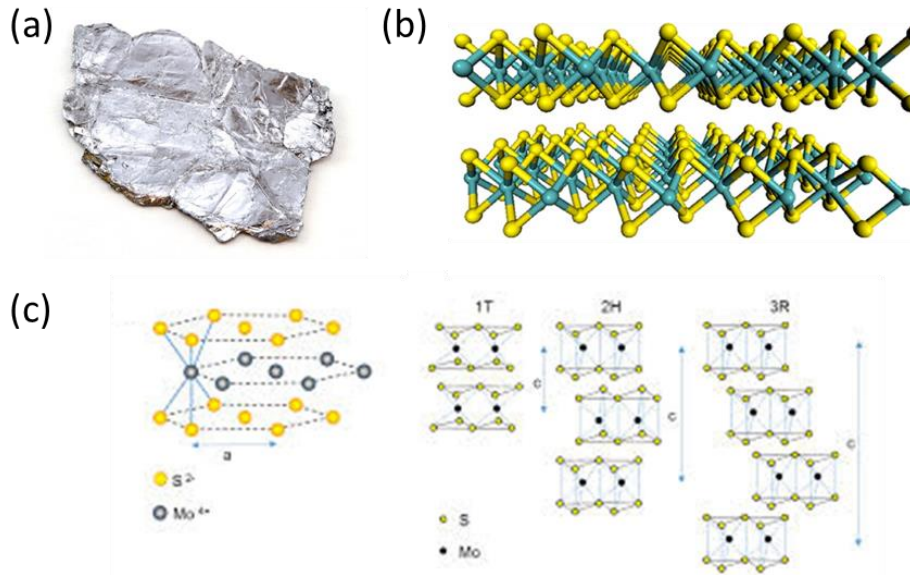


Figure I-16 : (a) Cristal de MoS₂. (b) Schéma d'une double couche de MoS₂. (c) Schéma de la structure des différents polytypes du MoS₂.

I-5.3. Production de fines couches de MoS₂

Deux méthodes principales ont été étudiées dans la littérature afin de produire de fines couches de MoS₂. La première est l'exfoliation mécanique. Cette méthode consiste à séparer quelques feuillets d'un cristal de MoS₂ à l'aide de ruban adhésif puis à les transférer sur le substrat cible choisi (**Figure I-17**). Les feuillets transférés par cette technique sont répartis de manière aléatoire sur le substrat ; ils sont de taille et d'épaisseur différentes.

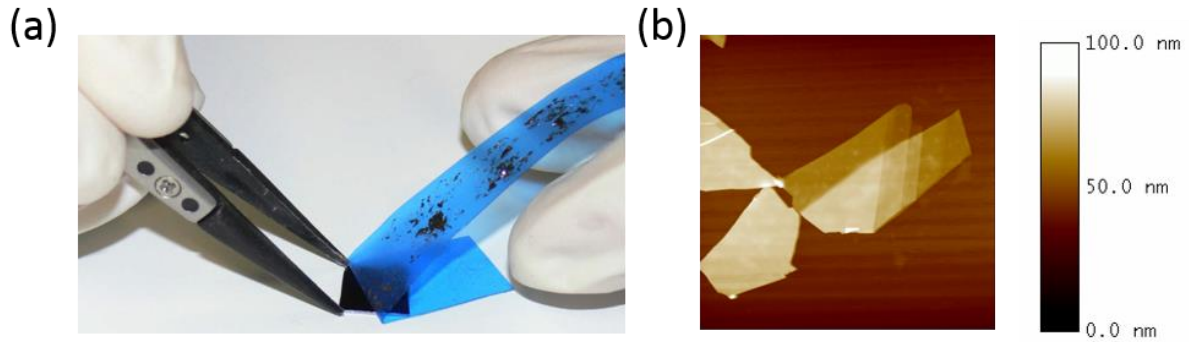


Figure I-17 : (a) Photographie représentant la technique d'exfoliation mécanique du MoS₂. (b) Image AFM (12,5x12,5 µm) d'un feuillet de MoS₂ exfolié.

La seconde méthode est le dépôt chimique en phase vapeur (CVD). Cette méthode consiste à synthétiser du MoS₂ à partir de la réaction en phase vapeur de précurseurs à base de molybdène et de soufre. Ce sujet fera l'objet du chapitre II.

I-5.4. Propriétés d'intérêt pour ce manuscrit

I-5.4.1. Structure de bande

Le MoS₂ est un semi-conducteur. Il possède une bande interdite dont la largeur dépend du nombre de couches. Elle est de 1,2 eV pour le MoS₂ massif.

Le MoS₂ possède une bande interdite directe quand il est sous forme monocouche et indirecte à partir de deux couches (**Figure I-18**). La bande interdite directe se situe au point K. En ce qui concerne la bande interdite indirecte, le haut de la bande valence se situe au point Γ alors que le bas de la bande de conduction se situe à mi-chemin entre le point Γ et le point K. Quand le nombre de couches de MoS₂ diminue, l'énergie du bas de la bande de conduction augmente à cause du confinement quantique, ce qui provoque la transition bande interdite indirecte/directe.

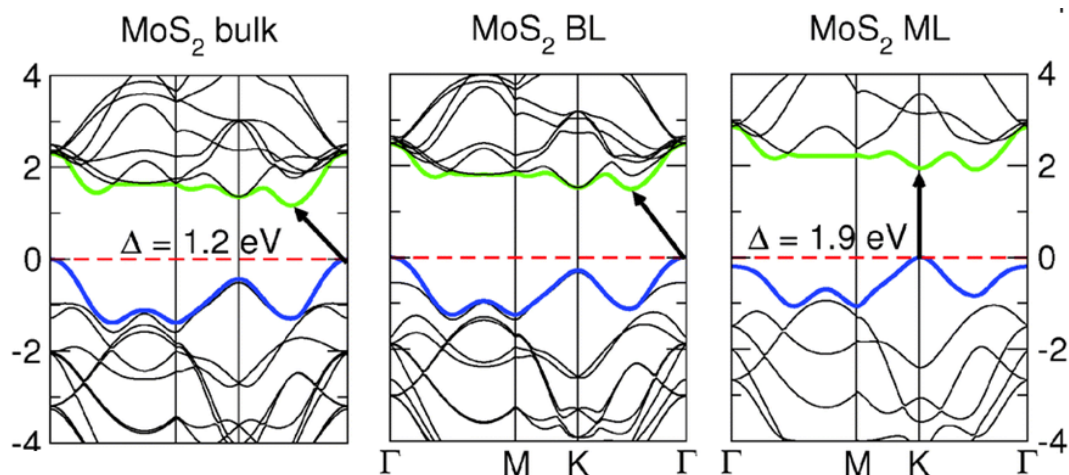


Figure I-18 : Structures de bandes de MoS₂ (a) épais (b) double couche et (c) monocouche. Figure issue de ⁸⁷.

I-5.4.2. Propriétés optiques

Les propriétés optiques de fines couches de MoS₂ exfoliées ont été mises en évidence expérimentalement par les équipes de F. Wang (Université de Californie à Berkeley) et T. Heinz (Université de Columbia) en 2010.^{88,89} Les deux études montrent que ces propriétés optiques dépendent très fortement du nombre de couches du feuillet de MoS₂. En particulier, ils montrent que la photoluminescence d'une monocouche de MoS₂ est bien plus importante que pour des feuillets plus épais (**Figure I-19b**) : le rendement quantique de photoluminescence décroît de 3 ordres de grandeur quand on passe d'une monocouche à une double couche.⁸⁹ Ces résultats sont en accord avec la structure de bande du MoS₂ qui passe d'une bande interdite indirecte à une bande interdite directe lorsque l'on passe d'une double couche à une monocouche. Par conséquent, la photoluminescence des doubles couches est un processus assisté par des phonons, ce qui diminue drastiquement son rendement. La **Figure I-19c** présente les spectres de photoluminescence de plusieurs feuillets de MoS₂ ayant différentes épaisseurs. Le spectre d'une monocouche présente un seul pic (A), à 1,9 eV ; à l'inverse, les spectres des feuillets plus épais présentent plusieurs pics (A, B et I). Le pic A correspond à celui observé pour les monocouches. Le pic B se situe à 150 meV au-dessus du pic A. Le pic I, qui se situe au-dessous du pic A, se décale vers les énergies plus basses quand on augmente le nombre de couches de MoS₂. Les pics A et B correspondent aux deux transitions directes au point K entre les deux maxima des bandes de valence et le minima de la bande de conduction ; le pic I correspond à la transition indirecte et son décalage en fonction du nombre de couches correspond à la diminution de l'énergie de bande interdite quand le feuillet devient plus épais (**Figure I-19d**). La dépendance des propriétés optiques des feuillets de MoS₂ en fonction de leur nombre de

couches s'avère ainsi être un moyen efficace de discriminer les feuillets en fonction de leur épaisseur.

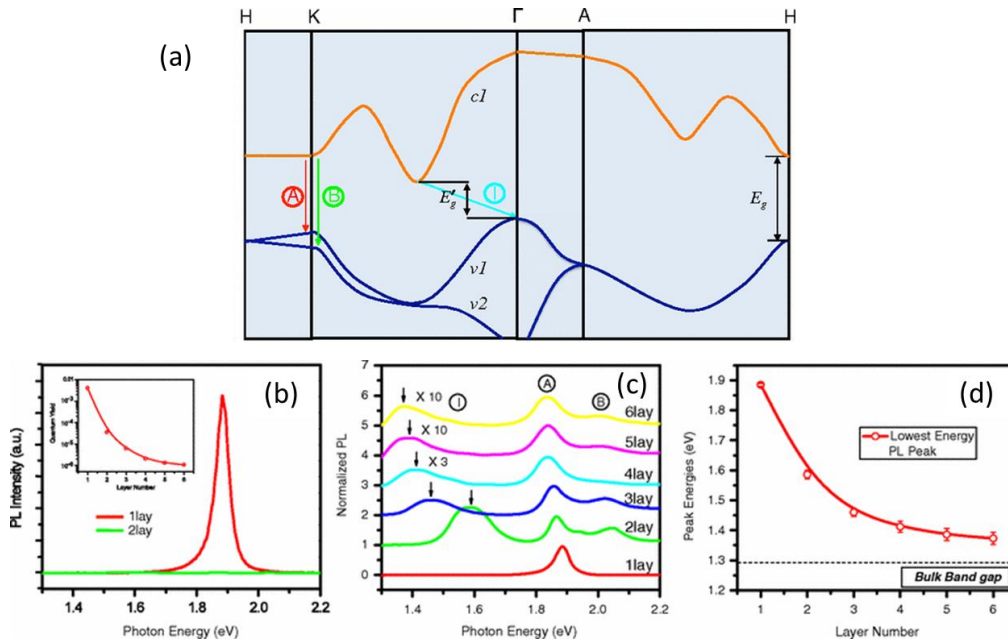


Figure I-19 : (a) Structure de bande du MoS₂. A et B sont les transitions correspondant au gap direct. I est la transition correspondant au gap indirect. (b) Spectre de photoluminescence pour une monocouche et une double couche de MoS₂. Encadré : Rendement quantique de photoluminescence en fonction du nombre de couches de MoS₂. (c) Spectres de photoluminescence normalisés par la hauteur du pic A pour de fines couches de MoS₂ (1 à 6 couches). (d) Energie de bande interdite du MoS₂ en fonction du nombre de couches calculée à partir des mesures de PL. Pour les monocouches, la valeur correspond à celle du pic A ; pour les feuillets plus épais, la valeur correspond à celle du pic I. Figure issue de ⁸⁹.

I-5.4.3. Propriétés mécaniques

Il est important de connaître les propriétés mécaniques des feuillets de MoS₂ puisque l'on envisage de les utiliser dans des FETs sur substrat flexible. En particulier, il faut connaître le module d'Young et la déformation maximale que peuvent supporter les feuillets de MoS₂.

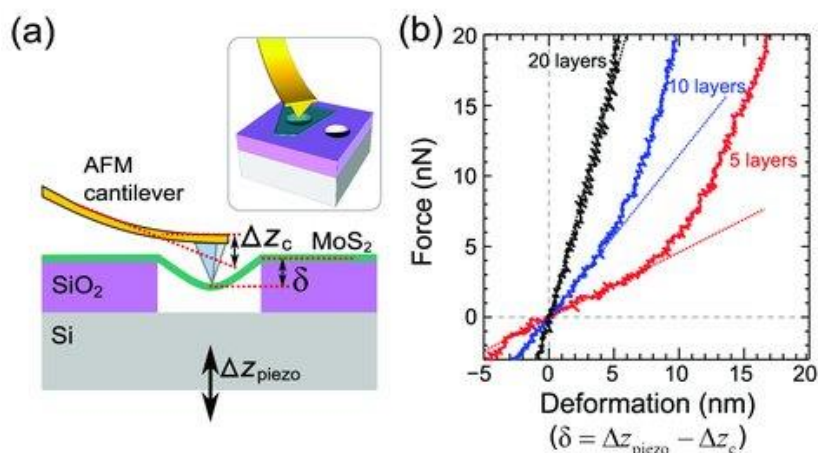


Figure I-20 : (a) Schéma du dispositif expérimental mis en place pour mesurer la déformation des feuillets de MoS₂ suspendus. (b) Force appliquée sur le feuillet de MoS₂ en fonction de la déformation pour des feuillets de 5, 10 et 15 couches. Figure issue de ⁹⁰.

Plusieurs groupes ont entrepris ces études.⁹⁰⁻⁹² Pour cela, ils ont suspendu des feuillets de MoS₂ au-dessus de cavités formées dans un substrat de silicium. A l'aide de la pointe d'un AFM, ils ont appliqué une force F au centre de la membrane et ont mesuré la déflexion δ correspondante du cantilever (**Figure I-20a**). La courbe $F(\delta)$ obtenue est quasi-linéaire pour les feuillets épais mais non-linéaire pour les feuillets les plus fins (**Figure I-20b**). Cela correspond à deux comportements mécaniques de la part des feuillets : Les feuillets les plus épais se comportent plus comme des plaques (*plates*) alors que les feuillets les plus fins se comportent plus comme des membranes. Dans les deux cas, on peut extraire des courbes $F(\delta)$ le module d'Young des feuillets. En outre, en mesurant à quelle force les feuillets se rompent, on peut déterminer la déformation maximale qu'ils peuvent subir.

D'après ces études, le MoS₂ possède un module d'Young de ~ 300 GPa et peut subir une déformation de 6 à 11 % sans se rompre. A titre de comparaison, le graphène possède un module d'Young de 1000 GPa et peut être étiré jusqu'à 13% de sa longueur.⁹³ L'acier inox a quant à lui un module d'Young de 205 GPa et peut être étiré jusqu'à 0,4%.

I-5.4.4. Propriétés de transport

Les études sur les propriétés de transport du MoS₂ sont très nombreuses. La mobilité des porteurs de charges dans le MoS₂ est affectée par différents types de mécanismes de diffusion : (i) diffusion par les phonons acoustiques et optiques, (ii) diffusion par les impuretés chargées (diffusion de Coulomb), (iii) diffusion due à la rugosité du substrat et (iv) diffusion due aux phonons aux interfaces. Ces mécanismes de diffusion des porteurs de charges dépendent de la

température, l'épaisseur du MoS₂, la densité de porteurs de charges, leur masse effective, la structure de bandes électronique et la structure de bandes des phonons.

La question de la mobilité des charges dans le MoS₂ a été largement étudiée dans la littérature. La mobilité des électrons dans le MoS₂ épais se situe dans la gamme 200 – 500 cm²/(V.s).⁹⁴ Toute la question qui a été posée au début des recherches sur les fines couches de MoS₂ était de savoir si cette valeur de mobilité était conservée en réduisant l'épaisseur du MoS₂ à quelques couches.

En 2005, l'équipe d'A. Geim à l'Université de Manchester est la première à réaliser des MoS₂-FETs à partir de MoS₂ exfolié. Ils mesurent une mobilité entre 0,5 et 3 cm²/(V.s) (**Figure I-21**).

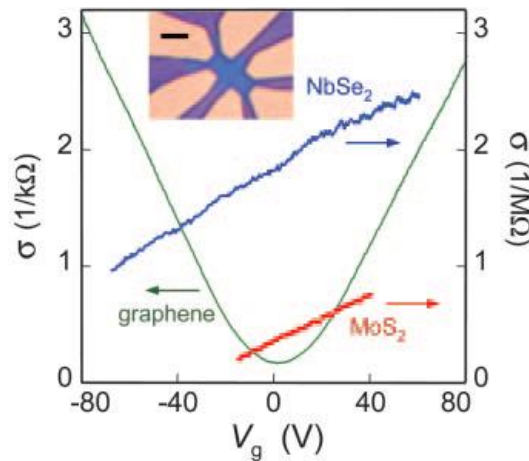


Figure I-21 : Evolution de la conductivité électronique de différents cristaux 2D (graphène, MoS₂, NbSe₂) en fonction de la tension de grille. Figure issue de ⁷⁹.

En 2011, l'équipe d'A. Kis à l'Ecole Polytechnique Fédérale de Lausanne s'intéresse également aux propriétés électroniques du MoS₂ et réalise à son tour des MoS₂-FETs (**Figure I-22**). Le canal des transistors est constitué d'une monocouche de MoS₂ exfolié. Le substrat utilisé est constitué de silicium fortement dopé recouvert de 270 nm de SiO₂ ; il sert de grille arrière globale. Les contacts Source / Drain sont en or. Les transistors mesurés sont tous de type N. Le FET présenté possède une mobilité de 0,2 cm²/(V.s) (entre 0,1 et 10 cm²/(V.s) pour les autres transistors mesurés). Ces mobilités sont comparables à celles obtenues par l'équipe d'A. Geim. Afin d'améliorer les performances des transistors, ils décident d'encapsuler le canal dans un diélectrique à haute permittivité (30 nm d'HfO₂ déposé par ALD). Cette idée provient du fait que cette stratégie s'est déjà montrée efficace pour des transistors à base de graphène.⁹⁵ Suite au dépôt de HfO₂, la mobilité passe à 217 cm²/(V.s), soit une augmentation de trois ordres de

grandeur. Cette augmentation est attribuée à l'écrantage des impuretés chargées par le diélectrique et donc à la suppression de la diffusion de Coulomb des porteurs de charges.

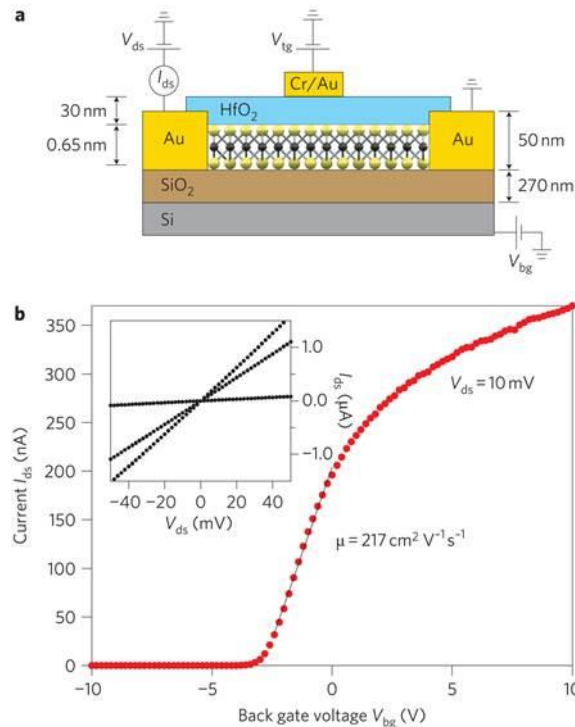


Figure I-22 : (a) Schéma d'un FET double-grille à base de MoS₂ exfolié. (b) Caractéristique de transfert mesurée à $V_{DS} = 10$ mV et en utilisant la grille arrière. Figure issue de ⁸¹.

D'autres études de transistors à base de fines couches de MoS₂ sont parvenues à mesurer des mobilités du même ordre de grandeur, voire supérieures (dans la gamme 200-900 cm²/(V.s)) en encapsulant le canal dans un diélectrique à haute permittivité (HfO₂ et Al₂O₃ notamment),^{81,96-100} ou en utilisant un liquide ionique comme grille.¹⁰¹ Le point commun de ces études est que les structures des transistors mesurés comportent une double grille : une grille arrière globale de type Si/SiO₂ et une grille avant locale couplée à un diélectrique à haute permittivité. De plus, les meilleures valeurs de mobilités sont systématiquement extraites à partir des caractéristiques de transfert associées à la grille arrière globale, qui est a priori moins bien couplée avec le canal que la grille avant. L'équipe de M. Fuhrer a remarqué ce fait étrange et l'a attribué à un couplage des deux grilles qui fausse très largement la mesure de la mobilité.¹⁰² L'équipe d'A. Kis a confirmé cette hypothèse par des mesures de capacitance par effet Hall : sur leurs transistors, encapsuler le canal par du HfO₂ revient à multiplier la capacitance par 2,4 ; si de plus la grille avant est laissée flottante, la capacitance est multipliée par 53.¹⁰³ Quoiqu'il en soit, la valeur de la mobilité seule ne préjuge pas de la performance des transistors associés : en effet, un matériau de canal avec une mobilité élevée mais associé à un diélectrique de grille de faible capacitance

ne donnera pas de valeurs de transconductance ni de densités de courant dans l'état ON très élevées.

Si l'on exclut ces mesures mal interprétées (mais hélas nombreuses) réalisées avec une configuration double grille (avec une grille flottante), les meilleures valeurs de mobilités sont bien moins élevées. D'autre part, il faut noter que la mobilité dépend de l'épaisseur du MoS₂. Ainsi, pour les monocouches de MoS₂, les meilleures mobilités mesurées sont de l'ordre de 100 cm²/(V.s).¹⁰³⁻¹⁰⁸ De nombreuses équipes de recherche ont tenté de trouver l'origine de la diminution de la mobilité dans les fines couches de MoS₂.^{104,107,103,106} Dès 2012, l'équipe de K. Jacobsen calcule que la mobilité limitée par les phonons vaut ~ 400 cm²/(V.s) à température ambiante.¹⁰⁹ Cela montre que la diffusion des porteurs de charge par les phonons n'est pas la cause des mobilités < 100 cm²/(V.s). Dès lors, la limitation de la mobilité a été attribuée aux impuretés chargées qui diffusent les porteurs de charges (diffusion de Coulomb). Ce même effet serait également à l'origine de la dépendance de la mobilité à l'épaisseur des feuillets : en effet, dans les feuillets plus épais, les feuillets supérieurs font écran entre les porteurs de charge et les impuretés chargées.¹⁰⁴ Ces impuretés sont composées des résidus chimiques (de résine par exemple), d'adsorbats provenant de l'air ambiant et des liaisons pendantes du diélectrique de grille. Récemment, l'équipe d'A. Kis a montré qu'en prenant soin d'évacuer les impuretés chargées (par recuit sous vide), les monocouches présentaient de meilleures mobilités que les bi- et tri-couches.¹¹⁰

I-5.5. Applications

Les propriétés uniques du MoS₂ lui confèrent de nombreux atouts pour diverses applications. Dans cette sous-partie, nous discutons de ces domaines d'applications pour lesquels le MoS₂ présente des propriétés intéressantes. Nous nous focaliserons plus longuement sur les applications en électronique, qui font l'objet de cette thèse.

I-5.5.1. Optoélectronique

La structure de bandes des monocouches de MoS₂ s'avère très intéressante pour des applications en optoélectronique. En effet, les monocouches de MoS₂ possèdent une énergie de bande interdite directe. Par conséquent, elles peuvent absorber ou émettre des photons sans avoir à émettre ou absorber de phonons. Cela augmente de manière considérable le rendement d'émission.

Ainsi, le MoS₂ a été utilisé dans des photo-détecteurs,^{111,112} des émetteurs (par électroluminescence),^{113,114} et des cellules solaires.¹¹⁵

I-5.5.2. Capteur

Comme tous les matériaux de basse dimensionnalité, le MoS₂ présente un ratio surface / volume très élevé. De ce fait, il est très sensible à son environnement. Cela se manifeste par des transferts de charges entre les molécules de l'environnement et le MoS₂. Par conséquent, il peut être intéressant d'utiliser le MoS₂ comme capteur pour la détection de certaines molécules.^{116,117} Ceci étant, à l'instar des capteurs à base de graphène ou de nanotubes de carbone, cela pose la question de la sélectivité. Cette recherche de sélectivité est une des motivations des travaux sur la fonctionnalisation chimique du MoS₂ qui commencent à se développer dans les laboratoires.

I-5.5.1. Electronique

Les propriétés citées précédemment montrent que le MoS₂ constitue un bon candidat en tant que matériau de canal dans des transistors. En effet, il est semi-conducteur et possède une énergie de bande interdite entre 1,2 et 1,9 eV, selon le nombre de couches.

L'extrême finesse des monocouches de MoS₂ (0,65 nm) permet un très bon contrôle électrostatique, ce qui est prépondérant pour les transistors ayant une longueur de canal très faible (< 20 nm). Dans ce cadre, le MoS₂ pourrait se poser en concurrent du silicium pour les futures générations de transistors. Pour autant, il a été montré que les problèmes de fuite liés au diélectrique de grille interviennent avant ceux liés au contrôle électrostatique des charges. Cependant, si les problèmes liés au diélectrique sont résolus, le MoS₂ devient alors un bon candidat pour les générations de transistors de longueur de canal très faible.

De plus, il ne possède pas de liaisons pendantes, ce qui lui assure une stabilité chimique remarquable. Ce point est central : en effet, le MoS₂ ne réagit pas avec le substrat sur lequel il est déposé. Ainsi, il peut être transféré sur n'importe quel substrat sans dégradation des performances, notamment électroniques. Cela rend aussi possible la réalisation d'empilements de différents cristaux 2D dans le but de mettre au point de nouveaux concepts de dispositifs électroniques. En outre, le MoS₂ ne s'oxyde pas, ce qui lui assure une stabilité dans le temps, même à l'air.

Le MoS₂ pourrait aussi s'avérer être un bon choix pour l'électronique flexible. En effet, l'étude de ses propriétés mécaniques a montré qu'il pouvait subir des déformations jusqu'à 11 %, ce qui en fait l'un des semi-conducteurs les plus robustes.

Parmi ces domaines d'applications, cette thèse s'intéresse plus particulièrement à celui de l'électronique flexible.

I-5.6. Performances des MoS₂-FETs

Dans la suite de ce manuscrit, nous appellerons MoS₂-FETs les transistors dont le canal est constitué de fines couches de MoS₂. En 2011, l'équipe d'A. Kis est la première à réaliser un inverseur à base de MoS₂ exfolié.^{99,100} Ils obtiennent un gain de 4 et une fréquence de coupure de 2 kHz. Par la suite, plusieurs équipes de recherche ont montré que le MoS₂ pouvait être intégré dans des circuits élémentaires. Ainsi, l'équipe de T. Palacios au MIT a réalisé des inverseurs (avec un gain de 5), des portes NAND, des mémoires statiques RAM ainsi que des oscillateurs en anneau à 5 étages à base de MoS₂ double couche exfolié (**Figure I-23**).⁹⁷ Ces circuits élémentaires ont été réalisés avec la technologie DCFL (Direct Coupling Field Effect Transistor Logic) : cette technologie n'utilise que des transistors qui ont un seul type de conduction pour réaliser des circuits. Elle se distingue de la technologie CMOS (Complementary Metal Oxide Semiconductor) qui requiert des transistors de type N et de type P pour réaliser des circuits. Le choix est lié au fait que la plupart des transistors à base de MoS₂ sont de type N.

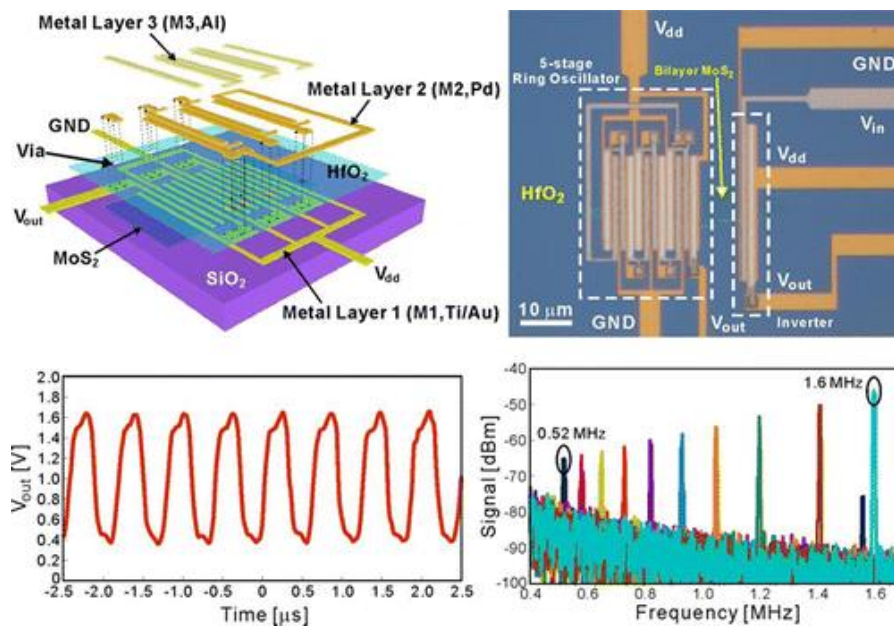


Figure I-23 : (a) Schéma et (b) Image optique d'un oscillateur en anneau fabriqué à partir d'une double couche de MoS₂. (c) Tension de sortie de l'oscillateur en anneau en fonction du temps à $V_{DD} = 2$ V. La fréquence du fondamental est de 1,6 MHz (le délai de propagation correspondant est 62,5 ns). (d) Spectre de puissance du signal de sortie en fonction de V_{DD} . De gauche à droite, $V_{DD} = 1,15$ V et de 1,2 à 2,0 V par pas de 0,1 V. La fréquence correspondante du fondamental augmente de 0,52 à 1,6 MHz. Figure issue de ⁹⁷.

Pour autant, la branche P de la caractéristique de transfert de transistors à base de MoS₂ a déjà été observée à plusieurs reprises. Par exemple, en 2013, l'équipe de M.S. Fuhrer a réalisé des MoS₂-FETs ambipolaires en intercalant une couche de PMMA entre le canal et le substrat de SiO₂ (**Figure I-24**).¹¹⁸ Il est à noter que les transistors ambipolaires ont été obtenus à partir de feuillets multicouches qui présentent une énergie de bande interdite plus faible que les monocouches.

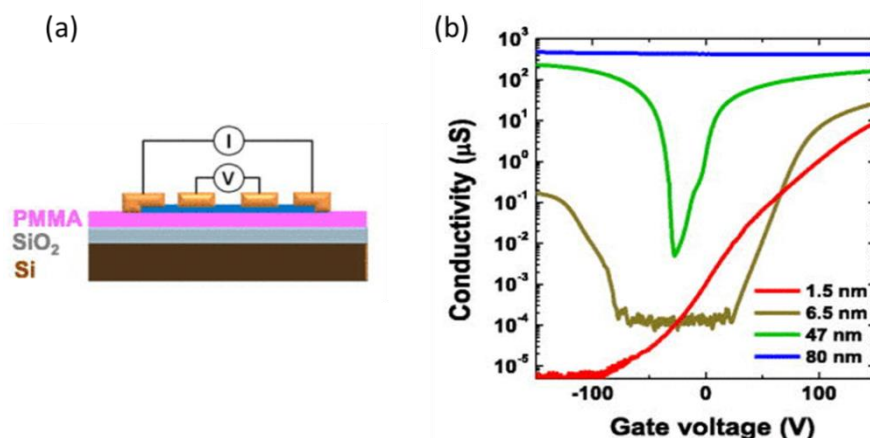


Figure I-24 : (a) Schéma d'un MoS₂-FET sur substrat de Si/SiO₂/PMMA. (b) Caractéristiques de transfert de 4 MoS₂-FETs ayant différentes épaisseurs de MoS₂. Pour une épaisseur de 47 nm, le MoS₂ transporte aussi bien les trous (branche P à $V_G < 0$) que les électrons (branchc N à $V_G > 0$). Figure issue de ¹¹⁸.

Les performances RF des transistors à base de MoS₂ ont été étudiées à partir de 2014 : les meilleures performances sont issues des équipes de X. Duan (Université de Californie à Los Angeles),¹¹⁹ D. Akinwande (Université du Texas à Austin)^{120,121} et A. Kis (EPFL)^{122,123}. L'équipe de X. Duan a réalisé des transistors à base de MoS₂ multicouches ayant une fréquence de coupure f_T de 42 GHz et une fréquence f_{max} de 50 GHz.

A partir de ces premiers travaux, on peut se demander quels obstacles restent à surmonter pour atteindre l'objectif ultime d'une électronique flexible performante à base de MoS₂. Tout d'abord, on peut noter que les premiers travaux présentés ont tous été réalisés à partir de MoS₂ exfolié. En effet, au moment de ces travaux, l'exfoliation mécanique était la seule technique d'obtention de fines couches de MoS₂ de qualité suffisante puisque la croissance n'était pas encore largement disponible ni suffisamment optimisée. Cette technique de dépôt n'est évidemment pas adaptée à une production grande échelle. D'autres méthodes de synthèse/dépôt doivent donc être utilisées afin de remédier à ce problème. Ces méthodes feront l'objet du chapitre II.

Afin d'optimiser les performances des MoS₂-FETs, il faut considérer deux points. Premièrement, le MoS₂ possède un ratio surface/volume très élevé : de ce fait, l'environnement du MoS₂ influe grandement sur ses propriétés (notamment électroniques). Pour améliorer les performances des MoS₂-FETs, il faut donc comprendre comment l'environnement impacte leurs performances. Deuxièmement, les porteurs de charges dans les MoS₂-FETs sont injectés à travers des jonctions métal/semi-conducteur : ce type de jonction introduit une barrière Schottky dont la hauteur varie notamment avec le travail de sortie du métal utilisé et dont la largeur dépend de la tension de grille appliquée. Ceci constitue une différence notable avec les Si-MOSFETs dans lesquels la qualité de l'injection est assurée par des zones très fortement dopées (dont la charge est indépendante de V_G). En fonction du type de dopage et de la polarisation de la grille, les porteurs de charges injectés sont soit des trous, soit des électrons. Dans le cas des MoS₂-FETs, la nature des porteurs de charges injectés dépend de la hauteur relative de la barrière Schottky par rapport à la bande de valence et la bande de conduction. La qualité de l'injection dépend quant à elle de la hauteur de la barrière Schottky. Il s'agit donc de minimiser la hauteur de ces barrières afin de ne pas introduire de résistances de contacts trop importantes. Nous nous attacherons à expliciter ces phénomènes au chapitre III.

Enfin, l'intégration des MoS₂-FETs sur substrat flexible constitue un défi en soi. Le canal ainsi que tous les autres constituants du transistor, notamment le diélectrique de grille, doivent pouvoir supporter les flexions du substrat. Ceci fera l'objet du chapitre IV.

Le **Tableau I-3** résume les défis technologiques à relever dans le but de construire une électronique flexible performante à base de MoS₂.

Thèmes	Verrous
Production	Production de grandes surfaces de MoS ₂ homogènes et de très bonne qualité structurale
Performances	Contrôler la nature et la qualité de l'injection des porteurs de charges au niveau des contacts Contrôler l'effet de l'environnement sur le canal
Electronique flexible	Transfert du MoS ₂ sur substrat flexible avec conservation de la qualité structurale Diélectrique de grille flexible

Tableau I-3 : Verrous technologiques pour les différentes applications du MoS₂ en électronique.

Chapitre II : Synthèse de MoS₂ par CVD

Dans le chapitre I, nous avons vu que les premières études sur les transistors à base de MoS₂ utilisaient de fines couches de MoS₂ obtenues par exfoliation mécanique d'échantillons naturels. A l'échelle du substrat d'étude, ces fines couches sont petites (quelques μm), en nombre limité, d'épaisseur inhomogène et réparties de manière disparate sur le substrat. Il est donc nécessaire de passer par une étape de repérage avant de fabriquer les transistors. Cette méthode de production de MoS₂ peut être utile à l'échelle du laboratoire et a été utilisée en début de thèse (à titre d'exemple, la **Figure II-1** montre un ensemble de feuillets de MoS₂ déposés sur un échantillon de Si/SiO₂ munis de repères réalisés par lithographie. Le MoS₂ est exfolié depuis un cristal commercial de la société *SPI* à l'aide de ruban adhésif. Les domaines ne sont presque jamais monocouches et les plus fins ont des dimensions latérales inférieures au μm , peu compatibles avec les études de dispositifs). Cette méthode n'est pas transposable à une échelle pertinente d'un point de vue technologique. C'est pourquoi il est nécessaire de pouvoir produire des films fins et homogènes de MoS₂ sur de grandes surfaces. Plusieurs méthodes ont été proposées dans la littérature. Nous nous attachons à les décrire dans une première partie avant de nous consacrer aux résultats obtenus au laboratoire. La dernière partie du chapitre est dédiée à la caractérisation du matériau que nous avons synthétisé.

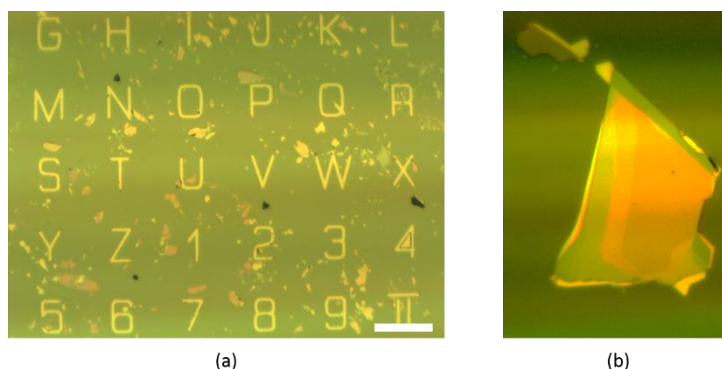


Figure II-1 : (a) Image au microscope optique d'un substrat de silicium sur lequel a été transféré des feuillets de MoS₂ obtenus par exfoliation mécanique. Echelle : 50 μm . (b) Image au microscope optique d'un feuillet de MoS₂ exfolié, montrant l'inhomogénéité en épaisseur.

II-1. Méthodes de production de MoS₂ grande surface

On dénombre trois méthodes principales pour la production de MoS₂ grande surface : l'exfoliation par voie liquide associée à une méthode de dépôt de type filtration ou spin-

coating,¹²⁴ la sulfuration directe de films de composés contenant du molybdène,^{125–127} et le dépôt chimique en phase vapeur (CVD).^{128–130}

II-1.1. Exfoliation par voie liquide

L'exfoliation par voie liquide du MoS₂ consiste à séparer des feuillets d'un cristal de MoS₂ et à stabiliser cette dispersion dans un liquide. On obtient alors une dispersion de feuillets de MoS₂ qui peut ensuite être appliquée sur un substrat. Dès 2011, l'équipe de J. Coleman au Trinity College de Dublin est parvenue à disperser des feuillets individuels de plusieurs dichalcogénures (dont le MoS₂) en les agitant par ultrasons dans la NMP (N-méthyl-2-pyrrolidone).¹²⁴ Ce solvant semble avoir une tension de surface adéquate (~ 40 mJ/m²) pour stabiliser les dispersions de MoS₂ pendant plusieurs centaines d'heures. Outre les solvants, les feuillets peuvent être stabilisés dans l'eau grâce à l'addition d'un surfactant¹³¹ ou des polymères¹³². La dispersion de feuillets de MoS₂ peut également être facilitée par l'intercalation ou l'échange d'ions entre les différentes couches qui constituent le cristal (**Figure II-2a et b**).¹³³

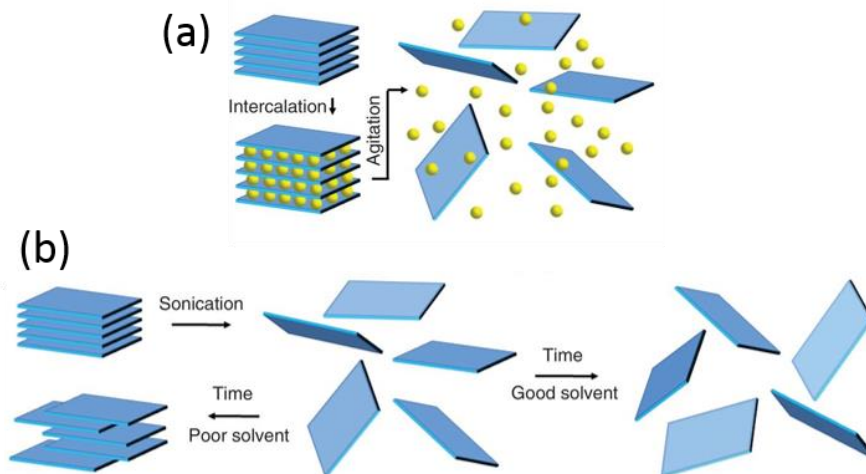


Figure II-2 : (a) Exfoliation par intercalation d'ions. Les ions (sphères jaunes) sont intercalés entre les couches du cristal, diminuant ainsi l'attraction entre les couches. Les feuillets peuvent alors être séparés par agitation (ultrasons, chauffage) et dispersés dans la solution. (b) Exfoliation assistée par sonication. Le cristal est soumis aux ultrasons, permettant ainsi la dispersion des feuillets en solution. Dans les solvants avec une tension de surface appropriée, les feuillets restent dispersés alors que dans le cas contraire, ils se ré-agrègent. Figure issue de ¹³⁴.

De grands volumes de solutions enrichies en feuillets de MoS₂ peuvent être produits par exfoliation par voie liquide (**Figure II-3a**).¹³⁵ Cette technique présente en outre l'avantage d'être compatible avec les techniques d'impression.¹³⁶ Elle souffre cependant d'un manque d'uniformité dans la structure (épaisseur) du dépôt de MoS₂ produit. Les **Figure II-3c** et **d** présentent par exemple les histogrammes relatifs aux statistiques de taille et d'épaisseur de feuillets obtenus par le groupe de J. Coleman au Trinity College de Dublin.¹³⁵ Les feuillets ont une taille moyenne de 100 nm et une épaisseur variant de 1 à 12 monocouches. Le groupe de M. Hersam à l'université de Northwestern a montré que cette dispersion en épaisseur peut être très fortement réduite en utilisant l'ultracentrifugation à gradient de densité et ce jusqu'à obtenir des dispersions contenant quasi exclusivement des feuillets monocouches.¹³⁷ Toutefois, ces feuillets ont également des dimensions très faibles, de l'ordre de 100 nm. Les transistors issus de l'exfoliation par voie liquide ont à ce jour des mobilités faibles, de l'ordre de 0,1 cm²/(V.s).¹³⁸ Ces faibles mobilités peuvent s'expliquer par la très faible taille des feuillets (~100 nm).

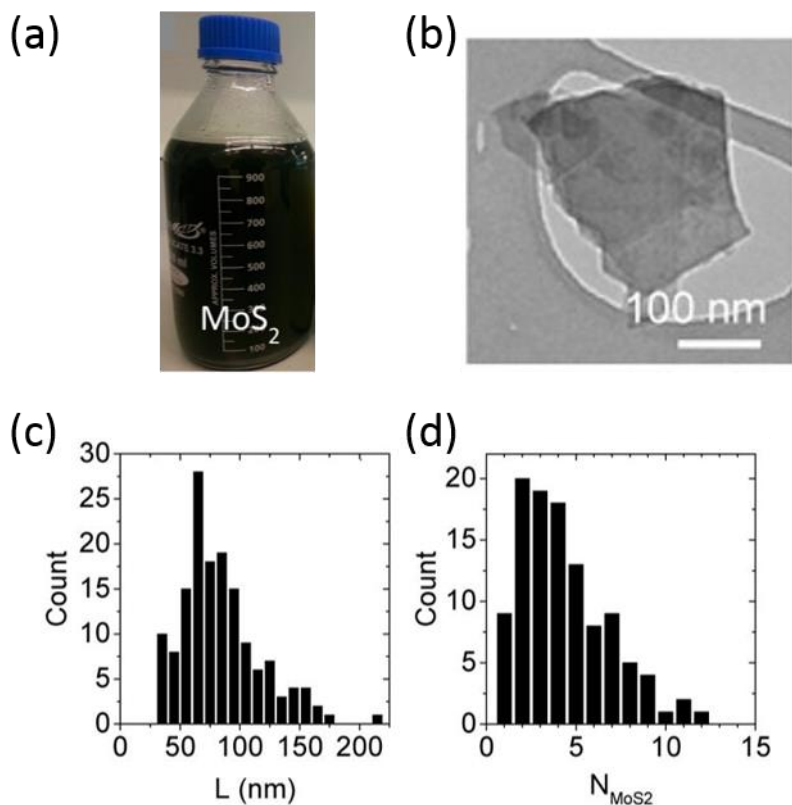


Figure II-3 : (a) 1L d'une dispersion de feuillets de MoS₂ stabilisés par du cholate de sodium dans l'eau. (b) Image TEM d'un feuillet de MoS₂ obtenu par exfoliation par voie liquide. (c-d) Histogrammes

montrant les statistiques de (c) taille (mesurée par TEM) et (d) d'épaisseur (mesurée par AFM et exprimée en nombre de monocouches, N_{MoS_2}) de feuillets de MoS₂ obtenus par exfoliation par voie liquide. Figure issue de ¹³⁵.

II-1.2. Sulfuration de films de molybdène

De grandes surfaces de MoS₂ peuvent être obtenues par sulfuration de films de molybdène (ou de composés contenant du molybdène). Ainsi, en 2012, l'équipe L.J. Li de l'Academia Sinica à Taiwan a mis au point une méthode en deux étapes pour produire des films de MoS₂.¹²⁵ Cette méthode consiste à thermolyser un film de (NH₄)₂MoS₄ dans un environnement sulfuré (**Figure II-4**). Une autre méthode consiste à sulfurer directement un film de molybdène.¹²⁷ La taille des dépôts est arbitrairement grande mais les films obtenus sont polycristallins et les très nombreux joints de grains limitent fortement la mobilité des charges : ainsi, les mobilités obtenues avec ce type de films sont inférieures à 1 cm²/(V.s).

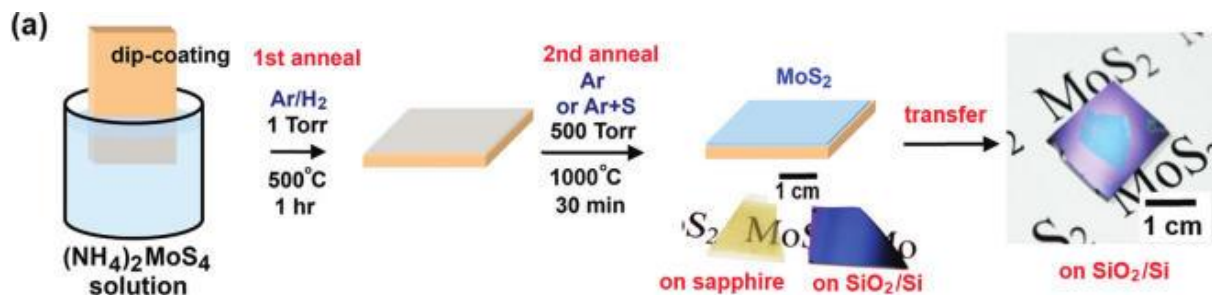


Figure II-4 : Schéma illustrant le processus de synthèse de MoS₂ par sulfuration d'un film de ((NH₄)₂MoS₄). Figure issue de ¹²⁵.

II-1.3. Dépôt chimique en phase vapeur (CVD)

Le dépôt chimique en phase vapeur (CVD) est une méthode que nous allons étudier plus particulièrement. Il s'agit de la réaction en phase gaz de précurseurs contenant dans notre cas du molybdène et du soufre. En général, on utilise le soufre élémentaire et le trioxyde de molybdène (MoO₃). Le schéma d'un four typiquement utilisé pour la croissance CVD de MoS₂ est présenté à la **Figure II-5**. Généralement, on utilise deux creusets différents pour disposer les poudres de MoO₃ et de soufre. En effet, le MoO₃ et le soufre ont des températures d'évaporation très différentes (750 °C et 250 °C respectivement) : il est préférable de chauffer les deux composés à deux températures différentes afin que le soufre ne s'évapore pas trop tôt. Le substrat sur lequel le MoS₂ va croître est situé au-dessus du creuset de MoO₃, face vers le bas. La mise en chauffe du four entraîne l'évaporation des précurseurs, qui sont transportés par

le gaz porteur (typiquement de l'argon ou du diazote) vers le substrat de croissance. Le MoO₃ est réduit en phase gaz par le soufre en MoO_{3-x}. Le soufre et le MoO_{3-x} réagissent alors à la surface du substrat pour former du MoS₂.

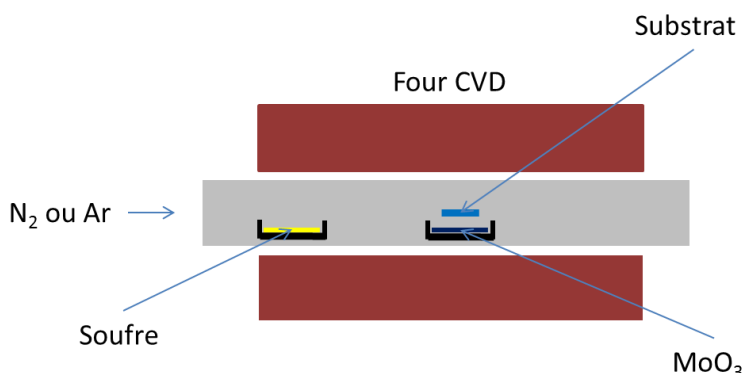


Figure II-5 : Schéma d'un four tubulaire typiquement utilisé pour la croissance CVD de MoS₂.

De grandes surfaces de monocouches de MoS₂ ont été obtenues pour la première fois par cette méthode en 2012 par l'équipe de T.W. Lin de l'Université Tunghai de Taiwan (**Figure II-6**).¹²⁸ Après avoir caractérisé le matériau par spectroscopie Raman et par photoluminescence, ils ont évalué ses performances électroniques en réalisant des transistors basés sur ce matériau. Le transistor étudié dans l'article présente un rapport I_{ON}/I_{OFF} de 10^4 et une mobilité de $0,02 \text{ cm}^2/(\text{V}\cdot\text{s})$. Malgré un rapport I_{ON}/I_{OFF} convenable, la mobilité est très en deçà de celles obtenues à partir de MoS₂ exfolié. Afin de se rapprocher de la qualité des feuillets de MoS₂ exfoliés, il faut optimiser les paramètres de croissance. Or, la croissance de MoS₂ est affectée par de nombreux paramètres expérimentaux, dont notamment :

- Le profil de température
- La quantité de précurseurs et le ratio entre les deux quantités
- La distance entre les creusets
- La position des substrats par rapport aux creusets de précurseurs
- Le débit et la pression du gaz porteur

Ces paramètres sont de plus interdépendants : par exemple, la distance entre les creusets agit sur le ratio de concentrations des deux précurseurs en phase gaz, au niveau du substrat de croissance. De ce fait, il est difficile d'étudier un paramètre indépendamment des autres. Cette complexité se traduit aussi dans la littérature par un ensemble de protocoles expérimentaux très différents mais fonctionnels.

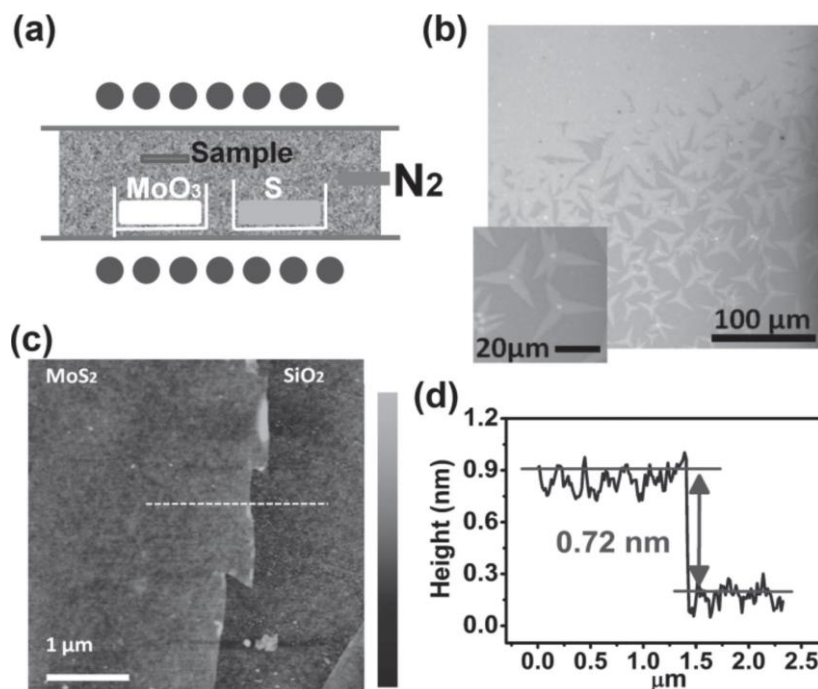


Figure II-6 : (a) Schéma illustrant le four CVD utilisé par l'équipe de T.W. Lin à l'Université Tunghai de Taiwan pour la synthèse de MoS₂. (b) Images au microscope optique montrant les domaines de MoS₂ synthétisés. (c) Image au microscope à force atomique d'un domaine de MoS₂ monocouche. (d) Profil de hauteur du domaine de MoS₂ présenté en (c). Son épaisseur est de 0,72 nm. Figure issue de ¹²⁸.

Ainsi, dans la littérature, on trouve des protocoles expérimentaux dans lesquels les quantités de précurseurs varient très fortement : la quantité de MoO₃ se situe entre 0,3 et 400 mg alors que celle de soufre varie entre 10 et 800 mg, suivant les publications. De même, la température de croissance fluctue entre 450 et 850°C alors que le débit du gaz porteur varie entre 1 et 200 sccm. La grande variation des paramètres de croissance utilisés s'explique par des différences dans le montage expérimental (différence de géométrie du four notamment).

Pour autant, quelques études ont montré que quelques grands principes tendent à favoriser la croissance efficace de MoS₂. Ainsi, l'équipe de J. Lou à l'Université de Rice à Houston a étudié l'influence des quantités de précurseurs sur la morphologie des dépôts.¹³⁰ Ils ont constaté qu'une quantité insuffisante de soufre (< 400 mg) menait à la croissance d'oxysulfides (MoOS₂) sous forme de cristaux cubiques au lieu du MoS₂. En augmentant la quantité de soufre, ils obtiennent majoritairement du MoS₂, d'abord sous forme de domaines hexagonaux (0,5 – 0,7 g) puis de forme triangulaire (> 1 g). D'autre part, la pression dans le four de croissance semble jouer un rôle important sur la morphologie des domaines de MoS₂.

D'un autre côté, l'état de surface du substrat de croissance joue un rôle prépondérant. Dès 2012, l'équipe de T.W. Lin à Taiwan remarque que la croissance de MoS₂ est très sensible au traitement du substrat cible.¹²⁸ Ils utilisent des molécules carbonées comme l'oxyde de graphène réduit (rGO), le pérylène-3,4,9,10-tétracarboxylate de potassium (PTAS) et le dianhydride pérylène-3,4,9,10-tétracarboxylique (PTCDA) pour promouvoir la croissance. Ces composés sont mis en solution (ou dispersé dans le cas du rGO) dans l'eau et déposés sur le substrat de croissance par spin-coating. L'équipe de J. Kong au MIT a étudié d'autres promoteurs de croissance, organiques et inorganiques.¹³⁹ Leurs expériences montrent que la plupart des promoteurs organiques utilisés favorisent effectivement la croissance du MoS₂ alors que les promoteurs inorganiques sont inefficaces. Pour autant, certaines équipes sont parvenues à faire croître du MoS₂ sans utiliser de tels promoteurs de croissance, notamment en traitant le substrat au plasma d'oxygène et en utilisant des poudres de MoO₃ et de soufre achetées peu de temps avant la croissance.¹²⁹ Dans le même ordre d'idée, l'équipe de J. Lou à l'Université de Rice à Houston remarque dès 2013 que le MoS₂ croît préférentiellement autour des inhomogénéités du substrat (rayures, poussières, bords du substrat).¹³⁰ Ils tirent profit de cette observation pour promouvoir la croissance sur tout le substrat en structurant des piliers micrométriques sur toute la surface du substrat.

Ces études ont permis de faire avancer en quelques années (2012-2016) la recherche sur la croissance du MoS₂ et d'obtenir des domaines de MoS₂ de grande qualité.

II-2. Synthèse de MoS₂ par CVD au laboratoire

Historiquement, le laboratoire ne développait pas d'activités en synthèse de nanomatériaux et se concentrait sur leur étude au sein de dispositifs ainsi que sur les aspects de fonctionnalisation chimique. Dans le cas des nanotubes de carbone et du graphène, nous dépendions ainsi, soit de sources commerciales, soit de matériaux provenant de collaborations. Dans le cas du MoS₂, nous avons estimé préférable de disposer d'une source locale dont nous maîtriserions les spécificités et qui permettrait de soutenir plusieurs activités (en électronique d'une part et pour l'électro-catalyse et la chimie d'autre part). La synthèse CVD du MoS₂ a été initiée au laboratoire en 2014 par Renaud Cornut et soutenue dans un premier temps par un stagiaire, Thomas Bottein. Mon implication a été progressive, jusqu'à devenir prépondérante. Les efforts du laboratoire sur cet axe ont ainsi couvert toute la période de la thèse et se poursuivent encore aujourd'hui. Il en découle que certaines caractérisations présentées, ainsi que certains résultats des chapitres III et IV consacrés aux transistors ont été obtenus à partir d'un matériau encore

en voie d'optimisation (voire à partir de MoS₂ exfolié). Concernant les caractérisations de notre MoS₂ CVD, en plus de celles que j'ai réalisées au laboratoire, une partie est issue d'un projet commun avec le CEA de Grenoble (équipes d'Olivier Renault au LETI et de Joël Bleuse à l'Inac). Ce projet a conduit au financement d'un post-doctorant à Grenoble pendant un an, Mathieu Frégnaux. Ces caractérisations inaccessibles au LICSEN (μ -PL, μ -Raman, kPEEM) nous ont apporté des informations très précieuses sur la qualité du matériau synthétisé et son positionnement par rapport à l'état de l'art ou à d'autres sources.

II-2.1. Description du montage et du protocole expérimental

La **Figure II-7** présente une photographie du four utilisé pour la croissance du MoS₂ et la **Figure II-8** un schéma illustrant les différents paramètres mis en jeu dans la croissance. Le four est composé d'un tube de quartz de 5 cm de diamètre dont on chauffe les parois à l'aide d'une résistance électrique. Le four utilisé permet de régler différentes étapes de montées et de paliers de températures jusqu'à 1000°C. Un flux d'azote permet d'effectuer la synthèse sous atmosphère inerte. A l'entrée du four, une jauge mesure la pression d'azote alors qu'à la sortie du tube, on mesure le débit grâce à un débitmètre. Des creusets de quartz permettent de disposer les précurseurs et les substrats dans le four. Les précurseurs utilisés sont des poudres de soufre élémentaire et de MoO₃. Les substrats cibles utilisés sont généralement des substrats de silicium fortement dopé (résistivité 0,001-0,005 Ω .cm) recouverts de 150 nm de SiO₂. Dans la partie II-2.4, nous montrerons les résultats obtenus sur d'autres substrats.



Figure II-7 : Photographie du four utilisé pour la synthèse du MoS₂ par CVD.

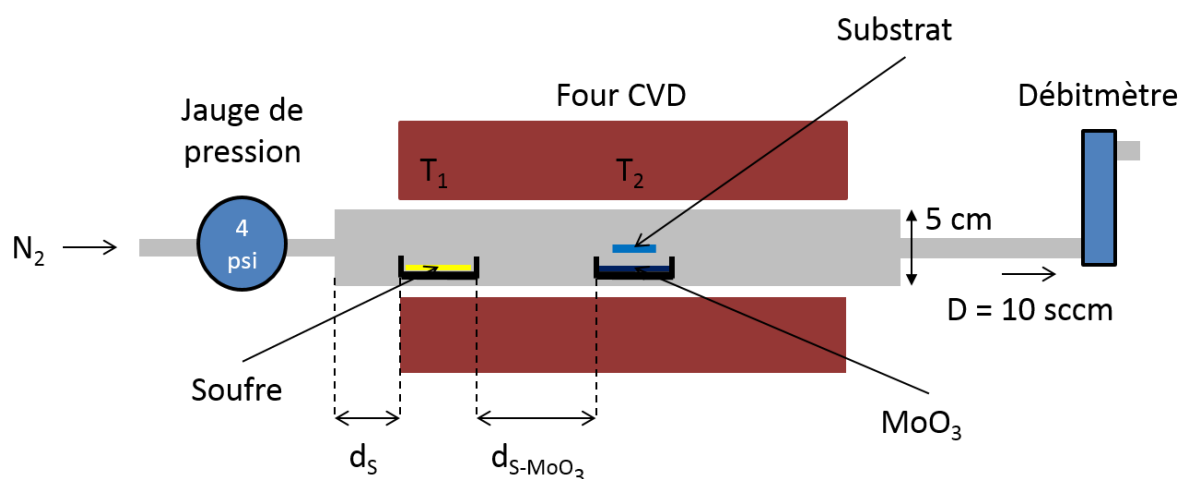


Figure II-8 : Schéma du four utilisé pour la synthèse de MoS₂ par CVD illustrant les paramètres importants (distances, pression, températures)

Le protocole suivi pour effectuer la synthèse de MoS₂ est le suivant :

1. Nettoyage du four vide (sans échantillons) :
 - Rampe de montée en température : 3°C/min
 - plateau à 1000°C pendant 1h
 - refroidissement pendant 5h
2. Préparation du substrat :
 - Rinçage à l'acétone et à l'éthanol puis séchage à l'azote
 - Exposition à l'UV ozone pendant 30 min afin de rendre la surface des substrats hydrophile
 - Spin-coating de la solution de PTAS : 3000 tr/min pendant 60s. Le dépôt de PTAS sur les substrats cibles est crucial : toutes nos synthèses ont systématiquement montré qu'en l'absence de PTAS, la taille des domaines de MoS₂ était limitée à quelques dizaines de nanomètres (**Figure II-9 c et d**).
3. Préparation des réactifs :
 - Pesée de la poudre de soufre élémentaire (entre 100 et 1000 mg)
 - Pesée de la poudre de MoO₃ (5 mg)
4. Croissance :
 - Disposition des réactifs et des substrats dans/sur les creusets en quartz
 - Positionnement des creusets dans le tube du four
 - Ventilation du tube à l'azote

- Réglage de la pression d'azote à ~ 275 mbar
- Réglage du débit d'azote à 10 sccm
- Rampe de montée en température : 45°C/min
- Plateau à 700°C pendant 10 min
- Refroidissement rapide (en augmentant le débit d'azote) : 10 min

5. Caractérisation initiale des échantillons au microscope optique et au MEB.

Compte tenu de la durée totale de ce protocole de synthèse, le nombre de synthèses est limité à une par jour. L'étape de nettoyage du four vide entre chaque synthèse est longue mais absolument indispensable à la reproductibilité. Ce rythme des croissances (et le temps de caractérisation qui s'en suit) n'est pas sans conséquence sur les choix effectués puisqu'il exclut de faire varier l'ensemble des paramètres de façon systématique.

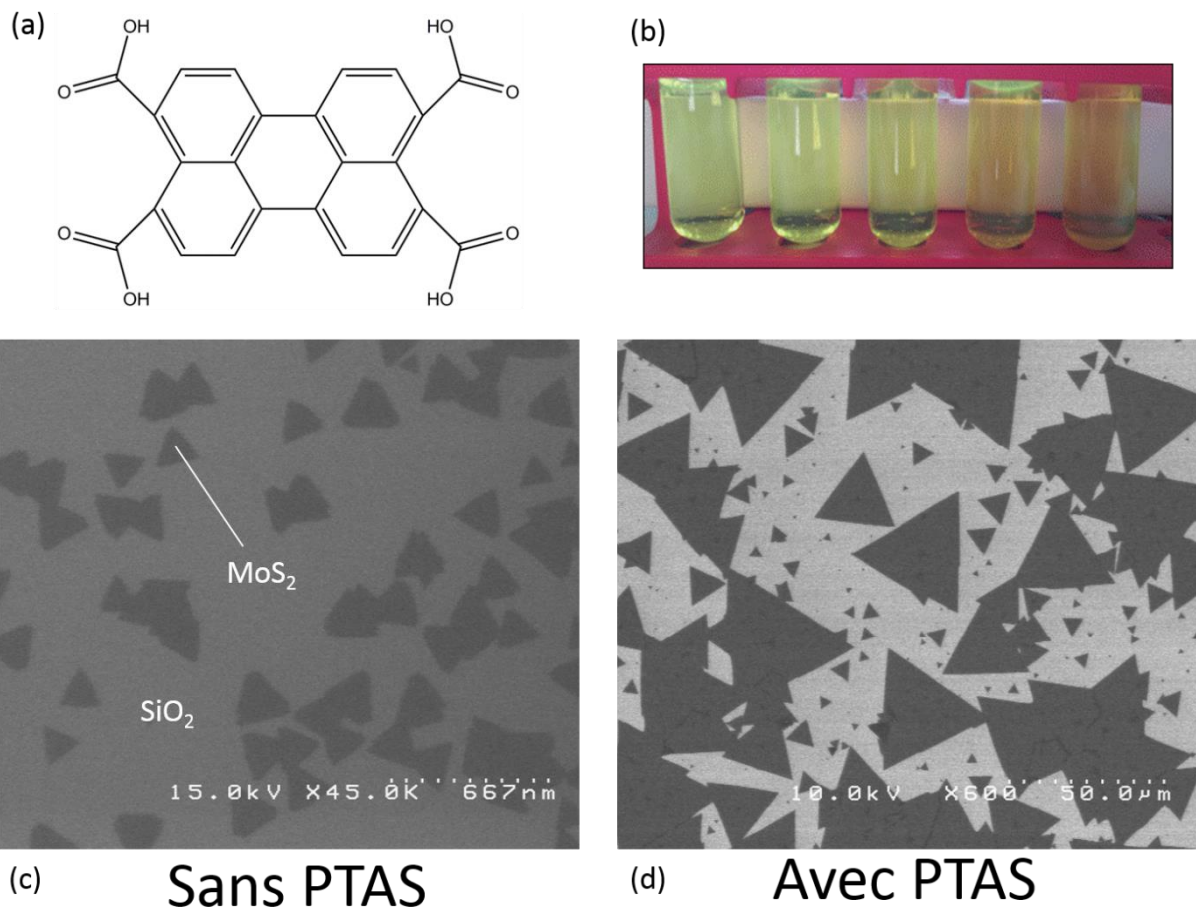


Figure II-9 : (a) Schéma d'une molécule de PTAS. (b) Solutions aqueuses de PTAS de différentes concentrations : 0,1/0,2/0,5/1/2 mM. (c) Image au microscope électronique à balayage d'une croissance de MoS₂ pour laquelle le substrat n'a pas été traité avec une solution de PTAS. Les domaines

de MoS₂ font environ 100 nm de côté. (d) Image au microscope électronique à balayage d'une croissance de MoS₂ pour laquelle le substrat a été traité avec une solution de PTAS à 1 mM. La taille maximum des domaines de MoS₂ est de 50 µm de côté.

La disposition des précurseurs et du substrat cible sera précisé dans chacune des sous-parties suivantes puisque différentes conditions ont été testées.

II-2.2. Stratégies mises en œuvre

Lors des premières synthèses effectuées au laboratoire, nous avons utilisé un protocole expérimental décrit dans la littérature. Ces premières tentatives n'ont pas fonctionné car, comme précisé précédemment, les protocoles expérimentaux sont très dépendants du four utilisé. Dès lors, nous avons suivi deux stratégies principales : La première a consisté à mélanger les deux précurseurs dans un même creuset, alors que pour la seconde, nous avons utilisé deux creusets différents, comme classiquement dans la littérature.

II-2.2.1. Stratégie à creuset unique

Cette première stratégie avait pour but de réduire au maximum le nombre de paramètres afin d'obtenir une croissance reproductible. Pour cela, au lieu d'utiliser deux creusets comme c'est le cas dans la littérature, nous n'en avons utilisé qu'un, dans lequel nous avons mélangé les poudres de soufre et de MoO₃. Les substrats de croissance sont placés par-dessus cet unique creuset, face vers le bas. En n'utilisant qu'un seul creuset, on supprime le paramètre de la distance entre les deux creusets ; de plus, le gaz porteur devient moins important puisque le précurseur de soufre en phase gaz n'a plus à être transporté vers le creuset de MoO₃, où se trouvent les substrats de croissance.

Le problème lié à cette méthode est que le soufre et le MoO₃ ont des températures d'évaporation très différentes : ~250 et ~750°C⁴ respectivement. De ce fait, il faut pouvoir contenir une partie du soufre une fois évaporé, jusqu'à ce que le MoO₃ s'évapore à son tour. Pour cela, nous avons placé les substrats de croissance de façon à couvrir quasi-totalement le creuset (**Figure II-10**).

⁴ La température d'évaporation du MoO₃ est supérieure à la température à laquelle est réglé le four pendant la croissance (700°C). La précision en température du four utilisé n'est donc sans doute pas optimale.

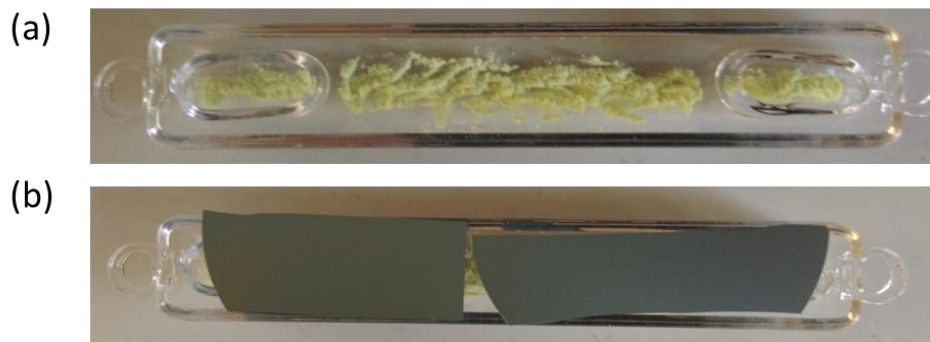


Figure II-10 : Photographie du creuset dans lequel sont mélangés les précurseurs, avant (a) et après (b) avoir placé les substrats de croissance.

Cette stratégie a donné de bons résultats : sur la **Figure II-11a**, on peut ainsi observer une zone totalement couverte par du MoS₂, avec à la limite des domaines individuels triangulaires de plusieurs dizaines de micromètres de côté. La limite entre les deux types de morphologie correspond au bord du creuset de quartz sur lequel est posé le substrat. L'épaisseur des domaines individuels n'est pas uniforme puisque l'on peut observer des zones double couche (couleur plus foncée) au centre de la plupart des domaines triangulaires (**Figure II-11b**). A ce stade de l'étude, le contrôle de l'épaisseur des domaines n'était en effet pas optimal. Malgré ces résultats encourageants, cette méthode s'est avérée peu reproductible. Cette absence de reproductibilité peut s'expliquer par la trop grande différence de températures d'évaporation des deux précurseurs.

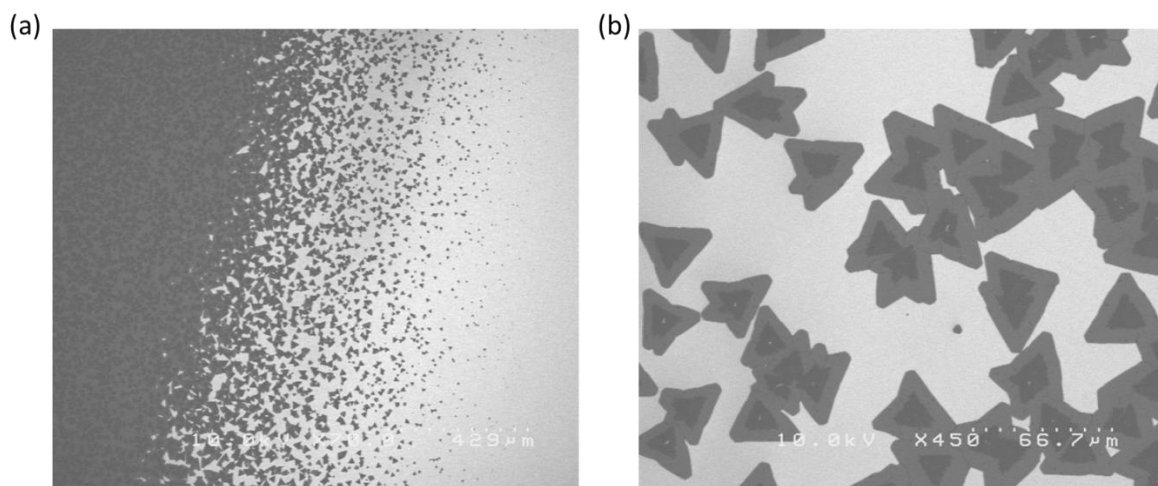


Figure II-11 : Images au microscope électronique à balayage d'une croissance de MoS₂ avec : (a) une grande surface de MoS₂. La partie gauche de l'image correspond à la partie du substrat située au-dessus du creuset. Les deux niveaux de gris correspondent à des épaisseurs monocouches et bicouches ; (b) des domaines triangulaires isolés sur les bords (de taille 20-30 µm et majoritairement bicouches).

II-2.2.2. Stratégie à deux creusets

Cette stratégie utilise deux creusets différents pour le soufre et le MoO₃, comme c'est le cas dans la littérature. Ainsi, le creuset de soufre peut être placé près de l'entrée du four, là où la température est inférieure à la température de consigne. De cette façon, on peut faire en sorte que les deux précurseurs s'évaporent en même temps.

Comme précisé précédemment, de nombreux paramètres peuvent influencer la croissance. Nous avons fait varier la plupart de ces paramètres (en particulier la distance inter-creusets et les quantités respectives de précurseurs) afin de trouver les conditions optimales. Pour autant, nous n'avons pas entrepris une étude paramétrique complète car elle aurait pris trop de temps. Des très nombreuses synthèses effectuées, il est ressorti que deux paramètres étaient prépondérants : la distance inter-creusets et la quantité de soufre.

La distance inter-creusets est reliée à la température à laquelle est chauffé le creuset contenant le soufre : en effet, plus on s'éloigne du centre du four (où est situé le creuset de MoO₃), plus la température diminue. Cette distance définit donc le moment de la synthèse auquel le soufre s'évapore. Nous avons observé que ce paramètre était très important. Notamment, lorsque la distance est trop faible, il n'y a pas de croissance : l'évaporation prématurée du soufre semble réagir avec le MoO₃ avant qu'il ne s'évapore. A partir d'une distance inter-creusets de ~20 cm, on commence à voir apparaître des cristaux sur le substrat cible. Leur forme dépend de la masse de soufre initiale. A titre d'exemple, nous avons utilisé 3 quantités différentes de soufre : 100, 200 et 400 mg. Pour une quantité de soufre trop faible, on observe la croissance de cristaux cubiques (**Figure II-12**). Ces observations sont en accord avec celles de l'équipe de J. Lou à l'Université de Rice à Houston qui a observé qu'une concentration trop faible en soufre amenait à la croissance de cristaux cubiques d'oxysulfides (MoOS₂).¹³⁰ A l'inverse, pour une quantité de soufre supérieure à 400 mg, on observe la croissance de cristaux triangulaires typiques du MoS₂.

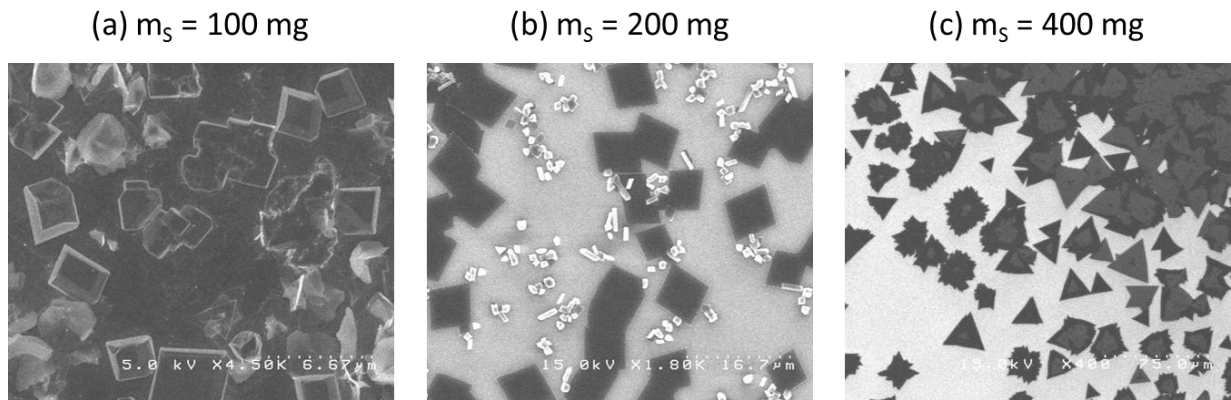


Figure II-12 : Images MEB des motifs représentatifs observés après des synthèses réalisées avec différentes masses initiales m_s de soufre : **(a)** $m_s = 100$ mg. **(b)** $m_s = 200$ mg. **(c)** $m_s = 400$ mg.

Les deux paramètres étudiés sont reliés à la concentration en soufre au-dessus du substrat cible au moment de l'évaporation du MoO₃. Il existe une distance inter-creusets optimale telle que l'évaporation du soufre a lieu en même temps que celle du MoO₃. Si le creuset de soufre est plus proche que cette distance optimale, le soufre s'évaporera avant que le MoO₃ ne commence à s'évaporer. A l'inverse, si le creuset de soufre est plus éloigné que cette distance optimale, le MoO₃ s'évaporera avant que le soufre ne s'évapore complètement : dans ce cas, si la masse initiale de soufre est trop faible, la faible concentration en soufre au-dessus du substrat cible mènera alors à la croissance d'oxysulfides.

Au final, si la concentration en soufre au-dessus du substrat cible est trop faible par rapport à celle du MoO₃, il y a croissance d'oxysulfides. Si le soufre s'évapore avant le MoO₃, il bloque son évaporation et empêche donc toute croissance de MoS₂. Pour optimiser la croissance de MoS₂, il faut donc s'assurer que le soufre et le MoO₃ s'évaporent en même temps et que le ratio entre la concentration en soufre et en MoO₃ au-dessus du substrat cible soit suffisant. En tenant compte de ces observations, nous avons pu obtenir des domaines triangulaires de MoS₂ de plusieurs dizaines de microns de côté (**Figure II-13**).

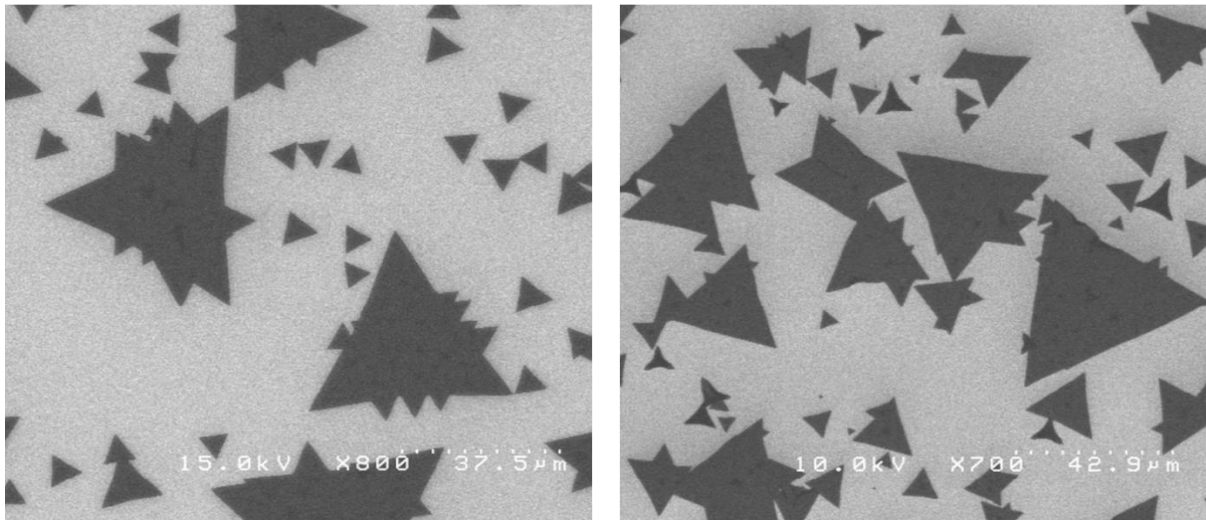


Figure II-13 : Images MEB de domaines de MoS₂ triangulaires ayant jusqu'à 40 µm de côté.

II-2.3. Morphologie des domaines de MoS₂ synthétisés

En ajustant les conditions de synthèse, nous avons pu obtenir deux types de morphologies différentes pour les dépôts de MoS₂ : (i) de grandes surfaces entièrement couvertes de MoS₂ et (ii) de grandes zones avec des domaines triangulaires isolés. Les deux types de morphologies sont illustrés sur la **Figure II-14**. Chaque image est reliée à un schéma décrivant la disposition du précurseur de MoO₃ et du substrat cible associée à chaque type de dépôt. La différence entre les deux types de dépôts s'explique par la différence de concentration en MoO₃ en phase gaz au voisinage du substrat cible : en effet, lorsque le MoO₃ est situé sous le substrat cible (placé face en bas), il s'évapore directement sur celui-ci. En revanche, lorsque le MoO₃ est placé à côté du substrat cible, il ne s'évapore pas directement sur le substrat et sa concentration est moins élevée quand il atteint le substrat.

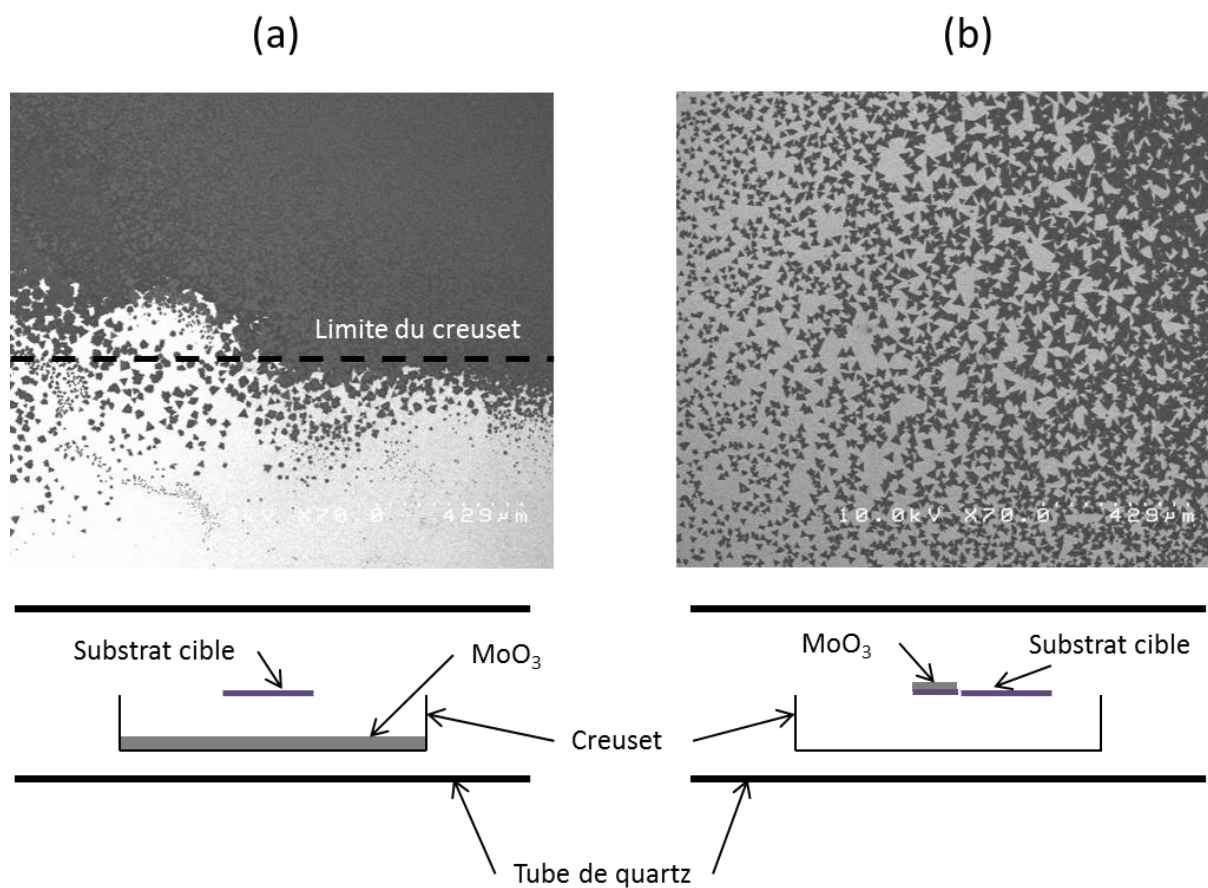


Figure II-14 : (a) Image MEB d'une zone entièrement recouverte de MoS₂. (b) Image MEB d'une zone avec des domaines triangulaires isolés. En-dessous de chaque image MEB, on trouve un schéma illustrant la disposition du MoO₃ et du substrat cible utilisée pour obtenir chaque type de morphologie de dépôt.

Le fait de pouvoir contrôler la morphologie du dépôt permet de s'adapter au type d'application visé. Par exemple, pour faire de la cartographie en photoluminescence, il est préférable d'avoir des domaines de MoS₂ isolés afin de mesurer la photoluminescence du MoS₂ en prenant en référence celle du substrat. D'un autre côté, si l'on souhaite à l'avenir intégrer le MoS₂ en tant que matériau de canal dans des circuits électroniques, il est préférable que le substrat soit totalement recouvert de MoS₂ (ce film continu pouvant alors être structuré au besoin par lithographie et gravure).

II-2.4. Croissance de MoS₂ sur différents substrats

En appliquant les conditions de synthèse optimisées précisées précédemment, nous avons pu faire croître du MoS₂ sur différents substrats : du quartz, du silicium avec oxyde mince (10 nm) ou oxyde natif, et des grilles de TEM (**Figure II-15**).

Le fait de pouvoir faire croître du MoS₂ sur différents substrats est très utile puisque cela permet d'utiliser le MoS₂ pour différentes expériences. Ainsi, le MoS₂ sur silicium avec oxyde natif permet d'étudier le matériau par des techniques de photoémission d'électrons. En effet, ce type de substrat permet de minimiser les effets de charge. Nous reviendrons sur ce point dans la partie II-3.5 ayant pour objet la caractérisation du MoS₂ CVD par kPEEM. La croissance directe de MoS₂ sur des grilles de TEM permet de s'affranchir d'une étape de report qui peut induire une pollution du matériau. On peut remarquer que la morphologie du MoS₂ sur la membrane TEM est très différente de celle habituellement obtenue sur les autres substrats. Cependant, les domaines de MoS₂ situés sur le support de la membrane ont une forme habituelle. L'étude par TEM de ces domaines, en cours à Grenoble au moment de la rédaction, permettra d'apporter plus d'informations quant à leur nature. Enfin la croissance sur quartz ouvre la voie à des études du MoS₂ par SECM (*Scanning Electro Chemical Microscopy*) par exemple.

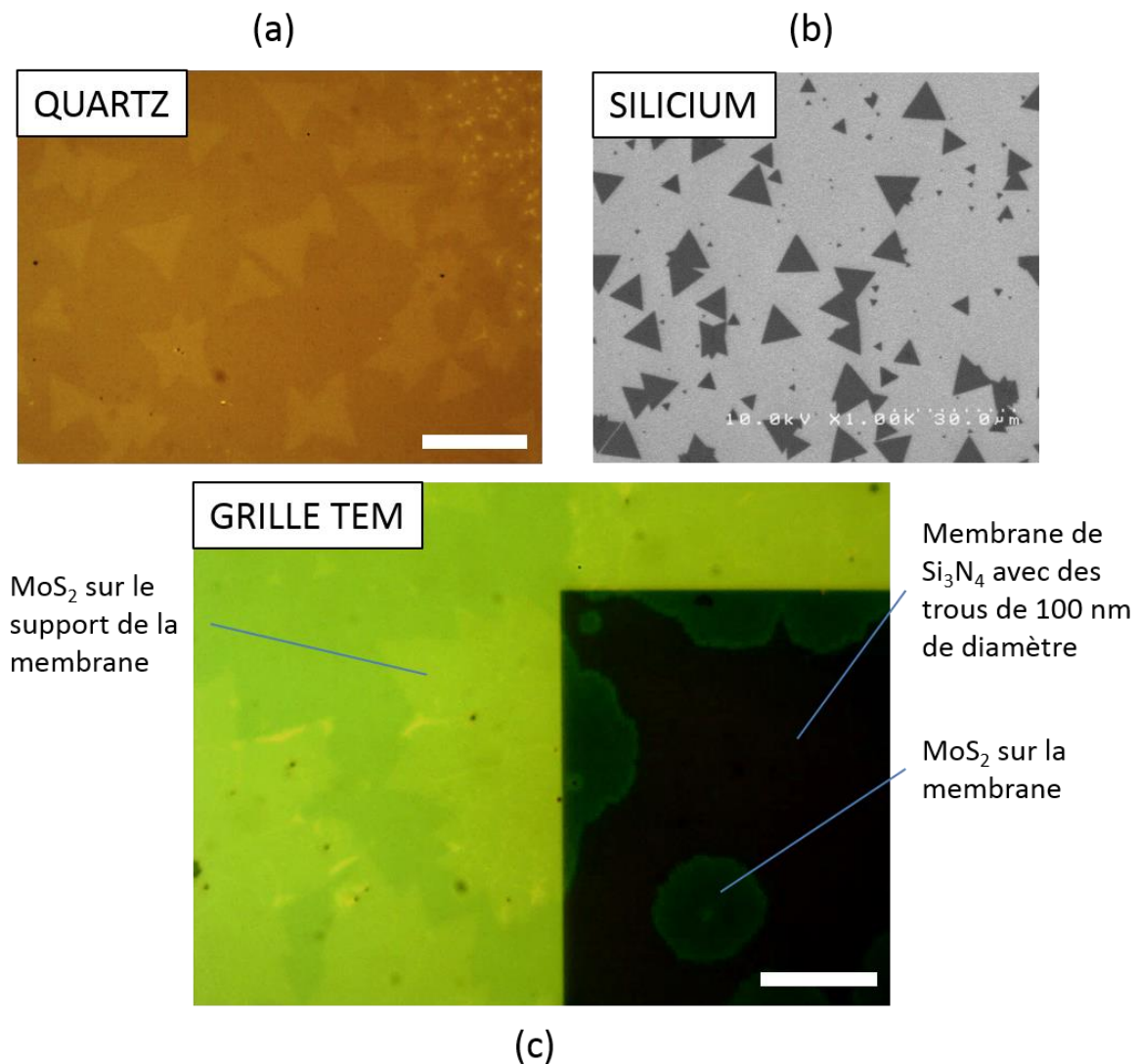


Figure II-15 : (a) Image au microscope optique de domaines individuels de MoS₂ synthétisés sur un substrat de quartz. Echelle : 15 μ m. (b) Image MEB de domaines individuels de MoS₂ synthétisés sur silicium avec oxyde natif. Sur cet oxyde, les domaines de MoS₂ sont très peu visibles en microscopie optique. (c) Image au microscope optique de domaines individuels de MoS₂ synthétisés directement sur une grille de TEM (membrane de Si₃N₄ avec trous de 100 nm). Echelle : 15 μ m.

II-3. Caractérisations du MoS₂ obtenu par CVD au laboratoire

Après chaque croissance, les substrats sont observés en microscopie optique puis au MEB. La présence de domaines triangulaires monocouches ainsi que leur taille constituent les premiers indicateurs du succès de la croissance. Ensuite, afin de confirmer leur nature, les domaines triangulaires obtenus par CVD ont été caractérisés selon différentes techniques : en premier lieu, ils ont été étudiés par microscopie à force atomique (AFM) afin de mesurer leur épaisseur et leur homogénéité. Une étude par spectroscopie de photoélectrons (XPS) a permis de

confirmer la structure (2H vs. 1T) et d'établir la stœchiométrie du MoS₂. Les domaines ont également été caractérisés optiquement par spectroscopie Raman et photoluminescence. Enfin, une mesure en spectroscopie d'émission des photoélectrons dans l'espace réciproque (kPEEM) destinée à révéler la structure de bandes du matériau a été entreprise. Les mesures de spectroscopie Raman, de photoluminescence et l'analyse kPEEM ont été réalisées au CEA Grenoble par l'équipe d'Olivier Renault ou de Joël Bleuse.

Ces caractérisations n'ont pas été réalisées après chaque croissance, compte tenu de la fréquence des croissances effectuées au laboratoire (~1 par jour à partir de 2014). Cependant, elles attestent de la qualité structurale que l'on peut atteindre au laboratoire.

II-3.1. Morphologie des domaines de MoS₂ étudiés par AFM

Pour les croissances optimisées, les mesures AFM confirment que tous les domaines ont la même épaisseur et la même morphologie. L'épaisseur mesurée est généralement proche de 1,5 nm (**Figure II-16a et b**). Cette épaisseur est certainement surestimée par notre appareil puisque les mesures de cartographies Raman ont confirmé que les domaines étaient constitués de monocouches (voir II-3.3). On observe parfois de petites protubérances au centre des triangles (**Figure II-16a**) ou le stade initial de la croissance de la deuxième couche (**Figure II-16c et d**). Mathieu Frégnaux a montré sur nos échantillons que la surépaisseur visible au niveau des zones de coalescence entre deux triangles de MoS₂ est constituée par le chevauchement de deux domaines sur une distance de quelques centaines de nm (**Figure II-16c et d**).

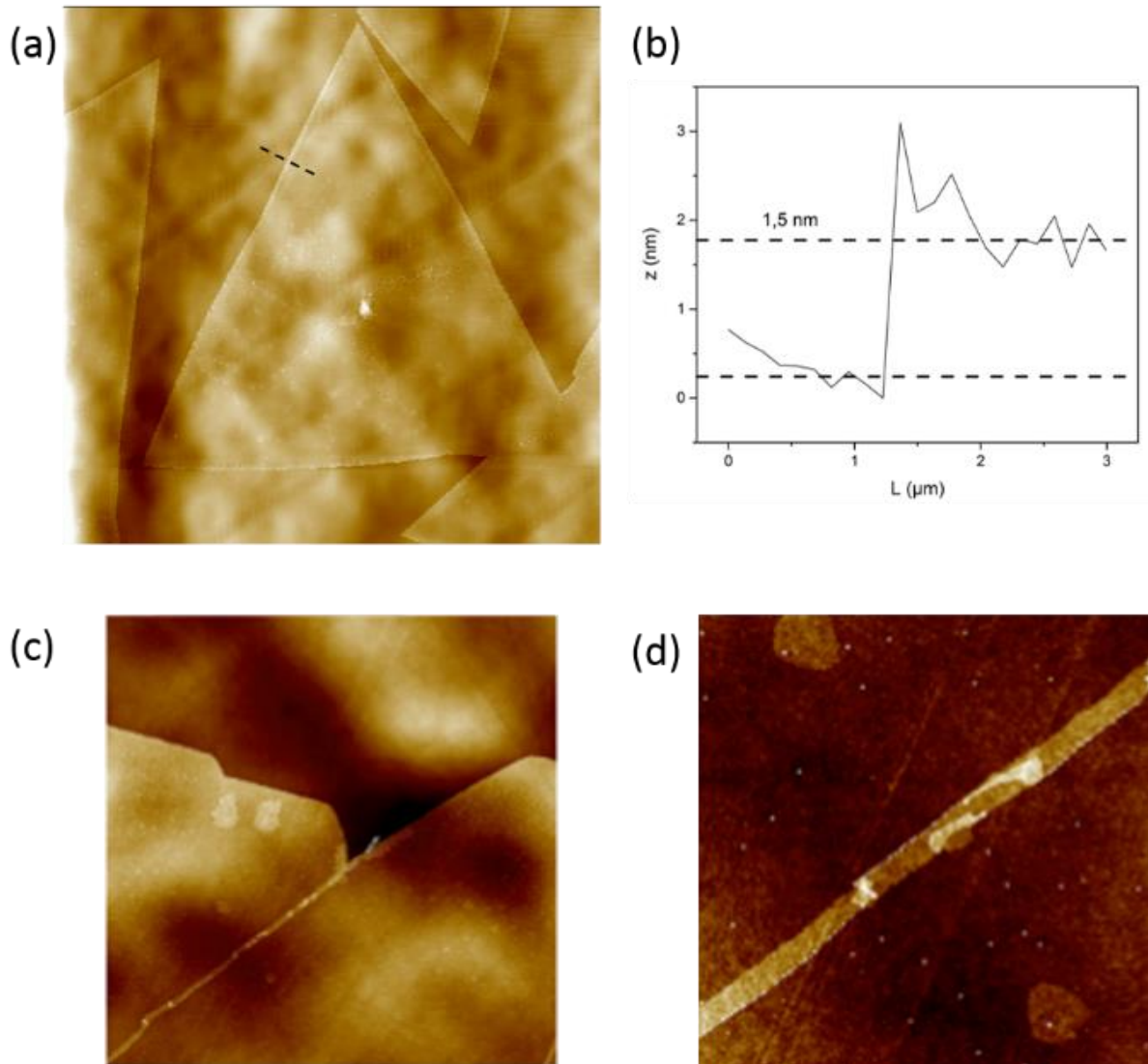


Figure II-16 : (a) Image AFM de 60x60 μm d'un domaine triangulaire monocouche. (b) Profil de hauteur du domaine de MoS₂ représenté en (a), mesuré selon la ligne pointillée noire. (c) Image AFM (25x25 μm) d'un joint de grain entre deux domaines de MoS₂. (d) Zoom (5x5 μm) sur la zone du joint de grain représenté en (c). La bande double couche à la jonction de deux domaines a une largeur de l'ordre de 275 nm sur cet exemple.

II-3.2. Caractérisation des domaines de MoS₂ par XPS

Le MoS₂ monocouche possède deux structures différentes : les structures 2H et 1T. Ces deux structures ont des propriétés différentes : la première est semi-conductrice et thermodynamiquement stable tandis que la seconde est métallique et métastable. Compte tenu de l'application visée, nous souhaitons évidemment obtenir la structure 2H du MoS₂. L'analyse par spectroscopie de photoélectrons X (XPS) permet de discriminer les deux structures. Nous avons donc réalisé une analyse XPS sur un appareil de type Kratos Axis Ultra DLD utilisant

une source de rayons X monochromatique haute résolution à 1486.6 eV. La **Figure II-17a** présente l'étude complète et les **Figure II-17 b** et **c** présentent respectivement les spectres des niveaux de cœur Mo3d, S2s et S2p. La déconvolution des pics a été réalisée grâce au logiciel CasaXPS en utilisant des composantes lorentziennes. Le spectre du niveau de cœur Mo3d révèle deux pics autour de 230 et 233 eV : ils correspondent aux orbitales Mo⁴⁺ 3d_{5/2} et Mo⁴⁺ 3d_{3/2}. Le spectre du niveau de cœur S2p révèle quant à lui deux pics autour de 162,5 et 164 eV qui correspondent aux orbitales S 2p_{3/2} et S 2p_{1/2} des ions sulfure. Ces spectres correspondent à la structure 2H du MoS₂, comme attendu. La présence d'un pic de faible intensité autour de 236 eV sur le spectre du niveau de cœur Mo 3d (correspondant à l'orbitale Mo⁶⁺ 3d_{5/2}) montre cependant que le MoS₂ n'est pas totalement sulfurisé. D'autre part, l'analyse XPS confirme également la stœchiométrie des domaines de MoS₂ : S/Mo = 1,97.

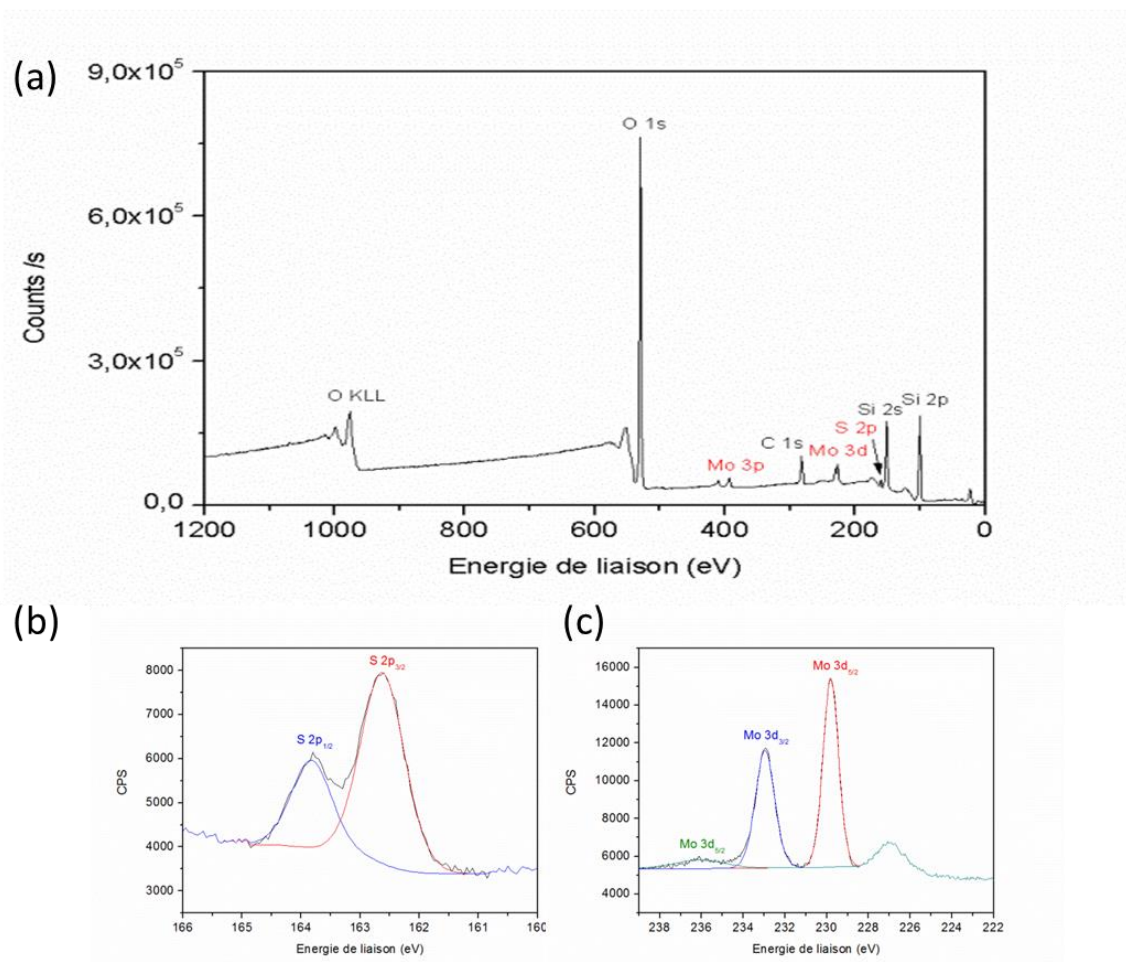


Figure II-17 : (a) Etude XPS de domaines de MoS₂. (b) Spectre du niveau de coeur S2p. (c) Spectre du niveau de coeur Mo3d. Sur les Figures (b) et (c), la déconvolution des pics a été réalisée grâce au logiciel CasaXPS en utilisant des composantes lorentziennes. On obtient des valeurs attendues

d'énergie de liaisons : 230 et 233 eV pour le niveau de cœur Mo3d ; 162,5 et 164 eV pour le niveau de cœur S2p.

II-3.3. Caractérisation des domaines de MoS₂ par spectroscopie Raman

Le MoS₂ présente deux pics caractéristiques en spectroscopie Raman : un pic caractérisant la vibration des atomes de soufre hors du plan (A_{1g}) et un pic caractérisant la vibration des atomes de molybdène et de soufre dans le plan (E_{2g}¹). La position relative de ces deux pics permet de déterminer le nombre de couches de MoS₂ du domaine mesuré.¹⁴⁰ La **Figure II-18** présente les mesures en spectroscopie Raman de domaines triangulaires multicouches. Les mesures en spectroscopie Raman montrent que les zones qui présentent le moins de contraste avec le substrat sur la **Figure II-18a** sont des monocouches (**Tableau II-1**). Les excroissances au centre des domaines correspondent à du MoS₂ plus épais (plus de 5 couches). D'autre part, la zone de coalescence entre deux domaines (notée 4 sur la **Figure II-18a**) correspond à du MoS₂ double couche : ceci suggère que les domaines se chevauchent au moment de la coalescence comme observé par AFM.

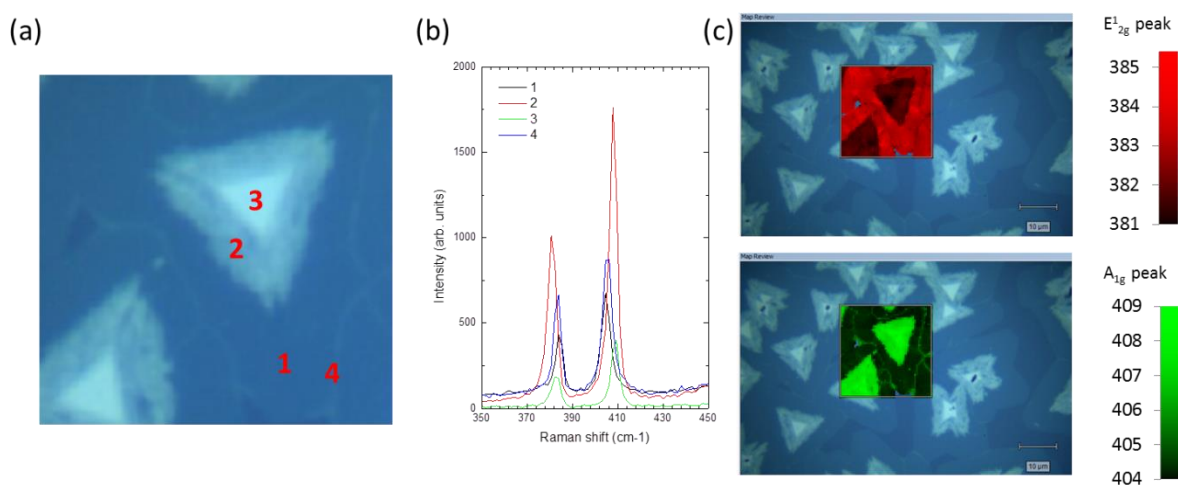


Figure II-18 : (a) Image au microscope optique (25x25 μm) d'un domaine de MoS₂ pour lequel les quatre zones numérotées ont été caractérisées par spectroscopie Raman. (b) Spectre Raman des quatre zones numérotées en (a). (c) Cartographie Raman (longueur d'onde du laser : 532 nm ; pas : 0,5 μm). Données CEA Grenoble issues du Projet Cascade.

Tableau II-1 : Tableau répertoriant les résultats des mesures en microscopie Raman effectuées sur le domaine triangulaire présenté sur la **Figure II-18**.

Zones	Pic E _{2g} ¹ (cm ⁻¹)	Pic A _{1g} (cm ⁻¹)	Delta	Nombre de couches
1	384,2	404,8	20,6	1-2

2	381,1	408,1	27	> 5
3	382,8	408,8	26	> 5
4	383,3	405,5	22,2	2

II-3.4. Caractérisation des domaines de MoS₂ par photoluminescence

La mesure du spectre de photoluminescence permet de quantifier l'énergie de bande interdite du matériau. Les mesures de photoluminescence ont été réalisées par l'équipe d'O. Renault (CEA Grenoble), à température ambiante en utilisant un laser de longueur d'onde 514 nm. Les mesures ont été réalisées sur des zones de 30x30 μm comportant des domaines triangulaires. La cartographie et les spectres correspondants sont présentés sur les **Figure II-19a** et **b**. Le spectre montre un pic principal à 684 nm (soit 1,82 eV). On observe aussi un épaulement à 632 nm (soit 1,96 eV). Ces deux motifs sont attribués respectivement aux excitons A et B d'une monocouche de MoS₂.⁸⁹ La cartographie confirme l'homogénéité des domaines triangulaires.

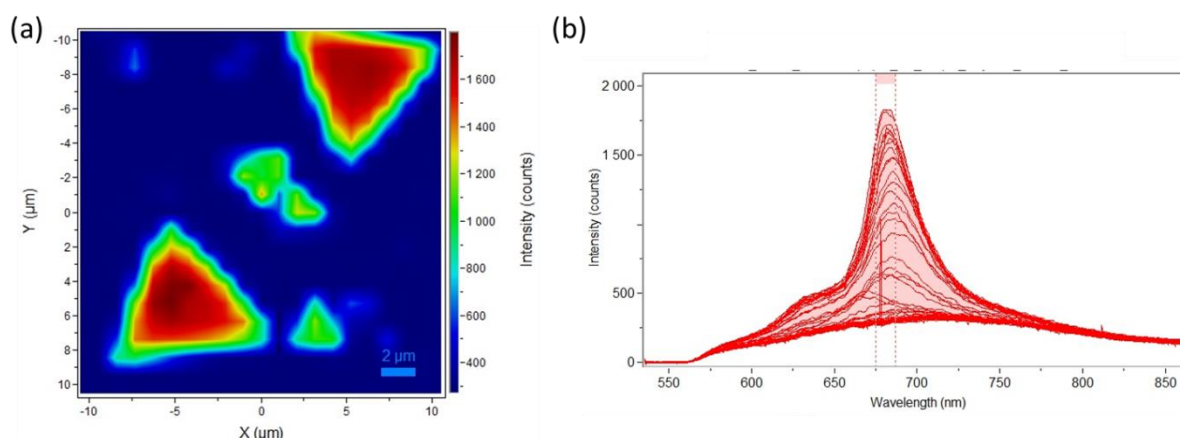


Figure II-19 : (a) Cartographie de micro-photoluminescence sur une zone de 30x30 μm comportant des domaines triangulaires de MoS₂ (longueur d'onde du laser : 514 nm ; pas : 1 μm). (b) Ensemble des spectres de photoluminescence acquis durant la cartographie présentée en (a). Données CEA Grenoble issues du Projet Cascade.

II-3.5. Caractérisation des domaines de MoS₂ par kPEEM

Comme cette technique de mesure est moins usuelle que les autres techniques abordées dans ce chapitre, nous la décrivons brièvement. La technique de kPEEM se base sur la technologie PEEM. Le principe de la microscopie d'émission des photoélectrons est le suivant : une source (UltraViolet, rayons X) émet des photons vers l'échantillon à analyser. L'absorption des photons génère des photoélectrons qui sont réémis vers la colonne optique. Ils sont alors filtrés en énergie. En insérant une lentille de transfert dans la colonne optique, on peut accéder à une

image de l'espace réciproque. On obtient alors la distribution angulaire des électrons photo-émis à une énergie cinétique donnée. Cette technique présente plusieurs avantages par rapport à la technique ARPES (Angle-Resolved PhotoEmission Spectroscopy) : en particulier, elle permet une acquisition de l'espace réciproque entier. De plus, l'acquisition n'est pas séquentielle comme dans le cas de l'ARPES, ce qui diminue considérablement le temps d'acquisition.

La technique kPEEM a été utilisée pour mesurer la structure de bandes d'un domaine de MoS₂. Le spectre intégré de la bande de valence (c'est-à-dire moyenné sur tout l'espace réciproque de la première zone de Brillouin) montre que le maximum de la bande de valence est situé à 3,3-3,4 eV sous le niveau de Fermi. Cette valeur est bien au-delà de la valeur de largeur de bande interdite attendue pour une monocouche de MoS₂. On peut expliquer cette grande différence par un effet de charge du substrat de Si/SiO₂. Outre ce décalage dû aux effets de charges, le spectre de la bande de valence (**Figure II-20b**) est cohérent avec la structure de bandes décrite au chapitre I. Une image kPEEM proche du maximum de la bande de valence (**Figure II-20c et d**) montre clairement que celle-ci possède un maximum au point K correspondant au gap direct et que l'extrema suivant, situé au point Γ est à une énergie très proche. Cette caractérisation des domaines de MoS₂ en kPEEM devra être refaite. Pour éviter les effets de charge, il faudra prendre soin d'utiliser des substrats de silicium avec oxyde natif uniquement (ce qui explique les essais de croissance présentés plus haut).

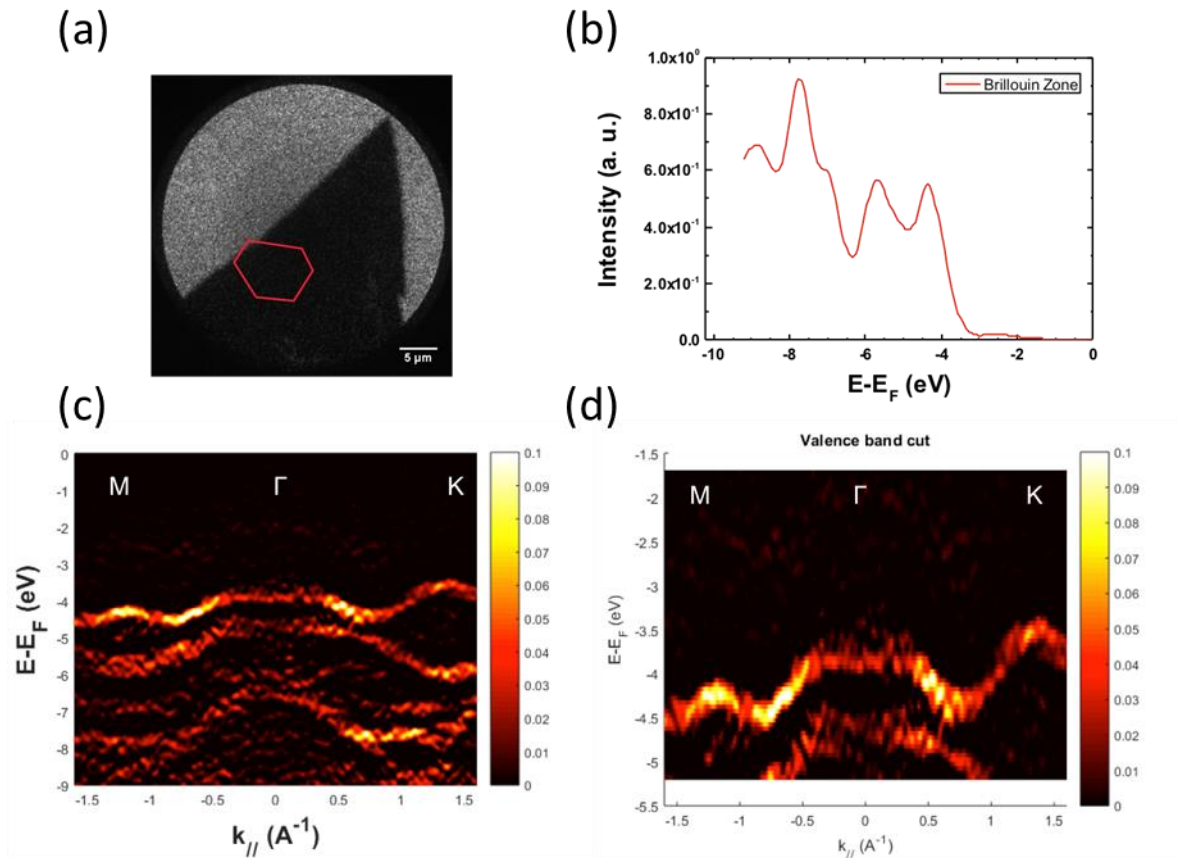


Figure II-20 : (a) Image filtrée en énergie de la zone analysée en kPEEM. (b) Spectre de la bande de valence moyenné sur tout l'espace réciproque de la première zone de Brillouin. (c) Image de la structure de bandes dans la direction M-Γ-K et (d) agrandissement au maximum de la bande valence.

II-4. Bilan

Ce chapitre a permis de montrer que l'on pouvait obtenir du MoS₂ de grande qualité par CVD au laboratoire. L'optimisation des paramètres de synthèse a permis de rendre la croissance de MoS₂ reproductible. De plus, en ajustant les conditions de synthèse, nous avons pu obtenir deux types de morphologies : (i) des grandes zones d'une surface de l'ordre du cm² couvertes entièrement de MoS₂ et (ii) des zones avec des domaines individuels de forme triangulaires allant jusqu'à plusieurs dizaines de microns de côté.

Les différentes caractérisations réalisées sur ces échantillons à Saclay ou à Grenoble ont permis de rassembler de nombreuses informations sur la morphologie, la structure et les propriétés du MoS₂ synthétisé. En particulier, l'homogénéité en épaisseur des monocouches a été confirmée par AFM ; Les mesures de photoluminescence ont permis d'attester du caractère direct de la bande interdite et de mesurer sa largeur (1,8 eV). Les mesures en spectroscopie Raman et en

XPS ont révélé la structure et la stœchiométrie des domaines de MoS₂. On obtient comme attendu la structure 2H du MoS₂ qui est semi-conductrice. Ces informations permettent d'envisager l'utilisation du MoS₂ en tant que matériau de canal dans des transistors.

Chapitre III : Etude de transistors à base de MoS₂

CVD sur substrat rigide

Ce chapitre est consacré à l'étude de transistors à base de MoS₂ obtenu par CVD au laboratoire. A cet effet, nous fabriquons des transistors dont le canal est constitué par des domaines individuels de MoS₂ CVD monocouches. Nous étudions les performances de ces transistors, notamment en termes de rapport I_{ON}/I_{OFF} et de mobilité électronique. Nous analysons l'effet de l'environnement et de la nature des contacts Source/Drain sur ces performances afin de proposer des voies d'optimisation. Cette étude est menée sur substrat rigide (Si / SiO₂ 150 nm).

III-1. Procédé de fabrication

Le procédé de fabrication utilisé pour fabriquer les FETs étudiés dans ce chapitre est le suivant : tout d'abord, le MoS₂ est synthétisé par CVD sur des substrats de silicium fortement dopé P (résistivité 0.001 – 0.005 Ω .cm), recouverts de 150 nm de SiO₂ (**Figure III-1a**). La procédure de croissance du MoS₂ a été décrite au chapitre précédent. Le substrat constitue la grille arrière globale des transistors. Des marques d'alignement sont réalisées par lithographie électronique en sélectionnant une zone pour laquelle la densité et la qualité des domaines individuels monocouches sont adaptées (**Figure III-1b**). Typiquement, ces zones correspondent soit à des paramètres de croissance CVD favorisant les domaines individuels peu denses sur de grandes surfaces soit à des zones à la limite des monocouches continues. Ces marques permettent de s'aligner précisément lors des étapes de lithographie suivantes. Les domaines de MoS₂ sont repérés par microscopie optique, puis les contacts Source/Drain des transistors sont réalisés par lithographie électronique (**Figure III-1c**). Dans certains cas, nous verrons qu'il peut être utile de réaliser des contacts source et drain avec des métaux différents (on réalise alors une troisième étape de lithographie électronique). Les métaux constituant les contacts sont précisés dans chaque partie. La **Figure III-2** présente un exemple d'image au microscope optique de transistors fabriqués avec différents métaux de contacts.

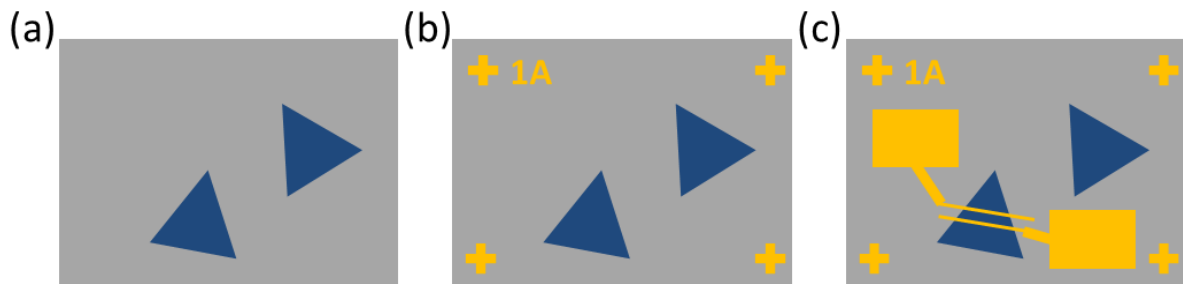


Figure III-1 : Illustration du procédé de fabrication des FETs à base de MoS₂ CVD sur substrat rigide (Si/SiO₂). (a) Croissance de domaines individuels monocouches par CVD. (b) Réalisation de marques d'alignement par lithographie électronique. (c) Réalisation des contacts Source/Drain par lithographie électronique.

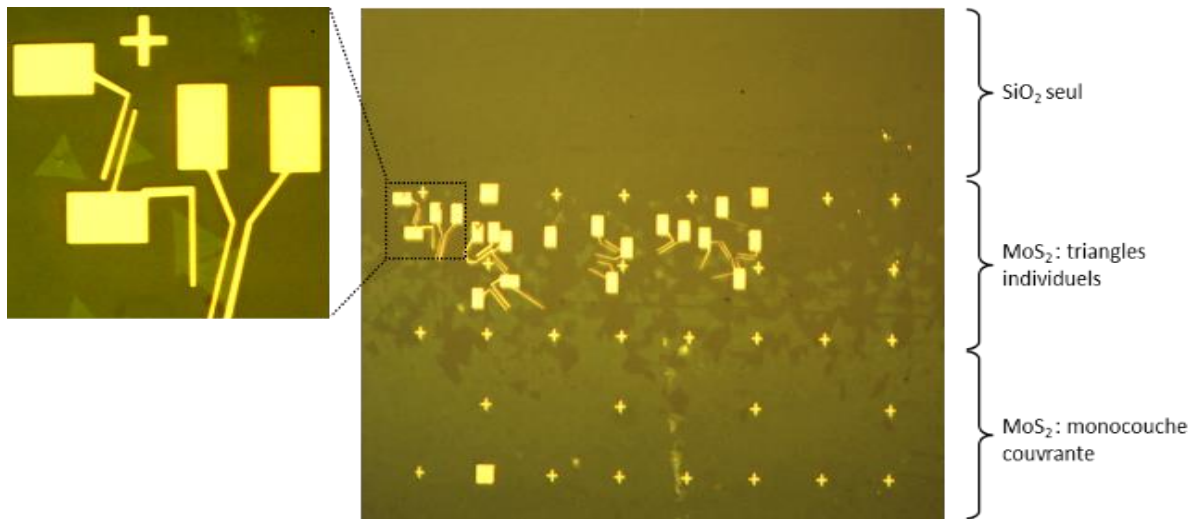


Figure III-2 : Image au microscope optique de transistors à base de MoS₂ CVD sur substrat rigide.

III-2. Techniques de caractérisation

Toutes les caractérisations électriques ont été réalisées dans une station de mesures sous pointes (TTP6 - Lake Shore Cryotronics). Cette station est reliée à un système de pompage (pompe primaire à palettes et pompe turbo-moléculaire) afin de pouvoir effectuer des mesures sous vide (jusqu'à 10⁻⁶ mbar). Le support sur lequel est posé l'échantillon est relié à un système de chauffage afin de pouvoir recuire l'échantillon sous vide. Les pointes de la station sont reliées à un *Semiconductor Parameter Analyzer* (Agilent 4156C) grâce à des câbles triaxiaux qui permettent d'effectuer des mesures bas-courant (jusqu'à 100 fA). Ce dernier point est essentiel afin de pouvoir caractériser précisément l'état OFF des transistors. D'autre part, toutes les mesures ont été réalisées dans le noir afin de ne pas induire de photo-courant dans les caractéristiques.

III-3. Mesures des caractéristiques des transistors

III-3.1. Mesures à l'air

Dans cette sous-partie, les contacts Source/Drain des transistors sont constitués de 2 nm de Cr et 30 nm d' Au.

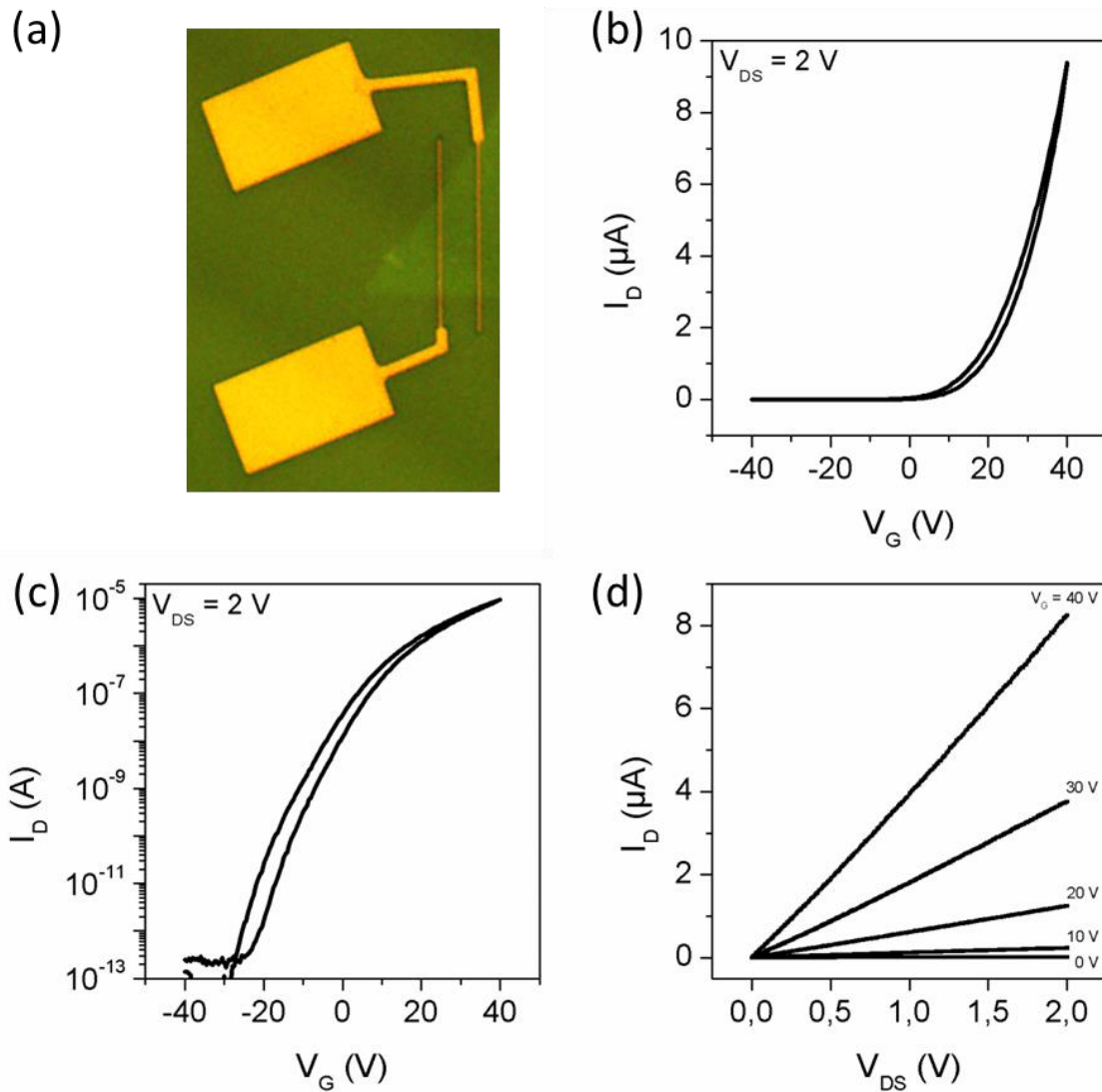


Figure III-3 : (a) Image en microscopie optique d'un FET à base de MoS₂ CVD, de longueur de canal 9 μm et de largeur 33 μm. (b-c) Caractéristique de transfert de ce dispositif mesurée à $V_{DS} = 2$ V en échelle linéaire (b) et en échelle logarithmique (c). (d) Caractéristiques de sortie pour différentes valeurs de la tension de grille ($0 < V_G < 40$ V).

La **Figure III-3a** présente l'image en microscopie optique d'un de ces transistors. Ses caractéristiques de transfert et de sortie mesurées à l'air sont présentées sur les **Figure III-3b, c et d**. La caractéristique de transfert est typique d'un transistor de type N, comme observé sur

la très grande majorité des transistors à base de MoS₂.⁸¹ Le rapport I_{ON}/I_{OFF} s'élève à $9 \cdot 10^8$. La pente sous le seuil est de 3 V/decade. Cette valeur élevée de la pente sous le seuil est due à l'utilisation d'un diélectrique épais (SiO₂ 150 nm). Enfin, la mobilité des électrons (extraite pour $V_{DS} = 2$ V à partir de la formule définie dans le chapitre I) est de $3,8 \text{ cm}^2/(\text{V}\cdot\text{s})$. Sur la caractéristique de sortie, on n'observe pas de saturation dans la gamme de tensions V_{DS} utilisée. Cette absence de saturation dénote que, même à $V_{DS} = 2$ V, la modulation du courant n'est pas entièrement contrôlée par la grille, ce qui s'explique par la faible efficacité de la grille. Nous verrons au chapitre IV l'effet sur les caractéristiques de sortie d'un diélectrique de grille mince.

Sur cet échantillon, 11 autres transistors similaires ont été mesurés. Sur les 12 FETs mesurés, la mobilité moyenne est de $2 \text{ cm}^2/(\text{V}\cdot\text{s})$. Le rapport I_{ON}/I_{OFF} moyen est quant à lui de 10^8 . Les valeurs de pente sous le seuil varient entre 3 et 6 V/decade. D'autre part, on observe parfois sur les caractéristiques de sortie un comportement non-ohmique aux faibles V_{DS} (**Figure III-4**). Cela s'explique par la présence d'une barrière Schottky non négligeable à l'interface entre le métal de contact et le canal semi-conducteur. Nous reviendrons sur ce point dans la partie III-5.

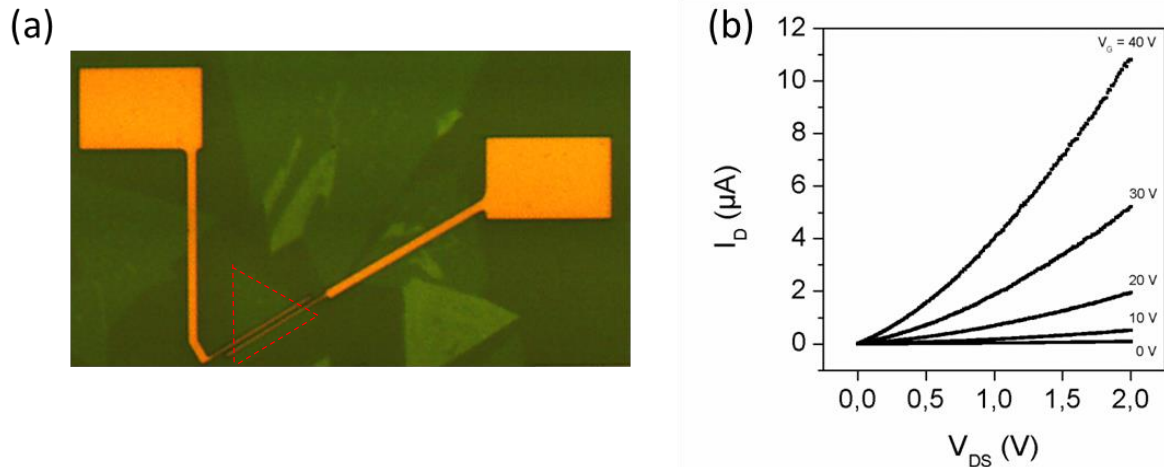


Figure III-4 : (a) Image en microscopie optique d'un FET à base de MoS₂ CVD, de longueur de canal 1 μm et de largeur 25 μm . (b) Caractéristiques de sortie non-ohmiques du FET présenté en (a) mesurées à différentes valeurs de V_G ($0 < V_G < 40$ V).

A ce stade, les transistors à base de MoS₂ CVD présentent un rapport I_{ON}/I_{OFF} très supérieur à ce que requiert l'électronique digitale, notamment grâce à un courant dans l'état OFF très faible. Ce courant OFF très faible permet de consommer peu d'énergie au sein des circuits. Les mobilités mesurées dans cette sous-partie sont du même ordre de grandeur que celles obtenues

dans les mêmes conditions (à l'air) avec du MoS₂ exfolié et CVD. Pour autant, la comparaison avec la littérature est difficile à ce stade puisque la plupart des mesures reportées sont réalisées sous vide. Par rapport aux autres matériaux de canal évoqués dans le premier chapitre, les mobilités mesurées sont supérieures à celles usuellement obtenues dans des transistors de type N à base matériaux organiques. Par contre, elles restent en deçà de celles associées aux nanotubes de carbone et aux oxydes semi-conducteurs.

III-3.2. Mesures sous vide

En tant que matériau de basse dimensionnalité, le MoS₂ est particulièrement sensible à son environnement. Cette propriété est très utile si l'on souhaite utiliser le MoS₂ dans des capteurs chimiques, même si elle ne suffit pas à en faire un bon capteur (il faut en plus que cette sensibilité soit associée à une sélectivité vis-à-vis de certaines molécules). Cependant, l'effet des adsorbats sur les performances électroniques des FETs à base de MoS₂ est indésirable.

Afin d'évaluer l'effet des molécules de l'environnement sur les performances des FETs, nous avons mesuré les caractéristiques de transfert des mêmes transistors sous vide. La **Figure III-5** présente un exemple de trois caractéristiques de transfert d'un même transistor dans différentes conditions : la première est mesurée à l'air, la seconde sous vide, la troisième sous vide également mais après un recuit à 100°C pendant 2h. On note une très forte augmentation du courant dans l'état ON ainsi que dans l'état OFF. Le rapport I_{ON}/I_{OFF} pour la mesure sous vide (sans recuit) est de 10^5 (contre 10^8 à l'air). La mobilité est passée de 3,8 à 14,2 cm²/(V.s). Après le recuit, la tendance est encore plus marquée : le courant dans les états ON et OFF augmentent de nouveau de façon très significative. Le rapport I_{ON}/I_{OFF} diminue jusqu'à 10^3 et la mobilité atteint 24 cm²/(V.s). Cette tendance se confirme pour les 11 autres FETs mesurés (**Tableau III-1**). Ces valeurs de mobilité et de rapport I_{ON}/I_{OFF} sont en accord avec celles obtenues pour des FETs comparables (sur SiO₂, sans encapsulation par un diélectrique à haute permittivité) dans la littérature (**Tableau III-2**).

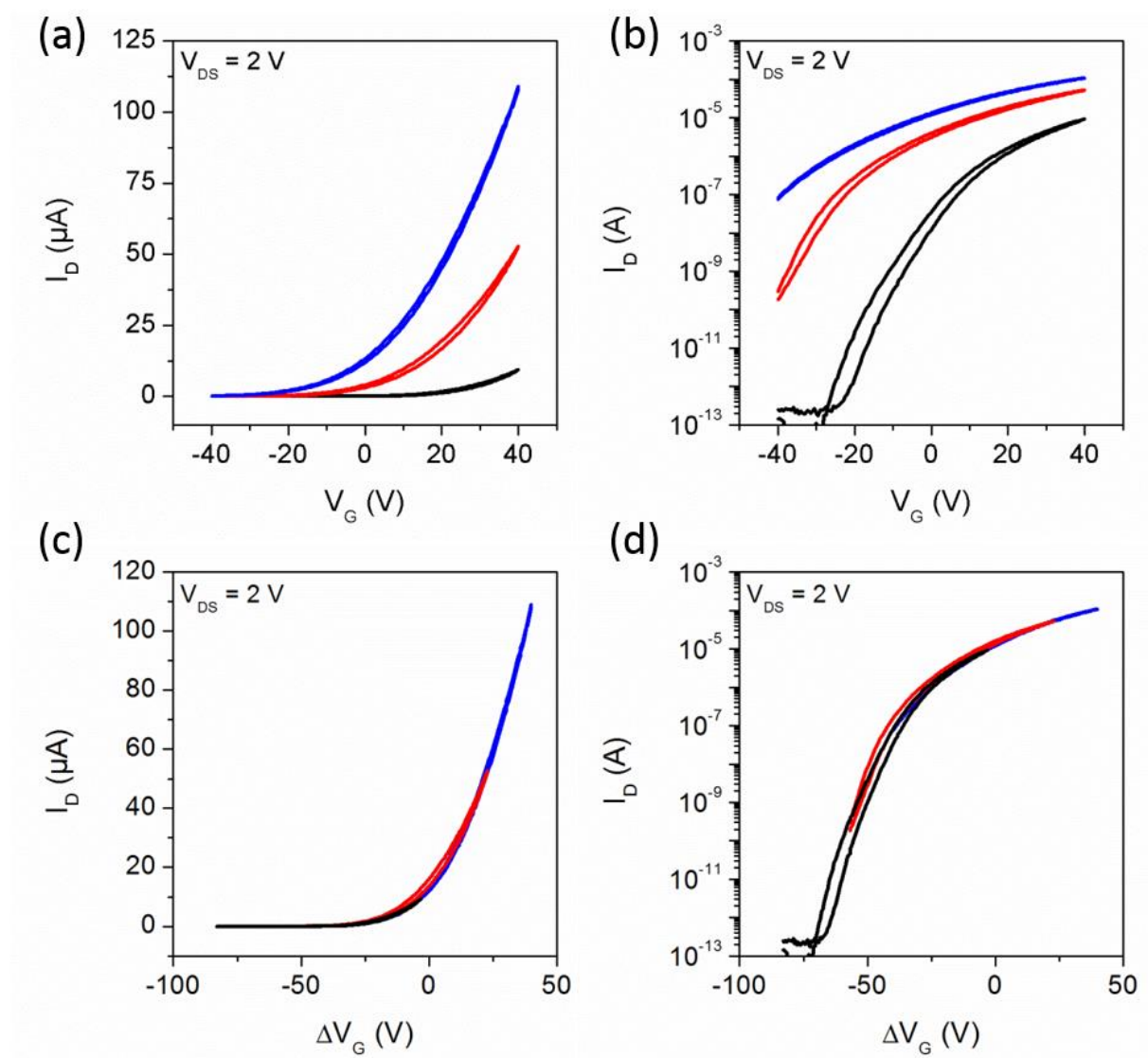


Figure III-5 : (a) Caractéristiques de transfert en échelle linéaire d'un FET à base de MoS₂ CVD mesurées à l'air (noir), sous vide (rouge) et sous vide après recuit (bleu). (b) Caractéristiques de transfert en échelle logarithmique. (c-d) Superposition des caractéristiques de transfert présentées en (a-b) en échelle linéaire (c) et logarithmique (d). Cette superposition met en évidence le dopage de type P induit par les molécules présentes dans l'air ambiant.

#	L (μm)	I _{ON} /I _{OFF}			μ (cm ² /(V.s))		
		A l'air	Sous vide	Sous vide + recuit	A l'air	Sous vide	Sous vide + recuit
1	1	1.10 ⁷	2.10 ⁴	9.10 ⁵	0,7	2,5	3,9
2	2	3.10 ⁷	3.10 ⁴	2.10 ³	0,7	6,2	10,2
3	3	3.10 ⁷	2.10 ⁶	2.10 ⁴	1,4	3,1	5,3
4	3	5.10 ⁷	4.10 ⁶	9.10 ³	1,2	2,8	6,4
5	1,75	6.10 ⁷	1.10 ⁴	3.10 ³	2,1	8,7	14
6	4	4.10 ⁷	2.10 ⁴	1.10 ³	1,7	9,4	19

7	6,5	2.10 ⁸	4.10 ⁶	8.10 ²	3,6	15,7	25,6
8	9	9.10 ⁸	2.10 ⁵	1.10 ³	3,8	14,2	24
9	1,75	7.10 ⁶	4.10 ³	1.10 ³	1,1	6,4	12,8
10	4	1.10 ⁷	8.10 ⁴	1.10 ³	2	10,9	18,6
11	6,5	1.10 ⁸	2.10 ⁵		2,5	11,5	
12	9	9.10 ⁷	3.10 ⁵		2,9	12	

Tableau III-1 : Tableau répertoriant les mesures de rapport I_{ON}/I_{OFF} et de mobilité effectuées sur les 12 FETs étudiés dans les trois conditions de mesures considérées.

Source du MoS ₂	Conditions	Mobilité (cm ² /(V.s))	Rapport I_{ON}/I_{OFF}	Référence
CVD	Sous vide	8,6	1.10 ⁵	Ce travail
CVD	Sous vide + recuit	14	1.10 ⁴	Ce travail
CVD	Sous vide	4,3	6.10 ⁶	Univ. de Rice ¹³⁰
CVD	Sous vide	6	1.10 ⁹	US Army Research Lab ¹⁴¹
CVD	Sous vide	15,3	1.10 ⁶	Univ. De Northwestern ¹⁴²

Tableau III-2 : Comparaison des mesures de mobilité et de rapport I_{ON}/I_{OFF} sous vide entre cette étude (valeurs moyennes sur l'ensemble des transistors) et la littérature.

La caractéristique de transfert mesurée sous vide est translatée vers les tensions négatives par rapport à la caractéristique de transfert mesurée à l'air. L'effet est encore plus accentué pour la caractéristique de transfert mesurée sous vide après recuit. Cette translation traduit un effet de « dé-dopage » du MoS₂. En effet, à l'air, les molécules présentes dans l'environnement au voisinage du MoS₂ induisent des transferts de charge et le MoS₂ est dopé selon le caractère accepteur ou donneur des adsorbats. Dans le cas présent, la translation vers les tensions négatives des caractéristiques de transfert montre que les molécules présentes dans l'air ambiant ont tendance à doper P le MoS₂ : des électrons sont donc transférés du MoS₂ vers ces molécules. Les caractéristiques de transfert mesurées sous vide, avant et après recuit, sont translatées respectivement de 29 et 46 V vers les tensions négatives (**Figure III-5c**). Compte tenu de la capacitance de l'oxyde de grille (150 nm de SiO₂), on peut calculer la charge Q correspondant à ces décalages ($Q = C \Delta V$). On trouve ainsi respectivement 7 et 11 mC. Compte tenu de la surface du canal, cela revient respectivement à ajouter un électron tous les 24 nm² et

15 nm². L'effet de « dé-dopage » sous vide engendre une diminution du rapport I_{ON}/I_{OFF} principalement due à une augmentation du courant dans l'état OFF. Cependant, il est important de noter que ce courant dans l'état OFF serait plus faible si l'on pouvait atteindre des tensions de grille inférieures à -40 V (ce qui n'est pas le cas avec l'équipement utilisé). Dès lors, la valeur du rapport I_{ON}/I_{OFF} serait conservée.

En effet, en utilisant un autre équipement capable d'imposer des tensions inférieures à -40 V, nous avons pu le vérifier expérimentalement. Ces mesures ont été effectuées plus tard dans la thèse car nous ne disposions pas de cet équipement au début de la thèse. Par conséquent, elles ont été réalisées sur d'autres transistors que ceux présentés ci-dessus. La **Figure III-6** présente la caractéristique de transfert d'un de ces transistors mesurée sous vide après un recuit à 100°C pendant 2h. On observe que le transistor ferme bien pour $V_G = -80$ V. Du côté des tensions positives, on apprend également que, pour $V_G > 40$ V, la transconductance augmente encore : par conséquent, les mobilités mesurées précédemment ne correspondent pas à la mobilité maximale des domaines de MoS₂. Sur l'exemple exploité ici, la mobilité extraite à partir de la transconductance à $V_G = 80$ V est 1,3 fois supérieure à celle extraite à partir de la transconductance à $V_G = 40$ V.

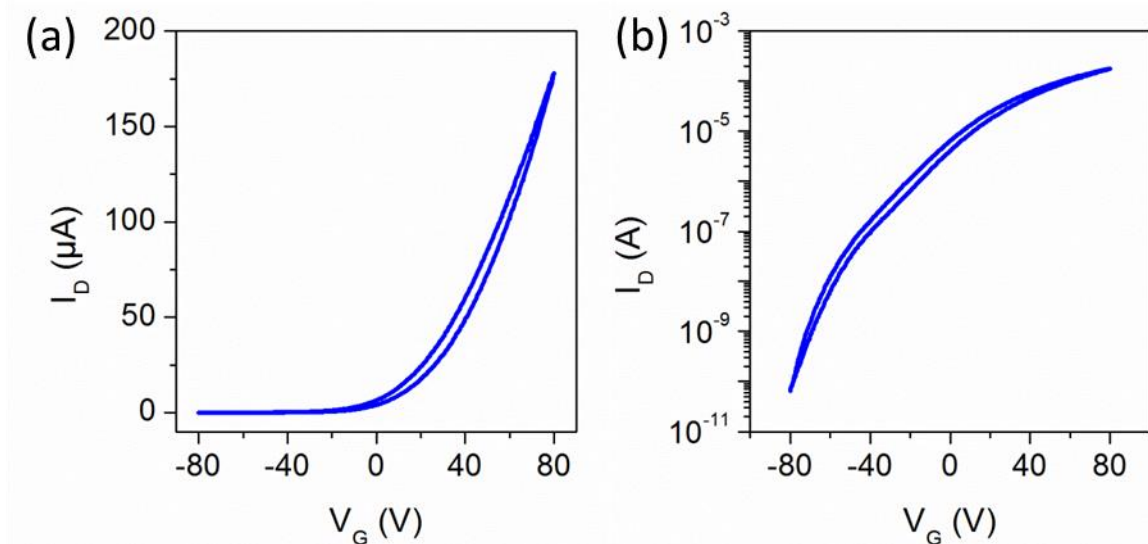


Figure III-6 : (a-b) Caractéristiques de transfert (a) en échelle linéaire et (b) en échelle logarithmique d'un transistor à base de MoS₂ CVD mesurées sous vide (après un recuit à 100°C) pour $V_{DS} = 2$ V et en faisant varier la tension de grille entre -80 et 80 V.

Les molécules contenues dans l'air ambiant sont bien connues pour agir en tant que dopants de type P. Cela a été vérifié sur plusieurs matériaux de canal, dont le graphène¹⁴³ et les nanotubes

de carbone.¹⁴⁴⁻¹⁴⁶ En 2009, l'équipe de R. Martel à l'Université de Montréal a proposé qu'une réaction électrochimique avec le couple redox O₂/H₂O était à l'origine des transferts de charges entre des nanotubes de carbone et l'air ambiant.¹⁴⁶ Ces observations sont en accord avec une étude très récente (mars 2016) dans laquelle le travail de sortie du MoS₂ est mesuré par KPFM (Kelvin Probe Force Microscopy) en fonction de l'environnement. A l'air, il vaut 4,36 eV alors que sous vide (10⁻⁹ Torr), il est réduit à 4,04 eV. L'étude montre que le dioxygène est le principal responsable de la modulation du travail de sortie.

On peut conclure de ces mesures sous vide que le MoS₂ CVD est intrinsèquement fortement dopé N. L'air le dope P, ce qui explique les différences entre les mesures effectuées à l'air et sous vide. Pour autant, comme le MoS₂ est intrinsèquement fortement dopé N, les transistors restent de type N, même à l'air. Pour une grille de faible efficacité comme dans notre cas, les molécules adsorbées représentent un dopant fort puisque les transferts de charges induits par ces adsorbats équivalent à plus de la moitié de ceux induits par la grille dans la gamme de tensions de grille utilisée (-40/40 V). Pour autant, avec une grille plus efficace, l'effet de dopage des adsorbats serait moins flagrant. Par exemple, si l'on considère un diélectrique de grille de 30 nm de HfO₂ de constante diélectrique 25, les transferts de charge induits par les adsorbats dans le cas présenté ci-dessus conduiraient à un décalage de 1,3 V des caractéristiques de transfert. Ce décalage correspond à environ 1/6 de la gamme de tension utilisée typiquement avec ce type de grille (8 V). D'autre part, afin d'éviter les effets des adsorbats, il faut considérer l'encapsulation des dispositifs, ainsi que l'utilisation de substrats qui ne favorisent pas l'adsorption des molécules d'eau. Par exemple, l'équipe de T. Lee à l'Université Nationale de Séoul a montré que l'encapsulation dans une couche de PMMA permet d'atténuer fortement les effets de dopage des molécules adsorbées.¹⁴⁷

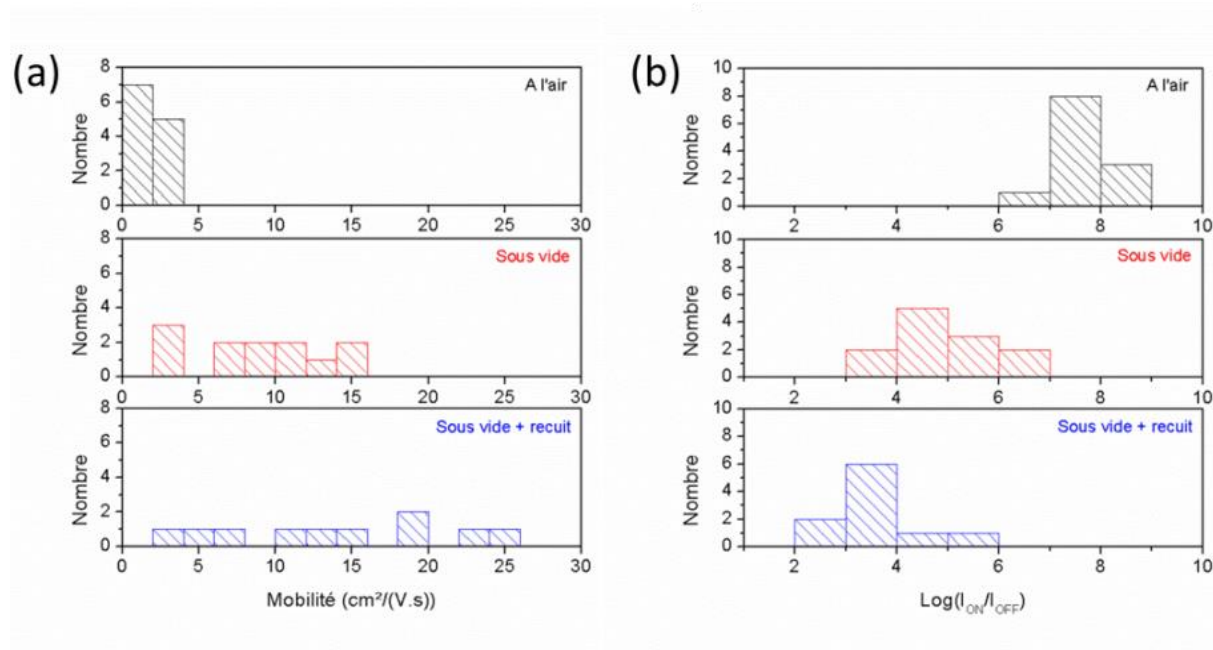


Figure III-7 : Histogrammes des valeurs de mobilité (a) et des rapport I_{ON}/I_{OFF} (b) des 12 FETs mesurés à l'air (noir), sous vide (rouge) et sous vide après recuit (bleu).

La **Figure III-7** présente les données statistiques pour le rapport I_{ON}/I_{OFF} et la mobilité dans les trois conditions de mesures. Sur ces histogrammes, on remarque que les valeurs de mobilité sont très dispersées, notamment pour les mesures sous vide. Cet effet de dispersion vient du fait que nous avons réalisé des mesures à deux contacts (c'est-à-dire sans déduire l'effet des résistances de contacts) sur des transistors de différentes longueurs de canal. Or, les résistances de contacts impactent proportionnellement plus les FETs ayant une longueur de canal faible. Par conséquent, les valeurs de mobilité obtenues pour les transistors ayant une longueur de canal faible sont plus largement sous-estimées que celles obtenues pour les transistors ayant une longueur de canal élevée. Ceci est confirmé par la **Figure III-8** qui présente l'évolution de la mobilité en fonction de la longueur de canal. On observe que la mobilité augmente avec la longueur de canal puis sature à partir d'une longueur de canal de l'ordre de $6 \mu\text{m}$. Pour confirmer ces affirmations, nous avons réalisé une étude de l'effet des résistances de contact sur la mesure de la mobilité.

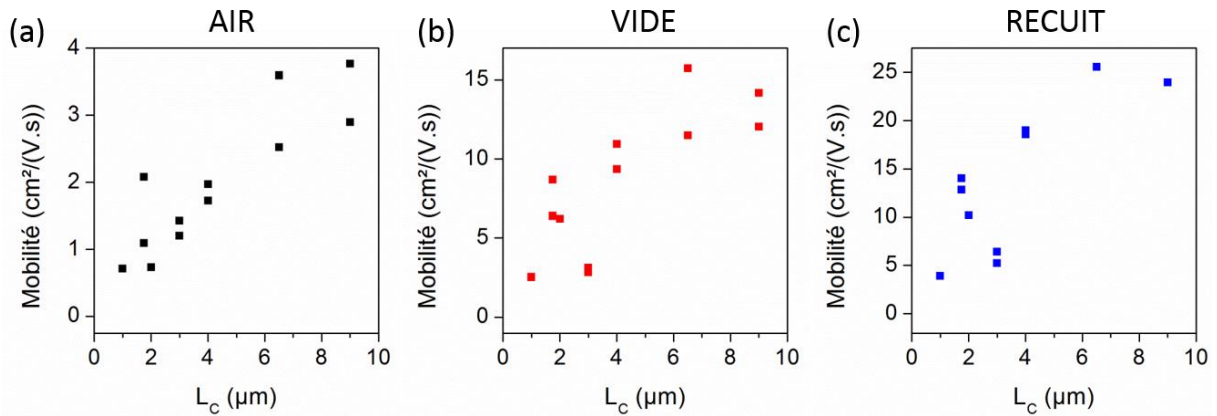


Figure III-8 : Evolution de la mobilité des 12 FETs en fonction de la longueur de canal. Les valeurs de mobilités sont extraites à l'air (a), sous vide (b), et sous vide après recuit (c).

III-4. Effet des résistances de contacts sur la mesure de mobilité

Dans la sous-partie précédente, nous avons montré que les mesures de mobilités dépendaient de la longueur de canal. Ceci est attribué aux résistances de contact. Afin de mesurer la mobilité intrinsèque du MoS₂ CVD obtenu au laboratoire, nous avons extrait de nos mesures ces résistances de contact.

III-4.1. Traitement de l'effet des résistances de contacts dans la littérature

On dénombre dans la littérature plusieurs méthodes permettant de déduire l'effet des contacts de la mesure de mobilité. En premier lieu, on trouve les mesures à 4 points : pour appliquer cette méthode, on réalise 4 contacts sur le canal (**Figure III-9**). Les deux contacts extérieurs (1 et 2) servent comme habituellement de contacts Source/Drain ; les deux autres contacts situés à l'intérieur (3 et 4) servent à mesurer la chute de potentiel effective le long du canal, à l'exclusion des zones de contacts. Cette méthode permet d'extraire les valeurs de la résistance totale du canal (incluant les contacts) et de la résistance de contact à partir des formules définies sur la **Figure III-9**.

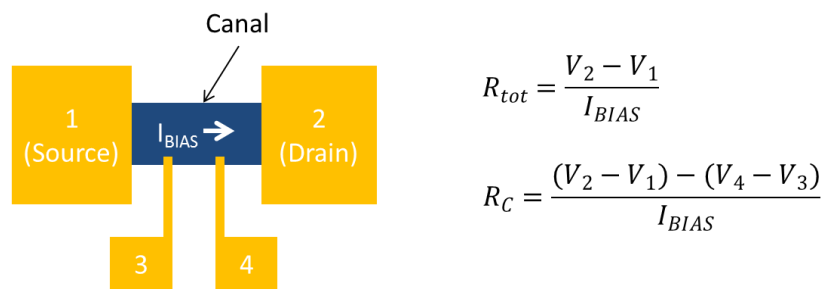


Figure III-9 : Schéma d'une structure de mesure à 4 pointes. A partir de ce type de structure, on peut extraire la résistance totale du canal (incluant les contacts) R_{tot} ainsi que la résistance de contact R_C .

Il est cependant à noter que cette méthode a tendance à sous-estimer les résistances de contact car elle est invasive.^{148,149} En effet, les contacts intérieurs (3 et 4) perturbent le matériau de canal et fournissent un chemin plus conducteur aux porteurs de charges.

La seconde méthode se base sur des structures TLM (Transfer Length Method). Des transistors de différentes longueurs de canal sont fabriqués, généralement sur le même domaine. On trace ensuite la résistance totale mesurée en fonction de la longueur de canal. La résistance du canal est proportionnelle à sa longueur ; par contre, la résistance de contact est fixe. Par conséquent, en extrapolant la droite vers $L = 0$, on accède à la résistance de contact.

La résistance de contact est généralement exprimée en $\Omega \cdot \mu\text{m}$ (pour tenir compte de la largeur du contact). On trouve parfois des résistances de contacts exprimées en $\Omega \cdot \mu\text{m}^2$ (pour tenir compte de la surface du contact) : en effet, une étude de l'Université de Purdue et de Rice a montré que la résistance de contact dépendait de la surface du contact et non uniquement de sa largeur, notamment pour les contacts de longueur faible.¹⁵⁰ Dans cette étude, les résistances de contact sont modélisées par le modèle de la ligne de transmission. La jonction métal/semi-conducteur est modélisée par un réseau de résistances illustré sur la **Figure III-10**. Ce modèle inclut deux types de résistances : ρ_C représente la résistivité du contact et R_{sh} la résistivité du canal sous le contact. Le courant choisit le chemin le moins résistif. Ainsi, en fonction des valeurs relatives de ρ_C et de R_{sh} , le courant pénètre dans le semi-conducteur près ($\rho_C \ll R_{sh}$) ou loin ($\rho_C \gg R_{sh}$) du bord du contact. On peut de ce fait définir une longueur de transfert L_T qui représente la portion de la longueur du contact le long de laquelle le courant pénètre dans le semi-conducteur. Pour des contacts de longueur inférieure à L_T , la résistance de contact dépend de la surface du contact alors que pour des contacts de longueur $L \gg L_T$, elle ne dépend plus

que de la largeur du contact. Dans l'étude présentée ci-dessus,¹⁵⁰ la longueur de transfert mesurée est de 600 nm lorsque le transistor est dans son état ON.

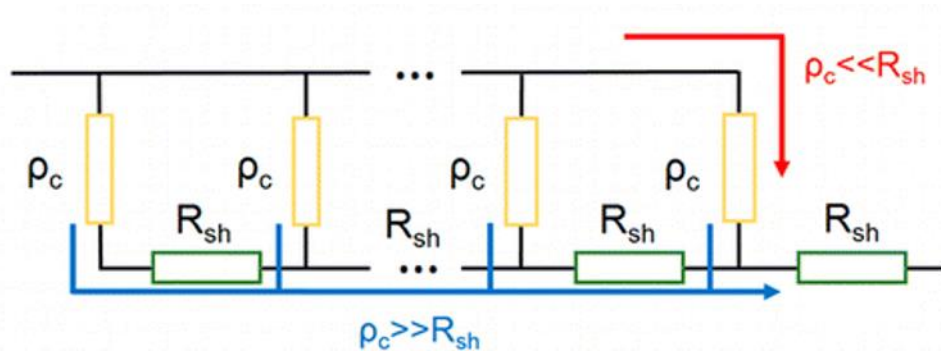


Figure III-10 : Modélisation d'une zone de contact métal/MoS₂ selon un réseau de résistances (modèle de la ligne de transmission). ρ_c représente la résistivité du contact et R_{sh} la résistivité du canal sous le contact.

III-4.2. Extraction de la résistance de contact des mesures réalisées sur les transistors à base de MoS₂ CVD

Afin d'extraire la résistance de contact des mesures réalisées sur les domaines individuels de MoS₂ CVD, nous avons choisi d'utiliser des structures TLM. Pour cela, sur un même domaine de MoS₂, nous avons fabriqué 4 transistors de longueurs de canal différentes (**Figure III-11a**). Les longueurs de canal utilisées sont : 1,75, 4, 6 et 9 μm . Notons que les contacts ont une longueur de 1 μm afin d'éviter les effets discutés précédemment (c'est-à-dire que l'on se place dans le cas de contacts ayant une largeur plus grande que L_T). Le but est de calculer la valeur des résistances induites par les contacts et d'évaluer leur effet sur les performances des transistors (notamment sur la mobilité). Les mesures ont été réalisées à l'air et sous vide.

Nous présentons dans un premier temps les résultats des mesures réalisées à l'air. Afin d'évaluer quantitativement la dépendance du courant de drain à la longueur du canal, nous avons tracé sur la **Figure III-11b** la résistance du canal dans l'état ON (à $V_G = 40 \text{ V}$ et $V_{DS} = 2 \text{ V}$) en fonction de sa longueur L_C . La relation est bien proportionnelle, comme attendu. La pente de cette droite est inversement proportionnelle à la mobilité des charges dans le canal.

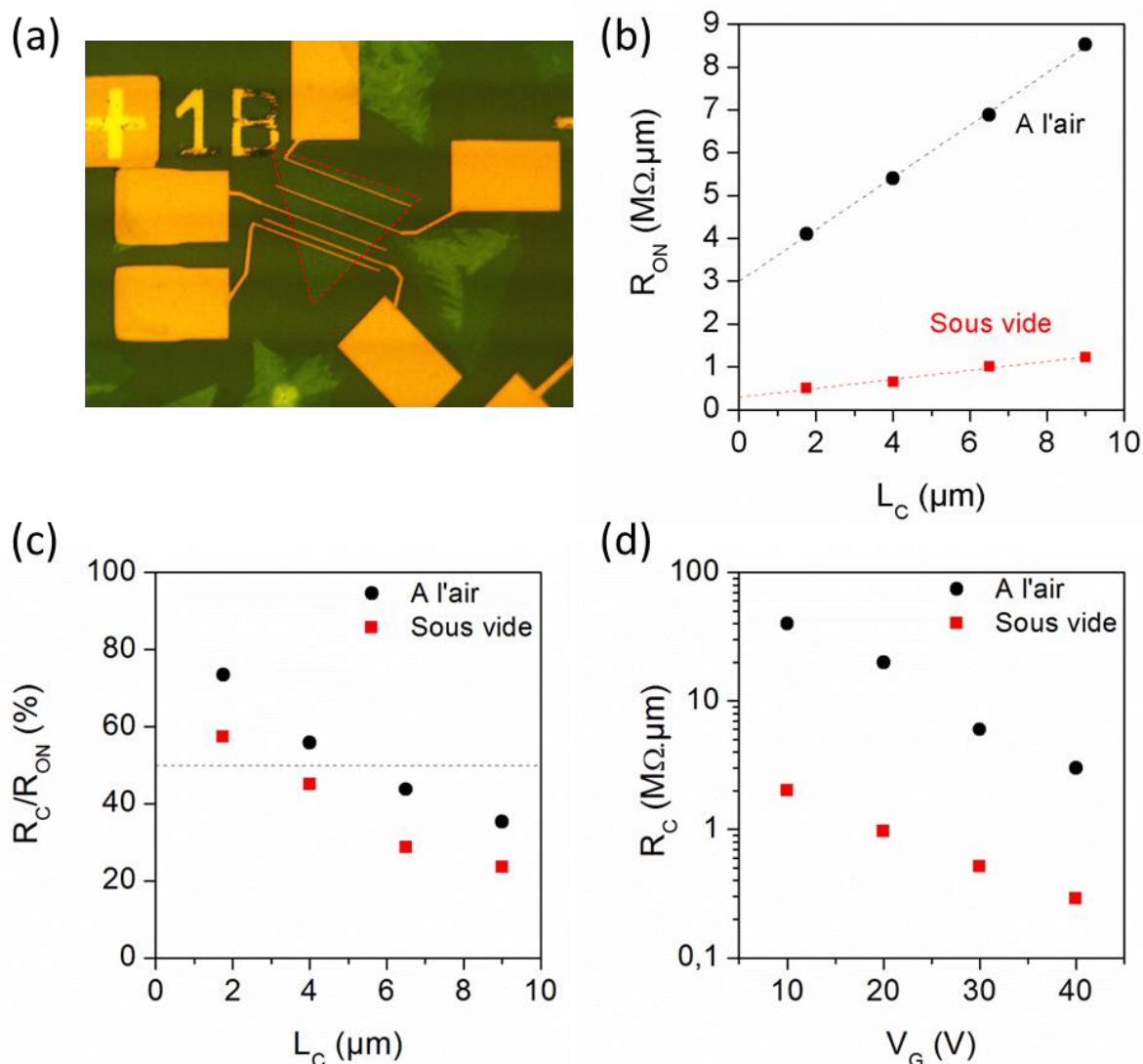


Figure III-11 : (a) Image en microscopie optique de 4 FETs utilisés pour l'étude de l'effet de la longueur de canal. (b) Evolution de la résistance totale du canal dans l'état ON à l'air (noir) et sous vide (rouge) en fonction de la longueur de canal L_c (c) Evolution de la part de la résistance de contact dans la résistance totale du canal en fonction de la longueur de canal. (d) Evolution de la résistance de contact en fonction de la tension de grille V_G .

En extrapolant la droite obtenue jusqu'à $L = 0$, on obtient la résistance induite par les contacts Source/Drain. On obtient une résistance de contact R_C de $3 M\Omega \cdot \mu m$, $1,5 M\Omega \cdot \mu m$ par contact. On peut observer la part de la résistance de contact par rapport à la résistance totale mesurée sur la **Figure III-11c**. Cette figure indique que la résistance de contact représente plus de 50% de la résistance totale pour des longueurs de canal inférieures à $5 \mu m$. Cette résistance de contact empêche donc toute amélioration notable des performances par la diminution de la longueur de canal en-dessous de $5 \mu m$.

Nous présentons maintenant les mesures réalisées sous vide. On observe tout d'abord sur la **Figure III-11b** que la résistance de contact ($145 \text{ k}\Omega \cdot \mu\text{m}$ par contact) est 10 fois plus faible qu'à l'air. De plus, la pente de la droite $R(L)$ est 6 fois plus faible, ce qui traduit une multiplication par 6 de la mobilité. Cette fois, la résistance de contact représente plus de 50% de la résistance totale pour des longueurs de canal inférieures à $3 \mu\text{m}$. Les molécules adsorbées influent donc à la fois sur la mobilité du canal (comme on a pu l'observer dans la sous partie précédente) mais aussi sur la résistance des contacts.

La **Figure III-11d** présente la dépendance de la résistance de contact R_C par rapport à la tension de grille V_G en échelle semi-logarithmique. On observe que la résistance de contact diminue exponentiellement avec la tension de grille. Cette tendance est la même pour les mesures effectuées à l'air et sous vide. Ceci s'explique par le fait que lorsqu'on augmente la tension de grille, la barrière Schottky à l'interface métal/semi-conducteur s'affine.

Du fait de la dépendance des résistances de contacts à la tension de grille, il est difficile de comparer les valeurs obtenues dans cette étude avec celles mesurées dans la littérature. Dans une étude récente du groupe d'A. Kis à l'EPFL, consacrée aux contacts sur les matériaux 2D,¹⁵¹ une telle comparaison est proposée en tenant compte de la conductivité du canal lors de la mesure de la résistance de contact. Nous avons adapté cette comparaison en intégrant nos mesures (**Figure III-12**). On ne considère ici que les mesures effectuées sur des monocouches de MoS₂ puisque la résistance de contact dépend également du nombre de couches de MoS₂. On observe que les résistances de contact mesurées dans notre étude sont dans la même gamme que celles obtenues dans la littérature avec des contacts en or.

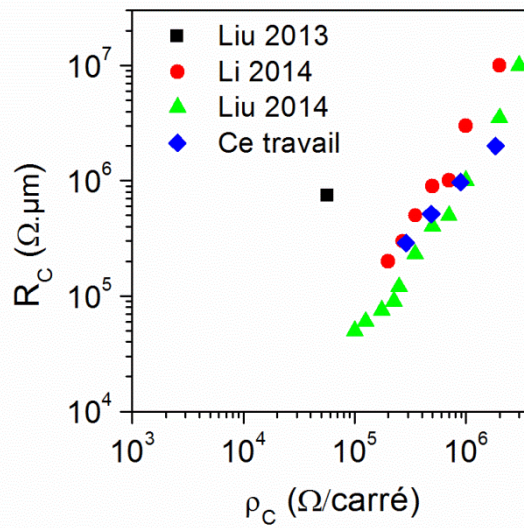


Figure III-12 : Résistance de contact de transistors à base de monocouches de MoS_2 en fonction de la résistivité du canal pour notre étude ainsi que différentes études de la littérature.^{150,152,153}

Cette étude de l'effet de la longueur de canal permet aussi de calculer une projection des performances que l'on pourrait atteindre en optimisant les résistances de contact. On peut par exemple comparer la mobilité des transistors avant (mobilité extrinsèque) et après (mobilité intrinsèque) déduction de l'effet des contacts. Pour calculer cette mobilité intrinsèque, on modifie V_{DS} dans la formule de calcul de la mobilité afin de ne prendre en compte que la tension entre les deux bords du canal, à l'exclusion des zones de contact. La tension V_{DS} devient donc :

$$V_{DS,eff} = V_{DS} \times \left(1 - \frac{R_C}{R_{ON}}\right)$$

La **Figure III-13** montre l'évolution de la mobilité intrinsèque et extrinsèque en fonction de la longueur du canal. Comme attendu, la mobilité extrinsèque est dépendante de la longueur du canal. En particulier, elle diminue pour les petites longueurs de canal (comme expliqué précédemment). En déduisant l'effet des résistances de contacts, on obtient des mobilités plus élevées et indépendantes de la longueur du canal.

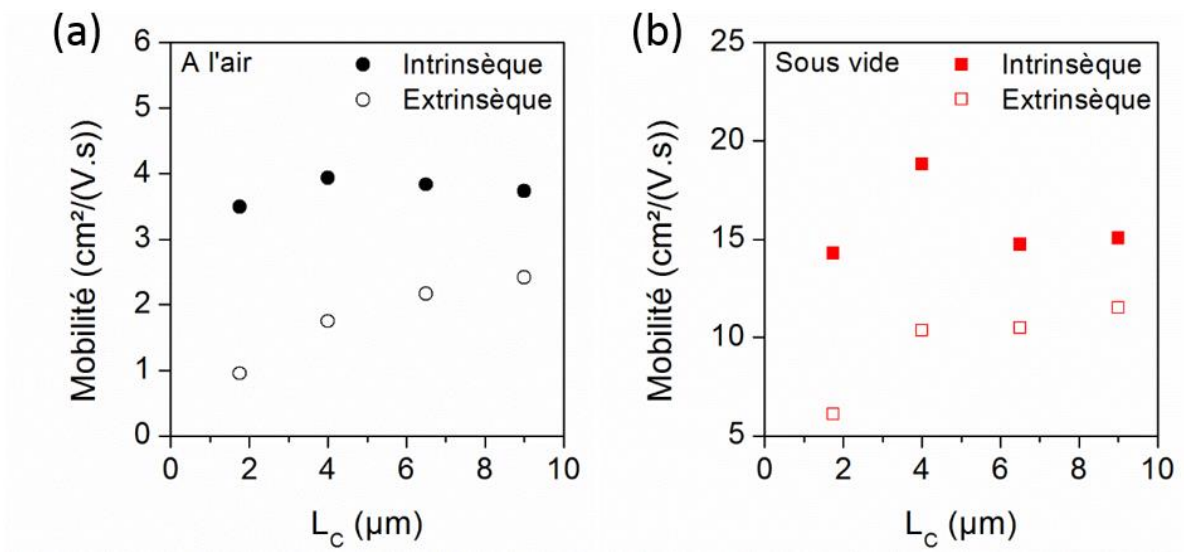


Figure III-13 : (a) Evolution de la mobilité (extraite des mesures effectuées à l'air) extrinsèque (disques vides) et intrinsèque (disques pleins) en fonction de la longueur de canal L_c . (b) Evolution de la mobilité (extraite des mesures effectuées sous vide) extrinsèque (carrés vides) et intrinsèque (carrés pleins) en fonction de la longueur de canal L_c .

Suite aux deux sous-parties ci-dessus, on peut conclure que les mobilités extraites à partir des caractéristiques de transfert de transistors à base de MoS₂ sont sous-estimées à cause de l'effet des molécules adsorbées mais aussi des résistances de contacts. En atténuant au maximum ces différents effets (mesures sous vide après recuit sur des transistors avec des longueurs de canal de l'ordre de 10 μm), on s'approche de la mobilité réelle du matériau : dans notre cas, elle est de l'ordre de 15-20 cm²/(V.s) sous vide (et supérieure à 25 cm²/(V.s) après recuit). Cette valeur de mobilité intrinsèque constitue une meilleure référence que la mobilité extrinsèque dans l'optique de futurs progrès de la croissance CVD. Cette valeur de mobilité est également intéressante puisqu'elle se situe au-delà des valeurs de mobilités usuelles des matériaux organiques, en particulier pour les transistors de type N.

III-5. Effet de la nature des contacts Source/Drain sur les résistances de contacts

Afin d'optimiser les performances des transistors à base de MoS₂, il est important d'étudier les contacts Source/Drain : en effet, comme nous l'avons vu dans la sous-partie précédente, les zones Source/Drain forment des résistances additionnelles qu'il s'agit de minimiser afin d'obtenir des transistors plus performants.

Dans les transistors à base de MoS₂, les contacts Source/Drain sont de type Schottky, c'est-à-dire qu'ils sont constitués d'une jonction métal/semi-conducteur. Pour bien comprendre l'effet des contacts sur les performances des transistors, il faut donc appréhender ce qu'il se passe dans ce type de jonction. Nous supposons d'abord qu'il n'y a pas d'états d'interface et que le semi-conducteur est dopé N de sorte que le niveau de Fermi du semi-conducteur est plus élevé que celui du métal. La **Figure III-14a** présente le diagramme de bandes d'un métal et d'un semi-conducteur pris de manière séparée. Le métal est caractérisé par son travail de sortie ϕ_M qui représente la différence d'énergie entre le niveau de Fermi et le niveau du vide. Le semi-conducteur est quant à lui caractérisé par son affinité électronique χ_S , qui représente la différence d'énergie entre le niveau du vide et le bas de la bande de conduction, et par ϕ_S , qui représente la différence d'énergie entre le niveau de Fermi du semi-conducteur et le bas de la bande de conduction. Dans ce cas, lorsque le métal et le semi-conducteur sont mis en contact, des électrons sont transférés du semi-conducteur vers le métal jusqu'à alignement des niveaux de Fermi (**Figure III-14b**). Des charges négatives s'accumulent à la surface du métal tandis que des charges positives s'accumulent à la surface du semi-conducteur. Un champ électrique se développe à l'interface métal/semi-conducteur. Il y a formation d'une barrière Schottky dont la hauteur est égale à la différence entre le travail de sortie du métal et l'affinité électronique du semi-conducteur :⁶

$$\phi_B^n = (\phi_M - \chi_S)$$

De la même façon, on peut définir une barrière Schottky entre un métal et un semi-conducteur de type P :

$$\phi_B^p = E_G - (\phi_M - \chi_S)$$

Cependant, en pratique, ces relations sont très rarement vérifiées. En effet, la présence d'une couche d'interface (et d'états électroniques associés) entre le métal et le semi-conducteur modifient ces relations. En prenant en compte ces phénomènes, on obtient que la relation entre la hauteur de barrière Schottky et le travail de sortie du métal est du type :⁶

$$\phi_B^n = A(\phi_M - \chi_S) + B$$

Où $A = \frac{1}{1+kD_{it}}$ et $B = K(1 - A)$, D_{it} représente la densité d'états d'interface et k et K sont des constantes du semi-conducteur et de l'interface.

Ainsi :

- Lorsque D_{it} tend vers 0, on retrouve : $\phi_B = \phi_M - \chi_S$.
- Lorsque D_{it} tend vers l'infini : $\phi_B = K$. Dans ce cas, la hauteur de barrière est indépendante du métal utilisé et le niveau de Fermi est bloqué par les états d'interface.

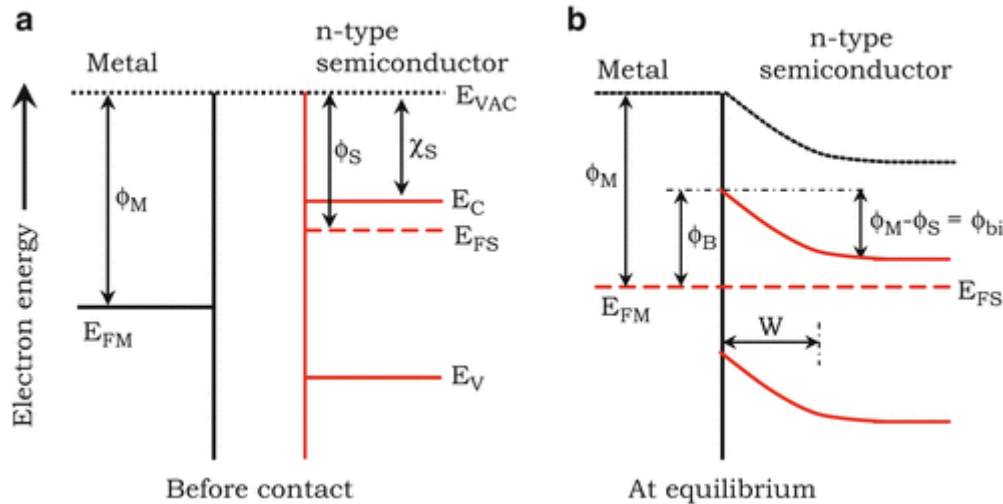


Figure III-14 : Diagramme de bandes d'un contact métal/semi-conducteur idéal. (a) Le métal et le semi-conducteur sont séparés. (b) Le métal et le semi-conducteur sont mis en contact. Sur ces diagrammes, E_C désigne le bas de la bande de conduction, E_V le haut de la bande de valence, E_{VAC} le niveau du vide, E_{FM} le niveau de Fermi dans le métal et E_{FS} le niveau de Fermi dans le semi-conducteur. W correspond à la largeur de la zone de déplétion des charges.

Le passage d'une barrière Schottky par des porteurs de charges s'effectue selon deux mécanismes de conduction : les porteurs de charges peuvent soit passer par-dessus la barrière sous l'effet de la température, on parle alors d'injection thermoïonique ; soit passer à travers la barrière par effet tunnel. L'injection thermoïonique décroît exponentiellement avec la hauteur de la barrière tandis que l'injection tunnel décroît exponentiellement avec la largeur de la barrière (et la hauteur de barrière à la puissance 3/2). Cette largeur de barrière peut être modulée par la tension de grille. Le type de porteurs de charges (électrons ou trous) injecté est déterminé par la hauteur relative entre les barrières Schottky ϕ_B^P et ϕ_B^n et par les conditions de polarisation (tensions de drain et de grille).

Ainsi, il s'agit de minimiser au maximum la hauteur d'une de ces barrières pour favoriser l'injection d'un type de porteurs de charge. En alignant le niveau de fermi du métal au plus près de la bande de conduction du MoS₂, on obtient une bonne injection des électrons. A

l'inverse, en l'alignant au plus près de la bande de valence, on obtiendrait une bonne injection des trous. Le cas intermédiaire consiste à aligner le niveau de Fermi du métal au milieu de la bande interdite : dans ce cas, si la largeur de bande interdite est suffisamment faible, on peut obtenir un transistor ambipolaire dans lequel peut s'établir un courant d'électrons ou de trous, suivant la polarisation de la grille et du drain. C'est notamment le cas pour les nanotubes de carbone semi-conducteurs dont la bande interdite est typiquement de l'ordre de 0,6-0,9 eV.¹⁵⁴

III-5.1. Etat de l'art

Dans la littérature, plusieurs stratégies ont été explorées dans le but de réduire la hauteur des barrières Schottky à l'interface métal/MoS₂, principalement pour obtenir de bons contacts N.

Les contacts métal/semi-conducteur peuvent prendre plusieurs formes : les contacts par-dessus le canal et les contacts par le côté du canal. Les contacts par le côté, bien que plus difficiles à réaliser, engendrent des résistances de contacts plus faibles que les contacts par le dessus du canal.

La plupart des contacts sur des semi-conducteurs étudiés dans la littérature sont constitués par l'évaporation d'un métal sur le dessus du semi-conducteur. Du fait de l'absence de liaisons pendantes sur le semi-conducteur 2D, il n'y a pas création de liaisons covalentes à l'interface métal/MoS₂ pour la plupart des métaux. L'interface est alors matérialisée par un *gap* de van der Waals.

En 2013, l'équipe d'A. Javey à l'Université de Berkeley a utilisé des dopants pour doper les zones de contacts et ainsi affiner les barrières Schottky.¹⁵⁵ Ils ont notamment fabriqué des transistors à base de MoS₂ exfolié ayant une géométrie double-grille : avec une top-gate locale en ZrO₂ / Ni et une back-gate globale constituée de silicium dopé et d'une couche de SiO₂ (**Figure III-15a**). Les zones d'accès ne sont pas recouvertes par la grille et peuvent ainsi être exposées à des dopants. Pour cela, ils ont utilisé du potassium, qui est un donneur d'électrons. La **Figure III-15b** présente la caractéristique de sortie d'un FET avant le dopage localisé par le potassium pour différentes valeurs de la tension de grille V_{TG} et avec $V_{BG} = 0$ V. Aux faibles V_{DS} , les courbes augmentent de manière exponentielle, ce qui démontre bien la présence de barrières Schottky au niveau des contacts. Même lorsque les zones d'accès sont dopées électrostatiquement par la grille arrière ($V_{BG} = 40$ V), les barrières Schottky sont toujours présentes (**Figure III-15c**). Par contre, une fois que les zones d'accès sont exposées au potassium, le comportement Schottky de la caractéristique de sortie disparaît et les niveaux de

courant augmentent de plus d'un ordre de grandeur (**Figure III-15d**). Cette étude est importante pour comprendre l'effet du dopage sur les barrières Schottky. On peut en particulier noter que le potassium permet de multiplier le courant par ~ 30 (à $V_{BG} = 0$ V), ce qui donne une idée du type de marge que l'on peut attendre à partir de contacts non optimaux. Pour autant, cette solution n'est pas pertinente technologiquement parlant puisqu'elle n'est pas réalisable hors laboratoire. En effet, le potassium est très sensible à l'oxydation. De plus, la présence de zones d'accès compliquerait la miniaturisation des transistors.

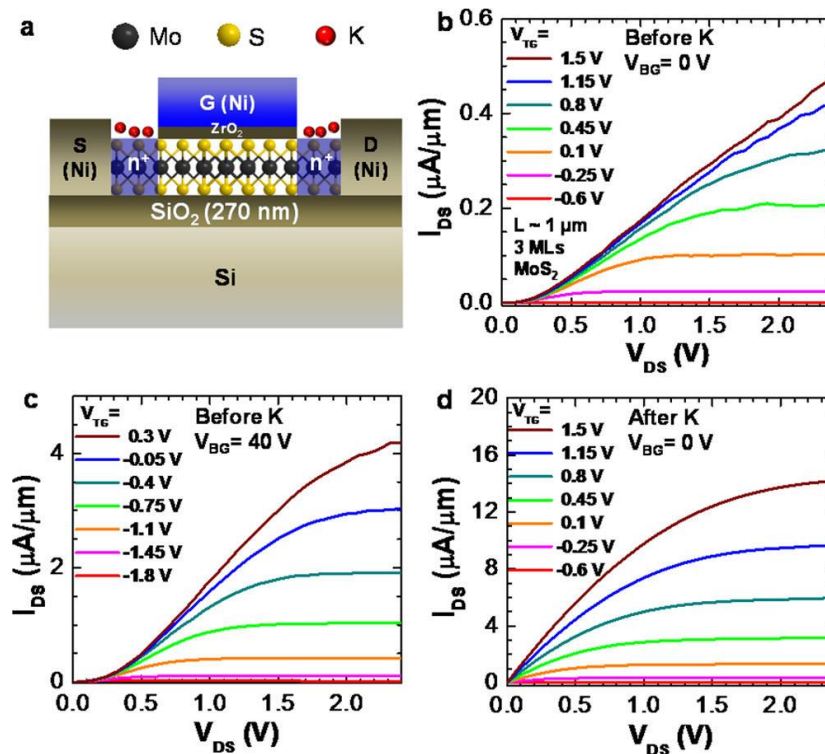


Figure III-15 : (a) Schéma d'un FET à base de MoS₂ avec des contactsz Source/Drain dopés N par exposition au potassium. (b, c) Caractéristiques de sortie d'un dispositif (épaisseur de 3 couches, $L = 1$ μm) avant exposition au potassium mesurées respectivement à $V_{BG} = 0$ V et $V_{BG} = 40$ V. (d) Caractéristiques de sortie du même dispositif après 120 min d'exposition au potassium et mesurées à $V_{BG} = 40$ V. Figure issue de ¹⁵⁵.

En 2013, l'équipe de J. Appenzeller à l'Université de Purdue a étudié l'influence de la nature du métal de contact sur la hauteur de barrière Schottky à l'interface métal/MoS₂.⁹⁸ Pour cela, ils ont fabriqué des transistors à base de MoS₂ exfolié en utilisant différents métaux de contacts (Pt, Ni, Ti, Sc). Tous les transistors fabriqués sont de type N, quelle que soit la nature du contact (même quand son travail de sortie est très élevé). Ils ont déterminé les différentes hauteurs de barrière en mesurant l'énergie d'activation pour chaque métal. Ils ont ainsi conclu que le niveau

de Fermi est fortement bloqué proche de la bande de conduction par les états d'interface puisqu'ils obtiennent une pente $d\phi_B/d\phi_m$ de 0,1. En outre, le scandium (le métal utilisé avec le plus faible travail de sortie) donne les meilleures performances pour les transistors.

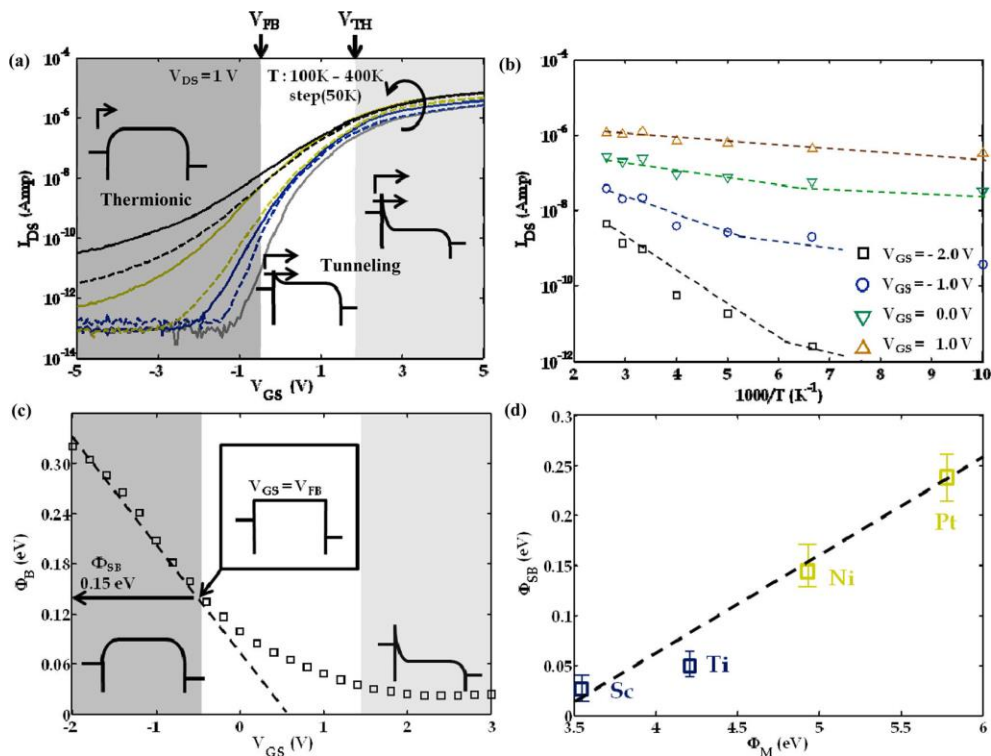


Figure III-16 : (a) Caractéristiques de transfert d'un transistor à base de MoS₂ mesurées à différentes températures. (b) Graphe de type Arrhénius réalisé à partir des mesures de (a). (c) Hauteur de barrière Schottky extraite à partir de (b) en fonction de la tension de grille. (d) Hauteur de barrière Schottky en fonction du type de métal utilisé pour les contacts. Figure issue de ⁹⁸.

Afin d'éviter le blocage du niveau de Fermi, il est possible d'insérer une fine couche d'isolant entre le canal et le métal de contact. Cette couche sert à éviter les états induits par le métal dans la bande interdite (MIGS - Metal Induced Gap States). Ainsi, en 2016, l'équipe de P. Wong à l'Université de Stanford a réalisé des FETs à base de MoS₂ CVD en utilisant des contacts de type MIS (Métal-Isolant-Semi-conducteur).¹⁵⁶ Pour réaliser ces contacts, ils ont inséré une fine couche de Ta₂O₅ (d'une épaisseur de 0,5 à 5 nm) entre le métal de contact (Ti/Au) et le MoS₂ (**Figure III-17a**). Ils ont extrait les résistances de contacts à partir de structures TLM (Transfer Length Measurement). Les mesures montrent que lorsqu'on augmente l'épaisseur de Ta₂O₅ de 0 à 1,5 nm, la résistance de contact diminue (jusqu'à 2 à 3 ordres de grandeur en moins) ; puis, quand l'épaisseur du film isolant passe de 1,5 à 5 nm, la résistivité de contact augmente de nouveau (**Figure III-17b**). En effet, la couche de Ta₂O₅ permet de diminuer la hauteur de

barrière à l'interface métal/semi-conducteur, mais elle introduit aussi une résistance tunnel supplémentaire. D'après les mesures, cette résistance devient prépondérante à partir de 1,5 nm. Il est cependant à noter que pour une même épaisseur de barrière, les valeurs de résistivité du contact ρ_c s'étale sur plus d'un ordre de grandeur : cette méthode semble donc difficile à contrôler.

Des études similaires ont été réalisées sur du MoS₂ exfolié en utilisant du MgO (équipe de R.K. Kawakami à l'Université de Californie¹⁵⁷) et du TiO₂ (équipe de S.P. Dash à l'Université de Technologie de Göteborg¹⁵⁸) en tant que couche isolante.

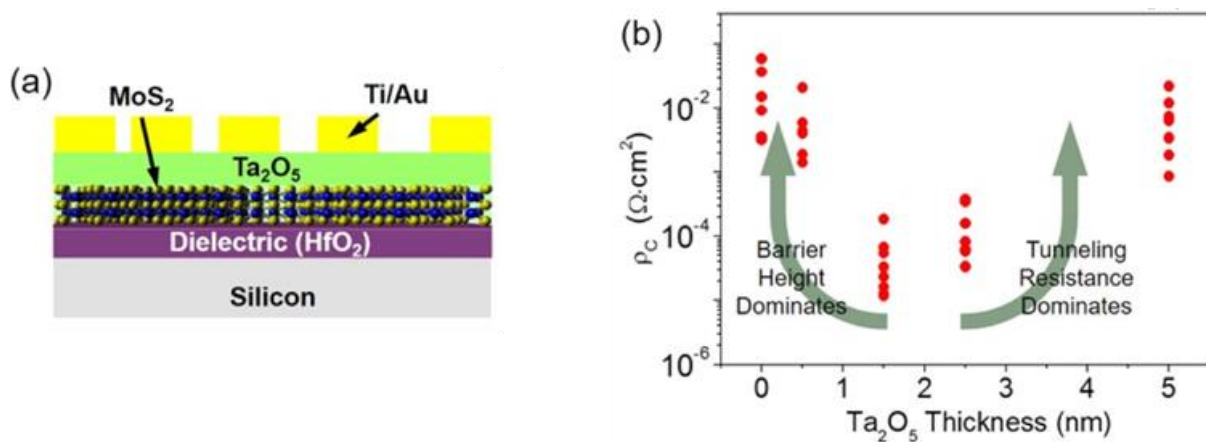


Figure III-17 : (a) Schéma des transistors à base de MoS₂ utilisés dans les structures TLM avec des contacts MIS. (b) Résistivité du contact en fonction de l'épaisseur de la couche de Ta₂O₅. Figure issue de ¹⁵⁶.

III-5.2. Transistors à base de MoS₂ CVD avec des contacts en scandium et en MoO₃

Cette sous-partie est consacrée à l'optimisation des contacts des FETs réalisés à partir des monocouches de MoS₂ CVD. Comme les transistors à base de MoS₂ sont de type N, pour diminuer la hauteur de barrière Schottky, il semble pertinent d'utiliser un métal de contact avec un travail de sortie faible. Nous avons choisi le scandium qui a un travail de sortie de 3,5 eV. Nous avons aussi tenté d'utiliser cette même stratégie pour observer un courant de trous dans les transistors à base de MoS₂ : ainsi, nous avons utilisé un métal de contact avec un travail de sortie élevé, le MoO₃, afin que son niveau de Fermi s'aligne plus près de la bande de valence.

Afin de comparer les différents types de métaux, nous avons aussi réalisé des transistors avec des contacts mixtes (les deux contacts sont fabriqués avec des métaux différents). Par exemple, un transistor avec un contact en or et l'autre en scandium. Ainsi, en injectant des électrons à

partir de l'un puis l'autre des contacts, on peut comparer l'efficacité respective de ceux-ci. L'avantage de cette technique réside dans le fait que le canal est strictement identique, que l'on injecte les porteurs de charges par l'un ou l'autre des contacts. Cela permet de comparer précisément l'efficacité d'injection des porteurs de charges des différents métaux. Les deux métaux testés (Sc et MoO₃) sont comparés à un même métal de référence, l'or.

III-5.2.1. Contacts à faible travail de sortie (Sc)

Les contacts Source/Drain des FETs sont constitués de 30 nm de scandium et 20 nm d'aluminium. En effet, compte tenu du faible travail de sortie du scandium, celui-ci a tendance à s'oxyder. L'aluminium sert à éviter l'oxydation du scandium : en effet, l'aluminium ne s'oxyde qu'en surface et forme donc ensuite une couche protectrice pour le scandium.

La **Figure III-18a** représente un MoS₂-FET avec des contacts en scandium. Sa caractéristique de transfert mesurée sous vide après un recuit à 100°C pendant 2h est représentée sur les **Figure III-18b** et **c**, en échelle linéaire et logarithmique respectivement. Comme attendu, le transistor est de type N. Il présente un rapport I_{ON}/I_{OFF} de 10^9 et une mobilité de 9,5 cm²/(V.s). Sur la caractéristique de sortie, présentée sur la **Figure III-18d**, on observe une croissance exponentielle aux faibles V_{DS} (caractéristique d'une injection à travers une barrière Schottky) et une saturation du courant (typiquement autour de $V_{DS} = 4$ V pour $V_{GS} = 20$ V).

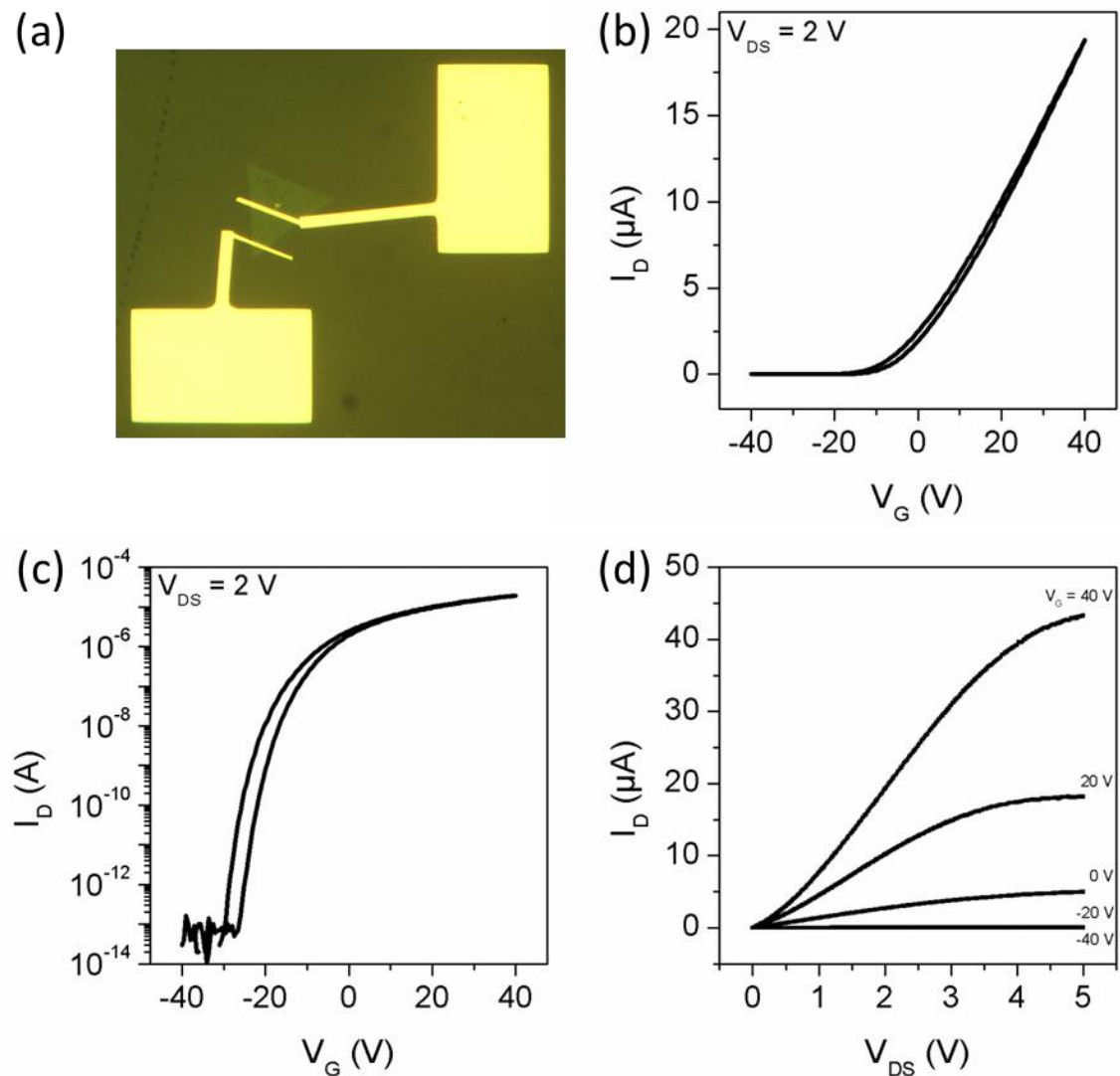


Figure III-18 : (a) Image en microscopie optique d'un MoS₂-FET avec des contacts en scandium. Sa longueur de canal vaut 8,4 μm et sa largeur 9,3 μm. (b-c) Caractéristique de transfert en échelle linéaire (b) et en échelle logarithmique (c) du MoS₂-FET représenté en (a). La tension de drain vaut 2 V. (d) Caractéristiques de sortie mesurée pour des différentes valeurs de tension de grille $-40 < V_{BG} < 40$ V.

Les mesures présentées ont été effectuées sous vide et après recuit car ces conditions donnent les meilleures performances. Il est à noter que, sous vide, l'évolution des caractéristiques de transfert par rapport aux mesures à l'air diffère très significativement de celles obtenues pour les MoS₂-FETs avec des contacts en or : en effet, les caractéristiques ne sont pas translatées vers les tensions de grille négatives, comme le montre la **Figure III-19**, ce qui préserve l'état OFF du transistor. Les performances de ce transistor montrent donc la viabilité des MoS₂-FETs avec des contacts en scandium (protégés par de l'aluminium).

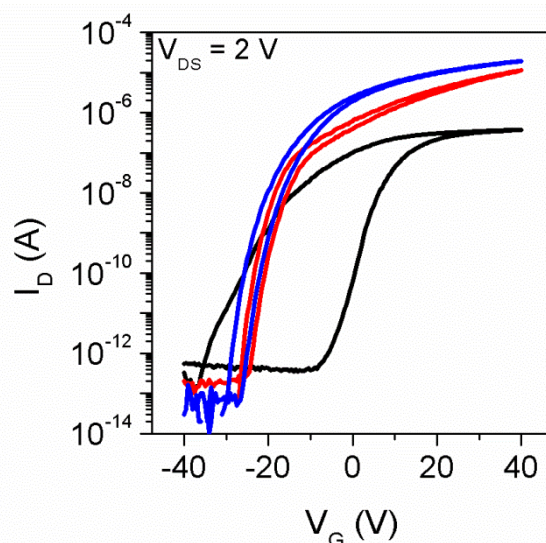


Figure III-19 : Caractéristiques de transfert d'un MoS₂-FET avec des contacts en scandium mesurées à l'air (noir), sous vide (rouge) et sous vide après recuit (bleu).

Cependant, nous avons noté que, malgré la couche de protection en aluminium, les contacts en scandium se dégradent assez rapidement. Ainsi, la **Figure III-20a** représente la caractéristique de transfert du même dispositif mesurée dans les mêmes conditions une semaine après, pour des tensions de drain de 1 et 2 V. On remarque que le niveau du courant dans l'état ON a fortement diminué (-92 %) et que la caractéristique ne dépend que très peu de V_{DS} . Pour tenter d'améliorer la qualité du contact, nous avons appliqué une tension V_{DS} élevée aux bornes du transistor (jusqu'à 20V). La caractéristique I_D - V_{DS} correspondante est représentée sur la **Figure III-20b**. Sur cette figure, on observe que lors du premier I_D - V_{DS} , le courant sature rapidement à partir de $V_{DS} = 1$ V ; ensuite, à partir de 10 V, il augmente de nouveau fortement. Lors du second I_D - V_{DS} , le courant ne sature plus à partir d'1 V et est beaucoup plus élevé dans la gamme 0-10 V. Suite à ces I_D - V_{DS} , nous avons de nouveau mesuré la caractéristique de transfert du dispositif. Cette fois, la caractéristique de transfert dépend bien de V_{DS} , comme le montre la **Figure III-20c**. Le courant dans l'état ON est plus élevé mais reste toutefois inférieur à celui mesuré une semaine auparavant. Le rapport I_{ON}/I_{OFF} vaut désormais 3.10^7 et la mobilité $5,6 \text{ cm}^2/(\text{V.s})$ (-40 %).

Cette dégradation des performances est due à la qualité de l'interface entre le scandium et le MoS₂. Comme le scandium, qui possède un travail de sortie faible ($\sim 3,5$ eV), a tendance à s'oxyder facilement, cela peut s'expliquer par la formation d'une barrière d'oxyde à l'interface Sc/MoS₂. Lorsque l'on applique une tension entre le drain et la source, la majorité de la chute

de potentiel est absorbée par cet oxyde, ce qui explique pourquoi la caractéristique de transfert ne dépend que très peu de V_{DS} . En appliquant une tension élevée entre la source et le drain, on parvient à supprimer cette barrière. Ainsi, le transistor retrouve son fonctionnement normal mais ses performances restent moindres qu'avant la formation de l'oxyde. Il est donc probable que le claquage de la barrière d'oxyde soit local et n'affecte pas toute la largeur du contact.

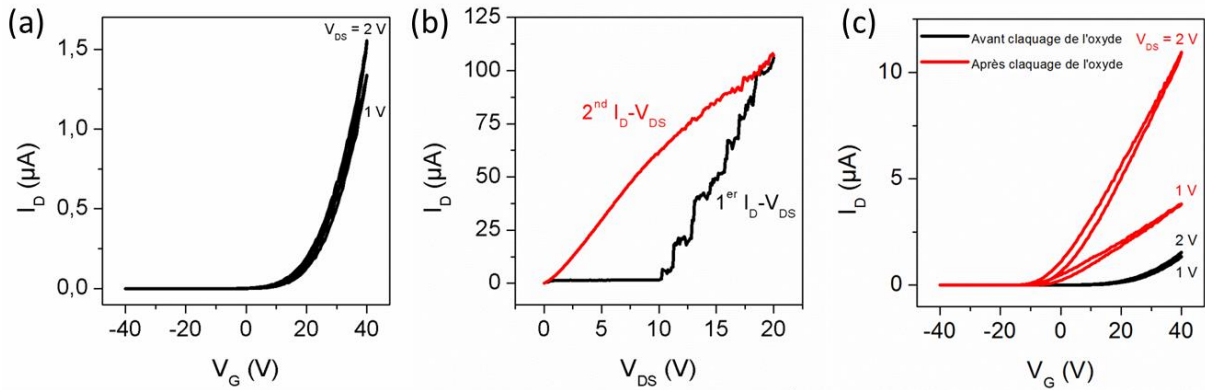


Figure III-20 : (a) Caractéristiques de transfert mesurées sous vide à V_{DS} de 1 et 2 V. (b) Caractéristiques de sortie à très fort V_{DS} mesurées sous vide à $V_G = 40$ V. (c) Caractéristiques de transfert mesurées sous vide à V_{DS} de 1 et 2 V avant et après le claquage de la barrière d'oxyde.

A l'issue de cette étude des MoS₂-FETs avec des contacts en scandium, il s'agit de déterminer si le scandium permet de meilleures performances que l'or. Or, les transistors avec des contacts en or d'une part et en scandium d'autre part ont été réalisés à partir de MoS₂ CVD issu de croissances différentes. Comme les performances peuvent varier en fonction de la croissance CVD, il nous a paru préférable de ne pas comparer directement les performances des deux types de MoS₂-FETs. Pour remédier à ce problème, nous avons réalisé des MoS₂-FETs avec des contacts mixtes (or et scandium). Ces transistors ont été fabriqués à chaque fois à partir d'un des deux contacts des dispositifs Sc-Sc. Ils ont été mesurés une semaine après les dispositifs Sc-Sc (délai rendu nécessaire par la fabrication de nouvelles électrodes).

La **Figure III-21a** présente les caractéristiques de transfert d'un dispositif mixte Sc-Au mesurées sous vide : la première (rouge) est réalisée en appliquant la tension de drain positive sur le contact en or (donc en injectant les électrons à partir du contact en scandium) tandis que pour la seconde (noire), les électrons sont injectés par le contact en or. Comme précédemment, on note que lorsqu'on injecte les électrons depuis le contact en scandium, les caractéristiques de transfert dépendent très peu de la tension de drain (à cause de la barrière de potentiel à l'interface Sc/MoS₂). Par contre, lorsque les électrons sont injectés à partir du

contact en or, la barrière côté scandium n'a plus d'effet et les caractéristiques de transfert dépendent bien de la tension de drain. Après avoir appliqué une tension positive de 20 V sur le contact en or, les caractéristiques de transfert avec injection côté scandium retrouvent leur dépendance en V_{DS} (**Figure III-21b**) puisque la barrière d'oxyde côté scandium a été détruite. Pour autant, les courants d'électrons dans l'état ON injectés côté scandium restent inférieurs à ceux injectés côté or : cela montre que le scandium ne forme pas un meilleur contact N que l'or.

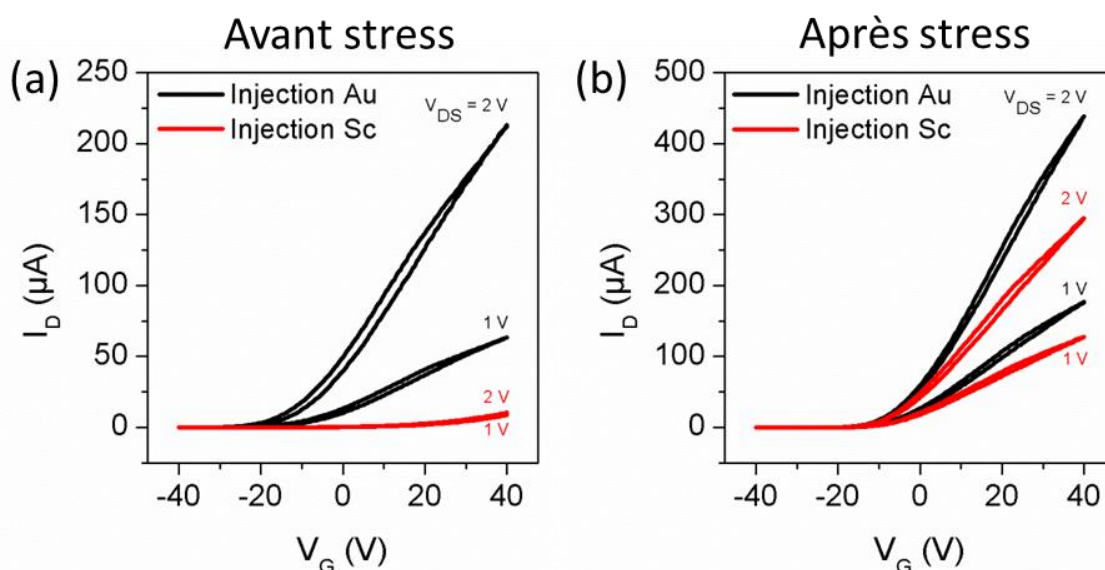


Figure III-21 : (a) Caractéristiques de transfert mesurées sous vide à $V_{DS} = 1$ et 2 V sur un dispositif mixte Au-Sc en injectant les électrons du côté or (noir) ou du côté scandium (rouge). (b) Caractéristiques de transfert mesurées sous vide à $V_{DS} = 1$ et 2 V sur le même dispositif après un stress de l'interface Sc/MoS₂, en injectant les électrons du côté or (noir) ou du côté scandium (rouge).

Nous avons montré que la barrière côté scandium n'avait pas d'influence sur les électrons injectés par le contact en or. Pour le vérifier, nous avons comparé la caractéristique de transfert d'un dispositif mixte avant et après claquage de la barrière d'oxyde. Dans la suite, nous appellerons « stress de l'interface Sc/MoS₂ » le fait de réaliser un I_D - V_{DS} (avec V_{DS} allant de 0 à 20 V et $V_G = 40$ V) en appliquant une tension positive sur le contact en or. De même, le terme « stress de l'interface Au/MoS₂ » se référera à la réalisation d'un I_D - V_{DS} (avec V_{DS} allant de 0 à 20 V et $V_G = 40$ V) en appliquant une tension positive sur le contact en scandium. Nous avons comparé l'impact sur les performances des MoS₂-FETs d'un stress de l'interface Au/MoS₂ à celui d'un stress de l'interface Sc/MoS₂. Pour cela, nous avons considéré deux transistors avec des contacts mixtes Au-Sc. Pour le premier, nous avons d'abord stressé l'interface Sc/MoS₂

puis l'interface Au/MoS₂. Après chaque stress, la caractéristique de transfert avec injection des électrons côté or a été mesurée. Pour le second dispositif, l'ordre des stress a été inversé. Le but est de montrer quel impact a chaque type de stress sur les performances, indépendamment de l'ordre d'exécution. Les résultats sont présentés sur la **Figure III-22**. Quel que soit l'ordre des stress, le stress de l'interface Sc/MoS₂ ne compte que pour moins de 20 % de l'amélioration totale du courant dans l'état ON. Plus de 80 % de l'amélioration est donc dû au stress de l'interface Au/MoS₂. Cela confirme que la barrière côté scandium a très peu d'influence sur les électrons injectés par le contact en or. L'amélioration des performances suite au stress de l'interface Au/MoS₂ s'explique par une amélioration de la qualité du contact, sans doute due à l'échauffement par effet Joule.

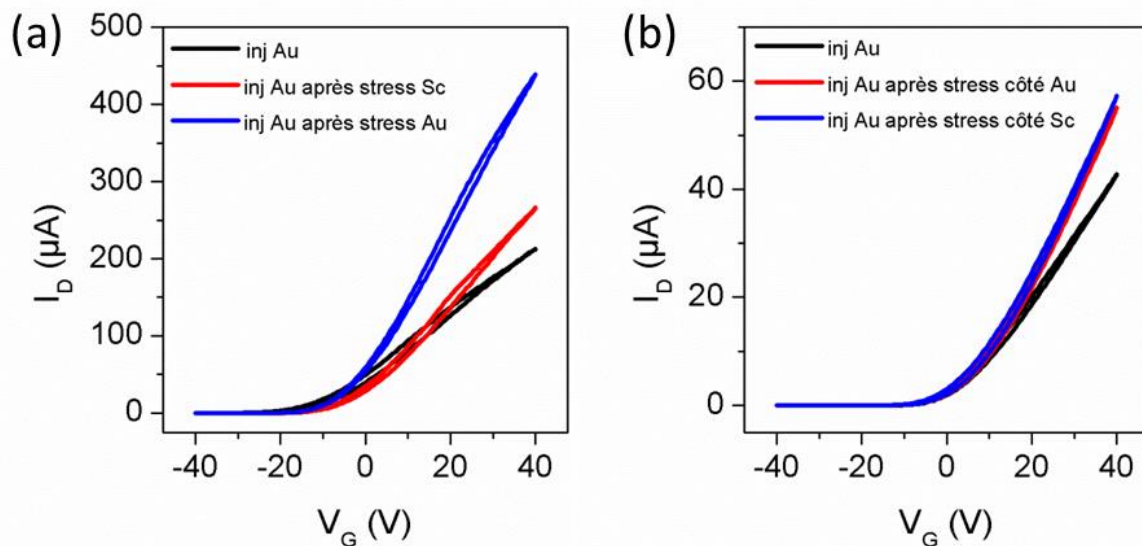


Figure III-22 : (a) Caractéristiques de transfert d'un MoS₂-FET avec des contacts mixtes Au-Sc mesurées à $V_{DS} = 2$ V. Les électrons sont injectés par le côté or. Après la mesure initiale (noir), la caractéristique est de nouveau mesurée après un stress de l'interface Sc/MoS₂ (rouge) puis après un stress de l'interface Au/MoS₂ (bleu). (b) Caractéristiques de transfert d'un autre MoS₂-FET avec des contacts mixtes Au-Sc mesurées à $V_{DS} = 2$ V. Les électrons sont injectés par le côté or. Après la mesure initiale (noir), la caractéristique est de nouveau mesurée après un stress de l'interface Au/MoS₂ (rouge) puis après un stress de l'interface Sc/MoS₂ (bleu).

Le stress des interfaces contact/canal semble montrer que l'on peut améliorer grandement la qualité des contacts par cette méthode. Ceci signifierait que les performances des transistors mesurés dans la partie III-3 (pour lesquels ces étapes de stress des interfaces contact/canal n'ont pas été réalisées) ont été sous-estimées. Pour le vérifier, nous avons mesuré la caractéristique

de transfert d'un même transistor (ayant deux contacts en or) après plusieurs stress de l'interface contact/canal à différentes tensions de drain ($V_{DS} = 20, 30$ et 40 V). Ces mesures ont été réalisées sous vide, après un recuit à 100°C pendant 2h. La **Figure III-23a** présente les caractéristiques de transfert obtenues. On observe que ces caractéristiques sont similaires : les courants dans l'état ON (à $V_G = 40$ V) ne diffèrent au maximum que d'environ 10%. Par conséquent, les différents stress n'ont pas amélioré la qualité des contacts comme c'était le cas avec les transistors ayant des contacts mixtes Au/Sc. De plus, on n'observe pas d'effet de dédopage suite aux différents stress, malgré les températures élevées induites par les forts courants : on peut en déduire qu'après le recuit à 100°C , toutes les molécules de l'air ambiant (H_2O et O_2 notamment) qui dopent le canal ont été évacuées.

Cette expérience a d'autre part permis d'évaluer la stabilité du MoS_2 à fort courant. Ainsi, la **Figure III-23b** présente la caractéristique de sortie d'un transistor avec des contacts en or. Nous avons augmenté la tension de drain V_{DS} jusqu'à ce que le canal casse. Le transistor cesse ainsi de faire passer du courant à $V_{DS} = 44,7$ V. Le courant à ce moment est de $686 \mu\text{A}$, ce qui correspond à une densité de courant de $5,3 \cdot 10^6 \text{ A/cm}^2$. Cette valeur est inférieure à celle obtenue par l'équipe d'A. Kis à l'EPFL ($4,9 \cdot 10^7 \text{ A/cm}^2$) à partir d'un feuillet monocouche de MoS_2 exfolié.¹⁵⁹ Elle montre toutefois la très grande robustesse du MoS_2 vis-à-vis des très forts courants.

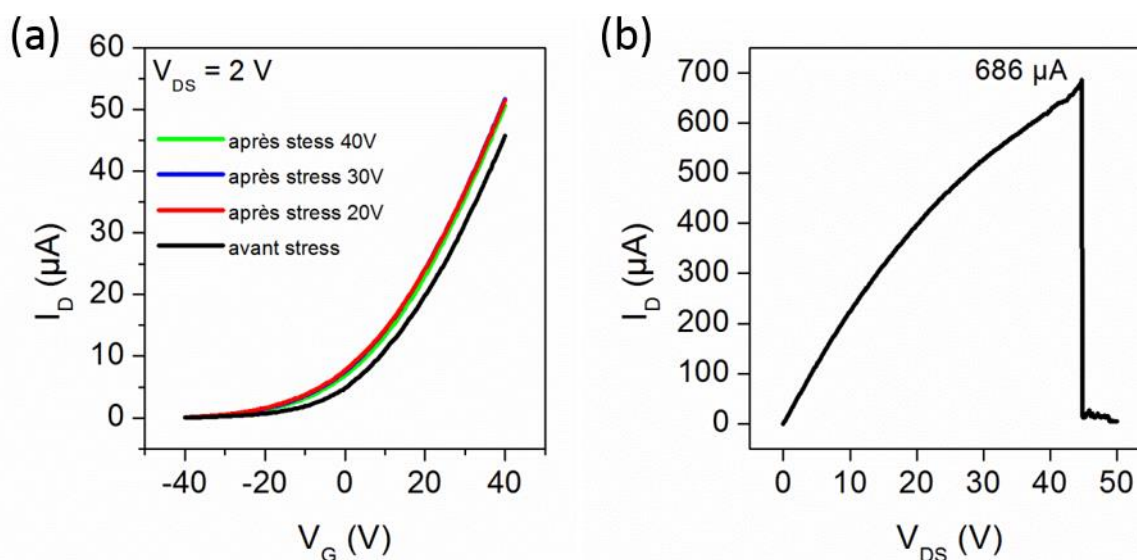


Figure III-23 : (a) Caractéristiques de transfert en échelle linéaire d'un MoS_2 -FET mesurées à $V_{DS} = 2$ V. La courbe noire correspond à la mesure avant stress ; les autres représentent les caractéristiques

de transfert mesurées après un stress à $V_{DS} = 20$ V (rouge), 30 V (bleu) et 40 V (vert). (b) Caractéristique de sortie d'un MoS₂-FET avec des contacts en or mesurée à $V_G = 40$ V.

En conclusion, le scandium ne forme pas un meilleur contact N que l'or sur des monocouches de MoS₂. Cela peut s'expliquer par son instabilité : en effet, du fait de son faible travail de sortie, le scandium s'oxyde et forme ainsi une barrière supplémentaire à l'interface métal/MoS₂. Le fait de recouvrir le scandium d'une couche d'aluminium ne permet pas de le protéger totalement.

Il est cependant à noter que les transistors comportant au moins un contact en scandium ont un bon état OFF, même sous vide et après recuit, ce qui n'était pas le cas des transistors Au-Au étudiés dans la sous-partie précédente. Par conséquent, lorsque l'on injecte les électrons par le contact en or des dispositifs mixtes Au-Sc, on cumule un bon courant ON et un bon courant OFF, ce qui représente un avantage décisif.

III-5.2.2. Contacts à travail de sortie élevé (MoO₃)

En 2014, l'équipe de A. Javey à l'Université de Californie à Berkeley est parvenu à réaliser des MoS₂-FETs de type P en utilisant du MoO₃ en tant que contacts.¹⁶⁰ Il est important de noter que, dans cet article, ils ont utilisé du MoS₂ exfolié multicouches. Pouvoir disposer de transistors de type N et de type P avec le même matériau de canal serait en effet intéressant, notamment pour bénéficier des atouts de l'inverseur CMOS en termes de faible consommation.

Sur la base de cet article, nous avons réalisé des MoS₂-FETs avec des contacts en MoO₃ de 5 et 10 nm d'épaisseur. Les contacts de MoO₃ sont recouverts de 30 nm d'or afin d'assurer un bon contact avec les pointes de mesures. Les mesures ont été réalisées à l'air afin de favoriser l'apparition de la branche P des caractéristiques de transfert. Malgré cette précaution, les 20 transistors réalisés se sont avérés être de type N, quelle que soit l'épaisseur de MoO₃ (**Figure III-24**). La différence avec l'article de l'équipe d'A. Javey tient dans le fait que le MoS₂ utilisé n'a pas la même bande interdite : en effet, les multicouches utilisées dans l'article d'A. Javey ont une largeur de bande interdite de 1,2 eV alors que celle des monocouches utilisées dans cette étude vaut 1,9 eV. Par conséquent, comme la largeur de bande interdite est plus grande, il est beaucoup plus difficile d'obtenir des contacts de type P. D'autre part, il est à noter que, selon l'étude de J. Appenzeller à l'Université de Purdue, le MoO₃ (qui a un travail de sortie de 6 eV) devrait former une barrière Schottky de ~0,3 eV avec la bande de conduction (soit une

barrière de 0,9 eV avec la bande de valence dans le cas de MoS₂ multicouches). Dans ce cas, le MoO₃ ne pourrait pas former de transistors de type P.

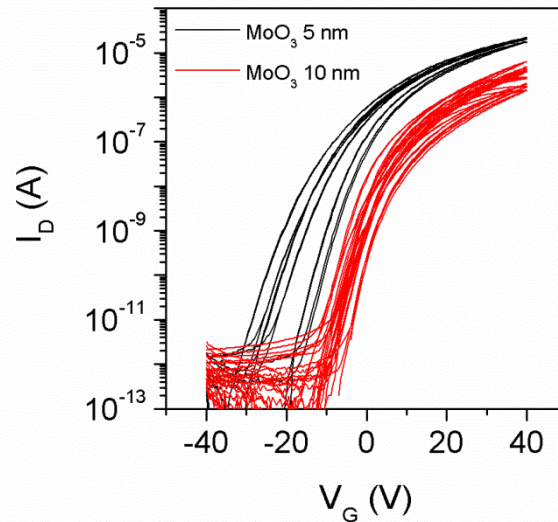


Figure III-24 : Caractéristiques de transfert mesurées à l'air et à $V_{DS} = 2$ V de 20 MoS₂-FETs différents avec des contacts en MoO₃ de 5 (noir) et 10 nm (rouge).

A partir d'une nouvelle série de dispositifs mixtes Au-MoO₃, nous avons pu comparer l'efficacité d'injection du MoO₃ par rapport à l'or. La **Figure III-25** présente les caractéristiques de transfert d'un tel transistor, les deux courbes correspondant aux deux sens d'injection. Quelle que soit l'épaisseur de MoO₃, l'or forme un meilleur contact pour l'injection d'électrons.

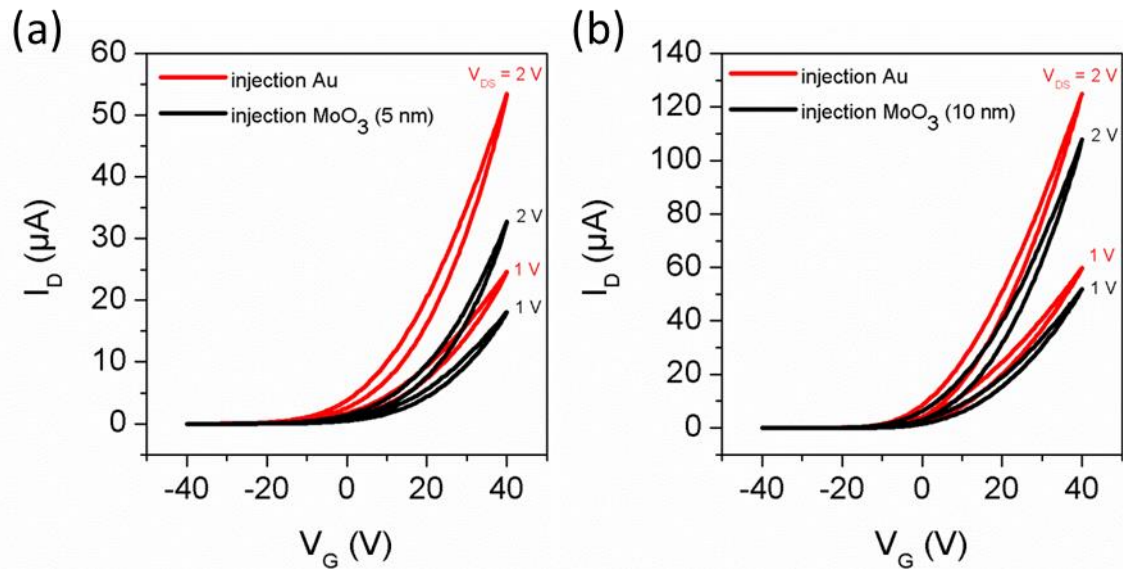


Figure III-25 : (a) Caractéristiques de transfert mesurées à $V_{DS} = 1$ et 2 V sur un dispositif mixte Au-MoO₃ (5 nm) en injectant les électrons du côté or (rouge) ou du côté MoO₃ (noir). (b) Caractéristiques de transfert mesurées à $V_{DS} = 1$ et 2 V sur un dispositif mixte Au-MoO₃ (10 nm) en injectant les électrons du côté or (rouge) ou du côté MoO₃ (noir).

III-6. Bilan

Ce chapitre a permis de montrer que les monocouches de MoS₂ obtenues par CVD au laboratoire peuvent être utilisées en tant que matériau de canal dans des transistors de type N performants. Pour autant la mesure de la mobilité est masquée par des effets externes au matériau :

- Ainsi, l’oxygène et l’eau contenus dans l’air ambiant dopent P les monocouches de MoS₂. Ce phénomène de dopage est d’autant plus flagrant que la grille est peu efficace. Le fait de mesurer les transistors sous vide et après recuit a permis de s’affranchir de cet effet de dopage. Les étapes de stress à très fort courant montrent que le recuit sous vide à 100°C est suffisant pour totalement s’affranchir des effets de l’environnement.
- D’autre part, les contacts influent aussi grandement sur les performances. En effet, suivant l’alignement de leur niveau de Fermi dans la bande interdite, ils forment des barrières Schottky plus ou moins hautes et donc des résistances de contacts plus ou moins élevées. Nous avons testé trois métaux ayant des travaux de sortie entre 3,5 et 6 eV (Sc, Au, MoO₃). Malgré cette grande différence, tous ces métaux donnent des transistors de type N. Parmi les métaux testés, l’or reste celui qui injecte le plus efficacement les électrons. Le scandium, qui a pourtant un travail de sortie moins élevé,

n'est pas plus performant, notamment à cause de son instabilité dans le temps : en effet, le scandium s'oxyde très vite, ce qui induit des résistances supplémentaires. L'influence des contacts est d'autant plus visible que la longueur de canal est faible.

En s'affranchissant de ces effets (mesures sous vide et transistors longs), on peut évaluer le potentiel réel du MoS₂ issu de nos synthèses actuelles. On peut ainsi obtenir des mobilités d'électrons de l'ordre de 15-25 cm²/(V.s). Cette valeur de mobilité se situe au-dessus de celles typiquement obtenues pour des matériaux organiques, surtout de type N. De plus, en associant des contacts asymétriques (typiquement Sc et Au), les dispositifs sous vide conservent un excellent état OFF (avec des rapports I_{ON}/I_{OFF} jusque 10⁹). Ils sont également particulièrement robustes vis à vis de fortes densités de courant.

Pour autant, le potentiel réel de ce matériau ne pourra être pleinement exploité dans des circuits que si les effets des molécules adsorbées et des résistances de contact sont fortement réduits par des solutions viables technologiquement parlant. En ce qui concerne l'effet des molécules adsorbées, il peut être atténué par une encapsulation des dispositifs (dans du PMMA par exemple ¹⁴⁷).

Enfin, il n'a pas été possible de réaliser des transistors de type P à partir des monocouches de MoS₂ CVD, même en utilisant un métal de contact avec un travail de sortie élevée (6 eV). Cela est sans doute dû à la largeur de bande interdite élevée dans les monocouches de MoS₂ utilisées (1,9 eV) et à la faible efficacité de la grille utilisée. Ne pas être en mesure de fabriquer des transistors de type P à partir des monocouches de MoS₂ implique que le MoS₂ seul ne peut pas être intégré dans une technologie CMOS. Cela suppose donc d'utiliser deux matériaux différents pour réaliser les transistors de type N et de type P. Les nanotubes de carbone semi-conducteurs, généralement de type P à l'air, pourraient constituer le matériau complémentaire du MoS₂. Il est cependant à noter que cette solution à deux matériaux compliquerait considérablement les processus de fabrication. Une autre alternative serait d'utiliser du MoS₂ multicouches (dont la largeur de bande interdite est plus faible) afin de pouvoir réaliser des transistors de type P. Enfin, la dernière solution consiste à utiliser une technologie uniquement basée sur des transistors de type N.⁹⁷ Cependant, cette solution est moins efficace énergétiquement parlant puisque la dissipation statique est plus élevée.

Chapitre IV : Influence du diélectrique dans les transistors à base de MoS₂ et intégration sur substrat souple

Dans le chapitre précédent, nous avons étudié les performances des MoS₂-FETs sur substrat rigide (Si / SiO₂ 150 nm). Dans ce chapitre, nous nous proposons d'étudier leur intégration sur substrat flexible. Ce passage sur substrat flexible s'accompagne de plusieurs obstacles en termes de fabrication. Tout d'abord, les substrats plastiques ne supportent pas les températures induites par la croissance CVD du MoS₂ : il faut donc passer par une étape de report. D'autre part, il faut choisir un diélectrique adapté aux substrats flexibles : en effet, lorsque le substrat d'étude est le silicium, le choix du SiO₂ est naturel puisque ce dernier peut être formé par oxydation thermique du silicium avec une épaisseur et une qualité bien contrôlée. Par contre, sur substrat plastique, d'autres diélectriques doivent être développés. Par conséquent, nous étudions dans ce chapitre deux types de diélectriques. Afin d'évaluer leur compatibilité avec les substrats flexibles, nous les avons intégrés dans des transistors sur substrat souple et avons évalué leurs performances.

IV-1. Diélectriques pour l'électronique flexible : état de l'art

Le diélectrique de grille représente un élément clé des transistors modernes. La densité surfacique de charges Q présentes à l'interface diélectrique/canal est reliée à la capacitance C_i du diélectrique par la relation : $Q = C_i \cdot V_G$. Comme l'augmentation de V_G est limitée en pratique, l'amélioration de la capacitance du diélectrique permet d'augmenter le nombre de charges (et donc le courant) dans le canal. La capacitance d'un diélectrique s'exprime comme suit :

$$C_i = \frac{\epsilon_0 \epsilon_r}{t},$$

où ϵ_0 représente la permittivité diélectrique du vide, ϵ_r la constante diélectrique et t l'épaisseur du diélectrique. Par conséquent, il y a deux stratégies possibles pour augmenter la capacitance d'un diélectrique : (1) diminuer son épaisseur ou (2) améliorer sa constante diélectrique. La capacitance n'est pas le seul critère de performances d'un diélectrique de grille. En effet, ce dernier doit aussi être un très bon isolant afin d'éviter les courants de fuite entre la grille et le

canal du transistor. De plus, comme il est en contact direct avec le canal du transistor, le diélectrique doit comporter le moins d'états de pièges possibles : en effet, les charges piégées peuvent soit altérer les propriétés de transport du canal, soit rendre difficile le contrôle de la position de la tension de seuil V_{th} .

En électronique conventionnelle, le SiO_2 a longtemps été utilisé en tant que diélectrique de grille. Cependant, du fait sa faible constante diélectrique, l'amélioration des performances des transistors a nécessité de rendre les films de SiO_2 de plus en plus fins, jusqu'au point où le courant de fuite est devenu un problème majeur. Dès lors, les recherches se sont concentrées sur des diélectriques ayant une constante diélectrique plus élevée (*high-k*), tels que le HfO_2 , l' Al_2O_3 et le ZrO_2 , ainsi que les techniques de dépôt associées (ALD (Atomic Layer Deposition), MOCVD (Metal Organic Chemical Vapor Deposition) et MBE (Molecular Beam Epitaxy)). Dès 2007, les processeurs ont incorporé le HfO_2 comme diélectrique de grille, à partir du nœud technologique 45 nm.¹⁶¹

En ce qui concerne l'électronique flexible, la question du choix du diélectrique de grille est aussi très importante, d'autant que ce dernier doit aussi supporter les contraintes en flexion et pouvoir être déposé à basse température (compatible avec le substrat plastique). Ainsi, dans la littérature, on peut distinguer deux grandes voies : la première consiste à utiliser des diélectriques inorganiques issus de l'électronique conventionnelle et de les adapter à l'électronique flexible. L'autre consiste à mettre au point de nouveaux types de diélectriques organiques, spécialement conçus pour l'électronique flexible.

Si l'on se restreint au cas du MoS_2 , on trouve plusieurs publications qui utilisent des diélectriques inorganiques pour fabriquer des transistors sur substrat flexible.¹⁶²⁻¹⁶⁴ Par exemple, l'équipe de D. Akinwande à l'Université du Texas à Austin a réalisé des transistors à base de MoS_2 sur substrat flexible (polyimide) en utilisant soit de l' Al_2O_3 , soit du HfO_2 comme diélectrique de grille.¹⁶³ Mesurés à plat, les transistors montrent des performances comparables à celles obtenues dans les mêmes conditions sur substrat rigide ($I_{ON}/I_{OFF} \sim 10^7$, $\mu = 30$ $cm^2/(V.s)$, $S = 82$ mV/decade). Une étude des performances électroniques des transistors sous contraintes mécaniques a aussi été réalisée. Les transistors restent fonctionnels jusqu'à un rayon de courbure d'environ 1 mm pour le HfO_2 et 2 mm pour l' Al_2O_3 . Au-delà, le rapport I_{ON}/I_{OFF} se dégrade à cause d'une augmentation du courant de fuite à travers la grille. Cela est dû à la formation de craquelures dans le film diélectrique. Les craquelures dans le film d' Al_2O_3

semblent se propager plus vite que dans le film d'HfO₂, ce qui donne un avantage à ce dernier en tant que diélectrique de grille pour l'électronique flexible.

D'autres groupes s'intéressent à la mise au point de nouveaux types de diélectriques organiques. Ainsi, les groupes de T. Takenobu et Y. Iwasa au Japon s'intéressent aux diélectriques de grille basés sur des liquides ioniques. Ils ont d'abord montré l'efficacité de liquides ioniques ([DEME][TFSI]) en tant que diélectrique de grille dans des transistors à base de MoS₂ exfolié sur substrat rigide.¹⁶⁵ Ils ont pu obtenir grâce à ce diélectrique des transistors ambipolaires pour de fines couches de MoS₂ (~ 15 nm) (**Figure IV-1 a et b**). Il est à noter que les mesures électriques ont été réalisées sous vide (10⁻⁵ Torr) et à une température de 220 K pour éviter toute réaction chimique entre le liquide ionique et le MoS₂, ce qui représente des contraintes majeures pour de futurs développements technologiques. Par la suite, ils ont utilisé un gel ionique ([EMIM][TFSI]) dans des transistors à base de MoS₂ sur substrat souple (polyimide).¹⁶⁶ Dans cette publication, ils ont résolu le problème de la stabilité du liquide ionique en le convertissant sous la forme d'un gel. Lors des tests en flexion, les performances ne sont pas affectées jusqu'à un rayon de courbure de 0,75 mm, ce qui démontre la flexibilité du gel ionique et du MoS₂ (**Figure IV-1 d et e**). Le même groupe a ensuite renouvelé l'expérience avec un substrat de PDMS et du MoS₂ CVD.¹⁶⁷ Avec le substrat de PDMS, ils ont testé l'effet de contraintes d'étirement sur les performances des transistors. Celles-ci sont stables jusqu'à un étirement de 5%. Les gels ioniques présentent donc plusieurs atouts pour l'électronique souple : ils sont très flexibles et peuvent être imprimés. Par contre, leur temps de réponse est très long (typiquement entre 10 µs et 1 ms) : il est donc impossible de réaliser des circuits électroniques rapides avec ce type de diélectriques (la fréquence limite est de l'ordre de 1-100 kHz)¹⁶⁸.

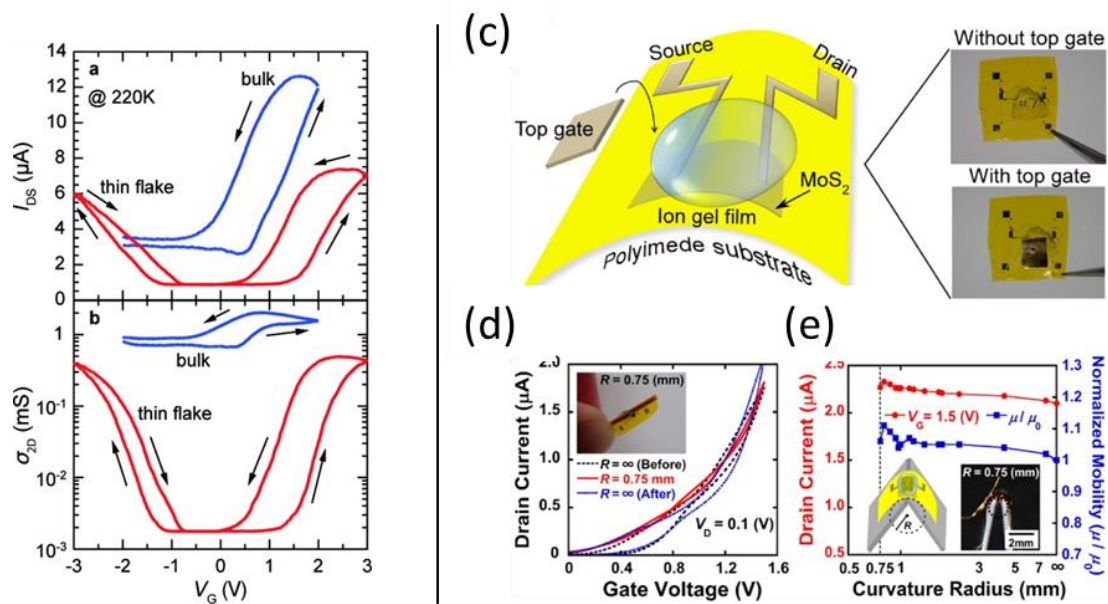


Figure IV-1 : (a) Caractéristiques de transfert mesurées à $V_{DS} = 0.2$ V d'un FET basé sur du MoS₂ épais et d'un autre basé sur un film fin (~ 15 nm) de MoS₂. (b) Conductivité 2D des deux mêmes FETs en fonction de la tension de grille V_G . Figure issue de ¹⁶⁵. (c) Représentation schématique et images optiques d'un transistor à base de MoS₂ sur substrat flexible utilisant un gel ionique en tant que diélectrique de grille. (d) Caractéristiques de transfert de ce transistor mesurées à $V_{DS} = 0,1$ V. La courbe rouge correspond à la caractéristique mesurée pour un rayon de courbure de 0,75 mm. Les courbes noire et bleue correspondent respectivement aux caractéristiques mesurées à plat avant et après la mesure en flexion. (e) Dépendance du courant de drain (état ON) et de la mobilité en fonction du rayon de courbure. La mobilité est normalisée par rapport aux mesures à plat réalisées avant les mesures en flexion. Figure issue de ¹⁶⁶.

Les SAMs (Self-Assembled Monolayers) constituent un autre type de diélectriques organiques. Les travaux pionniers de l'équipe de D. Vuillaume à l'IEMN ont en effet mis en évidence dès 1996 que des monocouches de molécules organiques auto-assemblées pouvaient constituer de bons isolants.^{169,170} Pour cela, ils ont déposé des molécules de n-alkyl-trichlorosilane (de formule générale $CH_3-(CH_2)_{n-1}-SiCl_3$) de différentes longueurs sur une surface de silicium avec oxyde natif (**Figure IV-2a**). L'accroche des molécules s'effectue par l'intermédiaire des groupements trichlorosilane sur les groupements silanol (-Si-OH) de l'oxyde natif et forment des liaisons siloxane (Si-O-Si). Ils ont ainsi montré que le courant tunnel à travers le film pouvait être considérablement réduit à condition que les molécules se déposent de manière ordonnée sur la surface ($J = 10^{-8}$ A.cm⁻² à 5.8 MV.cm⁻¹ et *breakdown* à 9–12 MV.cm⁻¹) (**Figure IV-2b**). Dans le cas contraire, la conductivité est beaucoup plus élevée. Ces films isolants ont

ensuite été intégrés dans des transistors utilisant comme canal semi-conducteur un film organique de sexithiophène et les performances suivantes ont été obtenues : $\mu = 3,6 \cdot 10^{-4}$ cm²/(V.s), $I_{ON}/I_{OFF} = 10^4$, $V_T = -1,3$ V, $S = 350$ mV/decade (**Figure IV-3**).¹⁷¹ En 2004, l'équipe de F. Stellacci au MIT a confirmé la possibilité d'utiliser ce même type de molécules en tant que diélectrique de grille.¹⁷² Ils ont montré qu'en changeant leur terminaison par des groupes phénoxy (**Figure IV-4a**), ils obtenaient des performances élevées dans des transistors à base de pentacène ($\mu = 1$ cm²/(V.s), $I_{ON}/I_{OFF} = 10^6$, $V_T = -1,3$ V, $S = 100$ mV/decade) (**Figure IV-4d**).

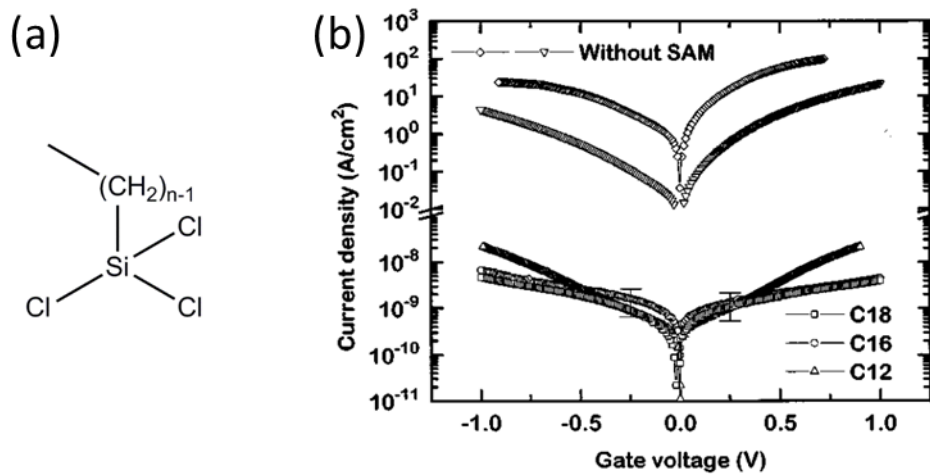


Figure IV-2 : (a) Structure chimique des n-alkyl-trichlorosilane. (b) Densité de courant en fonction de la tension dans des jonctions MIS avec des monocouches de différentes épaisseurs : 18, 16 et 12 atomes de carbone. Des mesures similaires ont été réalisées sur des jonctions sans SAM et des jonctions où la SAM a été délibérément retirée par UV ozone. Toutes les mesures ont été effectuées à température ambiante. Figure issue de ¹⁷⁰.

Depuis 2005, le groupe de T. Marks à l'Université de Northwestern propose quant à lui de multiplier le dépôt de SAMs pour obtenir des SAMTs (Self-Assembled MultiLayers) ou des SANDs (Self-Assembled NanoDielectrics). Chaque couche sert alors une fonction précise. Leur première génération de diélectriques (dénommée Si-SANDs) est formée par le dépôt successif en solution de couches organiques portant des fonctions organosilanes (**Figure IV-5**). Ces groupements organosilanes permettent l'auto-assemblage. Chaque couche a une fonction différente : La couche d'hydrocarbure saturée apporte les propriétés isolantes du film, la couche organique polarisable fixe la constante diélectrique, tandis que les couches de chlorosilanes servent de terminaisons ou de transitions avec les autres couches. Il est à noter que la formation de ces films diélectriques nécessite une sous-couche inorganique (type SiO₂).

La capacitance de ces SANDs varie de 390 à 710 nF/cm² à 100 Hz (en fonction de la combinaison des différentes couches). Ces valeurs élevées permettent de diminuer considérablement les tensions de grille dans les transistors. De plus, ces films ont tendance à diminuer la densité de pièges situés à l'interface diélectrique/semi-conducteur. Enfin, ils sont stables à l'air jusqu'à 350°C. Cette première génération de SANDs a été utilisée dans des FETs avec différents matériaux de canal (nanotubes de carbone, ZnO, In₂O₃, etc.).¹⁷³⁻¹⁸⁴

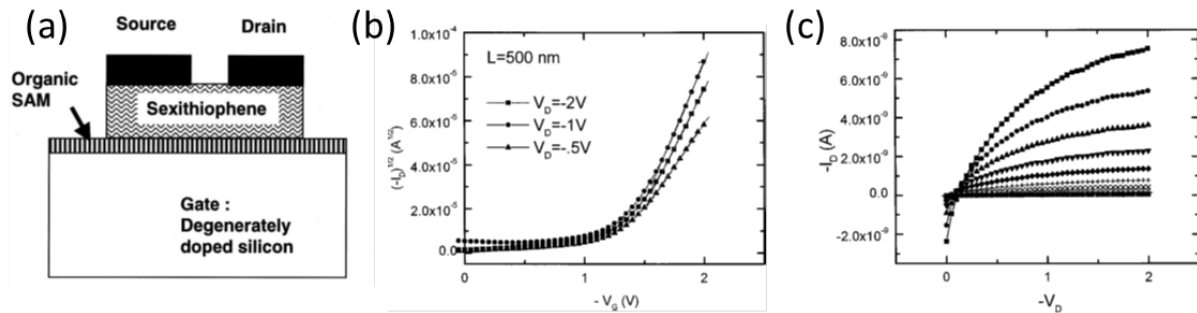


Figure IV-3 : (a) Représentation schématique d'un transistor à base de sexythiophène utilisant une SAM comme diélectrique de grille. (b-c) Caractéristique de transfert $I_D^{1/2}(V_G)$ (b) et caractéristique de sortie $I_D(V_{DS})$ (c) d'un transistor avec une longueur de canal de 500 nm. Figure issue de ¹⁷¹.

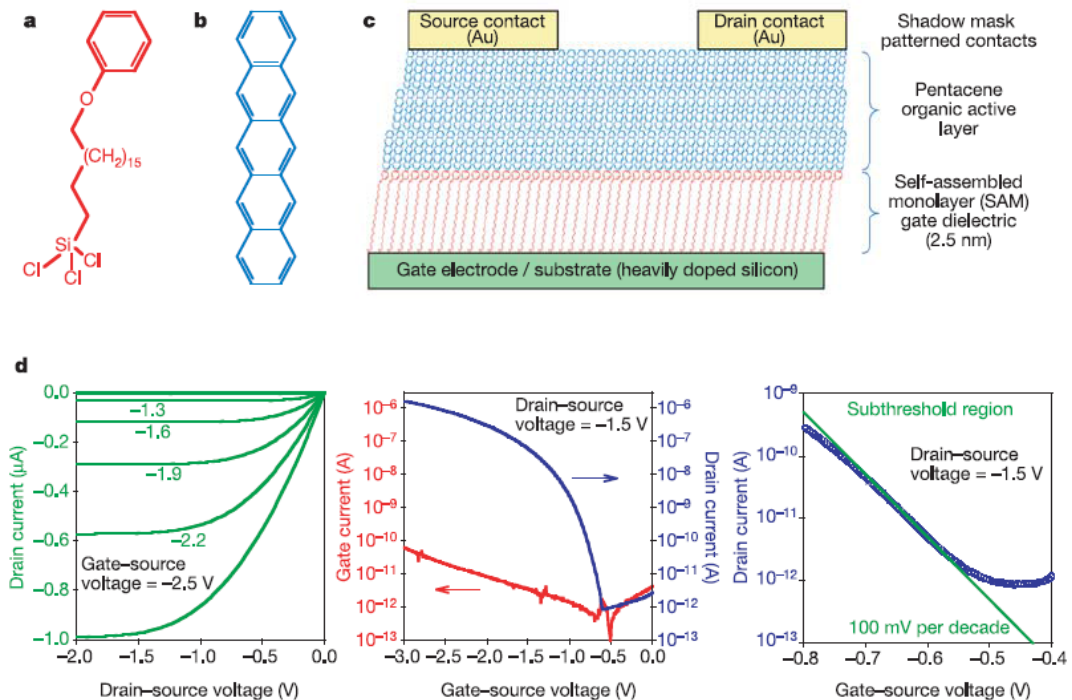


Figure IV-4 : (a) Structure chimique du (18-phenoxyoctadecyl)trichlorosilane (PhO-OTS). (b) Structure chimique du pentacène. (c) Représentation schématique d'un transistor à base de pentacène utilisant une SAM de PhO-OTS comme diélectrique de grille. (d) Caractéristiques de sortie, de transfert et zoom sur la région sous le seuil montrant une pente sous le seuil de 100 mV/decade. Figure issue de 172.

La seconde génération de SANDs (**Figure IV-6**) est basée sur l'association du zirconium avec une couche organique polarisable (PAE – Phosphonic Acid-based π -Electron). La capacitance de ces diélectriques se situe entre 465 et 750 nF/cm² à 100 Hz.

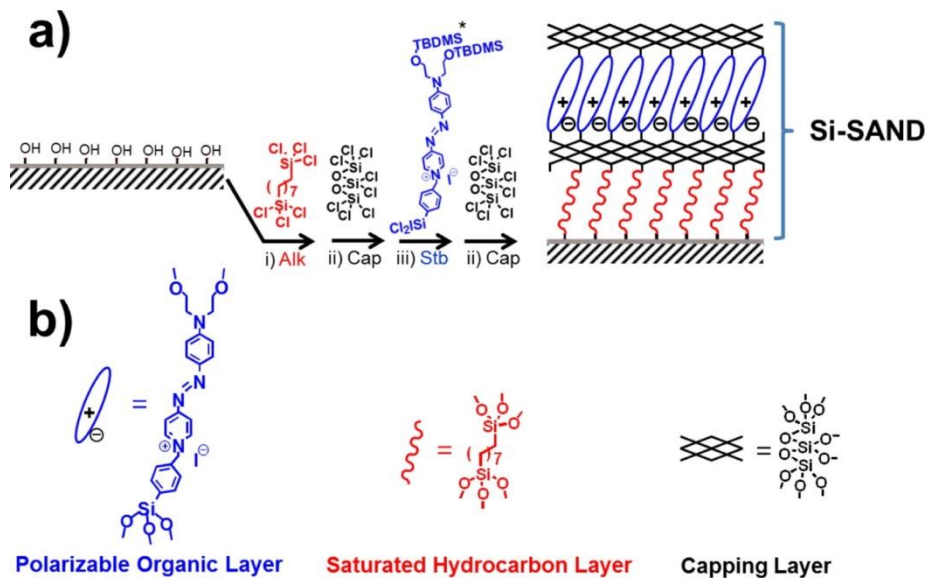


Figure IV-5 : (a) Représentation schématique de la 1^{ère} génération de SANDs (Si-SANDs) et (b) de ses constituants individuels. Figure issue de 185.

La troisième génération de SANDs est similaire à la seconde mais le zirconium y est remplacé par de l'hafnium (Hf-SANDs). L'idée est d'augmenter la surface de couverture du PAE en tirant profit de la meilleure affinité de celui-ci pour l'hafnium par rapport au zirconium. Cela a engendré de meilleures valeurs de capacitance (1,1 μ F/cm² pour une couche).

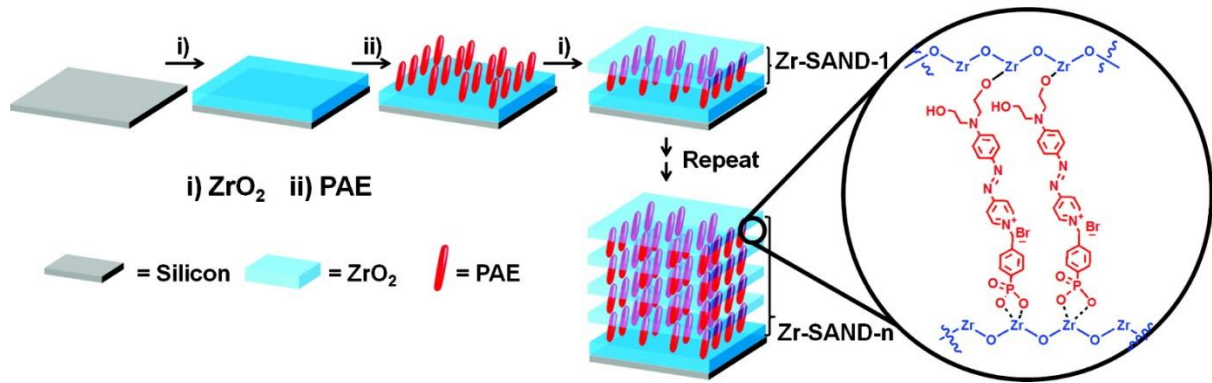


Figure IV-6 : Procédure de fabrication des Zr-SANDs. Figure issue de ¹⁸⁶.

La dernière génération (V-SANDs) est basée sur l'auto-assemblage en phase vapeur de couches organiques polarisables avec des couches ultra-minces de SiO_x ou d'Al₂O₃.

Pour la réalisation de nos transistors sur substrat flexible, nous avons utilisé dans un premier temps un diélectrique inorganique, le Y₂O_x, comme diélectrique de grille. Puis nous avons mis au point un nouveau type de diélectrique organique basé sur l'électrogreffage en solution d'un sel de diazonium.

IV-2. Prérequis à la fabrication de transistors à base de MoS₂ sur substrat souple

Le substrat que nous avons choisi pour la fabrication des transistors sur support souple est le PEN (Polynaphtalate d'éthylène), qui est un substrat plastique transparent retenu notamment pour sa très faible rugosité. Le processus de fabrication de transistors à base de MoS₂ sur ce type de substrat est légèrement différent de celui décrit dans la partie précédente. Nous explicitons donc dans cette sous-partie les étapes supplémentaires de ce nouveau processus de fabrication.

IV-1.1. Etape de report du MoS₂ CVD sur substrat souple

Dans le cas des transistors sur substrats souples, le substrat plastique utilisé ne constitue pas le substrat de croissance du MoS₂. En effet, les substrats plastiques ne supportent pas les températures imposées lors de la croissance du MoS₂. Par conséquent, il faut passer par une étape de report des feuillets de MoS₂. Bien que largement décrites dans la littérature, ces techniques de report demandent de l'expérience et du savoir-faire.

Dans la plupart des cas, le substrat de croissance est du Si/SiO₂. Dans ce cas, le SiO₂ va servir de couche sacrificielle pour libérer la membrane de feuillets de MoS₂. Dans la pratique, on

dépose par spin-coating une couche de PMMA sur le substrat de croissance. On met en contact le substrat avec une solution de KOH concentrée (30%). Le KOH va dissoudre la couche de SiO₂ et donc séparer la membrane de PMMA du substrat de silicium. La membrane de PMMA flotte alors à la surface de la solution de KOH. Avant de reporter cette membrane sur le substrat cible, il faut la rincer abondamment dans l'eau distillée pour diluer le KOH. Ensuite, on vient récupérer la membrane flottante à l'aide du substrat cible. Le PMMA est enfin dissous dans l'acétone.

Cette technique de report, décrite dans la plupart des cas de cette manière dans la littérature, comporte plusieurs subtilités :

- Avant de mettre en contact le substrat de croissance avec le KOH, il faut s'assurer que les surfaces libres de la couche de SiO₂ soient accessibles à la solution de KOH. En effet, celles-ci ont pu être recouvertes par du PMMA lors de l'étape de spin-coating. Il faut donc soit cliver des bandes de ~1 mm autour du substrat (après le spin-coating), soit gratter les bords du substrat à l'aide d'un scalpel par exemple. La manipulation de la membrane de PMMA est particulièrement délicate : en effet, lorsqu'elle n'est plus en contact avec la solution mais seulement avec l'air, elle se froisse très rapidement à cause des tensions de surface. Il ne faut donc pas manipuler la membrane avec une pince pour la transférer d'un bécher à un autre ou vers le substrat cible. Pour le transfert vers le bécher d'eau distillée, il faut se servir d'un support comme une lame de verre afin de maintenir la membrane de PMMA plane. Pour le transfert vers le substrat cible, il faut directement « pêcher » la membrane à l'aide du substrat plastique cible. Pour cela, on peut maintenir en position la membrane à l'aide d'une pince.
- Après le transfert sur le substrat cible, la membrane de PMMA n'est pas sèche et ne se conforme pas totalement à la surface du support. Il faut alors chauffer le substrat sur une plaque chauffante (à 100 °C) : cela permet de sécher la membrane de PMMA mais aussi de la laisser relaxer pour se conformer à la surface. Cependant, même après chauffage, on observe que des bulles d'eau sont restées coincées à l'interface plastique-PMMA et ne permettent donc pas une totale conformation de la membrane sur le substrat cible. Pour remédier à ce problème, il existe une autre méthode qui utilise un film épais de PDMS (1-2 mm) pour supporter la membrane et éviter qu'elle ne se froisse. Dans ce cas, il est beaucoup plus facile de manipuler

la membrane pour la déplacer d'un bécher à un autre, la sécher avant le report sur le substrat cible etc. Par contre, il faut pouvoir décoller le film de PDMS de la membrane à l'issue de la procédure. Pour cela, il faut que la membrane adhère mieux sur le substrat cible que sur le PDMS. Nous avons observé qu'un chauffage prolongé (quelques heures) au voisinage de la température de transition vitreuse du PMMA (150°C) facilite le décollement du PDMS.

IV-1.2. Lithographie électronique sur substrat isolant

Les substrats souples que nous utilisons dans ce chapitre sont isolants. Nous aurons besoin de former des motifs sur ces substrats par lithographie électronique (contacts Source/Drain, électrodes de grille, etc.). Or, faire de la lithographie électronique sur des substrats isolants en utilisant la méthode classique n'est pas possible : en effet, des électrons du faisceau vont être piégés à la surface du substrat isolant et ainsi charger la zone exposée. Ce phénomène peut engendrer des déflexions du faisceau d'électrons et donc générer des motifs fortement déformés.

Pour éviter cet effet indésirable, on dépose sur la résine (par évaporation e-beam) une fine couche d'aluminium (7 nm) avant d'effectuer la lithographie. A cette épaisseur, l'aluminium est transparent aux électrons incidents mais permet de les évacuer à travers un contact face avant sur l'échantillon afin de ne pas charger la surface. Après la lithographie, on retire cette couche d'aluminium en la gravant au KOH dilué. La suite du processus de fabrication (développement, métallisation) est identique à ce que l'on fait classiquement sur des substrats non isolants.

IV-3. Etude du diélectrique inorganique : Y_2O_x

Dans cette partie, nous allons utiliser le Y_2O_x en tant que diélectrique de grille dans des transistors à base de MoS_2 sur PEN. Au laboratoire, on forme ce diélectrique en évaporant un film fin (~ 3 nm) d'yttrium puis en le mettant en présence d'oxygène pur pendant 10 minutes directement dans l'évaporateur. Pour obtenir un film plus épais d' Y_2O_x , on répète cette opération autant de fois que nécessaire. Il est à noter que la conversion de l'yttrium en oxyde d'yttrium s'accompagne d'une augmentation de l'épaisseur du film. Ce diélectrique a déjà été utilisé au laboratoire dans des transistors à base de graphène sur substrat flexible.⁶¹ Son utilisation a été initialement proposée par le groupe de L.M. Peng de l'Université de Pékin en 2010 pour des transistors à base de graphène sur substrats rigides.¹⁸⁷ Dans ces travaux, la

permittivité diélectrique était estimée à $\epsilon_r = 12-14$, ce qui est très significativement supérieur au SiO₂ ($\epsilon_r = 3.9$).

Le processus de fabrication est le suivant :

- On forme sur le substrat de PEN les contacts Source/Drain par lithographie électronique et on les métallise en évaporant de l'or (Cr/Au).
- On forme l'électrode de grille par lithographie électronique et évaporation d'aluminium.
- On recouvre l'électrode de grille d'yttrium que l'on oxyde en Y₂O_x.
- On transfère les feuillets de MoS₂ CVD sur le PEN.
- On repère par microscopie optique les dispositifs pour lesquels un feuillet de MoS₂ recouvre la grille arrière.
- On forme des contacts Source/Drain sur ces feuillets de MoS₂.

Au niveau du positionnement de la grille, nous avons choisi l'option grille arrière locale. En effet, nous avons testé l'option *top-gate* sur du MoS₂ CVD sur substrat rigide et nous avons remarqué que l'évaporation de l'yttrium sur le MoS₂ suivie de son oxydation dégrade fortement celui-ci, comme indiqué sur la **Figure IV-7**.

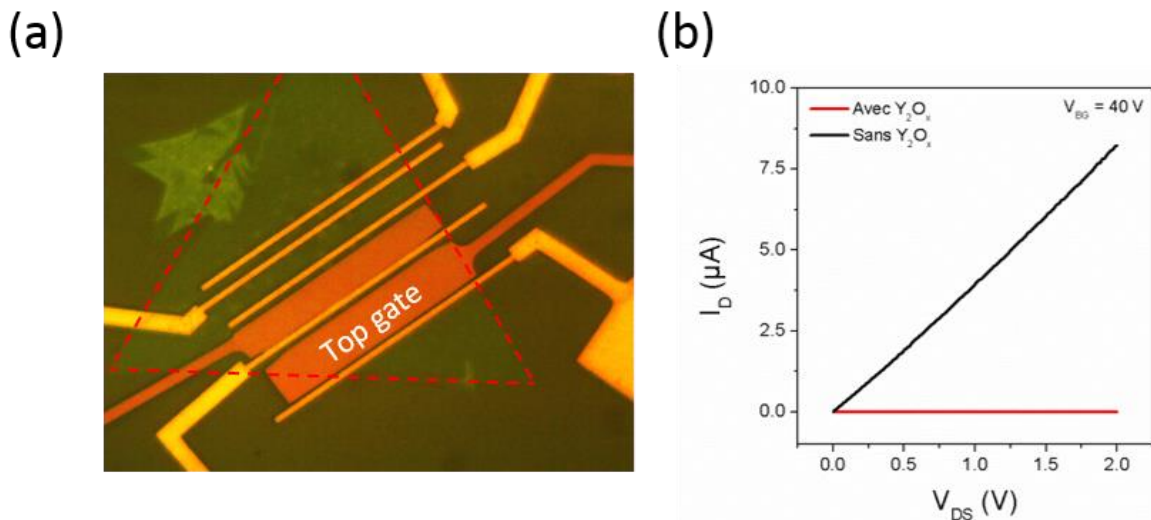


Figure IV-7 : (a) Image optique de transistors à base de MoS₂ CVD sur substrat rigide (Si/SiO₂) avec une géométrie double grille : une grille arrière globale formée par le substrat (Si p++ / SiO₂) et une top-gate en Y₂O_x/Au. (b) Caractéristiques de sortie d'un transistor représentée en (a) avant et après dépôt de la top-gate. La tension de la grille globale est 40 V dans les deux cas. La top-gate est à 0V.

IV-1.1. Caractéristiques des transistors et performances sous contraintes mécaniques

Deux types de transistors ont été réalisés sur substrat flexible : des transistors avec recouvrement partiel de la grille arrière par les contacts Source/Drain et des transistors sans recouvrement (**Figure IV-8**). Les **Figure IV-8 a** et **b** représentent les images en microscopie optique des deux types de transistors fabriqués sur PEN.

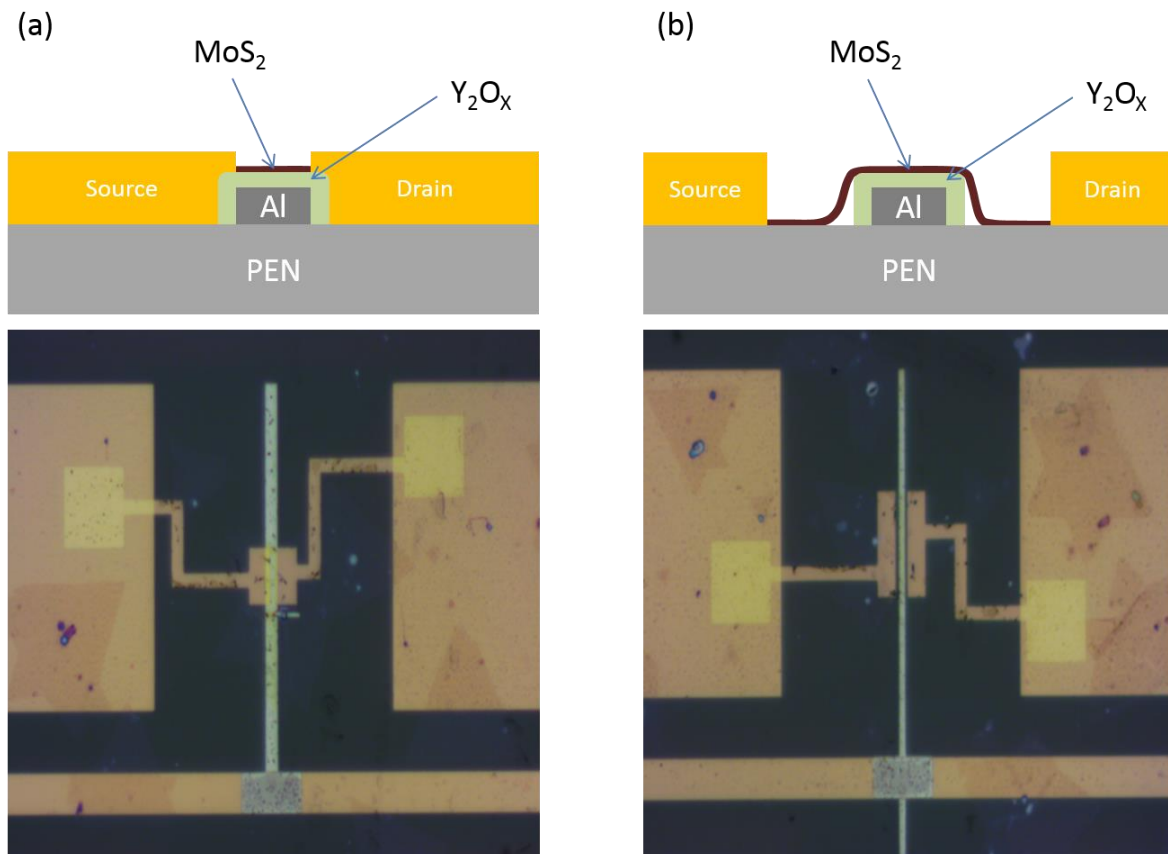


Figure IV-8 : Schémas et images en microscopie optique d'un transistor avec recouvrement partiel de la grille par les contacts Source/Drain (a) et d'un transistor sans recouvrement (b).

Nous présentons en premier lieu les résultats sur les transistors sans recouvrement. A l'air, les dispositifs sans recouvrement sont très peu conducteurs et ne permettent pas la mesure de caractéristiques correctes. Cela vient du fait que les zones non recouvertes par la grille représentent des résistances importantes qui limitent fortement le courant. Sous vide, des caractéristiques de transfert ont pu être mesurées (**Figure IV-9a** et **b**). Sur ces caractéristiques, on observe que le courant I_D sature pour $V_G > -0,5$ V. Cette saturation est due aux résistances induites par les zones non recouvertes par la grille. Ces zones sont peu conductrices en l'absence de dopage électrostatique par la grille ; comme leur conductivité ne change pas

avec V_G , elles forment des résistances qui limitent l'augmentation du courant pour $V_G > -0,5$ V. Sur la caractéristique de sortie (**Figure IV-9c**), on observe une augmentation exponentielle du courant aux faibles V_{DS} qui traduit une injection de type Schottky. Pour $V_G < -0,5$ V, la caractéristique sature aux V_{DS} élevées. Par contre, pour $V_G > -0,5$ V, elle ne dépend plus de V_G et ne sature plus. Le premier point correspond à la saturation observée et expliquée sur la caractéristique de transfert. Le second provient également du même phénomène : pour $V_G > -0,5$ V, la résistance de la zone centrale devient très faible devant celles des zones d'accès. De ce fait, ce sont les zones d'accès qui imposent la valeur du courant : comme elles représentent des résistances de valeur fixe, la caractéristique est quasi-linéaire (à l'exception de la courbure exponentielle aux faibles V_{DS} due à l'injection Schottky).

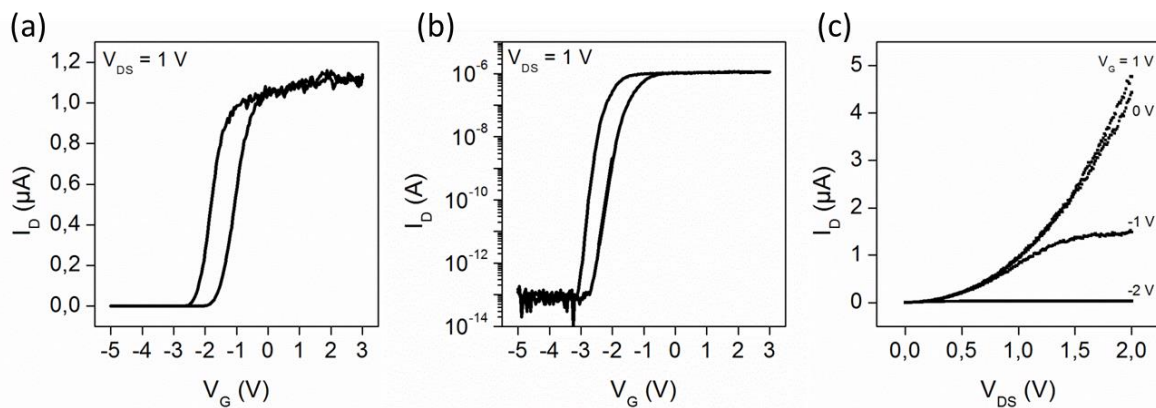


Figure IV-9 : Caractéristiques de transfert mesurées sous vide à $V_{DS} = 1$ V d'un transistor sans recouvrement en échelle linéaire (a) et en échelle semi-logarithmique (b). (c) Caractéristiques de sortie du même transistor mesurées sous vide pour différentes valeurs de V_G ($-2 < V_G < 1$ V).

Les **Figure IV-10 a** et **b** montrent les caractéristiques de transfert d'un transistor avec recouvrement partiel de la grille par les contacts Source/Drain, mesurées à l'air et sous vide. Contrairement aux transistors sans recouvrement, les transistors sont fonctionnels à l'air. La grille module le courant sur 8 ordres de grandeur pour une variation de tension de grille de 7 V (de -2 à +5 V). La pente sous le seuil vaut ~ 250 mV/decade et le courant de fuite est négligeable (< 5 pA). Sous vide, comme attendu, l'effet de dopage par les molécules adsorbées est fortement atténué et la caractéristique de transfert est translatée vers les tensions négatives. Cependant, comme le diélectrique de grille a une capacitance plus élevée que celle du SiO₂ utilisé au chapitre III, le transistor peut atteindre un bon état OFF à $V_G = -5$ V: le rapport I_{ON}/I_{OFF} est alors de 10^7 pour une variation de tension de grille de 9 V (de -5 à +4 V). Le courant dans l'état ON est multiplié par 10. La pente sous le seuil est de 410 mV/decade.

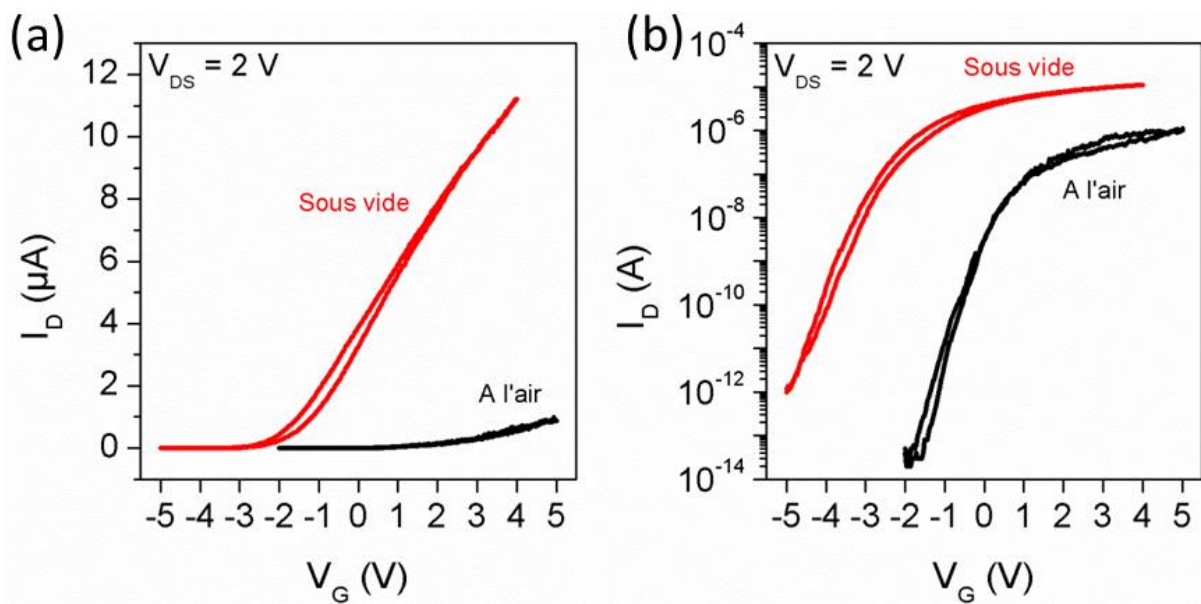


Figure IV-10 : Caractéristiques de transfert mesurées à l'air et sous vide à $V_{DS} = 2$ V d'un transistor sur PEN avec recouvrement de la grille par les contacts Source/Drain, en échelle linéaire (a) et semi-logarithmique (b).

Pour mesurer les performances en flexion de ces dispositifs, des cales cylindriques de différents rayons de courbure ont été utilisées (encadré **Figure IV-11a**). Les mesures ont été effectuées à l'air. La **Figure IV-11a** présente la superposition des caractéristiques de transfert pour le même transistor à plat, courbé selon un rayon de 20 mm et de 15 mm. On observe que les trois caractéristiques sont identiques, ce qui montre que les performances du transistor ne sont pas impactées jusqu'à 15 mm de rayon de courbure. Au-delà, ce transistor a cessé de fonctionner (plus aucun courant ne circulait entre la source et le drain quelle que soit la valeur de la tension de grille).

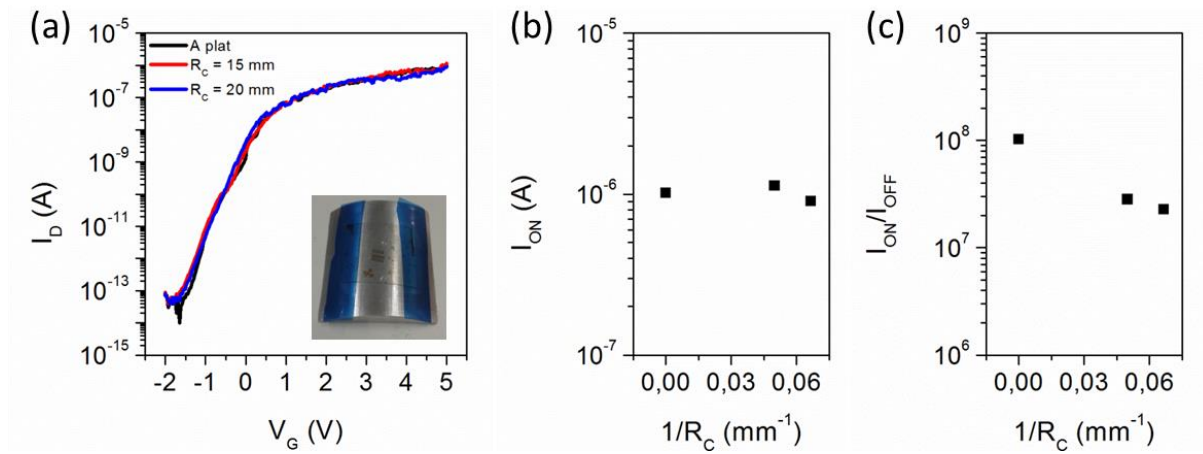


Figure IV-11 : (a) Superposition des caractéristiques de transfert du même transistor mesurées sous différentes conditions de flexion : à plat (courbe noire), avec un rayon de courbure de 20 mm (courbe bleue) et avec un rayon de courbure de 15 mm (courbe rouge). (b-c) Evolution du rapport I_{ON}/I_{OFF} (b) et du courant I_{ON} (c) en fonction du rayon de courbure R_C .

A l'issue de cette étude, les performances des transistors avec de l'oxyde d'yttrium comme diélectrique peuvent être comparées à celles obtenues avec les transistors sur SiO₂. Le **Tableau IV-1** résume les caractéristiques des deux types de transistors, mesurées sous vide. On considère ici uniquement les transistors de longueurs de canal comparables car les résistances de contacts n'ont pas été extraites des mesures sur substrat flexible. La mobilité des charges mesurée pour les transistors sur substrat flexible reste relativement faible car elle est mesurée sur des transistors de longueur de canal faible. A de telles longueurs de canal, les résistances de contacts limitent fortement la modulation du courant. Les mesures de mobilité sont donc sous-estimées. Il est à noter que la fabrication de transistors avec des longueurs de canal plus élevées est limitée par la taille des domaines de MoS₂ d'une part mais aussi par la probabilité de trouver des domaines de MoS₂ qui recouvrent entièrement une grille locale. Le rapport I_{ON}/I_{OFF} est plus élevé pour les transistors sur substrat souple. Cependant, il faut rappeler que le rapport I_{ON}/I_{OFF} des transistors sur substrat rigide est limité par la gamme de tension de grille accessible avec l'équipement utilisé. Enfin, la pente sous le seuil des transistors sur substrat souple est bien meilleure que celle des transistors sur substrat rigide car la capacitance du diélectrique est bien plus élevée.

	Capacitance (F.cm ⁻²)	I_{ON}/I_{OFF}	μ (cm ² /(V.s))	S (mV/decade)
SiO ₂ (150 nm)	$2,3 \cdot 10^{-9}$	10^4	2-6	3000-6000
Y ₂ O _x (20 nm)	$530 \cdot 10^{-9}$	10^7	0,4	200-500

Tableau IV-1 : Caractéristiques de transistors à base de MoS₂ CVD sur substrat rigide (Si/SiO₂) et sur substrat souple (PEN), mesurés sous vide et ayant une longueur de canal proche de 1 μm.

IV-4. Etude du diélectrique organique : C₈F₁₇BD

Pour intégrer le MoS₂ dans des transistors fonctionnels sur substrat flexible, il faudra idéalement que tous les composants du dispositif puissent supporter les contraintes en flexion. Or, dans l'état de l'art, l'utilisation de diélectriques de grille inorganiques classiques (HfO₂, Al₂O₃, etc) est souvent le facteur limitant lors des mesures en flexion.¹⁶³ L'utilisation d'un diélectrique organique moins sensible aux contraintes en flexion est donc un point clé pour l'électronique flexible, ce que nous explorons dans cette partie.

Pour cela, nous avons utilisé le savoir-faire du laboratoire : en effet, le LCSi et aujourd'hui le LICSEN) a beaucoup étudié le greffage de films minces moléculaires sur une surface par l'intermédiaire de la réduction d'un groupement diazonium.¹⁸⁸⁻¹⁹¹ Ainsi, comme illustré sur la **Figure IV-12**, une molécule portant un groupement diazonium peut être réduite sous une forme radicalaire ; cette forme radicalaire est très réactive et se greffe sur la surface de manière covalente. Le radical peut également se greffer sur une position libre du benzène d'une molécule déjà greffée, permettant ainsi d'obtenir des films multicouches. Dans notre cas, l'électron à l'origine de la réduction du diazonium provient de la surface métallique sur laquelle on veut greffer la molécule. Cette surface est polarisée afin d'atteindre le potentiel d'oxydo-réduction du diazonium. Cette méthode de greffage électrochimique présente plusieurs avantages :

- Les molécules sont greffées sur la surface de manière covalente
- Le greffage couvre toute la surface de l'électrode (notamment ses flancs) et s'adapte à toutes les formes d'électrodes
- Le greffage est localisé uniquement sur l'électrode connectée
- On peut adapter l'épaisseur du film greffé selon le diazonium utilisé et les paramètres de greffage.
- Le greffage est rapide (quelques minutes) et s'effectue à température ambiante

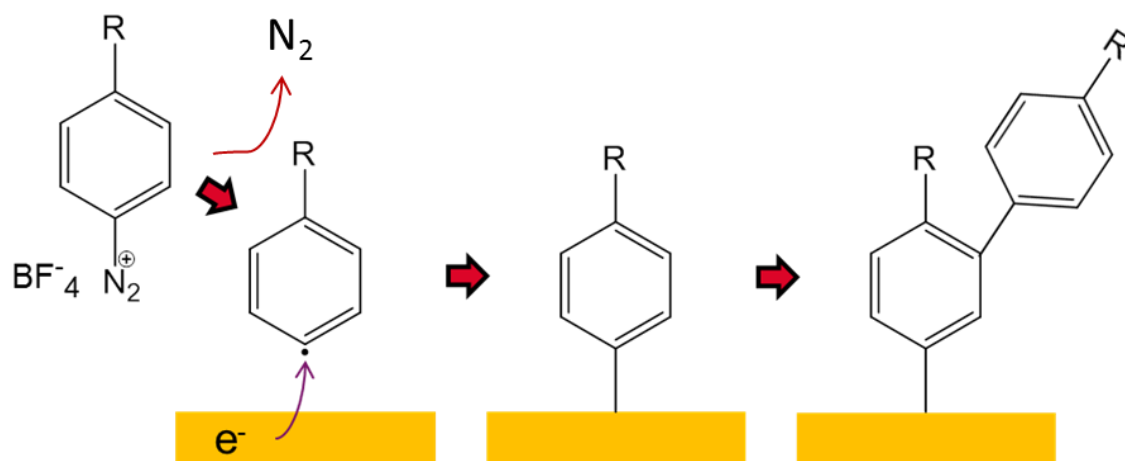


Figure IV-12 : Principe de la méthode d'électro-greffage par réduction d'un sel de diazonium.

IV-1.1. Synthèse du sel de diazonium

Le diazonium que nous avons choisi est le 4-heptadecafluoro-octyl-benzene-diazonium (C₈F₁₇BD). Nous avons sélectionné cette molécule car elle est isolante et que sa longue chaîne fluorée la rend très hydrophobe. Nous verrons par la suite en quoi cette dernière propriété est intéressante pour nos transistors. Cette molécule est synthétisée en une seule étape par transformation de la fonction amine (NH₂) de la molécule commerciale en une fonction diazonium (N₂⁺) nécessaire pour l'étape de greffage (**Figure IV-13**).

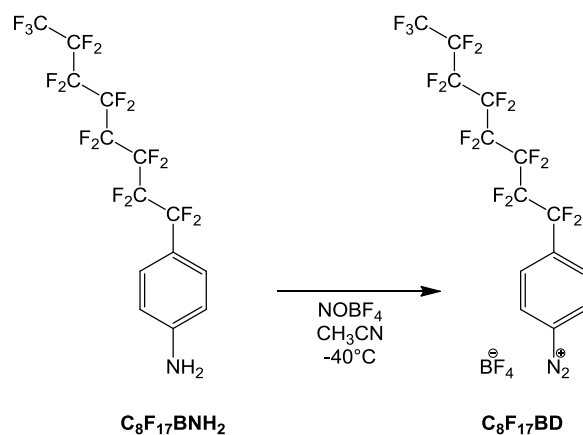


Figure IV-13 : Schéma de la synthèse de la molécule de C₈F₁₇BD.

IV-1.2. Electro-greffage de la molécule de C₈F₁₇BD

En pratique, on utilise une cellule électrochimique à un compartiment et trois électrodes : l'électrode de référence (Ag/AgNO₃, 10 mM), la contre-électrode constituée d'un fil de platine et l'électrode de travail en tungstène qui est connectée à la surface à greffer. Le sel de C₈F₁₇BD

est dissous dans une solution d'acétonitrile contenant l'électrolyte support (NBu_4PF_6 , 10^{-1} M) (**Figure IV-14a**). Les trois électrodes sont reliées à un potentiostat. L'électrode de travail est reliée à la surface à greffer. Ainsi, suivant le potentiel appliqué sur l'électrode de travail, la réduction a lieu ou non. Le dispositif expérimental est installé dans une boîte à gants pour éviter la présence de dioxygène ; en effet, la forme radicalaire du diazonium peut réagir avec le dioxygène, qui est paramagnétique. La réaction est suivie par voltammétrie cyclique (CV). Cette technique consiste à faire varier linéairement le potentiel de l'électrode de travail entre deux valeurs limites sur plusieurs cycles.

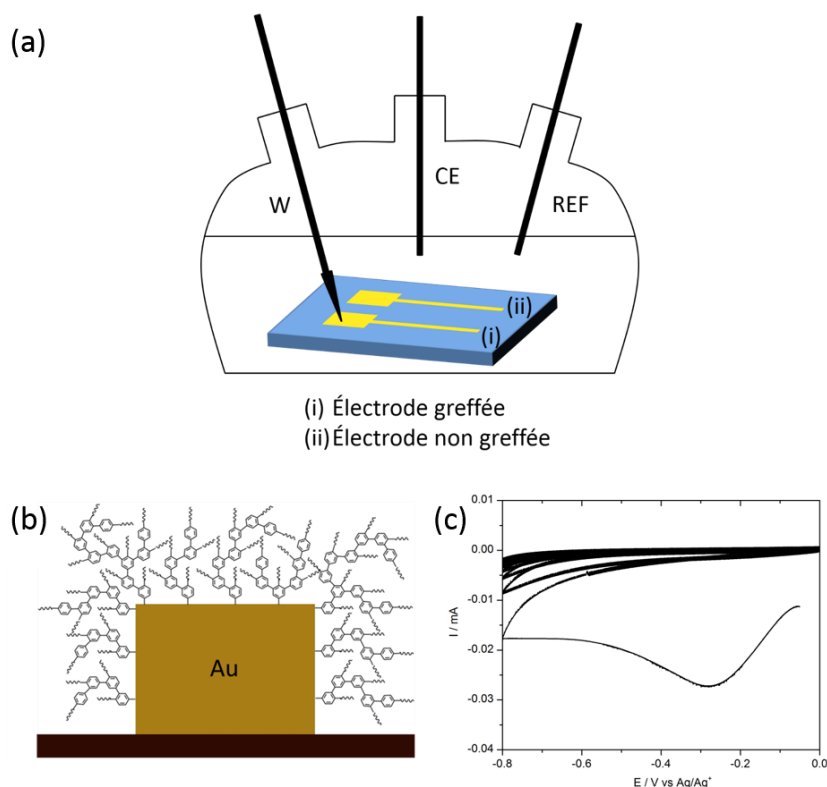


Figure IV-14 : (a) Schéma de principe de l'électro-greffage d'électrodes d'or. Les trois électrodes (W, CE et réf) sont plongées dans une solution de $C_8F_{17}BD$. (b) Représentation schématique du film de $C_8F_{17}BD$ greffé sur une électrode d'or. (c) Suivi voltammétrique de la réduction du $C_8F_{17}BD$ (10^{-3} M) dans l'acétonitrile, avec tetrabutylammonium hexafluorophosphate ($0,1$ M) en tant qu'électrolyte support, sur une électrode d'or (vitesse de balayage : 20 mV.s $^{-1}$).

La **Figure IV-14c** présente la caractéristique I-V d'un électogreffage. Lors du premier cycle, on observe un pic de réduction à -0.3 V. Ce pic correspond à la réduction du sel de diazonium. Par contre, le pic n'est plus présent sur les cycles suivants et le courant diminue à chaque cycle. Cela démontre bien la nature passivante de notre film moléculaire : en effet, les électrons

apportés par l'électrode de travail sont bloqués par la couche de diazoniums greffés lors des 2-3 premiers cycles ; et donc la réduction n'a plus lieu. Ce phénomène empêche ainsi la formation de films épais: le greffage est par conséquent autolimité en épaisseur. La **Figure IV-14b** représente schématiquement le film que l'on s'attend à obtenir suite au greffage sur une électrode d'or.

Afin de confirmer que le greffage a bien lieu, nous avons réalisé des analyses XPS (**Figure IV-15**). Pour cela, nous avons greffé des wafers de silicium recouverts d'or. Les études XPS ont été réalisées avant et après greffage sur un appareil de type Kratos Axis Ultra DLD utilisant une source de rayons X monochromatique haute résolution à 1486.6 eV. Les analyses sur le substrat greffé montrent clairement les pics correspondant au carbone, au fluor et à l'or. Ces pics sont en accord avec la structure supposée du film (**Figure IV-15a**). Il est à noter qu'on ne détecte pas d'azote ni de phosphore. Cela montre que les fonctions diazonium ne sont plus présentes après la réduction électrochimique et que le film ne contient pas d'éléments issus de l'électrolyte ou d'ions piégés. Les analyses du niveau de cœur 1s du carbone (**Figure IV-15b**) montrent 3 pics avec une énergie de liaison de 293,7 eV, 291,6 eV et 285,3 eV : ils correspondent respectivement aux atomes de carbone des groupes CF₂, CF₃, et des cycles benzéniques. L'analyse de ces pics montre un ratio de 1:7:6, en accord avec le ratio [carbones de la chaîne fluorée / carbones du cycle aromatique].

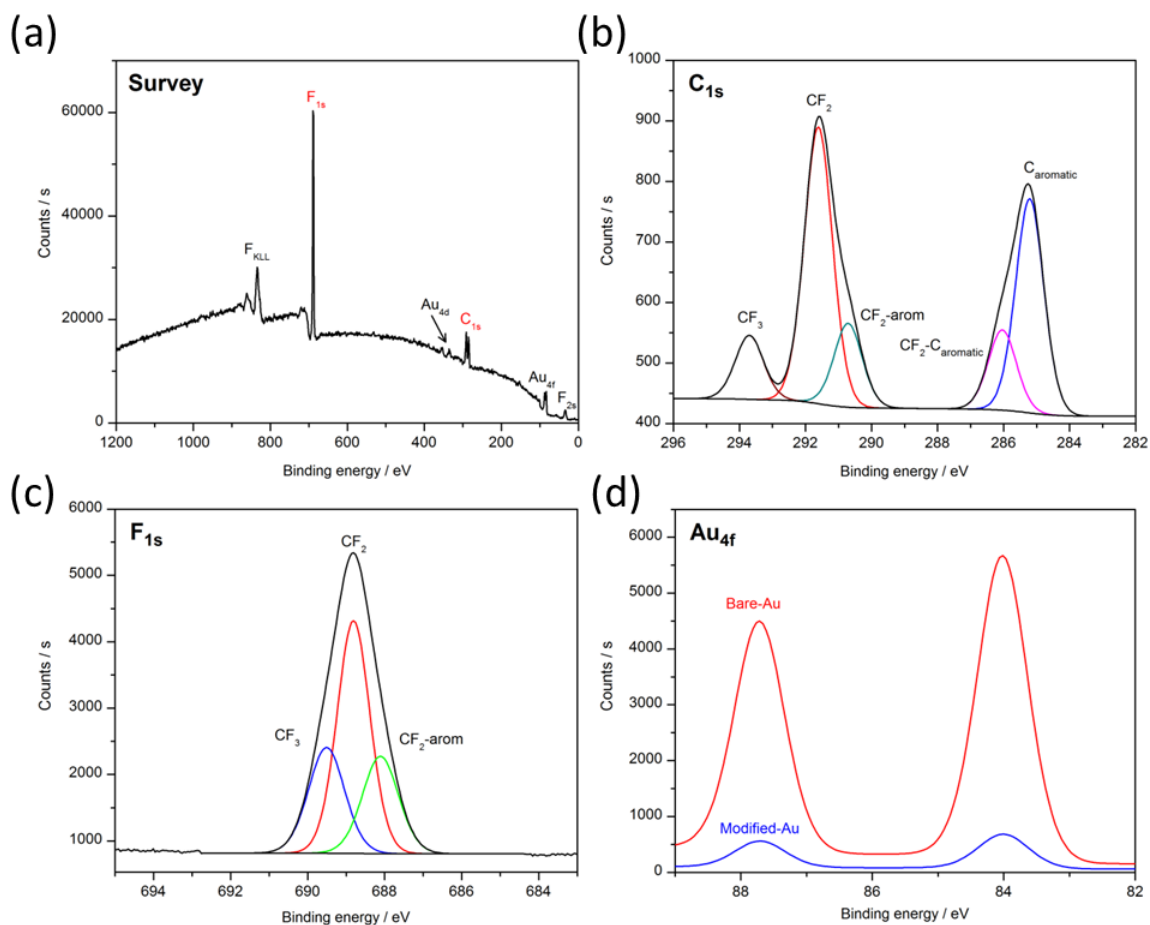


Figure IV-15 : (a) Etude XPS d'un film de $C_8F_{17}BD$ électrogreffé sur un wafer de silicium recouvert d'or. (b) Spectre du niveau de cœur $C1s$, (c) du niveau de cœur $F1s$. (d) Mesure XPS de l'atténuation du signal de l'or entre la surface d'or vierge et la surface d'or électrogreffée. Sur les figures b et c, la déconvolution des pics a été réalisée grâce au logiciel CasaXPS en utilisant des composantes lorentziennes. On obtient des valeurs attendues d'énergie de liaison de 285,7, 291,6 et 293,7 eV pour le niveau de cœur $C1s$ et 688, 689 et 689,7 eV pour le niveau de cœur $F1s$.

Afin de vérifier que le greffage est bien localisé, nous pouvons comparer par AFM la hauteur des électrodes greffées et non-greffées. L'exemple de la **Figure IV-16** confirme ainsi que le film de diazonium est localisé uniquement sur l'électrode connectée à l'électrode de travail. De plus, l'image AFM montre la faible rugosité et l'homogénéité du film greffé.

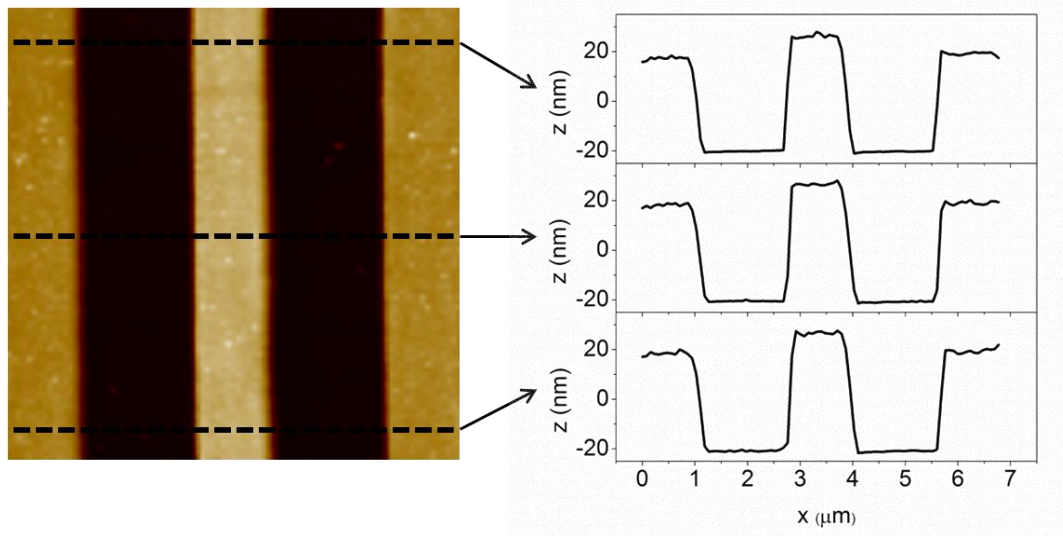


Figure IV-16 : Image AFM et profil de hauteur de 3 électrodes d'or. Seule l'électrode centrale a été électrogreffée. La différence de hauteur moyenne mesurée sur les profils est de l'ordre de 7 nm. La rugosité de l'électrode greffée n'est pas différente de la rugosité de l'or évaporé.

IV-1.3. Propriétés des films greffés

IV-1.3.1. Caractère isolant et permittivité diélectrique

Pour confirmer le caractère isolant du film greffé, nous avons réalisé des mesures en *conducting*-AFM (c-AFM). Le c-AFM est une variation de l'AFM qui utilise le courant électrique mesuré entre une pointe conductrice polarisée et la surface à analyser pour construire une image. La **Figure IV-17** représente les images AFM en mode classique (a) et en mode *conducting* (b) d'une même zone comportant trois électrodes d'or : la première (à gauche) est vierge, la seconde (au milieu) est vierge également mais n'est pas reliée à la masse du système ; la troisième (à droite) a été greffée. L'image AFM en mode *conducting* a été prise en polarisant la pointe à 3V. L'image AFM en mode classique montre bien les trois électrodes. Sur l'image en mode *conducting*, l'électrode d'or vierge apparaît également, comme attendu. Par contre, la partie la plus fine de l'électrode greffée n'apparaît pas sur l'image : cela montre bien que le greffage est homogène sur cette partie et rend l'électrode isolante. Par contre, la partie large de l'électrode greffée apparaît conductrice : le greffage est donc moins homogène, voire inexistant, sur cette partie large (~10 μm) de l'électrode. En outre, l'électrode du milieu n'apparaît pas non plus car elle n'était pas connectée.

Cette étude montre que le greffage d'un film de $C_8F_{17}BD$ est bien isolant. Cependant, les conditions de greffage dépendent de la forme de l'électrode (de sa taille notamment) car les électrodes larges ($\sim 10 \mu m$) n'ont pas été greffées correctement.

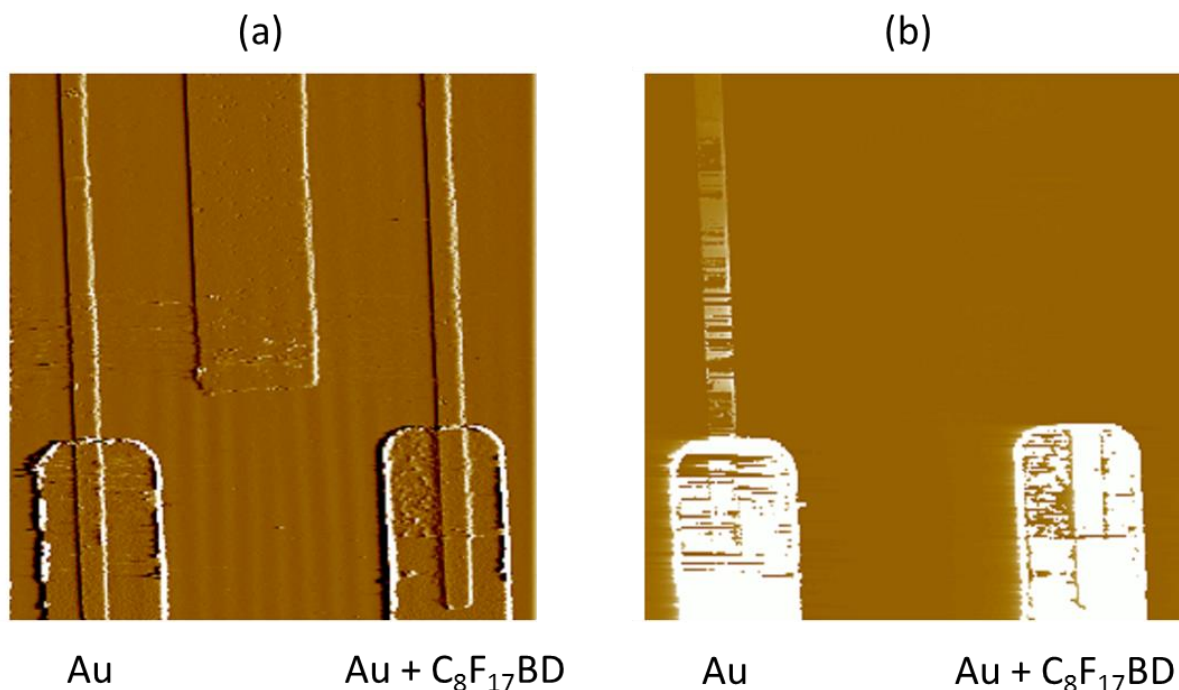


Figure IV-17 : Images AFM ($30 \times 30 \mu m$) en mode classique (cartographie de la phase) (a) et en mode conducting (b) de trois électrodes d'or : l'électrode de gauche est vierge tandis que l'électrode de droite est greffée. L'électrode du milieu est vierge également mais n'est pas reliée à la masse du système.

IV-1.3.2. Hydrophobicité

Les films de $C_8F_{17}BD$ ont été spécialement choisis pour leur hydrophobicité due à ses longues chaînes fluorées. Pour le confirmer, nous avons réalisé des mesures d'angle de contact. La **Figure IV-18** présente les photographies de ces mesures d'angle de contact. Sur la première, la goutte d'eau a été déposée sur un substrat d'or vierge. L'angle de contact est de 71° . Sur la seconde, le même substrat d'or a été entièrement greffé avec la molécule de $C_8F_{17}BD$. L'angle de contact est alors de 108° . On peut en conclure que le film de $C_8F_{17}BD$ est bien hydrophobe.

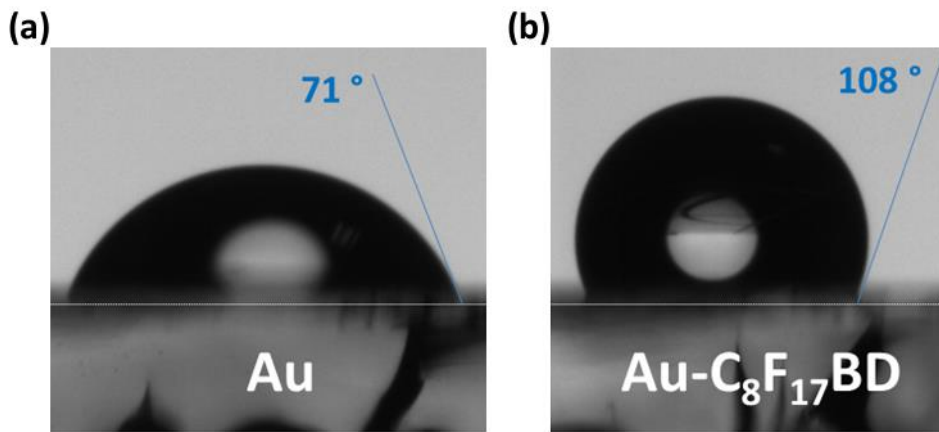


Figure IV-18 : Photographies des mesures d'angle de contact avec de l'eau (a) d'une surface d'or vierge et (b) d'une surface d'or électrogreffée avec le C₈F₁₇BD.

IV-1.4. Intégration dans des transistors sur substrat rigide

Ces résultats permettent d'intégrer ces films organiques en tant que diélectrique de grille dans des transistors à base de MoS₂. Ces transistors ont été fabriqués sur des substrats rigides de silicium dopé P (résistivité 0,001-0,005 Ω.cm) recouverts de 150 nm de SiO₂. Leur structure finale est représentée sur la **Figure IV-20**. Ces transistors possèdent une géométrie à deux grilles : une grille locale (LG) basée sur le diélectrique organique, et une grille globale basée sur le substrat de silicium dopé recouvert de SiO₂ (150 nm). Cette structure permet de contrôler indépendamment, avec la grille globale, la conductivité des zones d'accès situées entre la Source et la grille locale d'une part (zone désignée par (i) sur la **Figure IV-20b**) et entre le Drain et la grille locale (zone (iii)) d'autre part. En premier lieu, les électrodes des grilles locales ont été définies par lithographie électronique suivie d'une évaporation Joule (Cr 0,8 nm / Au 25 nm). Ces électrodes sont fines (< 1 μm) afin de favoriser un greffage homogène. Les électrodes ont ensuite été nettoyées par plasma d'oxygène puis fonctionnalisées suivant la méthode de greffage présentée précédemment. Des feuillets de MoS₂ ont été exfoliés à partir d'un cristal naturel (source: société *SPI*) puis reportés sur les électrodes de grille.⁵ Nous avons repéré au microscope optique les zones où un feuillet recouvrait une grille locale (**Figure IV-19**). Dans ces zones, des contacts Source / Drain (Cr 0,8 nm / Au 25 nm) ont été définis par lithographie électronique suivie d'une évaporation Joule.

⁵ A ce stade de l'étude, la croissance CVD de MoS₂ n'était pas encore opérationnelle ; c'est pourquoi nous avons utilisé des feuillets de MoS₂ exfoliés.

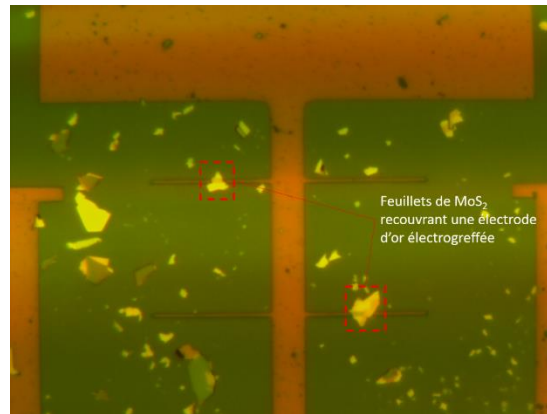


Figure IV-19 : Image au microscope optique illustrant l'étape de repérage des feuillets de MoS_2 recouvrant les électrodes d'or électrogreffées.

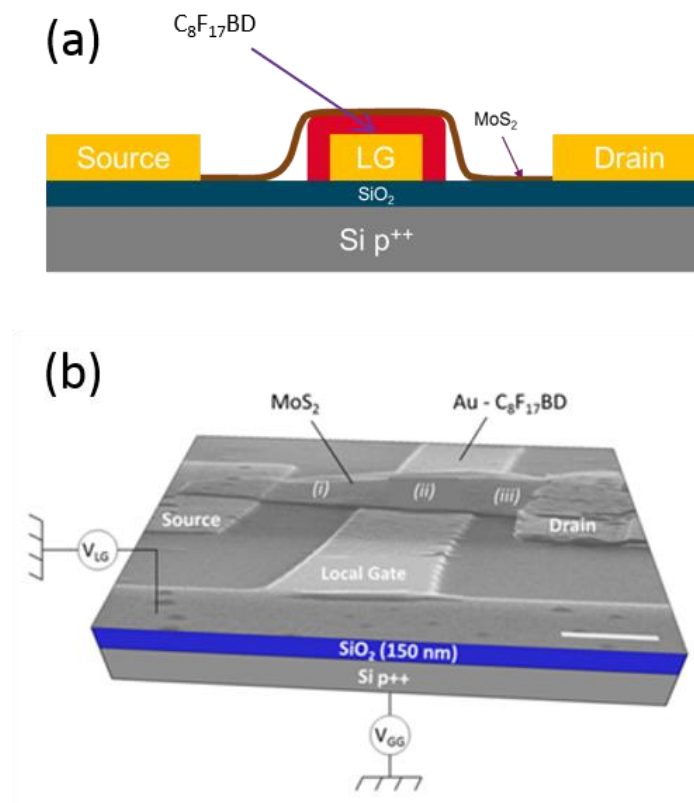


Figure IV-20 : (a) Schéma d'un transistor à base de MoS_2 comportant une grille locale greffée avec un film de $C_8F_{17}BD$. (b) Représentation schématique et image MEB (échelle = 500 nm) d'un de ces transistors.

Les mesures électriques ont été réalisées à l'air et à température ambiante. L'épaisseur du film organique dépend des conditions de greffage. En dessous de 3-4 nm, l'homogénéité du greffage n'est pas assurée. A partir de 7-8 nm, le greffage est totalement limité par son caractère isolant.

Nous présentons l'ensemble des caractéristiques dans deux cas correspondant à une épaisseur du film organique de ~ 7 nm d'une part et ~ 4 nm d'autre part. Nous présentons en premier lieu les résultats obtenus avec le diélectrique de 7 nm. Les **Figure IV-21 a** et **b** présentent respectivement la caractéristique de transfert $I_D(V_{LG})$ et la caractéristique de sortie $I_D(V_{DS})$ à V_{GG} fixé pour différentes valeurs de la tension de grille locale. Les courbes $I_D(V_{DS})$ correspondent à un transistor de type N. La saturation du courant apparaît pour des tensions de drain relativement faibles ($\sim 1,1$ V à $V_{LG} = 0,8$ V). Aux faibles tensions de drain, les caractéristiques ont un comportement non-ohmique : ceci est dû aux barrières Schottky qui se forment à l'interface métal/MoS₂ et qui limitent l'injection des charges dans le semi-conducteur. Cet effet est atténué quand on augmente la tension de grille V_{GG} (**Figure IV-21c**). En effet, cela induit un dopage électrostatique dans les zones d'accès qui réduit la largeur des barrières tunnel et améliore ainsi l'injection des électrons. La caractéristique de transfert représentée sur la **Figure IV-21a** a donc été mesurée à $V_{GG} = 40$ V, afin de se placer dans les meilleures conditions d'injection. Notons que ces conditions sont celles qui s'approchent le plus du fonctionnement d'un MOSFET classique puisque le canal est séparé du métal par une zone dopée. Dans ces conditions, la variation de tension de grille nécessaire pour faire passer le transistor de l'état ON à l'état OFF est de seulement 1V et le courant est modulé sur plus de 3 ordres de grandeur. Le courant dans l'état OFF pourrait être encore plus faible mais nous avons restreint la gamme de tensions de grille en raison de l'augmentation du courant de fuite à travers le diélectrique. La pente sous le seuil est de 145 mV/decade, ce qui indique que le couplage diélectrique/MoS₂ est très efficace. A titre de comparaison, les pentes sous le seuil lors des mesures à l'air des transistors à base de MoS₂ CVD sur Si/SiO₂ variaient entre 3 et 6 V/decade et nous avons obtenu ~ 250 mV/decade avec le diélectrique inorganique Y₂O_x.

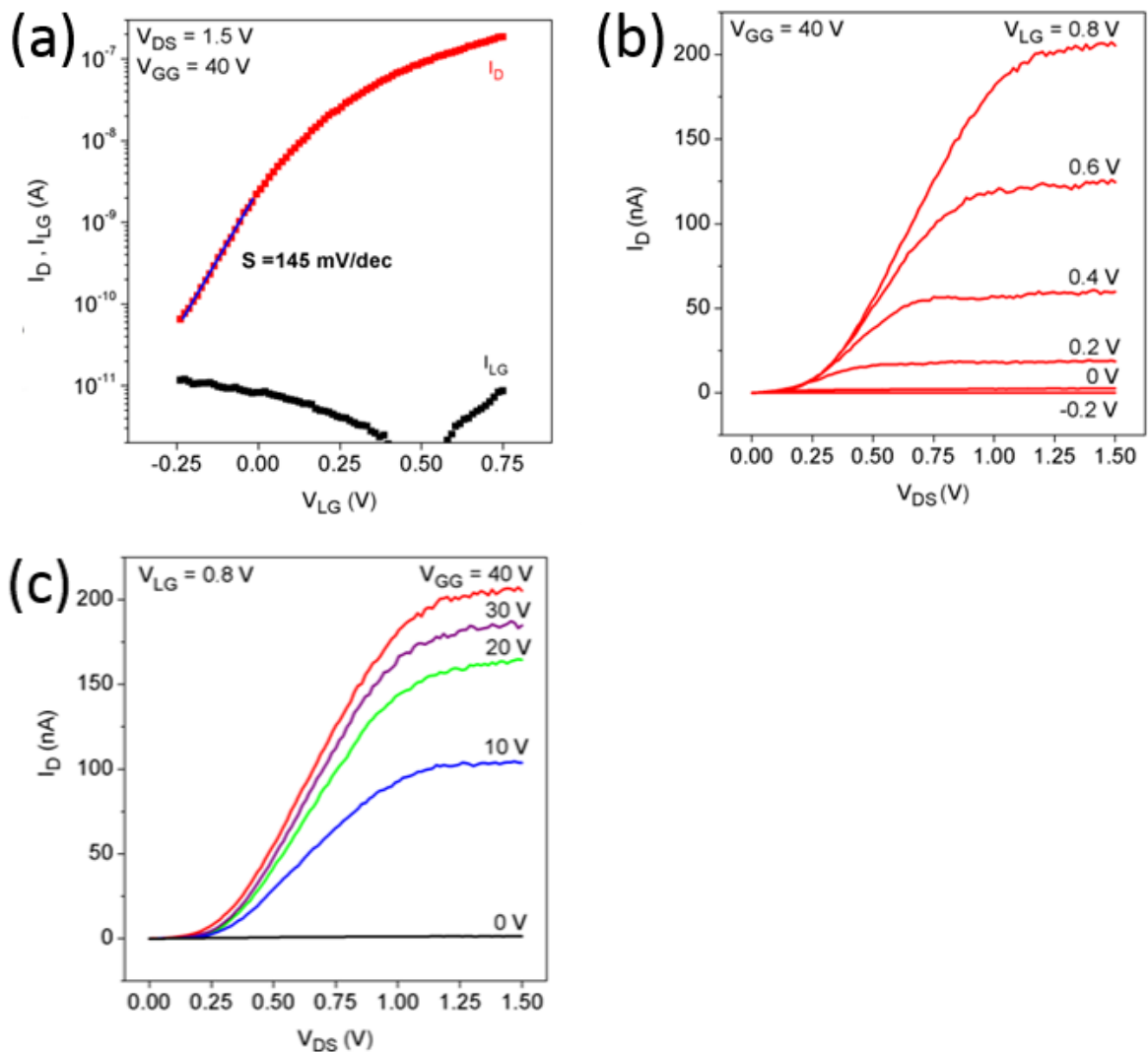


Figure IV-21 : (a) Caractéristique de transfert $I_D(V_{LG})$ et courant de fuite I_{LG} mesurés à $V_{DS} = 1.5$ V et $V_{GG} = 40$ V pour une épaisseur de film diélectrique de 7 nm. (b) Caractéristiques de sortie $I_D(V_{DS})$ à $V_{GG} = 40$ V pour différentes valeurs de V_{LG} . (c) Caractéristiques de sortie $I_D(V_{DS})$ à $V_{LG} = 0.8$ V pour différentes valeurs de V_{GG} .

Les caractéristiques de transfert et de sortie associées au transistor avec le diélectrique de 4 nm sont présentées sur la **Figure IV-22**. On note une amélioration de la pente sous le seuil à 110 mV/decade et du rapport I_{ON}/I_{OFF} à 10^4 . La variation de tension de grille nécessaire pour passer de l'état ON à l'état OFF demeure faible (1,5 V), ainsi que le courant de fuite, qui est inférieur au courant I_D dans la gamme de tensions de grille utilisée. La mobilité des porteurs de charge dans le canal vaut $0,5$ cm²/(V.s). Cette valeur est similaire à celles typiquement obtenues à l'air pour les transistors de même longueur de canal (~ 1 μ m) fabriqués sur substrat rigide à base de

MoS₂ CVD (voir **Tableau III-1**). Sur la caractéristique de sortie, le comportement est cette fois ohmique aux faibles V_{DS}. Cela vient d'une interface métal/MoS₂ de meilleure qualité associée à une résistance de contact plus faible, ou d'un niveau de dopage initial du MoS₂ plus élevé comparé à la **Figure IV-21**.

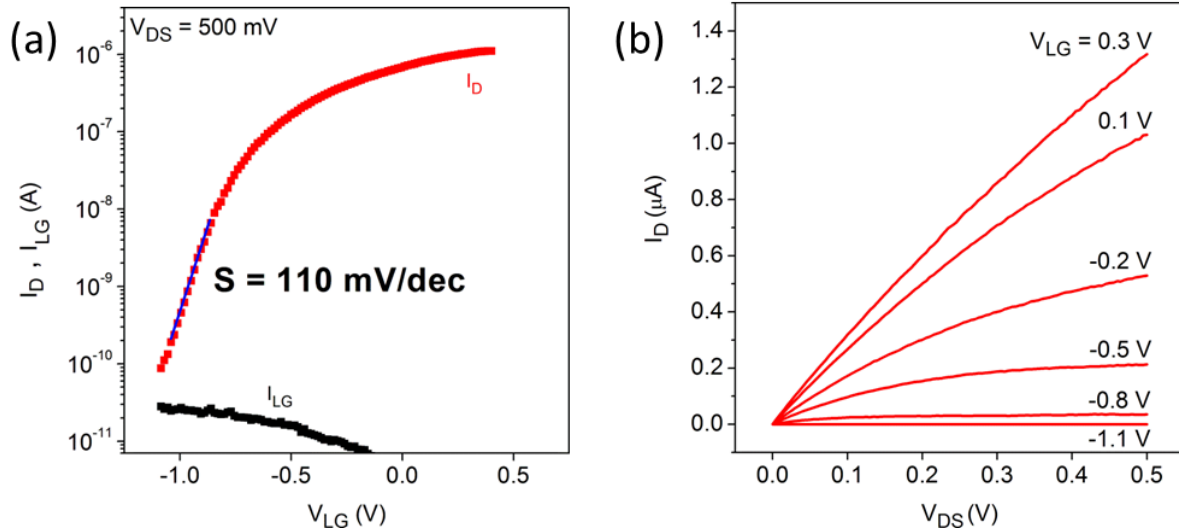


Figure IV-22 : (a) Caractéristique de transfert $I_D(V_{LG})$ et courant de fuite I_{LG} mesurés à $V_{DS} = 0.5$ V et $V_{GG} = 40$ V pour une épaisseur de film diélectrique de 4 nm. (b) Caractéristiques de sortie $I_D(V_{DS})$ à $V_{GG} = 40$ V pour différentes valeurs de V_{LG} .

La géométrie double grille permet de comparer les performances des transistors quand ils sont commandés par la grille globale ou par la grille locale (**Figure IV-23**), ce qui revient à comparer l'efficacité du diélectrique organique par rapport à celle du SiO₂. Pour cela, nous avons mesuré la caractéristique de transfert en fonction :

(1) du potentiel de la grille globale, en fixant celui de la grille locale à $V_{LG} = 0,8$ V. Dans cette configuration, la portion de MoS₂ au-dessus du diélectrique organique est dans son état ON et le courant est modulé par la grille globale au niveau des deux zones d'accès notées (i) et (iii) sur la **Figure IV-20b**. La caractéristique correspondante apparaît en noir sur la **Figure IV-23a**.

(2) du potentiel de la grille locale, en fixant celui de la grille globale à $V_{GG} = 40$ V. Ce cas correspond aux mesures présentées précédemment. La caractéristique correspondante apparaît en rouge sur la **Figure IV-23a**.

Ces mesures ont été réalisées sur le transistor avec un diélectrique organique de 7 nm. Dans le cas (1), la caractéristique de transfert affiche un large niveau d'hystérésis (jusqu'à 50 V)

lorsque la tension de grille globale est balayée dans les deux sens. Ce phénomène d'hystérésis est typique des transistors sur SiO₂ et a été montré avec plusieurs matériaux de canal différents. L'origine de ce phénomène est multiple : il est lié d'une part aux pièges situés dans le SiO₂ et à la surface du SiO₂,¹⁹² et d'autre part aux charges situées sur les molécules adsorbées à la surface du MoS₂.^{146,193} Ces pièges se chargent et se déchargent pendant l'acquisition des caractéristiques de transfert et entraînent une instabilité de la tension de seuil. Dans le cas (2), la caractéristique de transfert n'affiche aucune hystérésis. Cela montre d'une part que le diélectrique organique ne contient pas de pièges susceptibles de se charger/décharger dans la gamme de tension utilisée et d'autre part que, grâce à son caractère hydrophobe, il repousse les molécules d'eau susceptibles de venir s'adsorber à la surface et générer de l'hystérésis dans les caractéristiques de transfert. Il est cependant à noter que, puisque la grille est efficace, l'impact des fluctuations des charges piégées dans le diélectrique est automatiquement moins fort en proportion de celles associées aux charges contrôlées par le potentiel de grille.

A partir de ces dernières caractéristiques de transfert, nous avons également pu estimer la permittivité relative du film organique électro-greffé. En effet, en connaissant la valeur des pentes sous le seuil associées aux deux cas de mesures (1,8 V/decade dans le cas (1) et 145 mV/decade dans le cas (2)), ainsi que les épaisseurs des deux diélectriques (150 nm pour le SiO₂ et 7 nm pour le diélectrique organique), on peut accéder au ratio de leur permittivité relative. En effet, la pente sous le seuil peut être exprimée comme $S = \frac{k \times T}{q} \times \ln(10) \times (1 + \frac{C_D + C_{IT}}{C_{diel}})$, où k est la constante de Boltzmann, T est la température, q est la charge d'un électron, C_D est la capacitance de déplétion, C_{IT} est la capacitance associée aux états d'interface et $C_{diel} = \frac{\epsilon_0 \times \epsilon_{diel}}{t_{diel}}$ est la capacitance du diélectrique de grille (où ϵ_0 est la permittivité du vide, ϵ_{diel} est la permittivité relative du diélectrique et t_{diel} est l'épaisseur du diélectrique).⁶ A partir de ces formules et en considérant que $C_D \gg C_{IT}$, on peut accéder au ratio des permittivités relatives des deux diélectriques : $\frac{\epsilon_{org}}{\epsilon_{SiO_2}} = \frac{S_{SiO_2} - K}{S_{org} - K} \times \frac{t_{org}}{t_{SiO_2}}$ avec $K = \frac{k \times T}{q} \times \ln(10)$. Nous avons obtenu un ratio proche de 1, ce qui indique que la permittivité relative du diélectrique électro-greffé est proche de celle du SiO₂. L'amélioration de performances résumée sur la **Figure IV-23a** est donc essentiellement due à l'épaisseur réduite du diélectrique organique. L'augmentation de la permittivité du diélectrique par l'utilisation d'autres molécules portant la fonction diazonium ouvre ainsi des perspectives intéressantes.

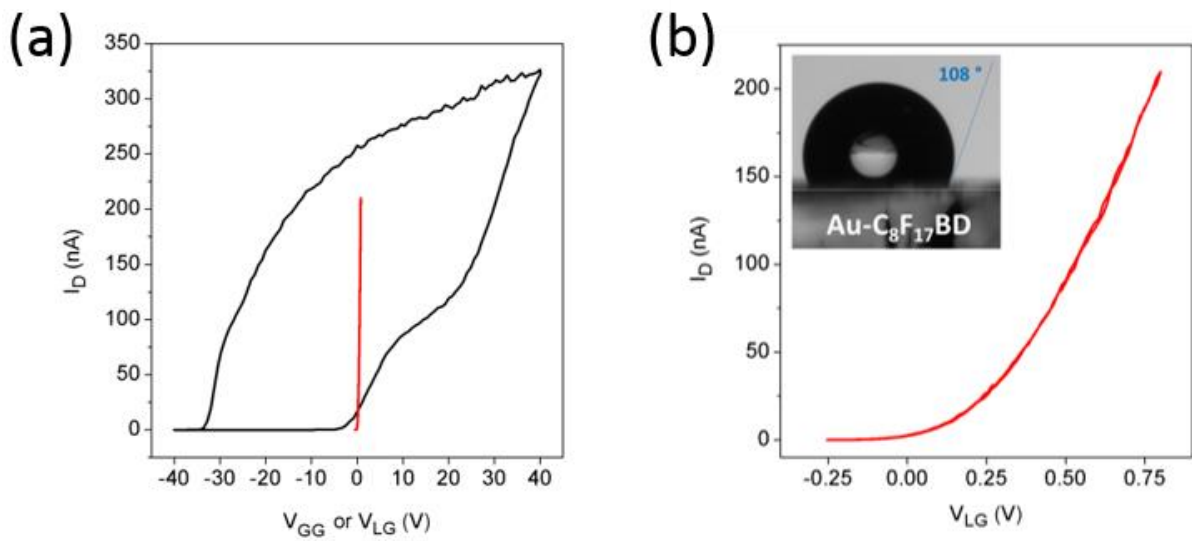


Figure IV-23 : (a) Caractéristiques de transfert $I_D(V_{LG})$ (courbe rouge) et $I_D(V_{GG})$ (courbe noire) montrant les deux directions de balayage de la tension de grille. (b) Zoom sur $I_D(V_{LG})$ montrant l'absence d'hystérésis pour le diélectrique organique.

En résumé, les dispositifs présentés dans cette sous-partie constituent les premiers transistors utilisant un diélectrique organique électrogreffé à partir d'un sel de diazonium. Ce nouveau type de diélectrique permet d'atteindre des performances élevées (en termes de pente sous le seuil notamment). La formation de ce diélectrique s'effectue à température ambiante. De plus, il ne nécessite ni d'étape de lithographie supplémentaire, ni de sous-couche de SiO₂. Ce dernier atout permet d'envisager son intégration dans des FETs sur substrat flexible.

IV-1.5. Intégration dans des transistors sur substrat souple combinée au MoS₂ CVD

Suite aux bonnes performances obtenues sur substrat rigide, l'intégration du diélectrique organique dans des transistors sur substrats souples a fait l'objet de nombreux efforts. Cependant, nous avons eu des problèmes liés à des courants de fuite à travers le diélectrique. Nous avons attribué ces fuites à la faible épaisseur du diélectrique et surtout, à la présence dans notre procédé d'électrodes plus larges (et donc moins bien greffées) partiellement couvertes lors du transfert du film de MoS₂ (voir **Figure IV-17**). Les travaux sur cette voie se poursuivent.

Pour remédier à ce problème, nous avons utilisé une autre molécule pour produire des films organiques électrogreffés plus épais, tout en conservant la stratégie de réduction de sels de diazonium : un complexe métallique de type tris(bipyridine) avec un cœur métallique de fer (TBPFe). Les films obtenus avec cette molécule ont déjà fait l'objet d'une étude approfondie

lors de la thèse de Théo Cabaret.¹⁹⁴ Nous rappelons donc brièvement les propriétés de ces films et invitons le lecteur à se reporter à cette thèse pour une étude complète. La TBPFe possède trois groupements diazonium qui permettent le greffage du complexe sur des électrodes d'or (**Figure IV-24a**). De manière similaire au C₈F₁₇BD, le greffage est effectué par voltammétrie cyclique. La **Figure IV-24c** présente un exemple typique de voltammétrie cyclique obtenue lors du greffage de la TBPFe sur une électrode d'ITO (*Indium Tin Oxide*). Au premier cycle, un pic de réduction est observé à - 0,3 V vs Ag/AgNO₃ correspondant à la réduction des groupements diazonium. Le balayage à potentiel négatif montre la présence de deux pics réversibles (flèches noires et rouges) à -1,60 V et -1,86 V vs Ag/AgNO₃, correspondant à la réduction des ligands bipyridine ainsi qu'un pic irréversible à -1,3 V vs Ag/AgNO₃ (flèche bleu). Pour les potentiels positifs, le voltamogramme montre la formation d'un pic irréversible à 0,73 V vs Ag/AgNO₃ et la présence d'un système réversible à 0,76 V vs Ag/AgNO₃ attribué à l'oxydation réversible du centre métallique de fer. L'origine des pics irréversibles est encore à l'étude. Il est surtout important de noter que, lorsque le nombre de cycles augmente, l'amplitude de ces différents signaux augmente, ce qui est caractéristique d'un film organique qui croît sur l'électrode. Ceci est à comparer à la courbe de greffage de la molécule fluorée isolante (**Figure IV-14a**) sur laquelle le courant s'atténuait rapidement dès les premiers cycles.

La différence majeure entre la TBPFe et le C₈F₁₇BD est que le film de complexe de fer n'est pas totalement isolant : par conséquent, lors du greffage, des électrons peuvent être acheminés depuis l'électrode d'or vers la surface du film : le greffage n'est donc pas auto-limité comme c'était le cas précédemment et des films épais (plusieurs dizaines de nanomètres) peuvent être obtenus en adaptant les conditions de greffage. L'étude de ce complexe de fer au laboratoire a permis d'optimiser les conditions de greffage afin d'atteindre un contrôle fin et reproductible de l'épaisseur des films (**Figure IV-24d**). Dans la thèse¹⁹⁴ et plus récemment dans l'article [Lin et al, Sci. Rep. (2016)] ce type de film a été étudié pour ses propriétés de commutation de conductivité. Toutefois, en l'absence d'une étape initiale dite de *forming* (premier cycle de tension au-delà de 5V) et en se restreignant à des tensions d'utilisation faibles (+/- 3V), nous montrons ici que ces films peuvent être utilisés en tant que diélectrique.

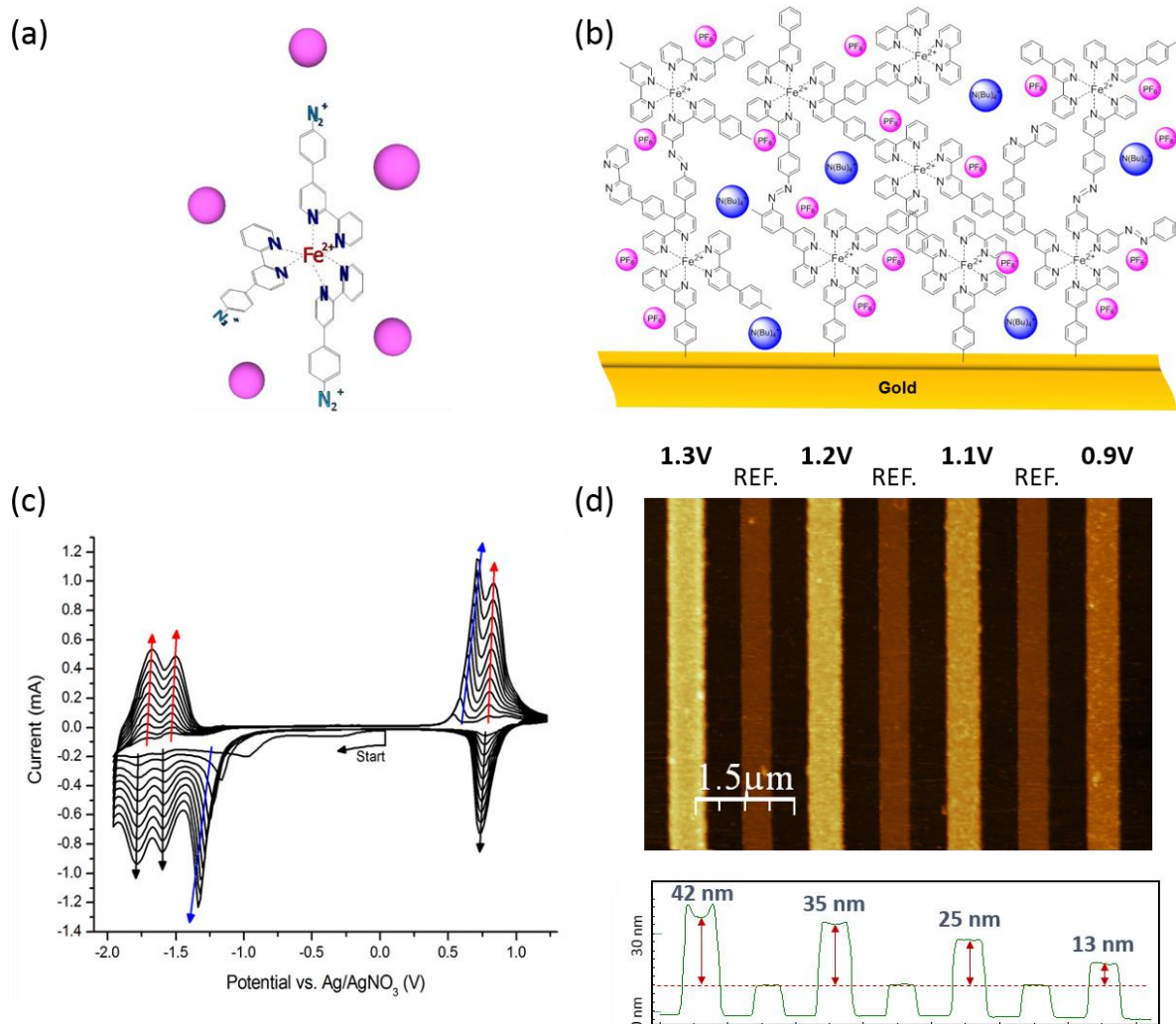


Figure IV-24 : (a) Schéma d'une molécule de tris(bipyridine) de fer portant trois fonctions diazonium (en bleu). Les sphères roses représentent les contre-ions d'hexafluorophosphate (PF₆⁻) assurant la neutralité du système. (b) Schéma représentant un film de TBPF greffé sur une électrode métallique. (c) Suivi voltammétrique de la réduction du complexe de TBPF (10⁻³ M) dans l'acétonitrile, avec tetrabutylammonium hexafluorophosphate (10⁻¹ M) en tant qu'électrolyte support, sur une électrode d'ITO (S = 2 cm²), vitesse de balayage $v_b = 0,1 \text{ V}\cdot\text{s}^{-1}$ et Ag/AgNO₃ comme électrode de référence. (d) Image AFM et profil de hauteur (moyenné sur l'ensemble des lignes horizontales de l'image) réalisés sur un ensemble de sept électrodes d'or alternativement greffées et non-greffées. Les conditions de greffage ont été variées afin d'illustrer le contrôle de l'épaisseur du film dans la gamme 10-50 nm.

Nous avons intégré ces films électro-greffés dans des transistors sur substrat souple (PEN) en utilisant le MoS₂ que nous avons synthétisé par CVD. Nous avons choisi d'utiliser des films

d'une épaisseur d'environ 20 nm afin d'éviter les courants de fuite. La méthode de report du MoS₂ CVD est identique à celle utilisée pour les FETs sur substrat souple décrits dans la sous-partie IV-3. La **Figure IV-25a** présente une image en microscopie optique d'un tel transistor sur substrat souple. La **Figure IV-25b** présente la caractéristique de transfert de ce transistor mesurée sous vide. Cette caractéristique présente un rapport I_{ON}/I_{OFF} de 6.10^4 pour une gamme de tension de grille de 6 V. La pente sous le seuil vaut 800 mV/decade. Le courant de fuite I_G est négligeable par rapport au courant I_D , ce qui démontre bien que le film de TBPF_e est isolant.

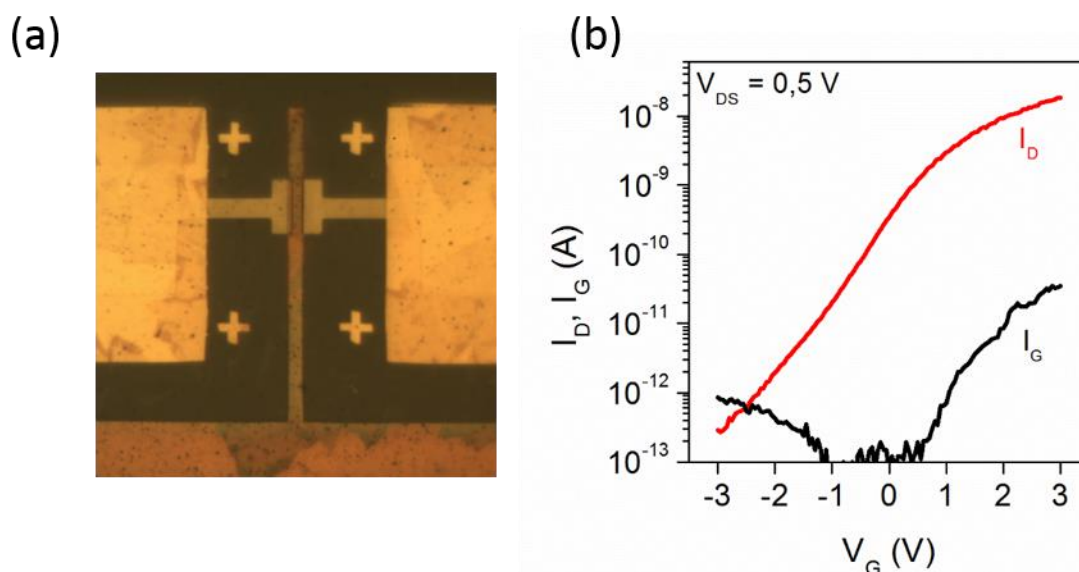


Figure IV-25 : (a) Image au microscope optique d'un transistor sur substrat souple avec en tant que diélectrique de grille un film électro-greffé de TBPF_e. (b) Caractéristique de transfert $I_D(V_G)$ et courant de fuite $I_G(V_G)$ en échelle semi-logarithmique, mesurés sous vide et à $V_{DS} = 0,5$ V.

Ces mesures, bien que préliminaires, apportent la preuve de concept qu'il est possible d'intégrer des films organiques électro-greffés en tant que diélectriques de grille dans des transistors à base de MoS₂ sur substrat souple et de combiner ainsi les actions menées sur la synthèse CVD et sur les diélectriques organiques. Les performances sont évidemment encore à optimiser mais ces premiers essais ont permis d'identifier les enjeux au niveau du procédé. La possibilité de régler de façon continue l'épaisseur du diélectrique et la richesse de la chimie de ces complexes métalliques permettra une étude plus détaillée de l'influence des différents paramètres.

Après envoi de ce manuscrit aux membres du jury, de nouveaux dispositifs ont été mesurés (à l'air) sur le même échantillon que celui qui vient d'être présenté. Ils ont permis d'obtenir de

meilleures performances. Ainsi, le transistor présenté sur la **Figure IV-26** possède un rapport I_{ON}/I_{OFF} de 10^7 pour une gamme de tension de grille de 2,5 V. La pente sous le seuil associée vaut 115 mV/decade. D'autre part, la mobilité des porteurs de charge dans le canal s'élève à $10 \text{ cm}^2/(\text{V}\cdot\text{s})$. Ces mesures renforcent les conclusions quant à la pertinence de la combinaison du MoS₂ synthétisé par CVD avec un diélectrique organique électrogréffé au sein de transistors sur substrat flexible.

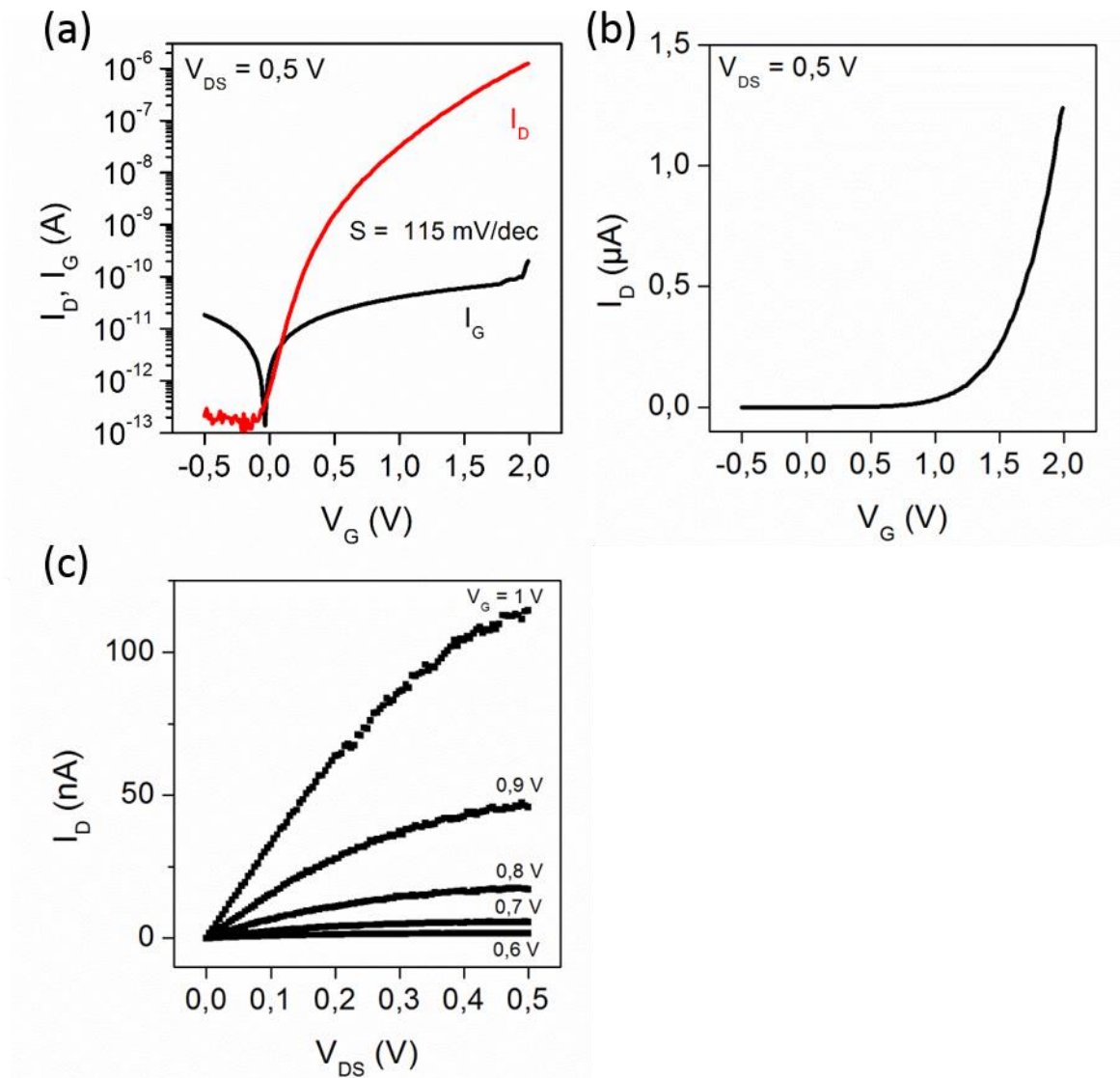


Figure IV-26 : (a-b) Caractéristiques de transfert $I_D(V_G)$ et courant de fuite $I_G(V_G)$ en échelle semi-logarithmique (a) et en échelle linéaire (b), mesurés à l'air et à $V_{DS} = 0,5 \text{ V}$. (c) Caractéristiques de sortie pour différentes valeurs de tension de grille ($0,6 < V_G < 1 \text{ V}$).

IV-5. Bilan

Ce chapitre a permis de montrer que des monocouches de MoS₂ CVD pouvaient être intégrées dans des transistors sur substrat flexible. Une première démonstration a été réalisée en combinant le canal de MoS₂ à un diélectrique inorganique (Y₂O_x). Cependant, sur des substrats flexibles, les diélectriques inorganiques ne représentent pas un choix optimal puisqu'ils sont susceptibles de se dégrader sous l'effet des contraintes en flexion. Par conséquent, nous avons également proposé dans ce chapitre l'étude d'un nouveau type de diélectrique de grille organique, basé sur l'électrogreffage de sels de diazonium. Cette nouvelle approche présente plusieurs avantages :

- Le film diélectrique est robuste car le greffage du sel de diazonium est covalent
- Le greffage couvre toute la surface de l'électrode (et notamment ses flancs) et s'adapte à toutes formes d'électrodes
- Le greffage ne prend que quelques minutes et s'effectue à température ambiante
- L'approche diazonium est polyvalente puisque l'on peut faire varier la nature des molécules greffées afin de donner au film diélectrique des propriétés spécifiques

Deux types de films organiques (basés sur deux sels de diazonium différents) ont été intégrés en tant que diélectrique de grille dans des transistors à base de MoS₂. Le premier (basé sur le C₈F₁₇BD) a été choisi pour ses propriétés hydrophobes dues à sa longue chaîne fluorée. Les films greffés sont très fins (dans la gamme 4-8 nm). Il a été utilisé dans des transistors à base de MoS₂ exfolié sur substrat rigide et a permis d'atteindre des performances élevées, notamment une pente sous le seuil de 110 mV/decade associée à une gamme de tension de grille de 1,5 V.

En ce qui concerne les transistors sur substrat flexible, nous avons utilisé un autre sel de diazonium (la TBPF_e) qui peut produire des films plus épais (afin d'éviter les problèmes liés aux courants de fuite à travers le diélectrique). Un premier transistor, combinant un canal de MoS₂ CVD et un film organique diélectrique de TBPF_e, a été réalisé. Mesuré sous vide, il présente un rapport I_{ON}/I_{OFF} de 6.10⁴ pour une gamme de tension de grille de 6 V.

Ces dispositifs constituent les premiers transistors intégrant un diélectrique organique électrogreffé à partir de sels de diazonium. Cette voie s'avère très prometteuse puisqu'elle permet de contrôler finement l'épaisseur des films électrogreffés et potentiellement d'adapter leur constante diélectrique en changeant la structure moléculaire du sel de diazonium associé.

Conclusion et perspectives

Ces travaux de thèse ont porté sur l'étude du MoS₂ monocouche dans le cadre de l'électronique flexible. Ce matériau associe plusieurs propriétés indispensables à une utilisation en tant que matériau de canal dans des transistors sur substrat souple : il est semi-conducteur (avec une largeur de bande interdite de 1,9 eV), il est robuste mécaniquement (il possède un module d'Young d'environ 300 GPa et peut être étiré jusqu'à 11 % de sa longueur) et sa structure est dépourvue de liaisons pendantes (ce qui le protège de l'oxydation et lui permet de conserver ses propriétés électroniques quel que soit le substrat sur lequel il est déposé). Le MoS₂ monocouche se place ainsi comme un concurrent des matériaux de canal déjà étudiés dans le cadre de l'électronique flexible : on peut citer par exemple les matériaux organiques semi-conducteurs, les nanotubes de carbone, les oxydes semi-conducteurs et les membranes de silicium. Dans ce contexte, la question posée au début de ce manuscrit était d'évaluer la pertinence de l'utilisation du MoS₂ monocouche dans des transistors sur substrat flexible.

Afin de répondre à cette problématique, nous avons en premier lieu développé la synthèse de MoS₂ au laboratoire par une méthode CVD. La production de MoS₂ nous a permis d'être indépendant de sources commerciales ou provenant d'autres groupes et de soutenir d'autres activités du laboratoire basées sur le MoS₂ (électro-catalyse notamment). Nous avons optimisé les paramètres de croissance jusqu'à obtenir des dépôts reproductibles, avec des domaines de MoS₂ dont on peut adapter la morphologie : ainsi, certaines conditions favorisent la croissance de couches de MoS₂ de taille centimétrique alors que d'autres promeuvent la croissance de domaines triangulaires individuels et monocouches dont la taille atteint plusieurs dizaines de micromètres. Ces conditions de croissance optimisées ont également permis de faire croître du MoS₂ sur divers substrats, dont du quartz, du silicium avec oxyde natif, mais aussi des grilles de TEM (sous la forme de membranes de Si₃N₄ comprenant des trous de 100 nm). La croissance de MoS₂ sur ces substrats ouvre la voie à l'étude du MoS₂ par diverses techniques, aussi bien au laboratoire que dans d'autres groupes partenaires. Le MoS₂ synthétisé par CVD a été caractérisé par différentes méthodes, soit au laboratoire, soit au travers d'une collaboration avec le CEA de Grenoble, afin de confirmer sa nature et sa qualité. L'épaisseur et l'homogénéité du MoS₂ ont été mesurées par AFM. La structure et la stœchiométrie du MoS₂ ont été analysées par XPS. Des caractérisations en photoluminescence ont permis de confirmer la nature directe et la largeur de la bande interdite du MoS₂ monocouche (1,8 eV). La spectrométrie Raman a

permis de discriminer le nombre de couches des domaines de MoS₂ et une première étude de la structure de bandes par kPEEM a été initiée (malgré des problèmes de charge du substrat).

Par la suite, nous avons évalué les performances électroniques du MoS₂ synthétisé au laboratoire. Pour cela, nous avons intégré des domaines individuels de MoS₂ en tant que matériau de canal dans des transistors sur substrats rigides. La recherche d'optimisation des performances de ces transistors a permis de montrer que celles-ci étaient affectées par deux phénomènes : (i) l'adsorption des molécules de l'environnement sur le MoS₂ induit un dopage de type P ; (ii) les contacts (Source/Drain) non-idéaux induisent des résistances supplémentaires (modulées par le potentiel de grille) qui affectent significativement les mesures de mobilité. En prenant soin de limiter l'impact de ces deux phénomènes, on atteint des mobilités de l'ordre de 25 cm²/(V.s) pour des transistors de type N. Il est à noter que cette valeur de mobilité pourrait être encore améliorée en utilisant une grille plus efficace. En effet, nous avons établi que la transconductance des transistors n'atteignait pas son maximum dans la gamme de tension de grille habituellement utilisée. Les mesures électriques ont également permis de montrer la robustesse du MoS₂ vis-à-vis de fortes densités de courant: celui-ci peut en effet supporter une densité de courant >5.10⁶ A/cm². Cette densité de courant est supérieure à celle du cuivre mais inférieure à celle des nanotubes de carbone et du graphène. Nous avons enfin tenté de moduler la hauteur de barrière Schottky à l'interface contact/canal en changeant la nature des contacts : nous avons utilisé du scandium (de travail de sortie 3,5 eV) et du MoO₃ (de travail de sortie 6 eV). Dans les deux cas, les transistors obtenus sont de type N. De plus l'injection d'électrons par ces contacts est systématiquement moins efficace que l'injection par des contacts en or. Dans le cas du scandium, cela peut s'expliquer par sa tendance à rapidement s'oxyder à l'air. Ceci-étant, en utilisant au moins un contact en scandium, on peut combiner un bon état ON et un bon état OFF lors des mesures sous vide alors qu'avec des contacts symétriques en or, l'amélioration de l'état ON se fait au détriment du rapport I_{ON}/I_{OFF} (en raison d'un fort décalage de la tension de seuil vers les tensions négatives après recuit sous vide).

Le dernier chapitre a été consacré à l'intégration de transistors à base de MoS₂ sur substrat flexible. Nous avons ainsi réalisé des transistors à base de MoS₂ CVD avec un diélectrique de grille en Y₂O_x sur substrat souple. Ces transistors présentent un rapport I_{ON}/I_{OFF} > 10⁵ et une pente sous le seuil située dans la gamme 200-500 mV/decade. En outre, ils restent fonctionnels et leurs caractéristiques ne changent pas lorsque le substrat est courbé jusqu'à un rayon de courbure de 15 mm. En parallèle de l'intégration sur substrat flexible, nous avons développé un nouveau type de diélectrique basé sur l'électrogreffage d'un sel de diazonium sur électrodes

d'or. Ces films électrographés ont été intégrés avec succès dans des transistors à base de MoS₂ exfolié. Ces transistors présentent une pente sous le seuil dans la gamme 110-150 mV/decade, ce qui montre l'extrême efficacité du couplage diélectrique/canal. Cela permet en outre de moduler le courant sur 4 ordres de grandeurs en utilisant une gamme de tension de grille de seulement 1,5 V. La dernière étape de ce travail de thèse a été l'intégration sur substrat flexible de transistors combinant le MoS₂ CVD synthétisé au laboratoire et le diélectrique de grille organique électrographé. Pour ce faire, nous avons dû utiliser un autre type de diélectrique organique électrographé plus épais. En effet, le premier diélectrique étudié présentait des problèmes de fuite dus à sa faible épaisseur (7 nm) ou à la difficulté de garantir l'homogénéité de cette épaisseur dans le cas d'électrodes de tailles trop différentes (les électrodes fines se passant bien plus efficacement que les plus larges). Nous n'avons pas pu résoudre ce problème dans le temps imparti (ces expériences se poursuivront au laboratoire). En utilisant ce nouveau diélectrique (un film de tris(bipyridine) de fer d'épaisseur ajustable dans la gamme 10-50 nm), nous avons pu réaliser une première démonstration de transistors combinant MoS₂ CVD et diélectrique organique électrographé sur substrat souple avec un rapport I_{ON}/I_{OFF} de 10⁴. Même si les performances restent à améliorer, cette réalisation constitue une première preuve de concept d'une telle association dans le cadre de l'électronique flexible.

Au travers de ce travail de thèse, les contributions les plus significatives ont ainsi été :

- La mise en place d'une croissance de MoS₂ par CVD reproductible dont la qualité a été confirmée par plusieurs techniques de caractérisations
- L'intégration du MoS₂ CVD dans des transistors ayant des mobilités proches de l'état de l'art
- La réalisation de transistors à base de MoS₂ CVD sur substrat souple
- Le développement d'un nouveau type de diélectrique organique ultrafin basé sur l'électrographage de molécules comportant une fonction diazonium
- L'intégration de ces films organiques en tant que diélectrique de grille dans des transistors rigides à base de MoS₂ exfolié
- La réalisation de transistors sur substrat souple combinant un canal à base de MoS₂ CVD et un diélectrique de grille organique électrographé

A partir de ces études et de l'analyse de la littérature, j'apporte ici mon analyse quant à la pertinence de l'utilisation du MoS₂ monocouche en tant que matériau de canal pour l'électronique flexible. Les recherches les plus avancées sur les propriétés électroniques du

MoS₂ monocouche concernent le MoS₂ exfolié. La mobilité maximale atteinte avec cette source de MoS₂ est d'environ 100 cm²/(V.s). De nombreuses études ont montré que cette mobilité était limitée par la diffusion des porteurs de charges par les impuretés chargées. Si on exclut l'effet de ces impuretés, les projections montrent que la mobilité maximale à température ambiante (limitée par la diffusion par les phonons) approcherait 400 cm²/(V.s). L'augmentation de la mobilité par le *quenching* du mode homopolaire en configuration *top gate* n'est que marginale. La valeur de 400 cm²/(V.s) donne donc une idée de la limite haute de la mobilité que l'on pourra approcher en atténuant l'effet des impuretés chargées. Même si la plupart des études sur la mobilité du MoS₂ ont été réalisées à partir de MoS₂ exfolié, cette source de MoS₂ n'est pas transposable à une échelle industrielle. Par conséquent, il est préférable de prendre comme référence la mobilité des charges dans le MoS₂ produit sur de grandes surfaces. Actuellement, la méthode qui produit la meilleure qualité de MoS₂ monocouche grande surface est le dépôt chimique en phase vapeur (CVD). Les meilleures mobilités obtenues à partir de MoS₂ monocouche issues de la CVD sont d'environ 60 cm²/(V.s). Ces valeurs sont relativement proches des valeurs obtenues avec du MoS₂ exfolié, ce qui témoigne des progrès considérables effectués dans le domaine de la croissance et ce en seulement quelques années (les premières mobilités mesurées se situaient autour de 0,1 cm²/(V.s) en 2012). Le MoS₂ obtenu au laboratoire est de qualité comparable à celui obtenu dans la littérature puisque sa mobilité des charges est du même ordre de grandeur que celles typiquement obtenues pour du MoS₂ CVD. Par conséquent, quelle que soit sa source, le MoS₂ présente un avantage décisif par rapport aux matériaux organiques (notamment de type N) en termes de mobilité des charges.

Le MoS₂ ne peut actuellement pas être synthétisé directement sur des substrats souples car ceux-ci ne supportent pas les températures nécessaires à la croissance. Le MoS₂ synthétisé par CVD doit donc être reporté depuis les substrats de croissance rigides sur les substrats souples. A l'échelle industrielle, l'option la plus pertinente semble être le transfert roll-to-roll, dont l'efficacité a déjà été démontrée avec le report d'une surface de graphène d'environ 1 m² en 2010 puis sur de longueurs atteignant 100 m en 2013.^{195,196} L'autre option envisageable est de disperser des feuillets de MoS₂ dans des solvants et de les mettre sous forme d'encre que l'on pourrait déposer par impression (jet d'encre, sérigraphie, spray). Cependant, les performances de ce type de matériau sont loin de celles obtenues avec le MoS₂ CVD (avec notamment une mobilité d'environ 0,1 cm²/(V.s)). Cela est notamment dû à la taille très réduite des feuillets produits par cette méthode (~100 nm) ainsi qu'aux défauts induits par le procédé d'exfoliation. Combiné à une électronique imprimée dont la résolution latérale se situe dans la gamme 1-10

μm , cela donne un canal dont la conductivité est largement limitée par les résistances inter-feuillets.

Pour exploiter au maximum le potentiel du MoS_2 , celui-ci doit être associé à des contacts Source/Drain et un diélectrique de grille efficaces. Dans le cas des contacts, cela signifie des contacts qui n'induisent pas de grandes résistances de contacts, tout en étant compatibles avec l'électronique imprimée. Plusieurs équipes ont étudiées l'influence de la nature des métaux de contacts sur les performances des transistors. La majorité des transistors à base de MoS_2 étudiés dans la littérature sont de type N, même avec des métaux de contacts à travail de sortie élevé. Bien que les performances des transistors de type N semblent s'améliorer avec des métaux à faible travail de sortie, le niveau de Fermi reste fortement bloqué proche de la bande de conduction. De plus, les études réalisées dans cette thèse ont montré l'instabilité dans le temps des métaux à faible travail de sortie, comme le scandium : ceux-ci ont tendance à s'oxyder rapidement, même lorsqu'ils sont protégés par une couche d'aluminium. L'introduction d'une fine couche d'isolant entre le métal de contact et le canal permet dans certains cas de diminuer la densité d'états d'interface, résultant en une diminution de la résistance de contacts. Cependant, cette diminution des résistances de contacts est très dépendante de l'épaisseur de la couche d'isolant et donc très difficile à contrôler. Dans la littérature, la technique qui a amené les meilleures performances en termes de résistances de contact consiste à changer la structure du MoS_2 situé sous le métal de contact. En effet, le MoS_2 est métallique lorsqu'il se trouve dans sa structure 1T. La conversion de la structure 2H vers la structure 1T est réalisée par lithiation. Bien que cette méthode ait permis d'atteindre des résistances de contacts d'environ $200 \Omega \cdot \mu\text{m}$, la fiabilité technologique d'une telle lithiation et la stabilité dans le temps de la structure 1T (qui est métastable) restent à évaluer.

Dans le cas du diélectrique de grille, nous cherchons un diélectrique avec une capacitance élevée. L'oxyde d'hafnium (HfO_2) a largement été associé au MoS_2 en tant que diélectrique de grille à haute permittivité. Cependant, ce type de diélectrique inorganique est peu adapté à l'électronique flexible : sous contraintes en flexion, le diélectrique se dégrade et entraîne des fuites de courant. Les recherches doivent donc se concentrer sur les diélectriques organiques, plus à même de supporter les contraintes en flexion. Ces travaux de thèse ont montré la compatibilité du MoS_2 avec des diélectriques organiques électrogressés.

Les transistors à base de MoS_2 monocouche sont systématiquement de type N, quelle que soit la nature des contacts. Par conséquent, ce matériau ne peut pas être intégré dans des circuits de

technologie complémentaire (CMOS). L'utilisation de la technologie CMOS supposerait d'utiliser un matériau de type P en complément du MoS₂. Les nanotubes de carbone pourraient remplir ce rôle (ils sont en effet de type P à l'air). Il faut toutefois noter que leur largeur de bande interdite (0.5-0.8eV typiquement) est beaucoup plus faible que celle du MoS₂ ce qui pourrait compliquer la conception de circuits complémentaires. Une autre option consiste à ne pas utiliser du MoS₂ monocouche mais multicouche : en effet, le MoS₂ multicouche a une largeur de bande interdite plus faible que le MoS₂ monocouche (1,2 contre 1,9 eV) et peut donc conduire des trous en utilisant des contacts ayant un travail de sortie élevé (le MoO₃ par exemple). Comme la transition vers un gap de 1,2 eV s'opère dès 2 couches, cette alternative permet de conserver l'intérêt d'un matériau ultrafin en termes d'efficacité du contrôle par la grille. Si les deux couches sont bien connectées, le courant transporté est également augmenté. Enfin, la dernière alternative consiste à utiliser une technologie basée uniquement sur des matériaux de type N. Ce type de technologie est cependant moins efficace sur le plan énergétique.

En conclusion, de nombreux défis restent à surmonter afin d'exploiter au maximum le potentiel de ce matériau. En premier lieu, trouver le moyen d'atteindre les projections de mobilités pour le MoS₂ monocouche (400 cm²/V.s) : pour cela, il faut tout d'abord réduire la diffusion des porteurs de charges par les impuretés chargées. Cela passe aussi par la poursuite des progrès sur la croissance de MoS₂ jusqu'à atteindre de grandes surfaces de qualité homogène (c'est-à-dire sans joints de grains qui peuvent affecter les performances). D'autre part, la problématique liée aux contacts induisant de faibles résistances de contacts reste encore à régler. Enfin, en ce qui concerne l'électronique flexible, il n'y a pas encore eu de démonstration de transfert de MoS₂ de type roll-to-roll à grande échelle. Les verrous sont donc encore nombreux mais il faut noter que le domaine de recherche sur les transistors à base de MoS₂ monocouche est récent (5 ans). Pour autant, les performances obtenues à l'heure actuelle dépassent d'ores et déjà celles associées aux matériaux organiques.

Perspectives

1. Aspects électroniques

- A. Caractérisations en flexion des transistors combinant un canal de MoS₂ CVD et un diélectrique organique électrogressif

La première perspective de ce travail de thèse consiste évidemment à poursuivre les études initiées sur les transistors sur substrat flexible combinant un canal de MoS₂ CVD et un diélectrique de grille organique électrogreffé. En particulier, il s'agit de remédier aux problèmes de courants de fuite apparus avec le diazonium fluoré (C₈F₁₇BD) : ces fuites de courant étaient liées à un greffage moins dense sur les électrodes larges. D'autre part, les caractérisations des transistors sous contraintes en flexion devront être réalisées afin de prouver la robustesse de ce type de diélectriques et leur pertinence pour l'électronique flexible.

B. Diélectriques organiques électrogreffés

Cette thèse a permis l'étude préliminaire de deux diélectriques organiques basés sur l'électrogreffage de sels de diazonium. Cette approche s'est avérée prometteuse et pourrait être poursuivie en explorant deux axes :

- le contrôle de l'épaisseur des films. En effet, pouvoir moduler l'épaisseur des films diélectriques permet d'éviter les courants de fuite dans les transistors tout en conservant une valeur de capacitance optimale.
- l'augmentation de la constante diélectrique des films grâce à l'utilisation de nouveaux sels de diazonium comportant des groupements polarisables notamment.

Notons que l'intérêt de ces diélectriques n'est bien sûr pas limité à l'étude des semi-conducteurs 2D et que leur potentiel peut être étudié dans le cas d'autres matériaux de canal.

Par ailleurs, une thèse portant sur l'étude des propriétés électroniques de films organiques basés sur l'électrogreffage de sels de diazonium commence cette année au LICSEN. Cette thèse n'est pas spécifiquement dédiée aux films isolants utilisés comme diélectrique, ni reliée à la thématique MoS₂ mais elle pourra tirer parti d'éléments issus de cette thèse.

C. Vers des contacts imprimés

Durant cette thèse, nous avons systématiquement utilisé dans nos transistors des contacts métalliques réalisés par lithographie et dépôts sous vide. Cette méthode n'est pas compatible avec l'électronique bas coût. Afin d'évaluer les performances du MoS₂ dans le cadre de l'électronique bas coût, il serait intéressant de réaliser des transistors à base de MoS₂ CVD couplés à des contacts et un diélectrique imprimés. Cela est rendu possible grâce à l'optimisation de la croissance CVD entreprise durant cette thèse : ainsi, nous sommes

maintenant capables de fabriquer des couches continues de MoS₂ de taille centimétrique qui sont compatibles avec la résolution des appareils utilisés pour l'impression des contacts et du diélectrique.

D. Inverseur CMOS à base de MoS₂ et de nanotubes de carbone

Le LICSEN est très investi dans les recherches sur les nanotubes de carbone. Il est notamment à l'origine de publications sur la fonctionnalisation de nanotubes destinée à rendre isolants les nanotubes métalliques,^{42,197} les performances RF de transistors à base de nanotubes de carbone, sur substrat rigide et sur substrat souple.^{47,198–200} Lors de mon stage de Master 2, j'ai été amené à manipuler des nanotubes de carbone fonctionnalisés en solution et à réaliser des transistors à partir de ces solutions.²⁰¹ Les transistors à base de nanotubes de carbone sont généralement de type P lorsqu'ils sont mesurés à l'air. Ils pourraient donc constituer un matériau complémentaire du MoS₂ (qui est de type N) dans des inverseurs CMOS ou dans des dispositifs nécessitant des jonctions PN (photo-détecteurs par exemple).

2. Aspects matériaux

A. Etude des propriétés locales du MoS₂

Ce travail de thèse constitue la première étude du laboratoire sur le MoS₂. Il a permis de développer et fiabiliser la croissance de MoS₂ par CVD ainsi les techniques de report sur différents substrats. Ces deux points ouvrent des perspectives pour d'autres thématiques de recherche étudiées au LICSEN. En effet, le LICSEN s'intéresse particulièrement à l'étude des propriétés locales de nanomatériaux, pour des applications en catalyse notamment. Le laboratoire a ainsi développé une intense activité d'étude des nano-matériaux par SECM (*Scanning ElectroChemical Microscopy*).^{202,203} Comme le MoS₂ est connu pour son activité catalytique, il sera intéressant d'étudier ces propriétés électro-chimiques localement grâce à cet outil. Dans cette optique, des reports de MoS₂ CVD sur des substrats adaptés à une étude par SECM ont déjà été réalisés durant cette thèse.

B. Hétérostructures

Le MoS₂ représente un matériau 2D parmi d'autres. Récemment, une nouvelle idée a émergé dans la communauté scientifique : elle consiste à combiner différents matériaux 2D en les empilant afin d'obtenir des hétérostructures dites de van der Waals (**Figure 1**).⁸⁰ Ces empilements peuvent donner lieu à de nouvelles propriétés, qu'il est intéressant d'étudier. Fort

de son expérience dans les matériaux à faible dimensionnalité (nanotubes de carbone, graphène et oxyde de graphène, MoS_2), le LICSEN démarre dès cette année une thèse sur les hétérostructures de matériaux 2D visant à étudier conjointement leurs propriétés électroniques et électrochimiques. Le doctorant concerné pourra bénéficier de l'expérience acquise durant cette thèse, notamment en ce qui concerne la synthèse, le report de monocouches et leur étude en configuration de dispositifs.

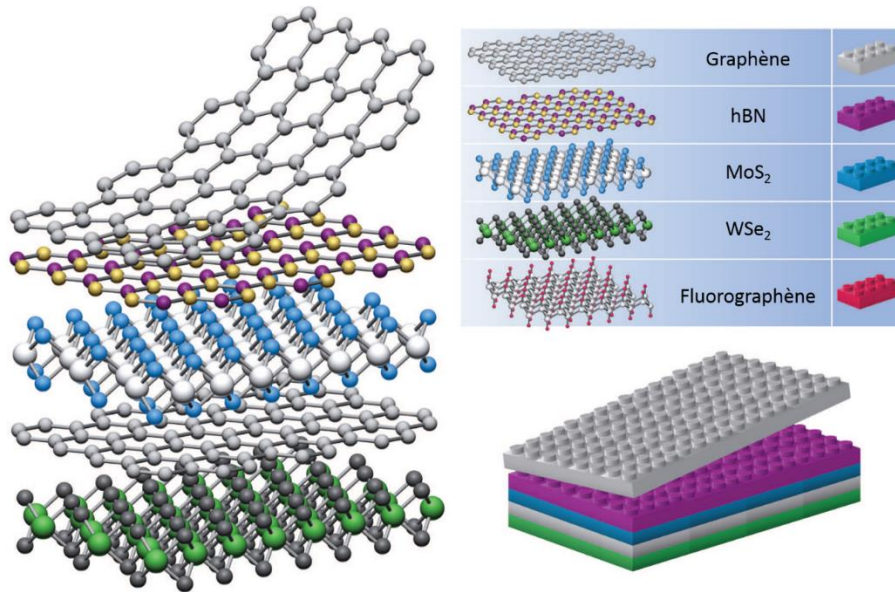


Figure 0-1 : Illustration du concept d'hétérostructure de matériaux 2D à partir de l'empilement de monocouches de graphène, hBN, MoS_2 , WSe_2 , et fluorographène. Figure issue de ⁸⁰.

Bibliographie

1. Kim, D.-H. *et al.* Epidermal Electronics. *Science* **333**, 838–843 (2011).
2. Trung, T. Q. & Lee, N.-E. Flexible and Stretchable Physical Sensor Integrated Platforms for Wearable Human-Activity Monitoring and Personal Healthcare. *Adv. Mater.* **28**, 4338–4372 (2016).
3. Weimer, P. K. The TFT A New Thin-Film Transistor. *Proc. IRE* **50**, 1462–1469 (1962).
4. Comber, P. G. le, Spear, W. E. & Ghaith, A. Amorphous-silicon field-effect device and possible application. *Electron. Lett.* **15**, 179–181 (1979).
5. Wiley: Introduction to Solid State Physics, 8th Edition - Charles Kittel.
6. Wiley: Physics of Semiconductor Devices, 3rd Edition - Simon M. Sze, Kwok K. Ng.
7. Heremans, P. *et al.* Mechanical and Electronic Properties of Thin-Film Transistors on Plastic, and Their Integration in Flexible Electronic Applications. *Adv. Mater.* **28**, 4266–4282 (2015).
8. Shirakawa, H., Louis, E. J., MacDiarmid, A. G., Chiang, C. K. & Heeger, A. J. Synthesis of electrically conducting organic polymers: halogen derivatives of polyacetylene, $(\text{CH})_x$. *J. Chem. Soc. Chem. Commun.* 578–580 (1977).
9. Chiang, C. K. *et al.* Electrical Conductivity in Doped Polyacetylene. *Phys. Rev. Lett.* **39**, 1098–1101 (1977).
10. Horowitz, G., Fichou, D., Peng, X., Xu, Z. & Garnier, F. A field-effect transistor based on conjugated alpha-sexithienyl. *Solid State Commun.* **72**, 381–384 (1989).
11. Ebisawa, F., Kurokawa, T. & Nara, S. Electrical properties of polyacetylene/polysiloxane interface. *J. Appl. Phys.* **54**, 3255–3259 (1983).
12. Kudo, K., Yamashina, M. & Moriizumi, T. Field Effect Measurement of Organic Dye Films. *Jpn. J. Appl. Phys.* **23**, 130–130 (1984).
13. Tsumura, A., Koezuka, H. & Ando, T. Macromolecular electronic device: Field-effect transistor with a polythiophene thin film. *Appl. Phys. Lett.* **49**, 1210–1212 (1986).
14. Clarisse, C., Riou, M. T., Gauneau, M. & Contellec, M. L. Field-effect transistor with diphthalocyanine thin film. *Electron. Lett.* **24**, 674–675 (1988).
15. Jurchescu, O. D., Popinciuc, M., van Wees, B. J. & Palstra, T. T. M. Interface-Controlled, High-Mobility Organic Transistors. *Adv. Mater.* **19**, 688–692 (2007).
16. Yamagishi, M. *et al.* High-mobility double-gate organic single-crystal transistors with organic crystal gate insulators. *Appl. Phys. Lett.* **90**, 182117 (2007).

17. Comiskey, B., Albert, J. D., Yoshizawa, H. & Jacobson, J. An electrophoretic ink for all-printed reflective electronic displays. *Nature* **394**, 253–255 (1998).
18. Hattori, R., Yamada, S., Masuda, Y., Nihei, N. & Sakurai, R. A quick-response liquid-powder display (QR-LPD®) with plastic substrate. *J. Soc. Inf. Disp.* **12**, 405–409 (2004).
19. Angione, M. D. *et al.* Carbon based materials for electronic bio-sensing. *Mater. Today* **14**, 424–433 (2011).
20. Cantatore, E. *et al.* A 13.56-MHz RFID System Based on Organic Transponders. *IEEE J. Solid-State Circuits* **42**, 84–92 (2007).
21. Chesterfield, R. J. *et al.* Organic Thin Film Transistors Based on N-Alkyl Perylene Diimides: Charge Transport Kinetics as a Function of Gate Voltage and Temperature. *J. Phys. Chem. B* **108**, 19281–19292 (2004).
22. Shukla, D. *et al.* Thin-Film Morphology Control in Naphthalene-Diimide-Based Semiconductors: High Mobility n-Type Semiconductor for Organic Thin-Film Transistors. *Chem. Mater.* **20**, 7486–7491 (2008).
23. Schmidt, R. *et al.* High-Performance Air-Stable n-Channel Organic Thin Film Transistors Based on Halogenated Perylene Bisimide Semiconductors. *J. Am. Chem. Soc.* **131**, 6215–6228 (2009).
24. Ichikawa, M. *et al.* Thin-film and single-crystal transistors based on a trifluoromethyl-substituted alternating (thiophene/phenylene)-co-oligomer. *Org. Electron.* **11**, 1549–1554 (2010).
25. Jung, B. J., Lee, K., Sun, J., Andreou, A. G. & Katz, H. E. Air-Operable, High-Mobility Organic Transistors with Semifluorinated Side Chains and Unsubstituted Naphthalenetetracarboxylic Diimide Cores: High Mobility and Environmental and Bias Stress Stability from the Perfluorooctylpropyl Side Chain. *Adv. Funct. Mater.* **20**, 2930–2944 (2010).
26. Zhang, F. *et al.* Critical Role of Alkyl Chain Branching of Organic Semiconductors in Enabling Solution-Processed N-Channel Organic Thin-Film Transistors with Mobility of up to $3.50 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$. *J. Am. Chem. Soc.* **135**, 2338–2349 (2013).
27. Iijima, S. & Ichihashi, T. Single-shell carbon nanotubes of 1-nm diameter. *Nature* **363**, 603–605 (1993).
28. Bethune, D. S. *et al.* Cobalt-catalysed growth of carbon nanotubes with single-atomic-layer walls. *Nature* **363**, 605–607 (1993).
29. Martel, R., Schmidt, T., Shea, H. R., Hertel, T. & Avouris, P. Single- and multi-wall carbon nanotube field-effect transistors. *Appl. Phys. Lett.* **73**, 2447–2449 (1998).
30. Tans, S. J., Verschueren, A. R. M. & Dekker, C. Room-temperature transistor based on a single carbon nanotube. *Nature* **393**, 49–52 (1998).

31. Kang, S. J. *et al.* High-performance electronics using dense, perfectly aligned arrays of single-walled carbon nanotubes. *Nat. Nanotechnol.* **2**, 230–236 (2007).
32. Arnold, M. S., Stupp, S. I. & Hersam, M. C. Enrichment of Single-Walled Carbon Nanotubes by Diameter in Density Gradients. *Nano Lett.* **5**, 713–718 (2005).
33. Arnold, M. S., Green, A. A., Hulvat, J. F., Stupp, S. I. & Hersam, M. C. Sorting carbon nanotubes by electronic structure using density differentiation. *Nat. Nanotechnol.* **1**, 60–65 (2006).
34. Green, A. A. & Hersam, M. C. Nearly Single-Chirality Single-Walled Carbon Nanotubes Produced via Orthogonal Iterative Density Gradient Ultracentrifugation. *Adv. Mater.* **23**, 2185–2190 (2011).
35. Liu, H., Nishide, D., Tanaka, T. & Kataura, H. Large-scale single-chirality separation of single-wall carbon nanotubes by simple gel chromatography. *Nat. Commun.* **2**, 309 (2011).
36. Liu, H., Tanaka, T., Urabe, Y. & Kataura, H. High-Efficiency Single-Chirality Separation of Carbon Nanotubes Using Temperature-Controlled Gel Chromatography. *Nano Lett.* **13**, 1996–2003 (2013).
37. Zheng, M. *et al.* DNA-assisted dispersion and separation of carbon nanotubes. *Nat. Mater.* **2**, 338–342 (2003).
38. Tu, X., Manohar, S., Jagota, A. & Zheng, M. DNA sequence motifs for structure-specific recognition and separation of carbon nanotubes. *Nature* **460**, 250–253 (2009).
39. Moshhammer, K., Hennrich, F. & Kappes, M. M. Selective suspension in aqueous sodium dodecyl sulfate according to electronic structure type allows simple separation of metallic from semiconducting single-walled carbon nanotubes. *Nano Res.* **2**, 599–606 (2009).
40. Flavel, B. S., Kappes, M. M., Krupke, R. & Hennrich, F. Separation of Single-Walled Carbon Nanotubes by 1-Dodecanol-Mediated Size-Exclusion Chromatography. *ACS Nano* **7**, 3557–3564 (2013).
41. Schmidt, G., Gallon, S., Esnouf, S., Bourgoïn, J.-P. & Chenevier, P. Mechanism of the Coupling of Diazonium to Single-Walled Carbon Nanotubes and Its Consequences. *Chem. – Eur. J.* **15**, 2101–2110 (2009).
42. Schmidt, G., Filoramo, A., Derycke, V., Bourgoïn, J.-P. & Chenevier, P. Labile Diazo Chemistry for Efficient Silencing of Metallic Carbon Nanotubes. *Chem. – Eur. J.* **17**, 1415–1418 (2011).
43. Sangwan, V. K. *et al.* Fundamental Performance Limits of Carbon Nanotube Thin-Film Transistors Achieved Using Hybrid Molecular Dielectrics. *ACS Nano* **6**, 7480–7488 (2012).
44. Brady, G. J. *et al.* Polyfluorene-Sorted, Carbon Nanotube Array Field-Effect Transistors with Increased Current Density and High On/Off Ratio. *ACS Nano* **8**, 11614–11621 (2014).

45. Xu, W. *et al.* Flexible logic circuits based on top-gate thin film transistors with printed semiconductor carbon nanotubes and top electrodes. *Nanoscale* **6**, 14891–14897 (2014).
46. Cao, Q. *et al.* Medium-scale carbon nanotube thin-film integrated circuits on flexible plastic substrates. *Nature* **454**, 495–500 (2008).
47. Chimot, N. *et al.* Gigahertz frequency flexible carbon nanotube transistors. *Appl. Phys. Lett.* **91**, 153111 (2007).
48. Wang, C. *et al.* Extremely Bendable, High-Performance Integrated Circuits Using Semiconducting Carbon Nanotube Networks for Digital, Analog, and Radio-Frequency Applications. *Nano Lett.* **12**, 1527–1533 (2012).
49. Cao, Y. *et al.* Radio Frequency Transistors Using Aligned Semiconducting Carbon Nanotubes with Current-Gain Cutoff Frequency and Maximum Oscillation Frequency Simultaneously Greater than 70 GHz. *ACS Nano* **10**, 6782–6790 (2016).
50. Novoselov, K. S. *et al.* Electric Field Effect in Atomically Thin Carbon Films. *Science* **306**, 666–669 (2004).
51. Mayorov, A. S. *et al.* Micrometer-Scale Ballistic Transport in Encapsulated Graphene at Room Temperature. *Nano Lett.* **11**, 2396–2399 (2011).
52. Chen, L., Hernandez, Y., Feng, X. & Müllen, K. From Nanographene and Graphene Nanoribbons to Graphene Sheets: Chemical Synthesis. *Angew. Chem. Int. Ed.* **51**, 7640–7654 (2012).
53. Wu, Y. *et al.* High-frequency, scaled graphene transistors on diamond-like carbon. *Nature* **472**, 74–78 (2011).
54. Moon, J.-S. *et al.* Epitaxial-Graphene RF Field-Effect Transistors on Si-Face 6H-SiC Substrates. *IEEE Electron Device Lett.* **30**, 650–652 (2009).
55. Lin, Y.-M. *et al.* 100-GHz Transistors from Wafer-Scale Epitaxial Graphene. *Science* **327**, 662–662 (2010).
56. Liao, L. *et al.* High-speed graphene transistors with a self-aligned nanowire gate. *Nature* **467**, 305–308 (2010).
57. Petrone, N., Meric, I., Hone, J. & Shepard, K. L. Graphene Field-Effect Transistors with Gigahertz-Frequency Power Gain on Flexible Substrates. *Nano Lett.* **13**, 121–125 (2012).
58. Lee, J. *et al.* 25 GHz Embedded-Gate Graphene Transistors with High-K Dielectrics on Extremely Flexible Plastic Sheets. *ACS Nano* **7**, 7744–7750 (2013).
59. Park, S. *et al.* Extremely High-Frequency Flexible Graphene Thin-Film Transistors. *IEEE Electron Device Lett.* **37**, 512–515 (2016).

60. Wei, W. *et al.* Mechanically robust 39 GHz cut-off frequency graphene field effect transistors on flexible substrates. *Nanoscale* **8**, 14097–14103 (2016).
61. Sire, C. *et al.* Flexible Gigahertz Transistors Derived from Solution-Based Single-Layer Graphene. *Nano Lett.* **12**, 1184–1188 (2012).
62. Klasens, H. A. & Koelmans, H. A tin oxide field-effect transistor. *Solid-State Electron.* **7**, 701–702 (1964).
63. Boesen, G. F. & Jacobs, J. E. ZnO field-effect transistor. *Proc. IEEE* **56**, 2094–2095 (1968).
64. Aoki, A. & Sasakura, H. Tin Oxide Thin Film Transistors. *Jpn. J. Appl. Phys.* **9**, 582–582 (1970).
65. Hoffman, R. L., Norris, B. J. & Wager, J. F. ZnO-based transparent thin-film transistors. *Appl. Phys. Lett.* **82**, 733–735 (2003).
66. Carcia, P. F., McLean, R. S., Reilly, M. H. & Jr, G. N. Transparent ZnO thin-film transistor fabricated by rf magnetron sputtering. *Appl. Phys. Lett.* **82**, 1117–1119 (2003).
67. Masuda, S. *et al.* Transparent thin film transistors using ZnO as an active channel layer and their electrical properties. *J. Appl. Phys.* **93**, 1624–1630 (2003).
68. Nomura, K. *et al.* Thin-Film Transistor Fabricated in Single-Crystalline Transparent Oxide Semiconductor. *Science* **300**, 1269–1272 (2003).
69. Nomura, K. *et al.* Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors. *Nature* **432**, 488–492 (2004).
70. Park, J. S., Maeng, W.-J., Kim, H.-S. & Park, J.-S. Review of recent developments in amorphous oxide semiconductor thin-film transistor devices. *Thin Solid Films* **520**, 1679–1693 (2012).
71. Lee, H.-N. *et al.* Oxide TFT with multilayer gate insulator for backplane of AMOLED device. *J. Soc. Inf. Disp.* **16**, 265–272 (2008).
72. Ito, M. *et al.* Amorphous oxide TFT and their applications in electrophoretic displays. *Phys. Status Solidi A* **205**, 1885–1894 (2008).
73. Park, S.-H. K. *et al.* Transparent and Photo-stable ZnO Thin-film Transistors to Drive an Active Matrix Organic-Light-Emitting-Diode Display Panel. *Adv. Mater.* **21**, 678–682 (2009).
74. Zou, X. *et al.* Top-Gate Low-Threshold Voltage p-Cu₂O Thin-Film Transistor Grown on SiO₂/Si Substrate Using a High-K HfON Gate Dielectric. *IEEE Electron Device Lett.* **31**, 827–829 (2010).

75. Fortunato, E. & Martins, R. Where science fiction meets reality? With oxide semiconductors! *Phys. Status Solidi RRL – Rapid Res. Lett.* **5**, 336–339 (2011).
76. Kim, D. H. *et al.* Complementary Logic Gates and Ring Oscillators on Plastic Substrates by Use of Printed Ribbons of Single-Crystalline Silicon. *IEEE Electron Device Lett.* **29**, 73–76 (2008).
77. Zhai, Y., Mathew, L., Rao, R., Xu, D. & Banerjee, S. K. High-Performance Flexible Thin-Film Transistors Exfoliated from Bulk Wafer. *Nano Lett.* **12**, 5609–5615 (2012).
78. Shahrjerdi, D. & Bedell, S. W. Extremely Flexible Nanoscale Ultrathin Body Silicon Integrated Circuits on Plastic. *Nano Lett.* **13**, 315–320 (2013).
79. Novoselov, K. S. *et al.* Two-dimensional atomic crystals. *Proc. Natl. Acad. Sci. U. S. A.* **102**, 10451–10453 (2005).
80. Geim, A. K. & Grigorieva, I. V. Van der Waals heterostructures. *Nature* **499**, 419–425 (2013).
81. Radisavljevic, B., Radenovic, A., Brivio, J., Giacometti, V. & Kis, A. Single-layer MoS₂ transistors. *Nat. Nanotechnol.* **6**, 147–150 (2011).
82. Wang, Q. H., Kalantar-Zadeh, K., Kis, A., Coleman, J. N. & Strano, M. S. Electronics and optoelectronics of two-dimensional transition metal dichalcogenides. *Nat. Nanotechnol.* **7**, 699–712 (2012).
83. Butler, S. Z. *et al.* Progress, Challenges, and Opportunities in Two-Dimensional Materials Beyond Graphene. *ACS Nano* **7**, 2898–2926 (2013).
84. Chhowalla, M. *et al.* The chemistry of two-dimensional layered transition metal dichalcogenide nanosheets. *Nat. Chem.* **5**, 263–275 (2013).
85. Dickinson, R. G. & Pauling, L. THE CRYSTAL STRUCTURE OF MOLYBDENITE. *J. Am. Chem. Soc.* **45**, 1466–1471 (1923).
86. Joensen, P., Frindt, R. F. & Morrison, S. R. Single-layer MoS₂. *Mater. Res. Bull.* **21**, 457–461 (1986).
87. Kuc, A., Zibouche, N. & Heine, T. Influence of quantum confinement on the electronic structure of the transition metal sulfide TS₂. *Phys. Rev. B* **83**, 245213 (2011).
88. Splendiani, A. *et al.* Emerging Photoluminescence in Monolayer MoS₂. *Nano Lett.* **10**, 1271–1275 (2010).
89. Mak, K. F., Lee, C., Hone, J., Shan, J. & Heinz, T. F. Atomically Thin MoS₂: A New Direct-Gap Semiconductor. *Phys. Rev. Lett.* **105**, 136805 (2010).
90. Castellanos-Gomez, A. *et al.* Elastic Properties of Freely Suspended MoS₂ Nanosheets. *Adv. Mater.* **24**, 772–775 (2012).

91. Bertolazzi, S., Brivio, J. & Kis, A. Stretching and Breaking of Ultrathin MoS₂. *ACS Nano* **5**, 9703–9709 (2011).
92. Liu, K. *et al.* Elastic Properties of Chemical-Vapor-Deposited Monolayer MoS₂, WS₂, and Their Bilayer Heterostructures. *Nano Lett.* **14**, 5097–5103 (2014).
93. Lee, C., Wei, X., Kysar, J. W. & Hone, J. Measurement of the Elastic Properties and Intrinsic Strength of Monolayer Graphene. *Science* **321**, 385–388 (2008).
94. Fivaz, R. & Mooser, E. Mobility of Charge Carriers in Semiconducting Layer Structures. *Phys. Rev.* **163**, 743–755 (1967).
95. Chen, F., Xia, J., Ferry, D. K. & Tao, N. Dielectric Screening Enhanced Performance in Graphene FET. *Nano Lett.* **9**, 2571–2574 (2009).
96. Liu, H. & Ye, P. D. Dual-Gate MOSFET With Atomic-Layer-Deposited as Top-Gate Dielectric. *IEEE Electron Device Lett.* **33**, 546–548 (2012).
97. Wang, H. *et al.* Integrated Circuits Based on Bilayer MoS₂ Transistors. *Nano Lett.* **12**, 4674–4680 (2012).
98. Das, S., Chen, H.-Y., Penumatcha, A. V. & Appenzeller, J. High Performance Multilayer MoS₂ Transistors with Scandium Contacts. *Nano Lett.* **13**, 100–105 (2013).
99. Radisavljevic, B., Whitwick, M. B. & Kis, A. Integrated Circuits and Logic Operations Based on Single-Layer MoS₂. *ACS Nano* **5**, 9934–9938 (2011).
100. Radisavljevic, B., Whitwick, M. B. & Kis, A. Small-signal amplifier based on single-layer MoS₂. *Appl. Phys. Lett.* **101**, 43103 (2012).
101. Lin, M.-W. *et al.* Mobility enhancement and highly efficient gating of monolayer MoS₂ transistors with polymer electrolyte. *J. Phys. Appl. Phys.* **45**, 345102 (2012).
102. Fuhrer, M. S. & Hone, J. Measurement of mobility in dual-gated MoS₂ transistors. *Nat. Nanotechnol.* **8**, 146–147 (2013).
103. Radisavljevic, B. & Kis, A. Mobility engineering and a metal–insulator transition in monolayer MoS₂. *Nat. Mater.* **12**, 815–820 (2013).
104. Li, S.-L. *et al.* Thickness-Dependent Interfacial Coulomb Scattering in Atomically Thin Field-Effect Transistors. *Nano Lett.* **13**, 3546–3552 (2013).
105. Late, D. J., Liu, B., Matte, H. S. S. R., Dravid, V. P. & Rao, C. N. R. Hysteresis in Single-Layer MoS₂ Field Effect Transistors. *Acs Nano* **6**, 5635–5641 (2012).
106. Jariwala, D. *et al.* Band-like transport in high mobility unencapsulated single-layer MoS₂ transistors. *Appl. Phys. Lett.* **102**, 173107 (2013).
107. Kim, S. *et al.* High-mobility and low-power thin-film transistors based on multilayer MoS₂ crystals. *Nat. Commun.* **3**, 1011 (2012).

108. Ghatak, S. & Ghosh, A. Observation of trap-assisted space charge limited conductivity in short channel MoS₂ transistor. *Appl. Phys. Lett.* **103**, 122103 (2013).
109. Kaasbjerg, K., Thygesen, K. S. & Jacobsen, K. W. Phonon-limited mobility in n-type single-layer MoS₂ from first principles. *Phys. Rev. B* **85**, 115317 (2012).
110. Lembke, D., Allain, A. & Kis, A. Thickness-dependent mobility in two-dimensional MoS₂ transistors. *Nanoscale* **7**, 6255–6260 (2015).
111. Yin, Z. *et al.* Single-Layer MoS₂ Phototransistors. *ACS Nano* **6**, 74–80 (2012).
112. Choi, W. *et al.* High-Detectivity Multilayer MoS₂ Phototransistors with Spectral Response from Ultraviolet to Infrared. *Adv. Mater.* **24**, 5832–5836 (2012).
113. Sundaram, R. S. *et al.* Electroluminescence in Single Layer MoS₂. *Nano Lett.* **13**, 1416–1421 (2013).
114. Ye, Y. *et al.* Exciton-dominant electroluminescence from a diode of monolayer MoS₂. *Appl. Phys. Lett.* **104**, 193508 (2014).
115. Gourmelon, E. *et al.* MS₂ (M = W, Mo) photosensitive thin films for solar cells. *Solar Energy Materials and Solar Cells* **46**, 115–121 (1997).
116. Li, H. *et al.* Fabrication of Single- and Multilayer MoS₂ Film-Based Field-Effect Transistors for Sensing NO at Room Temperature. *Small* **8**, 63–67 (2012).
117. Late, D. J. *et al.* Sensing Behavior of Atomically Thin-Layered MoS₂ Transistors. *ACS Nano* **7**, 4879–4891 (2013).
118. Bao, W., Cai, X., Kim, D., Sridhara, K. & Fuhrer, M. S. High mobility ambipolar MoS₂ field-effect transistors: Substrate and dielectric effects. *Appl. Phys. Lett.* **102**, 42104 (2013).
119. Cheng, R. *et al.* Few-layer molybdenum disulfide transistors and circuits for high-speed flexible electronics. *Nat. Commun.* **5**, (2014).
120. Sanne, A. *et al.* Radio Frequency Transistors and Circuits Based on CVD MoS₂. *Nano Lett.* **15**, 5039–5045 (2015).
121. Chang, H.-Y. *et al.* Large-Area Monolayer MoS₂ for Flexible Low-Power RF Nanoelectronics in the GHz Regime. *Adv. Mater.* **28**, 1818–1823 (2016).
122. Krasnozhan, D., Lembke, D., Nyffeler, C., Leblebici, Y. & Kis, A. MoS₂ Transistors Operating at Gigahertz Frequencies. *Nano Lett.* **14**, 5905–5911 (2014).
123. Krasnozhan, D., Dutta, S., Nyffeler, C., Leblebici, Y. & Kis, A. High-frequency, scaled MoS₂ transistors. in *2015 IEEE International Electron Devices Meeting (IEDM)* 27.4.1-27.4.4 (2015).
124. Coleman, J. N. *et al.* Two-Dimensional Nanosheets Produced by Liquid Exfoliation of Layered Materials. *Science* **331**, 568–571 (2011).

125. Liu, K.-K. *et al.* Growth of Large-Area and Highly Crystalline MoS₂ Thin Layers on Insulating Substrates. *Nano Lett.* **12**, 1538–1544 (2012).
126. Zhan, Y., Liu, Z., Najmaei, S., Ajayan, P. M. & Lou, J. Large-Area Vapor-Phase Growth and Characterization of MoS₂ Atomic Layers on a SiO₂ Substrate. *Small* **8**, 966–971 (2012).
127. Lin, Y.-C. *et al.* Wafer-scale MoS₂ thin layers prepared by MoO₃ sulfurization. *Nanoscale* **4**, 6637–6641 (2012).
128. Lee, Y.-H. *et al.* Synthesis of Large-Area MoS₂ Atomic Layers with Chemical Vapor Deposition. *Adv. Mater.* **24**, 2320–2325 (2012).
129. van der Zande, A. M. *et al.* Grains and grain boundaries in highly crystalline monolayer molybdenum disulphide. *Nat. Mater.* **12**, 554–561 (2013).
130. Najmaei, S. *et al.* Vapour phase growth and grain boundary structure of molybdenum disulphide atomic layers. *Nat. Mater.* **12**, 754–759 (2013).
131. Smith, R. J. *et al.* Large-Scale Exfoliation of Inorganic Layered Compounds in Aqueous Surfactant Solutions. *Adv. Mater.* **23**, 3944–3948 (2011).
132. May, P., Khan, U., Hughes, J. M. & Coleman, J. N. Role of Solubility Parameters in Understanding the Steric Stabilization of Exfoliated Two-Dimensional Nanosheets by Adsorbed Polymers. *J. Phys. Chem. C* **116**, 11393–11400 (2012).
133. Zeng, Z. *et al.* Single-Layer Semiconducting Nanosheets: High-Yield Preparation and Device Fabrication. *Angew. Chem. Int. Ed.* **50**, 11093–11097 (2011).
134. Nicolosi, V., Chhowalla, M., Kanatzidis, M. G., Strano, M. S. & Coleman, J. N. Liquid Exfoliation of Layered Materials. *Science* **340**, 1226419 (2013).
135. Varrla, E. *et al.* Large-Scale Production of Size-Controlled MoS₂ Nanosheets by Shear Exfoliation. *Chem. Mater.* **27**, 1129–1139 (2015).
136. Finn, D. J. *et al.* Inkjet deposition of liquid-exfoliated graphene and MoS₂ nanosheets for printed device applications. *J. Mater. Chem. C* **2**, 925–932 (2014).
137. Kang, J. *et al.* Thickness sorting of two-dimensional transition metal dichalcogenides via copolymer-assisted density gradient ultracentrifugation. *Nat. Commun.* **5**, 5478 (2014).
138. Lee, K. *et al.* Electrical Characteristics of Molybdenum Disulfide Flakes Produced by Liquid Exfoliation. *Adv. Mater.* **23**, 4178–4182 (2011).
139. Ling, X. *et al.* Role of the Seeding Promoter in MoS₂ Growth by Chemical Vapor Deposition. *Nano Lett.* **14**, 464–472 (2014).
140. Li, H. *et al.* From Bulk to Monolayer MoS₂: Evolution of Raman Scattering. *Adv. Funct. Mater.* **22**, 1385–1390 (2012).

141. Amani, M. *et al.* Electrical performance of monolayer MoS₂ field-effect transistors prepared by chemical vapor deposition. *Appl. Phys. Lett.* **102**, 193107 (2013).
142. Kim, I. S. *et al.* Influence of Stoichiometry on the Optical and Electrical Properties of Chemical Vapor Deposition Derived MoS₂. *ACS Nano* **8**, 10551–10558 (2014).
143. Levesque, P. L. *et al.* Probing Charge Transfer at Surfaces Using Graphene Transistors. *Nano Lett.* **11**, 132–137 (2011).
144. Collins, P. G., Bradley, K., Ishigami, M. & Zettl, A. Extreme Oxygen Sensitivity of Electronic Properties of Carbon Nanotubes. *Science* **287**, 1801–1804 (2000).
145. Derycke, V., Martel, R., Appenzeller, J. & Avouris, P. Controlling doping and carrier injection in carbon nanotube transistors. *Appl. Phys. Lett.* **80**, 2773–2775 (2002).
146. Aguirre, C. M. *et al.* The Role of the Oxygen/Water Redox Couple in Suppressing Electron Conduction in Field-Effect Transistors. *Adv. Mater.* **21**, 3087–3091 (2009).
147. Park, W. *et al.* Oxygen environmental and passivation effects on molybdenum disulfide field effect transistors. *Nanotechnology* **24**, 95202 (2013).
148. Appenzeller, J., Martel, R., Avouris, P., Stahl, H. & Lengeler, B. Optimized contact configuration for the study of transport phenomena in ropes of single-wall carbon nanotubes. *Appl. Phys. Lett.* **78**, 3313–3315 (2001).
149. English, C. D., Shine, G., Dorgan, V. E., Saraswat, K. C. & Pop, E. Improved Contacts to MoS₂ Transistors by Ultra-High Vacuum Metal Deposition. *Nano Lett.* **16**, 3824–3830 (2016).
150. Liu, H. *et al.* Switching Mechanism in Single-Layer Molybdenum Disulfide Transistors: An Insight into Current Flow across Schottky Barriers. *ACS Nano* **8**, 1031–1038 (2014).
151. Allain, A., Kang, J., Banerjee, K. & Kis, A. Electrical contacts to two-dimensional semiconductors. *Nat. Mater.* **14**, 1195–1205 (2015).
152. Liu, W. *et al.* High-performance few-layer-MoS₂ field-effect-transistor with record low contact-resistance. in *2013 IEEE International Electron Devices Meeting* 19.4.1-19.4.4 (2013).
153. Li, S.-L. *et al.* Thickness Scaling Effect on Interfacial Barrier and Electrical Contact to Two-Dimensional MoS₂ Layers. *ACS Nano* **8**, 12836–12842 (2014).
154. Martel, R. *et al.* Ambipolar Electrical Transport in Semiconducting Single-Wall Carbon Nanotubes. *Phys. Rev. Lett.* **87**, 256805 (2001).
155. Fang, H. *et al.* Degenerate n-Doping of Few-Layer Transition Metal Dichalcogenides by Potassium. *Nano Lett.* **13**, 1991–1995 (2013).

156. Lee, S., Tang, A., Aloni, S. & Philip Wong, H.-S. Statistical Study on the Schottky Barrier Reduction of Tunneling Contacts to CVD Synthesized MoS₂. *Nano Lett.* **16**, 276–281 (2016).
157. Chen, J.-R. *et al.* Control of Schottky Barriers in Single Layer MoS₂ Transistors with Ferromagnetic Contacts. *Nano Lett.* **13**, 3106–3110 (2013).
158. Dankert, A., Langouche, L., Kamalakar, M. V. & Dash, S. P. High-Performance Molybdenum Disulfide Field-Effect Transistors with Spin Tunnel Contacts. *ACS Nano* **8**, 476–482 (2014).
159. Lembke, D. & Kis, A. Breakdown of High-Performance Monolayer MoS₂ Transistors. *ACS Nano* **6**, 10070–10075 (2012).
160. Chuang, S. *et al.* MoS₂ P-type Transistors and Diodes Enabled by High Work Function MoO_x Contacts. *Nano Lett.* **14**, 1337–1342 (2014).
161. Mistry, K. *et al.* A 45nm Logic Technology with High-k+Metal Gate Transistors, Strained Silicon, 9 Cu Interconnect Layers, 193nm Dry Patterning, and 100% Pb-free Packaging. in *2007 IEEE International Electron Devices Meeting* 247–250 (2007).
162. Lee, J. *et al.* State-of-the-art flexible 2D nanoelectronics based on graphene and MoS₂. in *Device Research Conference (DRC), 2013 71st Annual* 43–44 (2013).
163. Chang, H.-Y. *et al.* High-Performance, Highly Bendable MoS₂ Transistors with High-K Dielectrics for Flexible Low-Power Systems. *ACS Nano* **7**, 5446–5452 (2013).
164. Amani, M., Burke, R. A., Proie, R. M. & Dubey, M. Flexible integrated circuits and multifunctional electronics based on single atomic layers of MoS₂ and graphene. *Nanotechnology* **26**, 115202 (2015).
165. Zhang, Y., Ye, J., Matsushashi, Y. & Iwasa, Y. Ambipolar MoS₂ Thin Flake Transistors. *Nano Lett.* **12**, 1136–1140 (2012).
166. Pu, J. *et al.* Highly Flexible MoS₂ Thin-Film Transistors with Ion Gel Dielectrics. *Nano Lett.* **12**, 4013–4017 (2012).
167. Pu, J. *et al.* Fabrication of stretchable MoS₂ thin-film transistors using elastic ion-gel gate dielectrics. *Appl. Phys. Lett.* **103**, 23505 (2013).
168. Cho, J. H. *et al.* Printable ion-gel gate dielectrics for low-voltage polymer thin-film transistors on plastic. *Nat. Mater.* **7**, 900–906 (2008).
169. Boulas, C., Davidovits, J. V., Rondelez, F. & Vuillaume, D. Suppression of Charge Carrier Tunneling through Organic Self-Assembled Monolayers. *Phys. Rev. Lett.* **76**, 4797–4800 (1996).
170. Vuillaume, D., Boulas, C., Collet, J., Davidovits, J. V. & Rondelez, F. Organic insulating films of nanometer thicknesses. *Appl. Phys. Lett.* **69**, 1646–1648 (1996).

171. Collet, J., Tharaud, O., Chapoton, A. & Vuillaume, D. Low-voltage, 30 nm channel length, organic transistors with a self-assembled monolayer as gate insulating films. *Appl. Phys. Lett.* **76**, 1941–1943 (2000).
172. Halik, M. *et al.* Low-voltage organic transistors with an amorphous molecular gate dielectric. *Nature* **431**, 963–966 (2004).
173. Hur, S.-H. *et al.* Organic Nanodielectrics for Low Voltage Carbon Nanotube Thin Film Transistors and Complementary Logic Gates. *J. Am. Chem. Soc.* **127**, 13808–13809 (2005).
174. Wang, L. *et al.* High-performance transparent inorganic–organic hybrid thin-film n-type transistors. *Nat. Mater.* **5**, 893–900 (2006).
175. Wang, L., Yoon, M.-H., Facchetti, A. & Marks, T. J. Flexible Inorganic/Organic Hybrid Thin-Film Transistors Using All-Transparent Component Materials. *Adv. Mater.* **19**, 3252–3256 (2007).
176. Byrne, P. D., Facchetti, A. & Marks, T. J. High-Performance Thin-Film Transistors from Solution-Processed Cadmium Selenide and a Self-Assembled Multilayer Gate Dielectric. *Adv. Mater.* **20**, 2319–2324 (2008).
177. Kim, H. S., Byrne, P. D., Facchetti, A. & Marks, T. J. High Performance Solution-Processed Indium Oxide Thin-Film Transistors. *J. Am. Chem. Soc.* **130**, 12580–12581 (2008).
178. Ju, S. *et al.* Interface studies of ZnO nanowire transistors using low-frequency noise and temperature-dependent I-V measurements. *Appl. Phys. Lett.* **92**, 22104 (2008).
179. Ju, S. *et al.* High performance In₂O₃ nanowire transistors using organic gate nanodielectrics. *Appl. Phys. Lett.* **92**, 222105 (2008).
180. Ju, S. *et al.* 1/f noise of SnO₂ nanowire transistors. *Appl. Phys. Lett.* **92**, 243120 (2008).
181. Kim, H. S. *et al.* Low-Temperature Solution-Processed Amorphous Indium Tin Oxide Field-Effect Transistors. *J. Am. Chem. Soc.* **131**, 10826–10827 (2009).
182. Kim, H.-S. *et al.* Self-assembled nanodielectrics and silicon nanomembranes for low voltage, flexible transistors, and logic gates on plastic substrates. *Appl. Phys. Lett.* **95**, 183504 (2009).
183. Kim, M.-G. *et al.* High-Performance Solution-Processed Amorphous Zinc–Indium–Tin Oxide Thin-Film Transistors. *J. Am. Chem. Soc.* **132**, 10352–10364 (2010).
184. Liu, J. *et al.* Reinforced Self-Assembled Nanodielectrics for High-Performance Transparent Thin Film Transistors. *Adv. Mater.* **23**, 992–997 (2011).
185. Ha, Y.-G., Everaerts, K., Hersam, M. C. & Marks, T. J. Hybrid Gate Dielectric Materials for Unconventional Electronic Circuitry. *Acc. Chem. Res.* **47**, 1019–1028 (2014).

186. Ha, Y. *et al.* Solution-Deposited Organic–Inorganic Hybrid Multilayer Gate Dielectrics. Design, Synthesis, Microstructures, and Electrical Properties with Thin-Film Transistors. *J. Am. Chem. Soc.* **133**, 10239–10250 (2011).
187. Wang, Z. *et al.* Growth and Performance of Yttrium Oxide as an Ideal High- κ Gate Dielectric for Carbon-Based Electronics. *Nano Lett.* **10**, 2024–2030 (2010).
188. Allongue, P. *et al.* Covalent Modification of Carbon Surfaces by Aryl Radicals Generated from the Electrochemical Reduction of Diazonium Salts. *J. Am. Chem. Soc.* **119**, 201–207 (1997).
189. Benedetto, A. Grafting organic thin films for the lubrication of electrical contacts. (2008).
190. Bélanger, D. & Pinson, J. Electrografting: a powerful method for surface modification. *Chem. Soc. Rev.* **40**, 3995–4048 (2011).
191. Mesnage, A. Diazonium salts induced anchoring process : mechanism, application(s). (2011).
192. Guo, Y. *et al.* Charge trapping at the MoS₂-SiO₂ interface and its effects on the characteristics of MoS₂ metal-oxide-semiconductor field effect transistors. *Appl. Phys. Lett.* **106**, 103109 (2015).
193. Kim, W. *et al.* Hysteresis Caused by Water Molecules in Carbon Nanotube Field-Effect Transistors. *Nano Lett.* **3**, 193–198 (2003).
194. Cabaret, T. Etude, réalisation et caractérisation de memristors organiques électro-gréffés en tant que nanosynapses de circuits neuro-inspirés. (Université Paris Sud - Paris XI, 2014).
195. Bae, S. *et al.* Roll-to-roll production of 30-inch graphene films for transparent electrodes. *Nat. Nanotechnol.* **5**, 574–578 (2010).
196. Kobayashi, T. *et al.* Production of a 100-m-long high-quality graphene transparent conductive film by roll-to-roll chemical vapor deposition and transfer process. *Appl. Phys. Lett.* **102**, 23112 (2013).
197. Schmidt, G., Gallon, S., Esnouf, S., Bourgoïn, J.-P. & Chenevier, P. Mechanism of the Coupling of Diazonium to Single-Walled Carbon Nanotubes and Its Consequences. *Chem. – Eur. J.* **15**, 2101–2110 (2009).
198. Bethoux, J.-M. *et al.* An 8-GHz carbon nanotube field-effect transistor for gigahertz range applications. *IEEE Electron Device Lett.* **27**, 681–683 (2006).
199. Louarn, A. L. *et al.* Intrinsic current gain cutoff frequency of 30GHz with carbon nanotube transistors. *Appl. Phys. Lett.* **90**, 233108 (2007).

200. Nougaret, L. *et al.* 80 GHz field-effect transistors produced using high purity semiconducting single-walled carbon nanotubes. *Appl. Phys. Lett.* **94**, 243505 (2009).
201. Hugot, N. *et al.* Gram-scale carbon nanotubes as semiconducting material for highly versatile route of integration in plastic electronics. *Phys. Status Solidi A* **213**, 183–192 (2016).
202. Azevedo, J. *et al.* Localized Reduction of Graphene Oxide by Electrogenerated Naphthalene Radical Anions and Subsequent Diazonium Electrografting. *J. Am. Chem. Soc.* **136**, 4833–4836 (2014).
203. Bourgeteau, T. *et al.* New Insights into the Electronic Transport of Reduced Graphene Oxide Using Scanning Electrochemical Microscopy. *J. Phys. Chem. Lett.* **5**, 4162–4166 (2014).

Titre : Semi-conducteurs 2D pour l'électronique flexible : évaluation du potentiel du MoS₂ monocouche en tant que matériau de canal

Mots clés : MoS₂, disulfure de molybdène, semi-conducteur 2D, transistors, électronique flexible, diélectrique organique

Résumé : Cette thèse est consacrée à l'évaluation du potentiel d'un semi-conducteur 2D, le disulfure de molybdène (MoS₂) monocouche, en tant que matériau de canal de type N pour l'électronique flexible. Ce semi-conducteur d'épaisseur nanométrique est stable chimiquement, robuste mécaniquement et possède une bande interdite directe de 1,9 eV. Le travail réalisé couvre en premier lieu la synthèse de monocouches de MoS₂ par dépôt chimique en phase vapeur (CVD) et leur caractérisation. Les monocouches synthétisées ont été intégrées avec succès en tant que matériau de canal dans des transistors de type N stables à l'air. L'étude a mis en évidence l'impact sur les performances de l'environnement et des résistances aux interfaces métal/MoS₂.

Des mobilités électroniques de 20 cm²/(V.s) associées à des rapports I_{ON}/I_{OFF} > 10⁶ ont été obtenus. Ces performances ont permis l'intégration du MoS₂ monocouche dans des transistors flexibles. Ce travail a été combiné à d'importants efforts sur l'intégration de films minces organiques électrogreffés en tant que diélectrique de grille, y compris sur substrat flexible. Dans un domaine encore jeune mais en rapide évolution, ces travaux montrent la viabilité de l'option MoS₂ monocouche pour l'électronique flexible, notamment en combinaison avec les diélectriques minces organiques.

Title : 2D semiconductors for flexible electronics : assessment of the potential of MoS₂ monolayers as channel material

Keywords : MoS₂, molybdenum disulfide, 2D semiconductor, transistors, flexible electronics, organic dielectric

Abstract : This PhD thesis is dedicated to the assessment of the potential of monolayers of molybdenum disulfide (MoS₂) as a N-type channel material for flexible electronics. This 2D semiconductor of atomic-scale thickness is chemically stable, mechanically robust and has a direct bandgap of 1.9 eV. This work includes the synthesis of MoS₂ monolayers by Chemical Vapor Deposition (CVD) and the characterization of this material. The MoS₂ monolayers were integrated in air-stable N-type transistors. The study highlighted the impact on the device performances of both the environment and the resistances at the MoS₂/metal interfaces.

Electronic mobilities of 20 cm²/(V.s) in combination with I_{ON}/I_{OFF} ratios > 10⁶ were achieved. These performances allowed integrating MoS₂ monolayers in flexible transistors. This work was combined with the study of electrografted organic ultrathin films used as gate dielectrics and their integration in MoS₂ transistors. This thesis shows that MoS₂ monolayers are a viable option for flexible electronics operating at low bias, in particular when they are associated with ultrathin organic dielectrics.