



HAL
open science

Développement de modulateurs optiques sur silicium à faible consommation énergétique pour les prochaines générations d'interconnexions optiques

Alexis Abraham

► **To cite this version:**

Alexis Abraham. Développement de modulateurs optiques sur silicium à faible consommation énergétique pour les prochaines générations d'interconnexions optiques. Optique / photonique. Université Paris Saclay (COMUE), 2016. Français. NNT : 2016SACLS338 . tel-01433574

HAL Id: tel-01433574

<https://theses.hal.science/tel-01433574>

Submitted on 12 Jan 2017

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

NNT : 2016SACLS338

THÈSE DE DOCTORAT DE L'UNIVERSITÉ PARIS-SACLAY
PRÉPARÉE À L'UNIVERSITÉ PARIS-SUD

Ecole doctorale n°575
Electrical, optical, bio-physics and engineering (EOBE)
Centre de Nanosciences et de Nanotechnologies (C2N)

Spécialité : Electronique et optoélectronique, Nano et microtechnologies
par
M. Alexis ABRAHAM

**Développement de modulateurs optiques sur silicium à faible
consommation énergétique pour les prochaines générations
d'interconnexions optiques**

Thèse présentée et soutenue à Grenoble, le 14 décembre 2016.

Composition du Jury :

M.	Jean-Emmanuel BROQUIN	IMEP	<i>Président du jury</i>
M.	Jean Pierre VILCOT	IEMN	<i>Rapporteur</i>
M.	Christian SEASSAL	INL	<i>Rapporteur</i>
M.	Guang-Hua DUAN	III-V Lab	<i>Examineur</i>
M.	Fabrice RAINERI	C2N	<i>Examineur</i>
Mme.	Delphine MARRIS-MORINI	C2N	<i>Directrice de thèse</i>
Mme.	Ségolène OLIVIER	CEA-Leti	<i>Encadrante de thèse</i>

Résumé

Suite au développement remarquable d'Internet, il est attendu que le trafic numérique augmente de manière exponentielle, ainsi que la nécessité d'utiliser des liens de communication très hauts débits. Pour adresser ces problématiques, il est donc essentiel de proposer des systèmes performants avec une consommation énergétique réduite. La photonique sur silicium est une solution prometteuse qui répond à ce besoin en intégrant des fonctionnalités optiques dans un circuit intégré utilisant les procédés de fabrication de pointe de la microélectronique.

Dans ce contexte le sujet de thèse porte sur le modulateur optique. Celui-ci doit supporter des hauts débits de transmission, avoir de faibles pertes optiques, et être peu énergivore. Pour respecter ces objectifs, plusieurs paramètres doivent être optimisés en tenant compte des contraintes de fabrications, afin de trouver le meilleur compromis entre ces différents facteurs de mérite. Durant cette thèse, la recherche de l'obtention de meilleures performances du composant a été faite de trois manières.

La première approche a été d'améliorer les simulations de la technologie existante de modulateurs à jonction PN. En intégrant les étapes de fabrication dans le processus d'optimisation des performances du composant, les résultats numériques sont plus réalistes. Le point clé de cette étude est la comparaison entre les caractérisations et les simulations de deux architectures différentes de modulateur obtenues dans les mêmes conditions de fabrication.

Une partie importante de la thèse a aussi été consacrée au développement de nouveaux modulateurs basés sur l'utilisation d'une capacité verticale intégrée au milieu d'un guide d'onde. Des outils numériques dédiés ont permis de dimensionner deux nouvelles architectures de modulateurs possédant une grande efficacité. Un nouveau procédé de fabrication a été mis en place, et les premiers lots d'étude nous ont permis d'extraire des informations utiles pour la fabrication de ces composants.

Enfin, une étude comparative générale entre trois des modulateurs étudiés au cours de cette thèse a été faite. Les résultats permettent de déterminer la configuration optimale pour chaque type de modulateur en fonction de l'application visée. De plus, l'ensemble des données nous a permis de générer un modèle compact pour optimiser rapidement le composant en un temps de simulation réduit.

Abstract

With the outstanding development of the internet, it is expected that global network traffic will grow exponentially, as well as the concern about the need for high-speed links and interconnections. To address these issues, it is then essential to propose performant systems that will support high speed transmission with low power consumption. Silicon photonics is a promising solution and integrate complex optical functions in a silicon chip, by using standard fabrication process used in microelectronic.

In this context, the subject of my PhD is focused on the optical modulator which should support high speed transmission, have low optical losses, and have low power consumption. To obtain these constraints, several parameters need to be optimized while taking account fabrication constraints in order to find the best compromise between the different figures of merit. During this PhD, the improvement of the performances of the component was made by three different ways.

The first optimization is related to the simulations for the current technology of modulators based on PN junctions. By integrating the fabrication process in the optimization process, more reliable numerical results are obtain. The key point of this study is the comparison of experimental characterizations and numerical simulations of two architectures of modulator.

A substantial part of the PhD was also focused on the development of new modulators based on vertical capacitive junctions. The use of dedicated numerical tools reveals several key aspects of these components, and allow us to optimize two different architectures in order to obtain high efficient modulator. A new fabrication process has been established, and several information were extracted from the first run of fabrication.

Then, a comparative study between most of modulators reviewed during this PhD was performed. The results allow us to determine which configuration has the best performances depending of the targeted application. In addition, a compact model was generated to optimize the component in a reduced simulation time.

Table des matières

Remerciement	1
1 Photonique sur silicium	3
1.1 Un exemple de besoin : les centres de données	4
1.2 Photonique sur silicium : une technologie d'avenir	5
1.3 Éléments d'un émetteur/récepteur optique	6
1.3.1 Coupleur fibre optique/puce photonique	7
1.3.2 Guide optique	8
1.3.3 Système de routage	9
1.3.4 Laser hybride	10
1.3.5 Modulateur et photodétecteur	11
1.4 Problématiques liées à l'émetteur et au modulateur	13
1.4.1 Augmentation du débit de transmission	13
1.4.2 Réduction de la consommation énergétique	14
1.4.3 Compatibilité vis-à-vis d'une fonderie CMOS	14
1.4.4 Gestion multi-physique pour l'obtention de modèles réduits	15
1.5 Plan et objectifs de thèse	15
2 Modulation électro-optique	17
2.1 Principe de la modulation électro-optique, facteurs de mérite	18
2.1.1 Modulation par électro-absorption et par électro-réfraction	18
2.1.2 Facteurs de mérite liées à la région active	19
2.1.3 Facteurs de mérite à l'échelle du composant	20
2.2 Phénomènes physiques associés à la modulation optique	22
2.2.1 Effet thermo-optique	22
2.2.2 Déphasage par effet Pockels ou effet Kerr	22
2.2.3 Modulation d'intensité par effet Franz-Keldysh	23
2.2.4 Intégration hybride sur silicium : cas du graphène	24
2.2.5 Électro-réfraction par variation de concentration de charges	24
2.3 Description des moyens pour réaliser une variation de charges	26
2.3.1 Injection de porteurs dans la région intrinsèque d'une jonction PIN	26
2.3.2 Variation de la zone de déplétion d'une jonction PN	27
2.3.3 Accumulation de charges près d'un oxyde d'une jonction capacitive	28
2.4 Structures interférométriques : conversion d'une modulation de phase en modulation d'intensité	30
2.4.1 Interféromètre Mach-Zehnder	30
2.4.2 Résonateur en anneau	34
2.5 État de l'art des principaux types de modulateur électro-optique sur silicium	36
2.5.1 Modulateur à jonction PIN (injection de porteurs)	36
2.5.2 Modulateur à jonction PN (déplétions de porteurs)	37
2.5.3 Modulateur à jonction capacitive (accumulation de porteurs)	40

3	Optimisation et caractérisation de modulateurs à jonction PN	43
3.1	Modélisation des performances d'un modulateur	44
3.1.1	Cas d'une région active comportant une jonction PN idéale	44
3.1.2	Simulations avec un profil de dopage réel	47
3.2	Optimisation des conditions d'implantation pour définir la jonction PN	50
3.2.1	Section transverse du modulateur	50
3.2.2	Évolution de l'efficacité et des pertes optiques du modulateur en fonction des conditions d'implantations	51
3.2.3	Méthode de mesure et extraction des performances EO	52
3.3	Comparaison entre un modulateur à jonction PN latérale et un modulateur à jonction PN interdigitée	54
3.3.1	Méthodologie d'extraction pour un MZI symétrique	54
3.3.2	Caractérisations des modulateurs	55
3.3.3	Interprétation des résultats statiques : impact du désalignement des masques d'implantation sur l'efficacité et les pertes des modulateurs	58
3.3.4	Synthèse	63
4	Modulateurs capacitifs latéraux	67
4.1	Réglage des paramètres numériques	69
4.1.1	Modèles physiques électriques	69
4.1.2	Étude de la convergence numérique des simulations	72
4.2	Structure SISCAP : évaluation des performances, compromis entre les différents facteurs de mérite	75
4.2.1	Présentation de la structure	75
4.2.2	Approche qualitative	76
4.2.3	Performances électro-optiques	78
4.3	Dimensionnement du modulateur à jonction capacitive latérale	82
4.3.1	Paramètres fixés par le choix de la plateforme technologique	82
4.3.2	Choix des dimensions du guide	83
4.3.3	Couplage entre le guide à fente avec un guide en arête	84
4.3.4	Accès électriques à la jonction	85
4.4	Performances et optimisation du modulateur	85
4.4.1	Performances statiques du déphaseur	85
4.4.2	Implémentation de la structure dans un anneau résonant	88
5	Modulateur capacitif à guide segmenté	93
5.1	Guides segmentés pour modulateur CGS	95
5.1.1	Propriétés optiques d'un guide segmenté	95
5.1.2	Étude paramétrique en fonction des épaisseurs d'oxyde et de silicium	98
5.1.3	Extension au cas des guides segmentés bi-périodiques	99
5.1.4	Dimensionnement des guides pour les modulateurs CGS	102
5.2	Mise en place des outils numériques	104
5.2.1	Difficultés associées à la simulation d'un modulateur CGS	104
5.2.2	Simplification de l'approche et réglages des paramètres numériques	105
5.3	Étude optique et électro-optique du modulateur CGS	110
5.3.1	Propriétés optiques du modulateur CGS	110
5.3.2	Extraction de l'efficacité et des pertes optiques	111
5.3.3	Pistes pour améliorer les performances du modulateur	112

6	Fabrication de structures capacitives à oxyde vertical	115
6.1	Procédés de fabrication associés aux guides à fente et aux guides segmentés	116
6.1.1	État de l'art avant la thèse	116
6.1.2	Proposition de nouvelles briques de fabrication	118
6.1.3	Procédé de fabrication retenu	121
6.2	Conception d'un réticule pour des structures passives dédiées aux modulateurs capacitifs	122
6.2.1	Élément de conception propre aux modulateurs capacitifs	122
6.2.2	Présentation du réticule	126
6.3	Développement des briques dédiées au modulateur capacitif	128
6.3.1	Photolithographie : influence de la dose d'exposition sur les réseaux	128
6.3.2	Choix de la dose d'exposition à posteriori, après gravure des réseaux silicium .	129
6.3.3	Étape d'oxydation et gravure des tranchées dans le BOX	130
6.3.4	Croissance épitaxiale à partir du substrat	130
7	Modulateur en anneau à jonction PN et à jonction capacitive : simulations, performances, et modèle compact	137
7.1	Méthodologie pour modéliser un modulateur en anneau	138
7.1.1	Propriétés du composant et définition des performances de modulation	138
7.1.2	Méthode numérique	140
7.1.3	Sections transverses de la jonction PN et des jonctions capacitives	142
7.2	Résolution du problème inverse : dimensionnement des régions actives à partir de l'efficacité de modulation	144
7.2.1	Comparaison des performances électro-optiques	144
7.2.2	Système d'équations régissant le comportement des régions actives	146
7.3	Étude du comportement du modulateur en anneau : établissement du modèle compact	149
7.3.1	Résultats des simulations à l'échelle du composant	149
7.3.2	Évolution de l'OMA en fonction du facteur de qualité	151
7.3.3	Équations gouvernant les différents régimes de fonctionnement du modulateur en anneau	152
	Conclusion	157
	Publications	161
	Bibliographie	162

Remerciement

La thèse est une aventure riche et passionnante, mais qui se fait rarement seul. Même si l'influence ou les contributions de chaque personne est parfois difficile à quantifier, elles jouent un rôle essentiel en faisant évoluer le sujet et le thésard. Aussi je tiens à remercier l'ensemble des personnes qui ont participé de manière directe ou indirecte à cette thèse.

Tout d'abord je tiens à remercier sincèrement mon encadrante de thèse Ségolène Olivier avec qui j'ai eu le plaisir de travailler, qui a toujours suivi les progrès de mon travail avec intérêt et professionnalisme, tout en faisant partager son expérience de recherche. Côté C2N, je souhaite remercier ma directrice de thèse Delphine Marris-Morini, ainsi que Laurent Vivien et Diego Perrez-Galacho pour les différentes discussions qui nous ont amenés à développer une des branches innovantes du sujet. Je remercie Ségolène et Delphine pour leurs différentes suggestions et corrections lors de la lecture du manuscrit, ce qui a permis de l'améliorer sensiblement par rapport à la version initiale. Je tiens aussi à remercier particulièrement mes deux principaux collègues de bureau avec qui j'ai passé trois excellentes années, Olivier Dubray et Benjamin Blampey. Le florilège de discussions techniques ou débats physiques que j'ai pu avoir avec eux n'était pas de tout repos, ce qui m'a permis d'apprendre énormément sur le sujet, et de développer de nouveaux aspects du sujet.

Pour la fabrication des composants, je remercie en particulier Jean-Marc Fédéli ainsi que Yann Bogumilowics : un pan entier du sujet n'existerait pas à l'heure actuelle sans leur participation active pour la fabrication des nouveaux modulateurs. Je remercie aussi bien sûr Bertrand Szelag pour les différents échanges fructueux liés à la fabrication des modulateurs, et de m'avoir sensibilisé sur les variations inhérentes de fabrication. Je remercie aussi Stéphane Malhouître pour son aide à la mise en place des carnets de lots, Patricia pour le suivi des lots, ainsi que Stéphane, Toufic, et Sophie qui se sont rendus disponibles afin de réaliser les superbes photos MEB et les coupes FIB.

Parmi l'équipe de caractérisation j'aimerais remercier Carène et Olivier pour m'avoir formé aux différents probers et aidé à réaliser les différentes campagnes de mesures. Re-merci à Olivier et à Philippe pour leurs différentes idées qui ont permis de mettre en place et de valider les nouveaux protocoles de mesures, ainsi qu'à André pour son aide au post-traitement des mesures (et pour les discussions sur le célèbre canapé pause-café!).

Je remercie aussi bien sûr les autres membres du laboratoire du LCPC, notamment Christophe et Sylvie pour avoir permis la réalisation de cette thèse, mais aussi Daivid, Karim, Quentin, Benoît pour les discussions techniques qui ont permis d'élargir le sujet (et leur participation aux différents articles!), Stéphane, Vincent, Thomas, Bayram, et naturellement les thésards Mathieu (merci pour la cellule test!), Simon, Thomas, et Jocelyn.

Enfin, mention spéciale aux amis et à ma famille qui m'ont suivi et soutenu tout au long de ces trois années. Que ce soit Sophie, Kevin, Charlotte, Aurèle, Olivier, Céline, Candice, Aurore, Jocelyn, M'man, P'pa, Céline et Arnaud, un grand merci à eux. Pour conclure, comme on me l'a suggéré, je dirais aussi un grand merci à Detoutemps, qui pouvait justement en donner aux moments où j'en avais besoin.

Chapitre 1

Photonique sur silicium

Sommaire

1.1	Un exemple de besoin : les centres de données	4
1.2	Photonique sur silicium : une technologie d'avenir	5
1.3	Éléments d'un émetteur/récepteur optique	6
1.4	Problématiques liées à l'émetteur et au modulateur	13
1.5	Plan et objectifs de thèse	15

Que ce soit au travail, pour nos médias personnels, ou pour les grands instruments de mesure tel que le LHC (Large Hadron Collider) , **l'écrasante majorité des données est maintenant stockée sous forme numérique**. Aujourd'hui, nous devons faire face à une véritable explosion du volume de ces données et à un trafic numérique qui croît de manière exponentielle [1]. L'expansion de cette masse de données est loin de ralentir : avec une croissance annuelle du trafic numérique estimée à 23% entre 2013 et 2019, il est attendu que le volume échangé de données digitales dépasse plus de 10.4 zettabits (10^{21} bits) par an [2] (contre 3.4 zettabits en 2014).

Aujourd'hui, il est donc nécessaire de traiter un volume d'informations de plus en plus important, et de plus en plus rapidement. Si les capacités de stockage ne semblent pas constituer une limite (Western Digital ou Seagate proposent maintenant des disques durs dépassant 10 TB), celle concernant la gestion d'accès à ces informations et le transport de ces données en temps utile devient un véritable enjeu. Face à ce besoin, **il est essentiel de proposer des systèmes performants pouvant supporter des hauts débits de transmission**. À notre échelle d'utilisateur, le déploiement de la fibre optique jusqu'à notre maison, ou celui de la 5G en France d'ici 2020 ne sont que des exemples d'une problématique beaucoup plus large.

La **photonique sur silicium** est une solution prometteuse pour répondre à ces enjeux, et c'est dans ce cadre que se place le sujet de cette thèse. Ce premier chapitre vise à donner une vision d'ensemble du domaine. Après une discussion sur l'importance des liens optiques haut débit, la photonique sur silicium est présentée à travers la description d'un lien optique complet pour les applications hauts débits. Les principaux enjeux et défis liés à ce type de composant sont ensuite abordés. La dernière partie du chapitre porte sur les objectifs de la thèse, et un résumé des principaux résultats obtenus au cours de la thèse.

1.1 Un exemple de besoin : les centres de données

En pratique, le contenu numérique accessible par Internet est géré à des endroits spécifiques appelés centres de données (ou **data centers** en anglais). Ces centres fournissent l'infrastructure physique qui permet de stocker et de traiter notre mémoire numérique. Comme le montre la Figure (1.1) ce sont littéralement de vrais hangars à disques durs, dont la superficie peut excéder l'équivalent de huit terrains de football [3]. Pour subvenir à la demande et digérer un volume de données toujours plus important, ces centres doivent être de plus en plus performants en termes de capacité de stockage, de vitesse de transfert de données, et de consommation énergétique. La demande est telle que plus de 140 milliards de dollars ont été investis dans le monde pour une centaine de projets liés à des centres de données en 2014 [4].

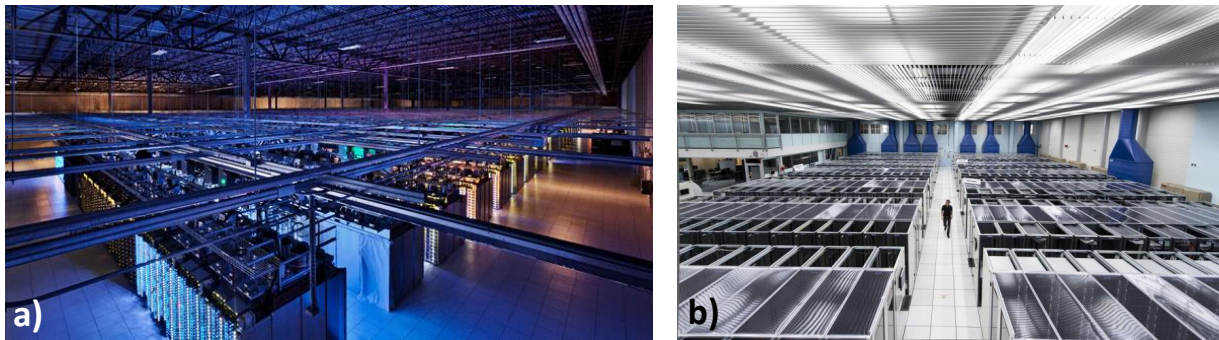


FIGURE 1.1 – Exemple d'installation de data center : a) de la société Google en Finlande [5], b) du CERN stockant les données produites par le LHC [6].

En terme de transmission de données, il faut savoir que plus de **75% du trafic de ces centres se fait à l'intérieur même du site**, avec seulement 17% d'échanges avec l'extérieur pour répondre aux différentes demandes [2]. Cela implique donc l'existence d'un réseau complexe avec plusieurs centaines de milliers d'interconnexions. Il faut donc qu'elles soient à faible coût, peu énergivores, compactes, et qu'elles puissent transmettre des données sur des distances de quelques mètres à plusieurs kilomètres.

Une première approche pour réaliser ces interconnexions est d'utiliser des câbles électriques. Néanmoins cette solution a ces limites car les pertes du signal augmentent rapidement pour des fréquences supérieures au GHz (atténuation, phénomène de réflexions aux connecteurs, diaphonie, problème d'accord d'impédance), et les débits possibles restent limités. Pour compenser les effets non linéaires des lignes électriques, des circuits additionnels peuvent corriger les distorsions du signal, mais au prix d'une consommation énergétique plus importante [7], même en considérant les noeuds technologiques CMOS les plus avancés [8].

À partir de ces contraintes, l'utilisation de la **fibres optiques** s'impose donc au regard des câbles électriques, que ce soit en terme de vitesse de transmission ou d'encombrement. Actuellement, elle a pris place sur l'ensemble du réseau des centres, excepté dans les baies de stockage où se trouvent les disques durs. À cette dernière échelle, le volume de connexions à gérer est tel que l'utilisation de câbles de cuivre est pour le moment économiquement plus rentable par rapport aux récepteurs optiques et aux fibres optiques. Typiquement, leur utilisation est limitée à des distances inférieures à 3 m pour un débit de transmission de 25 Gb/s, et entre 1 m et 2 m pour un débit de 32 Gb/s (environ la mi-hauteur d'une baie de stockage) [9].

Le problème des interconnexions se pose aussi lorsque les échelles de distances de transmission sont de plusieurs centaines de mètres à quelques kilomètres. En effet, le développement de conglomérat de plusieurs data centers connectés entre eux en temps réel demande l'acheminement de données sur de grandes distances, et les technologies actuelles ne permettent pas pour le moment de réaliser de haut débit sur ces distances de manière rentable. Il est donc primordial de trouver, et de migrer vers une solution à moyen et long terme pour s'adapter aux futurs besoins.

1.2 Photonique sur silicium : une technologie d'avenir

Afin de surmonter le problème des interconnexions électriques, les plus importantes compagnies de microélectronique comme Intel se sont tournées dès le début des années 2000 vers des composants optiques [10]. Ils ont déjà fait leurs preuves pour les télécommunications longue distance, ou lorsque les niveaux de performances ne pouvaient pas être atteints par de simples câbles de cuivre. Néanmoins, adapter ces émetteurs/récepteurs optiques à une plus petite échelle de distance n'est pas chose facile, car les modules purement optiques à base de matériaux III-V sont en général encombrants et chers à fabriquer [4].

Pour pouvoir implémenter un circuit photonique à l'échelle d'une puce de quelques cm^2 , **il est nécessaire de revoir l'ensemble des spécifications** des composants, que ce soit en terme de dimension, de matériau, de bande passante, ou de consommation énergétique. La problématique principale est de réduire les coûts de production des circuits optiques intégrés, et de permettre leur intégration avec les circuits électroniques classiques. C'est là qu'intervient la photonique sur silicium.

La photonique sur silicium utilise la lumière comme support d'information à partir d'une puce compacte à base de silicium. L'idée centrale est d'intégrer des fonctionnalités optiques sur une puce silicium en utilisant les équipements et procédés de pointe de la microélectronique (voir Figure 1.2). De cette manière, la photonique sur silicium s'appuie sur les sites de fabrication CMOS déjà en place, et profite de l'énorme expérience acquise pour la fabrication de composants micro- et nano-métriques.

Il est important de noter que la photonique sur silicium se distingue techniquement des autres plateformes type III-V en proposant un **fort contraste d'indice optique** $\Delta n \approx 2$ entre l'oxyde SiO_2 et le silicium ($n_{SiO_2} = 1.44$ et $n_{Si} = 3.5$ à $1.31 \mu m$). En fonction de la structure du guide, cela permet donc soit un confinement important de la lumière dans un guide optique de quelques centaines de nanomètres, soit à l'inverse d'avoir un couplage évanescent avec d'autres structures composées de matériaux différents.

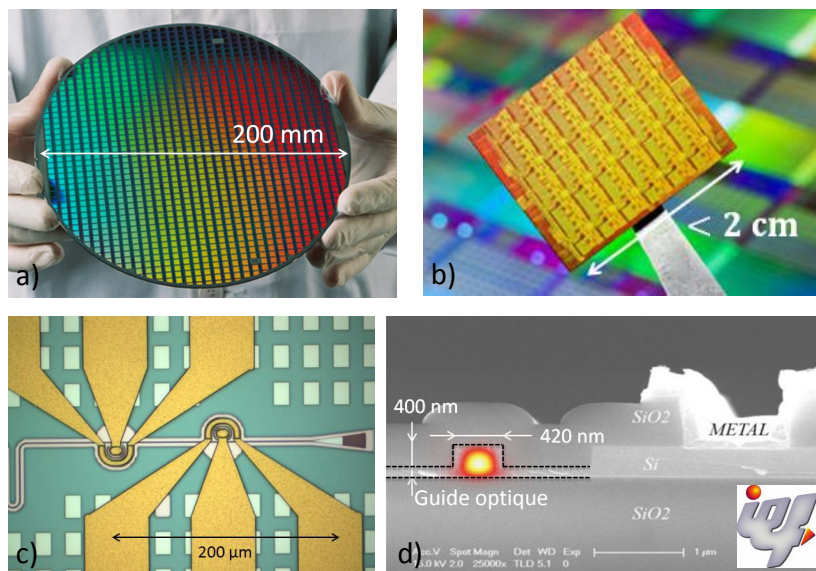


FIGURE 1.2 – La photonique sur silicium à l'échelle : a) d'une plaque silicium, b) d'une puce, c) d'un composant photonique, d) d'une vue en coupe d'un guide optique.

Dès les années 80, Richard Soref reporta les premières mesures de confinements de la lumière dans des guides en silicium, et quantifia pour la première fois les effets physiques d'électro-réfraction permettant de moduler l'intensité de la lumière se propageant dans le matériau [11, 12]. À partir des années 2000, l'intérêt pour la photonique sur silicium prit de l'ampleur grâce à plusieurs facteurs [13] :

- Les limitations des interconnexions électriques de plus en plus restrictives par rapport aux besoins,
- La diffusion de l'utilisation du SOI en microélectronique, notamment pour les applications RF et FDSOI [14]. Cette technologie étant aussi utilisée en photonique sur silicium, car la couche d'oxyde SiO_2 (appelé **BOX** par la suite) isole la couche supérieur de silicium du substrat, et permet un meilleur confinement de la lumière.
- L'amélioration des résolutions offertes par les techniques de lithographie pour réaliser des motifs d'une centaine de nanomètres [15].

En 2004, Intel proposa le premier composant optique possédant une bande passante dépassant le GHz en technologie photonique sur silicium, et confirma le fait que des composants actifs rapides pouvaient être réalisés [16]. Depuis cette période, d'autres propositions d'applications furent démontrées. Comme le résume la Figure (1.3), cette technologie trouve des applications pour la détection optique de peignes de fréquence [17], pour les mémoires optiques non volatiles [18], pour l'optoélectronique [19, 20], pour du calcul haute performance [21], ou pour la bio-détection [22, 23, 24].

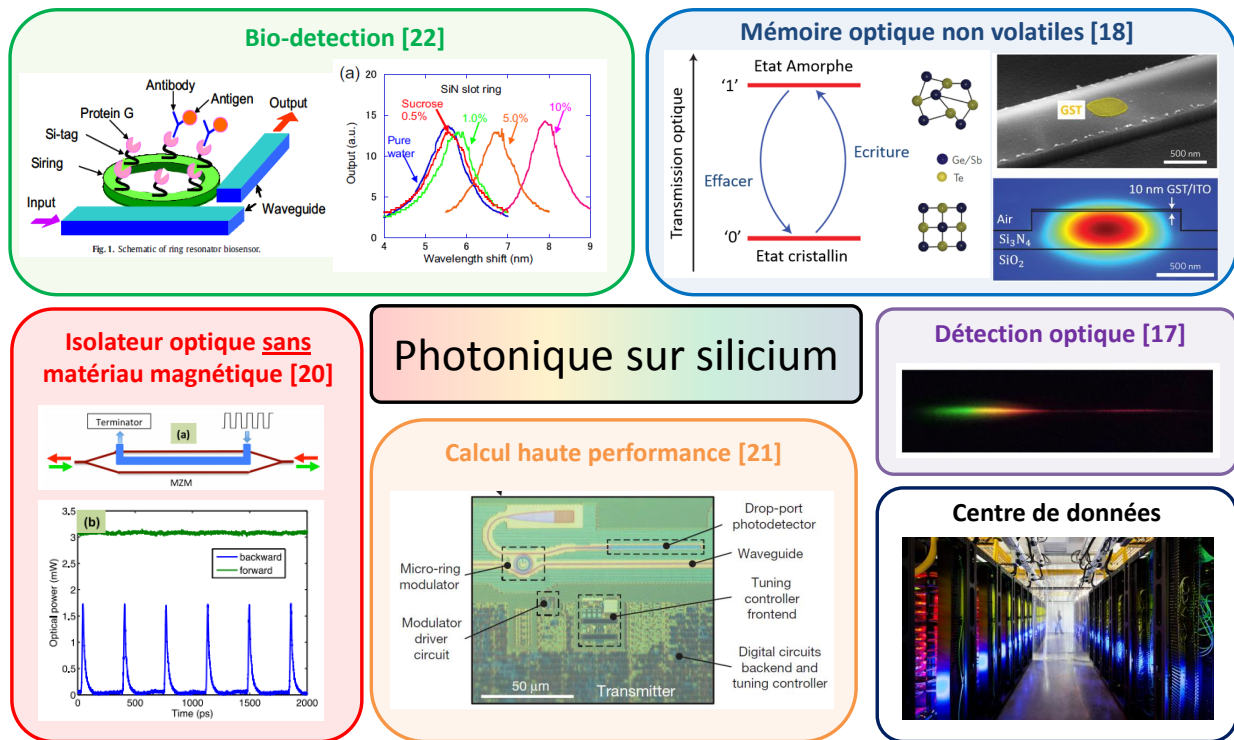


FIGURE 1.3 – Exemples d'applications en lien avec la photonique sur silicium.

Parmi ces applications, le composant qui joue le rôle de bras de levier pour développer le domaine est principalement l'**émetteur/récepteur** optique ("transceiver/receiver" en anglais) que l'on doit implémenter dans les centres de données, ou les calculateurs hautes performances. Dans toute la suite du chapitre, nous nous intéresserons donc à ce composant.

1.3 Éléments d'un émetteur/récepteur optique

Pour réaliser un émetteur/récepteur optique, **un ensemble de briques élémentaires doit être développé**, où chaque composant a ses propres enjeux que ce soit en termes de conception ou de fabrication. Suite à un investissement en recherche et développement important, presque toutes les briques sont maintenant disponibles [25], mais leurs performances peuvent être encore améliorées.

La Figure (1.4) représente une vue schématique d'un lien optique. Le lien comprend des éléments passifs (guide optique, coupleur, système de routage...) ainsi que des éléments actifs (lasers, modulateurs, et photodiodes). Cette section présente ces différents composants avec leurs principaux facteurs de mérite.

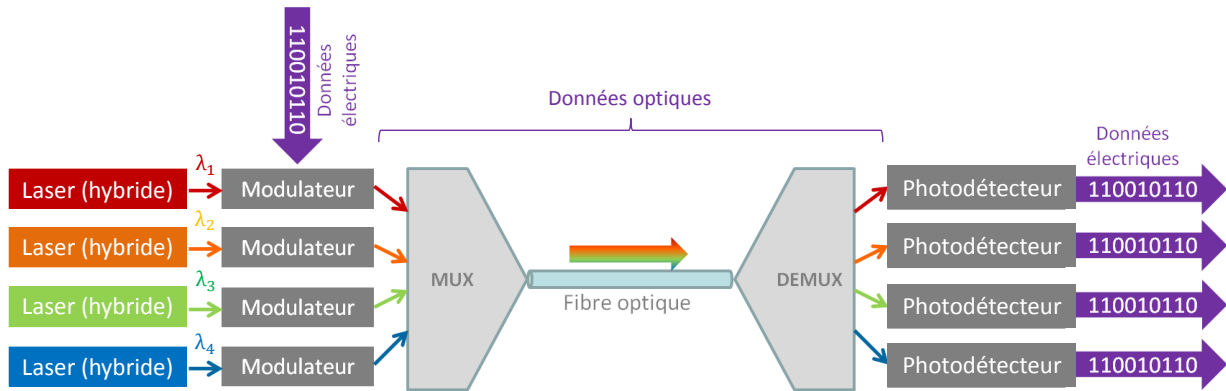


FIGURE 1.4 – Schéma de principe d'un lien optique.

1.3.1 Coupleur fibre optique/puce photonique

Il est essentiel de pouvoir coupler une ou plusieurs fibres optiques avec la puce photonique pour permettre à l'émetteur optique de communiquer d'une manière ou d'une autre avec un ou plusieurs récepteurs. Cela revient à coupler le coeur d'une fibre optique de 10 μm de diamètre avec un guide d'environ 400 nm, soit avec quelque chose de 25 fois plus petit. Deux approches possibles pour réaliser cette tâche : un couplage "vertical" ou par la "tranche" (voir Figure 1.5).

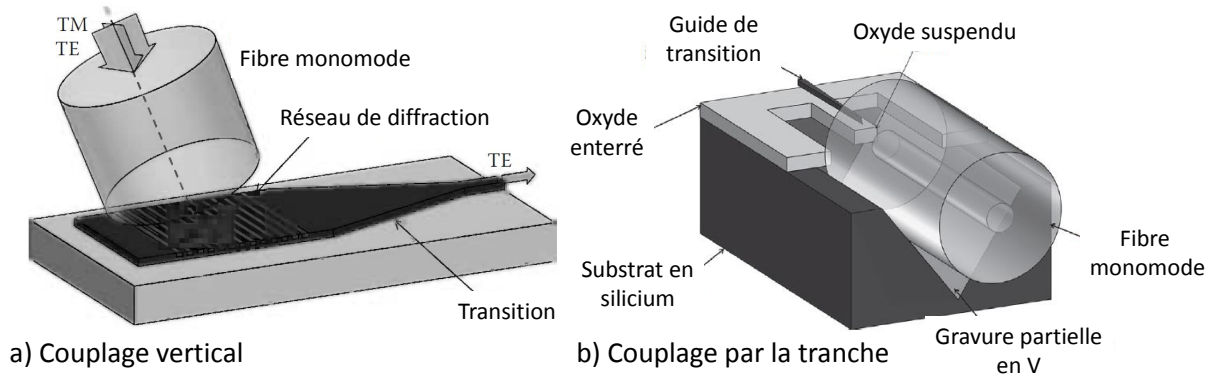


FIGURE 1.5 – Principes de couplage entre une fibre optique et la puce photonique avec a) un couplage vertical, ou b) un couplage par la tranche. Figures adaptées de [26].

L'idée du couplage vertical est d'envoyer la lumière de la fibre optique vers un coupleur constitué d'un réseau périodique 1D, ou 2D. Par effet de diffraction, une partie de la lumière va changer de direction, et être redirigé vers un guide optique. Cette méthode de couplage a l'avantage de permettre une caractérisation de composants sans préparation préalable des puces optiques (il suffit de placer la fibre au dessus du réseau de diffraction). Cette approche est donc privilégiée pour des tests à l'échelle d'une plaque 200 mm ou 300 mm.

La contrepartie d'utiliser ces réseaux est qu'une partie de la puissance incidente est perdue car elle est diffusée à travers le BOX puis à travers le substrat en silicium (environ 30% pour une plateforme 220 nm, et environ 10% à 20 % pour une plateforme 300 nm). De plus, comme ces composants utilisent

des effets de diffraction, leurs performances dépendent directement de la longueur d’onde. En général ils ne sont efficaces que sur une bande spectrale de 50 nm à 100 nm autour de leur longueur d’onde de fonctionnement.

Ce couplage entraîne généralement **des pertes optiques inférieures à 3 dB**, le record actuel étant de 1.3 dB pour une polarisation TE [27, 28]. L’optimisation de ce dispositif vise à réduire les pertes de couplages en proposant de nouvelles approches, ou d’augmenter sa bande passante spectrale.

Dans le cas d’un couplage par la tranche, le coeur de la fibre est simplement mis devant un guide d’onde après clivage de la puce. Une partie de la lumière issue de la fibre va être directement couplé au guide. Cette technique est déjà utilisée pour du packaging de composants III-V. Elle offre moins de pertes et une plus grande bande spectrale, mais nécessite des étapes de fabrications supplémentaires.

Les travaux actuels pour ce type de couplage visent à réduire les variations d’alignement entre le coeur de la fibre et le guide optique, et d’automatiser l’étape d’alignement pour une dizaine de fibres optiques. À ce titre, d’importants progrès ont été présentés par IBM [29], où une encapsulation de polymère est utilisée pour aligner 12 fibres en quelques minutes, le tout en étant aligné au micron près.

1.3.2 Guide optique

Le choix des dimensions et de la forme d’un guide optique en silicium dépend principalement de l’application visée et de la longueur d’onde de fonctionnement (typiquement 1310 nm ou 1550 nm). Les dimensions sont choisies de manière à ce que le guide supporte la propagation d’un seul mode optique de polarisation TE (un réseau de couplage 1D ne couple qu’un seul type de polarisation). Cela revient à une largeur typique de 320 nm - 500 nm.

Les deux guides les plus utilisés sont les guides en ruban ou en arête. Le guide ruban est obtenu par une gravure complète du silicium et permet d’obtenir un mode optique confiné. Le guide en arête est quant à lui obtenu par une gravure partielle. Il assure un confinement suffisant de la lumière, tout en permettant la pose de contacts métalliques suffisamment loin de la section confinant la lumière afin d’éviter des pertes optiques additionnelles pour des composants actifs.

Les principales caractéristiques de ces deux guides sont résumées dans la Tableau (6.1), et les modes optiques associés à chacun des guides sont représentés Figure (1.6) pour une technologie de 220 nm (hauteur des guides optiques). Ces différentes valeurs seront utilisées tout au long du manuscrit. Les pertes optiques dues à la rugosité des flancs des guides sont notées $\alpha_{eff}(rugo)$. Le rayon de courbure r_{min} indique le rayon minimal possible avant que les pertes par courbures ne soient trop importantes (> 1 dB/cm), ces valeurs sont obtenues à partir de simulations numériques. Un guide ruban présente toujours plus de pertes de rugosité qu’un guide en arête, mais comme le mode optique est plus confiné dans le guide, il est possible d’atteindre des rayons de courbure beaucoup plus faibles par rapport à un guide en arête.

Plateforme	220 nm		300 nm		
	à $\lambda = 1550$ nm		à $\lambda = 1310$ nm		
Type de guide	Ruban	Arête	Ruban	Arête	Arête
Profondeur de gravure h_{grav}	220 nm	120 nm	300 nm	250 nm	150 nm
Indice effectif n_{eff}	2.23	2.50	2.76	2.80	2.94
Indice de groupe n_g	4.44	3.87	4.27	4.16	3.92
Pertes expérimentales $\alpha_{eff}(rugo)$ [dB/cm]	3.7	1.8	3.4	3.1	1.5
r_{min} [μ m] théorique	2.2	13.8	< 2	2.1	21

Tableau 1.1 – Ordre de grandeur des différentes caractéristiques optiques de guides utilisés en photonique sur silicium, pour une polarisation TE avec une largeur de guide de 400 nm. Les valeurs des pertes sont issues de caractérisations effectuées au laboratoire.

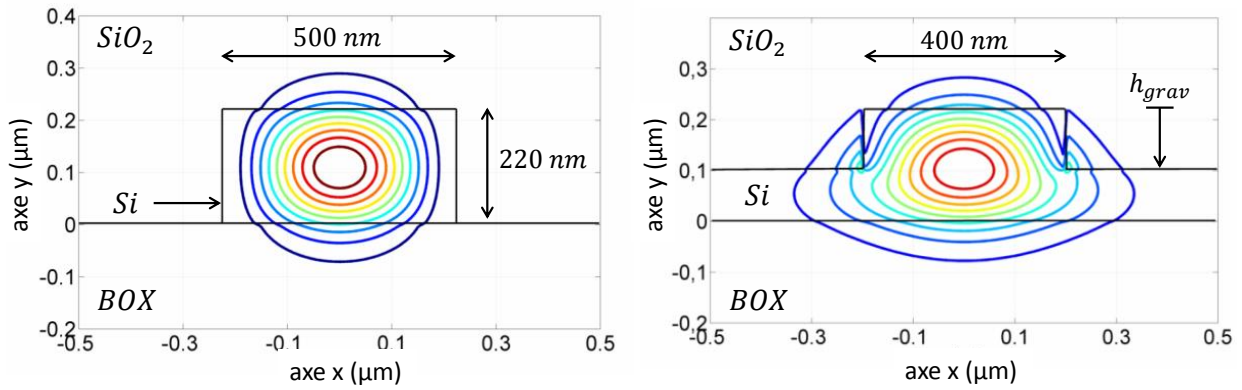


FIGURE 1.6 – Profil de la puissance optique du mode fondamental se propageant dans (a) un guide ruban, et (b) un guide en arête de 400 nm de large à $\lambda = 1310$ nm. Le maximum de la puissance optique (en rouge) est localisé au centre du guide.

1.3.3 Système de routage

Un émetteur/récepteur utilise en général plusieurs longueurs d’onde autour de $1.55 \mu\text{m}$ ou $1.31 \mu\text{m}$. Chacune de ces longueurs d’onde joue le rôle de canaux de communication où l’information est transmise. Pour envoyer ou récupérer l’ensemble de ces canaux dans une seule fibre optique, il est nécessaire d’avoir des composants qui permettent de regrouper ou de séparer chaque canal dans un ou plusieurs guides optiques. Ces fonctions de **multiplexage/démultiplexage** sont assurées par des **réseaux échelles** ou de réseaux de guides d’onde (noté **AWG** par la suite pour “Arrayed Waveguide Grating”) [30]. Ces composants sont relativement larges, de plusieurs centaines de microns.

Comme le montre la Figure (1.7), le principe de ces composants est d’utiliser des effets d’interférences et de diffraction dans un milieu à propagation “libre”. Dans le cas de l’AWG, le signal d’entrée contenant l’ensemble des longueurs d’onde est distribué dans une série de guides optiques de différentes longueurs. Le déphasage produit entre le réseau de guides combiné aux effets d’interférences permet de “rediriger” chaque longueur d’onde vers un seul guide de sortie. Pour les réseaux échelles, le déphasage se fait au niveau d’un réseau constitué de miroirs de Bragg. De plus, le milieu qui sépare et recombine les canaux de transmission est identique.

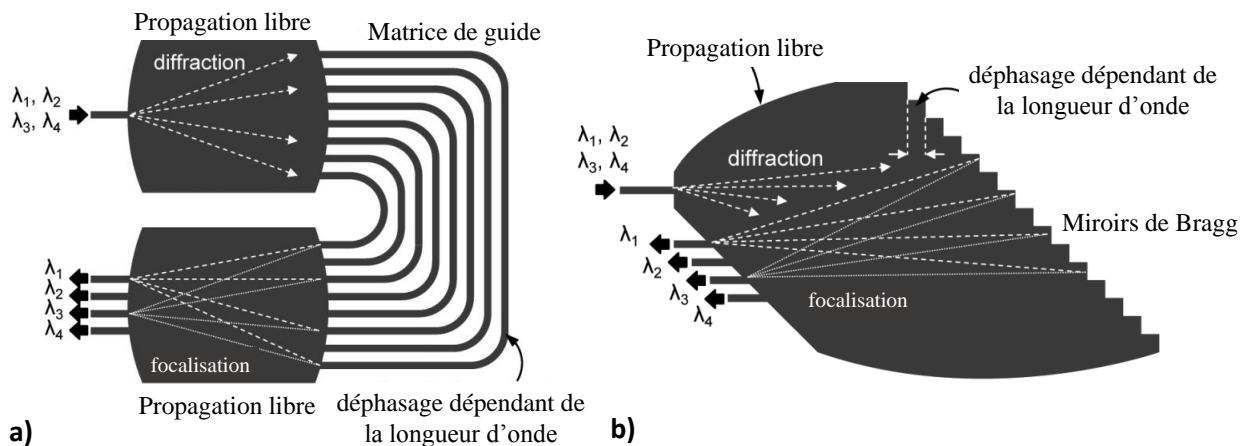


FIGURE 1.7 – Principe de fonctionnement d’un démultiplexeur optique avec a) un réseau de guides d’onde (ou AWG), ou b) un réseau échelle. Figures tirées de [30].

Il existe plusieurs facteurs de mérite pour ces composants, illustrés Figure (1.8a). On peut distinguer :

- Les pertes optiques du composant, généralement inférieur à 2 dB,
- Les effets de diaphonie entre les différents canaux qui apparaissent pour des niveaux de transmission inférieurs à [-10;-15] dB.
- Le nombre de canaux que peut supporter le composant, allant de 4 à 64 canaux, voir plus,
- L’espacement fréquentiel entre chaque canal (100, 250, ou 400 GHz),
- L’uniformité de la transmission d’un seul canal, ou de l’ensemble des canaux (dispersion inférieure à 1 dB).
- Le bruit spectral autour de 20-30 dB qui apparaît dû à des effets de fabrication (une variation de géométrie du guide ou des effets de rugosité entraînent des erreurs de phase qui peuvent être significatives).

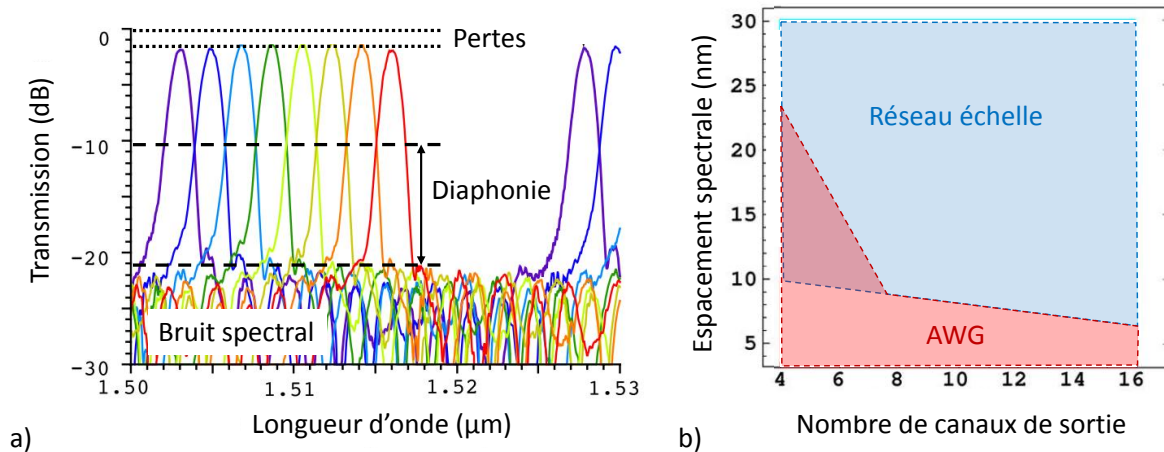


FIGURE 1.8 – a) Réponse spectrale expérimentale d’un AWG à 8 canaux avec un espacement de 250 GHz, en utilisant une matrice de 40 guides, b) Estimation du meilleur choix entre deux architectures d’AWG et un réseau échelle en fonction du nombre de canaux de sortie et de l’espacement spectral. Figures adaptées de [31, 32].

L’amélioration de ces facteurs de mérite passe par le réglage de paramètres géométriques : le pas ou le nombre de facettes du réseau échelle, l’ordre de diffraction à considérer, ou la position des guides d’entrées et de sortie, l’angle d’ouverture, la longueur des guides pour les AWG, etc... Le choix entre un réseau échelle ou un AWG dépend principalement de la résolution spectrale souhaitée en fonction du nombre de canaux à gérer (voir Figure 1.8b).

1.3.4 Laser hybride

Les lasers implémentés sur la puce photonique ont pour rôle de fournir un signal lumineux autour de 1310 nm ou 1550 nm utilisable par les autres composants optiques. Les lasers sont caractérisés par (voir Figure 1.9) :

- le courant de seuil I_{th} à partir duquel le laser émet de la lumière, typiquement entre 20 mA et 50 mA,
- la puissance maximale délivrée P_{max} par le laser, généralement d’une dizaine de mW,
- la monodicité du laser caractérisée par la différence de puissance entre le mode fondamental et les modes secondaires (appelé ‘Side Mode Suppression Ratio’, ou SMSR), pouvant atteindre 56 dB,
- la finesse du pic principal, caractérisé par la largeur à mi-hauteur (FWHM pour “Full Width at Half Maximum”),

L’utilisation de **matériaux III-V** est une des méthodes les plus courantes pour obtenir un laser, mais d’intenses recherches sont en cours pour obtenir des matériaux à gap direct à partir de matériaux

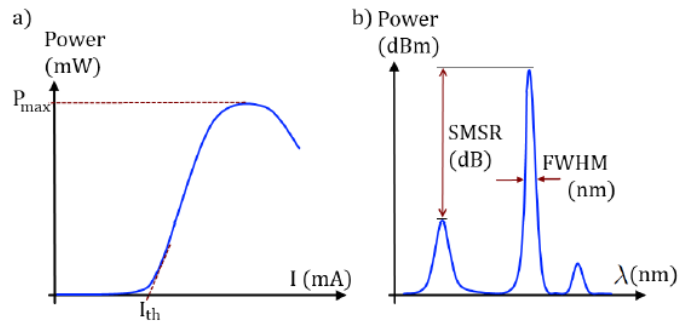


FIGURE 1.9 – Principales caractéristiques d'un laser en fonction a) de l'intensité injectée, et b) de la longueur d'onde. Figure tirée de [33].

à gap indirect tel que le germanium [34]. Dans le cas de matériaux III-V, la principale problématique porte sur **l'intégration du laser sur la puce**, le désaccord de maille entre les deux matériaux étant suffisant pour générer une forte concentration de défauts à l'interface et dégrader les performances du composant.

Pour intégrer le laser avec la puce photonique, plusieurs approches sont possibles [35]. Il est possible 1) d'utiliser un laser externe à la puce photonique, 2) de faire croître directement des couches III-V en utilisant une ou plusieurs couches tampons, ou 3) de **coller directement du III-V sur une plaque en silicium** lors de la fabrication de la puce photonique.

La dernière option comporte elle aussi plusieurs variantes : collage direct, adhésif, métallique, ou **moléculaire**, solution choisie par le CEA-Leti et III-V Lab [36]. Cette dernière approche permet d'augmenter sensiblement la capacité d'intégration du composant, au prix d'un procédé de fabrication très complexe à réaliser (procédé de collage délicat, alignement et couplage entre le silicium et l'InP critique, etc...).

La cavité laser peut être réalisée à partir d'une cavité Fabry-Perot, de réseaux de diffraction situés dans l'InP ou dans le silicium [37], ou en utilisant d'une combinaison d'autres structures résonantes [36]. Ces architectures ont chacune leurs avantages et leurs inconvénients. Un état de l'art sur les différentes configurations pourra être trouvé dans [33].

Récemment un démonstrateur a été présenté où la cavité laser située dans le silicium est constituée de réseaux de Bragg (voir Figure 1.10a) [37]. À température ambiante le courant de seuil est de 36 mA, la puissance couplée dans le guide est de 22 mW, et le laser a un SMSR de 56,6 dB.

1.3.5 Modulateur et photodétecteur

Le modulateur est le composant qui se charge de **convertir l'information contenue dans un signal électrique en une information lumineuse** [38]. Il faut qu'il soit rapide à convertir l'information électrique avec un minimum d'énergie. La plupart des modulateurs en photonique sur silicium se basent sur l'utilisation d'un déphaseur intégré à une structure interférométrique. Comme ces composants constituent le coeur de cette thèse, le principe de fonctionnement de ces composants ainsi que l'état de l'art associé seront décrits en détail dans le chapitre suivant.

Les photodétecteurs du récepteur sont quand à eux les composants qui se chargent de **capter le signal optique modulé pour le convertir en signal électrique**. Pour ces composants, c'est du **germanium** qui est utilisé comme matériau absorbant. La plupart des photodétecteurs se base sur une **jonction PIN**, où les porteurs générés dans la région intrinsèque sont séparés par l'application d'un champ électrique, puis récupérés grâce à des contacts métalliques placés au-dessus des régions dopées. Les principaux facteurs de mérite du détecteur sont :

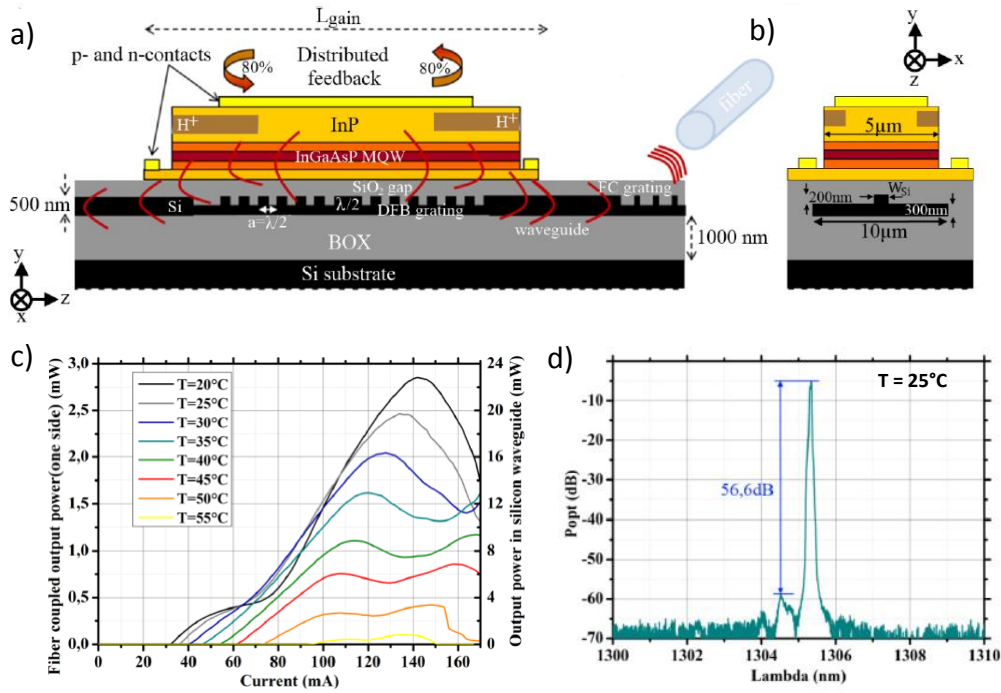


FIGURE 1.10 – Vues en coupe d’un laser hybride a) longitudinale, et b) transverse. c) courbes de puissance en fonction du courant à différentes températures, et d) spectre du laser associé. Figures tirées de [37].

- La **responsivité** du détecteur, c’est-à-dire son efficacité à convertir un signal optique en signal électrique. La responsivité est de l’ordre de 0.2 A/W à 1 A/W, la valeur maximale étant de 1.25 A/W à 1550 nm (valeur idéale pour une conversion de 100%),
- La **bande passante** limitée par le temps de transit des porteurs pour rejoindre les contacts métalliques à partir de la région intrinsèque de la jonction, et par les résistances d’accès. Cette bande passante peut dépasser les 40 GHz.
- Le **courant d’obscurité** produit par le composant sans éclairage incident. Cette source de bruit varie beaucoup en fonction de l’architecture du photodétecteur, de l’ordre de 0.001 à 1 μ A à -1 V.

Le point clé de fabrication de ces composant porte sur la croissance de germanium dans une cavité silicium, car elle reste très délicate à obtenir. L’amélioration des procédés de fabrication a cependant permis de réaliser des photodétecteurs compatibles à des applications de 40 Gbps [39], ou plus récemment, à fort gain pour une consommation réduite [40] (voir Figure 1.11).

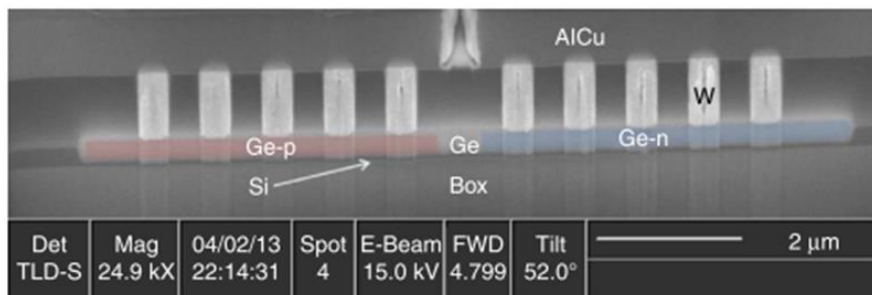


FIGURE 1.11 – Vue en coupe MEB d’une photodiode à jonction PIN après fabrication. Figure tirée de [41].

Synthèse :

L'obtention d'un émetteur/récepteur complet comporte donc une grande variété de composants avec leurs propre contraintes en terme de conception et de fabrication. Toute la difficulté lors de la réalisation d'un tel lien réside à trouver un compromis (parfois difficile) entre les performances de **l'ensemble** des composants. Pour le moment, seul l'industriel Luxtera en partenariat avec STMicroelectronics propose un lien fonctionnel complet depuis 2007 [42, 43] (le laser étant externe). D'autres compagnies telles que Cisco [44], ou des laboratoires R&D comme le CEA [45] proposent des démonstrateurs (voir Figure 1.12), mais dont les volumes restent limités.

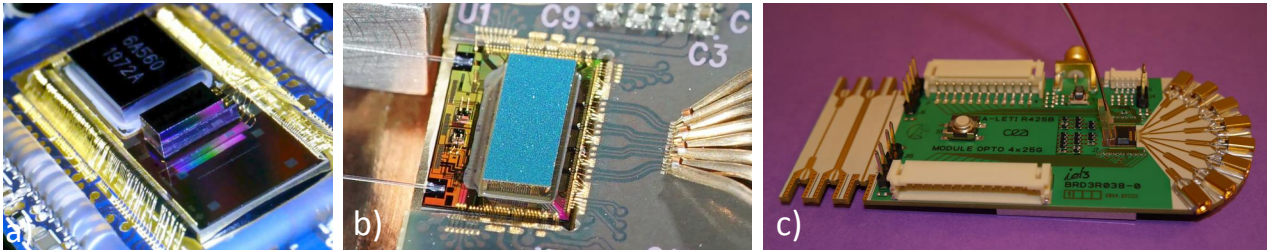


FIGURE 1.12 – Photos de différents émetteurs de a) Luxtera [43], b) Cisco [44], et du c) CEA-Leti [45].

1.4 Problématiques liées à l'émetteur et au modulateur

Nous l'avons vu précédemment, réaliser un émetteur/récepteur pour des liens optique haut débit peut s'avérer délicat, car plusieurs problématiques interviennent. D'importants efforts sont mis en oeuvre pour les surmonter, que ce soit dans les choix technologiques [46, 47] ou pour le packaging de la puce photonique [48]. Dans le cadre de cette thèse, le sujet de recherche s'attache à quatre problématiques :

1. Augmenter le débit de transmission du lien optique,
2. Réduire sa consommation énergétique,
3. Être compatible à une fonderie CMOS,
4. Faciliter la conception du lien à partir de modèles réduits.

1.4.1 Augmentation du débit de transmission

Dans le domaine des télécommunications et des datacoms, la manière dont les informations sont transmises est régie par des normes (format de transmission, débit visé, etc...). Ces normes sont fixées à l'avance à partir d'un consensus industriel en tenant compte des technologies disponibles, et la photonique sur silicium n'échappe pas à la règle. Actuellement, l'objectif pour les datacoms est de produire des liens de **100 Gb/s**, ce qui est par exemple proposé par STMicroelectronics avec sa plateforme PIC25 [49]. Pour les raisons évoquées plus haut, il sera bientôt nécessaire de migrer vers des débits de 400 Gb/s, puis à plus long terme dépasser le palier du 1 Tb/s [50, 51]. Pour obtenir ces débits, quatre approches sont possibles.

La première option est d'**augmenter le nombre de fibres optiques** utilisées. C'est la solution la plus simple, mais qui densifie le réseau. Cette solution est limitée par le nombre de connexions par émetteur et/ou récepteur.

Le second moyen est de **multiplexer différentes longueurs d'onde** pour encoder l'information. De cette manière, la bande passante d'une seule fibre optique augmente drastiquement sans pour autant être limitée par l'électronique, ou par la bande passante intrinsèque des composants. Par exemple,

quatre longueurs d'onde à 25 Gb/s multiplexées permet de réaliser un lien 100 Gb/s. La possibilité d'utiliser cette approche constitue le principal avantage par rapport aux liens électriques, sous réserve de développer les composants associés tels que des multiplexeurs ou des filtres optiques.

La troisième possibilité est d'**augmenter la bande passante** du transmetteur, en particulier celle du **modulateur optique**. Cette solution est la plus directe, mais elle dépend directement de la conception du modulateur : que ce soit les caractéristiques intrinsèques de la région active, ou de l'architecture du composant. Ce point sera largement discuté par la suite.

La dernière solution est d'utiliser **un format de modulation et de détection plus complexe** pour envoyer une quantité d'informations plus importante en un temps équivalent. Par exemple au lieu d'utiliser deux niveaux d'intensité lumineuse, quatre niveaux peuvent être utilisés pour représenter les bits {00, 01, 10, 11} (appelé format PAM-4) [52, 53]. Une autre possibilité est d'utiliser d'autres caractéristiques du signal lumineux, telles que sa polarisation ou sa phase avec des circuits de détection cohérents [54, 55]. Dans ce cas, cela implique une architecture de détection plus complexe à réaliser par rapport à une simple détection de puissance faite par une photodiode.

1.4.2 Réduction de la consommation énergétique

Lorsque des liens électriques sont utilisés, la consommation énergétique pour transmettre l'information dépend principalement de la longueur des câbles électriques, et de la fréquence utilisée. Pour une fibre optique, les pertes de propagation sont très faibles (inférieures à 0.1 dB/km) et la dépense énergétique du lien provient principalement de la conversion du signal électrique en signal lumineux, et inversement.

Une attention particulière doit donc être investie dans la **réduction de la consommation énergétique des composants actifs**. Cela passe par l'amélioration de l'efficacité des lasers, par **des modulateurs optiques utilisables à des tensions de commande plus faible et/ou à faible capacitance**, ainsi que par un courant d'obscurité réduit et une forte responsivité pour les photodiodes. Dans une moindre mesure, il faut également diminuer les pertes des composants passifs.

Pour être compétitif par rapport aux connexions électriques en terme de consommation énergétique il faut que celle d'un lien optique soit équivalente à son homologue électrique. Cette quantification dépend grandement de l'application visée, des coûts envisagés, ou des contraintes liées au système complet. En 2009 une analyse détaillée faite par D.Miller proposait un objectif de **1 mW/Gbps**, et à plus long terme 0.1 mW/Gbps (ou pJ/bit) [56]. C'est une contrainte très agressive qui pour le moment n'est pas atteinte.

À titre d'exemple, un lien complet de 5 mm x 5 mm a été récemment proposé par une équipe de PETRA au Japon avec une consommation énergétique annoncée de 5 mW/Gbps [57]. Dans le cas de STMicroelectronics, l'entreprise cible plutôt une consommation d'environ **10 mW/Gbps**, puis entre 0.6 mW/Gbps et 0.8 mW/Gbps pour les 10 prochaines années [58].

1.4.3 Compatibilité vis-à-vis d'une fonderie CMOS

En microélectronique, il est maintenant courant de trouver plus de 5 milliards de transistors sur une seule puce en utilisant un noeud technologique de 22 nm. Ce fait n'a été possible que suite à un investissement énorme pour développer et fiabiliser les procédés de fabrication. En photonique sur silicium, l'utilisation d'une plateforme avec un niveau de maturité et une capacité de production élevées est vitale, et **l'utilisation d'une fonderie CMOS est nécessaire**. Il est alors nécessaire de calibrer la fabrication des circuits photoniques en conséquence [59]. Cela rajoute des contraintes assez fortes : les matériaux doivent être compatibles avec les procédés de fabrication, il faut respecter un budget thermique lors de la fabrication, et prendre en compte les limitations ou les variations technologiques.

Inversement, la plupart des composants photoniques vont être (très) sensible à des étapes de fabrication. Par exemple, les étapes de gravures participent à la résistance d'accès des modulateurs, définissent les performances des coupleurs fibres/guides, ou la valeur des pertes des guides

optiques via la rugosité des flancs des guides. De même, **les incertitudes d’alignement lors des étapes d’implantation vont directement impacter les performances du modulateur optique**. Ces contraintes impliquent de chercher à obtenir un contrôle précis de la fabrication du composant, et l’ensemble de ces effets sont à prendre en compte lors de la conception du circuit photonique.

1.4.4 Gestion multi-physique pour l’obtention de modèles réduits

Une des difficultés lors de la conception de composant réside dans la grande quantité d’informations que peut contenir un signal optique (intensité, phase, polarisation, etc...). Cette difficulté est d’autant plus accentuée que la réalisation d’une puce photonique s’appuie sur beaucoup plus de composants élémentaires qu’en microélectronique (en général une fonction = un composant), là où quelques transistors permettent de réaliser l’ensemble des fonctions logiques. Pour assurer la maturité d’un circuit complet, des **modèles numériques** pour chaque composant doivent donc être développés, ainsi que les **outils de conception** en lien à la fabrication de la puce.

À l’échelle du composant, l’avantage d’utiliser un modèle compact est de pouvoir décrire rapidement son comportement sans pour autant refaire l’intégralité de son optimisation. Cela permet donc un gain de temps, facilite la conception du circuit. De plus, ces modèles peuvent être utilisés par des coeurs de métiers différents.

Cependant, **ces modèles sont difficiles à obtenir à partir de simulations numériques**. En effet, plus il faut tenir compte d’effets fins (phénomènes d’interférences, couplage multi-signaux, effets de polarisation...), plus la modélisation du système est complexe et gourmande en ressources de calculs [60]. Les composants actifs sont à ce titre relativement difficiles à concevoir, car tout un spectre de différents domaines physiques est à considérer à tous les niveaux de conception.

Dans le cas d’un **modulateur optique**, il faut passer par la physique du composant (couplage entre la physique du semi-conducteur et l’optique guidée), la propagation de signaux électriques (aspect radiofréquence), les aspects liés à l’optique intégrée (conception de structures interférométriques), à la compréhension fine et l’optimisation de plusieurs étapes de fabrication, et au packaging du dispositif (contraintes thermiques, électriques, et mécaniques).

Un raisonnement analogue peut être fait à l’échelle du circuit où il faut être capable de gérer l’ensemble des composants de la puce photonique. Des modèles de haut niveau, de type circuit peuvent être utilisés, mais là encore la difficulté est de faire le lien avec la conception du composant. Beaucoup d’efforts sont investis pour converger vers un seul logiciel, ou une seule méthodologie de conception composants/circuit [61, 62].

1.5 Plan et objectifs de thèse

Cette thèse a été réalisée au sein du CEA-LETI à Grenoble, au Laboratoire des Composants Photonique CMOS (LCPC) en collaboration avec l’Institut Fondamentale d’Électronique (IEF) de l’Université Paris-Sud. Parmi les composants élémentaires qui constituent le lien optique, le sujet de recherche porte sur **le développement de modulateurs optiques**. D’après ce qui précède, un modulateur doit remplir plusieurs critères. Il faut notamment :

- qu’il puisse supporter des **débits élevés** : typiquement 25 Gbps à 50 Gbps,
- qu’il ait de **faibles pertes optiques**, inférieures à 3 dB,
- qu’il soit **compatible avec une fabrication CMOS**,
- qu’il ait une tension de commande électrique inférieure à 2 V dans la perspective de la co-intégration avec des drivers électriques.
- qu’il ait une **consommation énergétique faible**, c’est à dire passer de 2-30 mW/Gbps à 0.1-1 mW/Gbps (ou pJ/bit).

Pour respecter ce cahier des charges, il est nécessaire de régler un **nombre important de paramètres pour optimiser le dispositif**, tout en tenant compte des contraintes de fabrication pour réaliser le meilleur compromis entre les différentes performances. Cette optimisation peut être obtenue :

1. par rapport à une technologie existante en optimisant les conditions de fabrication du composant,
2. par la recherche d'une nouvelle approche,
3. ou par une meilleure compréhension de fonctionnement permettant de générer un modèle compact d'optimisation.

Dans cette optique, le manuscrit est subdivisé en six parties.

Tout d'abord, le chapitre 2 fournit **les bases de la modulation électro-optique** qui seront utilisées tout au long du manuscrit, que ce soit le mécanisme permettant de réaliser la modulation, ou les architectures possibles du composant. Le chapitre inclut un état de l'art des modulateurs optiques sur silicium.

Le chapitre 3 porte sur la **consolidation de la technologie de modulateurs à jonction PN déjà mise en place**. En particulier, les simulations d'implantations ont été intégrées dans le processus numérique permettant de mieux estimer les performances électro-optiques de ces modulateurs. Cette amélioration nous a permis d'obtenir des résultats plus réalistes et de faire la comparaison numériques entre deux architectures de modulateur en accord avec des caractérisations statiques.

Un des principaux objectifs de ma thèse a été d'évaluer la faisabilité d'une solution technologique innovante basée sur **des modulateurs capacitifs comportant un mur d'oxyde vertical**. Ce type de modulateur étant nouveau, plusieurs aspects électriques ou optiques n'avaient pas encore été étudiés, ou peu décrits dans la littérature. En conséquence une large partie de ma thèse a été de comprendre la physique de ces modulateurs pour dégager les tendances clés, et explorer différentes voix de conception. Les chapitres 4 à 6 développent ces différents aspects :

- Le chapitre 4 porte sur l'étude d'une première structure capacitive proposée par le CEA, basée sur une **jonction capacitive latérale**. Ce chapitre présente les outils numériques développés au cours de la thèse pour ce type de modulateur. Une étude paramétrique est appliquée à un cas connu pour comprendre la physique du modulateur. La nouvelle région active, puis une architecture de modulateur sont ensuite optimisées pour trouver le point optimal de fonctionnement en terme d'efficacité, de pertes optiques, et de bande passante.
- Le chapitre 5 porte sur une seconde structure capacitive innovante basée sur une **structure optique périodique à l'échelle sub-longueur d'onde**. Le développement d'un solveur 1D sous Matlab a permis de dimensionner des guides optiques fonctionnels, première étape pour la réalisation de ce type de modulateur. Le chapitre met ensuite en lumière les difficultés de simulation associée à la structure 3D, et développe la méthodologie adoptée pour les contourner. Cette méthode est ensuite utilisée pour obtenir l'évolution des performances électro-optiques de la région active.
- Le chapitre 6 est dédié au **procédé de fabrication** des modulateurs capacitifs. Il présente les principales étapes de conception d'un jeu de masques pour la fabrication de composants passifs, ainsi que le développement des nouvelles briques de fabrication qui ont pu être réalisées pendant la thèse.

Enfin, le chapitre 7 propose une **étude quantitative comparative** entre trois types de modulateurs étudiés au cours de la thèse pour des applications 25 Gpbs. L'analyse des résultats permet de formuler un modèle réduit semi-analytique pour prédire et optimiser rapidement un modulateur, tout en réduisant considérablement le temps de simulation.

Chapitre 2

Modulation électro-optique

Sommaire

2.1	Principe de la modulation électro-optique, facteurs de mérite	18
2.2	Phénomènes physiques associés à la modulation optique	22
2.3	Description des moyens pour réaliser une variation de charges	26
2.4	Structures interférométriques : conversion d'une modulation de phase en modulation d'intensité	30
2.5	État de l'art des principaux types de modulateur électro-optique sur silicium	36

Sous sa forme la plus générique, la modulation est le procédé visant à faire varier une ou plusieurs propriétés d'un signal (son amplitude, sa phase, sa fréquence...) en utilisant de manière indépendante un autre signal qui porte l'information. Dans le cas d'une modulation électro-optique, cela correspond aux **modifications d'une ou plusieurs propriétés du signal optique à partir d'un signal électrique** (voir Figure 2.1).

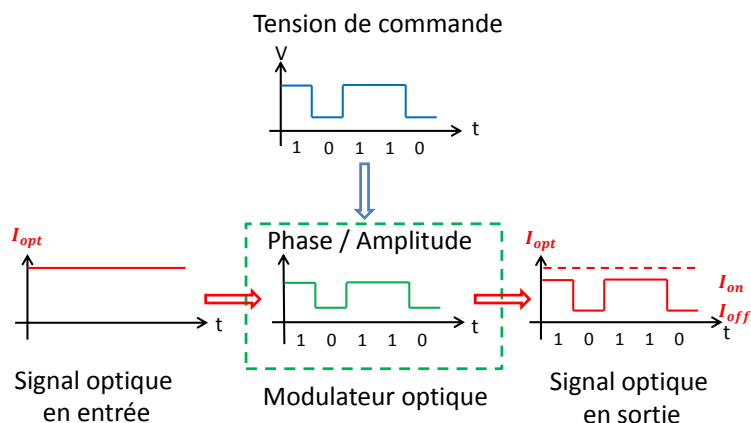


FIGURE 2.1 – Schéma de principe d'un modulateur optique. L'information électrique est convertie en une information optique grâce à la modification de la phase ou de l'amplitude d'un signal optique dans le modulateur.

L'objectif de ce chapitre est de présenter les bases de la modulation électro-optique qui seront utilisées tout au long du manuscrit. La première partie décrit les différents facteurs de mérites d'un modulateur électro-optique. La seconde partie analyse les différents phénomènes physiques permettant de réaliser ce type de modulation, et met en lumière leurs avantages et leurs inconvénients. Les troisième et quatrième parties se focalisent respectivement sur la description et les propriétés des différentes

régions actives possibles pour les modulateurs en silicium, et sur les structures interférométriques utilisées. Enfin, le chapitre se termine par l'état de l'art associé.

2.1 Principe de la modulation électro-optique, facteurs de mérite

Cette section donne les premiers éléments génériques qui permettent de discuter de la modulation optique, en particulier les facteurs de mérite qui permettent de caractériser un modulateur optique.

2.1.1 Modulation par électro-absorption et par électro-réfraction

Pour réaliser une modulation électro-optique en intensité, deux approches sont possibles :

1. Changer les propriétés d'absorption du matériau de manière à moduler directement l'intensité du signal. On parle alors de modulation par **électroabsorption**. Le signal en sortie du modulateur est de la forme :

$$I_{sortie} = I_0 \times \exp[-\alpha_{eff}(V)L] \quad (2.1)$$

Avec $\alpha_{eff}(V)$ le coefficient d'absorption du mode optique la tension V , et L la longueur du dispositif.

2. Provoquer un déphasage de l'onde lumineuse $\Delta\phi(V)$ à partir d'une variation d'indice effectif Δn_{eff} . On parle alors de modulation par **électro-réfraction**, et c'est une **modulation de phase** qui est obtenue. Comme le montre la Figure (2.2), ce déphasage doit être converti en modulation d'intensité par une **structure interférométrique** de manière à obtenir en sortie un signal de la forme :

$$I_{sortie} = I_0 [1 + \cos(\phi_0 + \Delta\phi(V))] \quad \text{avec} \quad \Delta\phi(V) = \frac{2\pi}{\lambda_0} \Delta n_{eff}(V)L \quad (2.2)$$

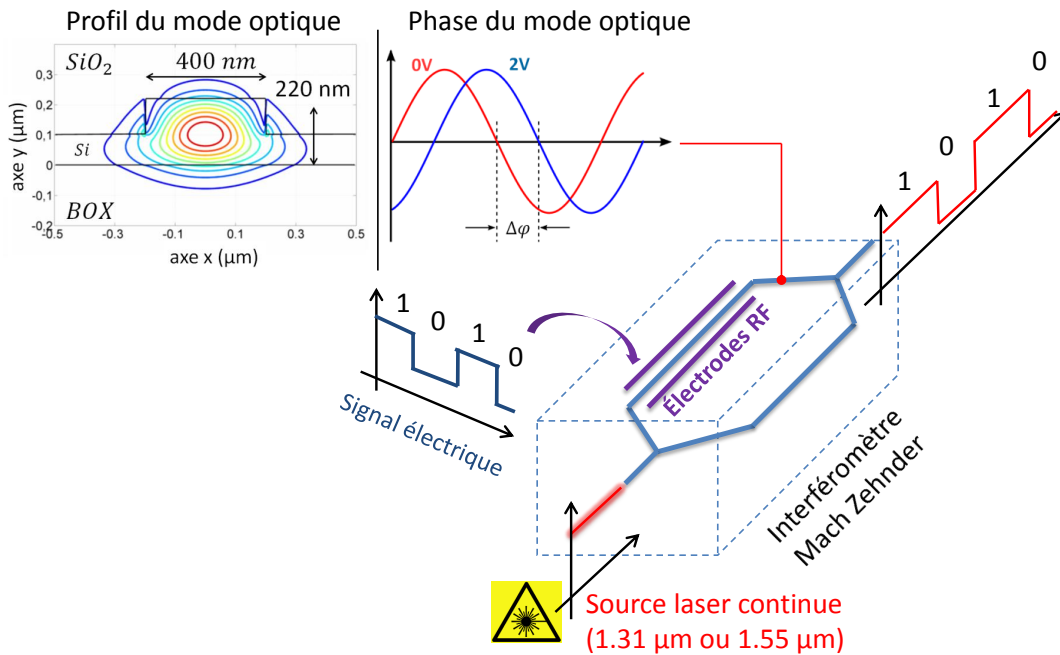


FIGURE 2.2 – Principe de fonctionnement d'un modulateur optique à électroréfraction à partir d'un interféromètre de Mach-Zehnder

Les phénomènes physiques permettant de réaliser une modulation électro-optique se basent sur l'une de ces approches. En pratique, le choix du mécanisme dépend du matériau, de l'application, ou de la longueur d'onde d'opération du modulateur.

Il existe toute une série de facteurs de mérite (notées **FOM** par la suite) qui permet de caractériser les performances d'un modulateur en terme d'efficacité, de pertes, et de vitesse de transmission. On peut les classer en deux catégories :

1. les FOM qui caractérisent la **région active** du modulateur, région où on applique le signal électrique. Cela permet de faciliter la comparaison entre plusieurs régions actives, indépendamment de l'architecture du modulateur.
2. les FOM qui caractérisent le **composant** en lui-même, c'est à dire en tenant compte de l'architecture du modulateur.

Les prochains paragraphes visent à définir ces différentes FOM.

2.1.2 Facteurs de mérite liées à la région active

Efficacité de modulation pour un modulateur à électro-réfraction : déphasage $\Delta\phi$ et produit $V_\pi L_\pi$

Nous avons vu précédemment que c'est un déphasage qui est produit lors d'une modulation par électro-réfraction. Pour caractériser l'efficacité de ce type de modulateur, l'idée est de quantifier quelle est la tension nécessaire à appliquer pour une longueur de dispositif donnée afin d'obtenir un déphasage donné (dans le meilleur des cas, un déphasage de π).

Dans cet esprit, l'efficacité de modulation est mesurée en terme de **produit** $V_\pi L_\pi$ [V.cm], produit de la tension V_π appliquée au dispositif par la longueur L_π nécessaire pour obtenir un déphasage de π à partir de cette tension :

$$V_\pi L_\pi = V_\pi \times \underbrace{\frac{\lambda_0}{2\Delta n_{eff}(V_\pi)}}_{L_\pi} \quad (2.3)$$

À titre d'exemple, pour un dispositif de 2 mm de long, et un produit $V_\pi L_\pi = 1$ V.cm il faut appliquer 5 V pour obtenir un déphasage de π .

Ce FOM a été introduite avec la démonstration du premier modulateur dépassant le GHz, en considérant un comportement électro-optique Δn_{eff} **linéaire** en fonction de la tension [16] (le modulateur opérait jusqu'à des tensions de 10 V). De nos jours, cette hypothèse est devenue incorrecte à des tensions de quelques volts, de par la non-linéarité de la région active : **le produit $V_\pi L_\pi$ varie en fonction de la tension**. Pour la grande majorité des modulateurs en silicium, il est compris entre 0.2 V.cm et 2-3 V.cm à 2 V.

Pour des raisons pratiques, l'efficacité de modulation est parfois donnés directement à partir du déphasage $\Delta\phi$ entre $V_0 = 0$ V et une tension V_m pour une longueur de dispositif L_D . La modulation de phase peut être reliée au produit $V_\pi L_\pi$ par la relation (2.4) :

$$\Delta\phi[^\circ/mm] = \frac{360\Delta n_{eff}}{\lambda[mm]} = \frac{180 \times V_\pi[V]}{V_\pi L_\pi[V.mm]} \quad (2.4)$$

Efficacité de modulation par électro-absorption

Dans les modulateurs à électro-absorption, le facteur de mérite utilisé principalement est le ratio $\Delta\alpha_{on-off}(V_m)/\alpha_{on}(V_0)$, l'intensité optique à la sortie du modulateur étant maximal pour α_{on} et minimale pour α_{off} . Elle traduit le fait d'obtenir une forte variation du coefficient d'absorption entre deux tensions, sachant qu'à 0 V le modulateur doit présenter le moins de pertes possible. Pour

les modulateurs à base de germanium, ce facteur de mérite a typiquement des valeurs de 0.5 à 2 à 1550 nm, pour des champs électriques de 20-40 kV/cm.

Pertes optiques

Les pertes optiques sont directement reliées au coefficient d'absorption α_{eff} du mode se propageant dans la structure. Elles ont principalement trois origines :

1. des pertes optiques dues à la **rugosité** des flancs du guide. Ces effets de rugosité sont inhérents aux procédés de gravure lors de la définition du guide,
2. des pertes dues aux propriétés absorbantes du milieu (α_{eff}),
3. des pertes dues aux effets de **dopage**, ce phénomène sera traité en détail dans le paragraphe (2.2.5).

Les pertes optiques sont généralement données à 0 V par unité de longueur. Dans le cas de modulation par électro-réfraction il est parfois commode de donner les pertes totales pour une longueur de référence qui permet de réaliser une valeur précise de déphasage (π ou $\pi/2$). Par exemple, si le produit $V_\pi L_\pi$ est de 1 V.cm à 2 V et que les pertes optiques sont de 2 dB/mm, pour réaliser un déphasage de $\pi/2$ avec cette tension il faut un dispositif de 2.5 mm et les pertes optiques seront égales à 5 dB.

Bande passante lié à la région active

La région active du modulateur est caractérisée dans le domaine statique à partir des FOM introduites précédemment. Cette caractéristique est incomplète, car il faut aussi pouvoir caractériser le modulateur d'un **point de vue dynamique**, en particulier le temps de réponse caractéristique à un signal de commande électrique. De manière analogue au comportement de charge d'un condensateur, plus ce temps sera court, et plus les données seront transmises rapidement. Au niveau de la région active, deux contributions peuvent augmenter le temps de réponse du modulateur :

1. le **temps caractéristique intrinsèque** du phénomène physique responsable de la modulation. Ce temps est plus ou moins long en fonction de la nature de l'interaction entre la lumière et la région active.
2. le temps que met le signal électrique pour atteindre la région active. Ce **temps d'accès** peut être approché par un produit RC, la bande passante électrique associée f_{RC} étant définie par la relation :

$$f_{elec}[GHz] = \frac{1}{2\pi R[\Omega.\mu m]C[fF/\mu m]} \quad (2.5)$$

La résistance d'accès R est calculée comme la somme des résistances des différentes portions rectangulaires constituant le guide optique. La capacitance C est quant à elle propre à l'architecture du modulateur.

2.1.3 Facteurs de mérite à l'échelle du composant

Taux d'extinction

Le **taux d'extinction** est le facteur de mérite qui quantifie la différence entre les niveaux d'intensité utilisés pour transmettre l'information. Par exemple, pour une transmission avec seulement deux niveaux d'intensité, il est défini comme le rapport des niveaux représentant les états 1 et 0 du signal optique. **Plus le taux d'extinction est grand, et plus il sera facile de différencier les niveaux d'intensité.** Il est donnée en décibels :

$$ER[dB] = 10 \log_{10} \frac{I_{on}}{I_{off}} \quad (2.6)$$

En général ce sont des taux d’extinctions à 10 dB qui sont visés. Ces valeurs dépendent du débit de transmission envoyé au modulateur (à 10 Gb/s, 25 Gp/s, etc...). Plus le débit de transmission augmente, le plus il est difficile d’obtenir des taux d’extinctions élevés.

Pertes d’insertion

Les **pertes d’insertions** traduisent la capacité du modulateur à transmettre la lumière sans détériorer le signal optique. Ce facteur de mérite est mesurée comme le rapport entre la puissance de sortie du modulateur dans l’état passant par rapport à celle injectée en entrée. Les pertes d’insertions sont elles aussi données en décibels :

$$IL[dB] = 10 \log_{10} \frac{I_{on}}{I_{entree}} \quad (2.7)$$

Typiquement, ce sont des pertes d’insertions **inférieures à 3 dB** qui sont visées. Lors de la conception du modulateur, il faut chercher à **maximiser le taux d’extinction tout en minimisant les pertes d’insertion**.

Amplitude de modulation optique

Le taux d’extinction et les pertes d’insertions sont insuffisants pour caractériser le composant. En effet, avoir un dispositif avec un taux d’extinction supérieur à 30 dB n’a pas d’intérêt si les pertes d’insertions sont trop importantes (différencier facilement les états 0 et 1 mais au prix de pertes élevées). De même, il est inutile de trop minimiser les pertes d’insertions si cela implique un taux d’extinction réduit.

Pour combiner ces deux critères et quantifier le compromis à réaliser entre un ER suffisant avec un IL réduit, il est intéressant de définir un troisième facteur de mérite : l’**amplitude de modulation optique** (noté OMA par la suite) donnée par la relation (2.8)¹ :

$$OMA[mW] = P_{on} - P_{off} = P_{laser}[mW] \times IL_{lin} \left(1 - \frac{1}{ER_{lin}} \right) \quad (2.8)$$

En général c’est une OMA inférieure à -3.45 dBm qui est visée ($P_{laser} = 1$ mW), car cela signifie un taux d’extinction supérieur à 10 dB pour des pertes d’insertions de 3 dB.

Bande passante électro-optique

Dans le but d’opérer à un débit de transmission donné, le modulateur doit assurer une **bande passante électro-optique** entre 0.5 et 0.75 fois le débit visé. D’un point de vue composant, deux nouvelles contributions peuvent intervenir en plus des effets mentionnés précédemment :

- le temps lié à la propagation du signal RF, qui est propre au composant car **la co-propagation des signaux optiques et électriques ne se fait pas à la même vitesse**. Les lignes RF doivent être conçues en conséquence pour réduire cet écart, sous peine de voir une chute des performances dynamiques du modulateur. Cet effet intervient lorsque la taille des dispositifs est supérieure à la longueur d’onde RF (de l’ordre de 300-400 μm).
- un temps caractéristique purement optique lorsque des structures résonantes optiques sont utilisées, le **temps de vie du photon**. il traduit le temps que doit parcourir le photon dans la structure. Ce temps est liée à l’architecture du composant.

La bande passante électro-optique du modulateur est la combinaisons de ces différentes contributions (somme d’un ensemble de filtres passe-bas). En pratique, certains termes sont négligeables en fonction du type de modulateur, et chaque mécanisme de modulation va être limité par le plus grand de ces temps caractéristiques.

1. le terme *lin* signifie linéaire dans les équations

Consommation énergétique

Comme mentionné dans le premier chapitre, la consommation énergétique est un paramètre clé dans les transmissions optiques donnée en mW/Gbps.

En première approximation, le dispositif peut être vu comme une capacité à charger ou à décharger lors d'un changement de niveau d'intensité. Lorsque les états 0 et 1 sont représentés par deux niveaux d'intensité (signal dit NRZ), la consommation énergétique est donnée par la relation :

$$E_{dyn}[fJ/bit] = \frac{1}{4}C[fF] (V_{pp}[V])^2 \quad (2.9)$$

C étant la capacité du modulateur, et V_{pp} la tension pic-pic de commande électrique. La consommation énergétique E_{dyn} dépend principalement de l'efficacité du modulateur (gouverné par V_{pp} et qui permet d'avoir un dispositif plus compact), mais aussi des paramètres de la région active (pour la capacité C) ou de l'architecture utilisée. **Réduire la consommation revient à réaliser un dispositif compact et efficace.** Ce constat à priori simple reste difficile à obtenir, car les paramètres gouvernant les performances du modulateur sont interdépendant.

2.2 Phénomènes physiques associés à la modulation optique

Intéressons-nous maintenant aux différents mécanismes physiques qui permettent d'obtenir une modulation électro-optique, en mettant en lumière leurs avantages et leurs inconvénients. Le principal objectif de cette partie est de déterminer quel phénomène est le mieux adapté pour un modulateur en photonique sur silicium.

2.2.1 Effet thermo-optique

La plupart des propriétés optiques d'un matériau dépendent de la température, et l'indice de réfraction du matériau n'échappe pas à la règle. **L'effet thermo-optique est le phénomène associé à une variation d'indice optique suite à une variation de température.** Il a pour origine l'altération de la structure cristalline du cristal via l'expansion thermique de sa maille. Cette expansion entraîne une modification du gap énergétique de la bande interdite, et change donc son interaction avec la lumière.

Cocorullo a montré cet effet dès 1992 à 1.55 μm en mesurant un coefficient thermo-optique de $1.86 \times 10^{-4} K^{-1}$ pour le silicium [63]. Comparé aux autres effets électro-optiques, **c'est cet effet qui est le plus important** : une variation de seulement 6°C provoque une variation d'indice de 10^{-3} , ce qui est très important pour un effet d'électro-réfraction. Cependant ce mécanisme est intrinsèquement lent et la bande passante de ce type de modulateur reste inférieure à 1 MHz [64]. Pour cette raison, cet effet n'est pas utilisé pour des modulateurs hauts débits.

En revanche, par effet Joule ou par simple fluctuation de la température ambiante, ce phénomène est présent lors des caractérisations de composants photoniques. Son impact est particulièrement important pour des structures résonantes qui sont très sensibles à la température du composant [65].

Dans le cas des modulateurs, **il est possible de tirer parti de cet effet en l'utilisant comme paramètre de réglage** pour obtenir le point de fonctionnement à la longueur d'onde souhaité. À cet effet, c'est un **contrôle thermique actif** qui est utilisé : une couche métallique à base de Ti-TiN est utilisée au CEA-Leti pour chauffer localement la zone d'intérêt. Ce moyen est très efficace, mais ajoute une consommation énergétique supplémentaire. Nous verrons dans le chapitre suivant qu'il est possible d'utiliser cet effet **pour caractériser et extraire l'efficacité d'un modulateur.**

2.2.2 Déphasage par effet Pockels ou effet Kerr

L'optique non linéaire regroupe les phénomènes apparaissant dans certains matériaux exposés à de fortes intensités lumineuses, et/ou un fort champ électrique. Ces forces sont suffisamment importantes

pour changer la position, l'orientation, ou la forme des molécules constituant le matériau, et permettent de modifier ses propriétés optiques. En particulier, pour un matériau électro-optique l'application d'un champ électrique E induit une variation d'indice Δn .

Cette variation peut être proportionnelle au champ (**effet Pockels**) ou proportionnelle au carré du champ (**effet Kerr**). La plupart des modulateurs optiques commerciaux privilégient l'effet Pockels, le matériau de choix étant le **niobate de lithium** $LiNbO_3$. Avec une longueur de plusieurs centimètres, ces modulateurs ont des tensions de fonctionnement comprises entre 2.5 V et 5 V, avec un taux d'extinction supérieur à 20 dB pour des pertes d'insertions de 3.5 dB, et une bande passante électro-optique pouvant atteindre 40 GHz [66].

Pour le silicium, c'est une tout autre affaire. En effet, la structure cristalline centro-symétrique du silicium **ne permet pas d'obtenir l'effet Pockels**. De plus, il a été montré expérimentalement que l'effet Kerr était trop faible dans le silicium, même pour des champs proches du champ de claquage [12]. Des alternatives sont néanmoins en cours de développement pour contraindre le silicium, et casser la symétrie cristalline du matériau afin d'obtenir l'effet Pockels [67].

2.2.3 Modulation d'intensité par effet Franz-Keldysh

L'effet Franz Keldysh se base sur l'application d'un champ électrique sur un matériau semi-conducteur qui modifie la bande de conduction et la bande de valence selon le sens du champ \vec{E} , et va permettre l'absorption de photons ayant des énergies inférieures à celle correspondant à la bande interdite. Autrement dit, cet effet provoque un **décalage de la courbe d'absorption du matériau** en fonction de la longueur d'onde (voir Figure 2.3a).

Cet effet est particulièrement intéressant pour des longueurs d'onde proches de la longueur d'onde de coupure du matériau, où il est possible d'obtenir une variation importante du coefficient d'absorption (α varie de 0 à 2000 cm^{-1}).

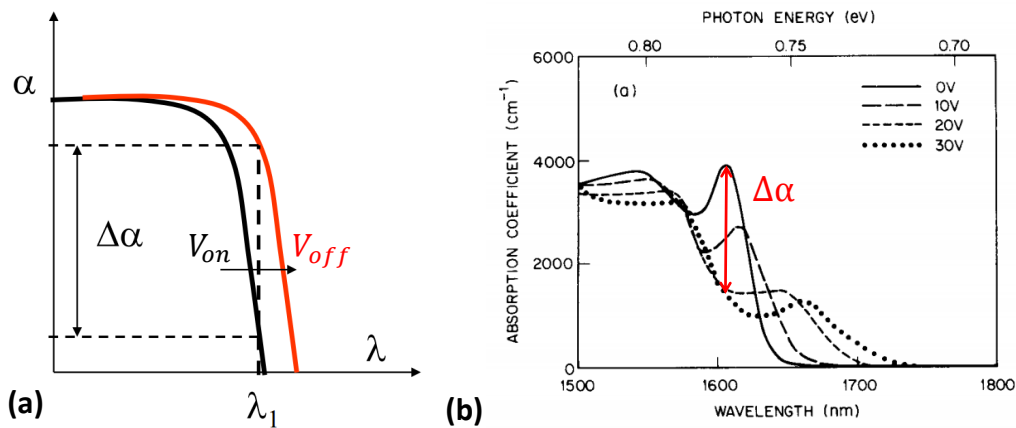


FIGURE 2.3 – a) Principe de modulation par electro-absorption par effet Franz Keldysh. L'intensité de sortie est maximale pour V_{on} et minimale pour V_{off} . b) Principe de l'effet Stark confiné quantiquement, variante de l'effet Franz Keldysh. L'utilisation de puits quantiques se traduit notamment par la formation d'un pic excitonique près de la longueur d'onde de coupure. Figures tirées de [68, 69].

L'énergie de la bande interdite du silicium étant de 1.12 eV à température ambiante ($\lambda = 1.1\ \mu\text{m}$), l'effet d'électro-réfraction est inefficace pour dans ce matériau aux longueurs d'onde télécom. Pour cette raison, la plupart des démonstrateurs sur plateforme silicium utilisant cet effet sont composés de semi-conducteurs tel que le germanium ou d'**alliage** Si_xGe_{1-x} ($x \approx 1-2\%$) afin d'obtenir une longueur d'onde de fonctionnement de 1550 nm (pour le germanium pur, $\lambda \approx 1610\text{ nm}$).

Les premiers démonstrateurs ont été présentés dès 2008 [70, 71]. L'entreprise Kotura a depuis montré un modulateur à électro-absorption avec des pertes d'insertions de 4.8 dB pour un taux d'extinction de 5.9 dB à 3 V, et avec une bande passante de 38 GHz [72].

Il est possible d'amplifier l'effet Franz Keldysh dans des structures confinées telles que des structures à **puits quantiques**, dans lesquelles les niveaux d'énergie sont discrétisés. Sous cette version, l'effet Stark confiné quantiquement (ou encore appelé en anglais "Quantum Confined Stark Effect") est couramment utilisé pour les matériaux à gap direct de type III-V comme l'InP où les démonstrateurs atteignent des débits de 80 Gbps [73], ou peuvent supporter des applications 100 Gbps avec des systèmes cohérents [74].

Ce type de structure appliqué au germanium a été démontré pour la première fois par l'équipe de D.Miller [75], puis par l'équipe de D.Marris-Morini [76, 77]. L'avantage de ces structures est qu'elles sont compactes, et peu énergivores avec des consommations théoriques de seulement 100 fJ/bit. Cependant l'intégration de ces structures dans un processus de fabrication CMOS reste encore délicate.

Des recherches récentes ont aussi montrées la possibilité d'obtenir un fort effet d'électro-réfraction avec ces structures, avec une variation $\Delta n_{eff} = 2.3 \times 10^{-3}$ à 1.5 V autour de 1420 nm à partir d'un empilement d'une trentaine de puits quantiques $Si_{0.15}Ge_{0.85}$ dans du germanium [78]. Ces résultats montrent que ce type de modulateur est une des solutions pour l'obtention de modulateurs efficaces à long terme, qui permettrait de combiner un effet d'électro-réfraction et d'électro-absorption.

2.2.4 Intégration hybride sur silicium : cas du graphène

Découvert par Geim et Novoselov en 2004, le graphène est un matériau semi-conducteur sans bande interdite possédant des propriétés électriques et optiques remarquables [79, 80]. On trouve de nombreuses applications dans la photonique et l'optoélectronique [81], et son utilisation au profit de la modulation optique ne fait pas exception.

Le premier modulateur par **électro-absorption** à base de graphène a été réalisé par une équipe de Berkley en 2011 [82] avec une bande passante dépassant le palier symbolique du GHz. Le principe de ce type de modulateur est basé sur un **contrôle du coefficient d'absorption d'une couche de graphène par l'application d'une tension**. En fonction de la tension appliquée, les propriétés optiques du matériau sont modifiées, et le matériau va absorber ou non des photons incidents. L'isolation électrique entre la couche semi-conductrice (silicium ou nitrure de silicium) et le graphène est assurée par un diélectrique tel que l'alumine.

Depuis cette première démonstration, d'autres modulateurs ont vu le jour [83, 84, 85]. Ils se différencient par le matériau (guide en silicium ou en nitrure de silicium), par l'architecture même du modulateur, ou par le type de polarisation utilisé. L'avantage d'un modulateur à base de graphène est l'obtention d'une forte variation du coefficient d'absorption (on parle ici de dB/ μm), ce qui permet d'obtenir des régions actives inférieures à 50 μm . De plus, le modulateur peut théoriquement fonctionner sur une large plage de longueur d'onde (mais en pratique celle-ci est limitée par celle du coupleur fibre optique / guide optique).

À l'heure actuelle, les principales difficultés liées à ce type de modulateur portent principalement sur la **fabrication** des mono-couche de graphène [86], et la technique de report permettant d'obtenir une bonne qualité d'interface entre le diélectrique et le graphène [87].

2.2.5 Électro-réfraction par variation de concentration de charges

Dans l'ensemble des effets présentés jusque là, aucun n'est vraiment adapté à une plateforme utilisant uniquement du silicium. Nous allons maintenant nous intéresser à l'obtention d'une modulation utilisant un **déphasage par variation de concentration de charge**. C'est cette approche qui a été rapidement adoptée pour la plateforme silicium, car elle utilise des structures semi-conductrices simples à réaliser. **C'est ce phénomène qui sera traité en détail dans toute la suite du manuscrit.**

Le principe physique qui se cache derrière ce phénomène peut être interprété de la manière suivante. Lorsqu'une onde électromagnétique interagit avec un milieu comportant des charges, celles-ci se mettent à osciller et créent localement une perturbation. Cette perturbation va changer légèrement la manière dont la lumière interagit avec le matériau. D'un point de vue optique cela se traduit par l'ajout de termes supplémentaires à la partie réelle et imaginaire de l'indice optique du matériau.

Cet effet a été analysé pour la première fois dans le silicium par R.Soref et B.Bennett en 1987 [12]. Les relations expérimentales obtenues portent communément le nom d'**équations de Soref**, et s'écrivent à $1.31 \mu\text{m}$:

$$\Delta n_{Si,1.31\mu\text{m}} = -6.2 \times 10^{-22} N_e [cm^{-3}] - 6.0 \times 10^{-18} (N_h [cm^{-3}])^{0.8} \quad (2.10)$$

$$\Delta \alpha_{Si,1.31\mu\text{m}} [cm^{-1}] = 6 \times 10^{-18} N_e [cm^{-3}] + 4.0 \times 10^{-18} N_h [cm^{-3}] \quad (2.11)$$

et à $1.55 \mu\text{m}$:

$$\Delta n_{Si,1.55\mu\text{m}} = -8.8 \times 10^{-22} N_e [cm^{-3}] - 8.5 \times 10^{-18} (N_h [cm^{-3}])^{0.8} \quad (2.12)$$

$$\Delta \alpha_{Si,1.55\mu\text{m}} [cm^{-1}] = 8.5 \times 10^{-18} N_e [cm^{-3}] + 6 \times 10^{-18} N_h [cm^{-3}] \quad (2.13)$$

Avec N_e et N_h la concentration d'électrons et de trous dans la région considérée, Δn la variation locale de l'indice optique, et $\Delta \alpha$ la variation locale du coefficient d'absorption du matériau. À partir des relations précédentes, plusieurs points clés sont à mettre en évidence. Premièrement, l'effet provoque une variation de la partie réelle **et** imaginaire de l'indice de réfraction du matériau. Plus il y a de porteurs, et plus les pertes seront importantes.

Deuxièmement la variation d'indice optique est plus importante pour une variation de concentration de trous. Autrement dit, à variation de concentration de charges équivalentes, **l'effet d'électro-réfraction est plus important pour les trous que pour les électrons** pour des concentrations de porteurs inférieures à quelques $10^{19} cm^{-3}$.

Troisièmement, le phénomène produit une variation *locale* de l'indice optique du matériau. L'ensemble de ces variations dans le guide produit une variation *globale* qui se traduit par un changement de l'indice effectif n_{eff} du mode optique, ou des pertes optiques α_{eff} . **Plus le recouvrement entre la variation de charge et le mode optique est important, et plus la variation de n_{eff} ou α_{eff} sera importante.**

Enfin, comme pour un modulateur le silicium est dopé et connecté électriquement, deux contributions vont participer à provoquer une variation d'indice effectif. La première contribution est liée aux **niveaux de dopage** N_{dop} , noté $\Delta n_{eff}(N_{dop})$ (ou $\Delta \alpha_{eff}(N_{dop})$). La seconde contribution est liée à la **variation de charges** qui se produit dans la structure lorsque l'on applique une tension, noté $\Delta n_{eff}(V)$ (ou $\Delta \alpha_{eff}(V)$). Les termes $n_{eff}(V)$ et $\alpha_{eff}(V)$ peuvent donc être décomposés suivant les relations :

$$n_{eff}(V) = n_{eff} + \Delta n_{eff}(N_{dop}) + \Delta n_{eff}(V) \quad (2.14)$$

$$\alpha_{eff}(V) = \alpha_{eff}(rugo) + \Delta \alpha_{eff}(N_{dop}) + \Delta \alpha_{eff}(V) \quad (2.15)$$

Pour les modulateurs électro-optiques, c'est le terme $\Delta n_{eff}(V)$ qui va gouverner l'efficacité du composant, et $\Delta \alpha_{eff}(N_{dop})$ les pertes dues au dopage dans le guide à 0 V.

Une variation de charge provoquant une modulation de phase, il faut utiliser une structure interférométrique pour pouvoir obtenir une modulation en intensité. Les deux prochaines sections vont donc décrire : 1) les structures semi-conductrices permettant de réaliser une variation de charges, 2) les deux principales structures interférométriques les plus utilisées en photonique sur silicium.

2.3 Description des moyens pour réaliser une variation de charges

Il est possible d'obtenir une variation de charge à partir de trois structures semi-conductrices élémentaires (voir Figure 2.4). On peut :

1. injecter une grande quantité d'électrons ou de trous dans la région intrinsèque d'une **jonction PIN**,
2. faire varier la largeur de la zone de déplétion d'une **jonction PN**,
3. accumuler des porteurs près d'une grille d'oxyde dans une **structure capacitive**.

Dans cette section, le principe de fonctionnement de chacune de ces structures est analysé. Au cours de cette thèse ce sont les deux dernières structures qui seront étudiées.

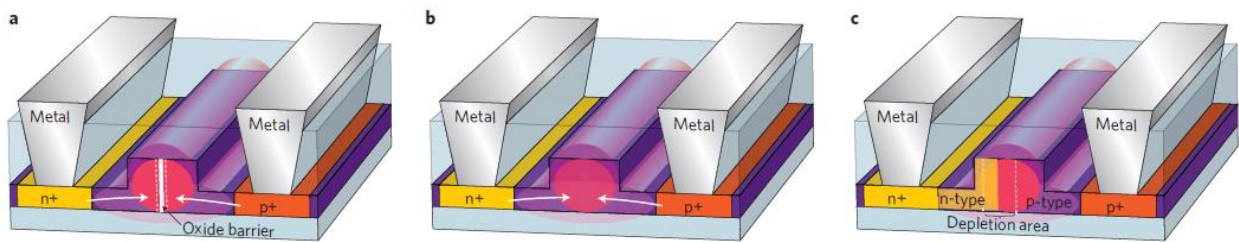


FIGURE 2.4 – Section transverse de structures permettant d'obtenir une variation de la concentration des porteurs de charges pour les modulateurs optiques en silicium : a) une structure capacitive, b) une jonction PIN, c) une jonction PN. Figure tirée de [38].

2.3.1 Injection de porteurs dans la région intrinsèque d'une jonction PIN

L'injection de charges dans la région intrinsèque d'une jonction PIN est de très loin **le moyen le plus efficace** pour produire une grande variation de charges. Cela correspond pratiquement au cas idéal :

- À 0 V le guide est intrinsèque, et les pertes liées aux porteurs de charge sont négligeables. Les pertes sont dues principalement aux effets de rugosité des flancs des guides,
- À une tension de quelques volts, une grande quantité d'électrons et de trous est injectée dans le guide (supérieure à $5 \times 10^{19} \text{ cm}^{-3}$), entraînant une variation de charge importante dans l'ensemble du guide.

Un modèle analytique décrivant le comportement d'une jonction PIN en forte injection n'étant pas possible, ce sont des **modèles semi-empiriques** qui sont utilisés avec des facteurs correctifs pour s'ajuster aux mesures expérimentales [88, 89].

La quantité de charges injectée dans la zone intrinsèque dépassant 10^{19} cm^{-3} pour des tensions supérieures à 1.5 V, la variation d'indice effectif $|\Delta n_{eff}|$ dépasse rapidement 0.02, entraînant un déphasage supérieur à π dès $40 \mu\text{m}$ de dispositif. Avec ce niveau d'efficacité (ou de pertes), la jonction PIN peut être utilisée comme **déphaseur** ou comme **atténuateur** efficace et compact.

Les modulateurs à jonction PIN de quelques centaines de microns sont très efficaces, mais souffrent d'une **bande passante limitée**. En effet, l'injection de porteurs minoritaires dans la région intrinsèque implique un temps de recombinaison de l'ordre de la **nanoseconde**, ce qui limite grandement la bande passante du modulateur. Pour contrer cet effet, il est nécessaire de modifier au préalable le signal électrique de commande en rajoutant de brèves impulsions entre chaque changement d'état pour accélérer le processus de recombinaison. Cette technique de pré-distorsion de signal (appelée "**pre-emphasis**" en anglais) a déjà fait ses preuves et permet d'obtenir des débits de 50 Gb/s [90].

Du point de vue de la conception, il est relativement simple d'obtenir une jonction PIN fonctionnelle. La principale précaution est d'avoir une distance de garde d'environ 300 nm entre les forts niveaux de dopages et le guide pour éviter des pertes supplémentaires. De plus, lors de l'utilisation d'un signal avec pre-emphasis, la difficulté de conception est reportée au niveau de l'électronique de contrôle, point qui ne sera pas abordé par la suite.

2.3.2 Variation de la zone de déplétion d'une jonction PN

Un autre moyen de provoquer une variation de charges est d'utiliser la déplétion de porteurs dans une **jonction PN**. Cette méthode présente comme avantage majeur le fait de n'utiliser que des porteurs majoritaires, et de ne pas être limité par le temps de recombinaison. **C'est avec cette structure que la grande majorité des modulateurs optiques sont réalisés**, et des fonctionnements à plus de 40 Gbps ont été obtenus dans beaucoup de configurations différentes.

Une jonction PN est constituée de deux éléments de silicium de dopage opposé mis en contact. Au niveau de la zone de contact, un équilibre se crée et une zone dépourvue de porteurs libres majoritaires apparaît (Figure 2.5a et b). Cette **zone de charge d'espace** (noté ZCE par la suite) présente uniquement des charges fixes, les atomes d'impuretés ionisés.

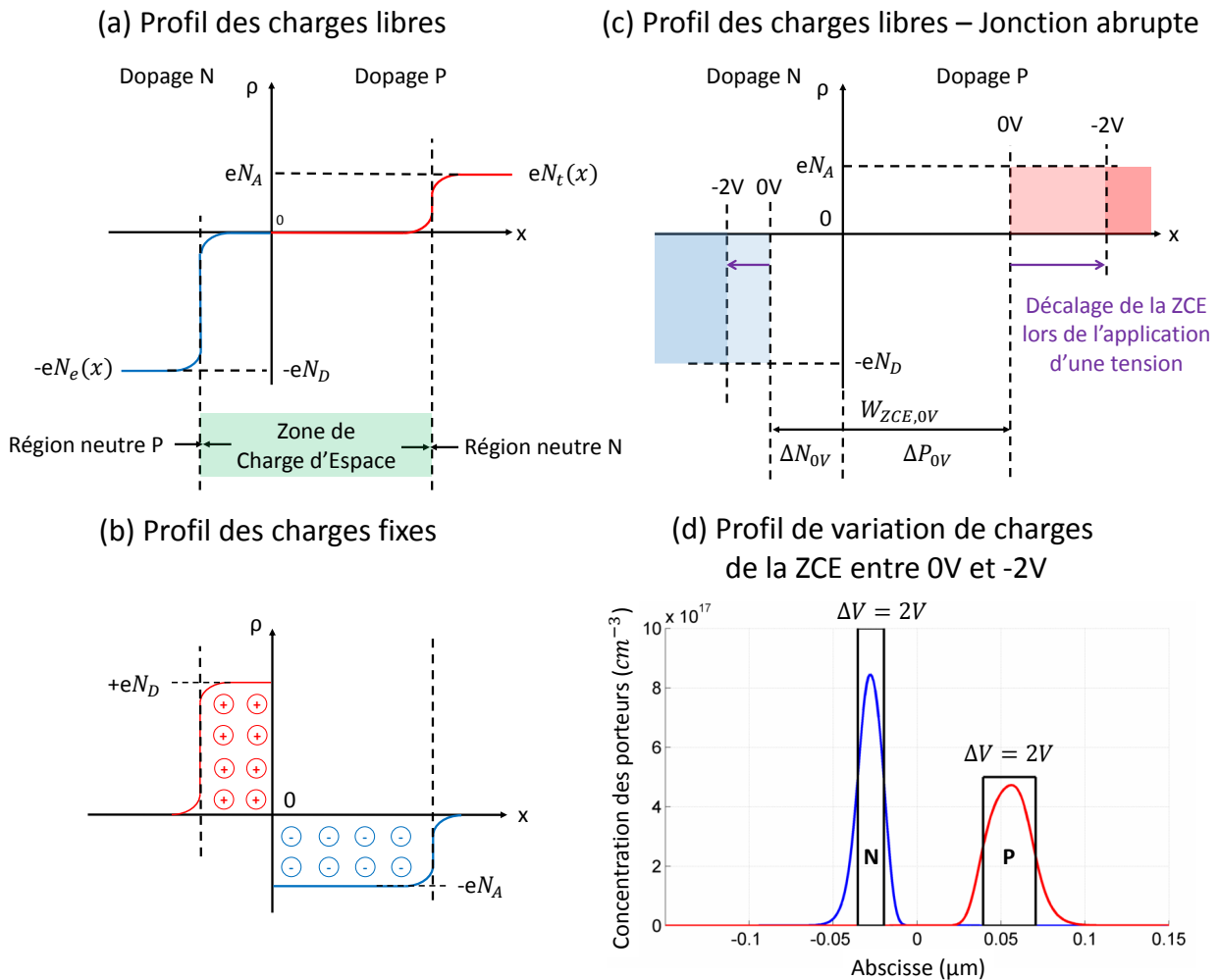


FIGURE 2.5 – a) Allure du profil de charges libres et b) fixes d'une jonction PN. c) Profil des charges libres dans le cas d'une jonction PN idéale. d) Comparaison des profils de variation de charges dans le cas réel (en bleu et rouge) et idéal (en noir) dans une jonction PN entre 0 V et -2 V pour $N_A = 5 \times 10^{17} \text{ cm}^{-3}$ et $N_D = 10^{18} \text{ cm}^{-3}$.

Le comportement de la jonction PN peut être décrit analytiquement en faisant l'hypothèse d'une **jonction abrupte** (la concentration des charges mobiles est négligeable devant les charges fixes dans la ZCE), comme l'illustre la Figure (2.5c). À partir des équations gérant le comportement électrique des semi-conducteurs, on peut montrer sous cette hypothèse que la **largeur de la ZCE** W_{ZCE} dépend des niveaux de dopage N_A côté P, et N_D côté N suivant la relation (2.16). Les zones de déplétion côté P et N étant données par les relations (2.17) :

$$W_{ZCE}(V_m) = \sqrt{\frac{2\epsilon_{Si}}{q} \left(\frac{1}{N_A} + \frac{1}{N_D} \right) V_{FB}} \times \sqrt{1 - \frac{V_m}{V_{FB}}} \quad \text{avec} \quad V_{FB} = \frac{k_B T}{q} \ln \left(\frac{N_D N_A}{n_i^2} \right) \quad (2.16)$$

$$\Delta P(V_m) = \frac{N_D}{N_A + N_D} W_{ZCE}(V_m) \quad \text{et} \quad \Delta N(V_m) = \frac{N_D}{N_A + N_D} W_{ZCE}(V_m) \quad (2.17)$$

Dans notre cas, ce n'est pas la largeur de la ZCE qui nous intéresse, mais **sa variation** entre deux points de tension. Autrement dit, ce qui nous intéresse c'est de connaître la **localisation** et le **profil de charge** qui a été déplété entre les points de tension.

Comme le montre la Figure (2.5d), cela revient à considérer idéalement deux fonctions portes localisées de part et d'autre de la jonction. Par rapport au profil réel, ces fonctions sont moins larges, mais d'amplitude plus grande correspondant au niveau de dopage N et P. À noter que les deux aires respectent la conservation de la charge $N_A \Delta P = N_D \Delta N$.

La capacité de la jonction PN à 0 V peut être estimée par la relation (2.18), et vaut environ 0.2-0.6 fF/ μm pour les dopages entre 10^{17} cm^{-3} et 10^{18} cm^{-3} .

$$C_{PN}[\text{fF}/\mu\text{m}^2] = \sqrt{\frac{\epsilon_{Si} q^2}{2k_B T}} \times \left[\left(\frac{1}{N_A} + \frac{1}{N_D} \right) \ln \left(\frac{N_A N_D}{n_i^2} \right) \right]^{-1/2} \quad (2.18)$$

2.3.3 Accumulation de charges près d'un oxyde d'une jonction capacitive

Intéressons-nous maintenant à la structure capacitive. Son comportement électrique est similaire à une structure Métal-Oxyde-Semiconducteur [91]. La brique élémentaire électrique utilisée pour les modulateurs capacitifs est constituée de deux semi-conducteurs de dopage opposé séparé par une couche d'oxyde (voir Figure 2.6 a). La couche d'oxyde étant caractérisée par une permittivité diélectrique relative ϵ_r (3.9 pour le SiO_2), et d'une épaisseur e_{ox} .

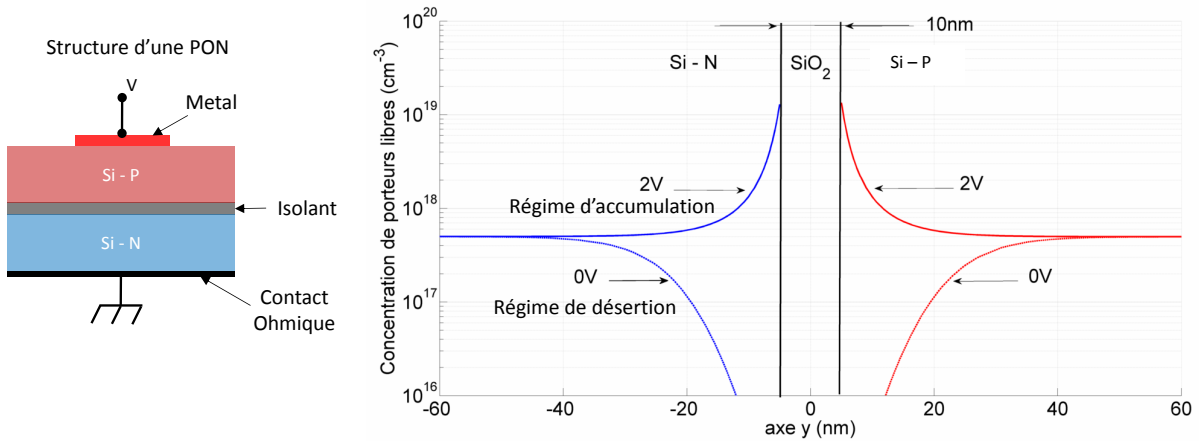


FIGURE 2.6 – a) Section transverse d'un modulateur capacitif, b) Profil de charges lors du régime d'accumulation et de désertion de la structure capacitive pour une épaisseur d'oxyde de 10 nm.

En fonction de la tension appliquée, l'état électrique de la structure peut avoir trois états de charges possibles :

- le **régime d'accumulation** : les porteurs majoritaires des semi-conducteurs sont attirés à l'interface oxyde/semi-conducteur. La zone d'accumulation est inférieure à quelques dizaines de nanomètres et la concentration des électrons peut dépasser 10^{19} cm^{-3} .
- le **régime de déplétion** : les porteurs majoritaires sont repoussés de l'interface et sont progressivement remplacés par les porteurs minoritaires. Leur concentration à l'interface reste inférieure à celle des charges ionisées présentes dans le volume. Ce comportement est similaire à une jonction PN polarisée en inverse.
- le **régime d'inversion faible et forte** : la concentration des minoritaires devient prépondérante devant la concentration des majoritaires, puis dépasse le niveau de dopage du semi-conducteur.

La Figure (2.6b) montre l'allure du profil des porteurs majoritaires pour le régime de désertion et d'accumulation lorsque le côté N est relié à la masse et le côté P est soumis à une tension positive (convention prise par la suite).

Utiliser cette structure à la modulation optique revient à **exploiter le régime de désertion et d'accumulation**. Le régime d'inversion n'est pas utilisé car cela impliquerait une bande passante trop faible (ce régime implique l'utilisation de porteurs minoritaires, comme pour la jonction PIN).

Évolution de la capacité en fonction de la tension

La résolution numérique 1D de l'équation de Poisson gouvernant le comportement électrique de la structure permet de déterminer l'évolution de la capacité en fonction de la tension. Celle-ci atteint une valeur supérieure limite C_{max} lorsque le régime d'accumulation ou d'inversion forte est atteint, et vérifie l'équation (2.19) :

$$C_{CAPA}[fF/\mu m^2] = \frac{\epsilon_0[fF/\mu m]\epsilon_{SiO2}}{e_{ox}[\mu m]} = \frac{34.5}{e_{ox}[nm]} \quad (2.19)$$

Comme l'illustre la Figure (2.7), l'épaisseur d'oxyde et les niveaux de dopage des deux semi-conducteur vont avoir un impact différent sur la courbe C(V) :

- L'épaisseur d'oxyde va influencer le régime d'accumulation. Une épaisseur d'oxyde plus faible implique une capacité maximale C_{max} plus grande, ainsi qu'une plus grande quantité de charges accumulées près de l'oxyde.
- Les niveaux de dopages vont avoir une influence sur la courbe C(V) pour des tensions proches de 0 V, en régime de déplétion. Ils modifient la valeur minimale C_{min} de la courbe C(V), et la forme de la pente entre le régime de désertion et d'accumulation.

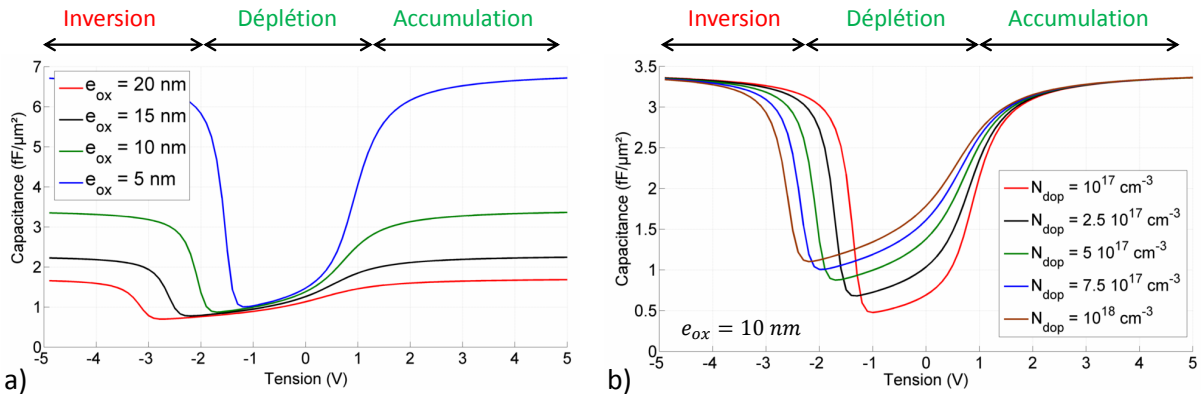


FIGURE 2.7 – Simulations numériques de C(V) a) pour différentes épaisseurs d'oxyde e_{ox} , et b) pour différents niveaux de dopage égaux coté P et N, noté N_{dop} , avec épaisseur d'oxyde fixée à 10 nm.

D'un point de vue consommation énergétique, on a tout intérêt à avoir une capacitance la plus faible possible en augmentant l'épaisseur d'oxyde (la consommation énergétique varie en $CV_{pp}^2/4$). Cependant la quantité de charges sera elle aussi beaucoup plus faible, et entraînera donc une baisse de l'efficacité du modulateur (donc une tension V_{pp} à appliquer plus grande pour obtenir un déphasage équivalent).

Synthèse

En résumé, parmi les trois types de jonctions, c'est l'utilisation d'une jonction PIN qui permet d'obtenir la plus grande efficacité de modulation, mais au prix d'une bande passante très faible. Pour pouvoir l'utiliser dans un modulateur, des techniques de pré-distorsion de signal doivent être utilisées.

La jonction PN est la jonction la plus utilisée actuellement, et permet d'obtenir des débits de transmission supérieurs à 40 Gbps. L'origine de cet effet provient que la variation de la zone de déplétion de la jonction, qui implique des porteurs majoritaires avec un temps de réponse très court. Cependant il n'est pas possible de dépléter plus de porteurs initialement présents dans le matériau (équivalent au niveau de dopage), entraînant une efficacité de modulation modérée.

Enfin, la structure capacitive présente une situation intermédiaire, où l'accumulation de charges près d'une couche d'oxyde permet d'obtenir une efficacité supérieure à une jonction PN. En revanche, la capacité de cette structure étant plus importante, la bande passante électrique d'un modulateur capacitif est généralement plus faible que celle liée à la jonction PN.

2.4 Structures interférométriques : conversion d'une modulation de phase en modulation d'intensité

Cette section décrit les deux structures interférométriques les plus utilisées pour réaliser un modulateur optique, à savoir l'**interféromètre de Mach-Zehnder** et l'**anneau résonant**. Ces deux structures ont été utilisés au cours de cette thèse.

2.4.1 Interféromètre Mach-Zehnder

L'interféromètre de Mach-Zehnder (noté **MZI** par la suite) est une structure qui vise à diviser une onde lumineuse dans deux guides différents, de modifier ou non les caractéristiques de ces ondes, puis de les recombinaison après une certaine distance (voir Figure 2.8a). Un MZI peut contenir au moins une région active de modulation. Lors de la recombinaison des deux ondes en sortie du MZI, des interférences se produisent de manière constructive ou destructive en fonction de la phase relative des deux ondes entre les différents bras.

La division ou la recombinaison de l'onde lumineuse peut être assurée par un composant à interférences multiples ('multi-modes interferometer', ou **MMI** en anglais) [92]. Ce composant utilise des phénomènes d'interférences entre plusieurs modes optiques qui se propagent à des vitesses de groupe différentes. La longueur et la largeur d'un tel composant sont dimensionnées de façon à diviser la puissance lumineuse en deux dans chaque bras de sortie (voir Figure 2.8b).

On peut montrer que l'intensité en sortie de l'interféromètre I_{sortie} s'exprime par la relation (2.20) :

$$I_{sortie} = \frac{I_0}{4} \left| \exp \left(-\frac{\alpha_{eff,1}L_1}{2} - j\frac{2\pi}{\lambda}n_{eff,1}L_1 \right) + \exp \left(-\frac{\alpha_{eff,2}L_2}{2} - j\frac{2\pi}{\lambda}n_{eff,2}L_2 \right) \right|^2 \quad (2.20)$$

Avec $n_{eff,i}$ l'indice effectif du mode optique du bras i , et $\alpha_{eff,i}$ le coefficient d'absorption associé. En fonction de la longueur des bras du MZI, deux cas peuvent se présenter :

1. Les longueurs des deux bras sont identiques, auquel cas c'est un MZI **symétrique**,
2. Les longueurs des deux bras sont différentes : le MZI est **asymétrique**.

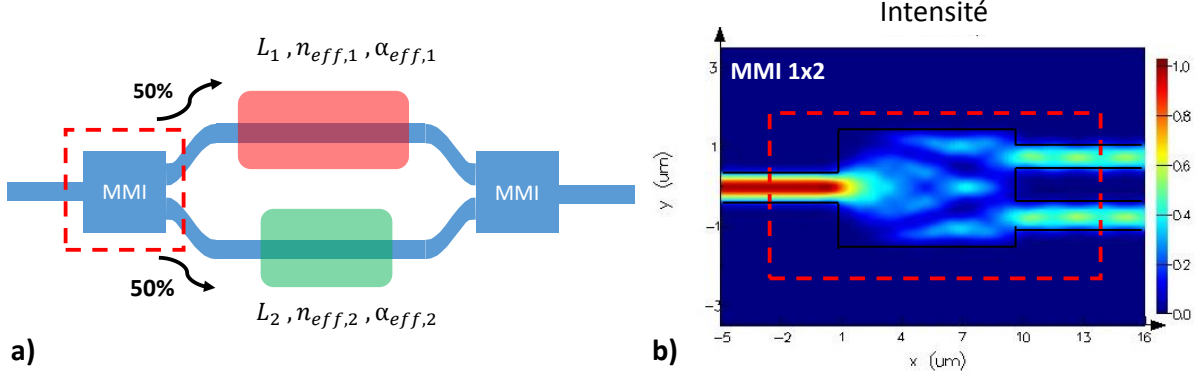


FIGURE 2.8 – a) Schéma de principe d'un interféromètre de Mach-Zehnder : une onde lumineuse est divisée en deux dans chacun des bras pour être recombinaée après avoir subi un déphasage. b) Profil d'intensité tirée d'une simulation numérique d'un MMI 1x2 à 1310 nm.

Cas d'un MZI symétrique

En définissant les écarts relatifs entre les deux bras $\Delta n_{eff} = n_{eff,2} - n_{eff,1}$, et $\Delta\alpha_{eff} = \alpha_{eff,2} - \alpha_{eff,1}$ l'expression (2.20) pour $L_1 = L_2 = L$ se simplifie et donne la relation (2.21). L'allure de la transmission est présentée Figure (2.9a) avec $T = I_{sortie}/I_0$ le **coefficient de transmission en puissance** en sortie de l'interféromètre.

$$T = \frac{I_{sortie}}{I_0} = \frac{\exp[-\alpha_{eff,1}L]}{4} \left| 1 + \exp\left(-\frac{\Delta\alpha_{eff}L}{2}\right) \exp\left(-j\frac{2\pi}{\lambda}\Delta n_{eff}L\right) \right|^2 \quad (2.21)$$

En supposant le terme en Δn_{eff} est suffisamment faible pour être négligeable, la relation précédente se simplifie par la relation (2.22) et l'on peut remonter à une estimation de la variation des pertes α_{eff} .

$$T \approx \frac{\exp[-\alpha_{eff,1}L]}{4} \left[1 + \exp\left(-\frac{\Delta\alpha_{eff}L}{2}\right) \right]^2 \quad (2.22)$$

Inversement, si les bras du MZI sont équilibrés en pertes ($\Delta\alpha_{eff} = 0$), le coefficient de transmission se simplifie par :

$$T = \exp[-\alpha_{eff,1}L] \times \cos^2\left(\frac{\pi}{\lambda}\Delta n_{eff}L\right) \quad (2.23)$$

Lorsque la variation d'indice effectif Δn_{eff} est non nulle, un déphasage se produit et la transmission varie suivant un cosinus carré. Si Δn_{eff} est suffisamment important pour produire un déphasage de π , l'intensité de sortie peut *idéalement* être égale à zéro (lorsque $\alpha_1 = \alpha_2$). Cette condition est remplie lorsque la relation (2.24) est vérifiée. À titre d'exemple, pour un MZI avec 4 mm de région active cette condition est respectée pour $\Delta n_{eff} = 1.63 \times 10^{-4}$, et 4.91×10^{-4} à 1310 nm (voir Figure 2.9).

$$\Delta n_{eff} = \frac{2L}{(2m+1)\lambda} \quad (2.24)$$

Le principal atout d'un MZI symétrique est que la transmission varie relativement peu sur **une grande plage de longueur d'onde** pour différentes valeurs de Δn_{eff} .

Le comportement d'un MZI symétrique décrit précédemment est qualifié d'**idéal**, car on suppose des pertes équilibrées. Ce cas est en pratique très difficile à obtenir, car le moindre déséquilibre dans le MZI peut casser la symétrie du composant : MMI imparfaits ou variation relative de pertes importantes lors de la modulation ($\Delta\alpha_{eff} \neq 0$). La principale conséquence de cette dissymétrie est la détérioration de **l'amplitude de modulation** du composant, l'augmentation de la transmission minimale, et une

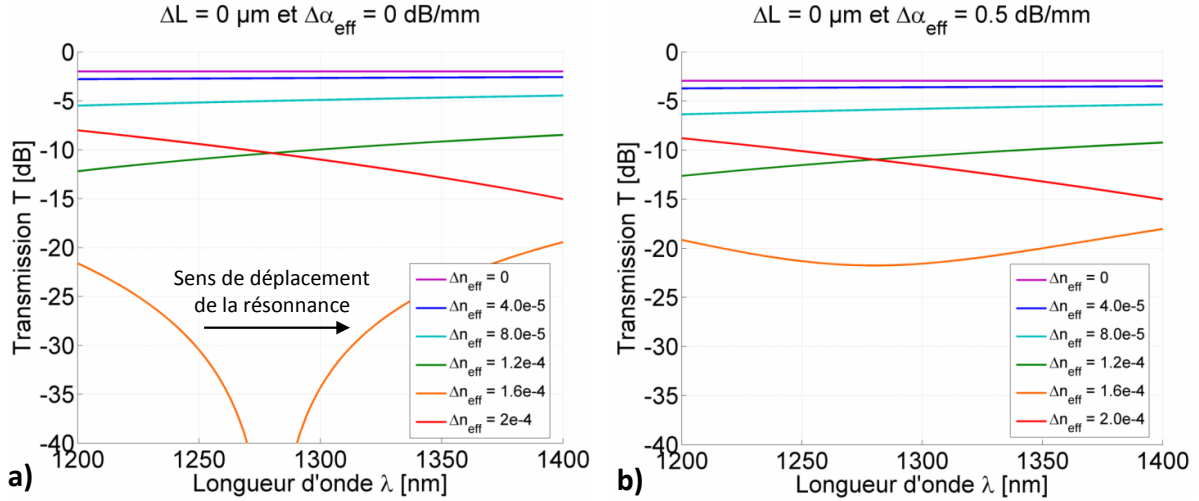


FIGURE 2.9 – Courbes de transmission d'un MZI symétrique de 4 mm de long en fonction de la variation d'indice Δn_{eff} . Les valeurs prises sont $n_{eff} = 2.8$, $n_g = 4.16$ à 1310 nm, et $\alpha_{eff} = 0.5$ dB/mm avec a) $\alpha_{eff} = 0$ dB/mm, et b) $\alpha_{eff} = 0.5$ dB/mm.

augmentation des pertes optiques (voir Figure 2.9b). Pour retrouver le cas idéal malgré les imperfections de fabrication, le problème est contourné en utilisant un déphaseur thermique implémenté dans l'un des bras. Ce point sera illustré dans le chapitre suivant.

Cas d'un MZI asymétrique

Lorsque le MZI est asymétrique, nous avons $L_2 = L_1 + \Delta L$. En supposant que les deux bras soient équilibrés en pertes, ($\Delta\alpha_{eff} = 0$) la relation générique s'écrit cette fois :

$$T = \frac{\exp[-\alpha_{eff,1}L_1]}{4} \left| 1 + \exp\left(-\frac{\alpha_{eff}\Delta L}{2}\right) \exp\left(-j\frac{2\pi}{\lambda}n_{eff}\Delta L\right) \exp\left(-j\frac{2\pi}{\lambda}\Delta n_{eff}L_1\right) \right|^2 \quad (2.25)$$

Comme le montre la Figure (2.10), à la différence d'un MZI symétrique, la courbe de transmission d'un MZI asymétrique présente **des minimums de transmission** même lorsque $\Delta n_{eff} = 0$. La présence de ces minimums provient du terme de phase en $n_{eff}\Delta L$, qui est beaucoup plus grand que $\Delta n_{eff}L$ (typiquement de 10^{-4} contre 10^{-6}) par rapport à la longueur d'onde. La localisation de ces minimums peut être obtenue en supposant des pertes et une transmission nulles, ce qui mène à la relation (2.26).

La distance entre deux résonances est appelée **intervalle spectral libre** (noté **ISL** ou FSR pour 'Free spectral range' en anglais) et est donné par la relation (2.26). Les valeurs usuelles d'ISL sont situées entre 10 et 40 nm, ce qui correspond à une asymétrie de $\Delta L = 10 \mu\text{m}$ à $40 \mu\text{m}$ pour $\lambda = 1310$ nm et $n_g = 4.16$.

$$\lambda_{res} = \frac{2n_{eff}\Delta L}{2m+1} \quad \text{et} \quad ISL = \frac{\lambda_{res}^2}{n_g\Delta L} \quad (2.26)$$

L'effet d'une variation d'indice effectif ou de pertes va provoquer une modification de la fonction de transmission. Lorsque la variation d'indice Δn_{eff} change, la longueur d'onde de résonance change elle aussi. D'après les équations de Soref **le décalage se fait vers le rouge lorsque la région active est une jonction PN polarisé en inverse, et que la modulation est appliquée sur le bras le plus long**. Une variation $\Delta\alpha_{eff}$ ne décale pas le spectre, conserve les pics de résonances, mais réduit leur amplitude et les élargit légèrement.

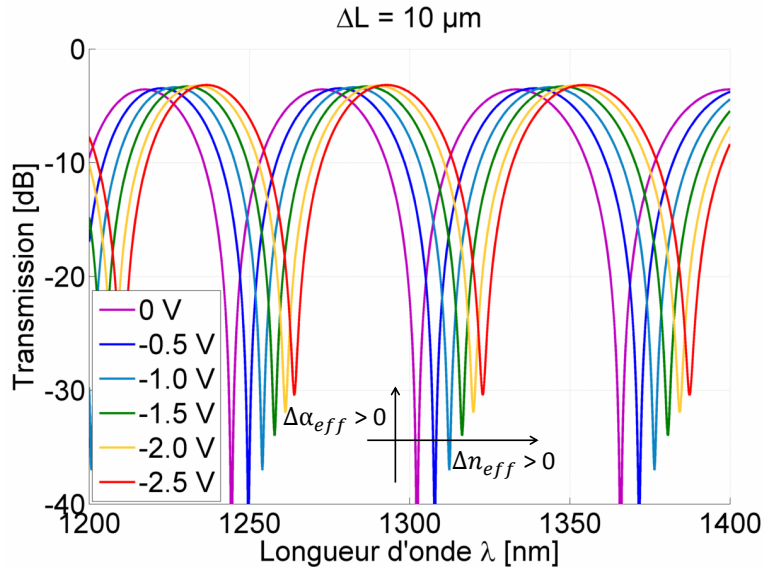


FIGURE 2.10 – Courbes de transmission d’un modulateur PN avec un MZI asymétrique de 4 mm de long pour différentes tensions. La variation de charges entraîne une variation Δn_{eff} (décalage en longueur d’onde) et une variation des pertes $\Delta\alpha$ (atténuation des pics de résonance). Dans cet exemple, l’efficacité de modulation est de $25^\circ/\text{mm}$ à -2 V.

Lors d’une modulation électro-optique, les termes n_{eff} et α_{eff} varient en même temps, les effets de décalage et d’atténuation se produisent donc aussi en même temps (voir Figure 2.10).

À partir d’une règle de proportionnalité, il est possible de remonter au déphasage $\Delta\phi$ provoqué par la variation d’indice Δn_{eff} à partir de l’équation (2.27), et d’extraire ainsi l’efficacité de modulation pour différentes tensions.

$$\frac{\Delta\phi}{2\pi} = \frac{\Delta\lambda}{ISL} \quad (2.27)$$

Choix de l’architecture du MZI pour un modulateur

Le choix du type de MZI dépend de l’application visée, car chaque configuration a ses avantages et ses inconvénients. Dans le cas d’un **MZI symétrique**, le fait que le composant soit **large bande** est un avantage certain : il est possible d’obtenir un taux d’extinction relativement constant et de plusieurs décibels sur plus d’une centaine de nanomètres. Le même modulateur peut donc être utilisé plusieurs fois pour différentes longueurs d’onde. De plus, le composant est relativement **peu sensible aux variations de pertes** qui pourraient entraîner un déséquilibre des bras du MZI. Ce type de composant est donc idéal lorsqu’il est implémenté dans un circuit photonique.

En revanche, les courbes de transmissions dépendent des variations de Δn_{eff} **et** de $\Delta\alpha_{eff}$. La forme de la fonction de transfert relativement constante, l’incertitude de mesure, ou de fabrication quant à la position de la jonction PN **rend difficile l’extraction des performances de la région active** en l’absence de résonance.

Nous le verrons dans le chapitre suivant, l’implémentation de résistances chauffantes efficaces dans le MZI permet de contourner partiellement ce problème lors des caractérisations.

Inversement, de par son spectre de transmission caractérisé par une série de minimums de transmission, l’utilisation d’un **MZI asymétrique se révèle beaucoup plus pratique pour les prototypes de modulateurs**. Avec un MZI asymétrique il est possible d’obtenir plusieurs résonances de manière naturelle et d’extraire facilement l’efficacité du composant. De plus, le contrôle des longueurs d’onde de résonance peut se faire via l’utilisation de résistances chauffantes, permettant de s’accorder

à la longueur d'onde voulue. En revanche, cette facilité de caractérisation se paye nécessairement par une réduction de la bande passante spectrale à une dizaine de nanomètres.

2.4.2 Résonateur en anneau

Utiliser un anneau résonnant comme structure interférométrique pour un modulateur permet d'obtenir des caractéristiques similaires à un MZI asymétrique, mais avec un composant de **quelques dizaines de μm^2** . L'utilisation d'anneau résonant est particulièrement bien adapté pour des **applications qui utilisent plusieurs longueurs d'onde** car il est possible de sélectionner précisément toute une série de longueurs d'onde, en mettant plusieurs anneaux en séries de rayons différents.

En revanche, cette réduction de taille implique une plus grande **sensibilité aux variations de fabrication** par rapport aux MZI, et implique l'utilisation systématique de résistances chauffantes pour ajuster la longueur d'onde de fonctionnement par effet thermo-optique.

Principe de la structure

Un anneau résonant est une structure optique composée d'un ou deux guides droits couplés à un guide circulaire en anneau. Le principe de fonctionnement d'un tel composant est présenté Figure (2.11a).

Soit une onde lumineuse entrant par le port (1) du composant. Lorsque la distance entre le guide droit et l'anneau est suffisamment réduite (typiquement inférieur à 400 nm) une partie de la puissance optique est transférée dans l'anneau par effet de couplage. La puissance optique qui n'a pas été couplée sort du composant via le port (2). Le composant étant suffisamment petit, des interférences se produisent dans l'anneau, et sont constructives lorsque la phase de l'onde parcourant un tour complet est un multiple entier de 2π .

L'anneau est donc une structure qui **résonne à des longueurs d'onde particulières**, où il est possible d'extraire une grande partie de la puissance optique contenue dans l'anneau à travers un second guide, le port (3). Cela mène à une courbe de transmission similaire à la Figure (2.11b).

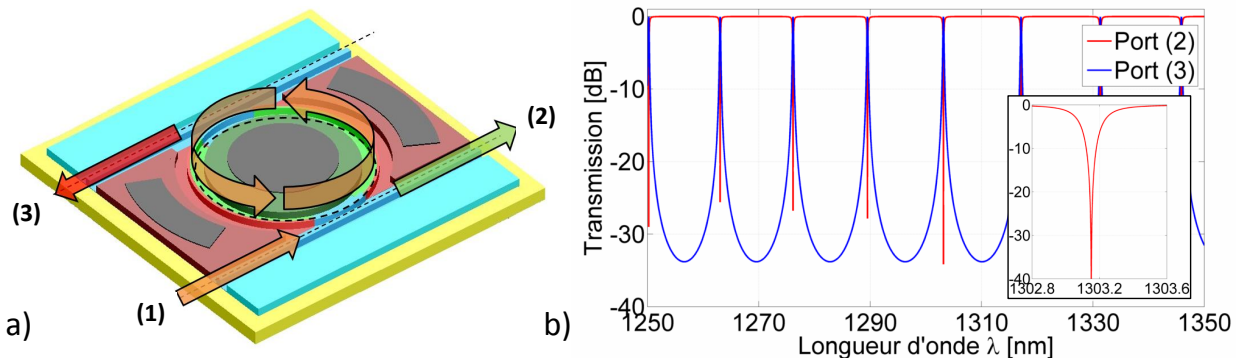


FIGURE 2.11 – a) Vue schématique d'un modulateur en anneau b) Exemple de courbes de transmission obtenues pour un anneau de $5 \mu\text{m}$ sans région active, avec des pertes de 0.5 dB/cm en supposant que 4% de la puissance optique soit transmise dans l'anneau.

L'utilisation d'anneaux résonants est largement employée en photonique sur silicium, que ce soit pour les composants passifs (en tant que filtre en longueur d'onde) ou pour des composants actifs (modulateurs ou lasers) [93]. Dans le cas d'un modulateur, l'idée est de faire varier en fonction d'une tension les longueurs d'onde de résonance en plaçant la région active dans l'anneau, de manière à faire varier la phase de l'onde qui s'y propage.

L'étude générale de ces structures peut être faite en utilisant un modèle matriciel [94, 95]. Dans le cas des modulateurs en anneaux, **la zone d'intérêt d'un point de vue spectral se trouve proche**

d'une longueur de résonance qui vérifie la relation (2.28). C'est cette région qui est étudiée dans la suite de ce paragraphe.

$$\lambda_{res} = \frac{2\pi R}{m} \times n_{eff} \quad \text{avec} \quad ISL = \frac{\lambda_{res}^2}{n_g \times 2\pi R} \quad (2.28)$$

Propriétés spectrales de l'anneau près d'une résonance

Les propriétés de résonance d'un anneau sont gouvernées par plusieurs paramètres :

1. le rayon de l'anneau,
2. les coefficients de couplage en *amplitude* entre les deux guides et l'anneau, noté κ_1 ou κ_2 . Ces coefficients élevés au carré caractérisent le **pourcentage de la puissance qui est couplée entre le guide et l'anneau**. Le coefficient de couplage κ^2 est généralement compris entre 4% et 14%.
3. les coefficients de transmission en *amplitude* entre les guides et l'anneau, noté σ_1 et σ_2 . Élevés au carré, ils caractérisent le pourcentage de la puissance restant dans le guide en sortie de la zone de couplage. L'ensemble de ces coefficients est compris entre 0 et 1, et vérifie la relation $\kappa_i^2 + \sigma_i^2 = 1$.
4. les pertes optiques dans l'anneau noté α_{ring} , incluant les pertes par rugosité ou de dopage.

On peut montrer que la transmission minimale au pic de résonance suit la relation (2.29). Cette transmission est idéalement nulle lorsque $\sigma_2\alpha_{ring} = \sigma_1$, c'est à dire lorsque **la fraction de la puissance perdue lors de la propagation dans l'anneau est égale à la fraction qui est couplée dans l'anneau**. Cette condition est appelée **condition de couplage critique**, et permet d'obtenir une résonance plus prononcée (donc un ER à priori plus important).

$$T_{min} = \left[\frac{\sigma_1 - \sigma_2\alpha_{ring}}{1 - \sigma_1\sigma_2\alpha_{ring}} \right]^2 \quad (2.29)$$

La qualité de la résonance est définie par le **facteur de qualité** Q donnée par la relation (2.30), et dépend de la longueur d'onde de résonance. Plus le facteur de qualité est grand, plus les résonances seront étroites, et moins il sera nécessaire de produire un décalage du spectre pour produire une grande variation d'amplitude suffisante à une longueur d'onde donnée. À titre d'exemple, dans les longueurs d'onde telecom (1.31 μm ou 1.55 μm), **le facteur de qualité varie de 5000 à 15000** ce qui correspond à largeur à demi hauteur de la résonance de 260 pm à 90 pm.

$$Q = \pi \times 2\pi R \times \frac{n_g}{\lambda_{res}} \times \frac{\sqrt{\sigma_1\sigma_2\alpha_{ring}}}{1 - \sigma_1\sigma_2\alpha_{ring}} \quad (2.30)$$

Il peut être tentant de viser un facteur de qualité le plus élevée possible lors de la conception du modulateur. Malheureusement, l'anneau résonant possède une bande passante optique due à la durée de vie des photons dans l'anneau (le temps pour que l'intensité diminue d'un facteur 1/e), qui au premier ordre peut être estimé par la relation [96]² :

$$f_{opt} = \frac{c}{Q\lambda} \quad (2.31)$$

Un premier compromis peut être observé dans l'équation précédente : **un facteur de qualité Q élevée implique une résonance plus étroite (donc un taux d'extinction plus élevée), mais la bande passante optique sera réduite.**

2. Cette forme n'est qu'une approximation, car les équations gouvernant le comportement de l'anneau sont fortement non-linéaires. Pour une estimation plus précise de la bande passante optique, l'anneau résonant doit être simulé de manière dynamique en utilisant la théorie des modes couplés [97], ou par une approche énergétique [98].

Discussion sur les coefficients de couplage et des pertes optiques dans le résonateur en anneau

D'après ce qui précède, lors de la conception d'un modulateur en anneau il est nécessaire de dimensionner :

- les paramètres géométriques du composant : son rayon R , et la distance entre les guides droits et l'anneau,
- les paramètres de la région active, en particulier les niveaux de dopages.

Concernant les paramètres géométriques du composant, le choix du rayon de l'anneau dépend principalement de l'application et de l'intervalle spectral libre visées, ce dernier étant inversement proportionnel à R . La distance entre les guides droits et le rayon de l'anneau va définir quant à elle la valeur des différents coefficients de couplage. L'estimation de ces coefficients est obtenue par des simulations numériques, et est basée sur la théorie de couplage entre deux guides [99]. En général, **l'espacement entre le guide droit et l'anneau est de l'ordre de quelques centaines de nanomètres.**

Parmi les paramètres à gérer pour la région active, les niveaux de dopages vont jouer un rôle essentiel non seulement pour définir l'efficacité de modulation, mais aussi pour définir **les pertes dans l'anneau** α_{ring} . D'après ce qui précède, elles vont directement influencer le taux d'extinction (à travers la valeur de T_{min}) **et** le facteur de qualité.

À ce titre lorsque la condition de couplage critique est visée pour un facteur de qualité Q donnée, **l'utilisation d'un second guide est avantageuse.** En effet, dans le cas où le modulateur ne présente qu'un seul guide (cas limite où $\sigma_2 = 1$), il n'existe qu'**un seul couple** $\{\sigma_1, \alpha_{ring}\}$ qui permet d'obtenir le couplage critique pour un facteur de qualité donné. Et **plus le facteur de qualité est faible, plus il est nécessaire d'avoir des pertes élevées dans l'anneau.**

Le principal avantage d'utiliser un second guide est d'avoir plus de flexibilité lors de la conception, car cela rajoute un paramètre supplémentaire : le coefficient de transmission σ_2 . La principale conséquence est de pouvoir obtenir même facteur de qualité pour des rayons différents (facilite la comparaison), et d'être **beaucoup plus flexible par rapport aux pertes de l'anneau** pour obtenir la condition de couplage critique.

En effet, il est sera toujours possible de trouver un couple $\{\sigma_1, \sigma_2\}$ pour lequel la condition de couplage critique est respectée, tout en minimisant la transmission T_{min} à la résonance pour augmenter le taux d'extinction (même pour des pertes optiques élevées). La tolérance des pertes sera toujours la même, mais cette fois dans **une gamme beaucoup plus large de α_{anneau} .** Il est donc possible d'avoir un modulateur en anneau fonctionnel, même si les pertes sont élevées, chose non permise dans un MZI.

2.5 État de l'art des principaux types de modulateur électro-optique sur silicium

Cette partie présente l'état de l'art des modulateurs à électro-réfraction utilisant les trois différentes jonctions : PIN, PN, et capacitive avec les structures interférométriques associées.

2.5.1 Modulateur à jonction PIN (injection de porteurs)

De par sa faible bande passante intrinsèque et la nécessité de développer des circuits électriques de pré-distorsion du signal, très peu d'équipes travaillent sur des modulateurs à jonction PIN. À l'heure actuelle on peut citer l'équipe de HP Labs [100], et une équipe de PETRA au Japon [101, 90].

Cette équipe a présenté dès 2013 un démonstrateur ayant une efficacité de 0.011 V.cm et pouvant supporter des débits de 50 Gbps avec une tension pic-pic de 1.2 V, que ce soit dans un MZI ou dans

un anneau. Comme le montre la Figure (2.12), ce modulateur a la particularité d'avoir des accès segmentés pour atteindre le guide. Bien qu'une partie du mode voit une succession de portions de guide puis d'oxydes, celui-ci se propage dans la structure sans entrainer de pertes supplémentaires. Cette approche singulière de guider la lumière sera abordée plus en détail dans le chapitre 5.

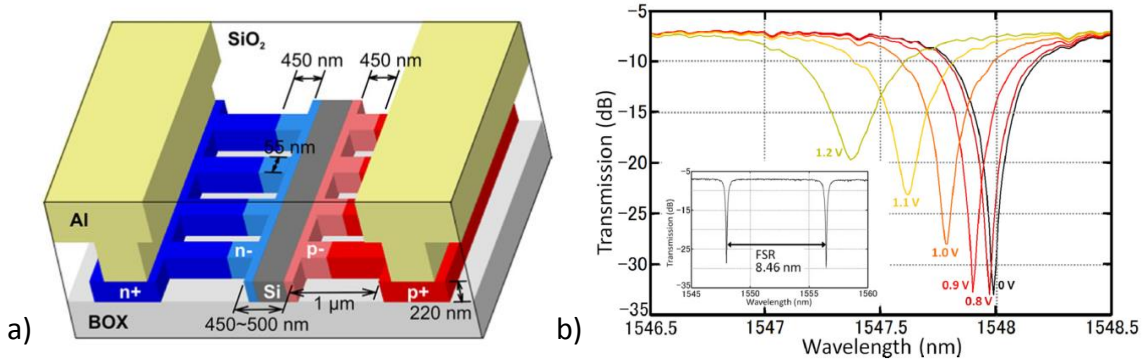


FIGURE 2.12 – a) Section transverse d'un modulateur PIN [90], b) Courbes de transmission associées [101]. Le décalage vers le bleu en longueur d'onde traduit le fait d'injecter des porteurs dans la région active ($\Delta N(V) > 0$ donc $\Delta n_{eff}(V) < 0$).

2.5.2 Modulateur à jonction PN (déplétions de porteurs)

L'utilisation d'une jonction PN est le moyen le plus utilisé en modulation pour sa simplicité d'implémentation et sa capacité à atteindre des hauts débits. De ce fait, énormément de recherches ont été faite pour concevoir, tester, et/ou améliorer ces modulateurs, que ce soit au niveau de la région active ou au niveau composant.

Région active

L'implémentation de la jonction PN dans un modulateur peut se faire de plusieurs façons différentes : la jonction peut être latérale à la direction de propagation, de manière verticale [102], horizontale [103], voire même enterrée [104]. Une autre approche est de placer plusieurs jonctions PN suivant l'axe de propagation de manière à former un **modulateur à jonctions PN interdigitées**. Comme le montre la Figure (2.13) cela permet au mode optique de traverser plusieurs zones de déplétion successives et d'améliorer l'efficacité de modulation.

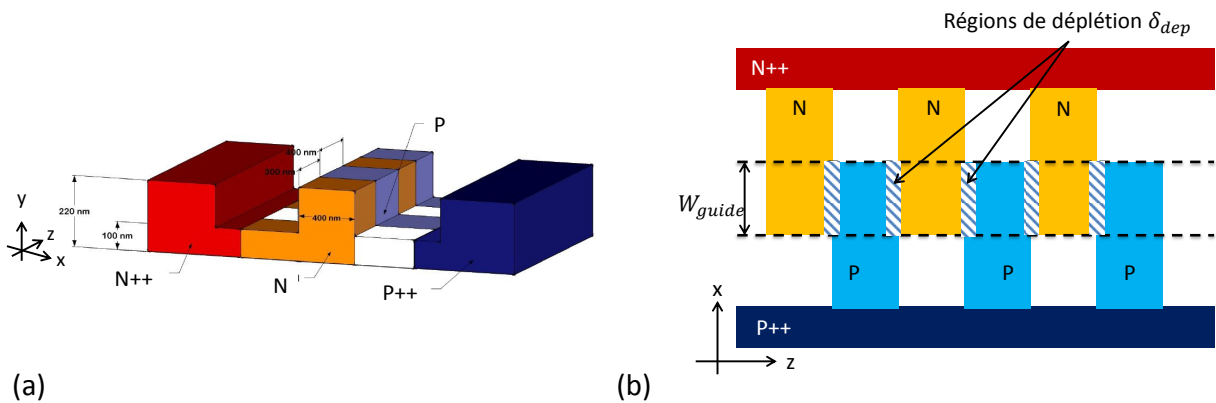


FIGURE 2.13 – (a) Vue en perspective du modulateur à jonctions PN interdigitées. (b) Schéma 2D correspondant en vue de dessus.

La démonstration de ce type de composant a été publiée dès 2009 [105] avec une efficacité $V_\pi L_\pi$ de 0.56 V.cm à -3 V et une bande passante électro-optique de 40 GHz. Le concept a été repris depuis [106], et a été intégré à une fonderie 300 mm [107].

Modulateurs en anneaux

Dans le cas des modulateurs en anneau, la grande majorité des articles se focalisent sur la démonstration des performances d'un seul anneau, et c'est en général la configuration sans second guide qui est privilégié. Une équipe de L'IMEC a par exemple récemment présenté un modulateur en anneau avec un facteur de qualité de 3500, compatible à des applications 56 Gbps avec une tension pic-pic de 2.5 V [108]. Comme il a été vu précédemment, l'absence de second guide oblige d'avoir de fortes pertes optiques pour atteindre le couplage critique et obtenir une bonne efficacité. Ce point est cohérent avec les niveaux de dopages utilisés ($4 \times 10^{18} \text{ cm}^{-3}$).

La même équipe a aussi montré l'intérêt d'un second guide afin d'intégrer des photodiodes pour observer la qualité de la modulation [109], ou d'implémenter un système de contrôle permettant d'aligner de manière dynamique la résonance grâce à une résistance chauffante asservie [110]. Ces approches sont particulièrement appréciées dès lors que l'on cherche à intégrer le modulateur dans un système émetteur/récepteur complet [111]. Une récente collaboration entre l'équipe du MIT, d'IBM, et de Berkeley a notamment permis de réaliser un système complet intégrant quelque 70 millions de transistors avec 850 composants photoniques avec une plateforme CMOS, dont des modulateurs en anneaux avec deux guides [21, 112].

Modulateurs avec un interféromètre de Mach Zehnder

L'implémentation d'une région active dans un MZI est relativement plus simple à réaliser que dans un anneau. Le composant est plus volumineux, mais moins sensible aux variations de fabrication. Aussi un nombre important d'équipe ont réalisés des démonstrateurs supportant des applications de 40 Gbps à 60 Gbps, avec des efficacités $V_\pi L_\pi$ allant de 1 à 4 V.cm (voir section 2.5 de [113] pour un état de l'art complet antérieur à 2013).

La difficulté de conception du modulateur est en revanche transférée au **niveau de la conception des lignes RF**. En effet, les MZI utilisés dans les modulateurs sont de l'ordre de quelques millimètres. Lorsqu'ils fonctionnent à des débits relativement hauts, la longueur des bras du MZI devient comparable à la longueur d'onde du signal électrique RF. La vitesse de propagation du signal optique étant différente de celle du signal électrique, il est essentiel de porter une attention particulière à la conception des lignes RF lors de la conception d'un modulateur pour réduire au mieux cet écart (sous peine de dégrader la bande passante électro-optique du composant). La meilleure approche, mais qui est aussi la plus difficile, est de réaliser une co-intégration région active/lignes RF pour respecter les différents compromis entre ces deux niveaux de conception de manière à :

- adapter les impédances d'entrée et de sortie du composant pour **éviter des phénomènes de réflexion**,
- assurer la **co-propagation électrique et optique**.

Plusieurs configurations de lignes RF peuvent être utilisées. La plus courante est une configuration dite **GSG** (G pour "ground" et S pour "source" en anglais), mais il a été montré récemment que cette configuration autorisait la propagation de mode RF non souhaité. Ces effets parasites provoquent des pics à des fréquences de fonctionnement supérieures à 10 GHz, détériorant la bande passante électro-optique (voir Figure 2.14a). Ce problème peut être résolu en connectant les différentes masses [114, 115], ou par connexions en fils d'or (soit une étape de packaging supplémentaire) [116].

Pour contourner ce problème, d'autres architectures fonctionnelles ont été démontrées par différentes équipes, il est possible d'utiliser une configuration SG [102] (Figure 2.14b), une configuration

particulière de deux lignes RF pour ralentir la propagation du signal [117], ou des électrodes segmentés [118] Figure 2.14c),

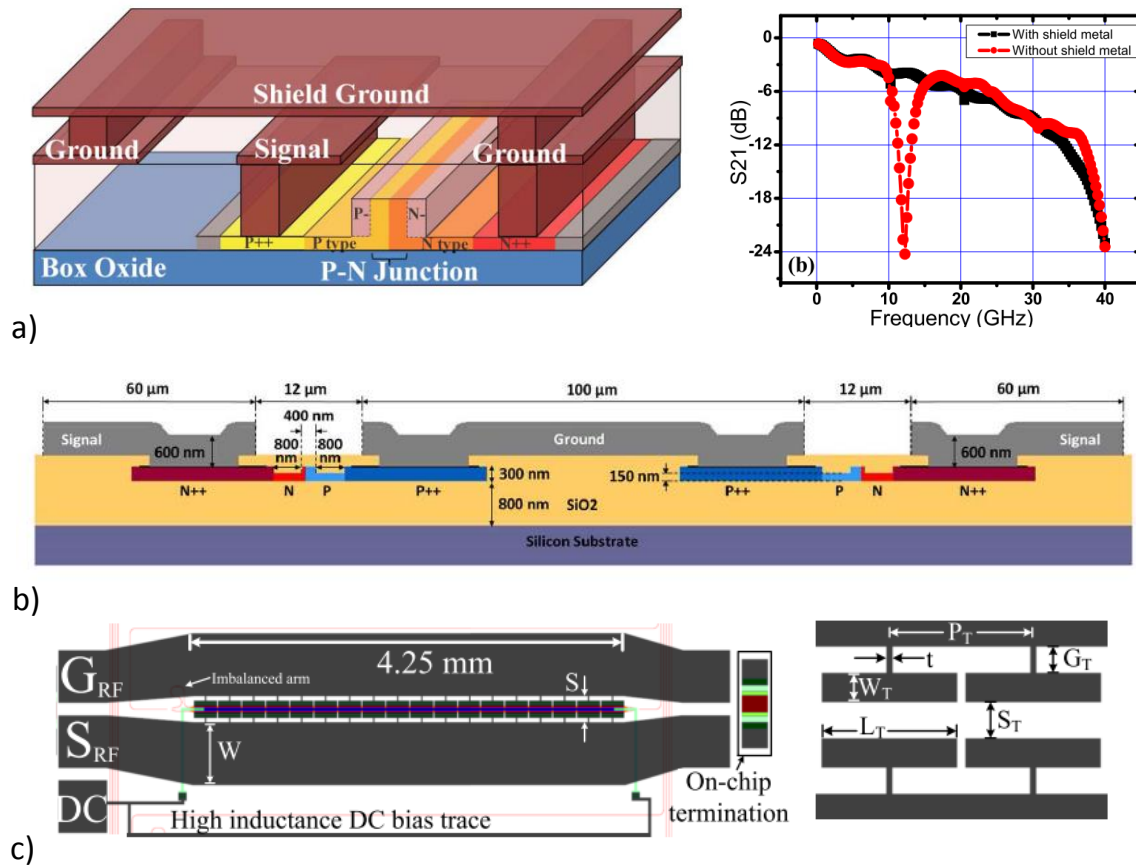


FIGURE 2.14 – Différentes architectures d'électrodes RF pour un modulateur MZI. a) Configuration GSG où les masses sont reliées, ce qui permet d'éviter des pics qui détériorent la bande passante du modulateur, b) Configuration SG pour contourner le problème précédent, c) Cas d'électrodes segmentés pour améliorer la co-propagation du signal RF avec le signal optique.

Autres architectures

L'architecture d'un modulateur ne se limite pas à des MZI ou des anneaux, et des recherches sont toujours en cours pour trouver d'autres architectures qui utilisent une jonction PN. Pendant cette thèse, plusieurs approches alternatives innovantes ont été proposées dans la littérature (voir Figure 2.15), on peut citer :

- L'utilisation d'un **micro-disque** permettant de réduire drastiquement la tension pic-pic et la consommation du modulateur [103]. Le modulateur présenté Figure (2.15a) est un micro-disque de $2.4 \mu\text{m}$ de rayon, compatible à des applications de 25 Gbps avec une tension pic-pic de seulement $0.5 \text{ V} (\pm 0.25 \text{ V})$ et une consommation de 0.9 fJ/bit ,
- La **combinaison d'un MZI et d'un anneau**, appelé RAMZI, pour améliorer les performances électro-optiques du modulateur [119, 120] (Figure 2.15b),
- La **modulation des coefficients de couplage** et non de la région active pour réaliser une modulation d'intensité, afin de contourner la limitation de la bande passante optique de l'anneau et d'augmenter de plus d'un facteur 2 le débit de transmission admissible dans l'anneau [121] (Figure 2.15c),
- L'utilisation d'un **guide corrugé** pour former une cavité Fabry-Perot créant ainsi une unique résonance pour une longueur d'onde prédéterminée. Le démonstrateur en question est compatible

aux applications de 32 Gbps [122, 123], (Figure 2.15d).

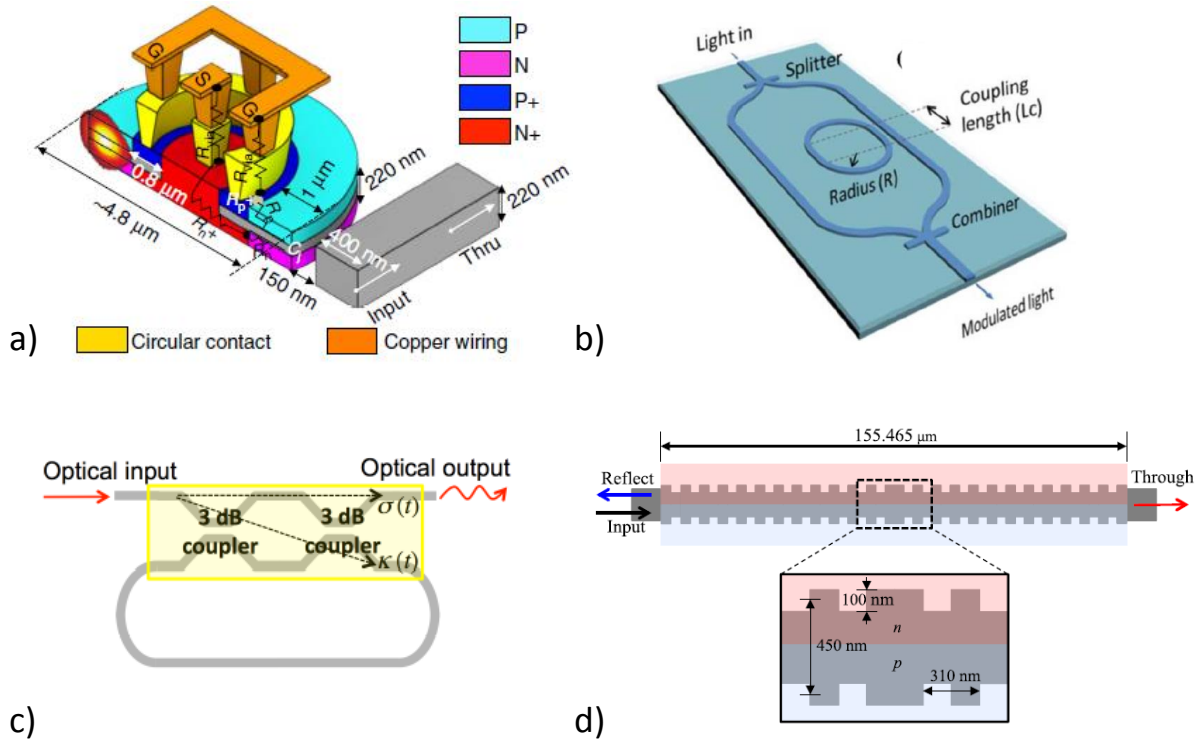


FIGURE 2.15 – Exemples d’approches alternatives pour réaliser une modulation : a) en utilisant un micro-disque [103], b) en couplant un MZI avec un anneau [119, 120], c) En modulant les coefficients de couplage d’un anneau [121], et d) en utilisant un guide corrugué [122, 123].

2.5.3 Modulateur à jonction capacitive (accumulation de porteurs)

Le premier modulateur dépassant la barre symbolique du GHz est un modulateur capacitif. Il fût présenté par Intel en 2004 [16]. Le modulateur a une structure similaire à un transistor MOS (voir Figure 2.16). La principale caractéristique de ce type de structure est l’utilisation du poly-silicium au-dessus de la grille d’oxyde qui entraîne des pertes optiques supplémentaires importantes. Une solution pour réduire ces pertes est d’utiliser d’autres techniques d’épithaxie afin d’obtenir du silicium cristallin. Cela a permis à un modulateur MZI de 13 mm de long d’atteindre 10 Gbps avec un taux d’extinction dynamique de 3.8 dB et 10 dB de pertes d’insertion [124].

L’apparition de modulateur à jonction PN a progressivement éclipsé les modulateurs capacitifs pendant près de 5 ans, car ils étaient plus simple à réaliser. L’intérêt pour les modulateurs capacitifs repris suite à la présentation en 2009 d’un modulateur MZI capacitif efficace (un produit $V_{\pi}L_{\pi}$ de 0.2 V.cm) et compact ($L_{dispo} = 0.8$ mm) par la start-up Lightwire. Par la suite, elle fût rachetée par l’entreprise CISCO en 2012 à 271 millions de dollars et continua d’améliorer les performances du composant [125].

En parallèle, des études théoriques sur la région active capacitive ont été menées [126], et une équipe de l’IMEC a proposé un démonstrateur avec une structure capacitive dans un anneau [127]. De même, une équipe de PETRA a présenté un modulateur similaire à celui d’Intel [128], et continue de travailler activement pour améliorer la qualité de fabrication du poly-silicium [129].

Un résumé des différentes performances des modulateurs capacitifs est donnée dans le Tableau (2.1). Les efficacités de ces modulateurs sont typiquement une décade au-dessus de la plupart des modulateurs à jonction PN, avec des longueurs de région actives réduites (pour CISCO et PETRA). En revanche, tous ces modulateurs utilisent du polysilicium.

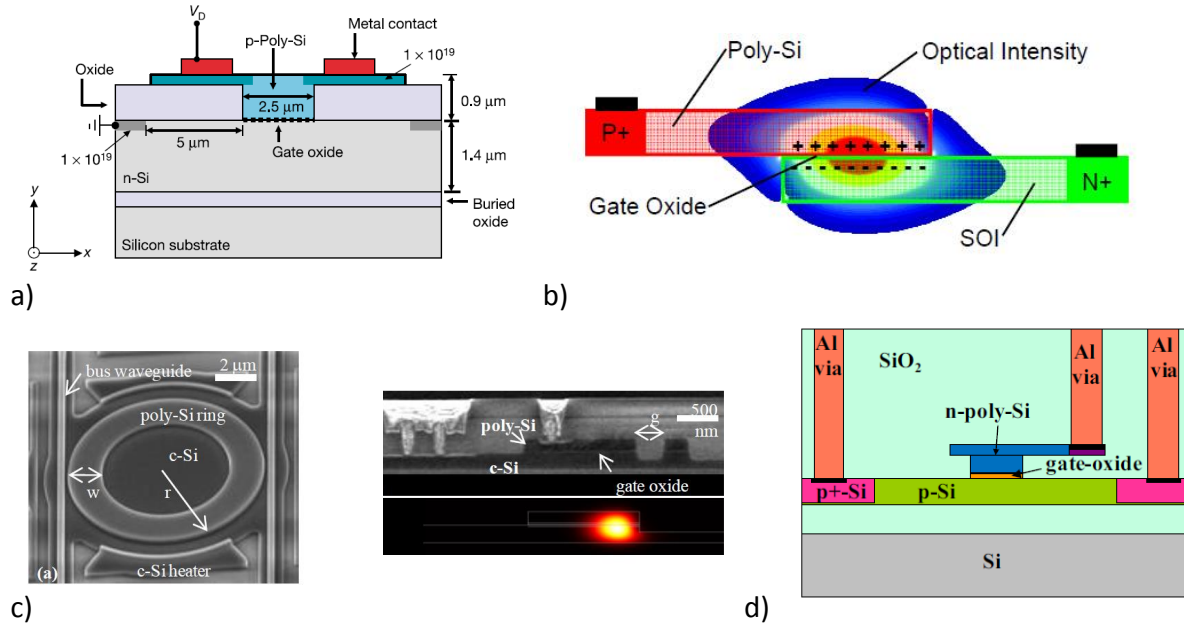


FIGURE 2.16 – Architectures utilisées pour réaliser un modulateur capacitif. Démonstrateur réalisé par a) INTEL [16], b) CISCO [125], c) l'IMEC [127], d) PETRA [129].

Des recherches sont toujours en cours sur les modulateurs capacitifs, que ce soit pour utiliser d'autres d'oxydes [130], intégrer la région active dans un micro-disque [131], ou d'explorer des architectures innovantes [132].

Équipe	INTEL [16]	PETRA [129]	IMEC [127]	CISCO [125]
Déphaseur	MZI de 13 mm	MZI de 200 μm	anneau de 5 μm	MZI de 400 μm
Produit $V_{\pi}L_{\pi}$	3.3 V.cm	0.3 V.cm	0.24 V.cm	0.2 V.cm
ER	3.8 dB à 10 Gbps	3.6 dB à 15 Gbps	8 dB à 3 Gbps	> 8 dB à 25 Gbps
Tension	$1.4V_{pp}$	$1.5V_{pp}$	$1.5V_{pp}$	$1.2V_{pp}$
e_{ox} [nm]	10.5	5	5	-
Consommation	\approx 400 pJ/bit	-	180 fJ/bit	< 3 pJ/bit

Tableau 2.1 – État de l'art des modulateurs capacitifs.

Conclusion

En résumé, la modulation électro-optique est le mécanisme qui manipule la phase ou l'amplitude de l'onde optique pour convertir une information électrique en une information optique. Dans le cas où une **modulation par électro-réfraction** est utilisée, c'est une **modulation de phase** qui est obtenue. Pour la convertir en modulation d'intensité, plus facile à détecter, il est alors nécessaire d'implémenter la région active qui produit la modulation de phase dans une **structure interférométrique**.

Pour caractériser les performances de chaque modulateur, plusieurs facteurs de mérite sont utilisés soit au niveau de la région active, soit au niveau du composant. Les différentes correspondances de ces facteurs de mérite sont résumées dans le Tableau (2.2).

Il existe plusieurs mécanismes physiques pour réaliser une modulation électro-optique, et ils sont caractérisés par l'amplitude et la rapidité du phénomène. L'effet thermo-optique est un mécanisme de forte amplitude, mais qui est intrinsèquement lent. Il n'est pas utilisé pour la modulation, mais doit être pris en compte lors des caractérisations. L'effet Franz-Keldysh ou l'effet Pockels peuvent

Performance associée	FOM Région active	FOM Composant
Efficacité	Déphasage $\Delta\phi$ [°/mm] Produit $V_\pi L_\pi$ [V.cm] Ratio $\Delta\alpha_{on-off}/\alpha_{on}$	Taux d'extinction ER [dB]
Atténuation signal	Pertes optiques [dB/mm]	Pertes d'insertion (IL) [dB]
Vitesse de transmission	Bande passante électrique f_{elec}	Bande passante optique f_{opt} , Bande passante RF f_{RF} et Bande passante électro-optique f_{EO} [GHz]
Autres		Consommation E_{dyn} [mW/Gb/s] Amplitude de modulation optique (OMA) [dBm]

Tableau 2.2 – Liste des différents facteurs de mérites permettant de caractériser un modulateur électro-optique. Les grandeurs adimensionnelles sont exprimées en dB.

être utilisés à partir d'alliage de type SiGe ou matériaux III-V. Ces effets sont applicables au silicium seulement lorsque celui-ci est contraint.

Pour réaliser un modulateur en silicium, c'est l'effet lié à une **variation de charges** qui est utilisé, car c'est un mécanisme efficace qui permet d'atteindre des bandes passantes de plusieurs dizaines de GHz. Les niveaux de dopage utilisés pour produire cette variation de charges se situe entre 10^{17} cm^{-3} et $5 \times 10^{18} \text{ cm}^{-3}$. L'utilisation d'une structure dopée implique d'augmenter les pertes optiques de la région active, et **un compromis entre l'efficacité et les pertes du modulateur est un point important qu'il faut quantifier.**

La structure privilégiée pour réaliser cette variation est une jonction PN, qui peut être implémentée dans **un anneau ou un Mach-Zehnder**. Le choix de l'architecture dépend directement de l'application visée. En moins de 10 ans, plusieurs approches de modulateurs furent testées et beaucoup de progrès ont été faits pour atteindre des débits de plus en plus importants, avec des efficacités de plus en plus élevées. L'approche d'utiliser une structure capacitive a permis notamment d'obtenir des efficacités une décade supérieure aux modulateurs à jonction PN et permet de réduire la taille du composant et la tension de fonctionnement. L'approche d'utiliser une jonction PN reste néanmoins pour le moment l'approche la plus utilisée.

Chapitre 3

Optimisation et caractérisation de modulateurs à jonction PN

Sommaire

3.1	Modélisation des performances d'un modulateur	44
3.2	Optimisation des conditions d'implantation pour définir la jonction PN .	50
3.3	Comparaison entre un modulateur à jonction PN latérale et un modulateur à jonction PN interdigitée	54

Durant cette thèse, une partie de mes recherches a été consacrée aux modulateurs à jonction PN. Comme expliqué dans le chapitre précédent, ce sont les modulateurs les plus utilisés en photonique sur silicium pour leur simplicité de fabrication et leur bande passante élevée [102]. Il reste cependant encore plusieurs points de conception à consolider pour améliorer et fiabiliser cette technologie.

En effet, **les niveaux de dopage des régions P et N ainsi que la position de la jonction dans le guide sont critiques pour les performances du modulateur**. Or lors de la conception du modulateur, en première approximation ces dopages sont considérés comme uniformes, formant ainsi une jonction PN abrupte idéale. Afin d'optimiser plus finement la région active, **les effets de fabrication doivent être pris en compte** en couplant les simulations électro-optiques (noté EO par la suite) avec des simulations de procédé de fabrication. C'est cette co-intégration qui a été effectuée au cours de cette thèse.

Ce chapitre porte sur cette co-intégration avec les résultats associés. Dans un premier temps, la méthodologie générale pour modéliser la région active d'un modulateur est expliquée. Le cas d'une jonction idéale, puis celui d'une jonction plus réaliste sont discutés.

La suite du chapitre présente les résultats statiques obtenus à partir de ce type de simulation sur deux séries de modulateurs fabriqués et caractérisés pendant cette thèse. Le premier cas porte sur une étude paramétrique qui a permis d'**optimiser les conditions d'implantation** définissant la jonction PN d'une série de modulateurs MZI asymétriques en cours de fabrication. Cette partie inclut la méthode de caractérisation, et les mesures associées.

Le second cas porte sur la **caractérisation de modulateurs MZI symétriques** avec deux architectures différentes de jonction PN. Le recoupement des simulations plus réalistes avec les mesures permet d'expliquer les performances EO obtenues, et donne des pistes d'amélioration pour les prochaines générations de ce type de modulateur.

3.1 Modélisation des performances d'un modulateur

Cette section vise à montrer le principe des simulations électro-optiques du modulateur, et de discuter de certains points de conception liés à la jonction PN. Le premier paragraphe explique une simulation "type" en supposant une jonction idéale. Le cas d'un profil plus réaliste suite à la prise en compte des étapes d'implantations est ensuite développé. L'implémentation de l'ensemble des simulations présentées ici a été faite sous la suite de logiciels Lumerical et de Silvaco.

3.1.1 Cas d'une région active comportant une jonction PN idéale

Principales étapes d'une simulation électro-optique

Le principe d'une simulation électro-optique est présenté Figure (3.1). Pour ce type de simulation, les paramètres à considérer sont **les niveaux de dopage coté P et N** (supposés uniformes), ainsi que **la position relative de la jonction par rapport au centre du guide**. La géométrie du guide et la longueur d'onde de fonctionnement sont supposées fixées.

La première étape consiste à réaliser des simulations électriques à différentes tensions pour une architecture de jonction fixe (les dopages et la position de la jonction sont fixés). Cette simulation permet d'obtenir la distribution d'électrons et de trous dans le guide. La cartographie de la concentration des porteurs de charges en fonction de la tension est ensuite extraite, puis convertie en variation d'indice optique en appliquant les équations de Soref (relations 2.10 à 2.13).

Des simulations optiques sont ensuite effectuées avec la variation d'indice associée à chaque point de tension pour obtenir l'évolution de l'indice effectif $n_{eff}(V)$ et des pertes $\alpha_{eff}(V)$. Ces données sont ensuite traitées avec Matlab pour calculer l'efficacité et les pertes optiques du modulateur.

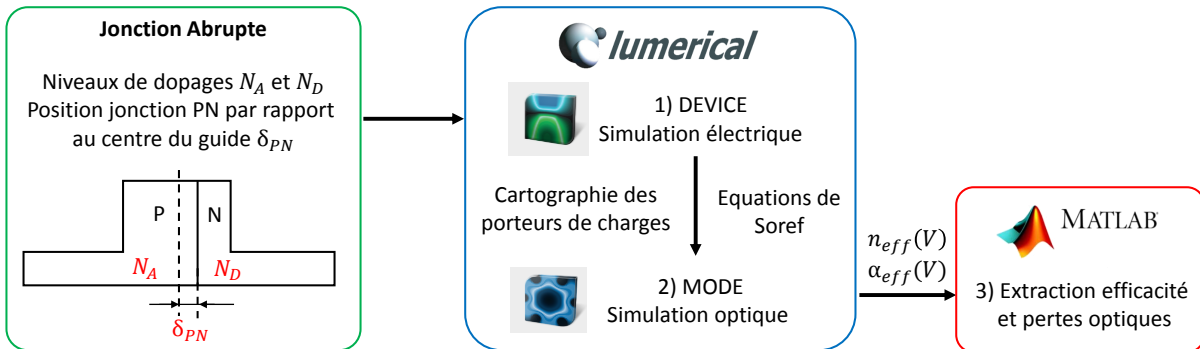


FIGURE 3.1 – Principales étapes de simulation pour estimer les performances électro-optiques d'un modulateur.

À titre d'exemple, la Figure (3.2) montre l'évolution de la variation de charges et de l'indice optique à plusieurs tensions, pour des niveaux de dopages dissymétriques $N_A = 2 \times 10^{17} \text{ cm}^{-3}$ et $N_D = 8 \times 10^{17} \text{ cm}^{-3}$. Le guide en arête fait 220 nm de hauteur pour 400 nm de large, et la jonction PN est décalée de $\delta_{PN} = +60 \text{ nm}$ par rapport au centre du guide.

Plus la tension est élevée, et plus la Zone de Charge d'Espace (noté **ZCE** par la suite) de la jonction PN s'élargit, entraînant une variation de charges plus importante. Le côté P étant quatre fois moins dopé que le côté N, la *largeur* de la ZCE coté P est quatre fois plus importante par rapport à celle située coté N.

En revanche, bien que la variation de charges coté N soit plus importante (du même ordre de grandeur que le niveau de dopage N_D), la variation d'indice associée est moins importante par rapport à celle produite par le silicium dopé P : comme le montrent les équations de Soref, les trous sont plus efficaces pour l'effet d'électro-réfraction.

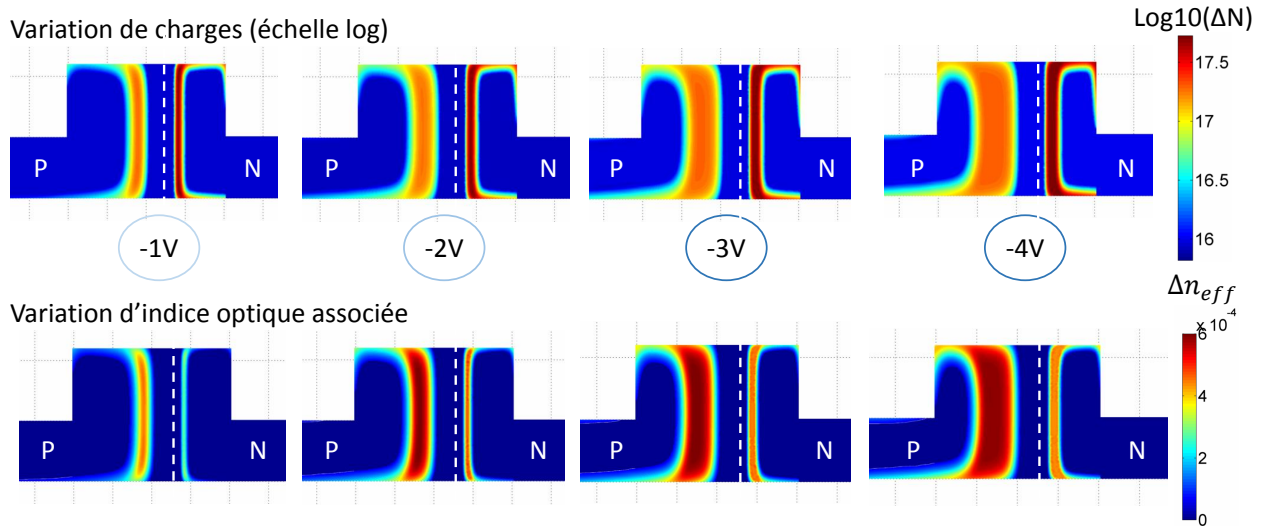


FIGURE 3.2 – Évolution de la variation de charges et d’indice optique pour différentes tensions lorsque la jonction est polarisée en inverse (ici le côté N est relié à la masse), pour des niveaux de dopages dissymétriques $N_A = 2 \times 10^{17} \text{ cm}^{-3}$ et $N_D = 8 \times 10^{17} \text{ cm}^{-3}$.

La Figure (3.3) donne l’efficacité de modulation et les pertes optiques associées pour cette configuration. Le déphasage, et donc l’efficacité de modulation augmentent avec la tension. Comme moins de charges sont présentes dans le guide, les pertes diminuent en conséquence.

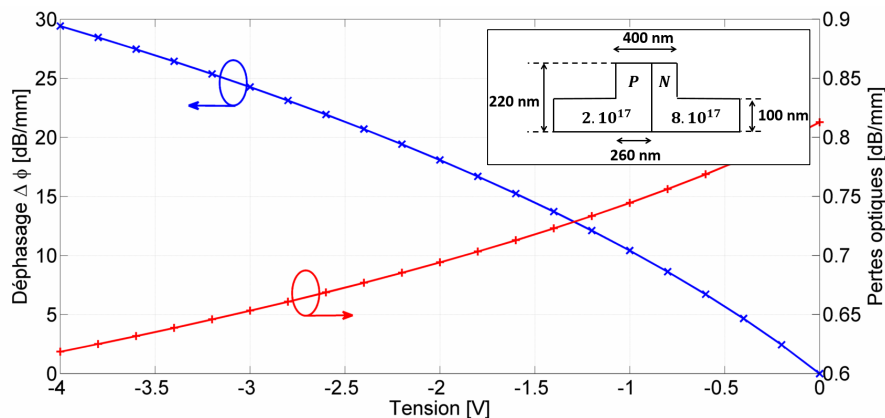


FIGURE 3.3 – Évolution du déphasage et des pertes optiques de la région active en fonction de la tension suite à l’élargissement progressif de la zone de déplétion de la jonction PN polarisée en inverse.

Optimisation de la position d’une jonction PN abrupte dans le guide

Un des points clés à déterminer lors de la conception du modulateur à jonction PN est **la position de la jonction PN par rapport au centre du guide en fonction des dopages $\{N_A, N_D\}$** , afin d’optimiser l’efficacité de modulation. Cela revient à optimiser le recouvrement entre la variation d’indice optique par rapport au centre du guide, là où la puissance du mode optique est maximale (voir Figure 1.6). Comme le montre l’exemple précédent, **la position optimale de la jonction n’est pas nécessairement au centre du guide** puisque :

- la position, la largeur et l’amplitude des variations de charges coté P et N dépendent des *deux* niveaux de dopages N_A et N_D (d’après les équations 2.18 et 2.19),

- les coefficients de Soref entre les électrons et les trous sont différents : l’amplitude de variation coté P et N de l’indice optique par rapport à la variation de charges est donc aussi différente.

La détermination de la position optimale de la jonction nécessite à priori toute une série de simulations supplémentaires pour trouver la valeur optimale de δ_{PN} pour un seul couple $\{N_A, N_D\}$. Dans le but d’étudier son évolution en fonction du dopage et de faciliter la conception du modulateur, une approche 1D a été testée et validée pour déterminer cette valeur.

Le point de départ de l’étude est de supposer que la variation d’indice dans le guide joue le rôle d’une **faible perturbation** sur le mode optique. Dans ce cas, la variation Δn_{eff} peut être estimée par une intégrale de recouvrement :

$$\Delta n_{eff} = \iint_{\Gamma} |\Psi(x, y)|^2 \Delta n(x, y) dx dy \quad (3.1)$$

Avec $|\Psi(x, y)|^2$ la distribution de **puissance** normalisée du mode optique dans le guide, et Γ la région spatiale où Δn est non nul. Le problème se simplifie d’autant plus si l’on suppose les hypothèses supplémentaires suivantes :

- en négligeant tout effet de bord dans le guide, la distribution de charges de la jonction PN et le mode optique peuvent être modélisés suivant un profil 1D,
- la jonction PN est supposée abrupte, la variation de charge est donc une fonction Λ_{PN} composée de **deux** fonctions portes dont la hauteur, la largeur, et leur distance relative sont corrélées entre elles, et dépendent des niveaux de dopages N_A et N_D (voir équations 2.18 et 2.19),
- le mode optique est approché par une fonction gaussienne donnée par la relation (3.2), avec $\sigma = 87$ nm pour un guide de 400 nm de large à 1310 nm.

$$|\Psi(x)|^2 = \frac{1}{\sigma\sqrt{2\pi}} \exp\left(-\frac{x^2}{2\sigma^2}\right) \quad (3.2)$$

D’un point de vue purement mathématique, optimiser le recouvrement entre le mode optique et la variation de charges revient à trouver la position de la jonction PN δ_{PN} telle que le **produit de convolution** $\Lambda_{PN}(\delta_{PN}) * |\Psi|^2$ **soit maximum**. Des tentatives pour obtenir une relation purement analytique ont été faites, mais n’ont pas abouti. En revanche la résolution numérique de ce problème est traitable facilement sous Matlab.

Les valeurs optimales de δ_{PN} pour une plage de dopage entre $5 \times 10^{16} \text{ cm}^{-3}$ et $4 \times 10^{18} \text{ cm}^{-3}$ sont présentées sous la forme d’abaque Figure (3.4a). La position de la jonction par rapport au centre du guide en fonction des niveaux de dopages varie de -30 nm (favorisant le côté N) à 180 nm (favorisant le côté P). **Cet abaque est valable à 1310 nm et à 1550 nm**, car les coefficients de Soref des électrons et des trous changent suivant les mêmes proportions (on a juste un facteur d’échelle des fonctions portes), et la variation du profil du mode optique est négligeable entre ces deux longueurs d’onde. En conséquence cela n’influe pas la position du maximum de $\Lambda_{PN}(\delta_{PN}) * |\Psi|^2$.

Sur une grande partie du domaine d’étude, la jonction PN est décalée vers le côté dopé N de manière à **favoriser la déplétion des trous** près du maximum du mode optique. Il est intéressant de noter que même si les trous sont en général plus efficaces que les électrons pour produire une variation de charges, la position optimale de la jonction favorise la déplétion des électrons lorsque le dopage P est suffisamment important (la ZCE coté P étant beaucoup plus faible). Enfin, c’est pour des niveaux de dopage N_A faibles que la valeur δ_{PN} varie le plus. Comme le montre la Figure (3.4b), **cette approche est en excellent accord avec les simulations numériques 2D**, avec un écart inférieur au nanomètre.

La lecture de l’abaque de la Figure (3.4) est donc utile dès lors que l’on souhaite obtenir une estimation de la position de la jonction PN dans le cas de dopages uniformes. Le modèle est en

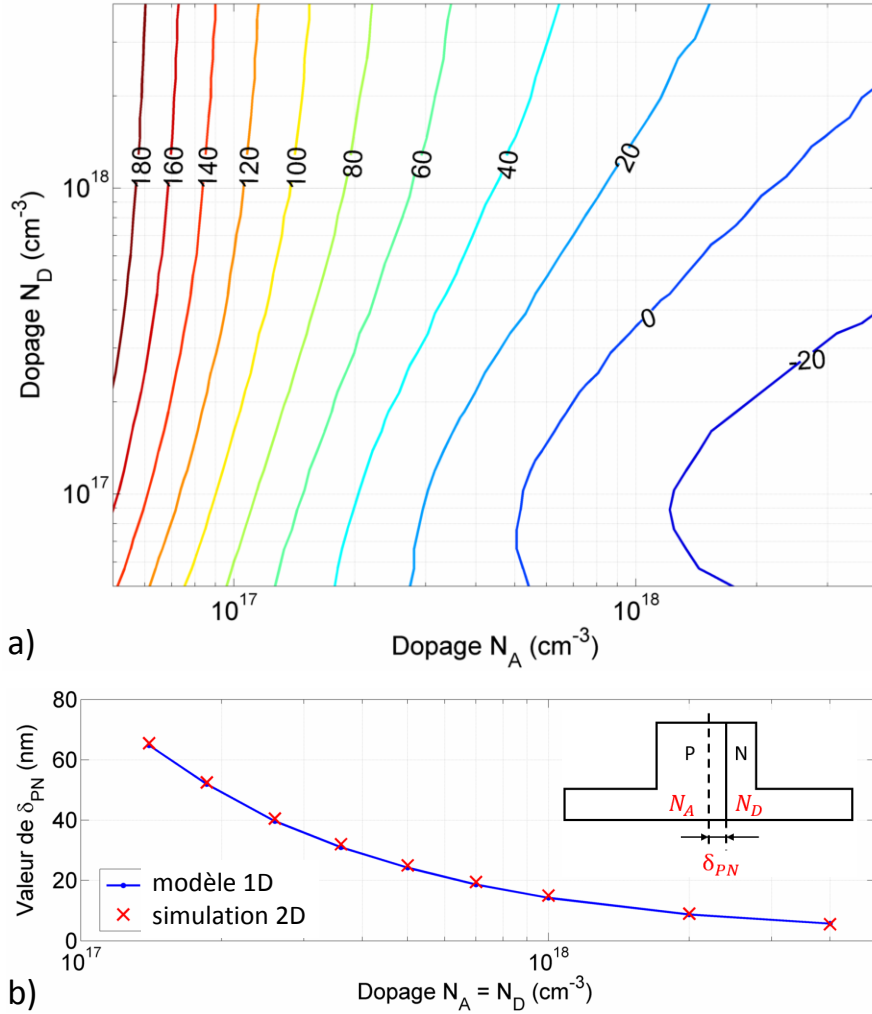


FIGURE 3.4 – a) Évolution de la position optimale de la jonction PN en nanomètres par rapport au centre du guide afin d’optimiser l’efficacité de modulation pour un couple de dopages $\{N_A, N_D\}$ donné. b) Comparaison du modèle 1D avec quelques simulations électro-optiques 2D à 1310 nm.

revanche inapte à délivrer avec précision la valeur des performances EO du modulateur, car des profils de variations de charges plus réalistes doivent être utilisés. Néanmoins pour des simulations numériques 2D, l’étude des performances électro-optiques du modulateur peut se faire uniquement en fonction des niveaux de dopages N et P, ce qui permet un gain de temps conséquent.

3.1.2 Simulations avec un profil de dopage réel

La méthodologie présentée dans la section précédente supposait l’utilisation de dopages uniformes conduisant à une jonction PN abrupte. C’est cette approche qui a été utilisée et présentée dans la plupart des publications, car elle est relativement simple à implémenter (un seul logiciel est nécessaire pour réaliser la simulation), et reste indépendante du procédé de fabrication (celui-ci peut varier d’une plateforme technologique à une autre). Son principal atout est de permettre l’obtention d’un premier ordre de grandeur des performances EO d’un modulateur.

Cependant pour avoir une modélisation plus fine du comportement de la jonction PN, il est nécessaire d’inclure des simulations qui tiennent compte des procédés de fabrication. Cette étape d’intégration des outils de simulation n’avait pas été réalisée dans le laboratoire avant ma thèse, car elle impliquait la mise en place d’une interface entre deux logiciels (vraiment) différents, avec des paramètres propres à la fabrication et à la simulation électro-optique. De plus, c’est suite à une mise à

jour récente (avril 2016) que le processus à pu être complètement automatisé, rendant accessible la réalisation de plusieurs études paramétriques complexes.

Cette partie décrit brièvement les étapes de fabrication associées au modulateur, et s'attarde sur les paramètres permettant de contrôler le niveau d'implantation des dopages définissant les propriétés de la jonction PN.

Étapes de fabrication d'un modulateur à jonction PN

Le procédé de fabrication d'un modulateur à jonction PN sur la plateforme technologique du CEA-Leti est présenté Figure (3.5)¹. Le procédé commence à partir d'un substrat SOI comportant 220 nm ou 300 nm de silicium intrinsèque au-dessus d'une épaisseur de SiO_2 variant de 700 nm à 2 μm en fonction de la filière utilisée (noté BOX sur la Figure 3.5).

Plusieurs séries d'implantations de type P et N sont ensuite effectuées pour préparer les zones de contacts électriques du modulateur, et définir la région active (étape 2 et 3 de la Figure 3.5). Un recuit thermique à 1050 °C pendant 15 secondes permet d'activer et diffuser les dopants dans le guide.

Après ces étapes, une couche d'oxyde est déposée (étape 4). Elle sert de couche protectrice lors de l'étape de photo-lithographie définissant le guide ruban du modulateur (étape 5 et 6). L'ensemble est ensuite protégé par un dépôt d'oxyde supérieur à 500 nm, puis planarisé par procédé mécano-chimique (étape 7), noté CMP par la suite.

L'étape suivante vise à la création d'une résistance électrique en Ti-TiN pour introduire une fonction d'accordabilité par effet thermo-optique sur le modulateur (étape 8). Cette résistance est généralement placée à côté du guide (par souci de clarté elle est ici placée au-dessus du guide). Des plots de connexions en tungstène entre le premier niveau métallique et les zones fortement dopées du modulateur sont ensuite formés (étape 9). Une étape de siliciuration est faite après l'ouverture des plots pour diminuer la résistance de contact.

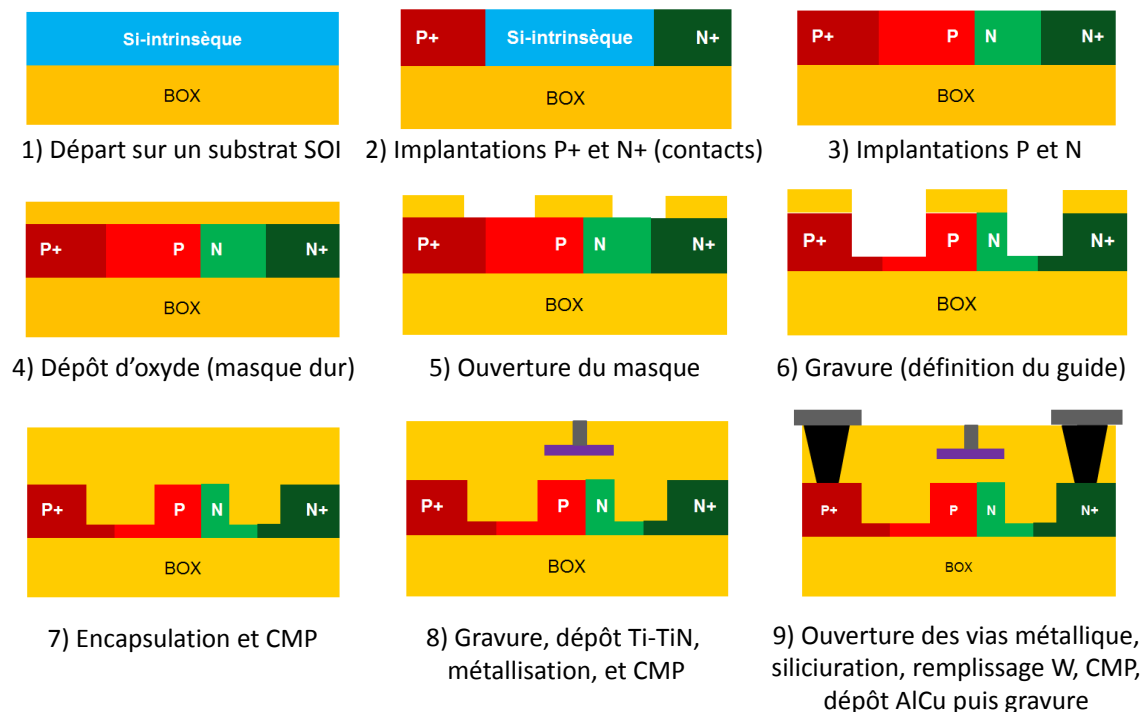


FIGURE 3.5 – Schéma simplifié représentant les principales étapes de fabrication d'un modulateur à jonction PN.

1. Le schéma reprend uniquement les principales étapes de fabrication. En pratique il y a environ une centaine d'étapes.

Parmi l'ensemble de ces étapes de fabrication, celles qui vont nous intéresser le plus ici sont les **étapes d'implantations** puisque ce sont elles qui définissent la jonction PN de la région active. Ces étapes sont les plus critiques, car elles gouvernent les performances du modulateur.

Étapes d'implantation formant la jonction PN de la région active

La définition des zones P et N est assurée par une **implantation ionique**. Pendant cette étape, des impuretés ioniques sont accélérées par un champ électrique et envoyées sur la surface de la plaque. En photonique sur silicium, **les impuretés utilisées sont principalement du bore pour le dopage de type P et du phosphore pour le dopage de type N**.

Les étapes d'implantations sont caractérisées par trois paramètres : l'énergie, la dose d'implantation, et l'angle de tilt. **L'énergie d'implantation** représente l'énergie des ions lorsqu'ils heurtent la surface de la plaque (typiquement entre 20 et 200 keV). Ce paramètre gouverne la profondeur de pénétration des ions dans le silicium (voir Figure 3.6a), ainsi que la forme du profil de dopage. Les atomes de phosphore étant environ trois fois plus lourds que le bore, il faut utiliser une énergie d'implantation environ trois fois plus importante pour le phosphore afin d'atteindre le même niveau de profondeur.

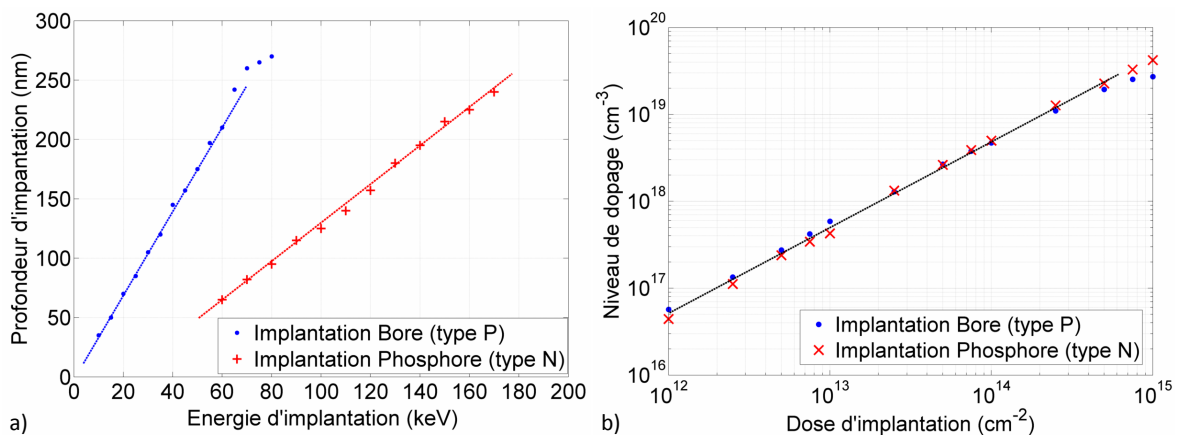


FIGURE 3.6 – a) Évolution de la profondeur d'implantation du maximum du profil de dopage en fonction de l'énergie d'implantation lorsque le faisceau d'ions est perpendiculaire à la plaque (tilt de 0°). b) Évolution du maximum du niveau de dopage en fonction de la dose d'implantation. Simulations réalisées avec SILVACO.

La dose d'implantation représente quant à elle la dose d'ions implantée par unité de surface, généralement comprise entre 10^{12} cm^{-2} et 10^{14} cm^{-2} . Ce paramètre influence la valeur de la concentration finale de dopage dans le matériau (voir Figure 3.6b). Elle est quasi proportionnelle à la dose d'implantation.

L'angle de tilt est l'angle entre le faisceau d'ions et la direction perpendiculaire à la plaque. Généralement un angle de 0° ou de 7° est utilisé. Afin d'uniformiser le niveau d'implantation lorsqu'un angle de 7° est utilisé, la plaque subit quatre rotations (0° , 27° , 180° , et 270°). Entre chacune de ces rotations, une dose d'implantation quatre fois plus faible est utilisée. Dans la suite de ce chapitre, c'est un **angle de tilt de 7°** qui est implicitement utilisé.

Comme le montre la Figure (3.7), à la fin du processus d'implantation et de l'étape de recuit d'activation, **le profil de la jonction est loin d'être idéal : il n'est pas abrupte, et varie en fonction de la hauteur du silicium**. Ce type de profil va générer des effets non souhaités **dégradant l'efficacité de la jonction**. Par exemple, si le dopage de la jonction varie de manière linéaire, on peut montrer que la largeur de la ZCE en fonction de la tension varie en racine cubique au lieu d'avoir une variation en racine carrée. Il faut donc appliquer une tension plus importante pour obtenir une variation de charge équivalente.

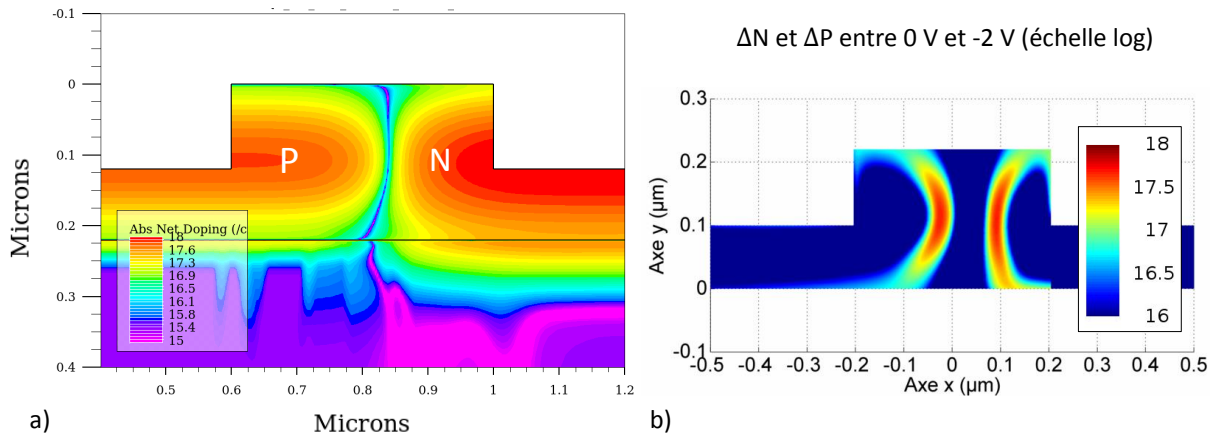


FIGURE 3.7 – a) Cartographie de la section transverse d’un modulateur montrant le profil réel de la jonction PN, avec b) la variation de charges associées sous l’application d’une tension de -2 V en échelle logarithmique.

Pour quantifier ces effets introduits par la fabrication, les simulations d’implantation ont été couplées avec les simulations électro-optiques. Le lien entre les deux types de simulations est assuré par un script Matlab qui convertit la cartographie des dopants obtenus par Silvaco en un fichier compréhensible par le logiciel DEVICE de Lumerical.

La principale différence par rapport à la jonction abrupte est un changement du nombre, et de la nature des variables : on passe de deux niveaux de dopages N_A/N_D , à **quatre variables** (les niveaux d’énergie et les doses d’implantation N et P), en supposant que les autres paramètres de fabrication sont fixés.

3.2 Optimisation des conditions d’implantation pour définir la jonction PN

La prise en compte des effets non idéaux d’une jonction PN a été faite pour une série de prototypes de modulateurs en cours de fabrication. Les plaques contenant ces composants étaient à l’étape d’implantation, et il fallait **déterminer les conditions de fabrication pour optimiser l’efficacité et les pertes optiques du modulateur**.

Cette partie présente l’étude paramétrique associée pour évaluer les performances du modulateur à **1550 nm**, ainsi que les caractérisations expérimentales obtenues pour valider le processus de conception.

3.2.1 Section transverse du modulateur

Pour ces modulateurs, des plaques SOI de 200 mm de diamètre ont été utilisées. Elles comportent une couche de 220 nm de silicium sur $2 \mu\text{m}$ d’oxyde enterré. Comme le montre la Figure (3.8), une partie de la couche de silicium est gravée pour définir un guide optique de 400 nm de large, afin d’assurer un comportement monomode à 1550 nm.

Les régions P+ et N+ sont positionnées à 530 nm du guide, ce qui constitue le résultat d’un compromis entre la minimisation de la résistance d’accès et des pertes optiques générées par les zones de fort dopage. La position de la jonction a été définie au préalable et ne peut pas être changée au cours de la fabrication. Elle est excentrée de **60 nm** vers le côté dopé N par rapport au centre du guide.

Les énergies d’implantation sont fixées de manière à ce que le maximum du profil d’implantation soit localisé à mi-hauteur du guide, là où le recouvrement avec le mode est maximal (30 keV pour le bore, et

100 keV pour le phosphore). Les deux paramètres à déterminer sont donc les **doses d'implantation P et N**.

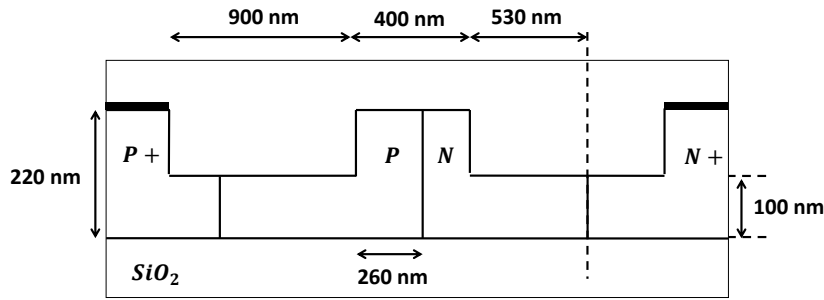


FIGURE 3.8 – Section transverse de la région active du modulateur fonctionnant à 1550 nm.

3.2.2 Évolution de l'efficacité et des pertes optiques du modulateur en fonction des conditions d'implantations

Plusieurs conditions ont été simulées avec des doses variant de $4 \times 10^{12} \text{ cm}^{-2}$ à $6 \times 10^{13} \text{ cm}^{-2}$. Les résultats sont synthétisés Figure (3.9). Chaque série de courbes correspond à une dose d'implantation de phosphore fixe (type N) avec des doses d'implantation de bore différentes (type P). Pour chaque série de courbe, il existe une configuration qui réduit les pertes optiques et améliore l'efficacité de modulation. Cela signifie que la variation de charges est proche du centre du guide.

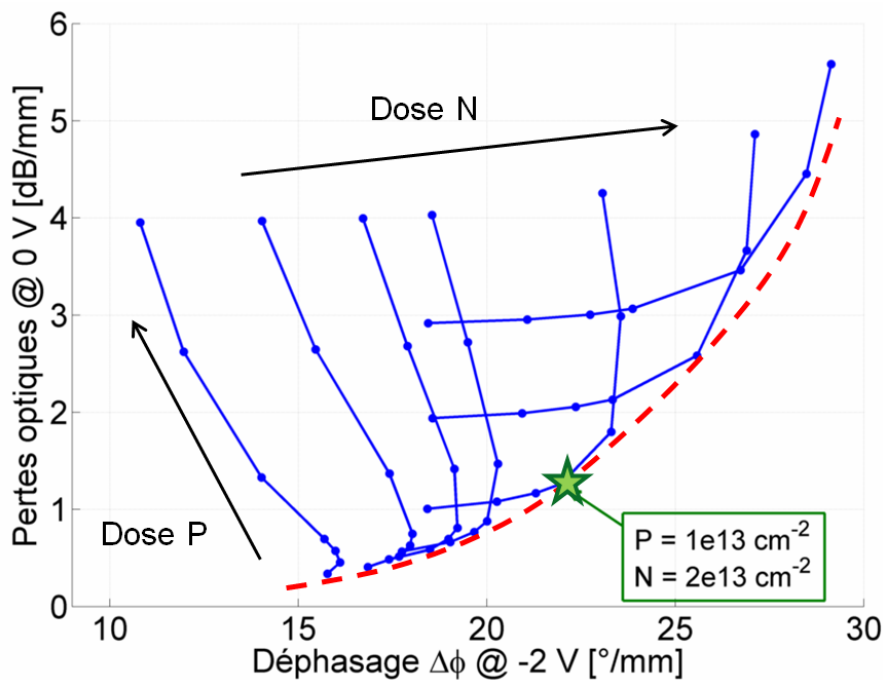


FIGURE 3.9 – Abaque des pertes optiques à 0 V et du déphasage $\Delta\phi$ à la tension -2 V à 1550 nm, pour différentes doses d'implantation, variant de $4 \times 10^{12} \text{ cm}^{-2}$ à $6 \times 10^{13} \text{ cm}^{-2}$.

En regroupant toutes les données, on voit apparaître une courbe particulière (symbolisée en pointillé rouge sur l'abaque) qui minimise les pertes optiques pour une efficacité donnée. **Cette courbe traduit la limitation intrinsèque de la région active**. L'utilité d'une telle courbe dans le dimensionnement du modulateur sera détaillée dans le dernier chapitre.

Cet abaque est un bon exemple pour illustrer le **compromis à faire entre les pertes dues au dopage, et l'efficacité de modulation**. En effet, des doses d'implantation plus importantes impliquent en général une plus grande efficacité, mais la variation relative de la largeur de la ZCE diminue, alors que le guide est toujours intégralement dopé. Cet effet se traduit par un décrochement exponentiel des pertes optiques pour des efficacités élevées. Autrement dit, le gain en efficacité de modulation n'est plus suffisant pour compenser les pertes optiques générées par des dopages élevés.

Suite à cette étude, **les doses d'implantation optimales retenues sont $N = 2 \times 10^{13} \text{ cm}^{-2}$ et $P = 1 \times 10^{13} \text{ cm}^{-2}$** . Le profil de jonction associé à ces doses est celui qui a été présenté Figure (3.7). Les concentrations volumiques de Bore (type P) et de Phosphore (type N) à mi-hauteur du guide sont respectivement de $7 \times 10^{17} \text{ cm}^{-3}$ et de $9 \times 10^{17} \text{ cm}^{-3}$. **Les performances électro-optiques statiques du modulateur attendues sont de $22^\circ/\text{mm}$ à -2 V avec des pertes de $1.3 \text{ dB}/\text{mm}$ à 0 V** (sans inclure les pertes de rugosité).

3.2.3 Méthode de mesure et extraction des performances EO

Méthode de mesure

Après la fabrication du modulateur, celui-ci est caractérisé à l'échelle d'une plaque en utilisant une station de mesure. Le contrôle de la position de la plaque et des fibres optiques est entièrement automatisé. Le couplage de la lumière entre les fibres d'entrée et de sortie est assuré par un réseau de couplage 1D, et l'alignement entre ces composants se fait au micromètre près.

Le principe de caractérisation pour des mesures statiques est schématisé Figure (3.10). La lumière issue d'un laser accordable autour de 1550 nm passe tout d'abord par un contrôleur de polarisation. Cela permet de régler la polarisation de la lumière pour maximiser la transmission mesurée (les réseaux de couplage utilisés sont conçus pour une polarisation TE).

Une puissance-mètre placé avant la puce photonique permet de déduire les pertes optiques du contrôleur de polarisation. La lumière est ensuite injectée dans la puce par une fibre optique faisant un angle de 8° avec la verticale, et positionnée à environ $10 \mu\text{m}$ de hauteur au-dessus du réseau de couplage. Après son passage dans le modulateur, la lumière est couplée à la fibre de sortie par un autre réseau de couplage. Enfin, la transmission optique mesurée est détectée à l'aide d'une photodiode.

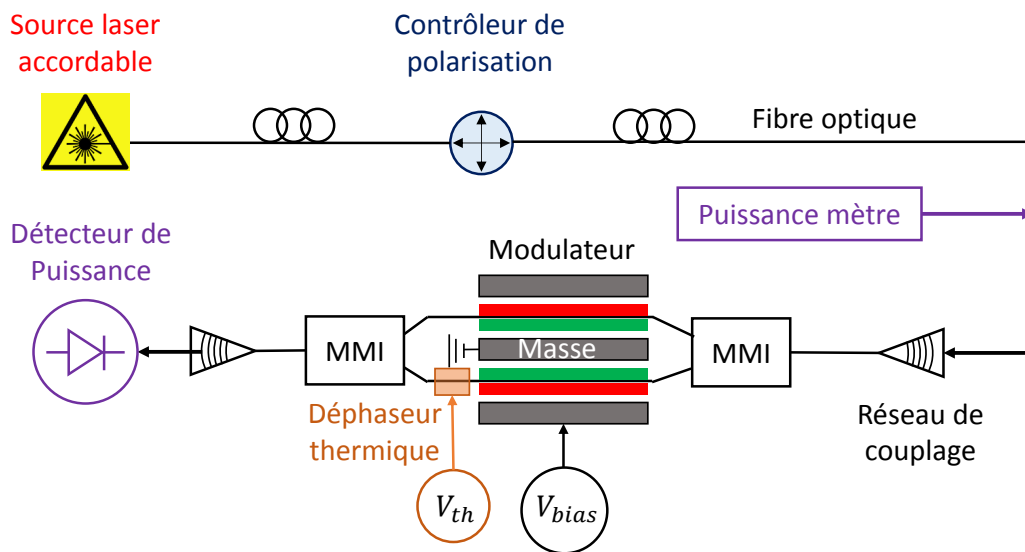


FIGURE 3.10 – Schéma du circuit de mesure permettant d'extraire la transmission à la sortie du modulateur. Ce montage permet de déduire l'efficacité de modulation et les pertes optiques de la région active à différentes tensions.

L'utilisation de deux pointes électriques DC permet de polariser la région active de l'un des deux bras du MZI à différentes tensions V_{bias} . Une résistance électrique placée près d'une portion de guide est contrôlée par l'application d'une tension V_{th} , et permet d'ajouter si nécessaire un déphasage additionnel par effet thermo-optique.

Performances de la région active

La région active du modulateur à caractériser a été implémentée dans un interféromètre Mach-Zehnder asymétrique de **4 mm de long**, avec une différence de chemin optique de **150 μm** (soit un intervalle spectral libre d'environ 4 nm). Les pertes du contrôleur de polarisation sont de 2 dB, et pour la plaque considérée les pertes des réseaux de couplage ont été estimées à 4.3 ± 0.1 dB.

La Figure (3.11) présente un exemple de courbes de transmission du modulateur à différentes tensions sans normalisation (c'est à dire en tenant compte des réseaux de couplages).

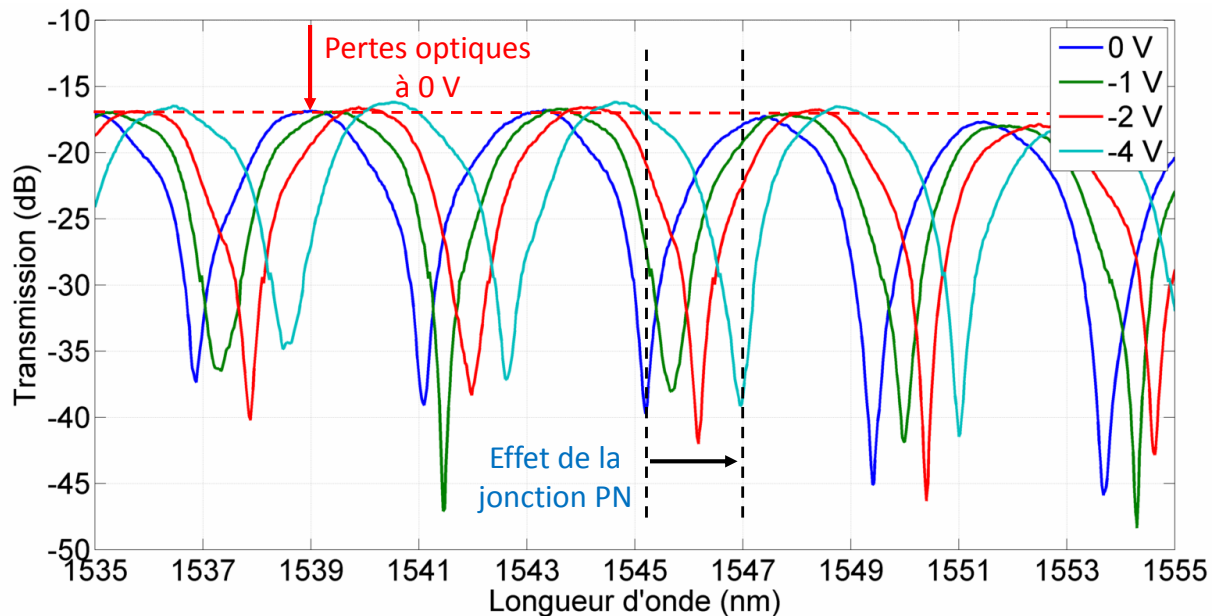


FIGURE 3.11 – Spectre de transmission d'un modulateur Mach-Zehnder asymétrique ($\Delta L = 150 \mu\text{m}$) de 4 mm de long à différentes tensions après normalisation par rapport au motif de référence.

Lorsqu'une tension est appliquée à l'un des bras du MZI, le spectre de transmission se décale progressivement comme attendu vers le rouge (les charges sont déplétées). Le maximum de chaque courbe de transmission augmente progressivement en fonction de la tension, car les pertes optiques diminuent légèrement au fur et à mesure que la largeur de la zone de charge d'espace augmente.

En incluant les pertes de rugosité (environ 2.5 dB/cm) et des deux MMI (inférieur à 1dB), **les mesures expérimentales donnent une efficacité de 20 °/mm à -2 V, et des pertes optiques de 1.4 dB/mm à 0 V**, ce qui est en bon accord avec les valeurs simulées.

La prise en compte des profils de dopage réels nous a donc permis d'optimiser le composant et d'obtenir expérimentalement le point de fonctionnement voulu. Ce résultat très encourageant valide le procédé d'optimisation, et nous a incités à utiliser cette approche pour une étude plus approfondie sur des caractérisations de modulateurs issus d'un autre lot de fabrication.

3.3 Comparaison entre un modulateur à jonction PN latérale et un modulateur à jonction PN interdigitée

Cette partie s'intéresse à un autre lot de fabrication de modulateurs à jonction PN dans le cadre du projet ANR Ultimate. Ce projet vise la réalisation d'un transmetteur photonique 4x100 Gbps à 1550 nm ultra compact utilisant les technologies CMOS. La conception des modulateurs a été assurée par une équipe de l'IEF, la fabrication par le CEA-Leti, et l'intégration d'un laser ainsi que l'assemblage circuit par une équipe du III-V Labs.

Ce lot est particulièrement intéressant, car il comporte **deux architectures de jonction PN** : une version où la jonction est latérale, et une version où la jonction est interdigitée (voir Figure 3.12).

La région active comportant la jonction latérale est similaire à celle étudiée dans la section précédente. Concernant la jonction interdigitée, une périodicité de 320 nm a été choisie pour les portions de silicium dopées N, et une périodicité de 400 nm pour les portions dopées P. Les énergies d'implantation sont de 30 keV pour le dopage P, et 100 keV pour le dopage N, avec des doses d'implantations de 10^{13} at/cm^2 **pour le bore**, et $1.2 \times 10^{13} \text{ at/cm}^2$ **pour le phosphore** (contre $2 \times 10^{13} \text{ at/cm}^2$ dans le cas précédent).

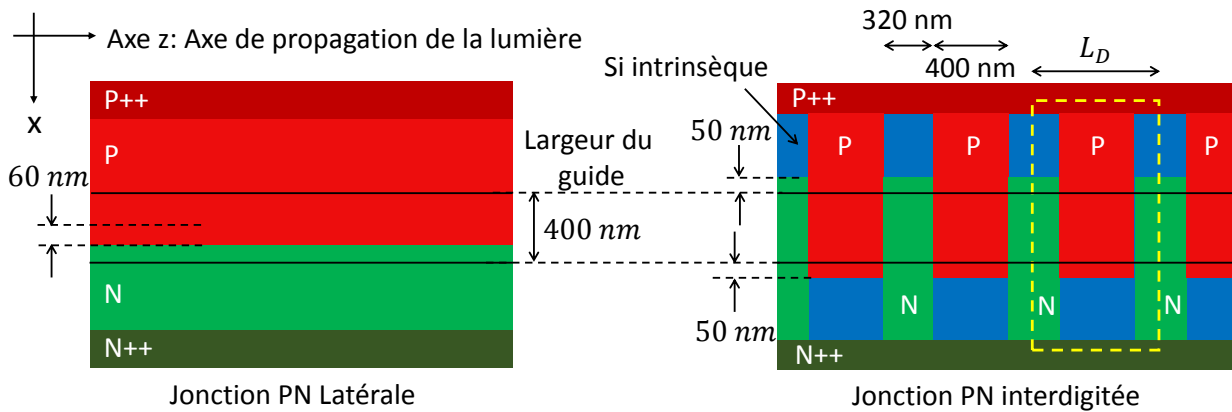


FIGURE 3.12 – Vue schématique du dessus des deux architectures de jonction PN implémentées dans les modulateurs caractérisés dans cette partie.

Comme les deux architectures ont été fabriquées dans les mêmes conditions, c'est une opportunité de mesurer l'efficacité des deux architectures et de les comparer à *posteriori* à des simulations incluant les étapes d'implantations.

3.3.1 Méthodologie d'extraction pour un MZI symétrique

Des MZI asymétriques ont été inclus sur chaque puce pour faciliter les caractérisations, mais n'ont pas pu être utilisés pour des raisons techniques. En conséquence c'est un modulateur plus complexe basé sur la combinaison de deux **MZI symétriques** qui a été utilisé. L'architecture du modulateur permet de réaliser des formats de modulations plus complexes. Bien que l'ensemble du composant comporte quatre régions actives (2 bras par MZI), les mesures sont faites pour une seule région active par composant. Le schéma de caractérisation est similaire à celui présenté Figure (3.10). Le composant comporte 11.6 mm de guide ruban dont 4 mm est dopé pour former la jonction PN.

Comme expliqué dans le chapitre précédent, l'absence de pics de transmission pour des MZI symétriques rend difficile l'extraction de l'efficacité de modulation. Suite à l'interaction avec l'équipe de caractérisation, nous avons testé et validé une nouvelle méthode pour contourner cette difficulté. Elle est basée sur **l'utilisation d'un déphaseur thermique**.

Le principe de la méthode est décrit Figure (3.13). L'idée est d'utiliser un déphaseur thermique afin de parcourir toute la sinusoïde caractéristique du MZI, c'est-à-dire obtenir un déphasage supérieur à

2π . Lorsque la jonction est polarisée suite à l'application d'une tension V_{bias} , la courbe de transmission va légèrement se décaler par effet d'électro-réfraction. L'efficacité de modulation à une tension donnée est déduite à partir de la valeur du déphasage thermique à appliquer pour obtenir la même courbe de transmission à 0 V.

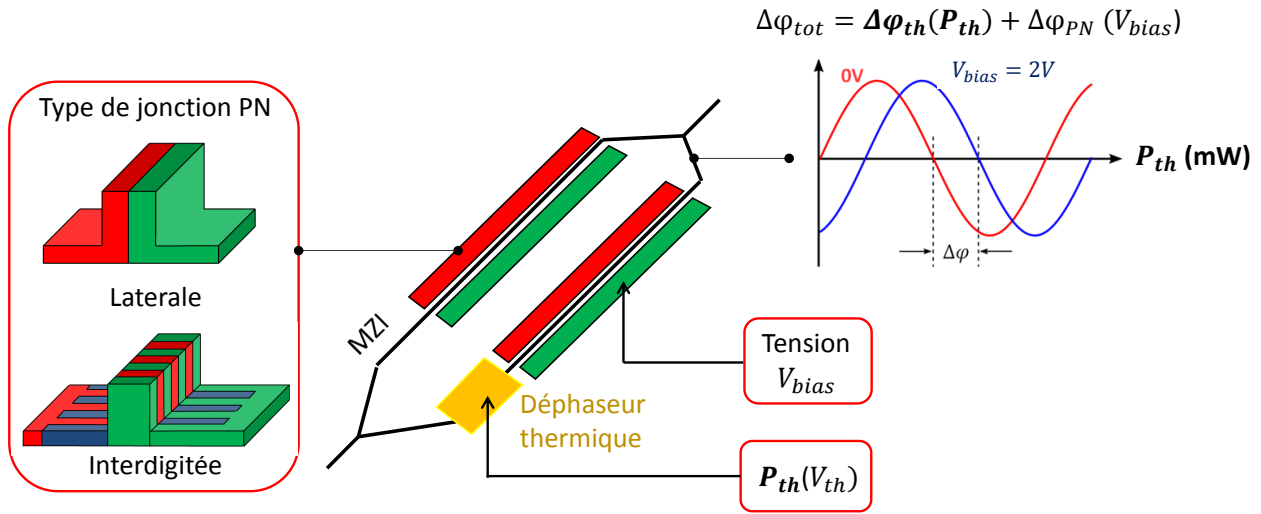


FIGURE 3.13 – Principe de mesure pour extraire l'efficacité du MZI symétrique à l'aide d'un déphaseur thermique $\Delta\phi_{th}$.

3.3.2 Caractérisations des modulateurs

Avant de caractériser ces modulateurs, des mesures préliminaires sur huit puces différentes ont permis d'obtenir des informations statistiques sur les pertes des guides ou les niveaux de dopages de la plaque considérée. Ces données servent de point de départ pour l'analyse des performances EO des modulateurs.

Estimation des pertes optiques et des niveaux de dopage

La mesure des **perdes des réseaux de couplage** est effectuée à partir d'un motif composé uniquement d'un réseau d'entrée et de sortie reliés par un guide droit. Pour cette plaque, l'ensemble des deux réseaux présente des pertes optiques situées entre **7 dB et 10 dB**, le maximum de transmission étant proche de 1565 nm. La dispersion des mesures ainsi que la déviation du maximum de transmission (autour de 1565 nm au lieu de 1550 nm) proviennent principalement de l'étape de gravure définissant les réseaux à l'échelle d'une plaque (la hauteur et le pas du réseau de couplage sont critiques pour les performances du composant).

Les **perdes de rugosité et de dopage** dans les guides sont mesurées à l'aide d'un ensemble de guides formant des spirales de différentes longueurs (voir Figure 3.14a). La longueur des spirales dopées est de 4, 6, 8, 10 mm, et celle associée aux spirales non dopées est de 2, 3, 4, ou de 5 cm.

L'évolution des pertes optiques étant proportionnel à la longueur totale du guide, une régression linéaire de la transmission mesurée en fonction de la longueur de la spirale permet d'extraire les pertes en [dB/mm] (voir Figure 3.14b).

Le Tableau (3.1) résume les valeurs de pertes obtenues pour différentes configurations de guide. Les guides en arête de 400 nm de large non dopés ont des pertes moyennes de 2.1 dB/cm. **Les pertes uniquement dues au dopage sont de 6.5 dB/cm pour la jonction PN latérale, et de 5 dB/cm pour la jonction interdigitée.** Ces pertes optiques sont moins importantes, car une partie du guide de la jonction interdigitée est intrinsèque (voir Figure 3.12).

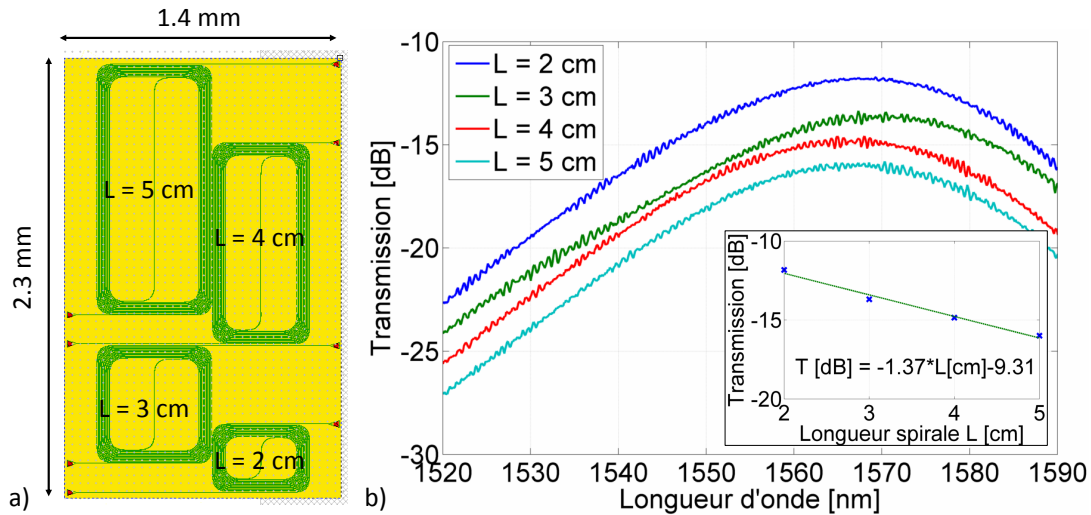


FIGURE 3.14 – a) Vue schématique des composants formant des spirales et permettant d’extraire les pertes des guides. b) Exemple de transmission obtenue de spirales non dopées à différentes longueurs. Ici les pertes des réseaux de couplage sont de 9.31 dB, et les pertes de rugosité sont estimées à 1.37 dB.

	Min [dB/cm]	Max [dB/cm]	Moyenne [dB/cm]	Médiane [dB/cm]	Déviaton standard [dB/cm]
Pertes de rugosité	1.4	2.8	2.1	1.8	0.9
Pertes associées à la jonction PN latérale	4.4	8.2	6.4	6.5	1.2
Pertes associées à la jonction PN interdigitée	7.6	3.5	5	4.7	1.1

Tableau 3.1 – Synthèse des valeurs de pertes optiques extraites de caractérisation de spirales pour plusieurs configurations de guide.

Enfin, les **niveaux de dopage** sont estimés à partir de motifs TLM (pour “Transfer Length Method” en anglais). La méthode consiste à mesurer la résistivité d’une portion de silicium dopée entre deux contacts métalliques séparés par différentes longueurs. Connaissant la dimension de chaque cellule et la valeur de la mobilité des porteurs en fonction du dopage, il est possible de remonter à une estimation du niveau de dopage. À noter qu’il est **implicite ment supposé l’utilisation de dopages P et N uniformes pour extraire cette information.**

Le Tableau (3.2) présente la valeur des différents niveaux de dopage. La méthode d’extraction donne une estimation du dopage P de $2.5 \times 10^{17} \text{ cm}^{-3}$ et du dopage N de $4.5 \times 10^{17} \text{ cm}^{-3}$, avec une déviation standard inférieure à 7%.

Efficacité de modulation des jonctions latérales et interdigitées

Les caractérisations ont été faites sur trois puces différentes pour les deux variantes de jonction. Pour chaque modulateur, la longueur d’onde de travail est celle où la transmission des réseaux de couplage est maximale. Pour des raisons techniques, les mesures sont faites à différentes tensions V_{bias} pour une puissance P_{th} constante. Un post-traitement adéquat permet de reconstruire les courbes similaires à celles de la Figure (3.13). La plage de tension balayée varie de 0 V à 7.1 V de manière à

Type de dopage	Moyenne [at/cm ³]	Mediane [at/cm ³]	Déviation standard [at/cm ³]
P	2.5 10 ¹⁷	2.6 10 ¹⁷	1.5 10 ¹⁶
N	4.5 10 ¹⁷	4.6 10 ¹⁷	3.1 10 ¹⁶

Tableau 3.2 – Estimation des niveaux de dopages des différentes régions P et N à partir de l'extraction de mesures de résistance de motifs TLM.

obtenir une variation de puissance allant de 0 mW à 50 mW par pas de 1 mW. La résistance électrique associée au déphaseur est estimée à 1 kΩ. Enfin, la tension appliquée à la région active V_{bias} est de 0 V à -5 V par pas de 1 V.

La Figure (3.15) présente les courbes de transmission obtenues pour un modulateur à jonction PN latérale en échelle linéaire. L'allure des courbes est celle attendue, sous la forme d'une sinusoïde où le maximum de chaque courbe augmente lorsque V_{bias} diminue. Le maximum de transmission à 0 V correspond à **-17.5 dB**.

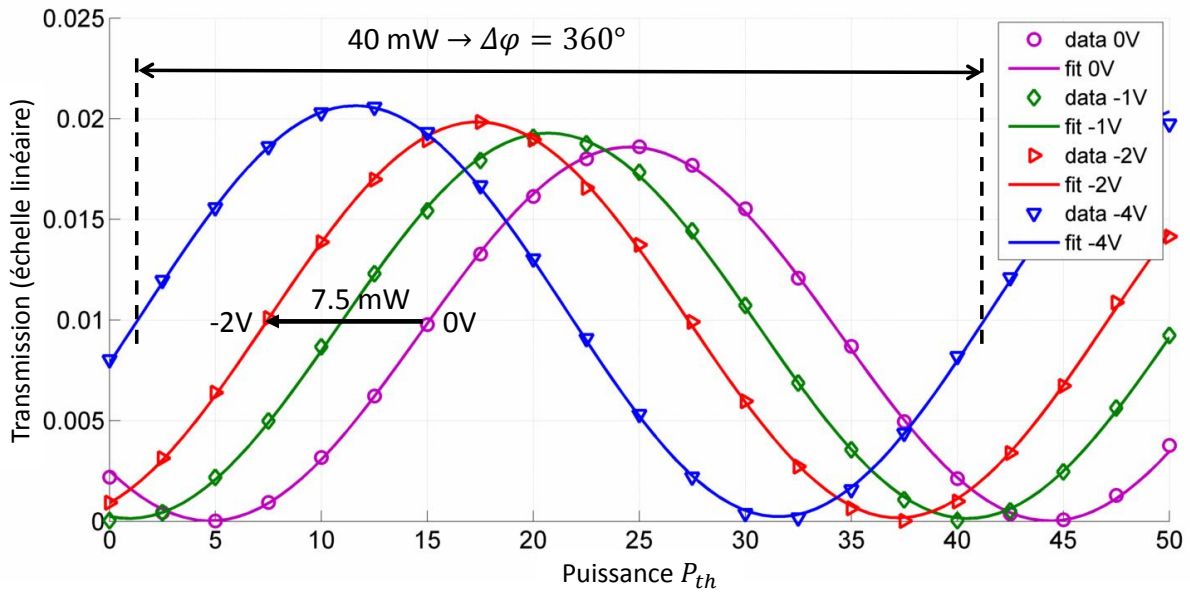


FIGURE 3.15 – Courbes représentant l'évolution de la transmission en fonction de la puissance injectée dans le déphaseur thermique à différentes tensions.

Un bilan de pertes dans la chaîne de mesure donne une **estimation de transmission de -15.5 dB** (-8.5 dB pour les réseaux de couplage, -2.4 dB pour la partie dopée des guides, -2.6 dB pour la jonction PN, et environ -1 dB pour les deux MMI), ce qui est proche de la valeur mesurée.

Un déphasage de 360° est obtenu pour une puissance P_{th} de 40 mW. Comme entre les tensions $V_{bias} = 0$ V et $V_{bias} = -2$ V il faut appliquer 7.5 mW pour obtenir la même courbe de transmission, on en déduit qu'un déphasage de 67.5° est obtenu, soit $\Delta\phi = 16.9^\circ/mm$ à -2 V.

En répétant cette opération pour chaque tension et pour chaque modulateur mesuré, on obtient l'évolution de l'efficacité de modulation en fonction de la tension. Comme le montre la Figure (3.16) **les efficacités de modulation obtenues se situent autour de 16.1°/mm à -2 V pour les modulateurs à jonction PN latérale, et autour de 11.5°/mm à -2 V pour les modulateurs à jonction PN interdigitée.**

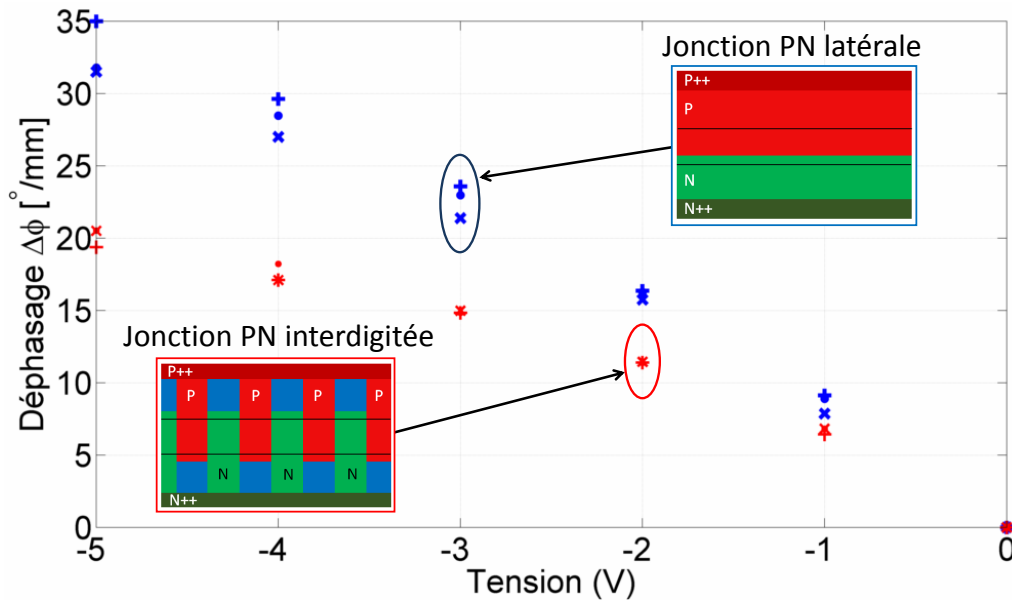


FIGURE 3.16 – Comparaison de l'évolution de l'efficacité de modulation entre une jonction PN latérale et interdigitée. Les mesures ont été faites sur trois modulateurs pour chaque type de jonction.

Bande passante électro-optique des modulateurs à jonction latérale

En complément de ces caractérisations, des mesures de bandes passantes électrique et électro-optique ont été effectuées dans un second temps à la fin de ma thèse par l'équipe de caractérisation. Les mesures portent sur le modulateur à jonction latérale dont les électrodes sont en configuration GSG, et où les masses sont reliées entre elles (cela permet d'éviter des effets parasites illustrés Figure (2.14)). Les mesures ont été faites sur deux puces découpées, et le principe de mesure est basé sur l'extraction du paramètre S21. Sur l'ensemble des jonctions PN caractérisées, une bande passante électrique moyenne de **13 GHz** est obtenue (statistique sur huit jonctions), pour une bande passante électro-optique de **11.5 GHz** (statistique sur trois jonctions).

Suite à ces différentes caractérisations, l'objectif est maintenant d'**interpréter les résultats à partir des simulations numériques**. En reprenant le même raisonnement que la section précédente, une estimation des performances EO est obtenue en respectant les conditions d'implantation et la position de la jonction prévue dans le guide. Cependant, un écart est observé entre les valeurs numériques et celles obtenues par les mesures. L'hypothèse de travail pour expliquer cet écart est de supposer un **désalignement des masques d'implantation** lors de la fabrication. Pour vérifier cette hypothèse et quantifier son impact, une étude numérique plus poussée doit être réalisée.

3.3.3 Interprétation des résultats statiques : impact du désalignement des masques d'implantation sur l'efficacité et les pertes des modulateurs

Cas de la jonction PN latérale

Une première simulation a été faite pour modéliser la jonction PN latérale en respectant la géométrie du guide présenté Figure (3.8), et en tenant compte des conditions d'implantations utilisées lors de la fabrication. La Figure (3.17) montre le profil des dopants obtenu dans le guide. Comme l'illustrent les vues en coupe, le maximum du profil de chaque type de dopage est à mi-hauteur du guide, et la position de la jonction est décalée de 60 nm par rapport au centre du guide. La moyenne des dopages cotés P et N suivant l'axe y est respectivement de $3.8 \times 10^{17} \text{ cm}^{-3}$ et de $3.1 \times 10^{17} \text{ cm}^{-3}$. Ces valeurs sont proches que celle obtenue avec les mesures TLM.

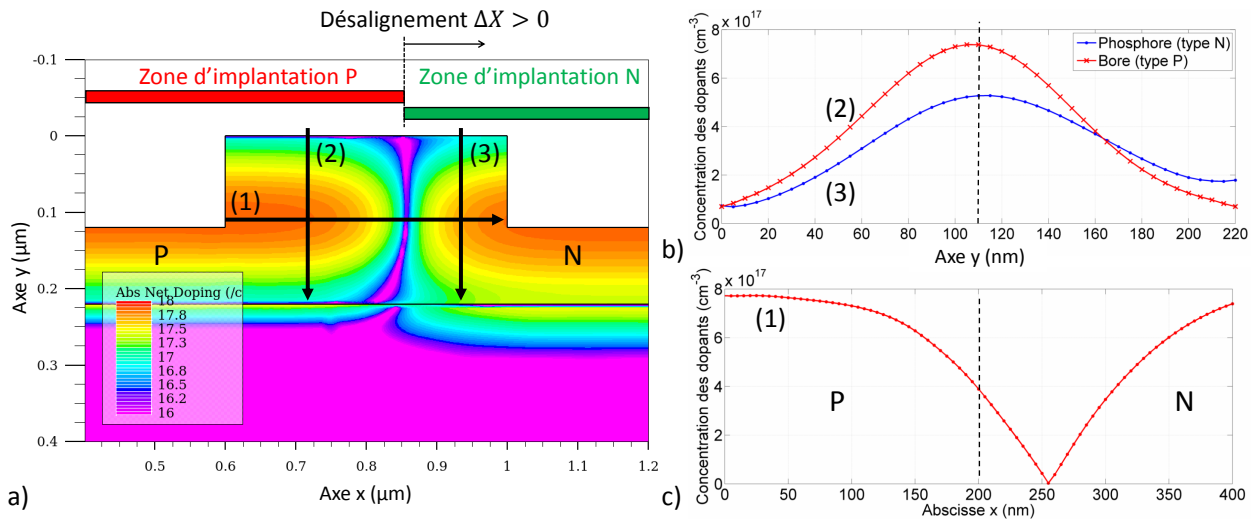


FIGURE 3.17 – a) Cartographie de la section transverse d'un modulateur montrant le profil réel de la jonction PN avec b)-c) les coupes associées montrant l'évolution de la concentration de dopants.

La difficulté intervient lorsque l'on cherche à comparer les simulations avec les caractérisations. En effet, comme le montre la Figure (3.18), les simulations ne rendent pas correctement compte des caractérisations. Elles surestiment à chaque fois l'efficacité de modulation, même en considérant un profil de jonction plus réaliste. Pour comprendre l'origine de cet écart, il faut pousser le raisonnement précédent encore plus loin en considérant **les variations inhérentes liées à la fabrication**.

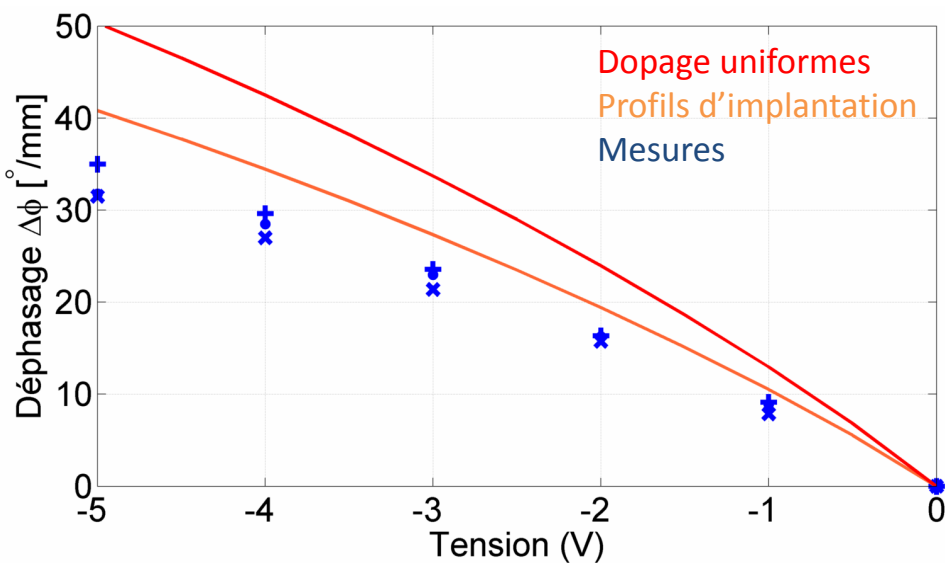


FIGURE 3.18 – Comparaison entre les simulations et les caractérisations des modulateurs à jonction PN latérale.

En effet, comme nous l'avons vu précédemment, les différents niveaux de gravure ou de lithographie ne sont pas réalisés en même temps. Il est donc nécessaire de les aligner à chaque fois lors d'une étape dédiée. En pratique, la précision d'alignement n'est pas parfaite puisqu'elle dépend de l'équipement utilisé. Il existe donc *toujours* une incertitude sur la position *reelle* des zones d'implantation P et N. Le recouvrement ou la séparation des masques N et/ou P peut créer une zone de **contre dopage**, ou **une région intrinsèque** involontaire dans la jonction, modifiant ainsi les performances EO de la région active.

D'après la Figure (3.12), la position de la jonction PN latérale va être modifiée pour un désalignement des masques P et N suivant l'axe x , noté par la suite Δx_P et Δx_N . Pour la jonction interdigitée, des valeurs non nulles de Δx_P et de Δx_N vont réduire ou augmenter la dimension de la zone de déplétion. La structure étant périodique suivant l'axe de propagation (axe z), c'est la **position relative des masques** $\Delta z_{PN} = \Delta z_P - \Delta z_N$ qui va influencer les performances EO de la jonction.

Pour quantifier l'impact du désalignement des masques sur les performances EO de la région active, une étude paramétrique numérique a été faite pour le jonction PN latérale en gardant les mêmes conditions d'implantations, mais en supposant un **décalage des masques suivant l'axe x de ± 150 nm** par rapport à la valeur ciblée (la précision typique de l'équipement utilisé au CEA-Leti est de ± 120 nm). Les résultats de cette étude sont représentés Figure (3.19).

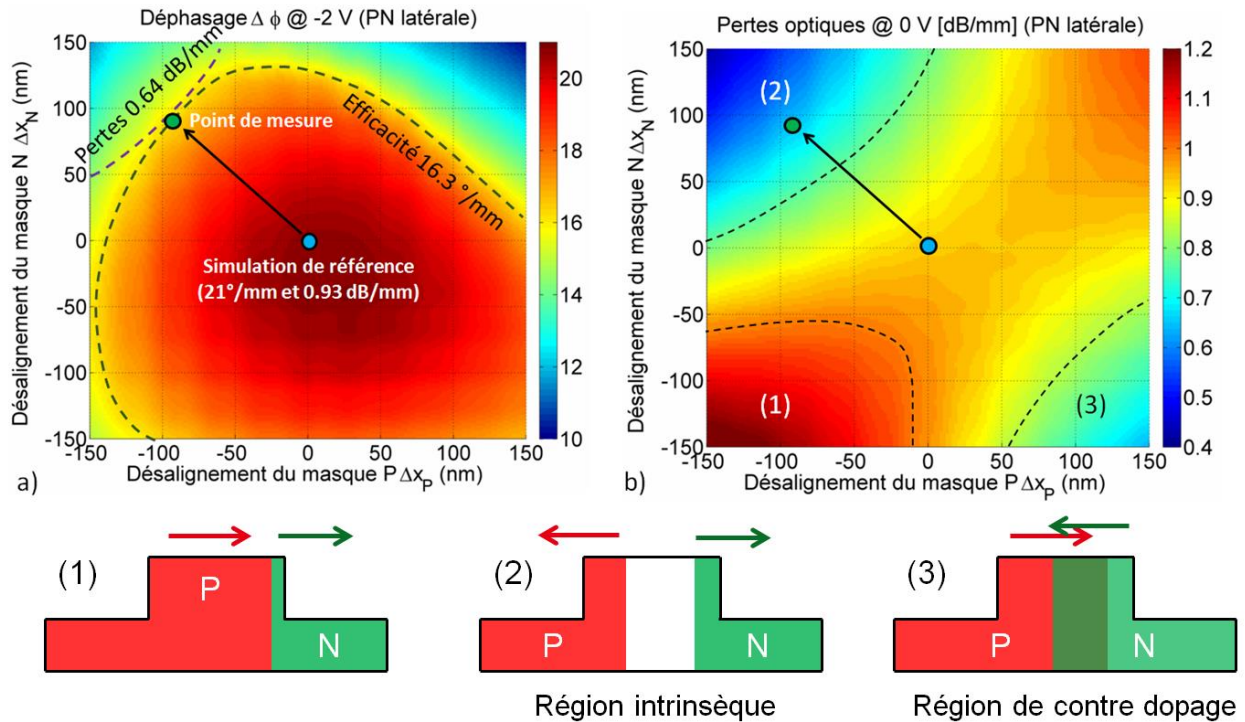


FIGURE 3.19 – Abaques représentant l'impact d'un désalignement des masques de lithographie pour une jonction PN latérale, a) sur l'efficacité de modulation, b) sur les pertes optiques. c) Interprétation des différentes zones de l'abaque par rapport au décalage des masques de lithographies P et N.

Comme le montre l'abaque de la Figure (3.19a), l'efficacité de modulation a un comportement quasi parabolique en fonction du désalignement des masques, autour d'un maximum d'efficacité de $20.9^\circ/mm$ qui est excentré par rapport à la valeur cible. Ce maximum correspond à une **configuration de contre dopage**, avec un désalignement du masque P d'environ 15 nm, et un désalignement du masque N d'environ -30 nm.

En terme de tolérance à la fabrication, un alignement des masques avec une précision de ± 85 nm est nécessaire pour garantir une variation de l'efficacité de modulation inférieure à $2^\circ/mm$ pour 90% des modulateurs (60% pour une tolérance d'alignement de ± 120 nm).

Dans le cas des pertes, le dopage coté P étant plus important que le dopage côté N, les pertes optiques sont plus importantes dans le cas où seul le dopage P est prépondérant dans le guide (zone 1 de la Figure 3.19b). Inversement, elles sont réduites lorsque le désalignement des masques génère une région intrinsèque (zone 2 de la Figure 3.19b), ou lorsqu'un recouvrement des masques produit une zone faiblement dopée (dans notre cas, elle a un niveau de dopage P de $8 \times 10^{16} \text{ cm}^{-3}$), ce qui correspond à la zone 3.

En recoupant les simulations avec les valeurs mesurées, **les performances EO obtenues à partir des caractérisations peuvent s'expliquer par un désalignement des masques Δx_P de -100 nm et Δx_N de +90 nm.**

Cas de la jonction PN interdigitée

Un raisonnement similaire peut être appliqué aux modulateurs à jonction interdigitée. L'estimation des performances EO de ce type de structure nécessite en principe des simulations 3D relativement lourdes à réaliser, car la variation de charges se produit suivant l'axe de propagation z du mode optique [133]. Cependant, il est possible d'obtenir au premier ordre une bonne estimation de ces performances avec un modèle 1D, en prolongeant la notion de faible perturbation utilisée dans la section 3.1.1.

En négligeant tout effet de bord suivant l'axe x , la variation de charges ne se produit que suivant l'axe z dans la section transverse du guide où la jonction PN est présente. La fraction de la puissance optique qui traverse cette section, notée par la suite $\Gamma(\Delta x_P, \Delta x_N)$, voit la même variation de charges à une position z_0 donnée. Autrement dit, la variation d'indice Δn ne dépend que de z . L'application de la relation (3.1) donne alors :

$$\Delta n_{eff} = \iiint |\Psi(x, y)|^2 \Delta n(z) dx dy dz = \underbrace{\int_{jonctionPN} |\Psi(x, y)|^2 dx dy}_{\Gamma(\Delta x_P, \Delta x_N)} \times \int_{L_D} \Delta n(z) dz \quad (3.3)$$

Avec L_D la longueur élémentaire comportant deux jonctions PN (voir Figure 3.12, ici $L_D = 720$ nm). La valeur de la première intégrale est déterminée par une simulation optique. Pour calculer la seconde intégrale, un profil de variation de charges 1D est utilisé à partir d'une **jonction PN abrupte** ayant pour niveaux de dopage P et N uniforme les **valeurs moyennes** de ceux obtenus pour une jonction "réelle". En l'occurrence ici $N_A = 3.8 \times 10^{17}$ et $N_D = 3.1 \times 10^{17} \text{ cm}^{-3}$. En posant $L_{ref} = 1 \text{ mm}$, l'efficacité de jonction est déduite par la relation (3.4) :

$$\Delta \phi [^\circ / mm] = \frac{360}{\lambda [mm]} \times \frac{\Delta n_{eff} L_{ref} [mm]}{L_D [mm]} \quad (3.4)$$

A noter qu'ici que le désalignement des masques selon l'axe x réduit la région de déplétion de la jonction PN à 310 nm dans le guide de la section transverse. La fraction du mode optique voyant la variation de charges est alors réduite à 56 % (contre 70% sans désalignement).

Une estimation des pertes à 0 V due au dopage est obtenue en subdivisant une période élémentaire en quatre types de sections transverses :

- la portion de la structure où la section transverse est en partie dopée que d'un seul type de dopage (N ou P),
- la portion de la structure où les masques se superposent et provoquent un effet de contre-dopage,
- la portion de la structure où la section transverse est intrinsèque suite au désalignement des masques, les pertes associées étant négligeables.

L'estimation des pertes optiques peut être alors déduite de la relation (3.5) :

$$\alpha_{eff} [dB/mm] = \frac{\alpha_P (L_P - |\Delta z_{PN}|) + \alpha_N (L_N - |\Delta z_{PN}|) + \alpha_{CTR} |\Delta z_{PN}|}{L_D} \quad (3.5)$$

Avec :

- $\Delta z_{PN} = \Delta z_P - \Delta z_N$ le décalage relatif des masques,
- $L_P = 400 \text{ nm}$ et $L_N = 320 \text{ nm}$ les longueurs des régions dopées P et N,
- $L_D = L_P + L_N$ la période élémentaire de la jonction interdigitée,

- α_N , α_P , et α_{CTR} les pertes associées à chacune des configurations de section transverse. Dans notre cas, des simulations optiques donnent $\alpha_N = 0.96$ dB/mm, $\alpha_P = 0.83$ dB/mm, et $\alpha_{CTR} = 0.43$ dB/mm.

Une étude paramétrique similaire à celle présentée juste avant a été appliquée à la jonction PN interdigitée en tenant compte du désalignement Δx_P de -100 nm et Δx_N de +90 nm obtenus à partir des mesures de la jonction latérale. Les résultats sont présentés sur les abaques de la Figure (3.20), la symétrie suivant l'axe $\Delta z_N = -\Delta z_P$ traduisant que la tolérance d'alignement relative des masques.

Sur la plage étudiée, l'efficacité de modulation varie de **15.8 °/mm à 9.7 °/mm à -2 V** et les pertes optiques varient entre **0.33 dB/mm et 0.88 dB/mm**. Les pertes diminuent progressivement en fonction du désalignement, car cela crée soit une région intrinsèque (pertes négligeables), soit une région de contre dopage (pertes plus faibles).

L'efficacité de modulation est inférieure à celle obtenue pour la jonction latérale, car la période élémentaire des régions dopées est trop grande. Des simulations complémentaires montrent qu'une longueur L_D de **540 nm** est nécessaire pour obtenir une efficacité équivalente à celle de la jonction latérale.

En terme de stabilité, bien que la jonction PN interdigitée ne soit dépendante que d'un désalignement relatif, elle est plus sensible à un effet de désalignement. Les simulations montrent qu'un alignement des masques avec une précision de **±40 nm** est nécessaire pour garantir une variation d'efficacité inférieure à 2°/mm pour 90% des modulateurs (à ±120 nm, seuls 40% respectent cette condition).

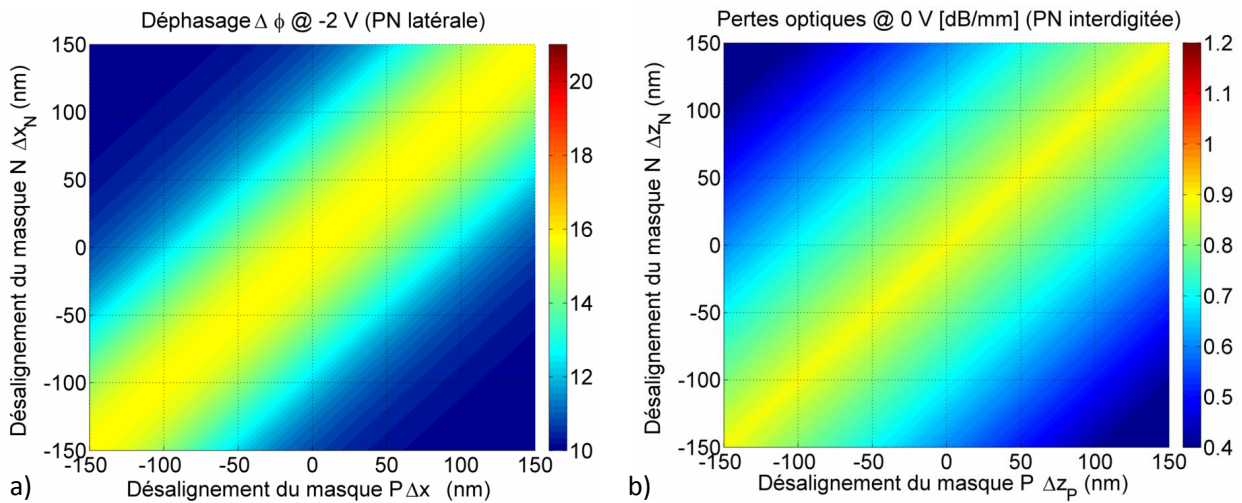


FIGURE 3.20 – Abaques représentant l'impact d'un désalignement des masques de lithographie pour une jonction PN interdigitée, a) sur l'efficacité de modulation, b) sur les pertes optiques.

Par rapport aux caractérisations, un désalignement relatif $|\Delta y_{PN}|$ de **120 nm** permet d'obtenir la valeur $\Delta \phi = 11.5$ °/mm mesurée, mais les pertes optiques estimées sont alors de 0.66 dB/mm. Pour obtenir les pertes mesurées de 0.5 dB/mm, un désalignement de 204 nm est nécessaire. La première option est cependant plus réaliste, car le modèle utilisé permet de mieux estimer l'efficacité de modulation (basée sur une *variation* de charges) que les pertes optiques. À 0 V, le calcul ne tient pas en compte les effets de déplétion suivant l'axe de propagation de la structure : les pertes sont donc surestimées, ce qui est cohérent avec ce qui est obtenu.

3.3.4 Synthèse

Nous avons mesuré et caractérisé des modulateurs comportant une jonction PN latérale ou interdigitée. Les modulateurs étant basés sur un Mach-Zender symétrique, une nouvelle méthode de mesure pour extraire les performances EO a été testée et validée en utilisant un déphaseur thermique. **Cette méthode est applicable pour tout MZI symétrique dès lors que le déphaseur thermique est suffisamment efficace pour obtenir un déphasage supérieur à 2π .**

De plus, grâce aux nouvelles simulations il a été possible d'extraire des informations propres aux étapes de lithographie et d'implantation qui créent la jonction PN (voir Tableau 3.3). On rappelle que pour ce cas d'étude, la position de la jonction est décalée de +60 nm vers le côté N, afin de favoriser la déplétion des trous côté P.

Type de dopage	Dose d'implantation [at/cm ⁻²]	Énergie d'implantation [keV]	Dopage moyen		Estimation du désalignement des masques	
			mesuré [at/cm ⁻³]	simulé [at/cm ⁻³]	Axe x (nm)	Axe y (nm)
P	10 ¹³	30	2.5 × 10 ¹⁷	3.8 × 10 ¹⁷	-100	$\Delta y_{PN} = +120$
N	1.2 × 10 ¹³	100	4.5 × 10 ¹⁷	3.1 × 10 ¹⁷	+90	

Tableau 3.3 – Résumé des principales caractéristiques liées aux étapes d'implantation définissant la jonction PN pour les modulateurs étudiés dans cette partie.

Une étude numérique appliquée à chaque variante de jonction permet de remonter à une estimation du désalignement des masques P et N. Comme le montre la Figure (3.21), tenir compte de ces effets dans les simulations permet de reproduire le comportement de l'efficacité mesurée pour les deux jonctions. Pour la jonction PN latérale, les pertes mesurées sont de **0.64 dB/mm** sous ces hypothèses. Dans le cas de la jonction interdigitée, le modèle 1D utilisé est satisfaisant pour retrouver l'évolution de l'efficacité de modulation, mais surestime les pertes mesurées de **0.5 dB/mm** de 0.16 dB/mm.

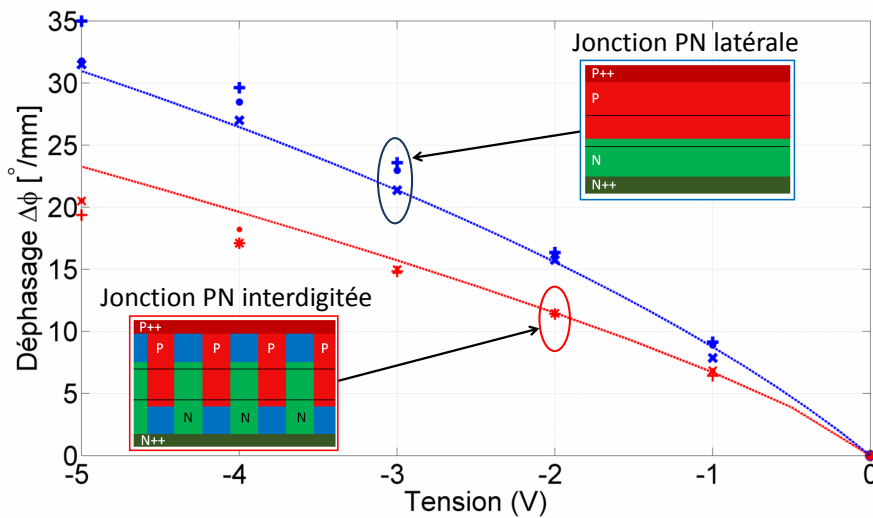


FIGURE 3.21 – Comparaison entre les caractérisations (symbolisé en points) et les simulations numériques de l'efficacité de modulation (en trait plein) en tenant compte d'un profil de jonction plus réaliste et du désalignement des masques d'implantation.

L'efficacité de modulation dans le cas d'une jonction PN interdigitée est inférieure à celle obtenue pour une jonction latérale, car la période élémentaire de la structure $L_D = 720$ nm choisie est trop grande (elle avait été imposée par le choix du type de masque). L'utilisation du modèle 1D permet de montrer qu'une efficacité équivalente à une jonction latérale est atteinte pour une périodicité inférieure à 540 nm.

Enfin, les différentes études paramétriques ont permis d'**estimer la tolérance de fabrication** des différentes structures. Pour cette configuration de jonction, et ce procédé de fabrication, une précision d'alignement de ± 120 nm sur les masques d'implantation implique que **60% des modulateurs à jonction PN latérale auront une dispersion d'efficacité inférieure à 2 °/mm, contre 40 % si une jonction interdigitée est utilisée**. Un taux de 90% peut être atteint dans le cas d'une jonction latérale si la précision d'alignement est assurée à ± 85 nm près, contre ± 40 nm près pour l'interdigitée.

Cette tolérance de fabrication peut être améliorée en changeant le procédé de fabrication de la jonction PN en utilisant une **approche de contre dopage** [134]. Cette approche se base sur la recherche *volontaire* du recouvrement d'un masque d'implantation sur l'intégralité du guide. L'ajustement des doses d'implantation pour équilibrer les niveaux de dopage permet de définir une jonction PN plus abrupte **qui ne sera dépendant que d'un seul masque d'implantation**. Il est donc attendu une réduction significative de l'impact du désalignement des masques d'implantations.

Conclusion

En conclusion, les effets de fabrication ont été pris en compte dans les simulations numériques en intégrant les effets d'implantation, critique pour la définition de la jonction PN du modulateur. Le processus de simulation a été testé et validé suite à l'**optimisation de doses d'implantation** pour un premier lot de modulateurs.

L'étude paramétrique a notamment révélé l'existence d'une courbe qui minimise les pertes optiques pour une efficacité donnée. Les doses choisies ($2 \times 10^{13} \text{ cm}^{-3}$ côté P, et $1 \times 10^{13} \text{ cm}^{-3}$ côté N) permettent d'obtenir un point de fonctionnement sur cette courbe. Le recoupement des caractérisations et des simulations ont permis de retrouver les performances statiques attendues : une efficacité de 20 °/mm à -2 V avec des pertes dues au dopage de 1.4 dB/cm à 0 V.

L'application de ce nouvel outil nous a aussi permis de caractériser et de comparer deux types d'architectures de jonction PN. L'impact du désalignement des masques d'implantation inhérent à la fabrication sur les performances EO du modulateur a été mis en évidence, et la prise en compte de ces effets nous a permis de retrouver l'évolution de l'efficacité mesurée.

Perspectives

La mise en place et l'amélioration du processus de simulation pour estimer les performances EO d'un modulateur PN nous a permis de fiabiliser la filière associée, et de mieux comprendre l'impact des effets de fabrication sur le modulateur. La Figure (3.22) présente l'architecture du programme de simulation à la fin de cette thèse permettant de réaliser le cycle d'optimisation. Le coeur du programme se base sur la co-simulation électro-optique entre Silvaco et Lumerical.

Après l'extraction des performances EO, une étape incorporant des algorithmes d'optimisation pourra être utilisée à terme lorsque le nombre de paramètres à gérer deviendra trop important [135]. Le programme complet est entièrement automatisé et piloté par Matlab de manière à rendre accessible ce type de simulation pour l'équipe de conception et de fabrication.

À partir de ce programme, il est alors possible d'étudier plusieurs problématiques qui n'ont pas été abordées au cours de cette thèse, et qui permettraient de consolider la filière des modulateurs à jonction PN. On peut citer :

- l'impact du désalignement des masques sur les performances EO du modulateur en utilisant l'approche du contre dopage,
- l'optimisation des conditions d'implantations pour définir les contacts N+/P+ afin d'optimiser la résistance de contact du modulateur,

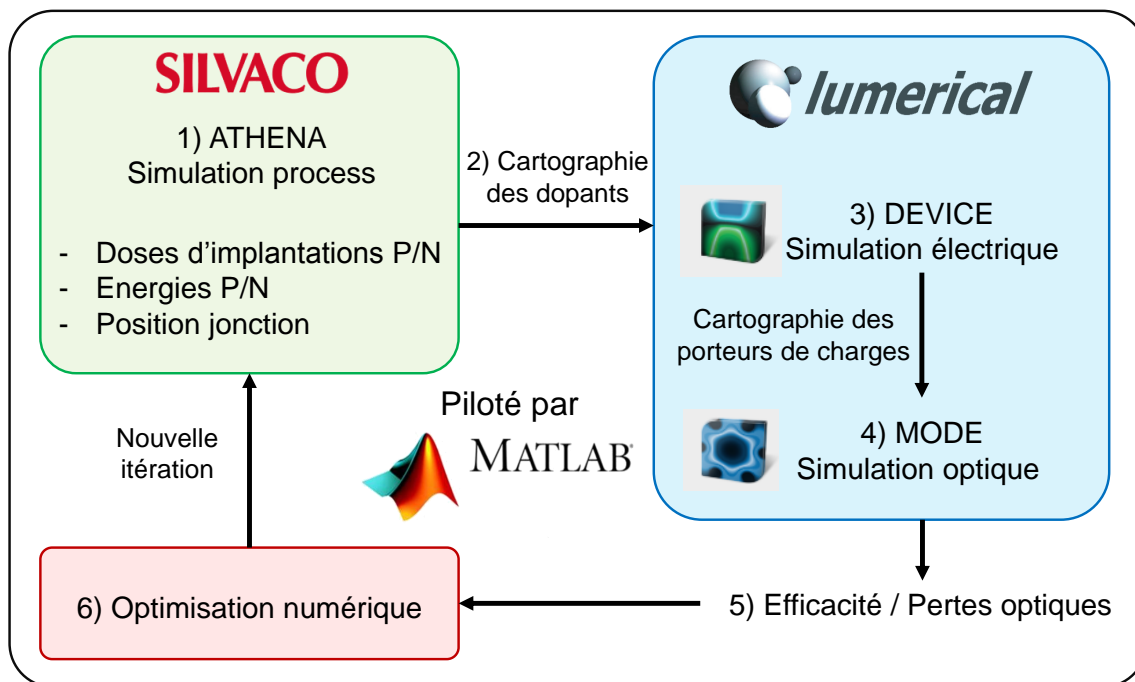


FIGURE 3.22 – Cycle de simulations permettant la modélisation et l’optimisation des performances électro-optiques d’un modulateur à jonction PN.

- l’étude de l’influence des différentes étapes de recuit dans un procédé de fabrication complet (ces étapes peuvent modifier le profil de la jonction PN),
- l’estimation réelle du gain de performances EO si plusieurs implantations P ou N sont utilisées pour former une jonction PN plus abrupte,
- la recherche d’un profil de jonction non conventionnel pour améliorer les performances du modulateur en utilisant un algorithme d’optimisation.

Pour finir, l’étape suivante pour consolider la chaîne de conception serait 1) de calibrer plus finement les simulations d’implantations à partir de **profils SIMS** donnant le profil réel d’implantation obtenu sur la plaque, et 2) d’**intégrer les simulations RF** dans le programme pour permettre le dimensionnement d’électrodes RF.

Il existe donc encore plusieurs leviers qui peuvent d’améliorer les performances EO d’un modulateur à jonction PN. Cependant il est intéressant de connaître les performances d’autres types de jonctions pour avoir une vue plus générale du problème, et qui permettrait de mieux choisir l’architecture de la prochaine génération de modulateur. L’utilisation d’une **jonction capacitive** est à ce titre intéressant puisqu’elle offre une grande efficacité de modulation, et plusieurs voies de conception associées à ces structures n’ont pas encore été explorées.

Chapitre 4

Modulateurs capacitifs latéraux

Sommaire

4.1 Réglage des paramètres numériques	69
4.2 Structure SISCAP : évaluation des performances, compromis entre les différents facteurs de mérite	75
4.3 Dimensionnement du modulateur à jonction capacitive latérale	82
4.4 Performances et optimisation du modulateur	85

Dans ce chapitre nous allons nous intéresser à l'utilisation de **structures capacitives** pour les modulateurs, où l'on cherche à provoquer une variation de charges en accumulant des porteurs près d'un oxyde.

Avant le début de cette thèse, des modulateurs capacitifs avaient déjà été démontrés, que ce soit dans un anneau [127] ou dans un Mach-Zehnder avec la structure SISCAP [125] (voir Figure 4.1a).

Ces composants utilisent une couche d'oxyde horizontale, et présentent une grande efficacité, avec un produit $V_{\pi}L_{\pi}$ une décade au-dessous de la plupart des modulateurs PN, de l'ordre de 0.2 V.cm - 0.25 V.cm. Dans le cas des modulateurs PN, malgré différentes approches il est difficile d'atteindre des efficacités en dessous de 1 V.cm et qui soient compatibles à des tensions de circuits CMOS. Les deux exemples de modulateurs capacitifs cités précédemment illustrent le fait que ces composants ont le potentiel de remplir les objectifs suivants :

- Une grande efficacité, c'est à dire un produit $V_{\pi}L_{\pi}$ inférieur à 1 V.cm,
- Une tension de commande inférieure à $2 V_{pp}$,
- Des pertes optiques suffisamment faibles avec un taux d'extinction élevé,
- Une bande passante électro-optique d'au moins 25 GHz.

Cependant, l'inconvénient principal de ces composants est d'**utiliser du poly-silicium** au-dessus de la grille d'oxyde qui rajoute des pertes optiques supplémentaires. De par l'intérêt que peuvent apporter les structures capacitives, **deux architectures alternatives** ont été proposées par le CEA basé sur l'utilisation d'un **mur d'oxyde vertical** pour **s'affranchir de l'utilisation du poly-silicium** et réduire les pertes optiques de la structure. Cette approche se base sur des procédés de fabrication innovants proposés avant, et au début de ma thèse [136, 137] (voir chapitre 6 pour plus de renseignements). Dans l'immédiat, ce chapitre se concentre sur l'étude de la structure SISCAP, ainsi que la première architecture alternative présentée Figure (4.1b).

L'un des objectifs de cette thèse est d'évaluer la **faisabilité** de modulateurs capacitifs avec un mur d'oxyde vertical, et d'**estimer leurs performances électro-optiques** pour trouver un point de fonctionnement qui respecte le cahier des charges. Ce type de modulateur étant nouveau, plusieurs aspects électriques et optiques de ces composants n'avaient pas encore été étudiés, ou peu décrits

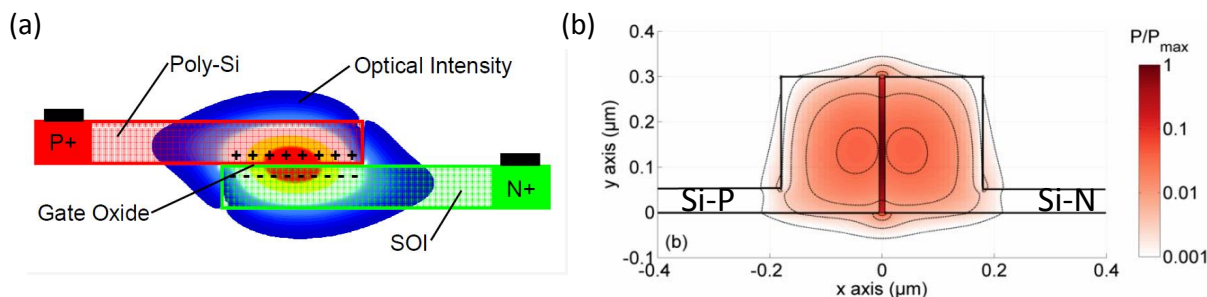


FIGURE 4.1 – a) Section transverse de la structure SISCAP proposée par CISCO avec un grille d’oxyde horizontale, b) Première structure alternative proposée par le CEA comportant un mur d’oxyde vertical au centre du guide. Le chapitre porte sur l’étude de ces deux structures.

dans la littérature (les compromis de conception et de performances atteignables avec la structure SISCAP n’étaient pas connus). En conséquence, une partie importante de ma thèse a été consacrée à la compréhension de la physique de ces modulateurs (aspects semi-conducteurs et optiques) pour dégager des tendances, et explorer différentes voix de conception.

Pour dimensionner un modulateur nouveau capacitif, il est nécessaire de passer par un certain nombre d’étapes numériques. Cela passe notamment par des simulations électro-optiques dont il faut garantir la fiabilité numérique. La principale difficulté est de modéliser correctement la **couche d’accumulation près de l’oxyde** le tout dans un temps de simulation raisonnable pour estimer les performances électro-optiques du modulateur.

L’objet de ce chapitre est d’expliquer la méthodologie qui a été utilisée pour développer les outils numériques, optimiser le modulateur capacitif, et donner les principaux résultats associés. Les principales étapes sont résumées ci-après, et constituent le fil rouge de ce chapitre.

1. La première étape consiste à **mettre en place des simulations électriques et optiques**. Il faut implémenter les structures à simuler (géométrie et dopage), régler les paramètres matériaux, choisir les modèles numériques, et procéder à des études de convergence pour trouver les paramètres numériques optimaux. Ces paramètres purement numériques seront fixés pour toute la suite de l’étude.
2. Lorsque la fiabilité des résultats est assurée, **des simulations électro-optiques sont lancées sur un cas connu**, à savoir la structure SISCAP. L’objectif est de comprendre la physique du dispositif via une ou plusieurs études paramétriques, et de recouper les résultats de simulation avec ceux donnés dans la littérature.
3. La troisième étape est de **dimensionner la nouvelle structure** en s’appuyant sur l’étude précédente. Il faut alors dimensionner le dispositif de manière à respecter le cahier des charges présenté en début de chapitre, et qui doit respecter les contraintes de fabrication.
4. Enfin, la dernière étape est d’**implémenter la région active de type capacitif dans un modulateur** et de quantifier ses performances pour trouver un point optimal de fonctionnement en terme d’efficacité, de pertes optiques, et de bande passante.

4.1 Réglage des paramètres numériques

Comme pour les modulateurs PN, les simulations électriques, optiques, et électro-optiques des modulateurs capacitifs ont été faites à partir de la suite **Lumerical**. Des scripts ont été directement implémentés dans ces logiciels pour lancer des études paramétriques. Le post-traitement des résultats est assuré par des scripts Matlab. Une partie substantielle de la thèse a été consacrée à développer ces scripts, de manière à ce qu'ils puissent être réutilisés par la suite. La version finale permet notamment de réaliser plusieurs types d'études paramétriques sur la région active.

Au cours de ces simulations, les structures simulées dépendent d'une dizaine de variables, avec autant de paramètres matériaux que de paramètres purement numériques. L'étape de calibration est donc vraiment importante, en particulier lorsque le comportement de la structure n'est pas complètement compris : s'il y a des incertitudes sur l'interprétation des résultats, il faut au moins être sûr que cela ne provient pas d'effets numériques. Il faut donc régler ces paramètres au cours de chaque étape de simulation de manière à **minimiser les incertitudes numériques, tout en faisant un compromis entre le temps de calcul, la précision, et l'espace de stockage mis à disposition**. Cette section donne quelques exemples de paramètres à régler pour ces simulations.

4.1.1 Modèles physiques électriques

Le logiciel DEVICE de Lumerical permet d'étudier le comportement électrique de composants semi-conducteurs. La simulation va dépendre de plusieurs paramètres et de modèles se basant sur plusieurs hypothèses. On peut citer la distribution des dopages actifs, la mobilité des électrons ou des trous, les phénomènes de recombinaisons, ou le type de statistique utilisée. À noter que les modèles sont choisis suivant le degré de précision que l'on souhaite atteindre, mais dépendent aussi des possibilités offertes par le logiciel.

Profil de dopage

Dans toute la suite, nous supposons au premier ordre que la **concentration des dopants est uniforme** dans la structure. En pratique ce n'est pas tout à fait vrai puisque lors de la fabrication, l'implantation de dopants introduit des profils gaussiens plus ou moins marqués en fonction des conditions de dopage, et les étapes thermiques une diffusion des dopants (recuit d'activation par exemple). Une étude plus fine tenant compte des effets de fabrication dans les simulations pourra être faite dans un second temps après la validation et la caractérisation de ces dispositifs.

Mobilité des électrons/trous

La mobilité traduit la capacité des électrons ou des trous à se déplacer sous un champ électrique, elle dépend de plusieurs phénomènes physiques microscopiques complexes (effet de collisions, phonons, etc.). Il existe un nombre important de modèles qui estiment la mobilité des porteurs dans le silicium, avec un degré de finesse plus ou moins élevée : certains prennent en compte les effets de la température, du dopage, ou des effets de saturation sous fort champ électrique. Un des modèles proposés par le logiciel DEVICE est le modèle de Masetti à 300 K qui tient compte des effets de dopage donné par la relation (4.1), les valeurs des différents paramètres étant donnés dans le Tableau (4.1) :

$$\mu_{n,p} = \mu_{n,p}^{min} + \frac{\mu_{n,p}^L - \mu_{n,p}^{min}}{1 + (N/C_r)^\alpha} - \frac{\mu_{n,p}^{(2)}}{1 + (C_S/N)^\beta} \quad (4.1)$$

C'est ce modèle qui a été choisi pour les simulations de répartition spatiale des porteurs en fonction de la tension, et le calcul de résistivité.

Paramètres du modèle	Type de porteur	
	électrons	trous
$C_r [cm^{-3}]$	9.68×10^{16}	2.23×10^{17}
$C_S [cm^{-3}]$	3.43×10^{20}	6.10×10^{20}
α	0.68	0.719
β	2	2
$\mu_{min} [cm^2/V.s]$	52.2	44.9
$\mu_{n,p}^{(2)} [cm^2/V.s]$	43.4	29
$\mu_{n,p}^L [cm^2/V.s]$	1471	470.5

Tableau 4.1 – Valeurs des paramètres du modèle numérique pour calculer la mobilité des porteurs donnée par l'équation (4.1), avec $N = N_A^+ + N_D^-$.

Pièges d'interfaces dans l'oxyde

L'oxyde est supposé parfait. C'est une hypothèse forte, car les procédés de fabrication peuvent introduire des défauts, des charges ou des pièges aux interfaces. De par la présence de ces défauts, le comportement électrique de la structure peut être altéré et peut produire des effets parasites. Ce problème est décrit en détail dans la littérature [91], et ne sera pas abordé dans la suite de ce manuscrit : il pourra être traité dans un second temps après une première confrontation entre les résultats expérimentaux et les simulations.

Phénomènes de recombinaisons

En régime statique le composant est en **équilibre thermodynamique**, ce qui se traduit pour un matériau semiconducteur par l'égalité $N_e N_t = n_i^2 = cst$, avec N_e et N_t la concentration des électrons et des trous, et n_i la concentration intrinsèque du semiconducteur. En conséquence, en supposant un oxyde parfait (pas de recombinaison de surface), lorsque le régime statique est établi **les phénomènes de recombinaisons sont complètement négligeables**.¹ Ces phénomènes ne sont donc pas pris en compte dans les simulations statiques, car ils n'ont pas d'influence sur les performances calculées pour les modulateurs capacitifs.

Statistique des porteurs

La concentration des électrons ou des trous peut être estimée par le logiciel DEVICE en utilisant deux types de statistiques différents : la **statistique de Boltzmann** et la **statistique de Fermi**. La statistique de Boltzmann étant une approximation de la statistique de Fermi [91].

L'utilisation des formules décrivant ces statistiques permettent de montrer que la statistique de Boltzmann décrit la concentration d'électrons et de trous avec une erreur inférieure à 5% par rapport à celle de Fermi pour des concentrations inférieures à $3.7 \times 10^{18} cm^{-3}$ pour le silicium. Cette statistique est souvent utilisée, car elle permet d'obtenir un modèle analytique des concentrations de porteurs libres dans les semi-conducteurs. Dans le cas d'une structure capacitive, la statistique de Boltzmann est insuffisante, car l'accumulation des porteurs peut dépasser localement des densités supérieures à $10^{19} cm^{-3}$ (soit une erreur supérieure à 15%).

Il est donc nécessaire de recourir à la statistique de Fermi qui décrit le profil de la concentration des porteurs sans approximation, à savoir :

$$N_e = N_C \int_{\eta=0}^{\infty} \frac{\eta^{1/2}}{1 + \exp(\eta - \eta_F)} d\eta \quad \text{avec} \quad \eta_F = \frac{E_F - E_C}{k_B T} \quad (4.2)$$

1. Les recombinaisons radiatives et Auger sont proportionnelles à $N_e N_t - n_i^2$, et les recombinaisons SRH sont proportionnelles à une différence de charges $\Delta N_e^2 N_t$ ou $\Delta N_e N_t^2$.

Avec $N_c(\text{silicium}) = 2.7 \times 10^{19} \text{ cm}^{-3}$ la densité équivalente d'états de la bande de conduction, E_F le niveau de Fermi, E_C le niveau d'énergie de la bande de conduction, et k_B la constante de Boltzmann. Comme le montre la Figure (4.2), la tendance exponentielle de l'approximation de Boltzmann est corrigé par la statistique de Fermi lorsque le semiconducteur est localement dégénéré.

Un effet additionnel et plus fin de **nature quantique** modifie aussi la distribution des porteurs, propre à une structure capacitive. À cause de la barrière de potentiel du SiO_2 , la fonction d'onde associée des porteurs a en réalité une valeur proche de zéro à l'interface Si/SiO_2 . Il en résulte une "zone morte", où la densité de porteurs chute pour tendre vers zéro [138]. Comme le montre la Figure (4.2), cet effet modifie la distribution de la concentration de porteurs sur quelques nanomètres, et reste prononcé pour des épaisseurs d'oxyde de 5 - 10 nm.

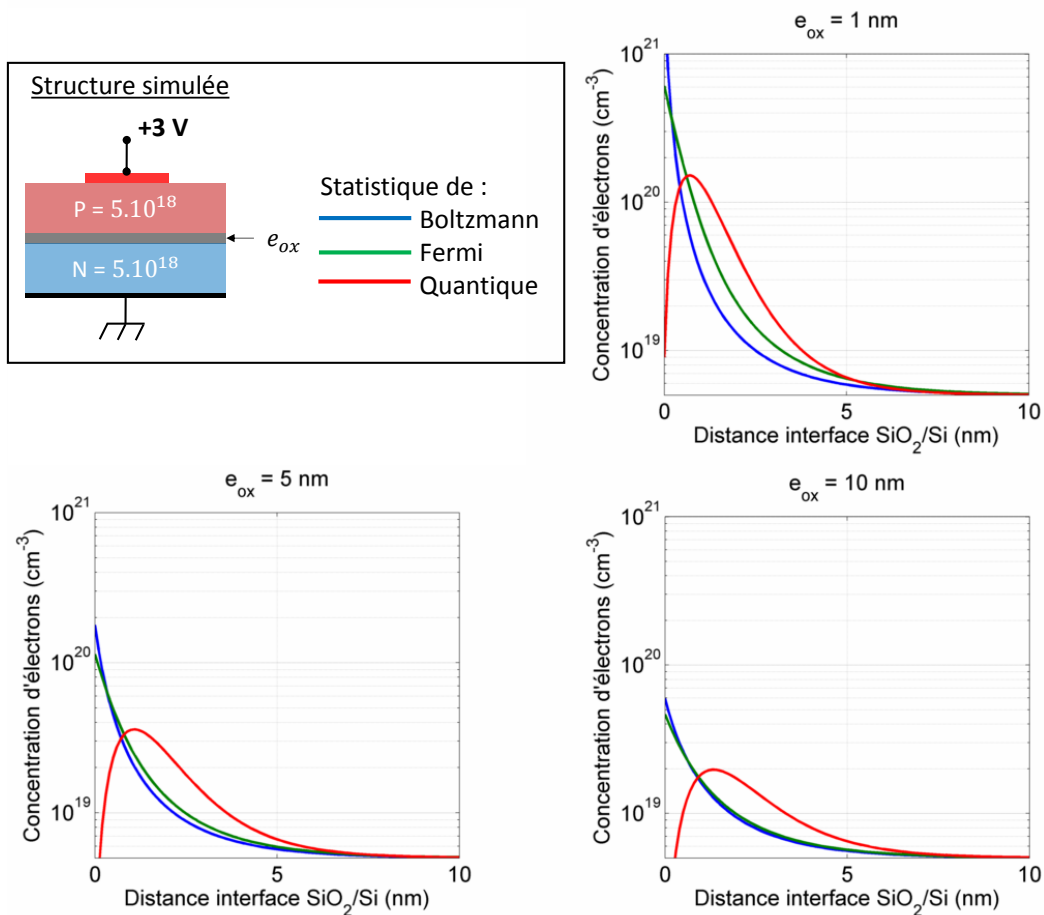


FIGURE 4.2 – Courbes issues de simulations numériques donnant le profil de la concentration des électrons pour différentes épaisseurs d'oxyde à 3 V, avec la statistique de Boltzmann (en bleu), de Fermi (en vert), et quantique (en rouge).

À ce stade de la discussion, la question est de savoir dans quelle mesure il faut tenir compte de cet effet, dans la mesure où le logiciel ne propose pas cette option. Pour répondre à cette question, c'est en utilisant des **simulations 1D** entre le logiciel Silvaco et Lumerical que les effets quantiques près de l'interface ont été estimés. Ces effets ont été estimés comme négligeables pour une épaisseur d'oxyde supérieure à 4 nm : une différence de **moins de 5%** est observée sur l'efficacité de modulation (seulement de 2% pour un oxyde de 10 nm à 2 V). En effet, pour cette gamme d'épaisseur d'oxyde l'intégration de la concentration des porteurs sur une distance de quelques nanomètres est relativement similaire. En conséquence, la **statistique de Fermi constitue une bonne approximation pour les simulations électriques**.

4.1.2 Étude de la convergence numérique des simulations

Outre les modèles physiques à paramétrer, un autre travail de fond porte sur le **réglage des paramètres numériques**. C'est une étape importante, car cela permet d'assurer la fiabilité de la chaîne de simulation entre les différents logiciels utilisés et des résultats finaux.

Un des points clés est le réglage du **maillage de calcul**. Lors des simulations électrique et optique, les logiciels discrétisent la structure à simuler en un ensemble de points appelé **maillage** (voir Figure 4.3). Ce sont uniquement en ces points que les équations gouvernant le comportement électrique ou optique du composant sont résolues. Les dimensions des deux maillages électrique et optique doivent donc être réglées de manière à décrire correctement la zone d'intérêt, en l'occurrence ici près de l'oxyde. La qualité du maillage va directement impacter les résultats, et le réglage des paramètres tels que les dimensions de chaque maille est essentiel avant toute étude paramétrique.

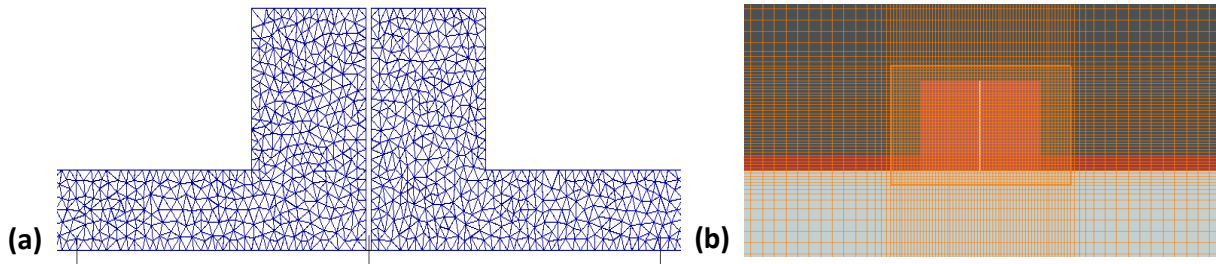


FIGURE 4.3 – (a) Maillage électrique triangulaire généré par DEVICE, et (b) maillage optique rectangulaire généré par MODE en traits jaunes

Des **études de convergence numérique** sont donc nécessaires, c'est-à-dire qu'il faut déterminer les paramètres numériques pour lesquels la solution converge vers une valeur donnée. La simulation converge, ou est considérée comme "stable", lorsqu'une faible variation des paramètres numériques entraîne une faible variation du résultat. Bien que ce type d'étude de convergence ait déjà été fait pour les modulateurs à jonction PN, les conditions numériques sont beaucoup plus strictes dans le cas des modulateurs capacitifs, car :

- la présence d'une couche d'accumulation près de l'oxyde entraîne une **forte variation de charge**, supérieure à 10^{19} cm^{-3} , sur une distance inférieure à 10 nm.
- le centre du guide est à **fort contraste d'indice** (3.48 pour le silicium et 1.44 pour le SiO_2 à $1.31 \mu\text{m}$). Cela implique de gérer une forte discontinuité du mode optique aux interfaces.

Il faut donc que le maillage électrique soit raffiné près de l'interface $\text{Si} - \text{SiO}_2$ de manière à pouvoir modéliser correctement la couche d'accumulation. Quant au maillage optique, il doit rendre compte de la structure particulière du guide, mais aussi de la forte variation d'indice effectif locale induite par la forte variation de charge au niveau des zones d'accumulation.

De plus, les maillages électrique et optique étant de nature différente, il est essentiel d'accorder leurs paramètres afin de réduire au mieux les erreurs d'interpolation lors de l'importation de données électriques/optiques. Enfin, le **compromis entre la précision du résultat et le temps de calcul** de simulation est aussi à prendre en compte : il est préférable d'optimiser le maillage de la structure, de manière à garder une précision adéquate avec un temps de calcul raisonnable pour pouvoir lancer plusieurs centaines de simulations.

Maillage électrique

Comme exposé dans le chapitre 2, une structure capacitive soumise à des tensions positives (le côté N étant relié à la masse) présente deux types de régimes : le **régime de désertion** et le **régime d'accumulation**. Pour la gamme de dopage visée (entre $5 \times 10^{16} \text{ cm}^{-3}$ et $5 \times 10^{18} \text{ cm}^{-3}$), le régime de

désertion se produit pour des tensions inférieures à 0.8 V - 0.9 V. Le profil des porteurs est similaire à celui que l'on peut rencontrer dans une jonction PN : la variation d'électrons ou de trous est de l'ordre de grandeur du dopage du semi-conducteur, et la transition se fait sur une distance comprise entre 30 nm et 50 nm près de l'interface.

Dans ces conditions, une maille de 5 nm au sein du guide est suffisante pour modéliser la transition entre la zone riche en porteurs et la zone de désertion.

Les choses se compliquent en régime d'accumulation lors de l'application d'une tension supérieure à 0.9 V, à cause de la forte variation de concentration de porteurs près de l'oxyde. Pour modéliser correctement cette couche, il est nécessaire d'avoir un maillage beaucoup plus fin près de l'oxyde, mais il faut trouver un juste équilibre par rapport au temps de calcul pour réaliser une simulation.

Pour trouver cet optimum, plusieurs maillages 2D avec différentes configurations ont été testés. L'idée est d'obtenir un **maillage adaptatif** suivant la direction perpendiculaire au mur d'oxyde, et avec une précision graduelle. Suivant l'autre direction, les conditions de maillage restent inchangées ($\Delta = 5$ nm). Lorsque qu'un nouveau maillage est testé, une contrainte supplémentaire plus stricte est ajoutée près de l'interface silicium/oxyde.

Pour se prémunir des incertitudes de calcul, l'étude est faite sur le cas le plus exigeant, lorsque **l'accumulation est la plus forte**. Dans la gamme de fonctionnements recherchée, cela correspond à un oxyde de 5 nm, avec un dopage uniforme et égal coté N et P : $N_A = N_D = 5.10^{18} \text{ cm}^{-3}$ polarisé à 3 V. Les résultats de simulation des cinq maillages sont donnés dans le Tableau (4.2). Comme le montre la Figure (4.4), le profil des porteurs se stabilise et converge à partir du troisième maillage.

Numéro de maillage	Taille maximale des mailles à l'interface Si-SiO ₂ (nm)	Nombre de noeuds de la structure ($\times 10^3$)	Temps de simulation pour 0 :0.1 :3 V	Taille fichier data (Mo)
1	5	14	3 min	4.8
2	2.5	17	3 min 30	5.8
3	1	26	6 min	9.2
4	0.5	40	7 min 30	13.2
5	0.1	80	15 min	16

Tableau 4.2 – Ordre de grandeur des paramètres de simulations pour une structure PON, avec huit coeurs de 2.4 GHz et 8 Go de RAM, pour différents maillages.

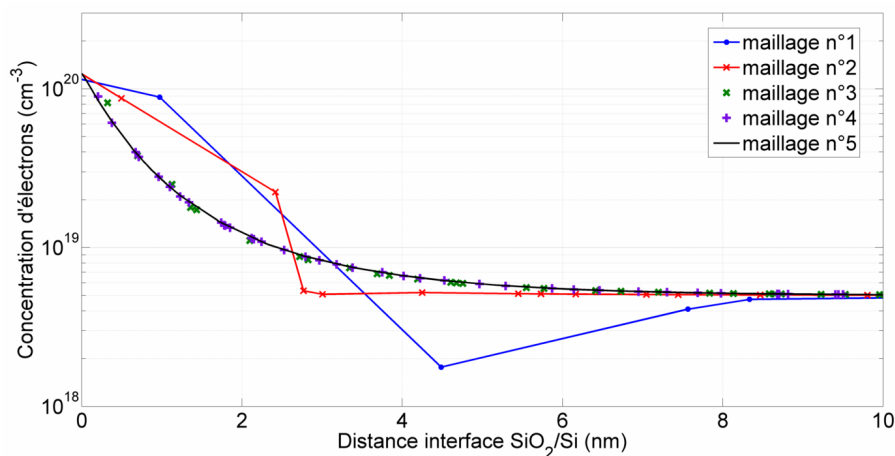


FIGURE 4.4 – Modélisation du profil de la concentration d'électrons lors du régime d'accumulation, pour une épaisseur d'oxyde de 5 nm, un dopage $N_A = N_D = 5 \times 10^{18} \text{ cm}^{-3}$ à 3 V.

En comparant les résultats avec le Tableau précédente, le maillage n°4 offre le meilleur compromis temps/précision, où l'erreur commise est inférieure à 1%. C'est donc ce maillage qui est utilisé pour la suite de l'étude, ces caractéristiques sont résumées Figure (4.6).

Maillage optique

Plusieurs méthodes numériques sont possibles pour résoudre les équations de Maxwell au sein du guide optique. Dans notre cas, il a été observé que la résolution par la **méthode des éléments finis** est une solution viable qui permet de traiter le dispositif².

L'aspect critique est à nouveau le réglage du maillage optique près de l'interface d'oxyde. Il est aussi nécessaire de mettre en place des contraintes de maillage optique près de l'oxyde, de manière à représenter correctement la variation de charge et d'indice de réfraction associée.

Des tests de convergence ont été effectués sur le cas précédent, et comme le montre la Figure (4.5) un optimum peut être obtenu.

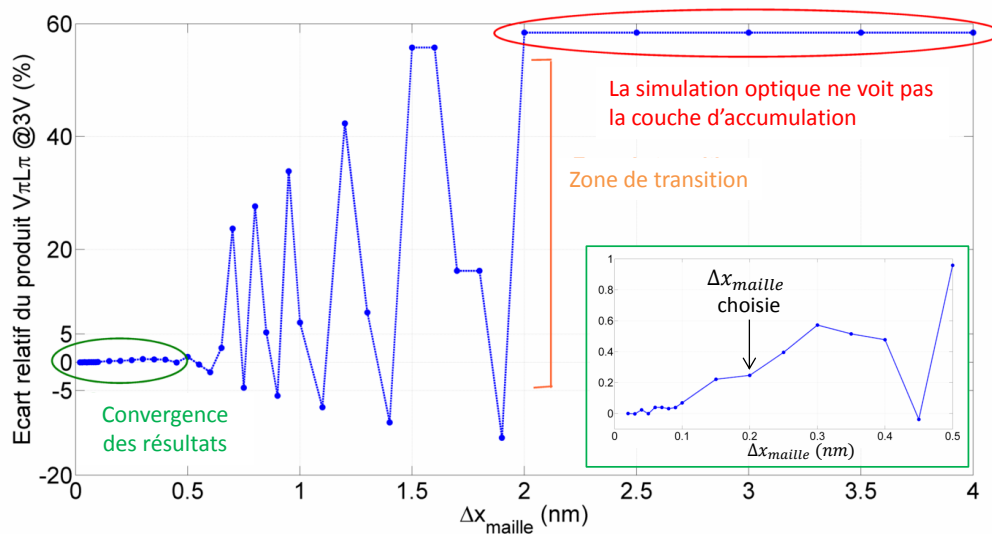


FIGURE 4.5 – Calcul du produit $V_{\pi}L_{\pi}$ à 3 V pour une structure capacitive avec une épaisseur d'oxyde de 5 nm et un dopage de $5 \times 10^{18} \text{ cm}^{-3}$. Il est nécessaire d'avoir un maillage optique légèrement plus fin que le maillage électrique à cause de leur nature différente.

Un maillage optique trop grossier près de l'interface ne rend pas compte de la variation de charge due à l'accumulation, et entraîne une erreur relative de près de 60 % lors du calcul du produit $V_{\pi}L_{\pi}$. Inversement, utiliser un maillage trop fin, très inférieur à 0.5 nm, n'est plus nécessaire à cause de l'interpolation linéaire entre les différents maillages (le maillage optique devient beaucoup plus fin que le maillage électrique), et entraîne une augmentation du temps de calcul inutile. Dans notre cas, une taille de maille de **0.2 nm** a été choisie pour avoir une erreur numérique d'interpolation inférieure à 0.25 %.

Synthèse : Les simulations numériques des modulateurs capacitifs se basent sur deux hypothèses : 1) la concentration de dopage N_{dop} du semi-conducteur est supposée **uniforme** près de l'oxyde, et 2) l'oxyde est supposé **parfait** (sans présence de défauts, de charges ou de pièges d'interface). L'oxyde parfait permet de maintenir la condition d'équilibre thermodynamique de la structure, même en présence de l'application d'une tension. De plus c'est la **statistique de Fermi** qui est utilisée, car nous avons montré que les effets quantiques étaient négligeables. Une étude de convergence a montré que des contraintes de maillages plus strictes que pour les modulateurs PN sont nécessaires pour éviter

2. Le fort contraste d'indice et le confinement du mode dans un oxyde mince sont inadaptés pour une méthode de type BPM

de sérieuses répercussions sur la fiabilité des résultats. La Figure (4.6) résume les critères de maillage pour réaliser des simulations sur des structures capacitives. Ces contraintes impactent le temps de simulation, qui est typiquement 2 à 3 fois plus long que pour les modulateurs à jonction PN.

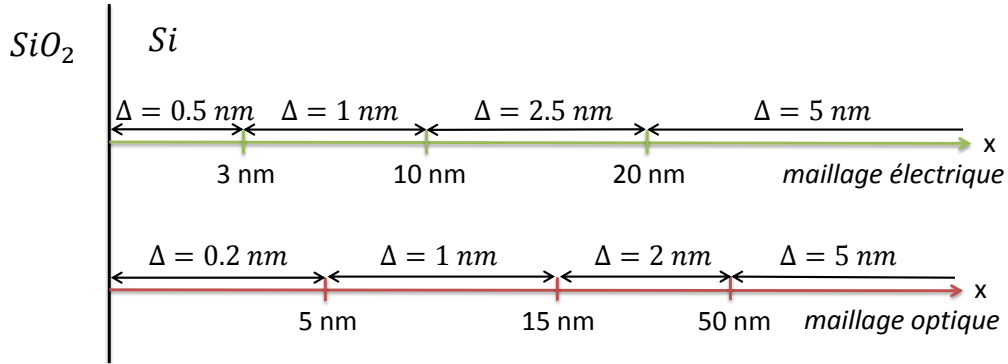


FIGURE 4.6 – Synthèse des critères de maillage pour les simulations électriques et optiques près de l'interface SiO₂/Si pour simuler une structure capacitive. La distance entre l'interface est indiquée sous les deux axes. Pour des simulations 2D, on prend $\Delta = 5 \text{ nm}$ comme critère de maillage pour l'autre direction.

4.2 Structure SISCAP : évaluation des performances, compromis entre les différents facteurs de mérite

Après le réglage des paramètres numériques, nous pouvons passer à la seconde étape : comprendre la physique du modulateur capacitif et son principe de fonctionnement. Dans ce but, des simulations électriques, optiques, et électro-optiques ont été menées sur un cas pratique. Pour notre étude, nous avons choisi d'effectuer ces simulations sur la **structure SISCAP** (“Silicon - Insulator - Silicon CAPacitor”) proposée par CISCO [139].

Au début de cette étude (fin 2013) très peu d'informations concernant les dimensions ou les performances ultimes de ce composant n'étaient données. Annoncé avec un produit $V_\pi L_\pi$ de **0.2 V.cm**, soit une décade de moins que la plupart des modulateurs PN de l'époque, c'était l'un des modulateurs les plus efficaces avec une longueur de dispositif sub-millimétrique annoncée de **625 μm** . Hormis ces données, les dimensions du guide, les valeurs de dopages, les pertes associées, ou même la transition entre un guide en silicium classique et la région SISCAP n'étaient pas encore communiquées. L'étude paramétrique numérique de cette structure a pour objectif d'obtenir un premier jeu de performances, et de déterminer si la calibration de la simulation est correcte en comparant les résultats simulés avec les résultats expérimentaux de la littérature.

4.2.1 Présentation de la structure

La Figure (4.7a) présente une vue en coupe de la section simulée. La structure SISCAP est un empilement constitué de silicium dopé N, d'une fine couche d'oxyde, et d'une couche de poly-silicium dopé P. Le confinement optique latéral est assuré par un recouvrement partiel des régions silicium. Les contacts sont placés sur des zones fortement dopées (10^{19} cm^{-3}) situées à $0.8 \mu\text{m}$ du guide pour éviter des pertes optiques additionnelles.

Pour étudier le comportement électro-optique de cette structure, une étude paramétrique a été réalisée. Pour réduire le nombre de paramètres, il est supposé un **dopage uniforme** N_{dop} et une **épaisseur identique** pour les deux régions semi-conductrices. Trois paramètres jugés les plus importants sont considérés (voir Figure 4.7b) : le dopage uniforme N et P noté N_{dop} (entre $6 \times 10^{16} \text{ cm}^{-3}$ et $4 \times 10^{18} \text{ cm}^{-3}$), la largeur du guide W_{guide} (entre 400 nm et 600 nm), et l'épaisseur de l'oxyde e_{ox} (entre 5 nm et 20 nm).

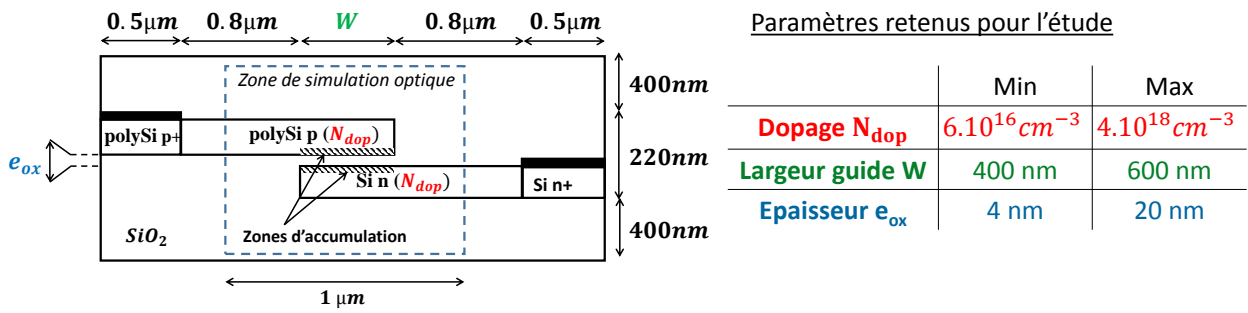


FIGURE 4.7 – a) Vue en coupe de la structure SISCAP simulée, b) Paramètres considérés pour l'étude paramétrique.

Le produit $V_{\pi}L_{\pi}$ sera calculé pour une tension de fonctionnement de 2 V, les pertes optiques et la bande passante liée au produit RC seront évaluées à 0 V. Avant de présenter les résultats de cette étude paramétrique, étudions tout d'abord qualitativement l'impact de chaque paramètre sur le comportement électrique et optique de la structure.

4.2.2 Approche qualitative

Premier exemple

La Figure (4.8) présente une simulation électrique de la structure SISCAP. La variation de charges se produit près des interfaces Si- SiO_2 , avec une forte concentration de porteurs due à l'accumulation.

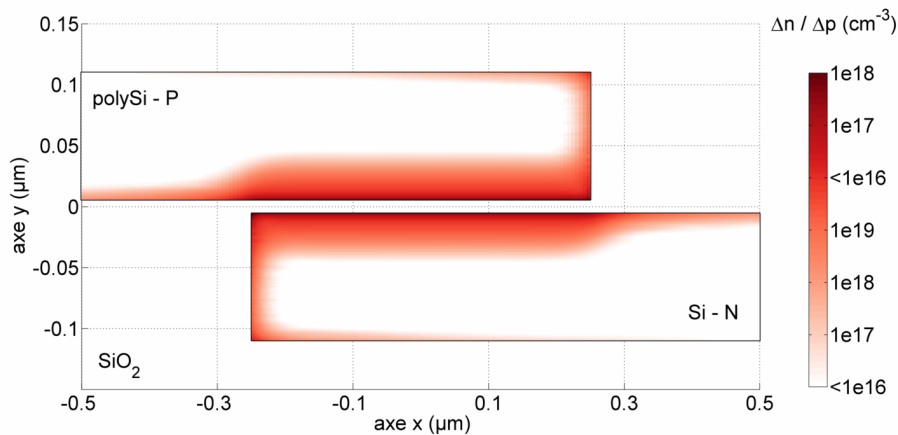


FIGURE 4.8 – Variation de charge de la structure SISCAP entre 0 V et 2 V pour une épaisseur d'oxyde e_{ox} de 10 nm et un dopage N_{dop} de $5 \times 10^{17} cm^{-3}$.

En excluant les effets de bords, le comportement électrique de la structure est similaire à un comportement 1D. Une coupe suivant l'axe y au centre du guide permet de voir deux comportements différents, illustrés Figure (4.9). À 0 V les porteurs majoritaires sont repoussés de l'oxyde et un profil typique de déplétion de charge est obtenu, comme pour une jonction PN. Lorsque la tension de 2 V est appliquée sur la région P, le dispositif est en régime d'accumulation où une forte concentration de charges est présente à l'interface. D'un point de vue graphique, toute l'aire comprise entre les deux courbes 0 V et 2 V servent à la modulation.

C'est un point important, car c'est la principale origine de la forte efficacité d'un modulateur capacitif. **La structure bénéficie de deux types de variations de charges** : le régime de déplétion à faible tension, puis le régime d'accumulation.

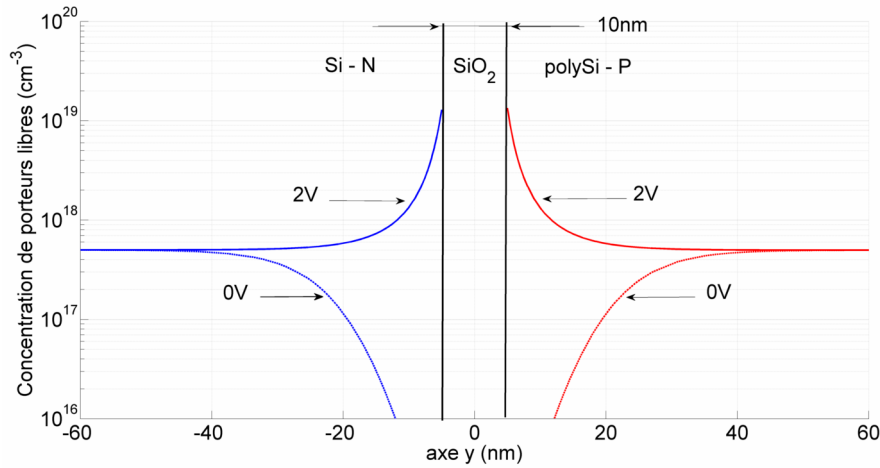


FIGURE 4.9 – Profil des concentrations de trous et d'électrons près de la grille d'oxyde à 0 V et 2 V.

Dans le cadre des simulations optiques, la longueur d'onde de fonctionnement est fixée à $\lambda = 1.55 \mu\text{m}$. Les indices de réfraction utilisés sont $n_{Si} = 3.48$, $n_{SiO_2} = 1.44$, et $n_{PolySi} = 3.5$, et l'on suppose **des pertes intrinsèques de 4 dB/mm pour le poly-silicium** [140] (à noter que cette valeur dépend fortement du procédé de fabrication). Comme le montre la Figure (4.10), le mode optique s'étend sur une zone d'environ $1 \mu\text{m}$, et est situé au centre du guide.

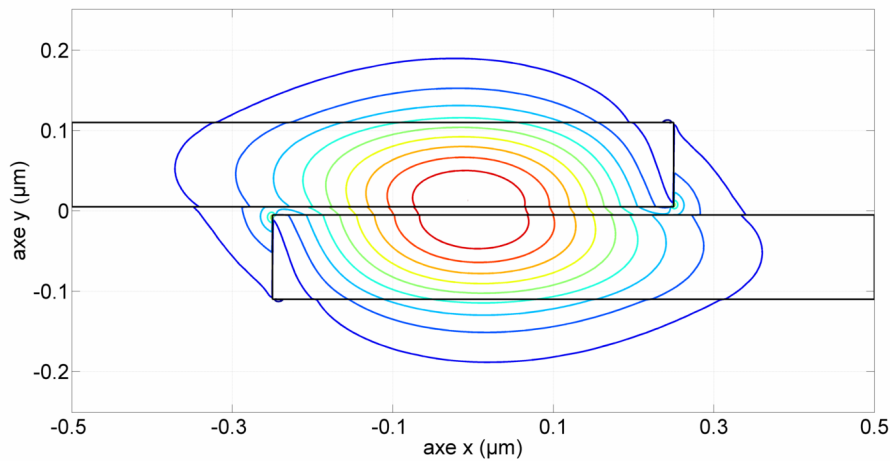


FIGURE 4.10 – Profil du mode optique TE de la structure SISCAP extrait d'une simulation, pour une épaisseur d'oxyde $e_{ox} = 10 \text{ nm}$. Le maximum est localisé au centre du guide.

D'un point de vue électro-optique, le lien qui permet de convertir la variation d'électrons et de trous en variation d'indice de réfraction est donné par les équations de Soref. En utilisant ces formules à partir des cartographies de charges obtenues lors des simulations électriques, la variation d'indice peut excéder 0.01 à l'interface. Celle-ci est plus importante dans le silicium dopé P, car les trous sont plus efficaces pour l'effet d'électro-réfraction. Pour finir, la structure étudiée étant symétrique, le maximum du mode optique est centré au niveau de l'oxyde et son recouvrement avec la zone de variation de charge est **supérieur à 30%**.

Influence de chaque paramètre

Considérons maintenant la variation des trois paramètres définis précédemment : le niveau de dopage N_{dop} , la largeur du guide W , et l'épaisseur d'oxyde e_{ox} . Chaque paramètre va avoir un impact différent que l'on peut comprendre par un raisonnement qualitatif.

Par exemple, le **niveau de dopage** va impacter le comportement électrique du composant, alors que le profil du mode optique reste inchangé. En augmentant le niveau de dopage, l'accumulation de porteurs libres sera plus forte et plus proche de l'interface silicium/oxyde. Cela signifie une meilleure efficacité, une meilleure bande passante, mais aussi des pertes optiques plus élevées.

La **largeur du guide** quant à elle va changer le profil optique du mode, mais aura un effet relativement faible sur le comportement électrique. Plus la largeur de guide est grande, et plus la zone d'accumulation est importante. Cela signifie une meilleure efficacité, mais aussi une capacitance plus importante (donc une bande passante plus faible).

Enfin, l'**épaisseur d'oxyde** va influencer l'aspect électrique et optique du composant. Un oxyde plus épais va réduire le phénomène d'accumulation, et va modifier légèrement le mode optique. De plus, comme en première approximation la capacité du composant est inversement proportionnelle à l'épaisseur d'oxyde, doubler l'épaisseur d'oxyde revient à doubler la bande passante électrique (mais au prix d'une efficacité plus faible).

En combinant toutes ces considérations, on atteint le coeur du problème. Comme le résume le Tableau (4.3), chaque paramètre a un impact différent sur les performances du modulateur : **il n'est pas possible d'optimiser toutes les performances en même temps.**

	Pertes optiques	Efficacité	Bande passante
$\nearrow N_{dop}$	-	\approx	+
$\nearrow W$	+	+	-
$\nearrow e_{ox}$	-	-	++

Tableau 4.3 – Résumé des différents compromis à faire lors de la conception d'un modulateur capacitif.

Il est donc nécessaire de faire un **compromis** entre les pertes optiques, l'efficacité, et la bande passante du modulateur. C'est sans aucun doute la partie la plus intéressante de la conception, car en fonction des besoins ou des priorités données par le cahier des charges, il faut trouver la configuration qui accorde les aspects positifs/négatifs de chaque compromis sur les performances du modulateur.

Maintenant que nous connaissons les principales tendances en fonction des paramètres géométriques et du niveau de dopage, intéressons-nous de façon plus précise aux performances que l'on peut atteindre en optimisant individuellement chaque facteur de mérite et aux différents compromis.

4.2.3 Performances électro-optiques

Résultats de l'étude paramétrique

La Figure (4.11) donne un exemple de résultat de simulations électro-optique, où les paramètres sont fixés au milieu de leur plage de variation ($W_{guide} = 500$ nm, $N_{dop} = 5 \times 10^{17} \text{ cm}^{-3}$, et $e_{ox} = 10$ nm). Le produit $V_{\pi}L_{\pi}$ se situe autour de 0.4 V.cm, et est relativement constant pour des tensions supérieures à 2 V (l'accumulation est atteinte, et la capacité est complètement chargée). En incluant les pertes du polysilicium (4 dB/mm), les pertes de rugosité (0.5 dB/mm) et les pertes de dopage, les pertes optiques sont inférieures à 4.5 dB/mm et la bande passante électrique f_{elec} excède 10 GHz (en supposant que la résistivité du poly-silicium est identique à celle du silicium).

Pour une épaisseur d'oxyde donnée e_{ox} , la variation du dopage N_{dop} illustre le compromis à faire entre l'efficacité et les pertes optiques ramenées à une longueur de dispositif nécessaire pour réaliser un déphasage de $\pi/2$ (voir Figure 4.12). Plus le dopage augmente et plus l'efficacité et les pertes optiques augmentent.

Avec un niveau de dopage de 10^{18} cm^{-3} pour les deux couches semi-conductrices, et une épaisseur d'oxyde de 5 nm, un déphasage de $\pi/2$ est obtenu pour une longueur $L_{\pi/2} = 625 \mu\text{m}$, avec une efficacité de 0.25 V.cm, et une pénalité de 3.75 dB en terme de pertes optiques normalisées. Cependant dans cette

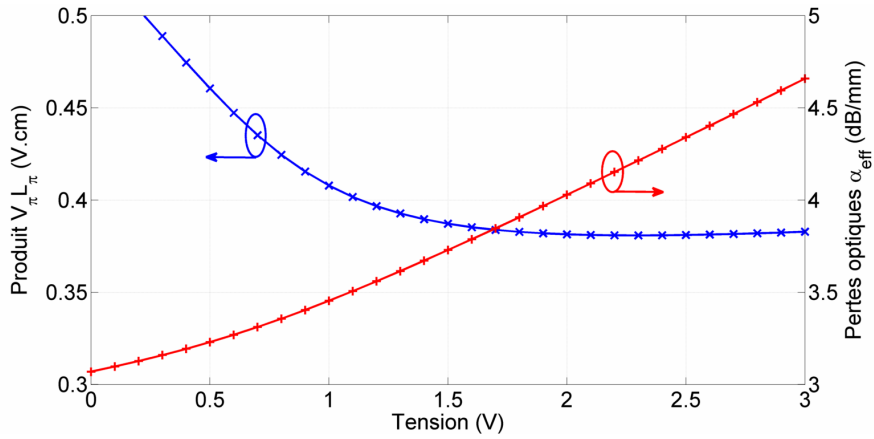


FIGURE 4.11 – Produit $V_{\pi}L_{\pi}$ et pertes optiques α_{eff} de la structure SISCAP pour une épaisseur d'oxyde $e_{ox} = 10$ nm, une largeur de guide $W_{guide} = 500$ nm, et un dopage $N_{dop} = 5 \times 10^{17} \text{ cm}^{-3}$.

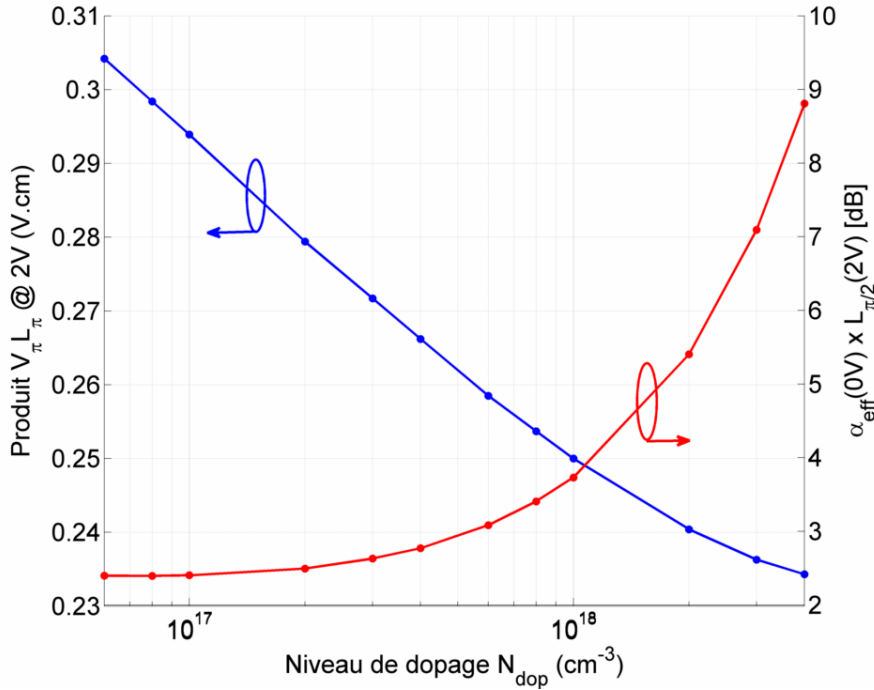


FIGURE 4.12 – Évolution du produit $V_{\pi}L_{\pi}$ et des pertes optiques en fonction du dopage, pour $e_{ox} = 5$ nm à 2 V.

configuration, la bande passante optique peut difficilement dépasser les 5.6 GHz, avec une capacitance de 2.15 pF et une résistance d'accès d'environ 13.3 Ω .

Plusieurs approches peuvent être mises en oeuvre pour améliorer la bande passante :

1. Rapprocher les régions fortement dopées à 0.4 μm du guide optique sans rajouter de pertes optiques, pour diminuer la résistance d'accès et atteindre 7.8 GHz de bande passante.
2. Augmenter le niveau de dopage à $3 \times 10^{18} \text{ cm}^{-3}$ pour obtenir une faible résistance d'accès et atteindre 10 GHz, mais au prix de pertes optiques doublées à 7 dB.
3. Augmenter l'épaisseur d'oxyde, mais cela va grandement impacter les autres figures de mérites comme le montre le Tableau (4.4). Au-delà d'une épaisseur d'oxyde de 10 nm, les pertes optiques deviennent beaucoup plus importantes, car la longueur du dispositif pour obtenir un déphasage de $\pi/2$ devient trop grande en raison d'une plus faible efficacité.

e_{ox} (nm)	$V_{\pi}L_{\pi}(2V)$ (V.cm)	$\alpha_{eff}(0V)$ (dB/mm)	$\alpha_{eff}(0V) \times L_{\pi/2}(2V)$ (dB)	f_{elec} (GHz)
5	0.25	6	3.75	5.6
10	0.4	5.4	5.4	11.2
15	0.52	5.1	6.6	16.8
20	0.69	4.9	8.5	22.4

Tableau 4.4 – Valeurs du produit $V_{\pi}L_{\pi}$, des pertes optiques pour un déphasage de $\pi/2$, et de la bande passante électrique pour un dopage de 10^{18} cm^{-3} .

En combinant toutes ces considérations, une bande passante électrique de **25 GHz** peut être obtenue pour une épaisseur d'oxyde de 15 nm, un dopage de $5 \times 10^{17} \text{ cm}^{-3}$, une largeur de guide de 400 nm, et des contacts placés à $0.4 \mu\text{m}$ du guide. L'efficacité du modulateur est alors de 0.6 V.cm à 2 V, et les pertes optiques normalisées sont de 6.6 dB. Un raisonnement analogue peut être fait pour optimiser les pertes optiques et l'efficacité, et sont résumées Figure (4.13). Une efficacité de 0.2 V.cm peut être obtenue avec un fort dopage, mais au prix d'une bande passante relativement faible.

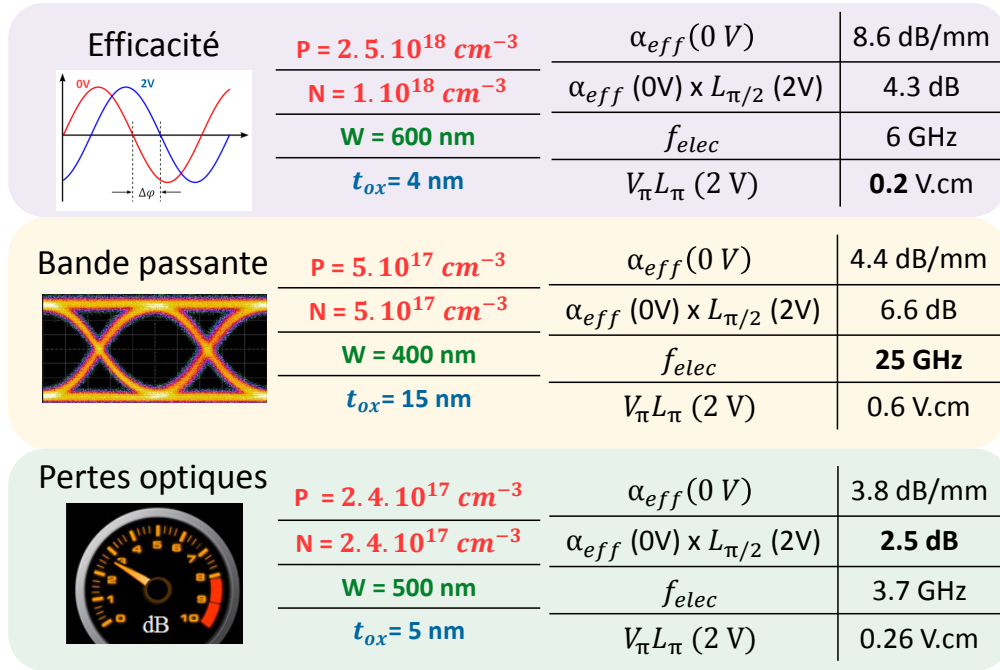


FIGURE 4.13 – Synthèse des différents paramètres obtenus après une étude paramétrique pour l'optimisation des performances électrooptique de la structure SISCAP

Comparaison avec les performances expérimentales

Une comparaison des résultats théoriques avec les résultats expérimentaux a été possible suite à la publication par CISCO en 2014 d'informations sur la géométrie de la région active, et sur le comportement électro-optique de la région active [125] (voir Figure 4.14).

Il est notamment mentionné que le guide fait environ 500 nm de large, avec des épaisseurs de 120 nm pour le silicium et 125 nm pour le poly-silicium. La courbe C(V) indique $C_{max} \approx 9 \text{ fF}/\mu\text{m}^2$, ce qui correspond à une épaisseur d'oxyde d'environ **3.8 nm**. Annoncé avec une efficacité de modulation de $\Delta\phi = 150 \text{ deg}/\text{mm}$ à 2 V, cela correspond à un produit $V_{\pi}L_{\pi}$ de **0.25 V.cm**. Les pertes optiques

sont estimées à 6.5 dB/mm et la région active fait 400 μm de long (soit un déphasage de $60^\circ/\text{mm}$). Enfin le dispositif fonctionne entre les tensions 1.2 V et 2.2 V.

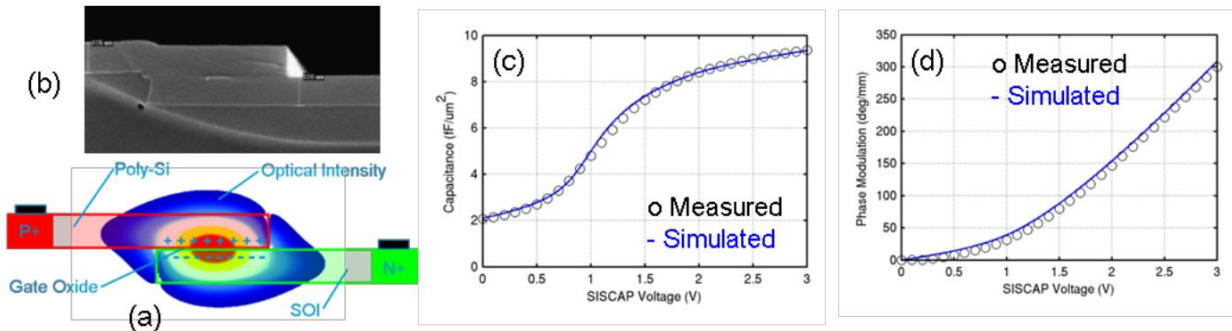


FIGURE 4.14 – (a) Vue transverse de la structure SISCAP, (b) Image SEM du composant (c) Courbe C(V), (d) Modulation de phase en fonction de la tension. Figures tirées de [125].

La configuration qui a été présentée est relativement proche du point de fonctionnement simulé pour $e_{ox} = 5 \text{ nm}$, même en incluant les incertitudes sur les pertes intrinsèques du poly-silicium, **excepté pour la bande passante**. En effet, le composant tient des débits de 28 Gb/s, ce qui est très difficile d’obtenir avec une bande passante électrique estimée à 5.6 GHz...

La cause de ce point noir vient probablement **des hypothèses du modèle RC** pour calculer la bande passante électrique, en particulier le calcul de la résistance d’accès du dispositif. En effet **il a été supposé un dopage uniforme** sans tenir compte de la distribution des porteurs en fonction de la tension³. Le profil de dopage réel étant non uniforme, l’effet d’une couche d’accumulation le long d’un barreau semi-conducteur sur la résistivité n’étant pas connue, et les lignes de champs n’étant pas suivant une seule direction, tous ces éléments font que **le modèle est à prendre avec précaution**.

Plusieurs solutions ont été envisagées pour résoudre ce problème (dopages non uniformes, utilisation d’autres structures tests, ou simulations temporelles) sans succès. La principale difficulté est de calculer numériquement la résistivité de chaque barreau dans les conditions d’accumulation (sachant qu’il n’y a pas de courant qui traverse la structure...). On retiendra que **l’estimation numérique de la bande passante dans ce cas est sans doute sous-estimée**.

Synthèse : Plusieurs points sont à retenir de l’étude électro-optique de la structure SISCAP faite à 1.55 μm :

- L’utilisation d’une structure capacitive permet de profiter de **deux régimes électriques différents** (déplétion et accumulation) assurant une bonne efficacité de modulation, en général une décade inférieure à celle obtenue pour les modulateurs PN,
- La variation de charges dans une structure capacitive étant toujours localisée près de l’oxyde, l’efficacité de modulation est maximale lorsque le mode optique est lui aussi **centré** par rapport à l’oxyde,
- L’utilisation du poly-silicium est pénalisante, car cela entraîne des **pertes optiques non négligeables**. Dans le cas d’un modulateur MZI, il est alors nécessaire d’assurer une efficacité suffisante pour obtenir une longueur de région active faible,
- L’épaisseur d’oxyde est un **paramètre critique**, car il joue un rôle essentiel sur l’efficacité de modulation et sur la bande passante électrique. Pour donner un ordre de grandeur, doubler l’épaisseur d’oxyde revient à doubler la bande passante et diviser l’efficacité de modulation par deux.

3. Néanmoins, l’efficacité trouvée reste cohérente par rapport à ce qui est annoncé, car elle est conditionnée seulement sur le niveau de dopage proche de l’oxyde (à $\pm 60 \text{ nm}$) par rapport à la hauteur totale du barreau

De plus, l'étude paramétrique révèle que chaque paramètre a un **impact différent** sur les performances du modulateur, et qu'un **compromis** est à faire entre efficacité, bande passante et pertes optiques. Les résultats de simulations sont proches de ceux annoncés par CISCO malgré les hypothèses de dopages uniformes et des pertes intrinsèques du poly-silicium de 4 dB/mm, le cas de la bande passante étant mis à part.

Ces résultats permettent de confirmer la méthode de simulation, et de passer à l'étape suivante : dimensionner la nouvelle structure capacitive à 1.31 μm .

4.3 Dimensionnement du modulateur à jonction capacitive latérale

Maintenant que le comportement électro-optique du modulateur capacitif est mieux compris, il reste à appliquer la méthode numérique pour notre nouvelle structure comportant un **mur d'oxyde vertical** (voir Figure 4.15a). Le principe de fabrication d'un tel mur sera présenté dans le chapitre 6. L'intérêt de cette approche est d'éviter l'utilisation de poly-silicium pour minimiser les pertes optiques.

La principale différence d'un point de vue physique est que le mode optique TE se propageant dans la structure à une forme très différente. Dans la structure SISCAP, le champ électrique du mode optique TE ne subit pas discontinuité à cause de l'oxyde horizontale. A l'inverse dans le cas de la jonction latérale, la structure comporte un oxyde placé verticalement dans le guide où une partie du mode y est fortement confiné. Ce type de structure est appelée **guide à fente** (ou "slot waveguide" en anglais) et la structure capacitive proposée par le CEA représente le cas limite où l'oxyde est relativement fin, **inférieur à 20 nm**. Comme le montre la Figure (4.15b), une fraction du mode optique est localisé dans l'oxyde (environ 14% pour une épaisseur d'oxyde de 10 nm), et une partie près de l'oxyde (jusqu'à 25%). Le mode est très déconfiné en raison de la faible épaisseur d'oxyde.

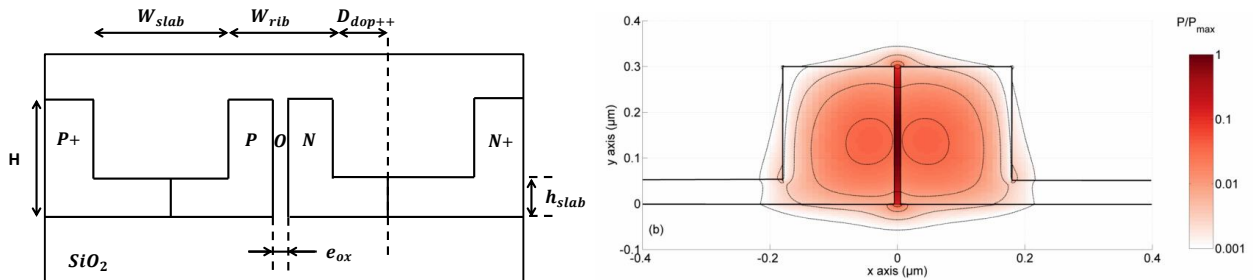


FIGURE 4.15 – a) Section transverse de la structure capacitive latérale proposée par le CEA, constitué d'un mur d'oxyde placé au centre du guide, avec les différents paramètres à optimiser. b) Profil de la puissance optique dans un guide à fente pour une faible épaisseur d'oxyde.

Pour dimensionner la région active, une dizaine de paramètres est à régler. Dans cette section nous allons nous intéresser à chacun de ces paramètres, en tenant compte des différentes contraintes liées à la conception ou à la fabrication du modulateur. L'objectif ici est de réduire le nombre de degrés de liberté lors de l'optimisation du modulateur.

4.3.1 Paramètres fixés par le choix de la plateforme technologique

La hauteur H du guide ruban est définie par le type de plateforme de fabrication (l'épaisseur du silicium de la plaque SOI), qui est imposée par la technologie. Usuellement, les épaisseurs de silicium utilisées sur la plateforme du CEA-Leti sont $H = 220 \text{ nm}$ et $H = 300 \text{ nm}$ à $\pm 10 \text{ nm}$ près, avec une épaisseur de BOX allant de $0.7 \mu\text{m}$ à $2 \mu\text{m}$. La taille de la zone d'interaction entre la variation de charges et le mode optique étant directement liée à la hauteur du guide (comme pour W dans le cas de la structure SISCAP), plus le guide sera haut, et plus l'efficacité du modulateur sera grande. Dans notre cas nous avons choisi une hauteur H de **300 nm**.

La hauteur du slab h_{slab} détermine le confinement du mode dans le guide, ainsi que la résistance d'accès du modulateur. Le procédé de fabrication peut comporter trois niveaux de gravure : le premier est dédié à la définition des réseaux de couplage entre les fibres optiques et des guides optiques, le second est dédié aux modulateurs, et le dernier définit les guides en arête (gravure complète). Il est donc possible d'avoir un slab à la même hauteur que ceux des coupleurs, ou à un autre niveau de gravure. Les dimensions usuellement prises sont $h_{slab} = 100$ nm pour $H = 220$ nm, et $h_{slab} = 150$ nm ou 50 nm pour $H = 300$ nm. Pour assurer un confinement optimal du mode optique, nous avons pris $h_{slab} = 50$ nm.

4.3.2 Choix des dimensions du guide

La largeur du guide W_{rib} est limitée pour qu'un seul mode se propage dans la structure. Il est généralement privilégié des guides monomodes TE, pour éviter tout risque de couplage aux modes d'ordre supérieur qui ont généralement plus de pertes optiques, et parce qu'il est préférable d'être monomode dans une structure interférométrique. En général, la largeur du guide doit être inférieure à 450 nm.

Il est possible de **décaler le mur d'oxyde** par rapport au centre du guide d'une certaine distance δ_{ox} , comme avec un modulateur PN où la jonction est excentrée pour améliorer les performances du dispositif. Néanmoins comme le montre la Figure (4.16) à partir d'un exemple, **l'optimum de l'efficacité est obtenu lorsque l'oxyde et le mode optique sont centrés par rapport au guide**. La dissymétrie des pertes optiques provient de celle des niveaux de dopants.

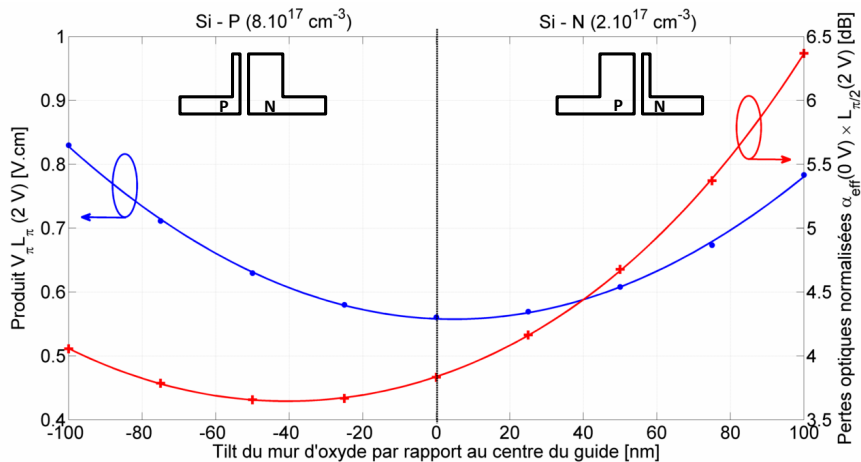


FIGURE 4.16 – Évolution des performances statiques du modulateur en fonction du décalage d'un mur d'oxyde de 10 nm par rapport au centre d'un guide de 400 nm de large, pour des dopages $N = 2 \times 10^{17} \text{ cm}^{-3}$, et $P = 8 \times 10^{17} \text{ cm}^{-3}$.

Une étude paramétrique a été faite afin de déterminer la dimension optimale du guide en considérant une position variable du mur d'oxyde dans le guide. La Figure (4.17) résume les points importants issus de l'étude :

- un guide de 400 nm de large est à la **limite d'une propagation multimode**,
- une zone de couplage TE/TM apparaît si l'oxyde n'est pas rigoureusement centré (les modes TE et TM ont un indice effectif relativement proche, inférieur à $\Delta n_{\text{eff}} = 0.025$), cette zone est à éviter pour empêcher une conversion de mode.
- cette région se décale par rapport à la largeur du guide W_{rib} en fonction de l'épaisseur d'oxyde d'environ 12.5 nm par nanomètre d'oxyde.

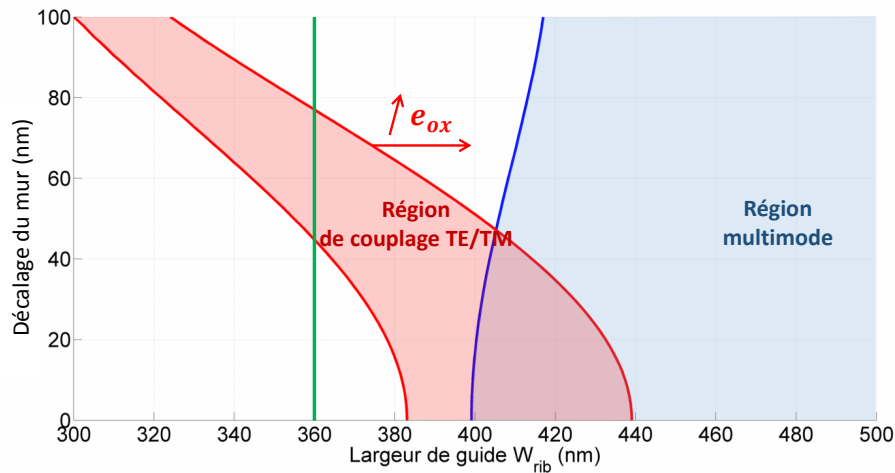


FIGURE 4.17 – Abaque définissant les zones de monodicité du guide en fonction de la largeur de l’oxyde et du décalage de l’oxyde par rapport au centre du guide. Une largeur de guide de 360 nm est choisie pour tenir compte des désalignements possibles des masques pendant la fabrication.

La définition du guide et de l’oxyde étant deux étapes différentes lors de la fabrication, il faut tenir compte du désalignement inhérent des différents niveaux de lithographie. En conséquence, c’est une largeur de guide de **360 nm** qui est privilégiée. Une largeur inférieure entrainerait à priori plus de pertes de propagation dues à la rugosité. Avec une largeur $W_{rib} = 360$ nm, le guide reste monomode TE, et la structure accepte une tolérance typique de ± 50 nm de désalignement des masques, ce qui est compatible avec les possibilités de la plateforme du Leti.

4.3.3 Couplage entre le guide à fente avec un guide en arête

Comme les pertes optiques d’un guide à fente vertical sont plus élevées que celle d’un guide standard, seule la partie active du composant est constituée de ce type de guide. Il est donc nécessaire de faire une **transition** entre un guide ruban ou arête, et un guide à fente. Une simple connexion bout à bout est possible [141], mais le profil du mode optique diffère beaucoup et entraîne des pertes supplémentaires.

Actuellement, trois types de transitions ont été proposés pour minimiser ces pertes (voir Figure 4.18). Il est par exemple possible d’amener une seule fente progressivement au centre du guide [142, 143], ou d’utiliser deux fentes symétriques pour former une jonction Y [144]. Ces approches représentent en général le cas idéal, car les pointes ne peuvent pas être réalisées lors de la fabrication. Une autre approche a été présentée récemment, qui consiste à utiliser un MMI de 1x2, ce qui permet de relâcher les contraintes de fabrication [145] pour obtenir une efficacité de 97%.



FIGURE 4.18 – Schéma des différentes transitions possibles entre un guide à arête et un guide à fente, avec a) une fente, b) deux fentes, c) un MMI.

Ces méthodes sont utilisées pour des guides à fentes d’une centaine de nanomètres, mais le problème reste le même pour les modulateurs capacitifs. Néanmoins, par rapport à ce qui a été dit précédemment une difficulté supplémentaire se pose.

Réaliser la transition entre un guide ruban et un guide à fente suivant les schémas de la Figure (4.18a) et (4.18b) revient à amener d’une manière ou d’une autre le mur d’oxyde au centre.

Cela revient à amener le mur de manière progressive par rapport au centre du guide (de 500 nm à 0 nm). D'après la Figure 4.17, la **zone de mode hybride sera donc nécessairement parcourue**, et une conversion de mode est envisageable. Quantifier ces effets de manière numérique est relativement délicat à cause de la position du mur d'oxyde suivant l'axe de propagation. De plus, à cause du procédé de fabrication propre au mur d'oxyde vertical qui sera détaillé au chapitre 6, l'approche à base de MMI doit être modifiée, ce qui l'empêche d'être optimisé dans un temps raisonnable.

L'approche qui a été choisie a été de mettre toute une série de structures tests sur un masque dédié à la fabrication de composants passifs. Différents angles, différentes longueurs de transition, et différents motifs seront testés expérimentalement. Il est attendu que la caractérisation de ces motifs permette de déterminer la meilleure configuration pour les composants futurs.

4.3.4 Accès électriques à la jonction

La largeur du slab W_{slab} est à considérer entre les contacts métalliques et la région active. Ils doivent être placés suffisamment loin du guide optique afin d'éviter des pertes optiques supplémentaires, et de respecter d'éventuelles contraintes liées à la propagation du signal RF. La largeur du slab conditionne fortement la valeur de la résistance d'accès du dispositif. Cette grandeur doit être minimisée pour avoir une résistance d'accès faible, et la borne inférieure est déterminée par les contraintes de confinement optique. En d'autres termes, les remontées latérales ne doivent pas perturber le mode optique par phénomène de couplage, sous peine d'avoir des pertes optiques additionnelles. Ces pertes ont été estimées comme négligeables par rapport aux pertes de rugosité (représentant moins de 1% des pertes totales) pour une largeur de slab $W_{slab} = 650 \text{ nm}$.

Les résistances d'accès dépendent aussi de la **distance entre la transition des dopages n+/n et p+/p**. En effet, les contacts métalliques sont déposés sur des zones fortement dopées pour minimiser la résistance de contact (la valeur typique étant de $2 \times 10^{19} \text{ cm}^{-3}$). Ces dopages peuvent être rapprochés au plus près du guide pour diminuer la résistance d'accès. Dans ce cas, la distance entre la zone fortement dopée et le guide en arête doit être optimisée pour éviter des pertes optiques supplémentaires. Un compromis est nécessaire entre les pertes optiques et la résistance d'accès. Pour notre cas c'est une distance de 250 nm qui a été choisie.

L'épaisseur d'oxyde e_{ox} : L'épaisseur d'oxyde entre les deux zones dopées est critique, car elle influence le confinement du mode optique, mais aussi le comportement électrique de la structure. L'étude de la structure SISCAP a montré que les épaisseurs ciblées doivent être inférieures à 20 nm pour avoir un modulateur efficace. Le choix de l'épaisseur de la grille d'oxyde résulte d'un compromis entre le besoin d'assurer une accumulation suffisante tout en gardant une bande passante électrique suffisante, et en tenant compte des contraintes de fabrication. À ce titre, une épaisseur de **10 nm** a été choisie pour la suite.

Synthèse : En rassemblant toutes les considérations précédentes, le dimensionnement provisoire de la nouvelle structure capacitive est présentée Figure (4.15). Elle est constituée d'un guide ruban en silicium monocristallin, avec un slab de 50 nm de hauteur et une grille d'oxyde de 10 nm centrée dans un guide de 360 nm de large. **Les niveaux de dopages restent à déterminer** en fonction des compromis entre les différents facteurs de mérite, et seront précisés dans le paragraphe suivant.

4.4 Performances et optimisation du modulateur

4.4.1 Performances statiques du déphaseur

Comme les paramètres géométriques sont principalement fixés par des contraintes optiques et de fabrication, une étude paramétrique a été réalisée en fonction des niveaux de dopage P et N, sur une plage allant de $6 \times 10^{16} \text{ cm}^{-3}$ à $3 \times 10^{18} \text{ cm}^{-3}$. L'efficacité de modulation a été estimée à partir d'une

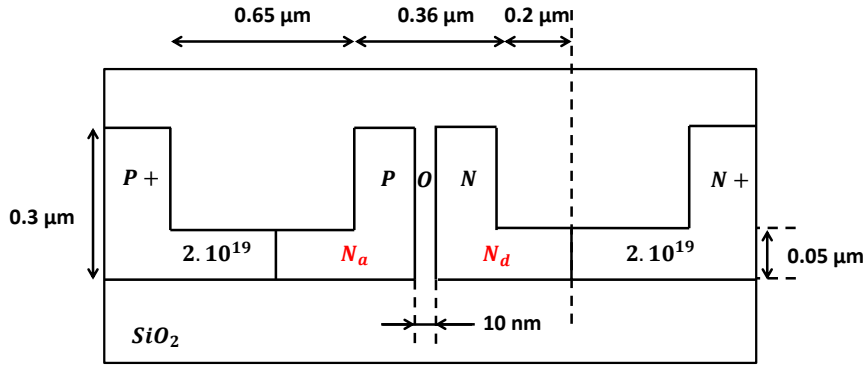


FIGURE 4.19 – Dimensionnement de la section transverse de la structure capacitive en tenant compte des contraintes optiques et de fabrication.

tension de commande de $2 V_{pp}$, les pertes optiques et la bande passante électrique à $0 V$ pour une longueur d'onde de $\lambda = 1.31 \mu m$.

Comme le montre la Figure (4.20), bien que la région active soit relativement stable en terme d'efficacité de modulation sur une large plage de dopage (le produit $V_{\pi}L_{\pi}$ se situe entre $0.8 V.cm$ et $0.9 V.cm$), un compromis est nécessaire entre les différentes performances, ce qui est consistant avec l'étude de la structure SISCAP. Un compromis avec un produit $V_{\pi}L_{\pi}$ inférieur à $0.9 V.cm$, des pertes intrinsèques en dessous de $1.5 dB/mm$, et une bande passante d'au moins $17 GHz$ définissent une zone de dopages optimale. Pour des raisons de fabrication expliquées plus loin, il est préférable d'avoir des dopages dissymétriques. **Ce sont donc des dopages autour de $8 \times 10^{17} cm^{-3}$ pour la région N, et 2×10^{17} pour la région P qui ont été choisis.**

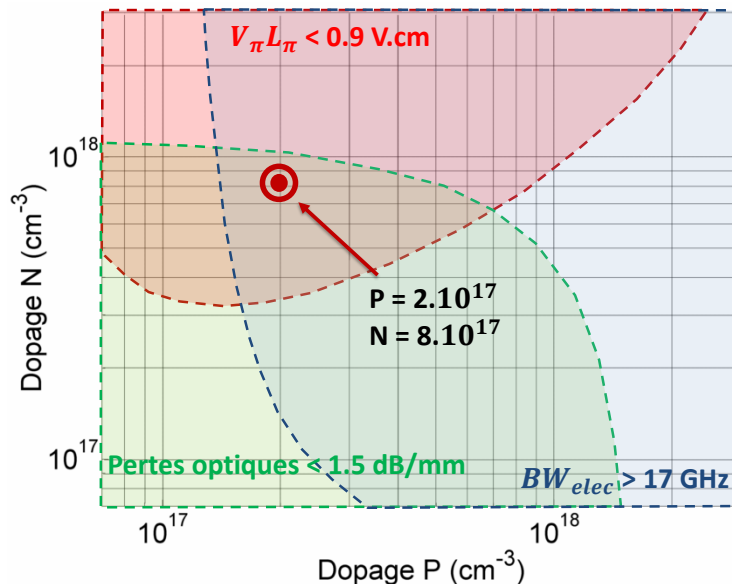


FIGURE 4.20 – Abaque montrant les différents compromis entre l'efficacité de modulation estimée à $2 V$, les pertes optiques et la bande passante électrique à $0 V$, en fonction des dopages P et N de la structure. Pour la suite de l'étude, le point de fonctionnement a été choisi dans la région optimale pour un autour de $8 \times 10^{17} cm^{-3}$ pour la région N, et 2×10^{17} pour la région P.

Performances électro-optiques de la région active

La variation de charge obtenue pour les niveaux de dopages donnés précédemment est présentée Figure (4.21a). Comme présenté Figure (4.21b), le produit $V_\pi L_\pi$ correspondant diminue à des valeurs inférieures à 1 V.cm à partir d'une tension de commande de 0.6 V, pour rester constant autour de **0.87 V.cm** à des valeurs de tensions supérieures à 1.5 V. De plus, même en supposant des pertes intrinsèques dues au guide à fente de 5 dB/cm, les pertes optiques sont relativement faibles, autour de **1.4 dB/mm** à 0 V. Environ **25%** de la puissance du mode optique recouvre la variation de charges, assurant une bonne efficacité de modulation (13 % se trouve dans l'oxyde).

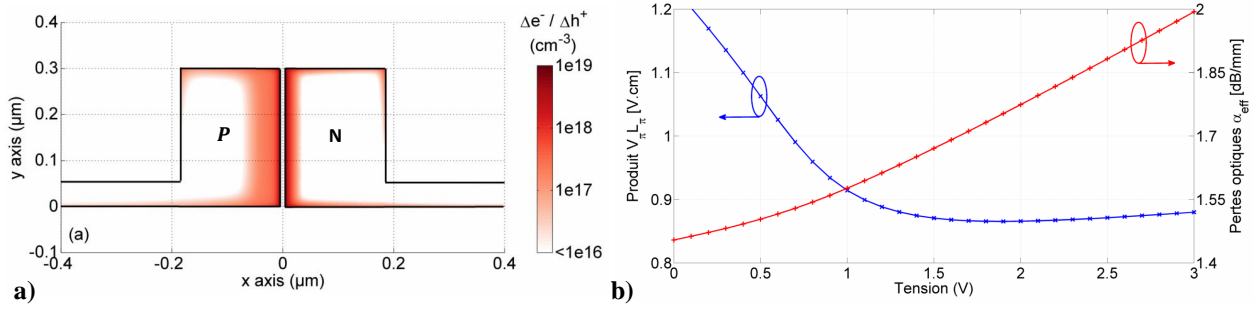


FIGURE 4.21 – (a) Variation de charge en échelle log entre 0 V et 2 V pour une structure PON avec une grille d'oxyde de 10 nm, pour des niveaux de dopages de $8 \times 10^{17} \text{ cm}^{-3}$ coté N, et $2 \times 10^{17} \text{ cm}^{-3}$ pour le coté P. (b) Évolution du produit $V_\pi L_\pi$ et des pertes optiques en fonction de la tension.

Comparaison des performances avec la structure SISCAP

Le Tableau (4.5) compare les différentes performances des deux régions actives une même épaisseur d'oxyde $e_{ox} = 10 \text{ nm}$ (mais à longueur d'onde différente).

Type de Jonction	$V_\pi L_\pi(2V)$ (V.cm)	$\alpha_{eff}(0 \text{ V})$ (dB/mm)	$\alpha_{eff}(0V) \times L_{\pi/2}(2V)$ (dB)	f_{elec} (GHz)
SISCAP	0.38	4	3.56	-
PON	0.87	1.7	3.7	20

Tableau 4.5 – Comparaison des performances entre les deux structures capacitatives pour $e_{ox} = 10 \text{ nm}$. La bande passante électrique f_{elec} pour la SISCAP estimée par le produit RC n'est pas réaliste par rapport aux données de la littérature.

L'origine de la différence d'efficacité vient principalement :

1. Du profil du mode optique guide à fente et guide SISCAP. La principale différence vient de l'orientation du mur d'oxyde. D'un point de vue optique, un mode TM couplé avec la structure PON reviendrait au cas de la structure SISCAP.
2. De la largeur de la région d'accumulation qui est plus grande pour la structure SISCAP ($W = 500 \text{ nm}$ contre $H = 300 \text{ nm}$ pour la structure PON).

Néanmoins en l'absence de poly-silicium les pertes optiques sont divisées par deux. La résistance d'accès de la structure est limitée à $7700 \Omega \mu\text{m}$, et avec une capacitance de $1.04 \text{ fF}/\mu\text{m}$, la bande passante électrique estimée par un produit RC atteint les **20 GHz**. À noter que dans ce cas, contrairement à la structure SISCAP le calcul de la résistivité est plus pertinent, car la couche d'accumulation se situe de manière transverse par rapport aux contacts.

Ces niveaux de dopages permettent donc d'obtenir les performances demandées pour la région active. Il faut néanmoins vérifier si elles restent le cahier des charges lorsqu'elle est implémentée dans une structure interférométrique d'un modulateur, à savoir ici un anneau résonant.

4.4.2 Implémentation de la structure dans un anneau résonant

L'optimisation de l'anneau résonnant avec cette nouvelle région active est basée sur une série de spécifications similaires à l'état de l'art. C'est un anneau de $10 \mu\text{m}$ de rayon qui est utilisé pour des applications à $1.31 \mu\text{m}$. Cela assure des pertes par courbure négligeables comparées aux pertes par propagation, estimées à 0.5 dB/mm .

De plus, le modulateur comporte un second guide qui offre plus de flexibilité dans la conception de l'anneau, et permet de faire du monitoring (voir chapitre 2 pour plus de détail).

L'objectif est de respecter le cahier des charges donné en début du chapitre, à savoir trouver un point de fonctionnement qui avec un signal $2 V_{pp}$ permet **d'obtenir un taux d'extinction supérieur à 10 dB pour des pertes d'insertions inférieures à 3 dB à 0 V** (soit un OMA de -3 dBm). Le tout étant compatible pour des applications 25 Gb/s.

Rappel sur le modulateur en anneau, et méthode d'optimisation

Une vue schématique de la structure est présentée Figure (4.22). Elle est constituée d'un anneau résonant couplé à deux guides avec deux coefficients de couplages différents κ_1 et κ_2 . Leurs coefficients de transmission respectifs σ_i sont donnés par la relation $\kappa_i^2 + \sigma_i^2 = 1$. La région active occupe un angle d'ouverture de 320° à l'intérieur de l'anneau.

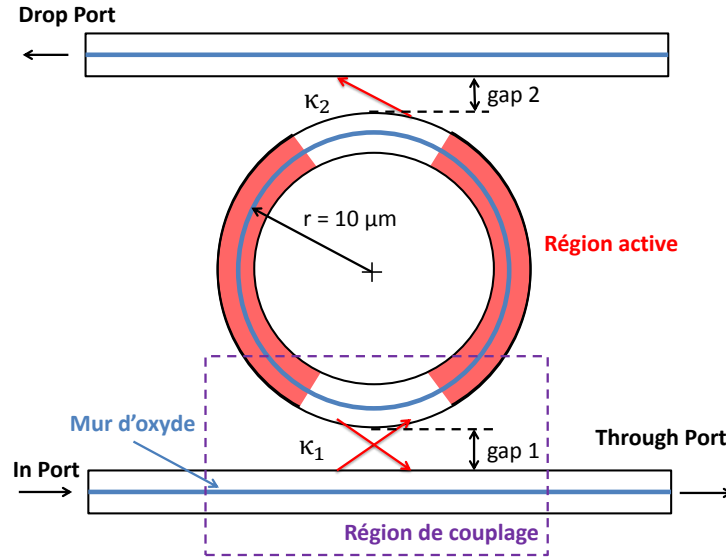


FIGURE 4.22 – Vue schématique d'un modulateur en anneau avec la structure capacitive latérale.

Les pertes dans l'anneau en amplitude à 0 V $a(V_0)$ (principalement dues au dopage), et les coefficients de transmission σ_1 et σ_2 sont reliés au facteur de qualité Q et au minimum de transmission par les relations :

$$Q(\lambda_{res}, V_0) = \pi \times 2\pi R \times \frac{n_g}{\lambda_{res}(V_0)} \times \frac{\sqrt{\sigma_1 \sigma_2 e^{-a(V_0)}}}{1 - \sigma_1 \sigma_2 e^{-a(V_0)}} \quad \text{et} \quad T_{min,res} = \left[\frac{\sigma_1 - \sigma_2 e^{-a(V_m)}}{1 - \sigma_1 \sigma_2 e^{-a(V_m)}} \right]^2 \quad (4.3)$$

L'étude se fait à un **facteur de qualité Q constant** en fonction de la bande passante électro-optique recherchée ($f_{opt} = c/Q\lambda$). Dans notre cas, nous avons choisi un facteur de qualité Q égal à **14000** pour obtenir une bande passante optique de **16.4 GHz**, de manière à ce que la bande passante électro-optique soit principalement limitée par le produit RC, mais toujours compatible à des applications 25 Gb/s.

L'optimisation de l'anneau consiste à trouver le couple (κ_1, κ_2) à la longueur de résonance pour respecter le cahier des charges à savoir un taux d'extinction ER élevé avec des pertes d'insertion inférieure à 3 dB. Cette méthode est appliquée sur toute la plage de dopage précédente. Lorsque le point optimal est trouvé, la bande passante électro-optique à -3 dB est ensuite simulée par une approche temporelle.

Performances du modulateur en anneau

Comme le montre la Figure (4.23a), dans un large domaine de dopage il est possible d'obtenir un taux d'extinction supérieur à 30 dB entre 0 V et 2 V.

Ces valeurs sont possibles, car l'anneau est proche de la **condition du couplage critique** où $e^{-a(V_0)}\sigma_2 = \sigma_1$. D'après (4.3) pour $Q = 14000$ cela mène à un coefficient de couplage en puissance $\kappa_1 = 4.2\%$. Le coefficient de couplage κ_2 reste quant à lui inférieur à 3% est varié en fonction des niveaux de dopage pour compenser les pertes optiques dans l'anneau et respecter la condition $e^{-a(V_0)}\sigma_2 = \sigma_1$.

Dans le reste du domaine, le taux d'extinction est plus bas. L'efficacité de modulation n'est plus suffisante, et pour les forts dopages, les pertes d'insertions sont trop importantes pour être compensées par les coefficients de couplages.

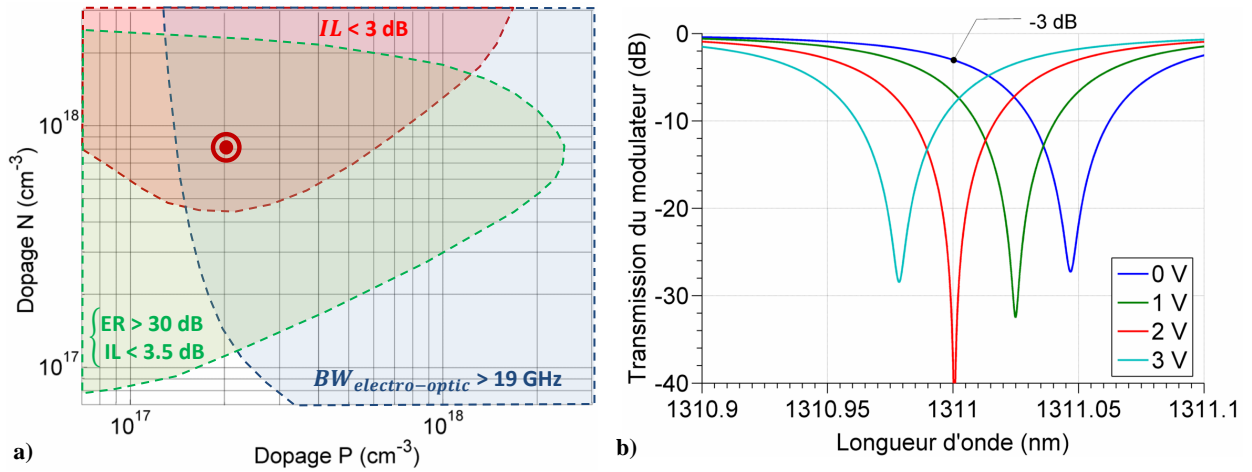


FIGURE 4.23 – (a) Abaque montrant les compromis entre les contraintes du composant : un taux d'extinction suffisant avec des pertes optiques optimales, et compatible pour des applications de 25 Gb/s. (b) Fonction de transfert du modulateur en anneau avec un facteur de résonance Q de 14000 à différentes tensions, pour un dopage $N = 8 \times 10^{17} \text{ cm}^{-3}$ et $P = 2 \times 10^{17} \text{ cm}^{-3}$.

Cette étude montre que pour des dopages $N = 8 \times 10^{17} \text{ cm}^{-3}$ et $P = 2 \times 10^{17} \text{ cm}^{-3}$ un taux d'extinction supérieur à 35 dB est obtenu avec 3 dB de pertes d'insertion (voir Figure 4.23b).

Si le budget optique est un paramètre critique pour l'application visée, des pertes d'insertion de 2.1 dB peuvent être obtenues en changeant légèrement la longueur d'onde, mais au prix d'un taux d'extinction plus faible de 10 dB. Avec les coefficients de couplages donnés, une estimation de la distance entre les guides et l'anneau a été trouvée en utilisant un modèle de coupleur directionnel [99], menant aux valeurs respectives de $gap_1 = 315 \text{ nm}$ et $gap_2 = 365 \text{ nm}$.

Pour les deux points de fonctionnement, les simulations électro-optiques de l'évolution en fréquence de l'OMA sont similaires ($OMA[\text{mW}] = P_{laser}IL(1-1/ER)$), et sont montrées Figure (4.24). Le rebond observé est principalement dû à la non-linéarité de la cavité résonante, et augmente la bande passante optique de 10 GHz, et donc de la bande passante électrooptique à 26.3 GHz.

Cependant, comme la bande passante optique est ajustée pour être plus grande que la bande passante électrique, une bande passante totale électro-optique de **19.4 GHz** est obtenue, permettant d'obtenir un composant capable de tenir les 25 Gb/s.

Pour finir, avec une capacitance théorique de $3.45 \text{ fF}/\mu\text{m}^2$ et un anneau de rayon de $10 \mu\text{m}$, la consommation énergétique pour un format NRZ (sans inclure de déphaseur thermique additionnel) est estimée à 65 fJ/bit à $2 V_{pp}$.

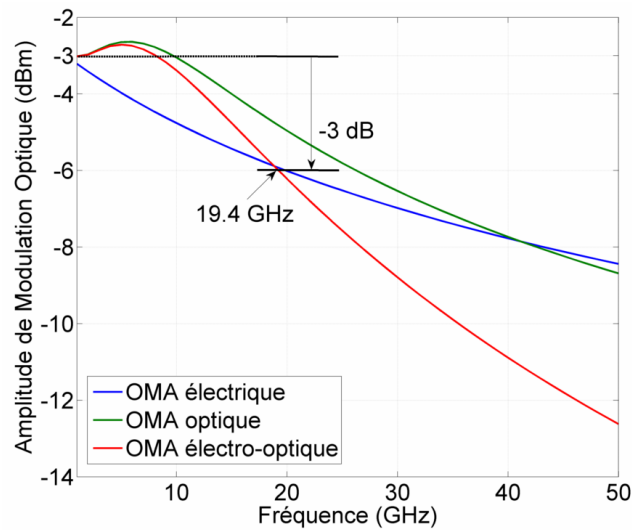


FIGURE 4.24 – Simulation de l’OMA en fonction de la fréquence, en considérant une puissance de 1 mW en entrée du système. La bande passante électrique est de 20 GHz. Avec des pertes d’insertions de 3 dB et un taux d’extinction de 35 dB, l’OMA à basse fréquence est de -3 dBm.

Conclusion

La conception d’un nouveau modulateur capacitif est une tâche délicate qui requiert de passer par plusieurs étapes pour mettre en place des outils numériques pertinents, et de comprendre son fonctionnement.

La prise en compte de la **couche d’accumulation** dans la structure capacitif impose de régler finement les paramètres du maillage de la simulation. Il a été montré que cette étape était nécessaire pour assurer la convergence numérique des résultats sous peine d’obtenir une erreur supérieure à 60% sur l’estimation de l’efficacité de modulation. Une étude numérique a permis d’optimiser le maillage électrique et optique pour aboutir à un **maillage adaptatif** donc les paramètres associés sont résumés Figure (4.6).

Dans un second temps, l’étude quantitative de la structure SISCAP nous a permis de voir l’**impact du dopage, de l’épaisseur d’oxyde, ou de la largeur du guide** sur les performances d’un modulateur capacitif. La variation de chacun de ces paramètres a un impact différent, ce qui amène à **réaliser plusieurs compromis lors de l’optimisation**. Une étude paramétrique a permis de trouver plusieurs points de fonctionnement, où chaque facteur de mérite était optimisé. L’un des points de fonctionnement concorde avec les performances annoncées par CISCO, excepté au niveau de la bande passante.

En appliquant les outils numériques mis en place, nous avons proposé et dimensionné un **modulateur capacitif basé sur un mur d’oxyde vertical**. Cette approche vise à s’affranchir de l’utilisation du poly-silicium qui est une contrainte de fabrication lorsque la grille d’oxyde est horizontale. En tenant compte des contraintes de fabrication et des contraintes optiques, nous avons dimensionné cette nouvelle région active donc les caractéristiques sont présentées Figure (4.25).

Pour montrer les possibilités de cette nouvelle région active, nous avons implémenté la structure dans un anneau de $10 \mu\text{m}$ de rayon. Nous avons montré que le niveau de dopage pouvait être optimisé

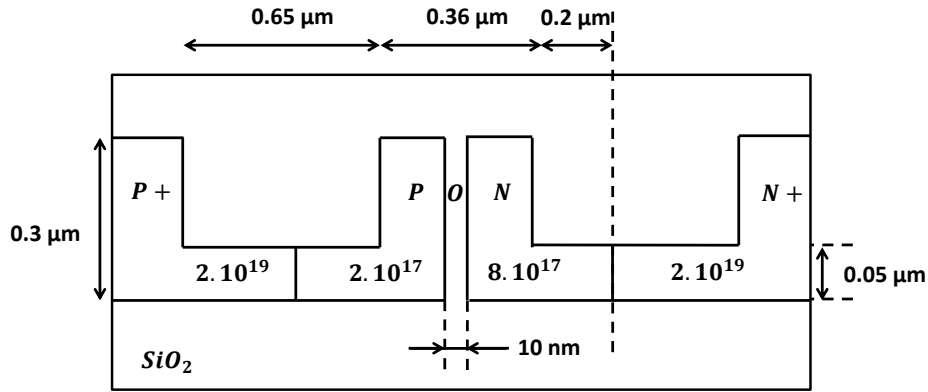


FIGURE 4.25 – Section transverse de la structure PON après optimisation électro-optique.

pour réaliser les différents compromis du modulateur. La zone optimale étant localisée pour des dopages dissymétriques P et N, avec un dopage N plus important que le P. Avec un dopage de $8 \times 10^{17} \text{ cm}^{-3}$ pour le dopage N, et $2 \times 10^{17} \text{ cm}^{-3}$ pour le dopage P, le modulateur en anneau présente plus de **10 dB de taux d'extinction** avec une tension de commande de $2 V_{pp}$, et avec seulement **2.1 dB de pertes d'insertions**. Le modulateur est compatible pour des applications 25 Gb/s et sa consommation énergétique est estimée à **65 fJ/bit**. Ce point de fonctionnement correspond au cahier des charges fixé au début du chapitre.

Chapitre 5

Modulateur capacitif à guide segmenté

Sommaire

5.1	Guides segmentés pour modulateur CGS	95
5.2	Mise en place des outils numériques	104
5.3	Étude optique et électro-optique du modulateur CGS	110

Dans le chapitre précédent, deux structures capacitives ont été étudiées : la structure SISCAP comportant une jonction capacitive horizontale [125] (Figure 5.1e), et la structure proposée par le CEA basée sur une jonction capacitive verticale (Figure 5.1d). Par rapport aux modulateurs à jonction PN, il reste encore une configuration qui n'a pas été envisagée.

En effet, de la même manière que pour la jonction PN interdigitée il peut être tentant de mettre **plusieurs jonctions capacitives de manière transverse le long du guide optique** (voir Figure 5.1f). Cela permettrait d'augmenter le recouvrement de la variation de charges avec le mode optique traversant le guide segmenté, et donc d'obtenir de meilleures performances. La problématique est de vérifier la faisabilité technologique et les performances d'une telle structure.

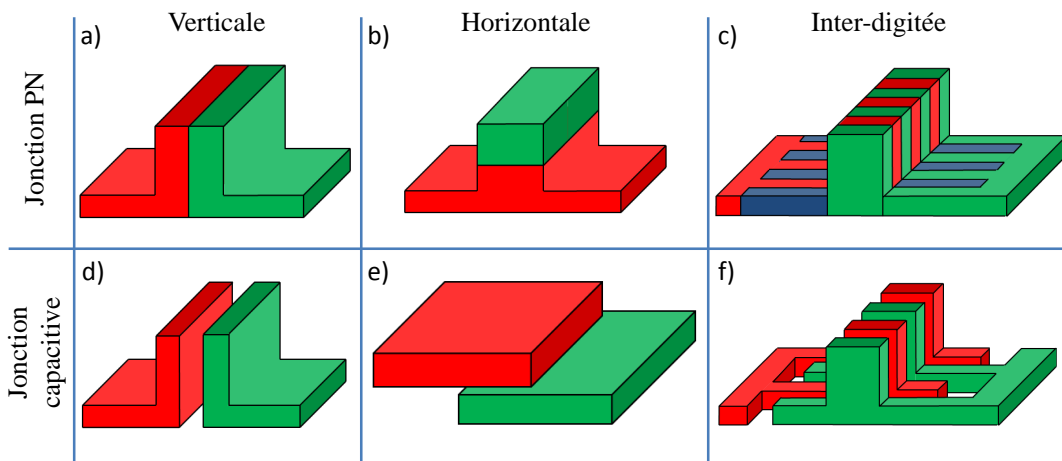


FIGURE 5.1 – Comparaison des différentes variantes de jonctions PN et capacitives pour réaliser un modulateur optique, avec du silicium dopé P (en rouge), dopé N (en vert), ou intrinsèque (en bleu). L'oxyde n'est ici pas représenté, il encapsule chacune des structures.

Le fait de placer plusieurs jonctions capacitives le long du guide implique l'introduction périodique de fines couches d'oxyde le long de la propagation de la lumière, avec un indice de réfraction très différent du silicium.

Dans ces structures, il a été montré qu'il était possible d'obtenir une propagation sans pertes ni réflexions appelé **sub-longueur d'onde** lorsque la géométrie du guide périodique respecte certaines conditions. L'alternance de matériaux d'indice différent va imposer des contraintes supplémentaires pour le dimensionnement des segments composant le guide. L'avantage de cette approche est d'offrir **un nouveau degré de liberté** lors de la conception de composants. En modulant par exemple la périodicité et/ou la fraction de matériau haut et bas indice composant le guide, il est possible d'obtenir toute une gamme d'indices effectifs inaccessible par des moyens conventionnels.

En photonique sur silicium ce concept a été démontré en 2010 par l'équipe de P.Cheben à partir de guides segmentés en silicium [146]. Depuis, tout un florilège d'applications a été proposé [147] (voir Figure 5.2).

Exploiter ces propriétés permet de réaliser des fonctions de conversion de mode efficace [148, 149], ou de générer des fonctions filtres [150]. Le fait que le mode optique soit moins confiné dans le silicium rend aussi ces structures idéales pour la bio-détection [151], et améliore sensiblement les performances des coupleurs fibre/guide optique [27]. À l'heure actuelle, en terme de composant actif, seul le modulateur à jonction PIN proposé par une équipe de PETRA contient ce type de structure [90].

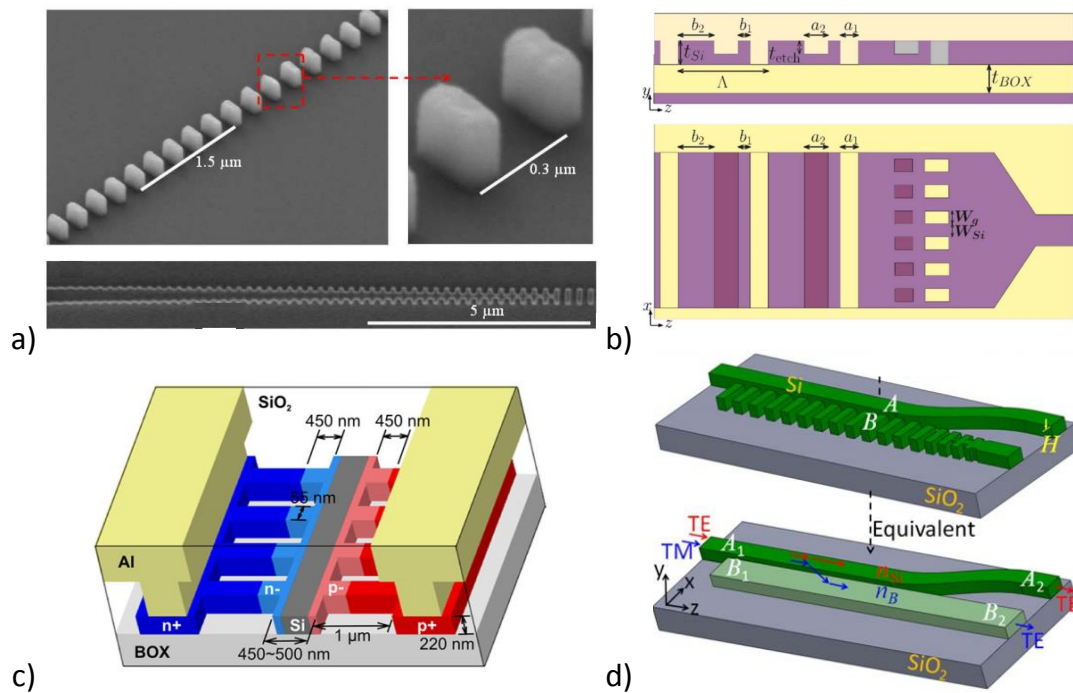


FIGURE 5.2 – a) Exemple de guide segmenté avec la transition associée [146] . Application de ces structures pour réaliser b) un coupleur directionnel [27], c) un modulateur à jonction PIN [90], d) un convertisseur de polarisation [148].

Au début de ma thèse, l'utilisation de structure segmentée pour un modulateur capacitif n'avait pas encore été proposée dans la littérature. L'idée de cette approche a été proposée par le CEA et l'IEF de façon concomitante, mais avec des géométries différentes qui ont fait l'objet d'un dépôt de brevet commun [152, 153].

La région active du modulateur proposée par le CEA est un **guide ruban segmenté comportant une succession de murs d'oxyde suivant la direction de propagation** (voir Figure 5.3a). Les régions semi-conductrices sont dopées de manière alternée pour obtenir une série de jonctions capacitives. Comme le montre la Figure (5.3b) la variation de charge est localisée à chacune des interfaces : la proportion du mode optique se trouvant dans le silicium va percevoir cette suite de variation de charges, augmentant ainsi l'efficacité du modulateur.

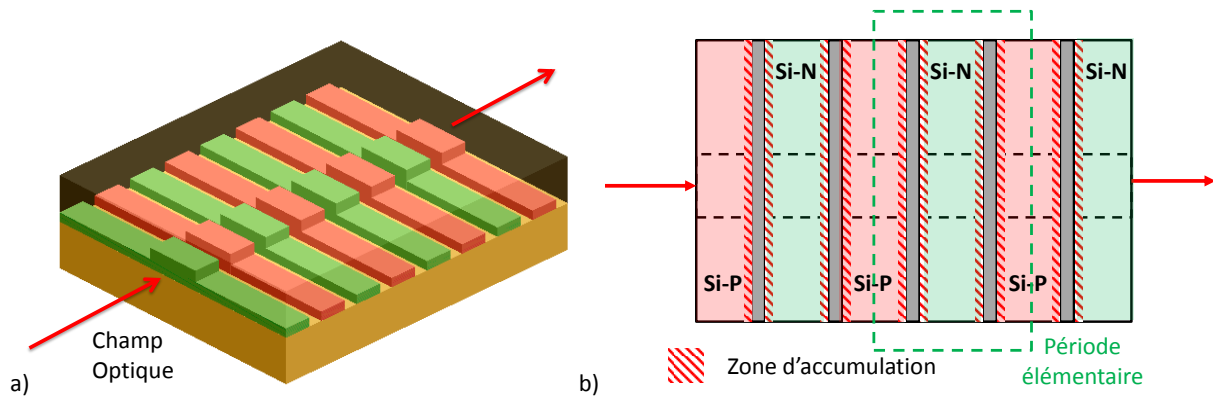


FIGURE 5.3 – a) Vue en perspective de la région active du modulateur capacitif à guide segmenté, b) Vue schématique de la structure vue de dessus qui montre les zones de variations de charges.

Au vu du potentiel d'un **modulateur capacitif à guide segmenté** (noté **CGS** par la suite), une partie de ma thèse a été consacrée à explorer cette nouvelle voie. L'objet de ce chapitre est de présenter la démarche et les principaux résultats rattachés au modulateur CGS. Le chapitre est divisé en trois parties :

1. La première partie se focalise sur l'étude optique d'un guide segmenté avec un mur d'oxyde de faible épaisseur. L'objectif est de **déterminer les configurations géométriques permettant à la lumière de s'y propager sans pertes**. La problématique a été abordée grâce à un solveur 1D développé sous Matlab. Le modèle 1D nous a permis de comprendre la physique du composant et de dimensionner des guides passifs qui seront utilisés plus tard pour les modulateurs.
2. La seconde section présente les difficultés associées aux simulations électro-optiques du modulateur CGS dans le cas 3D, puis détaille la méthode numérique 2D mise en place pour les contourner.
3. Enfin, la dernière section présente les résultats d'une étude paramétrique permettant d'optimiser les performances électro-optiques de la région active. L'étude se focalise principalement sur l'efficacité de modulation que le composant peut atteindre.

5.1 Guides segmentés pour modulateur CGS

Dans cette partie, seul l'aspect optique du guide segmenté est considéré pour déterminer les conditions de propagation. Bien que l'approche 1D ne reflète pas exactement le comportement de la lumière par rapport à un dispositif réel 3D, son utilisation pour étudier une nouvelle structure reste pertinente. En effet, un modèle 1D permet facilement : 1) de comprendre le principe et la physique du dispositif, 2) de dégager des tendances clés, 3) d'obtenir un gain de temps non négligeable, et surtout 4) permet d'obtenir un premier dimensionnement permettant de réaliser des composants passifs. De plus, le développement d'un solveur 1D dédié apporte la flexibilité permettant de s'adapter rapidement au problème.

5.1.1 Propriétés optiques d'un guide segmenté

Présentation du modèle 1D

Considérons dans un premier temps une structure périodique ayant pour motif élémentaire¹ une succession de deux matériaux d'indice n_1 et n_2 , d'épaisseur respective e_1 et e_2 (voir Figure 5.4).

1. Un motif élémentaire d'une structure périodique est défini comme étant la plus petite structure permettant de générer la structure périodique

La période élémentaire associée à ce motif est notée Λ et vaut ici $e_1 + e_2$. Pour la suite de l'étude, on définit le **paramètre de maille réciproque** K , et le vecteur d'onde du mode k_z par la relation :

$$K = \frac{2\pi}{\Lambda} \quad \text{et} \quad k_z = \frac{2\pi}{\lambda} n_{eff} = k_0 n_{eff} \quad (5.1)$$

Les indices optiques étant fixés lors de la conception d'un composant (couple Si/SiO₂), on s'intéresse ici à déterminer les épaisseurs e_1 et e_2 permettant à la lumière de se propager dans la structure sans pertes optiques.

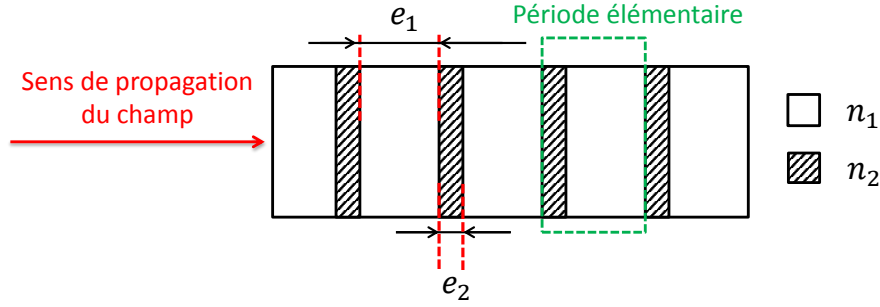


FIGURE 5.4 – Vue schématique d'une structure 1D périodique suivant l'axe de propagation.

Pour une configuration périodique donnée $\{e_1, e_2, n_1, n_2\}$, déterminer les valeurs admissibles du vecteur d'onde k_z (et donc de n_{eff}) à la longueur d'onde λ revient à résoudre les équations de Maxwell en considérant que le champ optique est lui aussi périodique (appelé par la suite **mode de Bloch**). Il est possible de montrer que la résolution de ce problème amène à la recherche de valeurs propres d'un **système linéaire à trois variables** $\{\lambda, \Lambda, k_z\}$, se mettant sous forme matricielle :

$$[A(\lambda, \Lambda)] [X] + k_z [X] = 0 \quad (5.2)$$

Avec $[A(\lambda, \Lambda)]$ une matrice comportant des termes dépendant de la longueur d'onde λ , et de la dimension du motif élémentaire Λ , $[X]$ le vecteur comportant les différentes composantes du mode de Bloch, et k_z la valeur propre associée à $[X]$.

Pour résoudre le système d'équations (5.2), deux approches sont possibles :

1. Faire varier la longueur d'onde λ (et/ou la période Λ) puis résoudre le système et obtenir la courbe de dispersion $n_{eff} = f(\lambda, \Lambda)$.
2. Fixer le vecteur d'onde k_z (donc n_{eff}) pour déterminer les couples associés $\{\lambda; \Lambda\}$.

D'un point de vue pratique, la première approche est la plus adaptée pour un modulateur optique puisque la longueur d'onde est fixée à 1.31 μm ou 1.55 μm , et c'est la période élémentaire Λ qui joue le rôle de variable pour le concepteur. Pour cette raison, **c'est cette approche qui a été choisie pour l'étude 1D**. Le principe de l'algorithme permettant de résoudre le système (5.2) est présenté par P.Lalanne [8], et a été implémenté sous Matlab. Le programme permet d'obtenir les courbes de dispersion n_{eff} pour une structure périodique quelconque en moins d'une minute, mais ne calcule pas le profil du champ se propageant dans la structure.

Exemple d'une courbe de dispersion $n_{eff} = f(\lambda, \Lambda)$

Illustrons le principe de fonctionnement d'un guide segmenté à partir d'un exemple. Pour mieux représenter un dispositif réel, les indices de réfraction choisis sont $n_1 = n_{Si,eff} = 2.8$, et $n_2 = n_{SiO_2} = 1.44$. Le choix de n_1 correspond à l'indice effectif du mode fondamental d'un guide SOI ruban de 400 nm de large pour une hauteur de 300 nm à 1310 nm.

La Figure (5.5) montre la courbe de dispersion $n_{eff} = f(\lambda, \Lambda)$ obtenue après avoir résolu le système d'équations (5.2) pour une épaisseur de matériau d'indice $n_{Si,eff}$ fixée à 150 nm, avec une épaisseur de matériau e_{ox} variable d'indice n_{SiO_2} . À épaisseur d'oxyde nulle, la partie réelle de l'indice effectif $n_{eff,Bloch}$ du mode se propageant dans la structure prend la valeur de 2.8 qui diminue progressivement et tendre vers la valeur limite de 1.44 lorsque $e_{ox} \gg e_{Si,eff}$. Il ne s'agit plus d'une structure périodique, mais d'un guide formé uniquement du matériau d'indice $n_{Si,eff}$.

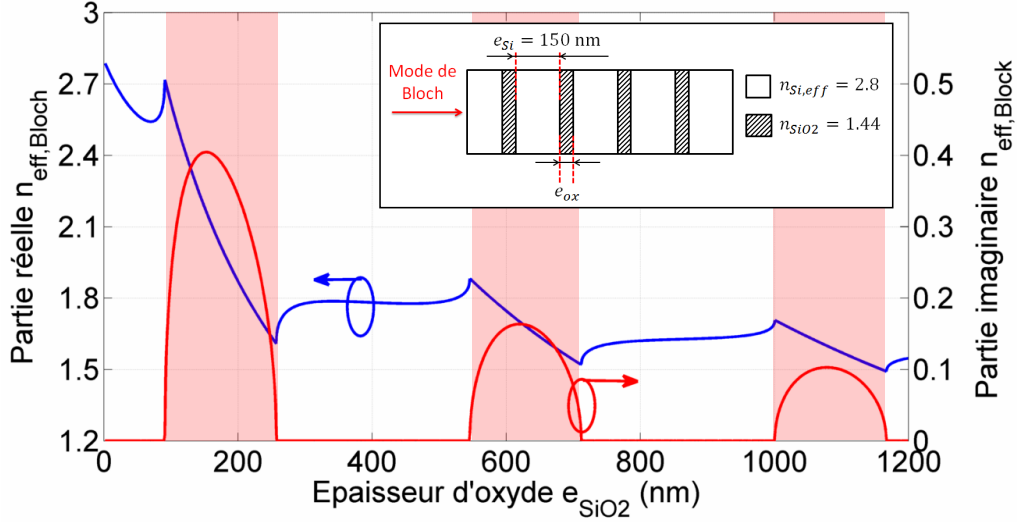


FIGURE 5.5 – Évolution de l'indice effectif du mode de Bloch se propageant dans la structure en fonction de l'épaisseur d'oxyde e_{SiO_2} à $1.31 \mu\text{m}$, pour une épaisseur e_{Si} de 150 nm.

Deux types de régions sont à distinguer. Le premier type de région correspond au cas où **l'indice effectif du mode de Bloch est réel**. Cela signifie qu'il se propage dans la structure périodique sans pertes optiques, malgré les différentes interfaces entre les deux matériaux. Le mode de Bloch se propage dans la structure comme si elle était assimilée à un milieu d'indice optique équivalent. En fonction du facteur de remplissage en oxyde, toute une gamme d'indices effectifs est balayée.

Le second type de région correspond au cas où **la partie imaginaire de l'indice effectif est non nulle** et dépasse rapidement 0.01. Les pertes optiques du mode sont alors supérieures à 500 dB/cm bien que les matériaux soient sans pertes. Le mode optique ne se propage donc pas dans la structure, mais est réfléchi. Les ondes réfléchies par les différentes interfaces interfèrent de manière constructive et la structure forme l'équivalent d'un miroir de Bragg.

Ces zones correspondent aux **bandes interdites** de la structure périodique. Dans ces régions, la partie réelle du mode optique $n_{eff}(\lambda, \Lambda)$ est caractérisée par la **condition de Bragg** donnée par (5.3).

$$n_{eff}(\lambda, \Lambda) = m \frac{\lambda}{2\Lambda} \quad (5.3)$$

m étant un entier naturel associé à la première bande interdite pour $m = 1$, à la seconde pour $m = 2$, etc... Par rapport à la relation précédente plusieurs points importants sont à relever. Tout d'abord, la relation (5.3) n'est valable qu'en considérant uniquement le motif élémentaire Λ . En effet, il est possible d'obtenir la même valeur d'indice effectif pour un multiple de Λ car le problème numérique se borne à simuler une structure périodique virtuellement *infinie*. La définition *arbitraire* faite par l'utilisateur de la période qui génère la structure n'a donc pas d'influence sur le comportement optique du composant.

Le second point à noter est que la condition de Bragg permet d'identifier les bandes interdites, mais ne permet pas de donner à l'avance la *localisation* de ces bandes en fonction des épaisseurs e_{ox} ou $e_{Si,eff}$. Il est nécessaire de résoudre le système (5.2) avant pour pouvoir trancher.

Enfin, la région située sous la première bande interdite est usuellement appelée **région sub-longueur d'onde**. Pour atteindre le régime sub-longueur d'onde, **il faut une période élémentaire Λ relativement faible**, ce qui impose une contrainte forte lors du dimensionnement du guide et pour la fabrication pratique du guide. D'après la relation (5.3), ces contraintes peuvent être relâchées en considérant des longueurs d'onde plus grandes. Ainsi, travailler à $1.55 \mu\text{m}$ est toujours plus favorable qu'à $1.31 \mu\text{m}$ pour atteindre cette région.

5.1.2 Étude paramétrique en fonction des épaisseurs d'oxyde et de silicium

Contraintes de dimensionnement

Pour dimensionner des composants passifs ou des modulateurs CGS, trois contraintes sont à prendre en compte pour déterminer les plages d'épaisseur e_{Si} et e_{SiO_2} admissibles. La première contrainte, la plus évidente, est d'**éviter de se placer dans une bande interdite**.

La seconde contrainte est d'**éviter les modes radiatifs** ou non guidés dans la structure. Cet effet n'est implicitement pas pris en compte par le modèle 1D. En première approximation, on peut considérer que la lumière se disperse dans le milieu environnant le guide optique, d'indice n_{env} , lorsque $n_{eff} < n_{env}$. Autrement dit lorsque la fréquence normalisée $k_0/n_{eff}K$ pour un mode de Bloch donné est supérieure à $k_0/n_{env}K$. Cette condition forme une **ligne de lumière** au-delà de laquelle la lumière diffuse dans le milieu environnant.

Enfin, la troisième contrainte porte sur la **réalisation pratique du guide segmenté**. En particulier, la fabrication d'un guide segmenté implique la **création d'un réseau de lignes et d'espaces définis par photolithographie** qui définiront par la suite les parties en silicium constituant le guide. La taille minimale des motifs est de **120 nm**, limité par l'utilisation de la lithographie optique DUV (la taille minimale peut être repoussée en dessous de la centaine de nanomètres lorsque qu'une lithographie électronique est utilisée).

Plages d'épaisseurs admissibles pour un guide segmenté périodique

Considérons tout d'abord le cas d'un guide segmenté simple similaire à la Figure (5.4). Une étude paramétrique a été réalisée en fonction de l'épaisseur de silicium e_{Si} et d'oxyde e_{SiO_2} pour déterminer les configurations admissibles de propagation à 1310 nm et à 1550 nm . La Figure (5.6) synthétise les résultats de cette étude en tenant compte des différentes contraintes : les bandes interdites, la zone de modes radiatifs, et la contrainte de fabrication. La région privilégiée lors de la conception étant la **région sub-longueur d'onde**.

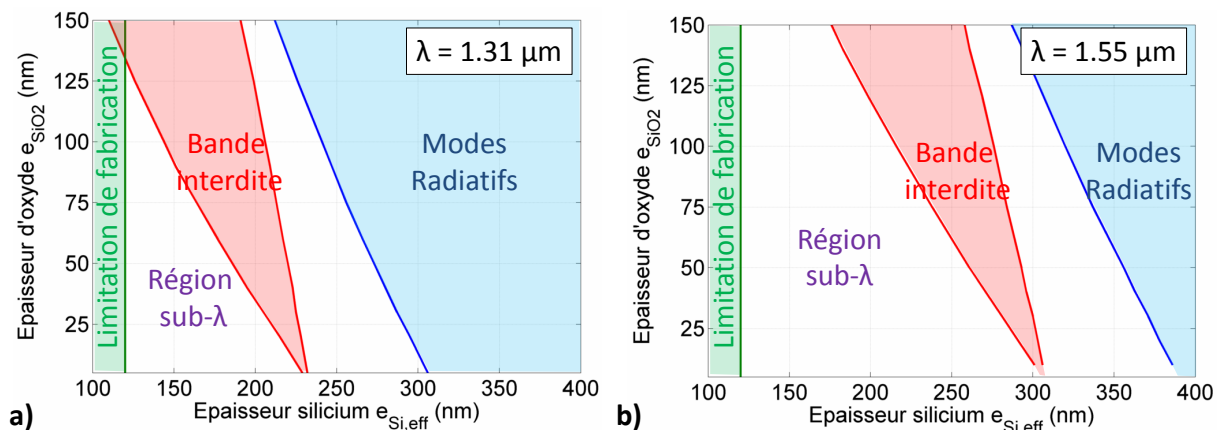


FIGURE 5.6 – Abaques permettant de dimensionner un guide segmenté avec les différentes contraintes a) à $1.31 \mu\text{m}$ avec $n_{SiO_2} = 1.44$ et $n_{Si,eff} = 2.8$, b) à $1.55 \mu\text{m}$ avec $n_{SiO_2} = 1.44$ et $n_{Si,eff} = 2.5$.

À 1310 nm, au fur et à mesure que l'épaisseur d'oxyde augmente, la région sub-longueur d'onde diminue progressivement pour disparaître à des épaisseurs d'oxydes supérieures à 120 nm. De même, la zone correspondant à la seconde bande diminue au fur et à mesure que la région des modes radiatifs progresse. Ces conditions sont relâchées pour des longueurs d'onde plus grandes, la zone sub-longueur d'onde étant plus grande à 1550 nm.

Pour des épaisseurs d'oxyde inférieure à 50 nm, le guide est dans la région sub-longueur d'onde lorsque des épaisseurs de silicium inférieures à 180-230 nm sont utilisées pour des applications à 1310 nm, et 250-300 nm pour 1550 nm.

5.1.3 Extension au cas des guides segmentés bi-périodiques

Intérêt de l'étude

L'intérêt d'étudier une structure bi-périodique dans le cas d'un modulateur CGS est double. Tout d'abord, comme l'effet d'électro-réfraction est différent en fonction des électrons ou des trous, **les épaisseurs optimales de silicium dopé P et N ne sont pas nécessairement égales** (la zone de déplétion près de l'oxyde pour des faibles tensions dépend des dopages utilisés). En conséquence, il est possible d'optimiser les performances du modulateur en envisageant une structure bi-périodique, les deux épaisseurs différentes correspondant au silicium dopé P ou N.

Le second intérêt de l'étude est directement en lien avec la **fabrication du modulateur**. En effet, une étape de photolithographie est utilisée pour définir le réseau périodique du guide. Pour cette étape, il est nécessaire de choisir la **dose d'exposition** pour réaliser le réseau. En fonction de la valeur de ce paramètre, la largeur des lignes et des espaces constituant le réseau vont avoir des valeurs différentes (voir la section 6.3.1 du chapitre suivant pour plus d'informations). Comme le montre la Figure (5.7), une sous-exposition entraîne des lignes plus grandes avec des espaces plus petits, et une sur-exposition entraîne des lignes plus petites avec des espaces plus grands.

Comme à la fin du processus de fabrication les espaces seront remplacés par des portions de silicium dopés, obtenir une structure périodique simple revient à trouver une unique dose d'exposition pour obtenir des lignes *et* des espaces du réseau égaux. Cette condition est relativement contraignante et difficile à obtenir.

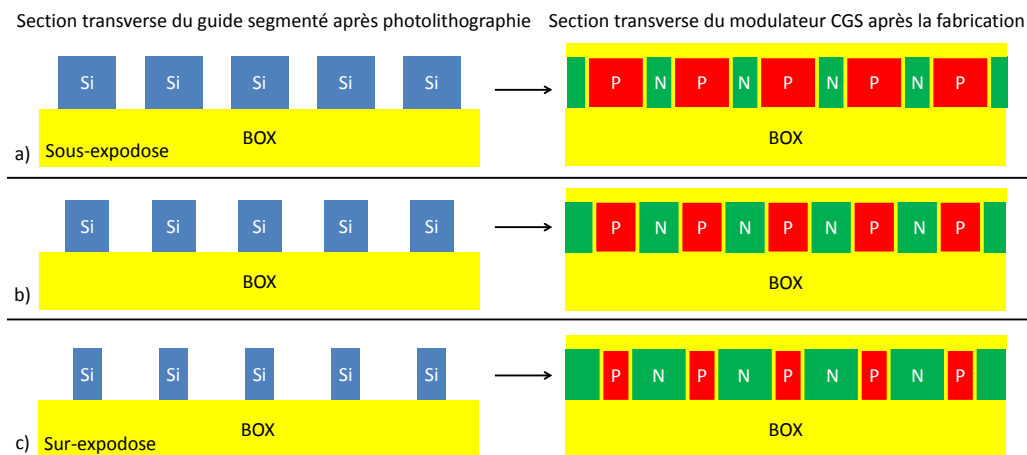


FIGURE 5.7 – Schéma montrant l'allure de la section transverse du guide segmenté ou du modulateur CGS en fonction de la dose d'exposition lors de l'étape de photolithographie. Seul le cas idéal b) permet d'obtenir une structure périodique simple. Dans le cas a) et c) c'est une structure bi-périodique qui est obtenue.

Envisager la réalisation d'un réseau avec des dimensions de lignes et d'espaces différents, c'est permettre de **relâcher les contraintes de fabrication** imposées sur cette valeur. Cela revient à

considérer un guide segmenté **bi-périodique**. Cette approche est d'autant justifiée qu'il est préférable d'avoir un réseau périodique avec de larges espaces pour la fabrication d'un modulateur CGS.

Avant d'utiliser cette approche, il faut vérifier que les conditions de propagation dans une telle structure soient respectées, et de voir s'il est possible d'utiliser cette approche à notre avantage.

Propriétés optiques

Dans le but de vérifier s'il est possible de relâcher les contraintes sur les dimensions du réseau en silicium, une étude similaire a été faite sur une **structure bi-périodique**, composé de deux épaisseurs de silicium et/ou d'oxyde différentes (voir Figure 5.8). Un exemple illustratif des conséquences d'une double période est présenté Figure (5.9), en considérant des périodes Λ_1 et Λ_2 différentes avec $e_{Si,1} = e_{SiO_2,1}$ et $e_{Si,2} = e_{SiO_2,2}$. Les indices des matériaux valent $n_{SiO_2} = 1.44$ et $n_{Si,eff} = 2.8$.

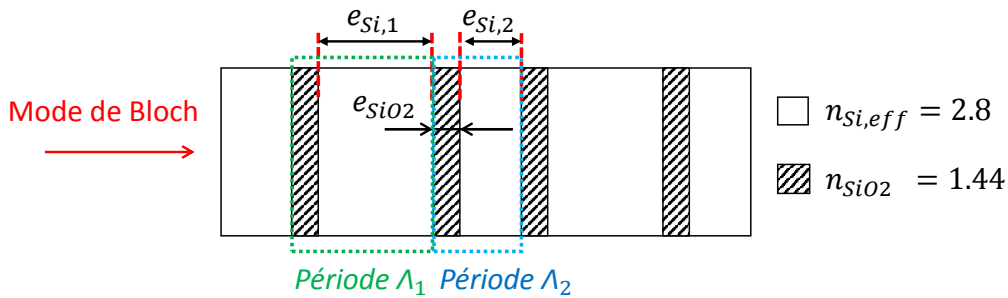


FIGURE 5.8 – Vue schématique de la structure bi-périodique simulée, caractérisée par une épaisseur d'oxyde constante pour les deux périodes.

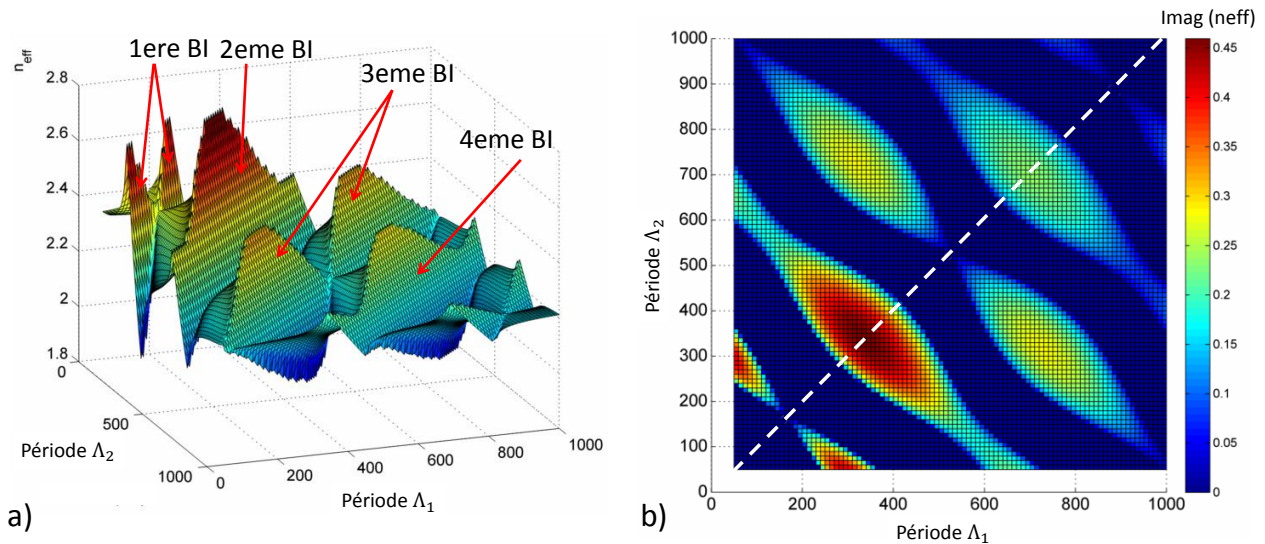


FIGURE 5.9 – (a) Évolution de la partie réelle avec la mise en évidence des différentes bandes interdites (notée BI sur le schéma), et (b) évolution de la partie imaginaire de l'indice effectif associé au mode de Bloch se propageant dans la structure en fonction des différentes périodes Λ_1 et Λ_2 .

La différence par rapport à la structure périodique simple est l'évolution de n_{eff} caractérisée par une suite de bandes interdites paires et impaires, symétriques par rapport à la droite $\Lambda_1 = \Lambda_2$ (représentée par une droite en pointillés Figure 5.9b). Cette symétrie est cohérente vis-à-vis de la génération de la structure : les couples $\{\Lambda_1; \Lambda_2\}$ et $\{\Lambda_2; \Lambda_1\}$ créent la même structure. Les bandes interdites vérifient aussi une condition de Bragg adaptée au cas bi-périodique donnée par :

$$n_{eff}(\lambda, \Lambda_1, \Lambda_2) = m \frac{\lambda}{2(\Lambda_1 + \Lambda_2)} \quad (5.4)$$

Au vu de ces abaques, deux points sont à relever. Premièrement, l'apparition de bandes interdites supplémentaires par rapport à une structure périodique simple montre qu'il existe des cas où **la structure bi-périodique n'autorise pas la propagation de la lumière, alors que les deux guides périodiques caractérisés par Λ_1 ou Λ_2 pris séparément le permettent**. Autrement dit, si $\Lambda_1 < \lambda/2n_{eff,1}$ et $\Lambda_2 < \lambda/2n_{eff,2}$, alors $\Lambda_1 + \Lambda_2$ peut se trouver quand même dans une bande interdite, car la valeur $n_{eff,1+2} = \lambda/(2(\Lambda_1 + \Lambda_2))$ est permise.

Ensuite, chacune des bandes interdites impaires est caractérisée par un point de "dégénérescence" sur la droite $\Lambda_1 = \Lambda_2$. Ces points correspondent aux cas limites où l'on retrouve une structure périodique simple qui autorise la propagation de la lumière, car la condition (5.3) n'est pas obtenue. **Ces points sont à éviter pour une structure périodique simple** : la moindre variation technologique (voulue ou non) peut placer la structure périodique dans une bande interdite.

Le tout est maintenant de vérifier ces remarques au cas d'un guide segmenté avec une faible épaisseur d'oxyde.

Guides bi-périodiques segmentés pour modulateur CGS : règles de dessin

Pour localiser les bandes interdites et les points instables à éviter, plusieurs études paramétriques ont été effectuées. Chacune est caractérisée par une épaisseur d'oxyde constante de manière à être cohérente avec le procédé de fabrication. L'ensemble des résultats est présenté Figure (5.10).

Les bandes interdites sont relativement fines dues à la faible épaisseur d'oxyde. Plus cette épaisseur augmente, et plus les bandes interdites s'élargissent et se déplacent vers des épaisseurs de silicium de plus en plus faibles.

À 1310 nm la première bande interdite et les points instables se situent dans une zone où au moins une épaisseur de silicium est inférieure à 120 nm, soit en dessous des contraintes de fabrication fixées précédemment. En revanche ces points peuvent être atteints à 1550 nm pour des épaisseurs d'oxyde inférieures à 54 nm. L'évolution de ces points en fonction de l'épaisseur d'oxyde suit une relation linéaire :

$$e_{Si}[nm] = 155 - 0.644e_{SiO_2}[nm] \quad \text{à } 1550 \text{ nm} \quad (5.5)$$

L'abaque de la Figure (5.10) utilise uniquement la partie imaginaire de l'indice effectif du mode de Bloch. Lorsque l'on se focalise sur la partie réelle, l'analyse des résultats présentés Figure (5.11) permet de tirer une propriété optique très utile pour la suite en lien avec une structure périodique simple.

Soient deux structures périodiques simples, l'une caractérisé par le couple $\{e_{Si1}, e_{ox}\}$, et l'autre par le couple $\{e_{Si2}, e_{ox}\}$. Alors pour des épaisseurs d'oxydes inférieures à 50 nm **le mode de Bloch se propageant dans la structure bi-périodique $\{e_{Si1}, e_{ox}, e_{Si2}, e_{ox}\}$ présente un indice effectif proche de celui obtenu pour une structure périodique simple comportant une épaisseur de silicium égale à la moyenne des épaisseurs respectives, soit $\{(e_{Si,1} + e_{Si,2})/2, e_{ox}\}$.**

Cette propriété remarquable permet d'établir une **règle de dessin simple pour la conception de structures bi-périodiques à faible épaisseur d'oxyde**. À titre d'exemple, si une structure bi-périodique est telle que $e_{SiO_2} = 25$ nm, $e_{Si1} = 150$ nm, et $e_{Si2} = 250$ nm, alors l'indice effectif du mode de Bloch sera proche de celui de la structure périodique simple $e_{Si} = 200$ nm et $e_{SiO_2} = 25$ nm (voir Figure 5.11). Un raisonnement similaire peut être fait pour localiser les bandes interdites.

Cette règle de dessin montre donc qu'il est possible :

1. de dimensionner facilement la structure bi-périodique pour éviter qu'elle se situe trop près d'une bande interdite, et de la placer dans la région sub-longueur d'onde à 1310 nm ou à 1550 nm,

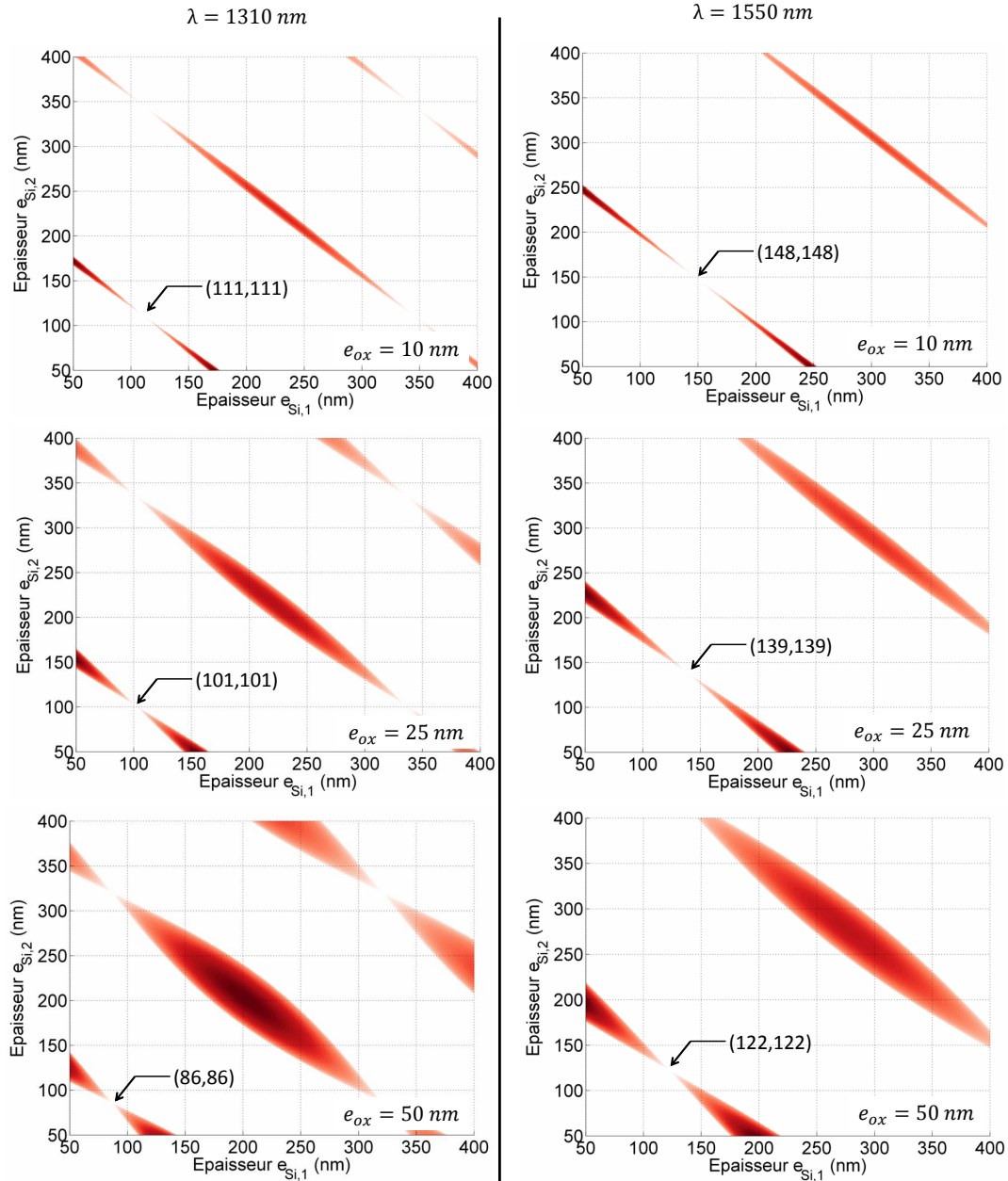


FIGURE 5.10 – Évolution des bandes interdites d’une structure bi-périodique en fonction des épaisseurs de silicium, pour différentes épaisseurs d’oxydes. Ces études ont été effectuées à 1310 nm ($n_{SiO_2} = 1.44$ et $n_{Si,eff} = 2.8$) et à 1550 nm ($n_{SiO_2} = 1.44$ et $n_{Si,eff} = 2.5$).

2. de **relâcher les contraintes de fabrication** de manière à élargir au moins une épaisseur de silicium (voir chapitre suivant pour plus d’informations). Le réseau de lignes et d’espaces peut donc avoir beaucoup plus de configurations.

5.1.4 Dimensionnement des guides pour les modulateurs CGS

En résumé, pour un modulateur CGS il est nécessaire de dimensionner le guide pour obtenir une propagation sans pertes, appelé **région sub-longueur d’onde**. Dans cette région, la borne inférieure est fixée par les **contraintes de fabrication**, et la borne supérieure par la **condition de Bragg**. La région autorisée est plus large à 1550 nm.

L’utilisation d’un modèle 1D pour l’étude des guides optiques segmentés a montré que pour des

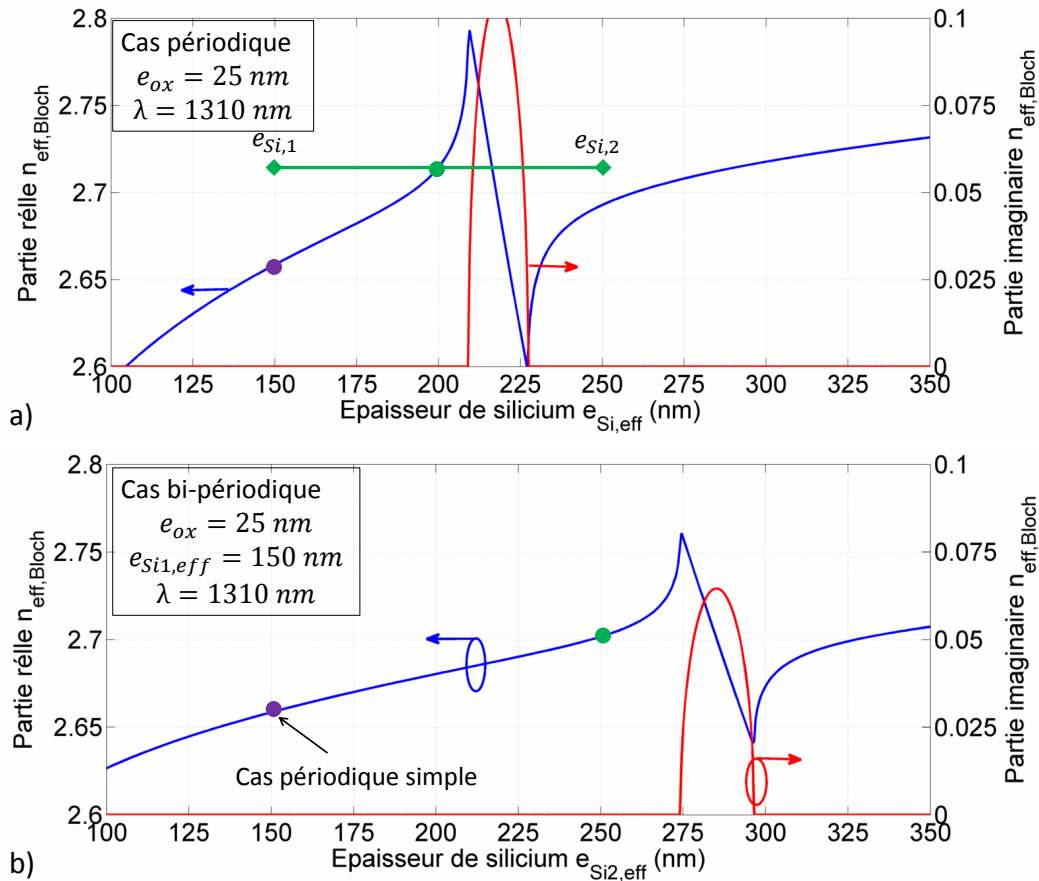


FIGURE 5.11 – a) Évolution de l’indice effectif pour une structure 1D simple en fonction de l’épaisseur de silicium, b) Évolution de l’indice effectif pour une structure bipériodique en fonction de e_{Si2} pour $e_{Si1} = 150$ nm, et $e_{ox} = 25$ nm à 1310 nm.

épaisseurs d’oxydes inférieures à 50 nm, la région sub-longueur d’onde est atteinte pour des épaisseurs de silicium inférieures à 180-230 nm pour 1310 nm, et inférieures à 250-300 nm pour 1550 nm.

Le modèle 1D nous a aussi permis d’étendre ces concepts à une structure bi-périodique. Cette structure est plus réaliste vis-à-vis des procédés de fabrication envisagés pour ce type de modulateur, et son utilisation mènerais à une amélioration de l’efficacité de modulation. Une étude paramétrique a montré que l’on pouvait obtenir une structure sub-longueur d’onde avec une épaisseur de silicium se situant dans la seconde bande à partir d’une règle de dessin simple basée sur la moyenne des épaisseurs utilisées en utilisant les abaqués de la Figure (5.6).

En combinant toutes ces informations, les dimensions de silicium choisies pour réaliser des guides segmentés compatibles avec une épaisseur d’oxyde inférieur à 30 nm sont résumées dans le Tableau (5.1).

Configuration	(a)	(b)	(c)	(d)
λ (nm)	1310	1310	1550	1550
Type de structure	Périodique	Bi-périodique	Périodique	Bi-périodique
Épaisseur $e_{Si,1}$ (nm)	200	150	200	175
Épaisseur $e_{Si,2}$ (nm)	200	250	200	325

Tableau 5.1 – Épaisseurs de silicium choisi pour réaliser des guides segmentés pouvant être utilisés pour les modulateurs CGS ayant une épaisseur d’oxyde inférieur à 30 nm.

Ces dimensions permettent d'avoir une tolérance sur l'épaisseur d'oxyde permettant de rester dans la région sub-longueur d'onde en cas de variation de fabrication. Le choix exact de l'épaisseur d'oxyde n'est ici pas précisé, car une étude électro-optique du modulateur CGS est nécessaire pour préciser cette dimension, en fonction des performances visées.

5.2 Mise en place des outils numériques

La section précédente s'est intéressée aux guides segmentés pour réaliser des composants passifs, et comprendre la physique sous-jacente. La seconde étape est maintenant d'étudier le modulateur CGS proposé dans cette thèse dont la structure est rappelée Figure (5.12). Le modulateur est un guide ruban segmenté dont les portions en silicium sont dopées de manière alternée de manière à obtenir une série de jonctions capacitives le long de l'axe de propagation. Le mode optique va donc se propager dans plusieurs régions de variations de charges consécutives, et une **amélioration significative de l'efficacité de modulation est ainsi attendue**.

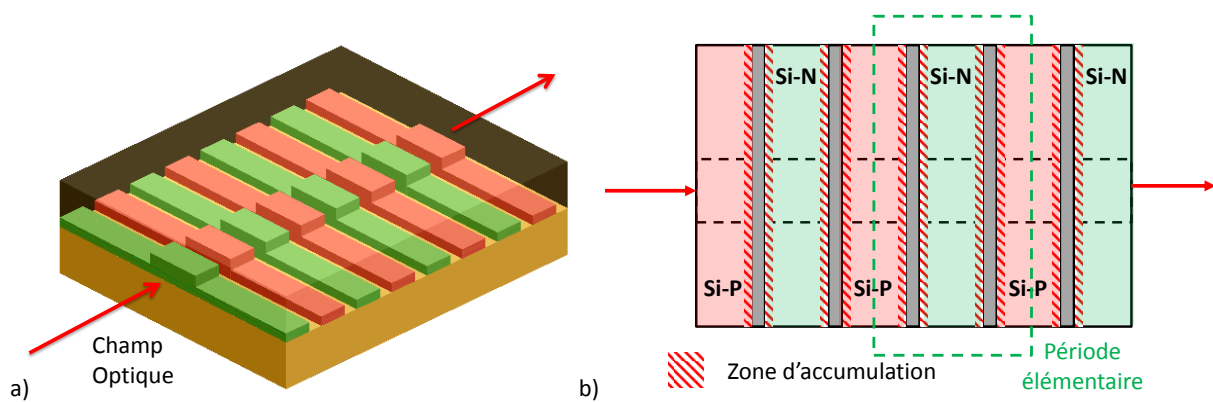


FIGURE 5.12 – a) Vue en perspective de la région active du modulateur capacitif à guide segmenté, b) Vue schématique de la structure vue de dessus qui montre les zones de variations de charges.

Comme les zones de variation de charges sont transverses par rapport à l'axe de propagation, la méthode basée sur la simulation de la section transverse employée pour l'étude des modulateurs capacitifs latéraux ne peut pas être appliquée. De même, le modèle 1D nous a permis d'avoir un premier dimensionnement géométrique de ces structures, mais il ne permet pas de calculer la variation d'indice Δn_{eff} nécessaire pour déterminer l'efficacité de modulation. Il faut donc utiliser une autre approche pour estimer les performances électro-optiques du modulateur CGS.

L'étude de ce type de structure est complexe, et a demandé plusieurs semaines de développement pour pouvoir converger vers des résultats numériques fiables. Comme dans la première section du chapitre précédent, cette partie vise à expliquer les difficultés numériques associées à ce type de simulation, et explique la méthode de simulation mise en place pour les contourner.

5.2.1 Difficultés associées à la simulation d'un modulateur CGS

Pour ces simulations, on peut distinguer trois types de difficultés. Elles sont liées : 1) à la méthode numérique utilisée pour simuler le composant, 2) à la prise en compte des différentes couches d'accumulations relativement fines près des couches d'oxyde, et 3) à la précision numérique exigée pour la fiabilité des résultats.

Simulations optiques par méthode FDTD

Nous l'avons vu précédemment, trouver les vecteurs d'ondes admissibles pour une structure 1D revient à résoudre un système à trois paramètres $\{\Lambda, \lambda, k_z\}$ de la forme $[A(\lambda, \Lambda)][X] + k_z[X] = 0$.

Résoudre ce système revient à trouver k_z (donc n_{eff}) à partir du couple $\{\lambda, \Lambda\}$, ou inversement. Pour des structures 2D ou 3D plus complexes, le système à résoudre est similaire, mais ce sont des simulations FDTD² qui sont utilisées. Ce type de simulation résout les équations de Maxwell dans le **domaine temporel**, ce qui revient à balayer toute une gamme de longueurs d'onde. Autrement dit, les paramètres "utilisateur" sont les paramètres géométriques de la structure ($\Lambda, e_{SiO_2}, e_{Si}...$), et le vecteur d'onde k_z . La simulation détermine la longueur d'onde λ associée à k_z , et celle-ci peut varier aisément de plusieurs microns.

Cette approche est plus contraignante en terme de temps de simulation car pour obtenir la longueur d'onde de fonctionnement λ_0 du modulateur (1310 nm ou 1550 nm), il faut lancer plusieurs simulations avec un indice effectif n_{eff} variable et construire "manuellement" la courbe de dispersion $n_{eff} = f(\lambda_0, \Lambda)$.

Gestion des couches d'accumulation

Comme pour toute structure capacitive, la présence d'une couche d'accumulation près de l'oxyde entraîne une forte variation de charges sur une distance inférieure à 10 nm. Le comportement électrique du modulateur CGS étant similaire à celui d'un modulateur capacitif latéral, **les paramètres des maillages électrique et optique près des murs d'oxydes sont identiques à ceux qui sont utilisés dans le chapitre précédent pour modéliser correctement les couches d'accumulations** (voir Figure 4.6).

La contrepartie d'utiliser de tels maillages est **la durée significative du temps de calcul**. À cela s'ajoute le fait que l'on doit modéliser *deux* murs d'oxyde pour obtenir une période élémentaire, sur toute la section transverse du guide optique. En conséquence, là où une simulation électro-optique prend environ 5 à 7 min pour une structure capacitive 2D similaire à celle de SISCAP, le temps estimé pour une seule simulation 3D d'une structure CGS peut dépasser plusieurs jours...

Modéliser la structure à l'aide de simulations 3D brutes est donc à proscrire : **une approche 2D est beaucoup moins couteuse en ressources de calculs**, et c'est cette approche qui a été appliquée pour le modulateur CGS. Comme nous le verrons par la suite, cela permet d'obtenir des résultats plus rapidement, et d'avoir une compréhension de fonctionnement du dispositif dans le délai d'étude imparti.

Précision des résultats

Dans le cas des modulateurs à électro-réfraction, il faut détecter une variation d'indice Δn_{eff} aussi faible que 10^{-5} à 10^{-4} , sans quoi l'incertitude sur l'efficacité du modulateur est trop grande. Ce niveau de précision reste relativement difficile à réaliser, puisque l'indice effectif *est* le paramètre d'entrée de la simulation.

Pour obtenir un tel niveau de précision tout en réduisant le temps de calcul, il est donc nécessaire de trouver et régler les paramètres de simulations permettant d'atteindre ce niveau de précision.

5.2.2 Simplification de l'approche et réglages des paramètres numériques

L'approche 2D pour simuler les modulateurs CGS utilise plusieurs hypothèses, et se base sur des éléments optiques et électriques déjà utilisés dans le chapitre précédent. Cette section suit les étapes d'une telle simulation en discutant des points importants.

Passer d'une structure 3D à une structure 2D : méthode de l'indice effectif

La méthode de l'indice effectif est une méthode visant à réduire les dimensions d'une structure optique [154]. L'objectif est de passer d'une structure 3D à une structure 2D pour diminuer considérablement le temps de calcul.

2. Acronyme de Finite-Difference Time Domain

Dans notre cas, l'idée est de décomposer le guide ruban en trois parties, comme illustré Figure (5.13), et de calculer l'indice effectif du mode se propageant dans chaque portion. La variable étant l'épaisseur de silicium correspondant à la hauteur du guide ($H = 300$ nm), ou à la hauteur des portions adjacentes ($h = 50$ nm). Le problème se réduit alors à l'étude de propagation de la lumière dans un guide 2D équivalent.

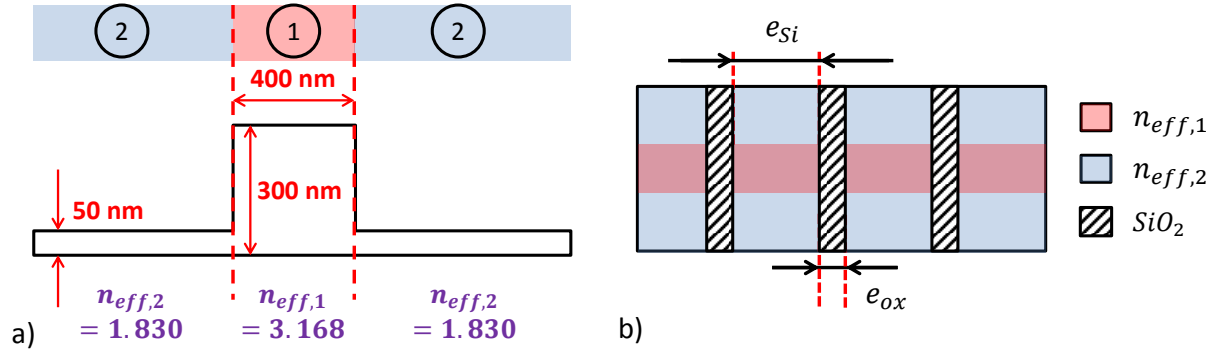


FIGURE 5.13 – a) Principe de la méthode de l'indice effectif permettant de passer d'une section transverse 2D à une section transverse 1D, b) Vue du dessus schématisant d'un guide ruban segmenté après application de la méthode de l'indice effectif.

L'erreur numérique commise entre l'utilisation de cette méthode et une méthode "classique" pour déterminer l'indice effectif du mode TE est de 1.4% à 1310 nm pour la configuration donnée Figure (5.13a) : 2.797 contre 2.836 (méthode classique). Cette marge d'erreur est jugée acceptable au vu du temps gagné vis-à-vis des simulations.

Simplification des simulations électriques

Pour les simulations électriques, la difficulté est de calculer les concentrations de porteurs sur l'ensemble de la section transverse du guide, et notamment sur toute sa largeur qui fait $1.5 \mu\text{m}$ de large. Or pour ce type d'architecture on peut supposer que les **effets de bords sont négligeables sur l'efficacité de modulation**.

Dans ces conditions, la concentration des porteurs le long de l'axe de propagation est identique en tout point de chaque section transverse. Le profil de charges peut être extrait de manière 1D, ou sur **une faible portion 2D**. La seconde approche est beaucoup plus pratique pour des raisons d'implémentation numériques du logiciel, d'autant plus que l'on peut réutiliser à notre avantage la structure SISCAP qui a déjà été implémentée dans le logiciel (voir Figure 5.14a). La largeur du moniteur étant faible devant la longueur de la structure complète à simuler, il doit être utilisé plusieurs fois pour couvrir toute la section transverse et reproduire le profil de variation de charges à différentes tensions.

Un exemple de profil de charges 1D obtenu sur une période élémentaire est présenté Figure (5.14b). Lorsque les épaisseurs de silicium dépassent la largeur de deux zones de déplétion à 0 V, les profils de variations de charges à chaque interface d'une même région dopée sont indépendants et symétriques.

Simulations optiques par méthode FDTD

La structure modélisant le modulateur CGS est schématisée Figure (5.15a). Des conditions périodiques sont placées de part et d'autre d'une période élémentaire incluant une portion dopée P et N, suivant la direction de propagation. De plus, la symétrie géométrique et optique de la structure est exploitée : des **conditions aux limites symétriques** sont utilisées pour diviser par deux la région spatiale à simuler et gagner en temps de calcul.

Le principe de la simulation FDTD est d'étudier l'évolution d'une impulsion lumineuse dans la structure pendant une durée virtuelle de quelques picosecondes (la lumière parcourt plus de $300 \mu\text{m}$).

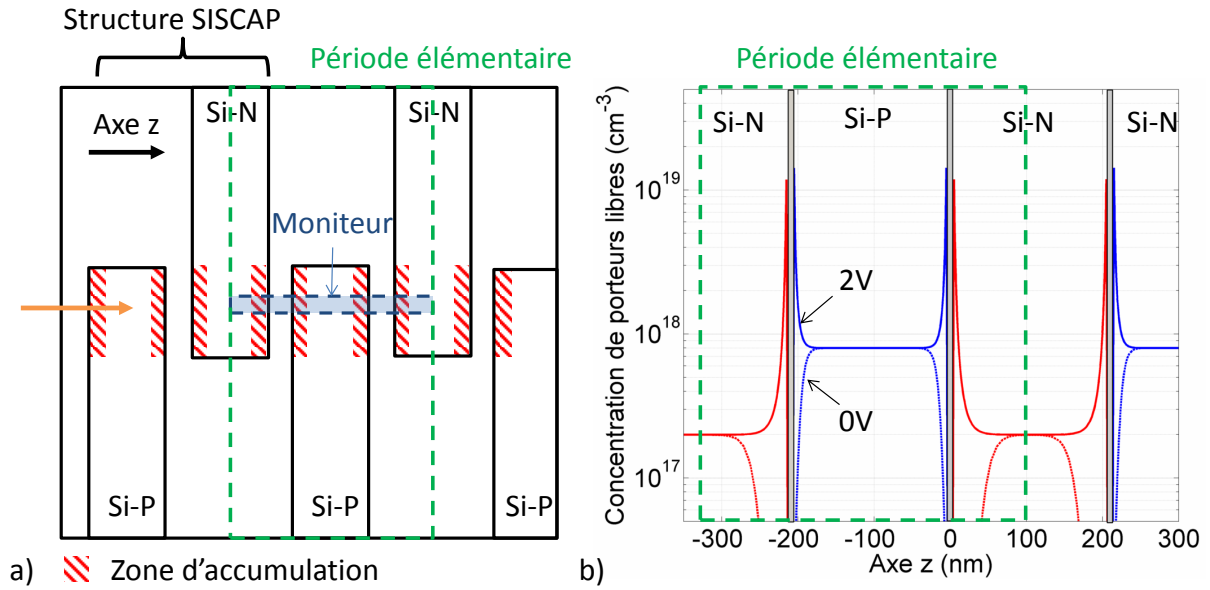


FIGURE 5.14 – a) Schéma de principe d’une simulation électrique basée sur la structure SISCAP pour extraire le profil de charges d’une période élémentaire constituant le modulateur CGS, b) Exemple de profil de charges à 0 V et 2 V tirés du moniteur avec comme niveaux de dopages $N_D = 8.10^{17} \text{ cm}^{-3}$ et $N_A = 2.10^{17} \text{ cm}^{-3}$, l’épaisseur d’oxyde étant de 10 nm.

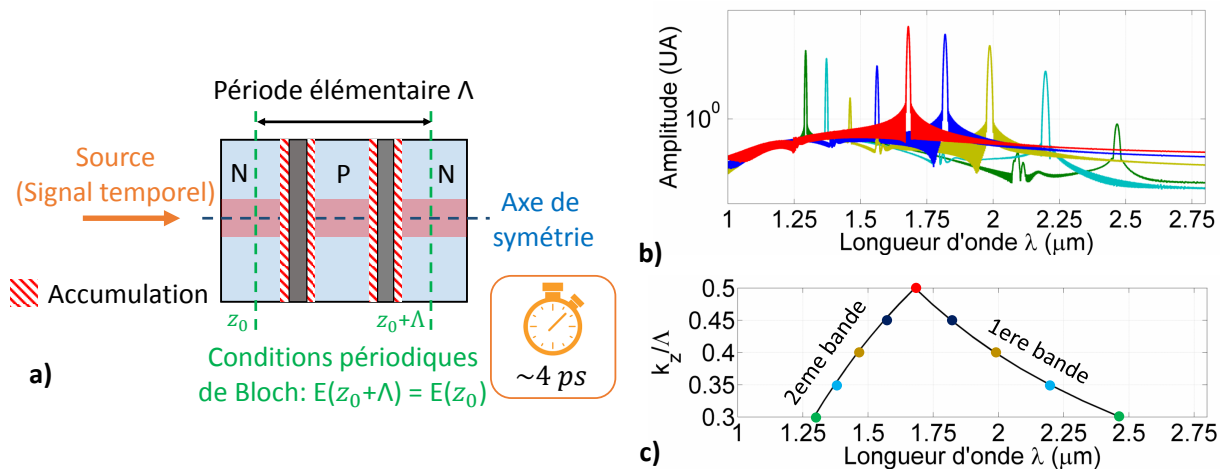


FIGURE 5.15 – a) Schéma de principe d’une simulation FDTD d’une structure périodique, b) Allure des signaux après post-traitement d’une simulation FDTD. Les courbes montre l’évolution des longueurs d’onde de résonance pour différentes valeurs de vecteur d’onde k_z pour une structure périodique telle que $e_{Si} = 150 \text{ nm}$ et $e_{ox} = 25 \text{ nm}$, et c) diagramme de bande de la structure associée. La bande interdite n’est pas visible, car l’épaisseur d’oxyde et la résolution spectrale sont trop faibles.

La période élémentaire à simuler étant inférieure à 500 nm, la lumière va parcourir plusieurs centaines de fois la zone de simulation.

Seuls le/les modes respectant les conditions aux limites périodiques se propagent effectivement dans la structure. La longueur d’onde associée à chacun de ces modes est déterminée par un post-traitement basé sur une transformée de Fourier, et les fait apparaître comme des **longueurs d’onde de résonance** λ_{res} (Figure 5.15b). En répétant plusieurs fois le procédé avec des valeurs différentes de k_z (ou de n_{eff}), il est possible de reconstituer le diagramme de bande de la structure périodique (Figure 5.15c).

Traitement du signal lié au post-traitement des données

Le post-traitement des données brutes issues de moniteurs permet d'obtenir les courbes de la Figure (5.15b), et comporte plusieurs étapes schématisées Figure (5.16). Deux paramètres sont à considérer pour améliorer la qualité des résonances : le **temps de simulation** $t_{simu,max}$ pour lequel le signal se propage, et la **fréquence d'échantillonnage** Δf de la transformée de Fourier.

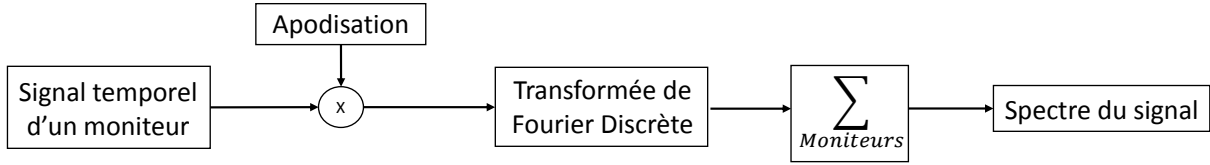


FIGURE 5.16 – Diagramme représentant la méthode d'extraction du spectre d'un signal optique à partir d'une simulation FDTD. la fonction d'apodisation permet de supprimer les artéfacts numériques liés à la source émettant l'impulsion.

Concernant $t_{simu,max}$, **plus il est important, et plus les pics de résonance seront fins**. Ce critère est essentiel pour distinguer deux pics relativement proches (par exemple près des bandes interdites, lorsque $k_z/\Lambda = 0.5$).

Comme le résume le Tableau (5.2) la résolution $\Delta\lambda_{res}$ diminue progressivement de manière non-linéaire au fur et à mesure que $t_{simu,max}$ augmente. **Un temps de simulation $t_{simu,max}$ de 4000 fs est choisi** pour obtenir une largeur à mi-hauteur de résonance de 10 nanomètres, car au-delà, le gain en résolution spectrale par rapport au temps de calcul n'est plus avantageux.

Temps $t_{simu,max}$ (fs)	1000	2000	3000	4000	5000
$\Delta\lambda_{res}(nm)$	45.1	23.7	15.7	11	9.4

Tableau 5.2 – Évolution de la largeur à mi-hauteur d'une résonance en fonction de la durée de propagation du signal optique dans la structure périodique avec les mêmes paramètres que pour la Figure (5.16). La durée "réelle" de simulation varie suivant les dimensions de la période à simuler (de quelques secondes à quelques minutes).

La résolution spectrale d'échantillonnage de la transformée de Fourier doit être à minima plus grande que la résolution des moniteurs pour représenter correctement les pics de résonance (dans notre cas $\Delta f < 250$ GHz) . Pour faciliter le post-traitement et observer une variation d'indice Δn_{eff} faible, cette résolution est beaucoup plus élevée.

En pratique, deux valeurs de Δf sont utilisées, et définissent deux niveaux de précision permettant d'obtenir deux types de résultats. Leurs caractéristiques sont précisées dans le Tableau (5.3) :

1. le premier niveau de précision est une résolution grossière qui est utilisée sur une plage de longueurs d'onde étendue. Ce niveau de résolution permet de **localiser les bandes interdites** (quelles épaisseurs de silicium et d'oxyde il faut éviter), puis d'**étudier le comportement optique** de la structure (trouver les relations $n_{eff}(L_{Si}, \lambda)$).
2. le second niveau, beaucoup plus précis, est utilisé sur une plage restreinte de longueurs d'onde. La résolution spectrale est alors suffisamment élevée pour pouvoir **observer les effets électro-optiques** du modulateur CGS.

Extraction de l'efficacité et des pertes optiques du modulateur

Après le post-traitement des données, il reste à extraire les performances électro-optiques du modulateur. Nous savons qu'en présence d'une variation de charges, par effet d'électro-réfraction l'indice

Niveau de précision	1	2
Plage de fréquences	100-400 THz	220-236 THz
Résolution fréquentielle Δf	10 GHz	0.13 GHz
Plage de longueurs d'onde parcourue	0.75-3 μm	1.27-1.35 μm
Résolution spectrale $\Delta\lambda$ à 1310 nm	60 pm	0.75 pm

Tableau 5.3 – Résumé des différentes caractéristiques des niveaux de précision utilisés pour étudier les modulateurs CGS.

optique du matériau varie et cette variation se traduit de manière globale par une modification de l'indice effectif $\Delta n_{eff}(V_m)$. Dans le cas d'une structure périodique cela se traduit par une modification de la constante de propagation a une tension V_m par rapport à la tension $V_0 = 0$ V. D'un point de vue numériquement, pour ce type de structure on observe **un décalage de la longueur d'onde de résonance**.

Pour faire la correspondance entre Δn_{eff} et $\Delta\lambda$, il est considéré que la variation d'indice effectif $\Delta n_{eff}(V_m)$ crée une variation de longueur d'onde de résonance $\Delta\lambda_{res}(V_m)$ lors du calcul du diagramme de bandes par la méthode FDTD, et que leur relation est donné au premier ordre par la relation (5.6) :

$$\Delta n_{eff}(V_m) = \frac{\Delta\lambda_{res}(V_m)}{d\lambda/dn_{eff}(V_0)} \quad (5.6)$$

Cette hypothèse permet de déterminer $\Delta\lambda_{res}(V_m)$ pour une valeur fixe n_{eff} . Cela évite de recalculer la valeur de n_{eff} pour chaque point de tension (c'est un paramètre d'entrée de la simulation), et permet de gagner un temps significatif de simulation. Cette hypothèse reste valide tant que l'effet électro-optique est considéré comme une perturbation "faible", et **nécessite de connaître au préalable la valeur** $d\lambda(V_0)/dn_{eff}$. Cette valeur est à déterminer par des simulations numériques lors de l'étude optique de la structure.

En notant $\Lambda = e_{Si,P} + e_{Si,N} + 2e_{ox}$ la période élémentaire de la structure, avec $e_{Si,N}$ et $e_{Si,P}$ les épaisseurs respectives en silicium dopées N et P, et $L_{norm} = 1$ cm, l'efficacité de modulation est déduite par la relation (5.7). Comme la variation d'indice se fait suivant l'axe de propagation, sa valeur sur une distance de 1 cm est déduite de la valeur obtenue pour une période Λ par une relation de proportionnalité. Un raisonnement analogue peut être fait pour déterminer le déphasage $\Delta\phi$.

$$V_\pi L_\pi [V.cm] = V_\pi \times \frac{\lambda_0}{2\Delta n_{eff}(V_\pi)} \times \frac{\Lambda}{L_{norm}} \quad (5.7)$$

L'estimation des pertes optiques à 0 V n'est pas évidente, car la notion de pertes n'est plus explicite après l'étape de post-traitement (l'amplitude des pics n'a pas de signification particulière). Elles peuvent être estimées comme la somme de deux contributions : l'une représentant les pertes de rugosité des guides $\alpha_{eff}(rugo)$ (estimées à 5 dB/cm), et l'autre représentant les pertes dues au dopage $\alpha_{eff}(N_{dop})$.

En notant α_P et α_N les pertes optiques associées aux régions dopées P et N (équivalent à un guide ruban entièrement dopé N ou P), alors $\alpha_{eff}(N_{dop})$ vaut :

$$\alpha_{eff}(N_{dop}) = \frac{e_{Si,P}\alpha_P + e_{Si,N}\alpha_N}{\Lambda} \quad (5.8)$$

À noter que **cette relation surestime les pertes dues au dopage**, puisqu'elle ne tient pas compte des régions de déplétion près de chaque oxyde à 0 V.

Concernant la bande passante, le temps imparti consacré à l'étude du modulateur CGS n'a pas permis d'estimer ce facteur de mérite (le schéma électrique étant plus complexe que celui des modulateurs capacitifs latéraux). Ici, nous nous focaliserons donc principalement sur l'efficacité et les pertes du composant.

5.3 Étude optique et électro-optique du modulateur CGS

Maintenant que les outils de simulations ont été implémentés, nous pouvons étudier le comportement optique et électro-optique du modulateur CGS. Les hypothèses utilisées pour l'étude paramétrique présentée dans cette partie sont les suivantes :

- La longueur d'onde de fonctionnement est fixée à 1310 nm, et le guide ruban équivalent après application de la méthode de l'indice effectif a les caractéristiques présentées Figure (5.13),
- Nous nous limitons ici au cas d'une structure périodique simple, c'est à dire où les épaisseurs de silicium sont identiques : $e_{Si,P} = e_{Si,N} = e_{Si}$,
- Les paramètres considérés pour l'étude sont l'épaisseur de silicium e_{Si} et l'épaisseur d'oxyde e_{SiO_2} .
- Les niveaux de dopages sont ceux obtenus après optimisation du modulateur capacitif à jonction latérale, c'est à dire $N_D = 2.10^{17}$ et $N_A = 8.10^{17}$ (cela permet de réduire le nombre de variables)

La méthodologie pour étudier la région active du modulateur se fait en trois temps qui constituent les sous-sections de cette partie. Tout d'abord, comme pour les guides segmentés 1D, il faut déterminer **les conditions de propagation de la lumière** dans cette structure, ou à minima vérifier si les résultats du modèle 1D sont cohérents. Comme on cherche à se placer dans la région sub-longueur d'onde, cela revient à détecter la première bande interdite. Cette étape permet de définir la plage de variation de e_{Si} et e_{SiO_2} pour la suite de l'étude.

Le second point est de **déterminer les valeurs de n_{eff} et de $d\lambda/dn_{eff}$** à 1310 nm. La valeur de $d\lambda/dn_{eff}$ est utilisée pour faciliter l'extraction de l'efficacité de modulation via la relation (5.6).

Enfin, la dernière étape porte sur l'**analyse de l'efficacité** de la région active, et donne un premier dimensionnement du modulateur.

5.3.1 Propriétés optiques du modulateur CGS

Localisation des bandes interdites

L'abaque de la Figure (5.17a) donne la localisation de la première bande interdite (noté **BI** par la suite) pour le guide segmenté du modulateur. En accord avec le modèle 1D, plus l'épaisseur d'oxyde augmente, et plus la région de la BI augmente. Comme elle est régie par la condition de Bragg, la BI à 1550 nm se décale suivant une période élémentaire Λ plus grande (donc e_{Si} plus grand). La localisation des BI trouvées par les simulations FDTD est relativement proche de celle obtenue par le modèle 1D (voir Figure 5.6).

Un exemple de l'évolution de l'indice effectif en fonction de l'épaisseur de silicium est présenté pour une épaisseur d'oxyde de 30 nm à 1310 nm Figure (5.17b). Là encore, le comportement de $n_{eff}(e_{Si})$ est similaire au modèle 1D, avec une forte variation de n_{eff} près de la bande interdite.

Dans toute la suite, on se place dans la région sub-longueur d'onde à 1310 nm. Pour l'étude paramétrique, **l'épaisseur de silicium e_{Si} est comprise entre 100 nm et 200 nm, et l'épaisseur d'oxyde e_{SiO_2} entre 5 nm et 20 nm.**

Évolution de n_{eff} et de $d\lambda/dn_{eff}$ en fonction des différentes épaisseurs e_{Si} et e_{ox}

Les valeurs de l'indice effectif n_{eff} pour un guide segmenté à 1310 nm sont représentées Figure (5.18). Les valeurs sont comprises entre 2.55 et 2.8 sur la gamme d'épaisseurs considérée, et chaque

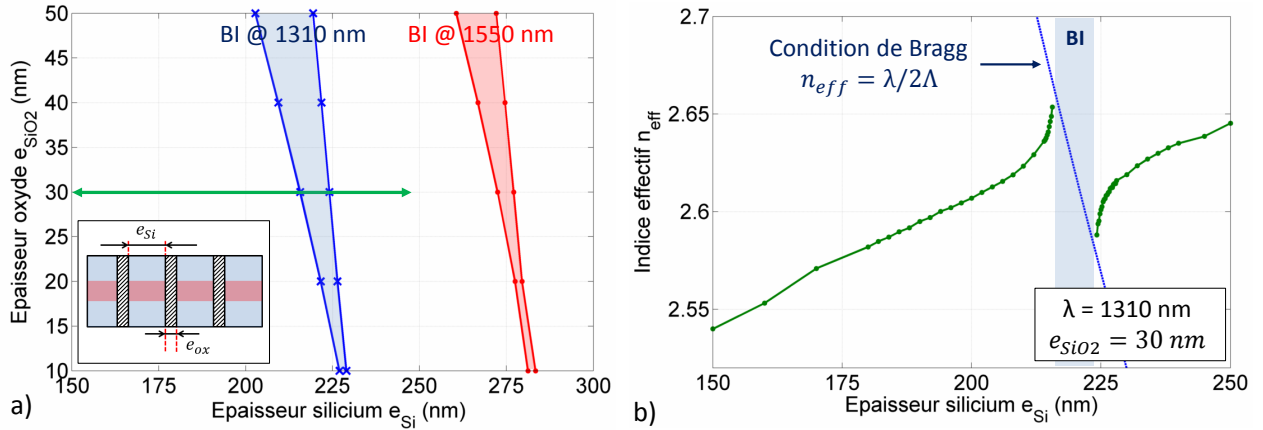


FIGURE 5.17 – a) Localisation des bandes interdites à 1310 nm et 1550 nm en fonction des épaisseurs de silicium et d'oxyde constituant la structure périodique, b) Évolution de l'indice effectif du mode de Bloch en fonction de l'épaisseur de silicium, à $\lambda = 1310$ nm pour une épaisseur d'oxyde e_{ox} .

courbe peut être approchée par un polynôme d'ordre 2. L'indice effectif augmente au fur et à mesure que l'épaisseur de silicium augmente, et diminue lorsque l'épaisseur d'oxyde augmente.

Concernant le coefficient $d\lambda/dn_{eff}$, sa valeur se situe autour de 400 nm. Par rapport à la résolution spectrale des différents niveaux de précision (60 pm et 0.75 pm), cela correspond à une valeur de Δn_{eff} minimum détectable de 1.5×10^{-4} et de 1.88×10^{-6} . Cette précision permet donc bien d'étudier les effets d'électro-réfraction du modulateur.

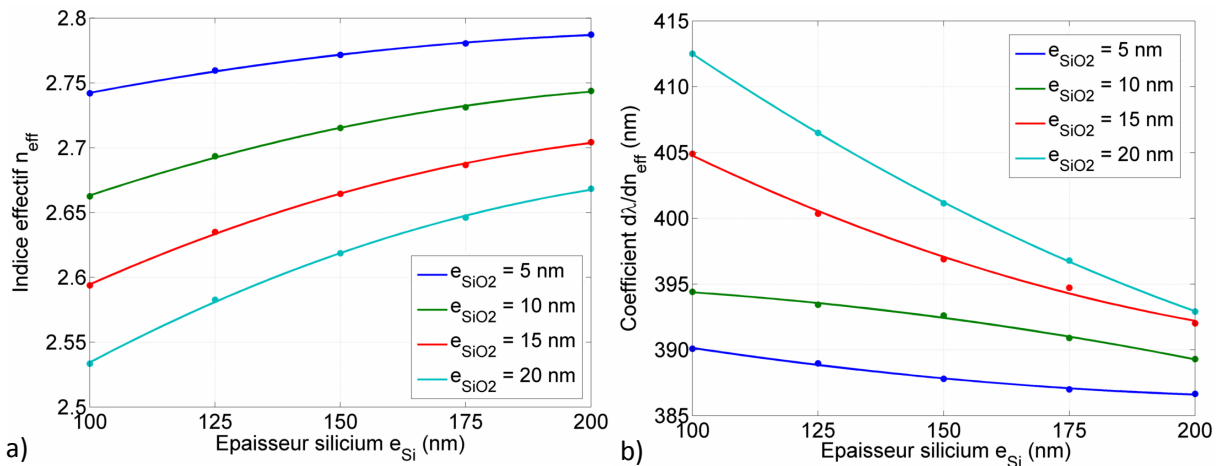


FIGURE 5.18 – Évolution de a) l'indice effectif, ou b) du coefficient $d\lambda/dn_{eff}$ en fonction des épaisseurs de silicium et d'oxyde à 1310 nm.

5.3.2 Extraction de l'efficacité et des pertes optiques

Les résultats de l'étude paramétrique portant sur le produit $V_{\pi}L_{\pi}$ du modulateur CGS sont présentés Figure (5.19). Sur l'ensemble de la plage considérée, la région active montre un produit $V_{\pi}L_{\pi}$ inférieur à 0.7 V.cm pour une tension de 2 V. À la limite des possibilités de fabrication utilisant une lithographie DUV, l'efficacité atteint une valeur de 0.18 V.cm avec une période de 100 nm et un oxyde de 5 nm.

Les pertes optiques peuvent être calculées en se basant sur la relation (5.8). Pour des niveaux de dopages $N_D = 2.10^{17}$ et $N_A = 8.10^{17}$, les valeurs de α_N et α_P valent respectivement

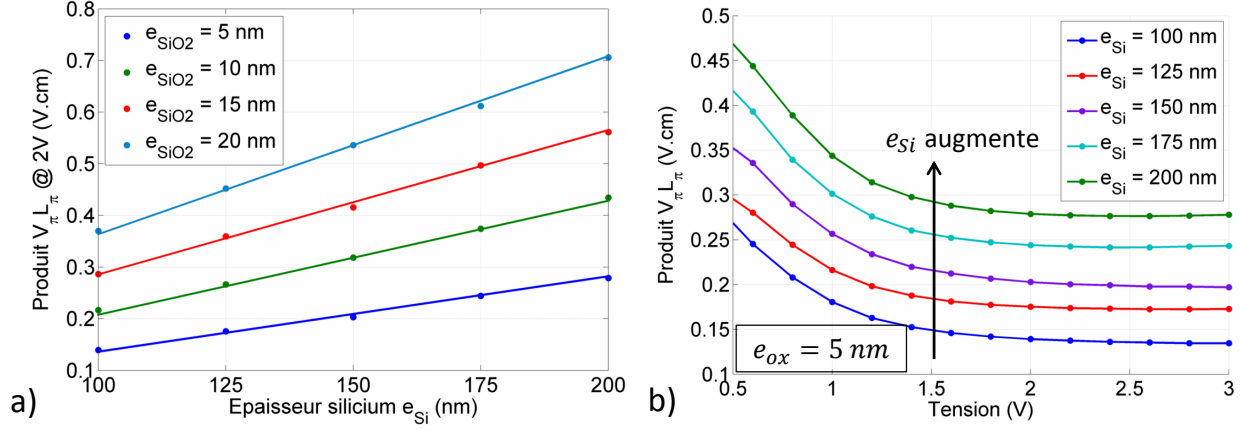


FIGURE 5.19 – a) Évolution du produit $V_{\pi} L_{\pi}$ à 2 V en fonction de l'épaisseur de silicium e_{Si} et d'oxyde e_{SiO_2} , b) Évolution du produit $V_{\pi} L_{\pi}$ en fonction de la tension pour $e_{ox} = 5$ nm et différentes épaisseurs e_{Si} .

3.79 dB/cm et 22.61 dB/cm. En incluant des pertes de rugosités de 5 dB/cm, la relation permettant de calculer les pertes optiques devient :

$$\alpha[dB/cm] = 5 + \frac{26.4e_{Si}}{2(e_{ox} + e_{Si})} \quad (5.9)$$

Sur toute la plage considérée, les pertes optiques ramenées à une longueur de $L_{\pi/2}$ à 0 V sont inférieures à 3.76 dB. À la limite de fabrication pour des épaisseurs de silicium de 100 nm, elles atteignent seulement 1.56 dB. Un point de fonctionnement peut être trouvé pour une valeur intermédiaire de 0.38 V.cm à 2 V lorsque l'épaisseur de silicium est de 150 nm et l'épaisseur d'oxyde est de 10 nm (les pertes optiques pour $L_{\pi/2}$ à 0 V sont alors de 2.5 dB).

5.3.3 Pistes pour améliorer les performances du modulateur

Par rapport à ce qui a été dit précédemment, on peut identifier deux pistes pour améliorer les performances EO du modulateur CGS.

La première piste est d'utiliser une **structure bi-périodique**. En effet, comme le montre la Figure (5.14b), en fonction des niveaux de dopages il existe des portions de guide qui ne participent pas à produire une variation de charges. Ces zones mortes contribuent uniquement aux pertes et diminuent l'efficacité du modulateur puisque le produit $V_{\pi} L_{\pi}$ est ramené à une longueur de référence. C'est d'ailleurs pour cette raison que l'efficacité varie de manière linéaire dans la plage étudiée.

Optimiser ces régions de manière à faire en sorte que les zones de déplétions soit suffisamment proches (voir couplées) permettrait d'**augmenter l'efficacité de modulation, tout en réduisant les pertes optiques à 0 V**.

La seconde piste est d'exploiter la grande efficacité du modulateur dès les **faibles tensions**. En effet, pour une efficacité suffisante, on peut se permettre de travailler uniquement en régime de déplétion (entre -0.5 V et 0.5 V par exemple). Cela permettrait de diminuer significativement la capacité du dispositif (d'après la Figure (2.7) la capacitance d'une jonction capacitive en régime de déplétion se situe seulement autour de 1 fF/ μm^2 , soit au moins deux fois plus faible qu'en accumulation pour $e_{ox} < 15$ nm), et d'utiliser un signal de seulement 1 V_{pp} au lieu de 2 V_{pp} . En termes de consommation énergétique, cela représenterait un gain de consommation d'au moins un facteur 8 par rapport à la structure initialement proposée.

Conclusion

En conclusion, nous avons proposé l'utilisation des structures sub-longueur d'onde pour réaliser un modulateur capacitif efficace. Son étude est beaucoup plus délicate que pour les modulateurs à jonction PN, ou pour les modulateurs à jonction capacitive latérale.

Pour comprendre le comportement optique d'un guide segmenté, une étude préliminaire a été effectuée avec un modèle 1D. Ce modèle a permis d'étudier les propriétés optiques du guide telles que la localisation des bandes interdites ou celle de la région sub-longueur d'onde. Ces concepts ont été adaptés à des structures bi-périodiques afin d'être plus flexibles vis-à-vis du procédé de fabrication. L'ensemble de l'étude a permis de retenir certaines épaisseurs de silicium pour dimensionner des guides segmentés (voir Tableau 5.4) qui pourront à terme être implémentées dans un modulateur CGS.

Configuration	(a)	(b)	(c)	(d)
λ (nm)	1310	1310	1550	1550
Type de structure	Périodique	Bi-périodique	Périodique	Bi-périodique
Épaisseur $e_{Si,1}$ (nm)	200	150	200	175
Épaisseur $e_{Si,2}$ (nm)	200	250	200	325

Tableau 5.4 – Épaisseurs de silicium choisi pour réaliser des guides segmentés pouvant être utilisés pour les modulateurs CGS.

Extraire les performances électro-optiques d'un modulateur CGS est en revanche beaucoup plus difficile. Les simulations FDTD 3D pour ce type de structure sont similaires à des calculs de diagramme de bande, mais requièrent une précision plus élevée que pour une structure purement optique pour modéliser la couche d'accumulation. De plus, il est nécessaire de détecter une variation d'indice effectif inférieure à $\Delta n_{eff} < 10^{-5}$ pour assurer la convergence des résultats. Afin de réduire le temps de simulation à des valeurs acceptables, **une approche 2D a été choisie**, basée sur la méthode de l'indice effectif. Plusieurs moyens supplémentaires ont été mis en oeuvre pour gagner en temps de calcul :

- Les simulations électriques pour le modulateur CGS utilisent une structure équivalente composée d'une série de structures SISCAP. La distribution des porteurs est ensuite extraite par un moniteur de 50 nm de large le long d'une période élémentaire.
- Pour les simulations optiques, la symétrie de la structure suivant l'axe de propagation permet de simuler uniquement la moitié du modulateur. Une durée virtuelle de simulation de **4 ps** est utilisée.
- Pour assurer la convergence des résultats, deux résolutions lors de la transformée de Fourier des signaux obtenus sont utilisés en fonction de l'objectif de la simulation : une résolution faible (10 GHz) sur une plage de longueurs d'onde de plusieurs microns pour détecter les bandes interdites, et une résolution élevée (0.13 GHz) sur une plage de longueurs d'onde de quelques dizaines de nanomètres pour détecter les effets électro-optiques ($\Delta n_{eff} \approx 10^{-6}$).

Suite à la mise en place des outils numériques dédiés, une étude a été effectuée sur une gamme de dimension permettant au modulateur CGS de se trouver dans le régime sub-longueur d'onde. L'étude se focalise sur l'obtention d'une grande efficacité, et comporte deux paramètres : l'épaisseur de silicium (entre 100 nm et 200 nm) et l'épaisseur d'oxyde (entre 5 nm et 20 nm).

Les résultats révèlent **une excellente efficacité comprise entre 0.18 V.cm et 0.7 V.cm à 2 V**. Un point de fonctionnement plus réaliste fonctionnel peut être trouvé, menant à une efficacité de **0.38 V.cm** avec des pertes associées à $L_{\pi/2}$ de **2.5 dB**. Cette efficacité deux fois supérieure à la région capacitive latérale verticale étudiée dans le chapitre précédent, et permet de réaliser un dispositif sub-millimétrique.

Pour compléter cette étude au-delà du cadre de cette thèse, l'estimation de la bande passante pourra être faite ainsi que l'estimation des performances associées à la région active lorsqu'elle est implémentée dans un interféromètre de Mach-Zehnder ou un anneau résonant. Enfin, les principales pistes pour améliorer l'efficacité de modulation sont d'utiliser une structure bi-périodique pour réduire les portions de guide ne participant pas à la variation de charges. Le gain en efficacité gagné permettrait alors de diminuer la tension de commande (pour ± 0.5 V par exemple) de manière à réduire la capacitance du dispositif ainsi que la consommation énergétique d'au moins un facteur 8 par rapport à la structure initialement proposée.

Chapitre 6

Fabrication de structures capacitives à oxyde vertical

Sommaire

6.1	Procédés de fabrication associés aux guides à fente et aux guides segmentés	116
6.2	Conception d'un réticule pour des structures passives dédiées aux modulateurs capacitifs	122
6.3	Développement des briques dédiées au modulateur capacitif	128

Que ce soit pour un modulateur capacitif latéral vu au chapitre 4, ou pour le modulateur capacitif à guide segmenté vu au chapitre 5, les études numériques montrent qu'il est nécessaire d'avoir **un mur d'oxyde vertical d'une épaisseur inférieure à 20 nm** pour obtenir une efficacité de modulation inférieure à 1 V.cm. L'intérêt d'utiliser un tel mur est de **s'affranchir du dépôt de polysilicium** utilisé dans les modulateurs capacitifs à oxyde horizontal [125], ce qui permet de diminuer les pertes optiques de la région active.

Le procédé de fabrication pour obtenir un tel mur n'avait pas encore été réalisé au sein du laboratoire. Au cours de cette thèse, deux nouvelles approches ont été proposées, et ont fait l'objet d'un brevet de fabrication [155]. Pour mettre au point ces nouvelles étapes, il a fallu mettre en place une filière dédiée, compatible avec les moyens de fabrication du CEA-Leti. Ces étapes ont ensuite été testées sur deux lots d'études comportant des motifs de test dédiés à la fabrication, ainsi que des composants passifs.

Le dernier lot d'étude est toujours en cours de fabrication. À partir des étapes réalisées, nous avons pu extraire toute une série d'informations utiles sur les conditions de fabrication nécessaire pour obtenir des guides qui seront intégrés dans les modulateurs capacitifs. La filière mise en place permettra à terme de fabriquer ces modulateurs.

Ce chapitre porte sur la description de la mise au point de nouveaux procédés de fabrication pour réaliser des modulateurs capacitifs à oxyde vertical. La première partie du chapitre retrace l'état de l'art pour réaliser des guides à fente ou des guides segmentés. Cette partie explique ensuite les deux nouvelles approches de fabrication proposées en début de thèse pour réaliser ces guides avec un oxyde fin.

La seconde partie montre les étapes de conception pour réaliser jeu de masques de $10 \times 10 \text{ mm}^2$ dédié à des composants passifs. Le dimensionnement de la plupart de ces composants est basé sur les études présentées dans les deux chapitres précédents. Cette partie inclut des éléments de conception à adapter en lien avec la méthode de fabrication.

Enfin, la dernière partie résume le développement des nouvelles briques de fabrication qui ont pu être réalisées pendant la thèse.

6.1 Procédés de fabrication associés aux guides à fente et aux guides segmentés

Les guides optiques des modulateurs capacitifs à oxyde vertical sont basés sur des guides à fente ou des guides segmentés. La principale différence entre les nouvelles structures et celles usuellement décrites dans la littérature est l'**épaisseur réduite de l'oxyde**. En effet :

1. la largeur de la tranchée d'un guide à fente correspond à l'épaisseur de la grille d'oxyde du modulateur capacitif latéral. Elle doit être inférieure à 20 nm pour obtenir des performances électro-optiques satisfaisantes pour les modulateurs (voir Tableau 4.4 du chapitre 4).
2. le taux de remplissage en silicium d'une période élémentaire d'un guide segmenté dans le cas d'un modulateur capacitif à guide segmenté est supérieur à 90% (10 nm d'oxyde pour 200 nm de silicium par exemple),

Cette partie présente les différentes approches pour réaliser ces guides. L'objectif est d'identifier le procédé le mieux adapté pour réaliser le guide d'un modulateur capacitif comportant un mur d'oxyde vertical fin.

6.1.1 État de l'art avant la thèse

Approche usuelle pour réaliser les guides à fente et les guides segmentés

La fabrication d'un guide à fente en silicium a été démontrée dès 2004 par l'équipe de V. Almeida [156, 141]. Dans le cas d'un guide à fente verticale, la tranchée d'environ 100 nm de large est définie par des procédés de lithographie deep-UV compatible CMOS [157, 158], par e-beam [141, 159], ou par nano-impression [160]. Une étape de dépôt chimique assistée par plasma est ensuite réalisée pour remplir la tranchée du guide avec un matériau à faible indice optique. La définition du guide est ensuite assurée par des techniques de gravure sèche.

Cette méthode de fabrication pour obtenir ce type de guide a plusieurs inconvénients. Premièrement, l'utilisation de procédés de gravure pour réaliser la tranchée introduit une **rugosité additionnelle**, donc des pertes optiques supplémentaires (d'environ 5 dB/cm à 10 dB/cm). Des recherches sont toujours en cours pour réduire ces pertes [161, 162, 163].

De plus, le dépôt d'oxyde permettant de remplir **la tranchée peut entraîner l'apparition d'une bulle d'air**, dès lors que le rapport entre la hauteur et la largeur de la couche diélectrique est supérieur à 1.5 (voir Figure 6.1b). Cette bulle est fortement préjudiciable sur les performances du modulateur. À défaut de pouvoir résoudre ce problème, certaines équipes proposent d'en tenir compte lors de la conception du guide [164]. En outre, lorsque ledit rapport est très supérieur à 1.5 (par exemple entre 5 et 10 comme dans le cas visé pour les modulateurs capacitifs), il n'est pas possible de remplir la tranchée par un diélectrique.

Enfin, la formation de la tranchée doit être parfaitement maîtrisée puisqu'elle détermine la largeur de la couche diélectrique, et va potentiellement impacter les performances du modulateur.

Pour un guide segmenté, le problème est similaire puisqu'il est lui aussi défini par des étapes de gravure. Dans la littérature, les guides segmentés ont une périodicité d'environ 250-300 nm, avec un facteur de remplissage en silicium allant de 33% à 80% lorsqu'une couche de SiO_2 est utilisée [146, 147] (ce qui revient à un mur de 50 nm) [165, 166].

Dans tous les cas, la réalisation d'un mur d'oxyde possédant une épaisseur inférieure à 50 nm n'est pas atteignable à partir de la **gravure d'une couche de silicium et du remplissage en oxyde d'une tranchée**. Il est donc nécessaire de trouver une autre approche.

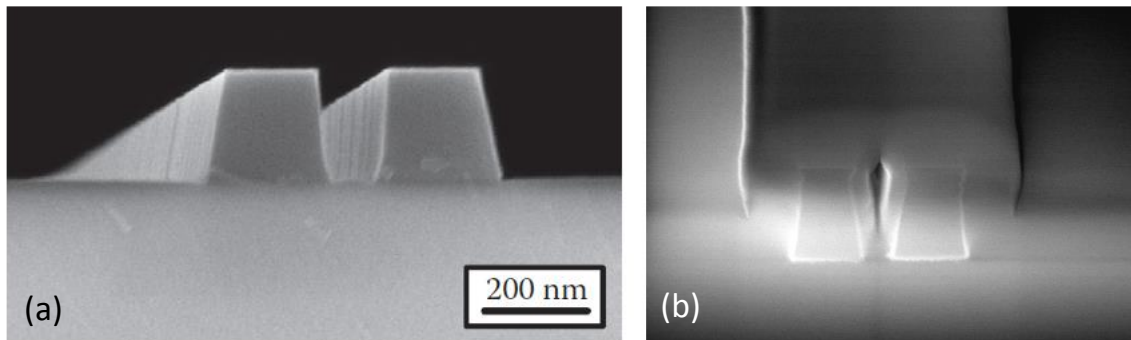


FIGURE 6.1 – a) Vue en coupe d'un guide à fente dont la tranchée fait 180 nm de large à l'aide d'un microscope à électronique à balayage (appelé MEB par la suite). b) Vue MEB d'une section transverse d'un guide de 500 nm de large, avec une tranchée de 180 nm de large après dépôt de SiO_x en phase vapeur à faible pression (dépôt LPCVD). Figure tirée de [157].

Autre méthode de fabrication réalisée au CEA

Avant le début de cette thèse, un procédé de fabrication avait déjà été proposé pour réaliser un mur d'oxyde fin, à partir cette fois-ci par gravure d'une couche d'oxyde [136]. L'objectif était de créer le mur par une suite de gravures, tout en assurant une reprise d'épitaxie de silicium mono-cristalline de part et d'autre du mur. Les étapes de fabrication associées sont représentées Figure (6.2).

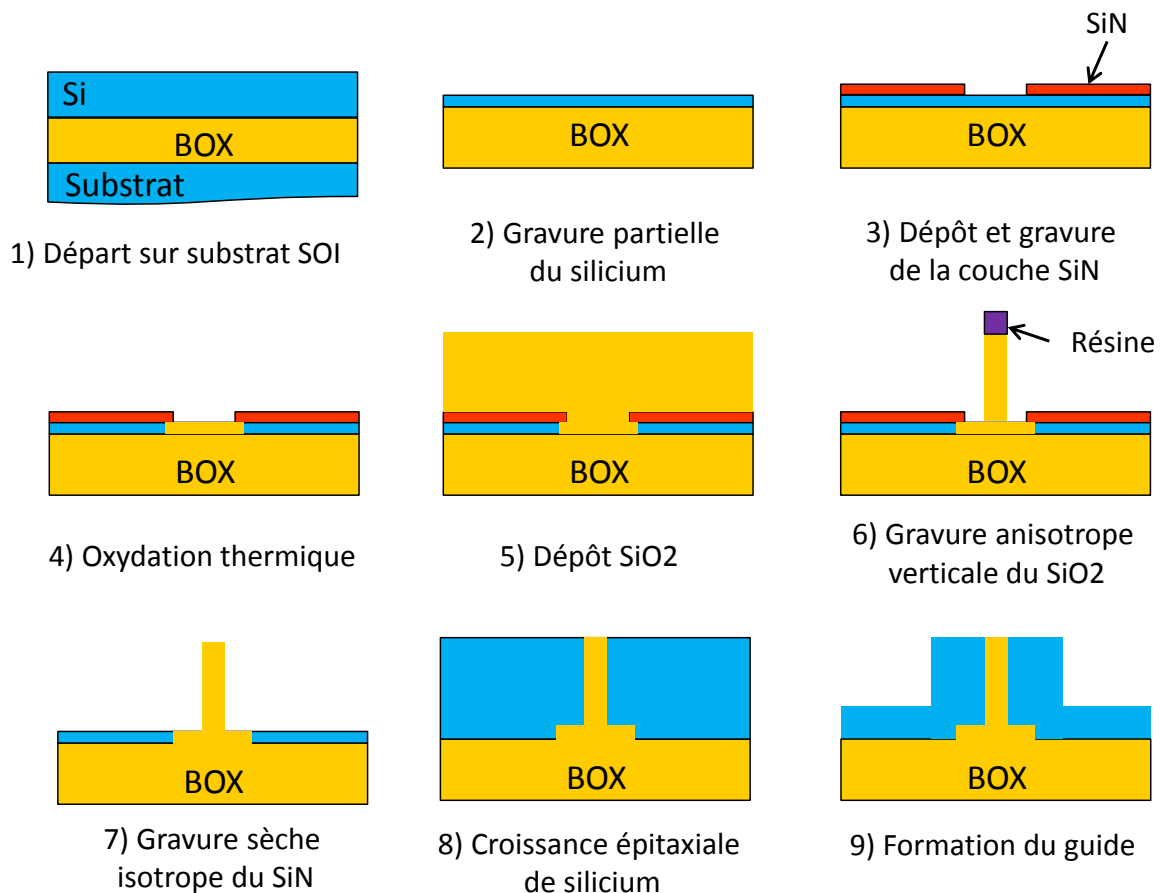


FIGURE 6.2 – Principales étapes de fabrication permettant de réaliser un mur d'oxyde à partir d'une série de gravures.

À partir d'un substrat SOI, la couche de silicium est partiellement gravée, puis une couche protectrice de nitrure de silicium est déposée à sa surface (étape 1 à 3). Une étape d'oxydation est ensuite effectuée, et seul le silicium non protégé va s'oxyder, ce qui assure l'isolation électrique entre les deux bases de silicium (étape 4). Un dépôt d'oxyde suivi d'une gravure anisotrope verticale permet de former le mur d'oxyde (étape 5 et 6), la couche de SiN servant de couche d'arrêt lors de la gravure. Le retrait de cette couche est faite par une gravure sèche sélective isotrope (étape 7).

Les couches de silicium étant révélés, elles peuvent être utilisées comme couche de reprise pour une croissance épitaxiale de silicium de part et d'autre du mur d'oxyde (étape 8). Après une étape de planarisation, le guide est finalement défini par des étapes de gravure conventionnelles (étape 9).

Un lot d'étude utilisant ce procédé a été lancé en fabrication, et a mis en évidence les dimensions importantes du mur d'oxyde, ainsi qu'un **manque de reproductibilité**. Comme le montre la Figure (6.3), l'épaisseur du mur est fortement variable en fonction de sa hauteur. Le procédé nécessitant plusieurs étapes de gravure et d'étapes de nettoyage, cela conduit à un contrôle imparfait de l'uniformité de l'épaisseur du mur. Les mesures faites sur plusieurs puces montrent que les dimensions de l'épaisseur du mur à sa base varient entre 90 nm et 134 nm, pour atteindre 50 nm à 76 nm à son sommet.

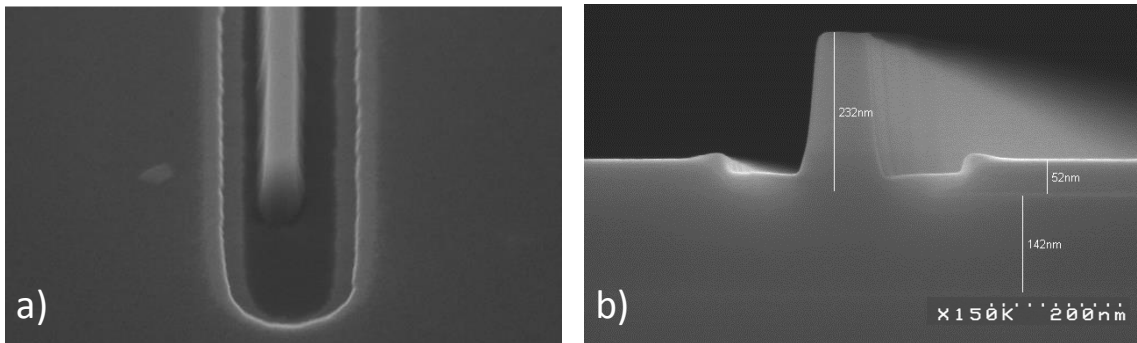


FIGURE 6.3 – a) Vue SEM du mur d'oxyde après la gravure de l'étape 7, b) avec la coupe FIB associée.

La méthode de réalisation d'un modulateur capacitif à partir d'une **gravure d'une couche d'oxyde** est donc aussi à écarter.

6.1.2 Proposition de nouvelles briques de fabrication

Pour contourner les difficultés mentionnées précédemment, une solution alternative a été proposée pendant cette thèse. Celle-ci se base sur une gravure du silicium sur la moitié du futur guide optique, puis d'une étape d'oxydation, suivi d'une étape d'épitaxie de silicium. L'avantage de cette approche est de pouvoir contrôler l'épaisseur d'oxyde thermique à quelques angstroms près : la croissance de l'oxyde à partir du silicium ne dépend principalement que de la température et du temps de chauffe (paramètres facilement contrôlables).

En revanche, le point délicat de cette approche est d'assurer la croissance du silicium à partir d'une couche mono-cristalline *après* l'étape d'oxydation, tout en gardant intact le mur d'oxyde.

À ce titre, deux nouvelles approches ont été proposées pendant cette thèse pour créer le mur d'oxyde en intégrant cette étape [155]. Les principales étapes associées pour chaque approche sont représentées Figure (6.4).

Le point clé de la première approche est d'utiliser **une gravure à fort effet de bord** (ou effet de "trenching" en anglais), approche notée (a) par la suite. L'idée est d'exploiter les effets de bord lors de la gravure de silicium, en particulier pour "accélérer" *localement* la gravure en bordure des cavités en silicium. De cette façon, la gravure laisse une fine couche de silicium mono-cristallin au fond de la

cavité, exceptée en bordure où le BOX est mis à nu. Ce point est essentiel car il permet d'**assurer l'isolement électrique** entre les deux cotés en silicium du futur modulateur capacitif.

Après cette étape, une étape d'oxydation thermique permet de créer le mur d'oxyde vertical. Puis, une gravure anisotrope sélective permet de retirer la couche d'oxyde formée sur la couche monocristalline de silicium. La croissance épitaxiale de silicium peut ensuite être réalisée sur la fine épaisseur de silicium, ainsi qu'une planarisation mécano-chimique afin d'ajuster la hauteur finale du silicium.

(a) Procédé avec gravure à fort effet de bord		(b) Procédé avec reprise de croissance Si à partir du substrat	
Départ sur substrat SOI		Départ sur substrat SOI	
Formation du masque dur (noté MD), lithographie, puis gravure de la partie gauche du MD		Formation du masque dur (noté MD), lithographie, puis gravure de la partie gauche du MD	
Gravure du silicium avec fort effet de bord		Gravure du silicium jusqu'au BOX	
Oxydation thermique		Oxydation thermique	
Gravure anisotrope pour retirer l'oxyde de la couche silicium		Photolithographie et gravure du BOX jusqu'au substrat	
Croissance épitaxiale de Si à partir de la couche silicium mono-cristaline		Croissance épitaxiale de Si à partir du silicium du substrat	
Planarisation mécano-chimique		Planarisation mécano-chimique	
Définition du guide par lithographie et gravure successives		Définition du guide par lithographie et gravure successives	

FIGURE 6.4 – Proposition de deux procédés de fabrication pour réaliser un guide optique comportant un oxyde à haut rapport de forme avec du silicium mono-cristallin. a) avec une gravure à fort effet de bord, b) avec une reprise de croissance épitaxiale de silicium à partir du substrat.

L'approche (b) consiste à effectuer **la reprise de la croissance de silicium à partir du substrat de la plaque**. L'idée est de graver le silicium jusqu'au BOX, puis de créer une série de trous ou de tranchées pour atteindre le substrat. Là encore, une planarisation mécano-chimique est faite après la croissance épitaxiale.

Par rapport à ces nouvelles étapes, plusieurs points sont à vérifier pour assurer la viabilité du procédé :

- pour le procédé (a), il faut trouver les conditions de fabrication permettant de réaliser un effet de bord suffisamment important sur une épaisseur de silicium de 220 nm ou 300 nm,
- pour le procédé (b), il faut déterminer la dimension minimale des trous dans le BOX pour assurer la croissance de silicium,
- pour les deux procédés, il est essentiel de connaître les conditions physiques optimales d'épitaxie permettant de réaliser correctement la croissance de silicium jusqu'au mur d'oxyde.

Pour vérifier ces différents points, un premier lot d'étude a été lancé lors de ma première année de thèse.

Résultats du premier lot d'étude

Concernant le procédé de gravure à fort effet de bord, l'effet est observé sur trois plaques avec des conditions de température et de pression différentes. Comme le montre la Figure (6.5), à la limite des possibilités d'utilisation des équipements de fabrication, une différence de hauteur de silicium gravée supérieure à 45 nm en bordure de cavité est difficile à obtenir.

L'effet n'étant pas assez fort pour atteindre le BOX et assurer une isolation électrique entre les deux parties de silicium du future guide, cette approche a été écartée pour la fabrication des modulateurs capacitifs.

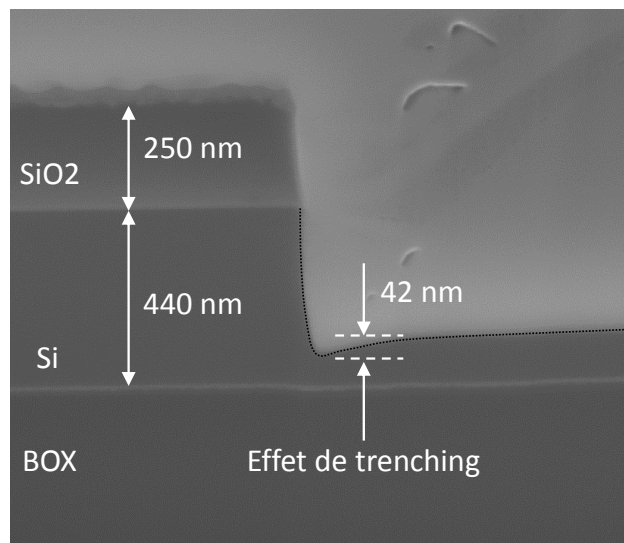


FIGURE 6.5 – Vue en coupe FIB montrant l'effet de gravure à fort effet de bord : la gravure du silicium est plus accentuée près du bord de la cavité en fonction des conditions de température et de pression utilisées. La différence de gravure observée est ici de 42 nm.

Concernant le procédé utilisant une reprise d'épitaxie à partir du substrat, des motifs tests comportant des trous de $0.4 \times 0.4 \mu\text{m}$ dans un BOX de $2 \mu\text{m}$ d'épaisseur ont été utilisés (sans données initiales, le choix de la largeur des trous a été arbitraire lors de la conception du premier masque). Les photos MEB présentées Figure (6.6a) et (6.6b) montrent les motifs de tests après la gravure permettant de créer des cavités de $1 \mu\text{m}$ de large dans le silicium, et après la gravure du BOX pour créer des trous, appelés **vias** par la suite.

Une vue en coupe FIB présentée Figure (6.6c) montre un exemple de reprise du silicium après l'étape d'épitaxie, où le remplissage des trous est partiel et irrégulier. L'espacement et la largeur des vias ne sont pas suffisants ici, car ils finissent par être bouchés par du silicium qui s'est développé en

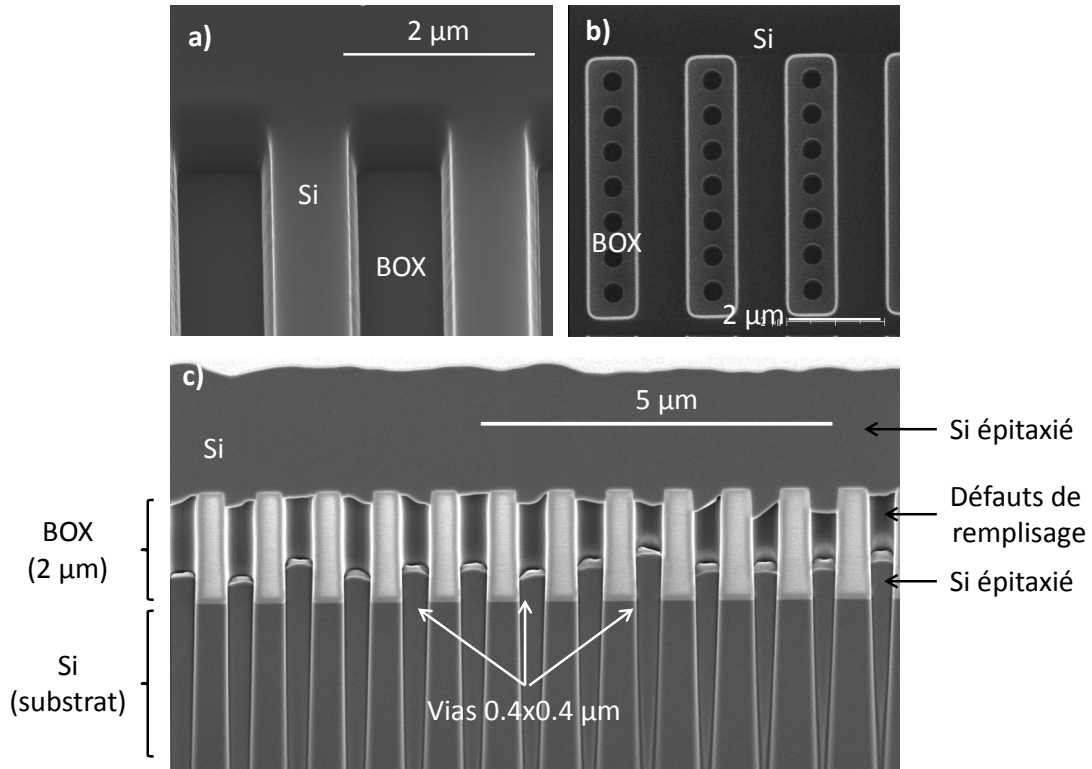


FIGURE 6.6 – a) Photo MEB d'un réseau de cavité de $1 \mu\text{m}$ de large dans le silicium après étape de gravure, b) Photo du même réseau après l'étape de gravure du BOX de $2 \mu\text{m}$ pour réaliser des vias d'environ $0.4 \mu\text{m}$ de diamètre, c) Vue en coupe FIB d'un réseau de vias après étape d'épitaxie.

surface, stoppant la croissance du silicium dans les vias. Pour $2 \mu\text{m}$ d'épaisseur de BOX avec des vias de $0.4 \times 0.4 \mu\text{m}$ de large, **le remplissage s'effectue sur une hauteur moyenne d'environ $0.8 \mu\text{m}$ seulement**. Une tentative d'élargissement des vias de plusieurs centaines de nanomètres a été faite pour obtenir un cas plus favorable, mais le procédé de gravure utilisé a attaqué le mur d'oxyde (qui était ici d'une dizaine de nanomètres). De ce fait, la croissance de silicium s'est faite directement sur les flancs de la cavité en silicium, empêchant de conclure sur la dimension critique des vias. Ces résultats nous ont toutefois permis de supposer que **l'utilisation d'un BOX plus fin, et de vias plus larges** permettrait d'obtenir une situation beaucoup plus favorable pour la croissance de silicium.

Suite à ce premier lot d'étude, **c'est donc le procédé utilisant la reprise d'épitaxie à partir du substrat qui a été choisi pour la réalisation des composants capacitifs**. Dans cette optique, un autre lot d'étude a été développé pour mettre au point ce procédé de fabrication. Ce lot inclut des structures passives de type guide Si à fente d'oxyde et de guide Si segmenté qui seront utilisées à terme dans les modulateurs capacitifs.

Comme les premiers lots de fabrication ont montré que des vias de $0.4 \times 0.4 \mu\text{m}$ dans un BOX de $2 \mu\text{m}$ étaient trop étroits pour assurer la croissance du silicium, **c'est un BOX de $1 \mu\text{m}$ qui sera utilisé, avec une largeur de tranchée de 800 nm** (cas beaucoup plus favorable).

6.1.3 Procédé de fabrication retenu

Les études technologiques précédentes dans la section précédente ont abouti au choix d'un processus de fabrication pour les nouveaux modulateurs capacitifs. La Figure (6.7) représente le procédé complet retenu de fabrication.

En partant d'un substrat SOI une étape d'implantation de type N est effectuée avant la gravure du silicium. L'implantation de type P est effectuée à une étape ultérieure. Cette approche de ne pas doper P et N en même le silicium permet d'utiliser l'approche de **contre dopage** afin de s'affranchir des incertitudes d'alignement des masques d'implantation, comme mentionné à la fin du chapitre 3. Les étapes 3 à 9 sont les nouvelles étapes spécifiques aux nouvelles structures capacitives.

Lors de la gravure de la couche de silicium pour former les cavités en silicium, il est important de noter que pour réaliser un modulateur capacitif latéral, cela revient à créer une **large cavité** d'un côté du guide. En revanche pour un modulateur capacitif segmenté, c'est un **réseau de cavités** dans le silicium qui est nécessaire.

Dans ce cas, un réseau de **lignes/espaces** (convention prise par la suite) d'environ 200/200 nm est d'abord fabriqué. Ce choix de dimensions a été privilégié de manière à **faciliter la gravure du réseau** sur une épaisseur d'environ 300 nm de silicium. De plus, comme des cavités plus grandes sont susceptibles de se remplir plus facilement, une structure bi-périodique de 175/325 nm a aussi été implémentée pour des applications à 1.55 μm .

Suite à la définition des cavités en silicium et de l'étape d'oxydation permettant de créer le mur d'oxyde vertical au niveau des flancs de cavité, la gravure du BOX est effectuée, puis la croissance épitaxiale de silicium, ainsi que l'étape de planarisation. Le reste du procédé de fabrication (étapes 10 à 15) constitue les briques usuelles pour obtenir un modulateur à jonction PN.

Dans le cas de la réalisation d'un modulateur complet, environ dix masques doivent être utilisés. Pour un lot passif, les étapes d'implantations et de métallisation n'étant pas incluses (les étapes 2, 11, 12, et 15 ne sont pas réalisées), seuls cinq niveaux de masque sont utilisés pour environ 60 étapes de fabrication : un masque pour la création des cavités dans le silicium noté **SICAV**, un masque associé à la création des vias dans le BOX noté **VIABOX**, et trois masques définissant la forme du guide et des réseaux de couplage (pour l'étape 13), dont l'un sera noté **GUIDE**.

Par la suite, seules les étapes liées à la fabrication de structures passives sont considérées.

6.2 Conception d'un réticule pour des structures passives dédiées aux modulateurs capacitifs

Cette partie présente les principales étapes de conception d'un réticule dédié à la fabrication de structures passives pour les modulateurs capacitifs. Elle aborde dans un premier temps certains éléments de conception propre aux modulateurs capacitifs : l'influence des vias dans le BOX sur les pertes optiques du mode se propageant dans le guide, ou les transitions entre un guide ruban et les nouveaux guides. Une vue générale du jeu de masques créé pendant cette thèse est ensuite présentée.

6.2.1 Élément de conception propre aux modulateurs capacitifs

Influence des vias du BOX sur le guide optique

D'après ce qui précède, le mur d'oxyde vertical est en pratique réalisé lors d'une étape d'oxydation en bordure de cavité silicium. De plus, des vias dans le BOX doivent être utilisés. Afin de réaliser un guide à fente ou un guide segmenté à partir de ce procédé, il est donc nécessaire (voir Figure 6.8a) :

- d'obtenir des cavités dans le silicium de bonne qualité,
- d'avoir des vias suffisamment larges par rapport à l'épaisseur du BOX pour assurer la reprise d'épitaxie de silicium sans défaut de remplissage. Autrement dit il faut que le ratio D_{via}/e_{BOX} soit suffisant grand. Dans notre cas, D_{via} est de 800 nm et e_{BOX} vaut 1 μm .
- de rapprocher les vias au plus près du bord de la cavité afin d'assurer la croissance jusqu'en bordure de cavité (revient à minimiser $D_{via} \rightarrow cavite$),

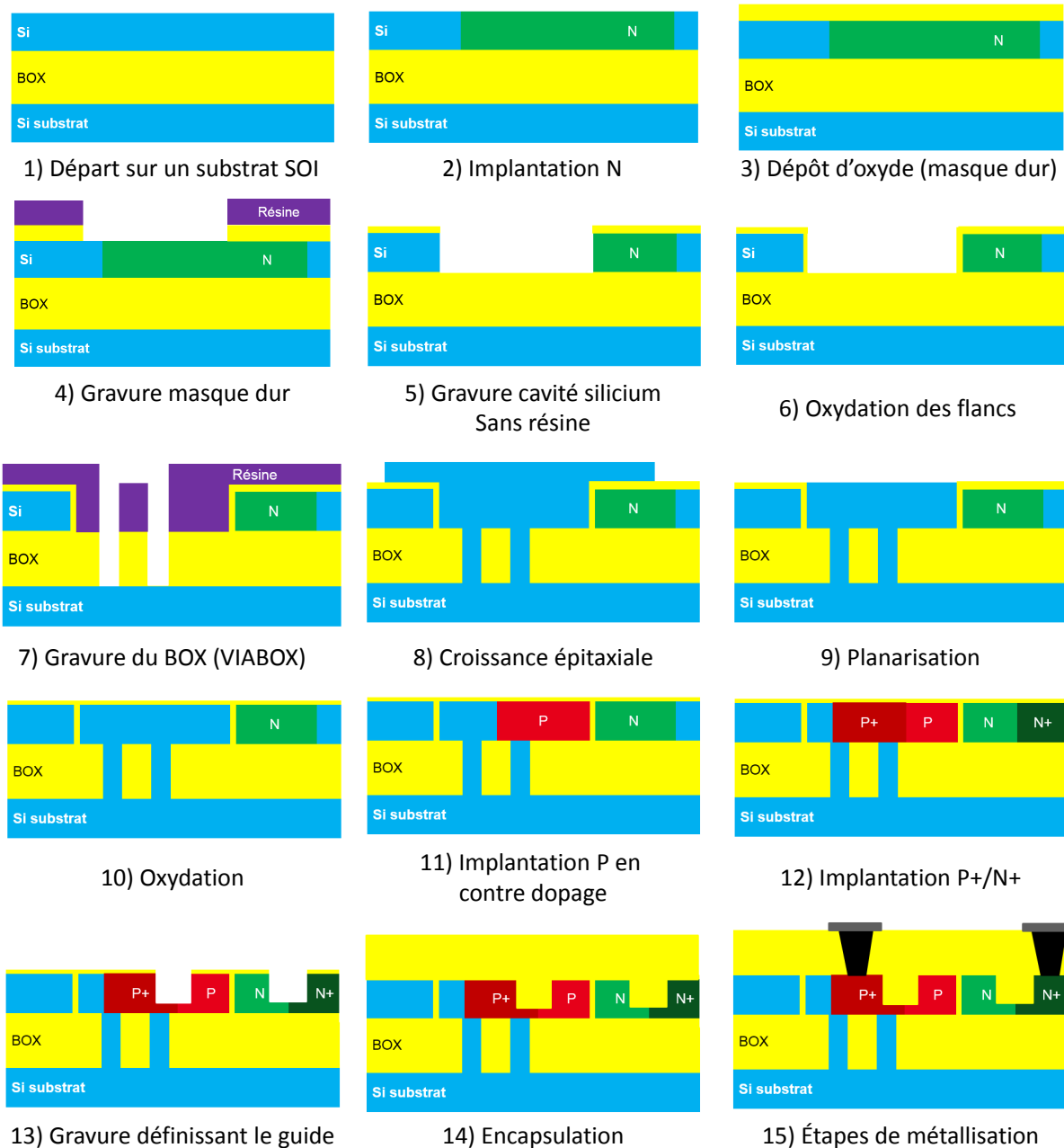


FIGURE 6.7 – Schéma simplifié représentant les étapes de fabrication d'un modulateur à jonction capacitive verticale.

– cependant les vias ne doivent pas être trop proche, car ils risquent d'entraîner trop de pertes optiques (cela revient à maximiser $D_{via \rightarrow guide}$).

Un compromis est donc nécessaire entre les deux derniers points, et comme le montre la simulation la Figure (6.8b), les pertes générées par les vias sont inférieures à 0.1 dB/mm lorsque la distance entre le via et le guide est supérieure à $0.45 \mu\text{m}$.

En tenant compte d'un désalignement maximal de masque définissant les vias de $\pm 125\text{nm}$ (précision typique de l'équipement utilisé au CEA-Leti), c'est **une distance $D_{via \rightarrow guide}$ de $0.6 \mu\text{m}$** qui est utilisée. Une meilleure connaissance du comportement de la croissance du silicium dans les vias permettra à terme d'optimiser cette distance.

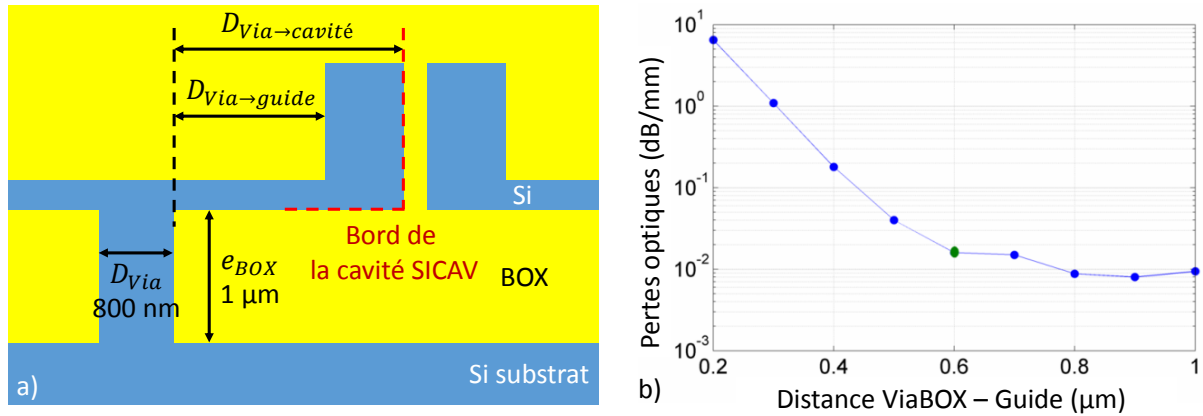


FIGURE 6.8 – a) Schéma représentatif des différentes distances à considérer lors de la conception des modulateurs capacitifs, b) Évolution des pertes en fonction de la distance entre le via au travers du BOX et le guide à fente. Simulations numériques faites à partir de Lumerical.

Gestion des transitions pour des guides à fente

La principale contrainte liée à la méthode de fabrication est que le mur d'oxyde est créé en bordure d'une cavité en silicium, donc sur **une surface fermée**. Autrement dit, mettre le mur d'oxyde simplement au milieu du guide, c'est à dire d'avoir une connexion bout à bout n'est pas possible : le mur d'oxyde *doit* provenir d'une bordure de cavité. Même remarque pour l'utilisation d'un MMI 1x1 montré Figure (4.18).

Dans le cas d'un guide à fente, il a été choisi de tester deux approches : amener progressivement l'oxyde au centre du guide, ou utiliser un MMI [145](voir Figure 6.9).

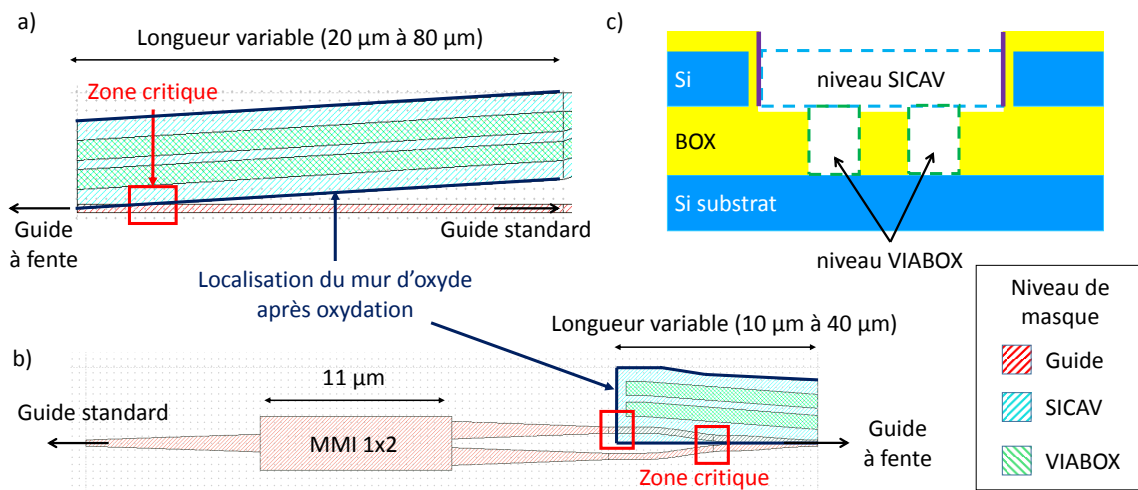


FIGURE 6.9 – Représentation schématique des deux types de transitions pour un guide à fente avec les différents niveaux de masque associés : a) transition simple, b) transition avec un MMI, et c) Vue en coupe de la section transverse avant l'étape d'épitaxie en silicium et la définition du guide.

Lorsque le mur d'oxyde est amené progressivement au centre du guide, la partie critique de la transition se situe à l'endroit où le mur d'oxyde est proche de la bordure définissant le guide optique. Un compromis est alors nécessaire. En effet, il faut que la transition soit suffisamment longue pour obtenir des pertes optiques négligeables, mais il est possible qu'une partie du silicium en bordure du guide ruban et proche du mur ne soit pas bien fabriquée.

De plus, comme discuté dans la section (4.3.3), lorsque le mur est amené progressivement au centre

du guide, une portion du guide parcourt une zone de couplage entre les modes TE/TM, et il est possible qu'une conversion de mode intervienne (voir Figure 4.17). Plus la transition est grande, plus la zone de couplage ainsi que les effets de pointes mentionnés précédemment risquent d'être important.

Pour quantifier ces effets, différents angles et longueurs de transitions ont été implémentés pour déterminer la meilleure configuration qui permet de réduire les pertes optiques de la transition. Un nombre important de variantes à tester est implémenté car des simulations numériques n'ont pas pu être effectuées. Simuler une transition de plusieurs dizaines de microns avec un mur d'oxyde inférieur à 20 nm le long de l'axe de propagation est trop coûteux en temps de calcul.

Pour la seconde approche, l'objectif d'utiliser un MMI est de diviser la puissance optique en deux à la sortie des bras du composant, puis de les rapprocher pour ne reformer qu'un seul guide. Le mur d'oxyde est placé dans le composant au moment de la transition de deux guides vers un seul. Cette approche permet a priori d'éviter des phénomènes de conversion de mode, mais il y a un risque de pertes supplémentaires suite à l'introduction franche du mur d'oxyde dans l'un des bras de sortie du MMI.

Gestion des transitions pour des guides segmentés sub-longueur d'onde

Là encore il n'a pas été possible d'effectuer des simulations pour optimiser ce type de transition. En conséquence, trois variantes ont été implémentées pour les deux longueurs d'onde de fonctionnement (1310 nm et 1550 nm) :

- Une transition abrupte (Figure 6.10a) : à cause de la faible épaisseur du mur, il est légitime d'estimer que la présence de plusieurs murs fins dans une structure sub-longueur d'onde va limiter une faible désadaptation de mode et induire des pertes optiques limitées,
- Une transition sur un côté du guide (Figure 6.10b) : le mur d'oxyde est progressivement amené de manière transverse à la direction de propagation,
- Une transition de part et d'autre du guide (Figure 6.10c) : le mur est amené progressivement dans le guide des deux côtés. Pour des raisons d'isolation électrique avec la région active, il est nécessaire qu'à la fin de la transition il ne reste qu'un seul côté qui soit connecté à la cavité située dans le silicium.

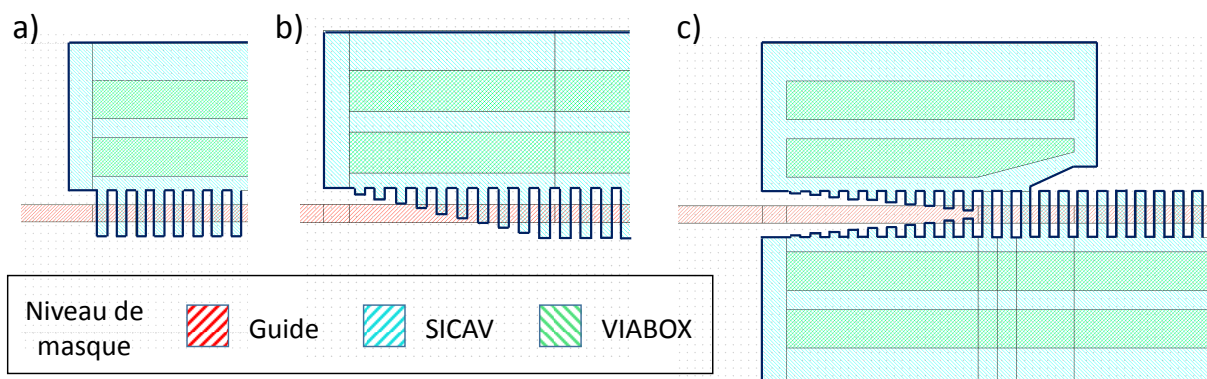


FIGURE 6.10 – Représentation des différentes transitions implémentées pour un guide segmenté avec les différents niveaux de masque associés. a) Cas d'une transition abrupte, b) d'une transition progressive sur un côté, et c) d'une transition progressive de part et d'autre du guide.

Les paramètres de ces structures sont les longueurs de la transition (de 5 μm , à 25 μm), et le nombre de transitions par motif (entre 10 et 40).

6.2.2 Présentation du réticule

L'objectif de ce jeu de masques est de développer à 1310 nm et à 1550 nm les composants passifs permettant d'évaluer les performances des guides optiques de type guide à fente ou guide segmenté qui seront implémentés dans les modulateurs capacitifs en MZI ou en anneaux résonants. Les motifs présents sur le masque peuvent être séparés en trois catégories :

- Les **motifs de fabrication** qui visent à contrôler les étapes critiques de fabrication (lithographie, croissance du silicium, etc...),
- Les **motifs passifs de la filière photonique sur silicium standard au CEA-Leti**, pour mesurer par exemple les pertes de propagation,
- Les **nouvelles structures**, à savoir : 1) des guides ruban avec un mur d'oxyde vertical centré, et 2) des guides sub-longueur d'onde comprenant une suite périodique de murs d'oxyde verticaux.

Comme expliqué au chapitre 3, les zones de gravure ou d'implantation lors de la fabrication d'un composant sont délimitées ou protégées par une couche de résine dont la forme est fixée par des **masques de photolithographie**. Ces masques sont réalisés physiquement à partir d'un fichier informatique, appelé **GDS**, qui contient toutes les informations sur les différents masques dessinés par le concepteur. Ici, c'est le logiciel Clewin qui a été utilisé pour créer la grande majorité des structures. Lorsque celles-ci étaient trop complexes à générer manuellement (guide segmenté courbe, ou certaines transitions), des scripts Matlab ont été utilisés.

Pour faciliter la caractérisation, les réseaux de couplage d'entrée et de sortie de chaque type de cellule test sont placés à des distances fixes avec un écart constant. L'architecture de chaque cellule est conçue de manière à ce que la grandeur à caractériser soit observable, et que l'on puisse l'extraire à partir des mesures. Cela passe par exemple par un choix de la longueur des guides formant les spirales, du nombre de guide courbe ou du choix du rayon de courbure, du nombre de transitions ou de MMI par cellule en fonction des pertes estimées, etc...

Après la création des différents niveaux de masque, le logiciel Cadence est utilisé pour contrôler et vérifier si des règles de dessin sont respectées. Ces règles sont essentielles, car **elles sont associées aux spécifications des équipements de fabrication**. Elles font le lien entre l'équipe de fabrication, et l'équipe de conception. Certaines dimensions ou motifs sont donc interdits, et il faut en tenir compte lors de la conception des différents composants [167].

Lorsque les différents motifs sont créés, ils sont placés et organisés sur une surface prédéterminée. Pour ce jeu de masques, c'est une surface de $10 \times 10 \text{ mm}^2$ qui est utilisée, dont 1/4 a été attribuée à l'IEF. Les guides segmentés associés aux structures passives de l'IEF ont une période de 120/120 nm [152]. Les différents motifs propre au CEA-Leti sont résumés Tableau (6.1).

En tout, plus de 50 % du masque est dédié à la caractérisation de nouvelles structures, et environ 1/3 du masque est consacré à des mesures de composants standards. La moitié des motifs fonctionnent à 1550 nm, et l'autre moitié à 1310 nm. Après assemblage des différents composants, le réticule est relativement bien optimisé, avec seulement 10% d'espace vide (voir Figure 6.11).

Cellule de contrôle des étapes de fabrication

Pour ce lot, une cellule dédiée à la caractérisation des étapes de fabrication a été incluse. Cette cellule est constituée d'un ensemble de motifs comportant des réseaux de lignes/espaces de différentes dimensions pour les masques SICAV ou VIABOX, allant de 120/120 nm à 400/400 nm. Cette cellule permet de vérifier les principaux points de fabrication, à savoir de déterminer :

- les conditions de lithographie permettant de réaliser des réseaux 120/120 nm, 200/200 nm, et 175/325 nm lors de la création des cavités d'environ 300 nm dans le silicium.
- si une largeur de tranchée dans le BOX de $0.8 \mu\text{m}$ est suffisante pour permettre la croissance du silicium à partir du substrat,

Type de motif	Description
Fabrication	Contrôle des étapes de lithographie caractérisation pendant la fabrication.
Spirales	Mesure des pertes de propagation pour différents types de guides (voir section 3.3.2)
Guides courbes	Mesure des pertes par courbure de différents types de guides
Transitions	Mesure des pertes d'une transition entre un guide ruban et un guide à fente ou guide segmenté. Plusieurs variantes sont testées.
MMI 1x2	Mesure des pertes du MMI et de l'équilibre entre les deux bras de sortie du composant
Couplage guide/anneau	Extrait des coefficients de couplages en fonction de la distance entre un guide droit et un anneau
MZI	Mach Zehnder symétriques et asymétriques à base de guides à fente ou segmentés, comportant les transitions et les MMI.
Anneaux	Matrice d'anneaux à fentes ou segmentés avec différents rayons et différents coefficients de couplage.

Tableau 6.1 – Liste des différents motifs implémentés dans le jeu de masques dédié aux composants passifs spécifiques aux modulateurs capacitifs proposés dans cette thèse.

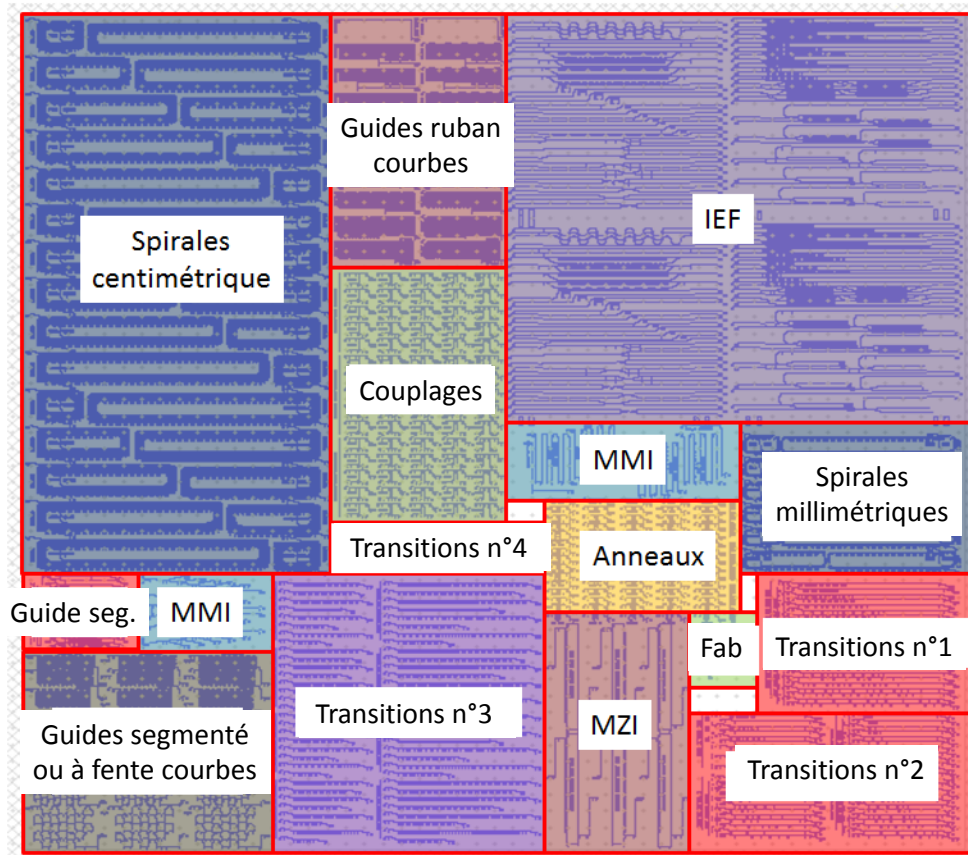


FIGURE 6.11 – Vue d'ensemble d'un masque $10 \times 10 \text{ mm}^2$ réalisé pendant la thèse avec les différentes zones dédiées.

- la distance maximale que peut parcourir le silicium durant l'étape d'épitation. Pour ce masque, la distance entre les tranchées et le bord des cavités est de **1.25 μm** pour la plupart des motifs du CEA-Leti, et de 3 à 4 μm pour certains motifs de l'IEF,
- de connaître les conditions physiques optimales d'épitation de silicium.

6.3 Développement des briques dédiées au modulateur capacitif

Les différents points de fabrication mentionnés précédemment ont pu être vérifiés au cours de cette thèse, car le lot a pu être avancé jusqu'à l'étape d'épitation. Cette partie vise à développer les résultats associés à chaque étape importante du lot, à savoir l'étape de lithographie pour la définition des motifs dans le silicium, de gravure du silicium puis du BOX, suivi de la croissance de silicium à travers les tranchées.

Le lot d'étude comporte 25 plaques dont cinq plaques essais ont été utilisées en amont pour mettre au point les nouvelles étapes. Les 20 autres plaques suivent le procédé de fabrication avec les conditions de fabrication optimisées préalablement, et serviront à terme à caractériser d'autres étapes de fabrication ainsi que les composants passifs.

Pour ce lot, les plaques ont préalablement subi une étape d'oxydation et de désoxydation à partir d'une couche de silicium de 400 nm sur un BOX en SiO_2 de 1 μm , afin d'obtenir un **empilement de 20 nm d'oxyde et environ 300 nm de silicium sur un BOX de 1 μm** .

6.3.1 Photolithographie : influence de la dose d'exposition sur les réseaux

L'étape de photolithographie est une étape critique puisque c'est elle qui détermine en grande partie la qualité et la dimension des motifs, et donc les performances des composants photoniques. L'étape de photolithographie est loin d'être évidente, et nécessite une calibration fine d'une dizaine de paramètres. Certains composants photoniques comme les réseaux de couplage nécessite de travailler avec des dimensions aux limites des capacités de l'équipement. En conséquence, des études complètes sont consacrées à l'optimisation de cette étape [168], et des travaux sont toujours en cours pour l'optimiser au CEA-Leti [169].

Une étape de photolithographie dépend de la nature même de la résine, son épaisseur, l'utilisation ou non d'une couche antireflet pour éviter des effets d'interférences¹, la dose d'exposition qui insole la résine, l'utilisation ou non d'une étape de recuit pour durcir la résine, etc...

Suite à plusieurs essais, afin de graver le masque dur (étape 4 de la Figure 6.7) **c'est une résine de 400 nm d'épaisseur qui a été utilisée avec une épaisseur de masque dur SiO_2 de 200 nm**, avec une couche de BARC et durcissement résine.

Comme on ne connaît pas *à priori* quelle dose d'insolation est nécessaire pour obtenir les bonnes dimensions des réseaux, une **dose variable** est utilisée (voir Figure 6.12a) : pour chaque colonne de la plaque comportant une vingtaine de puces, une dose d'exposition différente est utilisée.

Comme le montre la série de photos Figure (6.12b), cette étape est nécessaire car la dose d'exposition influence directement la qualité du réseau en résine, et donc à terme le réseau de cavités dans le silicium.

Ici, une sous-exposition inférieure à 16 mJ ne permet pas d'obtenir les réseaux 120/120 nm. C'est pour des doses entre 24 mJ et 28 mJ qu'il est possible d'obtenir des réseaux de bonne qualité. Cependant il y a une limite haute, car au fur et à mesure que la dose d'exposition augmente, les espaces de résine deviennent de plus en plus larges par rapport aux lignes. Pour des doses supérieures à 30 mJ, ces lignes deviennent trop fines et s'effondrent.

1. appelé couche BARC pour "Bottom Anti Reflective Coating"

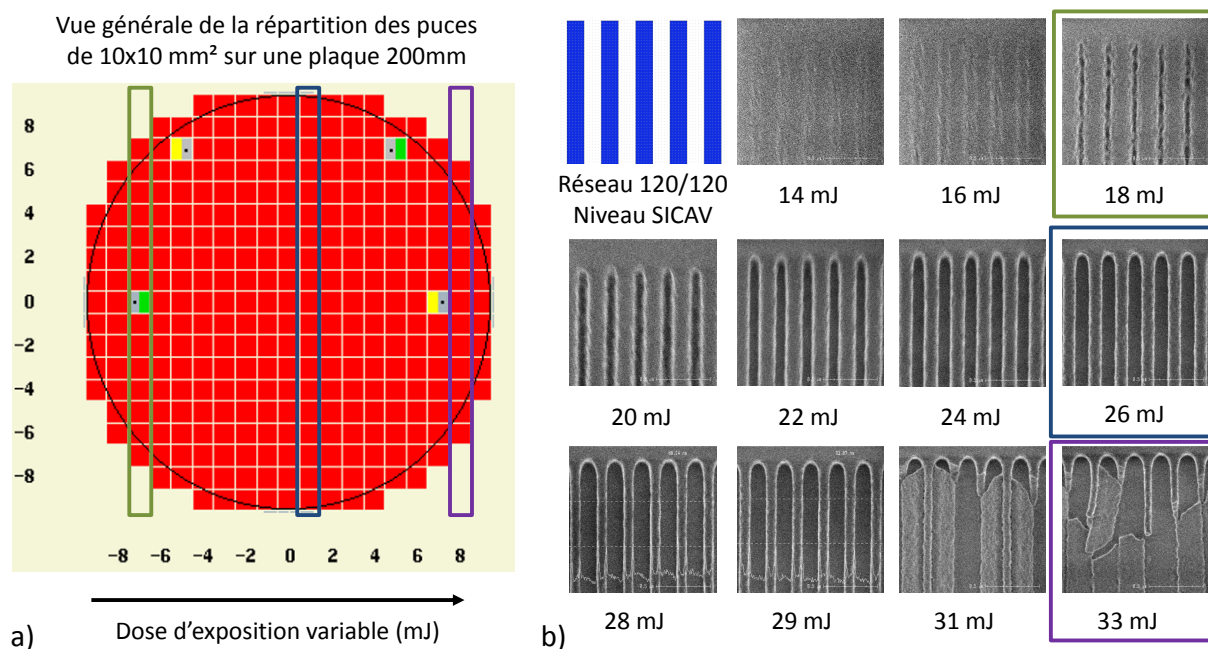


FIGURE 6.12 – a) Principe d’une étude de dose d’insolation à l’échelle d’une plaque. Une dose d’insolation différente est appliquée à chaque colonne autour d’une valeur centrale, b) évolution de la morphologie d’un réseau dessiné à 120/120 nm pour une dose d’insolation variant de 14 mJ à 33 mJ.

6.3.2 Choix de la dose d’exposition à postériori, après gravure des réseaux silicium

La gravure du silicium d’environ 300 nm a été effectuée après la gravure du masque dur de SiO_2 de 200 nm (étape 5 de la Figure 6.7). Durant cette étape, environ 50 nm du masque dur sont consommés.

L’analyse des dimensions des lignes et des espaces d’un réseau en fonction de la dose d’insolation permet d’avoir un premier ordre de grandeur sur le choix de la dose d’exposition. Cependant en pratique **elle est choisie après les étapes de gravure du masque dur et de gravure du silicium**, après avoir mesuré les dimensions finales des réseaux. En pratique, il faut faire un compromis puisque l’impact de la dose d’exposition sera différent en fonction des dimensions du réseau de lignes/espaces.

Ce point est important, car le masque SICAV contient **trois types de réseaux** : 120/120 nm, 200/200 nm, et 175/325 nm. Comme le montre la Figure (6.13), un réseau qui a été dessiné à 175/325 nm est obtenu avec les dimensions prévues pour une dose d’exposition de 19 mJ, alors qu’un réseau qui a été dessiné à 200/200 nm nécessite une dose de 26 mJ. De plus, nous avons vu précédemment que des réseaux de résine 120/120 nm ne pouvaient se former que pour une dose comprise entre 24 mJ et 28 mJ. Cette contrainte est défavorable pour les réseaux 175/325 nm, car si une dose de 26 mJ est utilisée, ces réseaux auront une dimension typique de 150/350 nm.

L’argument qui permet de débloquer la situation a déjà été fourni dans le chapitre précédent. En effet, l’étude des propriétés optiques d’un guide segmenté suggère l’équivalence optique entre une structure bi-périodique et une structure périodique simple (voir section 5.1.3). En conséquence pour notre cas, **un réseau sub-longueur d’onde 175/325 nm ou 150/350 nm est équivalent à un réseau 250/250 nm d’un point de vue optique**. Le choix entre ces deux types de réseau n’est donc pas critique pour la suite de l’étude.

Afin de permettre la réalisation des trois réseaux en une seule étape, **une dose d’insolation variable centrée autour de 26 mJ a été choisie pour le niveau SICAV**.

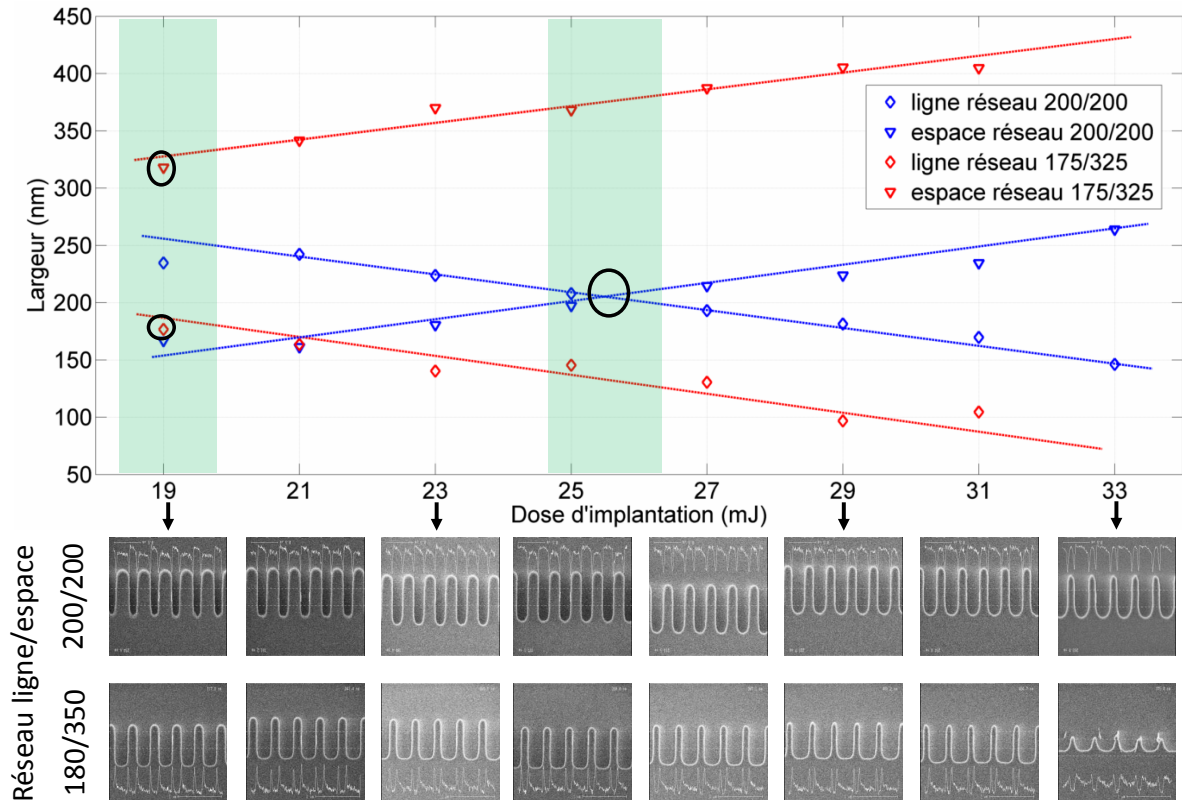


FIGURE 6.13 – a) Évolution de la largeur des lignes et des espaces d’un réseau 200/200 nm et 175/325 nm en fonction de la dose d’exposition, après gravure du masque dur puis du silicium.

6.3.3 Étape d’oxydation et gravure des tranchées dans le BOX

Les cinq plaques essai ont chacune subi une étape d’oxydation différente de manière à avoir plusieurs épaisseurs d’oxyde, allant de 10 nm à 75 nm (étape 5 de la Figure 6.7). L’objectif ici est de déterminer l’épaisseur finale du mur d’oxyde et la limite pour laquelle il est toujours présent après épitaxie du silicium.

Suite à cette étape, la gravure des tranchées est réalisée sans endommager le mur d’oxyde qui est protégé par la résine (étape 6 de la Figure 6.7). Au final, deux tranchées de $0.8 \mu\text{m}$ de large et espacées de $0.4 \mu\text{m}$ sont créées dans le BOX.

Après la réalisation des niveaux SICAV et VIABOX, des exemples de motifs obtenus sont présentés Figure (6.14), et Figure (6.15). La gravure des tranchées a été effectuée correctement, on peut observer l’interface entre la couche de silicium et le BOX, et l’interface entre la couche de silicium et celle du masque dur. Dans le cas d’un futur guide segmenté, la terminaison des segments est arrondie en raison des effets de proximités lors de la lithographie. Une prise de vue à la verticale permet de confirmer la présence de l’oxyde en bordure de cavité.

6.3.4 Croissance épitaxiale à partir du substrat

Pour cette étape, plusieurs épaisseurs de silicium épitaxié sont testées, avec des conditions de dépôt variables. La Tableau (6.2) résume le plan d’expérience qui a été effectué. À la limite des possibilités de l’équipement et des conditions physiques, une croissance visée de $4 \mu\text{m}$ de silicium peut être atteinte (il faut pouvoir remplir les tranchées et atteindre les bords de cavité en silicium).

Les épaisseurs d’épitaxie visées sont obtenues à partir de mesures faites sur des plaques de calibration sans motifs, ce qui permet des valeurs indépendantes du taux de remplissage qui varie d’un

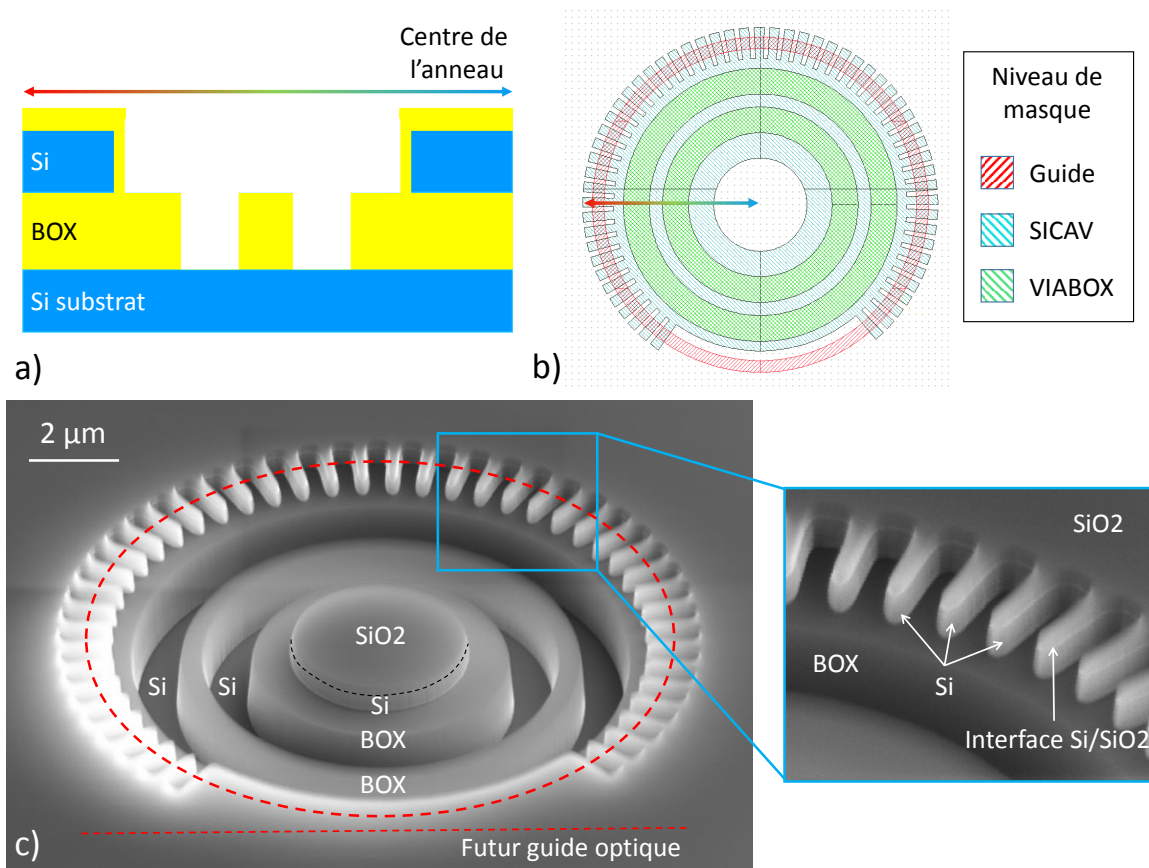


FIGURE 6.14 – Exemple d’un anneau qui comportera à terme un guide segmenté. a) Schéma de la section transverse, b) Vue des masques correspondants, et c) Photo MEB du composant après la fabrication des niveaux SICAV et VIABOX.

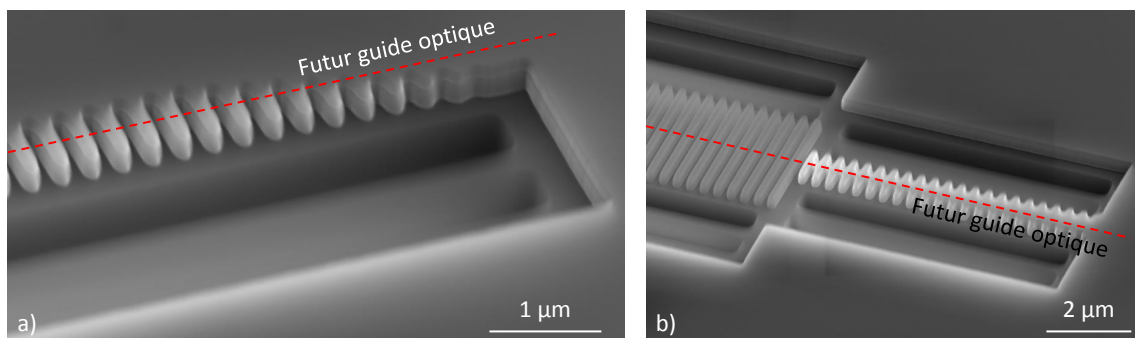


FIGURE 6.15 – Exemples de motif qui serviront de transition entre un guide ruban et un guide segmenté. Les transitions représentées sont celles schématisées Figure (6.10).

masque à un autre. Un écart est observé entre les valeurs mesurées sur les plaques de calibration et les valeurs mesurées sur trois plaques du lot. En particulier, l’épaisseur de silicium déposé est plus faible en bord de plaque.

La première plaque passée à cette étape est celle qui possède le mur d’oxyde le plus fin, de 10 nm. Le premier lot suggérait qu’une rupture du mur d’oxyde était possible si celui-ci était trop fin. Comme le montre la Figure (6.16a) cet effet est observé sur cette plaque, où la croissance de silicium se développe en bordure des cavités silicium. Une vue en coupe FIB a permis de confirmer ce fait.

L’autre point mis en évidence sur ces motifs est l’influence de la dimension des tranchées sur la vitesse de croissance de silicium (voir Figure 6.16b-e). Pour une même épaisseur de croissance

n° de plaque	Épaisseur du mur d'oxyde (nm)	Épaisseur de silicium visé (μm)	Épaisseur de silicium obtenu (μm)		
			Centre	Milieu	Bord
1	10	2.6	3.51	3.07	1.95
2	25	2	2.43	2.38	1.17
3	50	2.6	4.39	4.27	3.27
4	50	3		-	
5	75	3-4		-	

Tableau 6.2 – Résumé du plan d'expérience effectué au cours de l'étape d'épitaxie à partir de cinq plaques essais.

visée, plus les tranchées sont larges (de b à e), et plus la croissance est importante et le remplissage des tranchées se fait rapidement. Pour les cas b) et c), la dimension des tranchées est faible et le silicium est à la limite de la hauteur du BOX. En revanche pour les cas d) et e) la largeur des tranchées est suffisante pour permettre au silicium de croître en dehors des tranchées.

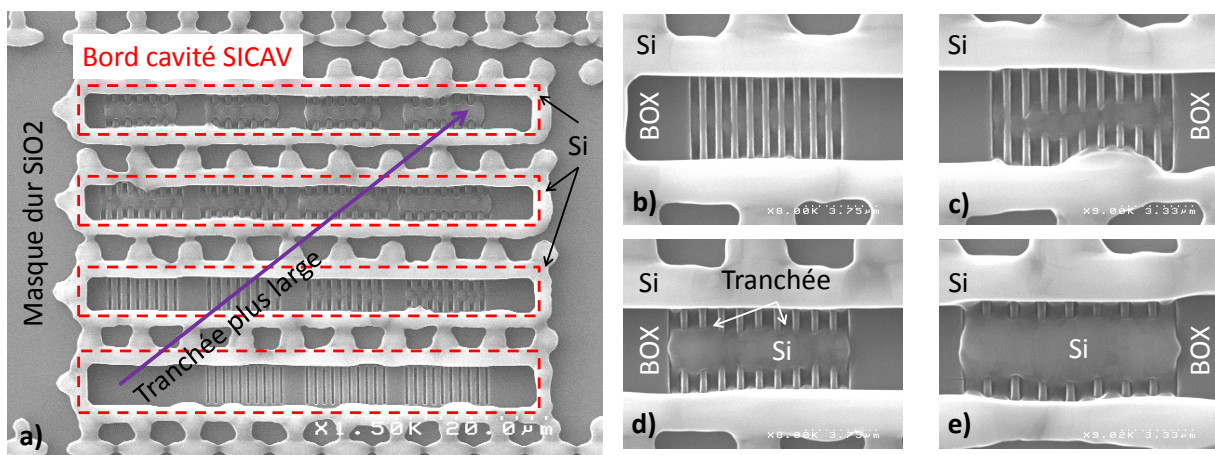


FIGURE 6.16 – a) Photo SEM montrant un ensemble de réseau de vias dans des cavités SICAV, b-e) Photos montrant l'influence de la largeur du réseau de tranchées sur la vitesse de croissance du silicium.

L'analyse de la seconde plaque a montré une croissance anormale du silicium, signe d'un problème antérieur à cette étape qui n'a pas été identifié. Elle ne sera pas traitée ici.

La troisième plaque étudiée possède un mur d'oxyde de 50 nm, et a subi un dépôt équivalent de 2.6 μm . L'analyse des motifs de test de la cellule de fabrication montre que la croissance se fait bien dans les tranchées, et des photos MEB mettent en évidence l'apparition de nucléis en silicium uniquement au centre de la plaque (voir Figure 6.17a et d). Ceci est cohérent avec le fait qu'un dépôt de silicium plus important est réalisé au centre par rapport au bord de plaque. Comme une étape de planarisation est incluse après l'étape d'épitaxie, il est attendu que ces nucléis soient supprimés.

La Figure (6.17b) montre que le remplissage des cavités en silicium se fait correctement sur une distance d'environ 2.5 μm , ce qui est suffisant pour les composants comportant des réseaux de silicium de 200/200 nm et 150/350 nm (on peut distinguer la forme de ces réseaux sur la photo 6.17c).

Les réseaux 120/120 sont en revanche plus difficiles à remplir (6.17f-g). De plus, comme la distance à parcourir est plus importante, l'épaisseur de dépôt de silicium est ici insuffisante. Les deux dernières plaques essais ont été testées avec des conditions physiques proches de la limite de l'équipement afin

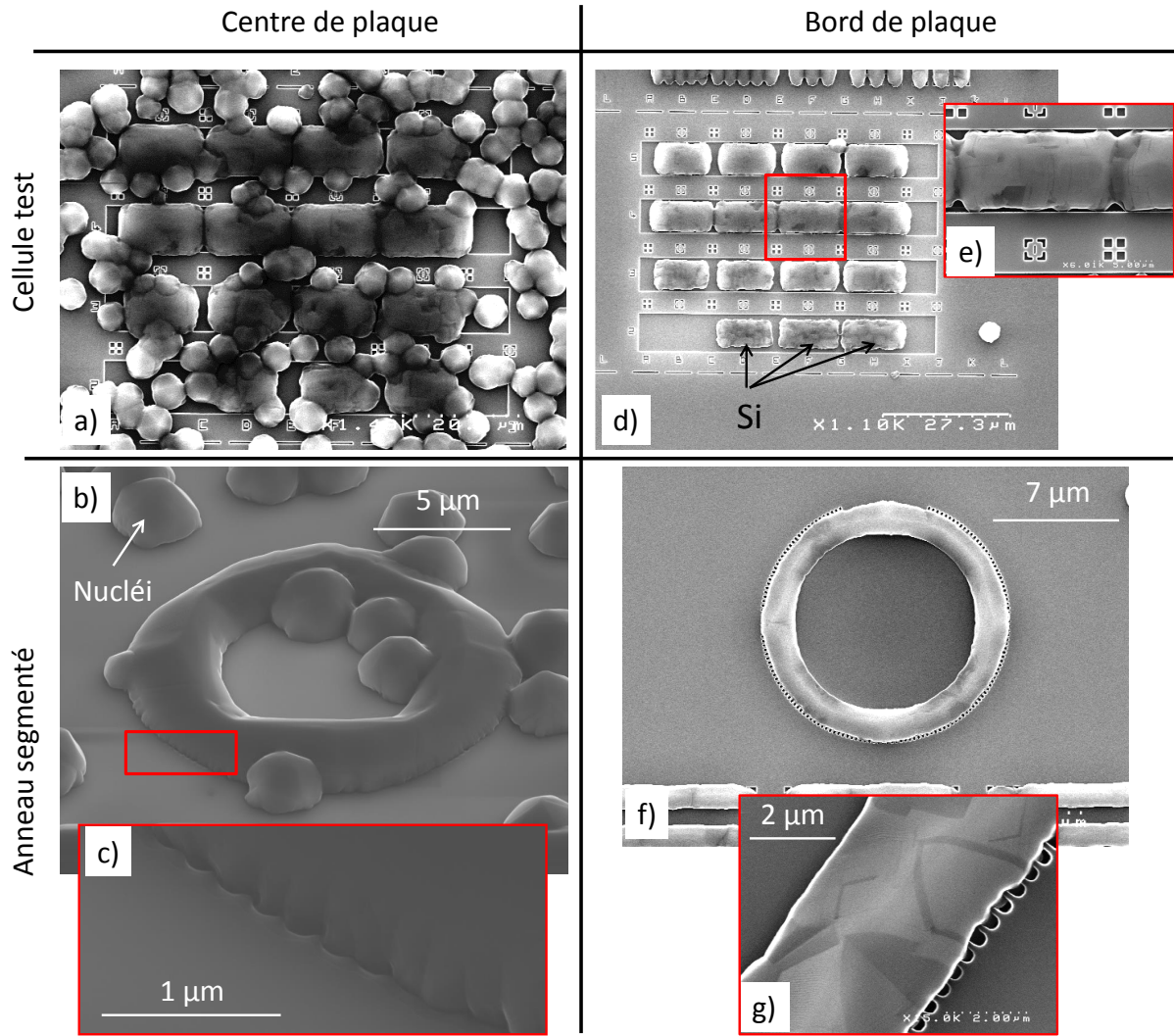


FIGURE 6.17 – Photos MEB prise après croissance de silicium au centre et en bordure de plaque, sur une cellule test et sur un anneau segmenté (similaire à la Figure 6.14). Le centre de plaque présente une densité de nucléis importante, et le bord de plaque ne présente pas de nucléis.

de tester la borne supérieure de dépôt. Des observations montrent que la densité de nucléis au centre de plaque devient très importante, mais que seule une minorité de motifs restent non remplis.

Enfin, des coupes FIB ont été réalisées sur la troisième plaque pour observer l’allure du mur et la qualité du remplissage que l’on ne peut pas voir en vue de dessus. Comme le montre la Figure (6.18a) le remplissage des tranchées se fait sans défauts sur les trois tranchées présentes sur la photo. Un agrandissement près d’un des murs d’oxyde montre que son épaisseur est inférieure à 65 nm (6.18b). En bas et en haut de la cavité, son épaisseur est réduite à 25 nm. Il est supposé que la forme en “grain de riz” de l’oxyde provient de l’étape de gravure définissant la cavité dans le silicium. Ce défaut a été identifié à cette étape, et pourrait être corrigé en optimisant la recette de gravure. Néanmoins elle n’a pas pu être appliquée pour les autres plaques, qui avaient déjà passé cette étape.

Une autre vue en coupe d’un réseau de cavités (6.18c) montre qu’il est possible d’avoir des réseaux bi-périodique inférieurs à 220 nm².

2. Cette plaque ayant subi une dose variable, il est très difficile de trouver le réseau avec la période donnée au début de la section, en particulier lorsque qu’une seule coupe FIB représente 1h de mesure

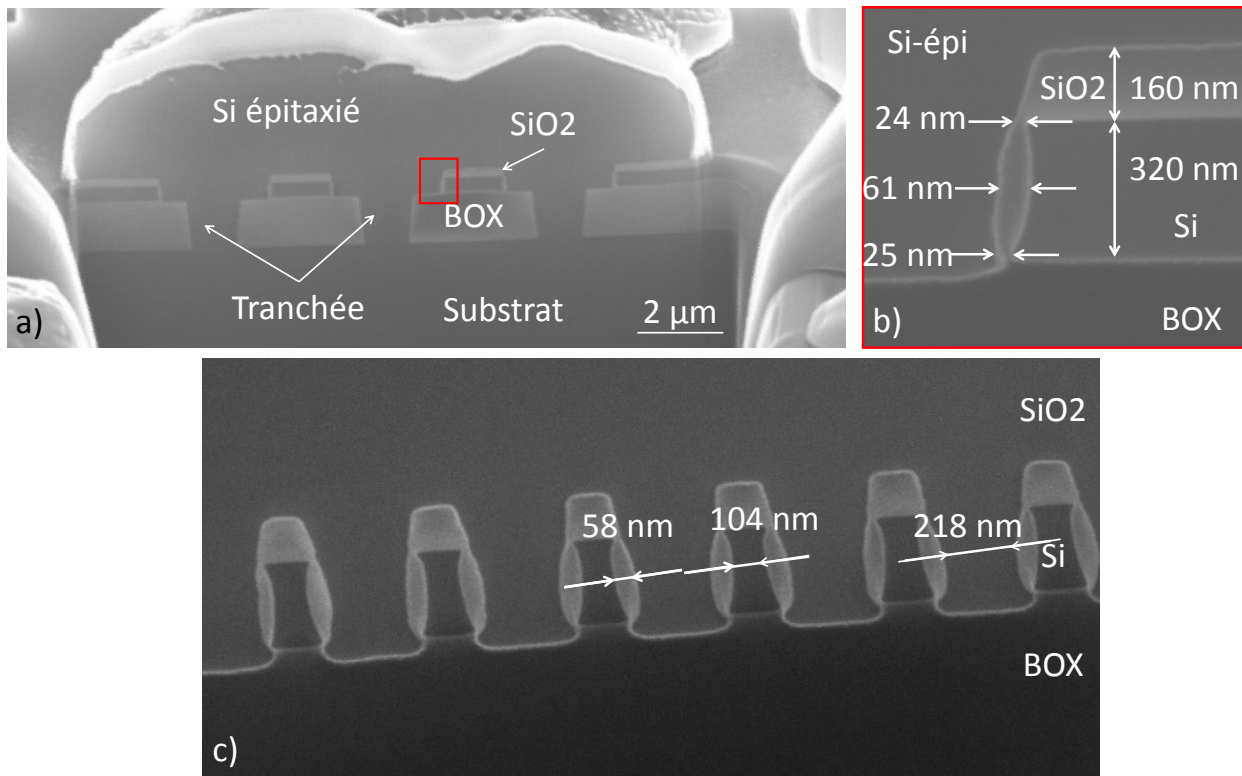


FIGURE 6.18 – a) Vue en coupe d’un ensemble de cavités dans le silicium comportant des tranchées, b) Agrandissement près d’un mur d’oxyde, c) Schéma associés des différentes coupes, et d) Photo FIB tilté à 10° montrant un exemple de réseau de cavités dans le silicium suffisamment loin des tranchées.

Conclusion

En conclusion, une filière dédiée compatible avec les procédés de fabrication du CEA-Leti a été mise en place au cours de cette thèse pour réaliser à terme des modulateurs à jonction capacitive verticale.

Suite à une revue de l’état de l’art et de procédés déjà testés au CEA-Leti, une nouvelle approche a été choisie et consiste à créer le mur d’oxyde par **une étape d’oxydation thermique**. La reprise d’épitaxie de silicium se fait **à partir du substrat** pour remplir progressivement des tranchées créées dans le BOX. Cette épitaxie remplit ensuite des cavités gravées dans le silicium de dimensions variables pour arriver près du mur d’oxyde situé en bordure de cavité. Une étape de planarisation est ensuite effectuée, puis le guide est défini par des gravures successives.

Pour vérifier les nouvelles étapes de fabrication, un lot comportant des composants passifs à 1310 nm et à 1550 nm a été préparé. Plus de 50 % du masque sont consacrés à l’étude des nouveaux guides en arête et guides sub-longueur d’onde. La prise en compte du procédé de fabrication dans la conception nous a amenés à concevoir des transitions pour ces nouveaux type de guide.

Un lot de 25 plaques a été lancé, et est toujours en cours de fabrication. Chaque plaque possède un BOX de $1\ \mu\text{m}$ d’épaisseur et d’environ 300 nm de silicium. L’exploitation d’une cellule de test dédiée à la fabrication pour cinq plaques essais nous a permis de tester différentes conditions de fabrication, et de sélectionner les plus adaptées.

L’étude de l’influence de la dose d’exposition lors de l’étape de lithographie de différents réseaux à permis de fixer la gamme de dose optimale. Pour une résine de **400 nm** d’épaisseur avec un masque dur SiO_2 de **200 nm** d’épaisseur, la dose d’exposition choisie est variable sur les plaques et centrée autour de **26 mJ**. Cette dose variable permet de réaliser en une fois des réseaux lignes/espaces de 120/120 nm, 200/200 nm, et 150/350 nm. Ces réseaux seront utilisés pour les guides segmentés.

Concernant la gravure d'environ 300 nm de silicium, une analyse faite plus loin dans le procédé de fabrication montre que cette étape entraîne une certaine concavité des flancs, ce qui pourrait être corrigé en optimisant la recette de gravure. Cette forme concave influence l'étape d'oxydation, favorisant la création d'oxyde ayant la forme d'un grain de riz, avec une épaisseur allant de 10 nm à 75 nm.

Pour étudier l'étape d'épitaxie, un plan d'expérience a été réalisé avec différentes conditions physiques de fabrication, et a permis de déterminer les conditions à utiliser pour la suite du lot. Les dépôts visés vont de 2 μm à 4 μm , à la limite des possibilités de l'équipement.

Plusieurs photos et coupes FIB montrent que la croissance épitaxiale se fait correctement dans les tranchées et dans les cavités en silicium sur une distance d'environ **2 μm** . Cette distance permet de remplir correctement la majorité des motifs. De plus, cela montre qu'une largeur de tranchées de **0.8 μm** est suffisante pour permettre la croissance du silicium à partir du substrat.

Cette étude montre qu'il faut une épaisseur d'oxyde d'au moins 10 nm pour que la croissance s'effectue dans les tranchées et non sur les flancs des cavités silicium. Pour une épaisseur d'oxyde visée de 50 nm, il est observé une épaisseur d'oxyde finale variant entre 25 nm à 60 nm sur la hauteur du silicium.

Enfin, pour des épaisseurs importantes d'épitaxies, des nucléis en silicium apparaissent au centre de la plaque. Leur densité est directement corrélée à l'épaisseur d'épitaxie. Ces nucléis devraient disparaître lors de l'étape de planarisation prévue après l'étape d'épitaxie. L'ensemble de ces différentes informations seront utilisées pour le prochain lot de fabrication comportant les modulateurs capacitifs.

Chapitre 7

Modulateur en anneau à jonction PN et à jonction capacitive : simulations, performances, et modèle compact

Sommaire

7.1	Méthodologie pour modéliser un modulateur en anneau	138
7.2	Résolution du problème inverse : dimensionnement des régions actives à partir de l'efficacité de modulation	144
7.3	Étude du comportement du modulateur en anneau : établissement du modèle compact	149

Nous l'avons vu tout au long de ce manuscrit, la conception de modulateur implique beaucoup de paramètres : que ce soit les paramètres géométriques du guide, les niveaux de dopages, ou l'architecture même de la structure interférométrique. L'optimisation du modulateur est donc relativement complexe, car chaque paramètre va avoir un impact différent sur une ou plusieurs facteurs de mérite du modulateur.

En terme de structure interférométrique, l'utilisation d'anneau résonant apparaît comme une configuration idéale pour les modulateurs, car ils sont compacts, ont une faible capacitance, et possèdent des propriétés de filtre optique. Cependant, il est difficile de déterminer à première vue **quelle configuration de région active permet d'obtenir les meilleures performances à l'échelle du modulateur en anneau**. Des études comparatives concernant la jonction PN ont déjà été proposées [170, 171], mais à ce jour, aucune comparaison complète entre les différentes jonctions n'a encore été menée jusqu'au niveau du composant.

De plus, la complexité du problème rend difficile l'obtention d'un modèle réduit, et il est parfois nécessaire de passer plusieurs jours pour régler plus d'une dizaine de paramètres afin de trouver la configuration et le point de fonctionnement optimal de la région active **et** de l'anneau.

Ce dernier chapitre répond à cette problématique en présentant **une étude électro-optique comparative entre les différents types de jonction latérale qui ont été étudiées au cours du manuscrit**, à savoir : la jonction PN, la jonction capacitive horizontale, et la jonction capacitive verticale. La jonction PIN étant beaucoup plus efficace (facteur 100) que la jonction PN ou capacitive, mais très limitée en bande passante sans circuit électronique adéquat, les résultats associés à cette jonction ne seront pas présentés dans ce manuscrit.

L'ensemble de ces simulations permet notamment de construire un **modèle compact** pour une conception rapide et efficace de modulateur en anneau. Ce modèle répond aux besoins de la co-intégration entre une puce photonique et électronique, pour des simulations de circuits photoniques complexes [61], ou pour des modèles SPICE [62].

Ce chapitre est divisé en trois parties. Tout d'abord, les principaux éléments de la méthodologie d'optimisation d'un modulateur en anneau sont présentés, en rappelant les propriétés générales, les étapes de simulation, et la description des régions actives adaptées à l'étude.

La seconde partie est consacrée aux résultats liés aux régions actives. Un premier niveau de comparaison est fait en terme de performances (efficacité, pertes optiques, et bande passante). L'utilisation de ces données permet de formuler des relations analytiques liant ces facteurs de mérite avec les paramètres des différentes jonctions.

La dernière partie se place à l'échelle du composant, où des simulations modélisent le comportement de l'anneau pour plusieurs bandes passantes. Un premier exemple est donné pour des **applications à 25 Gbps**, puis le cas général est abordé. Cette partie décrit ensuite le **modèle compact**, avec les hypothèses et les équations constitutives associées.

7.1 Méthodologie pour modéliser un modulateur en anneau

Dans cette section, les principales équations d'un modulateur en anneau sont rappelées, ainsi que les figures de mérites utilisées au cours du chapitre. Les étapes de simulations sont ensuite décrites, ainsi que les différentes régions actives.

7.1.1 Propriétés du composant et définition des performances de modulation

Le modulateur considéré pour cette étude est constitué de deux guides droits couplés à un anneau de rayon R , ayant une région active de longueur L_{active} (voir Figure 7.1a). La présence d'un second guide permet d'offrir plus de flexibilité dans la conception de l'anneau (voir section 2.4.2 pour plus d'informations).

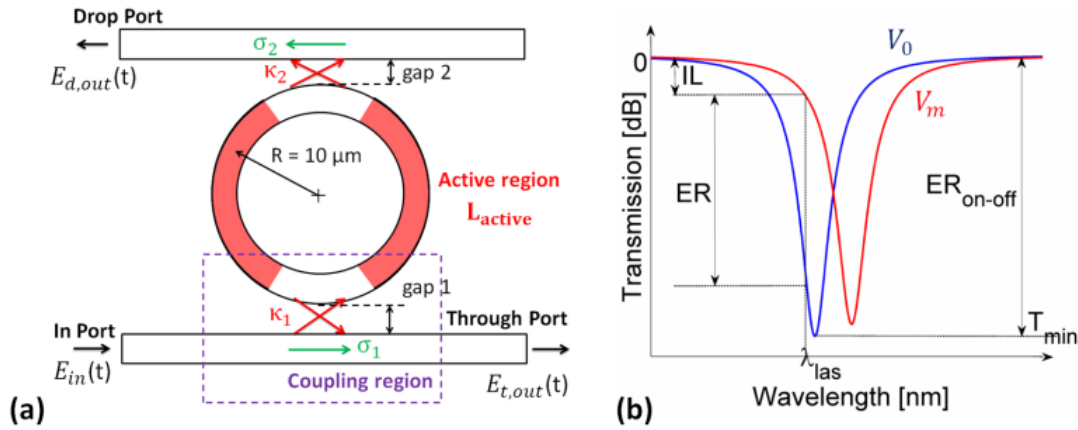


FIGURE 7.1 – a) Schéma d'un modulateur en anneau, b) avec sa courbe de transmission à différentes tensions.

Dans toute la suite, les notations suivantes seront prises :

- κ_i (respectivement σ_i) représente le coefficient de couplage en amplitude (resp. le coefficient de transmission en amplitude) entre le guide et l'anneau. Ces coefficients vérifient la relation $\kappa_i^2 + \sigma_i^2 = 1$.
- V_m est la tension appliquée à l'anneau, la modulation étant considérée entre $V_0 = 0$ V et V_m .
- L_{active} est la longueur de la région active dans l'anneau,
- $n_{eff}(\lambda, V_0)$ est l'indice effectif moyen du mode optique dans l'anneau, $\Delta n_{eff}(V_m)$ est la variation de l'indice effectif entre les tensions V_0 et V_m ,
- $\alpha(\lambda, V_0)$ est le coefficient d'absorption, et $\Delta\alpha(V_m)$ est la variation du coefficient d'absorption entre les tensions V_0 et V_m ,

– λ_{res} est la longueur d'onde de résonance d'ordre m à la tension V_m tel que :

$$\lambda_{res}(m, V_0) = \frac{2\pi R}{m} \times n_{eff}(\lambda_{res}, V_0) \quad \text{avec } m \text{ entier} \quad (7.1)$$

L'application d'une tension au sein de la région active va provoquer une modification de la phase de l'onde dans l'anneau $\phi(V_m)$, et du **coefficient d'absorption en amplitude** par tour $a(V_m)$. Ces grandeurs sont données par les relations :

$$\phi(V_m) = 2\pi R \times \frac{2\pi n_{eff}(\lambda, V_0)}{\lambda} + L_{active} \times \frac{2\pi \Delta n_{eff}(V_m)}{\lambda} \quad (7.2)$$

$$a(V_m) = 2\pi R \times \frac{\alpha(\lambda, V_0)}{2} + L_{active} \times \frac{\Delta\alpha(V_m)}{2} \quad (7.3)$$

Au point de fonctionnement, le ratio entre l'intensité incidente et transmise $T_{t,out} = \left| \frac{E_{t,out}}{E_{in}} \right|^2$ et le ratio entre l'intensité incidente et l'intensité extraite $T_{d,out} = \left| \frac{E_{d,out}}{E_{in}} \right|^2$ sont exprimés par les relations (7.4) et (7.5), basées sur un modèle matriciel [94, 95] :

$$T_{t,out}(\lambda, V_m) = \frac{\sigma_1^2 + \sigma_2^2 e^{-2a(V_m)} + 2\sigma_1\sigma_2 e^{-a(V_m)} \cos[\phi(V_m)]}{1 + \sigma_1^2\sigma_2^2 e^{-2a(V_m)} - 2\sigma_1\sigma_2 e^{-a(V_m)} \cos[\phi(V_m)]} \quad (7.4)$$

$$T_{d,out}(\lambda, V_m) = \frac{(1 - \sigma_1^2)(1 - \sigma_2^2) e^{-a(V_m)}}{1 + \sigma_1^2\sigma_2^2 e^{-2a(V_m)} - 2\sigma_1\sigma_2 e^{-a(V_m)} \cos[\phi(V_m)]} \quad (7.5)$$

La transmission minimale est localisée au pic de résonance et la transmission maximale entre deux pics de résonance. Leurs valeurs respectives sont données par la relation (7.6) :

$$T_{min}(V_m) = \left[\frac{\sigma_1 - \sigma_2 e^{-a(V_m)}}{1 - \sigma_1\sigma_2 e^{-a(V_m)}} \right]^2 \quad \text{et} \quad T_{max}(V_m) = \left[\frac{\sigma_1 + \sigma_2 e^{-a(V_m)}}{1 + \sigma_1\sigma_2 e^{-a(V_m)}} \right]^2 \quad (7.6)$$

Parmi les différentes propriétés spectrales de l'anneau, les grandeurs qui nous intéressent ici sont :

– le **taux d'extinction maximal** ER_{on-off} qui quantifie l'amplitude maximale de modulation du signal, que l'on peut obtenir à partir de la relation (7.7) :

$$ER_{on-off}(V_m) = \frac{T_{max}}{T_{min}} = \left(\frac{\sigma_1 + \sigma_2 e^{-a(V_m)}}{\sigma_1 - \sigma_2 e^{-a(V_m)}} \right)^2 \times \left(\frac{1 - \sigma_1\sigma_2 e^{-a(V_m)}}{1 + \sigma_1\sigma_2 e^{-a(V_m)}} \right)^2 \quad (7.7)$$

– le **facteur de qualité** Q qui traduit la qualité de la résonance. Il est défini comme le ratio entre la longueur d'onde de résonance et la largeur de la résonance. Plus le facteur de qualité est grand, plus les résonances sont étroites. La variation d'amplitude entre deux tensions sera donc plus grande à une longueur d'onde donnée pour un même décalage du spectre. Le facteur de qualité est donné par la relation :

$$Q(\lambda_{res}, V_0) = \pi \times 2\pi R \times \frac{n_g}{\lambda_{res}(V_0)} \times \frac{\sqrt{\sigma_1\sigma_2 e^{-a(V_0)}}}{1 - \sigma_1\sigma_2 e^{-a(V_0)}} \quad (7.8)$$

– la **fonction de transfert** de l'anneau près d'une résonance $T_{t,out}(\lambda, V_m)$, qui peut être approchée par une fonction Lorentzienne (voir équation 7.9). À noter que cette hypothèse n'est plus valable lorsqu'une forte puissance optique d'entrée est utilisée, et que l'anneau entre dans un régime fortement non-linéaire [172].

$$T_{t,out}(V_m, \lambda) = 1 - \frac{1 - 1/ER_{on-off}(V_m)}{1 + 4 \left[Q(V_m) \frac{\lambda - \lambda_{res}(V_m)}{\lambda_{res}(V_m)} \right]^2} \quad (7.9)$$

Le taux d'extinction ER_{on-off} est maximal lorsque la condition de **couplage critique** est atteinte. Cette condition vérifie l'équation (7.10) et correspond au cas où la fraction de la puissance perdue lors de la propagation dans l'anneau est égale à la fraction qui est couplée dans l'anneau. Cette condition joue un rôle essentiel pour la suite de l'étude, puisque **c'est le cas qui permet d'obtenir un taux d'extinction maximal**.

$$\sigma_2 e^{-a(V_m)} = \sigma_1 \quad (7.10)$$

On rappelle que l'**amplitude de modulation** OMA est définie par la relation (7.11)¹. Cette figure de mérite permet d'inclure les pertes d'insertion IL et le taux d'extinction ER. À titre d'exemple, lorsque la puissance du laser est de 1 mW le cas idéal est atteint lorsque l'OMA est égale à 1 mW (soit 0 dBm), ce qui correspond à des pertes d'insertion nulles pour un taux d'extinction ER infini.

$$OMA[mW] = P_{in}[mW] \times IL_{lin} \left(1 - \frac{1}{ER_{lin}} \right) \quad \text{avec} \quad \left\{ IL_{lin} = \frac{I_{on}}{I_{entree}}; ER_{lin} = \frac{I_{on}}{I_{off}} \right\} \quad (7.11)$$

Dans la suite, **une OMA supérieure à -3.45 dBm** est visée ($P_{in} = 1$ mW) : cela signifie un taux d'extinction supérieur à 10 dB pour des pertes d'insertions inférieures à 3 dB. Cette valeur est à retenir, car **elle constitue un critère de sélection** pour trouver la configuration optimale de l'anneau.

Pour finir, la bande passante électro-optique à 3 dB du composant, noté f_{3dB} , est définie par la relation :

$$\frac{1}{f_{3dB}^2} = \frac{1}{f_{opt}^2} + \frac{1}{f_{elec}^2} \quad \text{avec} \quad \left\{ f_{opt} = \frac{c}{Q\lambda}; f_{elec} = \frac{1}{2\pi RC} \right\} \quad (7.12)$$

La résistance d'accès R est calculée comme la somme des résistances des différentes portions rectangulaires constituant le guide optique, et la valeur de la capacitance C dépend du choix de la région active ainsi qu'à l'architecture du modulateur.

7.1.2 Méthode numérique

L'objectif de cette étude paramétrique est de trouver pour chaque type de jonction (PN et capacitive), en fonction des niveaux de dopages P et N, **la configuration optimale de l'anneau qui permet d'obtenir un OMA supérieur à -3.45 dBm**, le tout sur une gamme de bande passante optique. Cette approche permet de voir l'évolution des performances EO, et des configurations optimales en fonction de la bande passante optique.

La bande passante optique étant inversement proportionnelle au facteur de qualité, nous choisissons de faire varier celui-ci entre 5000 et 15000 (corresponds à largeur à mi-hauteur de la résonance de 260 pm à 90 pm) ce qui revient à **une bande passante optique entre 15 GHz et 45 GHz**. La simulation numérique est divisée en **trois étapes**, illustrées Figure (7.2).

1. Dans un premier temps, des simulations électro-optiques de la région active sont réalisées pour extraire les performances EO statiques. L'objectif de ces simulations est de mettre en évidence les limites intrinsèques de chaque région active, et de produire les données nécessaires aux simulations du composant.
2. En deuxième étape, le modulateur en anneau est simulé pour chaque couple $\{\Delta n_{eff}(V_m), \Delta\alpha(V_m)\}$ obtenu à l'étape précédente, en parcourant toute une gamme de paramètres propres à l'anneau : $\{\lambda_{res}, \kappa_1^2, \kappa_2^2\}$ pour extraire la longueur d'onde optimale, le taux d'extinction ER, et les pertes d'insertion IL.

1. le terme *lin* signifie linéaire dans les équations

3. La dernière étape consiste à appliquer un algorithme de recherche pour trouver la meilleure OMA pour chaque couple $\{ER, IL\}$ parmi tous les cas possibles. Cette recherche se fait à **facteur de qualité Q constant**.

Ce raisonnement est appliqué pour toute la gamme de facteurs de qualité de manière à trouver la meilleure configuration d'anneau pour une bande passante donnée.

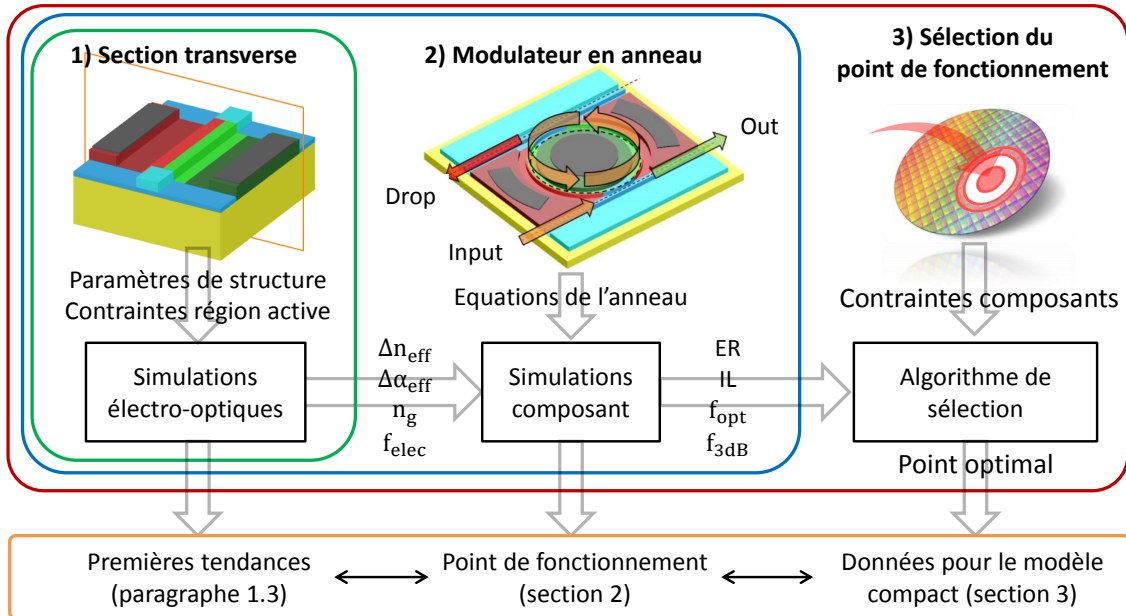


FIGURE 7.2 – Principales étapes numériques pour trouver le point optimal de conception d'un modulateur en anneau

Concernant l'algorithme de sélection, un gain significatif en temps de calcul est obtenu lorsqu'un premier test est effectué dans les conditions de couplage critique à la longueur d'onde de résonance. Le taux d'extinction étant maximal dans cette configuration, si les pertes optiques sont inférieures à 3 dB c'est automatiquement le meilleur point que l'on pourra trouver. Dans le cas où ce test échoue, tous les couples $\{\sigma_1, \sigma_2\}$ sont testés, et le programme balaye une gamme de longueurs d'onde de manière à obtenir des pertes d'insertion de 3 dB avec le taux d'extinction associé.

Hypothèses relatives à l'étude

Pour obtenir une comparaison adéquate entre les différentes régions actives, il est nécessaire d'appliquer toute une série d'hypothèses, à savoir :

- c'est une technologie 300 nm qui est utilisé (hauteur de guide 300 nm). La largeur du guide pour le modulateur PN est de 320 nm, de 360 nm pour la jonction capacitive à oxyde vertical, et de 400 nm pour la jonction capacitive à oxyde horizontale. Ces dimensions permettent d'assurer le caractère monomode du guide et maximisent le recouvrement entre la variation de charges et le mode optique.
- on suppose un profil de **dopage uniforme** pour toutes les régions dopées, afin de garder une approche la plus générale possible.
- les paramètres géométriques étant principalement fixés par la technologie, nous avons réalisé **une étude paramétrique en fonction des dopages P et N**. Les niveaux de dopage varient entre $6 \cdot 10^{16} - 5 \cdot 10^{18} \text{ cm}^{-3}$.
- la région active est implémentée dans un **anneau de 10 μm de rayon**. Cela assure des pertes par courbure négligeables comparées aux pertes par propagation dues à la rugosité des flancs des guides, estimées à **0.5 dB/mm**.

- La longueur d'onde de fonctionnement est fixée à **1.31 μm** pour les standards de transmission IEEE (norme 100GB-LR4 vers le prochain standard à 400 Gbps).
- la valeur absolue de **la plage de tension balayée est prise entre $V_0 = 0 \text{ V}$ et $V_m = 2 \text{ V}$** , de manière à être compatible avec des drivers CMOS du noeud technologique 28 nm [173].
- Les coefficients de couplages κ_1^2 et κ_2^2 sont supposés **supérieurs à 1%**. Cette valeur est arbitraire, car il est toujours possible pour la simulation de trouver des facteurs de couplage de 0.1 % ou de 0.001%. Cependant, il a été estimé qu'une limite basse sur ces coefficients devait exister, correspondant à une distance limite entre l'anneau et le guide au-delà de laquelle le couplage n'est plus contrôlé correctement à cause des effets de fabrication. Le facteur 1% correspond à des distances de l'ordre de 300-400 nm entre le guide et l'anneau.

7.1.3 Sections transverses de la jonction PN et des jonctions capacitives

Ce paragraphe résume les caractéristiques des deux jonctions. Elles sont présentées sur la Figure (7.3). **La position optimale de la jonction PN dans le guide assurant la meilleure efficacité est implicitement incluse dans les simulations** (voir section 3.1.1 pour plus d'informations).

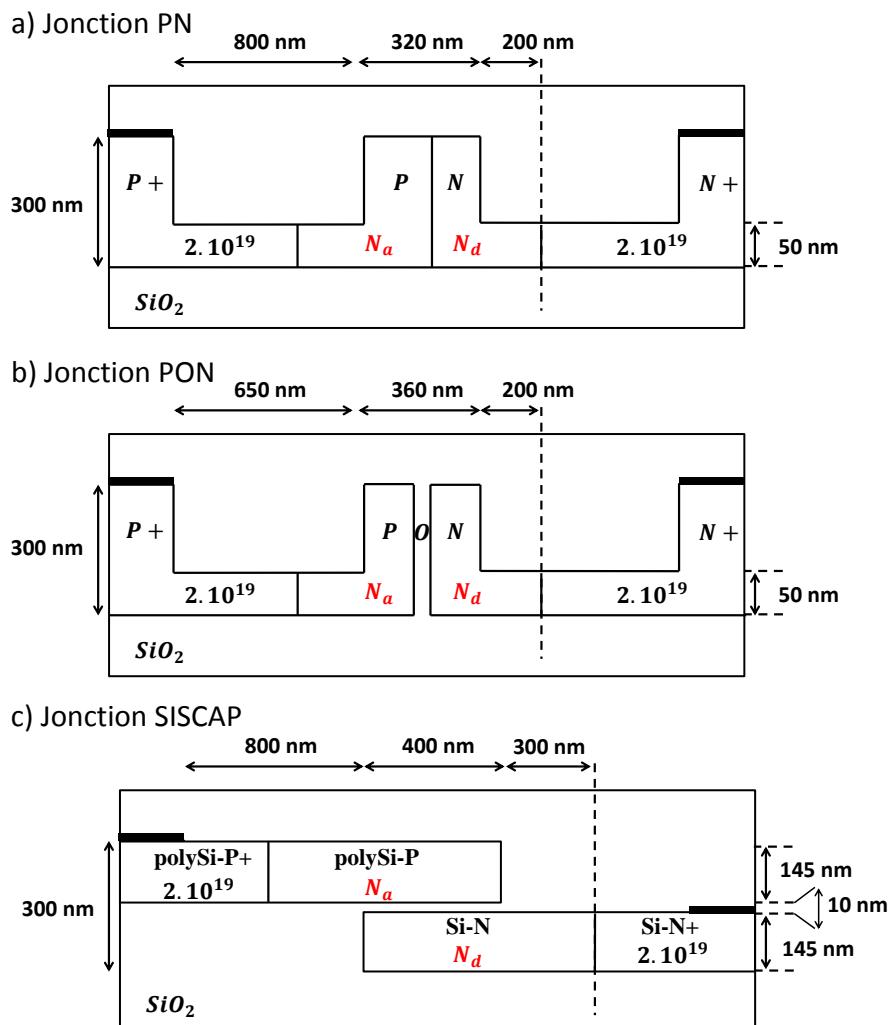


FIGURE 7.3 – Section transverse d'un modulateur a) à déplétion dans une jonction PN, et b) d'un modulateur capacitif avec une grille d'oxyde de 10 nm.

Pour le modulateur capacitif, nous avons choisi de considérer une **structure horizontale** similaire à celle proposée par CISCO [125] est adapté à la filière SOI 300 nm, ainsi que la structure capacitive

proposée par le CEA, notée par la suite structure PON. Le choix d'une **grille d'oxyde de 10 nm** résulte d'un compromis afin d'assurer une accumulation de charges suffisante pour obtenir une bande passante électrique supérieure à 10 GHz pour la plage de dopages considérée. Enfin, nous avons aussi considéré des **pertes intrinsèques de 4 dB/mm** dues à l'utilisation du polysilicium [140].

Les paramètres à extraire des simulations électro-optiques sont $\Delta n_{eff}(V_m)$ (qui traduit l'efficacité de modulation), et $\Delta\alpha(V_m)$ (qui est rattachée aux pertes optiques). Les pertes optiques sont exprimées en [dB/mm], et l'efficacité de modulation est exprimée par le produit $V_\pi L_\pi$ [V.cm] à la tension V_m , ou par la modulation de phase $\Delta\phi$ [°/mm] donnée par la relation :

$$\Delta\phi(V_m)[^\circ/mm] = \frac{360\Delta n_{eff}(V_m)}{\lambda[mm]} = \frac{180 \times V_m}{V_\pi L_\pi[V.mm]} \quad (7.13)$$

La bande passante électrique f_{elec} est estimée par un produit RC. Pour une jonction PN et une jonction capacitive, la capacitance théorique C est donnée par les équations :

$$C_{PN}[fF/\mu m^2] = \sqrt{\frac{\epsilon_{Si}q^2}{2k_B T}} \times \left[\ln\left(\frac{N_A N_D}{n_i^2}\right) \left(\frac{1}{N_A} + \frac{1}{N_D}\right) \right]^{-1/2} \quad \text{avec } N_A \text{ et } N_D \text{ en } [cm^{-3}] \quad (7.14)$$

$$C_{CAPA}[fF/\mu m^2] = \frac{\epsilon_0[fF/\mu m]\epsilon_{SiO_2}}{e_{ox}[\mu m]} = \frac{34.5}{e_{ox}[nm]} \quad (7.15)$$

Ces relations donnent la valeur de capacitance la plus grande entre 0 V et V_m . Dans le cas de la jonction PN, la capacité est maximale à 0 V lorsque la zone de déplétion est minimale. Pour une jonction capacitive, elle est maximale lorsque l'accumulation est atteinte à la tension V_m .

Le Tableau (7.1) donne les valeurs typiques de résistances, de capacités, et de bande passante électrique pour les structures considérées. Pour des dopages équivalents, on peut remarquer que la capacité C_{PON} et C_{SISCAP} ne dépendent que de l'épaisseur d'oxyde ($e_{ox} = 10$ nm). Par rapport à la capacité de la jonction PN (ou de la bande passante électrique), ces capacitances sont plus importantes d'un facteur 1.5 à 6.

$N_a = N_d [cm^{-3}]$	10^{17}	5×10^{17}	10^{18}
$R_{PN}/R_{PON}/R_{SISCAP} [\Omega.\mu m]$	13.4 / 12.7 / 11.2	6.1 / 5.3 / 4.8	4.7 / 3.8 / 3.3
$C_{PN}/C_{PON}/C_{SISCAP} [fF/\mu m]$	0.21 / 1.04 / 1.38	0.45 / 1.04 / 1.38	0.63 / 1.04 / 1.38
$f_{elec,PON}/f_{elec,PON}/f_{elec,SISCAP} [GHz]$	57 / 11 / 9	58 / 29 / 24	54 / 40 / 34

Tableau 7.1 – Comparaison des valeurs de résistance, de capacitance, et de bande passante pour différentes valeurs de dopage.

L'estimation des performances EO est obtenue par des simulations électriques, optiques, et électro-optiques réalisées par la suite **Lumerical**. Pour les simulations optiques à $1.31 \mu m$, l'indice de réfraction des matériaux pris sont $n_{Si} = 3.48$, $n_{SiO_2} = 1.44$, et $n_{polySi} = 3.5$, et les équations de Soref (2.10) et (2.11) sont utilisées pour toutes les simulations.

Dans le cas d'une jonction capacitive, les simulations sont plus complexes que pour une jonction PN. Un maillage adaptatif est utilisé pour gérer la forte concentration de charges près de l'oxyde, tout en assurant la convergence numérique des résultats électro-optiques (voir section 4.1.2 pour plus d'informations).

7.2 Résolution du problème inverse : dimensionnement des régions actives à partir de l'efficacité de modulation

Cette section présente les résultats de l'étude paramétrique appliquée aux deux types de régions actives du modulateur. Ces données permettent d'extraire un modèle qui permet de remonter à la configuration optimale de la région active en fonction de la valeur de l'efficacité de modulation voulue.

7.2.1 Comparaison des performances électro-optiques

Les Figures (7.5a) à (7.5f) présentent l'évolution du déphasage et des pertes dans l'anneau en fonction des niveaux de dopage pour les trois jonctions. **Les jonctions capacitives sont beaucoup plus stables** que la jonction PN en terme d'efficacité ; Pour la jonction PON l'efficacité est comprise entre $28^\circ/\text{mm}$ et $43^\circ/\text{mm}$, et pour la jonction SISCAP entre $40^\circ/\text{mm}$ et $65^\circ/\text{mm}$. Les pertes optiques vont jusqu'à 5-6 dB/mm pour la jonction PN et la jonction PON, et peuvent dépasser 6-7 dB/mm dans le cas de la jonction type SISCAP (pertes supplémentaires dues au poly-silicium).

En regroupant l'ensemble de ces résultats sous la forme d'un seul abaque, on s'aperçoit que pour chaque valeur de déphasage il est possible de trouver un couple $\{N_A, N_D\}$ qui minimise les pertes optiques (courbes en pointillés de la Figure 7.4) pour chacune de ces structures. Cet effet a déjà observé lors de l'optimisation des doses d'implantation pour une jonction PN (voir section 3.2.2).

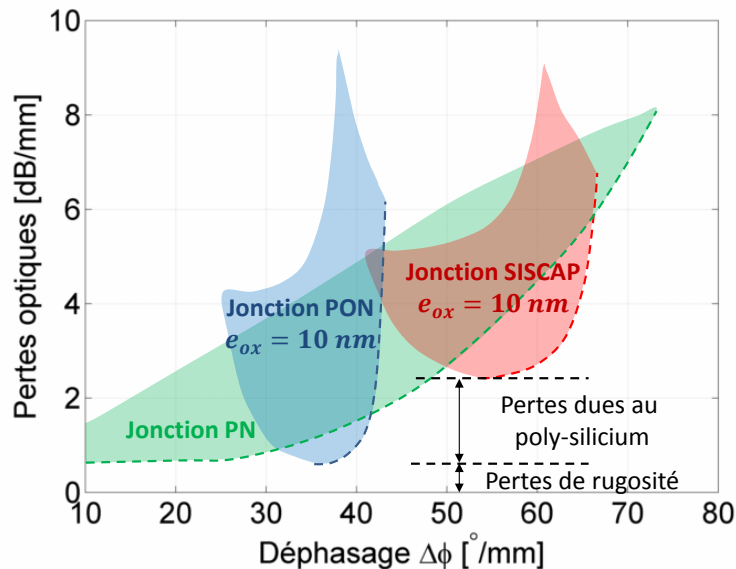


FIGURE 7.4 – Abaque des pertes optiques à V_0 en fonction du déphasage $\Delta\phi$ à la tension V_m . Les différentes régions colorées incluent tous les couples de dopages dans la plage $[7 \times 10^{16} - 5 \times 10^{18}]$. La courbe indiquée en pointillé indique le meilleur compromis entre l'efficacité et les pertes pour chaque type de région active.

Cet effet de palier traduit la limitation intrinsèque de la région active. Cette courbe est essentielle lors de la conception du modulateur puisqu'elle traduit **le meilleur compromis entre un déphasage donné et les pertes optiques minimales associées**. Cette fonction, notée $pertes_{min}$, est représentée en pointillé sur les différentes figures.

Elle montre notamment que la jonction PON est plus avantageuse à utiliser pour des déphasages compris entre environ $28^\circ/\text{mm}$ et $43^\circ/\text{mm}$. La structure SISCAP est quant à elle plus intéressante que la jonction PN pour de forts déphasages, entre de $50^\circ/\text{mm}$ - $65^\circ/\text{mm}$.

Concernant la bande passante électrique, les Figures (7.6a) et (7.6b) reportent les valeurs associées pour la jonction PN et la jonction SISCAP. L'allure de la bande passante pour la jonction PON étant

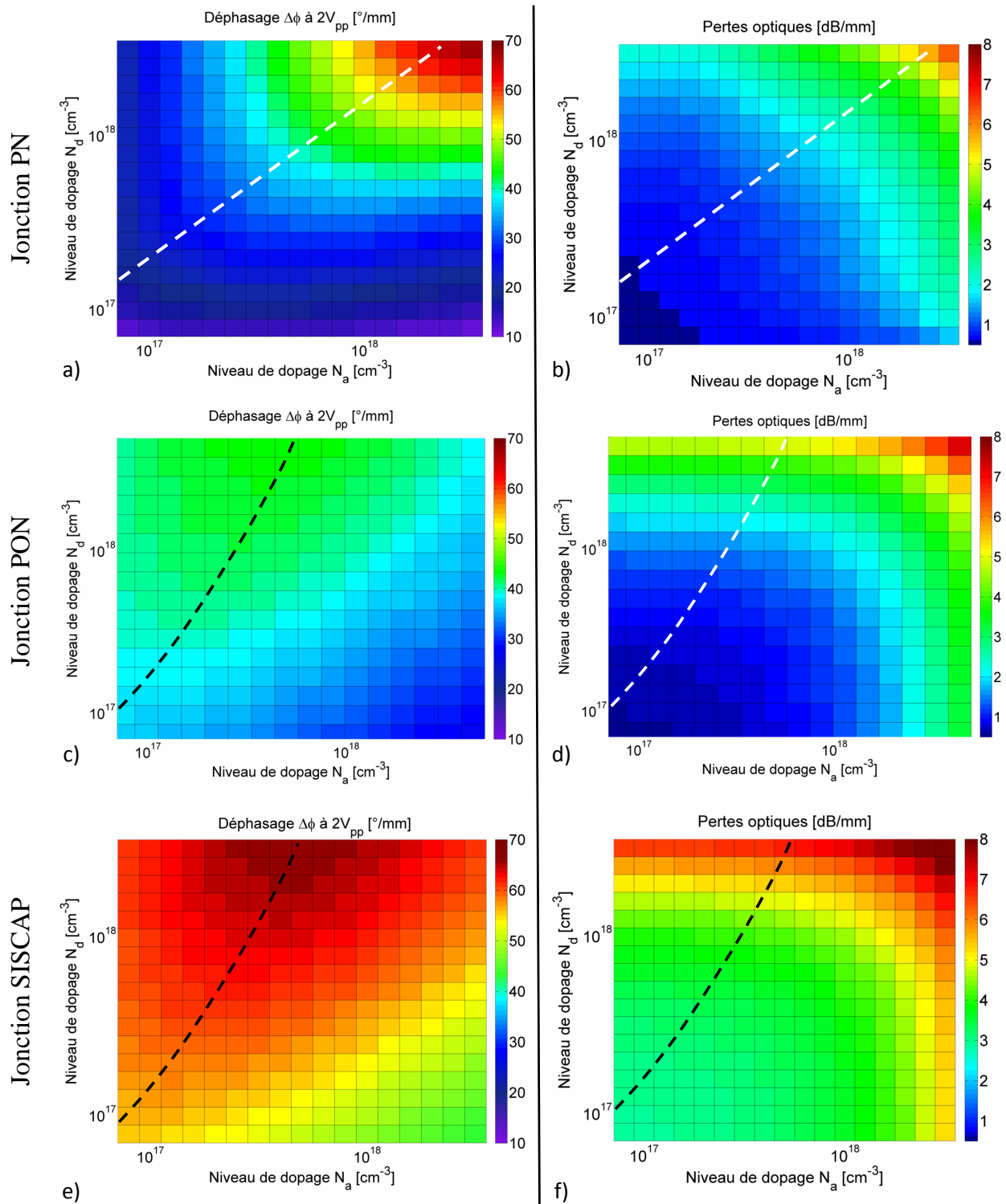


FIGURE 7.5 – Évolution des pertes optiques et du déphasage pour la jonction PN (a et b), pour la jonction PON (c et d), et pour la jonction SISCAP (e et f) avec une tension de commande de $2V_{pp}$ en fonction des niveaux de dopages. Les lignes en pointillés correspondent au meilleur compromis efficacité/pertes de la jonction.

similaire à celle-ci, elle n'est pas représentée ici. **La bande passante électrique d'une jonction PN est plus stable en fonction du dopage et plus grande par rapport à la jonction capacitive.** La dissymétrie observée pour la jonction PN en fonction des dopages P et N vient principalement de

la différence entre la résistivité côté P et côté N, qui est inversement proportionnelle au produit de la mobilité des porteurs et du dopage (le côté N étant plus résistif).

Pour la jonction capacitive, la bande passante électrique est beaucoup plus symétrique par rapport aux dopages P et N car ce n'est plus la résistance d'accès qui est limitante, mais la capacité liée à l'épaisseur d'oxyde.

Par rapport à la droite représentant le meilleur compromis efficacité/pertes, la bande passante électrique est de 50-60 GHz pour la jonction PN, et inférieurs à 30 GHz pour la jonction capacitive.

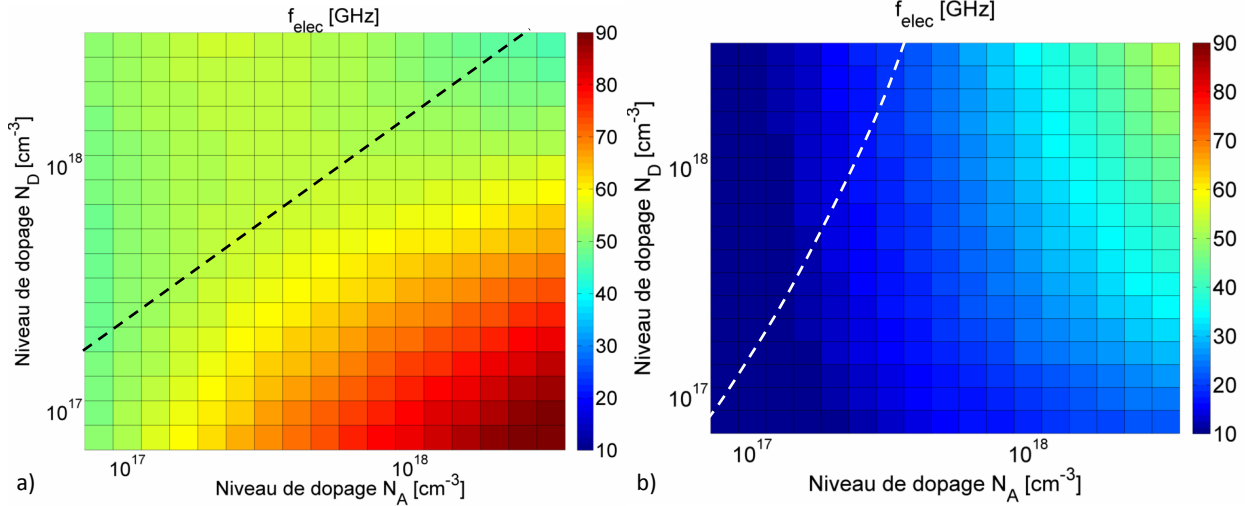


FIGURE 7.6 – Bande passante électrique en fonction des dopages N et P pour a) la jonction PN, b) la jonction capacitive.

7.2.2 Système d'équations régissant le comportement des régions actives

La courbe $pertes_{min} = f(\Delta\phi)$ est une courbe essentielle dans la conception d'un modulateur puisqu'elle indique quelles sont les pertes minimales que l'on peut obtenir pour une efficacité donnée. On cherche donc à priori à se placer sur cette courbe, même lorsque des dopages non uniformes sont utilisés (voir section 3.2.1).

Cette courbe contient toutes des informations nécessaires pour concevoir un modulateur puisqu'elle inclut implicitement le couple des niveaux de dopage N_A et N_D , ainsi que la position optimale de la jonction PN par rapport au centre du guide. Être capable de remonter à ces données à partir de la valeur de l'efficacité visée est quelque chose d'extrêmement utile pour un modèle compact puisqu'il n'est alors plus nécessaire de refaire l'ensemble des simulations.

Cas de la jonction PN

L'analyse des résultats permet de montrer que **les différentes grandeurs $pertes_{min}$, N_A , et N_D sont reliées à l'efficacité $\Delta\phi$ par des relations polynomiales d'ordre 2**. La position de la jonction PN optimale par rapport au centre du guide δ_{PN} dépend de $\Delta\phi$ suivant un polynôme d'ordre 4, car elle dépend de N_A et de N_D . Elle est obtenue à partir du modèle 1D qui a été présenté dans la section 3.1.1. Les différentes équations de fit ont été interpolées sur une plage d'efficacité située entre $25^\circ/mm$ et $70^\circ/mm$.

$$pertes_{min}[dB/mm] = 3 \times 10^{-3} \Delta\phi^2 - 1.51 \times 10^{-1} \Delta\phi + 2.69 \quad (7.16)$$

$$\log_{10}(N_A) = -3.86 \times 10^{-4} \Delta\phi^2 + 6.77 \times 10^{-2} \Delta\phi + 15.54 \quad (7.17)$$

$$\log_{10}(N_D) = 8.58 \times 10^{-6} \Delta\phi^2 + 2.18 \times 10^{-2} \Delta\phi + 17.00 \quad (7.18)$$

$$\delta_{PN}[\text{nm}] = 7.870 \times 10^{-5} \Delta\phi^4 - 1.802 \times 10^{-2} \Delta\phi^3 + 1.555 \Delta\phi^2 - 60.69 \Delta\phi + 932.12 \quad (7.19)$$

La Figure (7.7) montre l'évolution de ces grandeurs en fonction de $\Delta\phi$. On voit que pour un déphasage élevé il faut utiliser des niveaux de dopages élevés. Les pertes augmentent alors nécessairement, et la position idéale de la jonction se recentre dans le guide.

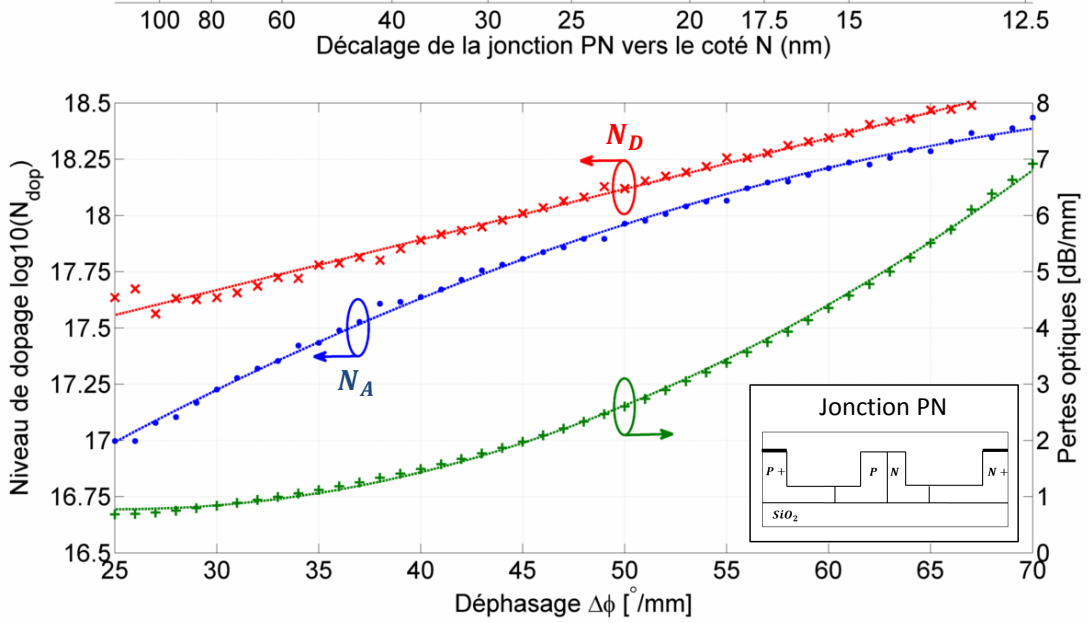


FIGURE 7.7 – Courbes permettant de remonter aux niveaux de dopage et à la position optimale de la jonction PN en fonction de l'efficacité de modulation recherchée.

Cas des jonctions capacitives

Un raisonnement analogue a été fait pour les deux jonctions capacitives (voir Figures 7.8 et Figure 7.9). Comme pour la jonction PN, les niveaux de dopage sont reliés à l'efficacité par une relation quadratique. Les pertes optiques en revanche varient de **manière exponentielle** en fonction de l'efficacité. La principale différence entre les deux structures est le niveau initial des pertes pour des faibles dopages : 0.5 dB/mm pour la jonction PON, et 2.4 dB/mm pour la jonction SISCAP (un peu moins de 50% du mode se trouve dans le poly-silicium).

Dans le cas de la jonction PON, les relations (7.20) à (7.22) sont valables pour une gamme d'efficacité comprise entre 36.5°/mm et 43.5°/mm :

$$pertes_{min}[\text{dB}/\text{mm}] = 0.57 + 5.13 \times 10^{-18} \exp(0.952\Delta\phi) \quad (7.20)$$

$$\log_{10}(N_A) = 4.44 \times 10^{-3} \Delta\phi^2 - 2.18 \times 10^{-1} \Delta\phi + 18.69 \quad (7.21)$$

$$\log_{10}(N_D) = 1.69 \times 10^{-2} \Delta\phi^2 - 1.10 \Delta\phi + 34.26 \quad (7.22)$$

Dans le cas de la jonction SISCAP, les relations (7.23) à (7.25) sont valables pour une gamme d'efficacité comprise entre 55°/mm et 67.4°/mm :

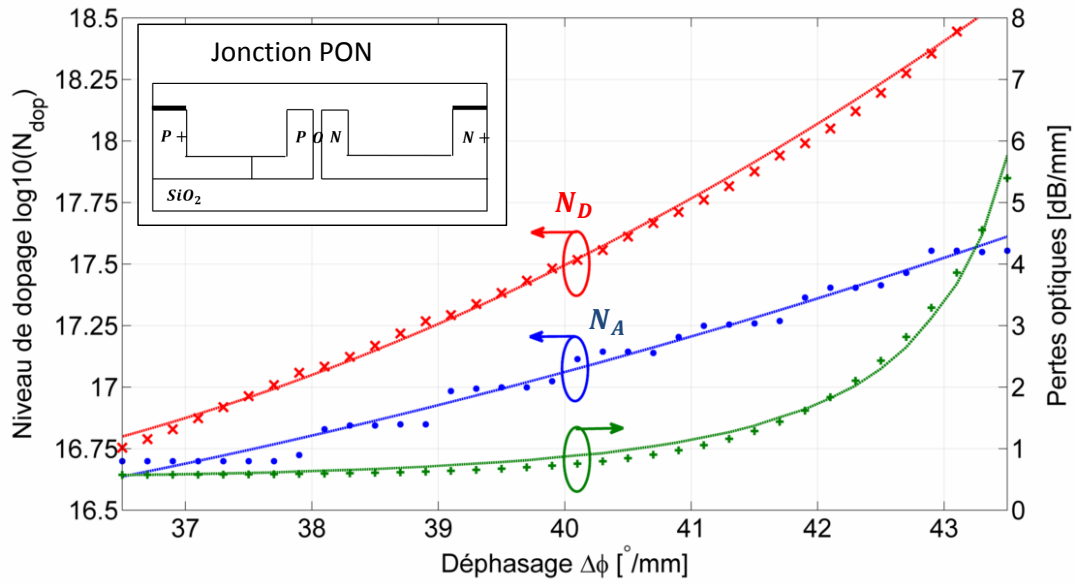


FIGURE 7.8 – Courbes permettant de remonter au niveau de dopage et aux pertes pour la jonction PON en fonction de l'efficacité de modulation recherchée.

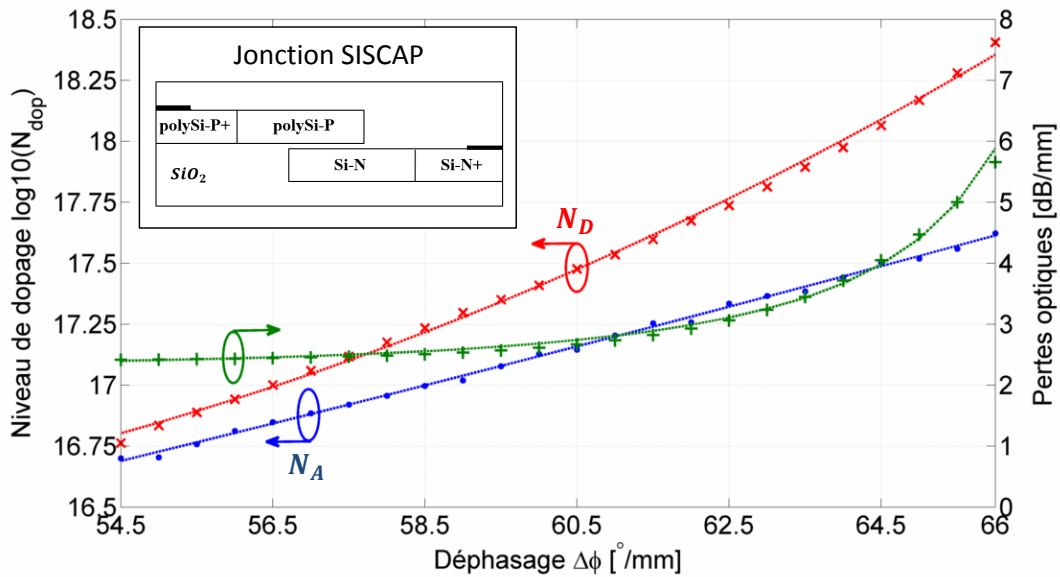


FIGURE 7.9 – Courbes permettant de remonter aux niveaux de dopage et à la position optimale de la jonction PN en fonction de l'efficacité de modulation recherchée.

$$pertes_{min}[dB/mm] = 2.4 + 3 \times 10^{-13} \exp(0.455\Delta\phi) \quad (7.23)$$

$$\log_{10}(N_A) = 3.95 \times 10^{-4} \Delta\phi^2 + 3.28 \times 10^{-2} \Delta\phi + 13.73 \quad (7.24)$$

$$\log_{10}(N_D) = 4.18 \times 10^{-3} \Delta\phi^2 - 3.69 \times 10^{-1} \Delta\phi + 24.49 \quad (7.25)$$

L'ensemble de ces équations forme l'équivalent d'un modèle réduit pour les trois structures, et son utilisation (ou la lecture des abaques) **permet de décrire complètement l'optimisation de chaque type de région active pour une valeur d'efficacité donnée.**

7.3 Étude du comportement du modulateur en anneau : établissement du modèle compact

Cette partie s'intéresse maintenant au comportement du modulateur en anneau. Les données récoltées lors des simulations de la région active. Dans un premier temps, le cas d'une valeur particulière de facteur de qualité est traité. Le cas général est ensuite exploré en balayant toute une gamme de facteurs de qualité. Ces résultats permettent de comprendre et de décrire analytiquement le comportement du modulateur en anneau.

7.3.1 Résultats des simulations à l'échelle du composant

Les simulations à l'échelle de l'anneau sont faites dans un premier temps en considérant un **facteur de qualité Q de 13000**. Cette valeur permet d'obtenir une bande passante de 18 GHz, compatible à des applications 25 Gbps. **Dans cette partie, seules les jonctions PN et SISCAP sont considérées.**

Comme expliqué au début de l'étude, les simulations électro-optiques de la région active sont couplées aux équations de fonctionnement d'un anneau dans le but de **maximiser le taux d'extinction pour des pertes d'insertion limitées à 3 dB**. À chaque combinaison $\{N_a N_d\}$ est associé un jeu optimal des coefficients de couplage $\{\kappa_1, \kappa_2\}$, ainsi que la valeur de la longueur d'onde par rapport à la longueur d'onde de résonance.

D'après l'équation (7.8), en considérant $Q = 13000$, $n_g = 4.264$ pour le guide considéré, et $\lambda_{res} \approx 1310$ nm, **la condition de couplage critique mène à un coefficient de couplage en puissance de $\kappa_1^2 = 4.82$ %**. Sous cette condition, le coefficient de couplage κ_2 va s'adapter aux pertes dans l'anneau : plus les niveaux de dopage sont élevés, et plus il est nécessaire d'avoir un couplage κ_2 faible.

L'ensemble des Figures (7.10) et (7.11) reportent pour les deux types de jonctions les résultats issus de l'algorithme de recherche.

Dans ces figures, l'OMA est représentée comme une fonction des deux types de niveaux de dopages. Comme nous l'avons vu plus haut, seules les **OMA supérieures à -3.45 dBm** mènent à des performances qui respectent le cahier des charges. La plage $\{N_a N_d\}$ qui mène à ces performances est représentée dans les Figures (7.10b) et (7.10d) par la région $ER > 10$ dB et $IL < 3$ dB.

Dans le cas de la jonction PN, la région $ER > 10$ dB balaye des niveaux de dopage relativement élevés autour de 10^{18} cm^{-3} . Il est intéressant de noter que dans cette région le couplage critique n'est pas nécessairement recherché (puisque $\kappa_1^2 \neq 4.82$ %). Autrement dit, ce résultat montre que **la configuration optimale d'un modulateur ne respecte pas nécessairement la condition de couplage critique.**

Pour des forts dopages, le coefficient de couplage κ_2^2 diminue progressivement jusqu'à la valeur limite imposée de 1% à mesure que le dopage augmente, afin de compenser les pertes de l'anneau. Ce point est en accord avec les valeurs de la longueur d'onde choisie (noté λ_{las} sur les figures), ou celle-ci se place au plus proche de la résonance, puis se décale au fur et à mesure pour maintenir des pertes d'insertions inférieures ou égales à 3 dB.

Enfin pour la jonction capacitive, la région $ER > 10$ dB et $IL < 3$ dB correspond à des gammes de dopages plus faibles que pour la jonction PN, afin de compenser les pertes additionnelles du polysilicium. Le coefficient de transmission en puissance κ_2^2 obtenu étant toujours égal à 1%, cela indique que les pertes dans l'anneau sont trop importantes pour être compensés. La principale conséquence est que la condition de couplage critique n'est atteinte que pour des niveaux de dopage faibles ($\kappa_1^2 \approx 4.8\%$).

Lorsque l'on rajoute le critère de la bande passante électrique supérieure à 18 GHz, la région acceptable est réduite pour la jonction capacitive (voir Figure 7.11). Inversement, la bande passante électrique de la jonction PN est toujours supérieure à 20 GHz sur toute la gamme de dopage étudiée.

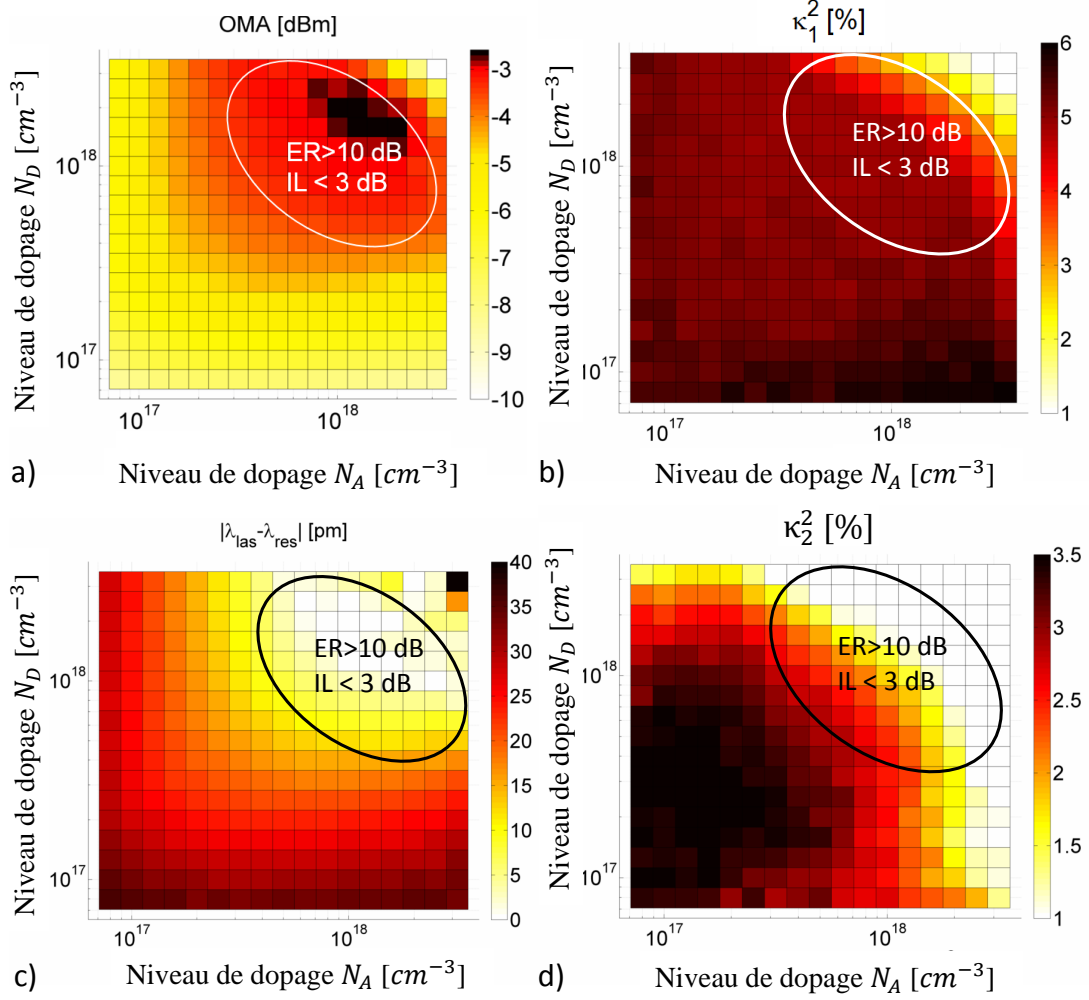


FIGURE 7.10 – Abaqués fonction des dopages pour la jonction PN, a) de l’OMA optimale, b-c) des coefficients de couplages associés, d) de la position relative de la longueur d’onde choisie, notée λ_{las} , par rapport à celle de la résonance λ_{res} .

Synthèse

En combinant toutes ces considérations, le Tableau (7.2) résume les meilleurs points de fonctionnement que l’on peut trouver pour ces deux types de régions actives avec des pertes d’insertion de 3 dB, un taux d’extinction supérieur à 10 dB, avec et sans prise en compte de la bande passante électrique.

	Jonction PN	Jonction SISCAP
OMA [dBm]	-2.8 / -2.8	-2.8 / -2.7
Couplage critique	Oui	Non
N_A [cm^{-3}]	8.9e17 / 8.9e17	7e16 / 3.5e17
N_D [cm^{-3}]	1.4e18 / 1.4e18	7e16 / 2.4e17
κ_1^2 [%]	4.83 / 4.83	4.57 / 4.04
κ_2^2 [%]	1 / 1	1 / 1
$ \lambda_{las} - \lambda_{res} $ [nm]	0 / 0	0.40 / 0.27

Tableau 7.2 – Meilleur point de conception pour un modulateur en anneau avec un facteur de qualité égal à $Q = 13000$, avec/sans la limitation f_{elec} . La condition de couplage critique pour ce facteur de qualité correspond à un coefficient de couplage $\kappa_1^2 = 4.83$.

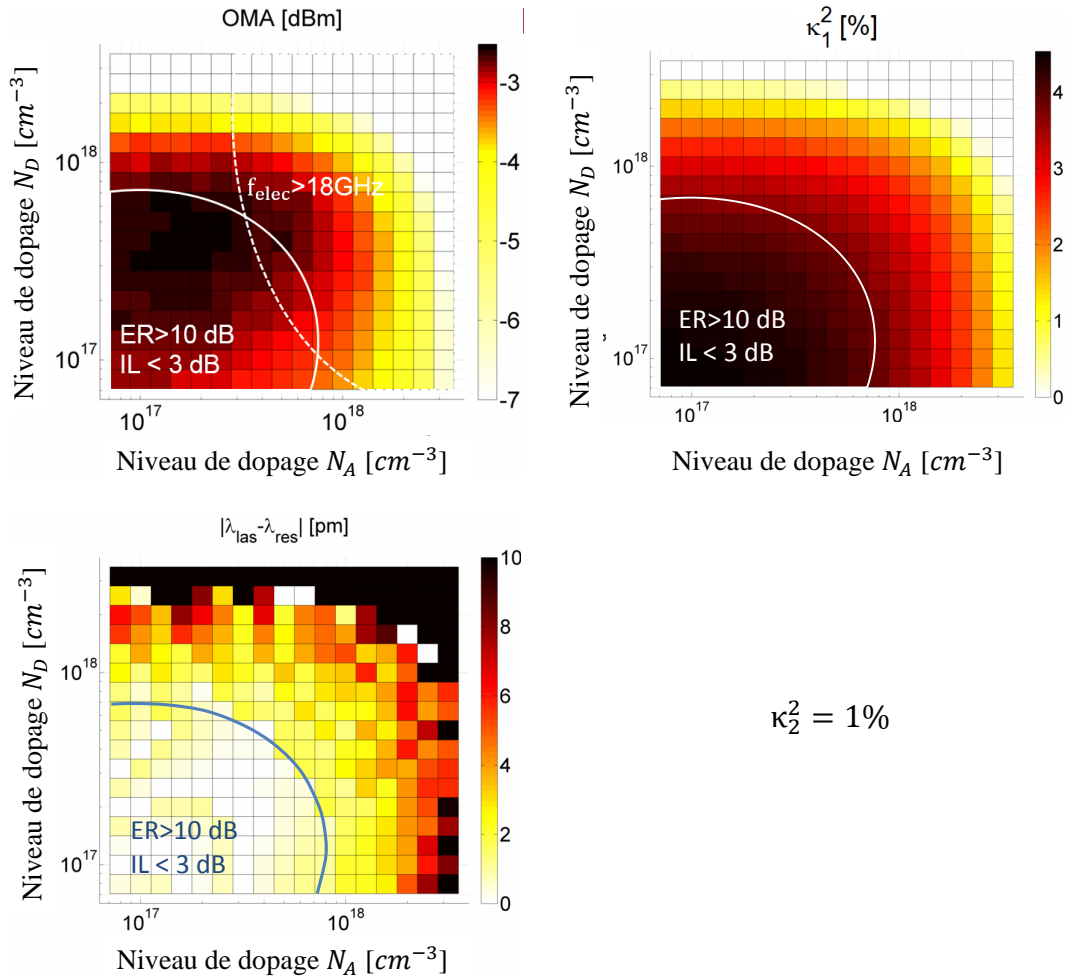


FIGURE 7.11 – Abaques fonction des dopages pour la jonction capacitive, a) de l’OMA optimale, b-d) des coefficients de couplages associés, c) de la position relative de la longueur d’onde choisie, notée λ_{las} , par rapport à celle de la résonance λ_{res} .

En tenant compte de la bande passante électrique, **les jonctions capacitives et PN sont tous les deux de bons choix** puisqu’il existe des régions où l’OMA est supérieure à -3.45 dBm. Cependant, la jonction PN a l’avantage d’être plus tolérante aux variations de concentration de dopants pour obtenir un taux d’extinction élevé et une grande bande passante.

7.3.2 Évolution de l’OMA en fonction du facteur de qualité

La méthodologie qui a permis de trouver un point optimal pour une bande passante électro-optique de 18 GHz ($Q = 13000$) est maintenant généralisée pour la conception de modulateurs ayant **des facteurs de qualité Q différents**. Cela permet d’observer l’évolution du point de fonctionnement optimal pour n’importe quelle application en termes de débit, et permet de construire un modèle compact pour simplifier la conception de futurs modulateurs pour des transmissions à des débits supérieurs à 25 Gbps.

Le raisonnement précédent est maintenant appliqué à un ensemble de facteurs de qualité Q , entre 6000 et 30000 (correspondant à une bande passante optique comprise entre 7 GHz et 38 GHz). Les meilleurs points en termes de niveaux de dopage, de coefficients de couplages, et de longueur d’onde ont été extraits pour les deux jonctions. La Figure (7.12) résume l’ensemble des meilleures OMA pour chaque facteur de qualité, sans tenir compte de la bande passante électrique.

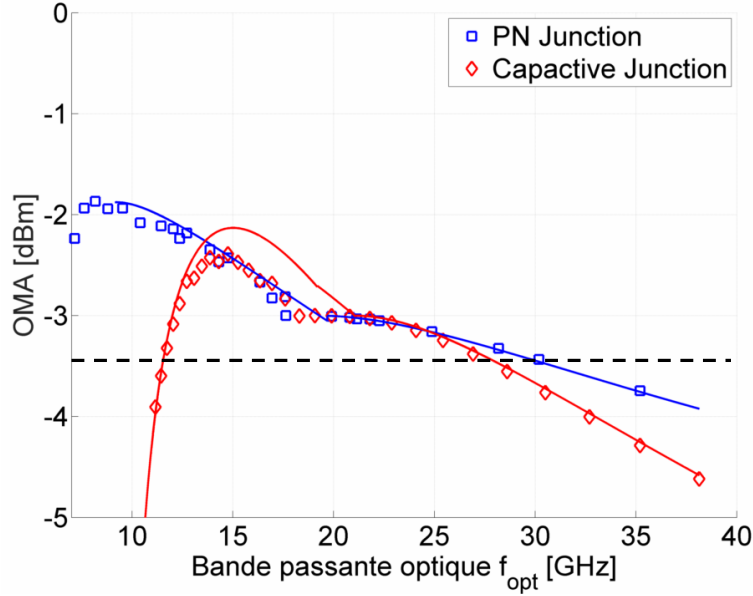


FIGURE 7.12 – OMA optimal en fonction de la bande passante optique du modulateur pour les deux types de jonctions, sans prendre en compte la bande passante électrique. Les points sont tirés des simulations et les traits pleins sont issus du modèle compact.

Le critère de l'OMA au-dessus des -3.45 dBm pour une implémentation pratique est respecté pour des facteurs de qualité inférieurs à $Q_{PN} = 7580$ (30 GHz) et $Q_{CAPA} = 8500$ (27 GHz). On observe que la jonction PN et la jonction capacitive ont des comportements équivalents entre 15 GHz et 25 GHz, avec un léger avantage pour la jonction PN (au-dessus de 25 GHz). L'analyse des données révèle deux points essentiels :

- Parmi toutes les combinaisons possibles dépendant des paramètres $\{N_a, N_d, \lambda_{las}, \kappa_1^2, \kappa_2^2\}$, **chaque point optimal est localisé sur la courbe** $per_{min} = f(\Delta\phi)$ présentée en Figure (7.4). En d'autres termes même si l'algorithme d'optimisation balaye toutes les possibilités, il sélectionne toujours la meilleure efficacité avec les pertes les plus faibles possible. Cela justifie d'autant plus l'utilisation du système d'équations pour dimensionner la région active.
- Chaque série de points de la Figure (7.12) possède différents régimes qui peuvent être modélisés analytiquement (trait plein). Autrement dit, **il est possible de modéliser de manière analytique tout le raisonnement qui a été fait précédemment**, sans passer par des simulations de plusieurs heures.

7.3.3 Équations gouvernant les différents régimes de fonctionnement du modulateur en anneau

En regroupant toutes ces données, il est possible d'interpréter les résultats en construisant un modèle phénoménologique. D'après ce qui précède, on peut distinguer deux types de régimes, l'un pour les facteurs de qualités élevés, et l'autre pour les facteurs de qualité faibles. Ces deux régimes sont délimités par une **valeur admissible du facteur de qualité** Q_{adm} correspondant au moment où la condition de couplage critique n'est plus respectée pour des pertes de 3 dB. D'après l'équation (7.9), cela correspond au cas où $T_{t,out} = 1/2$, et $ER_{on-off} \rightarrow +\infty$. En tenant compte de la définition de l'intervalle spectral libre, la valeur admissible Q_{adm} est donnée par la relation :

$$Q_{adm} = \frac{180n_g}{\Delta\phi[^\circ/mm]\lambda_{res}[mm]x} \quad (7.26)$$

Avec $x = L_{active}/2\pi R$ la fraction de région active dans l'anneau. Pour des bandes passantes élevées,

c'est-à-dire de **faibles facteurs de qualité** $Q < Q_{adm}$, la longueur d'onde du laser ne peut pas être mise à la longueur d'onde de résonance, car les pertes d'insertion sont supérieures à 3 dB. De ce fait, la longueur d'onde de fonctionnement λ_{las} est réglée pour obtenir des pertes d'insertions de 3 dB, ce qui mène d'après l'équation (7.9) à :

$$\lambda_{laser} = \lambda_{res}(V_m) \left(1 \pm \frac{1}{2Q(V_m)} \right) \quad (7.27)$$

La longueur d'onde du laser ne correspond pas à la longueur d'onde de résonance, **mais il est toujours possible d'obtenir la condition de couplage critique**. Sous cette condition, et avec $\kappa_2^2 > 1\%$ l'équation (7.9) se simplifie et donne comme taux d'extinction pour des pertes de 3 dB :

$$\left\{ IL_{lin} = 0.5 \quad \text{et} \quad ER_{lin} = \frac{1}{2} - \frac{1}{1 + 4 \left[Q \frac{\lambda_{laser} - \lambda_{res}(V_0)}{\lambda_{res}(V_0)} \right]^2} \right\} \quad (7.28)$$

Lorsque le facteur de qualité augmente et dépasse la valeur admissible Q_{adm} , **la longueur d'onde du laser peut s'aligner sur la résonance** : $\lambda_{laser} = \lambda_{res}(V_0)$. Si la condition de couplage critique est respectée, les paramètres tels que les pertes d'insertions et les coefficients de couplage peuvent être déduits. Le meilleur déphasage $\Delta\phi$ est obtenu pour un coefficient de couplage $\kappa_2^2 = 1\%$, et on a alors :

$$\left\{ IL = 1 - \frac{1}{1 + 4Q(V_m)^2 \times \left[\frac{\lambda_{res}(V_0) - \lambda_{res}(V_0)}{\lambda_{res}(V_m)} \right]^2} \quad \text{et} \quad ER = +\infty \right\} \quad (7.29)$$

Au fur et à mesure que le facteur de qualité augmente, **les pertes optiques dans l'anneau doivent être de plus en plus faibles pour respecter la condition de couplage critique** puisque κ_2^2 est limité à 1%. Or d'après ce qui précède, la région active possède des pertes mêmes à faibles dopages. Le minimum des pertes admissibles noté γ est déduit de la relation de couplage critique avec la condition limite $\kappa_2^2 = 1\%$.

Dans le cas de la jonction capacitive par exemple, le **minimum des pertes admissibles γ est de 2.95 dB/mm**, menant à un facteur de qualité maximal de 12100 pour lequel la condition de couplage est respectée. Au-delà de la valeur de 12100, le couplage critique ne peut plus être atteint, ce qui mène aux relations :

$$\left\{ IL = 1 - \frac{1 - 1/ER_{on-off}(V_m)}{1 + 4Q(V_m)^2 \left[\frac{\lambda_{res}(V_0) - \lambda_{res}(V_0)}{\lambda_{res}(V_m)} \right]^2} \quad \text{et} \quad ER = IL \times ER_{on-off}(V_m) \right\} \quad (7.30)$$

Pour la jonction PN et la jonction PON, ce type de régime (plus défavorable) n'est pas atteint pour un facteur de qualité inférieur à 25000, car les pertes sont suffisamment réduites. Par rapport à la section précédente, pour un facteur de qualité Q de 13000, les pertes sont suffisamment faibles pour la jonction PN pour être dans le premier régime ($Q < Q_{adm}$ et $\alpha_0 < \gamma$). En revanche pour la jonction capacitive nous nous trouvons dans le second cas, où ($Q > Q_{adm}$ et $\alpha_0 < \gamma$).

L'ensemble de ces équations constitue le modèle réduit. Sur la Figure (7.12), le modèle est comparé avec les points simulés. Le modèle est en excellent accord avec les points simulés pour la jonction PN. Pour la jonction capacitive, on observe un écart entre 15 GHz et 20 GHz. La principale raison de cet écart est purement numérique. Elle réside dans la grande stabilité en efficacité de la jonction, ce qui fait que le choix du couple $\{N_A, N_D\}$ est plus délicat. Cela ne remet pas en cause les conditions de convergence des simulations, mais indique plutôt qu'il faut un nombre de points plus important dans cette région pour obtenir une meilleure interpolation et affiner les résultats.

Le Tableau (7.3) résume les différents régimes possibles avec les différentes simplifications. En se basant sur ce Tableau et les équations de la section précédente, le modulateur en anneau optimal peut être généré rapidement. Le choix du facteur de qualité régit le régime du modulateur en anneau ainsi que les valeurs spécifiques des coefficients de couplage et des pertes. À partir des équations faisant le lien entre les pertes et l'efficacité de modulation, il est possible de remonter aux dopages associés à la région active.

	Facteur de qualité Q petit $Q < Q_{adm}$	Facteur de qualité Q grand $Q > Q_{adm}$	
α_0	$\alpha_0 < \gamma$	$\alpha_0 < \gamma$	$\alpha_0 > \gamma$
λ_{laser}	Eq. 18	$\lambda_{res}(V_0)$	$\lambda_{res}(V_0)$
Couplage Critique	Oui	Oui	Non
κ_2^2	1%	1%	1%
ER	Eq. 18	$+\infty$	Eq. 20
IL	-3 dB	Eq. 19	Eq. 20

Tableau 7.3 – Résumé des équations constitutives du modèle compact

Conclusion

En conclusion, une étude comparative de différentes régions actives pour des modulateurs en anneau a été effectuée en comparant plusieurs facteurs de mérite à des niveaux de dopages différents. L'étude a révélé les compromis complexes entre les différents niveaux de conception pour optimiser les performances d'un modulateur.

Les jonctions capacitatives ont l'avantage d'avoir une efficacité relativement stable par rapport aux variations de dopages. Pour les configurations étudiées ($e_{ox} = 10$ nm), les structures capacitatives sont plus avantageuses pour des valeurs de déphasage entre $36.5^\circ/\text{mm}$ - $43.5^\circ/\text{mm}$ (jonction PON) et entre $55^\circ/\text{mm}$ - $67.4^\circ/\text{mm}$. Entre ces valeurs, la jonction PN redevient plus avantageuse. Cette zone correspond à de forts dopages².

Du point de vue du composant, l'application de la méthodologie pour optimiser le modulateur en anneau a été faite pour toute une série de facteurs de qualité. Le point remarquable de l'étude a été de mettre en évidence que l'optimum pour chaque facteur de qualité était **localisé sur la courbe décrivant le meilleur compromis efficacité/pertes**, sur la courbe $per_{min} = f(\Delta\phi)$. Cette courbe est donc un moyen graphique pour optimiser simplement un anneau (ou MZI puisque les grandeurs sont indépendantes de la longueur du dispositif).

Des simulations complémentaires ont permis d'extraire les relations entre les différentes grandeurs à partir de cette courbe rendant le dimensionnement de la région active extrêmement simple, sans la nécessité de passer par une série de simulations.

Enfin, la compréhension du comportement du point optimal a permis d'établir un modèle compact avec une série d'hypothèses simplificatrices. Ce modèle a été comparé aux simulations conventionnelles

2. Le cas de la jonction PIN n'est pas inclus dans cette étude, mais il est à noter que cela reste le moyen le plus simple pour obtenir un anneau efficace, sous réserve d'avoir un circuit de pré-distortion adéquat.

de l'OMA et montre un très bon accord avec les simulations sur l'ensemble de la plage de simulation. Le modèle met notamment en évidence le fait qu'il existe une plage de facteurs de qualité pour de faibles bandes passantes pour lesquels le point optimum ne respecte pas nécessairement la condition de couplage critique.

Perspectives

Cette étude illustre la complexité de conception relative à un modulateur, et plusieurs pistes sont possibles pour la prolonger. La **validation de ce modèle par des caractérisations** est un point important. De plus, le modèle pourra alors être affiné si besoin, puis intégré comme outils de conception de modulateur dans un logiciel de simulation de circuits photoniques.

D'un point de vue théorique, la description de la courbe $pertes_{min} = f(\Delta\phi)$ en fonction du dopage est essentielle. Ce raisonnement peut être poussé plus loin dès lors que des **profils de dopages réels** sont utilisés, mais dépendrait de la technologie utilisée. Une relation explicite entre les doses et les énergies d'implantations, et l'efficacité ou les pertes pourrait alors être interpolée, permettant ainsi de faire directement le lien entre les performances de l'anneau (ER et IL), avec les paramètres de fabrication.

Enfin, la simulation niveau composant pourrait être adaptée à un MZI en incluant la **co-simulation de lignes RF**. Les principaux paramètres d'étude seraient alors les niveaux de dopages et les paramètres géométriques des électrodes. Une telle approche est à l'heure actuelle délicate, car elle impliquerait de faire le lien avec un autre logiciel, dédié à la conception RF en plus de Lumerical et de Silvaco.

Conclusion

La **photonique sur silicium** est une solution prometteuse qui propose des systèmes performants pouvant supporter des débits de transmission élevés avec une consommation réduite. Parmi les briques à développer, le modulateur est un composant essentiel car il assure la liaison entre le circuit électronique et le circuit photonique. Le sujet de cette thèse porte sur ce composant, en particulier sur **les modulateurs en silicium à électro-réfraction basés sur une variation de charges**. Ces modulateurs produisent une modulation de phase qui est ensuite convertie en modulation d'intensité à partir d'un Mach-Zehnder ou d'un anneau résonant.

Au cours de cette thèse, l'optimisation de ce composant en terme d'efficacité, de bande passante, ou de pertes optiques s'est faite à plusieurs niveaux, que ce soit en terme de conception, de fabrication, ou de caractérisation. De plus, elle a été faite pour des régions actives à jonction PN et à jonction capacitive.

Consolidation de la technologie existante

Mes travaux ont tout d'abord porté sur une première série d'optimisation de la technologie existante, basée sur l'utilisation d'une **jonction PN** comme région active. Les **effets de fabrication**, tels que les étapes d'implantations ou l'effet du désalignement inhérent des masques de lithographies ont été pris en compte dans les simulations, et nous a permis des résultats numériques plus réalistes.

L'utilisation de ces outils a notamment permis d'**optimiser les conditions d'implantations** pour une série de modulateurs. Pour les doses d'implantations choisies, les caractérisations sont en accord avec les simulations, avec une efficacité de $20^\circ/\text{mm}$ à -2 V et des pertes dues au dopage de 1.4 dB/cm à 0 V . Ces résultats sont à l'état de l'art des modulateurs à jonction PN.

Nous avons aussi **comparé et caractérisé deux types de jonction PN intégrées** dans un interféromètre de Mach-Zehnder symétrique. Une nouvelle méthode de mesure basée sur l'utilisation d'un **déphaseur thermique** a été testée et validée pour extraire les performances EO des modulateurs. Les efficacités de modulation obtenues se situent autour de $16.3^\circ/\text{mm}$ à -2 V pour les modulateurs à jonction PN latérale, et autour de $11.5^\circ/\text{mm}$ à -2 V pour les modulateurs à jonction PN interdigitée.

L'étude de l'**impact du désalignement des masques de lithographie** permet d'expliquer numériquement le comportement de l'efficacité de modulation des deux jonctions. Une analyse plus poussée sur la tolérance de fabrication a aussi permis d'établir que l'utilisation d'une jonction PN latérale dans cette configuration était 30% plus stable que la jonction interdigitée.

Pour la suite de cette thèse, les nouveaux outils numériques permettraient de consolider cette filière en l'appliquant à d'autres études. On peut citer l'utilisation d'une étape de **contre-dopage** lors de la définition de la jonction PN, l'optimisation des implantations définissant les contacts, ou la recherche de profils PN non conventionnels. L'étape suivante étant d'intégrer les simulations RF dans l'optimisation numérique pour permettre le co-dimensionnement d'électrodes vis-à-vis de la région active.

Recherche d'une nouvelle approche pour améliorer les performances EO du modulateur

Une partie importante de la thèse a été consacré à la recherche d'une nouvelle solution pour obtenir un modulateur efficace. Deux nouvelles architectures de **modulateurs capacitifs** ont été proposées,

avec une estimation des performances EO. Ces modulateurs se basent sur l'utilisation un **mur d'oxyde vertical inférieur à 20 nm** au centre du guide.

Afin d'assurer la convergence numérique des résultats, une partie substantielle de cette thèse a été de développer et de mettre en place les outils numériques associés. La principale difficulté de la simulation est de **modéliser la couche d'accumulation** responsable d'une forte variation de charges près de l'oxyde. Des conditions numériques plus strictes par rapport aux modulateurs à jonction PN doivent être utilisées.

Dans le cas d'un modulateur capacitif latéral, l'étude d'une architecture déjà démontrée nous a permis de mettre en évidence les **différents compromis du modulateur** en terme d'efficacité, de pertes optiques, et de bande passante. Le recoupement des résultats avec les données publiées sur ce modulateur à oxyde horizontal **après** cette étude nous a permis de valider la convergence des résultats.

Cette méthode a été utilisée pour optimiser la nouvelle région active, composée d'un guide ruban avec l'oxyde vertical en son centre, puis de trouver un point de fonctionnement d'un **modulateur en anneau de 10 μm de rayon** comportant la nouvelle structure. Pour une épaisseur d'oxyde de 10 nm centré dans le guide, et des niveaux de dopage $N_A = 2 \times 10^{17} \text{ cm}^{-3}$ $N_D = 8 \times 10^{17} \text{ cm}^{-3}$ une efficacité de modulation de **0.8 V.cm** est atteint à 2 V.

Les simulations au niveau composant montrent qu'un taux d'extinction supérieur à **10 dB** peut être atteint avec des pertes d'insertion de seulement **2.1 dB**. De plus, le modulateur proposé est compatible à des applications **25 Gbps**.

La seconde structure innovante se base sur l'utilisation d'un **guide segmenté périodique sub-longueur d'onde**, de manière à placer plusieurs jonctions capacitives de manière transverse le long du guide et d'augmenter le recouvrement entre les régions d'accumulations et le mode optique. Dimensionner correctement les dimensions du guide permet à la lumière de traverser la série d'interface sans effet de diffraction (région sub-longueur d'onde).

Le développement d'un solveur 1D sous Matlab nous a permis d'étudier et de comprendre le comportement de ces structures pour des épaisseurs d'oxyde inférieures à 50 nm. Dans ces conditions, la région sub-longueur d'onde est atteinte pour des épaisseurs de silicium inférieures à **180-230 nm pour 1310 nm**, et inférieures à 250-300 nm pour 1550 nm. Ces concepts ont été étendus au cas de **structures bi-périodiques**, plus réalistes vis-à-vis des procédés de fabrication envisagés pour ce type de modulateur. L'ensemble de ces simulations nous a permis de choisir les épaisseurs de silicium, autour de 200 nm, pour la conception et la fabrication de composants passifs.

Une étude paramétrique des performances du modulateur capacitif à guide segmenté en fonction des différentes épaisseurs de silicium et d'oxyde a été faite. Elle montre que le composant présente une excellente efficacité comprise entre **0.18 V.cm et 0.7 V.cm à 2 V**. Un point de fonctionnement a été trouvé (300 nm de silicium avec 10 nm d'oxyde), menant à une efficacité de **0.38 V.cm** avec des pertes associées à $L_{\pi/2}$ de 2.5 dB. Pour la suite de la thèse, l'étude du cas **bi-périodique** pourra être traitée de manière à optimiser les régions utiles du silicium où la variation de charges se produit.

Pour réaliser ces modulateurs, une nouvelle filière de fabrication compatible avec les moyens de fabrication du CEA-Leti a été développée. Suite à une revue de l'état de l'art, il a été choisi de créer le mur d'oxyde vertical par **une gravure de la moitié du guide suivi d'une étape d'oxydation thermique**. La reprise d'épitaxie de silicium se fait ensuite **à partir du substrat** sous l'oxyde enterré, pour remplir progressivement des vias créés dans l'oxyde enterré. Pendant une étape d'épitaxie, les cavités sont remplies progressivement de silicium pour arriver près du mur d'oxyde situé en bordure de cavité. Une étape de planarisation est ensuite effectuée, puis le guide est défini par des étapes de gravure.

Pour vérifier les étapes de fabrication, un lot de fabrication comportant des composants passifs 1310 nm et 1500 nm a été préparé. Le lot de fabrication utilise un BOX de **1 μm** d'épaisseur et **315 nm** de silicium. L'utilisation de plaques essais et de différents plans d'expériences nous a permis d'extraire toute une série d'informations sur les principales étapes de fabrication.

La photolithographie définissant la gravure des cavités en silicium utilise une résine de **400 nm** d'épaisseur avec un masque dur SiO_2 de **200 nm**. La dose d'exposition centrée autour de **26 mJ** permet de réaliser en une fois des réseaux lignes/espaces de 120/120 nm, 200/200 nm, et 150/350 nm. La gravure des 315 nm de silicium se fait sans résine, et consomme environ **50 nm** du masque dur. Des observations SEM ont montrées que la recette de gravure utilisée pour ce lot entraînait une certaine concavité des flancs. Cet effet peut être corrigé en optimisant la recette de gravure. Cette forme impacte l'étape d'oxydation en créant un oxyde sous la forme d'un grain de riz, d'épaisseur allant de 10 nm à 75 nm. Plusieurs photos et coupes FIB montre que la croissance d'épitaxie (dépôt visé d'environ $2.6 \mu\text{m}$ et $4 \mu\text{m}$) se fait sur une distance d'environ **2 μm** ce qui permet de remplir correctement la majorité des motifs. De plus, cela montre qu'une largeur de via de **0.8 μm** est suffisante pour permettre la croissance du silicium à partir du substrat.

L'étude a aussi montré qu'une épaisseur d'oxyde visée supérieure à 10 nm était nécessaire, de manière à ce que la croissance s'effectue dans les vias et non sur les flancs des cavités silicium. Pour une épaisseur visée d'oxyde de 50 nm, il est observé une épaisseur d'oxyde réelle variant de **25 nm à 60 nm**. Enfin, pour des épaisseurs importantes d'épitaxies des nucléis en silicium apparaissent au centre de la plaque, leur densité étant directement corrélée à l'épaisseur d'épitaxie.

Une étape de planarisation étant prévu après cette étape, l'influence de ces nucléis pourra être étudiée à partir de plaques essais. À terme, la caractérisation de ces nouveaux composants passifs permettra de trouver les bonnes configurations assurant des pertes optiques réduites pour les futurs modulateurs capacitifs.

Modèle compact pour l'optimisation des modulateurs

Enfin, une étude générale a été effectuée sur les jonctions latérales étudiées dans ce manuscrit. Cette étude nous a permis de faire la **comparaison des performances de trois régions actives différentes**. Les résultats mettent en valeur que pour chaque valeur de déphasage, il existe une configuration de dopage qui permet de **minimiser les pertes** pour chaque type de région active.

L'analyse de ces données permet de montrer que les jonctions capacitives sont plus avantageuses pour des gammes d'efficacité entre $36.5^\circ/\text{mm}$ et $43.5^\circ/\text{mm}$ (jonction PON) et $55^\circ/\text{mm}$ et $67.4^\circ/\text{mm}$ (jonction SISCAP). Même si les jonctions capacitives sont stables en terme d'efficacité, les pertes optiques deviennent rapidement trop importantes au delà d'une certaine valeur d'efficacité. Pour les valeurs intermédiaire d'efficacité, entre $43.5^\circ/\text{mm}$ et $55^\circ/\text{mm}$, c'est la jonction PN qui est plus avantageuse.

Une série de simulations a ensuite été faite à l'échelle du modulateur en anneau pour trouver le point de fonctionnement optimal pour toute une gamme de bande passante optique. Le point remarquable de l'étude a été de mettre en évidence que **l'ensemble de ces points étaient situés sur la courbe présentant le meilleur compromis efficacité/pertes**.

Au vue de l'importance de cette courbe pour la conception du modulateur, des simulations complémentaires ont permis d'extraire un **modèle semi-analytique** décrivant cette courbe pour chaque région active. Ce modèle permet de remonter rapidement aux caractéristiques de la région active en fonction de l'efficacité visée. De plus, l'analyse du comportement du modulateur en anneau en fonction de la bande passante optique met en évidence plusieurs régimes de fonctionnement, qui eux aussi peuvent être modélisés analytiquement. La combinaison de ces deux modèles, l'un au niveau de la région active et l'autre au niveau de l'anneau **simplifie grandement la tâche de conception d'un modulateur en anneau**.

La prochaine étape est de valider ce procédé d'optimisation grâce à des caractérisations. La méthode pourra être à terme facilement adaptée au cas de l'utilisation de **dopages réels**, et intégrée dans un outil de conception qui prend en compte l'ensemble des composants photoniques permettant ainsi de réaliser la prochaine génération de circuit photonique.

Publications

Communications avec actes

A.Abraham, S.Olivier, D.Marris-Morini, and L.Vivien, “Evaluation of the performances of a silicon optical modulator based on a silicon-oxide-silicon capacitor”, *11th International Conference on Group IV Photonics*, 2014.

A.Abraham, O.Dubray, S.Olivier, D.Marris-Morini, S.Menezo, and L.Vivien, “Low-voltage and low-loss silicon modulator based on carrier accumulation using a vertical slot waveguide”, *12th International Conference on Group IV Photonics*, 2015.

A.Abraham, D.Perez-Galacho, S.Olivier, D.Marris-Morini, L.Vivien, “Highly efficient silicon capacitive modulators based on a vertical oxide layer”, *SPIE Photonics Europe*, 2016.

D.Perez-Galacho, **A.Abraham**, S.Olivier, L.Vivien, D.Marris-Morini, “Silicon modulator based on interleaved capacitors in subwavelength grating waveguides”, *SPIE Photonics Europe*, 2016.

Conférences Nationales

A.Abraham, S.Olivier, D.Marris-Morini, L.Vivien, “Evaluation des performances d’un modulateur optique capacitif sur SOI”, *Journées Nationales du Réseau Doctoral en Micro-électronique*, 2015.

A.Abraham, S.Olivier, M.Fournier, A.Myko, L.Vivien, D.Marris-Morini, “Modulateurs optiques pour la photonique sur silicium”, *36eme édition des Journées Nationales d’Optique Guidée*, 2016.

Article de journal

A.Abraham, T.Anfray, O.Dubray, D.Fowler, S.Olivier, D.Marris-Morini, B.Charbonnier, “Optimization of silicon MZM fabrication parameters for high speed short reach interconnects at 1310 nm”, *Applied Science*, 2016.

O.Dubray, **A.Abraham**, K.Hassan, S.Olivier, D.Marris-Morini, L.Vivien, I.O’Connor, S.Menezo, “Electro-optical ring modulator : an ultra-compact model for the comparison and optimization of PN, PIN, and capacitive junction”, *IEEE Journal of Selected Topics of Quantum Electronics*, 2016.

Brevets

J.M.Fedeli, **A.Abraham**, S.Olivier, Y.Bogumilowics, T.Magis, P.Brianceau, “Procédé de fabrication d’un guide optique”, Brevet FR n°1457748 CEA, 2014.

A.Abraham, D.Perez-Galacho, S.Olivier, D.Marris-Morini, L.Vivien, “Guide d’onde pour modulateur électro-optique de type capacitif”, Brevet FR n°1553191, CEA-IEF, 2015.

Bibliographie

- [1] Intel, “The Four V’s of Big Data.” [Online]. Available : <http://www.ibmbigdatahub.com/infographic/four-vs-big-data>
- [2] Cisco, “Cisco Global Cloud Index : Forecast and Methodology , 2014-2019,” Tech. Rep., 2015.
- [3] “La photonique sur silicium au CEA.” [Online]. Available : <http://www.irtnanoelec.fr/photonique-silicium/>
- [4] E. Mounier and T. Buisson, “Photonics & 3D, Convergence Towards a New Market Segment,” Tech. Rep., 2016.
- [5] “Data centers - Google.” [Online]. Available : www.google.co.uk/about/datacenters/
- [6] “Data Centers - CERN.” [Online]. Available : home.cern/about/computing
- [7] S. H. Hall and H. L. Heck, *Advanced signal integrity for high-speed digital design*. John Wiley & Sons, 2011.
- [8] I. A. Young, E. Mohammed, J. T. S. Liao, A. M. Kern, S. Palermo, B. A. Block, M. R. Reshotko, and P. L. D. Chang, “Optical I / O Technology for Tera-Scale Computing,” *IEEE Journal of Solid-State Circuits*, vol. 45, no. 1, pp. 235–248, 2010.
- [9] M. Paniccia, “Revolutionizing computing and communications with silicon photonics,” in *ES2 Conference*, 2014.
- [10] S. Koehl, A. Liu, and M. Paniccia, “Integrated silicon photonics : harnessing the data explosion,” *Optics and Photonics News*, vol. 22, no. 3, p. 24, Mar. 2011.
- [11] R. Soref and L. Pavesi, “Single-crystal silicon : a new material for 1.3 and 1.6 um integrated optical components,” *Electronics Letters*, vol. 21, no. 21, pp. 693–694, 1985.
- [12] R. Soref and B. Bennett, “Electrooptical effects in silicon,” *IEEE Journal of Quantum Electronics*, vol. 23, no. 1, pp. 123–129, Jan. 1987.
- [13] R. Soref, “The past, present, and future of silicon photonics,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 12, no. 6, pp. 1678–1687, Nov. 2006.
- [14] X. Cauchy and F. Andrieu, “SOI Industry Consortium - Questions and answers on Fully Depleted SOI technology for next generation CMOS nodes,” Tech. Rep. April, 2010.
- [15] R. H. French and H. V. Tran, “Immersion Lithography : Photomask and Wafer-Level Materials,” *Annual review of materials reseach*, vol. 39, pp. 93–126, 2009.
- [16] A. Liu, R. Jones, L. Liao, D. Samara-Rubio, D. Rubin, O. Cohen, R. Nicolaescu, and M. Paniccia, “A high-speed silicon optical modulator based on a metal-oxide-semiconductor capacitor.” *Nature*, vol. 427, no. 6975, pp. 615–8, Feb. 2004.
- [17] A. S. Mayer, A. Klenner, A. R. Johnson, K. Luke, M. R. E. Lamont, Y. Okawachi, M. Lipson, A. L. Gaeta, and U. Keller, “Frequency comb offset detection using supercontinuum generation in silicon nitride waveguides,” *Optics express*, vol. 23, no. 12, pp. 15 440–15 451, 2015.
- [18] C. Ríos, M. Stegmaier, P. Hosseini, D. Wang, T. Scherer, C. D. Wright, H. Bhaskaran, and W. H. P. Pernice, “Integrated all-photon non-volatile multi-level memory,” *Nature Photonics*, vol. 9, no. 11, pp. 725–732, Sep. 2015.

- [19] B. Shen, P. Wang, R. Polson, and R. Menon, “An integrated-nanophotonics polarization beam-splitter with 2.4 x 2.4 um² footprint,” *Nature Photonics*, vol. 9, no. 6, pp. 378–382, May 2015.
- [20] P. Dong, “Travelling-wave Mach-Zehnder modulators functioning as optical isolators,” *Optics express*, vol. 23, no. 8, pp. 447–450, 2015.
- [21] C. Sun, M. T. Wade, Y. Lee, J. S. Orcutt, L. Alloatti, M. S. Georgas, A. S. Waterman, J. M. Shainline, R. R. Avizienis, S. Lin, B. R. Moss, R. Kumar, F. Pavanello, A. H. Atabaki, H. M. Cook, A. J. Ou, J. C. Leu, Y.-H. Chen, K. Asanović, R. J. Ram, M. a. Popović, and V. M. Stojanović, “Single-chip microprocessor that communicates directly using light,” *Nature*, vol. 528, no. 7583, pp. 534–538, Dec. 2015.
- [22] N. A. Yebo, S. P. Sree, E. Levrau, Z. Hens, J. A. Martens, and R. Baets, “Selective and reversible ammonia gas detection with nanoporous film functionalized silicon photonic micro-ring resonator,” *Optics Express*, vol. 20, no. 11, pp. 11 855–11 862, 2012.
- [23] Y. Li, P. Segers, J. Dirckx, and R. Baets, “On-chip laser Doppler vibrometer for arterial pulse wave velocity measurement.” *Biomedical optics express*, vol. 4, no. 7, pp. 1229–35, Jul. 2013.
- [24] T. Taniguchi, A. Hirowatari, T. Ikeda, M. Fukuyama, Y. Amemiya, A. Kuroda, and S. Yokoyama, “Detection of antibody-antigen reaction by silicon nitride slot-ring biosensors using protein G,” *Optics Communications*, vol. 365, pp. 16–23, Apr. 2016.
- [25] L. Fulbert, S. Menezo, F. Boeuf, J. F. Carpentier, D. Marris-Morini, L. Vivien, and G.-h. Duan, “La photonique intégrée sur silicium,” *Photoniques*, no. 72, 2014.
- [26] L. Vivien and L. Pavesi, *Handbook of Silicon Photonics*. CRC Press, 2013.
- [27] D. Benedikovic, C. Alonso-Ramos, P. Cheben, J. Schmid, S. Wang, D. Xu, J. Lapointe, S. Janz, R. Halir, A. Ortega-Monux, J. Wanguemert-Perez, I. Molina-Fernandez, J. Fedeli, L. Vivien, and M. Dado, “High-directionality fiber-chip grating coupler with interleaved trenches and sub-wavelength index-matching structure,” *Optics letters*, vol. 40, no. 18, pp. 4190–4193, 2015.
- [28] M. T. Wade, F. Pavanello, R. Kumar, C. M. Gentry, A. Atabaki, R. Ram, and V. Stojanovi, “75 % Efficient Wide Bandwidth Grating Couplers in a 45 nm Microelectronics CMOS Process,” *Optical Interconnects Conference*, vol. 4, no. c, pp. 46–47, 2015.
- [29] T. Barwicz, Y. Taira, T. Lichoulas, N. Boyer, H. Numata, Y. Martin, J.-W. Nah, S. Takenobu, A. Janta-Polczynski, E. Kimbrell, R. Leidy, M. Khater, S. Kamlapurkar, S. Engelmann, Y. Vlasov, and P. Fortier, “Enabling large-scale deployment of photonics through cost-efficient and scalable packaging,” in *IEEE International Conference on Group IV Photonics*, vol. 1, 2015, pp. 155–156.
- [30] W. Bogaerts, S. K. Selvaraja, P. Dumon, J. Brouckaert, K. De Vos, D. Van Thourhout, and R. Baets, “Silicon-on-Insulator Spectral Filters Fabricated With CMOS Technology,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 16, no. 1, pp. 33–44, 2010.
- [31] S. Pathak, D. Van Thourhout, and W. Bogaerts, “Design trade-offs for silicon-on-insulator-based AWGs for (de)multiplexer applications.” *Optics letters*, vol. 38, no. 16, pp. 2961–4, Aug. 2013.
- [32] S. Pathak, P. Dumon, D. Van Thourhout, and W. Bogaerts, “Comparison of AWGs and Echelle Gratings for Wavelength Division Multiplexing on Silicon-on-Insulator Comparison of AWGs and Echelle Gratings for Wavelength Division Multiplexing on Silicon-on-Insulator,” *IEEE Photonics Journal*, vol. 6, no. 5, pp. 1–9, Oct. 2014.
- [33] H. Duprez, “From design to characterization of hybrid III-V on silicon lasers for photonic integrated circuits,” Ph.D. dissertation, 2016.
- [34] R. Geiger, T. Zabel, and H. Sigg, “Group iv direct band gap photonics : methods , challenges , and opportunities,” *Frontiers in Materials*, vol. 2, no. July, Jul. 2015.
- [35] Z. Zhou, B. Yin, and J. Michel, “On-chip light sources for silicon photonics,” *Light : Science & Applications*, vol. 4, no. 11, p. 358, Nov. 2015.

- [36] G.-h. Duan, S. Member, A. Accard, P. Kaspar, G. D. Valicourt, G. Levaufre, N. Girard, A. L. Liepvre, A. Shen, D. Make, C. Jany, K. Ribaud, F. Mallecot, P. Charbonnier, H. Gariah, C. Kopp, and J.-l. Gentner, “New Advances on Heterogeneous Integration of III-V on Silicon,” *Journal of Lightwave Technology*, vol. 33, no. 5, pp. 976–983, 2015.
- [37] H. Duprez, A. Descos, T. Ferrotti, C. Sciancalepore, C. Jany, K. Hassan, C. Seassal, S. Menezo, and B. Bakir, “1310 nm hybrid InP / InGaAsP on silicon distributed feedback laser with high side-mode suppression ratio,” *Optics express*, vol. 23, no. 7, pp. 8489–8497, 2015.
- [38] G. T. Reed, G. Mashanovich, F. Y. Gardes, and D. J. Thomson, “Silicon optical modulators,” *Nature Photonics*, vol. 4, no. 8, pp. 518–526, Jul. 2010.
- [39] L. Vivien, A. Polzer, D. Marris-morini, J. Osmond, J. M. Hartmann, P. Crozat, E. Cassan, C. Kopp, H. Zimmermann, and J. M. Fédéli, “Zero-bias 40Gbps germanium waveguide photodetector on silicon,” *Optics express*, vol. 20, no. 2, pp. 5905–5907, 2012.
- [40] L. Virot, “Développement de photodiodes à avalanche en Ge sur Si pour la détection faible signal et grande vitesse,” Ph.D. dissertation, 2014.
- [41] L. Virot, P. Crozat, J.-M. Fédéli, J.-M. Hartmann, D. Marris-Morini, E. Cassan, F. Boeuf, and L. Vivien, “Germanium avalanche receiver for low power interconnects.” *Nature communications*, vol. 5, p. 4957, Jan. 2014.
- [42] “<http://www.luxtera.com/luxtera/20091116LuxteraLowPowerBlazar.pdf>.”
- [43] P. D. Dobbelaere, G. Armijo, J. Balardeta, S. Barabas, B. Chase, Y. Chi, A. Dahl, Y. D. Koninck, S. Denton, M. Eker, S. Fathpour, D. Foltz, F. Gholami, S. Gloeckner, K. Y. Hon, S. Hovey, S. Jackson, W. Li, Y. Liang, M. Mack, G. Mcgee, A. Mekis, S. Pang, M. Peterson, T. Pinguet, L. Planchon, K. Roberson, S. Sahni, J. Schramm, C. Sohn, K. Stechschulte, P. Sun, G. Vastola, S. Wang, G. Wong, K. Yokoyama, and R. Zhou, “Silicon Photonics Transceivers for High Speed Optical Interconnect,” in *Opto-Electronics and Communications Conference*, 2015, pp. 4–6.
- [44] B. Milivojevic, S. Wiese, S. Anderson, T. Brenner, and M. Webster, “Demonstration of Optical Transmission at Bit Rates of up to 321.4 Gb/s using Compact Silicon Based Modulator and Linear BiCMOS MZM Driver,” in *Optical Fiber Communication Conference*, vol. 1, 2016, pp. 4–6.
- [45] S. Bernabe, B. Charbonnier, B. Blampey, S. Malhouitre, O. Castany, E. Temporiti, G. Minoia, D. Baldi, M. Repossi, G. Pares, P. Gindre, S. Menezo, and C. Kopp, “A fully packaged 25 Gbps/channel WDM photoreceiver module based on a Silicon Photonic Integrated Circuit and a flip-chipped CMOS quad Transimpedance Amplifier,” in *Optical Interconnects Conference*, 2016.
- [46] A. E.-J. Lim and R. P.-C. Tern, “Review of Silicon Photonics Foundry Efforts,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 20, no. 4, pp. 405–416, Jul. 2014.
- [47] D.-X. Xu, J. H. Schmid, G. T. Reed, G. Z. Mashanovich, D. J. Thomson, M. Nedeljkovic, X. Chen, D. Van Thourhout, S. Keyvaninia, and S. K. Selvaraja, “Silicon Photonic Integration Platform - Have We Found the Sweet Spot?” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 20, no. 4, pp. 1–17, Jul. 2014.
- [48] J. S. Lee, L. Carroll, C. Scarcella, N. Pavarelli, S. Menezo, S. Bernabe, E. Temporiti, and P. O’Brien, “Meeting the Electrical, Optical, and Thermal Design Challenges of Photonic-Packaging,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 999, no. 999, 2016.
- [49] F. Boeuf, S. Crémer, E. Temporiti, M. Fere, M. Shaw, C. Baudot, N. Vulliet, T. Pinguet, A. Mekis, G. Masini, H. Petiton, P. L. Maitre, M. Traldi, and L. Maggi, “Silicon Photonics R & D and Manufacturing on 300-mm Wafer Platform,” *Journal of Lightwave Technology*, vol. 34, no. 2, pp. 286–295, 2016.
- [50] “www.ieee802.org.”
- [51] Mellanox Technologies, “Open Compute Projet : Optics MSA Design Guide,” Tech. Rep., 2015.

- [52] M. Mazzini, M. Traverso, M. Webster, C. Muzio, S. Anderson, P. Sun, D. Siadat, D. Conti, A. Cervasio, S. Pfnuer, J. Stayt, M. Nyland, C. Togami, K. Yanushefski, and T. Daugherty, “25GBaud PAM-4 Error Free Transmission over both Single Mode Fiber and Multimode Fiber in a QSFP form factor based on Silicon Photonics,” in *Optical Fiber Communication Conference*, 2015, pp. 7–9.
- [53] O. Dubray, M. A. Seyedi, C. H. Chen, B. Charbonnier, A. Descos, M. Fiorentino, R. Beausoleil, and S. Menezo, “30 Gbit/s PAM-4 Transmission by Modulating a Dual Silicon Ring Resonator Modulator,” in *Optical Interconnects Conference*, 2016.
- [54] M. Seimetz, *High-order modulation for optical fiber transmission*, Springer, Ed., 2009.
- [55] P. Dong, X. Liu, S. Chandrasekhar, L. L. Buhl, R. Aroca, and Y. K. Chen, “Monolithic Silicon Photonic Integrated Circuits for Compact 100Gb/s Coherent Optical Receivers and Transmitters,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 20, no. 4, pp. 1–8, Jul. 2014.
- [56] D. Miller, “Device Requirements for Optical Interconnects to Silicon Chips,” *Proceedings of the IEEE*, vol. 97, no. 7, pp. 1166–1185, Jul. 2009.
- [57] K. Yashiki, Y. Suzuki, H. Yasuhiko, M. Kurihara, M. Tokushima, J. Fujikata, A. Ukita, K. Takemura, T. Shimizu, D. Okamoto, J. Ushida, S. Takahashi, T. Uemura, M. Okano, J. Tsuchida, T. Nedachi, M. Fushimi, I. Ogura, J. Inasaka, and K. Kurata, “5 mW/Gbps hybrid-integrated Si-photonics-based optical I/O cores and their 25-Gbps/ch error-free operation with over 300-m MMF,” *Optical Fiber Communication Conference*, pp. 8–10, 2015.
- [58] M. Zuffada, “The industrialization of the silicon photonics : technology road map and applications,” in *2012 Proceedings of the European Solid-State Device Research Conference (ESSDERC)*. IEEE, Sep. 2012, pp. 7–13.
- [59] T. Baehr-Jones, T. Pinguet, P. Lo Guo-Qiang, S. Danziger, D. Prather, and M. Hochberg, “Myths and rumours of silicon photonics,” *Nature Photonics*, vol. 6, no. 4, pp. 206–208, Mar. 2012.
- [60] W. Bogaerts, M. Fiers, and P. Dumon, “Design challenges in silicon photonics,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 20, no. 4, pp. 1–8, Jul. 2014.
- [61] J. Pond, J. Klein, X. U. Wang, J. Flueckiger, and A. M. Y. Liu, “A Simulation Tool Development Roadmap to Support a Scalable Silicon Photonics Design Ecosystem,” in *IEEE International Conference on Group IV Photonics*, 2015, pp. 1–36.
- [62] P. Martin, F. Gays, E. Grellier, A. Myko, and S. Menezo, “Modeling of Silicon Photonics Devices with Verilog-A,” in *International conference on microelectronics*, no. Miel, 2014, pp. 12–14.
- [63] G. Cocorullo and I. Rendina, “Thermo-optical modulation at 1.5 μm in silicon etalon,” *Electronics Letters*, vol. 28, no. 1, pp. 83–85, 1992.
- [64] G. Cocorullo, M. Iodice, I. Rendina, and P. M. Sarro, “Silicon Thermo-optical Micromodulator with 700-kHz -3 dB Bandwidth,” *IEEE Photonics Technology Letters*, vol. 7, no. 4, 1995.
- [65] M. S. Nawrocka, T. Liu, X. Wang, and R. R. Panepucci, “Tunable silicon microring resonator with wide free spectral range,” *Applied Physics Letters*, vol. 89, no. 7, p. 071110, 2006.
- [66] “<http://www.photonics.ixblue.com/>.”
- [67] D. Pedro, X. Le Roux, M. Berciano, C. Alonso-Ramos, G. Marcaud, D. Marris-Morini, E. Cassan, and L. Vivien, “Pockels effect in strained silicon,” in *SPIE Photonics Europe*, 2016.
- [68] D. Marris-Morini, L. Vivien, and G. Rasigade, “Optical Modulators in Silicon Photonic Circuits.” [Online]. Available : www.helios-project.eu/Download/Silicon-photonics-course
- [69] C. Bar-Joseph, C. Klingshirn, D. Miller, D. Chelma, U. Koren, and B. Miller, “Quantum-confined Stark effect in InGaAs/InP quantum wells grown by organometallic vapor phase epitaxy,” *Journal of Applied Physics*, vol. 50, no. 15, 1987.

- [70] J. Liu, M. Beals, A. Pomerene, S. Bernardis, R. Sun, J. Cheng, L. C. Kimerling, and J. Michel, “Waveguide-integrated, ultralow-energy GeSi electro-absorption modulators,” *Nature Photonics*, vol. 2, no. 7, pp. 433–437, May 2008.
- [71] A. E.-j. Lim, T.-y. Liow, F. Qing, N. Duan, L. Ding, and M. Yu, “Novel evanescent-coupled germanium electro-absorption modulator featuring monolithic integration with germanium p-i-n photodetector,” *Optics Express*, vol. 19, no. 6, pp. 5040–5046, 2011.
- [72] D. Feng, S. Liao, H. Liang, J. Fong, B. Bijlani, B. J. Luff, Y. Luo, J. Cunningham, V. Ashok, and M. Asghari, “High speed GeSi electro-absorption modulator at 1550 nm wavelength on SOI waveguide,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 20, no. 20, pp. 433–437, 2012.
- [73] H. N. Klein, H. Chen, D. Hoffmann, S. Staroske, A. G. Steffan, and K. Velthaus, “1.55 μm Mach-Zehnder Modulators on InP for optical 40 / 80 Gbit / s transmission networks,” *2006 International Conference on Indium Phosphide and Related Materials Conference Proceedings*, pp. 171–173, 2006.
- [74] M. Kohtoku, “Compact InP-based Optical Modulator for 100-Gbps Coherent Pluggable Transceivers,” in *Optical Fiber Communication Conference*, no. c, 2015, pp. 7–9.
- [75] Y.-H. Kuo, Y. K. Lee, Y. Ge, S. Ren, J. E. Roth, T. I. Kamins, D. a. B. Miller, and J. S. Harris, “Strong quantum-confined Stark effect in germanium quantum-well structures on silicon.” *Nature*, vol. 437, no. 7063, pp. 1334–6, Oct. 2005.
- [76] P. Chaisakul, D. Marris-Morini, M.-S. Rouifed, J. Frigerio, D. Chrastina, J.-R. Coudeville, X. L. Roux, S. Edmond, G. Isella, and L. Vivien, “Recent progress in GeSi electro-absorption modulators,” *Science and Technology of Advanced Materials*, vol. 15, no. 1, p. 014601, Feb. 2014.
- [77] M. Rouifed, D. Marris-morini, P. Chaisakul, J. Frigerio, G. Isella, D. Chrastina, S. Edmond, X. L. Roux, D. Bouville, and L. Vivien, “Advances Toward Ge / SiGe Quantum-Well Waveguide Modulators at 1.3 μm ,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 20, no. 4, 2014.
- [78] J. Frigerio, V. Vakarini, P. Chaisakul, M. Ferretto, D. Chrastina, X. Le Roux, L. Vivien, G. Isella, and D. Marris-Morini, “Giant electro-optic effect in Ge/SiGe coupled quantum wells.” *Scientific reports*, vol. 5, p. 15398, Jan. 2015.
- [79] J.-N. Fuchs and M. O. Goerbig, “Introduction to the Physical Properties of Graphene,” Tech. Rep., 2008.
- [80] A. Geim and K. S. Novoselov, “The rise of graphene,” *Nature materials*, vol. 6, pp. 183–191, 2007.
- [81] F. Bonaccorso, Z. Sun, T. Hasan, and a. C. Ferrari, “Graphene photonics and optoelectronics,” *Nature Photonics*, vol. 4, no. 9, pp. 611–622, Aug. 2010.
- [82] M. Liu, X. Yin, E. Ulin-Avila, B. Geng, T. Zentgraf, L. Ju, F. Wang, and X. Zhang, “A graphene-based broadband optical modulator.” *Nature*, vol. 474, no. 7349, pp. 64–7, Jun. 2011.
- [83] Y. Hu, M. Pantouvaki, J. Van Campenhout, S. Brems, I. Asselberghs, C. Huyghebaert, P. Absil, and D. Van Thourhout, “Broadband 10 Gb/s operation of graphene electro-absorption modulator on silicon,” *Laser & Photonics Reviews*, vol. 10, no. 2, pp. 307–316, Mar. 2016.
- [84] C. T. Phare, Y.-H. Daniel Lee, J. Cardenas, and M. Lipson, “Graphene electro-optic modulator with 30 GHz bandwidth,” *Nature Photonics*, vol. 9, no. 8, pp. 511–514, Jul. 2015.
- [85] Y. Ding, X. Zhu, S. Xiao, H. Hu, L. H. Frandsen, N. A. Mortensen, and K. Yvind, “Effective Electro-Optical Modulation with High Extinction Ratio by a Graphene-Silicon Microring Resonator,” *Nano letters*, vol. 15, no. 7, pp. 4393–400, Jul. 2015.
- [86] X. Li, W. Cai, J. An, S. Kim, J. Nah, D. Yang, L. Colombo, and R. S. Ruoff, “Large-Area Synthesis of High-Quality and Uniform Graphene Films on Copper Foils,” *Science*, vol. 3893, no. June, pp. 1312–1315, 2009.

- [87] X. Liang, B. A. Sperling, I. Calizo, G. Cheng, C. A. Hacker, Q. Zhang, Y. Obeng, K. Yan, H. Peng, Q. Li, X. Zhu, H. Yuan, A. R. H. Walker, Z. Liu, L.-m. Peng, and C. A. Richter, "Toward Clean and Crackless Transfer of Graphene," *ACS Nano*, vol. 5, no. 11, pp. 9144–9153, 2011.
- [88] S. Manipatruni, K. Preston, L. Chen, and M. Lipson, "Ultra-low voltage, ultra-small mode volume silicon microring modulator," *Optics express*, vol. 18, no. 17, pp. 18 235–42, Aug. 2010.
- [89] R. Wu, C.-h. Chen, J.-m. Fedeli, M. Fournier, K.-t. Cheng, and R. G. Beausoleil, "Compact models for carrier-injection silicon microring modulators," *Optics Express*, vol. 23, no. 12, pp. 209–212, 2015.
- [90] S. Akiyama and T. Usuki, "High-speed and efficient silicon modulator based on forward-biased pin diodes," *Frontiers in Physics*, vol. 2, no. November, pp. 1–7, Nov. 2014.
- [91] E. H. Nicollian and J. R. Brews, *MOS (Metal Oxide Semiconductor), Physics and Technology*, Wiley-Interscience ed., 2002.
- [92] L. B. Soldano and E. C. M. Pennings, "Optical Multi-Mode Interference Devices Based on Self-Imaging : Principles and Applications," *Journal of Lightwave Technology*, vol. 13, no. 4, 1995.
- [93] W. Bogaerts, P. De Heyn, T. Van Vaerenbergh, K. De Vos, S. Kumar Selvaraja, T. Claes, P. Dumon, P. Bienstman, D. Van Thourhout, and R. Baets, "Silicon microring resonators," *Laser & Photonics Reviews*, vol. 6, no. 1, pp. 47–73, Jan. 2012.
- [94] D. Rabus, "Ring Resonators : Theory and Modeling," in *Integrated Ring Resonators*. Springer, 2007.
- [95] A. Yariv, "Universal relations for coupling of optical power between microresonators and dielectric waveguides," *Electronics Letters*, vol. 36, no. 4, p. 321, 2000.
- [96] G. Li, A. V. Krishnamoorthy, I. Shubin, J. Yao, Y. Luo, H. Thacker, X. Zheng, K. Raj, and J. E. Cunningham, "Ring Resonator Modulators in Silicon for Interchip Photonic Links," *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 19, no. 6, pp. 95–113, Nov. 2013.
- [97] W. D. Sacher and J. K. S. Poon, "Dynamics of microring resonator modulators," *Optics Express*, vol. 16, no. 20, p. 15741, Sep. 2008.
- [98] R. Beausoleil and A. Willner, "Silicon-Based Microring Resonator Modulators for Intensity Modulation," *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 16, no. 1, pp. 149–158, 2010.
- [99] C. L. Chen, *Foundations for Guided-Wave Optics*, Wiley-Interscience ed., Hoboken, Ed., 2007.
- [100] M. A. Seyed, C.-h. Chen, and M. Fiorentino, "Error-free DWDM transmission and crosstalk analysis for a silicon photonics transmitter," *Optics Express*, vol. 23, no. 26, pp. 4–6, 2015.
- [101] T. Baba, S. Akiyama, M. Imai, N. Hirayama, H. Takahashi, Y. Noguchi, T. Horikawa, and T. Usuki, "50-Gb/s ring-resonator-based silicon modulator," *Optics express*, vol. 21, no. 10, pp. 11 869–76, May 2013.
- [102] T. Ferrotti, A. Chantre, H. Blampey, Benjamin Duprez, F. Milesi, A. Myko, C. Sciancalepore, K. Hassan, J. Harduin, C. Baudot, S. Menezo, F. Boeuf, and B. Ben Bakir, "Power-efficient carrier-depletion SOI Mach-Zehnder modulators for 4x25 Gbps operation in the O-band," in *Silicon Photonics X*, 2015.
- [103] E. Timurdogan, C. M. Sorace-Agaskar, J. Sun, E. Shah Hosseini, A. Biberman, and M. R. Watts, "An ultralow power athermal silicon modulator." *Nature communications*, vol. 5, p. 4008, Jan. 2014.
- [104] G. Kim, J. W. Park, I. G. Kim, S. Kim, K.-S. Jang, S. A. Kim, J. H. Oh, J. Joo, and S. Kim, "Compact-sized high-modulation-efficiency silicon Mach-Zehnder modulator based on a vertically dipped depletion junction phase shifter for chip-level integration." *Optics letters*, vol. 39, no. 8, pp. 2310–3, Apr. 2014.

- [105] Z.-Y. Li, D.-X. Xu, W. R. McKinnon, S. Janz, J. H. Schmid, P. Cheben, and J.-Z. Yu, "Silicon waveguide modulator based on carrier depletion in periodically interleaved PN junctions." *Optics express*, vol. 17, no. 18, pp. 15 947–58, Aug. 2009.
- [106] J. C. Rosenberg, W. M. J. Green, S. Assefa, D. M. Gill, T. Barwicz, M. Yang, S. M. Shank, and Y. A. Vlasov, "A 25 Gbps silicon microring modulator based on an interleaved junction." *Optics express*, vol. 20, no. 24, pp. 26 411–23, Nov. 2012.
- [107] D. Marris-Morini, C. Baudot, J. M. Fédéli, G. Rasigade, N. Vulliet, A. Souhaité, M. Ziebell, P. Rivallin, S. Olivier, P. Crozat, X. Le Roux, D. Bouville, S. Menezo, F. Bœ uf, and L. Vivien, "Low loss 40 Gbit/s silicon modulator based on interleaved junctions and fabricated on 300 mm SOI wafers." *Optics express*, vol. 21, no. 19, pp. 22 471–5, Sep. 2013.
- [108] M. Pantouvaki, P. Verheyen, J. D. Coster, G. Lepage, P. Absil, and J. V. Campenhout, "56Gb / s Ring Modulator on a 300mm Silicon Photonics Platform," in *European Conference on Optical Communication*, 2015, pp. 4–6.
- [109] M. Pantouvaki, P. Verheyen, G. Lepage, J. D. Coster, H. Yu, P. D. Heyn, A. Masood, and W. Bogaerts, "8x14Gbps Si Ring WDM Modulator Array with Integrated Tungsten Heaters and Ge Monitor Photodetectors," *Optical Fiber Communication Conference*, vol. 1, no. c, pp. 31–33, 2014.
- [110] S. Agarwal, M. Ingels, M. Rakowski, M. Pantouvaki, M. Steyaert, P. Absil, and J. Van, "Wavelength Locking of a Si Ring Modulator using an Integrated Drop-Port OMA Monitoring Circuit," in *IEEE Asian Solid-State Circuits Conference*, 2015.
- [111] S. Palermo, P. Chiang, C. Li, C.-h. Chen, M. Fiorentino, R. Beausoleil, H. Li, K. Yu, B. Wang, R. Bai, A. Shafik, and A. Titriku, "Silicon Photonic Microring Resonator-Based Transceivers for Compact WDM Optical Interconnects," in *IEEE Compound Semiconductor Integrated Circuit Symposium*, 2015, pp. 1–4.
- [112] C. Sun, S. Member, M. Georgas, J. Orcutt, B. Moss, Y.-h. Chen, S. Member, J. Shainline, M. Wade, K. Mehta, K. Nammari, E. Timurdogan, S. Member, D. Miller, O. Tehar-zahav, Z. Sternberg, J. Leu, J. Chong, R. Bafrafi, G. Sandhu, M. Watts, R. Meade, S. Member, M. Popović, R. Ram, S. Member, and V. Stojanović, "A Monolithically-Integrated Chip-to-Chip Optical Link in Bulk CMOS," *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 50, no. 4, pp. 828–844, 2015.
- [113] M. Ziebell, "Transceiver optique en silicium pour les réseaux d'accès," Ph.D. dissertation, 2013.
- [114] X. Tu, T.-y. Liow, J. Song, X. Luo, L.-x. Jia, Q. Fang, M. Yu, and G.-q. Lo, "50 Gbps Silicon Mach-Zehnder Interferometer-based Optical Modulator with only 1.3 V," in *2014 IEEE 16th Electronics Packaging Technology Conference*, vol. 20, no. 4, 2014, pp. 851–854.
- [115] X. Tu, K.-f. Chang, T.-y. Liow, J. Song, X. Luo, L. Jia, Q. Fang, M. Yu, G.-q. Lo, P. Dong, and Y.-k. Chen, "Silicon optical modulator with shield coplanar waveguide electrodes," *Optics Express*, vol. 22, no. 19, pp. 23 724–23 731, 2014.
- [116] H. Xu, X. Li, X. Xiao, Z. Li, Y. Yu, and J. Yu, "Demonstration and Characterization of High-Speed Silicon Depletion-Mode Mach-Zehnder Modulators," *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 20, no. 4, 2014.
- [117] D. Patel, S. Ghosh, M. Chagnon, A. Samani, V. Veerasubramanian, M. Osman, and D. V. Plant, "Design, analysis, and transmission system performance of a 41 GHz silicon photonic modulator," *Optics Express*, vol. 23, no. 11, pp. 1789–1796, 2015.
- [118] S. Sharif Azadeh, J. Müller, F. Merget, S. Romero-García, B. Shen, and J. Witzens, "Advances in Silicon Photonics Segmented Electrode Mach-Zehnder Modulators and Peaking Enhanced Resonant Devices," in *Photonics North 2014*, 2014.
- [119] A. M. Gutierrez, A. Brimont, G. Rasigade, M. Ziebell, D. Marris-Morini, J.-M. Fedeli, L. Vivien, J. Marti, and P. Sanchis, "Ring-Assisted Mach-Zehnder Interferometer Silicon Modulator for Enhanced Performance," *Journal of Lightwave Technology*, vol. 30, no. 1, pp. 9–14, Jan. 2012.

- [120] X. Li, X. Feng, K. Cui, F. Liu, and Y. Huang, "Ring-Assisted Mach-Zehnder Interferometer Silicon Modulator for Enhanced Performance," *Optics Express*, vol. 22, no. 9, p. 10550, Apr. 2014.
- [121] W. D. Sacher, W. M. J. Green, S. Assefa, T. Barwicz, H. Pan, S. M. Shank, Y. A. Vlasov, and J. K. S. Poon, "Ring-Assisted Mach-Zehnder Interferometer Silicon Modulator for Enhanced Performance," *Optics express*, vol. 21, no. 8, pp. 9722–33, Apr. 2013.
- [122] M. Caverley, S. Member, X. Wang, K. Murray, N. A. F. Jaeger, and L. Chrostowski, "Silicon-on-Insulator Modulators Using a Quarter-Wave Phase-Shifter Bragg Grating," *IEEE Photonics Technology Letters*, vol. 27, no. 22, pp. 2331–2334, 2015.
- [123] A. D. Simard and S. Larochelle, "A Dynamic Model of Silicon Bragg Grating Modulators," *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 22, no. 6, 2016.
- [124] L. Liao, D. Samara-Rubio, M. Morse, A. Liu, D. Hodge, D. Rubin, U. D. Keil, and T. Franck, "High speed silicon Mach-Zehnder modulator," *Optics Express*, vol. 13, no. 8, p. 3129, 2005.
- [125] M. Webster, P. Gothoskar, V. Patel, D. Piede, S. Anderson, R. Tummidi, D. Adams, C. Appel, P. Metz, S. Sunder, B. Dama, and K. Shastri, "An efficient MOS-capacitor based silicon modulator and CMOS drivers for optical transmitters," in *11th International Conference on Group IV Photonics (GFP)*, Aug. 2014.
- [126] Chih-T'sung Shih, Zhi-Wei Zeng, and S. Chao, "Design and Analysis of Metal-Oxide-Semiconductor-Capacitor Microring Optical Modulator With Solid-Phase-Crystallization Poly-Silicon Gate," *Journal of Lightwave Technology*, vol. 27, no. 17, pp. 3861–3873, Sep. 2009.
- [127] J. V. Campenhout, M. Pantouvaki, P. Verheyen, S. Selvaraja, G. Lepage, H. Yu, W. Lee, J. Wouters, D. Goossens, M. Moelants, W. Bogaerts, and P. Absil, "Low-Voltage, Low-Loss, Multi-Gbps Silicon Micro-Ring Modulator based on a MOS Capacitor," in *IEEE International Conference on Group IV Photonics*, 2012, pp. 10–12.
- [128] J. Fujikata, S. Takahashi, M. Takahashi, and T. Horikawa, "High speed and highly efficient Si optical modulator with MOS junction for 1.55 μm and 1.3 μm wavelengths," in *10th International Conference on Group IV Photonics*, Aug. 2013, pp. 65–66.
- [129] J. Fujikata, M. Takahashi, S. Takahashi, T. Horikawa, and T. Nakamura, "High-speed and high-efficiency Si optical modulator with MOS junction, using solid-phase crystallization of polycrystalline silicon," *Japanese Journal of Applied Physics*, vol. 042202, 2016.
- [130] S. Zhu and G.-q. Lo, "Designs of Silicon MIS Phase Modulator With a Deposited AlN Film as the Gate Dielectric," *IEEE Photonics Technology Letters*, vol. 27, no. 11, pp. 1236–1239, 2015.
- [131] M. Sodagar, A. H. Hosseinnia, P. Isautier, H. Moradinejad, A. A. Eftekhar, and A. Adibi, "Compact, 15 Gbps electro-optic modulator through carrier accumulation in a hybrid," *Optics Express*, vol. 23, no. 22, pp. 28 306–28 315, 2015.
- [132] M. Douix, D. Marris-Morini, and C. Baudot, "Design of integrated capacitive modulators for 56 Gbps operation," in *13th International Conference on Group IV Photonics*, 2016.
- [133] D. Perez-Galacho, D. Marris-Morini, E. Cassan, and L. Vivien, "Modeling of PN interleaved phase shifters for high speed silicon modulators," in *Silicon Photonics and Photonic Integrated Circuit IV*, 2014.
- [134] V. Reboud, M. Fournier, P. Gindre, T. Ferrotti, O. Dubray, D. Fowler, O. Lemonnier, B. Szlag, E. Grellier, Y. Thonnant, and S. Bernabe, "Counter-doped silicon ring resonators towards efficient silicon optical interposers," in *IEEE International Conference on Group IV Photonics*, 2016.
- [135] C. Durantin, J. Marzat, and M. Balesdent, "Analysis of multi-objective Kriging-based methods for constrained global optimization," *Computational Optimization and Applications*, vol. 63, no. 3, pp. 903–926, 2016.

- [136] J. Fedeli, G.-h. Duan, D. Marris-Morini, G. Rasigade, L. Vivien, and M. Ziebell, "Procédé pour réaliser un guide optique à fente sur silicium," 2011.
- [137] J.-M. Fedeli, A. Abraham, S. Olivier, Y. Bogumilowicz, T. Magis, and P. Brianceau, "Procédé de fabrication d'un guide optique," 2014.
- [138] J. Suiik, P. Olivo, and B. Riccb, "Quantum-Mechanical Modeling of Accumulation Layers in MOS Structure," *IEEE Transactions on Electron Devices*, vol. 39, no. 7, 1992.
- [139] B. Milivojevic, C. Raabe, A. Shastri, M. Webster, P. Metz, S. Sunder, B. Chattin, S. Wiese, B. Dama, and K. Shastri, "112Gb/s DP-QPSK Transmission Over 2427km SSMF Using Small-Size Silicon Photonic IQ Modulator and Low-Power CMOS Driver," in *Optical Fiber Communication Conference*, 2013.
- [140] C. T. Shih, Z. W. Zeng, and S. Chao, "Design and Analysis of Metal-Oxide-Semiconductor - Capacitor Microring Optical Modulator With Solid-Phase-Crystallization Poly-Silicon Gate," *Journal of Lightwave Technology*, vol. 27, no. 17, pp. 3861–3873, 2009.
- [141] Q. Xu, V. R. Almeida, R. R. Panepucci, and M. Lipson, "Experimental demonstration of guiding and confining light in nanometer-size low-refractive-index material," *Optics Letters*, vol. 29, no. 14, p. 1626, 2004.
- [142] R. Palmer, L. Alloatti, D. Korn, W. Heni, P. C. Schindler, J. Bolten, M. Karl, M. Waldow, T. Wahlbrink, W. Freude, C. Koos, and J. Leuthold, "Low-loss silicon strip-to-slot mode converters," *IEEE Photonics Journal*, vol. 5, no. 1, Feb. 2013.
- [143] X. Zhang, H. Subbaraman, A. Hosseini, and R. T. Chen, "Highly efficient mode converter for coupling light into wide slot photonic crystal waveguide." *Optics express*, vol. 22, no. 17, pp. 20678–90, Aug. 2014.
- [144] Z. Wang, N. Zhu, Y. Tang, L. Wosinski, D. Dai, and S. He, "Ultracompact low-loss coupler between strip and slot waveguides," *Optics Letters*, vol. 34, no. 10, p. 1498, May 2009.
- [145] Q. Deng, L. Liu, X. Li, and Z. Zhou, "Strip-slot waveguide mode converter based on symmetric multimode interference," *Optics Letters*, vol. 39, no. 19, p. 5665, Sep. 2014.
- [146] P. J. Bock, P. Cheben, J. H. Schmid, J. Lapointe, A. Delâge, S. Janz, G. C. Aers, D.-X. Xu, A. Densmore, and T. J. Hall, "Subwavelength grating periodic structures in silicon-on-insulator : a new type of microphotonic waveguide." *Optics express*, vol. 18, no. 19, pp. 20251–62, Sep. 2010.
- [147] R. Halir, P. J. Bock, P. Cheben, A. Ortega-Moñux, C. Alonso-Ramos, J. H. Schmid, J. Lapointe, D.-X. Xu, J. G. Wangüemert-Pérez, I. n. Molina-Fernández, and S. Janz, "Waveguide sub-wavelength structures : a review of principles and applications," *Laser & Photonics Reviews*, vol. 9, no. 1, pp. 25–49, Jan. 2015.
- [148] Y. Xiong, J. G. Wangüemert-Pérez, D.-X. Xu, J. H. Schmid, P. Cheben, and W. N. Ye, "Polarization splitter and rotator with subwavelength grating for enhanced fabrication tolerance," *Optics Letters*, vol. 39, no. 24, p. 6931, Dec. 2014.
- [149] J. Xiao and Y. Xu, "Ultracompact and Broadband Silicon-Based Strip-to-Slot Mode Converter," *IEEE Photonics Technology Letters*, vol. 28, no. 13, pp. 1414–1417, 2016.
- [150] X. Guan, Y. Ding, and H. L. Frandsen, "Ultra-compact broadband higher order-mode pass filter fabricated in a silicon waveguide for multimode photonics," *Optics letters*, vol. 40, no. 16, pp. 3893–3896, 2015.
- [151] J. Flueckiger, S. Schmidt, V. Donzella, A. Sherwali, D. Ratner, L. Chrostowski, and K. Cheung, "Sub-wavelength grating for enhanced ring resonator biosensor," *Optics express*, vol. 24, no. 14, pp. 19912–19920, 2016.
- [152] D. Perez-Galacho, A. Abraham, S. Olivier, L. Vivien, and D. Marris-Morini, "Silicon modulator based on interleaved capacitors in subwavelength grating waveguides," in *SPIE Photonics Europe*, 2016.

- [153] A. Abraham, D. Perez-Galacho, S. Olivier, D. Marris-Morini, and L. Vivien, “Guide d’onde pour modulateur electro-optique de type capacitif,” 2015.
- [154] C.-L. Chen, *Foundations for guided-wave optics*, wiley-inte ed., 2007.
- [155] J. M. Fedeli, A. Abraham, Y. Bugomilowicz, T. Magis, P. Brianceau, and S. Olivier, “Procédé de fabrication d’un guide optique,” 2014.
- [156] V. R. Almeida, Q. Xu, C. A. Barrios, and M. Lipson, “Guiding and confining light in void nanostructure,” *Optics Letters*, vol. 29, no. 11, p. 1209, 2004.
- [157] E. Jordana, J.-M. Fedeli, P. Lyan, J. Colonna, P. Gautier, N. Daldosso, L. Pavesi, Y. Lebour, P. Pellegrino, B. Garrido, J. Blasco, F. Cuesta-Soto, and P. Sanchis, “Deep-UV lithography fabrication of slot waveguides and sandwiched waveguides for nonlinear applications,” in *2007 4th IEEE International Conference on Group IV Photonics*, Sep. 2007, pp. 1–3.
- [158] A. Spott, R. Ding, T. Baehr-Jones, W.-J. Kim, X. Xiong, R. Bojko, J.-M. Fedeli, M. Fournier, and M. Hochberg, “Photolithographic fabrication of slot waveguide,” in *SPIE MOEMS-MEMS*, Feb. 2011.
- [159] T. Baehr-Jones, M. Hochberg, G. Wang, R. Lawson, Y. Liao, P. A. Sullivan, L. Dalton, A. K.-Y. Jen, and A. Scherer, “Optical modulation and detection in slotted Silicon waveguides,” *Optics Express*, vol. 13, no. 14, p. 5216, 2005.
- [160] M. Hiltunen, E. Heinonen, J. Hiltunen, J. Puustinen, J. Lappalainen, and P. Karioja, “Nanoimprint fabrication of slot waveguides,” *IEEE Photonics Journal*, vol. 5, no. 2, Apr. 2013.
- [161] R. Ding, T. Baehr-Jones, W.-J. Kim, X. Xiong, R. Bojko, J.-M. Fedeli, M. Fournier, and M. Hochberg, “Low-loss strip-loaded slot waveguides in silicon-on-insulator.” *Optics express*, vol. 18, no. 24, pp. 25 061–7, Nov. 2010.
- [162] A. Säynätjoki, L. Karvonen, T. Alasaarela, X. Tu, T. Y. Liow, M. Hiltunen, A. Tervonen, G. Q. Lo, and S. Honkanen, “Low-loss silicon slot waveguides and couplers fabricated with optical lithography and atomic layer deposition.” *Optics express*, vol. 19, no. 27, pp. 26 275–82, Dec. 2011.
- [163] H. Sun, A. Chen, D. Abeysinghe, A. Szep, and S. Kim, “Reduction of scattering loss of silicon slot waveguides by RCA smoothing,” *Optics letters*, vol. 37, no. 1, pp. 13–5, Jan. 2012.
- [164] X. Tu, X. Xu, S. Chen, J. Yu, and Q. Wang, “Simulation demonstration and experimental fabrication of a multiple-slot waveguide,” *IEEE Photonics Technology Letters*, vol. 20, no. 5, pp. 333–335, 2008.
- [165] V. Donzella, A. Sherwali, J. Flueckiger, S. Talebi Fard, S. M. Grist, and L. Chrostowski, “Sub-wavelength grating components for integrated optics applications on SOI chips.” *Optics express*, vol. 22, no. 17, pp. 21 037–50, Aug. 2014.
- [166] V. Donzella, A. Sherwali, J. Flueckiger, S. M. Grist, S. T. Fard, and L. Chrostowski, “Design and fabrication of SOI micro-ring resonators based on sub-wavelength grating waveguides,” *Optics express*, vol. 23, no. 4, pp. 9103–9112, 2015.
- [167] R. Cao, J. Ferguson, F. Gays, Y. Drissi, A. Arriordaz, and I. O. Connor, “Silicon Photonics Design Rule Checking : Application of a Programmable Modeling Engine for Non-Manhattan Geometry Verification,” in *International Conference on Very Large Scale Integration*, no. c, 2014.
- [168] S. K. Selvaraja, “Wafer-Scale Fabrication Technology for Silicon Photonic Integrated Circuits,” Ph.D. dissertation, 2011.
- [169] B. Szlag, D. Fowler, B. Blampey, S. Brisson, P. Rabille, J.-M. Hartmann, B. Karakus, A. Myko, F. Gays, J.-M. Fédéli, and C. Kopp, “Multiple wavelength silicon photonic 200 mm R+D platform for 25Gb/s and above applications,” in *SPIE Photonics Europe*, 2016.
- [170] M. Pantouvaki, M. Rakowski, P. Christie, P. Verheyen, G. Lepage, N. Van Hoovels, P. Absil, and J. Van Campenhout, “Comparison of Silicon Ring Modulators With Interdigitated and Lateral p-n Junctions,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 19, no. 2, pp. 7 900 308–7 900 308, Mar. 2013.

- [171] R. Dubé-Demers, J. St-yves, A. Bois, Q. Zhong, M. Caverley, Y. Wang, L. Chrostowski, S. La-Rochelle, D. V. Plant, and W. Shi, “Analytical Modeling of Silicon Microring and Microdisk Modulators With Electrical and Optical Dynamics,” *Journal of Lightwave Technology*, vol. 33, no. 20, pp. 4240–4252, 2015.
- [172] M. J. Shin, Y. Ban, B.-m. Yu, J. Rhim, L. Zimmermann, and W.-y. Choi, “Parametric Characterization of Self-Heating in Depletion-Type Si Micro-Ring Modulators,” *IEEE Journal of Selected Topics in Quantum Electronics*, vol. 22, no. 6, 2016.
- [173] Y. Chen, M. Kibune, A. Toda, A. Hayakawa, T. Akiyama, S. Sekiguchi, H. Ebe, N. Imaizumi, T. Akahoshi, S. Akiyama, S. Tanaka, T. Simoyama, K. Morito, T. Yamamoto, T. Mori, Y. Koyanagi, and H. Tamura, “A 25Gbps Hybrid Integrated Silicon Photonic Transceiver in 28nm CMOS and SOI,” in *IEEE International Solid-State Circuits Conference (ISSCC)*, 2015, pp. 402–404.

Titre : Développement de modulateurs optiques sur silicium à faible consommation énergétique pour les prochaines générations d'interconnexions optiques

Mots clefs : Modulateur, Photonique sur silicium, Optique intégré, Optoélectronique

Résumé : Suite au développement remarquable d'Internet, il est attendu que le trafic numérique augmente de manière exponentielle, ainsi que la nécessité d'utiliser des liens de communication très hauts débits. Pour adresser ces problématiques, il est donc essentiel de proposer des systèmes performants avec une consommation énergétique réduite. La photonique sur silicium est une solution prometteuse qui répond à ce besoin en intégrant des fonctionnalités optiques dans un circuit intégré utilisant les procédés de fabrication de pointe de la microélectronique.

Dans ce contexte le sujet de thèse porte sur le modulateur optique. Celui-ci doit supporter des hauts débits de transmission, avoir de faibles pertes optiques, et être peu énergivore. Pour respecter ces objectifs, plusieurs paramètres doivent être optimisés en tenant compte des contraintes de fabrications, afin de trouver le meilleur compromis entre ces différents facteurs de mérite. Durant cette thèse, la recherche de l'obtention de meilleures performances du composant a été faite de trois manières.

La première approche a été d'améliorer les simulations de la technologie existante de modulateurs à jonction PN. En intégrant les étapes de fabrication dans le pro-

cessus d'optimisation des performances du composant, les résultats numériques sont plus réalistes. Le point clé de cette étude est la comparaison entre les caractérisations et les simulations de deux architectures différentes de modulateur obtenues dans les mêmes conditions de fabrication.

Une partie importante de la thèse a aussi été consacrée au développement de nouveaux modulateurs basés sur l'utilisation d'une capacité verticale intégrée au milieu d'un guide d'onde. Des outils numériques dédiés ont permis de dimensionner deux nouvelles architectures de modulateurs possédant une grande efficacité. Un nouveau procédé de fabrication a été mis en place, et les premiers lots d'étude nous ont permis d'extraire des informations utiles pour la fabrication de ces composants.

Enfin, une étude comparative générale entre trois des modulateurs étudiés au cours de cette thèse a été faite. Les résultats permettent de déterminer la configuration optimale pour chaque type de modulateur en fonction de l'application visée. De plus, l'ensemble des données nous a permis de générer un modèle compact pour optimiser rapidement le composant en un temps de simulation réduit.

Title : Development of low power consumption silicon optical modulators for the next generation of optical interconnects

Keywords : Modulator, Silicon Photonics, Integrated Optics, Optoelectronics

Abstract : With the outstanding development of the internet, it is expected that global network traffic will grow exponentially, as well as the concern about the need for high-speed links and interconnections. To address these issues, it is then essential to propose performant systems that will support high speed transmission with low power consumption. Silicon photonics is a promising solution and integrate complex optical functions in a silicon chip, by using standard fabrication process used in microelectronic.

In this context, the subject of my PhD is focused on the optical modulator which should support high speed transmission, have low optical losses, and have low power consumption. To obtain these constraints, several parameters need to be optimized while taking account fabrication constraints in order to find the best compromise between the different figures of merit. During this PhD, the improvement of the performances of the component was made by three different ways.

The first optimization is related to the simulations for

the current technology of modulators based on PN junctions. By integrating the fabrication process in the optimization process, more reliable numerical results are obtain. The key point of this study is the comparison of experimental characterizations and numerical simulations of two architectures of modulator.

A substantial part of the PhD was also focused on the development of new modulators based on vertical capacitive junctions. The use of dedicated numerical tools reveals several key aspects of these components, and allow us to optimize two different architectures in order to obtain high efficient modulator. A new fabrication process has been established, and several information were extracted from the first run of fabrication.

Then, a comparative study between most of modulators reviewed during this PhD was performed. The results allow us to determine which configuration has the best performances depending of the targeted application. In addition, a compact model was generated to optimize the component in a reduced simulation time.