



HAL
open science

Conception d'un modulateur électro-optique Mach Zehnder 100 Gbits/s NRZ sur silicium

Jérémie Prades

► **To cite this version:**

Jérémie Prades. Conception d'un modulateur électro-optique Mach Zehnder 100 Gbits/s NRZ sur silicium. Electronique. Université de Bordeaux, 2016. Français. NNT : 2016BORD0205 . tel-01444701

HAL Id: tel-01444701

<https://theses.hal.science/tel-01444701>

Submitted on 24 Jan 2017

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE PRÉSENTÉE
POUR OBTENIR LE GRADE DE
DOCTEUR DE
L'UNIVERSITÉ DE BORDEAUX

ÉCOLE DOCTORALE DES SCIENCES PHYSIQUES ET DE L'INGÉNIEUR
SPÉCIALITÉ : ÉLECTRONIQUE

Par Jérémie PRADES

**Conception d'un modulateur électro-optique Mach Zehnder
100 Gbits/s NRZ sur silicium**

Sous la direction de : Éric KERHERVÉ
(co-directeur : Anthony GHIOTTO)

Soutenue le 10 novembre 2016

Membres du jury :

M. José Luis GONZALEZ JIMENEZ	Ingénieur HDR	CEA Léti	Rapporteur
M. Serge VERDEYME	Professeur	XLIM Limoges	Rapporteur
M. Yann DEVAL	Professeur	Bordeaux INP	Examineur
M. Denis PACHE	Docteur	STMicroelectronics	Co-encadrant
M. Anthony GHIOTTO	Docteur (MCF)	Bordeaux INP	Co-directeur de thèse
M. Éric KERHERVÉ	Professeur	Bordeaux INP	Directeur de thèse
M. Jean-François VILLEMAZET	Ingénieur	Thales Alenia Space	Invité

Remerciements

Ces travaux de recherche ont été effectués en collaboration avec le laboratoire de l'Intégration du Matériau au Système (IMS) de Bordeaux et l'entreprise STMicroelectronics à Crolles. Je tiens à remercier toutes les personnes grâce à qui ces travaux ont pu être réalisés.

J'adresse mes remerciements les plus sincères à mon directeur de thèse Éric KERHERVÉ, professeur à l'Institut Nationale Polytechnique de Bordeaux (INP Bordeaux), ainsi qu'à mon co-directeur de thèse Anthony GHIOTTO, maître de conférence à l'INP Bordeaux et à mon encadrant industriel Denis PACHE, ingénieur chez STMicroelectronics à Crolles. Merci à eux, pour leur disponibilité, leur soutien et leur confiance qu'ils m'ont apporté durant cette thèse.

Je tiens aussi à remercier le professeur Serge VERDEYME, professeur à l'Université de Limoges (XLIM) et Monsieur José Luis GONZALEZ JIMENEZ, ingénieur HDR au CEA Léti de Grenoble, pour avoir accepté de rapporter ces travaux de thèse.

J'exprime mes sentiments sincères au professeur Yann DEVAL pour avoir accepté de présider mon jury de thèse.

Merci également à Monsieur Jean François VILLEMAZET pour avoir accepté notre invitation pour participer à ma soutenance de thèse.

Je souhaite remercier tous les membres de l'équipe CSH pour leur bonne humeur et l'aide technique qu'ils m'ont apporté. Merci à Nathalie DELTHIMPLE, Thierry TARIS, Jean Marie PHAM et tous les doctorants et post-docs de l'équipe.

Je remercie aussi tous les membres de l'équipe CAS du laboratoire avec qui nous avons partagé des moments studieux mais aussi festifs. Merci François RIVET, Hervé LAPUYADE et tous les doctorants et post-docs de l'équipe.

Je remercie sincèrement Magali DEMATOS, Cyril HAINAUT et Sébastien FREGONESE du laboratoire IMS pour l'aide qu'ils m'ont apporté durant mes différentes campagnes de mesure.

Merci également à Messieurs Alain RICARD et Matthias CHARRIOT, ingénieur dans la société TEKTRONIX, pour le matériel et l'aide qu'ils m'ont apporté afin de pouvoir réaliser les mesures de mes circuits.

Je remercie Olivier MAZOUFFRE pour tout son travail en salle CAO qui nous permet de réaliser nos conceptions de circuit dans de bonnes conditions sur les différents postes de travail à notre disposition.

J'adresse aussi mes remerciements à tous le personnel du laboratoire IMS qui m'ont aidé et soutenu lors de mes différentes démarches.

Enfin ces travaux n'auraient pas pu aboutir sans l'aide et à la bonne humeur que m'ont témoigné tous les membres du groupe R&D de STMicroelectronics à Crolles. Je remercie par conséquent Christophe ARRICASTRES, Valérie DANELON, Sarah VERHAREN, Florent SIBILLE, Claire LAPORTE, Alexandre MAS, Pascale MAILLET-CONTOZ et Nadine D'ASCOLI.

J'exprime, pour finir, l'immense reconnaissance que j'ai pour mes parents et ma famille.

« J'aime pas le pinard ? – Tant pis pour toi ! »
Louis de Funès

Table des matières

TABLE DES FIGURES.....	10
TABLE DES TABLEAUX	17
GLOSSAIRE.....	18
INTRODUCTION GENERALE	21
CHAPITRE I : INTRODUCTION.....	23
I- LES BESOINS EN TRANSMISSION DE DONNEES HAUT DEBIT.....	24
II- LES DIFFERENTS SUPPORTS DE COMMUNICATIONS	26
II.1- Les liaisons sans fil ou « Wireless »	27
II.2- Les liaisons filaires (métalliques).....	28
II.3- Les liaisons par fibre optique	32
III- LES ENJEUX DES SYSTEMES PHOTONIQUES SUR SILICIUM	34
III.1- Les avantages attendus de la photonique sur silicium (SiPh)	35
III.2- Comparaison avec les technologies III-V	36
IV- LES ARCHITECTURES EXISTANTES POUR LES LIAISONS OPTIQUES .	37
.....	
IV.1- Le multiplexage de longueurs d'onde	37
IV.2- La structure à fibre monomode	41
V- CONCLUSION.....	50
CHAPITRE II : LE MODULATEUR OPTIQUE.....	55
I- LES MODULATEURS OPTIQUES	57
I.1- Principe physique optique	57
I.2- Les différents types de modulateurs optiques	63
I.3- Les caractéristiques des modulateurs optiques.....	67
I.4- Les déphaseurs optiques en SiPh	70
II- LE MODULATEUR DE TYPE MACH ZEHNDER.....	74
II.1- Principe de fonctionnement.....	74
II.2- La technologie optique PIC25G	75
II.3- La commande du MMZ.....	77

II.4-	Assemblage du modulateur optique avec son driver.....	85
II.5-	Conception et simulation du MMZ	86
III-	CONCLUSION.....	98

CHAPITRE III : CONCEPTION DU DRIVER UNITAIRE POUR LA COMMANDE D'UN SEGMENT DE MPHV 103

I-	PRINCIPE DE FONCTIONNEMENT DU DRIVER UNITAIRE	105
II-	LA TECHNOLOGIE SiGe BiCMOS 55 nm	106
II.1-	Le transistor bipolaire.....	107
II.2-	Fréquence maximale d'oscillation et fréquence de transition du transistor bipolaire haute vitesse à hétérojonction	110
II.3-	Limitations de fonctionnement des TBH	112
III-	LA FONCTION « INTERRUPTEUR » POUR UN TRANSISTOR BIPOLAIRE	113
IV-	STRUCTURE A TRANSISTOR EMPILES	116
V-	L'ETAGE BUFFER.....	119
V.1-	Etude théorique du montage collecteur commun.....	119
VI-	LE CIRCUIT DE POLARISATION.....	124
VII-	PREMIERE REALISATION DU DRIVER UNITAIRE.....	127
VII.1-	Topologie n°1	127
VII.2-	Topologie n°2.....	129
VII.3-	Simulation et mesure des topologies 1 et 2	131
VIII-	SECONDE VERSION DU DRIVER UNITAIRE.....	138
VIII.1-	« Layout » de la seconde version du driver unitaire	139
VIII.2-	Simulation et mesure du circuit.....	142
IX-	TROISIEME VERSION DU DRIVER UNITAIRE	156
X-	CONCLUSION.....	157

CHAPITRE IV : LE MODULATEUR ÉLECTRO-OPTIQUE MZ 161

I-	CONCEPTION DE LA STRUCTURE DRIVER COMPLETE	162
I.1-	Les lignes de propagation.....	164

I.2-	Le pré-driver.....	173
I.3-	Circuit de polarisation des PinPMs	177
I.4-	Le système électrique complet	178
II-	RESULTATS DE SIMULATION DU SYSTEME ELECTRO-OPTIQUE COMPLET.....	180
III-	CONCLUSION.....	187
	CONCLUSION GENERALE	189
I-	BILAN DES TRAVAUX DE RECHERCHE EFFECTUES.....	190
I.1-	Les conclusions générales sur le système électro-optique réalisé.....	190
I.2-	Positionnement par rapport à l'état de l'art.....	191
I.3-	Publications	191
II-	LES PERSPECTIVES	192
II.1-	Amélioration de la consommation par bit	192
II.2-	Implémentation d'une modulation complexe.....	193
	ANNEXES	199
I-	ANNEXE 1 : MISE EN EQUATION DU MODULATEUR OPTIQUE MACH ZEHNDER	200
II-	ANNEXE 2 : PRESENTATION DU BANC DE MESURE PULSE ET DE LA METHODOLOGIE DE MESURE.....	205
III-	ANNEXE 3 : MODELISATION DES CABLES COAXIAUX.....	208
	LISTE DES TRAVAUX PUBLIES	213

Table des figures

Figure I. 1 – Prédiction de l'évolution du trafic Internet mondial dans les 5 prochaines années.....	24
Figure I. 2 – (a) Répartition du trafic Internet mondial en 2013 selon les types d'appareils de communication ; (b) Prédiction de la répartition du trafic Internet mondial en 2018 selon les types d'appareils de communication.....	25
Figure I. 3 – Catégories de réseaux sans fil.	27
Figure I. 4 – Réseau sans fil par satellite.	28
Figure I. 5 – Modèle équivalent d'un tronçon de câble de longueur $dx = 1$ m.	29
Figure I. 6 – (a) Paire torsadée non blindée ; (b) Paire torsadée blindée.	30
Figure I. 7 – Câble coaxial.	32
Figure I. 8 – Fibres optiques.....	33
Figure I. 9 – Limites des débits de donnée pour différentes distances de communication et technologies [8].....	35
Figure I. 10 – Les différents avantages de la technologie SiPh.....	36
Figure I. 11 – Intégration des modules optique en III-V et SiPh [13].....	36
Figure I. 12 – Intégration du laser et des fibres optiques sur une puce SiPh [13].....	37
Figure I. 13 – Architecture d'une transmission 1-Tbits/s (10×10^7 Gbits/s) WDM (« Wavelength Division Multiplexing ») [14] (2007).....	38
Figure I. 14 – Spectre lumineux (à gauche) et diagramme de l'œil (à droite) mesurés avant et après 1000 km de longueur de fibre [14].....	38
Figure I. 15 – (a) Architecture d'une transmission 100 Gbits/s ($8 \times 12,5$ Gbits/s) WDM ; (b) Photo du montage de la puce photonique (silicium) [15] (2013).	39
Figure I. 16 – (a) Spectre optique en sortie du transmetteur optique WDM 100 Gbits/s ; (b) Diagramme de l'œil optique des 8 longueurs d'onde à un débit de 12,6 Gbits/s [15].....	39
Figure I. 17 – Réseau de 32 guides d'ondes (AWG) [16] (2010).	40
Figure I. 18 – (a) Spectre optique en sortie du transmetteur optique DWDM 320 Gbits/s ; (b) Diagramme de l'œil optique de la voie 1 à un débit de 10 Gbits/s [16].....	41
Figure I. 19 – Architecture d'une modulation optique PDM-16-QAM (11×171 Gbits/s) [17].	42

<i>Figure I. 20 – (a) Performance de la transmission de la voie centrale avec le diagramme de constellation après 1440 km ; (b) Spectre optique des onze voies avec leur coefficient de qualité de transmission [17].</i>	43
<i>Figure I. 21 – (a) Photographie de la partie transmetteur ; (b) Photographie du transmetteur dans son boîtier ; (c) Photographie de la partie réception ; (d) Photographie du récepteur dans son boîtier [18].</i>	43
<i>Figure I. 22 – Spécifications du transmetteur : (a) Taux d’erreurs binaires (BER) en fonction du ratio signal/bruit optique (OSNR) ; (b) et (c) Constellation pour une modulation QPSK ; (d) et (e) Constellation pour une modulation 16-QAM [18].</i>	44
<i>Figure I. 23 – (a) Architecture PAM-N ; (b) Photographie de l’architecture complète [19].</i>	45
<i>Figure I. 24 – Mesure des diagrammes de l’œil pour différentes modulations PAM [19].</i>	45
<i>Figure I. 25 – (a) Modulateur DP-MZM (Dual Parallel MZMs) ; (b) Banc de mesure du système (PAM-4) [20].</i>	46
<i>Figure I. 26 – (a) 28 Gsymboles/s PAM-2 ; (b) 50 Gsymboles/s PAM-2 ; (c) 28 Gsymboles/s PAM-4 ; (d) 50 Gsymboles/s PAM-4 ; (e) 50 Gsymboles/s PAM-4 après 2 km ; (e) 50 Gsymboles/s PAM-4 après 5 km [20].</i>	46
<i>Figure I. 27 – Architecture du système optique complètement intégré sur puce [21].</i>	47
<i>Figure I. 28 – Diagramme de l’œil pour une transmission PRBS9 à 56 Gbits/s : (a) mesure ; (b) simulation [21].</i>	48
<i>Figure I. 29 – Architecture à base de guides d’ondes [22].</i>	48
<i>Figure I. 30 – Diagrammes de l’œil pour une transmission PRBS31 à 56 Gbits/s (mesure et simulation) [22].</i>	49
<i>Figure II. 1 – Schéma d’une onde électromagnétique.</i>	57
<i>Figure II. 2 – Classification des modulations optiques.</i>	63
<i>Figure II. 3 – Schéma de principe d’une modulation directe (a) avec une diode laser VCSEL (b).</i>	64
<i>Figure II. 4 – Résonateur en anneau (a) avec sa fonction de transfert (b).</i>	65
<i>Figure II. 5 – Définition de l’amplitude optique de modulation (OMA).</i>	67
<i>Figure II. 6 – Comparaison de deux modulations à même OMA et à P_{moy} différentes.</i>	68
<i>Figure II. 7 – Diagramme d’une impulsion lumineuse pour différentes valeurs du pépiement.</i>	69
<i>Figure II. 8 – Modulateur optique à jonction P-I-N (Positive-Intrinsic-Negative).</i>	71
<i>Figure II. 9 – Modulateur optique de type MOS.</i>	71

<i>Figure II. 10 – Modulateur optique de type P-N.....</i>	<i>72</i>
<i>Figure II. 11 – Schéma électrique équivalent d'un modulateur optique.</i>	<i>72</i>
<i>Figure II. 12 – Principe de l'interféromètre de Mach Zehnder (IMZ).</i>	<i>74</i>
<i>Figure II. 13 – Principe du modulateur optique Mach Zehnder (MMZ).</i>	<i>75</i>
<i>Figure II. 14 – (a) Coupleur à réseau, (b) Coupleur directionnel, (c) MPHV, (d) Photodiode [14] et [15].....</i>	<i>76</i>
<i>Figure II. 15 – Vue en coupe d'un MPHV.</i>	<i>76</i>
<i>Figure II. 16 – Répartition des performances des MPHVs (v_1 & v_2).</i>	<i>76</i>
<i>Figure II. 17 – Topologie à éléments localisés d'un MMZ.</i>	<i>78</i>
<i>Figure II. 18 – Interconnexion entre le driver et le MPHV.</i>	<i>79</i>
<i>Figure II. 19 – Topologie à ondes progressives d'un MMZ.</i>	<i>80</i>
<i>Figure II. 20 – Topologie du modulateur Mach Zehnder segmenté (SE-MZM).</i>	<i>81</i>
<i>Figure II. 21 – (a) Ligne micro-ruban, (b) Schéma équivalent d'une ligne micro-ruban.</i>	<i>82</i>
<i>Figure II. 22 – Schéma équivalent d'une ligne micro-ruban chargée par un segment de MPHV.....</i>	<i>83</i>
<i>Figure II. 23 – Influence de l'impédance caractéristique d'une ligne micro-ruban sur la vitesse de propagation d'une onde électrique.....</i>	<i>83</i>
<i>Figure II. 24 – Structure en méandre du MMZ.....</i>	<i>84</i>
<i>Figure II. 25 – Montage du circuit driver sur le modulateur optique.</i>	<i>85</i>
<i>Figure II. 26 – Montage du circuit driver sur le modulateur optique : (a) vue 3D et (b) vue en coupe.</i>	<i>86</i>
<i>Figure II. 27 – Partie active du circuit optique (MMZ).....</i>	<i>87</i>
<i>Figure II. 28 – Positionnement d'une fibre optique sur un coupleur à réseau.....</i>	<i>88</i>
<i>Figure II. 29 – Motif de test pour le positionnement des fibres optiques.</i>	<i>88</i>
<i>Figure II. 30 – Simulation avec des commandes DC du MMZ.</i>	<i>90</i>
<i>Figure II. 31 – Schéma de simulation du MMZ.</i>	<i>91</i>
<i>Figure II. 32 – (a) Chronogramme de la sortie optique du MMZ pour différentes valeurs de t_d, (b) Taux d'extinction en sortie du MMZ en fonction du délai t_d.....</i>	<i>92</i>
<i>Figure II. 33 – (a) Chronogramme de la sortie optique du MMZ pour trois valeurs de débit (b) Taux d'extinction en sortie du MMZ en fonction du débit binaire.....</i>	<i>93</i>
<i>Figure II. 34 – (a) Chronogrammes de la sortie optique du MMZ pour trois valeurs de tension crête à crête, (b) Taux d'extinction en sortie du MMZ en fonction de la tension de commande.</i>	<i>94</i>
<i>Figure II. 35 – « Layout » complet du modulateur électro-optique.....</i>	<i>97</i>

<i>Figure III. 1 – Cellule élémentaire composée d'un driver unitaire et d'un segment de MPHV.</i>	105
<i>Figure III. 2 – Empilement des couches de la technologie BiCMOS 55 nm.</i>	107
<i>Figure III. 3 – Représentation du transistor bipolaire NPN (haut) et PNP (bas).</i>	107
<i>Figure III. 4 – Régimes de fonctionnement du transistor bipolaire.</i>	108
<i>Figure III. 5 – Bilan des courants dans le transistor en régime normal direct.</i>	108
<i>Figure III. 6 – Transistor bipolaire à hétérojonction SiGe:C (structure CBEBC).</i>	110
<i>Figure III. 7 – Courbes de f_T et f_{max} en fonction de la densité de courant dans le collecteur pour une structure CBEBC (BiCMOS 55 nm).</i>	111
<i>Figure III. 8 – Limites de fonctionnement d'un transistor bipolaire.</i>	112
<i>Figure III. 9 – Fonctionnement en bloqué / saturé d'un transistor TBH.</i>	113
<i>Figure III. 10 – Fonctionnement en bloqué / saturé d'un transistor TBH.</i>	114
<i>Figure III. 11 – Structure à transistors empilés.</i>	116
<i>Figure III. 12 – Etage de sortie du driver unitaire.</i>	117
<i>Figure III. 13 – Transfert en tension entre deux quadripôles.</i>	118
<i>Figure III. 14 – Schéma électrique de l'étage « Buffer ».</i>	119
<i>Figure III. 15 – (a) Schéma électrique d'un montage émetteur suiveur ; (b) schéma équivalent petit signal.</i>	120
<i>Figure III. 16 – (a) Modèle de Giacoletto, (b) Modèle de Giacoletto simplifié.</i>	120
<i>Figure III. 17 – Impédance d'entrée du Buffer (en petit signal).</i>	122
<i>Figure III. 18 – (a) Schéma électrique d'un montage émetteur suiveur, (b) schéma équivalent petit signal.</i>	123
<i>Figure III. 19 – (a) Miroir de courant classique, (b) Miroir de courant de Wilson, (c) Miroir de courant cascadié.</i>	124
<i>Figure III. 20 – Caractéristiques des miroirs de courant.</i>	125
<i>Figure III. 21 – Miroir de courant de polarisation pour un étage émetteur commun.</i>	126
<i>Figure III. 22 – Caractéristiques des étages de polarisation.</i>	127
<i>Figure III. 23 – Topologie n°1 du premier circuit : Schéma électrique.</i>	128
<i>Figure III. 24 – Topologie n°1 du premier circuit : (a) Layout, (b) Photo du circuit.</i>	129
<i>Figure III. 25 – Topologie n°2 du premier circuit : Schéma électrique.</i>	130
<i>Figure III. 26 – Topologie n°2 du premier circuit : (a) Layout, (b) Photo du circuit.</i>	130
<i>Figure III. 27 – (a) Schéma de rétro-simulation, (b) Banc de mesure paramètres S.</i>	131
<i>Figure III. 28 – Modélisation « Spice » des accès DC obtenue avec l'outil « Self ».</i>	132

<i>Figure III. 29 – Résultats de mesure et de simulation des paramètres S.....</i>	<i>132</i>
<i>Figure III. 30 – Paramètre S11 tracé sur un abaque de Smith.....</i>	<i>133</i>
<i>Figure III. 31 – Banc de mesure temporel.....</i>	<i>134</i>
<i>Figure III. 32 – Résultats de mesure et de simulation temporels.....</i>	<i>135</i>
<i>Figure III. 33 – Résultats de simulation du driver unitaire soumis à un signal PRBS11 (séquence de 2048 bits) 100 Gbits/s et chargé par une capacité C_{MPHV} (@ 27 °C).....</i>	<i>136</i>
<i>Figure III. 34 – Facteur de qualité du diagramme de l’œil de sortie du driver en fonction du débit de données (PRBS11).....</i>	<i>137</i>
<i>Figure III. 35 – Schéma électrique de la deuxième version du driver unitaire complet.....</i>	<i>139</i>
<i>Figure III. 36 – Dessin d’un pont de résistances « centroïde ».....</i>	<i>140</i>
<i>Figure III. 37 – Intégration du miroir de courant PMOS.....</i>	<i>141</i>
<i>Figure III. 38 – Layout de la partie active du driver unitaire.....</i>	<i>141</i>
<i>Figure III. 39 – Seconde version du driver unitaire : (a) Layout, (b) Photo du circuit.....</i>	<i>142</i>
<i>Figure III. 40 – Banc de mesure paramètre S du second circuit.....</i>	<i>143</i>
<i>Figure III. 41 – Analyse des impédances d’entrée / sortie du driver unitaire.....</i>	<i>143</i>
<i>Figure III. 42 – Identification de la casse présente sur le circuit.....</i>	<i>144</i>
<i>Figure III. 43 – Résultats de mesure et de simulation des paramètres S (2,2 V/47 mA @ 27 °C).....</i>	<i>145</i>
<i>Figure III. 44 – Banc de mesure mis en œuvre pour réaliser des mesures temporelles.....</i>	<i>146</i>
<i>Figure III. 45 – Mesure temporelle de la seconde version du driver unitaire à 2,5 GHz pour différentes amplitudes du signal de commande.....</i>	<i>147</i>
<i>Figure III. 46 – Mesure temporelle de la seconde version du driver unitaire avec une amplitude de commande de 400 mV pour différentes fréquences du signal d’entrée.....</i>	<i>148</i>
<i>Figure III. 47 – (a) Chronogramme de l’impulsion en tension injectée sur l’alimentation ; (b) Réponse en courant à une impulsion sur la tension d’alimentation.....</i>	<i>149</i>
<i>Figure III. 48 – Résultats de mesure pulsée et de simulation des paramètres S (2,4 V/60 mA) pour des variations de température ambiante.....</i>	<i>150</i>
<i>Figure III. 49 – Résultats de mesure et de simulation des paramètres S (2,4 V/60 mA @ - 25 °C).....</i>	<i>150</i>
<i>Figure III. 50 – Banc de mesure temporel : visualisation du diagramme de l’œil en sortie.....</i>	<i>151</i>
<i>Figure III. 51 – Résultats de mesure (PRBS31) et de simulation (PRBS11) obtenus pour un débit de 40 Gbits/s.....</i>	<i>152</i>
<i>Figure III. 52 – Evolution du facteur de qualité mesuré et simulé pour différente séquence PRBS.....</i>	<i>153</i>

<i>Figure III. 53 – Banc de mesure temporel : analyse du BER.</i>	154
<i>Figure III. 54 – Résultats de simulation du driver unitaire soumis à un signal PRBS11 100 Gbits/s et chargé par une capacité C_{MPHV} (@ 27 °C).</i>	155
<i>Figure III. 55– Layout corrigé du driver unitaire v3</i>	156
<i>Figure III. 56 – Résultats de simulation du driver unitaire v3 soumis à un signal PRBS11 100 Gbits/s et chargé par une capacité C_{MPHV} (@ 27 °C).</i>	156
<i>Figure IV. 1 – Schéma global du modulateur électro-optique</i>	163
<i>Figure IV. 2 – (a) Vue 3D d'une ligne différentielle CPWG réalisée sur le Backend B55 ; (b) Modèle électrique discret d'une ligne différentielle</i>	164
<i>Figure IV. 3 – Modèle RLC d'une ligne de transmission</i>	165
<i>Figure IV. 4 – Vue en coupe de la ligne de propagation $\Delta t = 5,5$ ps</i>	167
<i>Figure IV. 5 – Géométrie complète de la ligne de propagation à six sorties ($\Delta t = 5,5$ ps)</i> ..	167
<i>Figure IV. 6 – Résultats de simulation de la ligne de propagation à six sorties ($\Delta t = 5,5$ ps).</i>	169
<i>Figure IV. 7 – Représentation de l'évolution des coefficients de qualité des diagrammes de l'œil sur la ligne de propagation $\Delta t = 5,5$ ps avec une PRBS11 100 Gbits/s.</i>	170
<i>Figure IV. 8 – Vue en coupe de la ligne de propagation $\Delta t = 33$ ps</i>	171
<i>Figure IV. 9 – Géométrie complète de la ligne de propagation $\Delta t = 33$ ps</i>	171
<i>Figure IV. 10 – Résultats de simulation de la ligne de propagation $\Delta t = 33$ ps</i>	172
<i>Figure IV. 11 – Schéma électrique du pré-driver.</i>	174
<i>Figure IV. 12 – Layout de la partie active du pré-driver</i>	175
<i>Figure IV. 13 – Résultats de simulation du pré-driver soumis à un signal PRBS11 100 Gbits/s et chargé par la ligne de transmission à six sorties.</i>	176
<i>Figure IV. 14 – (a) Schéma électrique de l'étage de polarisation des PinPM ; (b) Layout de l'étage de polarisation des PinPMs.</i>	177
<i>Figure IV. 15 – « Layout » du driver électrique complet</i>	179
<i>Figure IV. 16 – Montage de la puce driver (B55) sur la puce modulateur optique (PIC25G).</i>	180
<i>Figure IV. 17 – (a) Chronogramme ; (b) diagramme de l'œil ; (c) constellation d'états du signal PRBS11 100 Gbits/s en entrée du modulateur électro-optique (simulation @ 27 °C).</i>	181
<i>Figure IV. 18 – Résultats de simulation du modulateur électro-optique soumis à un signal PRBS11 100 Gbits/s (simulation @ 27 °C).</i>	182

<i>Figure IV. 19 – Localisation des sondes dans le système électro-optique complet.</i>	183
<i>Figure IV. 20 – Evolution du facteur de qualité en entrée et sortie des drivers pour des débits binaires de : (a) 50 Gbits/s et (b) 100 Gbits/s.</i>	184
<i>Figure IV. 21 – Evolution du facteur de qualité optique en sortie du système en fonction de différents débits binaires.</i>	185
<i>Figure IV. 22 – Simulation en température des performances du modulateur électro-optique.</i>	186
<i>Figure CG. 1 – Architecture PAM-4 n°1.</i>	193
<i>Figure CG. 2 – Architecture PAM-4 n°2.</i>	194
<i>Figure AN. 1 – Schéma de principe du modulateur Mach Zehnder.</i>	200
<i>Figure AN. 2 – Courbe du déphasage $\Delta\phi_{12}$ en fonction du taux d'extinction (ER).</i>	202
<i>Figure AN. 3 – Evolution de la puissance (normalisée) sur les sortie optique du MMZ en fonction du déphasage $\Delta\phi_{12}$.</i>	203
<i>Figure AN. 4 – Schéma de principe du modulateur Mach Zehnder pour une modulation de type PAM-4.</i>	204
<i>Figure AN. 5 – Schéma du banc de mesure où les tensions DC et RF sont pulsées.</i>	205
<i>Figure AN. 6 – Photos du banc de mesure pulsé.</i>	206
<i>Figure AN. 7 – Analyse des commandes impulsionnelles (CH1 : impulsion de commande du VNA ; CH2 impulsion d'alimentation du DUT « VCC »).</i>	207
<i>Figure AN. 8 – Model équivalent d'un câble de longueur l.</i>	208
<i>Figure AN. 9 – Détermination des éléments : (a) R_s ; (b) L_s.</i>	209
<i>Figure AN. 10 – Détermination de l'éléments C_p.</i>	210
<i>Figure AN. 11 – Réseau en « Pi ».</i>	211
<i>Figure AN. 12 – Comparaison entre le modèle « s2p » et le modèle à base d'élément localisés.</i>	211

Table des tableaux

<i>Tableau I. 1 – Bilan des performances des différents liens filaires.</i>	<i>34</i>
<i>Tableau I. 2 – Etat de l’art des différentes communications optiques haut débit.....</i>	<i>50</i>
<i>Tableau II. 1 – Comparaison des différentes modulations optiques.....</i>	<i>66</i>
<i>Tableau II. 2 – Comparaison des différents modulateurs optiques.</i>	<i>73</i>
<i>Tableau II. 3 – Performances des MPHVs de la technologie PIC25G.....</i>	<i>77</i>
<i>Tableau II. 4 – Caractéristiques du MMZ conçu en PIC25G.....</i>	<i>95</i>
<i>Tableau III. 1 – Résultats de l’étude du BER.....</i>	<i>154</i>
<i>Tableau III. 2 – Bilan des performances des circuits « driver unitaire » (* simulation).....</i>	<i>157</i>
<i>Tableau IV. 1 – Bilan des performances du modulateur électro-optique complet (simulation).</i>	<i>187</i>
<i>Tableau CG. 1 – Etat de l’art des différents modulateurs électro-optiques simple voie sur silicium (* résultats de simulation).....</i>	<i>191</i>
<i>Tableau CG. 2 – Table de conversion PAM-4 n°1.....</i>	<i>195</i>
<i>Tableau CG. 3 – Table de conversion PAM-4 n°2.....</i>	<i>195</i>
<i>Tableau AN. 1 – Loi de commande pour une modulation PAM-4.....</i>	<i>204</i>

Glossaire

AWG :	Arrayed Waveguide Division Grating
BER :	Bit Error Ratio
BF :	Basse Fréquence
BJT :	Bipolar Junction Transistor
CAGR :	Compound Annual Growth Rate
CMOS :	Complementary Metal Oxide Semiconductor
CPU :	Central Processing Unit
CPWG :	Coplanar Waveguide with lower Ground plane
CNA :	Convertisseur Analogique / Numérique
DK :	Design Kit
DUT :	Device Under Test
DP-MZM :	Dual Parallel Mach Zehnder Modulator
DWDM :	Dense Wavelength Division Multiplexing
ER :	Extinction Ratio
HF :	Haute Fréquence
IMZ :	Interféromètre de Mach Zehnder
InP :	Phosphure d'Indium
IP :	Internet Protocole
MMZ :	Modulateur Mach Zehnder
MOS :	Metal-Oxide-Semiconducteur
MPHV :	Modulateur de Phase Haute Vitesse
NRZ :	Non Return to Zero
OOK :	On Off Keying
OMA :	Optical Modulation Amplitude
PAM :	Pulse Amplitude Modulation
PC :	Personal Computer
PDK :	Product Design Kit
PDM-N-QAM :	Polarization Division Multiplexed N-ary QAM
PED :	Programmable Error Detector
PIC25G :	Photonic Integrated Circuit 25 Gbits/s
PMMA :	Polyméthacrylate de méthyle

<i>PPG</i> :	Programmable Pattern Generator
<i>PRBS</i> :	Pseudo Random Binary Sequence
<i>QAM</i> :	Quadrature Amplitude Modulation
<i>RF</i> :	Radio Fréquence
<i>SAIT</i> :	Samsung Advanced Institute of Technology
<i>SE-MZM</i> :	Segmented-Mach Zehnder Modulator
<i>SiGe</i> :	Silicium-Germanium
<i>SiPh</i> :	Silicon Photonic
<i>TBH</i> :	Transistor Bipolaire à Hétérojonction
<i>TWE-MZM</i> :	Traveling Wave Electrodes-Mach Zehnder Modulator
<i>VCSEL</i> :	Vertical Cavity Surface Emitting Laser
<i>VNA</i> :	Vector Network Analyser
<i>WDM</i> :	Wavelength Division Multiplexing
<i>WLAN</i> :	Wireless Local Area Network
<i>WMAN</i> :	Wireless Metropolitan Area Network
<i>WPAN</i> :	Wireless Personal Area Network
<i>WWAN</i> :	Wireless Wide Area Network

INTRODUCTION GENERALE

Aujourd'hui, l'homme est de plus en plus connecté au réseau de communication mondial qu'est Internet. Dû au développement de nouveaux objets connectés, tels que les Smartphones ou encore les tablettes, il est possible de se connecter n'importe où, n'importe quand. Ces équipements multimédias ont donné naissance à un marché d'applications à très haut débit qui ne cesse de se développer. L'évolution grandissante de ces données mobiles tend à saturer le réseau Internet. C'est pour éviter cette saturation qu'il est nécessaire de faire évoluer les liens de transmission afin qu'ils puissent supporter des débits de données élevés.

Depuis une vingtaine d'années, le déploiement de réseaux de fibres optiques est à l'œuvre en France. Il est d'abord passé par de grandes « autoroutes optiques » structurant le territoire national et aujourd'hui il commence à arriver dans nos foyers. L'objectif de ce réseau est de proposer aux utilisateurs d'internet un débit minimal de 100 Mbits/s. Le déploiement de ces réseaux optiques a poussé le développement de nouvelles technologies optiques intégrées. Ces nouvelles technologies, dites « Photoniques », permettent aux objets de se connecter directement sur ce réseau fibré avec de très hauts débits. Ces technologies vont notamment permettre de réaliser des architectures électro-optiques intégrées pour proposer des communications très haut débit entre objets. Les modulateurs électro-optiques, qui vont permettre de réaliser la conversion onde électrique vers onde optique, sont des éléments clefs de ces liaisons haut débit.

Ce mémoire s'intéresse aux topologies de modulateurs électro-optiques qui garantissent à la fois un débit de données élevé et une consommation par bit faible. Un intérêt plus particulier sera porté sur les modulateurs électro-optiques qui manipulent une seule longueur d'onde optique (utilisation d'une seule fibre monomode). De plus, ces travaux mettront en œuvre des technologies silicium uniquement, car celles-ci représentent de grands intérêts d'intégration et de commercialisation. Finalement, l'association des nouvelles technologies 55 nm SiGe BiCMOS et PIC25G de STMicroelectronics permet de proposer un démonstrateur d'un modulateur électro-optique NRZ (« Non Return to Zero ») 100 Gbits/s

INTRODUCTION GENERALE

complètement intégré sur silicium (montage 3D). Ces travaux de recherche ont été effectués dans le cadre d'une thèse CIFRE avec la société STMicroelectronics à Crolles.

Le chapitre I rappelle le contexte des applications qui manipulent des flots de données plus ou moins importants. Après la description des besoins en terme de débit de données et de l'évolution (passée et à venir) des transferts d'IP sur Internet, les différents médias de communication sont présentés et comparés. Un état de l'art des architectures optiques est proposé afin de déterminer l'ensemble des verrous technologiques limitant les performances de ces moyens de communication.

Le chapitre II expose les principes physiques optiques utilisés pour réaliser des modulations optiques. Les différents types de modulateurs sont décrits avec leurs caractéristiques. Ce chapitre se concentre ensuite sur l'étude précise des modulateurs Mach Zehnder (MMZ). Différentes topologies sont investiguées pour proposer, au final, une topologie complète permettant de réaliser une transmission NRZ à 100 Gbits/s. Ce modulateur optique a donné lieu à une réalisation physique.

Le chapitre III présente la conception d'un driver unitaire, élément clef de la structure électro-optique complète. La réalisation et la mesure de deux démonstrateurs y sont détaillées. Une proposition aboutie du driver unitaire est ensuite présentée afin de réaliser le circuit driver complet pour le MMZ.

Le Chapitre IV propose une architecture complète du driver permettant de piloter le modulateur optique. L'étude des phénomènes de propagations y ai détaillée. Finalement, l'assemblage et les résultats de simulation du modulateur électro-optique sont analysés. Le démonstrateur réel, quant à lui, est en cours de fabrication.

Enfin, la conclusion générale de ce manuscrit permet de situer le modulateur électro-optique proposé dans l'état de l'art actuel des architectures optiques sur silicium. Ce mémoire se conclut ensuite par la présentation de plusieurs perspectives de recherche qui permettraient de faire évoluer le démonstrateur conçu.

CHAPITRE I :

Introduction

Table des matières

I-	LES BESOINS EN TRANSMISSION DE DONNEES HAUT DEBIT	24
II-	LES DIFFERENTS SUPPORTS DE COMMUNICATIONS	26
II.1-	Les liaisons sans fil ou « Wireless »	27
II.2-	Les liaisons filaires (métalliques)	28
II.2.a-	Caractéristiques générales des câbles métalliques	29
II.2.b-	La paire torsadée	30
II.2.c-	Le câble coaxial.....	31
II.3-	Les liaisons par fibre optique	32
III-	LES ENJEUX DES SYSTEMES PHOTONIQUES SUR SILICIUM..	34
III.1-	Les avantages attendus de la photonique sur silicium (SiPh)	35
III.2-	Comparaison avec les technologies III-V	36
IV-	LES ARCHITECTURES EXISTANTES POUR LES LIAISONS OPTIQUES	37
IV.1-	Le multiplexage de longueurs d'onde.....	37
IV.2-	La structure à fibre monomode	41
IV.2.a-	Les différentes modulations optiques complexes.....	42
IV.2.a.i-	La modulation PDM-N-QAM (« Polarization Division Multiplexed N-ary Quadrature Amplitude Modulation »).....	42
IV.2.a.ii-	La modulation PAM-N (« Pulse Amplitude Modulation »).....	44
IV.2.b-	Les systèmes optiques NRZ (ou OOK).....	47
V-	CONCLUSION	50

I- LES BESOINS EN TRANSMISSION DE DONNEES HAUT DEBIT

Les liens de communications sont des convoyeurs de l'information présents dans la vie de tous les jours. Ces interconnexions se retrouvent à différentes échelles. Les liens à l'échelle macroscopique, comme les connexions transatlantiques, ont grandement influé sur la manière dont les personnes communiquent, travaillent et échangent entre elles au niveau international. A l'échelle microscopique, ces interconnexions sont des éléments clefs pour transmettre l'information entre différentes fonctions électroniques, comme, par exemple, la communication entre un microprocesseur et sa mémoire de stockage. De nos jours, l'évolution technologique des différents équipements de communication a pour effet d'augmenter la quantité de données manipulées par ceux-ci. Cette évolution des équipements multimédias influe grandement sur le trafic des données Internet. En effet, l'émergence des services comme le « cloud », les applications pour smartphone, le stockage de masse et l'Internet des objets, provoquent une explosion du trafic des données sur le web qui augmente exponentiellement depuis les années 1980. La Figure I. 1 présente une prédiction de l'évolution du trafic Internet mondial jusqu'en 2020 [1].

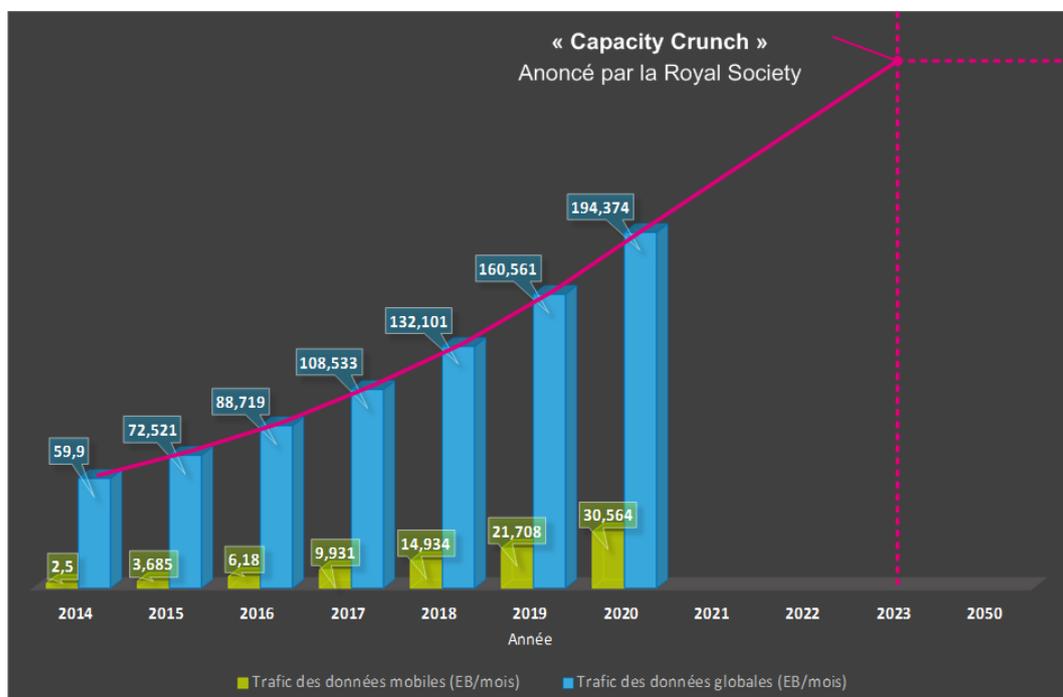


Figure I. 1 – Prédiction de l'évolution du trafic Internet mondial dans les 5 prochaines années.

Dans cet article, Cisco annonce un taux de croissance annuelle (CAGR) du trafic des protocoles Internet (IP) de 22 % pour les cinq prochaines années. Cette augmentation

s'explique par l'accroissement de la communauté mondiale des utilisateurs d'Internet. Celle-ci devrait passer de 3 milliards d'utilisateurs en 2015, à 4,1 milliards en 2020.

La « Royal Society » s'est également intéressée à ce phénomène d'explosion du trafic des données Internet. Dans son rapport publié en février 2016 [2], les limitations des liens de communications sont étudiées et confrontées à la demande grandissante de débit de données. Il en résulte qu'en 2023, la demande en termes de débit de données devrait surpasser l'offre. En effet, les réseaux de communications actuellement déployés devraient atteindre leurs saturations d'ici 7 ans. C'est cette saturation du réseau Internet qui est nommée « Capacity Crunch ».

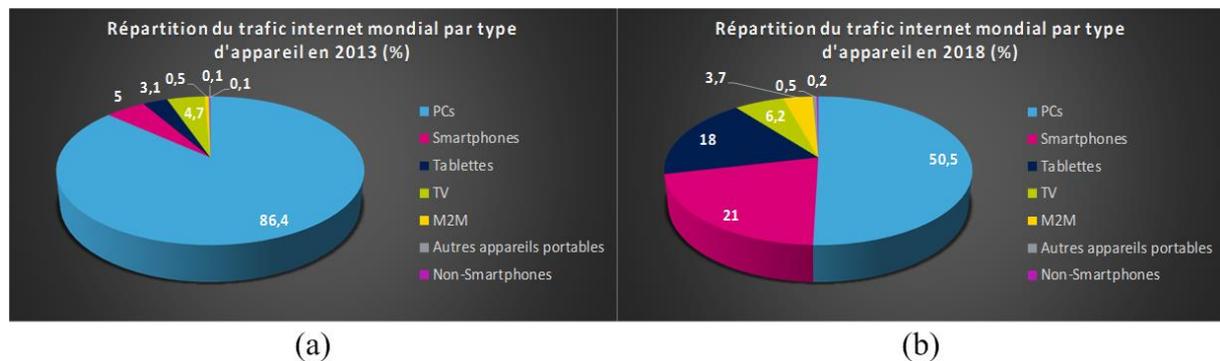


Figure I. 2 – (a) Répartition du trafic Internet mondial en 2013 selon les types d'appareils de communication ; (b) Prédiction de la répartition du trafic Internet mondial en 2018 selon les types d'appareils de communication.

Dans un article du groupe Cisco [3], le détail de la répartition du trafic de données par type d'équipement multimédia est analysé. La Figure I. 2 confronte cette répartition du trafic entre les années 2013 (Figure I. 2 (a)) et 2018 (Figure I. 2 (b)). Si en 2013 plus de 85 % du trafic Internet était dû à l'utilisation des ordinateurs personnels (PCs), contre 15 % pour les appareils mobiles, ce ne sera plus le cas en 2018 d'après Cisco. En effet, comme expliqué ci-dessus, l'émergence des nouvelles technologies mobiles va inverser cette tendance. La Figure I. 2 (b) montre qu'en 2018 les données mobiles devraient représenter 50 % du trafic. Avec une très forte augmentation des données manipulées par les smartphones et les tablettes.

Cette soif de débit de données (ou bande passante) existe aussi dans le domaine des supercalculateurs et des centres de stockage (data center). Elle est motivée par les services financiers, l'industrie militaire, etc... Le principal verrou à la conception des superordinateurs se trouve entre le microprocesseur (CPU) et la mémoire. Actuellement, la réalisation de ces supercalculateurs repose sur la parallélisations des interconnexions et des processus. Avec cette architecture, il est possible de faire travailler plus de cent CPUs en parallèle. Cette structure nécessite une énorme concentration d'interconnexions et de « switches » dont les

propriétés énergétiques sont mauvaises et dont le coût de mise en œuvre est élevé. Une étude statistique [4] montre que 15 % à 23 % de l'énergie de ces superordinateurs est consommée par les interconnexions. IBM propose des supercalculateurs comme le « Roadrunner » [5] qui est très gourmand en énergie ; 2,4 MW (l'équivalent de la puissance moyenne d'une éolienne de 80 à 125 mètres de haut) sont nécessaires pour l'alimenter. Le superordinateur japonais, conçu par Fujitsu, quant à lui consomme 12,7 MW [6], il requiert sa propre centrale d'alimentation. Enfin, les « data centers » sont eux aussi des ogres énergétiques. Le site de Google implanté dans l'Oregon atteint une consommation de 103 MW, ce qui représente l'équivalent de la consommation de la ville de Newcastle [7]. Ce centre est implanté à côté d'un barrage hydraulique de 1,8 GW pour assurer une alimentation continue du site.

Comme montré avec les « data centers » et les superordinateurs, la consommation des liens de transmission est aussi un enjeu majeur. Ceux-ci représentent ~20 % de cette consommation totale. Il sera donc nécessaire de proposer des supports de transmission très efficaces énergétiquement avec une large bande passante afin d'atteindre des débits de données élevés. Dans l'article [8], Maurizio Zuffada, de STMicroelectronics, propose une « road map » pour la photonique sur silicium. Dans cette « road map », il prévoit que l'énergie par bit pour ces liens optiques sera inférieure à 1 pJ/bit à l'horizon 2021 pour un débit binaire de 800 Gbits/s par lien optique.

La suite de ce chapitre va présenter les différents supports de transmission qui peuvent être déployés afin de transmettre l'information.

II- LES DIFFERENTS SUPPORTS DE COMMUNICATIONS

Pour véhiculer le gigantesque flot d'informations circulant à travers le globe, plusieurs supports de transmission peuvent être utilisés. Chacun de ces supports a des caractéristiques spécifiques qui vont permettre de les sélectionner suivant le type de communication à réaliser et l'environnement d'action. Ces interconnexions peuvent être regroupées en trois types de supports :

- Support sans fil « Wireless »
- Support filaire (métallique)
- Support optique

Ces trois familles de lien de transmission vont être détaillées, afin d'identifier leurs avantages et inconvénients, mais aussi leurs domaines d'application.

II.1- Les liaisons sans fil ou « Wireless »

Un réseau sans fil est, comme son nom l'indique, un réseau permettant d'interconnecter au moins deux appareils entre eux sans liaison filaire. Ce type de réseau peut être associé à un réseau de télécommunications pour réaliser des interconnexions entre nœuds. Il permet à un utilisateur de rester connecté tout en étant en mouvement dans un périmètre d'action plus ou moins étendu. On parle alors de « mobilité ».

Les réseaux sans fil reposent sur la mise en œuvre d'ondes radiofréquences pour transmettre le flot d'informations. Il existe différentes technologies qui se distinguent par la fréquence d'émission utilisée ainsi que par le débit et la portée des transmissions. Le rayonnement géographique des ondes est relativement limité étant donnée la faible puissance d'émission matérielle actuelle. C'est pour cette raison que les réseaux sans fil sont avant tout développés comme réseaux internes. La Figure I. 3 présente les différentes catégories qui existent pour les réseaux sans fil. Celles-ci sont classées par la taille de leur rayon d'action.

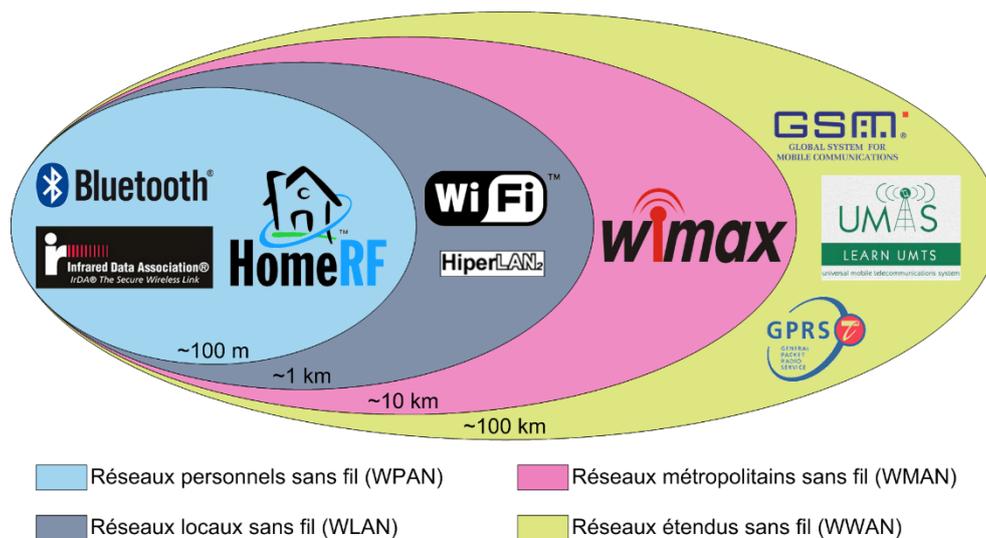


Figure I. 3 – Catégories de réseaux sans fil.

Contrairement à l'utilisation d'une liaison filaire, où les données sont confinées dans un câble, les ondes électromagnétiques sont volatiles. Il est donc possible pour une personne extérieure « pirate » d'écouter le réseau si les données ne sont pas protégées. Ce phénomène pose aussi un problème d'interférences entre les différents canaux d'émission. En effet, les réseaux sans fil sont largement exploités par un grand nombre d'applications (scientifiques, amateurs, militaires, etc...). L'instauration d'une réglementation est alors nécessaire pour que toutes ces applications puissent communiquer sans se perturber mutuellement. Cette réglementation, très stricte, impose les standards de toutes les communications sans fil disponibles actuellement. Dû à leurs fréquences centrales d'émission et à cette

réglementation, les bandes passantes des différents canaux sont limitées. Il est donc nécessaire d'utiliser des modulations complexes pour augmenter les débits de données sur ce type de réseau.

Les liaisons satellites sont aussi un autre moyen de connecter des objets sans lien filaire. Ces liaisons sont, la plupart du temps, un moyen de connecter des utilisateurs pour lesquels le réseau câblé est absent de leur zone de résidence. Ce type de communication utilise les bandes de fréquence Ka et Q pour proposer un débit de données élevé. Le schéma de la Figure I. 4 représente une liaison Internet par satellite.

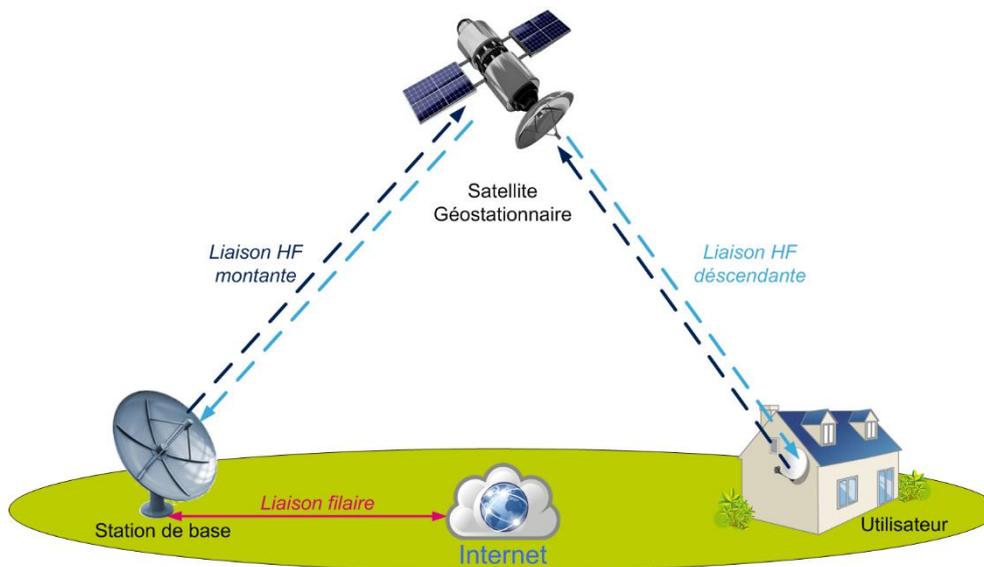


Figure I. 4 – Réseau sans fil par satellite.

Le réseau satellitaire est lui aussi impacté par l'évolution des technologies de télécommunication. Actuellement les charges utiles des satellites sont conçues pour une application bien précise. Pour rendre le réseau satellitaire plus reconfigurable des travaux de recherches sont actuellement en cours pour rendre ces charges actives plus adaptatives [9]. L'optimisation de la bande passante est aussi un enjeu important pour proposer des transmissions de données plus performantes.

II.2- Les liaisons filaires (métalliques)

Les supports filaires englobent la paire métallique, le câble coaxial et la fibre optique. Cette dernière sera étudiée à part dans la partie II.3-, cette partie va se concentrer sur les liens de transmission métalliques.

II.2.a- Caractéristiques générales des câbles métalliques

Un câble de propagation peut être modélisé par une succession de tronçons de longueur dx . Le quadripôle équivalent est composé des paramètres r , l , g et c (R , L , G , et C pour $dx = 1$ m).

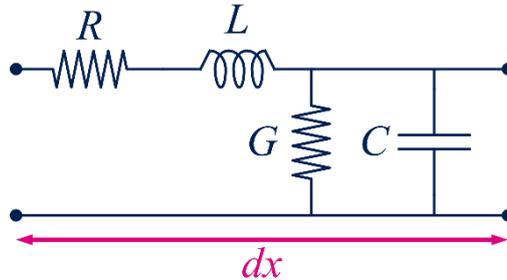


Figure I. 5 – Modèle équivalent d'un tronçon de câble de longueur $dx = 1$ m.

Avec :

- R la résistance des conducteurs (Ω/m).
- L l'inductance du câble (H/m).
- G la conductance (fuite des isolants) (Ω^{-1}/m).
- C la capacité entre les conducteurs (F/m).

Grâce à cette modélisation des lignes filaires, il est possible d'exprimer plusieurs paramètres qui vont permettre de décrire les performances de ces liens de transmission. Les principales caractéristiques sont présentées dans la suite de cette section.

L'impédance caractéristique Z_C :

$$Z_C = \sqrt{\frac{R+jL\omega}{G+jC\omega}} \quad (\text{I- 1})$$

Dans le cas d'un câble idéal où les pertes sont nulles, l'équation (I-1) devient :

$$Z_C = \sqrt{\frac{L}{C}} \quad (\text{I- 2})$$

Le coefficient de propagation γ :

$$\gamma = \sqrt{(R + jL\omega)(G + jC\omega)} = \alpha + j\beta \quad (\text{I- 3})$$

Où α est l'atténuation (neper/m) et β la propagation (rd/m).

Les ondes stationnaires :

Pour un câble d'impédance caractéristique Z_C où une impédance Z_t est connectée sur sa sortie, les paramètres suivants sont définis :

Le taux d'ondes stationnaires TOS :

$$TOS = \frac{|Z_t|}{|Z_c|} \quad (I-4)$$

Le coefficient de réflexion k :

$$k = \frac{TOS-1}{TOS+1} \quad (I-5)$$

Les pertes ohmiques :

Un des paramètres qui sera le plus limitant pour les liaisons métalliques est l'atténuation de ceux-ci. Cette atténuation est principalement due aux pertes ohmiques dans le câble (R). Cette résistance va dépendre principalement :

- De la résistivité du matériau.
- De la section ($R = \rho/s$).
- De la température.
- De la fréquence (effet de « peau »).

L'étude de la paire torsadée et du câble coaxial va être maintenant présentée.

II.2.b- La paire torsadée

Il existe deux types de paires torsadées, celles non blindées qui seront plus sensibles au bruit extérieur et celles blindées. Ces deux types de câble sont présentés sur la Figure I. 6.

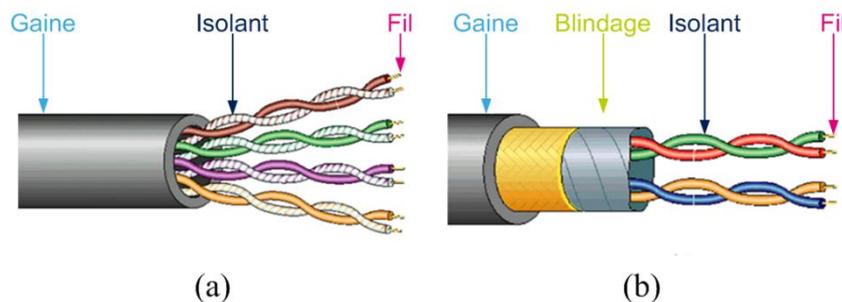


Figure I. 6 – (a) Paire torsadée non blindée ; (b) Paire torsadée blindée.

Ce support de communication a pour avantages d'être très commun. Il est déjà déployé pour le réseau téléphonique filaire. Il propose un débit binaire pouvant atteindre 100 Mbits/s et sa mise en œuvre est facile et peu onéreuse. En revanche sa bande passante reste limitée avec une sensibilité au bruit importante.

L'étude de l'atténuation d'un tel support montre que ces pertes sont très importantes :

En base fréquence (BF) $R \gg L\omega$ d'où :

$$\alpha = \sqrt{\frac{RC\omega}{2}} \quad (\text{I- 6})$$

En haute fréquence (HF) $R \gg L\omega$ d'où :

$$\alpha = \frac{R}{2} \sqrt{\frac{C}{L}} \quad (\text{I- 7})$$

Dans le cas d'un câble téléphonique classique constitué d'une paire de cuivre ($\rho = 1,7.10^{-8} \Omega.m$), de diamètre 0,6 mm et dont les deux conducteurs sont distants de 1,2 mm, isolé par un isolant de permittivité relative $\epsilon_r = 2$. Les performances obtenues sont les suivantes :

Paramètres constants :

$$C = 40 \text{ pF.}$$

Câble utilisé en BF ($f = 800 \text{ Hz}$) :

$$R = 0,12 \Omega/m ; L = 0,65 \mu\text{H/m} ; Z_C = 772 \Omega ; \alpha = 110.10^{-6} \text{ np/m.}$$

$$\text{Atténuation} = 0,95.10^{-3} \text{ dB/m} = 9,5 \text{ dB/km}$$

Câble utilisé en HF ($f = 100 \text{ MHz}$) :

$$R = 2,75 \Omega/m ; L = 0,44 \mu\text{H/m} ; Z_C = 104 \Omega ; \alpha = 13,75.10^{-3} \text{ np/m.}$$

$$\text{Atténuation} = 119,4.10^{-3} \text{ dB/m} = 119,4 \text{ dB/km}$$

Il apparait clairement dans cette application numérique que pour des utilisations hautes fréquences la paire torsadée va très rapidement être limitée. Les pertes pour ces fréquences vont être énormes, malgré l'utilisation de répéteurs pour amplifier le signal. Cette solution ne peut pas atteindre des performances suffisantes pour proposer des débits binaires élevés (~100 Gbits/s).

II.2.c- Le câble coaxial

Le câble coaxial est un support plus approprié à la transmission des signaux RF. Il offre une bande passante supérieure à la paire différentielle. Un schéma de détail de ce type de câble est proposé Figure I. 7.

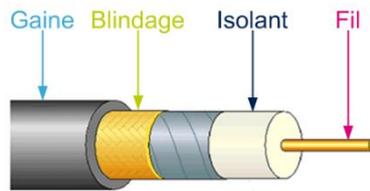


Figure I. 7 – Câble coaxial.

Un câble coaxial est constitué de deux conducteurs cylindriques sur un même axe, séparé par un isolant de qualité (Téflon, polythène, polypropylène, air, etc..). Son impédance sera faible aux basses fréquences. Les câbles coaxiaux ne doivent pas être confondus avec les câbles blindés dont le blindage ne sert qu'à protéger le ou les conducteurs centraux des perturbations extérieures. Ce médium de transmission est le plus versatile des supports. Dans le cas du câble coaxial, son atténuation s'écrit :

$$\alpha = \frac{R}{2Z_C} + \frac{GZ_C}{2} \quad (\text{I- 8})$$

$R/2Z_C$ sont les pertes métal et $GZ_C/2$ sont les pertes diélectriques.

Dans le cas d'un câble coaxial de type RG58 utilisé dans les réseaux Ethernet 10BAS2, les performances obtenues sont les suivantes :

Paramètres constants :

$$L = 0,256 \mu\text{H/m} ; C = 99,7 \text{ pF} ; Z_C = 50,6 \Omega.$$

Câble utilisé en BF ($f = 800 \text{ Hz}$) :

$$R = 3,53 \cdot 10^{-3} \Omega/\text{m} ; \alpha = 34,8 \cdot 10^{-6} \text{ np/m}.$$

$$\text{Atténuation} = 0,3 \cdot 10^{-3} \text{ dB/m} = 0,3 \text{ dB/km}$$

Câble utilisé en HF ($f = 100 \text{ MHz}$) :

$$R = 1,25 \Omega/\text{m} ; \alpha = 12,4 \cdot 10^{-3} \text{ np/m}.$$

$$\text{Atténuation} = 108 \cdot 10^{-3} \text{ dB/m} = 108 \text{ dB/km}$$

Une fois de plus, les pertes ohmiques d'un tel câble rendent le support incompatible avec des transmissions longue portée. Une alternative doit être trouvée au support métallique. Les technologies optiques vont permettre de combler ce gap.

II.3- Les liaisons par fibre optique

La lumière est une onde électromagnétique qui est définie par sa longueur d'onde dans le vide. La lumière visible va de $0,4 \mu\text{m}$ (violet) à $0,7 \mu\text{m}$ (rouge). Les infrarouges sont

utilisés dans les fibres optiques (0,85 μm , 1,3 μm et 1,5 μm principalement). La fréquence de la porteuse est donc très élevée ce qui va permettre à l'atténuation d'être indépendante d'une modulation de quelques GHz. La fibre optique est un guide d'onde qui va permettre de guider le faisceau optique. La Figure I. 8 présente le schéma de deux exemples de fibres optiques.

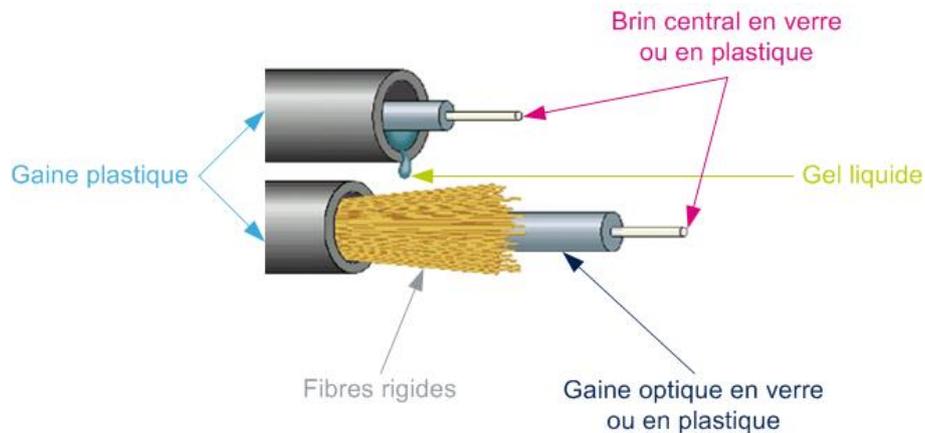


Figure I. 8 – Fibres optiques.

Une fibre optique est constituée d'un brin central, en verre ou en plastique, entouré d'une gaine optique, en verre ou en plastique, mais d'indice de réfraction différent. Ce système permet de garder le rayon lumineux à l'intérieur de la fibre. Pour la transmission de données, seule la silice (forme cristalline la plus pure du verre) est utilisée. La silice est dopée par du germanium (GeO_2) ou du phosphore (P_2O_5) qui augmentent l'indice du cœur, ou bien du fluor ou du bore (B_2O_3) pour réduire l'indice de la gaine. On obtient ainsi des fibres ayant une très faible atténuation (5 dB/km à 10 dB/km à 0,85 μm et 1 dB/km à 3 dB/km à 1,3 μm) et une ouverture numérique [10] réduite. D'autres matériaux à l'étude (Béryllium fluoré par exemple) permettraient une atténuation de 0,005 dB/km et autoriseraient des liaisons > 2000 km sans répéteur. Le verre est utilisé pour construire des conducteurs de lumière regroupant plusieurs centaines de fibres et le PMMA (Polyméthacrylate de méthyle) pour construire des fibres épaisses et économiques (1,3 mm).

La fibre optique présente les avantages suivants :

- **Des performances** (atténuation faible, bande élevée) permettant des liaisons haut débits sur de longues distances sans répéteur.
- **Une immunité électromagnétique** : insensibilité aux parasites, aux orages, etc...
- **Une isolation galvanique** : pas de problème de terre dans le raccordement entre deux bâtiments.
- **Confidentialité** : piratage très difficile.

- **Légereté** : une fibre pèse quelques grammes par kilomètre, un câble torsadé peut peser de 20 kg/km à 100 kg/km (selon le nombre de fibres de protection) contre plus de 200 kg/km pour un câble coaxial.

Le Tableau I. 1 compare les performances des différents liens filaires :

Support	Débit binaire (Gbits/s)	Résistance au bruit	Atténuation (dB/km)	Fréquence de coupure (MHz)	Remarque
<i>Paire téléphonique</i>	≤ 0,1	Faible	BF : 9,5 HF : 119	~30	Très répandue Connexion facile
<i>Paire torsadée blindée</i>	0,1	Bonne	BF : ~10 HF : ~120	~300	Connexion facile
<i>Câble coaxial</i>	0,1 ou plus	Très bonne	BF : ~0,3 HF : ~108	~100.000	Répandue Connexion facile
<i>Fibre optique</i>	Plusieurs centaines	Excellente	1 à 3	230.000.000	Répandue Connexion difficile

Tableau I. 1 – Bilan des performances des différents liens filaires.

Dans ce bilan des liaisons filaires, il apparait très clairement que la fibre optique est la candidate idéale pour réaliser des transmissions très haut débit sur de longues distances. C'est pourquoi la suite de ce chapitre va s'intéresser aux technologies et systèmes optiques intégrés sur silicium et III-V.

III- LES ENJEUX DES SYSTEMES PHOTONIQUES SUR SILICIUM

La fibre optique est une solution très performante pour réaliser des liens de transmission filaire très longue distance à très haut débit (**II.3-**). Cependant, c'est aussi une candidate très intéressante pour la conception d'interconnexions plus courtes comme, par exemple, puce à puce ou même intrapuce. Le but est de mettre à profit la très large bande passante et la faible consommation énergétique des liens optiques afin de proposer des transmissions très haut débit. Cette partie va présenter, dans un premier temps, les avantages de la mise en œuvre des technologies photoniques sur silicium. Et dans un second temps, celles-ci seront confrontées aux technologies III-V utilisées classiquement pour ce type de communications optiques.

III.1- Les avantages attendus de la photonique sur silicium (SiPh)

L'intégration des liens optiques dans les circuits électroniques est une aubaine pour augmenter les performances des systèmes de communication. En effet, cette nouvelle technologie permettrait de repousser les limites en termes de puissance de calcul et de vitesse de traitement des données. En proposant des liens de transmission très performants entre un CPU et sa mémoire par exemple, il serait possible d'imaginer des ordinateurs ultra-performants. La vitesse de ces machines est actuellement limitée par les liaisons métalliques qui ne supportent pas des débits de données élevés. La photonique est aussi une bonne alternative pour proposer des liaisons de transmission à faible consommation énergétique. L'industrialisation de la photonique sur silicium devient donc un enjeu de taille pour les futurs systèmes de communication. La Figure I. 9 montre que le gap entre les liaisons électrique et optique devrait être comblé par la technologie SiPh.

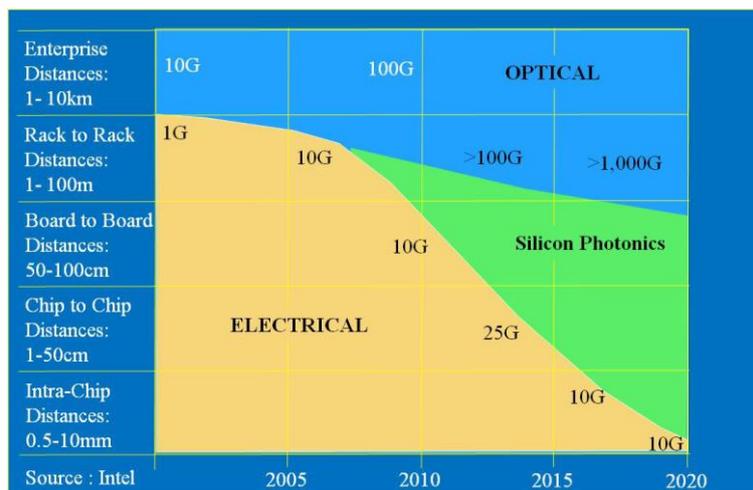


Figure I. 9 – Limites des débits de donnée pour différentes distances de communication et technologies [8].

Cette tendance est confirmée par Kinam Kim, Président et CEO de « Samsung Advanced Institute of Technology » (SAIT), lors de sa présentation intitulée « Future Silicon Technology » à ESSCIRC/ESSDERC 2012 [11]. En effet, il donne comme seuil de rentabilité pour la photonique intégrée par rapport au cuivre, les valeurs de 40 Gbits/s et de 1 mm au-delà desquelles le déploiement sur cuivre est plus coûteux que la photonique.

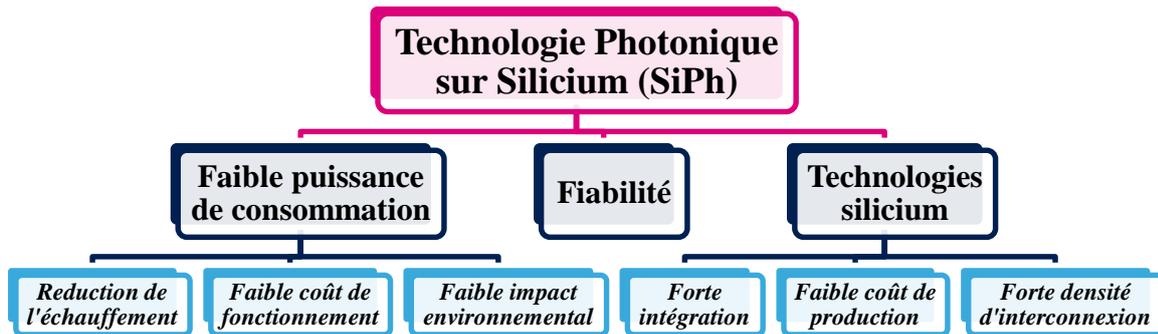


Figure I. 10 – Les différents avantages de la technologie SiPh.

De plus, comme détaillée sur la Figure I. 10, l'utilisation des technologies silicium présente plusieurs avantages [12]. Les majeurs d'entre eux sont :

- Le **faible coût de fabrication**, car les procédés de fabrication sur silicium sont déjà développés. Il suffit de les réutiliser pour développer des bibliothèques de composants optiques et électro-optiques.
- La **faible consommation énergétique** de ces technologies permet d'envisager des solutions électro-optiques très efficaces du point de vue de la consommation par bit.
- La **forte densité d'intégration** des systèmes électro-optiques complets. Les parties électrique et optique peuvent être intégrées sur le même substrat.

III.2- Comparaison avec les technologies III-V

Les composants photoniques hybrides basés sur les technologies III-V présentent des problèmes d'interconnexions avec les composants électroniques (sur silicium) traditionnels [8]. Cette limitation élimine les technologies III-V pour l'intégration intrapuce des liens optiques. De plus, les technologies III-V ont une densité d'intégration bien plus faible que les technologies silicium (Figure I. 11).

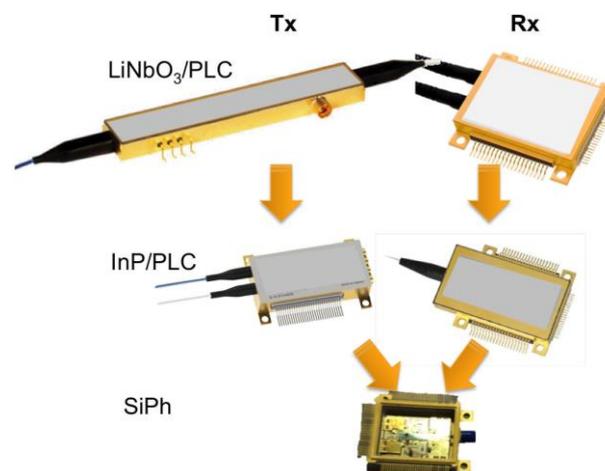


Figure I. 11 – Intégration des modules optique en III-V et SiPh [13].

En contrepartie, les technologies III-V restent indispensables au silicium pour la réalisation des sources lumineuses.

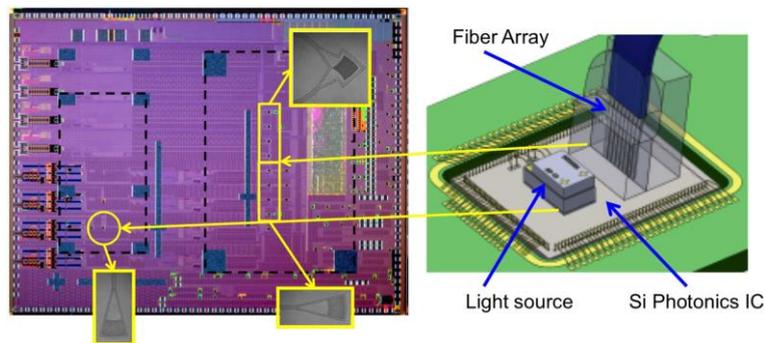


Figure I. 12 – Intégration du laser et des fibres optiques sur une puce SiPh [13].

En effet les propriétés physiques du silicium ne permettent pas la réalisation de source laser. Celle-ci doit être reportée sur les puces silicium par montage 3D (Figure I. 12).

IV- LES ARCHITECTURES EXISTANTES POUR LES LIAISONS OPTIQUES

Le besoin d'augmenter les débits de transmission étant très fort, plusieurs solutions ont été proposées à cette fin. Cette recherche a donné naissance à plusieurs architectures de liens optiques. Chacune d'entre elles ayant des avantages et des inconvénients. Des techniques de multiplexage des longueurs d'ondes ou encore de parallélisations des fibres ont été proposées. D'autres essaient de repousser les limites des architectures utilisant une seule longueur d'onde dans un guide unique. Ces différentes topologies vont être présentées dans la suite de cette section.

IV.1- Le multiplexage de longueurs d'onde

Le principe de cette méthode est de transmettre différentes longueurs d'onde optiques dans un même guide. Chacune des longueurs d'onde est modulée indépendamment permettant ainsi de transmettre une information différente sur chacune d'entre elles. L'avantage de cette technique est qu'elle utilise qu'une seule fibre optique, même si celle-ci est plus complexe à réaliser. En effet, le lien optique mis en œuvre dans cette solution doit permettre le passage de différentes longueurs d'onde.

Ci-après, deux exemples d'architectures WDM sont présentés. Le premier de ces exemples offre une transmission WDM de 1 Tbits/s [14]. Cette architecture utilise dix

longueurs d'onde optiques pour réaliser cette transmission. La Figure I. 13 présente le schéma de cette topologie.

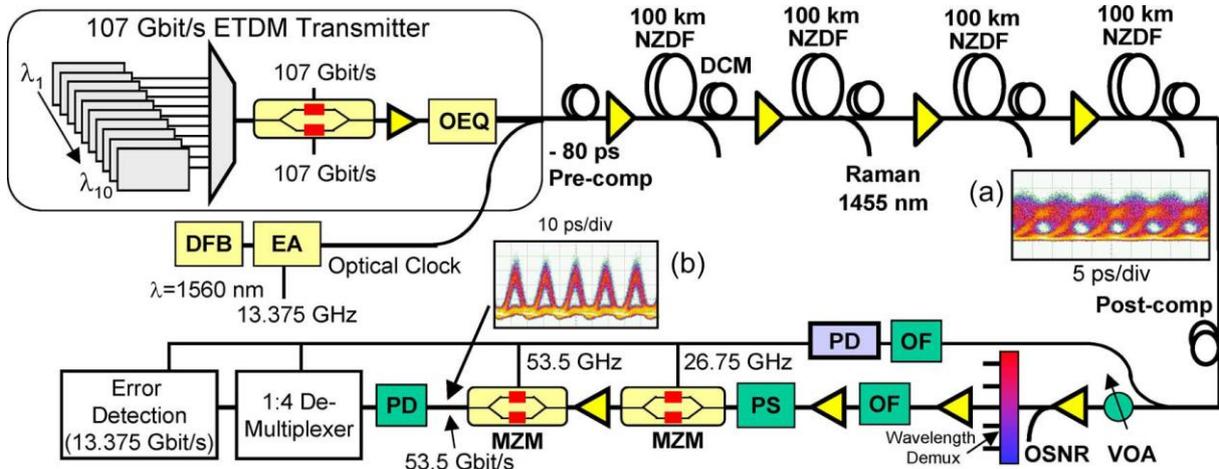


Figure I. 13 – Architecture d'une transmission 1-Tbits/s ($10 \cdot 107$ Gbits/s) WDM (« Wavelength Division Multiplexing ») [14] (2007).

Cette structure utilise un modulateur optique de type Mach Zehnder pour moduler chaque longueur d'onde. Le système est réalisé avec des technologies SiGe et III-V. Cette modulation NRZ (« Non Return to Zero ») est réalisée à un débit de 107 Gbits/s, la combinaison des dix longueurs d'onde offre un débit total de 1 Tbits/s. Cette communication a été testée avec une longueur de fibre optique de 1000 km. Les résultats obtenus sont présentés sur la Figure I. 14

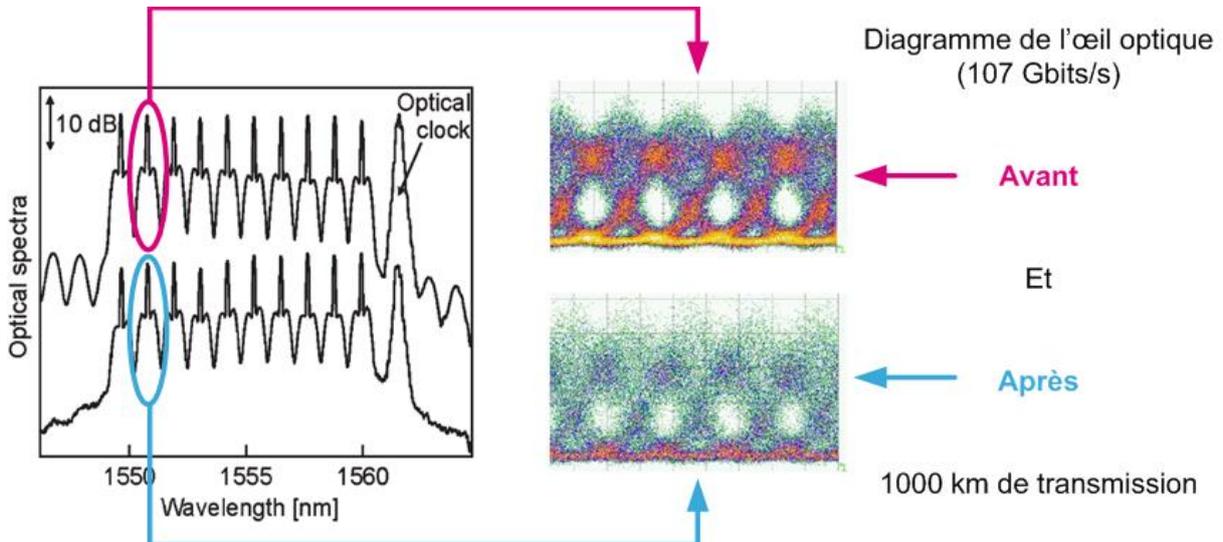


Figure I. 14 – Spectre lumineux (à gauche) et diagramme de l'œil (à droite) mesurés avant et après 1000 km de longueur de fibre [14].

L'étude du spectre optique en entrée/sortie de la fibre permet d'identifier les différentes longueurs d'onde. Une horloge est aussi émise pour permettre la synchronisation

des données entre l'émetteur et le récepteur afin de pouvoir retrouver les différents bits émis. Le diagramme de la voie 2 du système est présenté sur la Figure I. 14. Celui-ci est bien détérioré en sortie des 1000 km de fibre.

Une autre structure similaire à base de résonateurs en anneau a été proposée dans [15]. Celle-ci met en œuvre huit longueurs d'onde optiques différentes qui sont combinées ensemble dans une même fibre. Cette combinaison est effectuée hors puce comme le montre la Figure I. 15 (a). Pour moduler ces huit faisceaux lumineux, huit anneaux résonants (un par longueur d'onde) sont implémentés tout au long du guide d'onde optique (Figure I. 15 (a)).

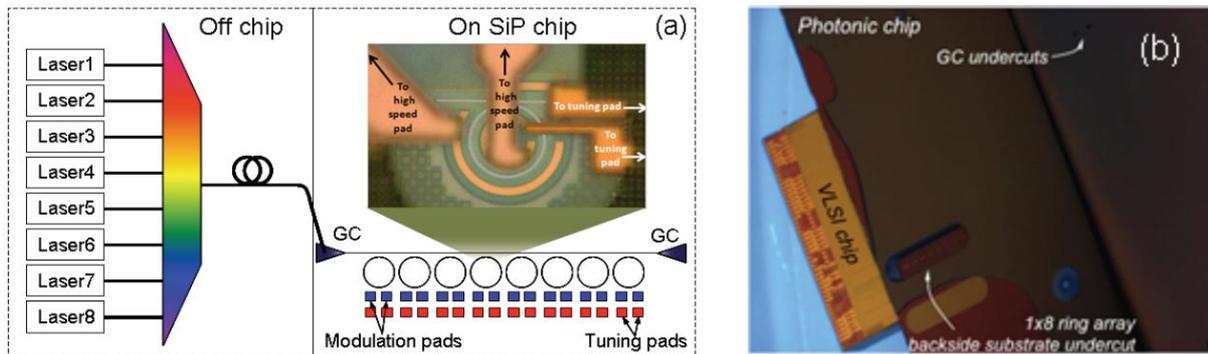


Figure I. 15 – (a) Architecture d'une transmission 100 Gbits/s ($8 \times 12,5$ Gbits/s) WDM ;
(b) Photo du montage de la puce photonique (silicium) [15] (2013).

Une photo du démonstrateur mesuré, en 130 nm HIP7_SOI CMOS, est présentée Figure I. 15. Les résultats obtenus pour ce transmetteur optique 100 Gbits/s sont présentés Figure I. 16.

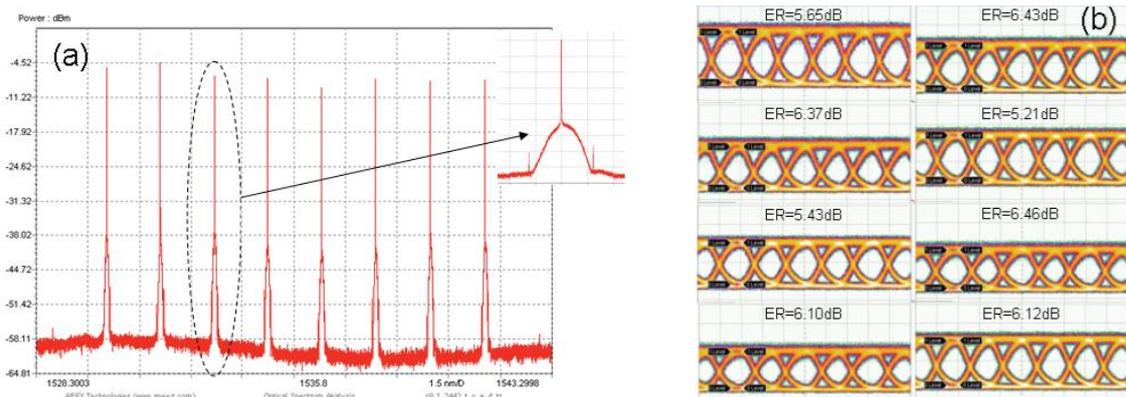


Figure I. 16 – (a) Spectre optique en sortie du transmetteur optique WDM 100 Gbits/s ;
(b) Diagramme de l'œil optique des 8 longueurs d'onde à un débit de 12,6 Gbits/s [15].

Une fois de plus on retrouve les différentes longueurs d'onde utilisées pour ce transmetteur WDM sur l'analyse du spectre optique (Figure I. 16 (a)). Une excellente

ouverture des différents diagrammes de l'œil est obtenue avec, en moyenne, un taux d'extinction de 6 dB (Figure I. 16 (b)).

Ces deux exemples de structure optique permettent de montrer qu'il est possible d'atteindre de très hauts débits avec des liens optiques. Cependant cette solution de multiplexage de différentes longueurs d'onde optiques présente l'inconvénient d'utiliser une source laser différente pour chaque faisceau lumineux. Cela va directement impacter la consommation globale du système et son intégration. Un tel système sera énergivore dû aux nombreuses sources optiques utilisées, mais aussi de taille conséquente, car il faudra toutes les intégrer au système. L'utilisation d'un seul guide de transmission est par contre un point positif pour cette architecture. Le coût d'implantation d'une fibre est en effet relativement important.

D'autres systèmes de multiplexage utilisent aussi plusieurs longueurs d'onde optiques sauf que, contrairement aux deux exemples précédents, le multiplexage des faisceaux optiques est réalisé sur le circuit comme présenté dans [16]. Une structure DWDM (« Dense WDM »), est implémentée dans cette référence. Celle-ci met en œuvre trente-deux faisceaux optiques avec une modulation de 10 Gbits/s sur chacun d'eux. Le réseau de guide d'onde appelé AWG (« Arrayed Waveguide Grating ») est présenté sur la figure Figure I. 17.



Figure I. 17 – Réseau de 32 guides d'ondes (AWG) [16] (2010).

L'utilisation d'un réseau de guide optique sur silicium à l'avantage d'être plus compact que l'utilisation d'un multiplexeur ou démultiplexeur externe. Les résultats obtenus pour ce transmetteur optique 320 Gbits/s sont présentés Figure I. 18.

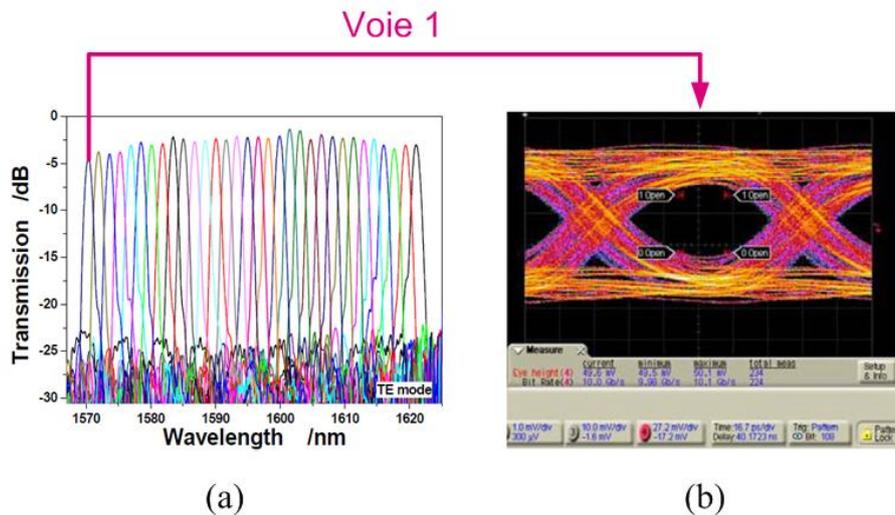


Figure I. 18 – (a) Spectre optique en sortie du transmetteur optique DWDM 320 Gbits/s ;
 (b) Diagramme de l’œil optique de la voie 1 à un débit de 10 Gbits/s [16].

Pour ce nouveau système, le spectre optique est très dense (Figure I. 18 (a)). En effet sur une plage de 50 nm, trente-deux faisceaux lumineux sont concentrés. Une très bonne ouverture du diagramme de l’œil est obtenue sur chaque voie du système (Figure I. 18 (b)). Ce type de système est précurseur pour les communications Térabits.

Toutefois, la mise en œuvre d’un tel système à l’échelle macroscopique nécessiterait un coût gigantesque, car il faudrait changer le réseau fibré actuel pour le remplacer par des fibres multimodes. Une autre solution pour augmenter le débit de données, consiste à optimiser l’utilisation de la bande passante d’une fibre monomode. C’est cette dernière solution qui va être étudiée ci-après.

IV.2- La structure à fibre monomode

Deux solutions peuvent être envisagées pour augmenter le débit de données dans une unique fibre optique. La première a pour objectif de réaliser des modulations plus ou moins complexes pour optimiser la bande passante disponible. Cette dernière technique d’optimisation d’une fibre est basée sur l’amélioration de l’efficacité spectrale. L’autre solution consiste à repousser les limites en termes de bande passante d’un lien optique. Dans ce second cas, une modulation simple NRZ est utilisée pour transmettre la donnée. Cette dernière section va présenter ces deux méthodes qui permettent d’augmenter le débit binaire d’une transmission sur une seule voie optique.

IV.2.a- Les différentes modulations optiques complexes

IV.2.a.i- La modulation PDM-N-QAM (« Polarization Division Multiplexed N-ary Quadrature Amplitude Modulation »)

Des architectures photoniques pour réaliser des modulations PDM-N-QAM ont été développées. Cette modulation permet d'atteindre des débits binaires élevés sur une voie de transmission optique. Dans la référence [17] (2010), une transmission avec un débit de 171 Gbits/s basée sur une modulation PDM-16-QAM est proposée sur technologie InP. Cette transmission permet d'atteindre une distance supérieure à 1440 km avec une efficacité spectrale de 6,4 bits/s/Hz. Autrement dit, cette modulation occupe une bande fréquentielle de 26,7 GHz contre 85,5 GHz pour une modulation NRZ de même débit binaire (171 Gbits/s). De plus, dans cette transmission, onze voies basées sur cette modulation ont été utilisées pour proposer un débit binaire onze fois supérieur (1,881 Tbits/s, utilisation d'une architecture WDM à 11 voies). Cette architecture est présentée en Figure I. 19.

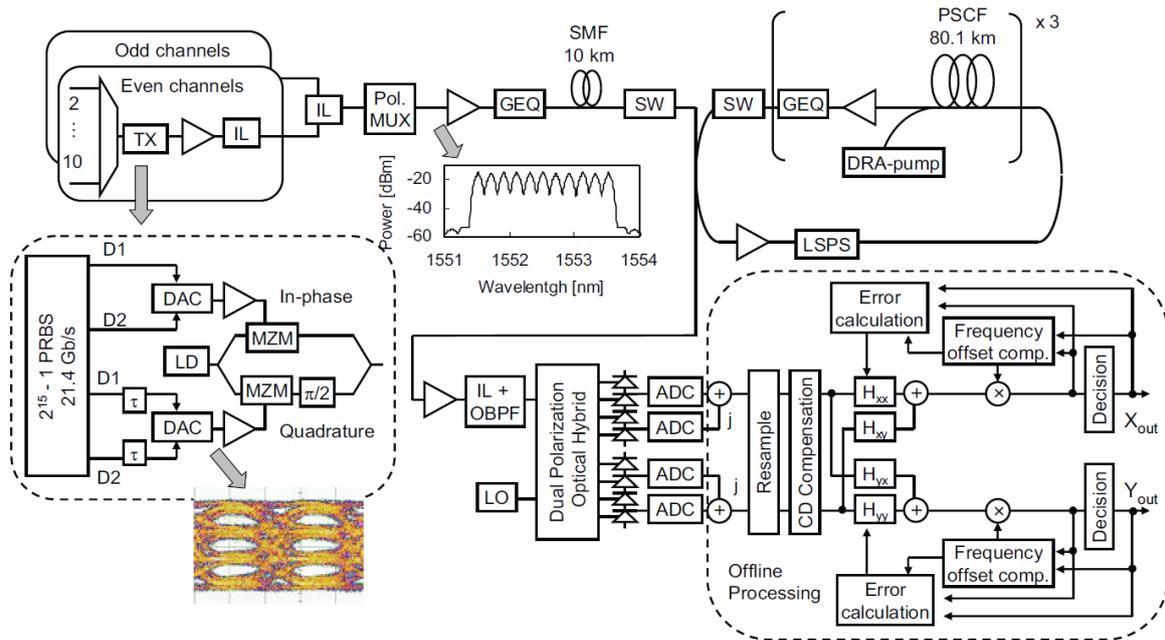


Figure I. 19 – Architecture d'une modulation optique PDM-16-QAM (11*171 Gbits/s) [17].

La modulation optique 16 QAM est réalisée à partir de deux modulateurs Mach Zehnder en parallèle. Ces deux modulateurs sont pilotés séparément, l'un reçoit la commande en phase (voie I), l'autre reçoit la commande en quadrature (voie Q). Comme le montre la Figure I. 19, ce type d'architecture est très complexe et nécessite des convertisseurs numériques/analogiques (CNA ou DAC en anglais) performants. Les performances de cette chaîne de transmission optique sont présentées Figure I. 20 :

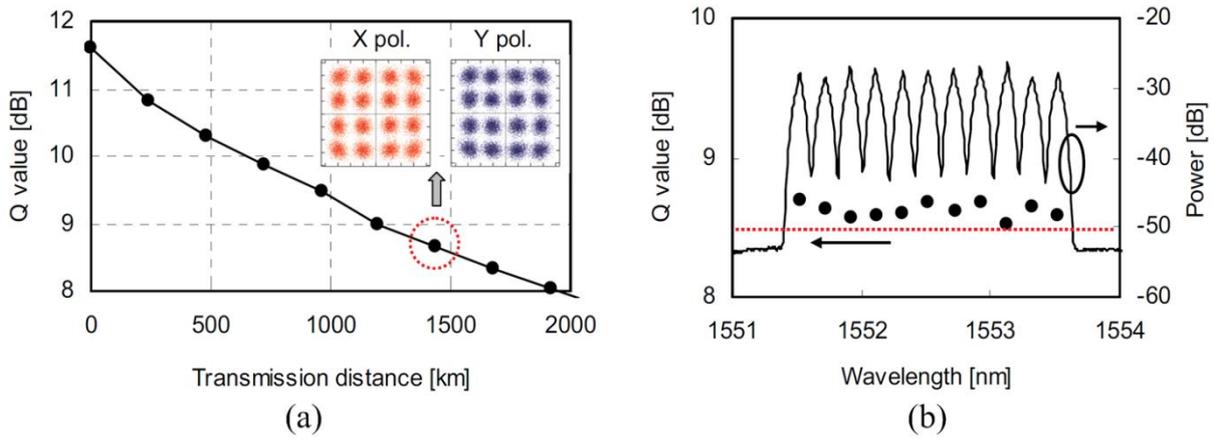


Figure I. 20 – (a) Performance de la transmission de la voie centrale avec le diagramme de constellation après 1440 km ; (b) Spectre optique des onze voies avec leur coefficient de qualité de transmission [17].

Sur le graphique Figure I. 20 (a), les constellations des polarisations X et Y d’une voie sont représentées. Celles-ci correspondent bien à une modulation 16-QAM avec un débit symbole de 21,4 Gsymboles/s par polarisation. Le spectre de la Figure I. 20 (b) permet d’identifier les onze longueurs d’onde mises en œuvre dans cette structure.

D’autres travaux de recherche proposent aussi des modules de transmission de type PDM-N-QAM. C’est le cas de [18] (2013) où une transmission PDM-16-QAM est proposée avec un débit binaire de 224 Gbits/s. Cette structure est complètement intégrée sur silicium comme illustré sur la Figure I. 21.

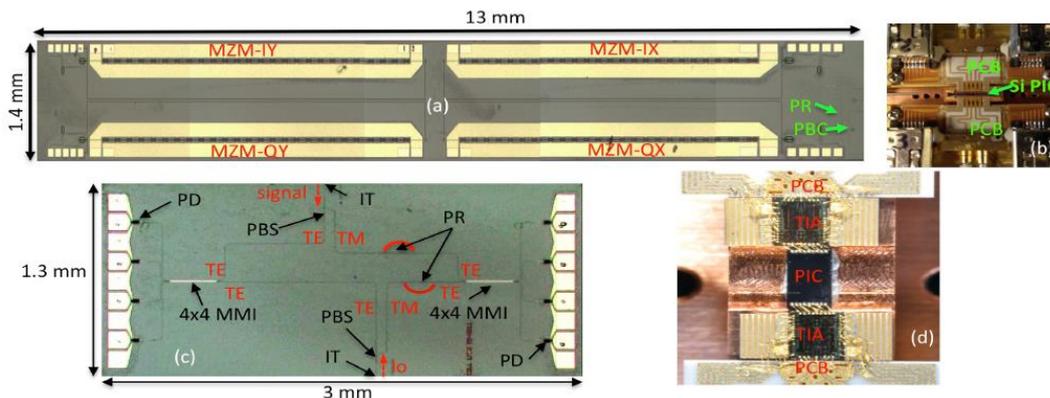


Figure I. 21 – (a) Photographie de la partie transmetteur ; (b) Photographie du transmetteur dans son boîtier ; (c) Photographie de la partie récepteur ; (d) Photographie du récepteur dans son boîtier [18].

Les performances obtenues sur le transmetteur optique sont présentées Figure I. 22 :

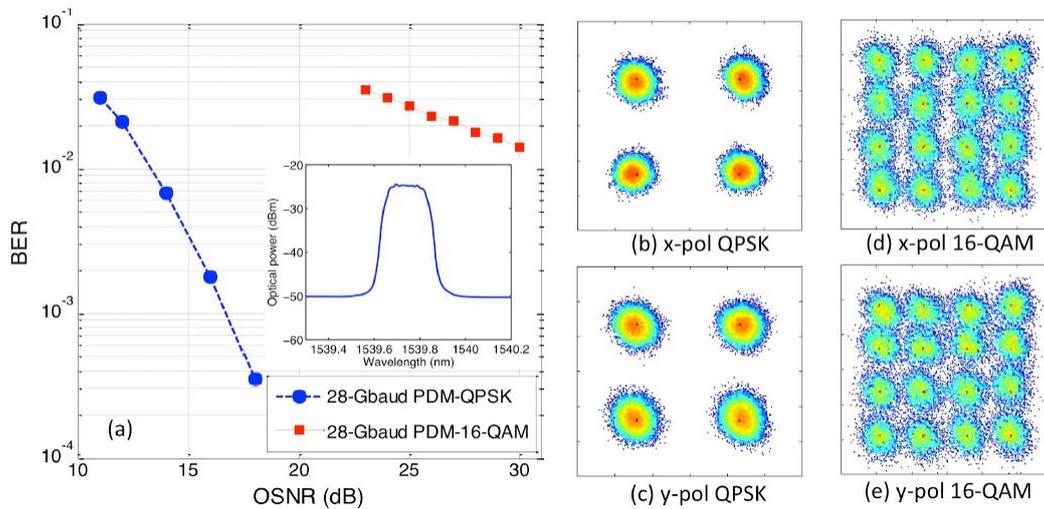


Figure I. 22 – Spécifications du transmetteur : (a) Taux d’erreurs binaires (BER) en fonction du ratio signal/bruit optique (OSNR) ; (b) et (c) Constellation pour une modulation QPSK ; (d) et (e) Constellation pour une modulation 16-QAM [18].

Ce dernier démonstrateur permet de mettre en évidence l’intérêt fréquentiel de réaliser des modulations optiques. En effet, pour un débit symbole de 28 Gsymboles/s l’utilisation d’une modulation PDM-16-QAM permet d’atteindre un débit binaire de 224 Gbits/s sur une seule fibre de transmission. Cependant ce type de structure nécessite la mise en œuvre d’une architecture électrique et optique plus complexe et plus encombrante. Un autre type de modulation est possible, il s’agit des modulations d’amplitude qui font l’objet de la suite de cette étude.

IV.2.a.ii- La modulation PAM-N (« Pulse Amplitude Modulation »)

La modulation d’amplitude de type PAM-N permet de coder N symboles avec une amplitude optique unique pour chaque symbole. Ce type de modulation peut être facilement implémenté sur un modulateur de type Mach Zehnder comme présenté dans [19] (2013). Le principe est de déphaser plus ou moins les faisceaux lumineux dans le modulateur optique pour créer différents niveaux d’intensité optique. La Figure I. 23 présente un exemple de cette architecture.

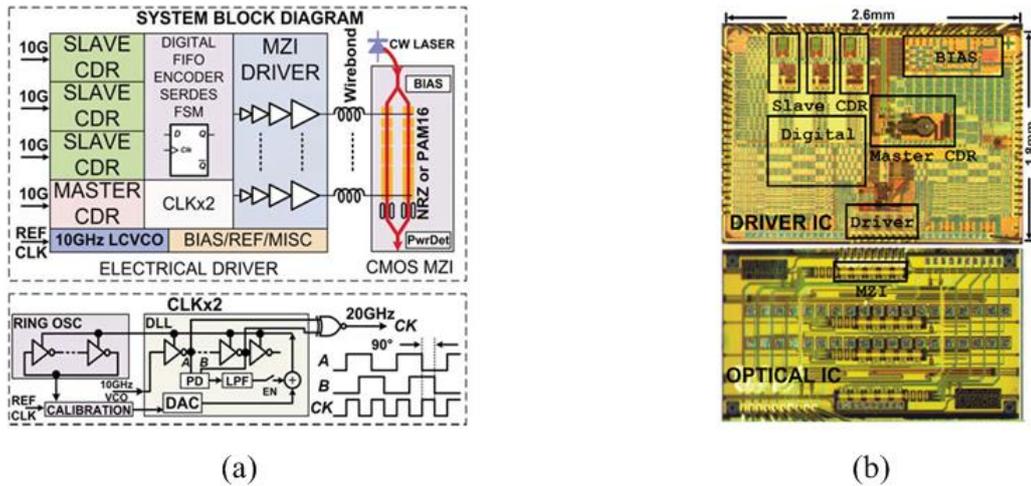


Figure I. 23 – (a) Architecture PAM-N ; (b) Photographie de l'architecture complète [19].

Le dispositif présenté Figure I. 23 permet de réaliser une modulation PAM-4 avec un débit binaire de 20 Gbits/s. Ce système a complètement été intégré sur silicium comme le montre la Figure I. 23 (b). Ce système a aussi permis de réaliser une transmission PAM-16 à 40 Gbits/s comme illustré sur la Figure I. 24.

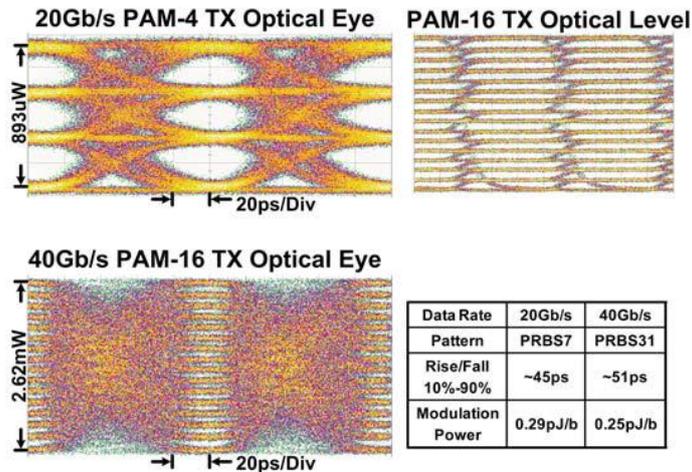


Figure I. 24 – Mesure des diagrammes de l'œil pour différentes modulations PAM [19].

Le tableau de la Figure I. 24 permet de montrer une très bonne performance du système en termes d'énergie par bit. En effet celui-ci propose une énergie par bit de l'ordre de 0,3 pJ/bit. Comme vu en introduction la consommation par bit est l'un des verrous qu'il faut lever pour améliorer le rendement des systèmes de communication. Ce démonstrateur permet d'ores et déjà de donner une solution intéressante à ce problème.

Une autre architecture à base de deux modulateurs Mach Zehnder sur substrat silicium permet de réaliser une modulation PAM-4 100 Gbits/s (Figure I. 25) [20] (2016).

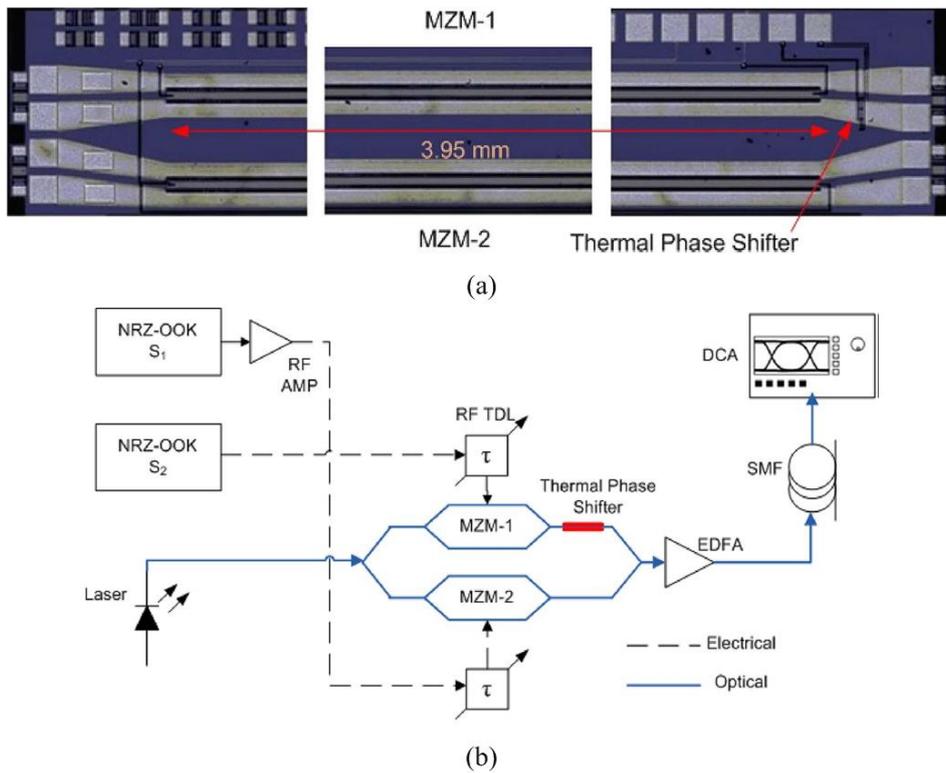


Figure I. 25 – (a) Modulateur DP-MZM (Dual Parallel MZMs) ;
 (b) Banc de mesure du système (PAM-4) [20].

Les performances mesurées avec ce second démonstrateur sont présentées Figure I. 26 :

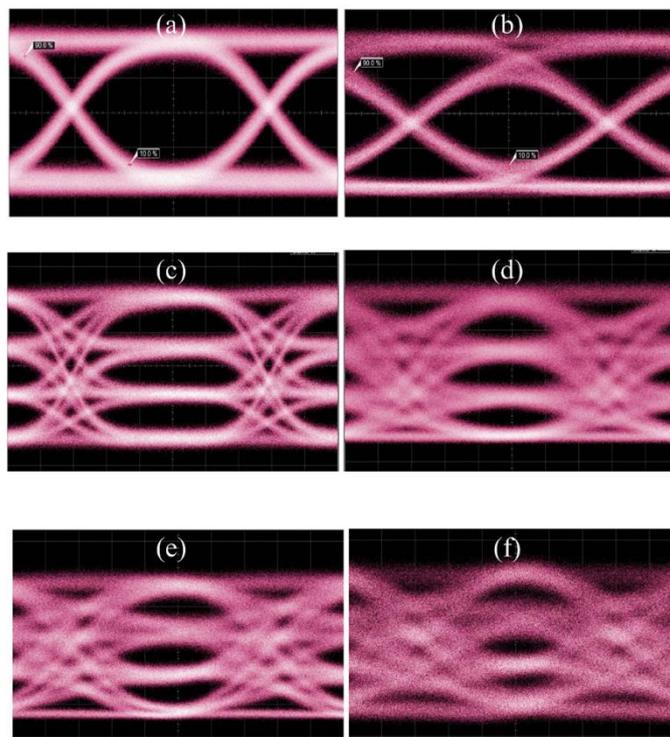


Figure I. 26 – (a) 28 Gsymboles/s PAM-2 ; (b) 50 Gsymboles/s PAM-2 ; (c) 28 Gsymboles/s PAM-4 ; (d) 50 Gsymboles/s PAM-4 ; (e) 50 Gsymboles/s PAM-4 après 2 km; (f) 50 Gsymboles/s PAM-4 après 5 km [20].

Ce dernier véhicule de test permet de réaliser une transmission optique PAM-4 à 100 Gbits/s. Après 2 km de fibre optique, on observe sur la Figure I. 26 (e) que le diagramme de l'œil commence à se refermer et qu'après 5 km celui-ci reste encore ouvert.

Après la présentation des modulations complexes existantes pour les transmissions optiques, la dernière partie de ce chapitre va se concentrer sur les systèmes optiques NRZ.

IV.2.b- Les systèmes optiques NRZ (ou OOK)

La modulation NRZ est la modulation existante la plus simple, mais la plus mauvaise en terme d'efficacité spectrale. Pour augmenter le débit binaire d'une telle modulation, il est nécessaire d'augmenter la bande passante du modulateur électro-optique. L'intérêt de repousser ces limites est d'augmenter le débit symbole lors de l'utilisation de modulations complexes. En effet si un modulateur optique est capable, par exemple, de réaliser une transmission NRZ 100 Gbits/s, il peut être envisagé d'utiliser ce même modulateur pour réaliser une modulation PAM-N à 100 Gsymboles/s. Dans le cas de l'exemple précédent, si une PAM-4 est implémentée sur un tel modulateur électro-optique, une transmission à 200 Gbits/s peut être obtenue. L'objectif est donc de proposer des modulateurs électro-optiques avec des largeurs de bande passante les plus élevées possibles. De plus, la mise en œuvre d'une modulation NRZ reste avant tout simple du point de vue de l'architecture du modulateur électro-optique. Deux exemples de système photonique NRZ sont présentés dans la suite de cette section. Le premier d'entre eux est reporté dans la référence [21] (2016). Le système est complètement intégré sur un circuit hybride (0,13 μm SiGe BiCMOS et PIC25G) qui est présenté sur la Figure I. 27.

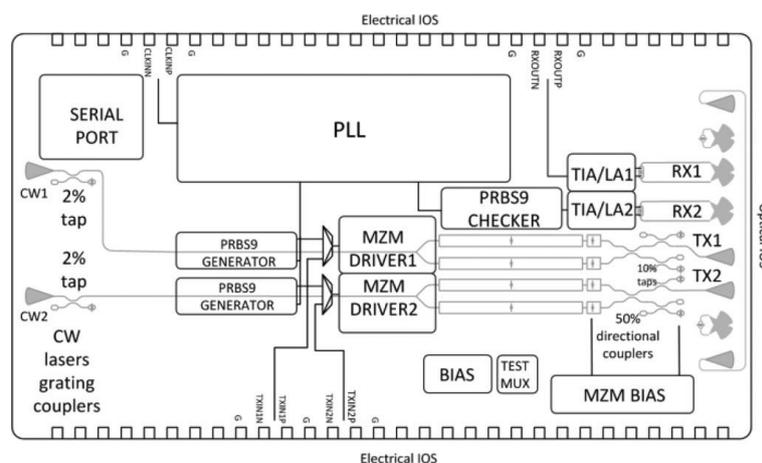


Figure I. 27 – Architecture du système optique complètement intégré sur puce [21].

Cette architecture permet de réaliser une transmission NRZ 56 Gbits/s dont le diagramme de l'œil mesuré est présenté Figure I. 28.

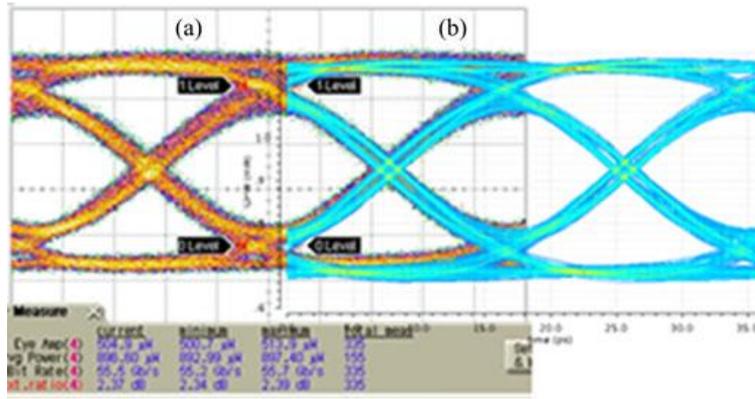


Figure I. 28 – Diagramme de l’œil pour une transmission PRBS9 à 56 Gbits/s : (a) mesure ; (b) simulation [21].

Le diagramme de l’œil présenté ci-dessus a été mesuré avec une PRBS9 (séquence de 512 bits). Cette transmission optique offre une énergie par bit de 14 pJ/bit et un taux d’extinction de 2,7 dB à 56 Gbits/s. Une autre solution est proposée dans [22] (2016) pour réaliser une transmission optique NRZ 56 Gbits/s. Ce dernier démonstrateur est complètement intégré sur substrat silicium (hormis le laser) et met en œuvre un seul modulateur Mach Zehnder (contrairement à la solution précédente). La présentation partielle du modulateur optique est donnée sur la Figure I. 29.

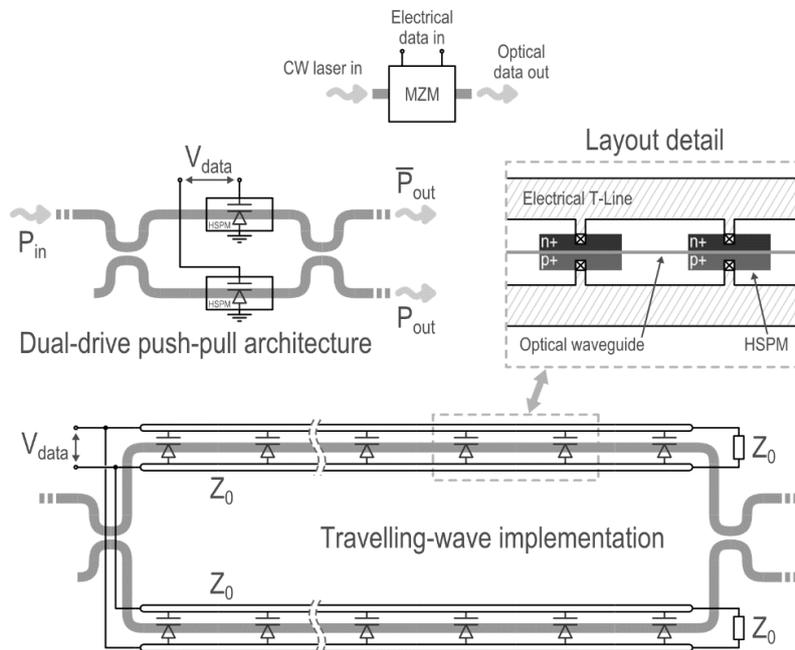


Figure I. 29 – Architecture à base de guides d’ondes [22].

Cette architecture utilise une ligne de propagation des ondes pour commander le modulateur optique MMZ. Il sera montré dans le chapitre II que la propagation des ondes électrique et optique dans ce type de système est très importante. Le diagramme de l’œil

obtenu pour une donnée PRBS31 (séquence de $2,15 \cdot 10^9$ bits) à 56 Gbits/s est présenté Figure I. 30.

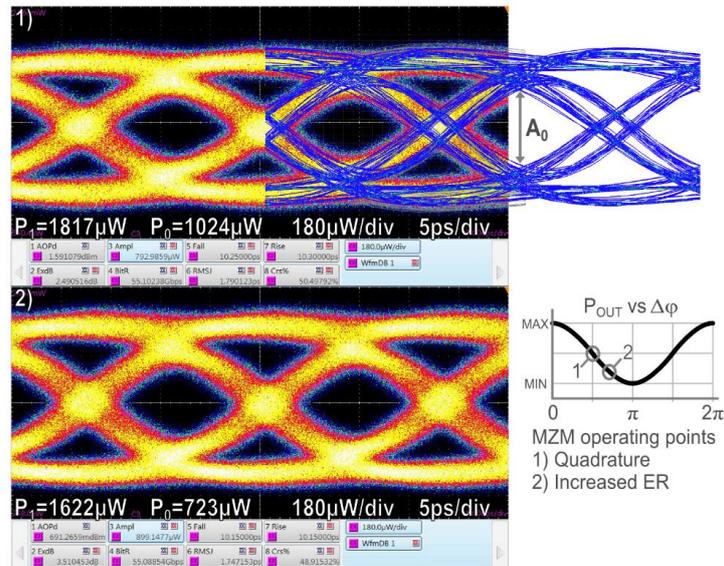


Figure I. 30 – Diagrammes de l’œil pour une transmission PRBS31 à 56 Gbits/s (mesure et simulation) [22].

Ce démonstrateur offre un taux d’extinction de 2,5 dB pour une consommation du driver MMZ de 300 mW. Ce véhicule de test est réalisé avec les mêmes technologies qui seront utilisées dans les travaux de recherche présentés dans ce manuscrit. Ce dernier travail pourra donc être un bon élément de comparaison avec le modulateur électro-optique proposé dans la suite de ce mémoire.

V- CONCLUSION

Ce chapitre a permis de mettre en avant les besoins grandissants en termes de transmissions de données. Les nouvelles technologies et l'utilisation d'objets connectés font exploser le trafic de données sur Internet. Pour répondre à ces besoins, les technologies électro-optiques sont une des clefs pour lever les verrous de transmission des très hauts débits de données. Plusieurs solutions optiques ont été proposées ces dernières années dont quelques-unes sont comparées dans le Tableau I. 2.

[Réf]	Technologies	Type d'architecture / modulation	Nb. de faisceaux optiques	Nb. de guides optiques	Débit binaire (Gbits/s)	Efficacité spectrale (bits/s/Hz)	ER (dB)	Energie (pJ/bit)
[14]	SiGe et III-V	WDM / NRZ	10	1	1000	0,7	-	-
[15]	130 nm HIP7_SOI CMOS	WDM / NRZ	8	1	100	-	~6	0,33
[16]	SOI CMOS	DWDM / NRZ	32	1	320	-	-	-
[17]	InP	WDM / PDM 16-QAM	11	1	1881	6,4	-	-
[18]	Photonique sur silicium	Voie simple / PDM 16-QAM	1	1	224	-	-	-
[19]	0,13 µm CMOS et SISCAP	MZM / PAM-4	1	1	20	-	-	0,29
[20]	Photonique sur silicium	DP MZM / PAM-4	1	1	100	3,3	-	-
[21]	0,13 µm SiGe BiCMOS et PIC25G	TWE MZM / NRZ	1	1	56	-	2,7	14
[22]	55 nm SiGe BiCMOS ET PIC25G	MZM / NRZ	1	1	56	-	2,5	5,4

Tableau I. 2 – Etat de l'art des différentes communications optiques haut débit.

Ce tableau regroupe et compare plusieurs types de structure optique permettant d'augmenter le débit de données de transmission. Toutes ces structures ont leurs avantages et leurs inconvénients tels que, la complexité de la modulation, le nombre de lasers, le nombre de fibres, etc... Cependant qu'elles soient multi ou simple voie, toutes ces structures vont être limitées par le débit symbole des voies de transmission. Ces travaux de recherche vont se

CHAPITRE I : Introduction

focaliser sur les solutions possibles pour repousser la limitation de la bande passante d'une voie optique. L'objectif va être de proposer un modulateur électro-optique simple voie (une seule fibre et une seule longueur d'onde) proposant un débit de 100 Gbits/s avec une modulation NRZ. Si la faisabilité de cet élément est prouvée, alors il sera possible d'envisager des transmissions optiques avec des débits symbole de 100 Gsymboles/s. Ce travail sera réalisé à partir des technologies silicium proposées par le fondeur STMicroelectronics qui seront d'ailleurs identiques à celles utilisées dans la référence [22]. La spécification principale pour ce démonstrateur sera le débit de données afin de proposer un débit binaire élevé. Une étude [23] montre qu'un compromis existe entre le débit binaire par voie et la consommation totale de la liaison de transmission. Cette étude conclue que plus le débit sera élevé et plus la consommation du driver du modulateur deviendra importante par rapport à la consommation du laser. Et inversement plus le débit sera faible et plus la consommation du laser sera grande devant celle du driver. L'étude présentée dans ce manuscrit permettra de mettre en évidence ce comportement.

REFERENCES

- [1] “Cisco Visual Networking Index Predicts IP Traffic to Triple From 2014 to 2019; Key Growth Drivers Include Increasing Mobile Access, Demand for Video Services.” [Online]. Available: <http://investor.cisco.com/investor-relations/news-and-events/news/news-details/2015/Cisco-Visual-Networking-Index-Predicts-IP-Traffic-to-Triple-From-2014-to-2019-Key-Growth-Drivers-Include-Increasing-Mobile-Access-Demand-for-Video-Services/default.aspx>. [Accessed: 08-Aug-2016].
- [2] A. D. Ellis, N. M. Suibhne, D. Saad, and D. N. Payne, “Communication networks beyond the capacity crunch,” *Phil Trans R Soc A*, vol. 374, no. 2062, p. 20150191, Mar. 2016.
- [3] “Cisco Visual Networking Index: Forecast and Methodology, 2015-2020.” Cisco, 2016.
- [4] A. Gara, “Supercomputing’s symbiotic relationship with advanced optics,” presented at the OFCNFOEC, Los Angeles Convention Center, May-2011.
- [5] IBM, “Roadrunner super computer.” Jun-2008.
- [6] H. Miyazaki, Y. Kusano, N. Shinjou, F. Shoji, M. Yokokawa, and T. Watanabe, “Overview of the K computer System,” *FUJITSU Sci Tech J*, vol. 48, no. 3, pp. 255–265, Jul. 2012.
- [7] B. Johnson, “Google’s power-hungry data centres,” *The Guardian*, 03-May-2009.
- [8] M. Zuffada, “The industrialization of the Silicon Photonics: Technology road map and applications,” in *2012 Proceedings of the European Solid-State Device Research Conference (ESSDERC)*, 2012, pp. 7–13.
- [9] H. Leblond, J. F. Villemazet, J. L. Cazaux, D. Pacaud, J. J. Herren, L. Rigaudeau, L. Lapierre, D. Baillargeat, P. Blondy, S. Bila, S. Verdeyme, C. Delage, C. Quendo, J. F. Favennec, B. Potelon, E. Rius, F. Seyfert, and S. Pacchini, “When new needs for satellite payloads meet with new filters architecture and technologies,” in *Microwave Integrated Circuits Conference, 2009. EuMIC 2009. European*, 2009, pp. 359–362.
- [10] J.-P. Goure, *L’optique dans les instruments: Généralités*. Lavoisier, 2011.
- [11] K. Kim, “Future silicon technology,” in *2012 Proceedings of the European Solid-State Device Research Conference (ESSDERC)*, 2012, pp. 1–6.

- [12] E. Mounier and C. Troadec, “Silicon Photonics 2014, The buzz time is over. Now, market drivers & technological developments are both converging to ensure a bright future to Si photonics.,” YOLE, 2014.
- [13] C. R. Doerr, “Silicon photonic integration in telecommunications,” *Opt. Photonics*, p. 37, 2015.
- [14] G. Raybon, P. J. Winzer, and C. R. Doerr, “1-Tb/s (10 times;107 Gb/s) Electronically Multiplexed Optical Signal Generation and WDM Transmission,” *J. Light. Technol.*, vol. 25, no. 1, pp. 233–238, Jan. 2007.
- [15] X. Zheng, E. Chang, I. Shubin, G. Li, Y. Luo, J. Yao, H. Thacker, J. H. Lee, J. Lexau, F. Liu, P. Amberg, K. Raj, R. Ho, J. E. Cunningham, and A. V. Krishnamoorthy, “A 33mW 100Gbps CMOS silicon photonic WDM transmitter using off-chip laser sources,” in *Optical Fiber Communication Conference and Exposition and the National Fiber Optic Engineers Conference (OFC/NFOEC), 2013*, 2013, pp. 1–3.
- [16] Q. Fang, T. Y. Liow, J. F. Song, K. W. Ang, Y. T. Phang, M. B. Yu, G. Q. Lo, and D. L. Kwong, “Monolithic silicon photonic DWDM receiver for terabit data communications,” in *Optical Fiber Communication (OFC), collocated National Fiber Optic Engineers Conference, 2010 Conference on (OFC/NFOEC), 2010*, pp. 1–3.
- [17] S. Yamanaka, T. Kobayashi, A. Sano, H. Masuda, E. Yoshida, Y. Miyamoto, T. Nakagawa, M. Nagatani, and H. Nosaka, “11 x 171 Gb/s PDM 16-QAM transmission over 1440 km with a spectral efficiency of 6.4 b/s/Hz using high-speed DAC,” in *36th European Conference and Exhibition on Optical Communication, 2010*, pp. 1–3.
- [18] P. Dong, X. Liu, S. Chandrasekhar, L. L. Buhl, R. Aroca, Y. Baeyens, and Y. K. Chen, “224-Gb/s PDM-16-QAM modulator and receiver based on silicon photonic integrated circuits,” in *Optical Fiber Communication Conference and Exposition and the National Fiber Optic Engineers Conference (OFC/NFOEC), 2013*, 2013, pp. 1–3.
- [19] X. Wu, B. Dama, P. Gothoskar, P. Metz, K. Shastri, S. Sunder, J. V. d Spiegel, Y. Wang, M. Webster, and W. Wilson, “A 20Gb/s NRZ/PAM-4 1V transmitter in 40nm CMOS driving a Si-photonic modulator in 0.13 μ m CMOS,” in *2013 IEEE International Solid-State Circuits Conference Digest of Technical Papers, 2013*, pp. 128–129.

- [20] A. Samani, V. Veerasubramanian, E. El-Fiky, D. Patel, and D. V. Plant, “A Silicon Photonic PAM-4 Modulator Based on Dual-Parallel Mach Zehnder Interferometers,” *IEEE Photonics J.*, vol. 8, no. 1, pp. 1–10, Feb. 2016.
- [21] G. Denoyer, C. Cole, A. Santipo, R. Russo, C. Robinson, L. Li, Y. Zhou, J. Chen, B. Park, F. Boeuf, S. Crémer, and N. Vulliet, “Hybrid Silicon Photonic Circuits and Transceiver for 50 Gb/s NRZ Transmission Over Single-Mode Fiber,” *J. Light. Technol.*, vol. 33, no. 6, pp. 1247–1254, Mar. 2015.
- [22] E. Temporiti, G. Minoia, M. Repposi, D. Baldi, A. Ghilioni, and F. Svelto, “A 56Gb/s 300mW silicon-photonics transmitter in 3D-integrated PIC25G and 55nm BiCMOS technologies,” in *2016 IEEE International Solid-State Circuits Conference (ISSCC)*, 2016, pp. 404–405.
- [23] M. Bahadori, R. Polster, S. Rumley, Y. Thonnart, J. L. Gonzalez-Jimenez, and K. Bergman, “Energy-bandwidth design exploration of silicon photonic interconnects in 65nm CMOS,” in *2016 IEEE Optical Interconnects Conference (OI)*, 2016, pp. 2–3.

CHAPITRE II :

Le modulateur optique

Table des matières

I- LES MODULATEURS OPTIQUES	57
I.1- Principe physique optique	57
I.1.a- Définition d'une onde optique.....	57
I.1.b- Définition de l'indice de réfraction	58
I.1.c- Les propriétés optiques des matériaux	60
I.1.c.i- Les effets électro-optiques	60
I.1.c.ii- L'effet des porteurs libres	62
I.1.c.iii- L'effet thermo-optique.....	62
I.2- Les différents types de modulateurs optiques.....	63
I.2.a- La modulation directe.....	63
I.2.b- La modulation externe.....	64
I.2.b.i- Le modulateur par électro-absorption	64
I.2.b.ii- Le modulateur de phase	64
I.2.b.iii- Les modulateurs par interférence	65
I.3- Les caractéristiques des modulateurs optiques	67
I.3.a- L'amplitude optique de modulation (OMA)	67
I.3.b- Le taux d'extinction (ER).....	67
I.3.c- L'efficacité de la modulation	68
I.3.d- Pépiement (« Chirp » en anglais)	68
I.3.e- Les pertes d'insertion	69
I.3.f- La profondeur de modulation	69
I.3.g- La bande passante du modulateur	70
I.3.h- Le taux d'erreur binaire (BER)	70

I.4-	Les déphaseurs optiques en SiPh	70
I.4.a-	Modulateur à injection	71
I.4.b-	Modulateur à capacité MOS	71
I.4.c-	Modulateur à déplétion.....	72
I.4.d-	Modélisation électrique	72
II-	LE MODULATEUR DE TYPE MACH ZEHNDER	74
II.1-	Principe de fonctionnement.....	74
II.2-	La technologie optique PIC25G	75
II.2.a-	Présentation générale.....	75
II.2.b-	Le modulateur de phase haute vitesse MPHV	76
II.3-	La commande du MMZ.....	77
II.3.a-	Topologie à éléments localisés.....	77
II.3.b-	Topologie à ondes progressives	80
II.3.c-	Topologie à réseau de drivers.....	81
II.3.d-	Gestion des temps de propagation dans le système.....	81
II.4-	Assemblage du modulateur optique avec son driver	85
II.5-	Conception et simulation du MMZ.....	86
II.5.a-	Présentation de la partie active du modulateur.....	86
II.5.b-	Simulation du modulateur	88
II.5.b.i-	<i>Simulation continue</i>	89
II.5.b.ii-	<i>Simulation temporelle</i>	91
II.5.c-	Implémentation physique (ou « layout ») du circuit optique complet	95
III-	CONCLUSION.....	98

I- LES MODULATEURS OPTIQUES

Cette section introduit quelques notions d'optique ondulatoire. Celles-ci vont permettre de mieux comprendre les effets qui sont en jeu dans les modulateurs optiques. Une classification des différents modulateurs optiques basée sur ces effets est ensuite décrite. Puis les paramètres qui permettent de caractériser un modulateur optique sont définis. Enfin, cette section se conclut par une présentation des différents types de déphaseurs optiques implémentés avec les technologies photoniques sur silicium (SiPh).

I.1- Principe physique optique

Pour moduler efficacement une onde lumineuse, il est essentiel d'en maîtriser ses propriétés fondamentales. Dans le large éventail des sources lumineuses, la source laser est l'une des seules utilisée dans le domaine des communications optiques commercialisées à ce jour. Sa grande cohérence, son spectre pur et sa directivité élevée en font un candidat idéal pour ce type d'application. L'objectif de cette partie est de présenter succinctement les propriétés de base d'une onde optique.

I.1.a- Définition d'une onde optique

Une onde optique peut être étudiée comme une onde électromagnétique, dans ce cas on parle d'« optique physique » ou d'« optique ondulatoire ». Cette discipline s'attache à étudier plus particulièrement les phénomènes affectant les ondes, comme les interférences.

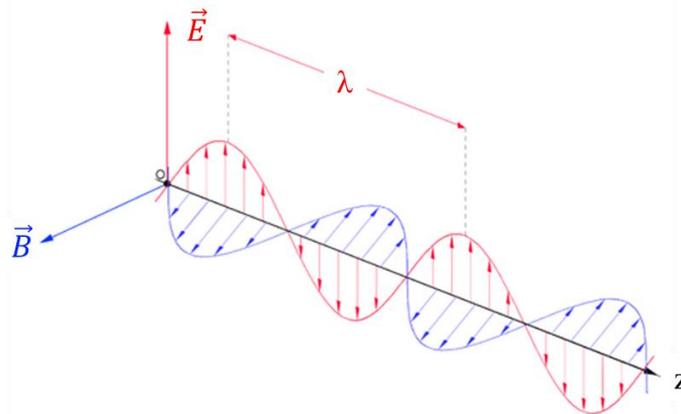


Figure II. 1 – Schéma d'une onde électromagnétique.

D'un point de vue électromagnétique, l'onde optique est aussi régie par les équations de Maxwell (équations (II- 1) à (II- 4)) :

$$\operatorname{div} \vec{E} = \frac{\rho}{\epsilon} \quad (\text{II- 1})$$

$$\overrightarrow{\text{rot}}\vec{E} = -\frac{\partial\vec{B}}{\partial t} \quad (\text{II- 2})$$

$$\text{div}\vec{B} = 0 \quad (\text{II- 3})$$

$$\overrightarrow{\text{rot}}\vec{B} = \mu \left(\vec{j} + \varepsilon \frac{\partial\vec{E}}{\partial t} \right) \quad (\text{II- 4})$$

Où \vec{E} et \vec{B} sont respectivement le champ électrique et magnétique (voir Figure II. 1). La permittivité ε et la perméabilité μ sont liées respectivement à la permittivité relative ε_r et la perméabilité relative μ_r par :

$$\varepsilon = \varepsilon_0 \varepsilon_r \quad (\text{II- 5})$$

$$\mu = \mu_0 \mu_r \quad (\text{II- 6})$$

Pour des matériaux non magnétiques, ce qui est le cas pour la plupart des éléments optiques, μ_r est égal à 1.

En considérant une onde électromagnétique plane se propageant uniformément dans un milieu non conducteur ($\rho = \infty$ et $\vec{j} = 0$) le long de l'axe z, la solution générale pour le champ électrique peut s'écrire :

$$E = E_0 e^{j(kz - \omega t)} \quad (\text{II- 7})$$

Avec la constante de propagation k qui est définie par :

$$k = \sqrt{\varepsilon\mu_0\omega^2} \quad (\text{II- 8})$$

Il est alors possible d'exprimer la vitesse de l'onde optique dans le milieu :

$$v = \frac{\omega}{k} \quad (\text{II- 9})$$

I.1.b- Définition de l'indice de réfraction

L'indice de réfraction, noté n , est une grandeur sans dimension caractéristique d'un milieu, décrivant le comportement de la lumière dans celui-ci. Il dépend de la longueur d'onde.

Bien qu'il soit communément supposé supérieur à 1, l'indice de réfraction peut en réalité prendre des valeurs bien différentes. Le vide a pour indice 1. Dans un milieu absorbant, l'indice de réfraction est un nombre complexe dont la partie imaginaire rend compte de l'atténuation de l'onde. Les milieux biréfringents possèdent deux indices, un ordinaire et un extraordinaire. Certains matériaux particuliers peuvent avoir un indice dit non linéaire, tandis que des méta-matériaux ont été élaborés avec des indices négatifs.

L'indice étant le résultat de phénomènes complexes d'interaction entre les champs et les atomes de la matière, plusieurs formules permettent d'exprimer n . La définition la plus répandue pour l'indice de réfraction est le rapport entre la vitesse de la lumière c (célérité) dans le vide, et la vitesse de phase v (vélocité) de la lumière dans ce milieu.

$$n = \frac{c}{v} \quad (\text{II- 10})$$

Cette définition simple permet de se rendre compte que l'indice de réfraction est très dépendant du milieu et de ces caractéristiques isotropes, ainsi que de la longueur d'onde de la lumière considérée. Néanmoins l'expression (II- 10) laisse sous-entendre que l'indice n ne peut ni être inférieur à 1, ni être un nombre complexe, ce qui en réalité est faux. Une expression plus générale définit cet indice avec une autre caractéristique du milieu, la permittivité diélectrique ε :

$$n = \sqrt{\frac{\varepsilon}{\varepsilon_0}} \quad (\text{II- 11})$$

Avec

$$\varepsilon = \varepsilon_0(1 + \chi(\omega)) \quad (\text{II- 12})$$

χ définit la susceptibilité électrique, une caractéristique propre à chaque milieu pouvant prendre des valeurs réelles ou complexes. Elle permet de relier la polarisation d'un matériau au champ électrique par :

$$\vec{P} = \varepsilon_0\chi\vec{E} \quad (\text{II- 13})$$

Cette définition, valable pour les milieux non magnétiques, fait intervenir une caractéristique intrinsèque du milieu, qui permet de déterminer comment une onde lumineuse incidente va polariser ce milieu. La permittivité diélectrique, comme la susceptibilité électrique, sont des grandeurs réelles ou complexes et de ce fait l'indice de réfraction peut être défini par une partie réelle n_R et une partie imaginaire n_I .

$$n(\omega) = n_R(\omega) + jn_I(\omega) \quad (\text{II- 14})$$

La partie imaginaire de l'indice de réfraction est liée à l'absorption du milieu et il existe ainsi un lien particulier entre la polarisation d'une onde lumineuse dans un milieu et l'atténuation de celui-ci. Le coefficient d'absorption se déduit en effet de la partie imaginaire de l'indice de réfraction par la formule suivante :

$$\alpha = \frac{4\pi n_I}{\lambda} = \frac{2n_I\omega}{c} \quad (\text{II- 15})$$

Avec α le coefficient d'atténuation, λ la longueur d'onde et n_I la partie imaginaire de l'indice de réfraction.

I.1.c- Les propriétés optiques des matériaux

Cette partie présente les effets physiques des matériaux agissants sur la lumière. Ces effets régissent l'interaction de la matière avec la lumière et sont les outils nécessaires pour construire des modulateurs optiques. Cette interaction peut être contrôlée par un champ électrique, la température, etc... Toutes ces méthodes tentent d'induire des changements dans les propriétés optiques des matériaux.

L'indice de réfraction complexe est, la plupart du temps, le moyen utilisé pour modifier l'onde optique, car cet indice peut affecter à la fois l'amplitude (coefficient d'absorption) et la phase de la lumière (**I.1.b-**). Lorsqu'un champ électromagnétique est utilisé pour modifier cet indice de réfraction, le phénomène est appelé « électro-optique ». Celui qui affecte la partie réelle n_R de l'indice est connu sous le nom d'« électro-réfraction », tandis que celui qui modifie la partie imaginaire n_I est nommé « électro-absorption ». Dans les semi-conducteurs comme le silicium, il existe un effet des porteurs libres introduit lui aussi par un champ électrique. La température est, elle aussi, un élément qui peut modifier l'indice de réfraction. Ces effets sont qualifiés de « thermo-optiques ».

Le temps de réponse des effets électro-optiques est très rapide (picoseconde), ce qui n'est donc pas un facteur limitant pour les modulations basées sur ces phénomènes. Pour les autres types d'effets cela n'est pas le cas. Les modulateurs basés sur ces effets d'électro-réfraction ou d'électro-absorption seront donc plus limités en termes de débit de transmission.

I.1.c.i- Les effets électro-optiques

Ces effets se traduisent par une variation de l'indice de réfraction d'un matériau soumis à un champ électrique. Le champ électrique peut modifier l'indice de réfraction d'un matériau en agissant sur la mouvance des électrons, la configuration cristalline du matériau, la rotation des axes optiques ou encore en modifiant le diagramme des bandes d'énergie du semi-conducteur. Il y a quatre effets physiques différents dits électro-optiques qui sont :

- L'effet Pockels,
- L'effet Kerr,
- L'effet par électro-absorption dit Franz-Keldysh,
- L'effet Stark confiné quantiquement.

CHAPITRE II : Le modulateur optique

Les deux premiers effets cités vont impacter la partie réelle de l'indice de réfraction, alors que les deux derniers agiront sur la partie imaginaire de ce paramètre.

En présence d'un champ électrique $|E|$, la partie réelle de l'indice de réfraction peut s'écrire :

$$\Delta n_{R(E)} = n_0 + a_1|E| + a_2|E|^2 + \dots \quad (\text{II- 16})$$

Avec n_0 la partie réelle de l'indice de réfraction en l'absence d'un champ électrique, a_1 et a_2 respectivement les coefficients électro-optiques linéaires et du second ordre. L'effet linéaire dû au coefficient a_1 est qualifié d'effet « Pockels » alors que l'effet proportionnel au carré du champ (a_2) est appelé effet « Kerr » [1].

L'effet Pockels :

L'effet Pockels est l'apparition d'une biréfringence dans un milieu, créée par un champ électrique statique ou variable. La biréfringence qui apparaît est proportionnelle au champ électrique. L'effet Pockels apparaît uniquement dans les cristaux sans symétrie par rapport à un axe, comme le niobate de lithium ou l'arséniure de gallium. Pour obtenir une variation maximale de l'indice de réfraction, le champ électrique doit être aligné sur l'un des axes cristallins principaux du matériau.

$$\Delta n_{R(E)} = a_1 E \quad (\text{II- 17})$$

L'effet Kerr :

Cet effet est un phénomène de biréfringence créé dans un matériau par un champ électrique extérieur. Cela se caractérise par l'existence de deux indices de réfraction différents : un rayon lumineux peut être séparé en deux faisceaux lorsqu'il rentre dans ce matériau. La biréfringence induite varie, contrairement à l'effet Pockels, selon le carré du champ électrique appliqué, c'est-à-dire selon son intensité. Les matériaux présentent en général un effet Kerr très peu visible, ce dernier étant plus prononcé dans certains liquides.

$$\Delta n_{R(E)} = a_2 E^2 \quad (\text{II- 18})$$

L'effet Franz-Keldysh :

Il consiste à modifier le coefficient d'absorption d'un semi-conducteur quand un champ électrique est appliqué. Le diagramme de bande d'énergie va être déformé par ce champ, ce qui va avoir pour conséquence d'augmenter le coefficient d'absorption dans le cas où l'énergie lumineuse est proche de l'énergie de la bande dite « interdite » du semi-conducteur [2]. Cet effet est plus accentué dans les puits quantiques construits avec des semi-conducteurs III-V que dans le silicium. Il est également sensible à la longueur d'onde de la lumière et à la température du matériau.

L'effet Stark confiné quantiquement :

En physique atomique, l'effet Stark est la modification des états électroniques sous l'action d'un champ électrique qui se traduit par l'éclatement et le décalage de raie spectrale en plusieurs composantes. La valeur énergétique de ce décalage s'appelle le décalage Stark. Il est, entre autres, responsable de l'élargissement des raies spectrales par des particules chargées. Cet effet est utilisé dans les puits quantiques à semi-conducteurs. L'application d'un champ électrique sur ces puits quantiques permet de moduler l'absorption optique très rapidement. Il porte alors le nom d'« effet Stark confiné quantiquement » [3].

I.1.c.ii- L'effet des porteurs libres

Il existe un effet optique spécifique aux semi-conducteurs appelé effet des porteurs libres, ou effet de dispersion du plasma, dans lequel le coefficient d'absorption et l'indice de réfraction sont affectés par la concentration en porteurs. Cet effet est plus intéressant dans le silicium, car son réseau cristallin centrosymétrique ne permet pas d'exploiter l'effet Kerr. Celui-ci est trop faible, voire inexistant, dans le silicium.

Comparé aux effets électro-optiques, la réponse des porteurs libres à un champ électrique est plus lente due à la durée de vie de ces porteurs. Cette durée de vie impose une limitation fondamentale de la vitesse de variation de la densité de ces porteurs. Deux méthodes peuvent être mises en œuvre pour contourner cette limitation. La première consiste à injecter des impuretés dans le matériau pour raccourcir la durée de vie des porteurs. Une autre méthode consiste à faire migrer les porteurs au lieu de les recombiner en polarisant le matériau dans sa zone de déplétion [4], ce qui nécessite une tension de commande plus élevée.

I.1.c.iii- L'effet thermo-optique

Dans la plupart des matériaux, la chaleur peut introduire divers changements de propriétés telles que la bande d'énergie interdite, la concentration en porteurs, etc... Ces changements de propriétés peuvent par conséquent influencer sur l'indice de réfraction et le coefficient d'absorption optique du matériau. Cette variation d'indice de réfraction induite par la température est appelée « effet thermo-optique ». Bien que la constante thermique soit extrêmement lente (de l'ordre de la milliseconde) par rapport aux autres effets optiques, il est encore très utile en tant que commande de polarisation pour des modulateurs optiques, des commutateurs ou encore des multiplexeurs pour lesquels l'exigence de vitesse est moindre.

I.2- Les différents types de modulateurs optiques

Les modulateurs optiques peuvent être classifiés de différentes façons. Une classification simple est proposée sur la Figure II. 2.

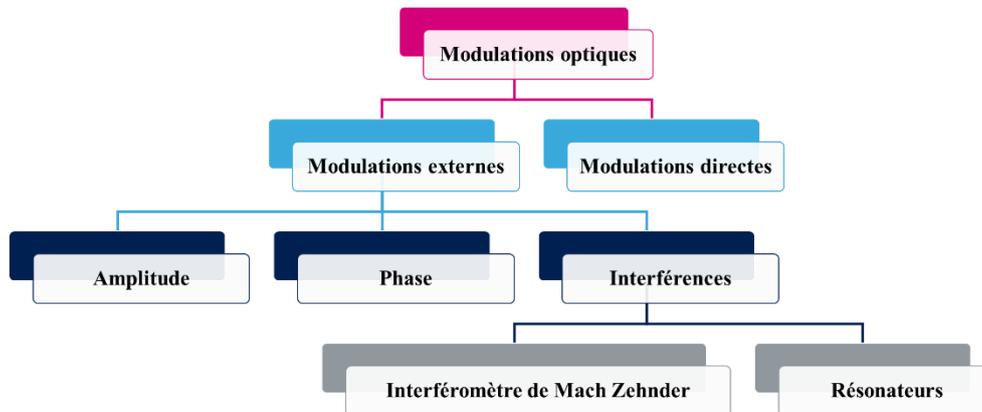


Figure II. 2 – Classification des modulations optiques.

La modulation est dite directe quand la phase ou l'amplitude du laser sont directement modulées à l'intérieur de la source optique. Le temps de réponse de ce type de modulation est lent, ce qui en fait un mauvais candidat pour atteindre des débits de données élevés. C'est pourquoi la majorité du temps, une modulation externe est utilisée. Celle-ci repose sur les principes physiques présentés à la section I.1-. Les modulations externes peuvent être catégorisées en trois types : amplitude, phase et interférence. Bien que le dernier type soit basé sur la modulation de phase, l'information est portée par l'amplitude de la puissance optique. Deux types de modulateur permettent de réaliser ces interférences, le premier dit modulateur de Mach Zehnder (MMZ) et le second basé sur des résonateurs électro-optiques.

I.2.a- La modulation directe

La modulation directe, c'est-à-dire la modulation du courant qui traverse un laser à semi-conducteur, est la plus simple des modulations pour générer une onde optique modulée de type OOK (On Off Keying). Cette modulation d'amplitude repose sur la linéarité de la fonction de transfert de la diode laser (intensité = $f(\text{courant de polarisation})$). Cette diode peut donc être pilotée par un simple buffer autour de sa tension de seuil pour moduler l'intensité lumineuse de la lumière (voir Figure II. 3). La Figure II. 3 montre le schéma d'une structure de diode laser à cavité verticale émettant par la surface (VCSEL). Celle-ci est l'une des diodes lasers les plus utilisées pour ce type de modulation. Sa faible consommation d'énergie et sa grande vitesse de fonctionnement (~ 20 Gbits/s) en font un composant idéal pour une modulation directe. De plus son processus de fabrication permet de diminuer les coûts. Cette

diode se distingue aussi par son faisceau lumineux qui est perpendiculaire à la surface de contact métallique. Dans [5], un lien optique 25 Gbits/s (3,6 pJ/bit) basé sur la commande d'une diode VCSEL est présenté.

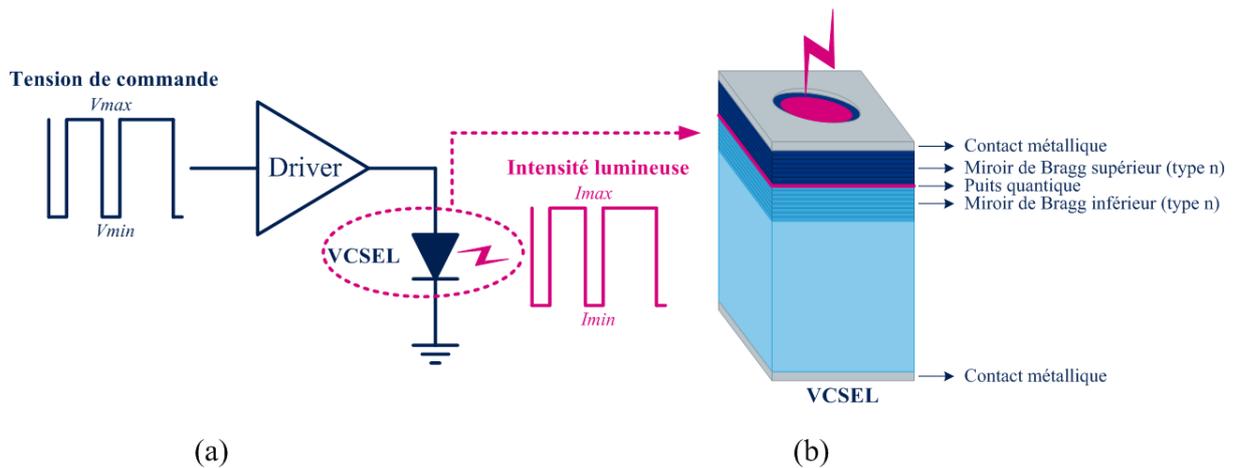


Figure II. 3 – Schéma de principe d'une modulation directe (a) avec une diode laser VCSEL (b).

La modulation directe d'une diode laser s'accompagne inévitablement d'une modulation de fréquence parasite (pépiement, ou « chirp » en anglais). En effet, toute modulation de la densité de porteurs dans la cavité laser cause des fluctuations de l'indice de réfraction et donc de la fréquence de l'onde émise. Cette propriété est un handicap majeur pour l'utilisation d'une telle modulation dans un transmetteur optique.

I.2.b- La modulation externe

I.2.b.i- Le modulateur par électro-absorption

Ce type de modulateur repose sur l'effet d'électro-absorption présenté à la section I.1.c.i-, dont l'objectif est de moduler l'intensité lumineuse d'un faisceau optique à partir d'un champ électrique. Un simple guide d'onde de quelques microns, réalisé avec des technologies III-V, sur lequel un champ électrique est appliqué suffit pour réaliser un tel modulateur [6].

Ces modulateurs souffrent eux aussi de l'effet de pépiement, vu lors de l'étude de la modulation directe. En outre, toute l'énergie optique absorbée par le matériau est restituée sous forme de chaleur. La capacité de gestion de cette puissance thermique est donc aussi un facteur limitant pour la conception et la mise en œuvre de ce type de modulateur.

I.2.b.ii- Le modulateur de phase

Dans les transmissions optiques, les modulateurs de phase sont souvent utilisés, associés avec des modulateurs d'amplitude. Cette association permet de mettre en œuvre des modulations dont l'efficacité spectrale est supérieure à une simple modulation OOK. La

modulation QAM est la plus souvent mise en œuvre. Celle-ci peut être réalisée par la cascade d'un modulateur de phase et d'un modulateur d'amplitude [7].

Pour réaliser une telle modulation, une source de lumière cohérente est nécessaire afin de permettre une bonne détection des signaux à la réception. Cependant, un tel système est plus complexe et plus coûteux.

I.2.b.iii- Les modulateurs par interférence

Les résonateurs en anneaux :

Les modulateurs résonants, tels que le modulateur en anneau, sont basés sur le changement de phase pour créer des interférences. Dans ces structures résonantes, la lumière qui se propage va pouvoir interférer un nombre infini de fois avant d'obtenir l'onde finale à la sortie. Cette lumière va parcourir un chemin optique plus long que la longueur physique réelle du guide grâce à ce phénomène de résonance. Il est donc possible de créer des résonateurs dont la taille est très petite [8]. Cette forte capacité d'intégration va permettre de pouvoir les piloter comme des éléments localisés, contrairement à un modulateur de type Mach Zehnder.

Cependant, ce type de modulateur résonant a comme caractéristique d'avoir un facteur de qualité Q très élevé. Ce qui signifie que pour une faible variation de l'indice de réfraction, une forte variation de la puissance optique est obtenue en sortie. Cette propriété rend très sensibles les modulateurs résonants aux variations de longueur d'onde et aux dérives en température. Dans [9], un résonateur en anneau est asservi en température grâce à l'intégration d'une résistance chauffante à l'anneau. Un facteur Q élevé va aussi limiter la vitesse de modulation. Toutes ces propriétés rendent difficile la mise sur le marché de ces modulateurs.

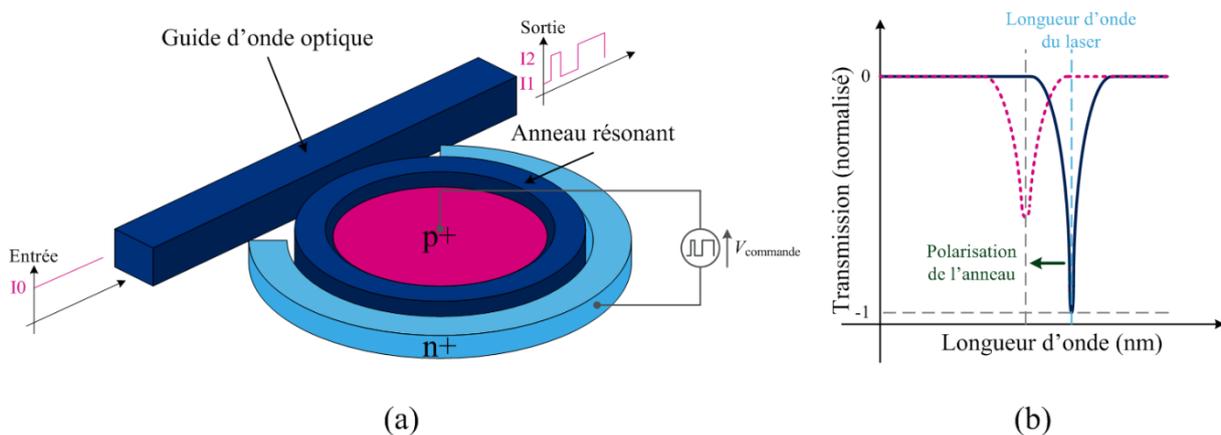


Figure II. 4 – Résonateur en anneau (a) avec sa fonction de transfert (b).

Dans le modulateur en anneau illustré sur la Figure II. 4, une partie du faisceau lumineux dans le guide d'onde linéique est couplé au guide d'onde en anneau, dont l'indice

CHAPITRE II : Le modulateur optique

de réfraction est contrôlé par la tension $V_{commande}$ appliquée à ses bornes. Lorsque le trajet optique total dans l'anneau est égal à un multiple entier de la longueur d'onde de la lumière, une résonance se produit. Cette résonance induit une diminution de la puissance lumineuse dans le guide d'onde linéique. Le modulateur en anneau se comporte comme un filtre coupe-bande avec un facteur de qualité élevé (voir fonction de transfert de la Figure II. 4).

L'interféromètre de Mach Zehnder :

Ce modulateur optique est le plus utilisé à ce jour pour réaliser une modulation optique sur silicium. Il est lui aussi basé sur la modulation de phase pour réaliser une interférence constructive ou destructive entre deux ondes. Ce type de modulateur sera étudié en détail dans la section II-.

Le Tableau II. 1 résume les différentes performances pouvant être atteintes par les différentes modulations optiques.

Modulation		Débit binaire	Surface	Sensibilité à la température	Type de modulation	Inconvénient	Techno.
<i>Directe</i>	VCSEL [5]	~25 Gbits/s	très faible	-	OOK	pépiement	III-V
<i>Externe</i>	Amplitude [6]	> 100 Gbits/s	moyenne	élevée	PAM-N	pépiement	III-V
	Résonateur en anneaux [9]	~25 Gbits/s	faible	élevée	PAM-N	facteur de qualité élevé	III-V & Silicium
	Mach Zehnder [7]	> 100 Gbits/s	grande	moyenne	PAM-N QAM	Phénomène de propagation	III-V & Silicium

Tableau II. 1 – Comparaison des différentes modulations optiques.

I.3- Les caractéristiques des modulateurs optiques

I.3.a- L'amplitude optique de modulation (OMA)

L'amplitude optique de modulation (OMA) est définie par la différence des niveaux de puissance optique P_{max} et P_{min} qui modélise respectivement l'état « on » (état logique 1) et l'état « off » (état logique 0) en sortie du modulateur. Le diagramme de l'œil de la Figure II. 5 illustre ces niveaux de puissance en sortie du modulateur et la puissance moyenne P_{moy} .

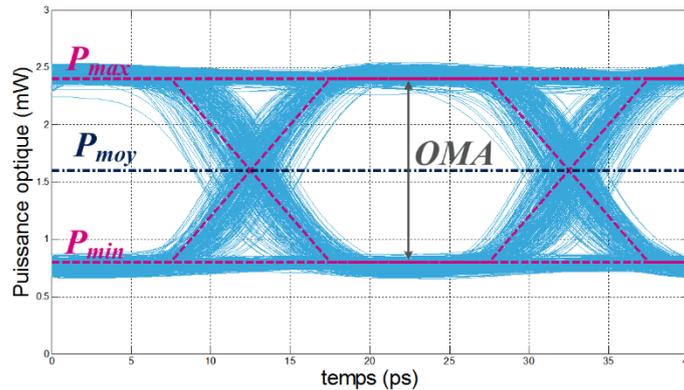


Figure II. 5 – Définition de l'amplitude optique de modulation (OMA).

Le paramètre OMA peut donc s'écrire sous la forme suivante :

$$OMA = P_{max} - P_{min} \quad (II- 19)$$

La puissance moyenne s'écrit alors :

$$P_{moy} = \frac{OMA}{2} + P_{min} \quad (II- 20)$$

I.3.b- Le taux d'extinction (ER)

Le taux d'extinction permet de quantifier l'efficacité d'une transmission optique. Ce paramètre est valable pour des modulations directes ou externes. Il est défini par le ratio des deux puissances P_{max} et P_{min} (équation (II- 21)).

$$ER = \frac{P_{max}}{P_{min}} \quad (II- 21)$$

Il est souvent exprimé en dB :

$$ER = 10 * \log \frac{P_{max}}{P_{min}} \quad (II- 22)$$

En combinant les équations (II- 19) et (II- 20) dans (II- 22), il vient :

$$ER = \frac{2*OMA}{2*P_{moy}-OMA} + 1 \quad (II- 23)$$

Contrairement au paramètre d'amplitude OMA , le taux d'extinction prend en compte la puissance moyenne P_{moy} . Une transmission optique idéale aurait un taux d'extinction infini, c'est-à-dire que la puissance P_{min} devrait être nulle (équation (II- 21)). Dans ce cas de figure, la puissance délivrée par la source lumineuse serait totalement exploitée par le système et le coefficient OMA suffirait à caractériser cette transmission optique. Cependant ce cas de figure n'est pas réaliste, il est donc nécessaire d'utiliser le coefficient ER pour caractériser une modulation optique. En effet, pour une même amplitude de modulation OMA deux modulations peuvent avoir un taux d'extinction différent comme le montre la Figure II. 6.

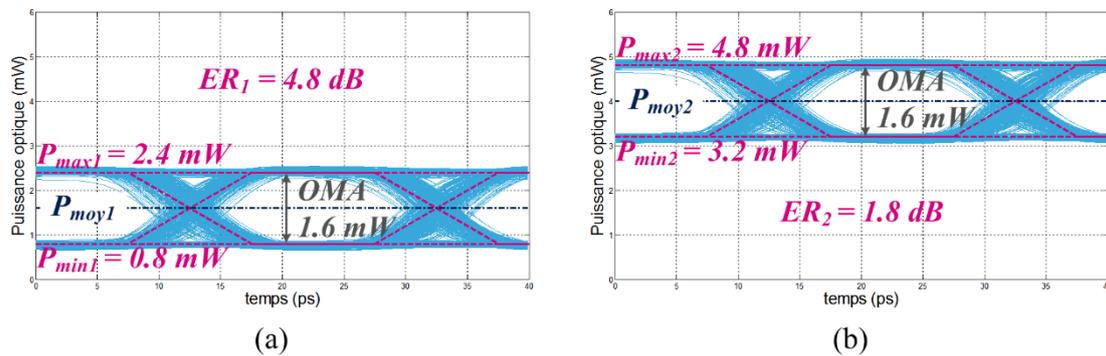


Figure II. 6 – Comparaison de deux modulations à même OMA et à P_{moy} différentes.

I.3.c- L'efficacité de la modulation

Pour quantifier l'efficacité d'un modulateur optique, et plus précisément d'une technologie optique, un facteur de mérite a été défini. Pour un modulateur de phase optique de longueur L , la tension nécessaire pour obtenir une différence de phase de 180° est appelé V_π . Le produit $V_\pi L$ quantifie l'efficacité du modulateur. C'est le facteur de mérite qui a été défini. Il est à noter que ce facteur ne tient pas compte de la bande passante de la technologie. Plus ce facteur est petit et plus le modulateur électro-optique (circuit de commande électrique + modulateur optique) sera intégrable.

I.3.d- Pépiement (« Chirp » en anglais)

Lorsque l'intensité lumineuse d'une onde optique est modulée, il apparaît un phénomène qui va modifier sa longueur d'onde et qui est appelé « pépiement ». Dans les systèmes de communication sur fibre optique, la dérive en fréquence limite les performances de la transmission à cause de l'élargissement spectral dynamique qui l'accompagne. Le comportement du pépiement dans un modulateur optique est caractérisé par un paramètre α qui est défini comme la profondeur de la modulation de phase normalisée par rapport à la profondeur de la modulation de l'intensité produite par le modulateur.

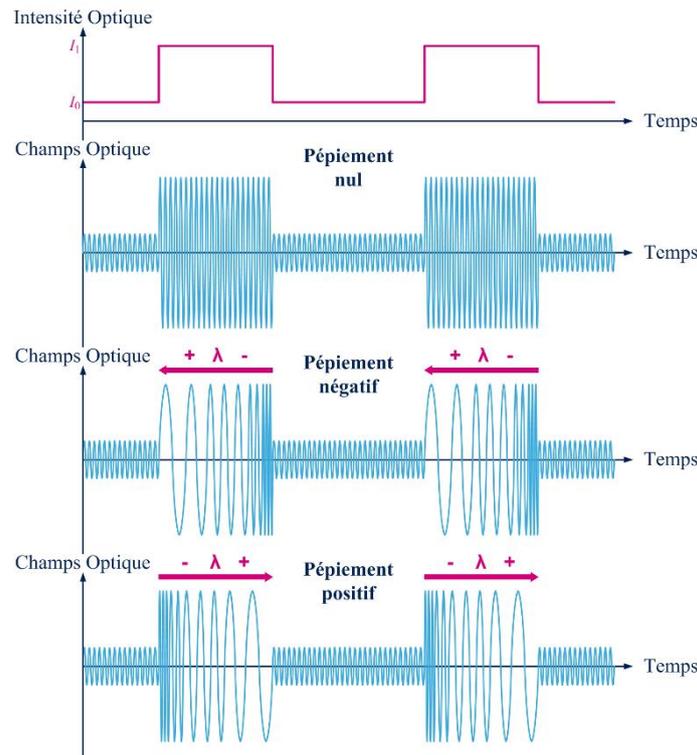


Figure II. 7 – Diagramme d'une impulsion lumineuse pour différentes valeurs du pépiement.

La Figure II. 7 illustre la forme d'onde d'un faisceau optique en fonction de la dérive en fréquence. Pour un pépiement positif, la longueur d'onde du faisceau décroît sur le front montant de la modulation d'intensité lumineuse et croît sur le front descendant. Dans le cas contraire d'un pépiement négatif, la longueur d'onde du faisceau croît sur le front montant et décroît sur le front descendant.

I.3.e- Les pertes d'insertion

Les pertes d'insertion dans une modulation externe sont définies comme suit :

$$IL = 10 * \log \frac{P_{inM}}{P_{outM}} \quad (\text{II- 24})$$

Où P_{inM} est la puissance totale optique en entrée du modulateur et P_{outM} est la puissance optique de sortie quand le modulateur optique est « on ». Ce paramètre est toujours positif et quantifie les pertes du faisceau optique qui traverse le modulateur.

I.3.f- La profondeur de modulation

La profondeur de modulation est l'amplitude de modulation OMA normalisée par rapport à la puissance optique maximale P_{max} :

$$\eta_m = \frac{OMA}{P_{max}} \quad (\text{II- 25})$$

Dans le cas d'une modulation idéale ($P_{min} = 0$ W) la profondeur de modulation est égale à l'unité.

I.3.g- La bande passante du modulateur

La bande passante des modulateurs optiques est contrainte par les effets physiques qui limitent la vitesse et par des effets électriques. Ces effets électriques sont générés lors de l'interconnexion entre le modulateur et son driver. Cette largeur de bande du modulateur est définie comme la fréquence à laquelle l'amplitude de modulation chute à la moitié de sa valeur maximale (-3 dB). Ce paramètre représente la vitesse maximale à laquelle le modulateur peut fonctionner.

I.3.h- Le taux d'erreur binaire (BER)

En pratique, la probabilité d'erreur est estimée par une mesure de taux d'erreur binaire (TEB, ou BER en anglais), par le comptage du nombre d'erreurs qui se sont produites lors de la transmission d'un nombre donné de bits. Soit p la probabilité d'erreur binaire, n le nombre total de bits transmis et N le nombre d'erreurs constatées. Le *BER* est défini par :

$$BER = \frac{N}{n} \quad (\text{II- 26})$$

Cette variable suit la loi binomiale :

$$B \left(p, \sqrt{\frac{p(p-1)}{n}} \right) \quad (\text{II- 27})$$

Le *BER* est donc un estimateur non biaisé dont l'écart type est d'autant plus faible que le nombre de bits émis n est élevé. Le taux d'erreur binaire s'exprime en puissance négative. Par exemple, 10^{-3} signifie que l'on a en moyenne une erreur binaire pour mille bits transmis.

I.4- Les déphaseurs optiques en SiPh

Le silicium ne permettant pas de moduler directement l'intensité lumineuse d'un faisceau optique, les modulateurs de phase sont largement déployés dans les systèmes de communication optique sur silicium. Il existe plusieurs techniques pour réaliser des déphaseurs optiques sur silicium décrit dans [10]. Cette partie va s'attacher à présenter les trois principales technologies utilisées pour réaliser ces modulateurs. Chacune de ces techniques offre des performances différentes, en termes de bande passante, de tension de commande, d'intégration et de déphasage optique.

I.4.a- Modulateur à injection

Ce type de modulateur est basé sur l'injection de porteurs (trous ou électrons) dans le guide d'onde pour faire varier son indice de réfraction. La vitesse de modulation est cependant limitée par le temps de recombinaison des porteurs et par la taille physique du guide d'onde (problème de contact). La géométrie d'un tel modulateur est présentée sur la Figure II. 8.

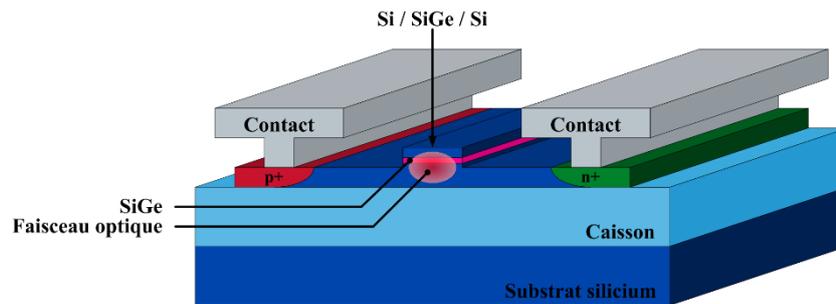


Figure II. 8 – Modulateur optique à jonction P-I-N (Positive-Intrinsic-Negative).

Pour améliorer la bande passante de ces modulateurs, une solution a été proposée en 2005 [11]. Elle consiste à injecter des impuretés dans la zone du guide, ce qui permet d'atteindre des bandes passantes de l'ordre de 24 GHz.

I.4.b- Modulateur à capacité MOS

Les modulateurs à capacité MOS sont des composants à accumulation de charges. Ces charges sont accumulées dans la région du guide d'onde et plus précisément de chaque côté de l'oxyde SiO₂ (voir Figure II. 9). Le point faible de cette technologie est la capacité intrinsèque du composant qui, dû à la constante de temps RC générée lors de l'interconnexion de celui-ci avec le driver électrique, va limiter la bande passante du modulateur. L'intégration de plus en plus compacte de ces modulateurs a cependant permis d'augmenter leurs bandes passantes.

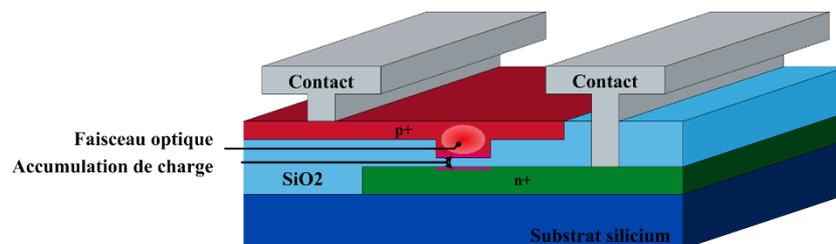


Figure II. 9 – Modulateur optique de type MOS.

Par contre ce modulateur a l'avantage de pouvoir être piloté avec de faibles tensions. Ce qui va diminuer la complexité et la consommation de la commande électrique. En

contrepartie le débit binaire qui pourra être atteint restera assez faible (~ 20 Gbits/s). Des transmissions optiques à 15 Gbits/s et 25 Gbits/s sont présentées dans [12].

I.4.c- Modulateur à déplétion

Dans un guide d'onde silicium, une modulation optique est obtenue par la variation de l'indice de réfraction (Δn_R) et du coefficient d'absorption ($\Delta \alpha$). Ces variations locales sont obtenues en modifiant la concentration des porteurs libres dans le matériau. Pour une concentration de porteurs inférieure à quelque 10^{19} cm^{-3} , les trous créent une variation plus importante de l'indice de réfraction que les électrons. Ils sont donc plus efficaces en termes de modulation optique. Le modulateur à déplétion est donc basé sur la variation de la concentration en trous dans le guide d'onde. Ce type de modulateur met en œuvre une diode P-N pour moduler le faisceau optique comme le montre la Figure II. 10.

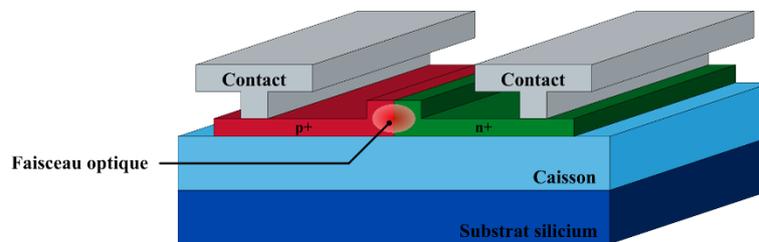


Figure II. 10 – Modulateur optique de type P-N.

Grâce à ces modulateurs, il est possible d'atteindre des bandes passantes supérieures à 50 GHz. Cependant leur intégration reste difficile, car pour obtenir une modulation de phase suffisante il faut une grande longueur du modulateur (quelques millimètres). C'est ce type de structure qui est la plus souvent utilisée dans les modulateurs de type Mach Zehnder.

I.4.d- Modélisation électrique

Le schéma équivalent pour un modulateur de phase optique de type capacité MOS ou jonction P-N est présenté sur la Figure II. 11.

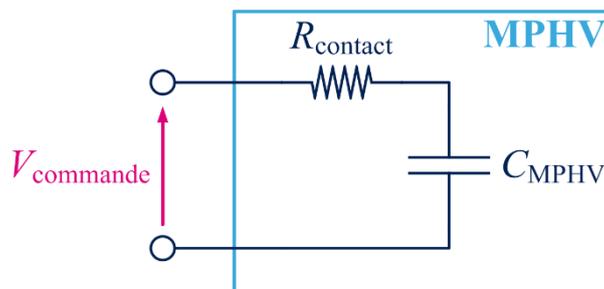


Figure II. 11 – Schéma électrique équivalent d'un modulateur optique.

Le schéma équivalent de ce type de modulateur optique est un filtre passe-bas dont la fréquence de coupure s'exprime comme suit :

$$f_c = \frac{1}{2\pi * R_{contact} * C_{MPHV}} \quad (\text{II- 28})$$

C'est cette fréquence de coupure qui va limiter la bande passante du modulateur optique. L'objectif est donc que celle-ci soit la plus élevée possible pour atteindre des débits binaires importants. Il faut donc optimiser les paramètres suivants :

- **Diminuer la résistance de contact $R_{contact}$** en augmentant le dopage de la région de contact du modulateur et en diminuant la distance entre la région active du modulateur et les contacts.
- **Diminuer la capacité C_{MPHV}** directement régie par la géométrie et le processus d'optimisation du modulateur.

Le Tableau II. 2 reprend les avantages et inconvénients des différents modulateurs détaillés précédemment.

Modulateur	Bande passante	Tension de Commande
<i>A injection</i>	24 GHz	élevée
<i>A capacité MOS</i>	~15 GHz	faible
<i>A déplétion</i>	> 50 GHz	élevée

Tableau II. 2 – Comparaison des différents modulateurs optiques.

II- LE MODULATEUR DE TYPE MACH ZEHNDER

II.1- Principe de fonctionnement

Les propriétés physiques du silicium permettant seulement de moduler efficacement la phase d'un faisceau optique (section I-), il est nécessaire de mettre en œuvre une structure optique complexe pour réaliser une modulation d'amplitude. L'interféromètre de Mach Zehnder (IMZ) est l'une des solutions les plus déployées pour réaliser cette conversion de modulation (phase / amplitude).

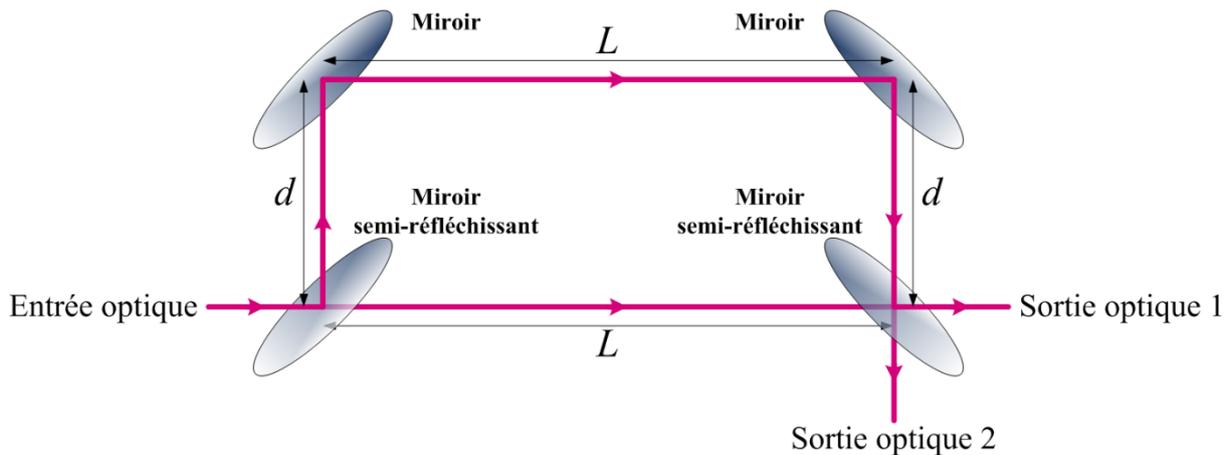


Figure II. 12 – Principe de l'interféromètre de Mach Zehnder (IMZ).

D'un point de vue purement optique, le système IMZ est constitué de deux miroirs et deux miroirs semi-réfléchissants comme le montre la Figure II. 12. Le principe de fonctionnement de cet interféromètre est basé sur la génération d'une interférence entre deux ondes lumineuses [13]. Cette interférence permet d'obtenir une modulation de l'intensité lumineuse du faisceau en sortie du système optique. Pour créer cette interférence, une onde optique cohérente est divisée en deux faisceaux en entrée du IMZ grâce à un miroir semi-réfléchissant. L'objectif consiste ensuite à faire parcourir deux distances différentes (L et $L + 2d$) à chacune de ces deux ondes pour créer une différence de phase entre elles. Elles sont enfin recombinées en sortie à l'aide du second miroir semi-réfléchissant. Une interférence va avoir lieu lors de cette recombinaison. Pour amplifier l'effet destructif ou constructif de cette interférence entre les deux ondes optiques, il faut agir sur leur différence de phase. Pour cela il suffit de faire varier la distance d entre les miroirs et les miroirs réfléchissants. Grâce à ce phénomène, il est possible de réaliser une modulation de l'intensité lumineuse.

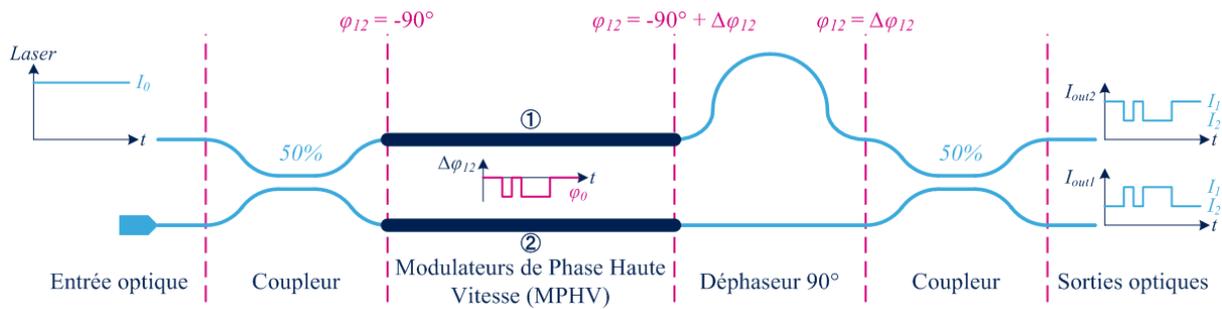


Figure II. 13 – Principe du modulateur optique Mach Zehnder (MMZ).

C'est ce principe qui est utilisé pour réaliser un modulateur de type Mach Zehnder (MMZ). La Figure II. 13 présente le schéma de principe d'un MMZ. Une onde optique continue générée par un laser est injectée à l'entrée d'un coupleur 3 dB, il en résulte deux ondes optiques de même puissance et déphasées de 90° . Ces deux ondes optiques sont ensuite déphasées de $\Delta\phi_{12}$ grâce à des modulateurs de phase haute vitesse (MPHV). Un déphaseur 90° est ajouté sur la voie ① pour compenser le retard de phase généré sur la voie ② par le coupleur d'entrée. Enfin les deux faisceaux lumineux sont recombinaés en sortie pour obtenir une modulation d'amplitude, créée grâce au phénomène d'interférence destructive ou constructive. Les sorties du modulateur optique sont complémentaires comme le montre la Figure II. 13.

II.2- La technologie optique PIC25G

II.2.a- Présentation générale

Depuis mars 2012, STMicroelectronics développe une plateforme hybride photonique qui repose sur l'intégration de la propriété intellectuelle et l'expertise acquise par Luxtera dans une filière de fabrication dédiée en 300 mm sur le site de Crolles [14]. Cette plateforme a pour objectif la conception de « transceivers » optiques pour les transmissions de données et les télécoms. L'ensemble des composants passifs et actifs nécessaires à leur réalisation sont en cours de développement pour la technologie PIC25G (« Photonic Integrated Circuit 25 Gbs/s »). La Figure II. 14 présente une liste non exhaustive de ces éléments optiques. Cette technologie offre aussi un empilement de métallisations (« backend ») composé de quatre niveaux de métallisation.

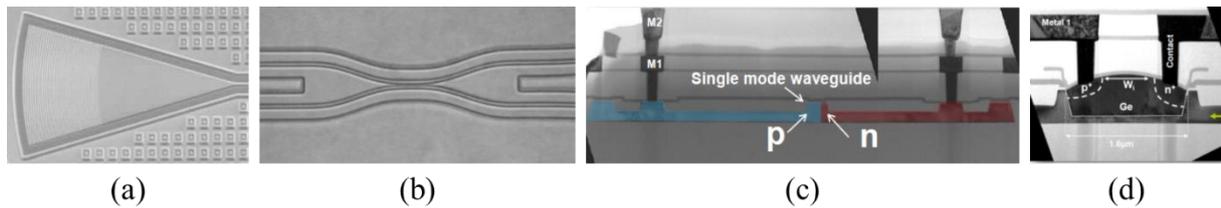


Figure II. 14 – (a) Coupleur à réseau, (b) Coupleur directionnel, (c) MPHV, (d) Photodiode [14] et [15].

II.2.b- Le modulateur de phase haute vitesse MPHV

Pour la conception du modulateur optique, le composant optique clef est le modulateur de phase haute vitesse (MPHV) (Figure II. 14 (c)). C'est cet élément qu'il faut piloter pour réaliser une modulation de la phase du faisceau optique. Sur la plateforme PIC25G, le composant MPHV est basé sur la déplétion de porteurs dans une jonction P-N polarisée en inverse (section I.4.c-) [15]. Une vue en coupe du modulateur de phase de la technologie est proposée sur la Figure II. 15.

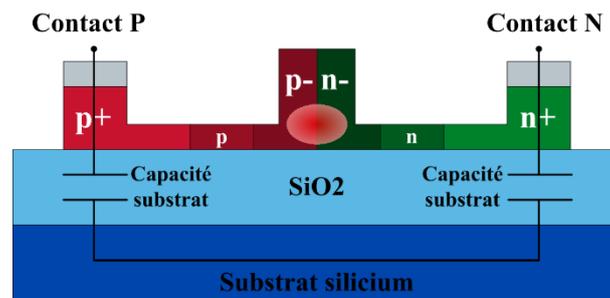


Figure II. 15 – Vue en coupe d'un MPHV.

Cette technologie propose deux versions de MPHV avec des performances différentes. La première est optimisée pour minimiser les pertes d'insertions (MPHV v1). La seconde est optimisée pour maximiser le déphasage par millimètre (MPHV v2). La Figure II. 16 montre la répartition des performances de ces deux modulateurs de phase.

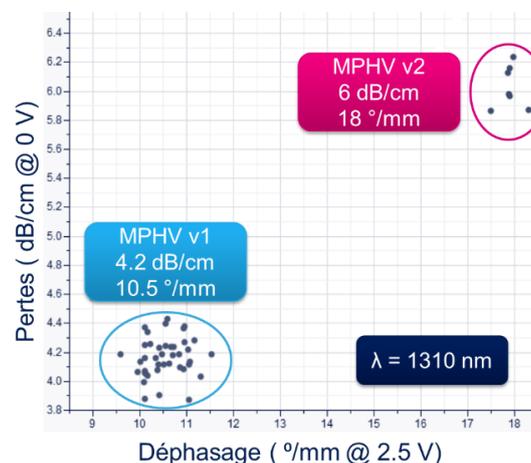


Figure II. 16 – Répartition des performances des MPHVs (v1 & v2).

Les caractéristiques des MPHVs proposés dans la technologie PIC25G sont résumées dans le tableau Tableau II. 3 :

	MPHV v1	MPHV v2	Unité
<i>Déphasage</i>	10,5	18	°/mm
<i>Pertes d'insertion</i>	4,2	6	dB/cm
$V_{\pi}L$	4,3	2,5	V.cm

Tableau II. 3 – Performances des MPHVs de la technologie PIC25G.

Pour la conception du modulateur Mach Zehnder, le choix s'est orienté sur l'utilisation des MPHVs v1 pour minimiser les pertes optiques dans le système. Ce modulateur de phase optique offre une bande passante supérieure à 50 GHz, pour des pertes d'insertion de l'ordre de 4,2 dB/cm. Sa tension nominale de commande est de 2,5 V crête à crête ce qui permet d'obtenir une variation de phase de 10,5 °/mm.

II.3- La commande du MMZ

Il existe plusieurs solutions techniques pour piloter un modulateur Mach Zehnder. Deux hypothèses peuvent être faites concernant les modulateurs de phase à piloter. La première de ces hypothèses considère le modulateur comme un élément localisé alors que la seconde le considère comme un élément distribué. Pour chacune de ces hypothèses, il existe une méthode différente pour piloter le MMZ. Pour sélectionner la solution la plus adaptée à la conception d'un modulateur électro-optique 100 Gbits/s, chacune de ces méthodes a été étudiée. L'objectif est d'identifier les principales limitations de chaque topologie qui pourraient être un frein à leurs mises en œuvre dans ces travaux de recherche.

II.3.a- Topologie à éléments localisés

Le principe de cette méthode est de commander les deux déphaseurs (MPHV_s voie ① et ②) du modulateur optique comme de simples éléments localisés. C'est-à-dire que chaque bras du MMZ est piloté par une seule tension de commande en son centre comme le montre la Figure II. 17. Les deux déphaseurs optiques doivent être pilotés avec des signaux en opposition de phase entre les deux voies du MMZ. Il est donc envisageable d'utiliser soit deux drivers commandés en opposition de phase, soit un seul driver différentiel pour commander les deux MPHVs. La Figure II. 17 met en œuvre deux drivers dont les commandes sont complémentaires pour piloter les deux déphaseurs du MMZ.

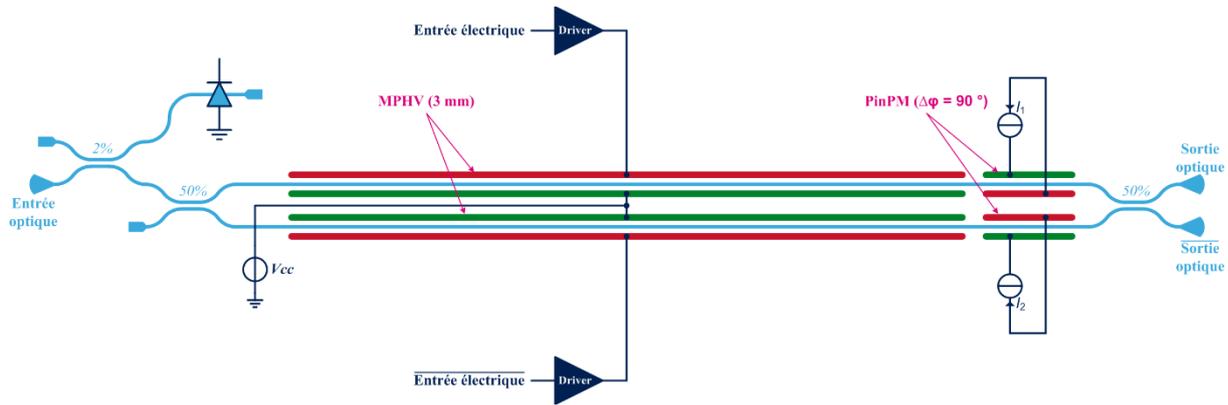


Figure II. 17 – Topologie à éléments localisés d’un MMZ.

Cette structure a l’avantage d’avoir une mise en œuvre très simple. Cependant pour l’implémenter, il est nécessaire de s’assurer que la longueur physique des MPHVs soit très petite devant la longueur d’onde du signal de commande. Cette topologie peut être mise en œuvre que si l’équation (II- 29) est vérifiée.

$$L_{MPHV} \ll 10 * \lambda_{PRBS} \quad (\text{II- 29})$$

λ_{PRBS} est la plus petite longueur d’onde du signal de commande électrique. Par exemple pour un débit binaire de 100 Gbits/s, λ_{PRBS} est égal à 3 mm. Pour considérer les MPHVs comme des éléments localisés pour un tel débit, ces derniers devront avoir une longueur physique L_{MPHV} inférieure à 0,3 mm. Or la longueur des MPHVs régit la profondeur de la modulation optique (section **I.3.f-**) qui est fonction de la différence de phase maximale que le modulateur est capable de générer $\Delta\phi_{12}$. Pour avoir une modulation optique suffisamment profonde, il est nécessaire d’avoir un déphasage minimum ($\Delta\phi_{12}$) de 30 °. Dans le cas des MPHVs utilisés dans la technologie PIC25G (10,5 °/mm), la longueur minimale pour avoir ce déphasage est de 3 mm. L’équation (II- 28) n’étant pas respectée, il n’est pas possible de commander un MMZ à un débit binaire élevé (< 10 Gbits/s) avec cette méthode.

De plus, l’interconnexion entre le MPHV et le driver constitue un autre aspect limitant de cette architecture. En effet, la partie **I.4.d-** montre que le modèle équivalent d’un MPHV est un filtre passe-bas constitué d’une capacité C_{MPHV} et d’une résistance de contact (Figure II. 11). Or le driver a une impédance de sortie non nulle qui va s’ajouter à la résistance de contact comme le montre la Figure II. 18.

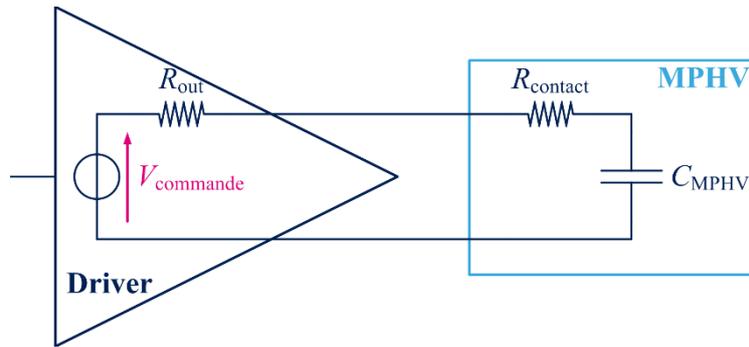


Figure II. 18 – Interconnexion entre le driver et le MPHV.

Une constante de temps τ va donc apparaitre entre le driver et le MPHV (équation (II- 30)).

$$\tau = (R_{out} + R_{contact}) * C_{MPHV} \quad (\text{II- 30})$$

Si la résistance de contact du modulateur est très petite devant la résistance de sortie du driver alors la constante de temps peut s'écrire :

$$\tau = R_{out} * C_{MPHV} \quad (\text{II- 31})$$

Cette constante de temps va elle aussi limiter le débit binaire atteignable par la structure. Dans le cas d'un débit de 100 Gbits/s, la durée d'un bit est de 10 ps. Or la tension aux bornes de la capacité C_{MPHV} lorsque celle-ci se charge s'écrit :

$$V_{MPHV} = V_{commande} * \left(1 - e^{-\frac{t}{\tau}}\right) \quad (\text{II- 32})$$

La capacité C_{MPHV} est considérée chargée au bout d'une durée de 3τ (95 % de la charge maximale). Alors pour un débit de 100 Gbits/s la condition de l'équation (II- 33) doit être respectée pour obtenir une bande passante suffisante.

$$\tau < \frac{10 \text{ ps}}{3} \quad (\text{II- 33})$$

Les équations (II- 31) et (II- 33) donnent :

$$R_{out} * C_{MPHV} < \frac{10 \text{ ps}}{3} \quad (\text{II- 34})$$

Cette étude sur la constante de temps d'interconnexion entre le driver et le MPHV permet de mettre en évidence un autre aspect limitant dans les architectures de commande du MMZ. En effet, si l'impédance de sortie du driver (R_{out}) est considérée fixe, alors la seule solution pour diminuer τ est de diminuer C_{MPHV} (équation (II- 34)). Or plus le modulateur MPHV est long, plus sa capacité équivalente sera grande. La commande directe d'un MPHV de 3 mm de long n'est donc pas judicieuse pour atteindre des débits de données élevés. Cette étude sur l'interconnexion du driver et du MPHV est vraie pour toutes les topologies de commande qui sont présentées par la suite.

II.3.b- Topologie à ondes progressives

Cette nouvelle architecture permet de prendre en compte les aspects de propagation des ondes optique et électrique vues lors de l'étude de la structure précédente. Dans cette solution le modulateur de phase n'est plus considéré comme un élément localisé, mais bien comme un élément distribué. L'idée principale est de piloter des segments de MPHV plus petit pour que la condition de l'équation (II- 29) soit toujours vérifiée ($L_{MPHV} < 300 \mu\text{m}$ à 100 Gbits/s). Ce type d'architecture est développée dans [16]. Les bras du MMZ seront donc constitués de plusieurs segments de MPHV de longueur inférieure à $300 \mu\text{m}$ (Figure II. 19). La longueur totale des segments mis bout à bout devra être de 3 mm pour réaliser un déphasage minimum $\Delta\phi_{12}$ de 30° . En contrepartie, cette structure nécessite de mettre en œuvre des lignes de propagation en sortie des drivers. Leur rôle est de propager l'onde électrique en sortie des drivers en même temps que l'onde optique qui progresse dans le modulateur. Si ces deux ondes ne se propagent pas à la même vitesse dans le système, alors l'OMA (section I.3.a-) du modulateur sera dégradée. La propagation de l'onde électrique est modélisée par des délais Δt sur la Figure II. 19. Ce délai Δt est fonction de la géométrie du modulateur qui est réalisé.

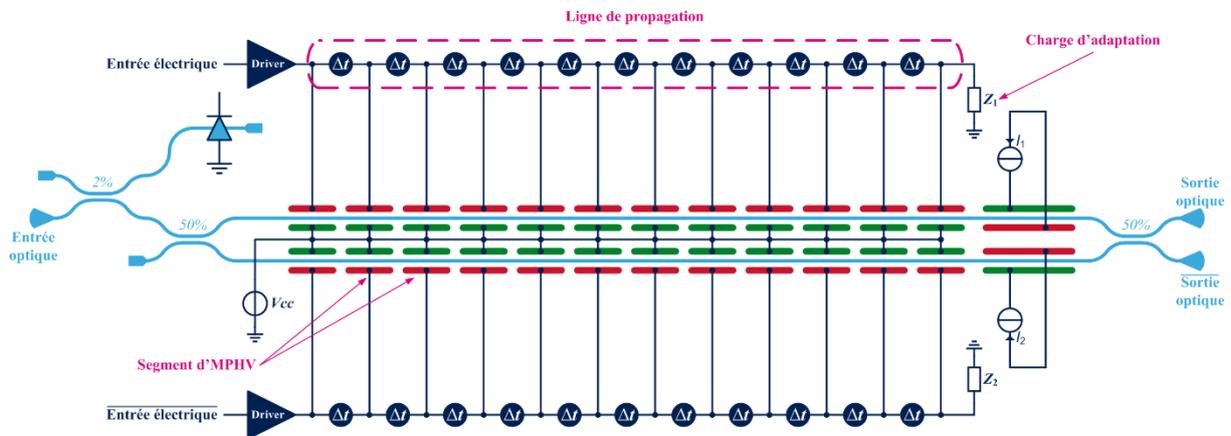


Figure II. 19 – Topologie à ondes progressives d'un MMZ.

La principale difficulté de cette structure est de piloter la ligne de propagation en sortie du driver. Cette ligne est ponctuellement connectée à des capacités C_{MPHV} (12 dans l'exemple Figure II. 19) qui vont modifier localement son comportement. Les effets d'ondes stationnaires dans cette ligne doivent être étudiés pour assurer la propagation de l'onde et le bon contrôle des MPHVs constituant le bras du MMZ.

Malgré l'amélioration apportée par la ligne de propagation, cette structure reste limitée en bande passante par la constante de temps τ . En effet, la capacité totale des segments de

MPHV d'un bras complet est équivalente à la capacité d'un MPHV de 3 mm de long. Cette limitation est donc identique à celle de l'architecture précédente (même démonstration).

II.3.c- Topologie à réseau de drivers

Cette dernière méthode de contrôle d'un MMZ utilise elle aussi des lignes de propagation comme la structure précédente. Mais celle-ci va aussi permettre de traiter le problème de la constante de temps τ . Pour cela elle met en œuvre un réseau de drivers unitaires dont le rôle de chacun est de piloter un seul segment de MPHV (Figure II. 20). De ce fait, la constante de temps est douze fois plus petite que celle des précédentes architectures.

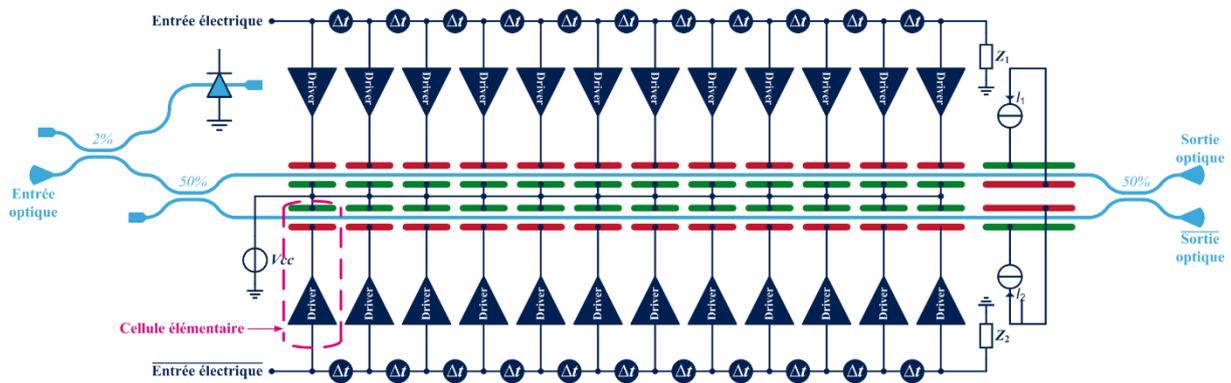


Figure II. 20 – Topologie du modulateur Mach Zehnder segmenté (SE-MZM).

La ligne de propagation quant à elle est située en entrée de ce réseau de driver pour égaliser les temps de propagation entre les ondes optique et électrique. Pour que cette ligne soit perturbée le moins possible par les drivers unitaires, ceux-ci seront conçus afin d'avoir une impédance d'entrée la plus élevée possible. C'est cette solution technique qui a été sélectionnée pour réaliser le modulateur électro-optique 100 Gbits/s. Cette architecture est basée sur une cellule élémentaire constituée d'un driver unitaire et d'un segment de MPHV (Figure II. 20). Cette cellule est l'élément clef pour atteindre des très hauts débits de données. Sa constante de temps τ est optimisée pour respecter l'équation (II- 33). Le driver unitaire qui constitue cette cellule élémentaire est étudié dans le chapitre III. L'idée de segmenter un MMZ pour le piloter à plus haut débit fait l'objet d'un brevet [17] déposé par Luxtera.

II.3.d- Gestion des temps de propagation dans le système

Les deux dernières architectures mettent en œuvre des lignes de propagation pour gérer les temps de propagation dans le système électro-optique. Cette gestion de la propagation des ondes optique et électrique est importante pour assurer un fonctionnement correct du système. Si ces deux ondes ne se propagent pas en même temps sur les segments des MPHVs, alors l'amplitude de modulation optique (OMA) peut être nulle. Cependant, ces

deux ondes ont une vitesse différente. Pour la technologie PIC25G, la vitesse du faisceau lumineux de longueur d'onde 1310 μm est de l'ordre de $125 \cdot 10^6$ m/s (dans le guide d'onde optique). En ce qui concerne l'onde électrique, sa vitesse va dépendre des spécifications de la ligne de transmission dans laquelle elle va se propager.

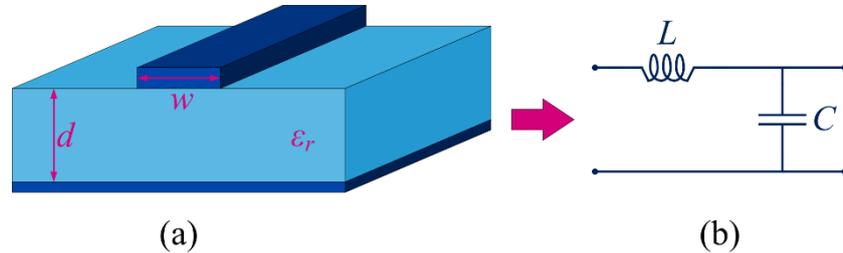


Figure II. 21 – (a) Ligne micro-ruban, (b) Schéma équivalent d'une ligne micro-ruban.

Dans le cas où une ligne micro-ruban est utilisée pour propager l'onde électrique (Figure II. 21 (a)), la vitesse v_p de l'onde s'écrit :

$$v_p = \frac{c}{\sqrt{\epsilon_e}} \quad (\text{II- 35})$$

Avec c la célérité de la lumière et ϵ_e la constante diélectrique effective qui s'exprime comme suit :

$$\epsilon_e = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} * \frac{1}{\sqrt{1 + 12 * \frac{d}{w}}} \quad (\text{II- 36})$$

Où d et w sont respectivement l'épaisseur du diélectrique et la largeur de la ligne micro-ruban. ϵ_r est la permittivité relative du diélectrique. Les équations (II- 35) et (II- 36) montrent que la vitesse d'une onde qui se propage dans une ligne micro-ruban dépend de la géométrie de celle-ci. L'équation (II- 37) qui donne la valeur de la capacité par unité de longueur C (Figure II. 21 (b)) permet de mettre en évidence la dépendance de la vitesse avec la capacité linéique de la ligne de transmission.

$$C = \frac{1}{Z_0 * v_p} \quad (\text{II- 37})$$

Avec Z_0 l'impédance caractéristique de la ligne de transmission :

$$Z_0 = \frac{120\pi}{\sqrt{\epsilon_e} * \left[\frac{w}{d} + 1,393 + 0,667 * \ln\left(\frac{w}{d} + 1,444\right) \right]} \quad (\text{II- 38})$$

Or si cette ligne est connectée sur un segment de MPHV (topologie à ondes progressives) alors le schéma équivalent de ce montage devient celui de la Figure II. 22 :

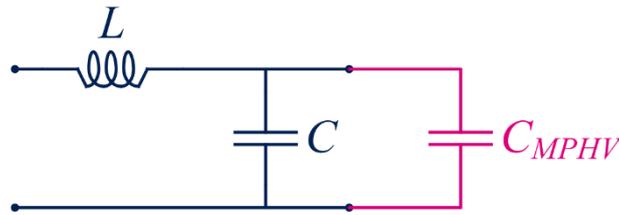


Figure II. 22 – Schéma équivalent d'une ligne micro-ruban chargée par un segment de MPHV.

L'équation de la vitesse devient :

$$v_{p_{MPHV}} = \frac{1}{Z_0 * (C + C_{MPHV})} \quad (\text{II- 39})$$

La connexion d'un segment de MPHV sur le guide d'onde électrique va ralentir la propagation de l'onde électrique (équation (II- 39)). Il apparaît ainsi que l'onde lumineuse va se propager plus rapidement dans le modulateur optique que l'onde électrique (Figure II. 23). Cette différence de vitesse va grandement contraindre la conception du modulateur optique avec ces drivers associés.

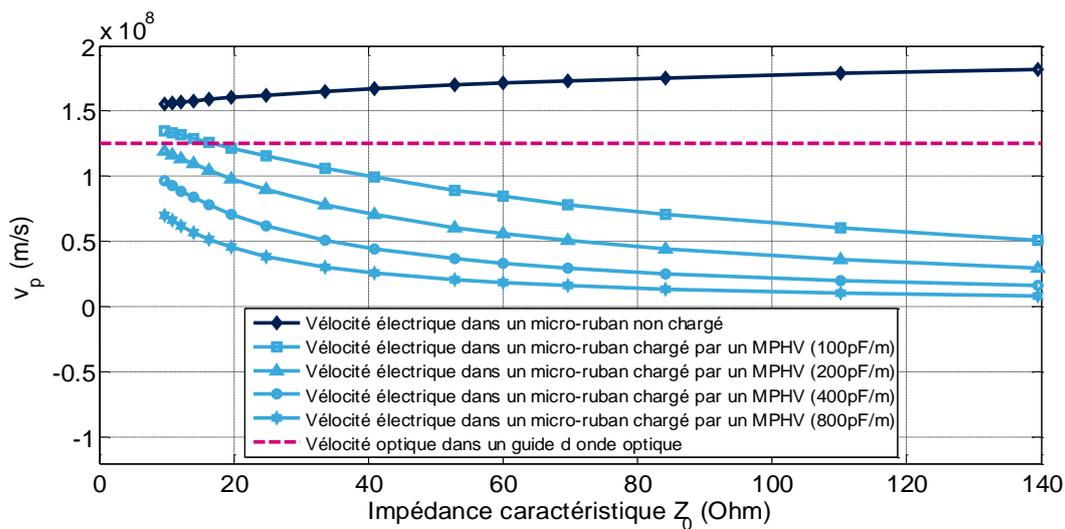


Figure II. 23 – Influence de l'impédance caractéristique d'une ligne micro-ruban sur la vitesse de propagation d'une onde électrique.

La courbe représentée sur la Figure II. 23 permet de voir l'influence de l'impédance caractéristique de la ligne micro-ruban sur la vitesse de propagation de l'onde dans un guide d'onde. Cette dernière courbe permet aussi de voir l'impact de C_{MPHV} sur cette même ligne pour différentes capacités linéiques. Il est à noter que dans le cas de l'architecture à réseau de drivers, la ligne de propagation ne sera plus chargée par un segment de MPHV. Malgré tout, l'impédance d'entrée des drivers est complexe et peut impacter la propagation de l'onde dans la ligne. Les caractéristiques du MPHV étant fixées par la technologie PIC25G, les seuls

degrés de liberté pour la conception du système électro-optique se trouvent dans la géométrie de la ligne de propagation et dans celle du MMZ.

La Figure II. 24 présente une solution technique originale permettant de compenser ces problèmes de propagation. Cette solution consiste à rallonger le chemin parcouru par l'onde optique pour la retarder. Pour ce faire, une structure en méandre est adoptée pour les guides d'ondes optiques, car celle-ci permet de rallonger le chemin optique tout en raccourcissant le chemin électrique. Une fois que le délai de propagation de l'onde optique entre chaque segment Δt sera déterminé, il sera possible de concevoir la ligne de propagation de l'onde électrique. Cette étude sera présentée dans le chapitre IV. Cette architecture a pour particularité d'empiler tous les MPHVs afin de pouvoir tous les commander avec le même délai. De plus cela permet d'augmenter le niveau d'intégration du modulateur optique.

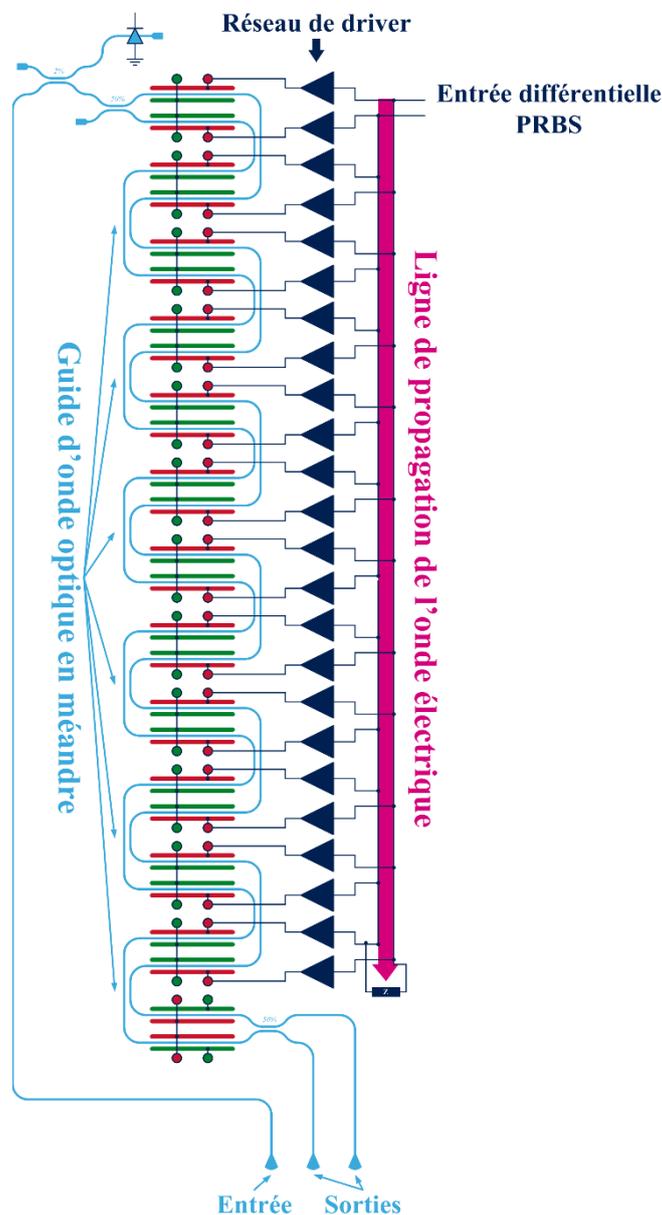


Figure II. 24 – Structure en méandre du MMZ.

II.4- Assemblage du modulateur optique avec son driver

Le modulateur électro-optique est constitué de deux circuits (modulateur optique + driver électrique) qui sont réalisés à partir de deux technologies silicium différentes. Pour connecter ces deux circuits entre eux, une technologie d'interconnexion par pilier de cuivre (« copper pillard » en anglais) va être mise en œuvre [18]. Le principe de cet assemblage est de superposer les deux puces l'une sur l'autre face à face. Ce type de montage ne permet plus l'accès direct à l'un des deux circuits. Le modulateur optique étant très étendu, c'est ce circuit qui présente la plus grande surface (Figure II. 25). C'est donc par la puce optique que les alimentations et les signaux de commande électrique devront transiter pour atteindre la puce driver.

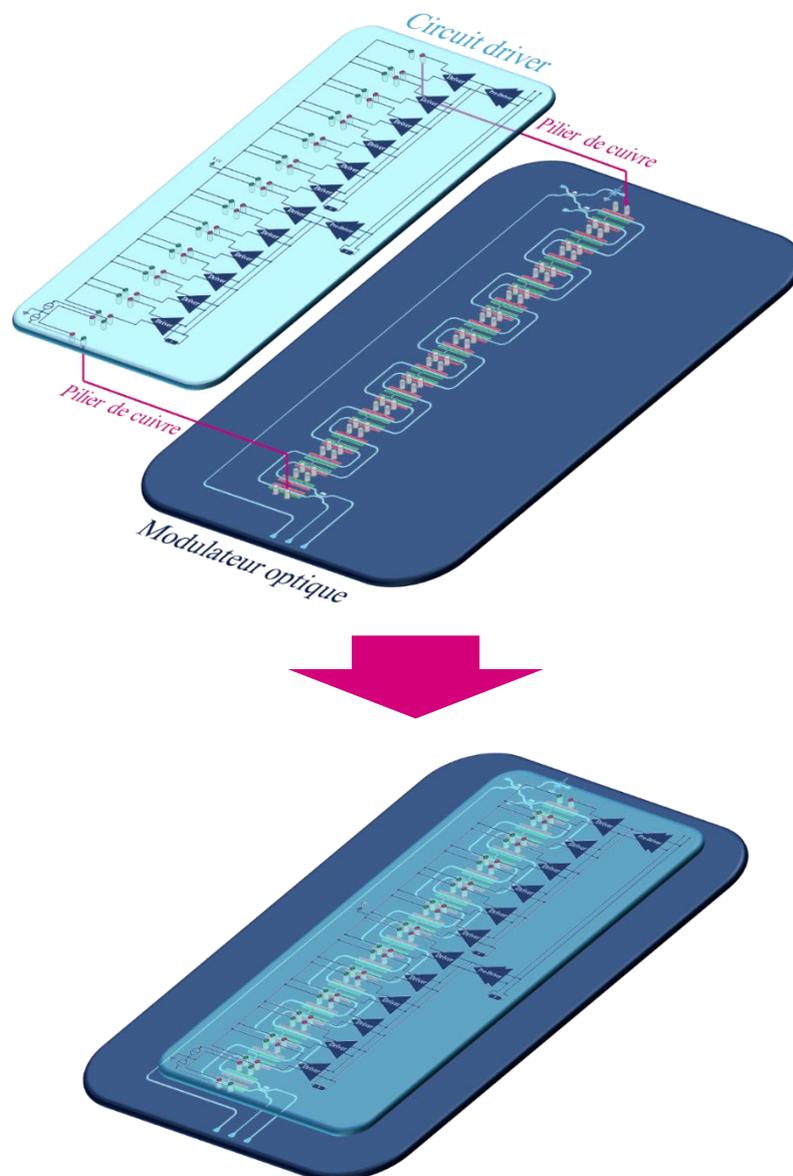


Figure II. 25 – Montage du circuit driver sur le modulateur optique.

L'interconnexion entre ces deux puces est réalisée par des piliers de cuivre dont la géométrie est donnée Figure II. 26.

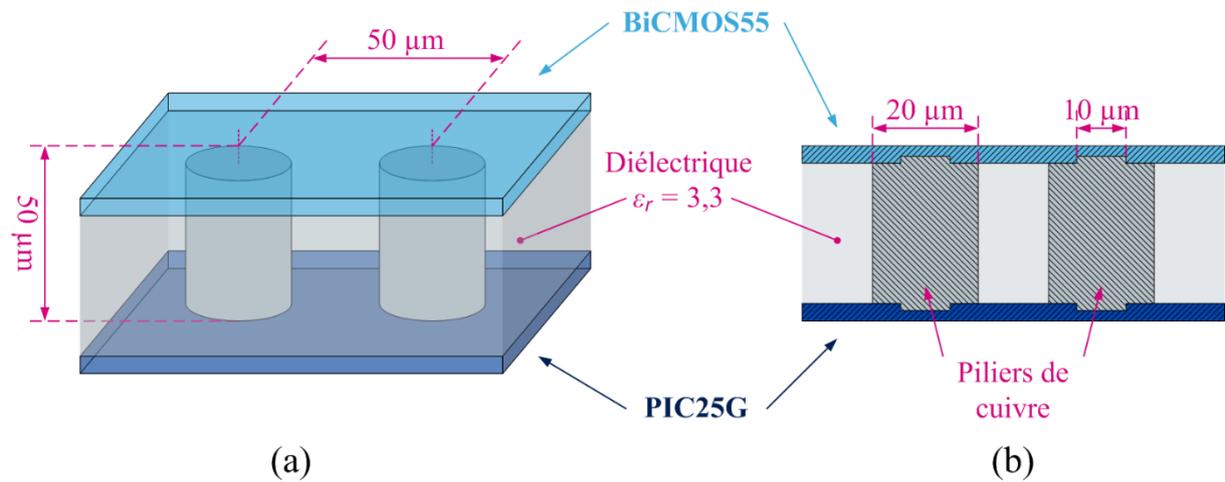


Figure II. 26 – Montage du circuit driver sur le modulateur optique : (a) vue 3D et (b) vue en coupe.

Les éléments parasites de ces interconnexions sont les suivants :

- Inductance série : $L_s = 15,6$ pH.
- Résistance série : $R_s = 44$ mΩ.

Lors des simulations système, les modèles de ces piliers de cuivre seront pris en compte. La superposition de ces deux circuits permet aussi d'envisager des solutions efficaces et compactes pour la gestion des temps de propagation des ondes.

II.5- Conception et simulation du MMZ

Cette section présente la conception du modulateur optique qui a été fabriqué. Le modulateur Mach Zehnder conçu met en œuvre une architecture en méandre pour proposer une solution efficace à la problématique de propagation étudiée précédemment. Ce MMZ est développé avec la technologie PIC25G, la partie active de ce circuit est présentée ci-après.

II.5.a- Présentation de la partie active du modulateur

Ce modulateur est composé de douze paires de MPHVs (Figure II. 27) qui permettent de réaliser un déphasage de 30 ° entre la voie ① et la voie ② (Figure II. 13). Ces paires de MPHVs sont commandées avec des tensions différentielles. Une photodiode permet de mesurer la puissance optique en entrée du modulateur. Cela permet d'estimer les pertes optiques dans le modulateur en comparant la puissance d'entrée avec la puissance de sortie totale lors des mesures.

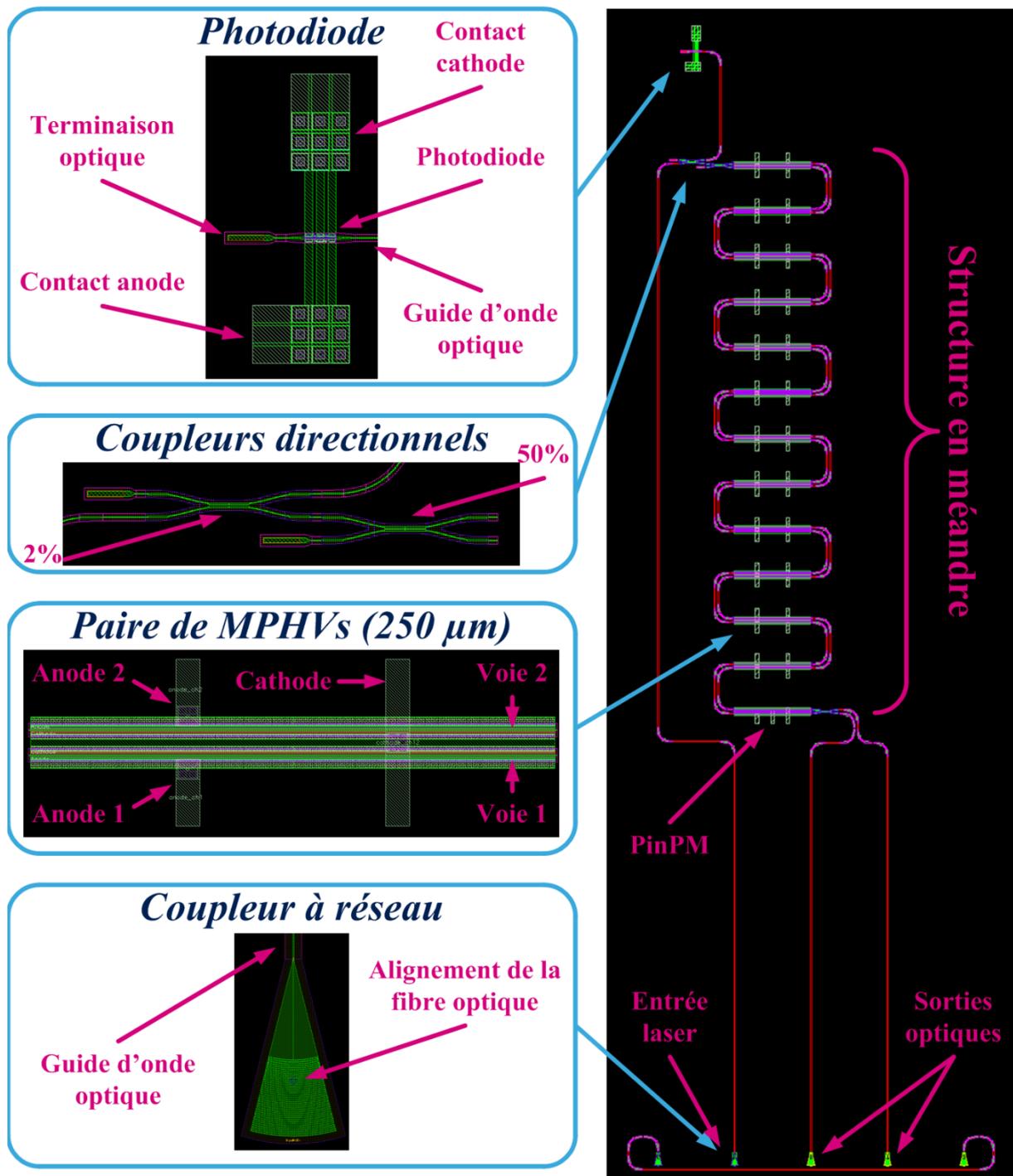


Figure II. 27 - Partie active du circuit optique (MMZ).

Une structure de test a été implémentée pour aligner correctement les fibres optiques sur les coupleurs à réseau. En effet comme le montre la Figure II. 28, les fibres optiques doivent avoir une inclinaison θ par rapport à la surface du coupleur à réseau pour permettre une transmission efficace du faisceau lumineux dans le guide d'onde optique.

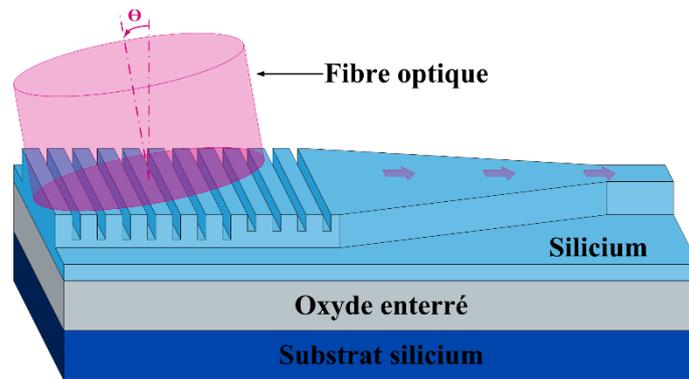


Figure II. 28 – Positionnement d'une fibre optique sur un coupleur à réseau.

Tous les coupleurs à réseau du modulateur ont été alignés de telle sorte que le positionnement des fibres optiques puisse être ajusté grâce au motif de test (les cinq fibres sont solidaires l'une de l'autre et espacées de 250 μm). Le principe de fonctionnement de ce motif de test est d'injecter une onde optique d'un côté puis de mesurer la puissance optique de l'autre (Figure II. 29). En faisant varier l'orientation des fibres (dans l'espace 3D) on vient modifier la puissance optique transmise. La position optimale des fibres est obtenue lorsque la puissance optique mesurée en sortie est maximale.

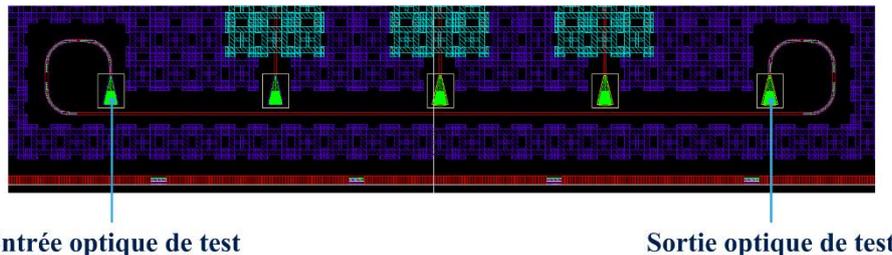


Figure II. 29 – Motif de test pour le positionnement des fibres optiques.

II.5.b- Simulation du modulateur

Un des objectifs des simulations qui seront présentées dans cette section est de valider le fonctionnement du MMZ (section II.1-). Afin de proposer un taux d'extinction ER de 3 dB en sortie du MMZ, il est nécessaire de déterminer le déphasage φ_{12} (Figure II. 13) nécessaire. L'étude théorique du MMZ est présentée en **Annexe 1**, de cette étude en résulte l'équation (II- 40) qui donne le déphasage φ_{12} en fonction du taux d'extinction souhaité.

$$\Delta\varphi_{12_{max}} = 2 * \text{Arctan} \left(\sqrt{10^{\frac{ER}{10}}} \right) - 90 \quad (\text{II- 40})$$

Dans le cadre de cette étude, ce modulateur propose une différence de phase maximale de 30 ° entre les deux voies du MMZ afin d'obtenir une modulation optique suffisamment profonde ($ER = 4,7 \text{ dB} > 3 \text{ dB}$). Les caractéristiques des MPHVs de la technologie PIC25G

(Tableau II. 3) donne une variation de phase de $10,5^\circ/\text{mm}$ pour une tension de contrôle de 2,5 V. La loi qui lie le déphasage obtenu sur un segment de MPHV et sa tension de commande fait partie des propriétés industrielles qui ne peuvent pas être divulguées. Afin d'atteindre une variation de 30° sur la phase, la longueur totale des segments de MPHV est de 3 mm pour le démonstrateur proposé Figure II. 27.

Il est ensuite important de caractériser complètement le modulateur proposé en Figure II. 27 pour concevoir son circuit de commande. Le délai de propagation entre chaque paire de MPHVs est notamment déterminé grâce à ces simulations.

II.5.b.i- Simulation continue

Pour analyser le fonctionnement du MMZ une simulation continue (DC) a été réalisée. Le principe de cette simulation est d'appliquer une tension fixe aux bornes des paires de MPHVs pour étudier la puissance et la phase optique du faisceau lumineux dans le modulateur. Une tension différentielle d'amplitude crête à crête 5 V a été appliquée sur les paires de MPHVs (+2,5 V et -2,5 V). Ces deux tensions modélisent respectivement un niveau haut (bit 1) et un niveau bas (bit 0). Les contacts N de tous les MPHVs sont connectés à la tension V_{cc} pour polariser les diodes des MPHVs en inverse. Les PinPMs quant à eux sont polarisés en direct avec des générateurs de courant idéaux. Ces sources de courant sont réglées pour obtenir une différence de phase de 90° entre les deux voies du MMZ. Les résultats de ces simulations sont présentés sur la Figure II. 30.

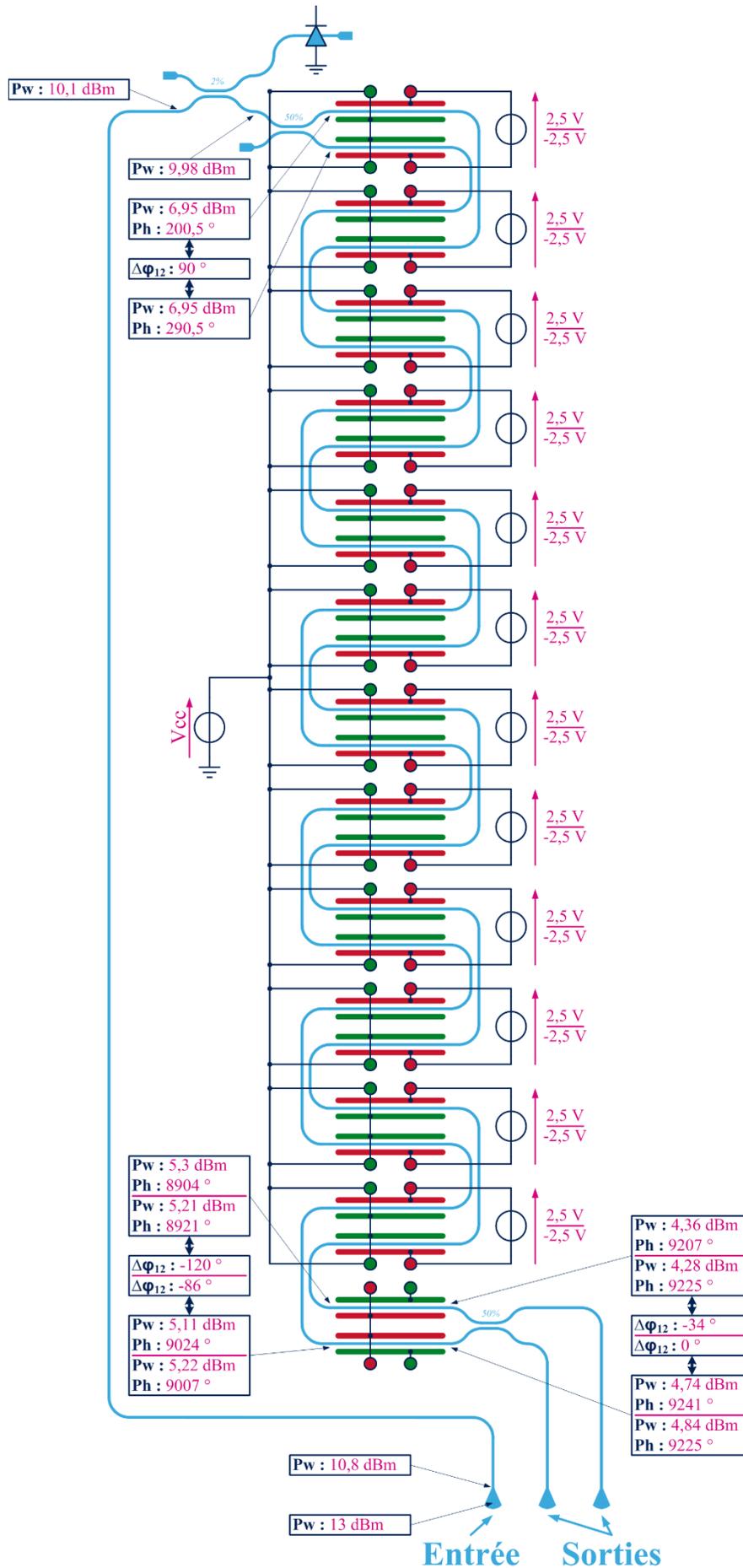


Figure II. 30 – Simulation avec des commandes DC du MMZ.

Une différence de phase de 34° est obtenue avec ce MMZ, ce qui répond au cahier des charges fixées dans le cadre de ces travaux de recherche. En ce qui concerne les pertes d'insertion optiques, deux remarques peuvent être faites. La première concerne les pertes générées lors de la transition entre la fibre et le coupleur à réseau. Celles-ci s'élèvent à 2,2 dB ce qui n'est pas négligeable. Il va donc y avoir au minimum 4,4 dB de pertes juste pour entrer et sortir de la puce optique, dues aux coupleurs à réseau. La seconde remarque concerne les pertes liées au modulateur seul qui sont de l'ordre de 2,7 dB.

En conclusion, le principe de fonctionnement obtenu correspond bien à celui étudié théoriquement (II.1- et Annexe 1). L'interface de ce circuit avec les fibres optiques d'entrée et de sortie est critique, car elle présente de fortes pertes d'insertion. D'où la mise en œuvre de la structure d'alignement des fibres présentée sur la Figure II. 29 afin de minimiser ces pertes.

II.5.b.ii- Simulation temporelle

Maintenant que le fonctionnement général du modulateur est validé, les performances de celui-ci vont pouvoir être étudiées dans le domaine temporel. Afin d'analyser ces performances, la plateforme de test de la Figure II. 31 a été utilisée pour les simulations.

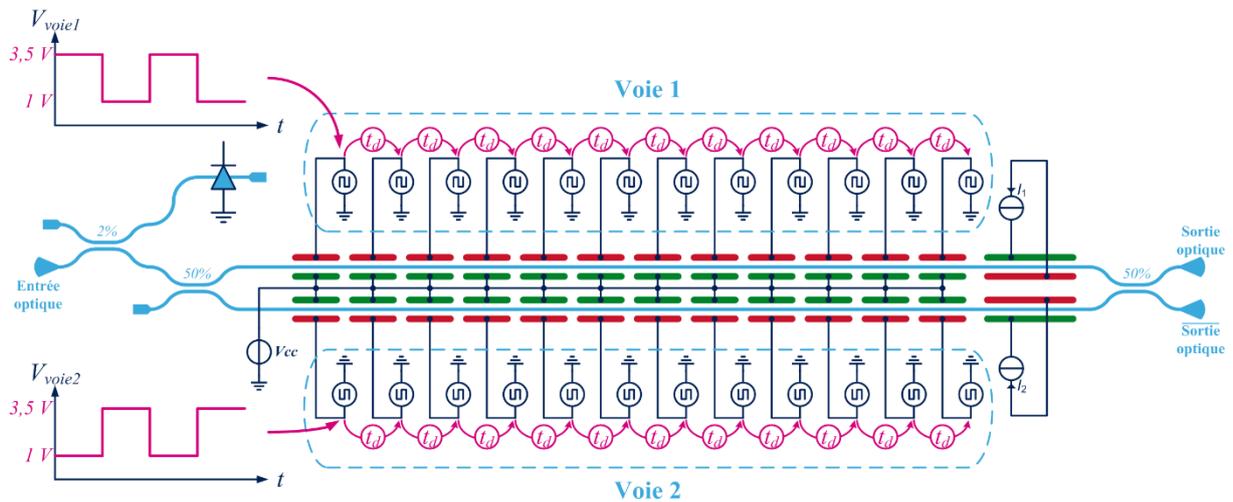


Figure II. 31 – Schéma de simulation du MMZ.

Pour contrôler chaque MPHVs du modulateur, des générateurs idéaux de signaux carrés périodiques ont été utilisés. Ces générateurs sont en opposition de phase entre les voies ① et ② (Figure II. 31). Pour observer les effets de propagation de l'onde électrique dans le MMZ, un délai constant t_d a été implémenté entre chaque générateur. La première étape dans ces travaux de simulation est de déterminer un optimum pour ce délai t_d . La section II.3.d- a montré qu'il était nécessaire d'étudier la propagation des ondes optique et électrique pour avoir un taux d'extinction (ER) élevé. Pour se faire, des signaux carrés périodiques de fréquence 50 GHz et de 2,5 V d'amplitude crête à crête sont utilisés pour piloter chaque

segment de MPHV. Les diodes des MPHVs sont polarisées en inverse comme pour la simulation DC précédente. La Figure II. 32 montre les résultats de simulation obtenus pour plusieurs valeurs du délai t_d .

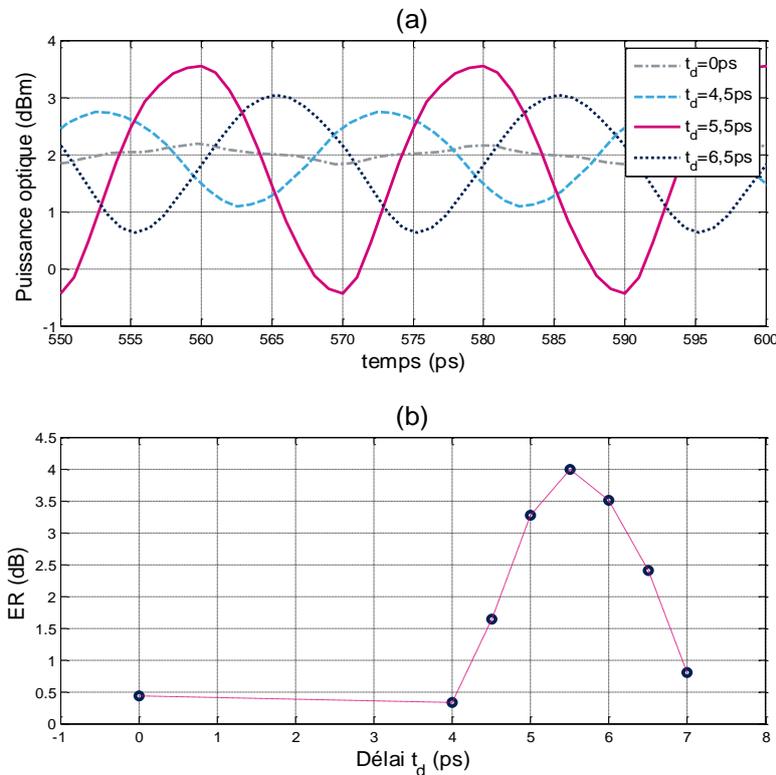


Figure II. 32 – (a) Chronogramme de la sortie optique du MMZ pour différentes valeurs de t_d , (b) Taux d'extinction en sortie du MMZ en fonction du délai t_d .

Il apparaît clairement sur la Figure II. 32 (b) qu'un optimum d'ER existe pour un délai de 5,5 ps. De plus, le taux d'extinction est très sensible aux variations de t_d . Pour une variation de $\pm 1,5$ ps autour de sa valeur optimale (5,5 ps), une variation 3,5 dB est obtenue sur l'ER. Une attention toute particulière devra être portée sur la conception des lignes de transmission électrique concernant l'ajustement précis de ce temps de propagation t_d entre chaque MPHV. Cette précision est directement liée au débit binaire de commande du MMZ. Plus ce débit sera faible plus la contrainte sur le délai entre les commandes des MPHVs sera relâchée. Dans le cadre de ces travaux, il sera possible d'admettre une variation de $\pm 0,5$ ps autour de 5,5 ps.

Cette simulation permet aussi de confirmer le choix de l'architecture de commande du MMZ. Pour un délai nul, une modulation presque nulle est obtenue en sortie du MMZ. Cela revient à considérer le modulateur comme un élément localisé (II.3.a-). Cependant si l'onde électrique est propagée le long des modulateurs de phase, alors un taux d'extinction pouvant

atteindre 4 dB est obtenu. Le choix de piloter chaque bras du modulateur comme des éléments distribués est donc validé par ces premiers résultats.

Enfin les chronogrammes de la Figure II. 32 (a) montrent que pour une fréquence de commande de 50 GHz (100 Gbits/s), on obtient une forme d'onde optique sinusoïdale alors que la commande électrique est carrée. Cette déformation en sortie du MMZ est directement liée à la bande passante des MPHVs de la technologie PIC25G. En effet, les générateurs utilisés dans cette simulation étant parfaits (impédance de sortie nulle) ce phénomène est directement lié aux performances intrinsèques de la technologie optique. La Figure II. 33 présente des résultats de simulation pour différents débits binaires.

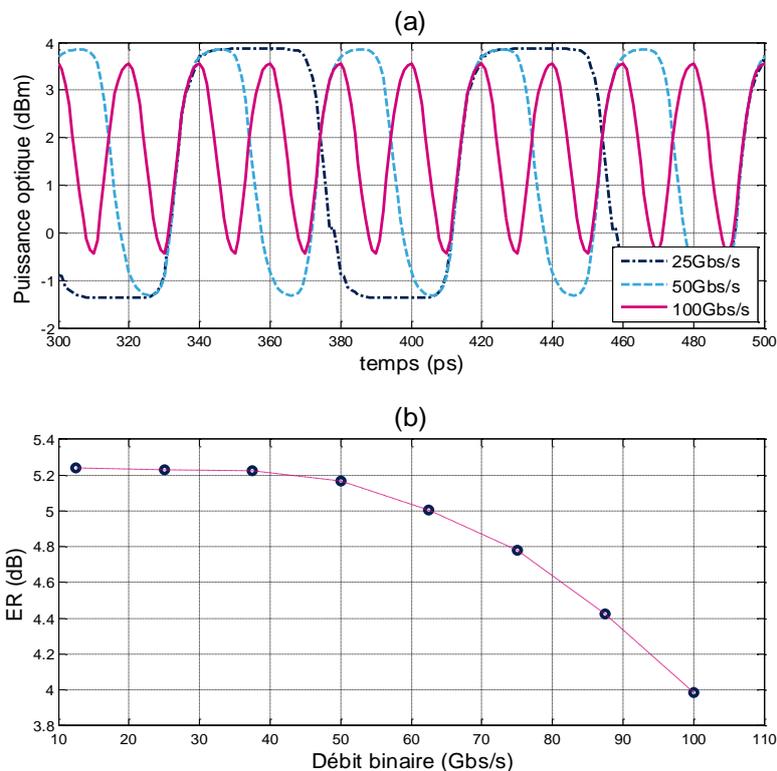


Figure II. 33 – (a) Chronogramme de la sortie optique du MMZ pour trois valeurs de débit
(b) Taux d'extinction en sortie du MMZ en fonction du débit binaire.

Ces courbes permettent d'identifier la limitation technologique de la bande passante des MPHVs. La technologie PIC25G ayant été développée pour la conception de transmetteur optique 25 Gbits/s, il n'est pas surprenant que sa bande passante soit limitée. Cette étude a pour objectif d'aller aux limites de la technologie pour proposer une transmission optique OOK avec un débit de 100 Gbits/s sur une seule voie de transmission. Malgré cette limitation, des résultats satisfaisants sont obtenus pour un débit de 100 Gbits/s avec un taux d'extinction de l'ordre de 4 dB. Cette valeur est inférieure à celle calculée avec l'équation (II- 40) qui est de 4,7 dB. Cette différence s'explique par la limitation la bande passante qui provoque une

diminution de l'ER aux hauts débits (Figure II. 33 (b)). Des formes d'ondes carrées sont obtenues pour un débit de 25 Gbits/s. Cependant, plus le débit augmente et plus le système optique filtre les signaux de commandes pour obtenir au final une forme « sinusoïdale » à 100 Gbits/s (comportement passe-bas du système). Cela reste malgré tout, tout à fait exploitable pour différencier un niveau haut (bit 1) d'un niveau bas (bit 0).

Comme des pertes d'insertion sont à prévoir dans les interconnexions, il est important d'étudier le comportement du MMZ pour des amplitudes de tension crête à crête différentes. Les résultats de la Figure II. 34 présentent l'évolution du taux d'extinction en fonction de la tension de commande pour une fréquence de commande de 50 GHz.

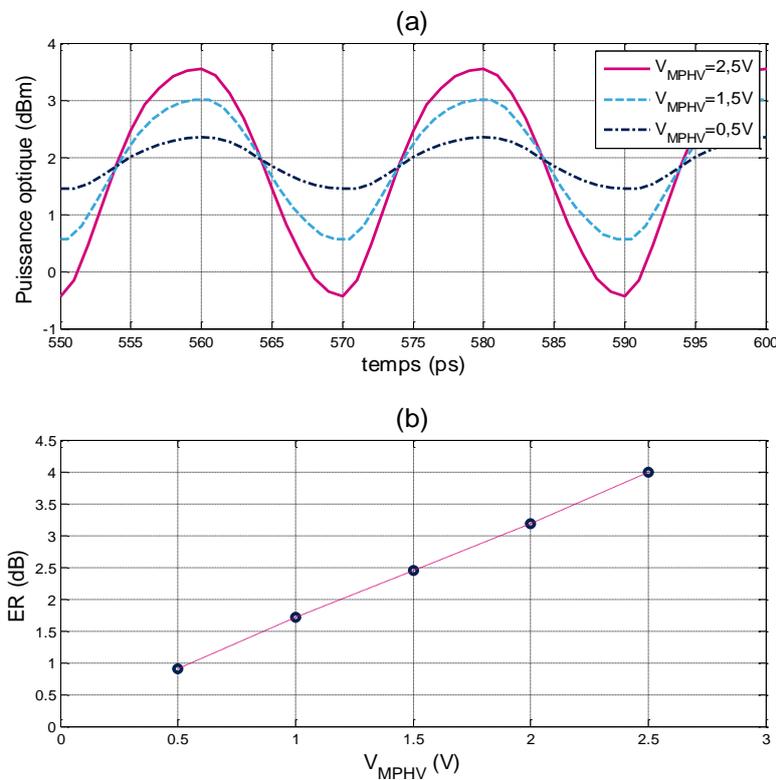


Figure II. 34 – (a) Chronogrammes de la sortie optique du MMZ pour trois valeurs de tension crête à crête, (b) Taux d'extinction en sortie du MMZ en fonction de la tension de commande.

Comme le montre la Figure II. 34, le taux d'extinction décroît avec la tension de commande appliquée sur les segments de MPHV. La tension nominale qui est visée pour commander le MMZ est 2,5 V avec laquelle un ER de 4 dB est atteint. Ces derniers résultats de simulation concluent la caractérisation électrique et optique du modulateur optique de type Mach Zehnder réalisé. Ses caractéristiques sont résumées dans le Tableau II. 4.

	Valeur	Unité
Nombre de segments MPHV (par bras)	12	-
Longueur d'un segment MPHV	250	µm
Longueur totale des MPHVs	3	mm
Délai de propagation entre les MPHVs	5,5	ps
Déphasage entre les voies	30	°
Taux d'extinction @ 50 GHz	4	dB
Tension de commande crête à crête	2,5	V

Tableau II. 4 – Caractéristiques du MMZ conçu en PIC25G.

II.5.c- Implémentation physique (ou « layout ») du circuit optique complet

La puce « driver » va être montée sur le circuit optique (II.4-). Les interconnexions vont être assurées par des piliers de cuivre. Les accès électriques de la puce « driver » doivent eux aussi être reportés sur le modulateur optique pour pouvoir appliquer tous les signaux de commande et alimenter le circuit. La Figure II. 35 présente le « layout » complet du modulateur optique qui a été réalisé. Ce circuit a une taille de 2,936 x 4,906 mm². Cette taille imposante est nécessaire pour pouvoir reporter correctement le driver sur celle-ci.

Lors de l'assemblage des deux puces, un diélectrique est nécessaire pour combler l'espace libre entre les piliers de cuivre. Pour retenir ce diélectrique, des murs sont positionnés tout autour de la puce électrique. Ces murs sont eux aussi construits sur la puce optique lors du processus de report.

Les plots d'accès sont positionnés à l'extérieur de ces murs. Les accès optiques sont regroupés sur le bas du circuit avec le motif d'alignement des fibres. Sur les côtés gauche et droit sont situés tous les plots permettant d'alimenter les drivers unitaires. Chaque paire de segments de MPHV étant pilotée par deux drivers unitaires, ceux-ci sont également regroupés par paire. Les douze paires de drivers unitaires sont donc alimentées séparément pour répartir équitablement la puissance totale du circuit driver complet. Six accès sont visibles de chaque côté du circuit (Figure II. 35).

Les tensions de contrôle (PinPM, Sense, etc...) sont quant à elles situées sur la partie supérieure du « layout ». Les accès DC (3,5 V) vont permettre d'alimenter les pré-drivers présents sur la puce électrique. Au final, cette puce optique compte 35 plots DC, un plot RF différentiel et 549 piliers de cuivre. La majeure partie de ces piliers est utilisée pour transmettre l'énergie thermique créée par le driver vers un plan thermique métallique de la puce optique. En effet, une puissance importante est nécessaire au driver pour piloter le

CHAPITRE II : Le modulateur optique

modulateur à un débit de 100 Gbits/s (~8 W). Il est donc indispensable d'implémenter un plan thermique sur la puce optique pour aider à la dissipation d'une telle puissance (Figure II. 35).

III- CONCLUSION

Ce chapitre a présenté une vue d'ensemble des différentes solutions existantes pour réaliser une modulation optique sur silicium. Les principes physiques mis en jeu dans un modulateur ont été présentés. Suite à cette analyse générale, l'étude s'est orientée vers la conception d'un modulateur de type Mach Zehnder. La commande électrique de celui-ci a été analysée ; il en résulte une architecture système du driver électrique qui permet de piloter le MMZ.

Une structure originale en méandre pour le MMZ a ensuite été développée. Elle propose une solution efficace au problème de propagation des ondes dans le modulateur électro-optique. Cette architecture est basée sur l'empilement de segments de MPHV appariés. Ces segments vont permettre d'optimiser la constante de temps entre le driver et le segment de MPHV. Cette nouvelle topologie « d'empilement » permet de contrôler tous les délais de propagation (optique et électrique) entre chaque tronçon du modulateur électro-optique MMZ et propose aussi une bonne intégration du système. Des simulations du modulateur optique conçu ont montré qu'il répond au cahier des charges de ces travaux de recherche :

- Taux d'extinction : $ER > 3$ dB.
- Débit binaire maximum : 100 Gbits/s.
- Tension de commande : 2,5 V.

L'implantation des piliers de cuivre sur cette puce a bien sûr été réalisée en tenant compte de la conception de la puce électrique. C'est d'ailleurs un des aspects de la co-conception driver et modulateur optique. Il est aussi nécessaire de définir la géométrie du modulateur pour pouvoir déterminer le délai de propagation t_d . Cette géométrie va aussi impacter sur la localisation des drivers unitaires sur la puce électrique (les paires de drivers sont positionnées au-dessus des paires de MPHV à piloter).

Les chapitres suivants vont étudier toute la partie commande électrique de ce modulateur optique. La charge optique étant entièrement définie, il va être possible de concevoir le circuit « driver unitaire » et les lignes de transmission pour répondre aux problèmes de la propagation des ondes.

REFERENCES

- [1] B. E. A. Saleh and M. C. Teich, *Fundamentals of Photonics*. Wiley, 2007.
- [2] D. A. B. Miller, D. S. Chemla, and S. Schmitt-Rink, “Relation between electroabsorption in bulk semiconductors and in quantum wells: The quantum-confined Franz-Keldysh effect,” *Phys. Rev. B*, vol. 33, no. 10, pp. 6976–6982, May 1986.
- [3] D. A. B. Miller, D. S. Chemla, T. C. Damen, A. C. Gossard, W. Wiegmann, T. H. Wood, and C. A. Burrus, “Band-Edge Electroabsorption in Quantum Well Structures: The Quantum-Confined Stark Effect,” *Phys. Rev. Lett.*, vol. 53, no. 22, pp. 2173–2176, Nov. 1984.
- [4] S. J. Spector, C. M. Sorace, M. W. Geis, M. E. Grein, J. U. Yoon, T. M. Lyszczarz, E. P. Ippen, and F. X. Kärtner, “Operation and Optimization of Silicon-Diode-Based Optical Modulators,” *IEEE J. Sel. Top. Quantum Electron.*, vol. 16, no. 1, pp. 165–172, Jan. 2010.
- [5] J. E. Proesel, B. G. Lee, A. V. Rylyakov, C. W. Baks, and C. L. Schow, “Ultra-low-power 10 to 28.5 Gb/s CMOS-driven VCSEL-based optical links [Invited],” *IEEEOSA J. Opt. Commun. Netw.*, vol. 4, no. 11, pp. B114–B123, Nov. 2012.
- [6] P. S. Priambodo, H. Kartaatmadja, H. Sudibyoy, and D. Hartanto, “Design of electro-absorption optical modulator incorporated with waveguide MQW AlGaSb / GaSb and symmetrical Fabry-Perrot grating cavity structure for fiber-optics communication system,” in *5th IFIP International Conference on Wireless and Optical Communications Networks, 2008. WOCN '08*, 2008, pp. 1–5.
- [7] B. Schrenk, S. Dris, P. Bakopoulos, I. Lazarou, K. Voigt, L. Zimmermann, and H. Avramopoulos, “Flexible optical QAM generation with a low-complexity amplified InP SOA/EAM-based modulator,” in *2012 38th European Conference and Exhibition on Optical Communications (ECOC)*, 2012, pp. 1–3.
- [8] A. Biberman, E. Timurdogan, M. R. Watts, W. A. Zortman, and D. C. Trotter, “Adiabatic microring modulators,” in *Optical Fiber Communication Conference and Exposition and the National Fiber Optic Engineers Conference (OFC/NFOEC), 2013*, 2013, pp. 1–3.

- [9] G. Li, X. Zheng, J. Yao, H. Thacker, I. Shubin, Y. Luo, K. Raj, J. E. Cunningham, and A. V. Krishnamoorthy, "High-efficiency 25Gb/s CMOS ring modulator with integrated thermal tuning," in *2011 8th IEEE International Conference on Group IV Photonics (GFP)*, 2011, pp. 8–10.
- [10] F. Gardes, G. Mashanovich, and G. Reed, "Evolution of optical modulation in silicon-on-insulator devices," *SPIE Newsroom*, 2007.
- [11] F. Gan and F. X. Kartner, "High-speed silicon electrooptic Modulator design," *IEEE Photonics Technol. Lett.*, vol. 17, no. 5, pp. 1007–1009, May 2005.
- [12] J. Fujikata, S. Takahashi, M. Takahashi, and T. Horikawa, "High speed and highly efficient Si optical modulator with MOS junction for 1.55 μm and 1.3 μm wavelengths," in *2013 IEEE 10th International Conference on Group IV Photonics (GFP)*, 2013, pp. 65–66.
- [13] K. P. Zetie, S. F. Adams, and R. M. Tocknell, "How does a Mach-Zehnder interferometer work?," *Phys. Educ.*, vol. 35, no. 1, p. 46, 2000.
- [14] F. Boeuf, S. Crémer, N. Vulliet, T. Pinguet, A. Mekis, G. Masini, L. Verslegers, P. Sun, A. Ayazi, N. K. Hon, S. Sahni, Y. Chi, B. Orlando, D. Ristoiu, A. Farcy, F. Leverd, L. Broussous, D. Pelissier-Tanon, C. Richard, L. Pinzelli, R. Beneyton, O. Gourhant, E. Gourvest, Y. Le-Friec, D. Monnier, P. Brun, M. Guillermet, D. Benoit, K. Haxaire, J. R. Manouvrier, S. Jan, H. Petiton, J. F. Carpentier, T. Quémerais, C. Durand, D. Gloria, M. Fourel, F. Battegay, Y. Sanchez, E. Batail, F. Baron, P. Delpech, L. Salager, P. D. Dobbelaere, and B. Sautreuil, "A multi-wavelength 3D-compatible silicon photonics platform on 300mm SOI wafers for 25Gb/s applications," in *Electron Devices Meeting (IEDM), 2013 IEEE International*, 2013, p. 13.3.1-13.3.4.
- [15] L. Verslegers, A. Mekis, T. Pinguet, Y. Chi, G. Masini, P. Sun, A. Ayazi, K. Y. Hon, S. Sahni, S. Gloeckner, C. Baudot, F. Boeuf, and P. D. Dobbelaere, "Silicon photonics device libraries for high-speed transceivers," in *2014 IEEE Photonics Conference (IPC)*, 2014, pp. 65–66.
- [16] F. Merget, S. S. Azadeh, J. Mueller, B. Shen, M. P. Nezhad, J. Hauck, and J. Witzens, "Silicon photonics plasma-modulators with advanced transmission line design," *Opt. Express*, vol. 21, no. 17, p. 19593, Aug. 2013.

- [17] D. Kucharski, B. Analui, L. C. Gunn, R. Koumans, T. Pinguet, and T. Sadagopan, “Distributed amplifier optical modulators,” US7450787 B2.

- [18] C. H. Lee, “Interconnection with copper pillar bumps : Process and applications,” in *Interconnect Technology Conference, 2009. IITC 2009. IEEE International*, 2009, pp. 214–216.

CHAPITRE III :

Conception du driver unitaire pour la commande d'un segment de MPHV

Table des matières

I- PRINCIPE DE FONCTIONNEMENT DU DRIVER UNITAIRE	105
II- LA TECHNOLOGIE SIGE BICMOS 55 NM	106
II.1- Le transistor bipolaire	107
II.2- Fréquence maximale d'oscillation et fréquence de transition du transistor bipolaire haute vitesse à hétérojonction	110
II.3- Limitations de fonctionnement des TBH	112
II.3.a- L'effet Kirk	112
II.3.b- Phénomène d'avalanche	112
II.3.c- Limitation thermique	113
III- LA FONCTION « INTERRUPTEUR » POUR UN TRANSISTOR BIPOLAIRE.....	113
IV- STRUCTURE A TRANSISTORS EMPILES	116
V- L'ETAGE BUFFER.....	119
V.1- Etude théorique du montage collecteur commun.....	119
V.1.a- Détermination de l'impédance d'entrée	120
V.1.b- Détermination de l'impédance de sortie.....	123

VI- LE CIRCUIT DE POLARISATION.....	124
VII- PREMIERE REALISATION DU DRIVER UNITAIRE.....	127
VII.1- Topologie n°1	127
VII.2- Topologie n°2	129
VII.3- Simulation et mesure des topologies 1 et 2.....	131
VIII- SECONDE VERSION DU DRIVER UNITAIRE.....	138
VIII.1-« Layout » de la seconde version du driver unitaire	139
VIII.2-Simulation et mesure du circuit	142
IX- TROISIEME VERSION DU DRIVER UNITAIRE.....	156
X- CONCLUSION.....	157

Le chapitre II a permis de proposer une architecture de commande du modulateur optique de type Mach Zehnder. Cette topologie dite « à réseau d'amplificateurs » est construite autour d'une cellule élémentaire (Figure III. 1). Cette cellule est constituée d'un « driver unitaire » et d'un segment de MPHV. Ce chapitre présente l'étude menée pour réaliser ce driver unitaire. Le cahier des charges de celui-ci a été établi à partir des contraintes et des spécifications imposées par le modulateur optique conçu dans le chapitre II.

I- PRINCIPE DE FONCTIONNEMENT DU DRIVER UNITAIRE

Le rôle du driver unitaire est de piloter un segment de MPHV (d'une longueur de $250 \mu\text{m}$), avec un débit binaire élevé (100 Gbits/s), à partir d'une entrée de commande numérique. La tension de commande aux bornes du segment de MPHV doit avoir une amplitude de commutation de 2,5 V (Chapitre II). Le driver unitaire peut être modélisé par un interrupteur commandé en tension comme le montre la Figure III. 1.

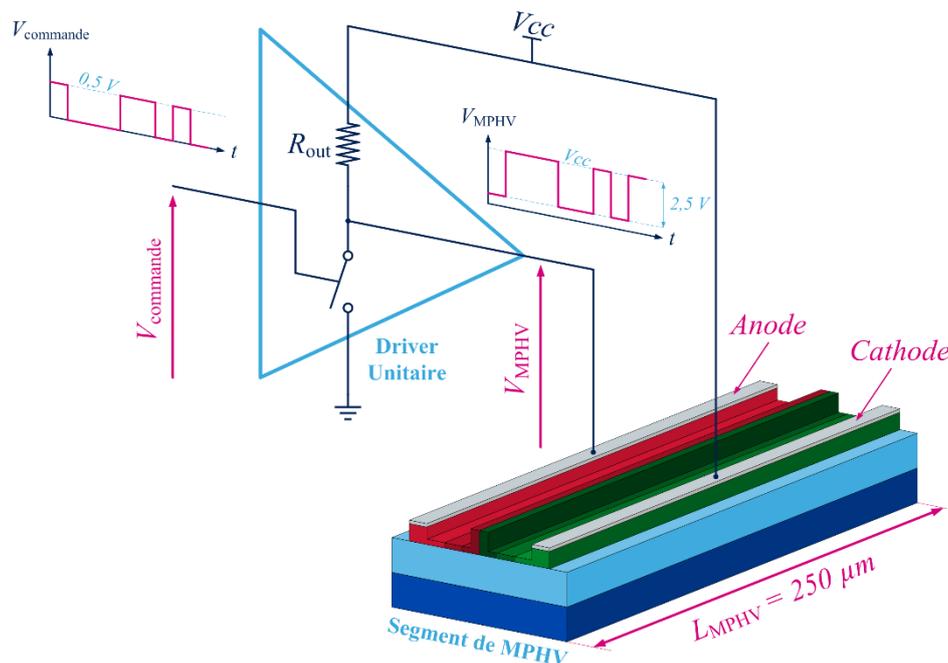


Figure III. 1 – Cellule élémentaire composée d'un driver unitaire et d'un segment de MPHV.

Cet interrupteur doit avoir une fréquence de commutation élevée pour permettre la transmission du signal numérique à 100 Gbits/s. Le cahier des charges de ce module de commande est donné ci-après :

- Amplitude crête à crête minimale en entrée : 0,3 V
- Amplitude crête à crête typique en entrée : 0,5 V

- Amplitude crête à crête de sortie : 2,5 V
- Fréquence de transition de l'interrupteur : > 50 GHz
- Impédance d'entrée : $R_{in} \gg 50 \Omega$ (III- 1)
- Impédance de sortie : $R_{out} < \frac{10 ps}{3 * C_{MPHV}}$ (III- 2)

La structure proposée Figure III. 1 utilise une résistance de tirage (R_{out}) au niveau de la tension d'alimentation V_{cc} . Quand l'interrupteur est ouvert (tension de commande nulle), la tension présente sur la sortie du driver est égale à V_{cc} dans le cas où le courant qui traverse la charge est nul. Dans l'application visée, ce courant de charge est nul quand la capacité équivalente du MPHV est chargée (ou déchargée). Dans le cas où un niveau de tension haut est présenté en entrée (> 0,3 V), alors l'interrupteur est fermé. Si celui-ci est considéré sans perte, la sortie du driver est alors connectée à la masse. Les deux signaux d'entrée et de sortie seront donc inversés l'un par rapport à l'autre avec cette structure. Pour réaliser cette fonction « interrupteur », des transistors bipolaires à hétérojonction (TBH) de la technologie SiGe BiCMOS 55 nm seront utilisés [1].

II- LA TECHNOLOGIE SiGe BiCMOS 55 nm

La technologie SiGe BiCMOS 55 nm de STMicroelectronics a été développée pour adresser des applications telles que la conception de radar à 77 GHz, ou encore pour les communications optiques très haut débit (100 Gbits/s) [2]. C'est dans le cadre de cette deuxième application que cette technologie a été sélectionnée pour les travaux de recherche présentés dans ce manuscrit. Cette technologie repose sur la réalisation de transistors bipolaires à hétérojonction (TBH) très performants. Le « backend » de cette technologie est constitué de cinq niveaux de métaux fins (M1 à M5), deux niveaux de métaux semi-épais (M6 et M7), un niveau de métal épais (M8) et une couche d'aluminium (AP). L'empilement de ces différentes couches de métallisation est présenté sur la Figure III. 2.

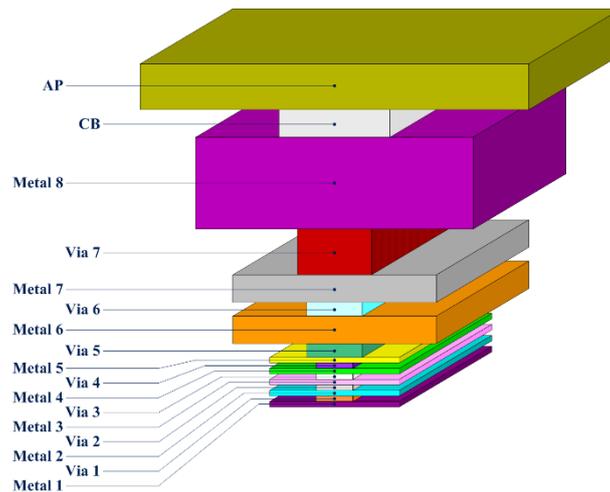


Figure III. 2 – Empilement des couches de la technologie BiCMOS 55 nm.

Ce « backend » constitue un atout pour la réalisation des composants passifs [1] car il propose des métallisation épaisse. Grâce à ce « backend » des coefficients de qualités élevés vont pouvoir être atteints. Les transistors TBH vont faire l'objet de la suite de cette section. Leurs structures et leurs performances vont être étudiées.

II.1- Le transistor bipolaire

Un transistor bipolaire est un composant à semi-conducteur constitué de deux jonctions P-N, proches l'une de l'autre. Comme cela est représenté sur la Figure III. 3, un transistor est formé de trois surfaces dopées N ou P. Chacune de ces surfaces est connectée à une électrode : base (B), émetteur (E) et collecteur (C). Il existe deux types de transistor bipolaire, le transistor N-P-N ou alors le transistor P-N-P (Figure III. 3). Pour un transistor N-P-N, l'émetteur est fortement dopé N, la base, bien plus étroite, est « faiblement » dopée P et le collecteur est dopé N (dans des proportions bien moindres que l'émetteur).

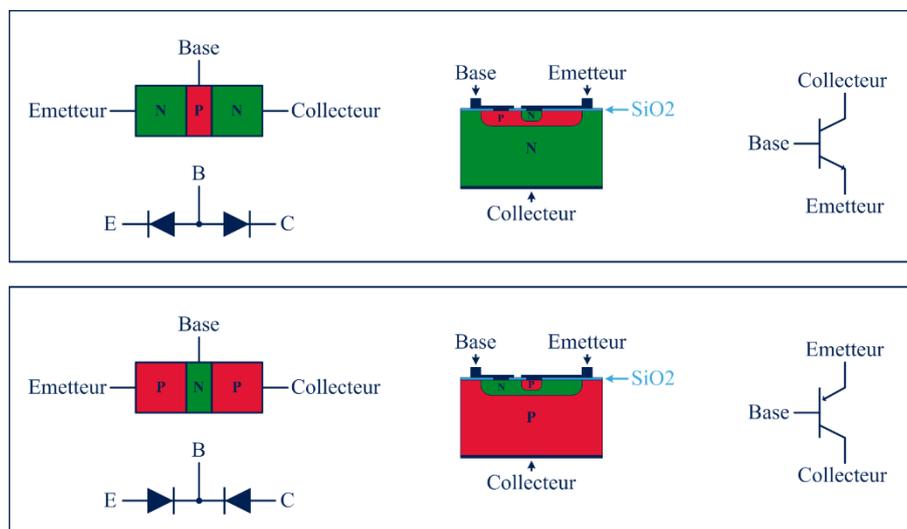


Figure III. 3 – Représentation du transistor bipolaire NPN (haut) et PNP (bas).

Cette configuration permet d'obtenir l'effet transistor. Celui-ci est basé sur la commande du courant de collecteur avec une faible variation de la tension V_{BE} . La Figure III. 4 illustre la caractéristique de sortie du transistor bipolaire avec les différents régimes de fonctionnement.

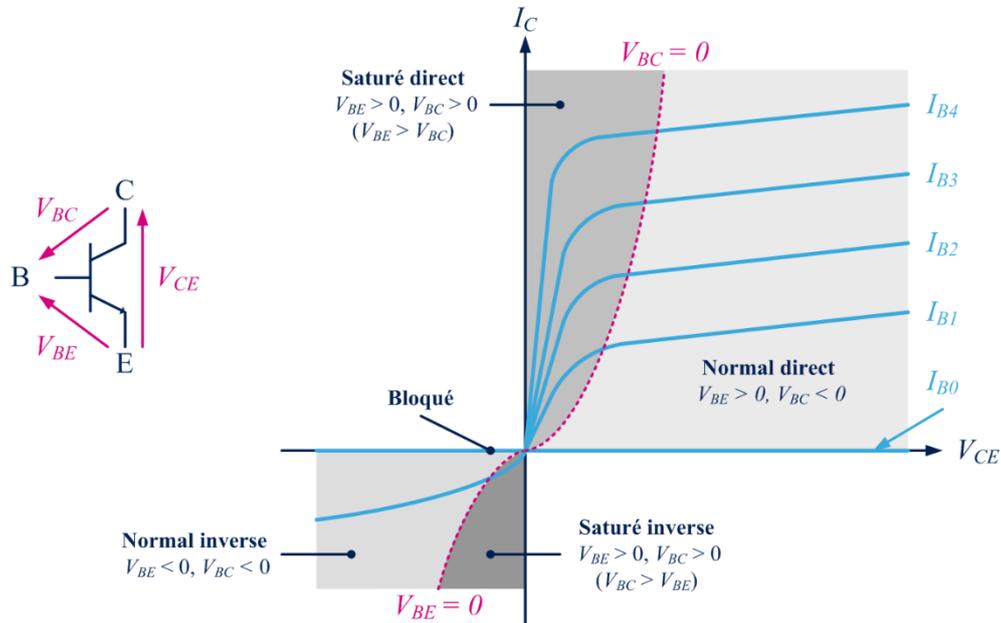


Figure III. 4 – Régimes de fonctionnement du transistor bipolaire.

Parmi les cinq régimes de fonctionnement présentés sur les courbes précédentes, seul le régime « normal direct » est pertinent pour réaliser des fonctions d'amplification. Dans ce régime de fonctionnement, la diode base-émetteur est polarisée en direct tandis que la diode base-collecteur est polarisée en inverse (Figure III. 5).

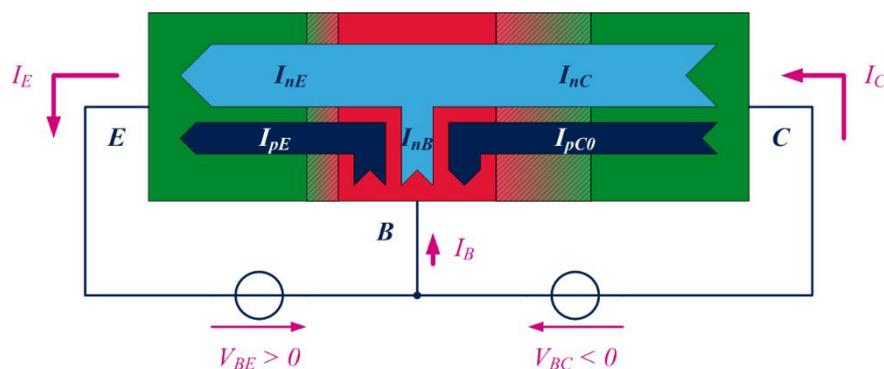


Figure III. 5 – Bilan des courants dans le transistor en régime normal direct.

La loi de conservation des courants donne :

$$I_E = I_C + I_B \quad (\text{III-3})$$

Les différents courants qui circulent dans le transistor ont des ordres de grandeur plus ou moins importants. Ils peuvent être classés comme suit :

$$I_{nE} = I_{nC} = I_n \gg I_{pE} \gg I_{nB} \gg I_{pC0} \quad (\text{III- 4})$$

I_{nE} est le courant d'électrons injecté dans l'émetteur.

I_{pE} est le courant de trous injecté de la base dans l'émetteur.

I_{nB} est le courant de recombinaison en base neutre.

I_{pC0} est le courant inverse de la jonction base-collecteur.

Les courants I_{nB} et I_{pC0} vont être négligés pour simplifier les équations des courants qui sont régies dans le transistor :

$$I_E = I_{nE} + I_{pE} = I_n + I_{pE} \quad (\text{III- 5})$$

$$I_B \approx I_{pE} \quad (\text{III- 6})$$

$$I_C \approx I_{nC} \approx I_n \quad (\text{III- 7})$$

Le courant de collecteur peut s'exprimer en fonction de la densité des porteurs (J_n) :

$$I_n = J_n * A_E \quad (\text{III- 8})$$

A_E est l'aire totale de l'émetteur ($W_E * L_E$).

$$I_n = \frac{q * A_E * n_i^2 * D_{nB}}{G_B} * e^{\frac{V_{BE}}{U_T}} = I_S * e^{\frac{V_{BE}}{U_T}} \quad (\text{III- 9})$$

D_{nB} est le coefficient de diffusion des électrons dans la base.

n_i est la concentration intrinsèque des porteurs.

q est la charge électrique élémentaire : $1,6.10^{-19}$ C.

G_B est le nombre de Gummel de la base qui s'exprime comme suit :

$$G_B \approx \int_0^{W_B} N_{AB}(x) * dx \quad (\text{III- 10})$$

N_{AB} est le dopage de la base.

U_T est la tension thermique :

$$U_T = \frac{D_n}{\mu_n} = \frac{k*T}{q} \quad (\text{III- 11})$$

k est la constante de Boltzmann : $1,38.10^{-23}$ J/K.

T est la température (°C).

De la même manière, il est possible d'exprimer le courant de base :

$$I_{pE} = \frac{q * A_E * n_i^2 * D_{pE}}{G_B} * e^{\frac{V_{BE}}{U_T}} \quad (\text{III- 12})$$

D_{pE} est le coefficient de diffusion des trous dans l'émetteur.

G_E est le nombre de Gummel de l'émetteur :

(0 dB). Elle est reliée au temps de transit global τ_{EC} des porteurs entre les contacts émetteur et collecteur par l'équation :

$$f_T = \frac{1}{2 * \pi * \tau_{EC}} \quad (\text{III- 16})$$

τ_{EC} traduit le temps nécessaire au transistor pour répondre à une variation de la tension V_{BE} de faible amplitude. Il est important de noter que plus ce temps est faible, plus la fréquence de transition est élevée. Dans le cadre de la conception du driver unitaire, ce paramètre sera déterminant pour atteindre des fréquences de commutation élevées.

La fréquence maximale d'oscillation f_{max} quant à elle correspond à la fréquence pour laquelle le gain de Mason est égal à l'unité [3]. f_{max} est reliée à f_T et à des paramètres intrinsèques du transistor par la relation suivante :

$$f_{max} = \sqrt{\frac{f_T}{8 * \pi * R_B * C_{BC}}} \quad (\text{III- 17})$$

C_{BC} est la capacité de jonction base-collecteur et R_B la résistance de la base. Ces deux fréquences, qui permettent de caractériser les performances des transistors de la technologie BiCMOS 55 nm, sont illustrées sur la Figure III. 7 [2].

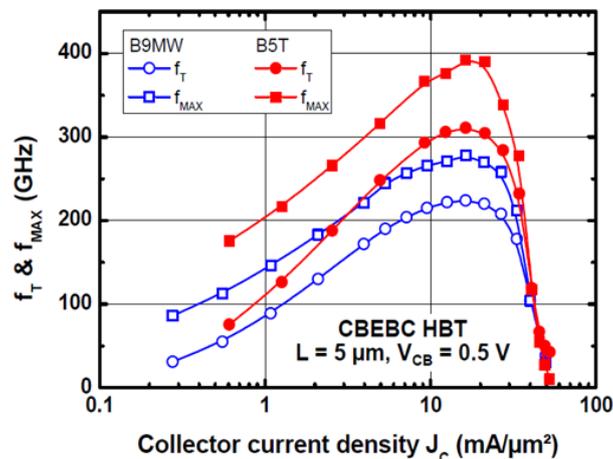


Figure III. 7 – Courbes de f_T et f_{max} en fonction de la densité de courant dans le collecteur pour une structure CBEBE (BiCMOS 55 nm).

Il faut aussi remarquer que la mise en œuvre d'une structure CBEBE (Figure III. 6) pour le dessin du transistor bipolaire permet d'optimiser la résistance de base R_B (deux contacts de base), mais aussi la constante de temps τ_{EC} . Ces deux paramètres contribuent à la définition des fréquences f_T et f_{max} (équations (III- 16) et (III- 17)) et donc à leur optimisation. La technologie BiCMOS 55 nm de STMicroelectronics offre une f_T de 300 GHz pour une densité de courant de 20 mA/ μm^2 .

II.3- Limitations de fonctionnement des TBH

Dans l'application du driver unitaire, les transistors TBH seront utilisés comme des interrupteurs avec des temps de commutation très rapides (f_T). Cependant cet interrupteur doit aussi être capable de supporter une forte tension à ses bornes et d'être traversé par un courant élevé. Or les valeurs de courant et de tension maximales sont fortement soumises à des limitations. Ces limitations sont synthétisées sur la Figure III. 8.

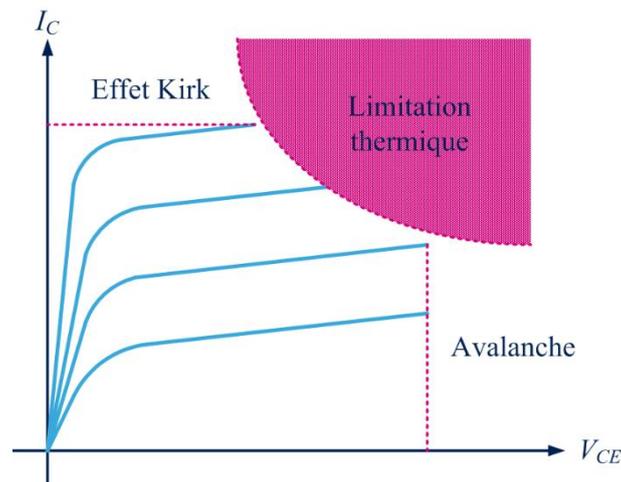


Figure III. 8 – Limites de fonctionnement d'un transistor bipolaire.

II.3.a- L'effet Kirk

Il s'agit d'un effet parasite du transistor bipolaire qui consiste en l'élargissement de la zone de base au détriment de la zone de collecteur. Cet élargissement fait suite à une forte densité de porteurs minoritaires injectés de la base vers le collecteur. Cet effet est rencontré dans le mode de fonctionnement normal du transistor, quand la jonction base-collecteur est polarisée en inverse. Lié à une injection de porteurs minoritaires vers le collecteur, l'effet Kirk se produit lors du régime de forte injection. Pour un seuil d'injection de porteurs supérieur au dopage de la zone « collecteur », un effacement progressif de la zone de charge d'espace entre base et collecteur se produit. Cet élargissement de la base conduit ainsi à une diminution du gain du transistor β .

II.3.b- Phénomène d'avalanche

Ce phénomène traduit le claquage de la diode base / collecteur. Dans le cas où un circuit ouvert est présenté sur la base du transistor (courant de base nul), alors cette limite est caractérisée par le paramètre BV_{CE0} (égale à 1,8 V pour la technologie BiCMOS 55 nm). Dans le cas contraire ou l'impédance présentée sur la base est nulle alors cette limite de claquage est caractérisée par BV_{CEMAX} (égale à 5,2 V pour la technologie BiCMOS 55 nm).

II.3.c- Limitation thermique

Au niveau statique, l'effet principal de la température de jonction sur le transistor est une diminution du gain en courant β , ainsi qu'une diminution de la tension de conduction des jonctions. Les variations du gain en courant dépendent du type de composant. Dans le cas d'un transistor bipolaire, où la tension V_{be} est constante, une augmentation du courant I_c est obtenue avec l'augmentation de la température. On parle alors d'emballage thermique.

III- LA FONCTION « INTERRUPTEUR » POUR UN TRANSISTOR BIPOLAIRE

La fonction interrupteur, présentée à la section I-, va être réalisée grâce à la mise en œuvre de transistors TBH. Pour se faire, le transistor va être polarisé afin d'obtenir un fonctionnement dit « bloqué / saturé ». Ce fonctionnement est modélisé sur la Figure III. 9.

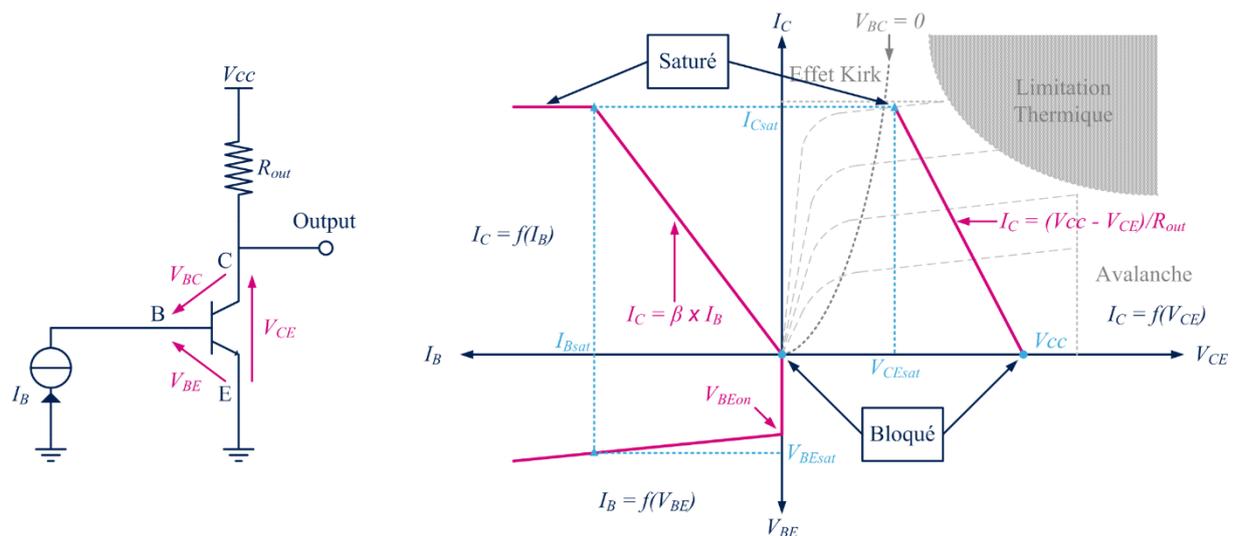


Figure III. 9 – Fonctionnement en bloqué / saturé d'un transistor TBH.

Analyse de la caractéristique $I_B = f(V_{BE})$:

C'est la caractéristique de la diode de jonction base-émetteur

- Quand $I_B = 0 \Rightarrow V_{BE} = 0$ le transistor est bloqué.
- Quand $I_B \geq I_{Bsat} \Rightarrow V_{BE} = V_{BEsat}$ le transistor est saturé.

La Figure III. 10 présente l'évolution de la tension de sortie du montage « interrupteur » en fonction de la tension de commande en entrée.

Analyse de la caractéristique $I_C = f(I_B)$:

- Quand $I_B = 0 \Rightarrow I_C = 0$ ($I_C = \beta * I_B$) le transistor bloque le passage du courant I_C , il est alors dit « bloqué ». Le schéma équivalent entre le collecteur et l'émetteur d'un transistor bloqué est un interrupteur ouvert.
- Quand $0 < I_B < I_{Bsat} \Rightarrow 0 < I_C < I_{Csat}$ le transistor fonctionne en amplificateur de courant. I_C suit les variations de I_B ($I_C = \beta * I_B$).
- Quand : $I_B \geq I_{Bsat} \Rightarrow I_C = I_{Csat}$ le courant I_C a atteint sa valeur maximale et ne peut plus suivre la croissance du courant I_B . Le transistor est dit « saturé ». Le schéma équivalent entre le collecteur et l'émetteur d'un transistor saturé est une source de tension égale à V_{CEsat} .

Analyse de la caractéristique $I_C = f(V_{CE})$:

Cette caractéristique est une droite dont l'équation est obtenue à partir de l'équation de la maille de sortie. On appelle cette droite « la droite de charge ».

V_{CEsat} est la valeur minimale que peut prendre V_{CE} .

I_{Csat} est la valeur maximale que peut prendre I_C . Sa valeur dépend de V_{CC} et de R_{out} .

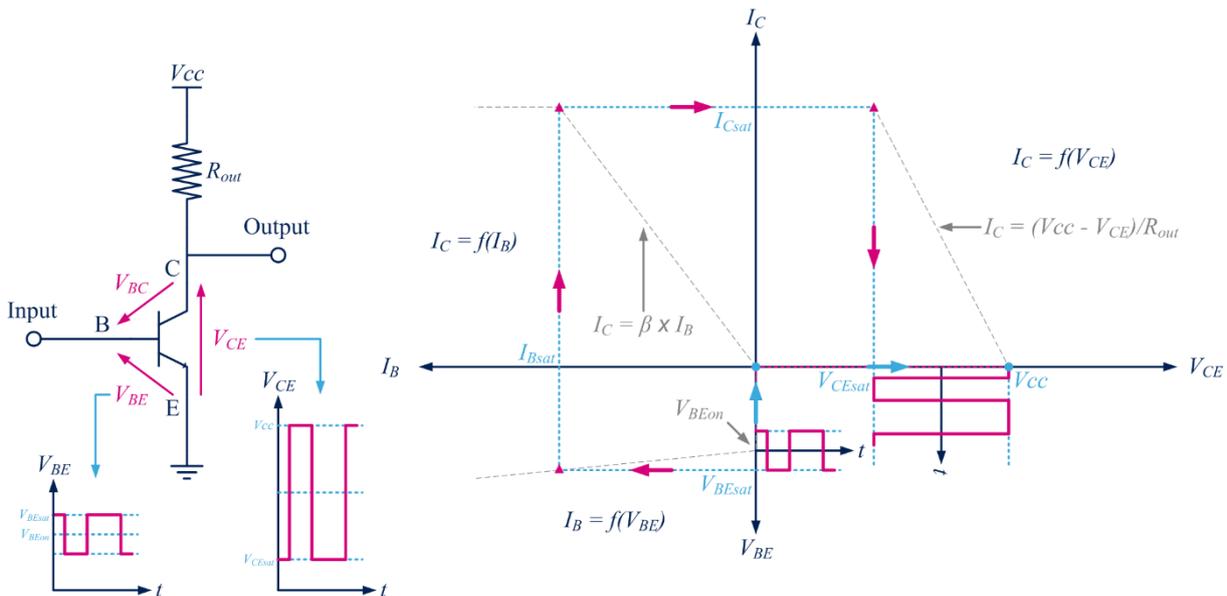


Figure III. 10 – Fonctionnement en bloqué / saturé d'un transistor TBH.

La tension de sortie étant égale à la tension V_{CE} du transistor bipolaire, celle-ci est contrainte en amplitude par les limitations vues dans les sections II.1- et II.3-. En effet pour ne pas faire travailler le transistor dans sa zone de fonctionnement « saturé direct » (Figure III. 4), la tension V_{CE} ne doit pas être inférieure à V_{CEsat} . De plus, si V_{CE} est trop élevée ($= V_{CC}$) le transistor peut atteindre sa zone d'avalanche (II.3.b-). Il est donc nécessaire que la tension V_{CC} soit inférieure à la tension BV_{CEMAX} . Dans le cahier des charges établi pour le driver unitaire, l'amplitude de la tension de commande du MPHV doit être de 2,5 V. La

CHAPITRE III : Conception du driver unitaire pour la commande d'un segment de MPHV

tension BV_{CEMAX} étant inférieure à 2,5 V ($BV_{CEMAX} = BV_{CEO} = 1,8$ V), une structure « empilée » va devoir être implémentée pour réaliser la fonction « interrupteur ».

La tension de commande en entrée (V_{inpp}) doit quant à elle avoir une amplitude crête à crête supérieure à :

$$V_{inpp} \geq V_{BEsat} - V_{BEon} \quad (\text{III- 18})$$

Pour la technologie BiCMOS 55 nm, la tension V_{BEon} est de 0,9 V. La tension V_{BEsat} est fonction de la taille du transistor utilisé. Le cahier des charges défini précédemment impose la condition suivante sur l'amplitude de V_{inpp} :

$$0,3 \text{ V} \leq V_{inpp} \leq 0,5 \text{ V} \quad (\text{III- 19})$$

Dans cette plage de variation, le transistor devra fonctionner en « bloqué / saturé ».

IV- STRUCTURE A TRANSISTORS EMPILES

Pour permettre d'atteindre une amplitude de sortie supérieure à 2,5 V aux bornes du montage interrupteur, il va être nécessaire d'implémenter une structure empilée [4], [5]. L'objectif de cette architecture est d'empiler deux transistors (ou plus) pour pouvoir augmenter la tension V_{CC} . Dans le cas présenté sur la Figure III. 11, la tension V_{CC} peut atteindre deux fois BV_{CE0} (3,6 V).

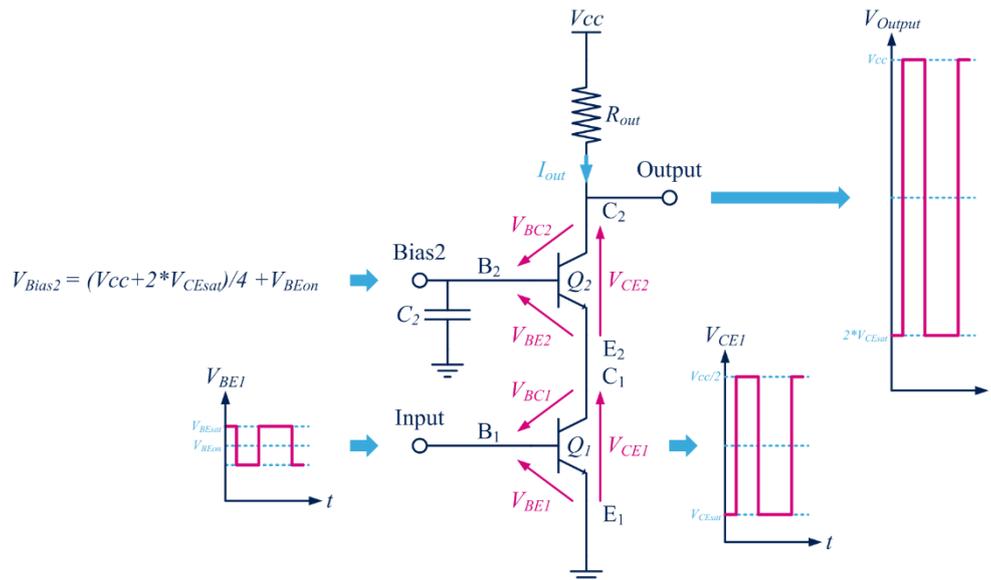


Figure III. 11 – Structure à transistors empilés.

Sur la topologie présentée Figure III. 11, les transistors Q_1 et Q_2 sont identiques. Le transistor Q_1 est câblé en émetteur commun, alors que le transistor Q_2 est monté en base commune. La tension de polarisation de la structure base commune est ajustée pour permettre au transistor Q_2 de garantir un fonctionnement normal direct. Pour équilibrer les deux tensions V_{CE1} et V_{CE2} , une capacité C_2 est ajoutée sur la base de Q_2 . Cette capacité va permettre au potentiel B_2 de devenir un point froid. La valeur de C_2 est donc optimisée pour que V_{CE1} et V_{CE2} soient égaux au cours des commutations du circuit. Grâce à l'équilibre de ces deux tensions, il va être possible d'atteindre une tension V_{CC} plus élevée. Dans le cadre de ces travaux, celle-ci est fixée à 3,5 V.

Pour obtenir une variation de 2,5 V en sortie, il faut que la tension aux bornes de R_{out} soit de 2,5 V. La loi d'ohm donne :

$$R_{out} = \frac{2,5}{I_{out}} \quad (\text{III- 20})$$

L'équation III-2 donne :

$$\frac{2,5}{I_{out}} < \frac{10 \text{ ps}}{3 * C_{MPHV}} \quad (\text{III- 21})$$

D'où la condition sur I_{out} :

$$I_{out} > \frac{10E^{-12}}{3 * C_{MPHV} * 2,5} \quad (\text{III- 22})$$

Cette dernière équation montre que le choix du courant I_{out} est déterminant pour atteindre les performances visées. Plus ce courant est grand, plus il est possible d'optimiser la constante de temps $R_{out}C_{MPHV}$. En contrepartie, plus ce courant est élevé et plus la consommation du système est importante. Un premier compromis va donc être nécessaire entre la consommation du driver unitaire et l'optimisation de sa constante de temps de sortie. La Figure III. 12 présente le schéma électrique de l'étage de sortie (ou étage de puissance) qui constitue le driver unitaire.

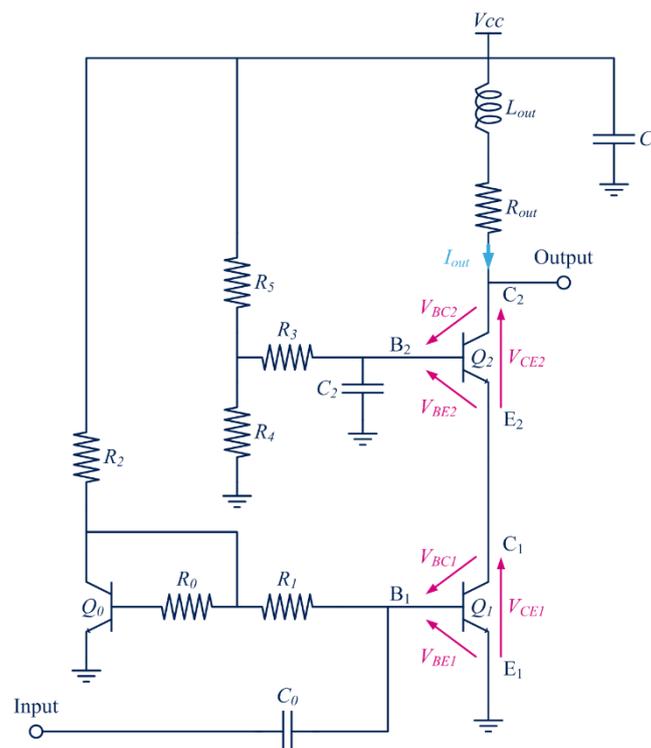


Figure III. 12 – Etage de sortie du driver unitaire.

La polarisation de l'étage émetteur commun (Q_1) est assurée par un miroir de courant constitué des éléments : Q_0 , Q_1 , R_0 , R_1 et R_2 . La résistance R_2 permet de fixer le courant de référence du miroir, donc de fixer le courant I_{out} qui traverse Q_2 et Q_1 . Les rapports R_0/R_1 et Q_1/Q_0 sont identiques pour assurer un fonctionnement correct du miroir. De plus la résistance R_1 a une forte valeur pour présenter une forte impédance au signal de commande RF qui provient de l'entrée.

La structure base commune est quant à elle polarisée par un pont diviseur de tension (R_5 et R_4). R_3 est, elle aussi, de forte valeur pour que le réseau de polarisation présente une haute impédance sur la base de Q_2 .

L'inductance L_{out} (Figure III. 12) permet de présenter une impédance élevée aux courants RF générés lors des commutations. Lorsque le driver unitaire est connecté au segment de MPHV, ces courants RF sont injectés vers cette charge. Ce phénomène a pour effet d'accélérer la charge de la capacité C_{MPHV} . Cela permet, à fort débit binaire, de réduire le temps de montée du diagramme de l'œil.

L'équation (III- 22) montre que plus le courant est élevé, plus il sera possible d'optimiser la constante de temps de sortie au détriment de la consommation énergétique. Cependant la consommation n'est pas la seule à être impactée par un courant élevé. La résistance r_{be} d'un transistor bipolaire est elle aussi liée au courant de collecteur qui le traverse par l'équation :

$$r_{be} = \frac{\beta * U_T}{I_{C_{repos}}} \quad (III- 23)$$

Or la commande du driver unitaire se fait en tension (Figure III. 13).

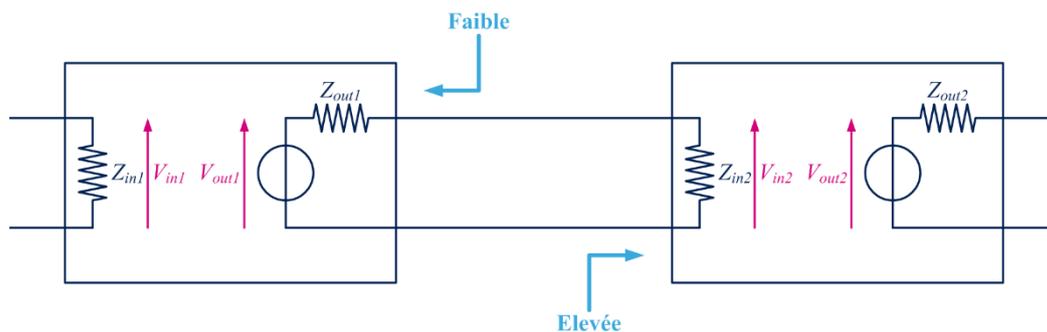


Figure III. 13 – Transfert en tension entre deux quadripôles.

La loi de transfert en tension s'écrit :

$$V_{in2} = \frac{Z_{in2}}{Z_{out1} + Z_{in2}} * V_{out1} \quad (III- 24)$$

Pour réaliser un transfert en tension entre deux quadripôles, il est nécessaire que l'impédance de sortie du premier soit faible et que l'impédance d'entrée du second soit élevée (équation (III- 24)). D'après l'équation (III- 23), plus le courant I_{out} ($I_{C_{repos}}$) est important plus la résistance r_{be} est faible. L'impédance d'entrée du montage Figure III. 12 peut être approximée, dans un premier temps, à r_{be} . Ce qui impose que r_{be} doit être suffisamment élevée pour pouvoir piloter ce montage en tension avec un générateur 50Ω . Deux conditions viennent donc s'opposer. La première dit que I_{out} doit être élevé pour optimiser la constante de

temps de sortie du circuit. La seconde impose que ce courant I_{out} soit faible pour avoir une impédance d'entrée du montage suffisamment élevée afin de le piloter en tension. N'ayant aucun degré de liberté sur la charge à piloter (segment de MPHV), le courant I_{out} doit respecter en priorité la condition imposée par celle-ci (équation (III- 22)). Pour relever l'impédance en entrée de ce circuit, un étage « Buffer » va donc devoir être ajouté.

V- L'ETAGE BUFFER

L'objectif de cet étage est de présenter une forte impédance en entrée du circuit et une faible impédance en sortie. Pour ce faire, le montage à transistor bipolaire dit « collecteur commun » va être mis en œuvre. Ce montage est aussi appelé émetteur suiveur du fait que la sortie, reliée à l'émetteur, reproduit quasiment le signal d'entrée appliqué sur la base. Un tel circuit possède un gain en tension proche de l'unité (< 1). Deux montages collecteur-commun sont cascadés pour accentuer l'effet de forte impédance en entrée et faible impédance en sortie (Figure III. 14).

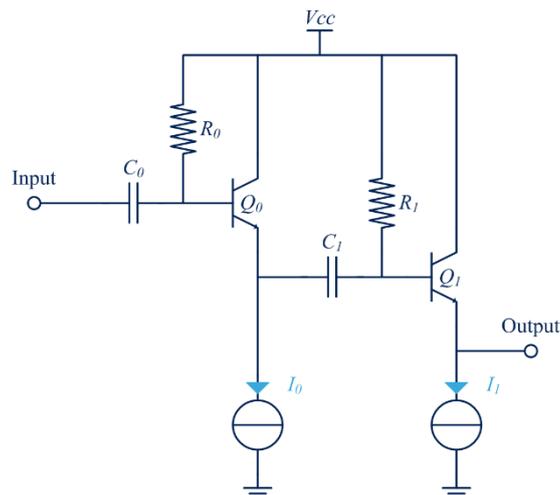


Figure III. 14 – Schéma électrique de l'étage « Buffer ».

Chacun de ces montages est polarisé par une source de courant I_0 et I_1 . Pour analyser ce montage, une étude théorique a été faite. L'objectif est d'identifier les points critiques de cette structure afin de pouvoir dimensionner correctement les différents éléments qui la composent.

V.1-Etude théorique du montage collecteur commun

Pour cette étude, le montage de la Figure III. 15 est considéré. La source de courant est réalisée par un miroir de courant et la charge de sortie est modélisée par une impédance Z_{load} .

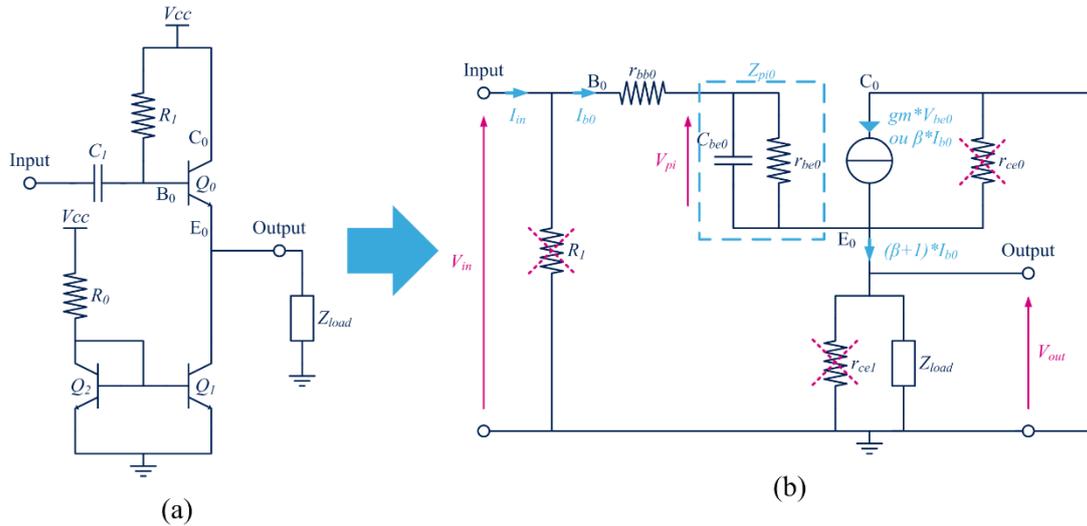


Figure III. 15 – (a) Schéma électrique d'un montage émetteur suiveur ; (b) schéma équivalent petit signal.

V.1.a- Détermination de l'impédance d'entrée

Si R_{ce0} , R_{ce1} et R_I sont considérées comme très grandes alors il vient :

$$V_{in} = (r_{bb0} + Z_{pi0}) * i_{b0} + Z_{load} * (\beta + 1) * i_{b0} \quad \text{(III- 25)}$$

$$Z_{in} = r_{bb0} + Z_{pi0} + (\beta + 1) * Z_{load} \quad \text{(III- 26)}$$

Dans le cas où la charge de ce montage est un collecteur commun, la charge vue par la sortie du premier montage est la jonction PN (base/émetteur) du transistor Q_1 (dans le cas de la Figure III. 14). Cette jonction peut être modélisée, dans un premier temps, par une capacité équivalente C_{load} . Pour ce qui est de l'étude en fréquence du transistor bipolaire le modèle de Giacoletto (Figure III. 16 (a)) [6] est utilisé.

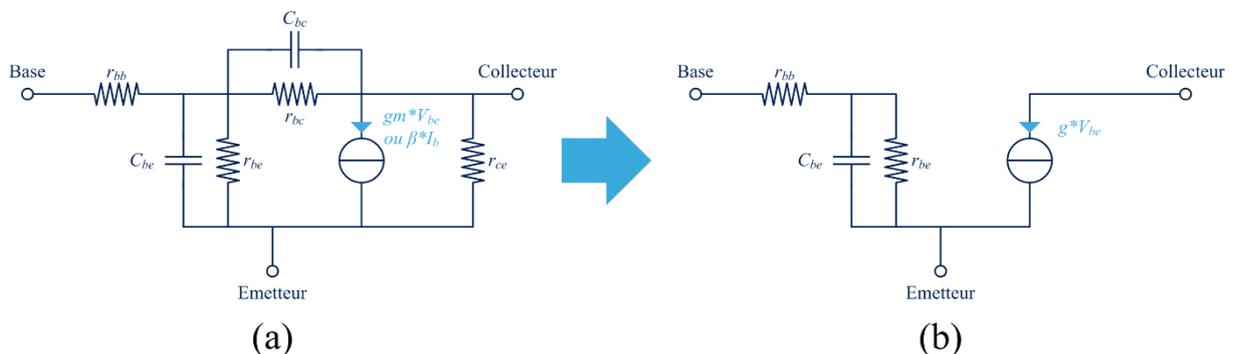


Figure III. 16 – (a) Modèle de Giacoletto, (b) Modèle de Giacoletto simplifié.

Détermination du gain en courant :

Pour un transistor de faible puissance, la résistance r_{bc} est très grande devant r_{be} . Celle-ci est de l'ordre du méga ohm et sera négligeable devant r_{be} . Le gain en courant

apparent du quadripôle est le quotient $\Delta i_c / \Delta i_b$ pour $\Delta V_{ce} = 0$. De plus, en négligeant C_{bc} devant C_{be} le modèle de la Figure III. 16 (b) est obtenu. Si un courant i_b est injecté dans la base, la tension sur la base interne est :

$$v_{be} = \frac{r_{be}}{1 + j r_{be} * C_{be} * \omega} * i_b \quad (\text{III- 27})$$

Le courant de sortie étant $i_c = g * v_{be}$, il est possible d'en déduire le gain en courant β :

$$\beta = \frac{\beta_0}{1 + j \frac{\omega}{\omega_c}} \quad (\text{III- 28})$$

Où β_0 est le gain statique égal à :

$$\beta_0 = gm * r_{be} \quad (\text{III- 29})$$

et ω_c est la pulsation de coupure du transistor :

$$\omega_c = \frac{1}{r_{be} * C_{be}} \quad (\text{III- 30})$$

Dans le cas où ω est très grand devant ω_c le gain peut s'écrire :

$$\beta \approx \frac{\beta_0}{j \frac{\omega}{\omega_c}} \approx -j \frac{\omega_c}{\omega} * \beta_0 \quad (\text{III- 31})$$

L'équation de l'impédance d'entrée devient :

$$Z_{in} = r_{bb0} + Z_{pi0} + \left(-j \frac{\omega_c}{\omega} * \beta_0 + 1 \right) * Z_{load} \quad (\text{III- 32})$$

Avec

$$Z_{load} = -j \frac{1}{C_{load} * \omega} \quad (\text{III- 33})$$

L'équation III-34 est ainsi obtenue :

$$Z_{in} = -\frac{\omega_c * \beta_0}{C_{load} * \omega^2} - j \frac{1}{C_{load} * \omega} + r_{bb0} + Z_{pi0} \quad (\text{III- 34})$$

Avec

$$Z_{pi0} = \frac{r_{be0}}{1 + j r_{be0} * C_{be0} * \omega} \quad (\text{III- 35})$$

Le pôle de l'impédance Z_{pi0} étant à basse fréquence, c'est la capacité C_{be0} qui va être prédominante aux hautes fréquences (hypothèse n°1). Z_{pi0} peut alors s'écrire :

$$Z_{pi0} = -j \frac{1}{C_{be0} * \omega} \quad (\text{III- 36})$$

L'équation (III- 34) devient :

$$Z_{in} = r_{bb0} - \frac{\omega_c * \beta_0}{C_{load} * \omega^2} - j \left(\frac{C_{be0} + C_{load}}{C_{be0} * C_{load} * \omega} \right) \quad (III- 37)$$

Dans le cas particulier de l'hypothèse n°1 et quand l'impédance de charge Z_{load} est équivalente à une capacité, alors l'impédance d'entrée Z_{in} peut avoir une partie réelle négative. Ce type de montage n'étant utilisé ici qu'en fort signal, il n'est pas réellement pertinent de s'intéresser aux paramètres S du circuit. De plus, l'objectif de cette structure est de proposer une impédance d'entrée élevée et non pas une impédance standard 50 Ω .

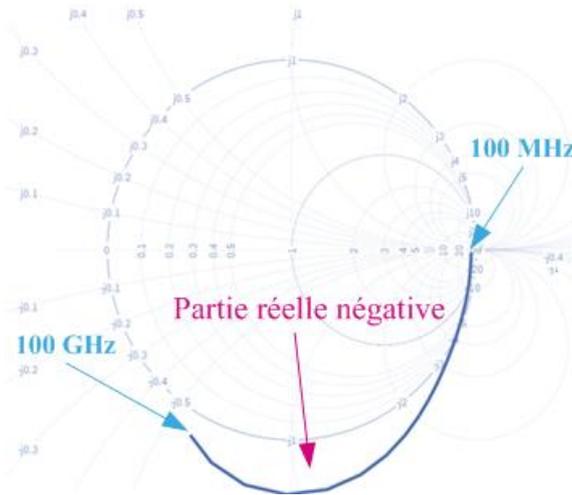


Figure III. 17 – Impédance d'entrée du Buffer (en petit signal).

La Figure III. 17 montre le résultat d'une simulation obtenu en petit signal pour l'impédance d'entrée de deux étages à collecteur commun cascades. La partie réelle négative de l'équation précédente est clairement identifiable sur cette figure. Il sera donc attendu, lors des simulations et mesures du paramètre S11 du circuit, que celui-ci soit atypique (positif sur une plage de fréquence).

V.1.b- Détermination de l'impédance de sortie

Les schémas de la Figure III. 18 permettent de déterminer l'impédance de sortie du montage collecteur commun.

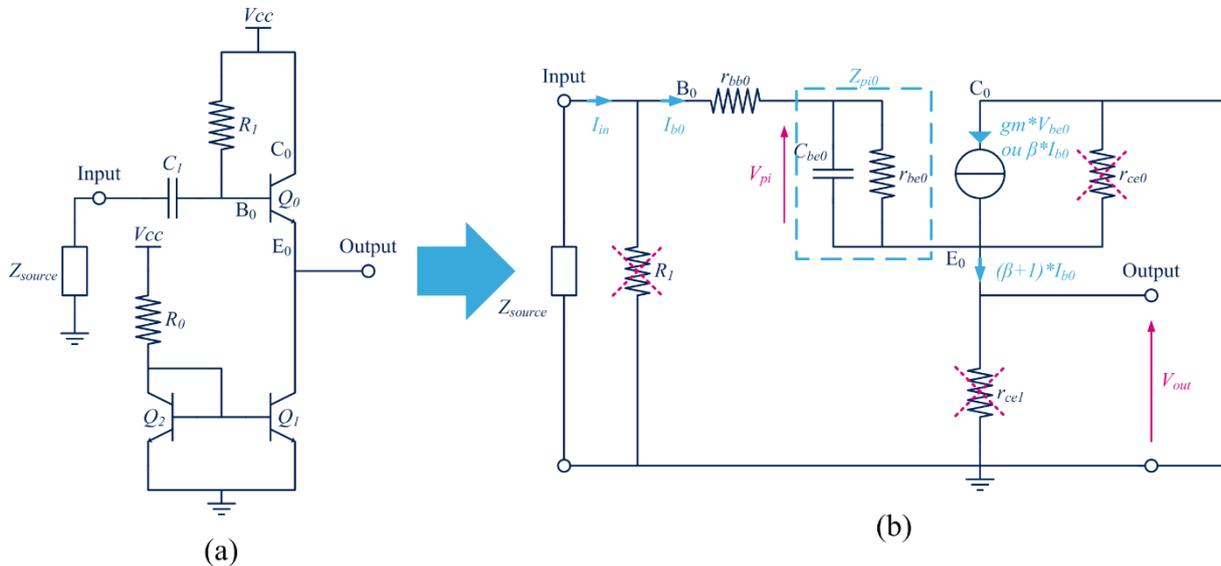


Figure III. 18 – (a) Schéma électrique d'un montage émetteur suiveur, (b) schéma équivalent petit signal.

Si R_{ce0} , R_{ce1} et R_1 sont considérées comme très grandes alors il vient :

$$Z_{out} = Z_{source} + r_{bb0} + Z_{pi0} \quad \text{(III- 38)}$$

L'équation (III- 38) permet d'identifier les paramètres principaux à dimensionner pour ajuster correctement l'impédance de sortie du montage. Pour que R_{ce1} soit négligeable, il faut que l'impédance présentée par le générateur de courant (miroir de courant) soit la plus forte possible et que le courant I_{Crepos} soit élevé pour que r_{be0} soit la plus faible possible (aux basses fréquences). Cependant le courant de polarisation a aussi une incidence sur l'impédance d'entrée du circuit (équation (III- 23)). Un compromis sur ce courant doit être trouvé pour équilibrer son impact en entrée et en sortie.

L'utilisation de deux montages collecteur commun permet de pallier ce problème. En effet le premier étage aura un courant de polarisation plus faible que le second ($I_0 < I_1$) pour que son impédance d'entrée soit la plus forte possible, tandis que le second étage aura pour objectif d'optimiser son impédance de sortie. Le transfert en tension entre ces deux étages à collecteur commun devra cependant être vérifié pour assurer un bon fonctionnement de l'ensemble.

VI- LE CIRCUIT DE POLARISATION

Ce circuit permet de polariser les deux structures à collecteur commun de l'étage buffer. L'architecture de ce module de polarisation repose sur la mise en œuvre de miroirs de courant. Pour déterminer une architecture robuste et performante, trois types de miroir de courant sont étudiés. Pour répondre au mieux aux spécifications du système, l'étage de polarisation devra présenter une forte impédance de sortie. Le courant de polarisation doit aussi être insensible à la tension de sortie V_{output} appliquée sur la sortie du miroir de courant (Figure III. 19). Enfin le courant de référence doit être généré sur le circuit et être le plus stable possible.

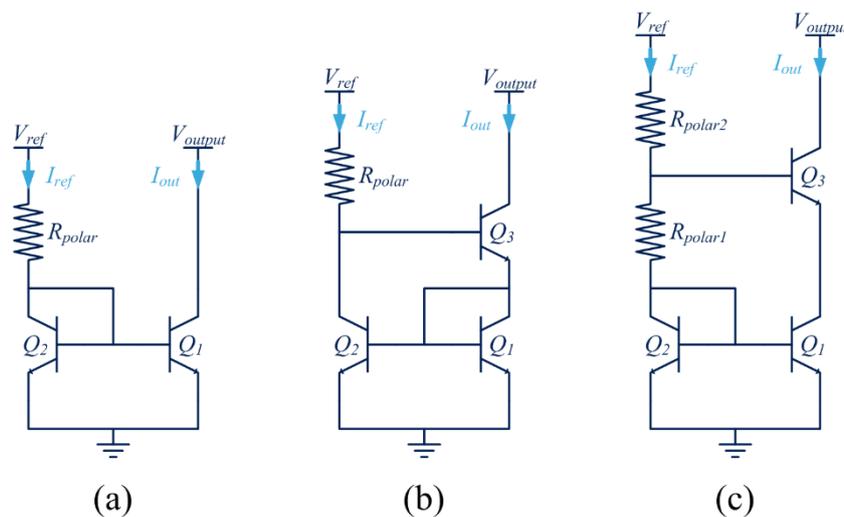


Figure III. 19 – (a) Miroir de courant classique, (b) Miroir de courant de Wilson, (c) Miroir de courant cascadié.

La Figure III. 19 présente trois structures de miroirs de courant, un miroir dit « classique » (Figure III. 19 (a)), un miroir de « Wilson » (Figure III. 19 (b)) [7] et un miroir qui met en œuvre un étage cascadié en sortie (Figure III. 19 (c)). Ces trois architectures sont dimensionnées de telle sorte que le courant de sortie soit de 13,6 mA avec un rapport de 8 entre le courant de référence et le courant de sortie ($I_{out} = 8 * I_{ref}$). La Figure III. 20 présente la fonction de transfert I_{out} en fonction de V_{output} pour une tension de référence V_{ref} de 2 V pour les trois topologies précédentes.

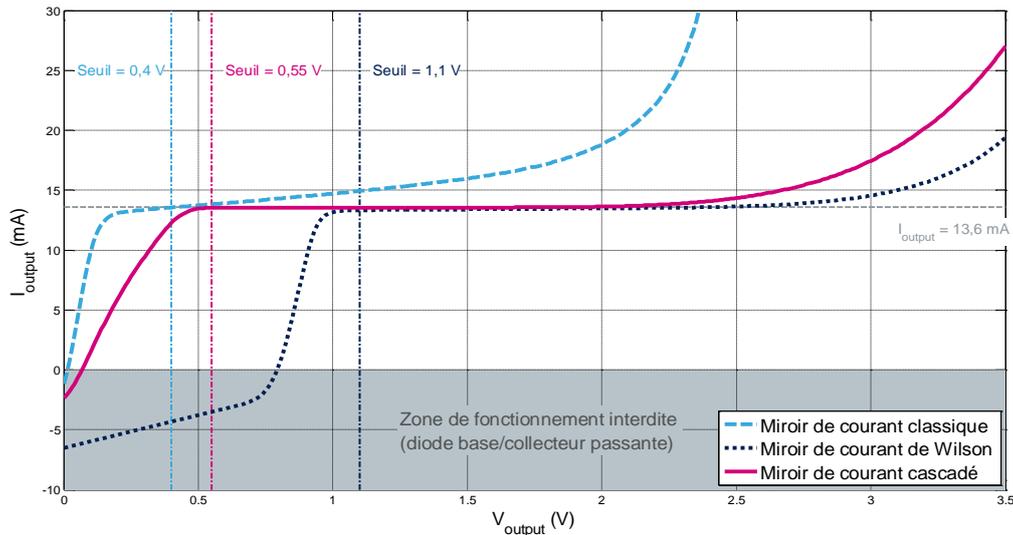


Figure III. 20 – Caractéristiques des miroirs de courant.

Cette figure (Figure III. 20) permet de comparer les trois structures de miroir de courant présentées à la Figure III. 19.

Le circuit « classique » a la tension de seuil de « démarrage » la plus faible (0,4 V). Ce qui constitue le point fort de cette structure, car elle peut être utilisée dans des systèmes à faible consommation. En revanche quand V_{output} est supérieure à 0,4 V, il existe une dépendance du courant I_{out} en fonction de cette tension. Cette caractéristique fait de cette structure un mauvais candidat pour polariser le buffer, car lors du fonctionnement de celui-ci, la tension V_{output} est susceptible de varier. Dans le cas d'une source de courant idéale, le courant que fournit cette source est constant et indépendant de la tension qui apparaît à ces bornes.

La structure de « Wilson » permet de corriger cette dépendance comme le montre la Figure III. 20. Un palier à courant I_{out} constant peut être observé pour V_{output} compris entre 1,1 V et 2,5 V. Cette nouvelle structure offre un seuil de « démarrage » de 1,1 V, qui est plus élevé que pour le circuit précédent. Quand V_{output} est inférieure à ce seuil, un courant inverse apparaît sur la sortie, cela est dû à la jonction base-collecteur du transistor Q_3 qui devient passante. Cette zone de fonctionnement doit être évitée pour ne pas dégrader le transistor bipolaire.

La troisième structure va permettre d'obtenir un seuil plus faible et ajustable (0,55 V) tout en proposant une indépendance entre le courant I_{out} et la tension V_{output} . C'est cette structure qui a été choisie pour réaliser l'étage de polarisation. La résistance R_{polar1} permet d'ajuster le seuil de cette nouvelle structure. Ce degré de liberté va permettre d'équilibrer les tensions entre l'étage buffer et l'étage de polarisation pour que les tensions V_{CE} de chaque

transistor soient convenablement dimensionnées. De plus, la zone où la jonction base-collecteur est passante est fortement réduite par rapport à la structure de Wilson. Enfin, les structures de « Wilson » et « cascadié » offrent une impédance de sortie bien plus élevée que la structure « classique ».

Pour générer le courant de référence I_{ref} à partir d'une tension de référence stable un autre miroir de courant de type cascadié est implémenté. Ce second miroir (constitué de M1, M2 et M3) est réalisé à partir de transistors PMOS et est référencé au potentiel de masse. Cette structure offre une bonne stabilité du courant I_{ref} . Elle est présentée sur la Figure III. 21.

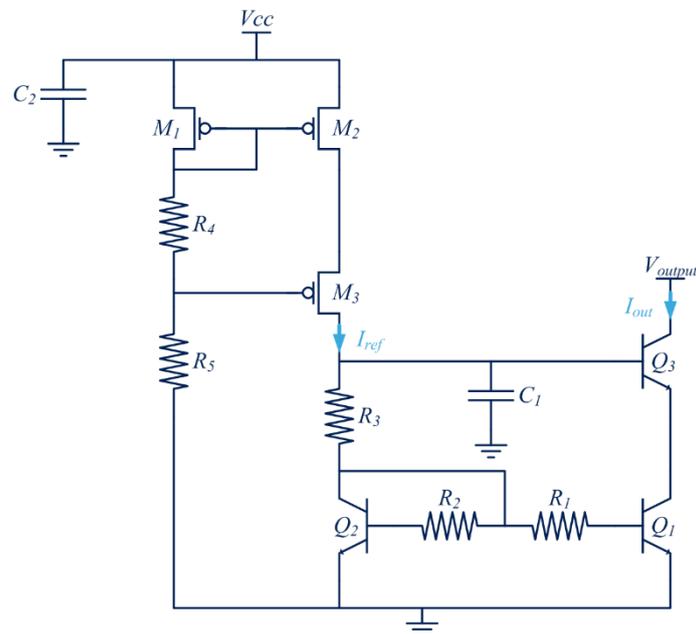


Figure III. 21 – Miroir de courant de polarisation pour un étage émetteur commun.

La structure de polarisation présentée Figure III. 21 est implémentée dans le driver unitaire. Les résistances R_1 et R_2 permettent de stabiliser en température le miroir de courant bipolaire (possibilité d'emballement thermique du miroir sans ces résistances). Le condensateur C_1 permet d'absorber les éventuelles oscillations qui pourraient être présentes sur la base de Q_3 . La taille du transistor Q_3 est optimisée pour permettre le passage du courant de polarisation I_{out} tout en proposant une impédance de sortie la plus élevée possible. Le ratio R_5/R_4 permet de dimensionner le courant I_{ref} et donc le courant de polarisation I_{out} .

L'étage de polarisation est constitué de deux structures, la première est conçue pour générer un courant de 13 mA (I_0) et la seconde pour générer un courant de 28 mA (I_1). Les fonctions de transfert de ces deux circuits de polarisation sont présentées en Figure III. 22.

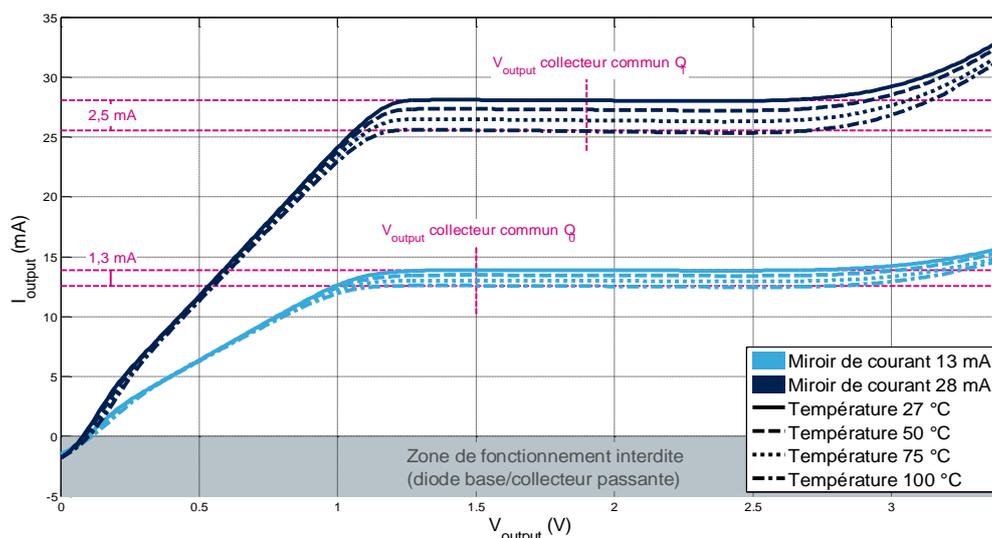


Figure III. 22 – Caractéristiques des étages de polarisation.

La Figure III. 22 illustre le comportement en température des circuits de polarisation conçus pour le driver unitaire. Une variation de l'ordre de 10 % sur les courants de polarisation est obtenue lorsque la température « ambiante » varie de 27 °C à 100 °C. Les tensions V_{output} de fonctionnement des deux circuits de polarisation sont modélisées sur la Figure III. 21. Il s'agit des tensions qui sont appliquées sur l'étage de polarisation quand celui-ci est connecté à l'étage buffer.

VII-PREMIERE REALISATION DU DRIVER UNITAIRE

Pour la réalisation de la première version du driver unitaire, deux « layouts » ont été dessinés. L'un de ces deux circuits (topologie n°1) intègre l'étage de polarisation complet étudié précédemment. Cela signifie que la gestion des polarisations du circuit est complètement intégrée sur la puce. Le second circuit (topologie n°2) permet d'ajuster ces polarisations grâce à des accès DC extérieurs. Cette seconde version est principalement dédiée à l'étude comportementale du circuit. Ces deux architectures du circuit sont présentées dans la suite de cette section.

VII.1- Topologie n°1

Cette topologie intègre l'architecture complète du driver unitaire présentée en Figure III. 23. L'objectif de ce circuit est de proposer une version complètement intégrable du driver, dont la gestion de la polarisation est directement implémentée en interne.

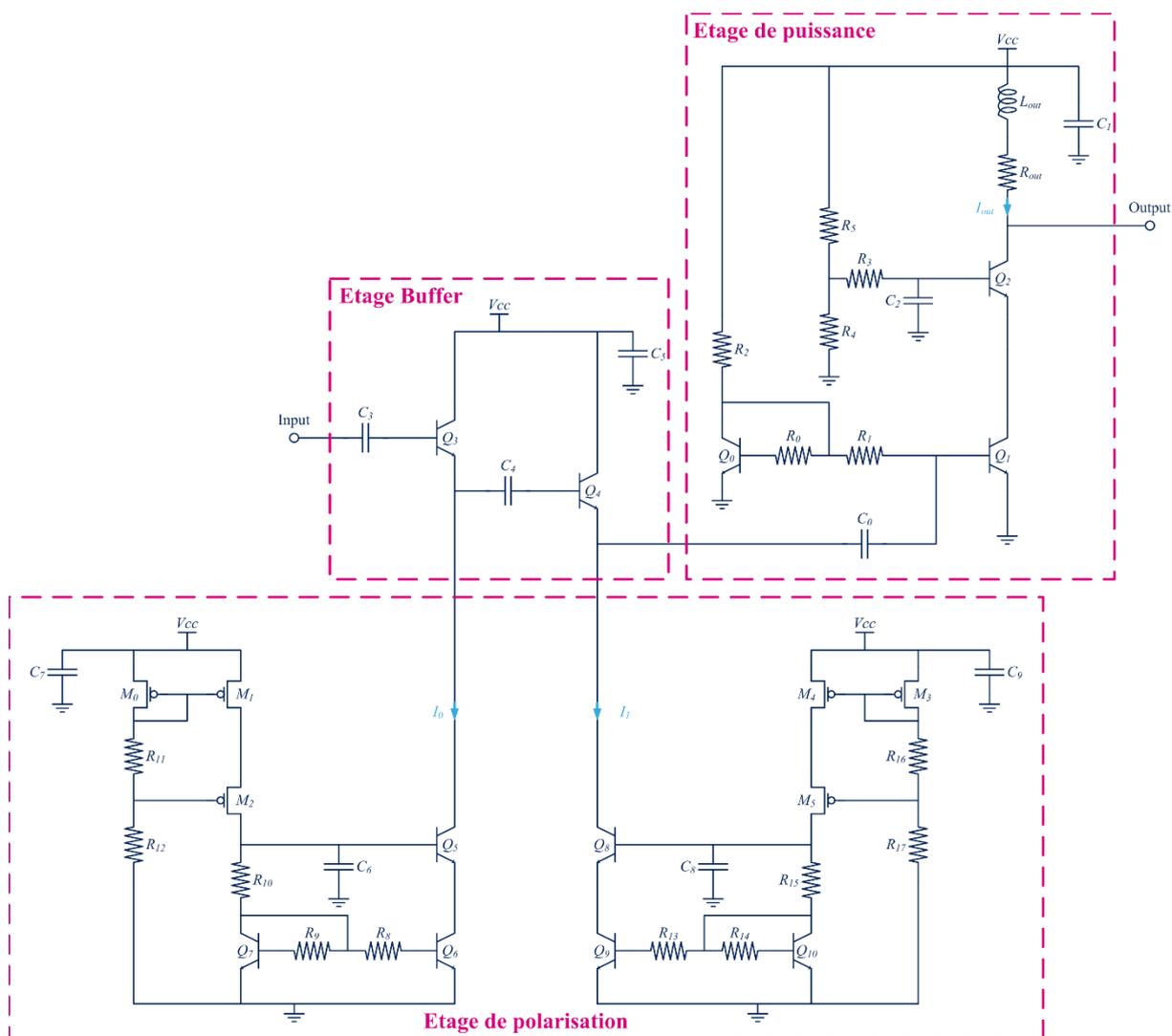


Figure III. 23 – Topologie n°1 du premier circuit : Schéma électrique.

La consommation de ce circuit est estimée en simulation à 85 mA sous une tension de 3,5 V. Il possède une seule tension d'alimentation (3,5 V) pour simplifier la gestion de l'alimentation globale du modulateur électro-optique. Toutes les polarisations du système sont réalisées avec cette unique source d'alimentation. Les performances simulées sous cette tension d'alimentation ont été présentée dans [8].

Le « layout » associé à ce circuit est présenté Figure III. 24 (a). Celui-ci offre une surface active de 0,028 mm². Les trois étages qui constituent le driver sont identifiés sur la Figure III. 24 (a), ainsi que les accès DC et RF du circuit. Enfin une photo du circuit fabriqué est présentée en Figure III. 24 (b).

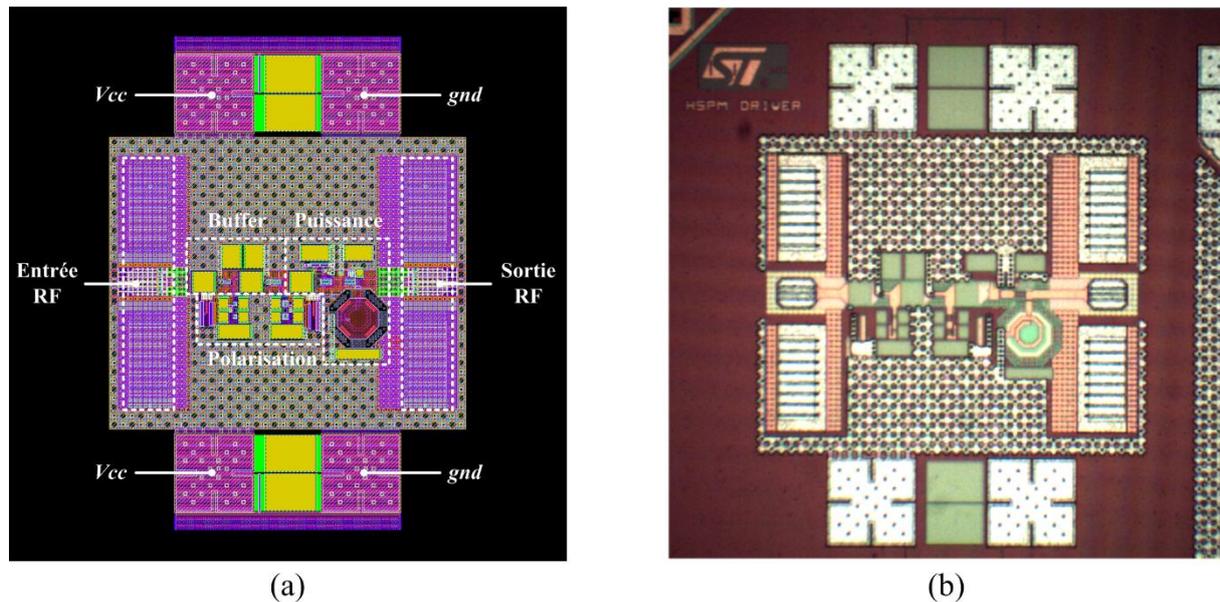


Figure III. 24 – Topologie n°1 du premier circuit : (a) « Layout », (b) Photo du circuit.

VII.2- Topologie n°2

Cette seconde puce a été réalisée pour permettre de tester le driver dans différentes configurations de polarisation. Pour se faire, l'étage de polarisation du driver a été modifié afin de pouvoir contrôler les miroirs de courant en tension (Figure III. 25). Les tensions d'alimentation des étages buffer et de puissance ont aussi été dissociées afin de réaliser un contrôle indépendant sur chacune d'entre elles.

Pour permettre de poser des « peignes » de pointe DC de chaque côté des points RF, les plots DC ont dû être déportés de la partie active du circuit (Figure III. 26 (a)). Cela a pour conséquence l'ajout d'éléments parasites sur les accès d'alimentation. Ces éléments parasites seront pris en compte lors de la phase de simulation. La Figure III. 26 (b) présente une photo de la puce réalisée avec les pointes DC et RF posées.

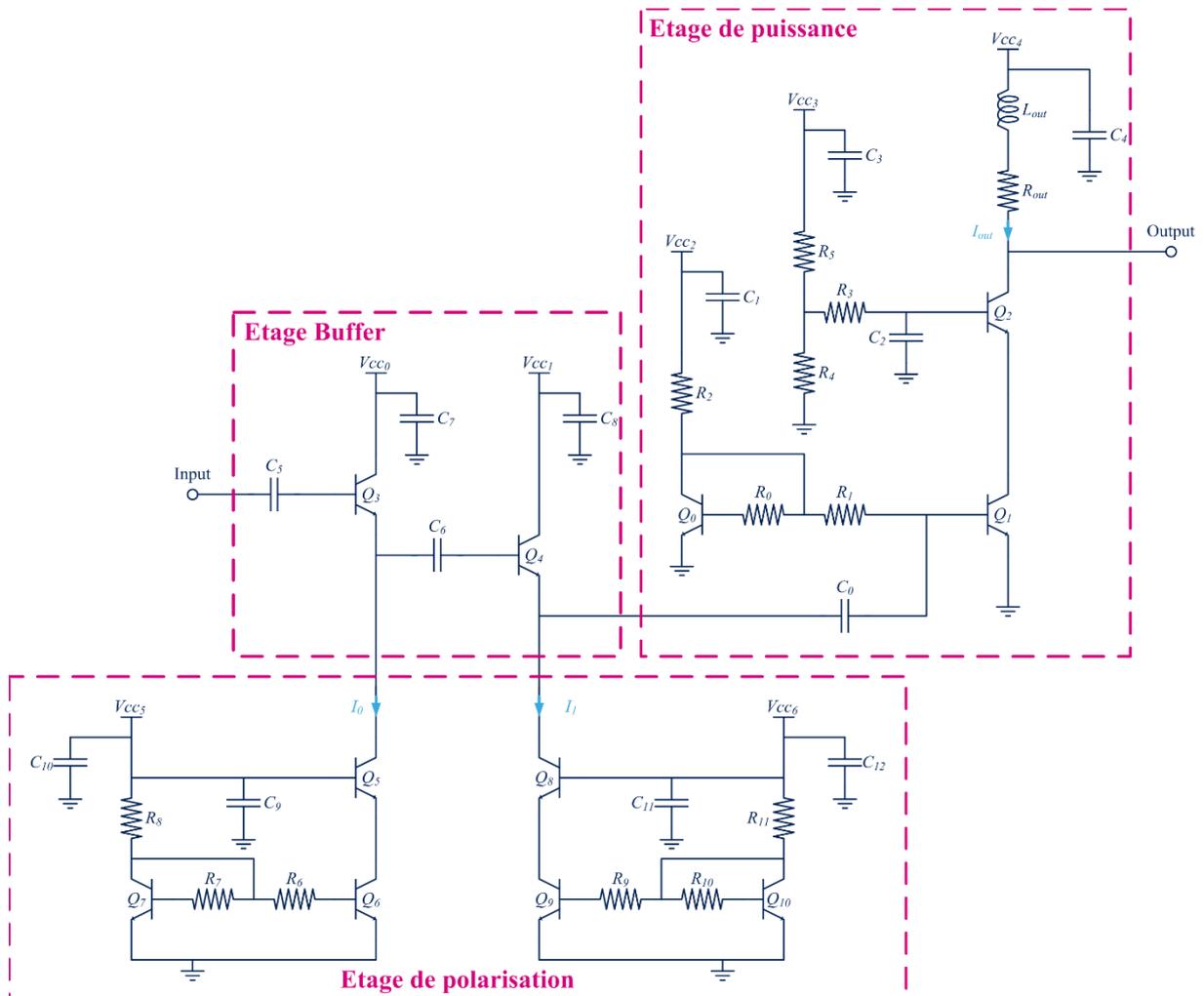


Figure III. 25 – Topologie n°2 du premier circuit : Schéma électrique.

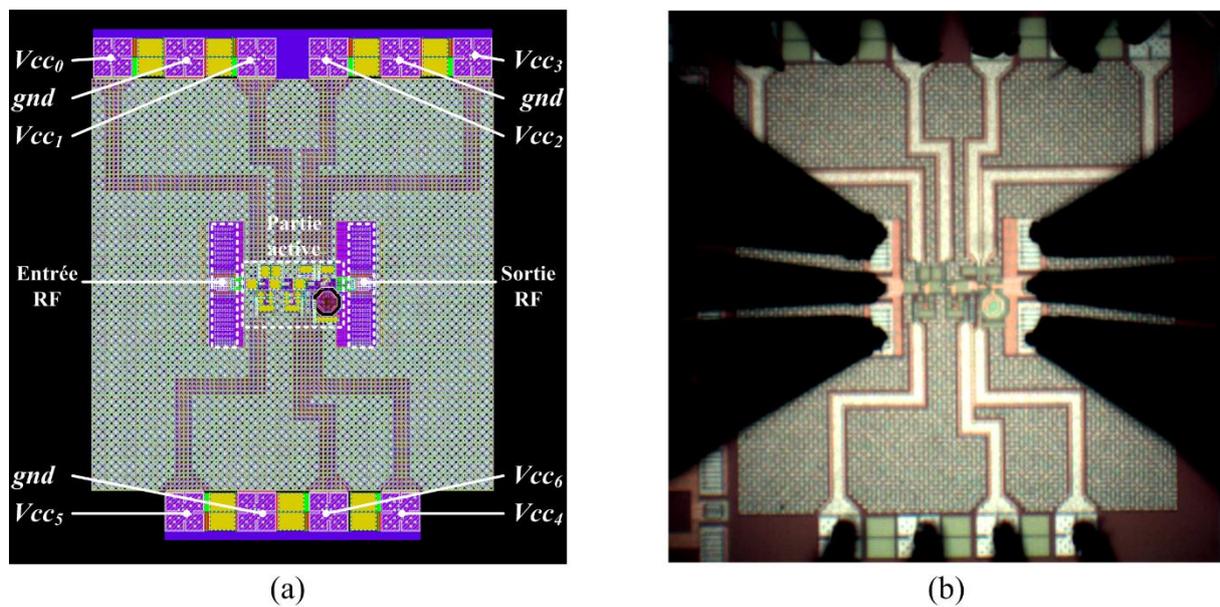


Figure III. 26 – Topologie n°2 du premier circuit : (a) « Layout », (b) Photo du circuit.

VII.3- Simulation et mesure des topologies 1 et 2

Lors de la campagne de mesure des deux circuits présentés précédemment, plusieurs observations ont pu être faites. Les premières ont été faites lors de la mise sous tension du circuit avec la topologie n°1. Deux phénomènes ont été identifiés concernant la consommation DC du circuit. Le premier est qu'une casse du circuit apparaît quand la tension d'alimentation V_{cc} est supérieure à 2,5 V. Le second est que pour une tension V_{cc} donnée, le courant de consommation total du circuit diffère de celui obtenu en simulation. Cette différence entre simulation et mesure s'explique par la non maturité de la technologie BiCMOS 55 nm et des modèles utilisés. Cette technologie est encore en cours d'évolution afin d'affiner les modèles des composants de la technologie. Les circuits de polarisation ont donc dévié entre la simulation et la mesure.

Pour comparer les résultats de mesure avec des résultats de simulation, le circuit a entièrement été rétro-simulé avec la mise à jour des modèles proposée par STMicroelectronics. De plus, pour pouvoir polariser correctement le circuit en mesure, l'étude sera effectuée sur la topologie n°2 du circuit (Figure III. 26). Deux types de mesure ont été effectués sur ce circuit. Les premières de ces mesures sont dans le domaine fréquentiel, elles permettent d'évaluer les paramètres S du circuit. Bien que le circuit soit conçu pour fonctionner en forts signaux en entrée, l'étude des paramètres S en petit signal va permettre de valider le comportement de celui-ci. Le banc de mesure mis en œuvre pour ces mesures paramètres S est présenté Figure III. 27 (b). Il met en œuvre un analyseur de réseau Keysight E8361A.

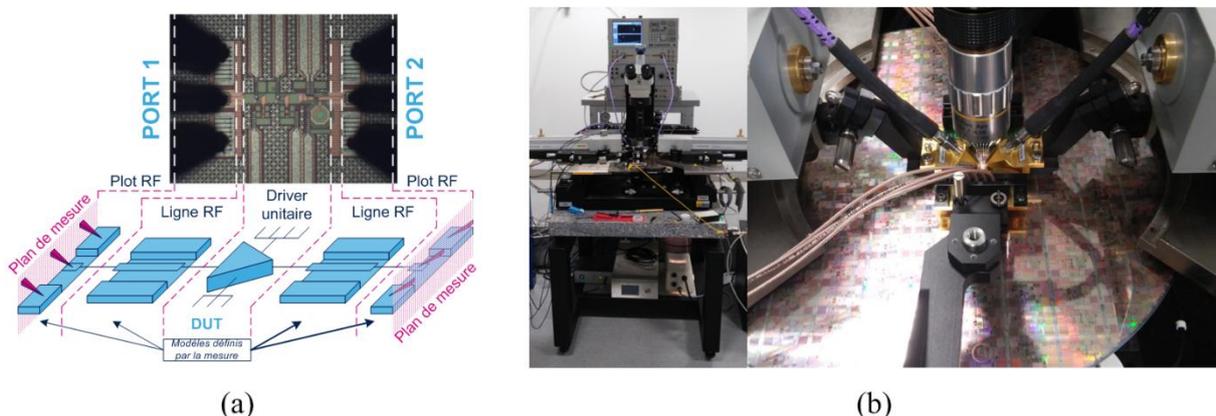


Figure III. 27 – (a) Schéma de rétro-simulation, (b) Banc de mesure paramètres S.

Pour pouvoir comparer les mesures avec les simulations, les éléments qui constituent le banc de mesure ont été modélisés en simulation. Les modèles associés aux lignes d'accès RF et aux plots RF sont réalisés à partir de mesures de structures de test. Concernant les

lignes d'accès DC présentes sur la topologie n°2, elles sont modélisées grâce à l'outil de modélisation électromagnétique « Self », développé au sein de STMicroelectronics. Le « layout » des lignes DC étudiées est donné Figure III. 28.

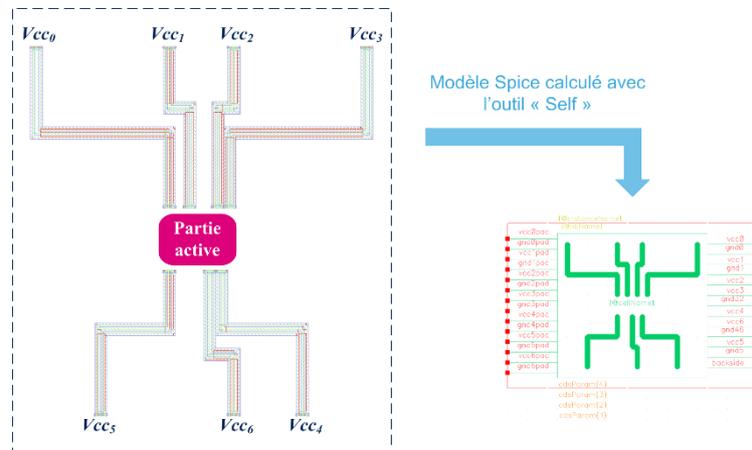


Figure III. 28 – Modélisation « Spice » des accès DC obtenue avec l'outil « Self ».

Le logiciel « Self », utilisé pour réaliser cette modélisation des accès, permet de créer un modèle « Spice » pour chaque ligne d'alimentation. Il calcule et modélise également les interactions entre les lignes. Grâce à cet outil et au schéma de rétro-simulation de la Figure III. 27 (a) les résultats comparant mesure et retro-simulation ont pu être obtenus (Figure III. 29)

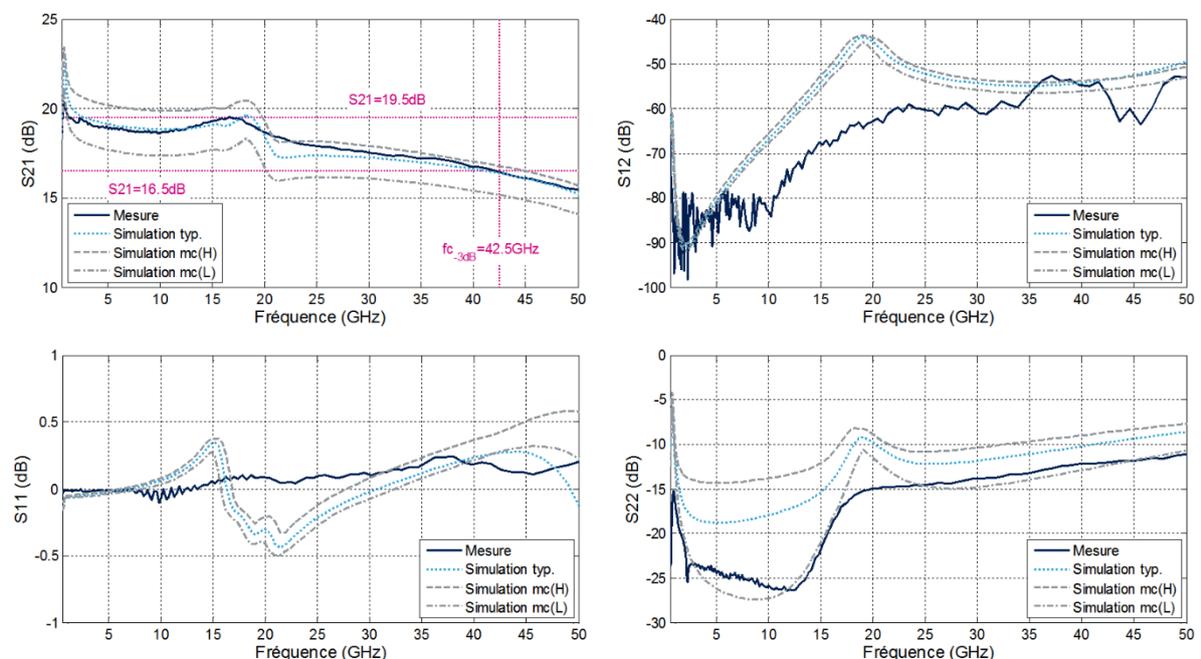


Figure III. 29 – Résultats de mesure et de simulation des paramètres S.

La Figure III. 29 présente les paramètres S mesurés pour la configuration suivante d'alimentation du circuit :

- $V_{cc0} = V_{cc1} = V_{cc2} = V_{cc3} = V_{cc4} = 2,5 \text{ V}$
- $V_{cc5} = V_{cc6} = 1,5 \text{ V}$
- Courant total consommé : 50 mA

Deux types de simulation sont présentés sur ces courbes. La première de ces simulations a été effectuée avec les valeurs typiques des composants utilisés dans le design du driver unitaire. La seconde simulation est de type « Monte-Carlo » sur un tirage de cent échantillons. Cette simulation permet d'étudier la dispersion des paramètres S en fonction de celle des composants qui constituent le driver. Le résultat de celle-ci est illustré par les courbes $mc(H)$ et $mc(L)$. Ces courbes représentent respectivement la valeur maximale et minimale des paramètres S (pour chaque point de fréquence calculé) obtenus sur le tirage des cent échantillons.

Une bonne correspondance entre simulation et mesure est obtenue sur les résultats de la Figure III. 29. Ce circuit offre un gain en puissance de 19,5 dB avec une fréquence de coupure à -3 dB de 42,5 GHz. Cette fréquence de coupure est plus faible que l'objectif visé (> 50 GHz). Cette perte de bande passante du driver est provoquée par la dépolarisation de celui-ci. De plus, sur la courbe du paramètre S21, une résonance apparaît sur la bande 15-20 GHz. L'origine de cette résonance a été identifiée. Celle-ci est due à l'inductance parasite de la ligne d'accès DC de V_{cc4} (Figure III. 28).

Concernant l'analyse du paramètre S11, celui-ci est atypique du fait qu'il est positif. Pour mieux analyser ce paramètre, celui-ci a été tracé dans un abaque de Smith (Figure III. 30).

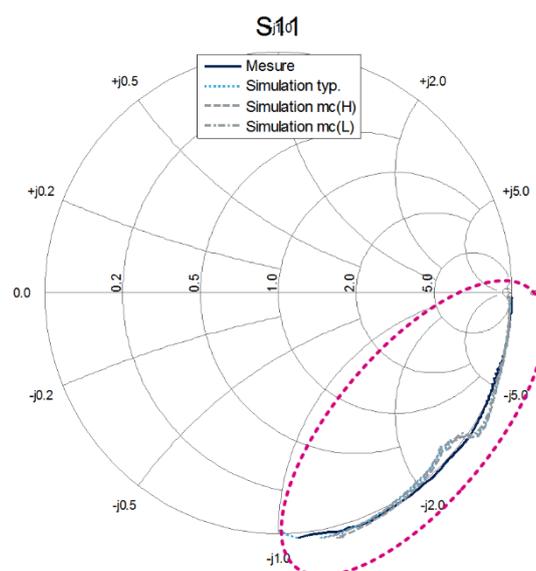


Figure III. 30 – Paramètre S11 tracé sur un abaque de Smith.

Sur cette mesure du paramètre S_{11} , on retrouve une partie réelle négative sur l'impédance d'entrée du circuit. La démonstration de cette partie réelle négative a été faite lors de l'analyse du montage à collecteur commun de l'étage Buffer (V.1.a-). Ce coefficient de réflexion en entrée, bien qu'il soit « mauvais », est tout à fait normal. En effet, le circuit driver unitaire n'est pas conçu pour faire du transfert de puissance en entrée, mais en tension. Pour ce type de transfert, il faut que l'impédance d'entrée du circuit soit élevée. C'est bien ce qui peut être observé sur l'abaque de Smith.

Cette première étude des paramètres S petit signal permet de valider la cohérence entre le modèle simulé et la mesure du circuit réalisé. Elle valide aussi le comportement du circuit soumis à de faibles signaux. La suite de cette campagne de mesure va s'intéresser au comportement temporel du circuit. L'objectif de ces mesures est de vérifier que le circuit commute lorsqu'il est soumis à une « forte » tension d'entrée alternative. Pour ce faire, le banc de test de la Figure III. 31 est mis en œuvre.

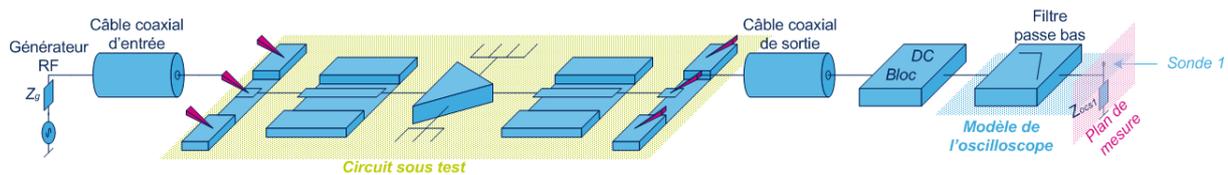


Figure III. 31 – Banc de mesure temporel.

Ce banc est constitué d'un générateur RF sinusoïdal et d'un oscilloscope. Due à la faible bande passante de l'oscilloscope (5 GHz), le signal sinusoïdal injecté en entrée a une fréquence de 1 GHz (2 Gbits/s). Cette fréquence permettra d'observer les deux premières harmoniques impaires en sortie du circuit. De plus l'impédance d'entrée de l'oscilloscope Z_{OSC1} est normalisée au standard 50 Ω . Celle-ci va donc avoir une influence sur la tension mesurée en sortie du driver unitaire. Dans le cas idéal, cette impédance aurait dû être une diode MPHV pour ne pas perturber le circuit sous test. Comme pour la mesure des paramètres S , les simulations temporelles effectuées vont prendre en compte l'ensemble du banc de mesure pour pouvoir comparer efficacement les résultats de mesure et de simulation. L'oscilloscope sera modélisé par un filtre passe-bas du 3^{ème} ordre avec une fréquence de coupure de 5 GHz et une charge 50 Ω . En entrée, un générateur sinusoïdal d'impédance 50 Ω est utilisé. Les résultats obtenus sont présentés en Figure III. 32. Ces résultats sont obtenus avec la même configuration de polarisation utilisée lors de la mesure des paramètres S .

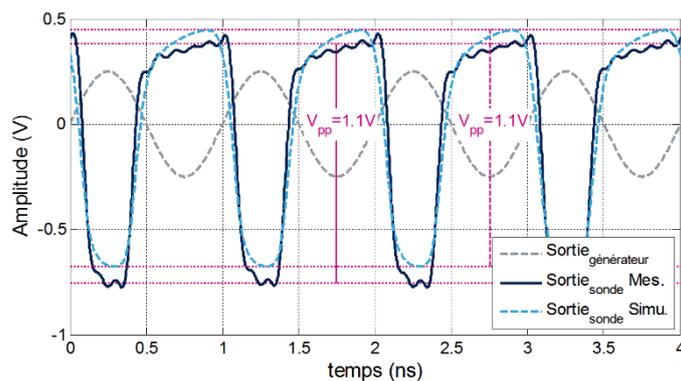


Figure III. 32 – Résultats de mesure et de simulation temporels.

Grâce à ces résultats, le fonctionnement en commutation du circuit peut être observé. En injectant un signal sinusoïdal de fréquence 1 GHz et d'amplitude crête à crête 0,5 V en entrée, un signal carré d'amplitude crête à crête 1,1 V est obtenu en sortie du driver. La remise en forme du signal sinusoïdal en entrée en un signal carré en sortie est la conséquence directe du fonctionnement en commutation du driver unitaire. Les résultats de mesure et de simulation permettent de confirmer la bonne cohérence entre mesure et simulation. Pour la valeur de l'amplitude crête à crête en sortie, il est important de noter que celle-ci est obtenue sur une charge 50Ω . Elle est donc directement impactée par cette charge, car un courant est dévié à travers celle-ci. C'est ce qui permet d'expliquer que l'amplitude obtenue à l'oscilloscope soit plus faible que celle visée sur une charge MPHV (2,5 V). Enfin, le rapport cyclique du signal de sortie n'est pas équilibré à 50 %, ce déséquilibre est lié à la variation de la polarisation de l'étage émetteur commun et base commune du bloc de puissance.

Ces mesures ont permis de valider le modèle électrique du driver unitaire développé en simulation et ont été présentées dans [9]. La dernière partie de cette étude va présenter des résultats simulés du driver unitaire dans les conditions d'utilisation dans le système. Pour ce faire seul le modèle du driver unitaire est utilisé (les plots et lignes d'accès sont retirés de la simulation). Il est chargé par une capacité C_{MPHV} modélisant le comportement d'un segment de MPHV de $250 \mu\text{m}$ de long. Quant au signal d'entrée, celui-ci est généré par un générateur PRBS d'impédance 50Ω . Ce signal d'entrée a une amplitude crête à crête de 0,5 V. La polarisation du circuit reste inchangée par rapport à celle utilisée pour les mesures afin de garder un comportement le plus fidèle possible à la réalité. La Figure III. 33 présente les résultats de simulation obtenus pour un débit de données de 100 Gbits/s.

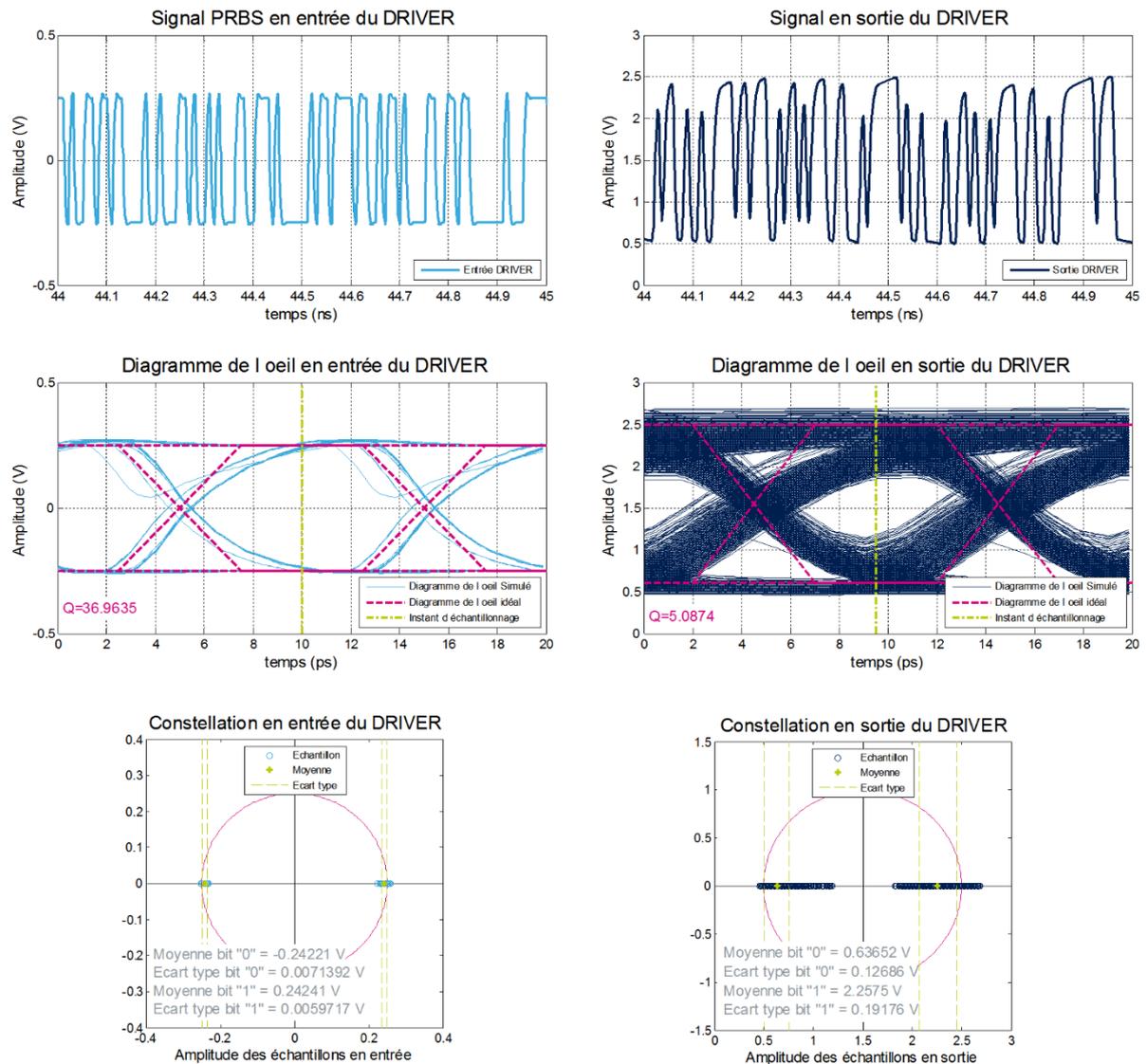


Figure III. 33 – Résultats de simulation du driver unitaire soumis à un signal PRBS11 (séquence de 2048 bits) 100 Gbits/s et chargé par une capacité C_{MPHV} (@ 27 °C).

La Figure III. 33 présente les chronogrammes, les diagrammes de l'œil et les constellations d'entrée et de sortie du driver unitaire. Une première remarque peut être faite concernant la valeur de l'amplitude du signal de sortie. Le driver unitaire étant maintenant chargé par une capacité C_{MPHV} , quand celle-ci atteint sa charge maximale, le courant qui la traverse devient nul. L'amplitude maximale crête à crête est alors de 2 V au lieu de 1,1 V mesuré sur une charge résistive de 50 Ω . Le cahier des charges impose que cette amplitude soit de 2,5 V, cet objectif n'est pas atteint, car la tension d'alimentation (V_{cc}) est réduite à 2,5 V (au lieu de 3,5 V). Au-delà de cette valeur, une casse dans le circuit apparait. Plusieurs hypothèses ont été faites pour identifier le phénomène qui engendre la destruction du driver. L'auto-polarisation des transistors Q_3 et Q_4 sur leur base est celle qui semble la plus probable. Ces transistors sont susceptibles de travailler dans leur zone d'avalanche lors du

fonctionnement du driver. Cette hypothèse est appuyée par le fait que lorsque la casse est atteinte c'est la consommation de l'étage buffer qui s'effondre. Malgré ce défaut de conception, les résultats obtenus en Figure III. 33 restent très corrects. Le driver unitaire offre un diagramme de l'œil ouvert à 100 Gbits/s. Pour caractériser plus précisément ce diagramme de l'œil, un facteur de qualité va être défini. Celui-ci sera caractérisé par la valeur moyenne ($\overline{V_{bit}}$) et l'écart type (σ) des bits « 0 » et « 1 » (équation (III- 39)) [10].

$$Q = \frac{\overline{V_{bit1}} - \overline{V_{bit0}}}{\sigma_1 + \sigma_0} \quad (\text{III- 39})$$

Pour calculer ces valeurs moyennes et écarts types, un instant d'échantillonnage va être défini mathématiquement pour prélever les valeurs des tensions associées aux bits « 0 » et « 1 ». Cet instant a été choisi au milieu du diagramme de l'œil (pour une largeur de 10 ps celui-ci est fixé à 5 ps) comme le montre la Figure III. 33. La valeur moyenne et l'écart type sont alors définis comme suit :

$$\overline{V_{bitx}} = \frac{\sum V_{bitx}}{n_{bitx}} \quad (\text{III- 40})$$

$$\sigma_x = \sqrt{\frac{\sum (V_{bitx} - \overline{V_{bitx}})^2}{n_{bitx}}} \quad (\text{III- 41})$$

V_{bitx} est la tension du bit « x » pour un échantillon prélevé,

n_{bitx} est le nombre d'échantillons de bit « x » prélevés.

Ces paramètres sont aussi illustrés sur les diagrammes de constellation donnés sur la Figure III. 33. Ces diagrammes regroupent tous les échantillons qui ont été prélevés, la valeur moyenne des bits « 0 » et « 1 » et leur écart type. Afin d'analyser le comportement du driver pour différents débits de données, la Figure III. 34 illustre l'évolution du facteur de qualité du diagramme de l'œil de sortie en fonction du débit de données.

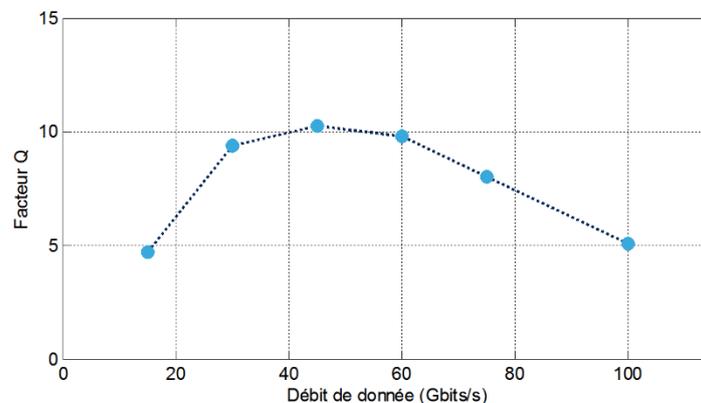


Figure III. 34 – Facteur de qualité du diagramme de l'œil de sortie du driver en fonction du débit de données (PRBS11).

Un maximum pour ce facteur de qualité est obtenu pour un débit de données de 45 Gbits/s. Il est à remarquer que pour des débits faibles, ce facteur diminue. Ce phénomène est dû à la fréquence de coupure basse du driver unitaire. Celle-ci est principalement déterminée par les capacités de liaison utilisées entre les étages du circuit. Plus celles-ci sont petites et plus la fréquence de coupure basse du circuit est élevée. Dans le cas d'un débit de 15 Gbits/s, si une série de 30 bits « 1 » est envoyée en entrée du circuit, le niveau de tension « 1 » va être suffisamment longtemps maintenu pour être filtré par les condensateurs de liaison (le signal est vu comme un signal DC pour ces condensateurs). Il est donc nécessaire que les capacités de liaison soient suffisamment grandes pour avoir une fréquence de coupure basse de 700 MHz. Cette fréquence correspond à 70 bits identiques envoyés les uns derrière les autres pour un débit binaire de 100 Gbits/s. Dans le cas du driver unitaire, des capacités de liaison de 1 pF ont été utilisées. Pour des débits plus élevés, une diminution du facteur Q est aussi observée. Celle-ci est due à la fréquence de coupure haute du circuit imposée par les performances des transistors utilisés et l'architecture du circuit choisie.

Maintenant que la première version du driver unitaire a été caractérisée et ses défauts identifiés, une nouvelle version de celui-ci a été développée. La prochaine section va présenter la nouvelle architecture du driver unitaire, avec les améliorations apportées à cette nouvelle conception.

VIII- SECONDE VERSION DU DRIVER UNITAIRE

La première étape a été de redimensionner toutes les résistances utilisées dans la structure du driver pour corriger les déviations de polarisation observées sur la version précédente. De plus, des résistances de polarisation (R_6 et R_7) ont été ajoutées sur les étages à collecteur commun (Figure III. 35). L'objectif de ces résistances est de corriger l'effet d'avalanche des transistors Q_3 et Q_4 observé lors des mesures du premier circuit.

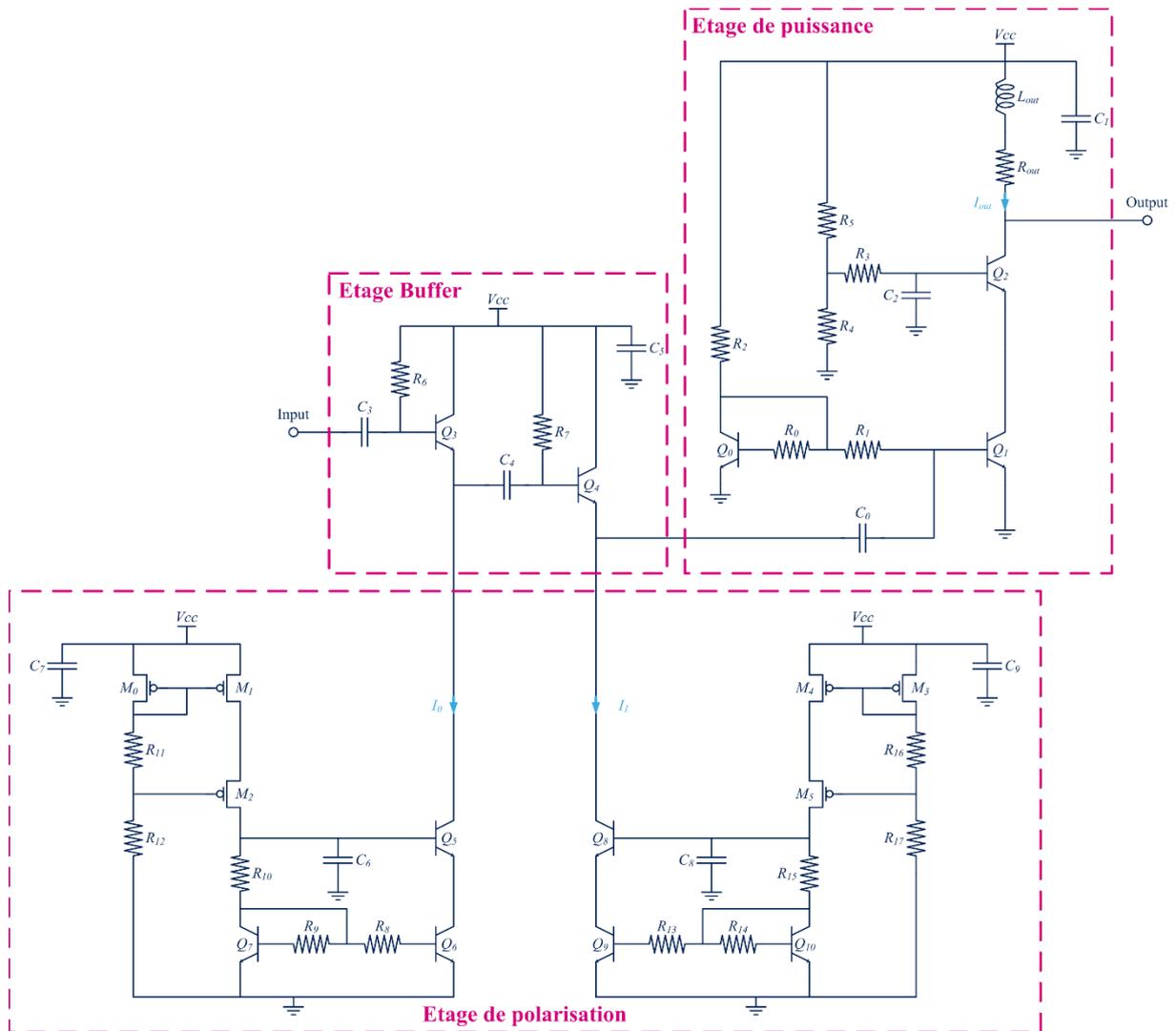


Figure III. 35 – Schéma électrique de la deuxième version du driver unitaire complet.

L'amélioration majeure effectuée sur ce nouveau circuit concerne le « layout ». La surface de la partie active du premier circuit est trop importante pour proposer un système électro-optique compact. De plus, de nouvelles méthodologies de dessin ont aussi été utilisées pour rendre le driver plus robuste aux variations de fabrication et minimiser les éléments parasites. Certaines de ces méthodes de conception vont être présentées dans la suite de cette section.

VIII.1- « Layout » de la seconde version du driver unitaire

Plusieurs ponts de résistances sont implémentés dans le driver unitaire pour générer des références de tension. Pour la réalisation de ces ponts de résistance, où l'objectif est d'obtenir un ratio constant et le moins sensible aux variations de fabrication. Une méthode de conception dite « centroïde » est mise en œuvre pour réaliser un pont de résistances [11].

Cette méthode est basée sur la mise en œuvre de matrices de résistances centrosymétriques comme présenté sur la Figure III. 36.

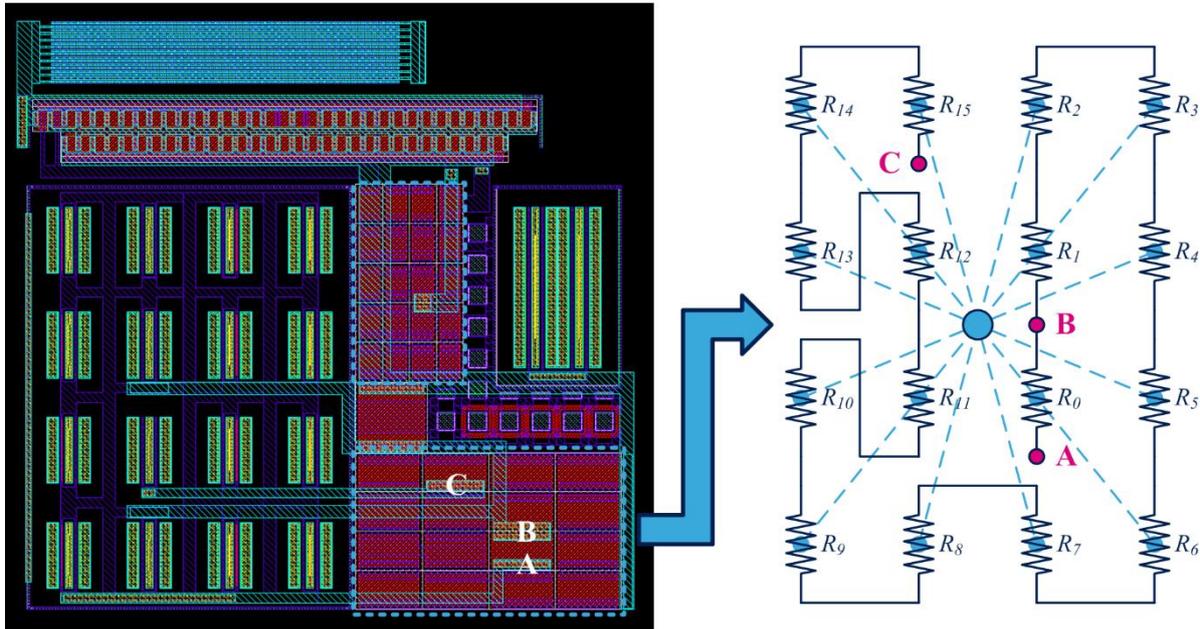


Figure III. 36 – Dessin d'un pont de résistances « centroïde ».

Le pont de résistances présenté sur la figure Figure III. 36 correspond à celui réalisé par les résistances R_{13} et R_{14} du miroir de courant de la Figure III. 35 (étage de polarisation). Dans cet exemple, R_{14} est quinze fois plus grande que R_{13} . Or pour réaliser une matrice carrée 4×4 , il suffit de décomposer R_{14} en 15 résistances séries de valeur égale à R_{13} . La Figure III. 36 présente ce montage en utilisant la méthode de dessin « centroïde », où R_{AB} représente la résistance R_{13} et R_{BC} représente la résistance R_{14} (15 résistances séries). Il est important de noter que la conception de la matrice doit être réalisée avec une géométrie de résistance unique (toutes les résistances qui constituent la matrice sont identiques). Lors de la conception des différents ponts de résistances du driver unitaire, les valeurs des résistances ont été réajustées pour pouvoir réaliser ces matrices basées sur des géométries de résistance unique pour chacune d'entre elles. L'idée étant de concevoir des structures série ou parallèle à l'intérieur de ces matrices pour obtenir les valeurs de résistance et de ratio souhaitées. Le dessin de la matrice doit aussi être le plus compact possible (tout en respectant les règles de dessin) pour que les variations de fabrication soient les plus uniformes possibles sur la matrice. Cette construction en matrice est aussi utilisée pour organiser les transistors bipolaires présents dans les miroirs de courant.

Une autre technique de conception a été mise en œuvre pour réaliser les miroirs de courant PMOS. La Figure III. 37 illustre un de ces miroirs développés pour l'étage de polarisation du driver unitaire.

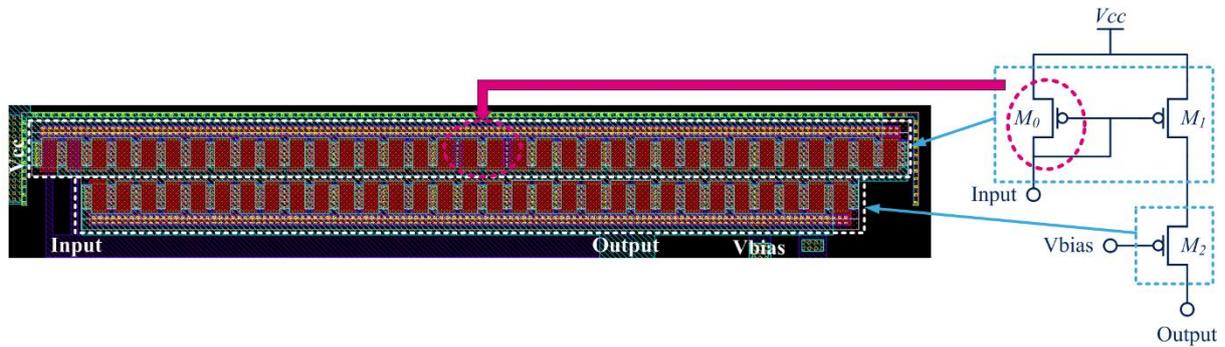


Figure III. 37 – Intégration du miroir de courant PMOS.

L'objectif ici est de combiner les transistors M_0 et M_1 dans une même structure transistor dont la taille est égale à la somme des deux transistors (important : le nombre de doigts doit être pair). Il est donc nécessaire pour implémenter cette méthode que ces deux transistors aient la même géométrie de doigts. Les transistors M_0 et M_1 vont se dissocier par leur nombre de doigts. L'intérêt de regrouper ces deux transistors dans un seul est que pour l'architecture miroir de courant ces deux transistors ont leurs grilles et leur source connectées. Une structure très compacte est ainsi obtenue. De plus le transistor le plus petit (M_0) doit être placé au centre du transistor global pour rendre le miroir peu sensible aux variations de fabrication. En effet si une variation apparaît, alors elle sera identique pour M_0 et M_1 et le miroir de courant qu'ils réalisent conservera ses propriétés.

Ces nouvelles techniques de design ont permis de proposer le « layout » de la Figure III. 38.

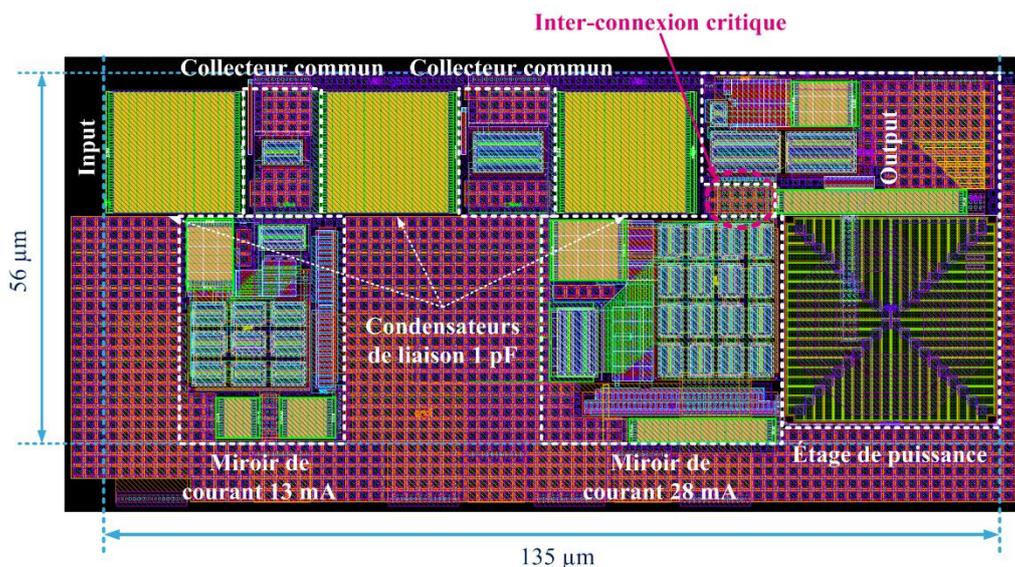


Figure III. 38 – « Layout » de la partie active du driver unitaire.

Ce nouveau « layout » est trois fois plus compact que la première version avec une surface active de $0,0076 \text{ mm}^2$. Cette forte densité d'intégration pour ce nouveau driver

unitaire va permettre de concevoir un modulateur optique plus intégré. Pour tester ce nouveau circuit, la puce de la Figure III. 39 a été mesurée.

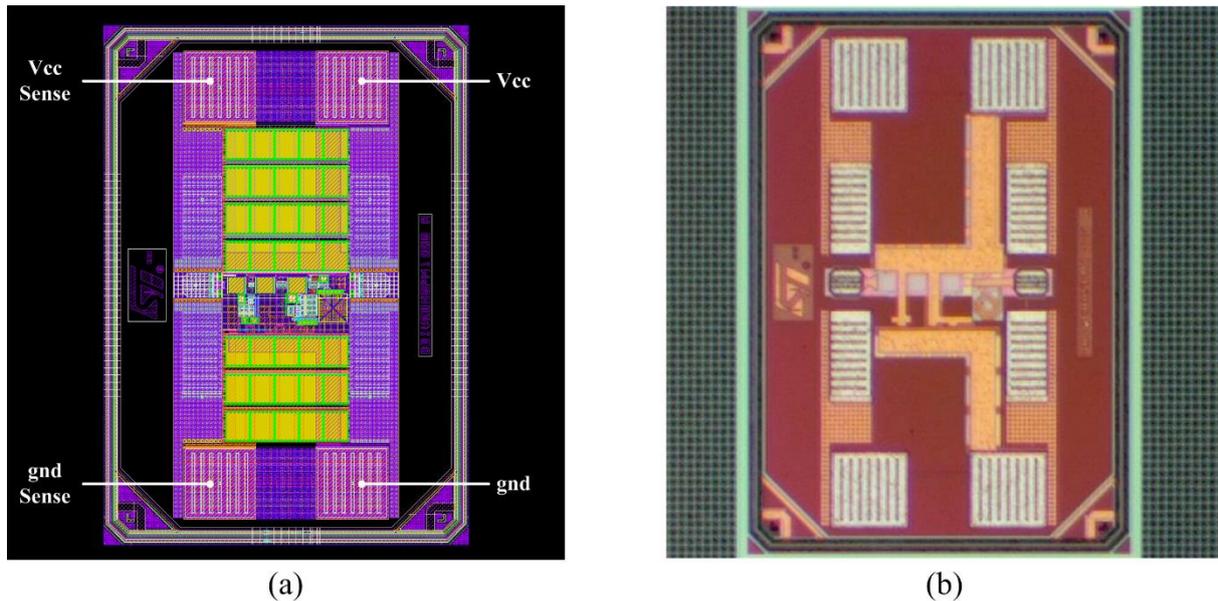


Figure III. 39 – Seconde version du driver unitaire : (a) « Layout », (b) Photo du circuit.

Sur cette réalisation, il a été décidé de polariser entièrement le driver sur la puce. C'est-à-dire que seuls deux plots d'alimentation *Vcc* et *gnd* ont été utilisés pour alimenter et polariser entièrement le circuit. Deux autres plots, dit de « sense » sont identifiables sur la Figure III. 39. C'est deux plots vont permettre de contrôler précisément la tension d'alimentation qui est appliquée au plus proche de la partie active du circuit. Cela permet de compenser les pertes présentes dans les câbles, la résistance de contact entre la pointe et le plot et dans les lignes d'accès qui se situent entre le plot et la partie active du circuit. Dans la prochaine section, les résultats de mesure et de simulation vont être présentés.

VIII.2- Simulation et mesure du circuit

Pour cette nouvelle campagne de mesure, certaines précautions ont été prises suite à des observations qui ont pu être faites lors de la mesure du premier circuit. Cela concerne notamment les mesures petits signaux des paramètres *S*. En effet, il a été démontré précédemment que le paramètre *S11* du driver unitaire est nul voir positif. Ce phénomène est normal du point de vue des choix de design qui ont été faits, mais sont problématiques pour réaliser une mesure stable des paramètres *S*. Le coefficient de réflexion en entrée du circuit étant « mauvais », le VNA a des difficultés à stabiliser sa mesure. Pour pallier cette problématique, une résistance de $50\ \Omega$ a été ajoutée en parallèle à l'entrée du circuit (Figure III. 40).

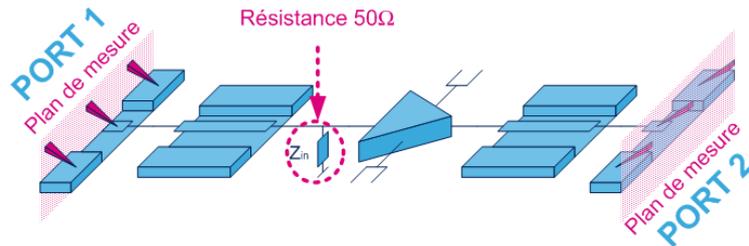


Figure III. 40 – Banc de mesure paramètre S du second circuit.

Il est important de noter que cette résistance a été insérée pour faciliter la mesure des paramètres S. En aucun cas celle-ci ne sera présente lors de la réalisation du système électro-optique complet.

Lors des premières mises sous tension du circuit, il est apparu que le circuit ne pouvait pas être alimenté sous sa tension nominale de 3,5 V. En effet, soumis à cette tension, le courant consommé du driver s'effondre brusquement pour se stabiliser à une consommation de 42 mA. Or ce courant correspond à la consommation de l'étage buffer et de l'étage de polarisation sous 3,5 V. C'est donc l'étage de puissance qui a été mis en cause dans l'effondrement du courant d'alimentation. L'hypothèse que celui-ci ne consomme plus de courant a été faite. Ce phénomène est irréversible, car une fois cet effondrement atteint le circuit ne fonctionne plus même après un redémarrage. Il a été conclu qu'une dégradation permanente du circuit a lieu sous une tension supérieure à 2,3 V. Pour étudier ce phénomène plus précisément les paramètres S11 et S22 ont été analysés avant et après la dégradation (Figure III. 41).

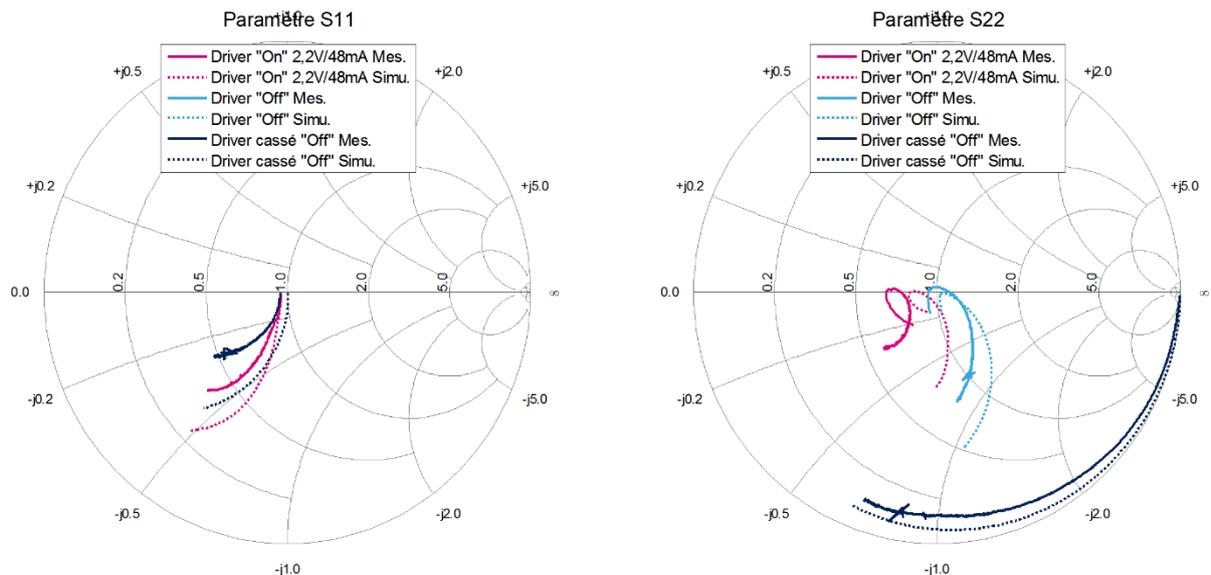


Figure III. 41 – Analyse des impédances d'entrée / sortie du driver unitaire.

Sur l'abaque de Smith du paramètre S22, il apparaît clairement qu'un effet « fusible » peut être observé sur l'impédance de sortie du driver. Lorsque le circuit est « Off » et en parfait état de fonctionnement, il est possible d'observer, à basse fréquence, l'impact de la résistance de sortie de l'étage de puissance (qui a une valeur proche de 50 Ω). En revanche l'étude de cette même impédance après avoir soumis le circuit à une tension de 3,5 V montre une anomalie. Une impédance « infinie » peut alors être observée sur la Figure III. 41. C'est la preuve qu'au-delà d'un certain niveau de courant dans l'étage de puissance un élément joue le rôle de fusible. La résistance de sortie R_{out} et ses contacts d'accès ont alors été suspectés (Figure III. 42).

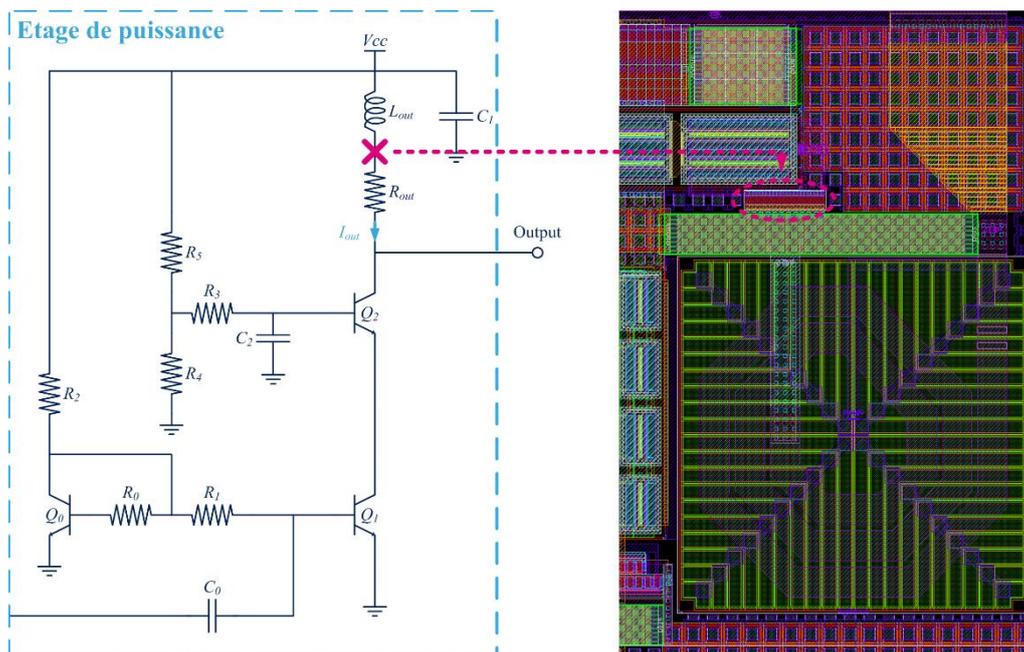


Figure III. 42 – Identification de la casse présente sur le circuit.

Après une étude par rétro-simulation du défaut, le diagnostic établi précédemment a été confirmé (bonne correspondance entre simulation et mesure Figure III. 41). De plus l'analyse de la densité de courant par via de contact du « layout » (Figure III. 42) confirme qu'un courant supérieur à 25 mA ne peut être transmis par les contacts de la résistance. Cette erreur de conception ne permettra donc pas d'atteindre les performances visées. Cependant le circuit peut quand même être mesuré et étudié pour une consommation plus basse que celle prévue initialement. Des mesures fréquentielles et temporelles ont pu être réalisées pour une tension d'alimentation de 2,2 V et un courant total de 47 mA. Ces mesures, à défaut de pouvoir valider les spécifications visées, vont permettre de valider tout le comportement du driver et surtout le comportement de l'étage de polarisation. A ce propos, il est possible de pré-valider le fonctionnement de celui-ci, car la consommation mesurée sous une tension de 2,2 V est identique à celle obtenue en simulation. Une validation plus complète sera effectuée

lors des mesures pulsées. Les paramètres fréquentiels, simulés et mesurés, obtenus pour cette polarisation du circuit sont donnés sur la Figure III. 43.

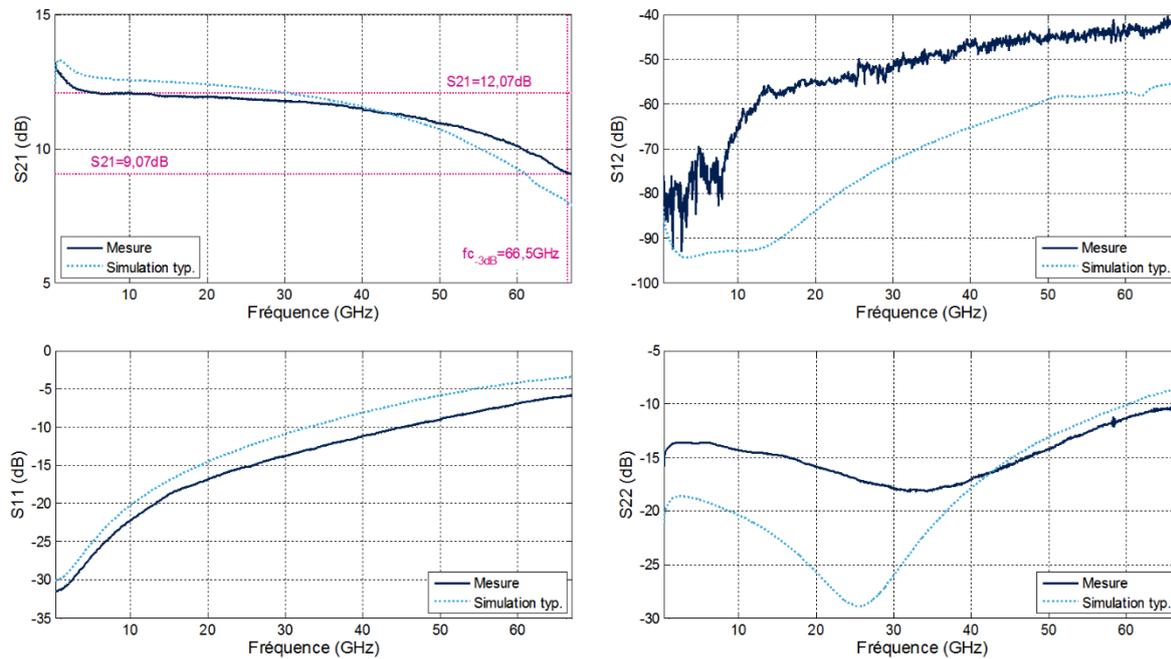


Figure III. 43 – Résultats de mesure et de simulation des paramètres S

(2,2 V/47 mA @ 27 °C).

Pour rétro-simuler le circuit correctement, la température de fonctionnement de l'étage de puissance a dû être augmentée. En effet, la résistance de sortie crée un point chaud au sein du circuit qui va élever la température des deux transistors de l'étage puissance qui sont placés à côté. Une fois ces effets thermiques pris en compte, les résultats de simulation obtenus permettent de retrouver une bonne cohérence avec la mesure. Ce nouveau driver offre une bande passante de 66,5 GHz avec un gain en puissance de 12 dB. Le gain en puissance est plus faible que le précédent circuit, car, d'une part la résistance 50Ω ajoutée en entrée crée une perte de gain (~ 3 dB) et d'autre part l'élévation en température de l'étage puissance provoque aussi une diminution significative du gain en puissance (II.3.c-). L'évolution des paramètres S en fréquence est très proche entre la simulation et la mesure ce qui permet une première validation du modèle du driver utilisé en simulation. Ce circuit étant sensible aux variations de température, des mesures en température ont été effectuées avec une station thermorégulée. Les résultats de ces mesures sont présentés ultérieurement dans cette section.

Afin de terminer cette première phase de mesure, un banc de test temporel a été mis en place pour étudier le comportement du driver. Ce nouveau banc de test est différent de celui utilisé pour le premier circuit. En effet un oscilloscope avec une bande passante plus grande a été utilisé. Il s'agit de l'oscilloscope SDA 820Zi6A du constructeur Teledyne Lecroy. Cet

oscilloscope propose une bande passante de 20 GHz sur une charge interne de 50 Ω . La Figure III. 44 présente en détail le banc de mesure qui met en œuvre cet équipement.

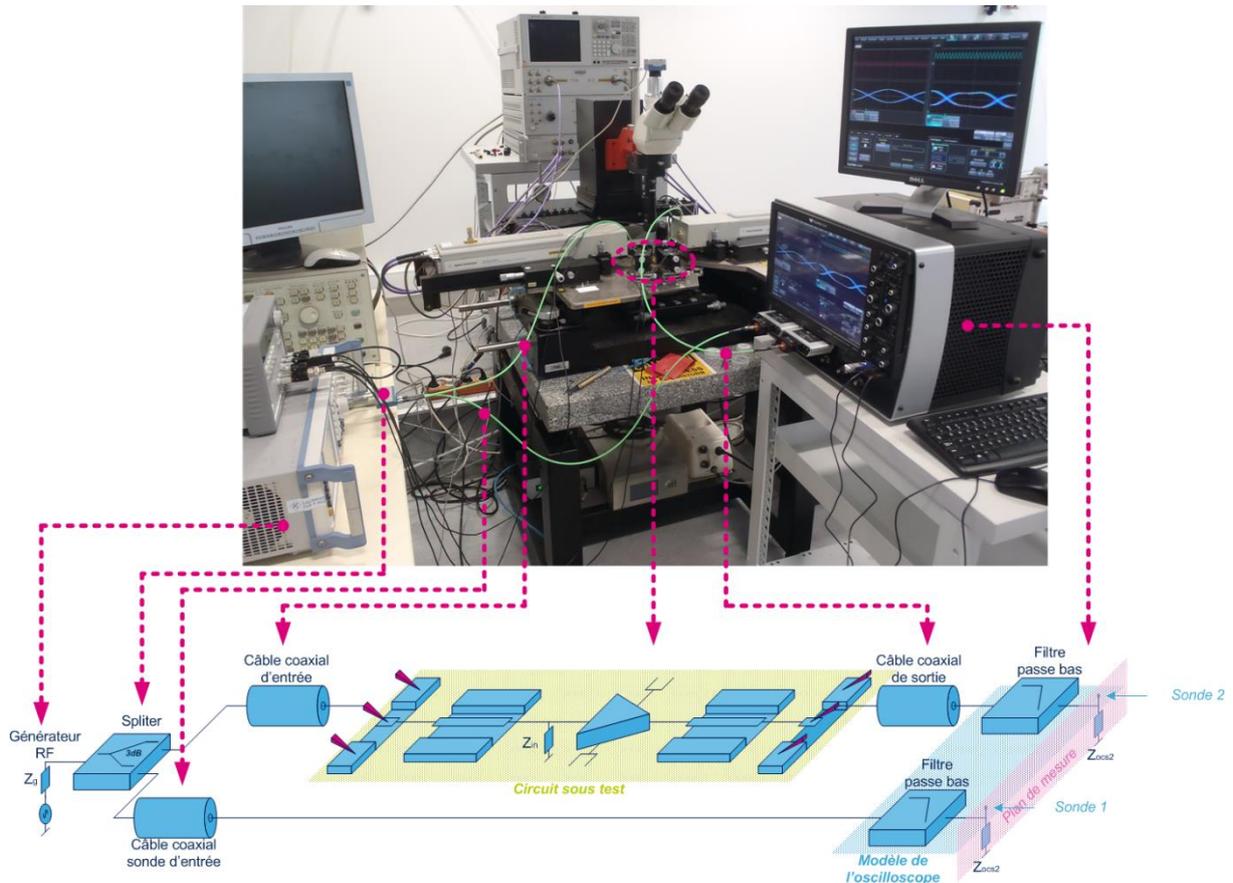


Figure III. 44 – Banc de mesure mis en œuvre pour réaliser des mesures temporelles.

Ce banc de test va permettre d'injecter un signal sinusoïdal en entrée du driver unitaire pour ensuite analyser le signal obtenu en sortie. Pour ces mesures, le driver est toujours polarisé sous une tension de 2,2 V. Pour étudier le comportement du circuit en fonction du signal d'entrée, des variations sur les caractéristiques de celui-ci vont être appliquées. Dans un premier temps, c'est l'impact de l'amplitude du signal d'entrée qui est étudié. La fréquence du signal d'entrée va être fixée à 2,5 GHz. A cette fréquence, il est possible d'observer le signal en sortie du driver composé du fondamental et de ces trois premières harmoniques impaires (f_0 , $3f_0$, $5f_0$ et $7f_0$). Il est important de mesurer plusieurs harmoniques pour pouvoir visualiser une forme d'onde « carrée ». La mesure est effectuée pour quatre amplitudes d'entrée différentes (200 mV, 300 mV, 500mV et 600 mV). Les résultats de mesure pour cette configuration sont illustrés sur la Figure III. 45.

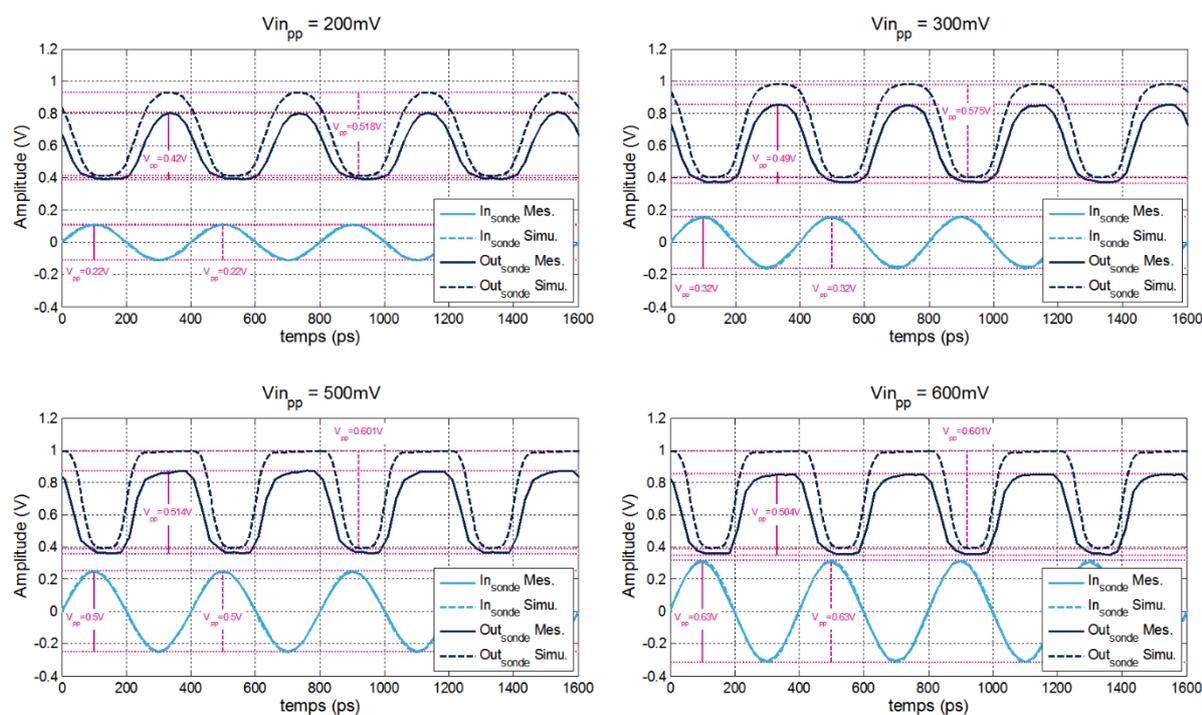


Figure III. 45 – Mesure temporelle de la seconde version du driver unitaire à 2,5 GHz pour différentes amplitudes du signal de commande.

Ces premiers résultats temporels permettent de valider le principe de fonctionnement du driver. En effet plus le signal d'entrée a une amplitude élevée et plus la forme d'onde du signal de sortie devient « carrée ». Ce phénomène s'explique par le comportement bloqué / « saturé » de l'étage de puissance. Plus le signal d'entrée aura une amplitude d'entrée élevée et plus les transistors de l'étage de sortie vont travailler dans leur zone bloquée / « saturée » (III-). Le signal va alors être écrêté plus tôt, ce qui va créer la forme d'onde « carrée » obtenue sur la sortie. Le cahier des charges impose qu'à partir d'une amplitude de 300 mV, ce phénomène soit observé. Cette remise en forme du signal de sortie commence à être observée sur le chronogramme « $V_{in_{pp}} = 300$ mV ». En revanche l'amplitude du signal de sortie n'est pas très élevée. Cela s'explique par le fait que le driver n'est pas alimenté sous sa tension nominale (3,5 V), mais aussi par le fait que l'oscilloscope ne présente pas une charge infinie sur ses entrées. Comme pour les mesures du premier circuit un courant est dévié dans la charge de l'oscilloscope, ce qui va impacter significativement l'amplitude de sortie. Ce phénomène a été rétro-simulé et est illustré sur la Figure III. 45. Une bonne concordance entre simulation et mesure est alors obtenue. Le modèle du driver unitaire utilisé en simulation prouve une fois de plus sa fidélité au comportement réel observé en mesure.

Le comportement en fréquence du driver va maintenant être étudié. L'objectif des prochaines mesures est d'observer l'évolution du signal en sortie du driver pour différentes

fréquences de fonctionnement. La bande passante de l'équipement de mesure étant plus faible que celle du circuit proposé, c'est cet équipement qui va limiter la mesure. C'est pour cette raison que la fréquence maximale sera fixée à 10 GHz. A cette fréquence, seul le fondamental peut être observé à l'oscilloscope. Plus la fréquence du signal d'entrée sera élevée et plus la forme d'onde du signal de sortie va ressembler à un signal sinusoïdal. C'est ce qui est observé sur la Figure III. 46.

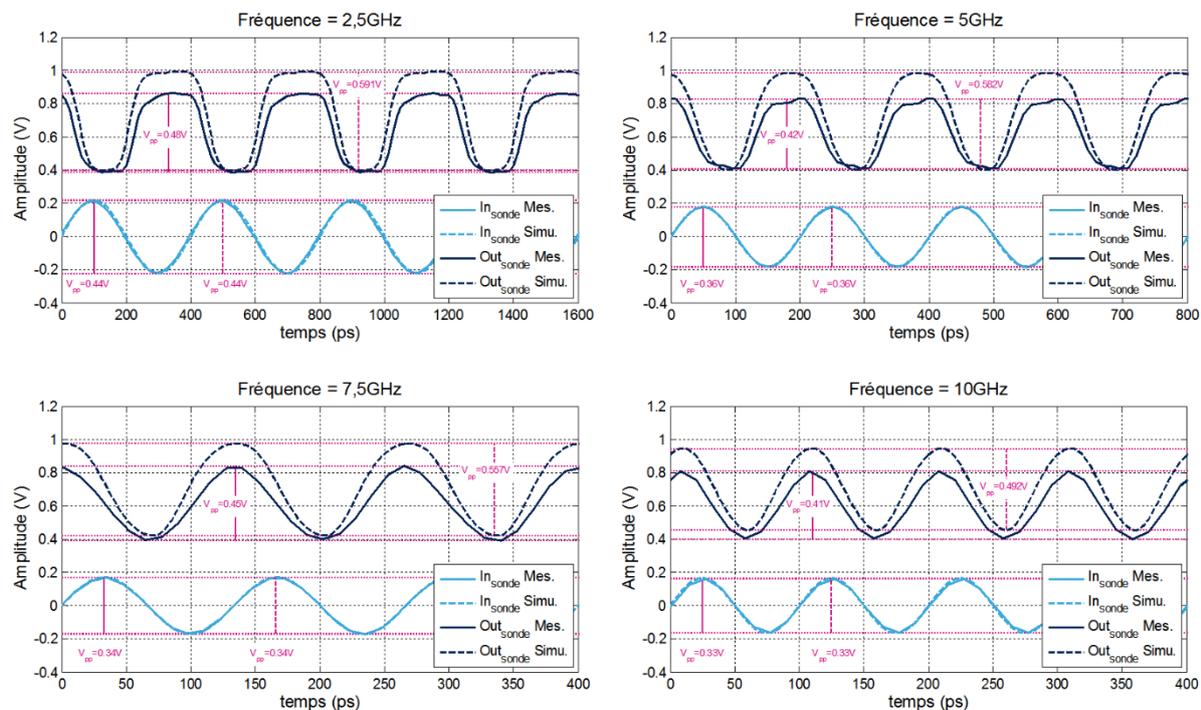


Figure III. 46 – Mesure temporelle de la seconde version du driver unitaire avec une amplitude de commande de 400 mV pour différentes fréquences du signal d'entrée.

Ces chronogrammes permettent de voir que le driver est capable de commuter à des fréquences élevées.

Pour tenter de mesurer le circuit sous une tension d'alimentation plus élevée, un banc de test pulsé a été mis en œuvre. Cette nouvelle phase de mesure utilise une station sous pointe thermorégulée avec des équipements permettant de commuter l'alimentation du circuit à grande vitesse [12]. Grâce à ce setup de mesure, il est possible de freiner l'échauffement du circuit pour pouvoir mesurer ses performances sous des conditions environnementales différentes. Le banc de mesure des paramètres S pulsés et la méthodologie de mesure sont présentés en **Annexe 2**. Dans un premier temps, ce banc de mesures a permis d'analyser le comportement DC du driver unitaire. L'objectif de ces mesures est de vérifier la consommation globale du circuit lorsque celui-ci est alimenté sous sa tension nominale. Les résultats obtenus sont présentés Figure III. 47.

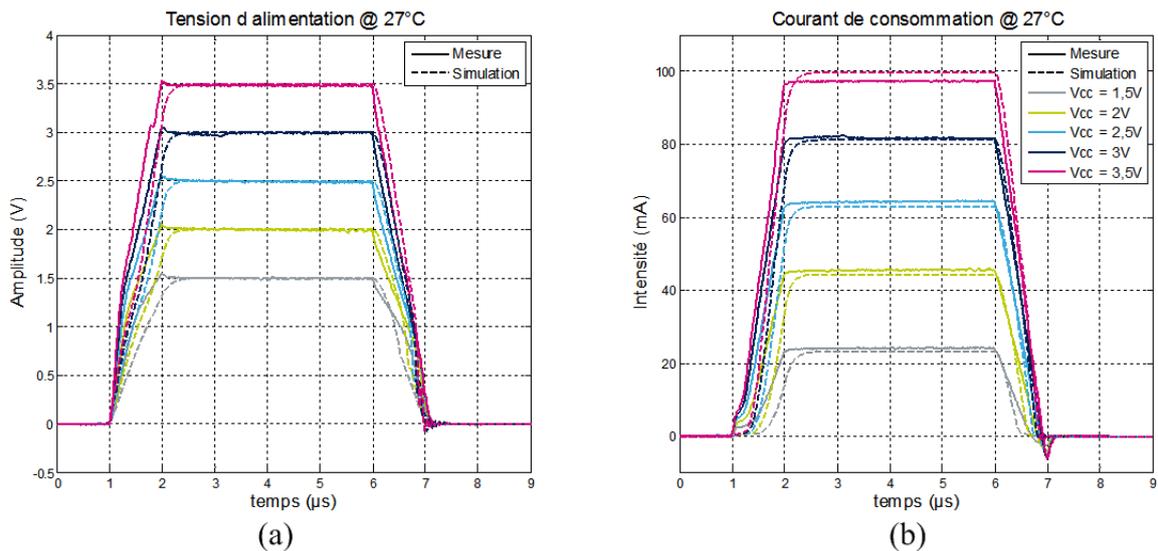


Figure III. 47 – (a) Chronogramme de l'impulsion en tension injectée sur l'alimentation ;
(b) Réponse en courant à une impulsion sur la tension d'alimentation.

Comme une seule impulsion est envoyée sur l'alimentation du circuit celui-ci n'a pas le temps de chauffer. La température du circuit complet lors des simulations a alors été réajustée à 27 °C (température ambiante). Dans cette configuration, simulation et mesure concordent parfaitement. Ce qui permet de valider définitivement les structures de polarisation mises en œuvre dans le driver unitaire. Une remarque peut aussi être faite concernant la consommation DC du driver. En effet lors des mesures avec une alimentation DC « classique » sous une tension de 2,2 V une consommation de 47 mA a été mesurée. Dans le cas où le circuit est soumis à une impulsion de 2,2 V une consommation de 52 mA est relevée. Cette différence s'explique par l'échauffement du circuit qui, dans le premier cas de mesure, a le temps de se produire alors que dans le second cas, où l'impulsion est bien plus petite que la constante thermique, cet échauffement n'a pas lieu. Les mesures pulsées des paramètres S ont été réalisées sous une tension de 2,4 V. Au-delà de cette tension, le circuit se détériore suite aux trains d'impulsions envoyés pour effectuer la mesure. Les paramètres S pulsés ont été mesurés pour trois températures différentes. Les résultats obtenus sont présentés Figure III. 48.

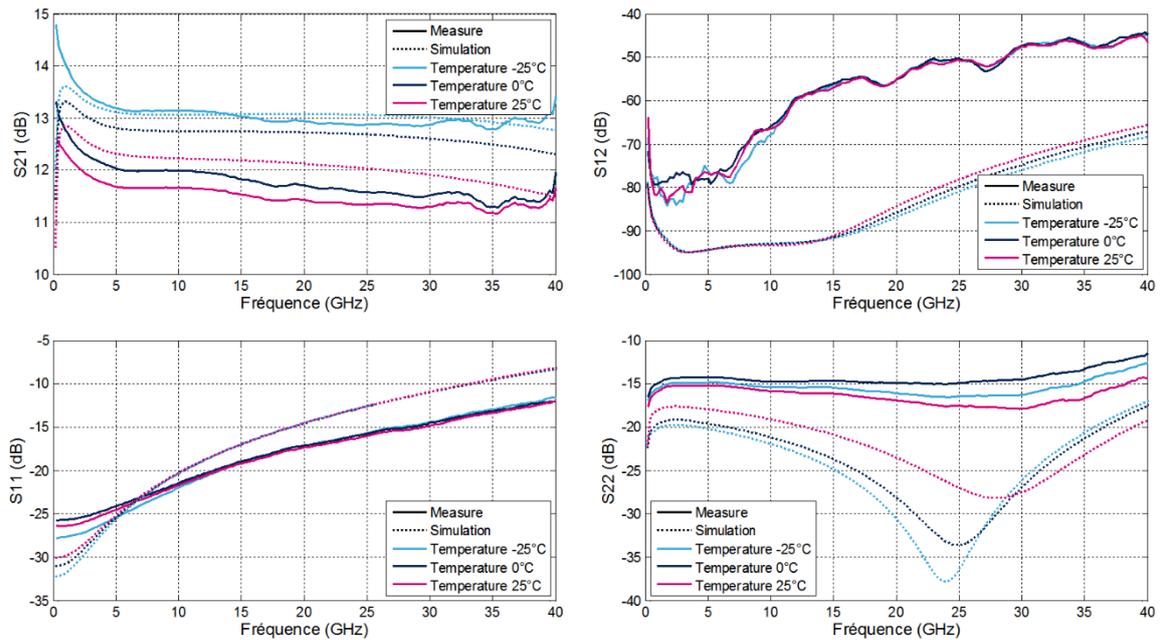


Figure III. 48 – Résultats de mesure pulsée et de simulation des paramètres S (2,4 V/60 mA) pour des variations de température ambiante.

Sur les courbes de la Figure III. 48, l'effet de la température ambiante sur le gain du circuit est clairement identifiable. Une perte de gain de 1,5 dB est obtenue entre $-25\text{ }^{\circ}\text{C}$ et $25\text{ }^{\circ}\text{C}$, cela correspond bien au phénomène présenté dans la partie II.3.c-. Ce driver unitaire propose donc un gain en puissance de 13 dB à $-25\text{ }^{\circ}\text{C}$. La bande passante des instruments de mesure étant limitée à 40 GHz, il n'a pas été possible d'atteindre la fréquence de coupure du circuit.

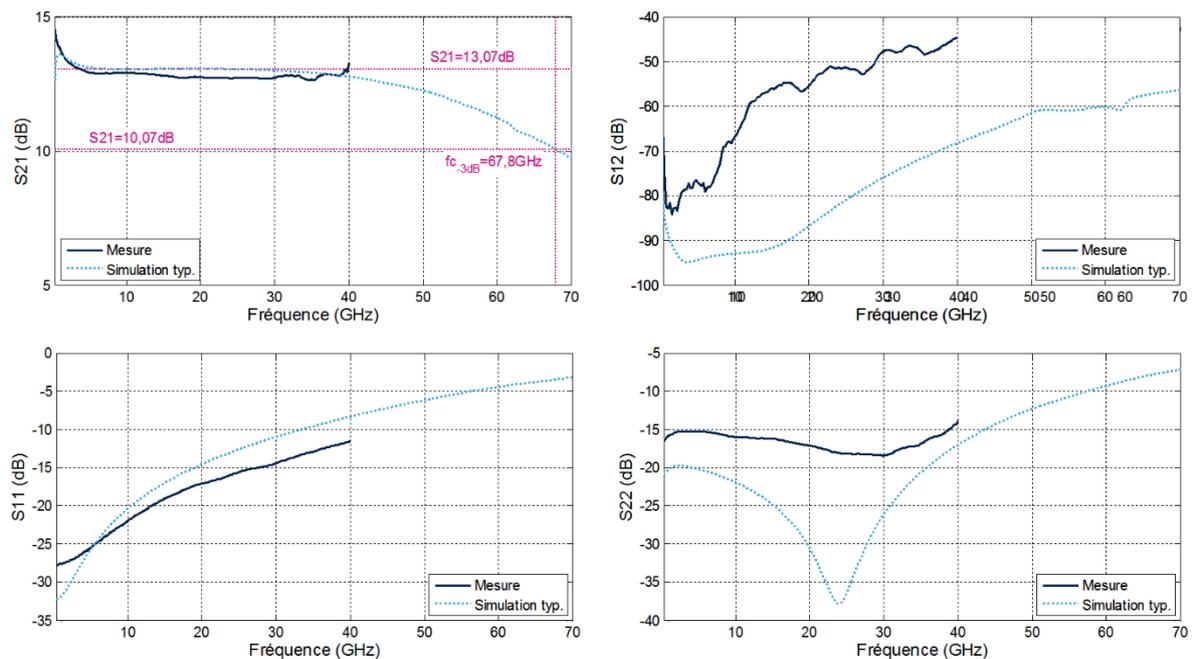


Figure III. 49 – Résultats de mesure et de simulation des paramètres S (2,4 V/60 mA @ $-25\text{ }^{\circ}\text{C}$).

Pour estimer la valeur de cette fréquence de coupure, une simulation plus large bande a été réalisée (Figure III. 49). Une fréquence de coupure à -3 dB de 67,8 GHz est obtenue. Celle-ci reste proche de celle mesurée lors des mesures « classiques » des paramètres S (Figure III. 43).

Afin de finaliser complètement la caractérisation de ce circuit « driver unitaire », deux derniers bancs de mesure ont été mis en œuvre. Ces bancs de test ont pu être réalisés au laboratoire IMS grâce à une collaboration avec l'équipementier Tektronix. Un soutien matériel et technique a été apporté pour ces mesures par ce fabricant. L'objectif de ces dernières mesures est d'observer le comportement du driver unitaire quand celui-ci est soumis à des signaux PRBS en entrée.

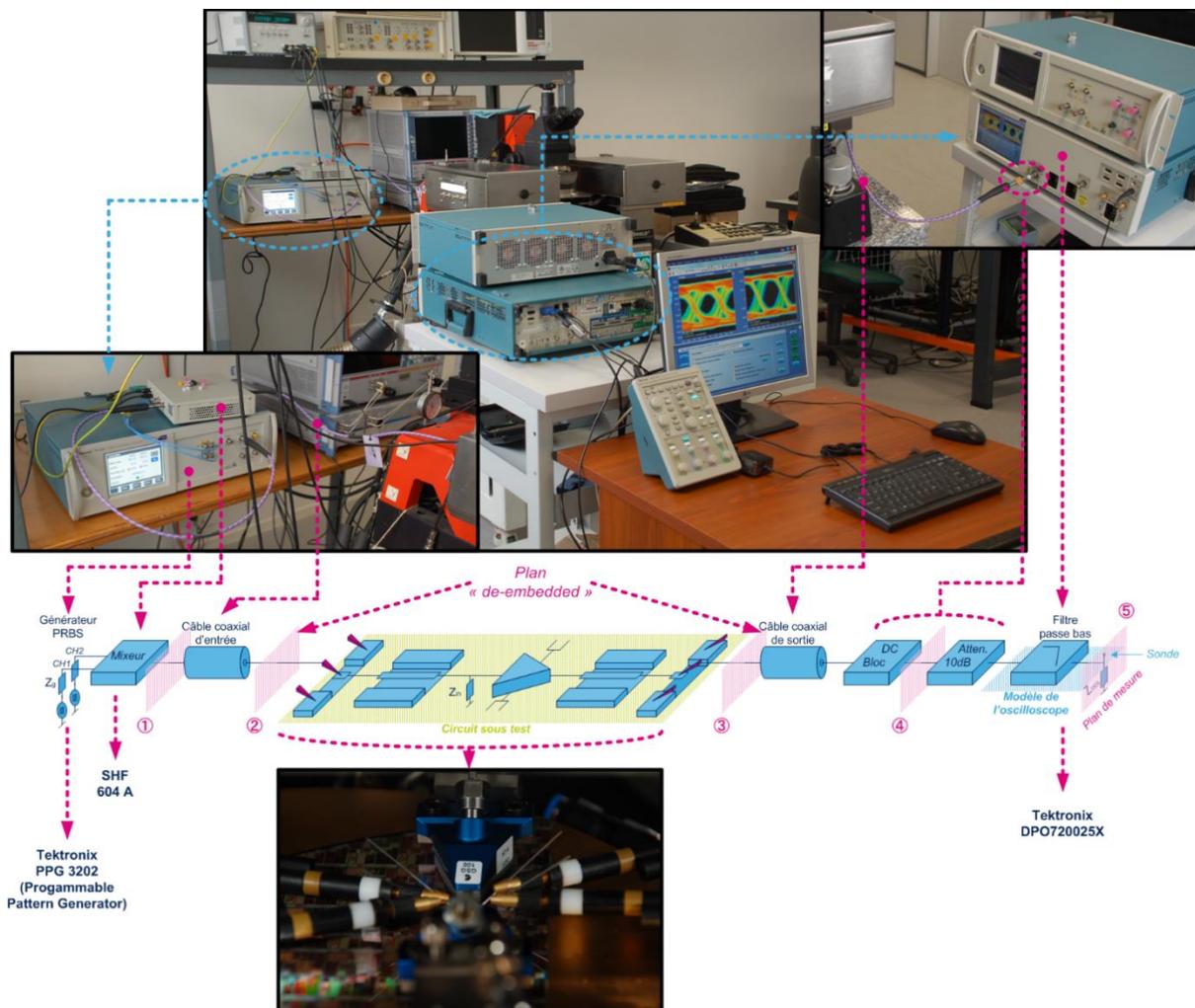


Figure III. 50 – Banc de mesure temporel : visualisation du diagramme de l'œil en sortie.

La Figure III. 50 présente le premier banc qui a permis d'effectuer des mesures pour des débits allant jusqu'à 64 Gbits/s. Ces mesures sont possibles grâce à l'utilisation d'un oscilloscope (DPO720025X) possédant une bande passante de 70 GHz temps réel. Concernant la génération du signal PRBS en entrée, un générateur 32 Gbits/s (PPG3202) est

utilisé. Pour atteindre des débits de données élevés, les deux voies de sortie du générateur vont être recombinaison grâce à un mixer (SHF604A). Cette recombinaison permet d'atteindre un débit maximum de 64 Gbits/s. La principale difficulté rencontrée sur ce banc de test provient des câbles et interconnexions qui permettent de connecter les équipements au DUT. En effet pour des débits aussi élevés, l'impact de ces éléments est très important. L'oscilloscope utilisé permet de compenser ces éléments si on lui donne les paramètres S pour chaque élément qui constitue la chaîne de sortie (pointe RF => câble coaxial => DC bloc => atténuateur 10 dB). Malheureusement, seuls les paramètres S du câble coaxial ont été disponibles lors des mesures. L'effet des pointes RF et des autres éléments de la chaîne n'a pu être compensé par l'oscilloscope à l'exception de l'atténuateur 10 dB, qui lui est directement compensé par l'oscilloscope. Les diagrammes de l'œil obtenus en mesure pour un débit de 40 Gbits/s dans les différents plans de mesure ①, ②, ③ et ⑤ (Figure III. 50) sont présentés Figure III. 51.

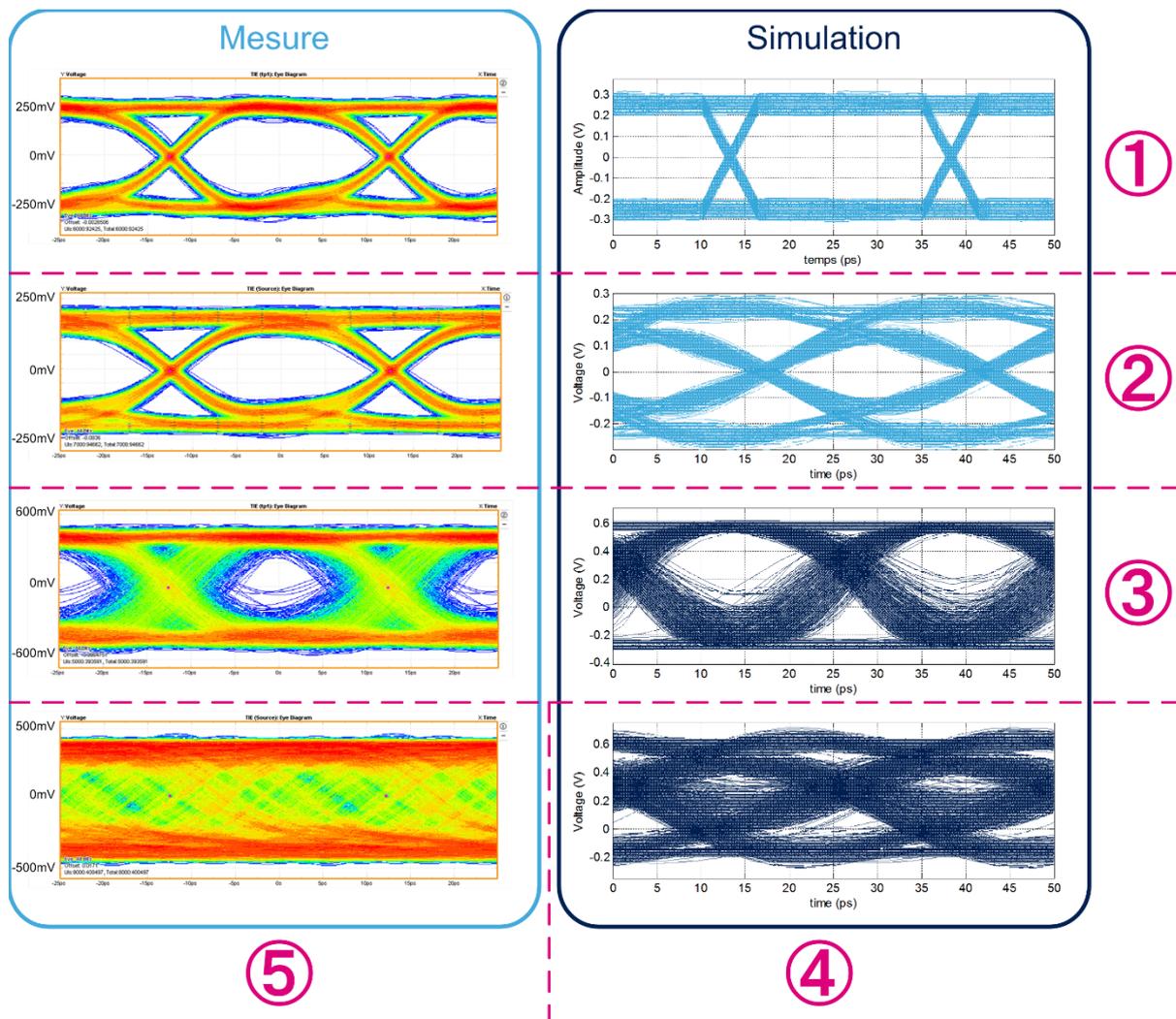


Figure III. 51 – Résultats de mesure (PRBS31) et de simulation (PRBS11) obtenus pour un débit de 40 Gbits/s.

Comme le montre la Figure III. 51, une très grande différence de résultat est obtenue entre le plan ③ et ⑤. Or, entre ces deux plans de mesure, seul le câble coaxial est compensé par l'oscilloscope. Cette différence sur la mesure du diagramme de l'œil permet de mettre en évidence l'effet très important des éléments d'interconnexion. Afin de pouvoir comparer la mesure avec la simulation, une simulation de ce banc de test a été réalisée. Pour ce faire, des modèles pour les câbles coaxiaux et les éléments d'interconnexion ont été définis. L'Annexe 3 présente la méthodologie utilisée pour réaliser ces modèles. Une fois tous ces modèles développés, les rétro-simulations du banc de mesure ont pu être faites. Celles obtenues pour un débit de 40 Gbits/s sont présentées sur la Figure III. 51. La différence obtenue entre simulation et mesure s'explique par les approximations faites lors du développement des modèles des interconnexions. Cependant, la concordance entre ces deux types de résultats reste très correcte. Une ouverture de 800 mV est obtenue en sortie du circuit, ce qui correspond bien à celle attendue sur une charge 50 Ω.

Afin d'observer le comportement du circuit quand celui-ci est soumis à différentes séquences PRBS pour différents débits, la Figure III. 52 présente l'évolution du facteur de qualité du diagramme de l'œil dans le plan de mesure ③.

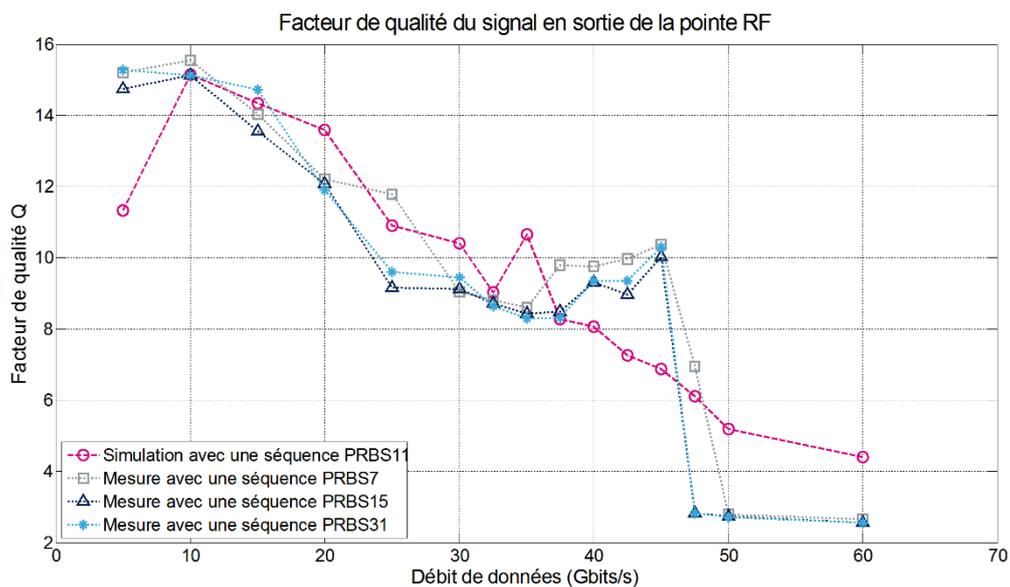


Figure III. 52 – Evolution du facteur de qualité mesuré et simulé pour différentes séquences PRBS.

L'évolution du facteur de qualité dans le plan ③ reste cohérente entre simulation et mesure. Cependant, au-delà d'un débit de 40 Gbits/s, le jitter (TJ) devient très important (> 26 ps) ce qui, à des débits supérieurs, provoque une désynchronisation des données par rapport à la « clock recovery ».

CHAPITRE III : Conception du driver unitaire pour la commande d'un segment de MPHV

Pour observer l'évolution du BER (Bit Error Rate) dans ce système, un dernier banc de test a été utilisé. Celui-ci aura un débit maximum de 32 Gbits/s, dû à la limitation du détecteur d'erreurs (PED3202). Ce nouveau setup est présenté sur la Figure III. 53.

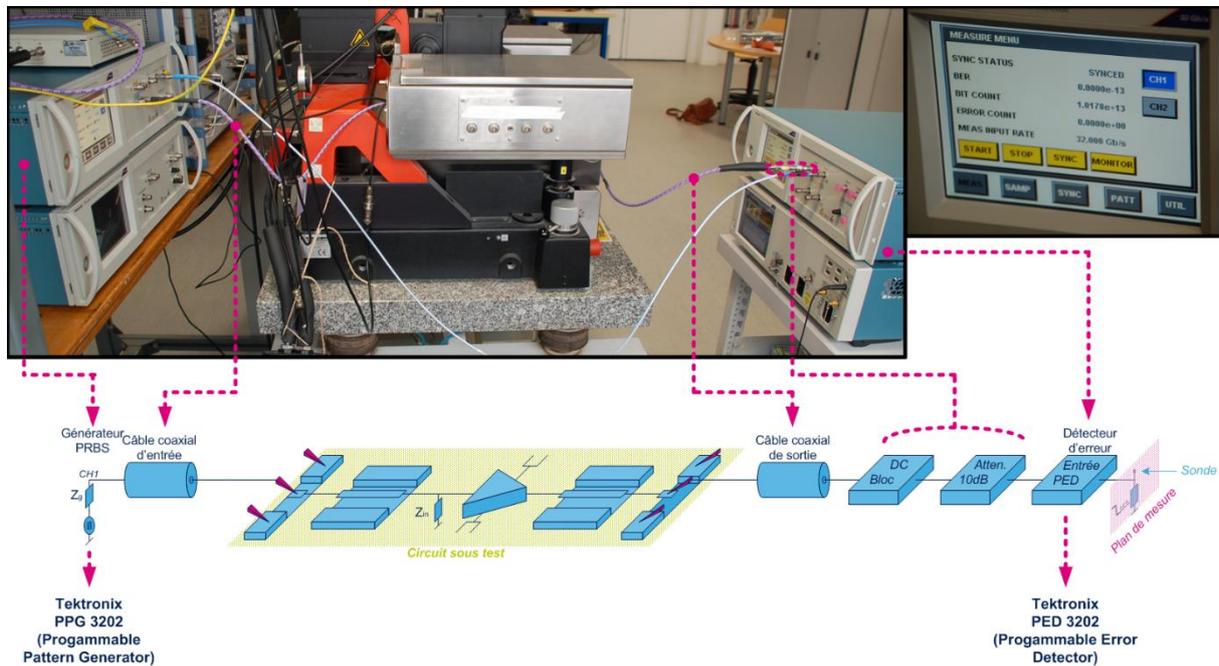


Figure III. 53 – Banc de mesure temporel : analyse du BER.

Il est important de noter que le BER qui va être analysé va être celui du banc de mesure en entier. En effet le PED ne permet pas de compenser les pertes des interconnexions. Les impacts des câbles et des pointes seront donc déterminants dans les résultats obtenus. Ceux-ci sont présentés dans le tableau Tableau III. 1.

Séquence	20 Gbits/s			32 Gbits/s		
	BIT COUNT	ERROR COUNT	BER	BIT COUNT	ERROR COUNT	BER
PRBS9	2,2055e+12	0	0	3,9855e+12	1	2,5091e-13
PRBS11	1,5101e+12	0	0	2,1678e+12	3,2777e+8	1,5120e-4
PRBS15	1,4765e+12	0	0	3,8786e+12	5,9026e+8	1,5218e-4
PRBS23	4,2815e+12	8,6213e+5	1,9676e-7	2,8590e+12	7,4501e+8	2,6058e-4
PRBS31	2,7336e+12	4,036e+4	1,4765e-8	2,8831e+12	5,9008e+8	2,0467e-4

Tableau III. 1 – Résultats de l'étude du BER.

Dû à l'impact des éléments d'interconnexion, une dégradation du BER est rapidement obtenue pour des séquences PRBS complexes et des débits de données élevés.

Afin de mieux se rendre compte des performances potentielles de ce driver, des rétro-simulations ont été effectuées. Les mesures ont montré que le modèle du driver utilisé en simulation est fidèle au comportement observé en mesure. La suite de cette étude va présenter

CHAPITRE III : Conception du driver unitaire pour la commande d'un segment de MPHV

des résultats simulés du driver unitaire dans les conditions d'utilisation dans le système électro-optique. Pour ce faire, seul le modèle du driver unitaire est utilisé (les différents plots et lignes d'accès sont retirés de la simulation). Il est chargé par une capacité C_{MPHV} modélisant le comportement d'un segment de MPHV de 250 μm de long. Quant au signal d'entrée, celui-ci est généré par un générateur PRBS d'impédance 50 Ω . Ce signal d'entrée a une amplitude crête à crête de 0,5 V. La polarisation du circuit reste inchangée par rapport à celle utilisée pour les mesures (2,2 V) afin de garder un comportement le plus fidèle possible à la réalité. La Figure III. 54 présente les résultats de simulation obtenus pour un débit de données de 100 Gbits/s.

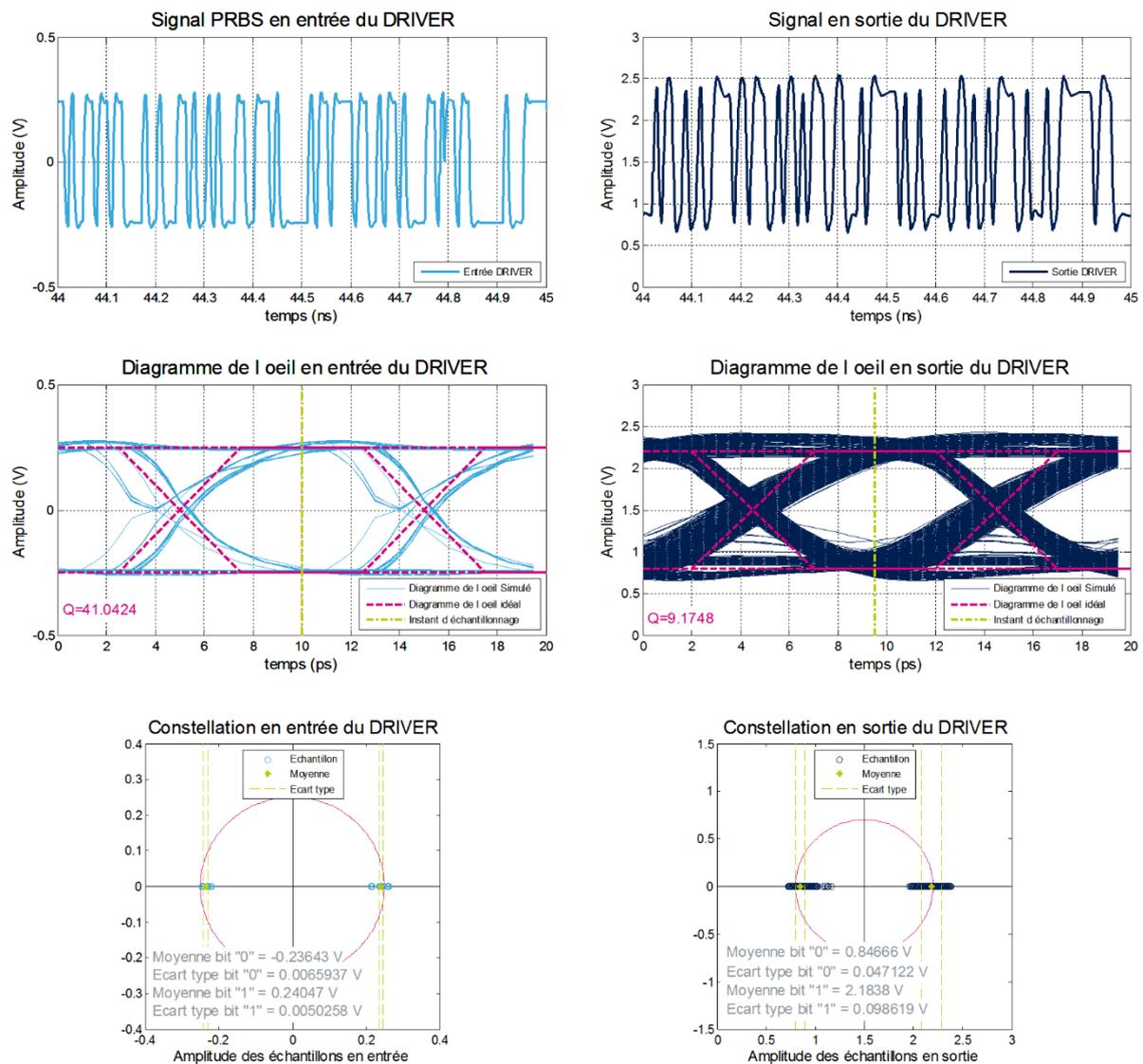


Figure III. 54 – Résultats de simulation du driver unitaire soumis à un signal PRBS11 100 Gbits/s et chargé par une capacité C_{MPHV} (@ 27 °C).

Grâce à ces simulations, il est possible de constater que la bande passante de ce nouveau driver est suffisante pour permettre une transmission à 100 Gbits/s. Le facteur de

qualité du diagramme de l'œil en sortie a été doublé par rapport à celui du premier circuit conçu. Cependant l'excursion de tension en sortie reste insuffisante (1,3 V).

IX- TROISIEME VERSION DU DRIVER UNITAIRE

Suite à la campagne de mesure de la version 2 du driver unitaire, un nouveau « layout » du driver unitaire est proposé (Figure III. 55). L'objectif est de corriger le problème de casse au niveau des vias de contact de la résistance de sortie de l'étage de puissance. Cette nouvelle version devrait permettre d'atteindre une tension nominale de 3,5 V.

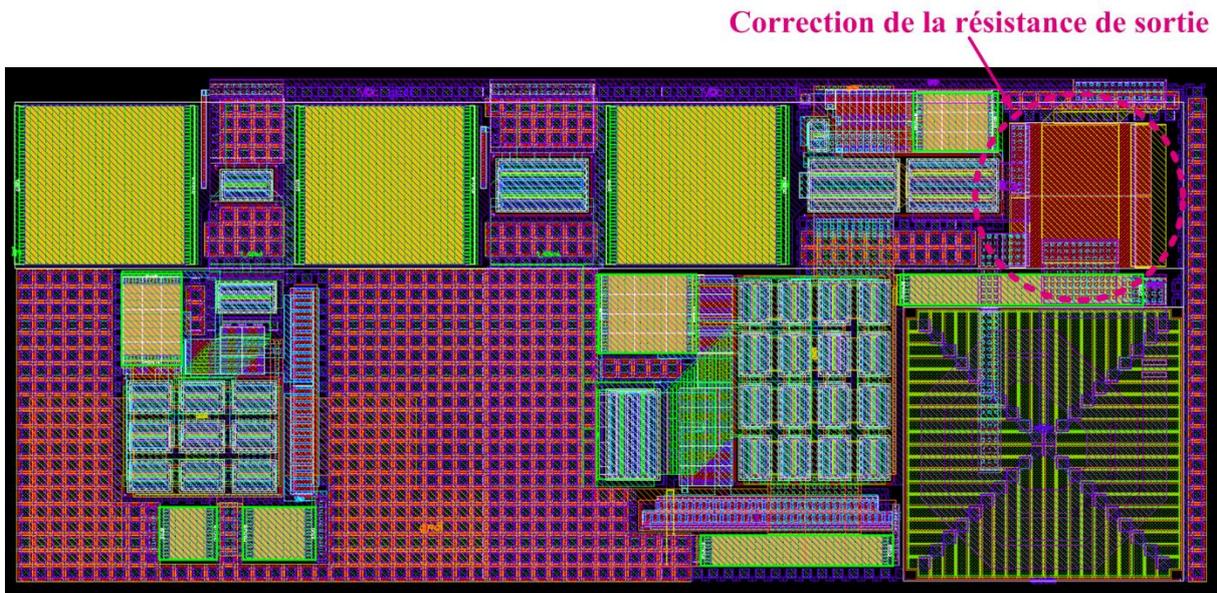


Figure III. 55– « Layout » corrigé du driver unitaire v3

Afin de pouvoir estimer les performances de ce nouveau design, une simulation « post-layout » a été réalisée. Cette simulation met en œuvre un générateur PRBS11 50 Ω 100 Gbits/s en entrée du driver. Le driver est chargé par une charge capacitive C_{MPHV} . Les résultats obtenus sont présentés sur la Figure III. 56.

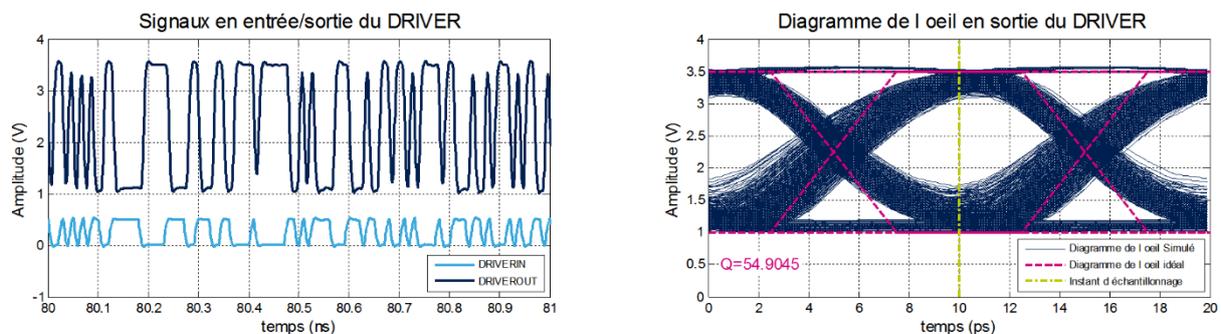


Figure III. 56 – Résultats de simulation du driver unitaire v3 soumis à un signal PRBS11 100 Gbits/s et chargé par une capacité C_{MPHV} (@ 27 °C).

Ces derniers résultats permettent de valider le fonctionnement du driver unitaire sous sa tension nominale de 3,5 V. Sous cette tension le driver offre une amplitude de sortie de 2,5 V pour une consommation totale de 280 mW. Une très bonne ouverture du diagramme de l'œil est obtenue sur charge capacitive avec un coefficient de qualité de 55.

X- CONCLUSION

Ce chapitre a présenté la conception d'un driver unitaire permettant de piloter un segment de MPHV. Une analyse complète a été faite sur ce circuit pour s'assurer que la structure proposée peut atteindre des débits de données très élevés. Deux circuits ont ainsi été réalisés et étudiés afin de s'assurer que la cellule élémentaire constituée d'un driver unitaire et d'un segment de MPHV puisse atteindre les performances visées. Un travail important a aussi été fait lors des mesures de ces circuits afin de proposer un modèle du driver unitaire le plus fidèle possible au comportement réel étudié. Les performances des différentes versions du driver unitaire sont récapitulées dans le Tableau III. 2 :

	Bande passante (GHz)	Amplitude crête à crête de sortie (V)		Consommation (mW)	Aire de la partie active (mm ²)
		50 Ω	C _{MPHV}		
Version 1	42,5	1,1	2*	125	0,028
Version 2	66,5	0,8	1,3*	103	0,0076
Version 3	65*	-	2,5*	280*	0,0076

Tableau III. 2 – Bilan des performances des circuits « driver unitaire » (*simulation).

Le prochain chapitre va s'attacher à présenter la conception du driver de modulateur optique complet. Celui-ci sera basé sur la mise en œuvre de drivers unitaires (version n°3).

REFERENCES

- [1] P. Chevalier, G. Avenier, G. Ribes, A. Montagné, E. Canderle, D. Céli, N. Derrier, C. Deglise, C. Durand, T. Quéméraires, M. Buczko, D. Gloria, O. Robin, S. Petitdidier, Y. Campidelli, F. Abbate, M. Gros-Jean, L. Berthier, J. D. Chapon, F. Leverd, C. Jenny, C. Richard, O. Gourhant, C. De-Buttet, R. Beneyton, P. Maury, S. Joblot, L. Favennec, M. Guillermet, P. Brun, K. Courouble, K. Haxaire, G. Imbert, E. Gourvest, J. Cossalter, O. Saxod, C. Tavernier, F. Foussadier, B. Ramadout, R. Bianchini, C. Julien, D. Ney, J. Rosa, S. Haendler, Y. Carminati, and B. Borot, "A 55 nm triple gate oxide 9 metal layers SiGe BiCMOS technology featuring 320 GHz fT / 370 GHz fMAX HBT and high-Q millimeter-wave passives," in *2014 IEEE International Electron Devices Meeting*, 2014, p. 3.9.1-3.9.3.
- [2] P. Chevalier, T. Lacave, E. Canderle, A. Pottrain, Y. Carminati, J. Rosa, F. Pourchon, N. Derrier, G. Avenier, A. Montagné, A. Balteanu, E. Dacquay, I. Sarkas, D. Céli, D. Gloria, C. Gaquière, S. P. Voinigescu, and A. Chantre, "Scaling of SiGe BiCMOS Technologies for Applications above 100 GHz," in *2012 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS)*, 2012, pp. 1–4.
- [3] J. D. Cressler and G. Niu, *Silicon-germanium Heterojunction Bipolar Transistors*. Artech House, 2002.
- [4] S. Pornpromlikit, J. Jeong, C. D. Presti, A. Scuderi, and P. M. Asbeck, "A Watt-Level Stacked-FET Linear Power Amplifier in Silicon-on-Insulator CMOS," *IEEE Trans. Microw. Theory Tech.*, vol. 58, no. 1, pp. 57–64, Jan. 2010.
- [5] E. Kerherve, N. Demirel, A. Ghiotto, A. Larie, N. Deltimple, J. M. Pham, Y. Mancuso, and P. Garrec, "A Broadband 4.5-15.5-GHz SiGe Power Amplifier With 25.5-dBm Peak Saturated Output Power and 28.7% Maximum PAE," *IEEE Trans. Microw. Theory Tech.*, vol. 63, no. 5, pp. 1621–1632, May 2015.
- [6] L. J. Giacoletto, "Diode and transistor equivalent circuits for transient operation," *IEEE J. Solid-State Circuits*, vol. 4, no. 2, pp. 80–83, Apr. 1969.
- [7] G. Palumbo, "Design of the Wilson and improved Wilson MOS current mirrors reach the best settling time," in *Proceedings of IEEE International Symposium on Circuits and Systems - ISCAS '94*, 1994, vol. 5, pp. 413–416 vol.5.

- [8] J. Prades, A. Ghiotto, D. Pache, and E. Kerhervé, "High speed phase modulator driver unit in 55 nm SiGe BiCMOS for a single-channel 100 Gb/s NRZ silicon photonic modulator," in *Microwave Conference (EuMC), 2015 European*, 2015, pp. 1192–1195.
- [9] J. Prades, E. Kerhervé, A. Ghiotto, and D. Pache, "0.3-42.5 GHz Wideband Common Emitter Amplifier Driver Unit in 55 nm SiGe BiCMOS for 60 Gb/s Silicon Photonic Mach-Zehnder Modulator," presented at the NEWCAS2016, Vancouver, 2016.
- [10] W. Freude, R. Schmogrow, B. Nebendahl, M. Winter, A. Josten, D. Hillerkuss, S. Koenig, J. Meyer, M. Dreschmann, M. Huebner, C. Koos, J. Becker, and J. Leuthold, "Quality metrics for optical signals: Eye diagram, Q-factor, OSNR, EVM and BER," in *2012 14th International Conference on Transparent Optical Networks (ICTON)*, 2012, pp. 1–4.
- [11] R. J. Baker, *CMOS: Circuit Design, Layout, and Simulation*. John Wiley & Sons, 2011.
- [12] M. Weiß, S. Fregonese, M. Santorelli, A. K. Sahoo, C. Maneux, and T. Zimmer, "80ns/45GHz Pulsed measurement system for DC and RF characterization of high speed microwave devices," *Solid-State Electron.*, vol. 84, pp. 74–82, Jun. 2013.

CHAPITRE IV :

Le modulateur électro-optique MZ

Table des matières

I- CONCEPTION DE LA STRUCTURE DRIVER COMPLETE	162
I.1- Les lignes de propagation	164
I.1.a- Ligne de propagation à six sorties ($\Delta t = 5,5$ ps).....	166
I.1.b- Ligne $\Delta t = 33$ ps	171
I.2- Le pré-driver.....	173
I.3- Circuit de polarisation des PinPMs	177
I.4- Le système électrique complet.....	178
II- RESULTATS DE SIMULATION DU SYSTEME ELECTRO-OPTIQUE COMPLET	180
III- CONCLUSION	187

Pour piloter le modulateur optique présenté dans le **chapitre II**, vingt-quatre drivers unitaires (**Chapitre III**) vont devoir être implémentés. Cette conception du driver complet est présentée dans un premier temps dans ce chapitre. Une seconde partie présentera les performances du modulateur électro-optique complet obtenues en simulation. Cette étude se conclut par un bilan des performances pour une transmission à 100 Gbits/s et sur l'envoi en fonderie du prototype conçu.

I- CONCEPTION DE LA STRUCTURE DRIVER COMPLETE

Pour concevoir le driver complet, il va être possible de considérer le système d'un point de vue différentiel. Chacune des paires de segments de MPHV, qui constituent le modulateur optique, doit être commandée de façon différentielle (en opposition de phase). Il va donc être possible d'appairer les drivers unitaires pour obtenir un ensemble de douze paires de drivers unitaires. Une vue d'ensemble de tout le système est présentée Figure IV. 1. La structure driver complète est composée de douze paires de drivers unitaires nommées « Driver », de deux lignes différentielles à six sorties avec un retard de 5,5 ps entre elles, deux pré-drivers, une ligne à deux sorties avec un retard de 33 ps et enfin d'un étage polarisation pour les PinPMs.

Pour simplifier l'étude de cette structure complexe, seule la moitié de celle-ci va être étudiée dans un premier temps. En effet, la topologie proposée sur la Figure IV. 1 est basée sur deux sous structures identiques. Cette demi-structure est composée d'un pré-driver, d'une ligne à six sorties avec un retard de 5,5 ps entre elles et de six paires de driver unitaire. Le choix de diviser en deux la structure permet de relâcher les contraintes sur la conception de la ligne de propagation. Comme expliqué dans le chapitre précédent, les douze paires de segments de MPHV doivent être commandées les unes après les autres avec un délai de 5,5 ps entre elles. Pour réaliser cette distribution de la commande, une ligne de propagation doit être conçue pour interconnecter les douze drivers. Les pertes dans onze lignes en série étant trop importantes, il n'est pas possible de transmettre le signal de commande correctement jusqu'au dernier driver. De plus l'impédance d'entrée des drivers étant complexe, cela va rajouter des pertes et du retard tout au long de la ligne de propagation. Il a donc été décidé de diviser la structure en deux, avec deux pré-drivers pour piloter chacun six drivers interconnectés par une ligne de propagation à six sorties ($\Delta t = 5,5$ ps).

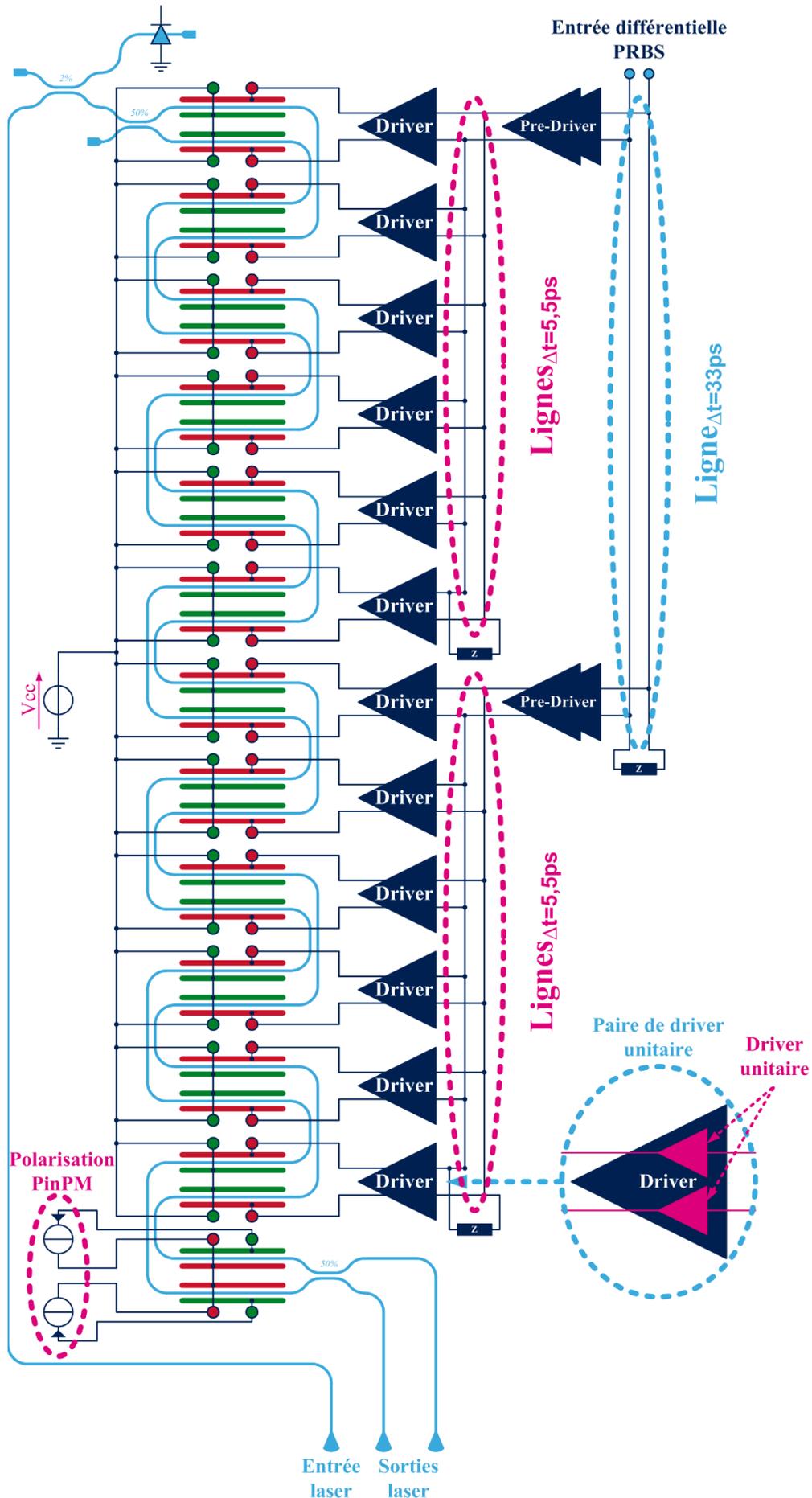


Figure IV. 1 – Schéma global du modulateur électro-optique.

Afin d'associer ces deux demi-structures ensemble, tout en gardant un délai de propagation de 5,5 ps entre chaque « Driver », une ligne de propagation interconnectant les pré-drivers va être implémentée. Cette ligne doit avoir un délai de 33 ps (6 x 5,5 ps) entre ces deux sorties. Elle devra aussi avoir une impédance caractéristique de 50 Ω pour pouvoir être connectée sur un générateur PRBS 50 Ω. On remarque que les lignes avec un délai Δt de 5,5 ps n'ont pas nécessairement besoin d'être normalisées à 50 Ω. Les pré-drivers seront développés pour proposer une impédance d'entrée différente de celle de sortie afin de s'adapter parfaitement aux lignes de propagation d'entrée et de sortie.

Dans la suite de cette section, tous ces différents éléments vont être présentés et étudiés.

1.1- Les lignes de propagation

La conception de ces lignes de propagation est une phase clef pour assurer le bon fonctionnement du modulateur électro-optique. Si les deux ondes optique et électrique ne se propagent pas à la même vitesse dans le système, alors le signal optique en sortie du modulateur sera difficilement interprétable. Le système de commande électrique pouvant être étudié de façon différentielle, des guides d'ondes différentiels sont utilisés pour réaliser les interconnexions. Ces lignes sont de type coplanaire avec plan de référence (CPWG). Un exemple de ligne différentielle CPWG est présenté sur la Figure IV. 2 (a).

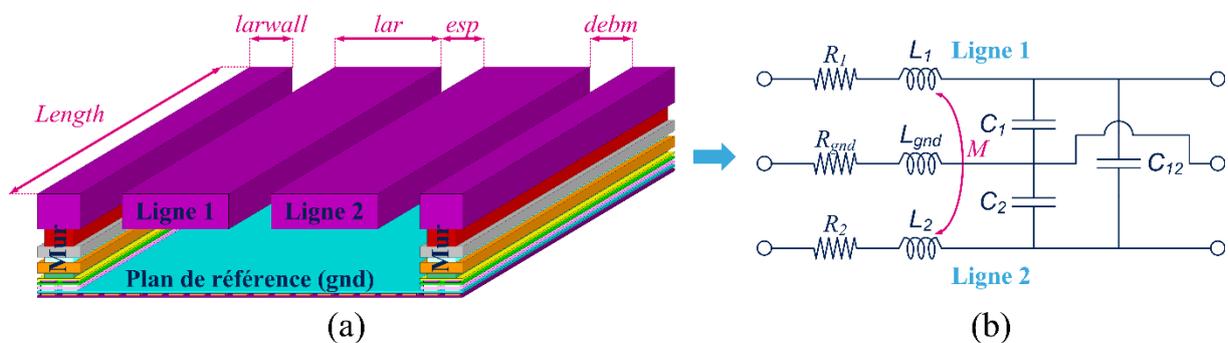


Figure IV. 2 – (a) Vue 3D d'une ligne différentielle CPWG réalisée sur le Backend B55 ;
(b) Modèle électrique discret d'une ligne différentielle.

L'objectif va être de les dimensionner de telle sorte que celles-ci aient un délai bien défini. Pour ce faire, il est possible d'exprimer le délai t_d en fonction des paramètres du schéma équivalent donné Figure IV. 2 (b). L'équation de ce délai est donnée ci-après pour une longueur de ligne donnée ($Length$) [1] :

$$t_d = \sqrt{(L_1 + L_2) * (1 - k) * \left(C_{12} + \frac{C_1 * C_2}{C_1 + C_2} \right)} \quad (IV- 1)$$

L_1 est l'inductance de la ligne 1,

L_2 est l'inductance de la ligne 2,

CHAPITRE IV : Le modulateur électro-optique MZ

C_1 est la capacité entre la ligne 1 et le plan de référence,

C_2 est la capacité entre la ligne 2 et le plan de référence,

C_{12} est la capacité entre la ligne 1 et la ligne 2,

k est le coefficient de couplage qui s'exprime comme suit :

$$k = \frac{M}{\sqrt{(L_1 * L_2)}} \quad (IV- 2)$$

M est la mutuelle inductance entre la ligne 1 et la ligne 2.

La conception de ces lignes de propagation a été effectuée avec l'outil « Self ». Cet outil permet de proposer un modèle discret des lignes de transmission. Dans la littérature, il existe plusieurs équations empiriques complexes permettant de calculer l'impédance caractéristique d'une ligne à partir de sa géométrie. Le modèle RLC proposé Figure IV. 3 tient compte des paramètres géométriques de la ligne (en mètre).

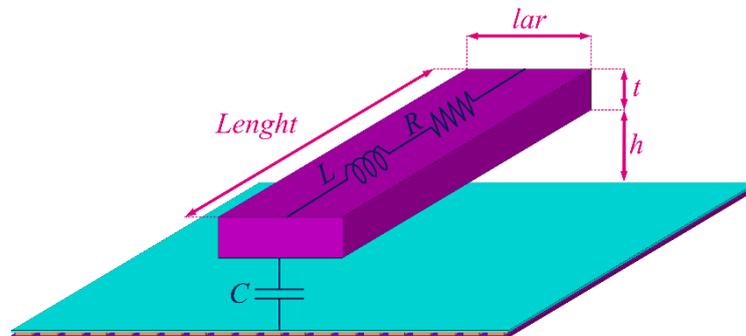


Figure IV. 3 – Modèle RLC d'une ligne de transmission.

Calcul de la résistance série R :

L'équation (IV- 3) permet de calculer la résistance série R à partir des paramètres géométriques d'une ligne de transmission.

$$R = \rho * \frac{Lenght}{S} \quad (IV- 3)$$

S est la section de la ligne ($t * lar$) en m^2 .

$\sigma = \frac{1}{\rho}$ est la conductivité du matériau en S/m.

Cette équation de la résistance série est vraie pour les basses fréquences. Dans le cas des hautes fréquences, l'effet de peau doit être considéré. A ces fréquences, les charges tendent à s'accumuler sur la partie externe des conducteurs. La surface de la couche conductrice devient alors :

$$S = 2 * ep * (t + lar - 2 * ep) \quad (IV- 4)$$

ep est l'épaisseur de la couche conductrice du matériau en mètre :

$$ep = \sqrt{\frac{\rho}{\pi * \mu_0 * \mu_r * f}} \quad (IV- 5)$$

μ_0 est la perméabilité magnétique du vide $4\pi.10^{-7}$ H/m,

μ_r est la perméabilité magnétique relative du matériau.

C'est principalement cette résistance qui va conditionner les pertes d'insertion dans une ligne de transmission.

Calcul de l'inductance linéique :

F. W. Grover propose un récapitulatif de formules et de tableaux pour le calcul de l'inductance linéique dans la référence [2]. L'inductance par unité de longueur d'une ligne de section transversale rectangulaire ($l = \lambda/20$) est donnée par la formule suivante :

$$L = \frac{\mu_0}{2*\pi} * \left[\ln\left(\frac{2*Length}{lar+t}\right) + \frac{1}{2} + \frac{lar+t}{3*Length} \right] * K_g \quad (IV- 6)$$

Pour prendre en compte le plan de masse ($lar/h > 0,05$ sinon $K_g = 1$) il faut tenir compte du coefficient K_g :

$$K_g = 0,57 - 0,145 * \log\left(\frac{lar}{h}\right) \quad (IV- 7)$$

Calcul de la capacité linéique :

Une formule assez simple pour le calcul de capacité est donnée par T. Sakurai dans la référence [3]. Celle-ci est exprimée ci-dessous :

$$C = \varepsilon_0 * \varepsilon_r * \left[1,15 * \frac{lar}{h} + 2,8 * \left(\frac{t}{h}\right)^{0,222} \right] \quad (IV- 8)$$

ε_0 est la permittivité du vide : $8,86.10^{-12}$ F/m.

D'autres travaux de recherche ont été menés pour proposer des équations plus précises sur l'étude de ces paramètres. Ceux-ci ont été proposés par Clemm [4] et Hammer [5] et sont orientés sur l'étude des lignes micro-ruban.

Grâce à cette modélisation discrète des lignes de transmission, il a été possible de définir une géométrie pour les lignes de propagation implémentées dans le système électro-optique. Dans la suite de cette section, les deux designs de ces lignes vont être présentés.

I.1.a- Ligne de propagation à six sorties ($\Delta t = 5,5$ ps)

Le rôle de cette première ligne va être de distribuer le signal de commande issu du pré-driver à six drivers. Ces six drivers devront être commandés avec un délai de 5,5 ps entre eux. Une vue en coupe de cette ligne est donnée Figure IV. 4.

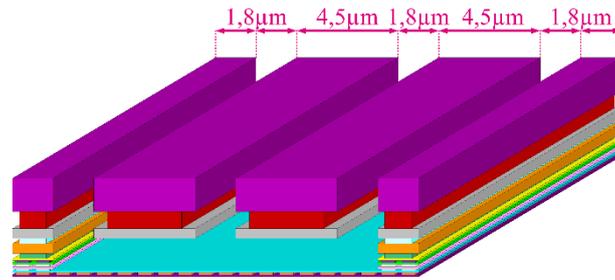


Figure IV. 4 – Vue en coupe de la ligne de propagation $\Delta t = 5,5$ ps.

Cette ligne RF a été définie sur les niveaux de métallisation M8 et M7 pour avoir une résistance série faible. Cela permet d’optimiser les pertes ohmiques dans la ligne comme vue précédemment. L’impédance caractéristique de cette ligne est de 25Ω . Cette impédance a été définie selon deux critères principaux : la propagation des ondes électriques dans la ligne et la facilité pour la piloter. En effet plus l’impédance caractéristique sera faible, plus le pré-driver devra être puissant (en termes de courant) pour maintenir une tension fixe à sa sortie. Mais plus cette impédance sera faible et plus le transfert en tension entre le pré-driver et le driver sera efficace. Enfin le plan de référence de cette ligne est défini sur les niveaux M1 et M2. La géométrie complète de la ligne conçue est donnée Figure IV. 5.

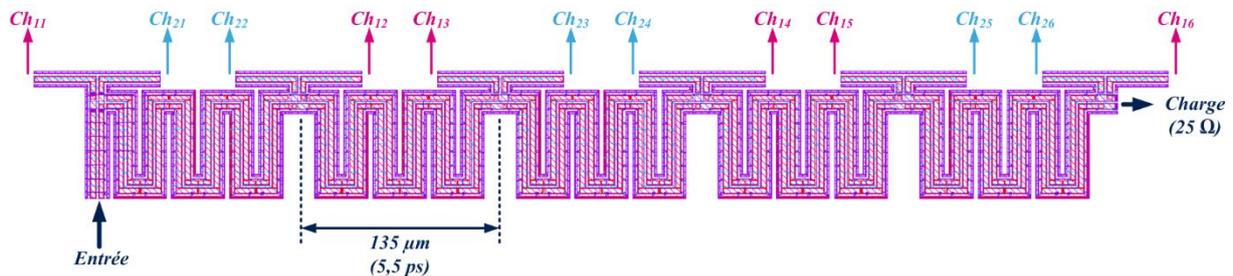


Figure IV. 5 – Géométrie complète de la ligne de propagation à six sorties ($\Delta t = 5,5$ ps).

Cette ligne doit être commandée en entrée avec un signal différentiel d’amplitude crête à crête de 1 V. Cette tension sera délivrée par le pré-driver. Ce guide d’onde est constitué de douze sorties « single » nommées Ch_{ij} . Chacune de ces sorties va être connectée à un driver unitaire j . D’un point de vue différentiel, cette ligne va être ponctuellement chargée par les drivers. Cela va générer des déséquilibres d’impédance sur la ligne. Idéalement les impédances d’entrée des drivers devraient être infinies pour ne pas perturber la ligne. Or, bien que celles-ci soient grandes, elles vont toutefois impacter le comportement de ce guide d’onde. Les drivers ne viennent prélever qu’une information de tension sur la ligne. Il est donc nécessaire d’ajouter une charge en bout de ligne pour absorber l’onde électrique émise par le pré-driver. Si cette impédance n’est pas présente, alors l’onde, une fois arrivée en bout de ligne, va être réfléchiée et va créer des interférences constructives et destructives tout au long de la ligne. Ces interférences pourront dégrader l’intégrité du signal de commande des

CHAPITRE IV : Le modulateur électro-optique MZ

drivers. Pour que cette réflexion soit la plus faible possible, la charge devra être égale à l'impédance caractéristique de la ligne. Pour ajuster le délai entre chaque driver, une structure en méandre a été adoptée pour la ligne différentielle (Figure IV. 5). Le modèle de cette ligne complexe a été généré avec l'outil « Self », les résultats de simulation obtenus sont présentés Figure IV. 6. Le générateur appliqué en entrée de la ligne est un générateur PRBS11 25Ω avec un débit de 100 Gbits/s et une amplitude crête à crête de 1 V.

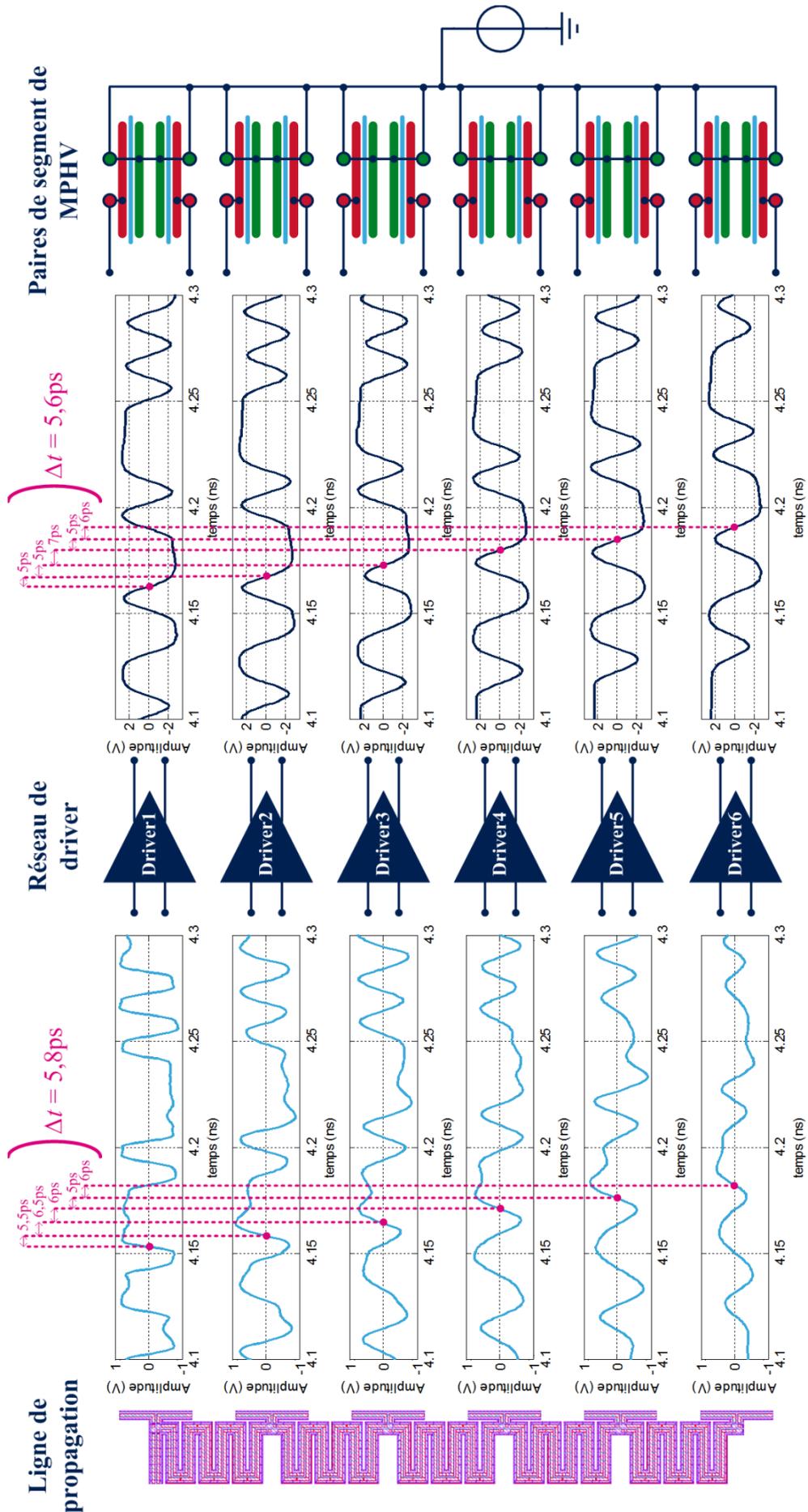


Figure IV. 6 – Résultats de simulation de la ligne de propagation à six sorties ($\Delta t = 5,5\text{ ps}$).

Sur cette figure, plusieurs phénomènes peuvent être observés. Le plus visible de ces phénomènes est l'impact des pertes d'insertion de la ligne sur le signal de commande des drivers. En effet plus le signal se propage dans la ligne et plus celui-ci est atténué en amplitude. C'est cette constatation qui a motivé le choix de commander en deux fois les douze drivers différentiels du système électro-optique complet. Une déformation de la forme du signal est aussi visible sur ces chronogrammes. Cette déformation est due à la réflexion partielle de l'onde en bout de ligne. C'est d'ailleurs la raison pour laquelle celle-ci est plus visible sur les dernières sorties de la ligne. La réflexion est elle aussi absorbée par les pertes d'insertion au fur et à mesure de sa progression dans la ligne. Enfin, le délai mesuré sur un échantillon du signal est en moyenne égal à 5,8 ps, ce qui est légèrement supérieur à l'objectif visé. Malgré tout, ce délai reste tout à fait acceptable dans les tolérances du système (**Chapitre II – II.5.b**).

Pour finir sur ces résultats, il est possible d'observer l'amplification des signaux en sortie réalisée par les drivers ($V_{pp} = 5 \text{ V}$) tout en faisant une remise en forme des signaux (commutation des drivers unitaires). Les différents coefficients de qualité des diagrammes de l'œil d'entrée et de sortie de chaque driver sont représentés sur la Figure IV. 7.

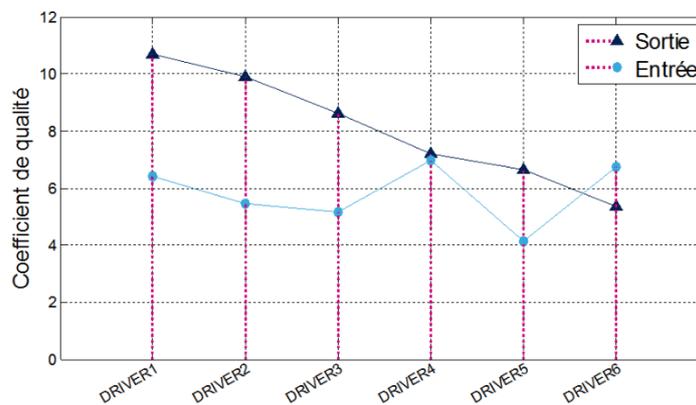


Figure IV. 7 – Représentation de l'évolution des coefficients de qualité des diagrammes de l'œil sur la ligne de propagation $\Delta t = 5,5 \text{ ps}$ avec une PRBS11 100 Gbits/s.

Ce dernier graphique permet de constater que comme attendu, le coefficient de qualité en sortie des drivers décroît au fur et à mesure que l'onde progresse dans la ligne. Cela s'explique principalement par le fait que l'amplitude du signal d'entrée décroît en même temps que l'onde progresse dans la ligne (pertes d'insertion et dispersion de la ligne). C'est en raison de ce phénomène qu'il n'a pas été possible de piloter les douze drivers sur une même ligne de propagation.

Une étude similaire va être maintenant présentée pour dimensionner la seconde ligne de propagation avec un délai Δt de 33 ps.

I.1.b- Ligne $\Delta t = 33$ ps

Pour cette ligne de propagation, son impédance caractéristique est imposée par le générateur de signaux PRBS qui sera utilisé pour effectuer la mesure. Celle-ci est donc normalisée à 50Ω comme tous les équipements de mesure qui seront utilisés. Une vue en coupe de cette ligne est proposée Figure IV. 8 (conservation de l'échelle avec la Figure IV. 4).

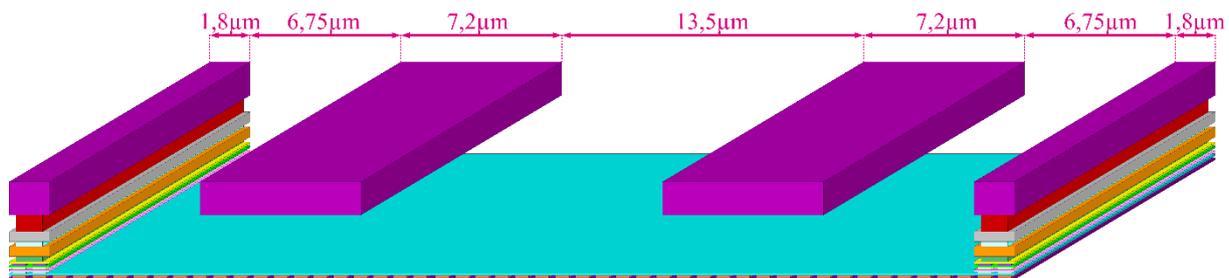


Figure IV. 8 – Vue en coupe de la ligne de propagation $\Delta t = 33$ ps.

Sur cette structure, les lignes RF ont été définies seulement sur le niveau de métallisation M8. Le plan de référence est toujours sur les niveaux de métallisation M1 et M2. Comme pour la précédente ligne de transmission, celle-ci met en œuvre une structure en méandre pour ajuster le délai entre ses deux sorties (Figure IV. 9), tout en permettant d'avoir une ligne compacte.

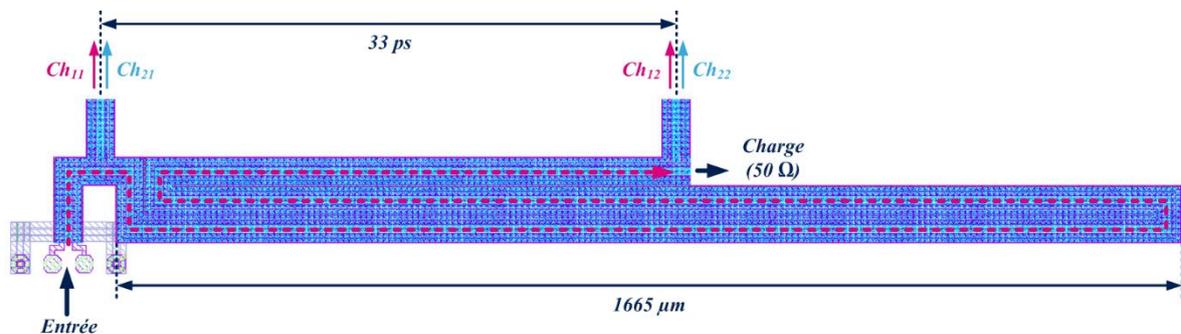


Figure IV. 9 – Géométrie complète de la ligne de propagation $\Delta t = 33$ ps.

Une charge 50Ω est ajoutée en bout de ligne pour absorber l'onde électrique une fois que celle-ci a parcouru toute la longueur de la ligne. Cette ligne étant très longue (~ 4 mm), lors de sa modélisation discrète il a été nécessaire de la découper en tronçon (comme pour la ligne précédente). En effet la longueur de cette ligne étant plus grande que la longueur d'onde d'un signal à 50 GHz, il est nécessaire de modéliser cette ligne en tronçon dont la longueur est inférieure à $\lambda/4$. Une fois le modèle bien défini les résultats de la Figure IV. 10 ont été obtenus pour un signal PRBS11 100 Gbits/s et d'amplitude crête à crête 1 V.

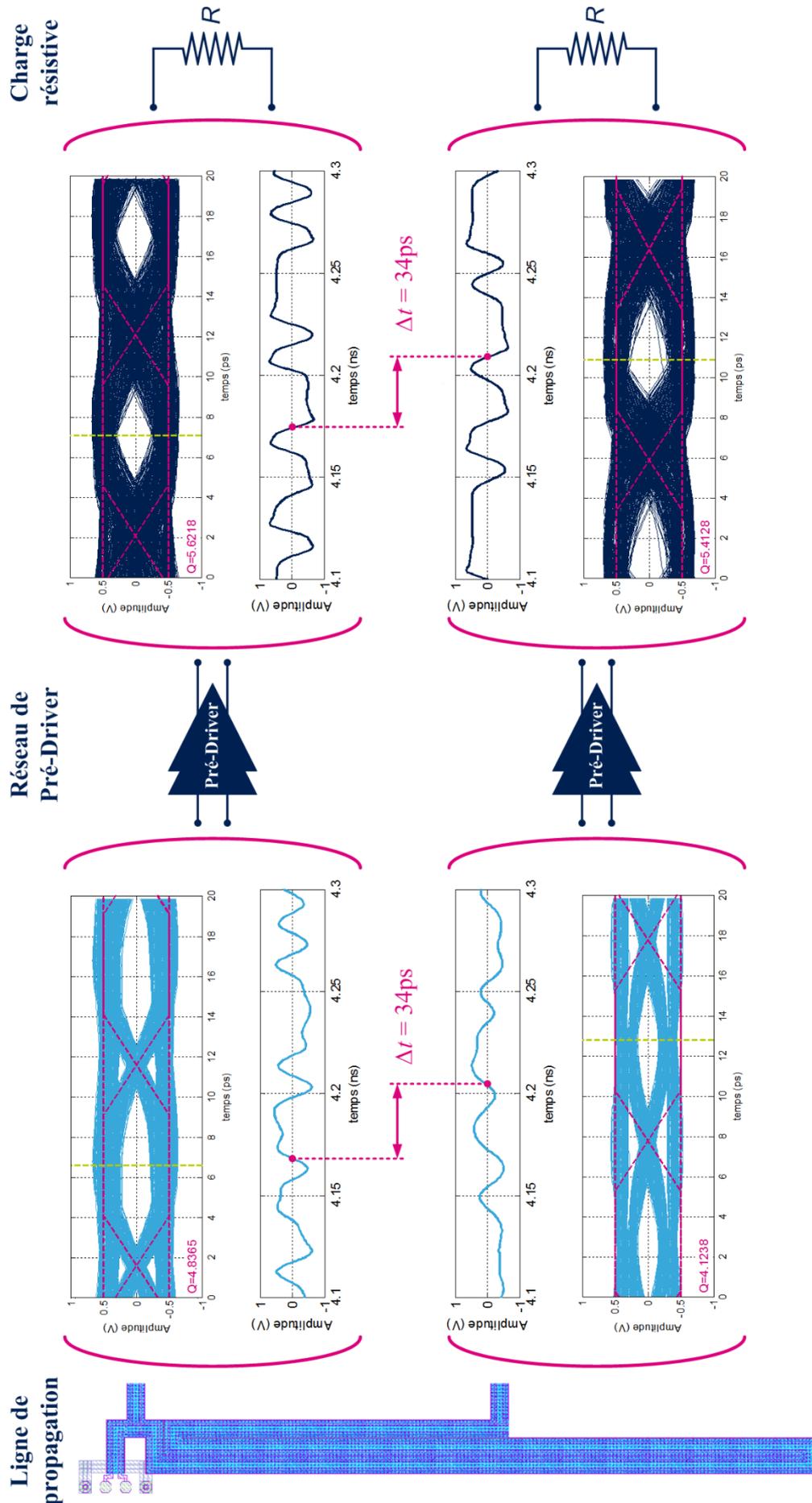


Figure IV. 10 – Résultats de simulation de la ligne de propagation $\Delta t = 33\text{ps}$.

Ces résultats permettent de mettre en évidence le retard de 34 ps obtenu entre les deux sorties de la ligne. La compatibilité de cette ligne avec un générateur différentiel PRBS 50 Ω est aussi vérifiée grâce à cette simulation. Cette simulation met en œuvre le pré-driver chargé par une résistance R de 25 Ω . La structure de ce nouvel élément du système va être maintenant présentée.

I.2- Le pré-driver

La conception du pré-driver repose sur l'étude faite au **chapitre III** sur le driver unitaire. En effet le principe de fonctionnement de ce pré-driver est identique à celui du driver unitaire. La principale différence se fait sur le type de charge à piloter et l'amplitude de sortie. Le rôle de ce pré-driver est de réaliser une conversion d'impédance pour piloter une charge 25 Ω avec une amplitude de 1 V crête à crête aux bornes de celle-ci. Son impédance d'entrée devra être suffisamment élevée pour permettre un transfert en tension à partir d'une source en entrée d'impédance 50 Ω . Le cahier des charges de ce nouveau module de commande est donné ci-après :

- Amplitude crête à crête en entrée minimale : 0,6 V
- Amplitude crête à crête en entrée typique : 1 V
- Amplitude crête à crête de sortie : 1 V
- Fréquence de transition de la fonction interrupteur : > 50 GHz
- Impédance d'entrée : \gg 50 Ω
- Impédance de sortie : 25 Ω

Le pré-driver va être conçu avec une structure différentielle pour s'adapter parfaitement aux lignes étudiées précédemment. Le schéma électrique du pré-driver est donné sur la Figure IV. 11.

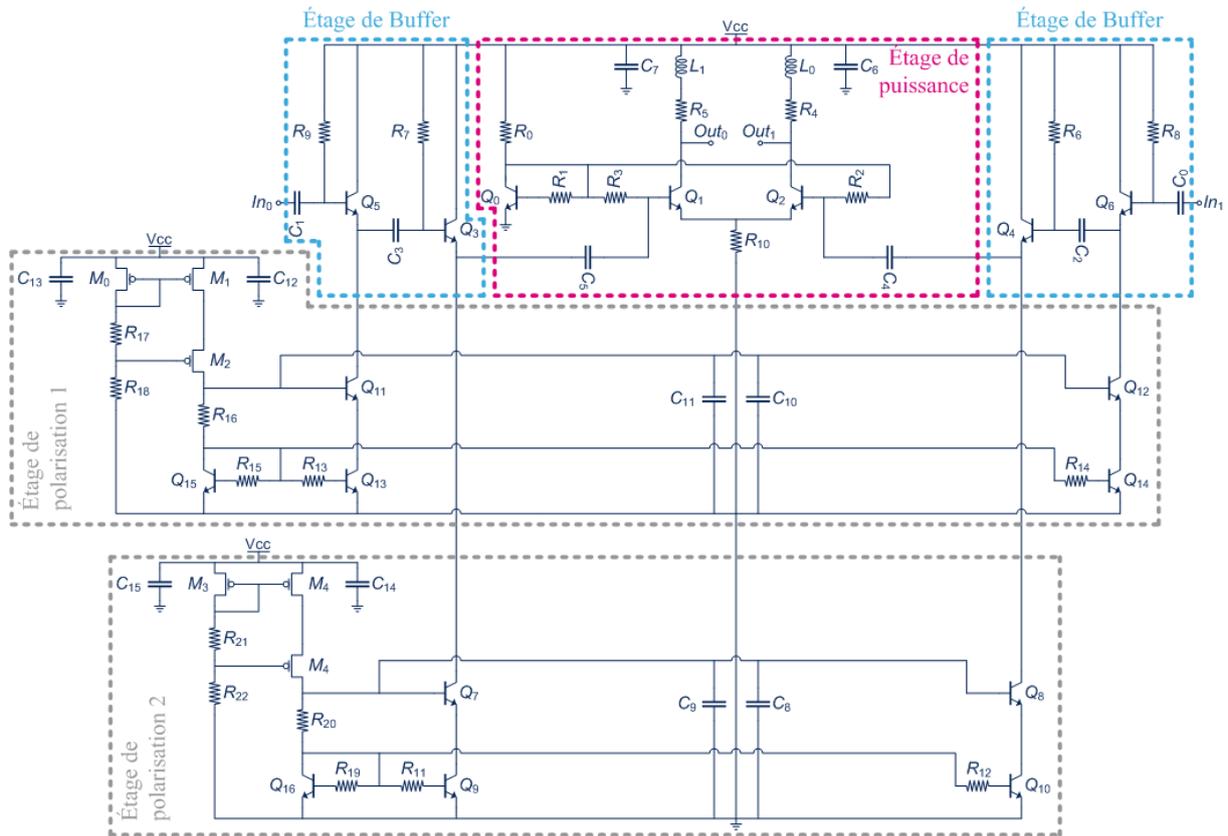


Figure IV. 11 – Schéma électrique du pré-driver.

Comme le driver unitaire, le pré-driver est constitué d'un étage de puissance, d'un étage buffer et d'un étage de polarisation. Contrairement à l'étage de puissance du driver unitaire, celui du pré-driver repose sur une simple paire différentielle constituée de deux émetteurs communs. Etant donné la configuration de l'impédance présente sur les bases des transistors en émetteur commun, la tension de claquage de leurs jonctions sera supérieure à 1 V (proche de 5 V pour la technologie utilisée). Pour faciliter la gestion des alimentations sur le système électro-optique, ce module est aussi alimenté sous une tension nominale de 3,5 V. Un étage buffer est aussi nécessaire pour piloter l'étage de puissance en tension. Cet étage buffer présente une forte impédance sur son entrée pour favoriser le transfert en tension du générateur PRBS 50 Ω vers le système complet. Enfin, pour polariser cet étage buffer un circuit de polarisation a été implémenté. Cet étage repose sur la même structure étudiée dans le **chapitre III**. Le « layout » de ce circuit est présenté Figure IV. 12.

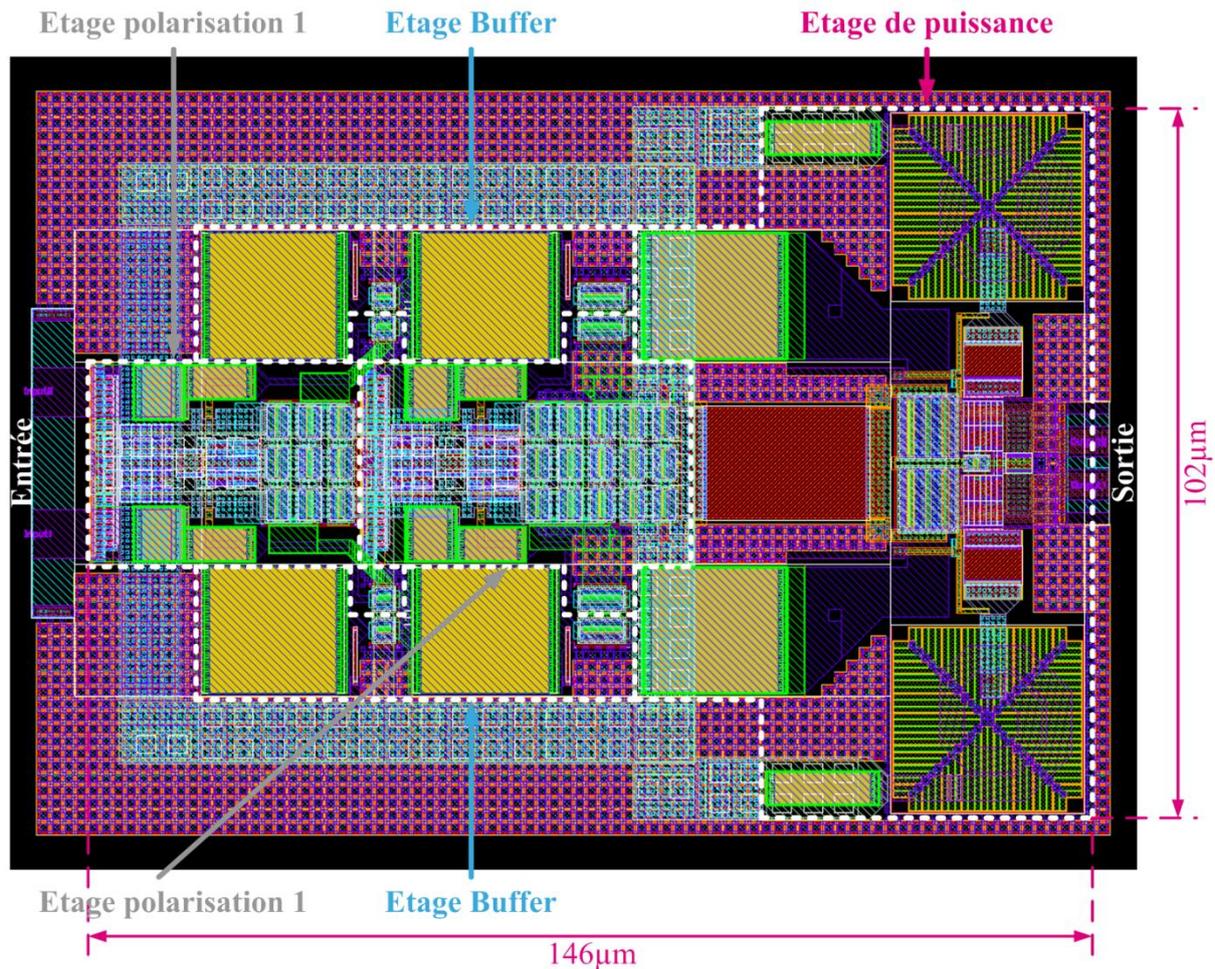


Figure IV. 12 – « Layout » de la partie active du pré-driver.

Le circuit pré-driver présente une surface active de $0,015 \text{ mm}^2$. Cette forte densité d'intégration va permettre de minimiser les interconnexions et donc les éléments parasites qui pourraient limiter les performances du circuit. Le fonctionnement temporel de ce circuit a été étudié après avoir réalisé ce « layout ». Les résultats des simulations « post layout » sont présentés Figure IV. 13.

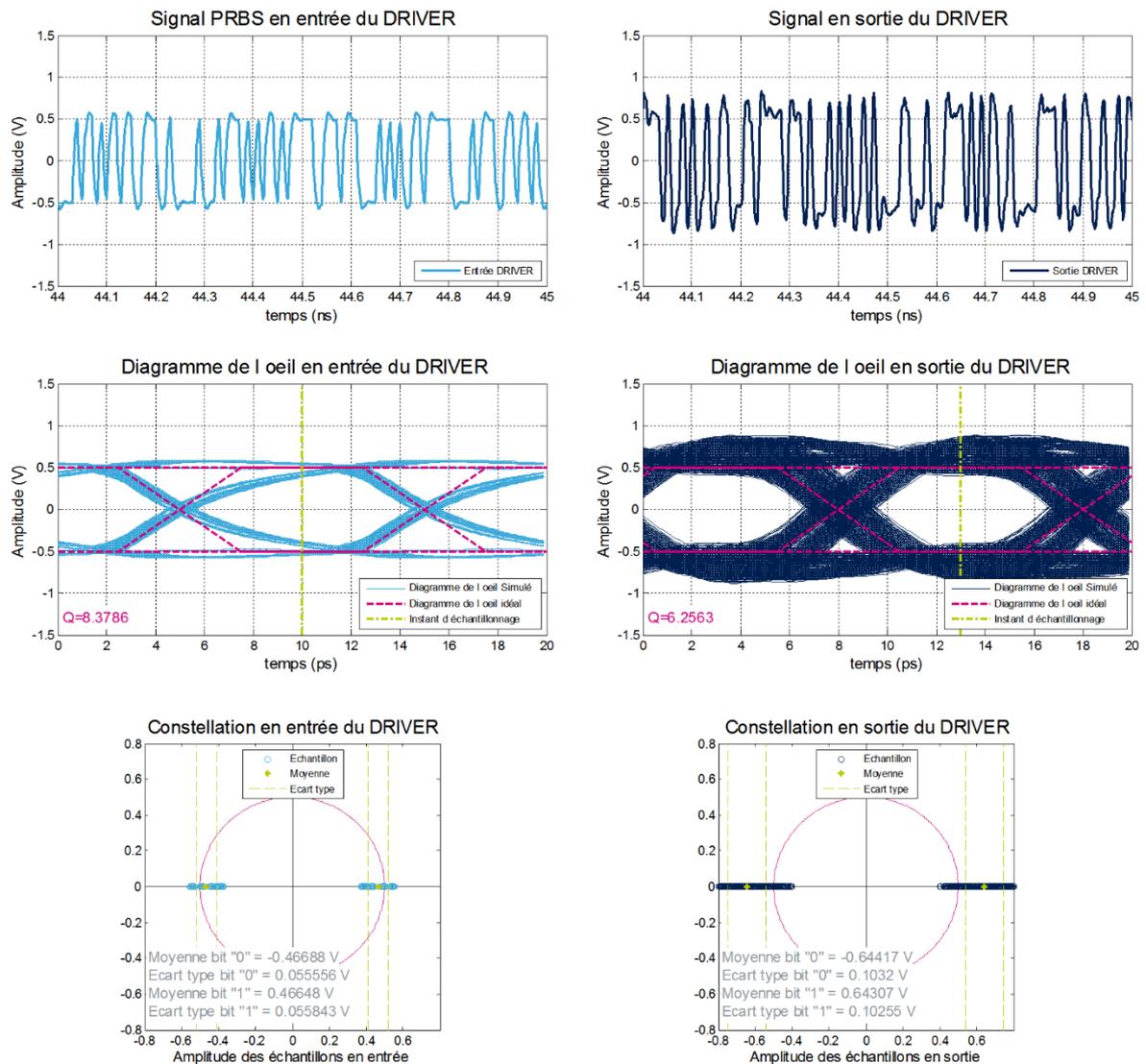


Figure IV. 13 – Résultats de simulation du pré-driver soumis à un signal PRBS11 100 Gbits/s et chargé par la ligne de transmission à six sorties.

Ces résultats de simulation ont été obtenus avec un générateur PRBS 50 Ω , 100 Gbits/s d'amplitude crête à crête 1 V en entrée du pré-driver. La charge de sortie est constituée de la ligne de propagation $\Delta t = 5,5$ ps, des six drivers différentiels et d'une résistance 25 Ω en bout de ligne. Les diagrammes de l'œil présentés permettent de mettre en évidence la déformation apportée sur le signal PRBS par le pré-driver. En effet, une augmentation du « jitter » est visible entre le diagramme d'entrée et celui en sortie du circuit. Une variation sur l'amplitude de sortie est aussi présente due aux inductances présentes sur l'étage de puissance. Malgré ces déformations, le diagramme de l'œil obtenu en sortie du pré-driver présente un facteur de qualité tout à fait correct de 6,3. L'écart type obtenu est de 100 mV pour une amplitude moyenne de 600 mV par bit. L'amplitude moyenne visée étant de 500 mV, le pré-driver répond donc aux critères imposés par le système.

I.3- Circuit de polarisation des PinPMs

Pour polariser les modulateurs de phase optique PinPM, un circuit a dû être conçu. Les PinPM sont des diodes polarisées en direct. Il est donc difficile de maîtriser efficacement le courant qui les traverse à partir d'une source de tension. Un circuit à base de miroirs de courant a donc été réalisé. L'objectif de ce circuit est de contrôler le courant qui traverse les diodes PinPM à partir de deux tensions de commande (une pour chaque diode). Le schéma électrique de ce circuit de contrôle est présenté sur la Figure IV. 14 (a).

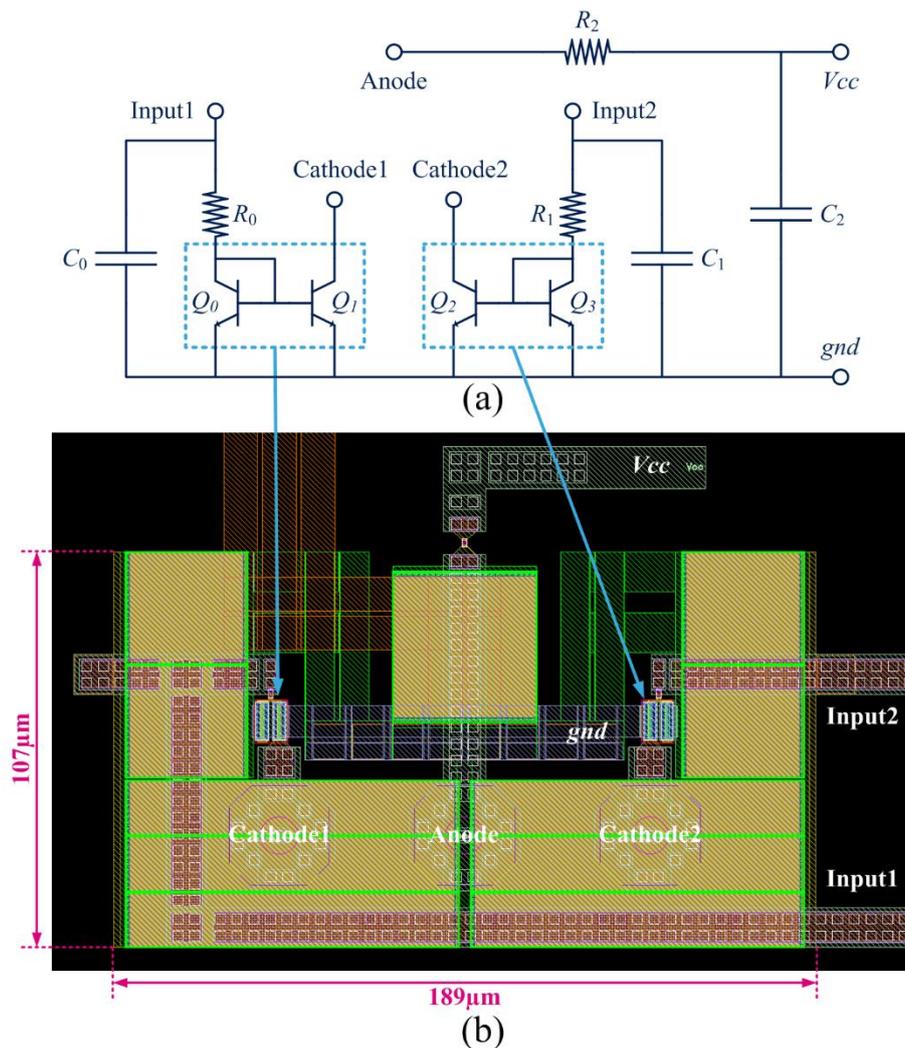


Figure IV. 14 – (a) Schéma électrique de l'étage de polarisation des PinPMs ;
(b) « Layout » de l'étage de polarisation des PinPMs.

Grâce aux entrées de commande $Input1$ et $Input2$, il va être possible de contrôler les miroirs de courant pour ajuster respectivement les courants sur les bornes $Cathode1$ et $Cathode2$. Ce circuit de commande est placé juste au-dessus des PinPMs. Les interconnexions sont réalisées grâce à trois piliers de cuivre. Ces interconnexions sont identifiées sur la Figure IV. 14 (b).

I.4- Le système électrique complet

Maintenant que tous les éléments qui constituent le circuit driver du modulateur optique sont conçus, il est possible de réaliser le « layout » de la structure complète. La réalisation de ce « layout » devra tenir compte de la position précise des piliers de cuivre qui ont été positionnés sur le circuit optique. En effet, il faudra que le masque des piliers de cuivre sur la puce B55 soit le miroir du masque de la puce PIC25G. Le layout du driver électrique est présenté sur la Figure IV. 15. Sur ce « layout », il est possible d'identifier les vingt-quatre drivers unitaires, les deux lignes à retard de 5,5 ps, les deux pré-drivers et enfin la ligne d'entrée à retard de 33 ps.

Sur les zones inoccupées du circuit, des condensateurs de découplage ont été ajoutés pour découpler les lignes d'alimentation réalisées sur la puce optique. Des plots DC sont aussi présents pour permettre de vérifier la consommation globale d'une paire de drivers unitaires. Comme pour la seconde puce « driver unitaire », des plots de « sense » permettront de compenser les pertes des câbles et lignes d'alimentation lors des tests. Pour finir, un plan métallique en M1 est réalisé pour aider à la dissipation thermique de tout le circuit (ayant une consommation totale de 8 W).

Cette puce est partie en fonderie en juillet 2016, il n'est donc pas possible de présenter les résultats de mesure dans ce manuscrit. Des simulations du système complet (circuit électrique / circuit optique) sont présentées dans la suite de ce chapitre afin de clôturer cette étude.

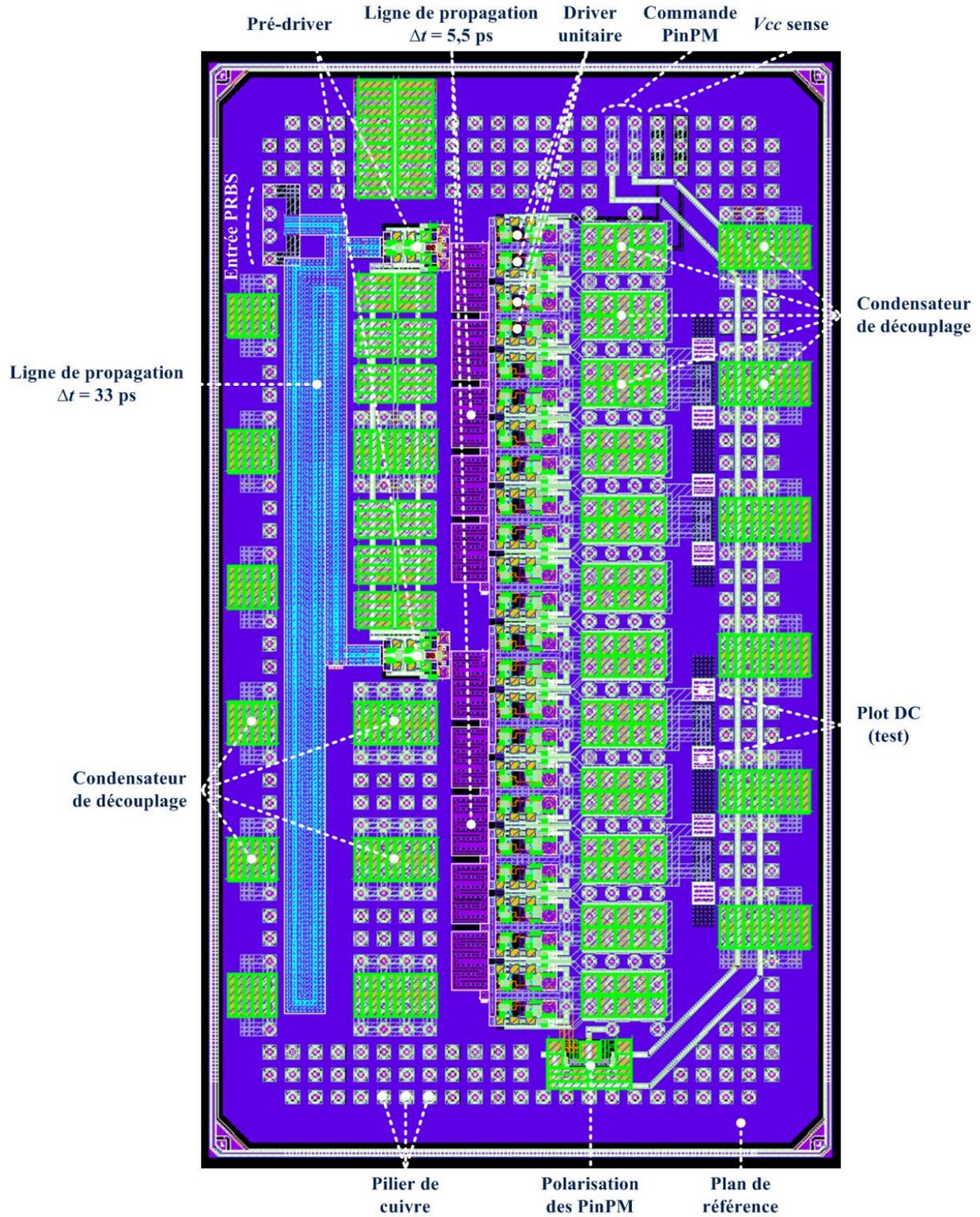


Figure IV. 15 – « Layout » du driver électrique complet.

L'objectif est de valider le fonctionnement du modulateur électro-optique global à 100 Gbits/s. Pour ce faire un générateur différentiel 50 Ω PRBS est connecté à l'entrée électrique de la puce optique (Entrée PRBS1 et PRBS2), afin d'observer le signal optique obtenu sur les sorties optiques du modulateur. La source optique utilisée en entrée du modulateur (Entrée laser) est un laser de longueur d'onde 1310 nm et de puissance 20 mW. La Figure IV. 17 présente le chronogramme, le diagramme de l'œil et la constellation d'états du signal électrique injecté sur l'entrée différentielle PRBS1/PRBS2 du système électro-optique.

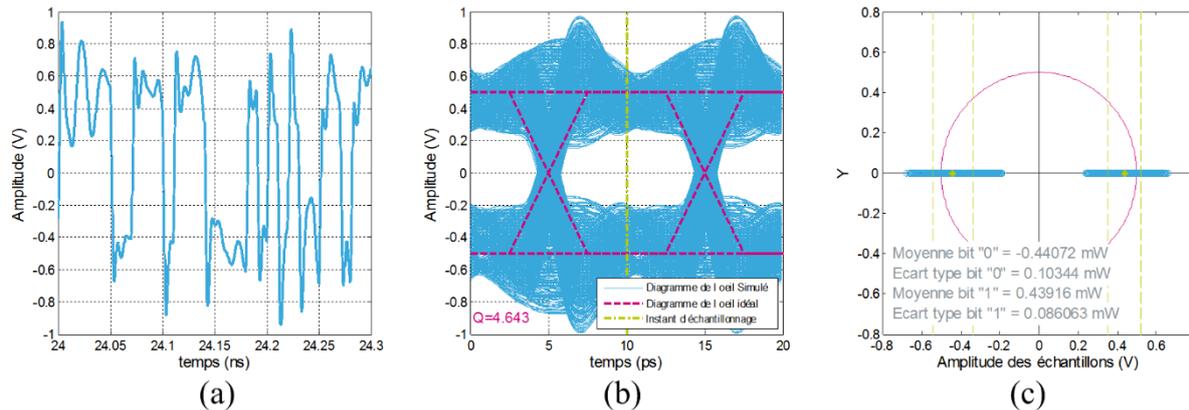


Figure IV. 17 – (a) Chronogramme ; (b) diagramme de l'œil ; (c) constellation d'états du signal PRBS11 100 Gbits/s en entrée du modulateur électro-optique (simulation @ 27 °C).

L'interconnexion du générateur PRBS avec le modulateur électro-optique crée des interférences comme illustré sur la Figure IV. 17. Ces interférences sont dues aux phénomènes de propagation dans la ligne d'entrée du modulateur électro-optique. Grâce à la remise en forme des pré-drivers présents sur la puce « Driver », l'intégrité de ce signal est restaurée avant d'être distribuée tout au long des lignes à retard ($\Delta t = 5,5$ ps).

Pour équilibrer les deux voies optiques, les tensions de contrôle des PinPMs ont été ajustées de façon à ce que les deux sorties optiques soient équilibrées. Les signaux optiques obtenus en sortie du modulateur MMZ sont présentés sur la Figure IV. 18 avec leur diagramme de l'œil et leur constellation.

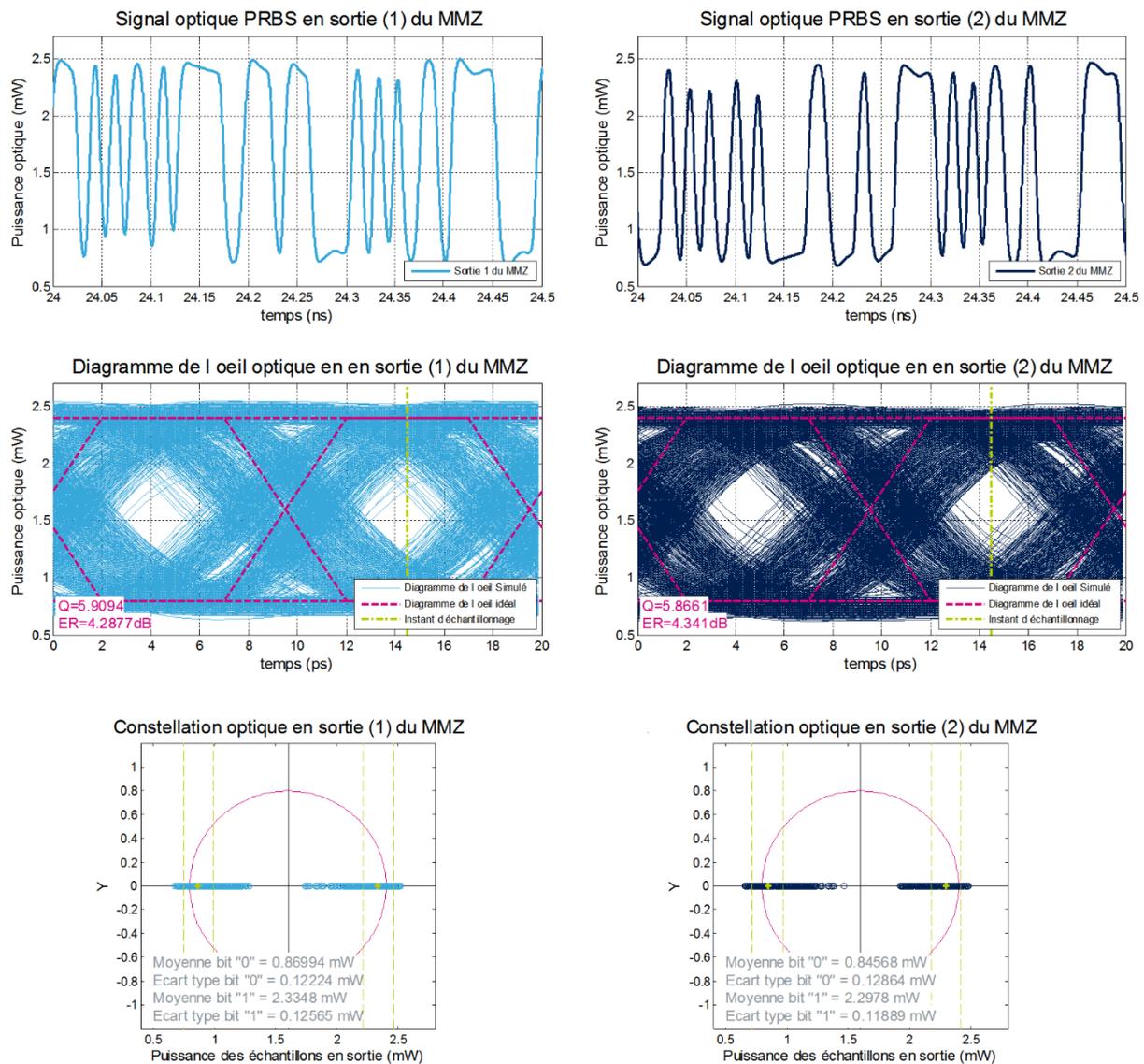


Figure IV. 18 – Résultats de simulation du modulateur électro-optique soumis à un signal PRBS11 100 Gbits/s (simulation @ 27 °C).

La première remarque qui peut être faite à partir des chronogrammes est que les deux sorties optiques du modulateur sont bien complémentaires (l'une est l'inverse de l'autre). Les niveaux de puissance optique sont identiques sur les deux voies, ce qui permet de valider la bonne polarisation des PinPMs. Un diagramme de l'œil avec un facteur de qualité de 5,9 et un taux d'extinction (ER) de 4,3 dB est obtenu. Ces caractéristiques répondent aux spécifications visées qui étaient d'obtenir un ER supérieur à 3 dB pour un débit de 100 Gbits/s. Ces résultats de simulation du système complet sont très encourageants pour le démonstrateur envoyé en fonderie. Les résultats de mesure du système n'ont pas pu être présentés dans ce manuscrit, car les délais de fabrication et de montage du système sont très longs (~6 mois).

Afin d'analyser l'évolution du signal au sein du modulateur électro-optique, plusieurs sondes de tension ont été placées en simulation pour analyser l'évolution du facteur de qualité du diagramme de l'œil du signal associé à chaque sonde. La localisation de ces sondes et présentée sur la Figure IV. 19.

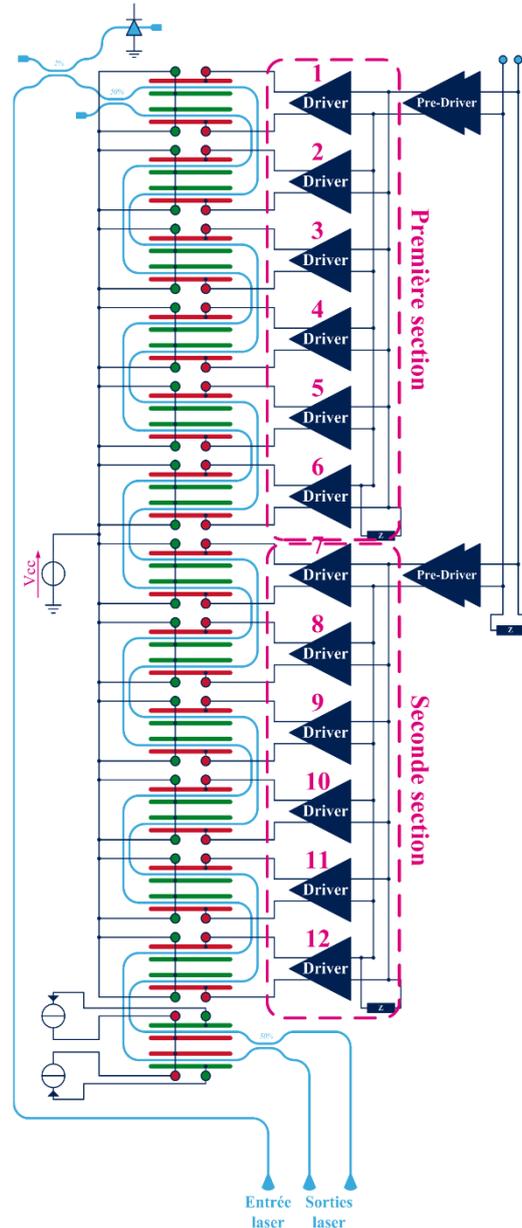
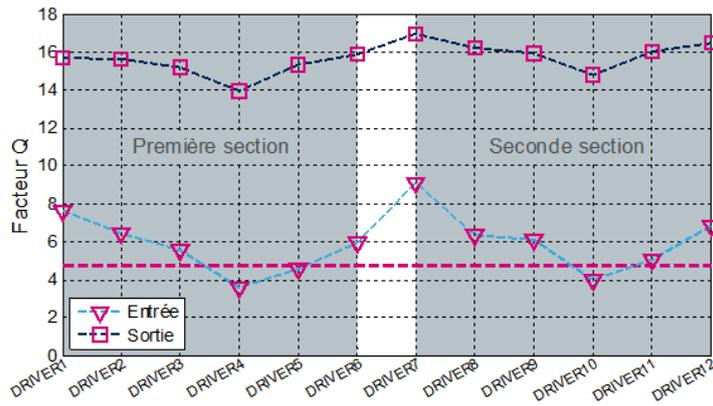
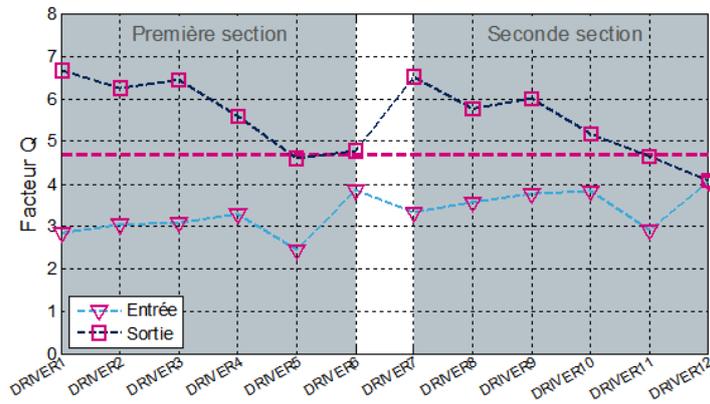


Figure IV. 19 – Localisation des sondes dans le système électro-optique complet.

L'objectif va être d'injecter un signal PRBS11 en entrée du système. Dans le but d'observer le comportement du système pour différents débits de données, les résultats de cette simulation sont présentés pour huit débits binaires différents. La Figure IV. 20 permet d'analyser l'évolution du facteur Q en entrée et en sortie des douze drivers pour des débits de 50 Gbits/s (Figure IV. 20 (a)) et de 100 Gbits/s (Figure IV. 20 (b)).



(a)



(b)

Figure IV. 20 – Evolution du facteur de qualité en entrée et sortie des drivers pour des débits binaires de : (a) 50 Gbits/s et (b) 100 Gbits/s.

Ces dernières courbes permettent de mettre en évidence la remise en forme des signaux en sortie des drivers. En effet, en comparant les facteurs de qualité des signaux d'entrée avec ceux des signaux de sortie il est possible de voir que ces derniers sont toujours supérieurs à ceux d'entrée. C'est grâce à cette remise en forme des signaux de commande qu'il est possible de piloter correctement les MPHVs à des débits et tensions élevés. L'impact des lignes de propagation peut aussi être observé sur ces courbes. La moyenne du facteur de qualité d'entrée Q à 100 Gbits/s ($\sim 3,5$ dB) est clairement bien inférieure à celle pour un débit de 50 Gbits/s (~ 6 dB). Cela s'explique par la limitation de la bande passante, les pertes et les phénomènes de propagation dans les lignes. Afin de s'assurer d'un BER maximal, un facteur de qualité minimal a été défini comme cahier des charges. L'équation qui relie le BER au facteur Q est donnée ci-après :

$$BER = \frac{1}{\sqrt{2\pi Q}} e^{-\frac{Q^2}{2}} \quad (IV-9)$$

Afin d'obtenir un BER inférieur à 10^{-6} il faudra s'assurer que le facteur de qualité du diagramme de l'œil du signal de donnée soit supérieur à 4,7. Cette limite est reportée sur les Figure IV. 20 et Figure IV. 21.

Enfin, la Figure IV. 21 permet de voir que le facteur de qualité optique (Sortie laser) évolue de 23 à 6 pour des débits de données allant de 12,5 Gbits/s à 100 Gbits/s respectivement.

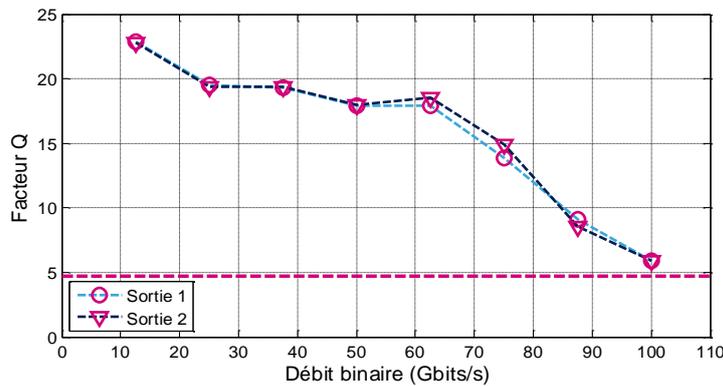


Figure IV. 21 – Evolution du facteur de qualité optique en sortie du système en fonction de différents débits binaires.

Sur la courbe Figure IV. 21 il est possible de voir l'équilibre entre les deux voies optiques de sortie. Cette équilibre est réglé précisément en ajustant les polarisations des PinPMs (I.3-).

Des simulations en température ont aussi été réalisées pour étudier l'évolution des performances du modulateur électro-optique (Figure IV. 22).

La première constatation qui a été faite lors des simulations en température est que les voies optiques se sont déséquilibrées. Dans un cas plus abouti de ce modulateur optique, il faudrait réaliser un asservissement en température des PinPMs pour compenser les déviations de phase engendrées par les fluctuations de température. Les performances du modulateur électro-optique sont présentées pour deux températures différentes et pour différents débits de données. Le déséquilibre obtenu entre les deux voies optiques se visualise très bien sur les graphiques du taux d'extinction. Dans le cas d'une température de 27 °C, les ER sont égaux alors que dans le cas d'une température de 75 °C, l' ER de la voie 1 est plus petit que celui de la voie 2. Cette différence s'explique par les niveaux de puissance des bits qui sont différents entre les deux voies (0,5 mW).

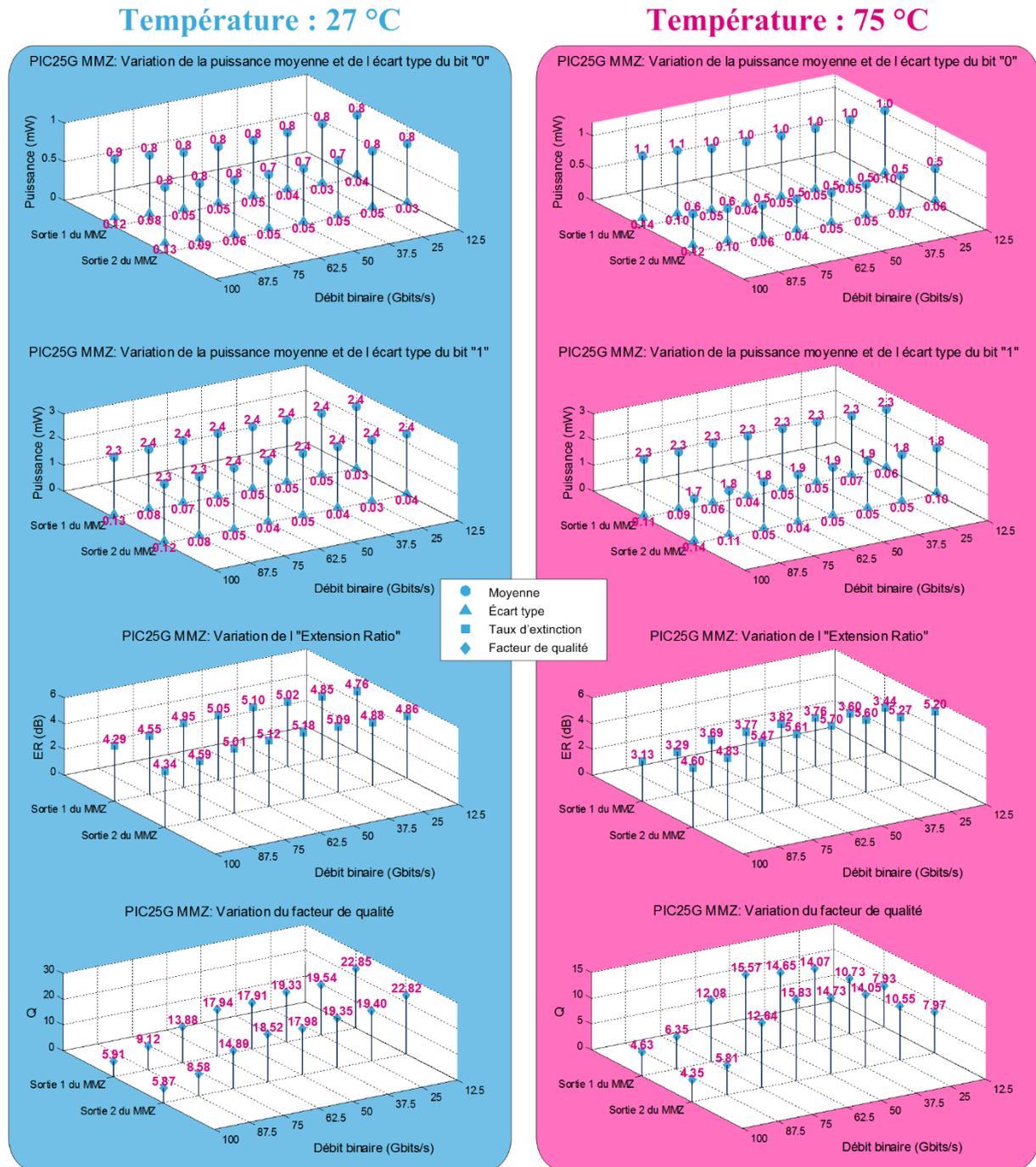


Figure IV. 22 – Simulation en température des performances du modulateur électro-optique.

III- CONCLUSION

Cette étude a permis de proposer une solution complète de driver électrique pour piloter un modulateur SE-MMZ présenté lors du **chapitre II**. Ce driver électrique a une consommation totale de 8 W, afin de pouvoir piloter le modulateur optique avec un débit de 100 Gbits/s.

Enfin, des simulations système ont été réalisées afin d’observer les performances du modulateur électro-optique proposé dans ces travaux de recherche. Ces simulations ont montré que les performances visées étaient atteintes pour un débit de 100 Gbits/s.

Débit binaire (Gbits/s)	Puissance optique (mW)		Taux d’extinction (dB)	Facteur de qualité du diagramme de l’œil	Consommation du modulateur électro-optique (W)	Energie par bit (pJ/bit)	Surface du circuit (mm ²)	
	Bit « 0 »	Bit « 1 »					B55	PIC25G
100	0,85	2,3	4,3	5,8	8	80	3	15

Tableau IV. 1 – Bilan des performances du modulateur électro-optique complet (simulation).

Ce système est en cours de fabrication et devrait être mesuré début 2017. Il devrait être un des premiers circuits sur silicium à proposer un débit de 100 Gbits/s avec une modulation NRZ sur une seule voie de transmission optique. La comparaison à l’état de l’art et les perspectives pour ce système sont présentées dans la conclusion générale de ce manuscrit.

REFERENCES

- [1] TriQuint Semiconductor, “Transmission Line Fundamentals.” Nov-1997.
- [2] F. W. Grover, “Formulas and Tables for the Calculation and Design of Single-Layer Coils,” *Proc. Inst. Radio Eng.*, vol. 12, no. 2, pp. 193–208, Apr. 1924.
- [3] T. Sakurai and K. Tamaru, “Simple formulas for two- and three-dimensional capacitances,” *IEEE Trans. Electron Devices*, vol. 30, no. 2, pp. 183–185, Feb. 1983.
- [4] K. Hupfer, “Technologie des circuits à microstrips.” *Actualités de Rhode & Schwarz* 1 et 2, 1981.
- [5] E. Hammerstad and O. Jensen, “Accurate Models for Microstrip Computer-Aided Design,” in *Microwave symposium Digest, 1980 IEEE MTT-S International*, 1980, pp. 407–409.

CONCLUSION GENERALE

Table des matières

I- BILAN DES TRAVAUX DE RECHERCHE EFFECTUES	190
I.1- Les conclusions générales sur le système électro-optique réalisé.....	190
I.2- Positionnement par rapport à l'état de l'art.....	191
I.3- Publications.....	191
II- LES PERSPECTIVES	192
II.1- Amélioration de la consommation par bit.....	192
II.2- Implémentation d'une modulation complexe	193

I- BILAN DES TRAVAUX DE RECHERCHE EFFECTUES

Ces travaux de recherche avaient pour objectif de proposer un modulateur électro-optique sur silicium permettant d'atteindre un débit binaire de 100 Gbits/s avec une simple modulation NRZ. Pour atteindre ce débit de données, une seule voie optique devait être utilisée afin de ne mettre en œuvre qu'une seule source lumineuse. Ce type de modulateur électro-optique pourrait à terme être utilisé dans la réalisation de câbles actifs à très haut débit.

I.1- Les conclusions générales sur le système électro-optique réalisé

Une structure complète d'un modulateur électro-optique NRZ 100 Gbits/s utilisant des technologies photoniques sur silicium a été proposée. Les technologies utilisées pour cette réalisation sont la technologie 55 nm SiGe BiCMOS et la technologie PIC25G du fondeur STMicroelectronics (partenaire de ces travaux). Pour réaliser une transmission 100 Gbits/s avec la technologie PIC25G, il a fallu travailler avec les limites de la technologie. En effet, cette technologie optique a été conçue pour réaliser des communications 25 Gbits/s (débit limité par la bande passante des photodiodes disponibles). Pour l'application visée, il a été nécessaire de mettre à contribution toute la bande passante des modulateurs de phase haute vitesse (MPHV) qui propose une bande passante supérieure à 50 GHz [1]. Le modulateur optique réalisé est de type Mach Zehnder (MMZ) avec une longueur totale de 3 mm.

Afin de piloter ce modulateur, une structure basée sur un réseau de drivers a été proposée. Le premier challenge de cette structure a été de minimiser la constante de temps de sortie présente entre le driver unitaire et un segment de MPHV. Pour cela, les déphaseurs optiques du MMZ ont été segmentés afin de réduire leur capacité, et la résistance de sortie du driver a été minimisée. Cette optimisation de la résistance de sortie a conduit à augmenter la consommation du driver unitaire afin d'atteindre la tension de commande typique des MPHVs (2,5 V). C'est pour cette raison que le système électrique complet a une consommation élevée (8 W). Le compromis débit binaire et énergie par bit exposé dans [2] se retrouve pour ce véhicule de test. Finalement, après deux itérations de prototypage, un driver unitaire permettant de piloter un segment de MPHV a été réalisé pour atteindre les 100 Gbits/s.

A partir de ce driver unitaire, une structure complète pour le modulateur électro-optique NRZ 100 Gbits/s a été développée. Cette structure est à ce jour en cours de

CONCLUSION GENERALE

fabrication ce qui explique que seuls des résultats de simulation du système complet ont pu être présentés dans ce manuscrit.

I.2- Positionnement par rapport à l'état de l'art

Pour situer ce modulateur électro-optique sur silicium par rapport aux systèmes existants, une comparaison à l'état de l'art est proposée Tableau CG. 1.

[Réf]	Technologies	Débit binaire (Gbits/s)	Modulation	Débit symbole (Gsym/s)	ER (dB)	Energie (pJ/bit)	Type d'architecture optique
[3] (2013)	Photonique sur silicium	224	PDM 16-QAM	28	-	-	4 x MZM
[4] (2013)	0,13 μm CMOS et SISCAP	20	PAM-4	10	-	0,29	SE-MZM
[5] (2016)	Photonique sur silicium	100	PAM-4	50	-	-	DP MZM
[6] (2015)	0,13 μm SiGe BiCMOS et PIC25G	56	NRZ	56	2,7	14	2 x TWE MZM
[7] (2016)	55 nm SiGe BiCMOS et PIC25G	56	NRZ	56	2,5	5,4	Travelling wave MZM
<i>Ce travail</i>	55 nm SiGe BiCMOS et PIC25G	100*	NRZ	100*	4,3*	~80*	SE-MZM

Tableau CG. 1 – Etat de l'art des différents modulateurs électro-optiques simple voie sur silicium (* résultats de simulation).

Le véhicule de test proposé présente un meilleur débit symbole que les systèmes reportés dans le Tableau CG. 1. Il détient aussi le taux d'extinction le plus élevé (4,3 dB). Ces performances sur ces deux paramètres se paient directement sur la consommation par bit qui, pour le coup, est la plus mauvaise de cet état de l'art. Cependant, l'objectif premier de ce démonstrateur est de prouver la faisabilité d'une liaison à très haut débit symbole (augmentation de la bande passante). Cet objectif est atteint en simulation et un démonstrateur devrait être mesuré début 2017. Aux vues des résultats de mesure obtenus sur le driver unitaire, ceux-ci sont encourageants pour atteindre les performances simulées du système complet. Le modulateur électro-optique est réalisé par montage 3D et présente une surface totale de 15 mm² pour la puce entière.

I.3- Publications

Ces travaux de recherche ont donné lieu à plusieurs communications dans des conférences internationales avec comité de lecture :

CONCLUSION GENERALE

- J. Prades, E. Kerhervé, A. Ghiotto, and D. Pache, “0.3-42.5 GHz Wideband Common Emitter Amplifier Driver Unit in 55 nm SiGe BiCMOS for 60 Gb/s Silicon Photonic Mach-Zehnder Modulator,” IEEE NEWCAS2016, Vancouver, 2016.
- J. Prades, A. Ghiotto, D. Pache, and E. Kerhervé, “High speed phase modulator driver unit in 55 nm SiGe BiCMOS for a single-channel 100 Gb/s NRZ silicon photonic modulator,” *EuMC2015*015, pp. 1192–1195.

Ainsi qu’à deux communications dans des conférences nationales avec comité de lecture :

- J. Prades, A. Ghiotto, D. Pache, and E. Kerhervé, « Driver de modulateur optique pour des applications photoniques 100 Gbits/s sur silicium », JNM2015, Bordeaux, 2015.
- J. Prades, A. Ghiotto, D. Pache, and E. Kerhervé, « Conception d’un driver unitaire en technologie BiCMOS SiGe 55 nm pour un modulateur de phase optique 100 Gbits/s NRZ à un seul canal sur silicium », JNRDM2015, Bordeaux, 2015.

Un papier journal international est en cours de soumission sur les derniers résultats de mesure obtenus.

II- LES PERSPECTIVES

Ce prototype de modulateur électro-optique permet d’envisager plusieurs solutions pour le faire évoluer. Deux caractéristiques peuvent être principalement améliorées : la consommation par bit et l’efficacité de la modulation.

II.1- Amélioration de la consommation par bit

Pour diminuer directement la consommation du système proposé, il peut être envisagé de réduire la tension de commande des segments de MPHV (2,5 V). En effet, comme il est montré dans [7], les MPHV sont commandés sous une tension de 1,6 V. Si le système proposé dans ce manuscrit est adapté pour cette tension de commande, alors il sera possible de diminuer, dans des proportions non négligeables, la consommation globale du driver complet. Cette modification de la tension de commande engendrera cependant une diminution du taux d’extinction (*ER*) en sortie du modulateur optique. Il faudra donc faire un compromis entre l’*ER* et la consommation par bit.

Une autre solution pour diminuer la consommation par bit du système serait d’augmenter le débit de données. Pour ce faire il faudrait utiliser une modulation plus complexe de type PAM-N, qui fait l’objet de la section suivante.

II.2- Implémentation d'une modulation complexe

L'implémentation d'une modulation PAN-N pourrait être envisagée pour le modulateur optique proposé. Deux exemples d'architectures sont proposés Figure CG. 1 et Figure CG. 2 pour réaliser une modulation PAM-4.

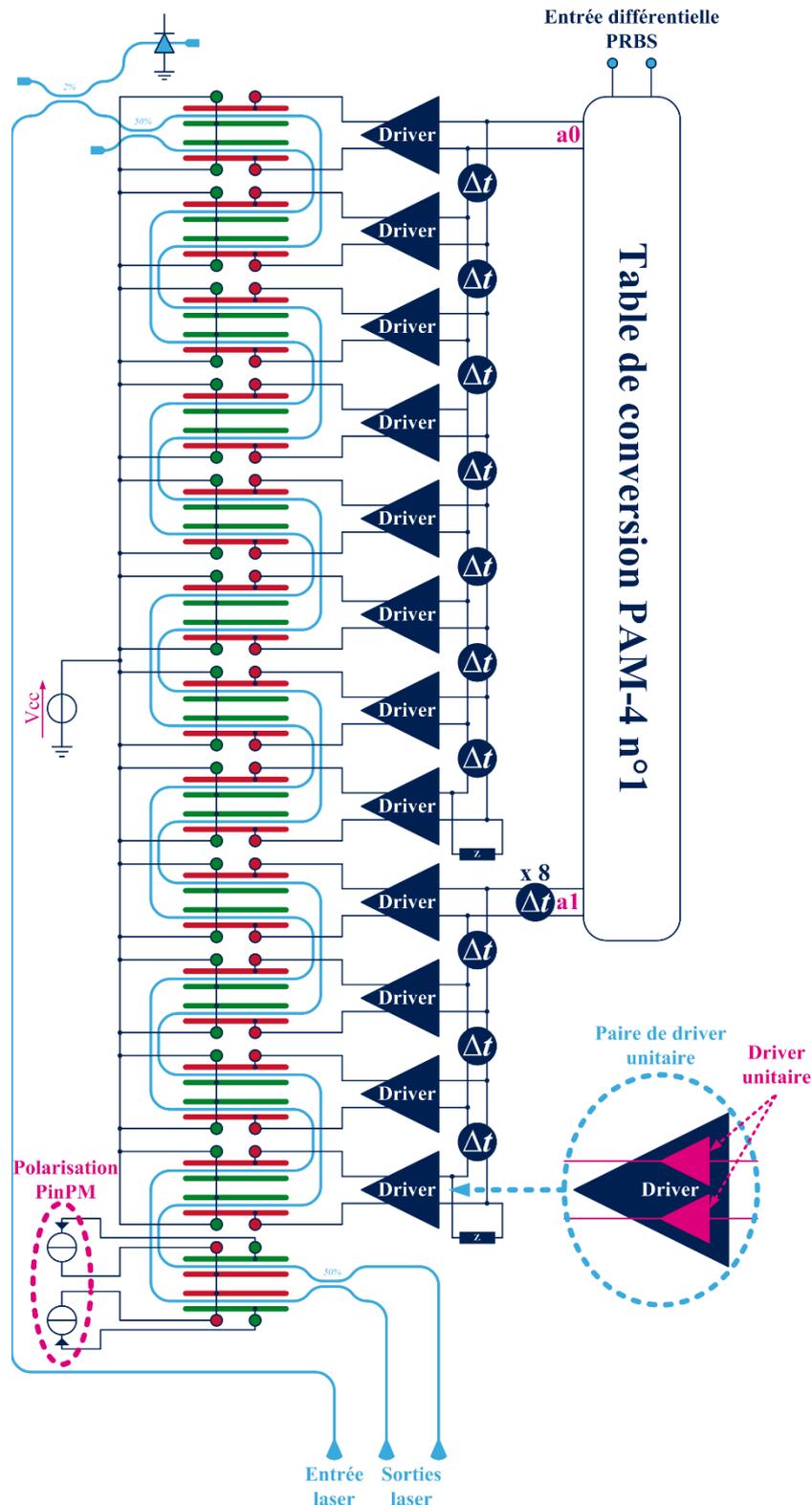


Figure CG. 1 – Architecture PAM-4 n°1.

CONCLUSION GENERALE

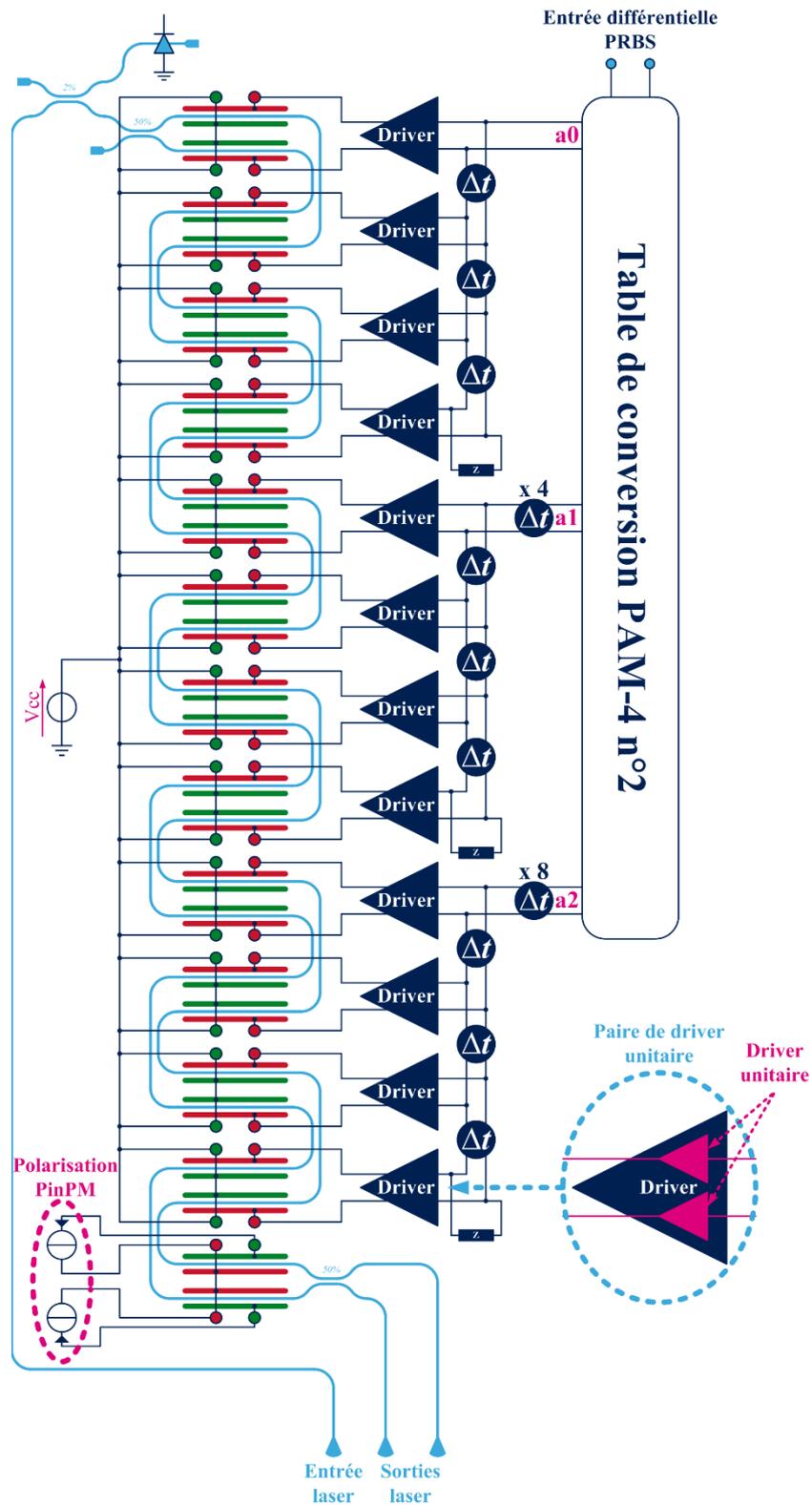


Figure CG. 2 – Architecture PAM-4 n°2.

Les tables de conversion qu’il faudrait implémenter dans les circuits numériques sont présentées dans le Tableau CG. 2 et le Tableau CG. 3.

CONCLUSION GENERALE

Entrée différentielle PRBS	a0	a1	Sortie optique	/Sortie optique
00	0	0	I0	I3
01	0	1	I1	I2
10	1	0	I2	I1
11	1	1	I3	I0

Tableau CG. 2 – Table de conversion PAM-4 n°1.

Entrée différentielle PRBS	a0	a1	a2	Sortie optique	/Sortie optique
00	0	0	0	I0	I3
01	1	0	0	I1	I2
10	1	1	0	I2	I1
11	1	1	1	I3	I0

Tableau CG. 3 – Table de conversion PAM-4 n°2.

Les deux architectures proposées précédemment offrent des avantages et des inconvénients différents. Concernant la première structure (Figure CG. 1), celle-ci est la mise en œuvre de l'architecture PAM-4 étudié dans l'**annexe 1** à partir du MMZ proposé dans ce manuscrit. Dans l'**annexe 1** il est montré que pour réaliser une modulation PAM-4 il faut pouvoir générer quatre déphasages entre les deux bras du MMZ. Dans le cas du modulateur proposé ces déphasages sont : -30° , -10° , 10° et 30° . Afin de réaliser ces déphasages les modulateurs MPHVs présents sur chaque bras doivent offrir une phase de 10° ou 20° . À partir de douze segments de $2,5^\circ$ de phase il faut en regrouper huit pour réaliser le déphaseur 20° et quatre pour réaliser le déphaseur 10° . C'est ce découpage qui est présenté sur la Figure CG. 1. Cette structure présente l'avantage d'avoir une table de conversion optimisée car elle n'utilise que deux bits $a0$ et $a1$ pour coder quatre états de sortie (Tableau CG. 2). Par contre d'un point de vue de l'adaptation entre le modulateur électro-optique et la commande numérique, les sorties $a0$ et $a1$ ne verrons pas la même impédance. En effet la première de ces commandes ($a0$) va voir sur sa sortie une ligne de propagation chargée ponctuellement par huit drivers alors que la seconde ($a1$) ne verra qu'une ligne chargée par quatre drivers. Ce déséquilibre peut être critique pour des débits de donnée élevés dans la conception de la commande numérique.

Pour pallier cette limitation une autre structure peut être envisagée. Il s'agit de celle présentée Figure CG. 2. Cette structure va utiliser une commande dite « code thermomètre ». Cette commande a pour inconvénient qu'elle utilise trois bits pour coder quatre états du système (Tableau CG. 3). Ce codage n'est donc pas optimisé. Cependant cette structure offre l'avantage de présenter la même charge sur chaque sortie $a0$, $a1$ et $a2$.

CONCLUSION GENERALE

Ce type d'architectures permettrait de réaliser une modulation PAM-4, et donc d'obtenir un débit binaire de 200 Gbits/s. Il serait donc possible de transmettre 200 Gbits/s sur une même voie optique avec une énergie par bit de ~ 40 pJ/bit. Si on complexifie encore plus la modulation en utilisant une polarisation optique (PDM-PAM-4), alors il est possible d'imaginer une transmission à 400 Gbits/s. Toutes ces propositions restent hypothétiques et nécessitent une étude bien plus complète. Cependant, ces dernières perspectives restent tout à fait plausibles et sont des voies intéressantes à explorer pour poursuivre les travaux de recherche présentés dans ce manuscrit.

REFERENCES

- [1] L. Verslegers, A. Mekis, T. Pinguet, Y. Chi, G. Masini, P. Sun, A. Ayazi, K. Y. Hon, S. Sahni, S. Gloeckner, C. Baudot, F. Boeuf, and P. D. Dobbelaere, “Silicon photonics device libraries for high-speed transceivers,” in *2014 IEEE Photonics Conference (IPC)*, 2014, pp. 65–66.
- [2] M. Bahadori, R. Polster, S. Rumley, Y. Thonnart, J. L. Gonzalez-Jimenez, and K. Bergman, “Energy-bandwidth design exploration of silicon photonic interconnects in 65nm CMOS,” in *2016 IEEE Optical Interconnects Conference (OI)*, 2016, pp. 2–3.
- [3] P. Dong, X. Liu, S. Chandrasekhar, L. L. Buhl, R. Aroca, Y. Baeyens, and Y. K. Chen, “224-Gb/s PDM-16-QAM modulator and receiver based on silicon photonic integrated circuits,” in *Optical Fiber Communication Conference and Exposition and the National Fiber Optic Engineers Conference (OFC/NFOEC)*, 2013, 2013, pp. 1–3.
- [4] X. Wu, B. Dama, P. Gothoskar, P. Metz, K. Shastri, S. Sunder, J. V. d Spiegel, Y. Wang, M. Webster, and W. Wilson, “A 20Gb/s NRZ/PAM-4 1V transmitter in 40nm CMOS driving a Si-photonic modulator in 0.13 μ m CMOS,” in *2013 IEEE International Solid-State Circuits Conference Digest of Technical Papers*, 2013, pp. 128–129.
- [5] A. Samani, V. Veerasubramanian, E. El-Fiky, D. Patel, and D. V. Plant, “A Silicon Photonic PAM-4 Modulator Based on Dual-Parallel Mach Zehnder Interferometers,” *IEEE Photonics J.*, vol. 8, no. 1, pp. 1–10, Feb. 2016.
- [6] G. Denoyer, C. Cole, A. Santipo, R. Russo, C. Robinson, L. Li, Y. Zhou, J. “ Chen, B. Park, F. Boeuf, S. Crémer, and N. Vulliet, “Hybrid Silicon Photonic Circuits and Transceiver for 50 Gb/s NRZ Transmission Over Single-Mode Fiber,” *J. Light. Technol.*, vol. 33, no. 6, pp. 1247–1254, Mar. 2015.
- [7] E. Temporiti, G. Minoia, M. Repposi, D. Baldi, A. Ghilioni, and F. Svelto, “A 56Gb/s 300mW silicon-photonics transmitter in 3D-integrated PIC25G and 55nm BiCMOS technologies,” in *2016 IEEE International Solid-State Circuits Conference (ISSCC)*, 2016, pp. 404–405.

CONCLUSION GENERALE

ANNEXES

Table des matières

I- ANNEXE 1 : MISE EN EQUATION DU MODULATEUR OPTIQUE MACH ZEHNDER	200
I.1- Etude avec une modulation simple NRZ.....	200
I.2- Etude avec une modulation complexe de type PAM-4.....	203
II- ANNEXE 2 : PRESENTATION DU BANC DE MESURE PULSE ET DE LA METHODOLOGIE DE MESURE	205
III- ANNEXE 3 : MODELISATION DES CABLES COAXIAUX.....	208

I- ANNEXE 1 : MISE EN EQUATION DU MODULATEUR OPTIQUE MACH ZEHNDER

I.1- Etude avec une modulation simple NRZ

Cette annexe propose une étude théorique du modulateur MZ afin de pouvoir déterminer la longueur de celui-ci pour un taux extinction (ER) donné. Le schéma de la Figure AN. 1 permettra la mise en équation du système proposée dans la suite de cette annexe.

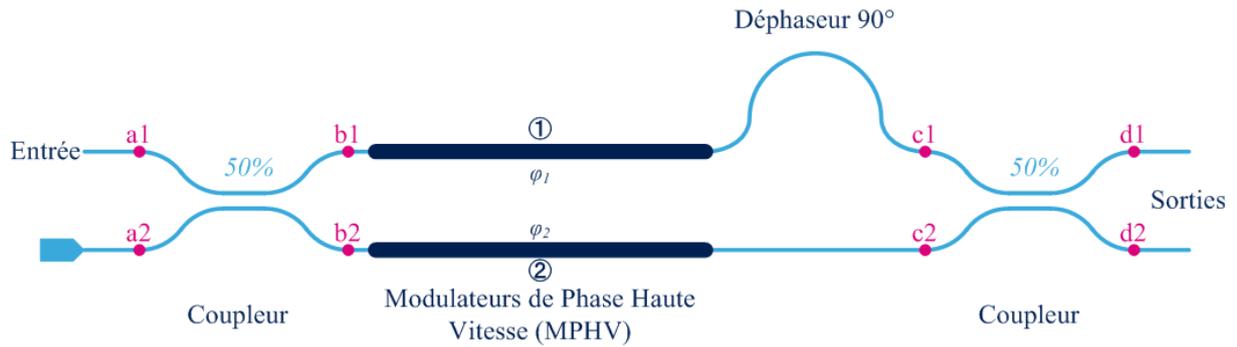


Figure AN. 1 – Schéma de principe du modulateur Mach Zehnder.

Les matrices de transfert dans les coupleurs d'entrée et de sortie s'écrivent :

$$B = \begin{bmatrix} b1 \\ b2 \end{bmatrix} = X * A = \begin{bmatrix} \frac{1}{\sqrt{2}} & j\frac{1}{\sqrt{2}} \\ j\frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} * \begin{bmatrix} a1 \\ a2 \end{bmatrix} \quad (\text{AN- 1})$$

$$D = \begin{bmatrix} d1 \\ d2 \end{bmatrix} = X * C = \begin{bmatrix} \frac{1}{\sqrt{2}} & j\frac{1}{\sqrt{2}} \\ j\frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} * \begin{bmatrix} c1 \\ c2 \end{bmatrix} \quad (\text{AN- 2})$$

La matrice de transfert entre B et C s'écrit :

$$C = \begin{bmatrix} c1 \\ c2 \end{bmatrix} = Y * B = \begin{bmatrix} e^{-j(\varphi_1+90)} & 0 \\ 0 & e^{-j\varphi_2} \end{bmatrix} * \begin{bmatrix} b1 \\ b2 \end{bmatrix} \quad (\text{AN- 3})$$

Il est donc possible d'exprimer D en fonction de A :

$$D = \begin{bmatrix} d1 \\ d2 \end{bmatrix} = X * Y * X * A \quad (\text{AN- 4})$$

$$\begin{bmatrix} d1 \\ d2 \end{bmatrix} = \begin{bmatrix} \frac{1}{2} \left((a1 + ja2)e^{-j(\varphi_1+90)} + j(ja1 + a2)e^{-j\varphi_2} \right) \\ \frac{1}{2} \left(j(a1 + ja2)e^{-j(\varphi_1+90)} + (ja1 + a2)e^{-j\varphi_2} \right) \end{bmatrix} \quad (\text{AN- 5})$$

Dans le cas du modulateur MZ $a2$ est nul, l'équation (AN- 5) devient :

$$\begin{bmatrix} d1 \\ d2 \end{bmatrix} = \begin{bmatrix} \frac{a1}{2} (e^{-j(\varphi1+90)} - e^{-j\varphi2}) \\ j \frac{a1}{2} (e^{-j(\varphi1+90)} + e^{-j\varphi2}) \end{bmatrix} \quad (\text{AN- 6})$$

En factorisant par l'angle moitié l'équation (AN- 6) devient :

$$\begin{bmatrix} d1 \\ d2 \end{bmatrix} = \begin{bmatrix} \frac{a1}{2} e^{-j(\frac{\varphi1+\varphi2+90}{2})} (e^{-j(\frac{\varphi1-\varphi2+90}{2})} - e^{-j(\frac{\varphi2-\varphi1-90}{2})}) \\ j \frac{a1}{2} e^{-j(\frac{\varphi1+\varphi2+90}{2})} (e^{-j(\frac{\varphi1-\varphi2+90}{2})} + e^{-j(\frac{\varphi2-\varphi1-90}{2})}) \end{bmatrix} \quad (\text{AN- 7})$$

La différence de phase entre les deux déphaseurs (MPHV) s'écrit :

$$\Delta\varphi12 = \varphi1 - \varphi2 \quad (\text{AN- 8})$$

D'où

$$\begin{bmatrix} d1 \\ d2 \end{bmatrix} = \begin{bmatrix} \frac{a1}{2} e^{-j(\frac{\varphi1+\varphi2+90}{2})} (e^{-j(\frac{\Delta\varphi12+90}{2})} - e^{j(\frac{\Delta\varphi12+90}{2})}) \\ j \frac{a1}{2} e^{-j(\frac{\varphi1+\varphi2+90}{2})} (e^{-j(\frac{\Delta\varphi12+90}{2})} + e^{j(\frac{\Delta\varphi12+90}{2})}) \end{bmatrix} \quad (\text{AN- 9})$$

$$\begin{bmatrix} d1 \\ d2 \end{bmatrix} = \begin{bmatrix} a1 \sin\left(\frac{\Delta\varphi12+90}{2}\right) e^{-j(\frac{\varphi1+\varphi2+90}{2})} \\ ja1 \cos\left(\frac{\Delta\varphi12+90}{2}\right) e^{-j(\frac{\varphi1+\varphi2+90}{2})} \end{bmatrix} \quad (\text{AN- 10})$$

$$\begin{bmatrix} d1 \\ d2 \end{bmatrix} = \begin{bmatrix} a1 \sin\left(\frac{\Delta\varphi12+90}{2}\right) e^{-j(\frac{\varphi1+\varphi2+90}{2})} \\ a1 \cos\left(\frac{\Delta\varphi12+90}{2}\right) e^{-j(\frac{\varphi1+\varphi2+270}{2})} \end{bmatrix} \quad (\text{AN- 11})$$

Par conséquent la fonction de transfert de l'entrée $a1$ vers la sortie $d1$ est :

$$h_{11} = \left. \frac{d1}{a1} \right|_{a2=0} = \sin\left(\frac{\Delta\varphi12+90}{2}\right) e^{-j(\frac{\varphi1+\varphi2+90}{2})} \quad (\text{AN- 12})$$

Et la fonction de transfert de l'entrée $a1$ vers la sortie $d2$ est :

$$h_{21} = \left. \frac{d2}{a1} \right|_{a2=0} = \cos\left(\frac{\Delta\varphi12+90}{2}\right) e^{-j(\frac{\varphi1+\varphi2+270}{2})} \quad (\text{AN- 13})$$

D'où le transfert d'énergie s'exprime, d'après la formule de Parseval, comme suit :

$$H_{11} = \sin^2\left(\frac{\Delta\varphi12+90}{2}\right) \quad (\text{AN- 14})$$

$$H_{21} = \cos^2\left(\frac{\Delta\varphi12+90}{2}\right) \quad (\text{AN- 15})$$

Or le taux d'extinction s'exprime :

$$ER = 10 * \log\left(\frac{P_{max}}{P_{min}}\right) \quad (\text{AN- 16})$$

D'où

$$\frac{P_{max}}{P_{min}} = 10^{\frac{ER}{10}} \quad (\text{AN- 17})$$

Avec quand $\Delta\phi_{12} = \Delta\phi_{12_{max}}$

$$P_{max} = P_{in} \sin^2 \left(\frac{\Delta\phi_{12_{max}+90}}{2} \right) \quad (\text{AN- 18})$$

$$P_{min} = P_{in} \cos^2 \left(\frac{\Delta\phi_{12_{max}+90}}{2} \right) \quad (\text{AN- 19})$$

Les équations (AN- 17, 18 et 19) donne :

$$10^{\frac{ER}{10}} = \tan^2 \left(\frac{\Delta\phi_{12_{max}+90}}{2} \right) \quad (\text{AN- 20})$$

D'où :

$$\Delta\phi_{12_{max}} = 2 * \text{Arctan} \left(\sqrt{10^{\frac{ER}{10}}} \right) - 90 \quad (\text{AN- 21})$$

Dans le cas où $\Delta\phi_{12}$ est imposé ER s'exprime :

$$ER = 10 * \log \left(\tan^2 \left(\frac{\Delta\phi_{12_{max}+90}}{2} \right) \right) \quad (\text{AN- 22})$$

La Figure AN. 2 illustre l'équation (AN- 21).

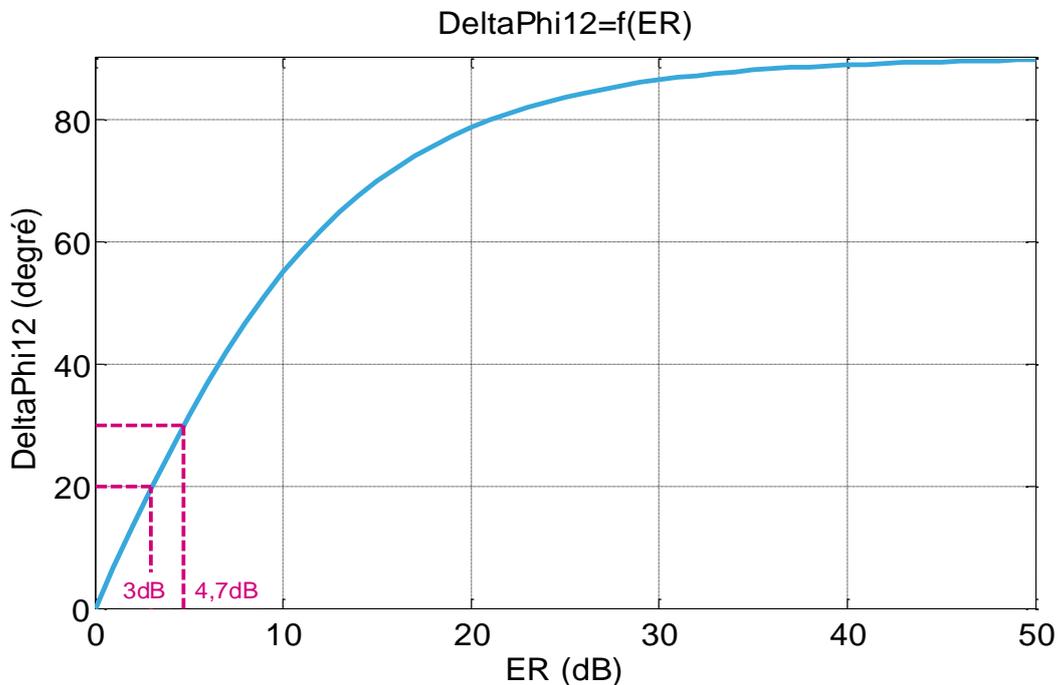


Figure AN. 2 – Courbe du déphasage $\Delta\phi_{12}$ en fonction du taux d'extinction (ER).

Pour obtenir un taux d'extinction d'au moins 3 dB, il faudra avoir un déphasage supérieur à 20 °. Dans le cas du prototype conçu ce déphasage est de 30 ° d'où un ER théorique de 4,7 dB. Cette étude a été réalisé dans le cas d'une modulation NRZ (deux

niveaux de puissance), la suite de cette section va analyser la gestion du déphasage pour une modulation plus complexe de type PAM-4.

I.2- Etude avec une modulation complexe de type PAM-4

Afin de proposer une efficacité spectrale plus importante, il est possible de réaliser une modulation PAM-4 sur un modulateur MZ. Pour ce faire il faut créer quatre niveaux de puissance différents comme présenté sur la Figure AN. 3.

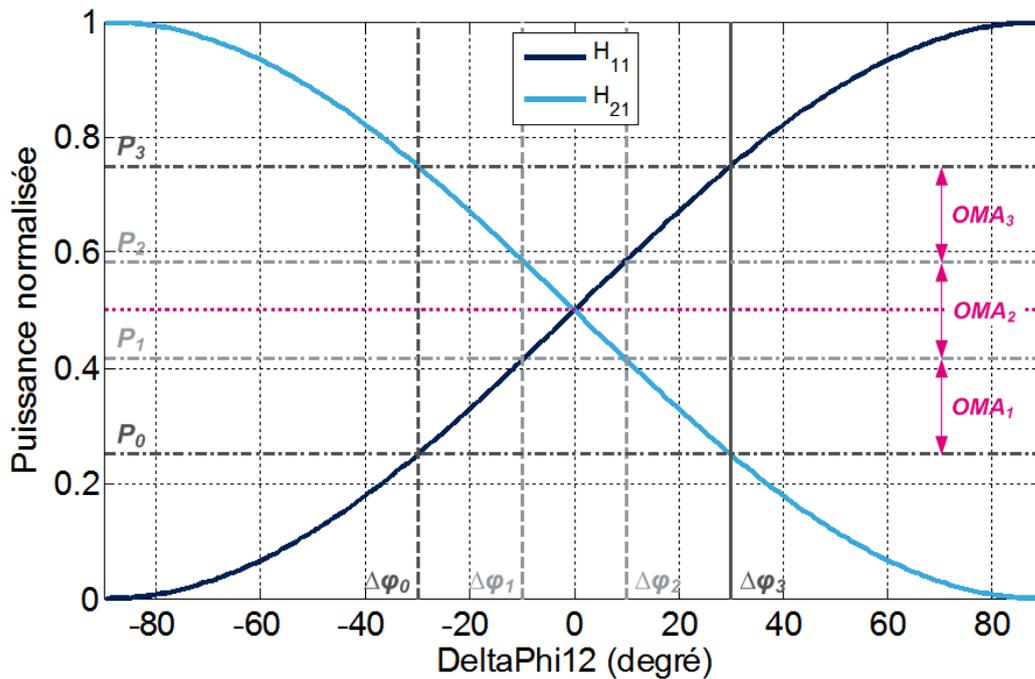


Figure AN. 3 – Evolution de la puissance (normalisée) sur les sortie optique du MMZ en fonction du déphasage $\Delta\phi_{12}$.

Pour déterminer les valeurs de déphasage $\Delta\phi_{12}$ nécessaires à la génération des niveaux de puissance P_1 , P_2 , P_3 et P_4 l'équation (AN- 23) est utilisée.

$$\Delta\phi_i = 2 * \arcsin(\sqrt{P_i}) - 90 \quad (\text{AN- 23})$$

Dans le cas du prototype conçu où $|\Delta\phi_{12}|_{max}$ est de 30° , une excursion en puissance (normalisée) de 0,5 est obtenu ($P_3 - P_0$). Dans le cas où les niveaux de puissance sont équilibrés entre eux, il vient :

$$OMA = OMA_1 = OMA_2 = OMA_3 = \frac{P_3 - P_0}{3} \quad (\text{AN- 24})$$

D'où un *OMA* normalisé de 0,166 dans le cas du démonstrateur étudié. Avec $P_0 = 0,25$, $P_1 = 0,416$, $P_2 = 0,583$ et $P_3 = 0,75$. Les déphaseurs (MPHVs) devront donc permettre de réaliser les déphasages suivants : $\Delta\varphi_0 = -30^\circ$, $\Delta\varphi_1 = -10,6^\circ$, $\Delta\varphi_2 = 10,6^\circ$ et $\Delta\varphi_3 = 30^\circ$. Pour réaliser cette modulation PAM-4 tout en optimisant la loi de commande électrique du modulateur optique la structure suivante peut être implémentée.

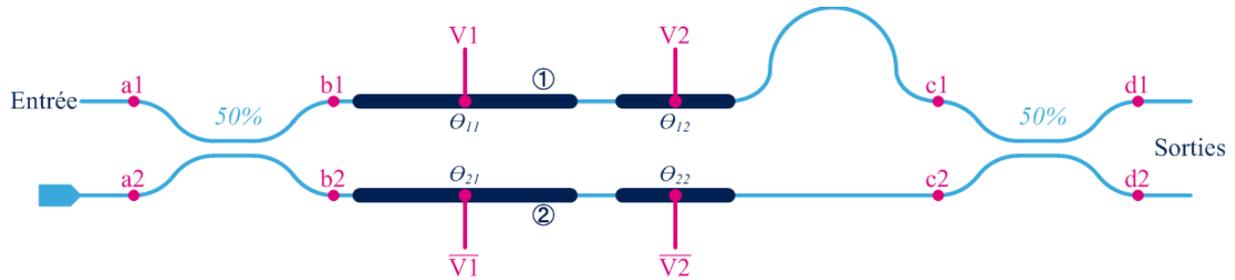


Figure AN. 4 – Schéma de principe du modulateur Mach Zehnder pour une modulation de type PAM-4.

Où θ_{11} et θ_{21} sont des déphaseurs de 20° et θ_{12} et θ_{22} sont des déphaseurs de $10,6^\circ$. Grâce à cette architecture et à la loi de commande du Tableau AN. 1 il sera possible de réaliser une modulation PAM-4.

Symbole	V1	V2	/V1	/V2	$\Delta\varphi_{12}$	d1	d2
00	0	0	1	1	-30	0,25	0,75
01	0	1	1	0	-10,6	0,416	0,583
10	1	0	0	1	10,6	0,583	0,416
11	1	1	0	0	30	0,75	0,25

Tableau AN. 1 – Loi de commande pour une modulation PAM-4.

II- ANNEXE 2 : PRESENTATION DU BANC DE MESURE PULSE ET DE LA METHODOLOGIE DE MESURE

Lors de la caractérisation du circuit « driver unitaire » seconde version, des mesures paramètres S pulsées ont été présentées. Cette annexe présente le banc de mesure mis en place ainsi que la méthodologie de mesure pour obtenir ces paramètres S. Le schéma de ce banc expérimental est présenté sur la Figure AN. 5.

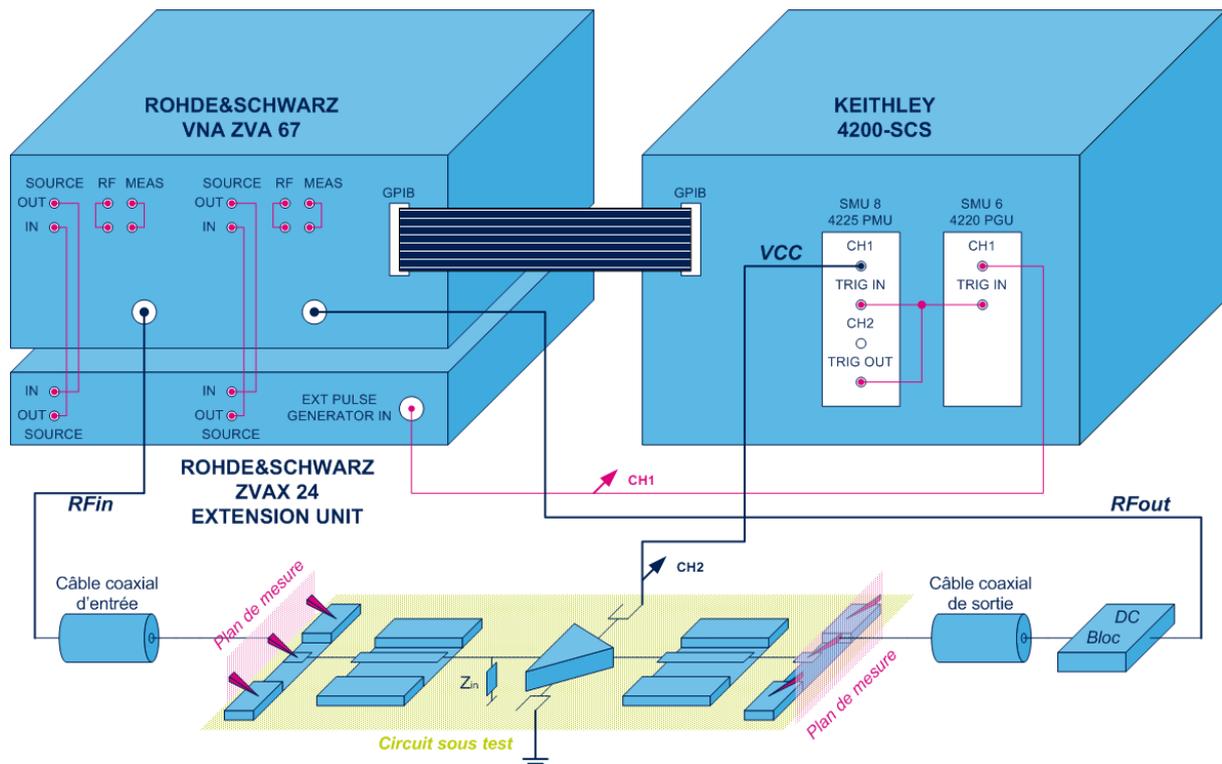


Figure AN. 5 – Schéma du banc de mesure où les tensions DC et RF sont pulsées.

Ce banc met en œuvre deux équipements principaux, un VNA (ROHDE&SCHWARZ VNA 67) avec son extension de commande pulsée (ROHDE&SCHWARZ ZVAX 24 EXTENSION UNIT) et une alimentation pulsée (KEITHLEY 4200-SCS). Pour réaliser cette mesure pulsée, il est nécessaire de synchroniser les équipements entre eux. Pour ce faire un maître et un esclave doivent être définis. Dans cette configuration, c'est l'alimentation pulsée (maître) qui va commander le VNA (esclave). La configuration du banc de mesure va donc se faire avec l'interface de l'instrument KEITHLEY 4200-SCS. Sur cette interface, il va être possible de régler les largeurs des différentes impulsions. Ce panneau de contrôle est identifiable sur la Figure AN. 6.

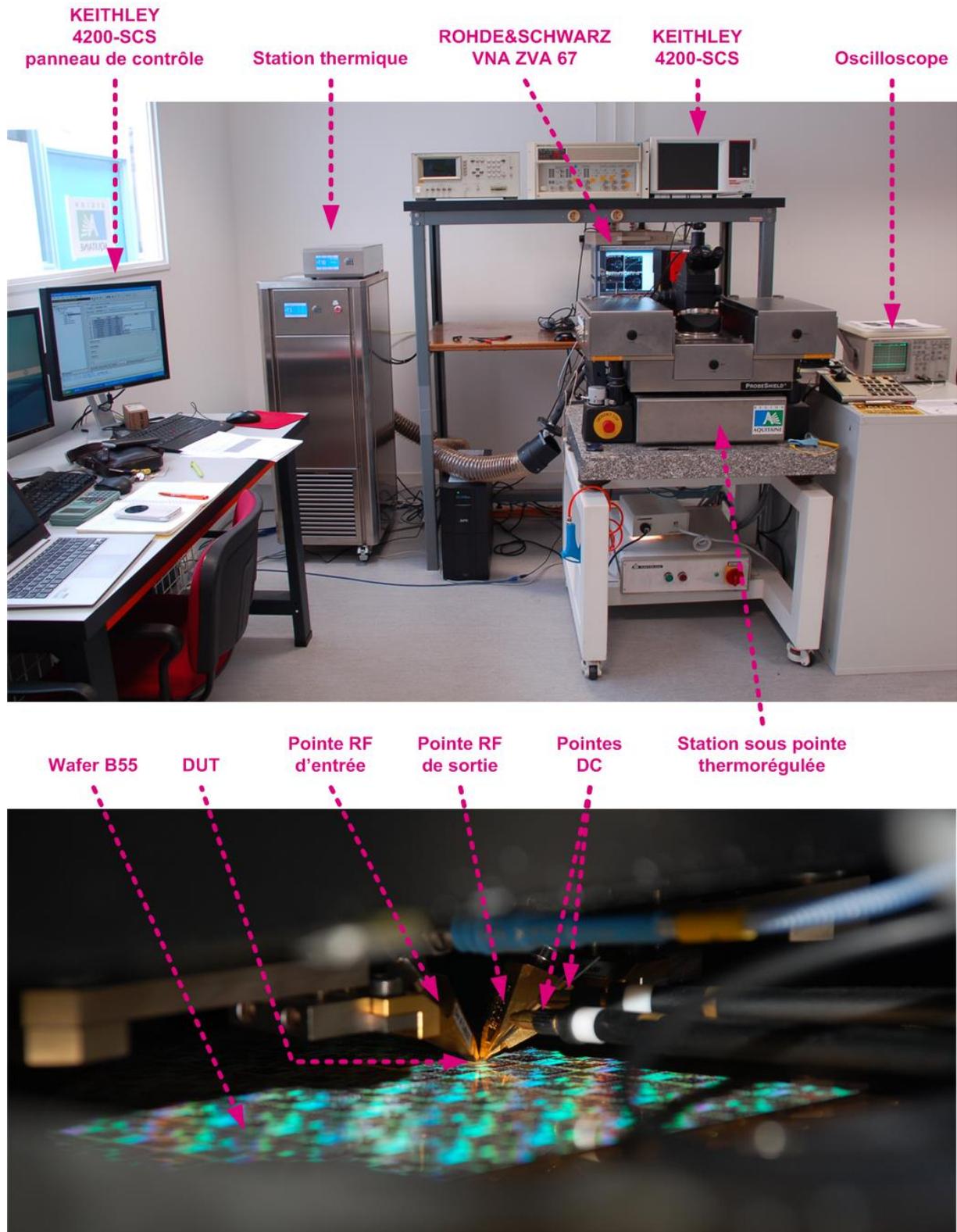


Figure AN. 6 – Photos du banc de mesure pulsé.

Sur ces photographies il est possible d'identifier les différents éléments qui constituent le banc de test (Figure AN. 5). Il est à remarquer qu'une station thermique a été utilisée pour réaliser des mesures en température. L'utilisation d'un oscilloscope permet aussi d'observer les impulsions de tensions qui transitent dans le banc de test.

En effet lors de la configuration du banc, il faut définir une impulsion *VCC* issue de l'alimentation pulsée. Cette tension est directement connectée au DUT pour l'alimenter. Une fois cette impulsion complètement paramétrée (par l'utilisateur) il va falloir définir l'impulsion durant laquelle le VNA va effectuer sa mesure. Cette impulsion va donc être définie à l'intérieur du pulse de tension *VCC* comme le montre la Figure AN. 7.

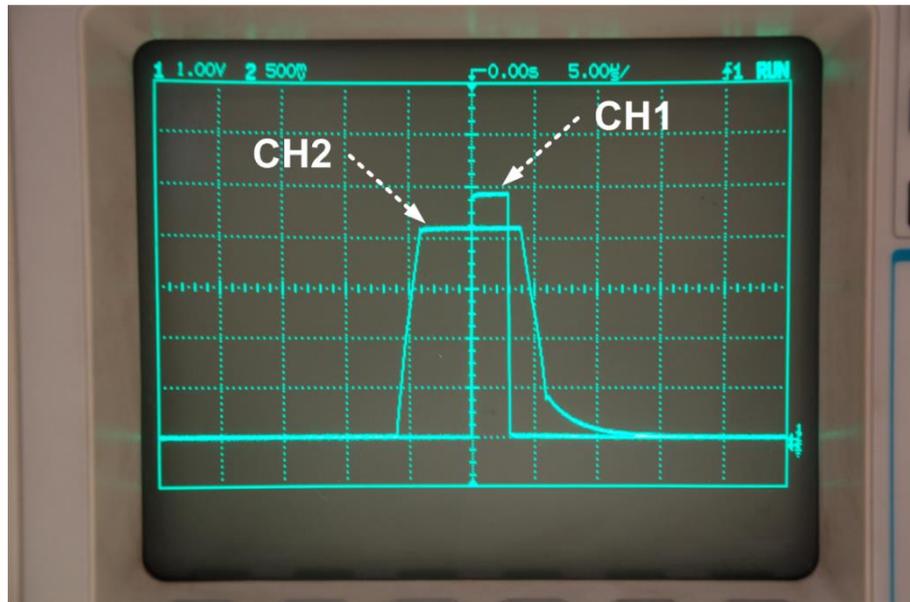


Figure AN. 7 – Analyse des commandes impulsionnelles (CH1 : impulsion de commande du VNA ; CH2 impulsion d'alimentation du DUT « VCC »).

L'impulsion de commande du VNA est paramétrée de telle sorte que la mesure soit effectuée sur la deuxième partie de l'impulsion de tension *VCC*. Cela permet de laisser le temps aux différentes polarisations du DUT d'atteindre leur point de fonctionnement nominal. Une fois la configuration du banc réalisée, il suffit de lancer la mesure sur le panneau de contrôle. Pour réaliser la mesure, un train d'impulsion est nécessaire. Les résultats présentés dans le manuscrit sont issus de cette acquisition. La station thermo-régulée permet de réaliser ces mesures sous différentes températures ambiantes.

III- ANNEXE 3 : MODELISATION DES CABLES COAXIAUX

Pour permettre de rétro-simuler correctement les bancs de mesures, des modèles des câbles coaxiaux utilisés ont dû être développés. Ces modèles ont été définis à partir des mesures paramètre S des câbles utilisés. Dans un premier temps, il est possible de modéliser le câble de longueur l par le réseau présenté Figure AN. 8.

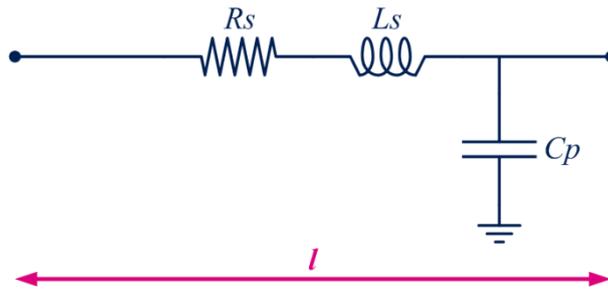


Figure AN. 8 – Model équivalent d'un câble de longueur l .

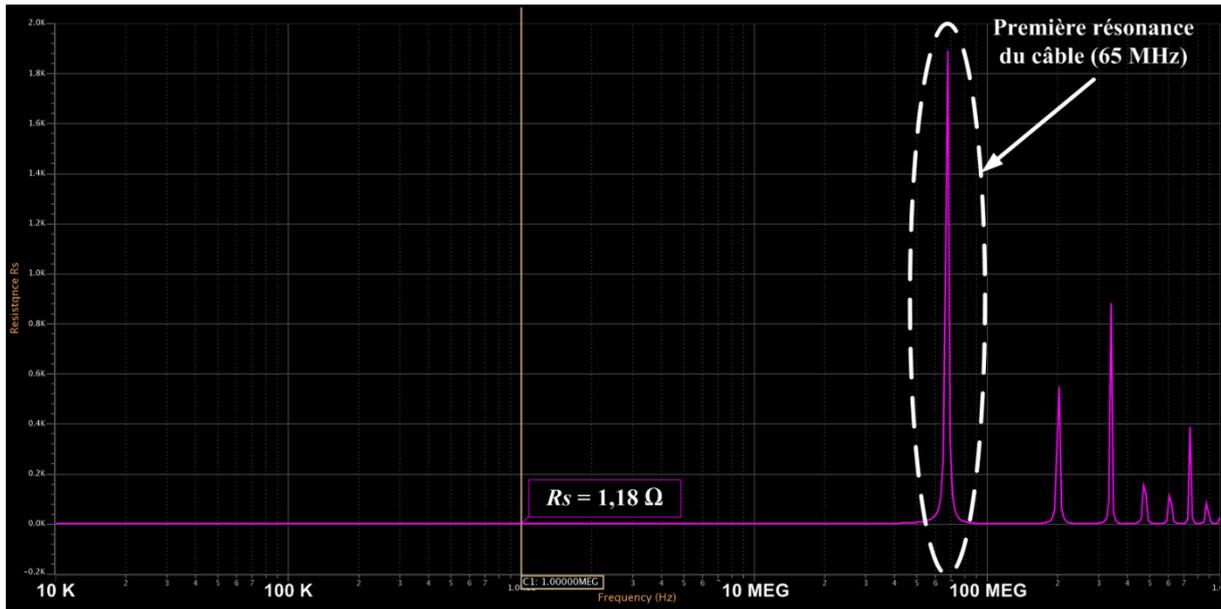
Ce réseau est constitué d'une résistance série R_s , d'une inductance série L_s et d'une capacité parallèle C_p . L'objectif dans un premier temps est de déterminer ces différents éléments à partir des paramètres S. Pour cela, deux étapes sont nécessaires. La première consiste à déterminer les éléments séries du modèle précédent. Ces éléments sont déterminés à partir des paramètres S du câble mesuré. Afin de pouvoir déterminer R_s et L_s , la sortie du câble coaxial (en simulation) est court-circuitée. Cette manipulation permet de supprimer l'effet de la capacité (Figure AN. 8). Puis un générateur AC est utilisé afin de pouvoir mesurer la tension et le courant qui sont issus de celui-ci. Grâce à ces données, il va être possible de déterminer l'impédance d'entrée Z_e . Or Z_e dans cette configuration de simulation est égale à :

$$Z_e = R_s + jL_s\omega \quad (\text{AN- 25})$$

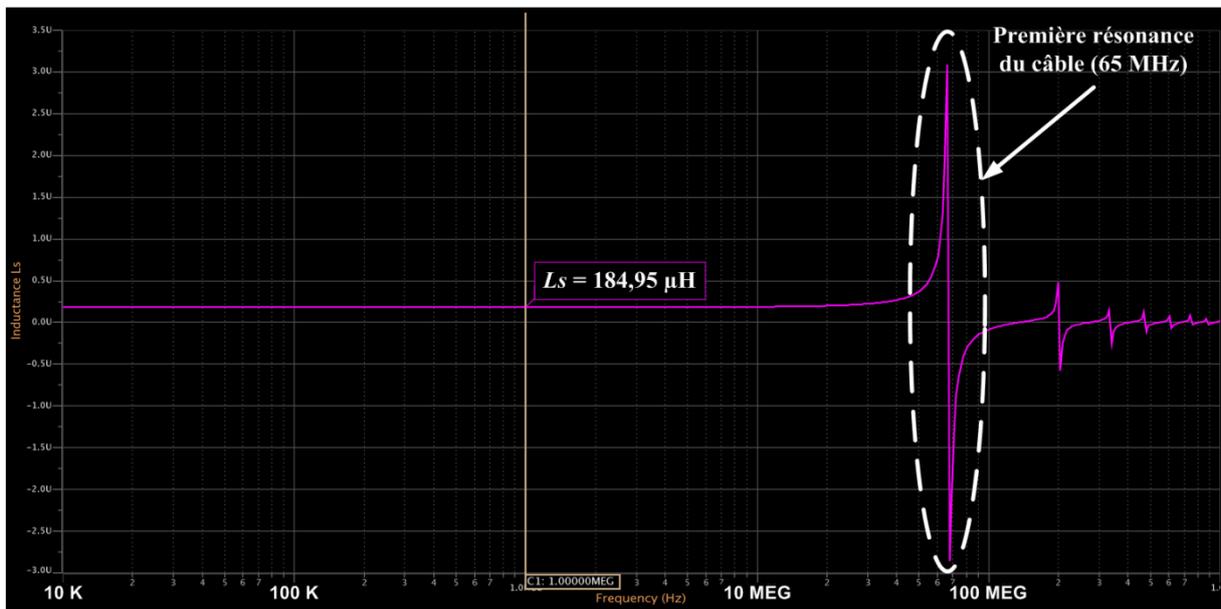
Il est donc possible de déterminer à basse fréquence la valeur de R_s et L_s car R_s est directement la valeur de la partie réelle de Z_e et L_s s'exprime :

$$L_s = \frac{\text{Im}(Z_e)}{\omega} \quad (\text{AN- 26})$$

Ces courbes sont illustrées sur la Figure AN. 9 pour un câble coaxial du constructeur GORE :



(a)



(b)

Figure AN. 9 – Détermination des éléments : (a) R_s ; (b) L_s .

Il est important de noter que la mesure de ces paramètres ne peut être effectuée qu'à basse fréquence, bien avant que la première résonance du câble n'intervienne. Il sera donc très important lors de la mesure des paramètres S du câble de prendre soin de le mesurer à très basses fréquences afin d'avoir un modèle le plus précis possible.

Concernant la détermination de la capacité parallèle, celle-ci va être réalisée toujours à basses fréquences, mais cette fois-ci avec un circuit ouvert en sortie du câble (en simulation). En effet aux basses fréquences la partie imaginaire de l'impédance Z_e va être principalement due à la capacité C_p . L'impédance de l'inductance L_s pouvant être considérée comme

ANNEXES

négligeable à ces fréquences ($Ls\omega \Rightarrow 0$ et $1/Cp\omega \Rightarrow \infty$). La capacité parallèle peut ainsi être déterminée :

$$Cp = \frac{Im(Ze)}{\omega} \quad (\text{AN- 27})$$

La courbe de celle-ci est présentée sur la Figure AN. 10.

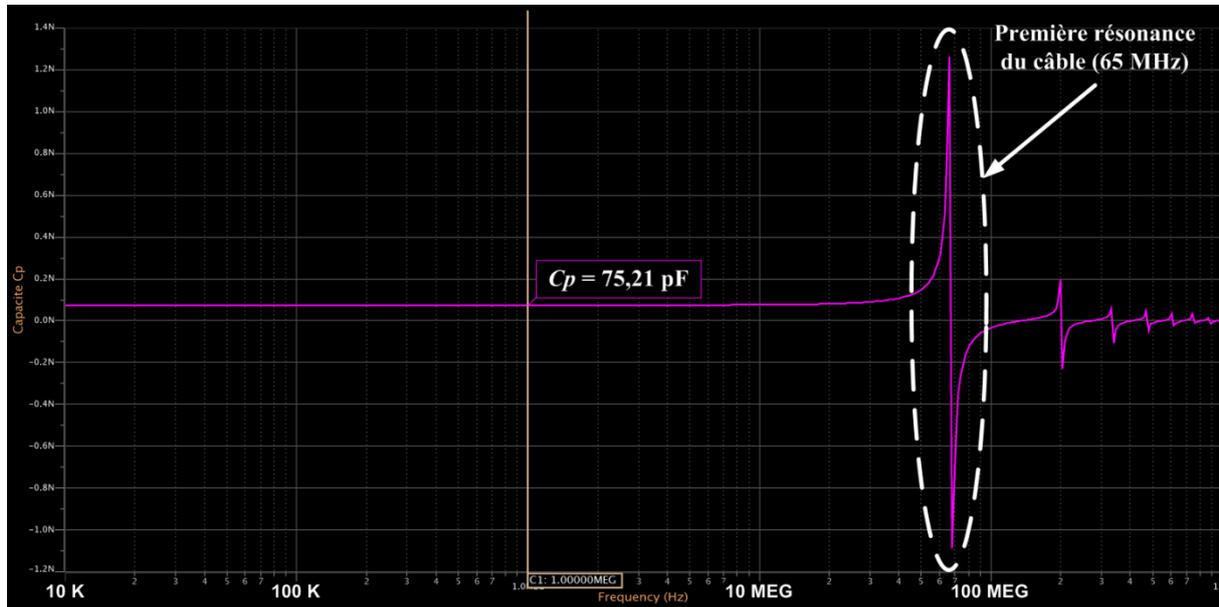


Figure AN. 10 – Détermination de l'éléments C_p .

Maintenant que les éléments de base du câble ont pu être déterminés à partir de la mesure de ses paramètres S, il est important de s'intéresser aux phénomènes de propagation. En effet les câbles utilisés lors des expérimentations ont une longueur non négligeable (de l'ordre du mètre) aux fréquences millimétriques. Le modèle présenté Figure AN. 8 peut être utilisé seulement si la longueur d'onde du signal est très grande devant la longueur du câble ($\lambda \gg l$) (C'est ce modèle qui est implémenté pour les alimentations DC). Dans le cas contraire, il faut décomposer le modèle en cellules élémentaires dont la longueur sera plus petite que la longueur d'onde qui se propage. La structure mise en place pour la modélisation de ces câbles coaxiaux dans ces travaux de recherche et basée sur la cellule élémentaire en « Pi » suivante :

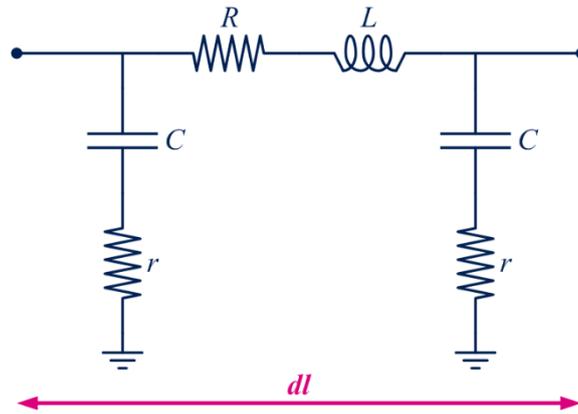


Figure AN. 11 – Réseau en « Pi ».

L'objectif est de modéliser un câble de longueur l par un certain nombre de tronçons dl . Ce nombre de tronçons est déterminé de telle sorte que la longueur d'onde du signal qui circule dans le câble soit très grande devant la longueur dl . Les différents paramètres de ce réseau en « Pi » sont déterminés à partir des éléments du modèle de la Figure AN. 8. Si, par exemple, le câble a une longueur de 1 m et qu'il est nécessaire de le diviser en dix tronçons, alors les éléments du réseau en « Pi » sont définis comme suit :

$$R = \frac{Rs}{10} \quad (\text{AN- 28})$$

$$L = \frac{Ls}{10} \quad (\text{AN- 29})$$

$$C = \frac{Cp}{2 \cdot 10} \quad (\text{AN- 30})$$

Les résistances r sont ajustées pour prendre en compte les pertes diélectriques du câble (dont l'impact est significatif à haute fréquence). Grâce à l'utilisation de ces modèles, il va être possible de rétro-simuler temporellement les différents impacts de ces interconnexions. C'est cette technique qui a été mise en place dans les différentes simulations des bancs de mesure. Un exemple de résultat obtenu pour un câble coaxial est présenté ci-dessous :

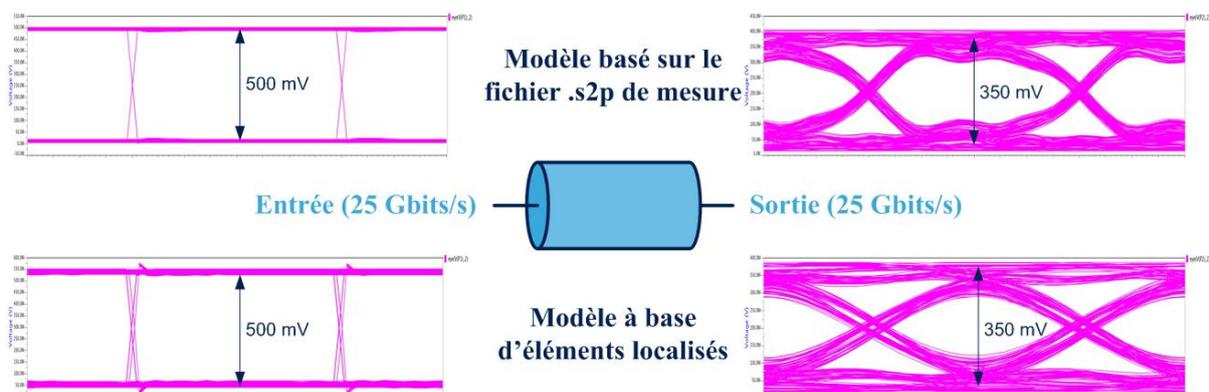


Figure AN. 12 – Comparaison entre le modèle « s2p » et le modèle à base d'élément localisés.

ANNEXES

Sur cette dernière figure, il est possible de remarquer une différence entre le diagramme de l'œil directement extrait du fichier « .s2p » et le diagramme de l'œil issu du modèle conçu. Une des explications à cela, est que le fichier « .s2p » est réalisé sur une plage de fréquences bien définie alors que le modèle défini avec des éléments localisés est quant à lui valable sur une plage de fréquence « infinie ». Cela va donc permettre de pouvoir simuler le comportement de ce câble à des fréquences bien plus élevées, ce qui n'est pas possible avec le modèle paramètre S (limité par la bande de fréquence de mesure). De plus des approximations lors de l'évaluation des éléments R_s , L_s et C_p peuvent aussi être à l'origine de ces différences. Cependant, le modèle développé reste tout à fait acceptable et permet de rétro-simuler les bancs de test mis en œuvre dans ces travaux.

LISTE DES TRAVAUX PUBLIES

Revue internationale avec comité de lecture :

- **J. Prades**, A. Ghiotto, E. Kerhervé, and K. Wu, “*Broadband sounding rocket antenna for dual-band telemetric and payload data transmission,*” Antennas and Wireless Propagation Letters, vol. 15, pp. 540-543, Mar. 2016.
- **J. Prades**, A. Ghiotto, T. Taris, N. Regimbal, J. M. Pham, V. Dupuy, and E. Kerhervé, “*A microwave switchable low noise power amplifier for an active backscatter tag,*” Microwave and Optical Technology Letters, vol. 56, no. 5, pp. 1251–1255, May 2014.

Conférences internationales avec comité de lecture :

- **J. Prades**, E. Kerhervé, A. Ghiotto, and D. Paches, “*0.3-42.5 GHz wideband common emitter amplifier driver unit in 55 nm SiGe BiCMOS for 60 Gb/s silicon photonic Mach-Zehnder modulator,*” IEEE NEWCAS 2016, Vancouver, Canada, 26-29 Jun. 2016.
- **J. Prades**, A. Ghiotto, D. Pache, and E. Kerhervé, “*High speed phase modulator driver unit in 55 nm SiGe BiCMOS for a single-channel 100 Gb/s NRZ silicon photonic modulator,*” 10th European Microwave Integrated Circuits Conference (EUMIC), Paris, 6-11 Sep. 2015.

Conférences nationales avec comité de lecture :

- **J. Prades**, A. Ghiotto, D. Pache, et E. Kerhervé, « *Driver de modulateur optique pour des applications photoniques 100 Gbits/s sur silicium,* » 19èmes Journées Nationales Microondes, Bordeaux, 2-5 Juin 2015.
- **J. Prades**, A. Ghiotto, D. Pache, et E. Kerhervé, « *Conception d’un driver unitaire en technologie BiCMOS SiGe 55 nm pour un modulateur de phase optique 100 Gbits/s NRZ à un seul canal sur silicium,* » présenté aux JNRDM2015, Bordeaux, 2015.

LISTE DES TRAVAUX PUBLIES

- S. Villers, A. Malhage, **J. Prades**, A. Marque, et A. Ghiotto, « *Sondes VHF pour mesure d'antenne en champ proche ; Validation d'une antenne de fusée expérimentale du club étudiant EirSpace*, » 19èmes Journées Nationales Microondes, Bordeaux, 2-5 Juin 2015.
- **J. Prades**, A. Ghiotto, S. Adhikari, E. Kerhervé, et K. Wu, « *Amplificateur de puissance Doherty optimisé en linéarité et en rendement*, » présenté au GDR Ondes, Dijon, 2013.
- **J. Prades**, A. Marque, A. Ghiotto, et E. Kerhervé, « *Antennes VHF monopole repliée et à fente pour fusée expérimentales*, » présenté au GDR Ondes, Dijon, 2013.

Autres :

- **J. Prades**, A. Ghiotto, E. Kerherve, and K. Wu, "A dual-band antenna for a sounding rocket," CST – Computer Simulation Technology Application Note, May. 2016.
- **J. Prades**, and A. Ghiotto, "First edition of the BEE Week: A successful event hold by the Bordeaux Electrical Engineering Student Branch," IEEE Region 8 News, pp. 7, Apr. 2015.
- **J. Prades**, and A. Ghiotto, "Inauguration of the Bordeaux Electrical Engineering Branch: The beginning of a very active IEEE Student Branch strongly involved in MTT activities," IEEE Microwave Magazine, vol. 15, no. 7, pp. 130-131, Nov.-Dec. 2014.
- **J. Prades**, A. Marque, et A. Ghiotto, « *Design of RF tranceiver for experimental rocket*, » Réunion générale du Chapitre IEEE MTT France, Bordeaux, 17 Octobre 2014.

Conférences nationales à caractère pédagogique avec comité de lecture :

- A. Ghiotto, **J. Prades**, A. Marque, L. Thulliez, et S. Destor, « La fusée expérimentale : une plateforme riche, attractive et valorisante pour l'apprentissage des techniques radiofréquences et la conception de systèmes électroniques embarqués, » CETSIS2014 : Enseignement des Technologies et des Sciences de l'Information et des Systèmes, Besançon (France), 27-29 oct. 2014.

Vidéo à caractère pédagogique :

- S. Allam, Y. Bahou, A. Ghiotto, C. Faurens, and **J. Prades**, “Our submarine officers on red alert! Beamforming for enhanced in deep ocean satellite communication,” IEEE MTT-S YouTube/YouKu Video Competition, 13 feb. 2015.

<https://www.youtube.com/watch?v=ejUEtxTZdYQ>

Titre : Conception d'un modulateur électro-optique Mach Zehnder 100 Gbits/s NRZ sur silicium

Résumé :

Le développement permanent des applications informatiques telles que le stockage de masse, le calcul intensif et les communications large bande, encourage l'émergence de nouvelles technologies de communication. D'une part, les communications à travers des interconnexions métalliques approchent de leurs limites intrinsèques en termes d'énergie, surface et coût par bit. D'autre part, la photonique hybride conventionnelle, basée sur des assemblages 2D/3D de composants photoniques en technologies III-V, ne peut pas être complètement intégrée. Le développement de nouvelle architecture photonique sur silicium est une bonne alternative afin de proposer des systèmes intégrés de communication haut débit.

La conception d'un modulateur électro-optique à très haut débit sur silicium fait l'objet de cette thèse. Dans un premier temps, un état de l'art des différents systèmes optiques est dressé, afin d'identifier les principaux verrous technologiques limitant leurs performances. Suite à l'analyse des différents types de modulateur optique implémentés sur silicium, une proposition d'architecture a été faite pour un modulateur Mach Zehnder 100 Gbits/s. Ce premier circuit a été développé avec la technologie PIC25G du fondeur STMicroelectronics. Le driver de ce modulateur a, quant à lui, été conçu avec la technologie 55 nm SiGe BiCMOS de ce même fondeur. Le démonstrateur proposé dans ces travaux offre un débit de 100 Gbits/s avec une modulation NRZ sur une unique voie optique. Pour cette configuration, ce prototype offre un débit binaire au-delà de l'état de l'art (pour une unique voie de transmission optique) avec une énergie par bit de 80 pJ/bit.

Mots clés : BiCMOS ; driver de modulateur optique ; modulateur Mach Zehnder (MMZ) ; MPHV ; NRZ ; photonique sur silicium ; PIC25G

Title: Design of a 100 Gbs NRZ electro-optic Mach Zehnder modulator on silicon

Abstract :

The sustained development of software applications including mass storage, intensive computing and broadband communication, motivates the emergence of novel communication technologies. On one hand, communications through metallic interconnections approach their inherent limitations in term of energy, area and cost per bit. On the other hand, conventional hybrid photonics, based on discrete 2D/3D photonic assemblies of III-V photonic devices, cannot be integrated. The rising silicon photonic technology, thanks to its high level of integration, overcomes the shortcomings of the two previous approaches and promises a low cost solution allowing close proximity integration of photonics with electronics.

The design of a very high data rate electro-optic modulator on silicon is reported in this thesis manuscript. In a first section, the state of the art of optic systems is presented with a focus on the main technological challenges limiting performances. Then, a silicon based topology is introduced to achieve a 100 Gbs Mach Zehnder modulator. It was implemented with the STMicroelectronics PIC25G technology. The driver of this modulator was designed with the 55 nm SiGe BiCMOS technology of the same founder. The demonstrator introduced in this work offer a 100 Gbs data rate with an NRZ modulation on a single optical channel. For this configuration, this prototype provides a data rate beyond the state of the art (for a single optical transmission path) with an energy per bit of 80 pJ/bit.

Keywords : BiCMOS ; HSPM ; optical modulator driver ; Mach Zehnder modulator (MZM) ; NRZ ; silicon photonic ; PIC25G

Unité de recherche

Université de Bordeaux, Laboratoire IMS, CNRS UMR 5218, Bordeaux INP, 351 crs de Libération, 33405 Talence